

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

สวิตซ์ิงเพาเวอร์ซัพพลาย 1000 W

SWITCHING POWER SUPPLY 1000 W



ร.ท.
ร.ท.ร.ค.
ร.ท.ร.ค.

เลขหน้.....
เลขทะเบียน...34078...
วัน, เดือน, ปี...1 ต.ค. 2542

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

สาขาเทคโนโลยีอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานปีการศึกษา 2541 นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

สวิตชิงเพาเวอร์ซัพพลาย 1000 W

ชื่อนักศึกษา

- | | | | |
|-------------------|----------------|----------|----|
| 1. นาย ไตรภพ | ลายสังข์ | 40012011 | 2N |
| 2. นาย สาธิต | แสงนาค | 40012033 | 2N |
| 3. นาย สุระศักดิ์ | ศรีบูรพาภิรมย์ | 40012037 | 2N |

อาจารย์ที่ปรึกษา

1. ผ.ศ. อุทัย ศรีธีระวิโรจน์
2. อาจารย์ จักรี ทิมภักย์วิศิษฎ์

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2541

ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง อนุมัติให้ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
อุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

..... ประธานกรรมการ
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report

SWITCHING POWERSUPPLY 1000 W

By

1. Mr. Traipop	Laisung	40012011	2N
2. Mr. Sathit	Sangnark	40012033	2N
3. Mr. Surasak	Sriburapapirom	40012037	2N

Project Report Advisor

1. Asst. Prof. Uthai	srithecravirojana
2. Mr. Jakkee	Theccaparkvisit

Department Industrial Technology
Academic Year 1998

Accepted by the faculty of Engineering King Mongkut's Institute of Technology
Ladkrabang in partial fulfillment for bachelors's degree

Project Report Committee

..... Preside

(.....)

..... Member Member

(.....) (.....)

..... Member Member

(.....) (.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิตซิ่งเพาเวอร์ซัพพลาย 1,000 W

นายไตรภพ ภายสังข์
นายสาธิต แสงนาค
นายสุระศักดิ์ ศรีบุรพาภิรมย์
อาจารย์ที่ปรึกษา
ผ.ศ. อุทัย ศรีธีระวิโรจน์
อาจารย์จักรี ที่สมภาคย์วิศิษย์
ปีการศึกษา 2541

บทคัดย่อ

โครงการ สวิตซิ่งเพาเวอร์ซัพพลายขนาด 1,000 W. ที่สร้างขึ้นมานี้ได้ใช้วงจร SWITCHING ที่มีวงจรควบคุมเป็นแบบ PULSE WIDTH MODULATION (PWM) เพื่อควบคุมแรงดันที่เอาต์พุตให้คงที่ โดยแรงดันที่เอาต์พุตจะมีขนาด 50 โวลต์ คงที่ และจ่ายกระแสสูงสุดถึง 20 แอมป์ ตัววงจรควบคุมมีวงจรป้องกันกระแสแลเกินเมื่อเกิดมีการลัดวงจรที่เอาต์พุต

อุปกรณ์สวิตซิ่งที่ในวงจร ได้ใช้เพาเวอร์ MOSFET ทำงานที่ความถี่ 50 KHz ซึ่ง เพาเวอร์ MOSFET มีข้อดีคือ มีความเร็วในการสวิตสูงและมีการกำลังงานสูญเสียต่ำ

ในปฏิญานิพนธ์ฉบับนี้ได้นำเสนอแนวทางการออกแบบและหลักการของสวิตซิ่งเพาเวอร์ซัพพลาย สำหรับเพื่อเป็นแหล่งจ่ายไฟให้กับอุปกรณ์และวงจรอิเล็กทรอนิกส์ที่ต้องการแหล่งจ่ายไฟที่มีประสิทธิภาพสูงและมีน้ำหนักเบา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING POWERSUPPLY 1,000 W

TRAIPOP LAISUNG
SATHIT SANGNARK
SURASAK SRIBURAPAPIROM
ADVISOR
ASST.PROF. UTHAI SRITHEERAVIROJANA
JUKKEE TEEKAPARKVISIT

ABSTRACT

THIS PROJECT WORK OF SWITCHING POWER SUPPLY 1,000 W. AT CONSTRUCT , PULSE WIDTH MODULATION THIS USED CONTROL VOLTAGE AT OUTPUT GIVE CONSTANT BY VOLTAGE OUTPUT HAVE RATING IS 50 VOLT AND CURRENT AT OUTPUT HAVE MAXIMUM RATING IS 20 AMP . AT CONTROL CIRCUIT HAVE OVER CURRENT PROTECTION WHEN OUTPUT HAVE SHORT CIRCUIT .

POWER MOSFET IS USED AS SWITCH AT SWITCHING FREQUENCY IS 50 KHZ , ITS ADVANTAGE IS THE VERY FAST SWITCHING AND LOW POWER DISSIPATE .

IN THE PROJECT PRESENT THE BASICS CONCEPT AND DESIGNS SWITCHING POWER SUPPLY . FOR SUPPLYING AN ELECTRICITY TO THE EQUIPMENT AND ELETRONICS CIRCUIT , WHICH NEED A HIGH EFFICIENCY AND LOW WEIGHT.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการจัดทำโครงการสวิตชิงเพาเวอร์ซัพพลาย 1,000 W นี้ ซึ่งได้สำเร็จลุล่วงไปด้วยดี ทางผู้จัดทำขอขอบพระคุณ **ผศ. อุทัย ศรีธีระวิโรจน์** และ **อาจารย์ จักรี ทิมภักย์วิศิษฐ์** ที่ได้ให้คำแนะนำ และคำปรึกษาต่างๆ เกี่ยวกับทางทฤษฎี ทางด้านการดำเนินงาน และทางด้านรูปแบบในการจัดทำ

นอกจากนี้ ขอขอบพระคุณเพื่อนๆ ทุกคนที่ให้การช่วยเหลือในด้านต่างๆ ทั้งข้อมูลและคำปรึกษา รวมทั้งที่เป็นกำลังใจให้ตลอดมา

ท้ายที่สุดนี้ทางผู้จัดทำต้องขอขอบพระคุณทุกท่านไว้ ณ. ที่นี้ด้วย

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1

บทนำ	1
1.1 หลักการเบื้องต้น	1
1.2 ข้อดีและข้อเสียของแหล่งจ่ายไฟแบบสวิตซิ่ง	2

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง	4
2.1 ภาครกติไฟร์และฟิลเตอร์	4
2.1.1 ภาครกติไฟร์และฟิลเตอร์ด้านอินพุต	4
2.1.2 ความต้านทานประสิทธิผล (R_s)	7
2.1.3 รูปคลื่นของวงจรเรกติไฟร์และฟิลเตอร์ทางด้านอินพุต	7
2.1.4 กระแสประสิทธิผล (I_e) และเพาเวอร์แฟกเตอร์ (PF)	9
2.1.5 แรงดันเอาต์พุตของวงจรเรกติไฟร์และฟิลเตอร์	11
2.1.6 การเลือกใช้ไดโอดเรกติไฟร์ที่อินพุต	13
2.1.7 การเลือกตัวเก็บประจุฟิลเตอร์ที่อินพุต	14
2.1.8 การหาค่าความจุของตัวเก็บประจุฟิลเตอร์	16
2.1.9 การจำกัดกระแสกระชาก	20
2.2 ดีซีทูดีซี คอนเวอร์เตอร์	23
2.2.1 คอนเวอร์เตอร์แบบฟลายแบ็ค	25
2.2.2 คอนเวอร์เตอร์แบบฟอร์เวิร์ด	28
2.2.3 คอนเวอร์เตอร์แบบ พูซ - พูล	30
2.2.4 คอนเวอร์เตอร์แบบฮาร์ฟบริดจ์	33
2.2.5 คอนเวอร์เตอร์แบบฟูลบริดจ์	36
2.2.6 เพาเวอร์มอสเฟต	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3	การออกแบบหม้อแปลงความถี่สูงสำหรับแหล่งจ่ายสวิตชิง	47
2.3.1	ทฤษฎีแม่เหล็กไฟฟ้า	47
2.3.2	ทฤษฎีหม้อแปลง	50
2.3.3	การเลือกลักษณะแกนและชนิดของวัสดุ	52
2.3.4	การออกแบบโซ่ที่เอาต์พุต	57
2.4	ส่วนควบคุม	63
2.4.1	การออกแบบส่วนควบคุม	66
2.4.2	วงจรป้องกันกระแสเกิน	68
2.4.3	การออกแบบวงจรภาคขับ	72
2.4.4	ออปแอมป์	74
2.4.5	ทรานซิสเตอร์	86
บทที่ 3		
	การออกแบบ Switching power supply	93
3.1	วงจรไฟฟ้ากำลัง	93
3.2	RFI อินพุตฟิลเตอร์	93
3.3	เรกติไฟร์และฟิลเตอร์ทางด้านอินพุต	93
3.3.1	ไดโอด B_1	93
3.3.2	ตัวเก็บประจุ C_1, C_2, C_3 , และ C_4	94
3.3.3	ความต้านทาน R_4	96
3.3.4	ตัวเก็บประจุ C_4	96
3.3.5	ความต้านทาน R_A	96
3.3.6	อินดักเตอร์ L_A	96
3.4	คอนเวอร์เตอร์	97

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพาเวอร์มอสเฟตศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่น
 3.4.1 ไม่ว่ากรณีใดๆ ทั้งสิ้น ผู้เขียนจะรับผิดชอบต่อเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2	หม้อแปลงความถี่สูง T_1	97
-------	--------------------------	----

3.4.3	ตัวเก็บประจุ C_5	99
3.4.4	ไดโอด D_9 และ D_{10}	100
3.4.5	เอาต์พุตใช้ L_0	100
3.4.6	ตัวเก็บประจุ C_6	102
3.4.7	ความต้านทาน R_6	102
3.4.8	ตัวเก็บประจุ C_7	102
3.4.9	ความต้านทาน R_7 และ R_8	103
3.5	การจำกัดกระแสกระชาก	103
3.5.1	ความต้านทาน R_9	104
3.6	วงจรควบคุม	104
3.6.1	ภาคออสซิลเลเตอร์	106
3.6.2	ภาค Soft - start & Deadtime control	107
3.6.3	Error Amp section	107
3.6.4	วงจรป้องกันกระแสเกิน	108
3.6.5	ภาคจ่ายไฟของวงจรควบคุม	112
3.7	การออกแบบวงจรภาคขับเพาเวอร์มอสเฟต	113
3.7.1	การออกแบบ	114

บทที่ 4

ผลการทดลอง	115
------------	-----

ภาคผนวก

เอกสารนี้เป็นเอกสารอ้างอิงไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่ 1.1	บล็อกไดอะแกรมแสดงการทำงานของแหล่งจ่ายแบบสวิตชิง	2
รูปที่ 2.1	แสดงวงจรเรกติไฟร์และฟิลเตอร์แบบเลือกได้ 2 ระดับแรงดัน	4
รูปที่ 2.2	รูปร่างอย่างง่ายของวงจรเรกติไฟร์ในรูปที่ 2.1	5
รูปที่ 2.3	รูปคลื่นแรงดันของวงจรเรกติไฟร์และตัวเก็บประจุฟิลเตอร์แบบเต็มคลื่น	6
รูปที่ 2.4	ลักษณะเส้นกราฟของกระแสอินพุต RMS ต่อกำลังอินพุตที่ R_{sf} ต่างๆ กัน	8
รูปที่ 2.5	ลักษณะเส้นกราฟของกระแส RMS ที่ตัวเก็บประจุฟิลเตอร์ ต่อกำลังที่อินพุต R_{fs} ต่างๆ กัน	8
รูปที่ 2.6	ลักษณะเส้นกราฟแสดงอัตราส่วนกระแสสูงสุดของตัวเก็บประจุกับกระแสอินพุตประสิทธิภาพต่อกำลังอินพุตที่ R_{sf} ต่างๆ กัน	9
รูปที่ 2.7	ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุตที่ R_S ต่างๆ กัน ด้วยวงจรเรกติไฟร์แบบเต็มคลื่น	12
รูปที่ 2.8	ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุตที่ R_S ต่างๆ กันด้วยวงจรเรกติไฟร์แบบทวิแรงดัน	13
รูปที่ 2.9	แสดงตัวแปรต่างๆ ของแรงดันเอาต์พุตจากวงจรเรกติไฟร์ที่ผ่านตัวเก็บประจุฟิลเตอร์แล้ว	15
รูปที่ 2.10	วงจรจำกัดกระแสชากด้วยตัวต้านทานอนุกรม	21
รูปที่ 2.11	วงจรจำกัดกระแสด้วยตัวต้านทานอนุกรมแบบใช้ไครเออควมคุมการจำกัดกระแส	22
รูปที่ 2.12	หลักการของคอนเวอร์เตอร์แบบฟลายแบ็ค	23
รูปที่ 2.13	หลักการของคอนเวอร์เตอร์แบบฟอว์เวิร์ด	24
รูปที่ 2.14	วงจรพื้นฐานของคอนเวอร์เตอร์แบบพุช - พูล	25
รูปที่ 2.15	วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟลายแบ็ค	26
รูปที่ 2.16	วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟอว์เวิร์ด	29
รูปที่ 2.17	คอนเวอร์เตอร์แบบพุช - พูลและรูปคลื่นสัญญาณตามจุดต่าง ๆ	32
รูปที่ 2.18	วงจรพื้นฐานของคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์	34
รูปที่ 2.19	กราฟแสดงผลที่เกิดจากการใส่ตัวเก็บประจุในวงจรฮาร์ฟบริดจ์	34
รูปที่ 2.20	วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟูลบริดจ์	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.21	แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟต เมื่อเริ่มนำกระแส และ เริ่มหยุดนำกระแส	38
รูปที่ 2.22	แสดงตัวเก็บประจุแผ่นที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต	40
รูปที่ 2.23	แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบอัสให้นำกระแส	40
รูปที่ 2.24	แสดงตัวอย่างของ Gate Charge Chart	41
รูปที่ 2.25	แสดงลักษณะการชาร์จประจุที่ขาเกตที่มีผลต่อ	42
รูปที่ 2.26	แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี TTL และพุลอัฟริชิตเตอร์	44
รูปที่ 2.27	แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาในวงจรรูปที่ 2.26 เพื่อเพิ่มความเร็วขณะเริ่มนำกระแส	44
รูปที่ 2.28	แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาอีก 1 ตัวในวงจรรูป 2.27 เพื่อเพิ่มความเร็วในขณะเริ่มหยุดนำกระแสด้วย	45
รูปที่ 2.29	แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี CMOS โดยตรง	45
รูปที่ 2.30	แสดงตัวอย่างการจัดวงจรขับเพาเวอร์มอสเฟตให้นำกระแสด้วยหม้อแปลง	46
รูปที่ 2.31	แสดงฟลักซ์แม่เหล็กที่เกิดจากการผ่านกระแสเข้าขดลวด	47
รูปที่ 2.32	การวางแท่งวัสดุที่เป็นแม่เหล็กตรงกลางทำให้ฟลักซ์แม่เหล็กเพิ่มขึ้น	48
รูปที่ 2.33	การใช้แกนแบบปลายปิดฟลักซ์จะวิ่งอยู่ใน	48
รูปที่ 2.34	แสดงคุณสมบัติของฮิสเตอร์รีซิสบนแกน H-B	49
รูปที่ 2.35	แสดงลักษณะของการเป็นแม่เหล็กในช่วงเป็นเส้นตรงและอิ่มตัว	50
รูปที่ 2.36	แสดงหม้อแปลงแบบสองขด	51
รูปที่ 2.37	วงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ที่ใช้เป็นตัวอย่างในการออกแบบ	56
รูปที่ 2.38	แสดงขดลวดใช้กับเอาต์พุตและรูปคลื่นแรงดันกับกระแส	58
รูปที่ 2.39	แสดงโครงสร้างภายในของไอซี TL 494	63
รูปที่ 2.40	Output Pluses vs. Sawtooth Control Voltage	64
รูปที่ 2.41	Deadtime Compalator Operation	64
รูปที่ 2.42	Soft – Start Circuit	64
รูปที่ 2.43	แสดงวงจรควบคุมของไอซีเบอร์ TL 494	66
รูปที่ 2.44	การต่อวงจรของ Error Amp.	68
รูปที่ 2.45	แสดงลักษณะของวงจรเปรียบเทียบ	69
รูปที่ 2.46	วงจรป้องกันกระแสเกิน	71
รูปที่ 2.47	แสดงวงจรภาคขับ	72

รูปที่ 2.48	แสดงภาคต่างๆ ภายในตัวออปแอมป์	74
รูปที่ 2.49	แสดงสัญลักษณ์ และตัวถัง (เพกเกจ) ของออปแอมป์	75
รูปที่ 2.50	แสดงตัวถังของออปแอมป์	76
รูปที่ 2.51	แสดงการต่อแหล่งจ่ายไฟและโหนดให้กับออปแอมป์	77
รูปที่ 2.51(ต่อ)	แสดงการต่อแหล่งจ่ายไฟและโหนดให้กับออปแอมป์	78
รูปที่ 2.52	แสดงความสัมพันธ์ระหว่างขั้วของ E_d และ V_o	79
รูปที่ 2.52(ต่อ)	แสดงความสัมพันธ์ระหว่างขั้วของ E_d และ V_o	80
รูปที่ 2.53	แสดงสัญลักษณ์การทำงานของออปแอมป์ในทางอุดมคติ	80
รูปที่ 2.53(ต่อ)	แสดงสัญลักษณ์การทำงานของออปแอมป์ในทางอุดมคติ	81
รูปที่ 2.54	แสดงวงจรเปรียบเทียบแรงดัน (COMPARATOR)	82
รูปที่ 2.55	แสดงวงจรตรวจจับระดับแรงดัน	83
รูปที่ 2.56	แสดงลักษณะพื้นฐานของวงจรพัลส์วิดธ์มอดูเลเตอร์แบบไม่กลับเฟส	84
รูปที่ 2.57	แสดงลักษณะพื้นฐานของวงจรพัลส์วิดธ์มอดูเลเตอร์แบบกลับเฟส	85
รูปที่ 2.58	โครงสร้างของทรานซิสเตอร์	86
รูปที่ 2.59	สัญลักษณ์ของทรานซิสเตอร์	87
รูปที่ 2.60	แสดงการเกิดการกระแสมือเมื่อมีการป้อนแรงดันที่ขาต่างๆ	87
รูปที่ 2.61	การใช้ทรานซิสเตอร์ชนิด NPN เป็นสวิตช์ โดยการควบคุมด้วยแรงดันที่ขา B	88
รูปที่ 2.62	(ก) ตัวอย่างการใช้แรงดันควบคุมที่ขา B ด้วยวงจร R,C เพื่อเป็นตัวกำหนดเวลา (ข) แสดงแรงดันและกระแสตามเวลา	89
รูปที่ 2.63	การใช้ทรานซิสเตอร์ชนิด PNP เป็นสวิตช์ PNP เป็นสวิตช์ แต่ V_{IN} ต้องมีค่าต่ำกว่า หลอดไฟจึงจะสว่าง	90
รูปที่ 2.64	(ก) การเพิ่ม R_2 เข้ามา 1 ตัว ทำให้ช่วงแรงดันควบคุมแคบลง (ข) เป็นตัวอย่างคำนวณหาค่า R_1 และ R_2	91
รูปที่ 2.65	ตัวอย่างการคำนวณของทรานซิสเตอร์ชนิด PNP เมื่อใช้ทรานซิสเตอร์และช่วง แรงดันควบคุมแคบลง	92
รูปที่ 3.1	วงจรถ่วง	95
รูปที่ 3.2	วงจรควบคุม	105
รูปที่ 3.3	แสดงวงจรควบคุมของไอซีเบอร์ TL 494	106
รูปที่ 3.4	การต่อวงจรของ Error Amp	108
รูปที่ 3.5	แสดงลักษณะของวงจรเปรียบเทียบ	109

รูปที่ 3.6	แสดงวงจรป้องกันกระแสเกินทางด้านอินพุต	111
รูปที่ 3.7	วงจป้องกันกระแสเกินทางด้านเอาต์พุต	112
รูปที่ 3.8	ภาคจ่ายไฟของวงจรควบคุม	112
รูปที่ 3.9	แสดงวงจรภาคขับเพาเวอร์มอสเฟต	113



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์พัฒนาก้าวหน้าไปมาก ทำให้อุปกรณ์เครื่องใช้ต่างๆ มีขนาดกระทัดรัดเล็กกลง น้ำหนักเบาและราคาถูกลง โดยที่มีประสิทธิภาพสูงขึ้น การพัฒนาเพาเวอร์ซัพพลายจากยุคของลิเธียมเพาเวอร์ซัพพลายก็มาถึงยุคของสวิตซิงเพาเวอร์ซัพพลาย เพื่อรองรับเทคโนโลยีใหม่ๆ ทางด้านอิเล็กทรอนิกส์ เช่น ระบบคอมพิวเตอร์ ระบบสื่อสาร งานด้านอุตสาหกรรม และอื่นๆ อีกมากมาย

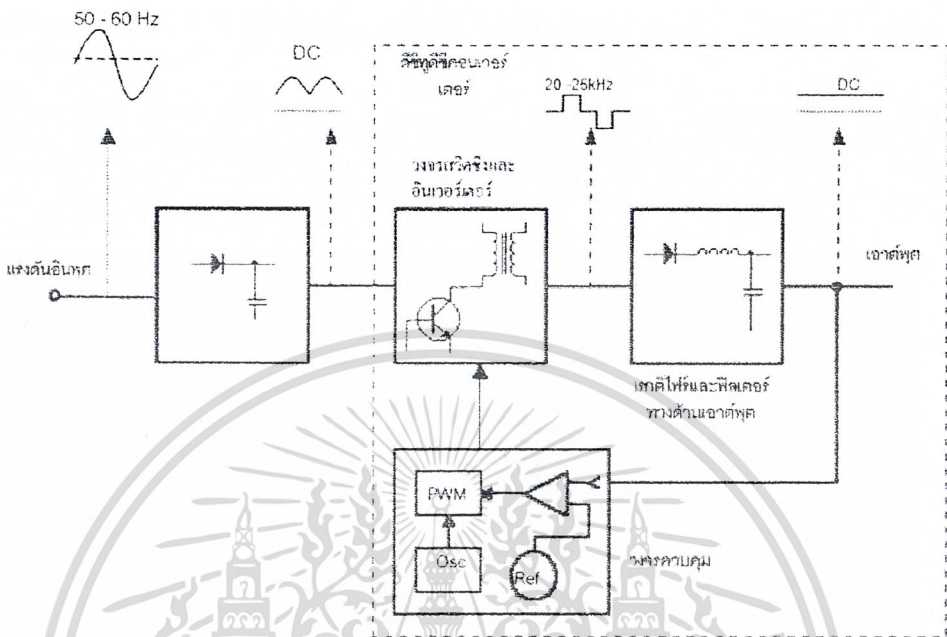
ในแหล่งจ่ายไฟแบบลิเธียมจะประกอบด้วยหม้อแปลงความถี่ต่ำ ซึ่งทำหน้าที่เปลี่ยนไฟสลับแรงดันสูงให้มีแรงดันต่ำลงตามต้องการ จากนั้นส่งต่อเข้าวงจรเรกติไฟร์และฟิลเตอร์ ชั้นสุดท้ายก็จะผ่านวงจรเรกกูเลเตอร์เพื่อรักษาเสถียรภาพของแรงดัน ส่วนแหล่งจ่ายไฟแบบสวิตซิงนั้นไม่ต้องใช้หม้อแปลงกำลัง ไฟสลับแรงดันสูงจะต่อเข้าวงจรเรกติไฟร์และฟิลเตอร์โดยตรงเป็นไฟตรงที่มีแรงดันสูง จากนั้นจะผ่านวงจรสวิตซิงเพื่อแปลงกลับเป็นไฟสลับความถี่สูง แรงดันไฟสลับนี้จะผ่านวงจรเรกติไฟร์และฟิลเตอร์สะสมพลังงานไว้ในตัวเก็บประจุทางเอาต์พุตพร้อมนำไปใช้งาน

1.1 หลักการเบื้องต้น

รูปที่ 1.1 เป็นแผนผังแสดงการทำงานของแหล่งจ่ายไฟแบบสวิตซิงต่างๆ ไป ซึ่งมีส่วนประกอบหลักด้วยกัน 4 ส่วนคือ

- ภาคเรกติไฟร์และฟิลเตอร์ด้านอินพุต
- ภาคอินเวอร์เตอร์ความถี่สูง
- ภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุต
- วงจรควบคุม

ไฟสลับแรงดันสูงจะต่อเข้าภาคเรกติไฟร์และฟิลเตอร์จะได้ไฟตรงแรงดันสูง จากนั้นวงจรอินเวอร์เตอร์จะทำการสวิตซิงเปลี่ยนแรงดันไฟตรงเป็นพัลส์ที่ถี่หรือความถี่สูงในช่วง 20 kHz - 500 kHz ซึ่งในวงจรสวิตซิงนี้อาจจะสร้างได้จากอุปกรณ์หลายชนิด เช่น เพาเวอร์ทรานซิสเตอร์ เพาเวอร์มอสเฟต เอสซีอาร์ และอื่นๆ พัลส์ที่ถี่หรือความถี่สูงจากสวิตซิงจะส่งเข้าหม้อแปลงความถี่สูงเพื่อให้ได้แรงดันเอาต์พุตตามต้องการ ส่วนหนึ่งจะถูกส่งกลับมาเข้าวงจรควบคุม เพื่อคอยตรวจสอบและควบคุมแรงดันเอาต์พุตให้คงที่ไม่ว่าแรงดันไฟสลับทางด้านอินพุตหรือโหลดไม่ว่ากรณีใด ทั้งสิ้น ซึ่งหม้อแปลงนี้ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้เอาต์พุตจะเปลี่ยนแปลงไปบ้างก็ตาม



รูปที่ 1.1 บล็อกไดอะแกรมแสดงการทำงานของแหล่งจ่ายแบบสวิตชิง

ในส่วนของวงจรควบคุมประกอบด้วย วงจรกำเนิดความถี่เพื่อป้องกันแกว่งจรพัลส์วิดิธมอดูเลเตอร์ (PWM) วงจรขยายความผิดพลาด และแรงดันอ้างอิงที่เที่ยงตรง เมื่อแรงดันเอาต์พุตเปลี่ยนแปลง วงจรขยายความผิดพลาดจะทำการเปรียบเทียบแรงดันเอาต์พุตกับแรงดันอ้างอิง แล้วส่งค่าความผิดพลาดนั้นไปทำการปรับความกว้างของพัลส์ของ PWM ขบวนการพัลส์ที่ได้จะส่งมาควบคุมวงจรสวิตชิงให้สวิตซ์ปิด - เปิด ปล่อยกำลังไฟฟ้าเฉลี่ย ไปสู่โหลดให้มีค่าเปลี่ยนแปลงตามไปด้วยเพื่อรักษาระดับแรงดันเอาต์พุตให้คงที่

1.2 ข้อดีและข้อเสียของแหล่งจ่ายไฟแบบสวิตชิง

ในเรกูเรเตอร์แบบลิเนียร์นั้นจะนำกระแสตลอดเวลาการทำงาน จึงทำให้เกิดกำลังสูญเสียในรูปของความร้อนมาก ประสิทธิภาพการทำงานต่ำประมาณ 40% ถึง 50% ส่วนเรกูเรเตอร์แบบสวิตชิงหรือที่เรียกว่า "ดีซีทูดีซีคอนเวอร์เตอร์" นั้นอุปกรณ์จะไม่นำกระแสตลอด แต่จะทำงานในลักษณะสวิตซ์คือทำงานในช่วงอิมพัลส์และคัตออฟ อุปกรณ์สวิตชิงพวกนี้จะมีแรงดันตกคร่อมตัวมันน้อยมาก จึงมีกำลังงานสูญเสียต่ำประสิทธิภาพจึงสูงประมาณ 60% ถึง 90% ซึ่งมากกว่าเรกูเรเตอร์แบบลิเนียร์มาก และเนื่องจากแหล่งจ่ายไฟแบบสวิตชิงทำงานที่ความถี่สูง หม้อไม่วาร์ณใดๆ ทั้งสิ้น อีกทั้งยังมีให้ดูลงมือหาและต้องวางอิมพัลส์ของเอกสารทุกครั้งที่มีการนำไปใช้ แปลง, ไซค์ และตัวเก็บประจุที่ใช้จึงมีขนาดเล็กและน้ำหนักเบา

ตารางที่ 1.1 แสดงข้อเปรียบเทียบระหว่างแหล่งจ่ายไฟแบบลิเนียร์กับแบบสวิตซิ่ง

แบบลิเนียร์	แบบสวิตซิ่ง
<ul style="list-style-type: none"> - ประสิทธิภาพต่ำ - มีการสูญเสียกำลังในรูปของความร้อน - วงจรไม่ซับซ้อน ออกแบบและซ่อมได้ง่าย - มีค่ากำลังค่อน้ำหนักต่ำ - มีความหนาแน่นกำลังต่ำ - มีแรงดันกระเพื่อมต่ำ - ให้สัญญาณรบกวน EMI / RFI ต่ำ - การใช้งานที่ กำลังต่ำจะมีราคาถูก แต่ถ้ากำลังสูงจะมีราคาแพง - ในส่วนเรกูเลเตอร์มีลักษณะเป็น โทลด์ที่ดึงกระแสสูงที่ 	<ul style="list-style-type: none"> - มีประสิทธิภาพสูง - มีกำลังสูญเสียต่ำ - วงจรซับซ้อนมาออกแบบและซ่อมได้ยาก - มีค่ากำลังค่อน้ำหนักสูง - มีความหนาแน่นกำลังสูง - มีแรงดันกระเพื่อมสูง - ให้สัญญาณรบกวน EMI / RFI สูง - การใช้งานที่ กำลังต่ำๆ จะมีราคาแพง แต่ถ้ากำลังสูงจะมีราคาถูกกว่า - ในส่วนของเรกูเลเตอร์มีลักษณะเป็น โทลด์ที่ดึงกำลังสูงที่

จากแผนผังการทำงานในรูปที่ 1.1 จะเห็นว่าแหล่งจ่ายไฟแบบสวิตซิ่งจะมีความซับซ้อนกว่าแบบลิเนียร์มาก ทำให้ความเข้าใจวงจรค่อนข้างยาก นอกจากนี้ยังเป็นตัวสร้างสัญญาณรบกวนแม่เหล็กไฟฟ้าและความถี่วิทยุ (EMI / RFI) มีความถี่ของการรบกวนอยู่ในช่วง 10 kHz ถึง 30 MHz เกิดจากการสวิตซ์ในภาคอินเวอร์เตอร์ ขณะทำการเปลี่ยนไฟตรงแรงดันสูง ซึ่งการเปลี่ยนแปลงของแรงดันอย่างรวดเร็วจะเป็นรูปแบบของฮาร์มอนิกความถี่สูงอย่างโดดเด่น และความถี่เหล่านี้สามารถจะรบกวนการทำงานของเครื่องใช้ไฟฟ้าต่างๆ ได้ ดังนั้นแหล่งจ่ายไฟแบบสวิตซิ่งที่ดีต้องมีวงจรกรองสัญญาณรบกวน EMI / RFI ด้วย

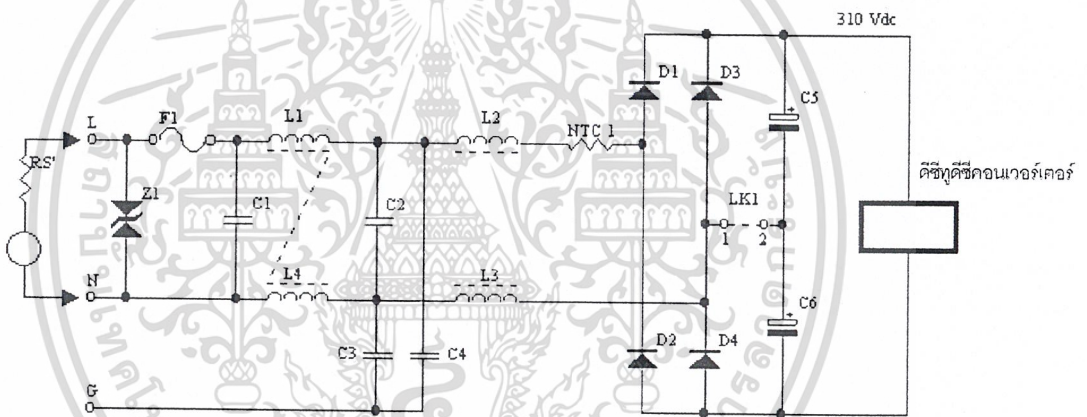
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

2.1 เรกตีไฟร์และฟิลเตอร์

2.1.1 ภาคเรกตีไฟร์และฟิลเตอร์ด้านอินพุต

ภาคเรกตีไฟร์และฟิลเตอร์ด้านอินพุตนี้เป็นด่านแรกของแหล่งจ่ายไฟแบบสวิตชิ่ง ซึ่งจะรับกำลังงานโดยตรงจากไฟบ้านโดยไม่ผ่านหม้อแปลงกำลัง ในตำราภาษาอังกฤษบางเล่มเรียกแหล่งจ่ายไฟแบบสวิตชิ่งว่า "direct - off - line" switchmode supply



รูปที่ 2.1 แสดงวงจรเรกตีไฟร์และฟิลเตอร์แบบเลือกได้ 2 ระดับแรงดัน

ในปัจจุบันเครื่องใช้ไฟฟ้าและเครื่องมือต่างๆ จะจัดวงจรเรกตีไฟร์และฟิลเตอร์ให้สามารถเปลี่ยนแปลงเข้ากับระบบไฟฟ้าประเทศนั้นๆ ได้ไม่ยาก ดูได้จากวงจรในรูปที่ 2.1 ปกติเมื่อใช้กับไฟ 220 V_{ac} ไดโอด D₁ - D₄ จะทำหน้าที่เป็นบริดจ์เรกตีไฟร์ธรรมดา โดยที่ตัวเก็บประจุ C₅ และ C₆ จะต่ออนุกรมกัน ได้แรงดันไฟตรงตกคร่อมรวมประมาณ 310 V_{DC} แต่ถ้านำไปใช้กับไฟ 110 V_{ac} จะต้องเชื่อมจุด 1 เข้ากับจุด 2 ไดโอด D₃ และ D₄ จะได้รับรีเวอร์สไบอัสตลอดเวลา โดยเหลือเพียง D₁ และ D₂ เท่านั้นที่ยังทำงาน ซึ่งแต่ละตัวจะทำงานตัวละครึ่งไซเคิลเช่นเดียวกับ

ตัวเก็บประจุ C₅ และ C₆ เมื่อรวมแรงดันไฟตรงที่ตกคร่อม C₅ และ C₆ ก็จะได้แรงดัน 310 V_{DC} เท่าเดิม อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

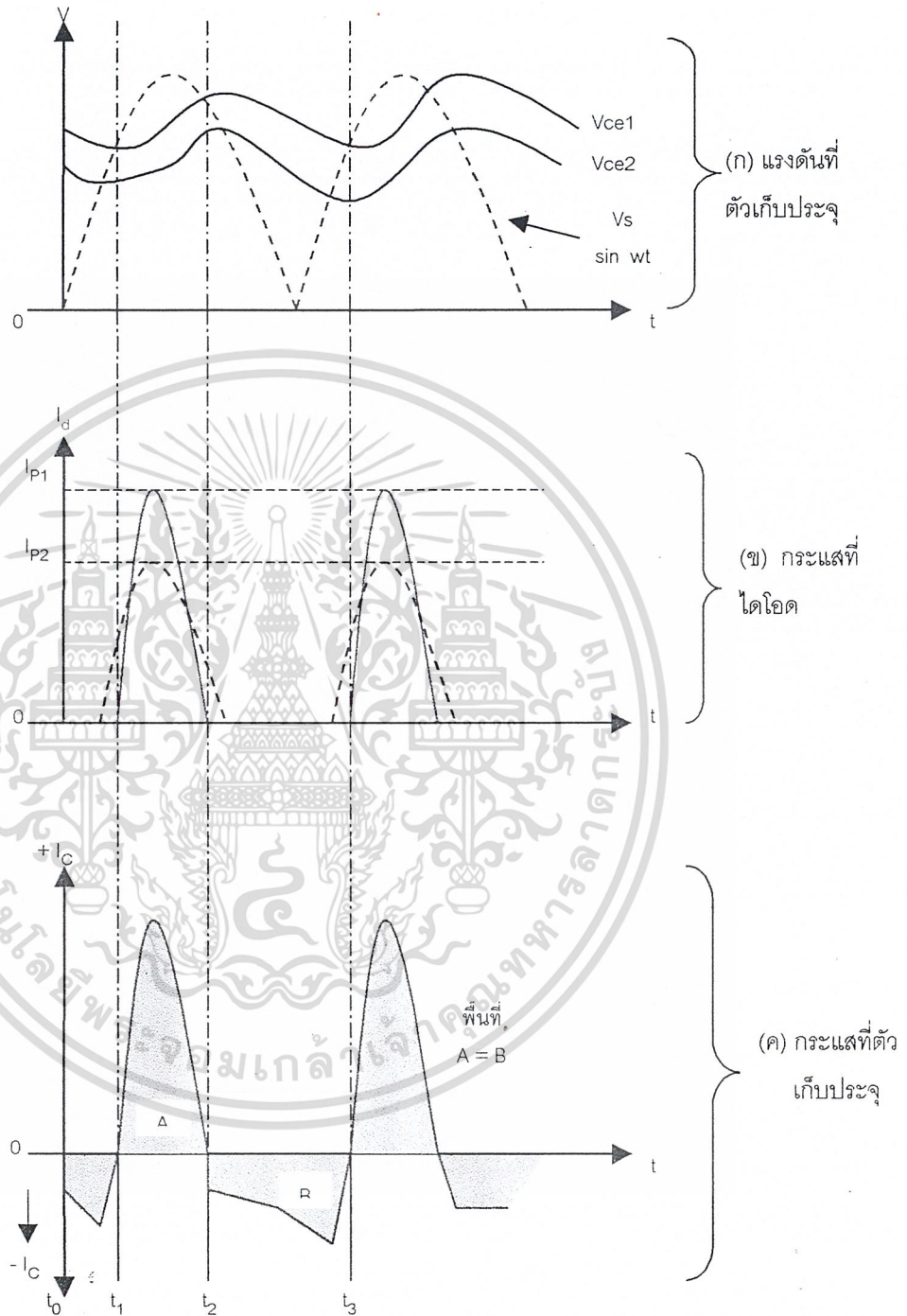
นอกจากนี้วงจรในรูปที่ 2.1 ยังประกอบไปด้วยวงจรกรองสัญญาณรบกวน ($L_1, L_2, L_3, L_4, C_1, C_2, C_3$ และ C_4) วาริสเตอร์ Z_1 ป้องกันแรงดันทรานเซียนต์ และเทอร์มิสเตอร์ NTC₁ ซึ่งทำหน้าที่กำจัดกระแสกระชากเมื่อเริ่มจ่ายไฟให้แก่วงจร

จุดสำคัญในการออกแบบอยู่ที่การเลือกขนาดของไดโอด, ฟิลต์อินพุต, ตัวเหนี่ยวนำในวงจรกรอง EMI / RFI ซึ่งจะต้องรู้ค่ากระแสสูงสุด และกระแส RMS ที่อินพุต ส่วนการเลือกขนาดของตัวเก็บประจุฟิลต์สเตรอร์จะต้องรู้ค่ากระแสที่ไหลผ่านตัวเก็บประจุด้วย



รูปที่ 2.2 รูปวงจอย่างง่ายของวงจรเรกติไฟร์ในรูปที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 รูปคลื่นแรงดันของวงจรเรกติไฟร์และตัวเก็บประจุฟิลเตอร์แบบเต็มคลื่น

(ก) แรงดันตกคร่อมตัวเก็บประจุ (ข) รูปคลื่นกระแสจากไดโอดเรกติไฟร์ (ค) รูปคลื่นกระแสที่ตัวเก็บประจุ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 ความต้านทานประสิทธิผล (R_S)

R_S เกิดขึ้นจากความต้านทานรวมทั้งหมดที่แผ่มาในอุปกรณ์ต่างๆ ได้แก่ พีวส์อินพุต, ไดโอด, ตัวเหนี่ยวนำในวงจรกรอง EMI / RFI, อุปกรณ์จำกัดกระแสกระชาก รวมทั้งความต้านทานภายในของแหล่งจ่ายกำลังไฟสลับ (R_S') ด้วย

จากวงจรในรูปที่ 2.3 สามารถทำให้การวิเคราะห์ห้วงจรง่ายขึ้น โดยเขียนวงจรใหม่ได้ดังรูปที่ 3 โดยรวม C_5 กับ C_6 เป็น C_6 และให้ R_S อยู่ระหว่างเอาต์พุตของวงจรเรกติไฟร์กับตัวเก็บประจุ C_6

ในการนำค่า R_S ไปคำนวณหาค่าต่างๆ โดยทั่วไปจะเขียนอยู่ในรูปแฟกเตอร์ของความต้านทาน R_{SF} โดยที่

$$R_{SF} = R_S \times \text{กำลังอินพุต}$$

2.1.3 รูปคลื่นของวงจรเรกติไฟร์และฟิลเตอร์ทางด้านอินพุต

รูปที่ 2.3 แสดงรูปคลื่นสัญญาณตามจุดต่างๆ ของวงจรเรกติไฟร์ในรูปที่ 2.2 เส้นประในรูปที่ 2.3 (ก) จะแสดงแรงดันตกคร่อมที่จุด A - B ส่วนเส้นที่บั้นนั้นแสดงแรงดันตกคร่อมตัวเก็บประจุระหว่างจุด C - B ที่สภาวะ R_S ไม่เท่ากัน

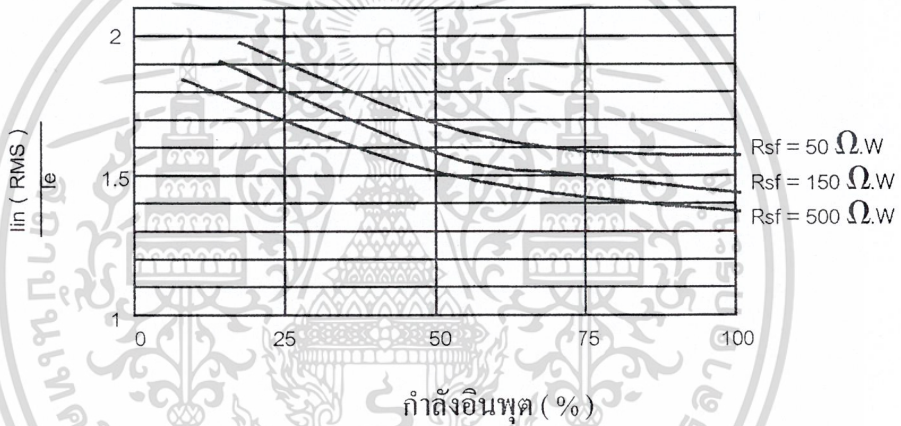
เมื่อแรงดันที่จ่ายให้วงจรเรกติไฟร์เกินกว่าแรงดันตกคร่อมตัวเก็บประจุ C_6 (ที่เวลา t_1) ไดโอดจะได้รับแรงดันไบอัสตรงนำกระแสผ่าน R_S ปล่อยให้แก๊สหลอดและตัวเก็บประจุ C_6 ด้วย ในช่วงที่ไดโอดนำกระแส (t_1 ถึง t_2) นี้ จะเป็นช่วงที่แรงดันตกคร่อม C_6 มีค่าสูงขึ้น จนกระทั่งที่เวลา t_2 แรงดันอินพุตจะลดต่ำกว่าแรงดันตกคร่อม C_6 ไดโอดก็จะหยุดนำกระแส

ในช่วงเวลา t_2 ถึง t_3 ตัวเก็บประจุ C_6 จะคลายประจุเป็นกระแสจ่ายแก๊สหลอด (ดีซีฟูลดีซีคอนเวอร์เตอร์) แรงดันตกคร่อมตัวเก็บประจุจะลดลงจนถึงเวลา t_3 แรงดันอินพุตก็จะมากกว่าแรงดัน V_{∞} อีกครั้ง

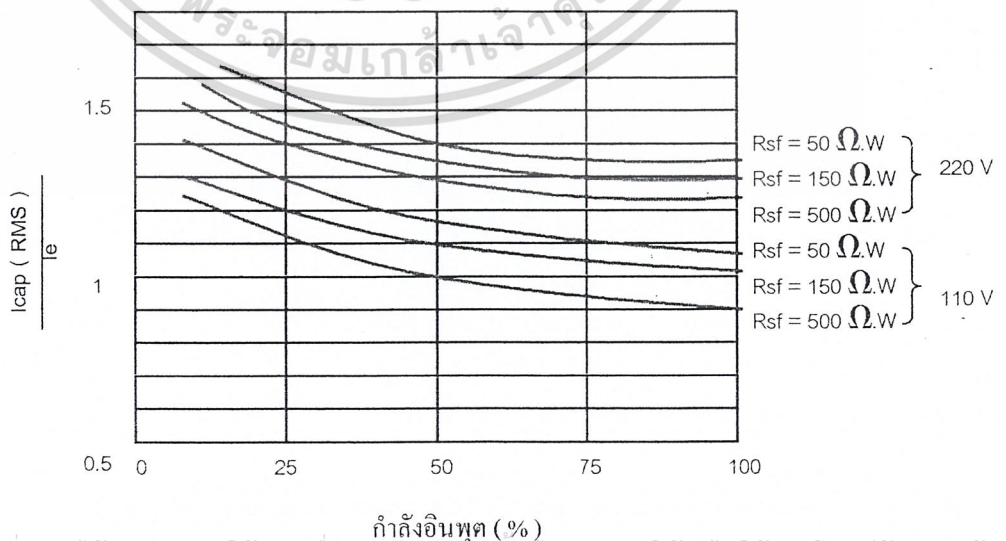
แรงดันตกคร่อมตัวเก็บประจุ C_6 จะน้อยกว่าแรงดันที่จ่ายให้เสมอ เนื่องจากมีแรงดันตกคร่อมที่ R_S และไดโอด ซึ่งแรงดันนี้จะแปรตามกระแสที่หลอดและค่าของ R_S ครั้งที่มีการนำไปใช้

รูปที่ 2.3 (ข) จะเห็นว่ากระแสอินพุตที่ผ่านไดโอดจะคิดเพิ่มขึ้นไปจากคลื่นรูปไซน์มากมีลักษณะเป็นพัลส์ที่ฮาร์มอนิกส์ต่างปนอยู่ ซึ่งมีผลทำให้วงจรมีเพาเวอร์แฟกเตอร์ต่ำ กระแสกระแสที่ตัวเก็บประจุมีค่าสูง และกำลังสูญเสียที่อินพุตมีค่ามาก เส้นประในรูปที่ 2.3 (ข) แสดงให้เห็นว่าเมื่อเพิ่มค่า R_S จะทำให้แรงดัน V_{ce} มีค่าลดลงจาก V_{ce1} มาที่ V_{ce2} และจะลดค่ากระแสสูงสุด แต่เพิ่มช่วงนำกระแสของไดโอด ซึ่งเมื่อลดกระแสสูงสุดที่ไหลผ่านไดโอดลงก็เท่ากับลดสัญญาณสูญเสียด้วย อีกทั้งยังทำให้เพาเวอร์แฟกเตอร์มีค่าสูงขึ้นอีกด้วย

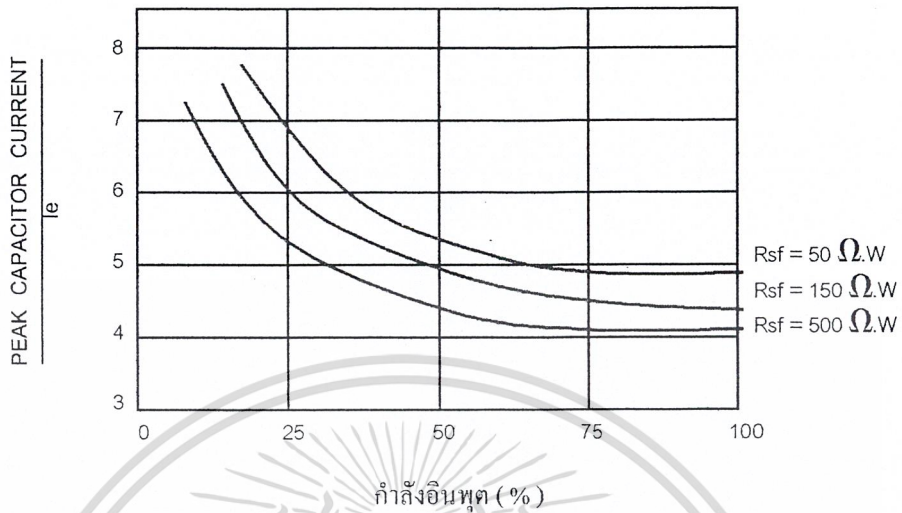
ในรูปที่ 2.3 (ค) ภายใต้สภาวะคงที่ พื้นที่ A จะเท่ากับพื้นที่ B เสมอ นั่นคือปริมาณที่ใช้ในการเก็บประจุจะต้องเท่ากับปริมาณกระแสที่จ่ายออก เพื่อพยายามรักษาแรงดันตกคร่อม C_c ให้คงที่



รูปที่ 2.4 ลักษณะเส้นกราฟของกระแสอินพุต RMS ต่อกำลังอินพุตที่ R_{sf} ต่างๆ กัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 2.5 ลักษณะเส้นกราฟของกระแส RMS ที่ตัวเก็บประจุฟิเตอร์ ต่อกำลังอินพุต R_{sf} ต่างๆ กัน
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 ลักษณะเส้นกราฟแสดงอัตราส่วนกระแสสูงสุดของตัวเก็บประจุกับกระแสอินพุตประสิทธิภาพต่อกำลังอินพุตที่ R_{sf} ต่างๆ กัน

2.1.4 กระแสประสิทธิภาพ (I_e) และเพาเวอร์แฟกเตอร์ (P_f)

ในรูปที่ 2.4, 2.5 และ 2.6 ค่ากระแส RMS ที่อินพุต และตัวเก็บประจุกับกระแสสูงสุดที่ตัวเก็บประจุจะถูกแสดงเป็นอัตราส่วนกับกระแสประสิทธิภาพ I_e

โดยที่ $I_e = \frac{P_{in}}{V_{in (rms)}}$

ส่วนค่าเพาเวอร์แฟกเตอร์ (P_f) = $\frac{\text{กำลังงานจริง}}{\text{กำลังงานที่ปรากฏ}}$

ถ้าแรงดันอินพุตค่อนข้างคงตัวแล้วค่าเพาเวอร์แฟกเตอร์อาจถูกกำหนดโดย

$$P_f = \frac{I_e}{I_{in (rms)}} \quad \text{ซึ่งหาได้จากกราฟรูปที่ 2.4}$$

ตัวอย่างที่ 1 แหล่งจ่ายไฟแบบสวิตชิงเครื่องหนึ่งมีประสิทธิภาพ 70 % ให้กำลังเอาต์พุต 250 วัตต์ ใช้กับไฟสลับ 110 V / 60 Hz โดยใช้วงจรเรกติไฟร์และฟิลเตอร์ดังรูปที่ 2.1 จงหาขนาดของฟิวส์, ค่าของตัวเก็บประจุอย่างต่ำ, กระแส RMS ที่อินพุต, กระแสสูงสุดและกระแส RMS ที่ตัวเก็บประจุ

วิธีทำ เนื่องจากใช้กับไฟสลับ 110 โวลต์ ดังนั้นวงจรในรูปที่ 2.1 จึงต้องต่อจุด 1 เข้ากับจุด 2 ให้ตัวเก็บประจุทำงานเป็นวงจรทวิแรงดัน ถ้ากำหนดให้ค่าต่ำสุดของตัวเก็บประจุที่ไม่ต่ำกว่า 3 ไมโครฟารัด / วัตต์

$$\begin{aligned} \text{ดังนั้นค่าความจุของตัวเก็บประจุ } C_5 \text{ และ } C_6 &= 3 \mu\text{F} / \text{W} \times 250 \text{ W} \\ &= 750 \mu\text{F} \text{ หรือมากกว่า} \end{aligned}$$

จากโจทย์ เครื่องมีประสิทธิภาพ 70 % และมีกำลังเอาต์พุต (P_{out}) 250 วัตต์

$$P_{\text{in}} = \frac{P_{\text{out}}}{\text{ประสิทธิภาพ}} = \frac{250 \text{ W}}{0.7} = 357 \text{ W} \quad (\text{คิดที่โหลด } 100 \%)$$

ดังนั้นกระแสประสิทธิภาพที่อินพุต

$$I_e = \frac{P_{\text{in}}}{V_{\text{in}}} = \frac{357 \text{ W}}{110 \text{ V}} = 3.25 \text{ A}$$

ถ้ากำหนดค่าความต้านทาน R_S เป็น 0.42 โอห์ม

$$\text{จะได้ } R_{Sf} = R_S \times P_{\text{in}} = 0.42 \Omega \times 357 \text{ W} = 150 \Omega\text{W}$$

จากนั้นนำค่า R_{Sf} ไปใช้หาค่ากระแสต่างๆ จากกราฟรูปที่ 2.4, 2.5 และ 2.6 กระแส RMS ที่อินพุต ($I_{\text{in (rms)}}$) จากกราฟในรูปที่ 5 คิดที่โหลด 100 % นั่นคือ ใช้กำลังอินพุต 100 % และ $R_{Sf} = 150 \Omega\text{W}$ จะได้ว่า

$$\frac{I_{\text{in (rms)}}}{I_e} = 1.48$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{in(rms)} = I_e \times 1.48 = 3.25 \text{ A} \times 1.48 = 4.8 \text{ A}_{(rms)}$$

กระแส RMS ที่อินพุตนี้จะเป็นตัวกำหนดขนาดของฟิวส์อินพุต แต่ในทางปฏิบัติจะต้องเผื่อไว้ให้มากกว่าอีก 50 % กระแส RMS ที่ตัวเก็บประจุ ($I_{cap(rms)}$) จากกราฟรูปที่ 2.5 คัดที่โหลด 100 % และ $R_{Sf} = 150 \Omega W$ เช่นกันจะได้ค่า

$$\frac{I_{cap(rms)}}{I_e} = 1$$

$$I_{cap(rms)} = 1 \times 3.25 \text{ A} = 3.25 \text{ A}_{(rms)}$$

ตัวเก็บประจุที่ใช้จะต้องทนกระแสได้มากกว่า $3.25 \text{ A}_{(rms)}$ กระแสสูงสุดที่อินพุต (I_{peak}) ซึ่งเป็นตัวเดียวกับกระแสสูงสุดที่ตัวเก็บประจุ

จากกราฟรูปที่ 1.7 จะได้ค่า $\frac{I_{peak}}{I_e} = 4.6$

ซึ่งจะให้ค่ากระแสสูงสุดที่อินพุต $= 3.25 \text{ A} \times 4.6 = 14.95 \text{ A}$

ดังนั้นไดโอดเรกติไฟร์ที่ใช้ต้องมีอัตราทนกระแสสูงสุดชั่วขณะ (I_{FRM}) มากกว่า 15 แอมป์ จะต้องม้อัตรานกระแสขณะไป้อตรง (I_{FM})มากกว่ากระแส RMS ที่อินพุต 1.5 - 2 เท่า

2.1.5 แรงดันเอาต์พุตของวงจรเรกติไฟร์และฟิลเตอร์

ค่าแรงดันเอาต์พุตของวงจรเรกติไฟร์และฟิลเตอร์ที่มีโหลดเป็นความต้านทานจะขึ้นอยู่กับค่า R_S และกำลังที่โหลดใช้ โดยผลคูณของ $\omega \times C_e \times R_L$ ต้องมีค่ามากกว่า 50

รูปที่ 2.7 และ 2.8 แสดงกราฟที่ใช้ประมาณแรงดันเอาต์พุตของวงจรเรกติไฟร์และฟิลเตอร์ โดยรูปที่ 2.7 ใช้เมื่อต่อวงจรเรกติไฟร์แบบบริดจ์ ส่วนรูปที่ 2.8 ใช้เมื่อต่อวงจรเรกติไฟร์แบบทวิแรงดัน โดยขึ้นอยู่กับกำลังที่โหลดต้องการและแรงดันอินพุตที่สภาวะ R_S ต่างๆ กัน และ

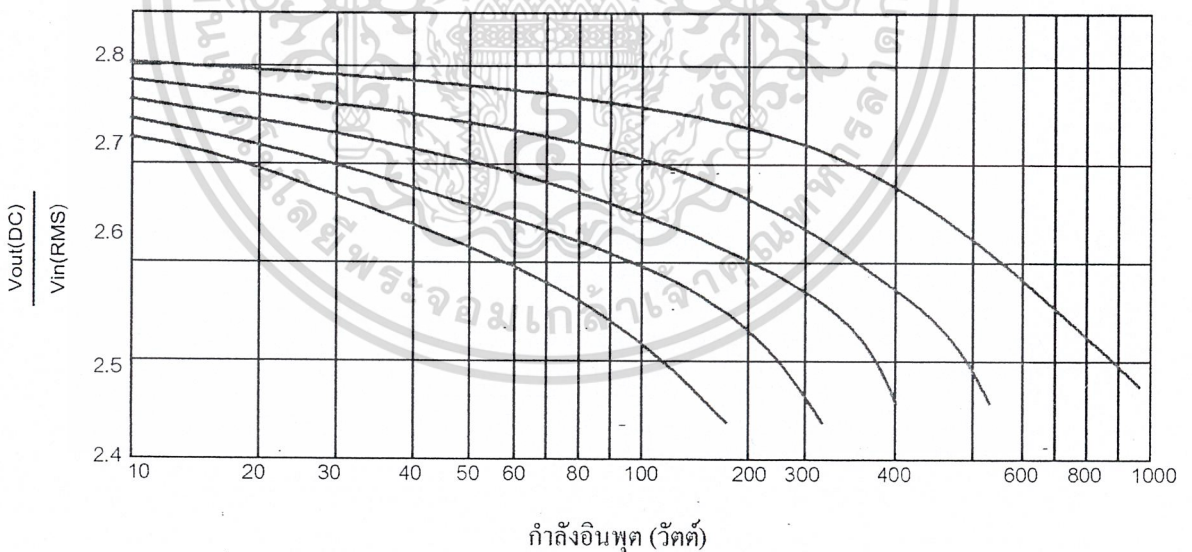
เพื่อให้ $\omega \times C_e \times R_L$ มีค่ามากกว่า 50 ค่าของ C_e ต้องไม่ต่ำกว่า 1.5 ไมโครฟารัด / วัตต์ ในเอกสารนี้ขอเสนอให้ลองใช้ค่า C_e ที่สูงเกินไปแล้วค่อยปรับค่าลงมาให้พอเหมาะตามค่าที่ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีใช้วงจรเรกติไฟร์แบบบริดจ์ หรือ 3 ไมโครฟารัด / วัตต์ สำหรับในกรณีใช้วงจรเรกติไฟร์แบบทวิแรงดัน

ตัวอย่างที่ 2 จากกราฟรูปที่ 2.8 ถ้าพิจารณาจากตัวอย่างที่ 1 ที่กำลังอินพุตเป็น 357 วัตต์ R_S ประมาณ 0.5 โอห์ม

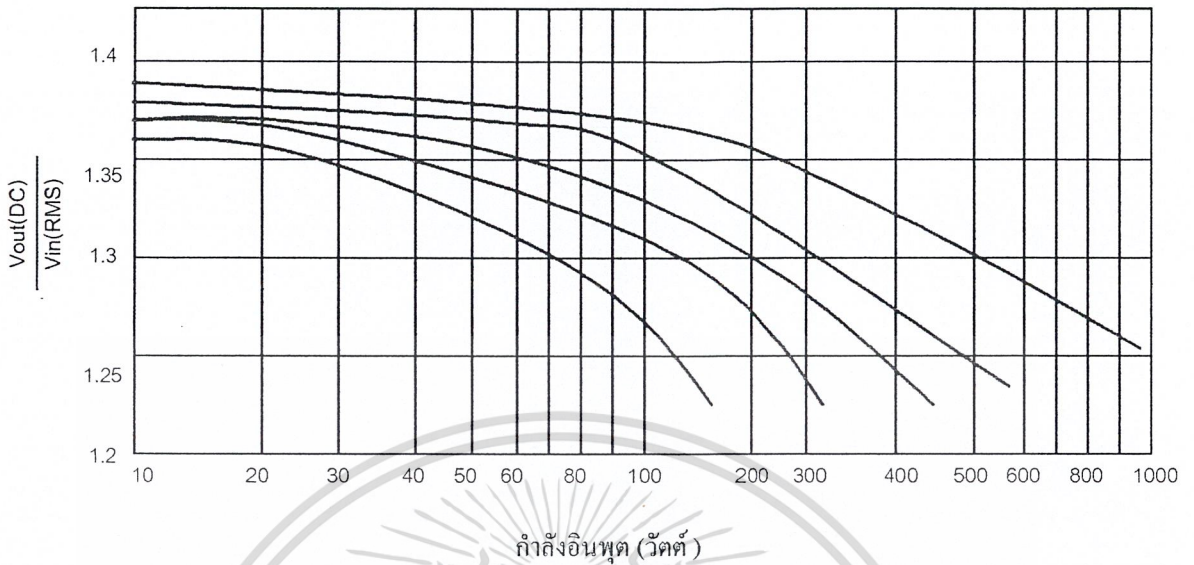
จากกราฟจะได้ค่า
$$\frac{V_{out(DC)}}{V_{in(RMS)}} = 2.61$$

ดังนั้นแรงดันไฟตรงเอาต์พุต
$$V_{out(DC)} = 2.61 \times 110 \text{ V} = 287.1 \text{ V}$$



รูปที่ 2.7 ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุตที่ R_S ต่างๆ กัน ด้วยวงจรเรกติไฟร์แบบเต็มคลื่น (โดยที่ C_e จะต้องมีค่าไม่ต่ำกว่า 3 ไมโครฟารัด / วัตต์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุตที่ R_S ต่างๆ กันด้วยวงจรเรกติไฟร์แบบทวิแรงดัน (โดยที่ C_5 และ C_6 จะต้องมีค่าไม่ต่ำกว่า 1.5 ไมโครฟารัด/วัตต์)

2.1.6 การเลือกใช้ไดโอดเรกติไฟร์ที่อินพุต

ไดโอดที่ใช้จะต้องมีคุณสมบัติที่สำคัญอยู่ 4 อย่างคือ

- ทนกระแสกระชาก (I_{FSM})
- ทนกระแสสูงสุดชั่วขณะ (I_{FRM})
- ทนกระแสเมื่อไบอัสตรง (I_{FM})
- ทนแรงดันไบอัสกลับสูงสุด (PRV)

ทนกระแสกระชาก (I_{FSM}) จะเกิดขึ้นเมื่อเริ่มเปิดสวิตช์จ่ายไฟให้แก่วงจร ถ้าขณะนั้นตัวเก็บประจุยังไม่มีประจุอยู่เลย ค่าความต้านทานรวมของวงจรจะต่ำมาก คือมีแค่ความต้านทานแฝงในตัวเก็บประจุ (ESR) กับ R_S เท่านั้น

$$\text{ดังนั้นกระแสกระชาก } I_{FSM} = \frac{V_{out(DC)}}{R_S + ESR}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราทนกระแสกระชาก I_{FSM} ของไดโอด จะต้องไม่ต่ำกว่า I_{FSM} ที่คำนวณได้

กระแสสูงสุดชั่วขณะ (I_{FRM}) เป็นกระแสสูงสุดขณะชาร์จตัวเก็บประจุฟิลเตอร์อีกครั้ง หลังจากคายประจุให้แก่โหลด ซึ่งก็คือกระแสในช่วงเวลา $t_1 - t_2$ ดังแสดงในรูปที่ 2.3 (ข) การหาค่ากระแสสูงสุดชั่วขณะของไดโอดสามารถหาได้โดยใช้กราฟเหมือนดังตัวอย่างที่ 1

อัตราทนกระแสไบอัสตรง (I_{FM}) เป็นค่ากระแสสูงสุดที่ไดโอดทนได้โดยไม่พังเสียก่อน โดยทั่วไปควรมีค่ามากกว่า 1.5 - 2 เท่าของค่ากระแสปกติ ซึ่งหาได้ดังตัวอย่างที่ 1

อัตราทนแรงดันไบอัสกลับสูงสุด (PRV) หรือเรียกอีกชื่อหนึ่งว่า อัตราทนแรงดันย้อนกลับสูงสุด (PIV) เมื่อเราต่อไดโอดแบบบริดจ์จะมีแรงดันตกคร่อมไดโอด เมื่อไบอัสกลับเท่ากับแรงดันเอาต์พุตของวงจร แต่เมื่อต่อเรกติไฟร์แบบทวิแรงดัน จะมีแรงดันไบอัสกลับเป็น 2 เท่าของแรงดันเอาต์พุต ไดโอดที่ใช้ควรมีค่า PRV ไม่ต่ำกว่าข้อกำหนดข้างต้น

2.1.7 การเลือกตัวเก็บประจุฟิลเตอร์ที่อินพุต

ปัจจัยหลักที่ใช้เลือกขนาดและค่าของตัวเก็บประจุมีอยู่ 5 ข้อด้วยกันคือ

อัตราทนกระแสกระเพื่อม RMS กระแสกระเพื่อมนี้ขึ้นอยู่กับค่าของตัวเก็บประจุ, R_S , โหลดและแรงดันอินพุต สามารถหาได้จากกราฟรูปที่ 2.5 ดังแสดงในตัวอย่างที่ 1 แม้ว่าอัตรา

ส่วน $\frac{I_{cap(rms)}}{I_e}$ ในวงจรเรกติไฟร์แบบครึ่งคลื่นจะต่ำกว่าแบบบริดจ์ แต่ในกระแสกระเพื่อม

จะมีค่ามากกว่า

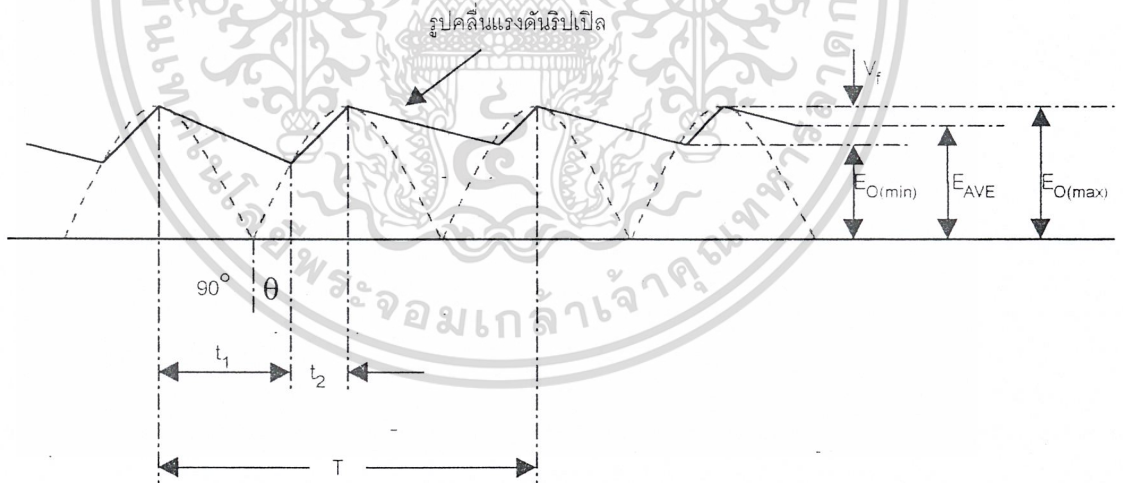
แรงดันกระเพื่อม ข้อกำหนดนี้จะใช้กำหนดค่าของตัวเก็บประจุอย่างต่ำในวงจร โดยทั่วไปในการออกแบบวงจรเรกติไฟร์และฟิลเตอร์จะกำหนดให้มีแรงดันกระเพื่อมได้ไม่เกิน 10% ของแรงดันไฟตรงที่เอาต์พุต แรงดันกระเพื่อมนี้จะมีค่าสูงขึ้นเมื่อโหลดใช้กระแสมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราทนแรงดัน ตัวเก็บประจุที่ใช้ควมทนแรงดันได้ไม่ต่ำกว่า 1.5 เท่าของแรงดันไฟตรงเอาต์พุต เช่น ที่แรงดันไฟตรง 300 โวลต์ ตัวเก็บประจุในกรณีเรกติไฟร์แบบบริดจ์จะต้องทนได้ 450 โวลต์ เป็นอย่างต่ำ ส่วนในกรณีต่อแบบทวิแรงดันอัตราทนได้ก็จะลดลงมาครึ่งหนึ่งคือ 225 โวลต์

ขนาดและราคา ตัวเก็บประจุฟิลเตอร์ที่ใช้ส่วนใหญ่เป็นแบบอิเล็กโทรไลต์ ซึ่งให้ความจุและทนแรงดันได้สูง แต่ก็มียี่ห้อคือ มีขนาดใหญ่และราคาแพง ยิ่งตัวเก็บประจุมีค่าสูงและทนแรงดันได้สูงเท่าใด ก็ยังมีราคาแพงและขนาดใหญ่มากขึ้นเท่านั้น

ช่วงเวลาโฮลด์ออฟ เป็นระยะเวลาอย่างต่ำที่แหล่งจ่ายไฟจะยังคงรักษาระดับแรงดันเอาต์พุต ภายในขีดจำกัดของเอาต์พุตเรกูเรชันได้ เมื่ออินพุตหยุดจ่ายหรือลดลงต่ำกว่าขีดจำกัดของอินพุตเรกูเรชันที่กำหนด ช่วงเวลาโฮลด์ออฟนี้จะขึ้นอยู่กับค่าของ C_o , โหลดและแรงดันที่ตกคร่อม C_o ขณะที่แรงดันอินพุตตกหรือหยุดจ่าย



รูปที่ 2.9 แสดงตัวแปรต่างๆ ของแรงดันเอาต์พุตจากวงจรเรกติไฟร์ที่ผ่านตัวเก็บประจุฟิลเตอร์แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.8 การหาค่าความจุของตัวเก็บประจุฟิลเตอร์

พิจารณาแรงดันเอาต์พุตที่ผ่านตัวเก็บประจุฟิลเตอร์ดังรูปที่ 2.9 จะประกอบด้วยแรงดันไฟตรงเฉลี่ย (E_{AVE}) บวกกับแรงดันกระเพื่อม (V_r) โดยที่ $E_{O(max)}$ คือระดับแรงดันเอาต์พุตสูงสุด และ $E_{O(min)}$ คือระดับแรงดันเอาต์พุตต่ำสุด

t_1 คือช่วงเวลาที่ตัวเก็บประจุคายประจุผ่านโหลด t_2 คือช่วงเวลาที่ตัวเก็บประจุทำการเก็บประจุใหม่อีกครั้ง

$$t_1 = \text{ระยะเวลาของคลื่นซายน์ที่ } 90^\circ + \text{ระยะเวลาของคลื่นซายน์ที่ } \theta$$

$$t_2 = \text{ระยะเวลาของคลื่นซายน์ที่ } 90^\circ - \text{ระยะเวลาของคลื่นซายน์ที่ } \theta$$

$$\text{จากสูตร } E_{O(min)} = E_{O(max)} \times \sin \theta$$

$$\text{ดังนั้น } \theta = \arcsin \left(\frac{E_{O(min)}}{E_{O(max)}} \right)$$

$$\text{และจากสูตร } C = \frac{Q}{V} \text{ และ } Q = I \times t \text{ ดังนั้น } C = \frac{I_L \times t_1}{V_r}$$

เมื่อ I_L คือกระแสไฟตรงที่ไหลผ่านโหลดและ V_r คือแรงดันกระเพื่อมที่ยอมรับได้ปกติ จะไม่เกิน 10% ของแรงดันไฟตรงเอาต์พุต

ตัวอย่างที่ 3 จากตัวอย่างที่ 1 กำหนดให้ค่า R_s เท่ากับ 0.5 โอห์ม จงหาค่าความจุอย่างต่ำของตัวเก็บประจุ C_5 และ C_6

วิธีทำ จากตัวอย่างที่ 1 กำลังอินพุต = 375 วัตต์ และจากตัวอย่างที่ 2 แรงดันไฟตรงเอาต์พุต = 281.1 โวลต์

$$\text{จะได้กระแสไฟตรงที่เอาต์พุต} = \frac{P_{in}}{V_{DC}} = \frac{357 \text{ W}}{287.1 \text{ V}} = 1.24 \text{ A}$$

ส่วนแรงดันกระเพื่อม $V_r = 10\%$ ของแรงดันเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{ดังนั้น } E_{O(\max)} = 287.1 + 28.7 = 315.8 \text{ V}$$

$$\text{และ } E_{O(\max)} = 287.1 - 28.7 = 258.4 \text{ V}$$

$$\text{และ } \theta = \sin^{-1} \left(\frac{E_{O(\max)}}{E_{O(\max)}} \right)$$

$$= \sin^{-1} \left(\frac{258.4}{315.8} \right) = 54.9^\circ$$

$$\text{และคาบเวลา } T = \frac{1}{f} = \frac{1}{60 \text{ Hz}} = 16.6 \text{ ms}$$

โดยที่ T เป็นคาบเวลาของคลื่นไซน์ใน 360°

$$\text{ดังนั้นระยะเวลาของคลื่นไซน์ใน } 90^\circ = 16.6 \text{ ms} \times \frac{90^\circ}{360^\circ} = 4.16 \text{ ms}$$

$$\text{และระยะเวลาของคลื่นไซน์ในเฟส } \theta = 16.6 \text{ ms} \times \frac{54.9^\circ}{360^\circ} = 2.54 \text{ ms}$$

$$t_1 = 4.16 \text{ ms} + 2.54 \text{ ms} = 6.7 \text{ ms}$$

$$\begin{aligned} \text{ค่าความจุอย่างต่ำของตัวเก็บประจุ } C_5 &= \frac{I_L \times t_1}{V_r} = \frac{1.24 \text{ A} \times 6.7 \text{ ms}}{28.7 \text{ V}} \\ &= 289.7 \mu\text{F} \end{aligned}$$

- C_5 และ C_6 ต้องมีค่าอย่างต่ำแต่ละ $289.7 \mu\text{F} \times 2 = 579.5$ ไมโครฟารัด จึงจะทำให้มีแรงดันกระแสเพื่อไม่เกิน $28.7 \text{ V}_{\text{p-p}}$

จากการเปรียบเทียบค่าของตัวเก็บประจุในตัวอย่างที่ 1 กับตัวอย่างที่ 3 จะเห็นว่าค่าในตัวอย่างที่ 1 จะมีค่ามากกว่าซึ่งถ้าไม่คำนึงถึงเรื่องราคามากนัก ก็สามารถใช้ออกแบบ $\omega \times C_c \times R_L$ ดังที่ใช้ในตัวอย่างที่ 1 ก็ได้ ซึ่งจะสะดวกและง่ายกว่ามาก อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ถ้ากำหนดให้แหล่งจ่ายไฟมีช่วงเวลาโวลต์มากกว่าคาบเวลาของคลื่นไฟสลับอินพุต (เช่น 220 V / 50 Hz จะมีคาบเวลาในหนึ่งไซเคิลเป็น 20 ms) ก็จะไม่สามารถใช้ข้อกำหนดและการคำนวณที่ผ่านมาในการหาค่าตั้งเก็บประจุได้ ค่าต่ำสุดของตัวเก็บประจุที่ใช้จะต้องคำนวณจากพื้นฐานพลังงานที่เก็บสะสมไว้ในตัวเก็บประจุ ดังต่อไปนี้

ถ้าให้ C = ค่าต่ำสุดของตัวเก็บประจุที่ใช้

V_S = แรงดันไฟตรงที่ตกคร่อมตัวเก็บประจุขณะแรงดันเริ่มตกหรือหยุดจ่าย

E_i = พลังงานอินพุตที่ใช้ในช่วงเวลาโวลต์อัพ (E_O / ประสิทธิภาพ)

E_O = พลังงานเอาต์พุตที่จ่ายแก่โหลดในช่วงเวลาโวลต์อัพ (กำลังเอาต์พุต \times ช่วงเวลาโวลต์อัพ)

E_{CS} = พลังงานที่เก็บไว้ในตัวเก็บประจุ ขณะแรงดันเริ่มตกหรือหยุดจ่าย

E_{ef} = พลังงานที่ยังคงอยู่ในตัวเก็บประจุในช่วงเวลาหลังจากแรงดันตกหรือหยุดจ่าย

V_f = แรงดันที่ตัวเก็บประจุ ในช่วงเวลาหนึ่งหลังจากแรงดันตกหรือหยุดจ่าย

$$\text{จาก } E_{CS} = \frac{1}{2} C (V_S)^2 \quad \text{และ} \quad E_{ef} = \frac{1}{2} C (V_f)^2$$

และพลังงานที่จ่ายเข้า (E_i) = พลังงานที่จ่ายออก (E_O)

$$\begin{aligned} \text{ด้วยเหตุนี้ } E_i &= \frac{1}{2} C (V_S)^2 - \frac{1}{2} C (V_f)^2 \\ &= \frac{C (V_S^2 - V_f^2)}{2} \end{aligned}$$

$$\text{ดังนั้นค่าความจุอย่างต่ำ } C_{e(\min)} = \frac{2E_i}{V_S^2 - V_f^2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างที่ 4 ลองคำนวณหาค่าตัวเก็บประจุฟิลเตอร์ของวงจรเรกติไฟร์ในภาคอินพุต เมื่อโหลดต้องการเอาต์พุต 90 วัตต์ ประสิทธิภาพ 70 % แรงดันอินพุตก่อนที่ไฟจะตกหรือหยุดจ่ายเป็น 190 โวลต์ และเมื่อแรงดันตกแล้วเหลือแรงดัน 152 โวลต์ โดยมีช่วงเวลาโวลต์อัฟ 42 ms กำหนด R_S เป็น 1 โอห์ม วงจรนี้ใช้กับไฟ 220 V / 50 Hz

วิธีทำ ในภาวะปกติช่วงเวลาคายประจุของตัวเก็บประจุ (ช่วงเวลา t_1) ที่ความถี่ 60 Hz สภาวะที่หนักที่สุดต้องใช้เวลาประมาณ 8 ms ดังนั้นจะต้องใช้ช่วงเวลาในการคายประจุทั้งหมดเป็น $(8 + 42) \text{ ms} = 50 \text{ ms}$ ซึ่งเวลานี้จะนำมาใช้ในการคำนวณช่วงเวลานี้จะนำมาใช้ในการคำนวณเวลาโวลต์อัฟที่แท้จริง

จากรูปที่ 1.8 แรงดันไฟตรงเอาต์พุตที่ตกคร่อม C_5 และ C_6 ก่อนมารไฟจะตกหรือหยุด

$$\begin{aligned} \text{จ่าย } V_5 &= 1.35 \times 190 \text{ V} \\ &= 256 \text{ V} \end{aligned}$$

$$\begin{aligned} \text{และแรงดันเอาต์พุตหลังจากช่วงเวลาโวลต์อัฟ } V_r &= 1.35 \times 125 \text{ V} \\ &= 205 \text{ V} \end{aligned}$$

$$\begin{aligned} \text{ในช่วงเวลาโวลต์อัฟ } E_i &= \frac{E_o}{\text{ประสิทธิภาพ}} \\ &= \frac{\text{กำลังที่อินพุต} \times \text{ช่วงเวลาโวลต์อัฟ}}{\text{ประสิทธิภาพ}} \end{aligned}$$

$$= \frac{90 \times 50 \times 10^3}{0.7} = 6.43 \text{ J}$$

$$\begin{aligned} \text{ดังนั้นค่าความจุอย่างต่ำที่ใช้ } C_{e(\min)} &= \frac{2 \times 6.34}{(256)^2 - (205)^2} \\ &= 547 \text{ } \mu\text{F} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ C_c ก็คือตัวเก็บประจุ C_5 กับ C_6 ต่ออนุกรมกัน ดังนั้นค่าของ C_5 และ C_6 คือ 1,094 μF เป็นอย่างต่ำ แต่ค่านี้ไม่มีขายในท้องตลาด ดังนั้นอาจจะใช้ตัวเก็บประจุขนาด 1,500 แทนก็ได้

จากตัวอย่างนี้จะเห็นได้ชัดว่าเมื่อมีช่วงเวลาโวลต์จัมป์มาก ๆ ค่าของตัวเก็บประจุจะมากกว่าที่คำนวณหาได้จากข้อจำกัดของแรงดันกระเพื่อมและข้อกำหนด $\omega \times C_c \times R_L > 50$ มาก ดังนั้นผู้ออกแบบจึงควรคำนึงถึงช่วงเวลานี้อย่างถี่ถ้วน เพราะนั่นหมายถึงราคาและขนาดที่ใช้ด้วย

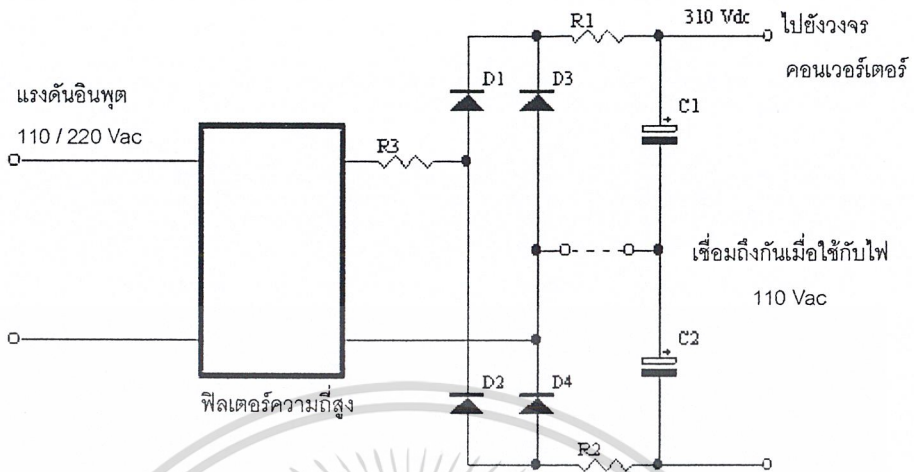
2.1.9 การจำกัดกระแสกระชาก

ในตัวเก็บประจุที่ไม่มีประจุอยู่แล้ว ทางทฤษฎีจะถือว่ามีความต้านทานเป็นศูนย์เมื่อตอนเริ่มเก็บประจุ แต่ในทางปฏิบัติจะมีความต้านทานแฝง ESR อยู่เล็กน้อย เมื่อเริ่มจ่ายไฟ สลับที่อินพุตก็จะมีกระแสไหลผ่าน ไดโอดและตัวเก็บประจุอย่างมากมาในช่วงเวลาเริ่มต้น

ด้วยเหตุนี้จึงต้องหาทางจำกัดกระแสกระชากนี้ เพื่อไม่ให้อุปกรณ์ในวงจรอย่างไดโอดหรือฟิลต์พังเสียหาย มีอยู่ 3 วิธีที่ใช้กันคือ

- แบบใช้ตัวต้านทานต่ออนุกรม

ในการใช้งานที่กำลังต่ำอาจใช้ตัวต้านทานต่ออนุกรม ดังรูปที่ 2.10 ก็ได้ การใช้ตัวต้านทานในการลดกระแสกระชากจะมีข้อดีคือ ลดความเค้นทางไฟฟ้าให้ไดโอด, ตัวเก็บประจุและอุปกรณ์กรองสัญญาณรบกวน แต่มีผลทำให้เกิดการสูญเสียกำลังเพิ่มขึ้น และประสิทธิภาพโดยรวมของวงจรลดลง



รูปที่ 2.10 วงจรกำจัดกระแสกระชากด้วยตัวต้านทานอนุกรม

ตัวต้านทานที่ใช้จะต้องทนทานต่อความเค้นจากแรงดัน และกระแสที่มีค่าสูง ซึ่งมักจะใช้ตัวต้านทานแบบไวร์วาวด์

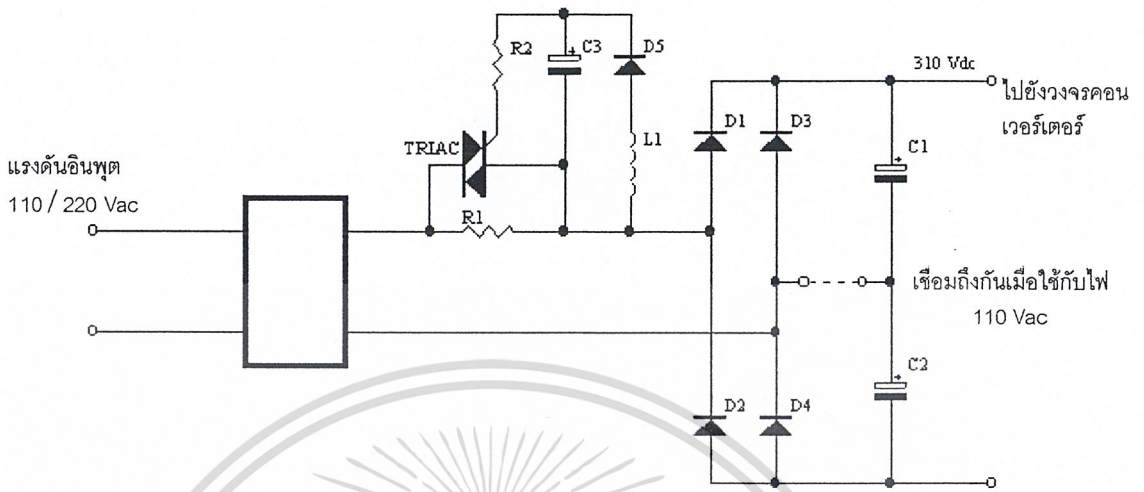
- แบบใช้เทอร์มิสเตอร์ชนิด NTC

สามารถใช้แทน R_1 , R_2 และ R_3 ในรูปที่ 2.10 ได้เลย มักจะใช้ในงานที่กำลังไม่สูงนัก ค่าความต้านทานของ NTC จะมีค่าสูงเมื่อเริ่มเปิดสวิตช์จ่ายไฟเข้าเครื่อง และเมื่อมีกระแสไหลผ่านตัวมันจะทำให้ค่าความต้านทานลดลงที่การทำงานในสภาวะปกติ ซึ่งทำให้ลดการสูญเสียได้มาก แต่มีข้อเสียคือเมื่อปิดสวิตช์แหล่งจ่ายไฟแล้วเปิดอีกครั้งในเวลาใกล้ ๆ กัน ซึ่ง NTC กำลังร้อนอยู่ จึงไม่สามารถจะกำจัดกระแสกระชากได้ และอาจจะทำให้อุปกรณ์เสียหายได้

- แบบใช้วงจรจำกัดกระแส

หรือเรียกว่าแบบใช้ไดรแอกก็ได้ มักจะใช้ในงานกำลังสูง ๆ ในรูปที่ 2.11 แสดงวงจรจำกัดกระแสกระชากแบบแอกทีฟ หลักการทำงานคือเมื่อเริ่มเปิดสวิตช์จ่ายไฟ C_1 และ C_2 จะเก็บประจุผ่าน R_1 ซึ่งมีค่าสูง เป็นการจำกัดกระแสกระชาก ตัวเก็บประจุ C_3 จะเริ่มเก็บประจุหลังจากเปิดสวิตช์ไปได้สักครู่ จนมีระดับแรงดันพอจะทริกไดรแอกได้ เมื่อไดรแอกนำกระแสก็จะลัดวง

เอกสารนี้เผยแพร่เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 วงจรจำกัดกระแสด้วยตัวต้านทานอนุกรมแบบใช้ไตรแอกควบคุมการจำกัดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ดีซีทูดีซี คอนเวอร์เตอร์

จากไคอะแกรมการทำงานของสวิตชิงเพาเวอร์ซัพพลายในตอนก่อน จะเห็นได้ว่าส่วนของดีซีทูดีซีคอนเวอร์เตอร์ประกอบด้วย

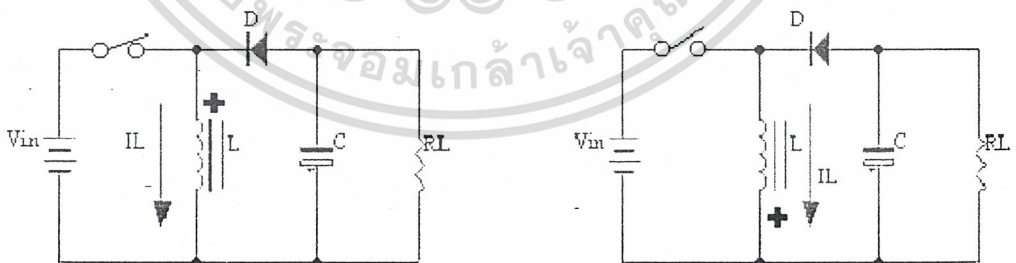
- อินเวอร์เตอร์ความถี่สูง
- ภาครีกติไฟร์และฟิลเตอร์ด้านเอาต์พุต
- วงจรควบคุม

ในตอนนี้จะกล่าวถึงส่วนสำคัญของดีซีทูดีซีคอนเวอร์เตอร์คือ อินเวอร์เตอร์ความถี่สูงกับวงจรเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุต ซึ่งเรียกโดยรวมว่าคอนเวอร์เตอร์

คอนเวอร์เตอร์มีพื้นฐานมาจากวงจร 3 แบบด้วยกันคือ

- ฟลายแบ็คหรือบัคบูสต์ (Flyback or Buck - Boost)
- ฟอว์เวิร์ดหรือบัค (Forward or Buck)
- พูช - พูลหรือบัคดีไรฟ (Push - Pull or Buck - Derived)

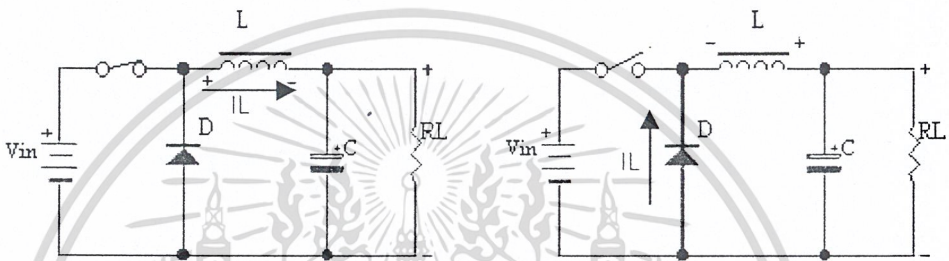
รูปแบบพื้นฐานของวงจรคอนเวอร์เตอร์ที่แสดงในรูปที่ 2.12, 2.13, และ 2.14 นั้นไม่ได้รับบริการแยกจากกันทางไฟฟ้าระหว่างอินพุตกับเอาต์พุต จึงไม่ค่อยปลอดภัยเท่าไรนัก ดังนั้นแหล่งจ่ายไฟแบบสวิตชิงที่ใช้กันในทางปฏิบัติจึงต้องมีหม้อแปลงแยกจากกันทางไฟฟ้าระหว่างไฟตรง 300 โวลต์กับเอาต์พุต ซึ่งเป็นหม้อแปลงความถี่สูงที่มีขนาดเล็ก



รูปที่ 2.12 หลักการของคอนเวอร์เตอร์แบบฟลายแบ็ค

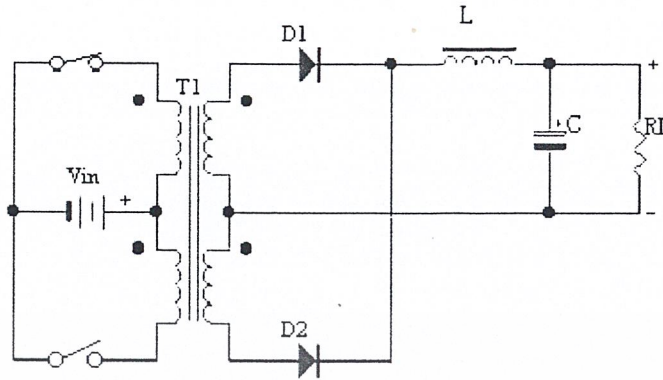
รูปที่ 2.12 แสดงลักษณะของคอนเวอร์เตอร์แบบฟลายแบ็คเมื่อสวิตช์ปิด กระแสจะไหลผ่านตัวเหนี่ยวนำ L สะสมพลังงานในรูปของสนามแม่เหล็ก ไดโอด D จะถูกไบอัสกลับจึงยังไม่

มีแรงดันตกคร่อมโหลด RL ในขณะนี้ ต่อมาเมื่อสวิตช์เปิดตัวเหนี่ยวนำก็จะคลายพลังงานออกมา (เนื่องจากสนามแม่เหล็กยุบตัว) แต่ขั้วของแรงดันจะกลับกันกับที่ป้อนเข้ามา (ซึ่งเป็นไปตามธรรมชาติของตัวเหนี่ยวนำ) ทำให้ไดโอดได้รับไบอัสตรงนำกระแสจากการคายพลังงานกลับของตัวเหนี่ยวนำไปสู่โหลด และจะมีขั้วแรงดันตรงข้ามกับแรงดันอินพุต ถ้าสวิตช์ปิด - เปิด เป็นจังหวะอย่างต่อเนื่อง กระแสอินพุตและเอาต์พุตก็จะมีลักษณะเป็นพัลส์อย่างต่อเนื่องด้วย



รูปที่ 2.13 หลักการของคอนเวอร์เตอร์แบบฟอร์เวิร์ด

รูปที่ 2.13 แสดงการทำงานของคอนเวอร์เตอร์แบบฟอร์เวิร์ด เมื่อสวิตช์ปิดกระแสจะไหลผ่านตัวเหนี่ยวนำไปสู่โหลดทำให้มีแรงดันตกคร่อมโหลด และมีขั้วเหมือนกับอินพุตดังแสดงในรูปซ้ายมือซึ่งทำให้ไดโอดไบอัสกลับ และเมื่อสวิตช์เปิดสนามแม่เหล็กที่ตัวเหนี่ยวนำจะยุบตัวคายพลังงานออกมาในรูปกระแสและมีขั้วแรงดันดังรูปขวามือซึ่งทำให้ไดโอดได้รับไบอัสตรงนำกระแสไหลผ่านตัวเก็บประจุและโหลด แรงดันที่ตกคร่อมโหลดจึงยังมีขั้วเหมือนเดิม ไดโอดในวงจรนี้มักจะถูกเรียกว่าไดโอดฟรี - วิลลิ่งหรือไดโอดฟลายวีล (free - wheeling or fly wheel diode) เพราะการทำงานดังกล่าว กระแสเอาต์พุตที่ได้จะต่อเนื่องถึงแม้ขณะที่กระแสอินพุตจะมีลักษณะเป็นพัลส์



รูปที่ 2.14 วงจรพื้นฐานของคอนเวอร์เตอร์แบบพูล - บริดจ์

รูปที่ 2.14 แสดงวงจรคอนเวอร์เตอร์แบบพูล - บริดจ์ ซึ่งก็คือการนำคอนเวอร์เตอร์แบบฟูลบริดจ์ 2 วงจรมาทำงานร่วมกันโดยผลัดกันทำงาน

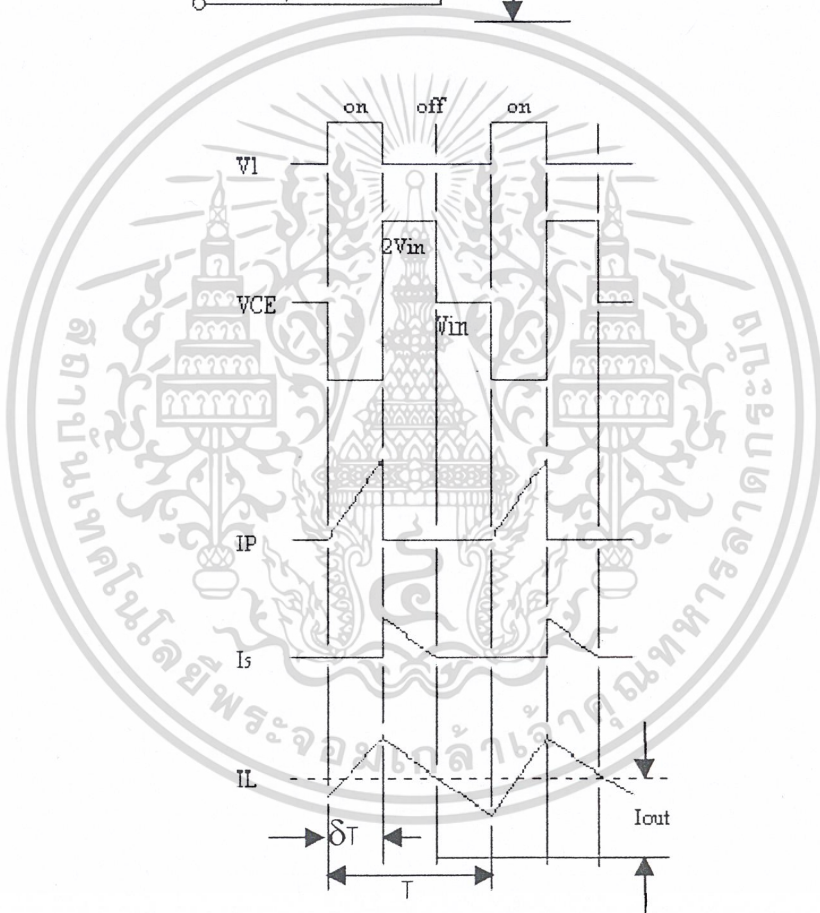
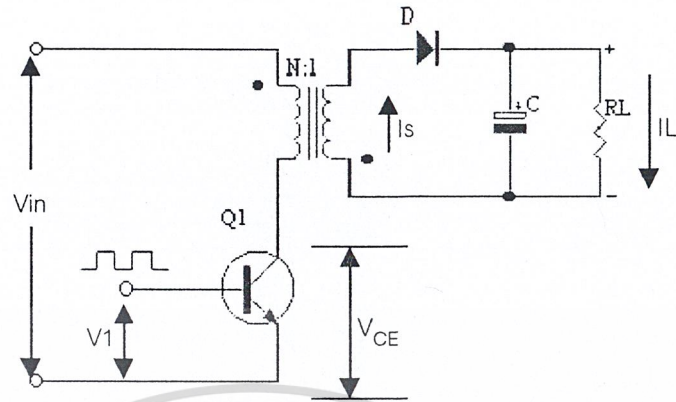
2.2.1 คอนเวอร์เตอร์แบบฟลายแบ็ก

ในรูปที่ 2.15 แสดงคอนเวอร์เตอร์แบบฟลายแบ็กที่ใช้ในทางปฏิบัติ พร้อมด้วยรูปคลื่นของสัญญาณตามจุดต่าง ๆ เมื่อทรานซิสเตอร์ Q_1 นำกระแส กระแสจะไหลผ่านขดปฐมภูมิและสะสมพลังงานไว้ แต่แรงดันที่เกิดขึ้นที่ขดทุติยภูมิจะมีชั่วครู่กันข้ามกับขดปฐมภูมิ ดังนั้นจึงไม่มีพลังงานปล่อยไปยังโหลด เพราะไดโอดถูกไบอัสกลับและเมื่อ Q_1 หยุดนำกระแส ขดปฐมภูมิของหม้อแปลงจะคายพลังงานออกมา แต่ชั่วแรงแรงดันจะกลับกันทำให้ไดโอดด้านทุติยภูมิได้รับไบอัสตรงนำกระแสผ่านไปยังโหลดและเก็บประจุที่ C และหม้อแปลงยังกระทำตัวเป็นไอ้ค็อกอีกด้วย ซึ่งในทางทฤษฎีไม่จำเป็นต้องใส่ตัวเหนี่ยวนำทางเอาต์พุตอีก แต่ในทางปฏิบัติจำเป็นต้องใส่ตัวเหนี่ยวนำค่าน้อย ๆ ไว้ ตรงระหว่างไดโอดกับตัวเก็บประจุ เพื่อทำการกำจัดสัญญาณรบกวน EMI / RFI ที่เกิดจากการสวิตช์ของคอนเวอร์เตอร์เอง

2.2.1.1 ขนาดของอุปกรณ์สวิตช์ที่ใช้ในคอนเวอร์เตอร์แบบฟลายแบ็ก

อุปกรณ์สวิตช์ในที่นี้หมายถึง เพาเวอร์ทรานซิสเตอร์, เพาเวอร์มอสเฟต ฯลฯ ซึ่งต้องทนแรงดันตกคร่อมได้สูงเมื่อตัวมันหยุดนำกระแส และจะต้องทนกระแสได้สูงเมื่อนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟลายแบ็ค

ในตอนนี้จะกล่าวถึงอุปกรณ์สวิตชิ่งที่เป็นเพาเวอร์ทรานซิสเตอร์เท่านั้น เพราะง่ายต่อ

การทำความเข้าใจและเป็นที่ยอมรับกันดี จากวงจรในรูปที่ 2.15 $V_{CE(max)}$ ที่เกิดขึ้นในวงจรเมื่อ
 เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับใช้เฉพาะในโครงการวิจัยเท่านั้น ไม่สามารถเผยแพร่หรือใช้ซ้ำโดยไม่ได้รับอนุญาต
 ไม่ว่าจะกร Q_1 ต้องทนได้ในขณะไม่นำกระแสคือ ี่หาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{CE(max)} = 2 \times V_{in} \times \left(\frac{N_s}{N_p} \right)$$

โดยที่ V_{in} คือแรงไฟตรงที่ได้รับจากภาคเรกติไฟร์ และฟิลเตอร์ด้านอินพุต ($\cong 300 \text{ V}$)

V_s คือ แรงดันที่ขดทุติยภูมิ ($V_{out} - 0.7 \approx V_{out}$)

$\frac{N_s}{N_p}$ คือ อัตราส่วนของจำนวนรอบระหว่างขดทุติยภูมิกับขดปฐมภูมิ

แต่จากทฤษฎีของหม้อแปลง $\frac{N_s}{N_p} = \frac{V_s}{V_p}$

$$V_{CE(max)} = 2V_{in} + V_s \times \frac{V_s}{V_p} \approx 2V_{in} + \frac{V_o^2}{V_{in}}$$

$$= 600 + \frac{300^2}{300}$$

จากสมการนี้จะเห็นว่า $V_{CE(max)}$ มีค่ามากกว่า 600 โวลต์ขึ้นกับแรงดันเอาต์พุต ในทางปฏิบัติทรานซิสเตอร์ที่นำมาใช้ต้องทนแรงดันตกคร่อมมากกว่าค่าที่คำนวณได้ หรือประมาณ 800 โวลต์ และที่สำคัญคือจะต้องทนกระแสคอลเล็กเตอร์ I_C ในขณะทำงานด้วยคือ

$$I_C = I_L \times \left(\frac{N_s}{N_p} \right)$$

เมื่อ I_L คือกระแสที่ไหลผ่านโหลดสูงสุด

นอกจากนี้อาจหา I_C ได้จาก

$$I_C = \frac{2P_{out}}{\eta V_{in} \delta_{max}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเนื้อหาบางเรื่องที่ไม่ถูกต้องหรือผิดพลาด ซึ่งผู้จัดทำขอสงวนสิทธิ์ในการนำไปใช้

δ_{\max} คือ ค่าควิซีไซเกิดสูงสุดของสัญญาณพัลส์จากวงจรควบคุม
(ความกว้างของพัลส์)
คาบเวลาของพัลส์

ซึ่งโดยทั่วไป δ_{\max} จะมีค่าต่ำกว่า 0.5 (≈ 0.4) แล้วแต่จะออกแบบ

2.2.2 คอนเวอร์เตอร์แบบฟอว์เวิร์ด

มีลักษณะวงจรดังแสดงในรูปที่ 2.16 เมื่อ Q_1 ทำงานจะมีกระแสไหลผ่านขดปฐมภูมิของหม้อแปลง และเก็บพลังงานไว้ในรูปสนามแม่เหล็ก และยังส่งสนามแม่เหล็กบางส่วนไปคล็องเกี่ยวกับสองขดที่เหลือ โดยแรงดันที่ขดปฐมภูมิและทุติยภูมิจะมีขั้วเหมือนกันตลอด ดังนั้นในขณะนี้จึงมีกระแสไหลผ่าน D_2 ไปสะสมพลังงานในตัวเหนี่ยวนำ และส่งต่อไปยังโหลด R_L ส่วน D_3 จะถูกไบอัสกลับ

เมื่อ Q_1 หยุดทำงานสนามแม่เหล็กในหม้อแปลงจะยุบตัวทำให้ขั้วแรงดันที่จุดทุติยภูมิเปลี่ยนเป็นลบ D_2 จึงถูกไบอัสกลับ ดังนั้นตัวเหนี่ยวนำจึงคลายพลังงานโดยผ่าน R_L และ D_3

สำหรับขดลวดขดกลางของหม้อแปลง (ดีแมกนีไทเซชัน) ของหม้อแปลง T_1 นั้นจะทำหน้าที่หักล้างสนามแม่เหล็กตกค้าง เมื่อ Q_1 หยุดทำงาน โดยส่งพลังงานแม่เหล็กด้านกลับจากทิศทางเดิมในรูปของกระแส สามารถคำนวณได้จาก

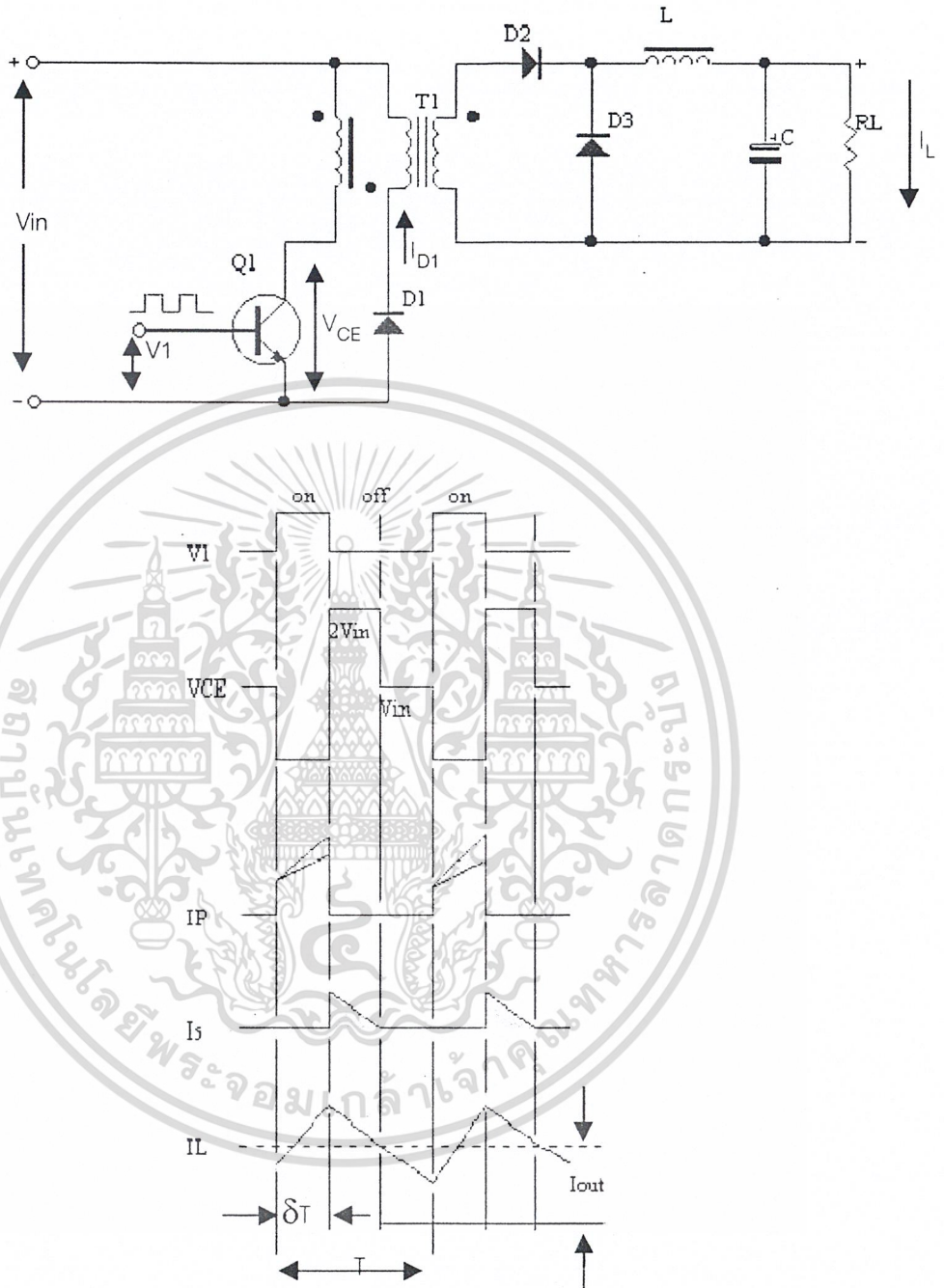
$$I_{\max} = \frac{T \delta_{\max} V_{in}}{L}$$

เมื่อ $T \delta_{(\max)}$ คือ ช่วงเวลาที่ Q_1 นำกระแส

และ L คือ ค่าของตัวเหนี่ยวนำที่เอาต์พุต (ไมโครเฮนรี่)

ไดโอด D_1 ควรเป็นแบบฟาสต์รีคัฟเวอร์ที่ทนแรงดันย้อนกลับได้สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟอร์เวิร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2.1 เพาเวอร์ทรานซิสเตอร์ที่ใช้ในคอนเวอร์เตอร์แบบฟอร์เวิร์ด

เนื่องจากการไล่ขีดลวดดีแมกนีไทเซชันในหม้อแปลงและไดโอด D_1 จึงทำให้แรงดันตกคร่อม Q_1 (V_{CE}) ขณะหยุดนำกระแสถูกจำกัดเพียง 2 เท่าของแรงดันอินพุตเท่านั้นดังแสดงให้เห็นในรูปคลื่น

เมื่อ Q_1 นำกระแสจะมีกระแส I_C ไหลผ่านเท่ากับกระแส I_C ที่คำนวณได้จากคอนเวอร์เตอร์แบบฟลายแบ็ครวมกับกระแสเนื่องจากสนามแม่เหล็กด้านกลับ ดังนี้

$$I_C = I_L \times \frac{n_s}{n_p} + \frac{T \delta_{(max)} V_{in}}{L}$$

$$I_C = I_L \times \frac{n_s}{n_p} + \frac{n_p T V_{out}}{n_s L}$$

เมื่อ T คือคาบเวลาการสวิตช์ของ Q_1

โดยปกติค่ากระแสจากสนามแม่เหล็กจะมีค่าน้อย เมื่อเทียบกับกระแส I_C สูงสุด ซึ่งโดยทั่วไปในทางปฏิบัติสามารถตัดทิ้งไปได้นั่นคือให้ $I_C = I_L \times \frac{N_s}{N_p}$ ก็ได้

2.2.3 คอนเวอร์เตอร์แบบพุก - พูล

คอนเวอร์เตอร์แบบนี้ เป็นการนำคอนเวอร์เตอร์แบบฟอร์เวิร์ด 2 วงจรมาต่อรวมกันโดยให้ทำงานแบบผลัดกันส่งพลังงานไปยังโหลดในแต่ละครึ่งไซเคิล

ลักษณะของวงจรเบื้องต้นแสดงดังรูปที่ 2.17 เมื่อ Q_1 นำกระแสก็จะมีกระแสไหลผ่านขดปฐมภูมิของ T_1 จากจุด 2 ไปยังจุด 1 ดังนั้นจุด 5 และ 7 ทางด้านขดทุติยภูมิจึงมีศักย์เป็นลบ เมื่อเทียบกับจุด 6 และ 8 ตามลำดับ D_1 จึงถูกไบอัสกลับ ในขณะที่ D_2 ได้รับไบอัสตรงนำกระแส I_{D2} ไหลผ่านตัวเหนี่ยวนำและโหลด

เช่นเดียวกับ Q_2 นำกระแสก็จะมีกระแสไหลผ่านจากจุด 3 ไปจุด 4 ของขดปฐมภูมิทำให้ที่จุด 5 และ 7 มีศักย์เป็นบวก เมื่อเทียบกับจุด 6 และ 8 ตามลำดับ D_1 จึงนำกระแส I_{D1}

ไหลผ่านตัวเหนี่ยวนำและโหลดในขณะที่ D_2 ถูกไบอัสกลับ แรงดันเอาต์พุตที่ตกคร่อมโหลด R_L ไม่ว่าจะสามารถหาได้จากสูตร มิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = 2 \delta_{max} V_{in} \left(\frac{N_s}{N_p} \right)$$

โดยที่คำว่า δ_{max} จะต้องมีค่าต่ำกว่า 0.5 เพื่อไม่ให้ทรานซิสเตอร์ทั้งสองนำกระแสพร้อมกัน ซึ่งจะทำให้พังทั้งคู่ ดังนั้นถ้าสมมติให้ $\delta_{max} = 0.4$ จะได้

$$V_{out} = 0.8 V_{in} \left(\frac{N_s}{N_p} \right)$$

2.2.3.1 เพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์แบบพุก - พูล

เนื่องจากในแต่ละครึ่งของคอนเวอร์เตอร์แบบพุก - พูลก็คือ ฟอร์เวิร์ดคอนเวอร์เตอร์ ดังนั้นแรงดันตกคร่อมทรานซิสเตอร์แต่ละตัวขณะไม่ทำงานก็คือ $V_{CE(max)} = 2V_{in}$

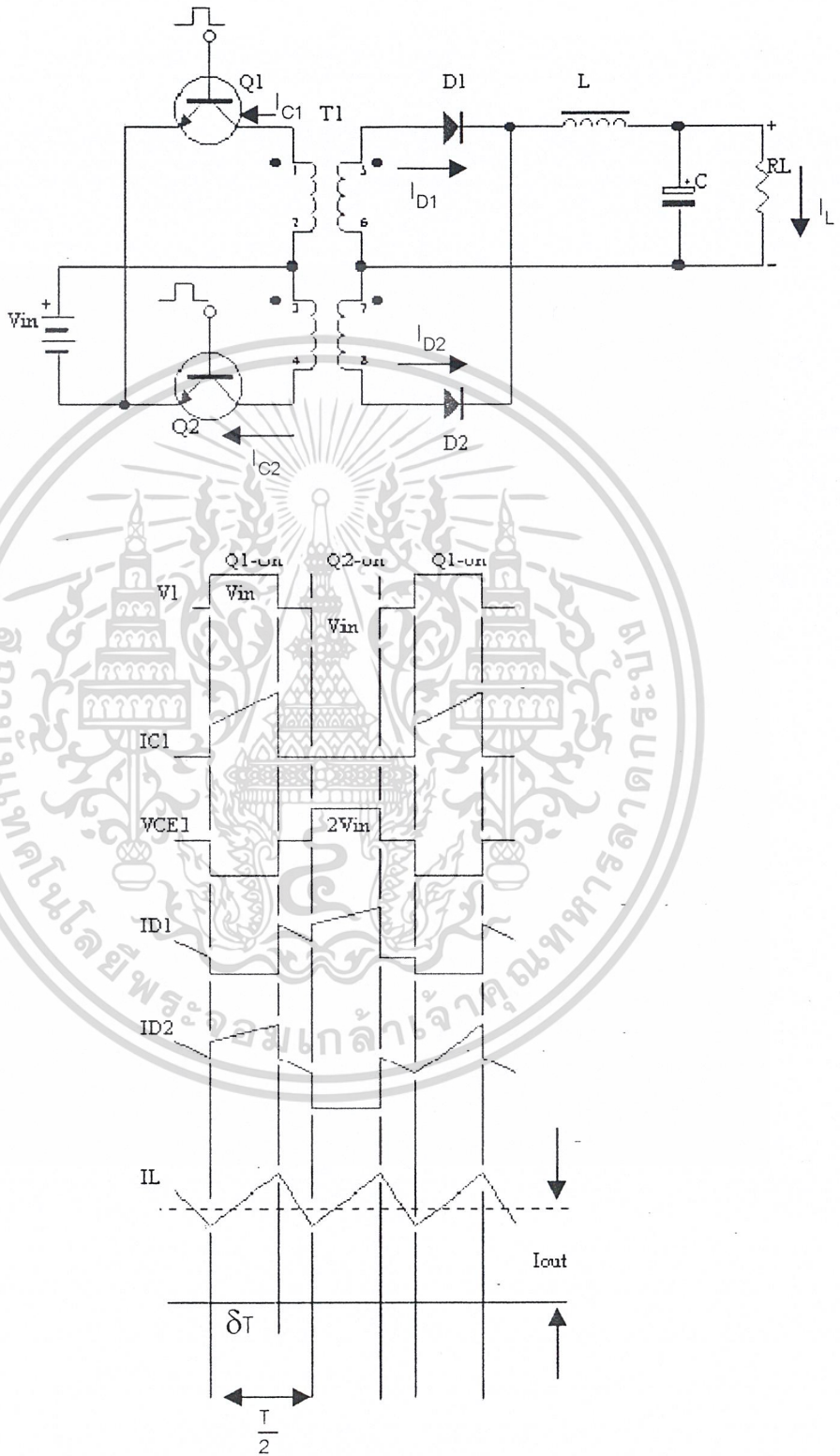
ส่วนกระแส I_C สูงสุดที่ผ่านทรานซิสเตอร์แต่ละตัวขณะนำกระแสคือ

$$I_C = \frac{P_{out}}{\eta \delta_{t(max)} V_{in}}$$

โดย $\delta_{t(max)}$ คือค่าดีวีดีไซ์เกิดรวมของทรานซิสเตอร์ทั้งสอง เช่น ค่าดีวีดีไซ์เกิดของพลัสที่ป้อนแก่ทรานซิสเตอร์แต่ละตัวเป็น 0.4 ดังนั้น $\delta_{t(max)} = 0.8$

ถ้าสมมติให้ประสิทธิภาพ ; $\eta = 0.8$ (80%) และ $\delta_{t(max)} = 0.8$

$$\text{ดังนั้น } I_C \approx 1.6 \times \frac{P_{out}}{V_{in}}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 2.17 คอนเวอร์เตอร์แบบพุช - พูลและรูปคลื่นสัญญาณตามจุดต่าง ๆ

2.2.3.2 ข้อเสียของวงจรพุก - พูล

แม้ว่าคอนเวอร์เตอร์แบบพุก-พูลจะมีข้อดีหลายอย่าง เช่น ปริมาตรของแกนเหล็กของกระแสคอลเล็กเตอร์สูงสุดที่ทรานซิสเตอร์แต่ละตัวต่ำ ทรานซิสเตอร์ทั้งสองถูกขับเคลื่อนด้วยกราวด์เดียวกันทำให้วงจรขับเคลื่อนไม่ยุ่งยาก แต่ก็ยังมีข้อเสียคือ ทรานซิสเตอร์ที่ใช้จะต้องสามารถทนแรงดันได้มากกว่า 2 เท่าของแรงดันอินพุต บวกกับแรงดันสไปค์ซึ่งเกิดจากค่าความเหนี่ยวนำรั่วไหลของหม้อแปลง นั่นหมายถึงเพาเวอร์ทรานซิสเตอร์ที่ใช้ต้องทนแรงดันได้มากกว่า 800 โวลต์ ในกรณีที่ใช้ไฟ 220 Vac ซึ่งอาจจะเป็นปัญหาในการนำไปใช้กับโหลดที่ต้องการกำลังสูงๆ เพราะเพาเวอร์ทรานซิสเตอร์ที่ทนกระแสและแรงดันสูงๆ หายากและราคาแพงมาก

ปัญหาอีกอย่างของคอนเวอร์เตอร์แบบนี้ก็คือ อันตรกิริยาจากการอิมิตีฟของแกนหม้อแปลง ซึ่งจะทำให้ทรานซิสเตอร์พังเสียหายได้

2.2.4 คอนเวอร์เตอร์แบบฮาล์ฟบริดจ์

คอนเวอร์เตอร์แบบฮาล์ฟบริดจ์จัดว่าเป็นตระกูลเดียวกับ พุก - พูล เพราะใช้หลักการเดียวกันคือ ใช้อุปกรณ์สวิตชิง 2 ตัวช่วยกันส่งพลังงานไปที่โหลด ดูได้จากรูปที่ 2.18

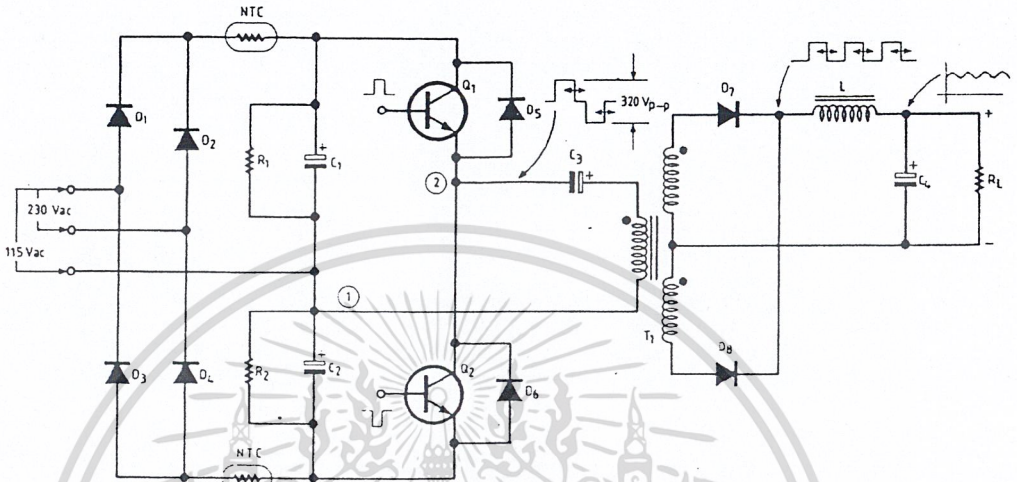
จากรูปสังเกตได้ว่าชุดป้อนภูมิแต่ละด้านของหม้อแปลงจะถูกต้องกับจุดที่มีแรงดันไฟตรงเป็นครึ่งหนึ่ง หรือประมาณ 160 Vdc ที่มีขั้วต่างกัน โดยมีทรานซิสเตอร์ Q_1 และ Q_2 เป็นตัวสวิตซ์ตัดต่อ ทำให้ได้คลื่นสี่เหลี่ยมที่มีขนาดแรงดัน $320 V_{p-p}$ ป้อนแก่ชุดป้อนภูมิของหม้อแปลง จากนั้นจึงทำการเรกติไฟร์และฟิลเตอร์แรงดันทางเอาต์พุตของชุดป้อนภูมิด้วย D_7, D_8, L และ C_4 ได้เป็นไฟกระแสตรงป้อนแก่โหลด

ลักษณะการทำงานของวงจรดังนี้ แรงดันที่ตกคร่อม Q_1 และ Q_2 ขณะไม่ทำงานมีค่าน้อยกว่าแรงดันอินพุตครึ่งหนึ่งจึงสามารถใช้ทรานซิสเตอร์ที่ทนแรงดันไม่สูงนักได้ แต่ในลักษณะการทำงานเช่นนี้มีข้อเสียเช่นกันคือ กระแสที่ไหลผ่านทรานซิสเตอร์ขณะทำงานจะมีค่าเป็น 2 เท่าของแบบ พุก - พูล

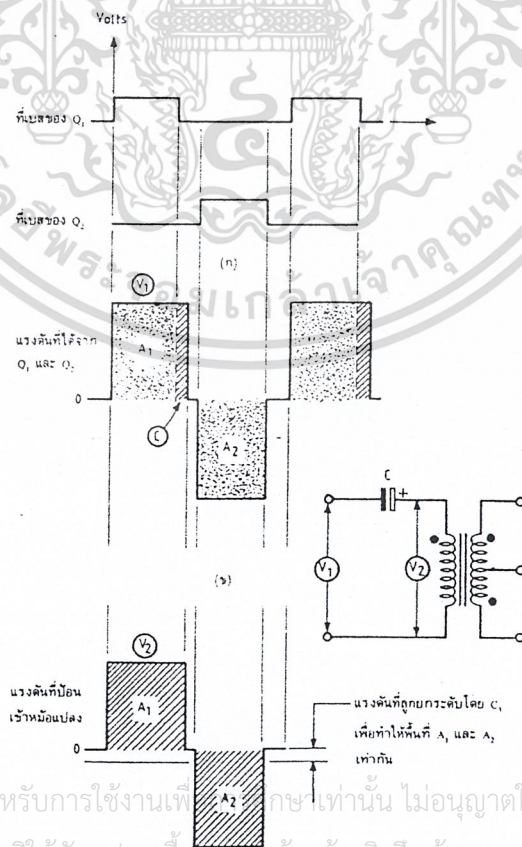
จุดประสงค์หนึ่งของวงจรมีคือ ทำให้พื้นที่ทั้งสองทิศทางของกราฟ B-H เท่ากันโดยอัตโนมัติเพื่อหลีกเลี่ยงไม่ให้แกนของหม้อแปลงอิมิตีฟ จากรูปที่ 2.19 แสดงให้เห็นว่าทรานซิสเตอร์ (Q_1 และ Q_2) ที่มีคุณสมบัติการสวิตซ์ไม่เท่ากัน เช่น Q_1 หยุดทำงานช้ากว่า Q_2 ก็

จะเกิดเป็นพื้นที่ C ดังรูปที่ 2.19(ก) ซึ่งแสดงแรงดันที่เกินขึ้นมา ถ้าปล่อยแรงดันซึ่งมีรูปคลื่นซีกบวกและลบไม่เท่ากันนี้ไปขับหม้อแปลง ก็จะทำให้เกิดเส้นแรงแม่เหล็กตกค้างขึ้นมาได้ ทำให้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งหากไม่เกิดแปลงปัญหาและต้องอ้างอิงถึงค่าของเอกสารหรือการนำไปใช้แกนของหม้อแปลงอิมิตีฟและอาจทำให้ทรานซิสเตอร์พังในที่สุด วงจรนี้จึงใช้วิธีแก้ไขได้ตัวเก็บ

ประจุ C_3 ไว้ค้ำปลั๊งสัญญาณก่อนเข้าสู่ขดปฐมภูมิของหม้อแปลง C_3 จะทำการเลื่อนระดับไฟตรงของสัญญาณเพื่อชดเชยให้พื้นที่ A_1 และ A_2 เท่ากันดังรูป 2.19(ข)



รูปที่ 2.18 วงจรพื้นฐานของคอนเวอร์เตอร์แบบสแต็ทไฟรีค



รูปที่ 2.19 กราฟแสดงผลที่เกิดจากการใส่ตัวเก็บประจุในวงจรสแต็ทไฟรีค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้โดยไม่ขออนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสาร

2.2.4.1 ตัวเก็บประจุคัปปลิง

ตัวเก็บประจุ C_3 ที่ใช้ในรูปที่ 2.18 โดยทั่วไปจะใช้ชนิดฟิล์มไม่มีขั้ว และควรวางแบบที่มีค่าความต้านทานแฝง (ESR) ต่ำๆ

การหาค่า C_3 ก็พอจะมีกฎเกณฑ์อยู่บ้างคือ ค่าแรงดันที่ตกคร่อมตัวมัน (V_{C_3}) จะต้องมียุ่ในช่วง 10% ถึง 20% ของแรงดัน $V_{in}/2$ ซึ่งถ้าแรงดันที่ตกคร่อมตัวมันมีค่ามากเกินไป จะทำให้เรกูเรชันของแหล่งจ่ายไฟแย่มากเมื่อไฟตก โดยค่า C_3 สามารถหาได้จากสูตร

$$C_3 = I \frac{dt}{dV_{C_3}}$$

เมื่อ I คือ กระแสเฉลี่ยที่ผ่าน C_3 ซึ่งก็คือ I_C

$$dt \text{ คือ ช่วงเวลาที่ } C_3 \text{ ทำการเก็บประจุ} = \frac{T\delta_{t(max)}}{2}$$

$$= \frac{1 \times \delta_{t(max)}}{2f}$$

; f = ความถี่ในการสวิตช์

dV_{C_3} คือ แรงดันตกคร่อม C_3 ซึ่งอยู่ในช่วง 10% - 20% ของ $V_{in}/2$ โดยเลือกค่าให้เป็นเท่าไรก็ได้ที่อยู่ในช่วงนี้ ทำให้การหาค่า C_3 มีความยืดหยุ่นมากสามารถหาค่าที่ใกล้เคียงกับค่าที่คำนวณก็ได้ ถ้าค่าที่คำนวณไม่มีขาย

2.2.4.2 ไคโอดคอมมิวเตตติ้ง

คือ ไคโอด D_5 และ D_6 ในรูปที่ 2.18 ซึ่งตกคร่อม Q_1 และ Q_2 ตามลำดับ มีหน้าที่อยู่ 2 อย่างคือ

1.) เมื่อทรานซิสเตอร์หยุดนำกระแส ไคโอดจะชักนำพลังงานจากค่าความเหนี่ยวนำในหม้อแปลงกลับคืนสู่ภาคเรกติไฟร์และฟิลเตอร์ทางด้านอินพุต

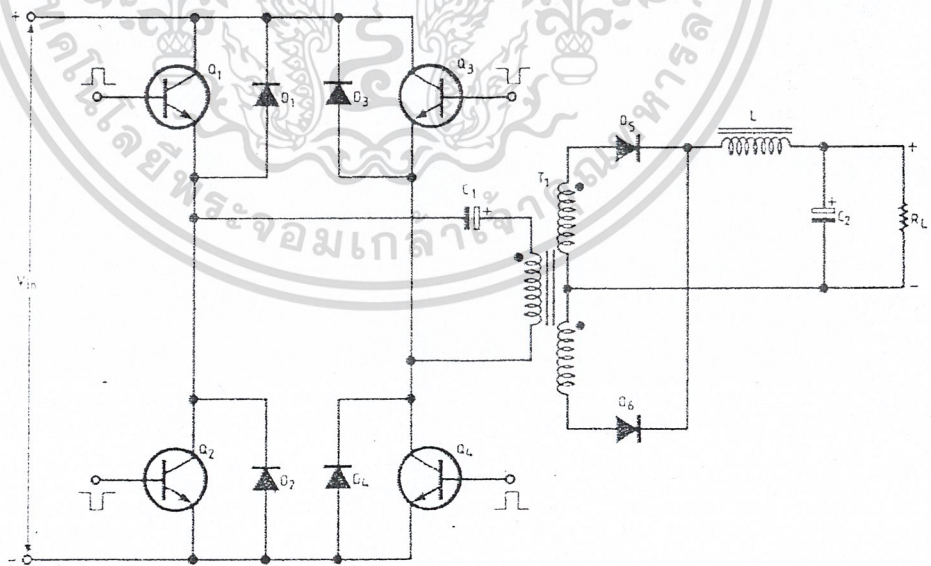
2.) ป้องกันคอลเล็กเตอร์ของทรานซิสเตอร์จากการสวิงที่เป็นลบ อันเนื่องมาจากการเพิ่มขึ้นของเส้นแรงแม่เหล็กในหม้อแปลงอย่างรวดเร็ว ซึ่งเป็นการป้องกันทรานซิสเตอร์ไม่ให้พังเสีย

เอกสารนี้เป็นหายจากแรงดันย้อนกลับ การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดโอดคอมมิวเตตติ้งมักจะเป็นแบบฟาสต์รีคัฟเวอร์รี หรืออัลตราฟาสต์รีคัฟเวอร์รี และต้องทนแรงดันย้อนกลับได้อย่างน้อยที่สุดเป็น 2 เท่าของแรงดัน V_{CE} ขณะที่ทรานซิสเตอร์หยุดนำกระแส

2.2.5 คอนเวอร์เตอร์แบบฟูลบริดจ์

แม้ว่าจะประสบความสำเร็จจากวงจรฮาล์ฟบริดจ์ในการลดแรงดันตกคร่อมทรานซิสเตอร์ลงมาครึ่งหนึ่งของ V_{in} และป้องกันไม่ให้แกนของหม้อแปลงอิ่มตัวแล้ว แต่ว่ากระแสที่ไหลผ่านทรานซิสเตอร์ขณะทำงานกลับเพิ่มขึ้นเป็นสองเท่าของแบบพุก - พุด ดังนั้นจึงมักใช้คอนเวอร์เตอร์แบบฮาล์ฟบริดจ์ในงานที่ใช้กำลังต่ำและปานกลางไม่สูงมากนัก เพราะว่าเพาเวอร์ทรานซิสเตอร์หรือเพาเวอร์มอสเฟตที่ทนแรงดันประมาณ 400 ถึง 500 โวลต์ แต่ทนกระแสสูง ๆ หายากและมีราคาแพง ด้วยเหตุนี้จึงได้เกิดวงจรฟูลบริดจ์ ซึ่งรวมลักษณะเด่นด้านแรงดันของวงจรฮาล์ฟบริดจ์และด้านกระแสของวงจรพุก - พุด ไว้ ดังแสดงในรูปที่ 2.20 โดยการทำงานของทรานซิสเตอร์ Q_1 ซึ่งนำกระแสพร้อมกับ Q_4 และ Q_2 นำกระแสพร้อมกับ Q_3 โดยแต่ละคู่จะผลัดกันทำงาน



รูปที่ 2.20 วงจรพื้นฐานของคอนเวอร์เตอร์แบบฟูลบริดจ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทำงานเช่นนี้จึงทำให้แรงดันที่ขั้วปฏุมภูมิของหม้อแปลงมีแรงดันเปลี่ยนแปลงอยู่ระหว่าง $+V_{in}$ และ $-V_{in}$ ดังนั้นแรงดันตกคร่อมทรานซิสเตอร์ (V_{CE}) ขณะไม่นำกระแสจึงไม่มากไปกว่า V_{in} อีกทั้งกระแสที่ไหลผ่านก็ยิ่งเท่ากับวงจรพุช - พูลด้วย

แต่ข้อเสียของวงจรนี้ก็คือ ต้องใช้ทรานซิสเตอร์ถึง 4 ตัว และเนื่องจากต้องใช้คู่ทรานซิสเตอร์ทำงานไม่พร้อมกันดังนั้นจึงต้องแยกใช้วงจรขับเคลื่อนของทรานซิสเตอร์แต่ละคู่ออกจากกันโดยเด็ดขาด

นอกจากนี้ คุณสมบัติอื่น ๆ ของวงจรและการหาค่าตัวเก็บประจุคัปปลิง ก็ยังคงเหมือนกับคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์ ส่วนการใช้งานมักนิยมนำมาใช้ในงานกำลังปานกลางไปถึงสูง

2.2.6 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transistor) สามารถทำงานได้ดีที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีก ซึ่งเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนของวงจรขับเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย

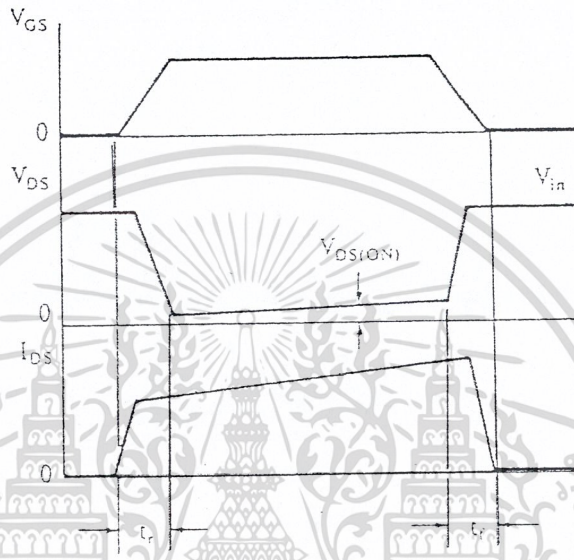
โครงสร้างของเพาเวอร์มอสเฟตนั้นจะเป็นไปได้ทั้งในลักษณะ N-channel และ P-channel โดยในบทนี้จะกล่าวถึงเพาเวอร์มอสเฟตชนิด N-channel เท่านั้น

2.2.6.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงาน จะเป็นไปได้ 2 ลักษณะเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะเปลี่ยนสถานะและกำลังงานสูญเสียขณะนำกระแส แต่เพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้น จึงไม่มีปัญหาในลักษณะเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตาม เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะมันนำกระแสค่อนข้างสูง การสูญเสียเพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่ 2.21 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตช์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานในความถี่ที่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิร์ตซ์ อีกทั้งยังเป็นที่ต้องเปลี่ยนบ่อยและต้องจ่ายกำลังให้กับวงจรที่ความถี่สูงก็อาจทำให้การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยน

สถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (turn off time) กับช่วงเวลาเริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้นค่ากำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน P_D จะมีค่าเท่ากับ



รูปที่ 2.21 แสดงลักษณะของกระแสและแรงดันตกคร่อมเฟาเวอร์มอสเฟต เมื่อเริ่มนำกระแส และ เริ่มหยุดนำกระแส

$$P_D = P_{SW(on)} + P_{SW(off)} + P_C \quad \dots\dots\dots(1)$$

$$P_{SW(on)} = (0.5I_{PK(on)} \times V_{in} \times t_r) / T \quad \dots\dots\dots(2)$$

$$P_{SW(off)} = (0.5I_{PK(off)} \times V_{in} \times t_f) / T \quad \dots\dots\dots(3)$$

$$P_C = I_{Drms}^2 \times R_{DSON} (T_j) \quad \dots\dots\dots(4)$$

เมื่อ

$P_{SW(on)}$ คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต

$P_{SW(off)}$ คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่ P_C วนไว้สำหรับใช้ $I_{PK(on)}$ คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงค่ากระแสสูงสุดขณะเริ่มนำกระแสเอกสารทุกครั้งที่มีการนำไปใช้

$I_{PK(on)}$

คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส

$I_{PK(off)}$	คือ	ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส
I_{Drms}	คือ	ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน
$R_{DS(on)} (T_j)$	คือ	ค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต
t_r	คือ	ช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟต
t_f	คือ	ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

สำหรับเพาเวอร์มอสเฟตโดยทั่วไป ช่วงเวลาเริ่มนำกระแสและหยุดนำกระแสในคาตาซิทของผู้ผลิตส่วนใหญ่มักระบุมาเป็นค่า t_r (current rise time) และ t_f (current fall time) ตามลำดับในที่นี้จึงใช้สัญลักษณ์เป็น t_r และ t_f แทน t_{ON} และ t_C เมื่อเปรียบเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์

2.2.6.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้นำกระแส นั้นแตกต่างจากการขับกระแสไบอัสในไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบอัสที่แตกต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ กระแสจะไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อ มีกระแสไบอัสผ่านเบสและอิมิตเตอร์ แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อ แรงดันตกคร่อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่าย และยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก

อย่างไรก็ตาม เพื่อให้เพาเวอร์มอสเฟตทำงานได้อย่างมีประสิทธิภาพสูงสุด จึงจำเป็นต้องศึกษาเงื่อนไขต่างๆ สำหรับการบังคับให้เพาเวอร์มอสเฟตนำกระแส เป็นอันดับแรกเสียก่อน

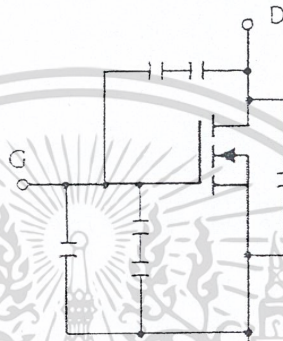
2.2.6.3 ค่าความจุไฟฟ้าด้านอินพุต (Input Capacitance)

เนื่องจากลักษณะโครงสร้างภายในตัวมอสเฟต เหมือนกับมีตัวเก็บประจุต่ออยู่รอบๆ ขาต่างๆ ของมันดังรูปที่ 2.22

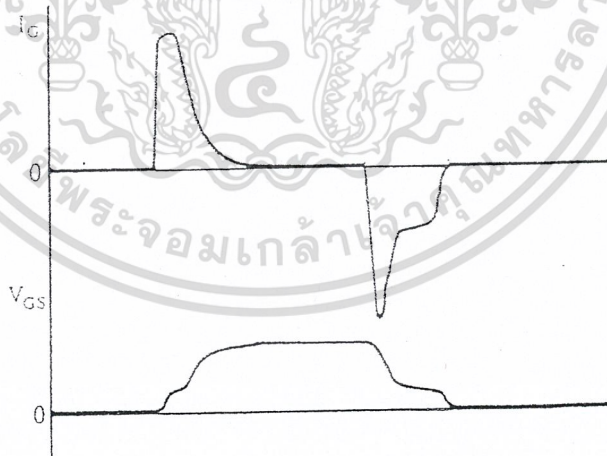
ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียไม่ว่ากรก่อน เพื่อให้แรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึง

เริ่มนำกระแส ในทางกลับกันการหยุดนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันคร่อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแส ลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังรูปที่ 2.23

โดยทั่วไปแล้ว ค่าความจุของตัวเก็บประจุในเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน



รูปที่ 2.22 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต



รูปที่ 2.23 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไป้อัสให้นำกระแส

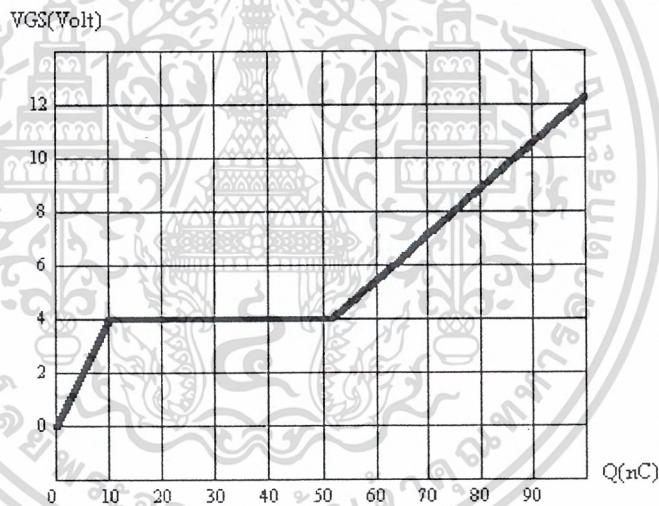
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.6.4 การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของค่าแรงดัน V_{GS} มีเพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาในคาตาชีตด้วย (รูปที่ 2.24) กราฟนี้มีประโยชน์มากในการคำนวณค่ากระแสไบอัสเกตและเวลาในการเปลี่ยนแปลงสถานะของเพาเวอร์มอสเฟต

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (turn on delay) t_0
2. ช่วงเวลาเริ่มนำกระแส (rise time) t_1 t_2
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge time) t_2 t_3

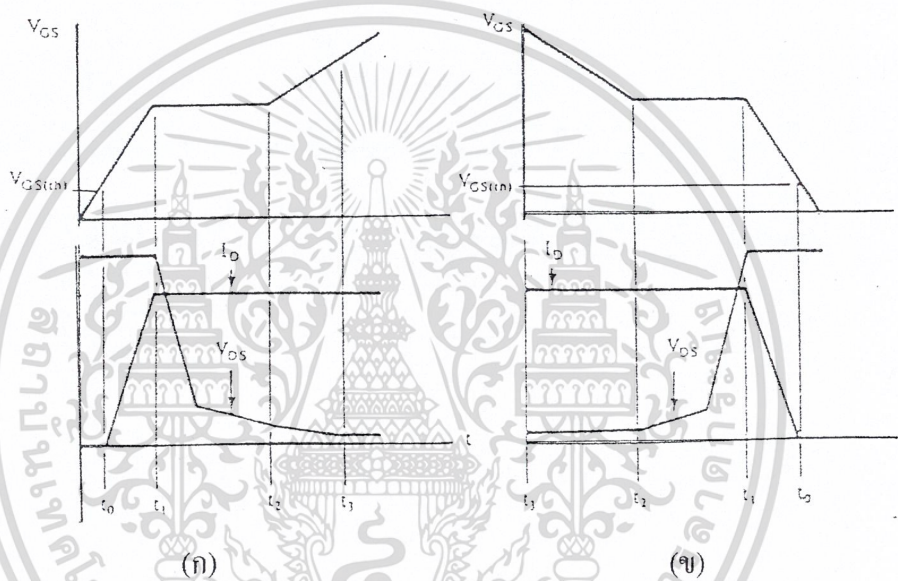


รูปที่ 2.24 แสดงตัวอย่างของ Gate Charge Chart

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์จประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลาหน่วงก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ($V_{gs(th)}$) จึงจะเริ่มมีกระแสไหลผ่านครนและซอร์สที่เวลา t_0 ค่าของแรงดันยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ t_1 แรงดันตกคร่อมครนและซอร์ส V_{DS} จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 โวลต์ลงเหลือเพียง 10

โวลต์ เอกสารนี้เป็ลอร์เซ็นต์ของค่าแรงดันตกคร่อม V_{DS} สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ในช่วงไม่ว่ากรณีใดก็ตาม อีกหนึ่งหัวข้อที่น่าสนใจคือเรื่องกระแสตัวนำซึ่งถึงแม้ว่าเอกสารนี้ไม่ได้กล่าวถึงแต่ก็มีความสำคัญไม่แพ้กัน และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่ จนกว่าเพาเวอร์มอส

เฟตจะสามารถนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.25 ในช่วงเวลาสะสมประจุส่วนเกินค่าความต้านทานระหว่างเดรนและซอร์สจะมีค่าลดลงได้เรื่อย ๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วงเวลา t_2 ถึง t_3 แต่ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแสเนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาดด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 2.25 แสดงลักษณะการชาร์จประจุที่ขาดที่มีผลต่อ

(ก) การเริ่มนำกระแส และ (ข) เมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

เนื่องจากเพาเวอร์มอสเฟตไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดการนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาดทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วงเวลา t_2 ถึง t_3 การหยุดนำกระแสจะมีช่วงเวลาที่หน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกราฟในรูปที่ 2.24 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่าช่วงเวลาเริ่มนำกระแส t_r และช่วงเวลาเริ่มหยุดนำกระแส t_f ได้จาก

$$t = Q_G / I_G \quad \dots\dots\dots(5)$$

เมื่อ

Q_G คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์

I_G คือ ค่ากระแสที่ใช้ซาร์จประจุที่ค่ากระแสคงที่เป็นแอมป์

หมายเหตุ กราฟ Gate Charge Chart ที่ได้จากค่าชิต ปกติในการวัดผู้ผลิตจะกำหนดให้กระแสเกต I_G สำหรับซาร์จประจุมีค่าคงที่ ในกาใช้งานจริงแล้ว วงจรขับเพาเวอร์มอสเฟตอาจให้ค่า I_G ไม่คงที่ จึงจำเป็นต้องใช้ข้อมูลทีนอกเหนือจากข้อมูลใน Gate Charge Chart ซึ่งจะไม่บอกค่าในทีนี้ อย่างไรก็ตาม ถ้าสามารถออกแบบวงจรขับเพาเวอร์มอสเฟตให้จ่ายกระแสได้มากพอการคำนวณที่ได้จากสมการ (5) ก็นับว่าใกล้เคียง

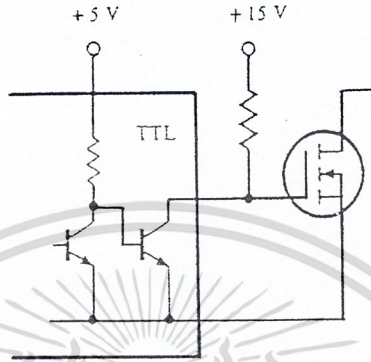
จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการซาร์จประจุและคายประจุที่ขากเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและรับกระแส (SOURCE and SINK) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วย และต้องให้แรงดันตกร่วมที่ขากเกต V_{GS} ค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงานได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)

2.2.6.5 วงจรขับเพาเวอร์มอสเฟตด้วย TTL

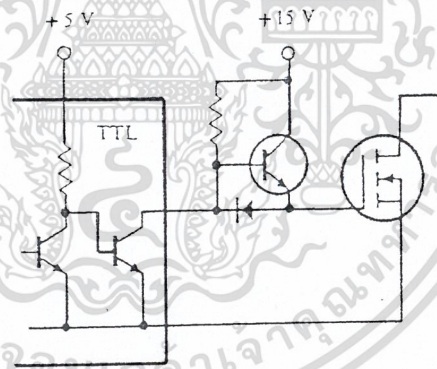
การขับเพาเวอร์มอสเฟตจากไอซี TTL โดยตรงนั้นเป็นไปได้ แต่ไอซี TTL มีขีดจำกัดในการจ่ายและรับกระแสของมันที่เอาต์พุต ซึ่งจะมีผลต่อความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตและทำให้เกิดกำลังงานสูญเสียสูงได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL จึงจำเป็นต้องเพิ่มตัวอุปกรณ์อื่น ๆ เพื่อช่วยให้เกิดการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปได้อย่างรวดเร็ว

รูปที่ 2.26 แสดงการต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL ที่มีเอาต์พุตเป็นแบบคอลเล็กเตอร์เบ็ด การต่อพูลอัพริซิสเตอร์เข้าช่วย จะทำให้มีแรงดันสูงพอที่จะขับเพาเวอร์มอสเฟตให้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำงานและการหยุดนำกระแสของเพาเวอร์มอสเฟตเป็นไปได้อย่างรวดเร็วขึ้น อย่างไรก็ตาม ความเร็วขณะเริ่มนำกระแสนี้ยังคงมีค่าจำกัดอยู่เนื่องจากกระแสนี้ยังคงถูกจำกัดด้วยพูลอัฟฟิซิสเตอร์



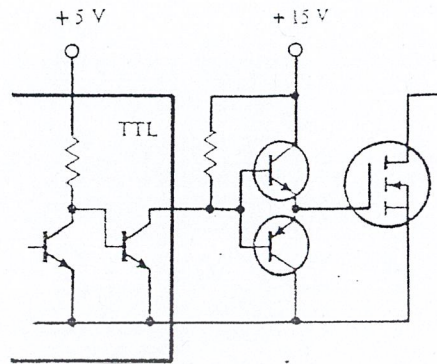
รูปที่ 2.26 แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี TTL และพูลอัฟฟิซิสเตอร์



รูปที่ 2.27 แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาในวงจรรูปที่ 2.26 เพื่อเพิ่มความเร็วขณะเริ่มนำกระแส

การต่อทรานซิสเตอร์เพิ่มเข้ามาดังในรูปที่ 2.27 ทรานซิสเตอร์จะช่วยจ่ายกระแสได้มากขึ้นทำให้ความเร็วขณะเริ่มนำกระแสของเพาเวอร์มอสเฟตดีขึ้น และลดกำลังงานสูญเสียในตัวไอซี TTL ด้วย เพื่อให้การคายประจุที่ขาเกตเป็นไปอย่างรวดเร็ว การเพิ่มทรานซิสเตอร์เข้ามาในวงจรอีก 1 ตัว ดังรูปที่ 2.28 ก็จะทำให้ความเร็วในขณะหยุดนำกระแสเป็นไปอย่างรวดเร็วมากขึ้น

ทรานซิสเตอร์ที่ใช้สามารถใช้ทรานซิสเตอร์กำลังต่ำ เช่น เบอร์ 2N 2222A และเบอร์ 2N ๒๒๑๗ ก็สามารถทำให้วงจรขับจ่ายและรับกระแสได้ถึง 800 มิลลิแอมป์ ซึ่งนับว่าเพียงพอแล้วไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

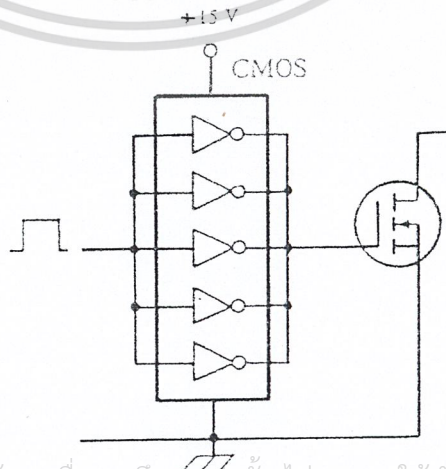


รูปที่ 2.28 แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาอีก 1 ตัวในวงจรรูป 2.27 เพื่อเพิ่มความเร็วในขณะเริ่มหยุดนำกระแสด้วย

2.2.6.6 วงจรขับเพาเวอร์มอสเฟตด้วย CMOS

เพาเวอร์มอสเฟตสามารถต่อโดยตรงเข้ากับไอซีชนิด CMOS ได้ ไอซี CMOS มาตรฐาน เช่น ตระกูล 14000 จะมีเอาต์พุตเป็นเฟตในลักษณะคอมเพิลเมนต์ารี N และ P channel อยู่แล้ว ไอซีตระกูล 14000 สามารถทำงานได้ที่แรงดันไฟเลี้ยงตั้งแต่ 3 โวลต์ถึง 18 โวลต์ โดยทั่วไปแรงดันไฟเลี้ยงที่ 12 โวลต์ถึง 15 โวลต์ จะเหมาะสมสำหรับการใช้ขับเพาเวอร์มอสเฟต

สำหรับการขับเพาเวอร์มอสเฟตที่ต้องนำกระแสสูง ๆ การต่อ CMOS ในลักษณะขนานกันดังรูปที่ 2.29 จะสามารถเพิ่มกระแสที่ขาเกต และทำให้ความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปได้อย่างเร็วขึ้นด้วย



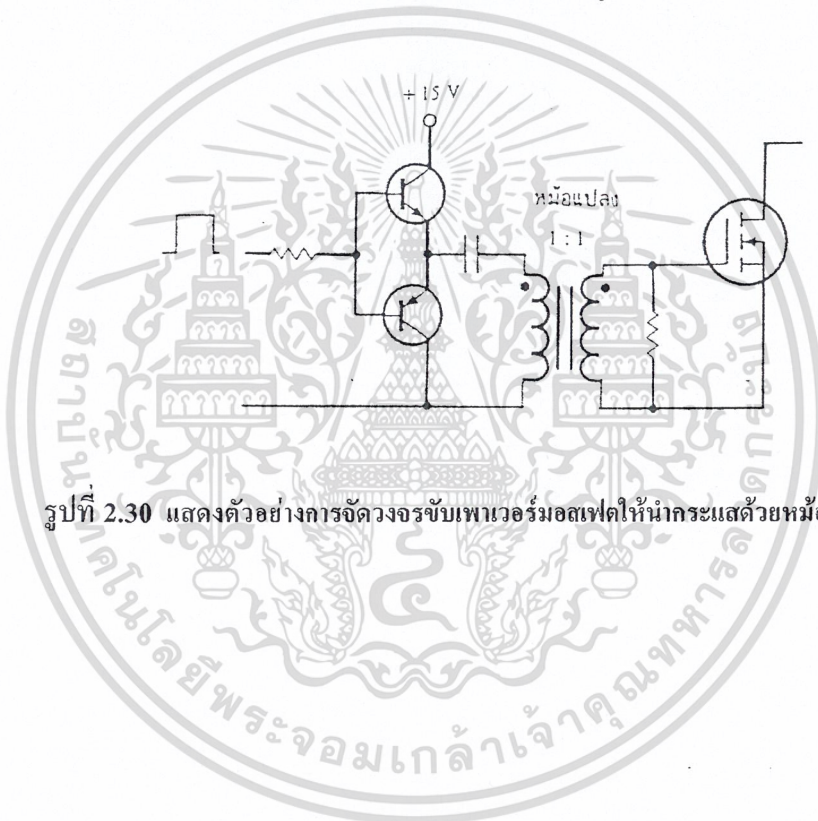
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหาและต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.29 แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี CMOS โดยตรง

2.2.6.7 วงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง

ในกรณีวงจรคอนเวอร์เตอร์แบบฮาล์ฟ-บริดจ์ วงจรขับเพาเวอร์มอสเฟตตัวบนและตัวล่างจะต้องมีการแยกกราวด์ออกจากกัน และอาจจำเป็นต้องใช้หม้อแปลง หรือในกรณีที่ต้องการขับเพาเวอร์มอสเฟตมากกว่าหนึ่งตัวพร้อมกัน ก็อาจต้องใช้หม้อแปลงช่วย

การต่อหม้อแปลงพัลส์เข้ากับขานกตและวงจรควบคุมโดยตรงอาจเกิดปัญหาการเลื่อนระดับแรงดันที่เอาต์พุตหม้อแปลง และอาจมีปัญหาในการทำงานของเพาเวอร์มอสเฟตได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลงจึงควรทำให้ลักษณะดังรูปที่ 2.30



รูปที่ 2.30 แสดงตัวอย่างการจัดวงจรขับเพาเวอร์มอสเฟตให้น้ำกระแสด้วยหม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การออกแบบหม้อแปลงความถี่สูงสำหรับแหล่งจ่ายสวิตชิง

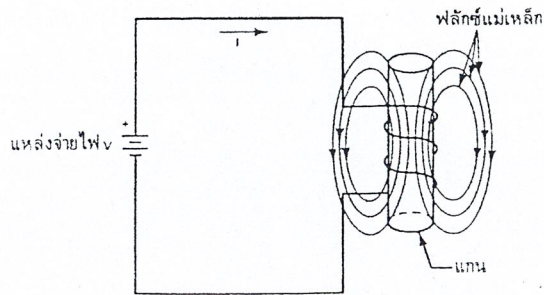
หม้อแปลงไฟฟ้าที่ใช้เพิ่มหรือลดแรงดันไฟสลับ โดยทั่วไปแล้ววิธีการออกแบบไม่ยุ่งยากเหมือนกับหม้อแปลงที่ใช้กับแหล่งจ่ายแบบสวิตชิง เนื่องจากแหล่งจ่ายแบบหลังนี้มีรูปคลื่นเป็นเหลี่ยมมีความถี่สูงถึง 20 กิโลเฮิร์ตซ์ หรือมากกว่าและยังให้กำลังไฟสูงด้วย สำหรับสิ่งที่จะกล่าวต่อไปนี้เป็นทฤษฎีเบื้องต้นของหม้อแปลง และวิธีการออกแบบหม้อแปลงสำหรับแหล่งจ่ายแบบสวิตชิง หม้อแปลงใช้หลักการของสนามแม่เหล็กไฟฟ้าในการส่งผ่านพลังงาน จึงควรทำความเข้าใจเรื่องแม่เหล็กไฟฟ้าโดยเบื้องต้นก่อน

2.3.1 ทฤษฎีแม่เหล็กไฟฟ้า



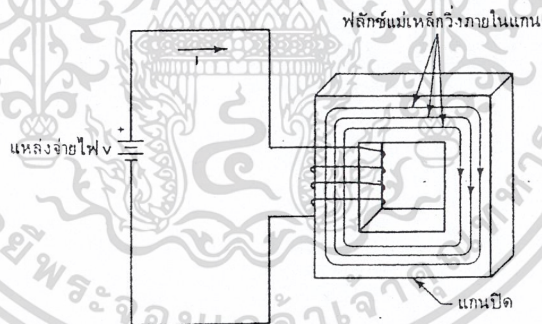
รูปที่ 2.31 แสดงฟลักซ์แม่เหล็กที่เกิดจากการผ่านกระแสเข้าขดลวด

รูปที่ 2.31 แสดงการนำลวดตัวนำมาพันเป็นขดลวด มีแหล่งจ่ายไฟส่งกำลังงานผ่านสวิตช์ เมื่อสวิตช์ต่อวงจรไหลผ่านขดลวดทำให้เกิดสนามแม่เหล็กรอบตัวนำ สนามแม่เหล็กที่รอบขดลวดนี้เรียกว่า ฟลักซ์ (flux)



รูปที่ 2.32 การวางแท่งวัสดุที่เป็นแม่เหล็กตรงกลางทำให้ฟลักซ์แม่เหล็กเพิ่มขึ้น

รูปที่ 2.32 แสดงการพันขดลวดรอบแท่งวัสดุที่กลายเป็นแม่เหล็กได้ (เช่น เหล็ก, นิกเกิล, โคบอลต์ เรียกรวม ๆ ว่า เฟอร์โรแมกเนติก) แท่งวัสดุนี้ทำให้เกิดการเหนี่ยวนำสนามแม่เหล็กผลจึงทำให้ฟลักซ์หนาแน่นกว่า ฟลักซ์จะวิ่งอยู่ในแท่งวัสดุ ถ้าให้แท่งวัสดุต่อถึงกันตลอดการเหนี่ยวนำแม่เหล็กจะสูงขึ้น ดังแสดงในรูปที่ 2.33



รูปที่ 2.33 การใช้แกนแบบปลายปิดฟลักซ์จะวิ่งอยู่ภายใน

ปกติฟลักซ์แม่เหล็กจะถูกระบุเป็นความหนาแน่น (flux density) มีสัญลักษณ์เป็น B มีหน่วยเป็นเกาส์ (ปัจจุบันนิยมใช้เวเบอร์ต่อตารางเมตร) และความเข้มของสนามแม่เหล็ก (magnetic field intensity) มีสัญลักษณ์เป็น H มีหน่วยเป็น เอร์สเตด (ปัจจุบันนิยมใช้แอมป์ต่อเมตร) โดย

$$H = \frac{0.4\pi N I}{l} \dots\dots\dots (6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ N คือ จำนวนรอบของขดลวด

I คือ กระแสที่ไหลผ่านขดลวด

L_1 คือ ความยาวของแกน

ความสัมพันธ์ระหว่างความหนาแน่นของฟลักซ์ต่อความเข้มของสนามแม่เหล็กจะเป็น

$$\mu = \frac{B}{H} \dots\dots\dots (7)$$

μ (มิว) คือค่ายอมรับ (permeability) ของแกนหมายถึง คุณสมบัติของวัสดุในอันที่ยอมให้อ่านาแม่เหล็กผ่านไปได้มากหรือน้อย สำหรับอากาศมี $\mu = 1$



- B_{sat} = จุดฟลักซ์อิ่มตัว
- B_{max} = ความหนาแน่นฟลักซ์สูงสุด
- H_{max} = อ่านาการทำให้เป็นแม่เหล็กสูงสุด
- B_{res} = จุดที่ฟลักซ์แม่เหล็กยังเหลืออยู่ในขณะที่อ่านาการทำให้เป็นแม่เหล็กมีค่าศูนย์
- H_c = จุดอ่านาการทำให้เป็นแม่เหล็กย้อนกลับเป็นศูนย์

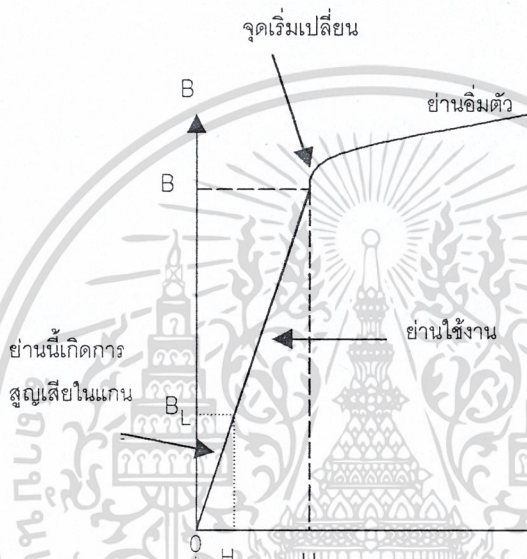
รูปที่ 2.34 แสดงคุณสมบัติของฮิสเตอร์รีซิสบนแกน H - B

2.3.1.1 ฮิสเตอร์รีซิสหุล

ฮิสเตอร์รีซิส (hysteresis) คือ คุณสมบัติการเป็นแม่เหล็กของวัสดุ โดยใช้ความสัมพันธ์ของความหนาแน่นของฟลักซ์แม่เหล็ก (B) และความเข้มของเส้นแรงแม่เหล็ก (H) สามารถหาคุณสมบัตินี้ได้โดยใช้ B-H curve จากรูปที่ 2.34 สมมติเริ่มที่จุดศูนย์ เมื่อเพิ่มความเข้มของสนามแม่เหล็กค่าค่าของความหนาแน่นฟลักซ์เพิ่มขึ้นเป็นเชิงเส้น จนกระทั่งถึงจุด a ที่ความหนาแน่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในการศึกษาเท่านั้น ไม่ควรเผยแพร่ไปโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังเป็นลิขสิทธิ์ของเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของฟลักซ์ไม่เพิ่มขึ้นเรียกว่า *ฟลักซ์อิ่มตัว* (B_{sat}) หลังจากลดความเข้มของสนามแม่เหล็ก จนกระทั่งเป็นศูนย์ความหนาแน่นของฟลักซ์จะไม่ตกเป็นศูนย์ตาม ถ้าให้ความเข้มของสนามแม่เหล็กกลับทาง ความหนาแน่นของฟลักซ์จะลดลงเป็นศูนย์และมีคุณสมบัติในทางตรงกันข้ามเหมือนกัน จึงได้เส้นโค้งลักษณะตัว S รูปที่ 2.35 แสดงคุณสมบัติของแกนที่ใช้งาน ปกติจะให้ทำงานช่วงที่เป็นเส้นตรงเพื่อลดการสูญเสีย



รูปที่ 2.35 แสดงลักษณะของการเป็นแม่เหล็กในช่วงเป็นเส้นตรงและอิ่มตัว

2.3.2 ทฤษฎีหม้อแปลง

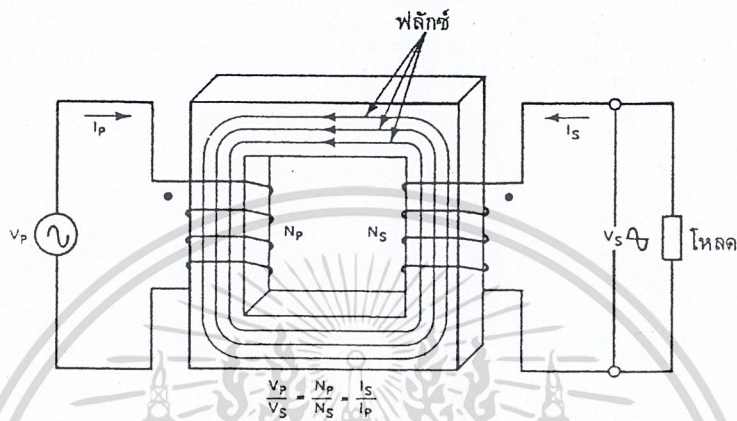
จากที่ได้กล่าวมาแล้วว่า เมื่อมีกระแสไหลผ่านขดลวดที่พันรอบแกนปิดจะเกิดฟลักซ์เหนี่ยวนำในแกน ถ้ากระแสที่จ่ายให้มีการเปลี่ยนแปลงไปมา ฟลักซ์จะเปลี่ยนไปมาด้วย ถ้าเรานำขดลวดอีกขดมาพันรอบแกนนี้จะเกิดแรงดันและกระแสเหนี่ยวนำเราเรียกว่า หม้อแปลง

รูปที่ 2.36 แสดงลักษณะหม้อแปลงไฟฟ้าแบบง่าย ๆ ขดลวดทางอินพุตเรียกว่า ขดปฐมภูมิ และทางเอาต์พุตเรียกว่าทุติยภูมิ ความสัมพันธ์ของจำนวนรอบขดลวดและแรงดันจะมีอัตราส่วนคงที่คือ

$$\frac{N_p}{N_s} = \frac{V_p}{V_s} \dots\dots\dots (8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

N_p และ V_p คือ จำนวนรอบขดลวดและแรงดันด้านปฐมภูมิ N_s และ V_s คือจำนวนรอบขดลวดและแรงดันด้านทุติยภูมิ



รูปที่ 2.36 แสดงหม้อแปลงแบบสองขด

แรงดันเหนี่ยวนำจะเป็นไปตามการเปลี่ยนแปลงความหนาแน่นของฟลักซ์ ถ้าเราให้ B อยู่ในช่วงที่เป็นเส้นตรงเราจะได้

$$B_{max} = \frac{V_p \times 10^8}{KfN_pA_e} \dots\dots\dots(9)$$

เมื่อ B_{max} คือ ความหนาแน่นของฟลักซ์สูงสุด

V_p คือ แรงดันด้านปฐมภูมิเป็น โวลต์

f คือ ความถี่เป็นเฮิรตซ์

N_p คือ จำนวนรอบขดลวดปฐมภูมิ

A_e คือ พื้นที่หน้าตัดของแกนเป็นตารางเซนติเมตร

K คือ ค่าคงที่มีค่า 4.44 สำหรับแรงดันรูปไซน์ และ 4.0 สำหรับแรงดันรูปสี่เหลี่ยม

ปกติค่า B_{max} จะเลือกที่ค่า $B_{sat}/2$ เพื่อให้แน่ใจว่าทำงานในช่วงที่เป็นเส้นตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวประกอบที่สำคัญอีกสิ่งหนึ่งคือ พื้นที่สำหรับการวางเส้นลวดตัวนำ ซึ่งปกติจะพันอยู่บนตัวบ็อบบิน (Bobbin) ค่านี้จะต้องเลือกให้เหมาะสมด้วย ற்பับความสามารถในการจ่ายกำลังของแกนเหล็กคำนวณจาก

$$P_{out} = (1.16 B_{max} f d A_e A_c) \times 10^{-9} \dots\dots\dots (10)$$

เมื่อ P_{out} คือ กำลังที่จ่ายเป็นวัตต์

d คือ ความหนาแน่นของกระแสไฟในลวดตัวนำเป็นแอมป์ต่อตารางเมตร

A_e คือ พื้นที่หน้าตัดของแกนเป็นตารางเซนติเมตร

A_c คือ พื้นที่สำหรับพันขดลวดบนบ็อบบินเป็นตารางเซนติเมตร

บางบริษัทพื้นที่ของบ็อบบินใช้สัญลักษณ์ W_b หรือหน้าตัดบ็อบบินและความหนาแน่นของกระแสในสายใช้หน่วยเซอร์คูลาร์มิลล์ต่อแอมป์ (c.m./A) ใช้สัญลักษณ์ D โดย

$$d = \frac{1.27 \times 10^6}{D} \dots\dots\dots (11)$$

นำค่า d แทนลงในสมการ (10) จะได้

$$P_{out} = \frac{(1.47 f B_{max} A_e A_c) \times 10^{-3}}{D} \dots\dots\dots (12)$$

ค่า D จะเทียบเท่ากับค่า 1000 เซอร์คูลาร์มิลล์ต่อแอมป์ ในทางปฏิบัติจะใช้ค่าเพียง 200-400 เพื่อความปลอดภัยของสาย

สมการที่ (12) นี้ใช้สำหรับคำนวณและเลือกหาขนาดของแกนที่จะใช้พันขดลวด

2.3.3 การเลือกลักษณะแกนและชนิดของวัสดุ

วัสดุที่ทำแกนหม้อแปลงทั่วไปสามารถทำเป็นแกนหม้อแปลงความถี่สูงได้ แต่ที่นิยมใช้มากที่สุดคือ วัสดุเฟอร์ไรต์ เพราะความหนาแน่นของฟลักซ์อยู่ในช่วง 3000-5000 เกาส์ มีการสูญเสียต่ำ ประกอบง่าย แกนเฟอร์ไรต์มีรูปร่างและขนาดมากมายมีทั้งลักษณะแกนที่เป็น EE, EI, EC

ซึ่งใช้กับกำลังไฟฟ้าสูง ๆ และแกนพอด(POT) เหมาะสำหรับใช้กับกำลังไฟปานกลาง (20-200 วัตต์)
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1 แสดงแกนเฟอร์ไรต์ของบริษัทต่าง ๆ ตารางที่ 2 แสดงของขนาด AWC (American Wire Gauge)

ตารางที่ 1 แกนเฟอร์ไรต์ของบริษัทต่าง ๆ

Material	Manufacturer
3C8	Ferroxcube
24B	Stackpole
77	Fair - Rite Products
F, T	Magnetics, Inc.
H7C1	TDK
N27	Siemens

ตารางที่ 2 แสดงแผ่นข้อมูลของสายที่ใช้พันหรือแปลง

AWG	Diameter over insulation (inches)		Nominal capacity mil/mm	Resistance per 1000 ft	Current capacity in amperes based on 2600 c.m.a.	AWG
	Min.	Max.				
5	0.130	0.150	16518	2.6281	16510	8
6	0.116	0.134	13092	2.7925	13020	9
10	0.104	0.108	10356	2.9953	10390	10
11	0.0928	0.0948	8232	1.261	8226	11
12	0.0828	0.0847	6526	1.368	6529	12
13	0.0741	0.0757	5156	2.601	5184	13
14	0.0667	0.0688	4118	2.794	4116	14
15	0.0595	0.0609	3260	3.181	3260	15
16	0.0532	0.0545	2580	1.020	2581	16
17	0.0475	0.0485	2050	3.084	2052	17
18	0.0425	0.0437	1620	6.386	1624	18
19	0.0360	0.0369	1290	5.000	1298	19
20	0.0320	0.0331	1020	10.17	1024	20
21	0.0282	0.0284	815	14.77	818.8	21
22	0.0271	0.0281	610	16.20	610.1	22
23	0.0244	0.0253	511	20.30	510.8	23
24	0.0218	0.0227	404	25.57	404	24
25	0.0190	0.0203	320	32.77	320.4	25
26	0.0174	0.0182	253	41.01	253.5	26
27	0.0157	0.0164	202	51.44	201.6	27
28	0.0141	0.0147	159	63.31	158.8	28
29	0.0127	0.0133	128	81.21	127.7	29
30	0.0117	0.0119	100	105.7	100	30
31	0.0103	0.0108	79.2	130.9	79.21	31
32	0.0091	0.0096	61	162	61	32
33	0.0081	0.0086	49.1	205.7	50.11	33
34	0.0072	0.0078	39.7	261.5	52.69	34
35	0.0064	0.0070	31.4	330.7	31.76	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างการออกแบบ

ต้องการหม้อแปลงกำลังไฟ 100 วัตต์ ทำงานที่ความถี่ 20 กิโลเฮิร์ตซ์ ทำงานจากไฟ สลับ 90-130 โวลต์ และ 180–260 โวลต์ แรงดันที่เอาต์พุต 5 โวลต์ กระแส 20 แอมป์ ใช้วงจรฮาร์ฟ บริดจ์คอนเวอร์เตอร์ดังรูปที่ 2.37

ขั้นตอนลักษณะออกแบบ

1. เลือกลักษณะแกนเฟอร์ไรต์ สมมติเลือกแกนแบบพอดรูน 3C8
2. เลือก B_{\max} จากแผ่นข้อมูลของ 3C8 ฟลักซ์อิ่มตัวที่ 100 C, B_{sat} 3,300 เกาส์ เลือก B_{\max} ที่แรงดันไฟสลับต่ำสุด 90 โวลต์ เป็น 1600 เกาส์ เพื่อให้แน่ใจว่าที่แรงดัน 130 โวลต์ B_{\max} ยังต่ำกว่า 3300 เกาส์ หม้อแปลงจึงยังไม่อิ่มตัว
3. คำนวณหากระแสสูงสุดของหม้อแปลงค้ำปฐมภูมิ (I_p) ขณะที่แรงดันไฟสลับต่ำสุด 90 โวลต์เมื่อผ่านไดโอดเรียงกระแสแล้วแรงดันอินพุตที่เป็นไปได้ คือ $V_{\text{in}} = 2 (90 \times 1.4) = 252$ โวลต์ สำหรับคอนเวอร์เตอร์ประเภทนี้

$$I_p = \frac{3 P_{\text{out}}}{V_{\text{in}}} \\ = \frac{3 \times 100}{252} \\ = 1.19 \text{ A}$$

4. เลือกขนาดแกนและบ็อบบิน จากสมการที่ (12) โดยให้ d เป็น 400 เซอร์คูลาร์มิลล์ต่อ แอมป์

$$\text{ใช้สมการที่ (12) จะได้ } A_e A_c = \frac{0.68 \times 100 \times 400 \times 10^3}{20 \times 10^3 \times 1600} \\ = 0.850 \text{ cm}^4$$

การเลือกพื้นที่หน้าตัดของแกนและพื้นที่หน้าตัดบ็อบบิน ปกติจะให้สูงกว่าค่าที่คำนวณไว้อย่างน้อย 50 เปอร์เซ็นต์ จึงเลือกแกนเฟอร์ไรต์รุ่น 3622-PL00-3C8 และบ็อบบินรุ่น 3622FID เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแผ่นข้อมูลจะได้ $A_c 2.02$ ตารางเซนติเมตร และ $A_c 0.748$ ตารางเซนติเมตร ผลคูณ $A_c A_c = 1.5$ คำนี้อาจใช้ได้

5. เลือกขนาดของสายและจำนวนรอบขดลวดปฐมภูมิ จากค่าความหนาแน่นของกระแสในสายเป็น 400 ดังนั้น ขนาดสายจะเป็น $400 \times 1.19 = 476$ เซอร์คูลาร์มิลล์ตรงกับเบอร์ 23 AWG จากแผ่นข้อมูลของ 3622F1D ถ้าใช้สายเบอร์ 23 AWG พันจะได้ 180 รอบ ในทางปฏิบัติขดลวดปฐมภูมิจะกินพื้นที่ 30 เปอร์เซ็นต์ของบ็อบบิน ถ้าพันขดลวดปฐมภูมิต่ำกว่า 60 รอบ ขนาดของบ็อบบินจะใช้ได้

คำนวณจำนวนรอบที่แรงดันกระแสเพื่อหลังจากกรองแล้ว 20 โวลต์ จะได้

$$V_{in} \text{ ต่ำสุด} = (90 \times 1.414) - 20 \\ = 107 \text{ โวลต์ดีซี}$$

$$\text{ใช้สมการที่ (9) คำนวณหาจะได้} \quad N_p = \frac{107 \times 10^8}{4 \times 1600 \times 20 \times 10^3 \times 2.02} \\ = 4.13 \text{ รอบ}$$

เราจะปัดเป็น 40 รอบ ซึ่งต่ำกว่า 60 รอบ ดังนั้น บ็อบบินที่เลือกกับแกนใช้ได้

6. คำนวณหา B_{max} ที่ V_{in} สูงสุดจาก

$$V_{in} \text{ สูงสุด} = (130 \times 1.414) + 120 \\ = 202 \text{ โวลต์ดีซี}$$

คำนวณจากสมการที่ (9)

$$B_{max} = \frac{202 \times 10^8}{4 \times 40 \times 20 \times 10^3 \times 2.02} \\ = 3125 \text{ เกาส์}$$

ค่าที่ได้ยังต่ำกว่าที่ระบุไว้ในแผ่นข้อมูลของแกนเฟอร์ไรต์ รุ่น 3C8 จึงยังใช้ได้

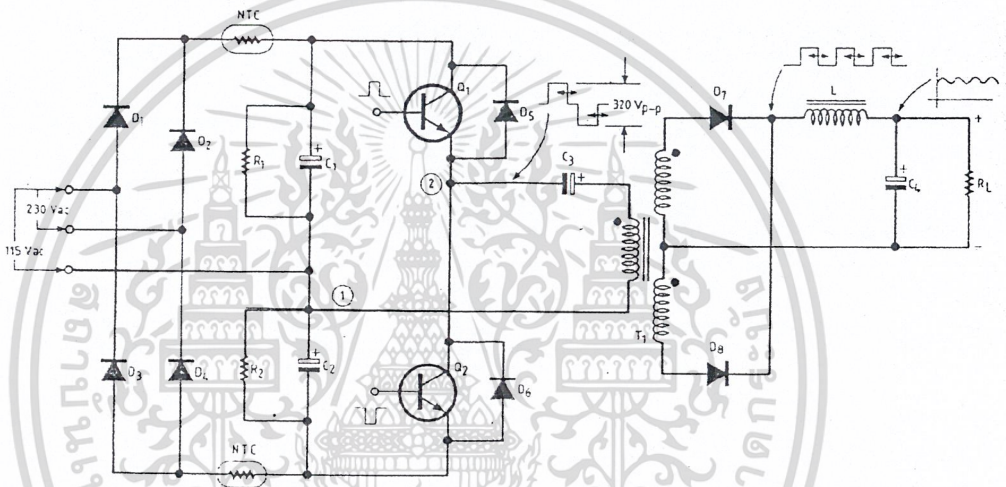
7. คำนวณหาจำนวนรอบขดลวดทุติยภูมิ จากวงจรรูปที่ 2.37 แรงดันเอาต์พุตได้จากไดโอดเรียงกระแสแบบฟลูวอฟโคใช้เทคนิคพัลส์วีดริ่มมอดูเลชัน แรงดันขดลวดทุติยภูมิจะเท่ากับ $2 V_{out}$ ที่ V_{in} ต่ำสุด ตัวประกอบ 2 เป็นค่าคิวด์ไซเคิลที่ 50 เปอร์เซ็นต์ จากสมการที่ (8) จะได้ว่า

$$N_s = \frac{N_p V_s}{V_p}$$

$$= \frac{40 \times 10}{107}$$

$$= 3.47 \text{ รอบ}$$

จำนวนรอบค้ำทุติยภูมิประมาณเป็น 4 รอบ



รูปที่ 2.37 วงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ที่ใช้เป็นตัวอย่างในการออกแบบ

8. คำนวณหาขนาดของสายค้ำทุติยภูมิจากวงจรรูปที่ 2.37 กระแสเอาต์พุตได้จากไดโอดเรียงกระแสฟูลเวฟ หม้อแปลงมีแทปกวาง ขดลวดแต่ละด้านให้กระแสด้านละครั้งคือ 10 แอมป์ จากค่าความหนาแน่นกระแสเป็น 400 เซอร์คูลาร์มิลล์ต่อแอมป์ ได้ขนาดของสายเป็น 400×10 เท่ากับ 4000 เซอร์คูลาร์มิลล์ ตรงกับสายเบอร์ 14 AWG

9. ตรวจสอบความแน่นพอดี (ความฟิต) ของการพันขดลวดปฐมภูมิและทุติยภูมิโดยคิดจากความกว้างของบ็อบบิ้นหารด้วยเส้นผ่านศูนย์กลางของสายเพื่อหาจำนวนชั้นของขดลวด ขดลวดปฐมภูมิใช้สายเบอร์ 23 AWG มีขนาด 0.025 นิ้ว ความกว้างของบ็อบบิ้น 0.509 นิ้ว ใน 1 ชั้นจะพันได้ $0.509/0.025$ เท่ากับ 20.4 รอบ ดังนั้น ขดลวดปฐมภูมิจะพัน 2 ชั้น และขดทุติยภูมิพันใช้สายเบอร์ 14 AWG มีขนาด 0.0682 นิ้ว ใน 1 ชั้นจะพันได้ $0.509/0.0682$ เท่ากับ 7.46 รอบ ดังนั้น ขดเอกสำรนี้แล้วค้ำทุติยภูมิพัน 1 ชั้น เท่านั้น ความหนาทั้งหมดเป็น $2(0.025) + 0.0682 = 0.1182$ นิ้ว ความสูงของบ็อบบิ้น 0.26 นิ้ว การออกแบบถูกต้องใช้ได้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.4 การออกแบบโหม่งที่เอาต์พุต

ขั้นตอนที่กล่าวมาข้างต้นเป็นขั้นตอนการออกแบบหม้อแปลงความถี่สูง สำหรับขดลวดโหม่งที่เอาต์พุตวิธีการออกแบบจะแตกต่างกันเล็กน้อย จุดมุ่งหมายการใช้โหม่งก็เพื่อสะสมพลังงานในช่วงที่อยู่ในสภาวะจากเพื่อรักษาให้กระแสเอาต์พุตคงที่ และช่วยให้แรงดันเอาต์พุตเรียบขึ้นมีการกระเพื่อมน้อยอยู่ในระดับที่ยอมรับได้

รูปที่ 2.38 ก. แสดงภาคเอาต์พุตของฮาร์ฟบริดจ์คอนเวอร์เตอร์ ซึ่งใช้เทคนิคพัลส์วิดธมอดูเลเตอร์ รูป ข. และ ค. แสดงรูปคลื่นแรงดันอินพุตและเอาต์พุต, รูปคลื่นกระแสที่เอาต์พุตและกระแสที่กระเพื่อม (ΔI_{OUT}) ตามลำดับ

จากทฤษฎีไฟฟ้าพื้นฐาน เราหาแรงดันตกคร่อมตัวเหนี่ยวนำ (V_L) ได้จากสูตร

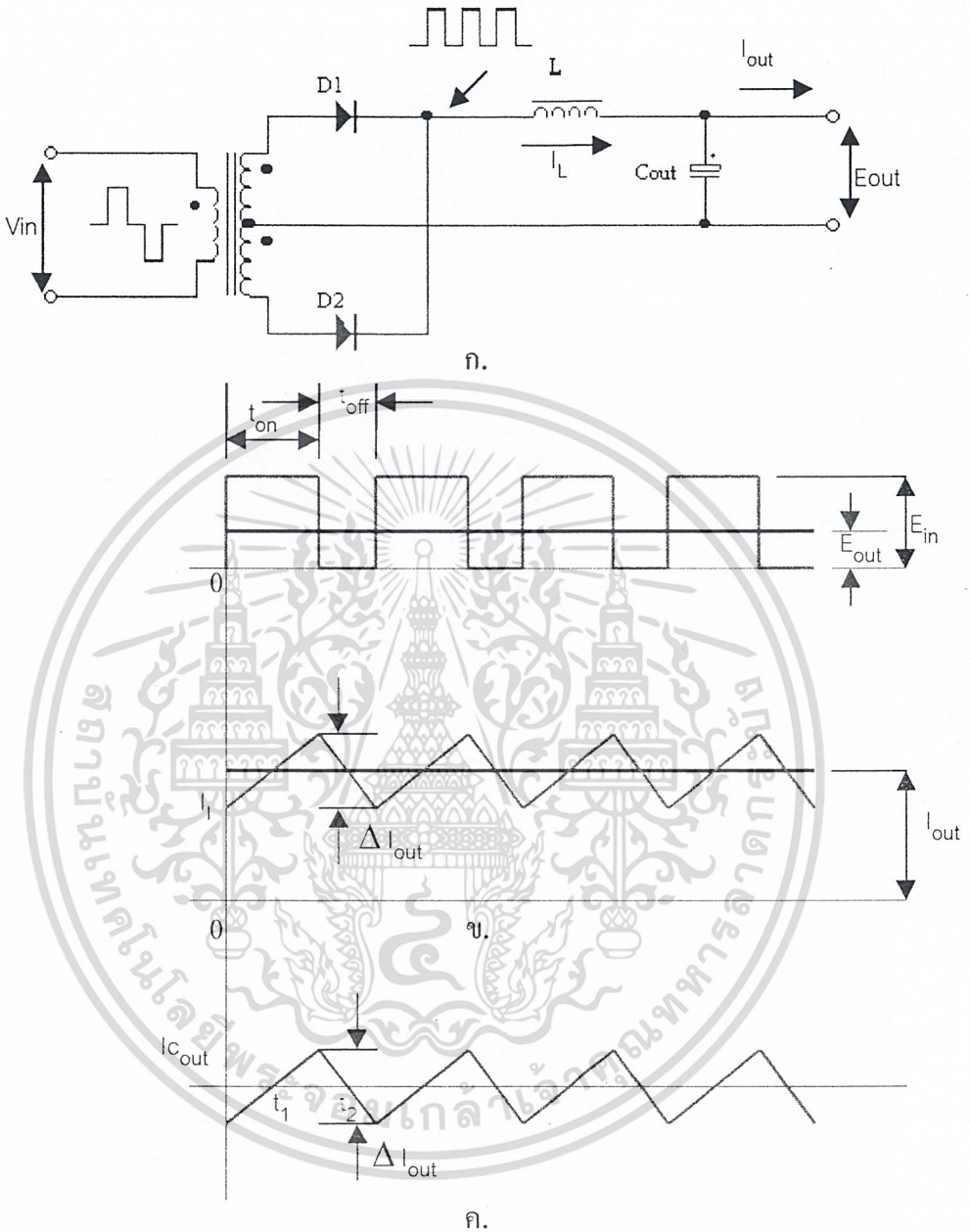
$$V_L = L \frac{di}{dt} \dots \dots \dots (13)$$

เนื่องจาก $V_L = E_{in} - E_{out}$

และ

$$d_i = \Delta I_L$$

จากสมการที่ (13) ได้ค่าตัวเหนี่ยวนำ $L = \frac{(E_{in} - E_{out}) \Delta t}{\Delta I_L} \dots \dots \dots (14)$



รูปที่ 2.38 แสดงขดสวิตช์กึ่งเฮาต์พุตและรูปคลื่นแรงดันกับกระแส

- (ก) ภาคเฮาต์พุตของฮาร์ฟบริดจ์คอนเวอร์เตอร์
- (ข) รูปคลื่นแรงดันและกระแส
- (ค) รูปคลื่นกระแสเฮาต์พุตที่กระเพื่อม

เอกสารนี้เป็นเอกสารคุณสมบัติของฮาร์ฟบริดจ์คอนเวอร์เตอร์ข้อหนึ่งก็คือ แรงดันอินพุต (E_{in}) จะเป็นสองเท่าของแรงดันทางเฮาต์พุต (E_{out}) ดังนั้น $E_{in} - E_{out} = E_{out}$ ช่วงเวลา Δt คือ เวลาที่หยุดนิ่ง (dead หรือ

notch time , t_{off}) เกิดขึ้นระหว่างช่วงการเปลี่ยนรูปคลื่นจากบวกเป็นลบหรือจากลบเป็นบวกของไฟสลัป ดังนั้น หน้าที่ของโชนิกจึงอยู่ในช่วงนี้ คือจ่ายกระแสเอาต์พุตอย่างต่อเนื่องในช่วงช่วง dead time นั้นเอง เราสามารถหาช่วงเวลานี้ได้

$$t_{off} = \frac{1}{2} \left[\frac{1 - E_{out}/E_{in}}{f} \right] \dots\dots\dots(15)$$

เมื่อ f คือความถี่ของคอนเวอร์เตอร์มีหน่วยกิโลเฮิรตซ์

ปกติค่า ΔI_L จะไม่มากกว่า $0.25 I_{out}$ ดังนั้นเขียนสมการ (13) ได้ใหม่ว่า

$$L = \frac{E_{out} t_{off}}{0.25 I_{out}} \dots\dots\dots(16)$$

ค่าที่ได้จากการคำนวณจะใกล้เคียงกับทางปฏิบัติ หลังจากนั้นจะเป็นการเลือกแกนและขนาดของสาย วัสดุที่ใช้เป็นแกนนิยมใช้เฟอร์ไรต์และ โมลิเพอแมลลอย (molypermalloy, MPP)

ตัวอย่างการออกแบบ

วงจรแหล่งจ่ายไฟแบบฮาร์ฟบริดจ์ ขนาด 100 วัตต์ ความถี่ 20 กิโลเฮิรตซ์ มีแรงดันเอาต์พุต 5 โวลต์ที่ 20 แอมป์ ต้องการทราบค่าของขดลวดโชนิกเอาต์พุตโดยใช้แกนเฟอร์ไรต์

อันดับแรกคำนวณหา t_{off} สูงสุด (max.dead time) ก่อนจากสมการที่ (15)

$$\begin{aligned} t_{off} &= \frac{1 - (E_{out}/E_{in})}{2f} \\ &= \frac{1 - (5/10)}{4 \times 10^3} \\ &= 12 \text{ ไมโครวินาที} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หาค่า L จากสมการที่ (16)

$$L = \frac{E_{\text{out}} t_{\text{off}}}{0.25 I_{\text{out}}}$$

$$= \frac{2 \times 12 \times 10^{-6}}{5}$$

$$= 12 \text{ ไมโครเฮนรี่}$$

เลือกขนาดแกนเล็กที่สุดโดยใช้สมการนี้

$$A_e A_c = \frac{(5.067) \times 10^8 (L I_{\text{out}} D^2)}{K B_{\text{max}}}$$

เมื่อ

$$K = 0.4 \text{ สำหรับทอรอยด์ และ } 0.8 \text{ สำหรับบ็อบบิน}$$

$$D = \text{เส้นผ่านศูนย์กลางของสายเป็นนิ้ว}$$

$$A_e = \text{พื้นที่หน้าตัดของแกน}$$

$$A_c = \text{พื้นที่หน้าตัดของบ็อบบิน}$$

เลือกความหนาแน่นของกระแสเป็น 400 เซอร์คูลาร์มิลล์ต่อแอมป์ ที่กระแสเอาต์พุต 20 แอมป์จะได้ $400 \times 20 = 8000$ เซอร์คูลาร์มิลล์ ตรงกับสายเบอร์ 11 AWG ซึ่งมีเส้นผ่านศูนย์กลาง 0.0948 นิ้ว (จากตารางที่ 2)

$$\text{เลือกค่า } B_{\text{max}} = 2000 \text{ เกาส์}$$

$$A_e A_c = \frac{5.067 \times 10^8 \times 12 \times 10^{-6} \times 20 \times 0.0948^2}{0.8 \times 2000}$$

$$= 0.683 \text{ cm}^4$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแผ่นข้อมูลของแกนเฟอร์ไรต์ แบบพอดรูน 3019 ระบุไว้ว่ามี $A_e = 1.38$, $A_c = 0.587$ ได้ $A_e A_c = 0.81 \text{ cm}^4$ ค่านี้ใช้ได้ แต่ส่วนมากจะเลือกใช้แกนใหญ่กว่านี้เพื่อให้สวมได้พอดี เลือกแกน $A_e = 2.02$ ตารางเซนติเมตร

เนื่องจากการที่ขดลวดโซ่กต้องได้รับ ไบอัสตรงอยู่ตลอดเวลา จึงต้องทำให้แกนมีช่องว่างเพื่อหลีกเลี่ยงการอิ่มตัว ระยะห่างช่องว่าง (l_g) หาได้จาก

$$l_g = \frac{(0.4 \pi L I_{out}^2) \times 10^8}{A_e B_{mag}^2}$$

$$= \frac{0.4 \times 3.14 \times 12 \times 10^{-6} \times 20^2 \times 10^8}{2.02 \times 2000^2}$$

$$= 0.0746 \text{ cm}$$

เพราะฉะนั้น ช่องว่างเฉพาะด้านเดียวคือ $l_g/2 = 0.0373$ เซนติเมตร
คำนวณหาจำนวนรอบของขดลวดจาก

$$N = \frac{B_{max} l_g}{0.4 \pi I_{out}}$$

$$= \frac{2000 \times 0.0746}{0.4 \times 3.14 \times 20} = 5.94 \text{ รอบ}$$

ดังนั้น ใช้ลวดเบอร์ 11 AWG พัน 6 รอบ บนแกนเฟอร์ไรต์แบบพอดรูน 3019

หมายเหตุ

ปกติการเลือกใช้ขนาดของสายโดยต้องการให้มีการสูญเสียเนื่องจากผิวของตัวนำ (skin effect) ลดลง จะใช้สายที่มีเส้นผ่านศูนย์กลางเล็กกว่าเท่าตัวพันควบกันไปเพื่อผิวตัวนำ และยังลดค่าความต้านทานในสายลงด้วย ทำให้การสูญเสียหรือความร้อนลดลง

จากที่กล่าวมานี้เป็นวิธีการออกแบบ หม้อแปลงความถี่สูง และใช้กคอยล์ที่เอาต์พุตสำหรับแหล่งจ่ายแบบสวิตซิ่ง ส่วนผู้ที่เคยออกแบบหม้อแปลงไฟสตั้มมาแล้วจะไม่ยาก รวมทั้งเอกสารนี้เป็นเทคนิคการพันขดลวด, การใช้ท่ปกาวเพื่อแยกขดลวดระหว่างปฐมภูมิและทุติยภูมิ, การพันขดลวดไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปฐมภูมิกันกลางระหว่างขดลวดทุติยภูมิเพื่อลดการเหนี่ยวนำรั่วไหล ขอให้พึงจำไว้ว่าการออกแบบที่เหมาะสมจะได้หม้อแปลงที่มีประสิทธิภาพสูงสุด



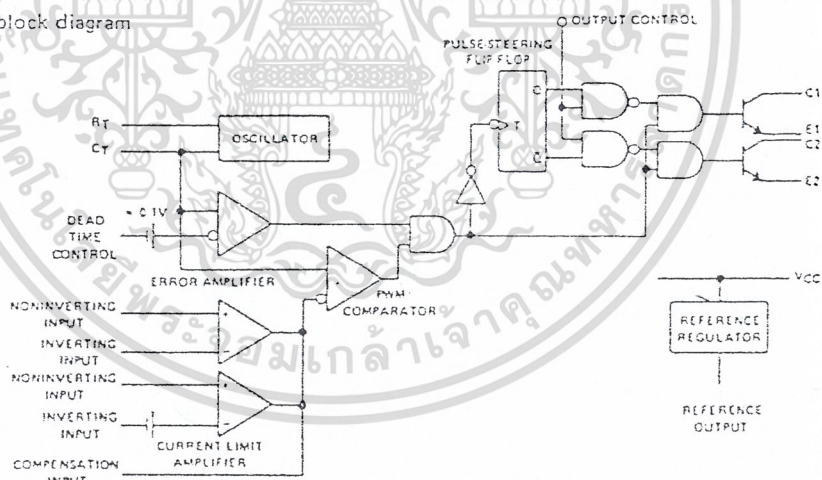
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ส่วนควบคุม

ในส่วนของวงจรควบคุมนั้นเราจะใช้วงจรควบคุมความกว้างพัลส์ (Pulse Width Modulation Control Circuit) เป็นตัวควบคุม โดยใช้ไอซีเบอร์ TL 494 โครงสร้างภายในของไอซี TL 494 นั้นประกอบด้วย

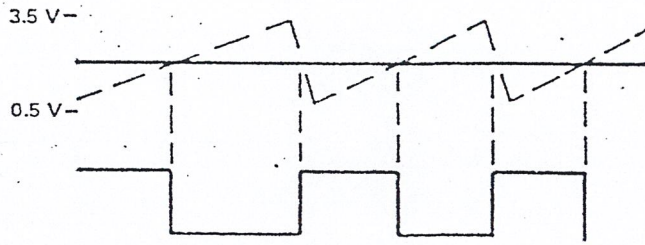
- 5 V Reference Regulator
- Error Amp. and Current Limit Amp.
- Dead time Control Comparator
- PWM Comparator
- Adjustable Oscillator
- Output Logic Control

functional block diagram



รูปที่ 2.39 แสดงโครงสร้างภายในของไอซี TL 494

Error Amp. and Current Limit Amp. แอมพลิฟาย 2 ตัวนี้จะรับอินพุตมาจากแรงดันที่ป้อนกลับจากเอาต์พุตของ Switching Power Supply และมาเปรียบเทียบกับแรงดันอ้างอิง เพื่อควบคุมความกว้างของพัลส์ ทำให้แรงดันเอาต์พุตคงที่ไม่ว่าจะมีโหลดจะเพิ่มขึ้นหรือลดลงก็ตาม สัญญาณเอาต์พุตจาก error amp จะนำไปเปรียบเทียบกับสัญญาณฟันเลื่อย เพื่อทำให้ความกว้างของพัลส์เปลี่ยนแปลงไป ดังรูปที่ 2.40

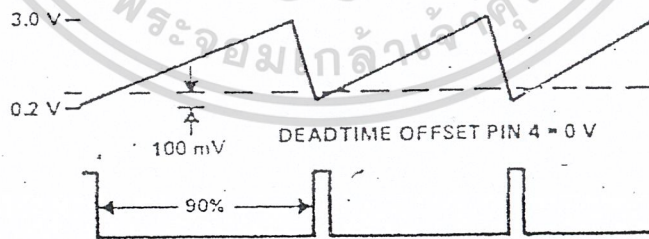


PWM CONTROL RANGE, PIN 3

RESULTANT OUTPUT PULSE WITH
PIN 3 VOLTAGE AS ABOVE PIN 13 WIRED FOR
SINGLE ENDED OPERATION

รูปที่ 2.40 Output Pulses vs. Sawtooth Control Voltage

Dead Time Control การทำงานของสวิตซ์ซิงทรานซิสเตอร์ในกรณีทำงานแบบ Push Pull เพื่อหลีกเลี่ยงปัญหาการนำกระแสพร้อมกันของทรานซิสเตอร์ทั้งสองตัว จึงต้องมีช่วงเวลา dead time ช่วงหนึ่งเป็นตัวป้องกัน ซึ่งไอซี TL 494 มีค่า dead time ค่าสุดประมาณ 10% ของความกว้างพัลส์ (เมื่อขา 4 ต่อลงกราวด์) ดังนั้นความกว้างของพัลส์จะเปลี่ยนแปลงในช่วง 0-90% สัญญาณ dead time นั้น ได้มาจากการเปรียบเทียบสัญญาณฟันเลื่อยกับค่าแรงดันคงที่ 100mV ซึ่งอยู่ในไอซี ดังรูปที่ 2.41



OSCILLATOR RAMP, PIN 5

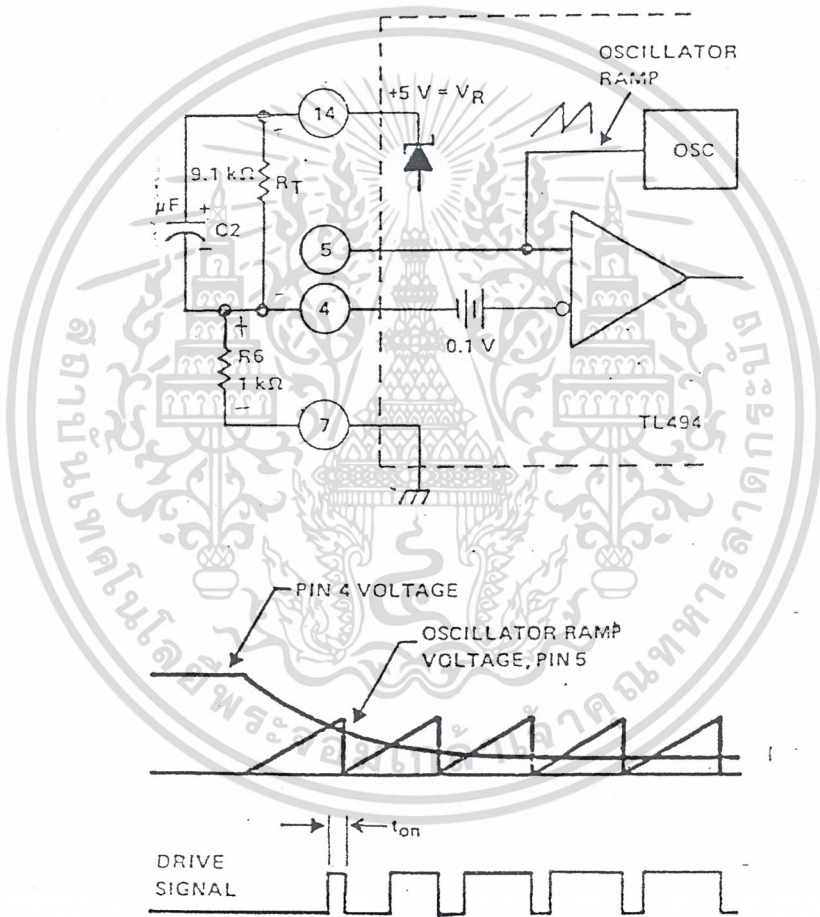
MAXIMUM OUTPUT PULSE WIDTH
SINGLE ENDED OPERATION, PIN 4 = 0 V

รูปที่ 2.41 Deadtime Compalator Operation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ PWM และ Deadtime นั้นจะผ่านเข้าไปยังส่วน Output Logic Control ซึ่งเป็นวงจรทาง Logic เพื่อสร้างสัญญาณไปขับทรานซิสเตอร์ที่อยู่ภายในให้เกิดการ on และ off ตามความกว้างของพัลส์ที่เกิดขึ้น

Soft - Start ส่วนของ soft start นั้นเป็นวิธีการลดกระแส Surge ซึ่งเกิดที่เอาต์พุต ในขณะที่ยังเริ่มทำงานในช่วงแรก ซึ่งการลดกระแส Surge นี้สามารถใช้ dead time control มาช่วยได้

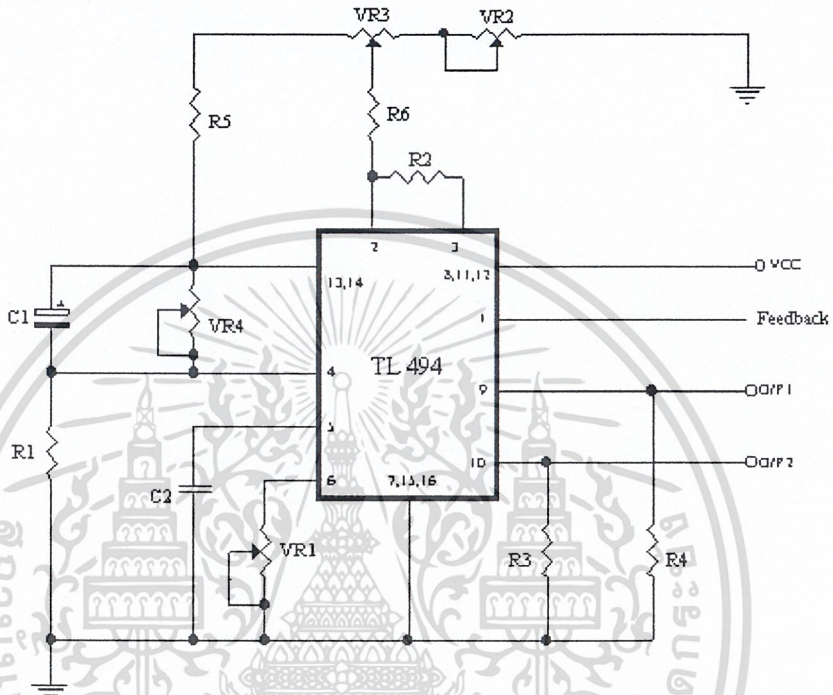


รูปที่ 2.42 Soft - Start Circuit

จากรูปที่ 2.42 เมื่อวงจรเริ่มทำงานแรงดันอ้างอิง 5 V ที่ขา 14 จะไปปรากฏที่ ขา 4 (แรงดันคกคร่อม C จะเป็นศูนย์ในช่วงแรก) แรงดันนี้จะใหญ่กว่าแรงดันฟีดแบ็คที่มาจากขา 5 ทำให้เอาต์พุตเป็นศูนย์แต่เมื่อเวลาผ่านไป แรงดันคกคร่อม C จะมากขึ้น แรงดันที่ขา 4 จะลดลง จนในที่สุดไม่ว่าแรงดันที่ขา 4 ต่ำกว่าสัญญาณฟีดแบ็ค ก็จะเริ่มมีสัญญาณเกิดขึ้นตามรูปที่แสดงไว้มีการนำไปใช้

2.4.1 การออกแบบส่วนควบคุม (control section)

ในโครงงานนี้เราใช้ไอซีเบอร์ TL 494 เป็นตัวควบคุมการเปิดปิด gate ของ POWER MOSFET ดังรูปที่ 2.43



รูปที่ 2.43 แสดงวงจรควบคุมของไอซีเบอร์ TL 494

อุปกรณ์ที่ต่ออยู่ภายนอกไอซี TL 494 จะประกอบไปด้วยภาคต่างๆ ที่สำคัญอยู่ 3 ส่วน คือ ภาคออสซิลเลเตอร์ ภาค Soft - Start & Deadtime Control ภาค Error Amp. ซึ่งขั้นตอนการออกแบบจะได้กล่าวต่อไป

2.4.1.1 ภาคออสซิลเลเตอร์

ภาคออสซิลเลเตอร์ในรูปที่ 2.43 จะประกอบด้วย C_2 และ VR_1 ซึ่งความถี่ในการออสซิลเลเตอร์สามารถหาได้จากสูตร $f = 1 / (2RC)$ (สำหรับการทำงานแบบ Push - Pull) ในโครงงานนี้เราใช้ความถี่ 50 kHz ดังนั้นความถี่ในการออสซิลเลเตอร์จะต้องเป็น 100 kHz เราเลือกค่า $C = 0.01 \mu F$ ดังนั้นเราคำนวณค่า R ได้ดังนี้ $R = 1 / (2fC)$

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกหนึ่งงานที่ได้รับแจ้งให้ดำเนินการแก้ไขและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 $R = 500 \Omega$

เนื่องจากค่า R ที่คำนวณได้ไม่มีขายในท้องตลาด หรือถ้าหาได้ก็จะมีค่าผิดพลาดอยู่บ้าง ดังนั้นเพื่อความสะดวก และเพื่อให้ได้ความถี่ที่แน่นอนเราจึงใช้ R แบบปรับค่าได้ ซึ่งค่าที่เราใช้คือ 5 k Ω ในการทดลองเราก็ปรับค่า R ตัวนี้จนกระทั่งความถี่ในการออสซิลเลเตอร์เป็น 100 kHz

2.4.1.2 ภาค Soft – Start & Deadtime Control

ไอซี TL 494 มีขา 4 เป็นขา Deadtime Control และขา 14 เป็นขาที่ให้แรงดันเอาต์พุตคงที่ที่ 5 โวลต์ ภายในขา 4 ของไอซีจะต่อกับแรงดัน 100 มิลลิโวลต์ ไว้เพื่อเป็น Deadtime ต่ำสุด (10%) ในกรณีที่เรต้อขา 4 ลงกราวด์ และถ้าเราต้องการ Deadtime ที่มากกว่า 10% ก็ สามารถทำได้ โดยการทำให้ขา 4 มีแรงดันมากกว่าศูนย์โวลต์ ในรูปที่ 2.43 นั้นเราใช้ VR_4 และ V_1 ต่อกันในลักษณะแบ่งแรงดันโดยที่ VR_4 จะเป็นตัวปรับ Deadtime

สำหรับส่วน Soft – Start นั้นประกอบด้วย C_1 และ R_1 ในขณะที่เราเปิดเครื่องในตอนแรกแรงดัน 5 โวลต์ จากขา 14 จะประจุผ่าน C_1 ทำให้ขา 4 มีแรงดัน 5 โวลต์ นั้นแสดงว่า ขณะนี้ Deadtime เป็น 100% (หมายความว่าตอนนี้ไม่มีเอาต์พุตออกไป) พอเวลาผ่านไปแรงดันที่ขา 4 จะตกลง และเมื่อแรงดันตกลงถึงประมาณ 3.5 โวลต์ ก็เริ่มมีสัญญาณเอาต์พุตออกมา จากรูปที่ 2.42 แรงดันที่ขา 4 นี้จะถูกเปรียบเทียบกับสัญญาณฟันเลื่อยที่ได้จากขา 5 ซึ่งสัญญาณฟันเลื่อยมีจุดสูงสุดอยู่ประมาณ 3.5 โวลต์ ดังนั้นเมื่อแรงดันที่ขา 4 ตกลงถึงประมาณ 3.5 โวลต์ ก็จะเริ่มมีสัญญาณเอาต์พุตออกมานั่นเอง

เราสามารถคำนวณค่า C_1 และ R_1 จากค่า RC Time Constant ในวงจรเราเลือกค่า $R_1=10\text{ k}\Omega$ และ $C_1=100\text{ }\mu\text{F}$ ดังนั้น

$$\text{Soft – Start Time} = R_1 C_1 = 10\text{ k}\Omega \times 100\text{ }\mu\text{F} = 1\text{ วินาที}$$

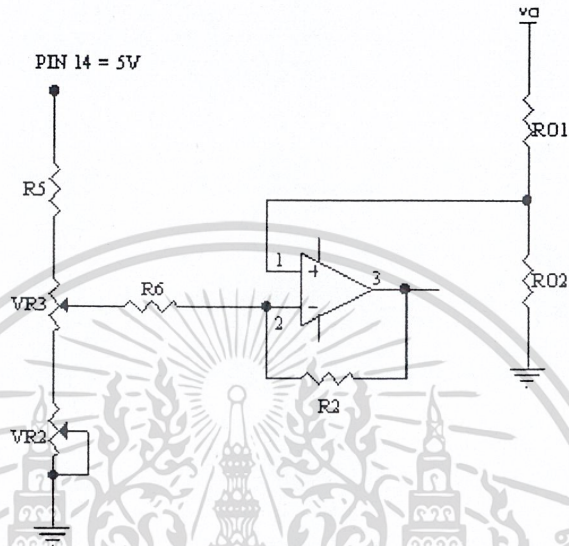
เหตุผลที่เราต้องกำหนด Soft – Start Time นานถึง 1 วินาที ก็เพราะเพื่อให้แน่ใจว่าแรงดันกระชาก (Transient) ซึ่งเกิดจากการเปิดสวิตช์ Power ในตอนแรกได้หมดไปแล้ว

2.4.1.3 Error Amp. section

ภาค Error Amp. นี้จะเป็นภาคที่ทำหน้าที่รักษาแรงดันเอาต์พุตให้คงที่สม่ำเสมอในขณะที่โหลดเปลี่ยนแปลงไป ถ้าเราดูรายละเอียดภายใน Error Amp. ดังรูปที่ 2.44

แรงดันเอาต์พุตคร่อม RO_2 จะป้อนกลับมาที่ขา 1 ของ TL 494 เพื่อทำการเปรียบเทียบกับแรงดันที่ขา 2 แรงดันที่ขา 2 นั้นเราแบ่งจาก R_5 , VR_3 และ VR_2 เพราะว่าขา 14 นั้นมีแรงดันคงที่ 5 โวลต์ อยู่แล้ว แรงดันที่ขา 2 สามารถปรับได้ในช่วง 0 – 3.4 โวลต์ โดยที่ VR_3 เป็นตัวปรับไม่ว่ากรความหยาบ และ VR_2 นั้นเป็นตัวปรับละเอียด เหตุที่เราเลือกแรงดันในช่วงนี้ก็เพราะแรงดันที่เรา

ป้อนกลับมาที่ขา 1 นั้นจะมีสัญญาณรบกวนมาก ถ้าเราให้แรงดันป้อนกลับมีค่ามาก สัญญาณรบกวนจะไปกววนวงจรทำให้สัญญาณควบคุมทำงานผิดพลาดไปได้



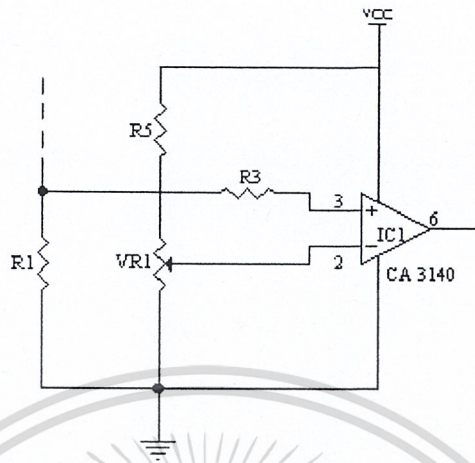
รูปที่ 2.44 การต่อวงจรของ Error Amp.

ส่วน R_2 และ R_6 นั้นเป็นตัวกำหนด gain ของ Error Amp. โดยที่ $gain = R_2/R_6 = 27$ ถ้าเราให้ gain มีค่าต่ำเกินไป การ regulation จะไม่ดี

สำหรับเอาต์พุตของ TL 494 นั้น จะเป็นลักษณะ Push – Pull ออกมาที่ขา 9 และ ขา 10 มี R_3 และ R_4 เป็นโหลด แรงดันจุดยอด (Peak Voltage) มีค่าประมาณ 7.5 โวลต์ เพราะฉะนั้น กระแสที่ไหลผ่านโหลด R_3 และ $R_4 = 7.5 \text{ V} / 2 \text{ k}\Omega = 3.75 \text{ mA}$ ขา 15,16 นั้นเป็นขาของ Current Limit Amp. เราไม่ได้ใช้เพราะว่าเราใช้วงจรป้องกันกระแสเกินแทนแล้วจึงจับขา 15 และขา 16 ต่อดงกราวด์

2.4.2 วงจรป้องกันกระแสเกิน (Over Current Protection)

วงจรป้องกันกระแสเกินนี้จะทำหน้าที่ป้องกันกระแสไม่ให้ไหลผ่าน POWER MOSFET มากเกินไป จนทำให้ POWER MOSFET เสียหายได้ โดยจะวัดกระแสที่ไหลผ่าน POWER MOSFET ในรูปของแรงดัน แล้วนำแรงดันที่ได้นี้ไปเปรียบเทียบกับแรงดันที่เราได้ตั้งไว้ผ่านวงจรเอกสารนี้เปรียบเทียบกับ (Comparator) โดยใช้ไอซี CA 3140 เป็น OP Amp. ที่ทำหน้าที่เป็นวงจรเปรียบเทียบค่าไม่ว่าจะดังรูปที่ 2.45 อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.45 แสดงลักษณะของวงจรเปรียบเทียบ

จากรูปจะเห็นว่ากระแสที่ไหลผ่าน POWER MOSFET จะไหลผ่าน R_1 ที่ความต้านทาน 0.1Ω เกิดแรงดันตกคร่อมตามสูตร $V = IR$ แรงดันนี้จะป้อนผ่านขา 3 ของไอซี ซึ่งเป็นขา Non -inverting Amp. แล้วนำไปเปรียบเทียบกับแรงดันอ้างอิงที่ขา 2 ซึ่งเป็นขา Inverting Amp. ถ้าแรงดันที่ขา 3 มากกว่าที่ขา 2 เอาต์พุตขา 6 จะมีแรงดันประมาณ $+V_{cc}$ แรงดันที่ที่ขา 6 นี้จะเอาไปควบคุมในส่วนของวงจรควบคุมเพื่อตัดสัญญาณควบคุม ทำให้ POWER MOSFET เสียหายได้

$$\begin{aligned} \text{กระแสที่ไหลผ่าน } R_2 \text{ และ } VR_1 \text{ จะมีค่า} &= V_{cc} / (R_2 + VR_1) \\ &= 15 / (3 \text{ k}\Omega + 1 \text{ k}\Omega) \\ &= 3.75 \text{ mA} \end{aligned}$$

$$\begin{aligned} \text{เพราะฉะนั้นแรงดันสูงสุดที่ขา 2} &= I \times 1 \text{ k}\Omega = 3.75 \text{ mA} \times 1 \text{ k}\Omega \\ &= 3.75 \text{ V} \end{aligned}$$

แสดงว่าเราสามารถตั้งแรงดันอ้างอิงได้ในช่วง $0 - 3.75$ โวลต์ หรือเท่ากับ $0 - 37.5$ แอมแปร์ นั้นเอง เช่น ถ้าเราตั้งแรงดันที่ขา 2 ไว้ 1 โวลต์ กระแสที่ไหลผ่าน R_1 0.1Ω จะต้องมามีค่า

เท่ากับ 10 แอมแปร์ จึงทำให้เกิดแรงดันขึ้น 1 โวลต์ ส่วนค่า R_2 $10 \text{ k}\Omega$ นั้นมีไว้เพื่อจำกัดกระแสไม่ให้ไหลผ่าน OP Amp. มากเกินไป

ไม่ว่ากรณีใดๆ ก็ตาม ยี่ห้อที่มีให้แต่แบบนี้เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

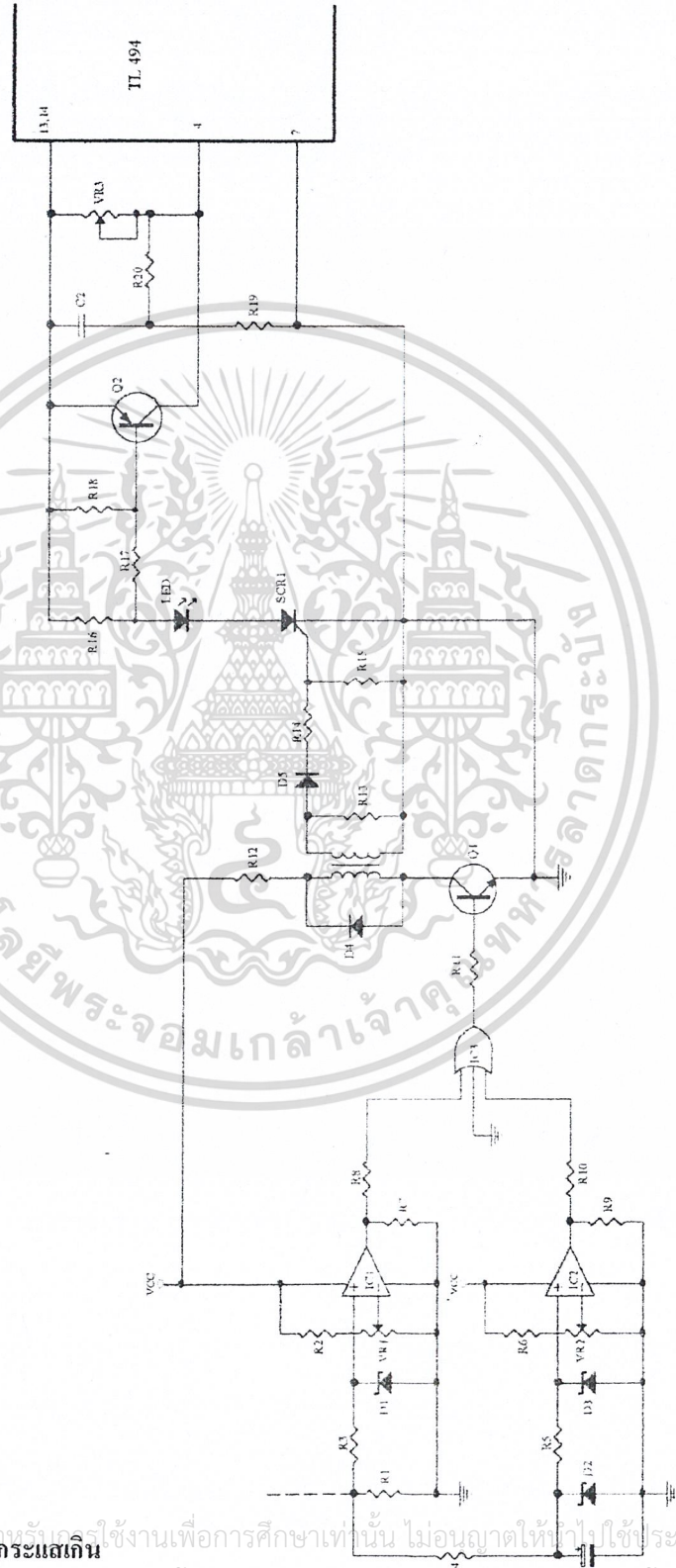
โดยปกติแล้วการป้องกันกระแสเกินนั้น จะต้องป้องกันเป็น 2 ชุด คือ กระแสเฉลี่ยและ กระแสกระชาก (Transient Current) ดังนั้นจึงต้องมีวงจรป้องกันเป็น 2 ชุด วงจรสมบูรณได้ แสดงไว้ในรูปที่ 2.46 จากรูป IC₁ จะทำหน้าที่วัดกระแสกระชาก และ IC₂ เป็นตัววัดกระแสเฉลี่ย วงจรในส่วนของ IC₁ และ IC₂ จะเหมือนกัน เพียงแต่ว่าในชุดของ IC₂ จะมี C₁ และ R₄ มาทำหน้าที่เป็นตัวหน่วงไม่ให้แรงดัน Transient ที่เกิดมีผลต่อวงจรของ IC₂

$$\begin{aligned} \text{ค่า Time Constant} &= R_4 \times C_1 = 470 \text{ k}\Omega \times 1 \mu\text{F} \\ &= 0.47 \text{ วินาที} \end{aligned}$$

นั่นหมายความว่า ถ้าแรงดัน Transient ที่เกิดขึ้นในช่วงเวลาน้อยกว่า 0.47 วินาทีแล้ว จะไม่มีผลต่อวงจรป้องกันกระแสเฉลี่ย สัญญาณเอาต์พุตขา 6 ของ IC₁ และ IC₂ จะเอาไปผ่านวงจร OR Gate เหตุที่เราใช้วงจรมันก็เพราะตามคุณสมบัติของ OR Gate นั้นถ้าอินพุตใดอินพุตหนึ่งหรือทั้งสองอินพุตมีลอจิกเป็น "1" เอาต์พุตก็จะมีลอจิกเป็น "1" ด้วย แต่ถ้าอินพุตทั้งสองมีลอจิกเป็น "0" เอาต์พุตก็จะมีลอจิกเป็น "0" ด้วย ดังนั้นในกรณีที่เกิดกระแสเกินขึ้นแรงดันเอาต์พุตของ OR Gate จะมีลอจิกเป็น "1" เอาต์พุตของ OR Gate จะไปขับทรานซิสเตอร์ Q₁ ทำงาน ก็จะมีกระแสไหลผ่าน Pulse Transformer (โดยมี R₁₂ เป็นตัวจำกัดกระแสไม่ให้ไหลผ่านทรานซิสเตอร์ Q₁ มากเกินไปเพราะความต้านทาน Pulse Transformer นั้นมีค่าต่ำมาก) ทำให้เกิดการเหนี่ยวนำแรงดันขึ้นที่ขดทุติยภูมิ แรงดันที่เกิดขึ้นนี้จะไปทำให้ SCR ON ทำให้มีกระแสไหลผ่าน R₁₆, LED และ SCR₁ ซึ่งทำให้ LED สว่าง โดยมี R₁₆ เป็นตัวจำกัดกระแส แสดงว่าขณะนี้กระแสเกินเกิดขึ้น ในขณะเดียวกัน Q₂ ก็จะทำงานด้วย โดยมี R₁₇ เป็นตัวจำกัดกระแส เมื่อ Q₂ ON ทำให้เกิดแรงดันที่ขา 4 ของ TL 494 เป็น 5 โวลต์ ขณะนี้ Deadtime มีค่าเป็น 100% นั่นหมายความว่า จะไม่มีสัญญาณเอาต์พุตจาก TL 494 มาที่วงจรขับ POWER MOSFET ก็จะถูกทำให้ OFF ทุกตัว เป็นการป้องกันไม่ให้ POWER MOSFET เกิดความเสียหาย ส่วน R₂₀ จะจำกัดกระแสที่เกิดจากการคายประจุของ C₂ ผ่าน Q₂

สำหรับสาเหตุที่เราใช้ Pulse Transformer เป็นตัวถ่ายทอดสัญญาณทรiggerของ SCR₁ นั้น ก็เพื่อต้องการแยกกราวด์ทางแรงดันสูงไม่ให้ต่อกับกราวด์ของทางแรงดันต่ำ เพื่อให้เกิดความปลอดภัยต่อผู้ใช้งาน ส่วนซีเนอร์ไดโอด D1, D2 และ D3 นั้น เราใช้ซีเนอร์เบอร์ 4735 ซึ่งมีแรงดันซีเนอร์ 6.2 โวลต์ เราใช้เพื่อป้องกันไม่ให้ IC₁, C₁ และ IC₂ เกิดความเสียหายในกรณีที่มีแรงดันไฟสูงปรากฏเข้ามา ส่วนที่จะเสียหายคือ R₃ และ R₅ เพราะถ้าเกิดแรงดัน ไฟฟ้าค่าสูงเข้ามาแรงดันที่ตกคร่อม D₁, D₂ และ D₃ ก็จะมีค่าเท่ากับ 6.2 โวลต์ แรงดันส่วนที่เหลือจะไปตกคร่อม R₃ และ R₅ ทำ

ให้ R_3 และ R_5 ใหม่ได้ ซึ่งราคาของตัวความต้านทานนั้นมราคาถูกกว่าไอซี เราจึงยอมให้ R ใหม่ ดีกว่าจะยอมให้ไอซีเสียหาย

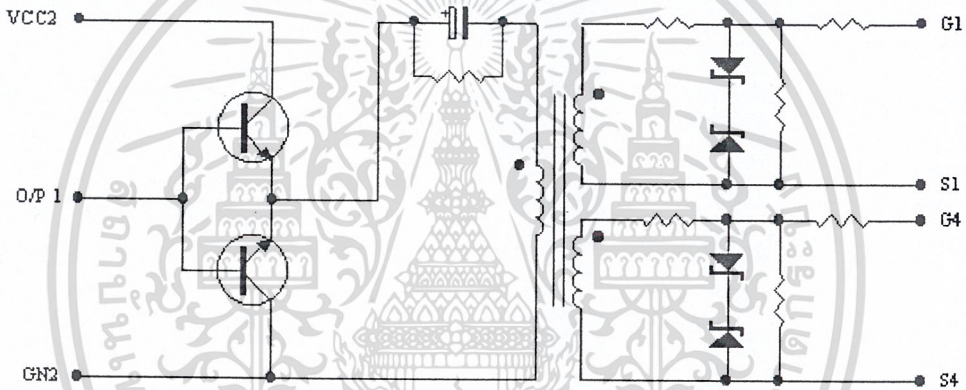


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
รูปที่ 2.46 วงจรป้องกันกระแสเกิน
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3 การออกแบบวงจรภาคขับ

วงจรถูกนำมาใช้เพื่อผลิตสัญญาณทริก (trigger) ให้กับขาเกต และขาซอร์ส ของ Power MOSFET แต่ละตัว โดยทางอินพุตของวงจรมีจะรับสัญญาณจากเอาต์พุตของวงจรถูกควบคุม โดยเอาต์พุตจะมาจากขา 9 และขา 10 ของ TL 494

ส่วนประกอบของวงจรถูกขับจะแสดงดังรูป 2.47 อุปกรณ์ที่สำคัญตัวหนึ่งของภาคนี้คือ หม้อแปลง ซึ่งแรงดันที่ได้จากขดลวดทุติยภูมิของหม้อแปลง สามารถนำไปขับขาเกตของ Power MOSFET ได้ ทั้งนี้เนื่องจากวงจรมีส่วนกำลังได้ต่อ Power MOSFET ในลักษณะ Full Bridge ซึ่งการ ON และ OFF ของ Power MOSFET จะสลับกันโดยลักษณะที่แสดงดังได้กล่าวมาแล้ว



รูปที่ 2.47 แสดงวงจรถูกขับ

จุดประสงค์ของการใช้วงจรถูกขับ Complementary emitter follower ก็เพื่อเพิ่มความเร็วในการเปลี่ยนทิศทางของเส้นแรงแม่เหล็กในหม้อแปลงเพื่อให้สอดคล้องกับการสั่งงานให้กับ Power MOSFET ทำงานได้

วงจรถูกขับ Complementary emitter follower ใช้ทรานซิสเตอร์ที่ต่างชนิดกันคือตัวบนจะเป็น NPN และตัวล่างจะเป็น PNP ดังนั้นการทำงานของทรานซิสเตอร์จะผลัดกันนำกระแส โดยขณะที่สัญญาณครึ่งบวกเข้ามาทรานซิสเตอร์ตัวบนจะนำกระแส และถ้าสัญญาณครึ่งหลังที่เป็นศูนย์เข้ามา ก็จะทำให้ทรานซิสเตอร์ตัวล่างนำกระแสแทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3.1 การคำนวณ

การเลือกแรงดัน V_S เท่ากับ 10 โวลต์ โดยที่ทางด้านทฤษฎีของหม้อแปลงได้ใช้ซีเนอร์ไดโอดต่อในลักษณะป้องกันไม่ให้แรงดันที่ขาเกต เกินพิกัดของ Power MOSFET ซึ่งในที่นี้เลือกใช้ซีเนอร์ไดโอดขนาดแรงดัน 5.6 โวลต์

ดังนั้นแรงดันตกคร่อมขดปฐมภูมิของหม้อแปลงจะมีค่าเท่ากับ

$$V_P = (N_P / N_S) V_S + V_{CB(Q1)}$$

เมื่อให้ $V_{CB(Q1)} = V_{CB(Q2)}$ เท่ากับ 1 V และให้ $N_P : N_S$ เท่ากับ 1:1

$$\begin{aligned} \text{ดังนั้น } V_P &= 10(N_P / N_S) + 1 \\ &= 10 + 1 \\ &= 11 \text{ V} \end{aligned}$$

เลือกค่า $R1$ เพื่อจำกัดกระแสที่ไหลผ่านขดลวดปฐมภูมิของหม้อแปลง ในที่นี้เลือกค่า 10Ω โดยค่าของกระแสที่ไหลผ่านขดปฐมภูมิของหม้อแปลงจะหาได้จาก

$$\begin{aligned} I_P &= (V_{CC} - V_P) / R1 \\ &= [V_{CC} - (N_P / N_S) V_S - V_{CB(Q1)}] / R1 \\ &= (15 - 11) / 10 \\ &= 0.4 \text{ A.} \end{aligned}$$

เพราะฉะนั้น I_C ที่ใช้งานจึงต่ำกว่า $I_{C,max}$ ของทรานซิสเตอร์ TIP 122 กับ TIP 127 ที่กำหนดให้ $I_{C,max} = 5A$. จึงยอมรับได้

หมายเหตุ

หม้อแปลง T2 สามารถที่จะสร้างสัญญาณทริกเกทให้กับ Power MOSFET ได้สองตัว คือ Q1 กับ Q4 ในทำนองเดียวกันหม้อแปลง T3 ก็สามารถที่จะสร้างสัญญาณทริกเกทให้กับ Power MOSFET ได้สองตัวเช่นเดียวกันคือ Q3 กับ Q4 ซึ่งสาเหตุที่ใช้หม้อแปลง T2 กับ T3 ในการสร้างสัญญาณทริกเกททั้ง 4 ตัว ก็เพราะ Power MOSFET ที่ต่อแบบ Full Bridge จะต้องแยกกราวด์ของวงจรให้ถูกต้อง โดย Q1 และ Q3 ต้องแยกกราวด์ออกจากกัน ส่วน Q2 กับ Q4 สามารถใช้กราวด์ร่วมกันได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนตัวเก็บประจุค่า $2200 \mu\text{F}$ ใช้สำหรับช่วยเป็นแหล่งจ่ายแรงดันให้กับทรานซิสเตอร์ตัวล่าง (แบบ PNP) สามารถ turn on ได้ เนื่องจากวงจร Complementary emitter follower นี้ใช้กับแหล่งจ่ายไฟบวกชนิดเดียว อีกทั้งตัวเก็บประจุนี้ยังช่วยเพิ่มกระแสในการสร้างเส้นแรงแม่เหล็กให้กับหม้อแปลงเพิ่มมากขึ้นด้วย

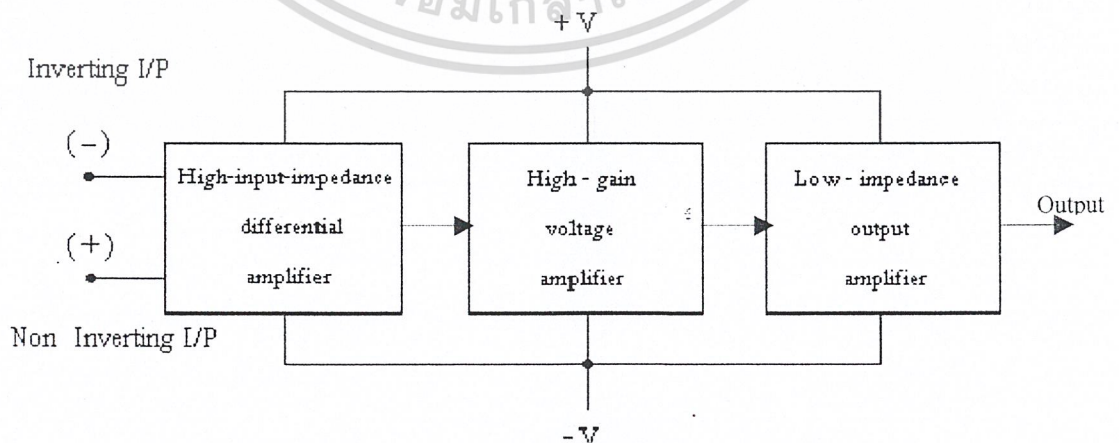
2.4.4 ออปแอมป์

2.4.4.1 โครงสร้างของออปแอมป์

ออปแอมป์ (OP-AMP) คืออุปกรณ์ชนิดหนึ่งซึ่งถูกออกแบบมาให้สามารถใช้งานได้หลายแบบ และนิยมใช้กันอย่างกว้างขวางสำหรับการใช้งานเชิงเส้น (LINEAR APPLICATION) โดยสามารถประกอบเป็นวงจรได้โดยการต่อกับอุปกรณ์ภายนอกเพียงไม่กี่ตัวเท่านั้น

โดยทั่วไป เราสามารถกล่าวได้ว่า ไอซีออปแอมป์คืออุปกรณ์โซลิตสเตท (SOLID STATE) ชนิดหนึ่งสามารถตรวจวัดระดับสัญญาณไฟตรงและสลับได้ และยังสามารถนำไปใช้ขยายสัญญาณได้อีกด้วย ไอซีออปแอมป์พื้นฐานจะต้องประกอบด้วยวงจรภายในภาคต่าง ๆ ดังนี้คือ

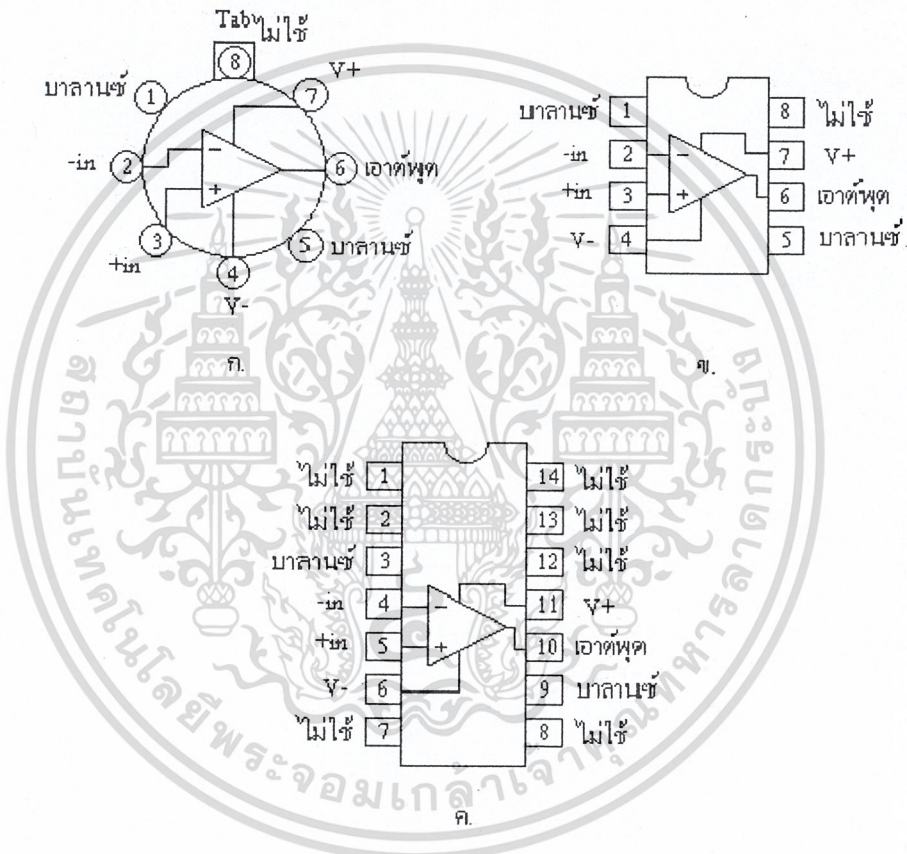
1. วงจรขยายผลต่าง (DIFFERENTIAL AMPLIFIER) ที่มีอินพุตอิมพีแดนซ์สูงมาก
2. วงจรขยายแรงดันซึ่งมีอัตราขยายสูงมาก
3. วงจรขยายภาคเอาต์พุตที่มีเอาต์พุตอิมพีแดนซ์ต่ำมาก
4. สามารถนำมาเขียนเป็น แผนภาพของวงจรภายในภาคต่าง ๆ ได้ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.48 เพื่อแสดงภาคต่างๆ ภายในตัวออปแอมป์นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.4.4 ขาของออปแอมป์

ออปแอมป์แต่ละตัวนั้นมีการเรียงขาที่แตกต่างกันตามแต่บริษัทผู้ผลิตจะออกแบบมา ซึ่งจะระบุไว้ในหนังสือคู่มือไอซี สัญลักษณ์และขาของออปแอมป์เมื่อมองจากตัวถังด้านบนลงมาที่ ได้แสดงไว้ในรูปที่ 2.50 (ก),(ข) และ (ค) เป็นออปแอมป์เบอร์ 741 ทั้งหมด แต่จะมีตัวถังและการเรียงขาที่แตกต่างกัน



รูปที่ 2.50 แสดงตัวถังของออปแอมป์

- (ก) แบบตัวถังโลหะกลม (TO-5)
- (ข) แบบดิลิป 8 ขา
- (ค) แบบดิลิป 14 ขา

จุดที่อยู่บนตัวแบบดิลิปแสดงให้ทราบว่าขานี้เป็นขา 1 ส่วนขาอื่น ๆ ก็นับออกจากขานี้ไปเรื่อยๆ จนครบ สำหรับตัวถังโลหะกลม (TO-5) ที่ขา 8 จะมีแผ่นโลหะเกินออกมาจากขอบของตัวเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าถึง ขาที่อยู่ทางซ้ายของขา 8 จะเป็นขา 1 ส่วนขาอื่นๆ ก็นับต่อ ไปจนครบไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาพื้นฐานของออปแอมป์มีอยู่ 5 ขาคือ มี 2 ขา ที่ใช้ต่อกับแหล่งจ่ายไฟ อีก 2 ขาใช้เป็นขา รับสัญญาณอินพุต และอีก 1 ขาที่เหลือเป็นขาเอาต์พุต

1. ขารับแหล่งจ่ายไฟ (POWER SUPPLY TERMINALS)

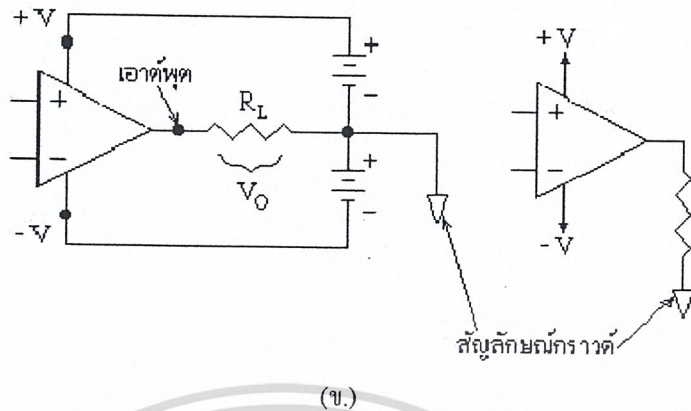
ในรูปที่ 2.51 แสดงขาที่ได้รับแหล่งจ่ายไฟของออปแอมป์ เป็นขาที่มีสัญลักษณ์ $+V$ และ $-V$ อยู่ สังเกตได้ว่าแหล่งจ่ายไฟเป็นแบบ 3 ขา คือ ขาวอก ขาดลบ และจุดต่อร่วมของแหล่งจ่ายไฟ โดยที่จุดต่อร่วมของแหล่งจ่ายไฟจะต่อเข้ากับกราวด์หรือไม่ก็ได้ (EARTH GROUND) อย่างไรก็ตาม จุดต่อร่วมของแหล่งจ่ายไฟจะแทนด้วยสัญลักษณ์ของกราวด์เสมอ และจุดต่อร่วมนี้จะใช้เป็นจุดเปรียบเทียบเมื่อต้องการวัดแรงดันต่างๆ จุดในวงจรเสมอ



รูปที่ 2.51 แสดงการต่อแหล่งจ่ายไฟและโหลดให้กับออปแอมป์

(ก) การต่อสายไฟโดยตรงจากแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.51(ต่อ) แสดงการต่อแหล่งจ่ายไฟและโหลดให้กับออปแอมป์

(ข) แสดงสัญลักษณ์ของการต่อวงจรในรูป (ก)

จากรูปที่ 2.51 แหล่งจ่ายไฟที่แสดงไว้นี้เรียกว่าแหล่งจ่ายไฟ 2 ขั้ว หรือแหล่งจ่ายไฟชนิดแยก (BIPOLAR หรือ SPLIT) ค่าเท่ากับ ± 15 , ± 12 และ ± 6 โวลต์ สำหรับออปแอมป์วัตถุประสงค์พิเศษ (SPECIAL-PURPOSE OP AMPS) อาจใช้แหล่งจ่ายไฟแบบไม่สมมาตร (NON-SYMMETRICAL SUPPLY) เช่น $+12$ โวลต์ กับ -6 โวลต์ หรือแหล่งจ่ายไฟแบบเดี่ยว (SINGLE POLARITY SUPPLY) เช่น $+30$ โวลต์กับกราวด์

2. ขาเอาต์พุต (OUTPUT TERMINAL)

ในรูปที่ 2.51 ขาเอาต์พุตของออปแอมป์ คือ ขาที่ต่อไว้กับด้านหนึ่งของตัวต้านทาน R_L โดยที่อีกด้านหนึ่งของตัวต้านทานต่อไว้กับกราวด์ เวลาหาแรงดันที่เอาต์พุต V_0 จะวัดได้โดยการเทียบกับกราวด์

การที่อุปกรณ์ (เช่นออปแอมป์) มีขาเอาต์พุตอยู่ขาเดียวจะเรียกว่า SINGLE - ENDED OUTPUT สิ่งหนึ่งที่ผู้อ่านพึงระลึกเสมอ ก็คือออปแอมป์ทั่วไปจะสามารถจ่ายกระแสเอาต์พุตได้ในช่วง 5 ถึง 10 มิลลิแอมป์เท่านั้น การที่ออปแอมป์มีข้อจำกัดดังกล่าวก็เพราะว่า ออปแอมป์จำเป็นต้องคงรักษาแรงดันระหว่างขาอินพุตและคอลเลกเตอร์และคอลเลกเตอร์ของทรานซิสเตอร์ให้อยู่ระหว่าง 1 ถึง 2 โวลต์อย่างต่ำ เพื่อให้มันรักษาคุณสมบัติในการเป็นวงจรถยาย ไม่ใช่ทำหน้าที่เป็นทรานซิสเตอร์สำหรับสวิทช์ซึ่งไปเสีย ดังนั้นแรงดันที่ขาเอาต์พุตจะถูกจำกัดค่าอยู่ที่ขอบบนของ V_0

(เรียกว่าแรงดันอิ่มตัวในด้านบวก ($+V_{sat}$)) และค่าขอบล่างของ V_0 (เรียกว่าแรงดันอิ่มตัวในด้านลบ ($-V_{sat}$))

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

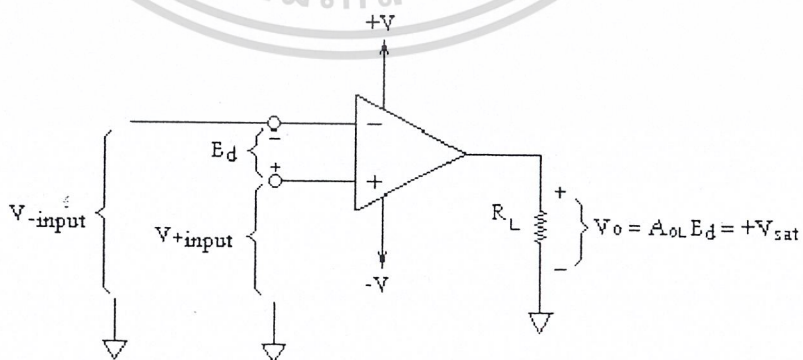
ออปแอมป์บางตัว เช่น 741 จะมีวงจรภายในที่ใช้จำกัดกระแสที่จ่ายออกมาทางขาเอาต์พุต เพื่อป้องกันความเสียหายที่เกิดขึ้นจากการลัดวงจรด้านเอาต์พุต โดยกระแสเอาต์พุตจะถูกจำกัดอยู่ที่ 25 มิลลิแอมป์ ซึ่งเป็นค่าที่ทำให้ออปแอมป์ไม่เกิดความเสียหาย

3. ขาอินพุต (INPUT TERMINAL)

ในรูปที่ 2.52 ที่ขาอินพุตจะมีเครื่องหมายบวกและลบปรากฏอยู่ในสัญลักษณ์ของออปแอมป์ซึ่งเรียกว่า ขาดิเฟเฟอเรนเชียลอินพุต (ขาป้อนสัญญาณเข้าแห่งความแตกต่าง) สาเหตุที่เรียกเช่นนี้เพราะว่า แรงดันที่ขาอินพุตหรือ V_o จะขึ้นอยู่กับความต่างแรงดันระหว่างขาอินพุตทั้งสอง (E_d) นี้และอัตราขยาย A_{OL} ของตัวออปแอมป์

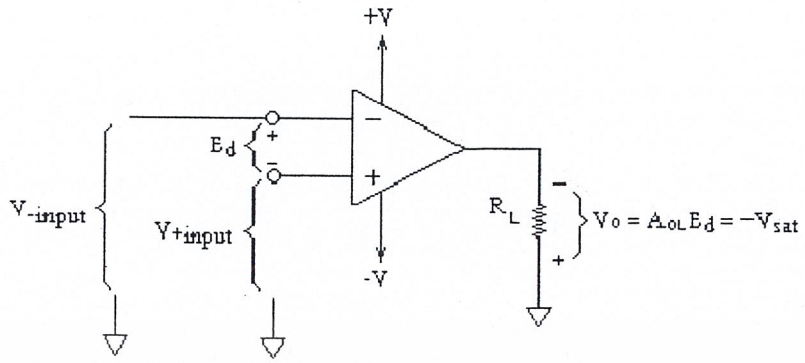
จากรูปที่ 2.52 ขั้วของ E_d จะมีความสัมพันธ์กับ V_o โดยตรง ถ้าสัญญาณที่เข้าขาบวกของออปแอมป์มีค่าเป็นบวกมากกว่าลบ E_d จะมีค่าเป็นบวก ในทางตรงกันข้าม ถ้าสัญญาณที่เข้าขาบวกของออปแอมป์มีค่าเป็นบวกน้อยกว่าลบ E_d จะมีค่าเป็นลบ

ในรูปที่ 2.52 (ก) แสดงให้เห็นว่าแรงดันที่ขาเอาต์พุตเป็นบวกเมื่อแรงดันที่ขาอินพุตบวกมีความเป็นบวกมากกว่าแรงดันที่ขาอินพุตลบ และเมื่อแรงดันที่ขาอินพุตมีความเป็นบวกน้อยกว่าแรงดันที่ขาอินพุตลบ จะทำให้ศักดาที่ขาเอาต์พุตเป็นลบดังแสดงในรูปที่ 2.52 (ข) ดังนั้นจึงสรุปได้ว่าขั้วของแรงดันที่ขาเอาต์พุตจะเหมือนกับศักดาที่ขาอินพุตบวก แต่จะตรงกันข้ามกับที่ขาอินพุตบวก ดังแสดงในรูปที่ 2.52 และจากสาเหตุนี้เองทำให้เราเรียกขาอินพุตบวกว่า ขานอนอินเวอร์ตติ้ง (NONINVERTING INPUT) หรือมีขั้วหรือมีเฟสที่เหมือนกับแรงดันที่ขาเอาต์พุต ไม่ได้มีการกลับขั้วแต่อย่างใด และเรียกขาอินพุตลบว่า ขาอินเวอร์ตติ้ง (INVERTING INPUT) หรือขาที่มีขั้วหรือเฟสตรงข้ามกับแรงดันเอาต์พุต



(ก.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ประโยชน์ภายในเท่านั้น ไม่สามารถนำออกเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข.)

รูปที่ 2.52(ต่อ) แสดงความสัมพันธ์ระหว่างช่วงของ E_d และ V_o

(ก) V_o มีค่าบวกเมื่อ E_d (+) มีค่าเป็นบวกมากกว่า (-)

(ข) V_o มีค่าลบเมื่อ E_d (+) มีค่าเป็นบวกน้อยกว่า (-)

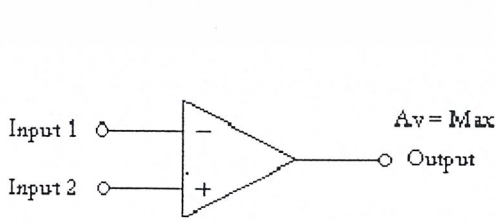
2.4.4.5 คุณสมบัติของออปแอมป์

คุณสมบัติที่สำคัญบางประการของออปแอมป์ในอุดมคติ มีดังนี้

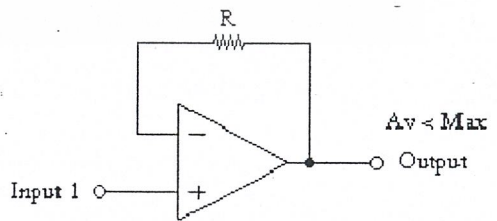
เนื่องจากอินพุตอิมพีแดนซ์ของออปแอมป์มีค่าสูงเป็นอนันต์ กระแสที่เข้าที่อินพุตจะต่ำจนเกือบเท่าศูนย์หรืออีกนัยหนึ่ง ไม่มีกระแสอินพุตของออปแอมป์เลย

อัตราขยายขณะเปิดลูป A (ขณะที่ยังไม่มีการป้อนกลับ) จะมีค่าสูงมาก ซึ่งหมายความว่าระหว่างช่วงอินพุตควรมีค่าใกล้เคียงศูนย์ (เนื่องจาก $V_{OUT}/A = V_{IN}$)

เอาต์พุตอิมพีแดนซ์มีค่าต่ำมากจนไม่ทำตัวโหลดต่อภาคเอาต์พุตของวงจรขยาย

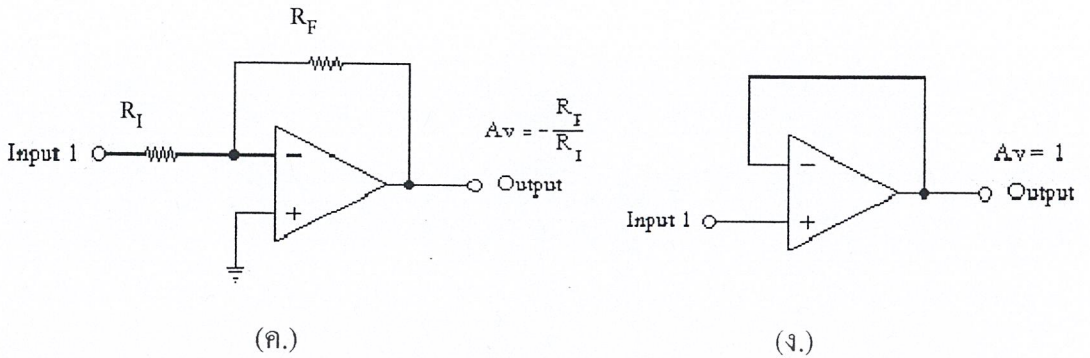


(ก.)



(ข.)

เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 2.53 แสดงสัญลักษณ์การทำงานของออปแอมป์ในทางอุดมคติ ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.53(ต่อ) แสดงสัญลักษณ์การทำงานของออปแอมป์ในทางอุดมคติ

(ก) OPEN-LOOP MODE

(ข) CLOSED-LOOP MODE

(ค) CONTROLLED GAIN

(ง) UNITY GAIN

ลักษณะการทำงานของออปแอมป์ในอุดมคติ (IDEAL OP-AMP) จะมีอัตราขยายเป็นอนันต์ แต่ในทางปฏิบัติ อัตราขยายอัตราขยายอาจมีค่าสูงสุดเพียง 10,000 หรือ 1,000,000 เท่านั้น ซึ่งเรียกอัตรขยายขณะเปิดหูลูป (A_v) ดังในรูปที่ 2.53(ก) ในขณะที่เกิดความแตกต่างของแรงดันเพียงเล็กน้อยระหว่างขั้วอินพุตทั้งสอง เอาต์พุตจะให้สัญญาณสูงชันหลายเท่า (ตามค่าอัตราขยาย A_v) หากแต่จะถูกจำกัดด้วยขนาดของแรงจ่ายไฟเลี้ยงที่ป้อนให้แก่ออปแอมป์ด้วย แต่ถึงเช่นนั้นก็ดี เอาต์พุตก็ไม่สามารถมีค่าสูงสุดเท่ากับแรงดันจากแหล่งจ่ายไฟเลี้ยงได้จริง ทั้งนี้เกิดจากมีแรงดันที่ตกคร่อมทรานซิสเตอร์และรีซิสเตอร์ภายในตัวออปแอมป์ ทำให้แรงดันเอาต์พุตสูงสุดอาจมีค่าประมาณ 90% ของแรงดันจากแหล่งจ่ายไฟเลี้ยงเท่านั้น นอกจากนี้ จะพบว่าการใช้ออปแอมป์ในลักษณะของหูลูปปิด (มีการป้อนกลับ) จะทำให้ออปแอมป์มีประโยชน์สูงมากขึ้นดังรูปที่ 2.53(ข) ส่วนในรูปที่ 2.53 (ค) แสดงการใช้ออปแอมป์โดยมีการป้อนสัญญาณเอาต์พุตกลับมายังอินพุต นอกจากนี้ยังสามารถควบคุมอัตรการขยายแรงดัน (ในขณะเปิดหูลูป) ได้โดยอาศัยตัวต้านทาน 2 ตัวเท่านั้น ทำให้อัตราขยายแรงดัน A_v มีค่าดังสมการข้างล่าง โดยที่เครื่องหมายลบแสดงถึงการกลับเฟสของเอาต์พุตเทียบกับอินพุต

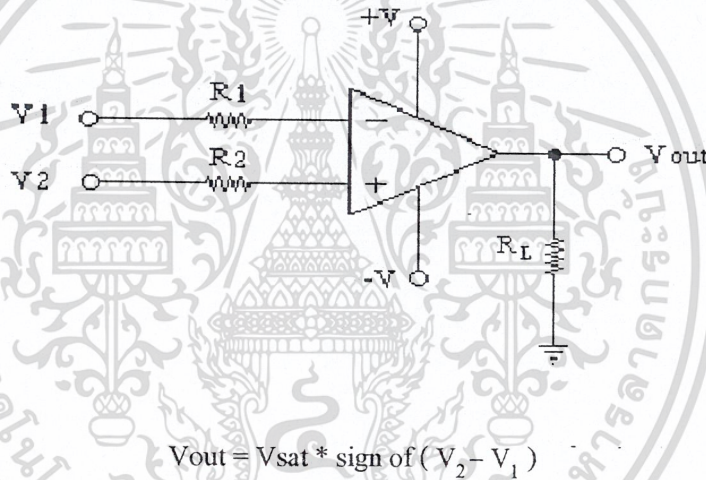
$$A_v = -R_F / R_I$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้นในรูปที่ 2.53 (ง) แสดงการป้อนกลับในกรณีที่มี $A_v = 1$ เอกสารทุกครั้งที่มีการนำไปใช้

2.4.4.6 การใช้งานออปแอมป์เป็นวงจรเปรียบเทียบแรงดัน

เป็นการนำออปแอมป์ไปใช้ในขณะเปิดหุ้ไปใช้งาน โดยเอาต์พุตจะมีการเปลี่ยนทันทีเมื่อมีความแตกต่างของแรงดันเกิดขึ้นระหว่างขั้วอินพุตของออปแอมป์

ออปแอมป์สามารถเปรียบเทียบระดับสัญญาณระหว่างขั้วอินพุตทั้งสอง ซึ่งสามารถอธิบายได้ว่า ถ้าแรงดันที่ขั้วลบมีค่าเป็นบวกมากกว่าแรงดันอินพุตที่ขั้วบวก สัญญาณที่เอาต์พุตจะเป็นลบและมีขนาดเกือบเท่ากับ $-V$ จากแหล่งจ่ายไฟเลี้ยง ในทางกลับกันถ้าแรงดันที่ขั้วบวกมีค่าเป็นบวกสูงกว่าแรงดันอินพุตที่ขั้วลบ สัญญาณที่เอาต์พุตจะเป็นบวกและมีขนาดเกือบเท่ากับ $+V$ จากแหล่งจ่ายไฟเลี้ยง โดยมีลักษณะการต่อวงจรดังรูปที่ 2.54

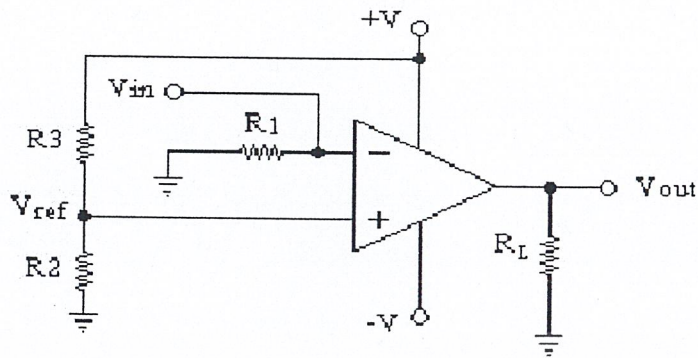


รูปที่ 2.54 แสดงวงจรเปรียบเทียบแรงดัน (COMPARATOR)

นอกจากนี้เราสามารถนำวงจร COMPARATOR มาใช้สำหรับตรวจวัดระดับสัญญาณว่ามีขนาดมากกว่าหรือน้อยกว่าขนาดของแรงดันอ้างอิงที่กำหนดไว้ มีลักษณะการต่อวงจรดังรูปที่ 2.55 โดยที่แรงดันอ้างอิง (V_{ref}) มีค่าดังสมการ

$$V_{ref} = \frac{R2}{R2 + R3} (+V)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.55 แสดงวงจรตรวจจับระดับแรงดัน

2.4.4.7 พัลส์วิดท์มอดูเลเตอร์ (PULSE-WIDTH MODULATOR, PWM)

วงจร PWM พื้นฐาน หรือวงจรผสมความถี่ที่จะสร้างสัญญาณรูปสี่เหลี่ยมที่มีความกว้างไม่เท่ากัน แล้วแต่ AMPLITUDE ของสัญญาณอินพุต จะสังเกตได้ว่าสัญญาณอินพุตจะประกอบด้วยสัญญาณ 2 แหล่ง โดยมีสัญญาณแหล่งหนึ่งเป็นสัญญาณที่มีความถี่และขนาดคงที่เพื่อใช้เป็นตัวอ้างอิง

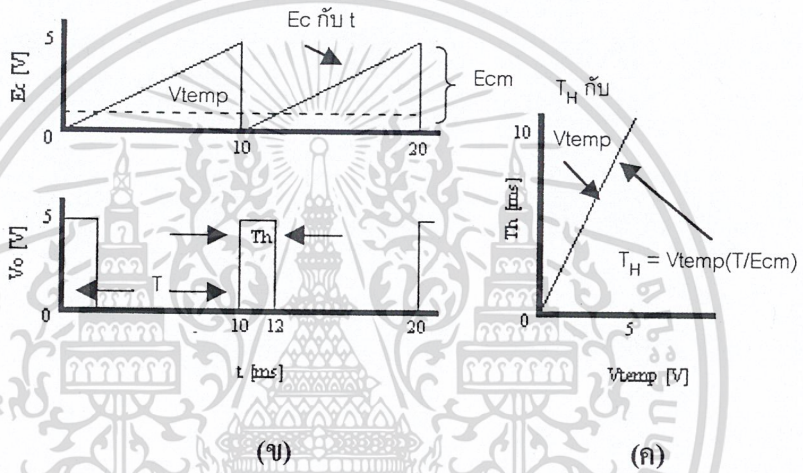
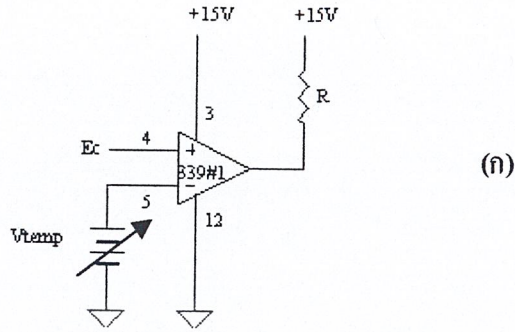
วงจร พัลส์วิดท์มอดูเลเตอร์ แบ่งออกได้ 2 ชนิดคือ

1. พัลส์วิดท์มอดูเลเตอร์ชนิดไม่กลับเฟส (NON-INVERTING PWM)
2. พัลส์วิดท์มอดูเลเตอร์ชนิดกลับเฟส (INVERTING PWM)

1. พัลส์วิดท์มอดูเลเตอร์ชนิดไม่กลับเฟส (NON-INVERTING PWM)

หลักการทำงานของวงจรพัลส์วิดท์มอดูเลเตอร์ชนิดไม่กลับเฟส จะมีแรงดันที่มีขนาดและความถี่คงที่ (แรงดันฟันเลื่อย (SAWTOOTH)) ป้อนที่ขาลบของออปแอมป์ และป้อน V_{DC} ที่ปรับค่าได้ป้อนที่ขาบวกของออปแอมป์ดังรูปที่ 2.56 การทำงานของพัลส์วิดท์มอดูเลเตอร์ชนิดไม่กลับเฟส จะเหมือนกับวงจร COMPARATOR คือเมื่อแรงดันที่ป้อนให้กับขาบวกมีค่ามากกว่าแรงดันที่ขาลบจะทำให้แรงดันที่ขา OUTPUT มีค่าเท่ากับ $+V_{sat}$ และถ้าแรงดันที่ขาลบมากกว่าแรงดันที่ขาบวกจะทำให้แรงดันที่ OUTPUT มีค่าเท่ากับ $-V_{sat}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



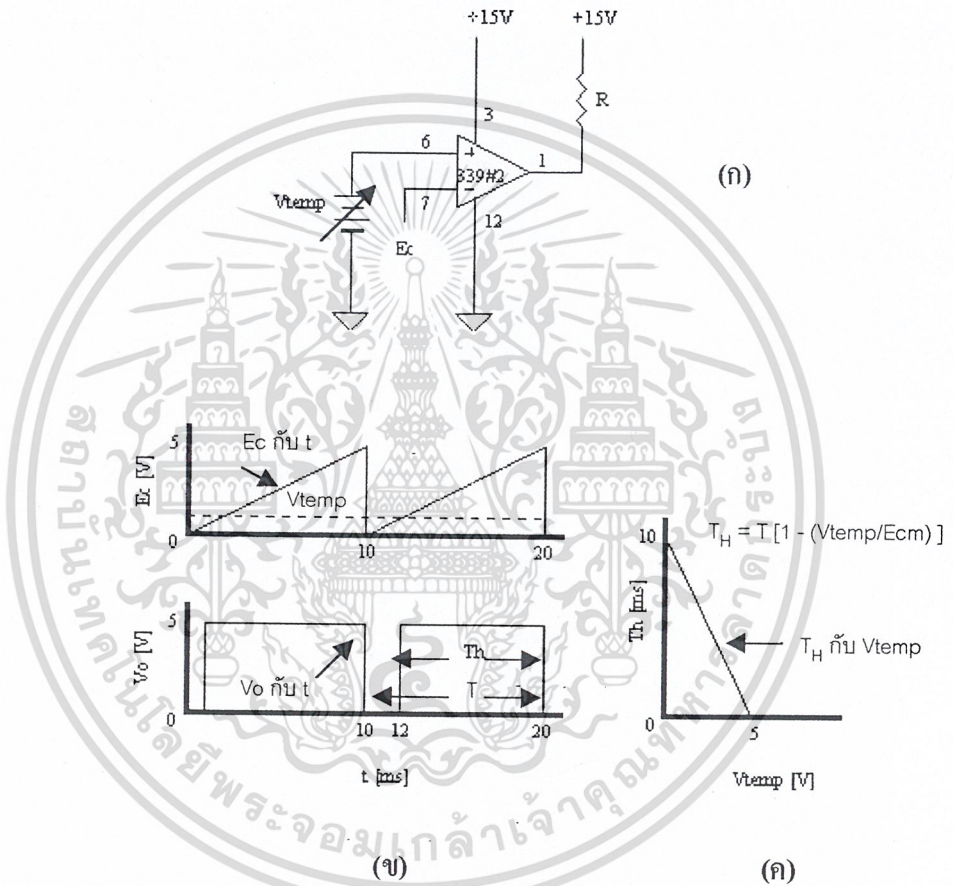
รูปที่ 2.56 แสดงลักษณะพื้นฐานของวงจรพัลส์วิดท์มอดูเลเตอร์แบบไม่กลับเฟส

- (ก) วงจร PWM ชนิดไม่กลับเฟส
- (ข) กราฟแสดงการทำงานของวงจร PWM ชนิดไม่กลับเฟส
- (ค) แร่งดันอินพุต V_{temp} เทียบกับ T_H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. พัลส์วิดท์มอดูเลเตอร์ชนิดกลับเฟส (INVERTING PWM)

ส่วนวงจรพัลส์วิดท์มอดูเลเตอร์ชนิดกลับเฟสมีการต่อสัญญาณอินพุตสลับกับวงจรพัลส์วิดท์มอดูเลเตอร์ชนิดกลับเฟส โดยที่แรงดันพื้นเลื้อยจะป้อนที่ขาบวก และ V_{DC} จะป้อนที่ขาลบดังรูปที่ 2.57 การทำงานของวงจรจะเหมือนกับวงจร COMPARATOR ดังที่ได้กล่าวมาแล้วข้างต้น



รูปที่ 2.57 แสดงลักษณะพื้นฐานของวงจรพัลส์วิดท์มอดูเลเตอร์แบบกลับเฟส

(ก) วงจร PWM ชนิดกลับเฟส

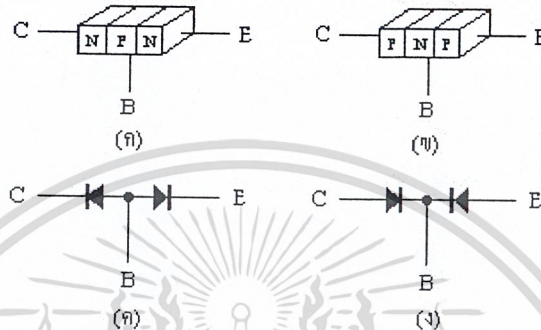
(ข) กราฟแสดงการทำงานของวงจร PWM ชนิดกลับเฟส

(ค) แรงดันอินพุต V_{temp} เทียบกับ T_H , $T = 10 \text{ ms}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.5 ทรานซิสเตอร์ (TRANSISTOR)

2.4.5.1 พื้นฐานของทรานซิสเตอร์



รูปที่ 2.58 โครงสร้างของทรานซิสเตอร์

(ก) ทรานซิสเตอร์ชนิด NPN

(ข) ทรานซิสเตอร์ชนิด PNP

(ค) แสดงการเปรียบเทียบไดโอด 2 ตัวชนกันของทรานซิสเตอร์ชนิด NPN

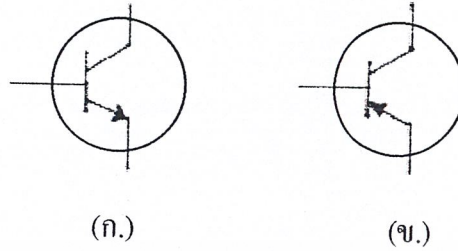
(ง) แสดงการเปรียบเทียบไดโอด 2 ตัวชนกันของทรานซิสเตอร์ชนิด PNP

ทรานซิสเตอร์เป็นอุปกรณ์สารกึ่งตัวนำสาร P และ N 3 ชั้น นำมาเรียงต่อกันดังรูปที่ 2.58 โดยเรียงต่อกันได้ 2 แบบ ดังรูป (ก) และ (ข) โดยในรูป (ก) ใช้สาร N 2 ชั้น และ สาร P 1 ชั้น โดยมีสาร P อยู่ตรงกลาง จึงเรียกทรานซิสเตอร์ชนิดนี้ว่า NPN และต่อขาออกมา 3 ขา เป็นขา B (เบส), C (คอลเลคเตอร์), E (อีมิเตอร์) โดยที่ขา B ต่อกมาจากสาร P ส่วนใน รูปที่ 2.58 (ข) ตรงกันข้ามกับรูปที่ 2.58 (ก) และเรียกทรานซิสเตอร์ชนิดนี้ว่าชนิด PNP ส่วนขาที่ต่อออกมาเช่นเดียวกับรูปที่ 2.58 (ก) ด้วยโครงสร้างดังกล่าวนี้ จะเหมือนกับไดโอด 2 ตัว มาต่อชนกันดังรูปที่ 2.58 (ค) และ (ง) โดยใช้สาร P หรือ N ตรงกลางเป็นตัวร่วมกัน

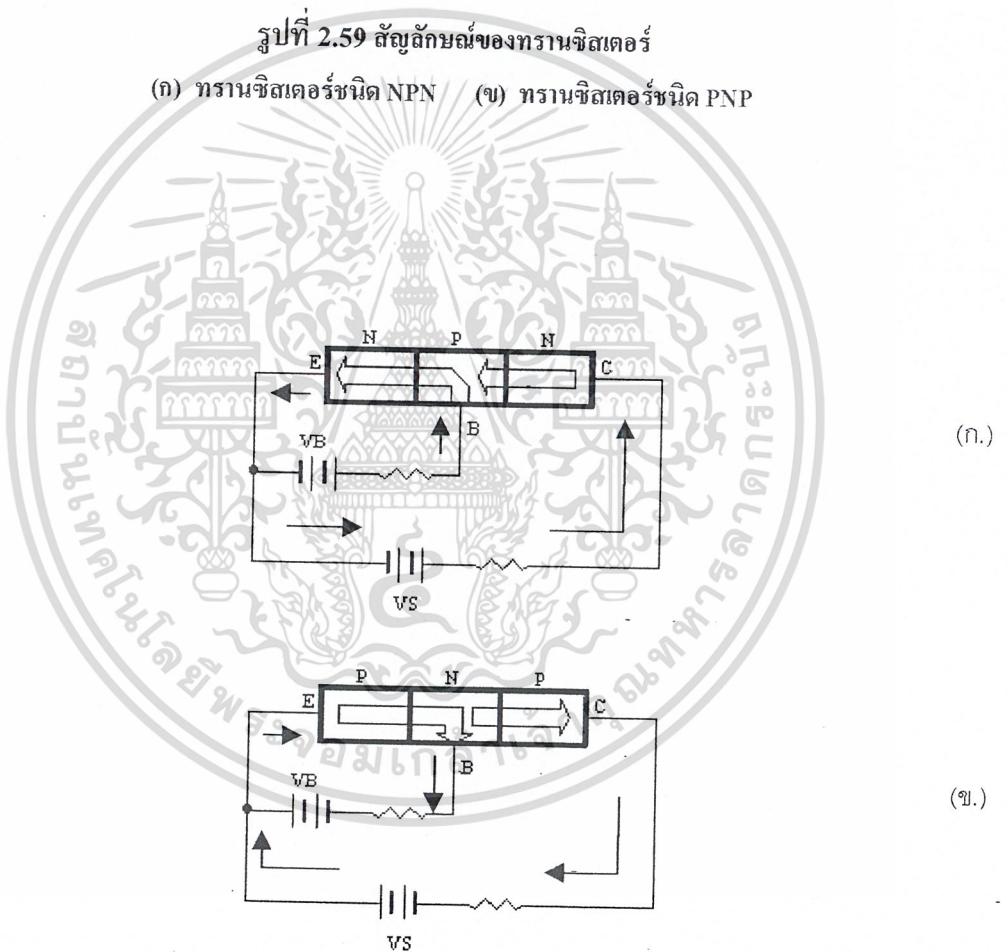
ทรานซิสเตอร์ สารกึ่งตัวนำสำคัญ

จากรูปที่ 2.58 สามารถเขียนสัญลักษณ์เพื่อให้ดูง่าย ดังรูปที่ 2.59 ในรูป (ก) เป็นรูปของทรานซิสเตอร์ชนิด NPN สังเกตที่ลูกศรของขา E จะชี้ออก ส่วนชนิด PNP แสดงในรูปที่ 2.59 (ข) สัญลักษณ์ต่างกันที่ขา E คือลูกศรที่ขา E จะชี้เข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.59 สัญลักษณ์ของทรานซิสเตอร์
 (ก) ทรานซิสเตอร์ชนิด NPN (ข) ทรานซิสเตอร์ชนิด PNP



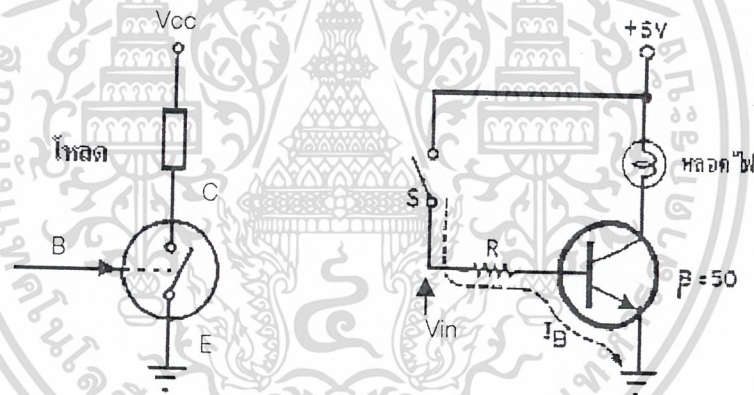
รูปที่ 2.60 แสดงการเกิดกระแสเมื่อมีการป้อนแรงดันที่ขาต่างๆ
 (ก) การต่อแบตเตอรี่และตัวต้านทานเข้ากับทรานซิสเตอร์ชนิด NPN
 (ข) การต่อแบตเตอรี่และตัวต้านทานเข้ากับทรานซิสเตอร์ชนิด PNP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทำงานของทรานซิสเตอร์พอจะอธิบายได้โดยการต่อวงจรดังรูปที่ 2.60 ด้วยแบตเตอรี่และตัวต้านทาน ในรูปที่ 2.60 (ก) เป็นการต่อเข้ากับทรานซิสเตอร์ชนิด NPN พิจารณาทางด้านขา B และ E จะเป็นการต่อในลักษณะไบอัสตรงให้กับสาร P และ N ด้วย V_B (เหมือนไดโอด) จึงมีกระแสส่วนหนึ่งไหลได้มีชื่อว่า I_{BE} ซึ่งเป็นผลให้ทางด้านขา C เกิดกระแสไหลตามไปด้วยคือ มีกระแสวิ่งจากแบตเตอรี่ V_S ไปสาร N ไปสาร P และ ไปสาร N ที่ E ครบวงจรอีก กระแสส่วนที่วิ่งตาม I_{BE} นี้มีชื่อว่า I_{CE} และกระแสที่วิ่งออกมาจากขา E มี 2 ส่วน คือ ส่วนของ I_{BE} และ I_{CE} ส่วนในรูปที่ 2.60 (ข) ก็มีหลักการทำงานเช่นเดียวกับชนิด PNP เพียงแต่กลับขั้วแบตเตอรี่เท่านั้น และเมื่อหาว่า I_{BE} หยุดไหล I_{CE} จะหยุดไหลตามไปด้วยเช่นกัน

2.4.5.2 ทรานซิสเตอร์ในวงจรสวิตซ์

1. ใช้ทรานซิสเตอร์เป็นสวิตซ์



รูปที่ 2.61 การใช้ทรานซิสเตอร์ชนิด NPN เป็นสวิตซ์ โดยการควบคุมด้วยแรงดันที่ขา B

- (ก) การจำลองการใช้งานทรานซิสเตอร์ทำงานเหมือนสวิตซ์เปิด-ปิด
- (ข) ตัวอย่างการใช้สวิตซ์ควบคุมแรงดันที่ขาเบสเพื่อเปิด-ปิดหลอดไฟ

ลักษณะการทำงานของทรานซิสเตอร์จะทำงานอยู่ 2 สถานะ คือ สถานะที่ไม่นำกระแสเลย (OFF) และในสถานะที่นำกระแสเต็มที่จนอ้อมตัว (ON) ดังมีวงจรในรูปที่ 2.61

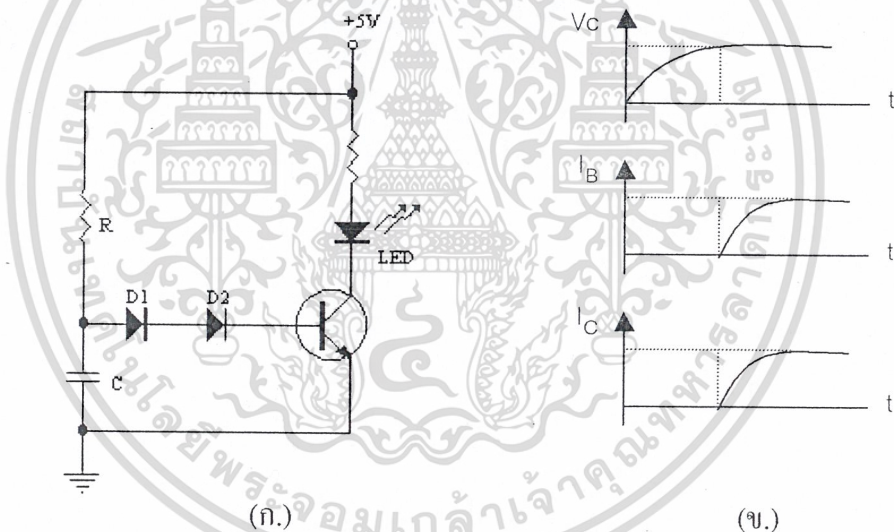
ในรูปที่ 2.61 (ก) เป็นการจำลองให้เห็นถึงการใช้ทรานซิสเตอร์ทำงานเหมือนสวิตซ์เปิด-ปิด ซึ่งถูกควบคุมด้วยแรงดันที่ขาเบส ในรูปที่ 2.61 (ข) เป็นตัวอย่างง่าย ๆ โดยใช้สวิตซ์ควบคุมแรงดันที่ขาเบส ผ่าน R เพื่อเปิด-ปิดหลอดไฟ เมื่อสวิตซ์ปิดวงจรหรือ R มีแรงดันมากกว่า 0.65 วัตต์ จะเกิดกระแสเบสไหลเป็นผลให้มีกระแสไหลผ่านหลอดไฟให้ติดสว่างด้วย แต่จุดประสงค์

ของวงจรนี้ ส่วนใหญ่คือความต้องการให้หลอดไฟสว่างเต็มที่ นั่นคือค่าของ R และ V_{IN} จะต้องทำให้ทรานซิสเตอร์อิ่มตัวได้ด้วย วิธีคำนวณมีดังนี้

$$I_B = I_C / \beta$$

$$R = (V_{in} - V_{BE}) / I_B$$

จากตัวอย่างในรูปที่ 2.61 (ข) แรงดัน V_{IN} อาจไม่ได้มาจากการที่สวิตช์ปิดวงจรก็ได้ อาจจะได้มาจากแหล่งกำเนิดแรงดันต่างๆ ซึ่งต้องการควบคุมหลอดไฟ หรือพูดง่ายๆ ว่า ในกรณีนี้หลอดไฟจะถูกควบคุมด้วยแรงดัน แทนที่จะต้องคอยมาใช้มือปิด-เปิดแทน โดยแรงดันที่ว่านี้หากมีค่าน้อยกว่า 6 โวลต์ ค่า R_1 จะต้องน้อยลงเพื่อให้ได้ I_B เท่าเดิม



รูปที่ 2.62 (ก) ตัวอย่างการใช้แรงดันควบคุมที่ขา B ด้วยวงจร R,C เพื่อเป็นตัวกำหนดเวลา
(ข) แสดงแรงดันและกระแสตามเวลา

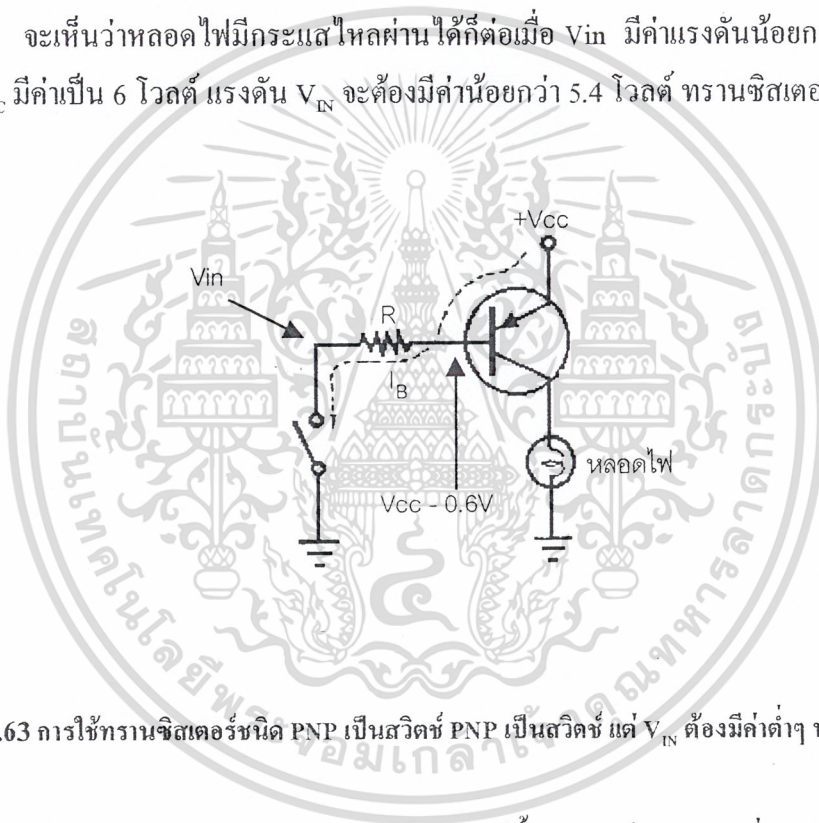
ในรูปที่ 2.62 เป็นการ ใช้แรงดันจากวงจร R,C มาควบคุมหลอดไฟแทนสวิตช์ โดยที่แรงดัน V_C จะได้มาจากการประจุตัว C ซึ่งมีลักษณะของแรงดันตามรูปที่ 2.62 (ข) เมื่อแรงดัน V_C ถูกประจุนมีค่าประมาณ 2 โวลต์ ($V_{D1} + V_{D2} + V_{BE}$) จึงจะเริ่มมีกระแสไหลได้ ผลก็คือ ที่กระแสไหลค่าหนึ่งจะทำให้ทรานซิสเตอร์อิ่มตัวโดยเร็ว ลักษณะเช่นนี้ LED จะเริ่มสว่างและสว่างจนถึงจุดเอกสารนี้มากที่สุดอย่างรวดเร็ว ตัวอย่างวงจรดังรูปที่ 2.62 นี้อาจใช้เป็นวงจรตั้งเวลาได้ ในลักษณะที่เมื่อเริ่มจ่ายไฟไม่ช้ากว่าเข้าวงจรแล้ว LED ยังไม่สว่าง ต้องรอเวลาสักระยะ (ตามค่า R,C) LED จึงสว่าง อย่างไรก็ตามค่า

ของ R ต้องมีค่าน้อยพอที่จะเกิดกระแสเบสที่จะทำให้ทรานซิสเตอร์อิ่มตัวได้ จึงทำให้เวลาที่ตั้งได้ มีค่าไม่นานมากนัก

แต่ถ้าเป็นวงจรที่ใช้เป็นวงจรที่ใช้ทรานซิสเตอร์ชนิด PNP ตามรูปที่ 2.63 ลักษณะเช่นนี้ แรงดัน V_{IN} มีค่าเป็น 0 โวลต์ จะเกิดกระแสไหลได้

$$I_B = (V_{CC} - V_{BE} - V_{IN}) / R$$

จะเห็นว่าหลอดไฟมีกระแสไหลผ่านได้ก็ต่อเมื่อ V_{IN} มีค่าแรงดันน้อยกว่า $V_{CC} - 0.6V$ เช่น V_{CC} มีค่าเป็น 6 โวลต์ แรงดัน V_{IN} จะต้องน้อยกว่า 5.4 โวลต์ ทรานซิสเตอร์จึงจะนำกระแสได้



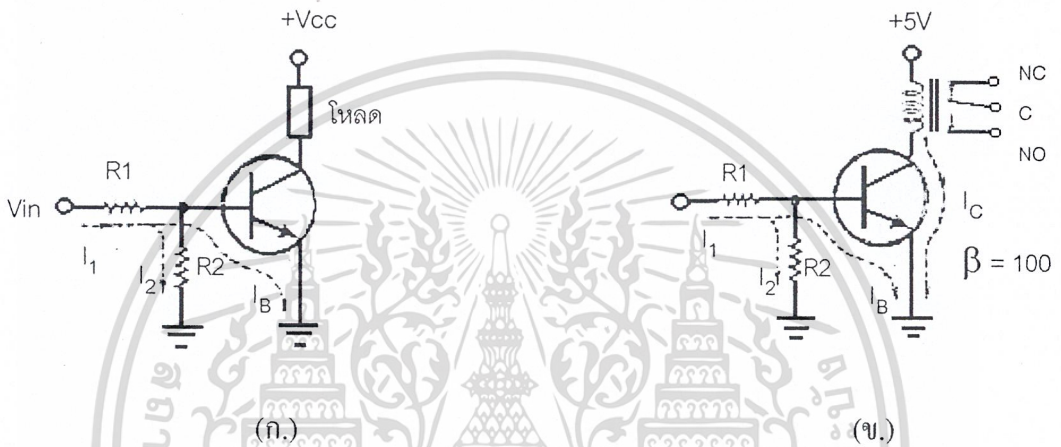
รูปที่ 2.63 การใช้ทรานซิสเตอร์ชนิด PNP เป็นสวิตช์ PNP เป็นสวิตช์ แต่ V_{IN} ต้องมีค่าต่ำๆ หลอดไฟจึงจะสว่าง

สรุปผลของการต่อทรานซิสเตอร์เป็นสวิตช์ทั้ง 2 ชนิดก็คือ ในรูปที่ 2.62 ใช้ทรานซิสเตอร์ชนิด NPN แรงดัน V_{IN} ต้องมีค่าสูง จึงจะทำให้ขา C,E ปิดวงจรและต้องมีหลอดเข้ากับไฟบวก ส่วนทรานซิสเตอร์ชนิด PNP ในรูปที่ 2.63 แรงดัน V_{IN} ต้องมีค่าต่ำจึงจะทำให้ขา C,E ปิดวงจรและจะต่อหลอดเข้ากับไฟลบหรือกราวด์

2. เมื่อช่วงแรงดันควบคุมมากเกินไป

จากรูปที่ 2.61 (ข) และรูปที่ 2.63 จะเห็นว่าช่วงแรงดัน V_{IN} มีค่าอยู่ในช่วงกว้างมากเกินไป เอกสารนี้คือ มากกว่า 0.65 โวลต์ และน้อยกว่า $V_{CC} - 0.65$ โวลต์ตามลำดับ จึงมีวิธีที่จะจำกัดช่วง V_{IN} ให้แคบ ไม่ว่าจะด้วยกักรต่อตัวต้านทานเพิ่มเข้ามาอีก 1 ตัว ดังรูปที่ 2.64 ซึ่งในรูป (ก) เป็นของชนิด NPN จาก

รูปนี้จะเห็นว่าเมื่อแรงดัน V_{IN} มีค่า 0.65 โวลต์ จะเกิดการแบ่งแรงดันด้วย R_1 และ R_2 ทำให้ V_{BE} ลดต่ำลง เมื่อให้ R_1 มีค่า 2 กิโลโอห์ม และ R_2 มีค่า 1 กิโลโอห์ม จะได้ V_{BE} มีค่าเพียง 0.2 โวลต์ จึงทำให้ทรานซิสเตอร์ไม่นำกระแส แต่จะนำกระแสได้ V_{in} ต้องมีค่ามากกว่า 1.8 V แทนที่จะเป็น 0.65 V ซึ่งจะเห็นได้ว่าการเพิ่ม R_2 เข้ามา 1 ตัว จะมีผลให้ระดับแรงดันที่ทำให้ทรานซิสเตอร์นำกระแสถูกยกขึ้นไป และที่ V_{IN} มีค่า 1.8 โวลต์นี้ สามารถหาค่า I_B ได้ดังนี้



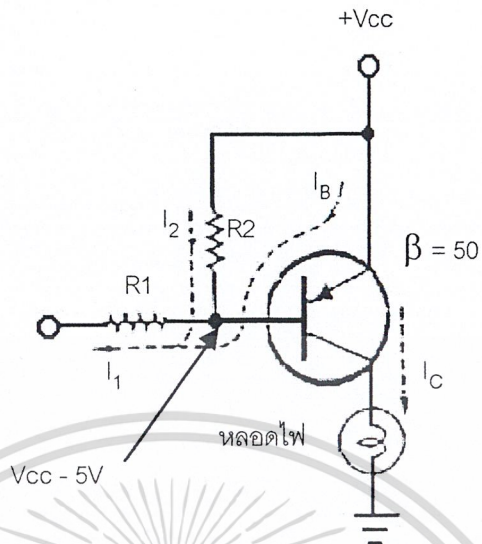
รูปที่ 2.64 (ก) การเพิ่ม R_2 เข้ามา 1 ตัว ทำให้วงแรงดันควบคุมแควลง
(ข) เป็นตัวอย่างคำนวณหาค่า R_1 และ R_2

$$I_1 = I_2 + I_B$$

$$I_B = I_1 - I_2$$

$$I_B = [(V_{IN} - V_{BE}) / R_1] - [V_{BE} / R_2]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.65 ตัวอย่างการคำนวณของทรานซิสเตอร์ชนิด PNP เมื่อใช้ทรานซิสเตอร์และช่วงแรงดันควบคุมแคบลง

สำหรับการต่อทรานซิสเตอร์ชนิด PNP ดังรูปที่ 2.65 ก็เพื่อลดช่วงแคบของ V_{IN} ให้น้อยลงเช่นกัน ตัวอย่างเช่น V_{CC} มีค่า 6 โวลต์ ถ้าแรงดัน V_{IN} มีค่าอยู่ช่วง 0-3 โวลต์ โดยต้องการให้ที่แรงดัน 3 โวลต์ ทรานซิสเตอร์จะไม่นำกระแสเลยและที่แรงดัน 0 โวลต์ ต้องการให้ทรานซิสเตอร์นำกระแสจนอิ่มตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบ Switching Power Supply

3.1 วงจรไฟฟ้ากำลัง

วงจร Switching Power Supply มีวงจรส่วนกำลัง ซึ่งมีลักษณะและส่วนประกอบดังรูปที่ 3.1

3.2 RFI อินพุตฟิลเตอร์

การทำงานของสวิตซิงเพาเวอร์ซัพพลาย เป็นการทำงานในลักษณะการเปลี่ยนแปลงของกระแสอย่างฉับพลันที่ค่ากระแสสูงๆ สวิตซิงเพาเวอร์ซัพพลายจึงเป็นแหล่งกำเนิดสัญญาณรบกวน RFI ได้เป็นอย่างดี ดังนั้นจึงจำเป็นต้องมีวงจรฟิลเตอร์เพื่อลดสัญญาณรบกวนที่จะออกไปภายนอกให้อยู่ในระดับที่ยอมรับได้ วิธีการลดสัญญาณรบกวน RFI ที่ใช้กันโดยทั่วไปสำหรับสวิตซิงเพาเวอร์ซัพพลายคือ การต่อ LC ฟิลเตอร์คั่นที่อินพุตกับระบบแรงดันไฟสลับ ซึ่งในวงจรในรูปแบบที่

3.1 ประกอบด้วย C_1, C_2 ใช้ค่า $0.1\mu\text{F}$ 630V และ L_1, L_2 ใช้ลวดเบอร์ 18 SWG พันรอบแกนเทอร์รอยด์ จำนวน 8 รอบ

3.3 เรกติไฟร์และฟิลเตอร์ทางด้านอินพุต

3.3.1 ไดโอด B_1

จากไฟสลับ 220Vac ผ่านไดโอดแบบบริดจ์ B_1 ซึ่งทำหน้าที่เป็นวงจรเรกติไฟร์แล้วได้แรงดันไฟเป็น DC มีค่าเท่ากับ $\sqrt{2} \times 220 = 311.12\text{V}$ หรือประมาณ 310 V โดยที่พิกัดกระแสของ B_1 ได้มาจากการจ่ายกระแสให้กับขดลวด N_p ซึ่งสามารถคำนวณค่ากระแส I_p ได้จากสูตร

$$I_p = \frac{P \cdot T}{2\eta \cdot V_{in, \min} \cdot t_{on, \max}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$$P = 1000\text{W}$$

$$T = 1/f = 1/50\text{kHz}$$

$$= 20 \mu\text{s}$$

$$\eta = 80 \%$$

$$V_{\text{in,min}} \approx 300 \text{ V}$$

$$t_{\text{on,max}} = 0.4 \times 20\mu\text{s}$$

$$= 8 \mu\text{s}$$

เพราะฉะนั้น $I_p = 5.2 \text{ A}$

ดังนั้นพิกัดของ B_1 คือมีกระแสไหล 5.2 A มีแรงดันย้อนกลับ 310 V ซึ่งในรูปที่ 3.1 เลือกบริดจ์ขนาดพิกัดกระแส 35 A ทนแรงดันย้อนกลับได้ 600 V

3.3.2 ตัวเก็บประจุ C_1, C_2, C_3 และ C_4

ทำหน้าที่กรองแรงดันที่ได้จากการเรกติไฟร์ให้เป็นไฟกระแสตรงที่เรียบ โดยค่าของ C หาได้จากสูตร

$$C = \frac{I_t}{\Delta V}$$

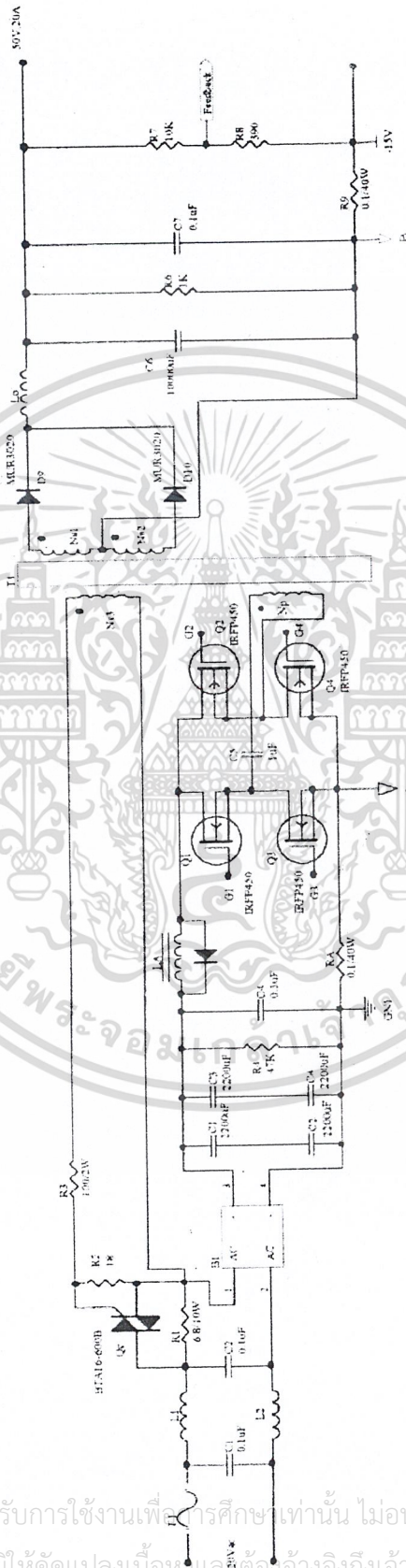
เมื่อ ΔV มีแรงดันกระเพื่อมจากขอดถึงขอดประมาณ 30 V และ t เป็นค่าเวลาที่ตัวเก็บประจุจะเก็บประจุทุกครั้งที่เกิด โดยที่เมื่อใช้กับความถี่ 50 Hz t จะเท่ากับ 10 ms

$$\begin{aligned} \therefore C &= \frac{5.2\text{A} \times 10\text{ms}}{30\text{V}} \\ &= 33\mu\text{s} \end{aligned}$$

ซึ่งในวงจรรูปที่ 3.1 ใช้ C_1, C_2, C_3 และ C_4 ขนาด $2200\mu\text{F}$ โดยนำ C_1 กับ C_2 และ

C_3 กับ C_4 มาอนุกรมกันก่อนแล้วนำทั้งสองชุดมาขนานกัน ซึ่งทำให้ขนาดพิกัดของ C_1, C_2, C_3

และ C_4 มีขนาดพิกัด ความจุ, แรงดันหาซื้อได้ง่ายขึ้นและราคาถูกลง ผลลัพธ์จาก C_1 ถึง C_4 จะไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ ทำให้ตัวเก็บประจุมีขนาด $2200 \mu\text{F}$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาแต่อย่างใดจนถึงเจ้าของเอกสารทุก

รูปที่ 3.1 วงจรกำลัง

3.3.3 ความต้านทาน R_4

ความต้านทานตัวนี้ต่อเข้ามาในวงจรเพื่อเป็น bleeder resistance ทำหน้าที่เป็นโหลดค่าน้อยๆ ของวงจร เพื่อลดการเปลี่ยนแปลงกระแสของวงจรฟีดแบ็คให้น้อยลง ในขณะที่วงจรสวิตซ์ทำงาน ความต้านทานตัวนี้จะทำให้เกิดการสูญเสียเท่ากับ

$$P = \frac{V^2}{R}$$

$$= \frac{300^2}{47 \times 10^3}$$

$$= 1.91 \text{ W}$$

ซึ่งในรูปที่ 3.1 ใช้ R_4 ขนาด $47 \text{ k}\Omega$ 10 W

3.3.4 ตัวเก็บประจุ C_4

C_4 ขนาด $0.1 \mu\text{F}$ 630 V ตัวนี้ทำหน้าที่กรองความถี่สูงในส่วนของวงจรฟีดแบ็คที่เกิดจากการสวิตซ์ของเพาเวอร์มอสเฟตทิ้งไป

3.3.5 ความต้านทาน R_A

เป็นความต้านทานที่ทำหน้าที่เปลี่ยนกระแสในวงจรกำลัง มาเป็นแรงดันเพื่อนำมาใช้ในวงจรป้องกันกระแสเกินทางด้านอินพุต

3.3.6 อินดักเตอร์ L_A

เป็นอินดักเตอร์ที่ทำหน้าที่ลด di/dt ของวงจร ในขณะที่ลัดวงจรผ่านเพาเวอร์มอสเฟต เพื่อให้วงจรป้องกันกระแสเกินสามารถสั่งตัดได้ทันก่อนที่กระแสลัดวงจรเกินพิกัดของเพาเวอร์มอสเฟต ซึ่งเลือกใช้ L_A ค่า $76 \mu\text{H}$ มีแกนเป็นเฟอร์ไรต์รูปวงแหวน (toroid)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 กอนเวอร์เตอร์

3.4.1 วงจร ฟูลบริดจ์เพาเวอร์มอสเฟต Q_1, Q_2, Q_3 และ Q_4

เมื่อพิจารณาถึงภาวะที่มีแรงดันตกคร่อมตัวเพาเวอร์มอสเฟตสูงสุด คือขณะที่เพาเวอร์มอสเฟตนำกระแสไม่พร้อมกันจะทำให้แรงดัน 310 Vdc ที่ได้จากวงจรฟิลเตอร์ ตกคร่อมเพาเวอร์มอสเฟตเพียงตัวเดียว แต่เพื่อป้องกันแรงดันกระชอกชั่วขณะ (transient voltage) ขณะนำกระแสและหยุดนำกระแส จึงเผื่อค่าพิคคขึ้นไปใช้ 500 V

ส่วนกระแสที่ไหลผ่านเพาเวอร์มอสเฟตสูงสุด สามารถหาได้จากสูตร

$$I_D = \frac{P_O T}{2\eta V_{in} t_{on}}$$

เมื่อ

$$P_O = 1000W,$$

$$T = 1/f = 1/50 \text{ kHz} = 20 \mu\text{s},$$

$$\eta = 80\%,$$

$$V_{in} = 300 \text{ V},$$

$$T_{on} = 0.25 \times 20 \mu\text{s} = 5 \mu\text{s},$$

$$\begin{aligned} \therefore I_D &= \frac{100 \times 20 \mu\text{s}}{2 \times 0.8 \times 300 \times 5 \mu\text{s}} \\ &= 8.33 \text{ A} \end{aligned}$$

ดังนั้นจึงเลือกใช้เพาเวอร์มอสเฟต เบอร์ IRFP 450 ที่มี $V_{DSS} = 500 \text{ V}$, $I_D = -16 \text{ A}$

3.4.2 หม้อแปลงความถี่สูง T_1

เนื่องจากความถี่ของแรงดันที่ป้อนให้กับหม้อแปลงเท่ากับ 50 kHz ดังนั้นจึงเลือกใช้แกนหม้อแปลงเป็นแกน เฟอร์ไรต์ โดยเลือกใช้แกนรูป EE ขนาด EE 55 (55 mm × 55 mm)

โดยปกติการออกแบบหม้อแปลงจะใช้ค่าขนาดหน้าตัดลวดต่อกระแสที่มีค่าระหว่าง 250 - 1000 cir mil/Amp .

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในที่นี้ ใช้ค่าความหนาแน่นกระแสเท่ากับ 450 cirmil/Amp. ทางขดลวดปฐมภูมิมีกระแสไหล 8.33 A ขนาดสายจะเป็น $450 \times 8.33 \text{ A} = 3748.5 \text{ cirmil/Amp}$. ตรงกับลวดเบอร์ 16 SWG

ทางด้านขดทุติยภูมิ มีกระแสไหลผ่านโหลดเท่ากับ 20 A แต่ในรูปที่ 3.1 มีขดทุติยภูมิ 2 ชุด แต่ละชุดมีกระแสไหลผ่าน 10 A ขนาดสายจะเป็น $450 \times 10 \text{ A} = 4500 \text{ cirmil/Amp}$. ตรงกับลวดเบอร์ 15 SWG

จำนวนรอบของขดปฐมภูมิ และขดทุติยภูมิสามารถหาได้ดังนี้

$$\frac{N_p}{N_s} = \frac{2(V_{in,min} - 2V_{DS,sat}) \times t_{on}}{(V_o + V_D) \times T}$$

เมื่อ

N_p = จำนวนรอบของขดลวดทางด้านปฐมภูมิ

N_s = จำนวนรอบของขดลวดทางด้านทุติยภูมิ

$V_{DS,sat}$ = แรงดันที่ตกคร่อมขาเดรน กับ ซอร์ส ขณะมอสเฟตทำงาน

V_o = แรงดันเอาต์พุตที่ต้องการ

V_D = แรงดันตกคร่อม Recovery diode ขณะทำงาน

t_{on} = ช่วงเวลานำกระแสของขดลวดปฐมภูมิ

T = คาบเวลาการทำงานของวงจรสวิตซ์

$$\therefore \frac{N_p}{N_s} = \frac{2[300 - 2(1)] \times 5 \times 10^{-6}}{(50 + 1) \times 20 \times 10^{-6}} = 2.29$$

$$N_p = \frac{(V_{in,min} - 2V_{DS,sat}) \times t_{on}}{\Delta B_{max} \times A_e} \times 10^8$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$$\Delta B_{\max} = \text{ความหนาแน่นของเส้นแรงแม่เหล็กในแกนเฟอร์ไรต์ ซึ่งกำหนดให้เป็น } 1600 \text{ gauss}$$

$$A_e = \text{พื้นที่หน้าตัดของแกนเฟอร์ไรต์ หน่วยเป็นตารางเซนติเมตร (cm}^2\text{) ซึ่ง EE 55 มี } A_e = 3.53 \text{ mm}^2$$

$$\therefore N_p = \frac{[300 - 2(1)] \times 5 \times 10^{-6} \times 10^8}{1600 \times 3 \times 3.53}$$

$$= 26.38$$

 ≈ 27 รอบ

จาก

$$\frac{N_p}{N_s} = 2.96$$

$$\therefore N_s = \frac{N_p}{2.96}$$

$$= \frac{27}{2.96}$$

$$= 9.24$$

 ≈ 9 รอบ

ดังนั้น

ขดปฐมภูมิใช้ลวดเบอร์ 16 SWG พันจำนวน 27 รอบ

ขดทุติยภูมิ N_{S1} , N_{S2} , N_{S3} และ N_{S4} ใช้ลวดเบอร์ 15 SWG พันจำนวน 9 รอบ

3.4.3 ตัวเก็บประจุ C_5

ตัวเก็บประจุ C_5 ที่ต่อเข้ามาในวงจรนั้น มีหน้าที่หลักคือป้องกันการเกิดไม่สมมาตร

ของฟลักซ์ขึ้นในแกนเฟอร์ไรต์ขณะวงจรทำงาน โดยสามารถหาได้จากสูตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_5 = I \frac{dt}{dV_C}$$

เมื่อ

I คือกระแสเฉลี่ยที่ผ่าน C_5 นั่นคือ $I_D = 8.33 \text{ A}$ นั่นเอง

dt คือช่วงเวลาที่ C_5 ทำการเก็บประจุ เท่ากับ $t_{on} = 5 \mu\text{s}$

dV_C คือแรงดันตกคร่อม C_5 ซึ่งอยู่ในช่วง 10% - 20% ของ V_{in}

โดย $dV_C = 310 \times 20\% = 62 \text{ V}$

$$\begin{aligned} \therefore C_5 &= \frac{8.33 \times 5 \times 10^{-6}}{62} \\ &= 0.67 \mu\text{F} \end{aligned}$$

ตัวเก็บประจุ C_5 ในรูปที่ 3.1 เลือกใช้ขนาด $1 \mu\text{F}$ 400 V

3.4.4 ไดโอด D_9 และ D_{10}

D_9 และ D_{10} ทำหน้าที่เป็นตัวเรกติไฟร์ทางด้านเอาต์พุต และ เนื่องจากขดลวดทางด้านทุติยภูมิแบ่งเป็นสองชุดคือ N_{S1} กับ N_{S2} แต่ละชุดจ่ายกระแสได้ 10 A ดังนั้นจึงต้องใช้ไดโอดแบบ Ultrafast recovery diode ที่มีพิคกระแสไม่ต่ำกว่า 10 A และทนแรงดันย้อนกลับได้ไม่ต่ำกว่า 100 V ซึ่งในวงจรรูปที่ 3.1 ไดโอด D_9 กับ D_{10} ใช้แบบ Ultrafast recovery diode ที่ทนแรงดันย้อนกลับได้ 200 V และจ่ายกระแสได้ 15 A โดยมีลักษณะตัวถังเป็นแบบ common cathode

3.4.5 เอาต์พุตไจค์ L_O

จุดมุ่งหมายของการใช้ขดลวดไจค์ก็เพื่อสะสมพลังงานช่วงที่อยู่ในสภาวะจาก(open) เพื่อรักษาให้กระแสเอาต์พุตคงที่ และช่วยให้แรงดันเอาต์พุตเรียบขึ้น มีการกระเพื่อมน้อยอยู่ในระดับที่ยอมรับได้ โดยมีสูตรการหา L_O ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$L_O = \frac{E_{out} \times t_{off}}{0.25 \times I_{out}}$$

โดย

E_{out} คือ แรงดันที่เอาต์พุต มีค่าเท่ากับ 50 V

I_{out} คือ กระแสที่เอาต์พุตมีค่าเท่ากับ 20 A

$$t_{off} = \frac{1}{2} \left[\frac{1 - \frac{E_{out}}{E_{in}}}{f} \right]$$

$$= \frac{1}{2} \left[\frac{1 - \frac{50}{100}}{50 \times 10^3} \right]$$

$$= 5 \mu\text{s}$$

$$\therefore L_O = \frac{50 \times 5 \times 10^{-6}}{0.25 \times 20}$$

$$= 50 \mu\text{H}$$

เลือกใช้ความหนาแน่นกระแสเท่ากับ 450 cirmil/Amp. ดังนั้นขนาดสายจะเป็น $450 \times 20 = 9000$ cirmil/Amp. ตรงกับลวดเบอร์ 12 SWG

หาจำนวนรอบในการพันขดลวดของเอาต์พุตใช้จาก
$$N = 10^3 \sqrt{\frac{L(\text{mH})}{A_L}}$$

ซึ่งในที่นี้เลือกแกนเฟอร์ไรต์เป็นรูปเทอร์รอยด์ เบอร์ T 150-26 โดยมีค่า $AL = 96 \text{ nH/}$

$$N^2 \therefore N = 10^3 \sqrt{\frac{50 \times 10^{-3}}{96}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกริ... 22.8... เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตีแสลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นใช้ลวดเบอร์ 12 SWG พันรอบแกนเทอร์รอยด์ เบอร์ T 150 - 26 จำนวน 23 รอบ

3.4.6 ตัวเก็บประจุ C_6

C_6 ทำหน้าที่กรองแรงดัน ที่ได้จากการเรกติไฟร์ให้เป็นไฟกระแสตรงที่เรียบ โดยหาค่า C_6 ได้จากสูตร

$$C_6 = \frac{80 \times 10^{-6} \times 2I_{dc}}{V_r}$$

เมื่อ

I_{dc} = กระแสทางด้านเอาต์พุต

V_r = ริปเปิลที่ยอมรับให้เกิดขึ้นมา

$$\begin{aligned} \therefore C_6 &= \frac{80 \times 10^{-6} \times 2.20}{3} \\ &= 1066 \mu\text{F} \end{aligned}$$

แต่เนื่องจากต้องการให้เกิดแรงดันกระเพื่อมน้อยที่สุด จึงเลือกใช้ค่า 10,000 μF 80V

3.4.7 ความต้านทาน R_6

เป็นโหลดภายใน ขณะยังไม่มีกระแสออกภายนอก ทำหน้าที่ลดการเปลี่ยนแปลงของกระแสในวงจรระหว่างมีโหลดและไม่มีโหลดภายนอก โดยเลือกใช้ความต้านทานขนาด 1k Ω 5 W

3.4.8 ตัวเก็บประจุ C_7

ตัวเก็บประจุ C_7 ทำหน้าที่กรองความถี่สูงออกไป ซึ่งในที่นี้ใช้ค่า 0.1 μF 100 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.9 ความต้านทาน R_7 และ R_8

ทำหน้าที่เป็นตัว feedback แรงดันเอาต์พุตกลับมาที่วงจรควบคุมทำให้ได้แรงดัน feedback กลับไปเท่ากับ $50[390/(10k + 390)] = 1.87 V$

ซึ่งในที่นี้ใช้ค่า $R_7 = 10 k\Omega$ และ $R_8 = 390 \Omega$

3.5 การจำกัดกระแสกระชาก

ในตัวเก็บประจุที่ไม่มีประจุอยู่เลย ทางทฤษฎีจะถือว่ามีค่าความต้านทานต่ำ (โดยเฉพาะตัวเก็บประจุค่าสูงๆ) โดยเมื่อเริ่มจ่ายไฟสลับที่อินพุตก็จะมีกระแสไหลผ่านไดโอด และตัวเก็บประจุอย่างมากมายในช่วงเวลาเริ่มต้น Ultrafast recovery diode Ultrafast recovery diode ด้วยเหตุนี้จึงต้องหาทางจำกัดกระแสกระชากนี้ โดยวงจรในรูปที่ 3.1 วงจรจำกัดกระแสกระชากประกอบด้วย R_1, Q_C, R_2, R_3 , และ N_{S3}

โดยเมื่อจ่ายไฟสลับให้กับวงจรเรกติไฟร์ในตอนแรก จะมีกระแสไหลผ่าน R_1 ก่อนเป็นการจำกัดกระแสที่ไหลไม่ให้มีค่ามากเกินไป ต่อมาวงจรควบคุมสั่งงานให้ T_1 ทำงาน ทำให้ขดลวด N_{S3} ผลิตแรงดันจ่ายให้กับ R_2 กับ R_3 ส่งผลให้ Q_C ทำงานได้ R_1 จึงไม่มีกระแสไหลผ่าน แต่กระแสจะไปไหลผ่านที่ Q_C แทน กระแสที่ไหลผ่าน Q_C จะหาได้จาก I_p ซึ่งหามาแล้วข้างต้น มีค่าเท่ากับ 5.2 A โดยในที่นี้ใช้ Q_C เบอร์ BTA 16 - 600B มีพิกัด 16 A, 600 V มี $I_{GT} = 1.5 V$ จึงออกแบบให้ N_{S3} มีแรงดันที่ผลิตออกมาเท่ากับ 10 V แล้วแบ่งแรงดันให้กับ R_2 และ R_3 เพื่อที่จะไปทริกให้กับ Q_C ทำงาน

ดังนั้นจำนวนรอบของ N_{S3} สามารถหาได้จาก

$$\frac{N_{S3}}{N_p} = \frac{V_C}{V_1}$$

$$\therefore N_{S3} = \frac{V_C}{V_1} \times N_p$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
= 0.9

≈ 1 รอบ

เลือกความหนาแน่นกระแสเท่ากับ 450 cirnil/Amp. ขนาดสายเท่ากับ 450×300 mA = 135 cirnil/Amp. ตรงกับลวดเบอร์ 31 SWG

3.5.1 ความต้านทาน R_g

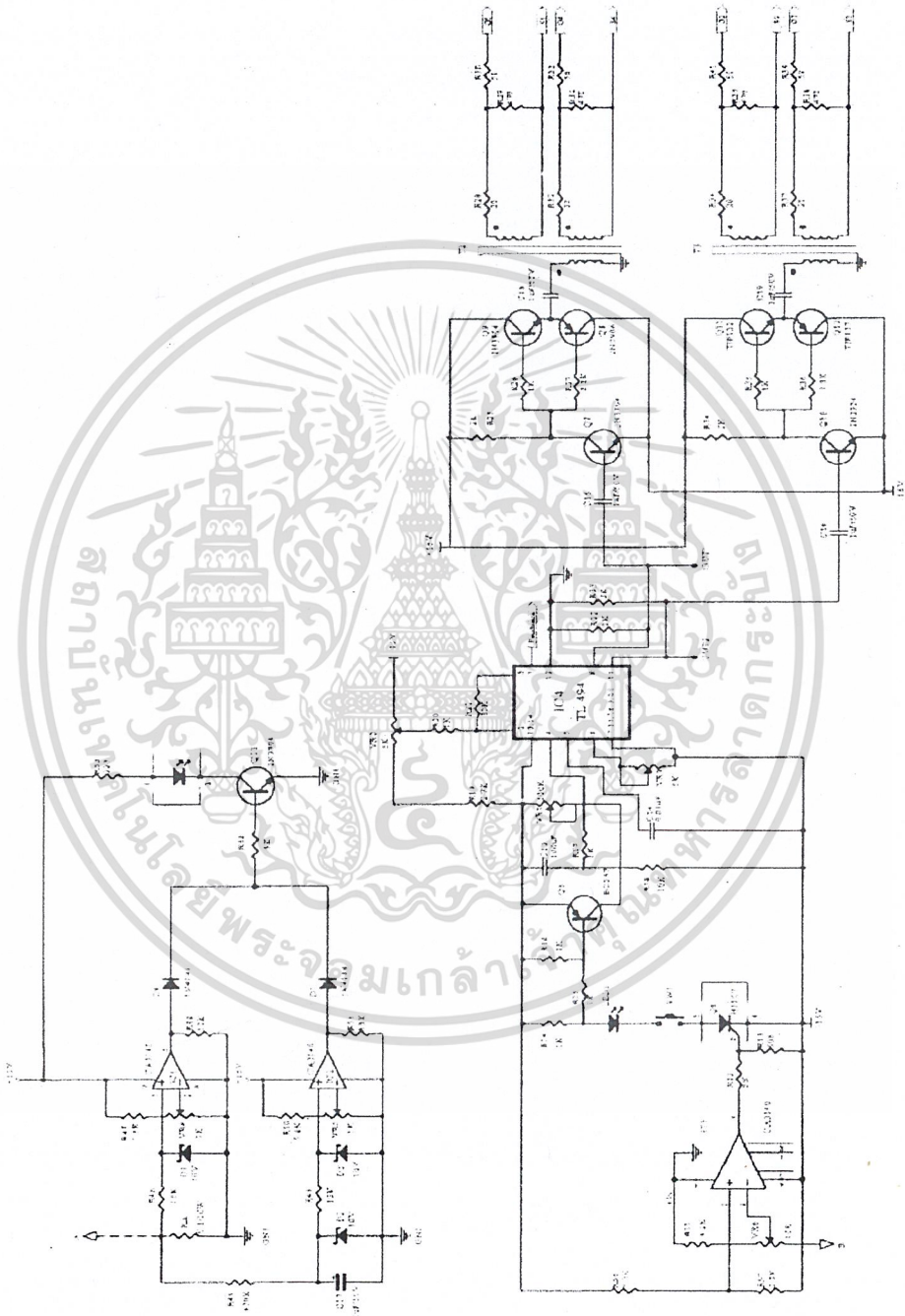
เป็นความต้านทานที่ทำหน้าที่เปลี่ยนกระแสในวงจรมาเป็นแรงดัน เพื่อนำมาใช้ในวงจรป้องกันกระแสเกินทางด้านเอาต์พุต ซึ่งในที่นี้ใช้ค่า $R_g = 0.1 \Omega$ 40W

3.6 วงจรควบคุม

ในโครงงานนี้เราใช้ไอซีเบอร์ TL 494 เป็นตัวควบคุมการเปิด - ปิด เกทของเพาเวอร์ มอสเฟต ดังรูปที่ 3.2

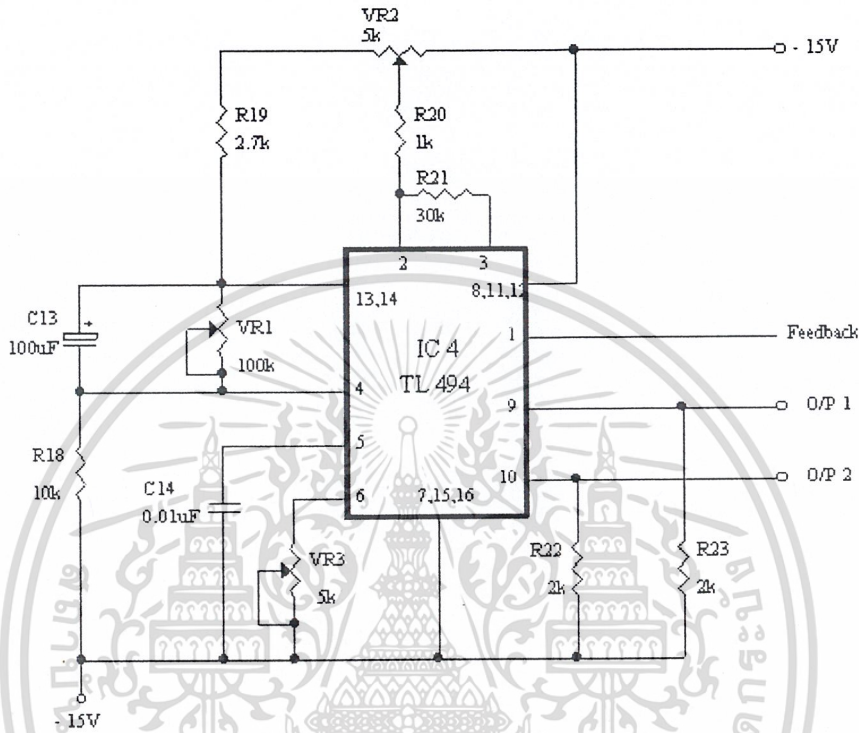
อุปกรณ์ที่ต่อภายนอกไอซี TL 494 จะประกอบด้วยภาคต่างๆ ที่สำคัญอยู่ 3 ส่วนคือ ภาคออสซิลเลเตอร์, ภาค Soft - start & Deadtime control และภาค Error Amp. ซึ่งขั้นตอนการออกแบบจะได้กล่าวต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่รูปที่ 3.2 วงจรควบคุม อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.1 ภาคออสซิลเลเตอร์



รูปที่ 3.3 แสดงวงจรควบคุมของไอซีเบอร์ TL 494

ภาคออสซิลเลเตอร์ในรูปที่ 3.3 ประกอบด้วย C_{14} และ VR_3 สำหรับการทำงานแบบฟูลบริดจ์ ในโครงงานนี้เราใช้ความถี่ในการทำงานเท่ากับ 50 kHz ดังนั้นความถี่ออสซิลเลเตอร์หาได้จากสูตร $f_{osc} = 1.1/2RC$ ถ้าเราเลือกค่า $C = 0.01 \mu F$ เราจะสามารถคำนวณหาค่า R ได้ดังนี้

$$\begin{aligned}
 R &= \frac{1.1}{2f_{osc} C} \\
 &= \frac{1.1}{2 \times 50 \times 10^3 \times 0.001 \times 10^{-6}} \\
 &= 1.1 \text{ k}\Omega
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากค่า R ที่คำนวณได้นี้ในท้องตลาดหายาก ดังนั้นเพื่อความสะดวกเราจึงใช้ R ที่ปรับค่าได้ ซึ่งค่าที่ใช้คือ $5\text{ k}\Omega$ ในการทดลองเราก็ปรับ R ตัวนี้จนกระทั่งความถี่ในการออสซิลเลตเป็น 50 kHz

3.6.2 ภาค Soft - start & Deadtime control

ไอซี TL 494 มีขา 4 เป็นขา Deadtime control และขา 14 เป็นขาที่ให้แรงดันเอาต์พุตคงที่ 5 V ภายในขา 4 ของไอซีจะต่อกับแรงดัน 100 mV ไว้เพื่อเป็น Deadtime ค่าสุด 10% ในกรณีที่เรารอขา 4 ลงกราวน์ และถ้าเราต้องการ Deadtime มีค่ามากกว่า 10% ก็สามารทำได้ โดยการทำให้ขา 4 มีแรงดันมากกว่าศูนย์ ในรูปที่ 3.3 เราใช้ VR_1 กับ R_{18} ต่อในลักษณะแบ่งแรงดันโดยที่ VR_1 จะเป็นตัวปรับ Deadtime

สำหรับส่วนของ Soft - start นั้นประกอบไปด้วย C_{13} และ R_{18} ในขณะที่เราเปิดเครื่องตอนแรกแรงดัน 5 V จากขา 14 จะประจุผ่าน C_{13} ทำให้ขา 4 มีแรงดัน 5 V นั้นแสดงว่าขณะนี้ Deadtime เป็น 100% (หมายความว่าไม่มีสัญญาณเอาต์พุตออกไป) พอเวลาผ่านไปแรงดันที่ขา 4 จะตกลง และเมื่อแรงดันตกลงเหลือประมาณ 3.5 V ก็เริ่มมีสัญญาณเอาต์พุตออกมา โดยแรงดันที่ขา 4 ถูกเปรียบเทียบกับสัญญาณฟันเลื่อยที่ได้จากขา 5 ซึ่งสัญญาณฟันเลื่อยมีจุดสูงสุดประมาณ 3.5 V ดังนั้นเมื่อแรงดันที่ขา 4 ตกลงถึงประมาณ 3.5 V ก็จะเริ่มมีสัญญาณเอาต์พุตออกมานั่นเอง

เราสามารถคำนวณหาค่า C_1 และ R_1 จากค่า RC Time constant ซึ่งในวงจรเราเลือกค่า $R_{18} = 10\text{ k}\Omega$ และ $C_{13} = 100\mu\text{F}$ ดังนั้น

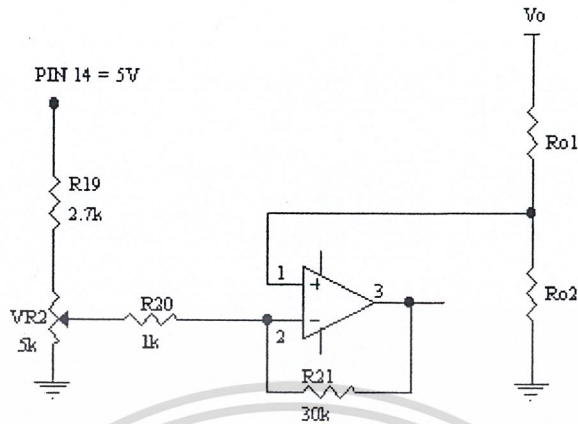
$$\text{Soft - start Time} = R_{18}C_{13} = 10\text{ k}\Omega \times 100\mu\text{F} = 1\text{ วินาที}$$

เหตุที่เราต้องกำหนด Soft - start Time นานถึง 1 วินาที ก็เพื่อให้แน่ใจว่าแรงดันกระชาก (transient) ที่เกิดจากการเปิดสวิตช์ Power ในตอนแรกได้หมดไปแล้ว

3.6.3 Error Amp Section

ภาค Error Amp เป็นภาคที่ทำหน้าที่รักษาแรงดันเอาต์พุตให้คงที่ในขณะที่โหลดเปลี่ยนแปลงไป รายละเอียดภายในวงจร Error Amp แสดงดังรูปที่ 3.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 การต่อวงจรของ Error Amp.

แรงดันเอาต์พุตคร่อม R_{O2} จะป้อนกลับมาที่ขา 1 ของ TL 494 เพื่อทำการเปรียบเทียบเทียบกับแรงดันที่ขา 2 แรงดันที่ขา 2 นั้นเราแบ่งจาก R_{19} และ VR_2 เพราะว่าขา 14 นั้นมีแรงดันคงที่ 5 V อยู่แล้ว แรงดันที่ขา 2 สามารถเปลี่ยนแปลงได้ตั้งแต่ 0-12 โวลต์ โดยมี VR_2 เป็นตัวปรับ เหตุที่เราเลือกแรงดันในช่วงนี้เพราะแรงดันที่เราป้อนกลับมาที่ขา 1 นั้นจะมีสัญญาณรบกวนมาก ถ้าเราให้แรงดันป้อนกลับมีค่ามาก สัญญาณรบกวนจะไปรบกวนวงจร ทำให้สัญญาณควบคุมทำงานผิดพลาดไปได้

ส่วน R_{20} และ R_{21} นั้นเป็นตัวกำหนด gain ของ Error Amp โดยที่ gain เท่ากับ $R_{21}/R_{20} = 30$ ถ้าเราให้ gain มีค่าต่ำเกินไปการ regulate จะไม่ดี

สำหรับเอาต์พุตของ TL 494 นั้นจะเป็นลักษณะพุช-พูล ออกมาที่ขา 9 และขา 10 มี R_{22} และ R_{23} เป็นโหลด แรงดันขอดีมีค่าประมาณ 30 V เพราะฉะนั้นกระแสที่ไหลผ่านโหลด R_{22} และ R_{23} เท่ากับ $30/2 \text{ k}\Omega = 15 \text{ mA}$ ขา 15 และขา 16 นั้นเป็นขาของ current limit Amp. เราไม่ได้ใช้เพราะว่าเราใช้วงจรป้องกันกระแสเกินแทน จึงนำขา 15 และ 16 ไปต่อกับขา 7

3.6.4 วงจรป้องกันกระแสเกิน

วงจรป้องกันกระแสเกินจะแบ่งเป็นสองชุดคือ

1. ชุดป้องกันกระแสเกินทางด้านอินพุต

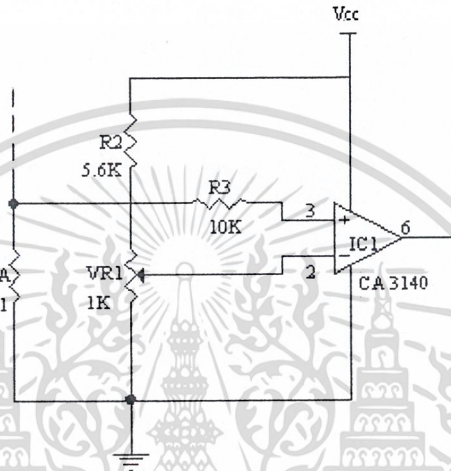
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2. ชุดป้องกันกระแสเกินทางด้านเอาต์พุต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ชุดป้องกันกระแสเกินทางด้านอินพุต

วงจรป้องกันกระแสเกินนี้ทำหน้าที่ป้องกันกระแสไม่ให้ไหลผ่านเพาเวอร์มอสเฟตมากเกินไปจนทำให้เพาเวอร์มอสเฟตเสียหายได้ โดยจะจัดกระแสที่ไหลผ่านเพาเวอร์มอสเฟตในรูปของแรงดัน แล้วนำแรงดันนี้ไปเปรียบเทียบกับแรงดันที่เราตั้งไว้ผ่านวงจรเปรียบเทียบ (comparator) โดยไอซี CA 3140 เป็นออปแอมป์ที่ทำหน้าที่เปรียบเทียบ แสดงดังรูปที่ 3.5



รูปที่ 3.5 แสดงลักษณะของวงจรเปรียบเทียบ

จากรูปจะเห็นว่ากระแสที่ไหลผ่านเพาเวอร์มอสเฟต จะไหลผ่าน R_A ที่ความต้านทาน 0.1Ω เกิดแรงดันตกคร่อมตามสูตร $V = IR$ แรงดันนี้จะป้อนผ่านขา 3 ของไอซี ซึ่งเป็นขา non-inverting Amp. แล้วไปเปรียบเทียบกับแรงดันอ้างอิงที่ขา 2 ซึ่งเป็นขา inverting Amp. ถ้าแรงดันที่ขา 3 มีค่ามากกว่าขา 2 เอาต์พุตที่ขา 6 จะมีแรงดันประมาณ $+V_{cc}$ แรงดันที่ขา 6 นี้จะนำไปควบคุมในส่วนของวงจรควบคุมเพื่อตัดสัญญาณควบคุม ทำให้เพาเวอร์มอสเฟตทุกตัวหยุดนำกระแสเป็นการป้องกันไม่ให้เพาเวอร์มอสเฟตพังเสียหายได้

กระแสที่ไหลผ่าน R_2 และ VR_1 จะมีค่าเท่ากับ

$$\frac{V_{cc}}{(R_2 + VR_1)} = \frac{15}{(5.6k + 1k)} = 2.27 \text{ mA}$$

เพราะฉะนั้นแรงดันสูงสุดที่ขา 2 = $I \times 1k\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
= 2.27 โวลต์

แสดงว่าเราสามารถตั้งแรงดันอ้างอิงได้ในช่วง 0 - 2.27 โวลต์ หรือเท่ากับ 0 - 22.7 แอมแปร์นั่นเอง เช่นถ้าเราตั้งแรงดันที่ขา 2 ไว้ 1 โวลต์ กระแสที่ไหลผ่านความต้านทาน 0.1Ω จะต้องมีค่าเท่ากับ 10 แอมแปร์ จึงจะทำให้เกิดแรงดันขึ้น 1 โวลต์ ส่วนค่า $R_3(10k\Omega)$ นั้นมีไว้จำกัดกระแสไม่ให้ไหลผ่านออปแอมป์มากเกินไป

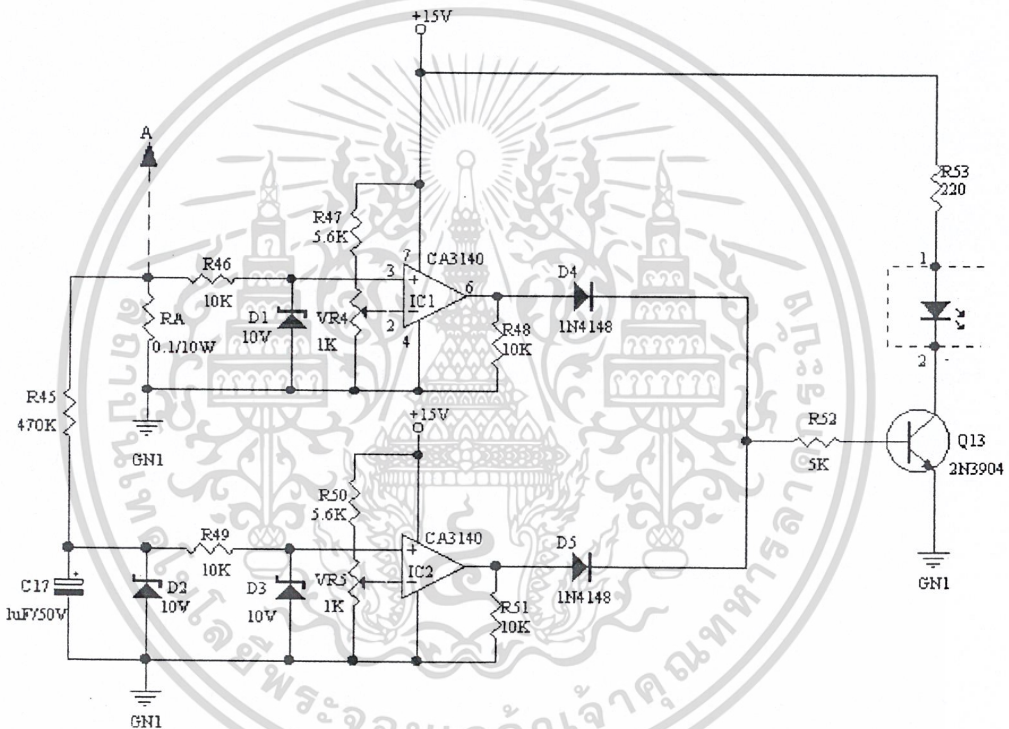
โดยปกติแล้วการป้องกันกระแสเกินที่ภาคอินพุต จะต้องป้องกันเป็นสองส่วน คือ กระแสเฉลี่ยและกระแสกระชาก(transient circuit) ดังนั้นจึงต้องมีวงจรป้องกันสองชุด ซึ่งวงจรสมบูรณ์แสดงดังรูปที่ 3.6 โดย IC_1 ทำหน้าที่วัดกระแสกระชากและ IC_2 จะเป็นตัววัดกระแสเฉลี่ย วงจรในส่วนของ IC_1 และ IC_2 จะเหมือนกัน เพียงแต่ในชุดของ IC_2 จะมี R_{45} และ C_{17} มาทำหน้าที่เป็นตัวหน่วงไม่ให้เกิดแรงดัน transient ที่จะเกิดขึ้นมีผลต่อวงจรของ IC_2

$$\begin{aligned} \text{ค่า Time constant} &= R_{45} \times C_{17} \\ &= 470k\Omega \times 1\mu F \\ &= 0.47 \text{ วินาที} \end{aligned}$$

นั่นหมายความว่า ถ้าแรงดัน transient ที่เกิดขึ้นในช่วงเวลานั้นน้อยกว่า 0.47 วินาทีแล้ว จะไม่มีผลต่อวงจรป้องกันกระแสเฉลี่ย สัญญาณเอาต์พุตขา 6 ของ IC_1 และ IC_2 จะนำไปขับทรานซิสเตอร์ Q_{13} ให้ทำงาน โดยมี R_{52} เป็นตัวจำกัดกระแส เมื่อทรานซิสเตอร์ Q_1 ทำงานก็จะไม่มีกระแสไหลผ่าน LED ที่อยู่ใน OPTO ISOLATOR(โดยมี R_{53} เป็นตัวจำกัดกระแสที่ไหลผ่าน OPTO ISOLATOR และทรานซิสเตอร์ Q_{13}) ทำให้ SCR ที่อยู่ใน OPTO ISOLATOR ทำงาน มีกระแสไหลผ่าน R_{14} และ LED_1 สว่าง ขณะนี้แสดงว่าเกิดกระแสเกินเกิดขึ้นแล้ว ในขณะเดียวกัน Q_5 ก็จะทำงานด้วย โดยมี R_{15} เป็นตัวจำกัดกระแส เมื่อ Q_5 นำกระแสทำให้แรงดันที่ขา 4 ของ TL 494 เป็น 5 โวลต์ ขณะนี้ deadtime มีค่าเป็น 100% นั่นหมายความว่า จะไม่มีสัญญาณเอาต์พุตจาก TL 494 มาที่วงจรขับเพาเวอร์มอสเฟต ทำให้เพาเวอร์มอสเฟตหยุดนำกระแสทุกตัว เป็นการป้องกันไม่ให้เพาเวอร์มอสเฟตพังเสียหายได้ แต่ถ้าต้องการให้ TL 494 มีเอาต์พุตออกมาอีกครั้ง(หรือสวิตซ์เพาเวอร์ซัพพลายทำงาน) ก็ทำได้โดยการกดสวิตซ์ SW_1 เป็นการรีเซ็ตวงจร

เอกสารนี้เป็นเอกสารสำหรับสาขาวิชาที่เราต้องใช้ OPTO-ISOASOR เป็นตัวถ่ายทอดสัญญาณทริกให้กับ SCR ถ้าไม่ทำงาน นั่นก็เพื่อต้องการแยกกราวด์ทางด้านแรงดันสูงไม่ให้ต่อกับกราวด์ทางด้านแรงดันต่ำเพื่อให้

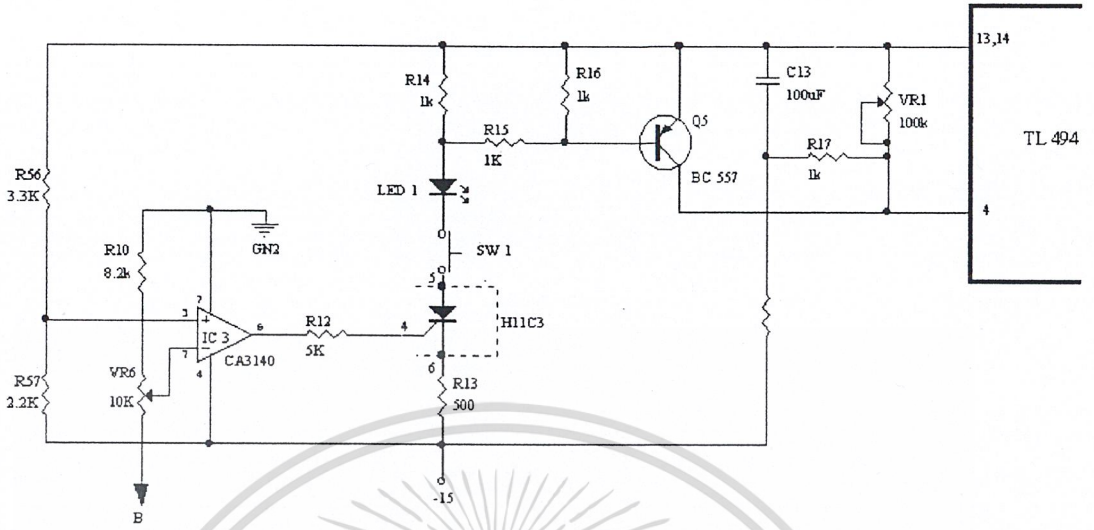
เกิดความปลอดภัยของผู้ใช้งาน ส่วนซีเนอร์ไดโอด D_1 ถึง D_3 นั้นเราใช้ขนาด 10 V เพื่อป้องกันไม่ให้ IC_1 , C_{17} และ IC_2 เกิดความเสียหายในกรณีที่มีแรงดันไฟสูงปรากฏเข้ามา ส่วนที่จะเสียหายก็คือ R_{46} และ R_{49} เพราะถ้าเกิดแรงดันไฟฟ้าค่าสูงเข้ามาแรงดันที่ตกคร่อม D_1 , D_2 และ D_3 ก็จะมีค่าเท่ากับ 10 โวลต์ แรงดันส่วนที่เหลือก็จะไปตกคร่อมที่ R_{46} และ R_{49} ทำให้ R_{46} และ R_{49} ไหม้ได้ ซึ่งราคาของตัวต้านทานจะมีราคาถูกกว่าไอซี เราเลยยอมให้ตัวต้านทานไหม้ดีกว่าที่จะให้ไอซีเสียหาย



รูปที่ 3.6 แสดงวงจรป้องกันกระแสเกินทางด้านอินพุต

2. ชุดป้องกันกระแสเกินทางด้านเอาต์พุต

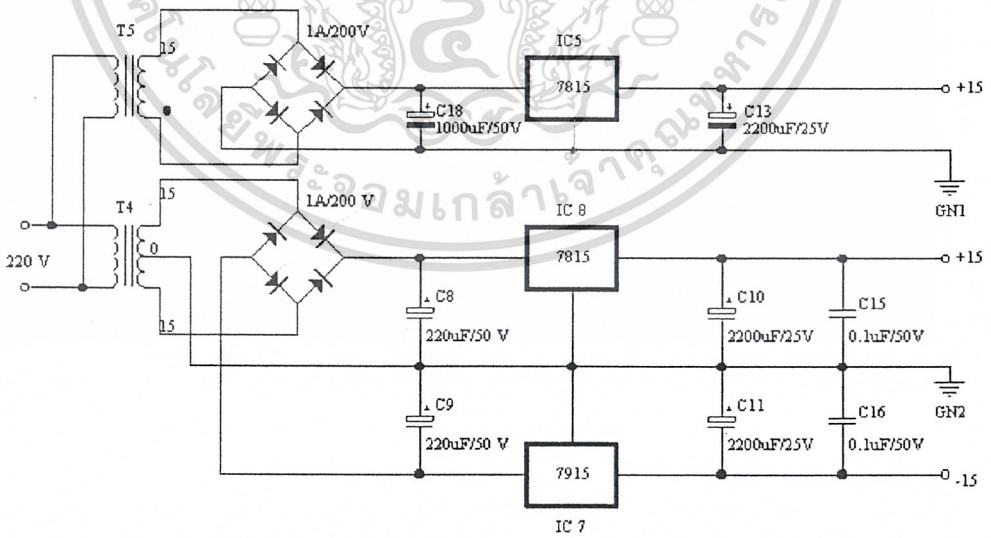
วงจรถูกป้องกันกระแสเกินที่ภาคอินพุตนี้จะทำหน้าที่ป้องกันกระแสที่ไหลผ่านโหลดไม่ให้เกิน 20 แอมป์ โดยจะวัดกระแสที่ไหลผ่านโหลดในรูปของแรงดัน แล้วนำแรงดันนี้เปรียบเทียบกับแรงดันที่เราตั้งไว้ผ่านวงจรถูกเปรียบเทียบ (comparator) ดังรูปที่ 3.7 ซึ่งหลักการการทำงานของวงจรถูกป้องกันกระแสเกินทางด้านเอาต์พุตก็เหมือนกับหลักการทางด้านอินพุตนั่นเอง เพียงแต่นำแรงดันที่ได้มาจากกระแสขนาด 20 แอมป์ ที่ไหลผ่าน R_9 มาเป็นตัว detector แรงดันให้กับขา 2 ของไมโครคอนโทรลเลอร์ IC_3 แทนนั่นเอง



รูปที่ 3.7 วงจรป้องกันกระแสเกินทางด้านเอาต์พุต

3.6.5 ภาคจ่ายไฟของวงจรควบคุม

ภาคจ่ายไฟของวงจรควบคุม แสดงในรูปที่ 3.8



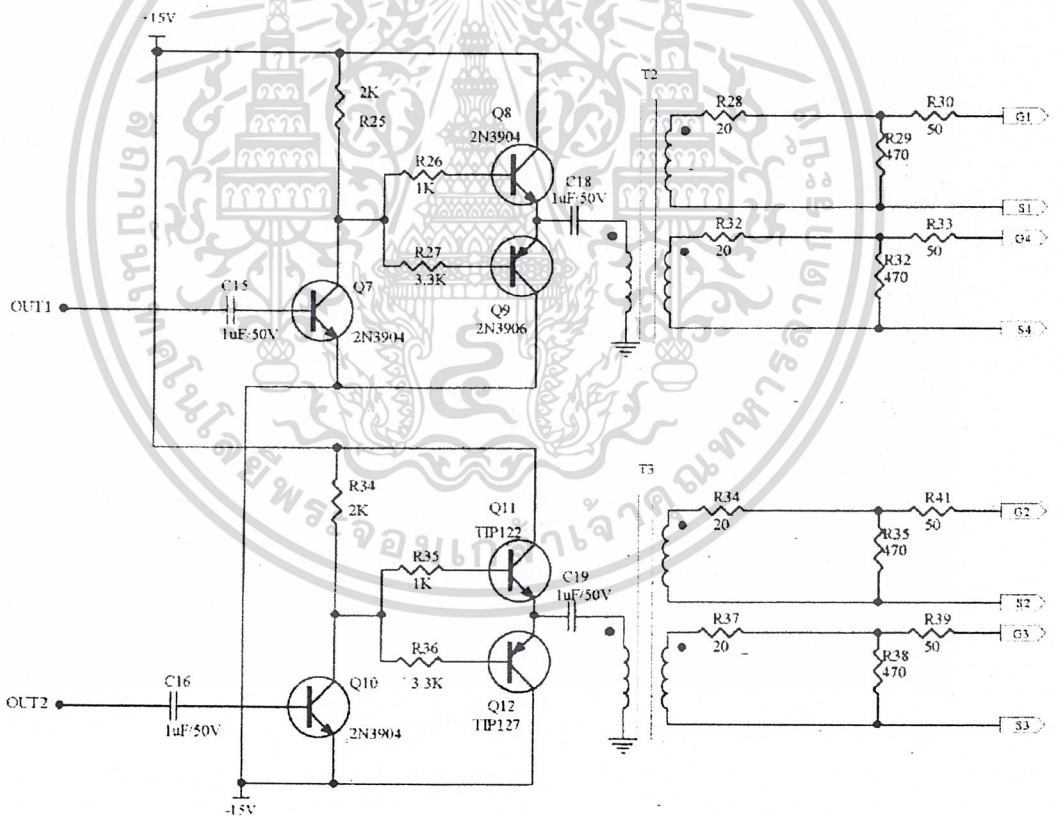
รูปที่ 3.8 ภาคจ่ายไฟของวงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการทำงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันไฟ 220 Vac ถูกลดแรงดันลงมาเหลือ 15-0-15 โดยหม้อแปลง T_4 ผ่านบริดจ์เรกติไฟร์ได้แรงดัน $15\sqrt{2} = 21\text{ V}$ แต่เป็นไฟ $\pm 21\text{ V}$ โดยมี C_8 กับ C_9 ทำหน้าที่กรองไฟให้เรียบ จากนั้นแรงดันไฟ $\pm 21\text{ V}$ จะถูก IC_6 และ IC_7 ควบคุมแรงดันให้คงที่เหลือ $\pm 15\text{ V}$ โดยมี C_{10} และ C_{11} กรองแรงดันให้เรียบ และมี C_{15} กับ C_{16} ทำหน้าที่กรองความถี่สูงทิ้งไป

ส่วนแรงดันไฟของหม้อแปลง T_5 ก็มีหลักการการทำงานเหมือนกับหม้อแปลงไฟ T_4 โดยแรงดันที่ได้จากขดทุติยภูมิของหม้อแปลง T_4 จะผ่านบริดจ์เรกติไฟร์แล้ว โดยใช้ IC_5 ควบคุมแรงดันให้คงที่ ทำให้ได้แรงดันออกมาเท่ากับ $+15\text{ V}$

3.7 การออกแบบวงจรภาคขับเพาเวอร์มอสเฟต



รูปที่ 3.7 แสดงวงจรภาคขับเพาเวอร์มอสเฟต

วงจรภาคขับ ถูกนำมาใช้เพื่อผลิตสัญญาณทริกให้กับขาเกต กับขาซอร์ส ของเพาเวอร์มอสเฟตแต่ละตัว โดยทางด้านอินพุตของวงจรขับเกตนี้อาจรับสัญญาณเอาต์พุตมาจากขา 8 และ ขา 11 ของ TL 494

3.7.1 การออกแบบ

เลือกใช้ Q_7 เป็นทรานซิสเตอร์เบอร์ 2N 3904 (NPN) โดยใน data book แสดง $I_{C,max} = 200 \text{ mA}$, $V_{ce} = 40 \text{ V}$ ในวงจรมี $V_{cc} = \pm 15 \text{ V}$ และกำหนดให้ทรานซิสเตอร์ทำงานในช่วงอิ่มตัว

ดังนั้นถ้าขา 8 ของ TL 494 ส่งพัลส์เป็นไฟลอป 15 โวลต์ มาที่ C_{15} ก็จะทำให้ Q_7 และ Q_9 หยุดนำกระแส แต่ Q_8 จะนำกระแส โดยที่ Q_8 เป็นทรานซิสเตอร์เบอร์ TIP 122 (NPN) โดยใน data book แสดง $I_{C,max} = 5 \text{ A}$, $V_{ce} = 100 \text{ V}$ และ Q_9 เป็นทรานซิสเตอร์เบอร์ TIP 127 (PNP) โดยใน data book แสดง $I_{C,max} = 5 \text{ A}$, $V_{ce} = 100 \text{ V}$ เมื่อ Q_8 นำกระแสจะทำให้ขดลวดปฐมภูมิของ T_2 ต่อกับไฟลอป 15 โวลต์ ทำให้ขดลวดทุติยภูมิมีแรงดันไฟลอปไปตกคร่อม R_{29} V_{GS} ที่ไปขับเพาเวอร์มอสเฟตจึงเป็นบวก

ถ้าขา 8 ของ TL 494 ส่ง Pulse เป็นกราวด์ มาที่ C_{15} ก็จะทำให้ Q_7 นำกระแส แต่ Q_8 จะหยุดนำกระแส และ Q_9 นำกระแส ทำให้ขดลวดปฐมภูมิของ T_2 ต่อกับไฟลอป 15 โวลต์ ทำให้ขดลวดทุติยภูมิมีแรงดันไฟลอปตกคร่อม R_{29} V_{GS} ที่ไปขับเพาเวอร์มอสเฟตจึงเป็นลบ

หม้อแปลง T_2 และ T_3 จะมีอัตราส่วนของจำนวนขดลวดปฐมภูมิต่อขดลวดทุติยภูมิเป็น 1:1 ซึ่งโครงการนี้พันขดลวดปฐมภูมิจำนวน 8 รอบ และขดลวดทุติยภูมิเป็น 8 รอบ ใช้ลวดเบอร์ 31 SWG

สรุปก็คือ Q_8 กับ Q_9 คือเป็นวงจร complementary นั่นก็คือ ถ้าสัญญาณที่มาจาก TL 494 เป็นไฟลอป(เชิงลบ) Q_8 ก็จะทำงาน แต่ Q_9 ไม่ทำงาน และถ้าสัญญาณกราวด์(เชิงบวก) Q_9 ก็จะทำงาน แต่ Q_8 ไม่ทำงาน ทำให้เกิดแรงดัน V_{GS} ที่จะไปขับเพาเวอร์มอสเฟตมีไฟทั้งช่วงบวกและช่วงลบ

การทำงานของชุด T_3 ก็เหมือน T_2 ดังที่ได้กล่าวมาแล้ว เพียงแต่ T_3 รับสัญญาณมาจากขา 11 ของ TL 494

บทที่ 4

ผลการทดลอง

สำหรับสวิตซ์เพาเวอร์ซัพพลายขนาด 1,000 W ที่ทำขึ้นมาใน ส่วนของอินพุตเรกติไฟร์และฟิลเตอร์ ,เอาต์พุตเรกติไฟร์และฟิลเตอร์ และส่วนวงจรควบคุมนั้น ไม่มีปัญหาในการใช้งาน สามารถทำงานได้ตรงตามเป้าหมายที่กำหนดไว้ แต่ส่วนที่มีปัญหามากที่สุดคือส่วนของอินเวอร์เตอร์ความถี่สูง เพราะคุณสมบัติของเพาเวอร์มอสเฟตนั้นมีความแตกต่างจากเพาเวอร์ทรานซิสเตอร์ โดยเฉพาะค่าความจุไฟฟ้าของขาเกทซึ่งมีค่ามากกว่าขาเบสของทรานซิสเตอร์มาก ดังนั้นในช่วงหยุดนำกระแส(off) จะต้องมีการให้ไฟลบแก่ขาเกทเพื่อคายประจุอย่างรวดเร็ว เพื่อไม่ให้เพาเวอร์มอสเฟตเกิดนำกระแส(on)ขึ้นพร้อมกันอีกคู่หนึ่ง นอกจากนี้การนำกระแสและหยุดนำกระแส(on - off) ของมันยังทำให้เกิดสัญญาณรบกวน(noise) จำนวนมากแล้ว สัญญาณรบกวนที่เกิดขึ้นยังไปรบกวนสัญญาณควบคุม และวงจรขับเคลื่อน ทำให้เกิดการทำงานผิดพลาด ในกรณีที่มันรบกวนสัญญาณขับเคลื่อนอาจจะมีผลทำให้เพาเวอร์มอสเฟตเกิดการนำกระแสพร้อมกัน ซึ่งปัญหานี้จะถูกแก้ไขให้หมดไปโดยเราป้อนไฟลบให้แก่ขาเกทในขณะที่หยุดนำกระแส เพราะสัญญาณรบกวนที่เกิดขึ้นจะถูกดึงลงมาให้อยู่ในช่วงลบ ซึ่งช่วงไฟลบนีเพาเวอร์มอสเฟตจะไม่นำกระแส ส่วนในกรณีที่สัญญาณรบกวนไปรบกวนสัญญาณควบคุมนั้นซึ่งจะเข้ามาทางสายป้อนกลับ จะมีผลทำให้คาบ(period) ของสัญญาณควบคุมที่เกิดขึ้นไม่แน่นอน ทำให้รูปคลื่นทางอินพุตของหม้อแปลงความถี่สูงผิดเพี้ยนไป ก็จะทำให้หม้อแปลงเกิดเสียงครางขึ้น แต่ยังสามารถจ่ายกระแสให้แก่โหลดได้ โดยมีความสามารถในการเรกกูเลตได้ดี คือขณะจ่ายโหลด 20 A จะมีแรงดันคงที่ 50 V

สำหรับ line regulation ของเครื่องต้นแบบนี้ค่อนข้างจะดี เพราะว่าจากการทดลองพบว่าแรงดันอินพุตตกลงถึง 185 โวลต์ แต่แรงดันเอาต์พุตยังคงที่อยู่ได้ นอกจากนั้นถ้าเราพิจารณาประสิทธิภาพของเครื่องในขณะที่จ่ายกระแสให้แก่โหลดคงที่ กับประสิทธิภาพทางทฤษฎี จะพบว่าประสิทธิภาพของเครื่องจะอยู่ในช่วง 70% ในขณะที่ประสิทธิภาพทางทฤษฎีอยู่ในช่วง 65 - 80%

สำหรับสวิตซ์เพาเวอร์ซัพพลายที่สร้างขึ้นมานี้สามารถจ่ายกระแสได้ 20 A. ที่แรงดัน 50 V. ซึ่งสามารถทำได้ตรงตามเป้าหมายที่ตั้งเอาไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุป

จากโครงการสวิตชิงเพาเวอร์ซัพพลาย 1,000 W ทำให้คณะผู้จัดทำได้ทราบถึงหลักการ ทำงานและส่วนประกอบที่นำไปสู่การออกแบบสวิตชิงเพาเวอร์ซัพพลายที่มีกำลังสูงกว่านี้ได้ สิ่ง ที่แสดงให้เห็นถึงผลของการทำโครงการนี้ก็คือ ประสิทธิภาพของแหล่งจ่ายไฟตรงแบบสวิตชิงจะมี ประสิทธิภาพค่อนข้างสูง ซึ่งเป็นจุดสำคัญในการใช้งาน เพราะอุปกรณ์โดยรวมที่ใช้ในวงจร มี ขนาดเล็กและน้ำหนักเบาเมื่อเทียบกับเพาเวอร์ซัพพลายแบบลิเนียร์

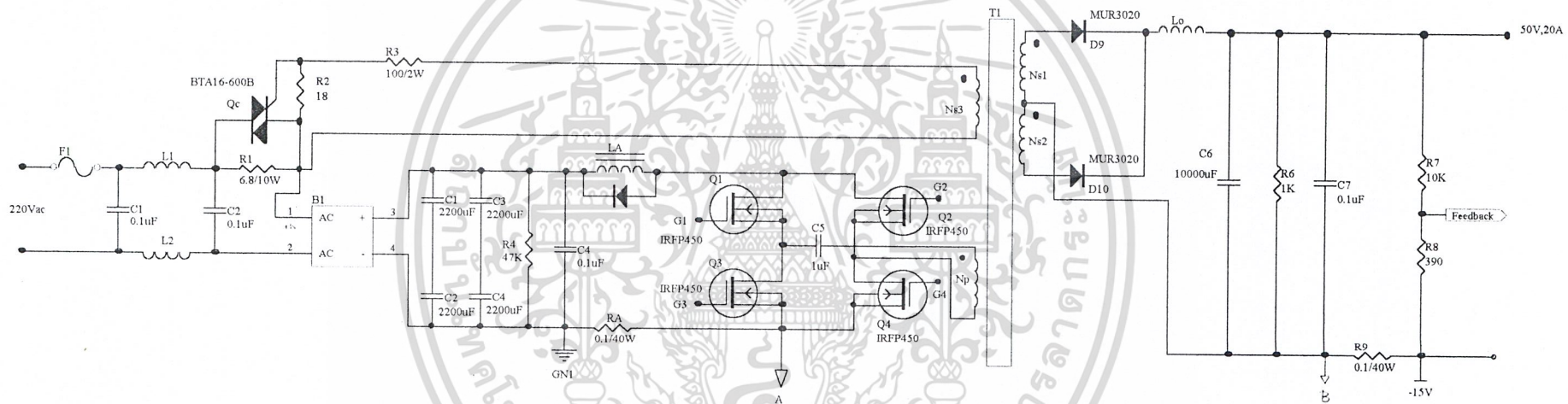


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

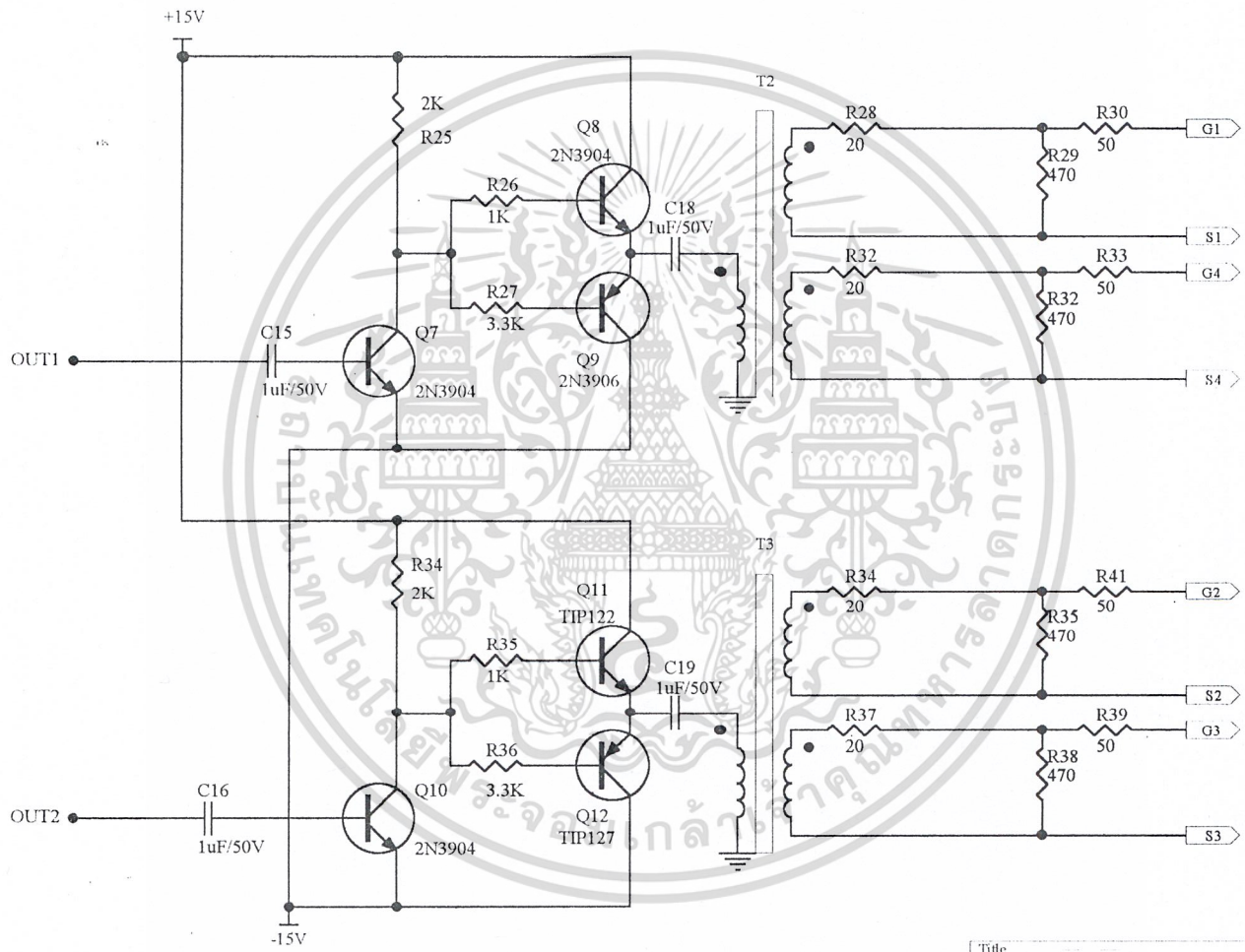
ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		s1.sch	
Size	Number	Revision	
B			
Date:	23-May-1999	Sheet of	
File:	A:\3-LSCH	Drawn By:	
	7	8	



Title	s3.sch	
Size	Number	Revision
A4		
Date:	23-May-1999	Sheet of
File:	A\S3.SCH	Drawn By:

TL494

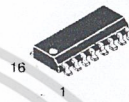
SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

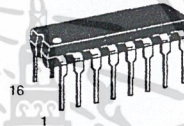
- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUIT

SEMICONDUCTOR
TECHNICAL DATA



D SUFFIX
PLASTIC PACKAGE
CASE 751B
(SO-16)



N SUFFIX
PLASTIC PACKAGE
CASE 648

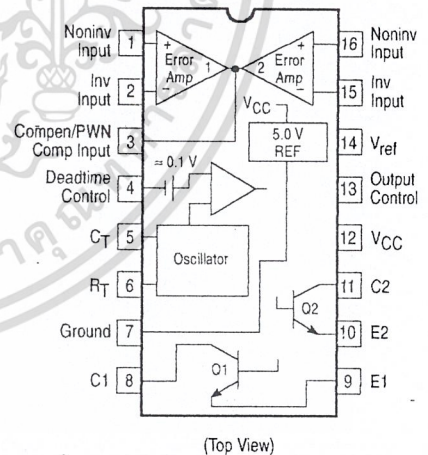
MAXIMUM RATINGS

(Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	TL494C	TL494I	Unit
Power Supply Voltage	V_{CC}	42		V
Collector Output Voltage	V_{C1} , V_{C2}	42		V
Collector Output Current (Each transistor) (Note 1)	I_{C1} , I_{C2}	500		mA
Amplifier Input Voltage Range	V_{IR}	-0.3 to +42		V
Power Dissipation @ $T_A \leq 45^\circ\text{C}$	P_D	1000		mW
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	80		$^\circ\text{C}/\text{W}$
Operating Junction Temperature	T_J	125		$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to +125		$^\circ\text{C}$
Operating Ambient Temperature Range TL494C TL494I	T_A	0 to +70 -25 to +85		$^\circ\text{C}$
Derating Ambient Temperature	T_A	45		$^\circ\text{C}$

NOTE: 1. Maximum thermal limits must be observed.

PIN CONNECTIONS



ORDERING INFORMATION

Device	Operating Temperature Range	Package
TL494CD	$T_A = 0^\circ\text{ to } +70^\circ\text{C}$	SO-16
TL494CN		Plastic
TL494IN	$T_A = -25^\circ\text{ to } +85^\circ\text{C}$	Plastic

TL494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	–	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	–	–	200	mA
Amplified Input Voltage	V_{in}	–0.3	–	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	–	–	0.3	mA
Reference Output Current	I_{ref}	–	–	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μ F
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15$ V, $C_T = 0.01$ μ F, $R_T = 12$ k Ω , unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

REFERENCE SECTION

Reference Voltage ($I_O = 1.0$ mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0$ V to 40 V)	Reg_{line}	–	2.0	25	mV
Load Regulation ($I_O = 1.0$ mA to 10 mA)	Reg_{load}	–	3.0	15	mV
Short Circuit Output Current ($V_{ref} = 0$ V)	I_{SC}	15	35	75	mA

OUTPUT SECTION

Collector Off-State Current ($V_{CC} = 40$ V, $V_{CE} = 40$ V)	$I_{C(off)}$	–	2.0	100	μ A
Emitter Off-State Current ($V_{CC} = 40$ V, $V_C = 40$ V, $V_E = 0$ V)	$I_{E(off)}$	–	–	–100	μ A
Collector-Emitter Saturation Voltage (Note 2) Common-Emitter ($V_E = 0$ V, $I_C = 200$ mA) Emitter-Follower ($V_C = 15$ V, $I_E = -200$ mA)	$V_{sat(C)}$ $V_{sat(E)}$	– –	1.1 1.5	1.3 2.5	V
Output Control Pin Current Low State ($V_{OC} \leq 0.4$ V) High State ($V_{OC} = V_{ref}$)	I_{OCL} I_{OCH}	– –	10 0.2	– 3.5	μ A mA
Output Voltage Rise Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	t_r	– –	100 100	200 200	ns
Output Voltage Fall Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	t_f	– –	25 40	100 100	ns

NOTE: 2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

ERROR AMPLIFIER SECTION

Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	–	–0.1	–1.0	μA
Input Common Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	–0.3 to V_{CC} –2.0			V
Open Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	A_{VOL}	70	95	–	dB
Unity–Gain Crossover Frequency ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	f_{C-}	–	350	–	kHz
Phase Margin at Unity–Gain ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	–	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	–	100	–	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	–4.0	–	mA

PWM COMPARATOR SECTION (Test Circuit Figure 11)

Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{Pin\ 3} = 0.7\text{ V}$)	I_{I-}	0.3	0.7	–	mA

DEADTIME CONTROL SECTION (Test Circuit Figure 11)

Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0\text{ V}$ to 5.25 V)	I_{IB} (DT)	–	–2.0	–10	μA
Maximum Duty Cycle, Each Output, Push–Pull Mode ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC _{max}	45	48	50	%
		–	45	50	
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	0	2.8	3.3	V

OSCILLATOR SECTION

Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	σ_{osc}	–	3.0	–	%
Frequency Change with Voltage ($V_{CC} = 7.0\text{ V}$ to 40 V , $T_A = 25^\circ\text{C}$)	Δf_{osc} (ΔV)	–	0.1	–	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$)	Δf_{osc} (ΔT)	–	–	12	%

UNDERVOLTAGE LOCKOUT SECTION

Turn–On Threshold (V_{CC} increasing, $I_{ref} = 1.0\text{ mA}$)	V_{th}	5.5	6.43	7.0	V
--	----------	-----	------	-----	---

TOTAL DEVICE

Standby Supply Current (Pin 6 at V_{ref} , All other inputs and outputs open) ($V_{CC} = 15\text{ V}$) ($V_{CC} = 40\text{ V}$)	I_{CC}	–	5.5	10	mA
		–	7.0	15	
Average Supply Current ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, $V_{Pin\ 4} = 2.0\text{ V}$) ($V_{CC} = 15\text{ V}$) (See Figure 12)		–	7.0	–	mA

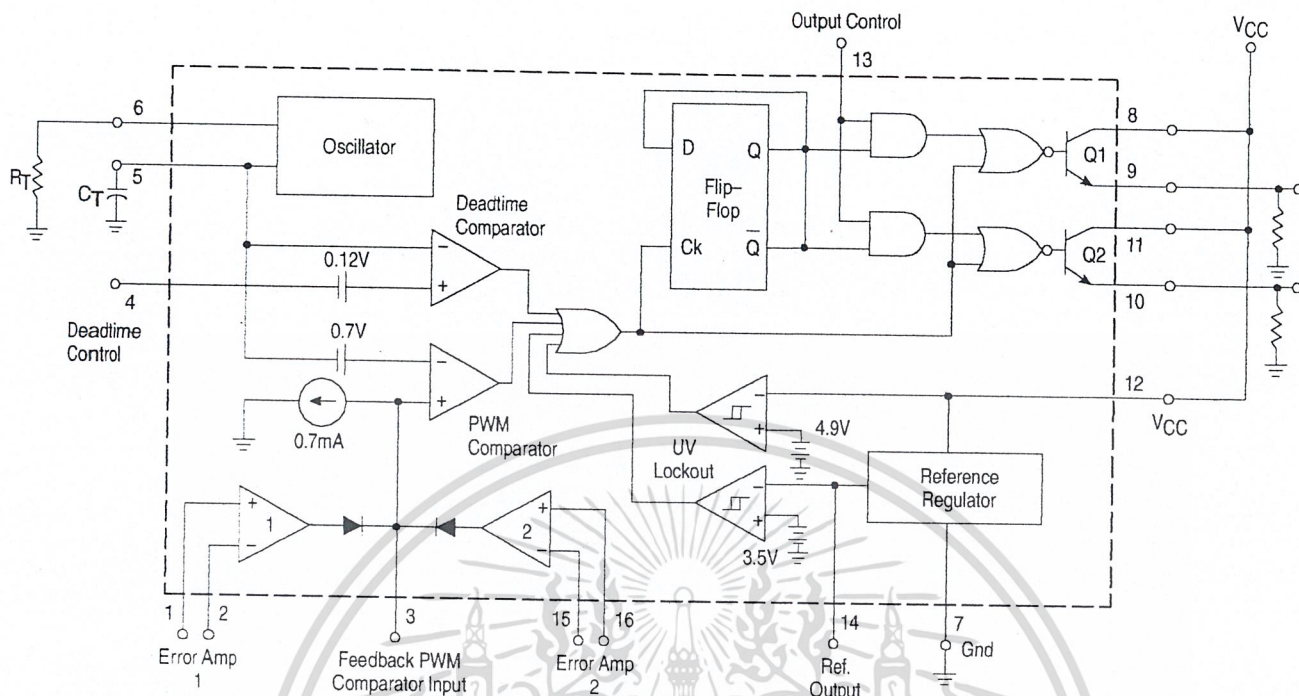
* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, σ

$$\sigma = \sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N - 1}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

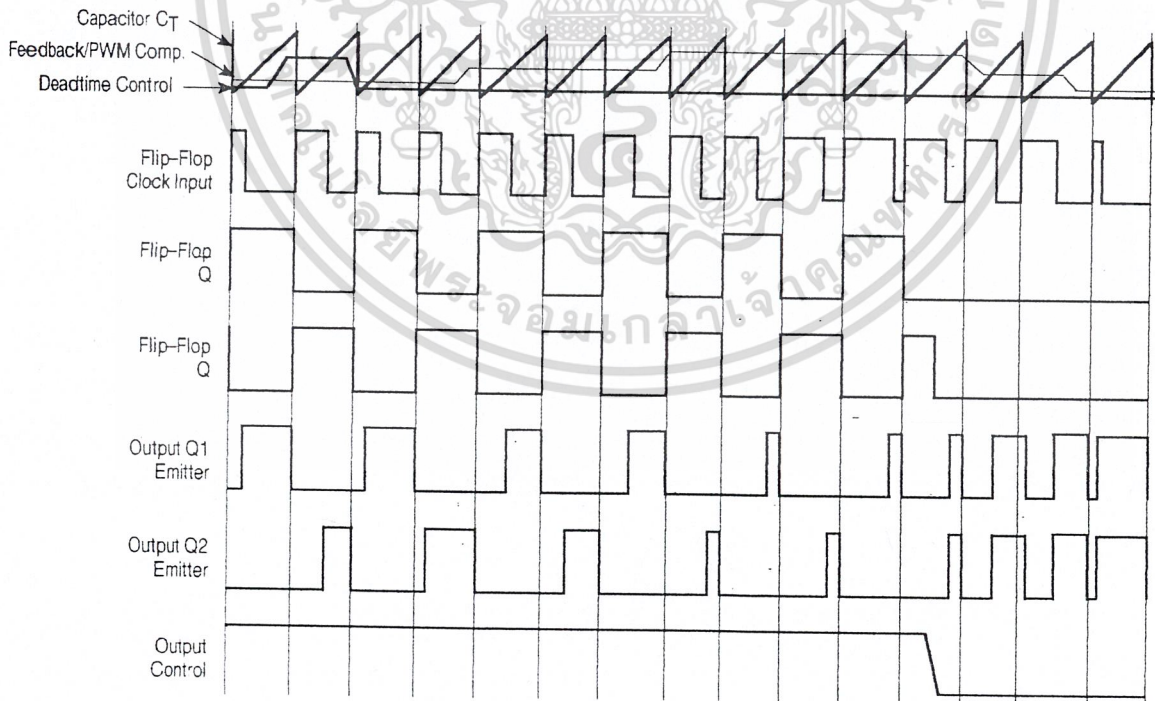
TL494

Figure 1. Representative Block Diagram



This device contains 46 active transistors.

Figure 2. Timing Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

APPLICATIONS INFORMATION

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push-pull Operation	0.5

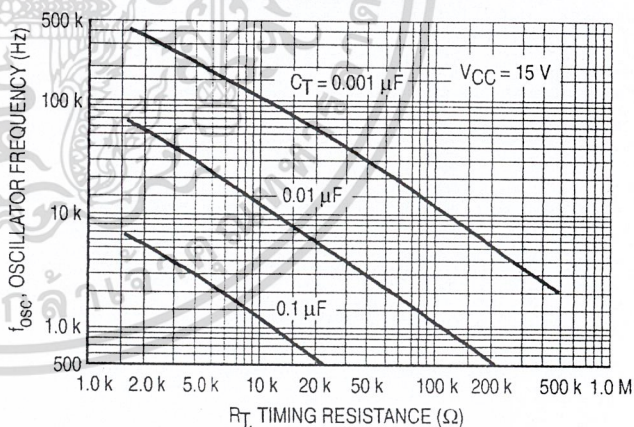
The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a common mode input range from -0.3 V to ($V_{CC} - 2V$), and

may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

Figure 3. Oscillator Frequency versus Timing Resistance



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 4. Open Loop Voltage Gain and Phase versus Frequency

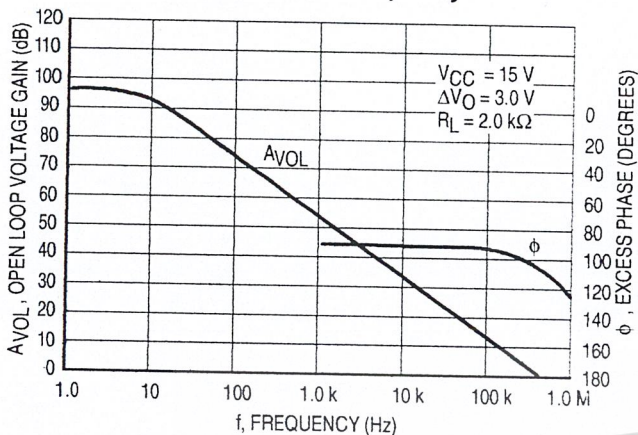


Figure 5. Percent Deadtime versus Oscillator Frequency

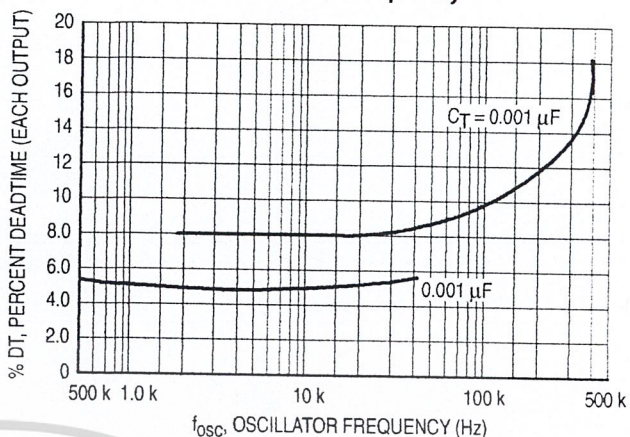


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

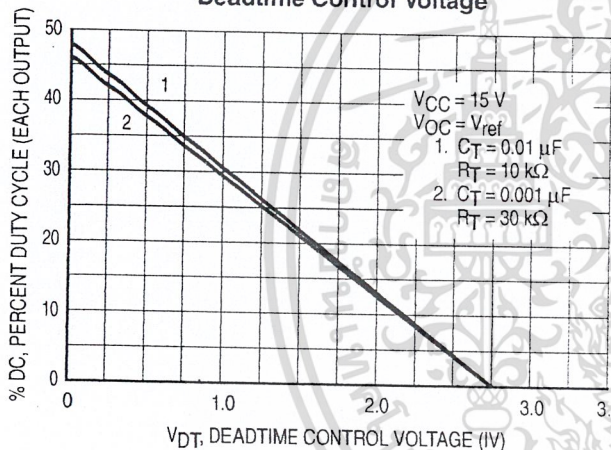


Figure 7. Emitter-Follower Configuration Output Saturation Voltage versus Emitter Current

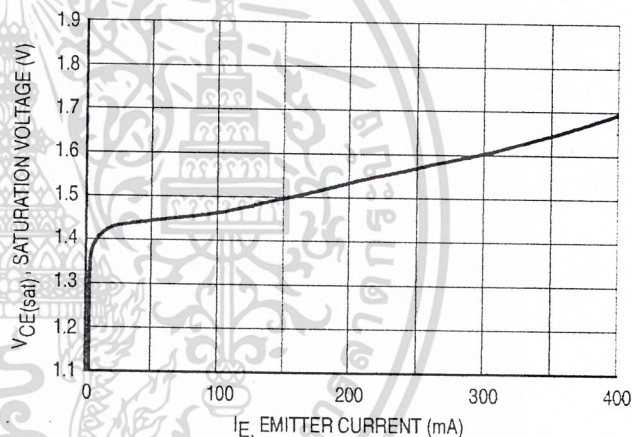


Figure 8. Common-Emitter Configuration Output Saturation Voltage versus Collector Current

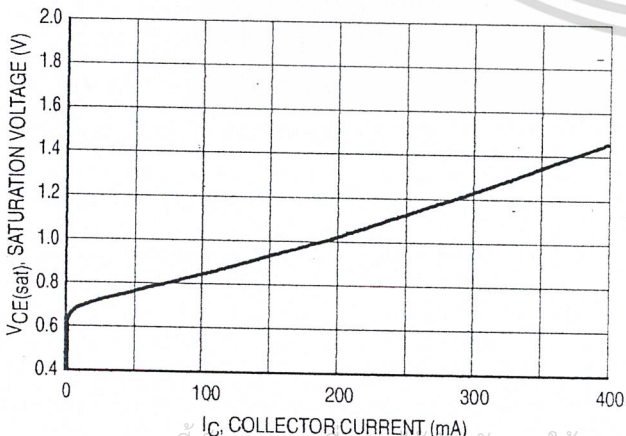
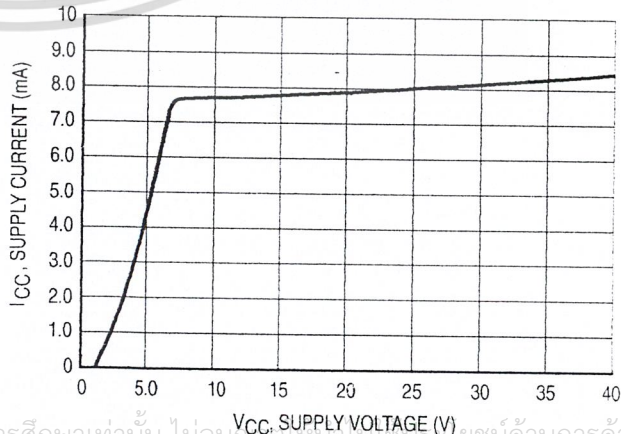


Figure 9. Standby Supply Current versus Supply Voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้เชิงพาณิชย์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 10. Error-Amplifier Characteristics

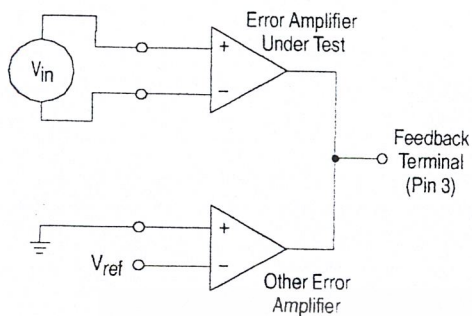


Figure 11. Deadtime and Feedback Control Circuit

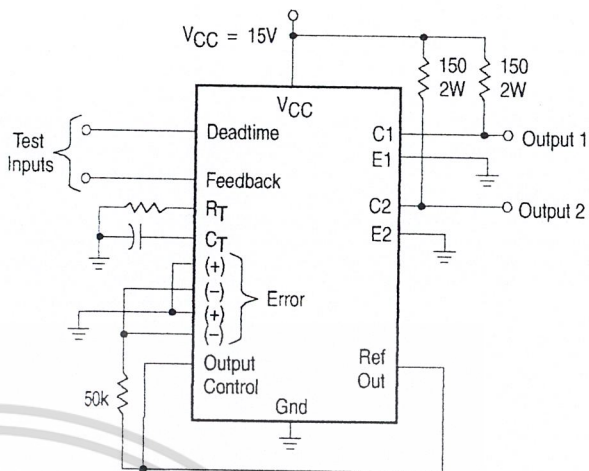


Figure 12. Common-Emitter Configuration Test Circuit and Waveform

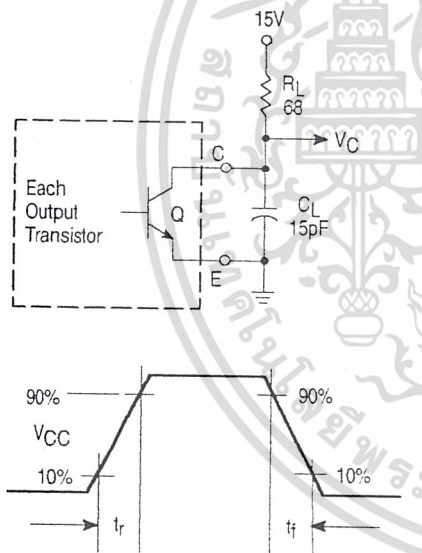
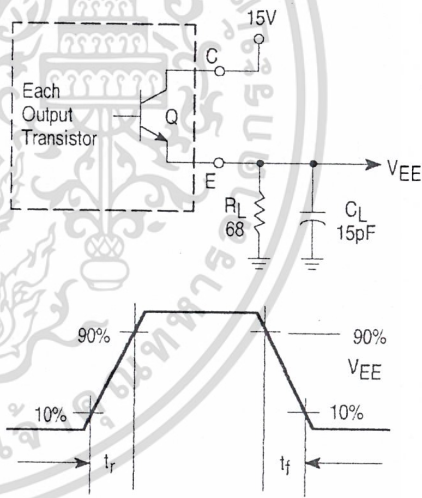


Figure 13. Emitter-Follower Configuration Test Circuit and Waveform



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 14. Error-Amplifier Sensing Techniques

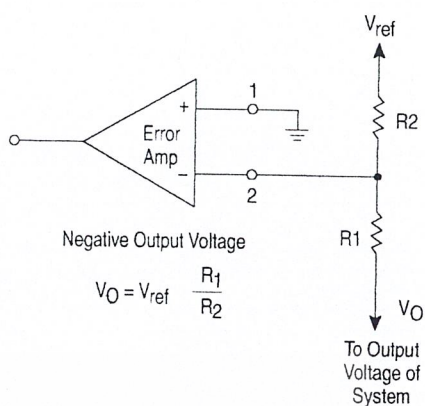
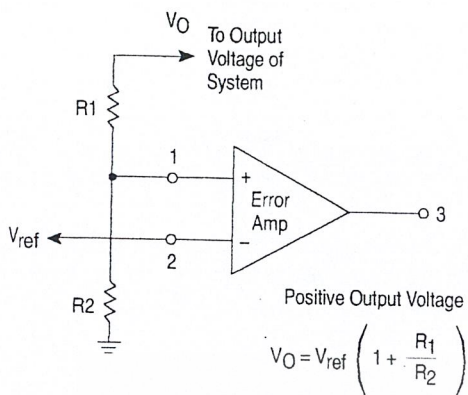


Figure 15. Deadtime Control Circuit

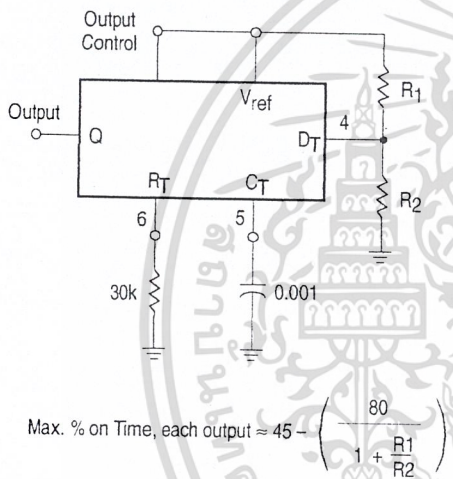


Figure 16. Soft-Start Circuit

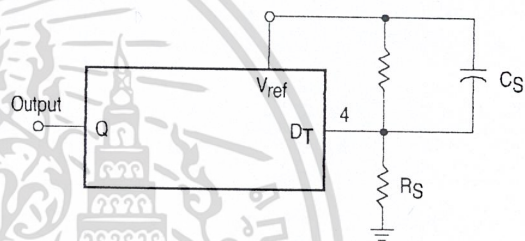
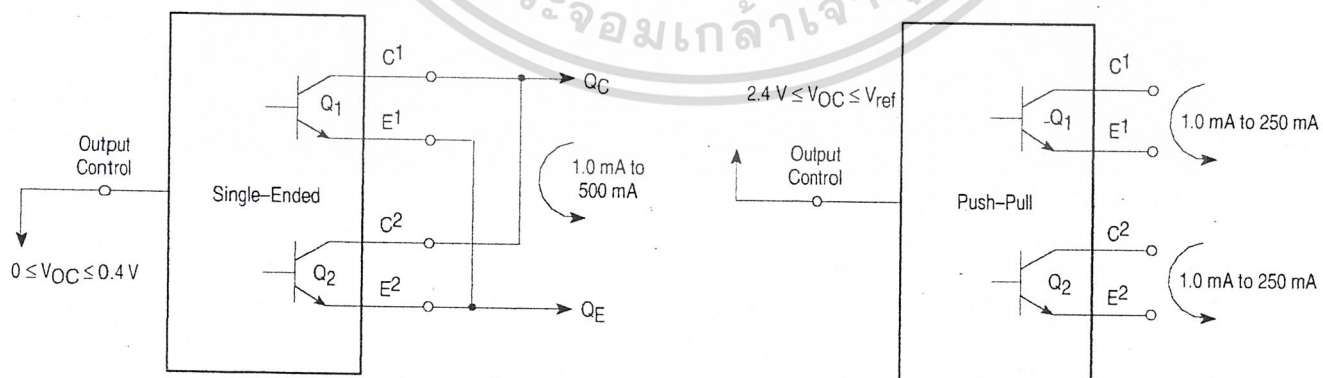


Figure 17. Output Connections for Single-Ended and Push-Pull Configurations



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

Figure 18. Slaving Two or More Control Circuits

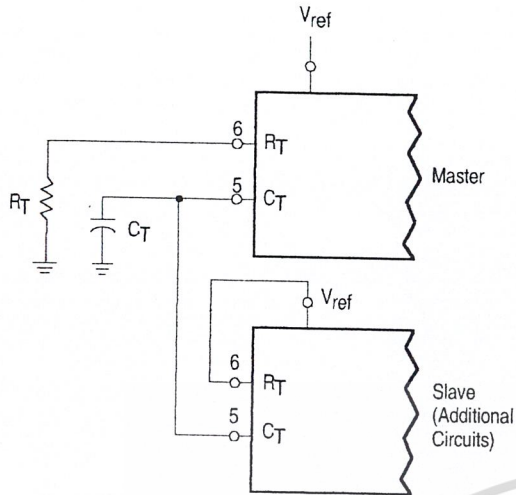


Figure 19. Operation with $V_{in} > 40\text{ V}$ Using External Zener

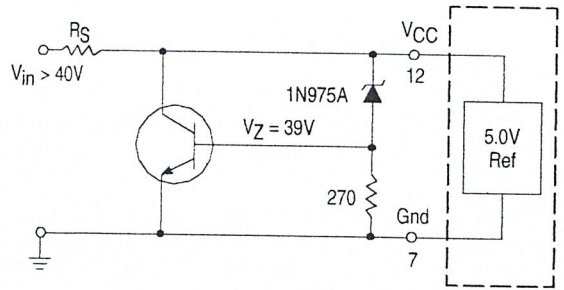
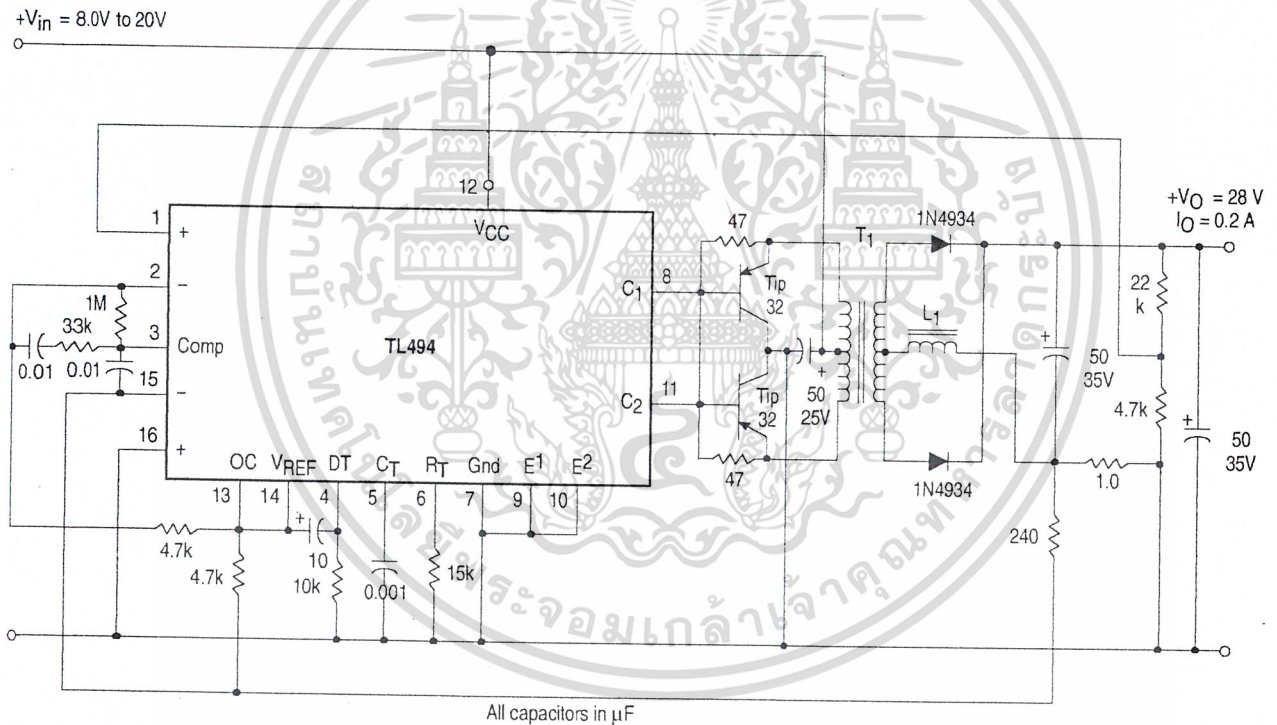


Figure 20. Pulse Width Modulated Push-Pull Converter



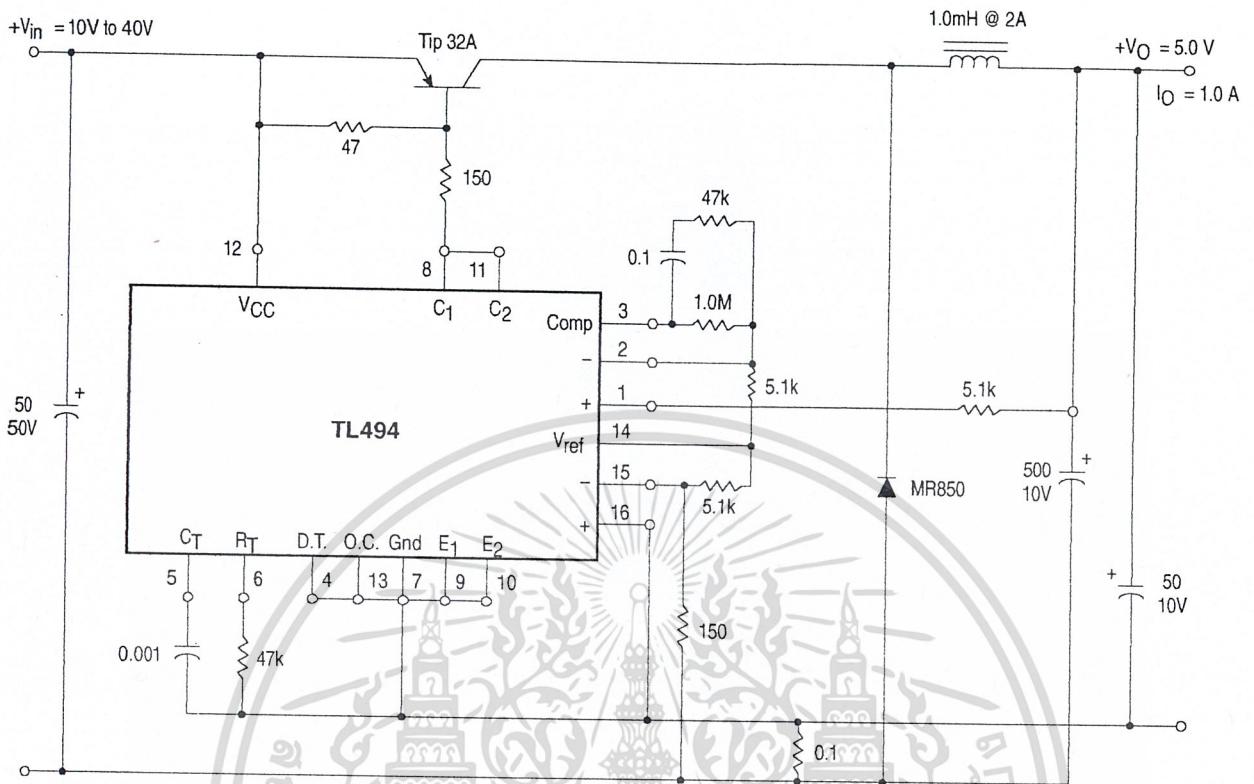
Test:	Conditions	Results
Line Regulation	$V_{in} = 10\text{ V to } 40\text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28\text{ V}, I_O = 1.0\text{ mA to } 1.0\text{ A}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	65 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 28\text{ V}, R_L = 0.1\ \Omega$	1.6 A
Efficiency	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	71%

L1 - 3.5 mH @ 0.3 A
 T1 - Primary: 20T C.T. #28 AWG
 Secondary: 120T C.T. #36 AWG
 Core: Ferroxcube 1408P-L00-3CB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

Figure 21. Pulse Width Modulated Step-Down Converter

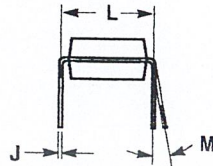
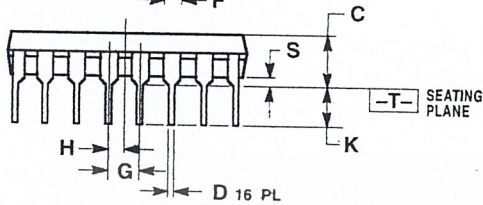
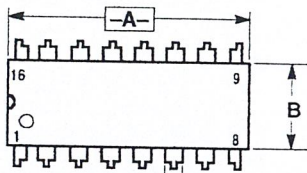


Test	Conditions	Results
Line Regulation	$V_{in} = 8.0 \text{ V to } 40 \text{ V}$	3.0 mV 0.01%
Load Regulation	$V_{in} = 12.6 \text{ V}, I_O = 0.2 \text{ mA to } 200 \text{ mA}$	5.0 mV 0.02%
Output Ripple	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	40 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 12.6 \text{ V}, R_L = 0.1 \Omega$	250 mA
Efficiency	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	72%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494 OUTLINE DIMENSIONS

N SUFFIX PLASTIC PACKAGE CASE 648-08 ISSUE R



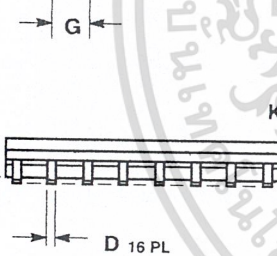
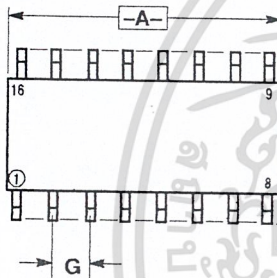
⊕ 0.25 (0.010) M T A M

NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

D SUFFIX PLASTIC PACKAGE CASE 751B-05 (SO-16) ISSUE J



⊕ 0.25 (0.010) M B S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S

⊕ 0.25 (0.010) M T B S A S


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and  registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA / EUROPE / Locations Not Listed: Motorola Literature Distribution; P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-5454

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE 602-244-6609

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park, 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

INTERNET: <http://Design-NET.com>

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

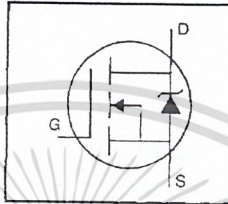


MOTOROLA



HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



$V_{DSS} = 500V$

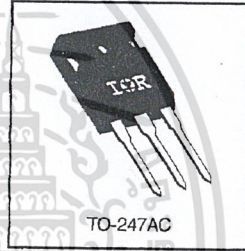
$R_{DS(on)} = 0.40\Omega$

$I_D = 14A$

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



DATA SHEETS

Absolute Maximum Ratings

Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$ Continuous Drain Current, $V_{GS} @ 10 V$	14	A
$I_D @ T_C = 100^\circ C$ Continuous Drain Current, $V_{GS} @ 10 V$	8.7	
I_{DM} Pulsed Drain Current ①	56	
$P_D @ T_C = 25^\circ C$ Power Dissipation	190	W
Linear Derating Factor	1.5	W/°C
V_{GS} Gate-to-Source Voltage	± 20	V
E_{AS} Single Pulse Avalanche Energy ②	760	mJ
I_{AR} Avalanche Current ③	8.7	A
E_{AR} Repetitive Avalanche Energy ①	19	mJ
dv/dt Peak Diode Recovery dv/dt ③	3.5	V/ns
T_J Operating Junction and Storage Temperature Range	-55 to +150	°C
Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
Mounting Torque, 6-32 or M3 screw	10 lbf•in (1.1 N•m)	

Thermal Resistance

Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$ Junction-to-Case	—	—	0.65	°C/W
$R_{\theta CS}$ Case-to-Sink, Flat, Greased Surface	—	0.24	—	
$R_{\theta JA}$ Junction-to-Ambient	—	—	40	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRFP450



Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	500	—	—	V	$V_{GS}=0V, I_D=250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.63	—	V/°C	Reference to $25^\circ\text{C}, I_D=1\text{mA}$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	0.40	Ω	$V_{GS}=10V, I_D=8.4A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	$V_{DS}=V_{GS}, I_D=250\mu A$
g_{fs}	Forward Transconductance	9.3	—	—	S	$V_{DS}=50V, I_D=8.4A$ ④
I_{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	$V_{DS}=500V, V_{GS}=0V$
		—	—	250		$V_{DS}=400V, V_{GS}=0V, T_J=125^\circ\text{C}$
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{DS}=20V$
	Gate-to-Source Reverse Leakage	—	—	-100		$V_{GS}=20V$
Q_g	Total Gate Charge	—	—	150	nC	$I_D=14A$
Q_{gs}	Gate-to-Source Charge	—	—	20		$V_{DS}=400V$
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	80		$V_{GS}=10V$ See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	17	—	ns	$V_{DD}=250V$
t_r	Rise Time	—	47	—		$I_D=14A$
$t_{d(off)}$	Turn-Off Delay Time	—	92	—		$R_G=6.2\Omega$
t_f	Fall Time	—	44	—		$R_D=17\Omega$ See Figure 10 ④
L_D	Internal Drain Inductance	—	5.0	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	13	—		
C_{iss}	Input Capacitance	—	2600	—	pF	$V_{DS}=0V$
C_{oss}	Output Capacitance	—	720	—		$V_{DS}=25V$
C_{rss}	Reverse Transfer Capacitance	—	340	—		$f=1.0\text{MHz}$ See Figure 5

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I_S	Continuous Source Current (Body Diode)	—	—	14	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	56		
V_{SD}	Diode Forward Voltage	—	—	1.4	V	$T_J=25^\circ\text{C}, I_S=14A, V_{GS}=0V$ ④
t_{rr}	Reverse Recovery Time	—	540	810	ns	$T_J=25^\circ\text{C}, I_F=14A$
Q_{rr}	Reverse Recovery Charge	—	4.8	7.2	μC	$di/dt=100A/\mu s$ ④
t_{cn}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L_S+L_D)				

Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)
- ② $V_{DD}=50V$, starting $T_J=25^\circ\text{C}$, $L=7.0\text{mH}$, $R_G=25\Omega$, $I_{AS}=14A$ (See Figure 12)
- ③ $I_{SD}\leq 14A$, $di/dt\leq 130A/\mu s$, $V_{DD}\leq V_{(BR)DSS}$, $T_J\leq 150^\circ\text{C}$
- ④ Pulse width $\leq 300\mu s$; duty cycle $\leq 2\%$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

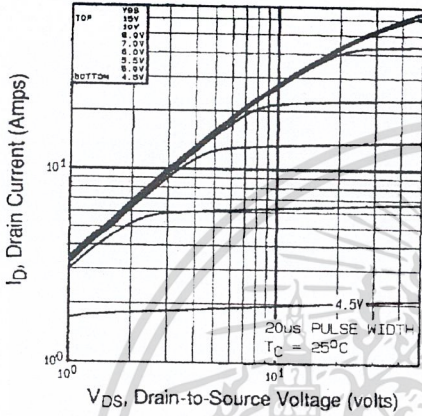


Fig 1. Typical Output Characteristics, $T_C=25^\circ\text{C}$

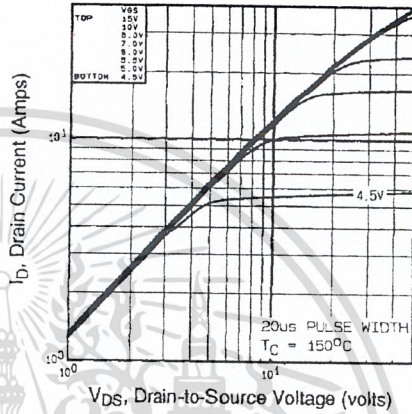


Fig 2. Typical Output Characteristics, $T_C=150^\circ\text{C}$

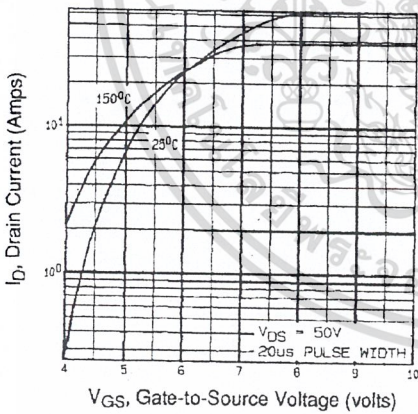


Fig 3. Typical Transfer Characteristics

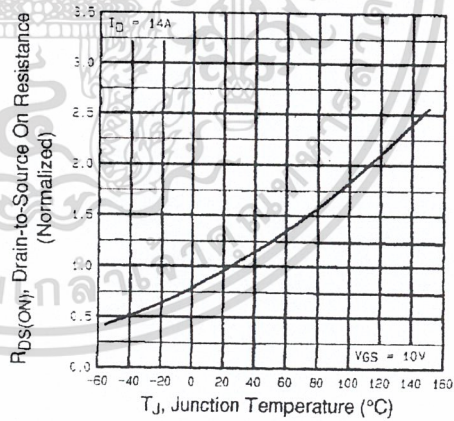


Fig 4. Normalized On-Resistance Vs. Temperature

DATA SHEETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

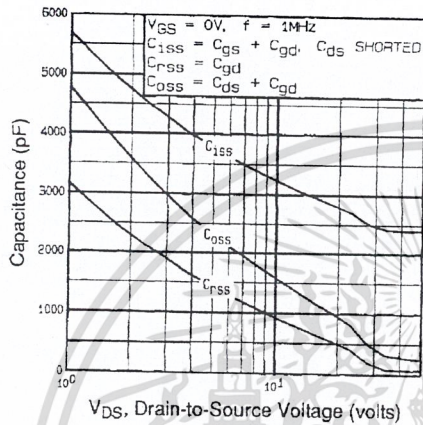


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

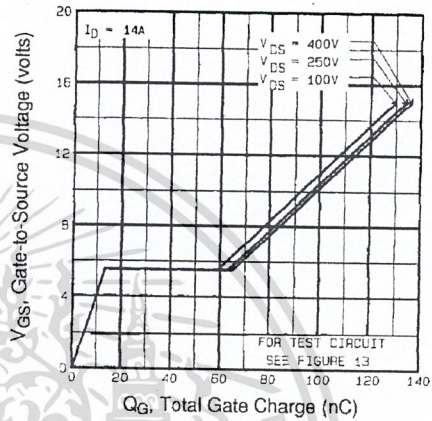


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

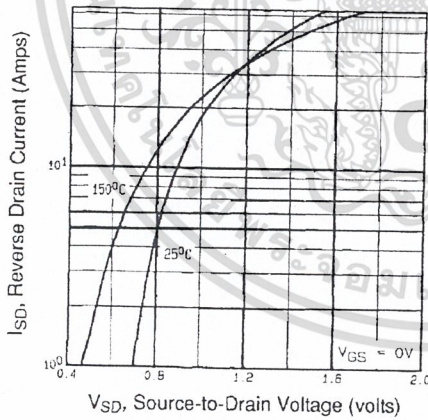


Fig 7. Typical Source-Drain Diode Forward Voltage

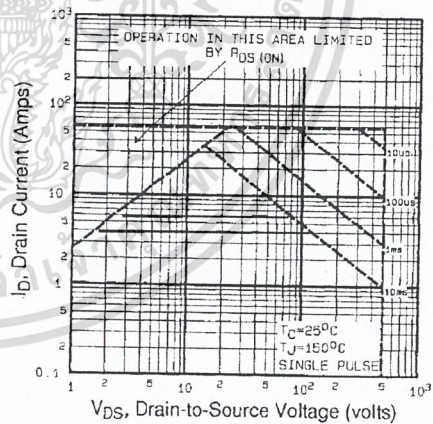


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IRFP450

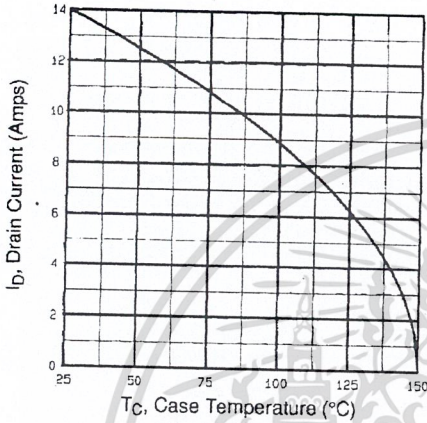


Fig 9. Maximum Drain Current Vs. Case Temperature

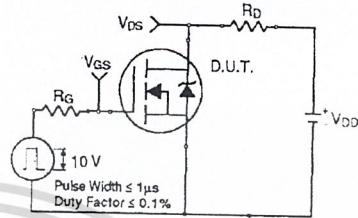


Fig 10a. Switching Time Test Circuit

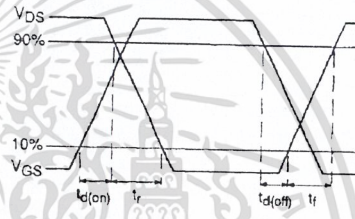


Fig 10b. Switching Time Waveforms

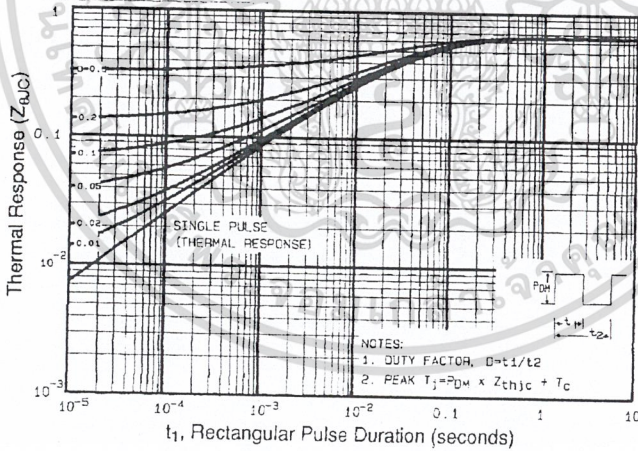


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

DATA SHEETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

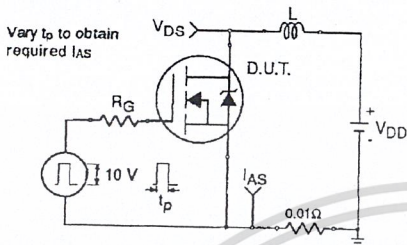


Fig 12a. Unclamped Inductive Test Circuit

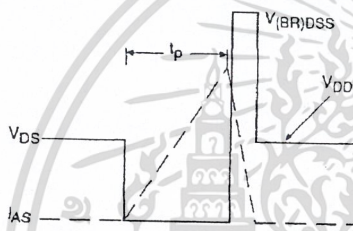


Fig 12b. Unclamped Inductive Waveforms

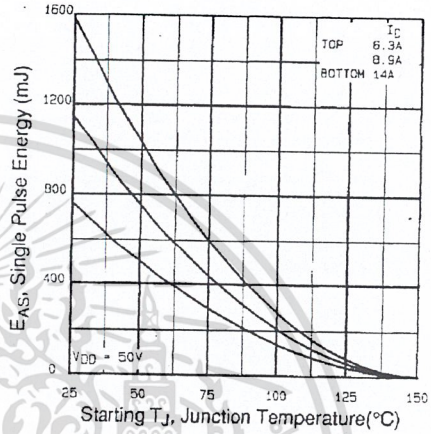


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

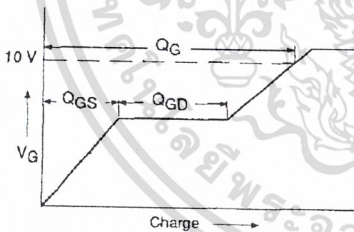


Fig 13a. Basic Gate Charge Waveform

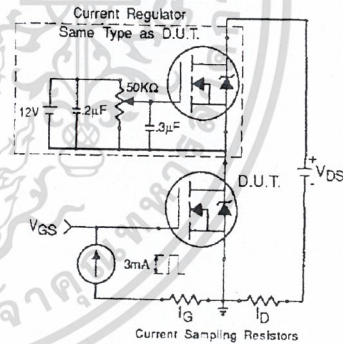


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit – See page 1505

Appendix B: Package Outline Mechanical Drawing – See page 1511

Appendix C: Part Marking Information – See page 1517

4.5MHz, BiMOS Operational Amplifier with MOSFET Input/Bipolar Output

The CA3140A and CA3140 are integrated circuit operational amplifiers that combine the advantages of high voltage PMOS transistors with high voltage bipolar transistors on a single monolithic chip.

The CA3140A and CA3140 BiMOS operational amplifiers feature gate protected MOSFET (PMOS) transistors in the input circuit to provide very high input impedance, very low input current, and high speed performance. The CA3140A and CA3140 operate at supply voltage from 4V to 36V (either single or dual supply). These operational amplifiers are internally phase compensated to achieve stable operation in unity gain follower operation, and additionally, have access terminal for a supplementary external capacitor if additional frequency roll-off is desired. Terminals are also provided for use in applications requiring input offset voltage nulling. The use of PMOS field effect transistors in the input stage results in common mode input voltage capability down to 0.5V below the negative supply terminal, an important attribute for single supply applications. The output stage uses bipolar transistors and includes built-in protection against damage from load terminal short circuiting to either supply rail or to ground.

The CA3140 Series has the same 8-lead pinout used for the "741" and other industry standard op amps. The CA3140A and CA3140 are intended for operation at supply voltages up to 36V ($\pm 18V$).

Ordering Information

PART NUMBER (BRAND)	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
CA3140AE	-55 to 125	8 Ld PDIP	E8.3
CA3140AM (3140A)	-55 to 125	8 Ld SOIC	M8.15
CA3140AS	-55 to 125	8 Pin Metal Can	T8.C
CA3140AT	-55 to 125	8 Pin Metal Can	T8.C
CA3140E	-55 to 125	8 Ld PDIP	E8.3
CA3140M (3140)	-55 to 125	8 Ld SOIC	M8.15
CA3140M96 (3140)	-55 to 125	8 Ld SOIC Tape and Reel	
CA3140T	-55 to 125	8 Pin Metal Can	T8.C

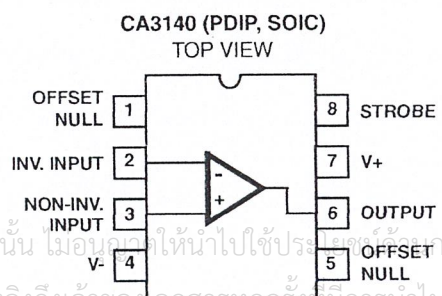
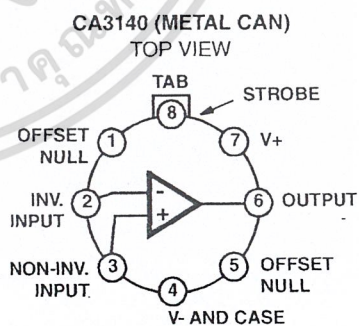
Features

- MOSFET Input Stage
 - Very High Input Impedance (Z_{IN}) -1.5T Ω (Typ)
 - Very Low Input Current (I_I) -10pA (Typ) at $\pm 15V$
 - Wide Common Mode Input Voltage Range (V_{ICR}) - Can be Swung 0.5V Below Negative Supply Voltage Rail
 - Output Swing Complements Input Common Mode Range
- Directly Replaces Industry Type 741 in Most Applications

Applications

- Ground-Referenced Single Supply Amplifiers in Automobile and Portable Instrumentation
- Sample and Hold Amplifiers
- Long Duration Timers/Multivibrators (useconds-Minutes-Hours)
- Photocurrent Instrumentation
- Peak Detectors
- Active Filters
- Comparators
- Interface in 5V TTL Systems and Other Low Supply Voltage Systems
- All Standard Operational Amplifier Applications
- Function Generators
- Tone Controls
- Power Supplies
- Portable Instruments
- Intrusion Alarm Systems

Pinouts



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

CA3140, CA3140A

Absolute Maximum Ratings

DC Supply Voltage (Between V+ and V- Terminals)	36V
Differential Mode Input Voltage	8V
DC Input Voltage (V+ +8V) To (V- -0.5V)	
Input Terminal Current	1mA
Output Short Circuit Duration (Note 2)	Indefinite

Operating Conditions

Temperature Range	-55°C to 125°C
-----------------------------	----------------

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
PDIP Package	100	N/A
SOIC Package	160	N/A
Metal Can Package	170	85
Maximum Junction Temperature (Metal Can Package)	175°C	
Maximum Junction Temperature (Plastic Package)	150°C	
Maximum Storage Temperature Range	-65°C to 150°C	
Maximum Lead Temperature (Soldering 10s)	300°C	
(SOIC - Lead Tips Only)		

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

- θ_{JA} is measured with the component mounted on an evaluation PC board in free air.
- Short circuit may be applied to ground or to either supply.

Electrical Specifications $V_{SUPPLY} = \pm 15V, T_A = 25^\circ C$

PARAMETER	SYMBOL	TEST CONDITIONS	TYPICAL VALUES			
			CA3140	CA3140A	UNITS	
Input Offset Voltage Adjustment Resistor		Typical Value of Resistor Between Terminals 4 and 5 or 4 and 1 to Adjust Max V_{IO}	4.7	18	k Ω	
Input Resistance	R_I		1.5	1.5	T Ω	
Input Capacitance	C_I		4	4	pF	
Output Resistance	R_O		60	60	Ω	
Equivalent Wideband Input Noise Voltage (See Figure 27)	e_N	BW = 140kHz, $R_S = 1M\Omega$	48	48	μV	
Equivalent Input Noise Voltage (See Figure 35)	e_N	$R_S = 100\Omega$	f = 1kHz	40	40	nV/ \sqrt{Hz}
			f = 10kHz	12	12	nV/ \sqrt{Hz}
Short Circuit Current to Opposite Supply	I_{OM+}	Source	40	40	mA	
	I_{OM-}		Sink	18	18	mA
Gain-Bandwidth Product, (See Figures 6, 30)	f_T		4.5	4.5	MHz	
Slew Rate, (See Figure 31)	SR		9	9	V/ μs	
Sink Current From Terminal 8 To Terminal 4 to Swing Output Low			220	220	μA	
Transient Response (See Figure 28)	t_r	$R_L = 2k\Omega$ $C_L = 100pF$	Rise Time	0.08	0.08	μs
	OS		Overshoot	10	10	%
Settling Time at 10V _{p-p} , (See Figure 5)	t_s	$R_L = 2k\Omega$ $C_L = 100pF$ Voltage Follower	To 1mV	4.5	4.5	μs
			To 10mV	1.4	1.4	μs

Electrical Specifications For Equipment Design, at $V_{SUPPLY} = \pm 15V, T_A = 25^\circ C$, Unless Otherwise Specified

PARAMETER	SYMBOL	CA3140			CA3140A			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	$ V_{IO} $	-	5	15	-	2	5	mV
Input Offset Current	$ I_{IO} $	-	0.5	30	-	0.5	20	pA
Input Current	I_I	-	10	50	-	10	40	pA
Large Signal Voltage Gain (Note 3) (See Figures 6, 29)	A_{OL}	20	100	-	20	100	-	kV/V
		86	100	-	86	100	-	dB

เอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3140, CA3140A

Electrical Specifications For Equipment Design, at $V_{SUPPLY} = \pm 15V$, $T_A = 25^\circ C$, Unless Otherwise Specified (Continued)

PARAMETER	SYMBOL	CA3140			CA3140A			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Common Mode Rejection Ratio (See Figure 34)	CMRR	-	32	320	-	32	320	$\mu V/V$
		70	90	-	70	90	-	dB
Common Mode Input Voltage Range (See Figure 8)	V_{ICR}	-15	-15.5 to +12.5	11	-15	-15.5 to +12.5	12	V
Power-Supply Rejection Ratio, $\Delta V_{IO}/\Delta V_S$ (See Figure 36)	PSRR	-	100	150	-	100	150	$\mu V/V$
		76	80	-	76	80	-	dB
Max Output Voltage (Note 4) (See Figures 2, 8)	V_{OM+}	+12	13	-	+12	13	-	V
	V_{OM-}	-14	-14.4	-	-14	-14.4	-	V
Supply Current (See Figure 32)	I_+	-	4	6	-	4	6	mA
Device Dissipation	P_D	-	120	180	-	120	180	mW
Input Offset Voltage Temperature Drift	$\Delta V_{IO}/\Delta T$	-	8	-	-	6	-	$\mu V/^\circ C$

NOTES:

3. At $V_O = 26V_{P.P.}$, +12V, -14V and $R_L = 2k\Omega$.
4. At $R_L = 2k\Omega$.

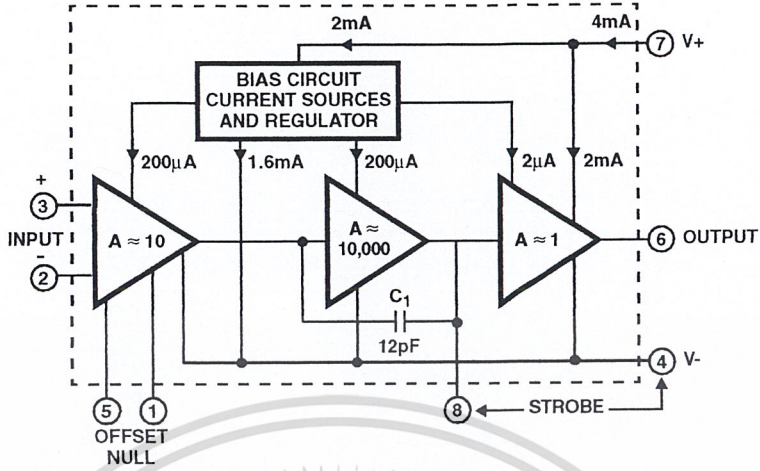
Electrical Specifications For Design Guidance At $V_+ = 5V$, $V_- = 0V$, $T_A = 25^\circ C$

PARAMETER	SYMBOL	TYPICAL VALUES		UNITS	
		CA3140	CA3140A		
Input Offset Voltage	$ V_{IO} $	5	2	mV	
Input Offset Current	$ I_{IO} $	0.1	0.1	pA	
Input Current	I_i	2	2	pA	
Input Resistance	R_i	1	1	$T\Omega$	
Large Signal Voltage Gain (See Figures 6, 29)	A_{OL}	100	100	kV/V	
		100	100	dB	
Common Mode Rejection Ratio	CMRR	32	32	$\mu V/V$	
		90	90	dB	
Common Mode Input Voltage Range (See Figure 8)	V_{ICR}	-0.5	-0.5	V	
		2.6	2.6	V	
Power Supply Rejection Ratio	PSRR $\Delta V_{IO}/\Delta V_S$	100	100	$\mu V/V$	
		80	80	dB	
Maximum Output Voltage (See Figures 2, 8)	V_{OM+}	3	3	V	
	V_{OM-}	0.13	0.13	V	
Maximum Output Current:	Source	I_{OM+}	10	10	mA
	Sink	I_{OM-}	1	1	mA
Slew Rate (See Figure 31)	SR	7	7	$V/\mu s$	
Gain-Bandwidth Product (See Figure 30)	f_T	3.7	3.7	MHz	
Supply Current (See Figure 32)	I_+	1.6	1.6	mA	
Device Dissipation	P_D	8	8	mW	
Sink Current from Terminal 8 to Terminal 4 to Swing Output Low		200	200	μA	

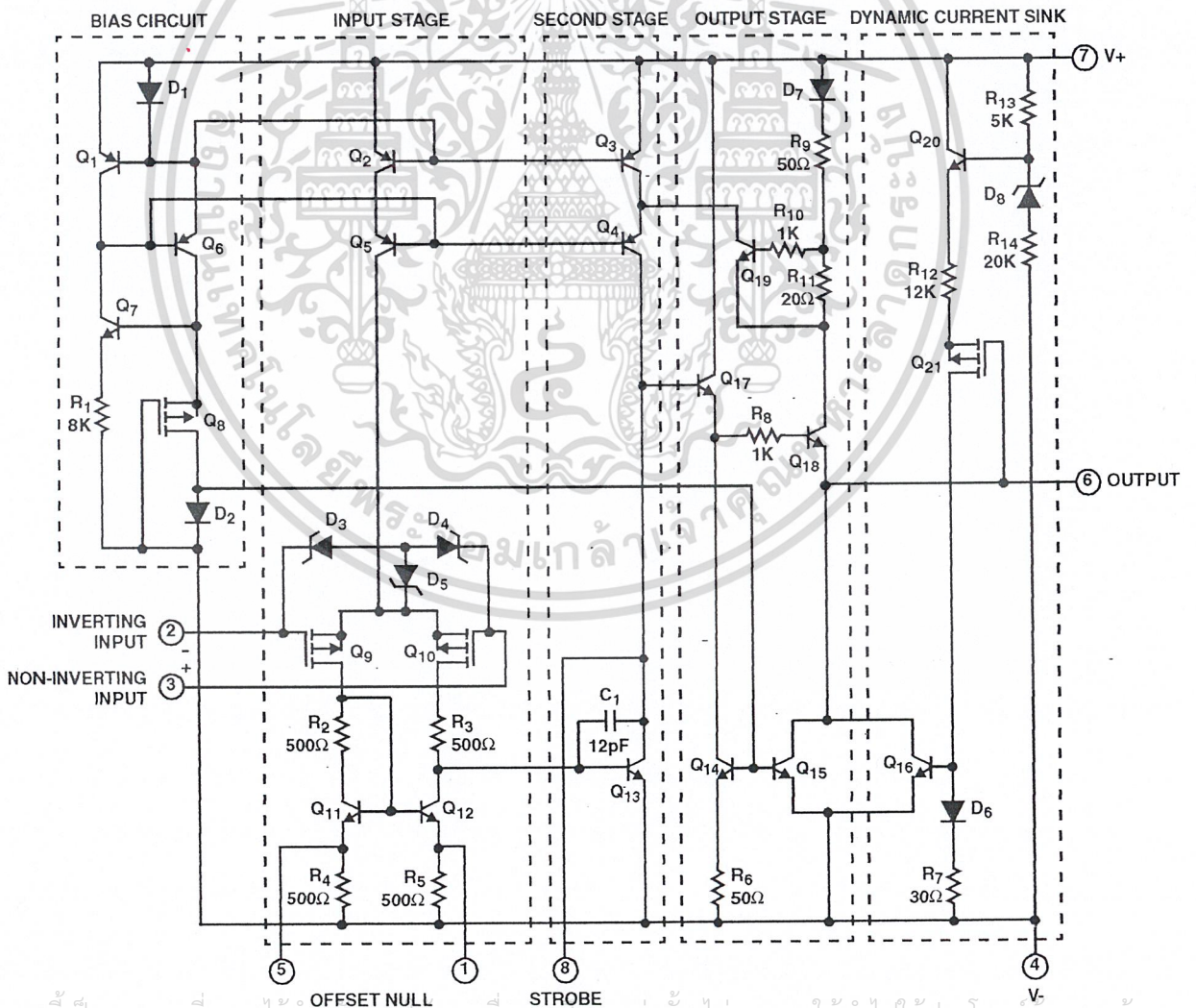
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3140, CA3140A

Block Diagram



Schematic Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 NOTE: All resistance values are in ohms.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Information

Circuit Description

As shown in the block diagram, the input terminals may be operated down to 0.5V below the negative supply rail. Two class A amplifier stages provide the voltage gain, and a unique class AB amplifier stage provides the current gain necessary to drive low-impedance loads.

A biasing circuit provides control of cascoded constant current flow circuits in the first and second stages. The CA3140 includes an on chip phase compensating capacitor that is sufficient for the unity gain voltage follower configuration.

Input Stage

The schematic diagram consists of a differential input stage using PMOS field-effect transistors (Q_9, Q_{10}) working into a mirror pair of bipolar transistors (Q_{11}, Q_{12}) functioning as load resistors together with resistors R_2 through R_5 . The mirror pair transistors also function as a differential-to-single-ended converter to provide base current drive to the second stage bipolar transistor (Q_{13}). Offset nulling, when desired, can be effected with a 10k Ω potentiometer connected across Terminals 1 and 5 and with its slider arm connected to Terminal 4. Cascode-connected bipolar transistors Q_2, Q_5 are the constant current source for the input stage. The base biasing circuit for the constant current source is described subsequently. The small diodes D_3, D_4, D_5 provide gate oxide protection against high voltage transients, e.g., static electricity.

Second Stage

Most of the voltage gain in the CA3140 is provided by the second amplifier stage, consisting of bipolar transistor Q_{13} and its cascode connected load resistance provided by bipolar transistors Q_3, Q_4 . On-chip phase compensation, sufficient for a majority of the applications is provided by C_1 . Additional Miller-Effect compensation (roll off) can be accomplished, when desired, by simply connecting a small capacitor between Terminals 1 and 8. Terminal 8 is also used to strobe the output stage into quiescence. When terminal 8 is tied to the negative supply rail (Terminal 4) by mechanical or electrical means, the output Terminal 6 swings low, i.e., approximately to Terminal 4 potential.

Output Stage

The CA3140 Series circuits employ a broad band output stage that can sink loads to the negative supply to complement the capability of the PMOS input stage when operating near the negative rail. Quiescent current in the emitter-follower cascade circuit (Q_{17}, Q_{18}) is established by transistors (Q_{14}, Q_{15}) whose base currents are "mirrored" to current flowing through diode D_2 in the bias circuit section. When the CA3140 is operating such that output Terminal 6 is sourcing current, transistor Q_{18} functions as an emitter-follower to source current from the V_+ bus (Terminal 7), via D_7, R_9 , and R_{11} . Under these conditions, the collector potential of Q_{13} is sufficiently high to permit the necessary flow of base current to emitter follower Q_{17} which, in turn, drives Q_{18} .

When the CA3140 is operating such that output Terminal 6 is sinking current to the V_- bus, transistor Q_{16} is the current sinking element. Transistor Q_{16} is mirror connected to D_6, R_7 , with current fed by way of Q_{21}, R_{12} , and Q_{20} . Transistor Q_{20} , in turn, is biased by current flow through R_{13} , zener D_8 , and R_{14} . The dynamic current sink is controlled by voltage level sensing. For purposes of explanation, it is assumed that output Terminal 6 is quiescently established at the potential midpoint between the V_+ and V_- supply rails. When output current sinking mode operation is required, the collector potential of transistor Q_{13} is driven below its quiescent level, thereby causing Q_{17}, Q_{18} to decrease the output voltage at Terminal 6. Thus, the gate terminal of PMOS transistor Q_{21} is displaced toward the V_- bus, thereby reducing the channel resistance of Q_{21} . As a consequence, there is an incremental increase in current flow through $Q_{20}, R_{12}, Q_{21}, D_6, R_7$, and the base of Q_{16} . As a result, Q_{16} sinks current from Terminal 6 in direct response to the incremental change in output voltage caused by Q_{13} . This sink current flows regardless of load; any excess current is internally supplied by the emitter-follower Q_{18} . Short circuit protection of the output circuit is provided by Q_{19} , which is driven into conduction by the high voltage drop developed across R_{11} under output short circuit conditions. Under these conditions, the collector of Q_{19} diverts current from Q_4 so as to reduce the base current drive from Q_{17} , thereby limiting current flow in Q_{18} to the short circuited load terminal.

Bias Circuit

Quiescent current in all stages (except the dynamic current sink) of the CA3140 is dependent upon bias current flow in R_1 . The function of the bias circuit is to establish and maintain constant current flow through D_1, Q_6, Q_8 and D_2 . D_1 is a diode connected transistor mirror connected in parallel with the base emitter junctions of Q_1, Q_2 , and Q_3 . D_1 may be considered as a current sampling diode that senses the emitter current of Q_6 and automatically adjusts the base current of Q_6 (via Q_1) to maintain a constant current through Q_6, Q_8, D_2 . The base currents in Q_2, Q_3 are also determined by constant current flow D_1 . Furthermore, current in diode connected transistor Q_2 establishes the currents in transistors Q_{14} and Q_{15} .

Typical Applications

Wide dynamic range of input and output characteristics with the most desirable high input impedance characteristics is achieved in the CA3140 by the use of an unique design based upon the PMOS Bipolar process. Input common mode voltage range and output swing capabilities are complementary, allowing operation with the single supply down to 4V.

The wide dynamic range of these parameters also means that this device is suitable for many single supply applications, such as, for example, where one input is driven below the potential of Terminal 4 and the phase sense of the output signal must be maintained – a most important consideration in comparator applications.

ไม่वारณใด ๆ ทงลน อักทังห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Output Circuit Considerations

Excellent interfacing with TTL circuitry is easily achieved with a single 6.2V zener diode connected to Terminal 8 as shown in Figure 1. This connection assures that the maximum output signal swing will not go more positive than the zener voltage minus two base-to-emitter voltage drops within the CA3140. These voltages are independent of the operating supply voltage.

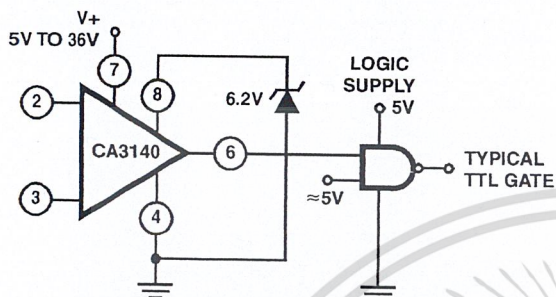


FIGURE 1. ZENER CLAMPING DIODE CONNECTED TO TERMINALS 8 AND 4 TO LIMIT CA3140 OUTPUT SWING TO TTL LEVELS

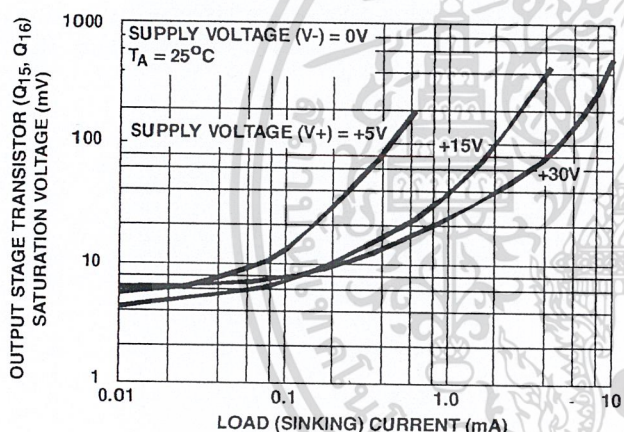


FIGURE 2. VOLTAGE ACROSS OUTPUT TRANSISTORS (Q₁₅ AND Q₁₆) vs LOAD CURRENT

Figure 2 shows output current sinking capabilities of the CA3140 at various supply voltages. Output voltage swing to the negative supply rail permits this device to operate both power transistors and thyristors directly without the need for

level shifting circuitry usually associated with the 741 series of operational amplifiers.

Figure 4 shows some typical configurations. Note that a series resistor, R_L, is used in both cases to limit the drive available to the driven device. Moreover, it is recommended that a series diode and shunt diode be used at the thyristor input to prevent large negative transient surges that can appear at the gate of thyristors, from damaging the integrated circuit.

Offset Voltage Nulling

The input offset voltage can be nulled by connecting a 10kΩ potentiometer between Terminals 1 and 5 and returning its wiper arm to terminal 4, see Figure 3A. This technique, however, gives more adjustment range than required and therefore, a considerable portion of the potentiometer rotation is not fully utilized. Typical values of series resistors (R) that may be placed at either end of the potentiometer, see Figure 3B, to optimize its utilization range are given in the Electrical Specifications table.

An alternate system is shown in Figure 3C. This circuit uses only one additional resistor of approximately the value shown in the table. For potentiometers, in which the resistance does not drop to 0Ω at either end of rotation, a value of resistance 10% lower than the values shown in the table should be used.

Low Voltage Operation

Operation at total supply voltages as low as 4V is possible with the CA3140. A current regulator based upon the PMOS threshold voltage maintains reasonable constant operating current and hence consistent performance down to these lower voltages.

The low voltage limitation occurs when the upper extreme of the input common mode voltage range extends down to the voltage at Terminal 4. This limit is reached at a total supply voltage just below 4V. The output voltage range also begins to extend down to the negative supply rail, but is slightly higher than that of the input. Figure 8 shows these characteristics and shows that with 2V dual supplies, the lower extreme of the input common mode voltage range is below ground potential.

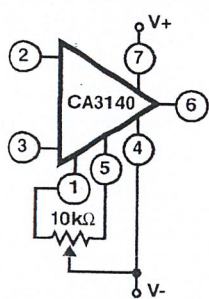


FIGURE 3A. BASIC

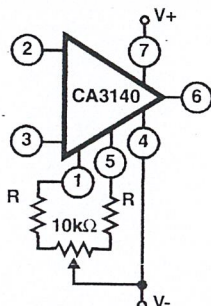


FIGURE 3B. IMPROVED RESOLUTION

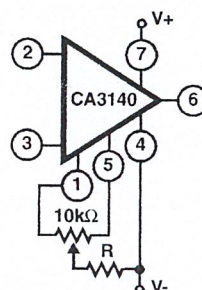


FIGURE 3C. SIMPLER IMPROVED RESOLUTION

FIGURE 3. THREE OFFSET VOLTAGE NULLING METHODS

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

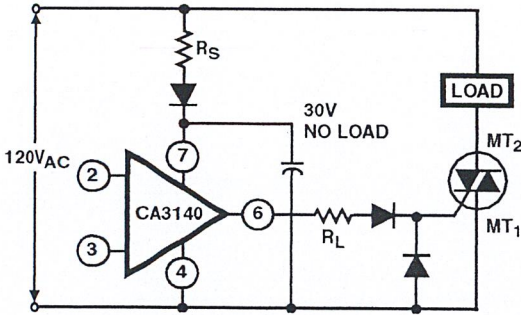


FIGURE 4. METHODS OF UTILIZING THE $V_{CE(SAT)}$ SINKING CURRENT CAPABILITY OF THE CA3140 SERIES

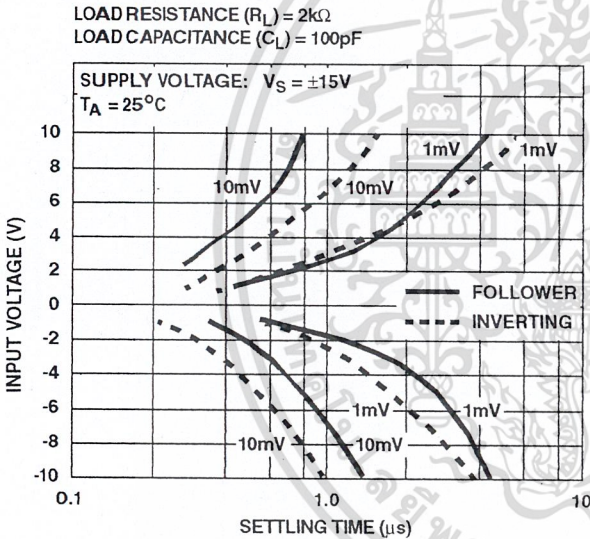
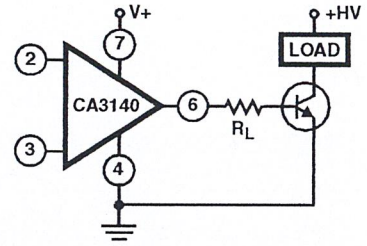


FIGURE 5A. WAVEFORM

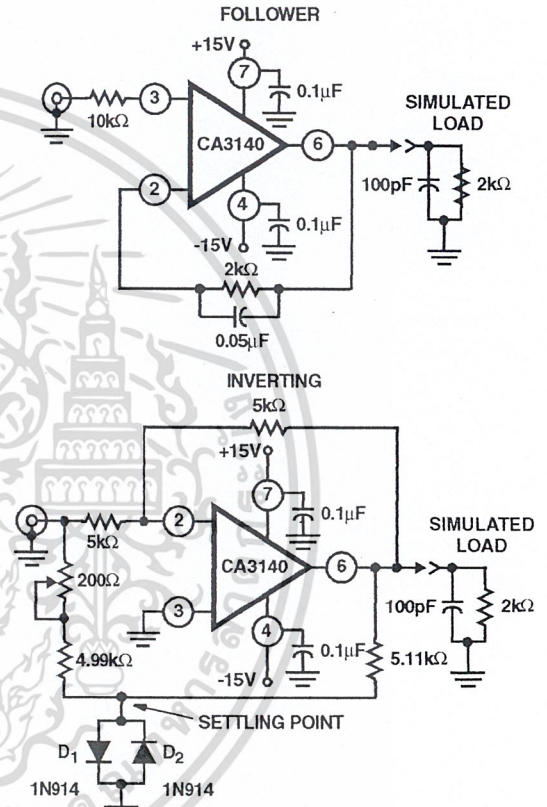


FIGURE 5B. TEST CIRCUITS

FIGURE 5. SETTLING TIME vs INPUT VOLTAGE

Bandwidth and Slew Rate

For those cases where bandwidth reduction is desired, for example, broadband noise reduction, an external capacitor connected between Terminals 1 and 8 can reduce the open loop -3dB bandwidth. The slew rate will, however, also be proportionally reduced by using this additional capacitor. Thus, a 20% reduction in bandwidth by this technique will also reduce the slew rate by about 20%.

Figure 5 shows the typical settling time required to reach 1mV or 10mV of the final value for various levels of large signal inputs for the voltage follower and inverting unity gain amplifiers. The exceptionally fast settling time characteristics

are largely due to the high combination of high gain and wide bandwidth of the CA3140; as shown in Figure 6.

Input Circuit Considerations

As mentioned previously, the amplifier inputs can be driven below the Terminal 4 potential, but a series current limiting resistor is recommended to limit the maximum input terminal current to less than 1mA to prevent damage to the input protection circuitry.

Moreover, some current limiting resistance should be provided between the inverting input and the output when the CA3140 is used as a unity gain voltage follower. This resistance prevents the possibility of extremely large input

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

signal transients from forcing a signal through the input protection network and directly driving the internal constant current source which could result in positive feedback via the output terminal. A 3.9kΩ resistor is sufficient.

The typical input current is on the order of 10pA when the inputs are centered at nominal device dissipation. As the output supplies load current, device dissipation will increase, raising the chip temperature and resulting in increased input current. Figure 7 shows typical input terminal current versus ambient temperature for the CA3140.

It is well known that MOSFET devices can exhibit slight changes in characteristics (for example, small changes in input offset voltage) due to the application of large

differential input voltages that are sustained over long periods at elevated temperatures.

Both applied voltage and temperature accelerate these changes. The process is reversible and offset voltage shifts of the opposite polarity reverse the offset. Figure 9 shows the typical offset voltage change as a function of various stress voltages at the maximum rating of 125°C (for metal can); at lower temperatures (metal can and plastic), for example, at 85°C, this change in voltage is considerably less. In typical linear applications, where the differential voltage is small and symmetrical, these incremental changes are of about the same magnitude as those encountered in an operational amplifier employing a bipolar transistor input stage.

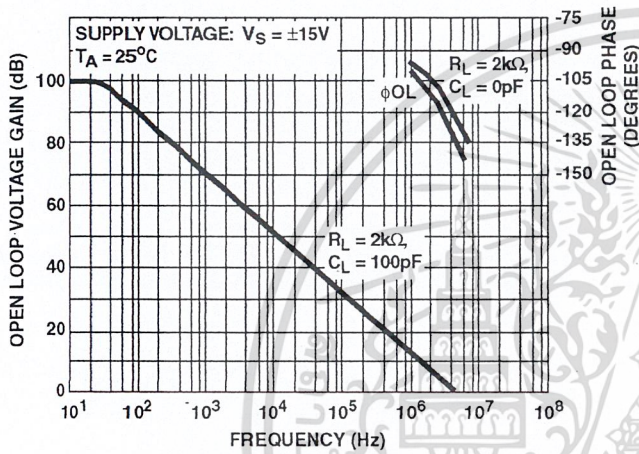


FIGURE 6. OPEN LOOP VOLTAGE GAIN AND PHASE vs FREQUENCY

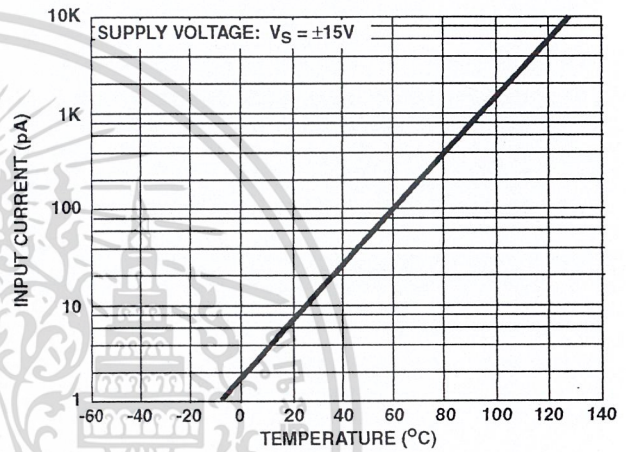


FIGURE 7. INPUT CURRENT vs TEMPERATURE

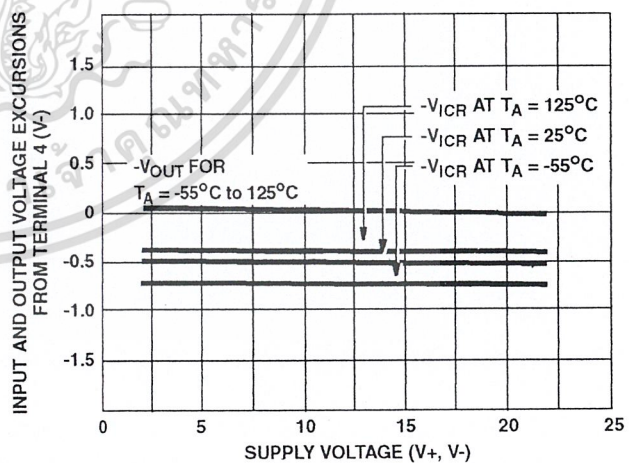
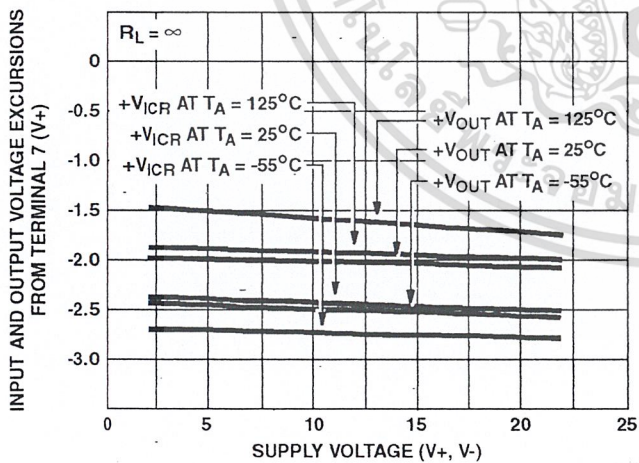


FIGURE 8. OUTPUT VOLTAGE SWING CAPABILITY AND COMMON MODE INPUT VOLTAGE RANGE vs SUPPLY VOLTAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

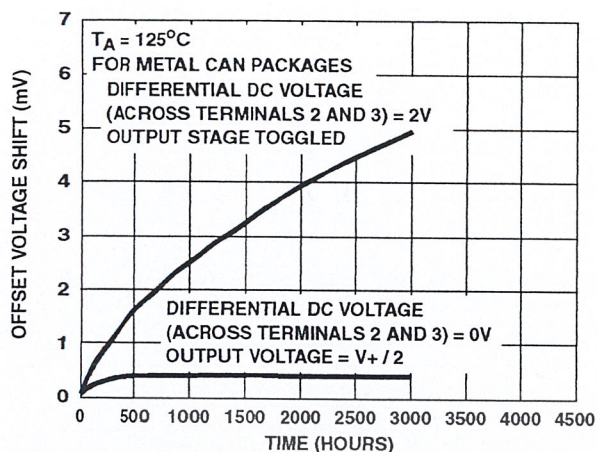


FIGURE 9. TYPICAL INCREMENTAL OFFSET VOLTAGE SHIFT vs OPERATING LIFE

Super Sweep Function Generator

A function generator having a wide tuning range is shown in Figure 10. The 1,000,000/1 adjustment range is accomplished by a single variable potentiometer or by an auxiliary sweeping signal. The CA3140 functions as a non-inverting readout amplifier of the triangular signal developed across the integrating capacitor network connected to the output of the CA3080A current source.

Buffered triangular output signals are then applied to a second CA3080 functioning as a high speed hysteresis switch. Output from the switch is returned directly back to the input of the CA3080A current source, thereby, completing the positive feedback loop.

The triangular output level is determined by the four 1N914 level limiting diodes of the second CA3080 and the resistor divider network connected to Terminal No. 2 (input) of the CA3080. These diodes establish the input trip level to this switching stage and, therefore, indirectly determine the amplitude of the output triangle.

Compensation for propagation delays around the entire loop is provided by one adjustment on the input of the CA3080. This adjustment, which provides for a constant generator amplitude output, is most easily made while the generator is sweeping. High frequency ramp linearity is adjusted by the single 7pF to 60pF capacitor in the output of the CA3080A.

It must be emphasized that only the CA3080A is characterized for maximum output linearity in the current generator function.

Meter Driver and Buffer Amplifier

Figure 11 shows the CA3140 connected as a meter driver and buffer amplifier. Low driving impedance is required of the CA3080A current source to assure smooth operation of the Frequency Adjustment Control. This low-driving impedance requirement is easily met by using a CA3140 connected as a voltage follower. Moreover, a meter may be

placed across the input to the CA3080A to give a logarithmic analog indication of the function generator's frequency.

Analog frequency readout is readily accomplished by the means described above because the output current of the CA3080A varies approximately one decade for each 60mV change in the applied voltage, V_{ABC} (voltage between Terminals 5 and 4 of the CA3080A of the function generator). Therefore, six decades represent 360mV change in V_{ABC} .

Now, only the reference voltage must be established to set the lower limit on the meter. The three remaining transistors from the CA3086 Array used in the sweep generator are used for this reference voltage. In addition, this reference generator arrangement tends to track ambient temperature variations, and thus compensates for the effects of the normal negative temperature coefficient of the CA3080A V_{ABC} terminal voltage.

Another output voltage from the reference generator is used to insure temperature tracking of the lower end of the Frequency Adjustment Potentiometer. A large series resistance simulates a current source, assuring similar temperature coefficients at both ends of the Frequency Adjustment Control.

To calibrate this circuit, set the Frequency Adjustment Potentiometer at its low end. Then adjust the Minimum Frequency Calibration Control for the lowest frequency. To establish the upper frequency limit, set the Frequency Adjustment Potentiometer to its upper end and then adjust the Maximum Frequency Calibration Control for the maximum frequency. Because there is interaction among these controls, repetition of the adjustment procedure may be necessary. Two adjustments are used for the meter. The meter sensitivity control sets the meter scale width of each decade, while the meter position control adjusts the pointer on the scale with negligible effect on the sensitivity adjustment. Thus, the meter sensitivity adjustment control calibrates the meter so that it deflects $1/6$ of full scale for each decade change in frequency.

Sine Wave Shaper

The circuit shown in Figure 12 uses a CA3140 as a voltage follower in combination with diodes from the CA3019 Array to convert the triangular signal from the function generator to a sine-wave output signal having typically less than 2% THD. The basic zero crossing slope is established by the 10kΩ potentiometer connected between Terminals 2 and 6 of the CA3140 and the 9.1kΩ resistor and 10kΩ potentiometer from Terminal 2 to ground. Two break points are established by diodes D_1 through D_4 . Positive feedback via D_5 and D_6 establishes the zero slope at the maximum and minimum levels of the sine wave. This technique is necessary because the voltage follower configuration approaches unity gain rather than the zero gain required to shape the sine wave at the two extremes.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

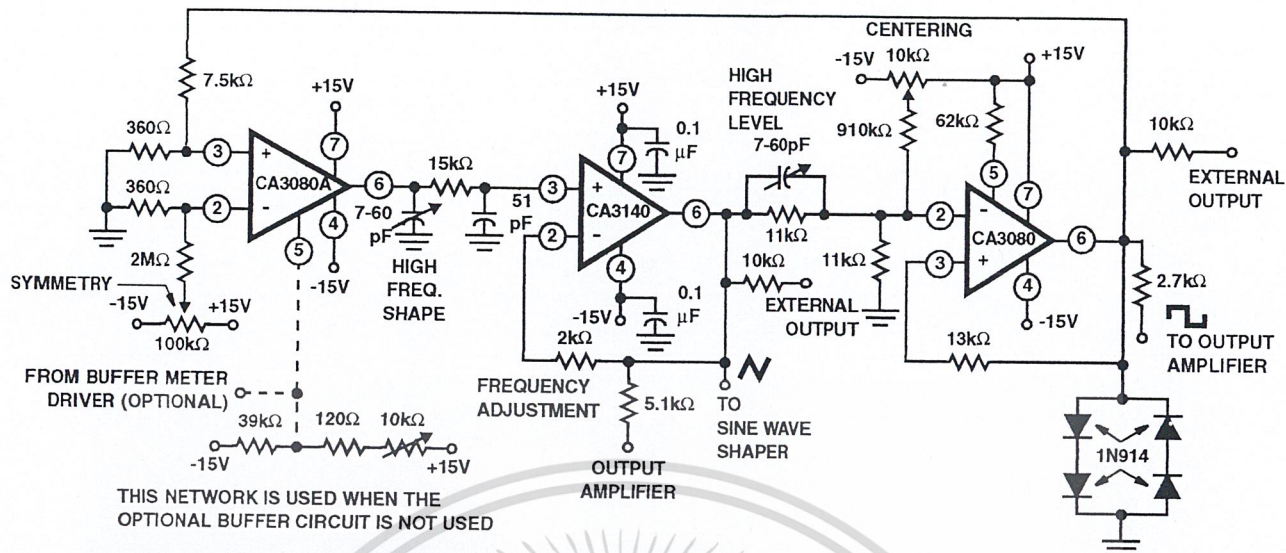
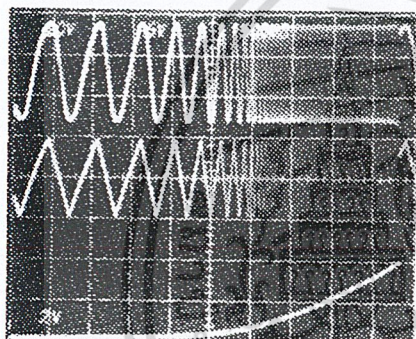
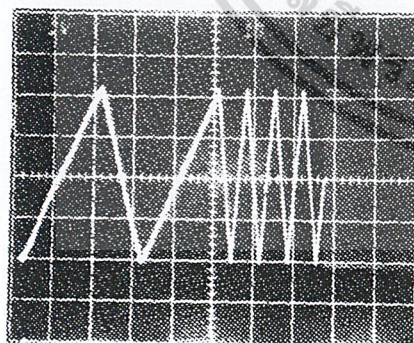


FIGURE 10A. CIRCUIT



Top Trace: Output at junction of 2.7k and 51k resistors; 5V/Div., 500ms/Div.
 Center Trace: External output of triangular function generator; 2V/Div., 500ms/Div.
 Bottom Trace: Output of "Log" generator; 10V/Div., 500ms/Div.

FIGURE 10B. FUNCTION GENERATOR SWEEPING



1V/Div., 1s/Div.

Three tone test signals, highest frequency $\geq 0.5\text{MHz}$. Note the slight asymmetry at the three second/cycle signal. This asymmetry is due to slightly different positive and negative integration from the CA3080A and from the PC board and component leakages at the 100pA level.

FIGURE 10C. FUNCTION GENERATOR WITH FIXED FREQUENCIES

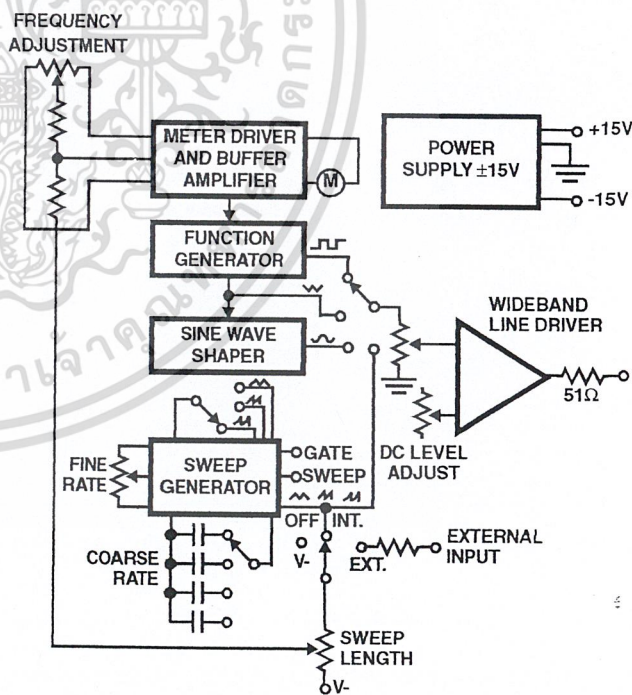


FIGURE 10D. INTERCONNECTIONS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับก **FIGURE 10. FUNCTION GENERATOR** อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3140, CA3140A

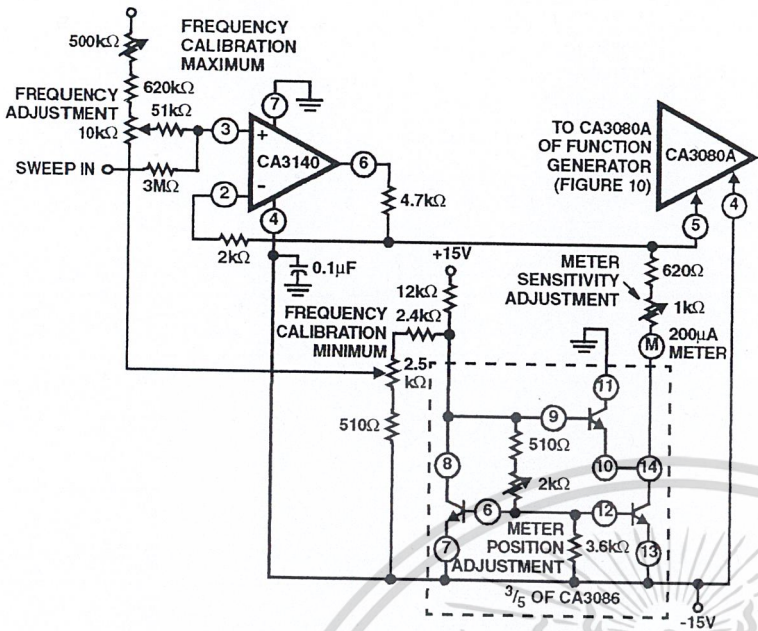


FIGURE 11. METER DRIVER AND BUFFER AMPLIFIER

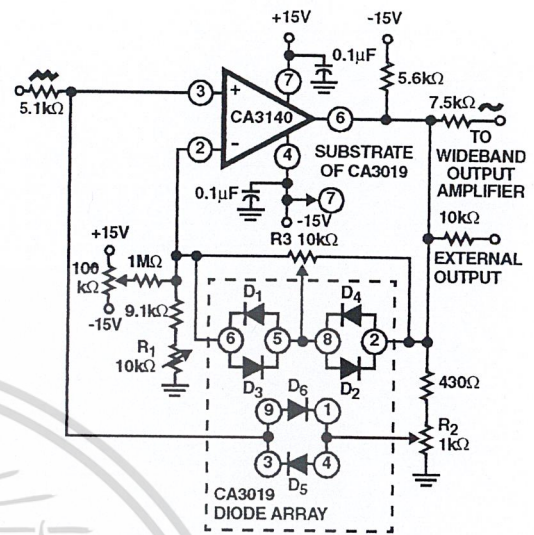


FIGURE 12. SINE WAVE SHAPER

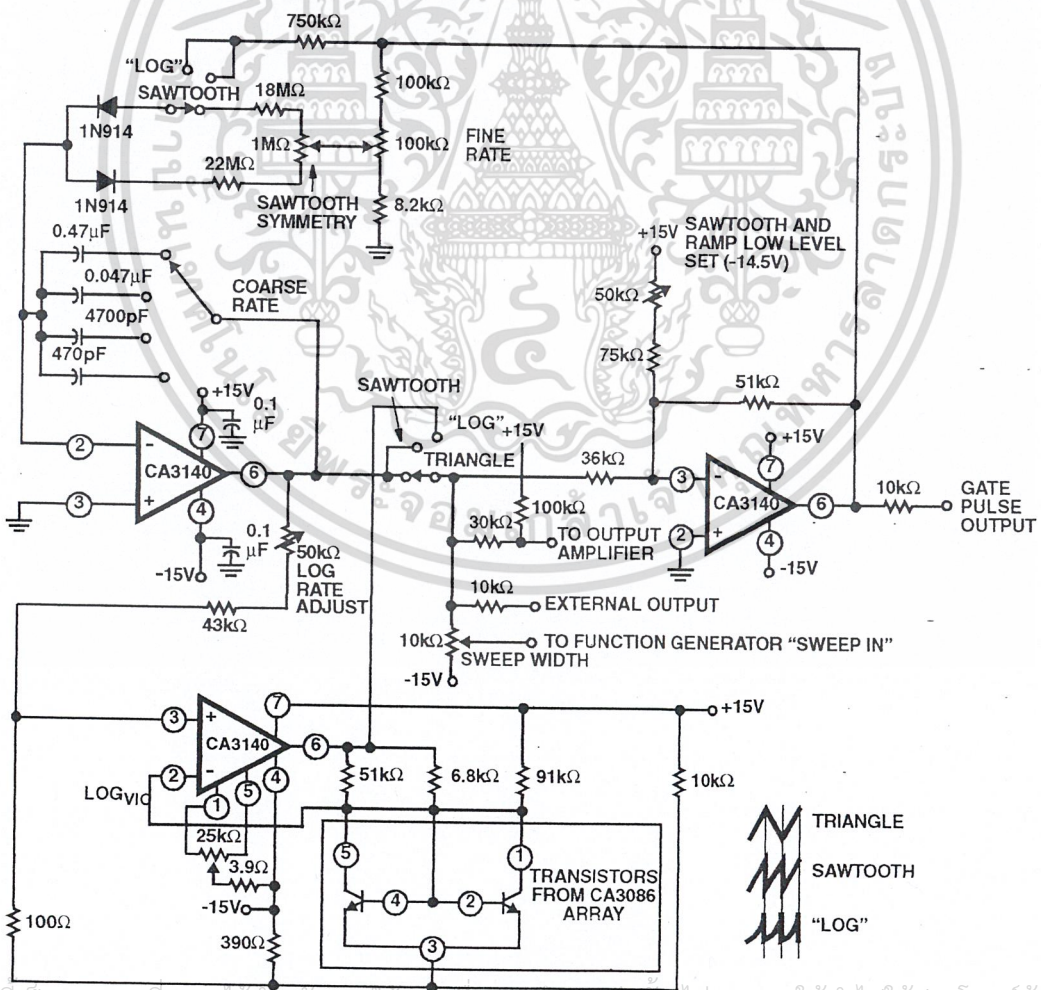


FIGURE 13. SWEEPING GENERATOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องขออนุญาตเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This circuit can be adjusted most easily with a distortion analyzer, but a good first approximation can be made by comparing the output signal with that of a sine wave generator. The initial slope is adjusted with the potentiometer R_1 , followed by an adjustment of R_2 . The final slope is established by adjusting R_3 , thereby adding additional segments that are contributed by these diodes. Because there is some interaction among these controls, repetition of the adjustment procedure may be necessary.

Sweeping Generator

Figure 13 shows a sweeping generator. Three CA3140s are used in this circuit. One CA3140 is used as an integrator, a second device is used as a hysteresis switch that determines the starting and stopping points of the sweep. A third CA3140 is used as a logarithmic shaping network for the log function. Rates and slopes, as well as sawtooth, triangle, and logarithmic sweeps are generated by this circuit.

Wideband Output Amplifier

Figure 14 shows a high slew rate, wideband amplifier suitable for use as a 50Ω transmission line driver. This circuit, when used in conjunction with the function generator and sine wave shaper circuits shown in Figures 10 and 12 provides 18V_{P-P} output open circuited, or 9V_{P-P} output when terminated in 50Ω. The slew rate required of this amplifier is 28V/μs (18V_{P-P} × π × 0.5MHz).

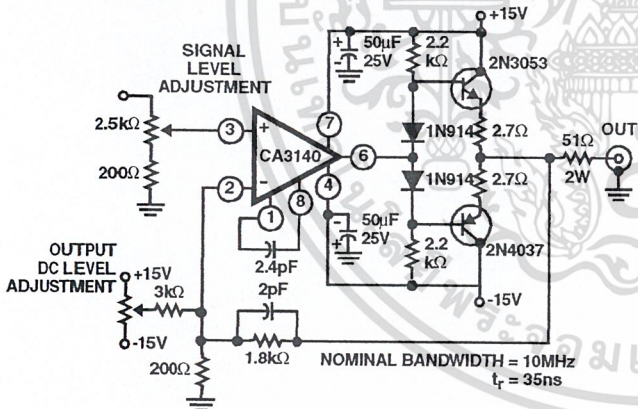


FIGURE 14. WIDEBAND OUTPUT AMPLIFIER

Power Supplies

High input impedance, common mode capability down to the negative supply and high output drive current capability are key factors in the design of wide range output voltage supplies that use a single input voltage to provide a regulated output voltage that can be adjusted from essentially 0V to 24V.

Unlike many regulator systems using comparators having a bipolar transistor input stage, a high impedance reference voltage divider from a single supply can be used in connection with the CA3140 (see Figure 15).

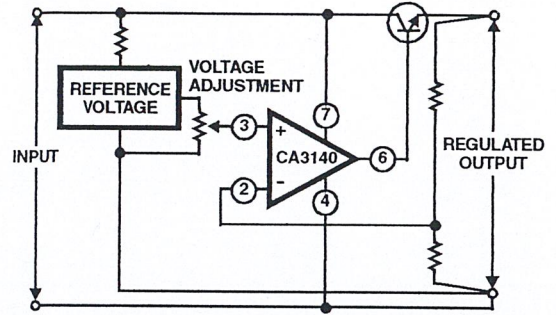


FIGURE 15. BASIC SINGLE SUPPLY VOLTAGE REGULATOR SHOWING VOLTAGE FOLLOWER CONFIGURATION

Essentially, the regulators, shown in Figures 16 and 17, are connected as non inverting power operational amplifiers with a gain of 3.2. An 8V reference input yields a maximum output voltage slightly greater than 25V. As a voltage follower, when the reference input goes to 0V the output will be 0V. Because the offset voltage is also multiplied by the 3.2 gain factor, a potentiometer is needed to null the offset voltage.

Series pass transistors with high I_{CBO} levels will also prevent the output voltage from reaching zero because there is a finite voltage drop (V_{CESAT}) across the output of the CA3140 (see Figure 2). This saturation voltage level may indeed set the lowest voltage obtainable.

The high impedance presented by Terminal 8 is advantageous in effecting current limiting. Thus, only a small signal transistor is required for the current-limit sensing amplifier. Resistive decoupling is provided for this transistor to minimize damage to it or the CA3140 in the event of unusual input or output transients on the supply rail.

Figures 16 and 17, show circuits in which a D2201 high speed diode is used for the current sensor. This diode was chosen for its slightly higher forward voltage drop characteristic, thus giving greater sensitivity. It must be emphasized that heat sinking of this diode is essential to minimize variation of the current trip point due to internal heating of the diode. That is, 1A at 1V forward drop represents one watt which can result in significant regenerative changes in the current trip point as the diode temperature rises. Placing the small signal reference amplifier in the proximity of the current sensing diode also helps minimize the variability in the trip level due to the negative temperature coefficient of the diode. In spite of those limitations, the current limiting point can easily be adjusted over the range from 10mA to 1A with a single adjustment potentiometer. If the temperature stability of the current limiting system is a serious consideration, the more usual current sampling resistor type of circuitry should be employed.

A power Darlington transistor (in a metal can with heatsink), is used as the series pass element for the conventional current limiting system, Figure 16, because high power Darlington dissipation will be encountered at low output voltage and high currents.

ไม่ว่ากรณีใดๆ ทั้งสิ้น ออกกฎหมายให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3140, CA3140A

A small heat sink VERSAWATT transistor is used as the series pass element in the fold back current system, Figure 17, since dissipation levels will only approach 10W. In this system, the D2201 diode is used for current sampling. Foldback is provided by the 3kΩ and 100kΩ divider network connected to the base of the current sensing transistor.

Both regulators provide better than 0.02% load regulation. Because there is constant loop gain at all voltage settings, the

regulation also remains constant. Line regulation is 0.1% per volt. Hum and noise voltage is less than 200μV as read with a meter having a 10MHz bandwidth.

Figure 18A shows the turn ON and turn OFF characteristics of both regulators. The slow turn on rise is due to the slow rate of rise of the reference voltage. Figure 18B shows the transient response of the regulator with the switching of a 20Ω load at 20V output.

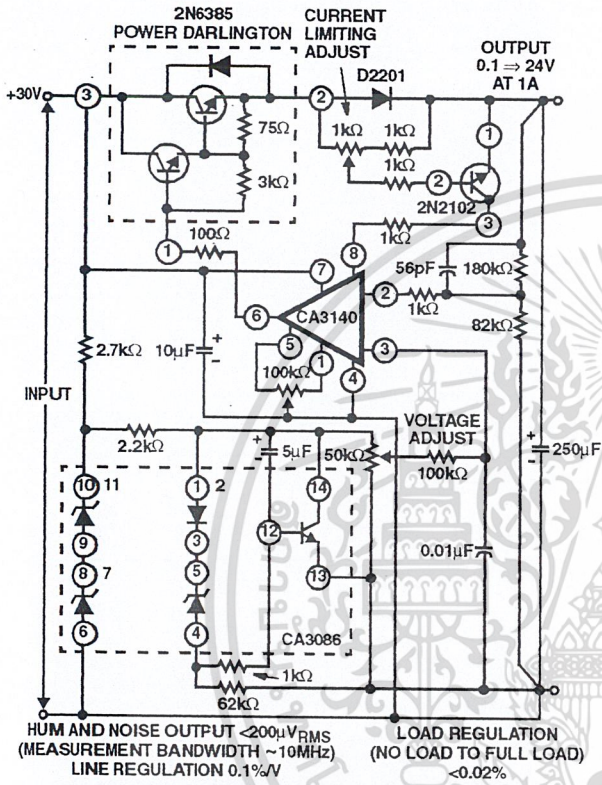


FIGURE 16. REGULATED POWER SUPPLY

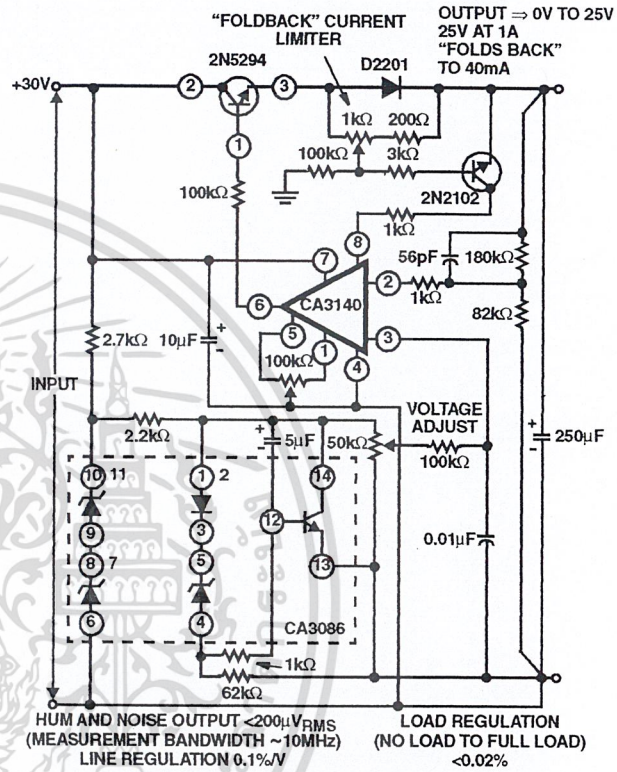
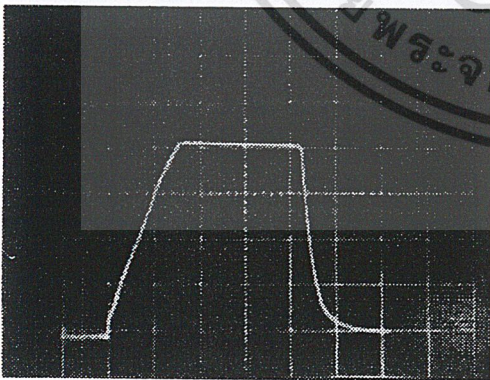
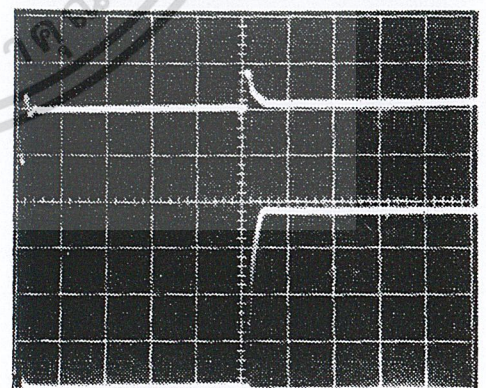


FIGURE 17. REGULATED POWER SUPPLY WITH "FOLDBACK" CURRENT LIMITING



5V/Div., 1s/Div.

FIGURE 18A. SUPPLY TURN-ON AND TURNSOFF CHARACTERISTICS



Top Trace: Output Voltage;
200mV/Div., 5μs/Div.

Bottom Trace: Collector of load switching transistor, load = 1A;
5V/Div., 5μs/Div.

FIGURE 18B. TRANSIENT RESPONSE

FIGURE 18. WAVEFORMS OF DYNAMIC CHARACTERISTICS OF POWER SUPPLY CURRENTS SHOWN IN FIGURES 16 AND 17

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

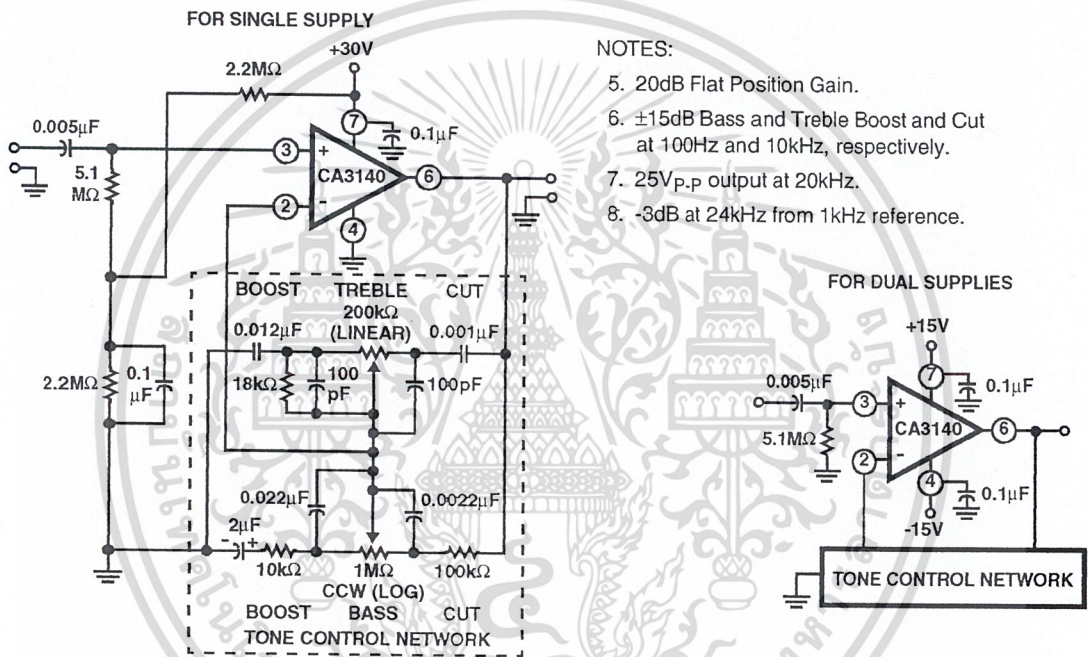
Tone Control Circuits

High slew rate, wide bandwidth, high output voltage capability and high input impedance are all characteristics required of tone control amplifiers. Two tone control circuits that exploit these characteristics of the CA3140 are shown in Figures 19 and 20.

The first circuit, shown in Figure 20, is the Baxandall tone control circuit which provides unity gain at midband and uses standard linear potentiometers. The high input impedance of the CA3140 makes possible the use of low-cost, low-value, small size capacitors, as well as reduced load of the driving stage.

Bass treble boost and cut are $\pm 15\text{dB}$ at 100Hz and 10kHz, respectively. Full peak-to-peak output is available up to at least 20kHz due to the high slew rate of the CA3140. The amplifier gain is 3dB down from its "flat" position at 70kHz.

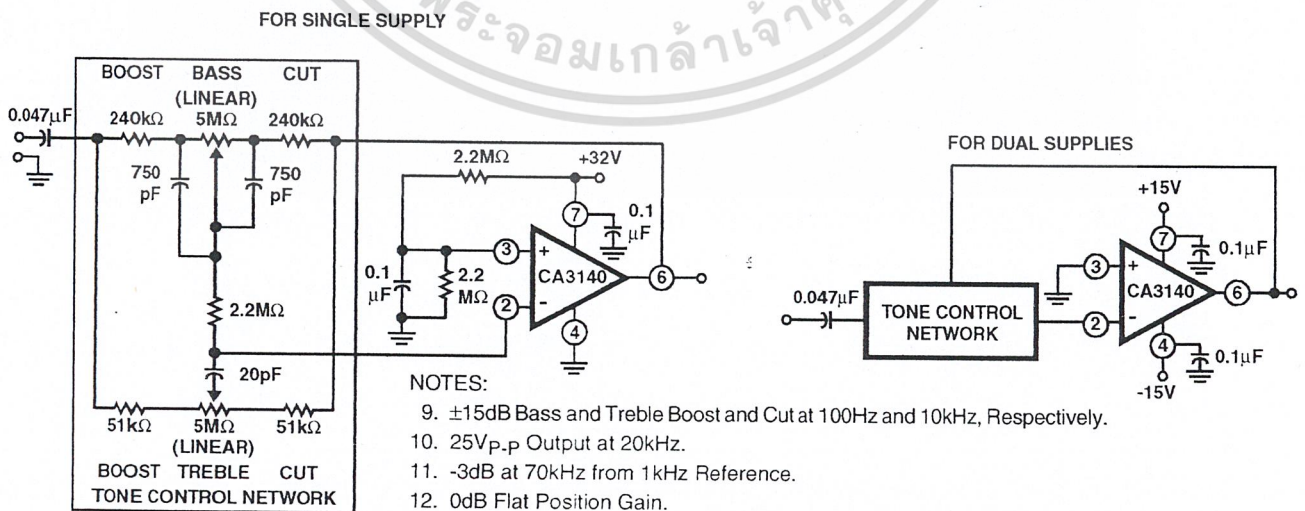
Figure 19 shows another tone control circuit with similar boost and cut specifications. The wideband gain of this circuit is equal to the ultimate boost or cut plus one, which in this case is a gain of eleven. For 20dB boost and cut, the input loading of this circuit is essentially equal to the value of the resistance from Terminal No. 3 to ground. A detailed analysis of this circuit is given in "An IC Operational Transconductance Amplifier (OTA) With Power Capability" by L. Kaplan and H. Wittlinger, IEEE Transactions on Broadcast and Television Receivers, Vol. BTR-18, No. 3, August, 1972.



NOTES:

5. 20dB Flat Position Gain.
6. $\pm 15\text{dB}$ Bass and Treble Boost and Cut at 100Hz and 10kHz, respectively.
7. 25V_{p,p} output at 20kHz.
8. -3dB at 24kHz from 1kHz reference.

FIGURE 19. TONE CONTROL CIRCUIT USING CA3130 SERIES (20dB MIDBAND GAIN)



NOTES:

9. $\pm 15\text{dB}$ Bass and Treble Boost and Cut at 100Hz and 10kHz, Respectively.
10. 25V_{p,p} Output at 20kHz.
11. -3dB at 70kHz from 1kHz Reference.
12. 0dB Flat Position Gain.

FIGURE 20. BAXANDALL TONE CONTROL CIRCUIT USING CA3140 SERIES

เอกสารนี้เป็นเอกสารที่เผยแพร่โดย Harris Semiconductor ภายใต้เงื่อนไขการรับประกัน
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Wien Bridge Oscillator

Another application of the CA3140 that makes excellent use of its high input impedance, high slew rate, and high voltage qualities is the Wien Bridge sine wave oscillator. A basic Wien Bridge oscillator is shown in Figure 21. When $R_1 = R_2 = R$ and $C_1 = C_2 = C$, the frequency equation reduces to the familiar $f = 1/(2\pi RC)$ and the gain required for oscillation, A_{OSC} is equal to 3. Note that if C_2 is increased by a factor of four and R_2 is reduced by a factor of four, the gain required for oscillation becomes 1.5, thus permitting a potentially higher operating frequency closer to the gain bandwidth product of the CA3140.

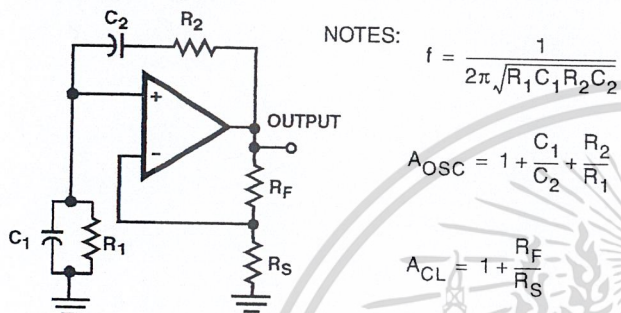


FIGURE 21. BASIC WIEN BRIDGE OSCILLATOR CIRCUIT USING AN OPERATIONAL AMPLIFIER

Oscillator stabilization takes on many forms. It must be precisely set, otherwise the amplitude will either diminish or reach some form of limiting with high levels of distortion. The element, R_S , is commonly replaced with some variable resistance element. Thus, through some control means, the value of R_S is adjusted to maintain constant oscillator output. A FET channel resistance, a thermistor, a lamp bulb, or other device whose resistance increases as the output amplitude is increased are a few of the elements often utilized.

Figure 22 shows another means of stabilizing the oscillator with a zener diode shunting the feedback resistor (R_F of Figure 21). As the output signal amplitude increases, the zener diode impedance decreases resulting in more feedback with consequent reduction in gain; thus stabilizing the amplitude of the output signal. Furthermore, this combination of a monolithic zener diode and bridge rectifier circuit tends to provide a zero temperature coefficient for this regulating system. Because this bridge rectifier system has no time constant, i.e., thermal time constant for the lamp bulb, and RC time constant for filters often used in detector networks, there is no lower frequency limit. For example, with $1\mu F$ polycarbonate capacitors and $22M\Omega$ for the frequency determining network, the operating frequency is 0.007Hz.

As the frequency is increased, the output amplitude must be reduced to prevent the output signal from becoming slew-rate limited. An output frequency of 180kHz will reach a slew rate of approximately $9V/\mu s$ when its amplitude is $16V_{P-P}$.

NOTES:

$$f = \frac{1}{2\pi\sqrt{R_1 C_1 R_2 C_2}}$$

$$A_{OSC} = 1 + \frac{C_1}{C_2} + \frac{R_2}{R_1}$$

$$A_{CL} = 1 + \frac{R_F}{R_S}$$

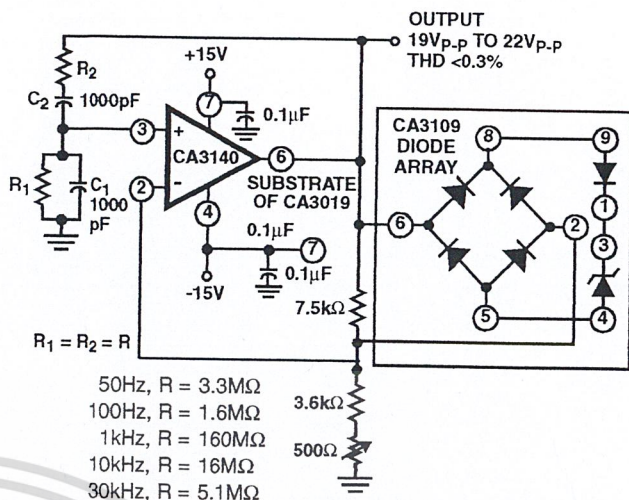


FIGURE 22. WIEN BRIDGE OSCILLATOR CIRCUIT USING CA3140

Simple Sample-and-Hold System

Figure 23 shows a very simple sample-and-hold system using the CA3140 as the readout amplifier for the storage capacitor. The CA3080A serves as both input buffer amplifier and low feed-through transmission switch (see Note 13). System offset nulling is accomplished with the CA3140 via its offset nulling terminals. A typical simulated load of $2k\Omega$ and $30pF$ is shown in the schematic.

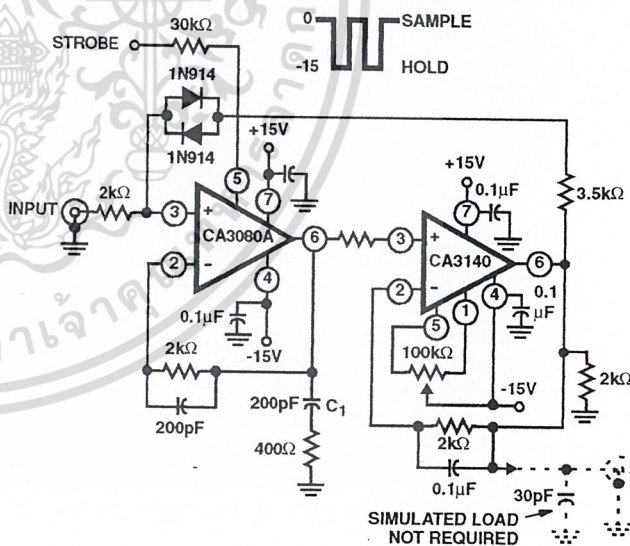


FIGURE 23. SAMPLE AND HOLD CIRCUIT

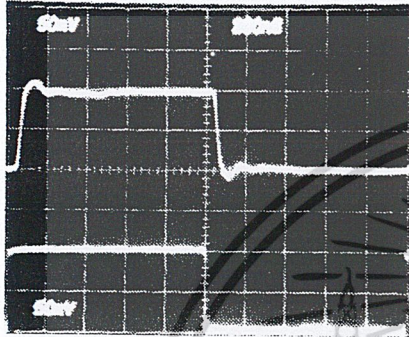
In this circuit, the storage compensation capacitance (C_1) is only 200pF. Larger value capacitors provide longer "hold" periods but with slower slew rates. The slew rate is:

$$\frac{dv}{dt} = \frac{I}{C} = 0.5mA/200pF = 2.5V/\mu s$$

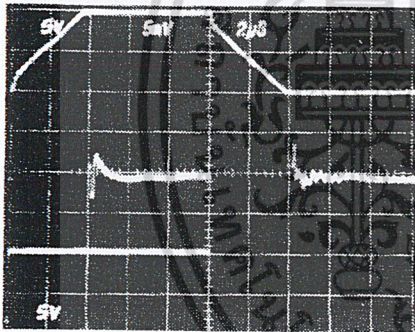
NOTE:

13. AN6668 "Applications of the CA3080 and CA 3080A High Performance Operational Transconductance Amplifiers".

Pulse "droop" during the hold interval is $170\text{pA}/200\text{pF}$ which is $0.85\mu\text{V}/\mu\text{s}$; (i.e., $170\text{pA}/200\text{pF}$). In this case, 170pA represents the typical leakage current of the CA3080A when strobed off. If C_1 were increased to 2000pF , the "hold-droop" rate will decrease to $0.085\mu\text{V}/\mu\text{s}$, but the slew rate would decrease to $0.25\text{V}/\mu\text{s}$. The parallel diode network connected between Terminal 3 of the CA3080A and Terminal 6 of the CA3140 prevents large input signal feedthrough across the input terminals of the CA3080A to the 200pF storage capacitor when the CA3080A is strobed off. Figure 24 shows dynamic characteristic waveforms of this sample-and-hold system.

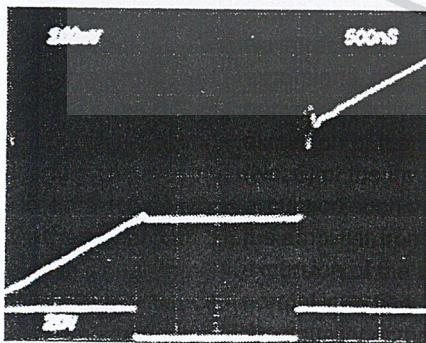


Top Trace: Output; $50\text{mV}/\text{Div.}$, $200\text{ns}/\text{Div.}$
 Bottom Trace: Input; $50\text{mV}/\text{Div.}$, $200\text{ns}/\text{Div.}$



Top Trace: Output Signal; $5\text{V}/\text{Div.}$, $2\mu\text{s}/\text{Div.}$
 Center Trace: Difference of Input and Output Signals through Tektronix Amplifier 7A13; $5\text{mV}/\text{Div.}$, $2\mu\text{s}/\text{Div.}$
 Bottom Trace: Input Signal; $5\text{V}/\text{Div.}$, $2\mu\text{s}/\text{Div.}$

LARGE SIGNAL RESPONSE AND SETTLING TIME



SAMPLING RESPONSE

Top Trace: Output; $100\text{mV}/\text{Div.}$, $500\text{ns}/\text{Div.}$
 Bottom Trace: Input; $20\text{V}/\text{Div.}$, $500\text{ns}/\text{Div.}$

FIGURE 24. SAMPLE AND HOLD SYSTEM DYNAMIC CHARACTERISTICS WAVEFORMS

Current Amplifier

The low input terminal current needed to drive the CA3140 makes it ideal for use in current amplifier applications such as the one shown in Figure 25 (see Note 14). In this circuit, low current is supplied at the input potential as the power supply to load resistor R_L . This load current is increased by the multiplication factor R_2/R_1 , when the load current is monitored by the power supply meter M. Thus, if the load current is 100nA , with values shown, the load current presented to the supply will be $100\mu\text{A}$; a much easier current to measure in many systems.

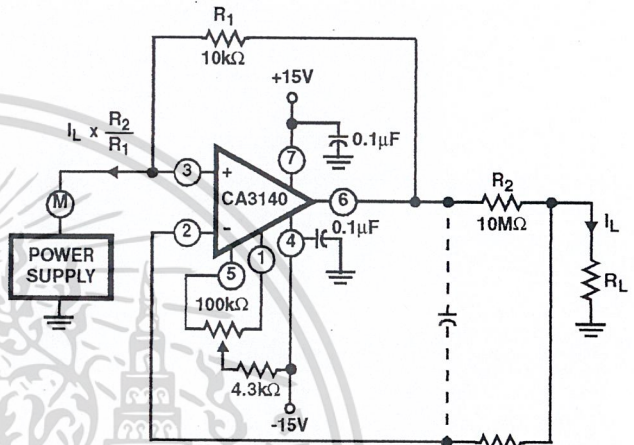


FIGURE 25. BASIC CURRENT AMPLIFIER FOR LOW CURRENT MEASUREMENT SYSTEMS

Note that the input and output voltages are transferred at the same potential and only the output current is multiplied by the scale factor.

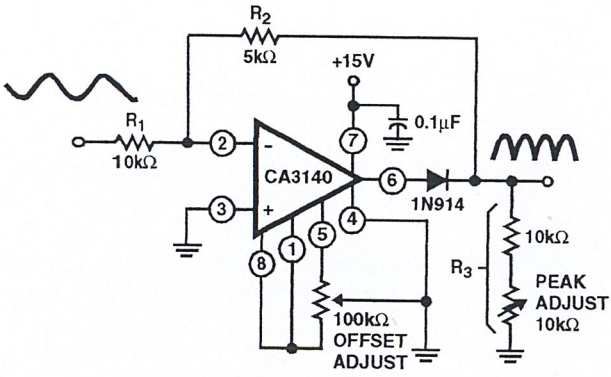
The dotted components show a method of decoupling the circuit from the effects of high output load capacitance and the potential oscillation in this situation. Essentially, the necessary high frequency feedback is provided by the capacitor with the dotted series resistor providing load decoupling.

Full Wave Rectifier

Figure 26 shows a single supply, absolute value, ideal full-wave rectifier with associated waveforms. During positive excursions, the input signal is fed through the feedback network directly to the output. Simultaneously, the positive excursion of the input signal also drives the output terminal (No. 6) of the inverting amplifier in a negative going excursion such that the 1N914 diode effectively disconnects the amplifier from the signal path. During a negative going excursion of the input signal, the CA3140 functions as a normal inverting amplifier with a gain equal to $-R_2/R_1$. When the equality of the two equations shown in Figure 26 is satisfied, the full wave output is symmetrical.

NOTE:

14. "Operational Amplifiers Design and Applications", J. G. Graeme, McGraw-Hill Book Company, page 308, "Negative Imittance Converter Circuits"



$$\text{GAIN} = \frac{R_2}{R_1} = X = \frac{R_3}{R_1 R_2 + R_3}$$

$$R_3 = \left(\frac{X + X^2}{1 - X} \right) R_1$$

$$\text{FOR } X = 0.5 \quad \frac{5\text{k}\Omega}{10\text{k}\Omega} = \frac{R_2}{R_1}$$

$$R_3 = 10\text{k}\Omega \left(\frac{0.75}{0.5} \right) = 15\text{k}\Omega$$

20V_{p-p} Input BW (-3dB) = 290kHz, DC Output (Avg) = 3.2V

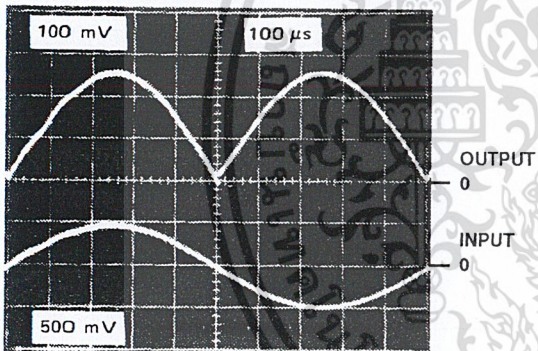
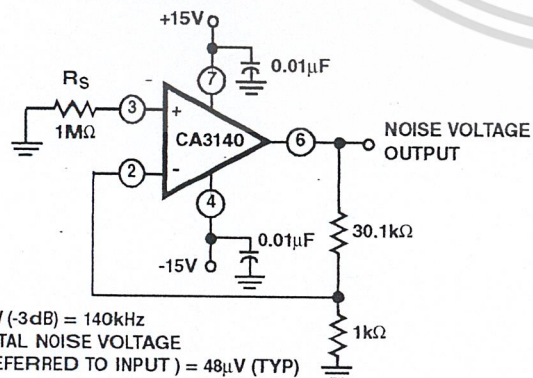


FIGURE 26. SINGLE SUPPLY, ABSOLUTE VALUE, IDEAL FULL WAVE RECTIFIER WITH ASSOCIATED WAVEFORMS



BW (-3dB) = 140kHz
TOTAL NOISE VOLTAGE
(REFERRED TO INPUT) = 48μV (TYP)

FIGURE 27. TEST CIRCUIT AMPLIFIER (30dB GAIN) USED FOR WIDEBAND NOISE MEASUREMENT

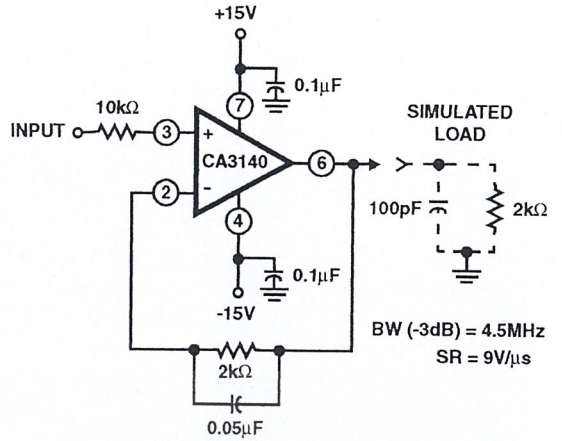
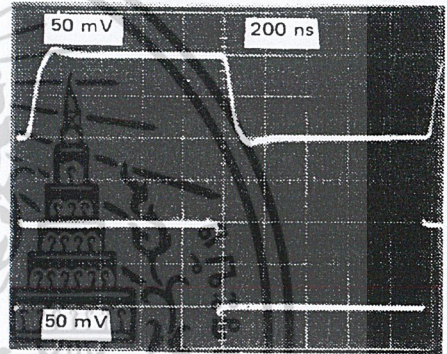
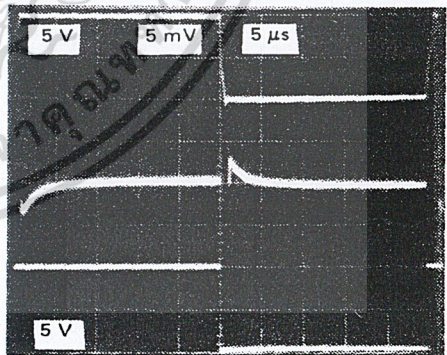


FIGURE 28A. TEST CIRCUIT



Top Trace: Output; 50mV/Div., 200ns/Div.
Bottom Trace: Input; 50mV/Div., 200ns/Div.

FIGURE 28B. SMALL SIGNAL RESPONSE



(Measurement made with Tektronix 7A13 differential amplifier.)

Top Trace: Output Signal; 5V/Div., 5μs/Div.
Center Trace: Difference Signal; 5mV/Div., 5μs/Div.
Bottom Trace: Input Signal; 5V/Div., 5μs/Div.

FIGURE 28C. INPUT-OUTPUT DIFFERENCE SIGNAL SHOWING SETTLING TIME

FIGURE 28. SPLIT SUPPLY VOLTAGE FOLLOWER TEST CIRCUIT AND ASSOCIATED WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves

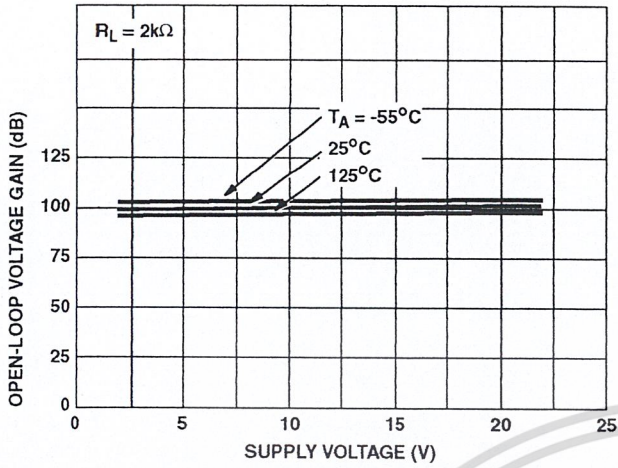


FIGURE 29. OPEN-LOOP VOLTAGE GAIN vs SUPPLY VOLTAGE AND TEMPERATURE

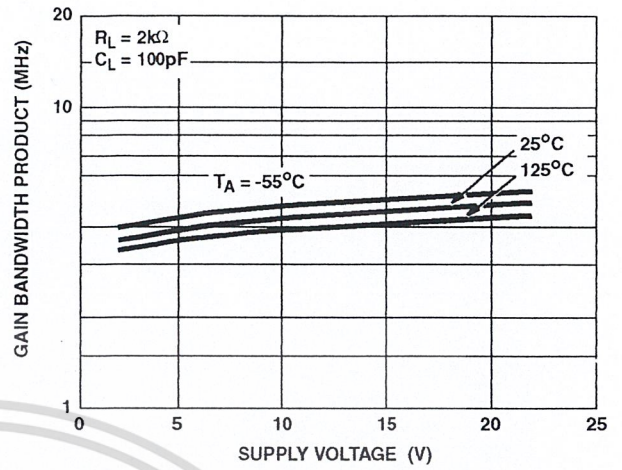


FIGURE 30. GAIN BANDWIDTH PRODUCT vs SUPPLY VOLTAGE AND TEMPERATURE

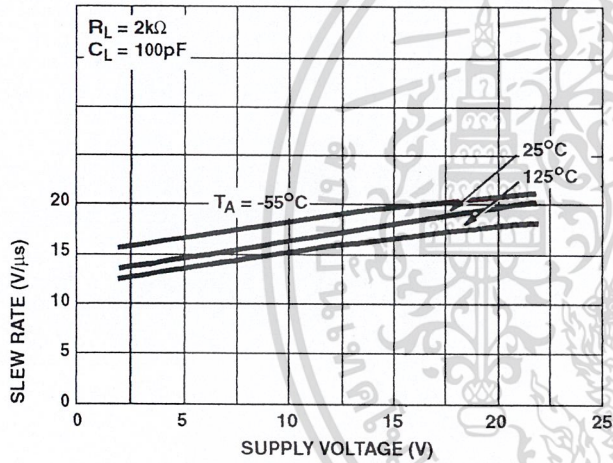


FIGURE 31. SLEW RATE vs SUPPLY VOLTAGE AND TEMPERATURE

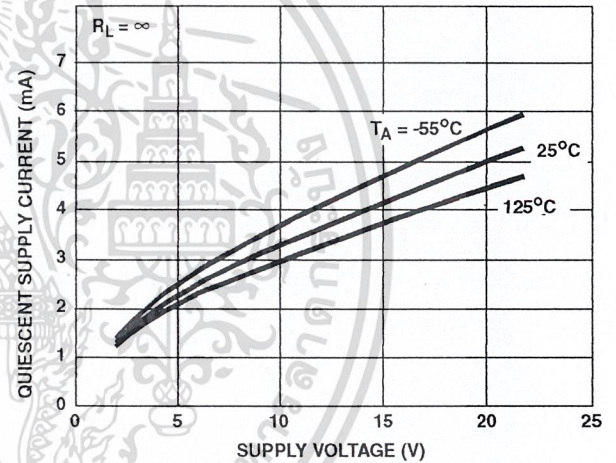


FIGURE 32. QUIESCENT SUPPLY CURRENT vs SUPPLY VOLTAGE AND TEMPERATURE

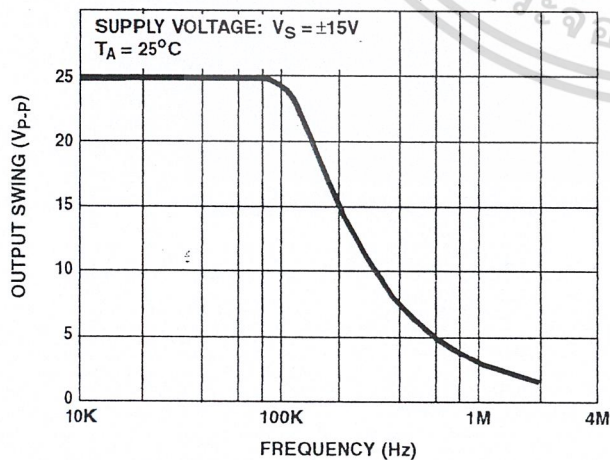


FIGURE 33. MAXIMUM OUTPUT VOLTAGE SWING vs FREQUENCY

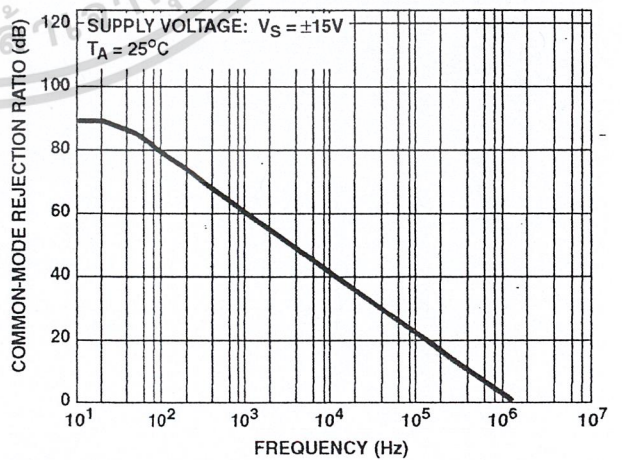


FIGURE 34. COMMON MODE REJECTION RATIO vs FREQUENCY

เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves (Continued)

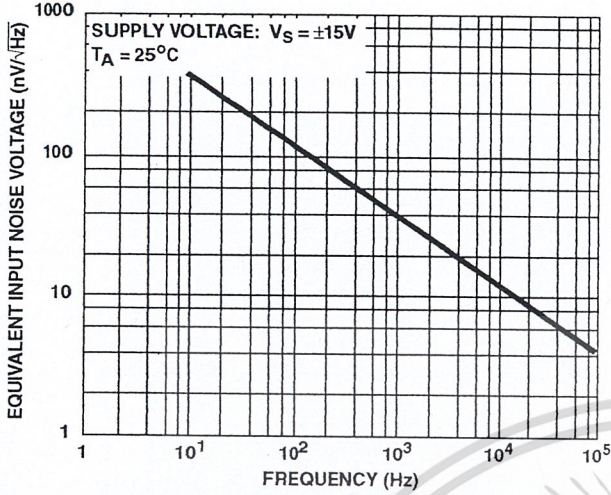


FIGURE 35. EQUIVALENT INPUT NOISE VOLTAGE vs FREQUENCY

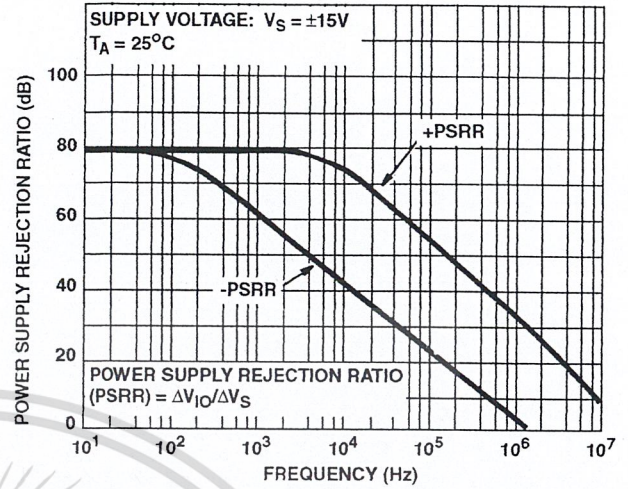
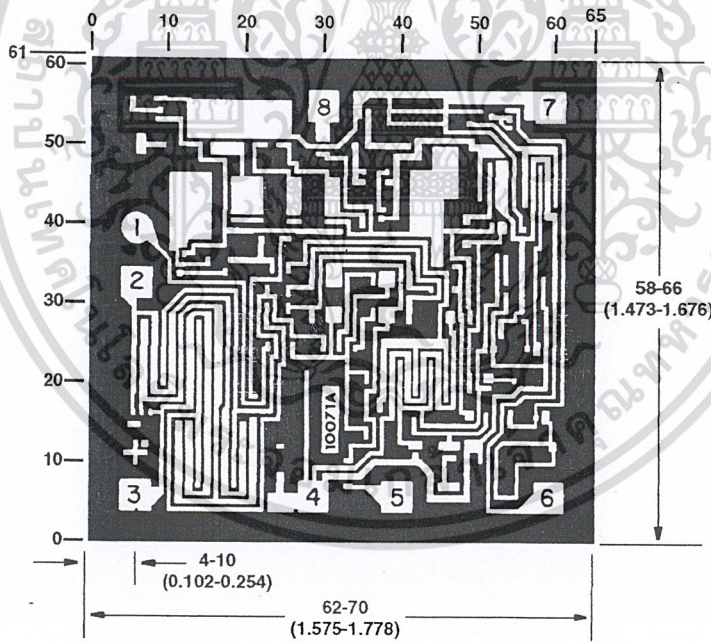


FIGURE 36. POWER SUPPLY REJECTION RATIO vs FREQUENCY

Metallization Mask Layout



Dimensions in parenthesis are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

The photographs and dimensions represent a chip when it is part of the wafer. When the wafer is cut into chips, the cleavage angles are 57° instead of 90° with respect to the face of the chip. Therefore, the isolated chip is actually 7 mils (0.17mm) larger in both dimensions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. เทคนิคและการออกแบบ สวิตชิงเพาเวอร์ซัพพลาย
; สุวัฒน์ ดั่น
2. สวิตชิงเพาเวอร์ซัพพลาย ฉบับพิเศษชุด แหล่งจ่ายไฟสำหรับนักอิเล็กทรอนิกส์
; ชีเอ็ด
3. แหล่งจ่ายไฟแบบสวิตชิง
; สมบูรณ์ มាលานนท์
; สมคิด วิริยประสิทธิ์ชัย
4. HIGH - FREQUENCY SWITCHING POWER SUPPLY : THEORY AND DESIGN
; GEORGE CHRYSSIS
5. HAND BOOK OF SWITCHINGMODE POWER SUPPLIES
; Keith H. Billings

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้