



ภาควิชาวิศวกรรม  
 คณะครุศาสตร์อุตสาหกรรม  
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
 ใบรับรองปริญญาโท



ชื่อหัวข้อ ระบบตรวจวัดการใช้กำลังงานไฟฟ้าระยะไกล

Electrical Power Consumption Remote Monitoring

- ชื่อนักศึกษา
1. นายจรรุญรักษ์ ประกอบไวทยกิจ รหัสประจำตัว 40031203
  2. นายประทีป ศรีผ่อง รหัสประจำตัว 40031216
  3. นายพรเทพ พลับน่ม รหัสประจำตัว 40031218
  4. นายสมเกียรติ แด้มแก้ว รหัสประจำตัว 40031230

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา วิศวกรรมโทรคมนาคม

อาจารย์ที่ปรึกษา อาจารย์ไพบุลย์ พวงวงศ์ตระกูล

อาจารย์ที่ปรึกษาร่วม อาจารย์โกศล ตราชู

คณะกรรมการสอบปริญญาโท	ลายมือชื่อ
1. อาจารย์ไพบุลย์ พวงวงศ์ตระกูล	
2. อาจารย์โกศล ตราชู	
3. อาจารย์สุชิน อางหาญ	
4. อาจารย์พงษ์เกียรติ เศรษฐพิทักษ์สกุล	
5. อาจารย์ปิยะ สุภวาราสวัสดิ์	

วัน/เดือน/ปีที่สอบ วันอังคารที่ 27 เมษายน พ.ศ. 2542 เวลา 9.00 น.

สถานที่สอบ ห้อง ค.310 คณะครุศาสตร์อุตสาหกรรม สจล.



ภาควิชารับรองแล้ว  
 (ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่.../เดือน.../ปี... พ.ศ. ๒๕๔๒

เลขหมึก.....

เลขทะเบียน 32801

วัน, เดือน, ปี 10 ส.ย. 2542

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงวันที่.../เดือน.../ปี... พ.ศ. ๒๕๔๒

# ปริญญานิพนธ์

ระบบตรวจวัดการใช้กำลังไฟฟ้าระยะไกล

ELECTRICAL POWER CONSUMPTION REMOTE MONITORING



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ปีการศึกษา 2541

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ปริญญานิพนธ์

เรื่อง ระบบตรวจวัดการใช้กำลังงานไฟฟ้าระยะไกล

Electrical Power Consumption Remote Monitoring

## วัตถุประสงค์

1. เพื่อศึกษาหลักการทำงานและโครงสร้างของแคลมป์
2. เพื่อศึกษาหลักการทำงานของการส่งข้อมูลแบบอนุกรม
3. เพื่อทดสอบการตรวจวัด ค่ากำลังงานไฟฟ้า
4. เพื่อสามารถสร้างระบบตรวจวัดค่ากระแสได้
5. เพื่อสามารถนำไปใช้ในการเตือนให้ทราบว่ามีการใช้กำลังงานไฟฟ้าเกินพิกัดที่ได้มีการตั้งไว้

## ประโยชน์ที่คาดว่าจะได้รับ

1. มีความรู้ในเรื่องการสร้าง การทำงานของแคลมป์ การมัลติเพล็กซ์ และการส่งข้อมูลแบบอนุกรมด้วย RS-485
2. ได้วงจรต้นแบบตัวตรวจวัด วงจรต้นแบบด้านส่ง วงจรด้านรับ และวงจรแสดงผล
3. ได้เครื่องต้นแบบระบบการตรวจวัดการใช้พลังงานไฟฟ้าระยะไกล
4. นำเครื่องระบบตรวจวัดกำลังงานไฟฟ้าระยะไกลใช้งานจริงภายในคณะครุศาสตร์อุตสาหกรรม สจล.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อหัวข้อ	ระบบตรวจวัดการใช้กำลังไฟฟ้าระยะไกล
ชื่อนักศึกษา	นายจรูญรักษ์ ประกอบไวทยกิจ นายประทีป ศรีผ่อง นายพรเทพ พลับน่ม นายสมเกียรติ เต็มแก้ว
อาจารย์ที่ปรึกษา	อาจารย์ไพบุลย์ พวงวงศ์ตระกูล
อาจารย์ที่ปรึกษาร่วม	อาจารย์โกศล ตราชู
หลักสูตร	ครุศาสตร์อุตสาหกรรมบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
ปีการศึกษา	2541

### บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ เสนอเครื่องระบบตรวจวัดกำลังไฟฟ้าระยะไกล ซึ่งใช้ในอาคารเรียน และปฏิบัติการคณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ประกอบด้วยส่วนต่างๆ คือ ตัวตรวจวัดกระแสไฟฟ้า ภาคส่งและภาครับ มีหลักการทำงาน คือ ตัวตรวจวัดกระแสไฟฟ้าจะทำการวัดกระแสไฟฟ้าแล้วส่งให้ภาคส่ง ซึ่งส่งมีหน้าที่คือ นำสัญญาณที่รับได้ทั้งหมดทำการมัลติเพล็กซ์แล้วแปลงเป็นสัญญาณดิจิทัลส่งไปยังภาครับผ่านใช้ระบบส่งข้อมูล RS-485 ซึ่งใช้ MCS-51 ควบคุมการทำงาน เมื่อภาครับได้รับสัญญาณก็จะทำการถอดรหัส แล้วนำผลที่ได้จากการถอดรหัสไปแสดงผลเป็นตัวเลขด้วย 7 ส่วน และเตือนการใช้กระแสเกินด้วยการกระพริบของส่วนแสดงผลและสัญญาณเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<b>Thesis Title</b>	Electrical Power Consumption Remote Monitoring
<b>Students</b>	Mr.Jaroonruk Prakobwaithayakij Mr.Prateep Sripong Mr.Pornthep Plubnim Mr.Somkiad Tamkaw
<b>Advisor</b>	Mr.Paiboon Pongwongtragull
<b>Co-Advisor</b>	Mr.Koson Tracho
<b>Education Level</b>	Bachelor of Science in Industrial Education
<b>Program in</b>	Telecommunication Engineer
<b>Academic Year</b>	1998

### ABSTRACT

This thesis would explain the electrical power consumption remote monitoring. Which using current measurement at Faculty of Industrial Education King Mongkut's Institute of Technology Ladkrabang study and to ask for instruction a building, This project have consist is clamp transformer ,transmission section and receiver section and have practice is, the clamp transformer induce current send to transmission section transmission will take current from clamp transformer to multiplex change analog to digital sent to receiver section by RS-485 and working control by microcontroller MCS-51 , when the receiver suffer signal from transmission section ' It will decode to digital digit with 7 segment and to caution to use extra current by digit digital 7 segment blink and sound

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ถูกล่วงไปได้ดี เนื่องมาจากความร่วมมือของสมาชิกภายในกลุ่มทุกท่าน ขอขอบคุณคณาจารย์ภาควิชาครุศาสตร์ศึกษาศาสตร์วิศวกรรมทุกท่านที่ให้ความอนุเคราะห์เครื่องมือ และอุปกรณ์ รวมทั้งยังให้คำแนะนำ แนวคิด ความรู้ต่างๆ แนวทางแก้ไขปัญหาในการจัดทำปริญญานิพนธ์ และขอขอบคุณห้องสมุดคณะครุศาสตร์อุตสาหกรรมที่ช่วยอำนวยความสะดวกในการเอื้อเฟื้อสถานที่ในการค้นคว้าข้อมูล สุดท้ายที่ควรระลึกถึงอย่างยิ่ง บิดามารดา และญาติพี่น้องที่เป็นผู้สนับสนุนด้านการศึกษา และเป็นผู้ให้กำลังใจด้วยดีตลอดมา ตั้งแต่อดีตจนถึงปัจจุบัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VI
สารบัญรูป	VII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปริญญานิพนธ์	1
1.2 ซึ่ดความสามารถของโครงการ	1
1.3 เนื้อหาของปริญญานิพนธ์ โดยสังเขป	2
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 กล่าวนำ	3
2.2 หลักการเหนี่ยวนำกระแสไฟฟ้า	3
2.2.1 หลักการแม่เหล็กไฟฟ้า	3
2.2.2 ซีสเตอร์รีซิสลูป	5
2.2.3 แกนเฟอร์ไรต์	6
2.3 หลักการเลือกแกนแม่เหล็ก	6
2.3.1 ชนิดของแกน	6
2.3.2 การวัดขนาดของแกน	7
2.4 หลักการพันขดลวดทองแดงและการกำหนดขนาดของขดลวด	9
2.5 หลักการทำงานของแคล้มป์	13
2.5.1 วิธีการเลือกแคล้มป์	16
2.5.2 คุณสมบัติของแคล้มป์	17
2.6 หลักการทำงานของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล	18
2.6.1 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลเปรียบเทียบแบบเฟลช	18
2.6.2 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่ใช้การอินทิเกรเตอร์	20

## สารบัญ (ต่อ)

เรื่อง	หน้า
2.6.3 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่ใช้วงจรนับ	24
2.6.4 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบการสุ่มและการคงค่า	25
2.7 โครงสร้างและเทคนิคของระบบการส่งข้อมูล	26
2.7.1 โครงสร้างพื้นฐานของระบบการส่งข้อมูล	26
2.7.2 วิธีและโครงสร้างทางเทคนิคของระบบส่งข้อมูล	28
2.7.3 การใช้งานระบบส่งข้อมูล	28
2.8 วิธีส่งข้อมูล	32
2.8.1 วิธีการสื่อสาร	32
2.8.2 วิธีการส่ง	42
2.8.3 เส้นทาง การส่ง	45
2.9 การสื่อสารข้อมูลแบบอนุกรม ด้วย RS-485	46
2.9.1 รูปแบบของการสื่อสารข้อมูลแบบ RS-485	47
2.9.2 คุณสมบัติเฉพาะตัวของตัวรับ RS-485	50
2.9.3 คุณสมบัติเฉพาะของคู่สัญญาณ RS-485	50
2.9.4 ความหมายของยูนิต์ โหลด	50
2.9.5 คุณสมบัติเฉพาะตัวของตัวรับ	50
2.9.6 การคำนวณหาจำนวนคู่ตัวรับ – ส่ง	51
2.9.7 RS-485 โปรโตคอล	51
2.10 สถาปัตยกรรมของ MCS-51	55
บทที่ 3 หลักการออกแบบ การสร้าง และการทำงาน	56
3.1 กล่าวนำ	56
3.2 ภาควิชาวิศวกรรมเครื่องกล	56
3.2.1 การออกแบบของแกล้มปี	56
3.2.2 การออกแบบวงจรปรับค่า	60
3.2.3 การออกแบบวงจรมัลติเพล็กซ์	61
3.2.4 การออกแบบวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล	62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่ควรนำเนื้อหาไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

เรื่อง	หน้า
3.3 หลักการออกแบบภาคส่งข้อมูลบอร์ดไมโครคอนโทรลเลอร์	63
3.3.1 บอร์ดไมโครคอนโทรลเลอร์ตระกูล MCS-51 ภาคส่ง	63
3.3.2 บอร์ดไมโครคอนโทรลเลอร์ตระกูล MCS-51 ภาครับ	64
3.4 หลักการออกแบบภาคแสดงผล	64
3.4.1 การออกแบบส่วนแสดงผล 7 ส่วน	64
3.4.2 การออกแบบส่วนวงจรถอดรหัส	66
3.4.3 การออกแบบส่วนการควบคุม	67
บทที่ 4 การทดลอง และผลการทดลอง	71
4.1 กล่าวนำ	71
4.2 การทดลอง	71
4.2.1 ลำดับขั้นการทดลอง	71
4.2.2 ผลการทดลอง	75
4.3 สรุปผลการทดลอง	77
บทที่ 5 สรุปปัญหาแนวทางแก้ไข และพัฒนา	78
5.1 บทสรุป	78
5.2 ปัญหาและแนวทางแก้ไขปัญหา	78
5.2.1 ในส่วนของฮาร์ดแวร์	78
5.2.2 ในส่วนของซอฟต์แวร์	78
5.3 แนวทางพัฒนา	78
ภาคผนวก ก เครื่องตรวจวัดการใช้กำลังไฟฟ้าระยะไกล	80
ภาคผนวก ข วงจร และแผ่นวงจรพิมพ์	90
ภาคผนวก ค ผังการทำงาน และโปรแกรมระบบ	97
ภาคผนวก ง รายละเอียด และคุณสมบัติของอุปกรณ์	163
ภาคผนวก จ คู่มือการใช้งาน	217
บรรณานุกรม	227

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 228  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตาราง	หน้า
ตารางที่ 2.1 แคนเฟอร์ไรต์ของบริษัทต่างๆ ที่มีการวางจำหน่าย	7
ตารางที่ 2.2 ขนาดของแกนทอรอยด์ที่มีการใช้งานในปัจจุบัน	8
ตารางที่ 2.3 ข้อมูลของสายทองแดงที่ใช้ทำเป็นหม้อแปลง	9
ตารางที่ 2.4 ความสัมพันธ์ระหว่างค่ากระแสกับขนาดของสายทองแดง	11
ตารางที่ 2.5 ข้อพิจารณาในการเลือกเคสลับปี	16
ตารางที่ 2.6 สัญญาณเอาต์พุตของวงจรเปรียบเทียบแบบเฟลช	19
ตารางที่ 2.7 ตัวอย่างโครงสร้างระบบการสื่อสารข้อมูลแบบไม่มีสวิตซ์ซิง	30
ตารางที่ 2.8 ตัวอย่างโครงสร้างระบบการสื่อสารข้อมูลแบบมีสวิตซ์ซิง	31
ตารางที่ 2.9 ชนิดของสัญญาณเบสแบนด์	43
ตารางที่ 2.10 การเปรียบเทียบมาตรฐานการสื่อสารข้อมูล	47
ตารางที่ 2.11 การเปรียบเทียบมาตรฐานการสื่อสารข้อมูล	48
ตารางที่ 4.1 การทดลองตอนที่ 1	75
ตารางที่ 4.2 การทดลองตอนที่ 2	76

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูป	หน้า
รูปที่ 2.1 พลั๊กซ์ที่เกิดขึ้นเนื่องจากกระแสไหลผ่านขดลวดแกนอากาศ	3
รูปที่ 2.2 สนามแม่เหล็กเชิงแรงขึ้น โดยแท่งวัสดุแม่เหล็กในขดลวด	4
รูปที่ 2.3 คุณสมบัติของฮีสเตอร์รีซีสบนแกน B – H	5
รูปที่ 2.4 การเป็นแม่เหล็กในช่องเป็นเส้นตรง	6
รูปที่ 2.5 การวัดขนาดของแกนทอรอยด์	9
รูปที่ 2.6 การพันบนแกนทอรอยด์โดยใช้กระสวย	12
รูปที่ 2.7 มุมห่างระหว่างจุดเริ่มต้นและจุดสิ้นสุด การพันเป็น 30 องศา จะมีค่าความแฝงต่ำ	12
รูปที่ 2.8 ตัวอย่างการสังเกตทิศทางการพันขดลวดเพื่อใช้ในการคัปปลิง	13
รูปที่ 2.9 การเกิดกระแสไฟฟ้าเอาต์พุตออกไปยัง โหลดซึ่งในที่นี้คือเครื่องมือวัดที่นำไปต่อกับแคลมป์	14
รูปที่ 2.10 การคล้องแคลมป์	14
รูปที่ 2.11 โครงสร้างของตัวเซนเซอร์แบบ Hall- Effect	15
รูปที่ 2.12 การเหนี่ยวนำกระแสของเซนเซอร์	16
รูปที่ 2.13 การใช้งานของแคลมป์	18
รูปที่ 2.14 การต่อวงจรเปรียบเทียบแบบขนานหรือแบบเฟส	19
รูปที่ 2.15 แผนผังการทำงานของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลแบบสโโลปเดียว	21
รูปที่ 2.16 ความชันของสัญญาณแคลมป์	21
รูปที่ 2.17 แผนผังการทำงานของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลแบบสโโลปคู่	22
รูปที่ 2.18 แรงดันขาออกของวงจรอินทิเกรเตอร์เทียบกับเวลา	23
รูปที่ 2.19 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลแบบเดลต้า-ซิกม่า	24
รูปที่ 2.20 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลที่สร้างขึ้นจากวงจรขึ้นขึ้น/ลง และวงจรแปลงสัญญาณดิจิตอลเป็นแอนะล็อก	25
รูปที่ 2.21 วงจรแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิตอลแบบประมาณค่า	26
รูปที่ 2.22 โครงสร้างพื้นฐานของระบบการส่งข้อมูล	27
รูปที่ 2.23 โครงสร้างทางเทคนิคของระบบการส่งข้อมูล	29
รูปที่ 2.24 หลักการส่งข้อมูลแบบอนุกรมและแบบขนาน	33



## สารบัญรูป (ต่อ)

รูป	หน้า
รูปที่ 3.12 จอแสดงผลแบบผลึกเหลว (LCD)	70
รูปที่ 3.13 การเชื่อมต่อส่วนแสดงสัญญาณเสียง	70
รูปที่ 4.1 ผู้ควบคุมทางด้านส่ง	72
รูปที่ 4.2 ผู้ควบคุมทางด้านรับ	73
รูปที่ 4.3 ตัวอย่างการวัดค่ากระแสในชั้น 3 เฟส R	73
รูปที่ 4.4 ตัวอย่างการวัดค่าในกระแสชั้นที่ 3 เฟส S	74
รูปที่ 4.5 การคล่องวัดค่ากระแส โดยคิจิตอลแกล้มป์มิเตอร์ชั้น 3 เฟส R	74
รูปที่ 4.6 การคล่องวัดค่ากระแส โดยคิจิตอลแกล้มป์มิเตอร์ชั้น 3 เฟส S	75
รูปที่ ก.1 ภายนอกของผู้ต้นแบบภาคส่ง	81
รูปที่ ก.2 หน้าปัดภายใน	81
รูปที่ ก.3 การวางอุปกรณ์ภายใน	82
รูปที่ ก.4 แผงวงจรภาคการปรับแต่ง	82
รูปที่ ก.5 แผงวงจรบอร์ดไมโครคอนโทรลเลอร์ MCS-51	83
รูปที่ ก.6 ภายนอกผู้ต้นแบบภาครับ	83
รูปที่ ก.7 หน้าปัดภายในผู้ต้นแบบภาครับ	84
รูปที่ ก.8 การวางอุปกรณ์ภายใน	84
รูปที่ ก.9 แผงวงจรภาคถอดรหัส	85
รูปที่ ก.10 แผงวงจรภาคแสดงผล 7 ส่วน	85
รูปที่ ก.11 แผงวงจรบอร์ดไมโครคอนโทรลเลอร์ MCS-51	86
รูปที่ ก.12 อุปกรณ์เป็นพิมพ์	86
รูปที่ ก.13 ก่องวงจรเรียงกระแสแบบสวิตซ์ซิ่ง	87
รูปที่ ข.1 วงจรภาคตรวจวัดกระแสไฟฟ้า	89
รูปที่ ข.2 ลายวงจรภาคตรวจวัดกระแสไฟฟ้า	90
รูปที่ ข.3 วงจรภาคแสดงผล	91
รูปที่ ข.4 ลายวงจรภาคแสดงผลส่วนภาคถอดรหัส	92

## สารบัญรูป (ต่อ)

รูป	หน้า
รูปที่ ข.6 วงจรไมโครคอนโทรลเลอร์ MCS-51 ภาคส่ง	94
รูปที่ ข.7 วงจรไมโครคอนโทรลเลอร์ MCS-5 ภาครับ	95
รูปที่ ข.8 วงจรภาคควบคุมและเป็นพิมพ์	96
รูปที่ ค.1 ฟังก์ชันการทำงานภาคส่ง	152
รูปที่ ค.2 ฟังก์ชันการทำงานหลังจากเปิดเครื่องแสดงผล	154
รูปที่ ค.3 ฟังก์ชันการทำงานการตั้งค่ากระแส	155
รูปที่ ค.4 ฟังก์ชันการทำงานการตั้งค่ากระแสที่ละชั้น	157
รูปที่ ค.5 ฟังก์ชันการทำงานการตั้งค่ากระแสทั้งหมด	159
รูปที่ ค.6 ฟังก์ชันการทำงานส่วนการแสดงผลลิกเหลว	160
รูปที่ ค.7 ฟังก์ชันการทำงานการนำค่าออกทางภาคแสดงผล 7 ส่วน	161

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปริญญานิพนธ์

ในปัจจุบันไฟฟ้าเป็นส่วนหนึ่งที่สำคัญของมนุษย์ซึ่งเรียกว่าอาจจะขาดไปเสียไม่ได้แล้ว ทั้งทางด้านการใช้ภายในบ้านเรือน เพื่อเป็นการอำนวยความสะดวกสบายแก่มนุษย์ ซึ่งก็รวมไปถึงการใช้งานไฟฟ้าในโรงงานอุตสาหกรรมต่างๆ

เนื่องจากระบบไฟฟ้าในโรงงานอุตสาหกรรม จำเป็นที่จะต้องใช้กระแสไฟฟ้าเป็นอย่างมาก อาจจะมีการใช้ไฟฟ้าตลอด ทั้ง 24 ชั่วโมง โรงงานอุตสาหกรรมเหล่านั้นจึงต้องมีระบบป้องกันการใช้กำลังไฟฟ้าเกินพิกัดความสามารถของระบบจ่ายไฟฟ้า โดยจะมีการตัดวงจรการจ่ายไฟเพื่อป้องกันความเสียหายซึ่งจะเกิดขึ้นกับอุปกรณ์ในระบบไฟฟ้านั้น เมื่อต้องการที่จะทำการเปิดระบบให้มีการเริ่มทำงานใหม่อีกครั้ง เพื่อเริ่มต้นการใช้งานเครื่องมือหรืออุปกรณ์ต่างๆ ในโรงงานอุตสาหกรรมนั้น จะต้องใช้เวลานานกว่าที่ระบบจ่ายไฟจะจ่ายกำลังงานให้ได้กำลังงานเท่าเดิมอีกครั้ง สาเหตุดังกล่าวทำให้เกิดความสูญเสียขึ้นหลายๆ ประการ ดังนั้นทางคณะผู้จัดทำได้เล็งเห็นว่าสิ่งที่เกิดขึ้นนี้เป็นสิ่งที่สำคัญ จึงได้คิดสร้างโครงการขึ้นขึ้นมา เพื่อเป็นการตรวจสอบการใช้กำลังงานไฟฟ้า ในทุกๆ ขณะอีกทั้งยังมีการเตือนให้ทราบด้วย หากมีการใช้กำลังงานเกินพิกัดก่อนที่จะเกิดการตัดวงจรของระบบไฟฟ้าซึ่งจะทำให้เกิดความเสียหาย เพื่อให้การปฏิบัติงานนั้นดำเนินงานต่อไปได้โดยไม่เกิดความสูญเสียทางด้านเวลาและด้านอื่นๆ ขึ้น

### 1.2 ขีดความสามารถของโครงการ

โครงการมีขีดความสามารถดังต่อไปนี้

1. สามารถแสดงผลได้ไกลที่สุดประมาณ 1 กิโลเมตร เมื่อใช้สายสัญญาณ RS-485
2. สามารถแสดงผลเป็นตัวเลขบอกค่าการใช้กำลังงานไฟฟ้า ระบบ 3 เฟส (15 ช่อง 5 ชั้น )
3. สามารถแสดงผลการวัดเป็นค่าตามเวลาจริง (Real Time)
4. ใช้ไมโครคอนโทรลเลอร์ควบคุมการทำงาน
5. มีระบบเตือนเมื่อมีการใช้โหลดเกินกว่าค่าที่ตั้งไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 1.3 เนื้อหาโดยสังเขป

เนื้อหาภายในปฏิญญานิพนธ์ฉบับนี้แบ่งออกเป็นบทต่างๆ เพื่อสะดวกต่อการศึกษาค้นคว้า และทำความเข้าใจ ในแต่ละบทจะประกอบด้วยเนื้อหาที่สำคัญดังนี้

บทที่ 2 ทฤษฎีและหลักการ โดยกล่าวถึงหลักการทางการเมืองการเหนี่ยวนำกระแสไฟฟ้า หลักการทำงานของแคลมป์ หลักการวางจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล หลักการส่งข้อมูล อนุกรม RS-485 และสถาปัตยกรรม MCS-51

บทที่ 3 การออกแบบ การสร้าง และการทำงาน โดยกล่าวถึงการสร้างและการออกแบบสร้าง แคลมป์ การออกแบบชุดควบคุม MCS-51 และชุดแสดงผล

บทที่ 4 การทดลองและผลการทดลอง กล่าวถึงขั้นตอนการทดลองโครงการ และทดสอบ ประสิทธิภาพในการทำงานของฮาร์ดแวร์และซอฟต์แวร์

บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไขและพัฒนา เป็นการสรุปผลการทำงาน และได้เสนอแนะแนวทางในการแก้ไขและแนวทางในการพัฒนาโครงการให้มีประสิทธิภาพและใช้งานได้ อย่างมีประสิทธิภาพมากขึ้น

ในภาคผนวกแสดงรายละเอียดของโปรแกรมและรายการอุปกรณ์ต่างๆ ที่ใช้จัดทำโครงการ ดังนี้

ภาคผนวก ก เครื่องตรวจวัดกำลังงานไฟฟ้าระยะไกล

ภาคผนวก ข วงจรการใช้งาน และแผ่นวงจรพิมพ์

ภาคผนวก ค ผังการทำงานและโปรแกรมของระบบ

ภาคผนวก ง รายละเอียด และคุณสมบัติของอุปกรณ์

ภาคผนวก จ คู่มือการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### ทฤษฎี และหลักการ

#### 2.1 กล่าวนำ

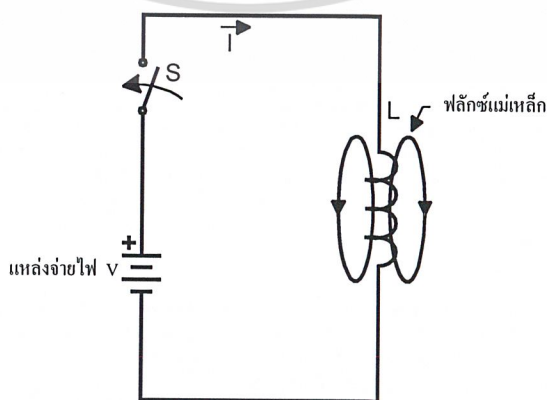
เนื้อหาในบทนี้เป็นทฤษฎีและหลักการทำงานที่นำมาใช้ประกอบการสร้างโครงงาน ประกอบด้วย หลักการเหนี่ยวนำกระแสไฟฟ้าและหลักการทำงานของแคลมป์ (Clamp) หลักการของวงจรแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล หลักการของการส่งข้อมูลแบบอนุกรม RS-485 และสถาปัตยกรรมของ MCS-51 ซึ่งจะได้กล่าวถึงดังต่อไปนี้

#### 2.2 หลักการเหนี่ยวนำกระแสไฟฟ้า

หลักการเหนี่ยวนำกระแสไฟฟ้าเป็นพื้นฐานเบื้องต้นของหลักการในการสร้างแคลมป์ที่มีคุณสมบัติในการเหนี่ยวนำกระแสไฟฟ้าแสดงความสัมพันธ์ระหว่างแม่เหล็กไฟฟ้าเพื่อที่ใช้เป็นแนวทางในการออกแบบอุปกรณ์ที่เกี่ยวข้องกับแม่เหล็กไฟฟ้าเช่น ขดลวด และหม้อแปลง

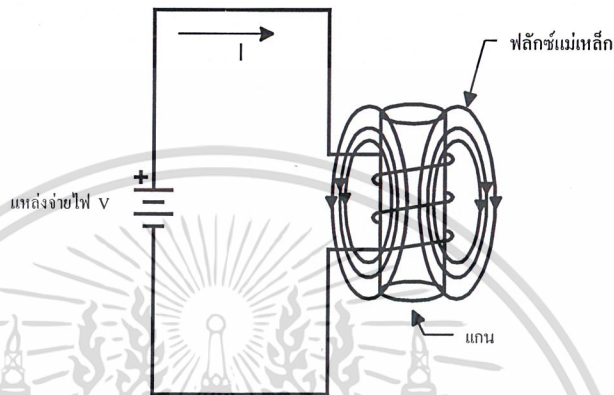
##### 2.2.1 หลักการแม่เหล็กไฟฟ้า

หลักการแม่เหล็กไฟฟ้าเป็นหลักการเหนี่ยวนำกระแสไฟฟ้าซึ่งการเหนี่ยวนำนี้ใช้ในการสร้างแคลมป์คือ พิจารณาจากวงจรไฟฟ้าในรูปที่ 2.1 ประกอบด้วยแหล่งจ่ายแรงดัน  $V$  สวิตช์  $S$  และโหลด  $L$  ซึ่งค่าโหลดใช้ขดลวดแกนอากาศ โดยถ้าสวิตช์  $S$  ปิดวงจรในทันทีนั้น กระแส  $I$  ก็จะไหลผ่านขดลวด ก็จะทำให้เกิดสนามแม่เหล็กขึ้นที่ขดลวด และเชื่อมโยงกัน ซึ่งเรียกปรากฏการณ์นี้ว่า “ฟลักซ์ (Flux)” และเรียกเส้นของสนามแม่เหล็กว่า “ฟลักซ์เชื่อมโยง (Flux Linkage)”



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น **รูปที่ 2.1** ฟลักซ์ที่เกิดขึ้นเนื่องจากกระแส  $I$  ไหลผ่านขดลวดแกนอากาศ

ฟลักซ์ที่เกิดขึ้นนี้ยังไม่มีความสม่ำเสมอ เมื่อเราใส่แท่งวัสดุแม่เหล็ก (Magnetic Material) เข้าไปในขดลวด ดังในรูปที่ 2.2 สนามแม่เหล็กจะถูกเหนี่ยวนำเข้าไปยังแท่งวัสดุแม่เหล็กนั้น และสร้างฟลักซ์ให้เกิดขึ้น ฟลักซ์เชื่อมโยงก็จะใช้แท่งวัสดุแม่เหล็กเป็นตัวเชื่อมโยงกับอากาศ แพร่กระจายรอบทิศทาง



รูปที่ 2.2 สนามแม่เหล็กสร้างขึ้นเมื่อใส่แท่งวัสดุแม่เหล็กในขดลวด

ค่าระดับของฟลักซ์ที่เกิดขึ้น เรียกว่า ความหนาแน่นฟลักซ์ (Flux Density) หรือเรียกว่า ลักษณะการเหนี่ยวนำแม่เหล็ก (Magnetic Induction) โดยใช้  $B$  เป็นสัญลักษณ์แทน ในหน่วยของ เซนติเมตร-กรัม-วินาที (CGS) จะใช้หน่วยเป็น เกาส์ (Gauss)

โดยแรงที่ทำให้เกิดแม่เหล็ก (Magnetizing Force) นี้จะเป็นตัวทำให้เกิดฟลักซ์แม่เหล็ก โดยเรียกว่าความแรงสนามแม่เหล็ก (Magnetic Field Strength,  $H$ ) มีหน่วยเป็นเออร์สเตด O, (Oersteds)

ความสัมพันธ์ระหว่างฟลักซ์แม่เหล็กไฟฟ้า และความแรงสนามแม่เหล็กไฟฟ้านั้นเรียกว่า ค่าความซึมซาบ,  $\mu$  (Permeability) กำหนดให้

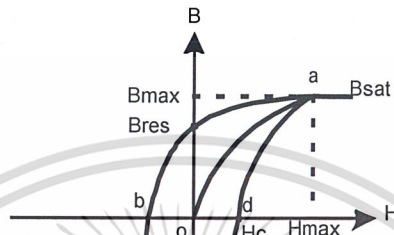
$$\mu = \frac{B}{H} \quad (2.1)$$

ค่าความซึมซาบ หมายถึง การที่วัสดุที่นำมาทำแกนนั้น จะมีคุณสมบัติเป็นแม่เหล็กเมื่อมีแรงทำให้เกิดสนามแม่เหล็กตามต้องการ และค่าความซึมซาบของอากาศมีการกำหนดให้โดยทั่วไปมีค่าเท่ากับค่าโดยประมาณ 1 ในระบบ CGS โดยเป็นค่าที่เหมาะสมที่สุดในการใช้งานทั่วไป และในโครงการานได้นำหลักการนี้มาใช้ในการออกแบบในโครงการาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.2 ฮิสเตอร์รีซิสลูป

ฮิสเตอร์รีซิส (Hysteresis) คือคุณสมบัติการเป็นแม่เหล็กของวัสดุ โดยใช้ความสัมพันธ์ของความหนาแน่นของฟลักซ์แม่เหล็ก (B) และความเข้มของเส้นแรงแม่เหล็ก (H) สามารถที่นำไปหาคุณสมบัตินี้โดยใช้ การอ่านค่าส่วนโค้ง B-H ได้จากรูปที่ 2.3

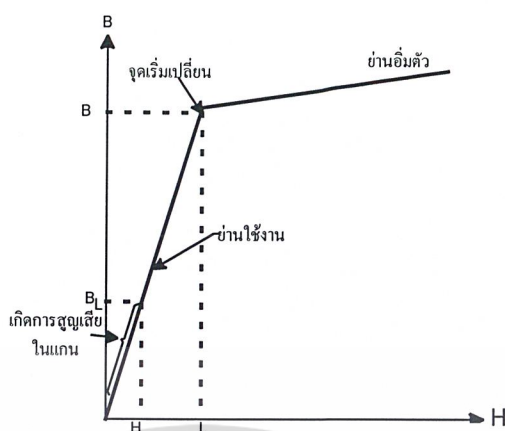


- Bsat = จุดฟลักซ์อิ่มตัว
- Bmax = ความหนาแน่นฟลักซ์สูงสุด
- Hmax = อำนาจทำให้เป็นแม่เหล็กสูงสุด
- Bres = จุดที่ฟลักซ์แม่เหล็กยังเหลืออยู่ในขณะที่อำนาจการทำให้เป็นแม่เหล็กมีค่าศูนย์
- Hc = จุดอำนาจการทำให้เป็นแม่เหล็กย้อนกลับเป็นศูนย์

รูปที่ 2.3 คุณสมบัติของฮิสเตอร์รีซิสบนแกน B-H

สมมติเริ่มที่จุดศูนย์ เมื่อเพิ่มความเข้มของเส้นแรงแม่เหล็กค่าความหนาแน่นฟลักซ์จะเพิ่มขึ้นเป็นเชิงเส้น จนกระทั่งถึงจุด a ที่ความหนาแน่นของฟลักซ์ไม่เพิ่มขึ้นเรียกว่า "ฟลักซ์อิ่มตัว (Bs)" หลังจากลดความเข้มของเส้นแรงแม่เหล็กจนกระทั่งเป็นศูนย์ความหนาแน่นของฟลักซ์จะไม่ตกเป็นศูนย์ตาม ถ้าให้ความเข้มสนามแม่เหล็กกลับทาง ความหนาแน่นของฟลักซ์จะลดลงเป็นศูนย์และมีค่าของคุณสมบัติในทางตรงกันข้ามเหมือนกันแสดงในรูปที่ 2.4

ปกติการนำไปใช้งานควรจะให้ทำงานของวงจรอยู่ในช่วงที่เป็นเส้นตรงเพื่อที่จะลดการสูญเสียของความหนาแน่นของฟลักซ์แม่เหล็กให้มีค่าการสูญเสียน้อยที่สุดเท่าที่จะทำได้เพื่อให้มีเอกสารนี้เกิดประสิทธิภาพสูงสุด ทรัพยากรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 การเป็นแม่เหล็กในช่วงเป็นเส้นตรง

### 2.2.3 แกนเฟอร์ไรต์

แกนเฟอร์ไรต์เป็นอีกลักษณะหนึ่งของขดลวดแกนทอรอยด์แต่จะมีลักษณะค่อนข้างเล็ก ตั้งแต่เส้นผ่านศูนย์กลาง 1/4 นิ้วลงไป โดยทั่วไปแล้วจะพบแกนเฟอร์ไรต์ในการใช้งานย่านความถี่ VHF และ UHF ซึ่งจะทำหน้าที่ลดสัญญาณรบกวนแปลกปลอมที่ปนเข้ามาหรือออกไปจากภาคขยายสัญญาณและยังทำหน้าที่ป้องกันพลังงานของสัญญาณ RF ของภาคอื่นๆ เข้ามาทำให้เกิดการรบกวนการทำงานของวงจรที่มันป้องกันอยู่

ลักษณะของแกนเฟอร์ไรต์โดยทั่วไปก็คือมีขดลวดจำนวนรอบน้อยๆ พันอยู่บนแกนของทอรอยด์ขนาดเล็ก บางวงจรอาจใช้เพียงเส้นลวดลวดผ่านช่องกลางเท่านั้น ซึ่งลักษณะนี้จะเป็นลักษณะของโช๊คความถี่สูงนั่นเอง แกนเฟอร์ไรต์จะมีค่า Q ที่ต่ำ เพื่อป้องกันการเกิดออสซิลเลชัน

## 2.3 หลักการเลือกแกนแม่เหล็ก

ในการออกแบบการสร้างหม้อแปลงหรือเคลมปิ้งนั้นจำเป็นต้องทราบค่าองค์ประกอบพื้นฐานในการพิจารณา เช่นชนิดของแกน ขนาดของแกน และจำนวนรอบก่อนจึงจะสามารถออกแบบ

### 2.3.1 ชนิดของแกน

การเลือกชนิดของแกนมีความสำคัญอยู่ไม่น้อย โดยเฉพาะอย่างยิ่งในย่านความถี่สูง ชนิดของแกนจะมีผลต่อค่า Q และแบนด์วิดธ์ของตัวหม้อแปลงหรือขดลวดด้วยจะทำให้ค่าที่ได้จาก

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แกนทอรอยด์เป็นแกนที่สามารถนำไปใช้งานได้ในช่วงความถี่ตั้งแต่ไม่กี่ร้อยเฮิรตซ์ จนถึงย่าน UHF ปกติแล้วจะพบเห็นการนำแกนทอรอยด์ไปใช้งานในการทำหม้อแปลงธรรมดาอยู่มาก ทั้งนี้ก็เพราะคุณสมบัติของแกนทอรอยด์นั้นจะมีการป้องกันการรั่วไหลของค่าฟลักซ์ในลักษณะได้ด้วยตนเอง (Self-Shielding) อีกทั้งยังมีขนาดเล็กกว่าการใช้หม้อแปลงปกติและสามารถใช้งานในย่านความถี่สูงๆ ได้ดีมาก

นอกจากแกนทอรอยด์แล้วยังมีแกนที่เรียกว่า พอตคอร์ (Pot Core หรือ Cup Core) ลักษณะความแตกต่างของพอตคอร์กับทอรอยด์นั้นอยู่ที่ตรงที่แกนทอรอยด์จะพันขดลวดเอาบนผิวภายนอกของแกนแต่พอตคอร์จะเอาขดลวดพันบนแบบพัน (Bobbin) แล้วนำแกนมาครอบเอาไว้ โดยจะมีแกนตัวบนและตัวล่างประกบกันและยึดติดกัน โดยใช้นอตขันให้แน่น

แกนชนิดพอตคอร์นี้จะต้องเลือกค่าความซึมซาบของแกนที่เหมาะสมในการใช้งานเพื่อให้จำนวนรอบของขดลวดน้อยพอที่จะเอาแกนครอบขดลวดได้ และเมื่อจำนวนรอบน้อยลงทำให้ค่าความต้านทานของขดลวดก็ลดลงด้วยจึงทำให้ค่า Q สูงขึ้นเนื่องจากเป็นแกนแบบครอบขดลวดเอาไว้ จึงทำให้มีประสิทธิภาพการป้องกันฟลักซ์รั่วไหลได้ดีมาก

นอกจากนี้แล้วยังมีแกนอีกหลายรูปแบบ เช่น เป็นแท่งทรงกระบอก, แท่งสี่เหลี่ยมและแท่งที่เป็นรูปวงรี เป็นต้น ซึ่งพวกนี้จะไม่มีความสามารถในการป้องกันฟลักซ์รั่วไหล ประสิทธิภาพจึงต่ำกว่าแบบทอรอยด์หรือพอตคอร์อยู่บ้าง โดยชนิดของแกนแสดงในตารางที่ 2.1

ตารางที่ 2.1 แกนเฟอร์ไรต์ของบริษัทต่างๆ ที่มีการจัดจำหน่าย

ชนิดของสาร	ผู้ผลิต
3C8	Ferroxcube
24B	Stackpole
77	Fair-Rite Products
F , T	Magnetics , Inc.
H7CI	TDK
N27	Siemens

### 2.3.2 การวัดขนาดของแกน

การวัดขนาดของแกนในการเลือกใช้นั้นมีความจำเป็นมากในการเลือกใช้แกนในงานหม้อแปลงเพราะจะมีผลต่อประสิทธิภาพของหม้อแปลงในการใช้งานซึ่งอาจทำให้การทำงานการ

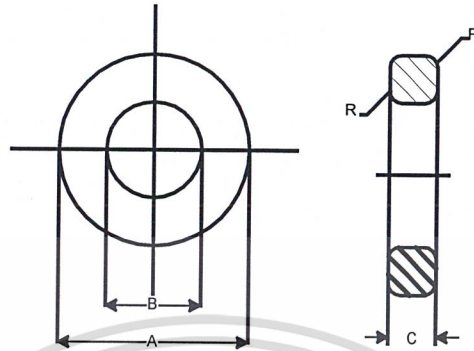
เหนียวนำกระแสไฟฟ้าที่หม้อแปลงไม่เกิดผลที่สูงสุด ในการเลือกควรเลือกขนาดที่เหมาะสมในการใช้งานตามต้องการศึกษาจากตารางที่ 2.2 ที่แสดงขนาดของแกนทอรอยด์

ตารางที่ 2.2 ขนาดของแกนทอรอยด์ที่มีใช้งานในปัจจุบัน

Core type	A	B	C	Core factor $le/Ae$ $\text{Cm}^{-1}$	Effective length $l_e, \text{cm}$	Effective Area $A_e$ $\text{Cm}^2$	Effective Volume $V_e$ $\text{Cm}^3$
	Dimension	Mm	Mm				
		Inch	Inch				
T2-4-1	$3.5 \pm 0.2$	$2.5 \pm 0.2$	$1.0 \pm 0.15$	90.6	0.871	$9.61 \times 10^{-3}$	$8.37 \times 10^{-3}$
	0.157	0.079	0.039				
T3-6-1.5	$6.0 \pm 0.3$	$3.0 \pm 0.25$	$1.5 \pm 0.2$	60.4	1.31	$21.6 \times 10^{-3}$	$28.3 \times 10^{-3}$
	0.236	0.018	0.059				
T4-8-2	$8.0 \pm 0.3$	$4.0 \pm 0.25$	$2.0 \pm 0.2$	45.3	1.74	$38.4 \times 10^{-3}$	$67.0 \times 10^{-3}$
	0.315	0.157	0.079				
T5-10-2.5	$10.0 \pm 0.4$	$5.0 \pm 0.3$	$2.5 \pm 0.25$	36.3	2.18	$60.1 \times 10^{-3}$	0.131
	0.394	0.197	0.098				
T6-12-3	$12.0 \pm 0.4$	$6.0 \pm 0.3$	$3.0 \pm 0.25$	30.2	2.61	$86.5 \times 10^{-3}$	0.226
	0.472	0.236	0.118				
T7-14-3.5	$14.0 \pm 0.4$	$7.0 \pm 0.3$	$3.5 \pm 0.25$	25.9	3.05	0.118	0.359
	0.551	0.276	0.138				
T8-16-4	$16.0 \pm 0.4$	$8.0 \pm 0.3$	$4.0 \pm 0.3$	22.7	3.48	0.154	0.536
	0.630	0.315	0.157				
T9-18-4.5	$18.0 \pm 0.4$	$9.0 \pm 0.3$	$4.5 \pm 0.25$	20.1	3.92	0.195	0.763
	0.709	0.354	0.177				
T10-20-5	$20.0 \pm 0.4$	$10.0 \pm 0.3$	$5.0 \pm 0.3$	18.1	4.36	0.240	1.05
	0.787	0.394	0.197				
T14.5-20-7.5	$20.0 \pm 0.4$	$14.5 \pm 0.4$	$7.5 \pm 0.3$	26.1	5.33	0.204	1.09
	0.787	0.571	0.291				
T16-28-13	$28.0 \pm 0.4$	$16.0 \pm 0.4$	$13.0 \pm 0.3$	8064	6.56	0.760	4.99
	1.10	0.630	0.512				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวัดขนาดของแกนมีลักษณะการวัดดังรูปที่ 2.5



รูปที่ 2.5 การวัดขนาดของแกนทอรอยด์

## 2.4 หลักการพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

ในการพันขดลวดขดลวดที่ใช้จะเป็นลวดทองแดงอาบน้ำยา (Enameled Copper Wire) เป็นตัวพัน ตารางที่ 2.3 แสดงขนาดและข้อมูลอื่นๆ ของเส้นลวดทองแดงอาบน้ำยาตามมาตรฐาน AWG ที่มีการผลิตจำหน่าย

ตารางที่ 2.3 ข้อมูลของสายทองแดงที่ใช้พันหม้อแปลง

เบอร์ AWG B & S	ขนาดเส้นผ่าน ศูนย์กลาง(d)		ขนาดเส้นผ่านศูนย์กลาง กลางเมื่อรวม ฉนวน ( $d_0$ ) mm	พื้นที่หน้าตัด ปกติ mm <sup>2</sup>	ค่าความต้านทานที่ 100 °C (Rdc) Ω/m	ระยะเรียง ขดต่ำสุด ( $t_{min}$ ) mm
	Inch	Mm				
44	0.00198	0.0503	0.06604	0.00199	11.180	0.071
43	0.00222	0.0564	0.07366	0.00250	8.899	0.079
42	0.00249	0.0633	0.08128	0.00314	7.073	0.087
41	0.00280	0.0711	0.009144	0.00397	5.594	0.098
40	0.00314	0.0798	0.1041	0.00500	4.448	0.111
39	0.00353	0.0897	0.1143	0.00631	3.519	0.122
38	0.00397	0.1008	0.1295	0.00799	2.783	0.138
37	0.00445	0.1130	0.1448	0.01003	2.215	0.154

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในการศึกษาเท่านั้น ไม่อนุญาตให้ใช้ประโยชน์ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 (ต่อ) ข้อมูลของสายทองแดงที่ใช้พันหม้อแปลง

เบอร์ AWG B & S	ขนาดเส้นผ่านศูนย์กลางกลาง(d)		ขนาดเส้นผ่านศูนย์กลางเมื่อรวม จำนวน (d <sub>0</sub> ) mm	พื้นที่หน้าตัด ปกติ mm <sup>2</sup>	ค่าความต้านทานที่ 100 °C (Rdc) Ω/m	ระยะเรียง ขดต่ำสุด (t <sub>min</sub> ) mm
	Inch	Mm				
36	0.00500	0.1270	0.1626	0.0127	1.754	0.172
35	0.0056	0.1422	0.1778	0.0159	1.398	0.188
34	0.0063	0.1600	0.1981	0.0201	1.105	0.209
33	0.0071	0.1803	0.2235	0.0255	0.8700	0.236
32	0.0080	0.2032	0.2489	0.0324	0.6853	0.261
31	0.0089	0.2261	0.2743	0.0401	0.5537	0.287
30	0.0100	0.2540	0.3048	0.0507	0.4386	0.319
29	0.0113	0.2870	0.3404	0.0647	0.3435	0.356
28	0.0126	0.3200	0.3759	0.0804	0.2762	0.393
27	0.0142	0.3607	0.4191	0.1022	0.2175	0.438
26	0.0159	0.4039	0.4699	0.128	0.1735	0.491
25	0.0179	0.4547	0.5232	0.162	0.1369	0.547
24	0.0201	0.5105	0.5817	0.205	0.10860	0.608
23	0.0226	0.5740	0.6502	0.259	0.08586	0.679
22	0.0253	0.6426	0.7214	0.324	0.06852	0.754
21	0.0285	0.7239	0.8052	0.412	0.05399	0.841
20	0.0320	0.8128	0.8966	0.519	0.04283	0.937
19	0.0359	0.9119	1.003	0.653	0.03403	1.048
18	0.0403	1.024	1.118	0.823	0.02700	1.168
17	0.0453	1.151	1.247	1.040	0.02137	1.303
16	0.0508	1.290	1.389	1.308	0.01699	1.452
15	0.0571	1.450	1.557	1.652	0.01345	1.627
14	0.0641	1.628	1.737	2.082	0.010670	1.815
13	0.0720	1.829	1.943	2.627	0.008460	2.030
12	0.0808	2.052	2.172	3.308	0.006717	2.270
11	0.0907	2.304	2.431	4.168	0.005331	2.540
10	0.1019	2.588	2.720	5.26	0.004224	2.842

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต  
 ไม่ว่าการแก้ไข ซึ่งสิ่งนี้ทั้งห้าข้อที่ดัดแปลงให้เหมาะสมและต้องอาศัยเจ้าของเอกสารทุกครั้งที่มีกา

ความสัมพันธ์ระหว่างจำนวนรอบกับขนาดของสายและขนาดของเส้นลวด (Number of Turn vs Wire Size and Core Size) ดังตารางที่ 2.4

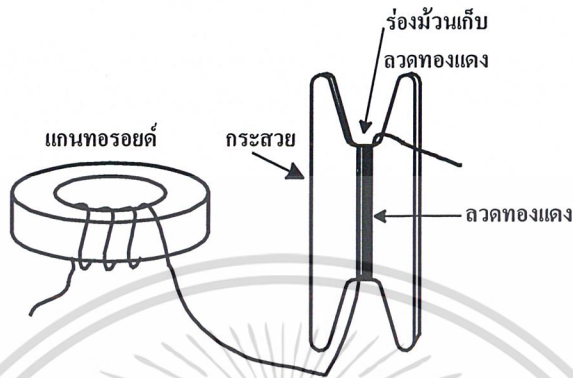
ตารางที่ 2.4 ความสัมพันธ์ระหว่างค่ากระแสกับขนาดของสายทองแดง

Approximate maximum of turns-single-layer-wound enameled wire										
Wire size	T-1000	T-500	T-200	T-94	T-80	T-68	T-50	T-37	T-25	T-12
10	31	17	10	10	8	7	5	1	1	0
12	41	23	14	14	12	9	6	3	1	0
14	53	30	20	20	17	12	8	5	1	0
16	68	40	27	27	23	15	11	7	3	1
18	86	51	35	35	30	21	16	9	4	1
20	109	66	45	45	39	28	21	12	5	1
22	139	83	58	58	51	36	28	17	7	2
24	176	107	75	75	66	47	37	23	11	4
26	223	137	96	96	84	61	49	31	15	5
28	282	173	123	123	108	79	63	41	21	8
30	357	220	156	156	137	101	81	53	28	11
32	445	275	195	195	172	127	103	67	37	15
34	562	348	248	248	219	162	131	87	48	21
36	707	439	313	313	276	205	166	110	62	29
38	886	550	393	393	347	257	210	140	79	37
40	1115	693	496	496	438	325	265	177	101	47

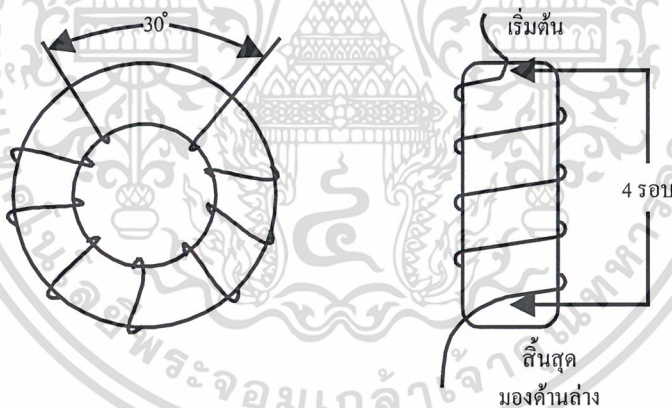
ในการพันขดลวดบนแกนทอรอยด์ถ้าจำนวนรอบน้อยก็ยังไม่มีปัญหาอะไรแต่เมื่อจำนวนรอบสูง จะเกิดค่าความจุแฝงขึ้น โดยเกิดจากการที่ลวดมาอยู่ชิดกันมาก ค่าความจุนี้จะทำให้วงจรทำงานผิดไปจึงต้องทำการกำจัดค่าความจุนี้ให้เหลือน้อยที่สุดวิธีหนึ่งก็คือเว้นระยะระหว่างจุดเริ่มต้นกับจุดสิ้นสุดในการพันลวดให้ห่างกันประมาณ 30 องศา จะทำให้ค่าความจุแฝงนี้ลดลงได้ แต่

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการเขียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ การค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องเปรียบเทียบขดลวดเข้าซิดกัน เมื่อขดลวดอยู่ซิดกันมากยิ่งขึ้น ค่าความเหนี่ยวนำก็จะมีค่ามากขึ้นตาม มาด้วยแต่การเพิ่มของค่าการเหนี่ยวนำนี้สามารถแก้ไขได้ไม่ยากขึ้นอยู่กับวิธีการปรับวงจร



รูปที่ 2.6 การพันบนแกนทอรอยด์โดยใช้กระสวย

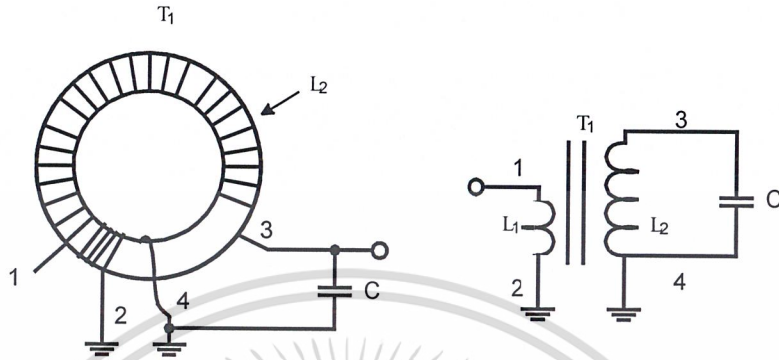


รูปที่ 2.7 มุมห่างระหว่างจุดเริ่มต้นและจุดสิ้นสุดการพันเป็น 30 องศา จะทำให้ความจุแฝงต่ำสุด

ตัวอย่างแสดงการพันไว้เพียง 4 รอบ แต่สิ่งที่สำคัญคือทิศทาง การพันจะต้องพันลักษณะตามทิศทาง การพันขดลวดเดิมสังเกตได้จากรูปที่ 2.7 ในการต่อและวงจร การคับปลิ่งวิธีนี้มีข้อดีคือ มีค่าความจุแฝงน้อย และยังลดฮาร์มอนิกได้ด้วย

สำหรับการพันขดลวดเข้าไปในแกนทอรอยด์แตกต่างจากการพันขดลวดแบบแกนชนิดอื่นตรงที่เราต้องรู้จำนวนรอบที่เราต้องการพันก่อน แล้วจึงนำมาคำนวณรอบที่จะต้องพันก่อน มาคำนวณหาความยาวที่ต้องการแล้วพันไว้บนกระสวยตามรูปที่ 2.6 เวลาพันใช้วิธีสอดกระสวยเข้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไปในแกนทอรอยด์ที่ละรอบจนกว่าจะครบตามที่กำหนดจำนวนรอบที่ต้องการ ซึ่งกระแสเก็บลวดนี้จะต้องมีขนาดเล็กพอที่จะสอดครุของแกนทอรอยด์ได้ด้วย



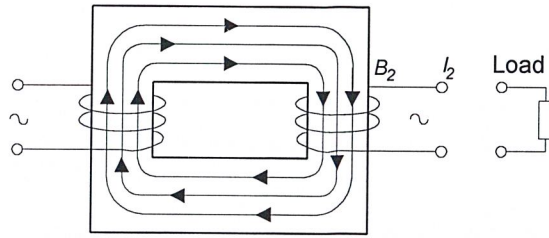
รูปที่ 2.8 ตัวอย่างการสังเกตทิศทางการพันขดลวด เพื่อใช้ในการคัปปลิ่ง

## 2.5 หลักการทำงานของแคลมป์

แคลมป์คือ เซนเซอร์ (Sensor) ชนิดหนึ่งที่มีหน้าที่วัดกระแสไฟฟ้า (เซนเซอร์ คือ ตัวแปรค่าที่อยากทราบต่างๆ ให้เป็นค่าที่อ่านได้วัดได้ด้วยเครื่องมือวัดที่มีอยู่) แบ่งได้เป็น 2 ประเภท คือ แบบแรกวัดกระแสสลับได้อย่างเดียว และแบบที่ 2 วัดได้ทั้งกระแสสลับและกระแสตรง

แคลมป์วัดกระแสสลับ คือ หม้อแปลงชนิดหนึ่งซึ่งองค์ประกอบพื้นฐานประกอบด้วย ขดลวด 2 ขดพันอยู่บนวงจรมแม่เหล็ก (ส่วนใหญ่เป็นแกนเหล็ก ซึ่งในแคลมป์ก็คือส่วนที่มีลักษณะเป็นก้าม) เดียวกัน เมื่อกระแสไฟฟ้าไหลผ่านขดลวดปฐมภูมิ (ซึ่งในแคลมป์ก็คือสายไฟหรือตัวบัสบาร์ที่เราเอาแคลมป์ไปคล้องนั่นเอง) ก็จะเกิด B1 เหนือวงนำที่แกนเหล็ก โดยทำให้มีเส้นแรงแม่เหล็กที่ไหลในแกน และเส้นแรงแม่เหล็กเดียวกันก็ตัดผ่านขดลวดทุติยภูมิ B2 ด้วย (ขดลวดที่พันอยู่ในบนแคลมป์ ปกติมองไม่เห็น) ดังรูปที่ 2.9 ในลักษณะของรูปที่ 2.9 เป็นลักษณะของหม้อแปลงไฟฟ้าที่มีแกนเหล็กเป็นเป็นตัวเหนี่ยวนำแม่เหล็กไฟฟ้า โดยประกอบขดลวดทุติยภูมิ และขดลวดปฐมภูมิ ทำหน้าที่ในการเหนี่ยวนำสนามแม่เหล็กไฟฟ้า ในวงจรสามารถหาค่าจำนวนรอบ โดยการคำนวณหาค่าได้โดยการพิจารณาค่าของรอบขดทุติยภูมิและรอบขดปฐมภูมิรวมถึงค่าของแรงดันที่ต้องการทางด้านเอาต์พุต แรงดันอินพุตได้ดังสมการจะเห็นได้ว่าการหาค่าที่ต้องการเป็นการกำหนดค่าที่เราทราบหรือเป็นการตั้งค่าตามที่เรต้องการนั่นเองค่าที่เราได้เป็นค่าที่ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



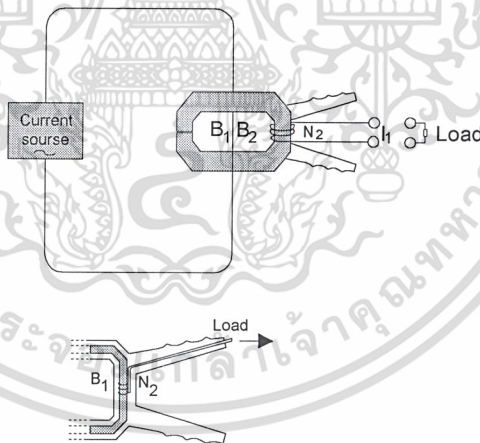
รูปที่ 2.9 เกิดกระแสไฟฟ้าเอาต์พุตออกไปยังโหลด ซึ่งในที่นี้ก็คือเครื่องมีวัดที่นำไปต่อกับ แคลมป์

จำนวนรอบของขดลวด  $N_1$  และ  $N_2$  จะสัมพันธ์กับกระแส  $I_1$  และ  $I_2$  ตามสมการ

$$\frac{N_1}{N_2} = \frac{I_2}{I_1} \tag{2.2}$$

ซึ่ง  $N_2/N_1$  เป็นอัตราที่เรียกว่า Transformation Ratio นั้นเอง

แคลมป์ก็คือหม้อแปลงธรรมดาตัวหนึ่ง คุณสมบัติประจำตัวอันสำคัญของแคลมป์ คือ อัตราส่วนการเปลี่ยนรูปกระแส และผู้ผลิตจะเป็นตัวกำหนดมาให้เราใช้

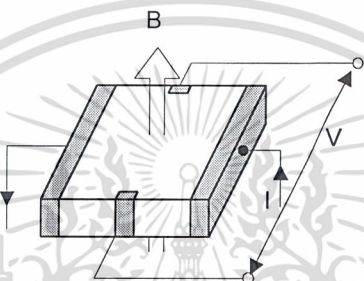


รูปที่ 2.10 ลักษณะการคล้องแคลมป์

แคลมป์ต่อเข้าเครื่องมือวัดแล้ว อ่านค่าผลลัพธ์ได้เท่าใด ก็ต้องนำค่าที่อ่านได้ไปคูณด้วย ค่า 1000 ก็จะทราบค่าจริงของกระแส มีแคลมป์บางตัวที่มีสวิตช์เลือกย่านของอัตราส่วนการเปลี่ยนรูปกระแส นี้ได้มากกว่า 1 ค่าเพื่อที่เข้ากับเครื่องวัดได้ง่ายขึ้นและได้ค่าการอ่านที่ละเอียด

แคลมป์ที่วัดได้ทั้งกระแสไฟสลับ และกระแสไฟตรง คือ แคลมป์เหล่านี้ถูกออกแบบให้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไปอนอนาคตให้มาใช้ประโยชน์ด้านการค้า วัดได้ทั้งกระแสไฟสลับและกระแสไฟตรง พร้อมกัน และให้เอาต์พุตเป็นแรงดันตามชนิดของค่า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แคลมป์ที่วัดได้ทั้งกระแสไฟสลับ และกระแสไฟตรง คือ แคลมป์เหล่านี้ถูกออกแบบให้ วัดได้ทั้งกระแสไฟสลับและกระแสไฟตรง พร้อมกัน และให้เอาต์พุตเป็นแรงดันตามชนิดของค่า กระแสที่วัด ถ้าวัดกระแสไฟสลับก็ได้ค่าแรงดันไฟฟ้ากระแสสลับ , และถ้าวัดกระแสไฟตรงค่าที่ ได้ก็จะเป็นแรงดันไฟฟ้ากระแสตรง และถ้ามีทั้งกระแสไฟสลับและกระแสไฟตรง ค่าที่ได้มีค่า แรงดันไฟฟ้ากระแสสลับ และแรงดันไฟฟ้ากระแสตรง โดยหัวใจสำคัญของแคลมป์ก็คือตัว เซนเซอร์ที่เรียกว่า Hall - Effect ที่มีโครงสร้างตามรูป 2.11



รูปที่ 2.11 โครงสร้างของตัวเซนเซอร์แบบ Hall - Effect

เมื่อมีกระแสไหลผ่านชิ้นสารกึ่งตัวนำที่ใช้ทำเซนเซอร์และมีเส้นแรงแม่เหล็ก  $B$  พุ่งผ่าน ในทิศทางตามลูกศร จะให้แรงดันเอาต์พุตออกมาเป็นสัดส่วนโดยตรงกับสนามแม่เหล็ก แรงดันนี้ จะมากหรือน้อยขึ้นอยู่กับว่าใช้สารอะไรมาทำ แรงดันเอาต์พุตที่ได้เรียกว่า Hall Voltage ส่วน เซนเซอร์นี้เรียกว่า Hall Cell เมื่อ Hall Cell ถูกวางใกล้ลวดตัวนำที่มีกระแสไหลผ่านในรูปที่ 2.11 สนามแม่เหล็กเหนี่ยวนำจากลวดตัวนำจะวิ่งผ่านเป็น Cell ปริมาณมากตามสมการ

$$B = \left( \frac{\mu e i}{2} \right) \times d \tag{2.3}$$

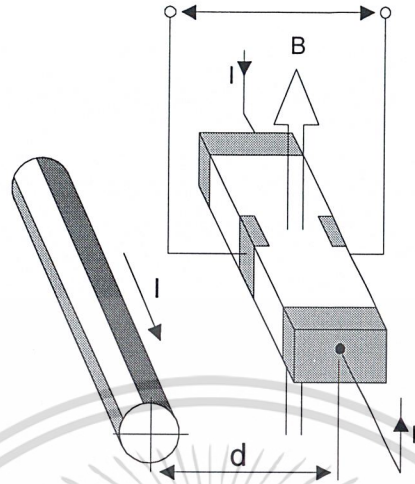
เมื่อ  $\mu e$  = ค่า Permeability ของลวดตัวนำ

$i$  = กระแสที่ไหลผ่านตัวนำ

$d$  = ระยะห่างระหว่างลวดตัวนำกับ Cell

และเมื่อทราบค่าอัตราส่วนของ  $B$  กับ  $V$  ของ Cell เราจะทราบค่า  $I$  ในขดลวดตัวนำในทาง

ปฏิบัติ เพื่อให้การวัดมีค่าแน่นอนและควบคุมทิศทางของเส้นแรงแม่เหล็กที่พุ่งผ่าน Hall Cell ได้ เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาค้นคว้า เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า เราจำเป็นต้องใส่แกนเหล็กโดยใส่ Cell ไว้ในตำแหน่งดังรูปที่ 2.12 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุผลเบื้องอื่นที่จำเป็นต้องแจ้งแก่เจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 การเหนี่ยวนำกระแสของเซนเซอร์

เมื่อแคล็มป์นี้เคลื่อนตัวนำที่มีกระแสไหลผ่าน กระแสจากตัวนำจะทำให้เกิดการเหนี่ยวนำแกนของแคล็มป์ให้มีสนามแม่เหล็กและพุ่งผ่าน Cell Hall จนได้แรงดันเอาต์พุตออกมาตามชนิดของกระแสในลวดตัวนำ

2.5.1 วิธีเลือกแคล็มป์

การเลือกแคล็มป์มาใช้ให้ตรงกับงานของเราที่สุดนั้นไม่ยาก มีหลักเกณฑ์ในการพิจารณาสรุปได้ดังตารางที่ 2.5

ตารางที่ 2.5 ข้อพิจารณาในการเลือกแคล็มป์

หัวข้อ	ทางเลือก
1. ย่านการวัด	- กระแสดำมาก - กระแสดำ - กระแสปานกลาง - กระแสสูง
2. ชนิดของกระแส	- กระแสไฟสลับ - กระแสไฟตรง
3. ขนาดของสายหรือตัวนำที่จะคล้อง	- สายไฟฟ้า

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง การศึกษาและต่อยอดจากเอกสารฉบับนี้โดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและข้อมูลของเอกสารฉบับนี้

## ตารางที่ 2.5 ข้อพิจารณาในการเลือกแคลมป์

หัวข้อ	ทางเลือก
4. สัญญาณเอาต์พุต	- กระแส (1A, 3A, 5A ฯลฯ) - แรงดัน (0.5, 1V ฯลฯ)
5. ชนิดของขั้วต่อเอาต์พุต	- บานาน่าปลั๊ก - ขั้ว BNC
6. สเปกพิเศษที่ต้องการเพิ่ม	- ย่านความถี่ที่ใช้วัด - ค่าเฟสชิฟที่ต้องการ - ความแม่นยำ - ความปลอดภัย - อื่นๆ

### 2.5.2 คุณสมบัติของแคลมป์

#### 1) ความแม่นยำ (Accuracy)

แคลมป์แบบกระแสไฟสลับก็คือหม้อแปลงกระแสตัวหนึ่ง การระบุความแม่นยำในด้านการวัดนั้นผู้ผลิตอาจจะใช้ระบบเป็นเปอร์เซ็นต์ ของค่าที่แคลมป์ให้มีความคงที่ ซึ่งเป็นความถูกต้องเฉพาะตัวของแคลมป์มิเตอร์ โดยไม่รวมความผิดพลาดของเครื่องวัดที่นำมาอ่านร่วมกับแคลมป์มิเตอร์ตัวนั้น

#### 2) การเลื่อนเฟส (Phase Shift)

ในการวัดไฟฟ้ากระแสสลับการที่เฟสเลื่อนนั้นสำคัญมากในการคำนวณหาค่ากำลังงานไฟฟ้าเนื่องจากแคลมป์เป็นหม้อแปลงชนิดหนึ่งจึงให้เอาต์พุตมีเฟสเลื่อนไปจากอินพุต โดยทั่วไปมาตรฐานทางไฟฟ้าจะมีเลื่อนเฟสประมาณ 1 องศา ซึ่งถ้าหากคล่องผิดก็จะทำให้เฟสเลื่อนไปจะกลายเป็น 180 องศา และผลจากการวัดไม่ถูกต้อง

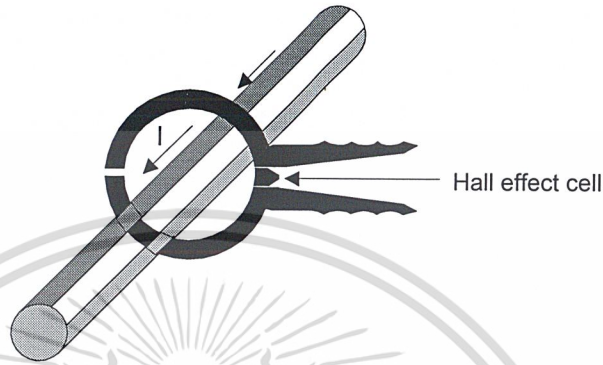
#### 3) ความถี่ใช้งาน (Using Frequency)

ความถี่ของกระแสที่วัดก็ส่งผลกระทบต่อความถูกต้องของผลการวัดของแคลมป์เช่นกัน แคลมป์ที่ออกแบบรูปทรงที่มีลักษณะดีที่เหมาะสมกับความถี่ที่ใช้งานก็สามารถลดความผิดพลาดลงได้มาก

#### 4) ความปลอดภัย (Safety)

แคลมป์มิเตอร์วัดกระแสก็คือตัวแปลงกระแสชนิดหนึ่งกระแสเอาต์พุตจะแยกออกจากกระแสอินพุตจึงมีความปลอดภัยจากกระแสพอสุมกรอันตรายที่เกิดขึ้นจึงขึ้นอยู่กับคุณภาพของ

ฉนวนที่ใช้ประกอบแกล้มปีมิเตอร์ ปัจจุบันมาตรฐานความปลอดภัยของแกล้มปีตามมาตรฐานของ IEC 1010-2-032



รูปที่ 2.13 การใช้งานของแกล้มปี

## 2.6 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล

การทำงานของไอซีตัวเดียวจำเป็นต้องอาศัยสัญญาณดิจิทัลในการควบคุมการทำงานและประมวลผล เมื่อมีความจำเป็นต้องใช้งานไอซีตัวเดียวร่วมกับสัญญาณแอนะล็อก ต้องอาศัยกระบวนการเปลี่ยนแปลงสัญญาณแอนะล็อกเป็นดิจิทัลหรือวงจรเอทวูติเข้ามาช่วยโดยวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่ใช้งานกันอยู่ทั่วไปมีดังต่อไปนี้

### 2.6.1 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบเฟลช

วงจรเอทวูติแบบนี้ใช้หลักการง่ายๆ อีกครั้งยังเป็นวิธีที่รวดเร็วที่สุดคือใช้วงจรเปรียบเทียบต่อขนานกันดังรูปที่ 2.14

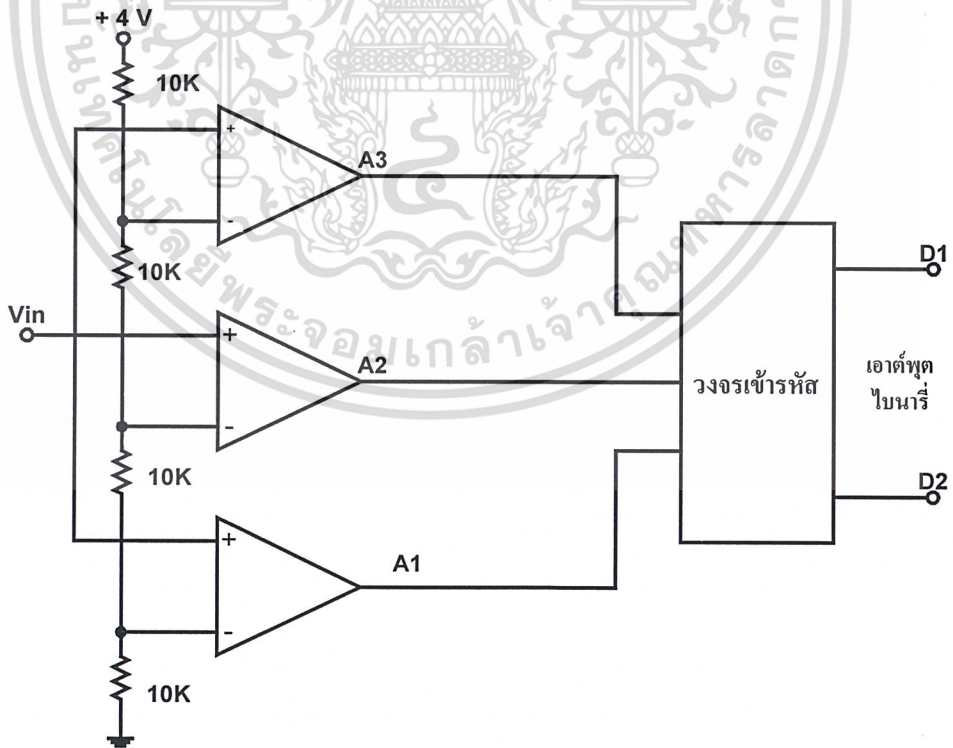
ในรูปที่ 2.14 ประกอบด้วยออปแอมป์ที่ต่อเป็นวงจรเปรียบเทียบ และตัวความต้านทานที่ต่อเอาไว้เพื่อแบ่งแรงดันที่ขาอินพุตแบบกลับเฟส (Inverting) ให้มีขนาดต่างๆกัน โดยจากหลักการของวงจรเปรียบเทียบต่างๆ ไป เมื่อแรงดันอินพุตแบบไม่กลับเฟส (Noninverting) มีค่าแรงดันสูงกว่าที่ขาอินพุตแบบกลับเฟสเอาต์พุตจะได้แรงดันค่าสูงสุดจากตารางที่ 2.6 ซึ่งผลในตารางที่ 2.6 นั้นเป็นการเปรียบเทียบค่าระดับสัญญาณที่ได้โดยมีการกำหนดค่าอินพุตให้มีค่าเป็นแรงดันขนาดคงที่ตามขนาดของค่าอินพุตของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบวงจรขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.6 สัญญาณเอาต์พุตของวงจรเปรียบเทียบขนาน

แรงดันอินพุต Vin ( โวลต์ )	เอาต์พุตของวงจรเปรียบเทียบ			เอาต์พุตเลขฐานสอง	
	A1	A2	A3	D1	D2
0-1	0	0	0	0	0
1-2	1	0	0	0	1
2-3	1	1	0	1	0
3-4	1	1	1	1	1

เมื่อต้องการวงจรที่มีความละเอียดสูงขึ้น จำเป็นต้องใช้วงจรเปรียบเทียบเพิ่มขึ้น เช่น ถ้าต้องการความละเอียด 3 บิต ต้องใช้วงจรเปรียบเทียบ 7 ตัว ความละเอียด 4 บิต ต้องมีการใช้วงจรเปรียบเทียบ 15 ตัว (16 ระดับ) โดยการหาจำนวนวงจรเปรียบเทียบได้จาก 2 ถึง 1 เมื่อ N คือ จำนวนบิตหรือความละเอียดที่ต้องการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 2.14 การต่อวงจรเปรียบเทียบแบบขนานหรือแบบเฟลต  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่ามีความละเอียด 8 บิต ต้องใช้มากถึง 255 ตัว ซึ่งเป็นข้อเสียของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบนี้มีข้อเสียอีกประการหนึ่งคือ เอาต์พุตที่ไม่ได้เป็นเลขฐานสอง ต้องมีวงจรเพิ่มเติมไปทำการเข้ารหัส ข้อดีของวงจรเอชดีแบบขนานนี้ คือ ความเร็วสูงมาก จึงเรียกวงจรลักษณะนี้ว่า แฟลช (Flash) จะทำให่วงจรชนิดนี้ใช้เวลาในการแปลงได้เร็วมากเป็นนาโนวินาที

## 2.6.2 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่ใช้ในการอินทิเกรต

วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่ใช้เทคนิคอินทิเกรตสัญญาณมี 4 แบบ คือ

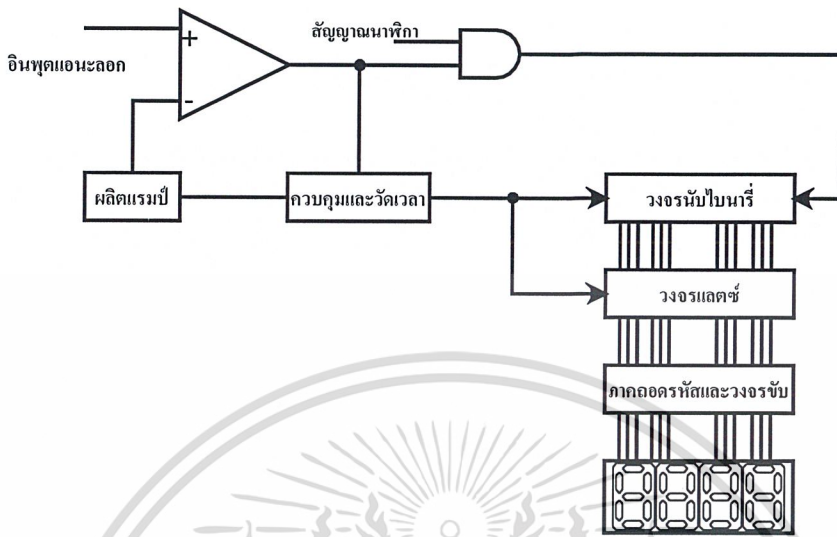
### 1) วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบสโโลหรือแบบแรมป์เดี่ยว

วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบนี้แสดงผลได้ดังรูป 2.15 ประกอบด้วยวงจรกำเนิดสัญญาณขั้นบันได , วงจรนับ BCD หรือนับเลขฐานสอง

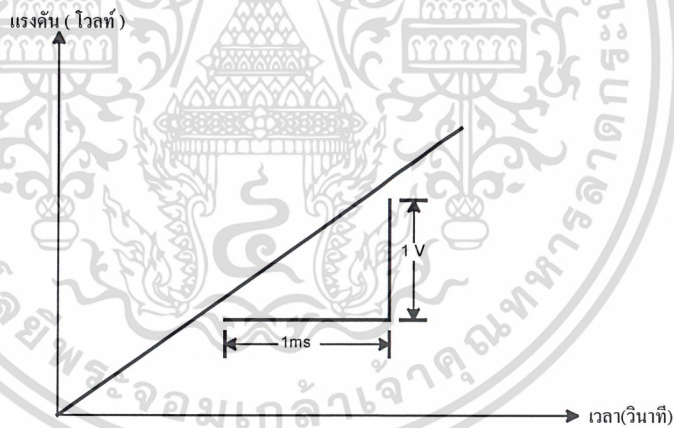
เมื่อเริ่มทำการเปลี่ยนสัญญาณ สัญญาณขั้นบันไดและวงจรมันจะถูกปรับให้เป็นศูนย์แรงดันของแอนะล็อกถูกป้อนไปยังวงจรเปรียบเทียบทางเข้าแบบกลับเฟสเมื่อแรงดันขาเข้าที่ขานี้เป็นบวกมากกว่าที่แรงดันขาเข้าแบบกลับเฟส วงจรเปรียบเทียบให้แรงดันขาออกเป็นระดับ 1 ทำให้โอซีแอนด์เกตปล่อยสัญญาณนาฬิกาไปยังวงจรมันได้ และทำให้สัญญาณขั้นบันไดมีแรงดันเป็นบวกมากขึ้นเรื่อยๆ จนมากกว่าแรงดันขาเข้า ระดับแรงดันขาออกจากวงจรเปรียบเทียบจะตกเป็นระดับที่ 0 บิต แอนด์เกตไม่มีสัญญาณผ่านมาในวงจรมัน วงจรมันจะหยุดนับและเก็บค่าไว้ที่วงจรมัน จึงทำการปรับวงจรมันและวงจรกำเนิดสัญญาณขั้นบันได

วงจรในลักษณะนี้มักนำไปใช้ในการเปลี่ยนเวลาเป็นขนาดของสัญญาณหรืออาจใช้ในดิจิทัลโวลทมิเตอร์ แต่ไม่ใช้กับงานที่ต้องการความถูกต้องสูง หรือการใช้งานที่ต้องการความละเอียดมากในการใช้งาน เนื่องจากการเปลี่ยนแปลงในแหล่งกำเนิดสัญญาณขั้นบันไดขึ้นกับอุณหภูมิ และผลตอบสนองต่อสัญญาณขาเข้า ทำให้ไม่มีความคงที่ดังนั้นจึงมีการปรับปรุงพัฒนาให้วงจรมีเสถียรภาพเพิ่มขึ้นสามารถใช้ในวงจรที่ต้องการความถูกต้องสูงได้แสดงชดเชยลักษณะการสูญเสียเนื่องจากการเปลี่ยนแปลงอุณหภูมิที่เกิดขึ้นให้ดีขึ้นจึงกลายเป็นแบบวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่ใช้การอินทิเกรตแบบสโโลคู่ที่มีการทำงานที่ไม่ยุ่งยากและมีการทำให้ประสิทธิภาพสูงสุดในการทำงานซึ่งเป็นวงจรที่มีลักษณะเหมาะสมในการใช้งานการออกแบบไม่มีความยุ่งยากผลกระทบทางอุณหภูมิมีน้อยกว่าวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบอื่นๆ มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 แผนผังการทำงานของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบสโตนเดียว



รูปที่ 2.16 ความชันของสัญญาณขึ้นบันได

2) วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบสโตนเดียว

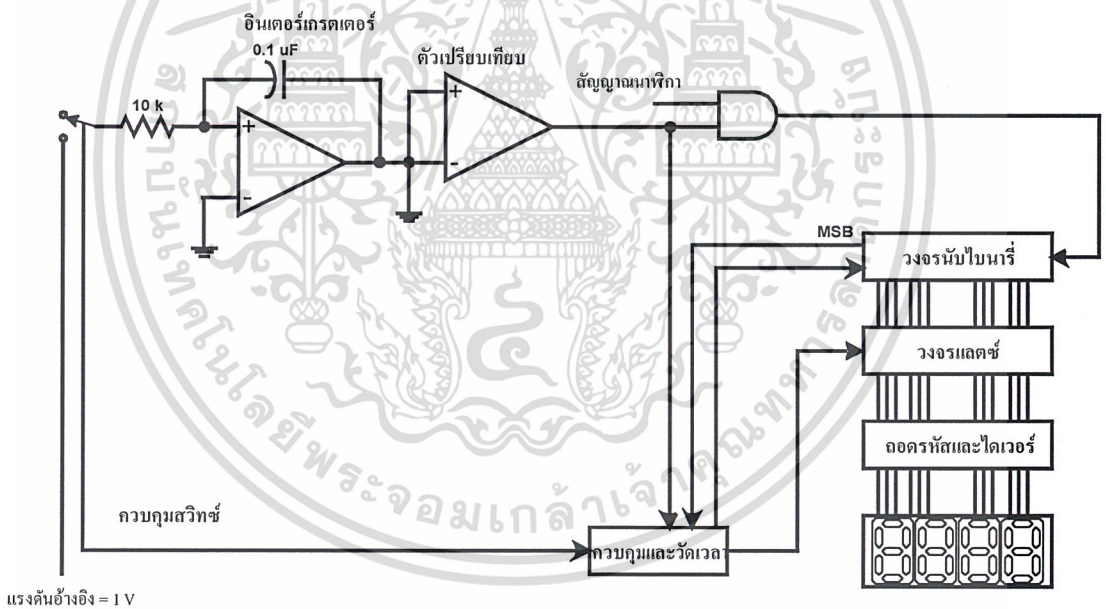
จากรูปที่ 2.16 แสดงฟังก์ชันของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลเป็นแบบสโตนเดียว คู่วงจรส่วนใหญ่คล้ายกับวงจรสโตนเดียว ซึ่งมีสวิตช์ที่ขาเข้าเพิ่มเติม เพื่อทำการเลือกระหว่างค่าแรงดันขาเข้ากับแรงดันอ้างอิง ซึ่งวงจรเปรียบเทียบขาเข้ากับอินพุตกลับเฟสกับกับแบบสโตนเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนแรกของวงจรคือวงจรกำเนิดสัญญาณขั้นบันได หรือวงจรอินทิเกรเตอร์ที่แรงดันระดับขาเข้าแบบกลับเฟสของออปแอมป์มีสภาพเปรียบกราวด์เสมือน (Virtual Ground) ถ้ามีแรงดันขาเข้ามีค่า 2 โวลต์ จะได้กระแสไหลผ่านตัวต้านทาน 10 กิโลโอห์ม หรือมีค่าประมาณ 0.2 มิลลิแอมป์ ไปยังจุดรวม

เนื่องจากค่าความต้านทานขาเข้าของออปแอมป์สูงมาก กระแสจึงมีการไหลผ่านภายในของตัวเก็บประจุ ขณะที่ตัวเก็บประจุทำการเก็บประจุ แรงดันที่ขาเข้าของออปแอมป์จะยังเป็นลบมากขึ้นเรื่อยเพื่อรักษาระดับกระแสให้คงที่แรงดันที่ตกคร่อมตัวเก็บประจุจึงเกิดขึ้นเป็นสัญญาณขั้นบันไดที่มีลักษณะความเป็นเชิงเส้น (Linear Ramp)

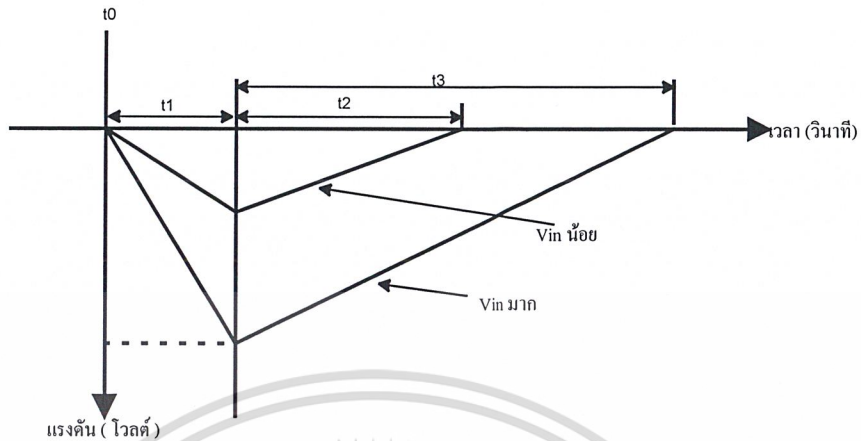
ถ้าแรงดันอินพุตเป็นบวกวงจรอินทิเกรเตอร์จะให้แรงดันขาออกเป็นสัญญาณขั้นบันไดทางลบดังแสดงในช่วง  $t_1$  ของรูปที่ 2.18 หากแรงดันขาเข้าเป็นลบทำให้แรงดันขาออกได้เริ่มปีทางบวก



รูปที่ 2.17 แผนผังการทำงานของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบสโตนบ็อกซ์

จากวงจรในรูปที่ 2.17 เมื่อสวิตช์ต่อกับสัญญาณอินพุตจะทำให้มีแรงดันบวกจากขาเข้าป้อนเข้าสู่วงจรอินทิเกรเตอร์ ได้แรงดันขาออกเป็นสัญญาณขั้นบันไดทางลบ วงจรเปรียบเทียบจะได้แรงดันทางลบวงจรอินทิเกรเตอร์ แล้วให้แรงดันออกเป็นบวก ทำการเปิดแอนด์เกตให้สัญญาณนาฬิกาเข้าสู่วงจรมับ วงจรมับจะนับไปยังค่าที่กำหนดไว้คงที่  $t_1$  แล้วทำการสับสวิตช์ต่อเข้ากับแรงดันอ้างอิง ในช่วงที่วงจรมับด้วยค่าคงที่นั้น

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่หรือใช้งานในเชิงการค้า ไม่ว่าจะในรูปแบบใดก็ตาม ยินดีที่จะให้ข้อมูลและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 แรงดันขาออกของวงจรรีเลย์เทียบกับเวลา

วงจรรีเลย์จะทำให้สัญญาณขึ้นบันไดทางลงที่มีค่าได้สูงสุดตามแต่ระดับแรงดันขาเข้า เมื่อทำการสับสวิทช์ขาเข้าของวงจรรีเลย์ทำให้ไปที่ค่าแรงดันอ้างอิงค่าลบแรงดันของ วงจรภาคจึงได้เป็นสัญญาณขึ้นบันไดทางบวก คือ ช่วง  $t_2$  ในรูปที่ 2.18 พร้อมๆ กับปรับค่าวงจร นับลงเป็นศูนย์เพื่อเริ่มนับใหม่

เมื่อแรงดันขาออกของวงจรรีเลย์เพิ่มขึ้นถึงศูนย์อีกครั้ง แรงดันขาออกของวงจร เปรียบเทียบจะเป็นลบ หรือเป็นศูนย์ วงจรควบคุมจับการเปลี่ยนแปลงอันนี้ได้ส่งสัญญาณสโตรป ให้วงจรนับเก็บค่าที่ได้ไว้ที่วงจรเก็บค่า หลังจากนั้นจึงปรับให้เป็นศูนย์แล้วทำการสวิทช์ให้แก่ค่า อินพุตของวงจรรีเลย์ต่อกับแรงดันอินพุตซึ่งเป็นการเริ่มเปลี่ยนสัญญาณอีกรอบหนึ่ง จำนวนที่นับได้ที่เก็บไว้ในวงจรเก็บค่าจะเป็นสัดส่วน โดยตรงกันแรงดันขาเข้า  $V_{in}$

ข้อดีของวงจรแปลงสัญญาณแบบสโโลปคู่ คือ ความถูกต้อง, ราคาถูก และเสถียรภาพทาง ด้านอุณหภูมิ ข้อเสีย คือ ความเร็วต่ำ ในการเปลี่ยนแปลงสัญญาณ 1 ครั้งใช้เวลาถึง 100 มิลลิวินาที ในขณะที่แบบแฟลช ใช้เวลาประมาณ 30 นาโนวินาที

### 3) วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลแบบประจุมวล

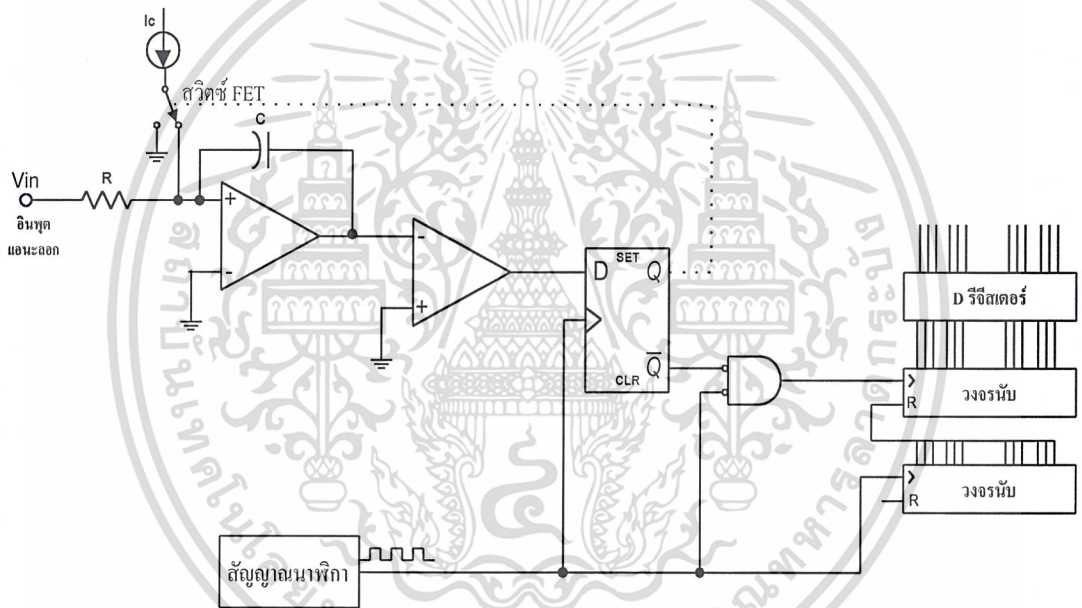
วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลแบบประจุมวล ใช้วงจรสำคัญคล้ายกับแบบ สโโลปคู่ แต่แทนที่จะใช้ขาเข้าสวิทช์ไปมาระหว่างแรงดันที่ไม่รู้ค่ากับแรงดันอ้างอิง จะทำให้การ แทรกพัลส์ของกระแสอ้างอิงมาตรงๆ ที่จุดรวมของวงจรรีเลย์ในช่วงเวลาที่คงที่โดยที่ จำนวนของพัลส์จะเป็นสัดส่วน โดยตรงกับแรงดันอินพุตที่ไม่รู้ค่า ประโยชน์ของเทคนิคนี้ คือ ค่า

เอกสารนี้แรงดันตกคร่อมตัวเก็บประจุของวงจรรีเลย์มีค่าใกล้เคียง 0 โวลต์ นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น ทำให้ไม่เกิดความผิดพลาดจากผลของกระแสรั่วไหล วงจรเปลี่ยนสัญญาณแอนะล็อกเป็นดิจิทัลชนิดนี้จึงมีความถูกต้องสูงกว่าแบบสโโลปคู่

4) วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบเคลต้า-ซิกม่า

จากวงจรรูปที่ 2.19 เมื่อมีแรงดันอินพุตป้อนเข้ามาที่วงจรอินทิเกรตเตอร์ จะให้ค่าแรงดันเอาต์พุตไปเข้าวงจรเปรียบเทียบ เพื่อเปรียบเทียบกับแรงดันคงที่ จากรูปคือกราวด์ โดยที่พัลส์ของกระแสที่ได้ขึ้นอยู่กับเอาต์พุตของวงจรเปรียบเทียบ โดยสวิตช์ที่ทำขึ้นจากเฟต (FET) จะควบคุมให้กระแสเข้าไปยังที่จุ่มร่วม หรือลงกราวด์ไป ส่วนวงจรนับจะนับจำนวนพัลส์ด้วยหลักการที่คล้ายกัน



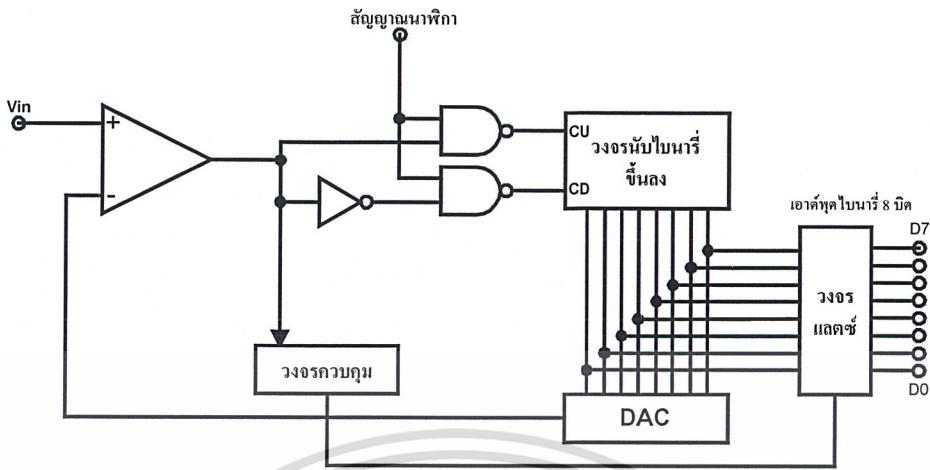
รูปที่ 2.19 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบเคลต้า - ซิกม่า

2.6.3 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่ใช้วงจรมับ

1) วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบเทรกกิ่ง

การทำงานคล้ายกับแบบใช้วงจรเดี่ยว แต่การนับจะไม่ได้เริ่มจากศูนย์แต่จะทำการนับขึ้นหรือนับลงจากค่าล่าสุดไปยังค่าใหม่ แล้วแต่ว่าแรงดันอินพุตในรอบใหม่มีค่าสูงกว่าหรือต่ำกว่าค่าที่แล้ว ข้อดีของวงจรเปลี่ยนแอนะล็อกเป็นดิจิทัลแบบเทรกกิ่ง คือ การทำงานได้เร็วขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



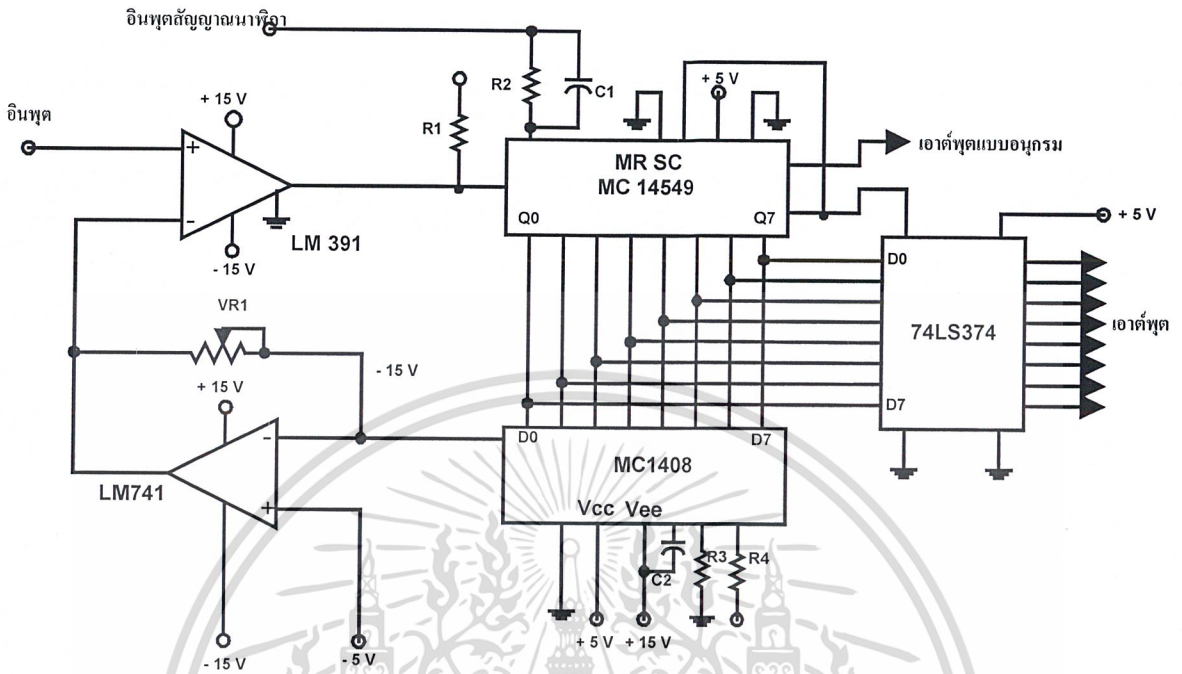
รูปที่ 2.20 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลที่สร้างขึ้นจากวงจรรับขึ้น/ลง และ วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก

2) วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบการปรับค่า

วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบนี้ มีข้อได้เปรียบทางด้านความละเอียด เพราะมีความละเอียดเป็นเป็น n บิต สามารถกำหนดได้จากสัญญาณนาฬิกา n ลูก เช่น วงจรแปลงขนาด 8 บิต ต้องการพัลส์นาฬิกา 8 ลูก ในขณะที่แบบใช้วงจรรับต้องการพัลส์ถึง 256 ลูก ของ วงจร SA (Sucesesive Approximation) แสดงในรูป 2.21

2.6.4 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบการสุ่มและการคงค่า

วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลต้องการเวลาในการแปลงสัญญาณหรือที่เรียกว่า Conversion Time เพื่อเปลี่ยนสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัลที่เหมาะสม ถ้าสัญญาณแอนะล็อกมีการเปลี่ยนแปลงในระหว่างช่วงเวลาที่การแปลงเอาต์พุตของค่าวงจรเปลี่ยนสัญญาณ อาจเกิดความผิดพลาดจึงต้องมีการป้องกันด้วยวงจรสุ่มและคงค่าสัญญาณเพื่อใช้จับค่าของสัญญาณแอนะล็อกที่จุดเริ่มของการเปลี่ยนสัญญาณ แล้วเก็บไว้ตัวเก็บประจุระหว่างช่วงเวลาการแปลงหลังจากการเปลี่ยนสัญญาณเสร็จสิ้นจึงจับค่าสัญญาณแอนะล็อกค่าใหม่มาเก็บไว้อีกครั้ง เป็นเช่นนี้ต่อเรื่อยไป



รูปที่ 2.21 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบประมาณค่า

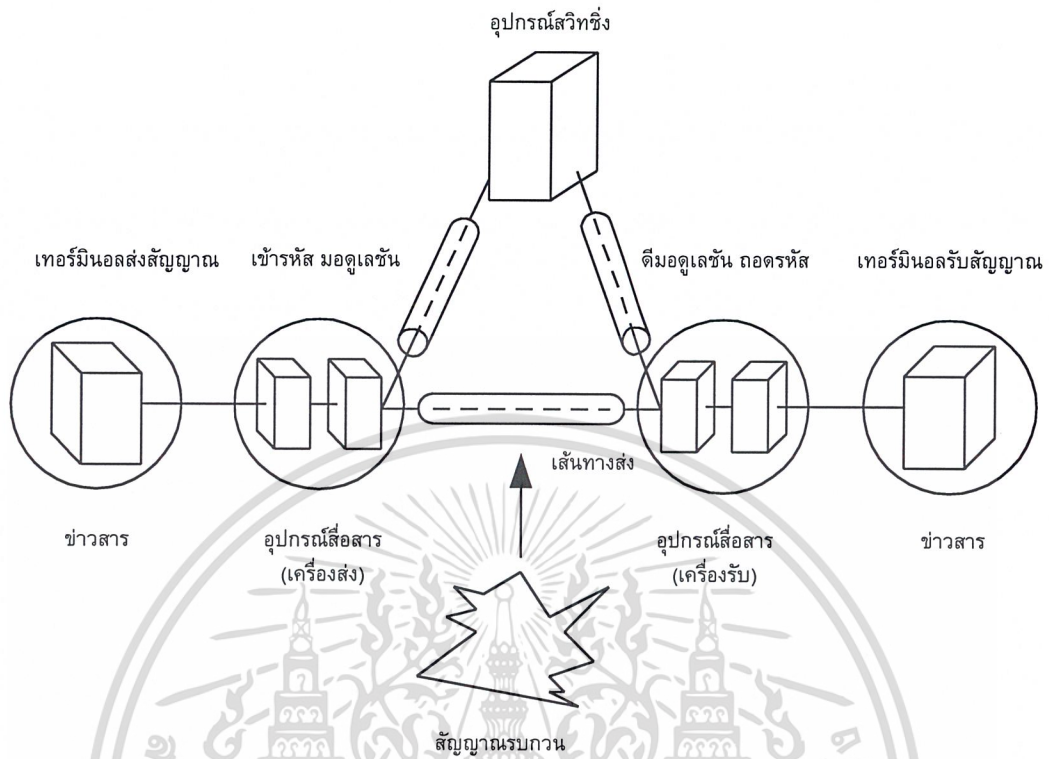
## 2.7 โครงสร้างและเทคนิคของระบบการส่งข้อมูล

### 2.7.1 โครงสร้างพื้นฐานของระบบการส่งข้อมูล

โดยทั่วไประบบการสื่อสารประกอบด้วย 3 ส่วนคือ

- 1) เทอร์มินอล (Terminal) ใช้สำหรับป้อนเข้าและส่งออกของข้อมูลข่าวสาร
- 2) เส้นทางการส่งใช้ข่าวสารจากเทอร์มินอลผู้รับ
- 3) ชุมสายใช้เป็นตัวเลือกเส้นทางเพื่อต่อเชื่อมใช้งานกับผู้รับระบบการส่งข้อมูลที่ของเครือข่าย ประกอบขึ้นเพื่อใช้ในการส่งข่าวสารไปยังผู้รับด้วยการป้อนเข้าไปยังเทอร์มินอล โดยส่วนประกอบจะมีเส้นทางส่ง อุปกรณ์การส่ง อุปกรณ์ชุมสาย โปรโตคอล (ข้อตกลงในการสื่อสารเพื่อใช้ในการสื่อสาร ตัวอย่างเช่น เงื่อนไขของการอินเทอร์เน็ตเฟซเป็นต้น) ในรูปที่ 2.22 เทอร์มินอลส่งข่าวเป็นเรื่องของข่าวสารนั่นเอง ถ้าเป็นมนุษย์จะหมายถึง ด้านข่าวสารด้านเสียง แต่สำหรับคอมพิวเตอร์จะหมายถึงข่าวสารข้อมูล ถ้าหากเป็นเทอร์มินอลของระบบโทรสารหรือเทอร์มินอลวิดีโอจะเป็นข่าวสารภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 โครงสร้างพื้นฐานของระบบการส่งข้อมูล

ในขั้นแรก ป้อนข่าวสารเหล่านี้ลงในเครื่องส่ง เครื่องจะแปลงข่าวสารเหล่านี้ให้อยู่ในรูปของรหัสที่เหมาะสม จากนั้นจะส่งไปยังผู้รับ โดยสัญญาณเหล่านี้จะเดินทางผ่านเส้นทางส่งไปยังเครื่องรับ และในระหว่างเส้นทางการส่งยังอาจจะมีขุมสายเพื่อเลือกเส้นทางไปยังเครื่องรับ

ทางด้านรับจะทำงานตรงข้ามกับทางด้านส่ง และจะสิ้นสุดการทำงานเมื่อสามารถที่จะส่งข่าวสารไปยังทางด้านรับแต่วิธีนี้อาจจะมีสัญญาณรบกวนจากภายนอกเข้ามาแทรกทำให้ข่าวสารบางส่วนเปลี่ยนแปลงไปจากข่าวสารเดิมและจะเกิดขึ้นที่เส้นทางการส่งเป็นส่วนใหญ่

จุดมุ่งหมายของการส่งก็เพื่อให้ข้อมูลที่ป้อนเข้าไปนั้นสามารถส่งไปยังผู้รับอย่างแม่นยำ โดยหลักการแล้วเวลาในการส่งจะไม่มีเรื่องความล่าช้าเกิดขึ้น อย่างไรก็ตามต้องยอมรับว่าปัจจุบันรูปแบบของการใช้งานหลากหลายมากขึ้น ระบบการส่งข้อมูลมีความก้าวหน้ามากขึ้นซึ่งประกอบด้วยส่วนเก็บข้อมูล โดยมีหน่วยความจำใช้ในการเก็บข้อมูลและมีฟังก์ชันที่ใช้ในการจัดการกับข่าวสาร อย่างเช่น วิธีการแปลงรูปแบบของข่าวสาร โดยไม่เปลี่ยนข้อความข่าวสารแต่อย่างใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.7.2 วิธีและโครงสร้างทางเทคนิคของระบบส่งข้อมูล

โครงสร้าง และวิธีการที่ใช้ในระบบส่งข้อมูลแสดงดังรูปที่ 2.23 ในที่นี้ให้ทำความเข้าใจกับตำแหน่งของอุปกรณ์ต่างๆ ในระบบทั้งหมด

### 2.7.3 การใช้งานระบบส่งข้อมูล

ในกรณีที่ต้องการเลือก และประกอบ โครงสร้างของระบบให้ตรงกับจุดมุ่งหมายที่สุดจากระบบการส่งข้อมูลต่างๆ ที่มีอยู่จำเป็นต้องคำนึงถึงจุดต่างๆ ดังต่อไปนี้

#### 1) ค่าใช้จ่ายของอุปกรณ์การส่ง

หลักการ คือ การคำนึงถึงโครงสร้างที่ประหยัดที่สุด โดยพิจารณาจากราคาเริ่มแรกของอุปกรณ์สื่อสารและซอฟต์แวร์ที่ใช้ในการสื่อสาร รวมถึงราคาการสื่อสารซึ่งขึ้นอยู่กับปริมาณของโทรพาฟีก ตัวอย่างเช่น ความจำเป็นที่ต้องคำนึงถึงการอัปเดตข่าวสาร การเลือกความเร็วในการส่ง โครงสร้างระบบ และการใช้งานอุปกรณ์ในแต่ละขั้นตอนอย่างประหยัดที่สุด เป็นต้น

#### 2) คุณภาพของการส่ง

ถึงแม้ระบบมีการส่งข้อมูลชุดเดียวกันแต่ถ้ามีการใช้วิธีการส่งที่ต่างกัน (แบบแอนะล็อกหรือแบบดิจิทัล) จะทำให้คุณภาพของการส่งแตกต่างกันด้วย ทั้งนี้ยังขึ้นกับวิธีการควบคุมการส่งซึ่งจะได้รับผลที่แตกต่างกันเช่นกัน ดังนั้นการส่งระบบจำเป็นต้องทำความเข้าใจเงื่อนไขต่างๆ ให้กระจ่างเสียก่อน

#### 3) ความเชื่อมั่น

สิ่งสำคัญอย่างหนึ่งที่ต้องคำนึงก็คือ การเข้ารหัสเพื่อป้องกันข้อมูล หรือจัดเตรียมโครงสร้างระบบ เพื่อป้องกันความเสียหายที่จะเกิดกับระบบที่กำลังทำงาน

#### 4) ฟังก์ชัน

ระบบที่ผ่านมาเป็นเพียงการส่งข้อมูลในลักษณะให้ส่งผ่านโดยตรงแต่ในปัจจุบันได้มีการจัดการสื่อสารโดยมีการเก็บข้อมูลก่อน เช่น ในโครงข่ายการสื่อสารระบบโทรสาร หรือลักษณะโครงข่ายระบบแฟกซ์สวิตซ์ซึ่ง ดังนั้นจึงมีความจำเป็นที่จะต้องตรวจสอบวิธีการใช้งาน และจัดหาฟังก์ชันที่ต้องการ สำหรับระบบการส่งข้อมูลให้ระวางระบบที่ไม่ยินยอมให้เกิดความล่าช้าในเวลาส่งข้อมูล ตัวอย่างความล่าช้าในการส่ง เช่น การส่งข้อมูลบอกตำแหน่งเครื่องบิน ถ้าหากมีความล่าช้าในการส่งข้อมูล เมื่อข่าวสารมาถึงผู้รับตำแหน่งของเครื่องบินก็จะไม่ใช่จุดนั้น

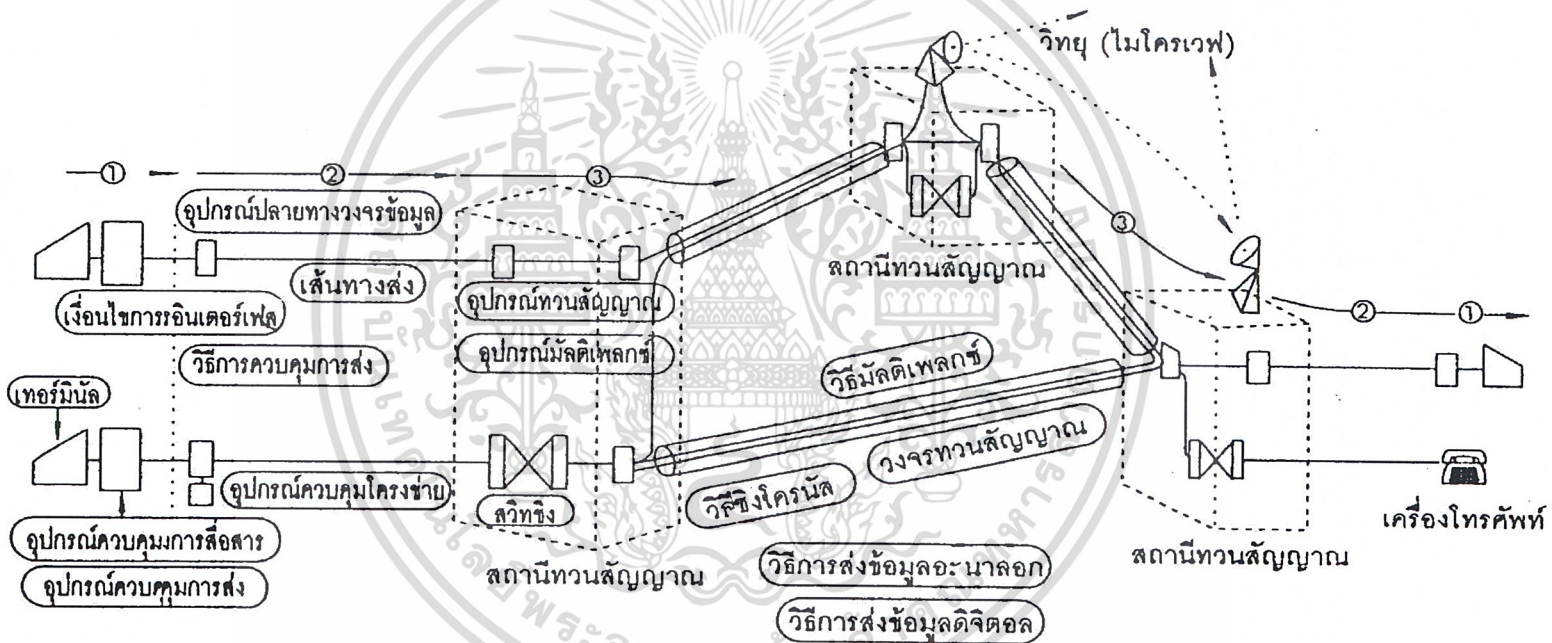
#### 5) การอินเตอร์เฟส

สิ่งที่จำเป็นในการตกลงกันระหว่างผู้ที่ทำการสื่อสารด้วยกันถึงเงื่อนไขคือ เชื่อมต่อ

ความเร็วในการส่ง และ โปรโตคอลที่ใช้ควบคุมการส่ง

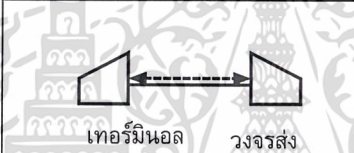
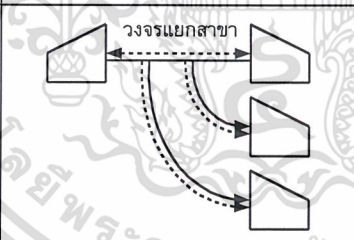
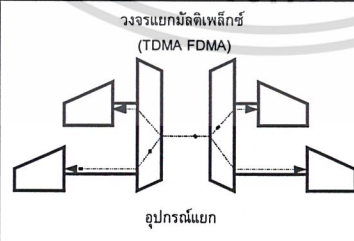
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.23 โครงสร้างทางเทคนิคของระบบการส่งข้อมูล



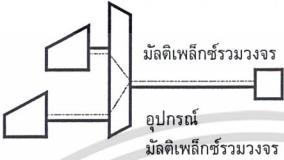
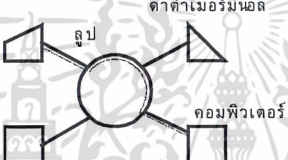

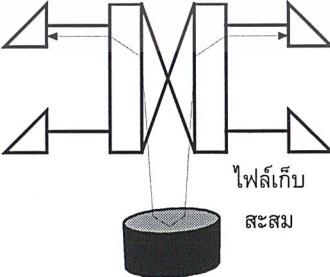
จากสิ่งที่กล่าวมาแล้วข้างต้นเป็นเพียงส่วนหนึ่งเท่านั้นที่จำเป็นต้องมีการตัดสินใจโดยรวม โดยอาศัยสิ่งดังกล่าวข้างต้นเป็นหลัก ตัวอย่างโครงสร้างของระบบการส่งข้อมูลแบบไม่มีสวิตซ์ซึ่ง และแบบมีสวิตซ์ซึ่งนั้น แสดงดังตารางที่ 2.7 และตารางที่ 2.8 ตามลำดับ ประกอบไปด้วยชนิดต่างๆ ได้แก่ แบบรวมวงจร แบบลูป และแบบเซอร์กิตสวิตซ์ซึ่ง ซึ่งได้อธิบายถึงลักษณะโครงสร้าง ตัวอย่างการใช้งาน และลักษณะพิเศษทั้งทางด้านคุณสมบัติ และค่าใช้จ่ายโครงสร้างในรูปแบบต่างๆ

ตารางที่ 2.7 ตัวอย่างโครงสร้างระบบการส่งข้อมูลแบบไม่มีสวิตซ์ซึ่ง

ชนิด	โครงสร้าง	ตัวอย่าง ใช้งาน	ลักษณะพิเศษ
แบบต่อตรง		ระบบการ สื่อสารข้อมูล	โครงสร้างซึ่งสอดคล้องกับ ปริมาณทราฟฟิกและลักษณะ พิเศษลดค่าใช้จ่ายในการขนส่ง
แบบแยกสาขา		ระบบการ สื่อสารข้อมูล	โครงสร้างซึ่งสอดคล้องกับ ปริมาณทราฟฟิกและลักษณะ พิเศษลดค่าใช้จ่ายในการส่ง
แบบแยก มัลติเพล็กซ์		ระบบการ สื่อสารข้อมูล	โครงสร้างซึ่งสอดคล้องกับ ปริมาณทราฟฟิกและลักษณะ พิเศษลดค่าใช้จ่ายในการส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.8 ตัวอย่างโครงสร้างระบบการสื่อสารข้อมูลแบบมีสวิตซ์ซึ่ง

ชนิด	โครงสร้าง	ตัวอย่างใช้งาน	ลักษณะพิเศษ
แบบรวม วงจร		ระบบการสื่อสารข้อมูลมัลติเพล็กซ์แพ็กเกจ	โครงสร้างซึ่งสอดคล้องกับปริมาณทราฟฟิกและลักษณะพิเศษลดค่าใช้จ่ายในการส่ง
แบบลูป		LAN	ความแม่นยำ ความเร็วสูง ประสิทธิภาพของการส่งข้อมูลสูง
แบบเซอร์กิต สวิตซ์ซึ่ง		เน็ตเวิร์กโทรศัพท์เน็ตเวิร์กเซอร์กิตสวิตซ์ซึ่ง	โครงสร้างซึ่งสอดคล้องกับปริมาณทราฟฟิกและลักษณะพิเศษลดค่าใช้จ่ายในการส่ง
แบบเซอร์กิต สวิตซ์ซึ่ง		โครงข่ายแพ็กเกจสวิตซ์ซึ่งโครงข่ายการสื่อสารโทรสาร	โครงสร้างซึ่งสอดคล้องกับปริมาณทราฟฟิกและลักษณะพิเศษลดค่าใช้จ่ายในการส่ง การปฏิบัติการของฟังก์ชันจัดการเกี่ยวกับการสื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

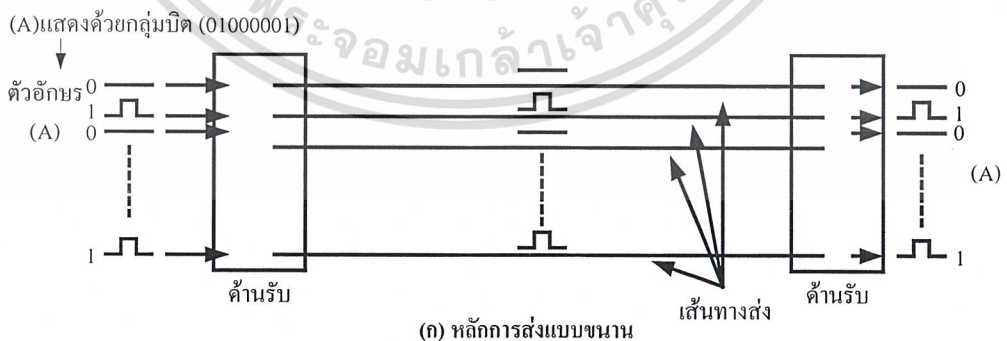
## 2.8 วิธีส่งข้อมูล

### 2.8.1 วิธีการสื่อสาร

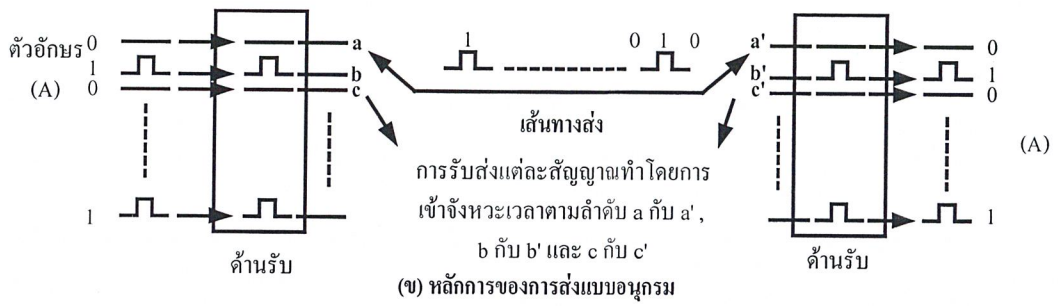
#### 1) การส่งแบบขนานและอนุกรม

โดยทั่วไปแล้วในกรณีส่งข่าวสารซึ่งแสดงโดยกลุ่มรหัส “0” กับ “1” นั้น ถ้าส่งโดยรวมรหัสทั้งหมดแล้วส่งในเวลาเดียวกันเวลาที่ใช้ก็จะสั้นที่สุด คือ ถ้าต้องการส่ง “A” แล้ว “A” จะถูกแทนด้วยรหัส “พาริตีบิต” (Parity Bit) ที่ใช้ในการตรวจสอบข้อผิดพลาดเพิ่มเข้าไปจะได้กลุ่มรหัส “01000001” ดังได้แสดงในรูปที่ 2.24 ถ้าหากกลุ่มรหัสจำนวนนี้ส่งพร้อมกัน (ในกรณีนี้มีด้วยกัน 8 ตัว) ในเส้นทางที่เท่ากัน 8 เส้น และส่งไปในเวลาเดียวกัน เรียกว่า “การส่งแบบขนาน” ถ้าหากระยะทางยาวขึ้นเท่าใด ก็ทำให้ค่าใช้จ่ายของเส้นทางเพิ่มสูงมากขึ้นเท่านั้น ดังนั้นส่วนมากมักจะใช้วิธีการส่งเช่นนี้ในอุปกรณ์เดียวกัน หรือภายในอาคารเดียวกันที่มีระยะทางการส่งสั้น ๆ

การส่งข้อมูลระยะทางไกล ๆ ดังแสดงในรูปที่ 2.24 (ข) รหัสที่ใช้แทนอักษร “A” จะถูกส่งเข้าไปในเส้นทางการส่งเส้นเดียวทีละบิต และทางด้านรับก็จะรวบรวมแต่ละบิตที่ถูกส่งเข้ามาตามลำดับ เมื่อรวบรวมรหัสทั้งหมดแล้วก็จะเข้าใจว่าเป็น “A” เรียกว่า “การส่งแบบอนุกรม” โดยทั่วไปแล้วการส่งข้อมูลจะใช้วิธีการนี้ แต่ว่าการส่งแบบอนุกรมจะเป็นการส่งตัวอักษรเรียงต่อกัน จึงจำเป็นต้องบอกด้านรับให้รู้ถึงช่วงแบ่งแยกระหว่างแต่ละอักษร วิธีการดังกล่าวนี้จะได้อีกชื่อว่า วิธีซิงโครไนเซชัน (Synchronization)



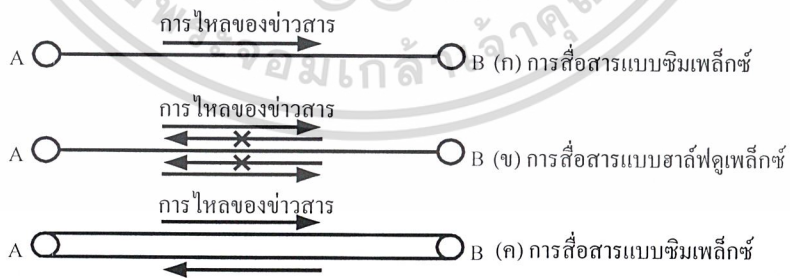
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.24 หลักการส่งแบบอนุกรมและแบบขนาน

2) การสื่อสารแบบสองทางรับส่งข้อมูลได้ในเวลาเดียวกัน (Full Duplex) กับ การสื่อสารแบบสองทางผลัดกันรับผลัดกันส่งข้อมูล (Half Duplex)

รูปแบบของการสื่อสารแสดงดังในรูปที่ 2.25 มีทิศทางการไหลของข้อมูลได้ 3 รูปแบบ สำหรับรูปที่ 2.25 (ก) มีการไหลเฉพาะด้านเดียว คือ จำกัดการไหลจาก A ไป B เรียกว่า “ระบบการสื่อสารแบบ” (Simplex) สัญญาณกระแสจะนำเอาข่าวสาร สำหรับรูปที่ 2.26 (ก) นั้น การไหลของกระแส จะไหลจากด้านส่งไปยังด้านรับแล้ววนกลับมายังด้านส่ง ดังนั้นจึงจำเป็นต้องใช้ตัวกลางนำสัญญาณ 2 เส้น เรียกว่า “เส้นทางการส่งแบบ 2 สาย” สำหรับรูปที่ 2.26 (ข) นั้นสามารถใช้กราวด์ แทนสายตัวกลางนำสัญญาณหนึ่งในสองเส้น และเรียกว่า “วิธีการแบบเอิร์ธรีเทิร์น” (Earth Return) แต่วิธีนี้สามารถส่งด้วยความเร็วต่ำเท่านั้น เนื่องจากวิธีนี้จะมีกรรบกวนจากสถานีอื่น ๆ (เสียงสอแคแทรก) และสัญญาณรบกวน



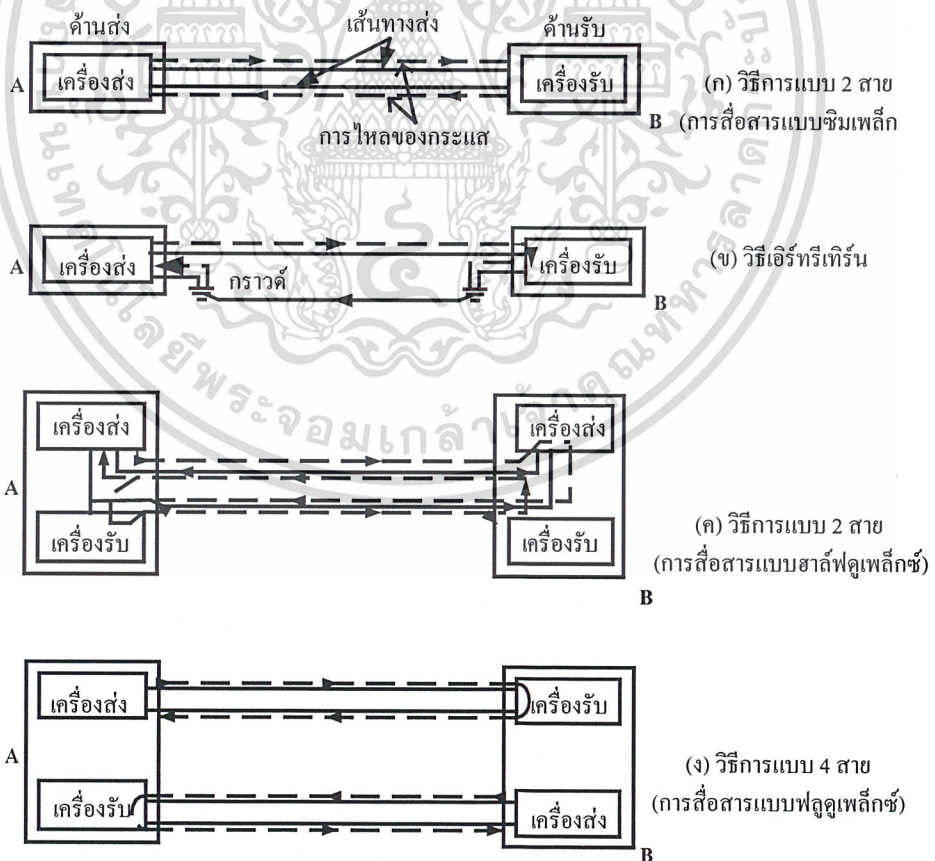
รูปที่ 2.25 หลักการสื่อสารแบบซิมเพิล็กซ์, ฮาล์ฟดูเพล็กซ์และฟูลดูเพล็กซ์

อย่างไรก็ตาม วิธีการส่งข่าวสารจาก A ไป B ซึ่งเป็นการส่งแบบ 2 ทิศทางดังที่กล่าวมานั้นนิยมใช้กันมาก เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

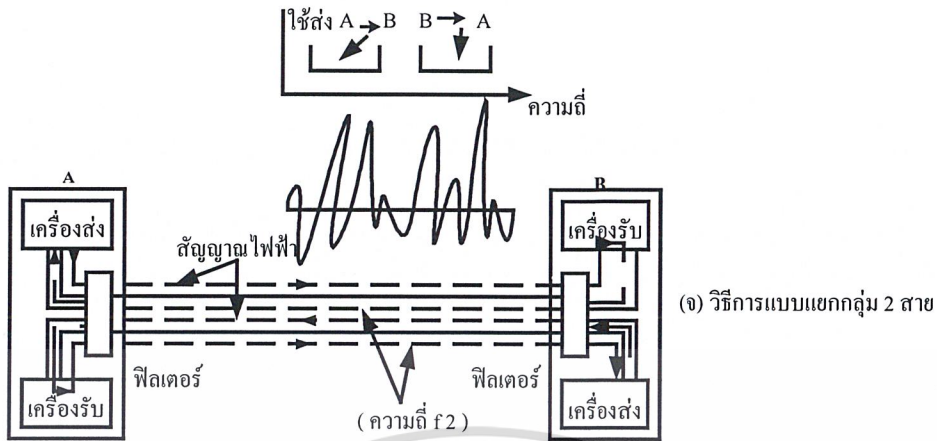
ในกรณีรูปที่ 2.25 (ข) เมื่อมีการส่งจาก A ไป B จะไม่มีการส่งจาก B ไป A หรือในทางตรงกันข้าม เมื่อมีการส่งจาก B ไป A ก็จะไม่มีการส่งจาก A ไป B เรียกว่า “การสื่อสารแบบฮาล์ฟดูเพล็กซ์” (Half Duplex) ซึ่งใช้ตัวกลางนำสัญญาณ 2 เส้น ดังที่ได้แสดงในรูปที่ 2.26 (ค)

สำหรับรูปที่ 2.25 (ค) ในขณะที่มีการส่งจาก A ไป B เราสามารถส่งจาก B ไป A ได้อีกด้วย เรียกว่า “การสื่อสารแบบฟูลดูเพล็กซ์” (Full Duplex) ซึ่งจำเป็นต้องใช้ตัวกลางนำสัญญาณ 4 เส้น ดังที่ได้แสดงในรูปที่ 2.26 (ง)

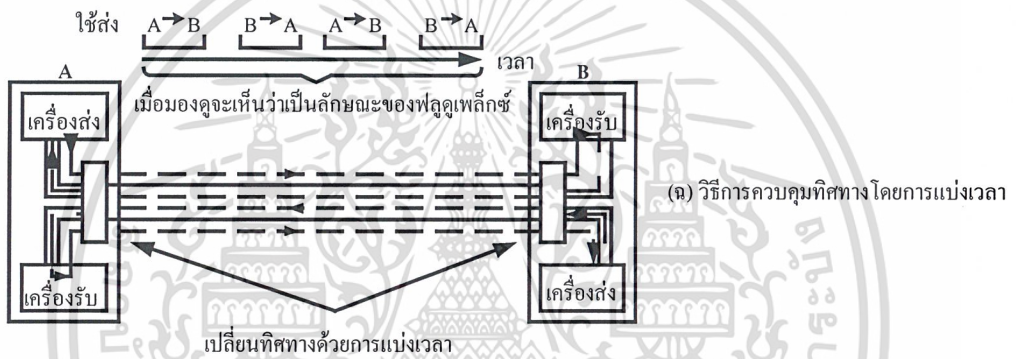
และนี่คือเส้นทางส่งแบบ 4 สาย ถึงแม้จะเป็นเส้นทางการส่งแบบ 2 สาย ดังที่ได้แสดงในรูปที่ 2.26 (จ) วิธีการส่งสัญญาณใช้สัญญาณความถี่ที่แตกต่างกันส่งจาก A ไป B และจาก B ไป A (วิธีการแบ่งกลุ่ม 2 เส้น) หรือจากรูปที่ 2.26 (ฉ) เมื่อใช้ความเร็วในการส่งเพิ่มมากขึ้น 2 เท่า ความเร็วนั้นจะมีลักษณะเป็นการส่งแบบทางเดียว แต่ทางด้านเทอร์มินอล จะมองดูเหมือนเป็นการส่งแบบสองทางรับส่งในเวลาเดียวกัน (วิธีการควบคุมโดยการแบ่งเวลา) นี้สามารถใช้เป็นระบบการสื่อสารแบบสองทางรับส่งในเวลาเดียวกันได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(จ) วิธีการแบบแยกกลุ่ม 2 สาย



(ค) วิธีการควบคุมทิศทางโดยการแบ่งเวลา

รูปที่ 2.26 วิธีการส่งแบบ 2 สายและ 4 สาย

### 3) วิธีซิงโครไนเซชัน (Synchronization)

การรับรหัสสัญญาณจากทางด้านส่งสามารถรับได้อย่างถูกต้องนั้นทางด้านรับจะต้องทราบตำแหน่งของแต่ละบิต และตำแหน่งของส่วนหัวของรหัส เมื่อเป็นเช่นนี้จึงมีความจำเป็นต้องให้การรับ และการส่งข้อมูลมีจังหวะเวลา (Timing) ระหว่างทางด้านรับ และทางด้านส่งเหมือนกัน เรียกว่า การเข้าจังหวะ”

ในกรณีแรก เรียกการปรับแต่ละบิตให้เข้ากับจังหวะว่า “บิตซิงโครไนเซชัน” ในกรณีหลังจะทราบตำแหน่งหัวสุดของรหัสได้จะต้องมีกลุ่มรหัส 1 กลุ่ม ใช้เป็นตัวชี้และมีการตรวจสอบจังหวะ เรียกกลุ่มนี้ว่า “บล็อกซิงโครไนเซชัน” (Block Synchronization)

#### 3.1) บิตซิงโครไนเซชัน

วิธีการของบิตซิงโครไนเซชัน ใช้วิธีซิงโครไนส์อย่างต่อเนื่อง (Continuous Synchronous Method หรือ Synchronous Method) ซึ่งจะใช้สัญญาณซิงค์เพื่อตรวจสอบตำแหน่งของบิต ซึ่ง

ต่างกับวิธีอะซิงโครนัส (Asynchronous Method) ที่ตรวจสอบบิตจากจังหวะเวลา (สัญญาณนาฬิกา) ของจุดการรับส่ง โดยแสดงที่บิตที่อยู่ส่วนหัวของข่าวสาร สำหรับวิธีอะซิงโครนัสนี้จะใช้ในการส่งที่ความเร็วต่ำเนื่องจากวงจรง่าย เมื่อความเร็วสูงขึ้นเนื่องจากบิตเริ่มต้นและบิตสุดท้ายทำให้ประสิทธิภาพการส่งลดลงรวมทั้งความต้องการความแม่นยำในการกำหนดจังหวะเวลา ทำให้ไม่มีประโยชน์แต่เราสามารถแก้ไขปัญหานี้ได้โดยวิธีซิงโครนัสอย่างต่อเนื่องแทน

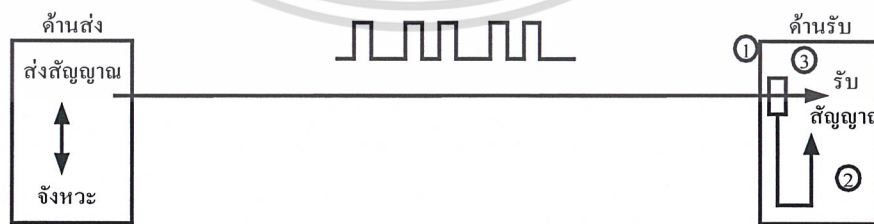
### 3.2) วิธีซิงโครนัสอย่างต่อเนื่อง

วิธีนี้นอกจากจะมีเส้นทางสัญญาณใช้ส่งข่าวสารแล้ว ยังต้องสร้างเส้นทางสัญญาณสำหรับการซิงโครไนเซชันเพื่อใช้ในการซิงค์แต่ละบิตโดยจะส่งเป็นสัญญาณพัลส์แยกจากส่วนของข่าวสารทางด้านส่ง และทางด้านจะส่งสัญญาณซิงค์ป้อนเข้าไปในข่าวสาร โดยที่ทางด้านรับจะแยกเอาสัญญาณซิงค์นี้ออกจากข่าวสาร ดังที่ได้แสดงในรูปที่ 2.27 (ข)

สำหรับวิธีนี้ รูปที่ 2.26 (ก) จะใช้ในอุปกรณ์หรือระหว่างอุปกรณ์ใกล้เคียงๆ เช่น ระหว่างโมเด็มกับเทอร์มินัลในกรณีที่ระยะทางห่างกันมากขึ้นจะทำให้ราคาของเส้นทางส่งสูงขึ้นจึงเปลี่ยนมาใช้วิธีตามรูปที่ 2.27 (ข)

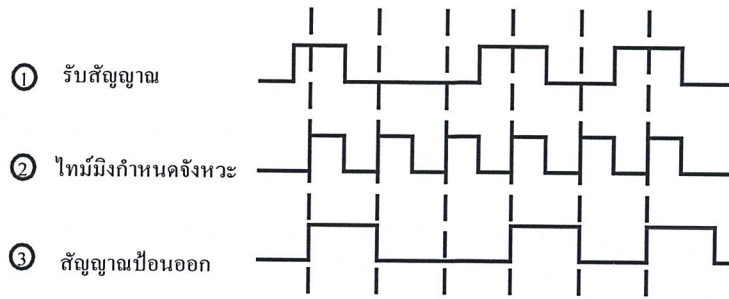


(ก) กรณีที่แยกส่งสัญญาณ โทมมิ่งกำหนดจังหวะจากสัญญาณรับ



(ข) กรณีที่ดึงเอาสัญญาณ โทมมิ่งกำหนดจังหวะจากสัญญาณรับ

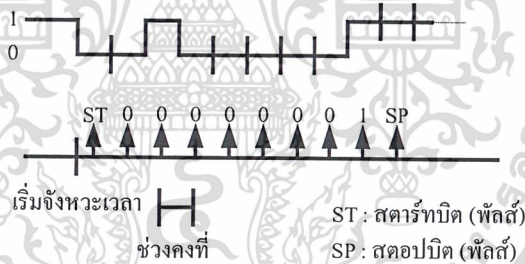
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



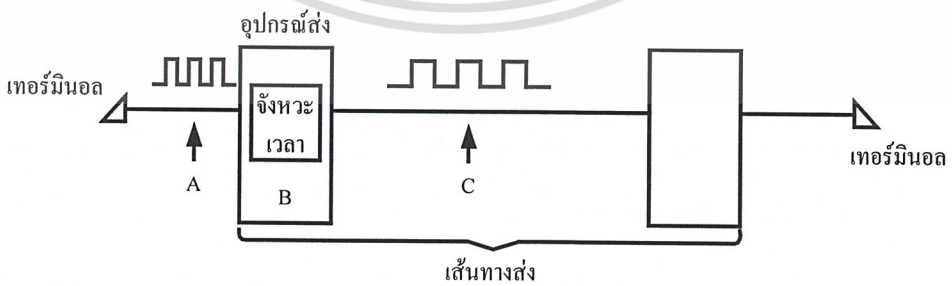
รูปที่ 2.27 หลักการเข้าจังหวะอย่างต่อเนื่อง

3.3) วิธีการอะซิงโครนัส

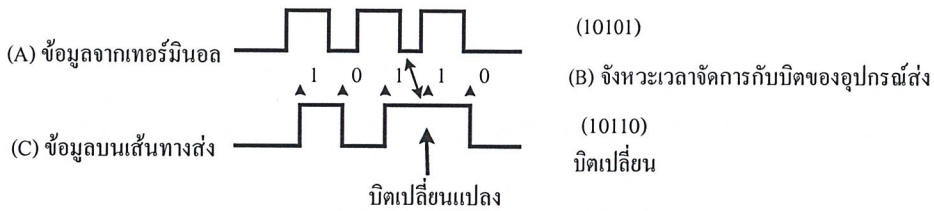
วิธีนี้จะไม่เกี่ยวข้องกับทางด้านส่ง การรับสัญญาณขึ้นอยู่กับจังหวะของทางด้านรับเพียงแต่ว่าจังหวะเวลาการรับส่งสัญญาณจะขึ้นอยู่กับความเร็วของการส่งวิธีที่ค่อนข้างใช้กันแพร่หลายคือ วิธีสตาร์ท-สตอปซิงโครนัส (Start-stop Synchronous)



รูปที่ 2.28 หลักการของอะซิงโครนัส



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



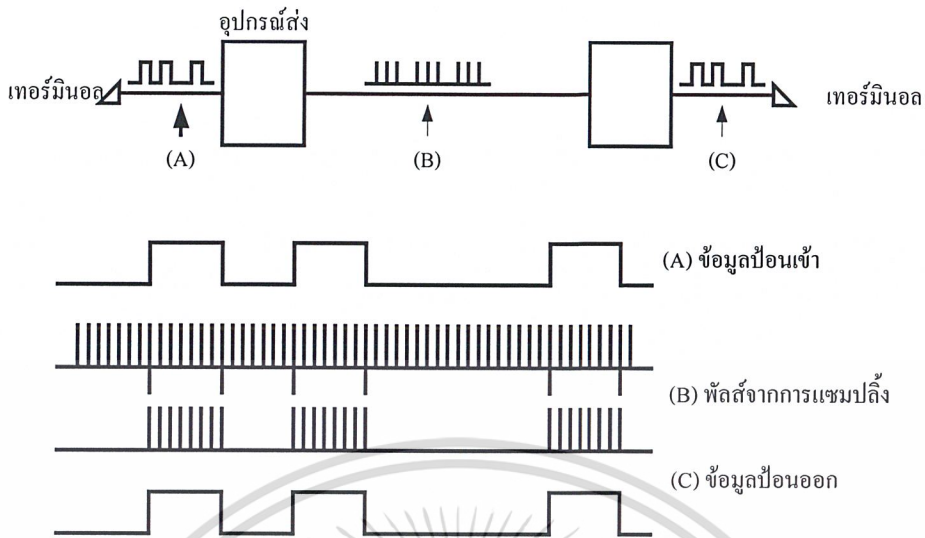
รูปที่ 2.29 ตัวอย่างของบิตที่เปลี่ยนแปลง

ดังที่ได้แสดงในรูปที่ 2.28 กลุ่มบิตที่ใช้แทนตัวอักษรและสัญลักษณ์ควบคุม โดยมีการเพิ่มเติมสตาร์ทบิต (Start Bit) ใช้แสดงตำแหน่งบิตแรกของตัวอักษร และสตอปบิต (Stop Bit) ใช้แสดงตำแหน่งบิตสุดท้าย นอกจากนี้ในสภาวะที่ไม่มีข้อมูล ถ้าต้องการแบ่งแยกสตาร์ทบิตออกให้ชัดเจนขึ้นจะใช้สภาวะของสตอปบิตให้เป็นตัวชี้แสดงส่วนทางด้านรับจังหวะรับสัญญาณนั้นขึ้นอยู่กับความเร็วในการส่ง โดยแต่ละบิตจะมีความเร็วที่เท่ากันในช่วงเวลาที่คงที่ คือ จะรับค่าข้อมูลโดยอาศัยความกว้างของพัลส์ที่คงที่ในการแบ่งแยกแต่ละบิต โดยไม่เกี่ยวข้องกับการกำหนดจังหวะทางด้านส่ง

ดังแสดงในรูปที่ 2.29 ในขณะที่มีการรับส่งข่าวสารระหว่างเทอร์มินอลกับเส้นทางส่ง ถ้าจังหวะเวลาระหว่างบิตทางด้านเทอร์มินอลกับเส้นทางส่ง (โมเด็ม และ DSU (Digital Service Unit) แตกต่างกันจะทำให้บิตที่อยู่ระหว่างการส่งหายไปหรือเพิ่มขึ้นบ้าง ซึ่งจะก่อให้เกิดผิดพลาดของข่าวสารขึ้นได้ ดังนั้นเมื่อเทอร์มินอลรับเอาสัญญาณซึ่งก็จากเส้นทางส่งแล้ว (หรือในลักษณะทางตรงข้ามจากเทอร์มินอลไปยังอุปกรณ์ของเส้นทางส่ง) ก็ปรับจังหวะและรับส่งสัญญาณข้อมูล

ถ้าความเร็วในการจัดการข้อมูลของทางด้านเทอร์มินอลแตกต่างจากความเร็วของเส้นทางส่งแล้วจะต้องมีการเปลี่ยนแปลงความเร็วของสัญญาณของทางด้านเทอร์มินอล ให้เข้ากับจังหวะของด้านเส้นทางส่งแล้วส่งออกไป

ตัวอย่างของการทำวิธีนี้ได้แก่ วิธีการแซมปลิงพัลส์ (Sampling Pulse) ดังแสดงในรูปที่ 2.30 จะมีการแซมปลิงโดยใช้การเข้าจังหวะเวลาระหว่างสัญญาณข้อมูลที่ป้อนเข้ามา กับสัญญาณของเส้นทางส่ง โดยจะมีการส่งแซมปลิงพัลส์เฉพาะเวลาที่มีสัญญาณข้อมูลป้อนเข้าเป็น “1” ส่วนทางด้านรับจะสามารถสร้างสัญญาณข้อมูลเดิมได้จากการรับสัญญาณ 1 ตามช่วงเวลาของกลุ่มพัลส์ซึ่งแสดงค่า 1 ส่วนพัลส์ที่เป็น “0” ก็จะเป็นสภาวะของ 0



รูปที่ 2.30 หลักการแซมปลิง

### 3.4) บล็อกซิงโครไนเซชัน

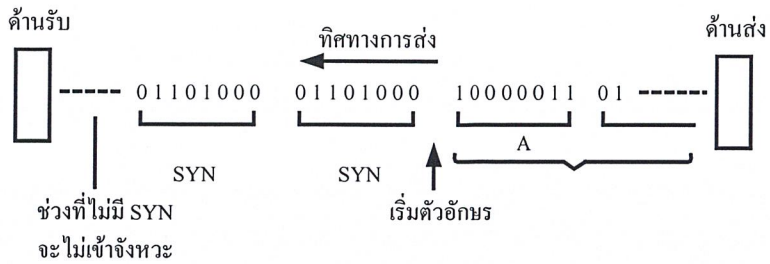
บล็อกซิงโครไนเซชันสามารถแบ่งแยกแต่ละบิต แต่ไม่สามารถจะตัดสินใจได้ว่าบิตไหนเป็นบิตเริ่มต้นของตัวอักษรหรือบล็อกได้ ดังนั้นจึงจำเป็นต้องรู้ตำแหน่งเริ่มต้นของตัวอักษรหรือบล็อกซึ่งมีอยู่ด้วยกันหลายวิธีเรียกรวมๆ ว่า “บล็อกซิงโครไนเซชัน” มีดังนี้ คือ

#### 1) วิธีการซิงโครไนส์แบบสตาร์ท - สตอป

วิธีการซิงโครไนส์แบบสตาร์ท - สตอป ได้อธิบายไว้ในเรื่องบิตซิงโครไนส์แล้ว ดังแสดงในรูปที่ 2.28 ตัวอักษรหนึ่งๆ จะมีสตาร์ทและสตอปบิต คือ วิธีการซิงโครไนส์แบบสตาร์ท-แบบสตอป จะมีการใช้ทั้งวิธีบิตซิงโครไนเซชัน และบล็อกซิงโครไนเซชันในเวลาเดียวกัน

#### 2) วิธีซิงโครไนส์ตัวอักษร

วิธีนี้จะตัดเอาสัญญาณพิเศษมาใช้ในการตรวจค่ากำหนดจังหวะ โดยจะส่งไปไว้ในส่วนหัวของข้อมูล เช่น ในรูปที่ 2.31 ทางด้านส่งจะใช้รหัส SYN เพื่อใช้ในการเข้าจังหวะ สำหรับรหัส SYN นี้จะช่วยให้การเข้าจังหวะเป็นที่แน่นอน ซึ่งจะคิดเข้าไปอย่างน้อย 2 ตัว ส่วนทางด้านรับจะตรวจสอบดูว่า กลุ่มบิตที่แสดงถึงรหัส SYN และเมื่อรับรหัสนี้แล้วกลุ่มข้อมูลที่ส่งมาอย่างต่อเนื่องก็จะเป็นกลุ่มของตัวอักษร เป็นต้น สำหรับวิธีนี้ บางทีเรียกว่าการเข้าจังหวะ SYN ในการกำหนดจังหวะ



รูปที่ 2.31 วิธีการเข้าจังหวะตัวอักษร

3) วิธีแฟลคซิงโครไนซ์ (Flag Synchronous)

ในกรณีที่ไม่มีข้อมูล วิธีนี้จะส่งรูปแบบของบิตที่คงที่ผ่านเส้นทางส่ง เพื่อใช้ในการกำหนดจังหวะระหว่างทางด้านส่งกับทางด้านรับสำหรับรูปแบบของบิตนี้เรียกว่าแฟลคแพทเทิร์น (Flag Pattern) ในทางปฏิบัติจะใช้รหัส “01111110” และเมื่อต้องการส่งข้อมูล (ดังแสดงในรูปที่ 2.32) จะส่งข้อมูลหลังจากส่งแฟลคแพทเทิร์นออกไปแล้ว ส่วนทางด้านรับจะตรวจสอบดูแฟลคแพทเทิร์นนี้ และสัญญาณที่ไม่ใช่แฟลคแพทเทิร์นก็จะถูกตัดสินว่าเป็นกลุ่มของข้อมูลที่กำลังถูกส่งมาจนกว่าจะได้รับแฟลคแพทเทิร์นใหม่อีกครั้ง ระหว่างนั้นสัญญาณที่ได้รับจะเป็นส่วนของข้อมูล เมื่อเป็นดังนี้จากการใช้แฟลคแพทเทิร์นช่วยให้สามารถทราบถึงตำแหน่งเริ่มต้นและตำแหน่งสิ้นสุดของข้อมูลได้



รูปที่ 2.32 วิธีการเข้าจังหวะแฟลค

4) ความเร็วในการส่ง

วิธีแสดงถึงความเร็วในการส่งรหัส จะแสดงด้วยความเร็วในการส่งข้อมูลกับความเร็วของการโมดูเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1) ความเร็วในการส่งข้อมูล

ความเร็วในการส่งข่าวสารในช่วง 1 วินาที คือ การวัดจำนวนบิต “0” และ “1” ในช่วง 1 วินาทีนั่นเอง เรียกว่า “ความเร็วของสัญญาณข้อมูล” หน่วยที่ใช้วัด คือ บิตต่อวินาที (Bit/Sec :bps) แสดงในสูตรดังต่อไปนี้

$$S = \sum_{i=1}^m \frac{1}{T_i} \times \log_2 n_i \quad (\text{Bit/Sec}) \quad (2.4)$$

เมื่อ

$S$  คือ ความเร็วในการส่งข้อมูล (Bit/Sec)

$m$  คือ จำนวนเส้นทางการส่งในกรณีส่งแบบขนาน ( $m=1$  ในกรณีส่งแบบอนุกรม)

$T_i$  คือ ความกว้างของพัลส์หนึ่งลูก (s) ของเส้นทางการส่งลำดับที่  $i$

$n_i$  คือ จำนวนของสถานะซึ่งแสดงโดย 1 พัลส์ ของเส้นทางการส่งลำดับที่  $i$

#### 4.2) ความเร็วในการมอดูเลต

การเปลี่ยนแปลงของเฟสความถี่หรือแอมพลิจูดของสัญญาณแอนะล็อก เราเรียกว่า การมอดูเลตและการมอดูเลตนี้ใน 1 วินาทีได้ปฏิบัติการไปกี่ครั้ง และจะวัดเป็นหน่วยของความเร็ว เรียกว่า ความเร็วในการมอดูเลต

ความเร็วในการมอดูเลต เราใช้หน่วยว่า บอด (Baud) แสดงได้โดยสูตรต่อไปนี้

$$B = \frac{1}{T} \quad (\text{บอด}) \quad (2.5)$$

เมื่อ

$B$  ความเร็วในการมอดูเลต (บอด)

$T$  เวลาระหว่างจุดที่มีการเปลี่ยนแปลง (วินาที)

ตัวอย่างแสดงในรูปที่ 2.34

ในสถานะที่มีการเปลี่ยนแปลง คือ การมอดูเลตครั้งหนึ่ง ถ้าสามารถแสดงสถานะ 2 สถานะได้ก็สามารถแบ่งแยก 0 กับ 1 ได้ และเป็นการแทนข่าวสาร 1 บิต ในกรณีนี้ค่าของความเร็วในการส่งข้อมูลจะเท่ากับความเร็วในการมอดูเลต และถ้าหากการมอดูเลตครั้งหนึ่งสามารถแทนสถานะได้มากกว่า 2 ก็สามารถส่งข่าวสารได้มากกว่า 1 บิต

ตัวอย่างในรูปที่ 2.34 (ข) แสดงถึงการมอดูเลตครั้งหนึ่งแสดงสถานะได้ 4 สถานะ และถ้า  $T=1/1200$  (วินาที) ความเร็วในการมอดูเลตใน 1 วินาทีสามารถเปลี่ยนสถานะได้ 1200 ครั้ง ก็ใช้

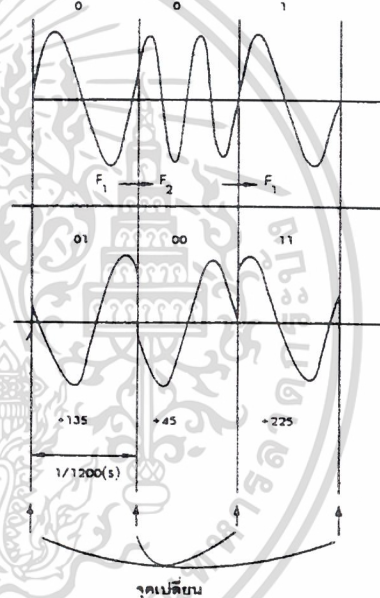
จะได้เท่ากับ 1200 บิตต่อวินาที แต่ถ้าการเปลี่ยนแปลงแต่ละครั้งสามารถแบ่งแยกสถานะได้ 4 สถานะเราก็สามารถส่งข่าวสารได้ทีละ 2 บิต โดยที่ความเร็วในการส่งข้อมูลจะเป็น 2 เท่าของความเร็วในการมอดูเลต หรือเท่ากับ 2400 บิตต่อวินาที

## 2.8.2 วิธีการส่ง

สัญญาณดิจิทัลจากคอมพิวเตอร์เทอร์มินอลหรือสัญญาณแอนะล็อกจากเสียง และภาพที่แปลงเป็นสัญญาณดิจิทัลจะมีลักษณะเป็นรูปพัลส์ซึ่งแทนค่า “0” และ “1” สำหรับวิธีส่งคลื่นพัลส์ เรียกว่า วิธีการส่งแบบเบสแบนด์ (Base Band) ส่วนข่าวสารที่อยู่ในรูปของสัญญาณดิจิทัลหรือแอนะล็อกที่แปลงให้อยู่ในรูปของสัญญาณแอนะล็อกแบบอื่น (ในที่นี้หมายถึงคลื่นพาหะ) แล้วส่งออกไป เรียกว่า การส่งแบบบรอดแบนด์ (Broad Band)

(ก) กรณีการมอดูเลชันความถี่ที่จุดเปลี่ยนความถี่นั้นค่าความถี่จะเป็น  $f_1$  และ  $f_2$

(ข) กรณีการมอดูเลชัน 4 เฟส ที่จุดเปลี่ยนนั้น เฟสเมื่อเทียบกับสัญญาณก่อนหน้านั้น  $+45^\circ$   $+135^\circ$   $+225^\circ$   $+315^\circ$



รูปที่ 2.33 ตัวอย่างความเร็วในการส่งข้อมูลและความเร็วในการมอดูเลชัน

### 1) วิธีการส่งแบบเบสแบนด์ (Base Band)

#### 1.1) ลักษณะของสัญญาณข้อมูล

มีหลายวิธีดังแสดงในตารางที่ 2.9 ใช้แสดงถึงสัญญาณไฟฟ้าที่ใช้แทน “0” และ “1” ของข่าวสารที่ต้องการส่ง

#### 1.1.1) วิธีการของกระแสค่าเดียวกับหลายค่า

วิธีการของกระแสค่าเดียว โดยการแทนค่า “0” เมื่อไม่มีแรงดัน และค่า “1” เมื่อมีค่าของแรงดัน ส่วนวิธีการของกระแสหลายค่า โดยการแทนค่า “0” และ “1” ไปด้วยแรงดันระดับต่าง ๆ ค่าไม่ต่างกันทีเดียว ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 1.1.2) วิธี RZ กับ NRZ

ช่วงเวลาของรหัสจะส่งพัลส์ขนาดสั้นๆ ออกไป ส่วนที่เหลือจะไม่ส่งพัลส์ออกไป โดยจะกลับมาสู่สถานะแรงดันเท่ากับ 0 เรียกว่า วิธี RZ (Return To Zero) ส่วนวิธีการที่จะส่งพัลส์ออกไปโดยไม่มีกรกลับมาสู่สถานะแรงดันมาที่เท่ากับ 0 เรียกว่า วิธี NRZ (Non Return To Zero)

### 1.1.3) วิธีไบโพลาร์ (Bipolar)

วิธีนี้แสดง “1” เมื่อมีสัญญาณพัลส์ และ “0” เมื่อไม่มีสัญญาณพัลส์ และพัลส์ของ “1” นั้นจะสลับขั้วแรงดันไฟบวก และ ลบกัน เรียกว่า วิธีไบโพลาร์

ตารางที่ 2.9 ชนิดของสัญญาณเบสแบนด์

วิธีการ	รูปแอมพลิฟายด์
NRZ ค่าเดียว	
NRZ หลายค่า	
RZ ค่าเดียว	
RZ หลายค่า	
ไบโพลาร์	

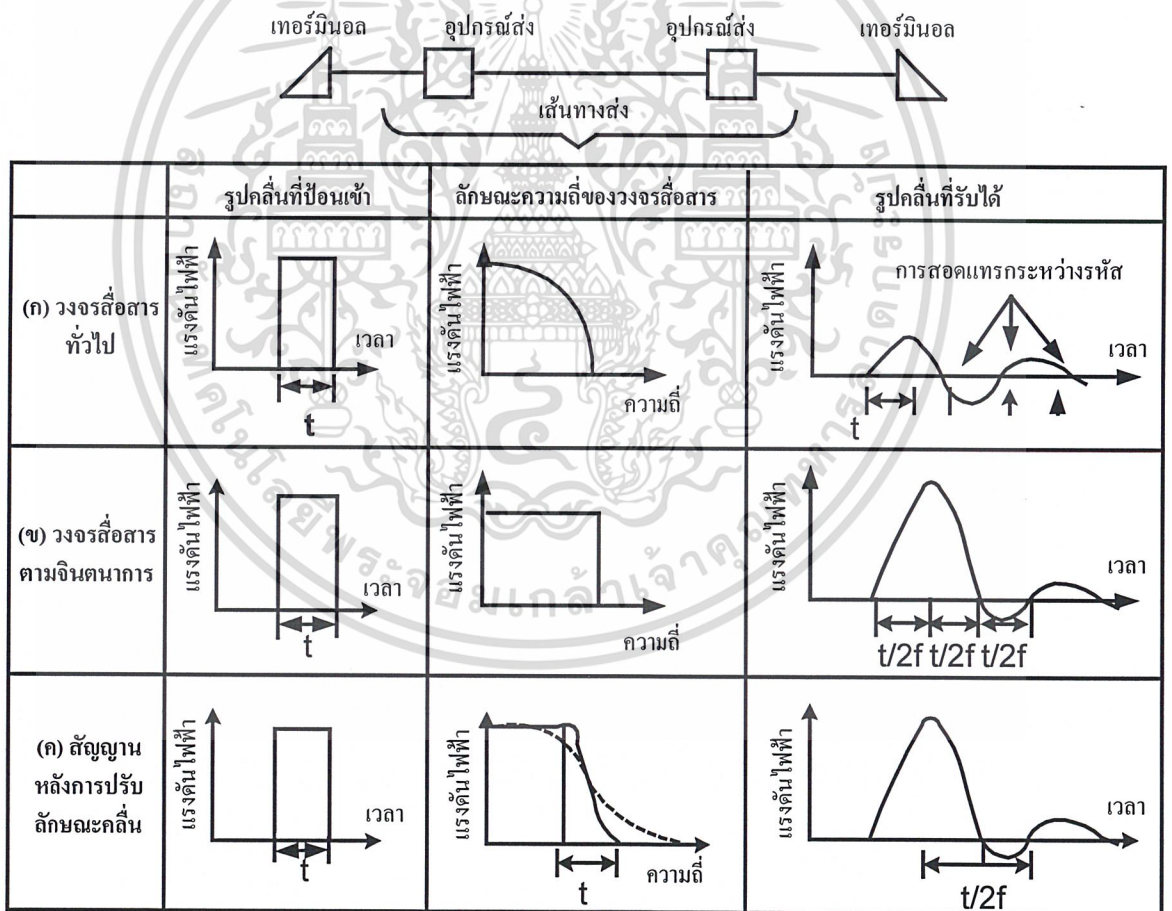
นอกจากนี้ยังมีชนิดของวิธีการส่งสัญญาณแบบอื่นๆ ซึ่งแต่ละวิธีจะใช้รูปร่างสัญญาณที่มีอยู่โดยในจำนวนนี้ วิธีไบโพลาร์ จะใช้วิธีการแบ่งแยกพัลส์ 3 สถานะ คือ E และ 0 และ E เพื่อให้สามารถส่งระยะทางไกลๆ หรือส่งด้วยความเร็วสูงได้ เนื่องจากประกอบด้วยความถี่ซึ่งไม่มีส่วนของกระแสตรง และพลังงานของสเปกตรัมมีขนาดใหญ่ที่สุดมีค่าเท่ากับครึ่งหนึ่งของความถี่ของพัลส์

### 1.2) ลักษณะพิเศษของการส่งแบบเบสแบนด์

สัญญาณเบสแบนด์ส่งออกไปยังเส้นทางการส่ง หรือสัญญาณพัลส์นั้นด้วยคุณสมบัติของเส้นทางการส่ง ดังรูปที่ 2.35 (ก) ทำให้ได้รับผลกระทบจากพัลส์ข้างเคียง หรือห่างจากกัน ทำให้มีสัญญาณรบกวนแทรกอยู่ในรูปร่างของคลื่นเดิม และเป็นเหตุให้ทางด้านรับข้อมูลที่ผิดพลาดเอกสารไป เรียกว่า การสอดแทรกกระหว่างรหัส (Coding Interference) เมื่ออธิบายกันอย่างละเอียดแล้ว การคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีที่แถบความถี่ของสัญญาณสามารถส่งเข้าไปในเส้นทาง ดังแสดงในรูปที่ 2.35 (ข) สัญญาณทางด้านรับในช่วงเวลาที่คงที่  $1/2xf$  จะมีค่าเป็น “0”

ดังนั้น ถ้ามีการส่งพัลส์ออกไปในช่วงเวลา  $1/2xf$  จะสามารถส่งข้อมูลได้โดยไม่มีทำให้เกิดการสอดแทรกกระหว่างรหัสในทางอุดมคติ (Ideal) ความถี่  $2f$  นี้ เรียกว่า ความถี่ไนควิสต์ (Nyquist) และช่วงห่าง  $1/2xf$  นี้ เรียกว่า ช่วงห่างไนควิสต์ อย่างไรก็ตาม คุณสมบัติการส่งในทางอุดมคติ ดังรูปที่ 2.35 (ข) ไม่ได้หมายถึงทางภาคปฏิบัติ ทางด้านฝ่ายรับจะใส่ฟิลเตอร์ (Filter) เพื่อให้เส้นทางการส่งมีคุณสมบัติที่ใกล้เคียงกับทางอุดมคติในปัจจุบันได้มีคุณลักษณะที่เรียกว่า ลักษณะคลื่นไซน์ก่าถึงสอง (Twice Sine Wave Property) ดังแสดงในรูปที่ 2.35 (ค) จะเห็นได้ว่าการส่งในช่วง  $1/2xf$  (ช่วงห่างไนควิสต์) มีค่าการสอดแทรกกระหว่างรหัสเป็นศูนย์



รูปที่ 2.34 การเปลี่ยนแปลงรูปคลื่นของสัญญาณข้อมูลตามลักษณะความถี่ของวงจรสื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

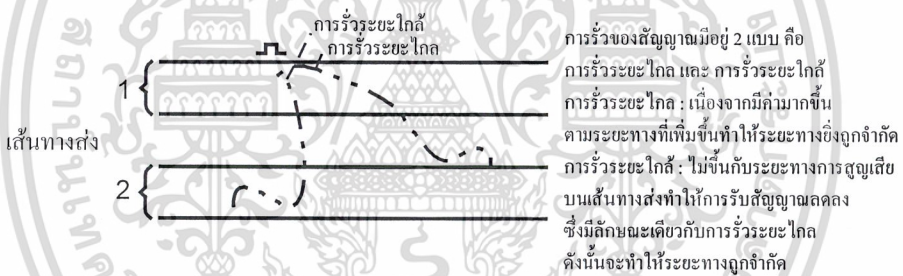
### 2.8.3 เส้นทางส่ง

สำหรับเส้นทางส่งที่ใช้ในการส่งข้อมูลนั้นสามารถใช้วัสดุได้หลายๆ ชนิด เมื่อแบ่งเป็นส่วนใหญ่ๆ แล้ว ได้แก่ สายแพร์ (Paired Cable) และสายโคแอกเชียล (Coaxial Cable) และขณะนี้ก็มีการใช้สายใยแสง (Optical Fiber) กันมากขึ้น

#### 1) สายแพร์

สายแพร์ ประกอบด้วย ตัวกลางเหนียวนำไป-กลับ 2 เส้น ซึ่งมีสถานะที่สามารถปรับความสมดุลทางไฟฟ้าเมื่อเทียบกับสายรอบๆ ข้างหรือกับกราวด์ บางทีเรียกว่า สายแพร์แบบบาลานซ์ (Balance Pair Cable)

สำหรับการจัดเรียงให้สมดุลกันระหว่างเส้นทางส่ง ดังแสดงในรูปที่ 2.36 สัญญาณข้อมูลจะทำให้เกิดการรั่วของสัญญาณข้ามไปยังเส้นทางอื่น (Cross Talk) ทำให้เกิดความผิดพลาดของข้อมูลได้



รูปที่ 2.35 การเกิดสัญญาณรั่วไหล

เมื่อเป็นเช่นนี้ จึงมีความจำเป็นต้องป้องกันการรั่วของสัญญาณ โดยการพันเกลียวสายเส้นทางส่ง 2 เส้นที่ได้รับผลกระทบนี้จะทำให้แรงดัน และกระแสเหนียวนำหักล้างกันไป



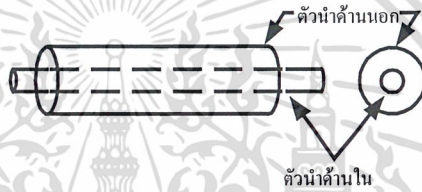
รูปที่ 2.36 การพันเกลียวของสายแพร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สายแพร์มีด้วยกันหลายชนิด ในอดีตใช้สำหรับการส่งสัญญาณเสียง โดยทั่วไปสามารถใช้ส่งสัญญาณซึ่งมีแถบความถี่ตั้งแต่ย่านความถี่สัญญาณเสียงไปจนถึงประมาณ 4 เมกะเฮิร์ตซ์

## 2) สายโคแอกเชียล

สายแพร์มีข้อเสียตรงที่ได้รับอิทธิพลจากสายข้างเคียงได้ง่าย และเมื่อความถี่ในการส่งสูงขึ้นเท่าใดคุณสมบัติการส่งจะเสื่อมลง โดยการเปรียบเทียบจากสายนี้ สำหรับสายโคแอกเชียลนั้น ดังแสดงในรูปที่ 2.38 ประกอบด้วยการห่อหุ้มส่วนนอกของตัวนำกลางด้วยตัวนำด้านนอก ซึ่งในกรณีใช้งานทางด้านความถี่ต่ำจะมีสัญญาณรั่วออกมาบ้างแต่เมื่อความถี่สูงขึ้นผลที่เกิดขึ้นจะทำให้ สกินเอฟเฟค (Skin Effect) ที่ตัวเหนี่ยวนำด้านนอกจะทำให้การรั่วของสัญญาณเกิดขึ้นน้อยมาก



รูปที่ 2.37 สายโคแอกเชียล

ดังนั้นการส่งสัญญาณที่มีแถบความถี่ที่สูงกว่าการใช้สายแพร์มากๆ กล่าวคือทำให้สัญญาณตั้งแต่ 1.5 เมกะเฮิร์ตซ์ไปจนกระทั่งหลายร้อยเมกะเฮิร์ตซ์สามารถส่งได้สายโคแอกเชียลจะมีค่าคุณสมบัติเช่นนี้ โดยสามารถใช้ส่งด้วยความเร็วสูงในระยะทางไกลๆ ได้

## 2.9 การสื่อสารข้อมูลแบบอนุกรม ด้วย RS-485

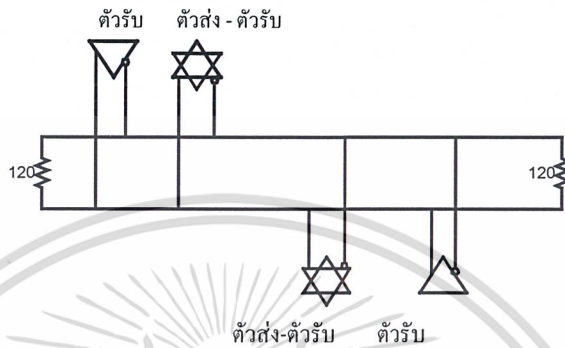
สำหรับมาตรฐาน RS-485 นี้จะเป็นมาตรฐานที่อาศัยหลักการทำงานของการทำงานของการส่งสัญญาณแบบดิฟเฟอเรนเชียลเช่นเดียวกับมาตรฐาน RS-422 แต่จะสามารถสื่อสารข้อมูลได้สองทิศทางในสายนำสัญญาณเพียงชุดเดียวซึ่งเป็นการสื่อสารข้อมูลแบบทางเดียว จากผลการทำงานของวงจรดิฟเฟอเรนเชียลนี้ทำให้ระยะทางและความเร็วสูงขึ้นเช่นเดียวกับมาตรฐาน RS-422A แต่ความมาตรฐาน RS-485 นั้นสามารถที่จะสื่อสารระหว่างอุปกรณ์ทั้งการรับและการส่งได้สูงมากถึง 32 ตัว หรืออาจจะกล่าวได้ว่า การสื่อสารข้อมูลตามมาตรฐาน RS-485 นั้นเป็นการสื่อสารแบบหลายจุด (Multi-Point Communication) โดยโครงสร้างการสื่อสารข้อมูลแบบ RS-485 แสดงดัง

รูปที่ 2.22 และตารางที่ 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.9.1 รูปแบบของการสื่อสารข้อมูลแบบ RS-485

รูปแบบหรือลักษณะการต่อใช้งานของ RS-485 ในลักษณะเครือข่าย สามารถแบ่งได้เป็นสองรูปแบบคือ



รูปที่ 2.38 โครงสร้างของการสื่อสารข้อมูลอนุกรมแบบ RS-485

ตารางที่ 2.10 การเปรียบเทียบมาตรฐานการสื่อสารข้อมูล

พารามิเตอร์	RS-232A	RS-423A	RS-422A	RS-485
โหมดการทำงาน	Single-ended	Single-ended	Differential	Differential
จำนวนของตัวรับ และตัวส่งที่ยอมรับได้	1 ตัวส่ง 1 ตัวรับ	1 ตัวส่ง 10 ตัวรับ	1 ตัวส่ง 10 ตัวรับ	32 ตัวส่ง 32 ตัวรับ
ความยาวของคู่สาย สัญญาณรับส่งข้อมูล	50 ฟุต	4000 ฟุต	4000 ฟุต	4000 ฟุต
อัตราการส่งข้อมูล สูงสุด (bit / sec)	20 k	100 K	10 M	10 M
แรงดันไฟฟ้าโหมด ร่วมสูงสุด	±2.5 V	±6 V	+6 V -2.5 V	12 v -7 v
Driver output	±5 V ต่ำสุด ±15 V สูงสุด	±3.6 V ต่ำสุด ±6 V สูงสุด	±2 V ต่ำสุด	±1.5 v ต่ำสุด
Driver Load (W)	3 k ถึง 7 k	450 ต่ำสุด	100 ต่ำสุด	60 ต่ำสุด
Driver slew rate	30 v/us สูงสุด		NA	NA
กระแสลิมิตเมื่อ	500 mA	150 mA	150 Ma	150 mA

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.10 (ต่อ) การเปรียบเทียบมาตรฐานการสื่อสารข้อมูล

พารามิเตอร์	RS-232A	RS-423A	RS-422A	RS-485
เอาต์พุตลัทธิวงจร	ลัทธิวงจรกับ Vcc หรือ Gnd	ลัทธิวงจรกับ Gnd	ลัทธิวงจรกับ Gnd	ลัทธิวงจรกับ Gnd
ค่าความต้านทาน เอาต์พุตของตัวส่ง (W)	NA – power ON 300 – power off	NA – power ON 60 K – power off	NA – power ON 60 K – power off	120 K Power On , Off
ค่าความต้านทาน อินพุตของตัวรับ (W)	3 K ถึง 7 K	4 K	4 K	12 K
ความไวตัวรับ	$\pm 3$ v	$\pm 200$ mV	$\pm 200$ m V	$\pm 200$ mV

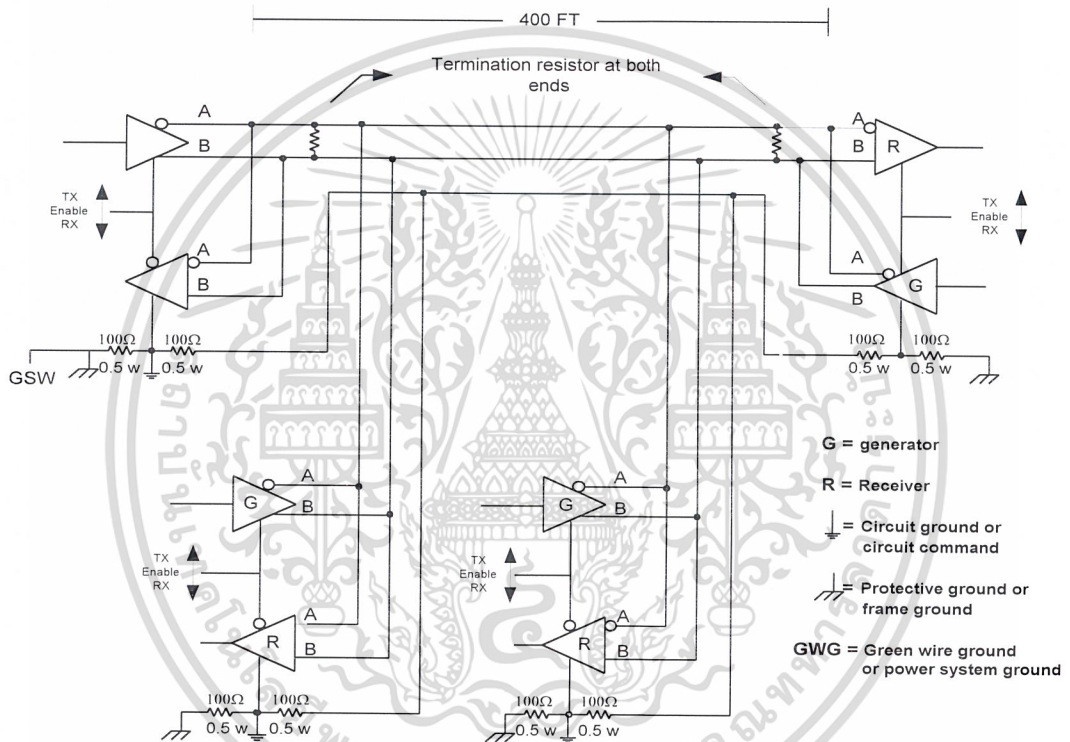
ตารางที่ 2.11 ตารางเปรียบเทียบมาตรฐานการสื่อสารข้อมูล

แบบการสื่อสารข้อมูล	แบบขนาน	แบบอนุกรม
1. ระยะทาง	ปกติจะน้อยกว่า 100 ฟุต	ส่งได้ตั้งแต่ระยะทางสั้นๆ ไปจนถึงระยะทางเป็นไมล์
2. ความเร็ว	อัตราความเร็วสูงมากในระยะที่ไม่ไกลมากนักกำหนดได้เป็นบิตต่อวินาที	อัตราความเร็วของข้อมูลที่ใช้กันอยู่ทั่วไปจะอยู่ในช่วง 0 ถึง 2 ล้านบิตต่อวินาที
3. ระดับของสัญญาณ	ในการอินเตอร์เฟสจะใช้ระดับของสัญญาณที่ใช้กับอุปกรณ์ของ (TTL) คือสัญญาณลอจิก 1 และ 0 จะแทนด้วยระดับแรงดัน 5 V และ 0 V ตามลำดับ	ใช้มาตรฐานของ EIA RS-232c คือมีระดับสัญญาณไฟฟ้า ขนาด 12 V หรืออาจจะใช้มาตรฐาน 20 mA current loop หรืออาจจะใช้ระดับ สัญญาณ (TTL) ก็ได้ (ใช้กันน้อยมาก)
4. ความผิดพลาดของสัญญาณ	ถ้าส่งในระยะทางที่ความผิดพลาดของข้อมูลจะเกิดขึ้นง่าย	การผิดพลาดของสัญญาณจะมีน้อยลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1) เครื่องข่ายแบบที่ใช้สายนำสัญญาณแบบสายสองเส้น

การสื่อสารข้อมูล RS-485 แบบสองสายนี้ ถือเป็นการสื่อสารแบบทางเดียวคือลักษณะของการรับ-ส่ง ข้อมูล จะเป็นไปในลักษณะผลัดกันรับ-ส่ง โดยการกำหนดว่าจะเป็นการให้เป็นการรับหรือการส่ง จะถูกกำหนดโดยตัวแม่ข่าย (Master) ข้อดีของเครือข่ายแบบนี้คือจะช่วยประหยัดสายสัญญาณที่ใช้ในการวางเครือข่าย ส่วนข้อเสีย คือความเร็วในการรับส่งจะช้าลง



รูปที่ 2.39 เครือข่ายของ RS-485 แบบที่ใช้สายสัญญาณสองเส้น

## 2) เครื่องข่ายแบบที่ใช้สายนำสัญญาณแบบสายสี่เส้น

การสื่อสารข้อมูล RS-485 แบบที่ใช้สายนำสัญญาณสี่เส้นนี้ ถือเป็นลักษณะการสื่อสารแบบฟูลดูเพล็กซ์ ลักษณะของการรับ-ส่งข้อมูลสามารถทำการรับและส่งข้อมูลได้ในเวลาเดียวกัน ทั้งนี้เพราะว่ามีบัสข้อมูล (Data Bus) อยู่จำนวน 4 เส้น ข้อดีของเครือข่ายแบบนี้ คือความเร็วของการรับส่งมากกว่า แบบที่ใช้สายนำสัญญาณสองเส้นแต่ก็มีข้อเสียคือ จะสิ้นเปลืองค่าใช้จ่ายในส่วนของสายนำสัญญาณมากกว่าแบบที่ใช้สายนำสัญญาณสองเส้น

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 ชุด โดยที่โหลด 1 ชุด จะประกอบด้วยตัวส่ง 1 ตัว และตัวรับ 1 ตัว และค่าความต้านทานที่ต่อคร่อมระหว่างสายนำสัญญาณมีค่า 60 โอห์ม ลักษณะมีดังต่อไปนี้

2.1) เอาต์พุตของตัวส่งในสถานะออฟมีกระแสรั่วไหลไม่เกิน 100 ไมโครแอมป์ ในช่วงแรงดันไฟฟ้าระหว่าง -7 ถึง 12 โวลต์

2.2) เอาต์พุตของตัวส่งให้แรงดันไฟฟ้าเอาต์พุต 1.5 ถึง 5 โวลต์ ในช่วงแรงดันระหว่างค่าของแรงดัน -7 ถึง 12 โวลต์

2.3) ตัวส่งมีวงจรป้องกันตัวเองที่ส่วนเอาต์พุต ในกรณีที่ตัวส่งหลายๆตัว ส่วนข้อมูลออกมาพร้อมๆ กัน

### 2.9.2 คุณสมบัติเฉพาะตัวของตัวรับ RS-485

- 1) ค่าความต้านทานอินพุตมีค่าสูง โดยมีค่าไม่น้อยกว่า 12 กิโลโอห์ม
- 2) ตัวรับ มีค่าแรงดันอินพุต ระหว่าง -7 ถึง 12 โวลต์
- 3) ตัวรับ สามารถตอบสนองต่อสัญญาณที่แตกต่างจากสัญญาณ โหมดรวมได้  $\pm 200$  มิลลิโวลต์

### 2.9.3 คุณสมบัติเฉพาะของคู่สัญญาณ RS-485

1) คู่สายสัญญาณที่ใช้ในการรับ-ส่งสัญญาณ ในระบบ RS-485 นั้นควรพันสลับเป็นเกลียว เพื่อการลดทอนสัญญาณรบกวน

### 2.9.4 ความหมายของยูนิตโหลด (Unit Load)

ยูนิตโหลด (Unit Load อักษรย่อ U.L.) เป็นจำนวนมากที่สุดของตัวรับและตัวส่ง ที่สามารถใช้งานบนคู่สายสัญญาณรับ-ส่ง คู่หนึ่ง โดยจะขึ้นกับค่ายูนิต โหลด ซึ่ง RS-485 ขอมรับได้ที่ 32 ยูนิต โหลด ต่อคู่สายสัญญาณ 1 คู่

นิยามของยูนิตโหลด เป็นโหลดที่ใช้กระแส 1 มิลลิแอมป์ ที่แรงดันโหมคร่วม 12 โวลต์ ซึ่งค่าโหลดนี้ประกอบด้วยตัวส่ง และ/หรือ ตัวรับ แต่ไม่รวมค่าความต้านทานที่เกิดจากความต้านทานที่ต่อคร่อมคู่สายสัญญาณรับส่ง

### 2.9.5 คุณสมบัติเฉพาะของตัวรับส่ง

1) เป็นไปตามมาตรฐาน RS-485, RS-422, CCITT V.11 และ X.27

2) เอาต์พุตของตัวส่งเป็นแบบ 3 สเตท (State) ยกเว้น SN 75179B

3) เอาต์พุตตัวส่งสามารถับกระแสได้สูงสุด 60 มิลลิแอมป์

## 2.9.6 การคำนวณหาจำนวนคู่ตัวรับ - ส่ง RS-485

### ตัวส่ง

ค่าของกระแสรั่วไหล เมื่ออยู่ในสภาวะออฟที่ 12 โวลต์ มีค่าไม่เกิน 0.1 มิลลิแอมป์  
ตัวส่งมีค่ายูนิท โหลด =  $0.1 / \text{มิลลิแอมป์} \cdot 1.0 = \text{มิลลิแอมป์ต่อยูนิท โหลด}$

### ตัวรับ

ค่าของกระแสอินพุตที่แรงดันไฟฟ้าอินพุต 12 โวลต์ มีค่าไม่เกิน 0.6 มิลลิแอมป์  
ตัวรับมีค่ายูนิท โหลด =  $0.6 \text{ มิลลิแอมป์} / 1.0 \text{ มิลลิแอมป์} = 0.6 \text{ มิลลิแอมป์}$

เมื่อพิจารณาโหลด 1 (ตัวรับและตัวส่ง) มีค่า =  $(0.1+0.6) \text{ มิลลิแอมป์} / 1 \text{ มิลลิแอมป์}$   
= 0.7 ยูนิท โหลด

สายสัญญาณรับ - ส่ง ข้อมูลคู่หนึ่งสามารถรองรับตัวรับ - ส่ง ได้ =  $32/0.7 = 45$  คู่

## 2.9.7 RS-485 Protocol

RS-485 Protocol เป็นเงื่อนไขของการรับและส่งข้อมูลที่ได้พัฒนาขึ้นมาเพื่อใช้กับระบบการสื่อสารข้อมูลแบบ RS-485 โดยได้ประยุกต์มาจาก DDCMP Protocol, BSC protocol, HDLC Protocol และ Xbee protocol เพื่อสร้างชุดของข้อความในการรับ - ส่งข้อมูล และการประยุกต์ โดยมีรายละเอียดดังต่อไปนี้

1 เฟรมของข้อมูลประกอบด้วย ส่วนหัว (HEADER PORTION) และ ส่วนข้อมูล (DATA PORTION)

SYN	SYN	SYN	HEADER	DATA PORTION	SYN	SYN	SYN
-----	-----	-----	--------	--------------	-----	-----	-----

### ส่วนหัว

ในส่วนของส่วนหัว ของ RS-485 Protocol ได้ประยุกต์มาจากบางส่วนของ

DDCMP (Digital Data Communication Message Protocol)

HDLC (High level Data Link Control)

Xbee Protocol

โดยมีรายละเอียดดังต่อไปนี้คือ

SOH	TYD	EXC	CDAT	FSEQTF	Fseri	ADDRESS	LRC #1
8 บิต	2 บิต	4 บิต	10 บิต	8 บิต	8 บิต	24 บิต	8 บิต

SOH : Start of Header (8 บิต)

เป็นส่วนแสดงการเริ่มต้นของข้อความของ ส่วนหัว มีขนาด 8 บิต

TYD : Type of Data (2 บิต)

เป็นส่วนที่ใช้แสดงถึงชนิดของข้อมูลที่บรรจุอยู่ในส่วนของ ส่วนข้อมูล

TPD	ลักษณะของข้อความ
00	ข้อความเป็นข้อมูล
01	ข้อความเป็นคำสั่ง
10	ข้อความเป็นคำสั่งและพารามิเตอร์
11	ข้อความเป็นข้อความตอบรับจากตัวตอบรับ

CDAT : Count of Data (10 บิต)

เป็นส่วนแสดงจำนวนของข้อมูลที่บรรจุอยู่ใน DATA FIELD ของ ส่วนข้อมูลโดยการนับข้อมูลแบบไบนารี ได้สูงสุด 1 กิโลไบต์ต่อ 1 เฟรม (สามารถขยายได้ 8 กิโลไบต์ต่อ 1 เฟรม)

EXC : Expansion of Count (4 บิต)

เป็นส่วนแสดงบิตขยายของ CDAT มีขนาด 4 บิต

บิตแรก = 0 แสดงว่า CDAT มีขนาด 10 บิต

= 1 แสดงว่า CDAT มีขนาด 13 บิต (เพิ่มจาก 3 บิต ของ EXC)

FSEQTF : File Sequence Transfer (8 บิต)

เป็นส่วนแสดงการรับ - ส่งข้อมูลอย่างต่อเนื่องครั้งละหลายๆ เฟรม มีขนาด 8 บิต ประกอบด้วย

FSEQ	NFs	P/F	Nfr
1 บิต	3 บิต	1 บิต	3 บิต

FSQ : Frame Sequence bit (1 บิต)

0 : ส่งข้อความทีละเฟรม ไม่ต้องพิจารณาอีก บิตของ FSEQTF และ Fserr

1 : ส่งข้อความทีละหลายๆเฟรม พิจารณาอีก 7 บิตของ FSEQTF และ Fserr (ส่งต่อ

เนื่องไม่เกิน 8 เฟรมต่อครั้ง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

NFs : Number of Frame Sequence Begin to Send (3 บิต)

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุผลแบบสงวนเนื้อหาและต้องอ้างอิงเงาเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1 : ส่งข้อความทีละหลายๆ เฟรม พิจารณาอีก 7 บิตของ FSEQTF และ Fserr (ส่งต่อเนื่องไม่เกิน 8 เฟรมต่อครั้ง)

NFs : Number of Frame Sequence Begin to Send (3 บิต)

แสดงลำดับเฟรมข้อความที่จะส่ง (0-7) มีขนาด 3 บิต

NFr : Number of The Next Frame be Receive (3 บิต)

แสดงลำดับเฟรมข้อความต่อไปที่จะรับ (0-7) มีขนาด 3 บิต

P/F : Poll/Final bit (1 บิต)

กรณีเซนต์อร์ส่งข้อความให้เทอร์มินอล บิต P/F เป็น P : Poll

P = 1 ยินยอมให้เทอร์มินอลสามารถตอบรับได้

P = 0 ยังไม่ยินยอมให้เทอร์มินอลตอบรับได้

กรณีเซนต์อร์ส่งข้อความให้เทอร์มินอล บิต P/F เป็น F : Final

F=1 ยินยอมให้เซนต์อร์สามารถตอบรับได้

F=2 ยังไม่ยินยอมให้เซนต์อร์ตอบรับได้

Fserr : Frame Sequence error

F7	F6	F5	F4	F3	F2	F1	F0
1 บิต	1 บิต	1 บิต	1 บิต	1 บิต	1 บิต	1 บิต	1 บิต

ตัวอย่าง เช่น ถ้าเราส่งข้อมูล 5 เฟรม (0-4) ผลเฟรม 1 และ เฟรม 0 เกิดผิดพลาด

Fserr = 00001010b

ADDRESS : Address of bode (24 บิต)

เป็นส่วนแสดงค่าตำแหน่งของตัวรับที่ตัวส่งต้องการติดต่อด้วยมีขนาด 24 บิต

เมื่อตัวรับเป็นเซนต์อร์

ADDRESS CXX :C 43h(ASCII)  
:XX 01-32(ASCII 2 ไบต์)

เมื่อตัวรับเป็นเทอร์มินอล

TERMINAL TXX :T 54h(ASCII)

LRC # 1 :Longitudinal Redundacy Cheek

เป็นส่วนแสดงความคิดพลาดและเป็นรหัสตรวจสอบความคิดพลาดของ ส่วนหัว มีขนาดข้อมูล 8 บิตส่วนข้อมูล

ในส่วนของ DATA PORTION ของ RS-485 Protocol ได้ประยุกต์มาจาก บางส่วนของ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของ บริษัท เทคโนโลยี การสื่อสาร จำกัด ไม่ใช่ว่าจะไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น HDLC Protocol : High Level Data Link Control Protocol  
BSC Protocol : Binary Synchronous Communication Protocol

## Xebcc Protocol

โดยมีรายละเอียดของ ส่วนข้อมูล ดังนี้

STX	DATA FIELD	ETX	LRC # 2
8 บิต	1-8 กิโลไบต์	8 บิต	8 บิต

STX : Start of Text (8 บิต)

เป็นแสดงการเริ่มต้นของข้อความ ส่วนข้อมูลมีขนาด 8 บิต

ETX : End of Text (8 บิต)

เป็นส่วนแสดงการสิ้นสุดข้อความ ส่วน ข้อมูลมีขนาด 8 บิต

LRC # 2 : Longitudinal Redundancy Check (8 บิต)

เป็นส่วนแสดงรหัสตรวจสอบของ ส่วนข้อมูลมีขนาด 8 บิต

DATA FIELD (1-8 กิโลไบต์)

เป็นส่วนแสดงข้อมูลที่ใช้ในการติดต่อ มีขนาดไม่เกิน 1024 ตัวอักษรต่อเฟรมข้อความ (ขยายได้ 8192 ตัวอักษร) โดยมีรูปแบบดังนี้

COMMAND	SEP	SDB	DATA	EDB
8 บิต	8 บิต	8 บิต	ASCII CODE	8 บิต

COMMAND (8 บิต)

คือชุดคำสั่งของ RS-485 protocol

SEP : Seperator (8 บิต)

เป็นส่วนแสดงการเริ่มต้นของข้อมูลหรือพารามิเตอร์

SDB : Start of DATA Block (8 บิต)

เป็นส่วนแสดงการเริ่มต้นของข้อมูลหรือพารามิเตอร์

EDB : End of DATA Block (8 บิต)

เป็นส่วนแสดงการสิ้นสุดของข้อมูลหรือพารามิเตอร์

DATA : Data or Parameter (ASCII)

เป็นข้อมูล หรือ รูปแบบเป็นรหัส ASCII

## 2.10 สถาปัตยกรรมของ MCS-51

ลักษณะทั่วไปของ MCS-51 จะประกอบด้วย

1) ใช้ HMOS และ CHMOS เทคโนโลยีในการสร้าง และการทำงานด้วยแหล่งจ่ายไฟขนาด

5 โวลต์ เพียงแหล่งเดียว เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 2) ซีพียูมีขนาดคำ 8 บิต
- 3) มีวงจรรออสซิลเลเตอร์ และวงจรรนาฬิกาบนชิพ
- 4) ชุดแบงก์ ( BANK ) รีจิสเตอร์ 4 ชุด แต่ละชุดมีรีจิสเตอร์ 8 ตัว ทำงานเช่นเดียวกับ MCS – 48
- 5) มีตัวจับเวลา/ตัวนับ ขนาด 16 บิต 2 ชุด และสำหรับเบอร์ 8032/8052 มี 3 ชุด
- 6) มีอินพุต เอาต์พุต พอร์ต แบบขนานสองทิศทางจำนวน 4 พอร์ต พอร์ตละ 8 บิต รวมทั้งหมดเป็น 32 เส้น แต่จะหรือเพียง 16 เส้น สำหรับเบอร์ 8031 อีก 16 เส้น จะใช้ในการเข้าถึงทางแอดเดรสและข้อมูล
- 7) พอร์ตอนุกรมสามารถใช้โปรแกรมการรับส่งแบบ Full Duplex ที่ความเร็วสูง
- 8) หนึ่งแมชชีนไซเคิล จะกินเวลา 1 ไมโครวินาที ( 1  $\mu$ S )
- 9) แอดเดรสข้อมูลภายในได้ 64 กิโลไบต์
- 10) แอดเดรสโปรแกรมภายนอกได้ 64 กิโลไบต์
- 11) สามารถกำหนดเลขที่อยู่ข้อมูลขนาดไบต์หรือบิตโดยตรง
- 12) มีซอฟต์แวร์บิตแฟลคสำหรับผู้ใช้ที่กำหนดเองได้ถึง 128 ตำแหน่งบิต
- 13) โครงสร้างอินเตอร์รัพต์จะติดตั้งได้ถึง 5 แหล่ง และ 6 แหล่งสำหรับเบอร์ 8032/8052 พร้อมด้วยการจัดไพออร์ตี (Priority) ได้ 12 ระดับ
- 14) ตัวโปรเซสเซอร์สามารถใช้งานแบบบูลีน ( Boolean ) ได้สำหรับการใช้ กระบวนการงานควบคุม
- 15) มีคำสั่งคูณ และหารทางฮาร์ดแวร์ที่ทำได้ภายใน 4 ไมโครวินาที
- 16) ตัวเลขทางคณิตศาสตร์ ใช้ได้ทั้งระบบฐานสอง และระบบฐานสิบ
- 17) การใช้พื้นที่สแตกสำหรับโปรแกรมย่อยต่างๆทำได้กว้างกว่า MCS-48
- 18) ชุดคำสั่งของ MCS-51 จะมีความสามารถสูงกว่า คำสั่งของ MCS-48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

### การออกแบบ การสร้างและการทำงาน

#### 3.1 กล่าวนำ

ในการออกแบบ และสร้างเครื่องตรวจวัดกำลังไฟฟ้าระยะไกลได้แบ่งออกเป็น 2 ส่วนใหญ่ด้วยกันคือ ส่วนของฮาร์ดแวร์ และส่วนของซอฟต์แวร์ ซึ่งในส่วนของฮาร์ดแวร์จะประกอบด้วยส่วนของภาคการตรวจวัด ภาคการควบคุมและภาคแสดงผล ซึ่งในแต่ละส่วนมีการแบ่งการทำงานแยกออกเป็นส่วนย่อย เพื่อสะดวกในการออกแบบ และสร้างตลอดจนการตรวจเช็คทดสอบการทำงานให้ง่าย และสะดวกในการค้นคว้าศึกษาเพื่อทำการปรับปรุงแก้ไข

#### 3.2 หลักการออกแบบภาคการตรวจวัด

การออกแบบในภาคการตรวจวัดนั้นเป็นการออกแบบฮาร์ดแวร์ ที่ใช้ตรวจวัดค่ากระแสไฟฟ้าที่ใช้งานประกอบด้วยวงจรพื้นฐานคือแคลมป์ปรีอุปรณ์ที่ใช้วัด, วงจรมัลติเพล็กซ์และวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล ซึ่งวงจรเหล่านี้เป็นวงจรพื้นฐานของภาคการตรวจวัดแสดงรายละเอียดในการออกแบบดังนี้

##### 3.2.1 การออกแบบของแคลมป์ปรี

ในการออกแบบตัวแคลมป์ปรีในชุดตรวจวัดกำลังไฟฟ้าระยะไกล นั้นเป็นการออกแบบโดยใช้คุณสมบัติพื้นฐานของหม้อแปลงไฟฟ้าที่มีการออกแบบเป็นไปตามหลักทฤษฎีของการเหนี่ยวนำกระแสไฟฟ้าของหม้อแปลงไฟฟ้าซึ่งมีสมการในการออกแบบการเหนี่ยวนำกระแสไฟฟ้างดสมการที่ (3.1)

$$N1 \times I1 = N2 \times I2 \quad (3.1)$$

เมื่อ	$N1$	คือ ค่าจำนวนรอบของขดลวดทางด้านอินพุต
	$N2$	คือค่าจำนวนรอบของขดลวดทางด้านเอาต์พุต
	$I1$	คือค่ากระแสที่ไหลผ่านทางอินพุต
	$I2$	คือค่ากระแสที่ไหลผ่านทางเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบตัวเคลือบที่เป็นอุปกรณ์ทางเครื่องมือวัดที่ต้องมีความเที่ยงตรงความถูกต้องสูงในการตรวจวัดนั้นจากตารางคุณสมบัติของเคลือบในตารางที่ 2.1 ได้กำหนดอัตราส่วนของค่ากระแสทางเอาต์พุตที่ได้จากการวัดในอัตราส่วนที่เหมาะสมที่ 1000 ต่อ 1 นั่นคือถ้ากำหนดให้ค่ากระแสอินพุตมีค่า 1000 แอมป์ ค่าที่ได้จากการวัดมีค่าประมาณ 1 แอมป์ ซึ่งเป็นอัตราส่วนที่เหมาะสมที่สุดในการสร้างเคลือบมิเตอร์ ฉะนั้นในการออกแบบในชุดตรวจวัดพลังงานไฟฟ้า ระยะเวลา จึงได้นำอัตราส่วนที่เป็นมาตรฐานคือ อัตราส่วน 1000 ต่อ 1 นี้เป็นหลักในการออกแบบที่ใช้วัดในโครงการนี้

การออกแบบเคลือบในโครงการนี้ได้ใช้ค่าการใช้กระแสไฟฟ้าในอาคารเรียนคณะครุศาสตร์อุตสาหกรรมเป็นเกณฑ์ในการสร้างเคลือบในโครงการนี้ โดยขั้นตอนในการออกแบบมีดังต่อไปนี้

**ขั้นตอนในการออกแบบ**

1) กำหนดค่ากระแสอินพุตสูงสุดของการกระแสไฟฟ้าใช้ไว้ที่บริเวณอาคารเรียนตึก 5 ชั้นของคณะครุศาสตร์อุตสาหกรรม สังเกตได้จากการทำงานของค่าการใช้กระแสสูงสุดที่เบรกเกอร์ที่ห้องควบคุมระบบไฟฟ้า ณ บริเวณชั้นที่ 1 อาคารเรียน โดยค่ากระแสไฟฟ้าการใช้งานสูงสุดมีค่าดังต่อไปนี้

- 1.1 บริเวณชั้นที่ 1 มีการใช้ค่ากระแสสูงสุด 400 แอมป์
- 1.2 บริเวณชั้นที่ 2 มีการใช้ค่ากระแสสูงสุด 600 แอมป์
- 1.3 บริเวณชั้นที่ 3 มีการใช้ค่ากระแสสูงสุด 200 แอมป์
- 1.4 บริเวณชั้นที่ 4 มีการใช้ค่ากระแสสูงสุด 200 แอมป์
- 1.5 บริเวณชั้นที่ 5 มีการใช้ค่ากระแสสูงสุด 200 แอมป์
- 1.6 บริเวณลิฟท์ มีการใช้ค่ากระแสสูงสุด 200 แอมป์

2) กำหนดค่ากระแสเอาต์พุตสูงสุดที่ได้จากการวัดโดยอาศัยอัตราส่วนที่ 1000 ต่อ 1 จากการวิเคราะห์บริเวณชั้นที่ 2 มีการใช้ค่ากระแสสูงสุด 600 แอมป์ โดยไม่ได้ใช้สายไฟฟ้าในการส่งแต่ใช้แผ่นเหล็กเป็นตัวส่งสัญญาณไฟฟ้าจึงไม่สามารถที่จะทำการออกแบบได้เพราะแกนเหล็กที่ใช้พันนั้นไม่มีการจัดจำหน่าย จึงออกแบบที่ชั้น 3, 4, 5 และลิฟท์ จึงได้กำหนดค่ากระแสสูงสุดไว้ที่ 200 แอมป์ จากอัตราส่วน 1000 ต่อ 1 นั้นจะได้ว่าถ้ากระแสอินพุต 200 แอมป์ ค่าแรงดันได้ค่ากระแสเอาต์พุตจะมีค่าประมาณ 200 มิลลิแอมป์

3) กำหนดจำนวนรอบของขดลวดที่พันที่อินพุต โดยลักษณะการคล้องเคลือบนั้นจากการหลักการของเคลือบเพื่อเหนี่ยวนำกระแสไฟฟ้าจะเห็นว่าเป็นการคล้อง เพียง 1 เส้นนั้นแสดงว่าจำนวนรอบของขดลวดทางอินพุตมีจำนวน 1 รอบ

4) หาจำนวนรอบของขดลวดที่นำไปสร้างเคลือบได้จากสมการที่ (3.1)

$$N1 \times I1 = N2 \times I2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าดังต่อไปนี้  $N_1 = 1$  รอบ  
 $I_1 = 200$  แอมป์  
 $I_2 = 200$  มิลลิแอมป์

ฉะนั้นค่าจากการคำนวณรอบที่จะพันได้  $N_2 = 1000$  รอบ

แสดงว่าจำนวนรอบของขดลวดที่พันทางเอาต์พุตมีจำนวน 1000 รอบ

5) เมื่อทราบค่าจำนวนรอบทางเอาต์พุตที่ต้องพันแล้วก็ทำการหาลวดทองแดงที่มีคุณสมบัติให้ตรงตามการใช้งานจากตารางที่ 2.4

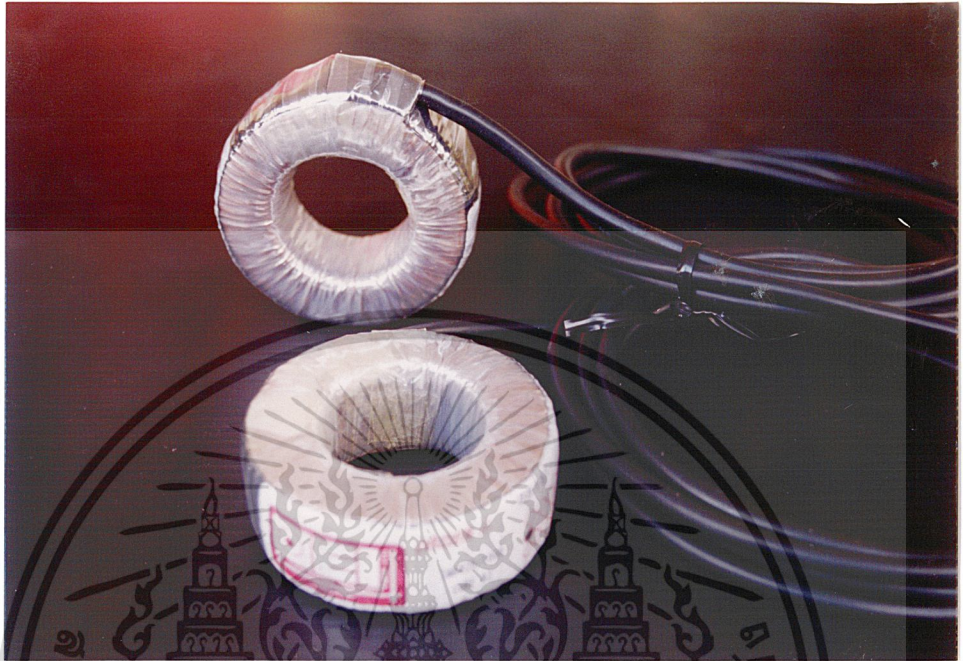
จากการหาค่าเบอร์เส้นลวดทองแดงได้ค่าที่เบอร์ 28 มีค่าการนำกระแสที่ 250 - 300 มิลลิแอมป์ ซึ่งเป็นค่าที่เหมาะสม สำหรับแกนเหล็กที่ใช้ในโครงงานนั้น ได้จากการวัดขนาดของสายไฟฟ้าที่จะนำแคลัมป์ไปคล้องนั้นมีค่าเส้นผ่าศูนย์กลาง (B) ประมาณ 2.5 นิ้ว จึงได้ให้แกนเหล็กเบอร์ T2-4-1 มีเส้นผ่าศูนย์กลางภายใน 1 นิ้ว เส้นผ่าศูนย์กลางภายนอก (A) ที่ 3.5 นิ้ว สังกัดได้จากตารางที่ 2.2 มีขนาดที่เหมาะสมในการใช้งานในโครงงานนี้

จากการหาขนาดของแกนทอรอยด์ได้ลักษณะดังรูปที่ 3.1 ซึ่งเป็นแกนที่ใช้ในโครงงานนี้ โดยในการเลือกขนาดแกนควรเลือกในลักษณะความเหมาะสมในการใช้งานในการนำแคลัมป์ที่จะนำไปคล้องที่สายไฟฟ้าที่เรากำหนด ในบริเวณชั้นที่ 1 ที่มีการใช้ค่ากระแสไฟฟ้า 400 แอมป์ นั้นการคำนวณรอบที่ได้จะมีค่าที่เท่ากับจำนวน 200 แอมป์

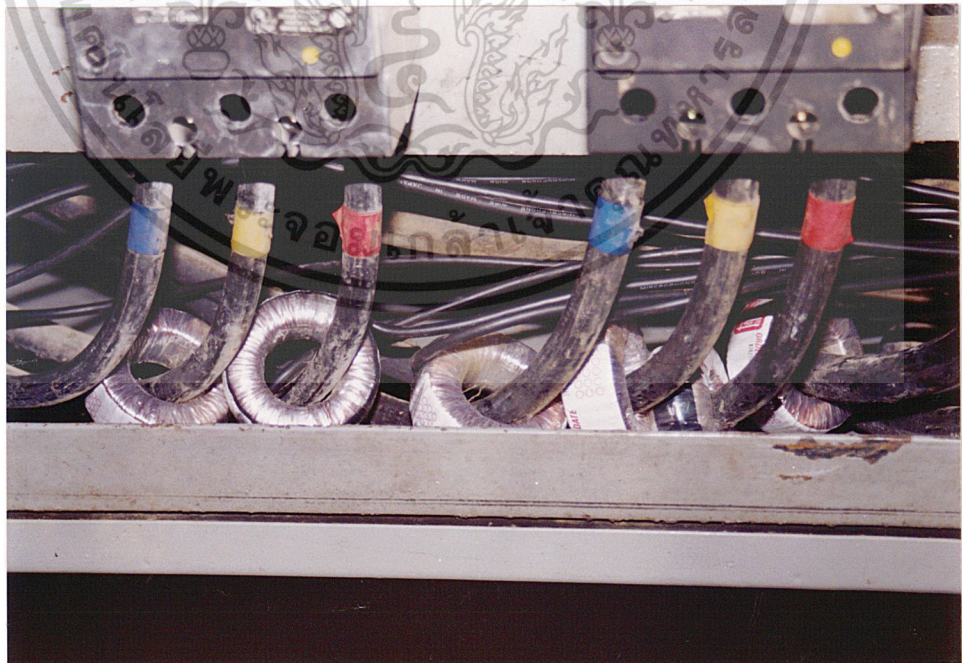


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
**รูปที่ 3.1** แกนทอรอยด์ที่ใช้ในโครงงานเทียบกับเหรียญขนาด 1 บาท  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลที่ได้จากการคำนวณสร้างแคล้มป์ในระบบตรวจวัดกำลังงานไฟฟ้าลักษณะดังรูปที่ 3.2



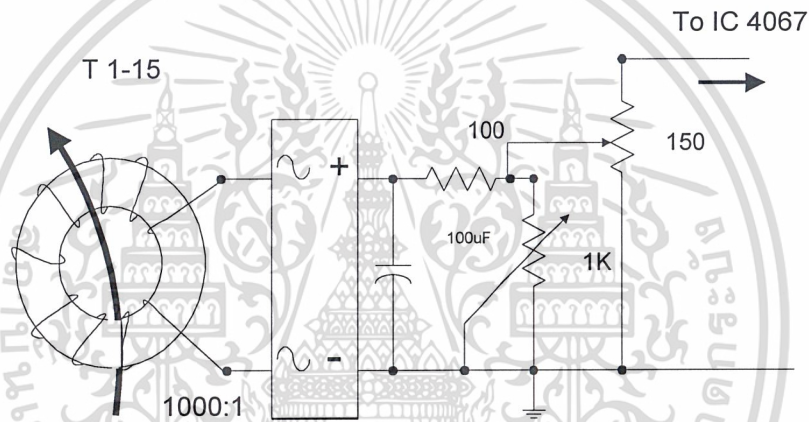
รูปที่ 3.2 แคล้มป์ที่ได้จากการสร้างตามผลของการคำนวณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
**รูปที่ 3.3 การติดตั้งแคล้มป์**  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2.2 การออกแบบวงจรปรับค่า

แคล็มป์มิเตอร์ที่สร้างเมื่อนำไปวัดค่าตามคุณสมบัติการเหนี่ยวนำกระแสไฟฟ้าค่าที่ได้จากการวัดได้ค่าเป็นค่ากระแสไฟสลับ ซึ่งในการใช้งานจริงได้กำหนด วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลโดยใช้ค่าเป็นแรงดัน 0 – 5 โวลต์ ซึ่งต้องนำมาค่าที่ได้จากการวัด แปลงเป็นไฟฟ้ากระแสตรง ก่อนจึงจะนำค่าไปใช้งานจริงในโครงการ โดยสร้างวงจรเรกติไฟเออร์เพื่อแปลงค่าจากไฟฟ้ากระแสสลับ เป็นไฟฟ้ากระแสตรง ซึ่งในการวัดค่าการวัดของแต่ละช่องจะมีค่าเริ่มต้นที่ไม่เท่ากันจึงมีการปรับค่าที่วัดได้ให้มีค่าเริ่มต้นที่เท่ากันจะทำให้ผลจากการวัดที่แสดงผลมีค่าถูกต้องตามที่ต้องการ โดยวงจรมีลักษณะดังรูปที่ 3.4 ซึ่งวงจรประกอบด้วยวงจรเรียงกระแสและวงจรปรับค่า



รูปที่ 3.4 วงจรของตัวตรวจวัดแคล็มป์มิเตอร์

การปรับค่านั้นมีหลักการดังต่อไปนี้

ในการปรับค่าจากวงจรมีจะประกอบด้วยค่าความต้านทาน 2 ตัวคือ ค่าความต้านทานแบบวาล์ววามีขนาด 5 วัตต์ค่า 150 โอห์ม และค่าความต้านทานแบบเกือกม้าขนาด 0.5 วัตต์และค่าความต้านทาน 1 กิโลโอห์ม โดยการปรับค่าแต่ละช่อง (เฟส) ไม่เท่ากัน ขึ้นอยู่กับค่ากระแส โดยการปรับมีหลักเกณฑ์ดังนี้คือ

- 1) การปรับวัดค่านั้นจะทำได้โดยการใช้ดิจิทัลแคล็มป์มิเตอร์ที่อุปกรณ์ที่ใช้ในการตรวจวัดค่าของกระแสที่มีการใช้ในขณะนั้น
- 2) ค่าที่ได้จากการปรับเป็นค่าโวลต์ทางไฟฟ้ากระแสตรงซึ่งมีค่าอยู่ระหว่าง 0-5 โวลต์
- 3) คำนวณหาค่าโวลต์จากค่ากระแสที่วัดจากดิจิทัลแคล็มป์มิเตอร์ มีหลักการคำนวณดังต่อไปนี้

เอกสารนี้ สมมติว่าดิจิทัลแคล็มป์มิเตอร์วัดค่าได้ 105 มิลลิแอมป์นั้นแสดงว่ามีค่ากระแสอินพุต 105 แอมป์ ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

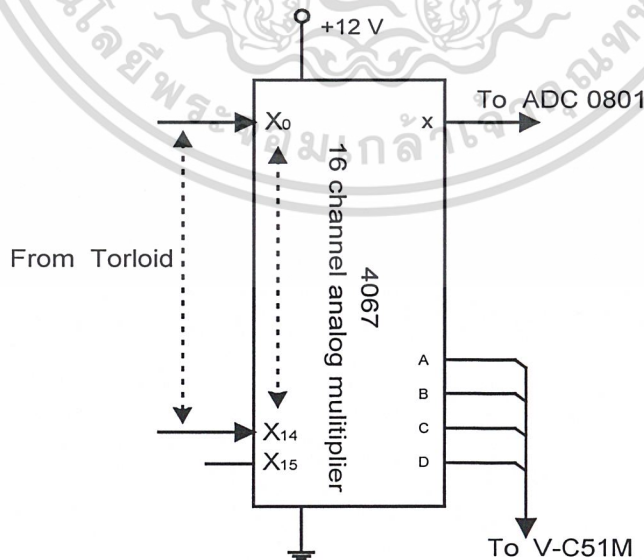
จากวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลได้ถูกจัดระดับไว้ที่ 256 ระดับ โดยโครงการนี้ได้กำหนดให้ในแต่ละระดับมีค่ากระแส 1 แอมป์ ต่อ 1 ระดับซึ่งใน 256 ระดับมีค่าตั้งแต่ 0-5 โวลต์ฉะนั้น 1 ระดับมีค่าโวลต์ ระดับละ ประมาณ 18.8 มิลลิโวลต์ จะได้ที่กระแส 105 แอมป์มีค่าแรงดันที่ได้จากคำนวณเท่ากับ 1.98 โวลต์

4) นำดิจิตอลโวลต์มิเตอร์วัดค่าเอาต์พุตในช่องสัญญาณที่วัดได้ค่ากระแส 105 แอมป์ ทำการปรับค่าโดยปรับที่ค่าความต้านทาน 150 โอห์ม ก่อนแล้วจึงปรับความละเอียดที่ค่าความต้านทาน 1 กิโลโอห์ม ต่อเพื่อให้ได้ค่าที่มีความใกล้เคียงมากที่สุดและถูกต้องที่สุดทั้ง 15 ช่องสัญญาณ

\*หมายเหตุ ในการปรับค่าที่ชั้นที่หนึ่งค่าที่วัดได้นำไปหารสองจากค่าที่ได้เพื่อที่สามารถนำไปผ่าน วงจรแปลงแอนะล็อกเป็นดิจิตอลได้และผลการแสดงผลเป็นจริงตามต้องการ

### 3.2.3 การออกแบบวงจรมัลติเพล็กซ์

ในโครงการระบบตรวจวัดกำลังไฟฟ้า ระยะไกลนั้น จะประกอบด้วยช่องในการตรวจวัดทั้งหมด 5 ชั้น 15 ช่อง ในแต่ละช่องมีความเป็นอิสระต่อกัน ในการออกแบบในแต่ละส่วนจำเป็นต้องมีความสัมพันธ์กัน โดยเน้นการประหยัดเพื่อให้โครงการมีประสิทธิภาพสูงสุด จากการออกแบบจึงได้ใช้วงจรมัลติเพล็กซ์ในการเลือกช่องสัญญาณซึ่งโครงการตรวจวัดกำลังงานไฟฟ้า ระยะไกลได้เลือกใช้ ไอซี 4067 เป็นตัวมัลติเพล็กซ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งรูปที่ 3.5 วงจรมัลติเพล็กซ์ 4067 จำนวน 15 ช่องสัญญาณ ทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรมัลติเพล็กซ์จะทำหน้าที่รับค่าแรงดันที่ได้จากวงจรรีกติฟายทั้ง 15 ช่อง แล้วทำการมัลติเพล็กซ์ค่าแรงดันที่ได้ส่งไปยังวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลต่อไปโดยใช้ ไอซีมัลติเพล็กซ์เบอร์ 4611 ที่มีคุณสมบัติของวงจรมัลติเพล็กซ์สัญญาณที่ค่าของระดับอัตราการสุ่มที่เหมาะสม และประกอบด้วยมีช่องสัญญาณทางอินพุต 16 ช่อง มีช่องสัญญาณเอาต์พุต 1 ช่องทาง โดยควบคุมเวลาในการมัลติเพล็กซ์โดยใช้ไมโครคอนโทรลเลอร์จะทำการควบคุมการทำงานให้มีความสัมพันธ์กับวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล เพื่อให้ได้ผลการวัดที่ถูกต้อง

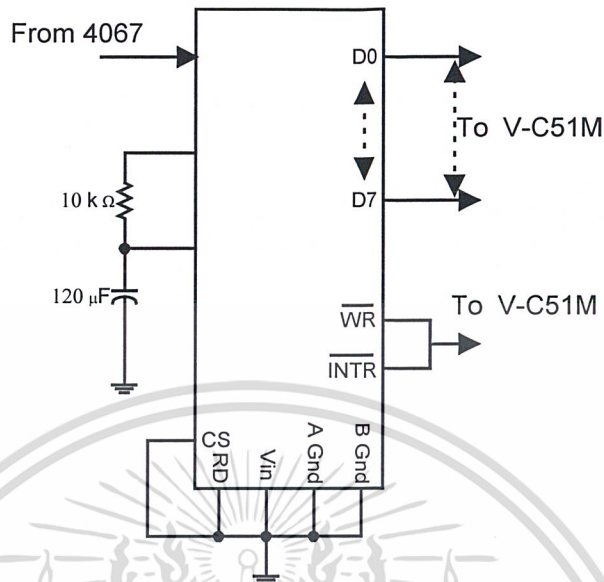
### 3.2.4 การออกแบบวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล

วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลเป็นวงจรแปลงสัญญาณแอนะล็อกที่ได้จากวงจรมัลติเพล็กซ์ทั้งหมด 15 ช่องสัญญาณให้เป็นค่าระดับทางดิจิทัล เพื่อที่ส่งไปยังวงจรมอดูเลเตอร์ไป โดยวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลในโครงงานระบบตรวจวัดกำลังงานไฟฟ้า ระยะไกล นี้ได้ออกแบบใช้ไอซี เบอร์ ADC0801 ที่มีการจัดค่าระดับสัญญาณดิจิทัลขนาด 8 บิต 256 ระดับ ซึ่งวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลรับค่าระดับสัญญาณแอนะล็อกทางอินพุตค่าระดับสัญญาณ (แรงดัน) ตั้งแต่ 0-5 โวลต์ โดยค่าระดับสัญญาณนี้จะถูกจัดระดับให้เป็นสัญญาณดิจิทัลที่ระดับสัญญาณ 256 ระดับ โดยจะทำการแบ่งค่าในแต่ละระดับขึ้นอยู่กับข้อกำหนดการใช้ค่าระดับภายในโครงงานนี้

ซึ่งในการออกแบบการวัดค่าสัญญาณที่ได้จากแกล้มปีนั้นถูกแบ่งค่าระดับละ 1 แอมป์คือวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลนั้นมีค่าระดับสัญญาณ 256 ระดับจะสามารถแปลงเป็นค่ากระแสสูงสุด 256 แอมป์ วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลนั้นเป็นแบบการสุ่มและการคงค่าโดยใช้ ไอซีเบอร์ ACD801 เป็นตัวควบคุมการทำงานดังรูปที่ 3.6

สัญญาณที่วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลนั้นสัญญาณที่ได้จะถูกส่งไปยังบอร์ดวงจรมิโครคอนโทรลเลอร์เพื่อที่จะได้ประมวลผลค่าที่ได้แปลงเป็นค่าที่ต้องการแสดงในภาคแสดงผลต่อไปเพื่อแสดงค่าที่ได้จากการวัดของแกล้มปีโดยค่าที่วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลส่งไปนั้นมีลักษณะข้อมูลขนาด 8 บิตโดยที่ไมโครคอนโทรลเลอร์จะทำการเรียกค่าโดยผ่านวงจรมัลติเพล็กซ์เพื่อที่ส่งค่าข้อมูลทั้ง 15 ช่องสัญญาณข้อมูลโดยผ่านการแปลงสัญญาณซึ่งในการส่งผ่านข้อมูลระหว่างบอร์ดไมโครคอนโทรลเลอร์นั้นมีการส่งข้อมูลแบบการสื่อสารแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล ADC0801

### 3.3 หลักการออกแบบภาคส่งข้อมูลบอร์ดไมโครคอนโทรลเลอร์

ภาคส่งข้อมูลนั้นเป็นการส่งข้อมูลที่ได้ออกจากการวัดโดยแคลมป์ทำการแปลงสัญญาณที่ได้เป็นสัญญาณดิจิทัลจากวงจรภาคตรวจวัด โดยภาคส่งนี้จะทำการส่งข้อมูลที่ไปยังภาคแสดงผลเพื่อที่จะนำไปแสดงผลการวัดต่อไปโดยที่ในภาคส่งนี้จะใช้การส่งข้อมูลแบบอนุกรม RS-485 เป็นหลักในการใช้งานซึ่งคุณสมบัติของการส่งข้อมูลแบบอนุกรม RS-485 นั้นสามารถส่งข้อมูลโดยใช้สายจำนวน 1 คู่สายเท่านั้นและอัตราการลดทอนหรือการผิดเพี้ยนของสัญญาณที่มีผลต่อความยาวนานน้อยกว่าการสื่อสารแบบขนาน สามารถส่งข้อมูลได้ระยะทางไกลกว่าการส่งข้อมูลแบบขนานดังกล่าวไว้בותที่ 2

#### 3.3.1 บอร์ดไมโครคอนโทรลเลอร์ MCS-51 ภาคส่ง

บอร์ดไมโครคอนโทรลเลอร์ทำหน้าที่ควบคุมการส่งข้อมูลและส่งโปรแกรมในการคำนวณค่าที่ได้จากการตรวจวัดค่ากระแสโดยการส่งข้อมูลแบบอนุกรม RS-485 นอกจากนี้ยังเป็นส่วนสำคัญในการควบคุมการแสดงผล

ปริณิญาพันธ์นี้ได้เลือกใช้บอร์ดไมโครคอนโทรลเลอร์สำเร็จ SILA รุ่น V-C51M ที่มีจำหน่าย โดยใช้ไอซีไมโครคอนโทรลเลอร์เบอร์ 8951 ส่วนการเขียนโปรแกรมควบคุมให้ดูการออกแบบซอฟต์แวร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.2 บอร์ดไมโครคอนโทรลเลอร์ MCS-51 ภาครับ

บอร์ดไมโครคอนโทรลเลอร์ทำหน้าที่ควบคุมการรับข้อมูลและส่งโปรแกรมในการคำนวณค่าที่ได้จากการตรวจวัดค่ากระแสได้ไปแสดงผลโดย นอกจากนั้นยังเป็นส่วนสำคัญในการควบคุมการแสดงผล

ปริญญานิพนธ์นี้ได้เลือกใช้บอร์ดไมโครคอนโทรลเลอร์สำเร็จ ETT รุ่น CP-SB31 ที่มีจำหน่ายโดยใช้ไอซีไมโครคอนโทรลเลอร์เบอร์ 8951 ส่วนการเขียนโปรแกรมควบคุมให้ดูการออกแบบซอฟต์แวร์ต่อไป

## 3.4 หลักการออกแบบภาคแสดงผล

หลักการออกแบบภาคแสดงผล นั้นเป็นภาคที่แสดงผลการวัดค่ากระแสไฟฟ้าที่ได้เคลื่อนผ่านวงจรมัลติเพล็กซ์ วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล แล้วถูกส่งค่าแบบอนุกรม RS-485 มาแสดงค่าทั้ง 15 ช่องสัญญาณโดยผ่านทางชุดแสดงผล 7 ส่วน โดยชุดแสดงผล 7 ส่วนแต่ละตัวจะแสดงค่าในแต่ละช่องสัญญาณพร้อมกันทั้ง 15 ช่องสัญญาณในลักษณะเวลานั้นๆ (Real Time) โดยในภาคแสดงผลนี้ยังมีการออกแบบให้มีลักษณะมีสัญญาณเตือนเมื่อมีการใช้ค่ากระแสเกินที่ตั้งไว้ตามที่กำหนด ซึ่งสามารถแบ่งลักษณะของวงจรได้ดังนี้

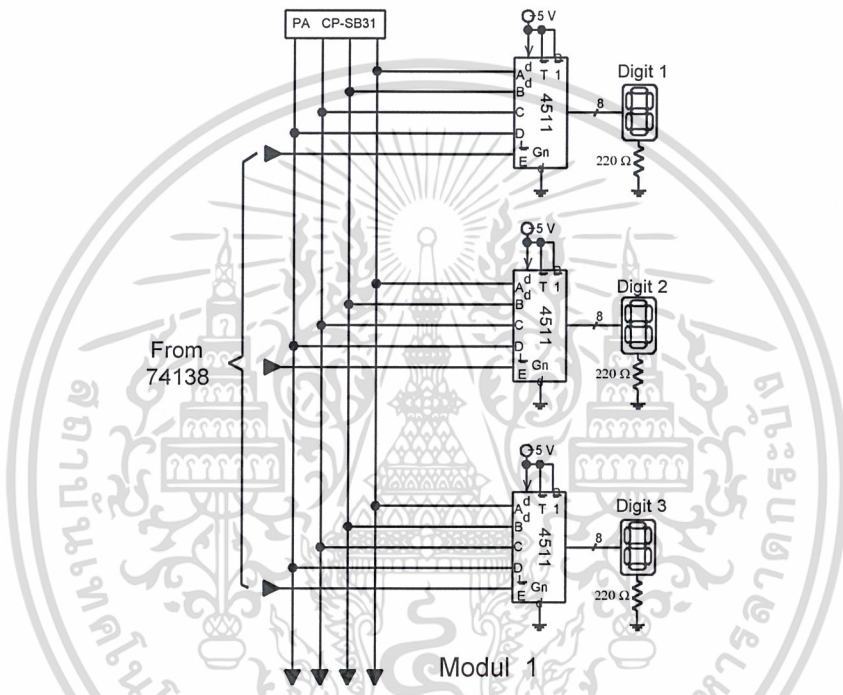
### 3.4.1 การออกแบบส่วนแสดงผล 7 ส่วน

ในส่วนแสดงผล 7 ส่วนนั้นทำหน้าที่แสดงผลการวัดโดยในแต่ละช่องสัญญาณในการแสดงผลจะประกอบด้วยชุดแสดงผล 7 ส่วน จำนวน 3 ตัว จะแสดงผลได้ 3 หลัก คือตั้งแต่ 000-999 โดยในตัวชุดแสดงผล 7 ส่วน จะใช้ ไอซี 4511 เป็นตัวควบคุมการทำงานโดยคุณสมบัติของ ไอซี 4511 นี้เป็นทั้ง ถอดรหัส (Decode) ,ตัวขับ (Driver) และเก็บค่า ซึ่งคุณสมบัตินี้ของไอซี 4511 มาใช้ในโครงงานนี้ โดยที่ ขา A,B,C และ D ของไอซี 4511 ทำหน้าที่ในการควบคุมการทำงานโดยการเชื่อมต่อไปที่พอร์ต PC ของบอร์ดไมโครคอนโทรลเลอร์ทางด้านภาครับ โดยจากการออกแบบในรูปแบบที่ 3.8 เห็นได้ว่าในจำนวนช่องสัญญาณ ทั้ง 15 ช่องสัญญาณนั้นใช้ 7 ส่วนทั้งหมด 45 ตัว ใช้ไอซีเบอร์ 4511 จำนวน 45 ตัว เท่ากัน โดยจะทำให้วงจรเกิดการใช้กระแสในวงจรมาก จึงได้ใช้ ไอซีเบอร์ ULN2803 เป็นตัวขับสัญญาณให้มีความแรงขึ้น เพื่อให้ค่าถูกต้องตามต้องการ โดย 7 ส่วนได้กำหนดใช้ที่ คอมมอนแคโทด เพื่อให้เหมาะสำหรับการใช้งานของไอซีเบอร์ 4511 โดยมีลักษณะดังรูปที่ 3.7

จากวงจรจะเห็นว่าอินพุตข้อมูลที่ได้อาจมาจากพอร์ต PA ที่ส่งไปยังไอซี 4511 ทุกตัวจะต้องอยู่ในลักษณะขนานกันเป็นจำนวน 45 ตัวทั้ง 5 ชั้น ดังนั้นจึงต้องใช้วงจรขับเพื่อเพิ่มกระแสให้สูงพอกับความถี่ที่ต้องการซึ่งในที่นี้ใช้ ULN2803 ต่อเข้าที่ ขาข้อมูลของ ไอซีเบอร์ 4511 ได้แก่ขา A , B , C และ D

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุผลแบบลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มาไปใช้

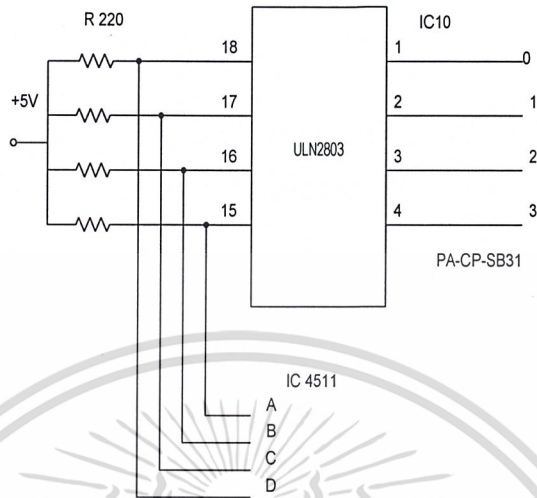
โดยจะทำหน้าที่ในการเพิ่มให้ค่าข้อมูลให้มีกำลังที่มีค่าที่เหมาะสมกับค่าที่ต้องการ โดยในการเพิ่มนี้ เนื่องจากการเลือกทำงานของภาคแสดงผลนี้ต้องทำการสแกน (Scan) ข้อมูลทำให้ช่องสัญญาณที่อยู่ใกล้เคียงจะทำให้ข้อมูลที่ได้เกิดการผิดพลาดมากในการทำงานจึงเพิ่มไอซีเบอร์ ULN2803 ให้มีประสิทธิภาพการทำงานสูงสุด ดังรูปที่ 3.8



รูปที่ 3.7 วงจรแสดงผลส่วนของการแสดงผล

ซึ่งชุดแสดงผล 7 ส่วนนี้จะประกอบด้วยชุด จำนวน 15 ชุด โดยที่ในแต่ละชุดออกแบบให้มีการแสดงลักษณะจำนวนเลข 3 หลักจำนวน โดยแสดงผลตัวเลขในการใช้งานที่ละชั้น โดยแต่ละชั้น ประกอบด้วย 3 เฟส โดยแต่ละเฟสมีหน้าที่การทำงานโดยอิสระกันซึ่งบอร์ดไมโครคอนโทรลเลอร์ เป็นผู้ควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 การต่อใช้งาน ULN2803

### 3.4.2 การออกแบบวงจรถอดรหัส

การออกแบบวงจรถอดรหัสซึ่งวงจรถอดรหัสนี้ทำหน้าที่ถอดรหัสข้อมูลที่ส่งจากบอร์ดไมโครคอนโทรลเลอร์ MCS-51 นั้นมาทำการถอดค่าที่ได้ส่งมาแล้วทำการสแกนค่าส่งไปตามวงจรแสดงผลแต่ละช่อง ซึ่งในวงจรถอดรหัสได้ใช้ไอซีเบอร์ 74LS138 เป็นตัวถอดรหัส โดยกำหนดให้ขาเอาต์พุตของไอซี Y0 ถึง Y7 เป็นตัวควบคุมการสแกนของไอซี 4511 ทั้ง 45 ตัว โดยที่ ขา LE ของ ไอซี 4511 แต่ละตัวจะไปต่อกับขาเอาต์พุตของไอซี 74LS138 เรียงกันทั้ง 45 ตัว โดย 74LS138 จะใช้ขาเอาต์พุตตั้งแต่ Y0 ถึง Y5 โดยใช้ไอซี 74LS138 ทั้งหมดทั้งสิ้น 8 ตัว ในการควบคุมการแสดงผล ดังรูปที่ 3.10

โดย ไอซี 74LS138 ทั้ง 8 ตัวนั้นจะถูกควบคุมโดยไอซี 74LS138 โดยลักษณะจะเป็นการสแกนซ้อนสแกนโดยขา E3 ของไอซี 74LS138 ทั้ง 8 ตัวที่ทำหน้าที่สแกนค่าให้ภาคแสดงผลถูกกำหนดสถานะให้มีค่าเป็น ค่าบวก (+5 โวลต์) และขา E1, E2 ให้มีสถานะเป็นลบ (ต่อลงกราวด์) โดยค่า A, B และ C ของไอซี 74LS138 จะต่อเข้ากับ พอร์ต B ของชุดไมโครคอนโทรลเลอร์ (ดูได้จากภาคผนวก ก) ส่วน ไอซี 74LS138 ที่ควบคุมการทำงานนั้นจะกำหนดสถานะดังนี้ ขา E1 และ E2 มีสถานะเป็นลบ ส่วนขา E3 มีสถานะเป็นบวก ขา A, ขา B และ ขา C ไปต่อกับพอร์ต B ของบอร์ดไมโครคอนโทรลเลอร์ ดังรูปที่ 3.9

ซึ่งในการควบคุมการทำงานนั้นจะทำหน้าที่นั้นบอร์ดไมโครคอนโทรลเลอร์จะทำการส่งการเอกสารในการสแกนค่าตามหลักที่ส่งข้อมูลผ่าน RS-485 โดยจะทำการสแกนตามหลักและค่าตามเวลาจริงการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4.3 การออกแบบส่วนการควบคุม

ในส่วนของการออกแบบการควบคุมนั้นประกอบด้วยส่วนของการกำหนดค่ากระแสในการวัด และส่วนของการแสดงสัญญาณเสียงเมื่อมีการใช้กระแสเกินค่าที่ตั้งไว้ ลักษณะการออกแบบมีดังต่อไปนี้

#### 1) การออกแบบส่วนการตั้งค่ากระแส

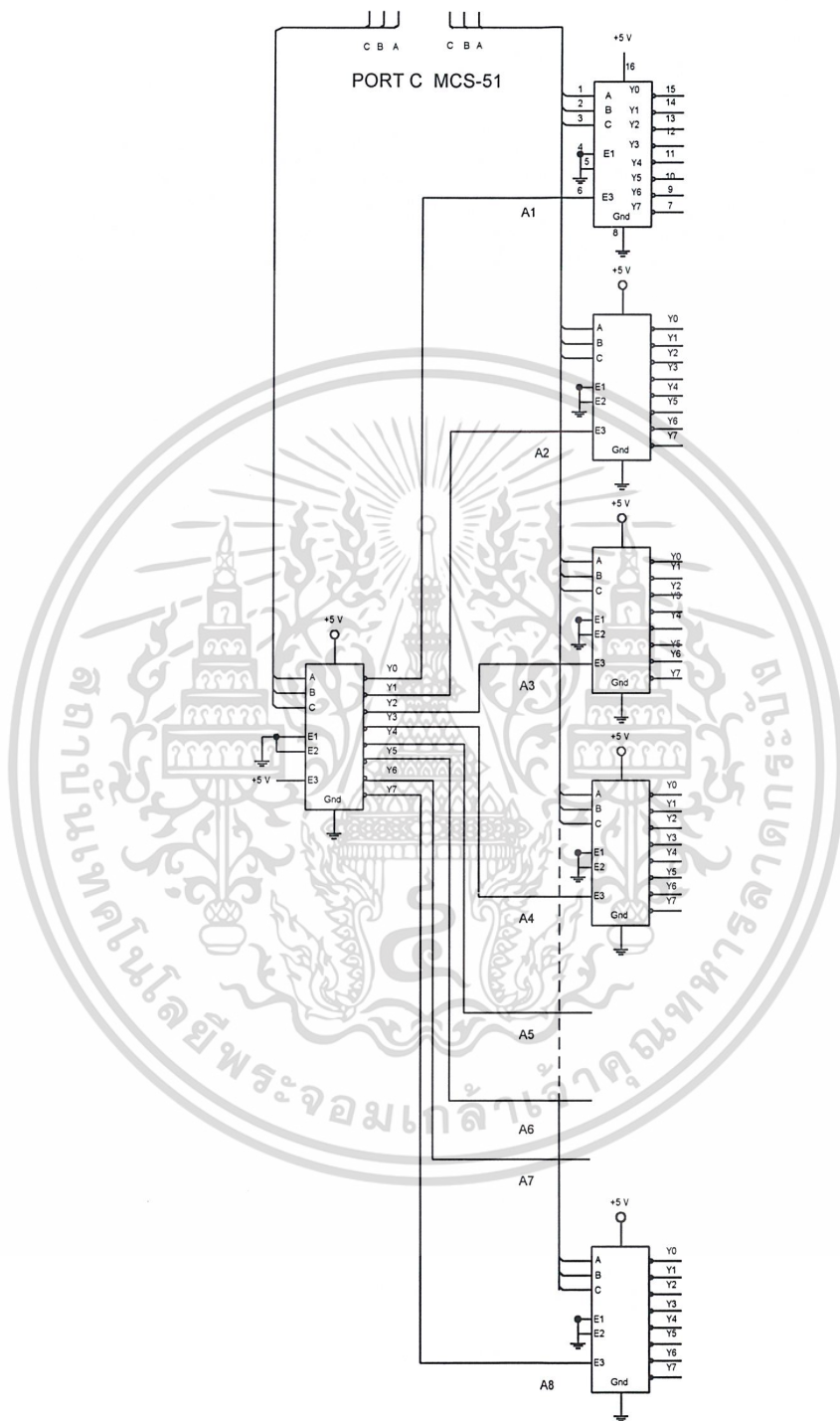
ในการตั้งค่ากระแสเป็นการตั้งค่าเพื่อที่จะกำหนดค่าสูงสุดของการใช้งานโดยกำหนดให้มีการตั้งค่ากระแสอิสระทั้ง 15 ช่องสัญญาณโดยขึ้นอยู่กับความเหมาะสมของการใช้งานซึ่งอุปกรณ์ในส่วนของการตั้งค่ากระแสนั้นประกอบด้วย คีย์บอร์ด ขนาด 4x4 และแผงแสดงผล LCD 2 แถว ซึ่งลักษณะของส่วนประกอบดังรูปที่ 3.10, รูปที่ 3.11 และรูปที่ 3.12 ซึ่งในการออกแบบ ได้ออกแบบให้มีการเชื่อมต่อสัญญาณข้อมูลเข้าที่ พอร์ต C ของบอร์ดไมโครคอนโทรลเลอร์ MCS-51 ซึ่งถูกออกแบบให้มีการตั้งค่าและสามารถเลือกชั้นในการตั้งค่าแล้วแต่ความเหมาะสมของงาน

#### 2) การออกแบบส่วนของการแสดงสัญญาณเตือน

ในส่วนของสัญญาณเตือนเป็นการเตือนเมื่อมีการใช้กระแสเกินค่าที่ตั้งไว้โดยมีสัญญาณเสียงเตือนให้ทราบ โดยการออกแบบได้ใช้ BZI BUZZER เป็นตัวกำเนิดสัญญาณเสียงโดยสามารถปรับระดับความดังได้ตามความพอใจซึ่งในการออกแบบได้ใช้พอร์ต P1.0 เป็นตัวควบคุมการทำงาน โดยได้ใช้ ทรานซิสเตอร์เบอร์ BC557 เป็นตัวขับสัญญาณดังแสดงในรูปที่ 13

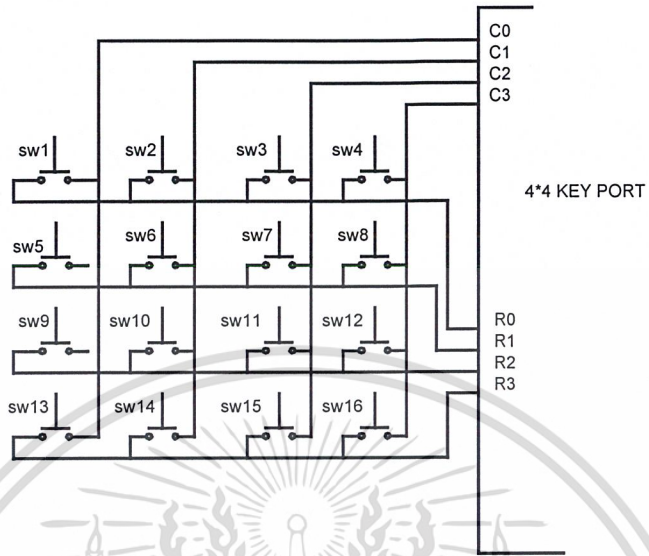
ซึ่งในการเตือนเมื่อมีการใช้ค่ากระแสไฟฟ้าเกินค่าที่ได้มีการตั้งไว้ นั้นการตั้งค่าสามารถกระทำได้โดยการตั้งค่าทางแป้นพิมพ์ที่ได้กำหนดฟังก์ชันในการตั้งค่าโดยใช้บอร์ดไมโครคอนโทรลเลอร์ควบคุมซึ่งการตั้งค่านั้นจะสามารถเห็นตัวเลขผ่านทางจอแบบผลึกเหลว โดยถูกออกแบบให้สามารถตั้งค่าได้ง่ายและสะดวกในการทำงานให้มีประสิทธิภาพสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 วงจรถอดรหัสภาคแสดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

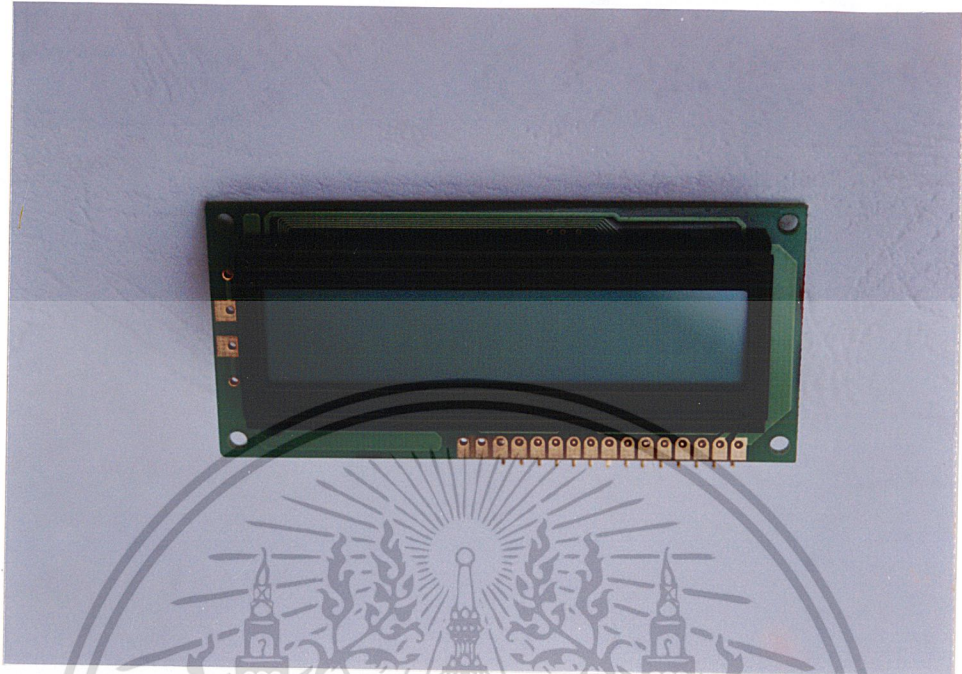


รูปที่ 3.10 การเชื่อมต่อของแป้นพิมพ์

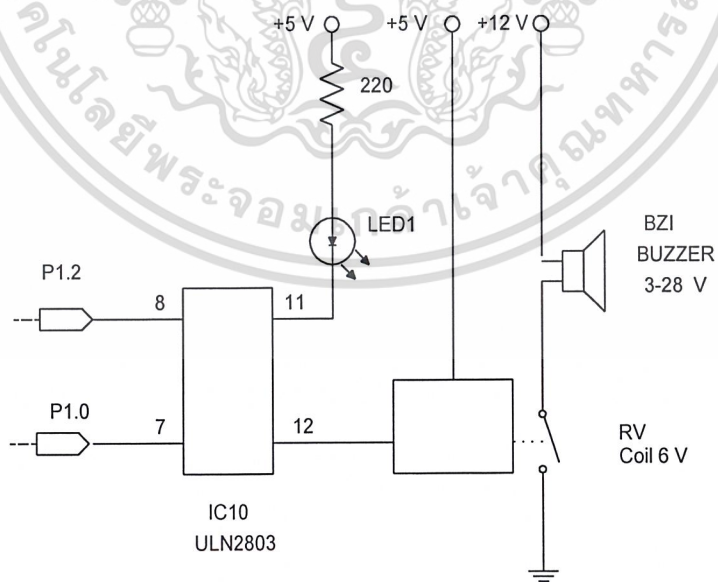
ESC	7	8	9
↑ Up	4	5	6
Dn ↓	1	2	3
FNC	CLR	0	ENT

รูปที่ 3.11 ปุ่มที่ใช้งานของแป้นพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 จอแสดงผล LCD



รูปที่ 3.13 การเชื่อมต่อส่วนแสดงสัญญาณเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาดูเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลอง และผลการทดลอง

#### 4.1 กล่าวนำ

ระบบตรวจวัดการใช้กำลังไฟฟ้าระยะไกล เป็นเครื่องมือที่สร้างขึ้นเพื่อที่ใช้วัดค่ากระแสไฟฟ้าที่ใช้งาน ซึ่งในบทที่ 1 ถึง บทที่ 3 ได้กล่าวถึงแนวคิดด้านทฤษฎี หลักการออกแบบฮาร์ดแวร์ และซอฟต์แวร์มาแล้ว ในบทนี้จะกล่าวถึงการทดสอบการทำงานของระบบตรวจวัดค่าการใช้พลังงานไฟฟ้าระยะไกล แล้วทำการเปรียบเทียบกับค่าที่ได้จิจิตอลแคล้มป์มิเตอร์วัดค่ากระแสว่าตรงตามกับความเป็นจริงหรือไม่ มีค่าที่เป็นจริงตามเวลาที่เปลี่ยนแปลงในทุกขณะของการใช้งาน

#### 4.2 การทดลองการทำงานของเครื่องระบบตรวจวัดกำลังไฟฟ้าระยะไกล

##### 4.2.1 ลำดับขั้นการทดลอง

###### 1) การทดลองการวัดแคล้มป์มิเตอร์ก่อนการปรับค่า

ในการวัดตอนที่ 1 แสดงการวัดแคล้มป์มิเตอร์โดยไม่มีการผ่านการส่งข้อมูลของภาครับเพื่อทดสอบความเป็นเชิงเส้นของแคล้มป์มิเตอร์ในการทำงานนั้นค่าที่ได้จากการวัดไม่ได้มีการผิดพลาดซึ่งในการนำค่าลองข้อมูลแบบอนุกรมค่าที่ผ่านการประมวลผลโดยบอร์ดไมโครคอนโทรลเลอร์จะมีค่าถูกต้องตามลักษณะของเครื่องมือวัดทั่วไป

ขั้นตอนการทดลอง

1.1) คล้องแคล้มป์มิเตอร์กับสายไฟฟ้าทั้ง 3 เฟส ภายในอาคารคณะครุศาสตร์อุตสาหกรรม ตามรูปที่ 3.4

1.2) นำมัลติมิเตอร์วัดค่ากระแสที่ได้จากแคล้มป์มิเตอร์ตั้งค่าย่านการวัดในลักษณะกระแสไฟฟ้าสลับเนื่องจากแคล้มป์มิเตอร์จ่ายค่าแรงดันไฟฟ้ากระแสสลับ

1.3) ทำซ้ำข้อ 2 แต่เปลี่ยนแคล้มป์มิเตอร์จนครบ 15 ตัวตามชั้นที่กำหนดตามที่ได้ทำการคล้อง

1.4) นำดิจิตอลแคล้มป์มิเตอร์ ไปคล้องสายไฟฟ้าภายในอาคารคณะครุศาสตร์อุตสาหกรรม ทั้ง 5 ชั้น ที่ได้คล้องไว้

1.5) ทำการตรวจวัดค่ากระแสทั้ง 15 สายที่ได้คล้องมิเตอร์ไว้เพื่อทำการเปรียบเทียบ

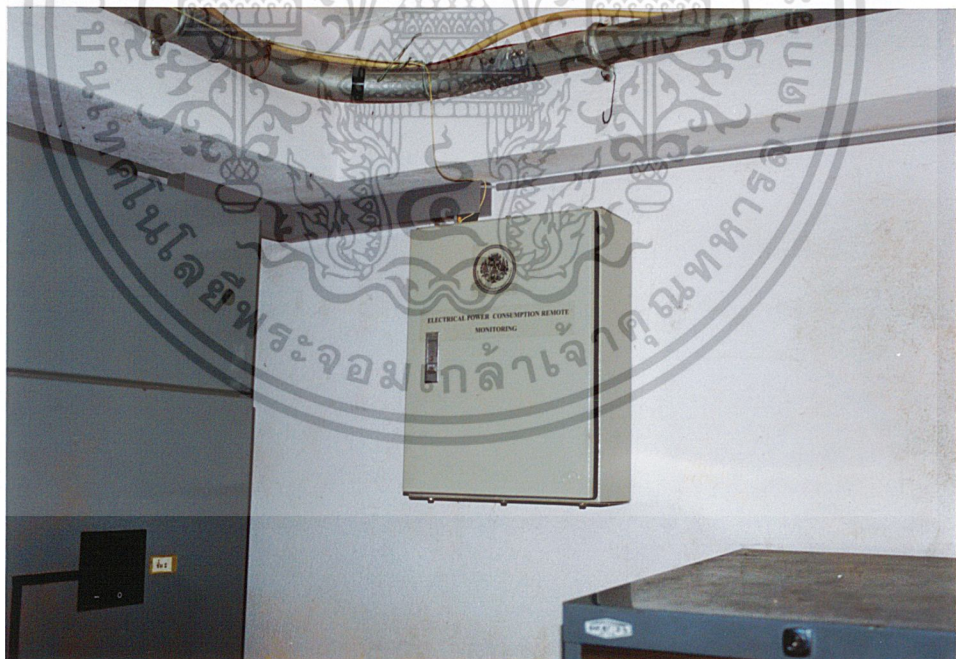
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานในท้องถิ่น โดยอยู่ภายใต้เงื่อนไขการใช้งานด้านการศึกษา  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2) การทดลองภาคแสดงผล

ในการทดลองตอนที่ 2 เป็นการทดลองแสดงถึงผลการส่งข้อมูลแบบอนุกรม RS-485 และผลการประมวลผลของวงจรรวมทั้งการแสดงผลผ่านชุดแสดงผลแบบ 7 ส่วน ซึ่งจากการทดลองนั้นสามารถนำโครงการระบบตรวจวัดการใช้กำลังไฟฟ้าระยะไกล ไปใช้งานจริงในระบบงานได้ซึ่งสามารถเห็นได้จากการทดลองดังนี้

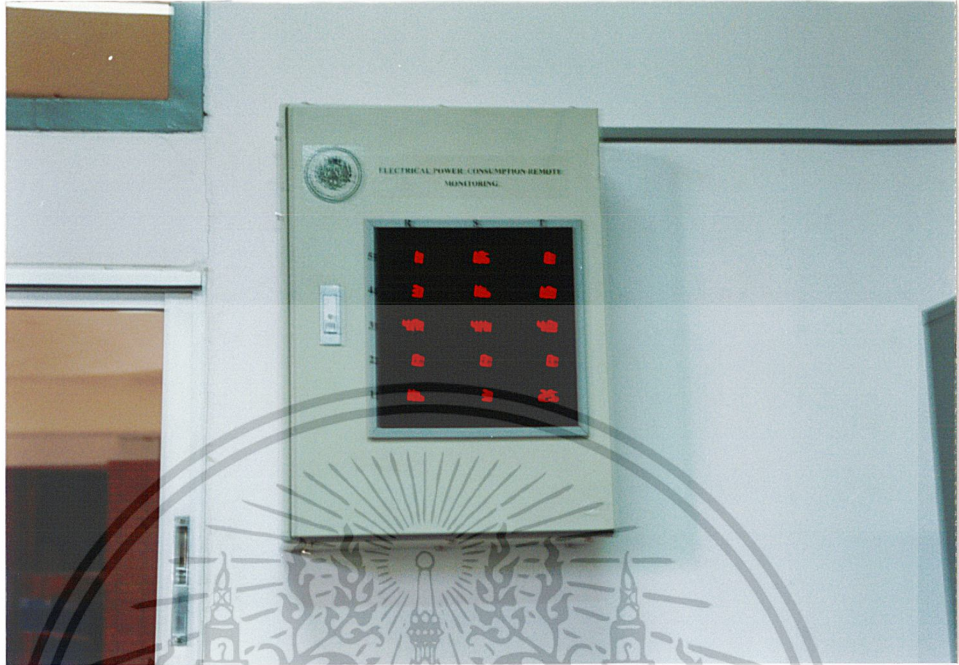
### ขั้นตอนการทดลอง

- 2.1) นำแคลมป์ที่วัดค่าโดยไม่มีการปรับค่าต่อเข้ากับตู้ควบคุมด้านส่งดังรูปที่ 4.1
- 2.2) ปรับค่าโวลต์ที่ได้จากวงจรเรียงกระแสให้มีค่าที่กำหนดไว้แต่ละย่านในวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล
- 2.3) เชื่อมต่อตู้ควบคุมทางด้านรับภาคแสดงผล (รูปที่ 4.2)
- 2.4) แสดงผลการวัดแคลมป์ทั้ง 15 ตัว ดังรูปที่ 4.3 และรูปที่ 4.4
- 2.5) นำดิจิทัลแคลมป์มิเตอร์คล้องวัดคล่องค่ากระแสเพื่อเปรียบเทียบค่าที่ผิดที่เกิดขึ้นดังรูปที่ 4.5 และรูปที่ 4.6

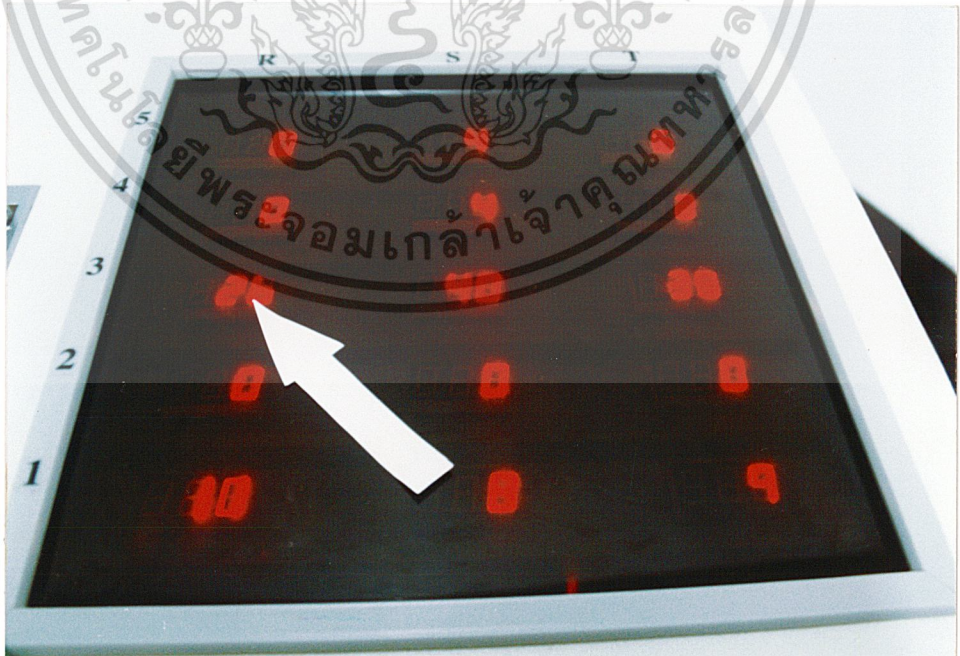


รูปที่ 4.1 ตู้ควบคุมทางด้านส่ง

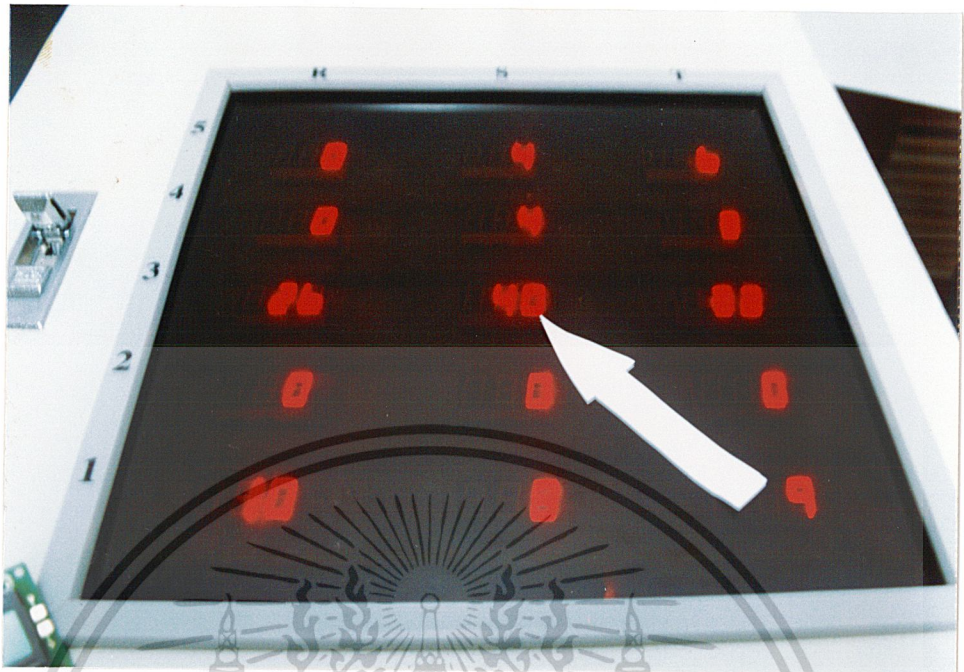
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



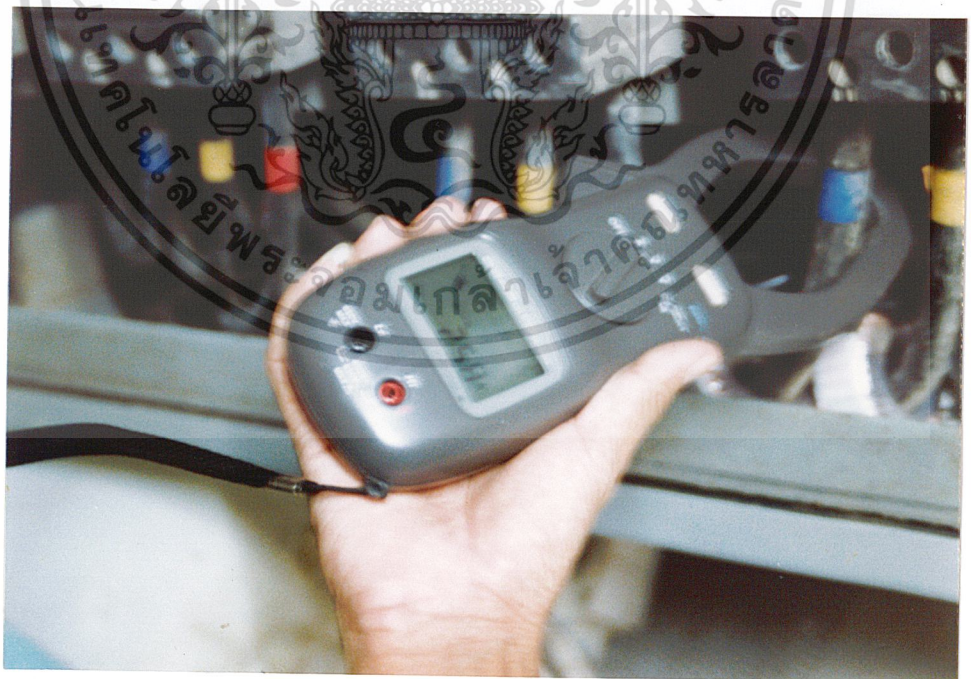
รูปที่ 4.2 ตู้ควบคุมทางด้านรับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับความใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 4.3 ตัวอย่างการวัดค่าในชั้นที่ 3 เฟส R  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 ตัวอย่างการวัดค่าในชั้นที่ 3 เฟส S



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษเท่านั้น ไม่ควรเอาไปใช้ประโยชน์ด้านการค้า  
รูปที่ 4.5 การคล้องวัดค่ากระแสของดิจิตอลแคลมป์มิเตอร์ที่ชั้น 3 เฟส R  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 การคล้องวัดค่ากระแสของดิจิตอลแคลมป์มิเตอร์ที่ชั้น 3 เฟส S

#### 4.2.2 ผลการทดลอง

การทดลองได้แบ่งออกเป็น 2 ตอน ได้ผลการทดลองดังนี้  
ผลการทดลองตอนที่ 1 เปรียบเทียบผลการทดลองตอนที่ 2

ตารางที่ 4.1 ผลการทดลองตอนที่ 1

แคลมป์มิเตอร์	ผลการทดลองส่วนที่ 1 (mA)	ผลการทดลองส่วนที่ 2 (A)
1 (ชั้นที่ 1 เฟส R)	10.2	10.4
2 (ชั้นที่ 1 เฟส S)	8	8.3
3 (ชั้นที่ 1 เฟส T)	9	9.4
4 (ลิฟท์ เฟส R)	0	0
5 (ลิฟท์ เฟส S)	0	0
6 (ลิฟท์ เฟส T)	0	0

เอกสารนี้เป็นของ (ชั้นที่ 3 เฟส R) สำหรับการใช้งานเพื่อการวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 (ต่อ) ผลการทดลองตอนที่ 1

แคลมป์มิเตอร์	ผลการทดลองส่วนที่ 1 (mA)	ผลการทดลองส่วนที่ 2 (A)
8 (ชั้นที่ 3 เฟส S)	39	40
9 (ชั้นที่ 3 เฟส T)	38	39.8
10 (ชั้นที่ 4 เฟส R)	0	0
11 (ชั้นที่ 4 เฟส S)	4	4.1
12 (ชั้นที่ 4 เฟส T)	9	8.7
13 (ชั้นที่ 5 เฟส R)	0	0
14 (ชั้นที่ 5 เฟส S)	5	5.6
15 (ชั้นที่ 5 เฟส T)	11	11.8

ตารางที่ 4.1 ผลการทดลองตอนที่ 1

ผลการทดลองตอนที่ 2

ตารางที่ 4.2 ผลการทดลองตอนที่ 2

แคลมป์	วัดโดยแคลมป์ที่สร้าง (A)	วัดโดยดิจิทัลแคลมป์มิเตอร์ (A)
1 (ชั้นที่ 1 เฟส R)	10	10.2
2 (ชั้นที่ 1 เฟส S)	8	8
3 (ชั้นที่ 1 เฟส T)	9	9
4 (ลิฟท์ เฟส R)	0	0
5 (ลิฟท์ เฟส S)	0	0
6 (ลิฟท์ เฟส T)	0	0
7 (ชั้นที่ 3 เฟส R)	26	25.8
8 (ชั้นที่ 3 เฟส S)	40	38.9
9 (ชั้นที่ 3 เฟส T)	38	37.2
10 (ชั้นที่ 4 เฟส R)	0	0
11 (ชั้นที่ 4 เฟส S)	4	4.3

เอกสารนี้เป็นทรัพย์สินของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
 ไม่ควรนำเอกสารนี้ไปใช้ในการใช้งานเพื่อการอื่นโดยไม่ได้รับอนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต  
 หากมีการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต

### ตารางที่ 4.2 (ต่อ) ผลการทดลองตอนที่ 2

แคล้มป์	วัดโดยแคล้มป์ที่สร้าง	วัดโดยดิจิตอลแคล้มป์มิเตอร์
12 (ชั้นที่ 4 เฟส T)	8	8.6
13 (ชั้นที่ 5 เฟส R)	0	0
14 (ชั้นที่ 5 เฟส S)	4	4.4
15 (ชั้นที่ 5 เฟส T)	6	5.9

### 4.3 สรุปผลการทดลอง

จากการทดลองระบบตรวจวัดกำลังงานไฟฟ้าระยะไกลนั้นในตอนที่ 1 เป็นการวัดในลักษณะค่าความเป็นเชิงเส้นของแคล้มป์โดยแคล้มป์ได้ออกแบบสร้างให้มีอัตราส่วน 1000 : 1 โดยที่ถ้ากระแส 1000 แอมป์ ค่าที่วัดได้จะมีค่า 1 แอมป์จากการทดลองเห็นได้ว่าค่าที่ได้จากการวัดมีความเป็นเชิงเส้นแต่เกิดการผิดพลาดเนื่องจากการเปลี่ยนแปลงค่าอย่างต่อเนื่องของกระแส

ตอนที่ 2 การทดลองที่ได้รับการวัดที่แสดงผลนั้นมีการผิดพลาดประมาณ 2 เปอร์เซ็นต์เนื่องจากค่าของแรงดันที่สูงเกินไปจากการตกคร่อมในไอซีมัลติเพล็กซ์ทำให้วงจรแปลงแอนะล็อกเป็นดิจิตอลอย่างรวดเร็วไม่ทันการเปลี่ยนแปลงทำให้ค่าที่ได้เกิดการผิดพลาด

\*หมายเหตุ ในการวัดใช้เวลา 00.23 น. ของวันที่ 23 เมษายน พ.ศ.2542 ทำให้ค่าที่วัดได้มีค่า

ต่ำเพราะการใช้ค่ากระแสภายในอาคารมีน้อย

## บทที่ 5

# สรุปปัญหา แนวทางแก้ไข และพัฒนา

### 5.1 บทสรุป

ระบบตรวจวัดกำลังไฟฟ้าระยะไกล สร้างขึ้นเพื่อการตรวจสอบการใช้กระแสไฟฟ้าในระบบเพื่อนำไปใช้ในโรงงานอุตสาหกรรมหรืออาคารที่มีการใช้ค่ากระแสไฟฟ้าที่มีค่าสูง โดยขอบเขตงานที่วางไว้ข้างต้น คือ สามารถตรวจสอบการใช้กระแสไฟฟ้าที่อาคารเรียน 5 ชั้น คณะครุศาสตร์อุตสาหกรรม โดยระบบตรวจวัดนี้จะแสดงผลในลักษณะถึงค่าการใช้งานในทุกช่วงเวลาเป็นตัวเลข 7 ส่วน โดยถ้ามีการใช้ค่ากระแสไฟฟ้าเกินค่าที่ได้ตั้งไว้ เครื่องก็จะเตือนด้วยสัญญาณเสียงเพื่อบอกให้ผู้ใช้ทราบ จากการศึกษา และทดลองสร้างปรากฏว่าผลที่ได้อยู่ในระดับที่พอใจ กล่าวคือ ระบบตรวจวัดพลังงานไฟฟ้า ระยะไกล ที่สร้างแสดงผลการตรวจสอบ และระบบสัญญาณเตือนได้

ข้อดีของ ระบบตรวจวัดพลังงานไฟฟ้า ระยะไกล ที่สร้างขึ้น คือ มีราคาถูกในการสร้าง และในท้องตลาดเครื่องนี้ยังมีได้มีการผลิต มีค่าความผิดพลาดน้อย

### 5.2 ปัญหา และแนวทางแก้ไข

#### 5.2.1 ในส่วนของฮาร์ดแวร์

**ปัญหา** ในส่วนของอุปกรณ์ที่ใช้สร้างแคล้มป์มิเตอร์นั้นค่อนข้างหายาก  
**แนวทางแก้ไข** ตามหนังสือที่มีการกล่าวถึงหม้อแปลงไฟฟ้า

**ปัญหา** ข้อมูลด้านขนาดของเส้นลวดทองแดงและขนาดของแกนหายาก  
**แนวทางแก้ไข** ค้นคว้าหาข้อมูลที่ห้องสมุดของคณะ และห้องสมุดกลาง

**ปัญหา** ความไม่สะดวกในการติดตั้งแคล้มป์  
**แนวทางแก้ไข** ติดต่อฝ่ายอาคารสถานที่ ติดตั้งตอน 24.00 น. ในเวลาที่มีการใช้กระแสไฟฟ้า  
น้อยที่สุดจึงทำการตัดกระแสไฟฟ้าติดตั้งแคล้มป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่สงวนลิขสิทธิ์ในการนำข้อมูลไปใช้  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ผู้ใช้งานมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
**ปัญหา** การปรับค่าความต้านทานที่ภาคตรวจวัดค่าของกำลังไฟฟ้าที่มีค่าสูงทำให้ค่าความต้านทานขนาด 0.5 วัตต์ เสียหาย

**แนวทางแก้ไข** เปลี่ยนค่าความต้านทานให้มีขนาดกำลัง ไฟฟ้ามากขึ้นเป็น 5 วัตต์

**ปัญหา** การทดลองด้านความเป็นเชิงเส้นของแคลมป์ที่จัดสร้างนั้น ไม่มีแหล่งจ่ายที่ใช้ที่มีการใช้ค่ากระแสสูงๆ

**แนวทางแก้ไข** สร้างชุดทดลองที่สามารถใช้กระแสไฟฟ้า ได้ตั้งแต่ 0-7 แอมป์ ขึ้นเพื่อทำการทดลอง และใช้เครื่องเชื่อมไฟฟ้าเป็นตัวทดลองเสริม

**ปัญหา** ในภาควงจรชุดมัลติเพล็กซ์ค่าที่รับจากการวัด โดยแคลมป์เกิดการผิดพลาดเมื่อสัญญาณทางอินพุตและเอาต์พุตมาเปรียบเทียบทำให้เกิดการผิดพลาดในการวัด

**แนวทางแก้ไข** หาสาเหตุแล้วชดเชยการผิดพลาดให้มีที่ผิดพลาดน้อยที่สุดเท่าที่ทำได้

**ปัญหา** การทดลองโครงงานระบบตรวจวัดกำลัง ไฟฟ้าระยะ ไกลนั้นผลการทดลองการส่งรับ ข้อมูลเกิดการผิดพลาดอย่างมากตัวเลขที่แสดงผลมีการเปลี่ยนแปลง ไม่มีเสถียรภาพ

**แนวทางแก้ไข** ปรึกษาอาจารย์ที่ปรึกษาแนะนำความผิดพลาดด้านฮาร์ดแวร์ที่ออกแบบผิดทั้งวงจรและอุปกรณ์ที่ไม่ถูกหลักที่ใช้งานจริง

## 5.2.2 ในส่วนของซอฟต์แวร์

**ปัญหา** การเขียนโปรแกรมใช้งานผิดพลาดทำให้แสดงผลผิดพลาด

**แนวทางแก้ไข** ปรึกษาอาจารย์ผู้ควบคุมปริญญาโท แนะนำการเขียนให้ถูกต้อง

## 5.3 แนวทางการพัฒนา

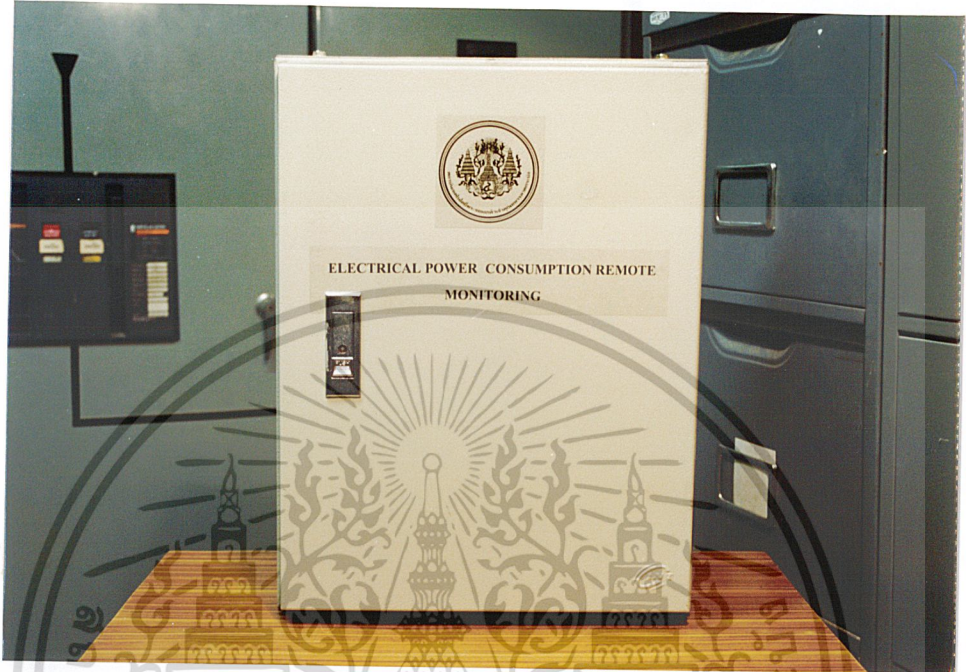
1. ในชุดภาคการตรวจวัดควรปรับปรุงให้สามารถที่จะเพิ่มจำนวนช่องสัญญาณให้มากขึ้น
2. ควรพัฒนางจรแสดงผลให้มีขนาดเล็กลง
3. พัฒนางจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลให้มีขนาดของข้อมูลมากกว่า 8 บิต
4. ควรที่จะพัฒนาการแสดงผลให้สามารถบันทึกการใช้กระแสไฟฟ้าเป็นสถิติเพื่อหาแนวทางในการลดค่าใช้จ่ายลง
5. ควรพัฒนาให้สามารถเรียกข้อมูลการใช้กระแสไฟฟ้าได้หลายจุดเช่น ทางระบบ LAN หรือระบบอินเทอร์เน็ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะตู้ต้นแบบภาคส่ง

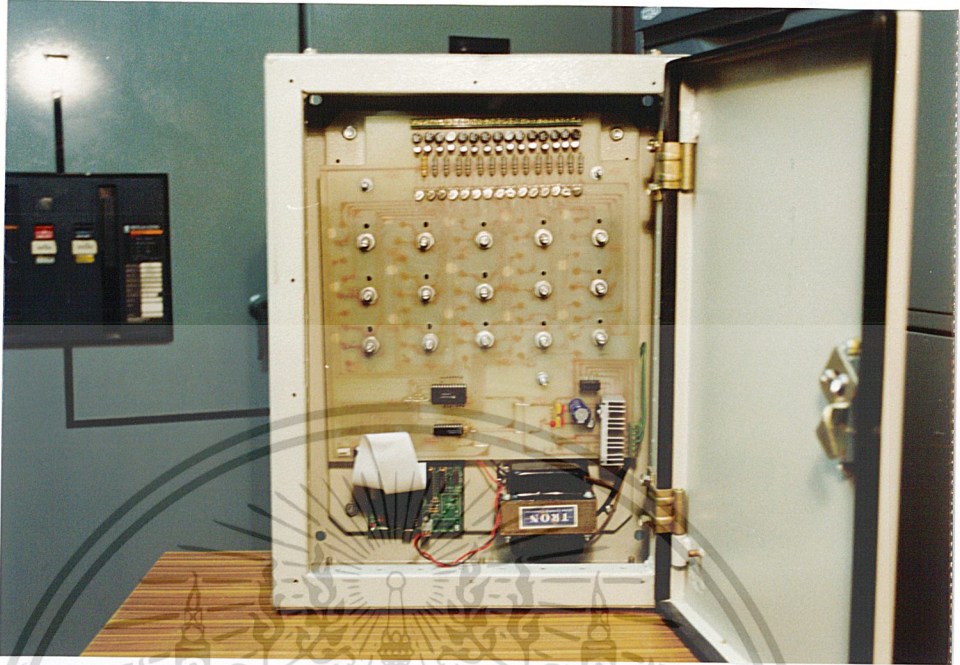


รูปที่ ก.1 ภายนอกของตู้ต้นแบบภาคส่ง

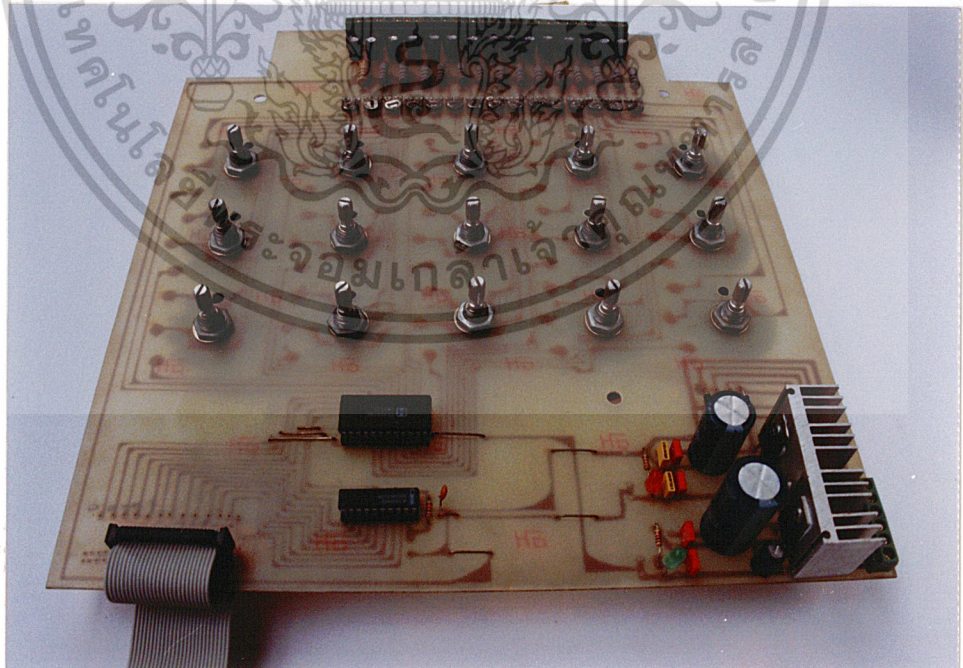


รูปที่ ก.2 หน้าปิดภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงแก้ไขเอกสารหรือแจ้งเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

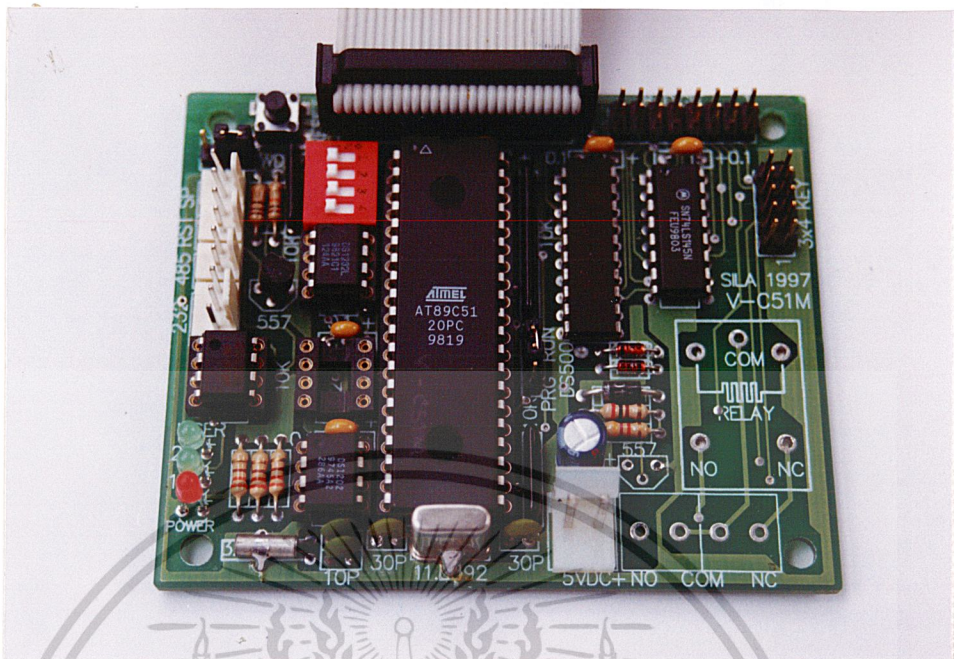


รูปที่ ก.3 การวางอุปกรณ์ภายใน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปะเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ ก.4 แผงวงจรภาคการปรับแต่ง



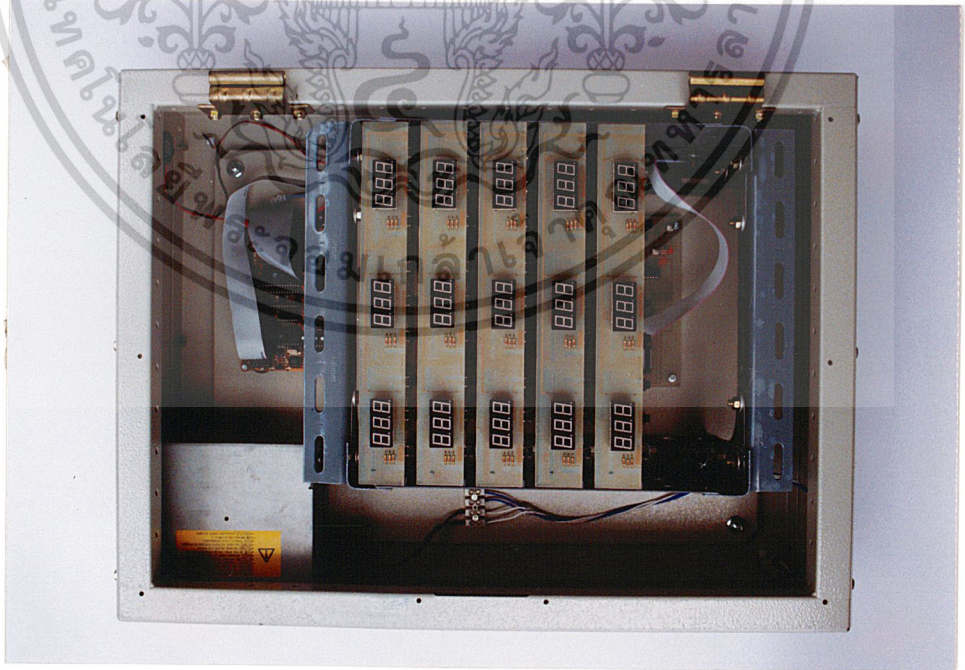
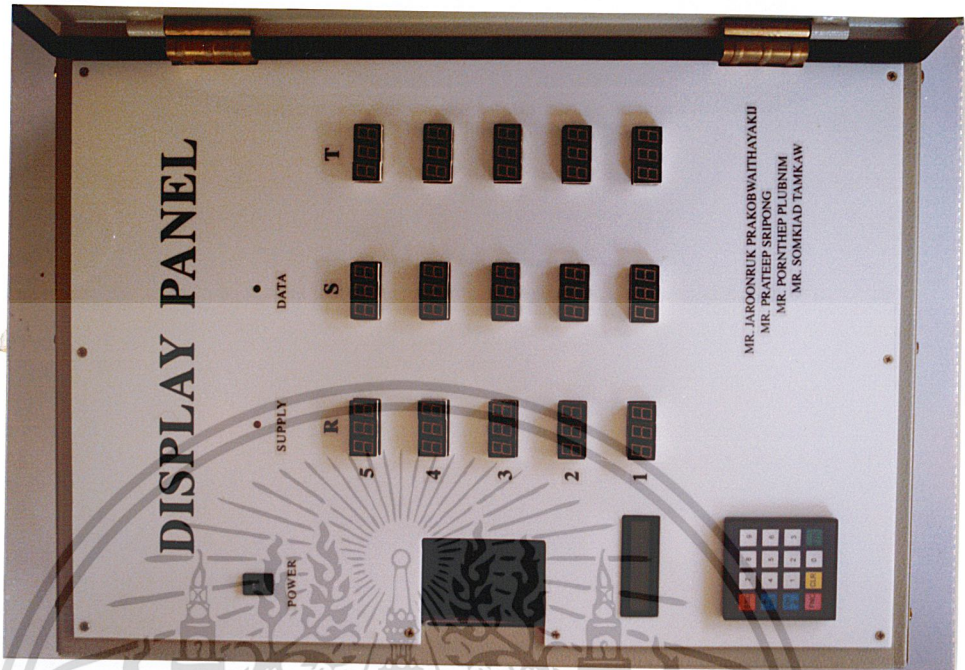
รูปที่ ก.5 แผงวงจรบอร์ดไมโครคอนโทรลเลอร์ MCS-51

ลักษณะตู้ต้นแบบภาครับ



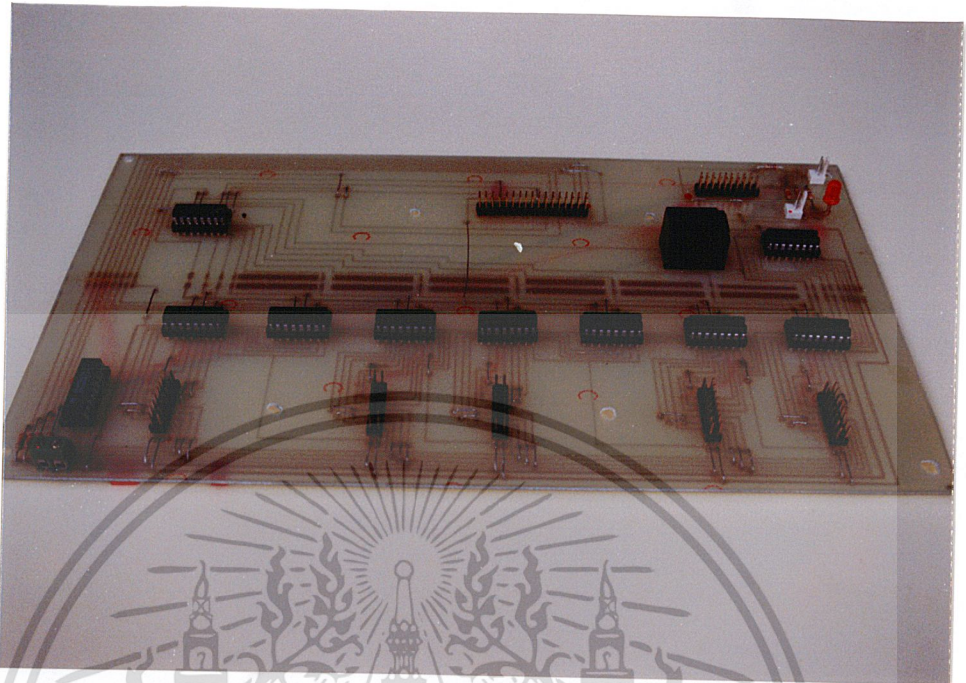
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและข้อมูลใดๆ ของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ ก.6 ภายนอกตู้ต้นแบบภาครับ

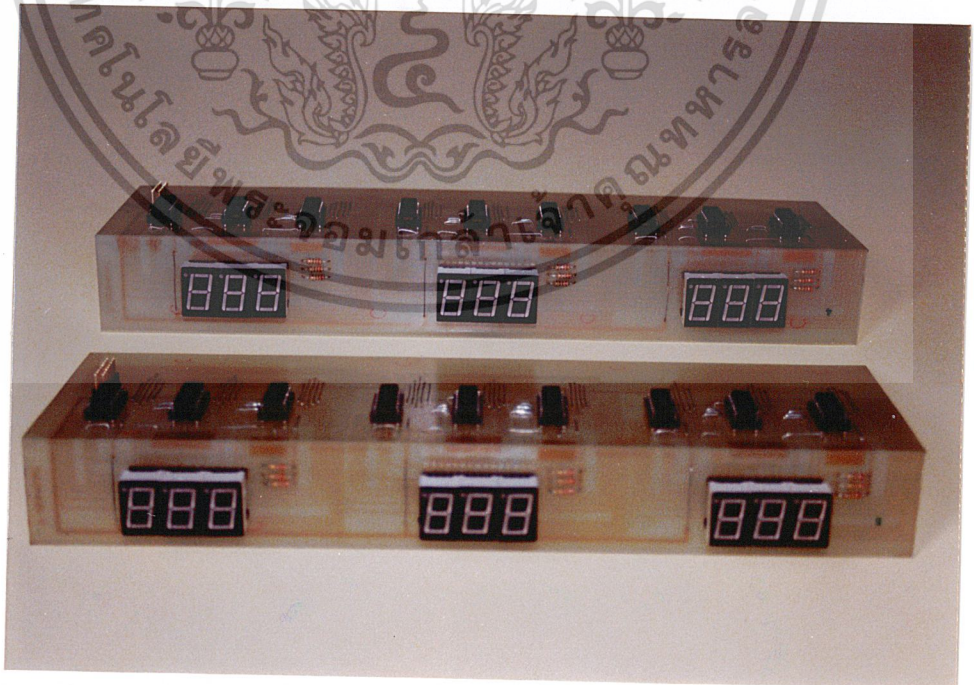


รูปที่ ก.7 หน้าปัดภายในตู้ต้นแบบภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ที่ ก.8 การวางอุปกรณ์ภายใน อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

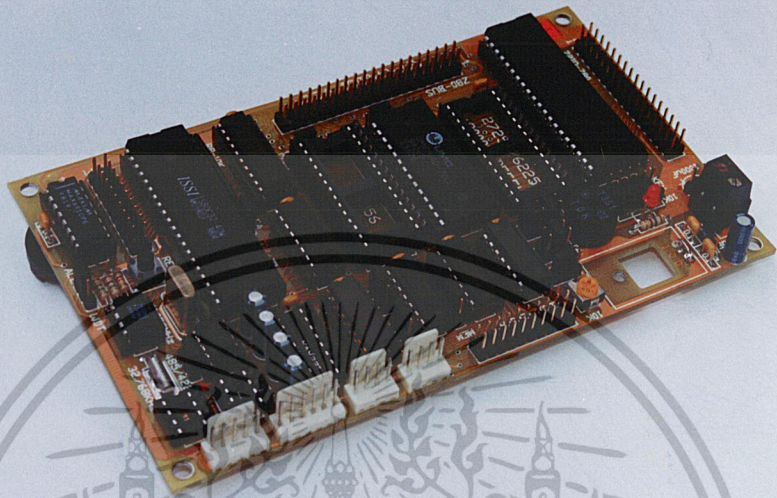


รูปที่ ก.9 แผงวงจรภาคถอดรหัส

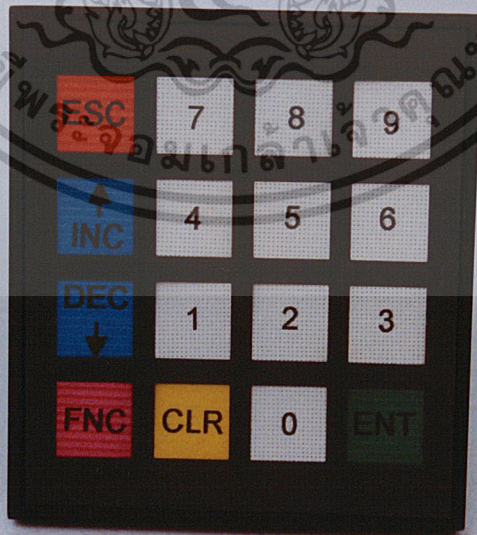


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่เอกสารนี้ไปยังผู้อื่นโดยไม่ได้รับอนุญาตจากคณะผู้จัดทำเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ ก.10 แผงวงจรภาคแสดงผล 7 ส่วน

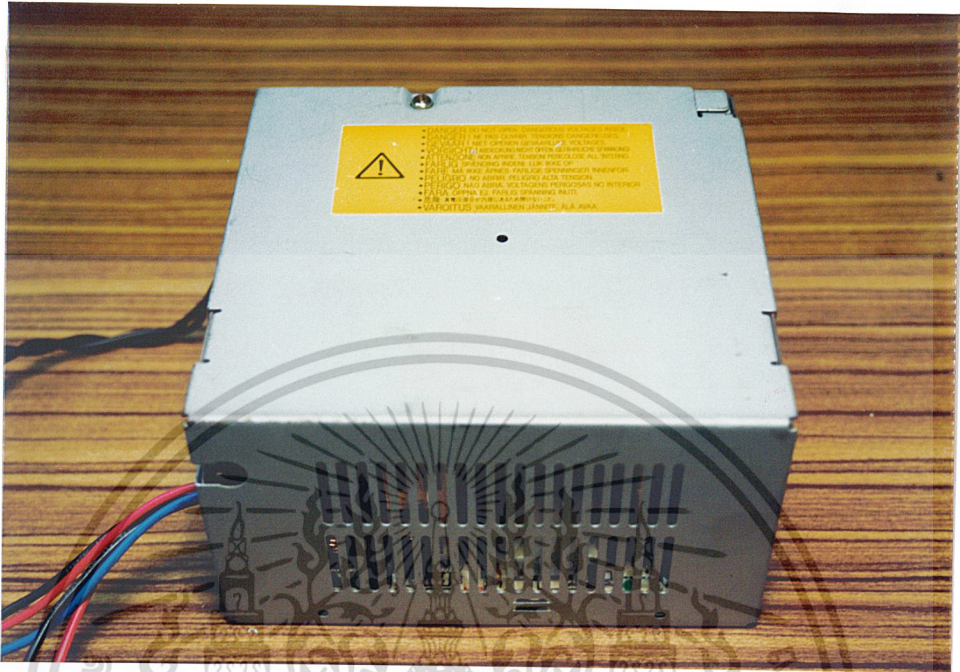


รูปที่ ก.11 แผงวงจรบอร์ดไมโครคอนโทรลเลอร์ MCS-51



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงหรือเปลี่ยนแปลงเนื้อหาของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ ก.12 อุปกรณ์แป้นพิมพ์

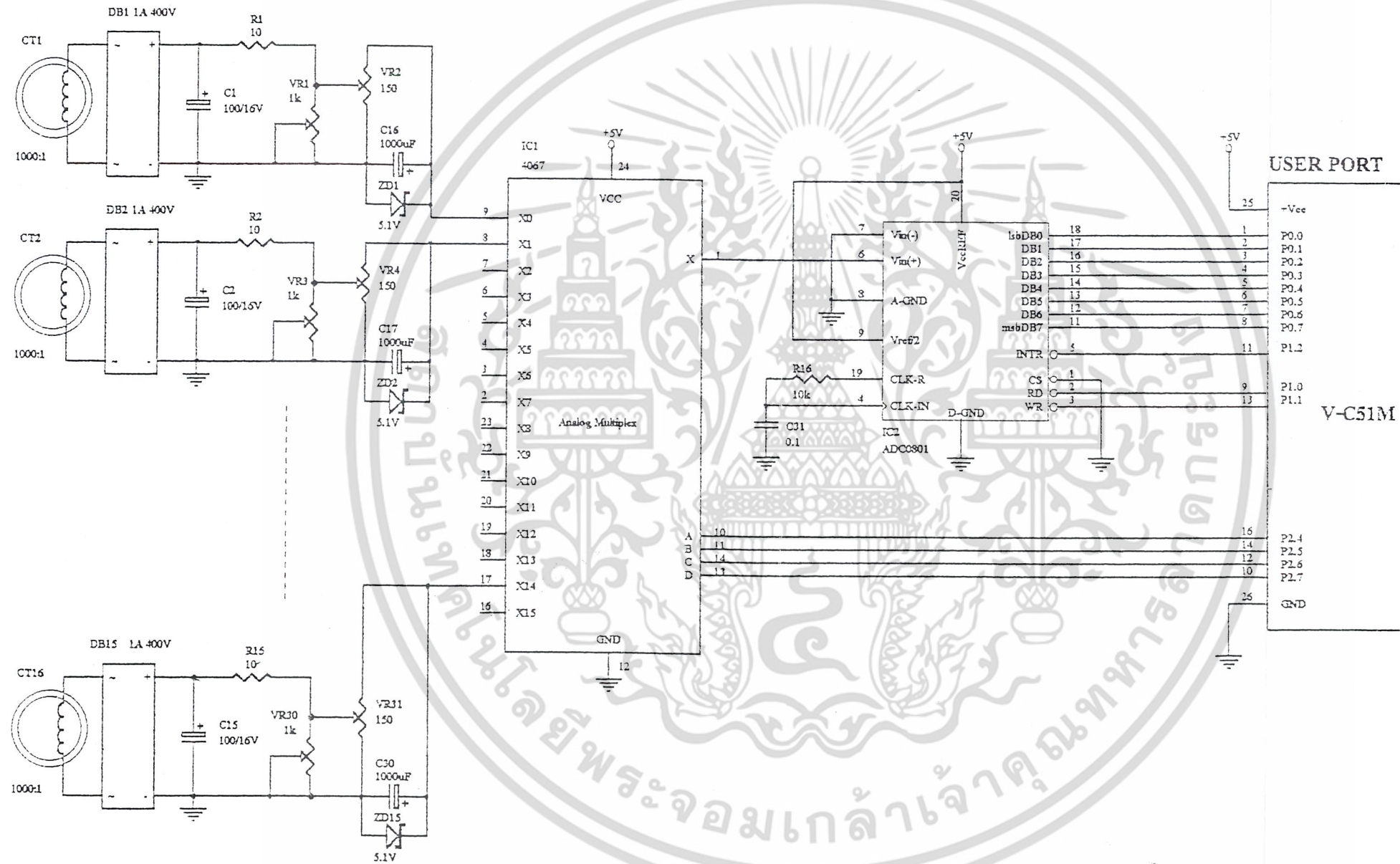


รูปที่ ก.13 กล่องวงจรเรียงกระแสแบบสวิตซ์ซิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



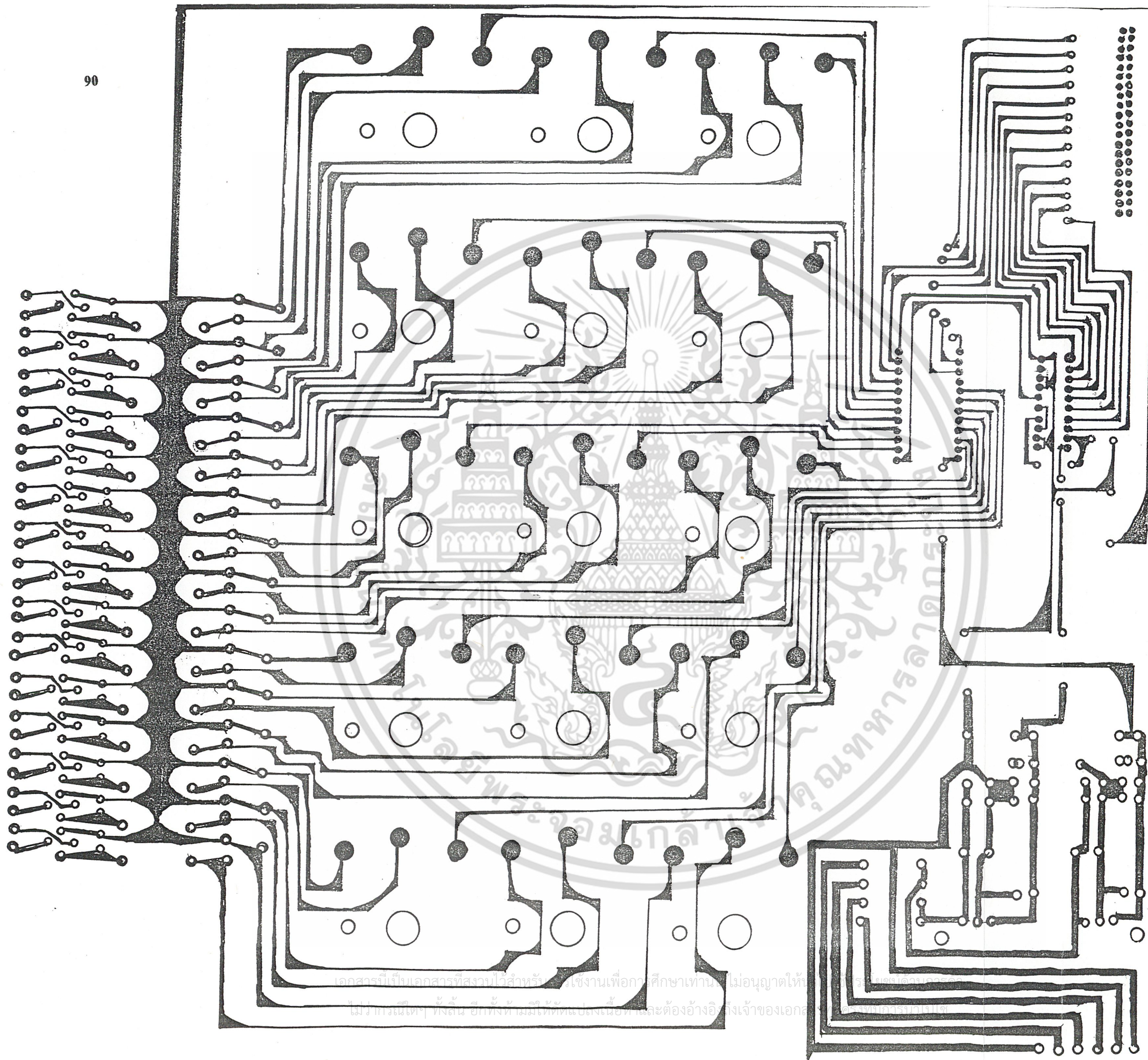
รูปที่ ข.1 วงจรภาคตรวจวัดกระแสไฟฟ้า

Multiplex & A/D Converter

MB-1

1.0

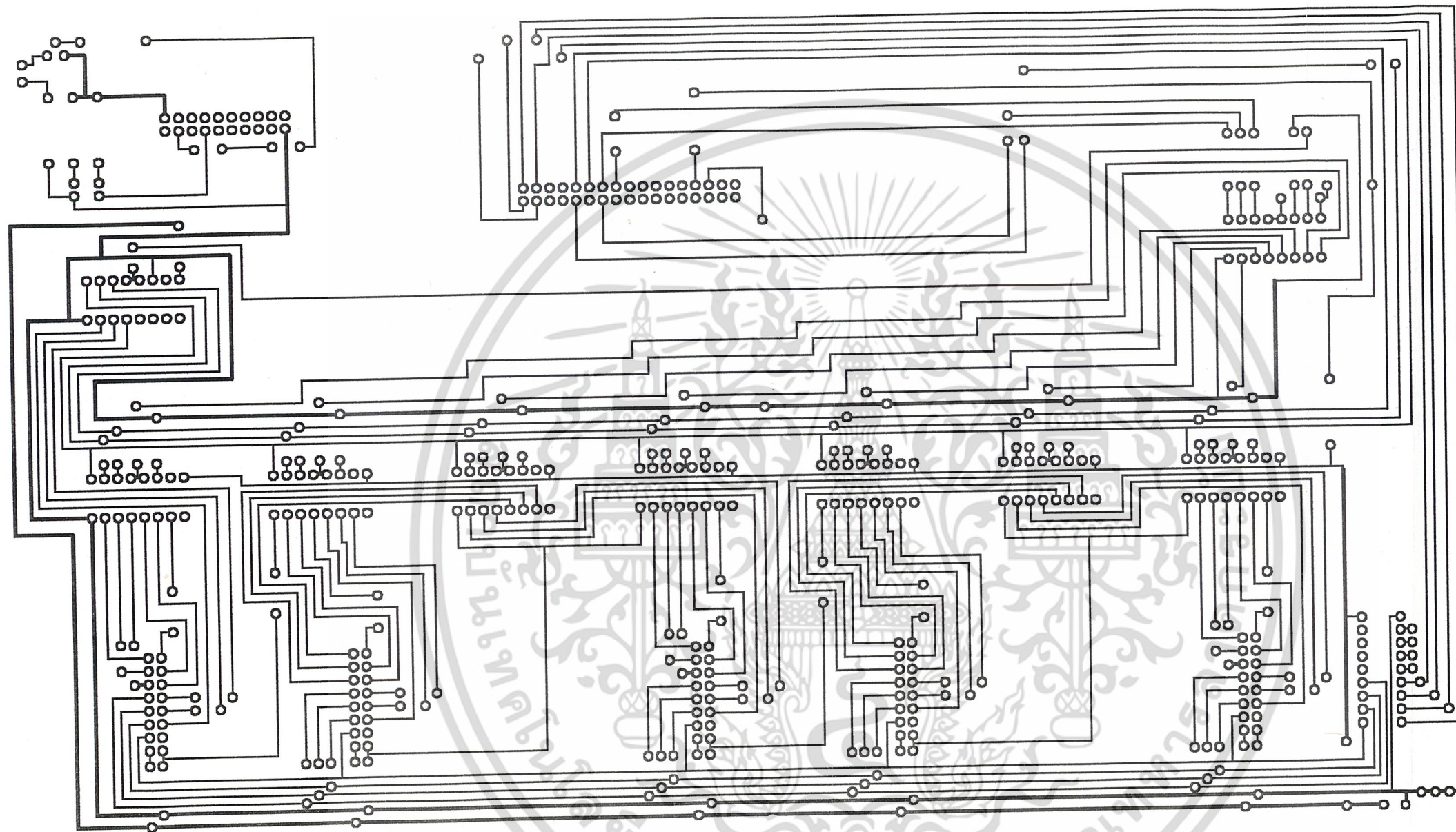
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ๒. 2 ภาพวงจรภาคตรวจวัดกระแสไฟฟ้า

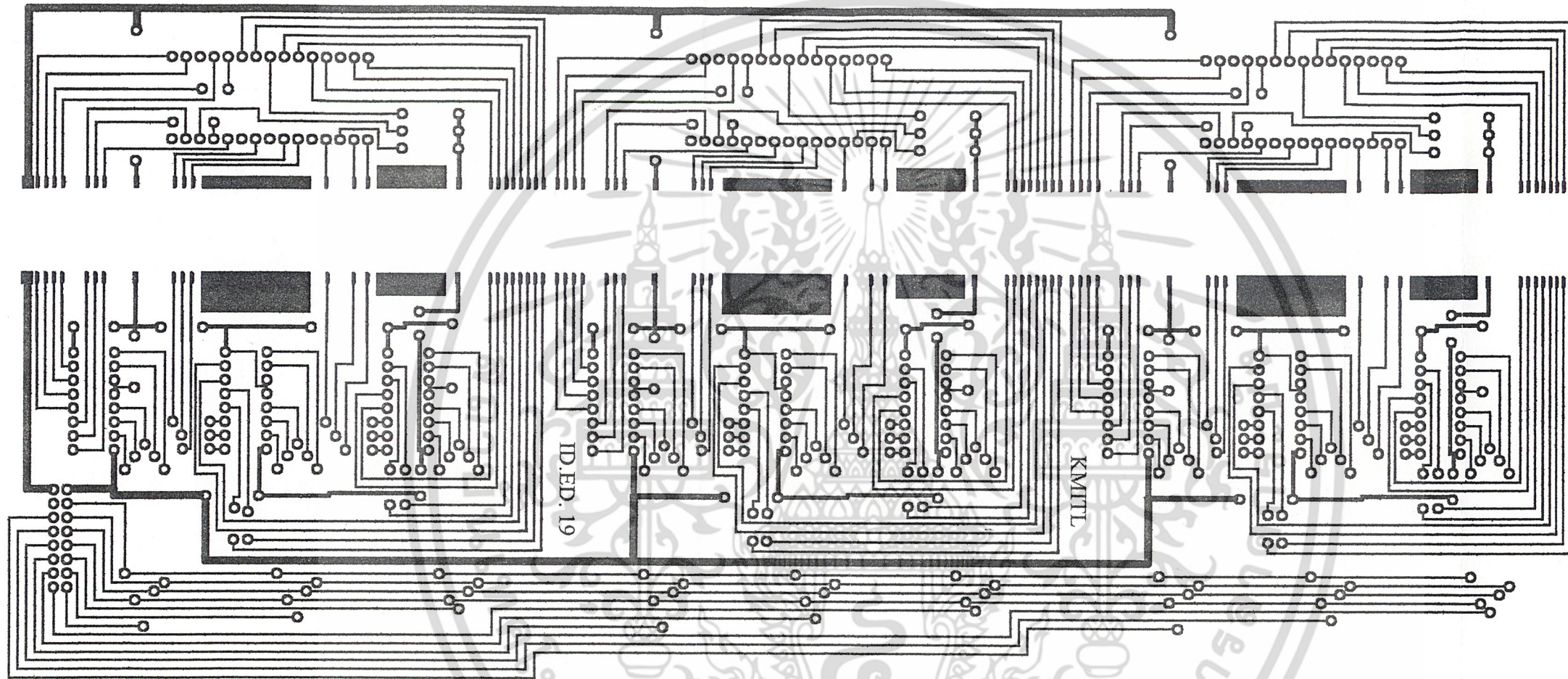
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ...  
ไม่มีการตีพิมพ์...  
สงวนลิขสิทธิ์...  
สงวนสิทธิ์ใน...  
สงวนสิทธิ์ใน...  
สงวนสิทธิ์ใน...





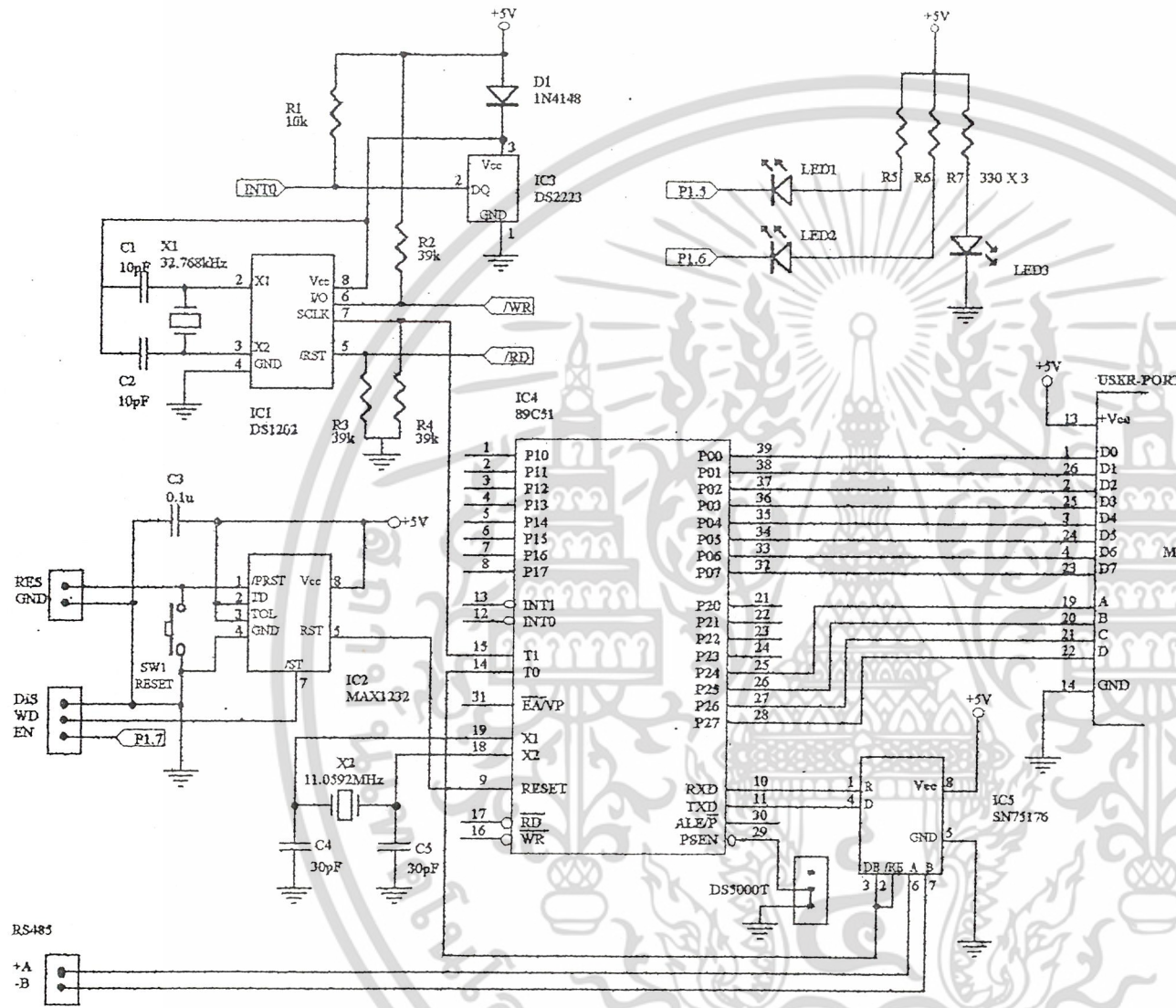
รูปที่ ข.4 ลายวงจรภาคแสดงผลส่วนภาคถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.5 ลายวงจรภาคแสดงผลส่วนภาคแสดงผลแบบเจ็ดส่วน

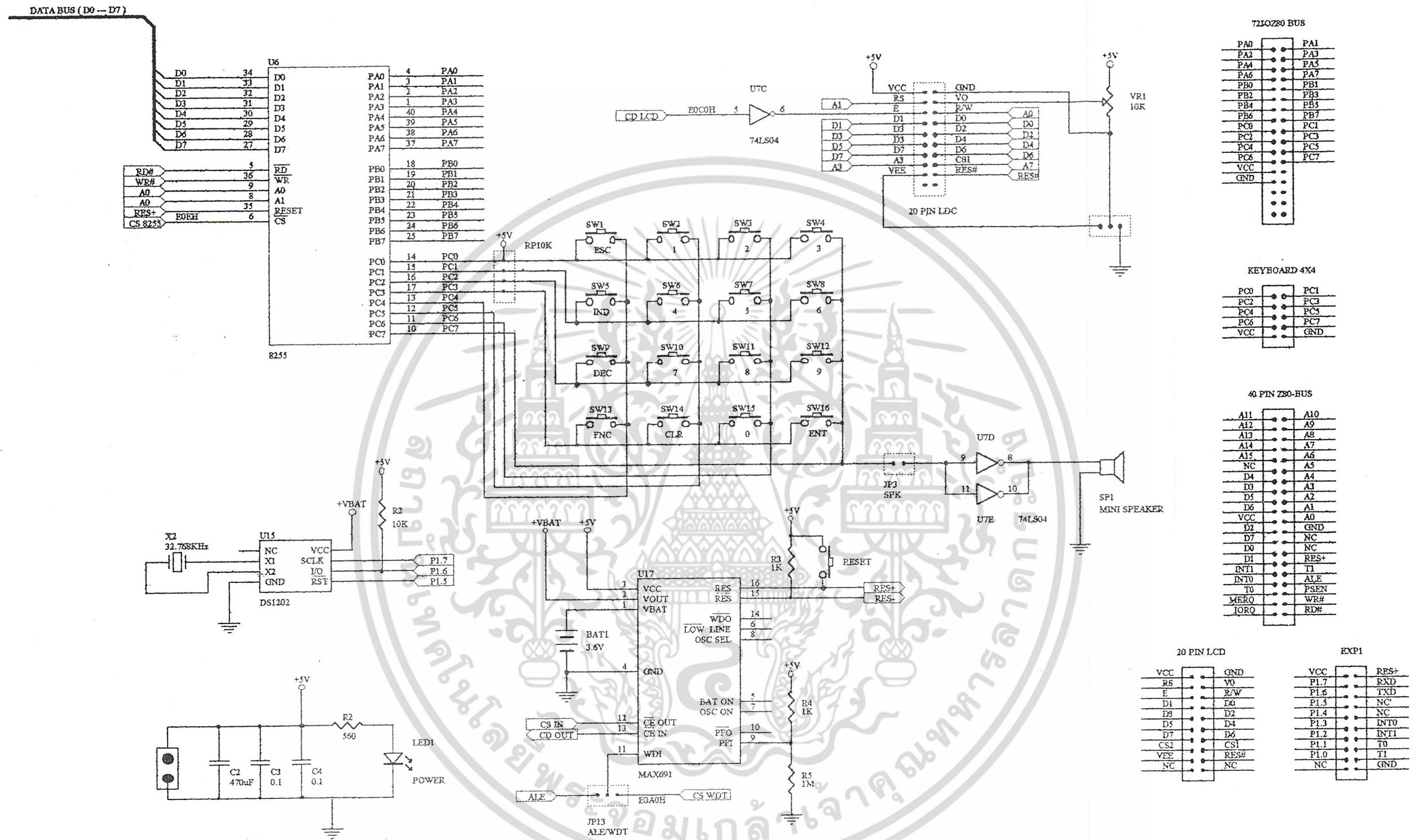
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข 6 วงจรไมโครคอนโทรลเลอร์ (MCS-51) ภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



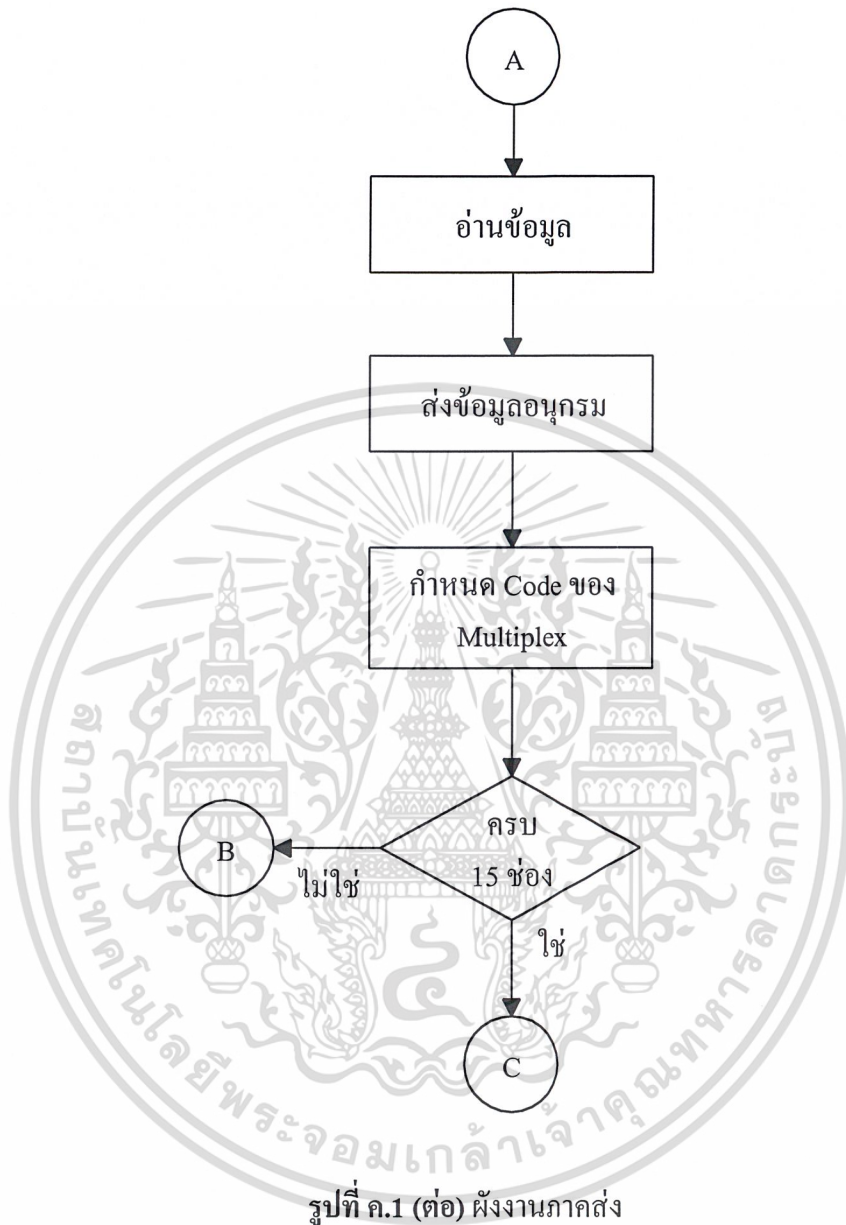


รูปที่ ข.8 วงจรภาคควบคุม และเป็นพิมพ์

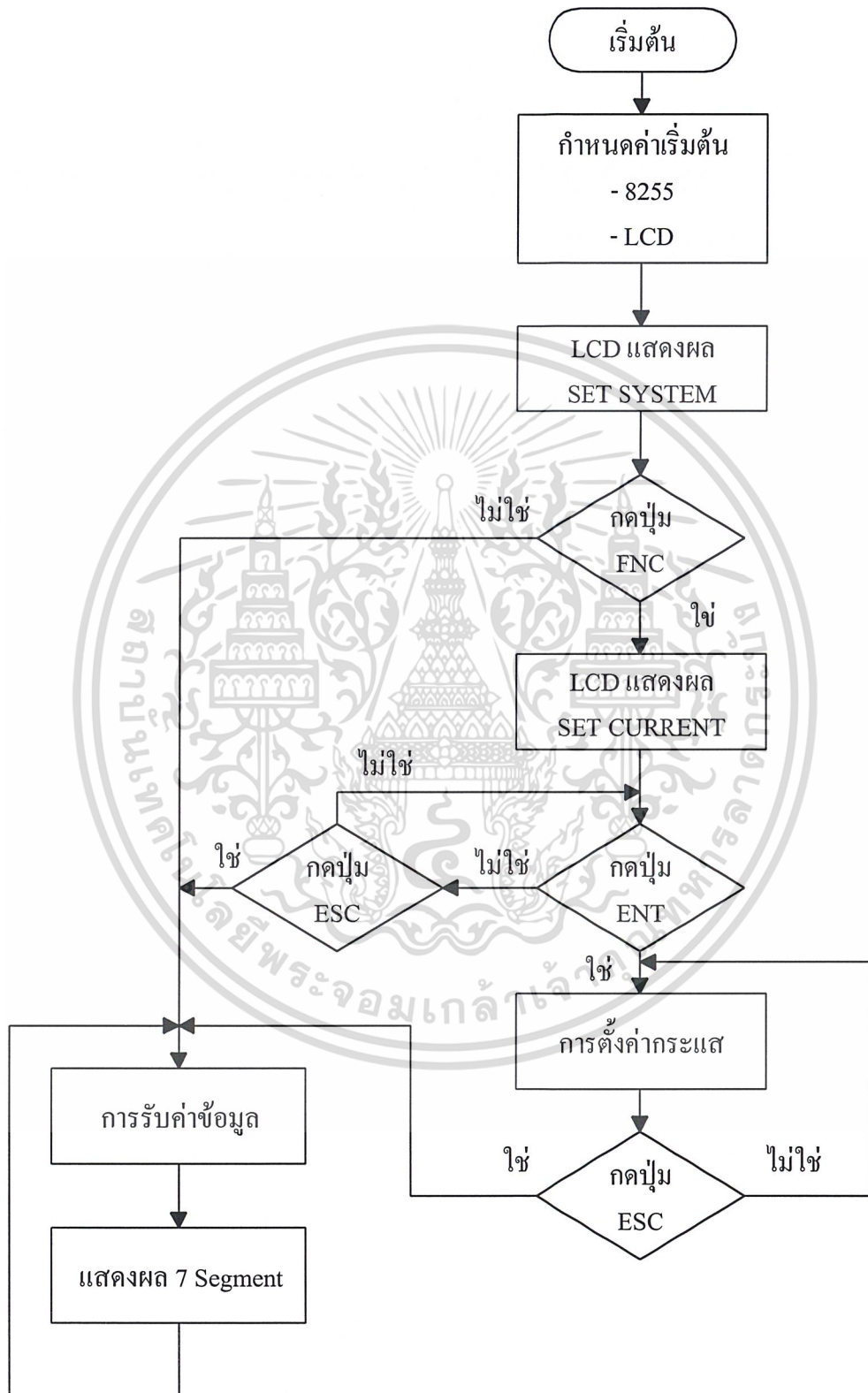
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



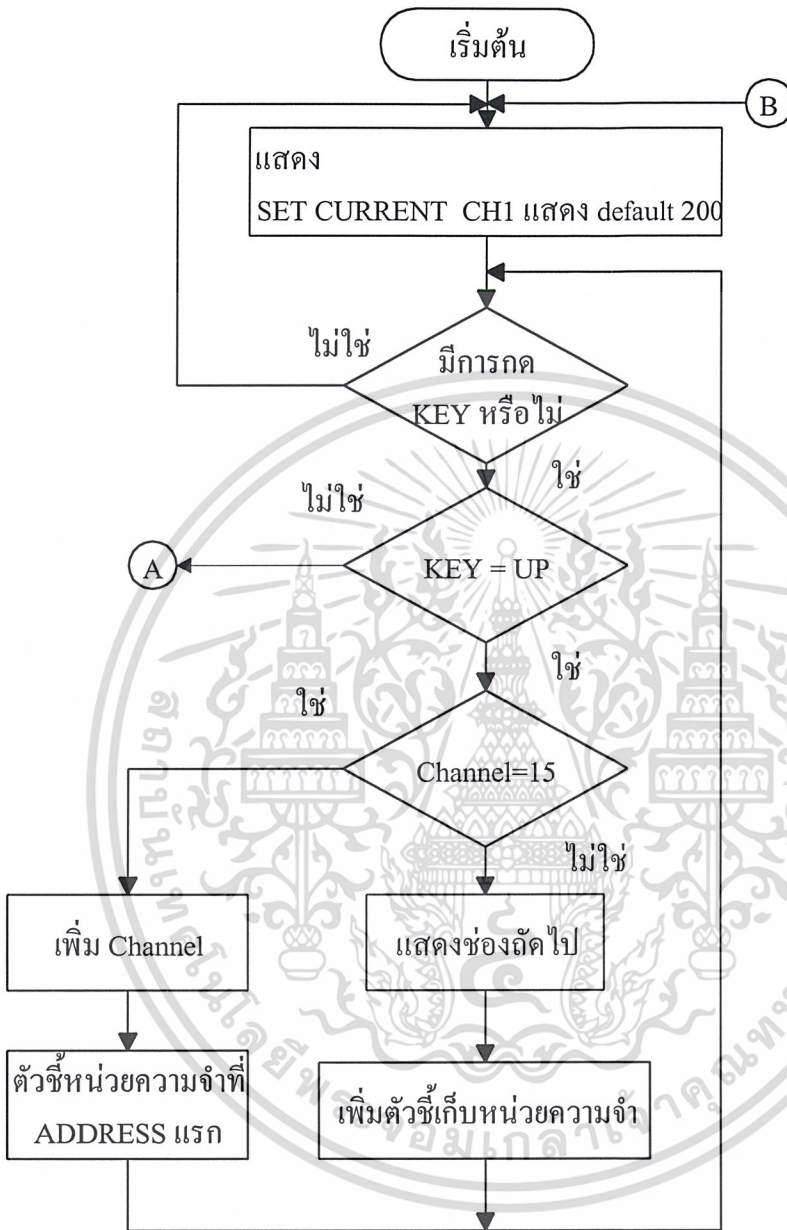
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

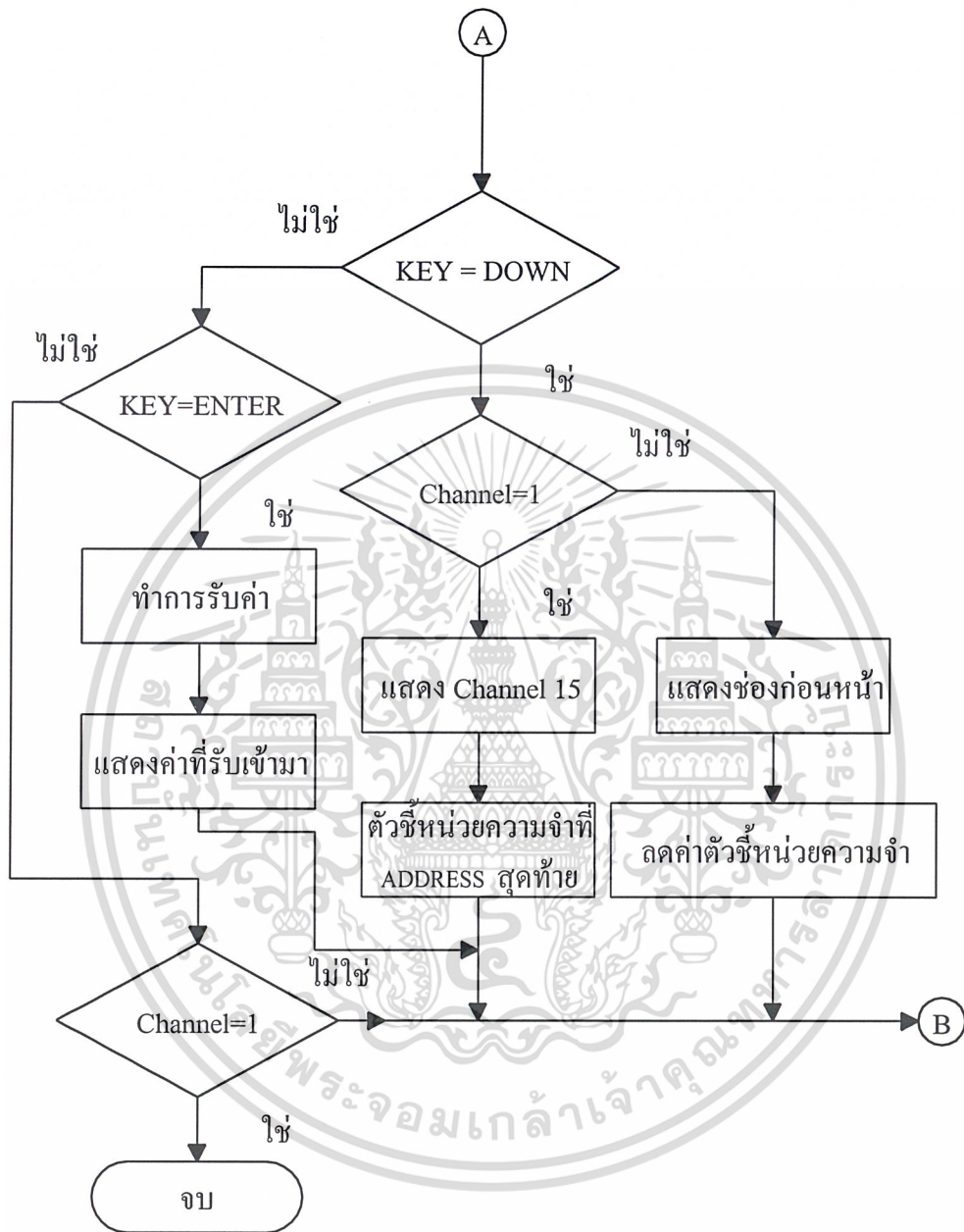


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้าม **รูปที่ ค.2** ผังการทำงานหลังจากเปิดเครื่องแสดงผล การทุกครั้งที่มีการนำไปใช้



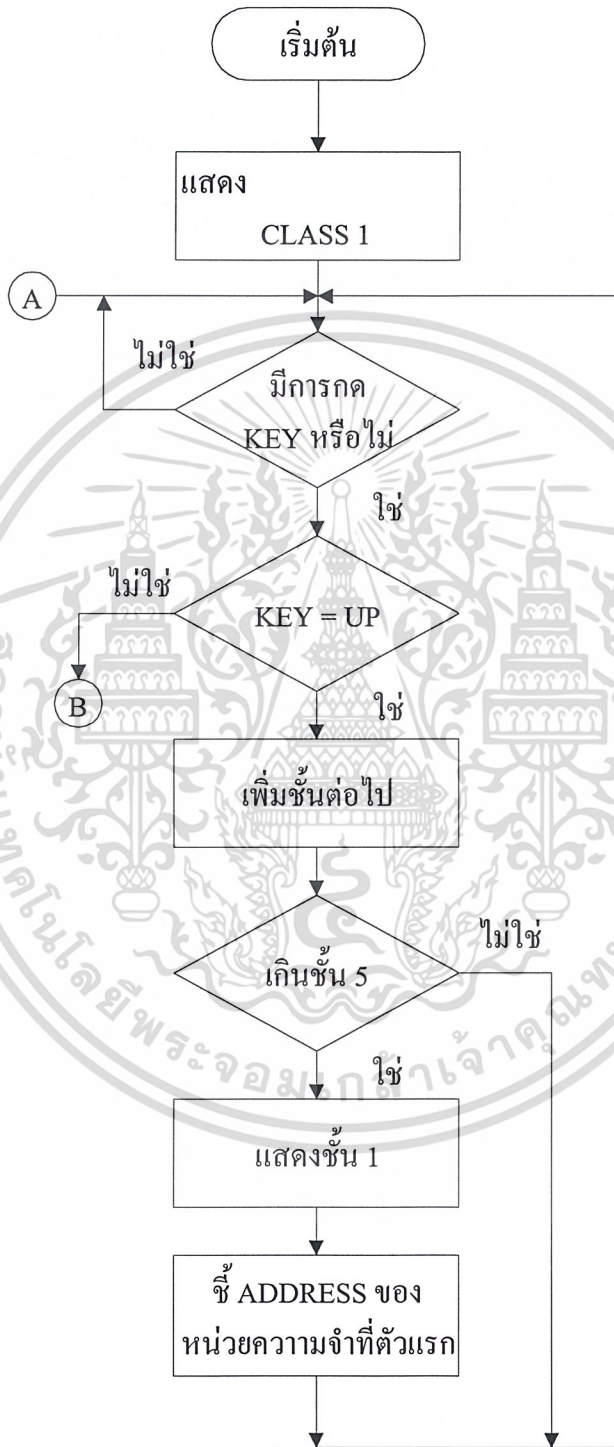
รูปที่ ๓.3 ผังการทำงานการตั้งค่ากระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



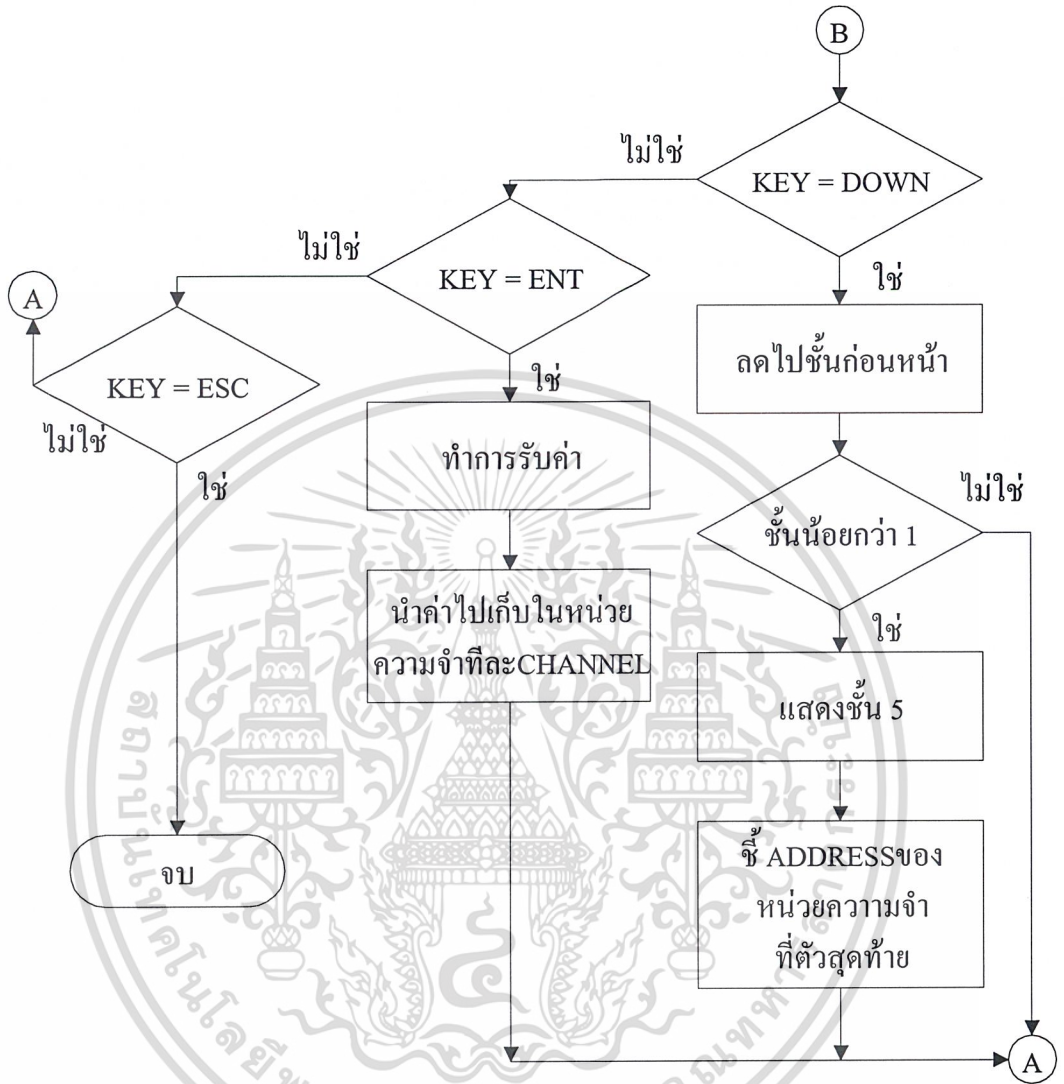
รูปที่ ค.3 (ต่อ) ฟังก์ชันการทำงานการตั้งกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



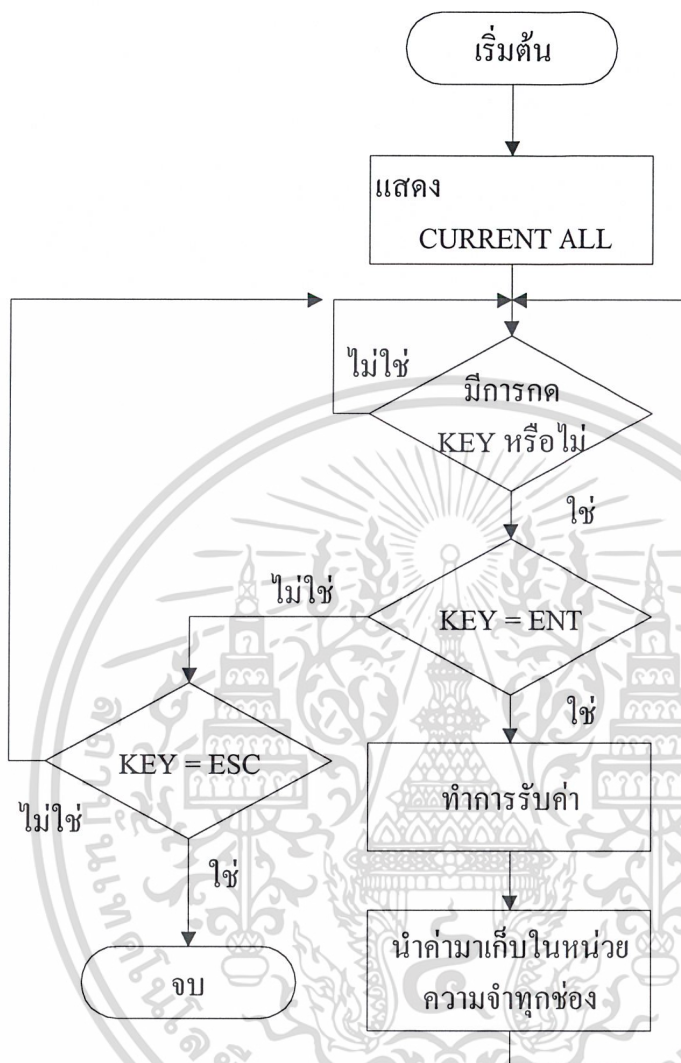
รูปที่ ค.4 ผังการทำงานการตั้งค่ากระแสที่ละชั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



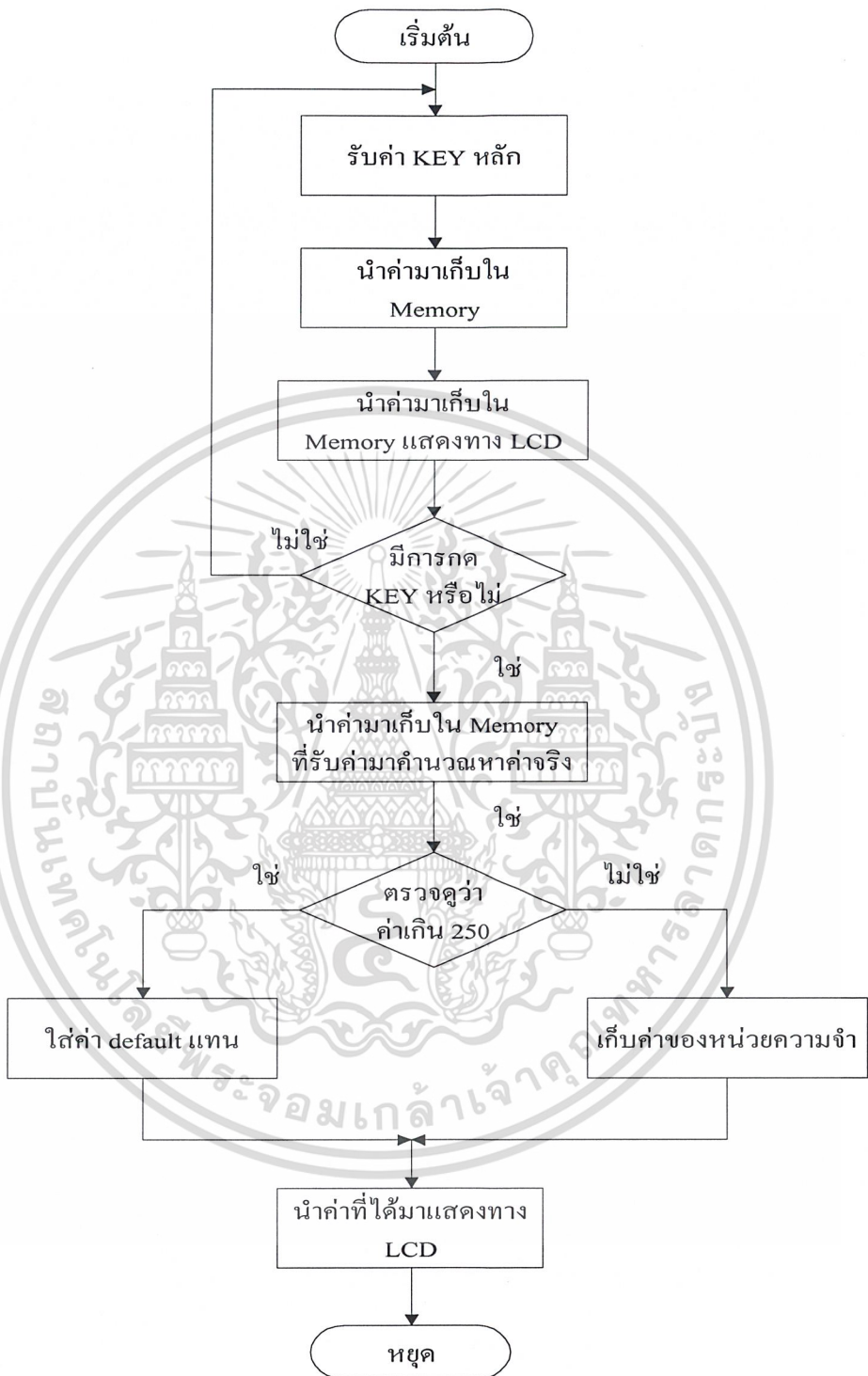
รูปที่ ค.4 (ต่อ) ผังการทำงานการตั้งค่ากระแสที่แต่ละชั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



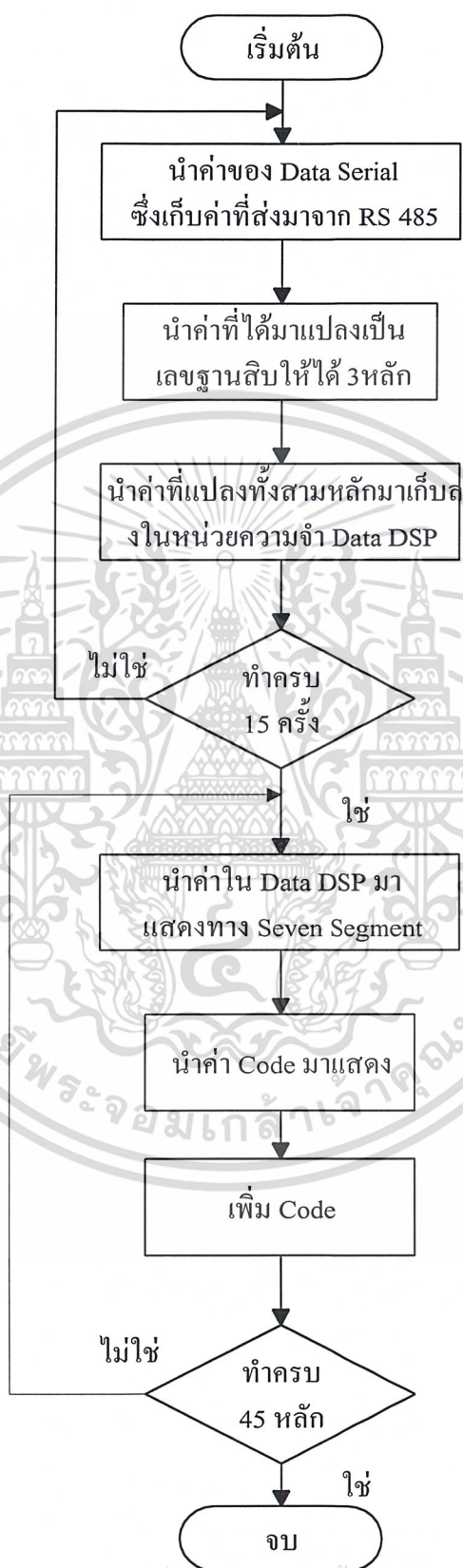
รูปที่ ค.5 ผังการทำงานการตั้งค่ากระแสน้ำทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค.6 ผังการทำงานส่วนการแสดงผลคลิกเหลว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้คัดลอกเนื้อหาและอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
รูปที่ ค.7 ผังการทำงานการนำค่าออกทางภาคแสดงผล 7 ส่วน

## โปรแกรมภาคส่ง

### ระบบตรวจวัดกำลังงานไฟฟ้าระยะไกล

\*\*\*\*\*

```

;PROGRAM    SEND CURRENT
;HARDWARE   V-C51M
;USED PORT
;          PO    = DATA FORM ADC
;          P1.0-P1.2 = CONTROL ADC
;          P1.5   = LED DATA
;          P2.4-P2.7 = CHANNEL MUX
;*****
PORTA      EQU 0E0E0H
PORTB      EQU 0E0E1H
PORTC      EQU 0E0E2H
PORTCON    EQU 0E0E3H
DATADELAY  EQU 30H
CODEMUL    EQU 31H
DATAMUL    EQU 40H
FIRST      EQU 1FH
VALADD     EQU 0

ORG 0000H

LJMP MAIN

```

INITIAL:

SETB P1.0     ;RD

SETB P1.1     ;WR

RET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานและการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DELAYBOOT:

PUSH 00H

PUSH 01H

MOV R0,#00H

NEWBOOT: MOV R1,#00H

DJNZ R1,\$

DJNZ R0,NEWBOOT

POP 01H

POP 00H

RET

DELAYLED: ;DELAY 20 ms IF R0 = 07

PUSH 00H ;LOCAL R0,R1

PUSH 01H

MOV R0,#02H

LDELAY: MOV R1,#00H

DJNZ R1,\$

DJNZ R0,LDELAY

POP 01H

POP 00H

RET

SETTIME:

MOV TMOD,#00100001B

MOV TH1,#0FDH

MOV SCON,#0D0H

ANL PCON,#01111111B

SETB EA

SETB ES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR ET1
CLR ET0
SETB TR1
CLR TI
CLR FIRST
SETB REN
RET

```

```

TXDATA: ;I/P =R4

```

```

PUSH ACC

```

```

CLR ES

```

```

CLR EA

```

```

CLR REN

```

```

SETB P3.4

```

```

SETB TB8

```

```

JB TI,$

```

```

MOV A,R4

```

```

MOV SBUF,A

```

```

JNB TI,$

```

```

CLR TI

```

```

POP ACC

```

```

RET

```

```

MAIN:

```

```

MOV SP,#60H

```

```

LCALL DELAYBOOT

```

```

LCALL INTIAL

```

```

LCALL SETTIME

```

```

CLR P1.5

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV DATADELAY,#01H
MOV P0,#0FFH
LPRD: MOV R4,#255
LCALL TXDATA
SETB P1.5
MOV R2,#0FH
MOV CODEMUL,#00H
CLR TI
NEWRD: MOV A,CODEMUL
MOV P2,A ;SELECT CH
CLR P1.1 ;WR ACTIVE
SETB P1.1 ;WR
JB P1.2,$ ;INTR FINISH CONVERT
CLR P1.0 ;RD ACTIVE
MOV A,P0
SETB P1.0
MOV DATAMUL,A
MOV R4,DATAMUL
LCALL TXDATA
MOV A,CODEMUL
SWAP A
INC A
SWAP A
MOV CODEMUL,A
DJNZ R2,NEWRD
CLR P1.5
LCALL DELAYLED
SJMP LPRD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 END  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมภาคแสดงผลและการตั้งค่ากระแส ระบบตรวจวัดกำลังงานไฟฟ้าระยะไกล

\*\*\*\*\*

```

PORTA EQU 0E0E0H
PORTB EQU 0E0E1H
PORTC EQU 0E0E2H
PORTCON EQU 0E0E3H
WR_INSLCD EQU 0E0C0H ; Instruction Port of LCD
RD_INSLCD EQU 0E0C1H ; Read Busy Port LCD
WR_DATLCD EQU 0E0C2H ; Write Character LCD
RD_DATLCD EQU 0E0C3H ; Read DDRAM From LCD
CODEDSP EQU 60H
DATABUFF EQU 61H
CODEKEY EQU 40H ;CODE SCAN
VALKEY EQU 41H ;CODE OF KEY
SHOWNUM EQU 42H ;NUMBER TO SHOW
BUFFREG EQU 43H
DATACAL EQU 50H
BUFFKEY1 EQU 70H
BUFFKEY2 EQU 75H
NUMCHAN EQU 79H
DEFAULT EQU 7BH
NUMCOUNT EQU 44H
VALRD EQU 45H
TIMESGET EQU 30H
BACKUP EQU 0005H
DATADSP EQU 1050H
DATASERIAL EQU 1090H

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งผู้พิมพ์และเผยแพร่เอกสารจะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

BUFFKEY EQU 0050H ;BUFFER OF VALKEY,SHOWNUM
DATACHAN EQU 1000H ;KEEP VAL OF CHANEL
DATARD EQU 1022H ;KEEP VAL OF READ DELAY
BITERROR EQU 20H
BITER1 EQU 21H
BITBUFF EQU 22H
BITBUFF1 EQU 25H
BITTIME EQU 1FH
ENDTEST EQU 1EH ;DETECT RECEIVE 3 TIMES
NUMTEST EQU 1DH ;DETECT COMMAND KEY
ESCTEST EQU 1CH ;DETECT KEY ESC
DONUM EQU 1BH
CLRTEST EQU 1AH
DOTEST EQU 19H
RECFIN EQU 18H
KEYTEST EQU 21H
PASSFUN EQU 20H
ZERO EQU 22H
NUMERROR EQU 23H
DELAYSET EQU 24H
NUMDEFAULT EQU 200
SPDEFAULT EQU 0
RDDEFAULT EQU 0

```

```
ORG 0000H
```

```
LJMP MAIN
```

```
ORG 000BH
```

```
LCALL TIME
```

```
RETI
```

```
ORG 001BH
```

```
LCALL SYSTEM
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการทำงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังขอแจ้งด้วยว่าเอกสารนี้ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RETI
ORG 0023H
LCALL GETDATA
RETI

```

; ABOUT OF SHOW 7SEG AND RS485

TIME:

```

PUSH ACC
PUSH 00H
PUSH 01H
PUSH 03H
PUSH 04H
PUSH 05H
CLR TR0
MOV R3,#00H
MOV R4,#00H
MOV R2,NUMCOUNT
INC R2
MOV NUMCOUNT,R2
CLR P1.2
MOV R2,NUMCOUNT
CJNE R2,#4,STIME
CLR BITTIME
SJMP STIME
STIME: MOV R0,#BITERROR
MOV BITBUFF,@R0
NTIME1: MOV A,BITBUFF
JNB ACC.0,NTIME
SETB P1.0
JB BITTIME,NTIME3

```

```

MOV R1,#DATABUFF
MOV R5,#03H
LPUTVAL: MOV @R1,#0FH
INC R1
DJNZ R5,LPUTVAL
LCALL SHOWOUT
SJMP NTIME3

NTIME: INC R4
NTIME3: MOV A,BITBUFF
RR A
MOV BITBUFF,A
INC R3
CJNE R3,#0FH,NTIME2
SJMP ETIME
NTIME2: CJNE R3,#08H,NTIME1
MOV R0,#BITER1
MOV BITBUFF,@R0
SJMP NTIME1
ETIME: CJNE R4,#0FH,ETIME1
CLR P1.0
ETIME1: MOV TH0,#00H
MOV TL0,#00H
SETB TR0
POP 05H
POP 04H
POP 03H
POP 01H
POP 00H
POP ACC
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SYSTEM:

```

CLR TR1
MOV R7,NUMCOUNT
INC R7
MOV NUMCOUNT,R7
MOV TH1,#00H
MOV TL1,#00H
SETB TR1
RET

```

```

GETDATA: ;R6=DATA OF SERIAL
PUSH ACC
JNB RI,ENDGET ;R2=DATA OF DATACHAN
SETB P1.2
MOV PSW,#00010000B
MOV A,SBUF ;R3=POINTER OF DATA
MOV R6,A
LCALL MOVDATARD
CJNE R6,#255,PGETDATA
MOV DPTR,#DATACHAN
MOV R0,#BITERROR
MOV R3,#00H
MOV BITBUFF1,#00H
MOV R4,DPL
MOV R5,#TIMESGET
SETB DOTEST
SJMP EGETDATA

```

PGETDATA: MOV DPL,R4

MOVX A,@DPTR

MOV R2,A

CJNE R2,#00H,DGETDATA

```

S JMP CLEARERROR
DGETDATA: MOV A,R6
          INC R2
          CLR C
          SUBB A,R2
          JC CLEARERROR
          MOV A,R5
          MOV R1,A
          MOV A,@R1
          CJNE A,#0FH,INCR5
          S JMP SETERROR
INCR5: INC A
          MOV @R1,A
          CLR C
          SUBB A,VALRD
          JC NEXTCHAN
          MOV @R1,#0FH
SETERROR: MOV A,BITBUFF1
          SETB ACC.0
          MOV BITBUFF1,A
          S JMP SGETDATA
CLEARERROR: MOV A,BITBUFF1
            CLR ACC.0
            MOV BITBUFF1,A
            MOV A,R5
            MOV R1,A
            MOV @R1,#0FFH
SGETDATA: LCALL SAVEDATA
NEXTCHAN: MOV A,BITBUFF1
          RR A
          MOV BITBUFF1,A

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังขอสงวนสิทธิ์ในเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC R3
INC R5
INC DPTR
MOV R4,DPL
CJNE R3,#08H,E1GETDATA
MOV @R0,BITBUFF1
INC R0

```

```
E1GETDATA: CJNE R3,#0FH,EGETDATA
```

```

MOV A,BITBUFF1
RR A
MOV @R0,A
SETB RECFIN
EGETDATA: CLR RI
MOV PSW,#00H
ENDGET: POP ACC
RET

```

```
SAVEDATA:
```

```

PUSH DPH ;I/P= R6(DATA OF SERIAL)
PUSH DPL ;I/P= R3(POINTER OF MEM)
MOV DPTR,#DATASERIAL
MOV A,DPL
ADD A,R3
MOV DPL,A
MOV A,R6
MOVX @DPTR,A
POP DPL
POP DPH
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังช่วยให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV DATARD:
```

```

PUSH DPH
PUSH DPL
PUSH ACC
MOV DPTR,#DATARD
MOVX A,@DPTR
MOV VALRD,A
POP ACC
POP DPL
POP DPH
RET

```

```

BICONV:          ;I/P= ACC
MOV R2,#0FFH    ;O/P= R2,R6,R7
MOV R6,#0FFH
D100: INC R2
CLR C
SUBB A,#100
JNC D100
ADD A,#100
D10: INC R6
CLR C
SUBB A,#10
JNC D10
ADD A,#10
MOV R7,A
RET

```

```

DATABASE:          ;OPEN CODE

```

```

PUSH ACC

```

```

MOV A,R0          ;I/P= R0,DPTR O/P= R1

```

```

MOVC A,@A+DPTR ;GLABAL A
MOV R1,A
POP ACC
RET

```

```
SHOWOUT: ;I=R3(CODESCAN),DATABUFF(ADDR DATA)
```

```

PUSH DPL
PUSH DPH
PUSH ACC
PUSH 04H
PUSH 05H
PUSH 06H
PUSH 01H
PUSH 00H
MOV R4,#03H
MOV BUFFREG,R3
MOV R0,BUFFREG
MOV DPTR,#TABCODE
LCALL DATABASE
MOV CODEDSP,R1
MOV R1,#DATABUFF

```

```
LSHOWOUT: LCALL CLR
```

```

MOV A,@R1
CPL A
MOV DPTR,#PORTA
MOVX @DPTR,A
MOV A,CODEDSP
MOV DPTR,#PORTB
MOVX @DPTR,A
MOV R5,CODEDSP
INC R5

```

```

MOV CODEDSP,R5
INC R1
DJNZ R4,LSHOWOUT
POP 00H
POP 01H
POP 06H
POP 05H
POP 04H
POP ACC
POP DPH
POP DPL
RET

```

```

INTIAL: MOV A,#81H
MOV DPTR,#PORTCON
MOVX @DPTR,A
RET

```

```

DELAY1: ;DELAY 20 ms

```

```

PUSH 00H ;LOCAL R0,R1

```

```

PUSH 01H

```

```

PUSH 07H

```

```

MOV R7,#0FH

```

```

LDELAY11: MOV R0,#00H

```

```

LDELAY1: MOV R1,#00H

```

```

DJNZ R1,$

```

```

DJNZ R0,LDELAY1

```

```

DJNZ R7,LDELAY11

```

```

POP 07H

```

```

POP 01H

```

```
POP 00H
```

```
RET
```

```
DISPLAY:          ;I=DATADSP
```

```
PUSH DPL
```

```
PUSH DPH
```

```
PUSH ACC
```

```
PUSH 00H
```

```
PUSH 02H
```

```
PUSH 03H
```

```
PUSH 06H
```

```
MOV DPTR,#DATADSP ;IN BUFFER OF DATA 45 BYTE
```

```
MOV R3,#00H ;SHOW 45/3 DIGITS
```

```
MOV CODEDSP,#02H
```

```
L1DISPLAY: MOV R2,#02H ;SHOW 6 DIGITS
```

```
L2DISPLAY: MOV R6,#03H
```

```
CLR ZERO
```

```
LDISPLAY: LCALL CLR
```

```
MOVX A,@DPTR
```

```
CJNE R6,#03H,D2TIMES
```

```
SJMP DEZERO
```

```
D2TIMES: CJNE R6,#02H,OUTDP
```

```
JNB ZERO,OUTDP
```

```
DEZERO: CJNE A,#00H,OUTDP
```

```
MOV A,#0FH
```

```
SETB ZERO
```

```
OUTDP: LCALL OUTPUT
```

```
MOV R0,CODEDSP
```

```
DEC R0
```

```

MOV CODEDSP,R0
INC DPTR
DJNZ R6,LDISPLAY
INC R3
CJNE R3,#0FH,L3DISPLAY
SJMP EDISPLAY

L3DISPLAY: MOV A,CODEDSP
ADD A,#06H
MOV CODEDSP,A
DJNZ R2,L2DISPLAY
MOV A,CODEDSP
ANL A,#0F0H
SWAP A
INC A
SWAP A
ORL A,#02H
MOV CODEDSP,A
SJMP LIDISPLAY

EDISPLAY: POP 06H
POP 03H
POP 02H
POP 00H
POP ACC
POP DPH
POP DPL
RET

```

OUTPUT: ;I/P =ACC

PUSH DPH

PUSH DPL

MOV DPTR,#PORTA

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังขอสงวนสิทธิ์ในเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CPL A
MOVX @DPTR,A
MOV A,CODEDSP
MOV DPTR,#PORTB
MOVX @DPTR,A
POP DPL
POP DPH
RET

```

CLR:

```

PUSH ACC
PUSH DPL
PUSH DPH
MOV DPTR,#PORTB
MOV A,#07H
MOVX @DPTR,A
POP DPH
POP DPL
POP ACC
RET

```

PUTTIMES:

```

PUSH 00H
PUSH 01H
MOV R0,#TIMESGET
MOV R1,#15

```

LPUTTIMES: MOV @R0,#0FFH

```

INC R0
DJNZ R1,LPUTTIMES
POP 01H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการใช้วงนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งขานนี้ให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
POP 00H
```

```
RET
```

```
SHOW7SEG:
```

```
PUSH 02H
```

```
LCALL SER_TO_BUFF
```

```
LCALL DISPLAY
```

```
MOV TH0,#00H
```

```
MOV TL0,#00H
```

```
SETB BITTIME
```

```
MOV NUMCOUNT,#0
```

```
SETB TR0
```

```
LPKEYTEST: MOV R2,NUMCOUNT
```

```
CJNE R2,#8,LPKEYTEST
```

```
CLR TR0
```

```
POP 02H
```

```
RET
```

```
SER_TO_BUFF:
```

```
PUSH ACC ;I/P= DATASERIAL
```

```
PUSH 01H ;O/P= DATADSP
```

```
PUSH 02H
```

```
PUSH 04H
```

```
PUSH 05H
```

```
PUSH 06H
```

```
PUSH 07H
```

```
MOV DPTR,#DATASERIAL
```

```
MOV R5,DPL
```

```
MOV DPTR,#DATADSP
```

```
MOV R4,DPL
```

```
MOV R1,#0FH
```

```

LSTB: MOV DPL,R5
      MOVX A,@DPTR
      LCALL BICONV
      MOV DPL,R4
      MOV A,R2
      MOVX @DPTR,A
      INC DPTR
      MOV A,R6
      MOVX @DPTR,A
      INC DPTR
      MOV A,R7
      MOVX @DPTR,A
      INC DPTR
      MOV R4,DPL
      INC R5
      DJNZ R1,LSTB
      POP 07H
      POP 06H
      POP 05H
      POP 04H
      POP 02H
      POP 01H
      POP ACC
      RET

```

VALDEF:

```

PUSH 00H
PUSH 02H
PUSH DPH
PUSH DPL
PUSH ACC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R0,#DEFAULT
MOV A,#NUMDEFAULT
MOV @R0,A
MOV R2,#0FH
MOV DPTR,#DATACHAN
LVALDEFINE: MOVX @DPTR,A

```

```

INC DPTR
DJNZ R2,LVALDEFINE
MOV A,#RDDEFAULT
MOV DPTR,#DATARD
MOVX @DPTR,A
POP ACC
POP DPL
POP DPH
POP 02H
POP 00H
RET

```

VALINTIAL:

```

PUSH DPH
PUSH DPL
PUSH ACC
PUSH 04H
MOV DPTR,#DATASERIAL
MOV A,#0
MOV R4,#15

```

LVALINTIAL: MOVX @DPTR,A

```

INC DPTR
DJNZ R4,LVALINTIAL
POP 04H

```

```

POP ACC
POP DPL
POP DPH
RET

```

```
; END ABOUT OF SHOW 7SEG AND RS485
```

```
; ABOUT OF SET VALUE AND SHOW LCD
```

```

;*****/;
;/* Initial Character LCD Display */;
;*****/;
;
INIT_LCD: MOV DPTR,#WR_INSLCD ;Write Instruction
MOV A,#00111000B ;Function Set
MOVX @DPTR,A ;DL=1 8bit,N=1 1/16 duty,F=0 5x7
LCALL BUSY_LCD ;Wait LCD Busy
;
MOV A,#00001100B ;Display on/off Control
MOVX @DPTR,A ;D=1 off,C=0 cursor off,B=0 not blink
LCALL BUSY_LCD ; Wait LCD Busy
;
MOV A,#00000110B ;Entry Mode Set
MOVX @DPTR,A ; I/D=1 increment,S=0 right
LCALL BUSY_LCD ; Wait LCD Busy
;
MOV A,#00000001B ; Clear Display LCD all digit
MOVX @DPTR,A
LCALL BUSY_LCD ; Wait LCD Busy
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DECDD:

```

PUSH ACC
MOV A,#00000100B ;Entry Mode Set
LCALL SETDD
POP ACC
RET

```

INCDD:

```

PUSH ACC
MOV A,#00000110B ;Entry Mode Set
LCALL SETDD
POP ACC
RET

```

SETDD:

```

PUSH DPL
PUSH DPH
LCALL BUSY_LCD
MOV DPTR,#WR_INSLCD
MOVX @DPTR,A ; I/D=1 increment,S=0 right
LCALL BUSY_LCD ; Wait LCD Busy
POP DPH
POP DPL
RET

```

CURSER:

```

PUSH DPL ;I/P= ACC (SET ON OR OFF)
PUSH DPH
LCALL BUSY_LCD

```

```

MOV DPTR,#WR_INSLCD
MOVX @DPTR,A

```

```
LCALL BUSY_LCD
```

```
POP DPH
```

```
POP DPL
```

```
RET
```

```
ONCURSER:
```

```
PUSH ACC
```

```
MOV A,#00001111B ;Display on Control
```

```
LCALL CURSER
```

```
POP ACC
```

```
RET
```

```
OFFCURSER:
```

```
PUSH ACC
```

```
MOV A,#00001100B ;Display off Control
```

```
LCALL CURSER
```

```
POP ACC
```

```
RET
```

```
;/*****/;
```

```
;/* Read Busy Flag LCD */;
```

```
;/*****/;
```

```
;
```

```
BUSY_LCD: PUSH DPL
```

```
PUSH DPH
```

```
PUSH ACC
```

```
MOV DPTR,#RD_INSLCD
```

```
BUSY1: MOVX A,@DPTR
```

```
JB ACC.7,BUSY1
```

```
POP ACC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP   DPH
POP   DPL
RET

```

```

;/*****;/
; /* GOTO Position of LCD */;
; /* Input : A (Address) */;
;/*****;/
;

```

```

GOTO_LCD: PUSH  DPL
          PUSH  DPH
          LCALL  BUSY_LCD ; Wait LCD Busy
          MOV   DPTR,#WR_INSLCD
          SETB  ACC.7 ; Set DD RAM
          MOVX  @DPTR,A
          POP   DPH
          POP   DPL
          RET

```

```

;/*****;/
; /* Wrire ASCII to LCD */;
; /* Input : A (ASCII) */;
;/*****;/
;

```

```

WR_LCD:  PUSH  DPL
        PUSH  DPH
        LCALL  BUSY_LCD ; Wait LCD Busy
        MOV   DPTR,#WR_DATLCD
        MOVX  @DPTR,A
        POP   DPH
        POP   DPL

```

RET

```

;*****/;
; /* Print Data data to Character LCD */;
; /* Usage : LCALL PRINT_LCD */;
; /* : DB 'xxxx',00 */;
; /* Register : ACC */;
; /* Note : last byte must be 00H */;
;*****/;
;

```

```

PRINT_LCD: ;SHOW VAL IN MEMMOORY
            PUSH 0CH;R4 ;I/P=R2(LOOP OF DATA IN RAM)
            PUSH DPH ;I/P=R7(LOOP SHOW OF LCD)
            PUSH DPL
            MOV DPTR,#BUFFKEY
            MOV A,DPL
            ADD A,R2
            MOV DPL,A
PRN_LCD1: MOVX A,@DPTR
            LCALL WR_LCD
            MOV A,DPL
            DEC A
            MOV DPL,A
            DJNZ R7,PRN_LCD1
            POP DPL
            POP DPH
            POP 0CH
            RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 PRINT\_LCD1: ;SHOW TEXT IN MEMORY  
 PRNLCD1: CLR A

```

MOVC A,@A+DPTR
CJNE A,#00H,PRNLCD2
SJMP PRNLCD3
PRNLCD2: LCALL WR_LCD
INC DPTR
SJMP PRNLCD1
PRNLCD3: RET

```

WRITETXT:

```

PUSH 08H ;R0
MOV R0,#08H ;I/P=DPTR(TO POINT TEXT)
LCALL GOTO_LCD ;I/P=A(ADDRESS BEGIN DDRAM)
LCALL PRINT_LCD1
LCALL BUSY_LCD
POP 08H
RET

```

WRITECUR:

```

PUSH ACC
MOV A,#47H
LCALL GOTO_LCD
LCALL ONCURSER
POP ACC
RET

```

HIDECUR:

```

PUSH ACC
MOV A,#47H
LCALL GOTO_LCD
LCALL OFFCURSER

```

```
POP ACC
```

```
RET
```

```
DELAYBOOT:
```

```
MOV R2,#02H ; Power-on Delay
```

```
PWR_DLY1: MOV R3,#00H
```

```
PWR_DLY2: MOV R4,#00H
```

```
DJNZ R4,$
```

```
DJNZ R3,PWR_DLY2
```

```
DJNZ R2,PWR_DLY1
```

```
RET
```

```
DELAY: ;DELAY 20 ms
```

```
PUSH 08H ;R0 ;LOCAL R0,R1
```

```
PUSH 09H ;R1
```

```
MOV R0,#07H
```

```
LDELAY: MOV R1,#00H
```

```
DJNZ R1,$
```

```
DJNZ R0,LDELAY
```

```
POP 09H
```

```
POP 08H
```

```
RET
```

```
INKEY: ;I/P= CODEKEY O/P=A
```

```
PUSH DPH
```

```
PUSH DPL
```

```
MOV DPTR,#PORTC ;GLABAL A
```

```
MOV A,CODEKEY
```

```
MOVX @DPTR,A
```

```
MOVX A,@DPTR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแต่งเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ANL A,#0FH
POP DPL
POP DPH
RET

```

```

KEYPRESS:          ;O/P=SHOWNUM,VALKEY
                    ;O/P=SETB KEYTEST(IF NOT PRESS)
PUSH ACC           ;O/P=SETB KEYTEST(IF NOT PRESS)
PUSH 09H ;R1      ;*DETECT PRESS KEY
PUSH 0BH ;R3
PUSH 0CH ;R4
CLR KEYTEST
L1KEYPRESS: MOV R4,#04H
              MOV CODEKEY,#11101111B ;LOCAL RI
LKEYPRESS: LCALL INKEY
              CJNE A,#0FH,NKEYPRESS
              MOV A,CODEKEY
              RL A
              MOV CODEKEY,A
              DJNZ R4,LKEYPRESS
              SETB KEYTEST
              SJMP EKEYPRESS
NKEYPRESS: MOV VALKEY,A
              LCALL DELAY
              LCALL INKEY
              CJNE A,VALKEY,L1KEYPRESS
              MOV A,CODEKEY
              ANL A,#0F0H
              ORL A,VALKEY
              MOV VALKEY,A
              LCALL DETECTKEY
              LCALL SHOWLCD

```

```

L2KEYPRESS: LCALL INKEY
                CJNE A,#0FH,L2KEYPRESS
EKEYPRESS: POP 0CH
                POP 0BH
                POP 09H
                POP ACC
                RET

```

```

DETECTKEY:      ;I/P=VALKEY O/P=SHOWNUM
                PUSH 0AH      ;CONVERT CODE TO NUM
                PUSH 09H ;(R0,R1,R2)
                PUSH 08H      ;LOCAL R2,R0
                PUSH ACC
                PUSH DPH
                PUSH DPL
                CLR NUMTEST
                MOV R2,#0AH
                MOV R0,#00H
                MOV DPTR,#TABLECODE
LDETECT: LCALL DATABASE
                MOV A,R1
                CJNE A,VALKEY,AGAINDETECT
                MOV SHOWNUM,R0
                SJMP LASTDETECT
AGAINDETECT: INC R0
                DJNZ R2,LDETECT
                SETB NUMTEST
LASTDETECT: POP DPL
                POP DPH
                POP ACC
                POP 08H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POP 09H

POP 0AH

RET

SHOWLCD:

PUSH 0DH ;I/P=R2(LOOP OF IN KEY NUMDATA)

PUSH 0FH ;(R5,R7,R6)

PUSH 0EH

PUSH ACC

MOV R5,SHOWNUM

JNB NUMTEST,PRESENT

SJMP ESHOWLCD

PRESENT: JB ENDTEST,ESHOWLCD

LCALL HIDECUR

MOV A,R5

MOV @R0,A

ADD A,#30H

MOV R6,A

MOVX @DPTR,A

MOV A,R2

INC A

MOV R7,A

MOV A,#47H

LCALL GOTO\_LCD

LCALL PRINT\_LCD

ESHOWLCD: POP ACC

POP 0EH

POP 0FH

POP 0DH

RET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLRSRC:

```
PUSH ACC
PUSH 0DH ;(R5)
LCALL DECDD
MOV A,#47H
LCALL GOTO_LCD
MOV R5,#06H
```

LCLRSRC: MOV A,#20H

```
LCALL WR_LCD
DJNZ R5,LCLRSRC
POP 0DH
POP ACC
RET
```

CLRBIT:

```
PUSH DPH
PUSH DPL
LCALL INCDD
MOV DPTR,#CLR8BIT
LCALL WRITETXT
LCALL DECDD
POP DPL
POP DPH
RET
```

CLR8B:

```
PUSH ACC
MOV A,#40H
LCALL CLRBIT
```

```
POP ACC
```

```
RET
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังขอมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLR16B:

```

PUSH ACC
MOV A,#00H
LCALL CLRBIT
LCALL BUSY_LCD ; Wait LCD Busy
MOV A,#40H
LCALL CLRBIT
POP ACC
RET

```

CLRBUF:

```

PUSH 08H ;(R0,R1,R2)
PUSH 09H
PUSH 0AH
MOV R2,#02H
MOV R0,#BUFFKEY1
L1CLRBUF: MOV R1,#03H
LCLRBUF: MOV @R0,#00H
INC R0
DJNZ R1,LCLRBUF
MOV R0,#BUFFKEY2
DJNZ R2,L1CLRBUF
POP 0AH
POP 09H
POP 08H
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 SETPASS:  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 PUSH 0BH ;(R3,R0)

```

PUSH 08H
MOV R3,#03H
MOV R0,#DATAACAL
MOV A,#00H
LSETPASS: MOV @R0,A
INC R0
DJNZ R3,LSETPASS
POP 08H
POP 0BH
RET

RECEIVE:
PUSH 0CH;(R4)
LCALL WRITECUR
LCALL DECDD ;I/P=R0(KEEP DATA TO CALCULATE)
L1KEYLCD: MOV R2,#00H
CLR ENDTEST ;O/P=DATA IN MEMORY POINT BY R0
CLR ESCTEST
CLR DONUM
CLR CLRTEST
MOV DPTR,#BUFFKEY
LKEYLCD: LCALL KEYPRESS
JB KEYTEST,LKEYLCD
JB NUMTEST,L3KEYLCD
INC R2
INC R0
INC DPTR
SETB DONUM

L3KEYLCD: MOV R4,VALKEY
CJNE R4,#7EH,L4KEYLCD
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
SJMP L2KEYLCD

```

L4KEYLCD: CJNE R4,#0E7H,L5KEYLCD

LCALL CLR SRC

SETB ESCTEST

SJMP L2KEYLCD

L5KEYLCD: CJNE R4,#0DEH,L6KEYLCD

SETB CLRTEST

SETB ENDTEST

SETB DONUM

LCALL HIDE CUR

LCALL CLR SRC

LCALL INCDD

MOV DPTR,#CLRTXT

LCALL SRCLCD

LCALL SETPASS

MOV R2,#02H

SJMP LKEYLCD

L6KEYLCD: CJNE R2,#03H,LKEYLCD

SETB ENDTEST

SJMP LKEYLCD

L2KEYLCD: POP 0CH

RET

CALCULATE: ;I/P=R2(LOOP OF IN KEY NUMDATA)

MOV A,R2 (FROM RECEIVE)

MOV R6,A ;I/P=R7(KEEP DATA TO CALCULATE)

DEC A ;O/P=@R0,@R1

MOV R3,A

MOV A,R7

ADD A,R3

MOV R7,A

MOV R5,#01H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R0,#BUFFKEY1
MOV R1,#BUFFKEY2
NCALCULATE: MOV B,R5
LCALL TRANSFER
MUL AB
MOV @R0,A
MOV @R1,B
INC R0
INC R1
MOV A,R5
MOV B,#10
MUL AB
MOV R5,A
DJNZ R6,NCALCULATE
MOV R0,#BUFFKEY1
MOV R1,#BUFFKEY2
DEC R0
DEC R1
MOV @R0,#00H
MOV @R1,#00H
MOV A,R2
MOV R6,A
NADD: CLR C
MOV A,@R0
INC R0
ADD A,@R0
MOV @R0,A
MOV A,@R1
INC R1
ADDC A,@R1
MOV @R1,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,R6
DJNZ R6,NADD
RET

```

DETECTOVER:

```

PUSH ACC
CLR NUMERROR
CLR C ;I/P= @R0,@R1
MOV A,@R1 ;O/P= @R0
CJNE A,#00H,SHOWERROR
SJMP DETECTVAL
DETECTVAL: MOV A,@R0
SUBB A,#0FBH
JC ENDCH
SHOWERROR: LCALL BUSY_LCD
LCALL INCDD
MOV DPTR,#TEXT2
MOV A,#40H
LCALL WRITETXT
LCALL DELAYBOOT
LCALL DECDD
SETB NUMERROR
;MOV @R0,#NUMDEFAULT
ENDCH: POP ACC
RET

```

GETCHAN: ;O/P= BUFFREG(VAL TO KEEP IN MEM)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

PUSH 0FH ;(R7,R6,R3,R2,R1,R0,R5)
PUSH 0EH

```

```

PUSH 0BH
PUSH 0AH
PUSH 09H
PUSH 08H
PUSH 0DH
PUSH DPH
PUSH DPL
LGETCHAN: LCALL CLRBUFF
MOV R0,#DATAACAL
LCALL RECEIVE
JB ESCTEST,LGETCHAN
JNB DONUM,LGETCHAN
MOV R7,#DATAACAL
LCALL CALCULATE
LCALL DETECTOVER
MOV BUFFREG,@R0
POP DPL
POP DPH
POP 0DH
POP 08H
POP 09H
POP 0AH
POP 0BH
POP 0EH
POP 0FH
RET

EVENTKEY: ;O/P=SHOWNUM,VALKEY

```

```
LEVENTKEY: SETB ENDTEST
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อสาธารณะและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LCALL KEYPRESS
```

```
SETB KEYTEST,LEVENTKEY
```

```
RET
```

```
PEVENTKEY: ;O/P=SHOWNUM,VALKEY
```

```
SETB ENDTEST
```

```
CLR NUMTEST
```

```
LPEVENTKEY: LCALL KEYPRESS
```

```
JB KEYTEST,EPEVENTKEY
```

```
EPEVENTKEY: RET
```

```
TRANSFER: ;I/P= R7 , O/P=R7
```

```
PUSH 08H ;(R0)
```

```
MOV A,R7
```

```
MOV R0,A
```

```
MOV A,@R0
```

```
DEC R0
```

```
MOV BUFFREG,R0
```

```
MOV R7,BUFFREG
```

```
POP 08H
```

```
RET
```

```
IDCHAN:
```

```
PUSH 08H ;(R0)
```

```
MOV R0,#NUMCHAN
```

```
MOV @R0,#30H
```

```
INC R0
```

```
MOV @R0,#31H
```

```
POP 08H
```

```
RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSID:

PUSH 08H ;(R0,R1)

PUSH 09H

PUSH ACC

PUSH DPH

PUSH DPL

MOV R1,#02H

MOV R0,#NUMCHAN

MOV DPTR,#BUFFKEY

NTRANSID: MOV A,@R0

MOVX @DPTR,A

INC DPTR

INC R0

DJNZ R1,NTRANSID

POP DPL

POP DPH

POP ACC

POP 09H

POP 08H

RET

SHOWCHAN:

PUSH ACC ;(R2,R7)

PUSH 0AH

PUSH 0FH

LCALL TRANSID

MOV R7,#02H

MOV R2,#01H

LCALL BUSY\_LCD

LCALL DECDD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อสาธารณะและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,#41H
LCALL GOTO_LCD
LCALL PRINT_LCD
POP 0FH
POP 0AH
POP ACC
RET

```

INCCHAN:

```

PUSH 08H ;(R0,R1)
PUSH 09H
PUSH ACC
INC DPL
INC R5
MOV R0,#NUMCHAN
INC R0
INC @R0
CJNE R5,#0AH,NTINC
MOV R0,#NUMCHAN
MOV @R0,#31H
INC R0
MOV @R0,#30H

```

NTINC: CJNE R5,#10H,SHINC

```

MOV R5,#01H
MOV DPTR,#DATACHAN
MOV R0,#NUMCHAN
MOV @R0,#30H
INC R0

```

```

MOV @R0,#31H

```

SHINC: LCALL SHOWCHAN

```

LCALL SHOWDEFINE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นกรณีเห็นเหตุจำเป็นและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POP ACC  
 POP 09H  
 POP 08H  
 RET

DECCHAN:

PUSH 08H ;(R0,R1)

PUSH 09H

PUSH ACC

MOV A,DPL

DEC A

MOV DPL,A

DEC R5

MOV R0,#NUMCHAN

INC R0

DEC @R0

CJNE R5,#09H,NTDEC

MOV R0,#NUMCHAN

MOV @R0,#30H

INC R0

MOV @R0,#39H

NTDEC: CJNE R5,#00H,SHDEC

MOV R5,#0FH

MOV DPTR,#DATACHAN

MOV A,DPL

ADD A,#0EH

MOV DPL,A

MOV R0,#NUMCHAN

MOV @R0,#31H

INC R0

MOV @R0,#35H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SHDEC: LCALL SHOWCHAN

LCALL SHOWDEFINE

POP ACC

POP 09H

POP 08H

RET

INCCLASS:

PUSH 08H ;(R0,R1)

PUSH 09H

PUSH ACC

MOV A,DPL

ADD A,#3

MOV DPL,A

INC R5

MOV R0,#NUMCHAN

INC R0

INC @R0

CJNE R5,#06H,SHCLSINC

MOV R5,#01H

MOV DPTR,#DATACHAN

MOV R0,#NUMCHAN

MOV @R0,#30H

INC R0

MOV @R0,#31H

SHCLSINC: LCALL SHOWCHAN

POP ACC

POP 09H

POP 08H

RET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DECCLASS:

```

PUSH 08H ;(R0,R1)
PUSH 09H
PUSH ACC
MOV A,DPL
CLR C
SUBB A,#3
MOV DPL,A
DEC R5
MOV R0,#NUMCHAN
INC R0
DEC @R0
CJNE R5,#00H,SHCLSDEC
MOV R5,#05H
MOV DPTR,#DATACHAN
MOV A,DPL
ADD A,#0CH
MOV DPL,A
MOV R0,#NUMCHAN
MOV @R0,#30H
INC R0
MOV @R0,#35H

```

SHCLSDEC: LCALL SHOWCHAN

```

POP ACC
POP 09H
POP 08H
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PUSH ACC

```

MOV A,#40H
LCALL WRITETXT
POP ACC
RET

```

SRCSET:

```

PUSH ACC
MOV A,#00H
LCALL WRITETXT
POP ACC
RET

```

SHOWPUTLCD:

```

PUSH DPH
PUSH DPL
PUSH ACC
LCALL INCDD
MOV DPTR,#SETTXT3
MOV A,#43H
LCALL WRITETXT
POP ACC
POP DPL
POP DPH
RET

```

SHOWDEFINE: ;I/P= DPTR(DATA IN MEM TO SHOW)

```

PUSH ACC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX A,@DPTR
LCALL DEFLCD

```

POP ACC

RET

```

DEFLCD:      ;I/P= ACC
              ;O/P= DATA ASCII TO SHOW
PUSH DPH
PUSH DPL
PUSH 0AH      ;(R2,R6,R7)
PUSH 0EH
PUSH 0FH
LCALL BICONV
MOV DPTR,#BUFFKEY
MOV A,R2
ADD A,#30H
MOVX @DPTR,A
INC DPTR
MOV A,R6
ADD A,#30H
MOVX @DPTR,A
INC DPTR
MOV A,R7
ADD A,#30H
MOVX @DPTR,A
MOV R2,#02H
MOV R7,#03H
LCALL DECDD
MOV A,#47H
LCALL GOTO_LCD
LCALL PRINT_LCD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POP 0FH

POP 0EH

POP 0AH

```
POP DPL
POP DPH
RET
```

SETVALCHAN:

```
PUSH ACC
PUSH DPH
PUSH DPL
PUSH 0DH ;(R5,R4)
PUSH 0CH
LCALL INCDD
MOV DPTR,#TEXT1
MOV A,#00H
LCALL WRITETXT
MOV DPTR,#DATACHAN
MOV R5,#01H
LCALL IDCHAN
LEVENT: LCALL SHOWCHAN
LCALL SHOWDEFINE
NEVENT: MOV VALKEY,#00H
LCALL EVENTKEY
MOV A,VALKEY
CJNE A,#0EBH,NEXTEST ;INC
LCALL INCCHAN
NEXTEST: CJNE A,#0EDH,NEXTEST1 ;DEC
LCALL DECCHAN
NEXTEST1: CJNE A,#0E7H,NEXTEST2
SJMP EEXTST
NEXTEST2: CJNE A,#7EH,NEVENT
LCALL CLRSRC
LCALL GETCHAN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุตบแต่งเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JNB NUMERROR,NORMALCHAN
MOV A,#NUMDEFAULT
SJMP SAVECHAN
NORMALCHAN: MOV A,BUFFREG
SAVECHAN: MOVX @DPTR,A
          LCALL CLRSRC
          LCALL CLRBUFF
          LJMP LEVENT
EEXTTEST: POP 0CH
          POP 0DH
          POP DPL
          POP DPH
          POP ACC
          RET
SETVALCLASS:
          PUSH ACC
          PUSH DPH
          PUSH DPL
          PUSH 0DH ;(R5,R4)
          PUSH 0CH
          LCALL INCDD
          MOV DPTR,#TEXT3
          MOV A,#00H
          LCALL WRITETXT
          MOV DPTR,#DATACHAN
          MOV R5,#01H
          LCALL IDCHAN

```

```
LEVENTCLS: LCALL SHOWCHAN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
NEVENTCLS: MOV VALKEY,#00H
```

```

LCALL EVENTKEY
MOV A,VALKEY
CJNE A,#0EBH,NEXTESTCLS ;INC
LCALL INCCCLASS
NEXTESTCLS: CJNE A,#0EDH,NEXTEST1CLS ;DEC
LCALL DECCLASS
NEXTEST1CLS: CJNE A,#0E7H,NEXTEST2CLS
SJMP EEXTESTCLS
NEXTEST2CLS: CJNE A,#7EH,NEVENTCLS
LCALL CLR SRC
LCALL GETCHAN
JNB NUMERROR,NORMALCLASS
MOV A,#NUMDEFAULT
SJMP SAVECLASS
NORMALCLASS: MOV A,BUFFREG
SAVECLASS: MOV R6,#3
NEWSAVECLASS: MOVX @DPTR,A
INC DPTR
DJNZ R6,NEWSAVECLASS
MOV A,DPL
CLR C
SUBB A,#3
MOV DPL,A
LCALL CLR SRC
LCALL CLR BUFF
LJMP LEVENTCLS
EEXTESTCLS: POP 0CH
POP 0DH
POP DPL
POP DPH
POP ACC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

SETALL:

PUSH ACC

PUSH DPH

PUSH DPL

LSETALL: LCALL INCDD

MOV DPTR,#SETTXT1

MOV A,#00H

LCALL WRITETXT

MOV DPTR,#TEXT4

MOV A,#40H

LCALL WRITETXT

MOV VALKEY,#00H

LCALL EVENTKEY

MOV A,VALKEY

CJNE A,#0E7H,L1SETALL

SJMP ESETALL

L1SETALL: CJNE A,#7EH,LSETALL

LCALL CLR8B

LCALL GETCHAN

JNB NUMERROR,NORMALALL

MOV A,#NUMDEFAULT

SJMP SAVEALL

NORMALALL: MOV A,BUFFREG

SAVEALL: MOV DPTR,#DATACHAN

MOV R6,#15

NEWALL: MOVX @DPTR,A

INC DPTR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นที่มีเหตุตบแต่งสิ่งเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DJNZ R6,NEWALL
LCALL CLR8B
SJMP LSETALL

ESETALL: POP DPL
        POP DPH
        POP ACC
        RET

```

SHOWSETUP:

```

        LCALL INCDD
        MOV DPTR,#SETTXT0
        LCALL SRCSET
        LCALL INCDD
        MOV DPTR,#SETTXT4
        LCALL SRCLCD
        RET

```

PROSET:

```

        PUSH 02H
        PUSH DPH
        PUSH DPL
        PUSH ACC
        MOV PSW,#00001000B
        CLR PASSFUN
        LCALL SHOWSETUP

NSETMAIN: MOV R4,#00H
LSETMAIN: LCALL PEVENTKEY
        JNB KEYTEST,LPROSET
        JNB PASSFUN,EPROSET
LGSETMAIN: SJMP LSETMAIN

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุที่เปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LGSETMAIN: SJMP LSETMAIN

```

LPROSET: CLR EA
          CLR TR1
          MOV A,VALKEY
          CJNE A,#0EEH,L1SETMAIN ;IS FUNC
          INC R4
          SETB PASSFUN
          CJNE R4,#04H,OSETMAIN
          MOV R4,#01H
OSETMAIN: LCALL INCDD
          MOV DPTR,#SETTXT0
          LCALL SRCSET
L1SETMAIN: CJNE R4,#01H,L2SETMAIN
          LCALL INCDD
          MOV DPTR,#TEXT1
          LCALL SRCLCD
L2SETMAIN: CJNE R4,#02H,L3SETMAIN
          LCALL INCDD
          MOV DPTR,#TEXT3
          LCALL SRCLCD
L3SETMAIN: CJNE R4,#03H,L4SETMAIN
          LCALL INCDD
          MOV DPTR,#TEXT4
          LCALL SRCLCD
L4SETMAIN: CJNE A,#7EH,L5SETMAIN ;IS ENTER
          JNB PASSFUN,L5SETMAIN
          CJNE R4,#01H,LSETMAIN1
          LCALL CLR16B
          LCALL SETVALCHAN
          LCALL CLR16B
LSETMAIN1: CJNE R4,#02H,LSETMAIN2
          LCALL CLR16B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นที่เห็นเหตุแต่สงวนเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL SETVALCLASS
LCALL CLR16B
MOV R4,#02H

LSETMAIN2: CJNE R4,#03H,LSETMAIN3

LCALL CLR16B
LCALL SETALL
LCALL CLR16B
MOV R4,#03H

LSETMAIN3: MOV A,#00H
SJMP OSETMAIN
L5SETMAIN: CJNE A,#0E7H,LGSETMAIN ;IS ESC
EPROSET: CLR KEYTEST
MOV PSW,#00H
POP ACC
POP DPL
POP DPH
POP 02H
RET

```

SETSYSTEM:

```

MOV TMOD,#00010001B
MOV TH1,#00H
MOV TL1,#00H
MOV NUMCOUNT,#0
SETB TR1

LSYS: LCALL PROSET

```

JB PASSFUN,ESYS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุที่แบ่ส่งเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOV R7,NUMCOUNT

CJNE R7,#40,LSYS

```

ESYS: CLR TR1
      LCALL CLR16B
      RET

```

MAIN:

```

      MOV SP,#80H
      MOV PSW,#00H
      LCALL DELAYBOOT
      LCALL INTIAL
      MOV DPTR,#BACKUP
      MOVX A,@DPTR
      CLR C
      SUBB A,#55H
      JZ VALBACK
      MOV A,#55H
      MOVX @DPTR,A
      LCALL VALDEF
VALBACK: LCALL VALINTIAL
      LCALL PUTTIMES
      LCALL INIT_LCD ; Initial LCD
      MOV IP,#10H
      MOV IE,#88H
      CLR DELAYSET
      CLR PASSFUN
      LCALL SETSYSTEM
      MOV IE,#92H
      MOV TMOD,#21H
      MOV TH1,#0FDH
      MOV SCON,#0D0H
      ANL PCON,#01111111B
      SETB TR1

```

```

MOV P1,#00H
CLR P1.2
RMAIN: SETB ES
SETB EA
CLR P1.1
CLR DOTEST
CLR RECFIN
JNB DOTEST,$
JNB RECFIN,$
CLR ES
LCALL SHOW7SEG
SJMP RMAIN

TABLECODE: DB 00H,03H,10H,13H,20H,23H,30H,33H
DB 40H,43H,50H,53H,60H,63H,70H

TABLECODE: DB 0BEH,0DDH,0BDH,7DH,0DBH,0BBH
DB 7BH,0D7H,0B7H,77H

TEXT1: DB "CHANNEL ",00 ;Display LCD RIGHT
TEXT2: DB " ERROR",00 ;Display LCD Line2
TEXT3: DB " CLASS ",00 ;
TEXT4: DB " ALL ",00
CLR8BIT: DB " ",00
SETTXT0: DB " SET ",00
SETTXT1: DB "CURRENT ",00
SETTXT3: DB " ",00
SETTXT4: DB " SYSTEM ",00

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่มีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLRTXT: DB " OFF ",00

END

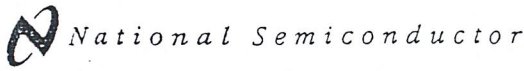


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**ภาคผนวก ง**  
**รายละเอียด และคุณสมบัติของอุปกรณ์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



December 1994

## ADC0801/ADC0802/ADC0803/ADC0804/ADC0805 8-Bit $\mu$ P Compatible A/D Converters

### General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE<sup>®</sup> output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

### Features

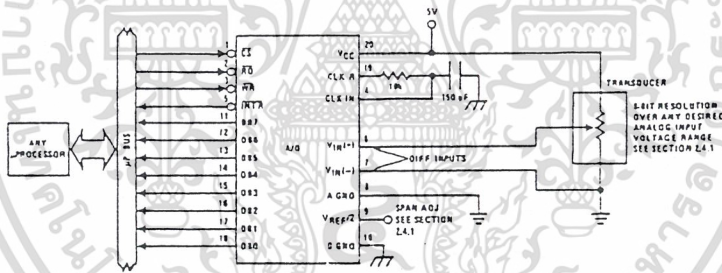
- Compatible with 8080  $\mu$ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5  $V_{DC}$ , 2.5  $V_{DC}$ , or analog span adjusted voltage reference

### Key Specifications

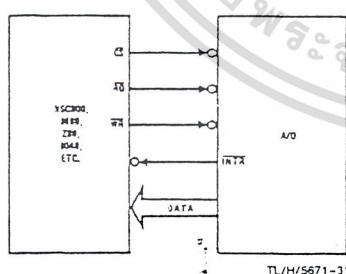
- Resolution 8 bits
- Total error  $\pm 1/4$  LSB,  $\pm 1/2$  LSB and  $\pm 1$  LSB
- Conversion time 100  $\mu$ s

### Typical Applications



TL/H/5671-1

### 8080 Interface



TL/H/5671-31

Part Number	Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)	
	Full-Scale Adjusted	$V_{REF}/2 = 2.500 V_{DC}$ (No Adjustments)
ADC0801	$\pm 1/4$ LSB	$V_{REF}/2 = \text{No Connection}$ (No Adjustments)
ADC0802		$\pm 1/2$ LSB
ADC0803	$\pm 1/2$ LSB	
ADC0804		$\pm 1$ LSB
ADC0805		$\pm 1$ LSB

TRI-STATE<sup>®</sup> is a registered trademark of National Semiconductor Corp.  
Z-80<sup>®</sup> is a registered trademark of Zilog Corp.

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805  
8-Bit  $\mu$ P Compatible A/D Converters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Absolute Maximum Ratings** (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V <sub>CC</sub> ) (Note 3)	6.5V
Voltage	
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to (V <sub>CC</sub> + 0.3V)
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Storage Temperature Range	-55°C to +150°C
Package Dissipation at T <sub>A</sub> = 25°C	875 mW
ESD Susceptibility (Note 10)	800V

**Operating Ratings** (Notes 1 & 2)

Temperature Range	T <sub>MIN</sub> ≤ T <sub>A</sub> ≤ T <sub>MAX</sub>
ADC0801/02LJ, ADC0802LJ/883	-55°C ≤ T <sub>A</sub> ≤ +125°C
ADC0801/02/03/04LCJ	-40°C ≤ T <sub>A</sub> ≤ +85°C
ADC0801/02/03/05LCN	-40°C ≤ T <sub>A</sub> ≤ +85°C
ADC0804LCN	0°C ≤ T <sub>A</sub> ≤ +70°C
ADC0802/03/04LCV	0°C ≤ T <sub>A</sub> ≤ +70°C
ADC0802/03/04LCWM	0°C ≤ T <sub>A</sub> ≤ +70°C
Range of V <sub>CC</sub>	4.5 V <sub>DC</sub> to 6.3 V <sub>DC</sub>

**Electrical Characteristics**

The following specifications apply for V<sub>CC</sub> = 5 V<sub>DC</sub>, T<sub>MIN</sub> ≤ T<sub>A</sub> ≤ T<sub>MAX</sub> and f<sub>CLK</sub> = 640 kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			± 1/4	LSB
ADC0802: Total Unadjusted Error (Note 8)	V <sub>REF</sub> /2 = 2.500 V <sub>DC</sub>			± 1/2	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			± 1/2	LSB
ADC0804: Total Unadjusted Error (Note 8)	V <sub>REF</sub> /2 = 2.500 V <sub>DC</sub>			± 1	LSB
ADC0805: Total Unadjusted Error (Note 8)	V <sub>REF</sub> /2-No Connection			± 1	LSB
V <sub>REF</sub> /2 Input Resistance (Pin 9)	ADC0801/02/03/05, ADC0804 (Note 9)	2.5 0.75	8.0 1.1		kΩ kΩ
Analog Input Voltage Range	(Note 4) V(+) or V(-)	Gnd-0.05		V <sub>CC</sub> + 0.05	V <sub>DC</sub>
DC Common-Mode Error	Over Analog Input Voltage Range		± 1/6	± 1/4	LSB
Power Supply Sensitivity	V <sub>CC</sub> = 5 V <sub>DC</sub> ± 10% Over Allowed V <sub>IN</sub> (+) and V <sub>IN</sub> (-) Voltage Range (Note 4)		± 1/6	± 1/4	LSB

**AC Electrical Characteristics**

The following specifications apply for V<sub>CC</sub> = 5 V<sub>DC</sub> and T<sub>A</sub> = 25°C unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T <sub>C</sub>	Conversion Time	f <sub>CLK</sub> = 640 kHz (Note 6)	103		114	μs
T <sub>C</sub>	Conversion Time	(Note 5, 6)	66		73	1/f <sub>CLK</sub>
f <sub>CLK</sub>	Clock Frequency Clock Duty Cycle	V <sub>CC</sub> = 5V, (Note 5) (Note 5)	100 40	640	1460 60	kHz %
CR	Conversion Rate in Free-Running Mode	INTR tied to WR with CS = 0 V <sub>DC</sub> , f <sub>CLK</sub> = 640 kHz	8770		9708	conv/s
t <sub>WDRIL</sub>	Width of WR Input (Start Pulse Width)	CS = 0 V <sub>DC</sub> (Note 7)	100			ns
t <sub>ACC</sub>	Access Time (Delay from Falling Edge of RD to Output Data Valid)	C <sub>L</sub> = 100 pF		135	200	ns
t <sub>TH, t<sub>OH</sub></sub>	TRI-STATE Control (Delay from Rising Edge of RD to Hi-Z State)	C <sub>L</sub> = 10 pF, R <sub>L</sub> = 10k (See TRI-STATE Test Circuits)		125	200	ns
t <sub>WI, t<sub>RI</sub></sub>	Delay from Falling Edge of WR or RD to Reset of INTR			300	450	ns
C <sub>IN</sub>	Input Capacitance of Logic Control Inputs			5	7.5	pF
C <sub>OUT</sub>	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF

**CONTROL INPUTS** (Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately)

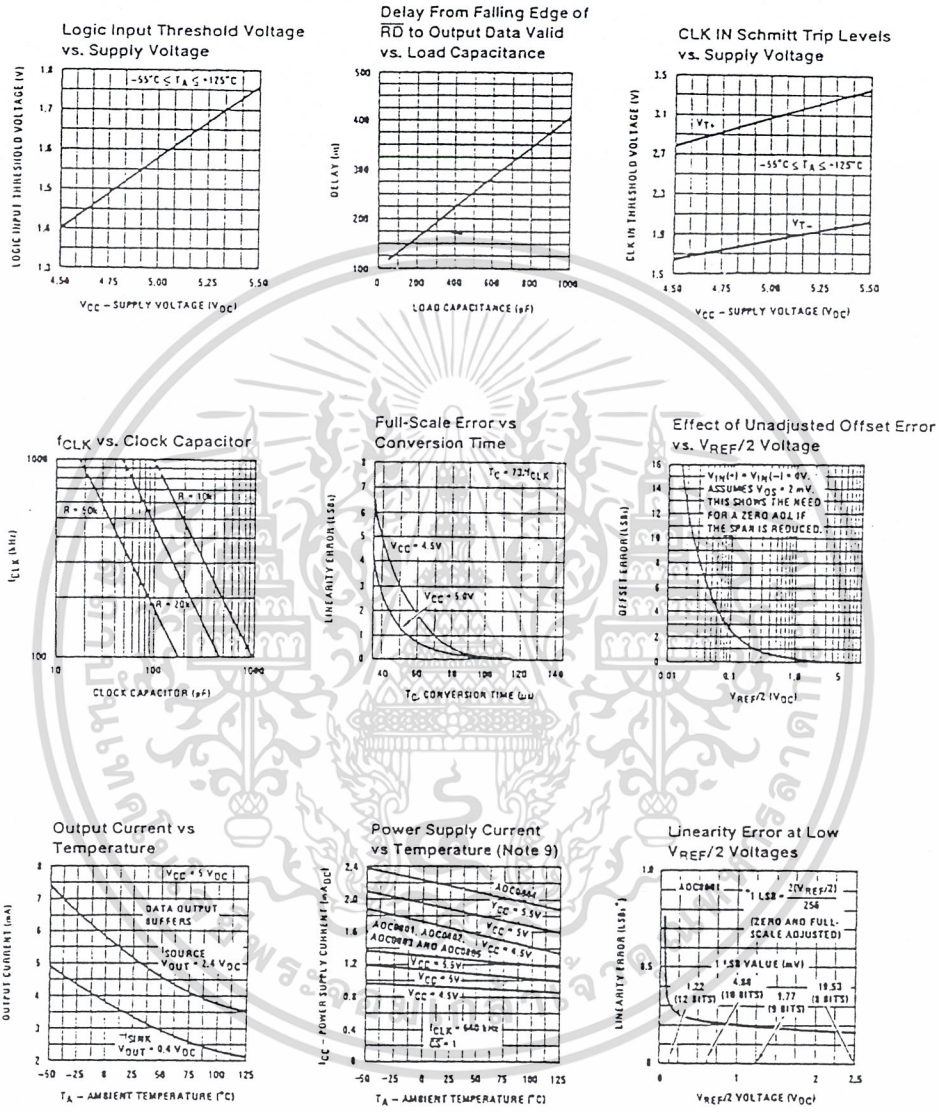
V <sub>IN</sub> (1)	Logical "1" Input Voltage (Except Pin 4 CLK IN)	V <sub>CC</sub> = 5.25 V <sub>DC</sub>	2.0		15	V <sub>DC</sub>
---------------------	---	--	-----	--	----	-----------------

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Continued)						
The following specifications apply for $V_{CC} = 5V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ , unless otherwise specified.						
Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>CONTROL INPUTS</b> (Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately)						
$V_{IN(0)}$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 4.75 V_{DC}$			0.8	$V_{DC}$
$I_{IN(1)}$	Logical "1" Input Current (All Inputs)	$V_{IN} = 5 V_{DC}$		0.005	1	$\mu A_{DC}$
$I_{IN(0)}$	Logical "0" Input Current (All Inputs)	$V_{IN} = 0 V_{DC}$	-1	-0.005		$\mu A_{DC}$
<b>CLOCK IN AND CLOCK R</b>						
$V_{T+}$	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	$V_{DC}$
$V_{T-}$	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	$V_{DC}$
$V_H$	CLK IN (Pin 4) Hysteresis ( $V_{T+} - V_{T-}$ )		0.5	1.3	2.0	$V_{DC}$
$V_{OUT(0)}$	Logical "0" CLK R Output Voltage	$I_O = 360 \mu A$ $V_{CC} = 4.75 V_{DC}$			0.4	$V_{DC}$
$V_{OUT(1)}$	Logical "1" CLK R Output Voltage	$I_O = -360 \mu A$ $V_{CC} = 4.75 V_{DC}$	2.4			$V_{DC}$
<b>DATA OUTPUTS AND INTR</b>						
$V_{OUT(0)}$	Logical "0" Output Voltage Data Outputs INTR Output	$I_{OUT} = 1.6 mA, V_{CC} = 4.75 V_{DC}$ $I_{OUT} = 1.0 mA, V_{CC} = 4.75 V_{DC}$			0.4 0.4	$V_{DC}$ $V_{DC}$
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A, V_{CC} = 4.75 V_{DC}$	2.4			$V_{DC}$
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -10 \mu A, V_{CC} = 4.75 V_{DC}$	4.5			$V_{DC}$
$I_{OUT}$	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT} = 0 V_{DC}$ $V_{OUT} = 5 V_{DC}$	-3		3	$\mu A_{DC}$ $\mu A_{DC}$
$I_{SOURCE}$		$V_{OUT}$ Short to Gnd, $T_A = 25^\circ C$	4.5	6		$mA_{DC}$
$I_{SINK}$		$V_{OUT}$ Short to $V_{CC}$ , $T_A = 25^\circ C$	9.0	16		$mA_{DC}$
<b>POWER SUPPLY</b>						
$I_{CC}$	Supply Current (Includes Ladder Current)  ADC0801/02/03/04LCJ/05 ADC0804LCN/LCV/LCWM	$f_{CLK} = 640 kHz$ , $V_{REF}/2 = NC, T_A = 25^\circ C$ and $\overline{CS} = 5V$			1.1 1.9	1.8 2.5 $mA$ $mA$
<p>Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.</p> <p>Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the 0 Gnd.</p> <p>Note 3: A zener diode exists, internally, from <math>V_{CC}</math> to Gnd and has a typical breakdown voltage of <math>7 V_{DC}</math>.</p> <p>Note 4: For <math>V_{IN(-)}</math> to <math>V_{IN(+)}</math> the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the <math>V_{CC}</math> supply. Be careful, during testing at low <math>V_{CC}</math> levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog <math>V_{IN}</math> does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 <math>V_{DC}</math> to 5 <math>V_{DC}</math> input voltage range will therefore require a minimum supply voltage of 4.950 <math>V_{DC}</math> over temperature variations, initial tolerance and loading.</p> <p>Note 5: Accuracy is guaranteed at <math>f_{CLK} = 540 kHz</math>. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.</p> <p>Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 2 and section 2.0.</p> <p>Note 7: The <math>\overline{CS}</math> input is assumed to bracket the <math>\overline{WR}</math> strobe input and therefore timing is dependent on the <math>\overline{WR}</math> pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the <math>\overline{WR}</math> pulse (see timing diagrams).</p> <p>Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 5.</p> <p>Note 9: The <math>V_{REF}/2</math> pin is the center point of a two-resistor divider connected from <math>V_{CC}</math> to ground. In all versions of the ADC0801, ADC0802, ADC0803, and ADC0805, and in the ADC0804LCJ, each resistor is typically 16 k<math>\Omega</math>. In all versions of the ADC0804 except the ADC0804LCJ, each resistor is typically 2.2 k<math>\Omega</math>.</p> <p>Note 10: Human body model, 100 pF discharged through a 1.5 k<math>\Omega</math> resistor.</p>						

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

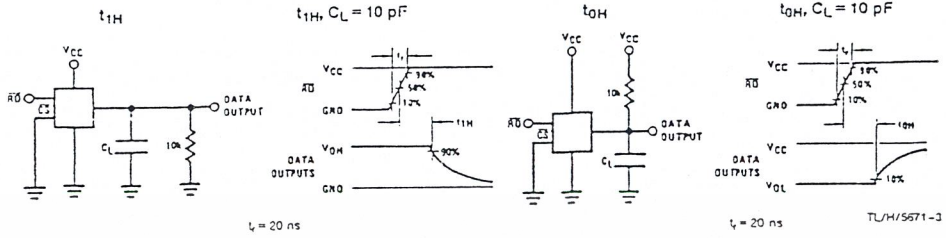
Typical Performance Characteristics



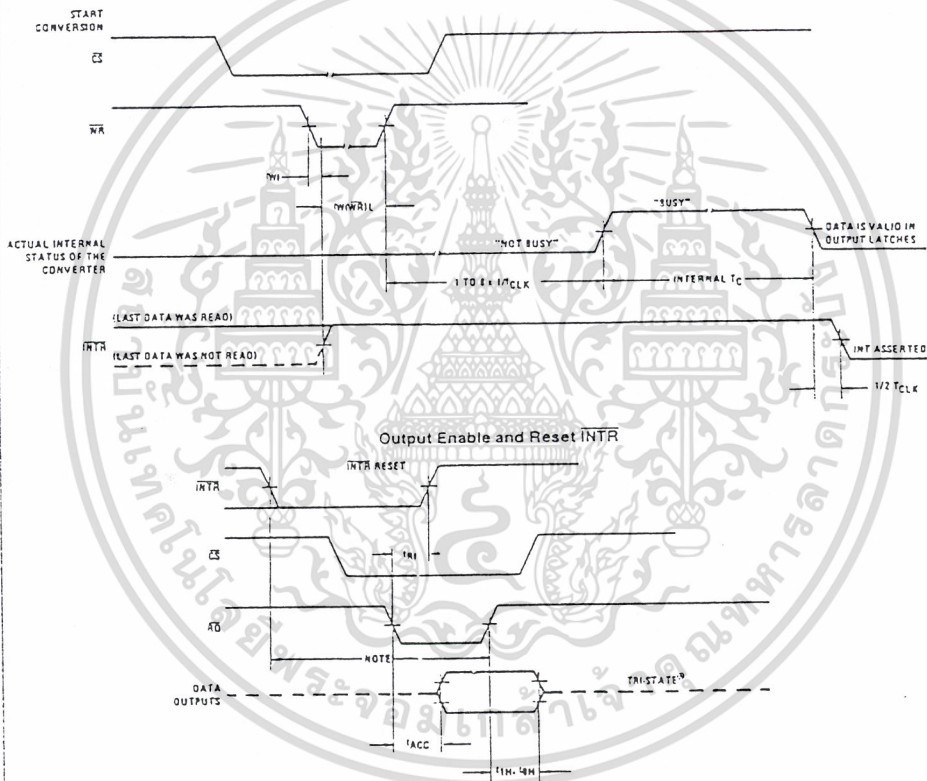
TLH/5671-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRI-STATE Test Circuits and Waveforms



Timing Diagrams (All timing is measured from the 50% voltage points)



Note: Read strobe must occur 8 clock periods ( $8/t_{CLK}$ ) after assertion of interrupt to guarantee reset of  $\overline{INTR}$ .

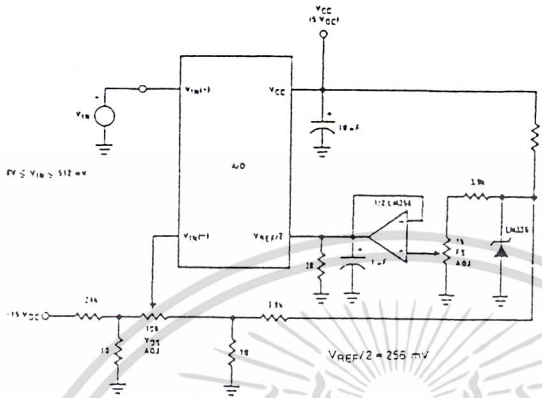
TL/H/5671-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

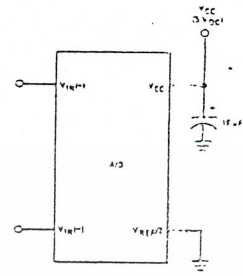


Typical Applications (Continued)

Directly Converting a Low-Level Signal

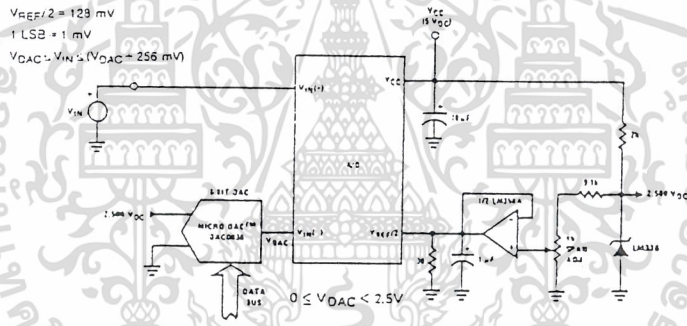


A  $\mu\text{P}$  Interfaced Comparator

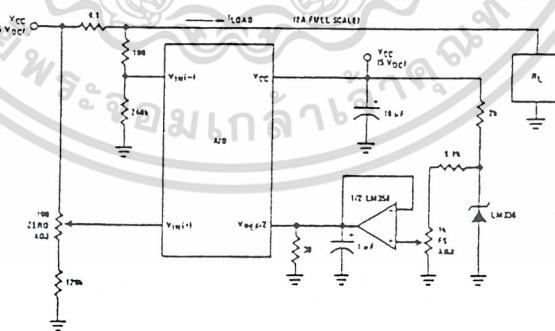


For  $V_{IN(+)} > V_{IN(-)}$   
Output = FF<sub>HEX</sub>  
For  $V_{IN(+)} < V_{IN(-)}$   
Output = 00<sub>HEX</sub>

1 mV Resolution with  $\mu\text{P}$  Controlled Range



Digitizing a Current Flow



TL/H/5671-6

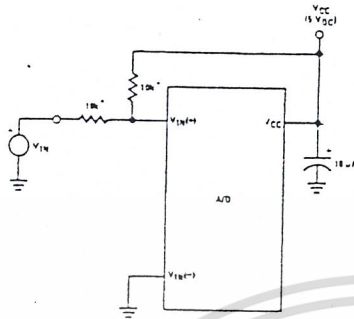
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





Typical Applications (Continued)

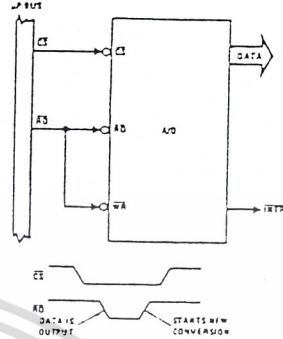
Handling  $\pm 5V$  Analog Inputs



TL/H/5671-33

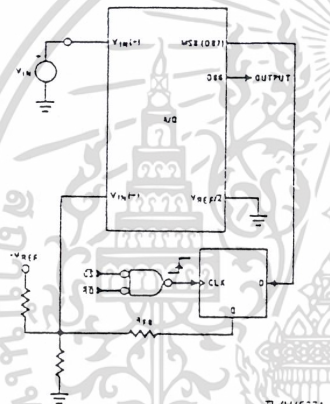
\*Beckman Instruments #594-J-R10K resistor array

Read-Only Interface



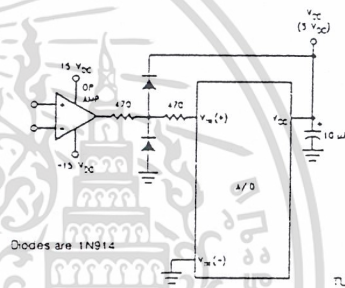
TL/H/5671-34

$\mu P$  Interfaced Comparator with Hysteresis



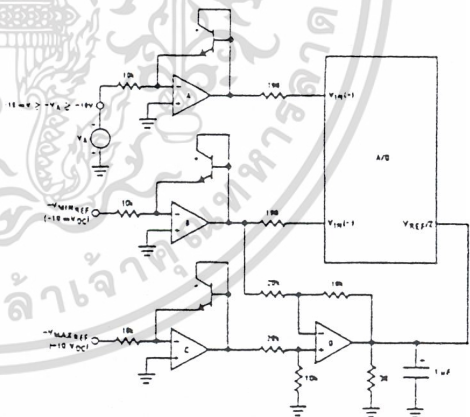
TL/H/5671-35

Protecting the Input



TL/H/5671-9

A Low-Cost, 3-Decade Logarithmic Converter

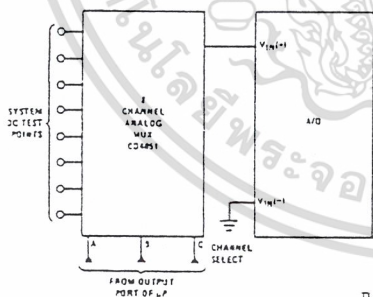


TL/H/5671-37

\*LM389 transistors

A, B, C, D = LM324A quad op amp

Analog Self-Test for a System



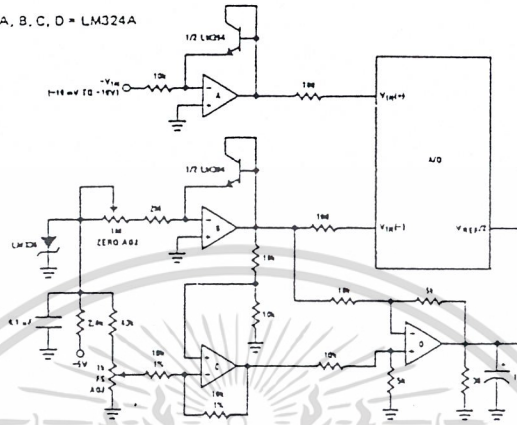
TL/H/5671-36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

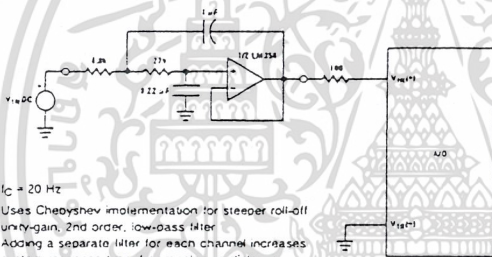
Typical Applications (Continued)

3-Decade Logarithmic A/D Converter

A, B, C, D = LM324A

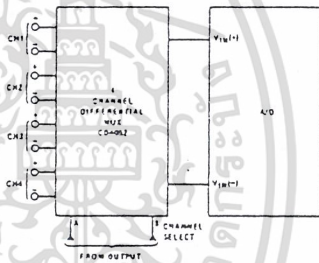


Noise Filtering the Analog Input

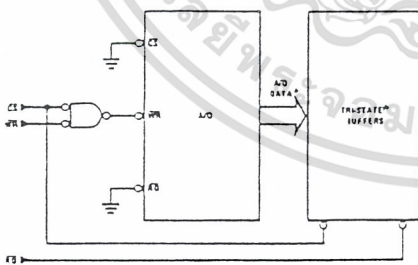


$f_c = 20 \text{ Hz}$   
 Uses Chebyshev implementation for steeper roll-off  
 unity-gain, 2nd order, low-pass filter  
 Adding a separate filter for each channel increases  
 system response time if an analog multiplexer  
 is used

Multiplexing Differential Inputs

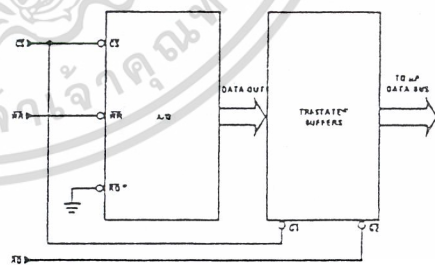


Output Buffers with A/D Data Enabled



\*A/D output data is updated 1 CLK period  
 prior to assertion of INT<sub>A</sub>

Increasing Bus Drive and/or Reducing Time on Bus



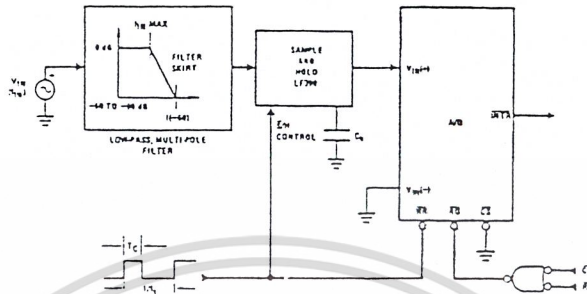
\*Allows output data to set-up at falling edge of CS

TLM/5671-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

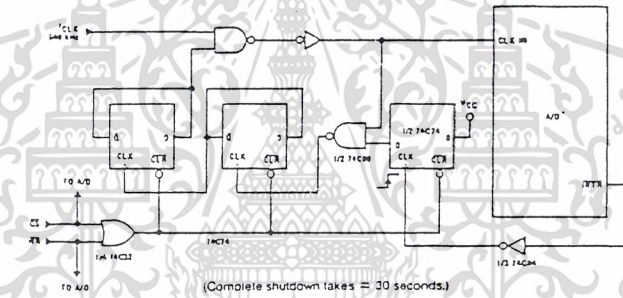
Typical Applications (Continued)

Sampling an AC Input Signal

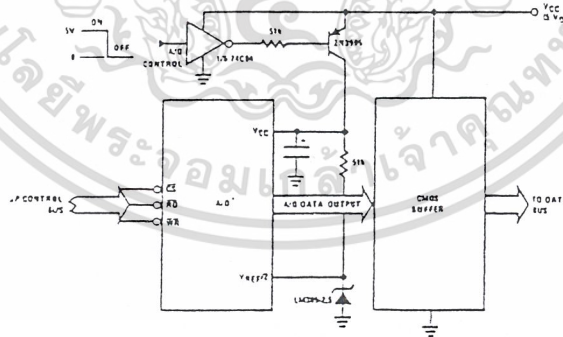


Note 1: Oversample whenever possible (keep  $f_s > 2f(-60)$ ) to eliminate input frequency folding (aliasing) and to allow for the skirt response of the filter.  
 Note 2: Consider the amplitude errors which are introduced within the passband of the filter.

70% Power Savings by Clock Gating



Power Savings by A/D and V<sub>REF</sub> Shutdown



\*Use ADC0801, 02, 03 or 05 for lowest power consumption.  
 Note: Logic inputs can be driven to V<sub>CC</sub> with A/D supply at zero volts.  
 Buffer prevents data bus from overdriving output of A/D when in shutdown mode.

7LH/5671-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Functional Description

### 1.0 UNDERSTANDING A/D ERROR SPECS

A perfect A/D transfer characteristic (staircase waveform) is shown in *Figure 1a*. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53 mV with 2.5V tied to the  $V_{REF}/2$  pin). The digital output codes that correspond to these inputs are shown as  $D-1$ ,  $D$ , and  $D+1$ . For the perfect A/D, not only will center-value ( $A-1$ ,  $A$ ,  $A+1$ , . . .) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located  $\pm 1/2$  LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages that extend  $\pm 1/2$  LSB from the ideal center-values. Each tread (the range of analog input voltage that provides the same digital output code) is therefore 1 LSB wide.

*Figure 1b* shows a worst case error plot for the ADC0801. All center-valued inputs are guaranteed to produce the correct output codes and the adjacent risers are guaranteed to be no closer to the center-value points than  $\pm 1/4$  LSB. In

other words, if we apply an analog input equal to the center-value  $\pm 1/4$  LSB, we guarantee that the A/D will produce the correct digital code. The maximum range of the position of the code transition is indicated by the horizontal arrow and it is guaranteed to be no more than  $1/2$  LSB.

The error curve of *Figure 1c* shows a worst case error plot for the ADC0802. Here we guarantee that if we apply an analog input equal to the LSB analog voltage center-value the A/D will produce the correct digital code.

Next to each transfer function is shown the corresponding error plot. Many people may be more familiar with error plots than transfer functions. The analog input voltage to the A/D is provided by either a linear ramp or by the discrete output steps of a high resolution DAC. Notice that the error is continuously displayed and includes the quantization uncertainty of the A/D. For example the error at point 1 of *Figure 1a* is  $+1/2$  LSB because the digital code appeared  $1/2$  LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt upside steps are always 1 LSB in magnitude.

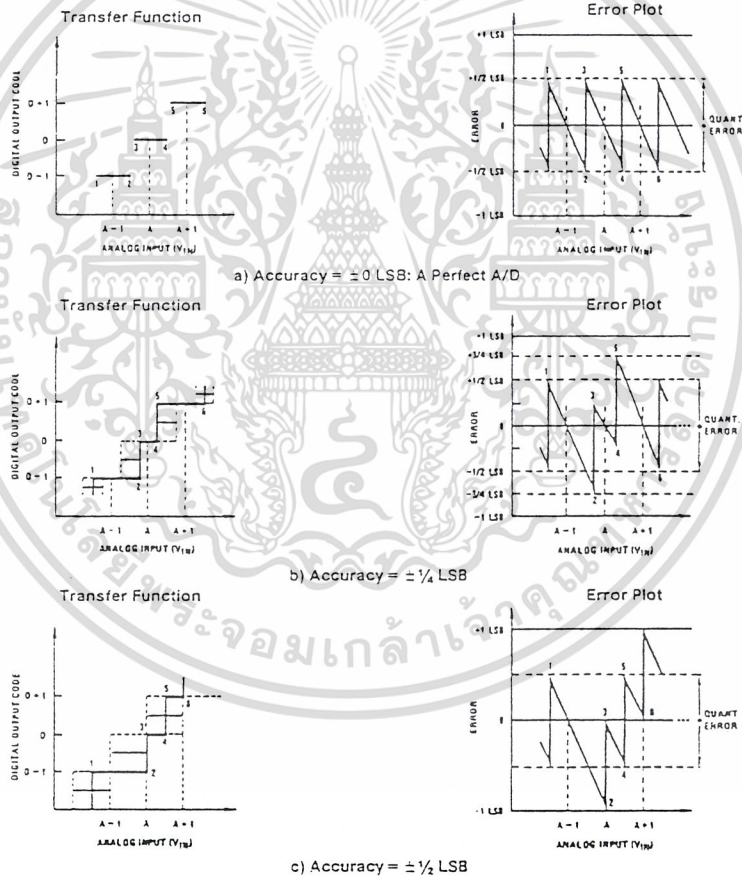


FIGURE 1. Clarifying the Error Specs of an A/D Converter

TU/H/5671-12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

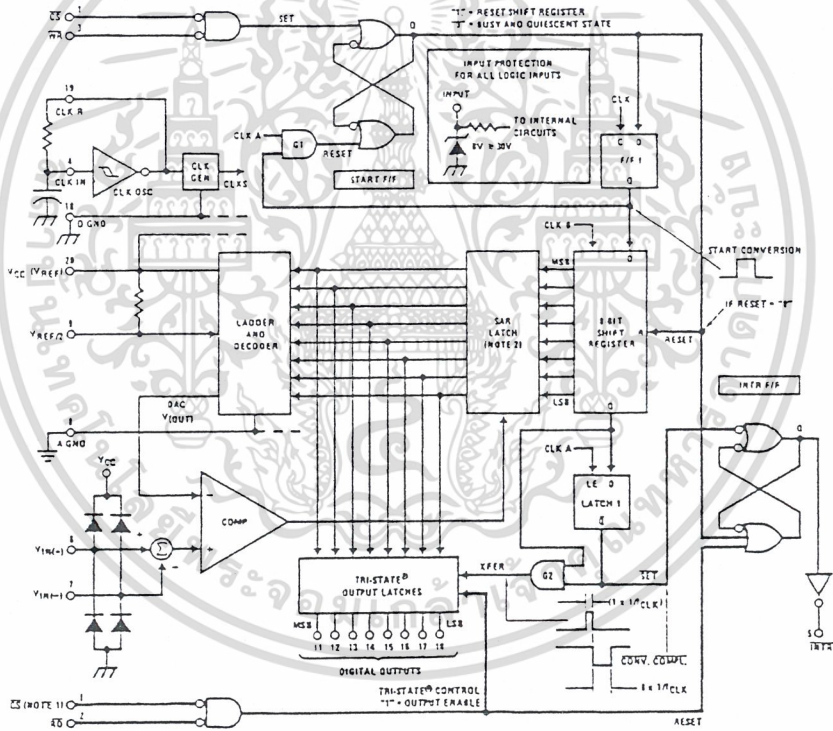
2.0 FUNCTIONAL DESCRIPTION

The ADC0801 series contains a circuit equivalent of the 256R network. Analog switches are sequenced by successive approximation logic to match the analog difference input voltage  $[V_{IN}(+) - V_{IN}(-)]$  to a corresponding tap on the R network. The most significant bit is tested first and after 8 comparisons (64 clock cycles) a digital 8-bit binary code (1111 1111 = full-scale) is transferred to an output latch and then an interrupt is asserted ( $\overline{INTR}$  makes a high-to-low transition). A conversion in process can be interrupted by issuing a second start command. The device may be operated in the free-running mode by connecting  $\overline{INTR}$  to the  $\overline{WR}$  input with  $\overline{CS} = 0$ . To ensure start-up under all possible conditions, an external  $\overline{WR}$  pulse is required during the first power-up cycle.

On the high-to-low transition of the  $\overline{WR}$  input the internal SAR latches and the shift register stages are reset. As long as the  $\overline{CS}$  input and  $\overline{WR}$  input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 8 clock periods after at least one of these inputs makes a low-to-high transition.

A functional diagram of the A/D converter is shown in Figure 2. All of the package pinouts are shown and the major logic control paths are drawn in heavier weight lines.

The converter is started by having  $\overline{CS}$  and  $\overline{WR}$  simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the Interrupt ( $\overline{INTR}$ ) F/F and inputs a "1" to the D flop, F/F1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of F/F1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either the  $\overline{WR}$  or  $\overline{CS}$  is a "1") the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would momentarily be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This logic therefore allows for wide  $\overline{CS}$  and  $\overline{WR}$  signals and the converter will start after at least one of these signals returns high and the internal clocks again provide a reset signal for the start F/F.



Note 1:  $\overline{CS}$  shown twice for clarity.  
 Note 2: SAR = Successive Approximation Register.

FIGURE 2. Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the INTR input signal.

Note that this  $\overline{SET}$  control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at  $\frac{1}{8}$  of the frequency of the external clock). If the data output is continuously enabled ( $\overline{CS}$  and  $\overline{RD}$  both held low), the INTR output will still signal the end of conversion (by a high-to-low transition), because the  $\overline{SET}$  input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This INTR output will therefore stay low for the duration of the SET signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode (INTR pin tied to  $\overline{WR}$  and  $\overline{CS}$  wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the INTR signal. This resets the SHIFT REGISTER which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the Q output will go high, which then allows the INTR F/F to be RESET. This reduces the width of the resulting INTR output pulse to only a few propagation delays (approximately 300 ns).

When data is to be read, the combination of both  $\overline{CS}$  and  $\overline{RD}$  being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

2.1 Digital Control Inputs

The digital control inputs ( $\overline{CS}$ ,  $\overline{RD}$ , and  $\overline{WR}$ ) meet standard T2L logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the  $\overline{CS}$  input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the  $\overline{WR}$  input (pin 3) and the Output Enable function is caused by an active low pulse at the  $\overline{RD}$  input (pin 2).

2.2 Analog Differential Voltage Inputs and Common-Mode Rejection

This A/D has additional applications flexibility due to the analog differential voltage input. The  $V_{IN}(-)$  input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4 mA–20 mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input. The time interval between sampling  $V_{IN}(+)$  and  $V_{IN}(-)$  is  $4 \frac{1}{2}$  clock periods. The maximum error voltage due to this

slight time difference between the input voltage samples is given by:

$$\Delta V_{\theta}(\text{MAX}) = (V_p) (2\pi f_{cm}) \left( \frac{4.5}{f_{CLK}} \right),$$

where:

- $\Delta V_{\theta}$  is the error voltage due to sampling delay
- $V_p$  is the peak value of the common-mode voltage
- $f_{cm}$  is the common-mode frequency

As an example, to keep this error to  $\frac{1}{4}$  LSB ( $\sim 5$  mV) when operating with a 60 Hz common-mode frequency,  $f_{cm}$ , and using a 640 kHz A/D clock,  $f_{CLK}$ , would allow a peak value of the common-mode voltage,  $V_p$ , which is given by:

$$V_p = \frac{[\Delta V_{\theta}(\text{MAX}) (f_{CLK})]}{(2\pi f_{cm}) (4.5)}$$

or

$$V_p = \frac{(5 \times 10^{-3}) (640 \times 10^3)}{(6.28) (60) (4.5)}$$

which gives

$$V_p \approx 1.9V.$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode noise levels.

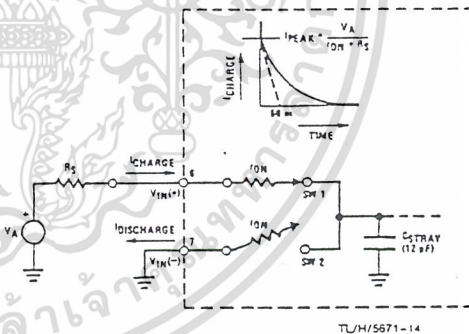
An analog input voltage with a reduced span and a relatively large zero offset can be handled easily by making use of the differential input (see section 2.4 Reference Voltage).

2.3 Analog Inputs

2.3.1 Input Current

Normal Mode

Due to the internal switching action, displacement currents will flow at the analog inputs. This is due to on-chip stray capacitance to ground as shown in Figure 3.



$r_{ON}$  of SW 1 and SW 2  $\approx 5$  k $\Omega$   
 $t = r_{ON} C_{STRAY} \approx 5$  k $\Omega \times 12$  pF = 60 ns

FIGURE 3. Analog Input Impedance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Functional Description (Continued)

The voltage on this capacitance is switched and will result in currents entering the  $V_{IN}(+)$  input pin and leaving the  $V_{IN}(-)$  input which will depend on the analog differential input voltage levels. These current transients occur at the leading edge of the internal clocks. They rapidly decay and *do not cause errors* as the on-chip comparator is strobed at the end of the clock period.

### Fault Mode

If the voltage source applied to the  $V_{IN}(+)$  or  $V_{IN}(-)$  pin exceeds the allowed operating range of  $V_{CC} + 50$  mV, large input currents can flow through a parasitic diode to the  $V_{CC}$  pin. If these currents can exceed the 1 mA max allowed spec, an external diode (1N914) should be added to bypass this current to the  $V_{CC}$  pin (with the current bypassed with this diode, the voltage at the  $V_{IN}(+)$  pin can exceed the  $V_{CC}$  voltage by the forward voltage of this diode).

### 2.3.2 Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the  $V_{IN}(+)$  input voltage at full-scale. For continuous conversions with a 640 kHz clock frequency with the  $V_{IN}(+)$  input at 5V, this DC current is at a maximum of approximately 5  $\mu$ A. Therefore, *bypass capacitors should not be used at the analog inputs of the  $V_{REF}/2$  pin for high resistance sources ( $> 1$  k $\Omega$ )*. If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage.

### 2.3.3 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, *will not cause errors* as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor ( $\leq 1$  k $\Omega$ ) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications, ( $\leq 1$  k $\Omega$ ), a 0.1  $\mu$ F bypass capacitor at the inputs will prevent noise pickup due to series lead inductance of a long wire. A 100 $\Omega$  series resistor can be used to isolate this capacitor—both the R and C are placed outside the feedback loop—from the output of an op amp, if used.

### 2.3.4 Noise

The leads to the analog inputs (pin 6 and 7) should be kept as short as possible to minimize input noise coupling. Both noise and undesired digital clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 5 k $\Omega$ . Larger values of source resistance can cause undesired system noise pickup. Input bypass capacitors, placed from the analog inputs to ground, will eliminate system noise pickup but can create analog scale errors as these capacitors will average the transient input switching currents of the A/D (see section 2.3.1.). This scale error depends on both a large source

resistance and the use of an input bypass capacitor. This error can be eliminated by doing a full-scale adjustment of the A/D (adjust  $V_{REF}/2$  for a proper full-scale reading—see section 2.5.2 on Full-Scale Adjustment) with the source resistance and input bypass capacitor in place.

## 2.4 Reference Voltage

### 2.4.1 Span Adjust

For maximum applications flexibility, these A/Ds have been designed to accommodate a  $5 V_{CC}$ ,  $2.5 V_{CC}$  or an adjusted voltage reference. This has been achieved in the design of the IC as shown in Figure 4.

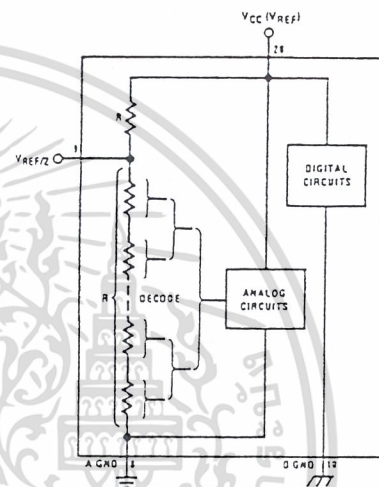


FIGURE 4. The  $V_{REFERENCE}$  Design on the IC

Notice that the reference voltage for the IC is either  $1/2$  of the voltage applied to the  $V_{CC}$  supply pin, or is equal to the voltage that is externally forced at the  $V_{REF}/2$  pin. This allows for a ratiometric voltage reference using the  $V_{CC}$  supply, a  $5 V_{CC}$  reference voltage can be used for the  $V_{CC}$  supply or a voltage less than  $2.5 V_{CC}$  can be applied to the  $V_{REF}/2$  input for increased application flexibility. The internal gain to the  $V_{REF}/2$  input is 2, making the full-scale differential input voltage twice the voltage at pin 9.

An example of the use of an adjusted reference voltage is to accommodate a reduced span—or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from  $0.5 V_{CC}$  to  $3.5 V_{CC}$ , instead of 0V to  $5 V_{CC}$ , the span would be 3V as shown in Figure 5. With  $0.5 V_{CC}$  applied to the  $V_{IN}(-)$  pin to absorb the offset, the reference voltage can be made equal to  $1/2$  of the 3V span or  $1.5 V_{CC}$ . The A/D now will encode the  $V_{IN}(+)$  signal from 0.5V to 3.5 V with the 0.5V input corresponding to zero and the  $3.5 V_{CC}$  input corresponding to full-scale. The full 8 bits of resolution are therefore applied over this reduced analog input voltage range.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Functional Description (Continued)

2.5.3 Adjusting for an Arbitrary Analog Input Voltage Range

If the analog zero voltage of the A/D is shifted away from ground (for example, to accommodate an analog input signal that does not go to ground) this new zero reference should be properly adjusted first. A  $V_{IN}(+)$  voltage that equals this desired zero reference plus  $\frac{1}{2}$  LSB (where the LSB is calculated for the desired analog span,  $1 \text{ LSB} = \text{analog span}/256$ ) is applied to pin 6 and the zero reference voltage at pin 7 should then be adjusted to just obtain the 00<sub>HEX</sub> to 01<sub>HEX</sub> code transition.

The full-scale adjustment should then be made (with the proper  $V_{IN}(-)$  voltage applied) by forcing a voltage to the  $V_{IN}(+)$  input which is given by:

$$V_{IN}(+) \text{ fs adj} = V_{MAX} - 1.5 \left[ \frac{(V_{MAX} - V_{MIN})}{256} \right]$$

where:

$V_{MAX}$  = The high end of the analog input range

and

$V_{MIN}$  = the low end (the offset zero) of the analog range. (Both are ground referenced.)

The  $V_{REF}/2$  (or  $V_{CC}$ ) voltage is then adjusted to provide a code change from FE<sub>HEX</sub> to FF<sub>HEX</sub>. This completes the adjustment procedure.

2.6 Clocking Option

The clock for the A/D can be derived from the CPU clock or an external RC can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 6.

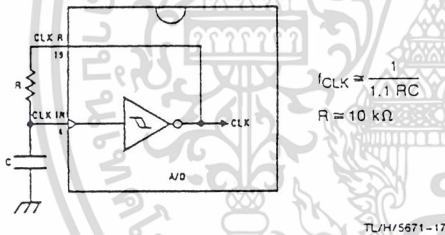


FIGURE 6. Self-Clocking the A/D

Heavy capacitive or DC loading of the clock R pin should be avoided as this will disturb normal converter operation. Loads less than 50 pF, such as driving up to 7 A/D converter clock inputs from a single clock R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the clock R pin (do not use a standard TTL buffer).

2.7 Restart During a Conversion

If the A/D is restarted ( $\overline{CS}$  and  $\overline{WR}$  go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the

conversion in process is not allowed to be completed, therefore the data of the previous conversion remains in this latch. The  $\overline{INTR}$  output simply remains at the "1" level.

2.8 Continuous Conversions

For operation in the free-running mode an initializing pulse should be used, following power-up, to ensure circuit operation. In this application, the  $\overline{CS}$  input is grounded and the  $\overline{WR}$  input is tied to the  $\overline{INTR}$  output. This  $\overline{WR}$  and  $\overline{INTR}$  node should be momentarily forced to logic low following a power-up cycle to guarantee operation.

2.9 Driving the Data Bus

This MOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in TRI-STATE (high impedance mode). Backplane bussing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see typical characteristics curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock extending circuits (5800).

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be TRI-STATE buffers (low power Schottky such as the DM74LS240 series is recommended) or special higher drive current products which are designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended.

2.10 Power Supplies

Noise spikes on the  $V_{CC}$  supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter  $V_{CC}$  pin and values of 1  $\mu\text{F}$  or greater are recommended. If an unregulated voltage is available in the system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the  $V_{CC}$  supply.

2.11 Wiring and Hook-Up Precautions

Standard digital wire wrap sockets are not satisfactory for breadboarding this A/D converter. Sockets on PC boards can be used and all logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup, therefore shielded leads may be necessary in many applications.

Functional Description (Continued)

A single point analog ground that is separate from the logic ground points should be used. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any  $V_{REF}/2$  bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of  $1/4$  LSB can usually be traced to improper board layout and wiring (see section 2.5.1 for measuring the zero error).

3.0 TESTING THE A/D CONVERTER

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 7.

For ease of testing, the  $V_{REF}/2$  (pin 9) should be supplied with  $2.560 V_{DC}$  and a  $V_{CC}$  supply voltage of  $5.12 V_{DC}$  should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of  $5.090 V_{DC}$  ( $5.120 - 1/2$  LSB) should be applied to the  $V_{IN}(+)$  pin with the  $V_{IN}(-)$  pin grounded. The value of the  $V_{REF}/2$  input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of  $V_{REF}/2$  should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). Table I shows the fractional binary equivalent of these two 4-bit groups. By adding the voltages obtained from the "VMS" and "VLS" columns in Table I, the nominal value of the digital display (when

$V_{REF}/2 = 2.560V$ ) can be determined. For example, for an output LED display of 1011 0110 or B6 (in hex), the voltage values from the table are  $3.520 + 0.120$  or  $3.640 V_{DC}$ . These voltage values represent the center-values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be expressed as either analog voltages or differences in 2 digital words.

A basic A/D tester that uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to read the difference voltage, "A-C", directly. The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis).

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 9, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides  $1/4$  LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

4.0 MICROPROCESSOR INTERFACING

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for  $\overline{CS}$  and the  $\overline{MEMR}$  and  $\overline{MEMW}$  strobes) or it can be controlled as an I/O device by using the  $\overline{I/O \overline{R}}$  and  $\overline{I/O \overline{W}}$  strobes and decoding the address bits  $A0 \rightarrow A7$  (or address bits  $A8 \rightarrow A15$  as they will contain the same 8-bit address information) to obtain the  $\overline{CS}$  input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 10.

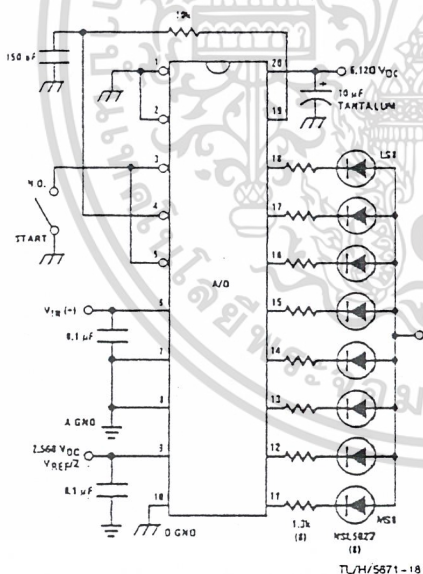


FIGURE 7. Basic A/D Tester

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

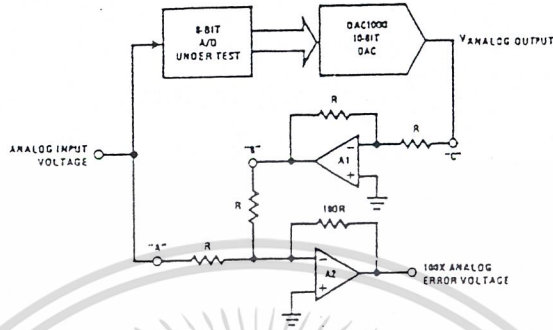


FIGURE 8. A/D Tester with Analog Error Output



FIGURE 9. Basic "Digital" A/D Tester

TL/H/5671-19

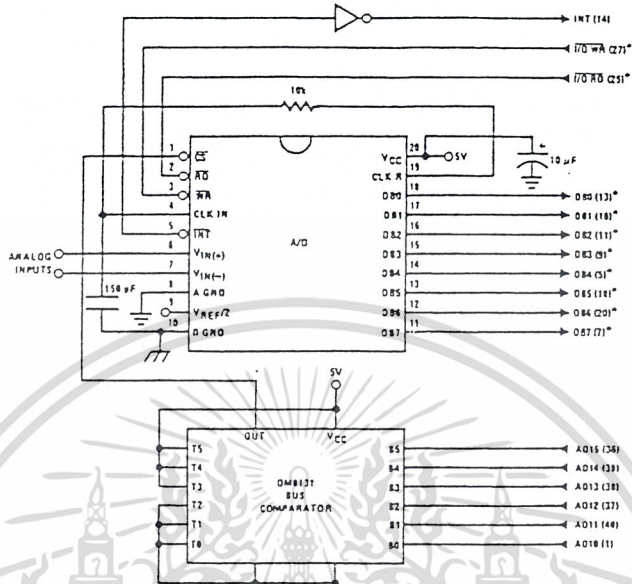
TABLE I. DECODING THE DIGITAL OUTPUT LEDS

HEX	BINARY	FRACTIONAL BINARY VALUE FOR				OUTPUT VOLTAGE CENTER VALUES WITH $V_{REF}/2 = 2.560 V_{DC}$	
		MS GROUP		LS GROUP		VMS GROUP*	VLS GROUP*
F	1 1 1 1		15/16		15/256	4.800	0.300
E	1 1 1 0	7/8		7/128		4.480	0.280
D	1 1 0 1		13/16		13/256	4.160	0.260
C	1 1 0 0	3/4		3/64		3.840	0.240
B	1 0 1 1		11/16		11/256	3.520	0.220
A	1 0 1 0	5/8		5/128		3.200	0.200
9	1 0 0 1		9/16		9/256	2/880	0.180
8	1 0 0 0	1/2		1/32		2/560	0.160
7	0 1 1 1		7/16		7/256	2.240	0.140
6	0 1 1 0	3/8		3/128		1.920	0.120
5	0 1 0 1		5/16		2/256	1.600	0.100
4	0 1 0 0	1/4		1/64		1/280	0.080
3	0 0 1 1		3/16		3/256	0.960	0.060
2	0 0 1 0	1/8		1/128		0.640	0.040
1	0 0 0 1		1/16		1/256	0.320	0.020
0	0 0 0 0					0	0

\*Display Output = VMS Group + VLS Group

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)



TL/H/5671-20

Note 1: Pin numbers for the DP8228 system controller, others are INS8080A.

Note 2: Pin 23 of the INS8228 must be tied to +12V through a 1 kΩ resistor to generate the RST 7 instruction when an interrupt is acknowledged as required by the accompanying sample program.

FIGURE 10. ADC0801-INS8080A CPU Interface

SAMPLE PROGRAM FOR FIGURE 10 ADC0801-INS8080A CPU INTERFACE

```

0038 C3 00 03 RST 7: JMP LD DATA
.
.
.
0100 21 00 02 START: LXI H 0200H ; HL pair will point to
; data storage locations
0103 31 00 04 RETURN: LXI SP 0400H ; Initialize stackpointer (Note 1)
0106 7D MOV A, L ; Test # of bytes entered
0107 FE 0F CPI 0F H ; If # = 16. JMP to
0109 CA 13 01 JZ CONT ; user program
010C D3 E0 OUT E0 H ; Start A/D
010E FB EI ; Enable interrupt
010F 00 LOOP: NOP ; Loop until end of
0110 C3 0F 01 JMP LOOP ; conversion
0113 . CONT: .
.
. (User program to .
. process data) .
.
.
0300 DB E0 LD DATA: IN E0 H ; Load data into accumulator
0302 77 MOV M, A ; Store data
0303 23 INX H ; Increment storage pointer
0304 C3 03 01 JMP RETURN
    
```

Note 1: The stack pointer must be dimensioned because a RST 7 instruction pushes the PC onto the stack.

Note 2: A# address used were arbitrarily chosen.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOTOROLA**  
SEMICONDUCTOR TECHNICAL DATA

**BCD-To-Seven Segment Latch/Decoder/Driver**

The MC14511B BCD-to-seven segment latch/decoder/driver is constructed with complementary MOS (CMOS) enhancement mode devices and NPN bipolar output drivers in a single monolithic structure. The circuit provides the functions of a 4-bit storage latch, an 8421 BCD-to-seven segment decoder, and an output drive capability. Lamp test (LT), blanking (BI), and latch enable (LE) inputs are used to test the display, to turn-off or pulse modulate the brightness of the display, and to store a BCD code, respectively. It can be used with seven-segment light-emitting diodes (LED), incandescent, fluorescent, gas discharge, or liquid crystal readouts either directly or indirectly.

Applications include instrument (e.g., counter, DVM, etc.) display driver, computer/calculator display driver, cockpit display driver, and various clock, watch, and timer uses.

- Low Logic Circuit Power Dissipation
- High-Current Sourcing Outputs (Up to 25 mA)
- Latch Storage of Code
- Blanking Input
- Lamp Test Provision
- Readout Blanking on all Illegal Input Combinations
- Lamp Intensity Modulation Capability
- Time Share (Multiplexing) Facility
- Supply Voltage Range = 3.0 V to 18 V
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range
- Chip Complexity: 216 FETs or 54 Equivalent Gates
- Triple Diode Protection on all Inputs

**MAXIMUM RATINGS\*** (Voltages Referenced to V<sub>SS</sub>)

Rating	Symbol	Value	Unit
DC Supply Voltage	V <sub>DD</sub>	- 0.5 to + 18	V
Input Voltage, All Inputs	V <sub>in</sub>	- 0.5 to V <sub>DD</sub> + 0.5	V
DC Current Drain per Input Pin	I	10	mA
Operating Temperature Range	T <sub>A</sub>	- 55 to + 125	°C
Power Dissipation per Package†	P <sub>D</sub>	500	mW
Storage Temperature Range	T <sub>stg</sub>	- 65 to + 150	°C
Maximum Output Drive Current (Source) per Output	I <sub>OHmax</sub>	25	mA
Maximum Continuous Output Power (Source) per Output ‡	POHmax	50	mW

‡POHmax = I<sub>OH</sub>(V<sub>DD</sub> - V<sub>OH</sub>)

\* Maximum Ratings are those values beyond which damage to the device may occur.

† Temperature Derating:

Plastic "P and D/DW" Packages: - 7.0 mW/°C From 65°C To 125°C

Ceramic "L" Packages: - 12 mW/°C From 100°C To 125°C

**MC14511B**



**L SUFFIX**  
CERAMIC  
CASE 620



**P SUFFIX**  
PLASTIC  
CASE 648



**D SUFFIX**  
SOIC  
CASE 751B



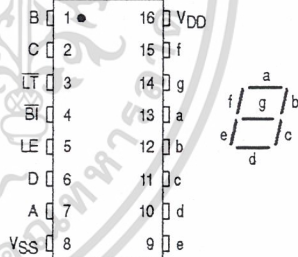
**DW SUFFIX**  
SOIC  
CASE 751G

**ORDERING INFORMATION**

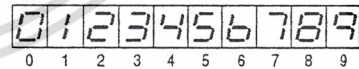
MC14XXXBCP	Plastic
MC14XXXBCL	Ceramic
MC14XXXBDW	SOIC
MC14XXXBD	SOIC

T<sub>A</sub> = - 55° to 125°C for all packages.

**PIN ASSIGNMENT**



**DISPLAY**



**TRUTH TABLE**

Inputs				Outputs							
LE	BI	LT	D C B A	a	b	c	d	e	f	g	Display
X	X	0	X X X X	1	1	1	1	1	1	1	8
X	0	1	X X X X	0	0	0	0	0	0	0	Blank
0	1	1	0 0 0 0	0	1	1	1	1	1	0	0
0	1	1	0 0 0 1	0	1	1	1	0	0	0	1
0	1	1	0 0 1 1	0	1	1	1	1	0	0	2
0	1	1	0 1 1 1	0	1	1	1	1	1	0	3
0	1	1	1 0 0 0	1	0	0	0	0	1	1	4
0	1	1	1 0 0 1	1	0	0	0	1	1	1	5
0	1	1	1 0 1 0	1	0	0	1	1	1	1	6
0	1	1	1 0 1 1	1	0	1	1	1	1	1	7
0	1	1	1 1 0 0	0	1	1	1	1	1	1	9
0	1	1	1 1 0 1	0	1	1	1	0	1	1	Blank
0	1	1	1 1 1 0	0	0	0	0	0	0	0	Blank
0	1	1	1 1 1 1	0	0	0	0	0	0	0	Blank
0	1	1	1 1 1 1	0	0	0	0	0	0	0	Blank
1	1	1	X X X X	-	-	-	-	-	-	-	-

X = Don't Care

\* Depends upon the BCD code previously applied when LE = 0

REV 3

1/94

© Motorola, inc. 1995



**MOTOROLA**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V<sub>SS</sub>)

Characteristic	Symbol	V <sub>DD</sub> Vdc	-55°C		25°C			125°C		Unit
			Min	Max	Min	Typ #	Max	Min	Max	
Output Voltage V <sub>in</sub> = V <sub>DD</sub> or 0	"0" Level V <sub>OL</sub>	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
	"1" Level V <sub>OH</sub>	5.0	4.1	—	4.1	4.57	—	4.1	—	
		10	9.1	—	9.1	9.58	—	9.1	—	
		15	14.1	—	14.1	14.59	—	14.1	—	
Input Voltage # (V <sub>O</sub> = 3.8 or 0.5 Vdc) (V <sub>O</sub> = 8.8 or 1.0 Vdc) (V <sub>O</sub> = 13.8 or 1.5 Vdc)	"0" Level V <sub>IL</sub>	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
		10	—	3.0	—	4.50	3.0	—	3.0	
		15	—	4.0	—	6.75	4.0	—	4.0	
	"1" Level V <sub>IH</sub>	5.0	3.5	—	3.5	2.75	—	3.5	—	
		10	7.0	—	7.0	5.50	—	7.0	—	
		15	11	—	11	8.25	—	11	—	
Output Drive Voltage (I <sub>OH</sub> = 0 mA) (I <sub>OH</sub> = 5.0 mA) (I <sub>OH</sub> = 10 mA) (I <sub>OH</sub> = 15 mA) (I <sub>OH</sub> = 20 mA) (I <sub>OH</sub> = 25 mA)	Source V <sub>OH</sub>	5.0	4.1	—	4.1	4.57	—	4.1	—	Vdc
			—	—	—	4.24	—	—	—	
			3.9	—	3.9	4.12	—	3.5	—	
			—	—	—	3.94	—	—	—	
			3.4	—	3.4	3.70	—	3.0	—	
			—	—	—	3.54	—	—	—	
		10	9.1	—	9.1	9.58	—	9.1	—	Vdc
			—	—	—	9.26	—	—	—	
			9.0	—	9.0	9.17	—	8.6	—	
			—	—	—	9.04	—	—	—	
			8.6	—	8.6	8.90	—	8.2	—	
			—	—	—	8.70	—	—	—	
		15	14.1	—	14.1	14.59	—	14.1	—	Vdc
			—	—	—	14.27	—	—	—	
			14	—	14	14.18	—	13.6	—	
			—	—	—	14.07	—	—	—	
			13.6	—	13.6	13.95	—	13.2	—	
			—	—	—	13.70	—	—	—	
Output Drive Current (V <sub>OL</sub> = 0.4 V) (V <sub>OL</sub> = 0.5 V) (V <sub>OL</sub> = 1.5 V)	Sink I <sub>OL</sub>	5.0	0.64	—	0.51	0.88	—	0.36	—	mAdc
		10	1.6	—	1.3	2.25	—	0.9	—	
		15	4.2	—	3.4	8.8	—	2.4	—	
Input Current	I <sub>in</sub>	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μAdc
Input Capacitance	C <sub>in</sub>	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package) V <sub>in</sub> = 0 or V <sub>DD</sub> , I <sub>out</sub> = 0 μA	I <sub>DD</sub>	5.0	—	5.0	—	0.005	5.0	—	150	μAdc
		10	—	10	—	0.010	10	—	300	
		15	—	20	—	0.015	20	—	600	
Total Supply Current**† (Dynamic plus Quiescent, Per Package) (C <sub>L</sub> = 50 pF on all outputs, all buffers switching)	I <sub>T</sub>	5.0	I <sub>T</sub> = (1.9 μA/kHz) f + I <sub>DD</sub>							μAdc
		10	I <sub>T</sub> = (3.8 μA/kHz) f + I <sub>DD</sub>							
		15	I <sub>T</sub> = (5.7 μA/kHz) f + I <sub>DD</sub>							

#Noise immunity specified for worst-case input combination.

Noise Margin for both "1" and "0" level =

1.0 Vdc min @ V<sub>DD</sub> = 5.0 Vdc2.0 Vdc min @ V<sub>DD</sub> = 10 Vdc2.5 Vdc min @ V<sub>DD</sub> = 15 Vdc

\*\*The formulas given are for the typical characteristics only at 25°C.

†To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + 3.5 \times 10^{-3} (C_L - 50) V_{DD} f$$

where: I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, and f in kHz is input frequency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING CHARACTERISTICS\* ( $C_L = 50 \text{ pF}$ ,  $T_A = 25^\circ \text{C}$ )

Characteristic	Symbol	V <sub>DD</sub> V <sub>dc</sub>	Min	Typ	Max	Unit
Output Rise Time $t_{PLH} = (0.40 \text{ ns/pF}) C_L + 20 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 17.5 \text{ ns}$ $t_{PLH} = (0.20 \text{ ns/pF}) C_L + 15 \text{ ns}$	$t_{PLH}$	5.0 10 15	— — —	47 30 25	80 60 50	ns
Output Fall Time $t_{PHL} = (1.5 \text{ ns/pF}) C_L + 50 \text{ ns}$ $t_{PHL} = (0.75 \text{ ns/pF}) C_L + 37.5 \text{ ns}$ $t_{PHL} = (0.55 \text{ ns/pF}) C_L + 37.5 \text{ ns}$	$t_{PHL}$	5.0 10 15	— — —	125 75 65	250 150 130	ns
Data Propagation Delay Time $t_{PLH} = (0.40 \text{ ns/pF}) C_L + 620 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 237.5 \text{ ns}$ $t_{PLH} = (0.20 \text{ ns/pF}) C_L + 165 \text{ ns}$  $t_{PHL} = (1.3 \text{ ns/pF}) C_L + 655 \text{ ns}$ $t_{PHL} = (0.60 \text{ ns/pF}) C_L + 260 \text{ ns}$ $t_{PHL} = (0.35 \text{ ns/pF}) C_L + 182.5 \text{ ns}$	$t_{PLH}$   $t_{PHL}$	5.0 10 15  5.0 10 15	— — —  — — —	640 250 175  720 290 200	1280 500 350  1440 580 400	ns
Blank Propagation Delay Time $t_{PLH} = (0.30 \text{ ns/pF}) C_L + 585 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 187.5 \text{ ns}$ $t_{PLH} = (0.15 \text{ ns/pF}) C_L + 142.5 \text{ ns}$  $t_{PHL} = (0.85 \text{ ns/pF}) C_L + 442.5 \text{ ns}$ $t_{PHL} = (0.45 \text{ ns/pF}) C_L + 177.5 \text{ ns}$ $t_{PHL} = (0.35 \text{ ns/pF}) C_L + 142.5 \text{ ns}$	$t_{PLH}$   $t_{PHL}$	5.0 10 15  5.0 10 15	— — —  — — —	600 200 150  485 200 160	750 300 220  970 400 320	ns
Lamp Test Propagation Delay Time $t_{PLH} = (0.45 \text{ ns/pF}) C_L + 290.5 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 112.5 \text{ ns}$ $t_{PLH} = (0.20 \text{ ns/pF}) C_L + 80 \text{ ns}$  $t_{PHL} = (1.3 \text{ ns/pF}) C_L + 248 \text{ ns}$ $t_{PHL} = (0.45 \text{ ns/pF}) C_L + 102.5 \text{ ns}$ $t_{PHL} = (0.35 \text{ ns/pF}) C_L + 72.5 \text{ ns}$	$t_{PLH}$   $t_{PHL}$	5.0 10 15  5.0 10 15	— — —  — — —	313 125 90  313 125 90	625 250 180  625 250 180	ns
Setup Time	$t_{su}$	5.0 10 15	100 40 30	— — —	— — —	ns
Hold Time	$t_h$	5.0 10 15	60 40 30	— — —	— — —	ns
Latch Enable Pulse Width	$t_{WL}$	5.0 10 15	520 220 130	260 110 65	— — —	ns

\* The formulas given are for the typical characteristics only.

This device contains protection circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit. A destructive high current mode may occur if  $V_{in}$  and  $V_{out}$  are not constrained to the range  $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$ .

Due to the sourcing capability of this circuit, damage can occur to the device if  $V_{DD}$  is applied, and the outputs are shorted to  $V_{SS}$  and are at a logical 1 (See Maximum Ratings).

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either  $V_{SS}$  or  $V_{DD}$ ).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

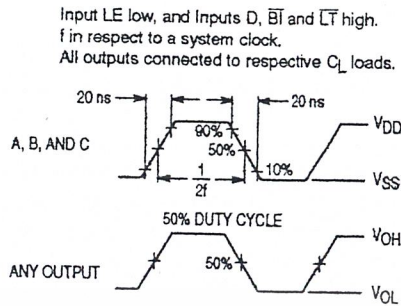


Figure 1. Dynamic Power Dissipation Signal Waveforms

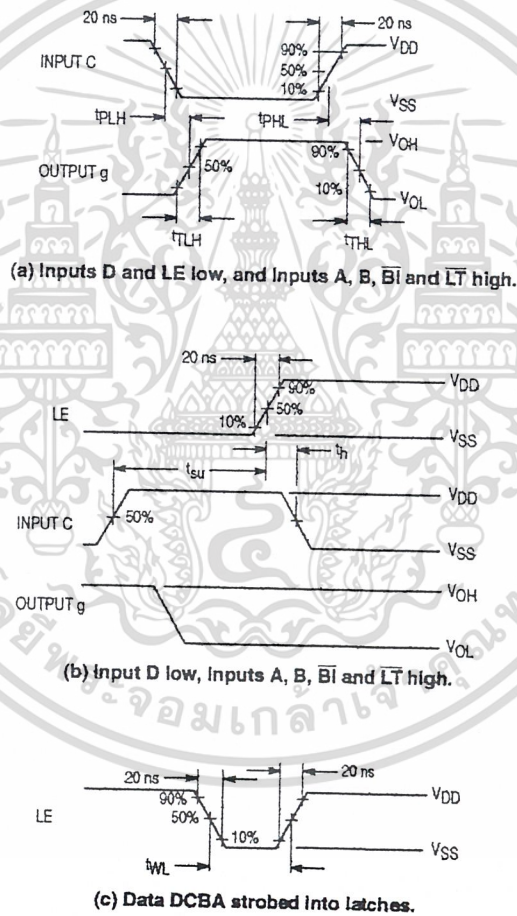
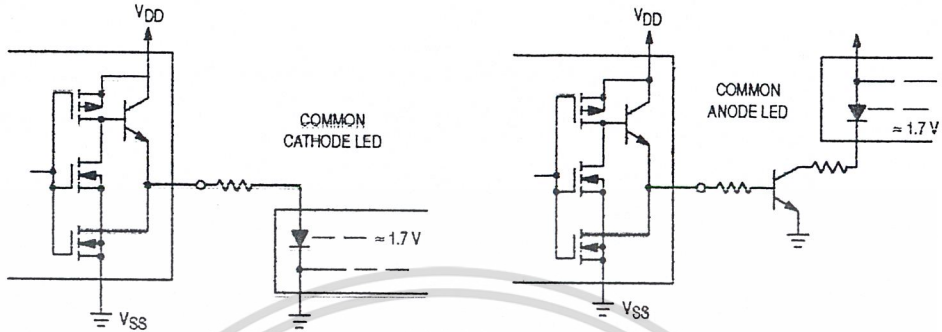


Figure 2. Dynamic Signal Waveforms

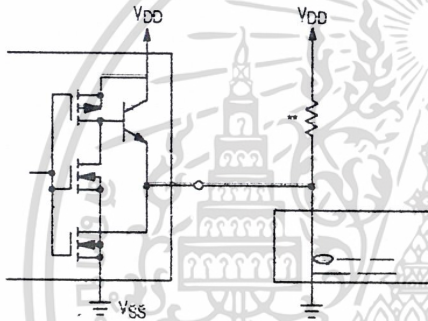
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONNECTIONS TO VARIOUS DISPLAY READOUTS

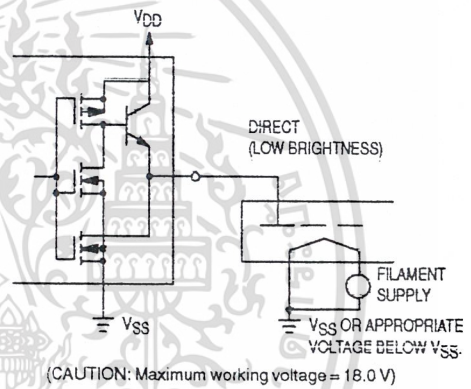
LIGHT EMITTING DIODE (LED) READOUT



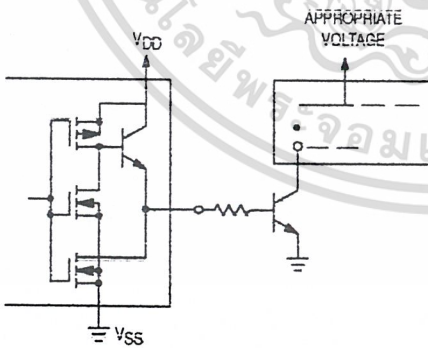
INCANDESCENT READOUT



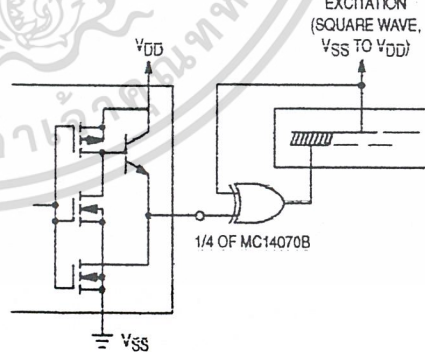
FLUORESCENT READOUT



GAS DISCHARGE READOUT



LIQUID CRYSTAL (LCD) READOUT

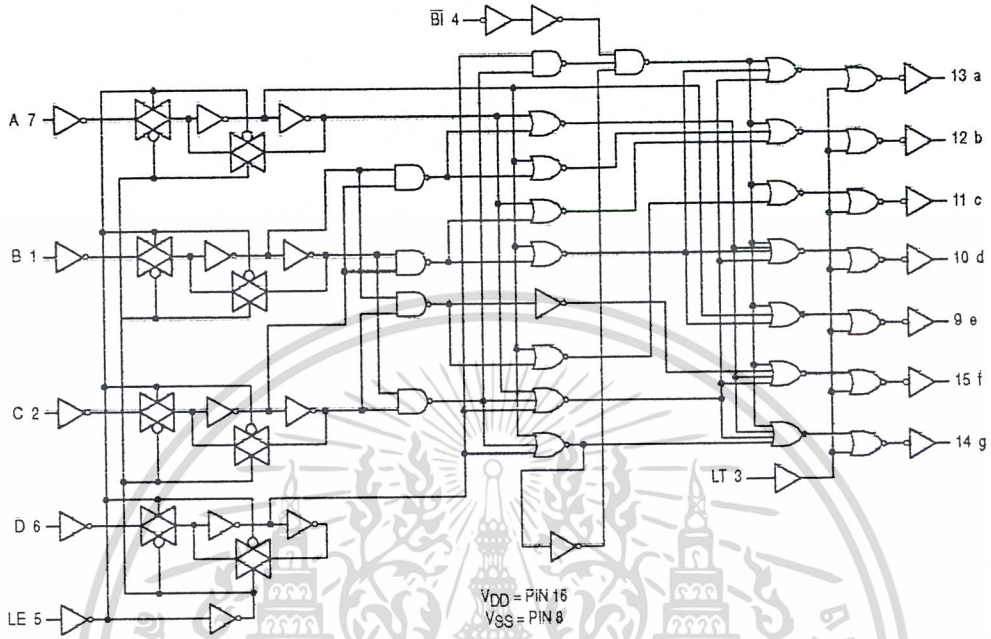


\*\* A filament pre-warm resistor is recommended to reduce filament thermal shock and increase the effective cold resistance of the filament.

Direct dc drive of LCD's not recommended for life of LCD readouts.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

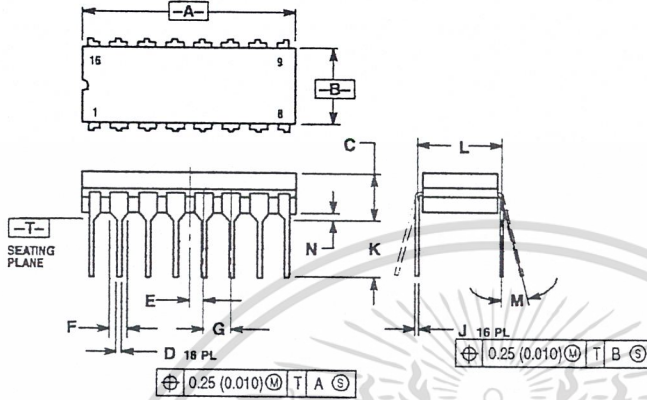
LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

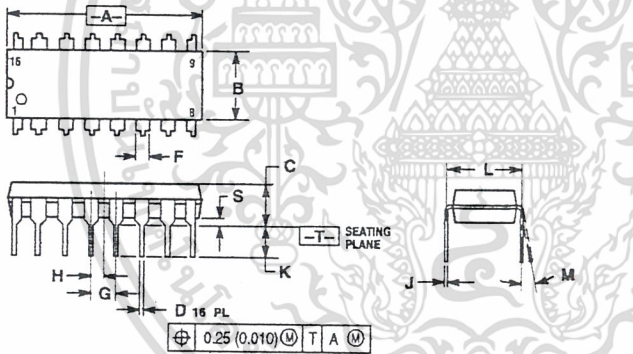
L SUFFIX  
CERAMIC DIP PACKAGE  
CASE 620-10  
ISSUE V



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
  2. CONTROLLING DIMENSION: INCH.
  3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
  4. DIMENSION F MAY NARROW TO 0.78 (0.030) WHERE THE LEAD ENTERS THE CERAMIC BODY.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.750	0.785	19.05	19.93
B	0.240	0.295	6.10	7.49
C	—	0.200	—	5.08
D	0.015	0.020	0.38	0.50
E	0.050 BSC	—	1.27 BSC	—
F	0.065	0.065	1.40	1.65
G	0.100 BSC	—	2.54 BSC	—
H	0.008	0.015	0.21	0.38
K	0.125	0.170	3.18	4.31
L	0.300 BSC	—	7.62 BSC	—
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

P SUFFIX  
PLASTIC DIP PACKAGE  
CASE 648-08  
ISSUE R



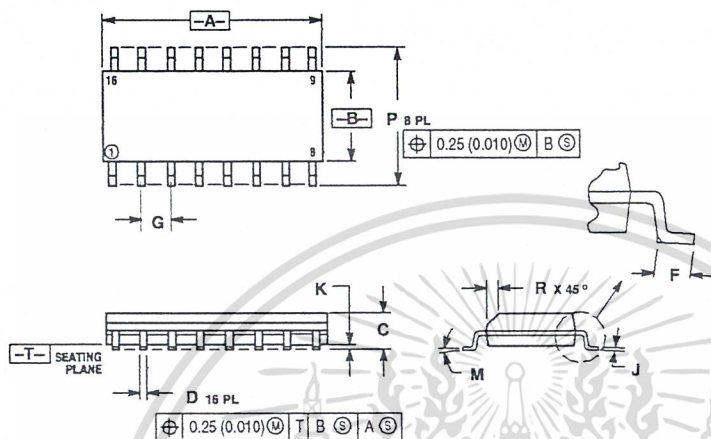
- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
  2. CONTROLLING DIMENSION: INCH.
  3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
  4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
  5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC	—	2.54 BSC	—
H	0.050 BSC	—	1.27 BSC	—
J	0.008	0.015	0.21	0.38
K	0.110	0.120	2.80	3.30
L	0.255	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

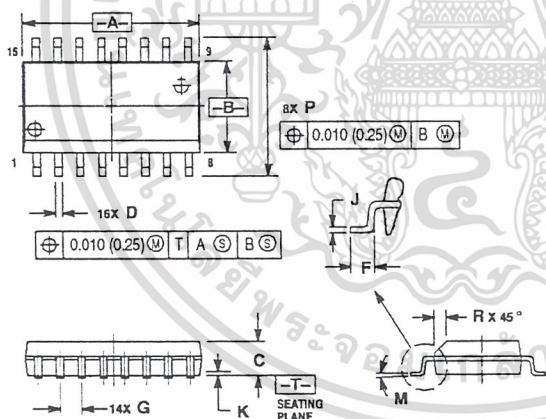
D SUFFIX  
PLASTIC SOIC PACKAGE  
CASE 751B-05  
ISSUE J



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
  2. CONTROLLING DIMENSION: MILLIMETER.
  3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
  4. MAXIMUM MOLD PROTRUSION 0.15 (0.005) PER SIDE.
  5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.82	10.00	0.386	0.392
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.069
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

DW SUFFIX  
PLASTIC SOIC PACKAGE  
CASE 751G-02  
ISSUE A



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
  2. CONTROLLING DIMENSION: MILLIMETER.
  3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
  4. MAXIMUM MOLD PROTRUSION 0.15 (0.005) PER SIDE.
  5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	10.15	10.45	0.400	0.411
B	7.40	7.60	0.292	0.299
C	2.35	2.55	0.093	0.104
D	0.35	0.49	0.014	0.019
F	0.50	0.90	0.020	0.035
G	1.27 BSC		0.050 BSC	
J	0.25	0.32	0.010	0.012
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and M are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

**How to reach us:**

**USA/EUROPE/Locations Not Listed:** Motorola Literature Distribution;  
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-6454

**JAPAN:** Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Saibu-Butsuryu-Center,  
3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

**MFAX:** RIMFAXO@email.spa.mot.com - TOUCHSTONE 602-244-8809  
**INTERNET:** <http://Design-NET.com>

**ASIA/PACIFIC:** Motorola Semiconductors H.K. Ltd.; 88 Tai Ping Industrial Park,  
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MC14511B/D

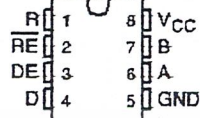


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SN65176B, SN75176B DIFFERENTIAL BUS TRANSCIEVERS

SLLS101A - JULY 1985 - REVISED MAY 1995

- Bidirectional Transceivers
- Meet or Exceed the Requirements of ANSI Standards EIA/TIA-422-B and RS-485 and ITU Recommendations V.11 and X.27
- Designed for Multipoint Transmission on Long Bus Lines in Noisy Environments
- 3-State Driver and Receiver Outputs
- Individual Driver and Receiver Enables
- Wide Positive and Negative Input/Output Bus Voltage Ranges
- Driver Output Capability . . .  $\pm 60$  mA Max
- Thermal Shutdown Protection
- Driver Positive and Negative Current Limiting
- Receiver Input Impedance . . . 12 k $\Omega$  Min
- Receiver Input Sensitivity . . .  $\pm 200$  mV
- Receiver Input Hysteresis . . . 50 mV Typ
- Operate From Single 5-V Supply

D OR P PACKAGE  
(TOP VIEW)

### description

The SN65176B and SN75176B differential bus transceivers are monolithic integrated circuits designed for bidirectional data communication on multipoint bus transmission lines. They are designed for balanced transmission lines and meet ANSI Standards EIA/TIA-422-B and RS-485 and ITU Recommendations V.11 and X.27.

The SN65176B and SN75176B combine a 3-state differential line driver and a differential input line receiver, both of which operate from a single 5-V power supply. The driver and receiver have active-high and active-low enables, respectively, that can be externally connected together to function as a direction control. The driver differential outputs and the receiver differential inputs are connected internally to form differential input/output (I/O) bus ports that are designed to offer minimum loading to the bus whenever the driver is disabled or  $V_{CC} = 0$ . These ports feature wide positive and negative common-mode voltage ranges making the device suitable for party-line applications.

The driver is designed for up to 60 mA of sink or source current. The driver features positive- and negative-current limiting and thermal shutdown for protection from line-fault conditions. Thermal shutdown is designed to occur at a junction temperature of approximately 150°C. The receiver features a minimum input impedance of 12 k $\Omega$ , an input sensitivity of  $\pm 200$  mV, and a typical input hysteresis of 50 mV.

The SN65176B and SN75176B can be used in transmission line applications employing the SN75172 and SN75174 quadruple differential line drivers and SN75173 and SN75175 quadruple differential line receivers.

The SN65176B is characterized for operation from -40°C to 105°C and the SN75176B is characterized for operation from 0°C to 70°C.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Introduction is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production procedures does not necessarily include testing of all parameters.

Copyright © 1995, Texas Instruments Incorporated

**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 022303 • DALLAS, TEXAS 75205

1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN65176B, SN75176B**  
**DIFFERENTIAL BUS TRANSCEIVERS**

SLLS101A - JULY 1985 - REVISED MAY 1995

**Function Tables**

**DRIVER**

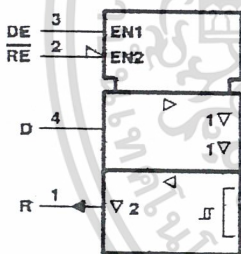
INPUT D	ENABLE DE	OUTPUTS	
		A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

**RECEIVER**

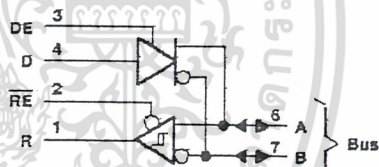
DIFFERENTIAL INPUTS A - B	ENABLE RE	OUTPUT R
$V_{ID} \geq 0.2V$	L	H
$-0.2V < V_{ID} < 0.2V$	L	?
$V_{ID} \leq -0.2V$	L	L
X	H	Z
Open	L	H

H = high level, L = low level, ? = indeterminate,  
 X = irrelevant, Z = high impedance (off)

logic symbol†



logic diagram (positive logic)



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

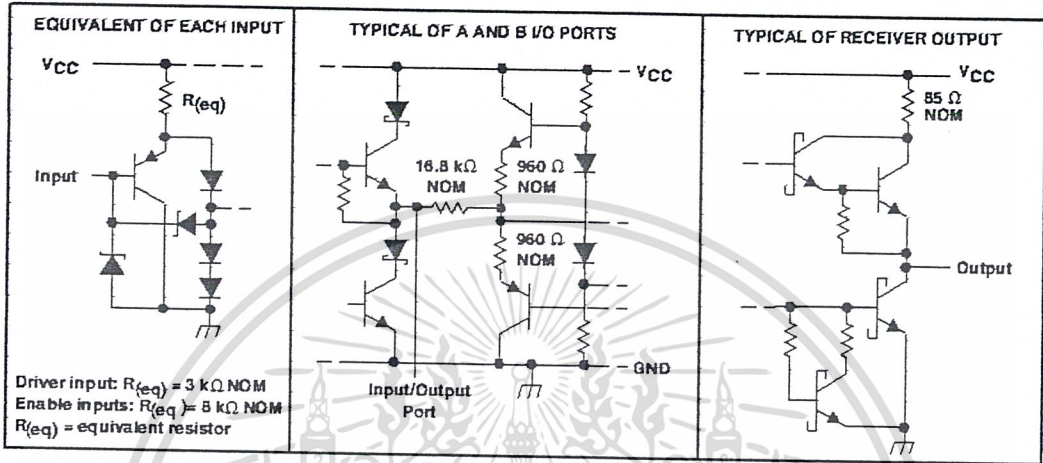


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายใน ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 POST OFFICE BOX 026303 • DALLAS, TEXAS 75205  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SN65176B, SN75176B DIFFERENTIAL BUS TRANSCEIVERS

SLLS101A - JULY 1985 - REVISED MAY 1995

### schematics of inputs and outputs



### absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Voltage range at any bus terminal	-10 V to 15 V
Enable input voltage, $V_I$	5.5 V
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range, $T_A$ : SN65176B	-40°C to 105°C
SN75176B	0°C to 70°C
Storage temperature range, $T_{stg}$	-65°C to 150°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: All voltage values, except differential input/output bus voltage, are with respect to network ground terminal.

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25^\circ\text{C}$	DERATING FACTOR ABOVE $T_A = 25^\circ\text{C}$	$T_A = 70^\circ\text{C}$	$T_A = 105^\circ\text{C}$
	POWER RATING		POWER RATING	POWER RATING
D	725 mW	5.8 mW/°C	464 mW	261 mW
P	1100 mW	8.8 mW/°C	704 mW	396 mW



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการอ้างอิงเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

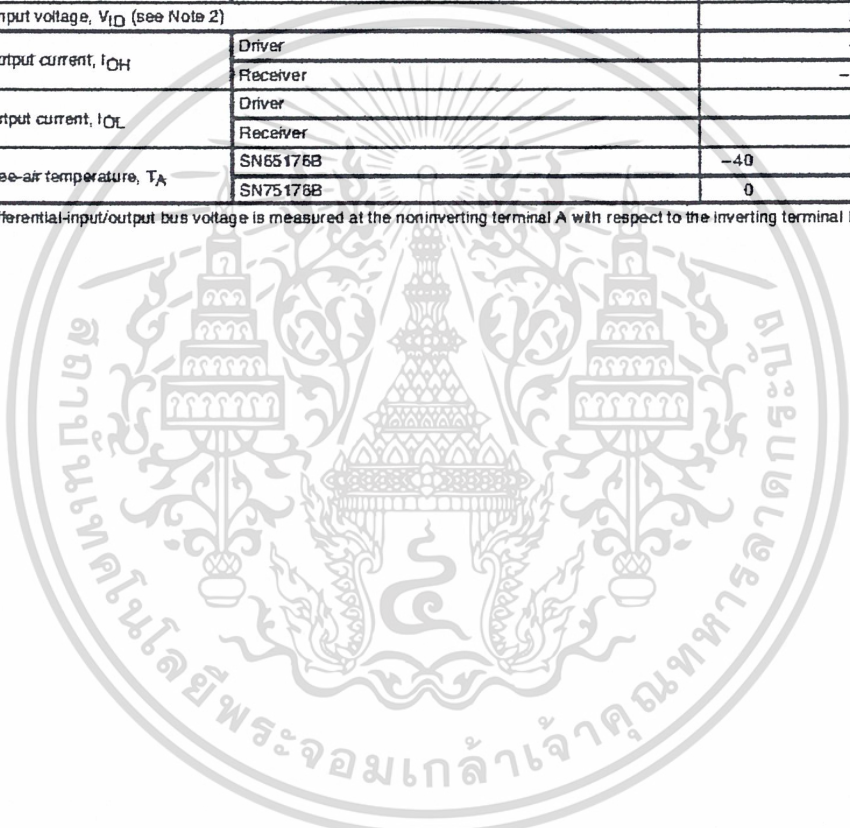
## SN65176B, SN75176B DIFFERENTIAL BUS TRANSCEIVERS

SLLS101A - JULY 1985 - REVISED MAY 1985

### recommended operating conditions

		MIN	TYP	MAX	UNIT
Supply voltage, $V_{CC}$		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), $V_I$ or $V_{IC}$				12 -7	V
High-level input voltage, $V_{IH}$	D, DE, and RE	2			V
Low-level input voltage, $V_{IL}$	D, DE, and RE			0.8	V
Differential input voltage, $V_{ID}$ (see Note 2)				±12	V
High-level output current, $I_{OH}$	Driver			-60	mA
	Receiver			-400	µA
Low-level output current, $I_{OL}$	Driver			60	mA
	Receiver			8	
Operating free-air temperature, $T_A$	SN65176B	-40		105	°C
	SN75176B	0		70	

NOTE 2: Differential-input/output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.



**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 022303 • DALLAS, TEXAS 75205

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้: **INSTRUMENTS** นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 4  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN65176B, SN75176B**  
**DIFFERENTIAL BUS TRANSCEIVERS**

SLLS101A - JULY 1985 - REVISED MAY 1995

**DRIVER SECTION**
**electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted)**

PARAMETER		TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
$V_{IK}$	Input clamp voltage	$I_I = -18 \text{ mA}$			-1.5	V	
$V_O$	Output voltage	$I_O = 0$	0		6	V	
$ V_{OD1} $	Differential output voltage	$I_O = 0$	1.5	3.6	6	V	
$ V_{OD2} $	Differential output voltage	$R_L = 100 \Omega$ , See Figure 1	$1/2 V_{OD1}$ or 2 <sup>1</sup>			V	
		$R_L = 54 \Omega$ , See Figure 1	1.5	2.5	5	V	
$V_{OD3}$	Differential output voltage	See Note 4	1.5		5	V	
$\Delta V_{OD1}$	Change in magnitude of differential output voltage <sup>§</sup>				±0.2	V	
$V_{OC}$	Common-mode output voltage	$R_L = 54 \Omega$ or $100 \Omega$ See Figure 1			+3 -1	V	
$\Delta V_{OC1}$	Change in magnitude of common-mode output voltage <sup>§</sup>				±0.2	V	
$I_O$	Output current	Output disabled, See Note 3	$V_O = 12 \text{ V}$ $V_O = -7 \text{ V}$		1 -0.8	mA	
$I_{IH}$	High-level input current	$V_I = 2.4 \text{ V}$			20	$\mu\text{A}$	
$I_{IL}$	Low-level input current	$V_I = 0.4 \text{ V}$			-400	$\mu\text{A}$	
$I_{OS}$	Short-circuit output current	$V_O = -7 \text{ V}$			-250	mA	
		$V_O = 0$			150		
		$V_O = V_{CC}$			250		
		$V_O = 12 \text{ V}$			250		
$I_{CC}$	Supply current (total package)	No load	Outputs enabled		42	70	mA
			Outputs disabled		25	35	

† The power-off measurement in ANSI Standard EIA/TIA-422-B applies to disabled outputs only and is not applied to combined inputs and outputs.

‡ All typical values are at  $V_{CC} = 5 \text{ V}$  and  $T_A = 25^\circ\text{C}$ .

§  $\Delta V_{OD1}$  and  $\Delta V_{OC1}$  are the changes in magnitude of  $V_{OD}$  and  $V_{OC}$ , respectively, that occur when the input is changed from a high level to a low level.

<sup>1</sup> The minimum  $V_{OD2}$  with a  $100\text{-}\Omega$  load is either  $1/2 V_{OD1}$  or  $2 \text{ V}$ , whichever is greater.

NOTES: 3. See ANSI Standard RS-485 Figure 3.5, Test Termination Measurement 2.

4. This applies for both power on and off; refer to ANSI Standard RS-485 for exact conditions. The EIA/TIA-422-B limit does not apply for a combined driver and receiver terminal.

**switching characteristics,  $V_{CC} = 5 \text{ V}$ ,  $R_L = 110 \text{ k}\Omega$ ,  $T_A = 25^\circ\text{C}$  (unless otherwise noted)**

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_d(OD)$	Differential-output delay time	$R_L = 54 \Omega$ See Figure 3		15	22	ns
$t_t(OD)$	Differential-output transition time			20	30	ns
$t_{PZH}$	Output enable time to high level	See Figure 4		85	120	ns
$t_{PZL}$	Output enable time to low level	See Figure 5		40	60	ns
$t_{PHZ}$	Output disable time from high level	See Figure 4		150	250	ns
$t_{PLZ}$	Output disable time from low level	See Figure 5		20	30	ns



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการวิจัย POST OFFICE BOX 655303 • DALLAS, TEXAS 75205 ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SN65176B, SN75176B DIFFERENTIAL BUS TRANSCEIVERS

SLLS101A - JULY 1985 - REVISED MAY 1985

### SYMBOL EQUIVALENTS

DATA-SHEET PARAMETER	EIA/TIA-422-B	RS-485
$V_O$	$V_{Oa}, V_{Ob}$	$V_{Oa}, V_{Ob}$
$ V_{OD1} $	$V_O$	$V_O$
$ V_{OD2} $	$V_t (R_L = 100 \Omega)$	$V_t (R_L = 54 \Omega)$
$ V_{OD3} $		$V_t$ (Test Termination Measurement 2)
$\Delta V_{OD}$	$   V_t  -  V_t'   $	$   V_t  -  V_t'   $
$V_{OC}$	$ V_{Os} $	$ V_{Os} $
$\Delta V_{OC}$	$ V_{Os} - V_{Os}' $	$ V_{Os} - V_{Os}' $
$I_{OS}$	$ I_{sa} ,  I_{sb} $	
$I_O$	$ I_{xa} ,  I_{xb} $	$I_{ia}, I_{ib}$

### RECEIVER SECTION

electrical characteristics over recommended ranges of common-mode input voltage, supply voltage, and operating free-air temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP†	MAX	UNIT	
$V_{IT+}$	Positive-going input threshold voltage	$V_O = 2.7 \text{ V}$ ,	$I_O = -0.4 \text{ mA}$	0.2	V	
$V_{IT-}$	Negative-going input threshold voltage	$V_O = 0.5 \text{ V}$ ,	$I_O = 8 \text{ mA}$	-0.2‡	V	
$V_{hys}$	Input hysteresis voltage ( $V_{IT+} - V_{IT-}$ )		50		mV	
$V_{IK}$	Enable input clamp voltage	$I_I = -18 \text{ mA}$		-1.5	V	
$V_{OH}$	High-level output voltage	$V_{ID} = 200 \text{ mV}$ , See Figure 2	$I_{OH} = -400 \mu\text{A}$ ,	2.7	V	
$V_{OL}$	Low-level output voltage	$V_{ID} = -200 \text{ mV}$ , See Figure 2	$I_{OL} = 8 \text{ mA}$ ,	0.45	V	
$I_{OZ}$	High-impedance-state output current	$V_O = 0.4 \text{ V to } 2.4 \text{ V}$		120	$\mu\text{A}$	
$I_I$	Line input current	Other input = 0 V, See Note 5	$V_I = 12 \text{ V}$ $V_I = -7 \text{ V}$	1 -0.8	mA	
$I_{IH}$	High-level enable input current	$V_{IH} = 2.7 \text{ V}$		20	$\mu\text{A}$	
$I_{IL}$	Low-level enable input current	$V_{IL} = 0.4 \text{ V}$		-100	$\mu\text{A}$	
$r_t$	Input resistance	$V_I = 12 \text{ V}$		12	k $\Omega$	
$I_{OS}$	Short-circuit output current			-15	-85	mA
$I_{CC}$	Supply current (total package)	No load	Outputs enabled Outputs disabled	42 26	55 35	mA

† All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .

‡ The algebraic convention, in which the less positive (more negative) limit is designated minimum, is used in this data sheet for common-mode input voltage and threshold voltage levels only.

NOTE 5: This applies for both power on and power off. Refer to EIA Standard RS-485 for exact conditions.



POST OFFICE BOX 022303 • DALLAS, TEXAS 75205

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN65176B, SN75176B  
DIFFERENTIAL BUS TRANSCEIVERS**

SLLS101A – JULY 1985 – REVISED MAY 1995

switching characteristics,  $V_{CC} = 5\text{ V}$ ,  $C_L = 15\text{ pF}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{PLH}$ Propagation delay time, low- to high-level output	$V_{ID} = 0\text{ to }3\text{ V}$ ; See Figure 6	21	35	ns	
$t_{PHL}$ Propagation delay time, high- to low-level output		23	35	ns	
$t_{PZH}$ Output enable time to high level	See Figure 7	10	20	ns	
$t_{PZL}$ Output enable time to low level		12	20	ns	
$t_{PHZ}$ Output disable time from high level	See Figure 7	20	35	ns	
$t_{PLZ}$ Output disable time from low level		17	25	ns	

**PARAMETER MEASUREMENT INFORMATION**

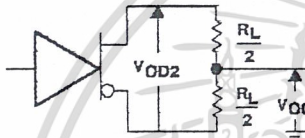


Figure 1. Driver  $V_{OD}$  and  $V_{OC}$

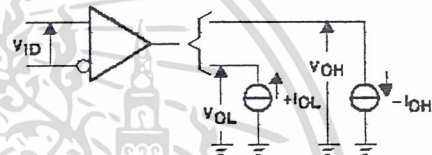
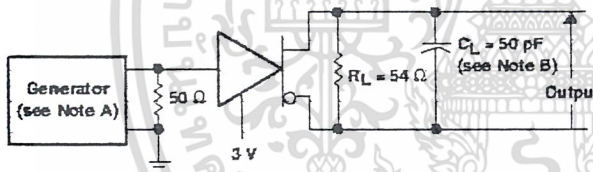
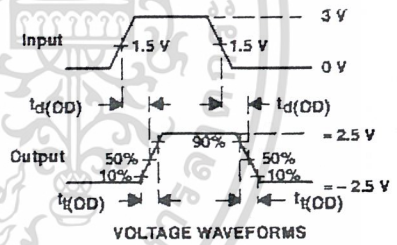


Figure 2. Receiver  $V_{OH}$  and  $V_{OL}$



TEST CIRCUIT



VOLTAGE WAVEFORMS

- NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR  $\leq 1\text{ MHz}$ , 50% duty cycle,  $t_r \leq 6\text{ ns}$ ,  $t_f \leq 6\text{ ns}$ ,  $Z_O = 50\ \Omega$ .  
 B.  $C_L$  includes probe and jig capacitance.

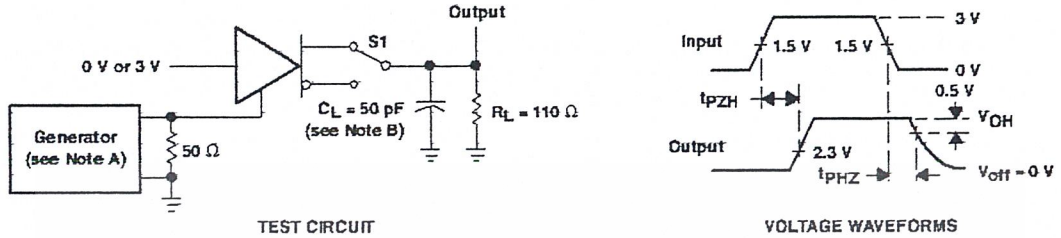
Figure 3. Driver Test Circuit and Voltage Waveforms



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะในโครงการวิจัยเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

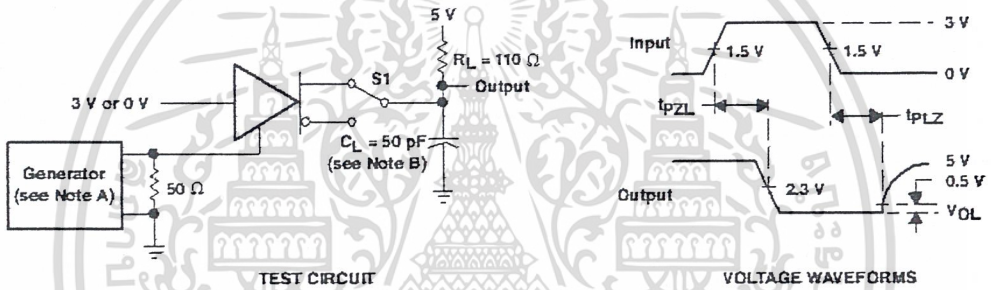
**SN65176B, SN75176B  
DIFFERENTIAL BUS TRANSCEIVERS**

SLLS101A - JULY 1985 - REVISED MAY 1995



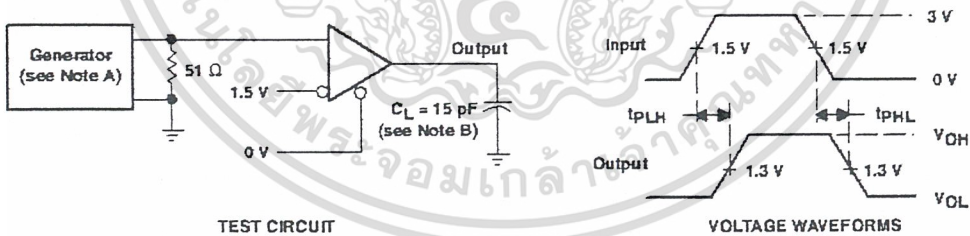
- NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR  $\leq$  1 MHz, 50% duty cycle,  $t_r \leq$  6 ns,  $t_f \leq$  6 ns,  $Z_O = 50 \Omega$   
 B.  $C_L$  includes probe and jig capacitance.

Figure 4. Driver Test Circuit and Voltage Waveforms



- NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR  $\leq$  1 MHz, 50% duty cycle,  $t_r \leq$  6 ns,  $t_f \leq$  6 ns,  $Z_O = 50 \Omega$   
 B.  $C_L$  includes probe and jig capacitance.

Figure 5. Driver Test Circuit and Voltage Waveforms



- NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR  $\leq$  1 MHz, 50% duty cycle,  $t_r \leq$  6 ns,  $t_f \leq$  6 ns,  $Z_O = 50 \Omega$   
 B.  $C_L$  includes probe and jig capacitance.

Figure 6. Receiver Test Circuit and Voltage Waveforms



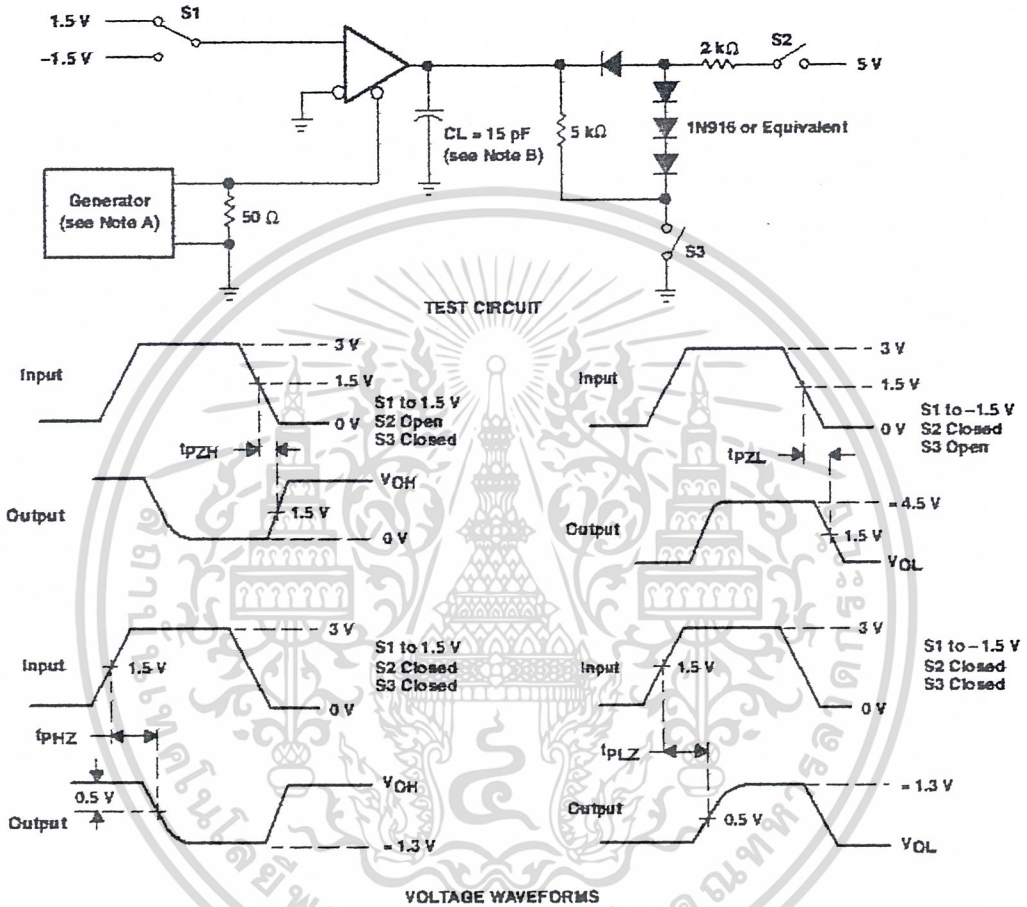
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN65176B, SN75176B  
DIFFERENTIAL BUS TRANSCEIVERS**

SLLS101A - JULY 1985 - REVISED MAY 1995

**PARAMETER MEASUREMENT INFORMATION**



NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR  $\leq$  1 MHz, 50% duty cycle,  $t_r \leq 6$  ns,  $t_f \leq 6$  ns,  $Z_0 = 50 \Omega$   
 B.  $C_L$  includes probe and jig capacitance.

**Figure 7. Receiver Test Circuit and Voltage Waveforms**

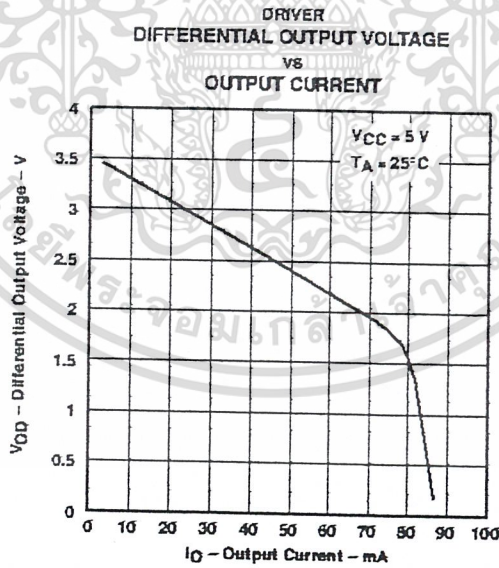
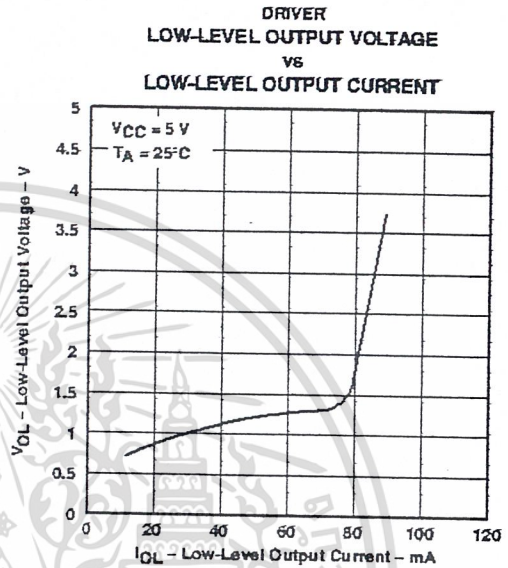
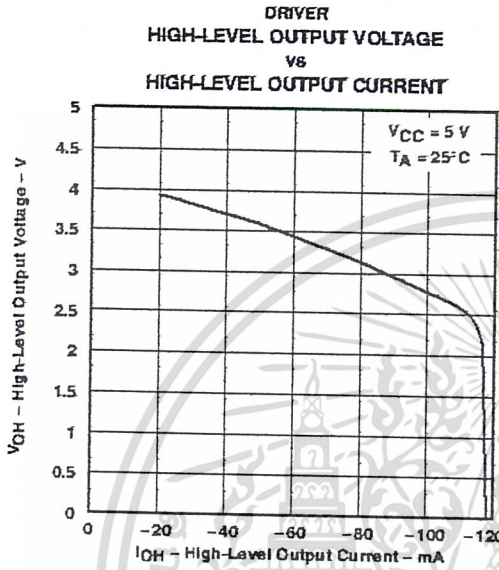


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN65176B, SN75176B  
DIFFERENTIAL BUS TRANSCEIVERS**

SLS101A - JULY 1985 - REVISED MAY 1995

**TYPICAL CHARACTERISTICS**



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN65176B, SN75176B  
DIFFERENTIAL BUS TRANSCEIVERS**

SLLS101A - JULY 1985 - REVISED MAY 1995

**TYPICAL CHARACTERISTICS**

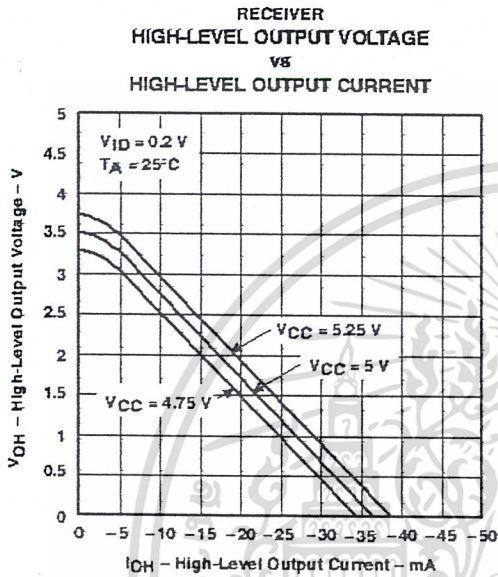
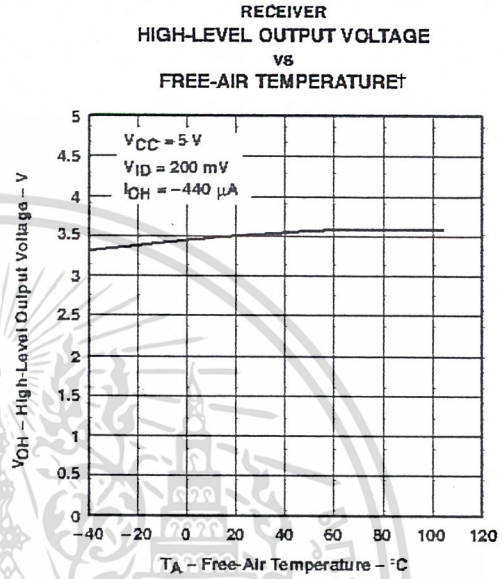


Figure 11



† Only the 0°C to 70°C portion of the curve applies to the SN75176B.

Figure 12

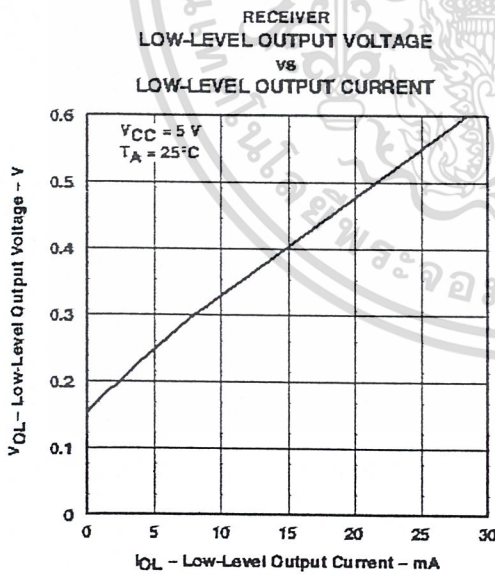


Figure 13

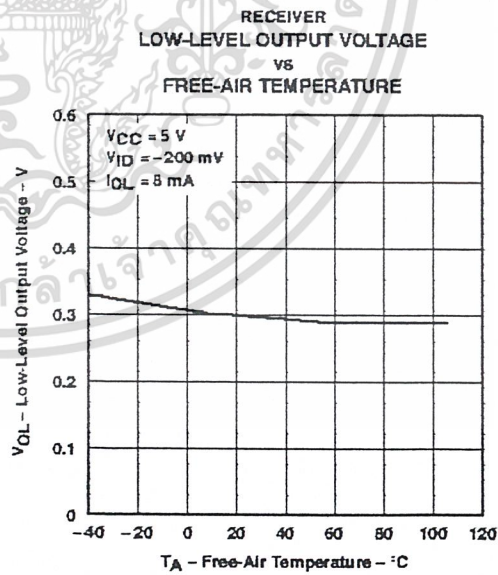


Figure 14



POST OFFICE BOX 055303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN65176B, SN75176B  
DIFFERENTIAL BUS TRANSCEIVERS**

SLLS101A - JULY 1985 - REVISED MAY 1995

**TYPICAL CHARACTERISTICS**

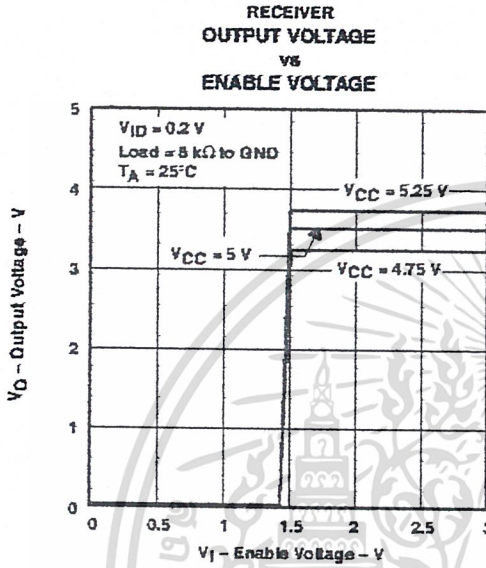


Figure 15

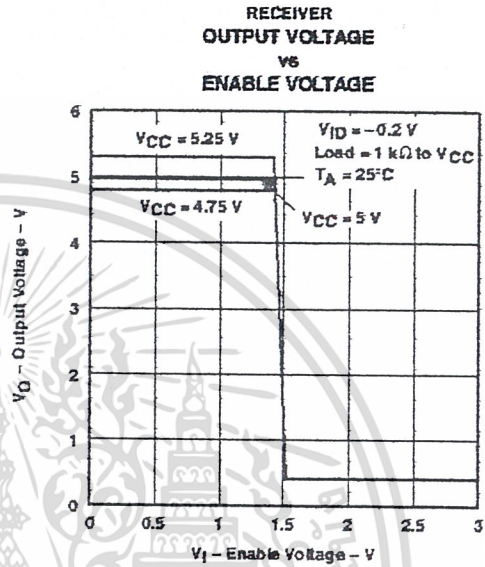
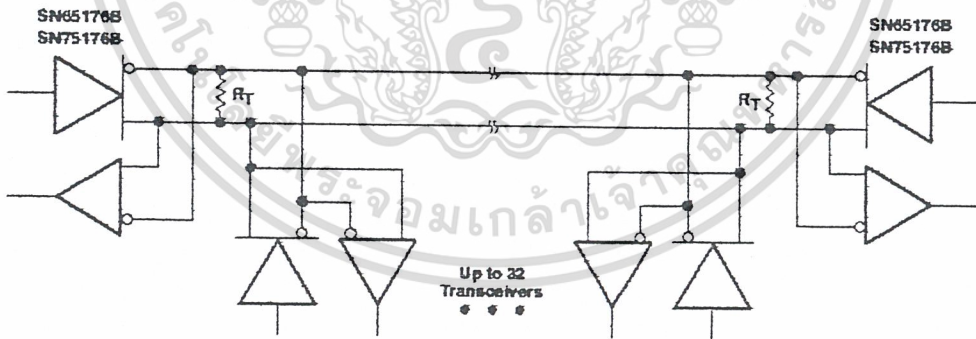


Figure 16

**APPLICATION INFORMATION**



NOTES: A. The line should be terminated at both ends in its characteristic impedance ( $R_T = Z_0$ ). Stub lengths of the main line should be kept as short as possible.

Figure 17. Typical Application Circuit



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**IMPORTANT NOTICE**

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

**CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.**

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1998, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOTOROLA**  
SEMICONDUCTOR TECHNICAL DATA

## Analog Multiplexers/Demultiplexers

The MC14067 and MC14097 multiplexers/demultiplexers are digitally controlled analog switches featuring low ON resistance and very low leakage current. These devices can be used in either digital or analog applications.

The MC14067 is a 16-channel multiplexer/demultiplexer with an inhibit and four binary control inputs A, B, C, and D. These control inputs select 1-of-16 channels by turning ON the appropriate analog switch (see MC14067 truth table.)

The MC14097 is a differential 8-channel multiplexer/demultiplexer with an inhibit and three binary control inputs A, B, and C. These control inputs select 1 of 8 pairs of channels by turning ON the appropriate analog switches (see MC14097 truth table.)

- Low OFF Leakage Current
- Matched Channel Resistance
- Low Quiescent Power Consumption
- Low Crosstalk Between Channels
- Wide Operating Voltage Range: 3 to 18 V
- Low Noise
- Pin for Pin Replacement for CD4067B and CD4097B

### MC14067B MC14097B



L SUFFIX  
CERAMIC  
CASE 623



P SUFFIX  
PLASTIC  
CASE 709

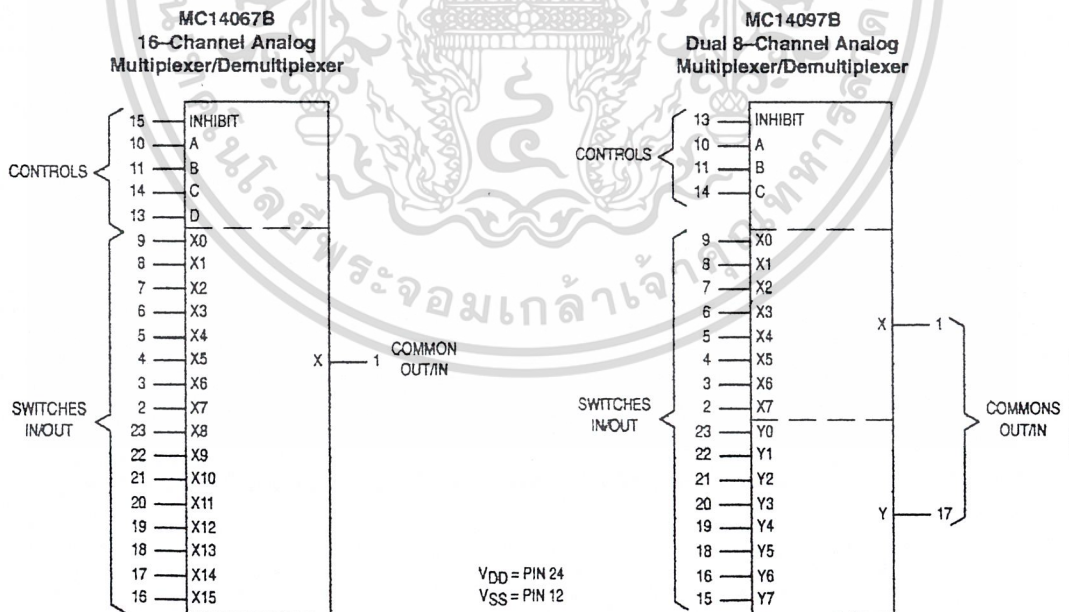


DW SUFFIX  
SOIC  
CASE 751E

**ORDERING INFORMATION**

MC14XXXBCP	Plastic
MC14XXXBCL	Ceramic
MC14XXXBDW	SOIC

T<sub>A</sub> = -55° to 125°C for all packages.



REV 3  
1/94

© Motorola, Inc. 1995



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MAXIMUM RATINGS\*** (Voltages Referenced to V<sub>SS</sub>)

Symbol	Parameter	Value	Unit
V <sub>DD</sub>	DC Supply Voltage	-0.5 to +18.0	V
V <sub>in</sub> , V <sub>out</sub>	Input or Output Voltage (DC or Transient)	-0.5 to V <sub>DD</sub> + 0.5	V
I <sub>in</sub>	Input Current (DC or Transient), per Control Pin	±10	mA
I <sub>sw</sub>	Switch Through Current	±25	mA
P <sub>D</sub>	Power Dissipation, per Package†	500	mW
T <sub>stg</sub>	Storage Temperature	-65 to +150	°C
T <sub>L</sub>	Lead Temperature (8-Second Soldering)	260	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V<sub>in</sub> and V<sub>out</sub> should be constrained to the range V<sub>SS</sub> ≤ (V<sub>in</sub> or V<sub>out</sub>) ≤ V<sub>DD</sub>. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>). Unused outputs must be left open.

\* Maximum Ratings are those values beyond which damage to the device may occur.

† Temperature Derating:

Plastic "P and D/DW" Packages: -7.0 mW/°C From 65°C To 125°C

Ceramic "L" Packages: -12 mW/°C From 100°C To 125°C

**MC14067 TRUTH TABLE**

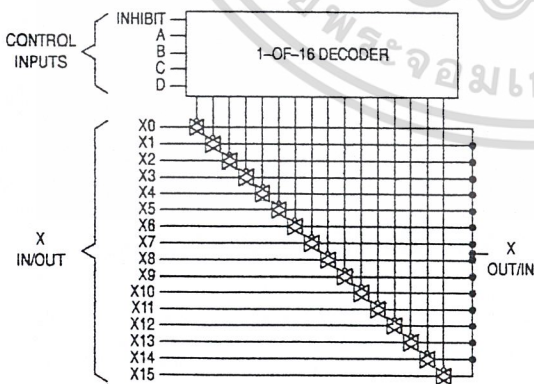
Control Inputs					Selected Channel
A	B	C	D	Inh	
X	X	X	X	1	None
0	0	0	0	0	X0
1	0	0	0	0	X1
0	1	0	0	0	X2
1	1	0	0	0	X3
0	0	1	0	0	X4
1	0	1	0	0	X5
0	1	1	0	0	X6
1	1	1	0	0	X7
0	0	0	1	0	X8
1	0	0	1	0	X9
0	1	0	1	0	X10
1	1	0	1	0	X11
0	0	1	1	0	X12
1	0	1	1	0	X13
0	1	1	1	0	X14
1	1	1	1	0	X15

**MC14097 TRUTH TABLE**

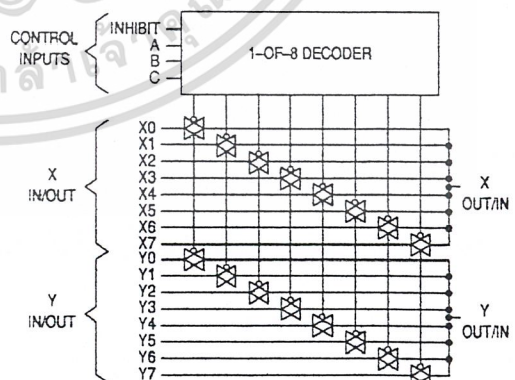
Control Inputs				Selected Channels	
A	B	C	Inh		
X	X	X	1	None	
0	0	0	0	X0	Y0
1	0	0	0	X1	Y1
0	1	0	0	X2	Y2
1	1	0	0	X3	Y3
0	0	1	0	X4	Y4
1	0	1	0	X5	Y5
0	1	1	0	X6	Y6
1	1	1	0	X7	Y7

X = Don't Care

**MC14067 FUNCTIONAL DIAGRAM**



**MC14097 FUNCTIONAL DIAGRAM**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V <sub>DD</sub>	Test Conditions	- 55°C		25°C			125°C		Unit
				Min	Max	Min	Typ #	Max	Min	Max	
<b>SUPPLY REQUIREMENTS</b> (Voltages Referenced to V <sub>SS</sub> )											
Power Supply Voltage Range	V <sub>DD</sub>	—		3.0	18	3.0	—	18	3.0	18	V
Quiescent Current Per Package	I <sub>DD</sub>	5.0 10 15	Control Inputs: V <sub>in</sub> = V <sub>SS</sub> or V <sub>DD</sub> , Switch I/O: V <sub>SS</sub> ≤ V <sub>I/O</sub> ≤ V <sub>DD</sub> , and ΔV <sub>switch</sub> ≤ 500 mV**	— — —	5.0 10 20	— — —	0.005 0.010 0.015	5.0 10 20	— — —	150 300 600	μA
Total Supply Current (Dynamic Plus Quiescent, Per Package)	I <sub>D(AV)</sub>	5.0 15	T <sub>A</sub> = 25°C only (The channel component, (V <sub>in</sub> - V <sub>out</sub> )/R <sub>on</sub> , is not included.)	Typical			(0.07 μA/kHz) f + I <sub>DD</sub> (0.20 μA/kHz) f + I <sub>DD</sub> (0.36 μA/kHz) f + I <sub>DD</sub>				μA
<b>CONTROL INPUTS — INHIBIT, A, B, C, D</b> (Voltages Referenced to V <sub>SS</sub> )											
Low-Level Input Voltage	V <sub>IL</sub>	5.0 10 15	R <sub>on</sub> = per spec, I <sub>off</sub> = per spec	— — —	1.5 3.0 4.0	— — —	2.25 4.50 6.75	1.5 3.0 4.0	— — —	1.5 3.0 4.0	V
High-Level Input Voltage	V <sub>IH</sub>	5.0 10 15	R <sub>on</sub> = per spec, I <sub>off</sub> = per spec	3.5 7.0 11	— — —	3.5 7.0 11	2.75 5.50 8.25	— — —	3.5 7.0 11	— — —	V
Input Leakage Current	I <sub>in</sub>	15	V <sub>in</sub> = 0 or V <sub>DD</sub>	—	± 0.1	—	± 0.00001	± 0.1	—	1.0	μA
Input Capacitance	C <sub>in</sub>	—		—	—	—	5.0	7.5	—	—	pF
<b>SWITCHES IN/OUT AND COMMONS OUT/IN — X, Y</b> (Voltages Referenced to V <sub>SS</sub> )											
Recommended Peak-to-Peak Voltage Into or Out of the Switch	V <sub>I/O</sub>	—	Channel On or Off	0	V <sub>DD</sub>	0	—	V <sub>DD</sub>	0	V <sub>DD</sub>	V <sub>p-p</sub>
Recommended Static or Dynamic Voltage Across the Switch* (Figure 1)	ΔV <sub>switch</sub>	—	Channel On	0	600	0	—	600	0	300	mV
Output Offset Voltage	V <sub>OO</sub>	—	V <sub>in</sub> = 0 V, No Load	—	—	—	10	—	—	—	μV
ON Resistance	R <sub>on</sub>	5.0 10 15	ΔV <sub>switch</sub> ≤ 500 mV**, V <sub>in</sub> = V <sub>IL</sub> or V <sub>IH</sub> (Control), and V <sub>in</sub> 0 to V <sub>DD</sub> (Switch)	— — —	800 400 220	— — —	250 120 80	1050 500 280	— — —	1300 550 320	Ω
ΔON Resistance Between Any Two Channels in the Same Package	ΔR <sub>on</sub>	5.0 10 15		— — —	70 50 45	— — —	25 10 10	70 50 45	— — —	135 95 65	Ω
Off-Channel Leakage Current (Figure 2)	I <sub>off</sub>	15	V <sub>in</sub> = V <sub>IL</sub> or V <sub>IH</sub> (Control) Channel to Channel or Any One Channel	—	± 100	—	± 0.05	± 100	—	± 1000	nA
Capacitance, Switch I/O	C <sub>I/O</sub>	—	Inhibit = V <sub>DD</sub>	—	—	—	10	—	—	—	pF
Capacitance, Common O/I	C <sub>O/I</sub>	—	Inhibit = V <sub>DD</sub> (MC14067B) (MC14097B)	— —	— —	— —	100 60	— —	— —	— —	pF
Capacitance, Feedthrough (Channel Off)	C <sub>I/O</sub>	—	Pins Not Adjacent Pins Adjacent	— —	— —	— —	0.47	—	—	—	pF

Data labeled "Typ" is not to be used for design purposes, but is intended as an indication of the IC's potential performance.

\*\* For voltage drops across the switch (ΔV<sub>switch</sub>) > 600 mV (> 300 mV at high temperature), excessive V<sub>DD</sub> current may be drawn; i.e. the current out of the switch may contain both V<sub>DD</sub> and switch input components. The reliability of the device will be unaffected unless the Maximum Ratings are exceeded. (See first page of this data sheet.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS ( $C_L = 50$  pF,  $T_A = 25^\circ\text{C}$ )

Characteristic	Symbol	$V_{DD} - V_{SS}$ Vdc	Typ #	Max	Unit
Propagation Delay Times Channel Input-to-Channel Output ( $R_L = 200$ k $\Omega$ ) MC14067B	$t_{PLH}, t_{PHL}$ (Figure 3)	5.0	35	90	ns
		10	15	40	
MC14097B		5.0	25	65	ns
		10	10	25	
		15	7	18	
Control Input-to-Channel Output Channel Turn-On Time ( $R_L = 10$ k $\Omega$ ) MC14067B/097B	$t_{PZH}, t_{PZL}$ (Figure 4)	5.0	240	600	ns
		10	115	290	
		15	75	190	
Channel Turn-Off Time ( $R_L = 300$ k $\Omega$ ) MC14067B/097B	$t_{PHZ}, t_{PLZ}$ (Figure 4)	5.0	250	625	ns
		10	120	300	
		15	75	190	
Any Pair of Address Inputs to Output MC14067B	$t_{PLH}, t_{PHL}$ (Figure 10)	5.0	280	700	ns
			10	115	290
MC14097B		5.0	250	625	ns
		10	100	250	
		15	75	190	
Second Harmonic Distortion ( $R_L = 10$ k $\Omega$ , $f = 1$ kHz, $V_{in} = 5$ V <sub>p-p</sub> )	—	10	0.3	—	%
ON Channel Bandwidth ( $R_L = 1$ k $\Omega$ , $V_{in} = 1/2 (V_{DD} - V_{SS})$ p-p (sine-wave)) $20 \text{ Log}_{10} (V_{out}/V_{in}) = -3$ dB	BW MC14067B (Figure 5) MC14097B	10	15	—	MHz
		10	25	—	
Off Channel Feedthrough Attenuation ( $R_L = 1$ k $\Omega$ , $V_{in} = 1/2 (V_{DD} - V_{SS})$ p-p (sine-wave)) $f_{in} = 20$ MHz - MC14067B $f_{in} = 12$ MHz - MC14097B	— (Figure 5)	10	-40	—	dB
Channel Separation ( $R_L = 1$ k $\Omega$ , $V_{in} = 1/2 (V_{DD} - V_{SS})$ p-p (sine-wave)) $f_{in} = 20$ MHz	— (Figure 6)	10	-40	—	dB
Crosstalk, Control Inputs-to-Common O/I ( $R_1 = 1$ k $\Omega$ , $R_L = 10$ k $\Omega$ , Control $t_r = t_f = 20$ ns, Inhibit = $V_{SS}$ )	— (Figure 7)	10	30	—	mV

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

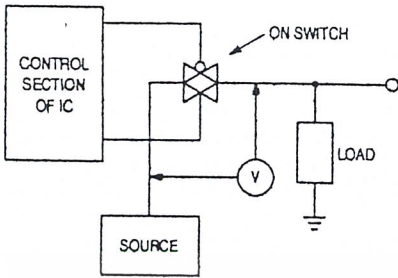


Figure 1.  $\Delta V$  Across Switch

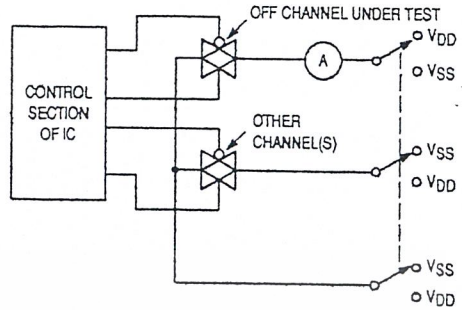


Figure 2. Off Channel Leakage

**MC14067B  
PIN ASSIGNMENT**

X	1	24	VDD
X7	2	23	X8
X6	3	22	X9
X5	4	21	X10
X4	5	20	X11
X3	6	19	X12
X2	7	18	X13
X1	8	17	X14
X0	9	16	X15
A	10	15	INHIBIT
B	11	14	C
VSS	12	13	D

**MC14097B  
PIN ASSIGNMENT**

X	1	24	VDD
X7	2	23	Y0
X6	3	22	Y1
X5	4	21	Y2
X4	5	20	Y3
X3	6	19	Y4
X2	7	18	Y5
X1	8	17	Y
X0	9	16	Y6
A	10	15	Y7
B	11	14	C
VSS	12	13	INHIBIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

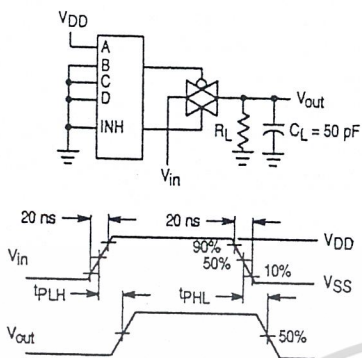


Figure 3. Propagation Delay Test Circuit and Waveforms  $V_{in}$  to  $V_{out}$

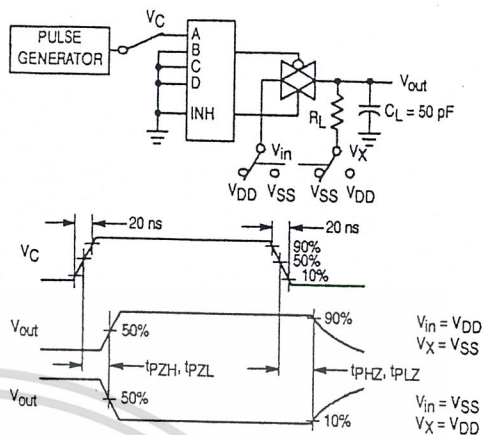


Figure 4. Turn-On and Delay Turn-Off Test Circuit and Waveforms

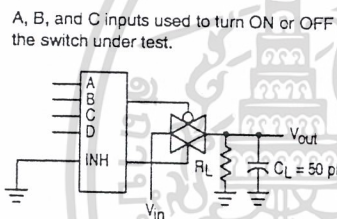


Figure 5. Bandwidth and Off-Channel Feedthrough Attenuation

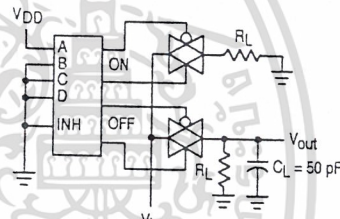


Figure 6. Channel Separation (Adjacent Channels Used for Setup)

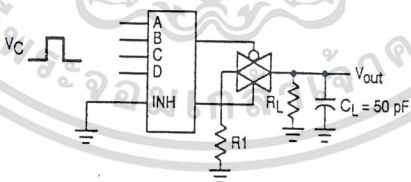


Figure 7. Crosstalk, Control to Common O/I

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

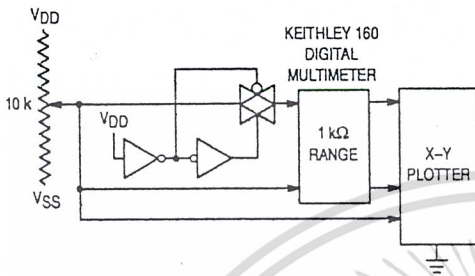


Figure 8. Channel Resistance ( $R_{ON}$ ) Test Circuit

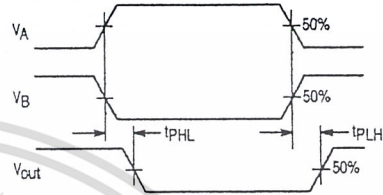
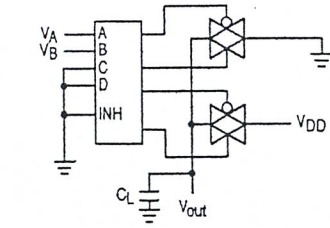


Figure 9. Propagation Delay, Any Pair of Address Inputs to Output

TYPICAL RESISTANCE CHARACTERISTICS

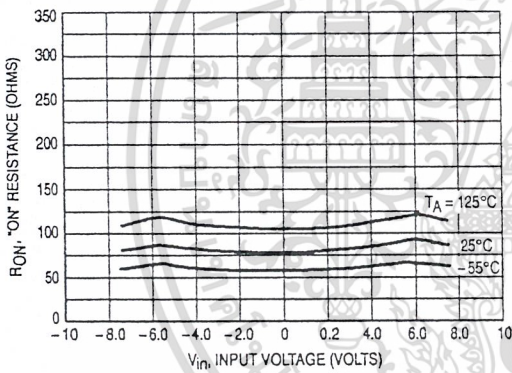


Figure 10.  $V_{DD} = 7.5 \text{ V}$ ,  $V_{SS} = -7.5 \text{ V}$

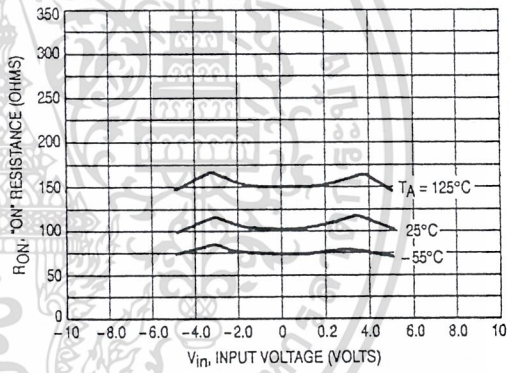


Figure 11.  $V_{DD} = 5.0 \text{ V}$ ,  $V_{SS} = -5.0 \text{ V}$

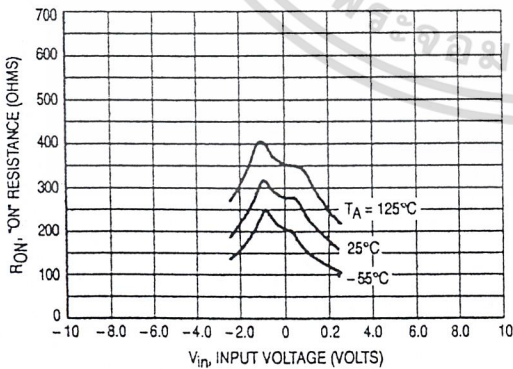


Figure 12.  $V_{DD} = 2.5 \text{ V}$ ,  $V_{SS} = -2.5 \text{ V}$

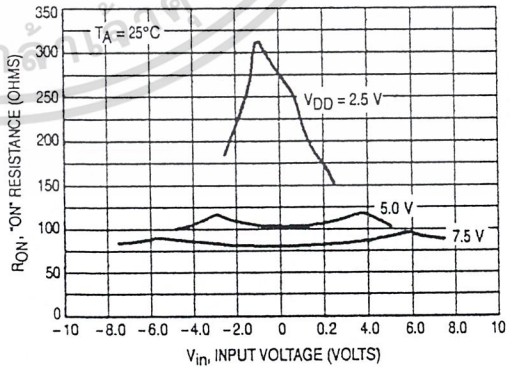


Figure 13. Comparison at  $25^\circ\text{C}$ ,  $V_{DD} = -V_{SS}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION

Figure A illustrates use of the Analog Multiplexer/Demultiplexer. The 0-to-5 volt Digital Control signal is used to directly control a 5 V<sub>p-p</sub> analog signal.

The digital control logic levels are determined by V<sub>DD</sub> and V<sub>SS</sub>. The V<sub>DD</sub> voltage is the logic high voltage; the V<sub>SS</sub> voltage is logic low. For the example, V<sub>DD</sub> = +5 V = logic high at the control inputs; V<sub>SS</sub> = GND = 0 V = logic low.

The maximum analog signal level is determined by V<sub>DD</sub> and V<sub>SS</sub>. The analog voltage must swing neither higher than V<sub>DD</sub> nor lower than V<sub>SS</sub>. The example shows a 5 V<sub>p-p</sub> signal

which allows no margin at either peak. If voltage transients above V<sub>DD</sub> and/or below V<sub>SS</sub> are anticipated on the analog channels, external diodes (D<sub>x</sub>) are recommended as shown in Figure B. These diodes should be small signal types able to absorb the maximum anticipated current surges during clipping.

The absolute maximum potential difference between V<sub>DD</sub> and V<sub>SS</sub> is 18.0 volts. Most parameters are specified up to 15 V which is the recommended maximum difference between V<sub>DD</sub> and V<sub>SS</sub>.

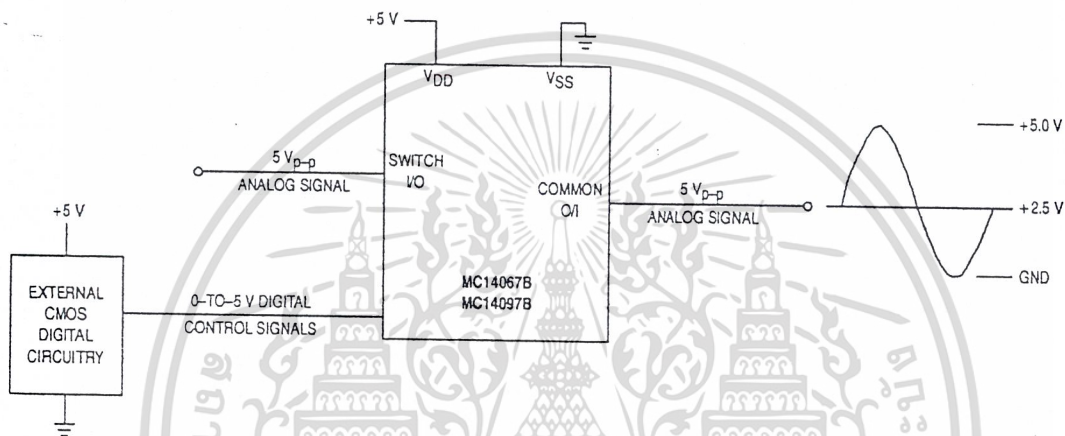


Figure A. Application Example

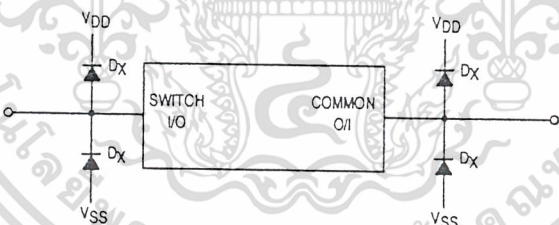
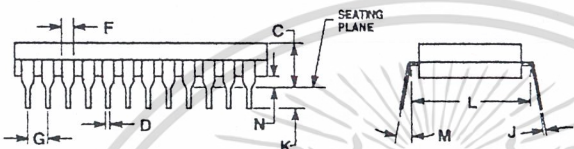
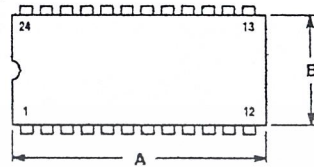


Figure B. External Germanium or Schottky Clipping Diodes

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

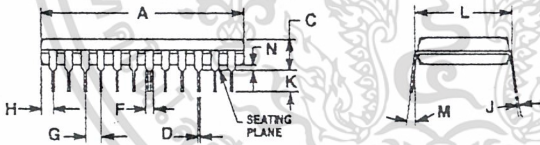
L SUFFIX  
CERAMIC DIP PACKAGE  
CASE 623-05  
ISSUE M



- NOTES:
1. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
  2. LEADS WITHIN 0.13 (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION (WHEN FORMED PARALLEL).

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	31.24	32.77	1.230	1.290
B	12.79	15.49	0.503	0.610
C	4.06	5.29	0.160	0.210
D	0.41	0.51	0.016	0.020
F	1.27	1.52	0.050	0.060
G	2.54 BSC		0.100 BSC	
H	0.20	0.30	0.008	0.012
K	3.18	4.06	0.125	0.160
L	15.24 BSC		0.600 BSC	
M	0°	15°	0°	15°
N	0.51	1.27	0.020	0.050

P SUFFIX  
PLASTIC DIP PACKAGE  
CASE 709-02  
ISSUE C



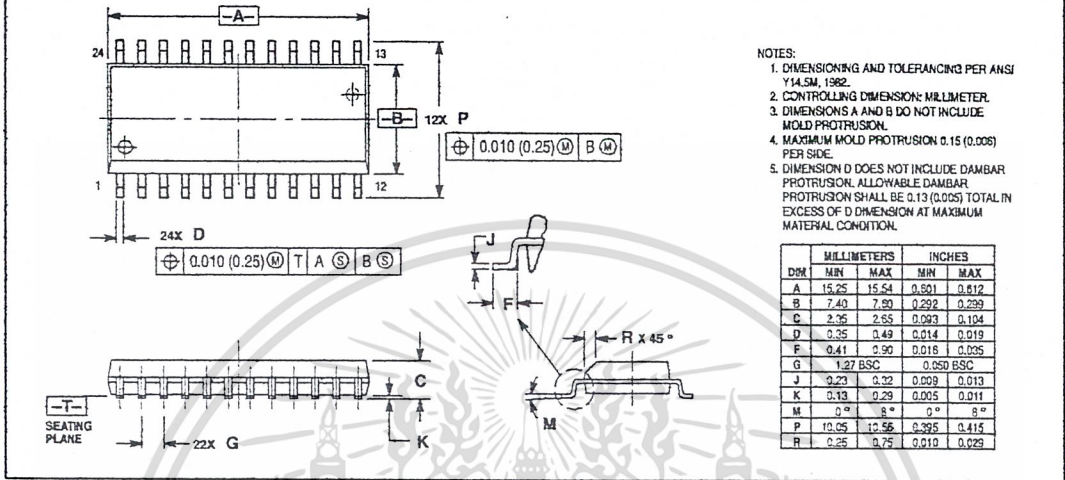
- NOTES:
1. POSITIONAL TOLERANCE OF LEADS (D), SHALL BE WITHIN 0.25 (0.010) AT MAXIMUM MATERIAL CONDITION, IN RELATION TO SEATING PLANE AND EACH OTHER.
  2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
  3. DIMENSION B DOES NOT INCLUDE MOLD FLASH.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	31.37	32.13	1.235	1.265
B	13.72	14.22	0.540	0.560
C	3.94	5.08	0.155	0.200
D	0.38	0.55	0.014	0.022
F	1.27	1.52	0.050	0.060
G	2.54 BSC		0.100 BSC	
H	1.05	2.03	0.041	0.080
J	0.20	0.30	0.008	0.012
K	2.92	3.40	0.115	0.135
L	15.24 BSC		0.600 BSC	
M	0°	15°	0°	15°
N	0.51	1.02	0.020	0.040

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

DW SUFFIX  
 PLASTIC SOIC PACKAGE  
 CASE 751E-04  
 ISSUE E



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part, Motorola and its agents are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:  
 USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;  
 P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-5454

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center,  
 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

MFAX: RMFAX0@email.sps.mot.com - TOUCHSTONE 602-244-6809  
 INTERNET: http://Design-NET.com

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd., 9B Tai Ping Industrial Park,  
 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MC14067B/D



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## คู่มือการใช้งาน

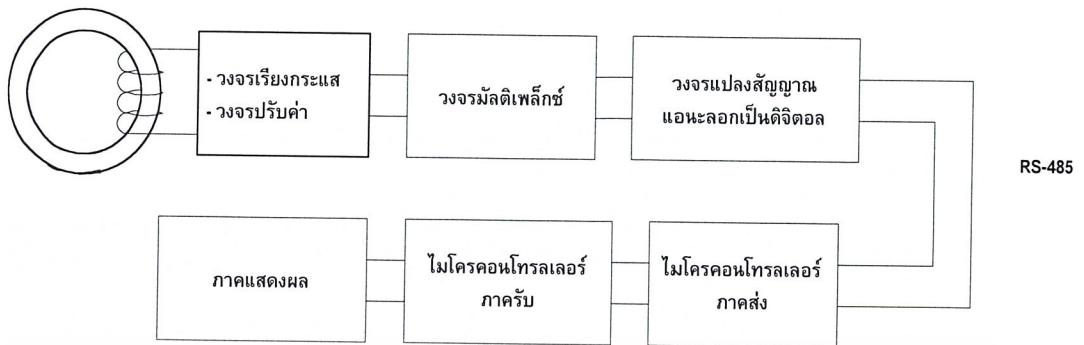
### บทนำ

ระบบตรวจวัดกำลังไฟฟ้าระยะไกล นั้นเป็นโครงการที่วัดค่ากระแสที่มีการใช้งานภายในอาคารเรียนและปฏิบัติการคณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง โดยโครงการเป็นการบอกให้ทราบว่าได้มีการใช้กระแสมีปริมาณไร้เท่าใดถ้ามีการใช้เกินค่าที่ได้มีการตั้งระบบตรวจวัดกำลังงานไฟฟ้าระยะไกลจะทำการส่งสัญญาณเตือนให้ทราบโดยเป็นสัญญาณเสียงเพื่อให้มีการปรับค่าการใช้กระแสไฟฟ้าในช่องสัญญาณนั้น โดยเพื่อป้องกันการตัดของเบรกเกอร์

### 1. หลักการทำงานของระบบตรวจวัดกำลังงานไฟฟ้า

การทำงานของระบบตรวจวัดกำลังงานไฟฟ้านั้นอาศัยหลักการทำงานของเครื่องมือวัดค่ากระแสโดยทั่วไป ซึ่งระบบตรวจวัดกำลังงานไฟฟ้าระยะไกลวัดค่ากระแสที่ใช้งานโดยผลที่วัดได้สามารถแสดงผลได้ตามตำแหน่งที่ต้องการ โดยการทำงานของโครงการมีดังนี้ แคลมป์จะวัดค่าการใช้งานของกระแสโดยใช้หลักการเหนี่ยวนำแม่เหล็กไฟฟ้าซึ่งค่าที่ได้นั้นเป็นค่ากระแสที่เกิดจากการตัดกันของสนามแม่เหล็กไฟฟ้าที่ขดลวดของแคลมป์ซึ่งกระแสที่ไหลผ่านนั้นทำให้เกิดค่าแรงดันขึ้น โดยแรงดันที่เกิดขึ้นมีลักษณะเป็นแรงดันไฟฟ้ากระแสสลับ ซึ่งค่าแรงดันไฟฟ้ากระแสสลับนั้นนำมาแปลงเป็นค่าแรงดันไฟฟ้ากระแสตรง ซึ่งค่าที่ได้ทั้ง 15 ช่องจะถูกนำมาผ่านวงจรปรับค่าให้ค่าแรงดันที่ได้มีค่าตั้งแต่ 0-5 โวลต์ โดยการปรับขึ้นอยู่กับค่ากระแสที่วัดได้โดยจะถูกกำหนดตามวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอล ดังการออกแบบในบทที่ 3 ที่ได้กล่าวไว้ค่าที่ทำการปรับค่าทั้ง 15 ช่องจะถูกส่งไปยังวงจรมัลติเพล็กซ์แล้ววงจรมัลติเพล็กซ์จะมัลติเพล็กซ์สัญญาณทั้ง 15 ช่องส่งค่าไปยังวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอล ทำการแปลงค่าแล้วส่งค่าไปยังบอร์ดไมโครคอนโทรลเลอร์ทำการประมวลค่าแล้วส่งข้อมูลไปยังบอร์ดไมโครคอนโทรลเลอร์ทางภาคส่งโดยส่งข้อมูลแบบอนุกรม RS-485 ค่าที่ส่งบอร์ดไมโครคอนโทรลเลอร์จะทำการแปลงค่าที่ได้ไปยังภาคแสดงผลทำการแสดงผลที่วัดได้ตามต้องการดังบล็อกไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### บล็อกไดอะแกรมการทำงาน

## 2. การติดตั้ง

ในการติดตั้งโครงการระบบตรวจวัดกำลังงานไฟฟ้าระยะไกลในได้แบ่งส่วนการทำงานเป็น 2 ส่วนคือ ส่วนภาคส่งและส่วนภาครับ

### 2.1 ส่วนภาคส่ง

ในส่วนภาคส่งเป็นตัวส่งค่าที่ได้จากการวัดไปยังภาครับในการติดตั้งมีดังนี้

- 1) **แคลมป์** จากการที่ได้ออกแบบแคลมป์ในโครงการระบบตรวจวัดกำลังงานไฟฟ้าระยะไกล นั้นได้ออกแบบให้ใช้งานภายในอาคารเรียนและปฏิบัติการคณะครุศาสตร์อุตสาหกรรมโดยทำการคล้องสายไฟฟ้าเมนหลักทั้ง 5 ชั้นประกอบด้วย ชั้นที่ 1, ชั้นที่ 3, ชั้นที่ 4, ชั้นที่ 5 และลิฟท์ โดยชั้นที่ 2 ไม่สามารถติดตั้งแคลมป์ได้เนื่องจากความเหมาะสมในการติดตั้ง
- 2) **วงจรปรับแต่ง** จากที่กล่าวจากหลักการงานเบื้องต้นนั้นวงจรปรับค่าทำหน้าที่ปรับระดับสัญญาณให้มีค่าตามที่วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลกำหนดโดยทำการปรับค่าให้ตรงตามต้องการโดยทำการวัดค่าจากแคลมป์โดยใช้มิเตอร์ดิจิตอลวัดค่ากระแสเป็นกระแสไฟฟ้าสลับได้แล้วเปรียบเทียบค่ากับวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอล โดยมีอัตราแปลงข้อมูล 8 บิต ค่าระดับ 0-255 ระดับ กำหนดค่าที่ต้องการที่ 1 ระดับที่ 1 กระแส แล้วปรับค่าที่วงจรปรับค่าให้ตรงตามที่วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลเพื่อส่งต่อไปยังบอร์ด ไมโครคอนโทรลเลอร์ทำการส่งข้อมูลต่อไป
- 3) **ตู้ภาคส่ง** ตู้ภาคส่งภายในประกอบด้วยแคลมป์, วงจรปรับค่า, วงจรแปลงแอนะล็อกเป็นดิจิตอล, และบอร์ดไมโครคอนโทรลเลอร์ MCS-51 ได้ทำการติดตั้งที่บริเวณห้องควบคุมไฟฟ้าชั้นที่ 1 อาคารเรียนและปฏิบัติการคณะครุศาสตร์อุตสาหกรรม ซึ่งได้ทำการติดตั้งเป็นที่เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2 ส่วนภาครับ

วงจรถ่ายส่วนรับประกอบด้วย วงจรถอดรหัส , วงจรแสดงผล และวงจรตั้งค่ากระแส ซึ่งในส่วนภาครับเป็นส่วนที่แสดงผลการวัดค่าที่ได้จากการวัดโดยแคลมป์ผ่านการประมวลสัญญาณ โดยวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลซึ่งส่งโดยวิธีการส่งข้อมูลอนุกรม RS-485 โดยการติดตั้งจะติดตั้งบริเวณอาคารเรียนและปฏิบัติการคณะครุศาสตร์อุตสาหกรรมชั้น 1 ห้องธุรการ และงานทะเบียน ฝ่ายอาคารสถานที่ โดยทำการติดตั้งตามลักษณะที่เหมาะสมในการตรวจสอบ

## 3. การตั้งค่าพิกัดกระแสไฟฟ้า

การตั้งค่าพิกัดกระแสไฟฟ้าสามารถทำการตั้งค่าได้ 3 รูปแบบ ดังนี้

1. การตั้งค่าแบบทีละช่อง
2. การตั้งค่าแบบทีละชั้น
3. การตั้งค่าแบบทุกช่อง

### 3.1 การตั้งค่าแบบทีละช่อง

เป็นการตั้งค่าพิกัดกระแสไฟฟ้าแบบทีละช่อง ซึ่งมีทั้งหมด 15 ช่อง การตั้งค่าแบบนี้สามารถกำหนดพิกัดของแต่ละช่องได้โดยอิสระ ขั้นตอนมีดังนี้

- 1) หลังจากเปิดเครื่องหรือหลังจากกดสวิทช์รีเซต ที่จอผลึกเหลว ( LCD ) จะแสดงผล

SET SYSTEM

- 2) กดปุ่ม FNC 1 ครั้ง ที่จอผลึกเหลว ( LCD ) จะแสดงผล

SET CHANNEL

- 3) กดปุ่ม Up หรือ Dn เพื่อเลื่อนไปยังช่องที่ต้องการจะตั้งค่ากระแส สมมติให้เป็นการตั้งค่าพิกัดกระแสที่ช่อง 9 ซึ่งค่าที่ตั้งอยู่ก่อนหน้านั้นเป็น 200 แอมป์

CHANNEL 09 200

เอกสารนี้เป็นเอกสาร 4) กดปุ่ม ENT 1 ครั้งเพื่อทำการตั้งค่าใหม่เข้าไป ที่จอผลึกเหลว ( LCD ) จะแสดงผล ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHANNEL 09

5) กดปุ่มตัวเลขที่เป็นค่าพิกัด สมมติเป็นค่า 100 ให้กดปุ่มตัวเลข 1,0,0 ตามลำดับ หากกดปุ่มตัวเลขผิดให้กดปุ่ม ESC เพื่อลบค่าที่ผิดและกลับไปตั้งค่าใหม่ได้

CHANNEL 09 100

6) เมื่อได้ค่าพิกัดที่ต้องการแล้วกดปุ่ม ENT 1 ครั้งเพื่อทำการเก็บค่า

CHANNEL 09 100

7) กดปุ่ม ESC 1 ครั้งเพื่อออกจากโปรแกรมการตั้งค่าแบบทีละช่อง

SET CHANNEL

8) กดปุ่ม ESC อีก 1 ครั้งเพื่อออกจากโปรแกรมการตั้งค่าพิกัดกระแส ซึ่งหลังจากกดปุ่มแล้วเครื่องก็จะแสดงผลปริมาณการใช้กระแสไฟฟ้าออกทางตัวเลข 7 ส่วนและที่จอผลึกเหลว (LCD) จะไม่ปรากฏข้อความใดๆ

### 3.2 การตั้งค่าแบบทีละชั้น

เป็นการตั้งค่าพิกัดกระแสไฟฟ้าแบบทีละชั้น ซึ่งมีทั้งหมด 5 ชั้น การตั้งค่าแบบนี้เป็นการกำหนดพิกัดของแต่ละชั้นให้เหมือนกันทั้ง 3 เฟส (3 ช่อง) ชั้นตอนมีดังนี้

1) หลังจากเปิดเครื่องหรือหลังจากกดสวิตซ์รีเซต ที่จอผลึกเหลว (LCD) จะแสดงผล

SET SYSTEM

2) กดปุ่ม FNC 2 ครั้ง ที่จอผลึกเหลว (LCD) จะแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 กดปุ่ม FNC ครั้งที่ 1  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SET	CHANNEL
-----	---------

กดปุ่ม FNC ครั้งที่ 2

SET	CLASS
-----	-------

3) กดปุ่ม Up หรือ Dn เพื่อเลื่อนไปยังชั้นที่ต้องการจะตั้งค่ากระแส สมมติให้เป็นการตั้งค่าพิคตกระแสที่ชั้น 1 ซึ่งค่าที่ตั้งอยู่ก่อนหน้านั้นเป็น 200 แอมป์

CLASS 01	200
----------	-----

4) กดปุ่ม ENT 1 ครั้งเพื่อทำการตั้งค่าใหม่เข้าไป ที่จอผลึกเหลว (LCD) จะแสดงผล

CLASS 01	█
----------	---

5) กดปุ่มตัวเลขที่เป็นค่าพิคต สมมติเป็นค่า 100 ให้กดปุ่มตัวเลข 1,0,0 ตามลำดับ หากกดปุ่มตัวเลขผิดให้กดปุ่ม ESC เพื่อลบค่าที่ผิดและกลับไปตั้งค่าใหม่ได้

CLASS 01	
----------	--

100
-----

6) เมื่อได้ค่าพิคตที่ต้องการแล้วกดปุ่ม ENT 1 ครั้งเพื่อทำการเก็บค่า

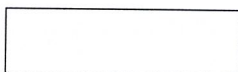
CLASS 01	100
----------	-----

7) กดปุ่ม ESC 1 ครั้งเพื่อออกจากโปรแกรมการตั้งค่าแบบทีละชั้น

SET	CLASS
-----	-------

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูผู้ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
8) กดปุ่ม ESC อีก 1 ครั้งเพื่อออกจากโปรแกรมการตั้งค่าพิคตกระแส ซึ่งหลังจากกดปุ่ม  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
แล้วเครื่องก็จะแสดงผลปริมาณการใช้กระแสไฟฟ้่ออกทางตัวเลข 7 ส่วนและที่จอผลึกเหลว

(LCD) จะไม่ปรากฏข้อความใดๆ



### 3.3 การตั้งค่าแบบทุกช่อง

เป็นการตั้งค่าพิกัดกระแสไฟฟ้าแบบทีละ 15 ช่อง โดยที่ค่าพิกัดกระแสทั้ง 15 ช่องนี้จะเหมือนกันทั้งหมด ขั้นตอนมีดังนี้

- 1) หลังจากเปิดเครื่องหรือหลังจากกดสวิตช์รีเซต ที่จอผลึกเหลว (LCD) จะแสดงผล

SET SYSTEM

- 2) กดปุ่ม FNC 3 ครั้ง ที่จอผลึกเหลว (LCD) จะแสดงผล

กดปุ่ม FNC ครั้งที่ 1

SET CHANNEL

กดปุ่ม FNC ครั้งที่ 2

SET CLASS

กดปุ่ม FNC ครั้งที่ 3

SET ALL

- 3) กดปุ่ม ENT 1 ครั้งเพื่อทำการตั้งค่าใหม่เข้าไป ที่จอผลึกเหลว (LCD) จะแสดงผล

CURRENT ALL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 4) กดปุ่ม ENT อีก 1 ครั้ง ที่จอผลึกเหลว (LCD) จะแสดงผล

CURRENT █

5) กดปุ่มตัวเลขที่เป็นค่าพิกัด สมมติเป็นค่า 100 ให้กดปุ่มตัวเลข 1,0,0 ตามลำดับ หากกดปุ่มตัวเลขผิดให้กดปุ่ม ESC เพื่อลบค่าที่ผิดและกลับไปตั้งค่าใหม่ได้

CURRENT 100

6) เมื่อได้ค่าพิกัดที่ต้องการแล้วกดปุ่ม ENT 1 ครั้งเพื่อทำการเก็บค่า

CURRENT ALL

7) กดปุ่ม ESC 1 ครั้งเพื่อออกจากโปรแกรมการตั้งค่าแบบทุกช่อง

SET ALL

8) กดปุ่ม ESC อีก 1 ครั้งเพื่อออกจากโปรแกรมการตั้งค่าพิกัดกระแส ซึ่งหลังจากกดปุ่มแล้วเครื่องก็จะแสดงผลปริมาณการใช้กระแสไฟฟ้่ออกทางตัวเลข 7 ส่วนและที่จอผลึกเหลว (LCD) จะไม่ปรากฏข้อความใดๆ

#### หมายเหตุ

1) การตั้งค่าพิกัดกระแสจะตั้งค่าสูงสุดได้ไม่เกิน 250 แอมป์ ในกรณีที่ตั้งค่าเกินกว่า 250 แอมป์ที่จอผลึกเหลว (LCD) จะแสดงผล

CHANNEL ERROR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) ถ้าต้องการระบบการเตือนที่ช่องใด ให้กดปุ่มตัวเลข 0 หรือกดปุ่ม CLR ที่จอแอลซีดีจะแสดงผล

CHANNEL OFF

3) การเข้าสู่โปรแกรมการตั้งค่ากระแสจะต้องกดปุ่ม FNC ในครั้งแรกภายในเวลา 4 วินาทีหลังจากเปิดเครื่องหรือกดปุ่ม RESET

#### 4. การสังเกตว่าเครื่องทำงานเป็นปกติ

- 1) LED POWER จะต้องติดค้างตลอดเวลา ซึ่งบ่งบอกว่ามีกระแสไฟฟ้าเข้ามาที่เครื่อง
- 2) LED DATA จะต้องกระพริบตลอดเวลา ทั้งเครื่องทางด้านส่งและเครื่องทางด้านรับ (เครื่องแสดงผล) โดยเครื่องทางด้านส่งจะมีอัตราการกระพริบเร็วกว่าเครื่องทางด้านรับ LED DATA นี้ จะบ่งบอกว่าขณะนี้มีการรับส่งข้อมูลอยู่
- 3) มีเสียงเตือนเป็นช่วงๆ และตัวเลข 7 ส่วนกระพริบเมื่อช่องนั้นมีการใช้กระแสไฟฟ้าเกินพิกัดที่ตั้งไว้ในช่วงเวลานั้นเท่านั้น หากระดับปริมาณการใช้กระแสไฟฟ้าลดต่ำกว่าระดับที่ตั้งไว้ เครื่องก็จะหยุดทำการเตือน โดยอัตโนมัติ
- 4) ตัวเลข 7 ส่วนทุกตัวจะต้องแสดงผลเป็นตัวเลข 0 ถึง 9 เท่านั้น

#### 5. การตรวจซ่อมเครื่อง

ให้ทดลองปิดแล้วเปิดเครื่องทางด้านส่งและทางด้านรับใหม่อีกครั้งแล้วสังเกตว่าอาการผิดปกติเหล่านั้นหายหรือไม่ เพราะบางครั้งสาเหตุอาจเกิดจากโปรแกรมทางด้านส่งหรือด้านรับไม่ทำงาน แต่ถ้าอาการเหล่านั้นยังไม่หายอาจเกิดจากสาเหตุดังนี้

อาการ	จุดเสีย
1) ตัวเลข 7 ส่วน ติดไม่ครบ	<p>เครื่องทางด้านรับ (เครื่องแสดงผล)</p> <p>1.1 จุดบัดกรีที่ชุดแสดงผลเสื่อมสภาพ</p> <p>1.2 ไอซีเบอร์ 4511 ที่ขับตัวเลข 7 ส่วนของหลักนั้นๆ ชำรุด</p>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อาการ	จุดเสีย
2) ตัวเลข 7 ส่วนแสดงค่ากระแสไฟฟ้าไม่ถูกต้อง	เครื่องทางด้านส่ง 2.1 อุปกรณ์ชุดปรับแต่งความเที่ยงตรงเสื่อมสภาพหรือชำรุด 2.2 แคลมป์ปรีชำรุด 2.3 จุดเชื่อมต่อสายแคลมป์ปรีหลวม 2.4 อุปกรณ์ในวงจรมัลติเพล็กซ์และวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลเสื่อมหรือชำรุด
3) ตัวเลข 7 ส่วนไม่ติดเลย	เครื่องทางด้านส่งและด้านรับ 3.1 สายรับส่งข้อมูล RS485 ขาดหรือต่อกลับขั้ว 3.2 เครื่องทางด้านส่งไม่ส่งข้อมูลออกมา (สังเกตที่ LED DATA)
4) ไม่มีเสียงเตือนเมื่อมีการใช้กระแสไฟเกินพิกัดที่ตั้งไว้	เครื่องทางด้านส่ง 4.1 บีชเซอร์ชำรุด 4.2 รีเลย์ชำรุด 4.3 สวิตซ์ซึ่งไม่จ่ายไฟ $\pm 12$ V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

ปรเมษฐ์ ประณายนันท์ "คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์ MCS-51"

พิมพ์ครั้งที่ 1, พ.ศ.2536. กรุงเทพมหานคร ; บริษัทซีเอ็ดยูเคชั่นจำกัด(มหาชน)

ศิวพงษ์ ตั้งสุจริต "TEST&MESAUREMENT" พิมพ์ครั้งที่ 1, พ.ศ.2541.

กรุงเทพมหานคร

วิทวัส เกิดคำและคณะ "เครื่องวัดการเต้นของหัวใจ" ปรินฤณานิพนธ์ครุศาสตร์บัณฑิต สาขาวิชา

วิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.2540

สุรกิจ เลิศอุดมสุข "บทความเรื่องคำนวณรอบหม้อแปลงสำหรับจ่ายไฟอย่างง่าย" หน้า 90-94.

วารสารเคมีฯ เล่ม 163,กันยายน พ.ศ.2539. กรุงเทพมหานคร.

สุรศักดิ์ เพ็ชรสงค์ "บทความเรื่องรู้จักแกนทอรอยด์"หน้า54-59.วารสารเคมีฯเล่ม 113 ,มกราคม

พ.ศ. 2535. กรุงเทพมหานคร.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นายจรรยาภรณ์ ประกอบไวทยกิจ
วันเดือนปีเกิด	15 กุมภาพันธ์ 2520
สถานที่เกิด	จังหวัดกรุงเทพมหานคร
ภูมิลานำเดิม	635 หมู่ 4 ซ.ร่มเกล้า ถ.ร่มเกล้า เขตลาดกระบัง กรุงเทพมหานคร 10520
ที่อยู่ปัจจุบัน	635 หมู่ 4 ซ.ร่มเกล้า ถ.ร่มเกล้า เขตลาดกระบัง กรุงเทพมหานคร 10520
โทรศัพท์	02-326-7152
<b>ประวัติการศึกษา</b>	
ประถมศึกษา	โรงเรียนวัดลาดกระบัง
มัธยมศึกษาตอนต้น	โรงเรียนเทพศิรินทร์ร่มเกล้า
ประกาศนียบัตรวิชาชีพ(ปวช.)	วิทยาลัยเทคนิคมีนบุรี
ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)	วิทยาลัยเทคนิคมีนบุรี
ปริญญาตรี	สาขาวิชาวิศวกรรมโทรคมนาคม ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	ตั้งใจทำให้ดีที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญานิพนธ์	นายประทีป	ศรีพ่อง
วันเดือนปีเกิด	15 กุมภาพันธ์ 2520	
สถานที่เกิด	จังหวัดกรุงเทพมหานคร	
ภูมิลานำเดิม	432/2 หมู่ 10 ซอยราษฎร์บูรณะ 18 ต.บางปะกอก	
ที่อยู่ปัจจุบัน	เขต ราษฎร์บูรณะ กรุงเทพฯ ๑ 10140	
โทรศัพท์	432/2 หมู่ 10 ซอยราษฎร์บูรณะ 18 ต.บางปะกอก	
	เขต ราษฎร์บูรณะ กรุงเทพฯ ๑ 10140	
	02-871-3886	
ประวัติการศึกษา		
ประถมศึกษา	ร.ร.วัดบางปะกอก	
มัธยมศึกษาตอนต้น	ร.ร.บางปะกอกวิทยาคม	
ประกาศนียบัตรวิชาชีพ(ปวช.)	เซนต์จอห์น โปลีเทคนิค	
ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)	เซนต์จอห์น โปลีเทคนิค	
ปริญญาตรี	สาขาวิชาวิศวกรรมโทรคมนาคม	
	ภาควิชาครุศาสตร์วิศวกรรม	
	คณะครุศาสตร์อุตสาหกรรม	
ผลงานที่ได้รับรางวัล	-	
ทุนการศึกษา	-	
คติพจน์	ผู้ที่มีชีวิตอยู่คือผู้ชนะ	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นายพรเทพ	พลับนึม
วันเดือนปีเกิด	14 กุมภาพันธ์ 2520	
สถานที่เกิด	จังหวัดกรุงเทพมหานคร	
ภูมิลานำเดิม	40 หมู่ 15 แขวงบางพรหม เขตตลิ่งชัน	
ที่อยู่ปัจจุบัน	กรุงเทพมหานคร 10170	
โทรศัพท์	40 หมู่ 15 แขวงบางพรหม เขตตลิ่งชัน	
	กรุงเทพมหานคร. 10170	
	02-887-9144	
ประวัติการศึกษา		
ประถมศึกษา	โรงเรียนวัดกระโสมทอง	
มัธยมศึกษาตอนต้น	โรงเรียนสุวรรณารามวิทยาคม	
ประกาศนียบัตรวิชาชีพ(ปวช.)	สถาบันเทคโนโลยีราชมงคล	
	วิทยาเขตพระนครเหนือ	
ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)	สถาบันเทคโนโลยีราชมงคล	
	วิทยาเขตพระนครเหนือ	
ปริญญาตรี	สาขาวิชาวิศวกรรมโทรคมนาคม	
	ภาควิชาวิศวกรรมศาสตร์วิศวกรรม	
	คณะครุศาสตร์อุตสาหกรรม	
ผลงานที่ได้รับรางวัล	-	
ทุนการศึกษา	-	
กิตติมศักดิ์		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้จัดทำนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตนเป็นที่พึ่งของตนเอง

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นายสมเกียรติ	เต็มแก้ว
วันเดือนปีเกิด	2 มีนาคม 2517	
สถานที่เกิด	จังหวัดกระบี่	
ภูมิลำเนาเดิม	51 หมู่ 7 ต.ทับพริก อ.เมือง จ.กระบี่ 81000	
ที่อยู่ปัจจุบัน	312/62 หมู่บ้านเครือทิพย์ ถนนอ่อนนุช แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร. 10520	
โทรศัพท์	01-6656226	
ประวัติการศึกษา		
ประถมศึกษา	โรงเรียนบ้านคลองใหญ่	
มัธยมศึกษาตอนต้น	โรงเรียนเมืองกระบี่	
ประกาศนียบัตรวิชาชีพ(ปวช.)	วิทยาลัยเทคนิคกระบี่	
ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)	วิทยาลัยเทคนิคหาดใหญ่	
ปริญญาตรี	สาขาวิชาวิศวกรรมโทรคมนาคม ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม	
ผลงานที่ได้รับรางวัล	-	
ทุนการศึกษา	ทุนเรียนดี จากธนาคารกรุงไทย จำกัด	
คติพจน์	คนเรายัง ไร้เท่าไร ต้องมีความขยันตามเท่านั้น	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้