

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ระบบบริการสอบถามข้อมูลอัตโนมัติผ่านตู้สายโทรศัพท์โดยใช้คอมพิวเตอร์

Automatic Data Service by Computer via Telephone Line



โดย

นาย ขจรศักดิ์ ศรีสว่างสุข รหัส 40013285
นางสาว สุกัญญา พุกอิม รหัส 40013312

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์

ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหมึก.....
เลขทะเบียน 36903
วัน, เดือน, ปี 29 ต.ค. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ ระบบบริการสอบถามข้อมูลอัตโนมัติผ่านคู่สายโทรศัพท์โดยใช้คอมพิวเตอร์
นักศึกษา นาย ขจรศักดิ์ ศรีสว่างสุข รหัส 40013285 3L
นางสาว สุกัญญา พุกอ้อม รหัส 40013312 3L
อาจารย์ที่ปรึกษา ผ.ศ. อุทัย ศรีธีระวิโรจน์
ปีการศึกษา 2542

ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณ
ทหารลาดกระบัง อนุมัติให้ปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
อุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ
(.....)
.....กรรมการ
(.....)
.....กรรมการ
(.....)
.....กรรมการ
(.....)
.....กรรมการ
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
สารบัญ	I
สารบัญตาราง	III
สารบัญรูป	IV
บทคัดย่อภาษาไทย	VI
บทคัดย่อภาษาอังกฤษ	VII
บทที่ 1. บทนำ	1
1.1 ความเป็นมาของโครงการ	1
1.2 หน้าที่ภาคต่างของโครงการ	2
1.3 ขอบเขตของโครงการ	3
1.4 วัตถุประสงค์ของโครงการ	3
บทที่ 2. ทฤษฎีบท	4
2.1 ระบบโทรศัพท์	4
2.2 มาตรฐานโทรศัพท์	4
2.3 ระบบส่งสัญญาณแบบความถี่	5
2.4 ส่วนของการถอดรหัสภาค DTMF	5
2.5 ส่วนของการอินเตอร์เฟส	7
บทที่ 3. โครงสร้างของระบบโครงการ	23
3.1 โครงสร้างส่วนฮาร์ดแวร์	23
3.2 การออกแบบโครงสร้างซอฟต์แวร์	30
บทที่ 4. ผลการทดลองของโครงการ	87
4.1 ภาคตรวจจับสัญญาณกระเบื้อง	87
4.2 ภาคตรวจจับสัญญาณไม่ว่าง	87
4.3 ภาคถอดรหัสสัญญาณโทรศัพท์	88
4.4 สรุปผลการทดลอง	89

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 5. สรุปผลของโครงการและแนวทางการแก้ไข	90
5.1 ส่วนสรุปผลของโครงการ	90
5.2 การปรับปรุงและพัฒนา	90
5.3 การใช้งานสำหรับผู้ให้บริการ	90
5.4 การเพิ่มหรือแก้ไขข้อมูล	91
เอกสารอ้างอิง	103
กิตติกรรมประกาศ	104
ภาคผนวก	105



สารบัญรูป

	หน้า
รูปที่ 1.1 แสดงบล็อกไดอะแกรมหน้าที่ภาคต่างๆของระบบ	2
รูปที่ 2.1 แสดงมาตรฐานสัญญาณโทรศัพท์	5
รูปที่ 2.2 แสดงหมายเลขและค่าความถี่ DTMF	5
รูปที่ 2.5.1 Slot IBM PC	11
รูปที่ 2.5.2.1 แผนภาพบล็อกภายในและสัญญาณไอซี 8255	12
รูปที่ 2.5.2.2 ความหมายของบิตภายในไบต์ข้อมูลควบคุมสำหรับ 8255	14
รูปที่ 2.5.2.3 แผนภาพแสดงการสร้างสัญญาณเลือกอุปกรณ์ CS ให้กับ 8255 โดยการถอดรหัสจากบัสแอดเดรส A2-A7	16
รูปที่ 2.5.2.4 แผนภาพการใช้สัญญาณบอกสถานะความพร้อม ในการติดต่อระหว่าง 8255 กับอุปกรณ์ภายนอก	17
รูปที่ 2.5.2.5 แผนภาพการใช้สัญญาณบอกสถานะความพร้อม ในการติดต่อระหว่าง 8255 กับอุปกรณ์ภายนอก	18
รูปที่ 2.5.2.6 การกำหนดการทำงานของ 8255 ในโหมด 1 เพื่อให้พอร์ต A เป็นพอร์ตสำหรับการส่งออกข้อมูล และพอร์ต B เป็นพอร์ต สำหรับการรับเข้าข้อมูลจากอุปกรณ์ภายนอก	19
รูปที่ 2.5.2.7 แผนภาพแสดงหลักการการทำงานของ 8255 เมื่อได้รับการกำหนด ให้ทำงานในโหมด 2	20
รูปที่ 2.5.3 วงจรดีโค้ดโดยใช้สวิตช์เลือก	22
รูปที่ 3.1.1 บล็อกไดอะแกรมของวงจรทั้งหมด	26
รูปที่ 3.1.2 แสดงวงจรภาค Ringing Detector, DTMF Receiver, Interface	27
รูปที่ 3.1.3 แสดงวงจรภาค Busy Detector	28
รูปที่ 3.2.1 โฟลว์ชาร์ตการทำงานของส่วนควบคุม	30
รูปที่ 3.2.2 รูปแสดงระบบแจ้งผลการศึกษาอัตโนมัติ	43
รูปที่ 3.3.1 รูปหน้าต่างเมนูหลัก	46
รูปที่ 3.3.2 โฟลว์ชาร์ตการทำงานของเพิ่มข้อมูลนักศึกษา	47
รูปที่ 3.3.3 รูปหน้าต่างของเพิ่มข้อมูลรายชื่อนักศึกษา	52
รูปที่ 3.3.4 รูปหน้าต่างค้นหาข้อมูลเพิ่มข้อมูลรายชื่อนักศึกษา	55
รูปที่ 3.3.5 โฟลว์ชาร์ตการทำงานของเพิ่มข้อมูลรายวิชา	56

สารบัญรูป (ต่อ)

		หน้า
รูปที่ 3.3.6	รูปหน้าต่างของแฟ้มข้อมูลรายวิชา	62
รูปที่ 3.3.7	รูปหน้าต่างค้นหาข้อมูลของแฟ้มข้อมูลรายวิชา	65
รูปที่ 3.3.8	โพลีชาร์ตการทำงานของแฟ้มข้อมูลตารางเกรด	66
รูปที่ 3.3.9	รูปหน้าต่างของแฟ้มข้อมูลตารางเกรด	72
รูปที่ 3.3.10	รูปหน้าต่างค้นหาข้อมูลของแฟ้มข้อมูลตารางเกรด	74
รูปที่ 3.3.11	โพลีชาร์ตการทำงานของแฟ้มข้อมูลการลงทะเบียน	75
รูปที่ 3.3.12	รูปหน้าต่างของแฟ้มข้อมูลการลงทะเบียน	84
รูปที่ 3.3.13	รูปหน้าต่างค้นหาข้อมูลของแฟ้มข้อมูลการลงทะเบียน	86
รูปที่ 4.1	สัญญาณเปรียบเทียบเมื่อมีการตรวจจับสัญญาณกระดิ่ง	87
รูปที่ 4.2	แสดงการเปรียบเทียบสัญญาณสายไม่ว่าระหว่างอินพุตกับเอาต์พุต	88
รูปที่ 4.3	แสดงสัญญาณที่ขา STD, Q1-Q4 ของเบอร์ MT8870 จากการ์ด หมายเลข 0-9, * และ #	88

หัวข้อปริญญานิพนธ์ ระบบบริการสอบถามข้อมูลอัตโนมัติผ่านกลุ่มสายโทรศัพท์โดยใช้คอมพิวเตอร์
นักศึกษา นาย ขจรศักดิ์ ศรีสว่างสุข รหัส 40013285
นางสาว สุกัญญา พุกอ้อม รหัส 40013312
อาจารย์ที่ปรึกษา ผ.ศ. อุทัย ศรีธีระวิโรจน์
ปีการศึกษา 2542

บทคัดย่อ

ปริญญานิพนธ์นี้นำเสนอการบริการสอบถามข้อมูลอัตโนมัติผ่านกลุ่มสายโทรศัพท์ โดยมีคอมพิวเตอร์เก็บฐานข้อมูล และใช้ วงจรอินเทอร์เฟซ MH 88632 รับสัญญาณจากโทรศัพท์ ส่งผ่านไอซี 8255 ไปยังคอมพิวเตอร์ซึ่งจะเป็นตัวเก็บบันทึกฐานข้อมูล และใช้ ซอฟต์แวร์ซึ่งเขียนด้วยภาษาวิซวลเบสิก ทำหน้าที่เป็นตัวควบคุมการทำงานทั้งหมดในการประมวลผล ผู้ใช้บริการสามารถสอบถามข้อมูลผ่านทางโทรศัพท์โดยทำรายการ ด้วยการกดหมายเลขบนแป้นโทรศัพท์ เครื่องใดก็ได้ ระบบสามารถโต้ตอบแสดงผลลัพธ์ทางเสียง ระบบนี้เป็นระบบอัตโนมัติ ซึ่งสามารถให้บริการตลอดเวลา ทำให้ผู้ใช้บริการได้รับบริการที่รวดเร็ว สะดวกสบาย และ ประหยัดเวลา ที่จะต้องสูญเสียไปกับการมาติดต่อสอบถามด้วยตัวเอง

Thesis Title Automatic Data Service by Computer via Telephone Line
Student Mr. Kajonsak Srisvangsuk 40013285
Miss. Sukanya Pookim 40013312
Thesis Advisor Asst. Prof. Uthai Sritheeravirojana
Year 2542

ABSTRACT

This thesis present the automatic data service via telephone lines to access data base in computer server. By using the interface circuit MH 88632 to received the telephone signal pass though IC 8255 to access data base in computer. The software which programing by microsoft visual basic 6 will process program to control the system, user only press the telephone keypad from any subscriber. The system can interact automatically response the desired data by voice automatically that can service all the time, user will be received a quickly, comfort and spend a little bit time for contact the system

บทที่ 1

บทนำ

1.1ความเป็นมาของโครงการ

ในช่วงทศวรรษที่ผ่านมาวิวัฒนาการเทคโนโลยีทางด้านระบบสื่อสารโทรคมนาคมแล้ว คอมพิวเตอร์เจริญก้าวหน้าขึ้นอย่างรวดเร็วได้มีการนำเอาเทคโนโลยีใหม่ๆมาพัฒนาและประยุกต์ใช้เพิ่มขึ้นเป็นจำนวนมากเพื่อตอบสนองความต้องการอันไร้ขีดจำกัดของมนุษย์ในยุคข่าวสารข้อมูล (Information Age) การพัฒนาเทคโนโลยีโทรคมนาคมและระบบคอมพิวเตอร์ได้ผลักดันให้เกิดระบบและเครือข่ายสื่อสารโทรคมนาคมและคอมพิวเตอร์รูปแบบใหม่ๆเกิดขึ้นมากมายซึ่งได้เข้ามามีบทบาทสำคัญต่อเศรษฐกิจและสังคมมนุษย์ การพัฒนารูปแบบใหม่ๆของการให้บริการโทรคมนาคมไม่ว่าจะบริการตามสายหรือการบริการแบบไร้สายเช่น โทรศัพท์เคลื่อนที่ระบบต่างๆหรืออินเทอร์เน็ต (INTERNET) ต่างก็เกิดขึ้นเพื่อรองรับการแสวงหาข่าวสารข้อมูลของมนุษย์ให้รวดเร็วทันใจและมีประสิทธิภาพที่สุด ด้วยคุณภาพที่ดีขึ้นและค่าใช้จ่ายลดลงกว่าเดิม

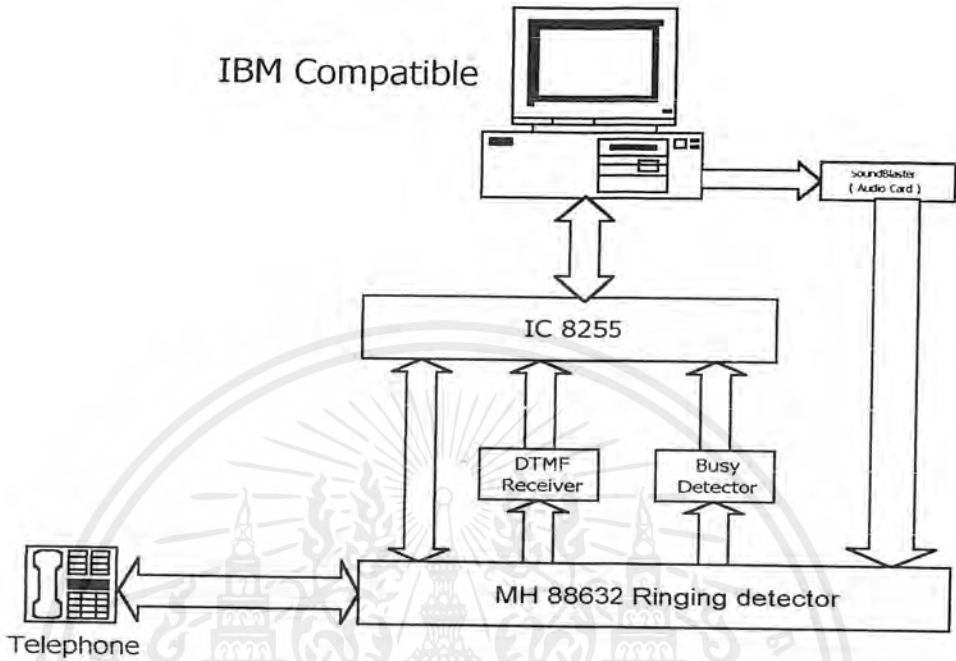
ดังที่ได้กล่าวมาแล้วข้างต้นในปัจจุบันเทคโนโลยีสื่อสารโทรคมนาคมทางการบริการโทรศัพท์นับว่ามีความสำคัญสำหรับการติดต่อข่าวสารและจะทวีความสำคัญอย่างยิ่งในอนาคตและความก้าวหน้าทางอิเล็กทรอนิกส์ส่งผลให้เกิดการพัฒนาเทคโนโลยีด้านคอมพิวเตอร์

ปัจจุบันคอมพิวเตอร์ได้ถูกนำมาใช้ในกิจการโทรคมนาคมซึ่งทำหน้าที่เหมือนสมองของระบบทำหน้าที่ควบคุม จัดจำ ตั้งงานและดูแลการทำงานของระบบ เพื่อให้บริการเป็นไปอย่างราบรื่นและคล่องตัว การพัฒนาซอฟต์แวร์ (Software) ก็เป็นส่วนหนึ่งที่จะเป็นตัวควบคุมให้ระบบคอมพิวเตอร์สามารถให้บริการพิเศษต่างๆได้มากขึ้น พร้อมทั้งการนำเอาอุปกรณ์อิเล็กทรอนิกส์เข้ามาประยุกต์ใช้งานเกี่ยวกับการติดต่อข่าวสาร พัฒนาเข้าสู่การรับ-ส่งข้อมูล

ในปัจจุบันการเดินทางสัญจรและระยะทางในการติดต่อธุรกิจต่างๆของคนในสังคมมีปัญหามาจากความแออัดคับคั่งของการจราจรมากทำให้เกิดการสูญเสียเวลาค่าใช้จ่ายและทรัพยากรเป็นจำนวนมาก ด้วยเหตุนี้จึงทำให้เกิดแนวความคิดซึ่งเป็นที่มาของโครงการนี้คือ ระบบบริการสอบถามข้อมูลอัตโนมัติผ่านคู่สายโทรศัพท์โดยใช้คอมพิวเตอร์ (Automatic Data Service by Computer via Telephone Line) โดยใช้ไมโครโปรเซสเซอร์ตระกูล 8088 ผ่านอินเทอร์เน็ตพาสเวิร์ตชานนของไอซี 8255 เป็นตัวควบคุมการทำงานทั้งหมด ไมโครคอมพิวเตอร์จะทำหน้าที่ควบคุมและเป็นตัวเก็บบันทึกฐานข้อมูล ซึ่งโครงการนี้ใช้ได้กับโทรศัพท์ชนิดกดปุ่ม (Dual Tone Multi frequency) เพื่อติดต่อสอบถามได้ทันทีที่ศูนย์ข้อมูล (Database Center) ตามหมายเลขที่โครงการกำหนดไว้ โดยระบบนี้เป็นระบบอัตโนมัติให้บริการได้ตลอดเวลา ด้วยบริการดังกล่าวจะทำให้เกิดความสะดวกสบาย รวดเร็ว ประหยัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าใช้จ่ายและช่วยลดปัญหาความคับคั่งของการจราจรตามไปด้วย โดยที่นักศึกษาสามารถสอบถามผลการศึกษาโดยไม่ต้องเสียเวลาเดินทางมาติดต่อสอบถามด้วยตัวเอง กับทางมหาวิทยาลัยหรือสถาบันด้วยตัวเอง



รูปที่ 1.1 แสดงบล็อกไดอะแกรมหน้าที่ภาคต่างๆของระบบ

1.2 หน้าที่ภาคต่างๆของโครงการ

โครงการนี้ การออกแบบโครงสร้างและระบบการทำงาน สามารถอธิบายหน้าที่หน้าที่ภาคต่างๆของโครงการเป็นบล็อกไดอะแกรม ดังรูปที่ 1.1

1.2.1 การ์ดอินเทอร์เฟซ (Interface)

ทำหน้าที่ควบคุมการทำงาน การจัดการสัญญาณอินพุตและเอาต์พุตของระบบทั้งหมด โดยใช้ซอฟต์แวร์วิซวลเบสิกทำหน้าที่ควบคุมการ์ดอินเทอร์เฟซ รวมทั้งระบบฐานข้อมูล

1.2.2 ภาคตรวจจับสัญญาณกระดิ่งโทรศัพท์ (Ringing Detector)

ทำหน้าที่ตรวจสอบสัญญาณกระดิ่งโทรศัพท์ เมื่อผู้ใช้บริการเรียกเข้ามายังเบอร์ของโครงการที่กำหนดไว้แล้วส่งสัญญาณไปยังภาคอินเทอร์เฟซรับทราบว่ามีกรเริ่มต้นของระบบ

1.2.3 ภาคตรวจจับสัญญาณไม่ว่าง (Busy Detector)

ทำหน้าที่คอยตรวจจับสัญญาณเมื่อมีการวางหู ส่งไปยังภาคควบคุมรับทราบว่ามีกรวางสายแล้วเพื่อต้องการให้รีเลย์ (Relay) กลับสู่สภาวะปกติ

1.2.4 ภาคถอดรหัสสัญญาณ DTMF (Dual Tone Multi Frequency)

ทำหน้าที่ถอดรหัสสัญญาณที่รับมาจากคู่สายโทรศัพท์ว่าผู้ใช้บริการกดหมายเลขใด เข้ามาแปลงเป็นรหัส BCD (Binary Code Decimal) ส่งไปยังภาคอินเตอร์เฟส

1.2.5 ภาคสมมูลย์ (Matching Impedance)

ทำหน้าที่รับข้อมูลจากการ์คเสียง (Audio Card) ในเครื่องคอมพิวเตอร์เพื่อส่งสัญญาณผ่านเข้าคู่ขา 26 ของไอซี MH 88632 ที่ทำหน้าที่เป็น อิมพีแดนซ์ แมชชิง (Impedance Matching) เพื่อที่จะทำให้ออกสัญญาณเสียงออกสู่คู่สายโทรศัพท์ไปยังผู้ใช้บริการ

1.2.6 ภาคเก็บบันทึกฐานข้อมูล (Data base)

ทำหน้าที่เก็บฐานข้อมูลต่างๆที่ต้องการ บนเครื่องคอมพิวเตอร์ โดยใช้ฮาร์ดดิส (Hard disk) เป็นตัวเก็บบันทึกแฟ้ม ข้อมูล (File Data)

1.3 ขอบเขตของโครงการ

โครงการนี้การออกแบบโครงสร้างสามารถแบ่งได้เป็น 2 ส่วนใหญ่ๆดังนี้

1.3.1 การออกแบบโครงสร้างทางฮาร์ดแวร์ (Hardware)

การทำโครงการนี้จะดำเนินการออกแบบวงจร ทดลองผลการทำงานของวงจรภาคต่างๆดังนี้ ภาคตรวจจับสัญญาณกระดิ่งโทรศัพท์, ภาคตรวจจับสัญญาณไม่ว่าง, ภาคถอดรหัสสัญญาณ DTMF , ภาคสมมูลย์ ได้ดำเนินการออกแบบวงจรเสร็จเรียบร้อยแล้ว ตามที่แสดงในบล็อกไดอะแกรม รูปที่ 1.1

1.3.2 การออกแบบโครงสร้างทางซอฟต์แวร์ (Software)

การจัดทำโครงสร้างทางซอฟต์แวร์จะดำเนินการเขียนโปรแกรมด้วยโปรแกรมวิซวลเบสิก เพื่อทำหน้าที่ควบคุมการทำงานของระบบทั้งหมด โดยจะส่งผ่านข้อมูลทางการ์คอินเตอร์เฟส และการจัดการระบบข้อมูลการบันทึกเสียงพูดทางบนฐานข้อมูล

1.4 วัตถุประสงค์ของโครงการ

วัตถุประสงค์ของโครงการนี้คือเพื่อศึกษาหาความรู้และประสบการณ์ในด้านทฤษฎีและขั้นตอนการปฏิบัติงานของ ไมโครคอมพิวเตอร์ตระกูล 8088 การออกแบบวงจรต่างๆให้สามารถทำงานร่วมกันได้ และยังสามารถนำโครงการนี้ประยุกต์ใช้งานในหน่วยงานต่างๆได้จริง เช่น สอบถามคะแนนผลการสอบของนักศึกษาหรือสอบถามการลงทะเบียนเรียนของนักศึกษาและข้อมูลอื่นๆ โดยการเก็บบันทึกเป็นแฟ้มข้อมูล (Data File Record)

บทที่ 2 ทฤษฎีบท

2.1 ระบบโทรศัพท์

ในการศึกษาข้อมูลทางทฤษฎีของบทนี้นั้น ผู้ที่จะทำการศึกษจะต้องเข้าใจการทำงานระบบมาตรฐานสัญญาณโทรศัพท์ การถอดรหัสความถี่ของโทรศัพท์ชนิดคดปุ่ม (Dual Tone Multi Frequency) ให้เป็นตัวเลข BCD ขนาด 4 บิต โดยใช้ร่วมกับคริสตอล 3.579 MHz เพื่อส่งสัญญาณให้กับ อินเทอร์เฟซ (INTERFACE) ของคอมพิวเตอร์โดยผ่าน พอร์ตไอซี 8255 โดยที่ ไอซี 8255 ทำหน้าที่เชื่อมต่อระหว่าง คอมพิวเตอร์ กับ ระบบมาตรฐานโทรศัพท์เพื่อรับทราบข้อมูลที่ส่งจากปุ่มโทรศัพท์

2.2 มาตรฐานโทรศัพท์

การใช้งานโทรศัพท์จำเป็นต้องกำหนดมาตรฐานสัญญาณ โทรศัพท์เพื่อความไม่สับสนในการใช้งาน เพื่อบอกสถานะการใช้งานของเครื่องโทรศัพท์สัญญาณต่างๆ ได้แก่

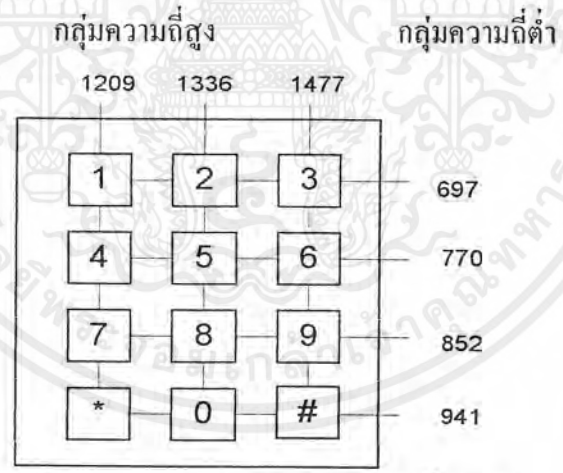
1. สัญญาณแฉวงกรน (Dial Tone) เป็นสัญญาณความถี่ 425 Hz ทำการส่งต่อเนื่องกันไปใช้บอกฝ่ายเรียกเริ่มทำการหมุนหรือกดเลขหมายเพื่อการเรียกออกได้
2. สัญญาณไม่ว่าง (Busy Tone) เป็นสัญญาณความถี่ 425 Hz ทำการส่ง 0.25 วินาที หยุด 0.25 วินาทีสลับกันไปเพื่อบอกให้รู้ว่าฝ่ายรับคู่สายไม่ว่าง จะต้องทำการวางหูก่อนแล้วจึงยกหูขึ้นมาเพื่อรอสัญญาณแฉวงกรน
3. สัญญาณเรียกกลับ (Ringing Back Tone) เป็นสัญญาณความถี่ 425 Hz ทำการส่ง 1 วินาที และหยุด 5 วินาทีสลับกันไป เพื่อบอกให้ฝ่ายเรียกคู่สายได้แล้วเพียงรอฝ่ายรับเท่านั้น
4. สัญญาณกระดิ่ง (Ringing Tone) เป็นสัญญาณความถี่ 25 Hz ทำการส่ง 1 วินาที และหยุด 5 วินาทีสลับกันไป เช่นเดียวกับสัญญาณเรียกกลับแต่จะมีระดับสัญญาณไฟแรงสูงกว่า เพื่อบอกให้ฝ่ายรับทราบว่ามีการเรียกเข้ามาเพื่อทำการยกหูแล้วสนทนาติดต่อกันต่อไป

Dial Tone	_____			425 Hz
Ring Tone	1s	5s	1s	25 Hz
Ring Back Tone	_____			425 Hz
Busy Tone	-----			425 Hz
Congstion Tone	_____			425 Hz

รูปที่ 2.1 แสดงมาตรฐานของสัญญาณโทรศัพท์

2.3 ระบบการส่งสัญญาณแบบความถี่คู่ (Dual Tone Multi Frequency)

เป็นระบบการส่งสัญญาณแบบหนึ่ง ซึ่งนิยมใช้กันมากในปัจจุบัน ระบบนี้มีชื่อย่อเรียกว่า DTMF ซึ่งมีหลักการทำงานดังนี้ คือโดยนำสัญญาณความถี่ 2 ความถี่มาอดคู่แตกต่างกันใช้แทนหมายเลขตามที่กำหนด ความถี่ที่ใช้จะอยู่ในย่านความถี่ของเสียงพูด (0-4 กิโลเฮิร์ต) โดยการกำหนดให้ความถี่ทางแนวนอนเป็นความถี่ด้านสูงกว่าซึ่งจะแสดงไว้ในรูปที่ 2.2 ตัวอย่าง เช่น หมายเลข 2 จะใช้แทนด้วยความถี่ 697 Hz และ 1336 Hz อดคู่แตกต่างกันออกมาแทนหมายเลข 2 จะใช้แทนหมายเลข 2



รูปที่ 2.2 แสดงหมายเลขและค่าความถี่ DTMF

2.4 ส่วนของการถอดรหัสภาค DTMF

ในการออกแบบวงจรถอดรหัส DTMF เลือกใช้ไอซีสำเร็จรูปเบอร์ MT8870 เป็นไอซี DTMF detector ที่มีใช้กันอย่างแพร่หลาย และมีการต่อใช้งานที่ไม่ยุ่งยากซับซ้อนสำหรับวงจรถอดรหัส DTMF นั้น เมื่อผู้เรียกกดรหัสหมายเลขเข้ามา หลังจากได้รับการตอบรับเรียบร้อยแล้ว สัญญาณความถี่สองความถี่ที่ผสมกันมาจะเข้าสู่วงจรถอดรหัส DTMF(MT 8870) เมื่อถอดรหัสแล้วจะได้เอาท์พุทออกมาเป็นรหัสไบนารี 4 บิต แล้วส่งไปยังส่วนควบคุมระบบเพื่อส่งควบคุมภาคอื่นต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Digit	Toe	INH	ESt	Q4	Q3	Q2	Q1
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0

TABLE - FUNCTIONAL DECODE TABLE

L = LOGIC LOW

H = LOGIC _ HIGH

Z = HIGH _ IMPEDANCE

X = DON'T _ CARE

ตารางที่ 2.1 แสดงค่าถอดรหัสได้จากความถี่ต่าง ๆ

2.5 ส่วนของการอินเตอร์เฟส

2.5.1 ไมโครคอมพิวเตอร์

ภายในคอมพิวเตอร์เราสามารถที่จะเพิ่มเติมวงจรรีโมเตอร์เฟส โดยผ่านสล็อตทางเมนบอร์ด (Main Board) โดยแต่ละสล็อตจะมีจำนวนขาทั้งสิ้น 62 ขา แบ่งออกเป็น 2 ข้างข้างละ 31 ขา ส่วนการเรียกตำแหน่งขาของสล็อตนั้นขึ้นอยู่กับว่าขาเหล่านั้นอยู่ในด้านใด โดยที่ด้านซ้ายของสล็อตเราใช้แทนด้วยอักษร B ส่วนขาที่อยู่ข้างขวาเราใช้แทนด้วยอักษร A

ขาแต่ละขาของสล็อตนั้นจะเชื่อมต่อกับเส้นสัญญาณต่างๆบนเมนบอร์ด ในการสร้างวงจรรีโมเตอร์เฟสกับ คอมพิวเตอร์นั้น เราจะต้องรู้ว่าเส้นสัญญาณที่เชื่อมต่อกับขาของสล็อตเหล่านั้นประกอบไปด้วยอะไรบ้างซึ่งสัญญาณที่เชื่อมต่อกับสล็อตจะประกอบไปด้วย เส้นสัญญาณของบัสแอดเดรส (Address Bus) บัสข้อมูล (Data Bus) บัสควบคุมการเขียน/อ่าน ข้อมูลจากหน่วยความจำหรือพอร์ต I/O เส้นสัญญาณที่ใช้ในการอินเตอร์เฟส เส้นสัญญาณสำหรับการขอ DMA สัญญาณฐานเวลา (Timing Signal) ต่างๆที่ใช้ในระบบ เส้นสัญญาณการรีเฟชในหน่วยความจำ และสัญญาณสำหรับการตรวจสอบความผิดพลาด (I/O Check)

นอกจากเส้นสัญญาณเหล่านี้แล้ว สล็อตบนเมนบอร์ดยังเชื่อมต่อกับแหล่งจ่ายไฟต่างๆที่ใช้ในระบบอีกด้วย คือ +5Vdc - 5Vdc +12Vdc - 12Vdc

2.5.1 รายละเอียดเกี่ยวกับสัญญาณต่างๆ

OSC (Oscillator ; ขา B30)

ขานี้เป็นเอาต์พุตที่เชื่อมต่อกับสัญญาณสัญญาณนาฬิกาที่มีค่าความถี่สูงสุดบนเมนบอร์ดคือ 14.31818 MHz ซึ่งมีคาบเวลาประมาณ 70 ns และมี ดิวตี้ ไซเคิล (duty cycle) ประมาณ 50 % สัญญาณนาฬิกาอื่นๆของระบบ สิ่งที่ต้องคำนึงถึงในการใช้งานของสัญญาณ ออสซิลเลเตอร์ ก็คือสัญญาณนี้จะไม่ ซิงค์โคไนซ์ กับสัญญาณอื่นๆบนบัสของระบบ เพราะฉะนั้นจึงไม่ควรที่จะนำสัญญาณจากขา OSC นี้ไปใช้เป็นสัญญาณนาฬิกาสำหรับวงจรรายนอก

CLK (Clock ; ขา B20)

ขาสัญญาณนี้เป็นเอาต์พุต ซึ่งต่อกับสัญญาณกับสัญญาณสัญญาณนาฬิกาที่ถูกสร้างขึ้นโดยการหารสัญญาณ ออสซิลเลเตอร์ ด้วย 3 ทำให้มีความถี่ประมาณ 4077 MHz โดยมีช่วงเวลาในหนึ่งคาบเท่ากับ 210 ns โดยมี ดิวตี้ ไซเคิล ของสัญญาณประมาณ 70 ns (เมื่อเป็นลอจิก 1) และ ช่วงเวลาที่ เป็นลอจิก 0 จะมี ดิวตี้ ไซเคิล ของสัญญาณประมาณ 140 ns สัญญาณนี้เป็นสัญญาณที่ถูกใช้ เป็นสัญญาณนาฬิกาของระบบ

RESET DRV (ขา B2)

ขาสัญญาณนี้จะป้อนเอาต์พุต ซึ่งเป็นสัญญาณแอกทีฟ (ลอคิก1) สัญญาณจะแอกทีฟก็ต่อเมื่อเริ่มจ่ายไฟให้แก่ระบบ จนกว่าระบบจะพร้อมทำงาน และสามารถเกิดจากระดับแรงดันของแหล่งจ่ายไฟตกลงสัญญาณแอกทีฟนี้จะเกิดการเปลี่ยนเป็นลอคิก 0 ก็ต่อเมื่อเครื่องคอมพิวเตอร์นั้นพร้อมที่จะใช้งานนั่นเอง โดยทั่วแล้วสัญญาณนี้จะนำไปใช้ในการรีเซ็ตวงจรอินเทอร์เฟซหรืออุปกรณ์ I/O ต่างๆ

A0-A19 (Address Bus ; ขา A31-A12)

ขาสัญญาณทั้ง 20 ขานี้เป็นเอาต์พุต ซึ่งใช้สำหรับกำหนดแอดเดรสของหน่วยความจำหรือ I/O ที่ CPU 80xxx ทำการติดต่อกับ A0-A19 นี้จะถูกกำหนดโดย CPU 80xxx ในระหว่างขบวนการอ่าน/เขียนข้อมูลลงในหน่วยความจำหรืออุปกรณ์ I/O โดยที่ขบวนการของ DMA นั้น DMA – Controller เป็นผู้กำหนดค่าแอดเดรสบนบัสแอดเดรสเอง

สำหรับการอ้างแอดเดรสของพอร์ต I/O นั้น จะใช้เส้นแอดเดรสเพียง 16 เส้น คือ A0 – A15 ซึ่งจะอ้างแอดเดรสได้ถึง 64k พอร์ต โดยผ่านชุดคำสั่ง IN และ OUT ส่วนแอดเดรสที่เหลือจะไม่ถูกใช้งาน แต่ถึงอย่างไรก็ตามคอมพิวเตอร์จะใช้เส้นแอดเดรสในการอ้างแอดเดรสพอร์ตเพียง 10 เส้น คือ A0 – A9 และค่าแอดเดรสจะต้องอยู่ในช่วง 0200H และ 03FFH เท่านั้น

D0 – D7 (Data Bus ; ขา A9 – A2)

ขาสัญญาณนี้จะป้อนแบบ Bi – Directional ซึ่งต่อกับบัสข้อมูลของระบบ เพื่อทำหน้าที่ในการส่งผ่านข้อมูลระหว่างพอร์ต I/O กับ คอมพิวเตอร์ โดยบิต D0 จะมีนัยสำคัญต่ำสุด ส่วน บิต D7 มีนัยสำคัญมากที่สุด

ALE (Address Latch Enable; ขา B28)

ขาสัญญาณนี้ถูกสร้างขึ้นเพื่อใช้สำหรับแสดงการเริ่มต้นของบัสไซเคิล และแสดงให้เห็นอุปกรณ์ภายนอกทราบว่าแอดเดรสที่ CPU 80xxx ต้องการจะติดต่อกับนั้นจะถูกส่งออกมาบนบัสแอดเดรสแล้ว สัญญาณ ALE นี้จะเปลี่ยนจากลอคิก 1 เป็นลอคิก 0 เมื่อค่าแอดเดรสที่ถูกส่งออกมาอยู่บนบัสข้อมูลเรียบร้อยแล้ว

$\overline{\text{I/O_CHCK}}$ (I/O Channel Check ; ขา A1)

ขาสัญญาณนี้เป็นอินพุตที่ใช้ในการแสดงความผิดพลาดเกี่ยวกับพาริตี ที่เกิดขึ้นในการทำงานของวงจรอินเทอร์เฟซหรืออุปกรณ์ I/O

I/O CHRDY (I/O Channel Ready; ขา A10)

ขาสัญญาณนี้เป็นอินพุตที่ใช้เพิ่มช่วงเวลาในบัสไซเคิลในกรณีที่อุปกรณ์ I/O หรือหน่วยความจำที่เกี่ยวข้องกับขบวนการในบัสไซเคิลนั้น ไม่สามารถทำงานทันตามช่วงเวลาปกติของบัสไซเคิลนั้นๆ ได้

IRQ2-IRQ7 (Interrupt Request 2 Through 7; ขา B4 และ B25-B21)

ในการขออินเทอร์รัพท์โดยผ่านทาง IRQ2-IRQ7 นี้ ก็คืออุปกรณ์ที่ทำการขออินเทอร์รัพท์โดยผ่านทาง IRQ ขาใดก็จะต้องรักษาระดับสัญญาณที่ขา IRQ นั้น ให้แอกทีฟอยู่จนกว่าจะได้รับสัญญาณ INTA (Interrupt Acknowledge) จาก CPU 80xxx เสียก่อน ถ้าไม่เช่นนั้นการขออินเทอร์รัพท์จะถูกยกเลิก และอินเทอร์รัพท์ Level 7 (IRQ7) ก็จะถูกสร้างขึ้นโดยอัตโนมัติ ไม่ว่าจะการขออินเทอร์รัพท์ที่ถูกยกเลิกนั้นจะเป็นการขออินเทอร์รัพท์ใน level หรือขาใด

แต่ถึงอย่างไรก็ตามสัญญาณ INTA นี้จะไม่ถูกค่อออกมาที่ขาของสล็อตด้วย ดังนั้นโปรแกรมที่ทำการตอบสนองต่อการอินเทอร์รัพท์ (Interrupt Service Routine) จะต้องทำการรีเซ็ตสัญญาณ IRQ เอง โดยใช้คำสั่ง OUT ไปยังพอร์ต I/O ที่เกี่ยวข้อง

$\overline{\text{IOR}}$ (I/O Read ; ขา B14)

ขาสัญญาณนี้เอาท์พุทแอกทีฟที่ลอจิก 0 เพื่อใช้ในการแสดงว่าบัส ไซเคิลที่เกิดขึ้นเป็นบัส ไซเคิลของการอ่านข้อมูลจากพอร์ต I/O เพื่อให้พอร์ต I/O ที่มีแอกเดรสตรงกับแอกเดรสบนบัส ไซเคิลนั้นส่งข้อมูลออกมาบนบัสข้อมูล

$\overline{\text{LOW}}$ (I/O Write ; ขา B13)

ขาสัญญาณนี้เป็นเอาท์พุทแอกทีฟที่ลอจิก "0" เพื่อใช้แสดงว่าบัส ไซเคิลที่เกิดขึ้นนี้เป็นบัส ไซเคิลของการเขียนข้อมูลลงบนพอร์ต I/O ที่มีแอกเดรสตรงกับบัสแอกเดรสนั่นเอง

$\overline{\text{MEMW}}$ (Memory Write ; ขา B11)

ขานี้เป็นเอาท์พุทแอกทีฟที่ลอจิก 0 สัญญาณ $\overline{\text{MEMW}}$ นี้จะถูกส่งออกมาเพื่อให้หน่วยความจำที่แอกเดรสตรงกับค่าแอกเดรสบนบัสแอกเดรสนั้น ทำการรับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้

$\overline{\text{MEMR}}$ (Memory Read ; ขา B12)

ขานี้เป็นเอาท์พุทซึ่งมีสัญญาณเป็นแอกทีฟที่ลอจิก 0 ในระหว่างบัส ไซเคิลของการอ่านข้อมูลจากหน่วยความจำ CPU 80xxx เพื่อให้หน่วยความจำที่มีแอกเดรสตรงกับค่าแอกเดรสบนบัสแอกเดรสนั้น ทำการส่งข้อมูลออกมาบนบัสข้อมูล

DRQ1-DRQ3 (DMA Request 1-3; ขา B18,B6,B16)

ขาสัญญาณทั้งสามนี้เป็นสัญญาณอินพุทแอกทีฟที่ลอจิก 1 ซึ่งอุปกรณ์ภายนอกสามารถใช้ในการขอ DMA จากระบบ โดยการป้อนระดับสัญญาณลอจิก 1 ให้กับขา DRQ ขาใดขาหนึ่ง

$\overline{\text{DACK0}} - \overline{\text{DACK3}}$ (DMA Acknowledge 0-3; ขา B19,B17,B26,B15)

สัญญาณทั้ง 4 นี้เป็นเอาท์พุทแอกทีฟที่ลอจิก 0 เพื่อแสดงให้วงจรภายนอกที่ขอ DMA ทราบว่าการขอ DMA ได้รับการตอบสนองแล้ว ก็จะเข้าสู่ขบวนการ DMA เพื่อให้การส่งผ่านข้อมูลระหว่างอุปกรณ์ I/O ที่ขอ DMA กับหน่วยความจำที่เกิดขึ้นได้โดยตรง โดยสัญญาณ DACK นี้จะแอก

ที่พินแชนแนลใดก็ขึ้นอยู่กับขบวนการ DMA ที่เกิดขึ้นนั้น เป็นการตอบสนองต่อการขอ DMA ใน แชนแนลใด

AEN (Address Enable; ขา A11)

สัญญาณนี้เป็นเอาต์พุตที่ใช้ในการแสดงบัสไซเคิลที่เกิดขึ้นในช่วงเวลาที่สัญญาณ AEN แอคทีฟ ที่ลอจิก 1 นั้น เป็นบัสไซเคิลของขบวนการ DMA

T/C (Terminal Count;ขา B27)

สัญญาณนี้ถูกสร้างขึ้นจากการนำเอาสัญญาณเอาต์พุตมากลับลอจิก (โดยใช้เกต อินเวอร์เตอร์)ทำให้สัญญาณ T/C นี้แอกทีฟที่ลอจิก 1 บัสของแหล่งจ่ายไฟระบบ

+ 5Vdc ขา B3,B29

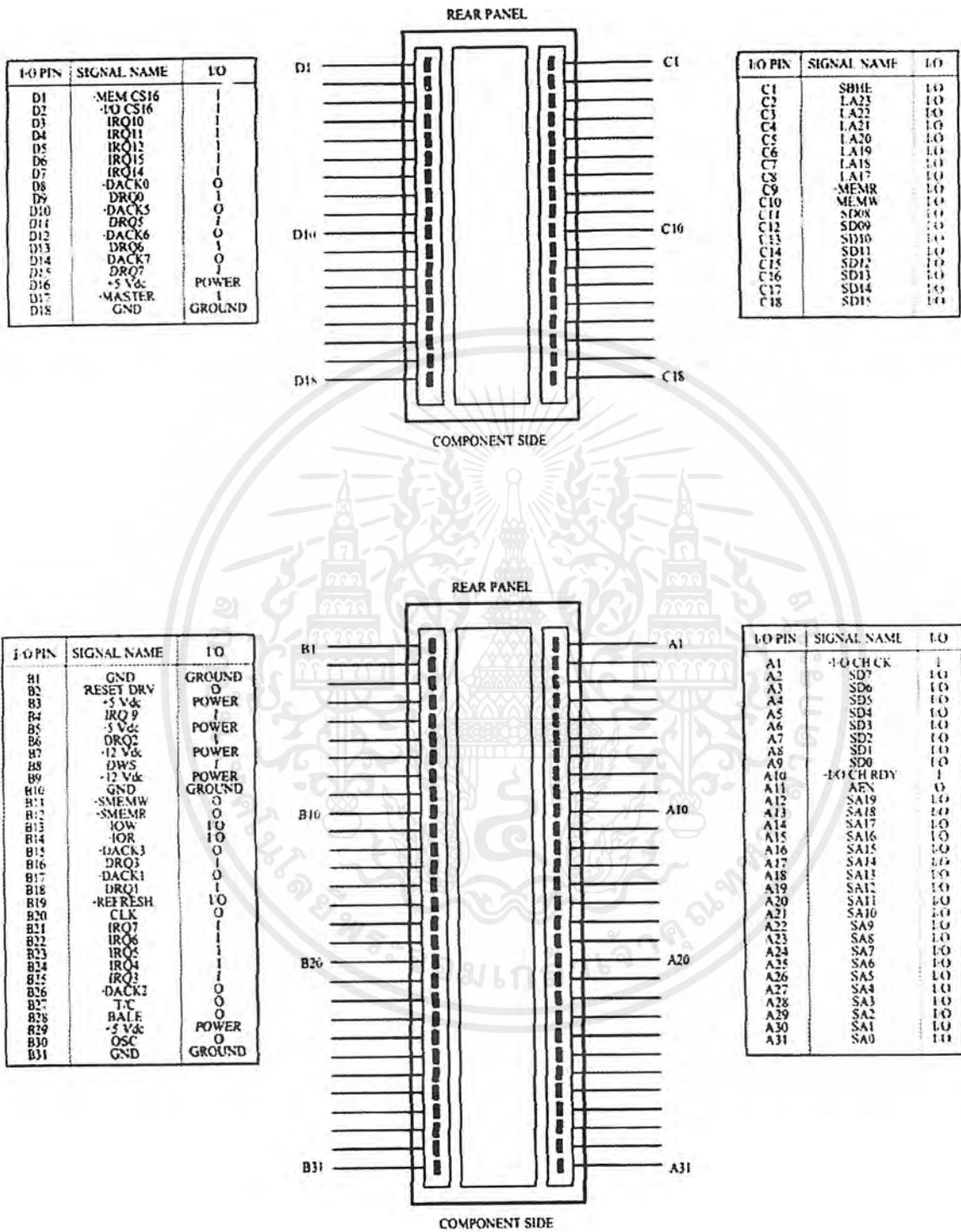
+ 12Vdc ขา B39

- 5Vdc ขา B5

-12Vdc ขา B7

GND ขา B1,B10,B31





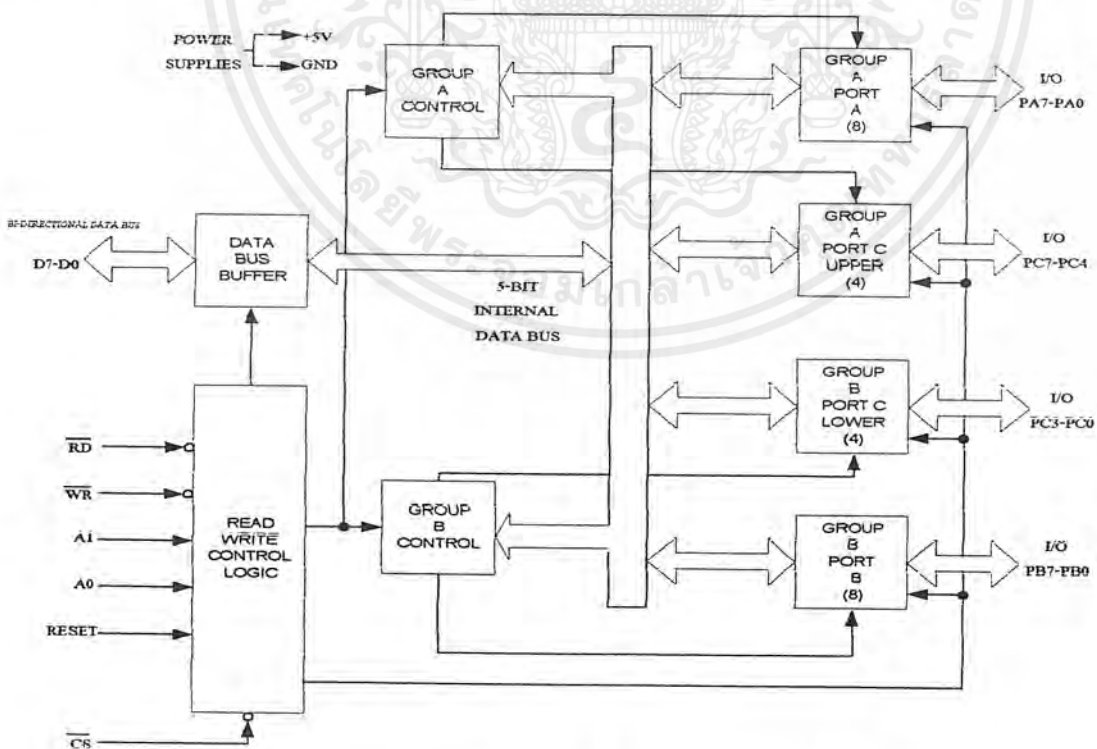
รูปที่ 2.5.1 Slot IBM PC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 โครงสร้างของไอซี 8255

ไอซีเบอร์ 8255 ได้รับการออกแบบมาเพื่อทำหน้าที่เป็นพอร์ต สำหรับการรับ/ส่งข้อมูลแบบขนานระหว่างอุปกรณ์ภายนอกกับไมโครคอมพิวเตอร์ ความอ่อนตัวนำไปใช้งานของ 8255 ได้แก่ การที่สามารถเปลี่ยนแปลงลักษณะการทำงานของพอร์ต ให้เป็นการเอาท์พุทหรืออินพุทได้สะดวก เพียงการส่งข้อมูลควบคุมจากไมโครคอมพิวเตอร์ ก่อนที่จะเริ่มต้นใช้งานเท่านั้น ความสามารถเช่นนี้ เรียกว่า Programmable คือ สามารถโปรแกรมการทำงานได้ ทำให้ได้รับความนิยมนำไปใช้งานอย่างแพร่หลาย

จากรูปที่ 2.5.2.1 จะเห็นว่า 8255 ประกอบด้วยบล็อกของหน่วยการทำงานหลายส่วนอยู่ภายใน บล็อกทางด้านขวามือจำนวน 4 บล็อก เป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกโดยตรงผ่านทางสัญญาณที่ระบุชื่อว่า PA0-PA7, PB0-PB7 และ PC0-PC7 กลุ่มสัญญาณเหล่านี้จำแนกออกเป็น 3 กลุ่ม คือ พอร์ต A (PA) พอร์ต B (PB) และพอร์ต C (PC) สำหรับบล็อกถัดเข้ามาบริเวณส่วนกลางที่มีชื่อว่า GROUP A CONTROL และ GROUP B CONTROL ทำหน้าที่กำหนดการทำงานของพอร์ตทั้งสาม บล็อกทั้งสองนี้เชื่อมต่อกับบล็อกอื่นๆผ่านทางบัสข้อมูลภายใน 8255 เอง สำหรับบล็อกการทำงานทางด้านซ้าย ที่มีชื่อว่า Data bus buffer และ read/write control logic ทำหน้าที่เชื่อมต่อระหว่างระบบบัสของ ไมโครคอมพิวเตอร์กับ 8255 เพื่อรับหรือส่งข้อมูลระหว่างกันตามระดับลอจิกของขาสัญญาณ \overline{RD} และ \overline{WR} ตามลำดับ



รูปที่ 2.5.2.1 แผนภาพแบบบล็อกภายในและสัญญาณของไอซี 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2.2 การจำแนกกลุ่มของพอร์ต 8255

ในบรรดาพอร์ตทั้งสามของ 8255 คือ พอร์ต A พอร์ต B และพอร์ต C โดยพื้นฐานนั้น ล้วนเป็นพอร์ตแบบขนานที่ประกอบด้วยสัญญาณ 8 เส้น ซึ่งแต่ละเส้นจะแทนบิตของข้อมูลพอร์ต ซึ่งอาจจะกล่าวในอีกลักษณะว่าเป็นพอร์ตแบบ 8 บิต นอกจากนี้ยังสามารถอ้างถึงแต่ละบิตของเส้นสัญญาณพอร์ตนี้โดยอิสระ อย่างไรก็ตาม 8255 ได้จัดกลุ่มของพอร์ตเหล่านี้ออกเป็นสองกลุ่ม คือ กลุ่ม A และกลุ่ม B เพื่อประโยชน์ในการกำหนดรูปแบบการทำงานของพอร์ต ดังตารางต่อไปนี้

ชื่อกลุ่ม	ลักษณะ
กลุ่ม A	พอร์ต A จำนวน 8 บิต (ทุกบิตของพอร์ต) พอร์ต C จำนวน 4 บิต (เฉพาะ 4 บิตบนของพอร์ต)
กลุ่ม B	พอร์ต B จำนวน 8 บิต (ทุกบิตของพอร์ต) พอร์ต C จำนวน 4 บิต (เฉพาะ 4 บิตล่างของพอร์ต)

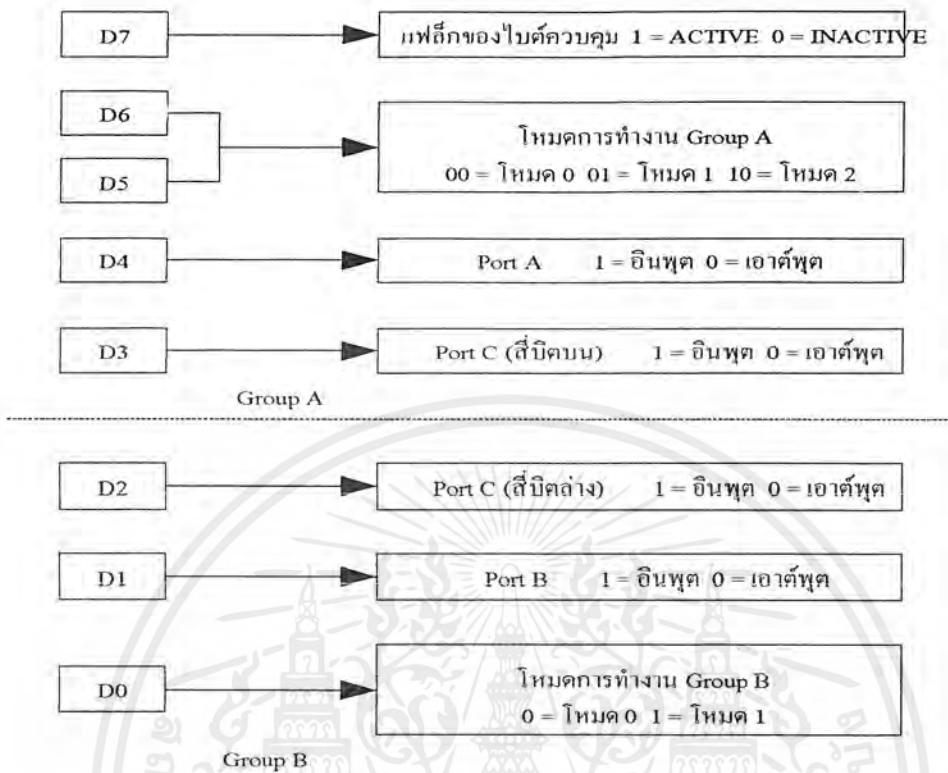
ตารางที่ 2.5.2.1 การกำหนดรูปแบบการทำงานของพอร์ต

จากตารางการทำงานข้างต้นจะเห็นว่า จำนวนเส้นสัญญาณทั้งหมดของพอร์ต C (PC0-PC7) ได้ถูกแยกออกเป็นกลุ่มของ 4 บิตล่าง (Lower nibble) จาก PC0-PC3 และกลุ่มของ 4 บิตบน (Upper nibble) จาก PC4-PC7 ดังนั้น กลุ่ม A และ กลุ่ม B ของ 8255 จึงมีจำนวนบิตในแต่ละกลุ่มเป็นจำนวนถึง 12 บิต

สัญญาณ	ความหมาย
D0 – D7	กลุ่มของเส้นสัญญาณข้อมูล 8255 เมื่อมีการเขียน หรือ อ่าน
\overline{CS}	สัญญาณเลือกอุปกรณ์ เมื่อขาสัญญาณนี้เป็นระดับลอจิกค่าซีพียูก็สามารถ เขียนอ่านข้อมูลจาก 8255 ได้
\overline{RD}	สัญญาณบอกสถานะต้องการอ่านข้อมูลจากรีจิสเตอร์ของ 8255
\overline{WR}	สัญญาณบอกสถานะต้องการเขียนข้อมูลจากรีจิสเตอร์ของ 8255
A0 – A1	สัญญาณระบุตำแหน่งรีจิสเตอร์ภายใน 8255 ที่ต้องการ
RESET	สัญญาณการรีเซ็ตวงจรทำงานภายใน 8255 เพื่อเริ่มต้นใหม่
PA0 – PA7	กลุ่มของสัญญาณ 8 เส้น เมื่อทำการติดต่อกับพอร์ต A ของ 8255
PB0 – PB7	กลุ่มของสัญญาณ 8 เส้น เมื่อทำการติดต่อกับพอร์ต B ของ 8255
PC0 – PC7	กลุ่มของสัญญาณ 8 เส้น เมื่อทำการติดต่อกับพอร์ต C ของ 8255

ตารางที่ 2.5.2.2 ตารางหน้าที่การทำงานของขาสัญญาณ ไอซี 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5.2.2 ความหมายของบิตภายในไบต์ข้อมูลควบคุมสำหรับ 8255

2.5.2.3 รูปแบบคำสั่งเพื่อกำหนดการทำงานของ 8255

การกำหนดให้พอร์ตทั้งสามของ 8255 ทำงานในลักษณะต่างๆกันหรือที่เรียกกันว่า โหมดการทำงาน (MODE) จะเริ่มด้วยการส่งค่าข้อมูลไบต์หนึ่งให้กับรีจิสเตอร์ควบคุมการทำงานภายใน 8255 ข้อมูลนี้จะเรียกว่าไบต์ข้อมูลควบคุม (Control word) โดยแต่ละบิตของข้อมูลนี้จะความหมายที่ระบุถึงความต้องการต่างๆ ไปดังแสดงในรูป 2.5.2.3 การส่งข้อมูลไบต์นี้จะต้องเริ่มต้นเป็นระดับแรกก่อนที่จะได้มีการดำเนินการใดกับ 8255 ทั้งสิ้น

ตามความหมายของบิตภายในตารางที่ 2.5.2.3 จะเห็นว่าการเลือกพอร์ตใดทำหน้าที่เป็นพอร์ตอินพุตก็เพียงแต่กำหนดค่าข้อมูล 1 ให้กับบิตที่เกี่ยวข้องกับพอร์ตนั้น หรือกรณีตรงข้ามสำหรับการเอาต์พุตก็เพียงแต่กำหนดค่าข้อมูล 0 เท่านั้น อย่างไรก็ตามการกำหนดไบต์ข้อมูลควบคุมนี้มีผลอย่างถูกต้อง ก็จะต้องทำการกำหนดบิต D7 ให้มีค่าเป็น 1 เสมอ สำหรับบิตที่บอกถึงโหมดการทำงาน (บิต D6 – D5 และ D2)

2.5.2.5 การเชื่อมต่อ 8255 กับ ไมโครคอมพิวเตอร์

เมื่อพิจารณาแผนภาพ ของ 8255 จะเห็นว่า มีขาสัญญาณแอดเดรสจำนวน 2 เส้น คือ A0 และ A1 ทำให้ตำแหน่งแอดเดรสได้มีค่าเป็น 2^2 หรือเท่ากับ 4 ตำแหน่ง ซึ่งแต่ละตำแหน่งจะมีความหมายถึง การระบุรีจิสเตอร์หรือพอร์ตภายใน 8255 ดังตารางต่อไปนี้

A1	A0	ชื่อของรีจิสเตอร์
0	0	พอร์ต A
0	1	พอร์ต B
1	0	พอร์ต C
1	1	รีจิสเตอร์ควบคุม

ตารางที่ 2.5.2.3 การระบุรีจิสเตอร์หรือพอร์ตภายใน 8255

เมื่อพิจารณาค่าของแอดเดรสเหล่านี้ร่วมกับระดับลอจิกของขาสัญญาณ \overline{RD} และ \overline{WR} จะเป็นการอ่านหรือเขียนข้อมูลทางขาสัญญาณ D0 - D7 ให้กับรีจิสเตอร์นั้นตามลำดับดังตารางต่อไปนี้

\overline{RD}	\overline{WR}	A1	A0	ความหมาย
0	1	0	0	ส่ง (หรือเขียน) ข้อมูลให้พอร์ต A
1	0	0	0	รับ (หรือเขียน) ข้อมูลให้พอร์ต A
0	1	0	1	ส่ง (หรือเขียน) ข้อมูลให้พอร์ต B
1	0	0	1	รับ (หรือเขียน) ข้อมูลให้พอร์ต B
0	1	1	0	ส่ง (หรือเขียน) ข้อมูลให้พอร์ต C
1	0	1	0	รับ (หรือเขียน) ข้อมูลให้พอร์ต C
0	1	1	1	รับ (หรือเขียน) ข้อมูลให้กับรีจิสเตอร์ควบคุม
1	0	1	1	เป็นสถานะที่ไม่ถูกต้อง

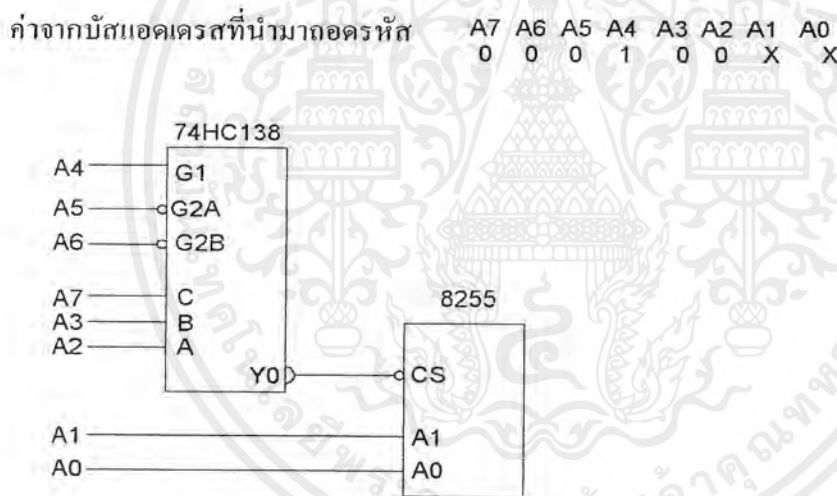
ตารางที่ 2.5.2.4 แสดงการอ่านหรือเขียนข้อมูลทางสัญญาณ D0 - D7 ให้กับรีจิสเตอร์

ดังนั้นโดยทั่วไปจึงมักจะกำหนดให้แอดเดรสของ 8255 ทั้งสี่ตำแหน่ง อยู่ในแอดเดรสช่วงใดช่วงหนึ่งของระบบ เช่น 10h, 11h, 12h, และ 13h โดยขาสัญญาณแอดเดรสที่นอกเหนือไปจาก A0 และ A1 นำมาถอดรหัสแอดเดรส เพื่อสร้างสัญญาณเลือกอุปกรณ์ \overline{CS} นี้จะเป็นสถานะลอจิกค่าที่ต่อเมื่อเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าในบิตแอดเดรส A2-A7 มีค่าเท่ากับ 0000100xx (ตัวอักษร xx ใช้เพื่อระบุถึงรีจิสเตอร์ภายใน 8255 เพื่อทำการอ่านหรือเขียนข้อมูล) ดังนั้นจากวงจรนี้แอดเดรสของรีจิสเตอร์ภายใน 8255 จะมีค่าตามตารางต่อไปนี้

ตำแหน่งแอดเดรส	ความหมาย
10h	พอร์ต A
11h	พอร์ต B
12h	พอร์ต C
13h	รีจิสเตอร์ควบคุม

ตารางที่ 2.5.2.5 ตำแหน่งแอดเดรสของรีจิสเตอร์ภายในไอซี 8255



รูปที่ 2.5.2.3 แผนภาพแสดงการสร้างสัญญาณเลือกอุปกรณ์ \overline{CS} ให้กับ 8255 โดยการถอดรหัสจากบิตแอดเดรส A2-A7

2.5.2.5 การทำงานโหมด 0 ของ 8255

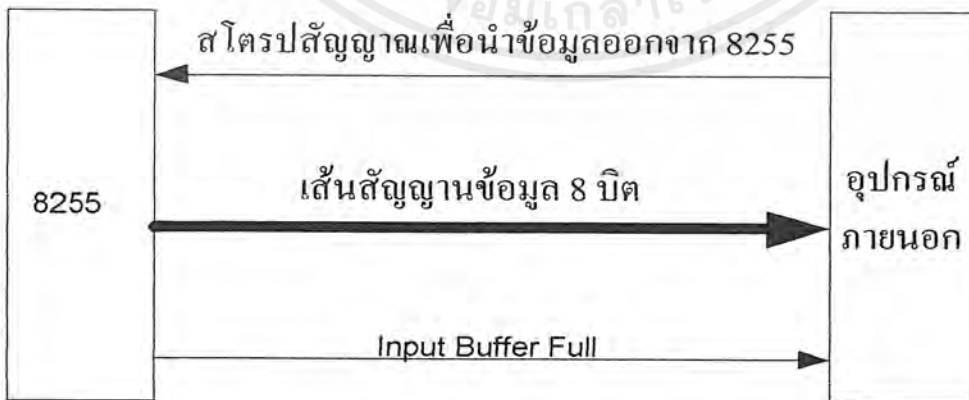
เมื่อ 8255 ได้รับการกำหนดโหมดนี้ จะทำให้พอร์ตต่างๆมีหน้าที่เป็นพอร์ตอินพุตหรือเอาต์พุตได้เพียงลักษณะเดียวเท่านั้น การเริ่มต้นจะทำการส่งไบต์ข้อมูลควบคุมให้กับรีจิสเตอร์ควบคุม (ดังแสดงในรูปที่ 2.4.2.2) ต่อไปจะแสดงให้เห็นถึงรูปแบบการกำหนดบิต เมื่อต้องการให้พอร์ต A, B และ C ทำหน้าที่เป็นพอร์ตเอาต์พุตทั้งหมดดังแสดงในตารางต่อไปนี้

ตำแหน่งบิต	ค่าข้อมูล	ความหมาย
D7	1	ระบุให้ทราบว่าเป็นไบต์ข้อมูลควบคุม
D6 และ D5	00	กำหนดโหมดการทำงานให้กับพอร์ต A เป็นโหมด 0
D4	0	ระบุว่าพอร์ต A เป็นเอาต์พุตข้อมูล
D3	0	กำหนดให้สัญญาณสี่บิตบนของพอร์ต C เป็นเอาต์พุตข้อมูล
D0	0	กำหนดโหมดการทำงานให้กับพอร์ต B เป็นโหมด 0
D1	0	ระบุพอร์ต B เป็นการเอาต์พุตข้อมูล
D0	0	กำหนดให้เส้นสัญญาณสี่บิตล่างของพอร์ต C เป็นการเอาต์พุตข้อมูล

ตารางที่ 2.5.2.6 ตารางการแสดงผลการกำหนดบิต เพื่อต้องการให้พอร์ต A,B,C ทำหน้าที่เป็นเอาต์พุต

2.5.2.6 การทำงานโหมด 1 ของ 8255

เมื่อ 8255 ได้รับการกำหนดให้ทำงานในโหมด 1 จะมีผลทำให้พอร์ต A และพอร์ต B ยังสามารถใช้งานเป็นการอินพุตหรือเอาต์พุตข้อมูลในลักษณะเดียวกับโหมด 0 ที่ผ่านมา เพียงแต่พอร์ต C จะถูกนำไปใช้เป็นพอร์ตสำหรับการบอกสถานะการติดต่อ (Handshake Signals) เท่านั้น โดยเส้นสัญญาณสี่บิตบน (PC7-PC4) จะใช้งานร่วมกับการติดต่อข้อมูลทางพอร์ต A และเส้นสัญญาณสี่บิตล่าง (PC3-PC0) จะใช้ร่วมกับการติดต่อข้อมูลทางพอร์ต B การทำงานในลักษณะเช่นนี้จะพบเห็นได้เสมอเมื่อมีการติดต่อกับอุปกรณ์ภายนอก ซึ่งมักจะทำงานช้ากว่าไมโครคอมพิวเตอร์มาก จึงจำเป็นต้องอาศัยการบอกสถานะของการทำงานจากเส้นสัญญาณเหล่านี้ เช่น ความไม่พร้อมในการรับข้อมูล หรือมีข้อมูลที่จะทำการติดต่อ เป็นต้น

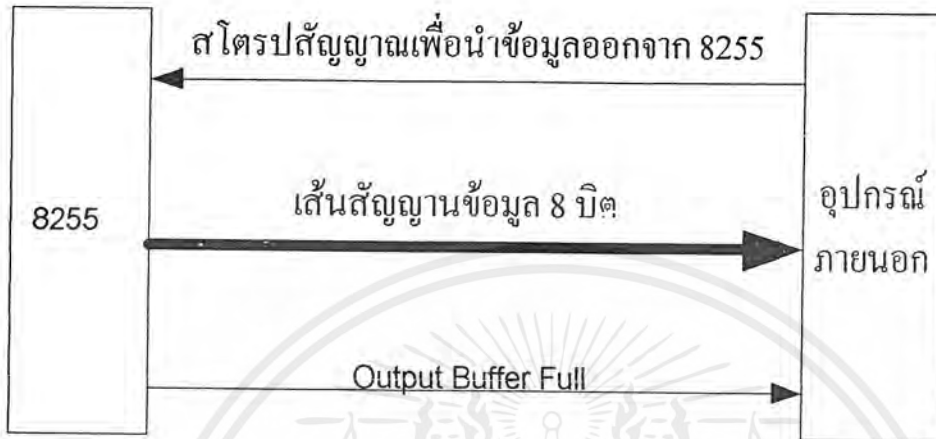


รูปที่ 2.5.2.4 แผนภาพการใช้สัญญาณบอกสถานะความพร้อม

ในการติดต่อระหว่าง 8255 กับอุปกรณ์ภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.5.2.4 ข้อมูลจะถูกส่งออกจากอุปกรณ์ภายนอกเข้ามายังพอร์ตของ 8255 แต่ก่อนที่จะทำการส่งข้อมูลนั้น อุปกรณ์ของ 8255 (หรือที่เรียกว่า Input Buffer) นั้นว่าง ตามรูปสัญญาณนี้มีชื่อว่า Input Buffer Full



รูปที่ 2.5.2.5 แผนภาพการใช้สัญญาณบอกสถานะความพร้อมในการติดต่อระหว่าง 8255 กับอุปกรณ์ภายนอก

จากรูป 2.5.2.5 ข้อมูลจะถูกส่งออกจาก 8255 ไปให้กับอุปกรณ์ภายนอก แต่ก่อนที่ 8255 จะส่งข้อมูลออกไปได้นั้น จะต้องทำการส่งสถานะสัญญาณออกไปเพื่อแจ้งให้อุปกรณ์ภายนอกทราบว่า มีข้อมูลที่ทำการส่งออกไป สัญญาณนี้เรียกว่า Output Buffer Full และเมื่ออุปกรณ์ภายนอกได้รับข้อมูลเรียบร้อยแล้ว จึงจะทำการสโตรปสัญญาณอีกเส้นหนึ่งเพื่อแจ้งให้ 8255 ทราบต่อไป

การทำงานของ 8255 ในโหมด 1 นั้น พอร์ตสำหรับการรับหรือส่งข้อมูล คือ พอร์ต A และ B สามารถทำงานได้โดยอิสระไม่ขึ้นต่อกัน ดังตัวอย่างในรูปที่ 2.5.2.6 ซึ่งได้กำหนดให้พอร์ต A เป็นพอร์ตเอาต์พุตและพอร์ต B เป็นพอร์ตอินพุต ค่าไบต์ข้อมูลควบคุมจะเป็นดังนี้

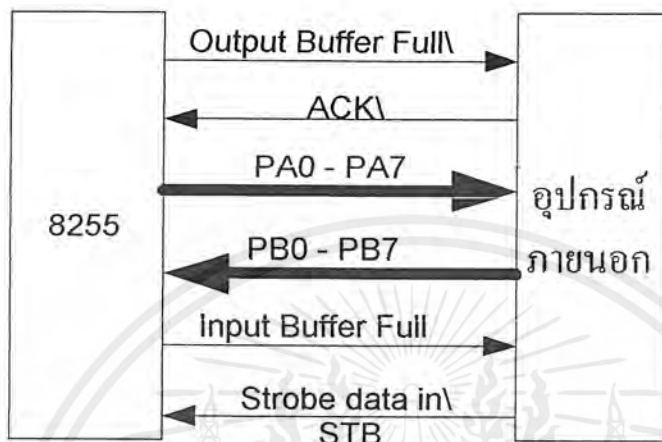
ตำแหน่งบิต	D7	D6	D5	D4	D3	D2	D1	D0
ค่าของบิต	1	0	1	0	0	1	1	0

ตารางที่ 2.5.2.7 การกำหนดบิตของไอซี 8255

การทำงานบิตข้างต้นนี้จะทำให้ข้อมูลจะต้องส่งออกไปทางพอร์ต A ทางเขาสัญญาณ PA0 – PA7 สัญญาณ Output Buffer Full (OBF) ใช้เส้นสัญญาณ PC7 สัญญาณตอบรับจากอุปกรณ์ภายนอก (ACK) ใช้เส้นสัญญาณ PC6 สำหรับการรับข้อมูลเข้ามาจากอุปกรณ์ภายนอกจะเข้ามาทางพอร์ต B ทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาสัญญาณ PB0 – PB7 ขาสัญญาณ PC1 ใช้เป็นสัญญาณ Input Buffer Full (IBF) และขาสัญญาณ PC2 เป็นเส้นสัญญาณสโตรปข้อมูลให้กับ 8255 (STB) ในตารางที่ 2.5.6.2 ได้แสดงให้เห็นถึงหน้าที่ของพอร์ต C ทั้งหมดเมื่อถูกใช้งานในโหมด 1 สำหรับบอกสถานะการติดต่อสัญญาณ



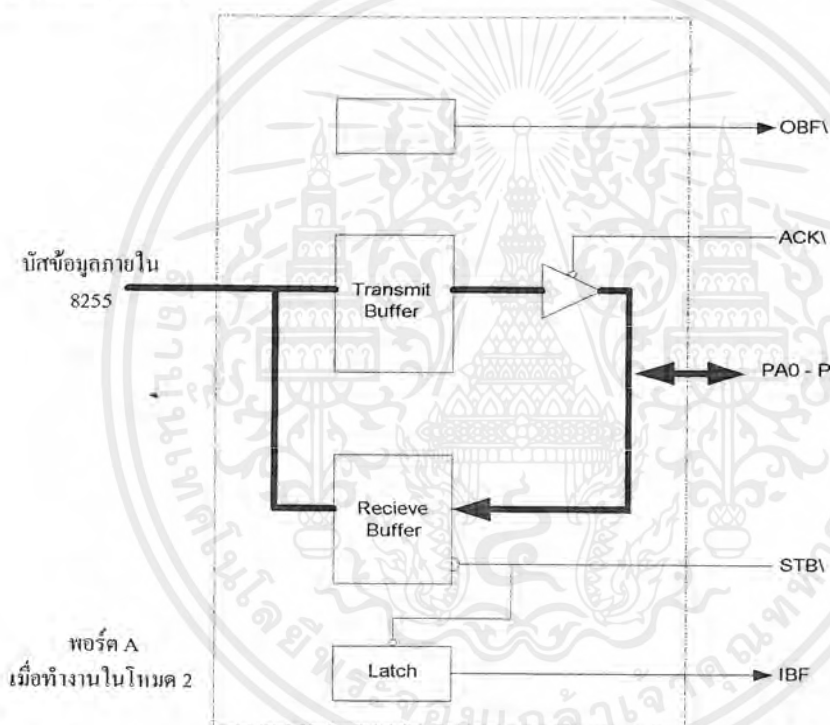
รูปที่ 2.5.2.6 การกำหนดการทำงานของ 8255 ในโหมด 1 เพื่อให้พอร์ต A เป็นพอร์ตสำหรับการส่งออกข้อมูล และพอร์ต B เป็นพอร์ตสำหรับการรับเข้าข้อมูลจากอุปกรณ์ภายนอก

เส้นสัญญาณ	สถานะติดต่อสำหรับการอินพุท	สถานะติดต่อสำหรับการเอาท์พุท
PC0	สัญญาณ INTR ของพอร์ต B	สัญญาณ INTR ของพอร์ต B
PC1	สัญญาณ IBF ของพอร์ต B	สัญญาณ \overline{OBF} ของพอร์ต B
PC2	สัญญาณ \overline{STB} ของพอร์ต B	สัญญาณ \overline{ACK} ของพอร์ต B
PC3	สัญญาณ INTR ของพอร์ต A	สัญญาณ INTR ของพอร์ต A
PC4	สัญญาณ \overline{STB} ของพอร์ต A	การอินพุท/เอาท์พุทตามปกติ
PC5	สัญญาณ IBF ของพอร์ต A	การอินพุท/เอาท์พุทตามปกติ
PC6	การอินพุท/เอาท์พุทตามปกติ	สัญญาณ \overline{ACK} ของพอร์ต A
PC7	การอินพุท/เอาท์พุทตามปกติ	สัญญาณ \overline{OBF} ของพอร์ต A

ตารางที่ 2.5.2.8 หน้าที่ของเส้นสัญญาณในพอร์ต C เมื่อกำหนดให้ทำงานในโหมด 1 เพื่อบอกสถานะของการอินพุทและเอาท์พุทข้อมูล

2.5.2.7 การทำงานโหมด 2 ของ 8255

เมื่อ 8255 ได้รับการกำหนดให้ทำงานในโหมด 2 ซึ่งกำหนดในโหมด 2 ซึ่งกำหนดไว้ให้เฉพาะกับการทำงานของ พอร์ต A เท่านั้น โดยจะมีลักษณะเป็นพอร์ตข้อมูลแบบสองทิศทาง (bi-directional data port) กล่าวคือข้อมูลภายในเส้นสัญญาณของพอร์ต A ทั้งหมด สามารถเป็นข้อมูลที่มาจากอินพุทหรือเอาต์พุทก็ได้ โดยพิจารณาจากรูป 2.5.2.7 จะเห็นว่าเส้นสัญญาณ PA0-PA7 จะถูกเชื่อมต่อเข้ากับบัสของวงจรแลตช์ทั้งหมด โดยแลตช์สำหรับข้อมูลส่งออก (Output Latch) มีหน้าที่สำหรับการค้างค่าข้อมูลที่ ไมโครคอมพิวเตอร์ ทำการเขียนมายังพอร์ต A และรอคอยให้อุปกรณ์ภายนอกมาอ่านข้อมูลนี้ไปจาก 8255 ส่วนแลตช์สำหรับข้อมูลเข้า (Input Latch) ทำหน้าที่สำหรับเก็บข้อมูลที่อุปกรณ์ภายนอกส่งมาให้กับพอร์ต A



รูปที่ 2.5.2.7 แผนภาพแสดงหลักการทำงานของ 8255 เมื่อได้รับการกำหนดให้ทำงานในโหมด 2

ลำดับเหตุการณ์เมื่อ ไมโครคอมพิวเตอร์ต้องการส่งข้อมูลออกไปให้กับอุปกรณ์ภายนอก จะเริ่มโดยการส่งข้อมูลออกมาทางพอร์ต A ของ 8255 เช่นปกติ ซึ่งมีผลทำให้สัญญาณ \overline{OBF} เปลี่ยนไปเป็นลอจิกต่ำ เมื่ออุปกรณ์ภายนอกตรวจสอบสัญญาณนี้ก็จะทราบได้ว่าขณะนี้ข้อมูลที่จะต้องอ่านไปจาก 8255 ว่าบัสเฟอร์ของ 8255 พร้อมที่จะรับข้อมูลใหม่เข้าไปหรือไม่ เมื่ออุปกรณ์ภายนอกได้อ่านข้อมูลจากบัสเฟอร์นี้ไปแล้ว ก็ต้องทำการสโตรปสัญญาณ \overline{ACK} ซึ่งจะมีผลทำให้ขาสัญญาณ \overline{OBF} ของ 8255 เปลี่ยนกลับไประดับลอจิกสูงอีกครั้งหนึ่ง

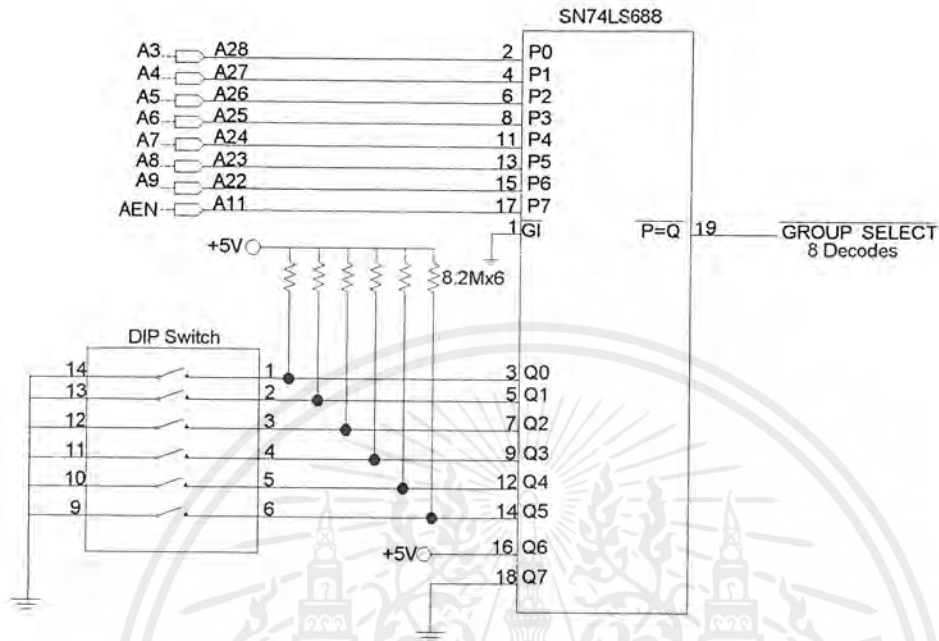
ส่วนการอ่านค่าข้อมูลจากอุปกรณ์ภายนอกก็เป็นไปตามลักษณะที่คล้ายกัน โดยก่อนที่อุปกรณ์จะส่งข้อมูลเข้ามาให้ 8255 จะต้องตรวจสอบสถานะของสัญญาณ IBF นี้เสียก่อน หากเป็นระดับลอจิกต่ำจึงสามารถส่งลอจิกออกไปได้ พร้อมกับการทำการสโตรปสัญญาณ \overline{STB} มาแจ้งให้ 8255 ได้รับทราบ ซึ่งจะมีผลทำให้ขาสัญญาณ IBF เป็นระดับลอจิกสูงโดยอัตโนมัติ ดังนั้น ไมโครคอมพิวเตอร์ ก็จะรับทราบได้ว่ามีข้อมูลจากอุปกรณ์ภายนอก และภายหลังจากที่ได้มีการอ่านค่าไปจากพอร์ต A ของ 8255 แล้ว ก็จะทำให้สถานะสัญญาณ IBF เปลี่ยนไปเป็นระดับลอจิกต่ำเช่นเดิม

ตามแผนภาพตารางที่ 2.5.2.9 แสดงให้เห็นถึงหน้าบิตต่างๆในพอร์ต C เมื่อได้รับการกำหนดให้ทำงานในโหมด 2 ซึ่งนำมาใช้เป็นบิตบอกสถานะการติดต่อกะหว่าง 8255 กับ อุปกรณ์ภายนอกตามลักษณะที่กล่าวมาข้างต้น

เส้นสัญญาณ	ลักษณะการทำงาน
PC0	การอินพุต/เอาต์พุตตามปกติ
PC1	การอินพุต/เอาต์พุตตามปกติ
PC2	การอินพุต/เอาต์พุตตามปกติ
PC3	สัญญาณ INTR ของพอร์ต A
PC4	สัญญาณ \overline{STB} ของพอร์ต A
PC5	สัญญาณ IBF ของพอร์ต A
PC6	สัญญาณ \overline{ACK} ของพอร์ต A
PC7	สัญญาณ \overline{OBF} ของพอร์ต A

ตารางที่ 2.5.2.9 หน้าทีของบิตภายในพอร์ต C เมื่อกำหนดให้ทำงานในโหมด 2 เพื่อบอกสถานะของเส้นสัญญาณการติดต่อกะหว่างพอร์ต A

2.5.3 การดีโค้ดโดยใช้สวิทช์เลือก



รูปที่ 2.5.3 วงจรดีโค้ดโดยใช้สวิทช์เลือก

จากรูปเป็นวงจรที่ทำการดีโค้ดกลุ่มแอดเดรสขนาด 8 แอดเดรส ซึ่งการเลือกกลุ่มแอดเดรสที่จะทำการดีโค้ดนี้ทำได้โดยการเซต ดิพสวิทช์ (DIP Switch) ที่ขา Q0-Q5 ของไอซี 74LS688

สำหรับหน้าที่ของ 74LS688 นี้จะทำการเปรียบเทียบค่าของอินพุต 2 ชุดที่ถูกส่งเข้ามาทางขา P0-P7 และ ขา Q0-Q7 ถ้าอินพุตทั้ง 2 ชุดนี้เท่ากันแล้ว เอาท์พุทที่ขา $\overline{P=Q}$ จะให้อาท์พุทเป็นลอจิก 0 จากในวงจรขา P0-P7 ของ 74LS688 ต่อกับแอดเดรสบิต A3-A9 ในขณะที่ Q0-Q5 ต่อกับความต้านทานที่ทำหน้าที่เป็น พูลอัพ (Pull up) (รักษาระดับแรงดันให้เป็นลอจิก 1 ไว้ในกรณีที่ไม่มีอินพุตเข้ามา) และขา Q0-Q5 นี้จะต่อกับปลายอีกข้างหนึ่งของ ดิพสวิทช์ ด้วย ส่วนปลายอีกข้างหนึ่งของ ดิพสวิทช์ จะต่อลงกราวด์ ดังนั้นเราทำการเปิดดิพสวิทช์ ที่ต่อกับขาใดขาหนึ่งก็จะได้รับลอจิก 0 แต่ถ้าดิพสวิทช์ที่ต่อกับขาใดถูกปิด ขานั้นก็จะได้รับลอจิก 1 และ เนื่องจากอินพุต ที่ขา P0-P5 (แอดเดรส A3-A9) ต้องเท่ากับอินพุตที่ขา Q0-Q5 ดังนั้นถ้าเราเปลี่ยนแปลงการเซต ดิพสวิทช์ เหล่านี้ก็จะทำให้แอดเดรสบิต A3-A5 ซึ่งต่อกับขา P0-P5 นั้นต้องเปลี่ยนแปลงตามไปด้วยจึงจะทำให้เอาท์พุทของ 74LS688 แอดที่ไฟได้ สำหรับขา Q6 นั้นจะต่อกับลอจิก 1 และขา P6 ต่อกับแอดเดรสบิต A9 ในกรณีนี้จึงเท่ากับเป็นการบังคับให้แอดเดรสที่จะทำการดีโค้ดได้นั้น จะต้องมีแอดเดรสบิต A9 เป็น 1 เท่านั้น ส่วนขา P7 จะต่อกับสัญญาณ AEN โดยมีขา Q7 ต่อกับลอจิก 0 การต่อในลักษณะนี้ก็เพื่อป้องกันไม่ให้ 74LS688 ทำการดีโค้ดในระหว่างขบวนการ DMA นั่นเอง เอาท์พุทจากขา $\overline{P=Q}$ ของ 74LS 688 นี้จะถูกนำไปใช้ในกรณีการเปิด 74LS138 ซึ่งทำหน้าที่ในการดีโค้ดแอดเดรส 8 แอดเดรสของกลุ่มแอดเดรสที่เราเลือกไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

โครงสร้างของระบบโครงงาน

โครงสร้างส่วนใหญ่ของโครงงานสามารถแยกออกได้เป็น 2 ส่วนใหญ่ๆ คือ โครงสร้างส่วนของฮาร์ดแวร์(Hardware) และการออกแบบโครงสร้างส่วนซอฟต์แวร์ (Software) ในที่นี้จะกล่าวถึงโครงสร้างและการทำงานของส่วนฮาร์ดแวร์ ในส่วนซอฟต์แวร์จะกล่าวถึงตอนทำในโครงงาน 2

3.1 โครงสร้างส่วนฮาร์ดแวร์

โครงสร้างส่วนของฮาร์ดแวร์สามารถแบ่งออกได้เป็นส่วนๆดังนี้และสามารถแบ่งออกส่วนๆดังนี้และแสดงเป็นบล็อกไดอะแกรม ดังรูปที่ 3.1.1

การ์ดอินเตอร์เฟส

ภาคตรวจจับสัญญาณกระดิ่ง โทรศัพท์

ภาคตรวจจับสัญญาณไม่ว่าง

ภาคถอดรหัสสัญญาณโทรศัพท์

ภาคสมมูลย์

ภาคเก็บฐานข้อมูล

3.1.1 การออกแบบการ์ดอินเตอร์เฟสสำหรับพอร์ตอินพุท/เอาต์พุท

พอร์ตอินพุท/เอาต์พุท สำหรับการใช้งานของ CPU 80xxx นั้นสามารถอ้างอิงได้ 65535 ตำแหน่ง แต่การใช้งานบนระบบคอมพิวเตอร์ นั้นจะใช้สูงสุดในช่วงแอดเดรส 0000-03FF เท่านั้น ซึ่งตำแหน่งต่างๆบนคอมพิวเตอร์ที่มีการใช้งาน ดังแสดงในรูปที่ 3.1.2

อุปกรณ์	ตำแหน่ง
DMA Controller1	000-01F
Interrupt Controller1	020-03F
Timer	040-05F
Keyboard (8042)	060-06F
Real time clock	070-07F
DMA Page Register	080-09F
Interrupt Controller2	0A0-0BF
DMA Controller2	0C0-0DF
Hard disk Controller	1F0-1F8
Game Port	200-207
Second Parallel Port	278-27F
Second serial Port	2F8-2FF
Prototype Card	300-31F
Network Card	360-36F
First Parallel Port	378-37F
Monochrome Display and parallel printer	3B0-3BF
Color / Graphic Adapter	3D0-3DF
Disk Controller	3F0-3F7
First Serial Port	3F8-3FF

ตารางที่ 3.1.1 รายละเอียดตำแหน่งพอร์ตอินพุท/เอาต์พุท ที่ใช้งานบนคอมพิวเตอร์

3.1.2 การออกแบบฮาร์ดแวร์ภาคการตรวจจับสัญญาณกระดิ่ง

จุดประสงค์ เพื่อต้องการตรวจจับสัญญาณเรียกเข้าจากสายโทรศัพท์เข้ามาที่ตัวโครงการประจำอยู่ แล้วให้อาท์พุทมีสถานะเป็นลอจิกสูง

การออกแบบ โดยใช้ไอซีเบอร์ MH 88632 ทำหน้าที่ตรวจจับสัญญาณเรียกเข้าซึ่งเป็นสัญญาณกระแสสลับ มีความถี่ประมาณ 25 Hz เมื่อเกิดสัญญาณกระดิ่งที่ Port RV ที่อินเทอร์เฟซเซอร์กิต มีการตรวจจับสัญญาณซึ่งมีค่าเป็น Low (0) ส่องไปทางขา 36 เข้าสู่วงจรอินเทอร์เฟซ ดังแสดงในรูป 3.1.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.3 การออกแบบฮาร์ดแวร์ภาคตรวจจับสัญญาณไม่ว่าง

จุดประสงค์ เพื่อทำหน้าที่ตรวจจับสัญญาณการวางสายของผู้ใช้บริการซึ่งเป็นสัญญาณสายไม่ว่าง แล้วให้เอาท์พุทเป็นลอจิกคำสั่งไปยังส่วนอินเตอร์เฟส

การออกแบบ ไอซีเบอร์ LM567 ที่ขา 3 ซึ่งเป็น ไอซี Tone Decoder ทำหน้าที่ตรวจจับสัญญาณไม่ว่างมีความถี่ประมาณ 425 Hz โดยกำหนดให้ POT1,C4 เป็นตัวกำหนดความถี่ศูนย์กลาง f_c ทำการปรับด้วย pot1 ให้ตรงกับความถี่ที่ตรวจจับ จะได้สัญญาณเอาท์พุทที่มีสภาวะลอจิกคำสั่งที่ขา 8 พร้อมทั้งจะส่งออกใช้งาน ดังแสดงในรูป

3.1.4 การออกแบบฮาร์ดแวร์ภาคถอดรหัสสัญญาณโทรศัพท์

จุดประสงค์ เพื่อทำหน้าที่ถอดรหัสสัญญาณที่รับเข้ามาว่าผู้ใช้บริการกดหมายเลขโทรศัพท์ใดเข้ามาแล้ว ได้สัญญาณเอาท์พุทเพื่อส่ง ไปยังส่วนอินเตอร์เฟส

การออกแบบ เลือกใช้ ไอซีเบอร์ MT 8870 ทำหน้าที่ถอดรหัสสัญญาณ โทรศัพท์ที่รับเข้ามาซึ่งเป็นสัญญาณ DTMF ที่มีสองความถี่ผสมกัน คือความถี่ต่ำและความถี่สูง ดังแสดงในตารางที่ 2.1 ผสมกันเข้าสู่วงจร DTMF Decoder ของ ไอซีเบอร์ MT 8870 ภายในตัว ไอซีเบอร์ MT 8870 ทำหน้าที่ถอดรหัสดอกมาเป็นสัญญาณดิจิทัลไบนารี 4 บิต และส่งสัญญาณ ไปยังส่วนอินเตอร์เฟส คริสตอลที่ต่อในวงจรอ้างอิง เพื่อใช้ในการถอดรหัส DTMF ใช้ความถี่ 3.579 MHz ดังแสดงในรูป 3.1.2

3.1.5 การออกแบบฮาร์ดแวร์ภาคสมดุลง

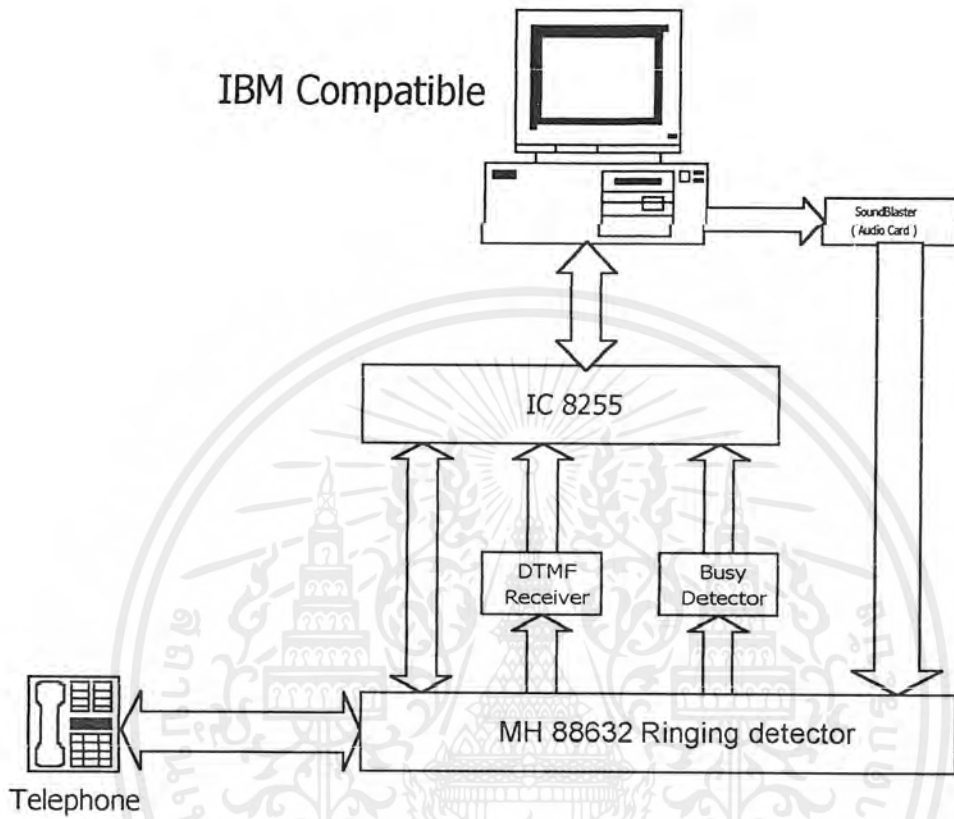
จุดประสงค์ เพื่อทำหน้าที่ส่งสัญญาณเสียงไปสู่คู่สายโทรศัพท์

การออกแบบ นำข้อมูลจากการ์คเสียง (Audio Card) ในเครื่องคอมพิวเตอร์เพื่อส่งสัญญาณผ่านเข้าคู่ขา 26 ของ ไอซี MH 88632 ที่ทำหน้าที่เป็น อิมพีแดนซ์ แมชชิง (Impedance Matching) เพื่อที่จะทำให้ส่งสัญญาณเสียงออกสู่คู่สายโทรศัพท์ไปยังผู้ใช้บริการ

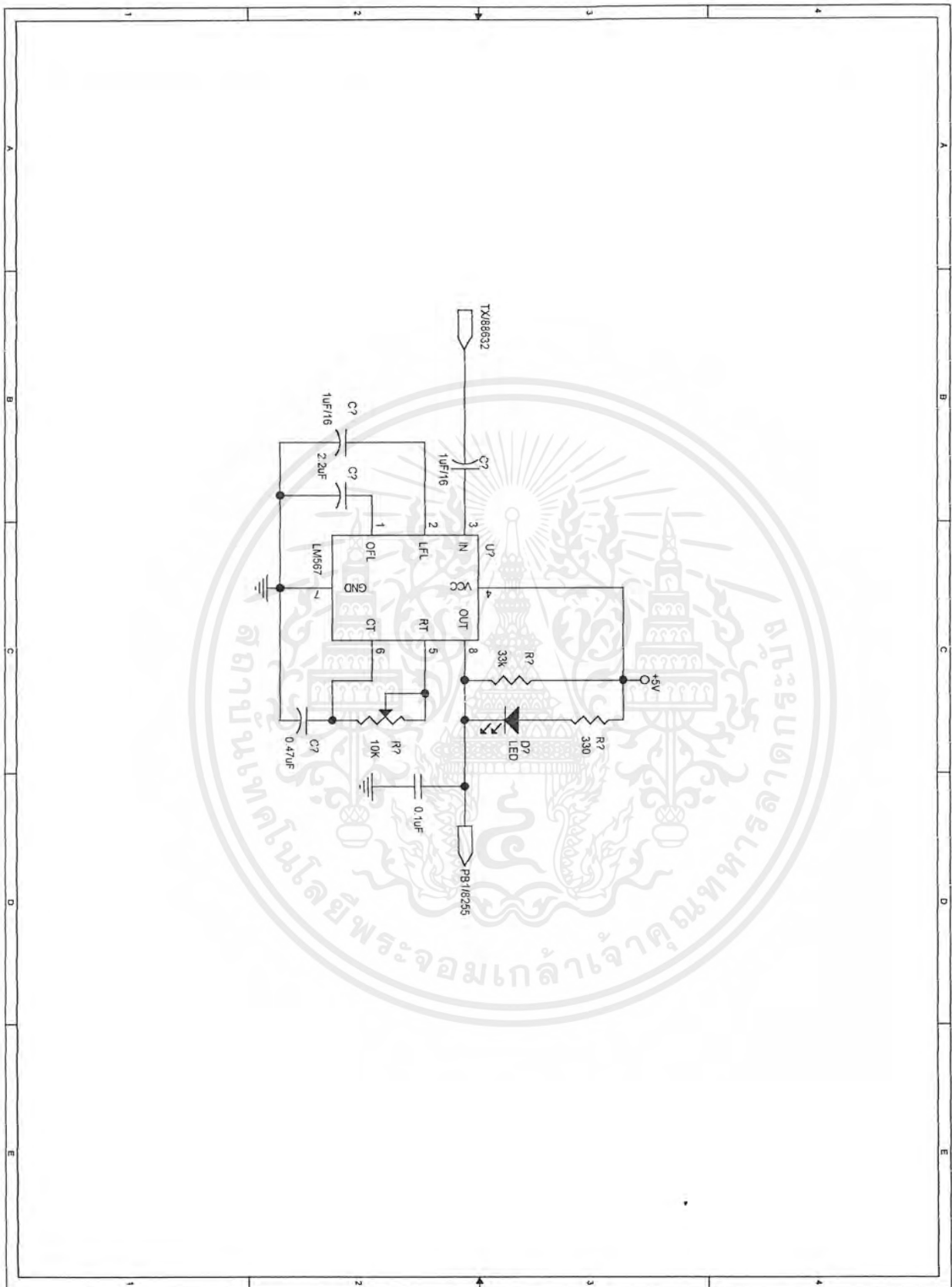
3.1.5 ภาคเก็บฐานข้อมูล

จุดประสงค์ เพื่อใช้เป็นส่วนบันทึกข้อมูลต่างๆ โดยบันทึกเก็บเป็นแฟ้มข้อมูลบนเครื่องไมโครคอมพิวเตอร์

การออกแบบ ใช้เครื่องไมโครคอมพิวเตอร์ เป็นฐานเก็บข้อมูลและทำหน้าที่เก็บบันทึกข้อความเสียงพูด ที่จะส่งไปให้ผู้ใช้บริการทราบ ประกอบด้วยฮาร์ดดิส ความจุ 1 Gbytes ขึ้นไป การจัดการบันทึกข้อความเสียงพูดและการเขียนโปรแกรมวิซวลเบสิก เพื่อทำหน้าที่ควบคุมการจัดการของฐานข้อมูล



รูปที่ 3.1.1 ปล็อตไอโอะแกรมของวงจรทั้งหมด



รูปที่ 3.1.2 แสดงวงจรภาค Busy Detector

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปดลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.6 การออกแบบฮาร์ดแวร์ภาคบันทึกเก็บฐานข้อมูล(Data base)และภาคแปลงสัญญาณดิจิทัลเป็นสัญญาณอะนาลอก

จุดประสงค์ เพื่อทำหน้าที่เป็นส่วนบันทึกข้อมูลต่างๆที่ต้องการ โดยบันทึกเก็บเป็นแฟ้มข้อมูลบนเครื่องไมโครคอมพิวเตอร์ (Microcomputer) และทำหน้าที่แปลงสัญญาณดิจิทัลเป็นสัญญาณอะนาลอกแล้วขยายสัญญาณเสียงผ่านคู่สายโทรศัพท์ไปยังผู้ใช้บริการ ตามลำดับ

การออกแบบใช้เครื่องไมโครคอมพิวเตอร์ซึ่งประกอบด้วยอุปกรณ์ทางด้านฮาร์ดแวร์ (Hardware) ดังนี้คือ

- PC COMPAQ DESKPRO
- Mainboard Pentium 166 MHz, Memory 32 MB
- Harddisk ความจุ 2.1 GB
- 1.44 MB, 3.5" Floppy Disk Drive
- Display Card
- Color Monitor 14"
- Keyboard 104 Keys
- PS2-Mouse
- 2 Serial port and 1 Parallel port
- Audio Card
- Microphone
- Speaker 120 watts

ในการจัดทำระบบแฟ้มข้อมูลต่างๆ การจัดทำการบันทึกข้อความ เสียงพูด เพื่อทำหน้าที่ควบคุมการจัดการระบบบนฐานข้อมูลนั้น จะทำการเขียนด้วยโปรแกรมวิซวลเบสิก 6 จะกล่าวถึงในตอนต่อไป

ส่วนภาคแปลงสัญญาณดิจิทัลเป็นอะนาลอก จะใช้ การ์ดเสียง เป็นการ์ดชิพไอซีสำเร็จรูป มีขายตามท้องตลาดทั่วไป ซึ่งจะช่วยให้ง่ายต่อการเขียนโปรแกรมในการติดต่อกับพอร์ต จะทำการติดตั้งบนสล็อตเครื่องไมโครคอมพิวเตอร์ เพื่อทำหน้าที่แปลงสัญญาณดิจิทัลเป็นสัญญาณอะนาลอกและขยายสัญญาณเสียงผ่านเข้าไปยังที่ไอซีเบอร์MH88632 ที่ตำแหน่งขา26 (RX) ผ่านออกคู่สายโทรศัพท์ไปยังผู้ใช้บริการ

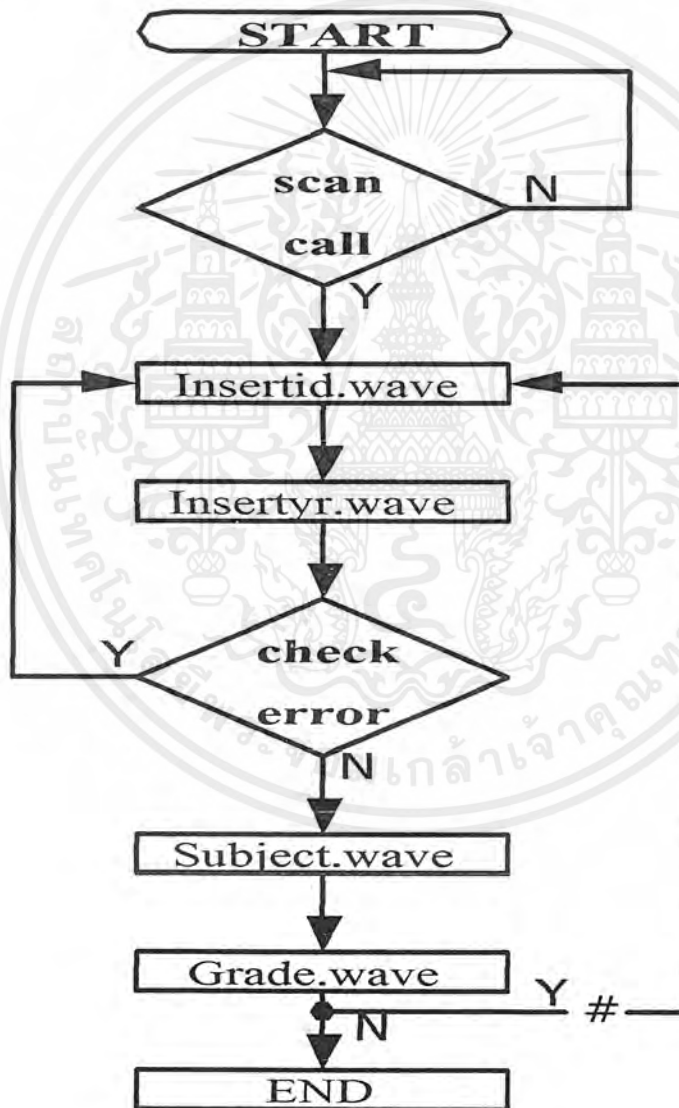
3.2 การออกแบบโครงสร้างซอฟต์แวร์

โครงสร้างทางซอฟต์แวร์ สามารถแบ่งได้เป็น สองส่วนคือ

- ส่วนควบคุมระบบ (Control System)
- ส่วนเก็บฐานข้อมูล (Data base)

3.2.1 ส่วนควบคุมระบบ

จะทำหน้าที่เชื่อมโยงและส่งข้อมูลไปยังสายโทรศัพท์โดยที่ส่วนควบคุมนั้นจะใช้โปรแกรมวิซวลเบสิกเป็นตัวเชื่อมโยงระหว่าง ฐานข้อมูล(Data Base)กับฮาร์ดแวร์เพื่อที่จะส่งข้อมูลไปยังสายโทรศัพท์ออกไปสู่ผู้รับได้



รูปที่ 3.2.1 โฟลว์ชาร์ตการทำงานของส่วนควบคุม

โปรแกรมการทำงานในส่วนควบคุม

Dim dbgridstatus As Integer

Dim dsubject As String

Dim data, g_buffer, r_buffer, buffer, strBuff, repeatBuff As String

Option Explicit

Dim ValueRead, ValueBusy, i, toggle, Valuenum As Integer

Dim PortAddress, Counter, okcode, Repeat, rx, Nodata As Integer

Dim Wait As Long

Dim MyHex

Private Sub Command1_Click()

Out &H300, &H0

Unload Me

End Sub

Private Sub Command2_Click()

Text4.Text = ""

data = Text1.Text

ReadNum (data)

i = 0

Data1.Recordset.MoveFirst

Data1.Recordset.FindNext " student_no " & " LIKE " & Text1.Text & "*"

Do While (Data1.Recordset.Fields("student_no") = Text1.Text)

If Data1.Recordset.Fields("year") = Text2.Text Then

i = i + 1

g_buffer = Data1.Recordset.Fields("grade")

r_buffer = Data1.Recordset.Fields("subject_code")

Read_wav (r_buffer)

ReadGrade (g_buffer)

End If

```

buffer = Data1.Recordset.Fields("subject_code")
Data1.Recordset.FindNext " student_no " & " LIKE '" & Text1.Text & "'*"
If buffer = Data1.Recordset.Fields("subject_code") Then
    GoTo Myexit
End If
Text4.Text = i
Loop
Myexit:
Text4.Text = i
End Sub

Private Sub ReadPort()
For Wait = 1 To 1000000 'Delay
Next Wait
ValueRead = Inp(&H301)
Text3.Text = ValueRead
ValueRead = ValueRead And 4 'Chek Incoming Call
If ValueRead = 0 Then
Option2.Value = 1
Out &H300, &H8F 'Hook Off Telephone
rx = 1
For Wait = 1 To 2000000
Next Wait
Option4.Value = 1
Option6.Value = 1
PlaySound "c:\sound\start.wav", 1, 0 'Playwav Welcome
PlaySound "c:\sound\insertid.wav", 1, 0
End If

```

```

ValueRead = Inp(&H301)
ValueBusy = ValueRead And 64 'check busy &H40 or &H80
If ValueBusy = 64 Then
    Option3.Value = 1
    Out &H300, &H0
    For Wait = 1 To 1000000
    Next Wait
    Option1.Value = 1
    Option7.Value = 1
    Repeat = 0
    okcode = 0
    MyHex = ""
    Text5.Text = ""
    Text1.Text = ""
    Text2.Text = ""
End If

```

PAO:

```

ValueRead = Inp(&H301)
ValueRead = ValueRead And 32 ' Std Signal of DTMF
If ValueRead = 32 Then

```

CHK:

```

ValueRead = Inp(&H301)
ValueRead = ValueRead And 32
If ValueRead <> 0 Then
    GoTo CHK
End If
If ValueRead = 0 Then
    Valuenum = Inp(&H302)
    MyHex = Hex(Valuenum)

```

Select Case MyHex

Case "A"

MyHex = "0"

Case "B"

MyHex = "*"

Case "C"

MyHex = "#"

End Select

AGAIN:

If okcode = 0 Then

Text5.Text = Text5.Text + MyHex

If Len(Text5.Text) = 8 Then

Text1.Text = Text5.Text

okcode = 1

PlaySound "c:\sound\insertyr.wav", 1, 0 'speak year

MyHex = "" 'clear to get again

strBuff = ""

Text2.Text = ""

Else

End If

Else

End If

If okcode = 1 Then

If Repeat = 0 Then

strBuff = strBuff + MyHex

If Len(strBuff) = 0 Then

GoTo PAO

End If

```

If Len(strBuff) = 1 Then
    Text5.Text = ""
    Text5.Text = strBuff
    GoTo PAO
End If
If Len(strBuff) > 1 Then
    Text5.Text = strBuff
End If
End If
If Len(strBuff) = 4 Then
    Text5.Text = strBuff
    Text2.Text = strBuff
    repeatBuff = strBuff
    strBuff = ""
    Call Command2_Click
    PlaySound "c:\sound\check.wav", 1, 0
    okcode = 2
    Text5.Text = ""
    MyHex = ""
Else
    GoTo PAO
End If
End If
If okcode = 2 Then
    Select Case MyHex
    Case "*"
        okcode = 1
        Repeat = 1
        strBuff = repeatBuff
    GoTo AGAIN

```

```

Case "#"
    PlaySound "c:\sound\insertid.wav", 1, 0
    Repeat = 0
    okcode = 0

```

SCAN:

```

ValueRead = Inp(&H301)
ValueRead = ValueRead And 32

```

```

If ValueRead = 0 Then

```

```

    GoTo SCAN

```

```

    'strBuff = ""

```

```

    MyHex = ""

```

```

    Text5.Text = ""

```

```

    Text1.Text = ""

```

```

    Text2.Text = ""

```

```

End If

```

```

    GoTo CHK

```

```

End Select

```

```

End If

```

```

End If

```

```

End If

```

```

End Sub

```

```

Private Sub Command3_Click()

```

```

    If toggle = 0 Then

```

```

        Command3.Caption = "STOP"

```

```

        toggle = 1

```

```

        Option5.Value = 1

```

```

    Else

```

```

        Command3.Caption = "RUN"

```

```

        Option7.Value = 1

```

toggle = 0

End If

End Sub

Private Sub Form_Load()

Text1.Text = ""

Text2.Text = ""

Text3.Text = ""

Text4.Text = ""

Text5.Text = ""

Option1.Value = 1

Option7.Value = 1

Frame2.Enabled = False

Frame1.Enabled = False

Out &H303, &H8B

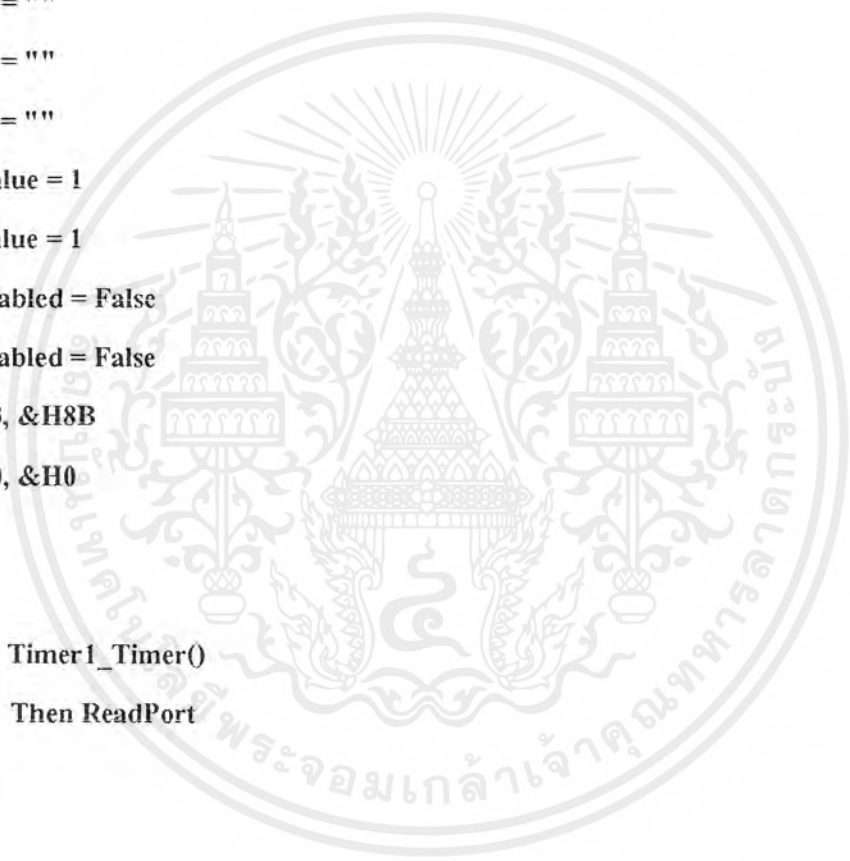
Out &H300, &H0

End Sub

Private Sub Timer1_Timer()

If toggle = 1 Then ReadPort

End Sub



โปรแกรมในส่วนเสียง

'Inp and Out declarations for direct port I/O

'in 32-bit Visual Basic 4 programs.

Public Declare Function Inp Lib "inpout32.dll" _

Alias "Inp32" (ByVal PortAddress As Integer) As Integer

Public Declare Sub Out Lib "inpout32.dll" _

Alias "Out32" (ByVal PortAddress As Integer, ByVal Value As Integer)

'#### start Add sound

Declare Function PlaySound Lib "winmm.dll" Alias "PlaySoundA" (ByVal lpszName As String, ByVal hModule As Long, ByVal dwFlags As Long) As Long

'### end Add sound

'Private Declare Function PlaySound Lib "winmm.dll" Alias "PlaySoundA" (ByVal lpszName As String, ByVal hModule As Long, ByVal dwFlags As Long) As Long

Dim sizelen As Integer

Public gener As String

Sub Read_wav(datawav As String)

Dim a As String * 1

Dim data As String

Dim ok As Integer

data = datawav

PlaySound "c:\sound\SUBJECT.wav", 1, 0

If data = "01010002" Then

PlaySound "c:\sound\ELECTROMAG.wav", 1, 0

GoTo okexit

End If

If data = "01071103" Then

PlaySound "c:\sound\DIGITAL.wav", 1, 0

GoTo okexit

End If

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
If data = "01080001" Then
    PlaySound "c:\sound\ENGINEER.wav", 1, 0
    GoTo okexit
End If
```

```
If data = "01121101" Then
    PlaySound "c:\sound\SEMICON.wav", 1, 0
    GoTo okexit
End If
```

```
If data = "01121102" Then
    PlaySound "c:\sound\ELECT.wav", 1, 0
    GoTo okexit
End If
```

```
If data = "01121103" Then
    PlaySound "c:\sound\ELECTLAB1.wav", 1, 0
    GoTo okexit
End If
```

```
If data = "01121104" Then
    PlaySound "c:\sound\DIGITALELEC.wav", 1, 0
    GoTo okexit
End If
```

```
If data = "01121108" Then
    PlaySound "c:\sound\ELECTLAB2.wav", 1, 0
    GoTo okexit
End If
```

```
If data = "03010003" Then
    PlaySound "c:\sound\ENGLISH1.wav", 1, 0
    GoTo okexit
End If
```

```

If data = "03010004" Then
    PlaySound "c:\sound\ENGLISH2.wav", 1, 0
    GoTo okexit
End If

If data = "05010120" Then
    PlaySound "c:\sound\MATH.wav", 1, 0
    GoTo okexit
End If

okexit:
End Sub

Sub ReadGrade(datagrade As String)
    PlaySound "c:\sound\Grade.wav", 1, 0 ' file not found
    datagrade = LCase(datagrade)
    Select Case datagrade
        Case "a"
            PlaySound "c:\sound\a.wav", 1, 0
            'Text1.Text = "len word" & Number
        Case "b"
            PlaySound "c:\sound\b.wav", 1, 0
            'Text1.Text = "len word" & Number
        Case "c"
            PlaySound "c:\sound\c.wav", 1, 0
            'Text1.Text = "len word" & Number
        Case "d"
            PlaySound "c:\sound\d.wav", 1, 0
            'Text1.Text = "len word" & Number
        Case "f"
            PlaySound "c:\sound\f.wav", 1, 0
            'Text1.Text = "len word" & Number
    
```

```

Case "i"
    PlaySound "c:\sound\i.wav", 1, 0
    'Text1.Text = "len word" & Number
Case Else
    PlaySound "c:\sound\fe.wav", 1, 0
    'Text1.Text = "No sound"
End Select
End Sub
Sub ReadNum(datanum As String)
    Dim Onechar, Datafnum As String
    Dim Sizef As Integer
    PlaySound "c:\sound\Yourid.wav", 1, 0
    Datafnum = datanum
    Sizef = Len(Datafnum)
DE_c:
    Onechar = Left(Datafnum, 1)
    Datafnum = Right(Datafnum, Sizef - 1)
    Select Case Onechar
    Case 1
        PlaySound "c:\sound\1.wav", 1, 0
        'Text1.Text = "len word" & Number
    Case 2
        PlaySound "c:\sound\2.wav", 1, 0
        'Text1.Text = "len word" & Number
    Case 3
        PlaySound "c:\sound\3.wav", 1, 0
        'Text1.Text = "len word" & Number
    Case 4
        PlaySound "c:\sound\4.wav", 1, 0
        'Text1.Text = "len word" & Number

```

Case 5

PlaySound "c:\sound\5.wav", 1, 0

'Text1.Text = "len word" & Number

Case 6

PlaySound "c:\sound\6.wav", 1, 0

'Text1.Text = "len word" & Number

Case 7

PlaySound "c:\sound\7.wav", 1, 0

'Text1.Text = "len word" & Number

Case 8

PlaySound "c:\sound\8.wav", 1, 0

'Text1.Text = "len word" & Number

Case 9

PlaySound "c:\sound\9.wav", 1, 0

'Text1.Text = "len word" & Number

Case 0

PlaySound "c:\sound\0.wav", 1, 0

'Text1.Text = "len word" & Number

Case Else

'PlaySound "c:\sound\return.wav,1,0"

'Text1.Text = "No sound"

End Select

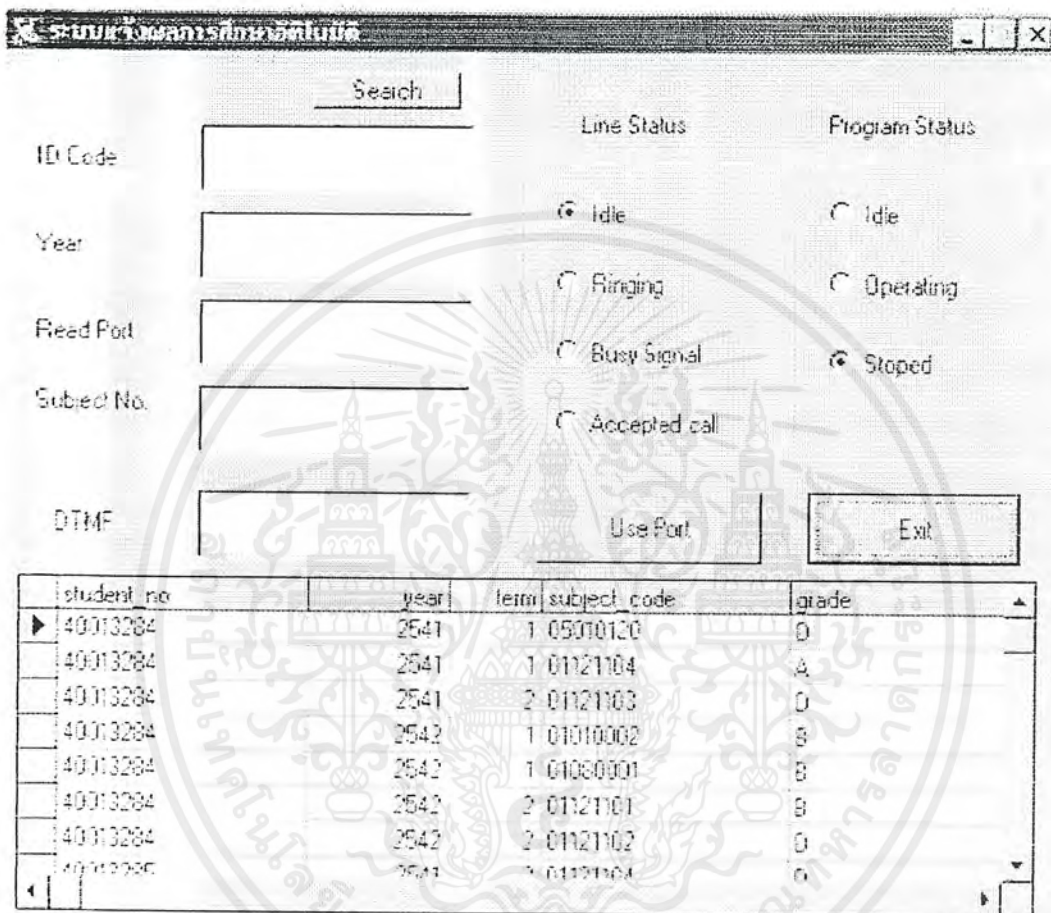
Sizef = Len(Datafnum)

If Sizef >= 1 Then

GoTo DE_c

End If

End Sub



รูปที่ 3.2.2 รูปแสดงระบบแจ้งผลการศึกษาอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 ส่วนเก็บฐานข้อมูล

ส่วนเก็บฐานข้อมูลนี้จะทำหน้าที่เก็บฐานข้อมูลของรายชื่อนักศึกษา,ฐานข้อมูลรายวิชา,ฐานข้อมูลเกรด,ฐานข้อมูลการลงทะเบียนของนักศึกษา โดยในส่วนฐานข้อมูลจะเชื่อมโยงกับส่วนควบคุมระบบ โดยส่วนฐานข้อมูลนั้นจะเป็นฐานข้อมูลให้กับส่วนควบคุมสามารถนำไปใช้งาน โดยที่ในส่วนฐานข้อมูลนี้จะเชื่อมโยงระหว่างโปรแกรมวิชวลเบสิก กับ โปรแกรมไมโครซอฟต์แอคเซส (Microsoft Access) โดยที่โปรแกรมไมโครซอฟต์แอคเซส ทำหน้าที่เก็บฐานข้อมูลทั้งหมด ส่วน โปรแกรมวิชวลเบสิก ทำหน้าที่แสดงการทำงานของฐานข้อมูลและเชื่อมโยงฐานข้อมูลทั้งหมดเข้าด้วยกันและยังเชื่อมโยงเข้ากับส่วนควบคุมระบบ โดยที่ในส่วนฐานข้อมูลจะแบ่งออกเป็นส่วนๆดังนี้

1. ส่วนฐานข้อมูลรายชื่อนักศึกษา (Student)
2. ส่วนฐานข้อมูลรายวิชา (Subject)
3. ส่วนฐานข้อมูลตารางเกรด (Grade)
4. ส่วนฐานข้อมูลการลงทะเบียน (Register)

3.2.3 อธิบายการทำงานของโปรแกรมในแต่ละส่วนได้ดังนี้

1. เมนูหลัก

จะทำหน้าที่เชื่อมโยงฐานข้อมูลในแต่ละส่วนเข้าด้วยกัน ดังนี้

- เชื่อมโยงข้อมูลเข้ากับแฟ้มข้อมูลรายชื่อนักศึกษา
- เชื่อมโยงข้อมูลเข้ากับแฟ้มข้อมูลรายวิชา
- เชื่อมโยงข้อมูลเข้ากับแฟ้มตารางเกรด
- เชื่อมโยงข้อมูลเข้ากับแฟ้มตารางการลงทะเบียน
- เชื่อมโยงข้อมูลเข้ากับแฟ้มข้อมูลระบบบริการข้อมูลอัตโนมัติ

โปรแกรมการทำงานในส่วนเมนูหลัก

Private Sub cmdCancel_Click()

Unload Me

End Sub

Private Sub cmdGrade_Click()

frmGrade.Show vbModal

End Sub

Private Sub cmdRegister_Click()

frmRegister.Show vbModal

End Sub

Private Sub cmdStudent_Click()

frmStudent.Show vbModal

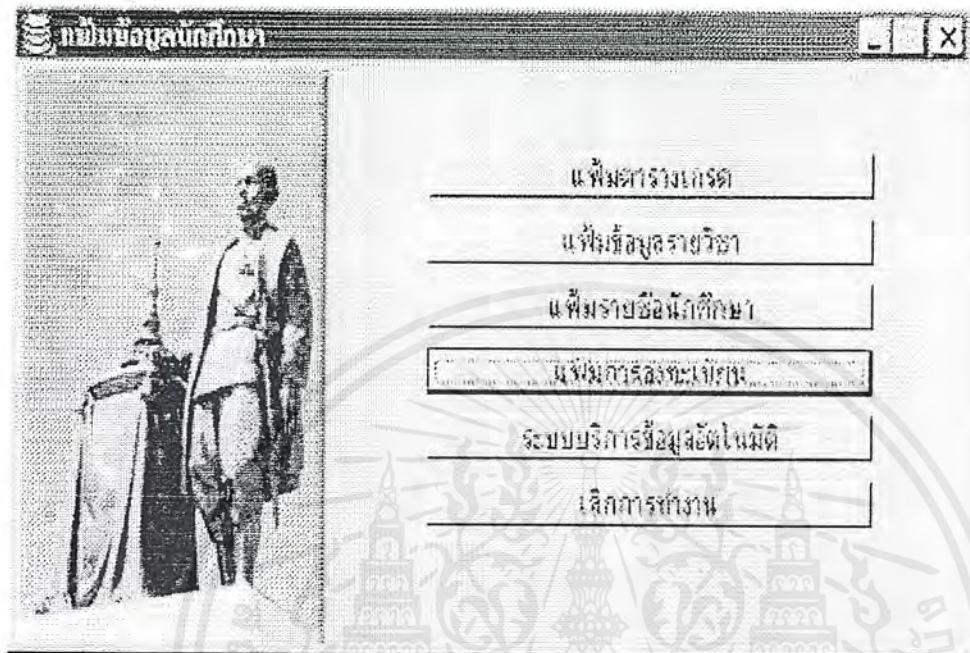
End Sub

Private Sub cmdSubject_Click()

frmSubject.Show vbModal

End Sub



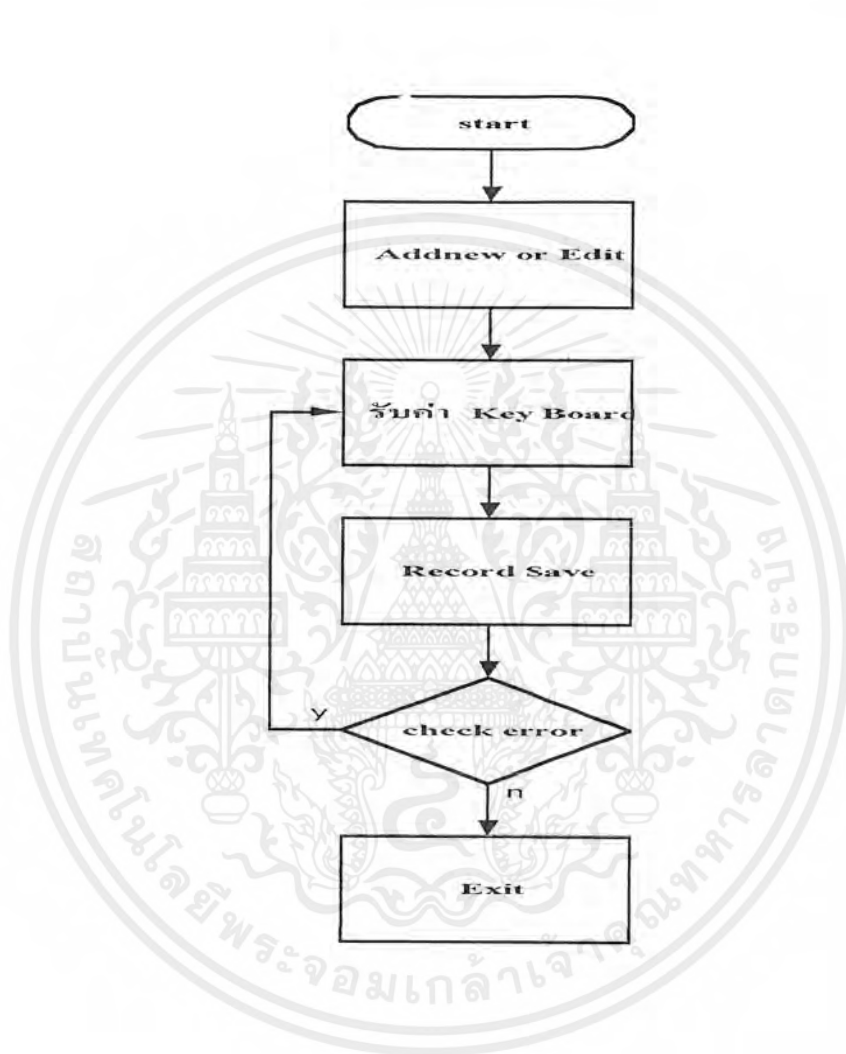


รูปที่ 3.3.1 รูปหน้าต่างเมนูหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ส่วนฐานข้อมูลรายชื่อนักศึกษา

ในส่วนฐานข้อมูลรายชื่อนักศึกษานั้นจะทำหน้าที่เก็บข้อมูลรหัสนักศึกษา, รายชื่อนักศึกษา, ที่อยู่นักศึกษา, เบอร์โทรศัพท์ และ จดหมายอิเล็กทรอนิกส์ (E-mail) จะมีโฟลว์ชาร์ตแสดงการงานดังรูป



รูปที่ 3.3.2 โฟลว์ชาร์ตการทำงานของเพิ่มข้อมูลนักศึกษา

โปรแกรมการทำงานของเพิ่มข้อมูลนักศึกษา

```
Private Sub Form_Load()
```

```
    Call Lock_Detail(True)
```

```
    tbrToolbar.Buttons(1).Enabled = True
```

```
    tbrToolbar.Buttons(2).Enabled = True
```

```
    tbrToolbar.Buttons(3).Enabled = True
```

```
    tbrToolbar.Buttons(4).Enabled = False
```

```
    tbrToolbar.Buttons(5).Enabled = False
```

```
    tbrToolbar.Buttons(6).Enabled = True
```

```
    tbrToolbar.Buttons(7).Enabled = True
```

```
End Sub
```

```
Private Sub tbrToolbar_ButtonClick(ByVal Button As MSComctlLib.Button)
```

```
    Select Case Button.Index
```

```
    Case 1
```

```
        Call Lock_Detail(False)
```

```
        dtaStudent.Enabled = False
```

```
        dtaStudent.Recordset.AddNew
```

```
        tbrToolbar.Buttons(1).Enabled = False
```

```
        tbrToolbar.Buttons(2).Enabled = False
```

```
        tbrToolbar.Buttons(3).Enabled = False
```

```
        tbrToolbar.Buttons(4).Enabled = True
```

```
        tbrToolbar.Buttons(5).Enabled = True
```

```
        tbrToolbar.Buttons(6).Enabled = False
```

```
        tbrToolbar.Buttons(7).Enabled = False
```

```
    Case 2
```

```
        If Not dtaStudent.Recordset.EOF Then
```

```
            dtaStudent.Enabled = False
```

```
            dtaStudent.Recordset.Edit
```

```
            Call Lock_Detail(False)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
tbrToolbar.Buttons(1).Enabled = False
tbrToolbar.Buttons(2).Enabled = False
tbrToolbar.Buttons(3).Enabled = False
tbrToolbar.Buttons(4).Enabled = True
tbrToolbar.Buttons(5).Enabled = True
tbrToolbar.Buttons(6).Enabled = False
tbrToolbar.Buttons(7).Enabled = False
```

End If

Case 3

```
If Not dtaStudent.Recordset.EOF Then
    If MsgBox("ต้องการลบข้อมูล", vbYesNo) = vbYes Then
        dtaStudent.Recordset.Delete
        dtaStudent.Recordset.MoveNext
    End If
End If
```

End If

Case 4

```
Call Record_Save
```

Case 5

```
dtaStudent.Recordset.CancelUpdate
dtaStudent.Enabled = True
Call Lock_Detail(True)
tbrToolbar.Buttons(1).Enabled = True
tbrToolbar.Buttons(2).Enabled = True
tbrToolbar.Buttons(3).Enabled = True
tbrToolbar.Buttons(4).Enabled = False
tbrToolbar.Buttons(5).Enabled = False
tbrToolbar.Buttons(6).Enabled = True
tbrToolbar.Buttons(7).Enabled = True
```

Case 6

```
frmSearch_Student.Show vbModal
```

Case 7

Unload Me

End Select

End Sub

Private Sub Lock_Detail(paLock As Boolean)

txtStudent_no.Locked = paLock

txtName.Locked = paLock

txtAddress1.Locked = paLock

txtAddress2.Locked = paLock

txtZip.Locked = paLock

txtTelephone.Locked = paLock

txtEmail.Locked = paLock

End Sub

Private Sub Record_Save()

If Field_Check() Then

On Error GoTo Record_Save_Error

dtaStudent.Recordset.Update

On Error GoTo 0

dtaStudent.Enabled = True

Call Lock_Detail(True)

tbrToolbar.Buttons(1).Enabled = True

tbrToolbar.Buttons(2).Enabled = True

tbrToolbar.Buttons(3).Enabled = True

tbrToolbar.Buttons(4).Enabled = False

tbrToolbar.Buttons(5).Enabled = False

tbrToolbar.Buttons(6).Enabled = True

tbrToolbar.Buttons(7).Enabled = True

End If

Exit Sub

Record_Save_Error:

If Err.Number = 3022 **Then**

MsgBox "รหัสนักศึกษาซ้ำ", vbInformation, "Record Save"

Else

MsgBox Err.Number & " " & Err.Description, vbInformation, "Record Save"

End If

Exit Sub

End Sub

Private Function Field_Check() **As Boolean**

Field_Check = **True**

If Not Field_Check_Student_no() **Then GoTo** Field_Check_Error

If Not Field_Check_Name() **Then GoTo** Field_Check_Error

Exit Function

Field_Check_Error:

Field_Check = **False**

Exit Function

End Function

Private Function Field_Check_Student_no() **As Boolean**

Field_Check_Student_no = **True**

If Len(Trim(txtStudent_no.Text)) <= 0 **Then**

MsgBox "กรุณาป้อนรหัสนักศึกษา", vbInformation, ""

txtStudent_no.SetFocus

Field_Check_Student_no = **False**

End If

End Function

Private Function Field_Check_Name() **As Boolean**

Field_Check_Name = **True**

If Len(Trim(txtName.Text)) <= 0 **Then**

MsgBox "กรุณาป้อนชื่อนักศึกษา", vbInformation, ""

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

txtName.SetFocus

Field_Check_Name = False

End If

End Function



The image shows a screenshot of a web form titled "เพิ่มข้อมูลนักศึกษา" (Add Student Information). The form contains several input fields with the following labels and values:

รหัสนักศึกษา	40013284
ชื่อนักศึกษา	นาย กังวาน แสนสวัสดิ์
ที่อยู่ 1	
ที่อยู่ 2	
รหัสไปรษณีย์	
เบอร์โทรศัพท์	
email	

At the bottom of the form, there is a navigation bar with a left arrow, a right arrow, and the text "นักศึกษา" (Student). The background of the form features a large, faint watermark of the university's seal.

รูปที่ 3.3.3 รูปหน้าต่างของเพิ่มข้อมูลรายชื่อนักศึกษา

โปรแกรมค้นหาข้อมูลของเพิ่มข้อมูลนักศึกษา

```
Private Sub Form_Load()
```

```
    Call Lock_Detail(False)
```

```
    cmdCancel.Enabled = True
```

```
    cmdOk.Enabled = False
```

```
    cmdSearch = False
```

```
End Sub
```

```
Private Sub cmdCancel_Click()
```

```
    Call Lock_Detail(False)
```

```
    cmdCancel.Enabled = True
```

```
    cmdOk.Enabled = False
```

```
    cmdSearch = False
```

```
    Unload Me
```

```
End Sub
```

```
Private Sub cmdOk_Click()
```

```
    Call Lock_Detail(False)
```

```
    cmdCancel.Enabled = False
```

```
    cmdOk.Enabled = True
```

```
    cmdSearch = False
```

```
If frmRegister.txtStudent_no.Locked = False Then
```

```
    If Not dtaStudent.Recordset.EOF Then
```

```
        frmRegister.txtStudent_no.Text = dtaStudent.Recordset.Fields("student_no")
```

```
    End If
```

```
End If
```

```
Unload Me
```

```
End Sub
```

```

Private Sub cmdSearch_Click()
    Call Lock_Detail(False)
    cmdCancel.Enabled = True
    cmdOk.Enabled = True
    cmdSearch = False
    Dim Sql$, Where$
    Sql$ = "select * from Student"
    Where$ = ""
    If Len(Trim(txtStudent_no.Text)) > 0 Then
        Where$ = " where student_no like '" + txtStudent_no.Text + " '* "
    End If
    If Len(Trim(txtName.Text)) > 0 Then
        Where$ = If(Len(Trim(Where$)) > 0, Where$ + " and ", " where ")
        Where$ = Where$ + " Name Like '" + txtName.Text + " '* "
    End If
    dtaStudent.RecordSource = Sql$ + Where$
    dtaStudent.Refresh
End Sub

Private Sub Lock_Detail(paLock As Boolean)
    cmdCancel.Enabled = Not paLock
    cmdOk.Enabled = paLock
    cmdSearch.Enabled = Not paLock
End Sub

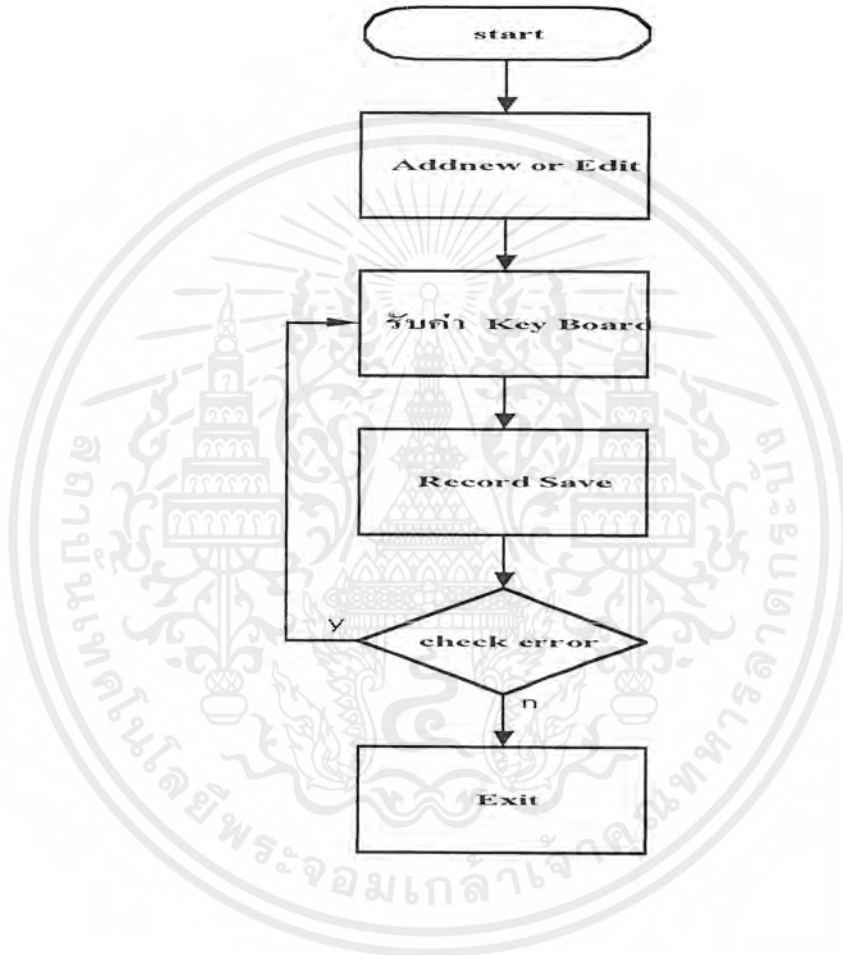
```



รูปที่ 3.3.4 รูปหน้าต่างค้นหาข้อมูลของเพิ่มข้อมูลรายชื่อนักศึกษา

2. ส่วนฐานข้อมูลรายวิชา

ในส่วนฐานข้อมูลรายวิชานั้นจะทำหน้าที่เก็บข้อมูลรหัสวิชา, ชื่อวิชา, หน่วยกิตและไฟล์เสียงจะมีโฟลว์ชาร์ตแสดงการทำงานดังรูป



รูปที่ 3.3.5 โฟลว์ชาร์ตการทำงานของเพิ่มข้อมูลรายวิชา

โปรแกรมของแฟ้มข้อมูลรายวิชา

```
Private Sub Form_Load()
```

```
    Call Lock_Detail(True)
```

```
    tbrToolbar.Buttons(1).Enabled = True
```

```
    tbrToolbar.Buttons(2).Enabled = True
```

```
    tbrToolbar.Buttons(3).Enabled = True
```

```
    tbrToolbar.Buttons(4).Enabled = False
```

```
    tbrToolbar.Buttons(5).Enabled = False
```

```
    tbrToolbar.Buttons(6).Enabled = True
```

```
    tbrToolbar.Buttons(7).Enabled = True
```

```
End Sub
```

```
Private Sub tbrToolbar_ButtonClick(ByVal Button As MSComctlLib.Button)
```

```
    Select Case Button.Index
```

```
    Case 1
```

```
        Call Lock_Detail(False)
```

```
        dtaStudent.Enabled = False
```

```
        dtaStudent.Recordset.AddNew
```

```
        tbrToolbar.Buttons(1).Enabled = False
```

```
        tbrToolbar.Buttons(2).Enabled = False
```

```
        tbrToolbar.Buttons(3).Enabled = False
```

```
        tbrToolbar.Buttons(4).Enabled = True
```

```
        tbrToolbar.Buttons(5).Enabled = True
```

```
        tbrToolbar.Buttons(6).Enabled = False
```

```
        tbrToolbar.Buttons(7).Enabled = False
```

```
    Case 2
```

```
        If Not dtaStudent.Recordset.EOF Then
```

```
            dtaStudent.Enabled = False
```

```
            dtaStudent.Recordset.Edit
```

Call Lock_Detail(False)

tbrToolbar.Buttons(1).Enabled = False

tbrToolbar.Buttons(2).Enabled = False

tbrToolbar.Buttons(3).Enabled = False

tbrToolbar.Buttons(4).Enabled = True

tbrToolbar.Buttons(5).Enabled = True

tbrToolbar.Buttons(6).Enabled = False

tbrToolbar.Buttons(7).Enabled = False

End If

Case 3

If Not dtaStudent.Recordset.EOF Then

If MsgBox("ต้องการลบข้อมูล", vbYesNo) = vbYes Then

dtaStudent.Recordset.Delete

dtaStudent.Recordset.MoveNext

End If

End If

Case 4

Call Record_Save

Case 5

dtaStudent.Recordset.CancelUpdate

dtaStudent.Enabled = True

Call Lock_Detail(True)

tbrToolbar.Buttons(1).Enabled = True

tbrToolbar.Buttons(2).Enabled = True

tbrToolbar.Buttons(3).Enabled = True

tbrToolbar.Buttons(4).Enabled = False

tbrToolbar.Buttons(5).Enabled = False

tbrToolbar.Buttons(6).Enabled = True

tbrToolbar.Buttons(7).Enabled = True

Case 6

frmSearch_Subject.Show vbModal

Case 7

Unload Me

End Select

End Sub

Private Sub Lock_Detail(paLock As Boolean)

txtSubject_Code.Locked = paLock

txtDescription.Locked = paLock

txtUnit.Locked = paLock

txtWavefile.Locked = paLock

End Sub

Private Sub Record_Save()

If Field_Check() Then

On Error GoTo Record_Save_Error

dtaStudent.Recordset.Update

On Error GoTo 0

dtaStudent.Enabled = True

Call Lock_Detail(True)

tbrToolbar.Buttons(1).Enabled = True

tbrToolbar.Buttons(2).Enabled = True

tbrToolbar.Buttons(3).Enabled = True

tbrToolbar.Buttons(4).Enabled = False

tbrToolbar.Buttons(5).Enabled = False

tbrToolbar.Buttons(6).Enabled = True

tbrToolbar.Buttons(7).Enabled = True

End If

Exit Sub

Record_Save_Error:

If Err.Number = 3022 Then

MsgBox "รหัสวิชาซ้ำ", vbInformation, "Record Save"

Else

MsgBox Err.Number & " " & Err.Description, vbInformation, "Record Save"

End If

Exit Sub

End Sub

Private Function Field_Check() As Boolean

Field_Check = True

If Not Field_Check_Subject_code() Then GoTo Field_Check_Error

If Not Field_Check_Description() Then GoTo Field_Check_Error

If Not Field_Check_Unit() Then GoTo Field_Check_Error

If Not Field_Check_Wavefile() Then GoTo Field_Check_Error

Exit Function

Field_Check_Error:

Field_Check = False

Exit Function

End Function

Private Function Field_Check_Subject_code() As Boolean

Field_Check_Subject_code = True

If Len(Trim(txtSubject_Code.Text)) <= 0 Then

MsgBox "กรุณาป้อนรหัสวิชา", vbInformation, ""

txtSubject_Code.SetFocus

Field_Check_Subject_code = False

End If

End Function

```
Private Function Field_Check_Description() As Boolean
```

```
    Field_Check_Description = True
```

```
    If Len(Trim(txtDescription.Text)) <= 0 Then
```

```
        MsgBox "กรุณาป้อนชื่อวิชา", vbInformation, ""
```

```
        txtDescription.SetFocus
```

```
        Field_Check_Description = False
```

```
    End If
```

```
End Function
```

```
Private Function Field_Check_Unit() As Boolean
```

```
    Field_Check_Unit = True
```

```
    If Not IsNumeric(txtUnit.Text) Then
```

```
        MsgBox "กรุณาป้อนหน่วยกิต", vbInformation, ""
```

```
        txtUnit.SetFocus
```

```
        Field_Check_Unit = False
```

```
    End If
```

```
End Function
```

```
Private Function Field_Check_Wavfile() As Boolean
```

```
    Field_Check_Wavfile = True
```

```
    If Len(Trim(txtWavfile.Text)) <= 0 Then
```

```
        MsgBox "กรุณาป้อนไฟล์เสียง", vbInformation, ""
```

```
        txtWavfile.SetFocus
```

```
        Field_Check_Wavfile = False
```

```
    End If
```

```
End Function
```

```
Private Sub txtSubject_code_Change()
```

```
    txtWavfile.Text = txtSubject_Code.Text
```

```
End Sub
```

เพิ่มข้อมูลรายวิชา

เพิ่ม	แก้ไข	ลบ		ค้นหา	ออก
รหัสวิชา	01010002				
ชื่อวิชา	ELECTROMAGNETICS				
หน่วยกิต	3				
เสียง	01010002				

รูปที่ 3.3.6 รูปหน้าตาของเพิ่มข้อมูลรายวิชา

โปรแกรมค้นหาข้อมูลของแฟ้มข้อมูลรายวิชา

Private Sub Form_Load()

 Call Lock_Detail(False)

 cmdCancel.Enabled = True

 cmdOk.Enabled = False

 cmdSearch = False

End Sub

Private Sub cmdCancel_Click()

 Call Lock_Detail(True)

 cmdCancel.Enabled = True

 cmdOk.Enabled = False

 cmdSearch = False

 Unload Me

End Sub

Private Sub cmdOk_Click()

 Call Lock_Detail(True)

 cmdCancel.Enabled = False

 cmdOk.Enabled = True

 cmdSearch = False

If frmRegister.txtSubject_Code.Locked = False Then

If Not dtaSubject.Recordset.EOF Then

 frmRegister.txtSubject_Code.Text = dtaSubject.Recordset.Fields("subject_code")

End If

End If

 Unload Me

End Sub

```
Private Sub cmdSearch_Click()
```

```
    Call Lock_Detail(False)
```

```
    cmdCancel.Enabled = True
```

```
    cmdOk.Enabled = True
```

```
    cmdSearch = False
```

```
Dim Sql$, Where$
```

```
Sql$ = "select * from subject"
```

```
Where$ = ""
```

```
    If Len(Trim(txtSubject_Code.Text)) > 0 Then
```

```
        Where$ = " where subject_code like '" + txtSubject_Code.Text + "*'"
```

```
    End If
```

```
    If Len(Trim(txtDescription.Text)) > 0 Then
```

```
        Where$ = If(Len(Trim(Where$)) > 0, Where$ + " and ", " where ")
```

```
        Where$ = Where$ + " Description Like '" + txtDescription.Text + "*'"
```

```
    End If
```

```
dtaSubject.RecordSource = Sql$ + Where$
```

```
dtaSubject.Refresh
```

```
End Sub
```

```
Private Sub Lock_Detail(paLock As Boolean)
```

```
    cmdCancel.Enabled = Not paLock
```

```
    cmdOk.Enabled = Not paLock
```

```
    cmdSearch.Enabled = Not paLock
```

```
End Sub
```

บันทึกการรายวิชา

รหัสวิชา	ชื่อวิชา	หน่วยกิต

รหัสวิชา

ชื่อวิชา

ค้นหา

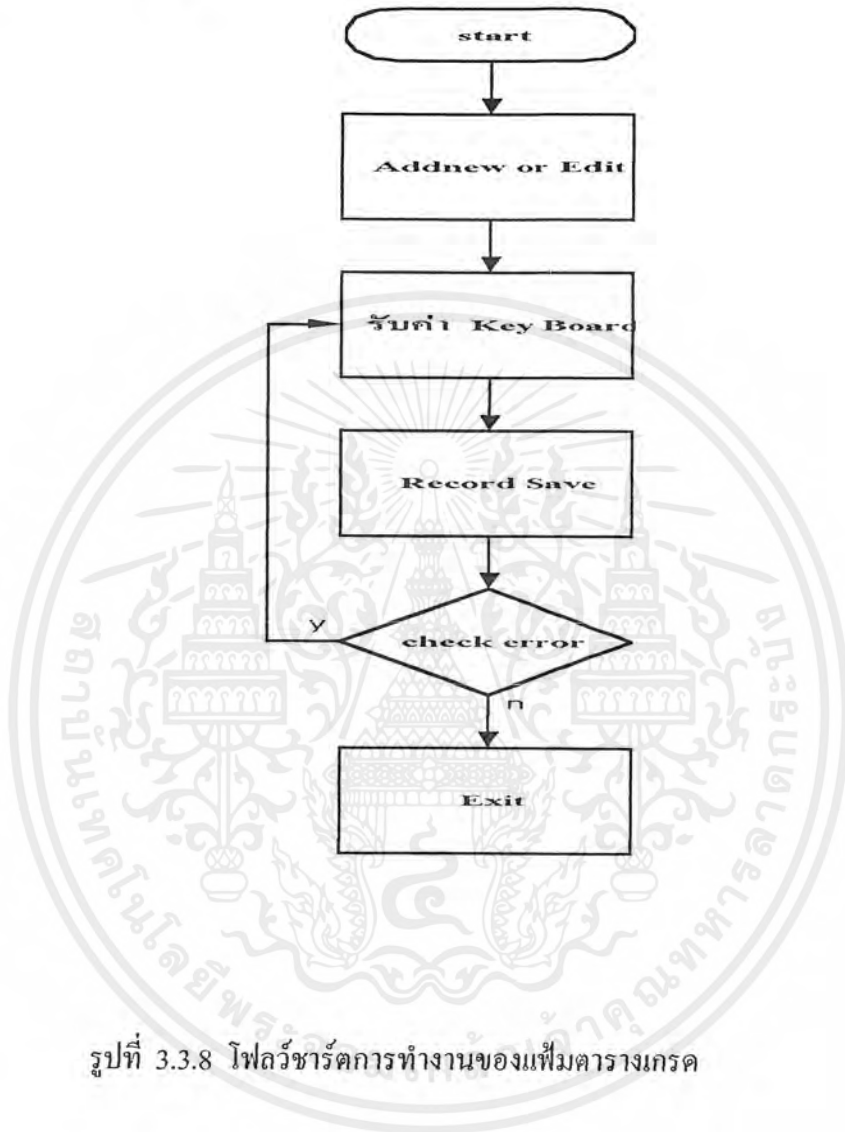
ยกเลิก

◀ ◀ ข้อมูลรายวิชา ▶ ▶

รูปที่ 3.3.7 รูปหน้าต่างค้นหาของแฟ้มข้อมูลรายวิชา

3. ส่วนฐานข้อมูลตารางเกรด

ในส่วนฐานข้อมูลตารางเกรดนั้นจะทำหน้าที่เก็บเกรด, ความหมาย และ ไฟล์เสียงจะมี
ไฟล์วีซาร์ดแสดงการทำงานดังรูป



รูปที่ 3.3.8 ไฟล์วีซาร์ดการทำงานของเพิ่มตารางเกรด

โปรแกรมของแฟ้มข้อมูลตารางเกรด

Private Sub Form_Load()

 Call Lock_Detail(True)

 tbrToolbar.Buttons(1).Enabled = True

 tbrToolbar.Buttons(2).Enabled = True

 tbrToolbar.Buttons(3).Enabled = True

 tbrToolbar.Buttons(4).Enabled = False

 tbrToolbar.Buttons(5).Enabled = False

 tbrToolbar.Buttons(6).Enabled = True

 tbrToolbar.Buttons(7).Enabled = True

End Sub

Private Sub tbrToolbar_ButtonClick(ByVal Button As MSComctlLib.Button)

 Select Case Button.Index

 Case 1

 Call Lock_Detail(False)

 dtaGrade.Enabled = False

 dtaGrade.Recordset.AddNew

 tbrToolbar.Buttons(1).Enabled = False

 tbrToolbar.Buttons(2).Enabled = False

 tbrToolbar.Buttons(3).Enabled = False

 tbrToolbar.Buttons(4).Enabled = True

 tbrToolbar.Buttons(5).Enabled = True

 tbrToolbar.Buttons(6).Enabled = False

 tbrToolbar.Buttons(7).Enabled = False

 Case 2

 If Not dtaGrade.Recordset.EOF Then

 dtaGrade.Enabled = False

 dtaGrade.Recordset.Edit

 Call Lock_Detail(False)

```
tbrToolbar.Buttons(1).Enabled = False
tbrToolbar.Buttons(2).Enabled = False
tbrToolbar.Buttons(3).Enabled = False
tbrToolbar.Buttons(4).Enabled = True
tbrToolbar.Buttons(5).Enabled = True
tbrToolbar.Buttons(6).Enabled = False
tbrToolbar.Buttons(7).Enabled = False
```

End If

Case 3

```
If Not dtaGrade.Recordset.EOF Then
```

```
  If MsgBox("ต้องการลบข้อมูล", vbYesNo) = vbYes Then
```

```
    dtaGrade.Recordset.Delete
```

```
    dtaGrade.Recordset.MoveNext
```

```
  End If
```

```
End If
```

Case 4

```
Call Record_Save
```

Case 5

```
dtaGrade.Recordset.CancelUpdate
```

```
dtaGrade.Enabled = True
```

```
Call Lock_Detail(True)
```

```
tbrToolbar.Buttons(1).Enabled = True
```

```
tbrToolbar.Buttons(2).Enabled = True
```

```
tbrToolbar.Buttons(3).Enabled = True
```

```
tbrToolbar.Buttons(4).Enabled = False
```

```
tbrToolbar.Buttons(5).Enabled = False
```

```
tbrToolbar.Buttons(6).Enabled = False
```

```
tbrToolbar.Buttons(7).Enabled = True
```

Case 6

```
frmSearch_Grade.Show vbModal
```

Case 7

Unload Me

End Select

End Sub

Private Sub Lock_Detail(paLock As Boolean)

txtGrade.Locked = paLock

txtDescription.Locked = paLock

txtWavefile.Locked = paLock

End Sub

Private Sub Record_Save()

If Field_Check() Then

On Error GoTo Record_Save_Error

dtaGrade.Recordset.Update

On Error GoTo 0

dtaGrade.Enabled = True

Call Lock_Detail(True)

tbrToolbar.Buttons(1).Enabled = True

tbrToolbar.Buttons(2).Enabled = True

tbrToolbar.Buttons(3).Enabled = True

tbrToolbar.Buttons(4).Enabled = False

tbrToolbar.Buttons(5).Enabled = False

tbrToolbar.Buttons(6).Enabled = True

tbrToolbar.Buttons(7).Enabled = True

End If

Exit Sub

Record_Save_Error:

If Err.Number = 3022 Then

MsgBox "เธรดซ้ำ", vbInformation, "Record Save"

Else

MsgBox Err.Number & " " & Err.Description, vbInformation, "Record Save"

End If

Exit Sub

End Sub

Private Function Field_Check() As Boolean

Field_Check = True

If Not Field_Check_Grade() Then GoTo Field_Check_Error

If Not Field_Check_Description() Then GoTo Field_Check_Error

If Not Field_Check_Wavefile() Then GoTo Field_Check_Error

Exit Function

Field_Check_Error:

Field_Check = False

Exit Function

End Function

Private Function Field_Check_Grade() As Boolean

Field_Check_Grade = True

If Len(Trim(txtGrade.Text)) <= 0 Then

MsgBox "กรุณาป้อนเกรด", vbInformation, ""

txtGrade.SetFocus

Field_Check_Grade = False

End If

End Function

Private Function Field_Check_Description() As Boolean

Field_Check_Description = True

If Len(Trim(txtDescription.Text)) <= 0 Then

MsgBox "กรุณาป้อนความหมาย", vbInformation, ""

txtDescription.SetFocus

Field_Check_Description = False

End If

End Function

Private Function Field_Check_Wavefile() As Boolean

Field_Check_Wavefile = True

If Len(Trim(txtWavefile.Text)) <= 0 Then

MsgBox "กรุณาป้อนไฟล์เสียง", vbInformation, ""

txtWavefile.SetFocus

Field_Check_Wavefile = False

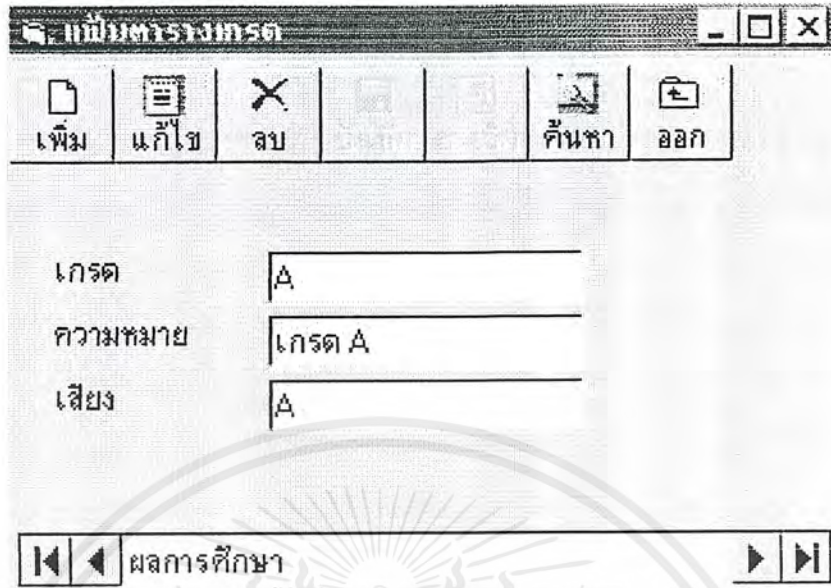
End If

End Function

Private Sub txtGrade_Change()

txtWavefile.Text = txtGrade.Text

End Sub



รูปที่ 3.3.9 รูปหน้าต่างของเพิ่มข้อมูลตารางเกรด

โปรแกรมค้นหาข้อมูลของเพิ่มตารางเกรด

Private Sub Form_Load()

Call Lock_Detail(False)

cmdCancel.Enabled = True

cmdOk.Enabled = False

cmdSearch = False

End Sub

Private Sub cmdCancel_Click()

Call Lock_Detail(False)

cmdCancel.Enabled = True

cmdOk.Enabled = False

cmdSearch = False

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต่ออ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Unload Me
End Sub
```

```
Private Sub cmdOk_Click()
    Call Lock_Detail(False)
    cmdCancel.Enabled = False
    cmdOk.Enabled = True
    cmdSearch = False
    If frmRegister.txtGrade.Locked = False Then
        If Not dtaGrade.Recordset.EOF Then
            frmRegister.txtGrade.Text = dtaGrade.Recordset.Fields("grade")
        End If
    End If
    Unload Me
End Sub
```

```
Private Sub cmdSearch_Click()
    Call Lock_Detail(False)
    cmdCancel.Enabled = True
    cmdOk.Enabled = True
    cmdSearch = False
    Dim Sql$, Where$
    Sql$ = "select * from Grade"
    Where$ = ""
    If Len(Trim(txtGrade.Text)) > 0 Then
        Where$ = " where Grade like '" + txtGrade.Text + "*'"
    End If
    If Len(Trim(txtDescription.Text)) > 0 Then
        Where$ = If(Len(Trim(Where$)) > 0, Where$ + " and ", " where ")
        Where$ = Where$ + " Description Like '" + txtDescription.Text + "*'"
    End If
End Sub
```

End If

dtaGrade.RecordSource = Sql\$ + Where\$

dtaGrade.Refresh

End Sub

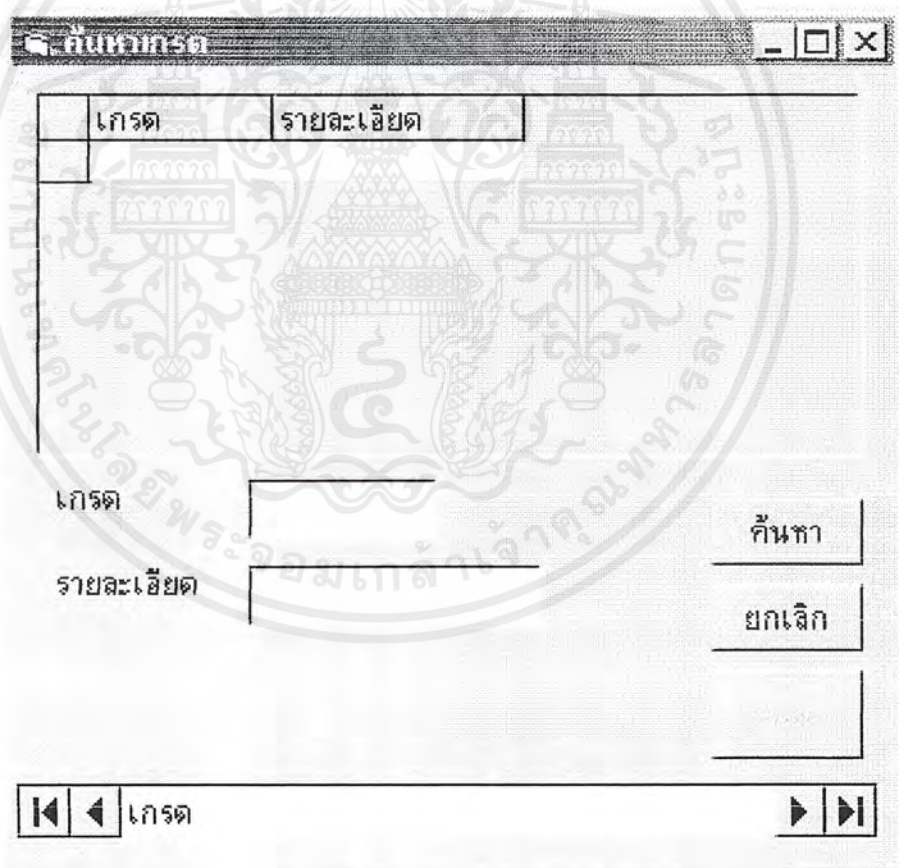
Private Sub Lock_Detail(paLock As Boolean)

cmdCancel.Enabled = Not paLock

cmdOk.Enabled = paLock

cmdSearch.Enabled = Not paLock

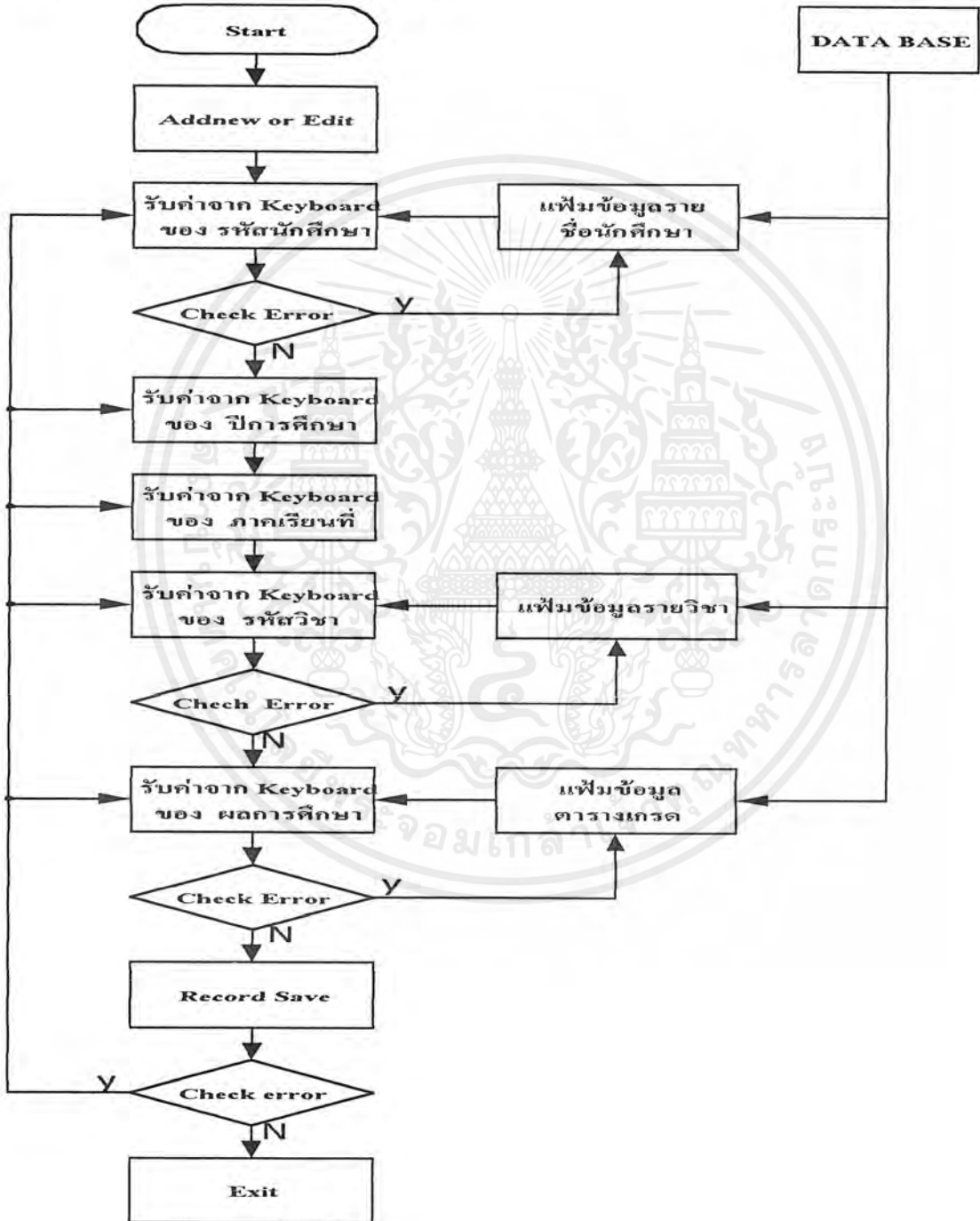
End Sub



รูปที่ 3.3.10 รูปหน้าต่างค้นหาข้อมูลช่องเพิ่มข้อมูลตารางเกรด

4. ส่วนฐานข้อมูลการลงทะเบียน

ในส่วนฐานข้อมูลการลงทะเบียนนั้นจะเป็นส่วนสำคัญที่ใช้งานจริงๆ โดยส่วนฐานข้อมูลการลงทะเบียนนี้จะเชื่อมโยงไปยังส่วนควบคุมระบบเพื่อที่จะทำหน้าที่ส่งข้อมูลผ่านทางสายโทรศัพท์ โดยที่ฐานข้อมูลการลงทะเบียนนี้จะเชื่อมโยงกับฐานข้อมูลรายชื่อนักศึกษา, บานข้อมูลรายวิชา และ ฐานข้อมูลตารางเกรด โดยมีมีโพลีชาร์ตแสดงการทำงานดังรูป



รูปที่ 3.3.11 โพลีชาร์ตแสดงการทำงานของเพิ่มข้อมูลการลงทะเบียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมของเพิ่มข้อมูลการลงทะเบียน

```
Dim dbGrade As Database
```

```
Dim rsStudent As Recordset
```

```
Dim rsSubject As Recordset
```

```
Dim rsGrade As Recordset
```

```
Private Function Database_Open()
```

```
    Database_Open = True
```

```
    Set dbGrade = OpenDatabase("c:\project\grade.mdb", False, True)
```

```
    Set rsStudent = dbGrade.OpenRecordset("student", dbOpenTable, dbReadOnly)
```

```
    Set rsSubject = dbGrade.OpenRecordset("subject", dbOpenTable, dbReadOnly)
```

```
    Set rsGrade = dbGrade.OpenRecordset("grade", dbOpenTable, dbReadOnly)
```

```
End Function
```

```
Private Sub Database_Close()
```

```
    On Error Resume Next
```

```
    rsGrade.Close
```

```
    rsSubject.Close
```

```
    rsStudent.Close
```

```
    dbGrade.Close
```

```
    On Error GoTo 0
```

```
End Sub
```

```
Private Sub cmdGrade_Click()
```

```
    frmSearch_Grade.Show vbModal
```

```
End Sub
```

```
Private Sub cmdSearch_Click()
```

```
    frmSearch_Register.Show vbModal
```

```
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Private Sub cmdStudent_no_Click()
    frmSearch_Student.Show vbModal
End Sub
```

```
Private Sub cmdSubject_code_Click()
    frmSearch_Subject.Show vbModal
End Sub
```

```
Private Sub Form_Load()
    Call Database_Open
    Call Lock_Detail(True)
    tbrToolbar.Buttons(1).Enabled = True
    tbrToolbar.Buttons(2).Enabled = True
    tbrToolbar.Buttons(3).Enabled = True
    tbrToolbar.Buttons(4).Enabled = False
    tbrToolbar.Buttons(5).Enabled = False
    tbrToolbar.Buttons(6).Enabled = True
    tbrToolbar.Buttons(7).Enabled = True
End Sub
```

```
Private Sub Form_Unload(Cancel As Integer)
    Call Database_Close
End Sub
```

```
Private Sub tbrToolbar_ButtonClick(ByVal Button As MSComctlLib.Button)
    Select Case Button.Index
    Case 1
        Call Lock_Detail(False)
        dtaRegister.Enabled = False
        dtaRegister.Recordset.AddNew
```

```
tbrToolbar.Buttons(1).Enabled = False
tbrToolbar.Buttons(2).Enabled = False
tbrToolbar.Buttons(3).Enabled = False
tbrToolbar.Buttons(4).Enabled = True
tbrToolbar.Buttons(5).Enabled = True
tbrToolbar.Buttons(6).Enabled = False
tbrToolbar.Buttons(7).Enabled = False
```

Case 2

```
If Not dtaRegister.Recordset.EOF Then
```

```
    dtaRegister.Enabled = False
    dtaRegister.Recordset.Edit
    Call Lock_Detail(False)
    tbrToolbar.Buttons(1).Enabled = False
    tbrToolbar.Buttons(2).Enabled = False
    tbrToolbar.Buttons(3).Enabled = False
    tbrToolbar.Buttons(4).Enabled = True
    tbrToolbar.Buttons(5).Enabled = True
    tbrToolbar.Buttons(6).Enabled = False
    tbrToolbar.Buttons(7).Enabled = False
```

```
End If
```

Case 3

```
If Not dtaRegister.Recordset.EOF Then
```

```
    If MsgBox("ต้องการลบข้อมูล", vbYesNo) = vbYes Then
        dtaRegister.Recordset.Delete
        dtaRegister.Recordset.MoveNext
```

```
    End If
```

```
End If
```

Case 4

```
Call Record_Save
```

Case 5

```
dtaRegister.Recordset.CancelUpdate  
dtaRegister.Enabled = True  
Call Lock_Detail(True)  
tbrToolbar.Buttons(1).Enabled = True  
tbrToolbar.Buttons(2).Enabled = True  
tbrToolbar.Buttons(3).Enabled = True  
tbrToolbar.Buttons(4).Enabled = False  
tbrToolbar.Buttons(5).Enabled = False  
tbrToolbar.Buttons(6).Enabled = True  
tbrToolbar.Buttons(7).Enabled = True
```

Case 6

```
frmSearch_Register.Show vbModal
```

Case 7

```
Unload Me
```

```
End Select
```

```
End Sub
```

```
Private Sub Lock_Detail(paLock As Boolean)
```

```
txtStudent_no.Locked = paLock  
txtYear.Locked = paLock  
txtTerm.Locked = paLock  
txtSubject_Code.Locked = paLock  
txtGrade.Locked = paLock  
cmdStudent_no.Enabled = Not paLock  
cmdSubject_code.Enabled = Not paLock  
cmdGrade.Enabled = Not paLock
```

```
End Sub
```

Private Sub Record_Save()

If Field_Check() Then

On Error GoTo Record_Save_Error

dtaRegister.Recordset.Update

On Error GoTo 0

dtaRegister.Enabled = True

Call Lock_Detail(True)

tbrToolbar.Buttons(1).Enabled = True

tbrToolbar.Buttons(2).Enabled = True

tbrToolbar.Buttons(3).Enabled = True

tbrToolbar.Buttons(4).Enabled = False

tbrToolbar.Buttons(5).Enabled = False

tbrToolbar.Buttons(6).Enabled = True

tbrToolbar.Buttons(7).Enabled = True

End If

Exit Sub

Record_Save_Error:

If Err.Number = 3022 Then

MsgBox "รหัสวิชาซ้ำ", vbInformation, "Record Save"

Else

MsgBox Err.Number & " " & Err.Description, vbInformation, "Record Save"

End If

Exit Sub

End Sub

Private Function Field_Check() As Boolean

Field_Check = True

If Not Field_Check_Student_no() Then GoTo Field_Check_Error

If Not Field_Check_Year() Then GoTo Field_Check_Error

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
If Not Field_Check_Term() Then GoTo Field_Check_Error
If Not Field_Check_Subject_code() Then GoTo Field_Check_Error
If Not Field_Check_Grade() Then GoTo Field_Check_Error
Exit Function
```

```
Field_Check_Error:
```

```
Field_Check = False
```

```
Exit Function
```

```
End Function
```

```
Private Function Field_Check_Student_no() As Boolean
```

```
Field_Check_Student_no = True
```

```
If Len(Trim(lblStudent_no.Caption)) <= 0 Then
```

```
MsgBox "กรุณาป้อนรหัสนักศึกษา", vbInformation, ""
```

```
txtStudent_no.SetFocus
```

```
Field_Check_Student_no = False
```

```
End If
```

```
End Function
```

```
Private Function Field_Check_Year() As Boolean
```

```
Field_Check_Year = True
```

```
If Not IsNumeric(txtYear.Text) Then
```

```
MsgBox "กรุณาป้อนปีการศึกษา", vbInformation, ""
```

```
txtYear.SetFocus
```

```
Field_Check_Year = False
```

```
End If
```

```
End Function
```

```
Private Function Field_Check_Term() As Boolean
```

```
Field_Check_Term = True
```

```
If Not IsNumeric(txtTerm.Text) Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    MsgBox "กรุณาป้อนทอมการศึกษา", vbInformation, ""
    txtTerm.SetFocus
    Field_Check_Term = False
End If
End Function

```

```

Private Function Field_Check_Subject_code() As Boolean
    Field_Check_Subject_code = True
    If Len(Trim(lblSubject_code.Caption)) <= 0 Then
        MsgBox "กรุณาป้อนรหัสนักศึกษา", vbInformation, ""
        txtSubject_Code.SetFocus
        Field_Check_Subject_code = False
    End If
End Function

```

```

Private Function Field_Check_Grade() As Boolean
    Field_Check_Grade = True
    If Len(Trim(lblGrade.Caption)) <= 0 Then
        MsgBox "กรุณาป้อนผลการศึกษา", vbInformation, ""
        txtGrade.SetFocus
        Field_Check_Grade = False
    End If
End Function

```

```

Private Sub txtStudent_no_Change()
    With rsStudent
        .Index = "primarykey"
        .Seek "=", txtStudent_no.Text
        If Not .NoMatch Then
            lblStudent_no.Caption = .Fields("name")

```

```

Else
    lblStudent_no.Caption = ""
End If
End With
End Sub

```

```

Private Sub txtSubject_code_Change()

```

```

    With rsSubject
        .Index = "primarykey"
        .Seek "=", txtSubject_Code.Text
        If Not .NoMatch Then
            lblSubject_code.Caption = .Fields("Description")
        Else
            lblSubject_code.Caption = ""
        End If
    End With
End Sub

```

```

Private Sub txtGrade_Change()

```

```

    With rsGrade
        .Index = "primarykey"
        .Seek "=", txtGrade.Text
        If Not .NoMatch Then
            lblGrade.Caption = .Fields("Description")
        Else
            lblGrade.Caption = ""
        End If
    End With
End Sub

```

หน้าต่างลงทะเบียน

เพิ่ม แก้ไข ลบ ค้นหา ออก

รหัสนักศึกษา 40013285 นาย ขจรศักดิ์ ศรีสว่างสุข

ปีการศึกษา 2540

เทอมการศึกษา 1

รหัสวิชา 01010002 ELECTROMAGNETICS

ผลการศึกษา A เกรด A

← ← ลงทะเบียน → →

รูปที่ 3.3.12 รูปหน้าต่างของเพิ่มข้อมูลการลงทะเบียน

โปรแกรมค้นหาข้อมูลของเพิ่มข้อมูลการลงทะเบียน

```
Private Sub cmdCancel_Click()
```

```
Unload Me
```

```
End Sub
```

```
Private Sub cmdSearch_Click()
```

```
Dim Sql$, Where$
```

```
Sql$ = "select * from Register"
```

```
Where$ = ""
```

```
If Len(Trim(txtStudent_no.Text)) > 0 Then
```

```
Where$ = " where student_no like '" + txtStudent_no.Text + " *'"
```

```
End If
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

If Len(Trim(txtYear.Text)) > 0 Then
    Where$ = IIf(Len(Trim(Where$)) > 0, Where$ + " and ", " where ")
    Where$ = Where$ + " Year Like '" + txtYear.Text + "*'"
End If

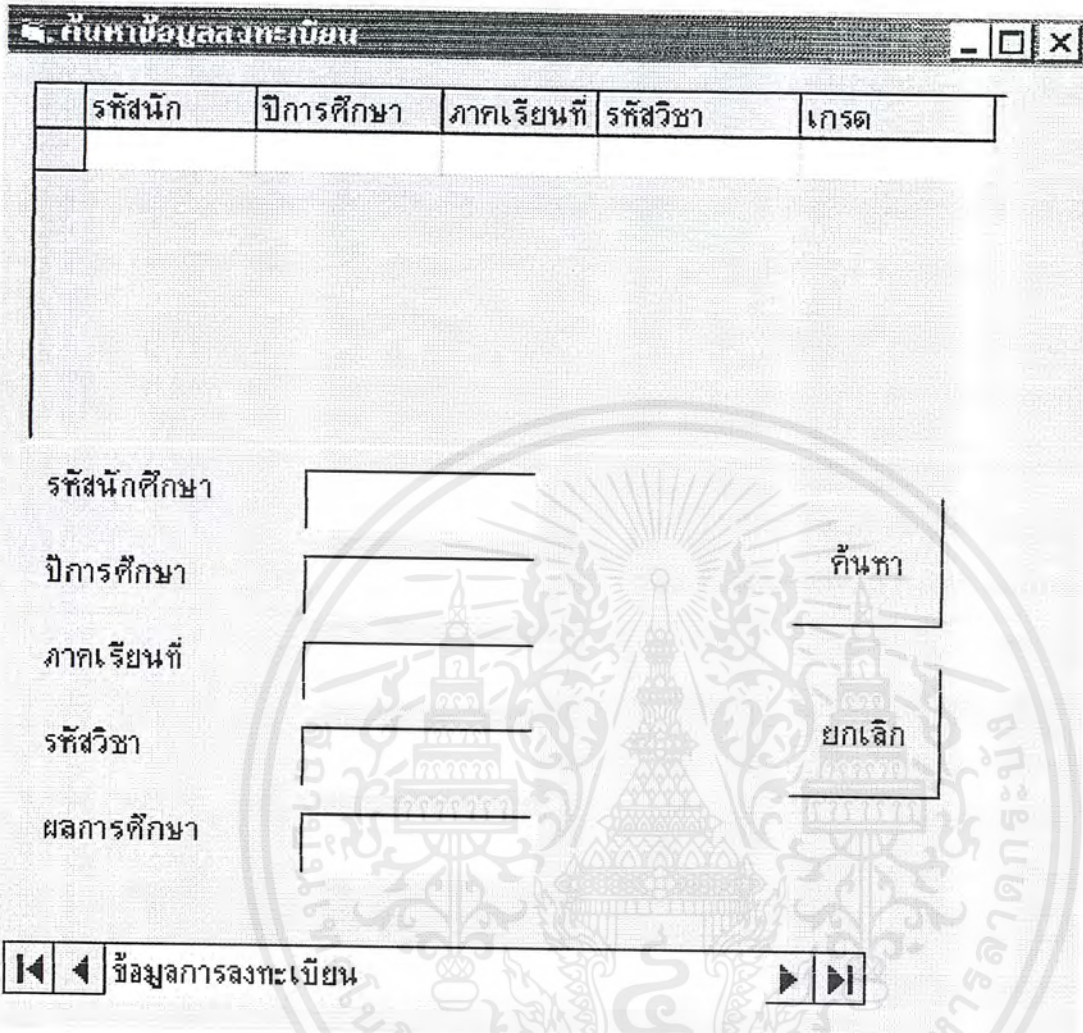
If Len(Trim(txtTerm.Text)) > 0 Then
    Where$ = IIf(Len(Trim(Where$)) > 0, Where$ + " and ", " where ")
    Where$ = Where$ + " term Like '" + txtTerm.Text + "*'"
End If

If Len(Trim(txtSubject_Code.Text)) > 0 Then
    Where$ = IIf(Len(Trim(Where$)) > 0, Where$ + " and ", " where ")
    Where$ = Where$ + " Subject_code Like '" + txtSubject_Code.Text + "*'"
End If

If Len(Trim(txtGrade.Text)) > 0 Then
    Where$ = IIf(Len(Trim(Where$)) > 0, Where$ + " and ", " where ")
    Where$ = Where$ + " Grade Like '" + txtGrade.Text + "*'"
End If

dtaRegister.RecordSource = Sql$ + Where$
dtaRegister.Refresh
End Sub

```



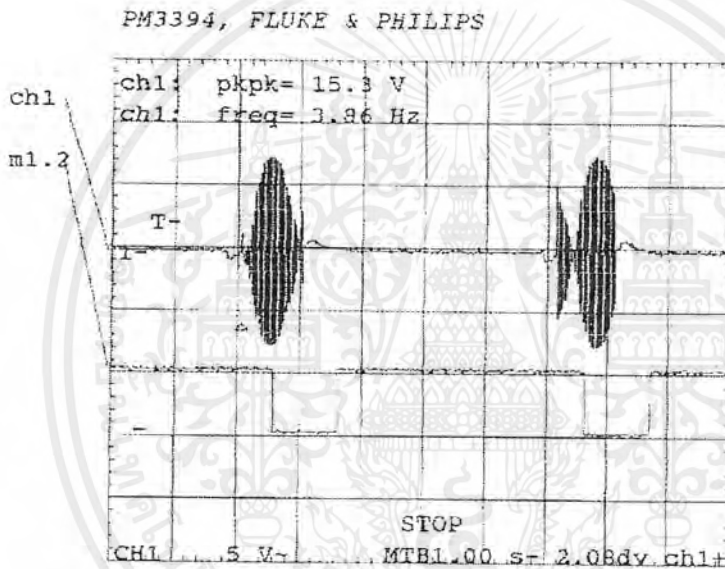
รูปที่ 3.3.13 รูปหน้าต่างค้นหาข้อมูลของแฟ้มข้อมูลการลงทะเบียน

บทที่ 4

ผลการทดลองของโครงการ

4.1 ภาคตรวจจับสัญญาณกระดิ่ง (Ringing Detector)

เมื่อเกิดสัญญาณกระดิ่งที่ Port RV ที่อินเทอร์เฟซเซอร์กิต (MH88632) มีการตรวจจับสัญญาณซึ่งมีค่าเป็น Low (0) เข้าไปที่ PB0 , PB1 ของไอซีเบอร์ 8255 ซึ่งจะเป็นเขียนซอฟต์แวร์ (Software) ควบคุมคอมพิวเตอร์ทำให้มีการส่งค่า High (1) เข้าไปที่ PA0 ทำให้ Port LRD กลายเป็น Low (0) ทำให้รีเลย์ทำการสับสวิทซ์ลงมาเพื่อทำการเชื่อมเข้ากับอินพุทของภาคตรวจจับสัญญาณ DTMF ผลการทดลองดังรูป



รูปที่ 4.1 สัญญาณเปรียบเทียบกับเมื่อมีการตรวจจับสัญญาณกระดิ่ง

4.2 ภาคตรวจจับสัญญาณไม่ว่าง (Busy Detector)

จากการทดลองสัญญาณของภาค Busy Detector ดังนี้

- ความถี่ของสัญญาณ Busy Tone มีช่วงความถี่ประมาณ 400-500 Hz
- ความแรงของสัญญาณ Busy Tone จากสายโทรศัพท์ ประมาณ 500 mVp-p

จากผลการทดลองโดยใช้ไอซีเบอร์ LM567 ซึ่งเป็น ไอซี Tone Detector ใช้ในการตรวจจับสัญญาณสายไม่ว่าง (Busy Tone) มีช่วงความถี่ระหว่าง 400-500 Hz ซึ่งวงจรสามารถทำงานตรวจจับความถี่ได้ตามต้องการ จึงนำสัญญาณดังกล่าวมาทำการควบคุมให้รีเลย์ทำการตัดต่อวงจรได้ ผลการทดลองดังรูป

4.4 สรุปผลการทดลอง

ในส่วนการทำโครงการ 1 นี้ ได้ดำเนินการทดลองส่วนประกอบของ ระบบบริการสอบถามข้อมูลอัตโนมัติผ่านคู่สายโทรศัพท์โดยใช้คอมพิวเตอร์ (Automatic Data Service by Computer via Telephone Line) จำนวน 3 ภาค ได้แก่ ภาคตรวจจับสัญญาณกระดิ่ง ภาคตรวจจับสัญญาณไม่ว่าง ภาคออครหัสสัญญาณโทรศัพท์ ซึ่งผลการทดลองสามารถทำงานตามจุดประสงค์ที่ได้ออกแบบไว้ และได้ดำเนินการออกแบบวงจรและนำอุปกรณ์ต่างๆมาประกอบวงจรลงแผ่นวงจร พร้อมทั้งจะทำการทดสอบผลต่อไป ในวอชาโครงการ 2 ซึ่งส่วนใหญ่ จะเป็นการเน้นที่การอินเตอร์เฟส ระหว่าง การ์ดอินเตอร์เฟส กับ ไมโครคอมพิวเตอร์และ ภาคเก็บบันทึกฐานข้อมูล ที่เขียนด้วย วิชวลเบสิก สำหรับการอินเตอร์เฟส



บทที่ 5

สรุปผลของโครงการ แนวทางแก้ไข และ วิธีการใช้งาน

โครงการ "ระบบบริการสอบถามข้อมูลอัตโนมัติผ่านคู่สายโทรศัพท์โดยใช้คอมพิวเตอร์" (Line Telephone Data Service By Computer) นี้ที่ถูกพัฒนาออกแบบมาใช้งาน เพื่อสำหรับบริการโทรสอบถามข้อมูลผลการศึกษา ซึ่งในการออกแบบในด้าน ฮาร์ดแวร์ และ ซอฟต์แวร์ ในเครื่องต้นแบบนี้สามารถกล่าวโดยสรุปได้ดังนี้คือ

5.1 ส่วนสรุปผลของของโครงการ

จากการที่ได้ดำเนินการจัดทำโครงการนี้ซึ่งในส่วนด้านฮาร์ดแวร์ได้ทำการทดลองและทดสอบผล อุปกรณ์ต่างๆของวงจรจนสามารถทำงานบรรลุตามจุดประสงค์ที่ได้กำหนดไว้ ซึ่งผลการทดลองจะสอดคล้องกับทฤษฎีทุกประการ แต่ก็มีเพียงบางส่วนเท่านั้นที่มีจุดบกพร่องบ้าง จึงต้องมีการปรับปรุงแก้ไขและพัฒนาข้อจำกัดต่างๆต่อไป เพื่อให้การทำงานของระบบมีความสมบูรณ์ยิ่งขึ้น

5.2 การปรับปรุงและพัฒนา

ในการแก้ไขและพัฒนาต่อไปในอนาคตนั้นจะต้องพัฒนาร่วมกันทั้งระบบในด้านฮาร์ดแวร์ และ ซอฟต์แวร์ เพื่อให้ระบบมีความเร็วสูง มีการยืดหยุ่น ได้ดีมีจุดบกพร่องให้น้อยที่สุด สามารถใช้งานได้หลากหลายขึ้น เพื่อให้สามารถรับข้อมูลจากแหล่งอื่น ๆ ได้เพิ่มมากยิ่งขึ้น เช่น ควรมีปรับปรุงพัฒนาการเขียนโปรแกรมดีขึ้นและการบันทึกเก็บข้อมูล ให้สามารถใช้กับฐานข้อมูลอื่นๆ ได้ด้วย ไม่จำกัดเฉพาะอย่างใดอย่างหนึ่ง เพื่อให้เกิดความสะดวกในการใช้งานอย่างกว้างขวางยิ่งขึ้น

5.3 การใช้งานสำหรับผู้ให้บริการ

โดยโครงการนี้นำเสนอการบริการสอบถามผลการศึกษาอัตโนมัติ โดยมีวิธีการใช้งานของผู้ใช้บริการมีขั้นตอนดังนี้

1. ยกหูโทรศัพท์แล้วทำการกดหมายเลข โทรศัพท์ ไปยังศูนย์บริการสอบถามข้อมูลอัตโนมัติ
2. ทำการรอรับสัญญาณเสียงตอบรับจากศูนย์บริการข้อมูลอัตโนมัติ
3. ทำการกดรหัสนักศึกษาหลังจากสิ้นสัญญาณเสียง(โปรดกดรหัสนักศึกษา)
4. ทำการกดปีการศึกษาหลังจากสิ้นสัญญาณเสียง(โปรดกดปีการศึกษา)
5. ทางศูนย์บริการก็จะทำการส่งข้อมูลมายังผู้ให้บริการ
6. เมื่อทางศูนย์บริการส่งข้อมูลเสร็จเรียบร้อยแล้วจะมีสัญญาณเสียง (กดเครื่องหมาย * จะทำการทวนข้อมูลอีกครั้ง กด # จะทำรายการใหม่)
7. ทำการวางหูโทรศัพท์เมื่อเสร็จสิ้นการใช้งาน

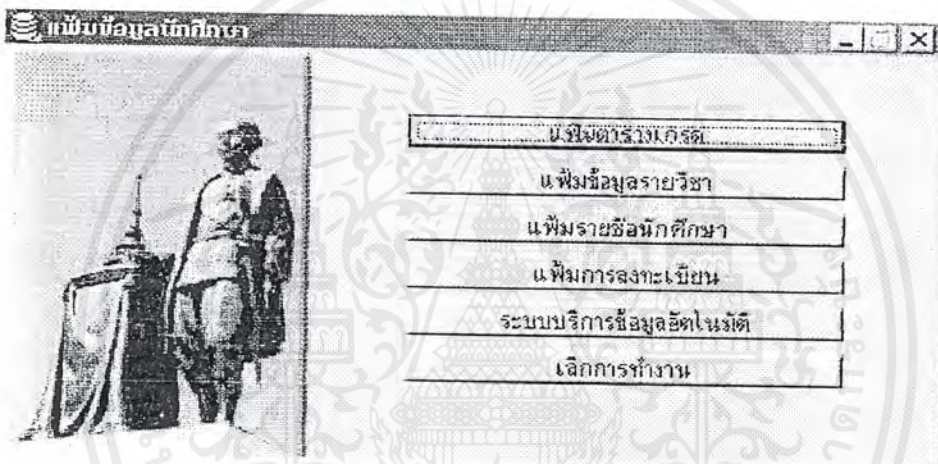
5.4 การเพิ่มหรือแก้ไขข้อมูล

ในระบบบริการสอบถามผลการศึกษาอัตโนมัติสามารถเพิ่มเติมข้อมูลและแก้ไขข้อมูลได้โดยสามารถแบ่งเป็นส่วนๆดังนี้

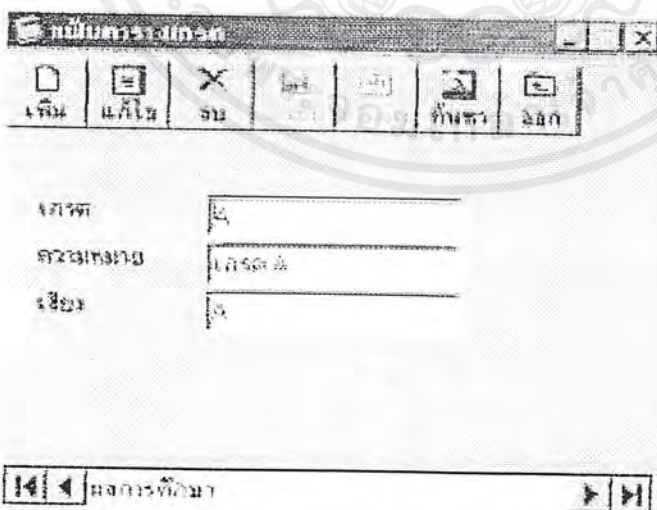
1. ในส่วนของเพิ่มข้อมูลตารางเกรด
2. ในส่วนของเพิ่มข้อมูลรายวิชา
3. ในส่วนของเพิ่มข้อมูลรายชื่อนักศึกษา
4. ในส่วนของเพิ่มข้อมูลการลงทะเบียนของนักศึกษา

1. ในส่วนของเพิ่มข้อมูลตารางเกรด

1.1 จากหน้าต่างเพิ่มข้อมูลนักศึกษาคlick ไปที่เพิ่มตารางเกรด

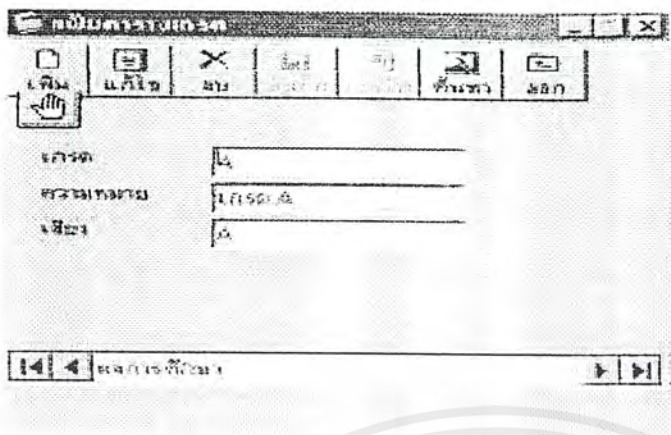


1.2 จะเข้ามาในหน้าต่างของเพิ่มตารางเกรด

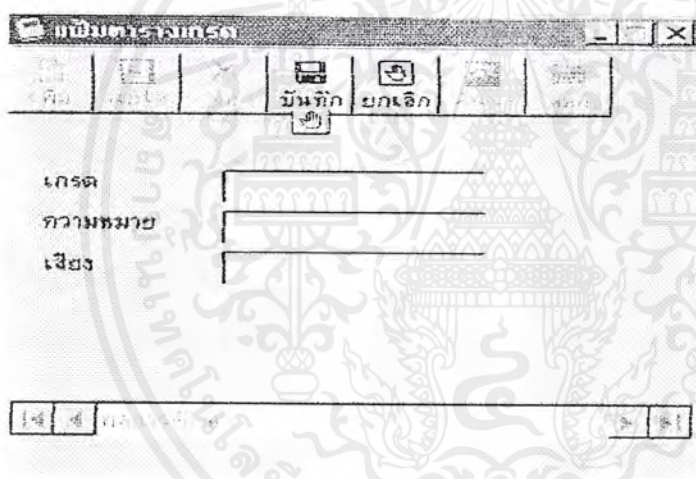


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

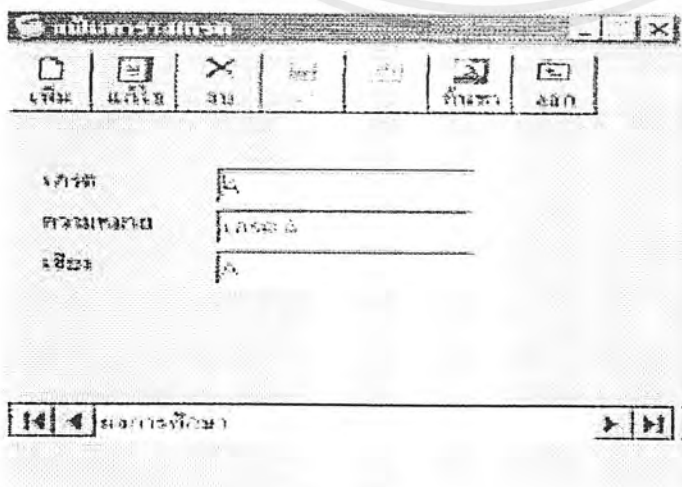
1.3 คลิกไปที่ปุ่มเพิ่มเพื่อทำการเพิ่มข้อมูล



1.4 ทำการกรอกข้อมูลลงในแฟ้มตารางเกรด แล้วทำการบันทึกค่าข้อมูลโดยการคลิกไปที่ปุ่มบันทึก

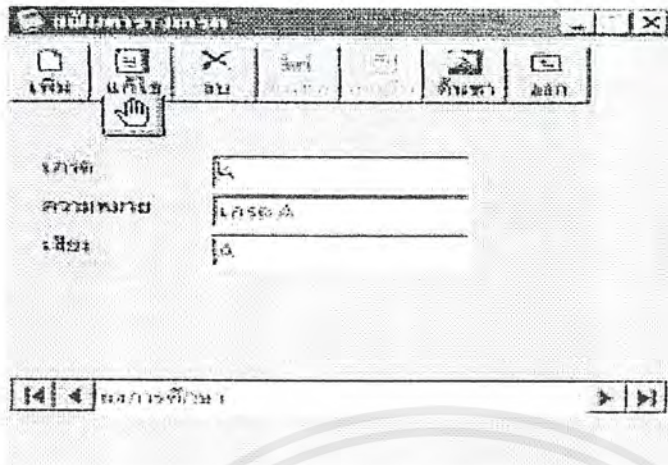


1.5 เมื่อบันทึกข้อมูลเสร็จแล้วก็ป็นอันเสร็จสิ้นการเพิ่มข้อมูล

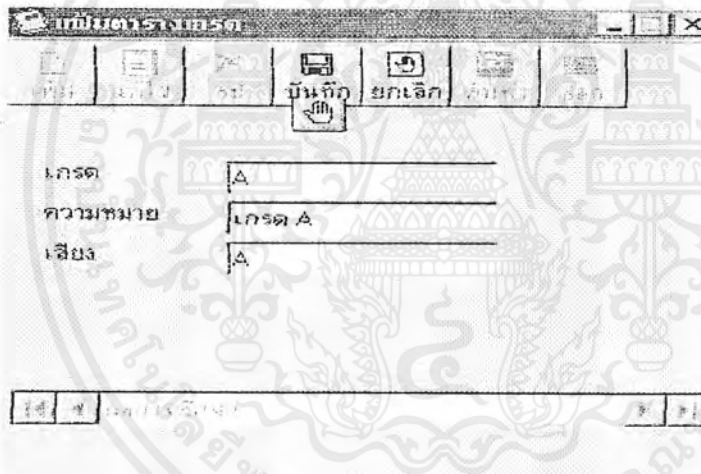


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

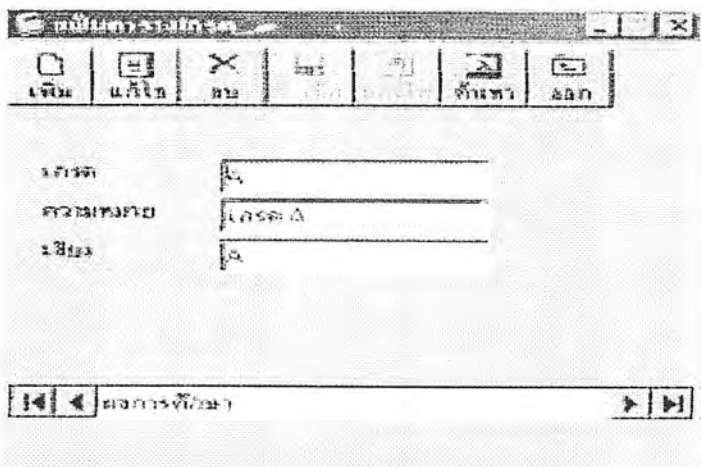
1.6 คลิกไปที่ปุ่มแก้ไขเพื่อทำการแก้ไขข้อมูล



1.7 เมื่อคลิกเข้ามาแล้วก็สามารถทำการแก้ไขข้อมูล แล้วทำการบันทึกค่าข้อมูลโดยการคลิก ไปที่ปุ่มบันทึก



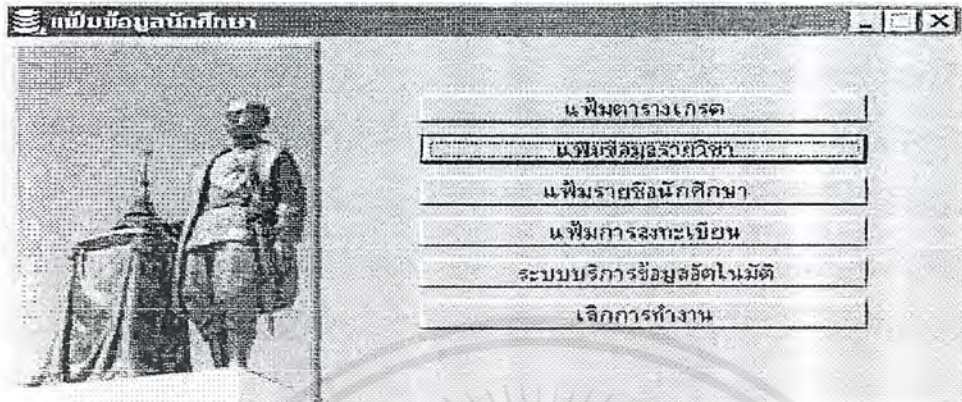
1.8 เมื่อบันทึกข้อมูลเสร็จแล้วก็ป็นอันเสร็จสิ้นการแก้ไขข้อมูล



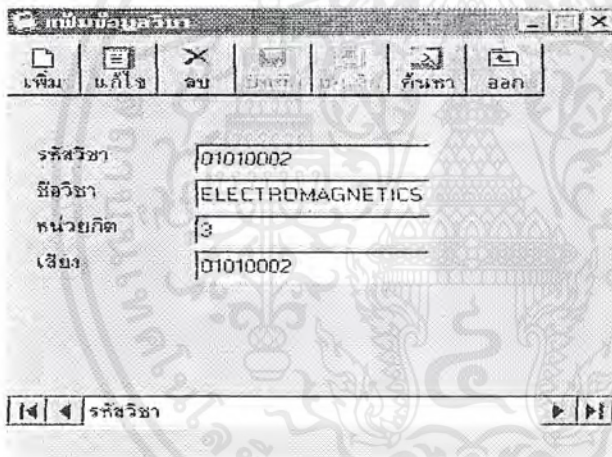
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ในส่วนของเพิ่มข้อมูลรายวิชา

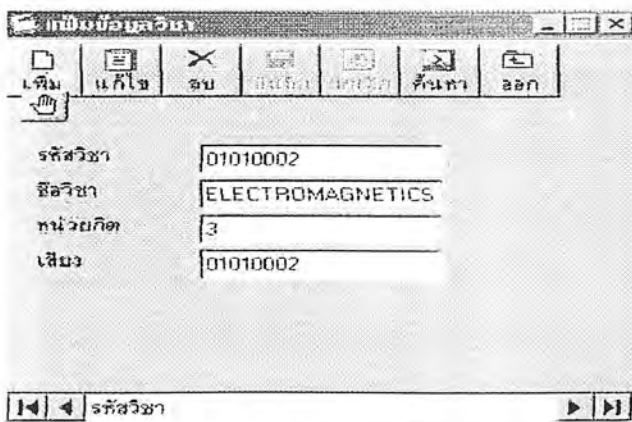
2.1 จากหน้าต่างเพิ่มข้อมูลนักศึกษาคลิกไปที่เพิ่มข้อมูลรายวิชา



2.2 จะเข้ามาในหน้าต่างของเพิ่มข้อมูลรายวิชา

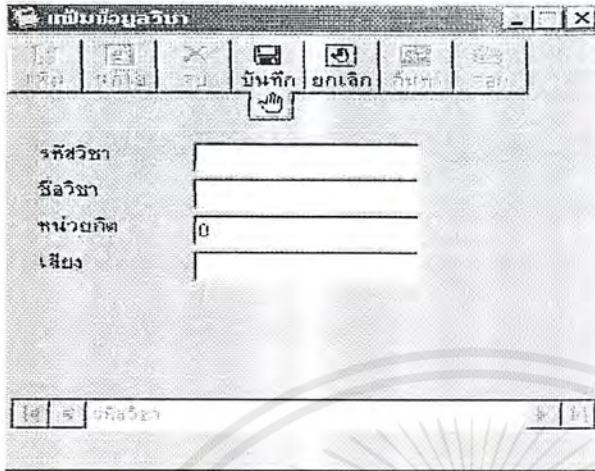


2.3 คลิกไปที่ปุ่มเพิ่มเพื่อทำการเพิ่มข้อมูล

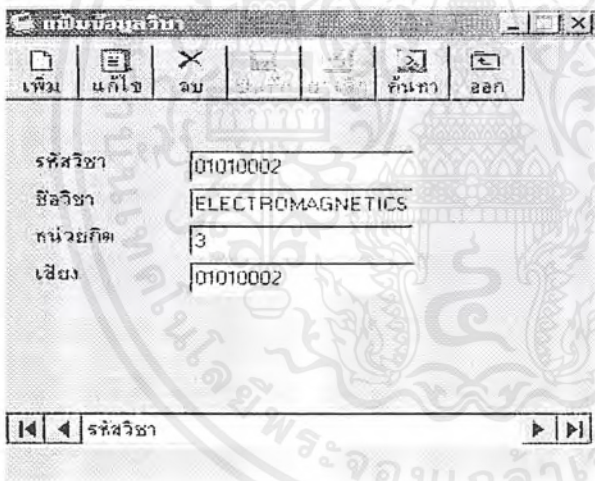


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

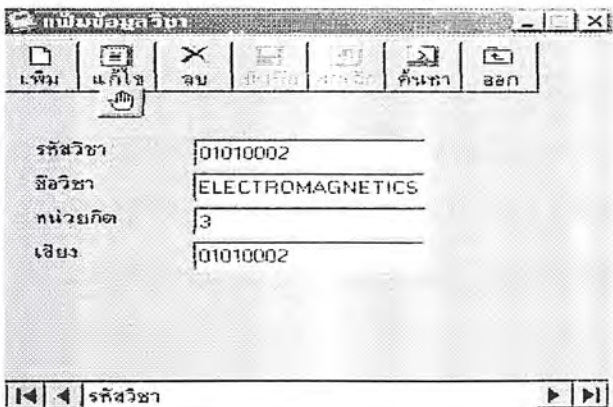
2.4 ทำการกรอกข้อมูลลงในแฟ้มข้อมูลวิชา แล้วทำการบันทึกค่าข้อมูลโดยการคลิกไปที่ปุ่มบันทึก



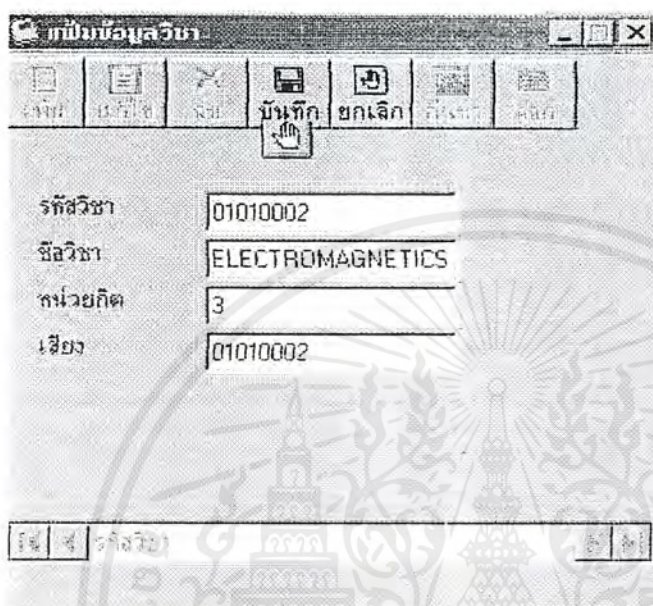
2.5 เมื่อบันทึกข้อมูลเสร็จแล้วก็ป็นอันเสร็จสิ้นการเพิ่มข้อมูล



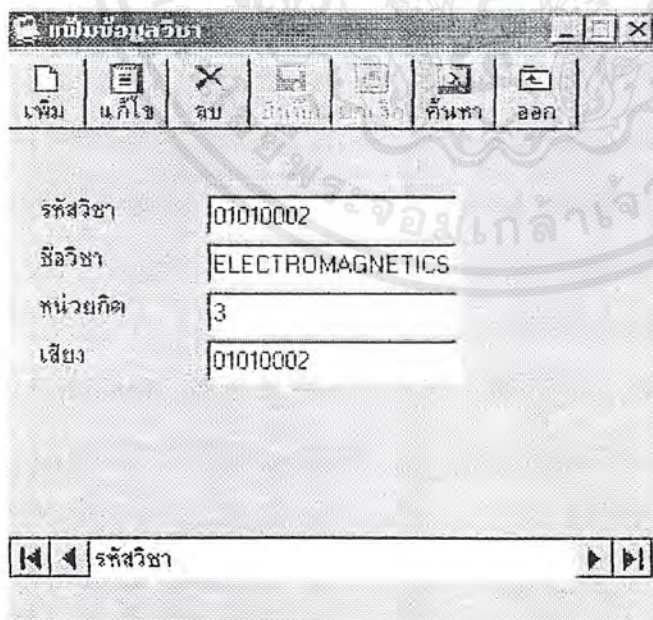
2.6 คลิกไปที่ปุ่มแก้ไขเพื่อทำการแก้ไขข้อมูล



2.7 เมื่อคลิกเข้ามาแล้วก็สามารถทำการแก้ไขข้อมูล แล้วทำการบันทึกค่าข้อมูลโดยการคลิกไปที่ปุ่มบันทึก



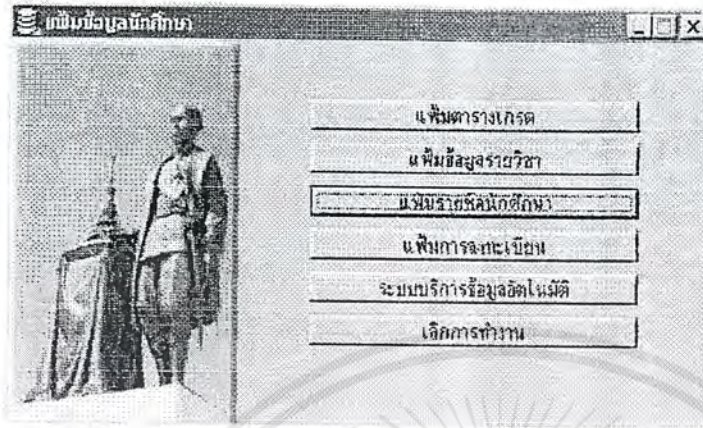
2.8 เมื่อบันทึกข้อมูลเสร็จแล้วก็ป็นอันเสร็จสิ้นการแก้ไขข้อมูล



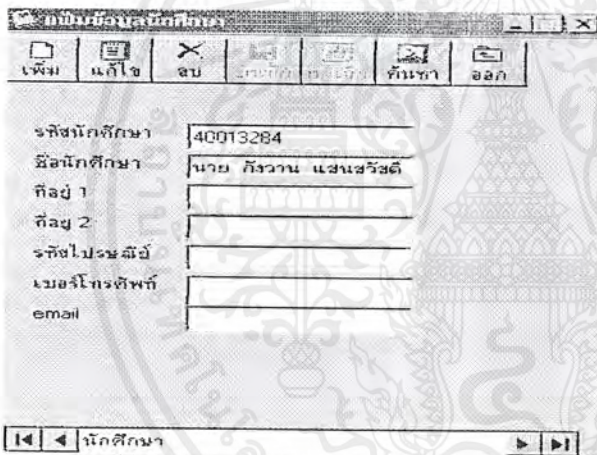
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ในส่วนของเพิ่มรายชื่อนักศึกษา

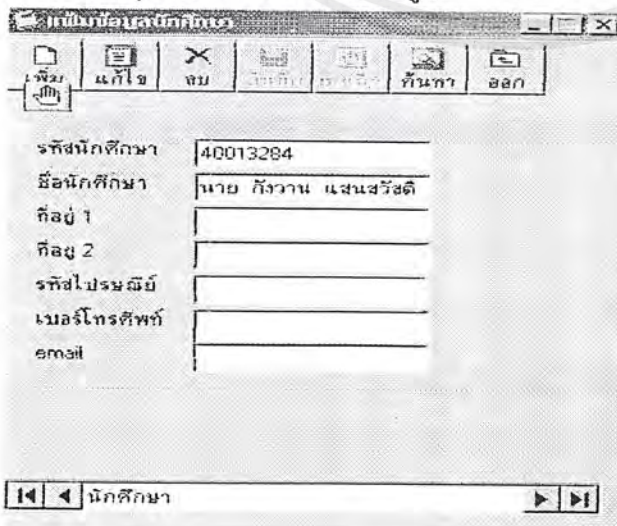
3.1 จากหน้าต่างเพิ่มข้อมูลนักศึกษาคลิกไปที่เพิ่มรายชื่อนักศึกษา



3.2 จะเข้ามาในหน้าต่างของเพิ่มรายชื่อนักศึกษา

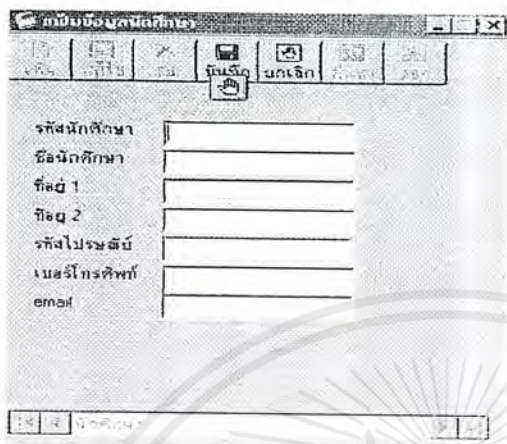


3.3 คลิกไปที่ปุ่มเพิ่มเพื่อทำการเพิ่มข้อมูล

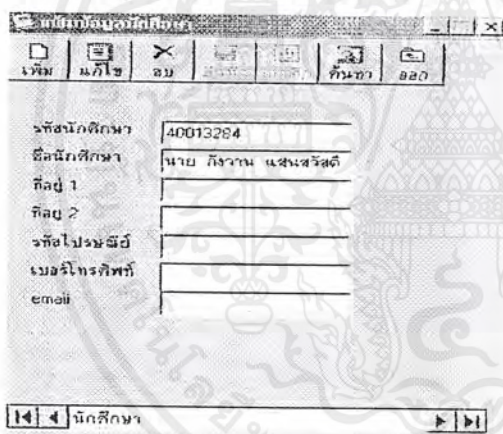


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

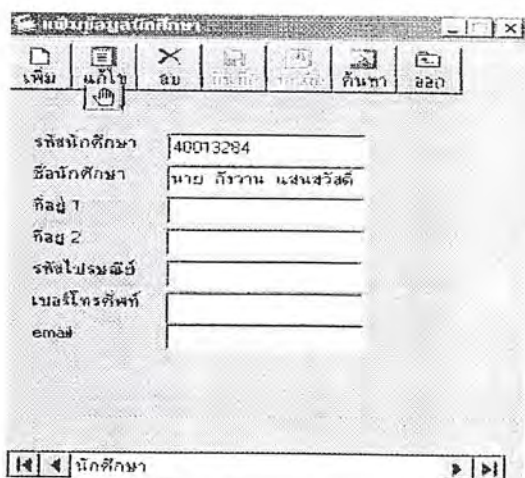
3.4 ทำการกรอกข้อมูลลงในเพิ่มข้อมูลนักศึกษา แล้วทำการบันทึกค่าข้อมูล โดยการคลิกไปที่ปุ่มบันทึก



3.5 เมื่อบันทึกข้อมูลเสร็จแล้วก็เป็นอันเสร็จสิ้นการเพิ่มข้อมูล



3.6 คลิกไปที่ปุ่มแก้ไขเพื่อทำการแก้ไขข้อมูล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 เมื่อคลิกเข้ามาแล้วก็สามารถทำการแก้ไขข้อมูล แล้วทำการบันทึกค่าข้อมูล โดยการคลิกไปที่ปุ่มบันทึก

รหัสนักศึกษา	40013284
ชื่อนักศึกษา	นาย กิจวาน แสนสวัสดิ์
ที่อยู่ 1	
ที่อยู่ 2	
รหัสไปรษณีย์	
เบอร์โทรศัพท์	
email	

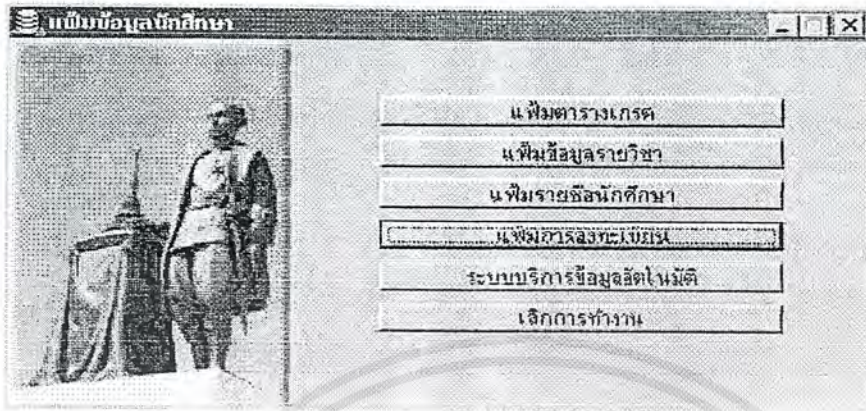
3.8 เมื่อบันทึกข้อมูลเสร็จแล้วก็ป็นอันเสร็จสิ้นการแก้ไขข้อมูล

รหัสนักศึกษา	40013284
ชื่อนักศึกษา	นาย กิจวาน แสนสวัสดิ์
ที่อยู่ 1	
ที่อยู่ 2	
รหัสไปรษณีย์	
เบอร์โทรศัพท์	
email	

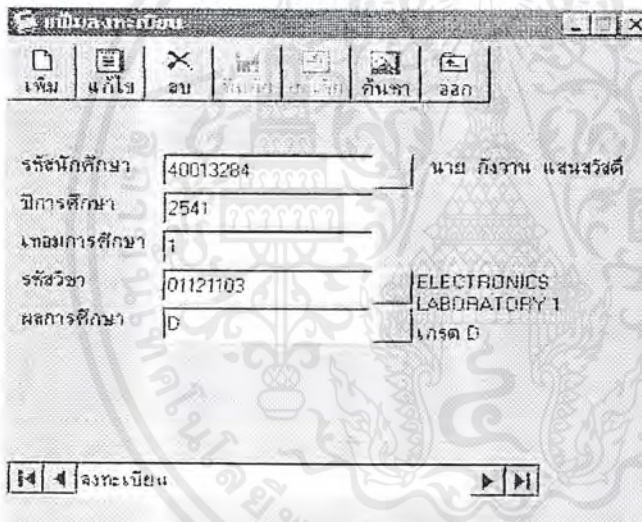
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ในส่วนของเพิ่มการลงทะเบียน

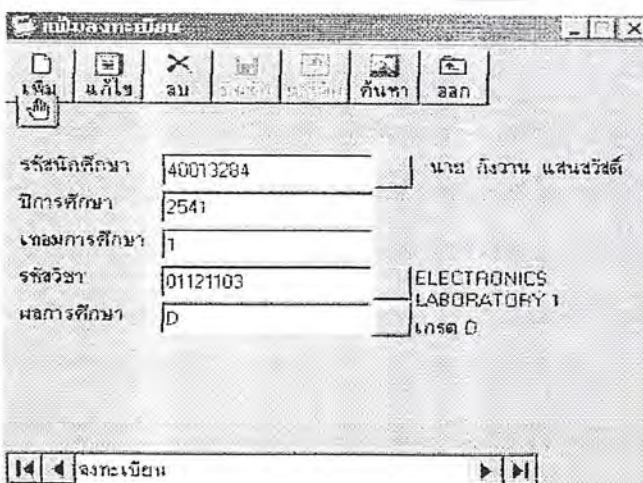
4.1 จากหน้าต่างเพิ่มข้อมูลนักศึกษาคลิกไปที่เพิ่มการลงทะเบียน



4.2 จะเข้ามาในหน้าต่างของเพิ่มการลงทะเบียน

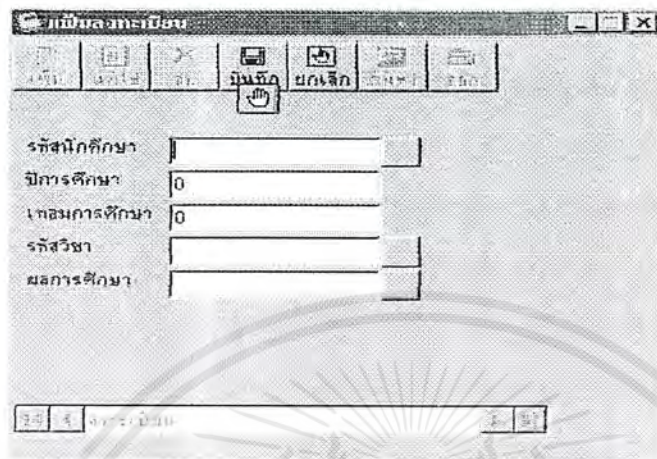


4.3 คลิกไปที่ปุ่มเพิ่มเพื่อทำการเพิ่มข้อมูล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ทำการกรอกข้อมูลลงในเพิ่มการลงทะเบียน แล้วทำการบันทึกค่าข้อมูลโดยการคลิกไปที่ปุ่มบันทึก



กบปมลงทะเบียน

บันทึก

รหัสนักศึกษา

ปีการศึกษา 0

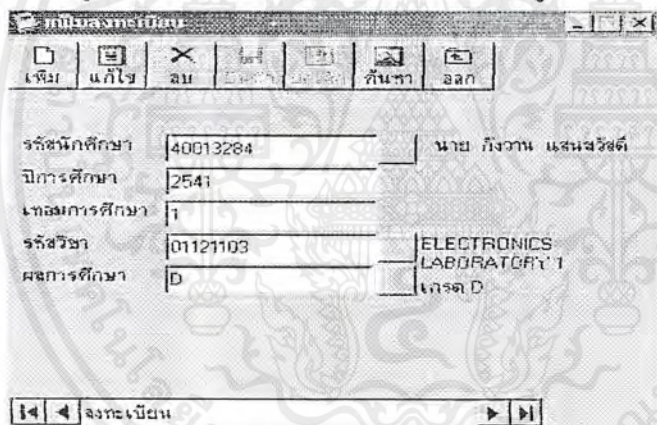
เทอมการศึกษา 0

รหัสวิชา

ผลการศึกษา

ลงทะเบียน

4.5 เมื่อบันทึกข้อมูลเสร็จแล้วก็ป็นอันเสร็จสิ้นการเพิ่มข้อมูล



กบปมลงทะเบียน

เพิ่ม แก้ไข ลบ ยืนยัน ยกเลิก ค้นหา ออก

รหัสนักศึกษา 40013284 นาย กิ่งวาน แชนสวัสดิ์

ปีการศึกษา 2541

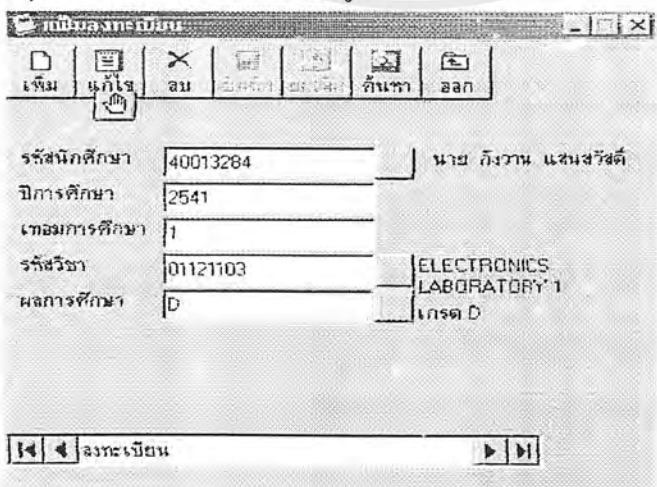
เทอมการศึกษา 1

รหัสวิชา 01121103 ELECTRONICS LABORATORY 1

ผลการศึกษา D เกรด D

ลงทะเบียน

4.6 คลิกไปที่ปุ่มแก้ไขเพื่อทำการแก้ไขข้อมูล



กบปมลงทะเบียน

เพิ่ม **แก้ไข** ลบ ยืนยัน ยกเลิก ค้นหา ออก

รหัสนักศึกษา 40013284 นาย กิ่งวาน แชนสวัสดิ์

ปีการศึกษา 2541

เทอมการศึกษา 1

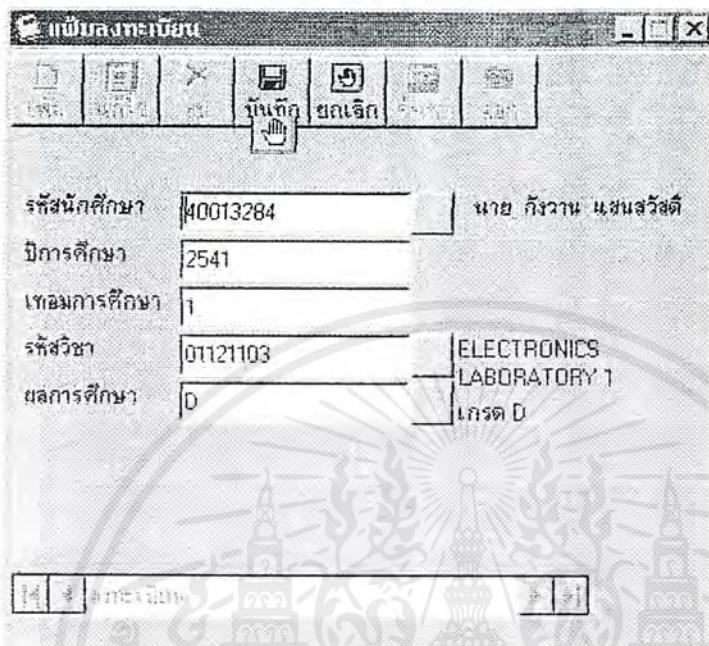
รหัสวิชา 01121103 ELECTRONICS LABORATORY 1

ผลการศึกษา D เกรด D

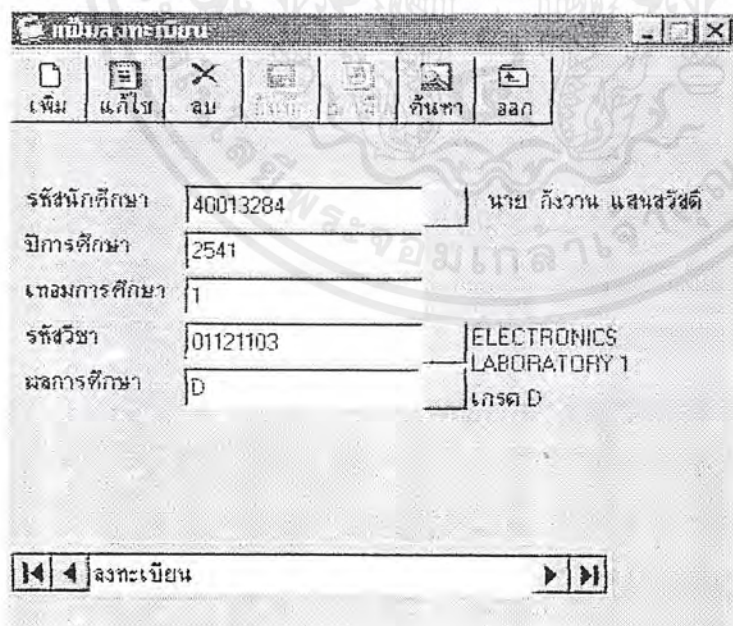
ลงทะเบียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 เมื่อคลิกเข้ามาแล้วก็สามารถทำการแก้ไขข้อมูล แล้วทำการบันทึกค่าข้อมูล โดยการคลิกไปที่ปุ่มบันทึก



4.8 เมื่อบันทึกข้อมูลเสร็จแล้วก็ป็นอันเสร็จสิ้นการแก้ไขข้อมูล



เอกสารอ้างอิง

1. บริษัท ซีอีเคยูเคชั่น จำกัด, “คู่มือ ไอซีไมโครโปรเซสเซอร์และไอซีที่เกี่ยวข้อง”
กรุงเทพมหานคร,2536
2. สุนทร วิฑูรพจน์, “การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051” ,กรุงเทพมหานคร,2537
3. ชานินทร์ ถาวรศาสนวงศ์และ ทินกร คุ้ม “การอินเทอร์เฟซ IBM PC” ,พีดีอีส์เซ็นเตอร์ การพิมพ์, กรุงเทพ, p43-51และp165-166
4. มหาวิทยาลัยเทคโนโลยีมหานคร “คู่มือปฏิบัติการ ไมโครคอมพิวเตอร์” มหาวิทยาลัยมหานคร p91-94
5. Robert Boylestad and Louis Nasheisky, “ Electronic Devices and Circuit Theory” , prentic hall ,Englewood Cliffs,New Jersey
6. Chartwee Bratt Ltd, “Telecommunication Telephone network I” Ericsson
7. Motorola, “Telecommunication Device Data,” Third Printing, INC, 1989
8. Motorola, “Linear/Interface Ics Device Data,” First Printing Vo1.II, Inc.,1993
9. Theodore F.Bogart,JR. “Introcuotion to Digital Circuit” McGraw-Hill.,1992

กิตติกรรมประกาศ

โครงการ “ระบบบริการสอบถามข้อมูลอัตโนมัติผ่านคู่สายโทรศัพท์โดยผ่านคอมพิวเตอร์” คงจะไม่สำเร็จดังตามวัตถุประสงค์ หากขาดผู้ให้การสนับสนุนในด้านต่างๆทางคณะผู้จัดทำโครงการนี้จึงขอขอบคุณผู้สนับสนุนโครงการนี้ โดยเฉพาะ ผ.ศ. อุทัย ศรีธีระวิโรจน์ ซึ่งเป็นอาจารย์ที่ปรึกษา ที่ได้กรุณาให้คำปรึกษาและแนวคิดในการเพิ่มเติมช่วยแก้ไขปัญหาต่างๆตลอดในการจัดทำโครงการนี้ และขอบคุณการสื่อสารแห่งประเทศไทย ที่ได้เอื้อเฟื้อสถานที่ในการทำงานและทดสอบเครื่องมือที่ใช้ในการทดลอง รวมทั้งเพื่อนๆที่คอยให้คำแนะนำและช่วยเหลือในด้านความคิด จนสามารถทำให้โครงการนี้ลุล่วงไปได้ด้วยดี และ ลุล่วงไปได้ตามวัตถุประสงค์ที่วางไว้

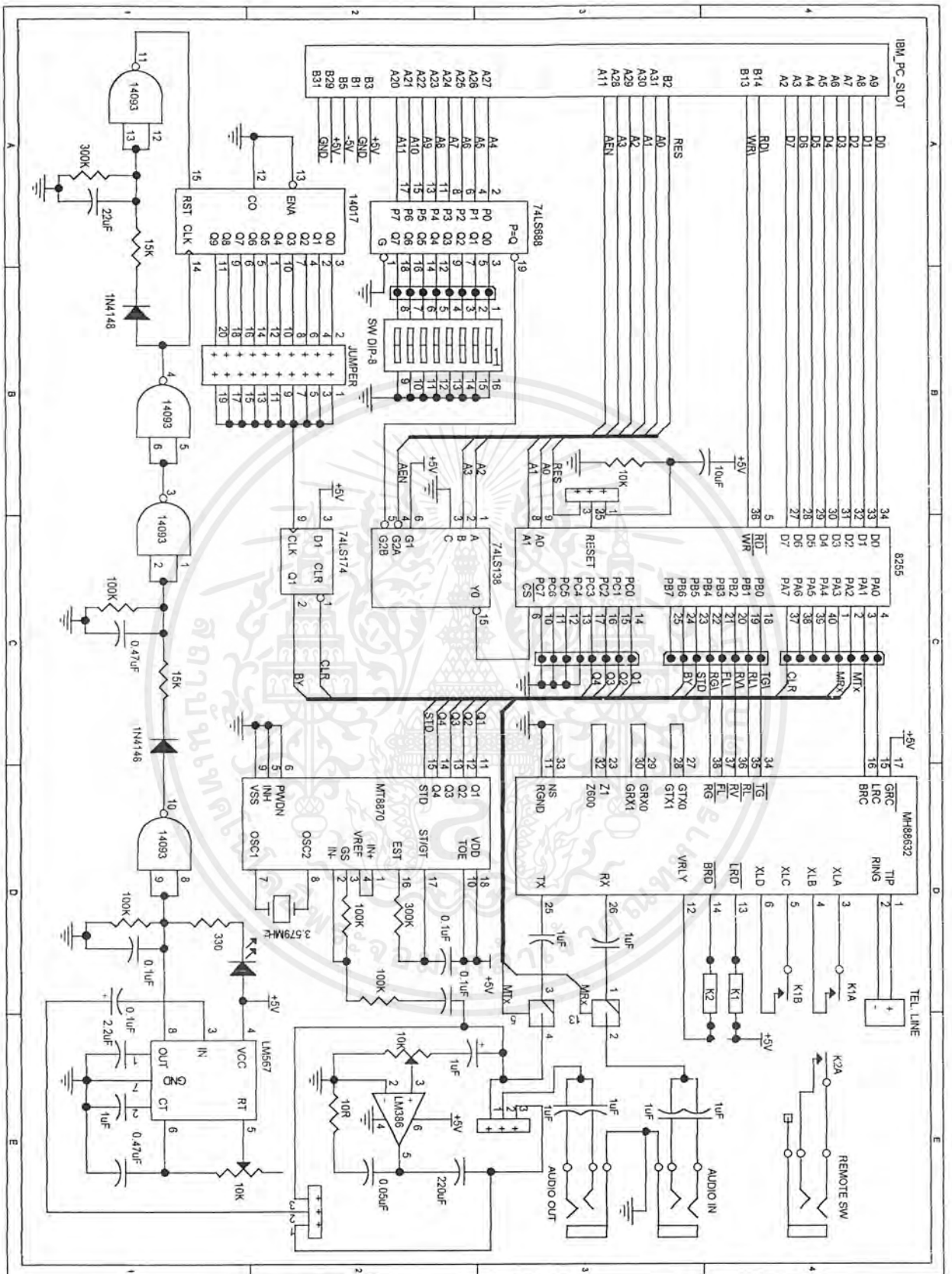
สุดท้ายนี้ คณะผู้จัดทำมีความซาบซึ้งในความกรุณาอันดียิ่งตลอดตลอดกำลังใจจาก เพื่อนๆ และทุกท่านที่มีได้กล่าวนามไว้ที่นี่ คณะผู้จัดทำจึงขอขอบพระคุณอีกครั้งไว้ ณ โอกาสนี้

คณะผู้จัดทำ



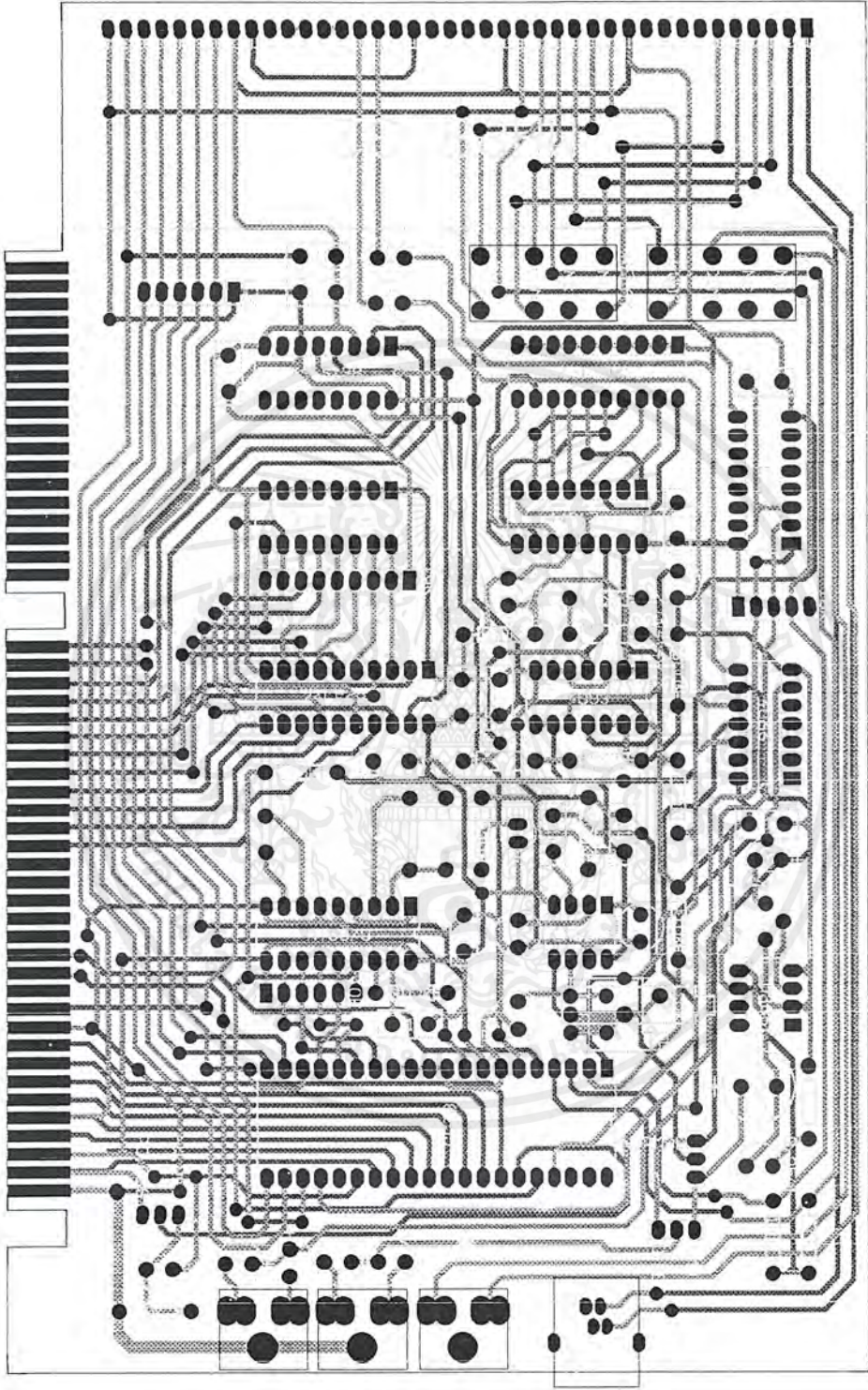
ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



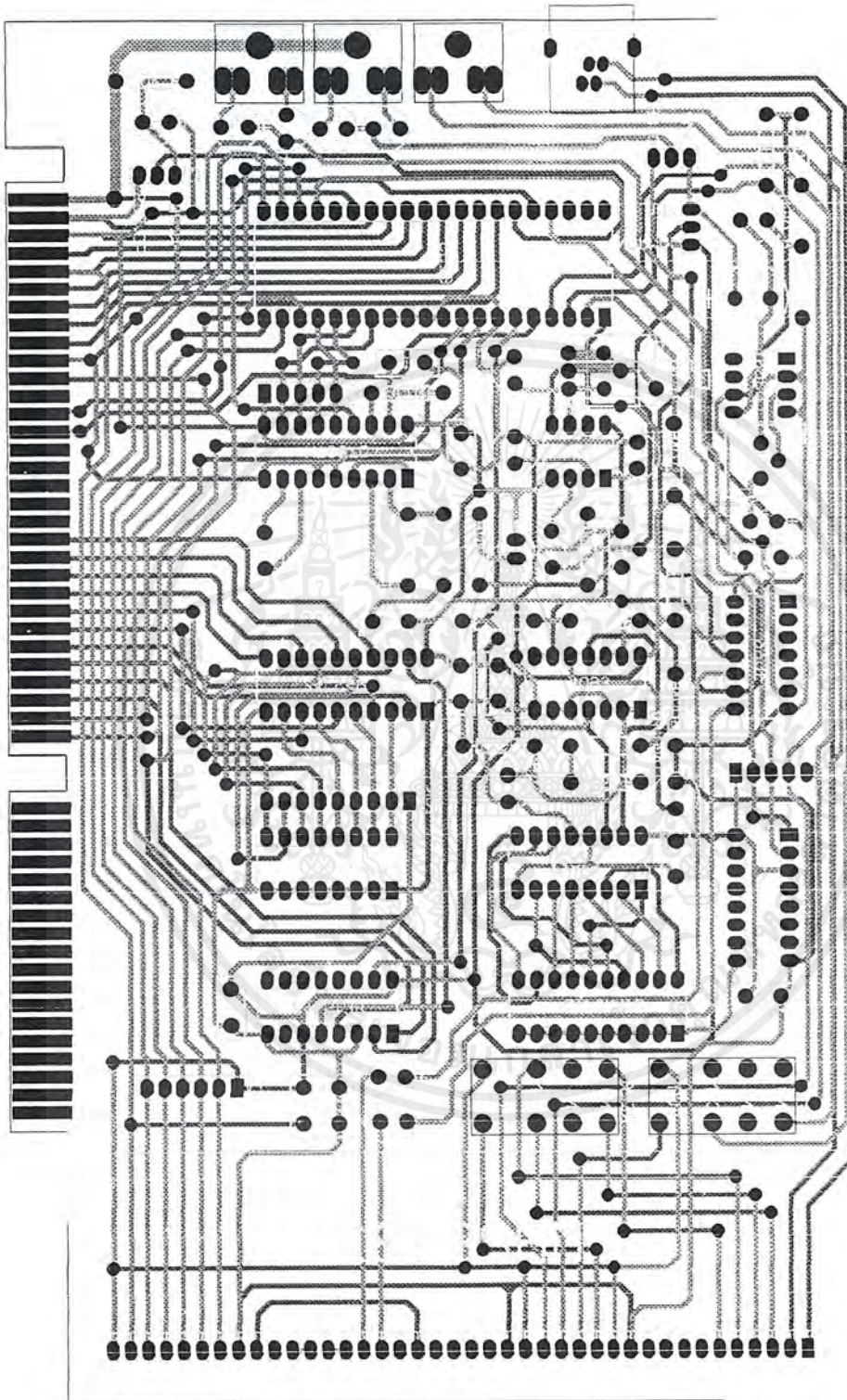
รูปวงจรที่ใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปถ่ายลายปรินท์ที่ใช้งานจริงด้านหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปถ่ายปรินต์ที่ใช้งานจริงด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

ISSUE 3

September 1997

- Supports Loop Start and Ground Start protocols
- 2-4 Wire conversion
- Programmable Input Impedance, Network Balance Impedance and gains
- Three relay drivers
- Line state detection outputs
- 15mA operation allowing long line length capability
- On-hook reception for Caller Line Identification
- Meets FCC Part 68 Leakage Current Requirements

Ordering Information

MH88632B 40 Pin SIL Package
 MH88632BT 40 Pin 90° Package
 0°C to 70°C

Description

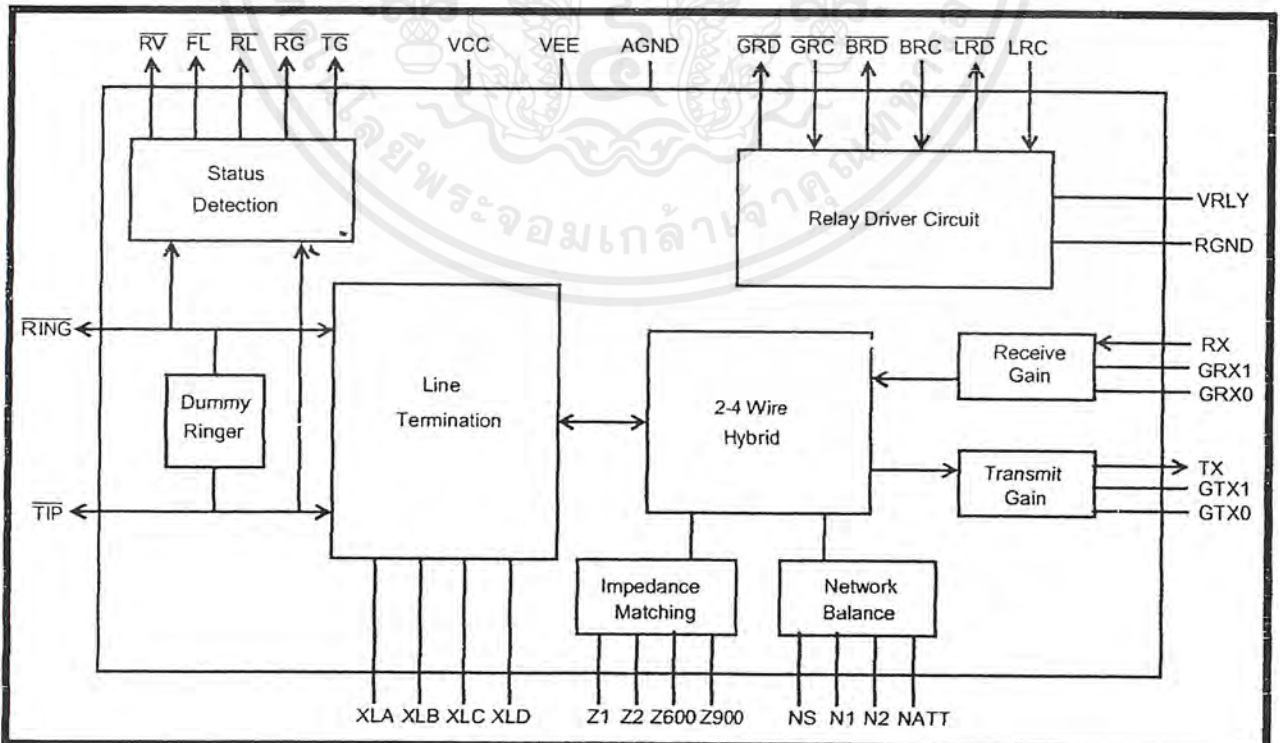
The Mitel MH88632B Central Office Interface Circuit provides a complete analog and signalling link between audio switching equipment and a subscriber line. The device is available in a single in line package for high packing densities or in a 90° package for reduced card clearance.

Applications

Interface to Central Office telephone line for

- PBX
- Key Telephone System
- Terminal Equipment
- Digital Loop Carrier
- Wireless Local Loop

The device is fabricated using thick film hybrid technology for optimum circuit design and very high reliability.


Figure 1 - Functional Block Diagram

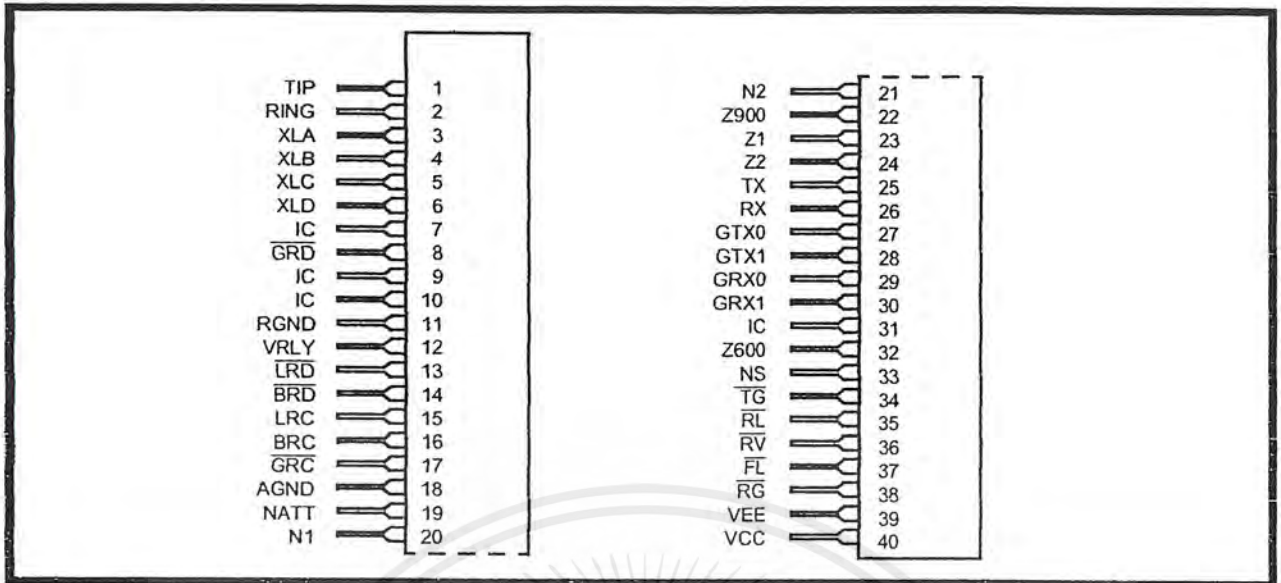


Figure 2 - Pin Connections

Pin Description

Pin #	Name	Description
1	TIP	Tip Lead. Connects to the Tip lead of a telephone line usually via an external protection circuit.
2	RING	Ring Lead. Connects to the Ring lead of a telephone line usually via an external protection circuit.
3	XLA	Loop Relay Contact A. Connects to XLB through relay contacts (K1A) when the relay is energized.
4	XLB	Loop Relay Contact B. Connects to XLA through relay contacts (K1A) when the relay is energized.
5	XLC	Loop Relay Contact C. Connects to XLD through relay contacts (K1B) when the relay is energized.
6	XLD	Loop Relay Contact D. Connects to XLC through relay contacts (K1B) when the relay is energized.
7	IC	Internal Connection. No connection should be made to this pin.
8	GRD	Ground Ring Lead Relay Drive (Output). Connects to the Ground Ring Lead Relay coil (K3) and is controlled by GRC.
9	IC	Internal Connection. No connection should be made to this pin.
10	IC	Internal Connection. No connection should be made to this pin.
11	RGND	Relay Ground. Return path for relay supply voltage.
12	VRLY	Relay Positive Supply Voltage. Normally +5V. Connects to all relay coils and the relay supply voltage.
13	LRD	Loop Relay Drive (Output). Connects to the Loop Relay coil (K1) and is controlled by LRC.
14	BRD	Bias Relay Drive (Output). Connects to the Bias Relay coil (K2) and is controlled by BRC.
15	LRC	Loop Relay Control (Input). A logic 1 activates LRD. The Loop Relay (K1) is used for placing the Line Termination across Tip and Ring.

Pin Description (continued)

16	BRC	Bias Relay Control (Input). A logic 1 activates $\overline{\text{BRD}}$. The Bias Relay (K2) is used to connect Tip and Ring to -48V via bias resistors. This input should be connected to logic 0 when not used.
17	$\overline{\text{GRC}}$	Ground Ring Relay Control (Input). A logic 0 activates $\overline{\text{GRD}}$. The Ground Ring Lead Relay (K3) is used to connect Ring to AGND via a bias resistor. This input should be connected to logic 1 when not used.
18	AGND	Analog Ground. 4-Wire Ground. Normally connects to system ground. This pin must be connected to the system ground in Ground Start applications.
19	NATT	Network Balance AT&T Node. Used when setting the Network Balance Impedance to AT&T compromise network.
20	N1	Network Balance Node 1. Used when a Network Balance Impedance which differs from the Input Impedance is required or when NATT is used.
21	N2	Network Balance Node 2. Used when a Network Balance Impedance which differs from the Input Impedance is required.
22	Z900	Input Impedance 900Ω Node. Connects to Z1 when selecting an Input Impedance of 900 Ω .
23	Z1	Input Impedance Node 1. Used when setting the Input Impedance.
24	Z2	Input Impedance Node 2. Used when a user defined Input Impedance is required.
25	TX	Transmit (Output). 4-Wire ground (AGND) referenced analog output.
26	RX	Receive (Input). 4-Wire ground (AGND) referenced analog input.
27	GTX0	Transmit Gain Node 0. Connects to GTX1 for 0dB transmit gain.
28	GTX1	Transmit Gain Node 1. Connects to GTX0 for 0dB transmit gain or via a resistor to AGND for transmit gain programming.
29	GRX0	Receive Gain Node 0. Connects to GRX1 for 0dB receive gain.
30	GRX1	Receive Gain Node 1. Connects to GRX0 for 0dB receive gain or via a resistor to AGND for receive gain programming.
31	IC	Internal Connection. No connection should be made to this pin.
32	Z600	Loop Impedance 600Ω Node. Connects to Z1 when selecting an Input Impedance of 600 Ω .
33	NS	Network Balance Setting (Input). Used to select the Network Balance impedance.
34	$\overline{\text{TG}}$	Tip Lead Ground Detect (Output). A logic 0 output indicates that the Tip lead is at ground (AGND) potential.
35	$\overline{\text{RL}}$	Reverse Loop Detect (Output). In the on-hook state, a logic 0 output indicates that reverse loop battery is present. In the off-hook state, a logic 0 output indicates that reverse loop current is present.
36	$\overline{\text{RV}}$	Ringing Voltage Detect (Output). A logic low indicates that ringing voltage is across the Tip and Ring leads.
37	$\overline{\text{FL}}$	Forward Loop Detect (Output). In the on-hook state, a logic 0 output indicates that forward loop battery is present. In the off-hook state, a logic 0 output indicates that forward loop current is present.
38	$\overline{\text{RG}}$	Ring Lead Ground Detect (Output). A logic 0 output indicates that the Ring lead is at ground (AGND) potential.
39	VEE	Negative Supply Voltage. -5V DC
40	VCC	Positive Supply Voltage. +5V DC

Functional Description

The MH88632B is a Central Office Interface Circuit (COIC). It is used to correctly terminate a Central Office 2-Wire telephone line. The device provides a signalling link and a 2-4 Wire line interface between the telephone line and subscriber equipment. The subscriber equipment can include Private Branch Exchanges (PBX's), Key Telephone Systems, Terminal Equipment, Digital Loop Carriers and Wireless Local Loops.

All descriptions assume that the device is connected as in the application circuit shown in Figure 3.

Isolation Barrier

The MH88632B provides an isolation barrier which is designed to meet FCC Part 68 (November 1987) Leakage Current Requirements.

External Protection

An external protection circuit may be required to assist in preventing overvoltage damage to the device and the subscriber equipment in which it is incorporated. The type of protection required is dependant on the application and the regulatory standards. Please contact the governing regulatory body and local approvals testing houses for more assistance.

This protection is shown in block form in Figure 3.

Suitable Markets

The programmability offered by the MH88632B enhances its suitability for use throughout the world. However, care should be taken that all regulatory requirements, e.g. isolation and DC termination, are being fulfilled for the particular application in which the device is intended to be used.

Line Termination

When LRC is at a logic 1, $\overline{\text{LRD}}$ is taken to a logic 0 which energizes the Loop Relay (K1), connecting XLA to XLB and XLC to XLD. This places a line termination across Tip and Ring. The device can be considered to be in an off-hook state and DC loop current will flow. The line termination consists of a DC resistance and an AC impedance. When LRC is

at a logic 0, the Line Termination is removed from across Tip and Ring.

An internal Dummy Ringer is permanently connected across Tip and Ring which is a series AC load of $(17\text{k}\Omega+330\text{nF})$. This represents a mechanical telephone ringer and allows ringing voltages to be sensed. This load can be considered negligible when the line has been terminated.

Depending on the Network Protocol being used the line termination can seize the line for an outgoing call, terminate an incoming call, or if applied and disconnected at the correct rate can be used to generate dial pulse signals.

The DC line termination circuitry provides the line with an active DC load which is equivalent to a DC resistance of between 190Ω and 290Ω dependant on the loop current.

AC Input Impedance

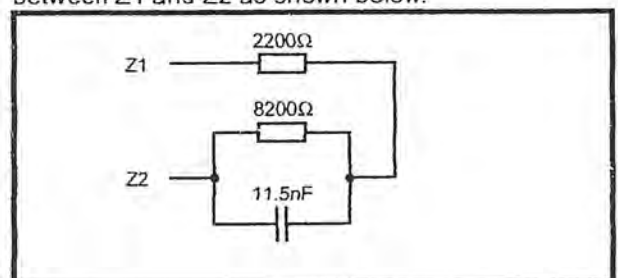
The Input Impedance (Z_{in}) is the AC impedance that the MH88632B places across Tip and Ring in order to terminate the telephone line. It can be user defined, set to 600Ω or set to 900Ω .

To select a 600Ω Input Impedance, Z1 should be connected directly to Z600. No connection should be made to Z2 or Z900.

To select a 900Ω Input Impedance, Z1 should be connected directly to Z900. No connection should be made to Z2 or Z600.

In order to user define the Input Impedance an impedance network should be placed between Z1 and Z2. This should be equivalent to 10 times the required Input Impedance and must be greater than 100Ω at 3.4kHz . No connection should be made to Z600 or Z900.

For example, to implement an Input Impedance of $220\Omega+(820\Omega//115\text{nF})$ an impedance network of $2200\Omega+(8200\Omega//11.5\text{nF})$ should be connected between Z1 and Z2 as shown below.



User defined Input Impedances can be used to satisfy most national requirements. See Table 1.

All connections should be kept as short as possible.

Network Balance Impedance

The MH88632B's Network Balance Impedance can be selected to mirror the Input Impedance, to be AT&T compromise or set to a user defined value. Thus, the Network Balance Impedance can comply with most national requirements.

With NS at logic 0, the Network Balance Impedance is selected to mirror the Input Impedance of the device. No connection should be made to NATT, N1 and N2.

To select a Network Balance Impedance equal to AT&T Compromise (i.e. $350\Omega + (1k\Omega // 210nF)$), NS should be set to a logic 1 and a direct connection made between NATT and N1. No connection should be made to N2.

To set a user defined Network Balance Impedance NS is set to a logic 1. An impedance network which is 10 times the required Network Balance Impedance must be placed between N1 and AGND. Another impedance network must be placed between N1 and N2 which is 10 times the selected input impedance of the device.

For example, to implement a Network Balance Impedance of $220\Omega + (820\Omega // 115nF)$, an impedance network of $2200\Omega + (8200\Omega // 11.5nF)$ must be connected between N1 and AGND. An impedance network equal to 10 times the selected Input Impedance must be connected between N1 and N2. See Table 2.

All connections should be kept as short as possible.

2-4 Wire Conversion

The device converts the balanced 2-Wire input, presented by the line at Tip and Ring, to a ground referenced signal at TX. This circuit operates with or without loop current; signal reception with no loop current is required for on-hook reception enabling the detection of Caller Line Identification signals.

Conversely the device converts the ground referenced signal input at RX, to a balanced 2-Wire signal across Tip and Ring.

The 4-Wire side (TX and RX) can be interfaced to a filter/codec, such as the Mitel MT896X, for use in digital voice switched systems.

During full duplex transmission, the signal at Tip and Ring consists of both the signal from the device to the line and the signal from the line to the device. The signal input at RX, being sent to the line, must not appear at the output TX. In order to prevent this, the device has an internal cancellation circuit. The measure of attenuation is Transhybrid Loss (THL).

Programmable Transmit and Receive Gain

The Transmit Gain (GTX) of the MH88632B is the gain from the balanced signal across Tip and Ring to the ground referenced signal at TX. It is programmed by making a connection to GTX1. A direct connection from GTX1 to GTX0 selects a gain of 0dB. A direct connection from GTX1 to AGND selects a gain of +6dB. Other gains can be programmed by connecting a resistor (R_{TX}) between GTX1 and AGND. The value of resistor is selected using the following formulae.

$$R_{TX} = \frac{5000}{10^{(-GTX/20)} - 0.5}$$

$$GTX = -20 \log(0.5 + \frac{5000}{R_{TX}})$$

The Receive Gain (GRX) of the MH88632B is the gain from the ground referenced signal at RX to the balanced signal across Tip and Ring. It is programmed by making a connection to GRX1. A direct connection from GRX1 to GRX0 selects a gain of 0dB. A direct connection from GRX1 to AGND selects a gain of +6dB. Other gains can be programmed by connecting a resistor (R_{RX}) between GRX1 and AGND. The value of resistor is selected using the following formulae.

$$R_{RX} = \frac{5000}{10^{(-GRX/20)} - 0.5}$$

$$GRX = -20 \log(0.5 + \frac{5000}{R_{RX}})$$

For the correct programming of Transmit and Receive Gains the selected Input Impedance must match the specified telephone line characteristic impedance.

Both Gains are programmable in the range -12dB to +6dB. This wide range is capable of accommodating most system loss plans. See Tables 3 and 4.

Caller Line Identification

Caller Line Identification (CLI) provides the called party with the calling party telephone number. The Central Office will utilise the voice path of a regular loop-start telephone line when the MH88632B is in the on-hook state. The CLI information is typically a Frequency Shift Keyed (FSK) data signal which is output at TX.

Supervisory Features

Line Status Detection Outputs

The MH88632B supervisory circuitry provides the signalling status outputs which are monitored by the system controller. The supervisory circuitry is capable of detecting: ringing voltage; forward and reverse loop battery; forward and reverse loop current; grounded tip lead; and grounded ring lead.

If these Supervisory Features and the Control Features are used as indicated in Figure 3 they can implement common Network Protocols such as Loop-Start Signalling and Ground-Start Signalling.

1. Ringing Voltage Detect Output (\overline{RV})

The \overline{RV} output provides a logic 0 when ringing voltage is detected across Tip and Ring. This detector includes a filter which ensures that the output toggles at the ringing cadence and not at the ringing frequency. Typically this output switches to a logic 0 after 50ms of applied ringing voltage and remains at a logic 0 for 50ms after ringing voltage is removed.

2. Forward Loop and Reverse Loop Detect Outputs (\overline{FL} & \overline{RL})

The \overline{FL} output provides a logic 0 when either forward loop battery or forward loop current is detected, that is the Ring pin voltage is negative with respect to Tip pin voltage.

The \overline{RL} output provides a logic 0 when either reverse loop battery or reverse loop current is detected, that is the Tip pin voltage is negative with respect to Ring pin voltage.

3. Tip Ground and Ring Ground Detect Outputs (\overline{TG} & \overline{RG})

The \overline{TG} output provides a logic 0 when the Tip pin is at ground (AGND) potential.

The \overline{RG} output provides a logic 0 when the Ring pin is at ground (AGND) potential.

Control Inputs

The MH88632B accepts control signals from the system controller at the inputs Loop Relay Control (LRC), Bias Relay Control (BRC) and Ground Ring Relay Control (GRC). These energize the relay drive outputs Loop Relay Drive (LRD), Bias Relay Drive (BRD) and Ground Ring Relay Drive (GRD) respectively. Each output is active low and has an internal clamp diode to VRLY.

The intended use of each of these relay drivers is shown in Figure 3. LRC is being used to add and remove the Line Termination from across Tip and Ring. BRC is used to connect Tip and Ring to -48V via external bias resistors. GRC is controlling the connection of Ring to AGND via an external bias resistor.

If these Control Features and the Supervisory Features are used as intended they can be used to implement common Network Protocols such as Loop-Start Signalling and Ground-Start Signalling.

Mechanical Information

See Figure 9 for mechanical specifications for the MH88632B and Figure 10 for mechanical specifications for the MH88632BT.

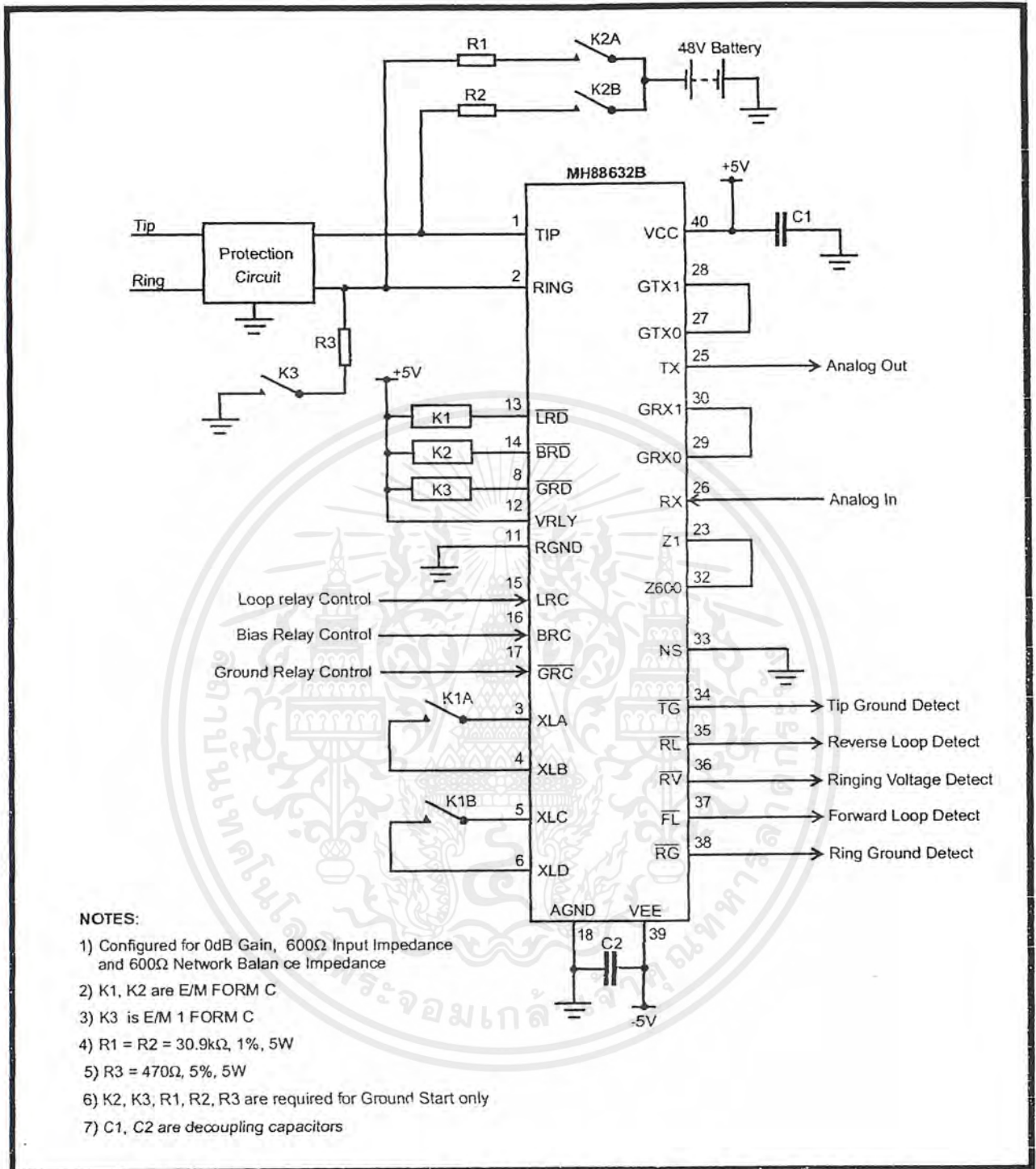


Figure 3 - Typical Combined Loop Start and Ground Start Application Circuit

Input Impedance Settings

Z2	Z1	Z600	Z900	Resulting input impedance (Zin)
NA	Connect Z1 to Z600		NA	600Ω
NA	Connect Z1 to Z900	NA	Connect Z1 to Z900	900Ω
Connect network from Z1 to Z2		NA	NA	0.1 x impedance between Z1 & Z2

Note: NA indicates high impedance (10kΩ) connection to this pin does not effect the resulting Input Impedance

Network Balance Settings

NS (Input)	N2	N1	NATT	Resulting input impedance (Zin)
Low	NA	NA	NA	Equivalent to Zin
High	NA	Connect N1 to NATT		AT&T compromise (350Ω + 1kΩ // 210nF) Zin must be 600Ω
High	Connect network from N1 to AGND equivalent to 10 x NETBAL. Connect network from N1 to N2 equivalent to 10 x Zin.		NA	0.1 x impedance between N1 & N2

Notes: NA indicates high impedance (10kΩ) connection to this pin does not effect the resulting Network Balance Impedance.
Low indicates Logic 0.
High indicates Logic 1.

Transmit Gain Programming

Transmit Gain (dB)	R _{TX} Resistor Value (Ω)	Notes
+6.0	No Resistor	
+4.0	38.3k	Results in 0dB overall gain when used with Mitel A-law codec (i.e. MT8967)
+3.7	32.4k	Results in 0dB overall gain when used with Mitel μ-law codec (i.e. MT8966)
0.0	GTX0 to GTX1	
-3.0	5.49k	
-6.0	3.32k	
-12.0	1.43k	

Note: Overall gain refers to the receive path of PCM to 2-Wire.

Receive Gain Programming

Receive Gain (dB)	R _{RX} Resistor Value (Ω)	Notes
+6.0	No Resistor	
0.0	GRX0 to GRX1	
-3.0	5.49k	
-3.7	4.87k	Results in 0dB overall gain when used with Mitel A-law codec (i.e. MT8967)
-4.0	4.64k	Results in 0dB overall gain-when used with Mitel μ-law codec (i.e. MT8966)
-6.0	3.32k	
-12.0	1.43k	

Note: Overall gain refers to the transmit path of 2-wire to PCM.

Absolute Maximum Ratings*

	Parameter	Sym	Min	Max	Units	Comments
1	DC Supply Voltage	V_{CC} V_{EE}	-0.3 0.3	7 -7	V V	
2	DC Relay Voltage	V_{RLY}	-0.3	20	V	
3	Storage Temperature	T_S	-55	+125	°C	
4	Ring Trip Current	I_{TRIP}		180	mArms	250ms 10% duty cycle or 500ms single shot

*Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

Recommended Operating Conditions

	Parameter	Sym	Min	Typ [‡]	Max	Units	Comments
1	DC Supply Voltage	V_{CC} V_{EE}	4.75 -4.75	5 -5	5.25 -5.25	V V	
2	DC Relay Voltage	V_{RLY}		5	15	V	
3	Operating Temperature	T_{OP}	0	25	70	°C	

‡Typical figures are at 25°C with nominal 5V supplies and are for design aid only.

DC Electrical Characteristics[†]

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Supply Current	I_{DD} I_{EE}		14 10	15 13	mA mA	
2	Power Consumption	PC			120 147	mW	
3	\overline{FL} \overline{RL} \overline{RG} \overline{TG} \overline{RV}	Low Level Output Voltage V_{OL} High Level Output Voltage V_{OH}	2.4		0.5	V V	$I_{OL} = 4mA$ $I_{OH} = 0.4mA$
4	\overline{LRD} \overline{BRD} \overline{GRD}	Sink Current, Relay to V_{CC} I_{OL} Clamp Diode Current I_{CD}	100 150			mA mA	$V_{OL} = 0.35V$
5	NS LRC \overline{BRC} \overline{GRC}	Low Level Input Voltage V_{IL} High Level Input Voltage V_{IH}	2		0.8	V V	
6	NS LRC \overline{BRC} \overline{GRC}	High Level Input Current I_{IH} Low Level Input Current I_{IL}			1 1	μA μA	

[†] Electrical Characteristics are over recommended operating conditions unless otherwise stated.

[‡] Typical figures are at 25°C with nominal 5V supplies and are for design aid only.

Loop Electrical Characteristics[†]

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Ringing Voltage	V_R	20	90	130	V _{rms}	
2	Ringing Frequency		17	20	68	Hz	
4	Operating Loop Current		15		90	mA	
5	Off-Hook DC Resistance		190	275	290	Ω	
6	Leakage Current (Tip-Ring to AGND)				7	mArms	@1000VAC
7	\overline{FL} Threshold Tip-Ring Voltage Detect (On-hook) Tip-Ring Current Detect (Off-hook)		12 6		21 12	V mA	LRC = 0V LRC = 5V
8	\overline{RL} Threshold Tip-Ring Voltage Detect (On-hook) Tip-Ring Current Detect (Off-hook)		-12 -6		-21 -12	V mA	LRC = 0V LRC = 5V
9	\overline{TG} and \overline{RG} Detect Threshold		-12		-14	V	

[†]Electrical Characteristics are over recommended operating conditions unless otherwise stated.

[‡]Typical figures are at 25°C with nominal 5V supplies and are for design aid only.

AC Electrical Characteristics[†]

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	2-wire Input Impedance Note 1	Z_{in}		600 900 Ext.		Ω Ω Ω	
2	Return Loss at 2-Wire ($Z_{in} = 600\Omega$)	RL	20 26 20	40 48 46		dB dB dB	Test Circuit Fig. 6 200-500 Hz 500-1000 Hz 1000-3400 Hz
3	Return Loss at 2-Wire ($Z_{in} = 900\Omega$)	RL	22 26 24			dB dB dB	200-500 Hz 500-1000 Hz 1000-3400 Hz
4	Longitudinal to Metallic Balance Note 2		58 58 55 53 51	64 63 61 57 54		dB dB dB dB dB	Test Circuit Fig. 8 200 Hz 1000 Hz 2000 Hz 3000 Hz 4000 Hz
5	Metallic to Longitudinal Balance Note 2		60 40	62 62		dB dB	Test Circuit Fig. 7 200-1000 Hz 1000 -4000 Hz
6	Transhybrid Loss ($Z_{in} = \text{Net} = 600\Omega$)	THL	18 21	25 33		dB dB	200-3400 Hz 500-2500 Hz
7	Transhybrid Loss ($Z_{in} = \text{Net} = 900\Omega$)	THL	18 21			dB dB	200-3400 Hz 500 -2500 Hz
8	Transhybrid Loss ($Z_{in} = 600\Omega$, Net = AT&T)	THL	18 21	30		dB dB	200-3400 Hz 500-2500 Hz
9	Input Impedance At RX			10		k Ω	
10	Output Impedance at TX				5	Ω	
11	Transmit Gain, (2-Wire/TX): Default Gain(0dB) Programmable Range		-0.2 -12	0	0.2 6	dB dB	Test Circuit Fig. 5 Input 0.5V 1000Hz 1000Hz

AC Electrical Characteristics† (continued)

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
12	Frequency response gain (relative to gain at 1kHz) Note 2		-1.3 -0.3 -0.3 -0.7	0 0 0 0	0.1 0.1 0.1 0.1	dB dB dB dB	Test Circuit Fig. 5 Input 0.5V 200 Hz 300 Hz 3000 Hz 3400 Hz
13	Receive Gain, (RX/2-Wire): Default Gain (0dB) Programmable Range		-0.2 -12	0 0	0.2 6	dB dB	Test Circuit Fig. 4 Input 0.5V 1000Hz 1000Hz
14	Frequency response gain (relative to gain at 1kHz) Note 2		-1.3 -0.3 -0.3 -0.7	0 0 0 0	0.1 0.1 0.1 0.1	dB dB dB dB	Test Circuit Fig. 4 Input 0.5V 200 Hz 300 Hz 3000 Hz 3400 Hz
15	Signal Output Overload Level at 2-wire at TX		4 4			dBm dBm	THD < 5% Ref. 600Ω Ref. 600Ω
16	Total Harmonic Distortion at 2-Wire at TX	THD		0.2 0.4	1 1	% %	Input 0.5V, 1kHz
17	Idle Channel Noise at 2-Wire at TX	Nc		10 11	13 13	dBrn C dBrn C	
18	Common Mode Rejection Ratio	CMRR	48	65		dB	540Hz Test Circuit Fig. 8
19	Power Supply Rejection Ratio at 2-Wire and TX V _{CC} V _{EE}	PSRR	20 20	42 28		dB dB	Ripple 0.1V, 1kHz
20	On-Hook Transmit Gain (2-Wire/TX) Default Gain 0dB Programmable Range		-1 -12	0 0	1 6	dB dB	1000Hz 1000Hz
21	On-Hook frequency Response Gain (relative to off-hook gain)		-1	0	1	dB	Input 0.5V, 1kHz

†Electrical Characteristics are over recommended operating conditions unless otherwise stated

‡Typical figure are at 25°C with nominal 5V supplies and are for design aid only

*All test conditions use a test source impedance which matches the device's input impedance

dBm is referenced to 600Ω unless otherwise stated

Notes: Impedance set by external network equal to 10 times the required input impedance

Test conditions use a transmit and receive gain set to 0dB default

"Net" indicates network balance impedance

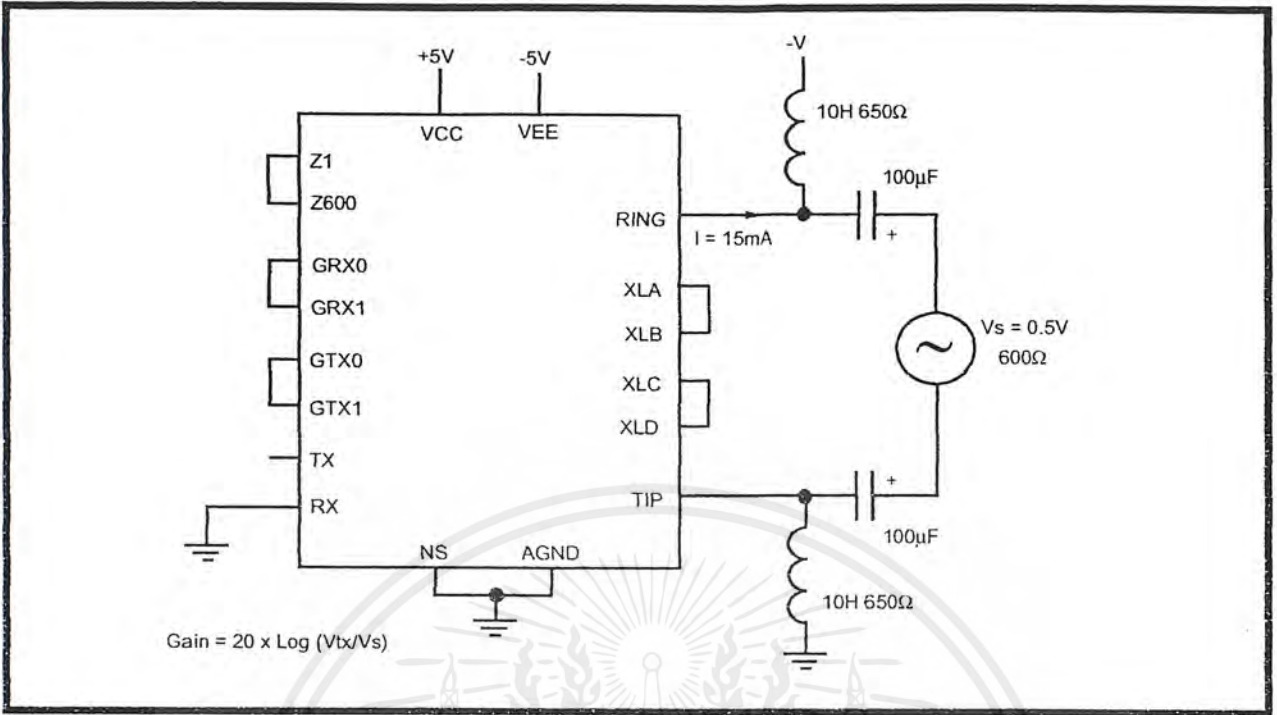


Figure 4 - 2-4 Wire Gain Test Circuit

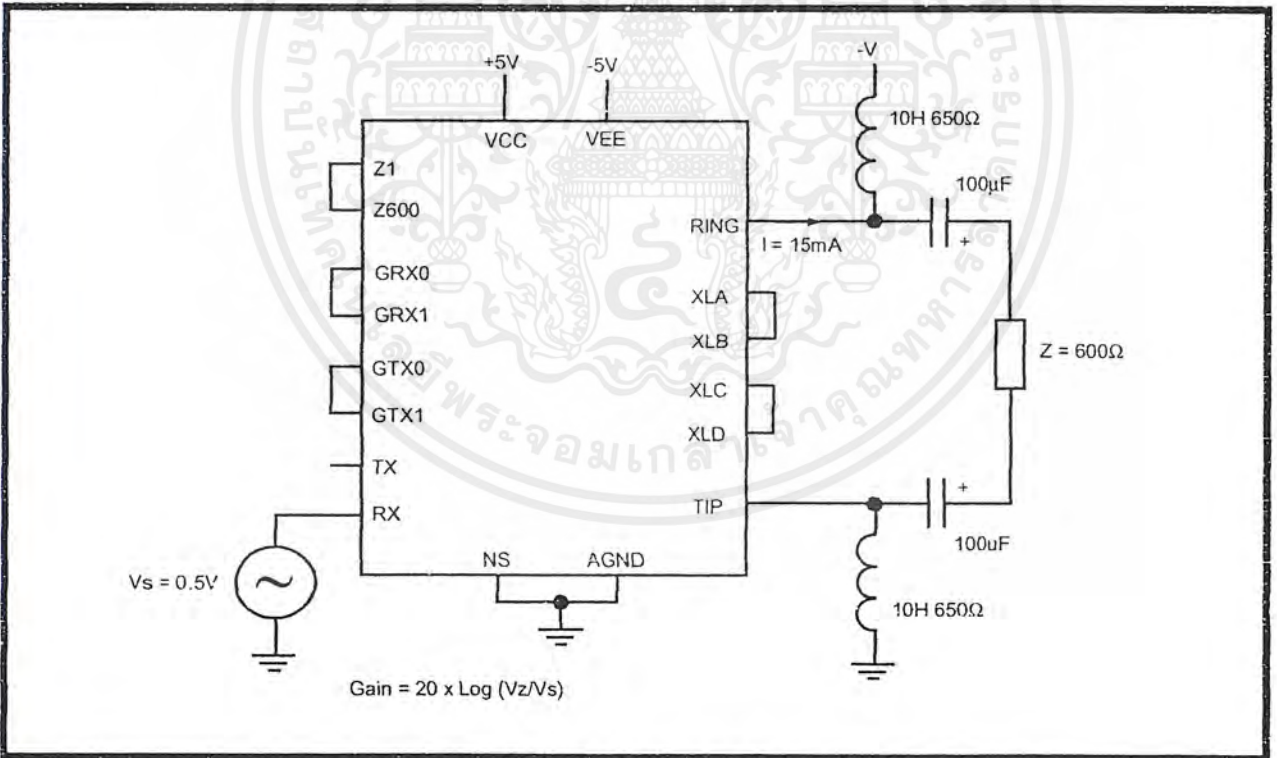


Figure 5 - 4-2 Wire Test Circuit

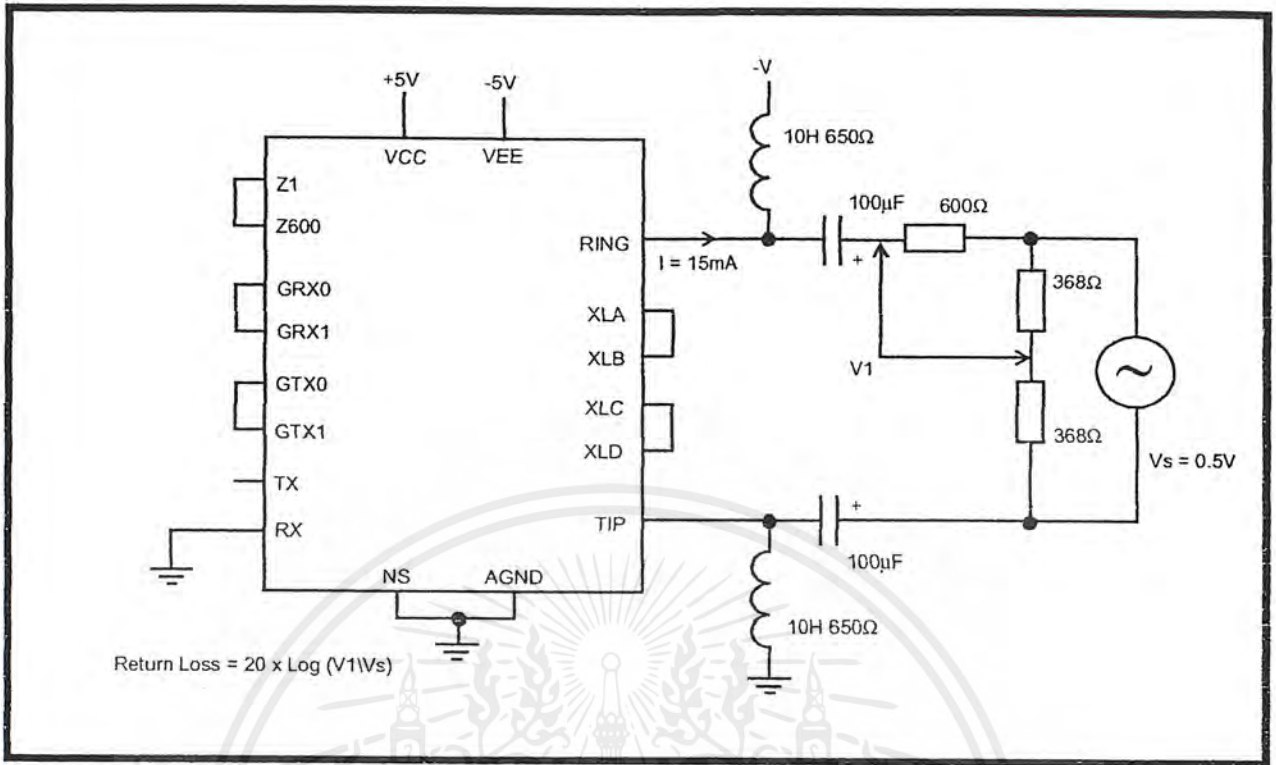


Figure 6 - Return Loss Test Circuit

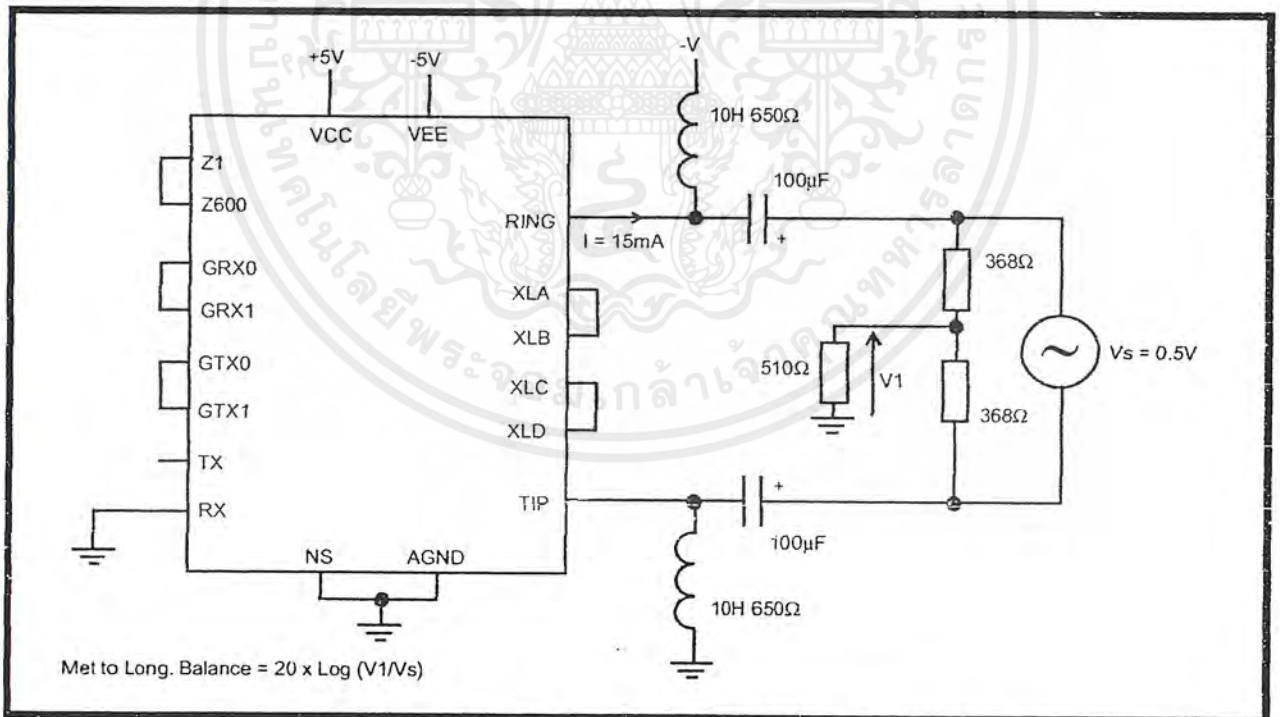


Figure 7 - Metallic to Longitudinal Balance Test Circuit

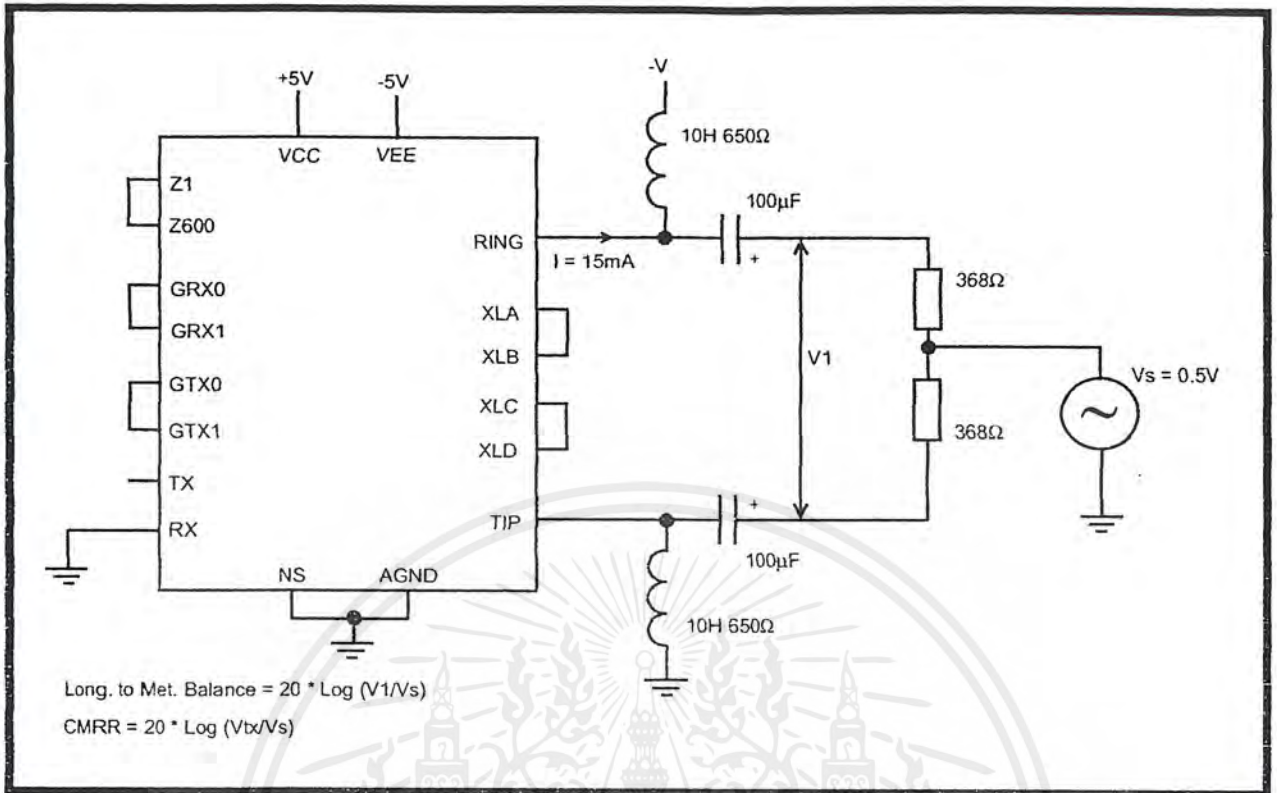


Figure 8 - Longitudinal to Metallic Balance and CMRR Test Circuit

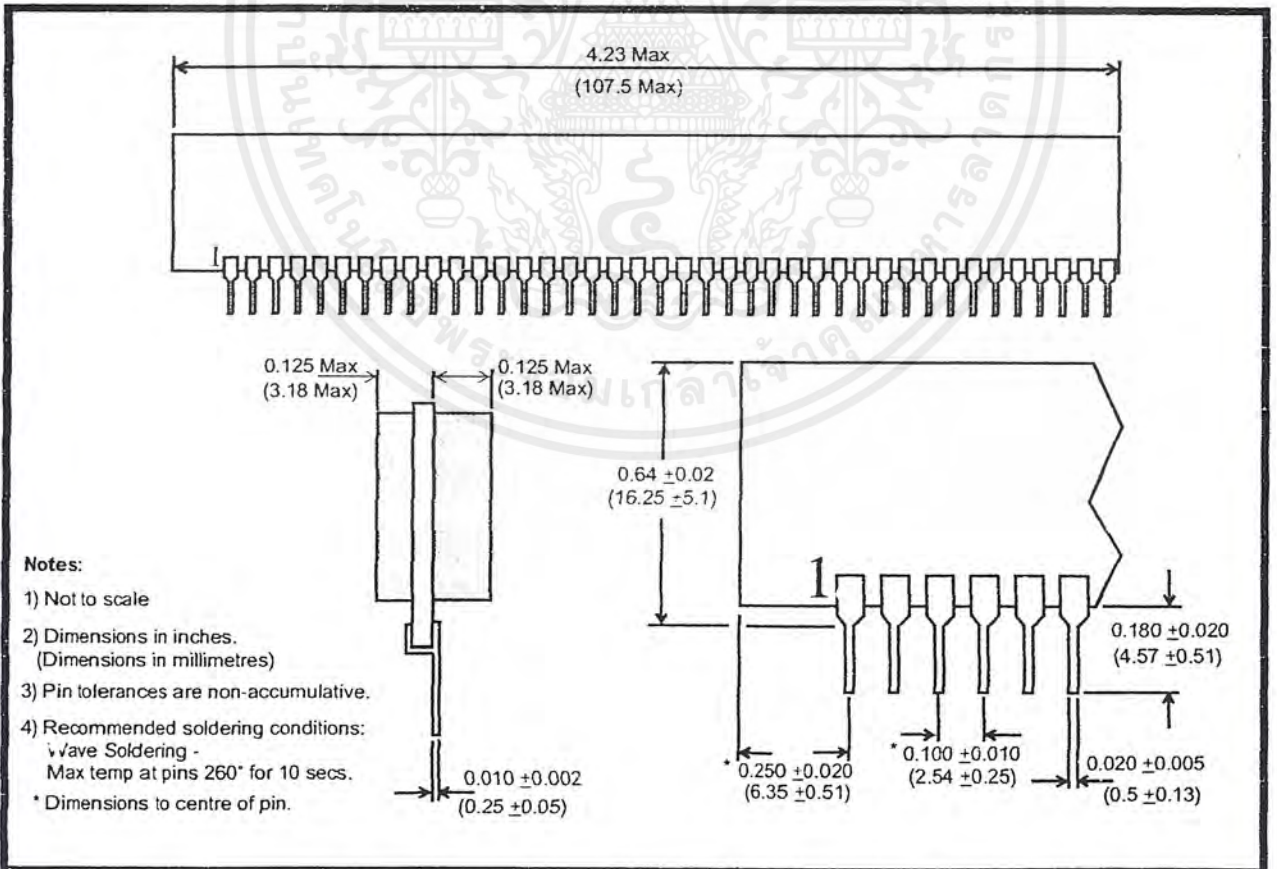


Figure 9 - MH88632B Mechanical Information

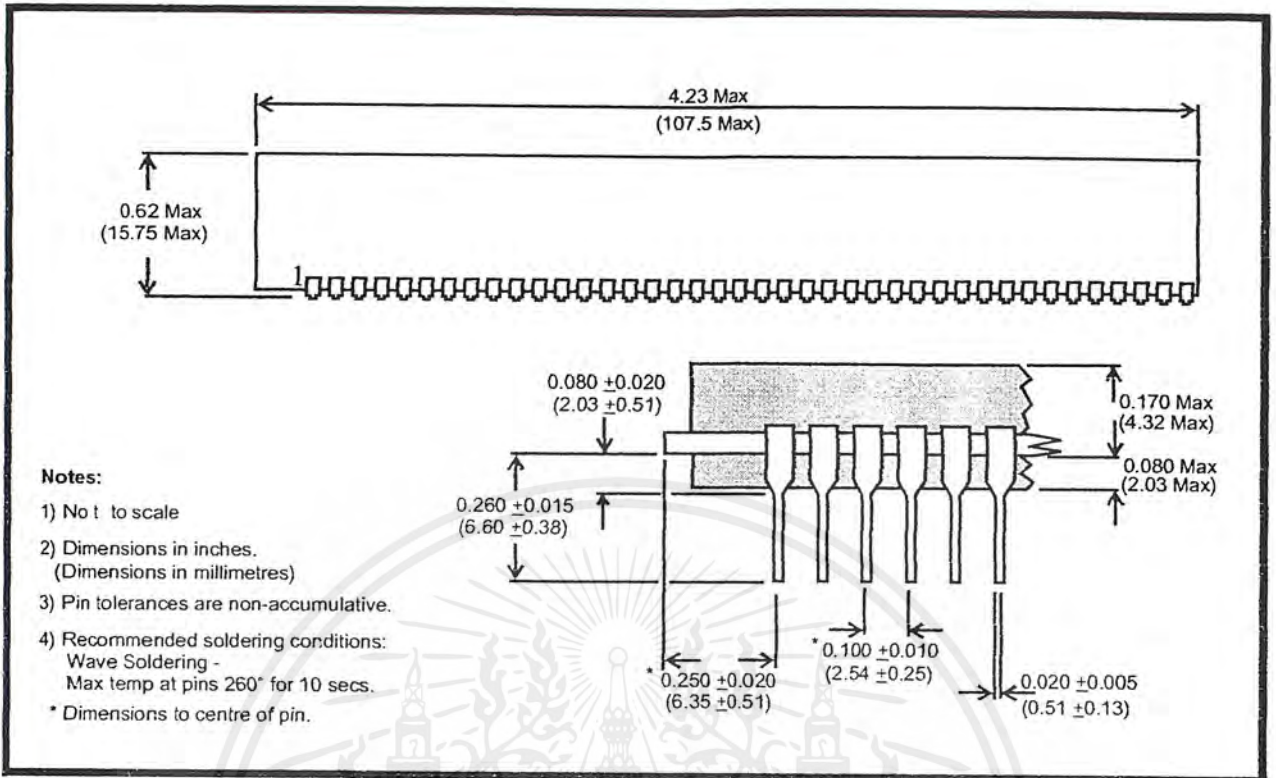


Figure 10 - MH88632BT Mechanical Information

Notes:





82C55A CHMOS PROGRAMMABLE PERIPHERAL INTERFACE

- Compatible with all Intel and Most Other Microprocessors
- High Speed, "Zero Wait State" Operation with 8 MHz 8086/88 and 80186/188
- 24 Programmable I/O Pins
- Low Power CHMOS
- Completely TTL Compatible
- Control Word Read-Back Capability
- Direct Bit Set/Reset Capability
- 2.5 mA DC Drive Capability on all I/O Port Outputs
- Available in 40-Pin DIP and 44-Pin PLCC
- Available in EXPRESS
 - Standard Temperature Range
 - Extended Temperature Range

The Intel 82C55A is a high-performance, CHMOS version of the industry standard 8255A general purpose programmable I/O device which is designed for use with all Intel and most other microprocessors. It provides 24 I/O pins which may be individually programmed in 2 groups of 12 and used in 3 major modes of operation. The 82C55A is pin compatible with the NMOS 8255A and 8255A-5.

In MODE 0, each group of 12 I/O pins may be programmed in sets of 4 and 8 to be inputs or outputs. In MODE 1, each group may be programmed to have 8 lines of input or output. 3 of the remaining 4 pins are used for handshaking and interrupt control signals. MODE 2 is a strobed bi-directional bus configuration.

The 82C55A is fabricated on Intel's advanced CHMOS III technology which provides low power consumption with performance equal to or greater than the equivalent NMOS product. The 82C55A is available in 40-pin DIP and 44-pin plastic leaded chip carrier (PLCC) packages.

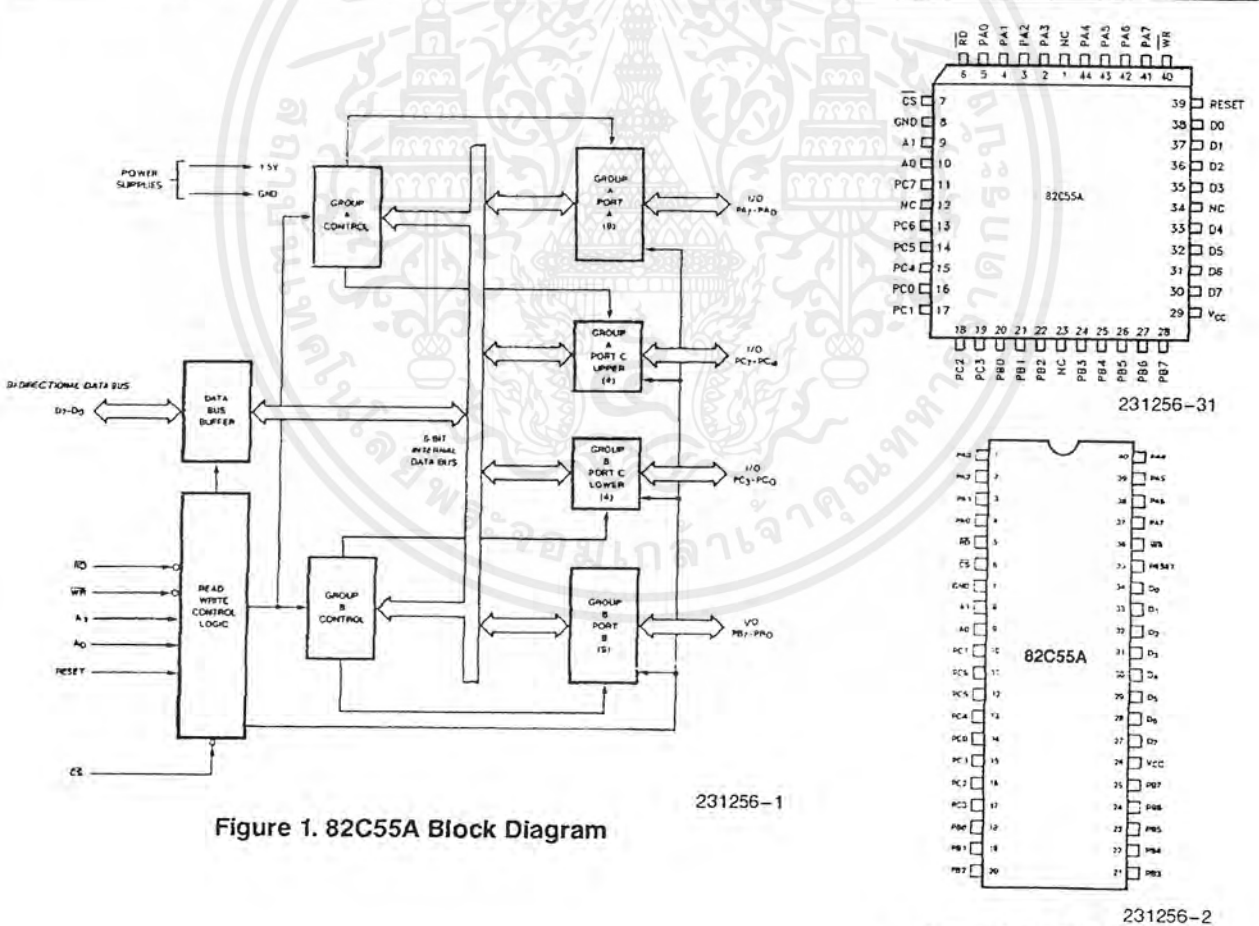


Figure 1. 82C55A Block Diagram

Figure 2. 82C55A Pinout
Diagrams are for pin reference only. Package sizes are not to scale.

Table 1. Pin Description

Symbol	Pin Number		Type	Name and Function																																																																														
	Dip	PLCC																																																																																
PA ₃₋₀	1-4	2-5	I/O	PORT A, PINS 0-3: Lower nibble of an 8-bit data output latch/buffer and an 8-bit data input latch.																																																																														
\overline{RD}	5	6	I	READ CONTROL: This input is low during CPU read operations.																																																																														
\overline{CS}	6	7	I	CHIP SELECT: A low on this input enables the 82C55A to respond to \overline{RD} and \overline{WR} signals. RD and WR are ignored otherwise.																																																																														
GND	7	8		System Ground																																																																														
A ₁₋₀	8-9	9-10	I	ADDRESS: These input signals, in conjunction \overline{RD} and \overline{WR} , control the selection of one of the three ports or the control word registers.																																																																														
				<table border="1"> <thead> <tr> <th>A₁</th> <th>A₀</th> <th>\overline{RD}</th> <th>\overline{WR}</th> <th>\overline{CS}</th> <th>Input Operation (Read)</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>Port A - Data Bus</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>Port B - Data Bus</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>Port C - Data Bus</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>Control Word - Data Bus</td> </tr> <tr> <th colspan="6">Output Operation (Write)</th> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> <td>Data Bus - Port A</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>Data Bus - Port B</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> <td>Data Bus - Port C</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>Data Bus - Control</td> </tr> <tr> <th colspan="6">Disable Function</th> </tr> <tr> <td>X</td> <td>X</td> <td>X</td> <td>X</td> <td>1</td> <td>Data Bus - 3 - State</td> </tr> <tr> <td>X</td> <td>X</td> <td>1</td> <td>1</td> <td>0</td> <td>Data Bus - 3 - State</td> </tr> </tbody> </table>	A ₁	A ₀	\overline{RD}	\overline{WR}	\overline{CS}	Input Operation (Read)	0	0	0	1	0	Port A - Data Bus	0	1	0	1	0	Port B - Data Bus	1	0	0	1	0	Port C - Data Bus	1	1	0	1	0	Control Word - Data Bus	Output Operation (Write)						0	0	1	0	0	Data Bus - Port A	0	1	1	0	0	Data Bus - Port B	1	0	1	0	0	Data Bus - Port C	1	1	1	0	0	Data Bus - Control	Disable Function						X	X	X	X	1	Data Bus - 3 - State	X	X	1	1	0	Data Bus - 3 - State
A ₁	A ₀	\overline{RD}	\overline{WR}	\overline{CS}	Input Operation (Read)																																																																													
0	0	0	1	0	Port A - Data Bus																																																																													
0	1	0	1	0	Port B - Data Bus																																																																													
1	0	0	1	0	Port C - Data Bus																																																																													
1	1	0	1	0	Control Word - Data Bus																																																																													
Output Operation (Write)																																																																																		
0	0	1	0	0	Data Bus - Port A																																																																													
0	1	1	0	0	Data Bus - Port B																																																																													
1	0	1	0	0	Data Bus - Port C																																																																													
1	1	1	0	0	Data Bus - Control																																																																													
Disable Function																																																																																		
X	X	X	X	1	Data Bus - 3 - State																																																																													
X	X	1	1	0	Data Bus - 3 - State																																																																													
PC ₇₋₄	10-13	11,13-15	I/O	PORT C, PINS 4-7: Upper nibble of an 8-bit data output latch/buffer and an 8-bit data input buffer (no latch for input). This port can be divided into two 4-bit ports under the mode control. Each 4-bit port contains a 4-bit latch and it can be used for the control signal outputs and status signal inputs in conjunction with ports A and B.																																																																														
PC ₀₋₃	14-17	16-19	I/O	PORT C, PINS 0-3: Lower nibble of Port C.																																																																														
PB ₀₋₇	18-25	20-22, 24-28	I/O	PORT B, PINS 0-7: An 8-bit data output latch/buffer and an 8-bit data input buffer.																																																																														
V _{CC}	26	29		SYSTEM POWER: + 5V Power Supply.																																																																														
D ₇₋₀	27-34	30-33, 35-38	I/O	DATA BUS: Bi-directional, tri-state data bus lines, connected to system data bus.																																																																														
RESET	35	39	I	RESET: A high on this input clears the control register and all ports are set to the input mode.																																																																														
\overline{WR}	36	40	I	WRITE CONTROL: This input is low during CPU write operations.																																																																														
PA ₇₋₄	37-40	41-44	I/O	PORT A, PINS 4-7: Upper nibble of an 8-bit data output latch/buffer and an 8-bit data input latch.																																																																														
NC		1, 12, 23, 34		No Connect																																																																														

82C55A FUNCTIONAL DESCRIPTION

General

The 82C55A is a programmable peripheral interface device designed for use in Intel microcomputer systems. Its function is that of a general purpose I/O component to interface peripheral equipment to the microcomputer system bus. The functional configuration of the 82C55A is programmed by the system software so that normally no external logic is necessary to interface peripheral devices or structures.

Data Bus Buffer

This 3-state bidirectional 8-bit buffer is used to interface the 82C55A to the system data bus. Data is transmitted or received by the buffer upon execution of input or output instructions by the CPU. Control words and status information are also transferred through the data bus buffer.

Read/Write and Control Logic

The function of this block is to manage all of the internal and external transfers of both Data and Control or Status words. It accepts inputs from the CPU Address and Control busses and in turn, issues commands to both of the Control Groups.

Group A and Group B Controls

The functional configuration of each port is programmed by the systems software. In essence, the CPU "outputs" a control word to the 82C55A. The control word contains information such as "mode", "bit set", "bit reset", etc., that initializes the functional configuration of the 82C55A.

Each of the Control blocks (Group A and Group B) accepts "commands" from the Read/Write Control Logic, receives "control words" from the internal data bus and issues the proper commands to its associated ports.

Control Group A - Port A and Port C upper (C7-C4)
Control Group B - Port B and Port C lower (C3-C0)

The control word register can be both written and read as shown in the address decode table in the pin descriptions. Figure 6 shows the control word format for both Read and Write operations. When the control word is read, bit D7 will always be a logic "1", as this implies control word mode information.

Ports A, B, and C

The 82C55A contains three 8-bit ports (A, B, and C). All can be configured in a wide variety of functional characteristics by the system software but each has its own special features or "personality" to further enhance the power and flexibility of the 82C55A.

Port A. One 8-bit data output latch/buffer and one 8-bit input latch buffer. Both "pull-up" and "pull-down" bus hold devices are present on Port A.

Port B. One 8-bit data input/output latch/buffer. Only "pull-up" bus hold devices are present on Port B.

Port C. One 8-bit data output latch/buffer and one 8-bit data input buffer (no latch for input). This port can be divided into two 4-bit ports under the mode control. Each 4-bit port contains a 4-bit latch and it can be used for the control signal outputs and status signal inputs in conjunction with ports A and B. Only "pull-up" bus hold devices are present on Port C.

See Figure 4 for the bus-hold circuit configuration for Port A, B, and C.

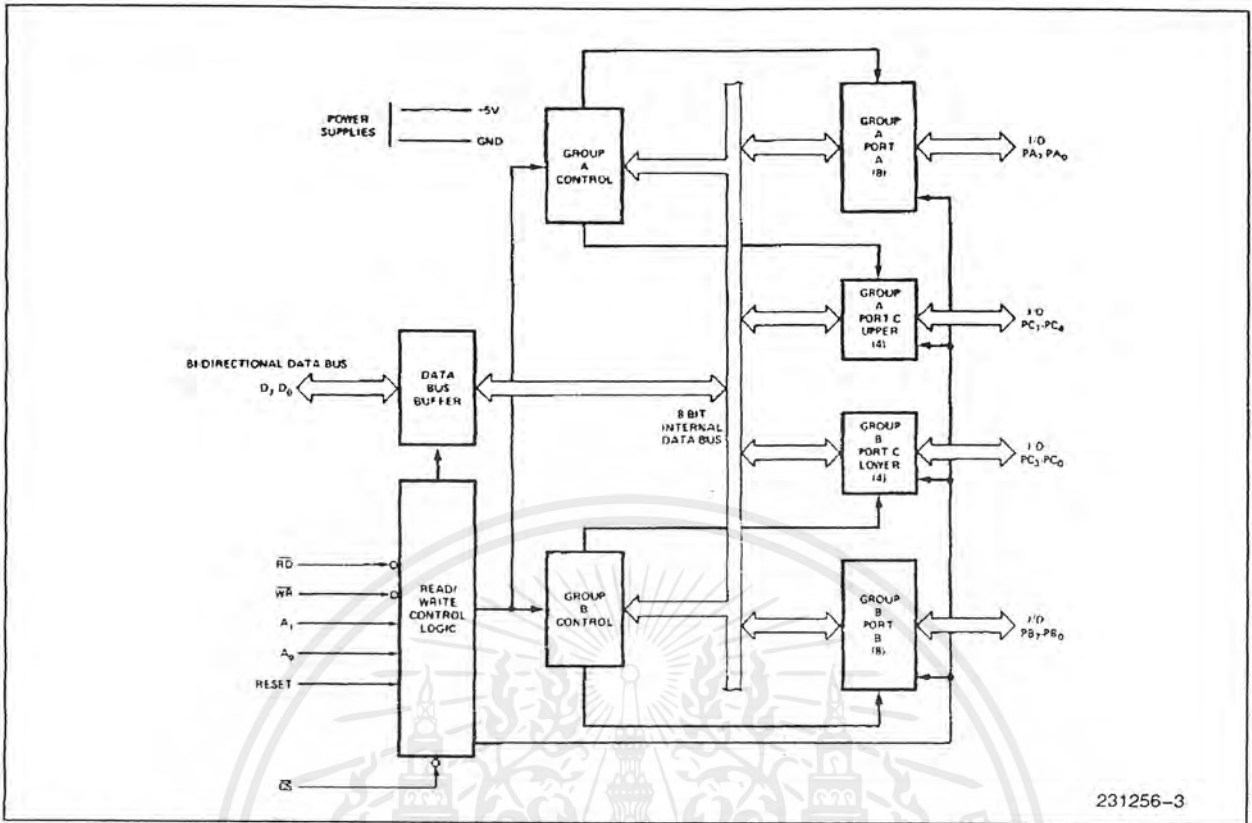
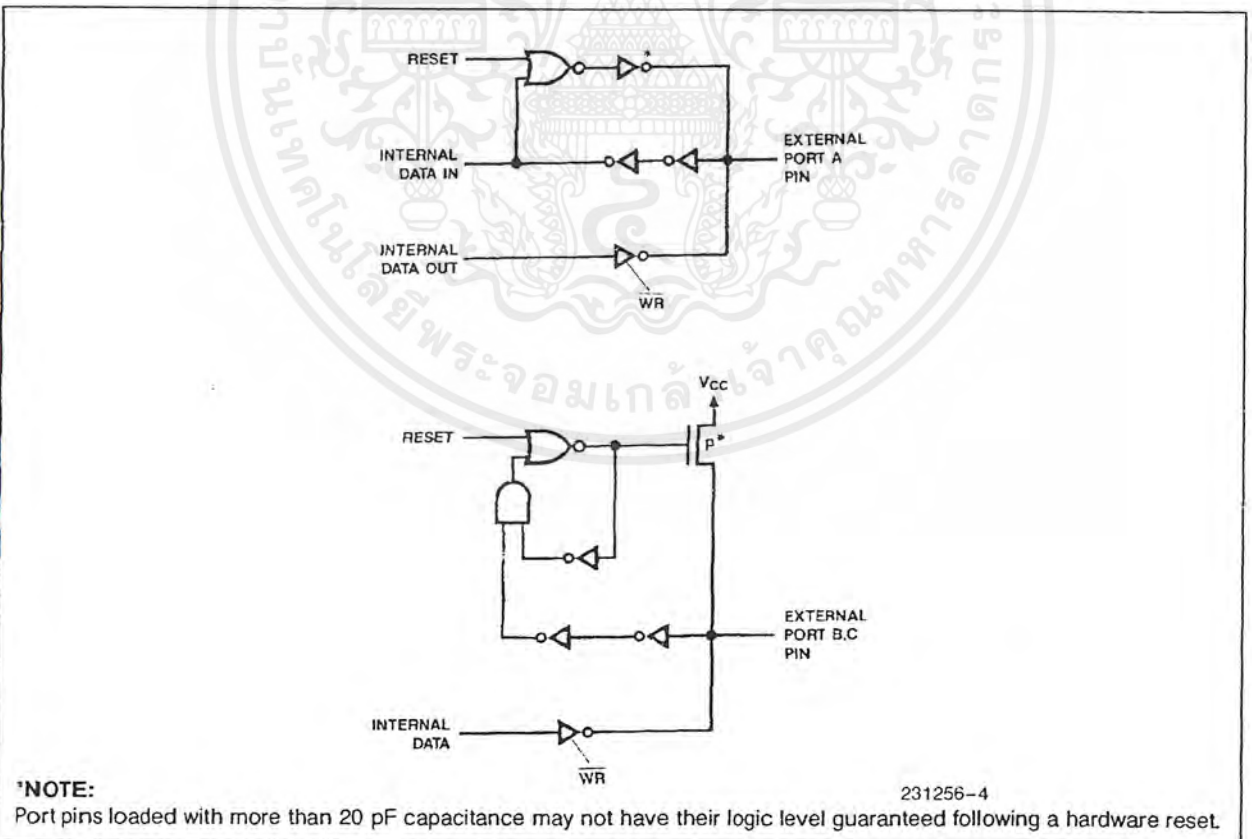


Figure 3. 82C55A Block Diagram Showing Data Bus Buffer and Read/Write Control Logic Functions



***NOTE:** Port pins loaded with more than 20 pF capacitance may not have their logic level guaranteed following a hardware reset.

Figure 4. Port A, B, C, Bus-hold Configuration

82C55A OPERATIONAL DESCRIPTION

Mode Selection

There are three basic modes of operation that can be selected by the system software:

- Mode 0 — Basic input/output
- Mode 1 — Strobed Input/output
- Mode 2 — Bi-directional Bus

When the reset input goes "high" all ports will be set to the input mode with all 24 port lines held at a logic "one" level by the internal bus hold devices (see Figure 4 Note). After the reset is removed the 82C55A can remain in the input mode with no additional initialization required. This eliminates the need for pullup or pulldown devices in "all CMOS" designs. During the execution of the system program, any of the other modes may be selected by using a single output instruction. This allows a single 82C55A to service a variety of peripheral devices with a simple software maintenance routine.

The modes for Port A and Port B can be separately defined, while Port C is divided into two portions as required by the Port A and Port B definitions. All of the output registers, including the status flip-flops, will be reset whenever the mode is changed. Modes may be combined so that their functional definition can be "tailored" to almost any I/O structure. For instance; Group B can be programmed in Mode 0 to monitor simple switch closings or display computational results, Group A could be programmed in Mode 1 to monitor a keyboard or tape reader on an interrupt-driven basis.

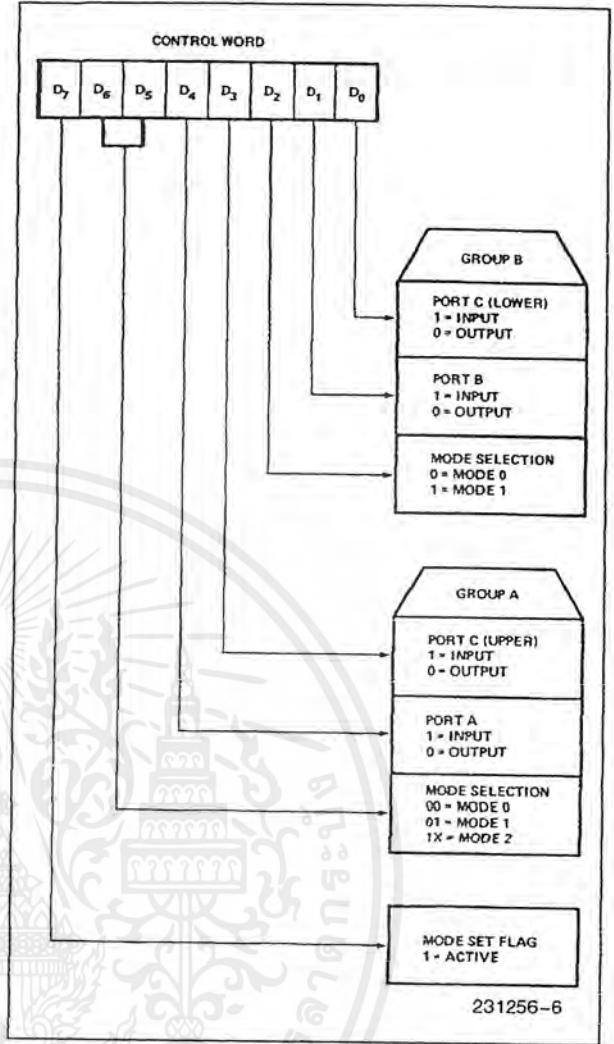


Figure 6. Mode Definition Format

The mode definitions and possible mode combinations may seem confusing at first but after a cursory review of the complete device operation a simple, logical I/O approach will surface. The design of the 82C55A has taken into account things such as efficient PC board layout, control signal definition vs PC layout and complete functional flexibility to support almost any peripheral device with no external logic. Such design represents the maximum use of the available pins.

Single Bit Set/Reset Feature

Any of the eight bits of Port C can be Set or Reset using a single OUTput instruction. This feature reduces software requirements in Control-based applications.

When Port C is being used as status/control for Port A or B, these bits can be set or reset by using the Bit Set/Reset operation just as if they were data output ports.

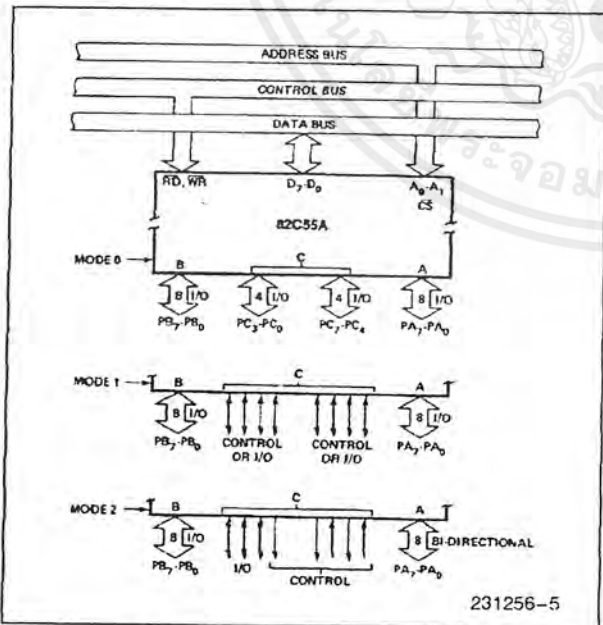


Figure 5. Basic Mode Definitions and Bus Interface

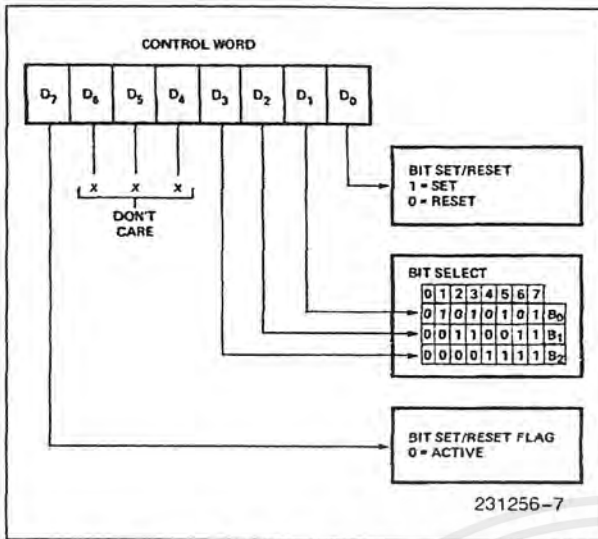


Figure 7. Bit Set/Reset Format

Interrupt Control Functions

When the 82C55A is programmed to operate in mode 1 or mode 2, control signals are provided that can be used as interrupt request inputs to the CPU. The interrupt request signals, generated from port C, can be inhibited or enabled by setting or resetting the associated INTE flip-flop, using the bit set/reset function of port C.

This function allows the Programmer to disallow or allow a specific I/O device to interrupt the CPU without affecting any other device in the interrupt structure.

INTE flip-flop definition:

- (BIT-SET)—INTE is SET—Interrupt enable
- (BIT-RESET)—INTE is RESET—Interrupt disable

Note:

All Mask flip-flops are automatically reset during mode selection and device Reset.



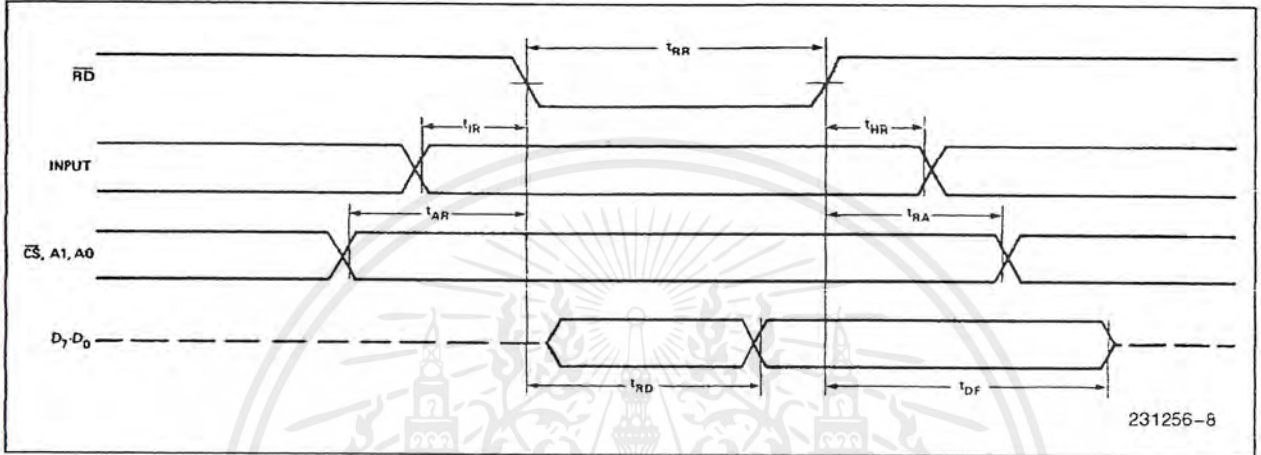
Operating Modes

Mode 0 (Basic Input/Output). This functional configuration provides simple input and output operations for each of the three ports. No "handshaking" is required, data is simply written to or read from a specified port.

Mode 0 Basic Functional Definitions:

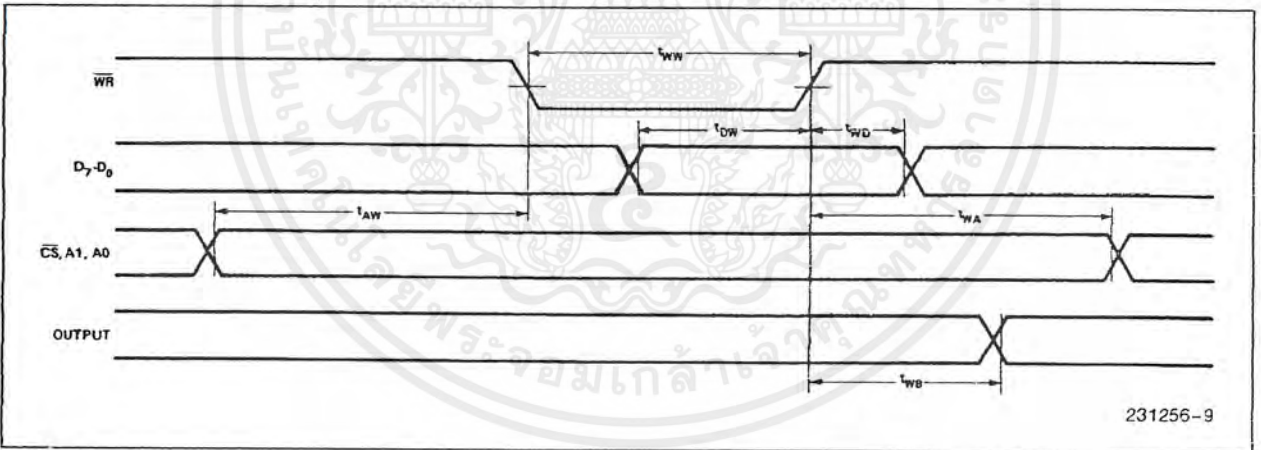
- Two 8-bit ports and two 4-bit ports.
- Any port can be input or output.
- Outputs are latched.
- Inputs are not latched.
- 16 different Input/Output configurations are possible in this Mode.

MODE 0 (BASIC INPUT)



231256-8

MODE 0 (BASIC OUTPUT)

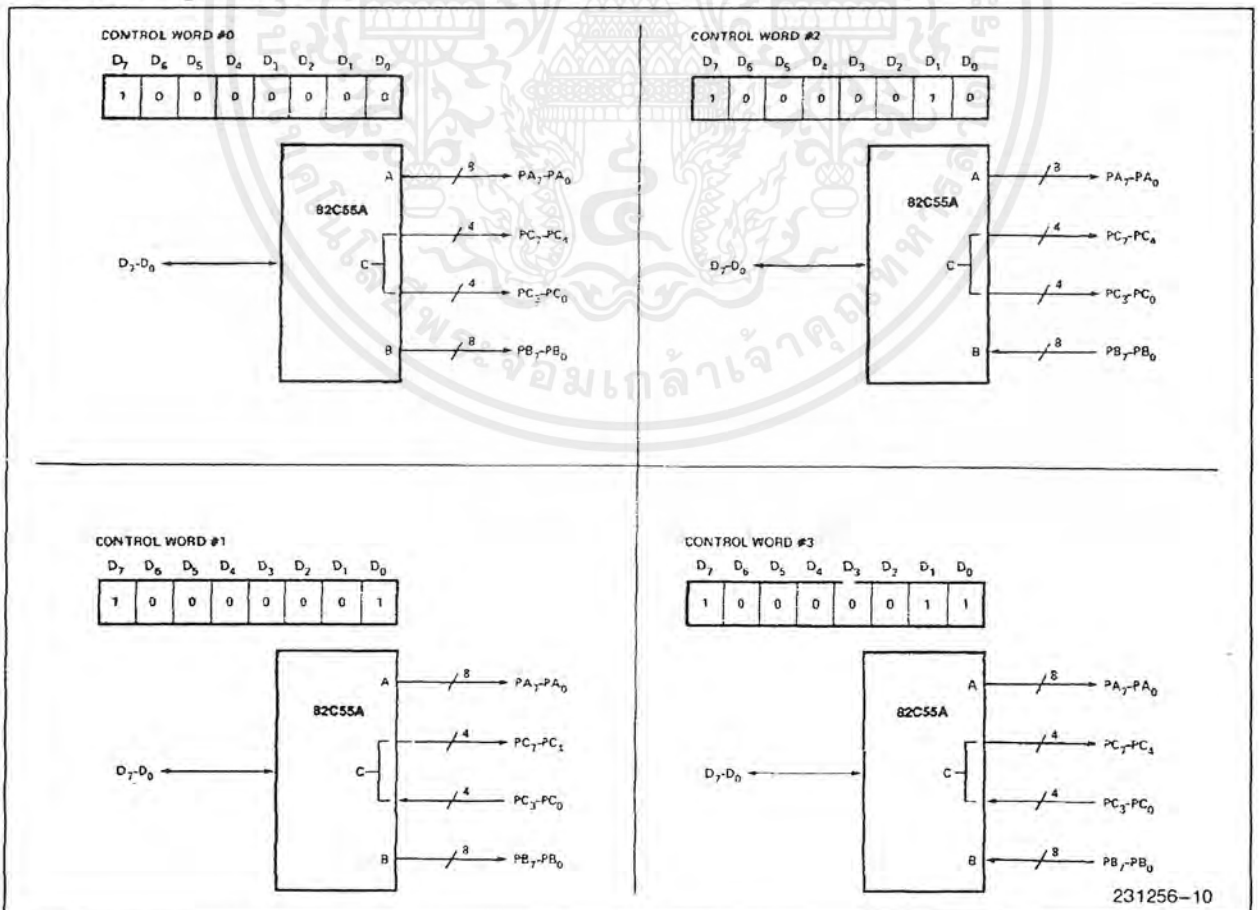


231256-9

MODE 0 Port Definition

A		B		GROUP A			GROUP B	
D ₄	D ₃	D ₁	D ₀	PORT A	PORT C (UPPER)	#	PORT B	PORT C (LOWER)
0	0	0	0	OUTPUT	OUTPUT	0	OUTPUT	OUTPUT
0	0	0	1	OUTPUT	OUTPUT	1	OUTPUT	INPUT
0	0	1	0	OUTPUT	OUTPUT	2	INPUT	OUTPUT
0	0	1	1	OUTPUT	OUTPUT	3	INPUT	INPUT
0	1	0	0	OUTPUT	INPUT	4	OUTPUT	OUTPUT
0	1	0	1	OUTPUT	INPUT	5	OUTPUT	INPUT
0	1	1	0	OUTPUT	INPUT	6	INPUT	OUTPUT
0	1	1	1	OUTPUT	INPUT	7	INPUT	INPUT
1	0	0	0	INPUT	OUTPUT	8	OUTPUT	OUTPUT
1	0	0	1	INPUT	OUTPUT	9	OUTPUT	INPUT
1	0	1	0	INPUT	OUTPUT	10	INPUT	OUTPUT
1	0	1	1	INPUT	OUTPUT	11	INPUT	INPUT
1	1	0	0	INPUT	INPUT	12	OUTPUT	OUTPUT
1	1	0	1	INPUT	INPUT	13	OUTPUT	INPUT
1	1	1	0	INPUT	INPUT	14	INPUT	OUTPUT
1	1	1	1	INPUT	INPUT	15	INPUT	INPUT

MODE 0 Configurations



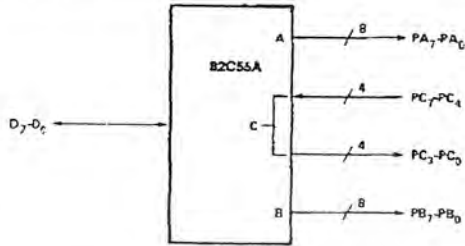
231256-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MODE 0 Configurations (Continued)

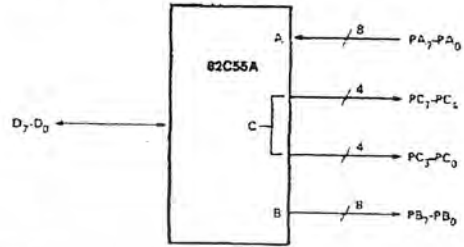
CONTROL WORD #4

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	0	1	0	0	0



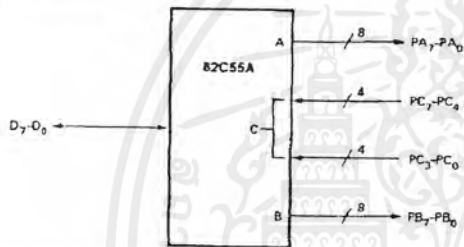
CONTROL WORD #8

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	1	0	0	0	0



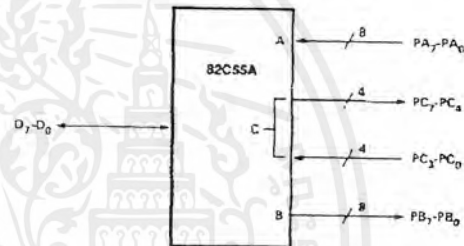
CONTROL WORD #5

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	0	1	0	0	1



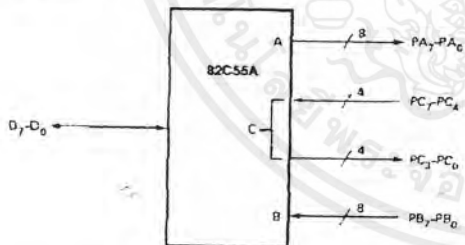
CONTROL WORD #9

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	1	0	0	0	1



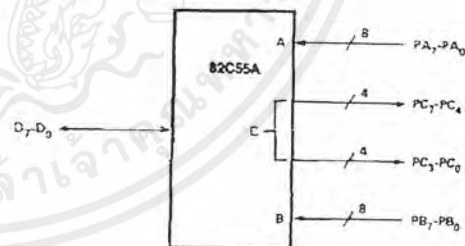
CONTROL WORD #6

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	0	1	0	1	0



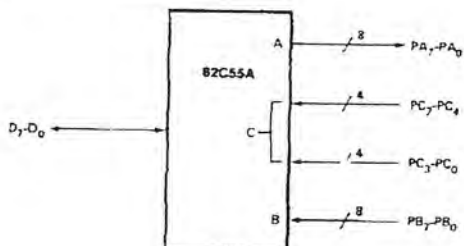
CONTROL WORD #10

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	1	0	0	1	0



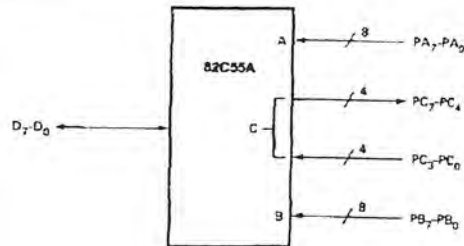
CONTROL WORD #7

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	0	1	0	1	1



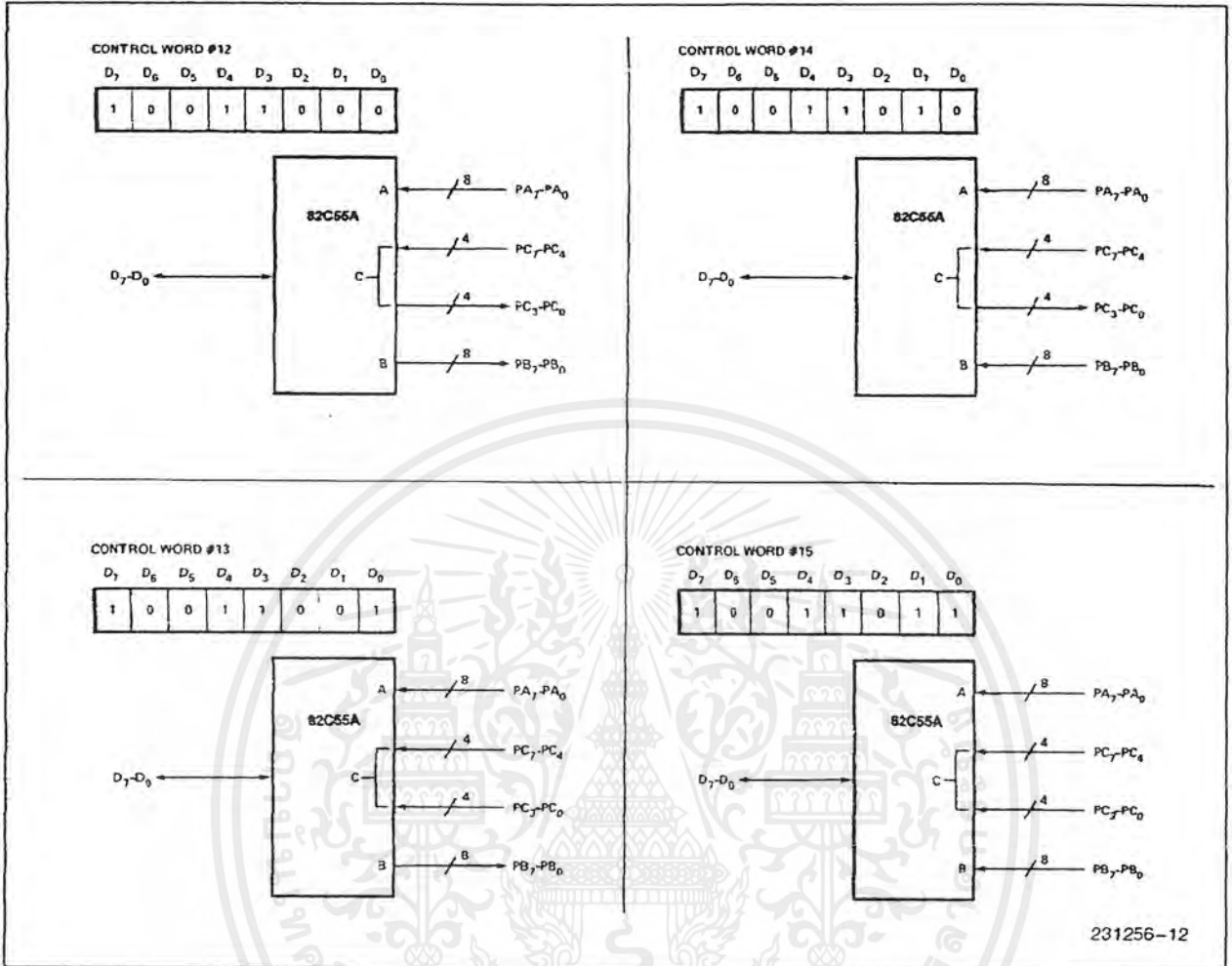
CONTROL WORD #11

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	0	1	0	0	1	1



231256-11

MODE 0 Configurations (Continued)



231256-12

Operating Modes

MODE 1 (Strobed Input/Output). This functional configuration provides a means for transferring I/O data to or from a specified port in conjunction with strobes or “handshaking” signals. In mode 1, Port A and Port B use the lines on Port C to generate or accept these “handshaking” signals.

Mode 1 Basic functional Definitions:

- Two Groups (Group A and Group B).
- Each group contains one 8-bit data port and one 4-bit control/data port.
- The 8-bit data port can be either input or output Both inputs and outputs are latched.
- The 4-bit port is used for control and status of the 8-bit data port.

Input Control Signal Definition

STB (Strobe Input). A "low" on this input loads data into the input latch.

IBF (Input Buffer Full F/F)

A "high" on this output indicates that the data has been loaded into the input latch; in essence, an acknowledgement. IBF is set by STB input being low and is reset by the rising edge of the RD input.

INTR (Interrupt Request)

A "high" on this output can be used to interrupt the CPU when an input device is requesting service. INTR is set by the STB is a "one", IBF is a "one" and INTE is a "one". It is reset by the falling edge of RD. This procedure allows an input device to request service from the CPU by simply strobing its data into the port.

INTE A

Controlled by bit set/reset of PC₄.

INTE B

Controlled by bit set/reset of PC₂.

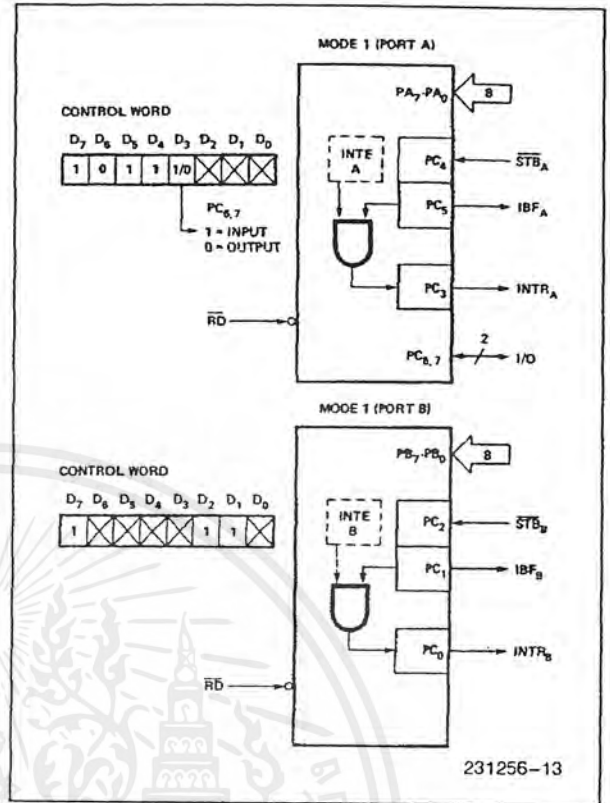


Figure 8. MODE 1 Input

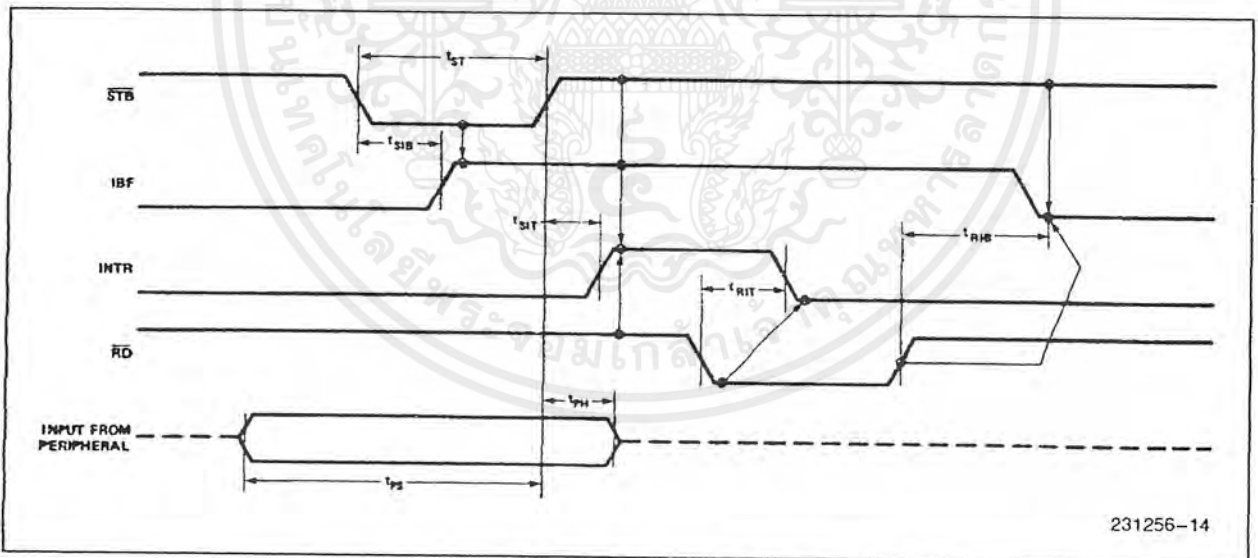


Figure 9. MODE 1 (Strobed Input)

Output Control Signal Definition

\overline{OBF} (Output Buffer Full F/F). The \overline{OBF} output will go "low" to indicate that the CPU has written data out to the specified port. The \overline{OBF} F/F will be set by the rising edge of the \overline{WR} input and reset by \overline{ACK} Input being low.

\overline{ACK} (Acknowledge Input). A "low" on this input informs the 82C55A that the data from Port A or Port B has been accepted. In essence, a response from the peripheral device indicating that it has received the data output by the CPU.

INTR (Interrupt Request). A "high" on this output can be used to interrupt the CPU when an output device has accepted data transmitted by the CPU. INTR is set when \overline{ACK} is a "one", \overline{OBF} is a "one" and INTE is a "one". It is reset by the falling edge of \overline{WR} .

INTE A

Controlled by bit set/reset of PC₆.

INTE B

Controlled by bit set/reset of PC₂.

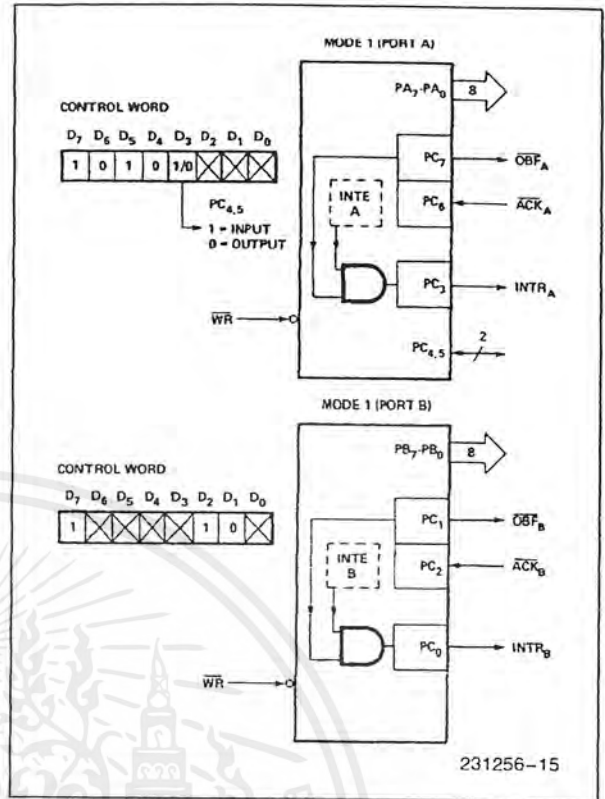


Figure 10. MODE 1 Output

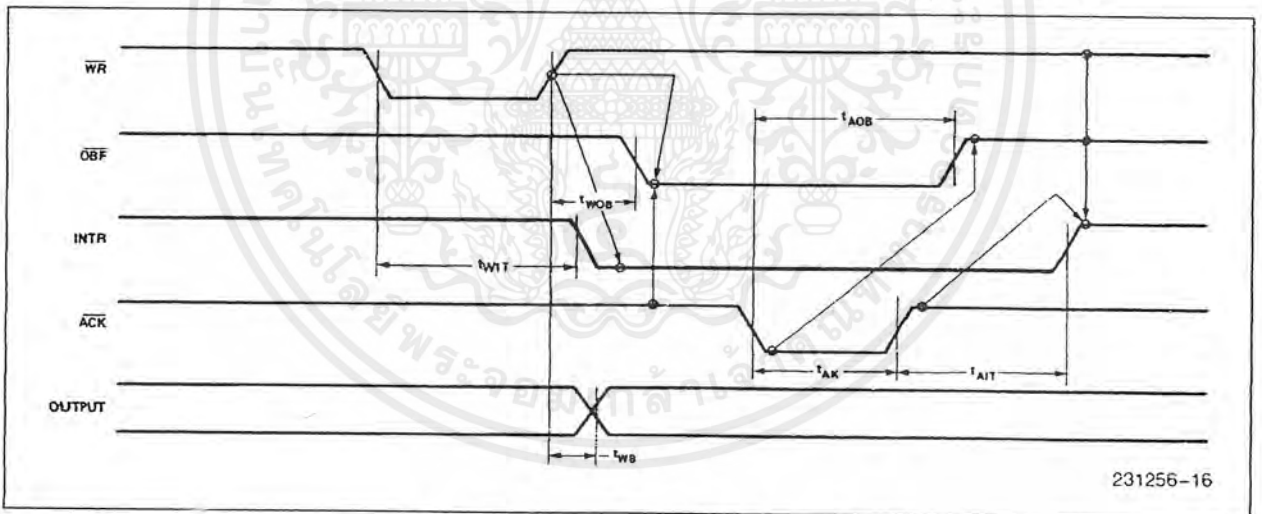


Figure 11. MODE 1 (Strobed Output)

Combinations of MODE 1

Port A and Port B can be individually defined as input or output in Mode 1 to support a wide variety of strobed I/O applications.

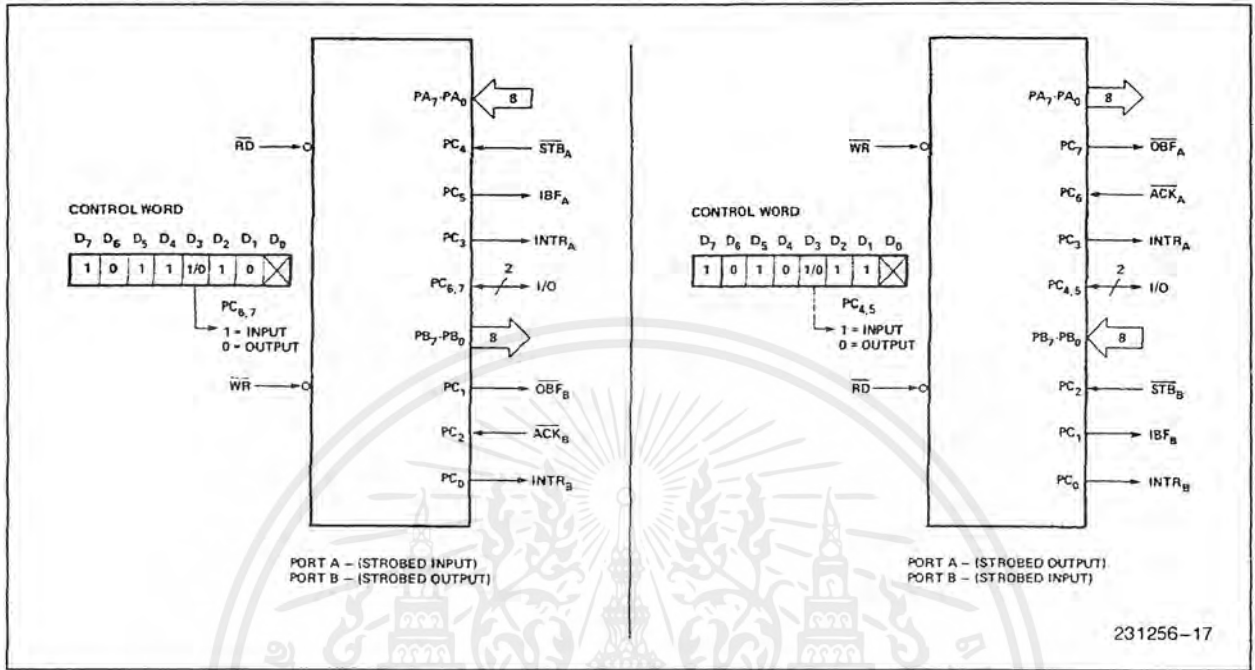


Figure 12. Combinations of MODE 1

Operating Modes

MODE 2 (Strobed Bidirectional Bus I/O). This functional configuration provides a means for communicating with a peripheral device or structure on a single 8-bit bus for both transmitting and receiving data (bidirectional bus I/O). "Handshaking" signals are provided to maintain proper bus flow discipline in a similar manner to MODE 1. Interrupt generation and enable/disable functions are also available.

MODE 2 Basic Functional Definitions:

- Used in Group A only.
- One 8-bit, bi-directional bus port (Port A) and a 5-bit control port (Port C).
- Both inputs and outputs are latched.
- The 5-bit control port (Port C) is used for control and status for the 8-bit, bi-directional bus port (Port A).

Bidirectional Bus I/O Control Signal Definition

INTR (Interrupt Request). A high on this output can be used to interrupt the CPU for input or output operations.

Output Operations

OBF (Output Buffer Full). The OBF output will go "low" to indicate that the CPU has written data out to port A.

ACK (Acknowledge). A "low" on this input enables the tri-state output buffer of Port A to send out the data. Otherwise, the output buffer will be in the high impedance state.

INTE 1 (The INTE Flip-Flop Associated with OBF). Controlled by bit set/reset of PC₆.

Input Operations

STB (Strobe Input). A "low" on this input loads data into the input latch.

IBF (Input Buffer Full F/F). A "high" on this output indicates that data has been loaded into the input latch.

INTE 2 (The INTE Flip-Flop Associated with IBF). Controlled by bit set/reset of PC₄.

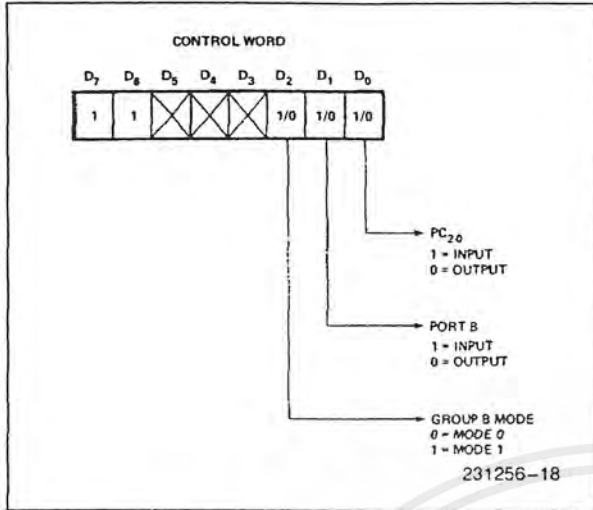


Figure 13. MODE Control Word

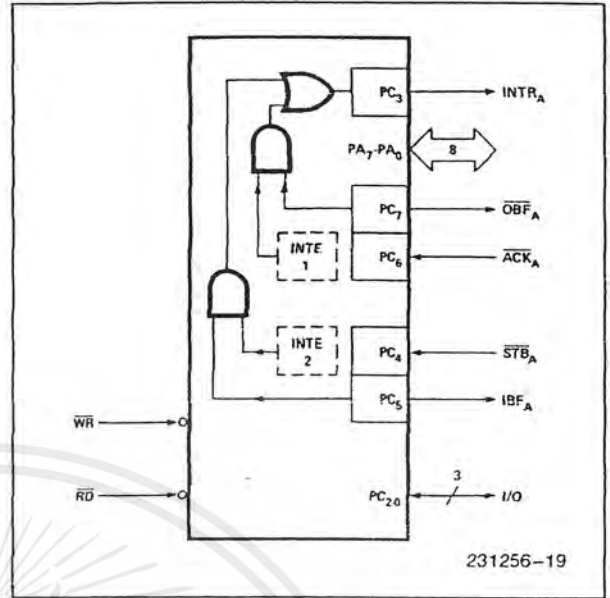


Figure 14. MODE 2

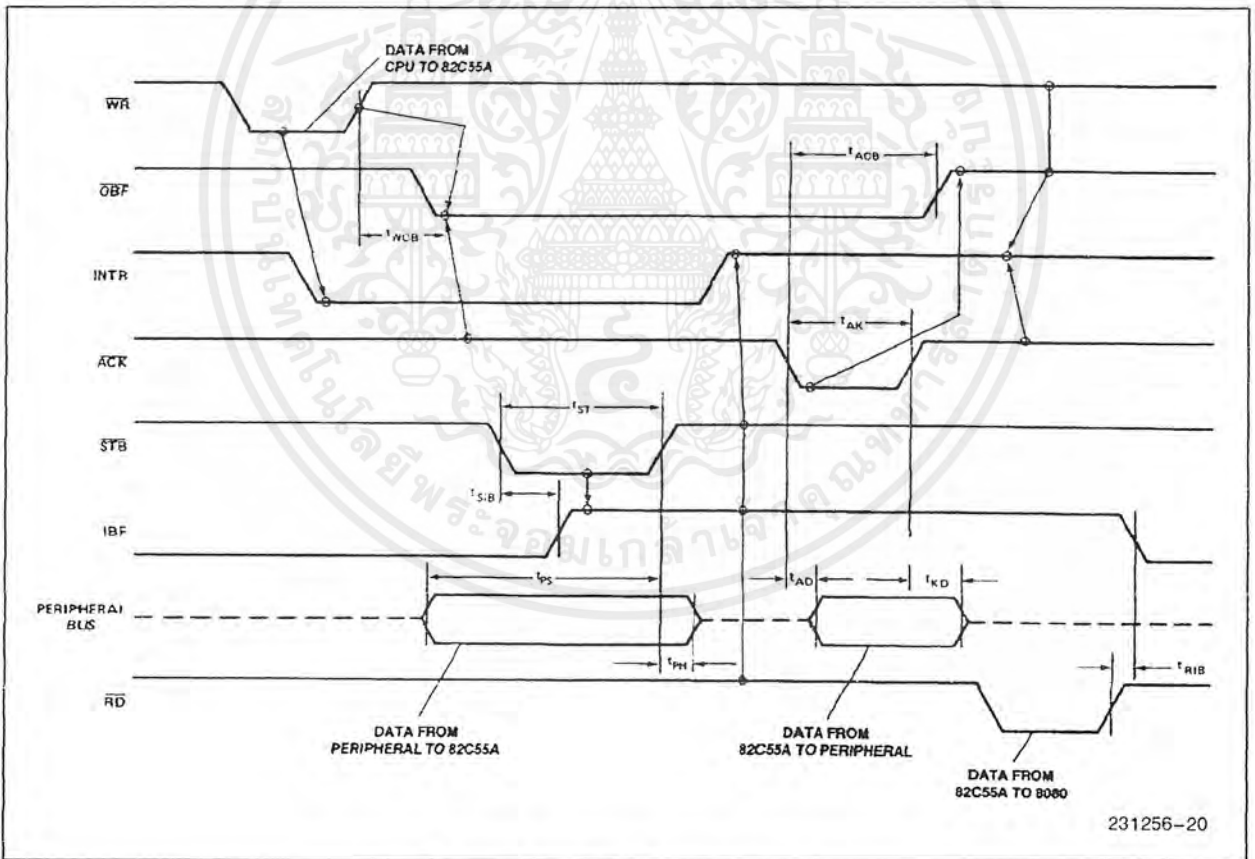
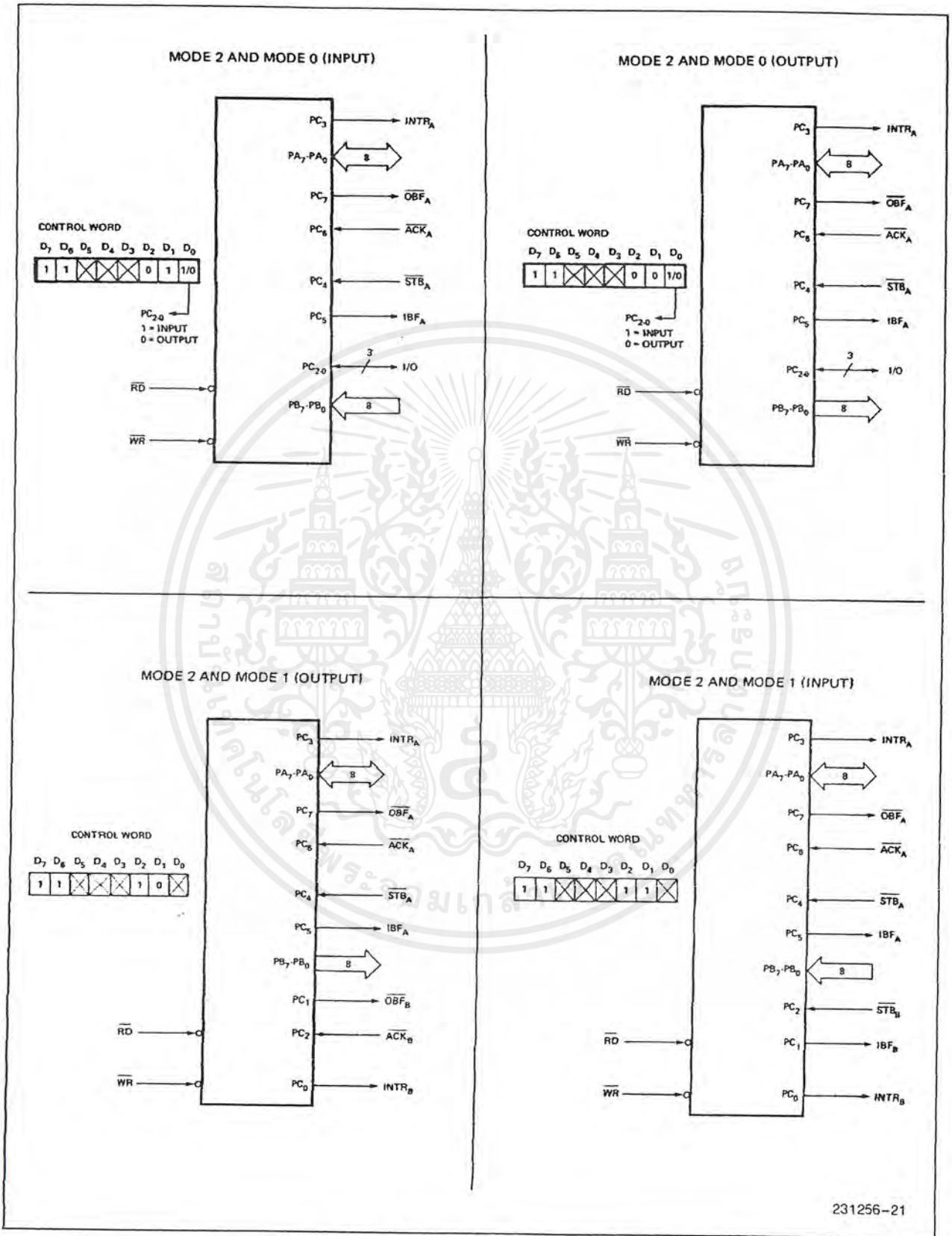


Figure 15. MODE 2 (Bidirectional)

NOTE:

Any sequence where \overline{WR} occurs before \overline{ACK} , and \overline{STB} occurs before \overline{RD} is permissible.
 $(INTR = IBF \cdot MASK \cdot \overline{STB} \cdot \overline{RD} + OBF \cdot MASK \cdot \overline{ACK} \cdot \overline{WR})$



231256-21

Figure 16. MODE 1/4 Combinations

Mode Definition Summary

	MODE 0		MODE 1		MODE 2
	IN	OUT	IN	OUT	GROUP A ONLY
PA ₀	IN	OUT	IN	OUT	↔
PA ₁	IN	OUT	IN	OUT	↔
PA ₂	IN	OUT	IN	OUT	↔
PA ₃	IN	OUT	IN	OUT	↔
PA ₄	IN	OUT	IN	OUT	↔
PA ₅	IN	OUT	IN	OUT	↔
PA ₆	IN	OUT	IN	OUT	↔
PA ₇	IN	OUT	IN	OUT	↔
PB ₀	IN	OUT	IN	OUT	—
PB ₁	IN	OUT	IN	OUT	—
PB ₂	IN	OUT	IN	OUT	—
PB ₃	IN	OUT	IN	OUT	—
PB ₄	IN	OUT	IN	OUT	—
PB ₅	IN	OUT	IN	OUT	—
PB ₆	IN	OUT	IN	OUT	—
PB ₇	IN	OUT	IN	OUT	—
PC ₀	IN	OUT	INTR _B	INTR _B	I/O
PC ₁	IN	OUT	IBF _B	OBFB	I/O
PC ₂	IN	OUT	STB _B	ACK _B	I/O
PC ₃	IN	OUT	INTR _A	INTR _A	INTR _A
PC ₄	IN	OUT	STB _A	I/O	STB _A
PC ₅	IN	OUT	IBF _A	I/O	IBF _A
PC ₆	IN	OUT	I/O	ACK _A	ACK _A
PC ₇	IN	OUT	I/O	OBFA	OBFA

MODE 0
OR MODE 1
ONLY

Special Mode Combination Considerations

There are several combinations of modes possible. For any combination, some or all of the Port C lines are used for control or status. The remaining bits are either inputs or outputs as defined by a "Set Mode" command.

During a read of Port C, the state of all the Port C lines, except the ACK and STB lines, will be placed on the data bus. In place of the ACK and STB line states, flag status will appear on the data bus in the PC2, PC4, and PC6 bit positions as illustrated by Figure 18.

Through a "Write Port C" command, only the Port C pins programmed as outputs in a Mode 0 group can be written. No other pins can be affected by a "Write Port C" command, nor can the interrupt enable flags be accessed. To write to any Port C output programmed as an output in a Mode 1 group or to

change an interrupt enable flag, the "Set/Reset Port C Bit" command must be used.

With a "Set/Reset Port C Bit" command, any Port C line programmed as an output (including INTR, IBF and OBF) can be written, or an interrupt enable flag can be either set or reset. Port C lines programmed as inputs, including ACK and STB lines, associated with Port C are not affected by a "Set/Reset Port C Bit" command. Writing to the corresponding Port C bit positions of the ACK and STB lines with the "Set/Reset Port C Bit" command will affect the Group A and Group B interrupt enable flags, as illustrated in Figure 18.

Current Drive Capability

Any output on Port A, B or C can sink or source 2.5 mA. This feature allows the 82C55A to directly drive Darlington type drivers and high-voltage displays that require such sink or source current.

Reading Port C Status

In Mode 0, Port C transfers data to or from the peripheral device. When the 82C55A is programmed to function in Modes 1 or 2, Port C generates or accepts "hand-shaking" signals with the peripheral device. Reading the contents of Port C allows the programmer to test or verify the "status" of each peripheral device and change the program flow accordingly.

There is no special instruction to read the status information from Port C. A normal read operation of Port C is executed to perform this function.

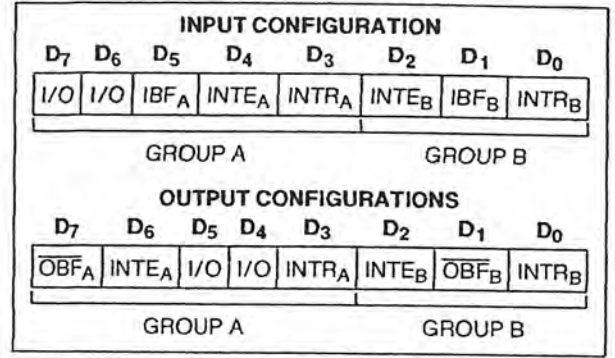


Figure 17a. MODE 1 Status Word Format

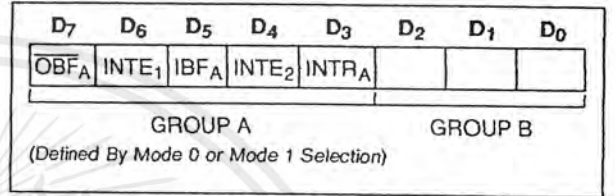


Figure 17b. MODE 2 Status Word Format

Interrupt Enable Flag	Position	Alternate Port C Pin Signal (Mode)
INTE B	PC2	\overline{ACK}_B (Output Mode 1) or \overline{STB}_B (Input Mode 1)
INTE A2	PC4	\overline{STB}_A (Input Mode 1 or Mode 2)
INTE A1	PC6	\overline{ACK}_A (Output Mode 1 or Mode 2)

Figure 18. Interrupt Enable Flags in Modes 1 and 2

ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias0°C to + 70°C
 Storage Temperature - 65°C to + 150°C
 Supply Voltage - 0.5 to + 8.0V
 Operating Voltage + 4V to + 7V
 Voltage on any Input GND - 2V to + 6.5V
 Voltage on any Output . . . GND - 0.5V to $V_{CC} + 0.5V$
 Power Dissipation 1 Watt

NOTICE: This is a production data sheet. The specifications are subject to change without notice.

*WARNING: Stressing the device beyond the "Absolute Maximum Ratings" may cause permanent damage. These are stress ratings only. Operation beyond the "Operating Conditions" is not recommended and extended exposure beyond the "Operating Conditions" may affect device reliability.

D.C. CHARACTERISTICS

$T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = +5V \pm 10\%$, GND = 0V ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$ for Extended Temperature)

Symbol	Parameter	Min	Max	Units	Test Conditions
V_{IL}	Input Low Voltage	-0.5	0.8	V	
V_{IH}	Input High Voltage	2.0	V_{CC}	V	
V_{OL}	Output Low Voltage		0.4	V	$I_{OL} = 2.5 \text{ mA}$
V_{OH}	Output High Voltage	3.0 $V_{CC} - 0.4$		V V	$I_{OH} = -2.5 \text{ mA}$ $I_{OH} = -100 \mu\text{A}$
I_{IL}	Input Leakage Current		± 1	μA	$V_{IN} = V_{CC}$ to 0V (Note 1)
I_{OFL}	Output Float Leakage Current		± 10	μA	$V_{IN} = V_{CC}$ to 0V (Note 2)
I_{DAR}	Darlington Drive Current	± 2.5	(Note 4)	mA	Ports A, B, C $R_{ext} = 500\Omega$ $V_{ext} = 1.7V$
I_{PHL}	Port Hold Low Leakage Current	+50	+300	μA	$V_{OUT} = 1.0V$ Port A only
I_{PHH}	Port Hold High Leakage Current	-50	-300	μA	$V_{OUT} = 3.0V$ Ports A, B, C
I_{PHLO}	Port Hold Low Overdrive Current	-350		μA	$V_{OUT} = 0.8V$
I_{PHHO}	Port Hold High Overdrive Current	+350		μA	$V_{OUT} = 3.0V$
I_{CC}	V_{CC} Supply Current		10	mA	(Note 3)
I_{CCSB}	V_{CC} Supply Current-Standby		10	μA	$V_{CC} = 5.5V$ $V_{IN} = V_{CC}$ or GND Port Conditions If I/P = Open/High O/P = Open Only With Data Bus = High/Low $\overline{CS} = \text{High}$ Reset = Low Pure Inputs = Low/High

NOTES:

1. Pins A_1 , A_0 , \overline{CS} , \overline{WR} , \overline{RD} , Reset.
2. Data Bus; Ports B, C.
3. Outputs open.
4. Limit output current to 4.0 mA.

CAPACITANCE
 $T_A = 25^\circ\text{C}, V_{CC} = \text{GND} = 0\text{V}$

Symbol	Parameter	Min	Max	Units	Test Conditions
C_{IN}	Input Capacitance		10	pF	Unmeasured pins returned to GND $f_c = 1\text{ MHz}^{(5)}$
$C_{I/O}$	I/O Capacitance		20	pF	

NOTE:

5. Sampled not 100% tested.

A.C. CHARACTERISTICS
 $T_A = 0^\circ\text{ to } 70^\circ\text{C}, V_{CC} = +5\text{V} \pm 10\%, \text{GND} = 0\text{V}$
 $T_A = -40^\circ\text{C to } +85^\circ\text{C for Extended Temperature}$
BUS PARAMETERS
READ CYCLE

Symbol	Parameter	82C55A-2		Units	Test Conditions
		Min	Max		
t_{AR}	Address Stable Before $\overline{RD} \downarrow$	0		ns	
t_{RA}	Address Hold Time After $\overline{RD} \uparrow$	0		ns	
t_{RR}	\overline{RD} Pulse Width	150		ns	
t_{RD}	Data Delay from $\overline{RD} \downarrow$		120	ns	
t_{DF}	$\overline{RD} \uparrow$ to Data Floating	10	75	ns	
t_{RV}	Recovery Time between $\overline{RD}/\overline{WR}$	200		ns	

WRITE CYCLE

Symbol	Parameter	82C55A-2		Units	Test Conditions
		Min	Max		
t_{AW}	Address Stable Before $\overline{WR} \downarrow$	0		ns	
t_{WA}	Address Hold Time After $\overline{WR} \uparrow$	20		ns	Ports A & B
		20		ns	Port C
t_{WW}	\overline{WR} Pulse Width	100		ns	
t_{DW}	Data Setup Time Before $\overline{WR} \uparrow$	100		ns	
t_{WD}	Data Hold Time After $\overline{WR} \uparrow$	30		ns	Ports A & B
		30		ns	Port C

OTHER TIMINGS

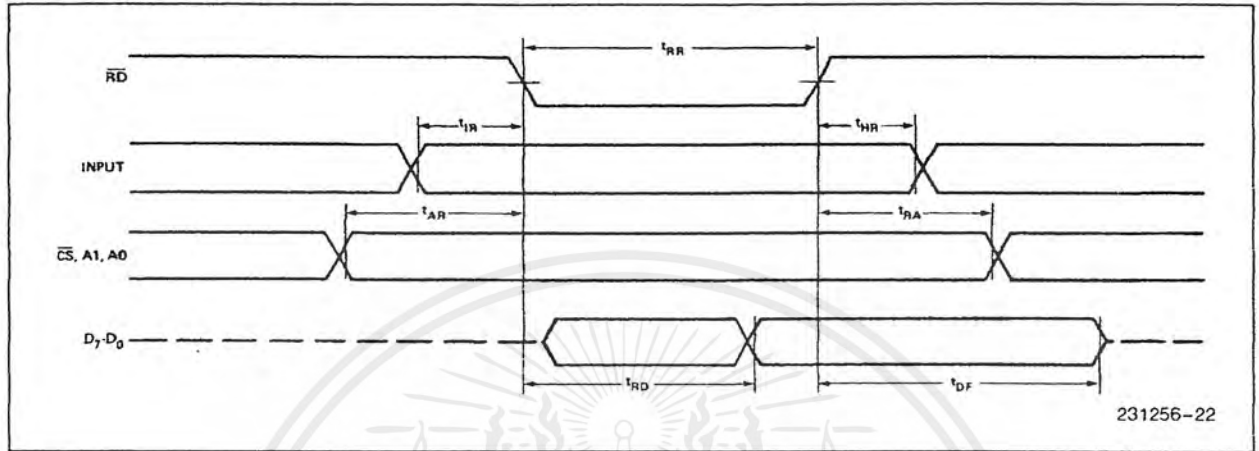
Symbol	Parameter	82C55A-2		Units Conditions	Test
		Min	Max		
t_{WB}	$\overline{WR} = 1$ to Output		350	ns	
t_{IR}	Peripheral Data Before \overline{RD}	0		ns	
t_{HR}	Peripheral Data After \overline{RD}	0		ns	
t_{AK}	\overline{ACK} Pulse Width	200		ns	
t_{ST}	\overline{STB} Pulse Width	100		ns	
t_{PS}	Per. Data Before \overline{STB} High	20		ns	
t_{PH}	Per. Data After \overline{STB} High	50		ns	
t_{AD}	$\overline{ACK} = 0$ to Output		175	ns	
t_{KD}	$\overline{ACK} = 1$ to Output Float	20	250	ns	
t_{WOB}	$\overline{WR} = 1$ to $\overline{OBF} = 0$		150	ns	
t_{AOB}	$\overline{ACK} = 0$ to $\overline{OBF} = 1$		150	ns	
t_{SIB}	$\overline{STB} = 0$ to $IBF = 1$		150	ns	
t_{RIB}	$\overline{RD} = 1$ to $IBF = 0$		150	ns	
t_{RIT}	$\overline{RD} = 0$ to $INTR = 0$		200	ns	
t_{SIT}	$\overline{STB} = 1$ to $INTR = 1$		150	ns	
t_{AIT}	$\overline{ACK} = 1$ to $INTR = 1$		150	ns	
t_{WIT}	$\overline{WR} = 0$ to $INTR = 0$		200	ns	see note 1
t_{RES}	Reset Pulse Width	500		ns	see note 2

NOTE:

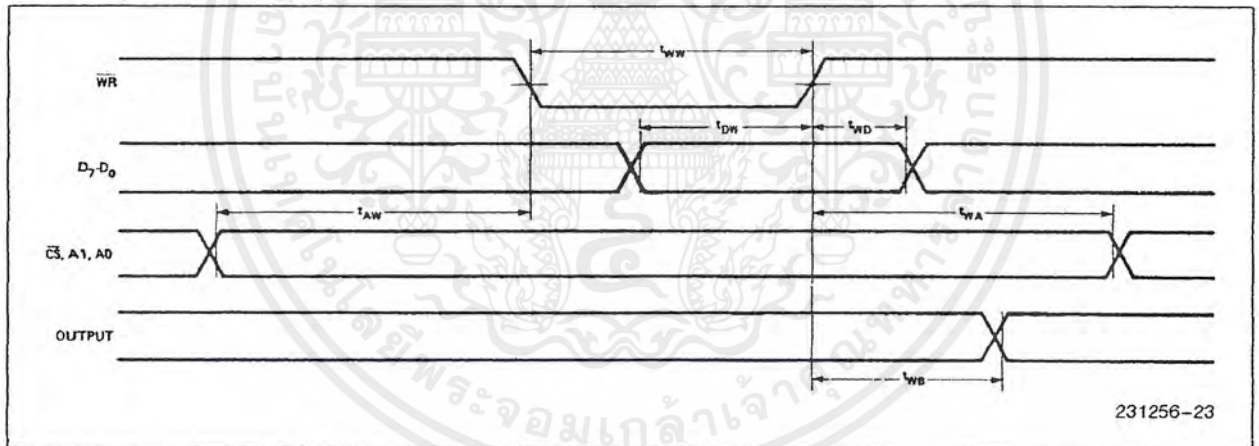
1. $INTR \uparrow$ may occur as early as $\overline{WR} \downarrow$.
2. Pulse width of initial Reset pulse after power on must be at least 50 μ Sec. Subsequent Reset pulses may be 500 ns minimum. The output Ports A, B, or C may glitch low during the reset pulse but all port pins will be held at a logic "one" level after the reset pulse.

WAVEFORMS

MODE 0 (BASIC INPUT)

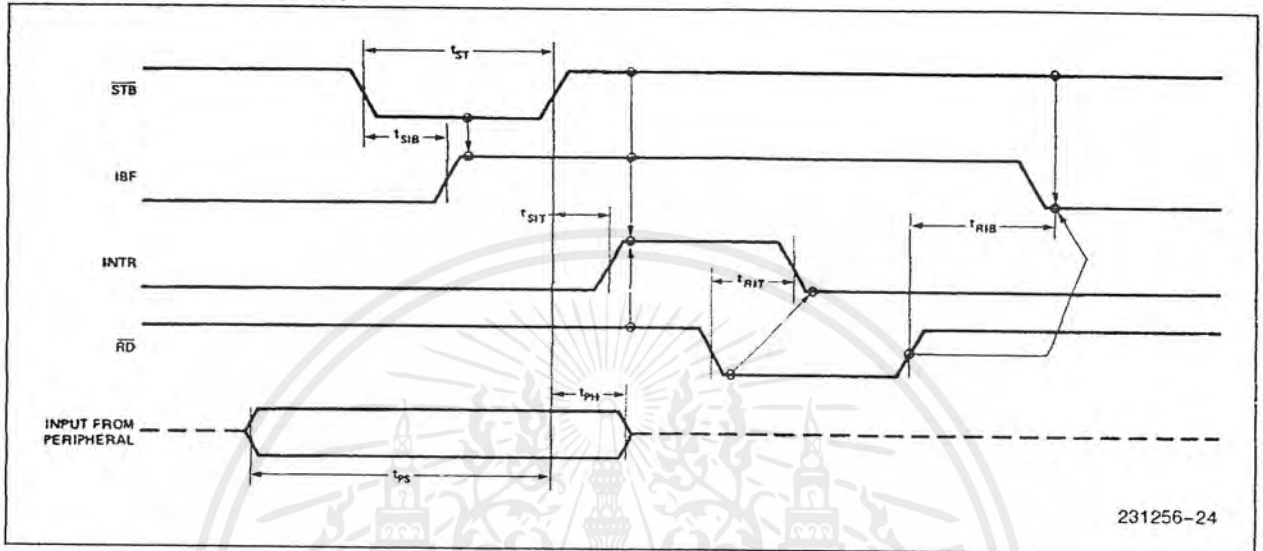


MODE 0 (BASIC OUTPUT)

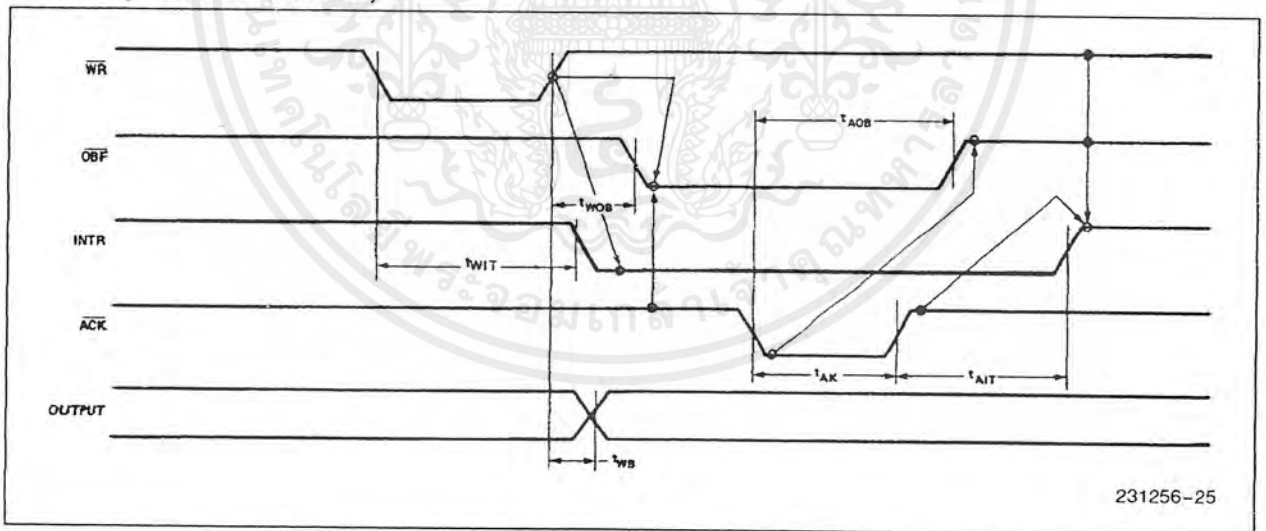


WAVEFORMS (Continued)

MODE 1 (STROBED INPUT)

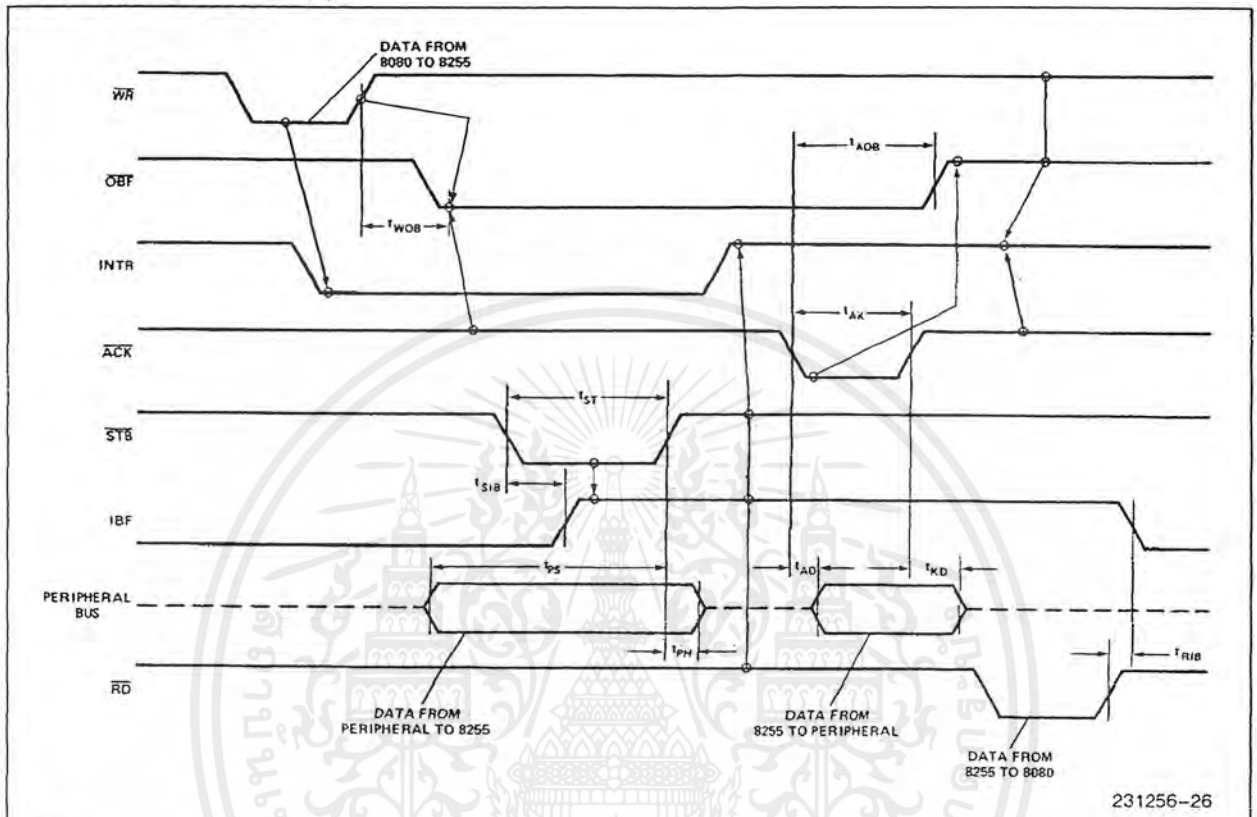


MODE 1 (STROBED OUTPUT)



WAVEFORMS (Continued)

MODE 2 (BIDIRECTIONAL)

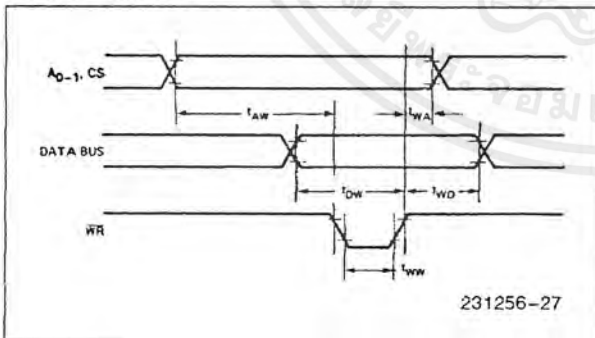


231256-26

Note:

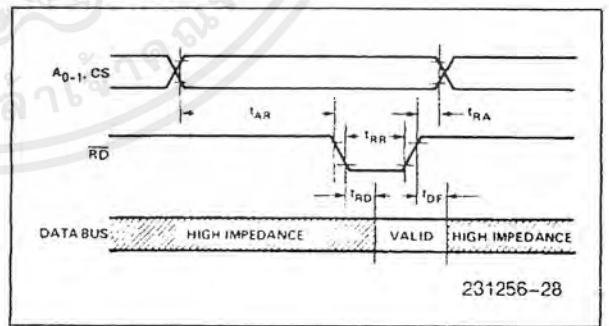
Any sequence where \overline{WR} occurs before \overline{ACK} AND \overline{STB} occurs before \overline{RD} is permissible.
 (INTR = IBF • MASK • \overline{STB} • \overline{RD} + OBF • MASK • \overline{ACK} • \overline{WR})

WRITE TIMING



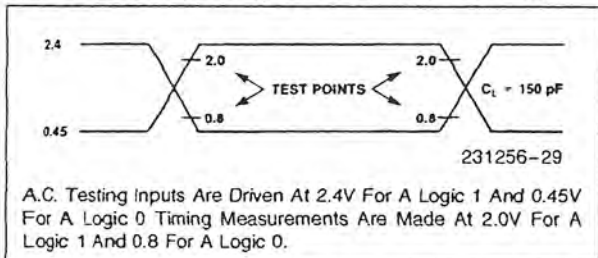
231256-27

READ TIMING



231256-28

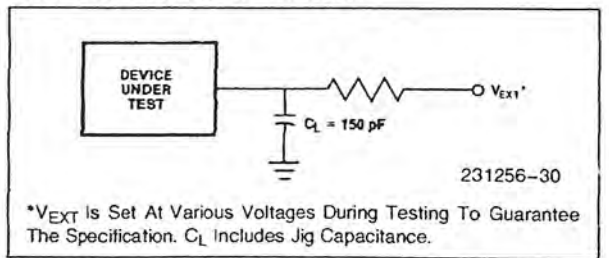
A.C. TESTING INPUT, OUTPUT WAVEFORM



231256-29

A.C. Testing Inputs Are Driven At 2.4V For A Logic 1 And 0.45V For A Logic 0 Timing Measurements Are Made At 2.0V For A Logic 1 And 0.8 For A Logic 0.

A.C. TESTING LOAD CIRCUIT



231256-30

*V_{EXT} Is Set At Various Voltages During Testing To Guarantee The Specification. C_L Includes Jig Capacitance.

Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 5

March 1997

Ordering Information

MT8870DE/DE-1 18 Pin Plastic DIP
 MT8870DS/DS-1 18 Pin SOIC
 MT8870DN/DN-1 20 Pin SSOP
 -40 °C to +85 °C

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

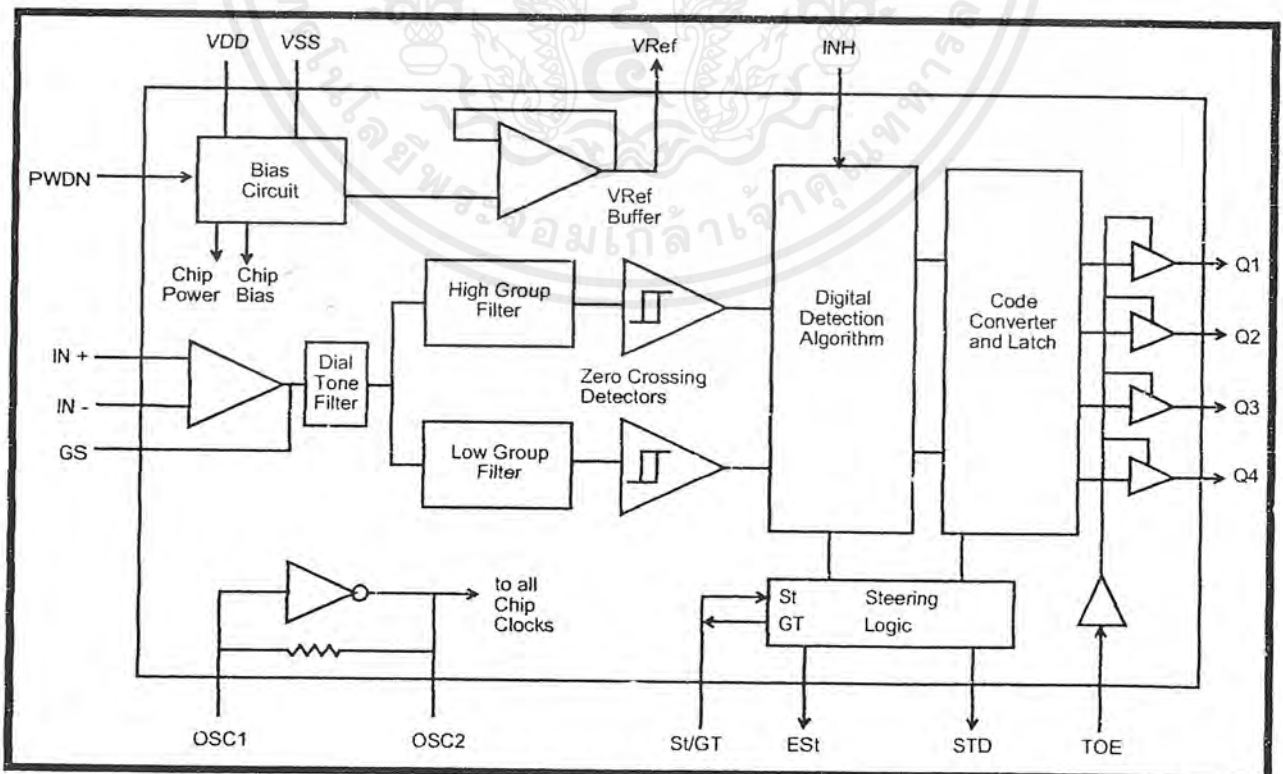


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ถือว่าทั้งหมดยังคงเป็นเอกสารและต้องแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

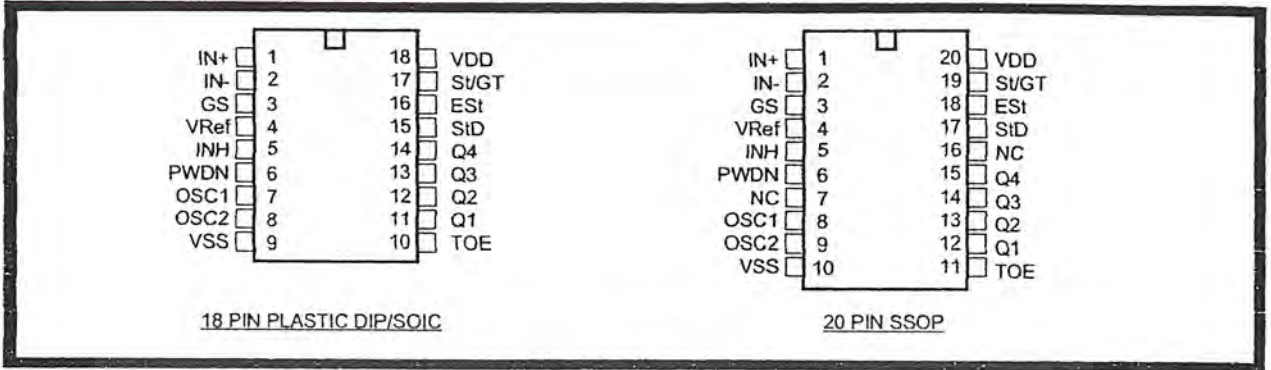


Figure 2 - Pin Connections

Pin Description

Pin #		Name	Description
18	20		
1	1	IN+	Non-Inverting Op-Amp (Input).
2	2	IN-	Inverting Op-Amp (Input).
3	3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V _{Ref}	Reference Voltage (Output). Nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	Clock (Input).
8	9	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V _{SS}	Ground (Input). 0V typical.
10	11	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V _{TSt} .
16	18	Est	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause Est to return to a logic low.
17	19	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V _{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of Est and the voltage on St.
18	20	V _{DD}	Positive power supply (Input). +5V typical.
	7, 16	NC	No Connection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับองค์กรใช้เฉพาะเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า

14-12 การตีใจ ทั้งสิ้น ถูกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

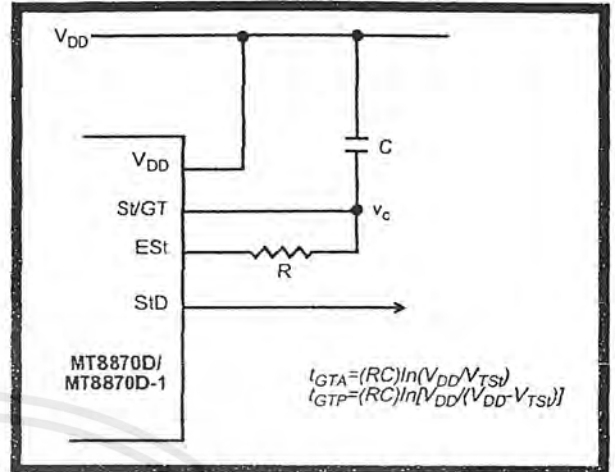


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

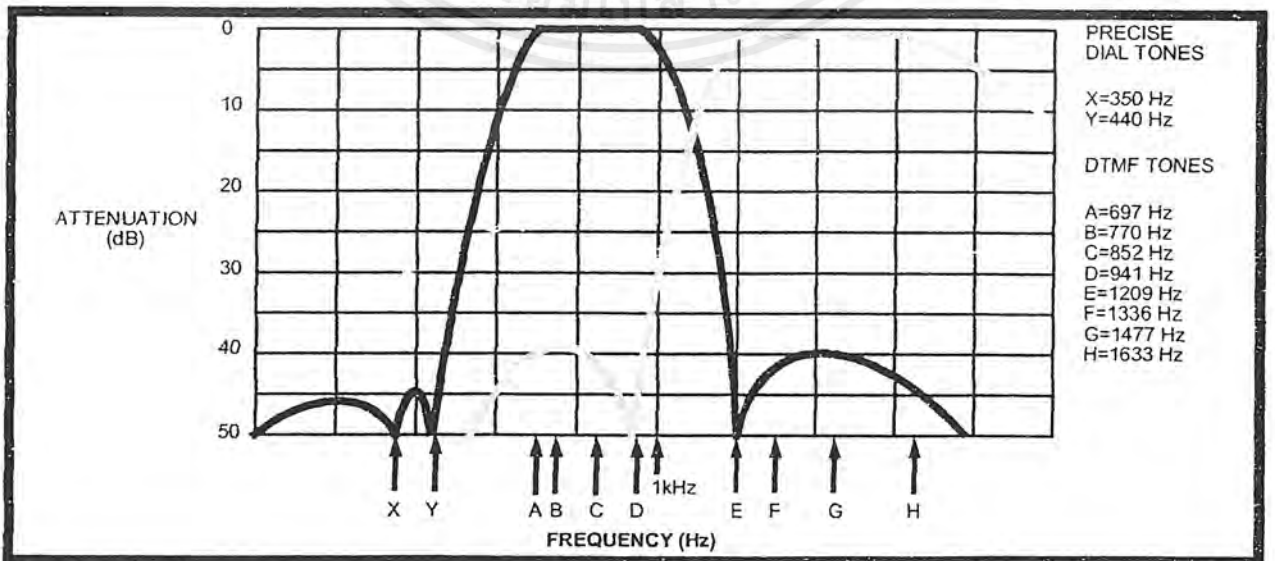


Figure 3 - Filter Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเท่านั้น มิใช่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ถือว่าทั้งหมดยังคงเป็นเอกสารและต้องอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

condition is maintained (EST remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TSt}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (SID) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μF is

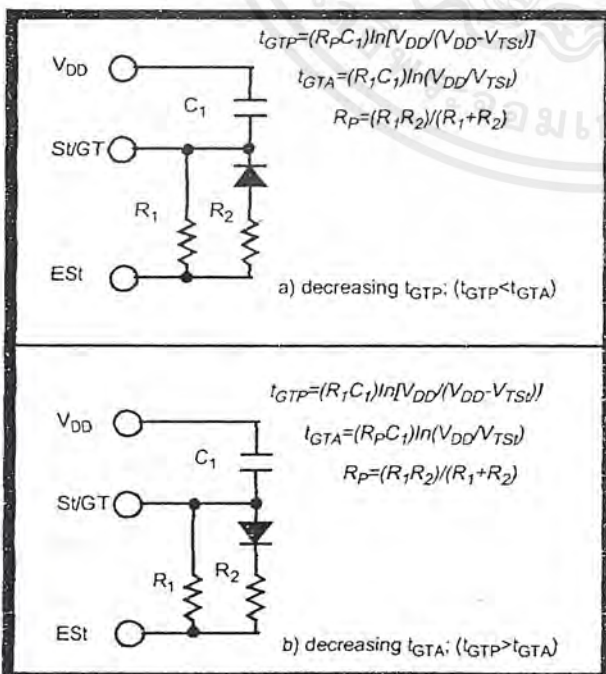


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	ES _t	Q ₄	Q ₃	Q ₂	Q ₁
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $1/2V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5 .

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

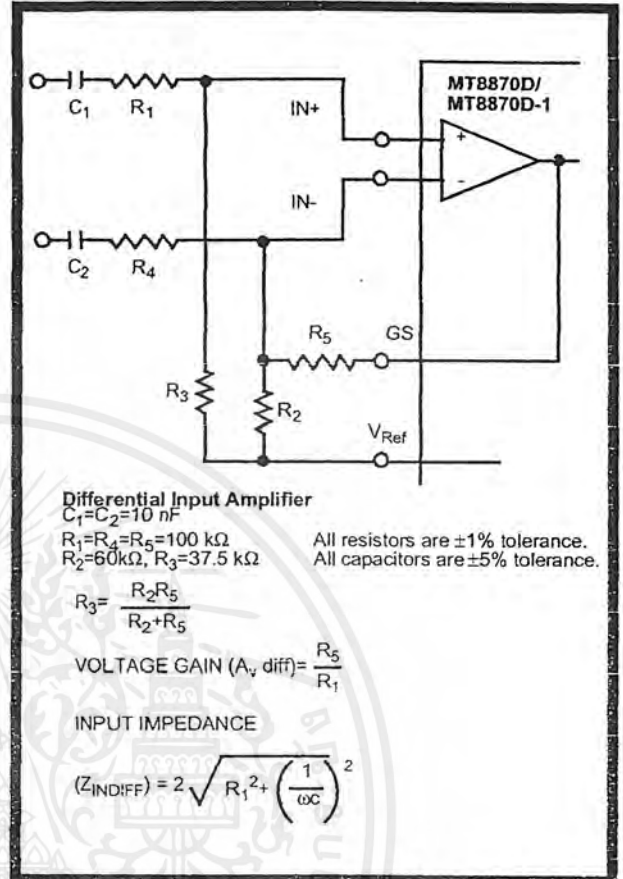


Figure 6 - Differential Input Configuration

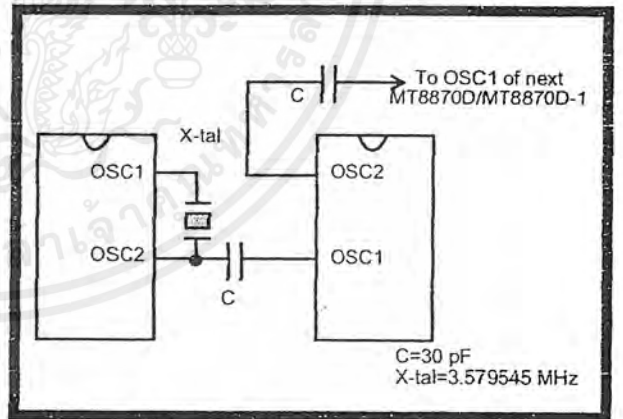


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	±0.2%

Table 2. Recommended Resonator Specifications

Note: Q_m =quality factor of RLC model, i.e., $1/2\pi\gamma R1C1$.

MT8870D/MT8870D-1 ISO²-CMOS

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R₁ and R₂ to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of R₃ and C₂ are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

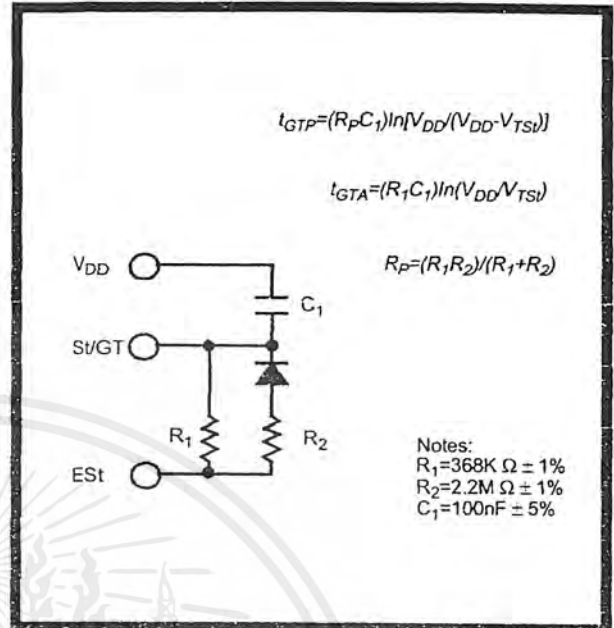


Figure 8 - Non-Symmetric Guard Time Circuit

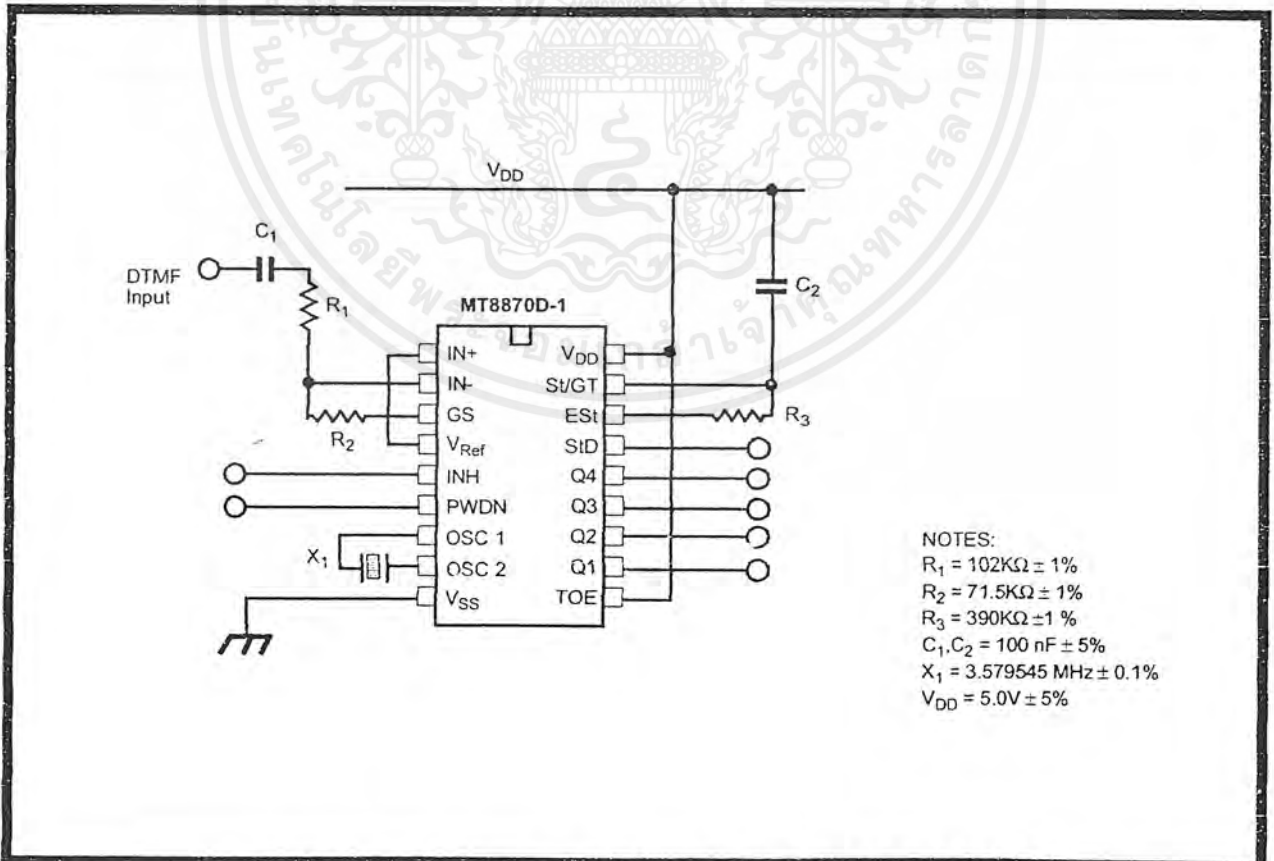


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

4-16 การแก้ไข ทั้งสิ้น ถือทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings[†]

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V _{DD}		7	V
2	Voltage on any pin	V _I	V _{SS} -0.3	V _{DD} +0.3	V
3	Current at any pin (other than supply)	I _I		10	mA
4	Storage temperature	T _{STG}	-65	+150	°C
5	Package power dissipation	P _D		500	mW

[†] Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions – Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	DC Power Supply Voltage	V _{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T _O	-40		+85	°C	
3	Crystal/Clock Frequency	f _c		3.579545		MHz	
4	Crystal/Clock Freq.Tolerance	Δf _c		±0.1		%	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics – V_{DD}=5.0V± 5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C, unless otherwise stated.

		Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1 2 3	S U P P L Y	Standby supply current	I _{DDQ}		10	25	μA	PWDN=V _{DD}
		Operating supply current	I _{DD}		3.0	9.0	mA	
		Power consumption	P _O		15		mW	f _c =3.579545 MHz
4 5 6 7 8 9 10	I N P U T S	High level input	V _{IH}	3.5			V	V _{DD} =5.0V
		Low level input voltage	V _{IL}			1.5	V	V _{DD} =5.0V
		Input leakage current	I _{IH} /I _{IL}		0.1		μA	V _{IN} =V _{SS} or V _{DD}
		Pull up (source) current	I _{SO}		7.5	20	μA	TOE (pin 10)=0, V _{DD} =5.0V
		Pull down (sink) current	I _{SI}		15	45	μA	INH=5.0V, PWDN=5.0V, V _{DD} =5.0V
		Input impedance (IN+, IN-)	R _{IN}		10		MΩ	@ 1 kHz
10		Steering threshold voltage	V _{TSI}	2.2	2.4	2.5	V	V _{DD} = 5.0V
11 12 13 14 15 16	O U T P U T S	Low level output voltage	V _{OL}			V _{SS} +0.03	V	No load
		High level output voltage	V _{OH}	V _{DD} -0.03			V	No load
		Output low (sink) current	I _{OL}	1.0	2.5		mA	V _{OUT} =0.4 V
		Output high (source) current	I _{OH}	0.4	0.8		mA	V _{OUT} =4.6 V
		V _{Ref} output voltage	V _{Ref}	2.3	2.5	2.7	V	No load, V _{DD} = 5.0V
		V _{Ref} output resistance	R _{OR}		1		kΩ	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

MT8870D/MT8870D-1 ISO²-CMOS

Operating Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, unless otherwise stated.
Gain Setting Amplifier

	Characteristics	Sym	Min	Typ [†]	Max	Units	Test Conditions
1	Input leakage current	I_{IN}			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	R_{IN}	10			M Ω	
3	Input offset voltage	V_{OS}			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	$0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref}=2.5 V$
6	DC open loop voltage gain	A_{VOL}	32			dB	
7	Unity gain bandwidth	f_C	0.30			MHz	
8	Output voltage swing	V_O	4.0			V_{pp}	Load $\geq 100 k\Omega$ to V_{SS} @ GS
9	Maximum capacitive load (GS)	C_L			100	pF	
10	Resistive load (GS)	R_L			50	k Ω	
11	Common mode range	V_{CM}	2.5			V_{pp}	No Load

MT8870D AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [†]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
				27.5		869	mV _{RMS}
2	Negative twist accept				8	dB	2,3,6,9,12
3	Positive twist accept				8	dB	2,3,6,9,12
4	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
5	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
6	Third tone tolerance				-16	dB	2,3,4,5,9,10
7	Noise tolerance				-12	dB	2,3,4,5,7,9,10
8	Dial tone tolerance				+22	dB	2,3,4,5,8,9,11

[†] Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2$ Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

MT8870D-1 AC Electrical Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV _{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV _{RMS}	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

‡ Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2$ Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-25dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

MT8870D/MT8870D-1 ISO²-CMOS

AC Electrical Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_o \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [†]	Max	Units	Conditions	
1	T I M I N G	Tone present detect time	t_{DP}	5	11	14	ms	Note 1
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
3		Tone duration accept	t_{REC}			40	ms	Note 2
4		Tone duration reject	$t_{\overline{REC}}$	20			ms	Note 2
5		Interdigit pause accept	t_{ID}			40	ms	Note 2
6		Interdigit pause reject	t_{DO}	20			ms	Note 2
7	O U T P U T S	Propagation delay (St to Q)	t_{PQ}		8	11	μs	TOE= V_{DD}
8		Propagation delay (St to StD)	t_{PSID}		12	16	μs	TOE= V_{DD}
9		Output data set up (Q to StD)	t_{QSID}		3.4		μs	TOE= V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 k Ω , 50 pF
11		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 k Ω , 50 pF
12	P D W N	Power-up time	t_{PU}		30		ms	Note 3
13		Power-down time	t_{PD}		20		ms	
14	C L O C K	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
16		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
17		Clock input duty cycle	DC _{CL}	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	C_{LO}			30	pF	

[†] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES:**

- Used for guard-time calculation purposes only.
- These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
- With valid tone present at input, t_{PU} equals time from PDWN going low until EST going high.

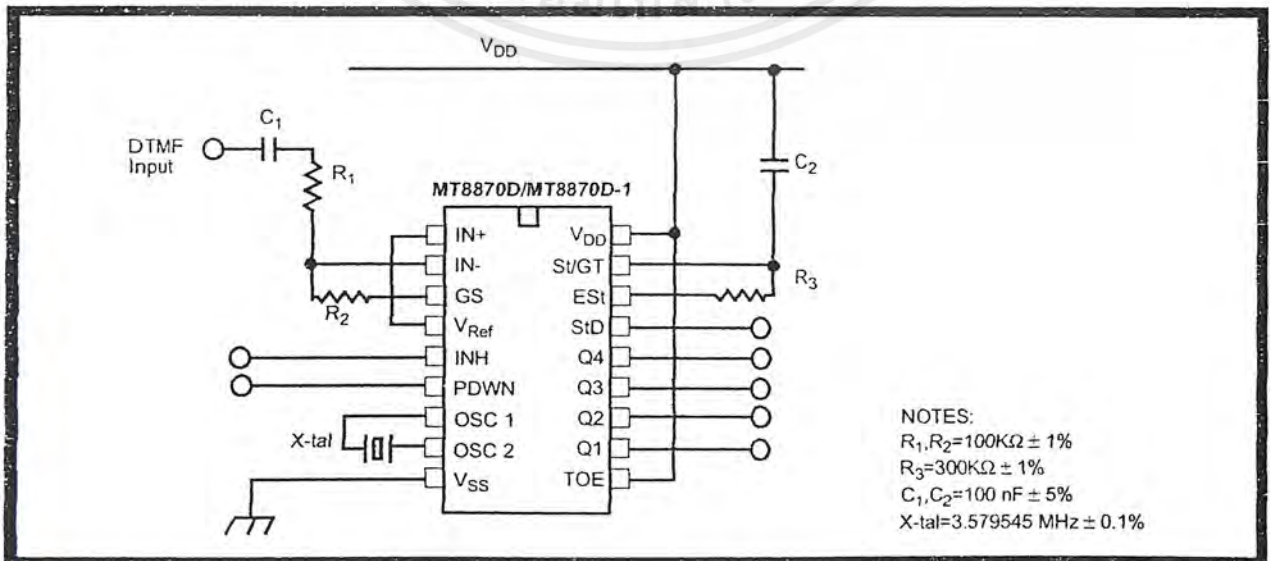
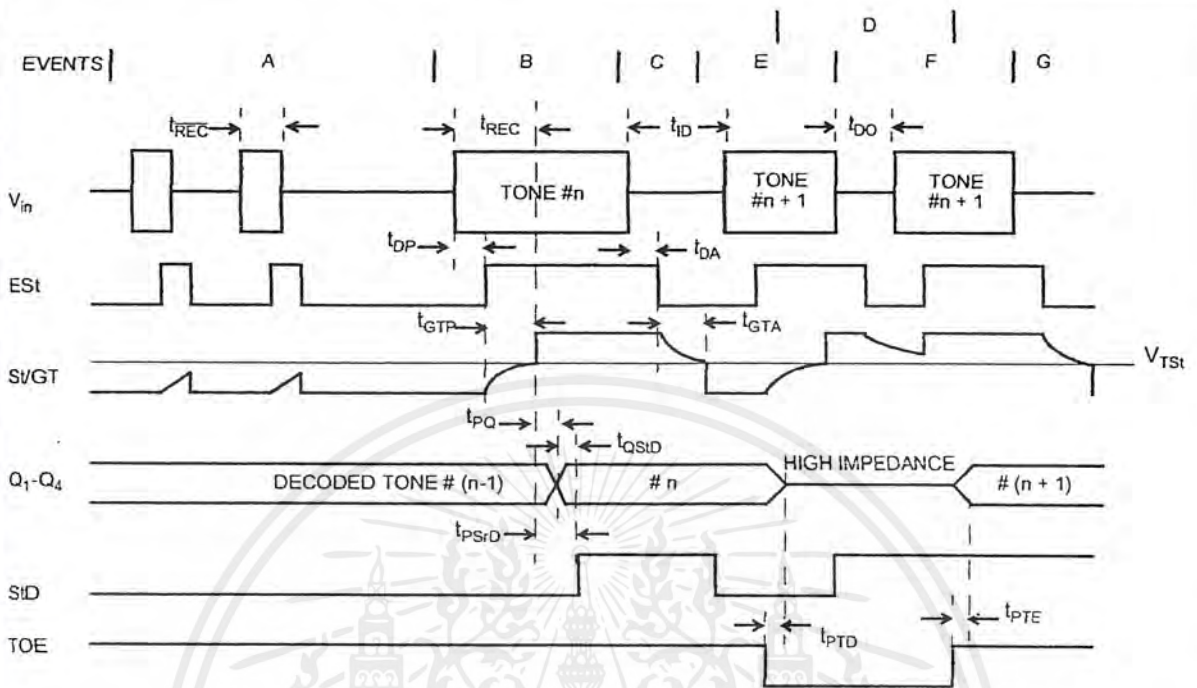


Figure 10 - Single-Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาตจากบริษัท

4-20 วารสารนี้จัดทำขึ้นเพื่อเป็นข้อมูลเบื้องต้นและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
- B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS
- C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMIAN LATCHED UNTIL NEXT VALID TONE.
- D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
- E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).
- F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.
- G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

- V_{in} DTMF COMPOSITE INPUT SIGNAL.
- ES_t EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- $SVGT$ STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- Q_1-Q_4 4-BIT DECODED TONE OUTPUT.
- SID DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
- TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECED AS VALID
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION
- t_{ID} MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
- t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram

Notes:



LM567/LM567C Tone Decoder

General Description

The LM567 and LM567C are general purpose tone decoders designed to provide a saturated transistor switch to ground when an input signal is present within the passband. The circuit consists of an I and Q detector driven by a voltage controlled oscillator which determines the center frequency of the decoder. External components are used to independently set center frequency, bandwidth and output delay.

Features

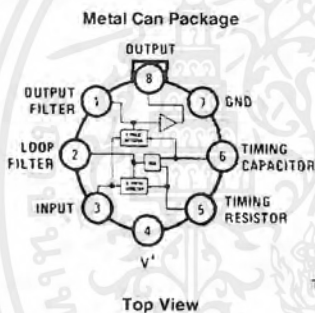
- 20 to 1 frequency range with an external resistor
- Logic compatible output with 100 mA current sinking capability

- Bandwidth adjustable from 0 to 14%
- High rejection of out of band signals and noise
- Immunity to false signals
- Highly stable center frequency
- Center frequency adjustable from 0.01 Hz to 500 kHz

Applications

- Touch tone decoding
- Precision oscillator
- Frequency monitoring and control
- Wide band FSK demodulation
- Ultrasonic controls
- Carrier current remote controls
- Communications paging decoders

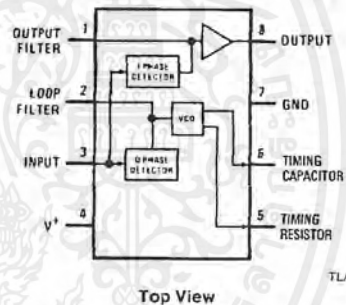
Connection Diagrams



Order Number LM567H or LM567CH
See NS Package Number H08C

TL/H/6975-1

Dual-In-Line and Small Outline Packages



Order Number LM567CM
See NS Package Number M08A
Order Number LM567CN
See NS Package Number N08E

TL/H/6975-2

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage Pin	9V
Power Dissipation (Note 1)	1100 mW
V_B	15V
V_3	-10V
V_3	$V_4 + 0.5V$
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	
LM567H	-55°C to +125°C
LM567CH, LM567CM, LM567CN	0°C to +70°C

Soldering Information

Dual-In-Line Package	260°C
Soldering (10 sec.)	
Small Outline Package	215°C
Vapor Phase (60 sec.)	
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

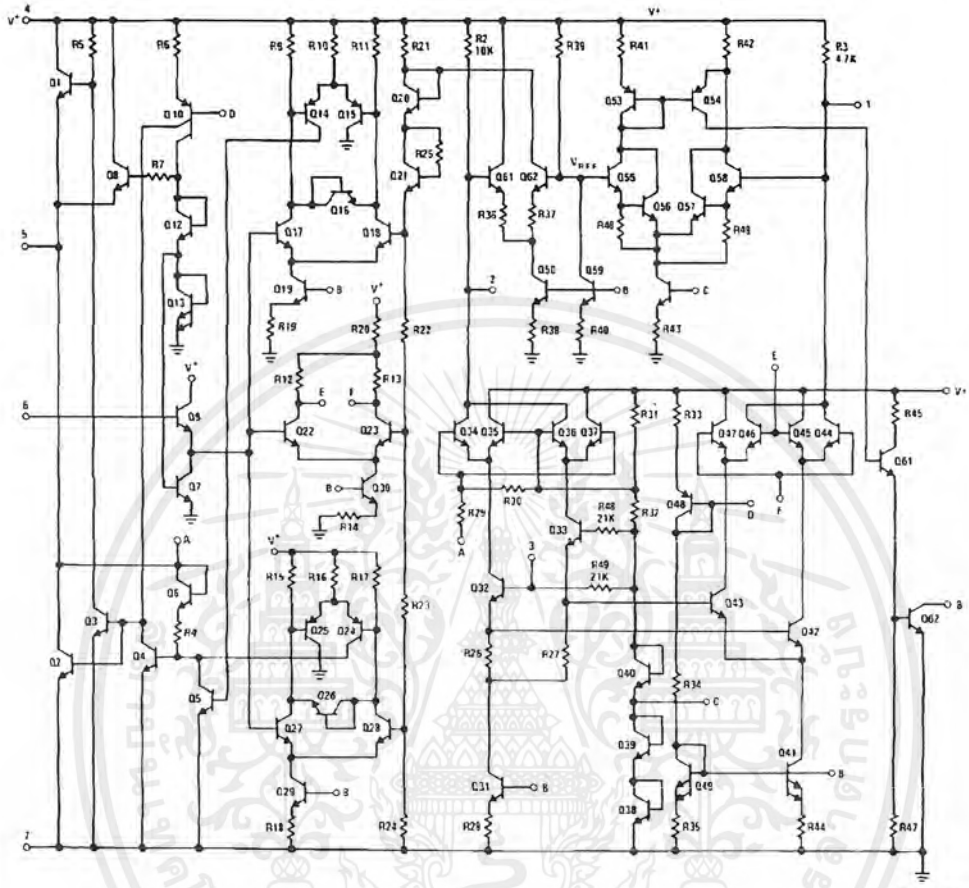
Electrical Characteristics AC Test Circuit, $T_A = 25^\circ\text{C}$, $V^+ = 5V$

Parameters	Conditions	LM567			LM567C/LM567CM			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Voltage Range		4.75	5.0	9.0	4.75	5.0	9.0	V
Power Supply Current Quiescent	$R_L = 20k$		6	8		7	10	mA
Power Supply Current Activated	$R_L = 20k$		11	13		12	15	mA
Input Resistance		18	20		15	20		k Ω
Smallest Detectable Input Voltage	$I_L = 100 \text{ mA}$, $f_i = f_o$		20	25		20	25	mVrms
Largest No Output Input Voltage	$I_C = 100 \text{ mA}$, $f_i = f_o$	10	15		10	15		mVrms
Largest Simultaneous Outband Signal to Inband Signal Ratio			6			6		dB
Minimum Input Signal to Wideband Noise Ratio	$B_n = 140 \text{ kHz}$		-6			-6		dB
Largest Detection Bandwidth		12	14	16	10	14	18	% of f_o
Largest Detection Bandwidth Skew			1	2		2	3	% of f_o
Largest Detection Bandwidth Variation with Temperature			± 0.1			± 0.1		%/°C
Largest Detection Bandwidth Variation with Supply Voltage	4.75 - 6.75V		± 1	± 2		± 1	± 5	%V
Highest Center Frequency		100	500		100	500		kHz
Center Frequency Stability (4.75-5.75V)	$0 < T_A < 70$ $-55 < T_A < +125$		35 ± 60 35 ± 140			35 ± 60 35 ± 140		ppm/°C ppm/°C
Center Frequency Shift with Supply Voltage	4.75V - 6.75V 4.75V - 9V		0.5	1.0 2.0		0.4	2.0 2.0	%/V %/V
Fastest ON-OFF Cycling Rate			$f_o/20$			$f_o/20$		
Output Leakage Current	$V_B = 15V$		0.01	25		0.01	25	μA
Output Saturation Voltage	$e_i = 25 \text{ mV}$, $I_B = 30 \text{ mA}$ $e_i = 25 \text{ mV}$, $I_B = 100 \text{ mA}$		0.2 0.6	0.4 1.0		0.2 0.6	0.4 1.0	V
Output Fall Time			30			30		ns
Output Rise Time			150			150		ns

Note 1: The maximum junction temperature of the LM567 and LM567C is 150°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient or 45°C/W, junction to case. For the DIP the device must be derated based on a thermal resistance of 110°C/W, junction to ambient. For the Small Outline package, the device must be derated based on a thermal resistance of 160°C/W, junction to ambient.

Note 2: Refer to RETS567X drawing for specifications of military LM567H version.

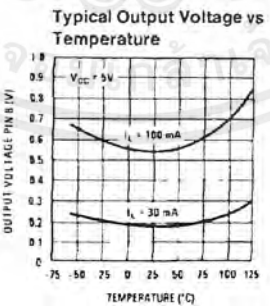
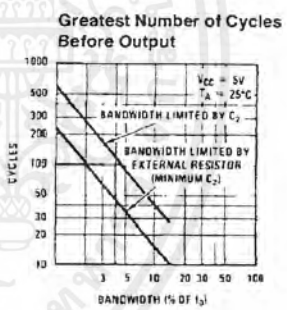
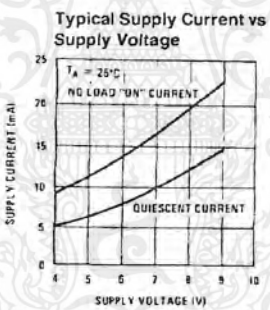
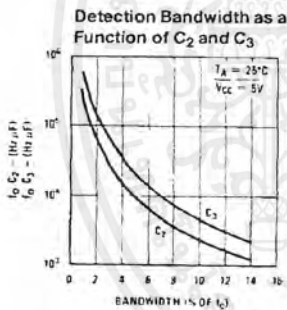
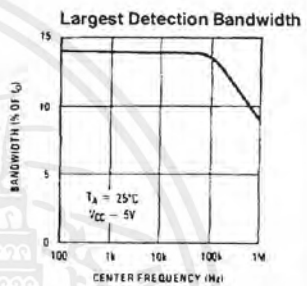
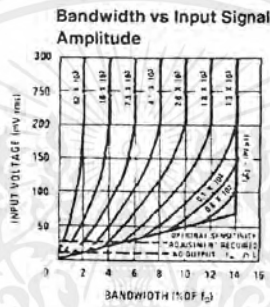
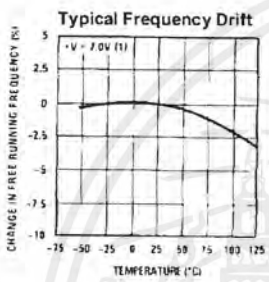
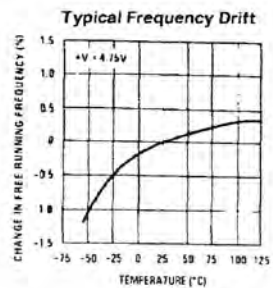
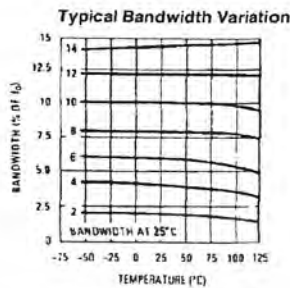
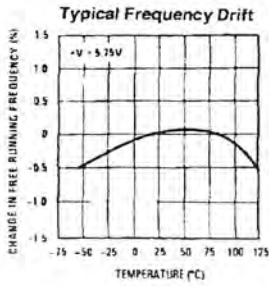
Schematic Diagram



TL/H/6975-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

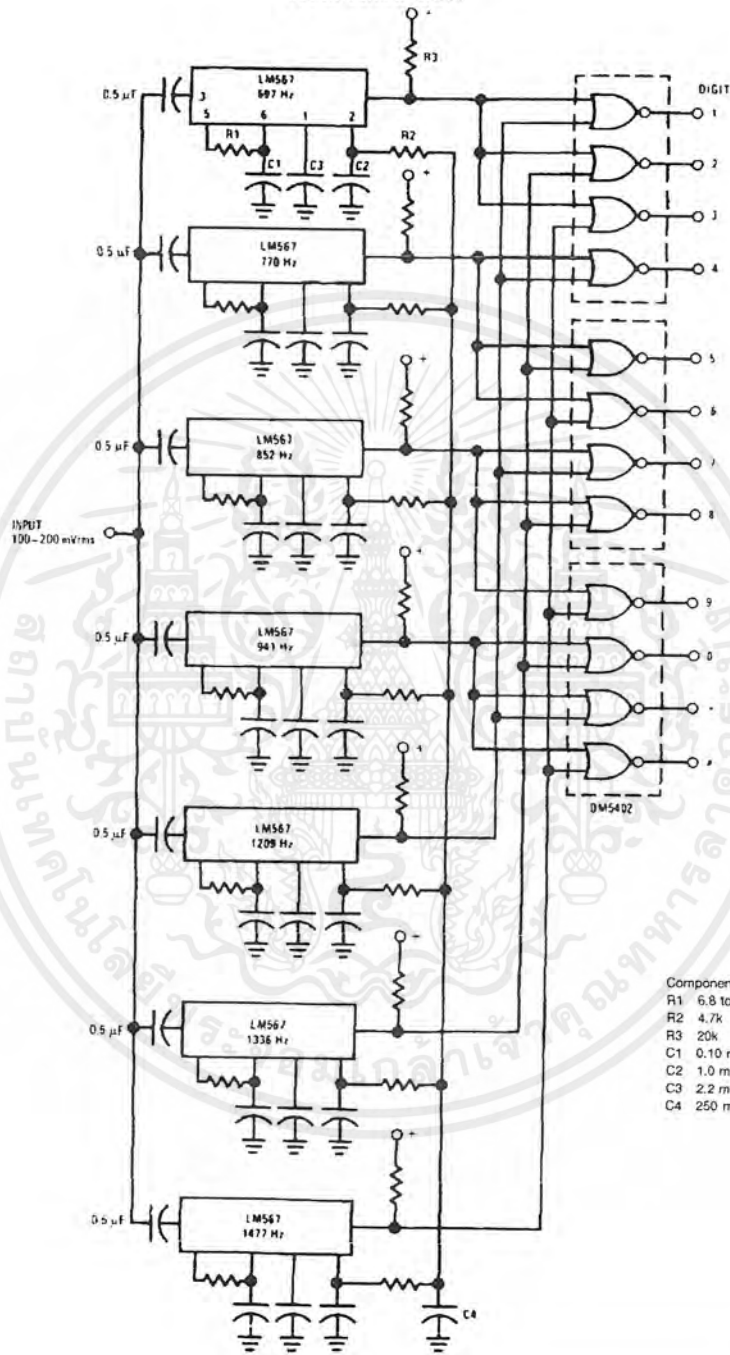
Typical Performance Characteristics



TL/H/6975-4

Typical Applications

Touch-Tone Decoder



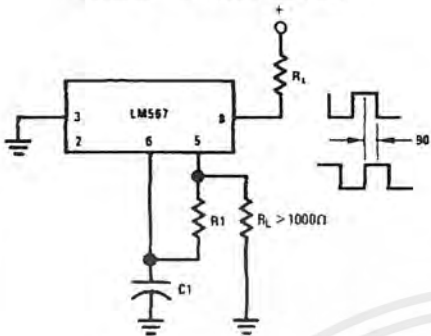
- Component values (typ)
- R1 6.8 to 15k
 - R2 4.7k
 - R3 20k
 - C1 0.10 mfd
 - C2 1.0 mfd 6V
 - C3 2.2 mfd 6V
 - C4 250 mfd 6V

TL/H/6975-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

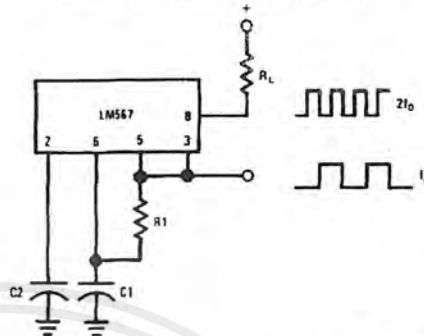
Oscillator with Quadrature Output



Connect Pin 3 to 2.8V to Invert Output

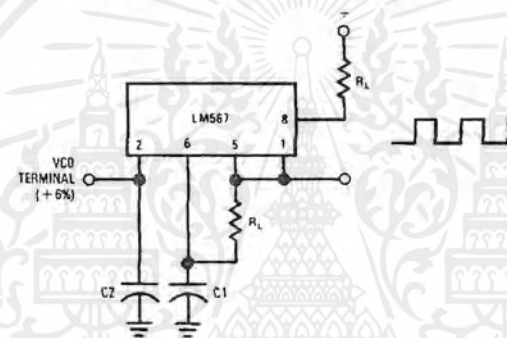
TL/H/6975-6

Oscillator with Double Frequency Output



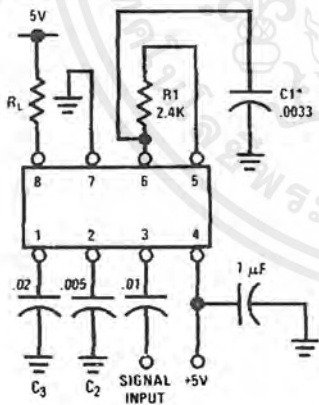
TL/H/6975-7

Precision Oscillator Drive 100 mA Loads



TL/H/6975-8

AC Test Circuit



TL/H/6975-9

$$f_1 = 100 \text{ kHz} \pm 5\%$$

*Note: Adjust for $f_0 = 100 \text{ kHz}$.

Applications Information

The center frequency of the tone decoder is equal to the free running frequency of the VCO. This is given by

$$f_0 \approx \frac{1}{1.1 R_1 C_1}$$

The bandwidth of the filter may be found from the approximation

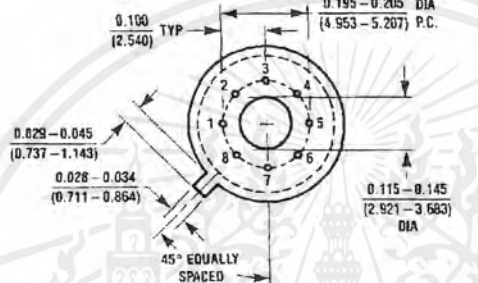
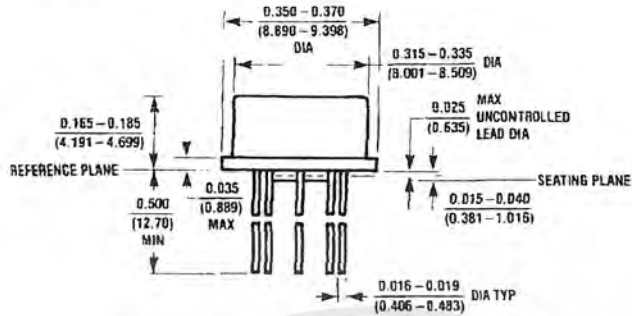
$$BW = 1070 \sqrt{\frac{V_1}{f_0 C_2}} \text{ in \% of } f_0$$

Where:

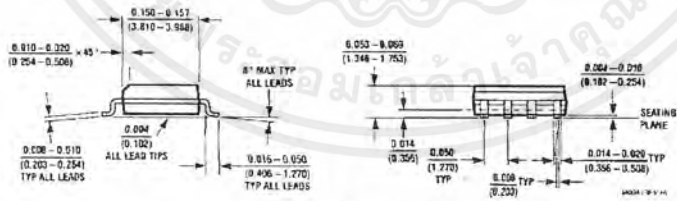
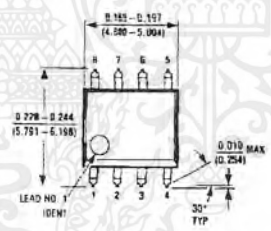
V_1 = Input voltage (volts rms), $V_1 \leq 200 \text{ mV}$

C_2 = Capacitance at Pin 2 (μF)

Physical Dimensions inches (millimeters)



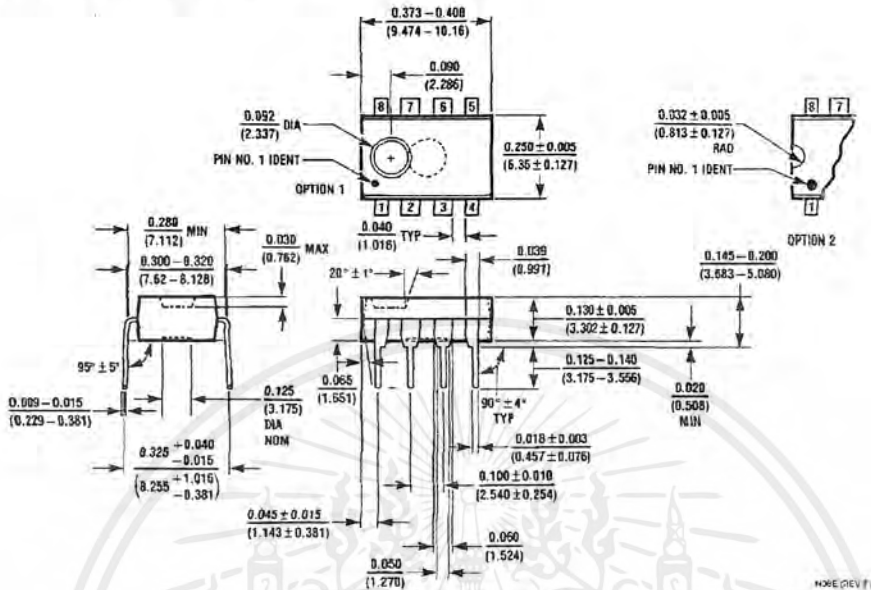
Metal Can Package (H)
 Order Number LM567H or LM567CH
 NS Package Number H08C



Small Outline Package (M)
 Order Number LM567CM
 NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
 Order Number LM567CN
 NS Package Number N08E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 76017
 Tel: 1(800) 272-9959
 Fax: 1(800) 737-7019

National Semiconductor Europe
 Fax: (+49) 0-180-530 85 88
 Email: onywoe@tevm2.nsc.com
 Deutsch Tel: (+49) 0-180-530 85 85
 English Tel: (+49) 0-180-532 78 32
 Français Tel: (+49) 0-180-532 93 58
 Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
 13th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd.,
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1600
 Fax: (852) 2736-9960

National Semiconductor Japan Ltd.
 Tel: 81-043-209-2369
 Fax: 81-043-209-2408

National does not assume any responsibility for use of any product described, no patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.