

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญาโท

ปริญญาโท ระบบควบคุมความเร็วมอเตอร์กระแสตรง

DC MOTOR SPEED CONTROL SYSTEM

- ชื่อนักศึกษา
- | | | | |
|-----------------|-----------------|--------------|----------|
| 1. นายทรงศักดิ์ | ปริญญารัตน์ | รหัสประจำตัว | 40031520 |
| 2. นายวราวิทย์ | เกรียงไกรวินทร์ | รหัสประจำตัว | 40031510 |
| 3. นายศักดิ์ชัย | รักสวัสดิ์ | รหัสประจำตัว | 40031522 |

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

อาจารย์ผู้ควบคุมปริญญาโท

- | | |
|--------------------|-------------|
| 1. ผศ.วิสุทธิ | อิทธิพรธรรม |
| 2. อาจารย์วราวิทย์ | สมหา |
| 3. อาจารย์สุรพงษ์ | สิริพงศ์ดี |



คณะกรรมการสอบปริญญาโท	ลายมือชื่อ
1. ผศ. วิสุทธิ อิทธิพรธรรม	
2. อาจารย์วราวิทย์ สมหา	
3. อาจารย์สุรพงษ์ สิริพงศ์ดี	
4. อาจารย์สุระชัย พิมพ์สวัสดิ์	
5. อาจารย์ออมรัชย์ ชัยชนะ	

วัน/เดือน/ปี ที่สอบ วันที่ 28 พฤศจิกายน 2541 เวลา 18.00 น

สถานที่สอบ ห้อง ก.301 คณะครุศาสตร์อุตสาหกรรม สจล.



ภาควิชารับรองแล้ว

(ศาสตราจารย์ระพล เทพหัสดิน ณ อยุธยา)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่ 2 เดือน พ.ศ. 42

เลขหน้.....

เลขทะเบียน 32862

วัน, เดือน, ปี 4 ส.ย. 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

ระบบควบคุมความเร็วมอเตอร์กระแสตรง DC MOTOR SPEED CONTROL SYSTEM



ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตรบัณฑิต

สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง ระบบควบคุมความเร็วมอเตอร์กระแสตรง

DC MOTOR SPEED CONTROL SYSTEM

ผู้จัดทำ

1. นายทรงศักดิ์
 2. นายวรวิทย์
 3. นายศักดิ์ชัย
- ปริญญารัตน์
เกียรติวารินทร์
ภักส์สวัสดิ์

อาจารย์ที่ปรึกษา

ลงนาม.....
(ผู้ช่วยศาสตราจารย์วิสุทธิ์ อธิพรธรรม)

ลงนาม.....
(อาจารย์วรวิทย์ สมหา)

ลงนาม.....
(อาจารย์สุรพงษ์ สิริพงษ์ดี)

หัวหน้าภาควิชาวิศวกรรมศาสตรวิศวกรรม

ลงนาม.....
(ผศ.ดร. ชีระพล เทพหัสดิน ณ อยุธยา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง ระบบควบคุมความเร็วมอเตอร์กระแสตรง

DC MOTOR SPEED CONTROL SYSTEM

วัตถุประสงค์

1. เพื่อศึกษาการทำงานของระบบควบคุมความเร็วมอเตอร์กระแสตรง
2. เพื่อศึกษาการทำงานของระบบเฟสล็อกคูลูเปเซอร์โว
3. เพื่อศึกษาการทำงานของไมโครคอนโทรลเลอร์ MCS-51
4. เพื่อนำเอาไมโครคอนโทรลเลอร์มาประยุกต์ใช้กับระบบเซอร์โว
5. เพื่อเป็นเครื่องต้นแบบให้นักศึกษาสาขาเทคโนโลยีการวัดคุมทางอุตสาหกรรมโดยใช้ประกอบการศึกษา และพัฒนาต่อไป

ประโยชน์ที่คาดว่าจะได้รับ

1. เข้าใจการทำงานของระบบควบคุมความเร็วมอเตอร์ด้วยเฟสล็อกคูลูเปเซอร์โวได้เป็นอย่างดี
2. สามารถออกแบบระบบเฟสล็อกคูลูเปเซอร์โวได้
3. เข้าใจการนำไมโครคอนโทรลเลอร์ MCS-51 มาเขียนคำสั่งและแสดงผลให้กับระบบควบคุมความเร็วมอเตอร์กระแสตรงได้
4. สามารถเป็นเครื่องต้นแบบให้นักศึกษาสาขาเทคโนโลยีการวัดคุมทางอุตสาหกรรมได้ใช้ประกอบการศึกษาและพัฒนาต่อไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบควบคุมความเร็วมอเตอร์กระแสตรง

นายทรงศักดิ์

ปริญญารัตน์

นายวรัญชัย

เกรียงติวารินทร์

นายศักดิ์ชัย

รักสวัสดิ์

อาจารย์ที่ปรึกษา

ผู้ช่วยศาสตราจารย์วิสุทธิ์

อติพรธรรม

อาจารย์วรัญชัย

สมหา

อาจารย์สุรพงษ์

สิริพงษ์ศักดิ์

ปีการศึกษา 2541

บทคัดย่อ

ปฏิญานี้ฉบับนี้ นำเสนอระบบควบคุมความเร็วมอเตอร์กระแสตรง โดยใช้ระบบเฟสล็อกคูลูเปเซอร์โว ซึ่งเป็นระบบควบคุมป้อนกลับแบบหนึ่ง และ ได้นำไมโครคอนโทรลเลอร์ MCS-51 มาประยุกต์ใช้ โดยเป็นตัวป้อนคำสั่งความเร็วที่ต้องการและเป็นตัวแสดงผลความเร็วรอบที่แท้จริง

DC MOTOR SPEED CONTROL SYSTEM

MR.SONGSAK	PARINYARAT
MR.WORAWIT	KEATIWARIN
MR.SAKCHAI	RAKSAWAT

ADVISORS

Assist.Prof.WISUIT	ATIPORNTUM
MR.WORAWIT	SOMHA
MR.SURAPONG	SIRIPONGDEE

1998

ABSTRACT

This thesis presents the DC motor speed control system it is control by phase locked loop servo that is feedback control system and we took microcontroller MCS-51 apply to command the speed that we need the 7-segment display the result a real of speed.

กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้ สามารถสำเร็จลุล่วงได้ด้วยดีนั้น คณะผู้จัดทำขอขอบคุณท่านอาจารย์ที่ปรึกษาทั้งสามท่านที่ได้ให้คำปรึกษาเกี่ยวกับการทำงาน ทั้งในทางฮาร์ดแวร์และทางด้านซอฟต์แวร์ รวมทั้งขอขอบพระคุณ ท่านอาจารย์ประจำภาควิชาครุศาสตร์อุตสาหกรรมทุกท่านเป็นอย่างยิ่งที่ได้ให้คำแนะนำปรึกษาปัญหาในด้านต่างๆ ไปจนถึงข้อมูลและ อุปกรณ์ที่เป็นประโยชน์ต่อการทดลองและด้วยความกรุณาอย่างยิ่งโดยเฉพาะอาจารย์วรัญญา สมหา ช่วยเหลือในด้านซอฟต์แวร์ และขอขอบคุณ รศ.ดร.โยธิน เปรมปรางค์วิรัตน์ ที่ได้ให้ยืมหนังสือระบบเซอร์โวและระบบอิเล็กทรอนิกส์คอนโทรลมอเตอร์ และช่วยให้คำแนะนำเกี่ยวกับระบบเฟสล็คคูลูเซอร์โว

สุดท้ายขอกราบขอบพระคุณ คุณบิดา คุณมารดา ซึ่งทำให้พวกเราได้รับการศึกษา มาตั้งแต่อดีตจนถึงปัจจุบันนี้ ประโยชน์และคุณความดีที่เกิดจากปริญญาานิพนธ์ฉบับนี้ขอมอบให้แก่คุณพ่อ คุณแม่ ครูบาอาจารย์ที่ประสิทธิ์ประสาทวิชามาตั้งแต่อดีตจนถึงปัจจุบันตลอดจนถึงเพื่อนๆ ที่ได้ให้กำลังใจเสมอมาจนทำให้ปริญญาานิพนธ์ฉบับนี้สำเร็จไปได้ด้วยดี



สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญภาพ	VI
สารบัญตาราง	VIII
บทที่ 1 บทนำ	I
1.1 ความเป็นมาและความสำคัญของปริญญาโท	1
1.2 ชี้ความสามารถของโครงการ	1
1.3 เนื้อหาโดยสังเขป	2
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 กล่าวนำ	3
2.2 วงจรเปรียบเทียบเฟส	3
2.2.1 วงจรเปรียบเทียบเฟสแบบเอ็กซ์คลูซีฟ	6
2.2.2 วงจรเปรียบเทียบเฟสแบบทูลสเตจ	7
2.3 วงจรรองความถี่ต่ำ	8
2.4 วงจรขยาย	8
2.4.1 ทฤษฎีของไบโโคเร็กซ์ชันแนลเซอร์โวแอมพลิฟายแบบไบโพลาร์	8
2.4.2 หลักการออกแบบลิเนียร์แอมพลิฟายแบบไบโพลาร์	10
2.4.3 การออกแบบภาคเอาต์พุท	10
2.4.4 การพิจารณาอัตราขยายแบบนควิต์	12
2.5 มอเตอร์ไฟฟ้ากระแสตรง	15
2.6 วงจรเข้ารหัส	17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
บทที่ 3 การออกแบบ การสร้าง และการทำงาน	18
3.1 วงจรเปรียบเทียบเฟส	18
3.2 วงจรกรองความถี่ต่ำผ่าน	19
3.3 วงจรขยาย	20
3.4 มอเตอร์ไฟฟ้ากระแสตรง	23
3.4 วงจรเข้ารหัส	23
บทที่ 4 การทดลอง และผลการทดลอง	26
4.1 กถำวนำ	26
บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไข และการพัฒนา	33
5.1 บทสรุป	33
5.2 ประโยชน์ที่ได้รับจากปริญญาโท	33
5.3 ปัญหาและแนวทางแก้ไข	33
5.4 แนวทางการพัฒนาโครงการ	34
ภาคผนวก ก รูปต้นแบบโครงการ	35
ภาคผนวก ข โปรแกรมของส่วนป้อนฟังก์ชันการทำงาน	39
ภาคผนวก ค รายการของอุปกรณ์ที่ใช้ในโครงการและคู่มือการใช้งาน	68
ภาคผนวก ง รายละเอียดของอุปกรณ์ที่ใช้ในโครงการ	75
ประวัติผู้แต่ง	103
บรรณานุกรม	106

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

รูปภาพ	หน้า
รูปที่ 2.1 รูปแบบเชิงเส้นของเฟสคอมพาราเตอร์	5
รูปที่ 2.2 ลิเนียร์ โมเดลของเฟส-ฟรีควนซ์คอมพาราเตอร์ เมื่อ K_p เป็นตัวคงที่ของความต่างเฟสและ K_v เป็นตัวคงที่ของความต่างฟรีควนซ์	6
รูปที่ 2.3 ไบโคเร็กซ์ชั้นแนลเซอร์โวแอมพลิฟายแอสแสดงการบังคับได้เต็มที่ทั้งสี่ออคเตอรัท	9
รูปที่ 2.4 ภาคเอาต์พุทของลิเนียร์ไบโพลาร์	9
รูปที่ 2.5 การออกแบบภาคเอาต์พุทที่มีส่วนประกอบเต็มส่วนบริบูรณ์	11
รูปที่ 2.6 การออกแบบภาคเอาต์พุทที่มีส่วนประกอบเต็มส่วนเพียงครึ่งเดียว	11
รูปที่ 2.7 โครงสร้างเอาต์พุทที่มีการบังคับอัตราขยาย	13
รูปที่ 3.1 วงจรเปรียบเทียบเฟสภายในไอซีเบอร์ 4046	18
รูปที่ 3.2 วงจรรองความถี่ต่ำผ่าน	20
รูปที่ 3.3 ลิเนียร์ทรานคอนคัลเต็นซ์แอมพลิฟายแบบไบโพลาร์	22
รูปที่ 3.4 วงจรเข้ารหัส (ENCODER) ซึ่งเป็นหมัดออฟติคัล	23
รูปที่ 3.5 วงจรระบบควบคุมความเร็วของมอเตอร์ด้วยเฟสล็อกคูล	24
รูปที่ 3.6 วงจรที่ใช้เป็นตัวป้อนฟังก์ชันความเร็วและแสดงผลความเร็ว	25
รูปที่ 4.1 แผนผังการทำงานของส่วนเฟสล็อกคูลเซอร์โว	26
รูปที่ 4.2 สัญญาณอ้างอิงที่ความเร็ว 300 รอบต่อนาที	27
รูปที่ 4.3 สัญญาณป้อนกลับในสภาวะล็อกที่ความเร็ว 300 รอบต่อนาที	27
รูปที่ 4.4 สัญญาณอ้างอิงที่ความเร็ว 1560 รอบต่อนาที	28
รูปที่ 4.5 สัญญาณป้อนกลับในสภาวะล็อกที่ความเร็ว 1560 รอบต่อนาที	28
รูปที่ 4.6 สัญญาณที่ออกจากเฟสดีเท็คเตอร์ที่ความเร็ว 300 รอบต่อนาที	29
รูปที่ 4.7 สัญญาณที่ออกจากวงจรรองความถี่ต่ำที่ความเร็ว 300 รอบต่อนาที	29
รูปที่ 4.8 สัญญาณที่ออกจากเฟสดีเท็คเตอร์ที่ความเร็ว 1200 รอบต่อนาที	30
รูปที่ 4.9 สัญญาณที่ออกจากวงจรรองความถี่ต่ำที่ความเร็ว 1200 รอบต่อนาที	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

เรื่อง	หน้า
รูปที่ 4.10 เปรียบเทียบสัญญาณอ้างอิงกับสัญญาณ ป้อนกลับที่ความเร็ว 300 รอบต่อนาที	31
รูปที่ 4.11 เปรียบเทียบสัญญาณอ้างอิงกับสัญญาณ ป้อนกลับที่ความเร็ว 1200 รอบต่อนาที	31
รูปที่ 4.12 เปรียบเทียบสัญญาณที่ออกจากวงจรหาคความถี่ กับสัญญาณที่เข้าวงจรหาคความถี่	32
รูปที่ ก.1 ตัวเครื่องภายนอกของเครื่องต้นแบบ	36
รูปที่ ก.2 การจัดวางอุปกรณ์ของเครื่องต้นแบบ	36
รูปที่ ก.3 มอเตอร์ไฟฟ้ากระแสตรงแบบแม่เหล็กถาวร	37
รูปที่ ก.4 ภาคเพาเวอร์แอมป์ลิฟลายแบบลิเนียร์ไบโพลาร์	37
รูปที่ ก.5 ภาคสร้างความถี่อ้างอิง	38
รูปที่ ก.6 ภาคหาคความถี่ด้วยค่าคงที่และภาคเฟสล็อกคูลูป	38
รูปที่ ข.1 โฟลว์ชาร์ตการทำงานของเครื่อง	40
รูปที่ ค.1 ปุ่มคีย์บอร์ดสำหรับเลือกการทำงานแบบต่าง ๆ	74

สารบัญตาราง

ตาราง

หน้า

ตารางที่ ค.1 การกคคดีย้ให้มอเตอร้มีความเร็วรอบตามต้องการ

72



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญญานិพนธ์

ในอุตสาหกรรมสมัยใหม่การทำงานของระบบต่าง ๆ มักจะเป็นไปในลักษณะอัตโนมัติ คือ ใช้เครื่องจักรทำหน้าที่แทนคน ซึ่งอุปกรณ์ขับเคลื่อนระบบอัตโนมัติต่าง ๆ เหล่านี้มักใช้มอเตอร์กระแสตรงเป็นตัวขับเคลื่อน เนื่องจากการพัฒนาของมอเตอร์ไฟฟ้ากระแสตรงได้ก้าวหน้าไปมาก โดยเฉพาะ DC มอเตอร์แบบแม่เหล็กถาวร ซึ่งให้คุณลักษณะการทำงานที่เป็นเชิงเส้น มีแรงบิดสูง ความเฉื่อยต่ำ โดยที่ขนาดของมอเตอร์มีขนาดเล็ก

ในระบบควบคุมความเร็วการควบคุมมอเตอร์ไฟฟ้าในอุตสาหกรรมสมัยใหม่การทำงานของระบบต่าง ๆ มักจะเป็นไปในลักษณะอัตโนมัติ คือ ใช้เครื่องจักรทำหน้าที่แทนคนซึ่งอุปกรณ์ขับเคลื่อนระบบอัตโนมัติต่าง ๆ เหล่านี้มักใช้ตัวมอเตอร์กระแสตรงเป็นตัวขับเคลื่อนเนื่องจากการพัฒนาของมอเตอร์ไฟฟ้ากระแสตรงได้ก้าวหน้าไปมาก โดยเฉพาะ DC มอเตอร์แบบแม่เหล็กถาวรซึ่งให้คุณลักษณะการทำงานที่เป็นเชิงเส้นและมีแรงบิดสูงความเฉื่อยต่ำ โดยที่ขนาดของมอเตอร์มีขนาดเล็ก ในระบบการควบคุมมอเตอร์ไฟฟ้ากระแสตรงนี้จะใช้ระบบเซอร์โว ซึ่งเป็นระบบการควบคุมแบบปิดแบบหนึ่งที่เกี่ยวข้องกับการบังคับตำแหน่ง (Position) ความเร็ว (Speed) และความเร่ง (Acceleration)

ในปัญญานิพนธ์ฉบับนี้ได้เลือกจากระบบเฟสล็อกลูปเซอร์โว (Phase -Locked Loop Servo) มาบังคับความเร็วของมอเตอร์ ซึ่งมีข้อดี คือ การเรียกดูชั้นความเร็วความเร็วดีมาก ผลตอบสนองแม่นยำต่อเป้าหมายการควบคุม และปัญญานิพนธ์ฉบับนี้ได้นำเอาไมโครโพรเซสซอร์นี้ทำหน้าที่ป้อนคำสั่งความเร็วที่ต้องการและรับข้อมูลของความเร็วจากตัวมอเตอร์นำมาแสดงผลที่ DISPLAY

1.2 ชีตความสามารถของโครงการ

เครื่องต้นแบบของระบบควบคุมความเร็วมอเตอร์กระแสตรงจะมีคุณสมบัติดังนี้

- สามารถเรียกดูชั้นความเร็วให้เป็นไปตามต้องการได้ในพิสัย 300-1560 รอบต่อนาที โดยที่โพลของมอเตอร์ไม่มากเกินไป
- แสดงผลความเร็วรอบของมอเตอร์ที่หมุนได้จริง
- สามารถป้อนคำสั่งความเร็วที่ต้องการได้ 21 step การทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 เนื้อหาโดยสังเขป

เนื้อหาภายในปฏิญญาสิทธิบัตรฉบับนี้แบ่งออกเป็นบทต่างๆ เพื่อความสะดวกต่อการศึกษา และทำความเข้าใจ ในแต่ละบทจะประกอบด้วยเนื้อหาที่สำคัญดังนี้

บทที่ 2 ทฤษฎีและหลักการ เป็นการกล่าวถึงทฤษฎีต่างๆ ที่ใช้ในปฏิญญาสิทธิบัตร คือ ทฤษฎีเฟสสี่อคูปวงจรเปรียบเทียบเฟส วงจรกรองความถี่ต่ำ วงจรขยายมอเตอร์ไฟฟ้ากระแสตรง วงจรเข้ารหัส ไมโครคอนโทรลเลอร์ MCS 51 7 – Segment และอุปกรณ์ต่างๆที่เกี่ยวข้อง

บทที่ 3 การออกแบบ การสร้างการออกแบบ วงจรกรองความถี่ต่ำ วงจรเปรียบเทียบเฟส การออกแบบ วงจรหารความถี่ด้วย 20 การออกแบบแอมป์ปลัฟลาย การออกแบบวงจรส่วนป้อน คำสั่งวงจรรหัส

บทที่ 4 การทดลอง และผลการทดลอง กล่าวถึงการทดลองโดยสรุปของปฏิญญาสิทธิบัตรที่ได้จัดทำขึ้นมาทำการวัด และบันทึกผลในแต่ละขั้นตอนว่าถูกต้องหรือไม่เพียงใด

บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไข และพัฒนา สรุปผลเกี่ยวกับความสามารถประสิทธิภาพของเครื่อง พร้อมทั้งกล่าวถึงปัญหาที่เกิดขึ้นระหว่างการทำโครงการ ตลอดจนแนวทางแก้ไข ทั้งยังได้เสนอแนะแนวทางการแก้ไขและพัฒนาปฏิญญาสิทธิบัตรฉบับนี้ต่อไป

ภาคผนวก ก. รูปเครื่องต้นแบบ

ภาคผนวก ข. โปรแกรมของส่วนป้อนฟังก์ชันการทำงาน

ภาคผนวก ค. รายการของอุปกรณ์ที่ใช้ในโครงการและคู่มือการใช้งาน

ภาคผนวก ง. รายละเอียดข้อมูลและคุณสมบัติของอุปกรณ์

บทที่ 2

ทฤษฎีและหลักการ

2.1 กล่าวนำ

ระบบควบคุมความเร็วของมอเตอร์แบบเฟสลอคคูลูป และเมื่อระบบอยู่ที่ภาวะเฟสลอค ความถี่ของสัญญาณบังคับ และสัญญาณป้อนกลับจะมีค่าเท่ากัน และถ้าความถี่ของสัญญาณบังคับที่มีค่าคงที่ ระบบจะมีความเร็วของมอเตอร์คงที่ด้วยตรงเท่าที่ระบบยังคงภาวะเฟสลอคอยู่ ความเร็วของมอเตอร์จะเป็นไปตามความถี่ของสัญญาณบังคับ และเป็นอิสระต่อการเปลี่ยนแปลงของพารามิเตอร์ในตัวมอเตอร์ และแอมพลิฟาย คุณสมบัติดังกล่าวเป็นผลรับรองถึงการทำงานที่ถูกต้องของความเร็วของมอเตอร์ ซึ่งจะดีเลิศเท่ากับความเร็วที่มีเสถียรภาพของความถี่ของสัญญาณ

ข้อสังเกตแม้ว่าระบบเฟสลอคคูลูปจะใช้เพื่อการบังคับความเร็วของมอเตอร์แท้ ที่จริงระบบดังกล่าวเป็นระบบการบังคับตำแหน่งที่ผลการบังคับตำแหน่งเป็นไปอย่างต่อเนื่อง จึงยังผลให้เกิดการบังคับตำแหน่งเป็นไปอย่างต่อเนื่อง จึงยังผลให้เกิดการบังคับความเร็ว นั่น

ระบบการบังคับความเร็วของมอเตอร์แบบเฟสลอคคูลูปมีส่วนประกอบในระบบดังต่อไปนี้

- วงจรเปรียบเทียบเฟส (Phase Comparator)
- วงจรความถี่ต่ำ (Low-Pass Filter)
- วงจรขยาย (Amplifier)
- มอเตอร์ไฟฟ้ากระแสตรง (Direct-Current Motor)
- วงจรเข้ารหัส (Encoder)

2.2 วงจรเปรียบเทียบเฟส (Phase Comparator)

จุดมุ่งหมายของเฟสคอมพาราเตอร์ คือ เพื่อเปรียบเทียบความแตกต่างเฟสระหว่างสัญญาณบังคับ และสัญญาณป้อนกลับ และผลิตสัญญาณคลาดเคลื่อน (Error) ที่เป็นสัดส่วนกับความต่างเฟสของสัญญาณทั้งสอง เฟสคอมพาราเตอร์บางแบบได้รับการออกแบบ เพื่อเปรียบเทียบความแตกต่างของความถี่ได้เท่ากับความต่างเฟสระหว่างสัญญาณบังคับและสัญญาณป้อนกลับ และให้เอาท์พุทโวลต์ตรงที่เป็นฟังก์ชันกับเฟสที่คลาดเคลื่อน และเปรียบเทียบความคลาดเคลื่อนของความถี่ดังกล่าว มักจะเรียกกันว่า เฟสควิควอนซีคอมพาราเตอร์

การวิเคราะห์ต่อไปนี้จะได้แสดงถึงสมการคณิตศาสตร์ของเฟสคอมพาราเตอร์อย่างง่ายคือตัวคูณ (Multiplier) สมมุติว่าทั้งสัญญาณบังคับและสัญญาณป้อนกลับมีลักษณะเป็นลูกคลื่นซายน์ซึ่งจะให้ผลเช่นเดียวกับสัญญาณแบบลูกคลื่นสี่เหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้สัญญาณบังคับและสัญญาณป้อนกลับเป็น SI (i) ตามลำดับ และกำหนดให้อัตราขยายตัวคูณเท่ากับ K_m เอาท์พุทของตัวคูณ ได้เป็น

$$V_c = K_m S_1 S_2 \quad (2.1)$$

เนื่องจากสัญญาณบังคับเป็นลูกคลื่นไซน์ จึงสามารถเขียนได้

$$S = -V_s \cos \theta_1 \quad (2.2)$$

กำหนดให้ θ_m เป็นตำแหน่งเชิงมุมของเฟลมาอเตอร์ และ θ_o เป็นมุมการเคลื่อนที่ของเอนโคเดอร์ดังนี้

$$\theta_o = n\theta_m \quad (2.3)$$

เมื่อ n คือจำนวนพัลส์ ซึ่งกำหนดขึ้นเนื่องจากการหมุนของเอนโคเดอร์ดอร์ในแต่ละรอบ สัญญาณป้อนกลับ S_2 เขียนได้เป็น

$$\theta_2 = V_o \sin \theta_o \quad (2.4)$$

เอาท์พุทโวลท์ของคอมพาราเตอร์ V_u ก็จะกลายเป็น

$$V_c = -K_m K_s V_o \cos \theta_1 \sin \theta_o \quad (2.5)$$

จากสมการนี้สามารถเขียนใหม่ได้

$$V_c = K_s V_s V_o / 2 [\sin(\theta_1 + \theta_o) - \sin(\theta_1 - \theta_o)] \quad (2.6)$$

ขนาดของโวลท์เตจที่เป็นสัดส่วนกับ $\sin(\theta_1 + \theta_o)$ จะเป็นลูกคลื่นไซน์ที่มีความถี่สูงและจะถูกกรองออกไปโดยโลว์พาสฟิลเตอร์ ดังนั้น อาจไม่นำมาคิดและพิจารณาแต่ละเทอมของ

$$K_p = K_{mvsvo} / 2 \quad (2.7)$$

โวลต์เตจที่เป็นสัดส่วนกับ $\sin(\theta_i + \theta_o)$ และกำหนดให้อัตราส่วนขยายของคอมพาราเตอร์ K_p เท่า

ดังนั้น เอาท์พุทโวลต์เตจของคอมพาราเตอร์ได้เป็น

$$V_c = K_p \sin(\theta_i - \theta_o) \quad (2.8)$$

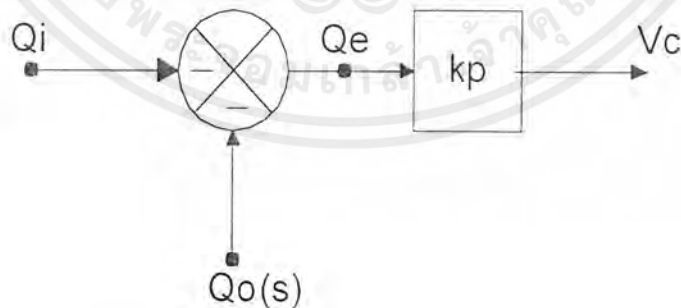
กำหนดให้เฟสเออร์เรอร์ θ เท่ากับ

$$\theta_c = (\theta_i - \theta_o) \quad (2.9)$$

สังเกตได้ว่าเมื่อ θ_c มีค่าน้อย สมการ ดังนั้น อาจประมาณค่าได้โดย

$$\begin{aligned} V_c &= K_p (\theta_i - \theta_o) \\ &= K_p \theta_c \end{aligned} \quad (2.10)$$

จากสมการ แสดงว่าเมื่อเฟสเออร์เรอร์มีค่าน้อย เอาท์พุทของคอมพาราเตอร์จะเป็นสัดส่วนกับความต่างเฟสสมการนี้ ดังนั้นอาจแสดงได้ดังในรูปที่ 2.1



รูปที่ 2.1 รูปแบบเชิงเส้นของเฟสคอมพาราเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

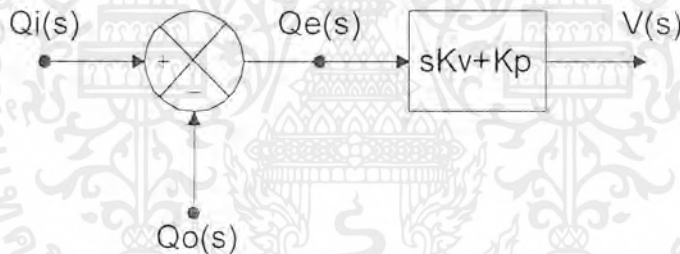
โมเดลของสมการ ได้สร้างสำหรับตัวคูณ แต่มันก็ใช้ได้กับเฟสคอมพาราเตอร์ทุกแบบ ตามเท่าที่เฟสเออร์เรอร์ 0 มีค่าน้อย ในกรณีที่เราใช้ เฟส-ควิแควนซีคอมพาราเตอร์เอาท์พุทโวลท์ที่มีค่าโดยประมาณเท่ากับผลบวกของสองส่วน คือ โวลท์เด็งเฟสเออร์เรอร์และโวลท์เด็งควิแควนซีเออร์เรอร์

$$V_o = (K_p \theta_c) + (K_d \theta / dt) \quad (2.11)$$

เมื่อใช้ลาปลาซทรานสฟอร์ม สมการกลายเป็น

$$V_o = (sK_v + K_p) \theta_c(s) \quad (2.12)$$

แผนผังการทำงานของเฟส-ควิแควนซีคอมพาราเตอร์ในรูปที่ 2.2



รูปที่ 2.2 ลิเนียร์ โมเดลของเฟส-ควิแควนซีคอมพาราเตอร์ เมื่อ K_p เป็นตัวคงที่ของความต่างเฟสและ K_v เป็นตัวคงที่ของความต่างควิแควนซี

เฟสคอมพาราเตอร์ที่กล่าวมาได้ทำการศึกษาวงจรเฟสดีเทกเตอร์ 2 ชนิดดังนี้

2.2.1 วงจรเปรียบเทียบเฟสแบบเอ็กซ์คลูซีฟออ (Exclusive-OR phase detector)

วงจร logic OR เป็นสิ่งสำคัญเหมือนกับวงจร overdriven multiplier เมื่อเกิดการทำงานเกินกำลัง multiplier output จะถูกทำให้อิ่มตัวทั้งที่ ค่าบวก ค่า logic ที่สูง หรือ ค่าลบของ voltage ค่า logic ต่ำ logic ต่ำ สำหรับ multiplier output V_d จะเป็นบวกเมื่อทั้ง input V และ V_o เป็นลบหรือเป็นบวกทั้งคู่ และ V จะเป็นลบเมื่อ input ตัวหนึ่งเป็นบวก และอีกตัวเป็นลบ สรุปได้ว่า voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

logic high และ voltage logic low แสดงถึง overdriven multiplier กล่าวคือ exclusive OR/NOR สามารถนำไปใช้เป็นเฟสดีเทคเตอร์และมีลักษณะเป็นสามเหลี่ยม

เพื่อที่จะได้ output V_o ที่บวกและลบมันจะต้องใช้ output ที่สมดุล $V_o = V_b$ V_o ซึ่ง V_o คือ exclusive OR output และ V_b คือส่วนประกอบอีกที่ ลักษณะของค่าเฉลี่ย voltage V_o, V_b คือ หน้าทีของ θ_c , voltage สอดคล้องกับ $\theta_c = 0$ คือ

$$V_{av} = V_{ho} = \frac{(V_H + V_L)}{2} \quad (2.13)$$

และค่าสูงสุดของ V_o ได้จาก

$$V_{dm} = \frac{(V_H - V_L)}{2} \quad (2.14)$$

ข้อดี ของการใช้ เอ็กซ์คลูซีฟ ออ แบบดิจิทัล (digital exclusive-OR)

- K_d มาก
- V_o น้อย
- ระยะเฟสมาก

ข้อเสีย ของการใช้ digital exclusive-OR

- สัญญาณรบกวน (noise) จะทำให้วงจรประสิทธิภาพต่ำลง

2.2.2 วงจรเปรียบเทียบเฟสแบบทูสเตจ (Two-State phase detector)

วงจร 2 สถานะ เช่น set-reset flip-flop สามารถใช้เป็นเฟสดีเทคเตอร์ที่มีเส้นตรงเหนือระยะ two-state คือการที่ R และ V มี input 2 ตัว และลูกศร \uparrow จะบอกการเพิ่มขึ้นของ input การเพิ่มขึ้นของ R เป็นสาเหตุให้วงจรเคลื่อนที่ไปยังสถานะที่ 2 (V_o เป็นบวก) การเพิ่มขึ้นของ V เป็นสาเหตุให้วงจรเคลื่อนที่ไปยังสถานะที่ 2 (V_o เป็นลบ)

ค่าเฉลี่ย V_d จะแปรผันตาม θ_c ที่เพิ่มขึ้นเรื่อยๆ เหนือระยะ 2 ผลที่ได้คือ Sarrtooth จะได้

$$Kd = \frac{V_{dm}}{\pi} = \frac{(V_H - V_L)}{\pi} \quad (2.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ set-reset flip-flop, input V_i จะเกี่ยวเนื่องกับ R และ V_o จะเกี่ยวกับ V การเพิ่มของ V_i เป็นสาเหตุให้ $Q_1 = Q_2$ ดังนั้น V_d จะสูง การเพิ่มของ V_o เป็นสาเหตุให้ $Q_2 = Q_1$ ดังนั้น V_d จะต่ำ

ข้อดี ของ TWO-STATE phase detector

- การเพิ่มระยะ (2 เท่าของ Exclusive – OR phase detector)

ข้อเสีย ของ TWO-STATE phase detector

- มีความรู้สึไวต่อสัญญาณรบกวนมากกว่า Exclusive – OR phase detector
- ความถี่สูง W_d ของ V_d สำหรับ Two-state มีค่า W_i แต่สำหรับ Exclusive – OR phase detector จะมี $2 W_i$

2.3 วงจรกรองความถี่ต่ำ (Low Pass Filter)

โลว์พาสฟิลเตอร์ใช้สำหรับกรองเทอมที่มีความถี่สูงของเอาต์พุตคอมพาราเตอร์ฟิลเตอร์แบบมีโพลเพียงตัวเดียว อาจพอเพียงสำหรับการลดทอนสัญญาณความถี่สูง แต่การเลือกชนิดของฟิลเตอร์ขั้นสุดท้าย จะกระทำได้นบนพื้นฐานการออกแบบลูปรานเฟอ์ฟังก์ชันของฟิลเตอร์กำหนดได้โดย $F(s)$

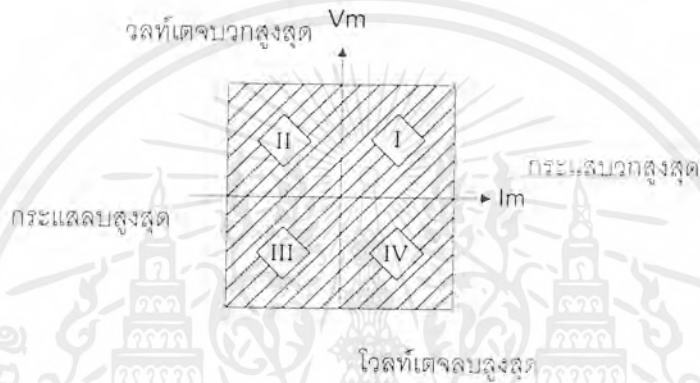
2.4 วงจรขยาย (Amplifier)

แอมพลิฟายสำหรับเพิ่มระดับกำลังของสัญญาณเออร์รอร์ เพื่อใช้สำหรับขับมอเตอร์ทานสเฟอ์ฟังก์ชันของแอมพลิฟาย $H(s)$ อาจถูกเลือกได้หลายลักษณะถ้าต้องเพิ่มการชดเชยในลูป โดยโครงงานนี้ศึกษาแอมพลิฟายชนิดไบโโคเร็กซ์ันแนลเซอร์โวแอมพลิฟายแบบโพล

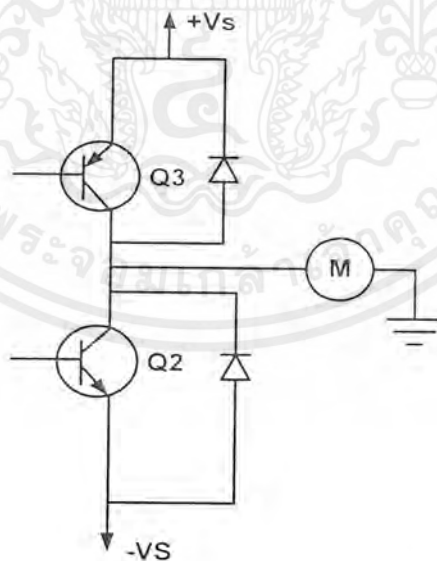
2.4.1 ทฤษฎีของไบโคเร็กซ์ันแนลเซอร์โวแอมพลิฟายแบบไบโพลาร์

ไบโคเร็กซ์ันแนลเซอร์โวแอมพลิไฟร์สามารถทำให้ออเตอร์ทำงานได้สองทิศทาง และมีลิเนียร์ทรานเฟอ์ฟังก์ชันตลอดถึงช่วงความเร็วเป็นศูนย์ แอมพลิฟายแบบนี้สามารถบังคับได้เต็มทั้งสี่ควอดแดรนต์ และสามารถป้อนโวลต์เฉงและกระแสทั้งบวกหรือลบให้กับมอเตอร์ได้ ไบโคเร็กซ์ันแนลแอมพลิฟายแบบพื้นฐานสองแบบได้แก่ ลิเนียร์ไบโพลาร์ ซึ่งแบ่งออกตามลักษณะโครงสร้างของภาคเอาต์พุท

ไบโพลาร์แอมพลิฟายใช้เพาเวอร์ซัพพลายถึงสองลักษณะสำหรับการทำงานแบบฟอร์เวิร์ดและรีเวอร์ส โวลต์เตจที่ป้อนให้มอเตอร์ เท่ากับผลต่างระหว่างซัพพลายโวลต์เตจและโวลต์เตจตกคร่อมคอนดักเตอร์อิมิตอร์ของ Q1 หรือ Q2 ในขณะที่ตัวหนึ่งตัวได้นำกระแสเนื่องด้วยลิเนียร์แอมพลิฟายโดยทั่วไปมีประสิทธิภาพไม่ค่อยดีนัก โดยเฉพาะอย่างยิ่งที่ภาวะความเร็วต่ำแรงบิดสูง ซึ่งในภาวะนี้กระแสจะไหลสูงและโวลต์เตจตกคร่อมเอาท์พุททรานซิสเตอร์สูงด้วย ดังนั้นในระบบใหญ่จำเป็นต้องใช้ตัวระบายความร้อนขนาดใหญ่หรืออาจจะใช้พัดลมสำหรับระบายความร้อนด้วย



รูปที่ 2.3 ไบโพลาร์ซัพพลายแอมพลิฟาย การบังคับได้เต็มที่ทั้งสี่อควอดรันต์



รูปที่ 2.4 ภาคเอาต์พุทของลิเนียร์ไบโพลาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 หลักการออกแบบลิเนียร์แอมพลิฟายแบบไบโพลาร์

การเลือกเอาท์พุททรานซิสเตอร์ และ โครงสร้างที่จะต้องใช้ในการออกแบบเพาเวอร์แอมพลิฟายควรพิจารณาจุดที่สำคัญดังต่อไปนี้

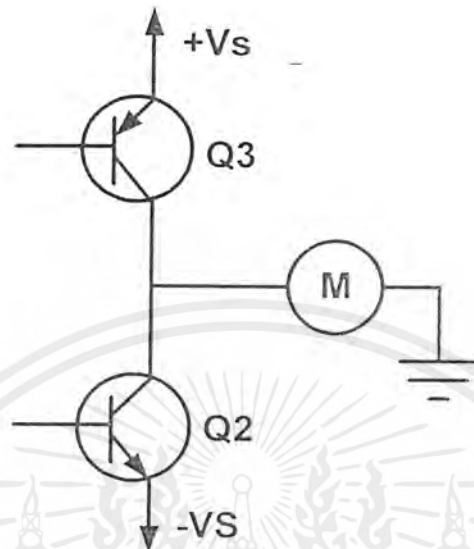
การเลือกอุปกรณ์ ก่อนที่จะเลือกเอาท์พุททรานซิสเตอร์ควรพิจารณาจุดต่อไปนี้

ก.มอเตอร์ต้องการกระแสและโวลต์เตจสูงสุดเท่าไร โวลต์เตจของเพาเวอร์ซัพพลายต้องเป็นค่าต่ำสุดของโวลต์เตจที่สูงกว่าโวลต์เตจสูงสุดของมอเตอร์ สำหรับเพาเวอร์ซัพพลายที่ยังไม่ได้รีดิวเลทควรจะทนสภาพของการแปรไปของ โวลต์เตจในสายส่งได้มากกว่า 10% หมายความว่า V_{cc} ของเพาเวอร์ทรานซิสเตอร์ที่เลือกใช้ควรจะมีค่าสูงสุด

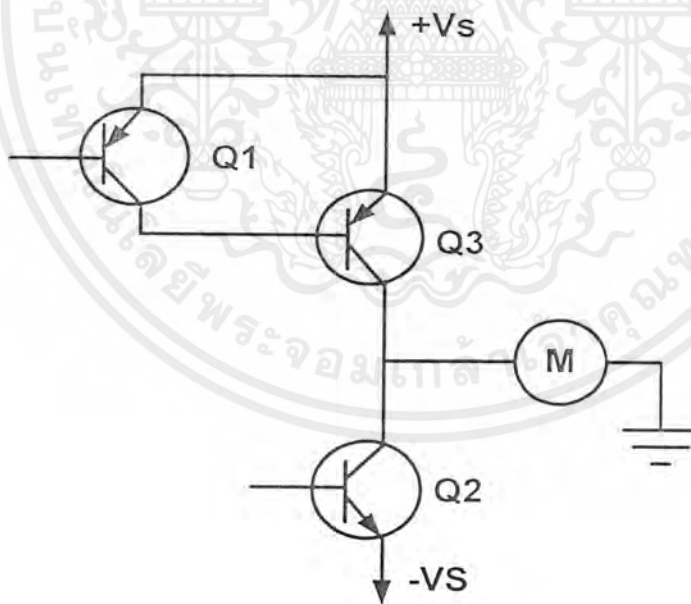
ข. กระแสขดสูงสุดของการเพิ่มอัตราความเร็ว หรือการลดอัตราความเร็วลงต้องการช่วงเวลานานเท่าไรเราต้องใช้อุปกรณ์ที่ทำงานอยู่ในพื้นที่ทำงานที่ปลอดภัยหรือระบบจะต้องอยู่ในช่วงพื้นที่การทำงานที่ปลอดภัยย่านดีซี การเบรคความถี่ครั้งที่สองจะกลายเป็นโวลต์เตจผลึกคั่นในช่วงเวลาการลดอัตราความเร็วซึ่งมักจะเป็นการบังคับให้ต้องใช้เอาท์พุททรานซิสเตอร์ที่มีเพาเวอร์สูงสุด (หรือต่อขนานกันเพิ่มขึ้น) มากกว่ากระแสขดสูงสุดตามธรรมชาติที่ต้องการความกว้างของสัญญาณ (band width) ของเพาเวอร์แอมพลิฟายต้องการขนาดเท่าไร แบบคircuit นี้ อาจ จะกำหนดได้โดยตัวลิมิตกระแสในช่วงความเร็วที่ต้องการ ตามปกติมักจะชอบใช้ทรานซิสเตอร์ที่ต่ำสุดซึ่งให้แบบคircuit ที่ตามต้องการมากกว่า ส่วนที่จะให้ได้ตามคุณสมบัติของการเบรคความถี่ครั้งที่สองด้วยแล้วเป็นการยากลำบาก

2.4.3 การออกแบบภาคเอาท์พุท

โดยทั่วไปผู้ออกแบบมีโอกาสเลือกการออกแบบภาคเอาท์พุทแอมพลิฟายได้เป็นสองลักษณะคือ แบบโครงสร้างมีส่วนประกอบเต็มส่วนบริบูรณ์ ใช้ NPN และ PNP เอาท์พุททรานซิสเตอร์ในการจัดวงจรที่สมมาตรกันภาคเอาท์พุทแบบมีส่วนประกอบเต็มส่วนบริบูรณ์ดังแสดงใน รูปที่ 2.5 ใช้ NPN-และ PNP เอาท์พุททรานซิสเตอร์ในการจัดวงจรที่สมมาตรกันภาคเอาท์พุทมีส่วนประกอบเต็มส่วนสมบูรณ์เพียงกึ่งเดียว ดังรูปที่ 2.4 มีลักษณะเป็นอินเวอร์ตาร์ลินคัลประกอบด้วยเอาท์พุททรานซิสเตอร์ NPN และ PNP เลียนแบบการทำงานเอาท์พุททรานซิสเตอร์



รูปที่ 2.5 การออกแบบภาคเอาต์พุตที่มีส่วนประกอบเต็มส่วนบริบูรณ์



รูปที่ 2.6 การออกแบบภาคเอาต์พุตที่มีส่วนประกอบเต็มส่วนเพียงครึ่งเดียว

เอาต์พุตที่มีส่วนประกอบเต็มส่วนบริบูรณ์มีความสะดวกในการออกแบบและมีคุณสมบัติการทำงานที่สมมาตรกัน โดยเฉพาะอย่างยิ่ง อัตราขยายและแบนด์วิดท์ ส่วนภาคเอาต์พุตแบบมีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบเต็มส่วนบริบูรณ์ซึ่งต้องการเพียงกิ่งเดียวจะสามารถใช้ทรานซิสเตอร์ทั้งหมดเป็น NPN ได้ในภาคเอาต์พุต ซึ่งปกติมีราคาถูกกว่า NPN และอาจทำงานได้ไม่บ่อยนัก

การต่อเอาต์พุตขนานกันกระทำได้ง่ายในการออกแบบภาคเอาต์พุตที่มีส่วนประกอบที่เต็มสมบูรณ์ซึ่งต้องการเพียงตัวความต้านทานที่อิมิตอร์ซึ่งค่าของความต้านทานให้โวลต์ดีจคกร่อมประมาณ 0.7 โวลต์ที่กระแสคอลเล็กเตอร์ไหลสูงสุด เอาต์พุตทรานซิสเตอร์มีลักษณะเป็นคู่ (complementary pair) สามารถเพิ่มการประหยัดได้อย่างมากทำให้โครงสร้างแบบมีส่วนประกอบที่เต็มบริบูรณ์ (complementary) นิยมใช้กันมากขึ้น

2.4.4 การพิจารณาอัตราขยายแบนด์วิดท์ (Band Width)

ในพาเวอร์แอมพลิฟายที่มีโพล (pole) เพียงตัวเดียวอัตราขยายจะลดลงด้วยความถี่ของสโลป 6 db/Octave ผลคูณของอัตราขยายและแบนด์วิดท์จะมีค่าคงที่ ถ้าหากแบนด์วิดท์มีการบึงคับได้ทำให้มีผลตามมาก็อัตราขยายจะสามารถบึงคับได้ด้วย เนื่องจากพาเวอร์แอมพลิฟายโดยทั่วไปจะออกแบบให้มีรูปการป้อนกลับภายในรูปหนึ่ง เพื่อรักษาสภาพของแอมพลิฟายโวลต์เตจ หรืออัตราขยายกระแสให้คงที่

เทคนิคต่อไปนี้มีการบึงคับอัตราขยายโวลต์เตจแบบบิลูปและมีการบึงคับอัตราขยายกระแสโครงสร้างแบบ current mirror ของภาคไดร์เวอร์และภาคเอาต์พุตช่วยกำจัด ripple ในพาเวอร์ซัพพลาย

ทรานซิสเตอร์ Q_1 และ Q_2 ประกอบกันเป็น current mirror (เช่นเดียวกับ Q_3 และ Q_4) ถ้าได้กระแสขับจาก Q_1 ที่เหมาะสมกระแส I_m จะเป็นสัดส่วนโดยตรงกับ I_1

$$I_m = I_1 (R_2 / R_1) \quad (2.16)$$

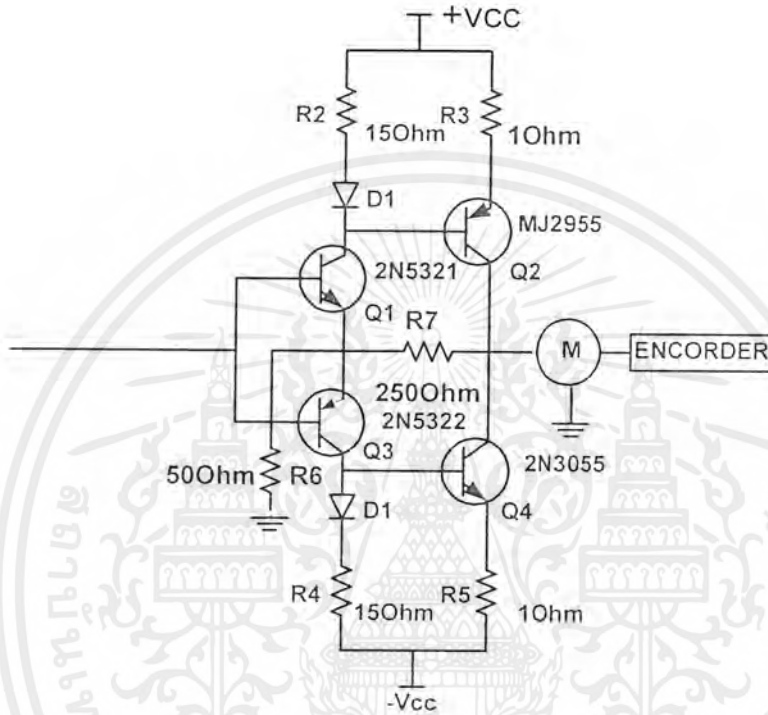
อัตราขยายโวลต์เตจของระบบ V_m / V_1 บึงคับได้โดย R_1 และ R_2 (ไม่คิดค่า V_{ce} ตกคร่อม Q_1 และ Q_3) ตัวความต้านทาน R_1 และ R_2 จะมีค่าเท่ากับตัวความต้านทานป้อนกลับในวงจรนอนอินเวอร์ส ของออฟแอมป์ ดังนั้น

$$V_m / V_1 = 1 + (R_2 / R_1) \quad (2.17)$$

ดังนั้น โวลต์เตจลูบปิดและอัตราขยายของภาคเอาต์พุตถูกบึงคับได้อย่างดีด้วยตัวของมันเองทำให้ระบบไม่อยู่ในอิทธิพลของการเปลี่ยนแปลงของทรานซิสเตอร์พารามิเตอร์และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซัพพลายโวลต์แดง เนื่องจาก current mirror ทำให้แน่ใจได้ว่ากระแสเอาต์พุตเป็นฟังก์ชันกับกระแสภาคขับเท่านั้น ระบบจึงไม่ขึ้นอยู่กับค่าการแปรไปของซัพพลาย ดังนั้นแอมพลิฟลายแบบนี้จึงสามารถทำงานในย่านที่มีการแปรค่าของพารามิเตอร์ต่าง ๆ ได้ในช่วงกว้างโดยการทำงานของเพาเวอร์ และไดรเวอร์-ทรานซิสเตอร์



รูปที่ 2.7 โครงสร้างภาคเอาต์พุตที่การันต์กับอัตราขยาย

ความสัมพันธ์ระหว่างอินพุต-เอาต์พุตในลิเนียร์แอมพลิฟลาย

แอมพลิฟลายสามารถสร้างได้เป็นโวลต์แดงแอมพลิฟลาย (เอาต์พุตโวลต์/อินพุตโวลต์แดง) หรือแอมพลิฟลายกระแส (เอาต์พุตแอมป์/อินพุตแอมป์) หรือรวมกันทั้งสองแบบซึ่งขึ้นอยู่กับชนิดของการป้อนกลับที่ใช้ในลูปป้อนกลับย่อยและคุณสมบัติการทำงานจากระบบสามารถกำหนดได้ โดยการพิจารณาคุณสมบัติของแอมพลิฟลายทั้งสองแบบอย่างรอบคอบ

โครงสร้างแหล่งกำเนิดกระแส จะถูกจำกัดกระแสได้โดยการลิมิตโวลต์แดงอินพุตที่ป้อนไปยังเพาเวอร์แอมพลิฟลายเนื่องจากกระแสเอาต์พุตของแหล่งกำเนิดกระแสหรือทรานส์คอนดักต์แดนซ์แอมพลิฟลายเป็นสัดส่วนกับอินพุตโวลต์แดง ดังนั้น โวลต์แดงจะถูกกดที่จุดของซิมมิงแอมพลิฟลายทำให้กระแสของมอเตอร์ถูกลิมิตไปยังค่าที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งกำเนิดโวลต์เตจให้เอาท์พุทอิมพีแดนซ์ต่ำต่อตัวมอเตอร์โดยที่โวลต์เตจไม่มีการเปลี่ยนแปลงสามารถลดความเปลี่ยนแปลงของความเร็วมอเตอร์ เนื่องจากแอมพลิฟายสามารถคูคคลินกระแสที่จ่ายโดยเซนเซอร์มอเตอร์โวลต์เตจย้อนกลับ ดังนั้น ปริมาณของการแค้นท์ที่เกิดในโวลต์เตจแอมพลิฟายสามารถเพิ่มเสถียรภาพให้กับระบบ

นอกจากนั้นแหล่งกำเนิดกระแสให้เอาท์พุทอิมพีแดนซ์สูงแก่มอเตอร์ ดังนั้น จึงไม่มีการแค้นท์จากลักษณะเด่นนี้นำไปใช้ประโยชน์ในการขับเคลื่อนดีซีมอเตอร์แบบไม่มีแปลงถ่านหรือแบบหลายเฟสเมื่อ mutual coupling ระหว่างขดลวดอาจเป็นสาเหตุให้เกิดการแค้นท์มากเกินไป ถ้าหากใช้แหล่งกำเนิดโวลต์เตจ

ทรานส์คอนดักเต้นซ์ (แหล่งกำเนิดกระแส) แอมพลิฟายทำให้ระบบไม่ต้องขึ้นอยู่กับอินดักเต้นซ์ของมอเตอร์ โดยสามารถคัดโพลไฟฟ้าของมอเตอร์เมื่อสัญญาณเปลี่ยนแปลงเพียงเล็กน้อย เมื่อไม่กินข้อจำกัดของแหล่งกำเนิดกระแส (การอิมตัวของโวลต์เตจ) นอกจากนั้นระบบทรานสเฟอร์ฟังก์ชัน ประกอบด้วยผลของการอินดิเกรทระหว่างกระแสและอัตราเร่งความเร็วซึ่งมีผลเสีย โดยตรงกับเสถียรภาพของระบบซึ่งจะได้อธิบายดังต่อไปนี้

เมื่ออัตราขยายของแอมพลิฟายมีค่าสูงอิมพุทลบทของออป-แอมป์อาจพิจารณาได้เป็นเสมือนมีศักย์ค่าเป็นกรานด์ ผลที่ได้คือ :

$$[I_1 / R_1] + [I_2 / R_2] + [iR_3 / R_3] = 0 \quad (2.18)$$

เมื่อ R_3 ไม่ได้ต่ออยู่ในวงจรจะได้

$$[I_1 / R_1] + [I_2 / R_2] = 0 \quad (2.19)$$

หรือ

$$I_2 / I_1 = -R_2 / R_1 \quad (2.20)$$

ในทำนองเดียวกัน เมื่อตัวความต้านทานที่ใช้ป้อนโวลต์เตจกลับ R_2 มีค่าสูงมาก สมการอาจเขียนได้เป็น

$$I_1 / R_1 + iR_3 / R_3 = 0 \quad (2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ

$$I/V_1 = -R_3 / R_1 R_3 \quad (2.22)$$

ซึ่งแสดงว่าเป็นแอมพลิฟายแบบขยายกระแส

2.5 มอเตอร์ไฟฟ้ากระแสตรง (Direct-Current Motor)

ดิซิมอเตอร์ที่ใช้ร่วมกับดิซีแอมพลิฟายทั้งในระบบการบังคับตำแหน่งและการบังคับความเร็ว มักจะได้รับการประยุกต์ใช้เป็นส่วนประกอบสร้างกำลังงานในระบบการนำร่อง และระบบการบังคับต่าง ๆ และเนื่องจากวิทยาการเกี่ยวกับสารแม่เหล็กและการขยายด้วยโซลีสเตท ทำให้ดิซิมอเตอร์แบบแม่เหล็กถาวรได้รับความนิยมใช้เป็นส่วนประกอบของการขับเคลื่อนในระบบการบังคับแบบลูปปิดต่าง ๆ มากขึ้น การออกแบบและการเลือกใช้ระบบดังกล่าวได้อย่างเหมาะสมจะต้องใช้โมเดลคณิตศาสตร์ของส่วนประกอบทั้งหมดในระบบ โดยทรานเฟอร์ฟังก์ชันของดิซิมอเตอร์เป็นดังนี้

ทรานเฟอร์ฟังก์ชันของดิซิมอเตอร์

$$W(s) = G_1(s)V_1(s) + G_2(s)[T_i(s) + T_l(s)] \quad (2.23)$$

เมื่อ

$$G_1(s) = \frac{W(s)}{V_1(s)} \Big|_{T_i(s) + T_l(s) = 0} \quad (2.24)$$

$$G_2(s) = \frac{W(s)}{T_i(s) + T_l(s)} \Big|_{V_1 = 1} \quad (2.25)$$

$G_1(s)$ คือ ทรานสเฟอร์ฟังก์ชันระหว่างโวลต์เต็มและความเร็ว

$$G_1(s) = \frac{w(s)}{V_1(s)} = \frac{K_t}{(T_a s + R_a)(J_s + B) + K_t K_v} \quad (2.26)$$

$$= \frac{Km}{s^2 + s + 1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสมการ (2.26) เป็นโวลต์เตจทรานสเฟอ์ฟังก์ชันของดีซีมอเตอร์ในเมื่อสมมติว่า T_f และ T_m มีค่าเป็นศูนย์ สมการ (2.26) สามารถเขียนได้ใหม่เป็น

$$G_1(s) = \frac{K_t}{R_a B(1+c_s)(1+m_s) + K_t K_e}$$

$$K_m = \frac{K_t}{R_a B + K_t K_e}$$

$$= \frac{L_a J}{R_a B + K_t K_e}$$

$$= \frac{R_a J + L_a B}{R_a B + K_t D_e}$$

เมื่อ

$c = L_a/R_a =$ ไทม์คอนสแตนต์ทางไฟฟ้า

$m = J/B =$ ไทม์คอนสแตนต์ทางเชิงกล

ถ้าอินลัคเต้นท์ของอาร์มเจอร์มีค่าน้อย ไทม์คอนสแตนต์ทางไฟฟ้าสามารถตัดทิ้งได้ และสมการ (2.26) ได้เป็น

$$G_1(s) = W(s) = \frac{K_t}{R_a (J_s + B) + K_t K_e} \tag{2.27}$$

$$= \frac{K_m}{S + 1}$$

เมื่อ

$$= \frac{K_a J}{R_a B + K_t K_e}$$

ในสมการ (2.27) ค่าคงที่ K_m อาจเรียกได้ว่าเป็นค่าคงที่ของมอเตอร์ ทรานสเฟอ์ฟังก์ชันแรงบิด โหลด $G_2(s)$ หาได้เป็น

$$G_2(s) = \frac{-(R_a / K_t) K_m [(L_a / R_a) s + 1]}{S^2 + S + 1} \tag{2.28}$$

$$G_2(s) = \frac{W(s)}{T_f(s) + T_m(s)} = \frac{-(1/Js + B)}{1 + (K_t K_e)/(Js + B)(L_a + R_a)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งถ้าอินดักเต้นของอาร์เมเจอร์ไม่นำมาคิดถึง สมการ (2.28) ก็ลดลงได้

$$G_L(s) = \frac{W(s)}{T_i(s) + T_L(s)} = \frac{-(R_a / K_t) K_m}{S + 1} \quad (2.29)$$

2.6 วงจรเข้ารหัส (Encoder)

เซ็นโกลเดอร์ หรือออฟติกอลทาโคมิเตอร์เป็นอุปกรณ์อนลิเนียร์ ซึ่งจะกำหนดฟีดแบ็คถูกคลื่นไซน์ n ฟีดส์ต่อการหมุนของเพลของมอเตอร์หนึ่งรอบ ดังนั้นเอาท์พุทของโกลเดอร์ SI (t) คือ

$$S_e(t) = V_o \sin n\theta_m = V_o \sin \theta_m \quad (2.30)$$

อย่างไรก็ตาม เนื่องจากโมเดลของคอมพาราเตอร์เป็นลิเนียร์ ดังนั้น เอนโกลเดอร์อาจแทนได้ด้วยบล็อกที่มีอัตราขยายคงที่เท่ากับ n

ออฟติกอลทาโคมิเตอร์ เป็นเครื่องมือที่ทำการแปลงงานกลเป็นพลังงานไฟฟ้า และให้กำเนิด output voltage ที่เป็นสัดส่วนกับจำนวน (magnitude) ของความเร็วเชิงมุม จึงเป็นตัวแสดงความเร็วเพื่อใช้อ่านค่าความเร็วของเพลมอเตอร์ เพื่อป้องกันความเร็วกลับสำหรับบังคับความเร็วมอเตอร์ให้เสถียรภาพ

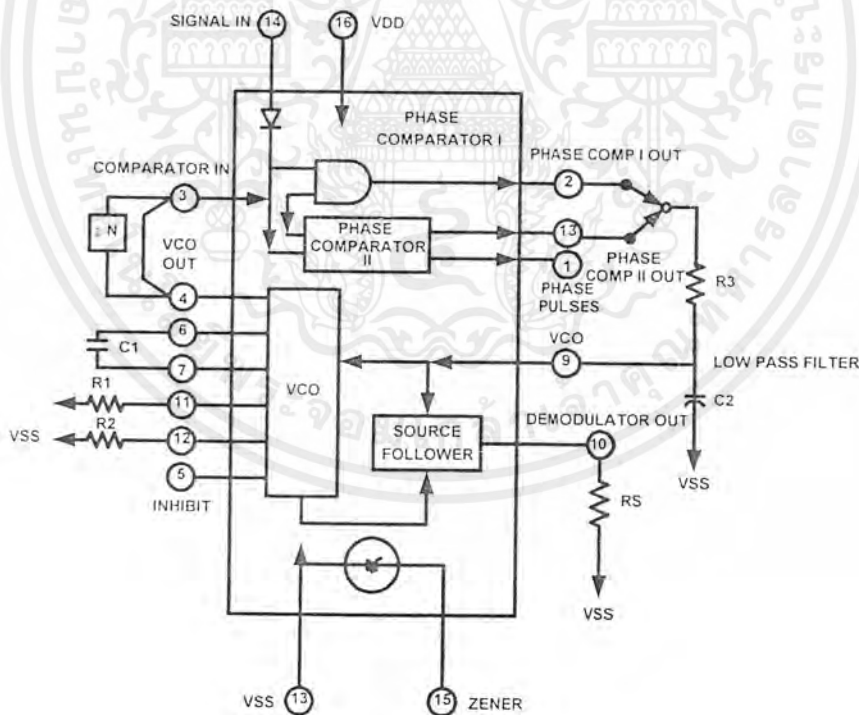
บทที่ 3

การออกแบบ การสร้าง และการทำงาน

โครงการนี้ สามารถแยกส่วนประกอบที่ใช้ในการออกแบบ ระบบการบังคับความเร็วของมอเตอร์แบบเฟสลอคได้ดังนี้

3.1 วงจรเปรียบเทียบเฟส (Phase Comparator)

วงจรเปรียบเทียบเฟส จะทำหน้าที่เปรียบเทียบสัญญาณ ระหว่างสัญญาณอ้างอิง (V_i) กับสัญญาณป้อนกลับจากมอเตอร์ (V_o) ซึ่งจะเกิดความต่างเฟสกันระหว่างความถี่อ้างอิง (f_i) กับความถี่ป้อนกลับ (f_o) โดยจะได้ค่าเฟสเออร์เรอร์ (θ_e) ซึ่งจะแปรผันตาม v_d เพื่อใช้ในการควบคุมวงจรรขยาย (Amplifier)



รูปที่ 3.1 วงจรเปรียบเทียบเฟสภายในไอซีเบอร์ 14046

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโครงการนี้วงจรเปรียบเทียบเฟสที่ใช้ ได้ใช้วงจรภายในไอซีเบอร์ 14046 ซึ่งภายใน ไอซีเบอร์ 14046 จะมีภาคของเฟสคอมพาราเตอร์อยู่ด้วยกันสองแบบ ในการทดลอง ได้เลือกวงจรเปรียบเทียบเฟสแบบที่สอง เนื่องจากวงจรเปรียบเทียบเฟสแบบแรก ซึ่งเป็นวงจร เอ็กคูซีฟ-ออ (Exclusive-OR) สัญญาณป้อนกลับซึ่งจะนำมาเปรียบเทียบกับสัญญาณอ้างอิง ซึ่งจะต้องมีวัฏจักรหน้าที่ (Duty Cycle) 50% แต่สัญญาณที่ได้จากการวัดที่ เอ็น โคคเดอร์ (Encoder) ของมอเตอร์ Duty Cycle จะไม่เท่ากับ 50% พอดี ดังนั้นเราจึงเลือกเฟสคอมพาราเตอร์แบบที่ 2 แทน

โดยวงจรภายในของเฟสคอมพาราเตอร์แบบที่ 2 จะประกอบด้วยฟลิปฟล็อป 2 ตัวต่อเข้าด้วยกัน โดยสัญญาณ V_i จะเข้าที่ตัวหนึ่ง V_o ก็จะเข้าที่อีกตัวหนึ่ง จากนั้นจะทำการเปรียบเทียบเฟสสัญญาณทั้งสอง ถ้า V_i และ V_o มีเฟสใกล้เคียงกัน V_e ที่ได้จากขา Q ของฟลิปฟล็อปจะมี Duty Cycle ต่ำ ถ้า V_i และ V_o มีเฟสต่างกัน 90° จะมี Duty Cycle เท่ากับ 50% เฟสคอมพาราเตอร์แบบนี้จะให้อัตราขยาย (GAIN) มีค่าประมาณ

$$Kd = \frac{VDD}{4\pi} \quad (3.1)$$

เมื่อ

Kd = อัตราขยายของ เฟสคอมพาราเตอร์

Vdd = โวลต์เต็มที่จ่ายให้ไอซี

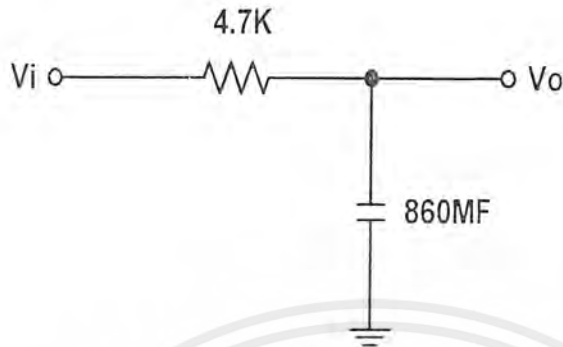
จากการทดลองค่าอัตราขยายของเฟสคอมพาราเตอร์มีค่าเท่ากับ

$$Kd = \frac{5}{4\pi} = 0.33$$

3.2 วงจรกรองความถี่ต่ำ (Low Pass Filter)

สัญญาณที่ได้จาก วงจรเปรียบเทียบเฟสจะผ่านวงจรกรองความถี่ต่ำเพื่อกรองให้เหลือเพียงช่วงสัญญาณไฟตรง ซึ่งบอกเป็นระดับโวลต์ที่คงสูง กับระดับโวลต์ที่คงต่ำ

จากการทดลองใช้วงจรกรองความถี่ดังรูปที่ 3.2



รูปที่ 3.2 วงจรกรองความถี่ต่ำ

3.3 วงจรขยาย (Amplifier)

กำหนดให้ใช้กระแสขั้วมอเตอร์ 0.5 มิลลิแอมป์ ดังนั้น จึงได้ใช้ทรานซิสเตอร์เบอร์ 2N6123 และ 2N6124 เป็นเพาเวอร์ทรานซิสเตอร์ ในการขับมอเตอร์ โดยทำการออกแบบดังนี้

กำหนดให้

$$I = 0.5$$

$$R_s = \frac{V_{be}}{I}$$

$$= \frac{0.7}{0.7}$$

$$R_s = 1\Omega$$

จากรูปมีการบังคับอัตราขยายโวลต์ตรงแบบลูปิด และมีการบังคับอัตราขยายกระแสแบบ เคอร์เรนทมิลเลอร์ (Current Mirror) ของภาคไดร์เวอร์และภาคเอาต์พุทช่วยกำจัดผลกระทบริปเปิ้ล (Cripple) ในเพาเวอร์ซัพพลาย

ทรานซิสเตอร์ Q1 และ Q2 ประกอบกันเป็น เคอร์เรนทมิลเลอร์ เช่นเดียวกับ Q3 และ Q4 ถ้าได้กระแสขับจาก Q1 ที่เหมาะสมกระแส I_o เป็นสัดส่วนโดยตรงกับ I_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I = I_1 \frac{R_b}{R_s}$$

กำหนดให้ กระแสขับจาก Q เท่ากับ 50 มิลลิแอมป์
ดังนั้น

$$I_0 = 0.7 A$$

$$I_1 = 0.05 A$$

$$R_b = \frac{R_s I_0}{I_1}$$

$$= \frac{(1) \times (0.7)}{(0.05)}$$

$$R_b = 14 \Omega$$

อัตราขยายโวลต์เตจของระบบ V_m/V_i บังคับได้โดย R_1 และ R_2 (ไม่ลัดค่า V_{be} ตก
คร่อม Q1 และ Q3) ตัวความต้านทาน R_1 และ R_2 จะมีค่าเท่ากับตัวความต้านทานการป้อนกลับ
ในวงจรอนอินเวอร์สของ ออปแอมป์ ดังนี้

กำหนดให้

$$\frac{V_m}{V_i} = 1 + \frac{R_2}{R_1} \quad (3.2)$$

กำหนดให้

$$V_i = 5 v$$

$$V_m = 30 v$$

แทนค่า

$$\frac{30}{5} = 1 + \frac{R_2}{R_1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้

$$R_2 = 5\Omega$$

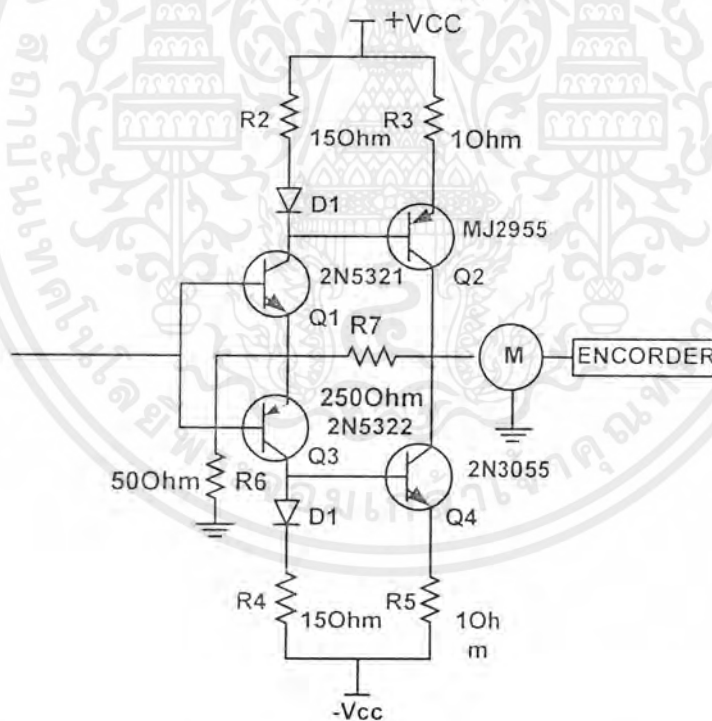
$$R_1 = 50\Omega$$

$$= 5 \otimes 50$$

$$= 250\Omega$$

ดังนั้น โวลต์เดจปีคลูป และอัตราขยายกระแสของภาคเอาต์พุตถูกบังคับได้อย่างดีด้วยตัวของมันเองทำให้ระบบไม่อยู่ในอิทธิพลของการเปลี่ยนแปลงของ ทรานซิสเตอร์พารามิเตอร์ และซีพหลายโวลต์เดจ

เนื่องจากกระแสเคอร์เรนทมิสเลอ์ทำให้แน่ใจได้ว่ากระแสเอาต์พุตเป็นฟังก์ชันกับกระแสของภาคขับเท่านั้น ระบบจึงไม่ขึ้นอยู่กับค่าของซีพหลายและ β ดังนั้นแอมพลิฟลายแบบนี้จะสามารถทำงานในย่านที่มีการแปรค่าของพารามิเตอร์ต่างๆ ได้ในช่วงกว้างโดยการทำงานของเพาเวอร์และไดร์เวอร์ทรานซิสเตอร์



รูปที่ 3.3 ติเนียร์ทรานคอนดักต์แอมพลิฟลายแบบไบโพลาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 มอเตอร์ไฟฟ้ากระแสตรง (Dc Motor)

ทรานสเฟอ์ฟังก์ชันของมอเตอร์ตามที่ได้กล่าวมาแล้วจากการวิเคราะห์ต่อไปนี้จะกำหนดที่ ทรานสเฟอ์ฟังก์ชันของมอเตอร์เป็น

เมื่อ

$$G(s) = \frac{K_m}{1+s\tau_m} \quad (3.3)$$

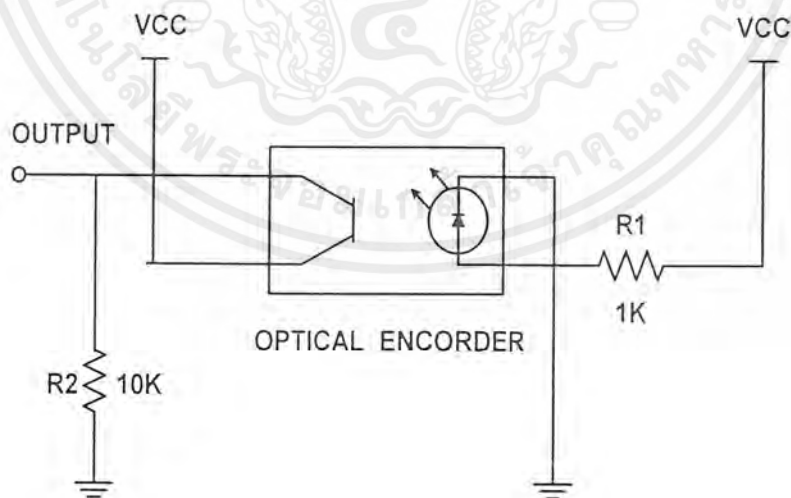
K_m = ค่าคงที่ของมอเตอร์

τ_m = ค่าคงตัวเวลา (Time constant) ในทางเชิงกล

จากการทดลองไม่สามารถหาค่า ทรานสเฟอ์ฟังก์ชันของมอเตอร์ได้ เพราะเนื่องจากไม่ทราบค่าพารามิเตอร์ต่าง ๆ ของมอเตอร์ แต่จากคุณสมบัติของเฟสล็คคูลูปนี้เองเราจึงสามารถทำการปรับพารามิเตอร์ตัวอื่น ๆ แทนได้เพื่อพื่อที่จะสามารถทำการบังคับมอเตอร์ตัวนี้ให้ได้ดีที่สุด

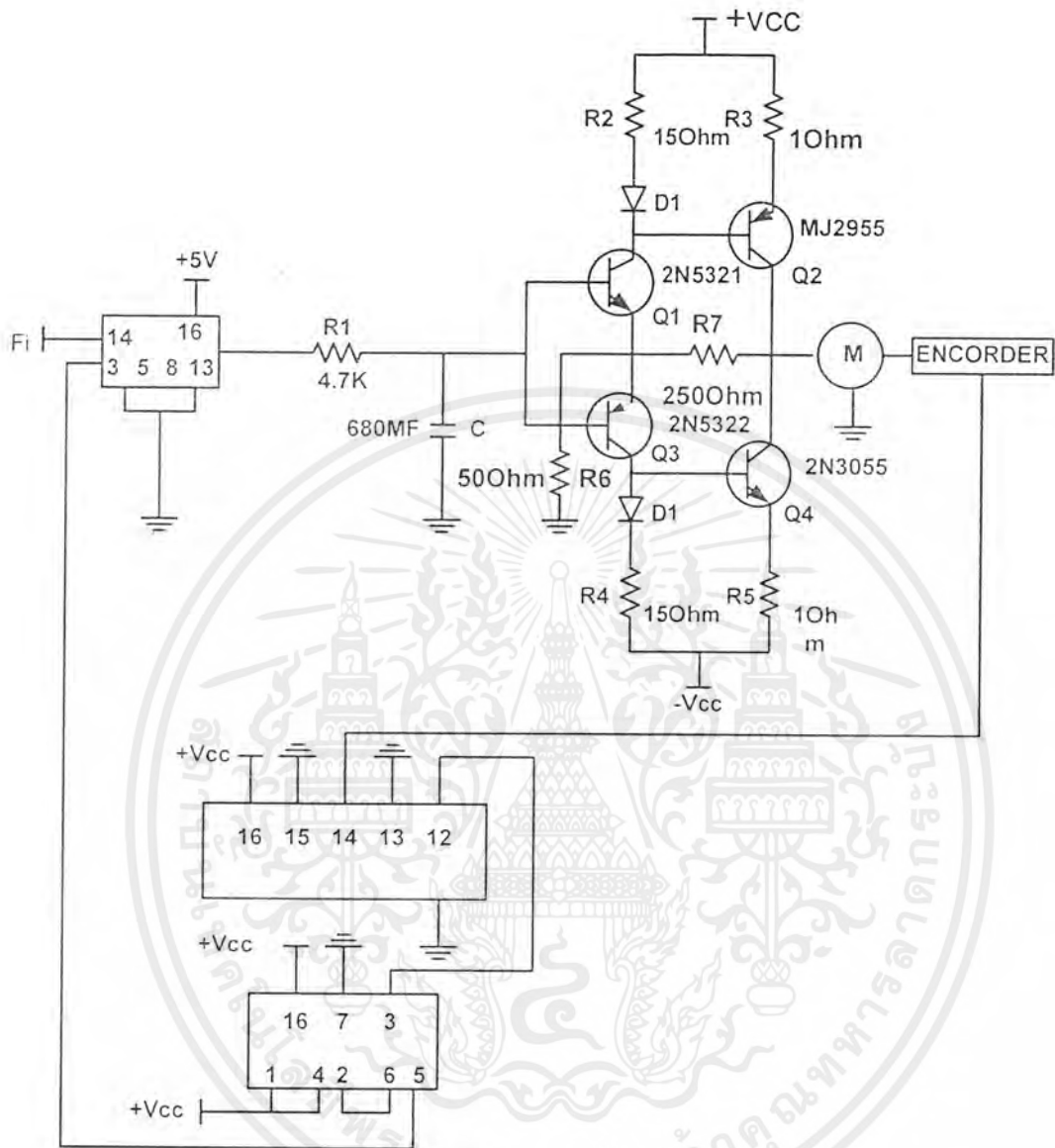
3.5 วงจรเข้ารหัส (Encoder)

เป็นอุปกรณ์ซึ่งจะกำเนิดสัญญาณพัลส์ลูกคลื่นขายน 200 พัลส์ต่อการหมุนของเพลลาของมอเตอร์ในหนึ่งรอบ



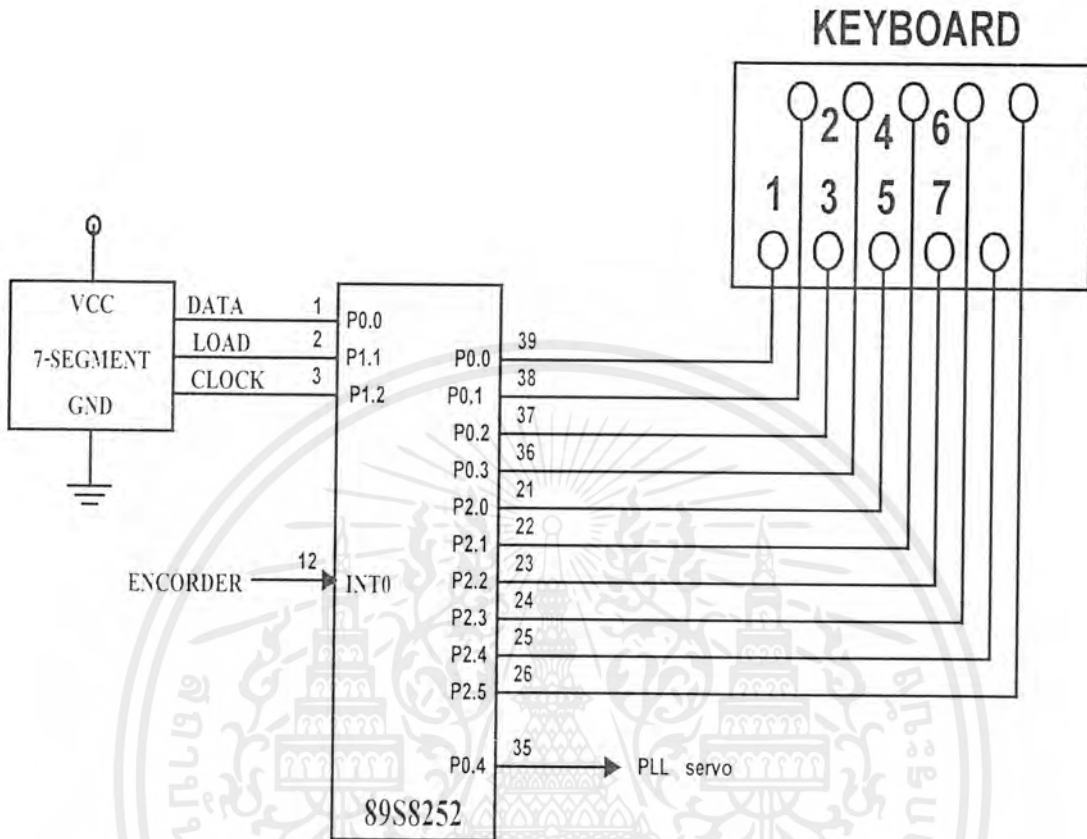
รูปที่ 3.4 วงจรเข้ารหัสซึ่งเป็นชนิดออปติคัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรระบบควบคุมความเร็วของมอเตอร์ด้วยเฟสล็อกคูลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรที่ใช้เป็นตัวป้อนฟังก์ชันความเร็วและแสดงผลความเร็ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

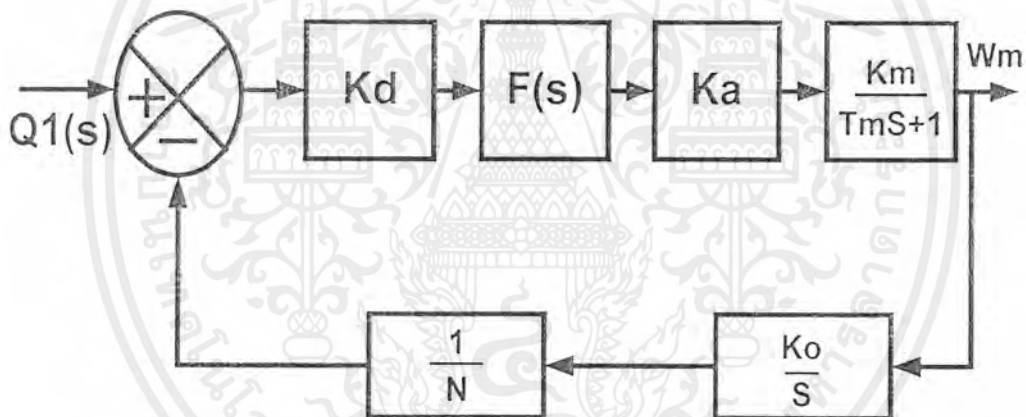
บทที่ 4

การทดลอง และผลการทดลอง

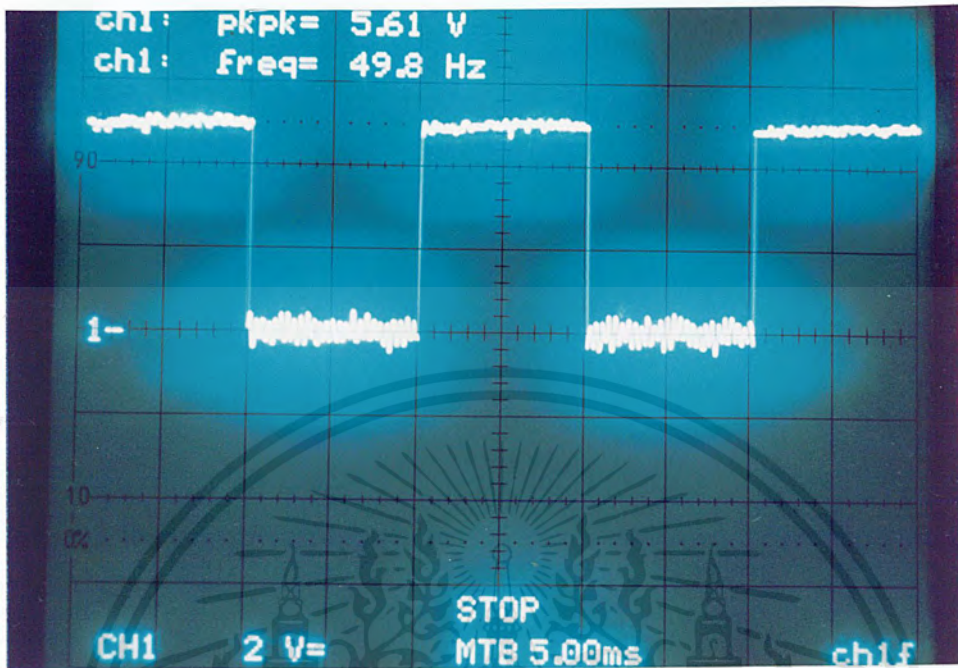
4.1 กล่าวนำ

บทนี้กล่าวถึงรายละเอียดของการทดลอง นำผลการออกแบบส่วนต่างๆ มาทำการทดลอง เพื่อให้ได้ผลการทดลองเป็นจริง ตามที่ได้ออกแบบ ผลการทดลองจะแสดงในรูปสัญญาณ ความถี่ อังอิง ความถี่ป้อนกลับ ความถี่ที่เข้าวงจรหาร

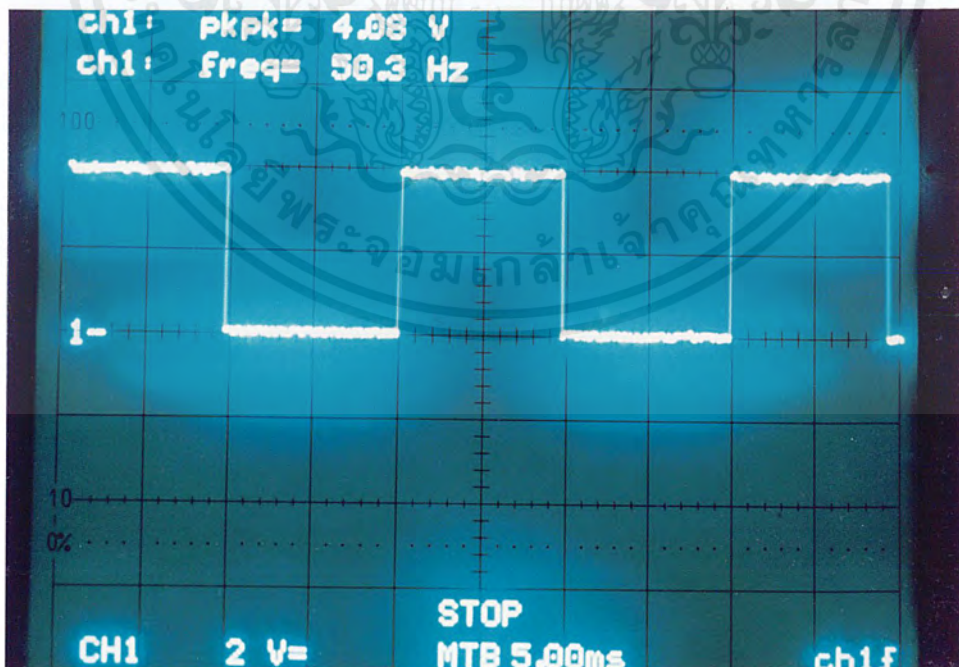
จากภาคต่างๆ ทั้งหมด สามารถเขียนแผนผังการทำงานที่ให้รายละเอียดของระบบการควบคุมความเร็วของมอเตอร์ด้วยเฟสลอคอยู่ได้ดังนี้



รูปที่ 4.1 แผนผังการทำงานของระบบควบคุมความเร็วมอเตอร์ ดีซี ในส่วนของ วงจรรักษาสภาพความเร็ว

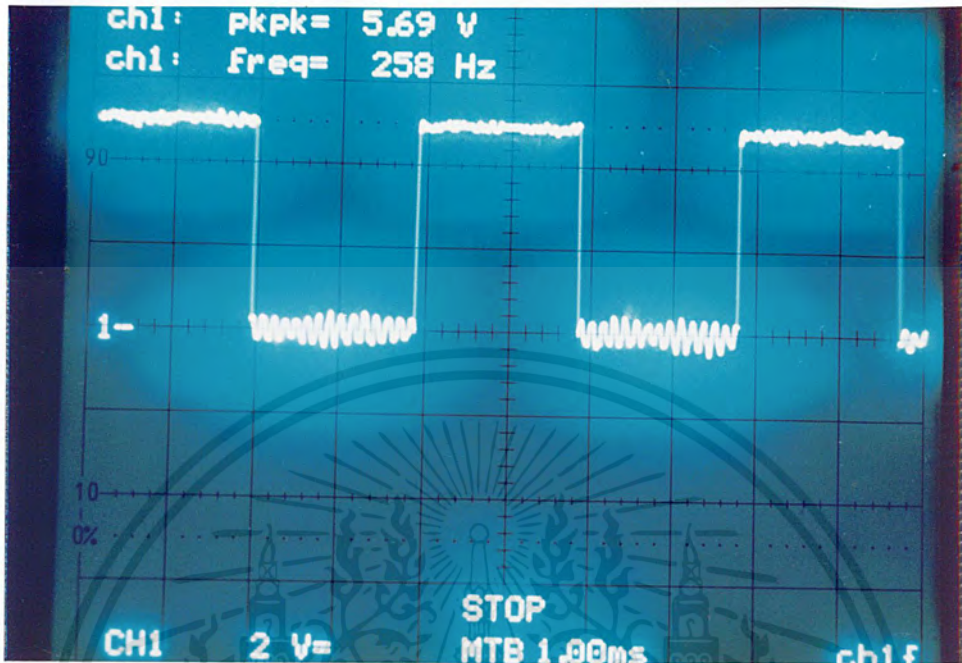


รูปที่ 4.2 สัญญาณอ้างอิงที่ความเร็ว 300 รอบต่อนาที

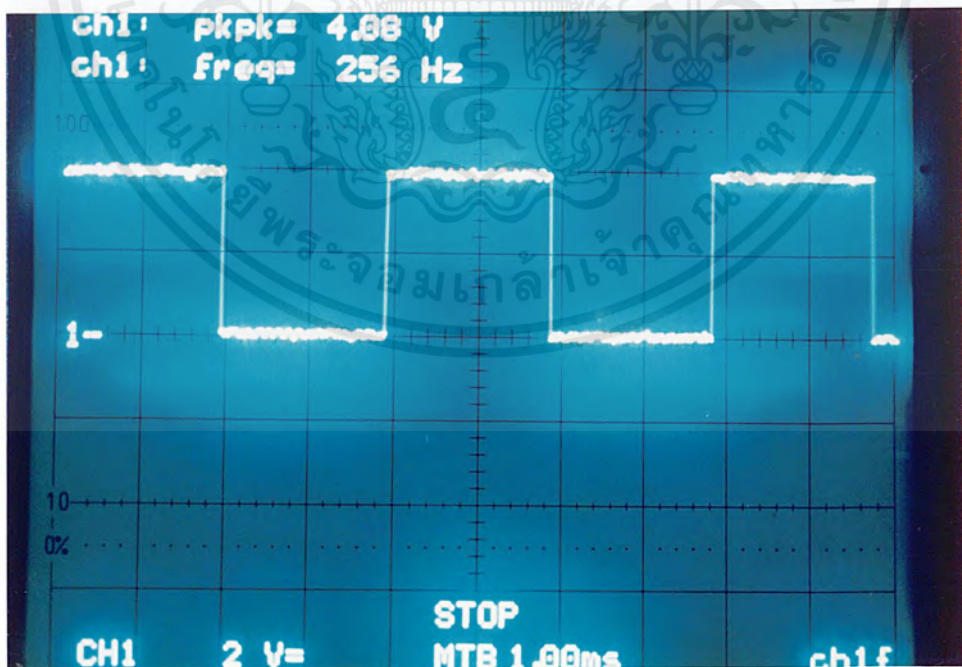


รูปที่ 4.3 สัญญาณป้อนกลับในสภาวะล๊อคที่ความเร็ว 300 รอบต่อนาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

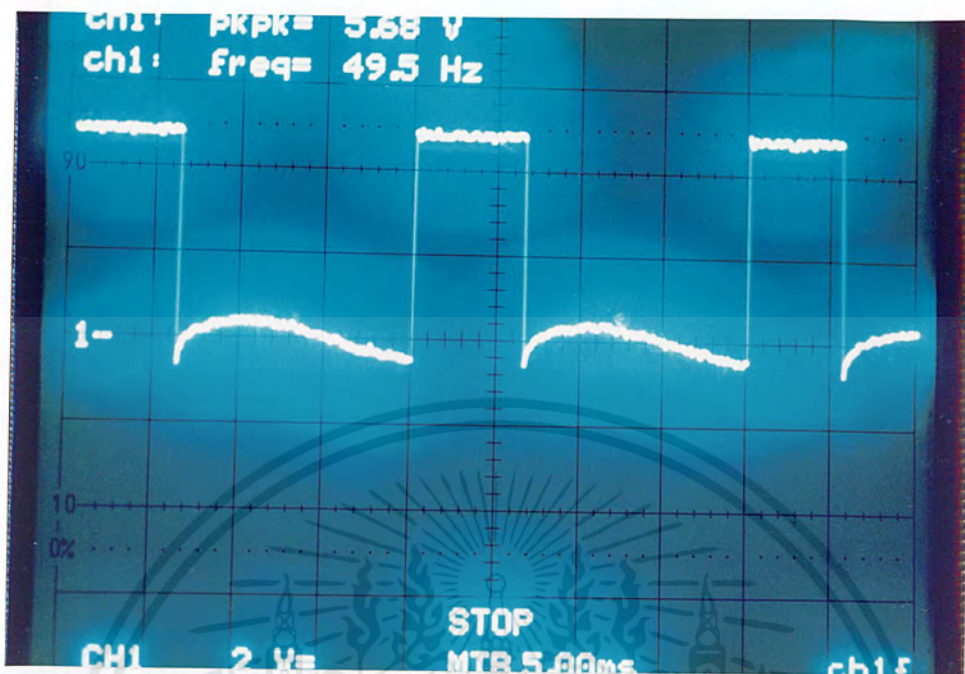


รูปที่ 4.4 สัญญาณอ้างอิงที่ความเร็ว 1560 รอบต่อนาที

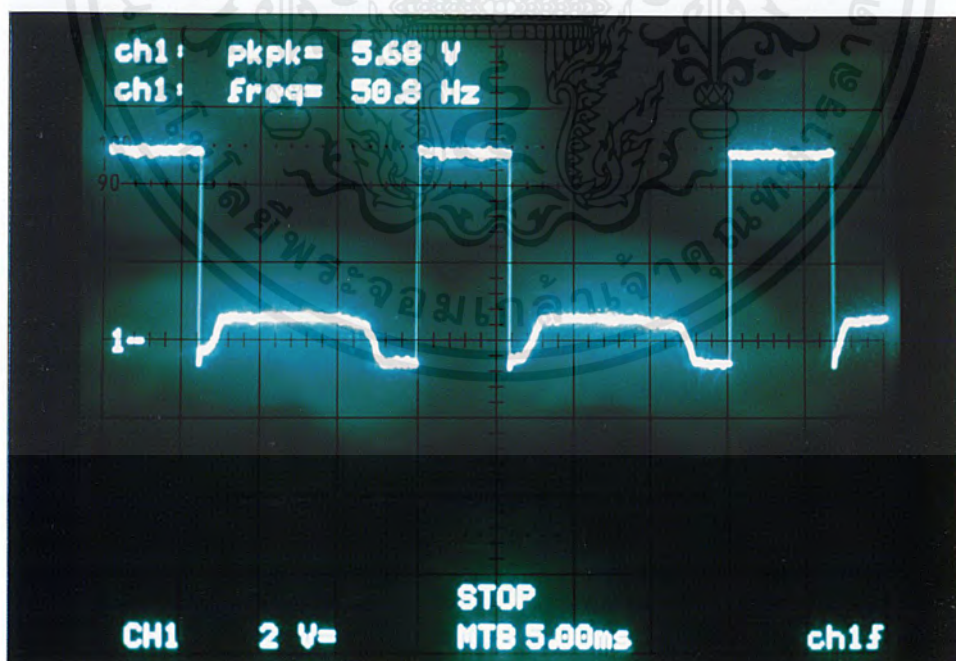


รูปที่ 4.5 สัญญาณป้อนกลับในสภาวะล๊อคที่ความเร็ว 1560 รอบต่อนาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

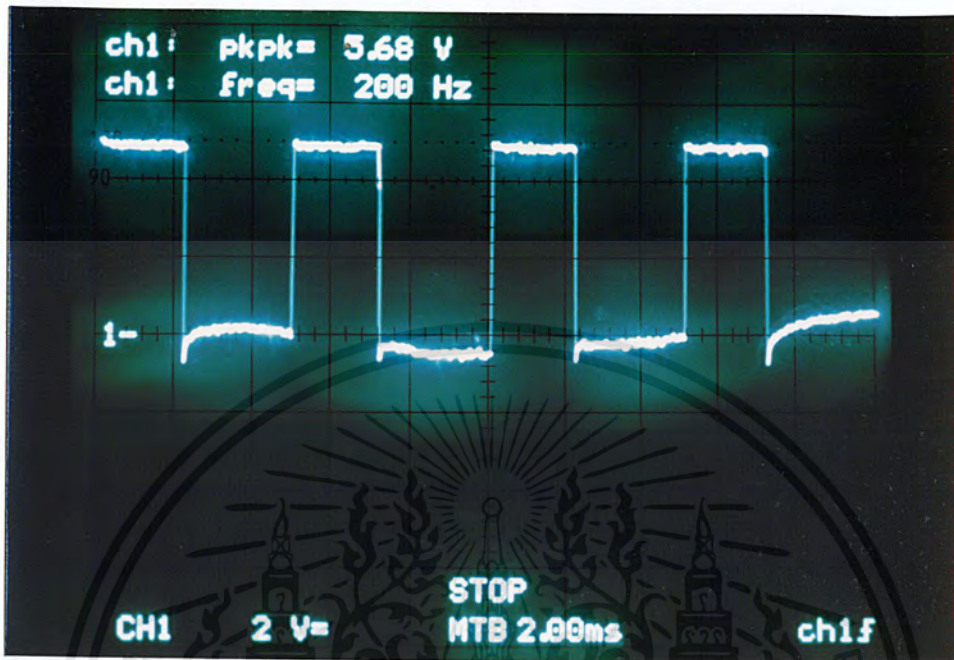


รูปที่ 4.6 สัญญาณที่ออกจากเฟสดีเท็คเตอร์ที่ความเร็ว 300 รอบต่อนาที

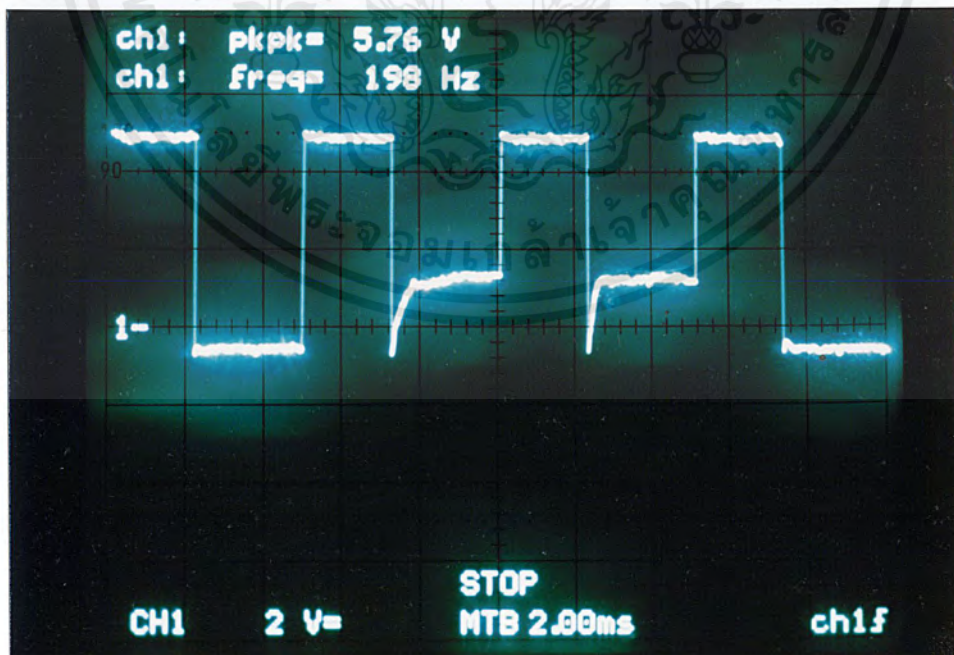


รูปที่ 4.7 สัญญาณที่ออกจากวงจรกรองความถี่ต่ำผ่านที่ความเร็ว 300 รอบต่อนาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

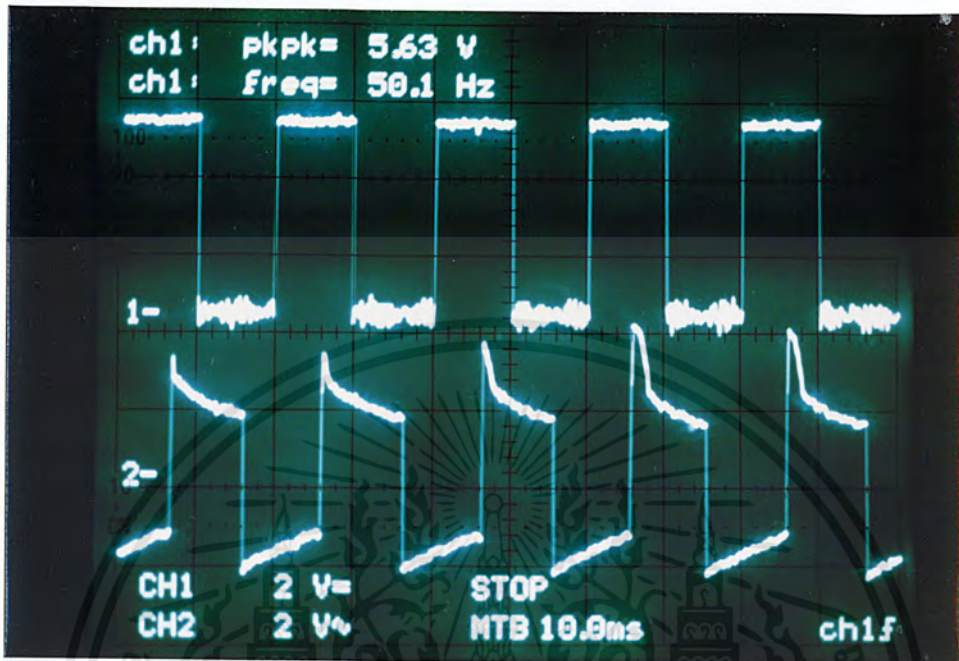


รูปที่ 4.8 สัญญาณที่ออกจากเฟสดีเท็คเตอร์ที่ความเร็ว 1200 รอบต่อนาที

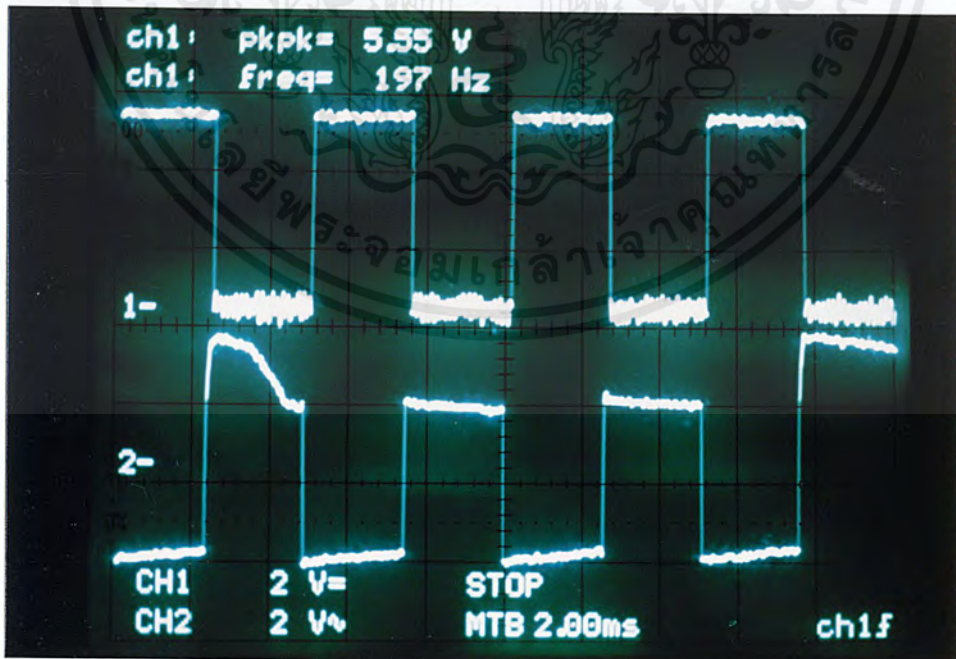


รูปที่ 4.9 สัญญาณที่ออกจากวงจรรองความถี่ที่ความเร็ว 1200 รอบต่อนาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

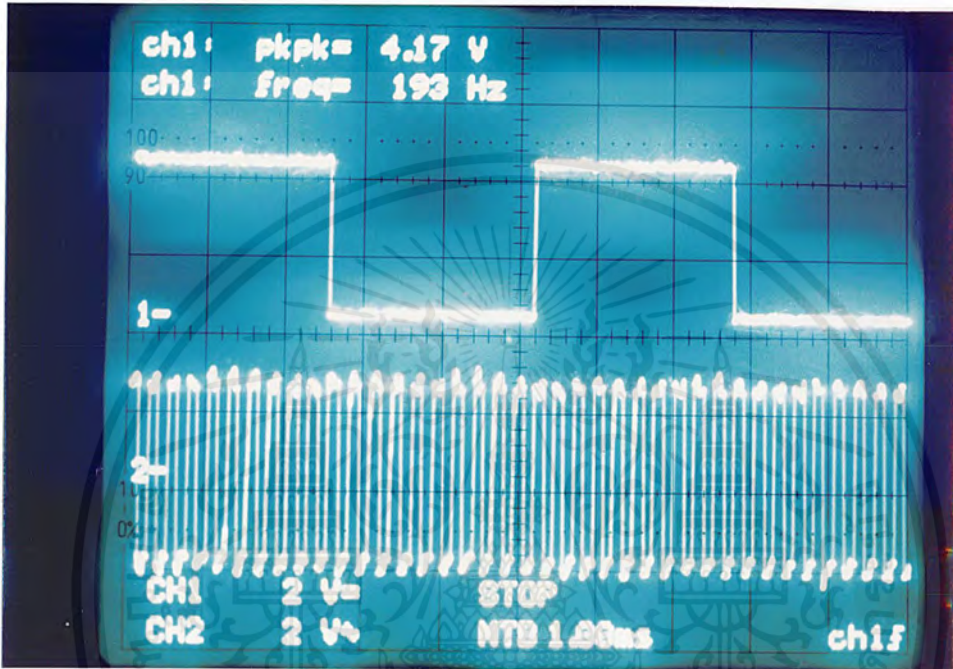


รูปที่ 4.10 เปรียบเทียบสัญญาณอ้างอิงกับสัญญาณป้อนกลับที่ความเร็ว 300 รอบต่อนาที



รูปที่ 4.11 เปรียบเทียบสัญญาณอ้างอิงกับสัญญาณป้อนกลับที่ความเร็ว 1200 รอบต่อนาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 เปรียบเทียบสัญญาณที่ออกจากวงจรหารความถี่กับสัญญาณที่เข้าวงจรหารความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุป ปัญหา แนวทางแก้ไข และพัฒนา

5.1 บทสรุป

การทำงานของระบบควบคุมความเร็วมอเตอร์ DC โดยใช้เฟสล็อกคูลเพอร์ไวอาท์พุท (ความเร็วรอบ) แม่นยำต่อเป้าหมายการควบคุม (Speed Desire) มากถึงแม้จะมีโหลดระบบก็ยังสามารถรักษาสภาพความเร็วได้

5.2 ประโยชน์ที่ได้รับจากปริญญานิพนธ์

โครงการนี้ทำให้ผู้จัดทำได้รู้จักการทำงานของระบบเซอร์โวแมคคาทรอนิกส์ขึ้น เข้าใจการทำงานของเฟสดีเท็คเตอร์ เข้าใจการออกแบบแอมพลิฟาย์ที่ขับมอเตอร์แบบลิเนียร์ไบโพล่า เข้าใจการออกแบบระบบโดยใช้ทฤษฎีการควบคุมแบบเก่า (classical control theory) เข้าใจการนำได้ไมโครคอนโทรลเลอร์มาประยุกต์ใช้งานในระบบ

5.3 ปัญหาและแนวทางแก้ไข

5.3.1 แอมพลิฟาย์ขับมอเตอร์จ่ายกระแสได้น้อย ทำให้มอเตอร์รับแรงบิดได้น้อย ไม่สามารถวิ่งใน ความเร็วรอบสูงได้แนวทางแก้ไขคือ ออกแบบแอมพลิไฟร์ใหม่ หรือขยายสัญญาณอินพุทที่เข้าแอมพลิไฟร์ให้มากขึ้น

5.3.2 ระยะเวลาในการศึกษาโปรแกรมต่างๆน้อย ทำให้ต้องเลือกความเร็วเป็น 22 สเต็ป ซึ่งจริงๆ แล้วระบบเฟสล็อกคูลเพอร์ไวจะเลือกค่าความเร็วใดก็ได้ แนวทางการแก้ไข คือ ควรใช้เวลาในการศึกษาการเขียน โปรแกรม ของ MCS-51 ให้มากยิ่งขึ้น

5.3.4 วงจรโลว์พาสฟิลเตอร์ ซึ่งทำหน้าที่เป็นตัวควบคุมพฤติกรรมทางพลศาสตร์ของระบบ ต้องทดลองใช้ค่าที่ให้ผลตอบสนองดีที่สุด

เนื่องจากไมโครโปรเซสเซอร์ MCS-51 มีความสามารถระดับปานกลางจึงให้ต้องเพิ่มด้วย N เพราะที่ความถี่สูงๆ ไมโครโปรเซสเซอร์จะแบ่งเวลาในการทำงานไม่ทัน เพราะไมโครโปรเซสเซอร์ใน โครงการนี้ ต้องทำงานเป็นตัวกำหนดความถี่อ้างอิง และยังต้องอ่านสัญญาณจาก Encoder

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 แนวทางการพัฒนาโครงการ

การที่ทำให้ระบบสามารถเลือกความเร็วได้ทุกค่า จะต้องพัฒนาซอฟต์แวร์ที่มีประสิทธิภาพสูงกว่านี้ เพื่อให้ระบบสามารถทำงานได้ดีขึ้น



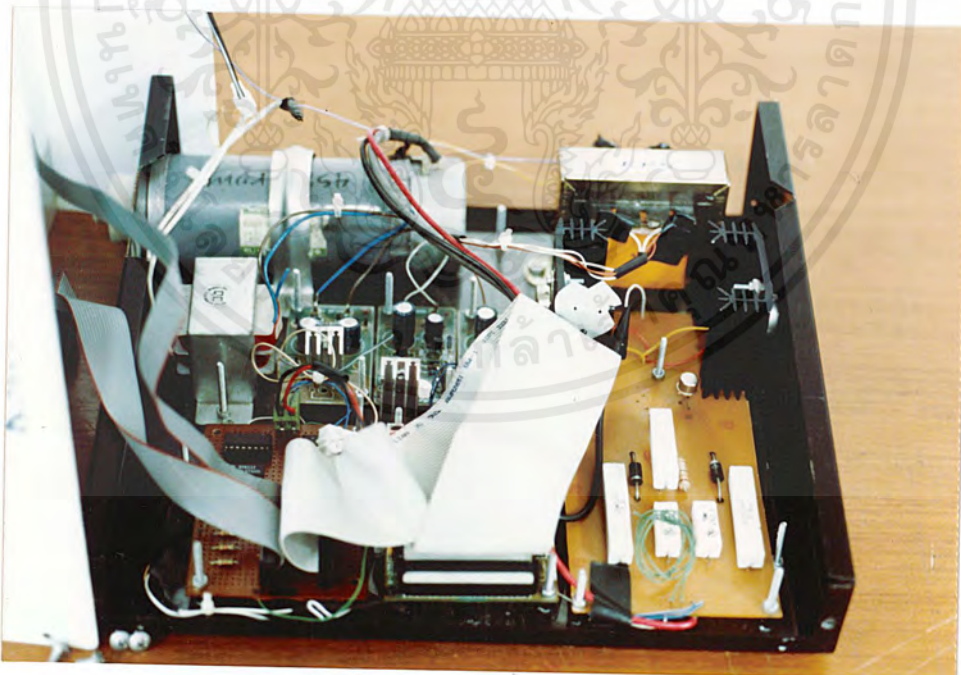
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

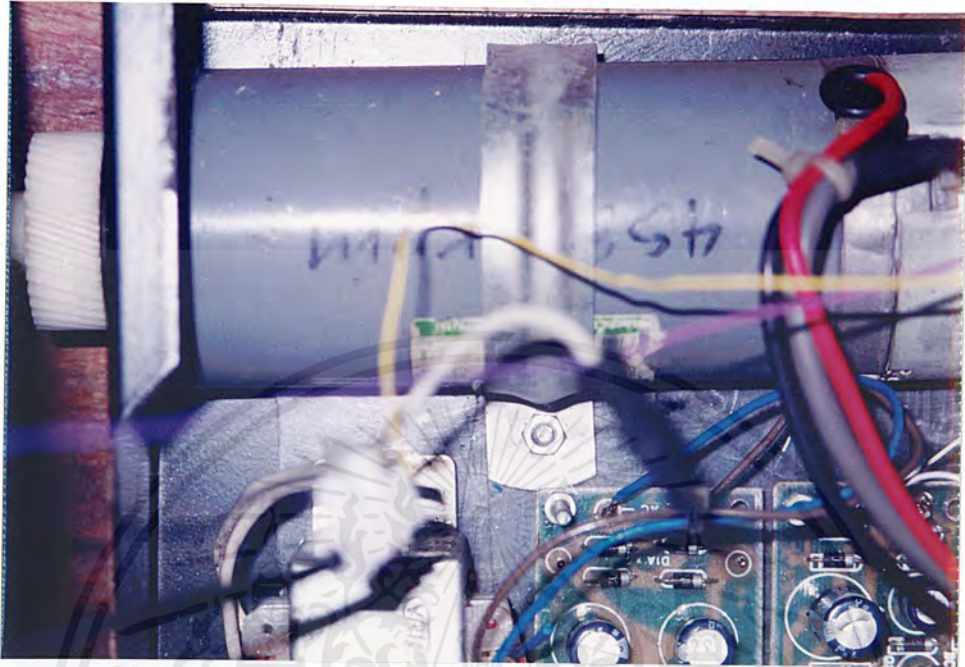


รูปที่ ก.1 ตัวเครื่องภายนอกของเครื่องต้นแบบ

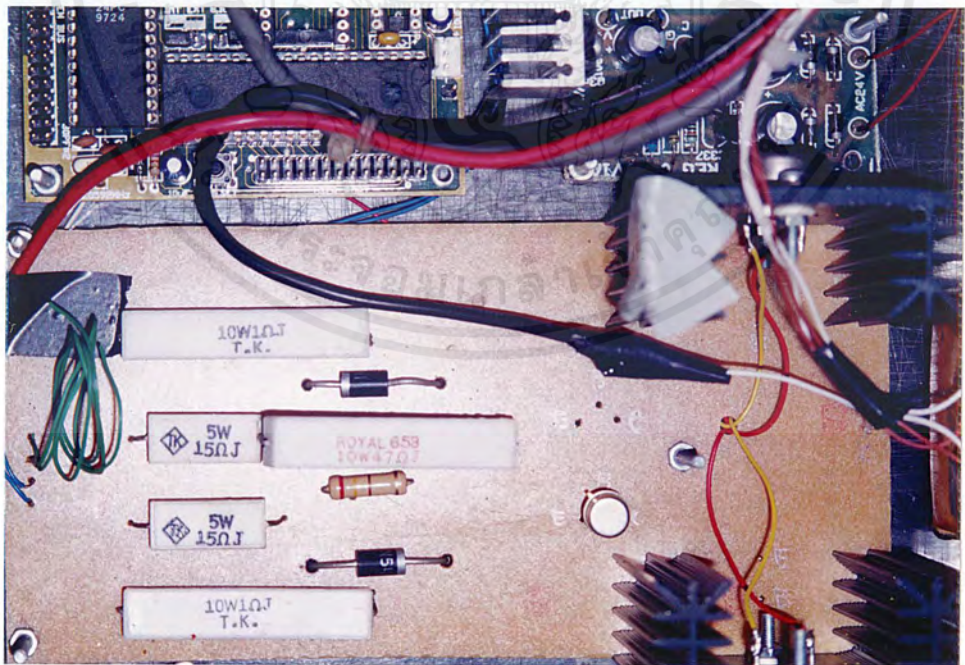


รูปที่ ก.2 การจัดวางอุปกรณ์ของเครื่องต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

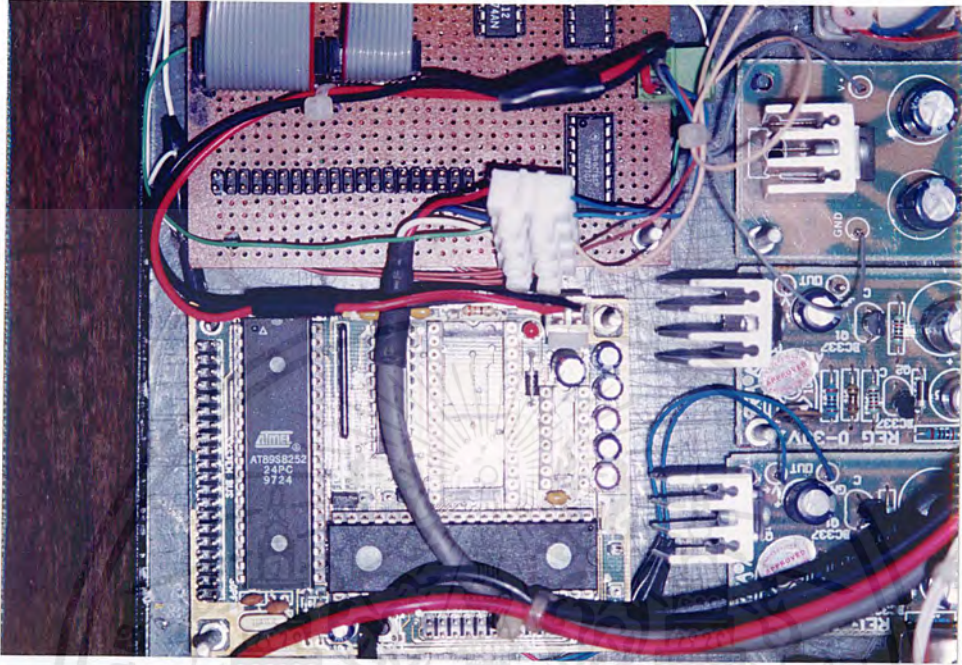


รูปที่ ก.3 มอเตอร์ไฟฟ้ากระแสตรงแบบแม่เหล็กถาวร

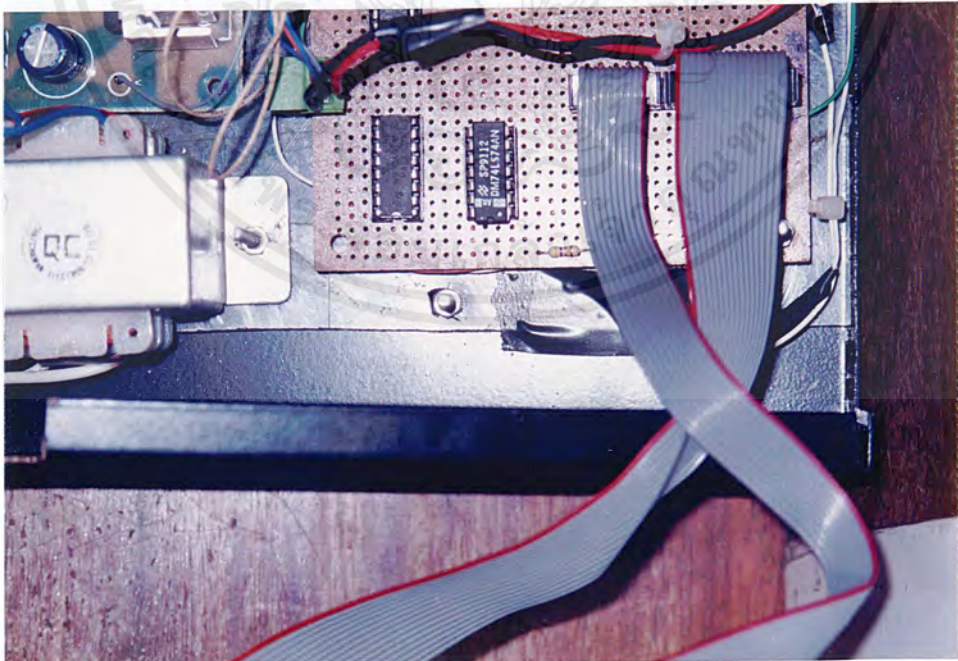


รูปที่ ก.4 ภาควอเตอร์แอมป์ลิฟลายแบบลิเนียร์ไบโพลาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.5 ภาคสร้างความถี่อ้างอิง



รูปที่ ก.6 ภาคหารความถี่ด้วยค่าคงที่และภาคเฟสล็อกลูป

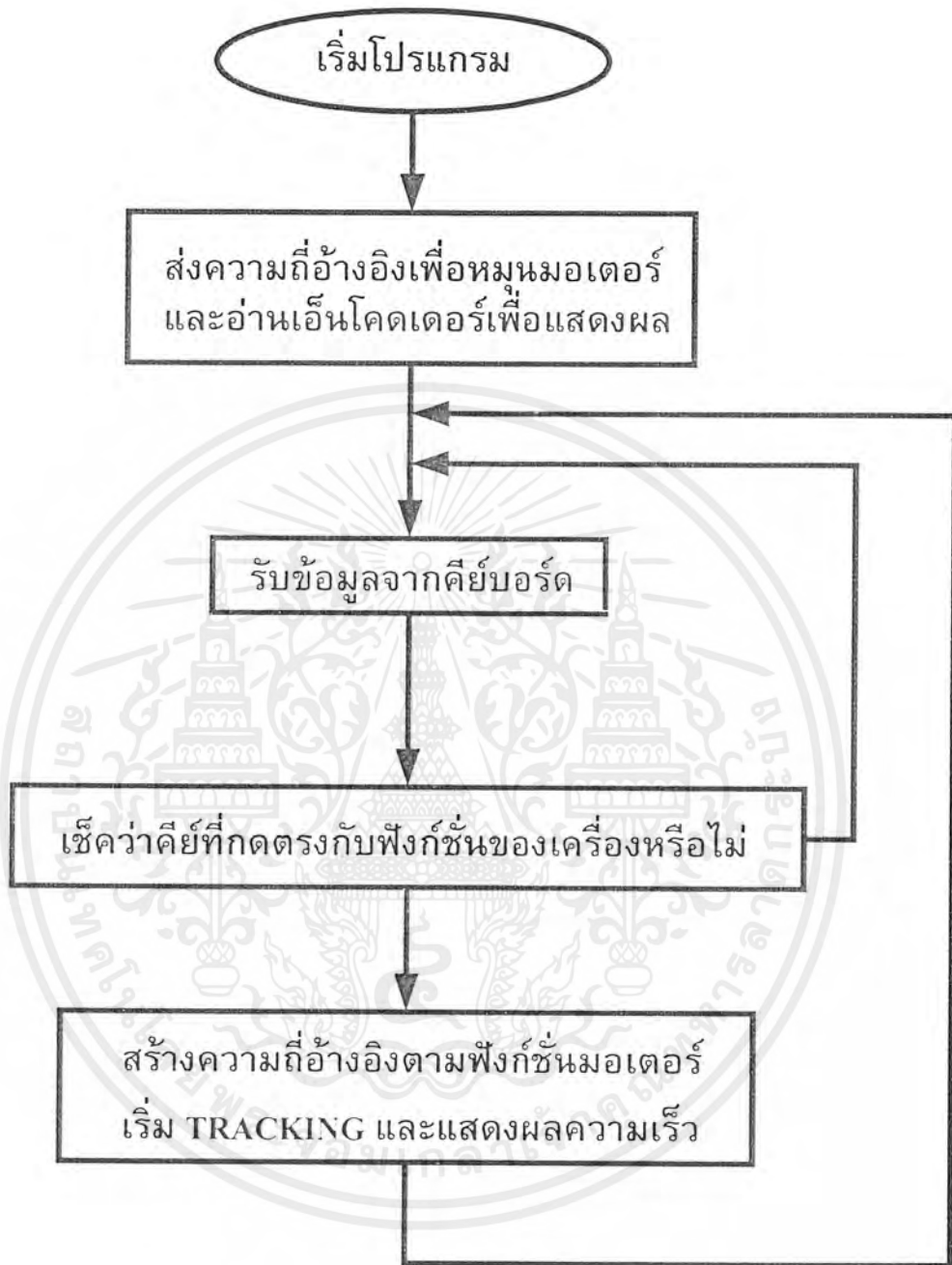
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข.

โปรแกรมของส่วนป้อนฟังก์ชันการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.1 โฟลว์ชาร์ตการทำงานของเครื่อง

```
;* INTERNAL MICROPROCESSOR MCS-51 RAM
```

```

MXCLK    EQU    P1.2        ; MAX7219 HARDWARE
MXLDB    EQU    P1.1
MXDAT    EQU    P1.0
DISBUF   EQU    70H        ; DISPLAY BUFFER
FLAG     EQU    6FH        ; FLAG
NOR      EQU    64H        ; NORMINATOR 64H->67H
DENOR    EQU    60H        ; DENORMINATOR 60H->63H
RESULT   EQU    5CH        ; RESULT OF OPERATE 5CH->5FH
DOTFLAG  EQU    5BH        ; DOT FLOATING POINT
FIRSTTIME EQU    5AH        ; FIRST TIME CHECKING
RTFLAG   EQU    59H        ; RETACK FLAG
RPTKEY   EQU    58H        ; REPEAT KEY FLAG
TRACK    EQU    55H        ; TRACKING POSITION
COUNTT  EQU    52H        ; DESTINATION POSITION
ABSPOST  EQU    50H        ; ABSOLUTE POSITION
;* PARAMETER DATA
LIMIT    EQU    40H        ; FREQUENCY TO GEN

```

```
*****
;
```

```
;* START PROGRAM *
```

```
;* INITIAL PARAMETER *
```

```
*****
```

```

ORG      0000H        ; START ADDRESS 0000H
LJMP     START
LJMP     ENCODER      ; READ ENCODER ADDRESS
ORG      000BH
LJMP     TIMERZ

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ORG      0013H
LJMP     ENCODER      ; READ ENCODER ADDRESS
ORG      001BH
LJMP     TIMERONE

START:   CLR      MXCLK      ; SET MAX7219
         CLR      MXLDB
         LCALL    MXSET
         MOV      R0,#09H    ; DISPLAY SOFTWARE VERSION
         MOV      R1,#0FH
         LCALL    MXBYTE
         MOV      DISBUF,#0
         MOV      DISBUF+1,#1H
         MOV      DISBUF+2,#15
         MOV      DISBUF+3,#15
         MOV      DISBUF+4,#1
         MOV      DISBUF+5,#1DH
         MOV      DISBUF+6,#05H
         MOV      DISBUF+7,#67H
         MOV      DOTFLAG,#2
         LCALL    MXLOAD
         MOV      R7,#100

VERI:    LCALL    DELAY
         DJNZ     R7,VERI
         MOV      R0,#09H    ; RESTORE DECODE MODE
         MOV      R1,#01FH
         LCALL    MXBYTE
         MOV      COUNTT,#0
         MOV      TRACK,#0
         MOV      TRACK+1,#0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     DPTR,#FREQUEN
MOV     A,#6
MOVC   A,@A+DPTR
MOV     LIMIT,A
MOV     A,#7
MOVC   A,@A+DPTR
MOV     LIMIT+1,A
MOV     TMOD,#11H ; SET TIMER INTERRUPT
MOV     TH0,#0DCH ; DC , EE
MOV     TL0,#0H
SETB   TR0
MOV     TH1,LIMIT ; DC , EE
MOV     TL1,LIMIT+1
SETB   TR0
SETB   TR1
SETB   IT0 ; SET EXTERNAL INTERRUPT
SETB   IT1
MOV     IP,#5
MOV     IE,#8FH

```

```

;*****
;

```

```

;* PROGRAM START LOOP *

```

```

;*****
;

```

```

MAINLOOP: LCALL   ABSTOACT ; MAIN LOOP
MOV       P2,#0C0H
MOV       A,P0
ANL      A,#0FH
CJNE     A,#0FH,MODE1
SJMP     MAINLOOP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MODE1:   MOV     IE,#87H
          LCALL  ENTER
          MOV     IE,#8FH
          LJMP   MAINLOOP

```

```

;*****
;* ENTER FUNCTION *
;*****

```

```

ENTER    MOV     A,#15      ; OFF DISPLAY
          MOV     DISBUF,A
          MOV     DISBUF+1,A
          MOV     DISBUF+2,A
          MOV     DISBUF+3,A
          MOV     DISBUF+4,A
          MOV     DISBUF+5,#1
          MOV     DISBUF+6,#67H
          MOV     DISBUF+7,#5BH
          MOV     DOTFLAG,#0
          LCALL  MXLOAD
          LCALL  SCANF
          JZ     ENTERO
          CLR    C
          MOV    A,DPL
          SUBB   A,#22
          MOV    A,DPH
          SUBB   A,#0
          JNC   ENTERO
          MOV    A,DPL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     B,#2
MUL     AB
PUSH    ACC
MOV     DPTR,#FREQUEN
MOVC    A,@A+DPTR
MOV     LIMIT,A
POP     ACC
INC     A
MOVC    A,@A+DPTR
MOV     LIMIT+1,A
ENTERO: RET

;*****
;* FIRST PARAMETER SET (MAX7219) *
;* REG = A,R0,R1,R2 *
;*****

MXSET:  CLR     MXCLK      :FALLING CLOCK EDGE
        CLR     MXLDB
        MOV     R0,#0FH    :DISPLAY TEST - NORMAL (XXXXXXX0)
        MOV     R1,#00H
        LCALL   MXBYTE
        MOV     R0,#0CH    :SHUTDOWN - NORNAL (XXXXXXX1)
        MOV     R1,#01H
        LCALL   MXBYTE
        MOV     R0,#09H    :DECODE MODE - NO DECODE (00000000)
        MOV     R1,#01FH
        LCALL   MXBYTE
        MOV     R0,#0AH    :INTENSITY - MIN-MAX (00-0FH)
        MOV     R1,#0CH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL    MXBYTE
MOV      R0,#0BH      ;SCAN LIMIT - 4 DIGIT (03H)
MOV      R1,#07H
LCALL    MXBYTE
RET

```

```

;*****
;
;* SEND ADDRESS,DATA TO MAX7219 *
;* IN = R0 ADDRESS (B0-B3) *
;* = R1 DATA *
;* REG = A,R0,R1,R2 *
;*****
;

```

```

MXBYTE:  PUSH    ACC
        PUSH    0
        PUSH    1
        PUSH    2
        MOV     R2,#8      ;SEND ADDRESS
        MOV     A,R0
MXBYTE1: RLC      A
        MOV     MXDAT,C
        SETB    MXCLK
        CLR     MXCLK
        DJNZ   R2,MXBYTE1
        MOV     R2,#8      ;SEND DATA
        MOV     A,R1
MXBYTE2: RLC      A
        MOV     MXDAT,C
        SETB    MXCLK
        CLR     MXCLK

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DJNZ     R2,MXBYTE2
SETB     MXLDB     ;LOAD BIT
CLR      MXLDB
POP      2
POP      1
POP      0
POP      ACC
RET

```

```

;*****
;* LOAD DISBUF TO DISPLAY (MAX7219) *
;* IN = DISBUF
;* REG = A,R0,R1,R2
;*****
MXLOAD:  PUSH   ACC
         PUSH   0
         PUSH   1
         PUSH   2
         MOV    R0,#0FH     ;DISPLAY TEST - NORMAL MODE (RESET)
         MOV    R1,#00H
         LCALL  MXBYTE
         MOV    A,DOTFLAG
         MOV    R0,#1       ;SEND 0
         MOV    R1,DISBUF
         LCALL  MXLOAD1
         LCALL  MXBYTE
         MOV    R0,#2       ;SEND 1
         MOV    R1,DISBUF+1
         LCALL  MXLOAD1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL    MXBYTE
MOV      R0,#3      ;SEND 2
MOV      R1,DISBUF+2
LCALL    MXLOADI
LCALL    MXBYTE
MOV      R0,#4      ;SEND 3
MOV      R1,DISBUF+3
LCALL    MXLOADI
LCALL    MXBYTE
MOV      R0,#5      ;SEND 4
MOV      R1,DISBUF+4
LCALL    MXLOADI
LCALL    MXBYTE
MOV      R0,#6      ;SEND 5
MOV      R1,DISBUF+5
LCALL    MXLOADI
LCALL    MXBYTE
MOV      R0,#7      ;SEND 6
MOV      R1,DISBUF+6
LCALL    MXLOADI
LCALL    MXBYTE
MOV      R0,#8      ;SEND 7
MOV      R1,DISBUF+7
LCALL    MXLOADI
LCALL    MXBYTE
POP      2
POP      1
POP      0
POP      ACC
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MXLOAD1: CLR    C
          RRC    A
          PUSH   ACC
          MOV    A,R1
          MOV    0E7H,C
          MOV    R1,A
          POP    ACC
          RET

```

```

;*****
;* DELAY FUNCTION *
;* INPUT . OUTPUT : NONE *
;*****

```

```

DELAY:   PUSH   0
          PUSH   1
          MOV    R0,#50
DELAY1:  MOV    R1,#0
DELAY2:  DJNZ   R1,DELAY2
          DJNZ   R0,DELAY1
          CLR    P1.7
          SETB  P1.7
          POP    1
          POP    0
          RET

```

```

;*****
;* READ KEYBOARD *
;* INPUT : NONE *
;* OUTPUT : ACC *
;*****
;

```

```

KEY:      PUSH    DPH      ; SAVE REGISTER
          PUSH    DPL
          PUSH    0
          PUSH    1
          PUSH    2
KEYS:     MOV     R0,#0FEH  ; INITIAL FIRST VALUE
          MOV     R1,#5
          MOV     R2,#0
KEY1:     MOV     A,R0      ; 5 LOOP
          MOV     P2,A
          RL     A
          MOV     R0,A
          MOV     A,P0
          ANL    A,#0FH
          CJNE   A,#0FH,KEY2
          INC    R2
          DJNZ   R1,KEY1
          SJMP   KEYS
KEY2:     MOV     R0,#0      ; ENCODE KEY
          JNB    0E0H,KEY3
          MOV    R0,#1
          JNB    0E1H,KEY3
          MOV    R0,#2
          JNB    0E2H,KEY3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     R0,#3
KEY3:   MOV     A,#4
        MOV     B,R2
        MUL    AB
        ADD    A,R0
        LCALL  DELAY    ; DELAY
        MOV    DPTR,#KEYDATA
        MOVC   A,@A+DPTR
        PUSH  ACC        ; CHECK KEY PRESS
KEYPRESS: MOV   A,P0
        ANL   A,#0FH
        CJNE  A,#0FH,KEYPRESS
        POP   ACC
        POP   2          ; RESTORE REGISTER
        POP   1
        POP   0
        POP   DPL
        POP   DPH
        RET    ; RETURN VALUE IN ACC

```

```

;*****
; READ ENCODER *
; CALL FROM INTERRUPT *
;*****
;

```

```

ENCODER: PUSH   PSW
        PUSH   ACC        ; SAVE REGISTER & FLAG
        PUSH   DPH
        PUSH   DPL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     DPH,TRACK
MOV     DPL,TRACK+1
INC     DPTR
MOV     TRACK,DPH
MOV     TRACK+1,DPL
POP     DPL
POP     DPH
POP     ACC
POP     PSW
RETI

```

```

*****
;* TIMER 0 INTERRUPT *
*****

```

```

TIMERZ:  PUSH     PSW
          PUSH     ACC
          MOV     A,COUNTT
          CJNE   A,#100,TIMERZ1
          MOV     ABSPOST,TRACK
          MOV     ABSPOST+1,TRACK+1
          MOV     COUNTT,#0
          MOV     TRACK,#0
          MOV     TRACK+1,#0
          SJMP   TIMERZ2

TIMERZ1:  INC     COUNTT

TIMERZ2:  MOV     TH0,#0DCH    ; DC
          MOV     TL0,#0H
          SETB   TR0
          POP     ACC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP     PSW
RETI

```

```

;*****
;* TIMER 1 INTERRUPT *
;*****

```

```

TIMERONE:  PUSH     PSW
           PUSH     ACC
           JB      P0.4,TIMERONE1
           SETB    P0.4
           SJMP    TIMERONE2
TIMERONE1: CLR      P0.4
TIMERONE2: MOV     TH1,LIMIT    ;DC
           MOV     TL1,LIMIT+1
           SETB    TRI
           POP     ACC
           POP     PSW
           RETI

```

```

;*****
;* 16 BIT DIVIDE *
;*****

```

```

DIV:      PUSH     ACC
           PUSH     3
           MOV     NOR,#0
           MOV     NOR+1,#0
           MOV     DENOR,#0
           MOV     DENOR+1,#0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      R3,#15
DIV1:   CLR      C
MOV      A,DENOR+3
RLC      A
MOV      DENOR+3,A
MOV      A,DENOR+2
RLC      A
MOV      DENOR+2,A
MOV      A,DENOR+1
RLC      A
MOV      DENOR+1,A
MOV      A,DENOR
RLC      A
MOV      DENOR,A
DJNZ     R3,DIV1
MOV      R3,#16
DIV2:   CLR      C
MOV      A,NOR+3
SUBB     A,DENOR+3
MOV      RESULT+3,A
MOV      A,NOR+2
SUBB     A,DENOR+2
MOV      RESULT+2,A
MOV      A,NOR+1
SUBB     A,DENOR+1
MOV      RESULT+1,A
MOV      A,NOR
SUBB     A,DENOR
MOV      RESULT,A
JC       DIV3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     NOR,RESULT
MOV     NOR+1,RESULT+1
MOV     NOR+2,RESULT+2
MOV     NOR+3,RESULT+3
SETB   C
SJMP   DIV4
DIV3:  CLR   C
DIV4:  MOV   A,NOR+3
      RLC   A
      MOV   NOR+3,A
      MOV   A,NOR+2
      RLC   A
      MOV   NOR+2,A
      MOV   A,NOR+1
      RLC   A
      MOV   NOR+1,A
      MOV   A,NOR
      RLC   A
      MOV   NOR,A
      DJNZ  R3,DIV2
      MOV   RESULT,NOR
      MOV   RESULT+1,NOR+1
      MOV   RESULT+2,NOR+2
      MOV   RESULT+3,NOR+3
      POP  3
      POP  ACC
      RET

```

```

;*****
;
;* 16 BIT MULTIPLICATION *
;*****

```

```

MULT:   PUSH   ACC
        PUSH   3
        MOV    NOR,#0
        MOV    NOR+1,#0
        MOV    DENOR,#0
        MOV    DENOR+1,#0
        MOV    RESULT+2,#0
        MOV    RESULT+3,#0
        MOV    R3,#16
MULT1:  CLR    C
        MOV    A,DENOR+2
        RRC   A
        MOV    DENOR+2,A
        MOV    A,DENOR+3
        RRC   A
        MOV    DENOR+3,A
        JNC   MULT2
        MOV    A,RESULT+3
        ADD   A,NOR+3
        MOV    RESULT+3,A
        MOV    A,RESULT+2
        ADDC  A,NOR+2
        MOV    RESULT+2,A
MULT2:  CLR    C
        MOV    A,NOR+3
        RLC   A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    NOR+3,A
MOV    A,NOR+2
RLC    A
MOV    NOR+2,A
DJNZ   R3,MULT1
POP    3
POP    ACC
RET

```

```

;*****
;* HEX TO DECIMAL *
;* input : dptr *
;* output : r1:r2:r3: *
;*****

```

```

HTOD:  PUSH    ACC           ; SAVE REGISTER
        PUSH    0
        PUSH    1
        PUSH    2
        PUSH    3
        PUSH    4
        PUSH    5
        PUSH    DPH
        PUSH    DPL
        CLR     A           ; INITIAL INPUT
        MOV    R1,A
        MOV    R2,A
        MOV    R3,A
        MOV    R4,#16
HTOD1:  MOV    A,DPL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RLC    A
MOV    DPL,A
MOV    A,DPH
RLC    A
MOV    DPH,A
MOV    R5,#3
MOV    R0,#3
HTOD2: MOV    A,@R0
        ADDC  A,ACC
        DA   A
        MOV  @R0,A
        DEC  R0
        DJNZ R5,HTOD2
        DJNZ R4,HTOD1
        MOV  5,1
        MOV  6,2
        MOV  7,3
        MOV  A,DOTFLAG
        MOV  R0,#DISBUF
        JZ   HTOD6
HTOD9: CLR   C
        RRC  A
        JC   HTOD6
        INC  R0
        SJMP HTOD9
HTOD6: MOV  R1,#7
HTOD12: MOV  A,@R1      : STORE TO DISPLAY BUFFER
        ANL  A,#0FH
        MOV  @R0,A
        MOV  A,R0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CJNE    A,#DISBUF+4,HTOD10
SJMP    HTOD8
HTOD10: MOV    A,@R1
RR      A
RR      A
RR      A
RR      A
INC     R0
ANL     A,#0FH
MOV     @R0,A
MOV     A,R0
CJNE    A,#DISBUF+4,HTOD11
SJMP    HTOD8
HTOD11: INC     R0
DEC     R1
SJMP    HTOD12
HTOD8:  MOV     R0,#DISBUF+4 ; ZERO DETECTOR
MOV     R1,#3
HTOD3:  MOV     A,@R0
CJNE    A,#0,HTOD4
MOV     A,#15
MOV     @R0,A
DEC     R0
DJNZ    R1,HTOD3
HTOD4:  LCALL   MXLOAD ; SHOW TO DISPLAY
POP     DPL ; RESTORE REGISTER
POP     DPH
POP     5
POP     4

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP      3
POP      2
POP      1
POP      0
POP      ACC
RET

```

```

;*****
;
;* DECIMAL TO HEX *
;* INPUT : R1:R2:R3 *
;* OUTPUT : DPTR *
;*****
;

```

```

D7TOH:  PUSH      ACC          ; SAVE REGISTER
        PUSH      0
        PUSH      1
        PUSH      2
        PUSH      3
        PUSH      4
        PUSH      5
        MOV       R5,#0
        MOV       R6,#0
        MOV       R7,#0
        MOV       A,DPTR
        MOV       R0,#DISBUF
        JZ        D7TOH8
D7TOH9:  CLR        C
        RRC       A
        JC        D7TOH8
        INC       R0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

S JMP      DTOH9
DTOH8:    MOV      R1,#7
DTOH12:   MOV      A,@R0      ; STORE BUFFER TO REGISTER
          MOV      @R1,A
          MOV      A,R0
          CJNE     A,=DISBUF+4,DTOH10
          SJMP     DTOH7
DTOH10:   INC      R0
          MOV      A,@R0
          RL       A
          RL       A
          RL       A
          RL       A
          ANL     A,=0F0H
          ORL     A,@R1
          MOV      @R1,A
          MOV      A,R0
          CJNE     A,=DISBUF+4,DTOH11
          SJMP     DTOH7
DTOH11:   INC      R0
          DEC      R1
          SJMP     DTOH12
DTOH7:    MOV      1,5
          MOV      2,6
          MOV      3,7
          MOV      R4,=16      ; CONVERT DECIMAL -> HEX
DTOH1:    MOV      R5,=3
          MOV      R0,=1
          CLR      C
DTOH2:    MOV      A,@R0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RRC      A
PUSH     PSW
JNB      ACC.7,DTOH3
CLR      C
SUBB     A,#30H
DTOH3:   JNB      ACC.3,DTOH4
CLR      C
SUBB     A,#03H
DTOH4:   MOV      @R0,A
INC      R0
POP      PSW
DJNZ     R5,DTOH2
MOV      A,DPH
RRC      A
MOV      DPH,A
MOV      A,DPL
RRC      A
MOV      DPL,A
DJNZ     R4,DTOH1
POP      5      ; RESTORE REGISTER
POP      4
POP      3
POP      2
POP      1
POP      0
POP      ACC
RET      ; RETURN VALUE WITH DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;*****
;
;* SCANF FUNCTION          *
;* RETURN : DPTR=INTEGER,R1=FLOATING *
;*****

```

```

SCANF:    MOV     R0,#DISBUF
          MOV     FLAG,#0
          MOV     DOTFLAG,#0
SCANF1:   MOV     RPTKEY,#1
          LCALL  KEY      ; 0-9 KEY PRESS
          MOV     R2,A
          CLR     C
          SUBB   A,#10
          JNC    SCANF2
          MOV     A,FLAG
          CJNE   A,#5,SCANF0
          SJMP   SCANF1
SCANF0:   MOV     A,DOTFLAG
          RL     A
          MOV     DOTFLAG,A
          MOV     A,FLAG
          JNZ    SCANF3
          MOV     A,#15      ; OFF DISPLAY
          MOV     DISBUF,A
          MOV     DISBUF+1,A
          MOV     DISBUF+2,A
          MOV     DISBUF+3,A
          MOV     DISBUF+4,A
SCANF3:   MOV     A,R2
          MOV     DISBUF+4,DISBUF+3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     DISBUF+3,DISBUF+2
MOV     DISBUF+2,DISBUF+1
MOV     DISBUF+1,DISBUF
MOV     DISBUF,A
INC     R0
LCALL   MXLOAD
INC     FLAG
SJMP    SCANF1
SCANF2: MOV     A,R2           ; ENTER KEY PRESS
CJNE    A,#15,SCANF8
LJMP    SCANF6
SCANF8: CJNE    A,#17,SCANF7   ; ESC KEY PRESS
LJMP    SCANF0
SCANF7: CJNE    A,#19,SCANF11  ; DELETE KEY PRESS
MOV     A,FLAG
JNZ     SCANF10
SJMP    SCANF1
SCANF10: MOV    A,DOTFLAG
CLR     C
RRC     A
MOV     DOTFLAG,A
MOV     DISBUF,DISBUF+1
MOV     DISBUF+1,DISBUF+2
MOV     DISBUF+2,DISBUF+3
MOV     DISBUF+3,DISBUF+4
MOV     DISBUF+4,#15
LCALL   MXLOAD
DEC     FLAG
SJMP    SCANF1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SCANF11:  CJNE    A,#11,SCANF1    ; DOT KEYPRESS
          MOV     A,DOTFLAG
          JZ      SCANF15
          RRC     A
          JNC     SCANF1
SCANF15:  MOV     A,DOTFLAG
          XRL     A,#1
          MOV     DOTFLAG,A
          LCALL  MXLOAD
          LJMP   SCANF1
SCANF6:   MOV     A,FLAG
          JZ      SCANFO
          MOV     R3,#5           ; PROCESS DATA
          MOV     R0,#DISBUF+4
SCANF4:   MOV     A,@R0
          CJNE   A,#15,SCANF5
          MOV     @R0,#0
SCANF5:   DEC     R0
          DJNZ   R3,SCANF4
          LCALL  DTOH           ; CONVERT TO HEX
          MOV     A,DOTFLAG     ; 1 FLOATING POINT
          CLR    C
          RRC     A
          MOV     R0,#DISBUF
          MOV     R1,#0
          JZ      SCANF14
SCANF12:  RRC     A
          JC      SCANF13
          INC    R0
          SJMP   SCANF12

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SCANF13:  MOV    A,@R0
          MOV    R1,A
SCANF14:  MOV    A,#1
          RET
SCANFO:   MOV    A,#0
          RET

```

```

;*****
;

```

```

;* CONVERT ABSOLUTE VALUE TO ACTUAL VALUE *

```

```

;*****
;

```

```

ABSTOACT: PUSH    DPH
          PUSH    DPL
          MOV    DOTFLAG,#0
          MOV    DISBUF+5,#15H
          MOV    DISBUF+6,#67H
          MOV    DISBUF+7,#5H
ABSTOACT1: MOV    NOR+2,ABSPOST    ; ABSOLUTE POSITION TO NOR
          MOV    NOR+3,ABSPOST+1
          MOV    DENOR+2,#0      ; P/R -> DENOR
          MOV    DENOR+3,#20
          LCALL  DIV            ; CALL DIVISION
          MOV    NOR+2,RESULT+2
          MOV    NOR+3,RESULT+3
          MOV    DENOR+2,#0      ; P/R -> DENOR
          MOV    DENOR+3,#6
          LCALL  MULT          ; CALL DIVISION
          MOV    DPH,RESULT+2    ; PUT THE RESULT
          MOV    DPL,RESULT+3    ; TO DISPLAY
          LCALL  HTOD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP      DPL
POP      DPH
RET

```

```

;*****
;

```

```

;* DATA AREA *

```

```

;*****
;

```

```

KEYDATA:  DB      15, 14, 13, 12, 11, 3, 6, 9, 0, 2, 5, 8, 10, 1
          DB      4, 7, 19, 18, 17, 16
FREQUEN:  DW      0F914H, 0F8CDH, 0F880H, 0F82DH, 0F7D1H, 0F76EH
          DW      0F700H, 0F687H, 0F600H, 0F569H, 0F4C0H, 0F400H, 0F325H
          DW      0F227H, 0F100H, 0EFA3H, 0EE00H, 0EC00H, 0E980H,
0E645H
          DW      0E200H, 0DC00H
          END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค.
รายการอุปกรณ์ที่ใช้ในโรงงานและคู่มือการใช้เครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์

วงจรชุดเฟสล็อกลูปเซอร์โวประกอบด้วย

IC 14046 (CMOS Phase Locked Loop)	1 ตัว
IC 14017 (Decade Counter)	1 ตัว
IC 74LS74 (D Flip Flop)	1 ตัว
DC Servo motor พร้อม Encoder	1 ตัว
ตัวความต้านทาน $4.7\text{ K}\Omega$	1 ตัว
ตัวความต้านทาน $1\ \Omega$ 10 W	2 ตัว
ตัวความต้านทาน $15\ \Omega$ 5 W	2 ตัว
ตัวความต้านทาน $50\ \Omega$	1 ตัว
ตัวความต้านทาน $250\ \Omega$	1 ตัว
ตัวเก็บประจุ $680\ \mu\text{F}$	1 ตัว
ทรานซิสเตอร์ 2N5321	1 ตัว
ทรานซิสเตอร์ 2N5322	1 ตัว
ทรานซิสเตอร์ MJ 2955	1 ตัว
ทรานซิสเตอร์ 2N3055	1 ตัว
ไดโอด ขนาด 3 A	2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์

วงจรชุดป้อนคำสั่งและแสดงผลความเร็วรอบ

ไมโครคอนโทรลเลอร์ V- 3155 Verion 2.0	1 ตัว
7-Segment 8 Digit รุ่น ET-SDP8	1 ตัว
คีย์บอร์ด 24 ปุ่ม กดของ ETT	1 ตัว
ไมโครโปรเซสเซอร์เบอร์ 89S8252	1 ตัว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ของภาคจ่ายไฟ

ชุดเร็กกูเลท 5V DC 1 A	1 ชุด
ชุดเร็กกูเลท 0-30 V DC 1A	2 ชุด
หม้อแปลง 9 v AC 500 mA	1 ตัว
หม้อแปลง 24 V AC 2 A	1 ตัว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกดคีย์ให้มอเตอร์มีความเร็วรอบตามต้องการ

ฟังก์ชันที่	ความเร็วรอบต่อนาที
0	1560
1	1500
2	1440
3	1380
4	1320
5	1260
6	1200
7	1140
8	1080
9	1020
10	960
11	900
12	840
13	780
14	720
15	660
16	600
17	540
18	480
19	420
20	360
21	300

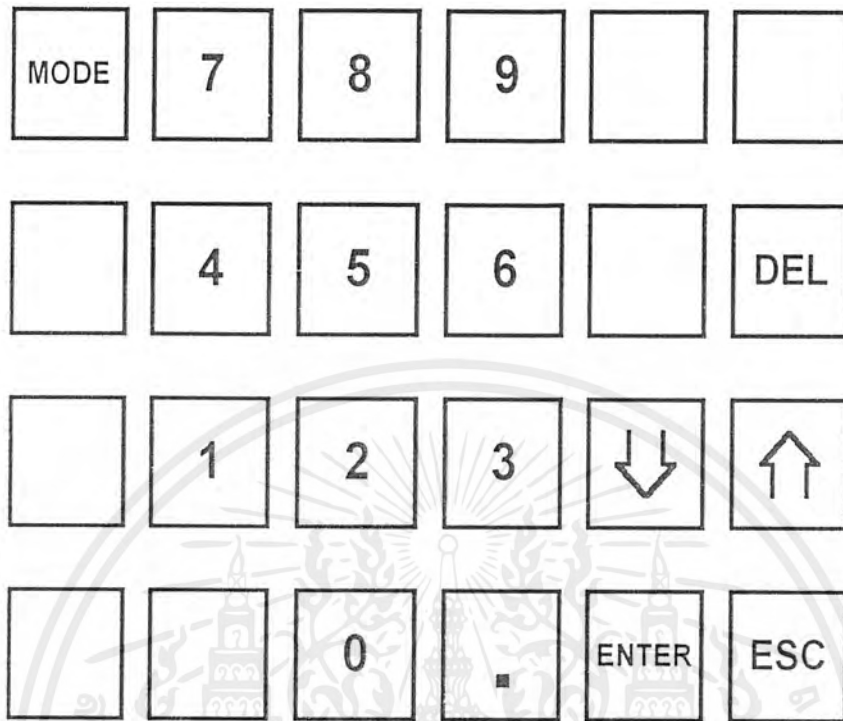
ตารางที่ ค.1 การกดคีย์ให้มอเตอร์มีความเร็วรอบตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้เลือกคีย์บอร์ดในการควบคุมเครื่อง

ปุ่มตัวเลข 0-9	ใช้เลือกฟังก์ชันควบคุมความเร็วที่ต้องการ
ปุ่มENTER	นำฟังก์ชันความเร็วที่ต้องการไปทำงาน
ปุ่ม DEL	ใช้ลบข้อมูลที่ละตัว
ปุ่ม ESC	ใช้ยกเลิกคำสั่งของข้อมูล
ปุ่ม MODE	ใช้ RESET ข้อมูล
ปุ่ม อื่นๆ	เมื่อกดจะเป็นการหยุดการทำงานและพร้อมที่จะรับค่าฟังก์ชัน ควบคุมความเร็วที่ต้องการใหม่





รูปที่ ๓.๑ ปุ่มคีย์บอร์ดสำหรับเลือกการทำงานแบบต่าง ๆ



ภาคผนวก ง.
รายละเอียดของอุปกรณ์ที่ใช้ในโครงการ

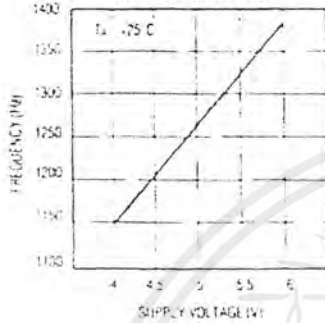
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serially Interfaced, 8-Digit LED Display Driver

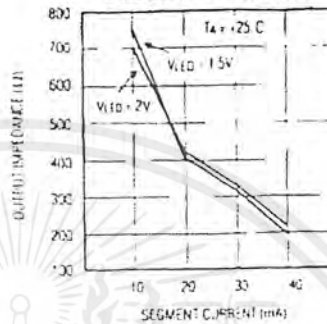
Typical Operating Characteristics

MAX7219

SCAN FREQUENCY vs. SUPPLY VOLTAGE



SEGMENT DRIVER OUTPUT IMPEDANCE vs. SEGMENT CURRENT



Pin Description

PIN	NAME	FUNCTION
1	DIN	Serial Data Input. Data is loaded into an internal 16-bit shift register on the rising edge of CLK.
2, 3, 5-8, 10, 11	DIG0-7	8 digit drive lines that sink current from the display.
4, 9	GND	Ground (both GND pins must be connected).
12	LOAD	Load Data Input. On LOAD's rising edge, the last 16 bits of serial input data are latched.
13	CLK	Clock Input. 10MHz maximum rate. On CLK's rising edge, data is shifted into the internal shift register. On CLK's falling edge, data is clocked out of DOUT.
14, 17, 20-23	SEG A-G, DP	7-segment drive and decimal point lines that source current to the display.
16	ISET	Connect to V+ through a resistor (RSET) to set the peak segment current (Refer to "Selecting RSET Resistor" section).
19	V+	Supply Voltage.
24	DOUT	Serial Data Output. The data into DIN is valid at DOUT 16.5 clock cycles later.

Serially Interfaced, 8-Digit LED Display Driver

MAX7219

Detailed Description

Serial Addressing Modes

Serial data at DIN, sent in 16-bit packets, is shifted into the internal 16-bit shift register with each rising edge of CLK. The data is then latched into either the digit or control registers on the rising edge of LOAD. LOAD must go high concurrently with or after the 16th rising clock edge, but before the next rising clock edge or data will be lost. Data at DIN is propagated through the shift register and appears at DOUT 16.5 clock cycles later. Data is clocked out on the falling edge of CLK. Data bits are labeled D0-D15 (Table 1). D8-D11 contain the register address, D0-D7 contain the data, and D12-D15 are "don't care" bits. The first bit received is D15, the most significant bit (MSB).

Digit and Control Registers

Table 2 lists the 14 addressable digit and control registers. The digit registers are realized with an on-chip, 8x8 dual-port SRAM. They are addressed directly so that individual digits can be updated and retain data as long as V- typically exceeds 2V. The control registers consist of decode mode, display intensity, scan limit (number of scanned digits), shutdown, and display test (all LEDs on). A no-operation (no-op) register is also included, which allows data to be passed from DIN to DOUT when devices are cascaded without changing the display or affecting any control registers.

Shutdown Mode

When the MAX7219 is in shutdown mode, the scan oscillator is halted, all segment current sources are pulled to ground, and all digit drivers are pulled to V+, thereby blanking the display. Data in the digit and control registers remains unaltered. Shutdown can be used to save power or as an alarm to flash the display by successively entering and leaving the shutdown mode. For minimum supply current in shutdown mode, logic inputs should be at ground or V+ (CMOS logic levels).

Typically, it takes less than 250µs for the MAX7219 to leave shutdown mode. Note that the display driver can still be programmed while in shutdown mode, and that shutdown mode can be overridden by the display-test function.

Table 4. Decode-Mode Register Examples (Address (Hex) = X9)

	REGISTER DATA								(HEX CODE)
	D7	D6	D5	D4	D3	D2	D1	D0	
NO DECODE FOR DIGITS 7-0	0	0	0	0	0	0	0	0	00
CODE B DECODE FOR DIGIT 0 NO DECODE FOR DIGITS 7-1	0	0	0	0	0	0	0	1	01
CODE B DECODE FOR DIGITS 3-0 NO DECODE FOR DIGITS 7-4	0	0	0	0	1	1	1	1	0F
CODE B DECODE FOR DIGITS 7-0	1	1	1	1	1	1	1	1	FF

Table 2. Register Address Map

REGISTER	ADDRESS					HEX CODE
	D15-D12	D11	D10	D9	D8	
NO-OP	X	0	0	0	0	X0
DIGIT 0	X	0	0	0	1	X1
DIGIT 1	X	0	0	1	0	X2
DIGIT 2	X	0	0	1	1	X3
DIGIT 3	X	0	1	0	0	X4
DIGIT 4	X	0	1	0	1	X5
DIGIT 5	X	0	1	1	0	X6
DIGIT 6	X	0	1	1	1	X7
DIGIT 7	X	1	0	0	0	X8
DECODE MODE	X	1	0	0	1	X9
INTENSITY	X	1	0	1	0	XA
SCAN LIMIT	X	1	0	1	1	XB
SHUTDOWN	X	1	1	0	0	XC
DISPLAY TEST	X	1	1	1	1	XF

Table 3. Shutdown Register Format (Address (Hex) = XC)

	ADDR CODE (HEX)	REGISTER DATA							
		D7	D6	D5	D4	D3	D2	D1	D0
SHUTDOWN MODE	XC	X	X	X	X	X	X	X	0
NORMAL OPERATION	XC	X	X	X	X	X	X	X	1

Initial Power-Up

On initial power-up, all control registers are reset, the display is blanked, and the MAX7219 enters shutdown mode. Therefore the user must program the display driver prior to display use since it will initially be set to scan one digit, it will not decode data in the data registers, and the intensity register will be set to its minimum value.

Decode-Mode Register

The decode-mode register sets BCD code B (0-9, E, H, L, P, and -) or no-decode operation for each digit. Each bit in the register corresponds to one digit. A logic high selects code B decoding while a logic low bypasses the decoder. Examples of the decode mode control-register format are shown in Table 4.

Serially Interfaced, 8-Digit LED Display Driver

MAX7219

Table 5. Code B Font

7-SEGMENT CHARACTER	REGISTER DATA						ON SEGMENTS = 1							
	D7*	D6-D4	D3	D2	D1	D0	DP*	A	B	C	D	E	F	G
0	X	0	0	0	0	0		1	1	1	1	1	1	0
1	X	0	0	0	1			0	1	1	0	0	0	0
2	X	0	0	1	0			1	1	0	1	1	0	1
3	X	0	0	1	1			1	1	1	1	0	0	1
4	X	0	1	0	0			0	1	1	0	0	1	1
5	X	0	1	0	1			1	0	1	1	0	1	1
6	X	0	1	1	0			1	0	1	1	1	1	1
7	X	0	1	1	1			1	1	1	0	0	0	0
8	X	1	0	0	0			1	1	1	1	1	1	1
9	X	1	0	0	1			1	1	1	1	0	1	1
-	X	1	0	1	0			0	0	0	0	0	0	1
E	X	1	0	1	1			1	0	0	1	1	1	1
H	X	1	1	0	0			0	1	1	0	1	1	1
.	X	1	1	0	1			0	0	0	1	1	1	0
P	X	1	1	1	0			1	1	0	0	1	1	1
Blank	X	1	1	1	1			0	0	0	0	0	0	0

* The decimal point is set by bit D7 = 1.

When the code-B decode mode is used, the decoder looks only at the lower nibble of the data in the digit registers (D3-D0), disregarding bits D4-D6. D7, which sets the decimal point (SEG DP), is independent of the decoder and is positive logic (D7=1 turns the decimal point on). The code-B font is listed in Table 5.

When no-decode is selected, data bits D7-D0 correspond to the segment lines of the MAX7219. Table 6 shows the one-to-one pairing of each data bit to the appropriate segment line.

Table 6. No-decode Mode Data Bits and Corresponding Segment Lines



CORRESPONDING SEGMENT LINE	REGISTER DATA							
	D7	D6	D5	D4	D3	D2	D1	D0
	DP	A	B	C	D	E	F	G

Intensity Control and Interdigit Blanking

The MAX7219 allows the display brightness to be controlled with an external resistor (RSET) connected between V+ and ISET, and digitally using the intensity register. The peak current sourced from the segment drivers will nominally be 100 times the current entering ISET. This resistor can either be fixed, or variable to allow brightness adjustment from the front panel. Its minimum value should be 9.53kΩ, which typically sets the segment current at 37mA.

Digital control of segment current is provided by an internal pulse-width modulated DAC, which is loaded from the lower nibble of the intensity register. The DAC scales the average segment current in 16 steps from a maximum of 31/32, down to 1/32 of the peak current set by RSET. The intensity register format is listed in Table 7. Maximum brightness occurs with a duty cycle of 31/32 because the interdigit blanking time is set to 1/32 of a cycle. Interdigit blanking time can be increased by decreasing the duty cycle.

Serially Interfaced, 8-Digit LED Display Driver

MAX7219

Table 7. Intensity Register Format
(Address (Hex) = XA)

DUTY CYCLE (min on)	REGISTER DATA								(HEX CODE)
	D7	D6	D5	D4	D3	D2	D1	D0	
1:32	X	X	X	X	0	0	0	0	X0
3:32	X	X	X	X	0	0	0	1	X1
5:32	X	X	X	X	0	0	1	0	X2
7:32	X	X	X	X	0	0	1	1	X3
9:32	X	X	X	X	0	1	0	0	X4
11:32	X	X	X	X	0	1	0	1	X5
13:32	X	X	X	X	0	1	1	0	X6
15:32	X	X	X	X	0	1	1	1	X7
17:32	X	X	X	X	1	0	0	0	X8
19:32	X	X	X	X	1	0	0	1	X9
21:32	X	X	X	X	1	0	1	0	XA
23:32	X	X	X	X	1	0	1	1	XB
25:32	X	X	X	X	1	1	0	0	XC
27:32	X	X	X	X	1	1	0	1	XD
29:32	X	X	X	X	1	1	1	0	XE
31:32 (max on)	X	X	X	X	1	1	1	1	XF

Scan-Limit Register

The scan-limit register sets how many digits are displayed, from 1 to 8. They are displayed in a multiplexed manner with a typical display scan rate of 1300Hz with 8 digits displayed. If fewer digits are displayed, the scan rate is $8000/N$, where N is the number of digits scanned. Since the number of scanned digits affects the display brightness, the scan-limit register should not be used to blank portions of the display (such as leading zero suppression). The scan-limit register format is listed in Table 8.

If the scan-limit register is set for three digits or less, individual digit drivers will dissipate excessive amounts of power. Consequently, the value of the RSET resistor must be adjusted according to the number of digits displayed, to limit individual digit driver power dissipation. Table 9 lists the number of digits displayed and the corresponding maximum recommended segment current when the internal digit drivers are used.

Display-Test Register

The display-test register operates in two modes: normal and display test. Display-test mode turns all LEDs on by overriding – but not altering – all controls and digit registers (including the shutdown register). In display-test mode 8 digits are scanned and the duty cycle is 31:32. Table 9 lists the display-test register format:

Table 8. Scan-Limit Register Format
(Address (Hex) = XB)

	REGISTER DATA								(HEX CODE)
	D7	D6	D5	D4	D3	D2	D1	D0	
*DISPLAY DIGIT 0 ONLY	X	X	X	X	X	0	0	0	X0
*DISPLAY DIGITS 0 & 1	X	X	X	X	X	0	0	1	X1
*DISPLAY DIGITS 0 1 2	X	X	X	X	X	0	1	0	X2
DISPLAY DIGITS 0 1 2 3	X	X	X	X	X	0	1	1	X3
DISPLAY DIGITS 0 1 2 3 4	X	X	X	X	X	1	0	0	X4
DISPLAY DIGITS 0 1 2 3 4 5	X	X	X	X	X	1	0	1	X5
DISPLAY DIGITS 0 1 2 3 4 5 6	X	X	X	X	X	1	1	0	X6
DISPLAY DIGITS 0 1 2 3 4 5 6 7	X	X	X	X	X	1	1	1	X7

* See "Scan-Limit Register" text for application.

Table 9. Maximum Segment Current for 1, 2 or 3 Digit Displays

NUMBER OF DIGITS DISPLAYED	MAXIMUM SEGMENT CURRENT
1	11mA
2	20mA
3	30mA

Table 10. Display-Test Register Format
(Address (Hex) = XF)

	REGISTER DATA							
	D7	D6	D5	D4	D3	D2	D1	D0
NORMAL OPERATION	X	X	X	X	X	X	X	0
DISPLAY TEST MODE	X	X	X	X	X	X	X	1

Note: The MAX7219 remains in display-test mode (all LEDs on) until the display-test register is reconfigured for normal operation.

No-Op Register

The no-op register is used when cascading MAX7219s. Connect all devices' LOAD inputs together and connect DOUT to DIN on adjacent MAX7219s. DOUT is a CMOS logic level output that easily drives DIN of a successively cascaded MAX7219. Refer to the "Serial Addressing Modes" section for detailed information on serial input/output timing. For example, if four MAX7219s are cascaded, then to write to the fourth chip, send the desired 16-bit word, followed by three no-op codes (hex X0XX, see Table 2). When load goes high, data is latched in all devices. The first three chips receive no-op commands, and the fourth receives the intended data.

MAXIM

7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serially Interfaced, 8-Digit LED Display Driver

MAX7219

Applications Information

Supply Bypassing and Wiring

To minimize power-supply ripple due to the peak digit driver currents, connect a 10 μ F electrolytic and a 0.1 μ F ceramic capacitor between V+ and GND as close to the device as possible. The MAX7219 should be placed in close proximity to the LED display, and connections should be kept as short as possible to minimize the effects of wiring inductance and electromagnetic interference. Also, both GND pins must be connected to ground.

Selecting R_{SET} Resistor and Using External Drivers

The current per segment is approximately 100 times the current in I_{SET}. To select R_{SET}, see Table 11. The MAX7219's maximum allowable segment current is 40mA. For an LED forward voltage drop of 2.5V, R_{SET} must be greater than 9.53k. For segment current levels above the MAX7219 limits, external drivers will be needed. In this application, the MAX7219 serves as only a controller for other high-current drivers or transistors. Therefore, to conserve power in the MAX7219, use R_{SET} = 47k when using external current sources as segment drivers.

The example in Figure 2 uses the MAX7219's segment drivers, a MAX333 single-pole double-throw analog switch, and external transistors to drive 4 07AND4107SCL common-cathode displays. The 5.6V zener diode has been added in series with the decimal point LED because the decimal point LED forward voltage is typically 4.2V, while for all other segments the LED forward voltage is typically 8V. Note that since external transistors are used to sink current (DIG 0 and DIG 1 are used as logic switches), peak segment currents of 40mA are allowed even though only two digits are displayed. In applications where the MAX7219's digit drivers are used to sink current and fewer than four digits are displayed, see Table 9 which specifies the maximum allow-

Table 11. R_{SET} vs. Segment Current and LED Forward Voltage

I _{SEG} (mA)	V _{LED} (V)				
	1.5	2	2.5	3	3.5
40	11.3	10.4	9.8	8.9	7.8
30	16.3	15	14	12.9	11.4
20	26.2	24.6	22.8	20.9	18.6
10	60 *	56	51.7	47	41.9

able segment current. R_{SET} must be selected accordingly (see Table 11).

Refer to the "Power Dissipation" section to calculate acceptable limits for ambient temperature, segment current, and the LED forward-voltage drop.

Table 12. Package Thermal Resistance Data

PACKAGE	THERMAL RESISTANCE (θ_{JA})
24 Narrow DIP	+75°C/W
24 Wide SO	+85°C/W
24 CERDIP	+60°C/W
Maximum Junction Temperature (T _J) = +150°C	
Maximum Ambient Temperature (T _A) = +85°C	

Computing Power Dissipation

The upper limit for power dissipation (PD) for the MAX7219 is determined from the following equation:

$$PD = (V_+ \times I_{SEG}) - (V_+ - V_{LED})(DUTY \times I_{SEG} \times N)$$

where:

V₊ = Supply Voltage

DUTY = Duty Cycle set by intensity register

N = number of segments driven (worst case is 8)

V_{LED} = LED forward voltage

I_{SEG} = Segment Current set by R_{SET}

Dissipation Example:

$$I_{SEG} = 40\text{mA}, N = 8, DUTY = 31/32, V_{LED} = 1.8\text{V at } 40\text{mA}, V_+ = 5.25\text{V}$$

$$PD = 5.25\text{V}(40\text{mA}) - (5.25\text{V} - 1.8\text{V})(31/32 \times 40\text{mA} \times 8) = 1.11\text{W}$$

Thus, for a CERDIP package ($\theta_{JA} = +60^\circ\text{C/W}$ from table 12), the maximum allowed ambient temperature T_A is given by:

$$T_{Jmax} = T_A + PD \times \theta_{JA}$$

$$+150^\circ\text{C} = T_A + 1.11\text{W} \times +60^\circ\text{C/W}$$

$$T_A = +83.4^\circ\text{C}$$

Cascading Drivers

The example in Figure 3 drives 16 digits using a 3-wire μ P interface. If the number of digits is not a multiple of 8, set both drivers' scan-limit registers to the same number so one display will not appear brighter than the other. For example, if 12 digits are needed, use 6 digits per display.

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serially Interfaced, 8-Digit LED Display Driver

MAX7219

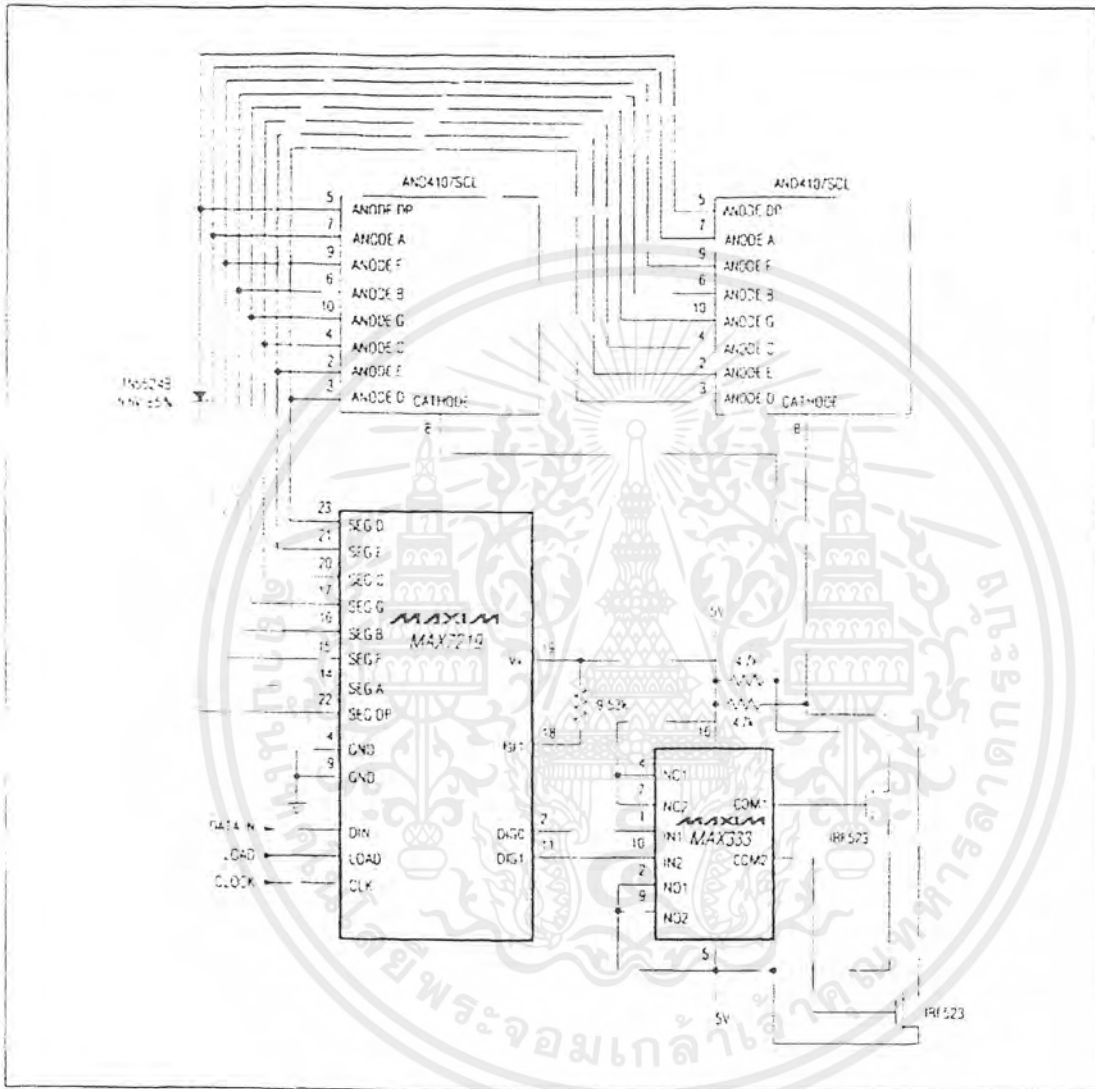


Figure 2. MAX7219 Driving 4 inch Displays

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serially Interfaced, 8-Digit LED Display Driver

MAX7219

with both scan-limit registers set for 6 digits so that both displays have a 1/6 duty cycle per digit. If 11 digits are needed, set both scan-limit registers for 6 digits and leave one digit driver unconnected. If one display is set

for 6 digits and the other for 5 digits, the second display will appear brighter because its duty cycle per digit will be 1/5 while the first display's will be 1/6. Refer to the "No Op Register" section for additional information.

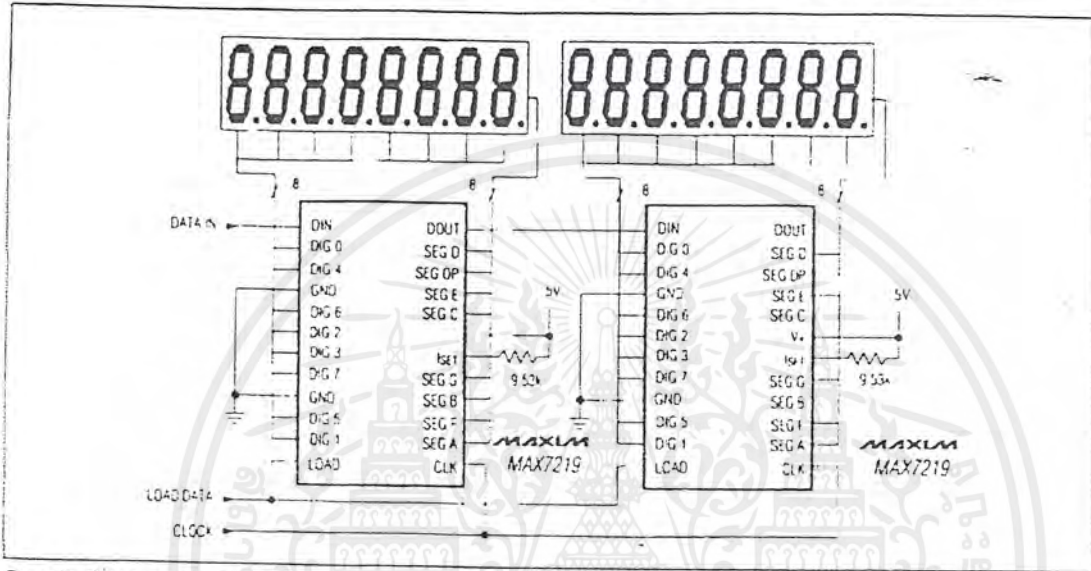
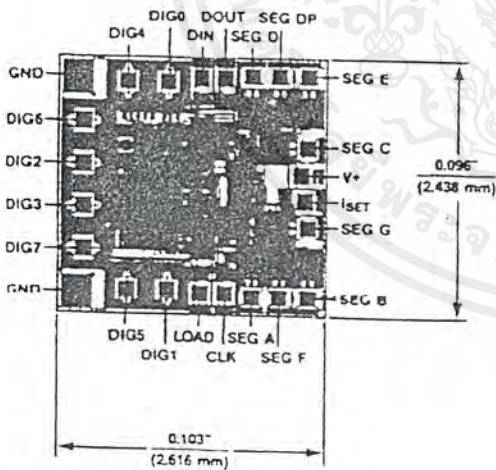


Figure 3 Cascading MAX7219s to drive 16 7-segment LED digits

Chip Topography



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Downloadable Flash Memory
 - SPI Serial Interface for Program Downloading
 - Endurance: 1,000 Write/Erase Cycles
- 2K Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
- 4.0V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low Power Idle and Power Down Modes
- Interrupt Recovery From Power Down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power Off Flag

Description

The AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard 80C51 instruction set and pinout. The on-chip Downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional non-volatile memory programmer. By combining a versatile 8-bit CPU with Downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89S8252 provides the following standard features: 8K bytes of Downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two Data Pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The Downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.



8-Bit
Microcontroller
with 8K Bytes
Flash

AT89S8252

0401D-A-12/97



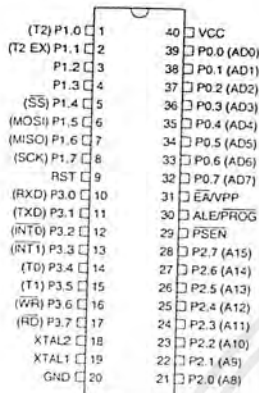
4-105

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

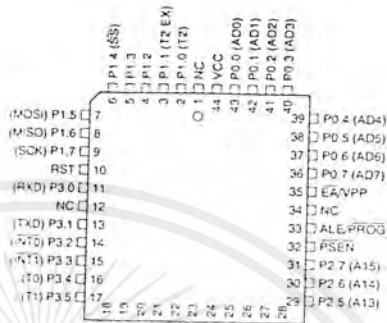


Pin Configurations

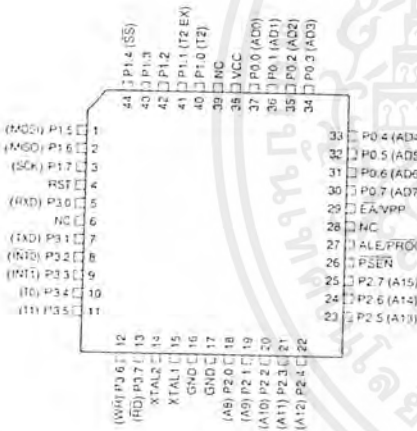
PDIP



PLCC



PQFP/TQFP



Pin Description

V_{CC}
Supply voltage.

GND
Ground.

Port 0
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.
Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

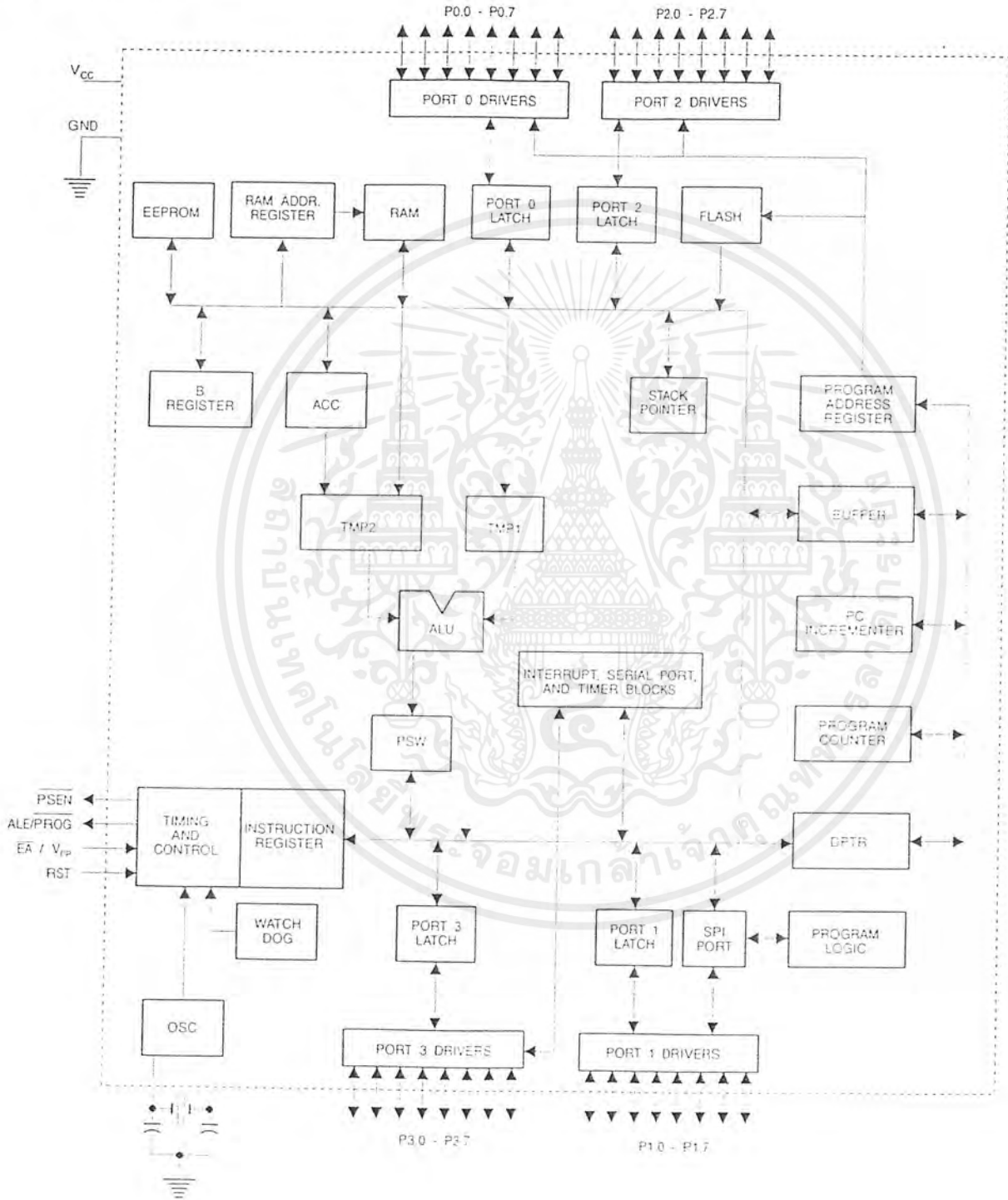
Port 1
Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

AT89S8252

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้หาไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram





Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	\overline{SS} (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8 bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

\overline{EA}/V_{PP}

External Access Enable. \overline{EA} must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, \overline{EA} will be internally latched on reset.

\overline{EA} should be strapped to V_{CC} for internal program executions. This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

AT89S8252

XTAL1
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2
Output from the inverting oscillator amplifier.

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S8252 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000					SPCR 000001XX			0D7H
0C8H	T2CON 00000000	TMOD 00000000	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000		SPSR 00XXXXXX						0AFH
0A0H	P2 11111111								0A7H
98H	SCON 00000000	SEUF XXXXXXX							9FH
90H	P1 11111111						WMCON 00000010		97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX	PCON 0XXX0000	87H





User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16-bit auto-reload mode.

Watchdog and Memory Control Register The WMCON register contains control bits for the Watchdog Timer (shown in Table 3). The EEMEN and EEMWE bits are used to select the 2K bytes on-chip EEPROM, and to enable byte-write. The DPS bit selects one of two DPTR registers available.

SPI Registers Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

Interrupt Registers The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

Table 2. T2CON—Timer/Counter 2 Control Register

T2CON Address = 0C8H		Reset Value = 0000 0000B						
Bit Addressable								
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
Bit	7	6	5	4	3	2	1	0
Symbol	Function							
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.							
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).							
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.							
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.							
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.							
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.							
C/T2	Timer or counter select for Timer 2. C/T2 = 0 for timer function. C/T2 = 1 for external event counter (falling edge triggered).							
CP/RL2	Capture/Reload select. CP/RL2 = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.							

AT89S8252

Dual Data Pointer Registers To facilitate accessing both internal EEPROM and external data memory, two banks of 16 bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the

appropriate value before accessing the respective Data Pointer Register.

Power Off Flag The Power Off Flag (POF) is located at bit_4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.

Table 3. WMCON—Watchdog and Memory Control Register

WMCON Address = 96H				Reset Value = 0000 0010B				
Bit	PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTRST	WDTEN
	7	6	5	4	3	2	1	0
Symbol	Function							
PS2 PS1 PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms.							
EEMWE	EEPROM Data Memory Write Enable Bit. Set this bit to "1" before initiating byte write to on-chip EEPROM with the MOVX instruction. User software should set this bit to "0" after EEPROM write is completed.							
EEMEN	Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory.							
DPS	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1.							
WDTRST RDY/BSY	Watchdog Timer Reset and EEPROM Ready/Busy Flag. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to "0" in the next instruction cycle. The WDTRST bit is Write-Only. This bit also serves as the RDY/BSY flag in a Read-Only mode during EEPROM write. RDY/BSY = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/BSY bit equals "0" and is automatically reset to "1" when programming is completed.							
WDTEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.							



Table 4. SPCR—SPI Control Register

SPCR Address = D5H		Reset Value = 0000 01XXB						
	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
Bit	7	6	5	4	3	2	1	0

Symbol	Function															
SPIE	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.															
SPE	SPI Enable. SPI = 1 enables the SPI channel and connects \overline{SS} , MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.															
DORD	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.															
MSTR	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.															
CPOL	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.															
CPHA	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.															
SPR0 SPR1	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, F_{osc} , is as follows: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>SPR1</th> <th>SPR0</th> <th>SCK = F_{osc} divided by</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>4</td> </tr> <tr> <td>0</td> <td>1</td> <td>16</td> </tr> <tr> <td>1</td> <td>0</td> <td>64</td> </tr> <tr> <td>1</td> <td>1</td> <td>128</td> </tr> </tbody> </table>	SPR1	SPR0	SCK = F_{osc} divided by	0	0	4	0	1	16	1	0	64	1	1	128
SPR1	SPR0	SCK = F_{osc} divided by														
0	0	4														
0	1	16														
1	0	64														
1	1	128														

Table 5. SPSR—SPI Status Register

SPSR Address = AAH		Reset Value = 00XX XXXXB						
	SPIF	WCOL	—	—	—	—	—	
Bit	7	6	5	4	3	2	1	

Symbol	Function
SPIF	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register.
WCOL	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

MOTOROLA
SEMICONDUCTOR TECHNICAL DATA

Decade Counter

The MC14017B is a five-stage Johnson decade counter with built-in code converter. High speed operation and spike-free outputs are obtained by use of a Johnson decade counter design. The ten decodes outputs are normally low, and go high only at their appropriate decimal time period. The output changes occur on the positive-going edge of the clock pulse. This part can be used in frequency division applications as well as decade counter or decimal decode display applications.

- Fully Static Operation
- DC Clock Input Circuit Allows Slow Rise Times
- Carry Out Output for Cascading
- Divide-by-N Counting
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4017B
- Triple Diode Protection on All Inputs

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

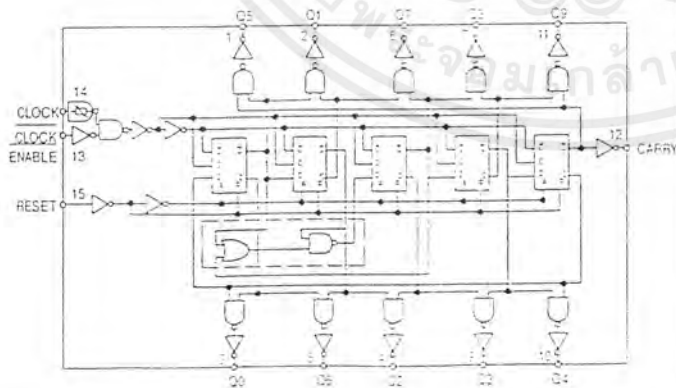
Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	-0.5 to +18.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient)	-0.5 to V _{DD} + 0.5	V
I _{in} , I _{out}	Input or Output Current (DC or Transient) per Pin	±10	mA
P _D	Power Dissipation, per Package†	500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature (8-Second Soldering)	260	°C

* Maximum Ratings are those values beyond which damage to the device may occur.

† Temperature Derating:

Plastic "P and D/DW" Packages: - 7.0 mW/°C From 65°C To 125°C
Ceramic "L" Packages: - 12 mW/°C From 160°C To 125°C

LOGIC DIAGRAM



MC14017B



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648



D SUFFIX
SOIC
CASE 751B

ORDERING INFORMATION

MC14XXXBCP Plastic
MC14XXXBCL Ceramic
MC14XXXBD SOIC

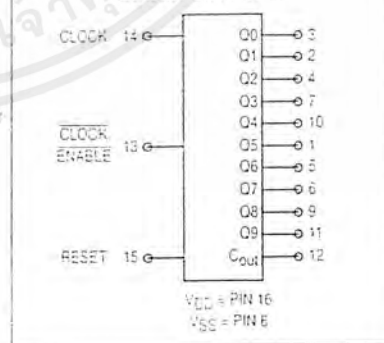
T_A = -55° to 125°C for all packages.

FUNCTIONAL TRUTH TABLE
(Positive Logic)

Clock	Enable	Reset	Decade Output=n
0	X	0	n
X	1	0	n
X	X	1	00
∅	0	0	n-1
∅	X	0	n
X	∅	0	n
∅	∅	0	n-1

X = Don't Care. If n ≤ 5 Carry = "1",
Otherwise = "0"

BLOCK DIAGRAM



REV 3
1/84

© Motorola, Inc., 1983



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

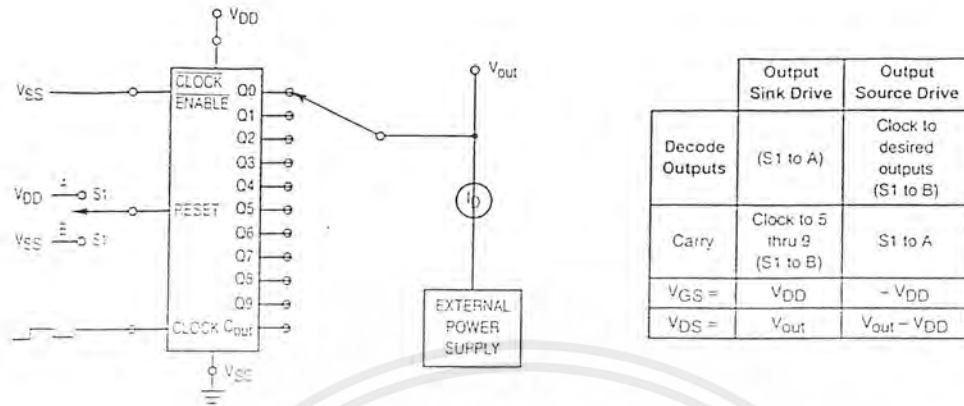


Figure 1. Typical Output Source and Output Sink Characteristics Test Circuit

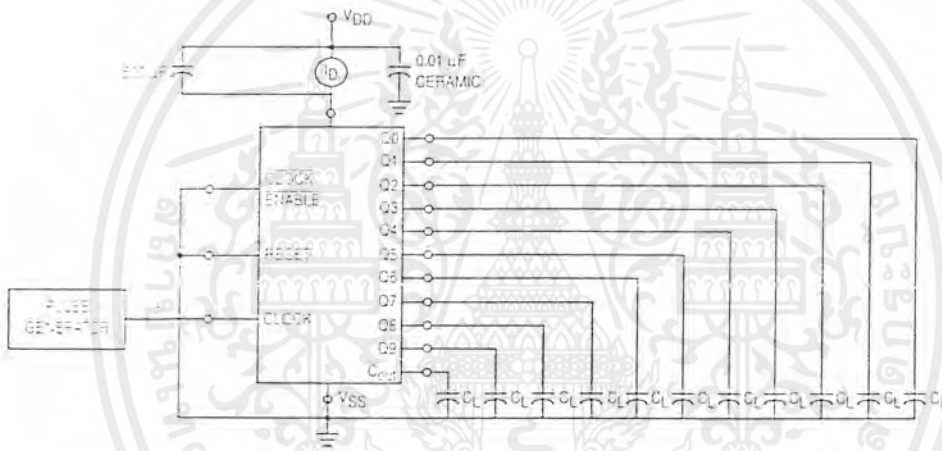


Figure 2. Typical Power Dissipation Test Circuit

APPLICATIONS INFORMATION

Figure 3 shows a technique for extending the number of decoded output states for the MC14017B. Decoded outputs are sequential within each stage and from stage to stage, with no dead time (except propagation delay).

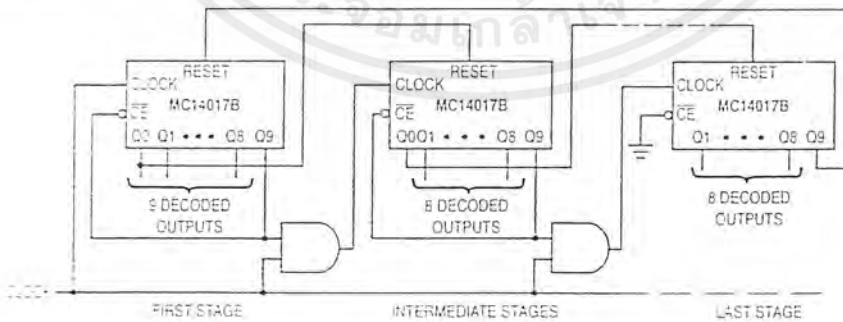


Figure 3. Counter Expansion

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

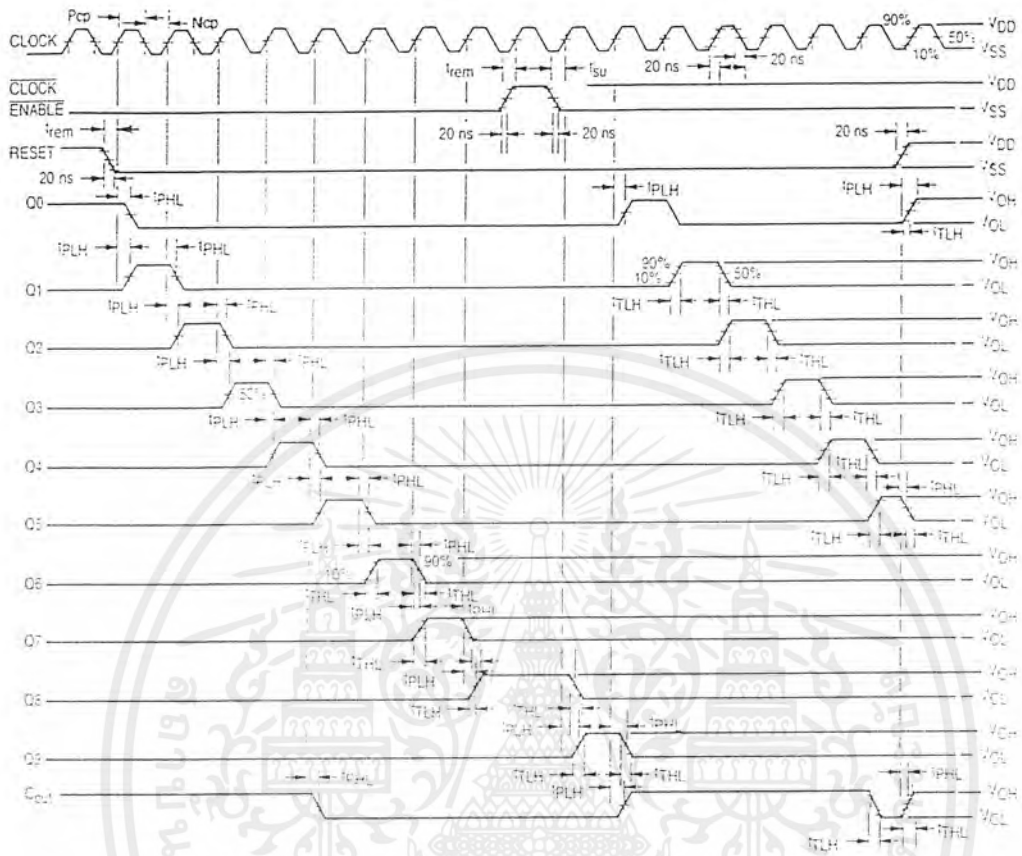


Figure 4. AC Measurement Definition and Functional Waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SEMICONDUCTOR TECHNICAL DATA

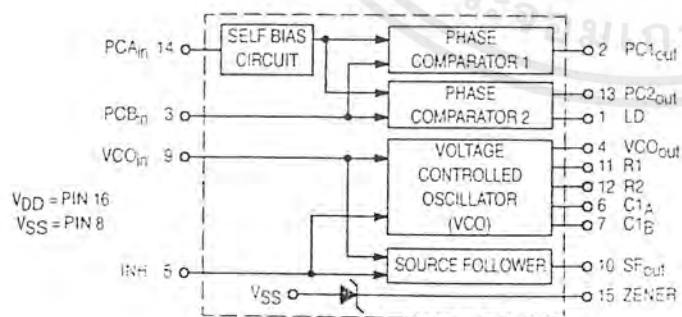
Phase Locked Loop

The MC14046B phase locked loop contains two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common signal inputs, PCA_{in} and PCB_{in} . Input PCA_{in} can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator 1 (an exclusive OR gate) provides a digital error signal $PC1_{out}$ and maintains 90° phase shift at the center frequency between PCA_{in} and PCB_{in} signals (both at 50% duty cycle). Phase comparator 2 (with leading edge sensing logic) provides digital error signals, $PC2_{out}$ and LD, and maintains a 0° phase shift between PCA_{in} and PCB_{in} signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{out} whose frequency is determined by the voltage of input VCO_{in} and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source-follower output SF_{out} with an external resistor is used where the VCO_{in} signal is needed but no loading can be tolerated. The inhibit input INH , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

Applications include FM and FSK modulation and demodulation, frequency synthesis and multiplication, frequency discrimination, tone decoding, data synchronization and conditioning, voltage-to-frequency conversion and motor speed control.

- Buffered Outputs Compatible with MHTL and Low-Power TTL
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 to 18 V
- Pin-for-Pin Replacement for CD4046B
- Phase Comparator 1 is an Exclusive Or Gate and is Duty Cycle Limited
- Phase Comparator 2 switches on Rising Edges and is not Duty Cycle Limited

BLOCK DIAGRAM



MC14046B



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648



DW SUFFIX
SOIC
CASE 751G

ORDERING INFORMATION

MC14XXXBCP	Plastic
MC14XXXBCL	Ceramic
MC14XXXBDW	SOIC

$T_A = -55^\circ$ to 125°C for all packages.

PIN ASSIGNMENT

LD	1	16	VDD
PC1 _{out}	2	15	ZENER
PCB _{in}	3	14	PCA _{in}
VCO _{out}	4	13	PC2 _{out}
INH	5	12	R2
C1A	6	11	R1
C1B	7	10	SF _{out}
VSS	8	9	VCO _{in}



MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Rating	Symbol	Value	Unit
DC Supply Voltage	V _{DD}	- 0.5 to + 18	Vdc
Input Voltage, All Inputs	V _{in}	- 0.5 to V _{DD} + 0.5	Vdc
DC Input Current, per Pin	I _{in}	± 10	mAdc
Power Dissipation, per Package†	P _D	500	mW
Operating Temperature Range	T _A	- 55 to + 125	°C
Storage Temperature Range	T _{stg}	- 65 to + 150	°C

* Maximum Ratings are those values beyond which damage to the device may occur.

† Temperature Derating:

Plastic "P and D/DW" Packages: - 7.0 mW/°C From 65°C To 125°C

Ceramic "L" Packages: - 12 mW/°C From 100°C To 125°C

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V _{DD} Vdc	- 55°C		25°C			125°C		Unit
			Min	Max	Min	Typ	Max	Min	Max	
Output Voltage V _{in} = V _{DD} or 0	"0" Level V _{OL}	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
	"1" Level V _{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage † (V _{OL} = 4.5 or 0.5 Vdc) (V _{OH} = 9.0 or 1.0 Vdc) (V _{OL} = 13.5 or 1.5 Vdc)	"0" Level V _{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
		10	—	3.0	—	4.50	3.0	—	3.0	
		15	—	4.0	—	6.75	4.0	—	4.0	
	"1" Level V _{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	
		10	7.0	—	7.0	5.50	—	7.0	—	
		15	11	—	11	8.25	—	11	—	
Output Drive Current (V _{OH} = 3.5 Vdc) (V _{OH} = 4.5 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc)	Source I _{OH}	5.0	- 1.2	—	- 1.0	- 1.7	—	- 0.7	—	mAdc
		5.0	- 0.25	—	- 0.2	- 0.35	—	- 0.14	—	
		10	- 0.62	—	- 0.5	- 0.9	—	- 0.35	—	
		15	- 1.8	—	- 1.5	- 3.5	—	- 1.1	—	
	Sink I _{OL}	5.0	0.64	—	0.57	0.88	—	0.36	—	
		10	1.6	—	1.3	2.25	—	0.9	—	
		15	4.2	—	3.4	8.8	—	2.4	—	
		Input Current I _{in}	15	—	± 0.1	—	± 0.00001	± 0.1	—	
Input Capacitance C _{in}	—	—	—	—	5.0	7.5	—	—	pF	
Quiescent Current (Per Package) I _{in} = PCA _{in} = V _{DD} , Zener = V _{CCin} = 0 V, R _{CSin} = V _{DD} or 0 V, I _{OL} = 0 μA	I _{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μAdc
		10	—	10	—	0.010	10	—	300	
		15	—	20	—	0.015	20	—	600	
Total Supply Current ‡ (I _{in} = 10 ⁻⁷ , I _o = 10 kHz, C _L = 50 pF, R ₁ = 1.0 MΩ, R ₂ = ∞, R _{SF} = ∞, and 50% Duty Cycle)	I _T	5.0	I _T = 1.46 (μA/kHz) f - 100							mAdc
		10	I _T = 2.91 (μA/kHz) f - 100							
		15	I _T = 4.37 (μA/kHz) f - 100							

† Noise Immunity specified for worst-case input combination.

Noise Margin for both "1" and "0" level = 1.0 Vdc min @ V_{DD} = 5.0 Vdc
2.0 Vdc min @ V_{DD} = 10 Vdc
2.5 Vdc min @ V_{DD} = 15 Vdc

‡ To Calculate Total Current † General:

$$I_T = 1.2 \times V_{DD} \left(\frac{V_{CCin} - 1.65}{R_1} + \frac{V_{DD} - 1.35}{R_2} \right) + 1.6 \times 10^{-3} \left(\frac{V_{CCin} - 1.65}{R_{SF}} \right) + 1 \times 10^{-3} (C_L - 50) f +$$

$$1 \times 10^{-3} V_{DD} \left(\frac{100\% \text{ Duty Cycle of PCA}_{in}}{100} \right) + I_O \quad \text{where: } I_T \text{ in } \mu\text{A, } C_L \text{ in pF, } V_{CCin}, V_{DD} \text{ in Vdc, } f \text{ in kHz, and } R_1, R_2, R_{SF} \text{ in M}\Omega, C_L \text{ on } V_{CCin}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V _{DD} Vdc	Minimum	Typical	Maximum	Units
			Device		Device	
Output Rise Time t _{TLH} = (3.0 ns/pF) C _L + 30 ns t _{TLH} = (1.5 ns/pF) C _L + 15 ns t _{TLH} = (1.1 ns/pF) C _L - 10 ns	t _{TLH}	5.0 10 15	— — —	180 90 65	350 150 110	ns
Output Fall Time t _{FHL} = (1.5 ns/pF) C _L + 25 ns t _{FHL} = (0.75 ns/pF) C _L + 12.5 ns t _{FHL} = (0.55 ns/pF) C _L - 9.5 ns	t _{FHL}	5.0 10 15	— — —	100 50 37	175 75 55	ns

PHASE COMPARATORS 1 and 2

Input Resistance — PCA _{in}	R _{in}	5.0	1.0	2.0	—	MΩ
		10	0.2	0.4	—	
		15	0.1	0.2	—	
— PCB _{in}	R _{in}	15	150	1500	—	MΩ
		10	—	—	—	
		15	—	—	—	
Minimum Input Sensitivity AC Coupled — PCA _{in} C series = 1000 pF f = 50 kHz	V _{in}	5.0	—	200	300	mV p-p
		10	—	400	600	
		15	—	700	1050	
DC Coupled — PCA _{in} , PCB _{in}	—	5 to 15	See Noise Immunity			

VOLTAGE CONTROLLED OSCILLATOR (VCO)

Maximum Frequency (VCO _{in} = V _{DD} ; C ₁ = 50 pF R ₁ = 5.0 kΩ, and R ₂ = ∞)	f _{max}	5.0	0.5	0.7	—	MHz
		10	1.0	1.4	—	
		15	1.4	1.9	—	
Temperature — Frequency Stability (R ₂ = ∞)	—	5.0	—	0.12	—	%/°C
		10	—	0.04	—	
		15	—	0.015	—	
Linearity (R ₂ = ∞) (VCO _{in} = 2.5 V ± 0.5 V, R ₁ > 10 kΩ) (VCO _{in} = 5.0 V ± 0.5 V, R ₁ > 400 kΩ) (VCO _{in} = 7.5 V ± 0.5 V, R ₁ ≥ 1000 kΩ)	—	5.0	—	1.0	—	%
		10	—	1.0	—	
		15	—	1.0	—	
Output Duty Cycle	—	5 to 15	—	60	—	%
Input Resistance — VCO _{in}	R _{in}	15	150	1500	—	MΩ

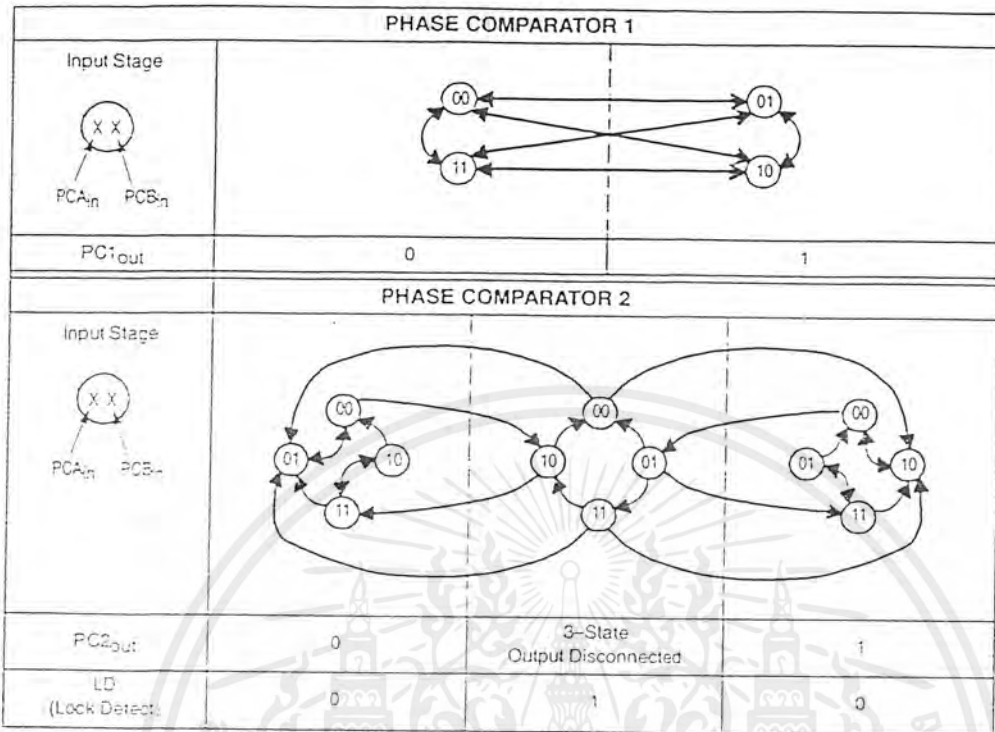
SOURCE-FOLLOWER

Offset Voltage (VCO _{in} minus SF _{offset} ; R _{SF} > 500 kΩ)	—	5.0	—	1.65	2.2	V
		10	—	1.65	2.2	
		15	—	1.65	2.2	
Linearity (VCO _{in} = 2.5 V ± 0.5 V, R _{SF} > 50 kΩ) (VCO _{in} = 5.0 V ± 0.5 V, R _{SF} > 50 kΩ) (VCO _{in} = 7.5 V ± 0.5 V, R _{SF} > 50 kΩ)	—	5.0	—	0.1	—	%
		10	—	0.5	—	
		15	—	0.8	—	

ZENER DIODE

Zener Voltage (I _Z = 50 μA)	V _Z	—	6.7	7.0	7.3	V
Dynamic Resistance (I _Z = 1.0 mA)	R _Z	—	—	100	—	Ω

* The formula given is for the typical characteristics only.

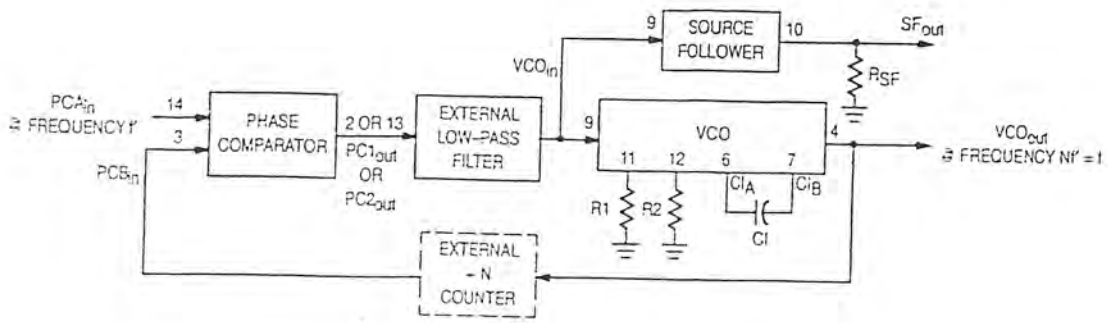


Refer to Waveforms in Figure 3.

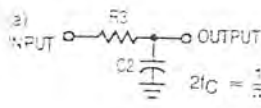
Figure 1. Phase Comparators State Diagrams

Characteristic	Using Phase Comparator 1	Using Phase Comparator 2
No signal on input PCA _n	VCO in PLL system adjusts to center frequency (f ₀).	VCO in PLL system adjusts to minimum frequency (f _{min}).
Phase angle between PCA _n and PCB _n	90° at center frequency (f ₀), approaching 0° and 180° at ends of lock range (2f _L)	Always 0° in lock (positive rising edges).
Locks on harmonics of center frequency.	Yes	No
Signal input noise rejection.	High	Low
Lock frequency range (2f _L)	The frequency range of the input signal on which the loop will stay locked if it was initially in lock; 2f _L = full VCO frequency range = f _{max} - f _{min} .	
Capture frequency range (2f _C)	The frequency range of the input signal on which the loop will lock if it was initially out of lock.	
	Depends on low-pass filter characteristics (see Figure 3) f _C ≤ f _L	f _C = f _L
Center frequency (f ₀).	The frequency of VCO _{out} , when VCO _{in} = 1/2 VDD	
VCO output frequency (f)	$f_{min} = \frac{1}{R_2(C_1 + 32 \text{ pF})} \quad (\text{VCO input} = V_{SS})$ $f_{max} = \frac{1}{R_1(C_1 + 32 \text{ pF})} + f_{min} \quad (\text{VCO input} = V_{DD})$ <p>Where: 10K ≤ R₁ ≤ 1M 10K ≤ R₂ ≤ 1M 100pF ≤ C₁ ≤ .01 μF</p>	
Note: These equations are intended to be a design guide. Since calculated component values may be in error by as much as a factor of 4, laboratory experimentation may be required for fixed designs. Part to part frequency variation with identical passive components is typically less than ± 20%.		

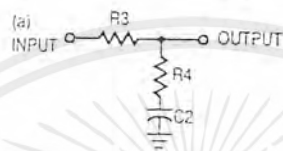
Figure 2. Design Information



Typical Low-Pass Filters



$$2f_c = \frac{1}{\pi} \sqrt{\frac{2 \pi I_{in}}{R_3 C_2}}$$



Typically:

$$R_4 C_2 = \frac{6N}{f_{max}} - \frac{N}{2 \pi \Delta f}$$

$$(R_3 = 3,000\Omega) C_2 = \frac{100N\Delta f}{f_{max}^2} - R_4 C_2$$

$$\Delta f = f_{max} - f_{min}$$

NOTE: Sometimes R3 is split into two series resistors each R3/2. A capacitor C_C is then placed from the midpoint to ground. The value for C_C should be such that the corner frequency of this network does not significantly affect ω_n. In Figure B, the ratio of R3 to R4 sets the damping, R4 ≈ (0.1)(R3) for optimum results.

LOW-PASS FILTER

Definitions: N = Total division ratio in feedback loop
 K_o = V_{DD}/K for Phase Comparator 1
 K_o = V_{DD}/4π for Phase Comparator 2
 K_{VCO} = $\frac{2 \pi \Delta f VCO}{V_{DD} - 2 V}$
 for a typical design ω_n = $\frac{2 \pi f_r}{10}$ (at phase detector input)
 ζ = 0.707

Filter A	Filter B
$\omega_n = \sqrt{\frac{K_p K VCO}{N R_3 C_2}}$	$\omega_n = \sqrt{\frac{K_p K VCO}{N C_2 (R_3 - R_4)}}$
$\zeta = \frac{N \omega_n}{2 K_p K VCO}$	$\zeta = 0.5 \omega_n (R_3 C_2 - \frac{N}{K_p K VCO})$
$F(s) = \frac{1}{R_3 C_2 s - 1}$	$F(s) = \frac{R_3 C_2 s + 1}{s (R_3 C_2 + R_4 C_2) - 1}$

Waveforms



Note: for further information, see:

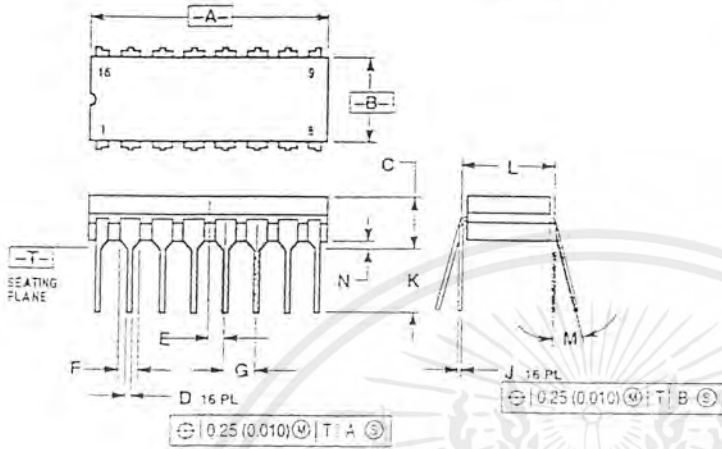
- (1) F. Gardner, "Phase-Lock Techniques", John Wiley and Son, New York, 1966.
- (2) G. S. Moschytz, "Miniature RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.
- (3) Garth Nash, "Phase-Lock Loop Design Fundamentals", AN-535, Motorola Inc.
- (4) A. E. Przedniecki, "Phase-Locked Loop Design Articles", AR254, reprinted by Motorola Inc.

Figure 3. General Phase-Locked Loop Connections and Waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

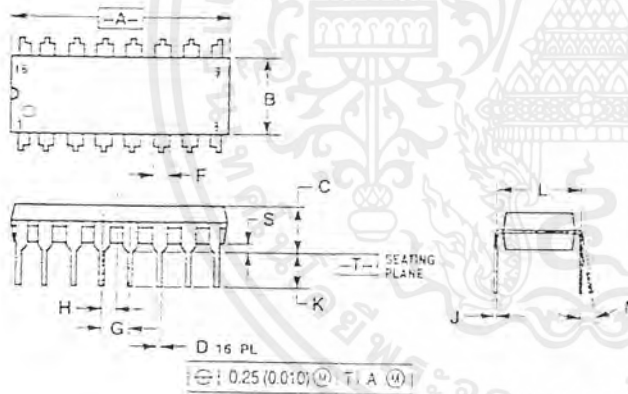
L SUFFIX
CERAMIC DIP PACKAGE
CASE 620-10
ISSUE V



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1992.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
 4. DIMENSION F MAY NARROW TO 0.015 (0.39) WHERE THE LEAD ENTERS THE CERAMIC BODY.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.750	0.785	19.05	19.93
B	0.240	0.295	6.10	7.49
C	—	0.200	—	5.08
D	0.015	0.020	0.39	0.51
E	0.050 BSC		1.27 BSC	
F	0.065	0.065	1.40	1.65
G	0.100 BSC		2.54 BSC	
H	0.008	0.015	0.21	0.38
K	0.125	0.170	3.18	4.31
L	0.500 BSC		12.70 BSC	
M	2°	15°	0°	14°
N	0.020	0.040	0.51	1.01

P SUFFIX
PLASTIC DIP PACKAGE
CASE 648-08
ISSUE R



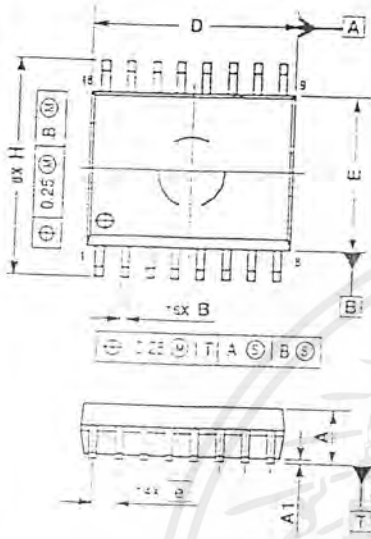
- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1992.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
 4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
 5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.750	0.770	19.05	19.65
B	0.260	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.240	0.270	6.09	6.87
G	0.100 BSC		2.54 BSC	
H	0.010 BSC		0.25 BSC	
J	0.015	0.015	0.39	0.39
K	0.110	0.130	2.80	3.30
L	0.260	0.295	6.60	7.54
M	2°	10°	0°	10°
S	0.020	0.040	0.51	1.01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

DW SUFFIX
 PLASTIC SOIC WIDE PACKAGE
 CASE 751G-03
 ISSUE B



- NOTES:
1. DIMENSIONS ARE IN MILLIMETERS
 2. INTERPRET DIMENSIONS AND TOLERANCES PER ASME Y14.5M, 1994.
 3. DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.13 PER SIDE.
 5. DIMENSION B DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

MILLIMETERS		
DIM	MIN	MAX
A	2.35	2.65
A1	0.10	0.25
B	0.35	0.49
C	0.23	0.32
D	10.15	10.45
E	7.40	7.60
H	1.27 BSC	
H1	10.05	10.55
h	0.25	0.75
L	0.50	0.60
h1	0.41	0.71

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

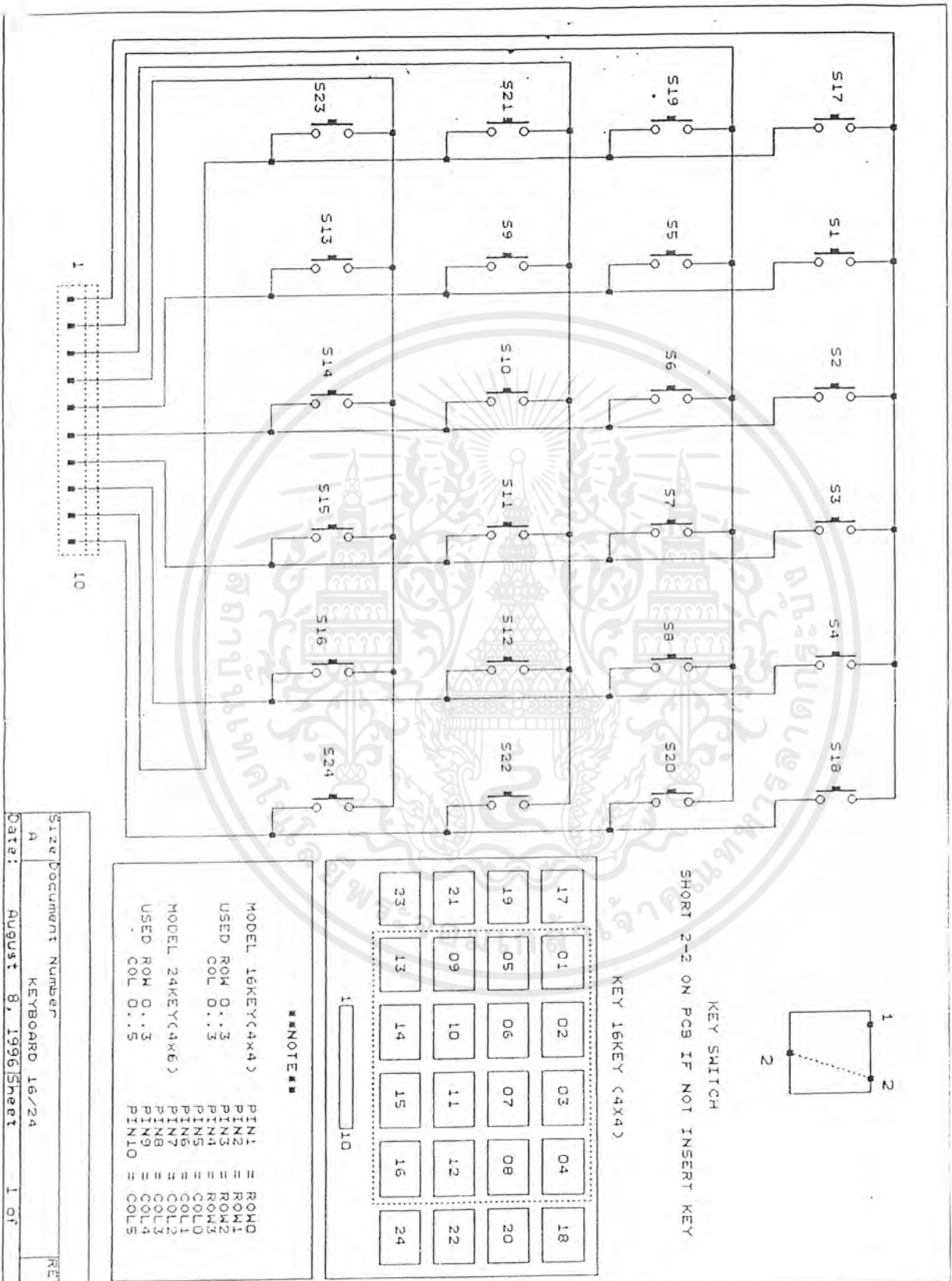
How to reach us:
 USA/EUROPE/Locations Not Listed: Motorola Literature Distribution,
 P.O. Box 5405, Denver, CO 80217, 1-800-675-2140 or 1-303-441-2447
 Customer Focus Center: 1-800-521-6274
 Mfax™: RMFAX0@eml.com or mtl.com - TOUCHSTONE 1-800-244-6609
 Motorola Fax Back System - US & Canada ONLY 1-800-774-1848
 HOME PAGE: <http://www.mot.com/sp/>
 - <http://sps.mot.com/mfax>

Mfax is a trademark of Motorola, Inc.
 JAPAN: Nikon Motorola Ltd.: SPD, Strategic Planning Office, 4-32-1,
 Nishi-Gotanda, Shinagawa-Ku, Tokyo 141, Japan. 81-3-5487-5488
 ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.: 8B Tai Ping Industrial Park,
 51 Tai Ping Road, Tai Po, N.T., Hong Kong. 852-26629296



MC14046B/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Site Document Number
 A
 Date: August 8, 1996 Sheet 1 of 1
 REV

ประวัติผู้แต่ง



ชื่อผู้ทำปฏิญาณพันธ	นายทรงศักดิ์ ปริญญารัตน์
วันเดือนปีเกิด	14 มิถุนายน 2519
สถานที่เกิด	กรุงเทพมหานคร
ภูมิลำเนาเดิม	จังหวัดสมุทรปราการ
ที่อยู่ปัจจุบัน	101/3 ถนนปู่เจ้าสมิงพราย อำเภอพระประแดง จังหวัดสมุทรปราการ 10130
โทรศัพท์	7542873
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนบูราร์กัย
มัธยมศึกษาตอนต้น	โรงเรียนบูราร์กัย
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัยเทคนิคสมุทรปราการ
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	วิทยาลัยเทคนิคสมุทรปราการ
ปริญญาตรี	สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	
ทุนการศึกษา	
คติพจน์	ฝันให้ไกล ไปให้ถึง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาโท	นายวรวิทย์ เกรียรติวารินทร์
วันเดือนปีเกิด	19 พฤศจิกายน 2518
สถานที่เกิด	กรุงเทพมหานคร
ภูมิลำเนาเดิม	กรุงเทพมหานคร
ที่อยู่ปัจจุบัน	101\138 คลองสองต้นนุ่น ถนนร่มเกล้า แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร
โทรศัพท์	5439868
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนเทพศิรินทร์ร่มเกล้า
มัธยมศึกษาตอนต้น	โรงเรียนเทพศิรินทร์ร่มเกล้า
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัยเทคนิคมีนบุรี
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	วิทยาลัยเทคนิคมีนบุรี
ปริญญาตรี	สาขาวิชาเทคโนโลยีการควบคุมทางอุตสาหกรรม ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	
ทุนการศึกษา	
คติพจน์	ความสำเร็จทำได้ถ้าเราตั้งใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาโท

นายศักดิ์ชัย รักสวัสดิ์

วันเดือนปีเกิด

8 ธันวาคม 2518

สถานที่เกิด

สุราษฎร์ธานี

ภูมิลำเนาเดิม

จังหวัดสุราษฎร์ธานี

ที่อยู่ปัจจุบัน

138/151 ถนนรามคำแหง
เขตบางกะปิ แขวงหัวหมาก
กรุงเทพมหานคร

โทรศัพท์

3750474

ประวัติการศึกษา

ประถมศึกษา

โรงเรียนบ้านท่าม่วง

มัธยมศึกษาตอนต้น

โรงเรียนเมืองสุราษฎร์ธานี

ประกาศนียบัตรวิชาชีพ (ปวช.)

โรงเรียนเซ็นต์จอห์น โปลิเทคนิค

ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)

วิทยาลัยเทคนิคดอนเมือง

ปริญญาตรี

สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม

ผลงานที่ได้รับรางวัล

ทุนการศึกษา

กตិพนธ์

คิดอะไรทำอะไรต้องตั้งใจจึงจะสำเร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- 1) โยชิน เปรมปราณีรัตน์ “ระบบเซอร์โวและอิเล็กทรอนิกส์คอนโทรลมอเตอร์”
- 2) Dan H. Wolaver. “PHASE-LOCKED LOOP CIRCUIT DESIGN” Polytechnic Institute
- 3) Dana F. Geiger, John Wiley, and Son “PHASE-LOCKED LOOPS FOR DC MOTOR SPEED CONTROL”, 1981
- 4) Alexander Kusho, “SOLID-STATE DC MOTOR DRIVES, The MIT Press, 1969
- 5) คู่มือ ไอซี ECG Semiconductors Master replacement Guide



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้