



ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญาโท

ชื่อหัวข้อ

เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

Instrument for Determining the Percentage of Light Density Through the Film Filter of the Car

ชื่อนักศึกษา

- นางสาวกมลชนก ศรีโสมพันธ์ รหัสประจำตัว 43035325
- นายสันต์ ไชโย รหัสประจำตัว 43035347

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา อิเล็กทรอนิกส์และคอมพิวเตอร์

อาจารย์ที่ปรึกษา อาจารย์สุรพงษ์ สิริพงศ์ดี

อาจารย์ที่ปรึกษาร่วม อาจารย์ปิยะ จิตธรรมมาภิรมย์

| คณะกรรมการสอบปริญญาโท                 | ลายมือชื่อ |
|---------------------------------------|------------|
| 1. อาจารย์สุรพงษ์ สิริพงศ์ดี          |            |
| 2. อาจารย์ปิยะ จิตธรรมมาภิรมย์        |            |
| 3. อาจารย์พงษ์เกียรติ เชนฐพิทักษ์สกุล |            |
| 4. อาจารย์ปิยะ ศุภวราสุวัฒน์          |            |
| 5. อาจารย์อมรชัย ชัยชนะ               |            |

วัน/เดือน/ปีที่สอบ วันพฤหัสบดีที่ 8 พฤศจิกายน พ.ศ. 2544 เวลา 17.30 น.

สถานที่สอบ ห้อง ก.311 คณะครุศาสตร์อุตสาหกรรม สจล.



<BT402052>

เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

ภาควิชารับรองแล้ว

ลงนาม.....

(ผศ.วิสุทธิ์ อธิพรธรรม)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่ 11 เดือน Nov. พ.ศ. 2544



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ปริญญานิพนธ์

เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

**INSTRUMENT FOR DETERMINING THE PRECENT OF LIGHT  
DENSITY THROUGH THE FILM FILTER OF THE CAR**



นางสาวกมลชนก ศรีโสมพันธ์  
นายสันต์ ไชโย

นพ.  
1143  
2544

เลขหมู่.....  
เลขทะเบียน..... 43155  
วัน, เดือน, ปี 23 ก.ค. 2545

.b.....  
.i.....

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตร์อุตสาหกรรมบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์  
ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ปริญญานิพนธ์

เรื่อง เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

Instrument for Determining the Percent of Light Density Through the Film Filter  
of the Car

### วัตถุประสงค์

1. เพื่อศึกษาการทำงานของตัวรับแสงและหลักการทำงานของเครื่องมือตรวจวัดเปอร์เซ็นต์แสง
2. เพื่อออกแบบวงจรในแต่ละส่วนของเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ได้
3. เพื่อสร้างเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ได้
4. เพื่อทดสอบการทำงานของเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ได้
5. เพื่อนำเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ไปใช้งานจริงได้

### ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รู้และเข้าใจหลักการทำงานของตัวรับแสง และหลักการทำงานของเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์
2. ได้ต้นแบบของวงจร ในแต่ละส่วนของเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์
3. ได้สร้างเครื่องต้นแบบเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์
4. ได้ทดสอบและปรับปรุงการทำงานของเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์
5. สามารถนำเอาเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ไปใช้งานจริงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|                  |  |                 |
|------------------|--|-----------------|
| ชื่อหัวข้อ       | เครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ |                 |
| นักศึกษา         | นางสาวกมลชนก   | ศรี โสมพันธ์    |
|                  | นายวสันต์  | ไชโย            |
| อาจารย์ที่ปรึกษา | อาจารย์สุรพงษ์   | สิริพงศ์ดี      |
|                  | อาจารย์ปิยะ  | จิตธรรมมาภิรมย์ |
| หลักสูตร         | ครุศาสตร์อุตสาหกรรมบัณฑิต                                    |                 |
| สาขาวิชา         | อิเล็กทรอนิกส์และคอมพิวเตอร์                                 |                 |
| ปีการศึกษา       | 2544   |                 |

### บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เสนอการศึกษาและการสร้างเครื่องมือตรวจวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ โดยใช้ตัวประมวลผลข้อมูลด้วยไมโครคอนโทรลเลอร์ เบอร์ AT89S8252 ซึ่งเป็นเบอร์ที่ใช้กันอย่างแพร่หลายในขณะนี้ โดยลักษณะการควบคุมสามารถควบคุมได้แบบ 1 ลูกและ 2 ลูกปรับสัญญาณอินพุตได้ 2 แบบ ได้แก่ แรงดัน กระแสและสัญญาณเอาต์พุตแสดงในรูปของแรงดันและกระแส การแสดงผลสามารถแสดงผลค่าตัวแปรต่างๆในรูปแบบตัวเลขและตัวอักษรออกทางจอกราฟฟิก LCD ได้ ซึ่งการพัฒนาแบบนี้ทำให้สามารถนำเอาไมโครคอนโทรลเลอร์มาใช้งานในระบบควบคุมได้อย่างกว้างขวาง และมีประสิทธิภาพมากขึ้น

|                        |  |              |
|------------------------|--|--------------|
| <b>Thesis Title</b>    | Instrument for Determining the Percent of Light Density Through the Film Filter of the Car |              |
| <b>Students</b>        | Miss Kamonchanok   | Srisompan    |
|                        | Mr. Wasan  | Chaiyo       |
| <b>Advisor</b>         | Mr. Surapong   | Siripongdee  |
| <b>Co- Advisor</b>     | Mr. Piya   | Jittammapiom |
| <b>Education Level</b> | Bachelor of Science in Industrial Education  |              |
| <b>Program in</b>      | Electronics and Computer   |              |
| <b>Academic Year</b>   | 2001   |              |

### ABSTRACT

This Thesis presents studies and invents Instrument for Determining the Percent of Light Density Through the Film Filter of the Car by using AT89S8252 controller which is most popular and easy to is use. The characteristic of control system is single loop and double loop system. The input part can receive multi – signal as voltage, current and the output can send in two type of signal which are voltage (1-5 volt) and current (4-20 mA). The system variables can be displayed in numerical and character form on Graphic LCD. The development can assist the application of Microcontroller in control system wider and more efficient way.

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ล่วงไปด้วยดี เนื่องมาจากความร่วมมือของสมาชิกในกลุ่มทุกท่าน ขอขอบคุณ อาจารย์ภาควิชาครุศาสตร์วิศวกรรมทุกท่าน ที่ช่วยเหลือในด้านงบประมาณและคอยให้คำปรึกษาเกี่ยวกับโครงการที่ทำ ทั้งทางด้านฮาร์ดแวร์และทางด้านซอฟต์แวร์ ตลอดจนอาจารย์ท่านอื่นๆในคณะที่ให้ข้อมูลเพิ่มเติมในเรื่องต่างๆในการทำโครงการ ขอขอบคุณอาจารย์ที่คอยสั่งสอนมาตั้งแต่อดีตจนถึงปัจจุบันที่ทำให้เรามีวันนี้ได้ ขอขอบคุณกำลังใจของเพื่อนอิเล็กทรอนิกส์และคอมพิวเตอร์และสาขาอื่นๆทุกคนในยามท้อแท้เหน็ดเหนื่อย และอยู่ด้วยกันจนนาทีสุดท้ายของการสอบโครงการ น้องๆในสาขาอิเล็กทรอนิกส์และคอมพิวเตอร์ที่ให้กำลังใจและที่ให้อุปกรณ์ในการทำงาน และที่สำคัญที่สุด คือ บิดามารดาที่ให้ชีวิตนี้ได้เติบโตมาอย่างดีมีประสิทธิภาพ คอยสนับสนุนในด้านกำลังใจ ทั้งทางด้านงบประมาณในการทำโครงการและปริญญานิพนธ์ครั้งนี้ด้วย

## สารบัญ

| เรื่อง  | หน้า |
|---|------|
| บทคัดย่อภาษาไทย                               | I    |
| บทคัดย่อภาษาอังกฤษ                            | II   |
| กิตติกรรมประกาศ                               | III  |
| สารบัญ  | IV   |
| สารบัญรูป                                     | V    |
| สารบัญตาราง                                   | VI   |
| บทที่ 1 บทนำ                                  | 1    |
| 1.1 ความเป็นมาและความสำคัญของปริญญานิพนธ์     | 1    |
| 1.2 จุดความสามารถของโครงการ                   | 1    |
| 1.3 เนื้อหาโดยสังเขป                          | 1    |
| บทที่ 2 ทฤษฎีและหลักการ                       | 3    |
| 2.1 กล่าวนำ                                   | 3    |
| 2.2 ทฤษฎีและหลักการ                           | 3    |
| 2.2.1 Light to Voltage Converter              | 3    |
| 2.2.2 Dot Matrix LCD Module                   | 4    |
| 2.2.3 8255A Programmable Peripheral Interface | 10   |
| 2.2.4 ไมโครคอนโทรลเลอร์ MCS-51                | 11   |
| 2.2.5 การเชื่อมโยง 8255 กับ MCS-51            | 34   |
| 2.2.6 การออกแบบวงจรโดยใช้ Protel              | 49   |
| บทที่ 3 การออกแบบ การสร้างและการทำงาน         | 70   |
| 3.1 ส่วนของฮาร์ดแวร์                          | 70   |
| 3.1.1 วงจร ไฟเลี้ยง                           | 70   |
| 3.1.2 วงจร Scan Key                           | 71   |
| 3.1.3 วงจร Analog to Digital                  | 71   |
| 3.1.4 วงจร สร้างสัญญาณรีเซต                   | 72   |
| 3.1.5 วงจร หน่วยความจำ                        | 73   |

## สารบัญ (ต่อ)

| เรื่อง                                       | หน้า |
|--|------|
| 3.1.6 วงจรกำเนิดแสงและรับแสง                 | 73   |
| 3.1.7 วงจร กำเนิดเสียง                       | 74   |
| 3.1.8 Xtalk Port                             | 75   |
| 3.2 ส่วนของซอฟต์แวร์                         | 76   |
| บทที่ 4 การทดลองและผลการทดลอง                | 91   |
| 4.1 การทดลองส่วนของวงจรไฟเลี้ยง              | 91   |
| 4.2 การทดลองส่วนของวงจรScan Key              | 92   |
| 4.3 การทดลองส่วนของวงจรกำเนิดแสงและรับแสง    | 94   |
| 4.4 การทดลองส่วนของวงจรAnalog To Digital     | 96   |
| 4.5 การทดลองส่วนของวงจรสร้างสัญญาณรีเซต      | 97   |
| 4.6 การทดลองส่วนของวงจรหน่วยความจำ           | 98   |
| 4.7 การทดลองส่วนของวงจรกำเนิดเสียง           | 99   |
| 4.8 การทดลองส่วนของวงจรXtalk Port            | 99   |
| บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไข และการพัฒนา | 101  |
| 5.1 บทสรุป                                   | 101  |
| 5.2 ปัญหาที่เกิดขึ้นในการจัดทำโครงงาน        | 102  |
| 5.3 แนวทางการแก้ไขและพัฒนา                   | 102  |
| ภาคผนวก ก (เครื่องต้นแบบ)                    | 103  |
| ภาคผนวก ข (วงจรและลายวงจร)                   | 109  |
| ภาคผนวก ค (รายละเอียดข้อมูลของอุปกรณ์)       | 201  |
| ภาคผนวก ง (โปรแกรมควบคุมการทำงาน)            | 280  |
| บรรณานุกรม                                   | 286  |
| ประวัติผู้แต่ง                               | 287  |

## สารบัญรูป

| เรื่อง   | หน้า |
|--|------|
| รูปที่ 2.1 โครงสร้างภายในของไมโครคอนโทรลเลอร์  | 12   |
| รูปที่ 2.2 สถาปัตยกรรมภายในของ MCS-51  | 14   |
| รูปที่ 2.3 ลักษณะภายนอกของ MCS-51 แบบ Pin และ แบบ Pad                                  | 15   |
| รูปที่ 2.4 การต่อ Power Reset  | 16   |
| รูปที่ 2.5 การต่อคริสตัลภายนอกเข้ากับ MCS-51   | 17   |
| รูปที่ 2.6 เวลาพื้นฐานของ MCS-51 และลำดับของช่วงเวลา<br>ใน 1 แมกซีนไซเคิล              | 18   |
| รูปที่ 2.7 แผนผังหน่วยความจำแสดงตำแหน่งหน่วยความจำข้อมูล<br>ภายใน 128 ไบต์             | 18   |
| รูปที่ 2.8 หน่วยความจำตำแหน่ง 00H - 1FH เป็นรีจิสเตอร์แบงก์                            | 19   |
| รูปที่ 2.9 หน่วยความจำตำแหน่ง 20H - 2FH สามารถเข้าถึงแบบบิตได้                         | 20   |
| รูปที่ 2.10 รีจิสเตอร์ฟังก์ชันพิเศษของ MCS-51  | 21   |
| รูปที่ 2.11 การจัดสรรหน่วยความจำโปรแกรมของ<br>ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช         | 31   |
| รูปที่ 2.12 การเชื่อมต่อหน่วยความจำข้อมูลภายนอกของ<br>ไมโครคอนโทรลเลอร์ MCS-51         | 33   |
| รูปที่ 2.13 การเชื่อมต่อหน่วยความจำข้อมูลภายนอกของ<br>ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช | 34   |
| รูปที่ 2.14 การจัดวางขาและ โครงสร้างของ 8255   | 35   |
| รูปที่ 2.15 การเชื่อมโยง 8255 เข้ากับ CPU  | 39   |
| รูปที่ 2.16 Control Words ทั้ง 2 แบบของ Mode และ Bit Definition Format                 | 40   |
| รูปที่ 2.17 Control Words and Configuration  | 40   |
| รูปที่ 2.18 การ โปรแกรมบิตของพอร์ต C (ใช้เป็นเอาต์พุตเท่านั้น)                         | 43   |
| รูปที่ 2.19 รูปแบบและ Control word เมื่อ โปรแกรมใน (โหมด 1)                            | 45   |
| รูปที่ 2.20 ผังเวลา (โหมด 1) อินพุตพอร์ต   | 46   |
| รูปที่ 2.21 ผังเวลา (โหมด 1) เอาต์พุตพอร์ต   | 47   |

## สารบัญรูป (ต่อ)

| เรื่อง   | หน้า |
|--|------|
| รูปที่ 2.22 แสดงตาราง Control Word และผังเวลาของ 8255 (โหมด 2)   | 48   |
| รูปที่ 3.1 วงจรไฟเลี้ยง  | 70   |
| รูปที่ 3.2 วงจร Scan Key   | 71   |
| รูปที่ 3.3 วงจร Analog to Digital                                | 72   |
| รูปที่ 3.4 วงจรสร้างสัญญาณรีเซต                                  | 72   |
| รูปที่ 3.5 วงจรหน่วยความจำ                                       | 73   |
| รูปที่ 3.6 วงจรกำเนิดแสงและรับแสง                                | 74   |
| รูปที่ 3.7 วงจรกำเนิดเสียง                                       | 74   |
| รูปที่ 3.8 วงจร Xtalk Port                                       | 75   |
| รูปที่ 3.9 ผังงานของ โปรแกรมหลัก                                 | 76   |
| รูปที่ 3.10 ผังงานของ โปรแกรมย่อยตรวจสอบคำคีย์                   | 78   |
| รูปที่ 3.11 ผังงานของ โปรแกรมย่อยการอินนิเชียล โมดูล LCD         | 80   |
| รูปที่ 3.12 ผังงานของ โปรแกรมย่อยส่งพัลส์อินนาเบิ้ลแก่ โมดูล LCD | 81   |
| รูปที่ 3.13 ผังงานของ โปรแกรมย่อยเคลียร์ LCD                     | 81   |
| รูปที่ 3.14 ผังงานของ โปรแกรมย่อย Return Home                    | 82   |
| รูปที่ 3.15 ผังงานของ โปรแกรมย่อย เปิด LCD                       | 82   |
| รูปที่ 3.16 ผังงานของ โปรแกรมย่อยปิด LCD                         | 83   |
| รูปที่ 3.17 ผังงานของ โปรแกรมย่อยเคอร์เซอร์กระพริบ               | 83   |
| รูปที่ 3.18 ผังงานของ โปรแกรมย่อยเขียนตัวอักษรลงบน LCD           | 84   |
| รูปที่ 3.19 ผังงานของ โปรแกรมย่อย A/D                            | 85   |
| รูปที่ 3.20 ผังงานของ โปรแกรมย่อยวัดค่าเปอร์เซ็นต์แสง            | 87   |
| รูปที่ 3.21 ผังงานของ โปรแกรมย่อยแสดงข้อมูลที่ถูกบันทึก          | 88   |
| รูปที่ 3.22 ผังงานของ โปรแกรมย่อยเก็บค่าเปอร์เซ็นต์แสงที่วัดได้  | 89   |
| รูปที่ 3.23 ผังงานของ โปรแกรมย่อยเก็บข้อมูล                      | 90   |
| รูปที่ 4.1 วงจรไฟเลี้ยง  | 91   |
| รูปที่ 4.2 วงจร Scan Key   | 92   |

## สารบัญรูป (ต่อ)

| เรื่อง                            | หน้า |
|-----------------------------------|------|
| รูปที่ 4.3 วงจรกำเนิดแสงและรับแสง | 94   |
| รูปที่ 4.4 วงจร Analog To Digital | 96   |
| รูปที่ 4.5 วงจรสร้างสัญญาณรีเซต   | 97   |
| รูปที่ 4.6 วงจรหน่วยความจำ        | 98   |
| รูปที่ 4.7 วงจรกำเนิดเสียง        | 99   |
| รูปที่ 4.8 วงจร Xtalk Port        | 99   |



## สารบัญตาราง

| เรื่อง   | หน้า |
|--|------|
| ตารางที่ 2.1 ขาสัญญาณของ LCD Module  | 5    |
| ตารางที่ 2.2 การตั้งค่า RS0, RS1 ในรีจิสเตอร์ PSW<br>เพื่อเลือกใช้งานรีจิสเตอร์ R0 – R7 ในแบงก์ต่างๆ | 19   |
| ตารางที่ 2.3 หน้าที่และความหมายของ รีจิสเตอร์ PSW  | 23   |
| ตารางที่ 2.4 หน้าที่และความหมายของรีจิสเตอร์ TMOD  | 25   |
| ตารางที่ 2.5 หน้าที่และความหมายของรีจิสเตอร์ TCON  | 26   |
| ตารางที่ 2.6 หน้าที่และความหมายของรีจิสเตอร์ SCON  | 27   |
| ตารางที่ 2.7 ลักษณะการทำงานของรีจิสเตอร์ SCON  | 27   |
| ตารางที่ 2.8 หน้าที่และความหมายของรีจิสเตอร์เกี่ยวกับการอินเตอร์รัปต์                                | 28   |
| ตารางที่ 2.9 ระดับความสำคัญของสัญญาณอินเตอร์รัปต์ประเภทต่างๆ   | 29   |
| ตารางที่ 2.10 ตำแหน่งเวกเตอร์แอดเดรสของอินเตอร์รัปต์ประเภทต่างๆ                                      | 29   |
| ตารางที่ 2.11 หน้าที่และความหมายของรีจิสเตอร์ IE   | 29   |
| ตารางที่ 2.12 หน้าที่และความหมายของรีจิสเตอร์ PCON   | 30   |
| ตารางที่ 2.13 สรุปลักษณะต่างๆของ 8255  | 36   |
| ตารางที่ 2.14 ตารางความจริงของ 8255  | 37   |
| ตารางที่ 2.15 I/O Address ของ 8255   | 38   |
| ตารางที่ 2.16 การโปรแกรม INTE ของพอร์ต A, B  | 44   |
| ตารางที่ 4.1 ตารางแสดงค่าคีย์ที่กด   | 93   |
| ตารางที่ 4.2 แสดงค่ากระแสที่จ่ายให้ LCD ที่ทำให้แรงดันคงที่  | 95   |
| ตารางที่ 4.3 แสดงค่าแรงดันที่วัดได้  | 100  |

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญญานิพนธ์

เนื่องจากในปัจจุบันได้มีกฎหมายบังคับใช้เรื่องการติดฟิล์มกรองแสงในรถยนต์ ว่ารถยนต์ทุกคัน ต้องติดฟิล์มกรองแสงที่สามารถให้แสงส่องผ่านได้ 60 % ดังนั้นผู้ที่ใช้รถยนต์จะต้องติดฟิล์มกรองแสงที่มีความเข้มไม่เกิน 40 %

ในปี พ.ศ. 2539 ทางกรมตำรวจได้นำเข้าเครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์จากต่างประเทศ จำนวน 15 เครื่อง ซึ่งมีราคาที่สูงมาก และไม่เพียงพอต่อการใช้งาน จึงได้มีแนวคิดที่จะจัดทำเครื่องมือดังกล่าวขึ้น เพื่อลดการนำเข้าจากต่างประเทศ ลดค่าใช้จ่าย และเพื่อให้มีเครื่องมือที่สามารถใช้งานได้เพียงพอ

### 1.2 ขีดความสามารถของโครงการ

1. สามารถทำการวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ได้ตั้งแต่ 0 – 100 เปอร์เซ็นต์
2. มีความละเอียดในการวัดค่าเป็นหลัก 1 จุด เช่น 10.5 % เป็นต้น
3. สามารถวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ มีความเที่ยงตรงไม่น้อยกว่า 75 %
4. สามารถบันทึกค่าเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ได้อย่างน้อย 10 ค่า
5. มีขนาดของโครงการที่สามารถใช้งานได้จริง

### 1.3 เนื้อหาโดยสังเขป

เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์นั้น เป็นเครื่องที่ใช้ในวัดค่าของเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงที่ติดกับกระจกรถยนต์ทุกๆ ไปซึ่งตามที่กฎหมายได้มีการกำหนดไว้ว่ารถยนต์ทุกคันจะต้องทำการติดฟิล์มกรองแสงให้มีปริมาณแสงผ่านฟิล์ม ได้อย่างน้อย 60 % คือฟิล์มที่ใช้ในการติดกระจกรถยนต์นั้นจะต้องมีความเข้มไม่เกิน 40 % เท่านั้น

ส่วนเนื้อหาภายในปัญญานิพนธ์ฉบับนี้แบ่งออกเป็นบทต่างๆ เพื่อสะดวกต่อการศึกษาและทำความเข้าใจ ในแต่ละบทจะประกอบด้วยเนื้อหาดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีและหลักการ กล่าวถึงความสำคัญและประโยชน์ของเครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ ส่วนประกอบต่างๆของเครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ว่าใช้อุปกรณ์ตัวใดบ้างมีคุณสมบัติ มีการทำงานอย่างไร

บทที่ 3 การออกแบบ การสร้างและการทำงาน กล่าวถึงการออกแบบและการสร้างเครื่องมือที่เกี่ยวข้อง อุปกรณ์ที่สำคัญในการทำโครงการ ขั้นตอนในการออกแบบวงจรต่างๆ คือ วงจรเซนต์เซอร์, วงจรแสดงผล, วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล, วงจรinput switch และวิธีการสร้าง การทำงานของวงจร การทำงานของโปรแกรมที่ใช้ในวงจร

บทที่ 4 การทดลอง และผลการทดลอง กล่าวถึงวิธีการทดลอง ผลการทดลองที่ได้ของวงจรเซนต์เซอร์, วงจรแสดงผล, วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล, วงจรinput switch และการตรวจสอบการทำงานของเครื่องมือ

บทที่ 5 บทสรุป ปัญหา แนวทางการแก้ไขและพัฒนา กล่าวสรุปการทำปริญญานิพนธ์ ปัญหาที่เกิดขึ้นตั้งแต่เริ่มทำปริญญานิพนธ์ วิธีการแก้ไขปัญหาที่เกิดขึ้น ข้อเสนอแนะและแนวทางในการทำปริญญานิพนธ์ไปพัฒนาเครื่องมือนี้ต่อไป เพื่อให้มีประสิทธิภาพมากยิ่งขึ้น

ภาคผนวก ก เครื่องต้นแบบ

ภาคผนวก ข โปรแกรมควบคุมการทำงาน

ภาคผนวก ค รายละเอียดข้อมูลของอุปกรณ์

ภาคผนวก ง คู่มือการใช้งาน

## บทที่ 2

### ทฤษฎีและหลักการ

#### 2.1 กล่าวนำ

ปัจจุบันกฎหมายที่ใช้ในการควบคุมคุณภาพของยานพาหนะมีมากมาย เนื่องจากรัฐบาลเห็นความสำคัญในด้านความปลอดภัยต่อผู้ใช้งานพาหนะ คนในสังคม รวมถึงสิ่งแวดล้อมมิให้เกิดมลภาวะ อาทิ กฎหมายที่ใช้ควบคุมฟิล์มกรองแสงรถยนต์ ซึ่งถูกกำหนดให้แสงผ่านได้ไม่น้อยกว่า 60 % เป็นกฎหมายเพื่อช่วยลดอุบัติเหตุในการขับขี่รถยนต์ เนื่องจากวิสัยทัศน์ในการที่จะขับขี่รถยนต์ไม่เหมาะสม แต่ในการตรวจสอบฟิล์มกรองแสงของกรมตำรวจ ยังเป็นเรื่องที่ยุ่งยาก เพราะทางกรมตำรวจยังขาดเครื่องมือในการตรวจสอบอย่างพอเพียง ดังนั้นเครื่องวัดเปอร์เซ็นต์แสงที่ผ่านฟิล์มกรองแสง จึงยังเป็นเครื่องมือที่มีความสำคัญ และมีความจำเป็นอย่างเร่งด่วน เพื่อดำรงรักษาไว้ซึ่งกฎหมายของประเทศ

สำหรับการทำเครื่องวัดเปอร์เซ็นต์แสงที่ผ่านฟิล์มกรองแสง เริ่มจากการศึกษาเรียนรู้และทำความเข้าใจหลักการทำงานของตัวรับแสง และหลักการทำงานของเครื่องมือตรวจวัดปริมาณเปอร์เซ็นต์แสง แล้วทำต้นแบบของเครื่องมือขึ้นมา (โดยแยกทำวงจรแต่ละส่วนก่อน) เพื่อสามารถนำเครื่องมือวัดที่ได้ไปใช้งานได้จริง และมีราคาต้นทุนการผลิตที่ถูกลง

#### 2.2 ทฤษฎีและหลักการ

##### 2.2.1 LIGHT TO VOLTAGE CONVERTER

TSL257 เป็นอุปกรณ์ที่มีการตอบสนองที่สูง มีการรบกวนต่ำ ทำหน้าที่เปลี่ยนแสงที่สามารถมองเห็นเป็นแรงดัน ซึ่งได้รวมเอาโฟโตไดโอด และ Transimpedance Amplifier ไว้ภายในวงจรรวมเดียวกัน และเป็น IC ประเภท CMOS แรงดันเอาต์พุตนี้ถูกขับโดยตรงที่เป็นสัดส่วนจากแสงที่สว่างมากบนโฟโตไดโอด TSL257 และมี Transimpedance Gain  $320 \text{ M}\Omega$  ระบบนี้มีการจัดแรงดัน OFFSET ที่มีเสถียรภาพขึ้น และใช้กำลังต่ำ ส่วนตัวถังมีลักษณะเป็นพลาสติกใส มีเลนส์ติดอยู่กับตัวถัง

## 2.2.2 DOT MATRIX LCD MODULE

ปัจจุบัน LCD เป็นที่นิยมกันอย่างมาก สำหรับการแสดงผลในเครื่องมือเครื่องใช้ต่างๆ ทั้งนี้เนื่องจากมีความเหมาะสมในหลายๆด้าน เช่น การใช้กระแสดำ สามารถแสดงผลเป็นตัวอักษรและตัวเลข หรือแสดงเป็นกราฟฟิก (เฉพาะรุ่น) และในขณะที่ผู้ผลิต LCD จะผลิต LCD รุ่นที่เป็น module ที่มีตัว LCD และวงจรควบคุมมาให้พร้อม (เรียกว่า LCM) ออกมา ทำให้ผู้ใช้สามารถต่อเข้ากับระบบไมโครคอนโทรลเลอร์ได้ง่าย และสะดวกสำหรับการเขียนโปรแกรม มีจำหน่ายกันอย่างกว้างขวางในราคาที่เหมาะสม

LCD Module มีอยู่หลายรุ่น และคุณสมบัติแตกต่างกันไป แบ่งได้เป็น 2 กลุ่มหลักคือ แบบ Dot Matrix และ Graphic โดยที่ แบบ Dot Matrix จะแสดงผลเป็นตัวอักษรขนาด 5 x 8 Dot และมีจำนวนอักษรบรรทัดแตกต่างกันไปในเฉพาะรุ่น ส่วนในแบบ Graphic จะสามารถแสดงผลในแบบ Bit Map คือ จะสร้างเป็นภาพใดๆก็ได้ตามต้องการ แนวทางในการใช้งานของทั้ง 2 แบบมีลักษณะใกล้เคียงกัน การใช้งานโดยทั่วไปมักจะใช้แบบ Dot Matrix มากกว่า เนื่องจากมีราคาที่ถูกกว่า และเพียงพอต่องานส่วนใหญ่

### 1) คุณสมบัติของ Dot Matrix LCD Module สามารถสรุปเป็นข้อๆดังนี้

- 1.1) ตัวอักษรแสดงด้วย Dot Matrix ขนาด 5 x 8 Dot
- 1.2) สามารถต่อเข้ากับระบบไมโครคอนโทรลเลอร์ได้ 2 ลักษณะคือ แบบ Memory Map และแบบผ่าน Port ซึ่งจะใช้ขาสัญญาณทั้งหมด 14 PIN (ขั้วต่อ 16 PIN)
- 1.3) การใช้งานง่ายและสะดวก ระบบไมโครคอนโทรลเลอร์เพียงแค่ส่งข้อมูลให้กับ LCD Module เท่านั้น ข้อเสียก็จะปรากฏบนแผงแสดง และจะค้างไว้ตลอดทำให้ไม่ต้องเสียเวลาของระบบ
- 1.4) มีคำสั่งพิเศษสำหรับอำนวยความสะดวกมากมาย เช่น CLEAR DISPLAY , HOME CURSOR , ON OFF CURSOR , BLANK CHARACTER ฯลฯ
- 1.5) สามารถแสดงผลเป็นตัวอักษรภาษาอังกฤษและตัวเลขได้ 160 ตัวและสัญลักษณ์พิเศษอีก 32 ตัว รวมทั้งสามารถกำหนดอักษรที่ออกแบบเองได้อีก 8 ตัว
- 1.6) กินกระแสต่ำและมีน้ำหนักเบา รวมทั้งทำงานได้ด้วยไฟเลี้ยงระดับ 5 โวลท์

### 2) ขาสัญญาณของ LCD Module

ขาสัญญาณของ LCD Module ได้กำหนดไว้ดังนี้

ตารางที่ 2.1 ขาสัญญาณของ LCD Module

| PIN | SYMBOL | LEVEL | FUNCTION  |
|-----|--------|-------|---|
| 1   | Vss    | -     | 0 V GND   |
| 2   | Vcc    | -     | +5 V Power Supply                                     |
| 3   | Vee    | -     | +V For Liquid Crystal Drive                           |
| 4   | RS     | H/L   | Register Select<br>H: Data Input L: Instruction Input |
| 5   | R/W    | H/L   | H: Data Read L: Data Write                            |
| 6   | E      | H     | Enable Signal ( L -> H )                              |
| 7   | DB 0   | H/L   | Data Bus Bit 0  |
| 8   | DB 1   | H/L   | Data Bus Bit 1  |
| 9   | DB 2   | H/L   | Data Bus Bit 2  |
| 10  | DB 3   | H/L   | Data Bus Bit 3  |
| 11  | DB 4   | H/L   | Data Bus Bit 4  |
| 12  | DB 5   | H/L   | Data Bus Bit 5  |
| 13  | DB 6   | H/L   | Data Bus Bit 6  |
| 14  | DB 7   | H/L   | Data Bus Bit 7  |

### 3) การต่อเข้ากับระบบไมโครคอนโทรลเลอร์

LCD Module จะต่อเข้ากับระบบไมโครคอนโทรลเลอร์ ได้ 2 ลักษณะดังได้กล่าวไปแล้ว ซึ่งทั้ง 2 แบบนี้จะมีข้อดีและข้อเสียแตกต่างกันไป โดยแต่ละแบบมีหลักการดังนี้

#### 3.1) การต่อแบบ Memory Map

3.1.1) สามารถต่อเข้ากับ Chip เบอร์ต่างๆไปได้เช่น 8051 หรือ Z80 โดยจะทำให้ระบบไมโครคอนโทรลเลอร์มองเห็น LCD Module ในลักษณะของ Memory ได้ทันที

3.1.2) ผู้ใช้สามารถเขียนและอ่านข้อมูลจาก LCD Module ได้ ทำให้มองเสมือนว่าเป็น Memory Buffer ไปในตัว

3.1.3) เนื่องจากสามารถอ่านข้อมูลกลับได้ จึงทำให้สามารถตรวจสอบ Flag ความพร้อมในขณะที่ LCD Module กำลังทำงานได้

3.1.4) ใช้ได้กับบอร์ดที่มี LCD Bus มาให้พร้อมเท่านั้น

3.1.5) ทำให้กินพื้นที่ของหน่วยความจำไปส่วนหนึ่ง และต้องมีการ Decode ละเอียดพอสมควร

3.1.6) การจัดหาสัญญาณจะต้องเป็นไปตามแบบของ Chip

### 3.2) การต่อแบบ I/O Port

3.2.1) สามารถต่อเข้ากับ I/O Port ใดๆก็ได้โดยใช้สายสัญญาณจำนวน 11 เส้น และใช้โปรแกรมเป็นตัวสร้างสัญญาณขึ้นมา ให้ตรงกับข้อกำหนดของ LCD Module

3.2.2) ผู้ใช้จะเขียนข้อมูลให้ LCD Module ได้อย่างเดียวเท่านั้นซึ่งผู้ใช้ควรจะกำหนด Memory ส่วนหนึ่งให้เสมือน Buffer ให้กับ LCD Module

3.2.3) เนื่องจากเราไม่สามารถอ่านข้อมูลกลับได้ จึงต้องใช้เวลาของระบบเองเพื่อรอให้ LCD Module กระทำกระบวนการต่างๆ

3.2.4) ใช้ได้กับบอร์ดทั่วไปที่มี Port

3.2.5) ไม่เปลืองส่วนของ Memory ในการใช้งาน

3.2.6) การจัดหาสัญญาณกระทำได้อย่างอิสระ

## 4) ชุดคำสั่งควบคุมและการแสดงข้อความ

ขาสัญญาณ Vee มีไว้สำหรับกำหนดความเข้มของตัวอักษรโดยถ้าต่อกับ GND จะมีความเข้มสูงสุด แต่ถ้าต่อกับ Vcc จะมีความเข้มต่ำสุด ปกติ LCD รุ่นธรรมดา อาจจะต่อกับ GND ไว้เลยก็ได้ไม่ต้องใส่ VR ให้สลับเปลือง แต่ถ้าเป็นรุ่น STN (มุมมองกว้าง) ให้ใช้ R 2K ต่อลง GND อีกที เพื่อให้ความเข้มมีความเหมาะสม การเขียนหรืออ่านข้อมูลกับ LCD Module ก็คือ เป็นการกำหนดคุณสมบัติต่างๆ ในการใช้งานของ LCD ตามชุดคำสั่งควบคุมและรวมไปถึงการเขียนข้อมูลที่เป็นข้อความเพื่อให้ปรากฏบนแผงแสดงด้วย

## 5) ความเข้าใจพื้นฐาน

5.1) การเขียนข้อมูลให้กับ LCD Module จะแบ่งเป็น 2 ลักษณะ คือ Instruction และ Data โดยจะกำหนดด้วยขาสัญญาณ RS คือถ้า  $RS = 0$  จะหมายถึงส่งสัญญาณควบคุม(Instruction) หรืออ่านค่า Flag สภาพการทำงานของ LCD Module และถ้า  $RS = 1$  จะหมายถึงการเขียนหรืออ่าน Data หรือ LCD Module

5.2) หลักการในการเขียนข้อมูลให้ LCD Module นี้คือ เมื่อมีการเขียนข้อมูลไปแล้ว ตัว LCD Module จะต้องใช้เวลาในการทำงานชั่วขณะหนึ่ง (ตามค่า execute time ในตาราง) ซึ่งระบบไมโครคอนโทรลเลอร์สามารถตรวจสอบได้จาก Busy Flag(BF) และถ้าเรียบร้อยแล้วจึงจะสามารถเขียนข้อมูลอันต่อไปได้ ในกรณีที่การต่อวงจรเป็นแบบ I/O Port คือ ไม่สามารถอ่านข้อมูลย้อนกลับได้ระบบไมโครคอนโทรลเลอร์ ก็จะต้องใช้วิธีการหน่วงเวลาแทน

5.3) การเขียนข้อมูลให้กับ LCD Module นี้สามารถทำได้ทั้งแบบ 8 Bit และ 4 Bit โดยกรณี 4 Bit จะใช้สายสัญญาณ Data เพียง 4 เส้นคือ DB4 – DB7 (ใช้สำหรับระบบไมโครคอนโทรลเลอร์แบบ 4 Bit หรือเพื่อการประหยัดสาย) การเขียนข้อมูลจะกระทำเหมือนกับ 8 Bit เพียงแต่ให้เขียน 2 ครั้ง คือ DB4 – DB7 ก่อน แล้วก็จะตามด้วย DB0 – DB3 และจะต้องกำหนดคุณสมบัติตามค่า DL ในคำสั่ง Function Set ด้วย

5.4) DDRAM (Display Data Ram) คือ หน่วยความจำภายใน ตัว LCD Module ที่เป็น Buffer ของข้อมูลโดยถ้าเขียนรหัส ASCII ใดๆ ลงไปในหน่วยความจำนี้ ก็จะปรากฏเป็นตัวอักษรที่แผงแสดงทันที

5.5) CGRAM (Character Generator Ram ) คือ หน่วยความจำภายในตัว LCD Module สำหรับเก็บภาพตัวอักษรที่ผู้ใช้สามารถสร้างได้เอง (8 ตัว) โดยจะอ้าง Address ได้ทั้งหมด 64 byte คือ 8 ตัวอักษร คูณกับ 8 แถว

## 6) รายละเอียดของแต่ละคำสั่ง

6.1) CLEAR DISPLAY สำหรับการ Clear Display โดยจะทำการเขียนตัวอักษร Space ลงไปใน DDRAM ทั้งหมด และกำหนดค่า DDRAM Address ให้เป็น 0 พร้อมทั้ง Cursor จะกลับไปอยู่ที่ตำแหน่งซ้ายบนสุดของจอภาพ

6.2) CURSOR AT HOME สำหรับกำหนดค่า DDRAM Address ให้เป็น 0 พร้อมทั้ง Cursor จะไปอยู่ที่ตำแหน่งซ้ายบนสุดของจอภาพ โดยที่ข้อมูลใน DDRAM ไม่มีการเปลี่ยนแปลง

### 6.3) ENTRY MODE SET

I/D=0 กำหนดทิศทางของ Cursor และ DDRAM ให้เป็นแบบ Decrement

I/D=1 กำหนดทิศทางของ Cursor และ DDRAM ให้เป็นแบบ Increment

S=0 เมื่อเขียนข้อมูลแล้ว ตัว Cursor จะถูกเลื่อนไปตามทิศทางของค่า I/D

S=1 เมื่อเขียนข้อมูลแล้ว ตัว Cursor จะอยู่กับที่และตัวอักษรจะถูกดันไปตามทิศทางของค่า I/D

การกำหนดค่า I/D และ S นี้ให้กำหนดก่อนการเขียนข้อมูลใน DDRAM และเมื่อกำหนดแล้วจะต้องไม่ใช่คำสั่ง Clear Display อีก

### 6.4) DISPLAY ON / OFF

D=0 กำหนดให้ Off Display

D=1 กำหนดให้ On Display

C=0 กำหนดให้ Off Cursor

C=1 กำหนดให้ On Cursor โดย Cursor จะเป็นเส้นจิกได้ตัวอักษร

B=0 กำหนดให้ไม่มีการกระพริบที่ตำแหน่ง Cursor

B=1 กำหนดให้มีการกระพริบที่ตำแหน่ง Cursor (กระพริบเป็นรูปสี่เหลี่ยม)

#### 6.5) DISPLAY SHIFT

S/C=0 กำหนดให้เลื่อน Cursor ตามทิศทาง R/L ไป 1 ตำแหน่ง

S/C=1 กำหนดให้เลื่อนข้อความบนแผงแสดงตามทิศทาง R/L ไป 1 Column (เลื่อนทุกบรรทัด)

R/L=0 กำหนดให้มีทิศทางไปทางซ้าย

R/L=1 กำหนดให้มีทิศทางไปทางขวา

#### 6.6) FUNCTION SET

DL=0 กำหนดให้การติดต่อกับ LCD Module เป็นแบบ 4 bit

DL=1 กำหนดให้การติดต่อกับ LCD Module เป็นแบบ 8 bit จะสังเกตว่าการกำหนดค่า D/L นี้สามารถกระทำได้ที่ DB4 – DB7 ซึ่งถ้ามีการกำหนดให้เป็นแบบ 4 bit ตั้งแต่แรก หลังจากจ่ายไฟเลี้ยงก็จะทำให้ LCD Module มีการรับข้อมูลแบบ 4 bit ทันที

N=0 กำหนดจำนวนบรรทัดแบบ 1/8 Duty และ 1/11 Duty

N=1 กำหนดจำนวนบรรทัดแบบ 1/16 Duty

F=0 กำหนดให้ตัวอักษรเป็นแบบ 5\*7 Dots

F=1 กำหนดให้ตัวอักษรเป็นแบบ 5\*10 Dots

กรณีที่ LCD Module เป็นแบบ 5\*7 อยู่แล้วจะไม่มีผลอะไร

6.7) SET CGRAM ADDRESS สำหรับการกำหนด Address ของ CGRAM เมื่อได้ทำการกำหนดไว้แล้วการอ่านและเขียน Data ที่ต่อจากนี้จะเป็นไปตาม Address ที่กำหนดทันที

6.8) SET DDRAM ADDRESS สำหรับการกำหนด Address ของ DDRAM เมื่อได้ทำการกำหนดไว้แล้วการอ่านและเขียน Data ที่ต่อจากนี้จะเป็นไปตาม Address ที่กำหนดทันที ตำแหน่งของ Address ในแต่ละรุ่นจะมีความแตกต่างกันบ้าง เพราะจำนวนตัวอักษรต่อบรรทัดไม่เท่ากัน

6.9) BUSY FLAG AND ADDRESS READ สำหรับการอ่านค่า BF(Busy Flag) ซึ่งบอกถึงความพร้อมของ LCD Module ในการรับข้อมูล ถ้า BF=0 คือพร้อมที่จะรับข้อมูลต่อไปได้ แต่ถ้า BF=1 คือยังไม่พร้อมที่จะรับข้อมูล นอกจากนี้ยังเป็นการอ่านค่า Address ของ CGRAM หรือ DDRAM ด้วย

### 7) การอ่านและเขียนข้อมูลกับ DDRAM/CGRAM

#### 7.1) WRITE DATA TO DDRAM OR CGRAM

สำหรับการเขียนข้อมูลลงหน่วยความจำ DDRAM หรือ CGRAM โดยเมื่อทำการเขียนแล้ว Address จะถูกเพิ่มหรือลดลงโดยอัตโนมัติตามที่กำหนดจากค่า I/D ในคำสั่ง Entry Mode Set และการเขียนจะเป็น DDRAM หรือ CGRAM ขึ้นอยู่กับว่าก่อนหน้าคำสั่งนี้มีการกำหนด Address ที่ใด

## 7.2) READ DATA TO DDRAM OR CGRAM

สำหรับการอ่านข้อมูลจากหน่วยความจำ DDRAM หรือ CGRAM โดยเมื่อทำการเขียนแล้ว Address จะถูกเพิ่มหรือลดลงโดยอัตโนมัติตามที่กำหนดจากค่า I/D ในคำสั่ง Entry Mode Set และการอ่านจะเป็น DDRAM หรือ CGRAM ขึ้นอยู่กับว่าก่อนหน้าคำสั่งนี้มีการกำหนด Address ที่ใด

## 8) แนวทางการเขียนโปรแกรมควบคุม

8.1) เมื่อจ่ายไฟเลี้ยงให้กับ LCD Module ครั้งแรก ภายในจะมีการ RESET ระบบโดยอัตโนมัติ ซึ่งจะใช้เวลา 10 ms. หลังจากระดับแรงไฟขึ้นถึง 4.5 V แล้วทั้งนี้ระบบ RESET ดังกล่าวจะกระทำสิ่งต่างๆต่อไปนี้

8.1.1) ทำการ Clear จอภาพทั้งหมด (Clear Display)

8.1.2) กำหนดคุณสมบัติด้วยคำสั่ง Function Set คือ DL = 1 (ติดต่อกับระบบไมโครคอนโทรลเลอร์ ในแบบ 8 Bit) , N=0 (แสดงข้อมูล 1 บรรทัด) ,F=0 (กำหนดตัวอักษรแบบ 5 x 7 Dots)

8.1.3) กำหนดคุณสมบัติด้วยคำสั่ง Display ON/OFF คือ D=0 (ไม่แสดงข้อมูล) ,C=0 (Cursor OFF) ,B=0 (Blank OFF)

8.1.4) กำหนดคุณสมบัติด้วยคำสั่ง Entry Mode Set คือ I/D = 1 (Increment) ,S=0 (No Shift)

การใช้งาน LCD Module ต้องรอให้กระบวนการ Reset ภายในทำงานเรียบร้อยแล้วซึ่งจะตรวจสอบได้ด้วย BF (Busy Flag) หรืออาจจะใช้การหน่วงเวลาก็ได้

8.2) การใช้งาน LCD Module จะต้องเกี่ยวข้องกับทางด้านโปรแกรมเป็นส่วนใหญ่ เป็นชุดคำสั่งต่างๆ รวมทั้งการอ่านหรือการเขียนข้อมูลนั้น จะถูกกำหนดด้วยขาสัญญาณทั้งหมดที่มีอยู่ปกติโปรแกรมจะต้องกำหนดคุณสมบัติต่างๆที่ต้องการไว้ที่ส่วนต้น จากนั้นก็จะเป็นการอ่านและเขียนข้อมูลลงใน DDRAM ซึ่งก็คือข้อความที่จะให้แสดงผลนั่นเอง

## 9) การโหลดอักษรที่ออกแบบเอง

LCD Module จะสามารถโหลดตัวอักษรที่ออกแบบเองได้ โดยจะกระทำได้ 8 ตัวอักษรซึ่งหลักการก็คือ ให้ทำการโหลดรูปแบบที่ได้ถูกกำหนดไว้แล้วลงในหน่วยความจำ CGRAM นั่นเอง

Address ที่ได้ข้างถึง CGRAM จะใช้เพียง 6 Bit โดยอย่างได้ทั้งหมด 64 byte (คือ 8 ดั่งอักษรคูณกับ row) และการเรียกใช้ตัวอักษรที่ออกแบบไว้จะใช้รหัส 00 – 07 (หรือ 08 – 0F ก็ได้) ขึ้นตอนในการไหลตัวอักษรเป็นดังนี้

9.1) กำหนด Address ของ CGRAM ด้วยคำสั่ง Set CGRAM ทั้งนี้ถ้าไหลตัวอักษรตัวแรกจะใช้ Address ที่ตำแหน่ง 0

9.2) เขียนข้อมูลที่เป็นรูปแบบของตัวอักษร ด้วยคำสั่ง Write Data โดยรูปแบบที่ใช้จะใช้ 8 byte ต่อ 1 ตัวอักษร คือ เรียง row จากแถวบนลงล่างและใช้ bit ที่ 0 – 4 เท่านั้น การไหลนี้จะทำได้ต่อเนื่องไปเรื่อยๆ โดยไม่ต้องกำหนด address ใหม่

9.3) ตัวอักษรที่ไหลลงไปแล้ว สามารถเรียกใช้ได้ตลอดไปในขณะที่ยังมีไฟเลี้ยงอยู่ ซึ่งการไหลนี้จะกระทำที่ส่วนต้นของโปรแกรมได้เลย

### 2.2.3 8255A PROGRAMMABLE PERIPHERAL INTERFACE

8255A PROGRAMMABLE PERIPHERAL INTERFACE เป็นชิปที่มีขนาด 40 ขา มีอยู่ 3 พอร์ต คือ A,B,C เป็นพอร์ต 8 บิต ที่สามารถโปรแกรมให้เป็นอินพุตหรือเอาต์พุตก็ได้ โดยที่พอร์ต C ยังแบ่งเป็น 4 บิตล่าง และ 4 บิตบน

#### 1) การทำงานมีอยู่ด้วยกัน 3 โหมด คือ

1.1) โหมด 0 มีการทำงานแบบ BASIC I/O ไม่มี handshake

1.2) โหมด 1 โหมดนี้ใช้พอร์ต A,B ในการรับหรือส่งข้อมูล และใช้พอร์ต C ในการตรวจสอบสัญญาณ (handshake)

1.3) โหมด 2 โหมดนี้ใช้พอร์ต A ในการรับส่งข้อมูล 2 ทิศทางและพอร์ต B ในการรับหรือส่งข้อมูลและใช้พอร์ต C บิต 0,1,2 ในการรับส่งข้อมูลบิตและบิต 3,4,5,6,7 เป็นสัญญาณ handshake

#### 2) ขาสัญญาณต่างๆของ 8255

D0 – D7 บัสข้อมูลเชื่อมโยกับ CPU

A1 – A0 ใช้เลือกพอร์ต A,B,C และพอร์ตควบคุม

RESET เมื่อขานี้ได้รับสัญญาณกระตุ้นลอจิก 1 จะทำให้ 8255 ถูกรีเซตมีผลทำให้ทุกพอร์ตเป็นอินพุตทันที

PA7 – PA0 เป็นพอร์ตขนาด 8 บิต

PB7 – PB0 เป็นพอร์ตขนาด 8 บิต

PC7 – PC0 เป็นพอร์ตขนาด 8 บิต

RD ในการอ่านข้อมูลที่พอร์ตของ 8255 ต้องทำให้ขานี้เป็นลอจิก 0 พร้อมกับ CS  
WR ในการเขียนข้อมูลหรือโปรแกรมลงบน 8255 ต้องทำให้ขานี้เป็นลอจิก 0 พร้อม CS  
CS เป็นขาเลือกชิป 8255 ได้ ขานี้โดยต่อกับ I/O DECODER

## 2.2.4 ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ผลิตโดยบริษัทอินเทล มีการนำมาใช้ประโยชน์กันอย่างมากมายในปี ค.ศ. 1980 ต่อมาบริษัท Phillips และ Siemens ได้รับสิทธิในการผลิตจำหน่ายและได้มีการเพิ่มประสิทธิภาพมากขึ้น ทำให้ในปัจจุบันนี้มีไมโครคอนโทรลเลอร์ที่มีมาตรฐานมาจาก MCS-51 ของบริษัทอินเทลเป็นจำนวนมาก

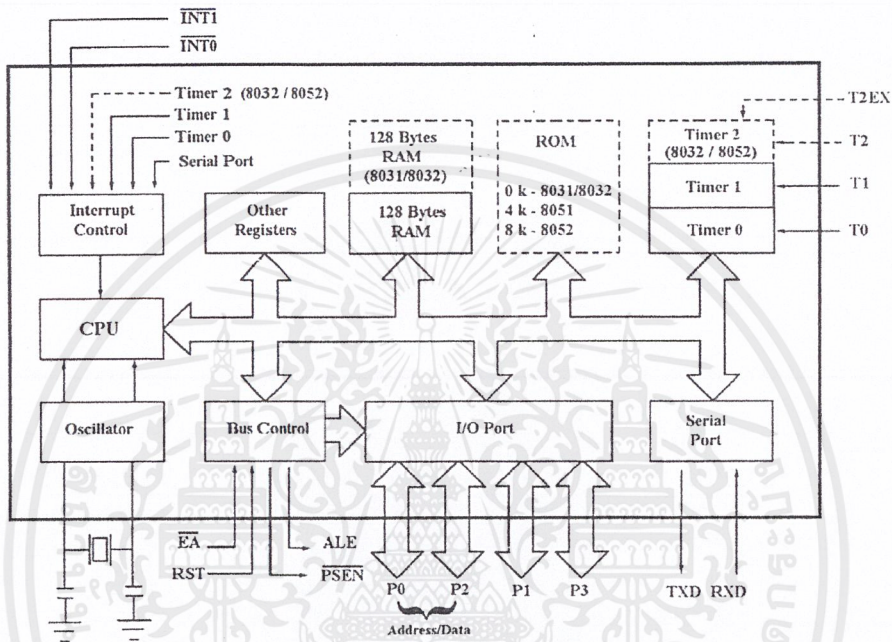
ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ประกอบด้วย ไมโครคอนโทรลเลอร์หลายรุ่น ซึ่งจะมีสถาปัตยกรรมพื้นฐานที่เหมือนกัน จะต่างกันเพียงขนาดของหน่วยความจำภายในและหน่วยทำงานภายในเท่านั้น ในการใช้งานสามารถเลือกใช้ได้ตามความต้องการและความเหมาะสม

### 1) คุณสมบัติของไมโครคอนโทรลเลอร์ MCS-51

- 1.1) หน่วยประมวลผลกลางขนาด 8 บิต
- 1.2) หน่วยความจำโปรแกรมภายใน (Program Memory) ขนาด 4 กิโลไบต์
- 1.3) หน่วยความจำข้อมูลภายใน(Data Memory) ขนาด 128 ไบต์
- 1.4) อ้างตำแหน่งของหน่วยความจำโปรแกรมได้ถึง 64 กิโลไบต์
- 1.5) อ้างตำแหน่งของหน่วยความจำข้อมูลได้ถึง 64 กิโลไบต์
- 1.6) หน่วยความจำ โปรแกรมและข้อมูลที่อยู่ภายนอกชิปแยกจากกันอย่างละ 64 กิโลไบต์
- 1.7) มีพอร์ตอินพุต / เอาต์พุต แบบขนานจำนวน 4 พอร์ต (32 บิต) แยกกันอย่างอิสระ
- 1.8) มีวงจรรนับ / จับเวลา ขนาด 16 บิต 2 ชุด ทำงานได้ 4 โหมด
- 1.9) มีพอร์ตการสื่อสารอนุกรม (Universal Asynchronous Receiver Transmitter : UATR) รับส่งข้อมูลได้ในเวลาเดียวกัน (Full Duplex) สามารถเลือกรูปแบบการส่งได้ 4 รูปแบบ
- 1.10) รับสัญญาณอินเทอร์รัปต์ได้ 6 แหล่ง กระโดดไปทำงานตอบสนองได้ 5 ตำแหน่ง
- 1.11) มีวงจรออสซิลเลเตอร์ภายใน
- 1.12) นำข้อมูลมา AND, OR หรือทำ Complement ได้ทั้งแบบ 8 บิต และ 1 บิต

## 2) โครงสร้างภายในของไมโครคอนโทรลเลอร์

ภายในไมโครคอนโทรลเลอร์ จะประกอบขึ้นด้วยเทคนิคต่างๆ เช่น AND ,OR, NOT ซึ่งเกตเหล่านี้จะนำมาออกแบบให้มีหน้าที่การทำงานต่างๆ อย่างเช่น วงจรลอจิกคำสั่ง วงจรสร้างสัญญาณนาฬิกา เป็นต้น



รูปที่ 2.1 โครงสร้างภายในของไมโครคอนโทรลเลอร์

โครงสร้างภายในของไมโครคอนโทรลเลอร์ จะประกอบด้วยส่วนย่อยๆ ดังนี้

2.1) CPU (Central Processing Unit) โดยส่วนนี้จะทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่นๆ เรียกว่า วงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ , อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออก ซึ่งส่วนควบคุมการขัดจังหวะ และส่วนควบคุมบัสก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรถอดสวิตช์เลเตอร์เพื่อให้ทุกๆ ส่วนทำงานได้ประสานกันอย่างถูกต้อง

ใน CPU ยังประกอบด้วยส่วนประมวลผล (Arithmetic Logic Unit : ALU) ทำหน้าที่ประมวลผลข้อมูล เช่น การบวก ลบ คูณ หรือหารข้อมูล แล้วนำผลลัพธ์ไปเก็บไว้ในหน่วยความจำที่ต้องการ

2.2) หน่วยความจำ (Memory) มีไว้สำหรับจัดจำข้อมูลเข้าไปเก็บในหน่วยความจำ ซึ่งเราจำเป็นต้องรู้ตำแหน่งของหน่วยความจำ เรียกว่า การอ่านข้อมูล ในไมโครคอนโทรลเลอร์ MCS-51 ข้อมูลในแต่ละตำแหน่งจะมีขนาด 8 บิต ดังนั้นแต่ละตำแหน่งของหน่วยความจำ จะสามารถเก็บข้อมูลมีค่าได้ระหว่าง  $00000000_2$  ถึง  $11111111_2$  หรือ 00H ถึง 0FFH ในการติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่มคือ

2.2.1) ตำแหน่งที่ต้องการติดต่อกับหน่วยความจำ ซึ่ง MCS-51 สามารถติดต่อกับหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลได้สูงสุดชนิดละ 65,536 ตำแหน่ง (64 กิโลไบต์) ดังนั้นการอ้างตำแหน่งของหน่วยความจำนั้น จะต้องใช้เส้นแสดงตำแหน่งในเลขฐาน 2 ทั้งหมด 16 เส้น ( $2^{16}$  เท่ากับ 65,536)

2.2.2) ข้อมูลที่อ่านหรือเขียนกับหน่วยความจำในตำแหน่งที่เราต้องการ

2.2.3) สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ เพื่อบอกกับหน่วยความจำว่าต้องการอ่านหรือเขียนข้อมูลโดยวงจรถอดรหัสคำสั่งจะทำการสร้างสัญญาณควบคุมจากคำสั่งที่อ่านเข้ามาจากหน่วยความจำโปรแกรม

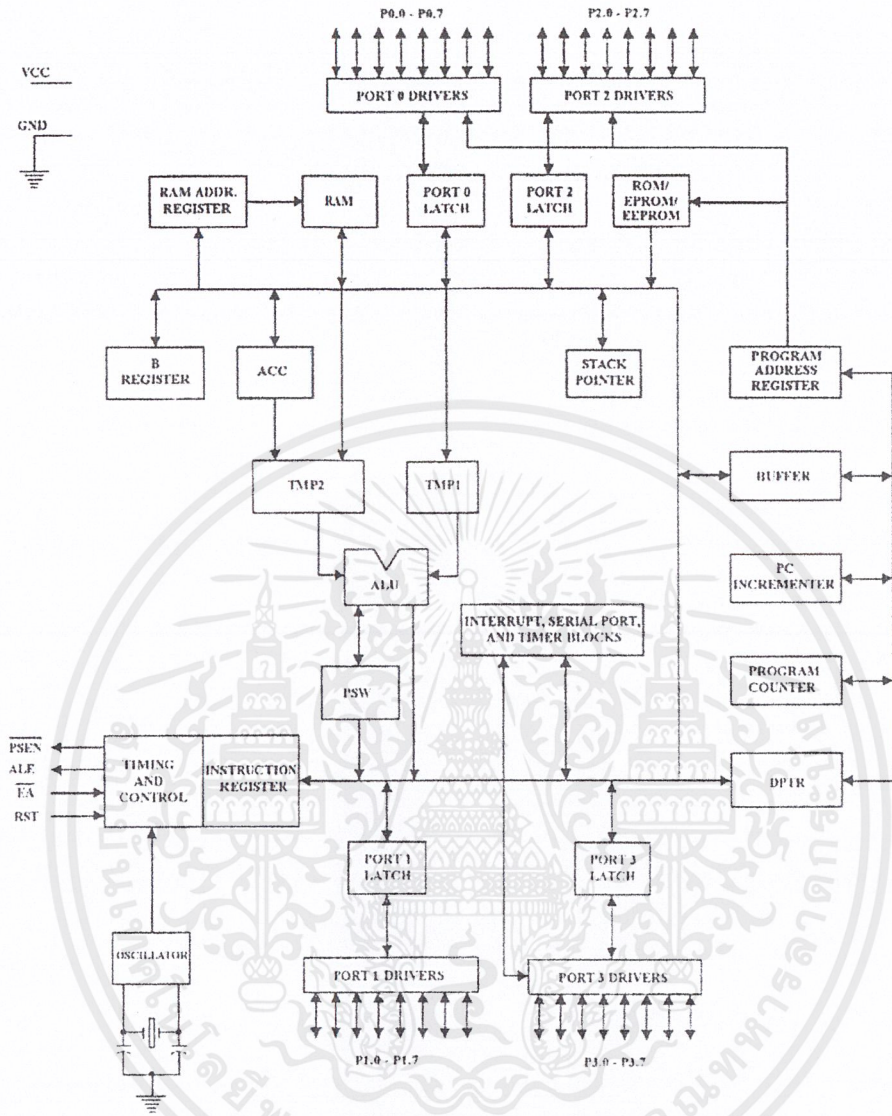
2.3) อุปกรณ์อินพุต / เอาต์พุต (Input / Output Device) เป็นส่วนที่ใช้ส่งข้อมูลเข้าหรือนำข้อมูลออกจาก MCS-51 ทำให้สามารถติดต่อกับอุปกรณ์ภายนอกได้ อุปกรณ์อินพุต / เอาต์พุต ได้แก่ 4 I/O Port, Timer / Counter 0, Timer / Counter 1, Serial Port

2.3.1) มี 4 I/O Port หรือ พอร์ตแบบขนาน เป็นที่สำหรับใช้รับส่งข้อมูลซึ่งเป็นสัญญาณดิจิทัลเข้าหรือออกจากตัว MCS-51 มีทั้งหมด 4 พอร์ต โดยแต่ละพอร์ตจะรับส่งข้อมูลได้ 8 บิต มีพอร์ต P0, P1, P2 และ P3 บางพอร์ตนะใช้งานมากกว่า 1 อย่างก็ได้

2.3.2) Timer / Counter 0 และ Timer / Counter 1 เป็นวงจรนับที่สามารถทำการนับจำนวนไซเคิลของสัญญาณที่ต่อจากภายนอก MCS-51 หรือจำนวนของสัญญาณนาฬิกาภายใน MCS-51 ก็ได้ สามารถตั้งค่าเริ่มต้นของการนับและอ่านค่าการนับได้โดย CPU

2.3.3) Serial Port หรือพอร์ตอนุกรม CPU จะอ่านและเขียนข้อมูลกับพอร์ตอนุกรมเป็นแบบ 8 บิต แต่ข้อมูลจะถูกส่งออกจาก MCS-51 เรียงไปที่ละบิตออกจากขา TXD และในการรับข้อมูลก็จะรับเข้ามาทีละบิตทางขา RXD แล้วจัดเรียงใหม่เป็น 8 บิต เพื่อให้ CPU อ่านไปใช้งานต่อไป ใน MCS-51 มีพอร์ตให้ใช้งานได้หลายแบบทำให้สะดวกแก่การนำไปใช้งานต่างๆ ได้มากมาย การจะนำพอร์ตไปใช้งานได้จะต้องเขียนโปรแกรมขึ้นมาควบคุม

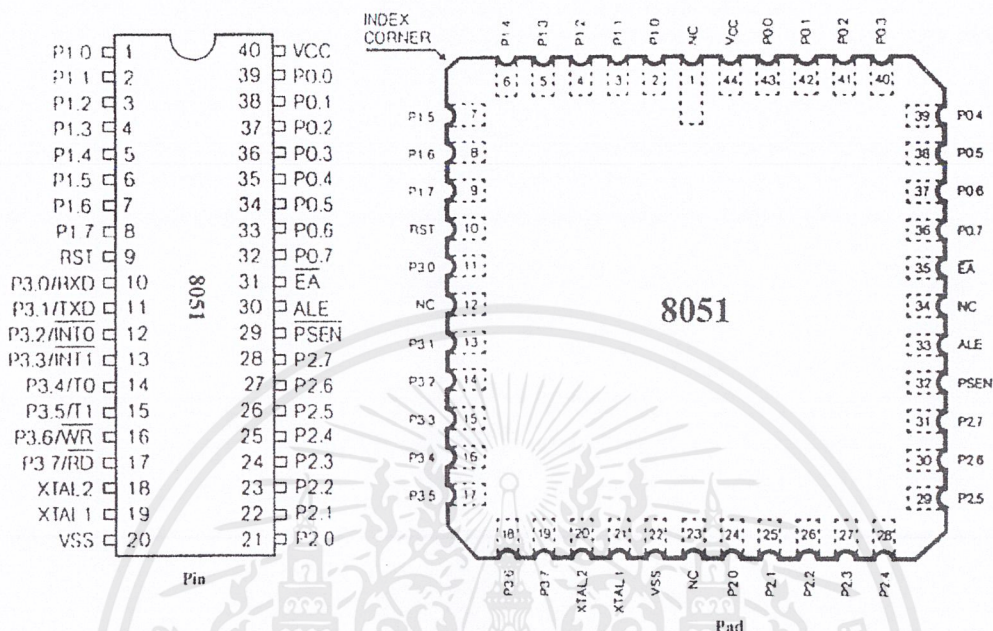
จากโครงสร้างภายในของไมโครคอนโทรลเลอร์เบื้องต้น เราสามารถแยกส่วนต่างๆออกเป็นส่วนย่อยๆ ได้อีก จากรูปแสดงสถาปัตยกรรมภายในของ MCS-51



รูปที่ 2.2 สถาปัตยกรรมภายในของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3) การจัดขั้วลักษณะภายนอกของ MCS-51



รูปที่ 2.3 ลักษณะภายนอกของ MCS-51 แบบ Pin และ แบบ Pad

จากรูปแสดงลักษณะภายนอกของ MCS-51 โดยสามารถแบ่งได้เป็น 2 แบบ คือ แบบ Pin มี 40 ขา และแบบ Pad มี 44 ขา ซึ่งทั้ง 2 แบบมีการทำงานที่เหมือนกัน ผู้ใช้สามารถเลือกใช้ได้ตามความต้องการ ในที่นี้ขออธิบายเฉพาะลักษณะแบบ Pin เท่านั้น โดย MCS-51 แบบ Pin จะเรียกอีกชื่อหนึ่งว่า แบบตีนตะขาบหรือแบบ Dual Inline Package (DIP) แต่ละขามีหน้าที่การทำงานดังนี้

VCC : (ขา 40) ต่อไฟเลี้ยง +5 โวลต์

VSS : (ขา 20) ต่อลงกราวด์

Port 0 : (ขา 32-39) มีทั้งหมด 8 บิต คือ P0.0 – P0.7 จะใช้งานเป็นอินพุต/เอาต์พุตพอร์ตทั่วไป ใช้เป็นตัวส่งแอดเดรสไบต์ต่ำ (A0-A7) รับส่งข้อมูล (D0-D7) จากหน่วยความจำภายนอก

Port 1 : (ขา 1-8) มีทั้งหมด 8 บิต คือ P1.0 – P1.7 ใช้งานอินพุต/เอาต์พุตพอร์ตทั่วไป

Port 2 : (ขา 21-28) มีทั้งหมด 8 บิต คือ P2.0 – P2.7 จะใช้งานเป็นอินพุต/เอาต์พุตพอร์ตทั่วไป และใช้เป็นตัวส่งแอดเดรสไบต์สูง (A8-A15) เพื่อใช้ติดต่อกับหน่วยความจำภายนอก

Port 3 : (ขา 10-17) มีทั้งหมด 8 บิต คือ P3.0 – P3.7 จะใช้งานเป็นอินพุต/เอาต์พุตพอร์ตทั่วไป และใช้งานในหน้าที่พิเศษดังนี้

P3.0/RXD (Serial Input Port) : ใช้รับข้อมูลแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

P3.1/TXD(Serial Output Port) : ใช้ส่งข้อมูลแบบอนุกรม

P3.2/INT0(External Interrupt) : ใช้เป็นอินพุตเพื่อรับสัญญาณขัดจังหวะจากภายนอก

P3.3/INT1(External Interrupt) : ใช้เป็นอินพุตเพื่อรับสัญญาณขัดจังหวะจากภายนอก

P3.4/T0(Timer/Counter 0 External Input) : ใช้เป็นอินพุตให้วงจรรนับ/จับเวลา ชุดที่ 0

P3.5/T1(Timer/Counter 1 External Input) : ใช้เป็นอินพุตให้วงจรรนับ/จับเวลา ชุดที่ 1

P3.6/WR(External Data Memory Write Strobe) : ควบคุมการเขียนข้อมูลไปยังหน่วยความจำภายนอก

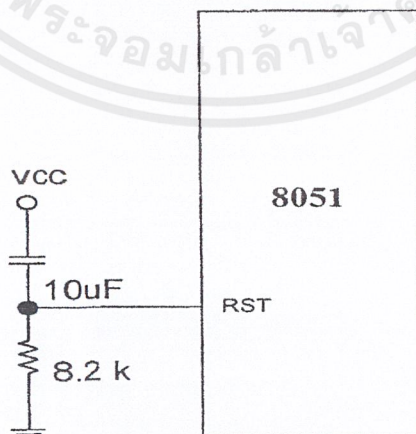
P3.7/RD(External Data Memory Read Strobe) : ควบคุมการอ่านข้อมูลจากหน่วยความจำภายนอก

RST : (ขา 9) Reset ใช้สำหรับรีเซ็ตวงจรทุกอย่างภายในชิปเพื่อเริ่มต้นการทำงานใหม่ ในกรณีรีเซ็ตต้องป้อนลอจิก “1” นานอย่างน้อย 2 แมกซ์วินไซเคิล

ALE : (ขา 30) Address Latch Enable เป็นขาส่งสัญญาณออกไปภายนอกเพื่อควบคุมการแลตช์ค่าแอดเดรสไปค้ค่าจากพอร์ต 0

PSEN : (ขา 29) Program Strobe Enable เป็นขาส่งสัญญาณเพื่ออ่านคำสั่งจากหน่วยความจำโปรแกรมภายนอก เมื่อขานี้ Active มีลอจิก “0” จะอ่านโปรแกรมจากหน่วยความจำโปรแกรมภายนอก และถ้าเป็นการอ่านหน่วยความจำโปรแกรมภายในขานี้จะไม่ Active

EA : (ขา 31) External Access เป็นขาที่ใช้สำหรับเลือกว่าให้ทำงานจากหน่วยความจำโปรแกรมภายในหรือ หน่วยความจำโปรแกรมภายนอกชิป เมื่อขานี้ Active มีลอจิกเป็น “0” จะเป็นการทำงานตามคำสั่งในหน่วยความจำโปรแกรมภายนอก

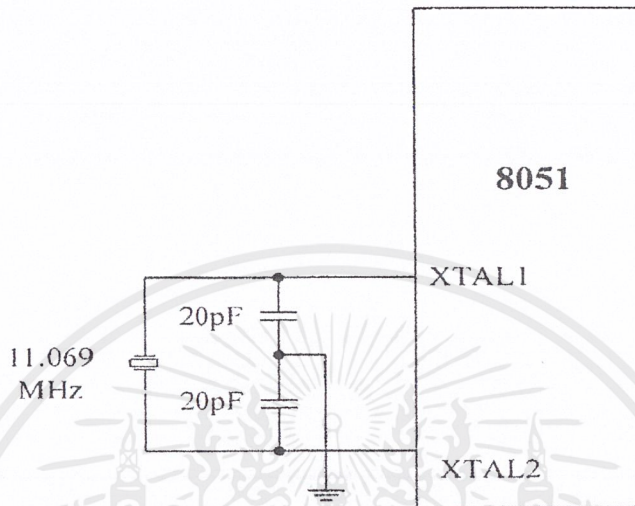


รูปที่ 2.4 การต่อ Power Reset

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XTAL1 : (ขา 19) ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุตเข้าสู่วงจรรอสซิทิลเลเตอร์

XTAL2 : (ขา 18) ใช้ต่อคริสตอลภายนอก โดยเป็นเอาต์พุตออกจากวงจรรอสซิทิลเลเตอร์

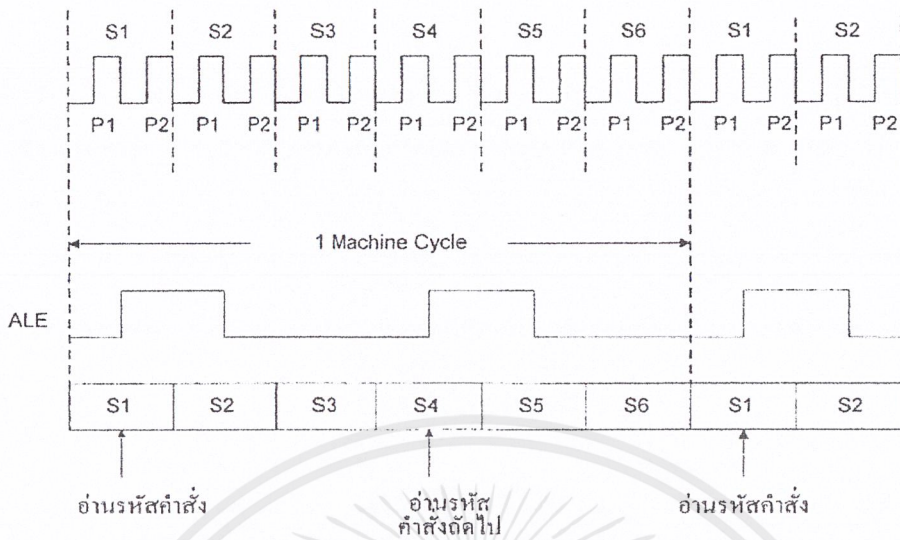


รูปที่ 2.5 การต่อคริสตอลภายนอกเข้ากับ MCS-51

#### 4) ฐานเวลาในการทำงานของไมโครคอนโทรลเลอร์

แมชชีนไซเคิล (Machine Cycle) คือ รอบการทำงานของคำสั่ง เป็นค่าที่น้อยที่สุดในการทำคำสั่งใดคำสั่งหนึ่ง ถ้าเป็นคำสั่งที่ซับซ้อนมากก็จะต้องใช้เวลานาน 2-3 แมชชีนไซเคิล

ใน 1 แมชชีนไซเคิล จะประกอบด้วยสัญญาณนาฬิกาจำนวน 12 ลูก โดยสัญญาณนาฬิกาแต่ละลูกจะเรียกว่าเฟส (Phase) สัญญาณนาฬิกา 2 เฟส รวมกันเป็น 1 สเตท (State) เพราะฉะนั้นใน 1 แมชชีนไซเคิล จึงมีทั้งหมด 6 สเตท

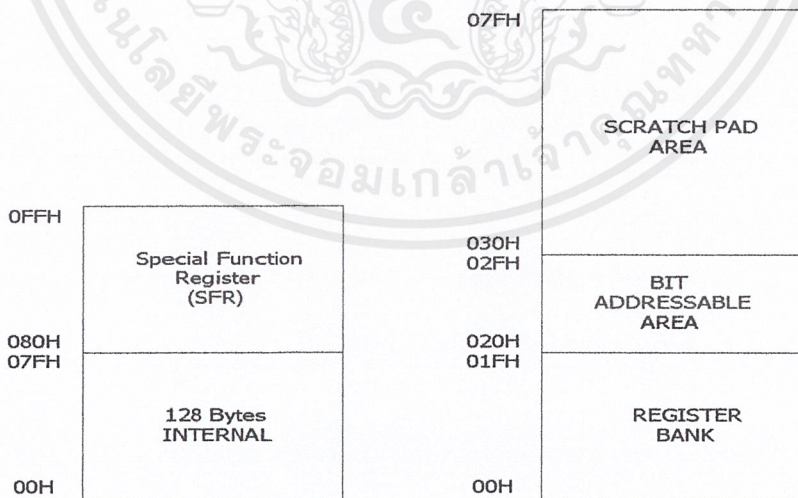


รูปที่ 2.6 เวลาพื้นฐานของ MCS-51 และลำดับของช่วงเวลาใน 1 แมชชีนไซเคิล

5) หน่วยความจำภายในของ MCS-51

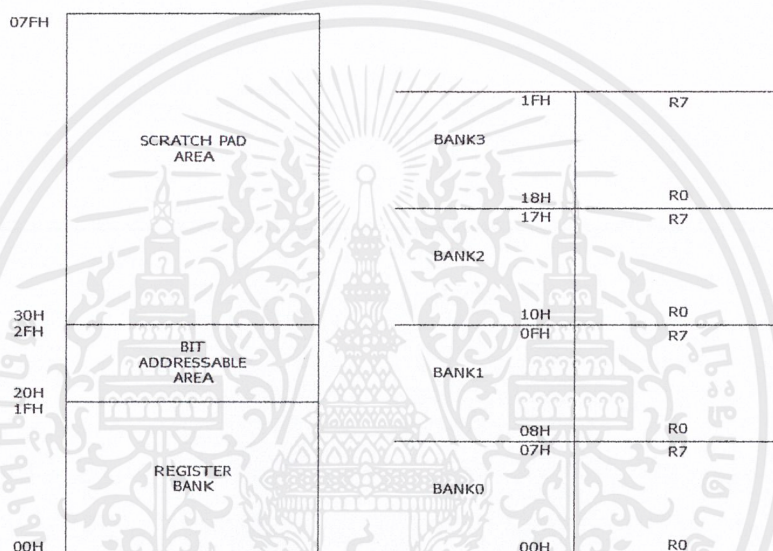
5.1) หน่วยความจำข้อมูลขนาด 128 ไบต์แรก

หน่วยความจำข้อมูลภายในของ MCS-51 บริเวณตำแหน่งแอดเดรส 00H – 7FH แบ่งออกเป็น 3 ส่วนดังนี้



รูปที่ 2.7 แผนผังหน่วยความจำแสดงตำแหน่งหน่วยความจำข้อมูลภายใน 128 ไบต์

5.1.1) รีจิสเตอร์แบงก์ (Register Bank) อยู่ในตำแหน่งหน่วยความจำที่ 00H – 1FH แบ่งได้เป็น 4 แบงก์ (Bank) ใน 1 แบงก์จะประกอบด้วย รีจิสเตอร์ขนาด 8 บิต 8 ตัว คือ รีจิสเตอร์ R0 ถึง R7 และในแต่ละแบงก์นั้นเราจะใช้ชื่อของรีจิสเตอร์ที่เหมือนกัน จึงสามารถใช้งานรีจิสเตอร์ได้ที่ละ 1 แบงก์เท่านั้น โดยสามารถเลือกใช้รีจิสเตอร์ในแบงก์ต่างๆ ได้จากการกำหนดค่าในบิตที่ 3 (RS0) และบิตที่ 4 (RS1) ของรีจิสเตอร์ PSW จากรูปที่ 2.8 แสดงตำแหน่งของหน่วยความจำแบบรีจิสเตอร์แบงก์และเมื่อมีการรีเซต MCS-51 จะกำหนดให้ใช้งานรีจิสเตอร์ R0 ถึง R7 ในแบงก์ 0 โดยอัตโนมัติ

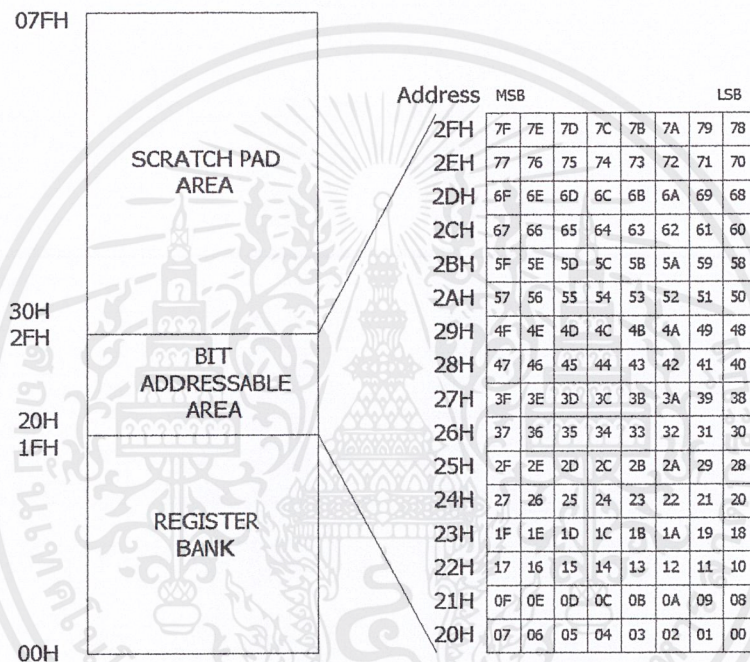


รูปที่ 2.8 หน่วยความจำตำแหน่ง 00H - 1FH เป็นรีจิสเตอร์แบงก์

ตารางที่ 2.2 การตั้งค่า RS0, RS1 ในรีจิสเตอร์ PSW ใช้งานรีจิสเตอร์ R0 – R7 ในแบงก์ต่างๆ

| RS1 | RS0 | Register Bank | Address   |
|-----|-----|---------------|-----------|
| 0   | 0   | 0             | 00H – 07H |
| 0   | 1   | 1             | 08H – 0FH |
| 1   | 0   | 2             | 10H – 17H |
| 1   | 1   | 3             | 18H – 1FH |

5.1.2) หน่วยความจำที่ใช้คำสั่งอ่านและเขียนเกี่ยวกับบิตได้ (Bit Addressable Area) เป็นหน่วยความจำในช่วงตำแหน่ง 20H – 2FH มีจำนวน 16 ไบต์ หรือ 128 บิต ผู้ใช้สามารถอ้างถึงหน่วยความจำบริเวณนี้ได้ในลักษณะของ ไบต์ข้อมูล หรือ บิตข้อมูล ได้โดยตรง หน่วยความจำในแต่ละบิตสามารถตั้งค่าเป็น 0 หรือ 1 ได้โดยการโปรแกรม แต่ละบิตของข้อมูลในหน่วยความจำแสดงดังรูปที่ 2.9 โดยตำแหน่งแรกของบิตจะเป็นบิตที่เริ่มนับจากบิตที่ 0 ซึ่งเป็นบิตนัยสำคัญต่ำสุด (LSB) ของแอดเดรส 20H ไปจนถึงบิตที่ 127 ซึ่งเป็นบิตนัยสำคัญสูงสุด (MSB) ของแอดเดรส 2FH



รูปที่ 2.9 หน่วยความจำตำแหน่ง 20H – 2FH สามารถเข้าถึงแบบบิตได้

จากรูปตำแหน่งบิต 00, 01, 02, 03, 04, 05, 06, 07 ก็คือ ตำแหน่งของหน่วยความจำของแอดเดรส 20H บิตที่ 0 ถึง 7 ตามลำดับในการตั้งค่าบิตให้เป็น “1” จะใช้คำสั่ง SETB bit และในการตั้งค่าบิตให้เป็น “0” จะใช้คำสั่ง CLR bit ซึ่ง bit คือ ตำแหน่งหน่วยความจำแบบบิต (Bit Address)

5.1.3) หน่วยความจำที่ใช้งานทั่วไป (Scratch Pad Area) เป็นหน่วยความจำในช่วงตำแหน่ง 30H – 7FH มีจำนวน 80 ไบต์ นำมาใช้งานได้อย่างอิสระ โดยสามารถอ้างถึงได้เฉพาะในลักษณะของไบต์ข้อมูลเท่านั้น

5.2) รีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register, SFR)

รีจิสเตอร์ฟังก์ชันพิเศษ เป็นรีจิสเตอร์สำหรับใช้งานเฉพาะอย่าง ใช้ควบคุมหน้าที่และการทำงานของอุปกรณ์หรือพอร์ตของ MCS-51 ทั้งหมด ต้องมีตำแหน่งอยู่ในแอดเดรส 80H – 0FFH การใช้งานรีจิสเตอร์ฟังก์ชันพิเศษทำได้คือระบุชื่อของรีจิสเตอร์หรือตำแหน่งของรีจิสเตอร์นั้นก็ได้

|     |  |     |     |     |     |     |     |     |      |
|-----|--|-----|-----|-----|-----|-----|-----|-----|------|
| FOH |  |     |     |     |     |     |     |     | B    |
|     | F7                                     | F6  | F5  | F4  | F3  | F2  | F1  | F0  |      |
| EOH |  |     |     |     |     |     |     |     | ACC  |
|     | E7                                     | E6  | E5  | E4  | E3  | E2  | E1  | E0  |      |
| DOH | CY                                     | AC  | F0  | RS1 | RS0 | OV  | P   |     | PSW  |
|     | D7                                     | D6  | D5  | D4  | D3  | D2  | D1  | D0  |      |
| B8H | PCT                                    |     | PT2 | PS  | PT1 | PX1 | PT0 | PX0 | IP   |
|     | BF                                     | -   | BD  | BC  | BB  | BA  | B9  | B8  |      |
| BOH |  |     |     |     |     |     |     |     | P3   |
|     | B7                                     | B6  | B5  | B4  | B3  | B2  | B1  | B0  |      |
| A8H | EA                                     | ET2 |     | ES  | ET1 | EX  | ET0 | EX0 | IE   |
|     | AF                                     | -   | AD  | AC  | AB  | AA  | A9  | A8  |      |
| A0H |  |     |     |     |     |     |     |     | P2   |
|     | A7                                     | A6  | A5  | A4  | A3  | A2  | A1  | A0  |      |
| 99H |  |     |     |     |     |     |     |     | SBUF |
|     | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |     |      |
| 98H | SM0                                    | SM1 | SM2 | REN | TB8 | RB8 | TI  | PI  | SCON |
|     | 9F                                     | 9E  | 9D  | 9C  | 9B  | 9A  | 99  | 98  |      |
| 90H |  |     |     |     |     |     |     |     | PI   |
|     | 97                                     | 96  | 95  | 94  | 93  | 92  | 91  | 90  |      |
| 8DH |  |     |     |     |     |     |     |     | TH1  |
|     | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |     |      |
| 8CH |  |     |     |     |     |     |     |     | TH0  |
|     | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |     |      |

รูปที่ 2.10 รีจิสเตอร์ฟังก์ชันพิเศษของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|     |  |     |     |     |     |     |     |    |      |
|-----|--|-----|-----|-----|-----|-----|-----|----|------|
| 8BH | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | TL1  |
| 8AH | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | TLO  |
| 89H | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | TMOD |
| 88H | TF1                                    | TR1 | TF0 | IE1 | IT1 | IE0 | IT0 |    | TCON |
|     | 8F                                     | 8E  | 8D  | 8C  | 8B  | 8A  | 89  | 88 |      |
| 87H | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | PCON |
| 83H | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | DPH  |
| 82H | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | DPL  |
| 81H | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | SP   |
| 80H | ไม่สามารถทำการอ้างอิงข้อมูลที่ละบิตได้ |     |     |     |     |     |     |    | PO   |
|     | 87                                     | 86  | 85  | 84  | 83  | 82  | 81  | 80 |      |

รูปที่ 2.10 (ต่อ) รีจิสเตอร์ฟังก์ชันพิเศษของ MCS-51

รีจิสเตอร์ฟังก์ชันพิเศษสามารถอ้างอิงถึงในระดับบิตและไบต์ได้ โดยในการอ้างอิงระดับบิตจะเป็นรีจิสเตอร์ที่อยู่ในตำแหน่งแอดเดรสที่เป็นจำนวนทวิคูณของค่า 8 ซึ่งก็คือ 80H, 88H, 90H, 98H, A0H, A8H, B0H, B8H, D0H, D8H, E0H และ F0H

#### 5.2.1) รีจิสเตอร์เกี่ยวกับการประมวลผลทางคณิตศาสตร์และลอจิก

1) แอ็กคิวมูเลเตอร์ (Accumulator : ACC) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 0E0H ทำหน้าที่เป็นที่เก็บข้อมูลเพื่อส่งให้หน่วยประมวลผลทางคณิตศาสตร์และลอจิกภายในซีพียูประมวลผล และทำหน้าที่เก็บผลลัพธ์ที่ได้จากการประมวลผลแล้ว การใช้งานภายในโปรแกรมเรียกว่า รีจิสเตอร์ A

2) รีจิสเตอร์ B เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 0FOH เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งการคูณและการหารตัวเลขนั้นรวมกับรีจิสเตอร์ A โดยผลลัพธ์ที่ได้จะมีขนาด 16 บิต รีจิสเตอร์ B จะเก็บผลลัพธ์ 8 บิตสูงและรีจิสเตอร์ A จะเก็บผลลัพธ์ 8 บิตต่ำ ในกรณีที่ไม่ได้ใช้ในการคำนวณทางคณิตศาสตร์ ก็สามารถนำไปใช้งานเป็นรีจิสเตอร์ทั่วไปได้

3) โปรแกรมสแตตัสเวิร์ด (Program Status Word) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 0DOH แต่ใช้งานเพียง 7 บิต ใช้เป็นแฟล็กที่กำหนดหน้าที่บอกถึงสถานะการทำงานต่างๆ จำนวน 5 บิต ที่เหลืออีก 2 บิต ใช้ในการเลือกแบงก์ของรีจิสเตอร์ สามารถทำการอ้างอิงข้อมูลได้ในรีจิสเตอร์ได้ทีละบิต ค่าข้อมูลภายในรีจิสเตอร์จะถูกเซตหรือเคลียร์โดยคำสั่งในโปรแกรมหรือโดยผลลัพธ์ที่ได้จากการประมวลผลทางคณิตศาสตร์และลอจิก การใช้งานภายในโปรแกรมเรียกว่า รีจิสเตอร์ PSW

ตารางที่ 2.3 หน้าที่และความหมายของ รีจิสเตอร์ PSW

|    |    |    |     |     |    |   |   |
|----|----|----|-----|-----|----|---|---|
| CY | AC | F0 | RS1 | RS0 | OV | - | P |
|----|----|----|-----|-----|----|---|---|

| ชื่อบิต | ตำแหน่ง | ความหมาย   |
|---------|---------|--|
| CY      | PSW.7   | แฟล็กตัวทด   |
| AC      | PSW.6   | แฟล็กตัวทดช่วย   |
| F0      | PSW.5   | แฟล็กสำหรับให้ผู้ใช้ใช้งานทั่วไป   |
| RS1     | PSW.4   | สำหรับเลือกรีจิสเตอร์แบงก์ บิต 1   |
| RS0     | PSW.3   | สำหรับเลือกรีจิสเตอร์แบงก์ บิต 0   |
|         |         | RS1 = 0, RS0 = 0 : Register Bank 0 Address 00H-07H<br>RS1 = 0, RS0 = 1 : Register Bank 1 Address 08H-0FH<br>RS1 = 1, RS0 = 0 : Register Bank 2 Address 10H-17H<br>RS1 = 1, RS0 = 1 : Register Bank 3 Address 18H-1FH |
| OV      | PSW.2   | แฟล็กค่าเกิน   |
| -       | PSW.1   | ไม่ได้ใช้งาน   |
| P       | PSW.0   | แฟล็กพาริตี  |

PSW.0 เรียกว่า Parity Flag ใช้แสดงว่าจำนวนเลข 1 ในรีจิสเตอร์ A เป็นจำนวนคู่หรือคี่ โดยถ้ามีเลข 1 เป็นจำนวนคี่ PSW.0 จะมีค่าเป็น “1” และถ้ามีเลข 1 เป็นจำนวนคู่ PSW.0 จะมีค่าเป็น “0”

PSW.1 ไม่ได้ใช้งาน

PSW.2 เรียกว่า Overflow Flag เป็นบิตที่บอกการคำนวณนั้นทำให้เกิดตัวทศขึ้นในระหว่างการคำนวณ ตัวทศนี้เป็นตัวทศจากบิตที่ 6 ไปยังบิตที่ 7 มีประโยชน์เมื่อทำการคำนวณแบบคิดเครื่องหมาย

PSW.3 และ PSW.4 ใช้ร่วมกันเพื่อเป็นตัวกำหนดการเลือกรีจิสเตอร์แบงก์

PSW.5 เป็นบิตเอนกประสงค์จะกำหนดค่าให้เป็น “0” หรือ “1” ก็ได้ โดยที่การทำงานของคำสั่งอื่นจะไม่มีผลให้บิตนี้เปลี่ยนแปลง บิตนี้ใช้ประโยชน์สำหรับในการส่งสถานะของโปรแกรมระหว่างเรียกการทำงานของโปรแกรมน้อย

PSW.6 เรียกว่า Auxiliary Carry Flag เป็นบิตที่ใช้สำหรับเก็บตัวทศที่เกิดขึ้นระหว่างการคำนวณโดยตัวทศนี้เป็นตัวทศที่เกิดจากการคำนวณ เป็นการทอดจากบิตที่ 3 ไปยังบิตที่ 4

PSW.7 เรียกว่า Carry Flag เป็นบิตที่บอกสถานะการคำนวณทางคณิตศาสตร์ว่าผลลัพธ์ทำให้เกิดตัวทศขึ้นหรือไม่ เช่น การบวกเลข 2 จำนวนเข้าด้วยกันผลลัพธ์มากกว่า 255 ก็จะทำให้เกิดตัวทศขึ้นเนื่องจากแอกคิวเมเตอร์เก็บข้อมูลได้ 8 บิตเท่านั้น และเมื่อมีตัวทศเกิดขึ้นบิตนี้ก็จะเป็น “1”

5.2.2) รีจิสเตอร์เกี่ยวกับการทำงานของโปรแกรม

1) โปรแกรมเคาน์เตอร์ (Program Counter) เป็นรีจิสเตอร์ที่เราใช้ในการชี้ตำแหน่งแอดเดรสของหน่วยความจำโปรแกรม ภายในรีจิสเตอร์นี้จะเก็บตำแหน่งของหน่วยความจำที่จะประมวลผลในลำดับต่อไปไว้ และจะมีการเพิ่มค่าขึ้นโดยอัตโนมัติ การใช้งานภายในโปรแกรมเรียกว่า รีจิสเตอร์ PC

2) สแต็กพอยน์เตอร์ (Stack Pointer) เป็นรีจิสเตอร์ที่มีขนาด 8 บิต อยู่ที่ตำแหน่ง 81H จะทำหน้าที่โดยเก็บค่าตัวชี้ตำแหน่งของสแต็ก โดยที่สแต็กจะใช้สำหรับเก็บข้อมูลแอกคิวเมเตอร์ รีจิสเตอร์ต่างๆ รวมทั้งข้อมูลจากโปรแกรม โดยปกติเมื่อทำการเริ่มต้นระบบใหม่หรือมีการรีเซตค่าภายในสแต็กพอยน์เตอร์จะมีค่าเท่ากับ 07H ซึ่งจะเป็นตำแหน่งของหน่วยความจำข้อมูลภายในบริเวณ 128 ไบต์แรก (รีจิสเตอร์ R7 ในแบงก์ 0) ในการใช้งานค่าของสแต็กพอยน์เตอร์จะมีการเพิ่มค่าขึ้น 1 ค่า ก่อนที่จะมีการนำข้อมูลไปใส่ไว้ในสแต็ก ซึ่งการใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ SP

3) ตัวชี้ข้อมูล (Data Pointer Register) เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า DPTR และสามารถแยกออกเป็นรีจิสเตอร์ที่มีขนาด 8 บิต 2 ตัว คือ รีจิสเตอร์ DPH อยู่ที่ตำแหน่ง 83H ใช้เก็บข้อมูล 8 บิตสูง และ DPL อยู่ที่ตำแหน่ง 82H ใช้เก็บข้อมูล 8 บิตต่ำ ในการใช้งานจะใช้เป็นที่เก็บค่าตำแหน่งของหน่วยความจำหรือตำแหน่งของอุปกรณ์ภายนอกที่ซีพียูต้องการติดต่อด้วย

### 5.2.3) รีจิสเตอร์เกี่ยวกับวงจรรนับและจับเวลา

MCS-51 ในเบอร์ 8051 ประกอบด้วยรีจิสเตอร์ใช้นับและจับเวลา 16 บิต จำนวน 2 ตัว

1) รีจิสเตอร์ TLO อยู่ที่ตำแหน่ง 8AH ใช้เก็บค่าในการนับหรือจับเวลา 8 บิตต่ำของ Timer/Counter 0

2) รีจิสเตอร์ TL1 อยู่ที่ตำแหน่ง 8BH ใช้เก็บค่าในการนับหรือจับเวลา 8 บิตต่ำของ Timer/Counter 1

3) รีจิสเตอร์ TH0 อยู่ที่ตำแหน่ง 8CH ใช้เก็บค่าในการนับหรือจับเวลา 8 บิตสูงของ Timer/Counter 0

4) รีจิสเตอร์ TH1 อยู่ที่ตำแหน่ง 8DH ใช้เก็บค่าในการนับหรือจับเวลา 8 บิตสูงของ Timer/Counter 1

5) รีจิสเตอร์ TMOD (Timer/Counter Mode Control Register) เป็นรีจิสเตอร์ที่มีขนาด 8 บิต ที่ตำแหน่ง 89H ใช้เลือกโหมดการทำงานของวงจรรนับ/จับเวลา เลือกได้ทั้งหมด 4 โหมด โดยเลือกที่บิต M0 และ M1 ส่วนบิต Gate เป็นบิตที่ใช้เลือกการเริ่มวงจรรนับ/จับเวลา โดยควบคุมร่วมกับ TRx ใน TCON ส่วนบิต C/T ใช้เลือก Timer หรือ Counter

### ตารางที่ 2.4 หน้าที่และความหมายของรีจิสเตอร์ TMOD

|       |      |    |    |       |      |    |    |
|-------|------|----|----|-------|------|----|----|
| GATE1 | C/T1 | M1 | M0 | GATE0 | C/T0 | M1 | M0 |
|-------|------|----|----|-------|------|----|----|

| ชื่อบิต | ตำแหน่ง | ความหมาย  |
|---------|---------|---|
| GATE1   | TMOD.7  | บิตควบคุม Gate ของ Timer 1  |
| C/T1    | TMOD.6  | บิตกำหนดการทำงานแบบตัวนับหรือจับเวลาของ Timer 1 โดยถ้าเป็นค่า 0 จะทำหน้าที่เป็นตัวจับเวลา |
| M1      | TMOD.5  | บิตบนสำหรับการกำหนดโหมดทำงานของ Timer 1   |
| M0      | TMOD.4  | บิตล่างสำหรับการกำหนดโหมดทำงานของ Timer 1   |
| GATE0   | TMOD.3  | บิตควบคุม Gate ของ Timer 0  |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ตารางที่ 2.4 (ต่อ) หน้าที่และความหมายของรีจิสเตอร์ TMOD

|      |        |   |
|------|--------|---|
| C/T0 | TMOD.2 | บิตกำหนดการทำงานแบบตัวนับหรือจับเวลาของ Timer 0 โดยถ้าเป็นค่า 0 จะทำหน้าที่เป็นตัวจับเวลา |
| M1   | TMOD.1 | บิตบนสำหรับการกำหนดโหมดทำงานของ Timer 0   |
| M0   | TMOD.0 | บิตล่างสำหรับการกำหนดโหมดทำงานของ Timer 0   |

6) รีจิสเตอร์ TCON (Timer/Counter Control Register) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 88H ใช้ควบคุมให้ Timer/Counter เริ่มนับโดยเซตที่บิต TRx (TR0 หรือ TR1) อีกหน้าที่หนึ่งใช้แสดงผลการเกิดโอเวอร์โพล์ของ Timer/Counter โดยจะแสดงที่บิต TFx (TF0 หรือ TF1) อีกหน้าที่หนึ่งคือ แสดงสถานะเมื่อเกิดการอินเตอร์รัปต์ จากภายนอก โดยแสดงที่บิต IE0 หรือ IE1 หน้าที่สุดท้ายคือ บิตเลือกสัญญาณอินเตอร์รัปต์ว่าจะเป็น Trig ที่ของขาสูงหรือ Trig ที่ระดับศูนย์

### ตารางที่ 2.5 หน้าที่และความหมายของรีจิสเตอร์ TCON

|     |     |     |     |     |     |     |     |
|-----|-----|-----|-----|-----|-----|-----|-----|
| TF1 | TR1 | TF0 | TR0 | IE1 | IT1 | IE0 | IT0 |
|-----|-----|-----|-----|-----|-----|-----|-----|

| ชื่อบิต | ตำแหน่ง | ความหมาย                               |
|---------|---------|--|
| TF1     | TCON.7  | แฟล็กแสดงผลการโอเวอร์โพล์ของ Timer 1   |
| TR1     | TCON.6  | บิตกำหนดการทำงาน/หยุดทำงานของ Timer 1  |
| TF0     | TCON.5  | แฟล็กแสดงผลการโอเวอร์โพล์ของ Timer 0   |
| TR0     | TCON.4  | บิตกำหนดการทำงาน/หยุดทำงานของ Timer 0  |
| IE1     | TCON.3  | แฟล็กแสดงผลการอินเตอร์รัปต์ของ INT1    |
| IT1     | TCON.2  | บิตเลือกประเภทสัญญาณอินเตอร์รัปต์ INT1 |
| IE0     | TCON.1  | แฟล็กแสดงผลการอินเตอร์รัปต์ของ INTO    |
| IT0     | TCON.0  | บิตเลือกประเภทสัญญาณอินเตอร์รัปต์ INTO |

#### 5.2.4) รีจิสเตอร์เกี่ยวกับการพอร์ตอนุกรม

1) รีจิสเตอร์ SUBF (Serial Data Buffer) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 99H ใช้เป็นที่เก็บข้อมูลก่อนที่จะส่งข้อมูลอนุกรมออกไปหรือเป็นบัฟเฟอร์เก็บข้อมูลในช่วงที่รับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้ามา ซึ่งตามความจริงแล้วบัพเฟอร์นี้จะมีอยู่ด้วยกัน 2 ชุด ใช้สำหรับการส่งและรับ โดยซีพียูจะทำการจัดการเลือกบัพเฟอร์ที่เหมาะสมโดยอัตโนมัติ

2) รีจิสเตอร์ SCON (Serial Port Control Register) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 98H โดยทำหน้าที่ควบคุมการทำงานของพอร์ตอนุกรม

ตารางที่ 2.6 หน้าทีและความหมายของรีจิสเตอร์ SCON

|     |     |     |     |     |     |    |    |
|-----|-----|-----|-----|-----|-----|----|----|
| SM0 | SM1 | SM2 | REN | TB8 | RB8 | TI | RI |
|-----|-----|-----|-----|-----|-----|----|----|

| ชื่อบิต | ตำแหน่ง | ความหมาย   |
|---------|---------|--|
| SM0     | SCON.7  | แฟล็กกำหนดการทำงานแบบมัลติโปรเซสเซอร์            |
| SM1     | SCON.6  | บิตเลือกโหมดการทำงาน                             |
| SM2     | SCON.5  | บิตเลือกโหมดการทำงาน                             |
| REN     | SCON.4  | แฟล็กยอมให้มีการรับข้อมูล                        |
| TB8     | SCON.3  | ค่าของบิตที่ 9 สำหรับการส่งข้อมูลออก             |
| RB8     | SCON.2  | ค่าของบิตที่ 9 ของข้อมูลที่รับเข้า               |
| TI      | SCON.1  | แฟล็กแสดงการอินเตอร์รัปต์ภายหลังการส่งข้อมูล     |
| RI      | SCON.0  | แฟล็กแสดงการอินเตอร์รัปต์เมื่อมีการรับข้อมูลเข้า |

ตารางที่ 2.7 ลักษณะการทำงานของรีจิสเตอร์ SCON

| SM0 | SM1 | MODE | ลักษณะการทำงาน   | อัตราบอด  |
|-----|-----|------|------------------|---|
| 0   | 0   | 0    | ซีพียูรีจิสเตอร์ | ความถี่ออสซิลเลเตอร์ / 12                               |
| 0   | 1   | 1    | 8-บิต UART       | สามารถเปลี่ยนแปลงได้                                    |
| 1   | 0   | 2    | 9-บิต UART       | ความถี่ออสซิลเลเตอร์ / 32 หรือความถี่ออสซิลเลเตอร์ / 64 |
| 1   | 1   | 3    | 9-บิต UART       | สามารถเปลี่ยนแปลงได้                                    |

### 5.2.5) รีจิสเตอร์เกี่ยวกับพอร์ตขนาน

MCS-51 มีรีจิสเตอร์ที่ใช้งานเกี่ยวข้องกับพอร์ตอินพุตและเอาต์พุตโดยตรง ซึ่งจะมีอยู่ด้วยกัน 4 ตัว แต่ละตัวเป็นรีจิสเตอร์ขนาด 8 บิต มีชื่อเรียกและตำแหน่งดังนี้

- 1) รีจิสเตอร์ P0 (พอร์ต 0) อยู่ที่ตำแหน่ง 80H
- 2) รีจิสเตอร์ P1 (พอร์ต 1) อยู่ที่ตำแหน่ง 90H
- 3) รีจิสเตอร์ P2 (พอร์ต 2) อยู่ที่ตำแหน่ง A0H
- 4) รีจิสเตอร์ P3 (พอร์ต 3) อยู่ที่ตำแหน่ง B0H

รีจิสเตอร์พอร์ตทั้ง 4 สามารถที่จะใช้งานได้ทั้งในลักษณะของการอินพุต หรือการเอาต์พุต ข้อมูลก็ได้ และสามารถเข้าถึงข้อมูลได้ในระดับบิตและระดับไบต์ การดำเนินการใดๆ ที่เกี่ยวข้องกับพอร์ตทั้ง 4 จะมีผลทำให้ข้อมูลที่ตำแหน่งของพอร์ตเหล่านี้เปลี่ยนแปลงไป

### 5.2.6) รีจิสเตอร์เกี่ยวกับการอินเตอร์รัปต์

1) รีจิสเตอร์ IP (Interrupt Priority Register) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง B8H ใช้ควบคุมลำดับความสำคัญของการอินเตอร์รัปต์

ตารางที่ 2.8 หน้าที่และความหมายของรีจิสเตอร์เกี่ยวกับการอินเตอร์รัปต์

|   |   |     |    |     |     |     |     |
|---|---|-----|----|-----|-----|-----|-----|
| - | - | PT2 | PS | PT1 | PX1 | PT0 | PX0 |
|---|---|-----|----|-----|-----|-----|-----|

| ชื่อบิต | ตำแหน่ง | ความหมาย                     |
|---------|---------|------------------------------|
| -       | IP.7    | -                            |
| -       | IP.6    | -                            |
| PT2     | IP.5    | ระดับความสำคัญของ Timer 2    |
| PS      | IP.4    | ระดับความสำคัญของพอร์ตอนุกรม |
| PT1     | IP.3    | ระดับความสำคัญของ Timer 1    |
| PX1     | IP.2    | ระดับความสำคัญของ INT1       |
| PT0     | IP.1    | ระดับความสำคัญของ Timer 0    |
| PX0     | IP.0    | ระดับความสำคัญของ INTO       |

ตารางที่ 2.9 ระดับความสำคัญของสัญญาณอินเทอร์รัปต์ประเภทต่างๆ

| ระดับความสำคัญ | สัญญาณ        | ความหมาย                 |
|----------------|---------------|--------------------------|
| 1              | IE0           | อินเทอร์รัปต์ภายนอก 0    |
| 2              | TF0           | วงจรรนับ/จับเวลา 0       |
| 3              | IE1           | อินเทอร์รัปต์ภายนอก 1    |
| 4              | TF1           | วงจรรนับ/จับเวลา 1       |
| 5              | RI หรือ TI    | วงจรรนับ/ส่งข้อมูลอนุกรม |
| 6              | TF2 หรือ EXF2 | วงจรรนับ/จับเวลา 2       |

ตารางที่ 2.10 ตำแหน่งเวกเตอร์แอดเดรสของอินเทอร์รัปต์ประเภทต่างๆ

| แหล่งกำเนิดสัญญาณอินเทอร์รัปต์      | ตำแหน่งแอดเดรส |
|-------------------------------------|----------------|
| IE0 อินเทอร์รัปต์ภายนอก             | 0003H          |
| TF0 วงจรรนับ/จับเวลา 0              | 000BH          |
| IE1 อินเทอร์รัปต์ภายนอก 1           | 0013H          |
| TF1 วงจรรนับ/จับเวลา 1              | 001BH          |
| RI หรือ TI วงจรรนับ/ส่งข้อมูลอนุกรม | 0023H          |

2) รีจิสเตอร์ IE (Interrupt Enable Register) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง A8H ใช้กำหนดให้มีการทำหรือไม่ทำอินเทอร์รัปต์

ตารางที่ 2.11 หน้าที่และความหมายของรีจิสเตอร์ IE

|    |   |     |    |     |     |     |     |
|----|---|-----|----|-----|-----|-----|-----|
| EA | - | ET2 | ES | ET1 | EX1 | ET0 | EX0 |
|----|---|-----|----|-----|-----|-----|-----|

| ชื่อบิต | ตำแหน่ง | ความหมาย                                  |
|---------|---------|---|
| EA      | IE.7    | อีเนเบิล/ดิสเอเบิลเกิดการอินเทอร์รัปต์รวม |
| -       | IE.6    | -   |

ตารางที่ 2.11 (ต่อ) หน้าที่และความหมายของรีจิสเตอร์ IE

|     |      |  |
|-----|------|--|
| ET2 | IE.5 | อินเทิล/คิสเอเบิลเกิดการอินเตอร์รัปต์ Timer 2    |
| ES  | IE.4 | อินเทิล/คิสเอเบิลเกิดการอินเตอร์รัปต์พอร์ตอนุกรม |
| ET1 | IE.3 | อินเทิล/คิสเอเบิลเกิดการอินเตอร์รัปต์Timer 1     |
| EX1 | IE.2 | อินเทิล/คิสเอเบิลเกิดการอินเตอร์รัปต์ INT1       |
| ET0 | IE.1 | อินเทิล/คิสเอเบิลเกิดการอินเตอร์รัปต์ Timer0     |
| EX0 | IE.0 | อินเทิล/คิสเอเบิลเกิดการอินเตอร์รัปต์ INTO       |

## 5.2.7) รีจิสเตอร์เกี่ยวกับระบบประหยัดพลังงาน

## รีจิสเตอร์ PCON (Power Control register)

เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 87H ที่ใช้ในการควบคุมการทำงานของ MCS-51 ได้ 3 ลักษณะ ได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ในการประหยัดพลังงาน (บิต IDL และ PD) การกำหนดอัตราการทวิคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม (บิต SMOD) และ แฟล็กสถานะสำหรับการใช้งานทั่วไป (บิต GF0 และ GF1)

ตารางที่ 2.12 หน้าที่และความหมายของรีจิสเตอร์ PCON

|      |   |   |   |     |     |    |     |
|------|---|---|---|-----|-----|----|-----|
| SMOD | - | - | - | GF1 | GF0 | PD | IDL |
|------|---|---|---|-----|-----|----|-----|

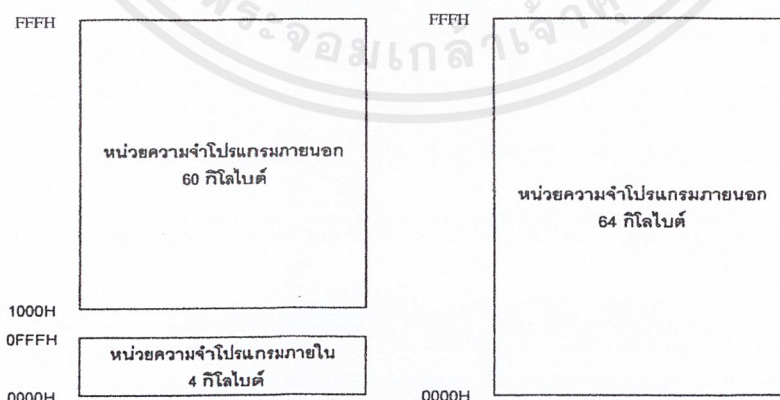
| ชื่อบิต | ตำแหน่ง | ความหมาย                                |
|---------|---------|---|
| SMOD    | PCON.7  | บิตกำหนดการทวิคูณของอัตราบอดปกติ        |
| -       | PCON.6  | -                                       |
| -       | PCON.5  | -                                       |
| -       | PCON.4  | -                                       |
| GF1     | PCON.3  | แฟล็กสำหรับให้ผู้ใช้ใช้งานทั่วไป Flag 1 |
| GF0     | PCON.2  | แฟล็กสำหรับให้ผู้ใช้ใช้งานทั่วไป Flag 0 |
| PD      | PCON.1  | บิตสำหรับการกำหนด Power Down            |
| IDL     | PCON.0  | บิตสำหรับการกำหนด Idel Mode             |

1) บิต PD (Power Down) เป็นการกำหนดให้ลดกำลังไฟฟ้าที่จะจ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายในผ่านทางสัญญาณ RST วิธีการนี้มักนำมาใช้ในกรณีที่มีการตรวจสอบการไม่มีกำลังไฟฟ้าโดยวงจรตรวจสอบภายนอกจะต้องมีการอินเทอร์รัปต์เข้ามา เพื่อทำการเก็บข้อมูลที่กำลังประมวลผลอยู่ก่อนและเมื่อมีกระแสไฟฟ้าจ่ายปกติแล้ว จึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป

2) บิต IDL (Idle Mode) เป็นการกำหนดให้โปรเซสเซอร์หยุดการทำงานชั่วคราว และจะกลับมาอยู่ในสภาพปกติอีกครั้งเมื่อทำการรีเซตทางฮาร์ดแวร์ หรือเมื่อมีการอินเทอร์รัปต์อย่างใดอย่างหนึ่งเกิดขึ้น การทำงานในลักษณะนี้สามารถเกิดขึ้นได้เนื่องจากว่า ในสภาวะหยุดการทำงานชั่วคราวนั้นเป็นเพียงการห้ามไม่ให้มีสัญญาณนาฬิกาจ่ายให้กับส่วนของโปรเซสเซอร์เท่านั้น ส่วนของวงจรอินเทอร์รัปต์พอร์ตอนุกรมและวงจรถับเวลา ยังคงมีสัญญาณนาฬิกาอยู่เป็นปกติ

3) บิต SMOD ถ้า บิต SMOD มีค่าเป็น “0” ความเร็ว Baud Rate เมื่อส่งข้อมูลอนุกรม โหมด 1, 2, 3 จะเป็น 1 เท่า และถ้าบิต SMOD เป็น “1” ความเร็ว Baud Rate เมื่อส่งข้อมูลอนุกรม โหมด 1, 2, 3 จะเป็น 2 เท่า

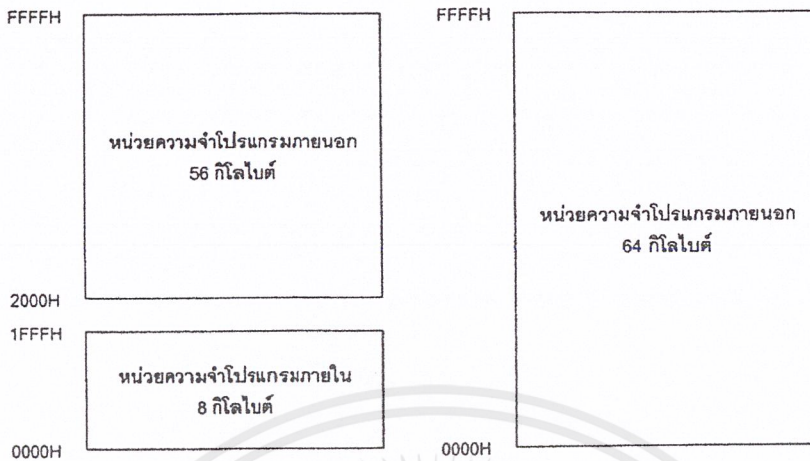
จากรูปที่ 2.11 แสดงการจัดหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในเบอร์ต่างๆที่นิยมใช้งาน อันประกอบด้วยเบอร์ AT89C51 และ AT89C52 จะเห็นได้ว่าทั้งสองเบอร์สามารถติดต่อหน่วยความจำโปรแกรมได้สูงสุด 64 กิโลไบต์ โดยสามารถเลือกใช้หน่วยความจำโปรแกรมภายในอย่างเดียว หรือรวมกับภายนอก หรือเราจะเลือกใช้หน่วยความจำภายนอกอย่างเดียวก็ได้ ดังรูปที่ 3.1 (ก) โดยภายใน AT89C51 จะมีหน่วยความจำโปรแกรมภายใน 4 กิโลไบต์ ในขณะที่ AT89C52 จะมีขนาด 8 กิโลไบต์



(ก) การจัดสรรหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์เบอร์ AT89C51

## รูปที่ 2.11 การจัดสรรหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) การจัดสรรหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์เบอร์ AT89C52

### รูปที่ 2.11 (ต่อ) การจัดสรรหน่วยความจำโปรแกรมของ ไมโครคอนโทรลเลอร์ MCS-51แบบแฟลช

หน่วยความจำโปรแกรมใช้เก็บข้อมูลของโปรแกรมควบคุมการทำงานของไมโครคอนโทรลเลอร์หรือที่เรียกว่า โปรแกรมมอนิเตอร์ (monitor program) หากใช้หน่วยความจำภายนอกมักจะบรรจุอยู่ในหน่วยความจำชนิดอีพรอม (EPROM : Erasable Programmable Read-Only Memory) ซึ่งสามารถกระทำการอ่านได้เพียงอย่างเดียว

หน่วยความจำโปรแกรมมีแอดเดรสเริ่มต้นที่ 0000H เมื่อชิพยูได้รับคำสั่งให้เริ่มดำเนินการทำงาน จะต้องมาเริ่มต้นที่แอดเดรส 0000H นี้เสมอ อย่างไรก็ตาม ในพื้นที่ของหน่วยความจำโปรแกรมไม่ว่าจะใช้งานจากภายในหรือภายนอกก็ตาม ต้องมีการสงวนพื้นที่บางตำแหน่งเอาไว้สำหรับการบริการอินเตอร์รัปต์ 6 ประเภท ประเภทละ 8 ไบต์ ประกอบด้วย

พื้นที่สำหรับบริการอินเตอร์รัปต์ 0 จากภายนอก กำหนดไว้ที่แอดเดรส 0003H

พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทเมอร์ 0 กำหนดไว้ที่แอดเดรส 000BH

พื้นที่สำหรับบริการอินเตอร์รัปต์ 1 จากภายนอก กำหนดไว้ที่แอดเดรส 0013H

พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทเมอร์ 1 กำหนดไว้ที่แอดเดรส 001BH

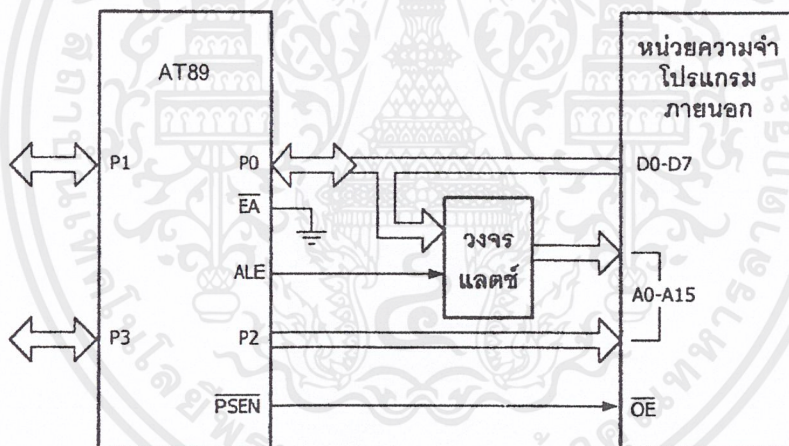
พื้นที่สำหรับบริการอินเตอร์รัปต์ของการสื่อสารอนุกรม กำหนดไว้ที่แอดเดรส 0023H

พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทเมอร์ 2 กำหนดไว้ที่แอดเดรส 002BH

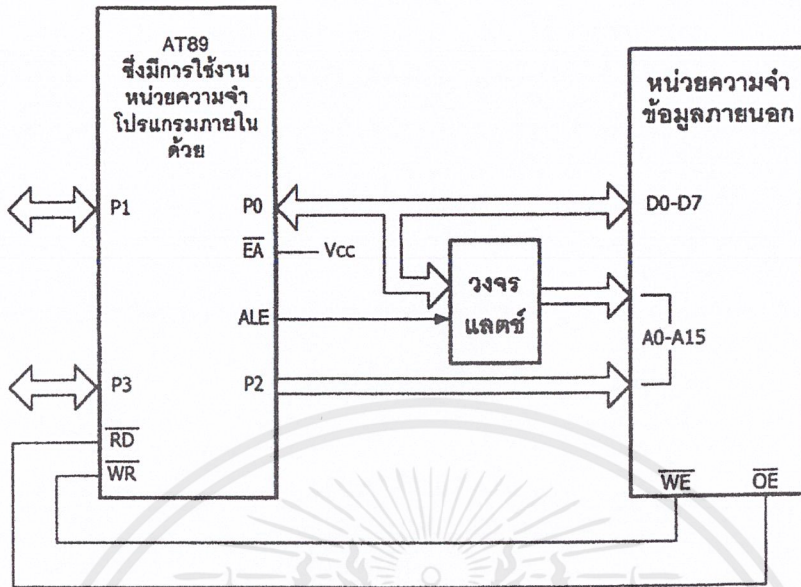
กรณีที่ใช้ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชที่มีหน่วยความจำโปรแกรมภายใน แต่ต้องการติดต่อกับหน่วยความจำโปรแกรมภายนอกด้วย สามารถทำได้โดยต้องกำหนดแอดเดรส

ของหน่วยความจำโปรแกรมให้ ต่อจากแอดเดรสสุดท้ายของหน่วยความจำโปรแกรมภายในของ ไมโครคอนโทรลเลอร์ ยกตัวอย่าง ไมโครคอนโทรลเลอร์ AT89C51 มีหน่วยความจำโปรแกรม ขนาด 4 กิโลไบต์ มีแอดเดรสอยู่ระหว่าง 0000H-0FFFH เมื่อต่อหน่วยความจำโปรแกรมภายนอก ต้องกำหนดให้แอดเดรสอยู่ในช่วง 1000H-FFFFH

การต่อหน่วยความจำภายนอกดังแสดงในรูปที่ 2.12 จะเห็นได้ว่าขงพอร์ต P0.0 – P0.7 ถูกใช้เป็นขาข้อมูล D0 – D7 และขาแอดเดรสไบต์ต่ำ โดยผ่านวงจรถ่ายสัญญาณ ซึ่งปกติใช้ไอซีเบอร์ 74HC573 และใช้สัญญาณ ALE และ PSEN ในการเลือกว่า ต้องการใช้งานขา P0.0 – P0.7 เพื่อเป็น ขาข้อมูลหรือขาแอดเดรส ในขณะที่ขา P2.0 – P2.7 จะใช้ในการเชื่อมต่อกับขาแอดเดรสไบต์สูง A8 – A15 ดังนั้นเมื่อมีการติดต่อกับหน่วยความจำโปรแกรมภายนอก ไมโครคอนโทรลเลอร์จะ เหลือขาพอร์ตใช้งานเพียง 16 บิต คือที่ขาพอร์ต P1.0 – P1.7 และ P3.0 - P3.7



รูปที่ 2.12 การเชื่อมต่อหน่วยความจำข้อมูลภายนอกของไมโครคอนโทรลเลอร์ MCS-51

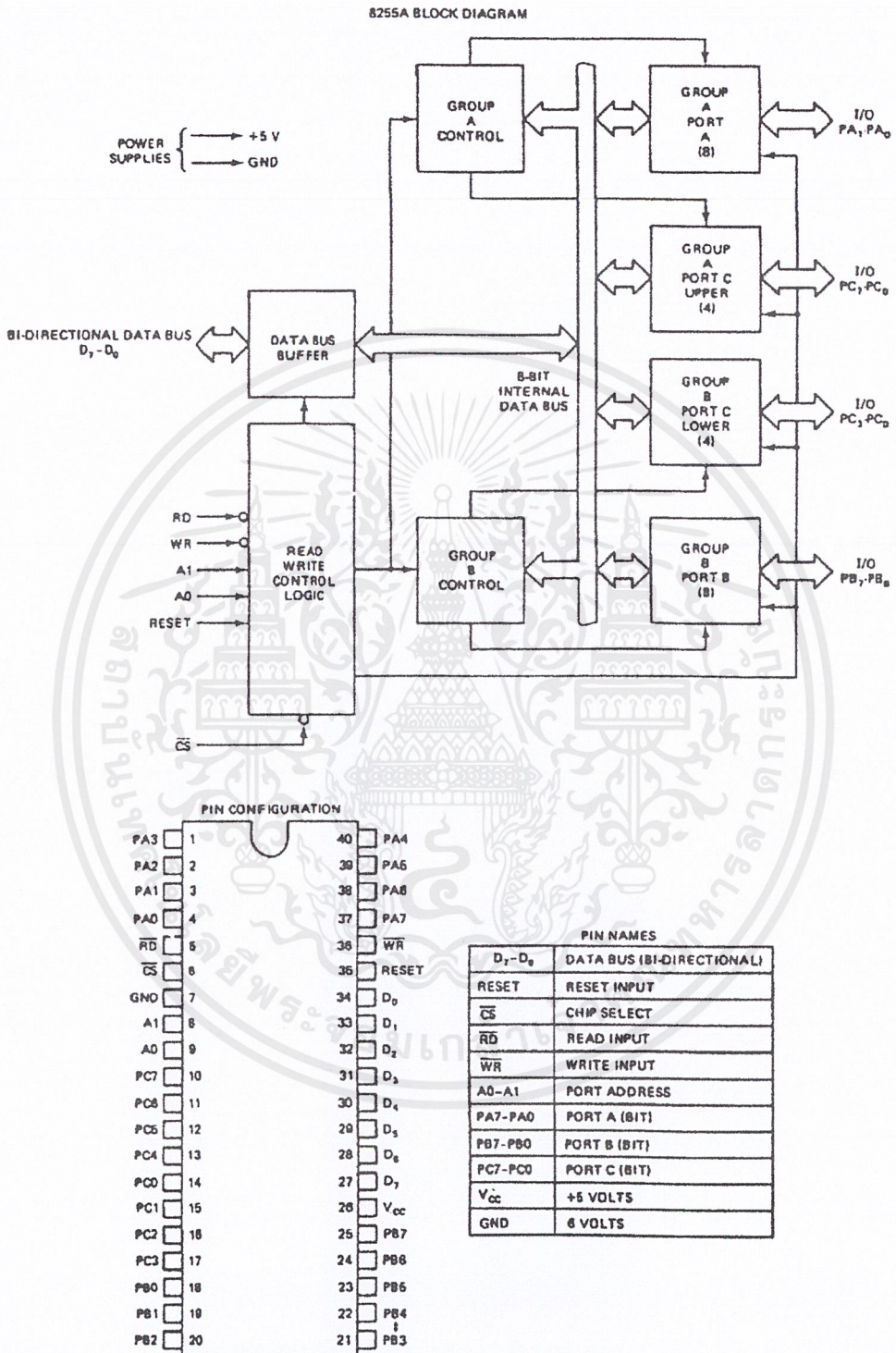


รูปที่ 2.13 การเชื่อมต่อหน่วยความจำข้อมูลภายนอกของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

## 2.2.5 การเชื่อมโยง 8255 กับ MCS-51

### 1) 8255A Programmable Peripheral Interface

เป็นชิพขนาด 40 ขามีอยู่ 3 พอร์ตคือ A, B, C เป็นพอร์ต 8 บิตที่สามารถโปรแกรมให้เป็นอินพุตหรือเอาต์พุตก็ได้ โดยที่พอร์ต C ยังแบ่งเป็น 4 บิตล่างและ 4 บิตบน โดยมรโครงสร้างดังรูป



รูปที่ 2.14 การจัดวางขาและ โครงสร้างของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2) โหมดการทำงาน

การทำงานมีอยู่ด้วยกัน 3 โหมด ดังนี้

โหมด 0 มีการทำงานแบบ BASIC I/O ไม่มี handshake

โหมด 1 โหมดนี้ใช้พอร์ต A, B ในการรับหรือส่งข้อมูล และใช้พอร์ต C ในการตรวจสอบสัญญาณ (handshake)

โหมด 2 โหมดนี้ใช้พอร์ต A ในการรับส่งข้อมูล 2 ทิศทางและพอร์ต B ในการรับหรือส่งข้อมูลใช้พอร์ต C บิต 0, 1, 2 ในการรับส่งข้อมูลบิตและบิต 3, 4, 5, 6, 7 เป็นสัญญาณ handshake

ตารางที่ 2.13 สรุปโหมดต่างๆของ 8255

|                 | MODE 0 |     | MODE 1                    |                           | MODE 2                    |
|-----------------|--------|-----|---------------------------|---------------------------|---------------------------|
|                 | IN     | OUT | IN                        | OUT                       | GROUP A ONLY              |
| PA <sub>0</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PA <sub>1</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PA <sub>2</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PA <sub>3</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PA <sub>4</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PA <sub>5</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PA <sub>6</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PA <sub>7</sub> | IN     | OUT | IN                        | OUT                       | ↔                         |
| PB <sub>0</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PB <sub>1</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PB <sub>2</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PB <sub>3</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PB <sub>4</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PB <sub>5</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PB <sub>6</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PB <sub>7</sub> | IN     | OUT | IN                        | OUT                       | —                         |
| PC <sub>0</sub> | IN     | OUT | INTR <sub>B</sub>         | INTR <sub>B</sub>         | I/O                       |
| PC <sub>1</sub> | IN     | OUT | IBF <sub>B</sub>          | $\overline{\text{OBF}}_B$ | I/O                       |
| PC <sub>2</sub> | IN     | OUT | $\overline{\text{STB}}_B$ | $\overline{\text{ACK}}_B$ | I/O                       |
| PC <sub>3</sub> | IN     | OUT | INTR <sub>A</sub>         | INTR <sub>A</sub>         | INTR <sub>A</sub>         |
| PC <sub>4</sub> | IN     | OUT | $\overline{\text{STB}}_A$ | I/O                       | $\overline{\text{STB}}_A$ |
| PC <sub>5</sub> | IN     | OUT | IBF <sub>A</sub>          | I/O                       | IBF <sub>A</sub>          |
| PC <sub>6</sub> | IN     | OUT | I/O                       | $\overline{\text{ACK}}_A$ | $\overline{\text{ACK}}_A$ |
| PC <sub>7</sub> | IN     | OUT | I/O                       | $\overline{\text{OBF}}_A$ | $\overline{\text{OBF}}_A$ |

} MODE 0 OR MODE 1 ONLY

### 3) ขาสัญญาณต่างๆของ 8255

|   |   |
|---|---|
| $D_7 - D_0$   | บัสข้อมูลเชื่อมโยงกับ CPU   |
| $A_1 - A_0$   | ใช้เลือกพอร์ต A, B, C และพอร์ตควบคุม                                  |
| RESET   | เมื่อขานี้ได้รับลอจิก 1 จะทำให้ 8255 ถูกรีเซต ทำให้ทุกพอร์ตเป็นอินพุต |
| $PA_7 - PA_0$   | เป็นพอร์ตขนาน 8 บิต   |
| $PB_7 - PB_0$   | เป็นพอร์ตขนาน 8 บิต   |
| $PC_7 - PC_0$   | เป็นพอร์ตขนาน 8 บิต   |
| RD  | การอ่านข้อมูลที่พอร์ต 8255 ต้องทำให้ขานี้เป็นลอจิก 0 พร้อมกับ CS      |
| WR  | ในการเขียนข้อมูลหรือ โปรแกรมลงบน 8255 ต้องทำให้ขานี้เป็นลอจิก 0 พร้อม |
| กับ CS  |   |
| CS  | เป็นขาเลือกชิพ 8255 ได้ขานี้โดยต่อกับ I/O Decoder                     |
| เมื่อขา WR, RD, A0, A1, CS ทำงานทั้ง 5 ขาจะมีฟังก์ชันการทำงานดังนี้ |   |

ตารางที่ 2.14 ตารางความจริงของ 8255

| A1 | A0 | RD | WR | CS | Input Operation (READ)   |
|----|----|----|----|----|--------------------------|
| 0  | 0  | 0  | 1  | 0  | Port A data bus          |
| 0  | 1  | 0  | 1  | 0  | Port B data bus          |
| 1  | 0  | 0  | 1  | 0  | Port C data bus          |
| A1 | A0 | RD | WR | CS | Output Operation (WRITE) |
| 0  | 0  | 1  | 0  | 0  | data bus Port A          |
| 0  | 1  | 1  | 0  | 0  | data bus Port B          |
| 1  | 0  | 1  | 0  | 0  | data bus Port C          |
| 1  | 1  | 1  | 0  | 0  | data bus control         |
| A1 | A0 | RD | WR | CS | Disable Function         |
| X  | X  | X  | X  | 1  | data bus 3 – state       |
| 1  | 1  | 0  | 1  | 0  | Illegal condition        |
| X  | X  | 1  | 1  | 0  | data bus 3 – state       |

4) การถอดรหัสตำแหน่งพอร์ตของ 8255 ได้เบอร์พอร์ตดังนี้

- (8000H – 8FFFH)
- (9000H – 9FFFH)
- (A000H – AFFFH)
- (B000H – BFFFH)
- (C000H – CFFFH)
- (D000H – DFFFH)
- (E000H – EFFFH)
- (F000H – FFFFH)

และใช้เอาต์พุตที่ตำแหน่ง (F000H – FFFFH) มาถอดรหัสร่วมกับ A8, A9, A10 โดยใช้ 74LS138 ได้พอร์ต

- (F800H – F8FFFH)
- (F900H – F9FFFH)
- (FA00H – FAFFFH)
- (FB00H – FBFFFH)
- (FC00H – FCFFFH)
- (FD00H – FDFFFH)
- (FE00H – FEFFFH)
- (FF00H – FFFFH)

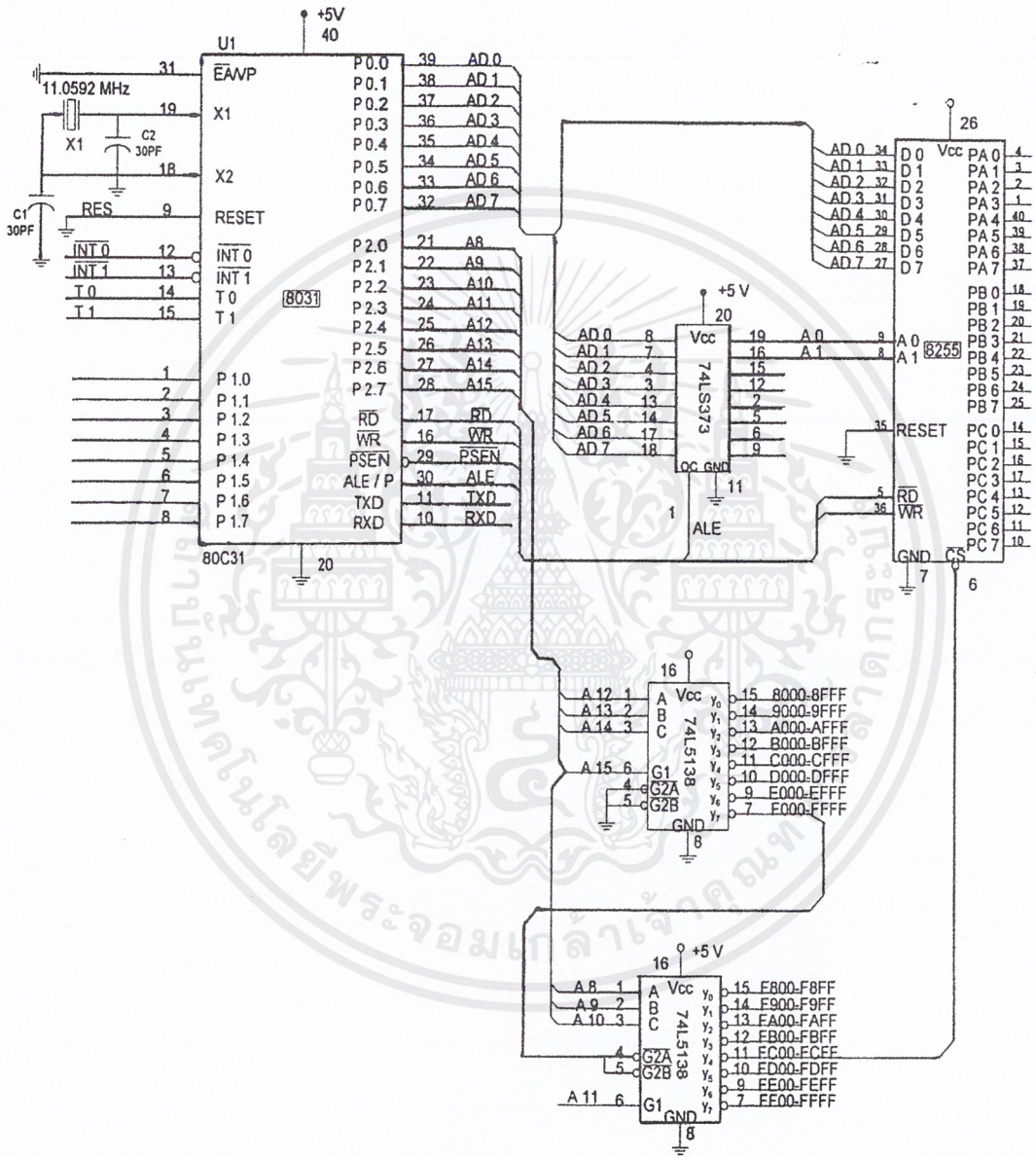
สัญญาณเลือกชิพ 8255 ใช้เบอร์พอร์ต (FC00H – FCFFFH) และ  $A_0, A_1$  ต่อเข้า  $A_0, A_1$  ของ 8255 จะได้เบอร์พอร์ตของ 8255 ดังนี้

ตารางที่ 2.15 I/O Address ของ 8255

| I/O (ADDRESS) | 8255 (PORT) |
|---------------|-------------|
| FC00H         | A           |
| FC01H         | B           |
| FC02H         | C           |
| FC03H         | CONTROL     |

### 5) การเชื่อมโยง 8255 เข้ากับ CPU

การเชื่อมโยง 8255 เข้ากับ CPU แสดงการต่อเชื่อมโยงกันดังรูป

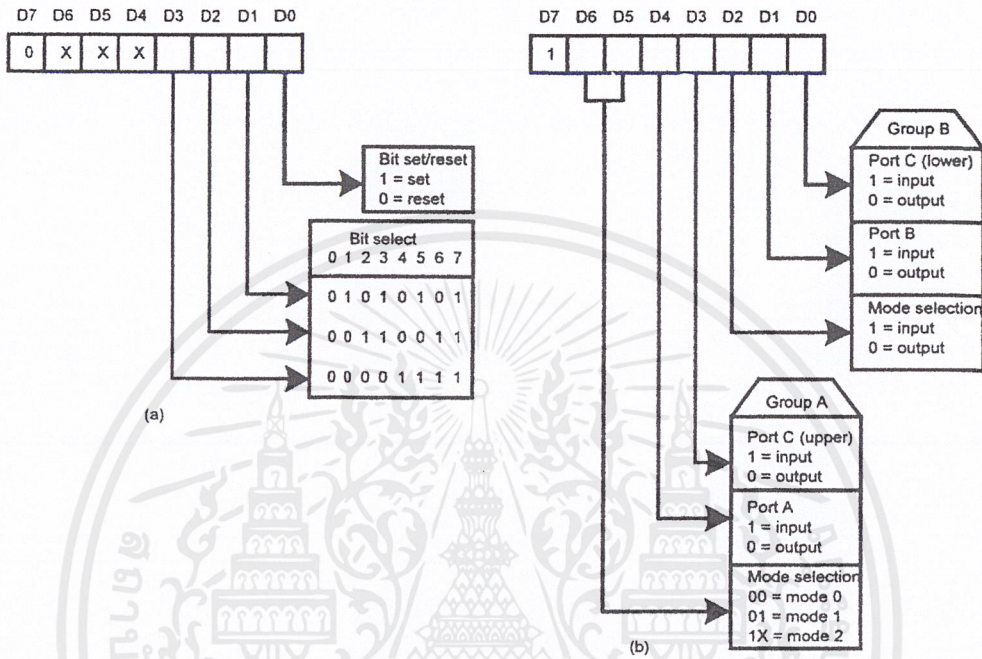


รูปที่ 2.15 การเชื่อมโยง 8255 เข้ากับ CPU

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

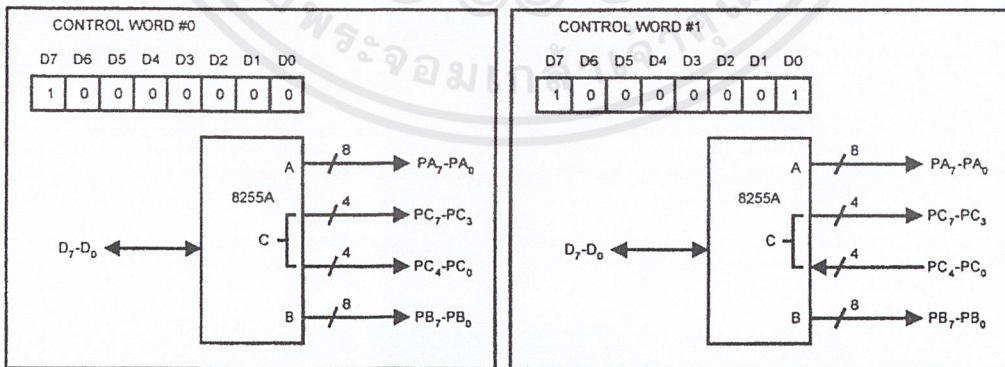
6) การโปรแกรม 8255

จะใช้ตารางการโปรแกรมดังรูป

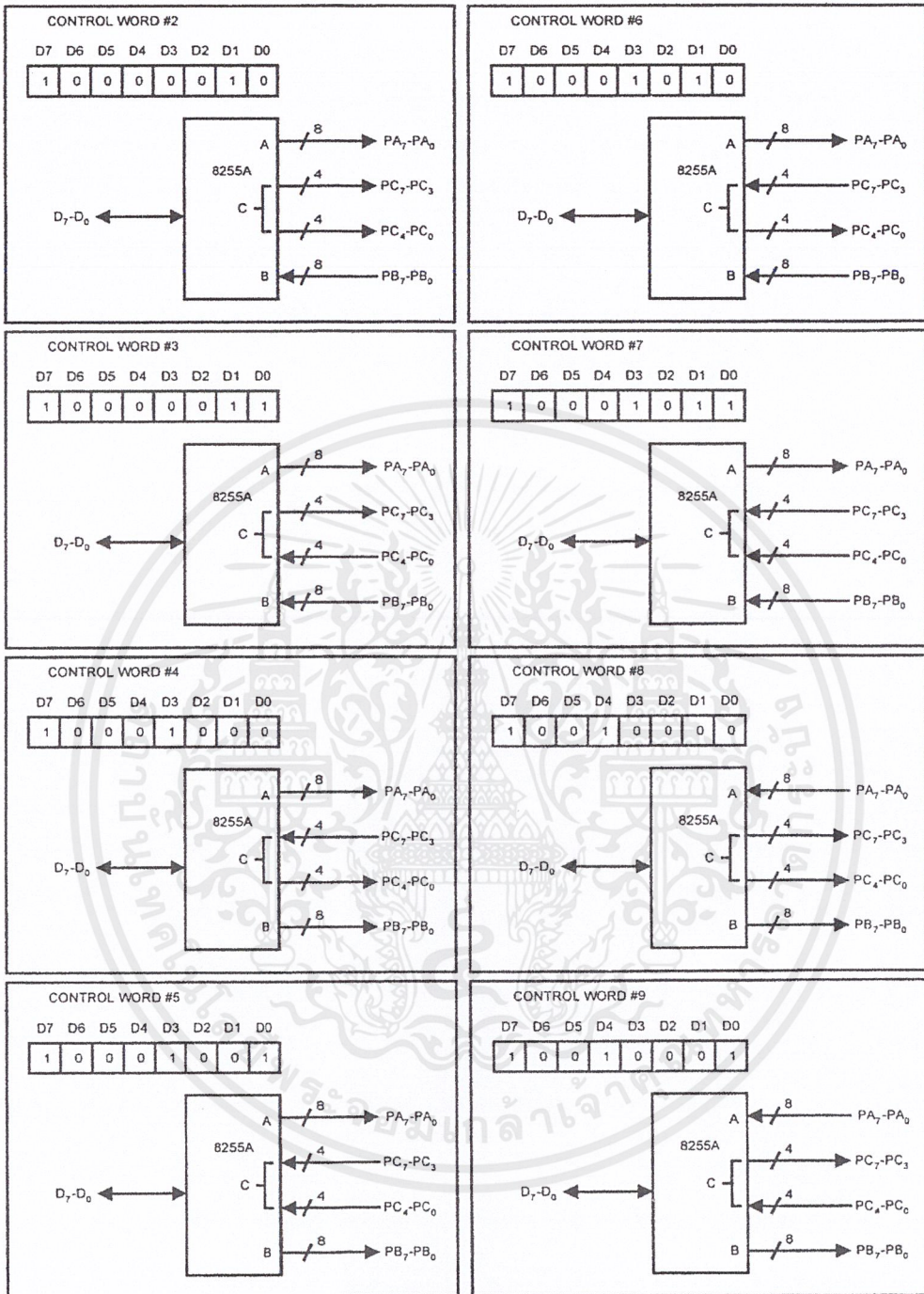


รูปที่ 2.16 Control Words ทั้ง 2 แบบของ Mode และ Bit Definition Format

Mode 0 Configurations

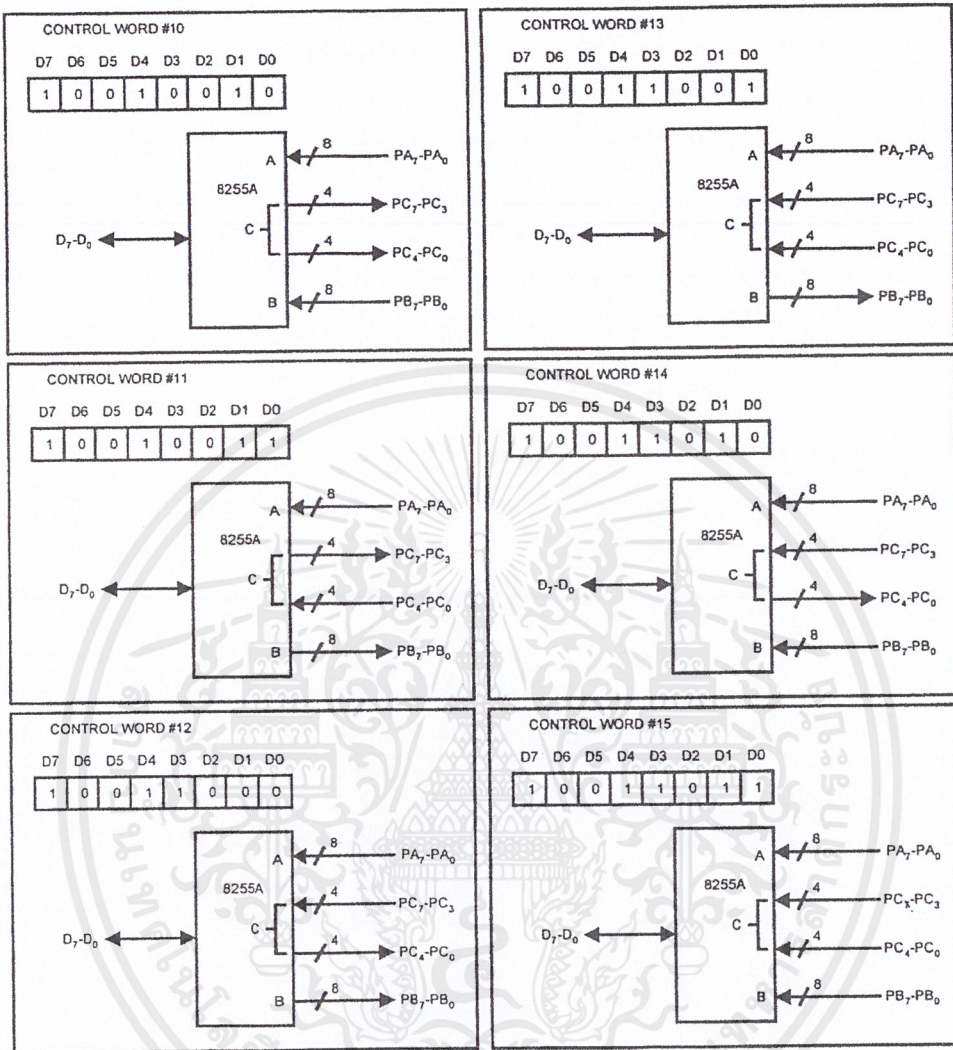


รูปที่ 2.17 Control Words and Configuration



รูปที่ 2.17 (ต่อ) Control Words and Configuration

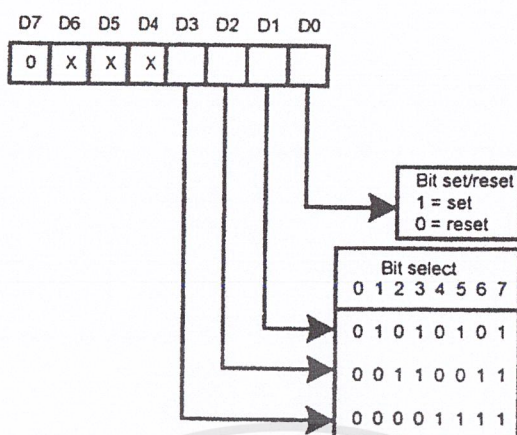
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 (ต่อ) Control Words and Configuration

7) The Bit Set / Reset Mode

นอกจากเราจะใช้พอร์ต A, B, C ในการโปรแกรมให้เป็นอินพุต / เอาต์พุตแล้ว เรายังสามารถที่จะโปรแกรมพอร์ต C บิต PC0 – PC7 ให้เป็นลอจิก 0 หรือ 1 (ใช้งานเป็นเอาต์พุต) เพื่อใช้เป็นสัญญาณ Strobe ได้ วิธีการโปรแกรมพอร์ต C แสดงในรูปดังนี้



รูปที่ 2.18 การโปรแกรมบิตขอพอร์ต C (ใช้เป็นเอาต์พุตเท่านั้น)

### MODE 1 : Strobe I/O

โหมดนี้จะใช้พอร์ต A, B ในการส่งข้อมูล และใช้พอร์ต C ตรวจสอบความพร้อม เมื่อโปรแกรม (โหมด 1) แล้ว พอร์ต C จะระบุเป็นขาสัญญานดังต่อไปนี้  
เมื่อเป็นอินพุตพอร์ต

$$PC_0 = INTR_B$$

$$PC_1 = IBF_B$$

$$PC_2 = INTE_B$$

$$PC_3 = INTR_A$$

$$PC_4 = INTE_A$$

$$PC_5 = IBF_A$$

$$PC_6 = I/O$$

$$PC_7 = I/O$$

### Input Configuration

| D7  | D6  | D5               | D4                | D3                | D2                | D1               | D0                |
|-----|-----|------------------|-------------------|-------------------|-------------------|------------------|-------------------|
| I/O | I/O | IBF <sub>A</sub> | INTE <sub>A</sub> | INTR <sub>A</sub> | INTE <sub>B</sub> | IBF <sub>B</sub> | INTR <sub>B</sub> |

เมื่อเป็นเอาต์พุตพอร์ต

$$PC_0 = INTR_B$$

$$PC_1 = OBF_B$$

$$PC_2 = INTE_B$$

$$PC_3 = INTR_A$$

$$PC_4 = I/O$$

$$PC_5 = I/O$$

$$PC_6 = INTE_A$$

$$PC_7 = OBF_A$$

### Output Configuration

| D7               | D6                | D5  | D4  | D3                | D2                | D1               | D0                |
|------------------|-------------------|-----|-----|-------------------|-------------------|------------------|-------------------|
| OBF <sub>A</sub> | INTE <sub>A</sub> | I/O | I/O | INTR <sub>A</sub> | INTE <sub>B</sub> | OBF <sub>B</sub> | INTR <sub>B</sub> |

โดยที่ INTR คือ INTERRUPT REQUEST (การร้องขออินเทอร์รัปต์)

IBF คือ Input Buffer Full (บัฟเฟอร์เต็ม)

STB คือ Strobe (สโตรบ)

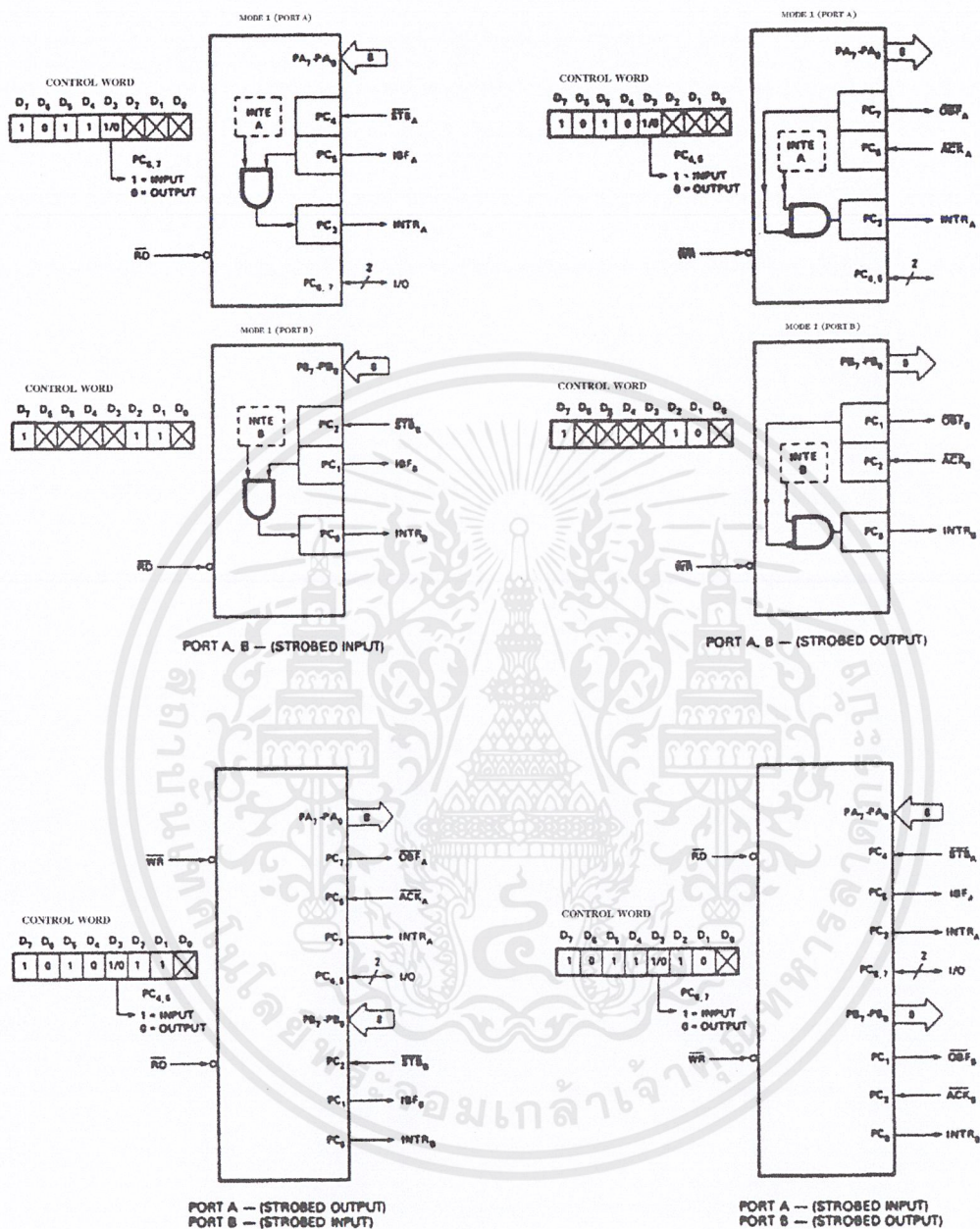
I/O คือ Input / Output (อินพุต / เอาต์พุต) โปรแกรมได้

INTE คือ Interrupts Enabled (อินเทอร์รัปต์ อีนาเบิล)

ACK คือ Acknowledge

ตารางที่ 2.16 การโปรแกรม INTE ของพอร์ต A, B

| PORT | TYPE   | NAME  | Controlled by bit set / reset of. |
|------|--------|-------|-----------------------------------|
| A    | Input  | INTEA | PC4                               |
| A    | Output | INTEA | PC6                               |
| B    | Input  | INTEB | PC2                               |
| B    | Output | INTEB | PC2                               |



รูปที่ 2.19 รูปแบบและ Control word เมื่อโปรแกรมใน (โหมด 1)

8) ช่วงเวลา (โหมด 1) อินพุตพอร์ต

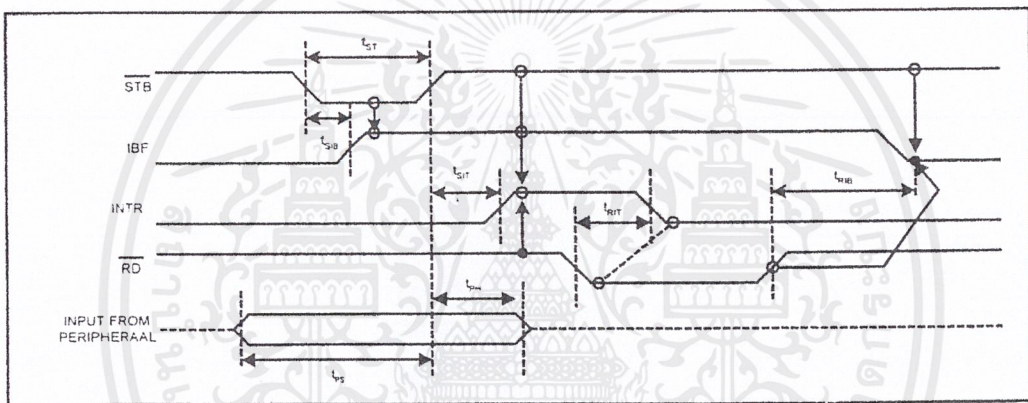
เมื่อพอร์ต A, B ได้ถูกโปรแกรมเป็นพอร์ตในการรับส่งข้อมูลแล้ว เราจะต้องใช้สัญญาณควบคุม 3 สัญญาณ คือ IBF, STB, INTR

IBF : เป็นขาเอาต์พุตแอกทีฟที่ 1 แสดงถึงอินพุตบัฟเฟอร์เต็ม (เมื่อ CPU อ่านข้อมูลจากพอร์ตอินพุตไปแล้วจะทำให้ขานี้เปลี่ยนเป็นลอจิก 0 คือ ว่างพร้อมที่จะรับข้อมูลใหม่)

STB : เป็นขาเอาต์พุตแอกทีฟที่ 0 เป็นขาที่อุปกรณ์ภายนอกส่งมากระตุ้นให้อินพุตพอร์ตแลตซ์ข้อมูลไว้

INTR : เป็นขาเอาต์พุตแอกทีฟที่ 1 จะแอกทีฟหลังจากที่ได้รับ STB แอกทีฟ 0 ช่วงที่ STB เปลี่ยนจากระดับต่ำไปสูง ขา INTR จะแอกทีฟทันที (ต้องอินาเบิล อินเตอร์รัปต์ ฟลิปฟลอปไว้ก่อน) โดยเซทที่  $PC_4$  ถ้าใช้งานที่พอร์ต A และเซทที่  $PC_2$  ถ้าใช้พอร์ต B

มี Timing Diagram ของ(โหมด 1) อินพุตพอร์ต



รูปที่ 2.20 ผังเวลา(โหมด 1)อินพุตพอร์ต

จากผังเวลาจะเห็นว่า ก่อนที่อุปกรณ์ภายนอกจะส่ง STB เข้ามา 8255 จะต้องตรวจสอบขา IBF ว่าว่างหรือเปล่า (0 คือว่าง) ก็จะส่งข้อมูล 8 บิตมา ตามหลังด้วย STB แอกทีฟที่ 0 หลังจากนั้นไม่นาน IBF ก็จะเป็น 1 แสดงว่าข้อมูลถูกแลตซ์ ไว้ได้แล้ว ช่วงที่ STB กลับเป็น 1 ช่วงนี้เอง INTR ก็จะแอกทีฟ (มีลอจิก 1) สัญญาณนี้ถูกต่อกับขา INT ของ CPU ก็จะกระโดดไปโปรแกรมบริการอินเตอร์รัปต์จะมีการอ่านข้อมูลไปเก็บ เมื่ออ่านข้อมูลไปเก็บเสร็จแล้ว IBF ก็ว่างลงอีกครั้ง (เป็นลอจิก 0)

### 9) ผังเวลา(โหมด 1)เอาต์พุตพอร์ต

เมื่อพอร์ต A, B ได้ถูกโปรแกรมใน(โหมด 1) เพื่อใช้ในการส่งข้อมูล 8 บิต พอร์ต C จะถูกกำหนดให้เป็นพอร์ตในการตรวจสอบสัญญาณ (Handshake) สัญญาณที่ใช้มี 3 สัญญาณคือ OBF, ACK, INTR

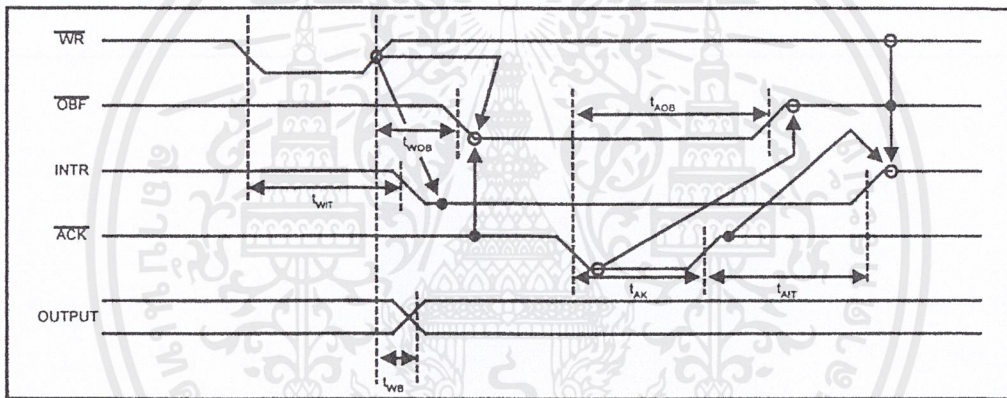
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OBF : เป็นขาเอาต์พุตแอกทีฟ 0 เมื่อ CPU ส่งข้อมูลออกมาที่พอร์ตของ 8255 แล้วขา นี้จะเป็น 0 หลังจากช่วงขอบขาขึ้นของ WR และจะเปลี่ยนเป็น 1 ในช่วงขอบขาขึ้นของ ACK (ขา OBF ถ้ามีลอจิก 0 หมายถึงเอาต์พุตบัฟเฟอร์เต็ม ถ้าเป็น 1 หมายถึงว่าง)

ACK : เป็นขาเอาต์พุตแอกทีฟ 0 เป็นสัญญาณตอบรับอุปกรณ์ภายนอกส่งมายัง 8255 หลังจากทีอินพุตพอร์ตเก็บข้อมูลได้แล้ว

INTR : เป็นขาเอาต์พุตแอกทีฟ 1 ส่งไปอินเตอร์รัปต์ CPU หลังจากที 8255 ได้รับ ACK ช่วงขอบขาขึ้นก็จะส่ง INTR แอกทีฟ 1 ออกไป (ต้องโปรแกรม INTE ไว้ก่อนถ้าเป็นพอร์ต A ต้องเซตที่ PC<sub>6</sub> และพอร์ต B ต้องเซตที่ PC<sub>2</sub>)

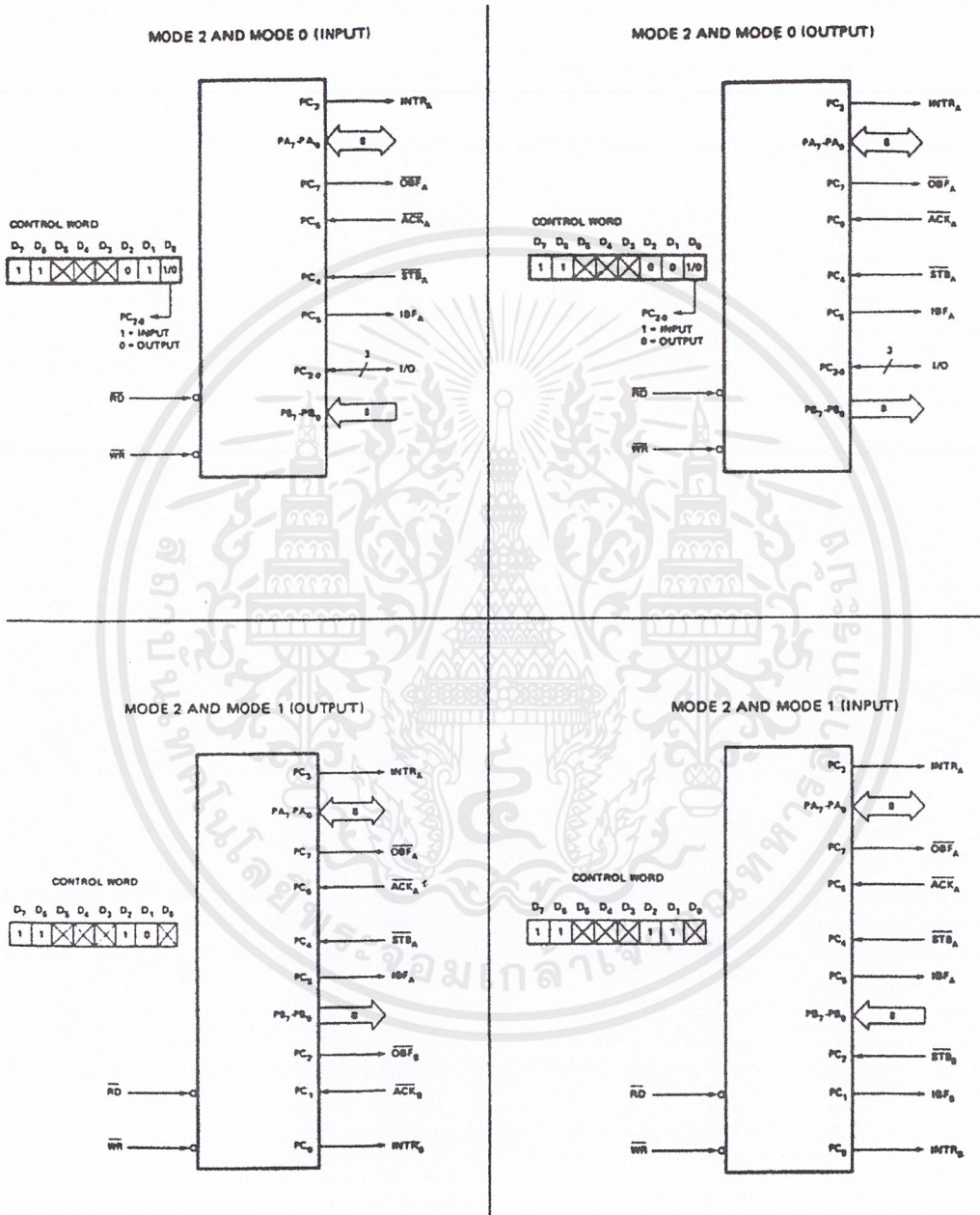
มี Timing Diagram (โหมด 1) เอาต์พุตพอร์ต



รูปที่ 2.21 ฟังเวลา (โหมด 1) เอาต์พุตพอร์ต

จากฟังเวลาจะเห็นว่าการทำงานสามารถอธิบายได้ดังนี้ ก่อนที่ CPU จะส่งข้อมูลใหม่มายังเอาต์พุตพอร์ต จะต้องตรวจเช็ค OBF ก่อนถ้า OBF = 1 (คือว่าง) ก็สามารถที่จะส่งข้อมูลใหม่มาที่เอาต์พุตพอร์ตได้ ขณะการส่งข้อมูลมาสัญญาณ WR จะแอกทีฟ 0 และช่วง WR เปลี่ยนเป็น 1 ช่วงนี้เองจะทำให้ OBF และ INTR เป็น 0 อยู่ช่วงหนึ่งจนกว่าจะมีสัญญาณ ACK ที่เป็นสัญญาณตอบรับจากอุปกรณ์ภายนอกบอกว่ารับข้อมูลไว้แล้วหลังจาก ACK เป็นสถานะต่ำทำให้ OBF เป็น 1 คือเอาต์พุตบัฟเฟอร์จะว่างลงอีกครั้งเมื่อ ACK เปลี่ยนเป็น 1 ช่วง leading edge จะทำให้ INTR เปลี่ยนเป็น 1 ด้วย ช่วงนี้เองโปรแกรมจะกระโดดไป ISR (Interrupt Service Routine) เพื่อจะได้นำข้อมูลใหม่มาที่เอาต์พุตพอร์ต

8255 (โหมด 2) ใช้พอร์ต A รับส่งข้อมูลแบบบัส 2 ทิศทาง พอร์ต B เป็นไอโอพอร์ต และ พอร์ต C ใช้สำหรับรับส่งสัญญาณตรวจสอบความพร้อม มีตาราง Control Word และผังเวลาดังรูป



รูปที่ 2.22 แสดงตาราง Control Word และผังเวลาของ 8255 (โหมด 2)

## 2.2.6 การออกแบบวงจรโดยใช้ Protel

### 1) วงจรตัวอย่าง

#### 1.1) เริ่มต้นสร้างชิ้นงานใหม่ใน Design Explorer

1.1.1) ใช้คำสั่ง File >> New Design [F,N] ในช่อง Database File Name ให้ชื่อไฟล์เข้าไป คือ “Tutorial.Ddb” ส่วนในช่อง Database Locations ระบุตำแหน่งเก็บไฟล์ในฮาร์ดดิสก์ หากต้องการเปลี่ยนเป็นไดเรกทอรีอื่นใช้ปุ่ม Browse

ข้อควรระวัง : โปรเทลจะ ไม่มีการเตือนใดๆ ถ้าใส่ชื่อ Database File Name ซ้ำกัน หากใช้ ซ้ำกัน ชื่อใหม่จะแทนเก่า และข้อมูลใดๆก่อนหน้าจะถูกลบทิ้งทันที

1.1.2) เมื่อสร้าง Design Database ขึ้นใหม่ โปรเทลจะกำหนดโครงสร้างชิ้นงาน พร้อมกับ สร้างโฟลเดอร์ชื่อ Documents มาอัตโนมัติ จะสร้างชิ้นงานใหม่หมดในโฟลเดอร์นี้ เริ่มต้นให้เปิด โฟลเดอร์โดยเลื่อนเมาส์ไปคลิกที่คำว่า Documents ใน Design Manager เพียง 1 ครั้ง เรียกเมนูจาก เมาส์ปุ่มขวาใน Design Windows หรือใช้คำสั่ง File >> New [F,N] เลือกชนิด Document เป็น Schematic Document แล้วคลิก OK

โปรเทลจะสร้างไอคอนใหม่พร้อมกรอให้เปลี่ยนชื่อ ไม่จำเป็นต้องเปลี่ยนชื่อ ถ้าหาก ต้องการเปลี่ยนภายหลัง ทำได้ด้วยคำสั่ง Edit >> Rename [E,M] ในที่นี้เปลี่ยนเป็น “TutorA.SCH”

#### 1.2) วาง Part ในวงจร

1.2.1) ดับเบิลคลิกที่ไอคอน TutorA.SCH จะเห็นกรอบปรากฏขึ้น กรอบนี้เป็นขอบเขต ของการออกแบบวงจร

1.2.2) ระหว่างที่เปิดวงจรใช้คำสั่ง Design >> Option [D,O] จะเห็นไดอะล็อกบ็อกซ์ ปรากฏขึ้น

1.2.3) เปลี่ยนในช่อง Standard Style เป็น A3 เพื่อให้เหมาะกับเครื่องพิมพ์ที่ใช้งาน

1.2.4) คลิกที่แถบ Organization จากนั้นใส่ข้อมูล

#### 1.3) เพิ่ม Part Library เข้ามาในระบบ

ไลบรารีคือ Design Database ชนิดหนึ่งเก็บไว้ในฮาร์ดดิสก์ ก่อนนำมาใช้จำเป็นต้องเพิ่ม รายชื่อเข้ามาในระบบก่อน ขั้นตอนมีดังนี้

1.3.1) คลิกที่ปุ่ม Add/Remove โปรเทลสนับสนุนการใช้งานหลายด้าน ดังนั้นรายชื่อ ไลบรารีต้องเลือกให้ตรงกับการใช้งานด้วย

1.3.2) ให้เลือกชื่อไลบรารี จากนั้นคลิกปุ่ม OK

#### 1.4) การนำสัญลักษณ์มาใช้ (Place Part)

1.4.1) วางสัญลักษณ์ Connector ชื่อ DB25

1.4.2) เลือกชื่อไลบรารีที่มี DB25 ก่อน เลือก Miscellaneous Device Lib ในช่อง Filter ใส่ "\*" ให้แสดงรายชื่ออุปกรณ์ทั้งหมด เลื่อนแถบสว่างจนพบ "DB25" กดปุ่ม Place เพื่อนำไปวางในกรอบวงจร

1.4.3) เมื่อเลื่อนเมาส์ไปมาบนพื้นที่วงจรเห็น DB25 ติดกับเมาส์แสดงรูปร่างคร่าวๆ ในทิศทางขา ของ DB25 ไม่ตรง ให้ปรับเปลี่ยน เมื่อได้ตำแหน่งที่ต้องการคลิกเมาส์ปุ่มซ้าย 1 ครั้งเพื่อวางอุปกรณ์ จากนั้นเห็นสัญลักษณ์ DB25 เช่นเดิมปรากฏที่เคอร์เซอร์ คลิกเมาส์ขวาหรือ กด ESC เพื่อยกเลิก

1.4.4) ระหว่างสัญลักษณ์ติดอยู่กับเมาส์สามารถเรียกคุณสมบัติ โดยกดคีย์ TAB หากวางอุปกรณ์ไปแล้วจะสามารถเรียกคุณสมบัติอุปกรณ์นั้น โดยดับเบิลคลิกที่รูปร่างอุปกรณ์ จะเห็นไดอะล็อกบ็อกซ์ปรากฏขึ้น

1.4.5) คุณสมบัติที่สำคัญเช่น Footprint หมายถึงชื่อรูปร่างเพื่อออกแบบ PCB และ Designator คือชื่อสำหรับเรียกอุปกรณ์แต่ละตัวในบอร์ด จะไม่มีซ้ำกันแม้จะเป็นอุปกรณ์ชนิดเดียวกัน

1.4.6) ใน Graphic Attribute แสดงคุณสมบัติทางกราฟิก สามารถเปลี่ยนสีรูปร่างสัญลักษณ์โดยเปลี่ยนในช่อง Line Color และ Pin Color หรือเปลี่ยนการจัดวาง เป็นมุม

1.4.7) ต่อไปจะนำ SN74HCT574 มาวาง ขึ้นแรกเลือกไลบรารี TI-High Speed CMOS Device ทำเช่นเดียวกับ DB25 เลื่อนในช่องชื่อ Part จนพบ SN74HCT574 คลิกที่ปุ่ม Place นำมาวางบนวงจร จากนั้นเลือก SN74HCT541 มาวาง ต้องสลับด้านแนวนอนก่อน

#### 1.5) เคลื่อนย้ายสัญลักษณ์

วิธีที่ 1 เมื่อต้องการย้ายตำแหน่งสัญลักษณ์ให้คลิกเมาส์ 1 ครั้งที่สัญลักษณ์ จะเห็นว่า Part อยู่ในโฟกัส คลิกเมาส์อีกครั้งสัญลักษณ์จะลอยติดเมาส์และเลื่อนไปมาได้ เปลี่ยนไปตำแหน่งที่ต้องการ คลิกเมาส์ปุ่มซ้ายเพื่อวางที่ใหม่

วิธีที่ 2 เมื่อต้องการย้ายตำแหน่งโดยวิธีแคร์ริก ให้คลิกเมาส์ที่สัญลักษณ์ที่ต้องการ กดคีย์ไว้ ลากไปยังตำแหน่งใหม่ เมื่อได้ตามที่ต้องการให้ปล่อยเมาส์ สัญลักษณ์จะย้ายมาทันที

#### 1.6) การลบสัญลักษณ์

วิธีที่ 1 คลิกที่สัญลักษณ์ 1 ครั้งเพื่อให้อยู่ในโฟกัส แล้วกดปุ่ม DELETE สัญลักษณ์จะหายไป

วิธีที่ 2 ใช้คำสั่ง Edit >> Delete [E,D] จะเห็นเคอร์เซอร์เปลี่ยนเป็นสี่เหลี่ยมใหญ่ คืออยู่ในภาวะคำสั่งลบ เมื่อเลื่อนไปคลิกที่สัญลักษณ์ใด ตัวนั้นจะถูกลบทันที เลือกลบสัญลักษณ์ดังต่อไปนี้ โดยไม่ต้องเรียกคำสั่งอีกครั้ง หากต้องการยกเลิกให้คลิกเมาส์ปุ่มขวาหรือคีย์ ESC

### 1.7) การใช้บัส

บัสจะใช้คำสั่ง Place >> Bus [P,B] เรียกคำสั่งและเลื่อนเคอร์เซอร์ไปที่ขา 9 ของ DB25 ให้ห่างออกมาทางด้านขวาพอสมควร คลิก 1 ครั้งเพื่อเริ่มต้น

1.7.1) ลากเส้นขึ้นมาตรงๆ ทดลองกดคีย์ Space จะเห็นวิธีการวางบัสเปลี่ยนไป

1.7.2) เลือกใช้ 45 Degree End เลื่อนเส้นขึ้นไปตรงๆ คลิก 1 ครั้งเพื่อหักมุม ลากไปทางขวาหักมุม ลากลงมาทางด้านซ้ายของ SN74HCT574 และ SN74HCT541 คลิกเมาส์ปุ่มขวาเพื่อจบการเดินเส้น

1.7.3) ใช้คำสั่ง Place >> Net Label [P,N] กดคีย์ Tab เพื่อแสดงคุณสมบัติ ใส่ในไว้ข้างในไอคอนล็อกบ็อกซ์ชื่อเน็ตคือ D[0..7] เสร็จแล้วคลิกที่ปุ่ม OK เลื่อนไปวางเหนือบัสด้านบนสุด

1.7.4) ใช้คำสั่ง Place >> Bus Entry [P,U] เลื่อนมาใกล้ DB25 ขา 2 หันมุมของ Bus Entry ให้ตรง แล้วคลิกเมาส์ซ้าย 1 ครั้ง เลื่อนลงให้ตรงกับแนวคลิกใส่จนครบ

1.7.5) ใช้คำสั่ง Place >> Wire [P,W] เลื่อนเมาส์ไปใกล้ขา 2 คลิกเชื่อมระหว่างขา 2 กับ Bus Entry เมื่อเสร็จแล้วคลิกโดยคลิกขวา เคอร์เซอร์ยังอยู่ในภาวะ Place Wire เลื่อนใส่ขา 3,4,5,...,9

1.7.6) หากมีชิ้นใดทำผิดไป สามารถลบ, ย้าย ได้เช่นเดียวกับสัญลักษณ์

1.7.7) ใช้คำสั่ง Place >> Net Label [P,N] กดคีย์ Tab และกำหนดชื่อเริ่มต้นคือ D0 เลื่อนไปวางที่เส้นระหว่างขา 2 กับบัส วางเส้นถัดลงมาในแนวเดียวกัน

### 1.8) ใส่เส้นสัญญาณ (Place Wire)

เส้นสัญญาณคือสัญลักษณ์ของสายไฟเชื่อมต่อระหว่างขาอุปกรณ์และขาอุปกรณ์

1.8.1) ลากเคอร์เซอร์ออกมาทางขวาลึกน้อยคลิก 1 ครั้งเพื่อหักมุม หากไม่สามารถเดินเส้นเป็นมุม 90 องศา สังเกตดูที่แถบสถานะแสดง 90 Degree Start หรือ 90 Degree End หรือไม่ ให้ใช้คีย์ Space เพื่อเปลี่ยนสถานะ

1.8.2) ทุกครั้งที่หักมุมคลิกเมาส์ 1 ครั้ง จนเข้าใกล้ U1.1 คลิกที่นั้นเพื่อจบเส้น คลิกเมาส์ปุ่มขวา 1 ครั้งยกเลิกเส้นที่ออกจาก U1.1

1.8.4) ระหว่างเดินเส้นสามารถเปลี่ยนทางเลือกใน Tools >> Preference [T,P] ในแถบ Schematic ช่อง Option ดังเลือก Auto Junction ช่วยให้เดินเส้นได้ง่ายขึ้น

### 1.9) ใส่สัญลักษณ์ขั้วพลาเย (Place Power Port)

1.9.1) สัญลักษณ์ GND และ VCC ใส่โดยคำสั่ง Place >> Power Port [P,P] เมื่อเรียกคำสั่งจะเห็นสัญลักษณ์ปรากฏขึ้น

1.9.2) ในช่อง Net หมายถึงชื่อของเน็ตซึ่งจะต้องเป็นชื่อเดียวกันทั้งหมดในวงจร ใส่คำว่า GND ส่วนช่อง Style หมายถึงรูปร่างสัญลักษณ์ที่ต้องการ

1.9.3) นำไปวางใกล้ U3 จากนั้นใช้คำสั่ง Place >> Wire [P,W] เพื่อเชื่อมระหว่าง U3 และ GND

### 1.10) ใส่อุปกรณ์ตัวอื่นๆที่เหลือ

อุปกรณ์อื่นๆเพื่อวงจรสมบูรณ์ ประกอบด้วย SN74LS138, 4 HEADER, HEADER16, NPN, RES2, LED

### 1.11) ใส่สัญลักษณ์ช่องต่อ (Place Port)

1.11.1) สัญลักษณ์ช่องต่อใช้สำหรับเชื่อมระหว่าง Net ที่มีชื่อช่องต่อเดียวกัน เราจะใส่ช่องต่อที่ Transistor Q1 ใช้คำสั่ง Place >> Port [P,R]

1.11.2) กดคีย์ TAB เพื่อเปลี่ยน Name เป็น “-L1”, Style เป็น “Left” หรือ “Right” ส่วน IO Type คือชนิดของ Input / Output จากนั้นวางช่องต่อ คลิก 1 ครั้งเพื่อกำหนดเริ่มต้น ลากเมาส์เพื่อกำหนดความยาว คลิกอีกครั้งเพื่อจบ

1.11.3) ก๊อปปี้ทั้งกลุ่มเพื่อสร้าง 3 ชุดที่เหลือ เริ่มต้นให้เลือกเป็นบริเวณ คือเลื่อนเมาส์ตำแหน่งเหนือกลุ่มมูบบนซ้าย คลิกเมาส์ค้างไว้แล้วลากลงมาด้านล่างขวาจะเห็นกรอบสี่เหลี่ยมเลื่อนตามมา เมื่อได้จุดที่กรอบสี่เหลี่ยมล้อมรอบอุปกรณ์ทั้งหมด ปล่อยให้เมาส์จะเห็นวัตถุในกรอบถูกเลือกจะเปลี่ยนเป็นสีเหลือง

1.11.4) ใช้คำสั่ง Edit >> Copy [E,C] เลือกดตำแหน่งอ้างอิง โดยเลื่อนเมาส์ไปวางตำแหน่งใดๆ คลิก 1 ครั้ง ใช้คำสั่ง Edit >> Paste [E,P] นำวงจรชุดแรกมาวาง จะใช้ตำแหน่งอ้างอิงเมื่อสั่งก๊อปปี้เป็นจุดเปรียบเทียบ ใช้คำสั่ง Edit >> Paste [E,P] อีก 2 ครั้ง เพื่อนำวงจรมาอีก 2 ชุด

1.11.5) เมื่อวางเสร็จแล้ว ให้ยกเลิกการเลือกทั้งหมด ใช้คำสั่ง Edit >> Deselect >> All [X,A]

### 1.12) การตั้งชื่อ Net

โดยทั่วไปเมื่อเชื่อมระหว่างขาอุปกรณ์ด้วยคำสั่ง Place >> Wire จะกำหนดชื่อโดยอัตโนมัติ ชื่อนี้เป็นชื่อภายในใช้สำหรับสร้างรายชื่อเน็ต (Netlist) กรณีเดินระหว่างจุดที่อยู่ไกลหรือต้องการตั้งชื่อเพื่อให้เข้าใจการทำงาน ทำได้โดยใช้คำสั่ง Place >> Net Label [P,N] แล้วกดคีย์ TAB กำหนดชื่อจากไดอะล็อกบ็อกซ์คุณสมบัติของ Net Label นำชื่อไปวางเหนือเส้น Wire ที่

ต้องการ เมื่อเลื่อนชื่อ Net Label ไปใกล้ๆ Wire จะเห็นลักษณะวิ่งเข้าหา(Snap) แสดงเป็นวงกลมสีดำอย่างชัดเจน

## 2) คำนิยามวงจร

### 2.1) การสั่งพิมพ์วงจร

การพิมพ์ผลงานทำได้อย่างสะดวก โปรแกรมจะใช้เครื่องพิมพ์ผ่าน Windows ดังนั้น ถ้าติดตั้ง Printer Driver ตามมาตรฐานของ Windows ไว้อย่างถูกต้อง โปรแกรมจะสามารถพิมพ์ชิ้นงานกับเครื่องพิมพ์ทุกชนิดได้เสมอ เมื่อต้องการสั่งพิมพ์ เริ่มต้นให้ใช้คำสั่ง File >> Setup Printer เลือกชนิดเครื่องพิมพ์ (เลือกได้หากติดตั้งชนิดเครื่องพิมพ์มากกว่าหนึ่ง) ในแต่ละช่องมีความหมายดังนี้

|                         |   |
|-------------------------|---|
| Select Printer          | เลือกชนิดของเครื่องพิมพ์ตามที่ได้ติดตั้งไว้กับ Windows  |
| Batch Type              | กำหนดชนิดการพิมพ์   |
| Current Sheet           | เลือกพิมพ์เฉพาะ Sheet ที่กำลังแก้ไข   |
| All Sheet               | เลือกพิมพ์ทั้งหมดทุก Sheet  |
| Color                   | เลือกพิมพ์สี  |
| Monochrome              | เลือกพิมพ์ขาวดำ   |
| Left, Right             | กำหนดขอบเขตนับจากขอบกระดาษซ้ายและขวา  |
| Top, Bottom             | กำหนดขอบเขตนับจากขอบกระดาษบนและล่าง   |
| Scale                   | กำหนดสัดส่วนคิดเป็นเปอร์เซ็นต์ น้อยกว่า 100 % หมายถึงย่อขนาด  |
| Scale to Fit page       | กำหนดให้ขยายหรือย่อโดยอัตโนมัติ จนมีขนาดเต็มขอบเขตกระดาษในหน้าเดียวกัน                                    |
| Error Marker            | ให้พิมพ์เครื่องหมาย Error หรือ ไม่  |
| PCB Directive           | ให้พิมพ์เครื่องหมาย PCB Directive หรือ ไม่  |
| No ERC Marker           | ไม่ให้มีเครื่องหมาย No ERC (เครื่องหมายนี้ใช้สำหรับสั่งไม่ให้ตรวจสอบ ERC)                                 |
| Vector Font Options     | กำหนดทางเลือกสำหรับการ Plot   |
| Inter-Character spacing | ระยะห่างระหว่างตัวอักษร   |
| Character Width Scale   | ความกว้างของตัวอักษร นับเป็นเปอร์เซ็นต์จากสัดส่วนเดิม   |
| Preview                 | กำหนดให้แสดงภาพก่อนพิมพ์ เมื่อเปลี่ยนแปลงค่าในช่องใด คลิกที่ปุ่ม Preview เพื่อปรับปรุงภาพที่เปลี่ยนแปลงไป |
| Print                   | เมื่อต้องการสั่งพิมพ์ให้คลิกที่ปุ่มนี้  |

ถ้าหากชิ้นงานที่จะพิมพ์มีขนาดใหญ่กว่าขนาดกระดาษของเครื่องพิมพ์ โปรเทลจะแบ่งชิ้นงานออกเป็นกระดาษหลายๆแผ่น เมื่อพิมพ์เสร็จผู้ใช้สามารถสั่งพิมพ์และนำมาต่อกันได้ภายหลัง อย่างไรก็ตามถ้าหากเปลี่ยนการจัดเรียงกระดาษ (แนวนอน-Landscape หรือแนวตั้ง-Portrait) กำหนดใน Properties ของเครื่องพิมพ์) อย่างถูกต้อง พร้อมทั้งปรับเปลี่ยน Scale (อัตราขยาย-ย่อ) ให้เหมาะสมและใช้ Preview ช่วยมองดูก่อนสั่งพิมพ์ออกมาได้ภายในกระดาษแผ่นเดียว

## 2.2) การสร้าง Netlist

Netlist หรือรายชื่อของเน็ตเป็นไฟล์สำหรับเชื่อมต่อกับ PCB ภายในระบุชื่อ Footprint หรือรูปร่างของอุปกรณ์ Footprint นี้จะมีขนาดเท่ากับอุปกรณ์ใช้งานจริงเพราะเป็นตัวแทนอุปกรณ์ระหว่างออกแบบ PCB ข้อมูลใน Netlist จะระบุการเชื่อมต่อระหว่างขา ซึ่งมาจากการใช้คำสั่ง Place >> Bus และ Place >> Wire

นอกจาก Netlist ในรูปแบบของโปรเทลเองซึ่งสามารถนำไปทำ PCB ด้วย PCB Editor ของโปรเทลได้อย่างสมบูรณ์ ไม่มีปัญหาเรื่องความเข้ากันไม่ได้ สำหรับผู้ที่ไม่ต้องการทำ PCB ด้วยโปรเทลสามารถสร้าง Netlist ในรูปแบบอื่นเช่น Protel, OrCAD, PADS, PCAD, Pspice ฯลฯ เป็นต้น

เมื่อต้องการสร้าง Netlist ใช้คำสั่ง Dsign>>Create Netlist

โปรเทลจะสร้างไฟล์ Netlist ขึ้นมาและเก็บใน Design File ที่ตำแหน่งใดเรียกตอริเดียวกับ Document มีนามสกุลคือ "Net"

## 2.3) การเตรียมวงจรสำหรับออกแบบ PCB

วงจรนี้ได้สร้างมาทั้งหมดมีจุดประสงค์ต้องการนำไปทำ PCB ซึ่งส่วนการออกแบบ PCB นั้นเป็นโปรแกรมต่างกับโปรแกรมออกแบบวงจร ดังนั้นไฟล์ข้อมูลจะเก็บต่างกัน แม้ว่าจะอยู่ใน Design Database ขึ้นเดียวกันก็ตาม การส่งผ่านมี 2 วิธีหลักคือ ผ่านทาง Netlist และทาง Design Synchronization ซึ่งให้ผลเช่นเดียวกัน ทาง Netlist เป็นวิธีเก่า และใช้มาตั้งแต่ Protel Function แรกๆแล้ว ส่วนวิธีหลังเริ่มใช้เพื่อให้สามารถส่งข้อมูลย้อนกลับจาก PCB ไปที่วงจรได้ด้วย แต่ก่อนจะไปถึงขั้นส่งข้อมูลกับไป PCB จะต้องกำหนดรายละเอียดของ Footprint สำหรับอุปกรณ์ทุกตัวให้ครบก่อน

วิธีที่ง่ายและรวดเร็วสำหรับตรวจสอบ Footprint คือใช้วิธีดูคุณสมบัติอุปกรณ์ (Part Property) โดยดับเบิลคลิกที่อุปกรณ์และดูในช่องชื่อ Footprint เปลี่ยนให้ตรงกับที่จะใช้ จนครบอุปกรณ์ทุกตัว

วิธีนี้เหมาะกับอุปกรณ์จำนวนน้อย หากมีอุปกรณ์มากการแก้ไขเรียงตัวอาจไม่ทั่วถึง ควรใช้วิธีส่งออกหรือ Export ไปแก้ไขในตารางคำนวณ (Spread Sheet) เมื่อแก้ไขเสร็จจึงนำมาปรับปรุง

คุณสมบัติในวงจร ขึ้นตอนมีดังนี้ เมื่อวงจรแสดงอยู่บน Design Windows ใช้คำสั่ง Edit >> Export to Spread รอดักครู่จะเห็น Wizard ปรากฏขึ้น สามารถเลือกตั้งแปรของวงจรสำหรับส่งออกได้ ในที่นี้สนใจเฉพาะอุปกรณ์และ Footprint ดังนั้นควรเลือกให้ส่งออก (Export) เฉพาะ Part Reference Designator และ footprint ข้อมูลที่เลือกจะปรากฏในตารางคำนวณ เมื่อแก้ไขเสร็จ และอยู่ในหน้าต่างตารางคำนวณ ใช้คำสั่ง File >> Update จะทำให้สิ่งที่แก้ไขในตารางคำนวณ กลับไปแก้ไขคุณสมบัติอุปกรณ์ในวงจรให้อัตโนมัติ

### 3) ทำความรู้จัก PCB

#### 3.1) การจัดทำ Footprint

โปรแกรมจะเก็บ Footprint ทั้งหมดมากกว่า 300 ชนิดไว้ในไลบรารีและเก็บอยู่ที่ไดเรกทอรี \Program Files\ Design Explorer 99 SE\ Library\ PCB แต่ละไลบรารีมีนามสกุลเป็น DDB และได้แยกชื่อไลบรารีไว้ตามชนิด Footprint เมื่อต้องการนำ Footprint มาใช้ จำเป็นต้องเพิ่มไลบรารีเข้ามาในระบบก่อน

3.1.1) ขณะอยู่ใน PCB Editor คลิกที่แถบ Browse PCB ในช่อง Browse เลือก Library เพื่อให้แสดงชื่อไลบรารีที่เพิ่มไว้ กรณีไลบรารีได้เพิ่มไว้แล้วหากต้องการดูรูปร่าง Footprint ให้คลิกที่ชื่อ ในช่อง Mini-Viewer จะแสดงรูปร่างให้เห็น

3.1.2) หากต้องการนำ Footprint ที่ปรากฏไปใช้ ให้คลิกที่ปุ่ม Place โดยทั่วไปไม่จำเป็นต้องวาง Footprint บน PCB ด้วยตนเอง เพราะวงจรใน PCB จะต้องตรงกับในสเต็มมาติก ทั้งชื่อและชนิดของ Footprint จะระบุมาจากสเต็มมาติกผ่านทาง Netlist แล้ว การวาง Footprint ลงไปเองจะทำให้ความสอดคล้องระหว่าง PCB และสเต็มมาติกขาดลง

3.1.3) หากต้องการดู Footprint ใดที่บรรจุอยู่ในไลบรารี ให้คลิกที่ปุ่ม Browse แล้วจะเห็นไดอะล็อกบ็อกซ์แสดงรายชื่อ Footprint และมีรูปภาพฟิกแสดงขนาด, ตำแหน่งขาปรากฏอยู่ด้วย

3.1.4) หากต้องการเพิ่มไลบรารีคลิกที่ปุ่ม Add/Remove

3.1.5) เลือกชื่อไลบรารีที่ต้องการ คลิกที่ปุ่ม Add เมื่อต้องการเปลี่ยนคุณสมบัติของ Footprint ของอุปกรณ์ซึ่งวางไปบน PCB แล้ว ให้ดับเบิลคลิกที่ Component แก้ไขช่องต่างๆ

#### 3.2) กฎการออกแบบ (Design Rules)

การกำหนดกฎการออกแบบคือการกำหนดชุดของความต้องการให้ครอบคลุมสิ่งที่ต้องการตรวจสอบ เรียกว่าขอบเขตการตรวจสอบ (Rule Scope) ซึ่งขอบเขตนี้มีการแบ่งลำดับความสำคัญเป็นชั้นๆรายละเอียดของกฎการออกแบบ แบ่งได้ดังนี้

3.2.1) Routing - กำหนดกฎการเดินเส้นแทร็ค (Track Routing) เช่นขนาดของเส้น, การเดินหักมุมหรือเดินเส้นโค้ง, เลเยอร์ของแทร็ค และระยะห่างระหว่างแทร็ค

3.2.2) Manufacturing – กำหนดกฎการสร้างอาร์ทเวิร์ค (Artwork) เพื่อให้เหมาะแก่การผลิต เช่นกำหนดวิธีเชื่อม Plane เข้ากับ Pin จะให้มี Thermal Pad และมีรายละเอียดอย่างไร, การขยายขนาด Solder Mask โดยใช้ขนาด Pad เป็นเกณฑ์ออกไปเป็นจำนวนเท่าใด

3.2.3) High-Speed – กำหนดกฎสำหรับการออกแบบวงจรความเร็วสูง เช่นการควบคุมความยาวเทร็คไม่เกินกว่าเท่าใด, ควบคุมความยาวระหว่างเน็ต 2 ชุดให้ใกล้เคียงกัน

3.2.4) Placement – กำหนดกฎสำหรับการวางอุปกรณ์ ระยะห่างระหว่างอุปกรณ์, ทิศทางการวางอุปกรณ์

3.2.5) Signal Integrity – กำหนดกฎสำหรับควบคุมความถูกต้องของสัญญาณ (วิธีจำลองการทำงาน) เมื่อเดินทางผ่านเทร็ค ไปถึงอินพุตของอุปกรณ์ มีประโยชน์ในกรณีออกแบบดิจิทัลความเร็วสูง

3.2.6) Others – อื่นๆ

เมื่อต้องการกำหนดกฎการออกแบบจะต้องอยู่ใน PCB Editor เรียกคำสั่ง Design >> Rules [D,R] จะเห็นไดอะล็อกบ็อกซ์ของ Design Rules ปรากฏขึ้น ภายในไดอะล็อกบ็อกซ์จะมีแถบต่างๆคือ Routing, Manufacturing, High-Speed, Placement, Signal Integrity และ Others ในแต่ละแถบก็จะมีรายละเอียดย่อยลงไป

#### 4) เริ่มต้น PCB ตัวอย่าง

##### 4.1) เริ่มต้นกำหนด PCB ขึ้นใหม่

เมื่อต้องการเริ่มต้นการออกแบบชิ้นงาน PCB สิ่งแรกจะต้องสร้างรูปร่างบอร์ด บอร์ดหรือเส้นรอบรูปบอร์ด คือการกำหนดขอบเขต เป็นรูปร่างปิดต่างๆเช่น สี่เหลี่ยม หรือหลายเหลี่ยมผสมกัน เพื่อให้ผู้ออกแบบทราบบริเวณวางสัญลักษณ์สำหรับการออกแบบต่างๆและใช้เป็นแนวสำหรับตัดขนาดบอร์ดเป็นรูปร่างตามต้องการ โปรแกรมจะใช้บอร์ดนี้เป็นขอบเขตระหว่างทำคำสั่ง Auto Placement หรือ Auto Routing การกำหนดมีสองวิธีคือ ใช้คำสั่งพื้นฐาน เช่น เส้นตรง (Line), วงกลม (Circle) ประกอบกันเป็นบริเวณปิดทั้งนี้ต้องวาดในเลเยอร์ Keep Out เพราะโปรแกรมจะรับรู้และใช้รูปปิดในเลเยอร์นี้กำหนดขอบเขตบอร์ด วิธีที่สอง คือ ใช้ Wizard ซึ่งผู้ออกแบบสามารถเลือกบอร์ดรูปร่างมาตรฐานได้จากไลบรารี หรือถ้าต้องการสร้างรูปร่างตามต้องการก็ได้เช่นกัน ข้อดีของ Wizard คือนอกจากสร้างบอร์ด สามารถกำหนด Documentation เช่นขนาดบอร์ด, บรรทัดเพื่อกำหนดขนาดอุปกรณ์อื่นๆ, กรอบข้อความเพื่อกำหนดชื่อและรายละเอียดอื่นๆของบอร์ด

#### 4.2) กำหนดขอบเขตของบอร์ด

รูปร่างบอร์ดเป็นส่วนประกอบเพื่อแสดงรูปร่างที่ต้องการ การสร้างจะสร้างใน Mechanical Layer โดยการสร้างหรือวางวัตถุใดๆใน Mechanical Layer จะไม่มีผลทางไฟฟ้าและโปรเทลจะไม่นำมารวมเมื่อตรวจสอบชิ้นงาน สิ่งที่ใส่ในเลเยอร์นี้จะใช้สำหรับสร้างอาร์ทเวิร์ค (Artwork) , พรินต์เอาท์ (Printout) และเพื่อสร้างเอกสารอ้างอิง (Documentation) เท่านั้น จำนวน Mechanical Layer ได้กำหนดให้ใช้งานมากได้ถึง 4 เลเยอร์ แต่โดยทั่วไปจะใช้เพียง Mechanical Layer 4 เท่านั้นก็พอเพียง การวาดเส้นและการใส่วัตถุต่างๆจะเริ่มจากคำสั่ง Place เป็นหลัก ขั้นตอนมีดังนี้

4.2.1) คำสั่ง Place>>Line [P,L] สำหรับเส้นวาดตรง เมื่อเริ่มใช้คำสั่งจะเห็นเคอร์เซอร์เปลี่ยนเป็นกากบาทใหญ่ เลื่อนไปคลิกที่จุดเริ่มต้น ถ้าต้องการกำหนดพิกัดให้ใช้คำสั่ง Jump>>Location ใส่ตำแหน่ง X,Y ที่ต้องการ เมื่อเริ่มวาง Line และต้องการหักมุมให้คลิกหนึ่งครั้งลากไปในทิศทางอื่นหากต้องการจบเส้นให้คลิกขวาหรือกดคีย์ ESC

4.2.2) คำสั่ง Place>>Arc (Center) ใช้สำหรับใส่ส่วนโค้ง โดยกำหนดจากจุดศูนย์กลางและรัศมี แล้วเลือกความยาวเส้นโค้ง ใช้ประกอบกับ Place>>Line เพื่อสร้างรูปร่างบอร์ดที่มีส่วนโค้งด้วย

4.2.3) คำสั่ง Place>>Arc (Edge) เช่นเดียวกับ Arc (Center) แต่กำหนดจุดเริ่มต้นต่างกัน

4.2.4) คำสั่ง Place>>Arc (Any Angle) เช่นเดียวกับ Arc (Center) แต่กำหนดจุดเริ่มต้นต่างกัน

4.2.5) คำสั่ง Place>>String [P,S] ใช้สำหรับสร้างข้อความต่างๆเพื่อประกอบคำอธิบายบอร์ด ข้อความสามารถเลือกได้ตามต้องการ

ข้อควรระวังคือก่อนใช้คำสั่ง Place ต้องอยู่ในเลเยอร์ Mechanical เท่านั้น เพราะถ้าหากผิดเลเยอร์จะทำให้วัตถุมีวัตถุประสงค์ผิดไป เช่นเมื่อ Place>>Line ใน Top Layer จะทำให้เส้นนั้นกลายเป็นลายทองแดงซึ่งกลายเป็นวัตถุทางไฟฟ้าและมีผลต่อชิ้นงาน หากวางพาดวัตถุอื่นๆและลัดวงจร โปรเทลจะเตือนให้ทราบ

#### 4.3) กำหนดบริเวณ Routing และ Placement

คือการกำหนดบริเวณหรือขอบเขตเพื่อไม่ให้ Auto Placement และ Auto Router ทำงานออกนอกขอบเขตนั้น โดยทั่วไปมักจะมีขนาดเท่ากับรูปร่าง PCB การกำหนดบริเวณต้องอยู่ใน Keep Out Layer วัตถุใดที่วาดในเลเยอร์นี้จะมีผลกับ Electrical Layer (เลเยอร์ที่มีผลทางไฟฟ้าทั้งหมดเช่น Top, Bottom, Internal Plane ขึ้นอยู่กับชิ้นงานเลือกใช้เลเยอร์จำนวนเท่าใด) เมื่อวาง Line, Arc ลงไปในเลเยอร์ Keep Out จะทำให้โปรเทลรับรู้ขอบเขตและจะไม่ยอมให้ Auto

Placement และ Auto Router วางอุปกรณ์และแทร็คอยู่นอกหรือใกล้ขอบเขตมากเกินไป แต่ขอบเขตนี้ไม่มีผลต่อสิ่งที่ไม่ใช่วัตถุทางไฟฟ้า เช่นไม่มีผลต่อข้อความ (String) ใน Mechanical Layer, ไม่มีผลต่อ Silkscreen เป็นต้น

การกำหนดขอบเขตจำเป็นต้องกำหนดเป็นบริเวณปิด เปลี่ยนไปที่เลเยอร์ Keep Out จะใช้คำสั่ง Place>>Line หรือ Place>>Arc หากต้องการเปลี่ยนขนาดเส้นให้กดคีย์ TAB เปลี่ยนขนาดในช่องคุณสมบัติ (Properties) ลากเส้นไปเรื่อยๆ คลิกเพื่อหักมุม เมื่อต้องการเปลี่ยนรูปแบบเส้นให้กดคีย์ Space (รูปแบบการวาง Line จะเหมือนกับการวางเส้นทองแดง (Track) คูในเรื่องการเดินเส้นทองแดงในบทต่อไป) เมื่อต้องการให้เส้นมาพบกับจุดตั้งต้น นำเคอร์เซอร์มาวางใกล้เราจะได้วงกลมใหญ่รอบๆจุดนั้น คลิกซ้ายเพื่อจบเส้น คลิกขวาเพื่อยกเลิก หรือกดคีย์ ESC เพื่อยกเลิกก็ได้

สำหรับบริเวณพิเศษในเลเยอร์ไฟฟ้า สามารถสร้าง Keep Out (บริเวณที่ไม่ต้องการให้มีวัตถุทางไฟฟ้า) ด้วยคำสั่ง Place>>Keep Out>>Track หรือ Place>>Keep Out >>Arc เช่นเมื่อสร้าง Keep Out ใน Top Layer จะทำให้แทร็คและเวียไม่สามารถเดินผ่านบริเวณในเลเยอร์ Top ทำนองเดียวกันสามารถสร้าง Keep Out ใน Bottom Layer, Internal, Plane Layer ได้เช่นกัน

#### 4.4) กำหนด Layer stack

Layer stack หมายถึงชั้นของเลเยอร์ของทองแดงวางซ้อนกันเพื่อสร้างเป็น Multi - layer PCB เมื่อกำหนดขนาดและ Keep Out เรียบร้อยแล้ว ใช้คำสั่ง Design>>Layer Stack Manager แสดงโครงสร้างของ PCB เรียงตามลำดับชั้นจาก Top ไปสู่ Bottom มีชื่อเลเยอร์และชื่อเน็ต (ถ้าเป็น plane) ปรากฏทางด้านซ้ายมือ ส่วนด้านขวามือมีปุ่มต่างๆคือ

|                    |  |
|--------------------|--|
| Add Layer          | สำหรับเพิ่มเลเยอร์                                       |
| Add Plane          | สำหรับเพิ่ม Ground หรือ Power Plane                      |
| Delete             | สำหรับลบเลเยอร์  |
| Move Up, Move Down | สำหรับเลื่อนเลเยอร์ขึ้นหรือลง                            |
| Properties         | คุณสมบัติของเลเยอร์หรือ Dielectric ของฉนวนระหว่างเลเยอร์ |

การเพิ่มเลเยอร์สามารถเลือกวิธีได้จากปุ่ม Add Layer และ Add Plane ขึ้นกับความ ต้องการ การเพิ่มสามารถเพิ่มได้สูงสุดถึง 32 เลเยอร์และมี Plane ได้มากถึง 16 เลเยอร์ หลังจากเพิ่มแล้ว สามารถเปลี่ยนแปลงได้โดยใช้ปุ่ม Move Up หรือ Move Down

ในช่องทางด้านซ้ายมือจะมี Style (รูปแบบ) ของลำดับชั้นเลเยอร์ให้เลือกคือ layer Pair Internal Layer Pair และ Build up แต่ละทางเลือกมีผลต่อ Blind หรือ Buried Via ถ้าหากเป็น Through Hole Via จะไม่แตกต่าง การสร้าง PCB มากกว่า 2 ชั้น เริ่มโดยการนำ PCB สองชั้นแผ่นบางๆซึ่งมี Core เป็นฉนวนกัน สร้างลายวงจรให้เสร็จสิ้นก่อนนำมาประกบรวมกับชั้นอื่นๆโดยใช้

ความร้อนและแรงกดโดยมีฉนวนกันคือ Prepreg จนกระทั่ง Prepreg แข็ง สำหรับด้านบนจะใช้แผ่นทองแดงบางวางอยู่อีกด้านของ prepreg นำมาสร้างลายต่อไป คุณสมบัติของ Prepreg และ Core เช่นความหนา, Dielectric Constant จะมีผลการจำลอง Signal Integrity เมื่อต้องการกำหนดคุณสมบัติเหล่านี้ ให้คลิกที่ Layer Core หรือ Prepreg จากนั้นคลิกปุ่ม Properties เลือกลงแก้ไขสิ่งที่ต้องการ

#### 4.5) กำหนด Drill pairs

Drill pair คือการกำหนดคู่ของเลเยอร์ระหว่างเจาะรูของเวียเชื่อมแทรีด โดยทั่วไปแล้วการออกแบบชนิด Multi - layer (มากกว่า 2 เลเยอร์ขึ้นไป) เลือกกำหนดเวียได้ 3 ชนิด คือ Through, Blind, Buried Via แต่ละชนิดต่างกันคือ Blind Via จะเริ่มจาก Top หรือ Bottom เข้าไปจบที่เลเยอร์ใน ส่วน Buried Via หมายถึงเวียเชื่อมระหว่างเลเยอร์ภายในด้วยกัน สำหรับ Through Via หมายถึงเวียจากเลเยอร์ Top ไปที่ Bottom หรือกลับกัน การกำหนดให้เจาะจากเลเยอร์ใดไปที่เลเยอร์ใด กำหนดได้จาก Drill Pairs

ที่ปุ่มด้านล่างขวาของ Layer Stack Manager ชื่อ Drill Pair เมื่อต้องการเพิ่มคู่เลเยอร์ใดให้คลิกที่ปุ่ม Add และเมื่อต้องการลบคู่เลเยอร์ใดคลิกที่ปุ่ม Delete ส่วนปุ่ม Edit จะใช้สำหรับแก้ไขคู่เลเยอร์นั้นๆ

#### 4.6) การสร้างคำอธิบายเพิ่มเติมใน Mechanical Layer

ใน Mechanical Layer มีสำหรับกำหนดข้อมูลที่ไม่เกี่ยวข้องกับไฟฟ้า วัตถุที่ใส่บน Mechanical Layer จะไม่มีผลต่อวัตถุบน Electrical Layer และไม่นำมารวมในกระบวนการตรวจสอบชิ้นงาน (Design Rule Check) ภายในโปรเทลจะกำหนดให้มี Mechanical Layer ได้สูงสุดถึง 16 เลเยอร์ ในการสร้างวัตถุต่างๆเช่น เส้นตรง (Line) ข้อความ (String) รูปหลายเหลี่ยมทึบ (Fill) วงกลม (Circle) เส้นโค้ง (Arc) และอื่นๆใช้คำสั่งเดียวกันคือ Place สิ่งที่มีสร้างใน Mechanical Layer เช่นขอบรูปร่างภายนอกของ PCB, คำอธิบายต่างๆสำหรับสร้างบอร์ดเช่นกำหนดชนิดวัสดุ จำนวนเลเยอร์ชิ้นงาน ความหนาของแผ่น PCB ตำแหน่งที่ต้องการสร้างสัญลักษณ์พิเศษ ตำแหน่งการเจาะรูรูปร่างพิเศษ เป็นต้น

#### 4.7) ใช้ Board Wizard

นอกจากวิธีสร้างรูปร่างบอร์ดด้วยตัวเอง โปรเทลได้สร้างเครื่องมืออัตโนมัติเรียกว่า Board Wizard เมื่อต้องการใช้ต้องเริ่มต้นที่ไฟล์เดสก์ทอปสำหรับเก็บไฟล์ PCB เพราะ Wizard จะสร้างเอกสารใหม่และเก็บไว้ที่โฟลเดอร์ขณะนั้น ในโฟลเดอร์ตัวอย่างจะมีโฟลเดอร์ชื่อ Document ซึ่งโปรเทลสร้างให้เมื่อสร้างชิ้นงานใหม่ ดังนั้นกรณีนี้ให้เปลี่ยนไปที่โฟลเดอร์นี้และเรียกใช้คำสั่ง File>> Now [F,N] เปลี่ยนไปที่แถบ Wizard จะเห็นว่าใน Wizard มีทางเลือกสองชนิดคือ PLD และ PCB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ขึ้นกับซอฟต์แวร์ที่ได้ติดตั้ง PLD ด้วยหรือไม่) เลือก Printed Circuit Board Wizard ในกรณีนี้ให้ เลือก PCB และคลิกที่ OK

เมื่อคลิก ซึ่งเป็นจุดเริ่มต้นของ Wizard โปรแกรมจะแสดงไดอะล็อกบ็อกซ์ พร้อมถามความต้องการเกี่ยวกับ PCB ที่จะสร้าง เมื่อจบกระบวนการจึงจะได้เอกสาร PCB ที่ต้องการ การเลื่อนแต่ละไดอะล็อกบ็อกซ์ จะต้องคลิกที่ปุ่ม Next ระหว่างทางสามารถยกเลิกโดยคลิกที่ปุ่ม Cancel ในกรณีต้องการกลับไปเปลี่ยนความต้องการในไดอะล็อกบ็อกซ์ก่อนหน้า สามารถคลิกที่ปุ่ม Back ไปได้เสมอ

ชนิดรูปร่างบอร์ดที่เลือกได้ ถ้าออกแบบ PCB ที่มีรูปร่างตามมาตรฐานอุตสาหกรรม เช่น บอร์ด IBM PC AT, XT, VME เป็นต้น สามารถเลือกชนิดได้โดยตรงไม่ต้องกำหนดขนาดเอง ในกรณีสร้างบอร์ดไม่เป็นไปตามมาตรฐาน ให้เลือกจาก Custom Made Board จากนั้นคลิกที่ Next เพื่อเลื่อนไปหน้าต่อไป

ขั้นต่อไป ต้องกำหนดขนาดความกว้างและยาวบอร์ด ดูจากในรูปที่ 8-6 กำหนดความกว้างในช่องชื่อ Width และความสูงในช่อง Height กำหนดรูปร่างบอร์ดเป็นสี่เหลี่ยม (Rectangular) สำหรับ Boundary Layer คือเลเยอร์ขอบเขตบอร์ด จะต้องกำหนดใน Keep Out เช่นเดียวกับ Dimension Layer คือเลเยอร์สำหรับกำหนดขนาดและเอกสารอื่นๆกำหนดใน Mechanical Layer ส่วน Track Width, Dimension Width คือความกว้างเส้นแทร็คและเส้นวาดกำหนดขนาดหากไม่มีความต้องการเป็นพิเศษควรใช้ตามกำหนดให้ ช่อง Keep Out Distance From Board Edge หมายถึงต้องการให้เส้นรอบรูปขอบเขต ห่างเข้ามานับจากรูปร่างบอร์ดเป็นระยะเท่าใด โดยทั่วไปจะกำหนดให้ Keep Out เล็กกว่าขนาดบอร์ดเล็กน้อย เพื่อแน่ใจว่าไม่มีอุปกรณ์และแทร็คเดินเข้าใกล้ขอบบอร์ดมากเกินไป Conner Cutout หมายถึงให้เว้นมุมไม่สร้างขอบบอร์ด กรณีบอร์ดตัวอย่างไม่ต้องเลือก Inner Cutout สำหรับตัดบางส่วนในบอร์ดออกไป กรณีบอร์ดตัวอย่างไม่ต้องเลือก ช่อง Title Block คือวาดกรอบใส่คำอธิบายบอร์ด Scale คือใส่บรรทัดบอกสัดส่วน Legend String ให้อธิบายสัญลักษณ์บนบอร์ด Dimension Line หมายถึงบอกเส้นขนาด

ทางเลือกของจำนวนเลเยอร์และชนิดของรูเจาะของอุปกรณ์ กำหนดได้เริ่มตั้งแต่ Single Layer - หน้าเดียว จนถึง Eight Layer - 8 เลเยอร์ สำหรับกรณี two Layer จะเลือกได้สองทาง คือ Plated Through Hole และ Non Plated หมายถึงต้องการให้รูเจาะซึ่งเชื่อมระหว่างด้าน Top และ Bottom มีการเคลือบโลหะเพื่อให้หน้าไฟฟ้าไปถึงกันหรือไม่ ในกรณีมากกว่า 2 เลเยอร์เลือกกำหนดจำนวนระนาบทองแดง (Plane) เพื่อทำเป็น Power หรือ GND

จำนวนเลเยอร์ในโคอะล๊อคบ็อกซ์นี้ไม่ได้หมายความว่าโปรเทลออกแบบชิ้นงานได้เพียง 8 เลเยอร์ แต่ Wizard ออกแบบสำหรับการใช้งานที่เรียกใช้บ่อย ดังนั้นจึงต้องกำหนดไว้สูงสุดเพียง 8 หากต้องการกำหนดมากกว่า จำเป็นต้องเพิ่มจาก Layer Stack Manager เสริม

Through via หมายถึงรูเจาะข้ามหน้าจากด้านบน (Top) มาด้านล่าง (Bottom) Blind Via หมายถึงรูเจาะข้ามหน้ามาจากด้านบนหรือล่างแต่ไม่ทะลุอีกด้านหนึ่ง จะไปจบที่เลเยอร์ภายในเท่านั้น สำหรับ Buried Via หมายถึงเวียซึ่งเชื่อมระหว่างเลเยอร์ภายใน ไม่สามารถมองเห็นจากด้านบนหรือล่าง

กำหนดชนิดของอุปกรณ์ส่วนใหญ่เป็น SMD - อุปกรณ์ยึดที่ผิว PCB หรือ Through Hole อุปกรณ์ซึ่งมีขาทะลุบอร์ด ทัวไปและเลือกขนาดแพ็คเกจ เพื่อให้ลอดผ่านระหว่างขา IC จำนวนเท่าใดต่อช่องลอด

Minimum Track Size กำหนดขนาดเส้นที่เล็กที่สุด โดยทั่วไปโปรเทลกำหนดให้โดยนำข้อมูลซึ่งเป็นความสัมพันธ์ระหว่างจำนวนเส้นระหว่างขาของ IC Minimum Via Width กำหนดขนาดเวีย Minimum Via Hole Size ขนาดรูเจาะของเวียที่เล็กที่สุด Minimum Clearance ระยะห่างระหว่างเส้นน้อยที่สุด

เมื่อเสร็จขั้นตอนทุกอย่างคลิกที่ปุ่ม Finish

บอร์ดที่ได้จาก Wizard ชื่อของบอร์ดโปรเทลจะตั้งให้เป็น PCB1 (หรือ PCB2 หากเคยสร้าง PCB1 มาแล้ว) จะเห็นว่านอกจากรูปร่างบอร์ดแล้ว โปรเทลจะสร้างเครื่องหมายกำหนดขนาด (Dimension) และ Title Block สำหรับกำหนดชื่อ, และรายละเอียดของชิ้นงานในกรอบด้านล่างของบอร์ด

หากต้องการเปลี่ยนชื่อต้องปิดเอกสาร PCB1 ก่อน วิธีปิดเอกสาร PCB1 ไปที่แถบของ PCB1 คลิกเมาส์ปุ่มขวาเลือกคำสั่ง Close การเปลี่ยนชื่อต้องทำที่ไฟล์เดอร์ Document โดยใช้คำสั่ง Edit>>Rename [E,M] หรือใช้วิธีไอคอนของ PCB1 แล้วใช้คำสั่ง Edit>>Rename [E,M] เปลี่ยนชื่อเป็น TutorA.PCB

#### 4.8) กำหนดทางเลือกของเอกสาร (Document Option)

เลเยอร์คือชั้นสำหรับใส่วัตถุ เลเยอร์ Top สำหรับวางเส้นทองแดงเดินหน้าบน (Component Side - หน้าบัดกรี) การแบ่งเป็นชั้นช่วยแยกแยะวัตถุได้สะดวก เลือกเปิด - ปิดได้เพียงเลเยอร์ที่ต้องการ พอจะเปรียบเทียบระหว่างเลเยอร์ของ PCB จริงๆกับเลเยอร์ระหว่างออกแบบได้ แต่ทั้งนี้จำนวนเลเยอร์ในซอฟต์แวร์จะมีจำนวนน้อยกว่า เมื่อต้องการสร้างฟิล์ม Artwork จะต้องนำเลเยอร์หรือชั้นย่อยๆมาผสมกัน

คำสั่ง Document>>Option [D,O] ใช้กำหนดทางเลือกของเอกสาร ทางเลือกเอกสารนี้มีผลเฉพาะชิ้นงานที่กำลังใช้งานอยู่ และจะบันทึกไปพร้อมกับ Design Database ภายในมี 2 ทางย่อยคือ กำหนดเลเยอร์และกริดในช่อง Signal Layer หมายถึงเลเยอร์ที่มีผลทางไฟฟ้าจะสอดคล้องจำนวนชั้นซึ่งชิ้นงานใช้อยู่ จะเห็นชื่อ Top และ bottom และมีเครื่องหมายถูกปรากฏอยู่ หมายความว่าสั่งให้ทั้งสองเลเยอร์แสดงบนพื้นที่ออกแบบ ส่วนเลเยอร์อื่นๆหากไม่มีกำหนดมาก่อนจาก Design>>Layer Stack Manager จะไม่ปรากฏในช่อง เช่นในตัวอย่างไม่มีกำหนด Plane ดังนั้นช่อง Internal Planes จะไม่มีชื่อระนาบใดๆ

ช่อง Mechanical ใช้สำหรับใส่เครื่องหมายและสัญลักษณ์เพื่อกำหนดขนาด และมีรายละเอียดของชิ้นงานที่ออกแบบ เช่น Title Block, Dimension เป็นต้น โดยทั่วไปใช้เพียง Mechanical 4 เท่านั้น Drill Layer เราจะใช้สำหรับกำหนด Drill Guide - แนวสำหรับที่เจาะรูของขาอุปกรณ์ด้วยมือ ช่วยเล็งตำแหน่งศูนย์กลางได้ง่ายขึ้น Drill Drawing - คือสัญลักษณ์ระบุขนาดเจาะรูต่างๆ Solder Mask - ใช้สำหรับสร้างหน้ากากของแผ่นด้านบนหรือล่าง เพื่อไม่ต้องเคลือบสารที่ผิวของแผ่นวงจรพิมพ์ (โดยทั่วไปมักเป็นสีเขียว) Paste Mask - สำหรับสร้างหน้ากากของเครื่องทากาวตะกั่ว ใช้ในกรณีออกแบบอุปกรณ์ SMD (Surface Mount Device) Silkscreen สำหรับการกำหนดรูปร่างอุปกรณ์ในชั้นบนหรือชั้นล่าง และสร้างข้อความอื่นๆบนพิมพ์ขาวของบอร์ดช่อง System หมายถึงวัตถุที่ไม่ขึ้นกับเลเยอร์เช่น Keep Out ซึ่งใช้สร้างบอร์ด และจะสร้างได้เพียงครั้งเดียวแต่ปรากฏในทุกๆเลเยอร์ ทั้งนี้ก็เพื่อป้องกันไม่ให้วัตถุอื่นๆออกนอกขอบเขต ไม่ว่าจะในเลเยอร์ใดก็ตาม

สำหรับในแถบ Option แสดงค่า Snap Grid - หมายถึงหน่วยของระยะที่เล็กที่สุด สม่่าเสมอทั้งแนวตั้งและแนวนอน ที่สามารถวางวัตถุได้ โดยทั่วไปจะกำหนดให้ Snap Grid ระหว่างวางอุปกรณ์เป็นจำนวนเท่าของ Routing Grid เพื่อไม่ให้เกิดปัญหาเดินเส้นออกนอกกริด Visible Grid - หมายถึงขนาดกริดที่มองเห็นบนจอภาพ มี 2 ค่า เพื่อให้มองเห็นได้ที่ระดับการขยายภาพที่ต่างกัน Visible Kind - หมายถึงให้แสดงกริดเป็นเส้น (Line) หรือจุด (Dot) Electrical Grid - หมายถึงระยะห่างระหว่างวัตถุที่มีผลทางไฟฟ้า (เช่น Track, Pad, Via เป็นต้น) เมื่อเข้ามาใกล้ในระยะกริดนี้จะวิ่งเข้าหา (Snap) กัน เหมาะสำหรับการเดินเส้นจากแผ่นของ SMD ซึ่งมีขนาดละเอียดและไม่อยู่บนกริดทั่วไป

#### 4.9) กำหนดความชอบ (Preference)

Preference หรือความชอบ ใช้สำหรับกำหนดพารามิเตอร์ของโปรแกรมซึ่งมีผลทั้งหมดกับทุกชิ้นงาน ใช้กำหนดการแก้ไข, การแสดงผล, การตรวจสอบความผิดพลาด DRC (Design Rule

Check) และกำหนดสีของแต่ละเลเยอร์ เมื่อต้องการกำหนดความชอบเรียกคำสั่ง Tools>> Preference [T,P]

ช่อง Editing Option ใช้กำหนดพฤติกรรมระหว่างแก้ไข, การหมุน, การเคลื่อนย้ายอุปกรณ์ การใช้งานจะแทรกระหว่างคำสั่งต่างๆในหัวข้อต่อไป ช่อง Auto Pan เป็นการกำหนดขนาดการเลื่อนจอภาพเมื่อเลื่อนเคอร์เซอร์ไปใกล้ๆขอบหน้าต่าง

แถบ color กำหนดสีของวัตถุในเลเยอร์ต่างๆเมื่อต้องการเปลี่ยนสีใด ให้คลิกในช่องนั้นๆ จะเห็นไดอะล็อกบ็อกซ์ของสีปรากฏขึ้น เลือกสีตามต้องการ

ในแถบ Show/Hide ใช้สำหรับควบคุมการแสดงผลของชิ้นส่วนพื้นฐาน (Primitive) เช่น แทร็ค (เส้นทองแดงเชื่อมระหว่างขา) โดยเราจะให้แสดงผลเป็น final - รูปร่างจริง, Draft - รูปร่างภายนอกไม่ได้ตีเต็มทั้งเส้น, Hidden - ไม่แสดงไม่ว่าจะอยู่ในเลเยอร์ใด เป็นต้น

#### 4.10) ไลบรารีของ Footprint

Footprint เป็นรูปร่างกราฟิกของอุปกรณ์ซึ่งปรากฏระหว่างออกแบบ PCB โดยใช้เป็นตัวแทนสำหรับตำแหน่ง, การเชื่อมต่ออุปกรณ์ รูปร่างฟุตพริ้นท์มีลักษณะเป็น 2 มิติ คือด้านกว้างและยาวไม่มีความสูง โดยทั่วไปฟุตพริ้นท์ ประกอบด้วย 2 ส่วนสำคัญ คือ Silkscreen - วาดเหมือนรูปร่างและขนาดเท่าจริง มักเป็นรูปร่างเป็นสี่เหลี่ยมหรือวงกลมและ Pad - จุดสำหรับวางขาอุปกรณ์และเดินเส้นทองแดงเข้าไปเชื่อม

ในไลบรารีของโปรเจกต์มีฟุตพริ้นท์สร้างไว้เป็นจำนวนมาก และมีชื่อเรียกตามมาตรฐานอุตสาหกรรมเช่น DIP, SOIC, LCC, QFP เป็นต้น ก่อนเรียกใช้ฟุตพริ้นท์จำเป็นต้องเพิ่มรายชื่อไลบรารีเข้ามาในระบบ วิธีเพิ่มต้องให้ PCB เปิดอยู่เลือกที่แถบ Browse PCB นั้นในช่อง Browse เลือก Library คลิกที่ปุ่ม Add/Remove จะเห็นว่าเหมือนการเพิ่มไลบรารีเมื่อสร้างวงจรเพียงแต่เปลี่ยนไดเรกตอรีเป็นของ PCB

ให้เพิ่มไลบรารีโดยคลิกที่ชื่อ Miscellaneous LIB, PCB Footprint LIB, Transistor LIB ครั้งละชื่อ แล้วคลิกที่ปุ่ม ADD เมื่อครบแล้วคลิกที่ปุ่ม OK

เมื่อนำไลบรารีเข้ามาในระบบแล้ว หากต้องการดูรายละเอียดภายในไลบรารีมี Footprint รูปร่างใดบ้าง ให้คลิกที่ปุ่ม Browse ใน Design Manager แล้วคลิกในช่อง Component เพื่อให้แสดงฟุตพริ้นท์ของอุปกรณ์นั้นๆ

#### 4.11) นำไลบรารีจากภายนอกเข้ามาในชิ้นงาน (Import Library)

เนื่องจากในโปรเจกต์เก็บไฟล์ทุกอย่างในโครงการไว้ในไฟล์เดียวกันคือ Design Database ดังนั้นหากต้องการนำไลบรารีจากภายนอกเข้ามาใช้งานจะต้องใช้วิธี Import ไฟล์ภายนอกเข้ามาใน Design Database มารวมกับชิ้นงานปัจจุบันก่อน จึงจะใช้งานได้

ในแผ่น CD ของไฟล์ตัวอย่างได้ให้ไลบรารีสำหรับชิ้นงานตัวอย่างคือ Tutorial,LIB ซึ่งเราจะนำไปรวมใน Design Database ให้คลิกที่โฟลเดอร์ชื่อ Document ใน Design Manager ให้โฟลเดอร์นี้อยู่ในภาวะปัจจุบัน เพื่อให้คำสั่งต่างๆทำกับโฟลเดอร์นี้ จะ Import ไฟล์ชื่อ Tutorial.LIB เข้ามา ใช้คำสั่ง File>>Import จะเห็นไดอะล็อกบ็อกซ์ชื่อไฟล์ปรากฏขึ้น เลื่อนไปเลือกไฟล์ชื่อ Tutorial.LIB จากแผ่น CD จากนั้นคลิกที่ปุ่ม OK รอสักครู่หนึ่งจะเห็นไอคอน Tutorial.LIB มาปรากฏในโฟลเดอร์ Document คลิกที่ไอคอนนี้หนึ่งครั้งเพื่อเปิดไลบรารี ภายในมีฟุตพริ้นท์สำหรับอุปกรณ์ในวงจรตัวอย่าง

#### 4.12) การนำวงจรเข้ามาใน PCB

ขั้นต่อไปจะนำวงจร ต้องตรวจสอบสิ่งต่างๆเหล่านี้คือ

4.12.1) เปิดเอกสาร TutoA.PCB ซึ่งได้สร้างมาจาก Board Wizard ไว้

4.12.2) เปิดเอกสาร TutoA.LIB ซึ่งเป็นไลบรารีของฟุตพริ้นท์สำหรับตัวอย่างไว้

4.12.3) เปิดเอกสาร TutoA.SCH ซึ่งเป็นวงจรได้สร้างมาก่อนหน้าไว้

4.12.4) ตรวจสอบเพิ่มไลบรารีเข้ามาในระบบครบหรือไม่

ระหว่างกระบวนการถ่ายทอดเน็ตลิสต์จากวงจรไปที่ PCB จะมีการเรียกใช้เอกสารเหล่านี้ ดังนั้นจึงจำเป็นต้องเตรียมพร้อมไว้ก่อน หากโปรเจกต์ไม่สามารถค้นหาฟุตพริ้นท์ที่ระบุในวงจรจากไลบรารีใดๆพบ โปรเจกต์จะแจ้งความผิดพลาดที่เกิดขึ้น

เมื่อทุกอย่างพร้อม เริ่มต้น โดยขณะอยู่ที่ TutoA.SCH เรียกคำสั่ง Design>>Update PCB รอสักครู่หนึ่ง ในแต่ละบรรทัดแสดงคำสั่ง (Macro) ซึ่งจะตีความใน PCB เช่นคำสั่ง Add Component หมายถึงให้ PCB ไปดึงฟุตพริ้นท์มาจากไลบรารีเป็นต้น ในช่อง ERROR จะต้องไม่มีข้อความใดๆปรากฏ เลื่อนไปดูให้ครบหากมี ต้องค้นหาสาเหตุและแก้ไขก่อนทำขั้นต่อไป

เมื่อแน่ใจความถูกต้องเรียบร้อยแล้ว ให้คลิกที่คำว่า Execute รอสักครู่ เป็นส่วนใน PCB ปรากฏขึ้น หมายความว่าฟุตพริ้นท์ของอุปกรณ์และคอนเนคชันต่างๆได้ถูกนำเข้ามาเก็บภายใน PCB เรียบร้อยแล้ว

เมื่อนำข้อมูลเน็ตลิสต์เข้ามา ลักษณะรูปร่างบอร์ดเหมือนสร้างไว้ แต่ทางด้านขวามือจะเห็นฟุตพริ้นท์ของอุปกรณ์ต่างๆปรากฏอยู่อย่างเป็นระเบียบ แต่ละอุปกรณ์จะมีสายเชื่อมโยงเข้าหากัน สายเหล่านี้แทนการเชื่อมต่อ เรียกว่าคอนเนคชัน เราต้องเปลี่ยนให้เป็นเส้นทองแดงให้หมด

#### 4.13) การเชื่อมต่อใน PCB (PCB Connectivity)

PCB Connectivity หมายถึงข้อมูลการเชื่อมต่อระหว่างขา (Pad - แพ็ด) ของอุปกรณ์ เป็นเส้นตรง เส้นเหล่านี้มาจากการเชื่อมต่อ (Wire และ Bus) ในสเค็มมาติก การจัดเรียงเส้นอยู่ในรูป From (จากขาใด) To (ไปที่ขาใด) เมื่อรวมแต่ละคอนเนคชันจึงนับเป็นเน็ตเมื่อเริ่มต้นสร้างชิ้นงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบของคอนเนคชันจะเป็นไปตามกฎการออกแบบ (Design Rules) และเมื่อกำหนด From - To แล้ว Auto Router จะเดินแทร็คตามคอนเนคชันที่กำหนดเท่านั้น จะไม่เปลี่ยนจุดต่อระหว่างทำงาน อย่างไรก็ตามการกำหนดรูปแบบ คอนเนคชันใน Routing Topology ของกฎการออกแบบเป็นกฎที่กว้างๆ ไม่สามารถบังคับให้ละเอียดลงไปถึงระหว่างจุดไปยังจุด (ในลำดับการบังคับของกฎการออกแบบ From - To จะมีความสำคัญสูงกว่า Board) ซึ่งสามารถแก้ไขได้ด้วย From - To Editer

#### 4.14) กำหนดรูปแบบคอนเนคชันโดยใช้ From - To editer

เมื่อต้องการกำหนดรูปแบบคอนเนคชันระหว่างอยู่ใน PCB Editer ให้เรียกคำสั่ง Design>>From - To Editer จะเห็นไดอะล็อกบ็อกซ์ที่ปรากฏขึ้น ในช่อง Net จะแสดงรายชื่อเน็ตทั้งหมดที่มีในชิ้นงาน ในช่อง From - To แสดงชื่อจุดเชื่อมจากจุดเริ่มต้น (From Pad) ไปยังจุดสิ้นสุด (To Pad) จำนวนรายชื่อที่ปรากฏขึ้นอยู่กับจำนวนคอนเนคชันที่มีในเนตเช่นในตัวอย่างเน็ต DO มีจำนวน 5 คอนเนคชัน เป็นต้น ในช่อง Edit ใช้สำหรับเปลี่ยนคู่ของ From -To การเปลี่ยนนี้จะเปลี่ยนได้ระหว่างจุดที่เป็นสมาชิกของเน็ตเท่านั้น ในรูปกลางจะแสดงการโยงของจุดเชื่อมต่อให้เห็นแนวการเดินทาง สัญลักษณ์ของสีที่แสดงที่มุมล่างด้านขวา สำหรับในช่อง Auto Generate ใช้สำหรับกำหนดรูปแบบชนิดอัตโนมัติให้แก่เน็ตที่เลือกไว้

#### 4.15) การสั่งให้แสดง/ ซ่อนคอนเนคชัน

คอนเนคชันใน PCB เป็นเส้นสำหรับชี้แนวทางการเดินแทร็คเพื่อเชื่อมต่อระหว่างจุดต่างๆ เข้าหากันครบสมบูรณ์ตามวงจรไฟฟ้า เมื่อเริ่มนำชิ้นงานเข้ามาใน PCB จะเห็นคอนเนคชันแสดงอยู่เสมอ เส้นเหล่านี้จะหายไปเมื่อได้เปลี่ยนเป็นเส้นทองแดง อย่างไรก็ตามก่อนจะเดินเส้นเราสามารถซ่อนคอนเนคชันด้วยคำสั่งดังนี้

4.15.1) View>>Conection>>Show หรือ Hide Net หมายถึงสั่งให้แสดงหรือซ่อนเฉพาะเน็ตเมื่อเรียกคำสั่ง โปรแกรมจะรอให้เลือกเน็ตโดยเลื่อนไปคลิกจุดที่ต้องการ กดคีย์ ESC หรือเมาส์ปุ่มขวาเพื่อยกเลิกภาวะคำสั่ง

4.15.2) View>>Conection>>Show หรือ Hide Component Net หมายถึงสั่งให้แสดงหรือซ่อนเฉพาะเน็ตที่ต่อกับอุปกรณ์ เมื่อเรียกคำสั่งแล้วโปรแกรมจะรอให้เลือกอุปกรณ์ เลื่อนไปคลิกจุดที่ต้องการ กดคีย์ ESC หรือเมาส์ปุ่มขวาเพื่อยกเลิกภาวะคำสั่ง

4.15.3) View>>Conection>>Show หรือ Hide All หมายถึงสั่งให้แสดงหรือซ่อนทั้งหมดอย่างไม่มีเงื่อนไข

#### 4.16) การเปลี่ยนแปลงคุณสมบัติของเน็ต

แต่ละเน็ตในชิ้นงานนั้นจะมีคุณสมบัติ (Properties) ซึ่งสามารถเปลี่ยนแปลงได้คือ Net Name - ชื่อเน็ต, Color - สีและ Hide - การซ่อน เมื่อต้องการเปลี่ยนให้คลิกที่แถบ Browse PCB ใน

Design Manager จากนั้นเลือก Net Name ที่ต้องการแก้ไข คลิกที่ปุ่ม Edit แล้วคลิกที่ช่องที่ต้องการแก้ไขแล้วคลิก OK

#### 4.17) การจัดการเน็ตลิสต์

เมื่อต้องจัดการเน็ตลิสต์ที่มีอยู่ในชิ้นงาน เรียกใช้คำสั่ง Design>>Netlist Manager จะเห็นกรอบปรากฏขึ้นมี 3 ช่องใหญ่ๆปรากฏขึ้นคือ Net Class - ชื่อกลุ่มของเน็ต, Net In Class - รายชื่อเน็ตในคลาสดและ Pin In Net - แสดงรายชื่อขาในเน็ต เริ่มต้นเลือก Net Class หากไม่ได้กำหนด Net Class ไว้จะมีเพียง All Net เลื่อนมาคลิกที่ช่อง Nety In Class จะเห็น Pin In Net แสดงรายละเอียดจุดต่อต่างๆในเน็ต เมื่อต้องการเพิ่ม Net Class ใหม่ คลิกที่ปุ่ม Add ในช่อง Net Class ในช่อง Name สำหรับกำหนดชื่อ Net Class ที่ต้องการ จะเห็นว่ามีแถบใหญ่ๆ 2 แถบ ด้านซ้ายเป็นชื่อเน็ตที่ไม่ใช่สมาชิก (Non - Member) ด้านขวาคือชื่อเน็ตที่เป็นสมาชิกแล้ว (Member) เริ่มต้นให้กำหนดชื่อ Class ก่อน จากนั้นเลือกเน็ตที่ต้องการเข้ามาใน Class โดยเริ่มคลิกที่ชื่อใน Non - member คลิกที่เครื่องหมาย ">" จะเห็นชื่อเปลี่ยนเข้ามาในช่อง Member ทั้งนี้สำหรับ ">>" หมายถึงจะนำทุก non - member เข้ามาทั้งหมด เมื่อกำหนดเรียบร้อยแล้วคลิกที่ OK

เช่นเดียวกันเมื่อต้องการเพิ่มหรือแก้ไข Net In Class ทำได้โดยคลิกที่ปุ่ม Add/Edit บนช่อง Net In Class ในช่อง Net Name คือชื่อเน็ตที่ต้องการ สำหรับช่อง Pins in Other nets หมายถึงรายชื่อขาที่สามารถนำเข้ามาเพิ่มเป็นเน็ตที่ต้องการ เมื่อเลือกแล้วคลิกที่ ">" หรือ ">>" เพื่อนำเข้ามาเฉพาะขาที่เลือก หรือนำเข้ามาทั้งหมด เมื่อกำหนดขาทั้งหมดเรียบร้อยแล้วคลิกที่ OK

สำหรับการแก้ไขคุณสมบัติของ Pin In Net คือการแก้ไขคุณสมบัติของ Pad นั้นเอง วิธีการเหมือนการแก้ไข Pad

#### 5) เดินเส้น (Routing)

การเดินเส้นอัตโนมัติจะใช้ความสามารถของซอฟต์แวร์คำนวณหาช่องว่างเพื่อวางเส้น โดยที่ช่องว่างนั้นไม่ทำให้เกิดปัญหาระยะห่างใกล้เกินไปกว่าที่กฎการออกแบบยอมได้ นับว่าเป็นความสะดวกเป็นอย่างมาก ซอฟต์แวร์จะเลือกตำแหน่งการวางเส้นให้เองโดยไม่สามารถควบคุมได้ กำหนดได้เพียงทิศทางเดินเส้น, การใช้ขนาดเส้น, การกำหนดขนาดเวีย แล้วก็ทำการหักมุม 45 องศา หรือ 90 องศา ตามที่กำหนดในกฎการออกแบบเท่านั้น ก่อนใช้งาน Auto Router ต้องตรวจสอบบอร์ด ให้มีคุณสมบัติดังนี้

5.1) ต้องกำหนดบริเวณปิดอยู่ในเลขอร์ Keep Out เพราะ Auto Router จะใช้ Keep Out เป็นขอบเขต หรือเส้นแบ่งเขต ให้รู้ว่าเฉพาะบริเวณปิดนี้เท่านั้นจึงใช้สำหรับวางแทร็คได้

5.2) ถ้าหากบอร์ดนั้นได้สร้างวัตถุใดๆก็ตาม (Arc, Circle, String และอื่นๆ) ไว้ในเลเยอร์ Keep Out จะทำให้ Auto Router คิดว่าสิ่งเหล่านั้นเป็นสิ่งกีดขวาง และจะเดินเส้นไปทางอื่นแทน จะเห็นว่าเป็นการลดโอกาสและลดพื้นที่สำหรับเดินเส้นให้น้อยลง

5.3) ถ้าหากสร้างวัตถุใดๆไว้ใน Electrical Layer (เลเยอร์ที่มีผลทางไฟฟ้า หรือเลเยอร์ที่สร้างเป็นชั้นทองแดงเช่น Top, Bottom, Inner เป็นต้น) และไม่ได้กำหนดเน็ตให้กับวัตถุนั้น จะทำให้ Auto Router มองเป็นสิ่งกีดขวาง ลดโอกาสการเดินเส้นให้สำเร็จด้วยเช่นกัน

5.4) สิ่งที่ไม่ผลต่อ Auto Router คือในเลเยอร์ Mechanical และ Overlay ต่างๆ บอร์ดสำหรับทดลองเดินเส้นอัตโนมัติ เป็นบอร์ดทดลองซึ่งสร้างมาตั้งแต่หัวข้อการจัดเรียงอุปกรณ์ (Placement)

ก่อนจะเริ่มใช้งาน Auto Router ตรวจสอบกฎการออกแบบโดยเข้าไปใน Design >> Rule คู่มือในช่อง Routing และตรวจสอบสิ่งต่างๆเหล่านี้

- 1) ขนาดเส้นทั่วไปคือ 12 mils ขนาดเส้น Power (VCC, GND) มีขนาด 50 mils
- 2) ระยะห่างอย่างน้อย 10 mils
- 3) ขนาดเวีย เส้นผ่าศูนย์กลาง 50 mils รูเจาะขนาด 28 mils

### 5.1) การใช้ Auto Router

จัดเตรียม (Setup Auto Router)

โดยปกติไม่จำเป็นต้องกำหนดหรือเปลี่ยนแปลงใดๆ เพราะการทำงานของ Auto Router จะวิเคราะห์ความซับซ้อนของบอร์ด และกำหนดพารามิเตอร์ต่างๆให้อัตโนมัติ มาทำความเข้าใจทางเลือกต่างๆ ของ Auto Router เข้าไปในเมนู Auto Route >> Setup

### 5.2) วิธีใช้ Auto Router

การใช้งาน Auto Router นั้นง่ายมาก เรียกคำสั่ง Auto Route จากเมนูจะมีคำสั่งย่อยเลือกได้ดังนี้

|            |   |
|------------|---|
| All        | สั่งให้ทำงานหมดทั้งบอร์ด  |
| Connection | สั่งให้เดินเฉพาะคอนเนคชัน ซอฟต์แวร์ให้เลือกคอนเนคชันที่ต้องการ  |
| Component  | สั่งให้เดินแทร็คเฉพาะที่ต่อกับอุปกรณ์ และเฉพาะคอนเนคชันที่จะมาถึงอุปกรณ์เท่านั้น ไม่นับคอนเนคชันอื่นๆในเน็ต |
| Area       | สั่งให้เดินเส้นเฉพาะในบริเวณที่กำหนด  |
| Stop       | สั่งให้ Auto Router เลิกทำงาน   |
| Pause      | สั่งให้ Auto Router หยุดทำงานชั่วคราว   |
| Re-Start   | สั่งให้ Auto Router ทำงานต่อ  |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดินเส้นในบอร์ดทดลอง ใช้คำสั่ง Auto Route >> All กับบอร์ดทดลอง ควรจะใช้เวลาไม่เกิน 3 นาทีจะเสร็จทั้ง 100% เปลี่ยนไปบริเวณต่างๆ ตรวจสอบขนาดเวียและแทร็ค เป็นไปตาม Design Rules หรือไม่

### 5.3) การสร้างหยดน้ำตา (Tear Drop)

หยดน้ำตา หรือ Tear Drop เป็นส่วนเสริมเส้นทองแดง(แทร็ค) ให้มีป่าหรือความหนามากขึ้นเมื่อเส้นวิ่งเข้าหาแพ็คหรือเวีย การเพิ่มหยดน้ำตาทำให้แทร็คมีความแข็งแรง การยึดเกาะระหว่างเส้นกับแพ็คมีมากขึ้น ลดโอกาสและความผิดพลาดของชิ้นงานเนื่องจากกระบวนการผลิต การเพิ่มหยดน้ำตาสามารถทำได้โดยใช้คำสั่ง Tools >> Teardrops

### 6) การสร้าง Copper Plane

โพลีกอนเพลนใช้สำหรับสร้างแผ่นทองแดง อาจจะทำทึบหรือโปร่ง บนเลเยอร์เดียวกับสัญญาณ (Signal Layer) แผ่นทองแดงนี้สามารถกำหนดเน็ต ซึ่งทำให้เพลนเมื่อผ่านแพ็คที่มีเน็ตเดียวกัน เพลนจะเชื่อมเข้าหาแพ็คด้วย Thermal Relief (รูปกากบาท) ซึ่งกำหนดรูปร่างและขนาดได้จากกฎการออกแบบ Design >> Rule >> Manufacturing ชื่อกฎ Power Plane Connect Style สำหรับเน็ตต่างกัน โพลีกอนเพลนจะหลบหรือแหวกเพลนออกเพื่อไม่ให้เกิดปัญหาลัดวงจรไฟฟ้า

ขั้นตอนการสร้าง โพลีกอนเพลนจะเริ่มจากกำหนดเน็ตและขนาดเส้นสำหรับนำมาวาดรูปทองแดงซึ่งสามารถเลือกกำหนดได้ให้ทึบหรือโปร่ง จากนั้นกำหนดขอบเขตรูปหลายเหลี่ยม เมื่อเสร็จเรียบร้อยซอฟต์แวร์จะระบายทองแดงตามต้องการ

ขั้นแรกเรียกคำสั่ง Place >> Polygon Plane เมื่อกำหนดทางเลือกต่างๆเรียบร้อยแล้ว คลิกที่ปุ่ม OK ต่อไปจะกำหนดขอบเขตรูปหลายเหลี่ยมขอบเขตนี้จะใช้เป็นบริเวณนอกสุดของแผ่นทองแดง เริ่มต้นโดยคลิกที่จุดเริ่มต้น ลากเส้นไปมุมต่อไป คลิกอีกครั้งเพื่อกำหนดมุมและจุดเดียว ระหว่างกำหนดจุดจะเห็น โปรเทลลากเส้นลอยๆกลับไปจุดเริ่มต้น บอกให้รู้ว่าจุดเริ่มต้นอยู่ที่ใด เมื่อเสร็จแล้วคลิกเมาส์ปุ่มขวา โปรเทลจะลากเส้นจากจุดสุดท้ายต่อกับจุดเริ่มต้นให้เองเมื่อกำหนดขอบเขตเสร็จเรียบร้อย ซอฟต์แวร์จะระบายแผ่นทองแดง

#### 6.1) การแก้ไขการระบาย

นอกจากระบายแผ่นทองแดงทึบแล้ว สามารถระบายให้โปร่งได้โดยดับเบิลคลิกที่บริเวณใดของแผ่นทองแดง จะเห็นกรอบแสดงคุณสมบัติปรากฏขึ้น เนื่องจากในช่อง Track Width และ Grid Size มีขนาดเท่ากัน ดังนั้นซอฟต์แวร์จะระบายเส้นบนกริดติดๆกัน จึงมองเห็นเป็นแผ่นทองแดงทึบ ถ้าหากต้องการให้โปร่งต้องเปลี่ยนขนาดกริดให้มากขึ้น หรือเปลี่ยนขนาดเส้นให้เล็กลง ทดลองเปลี่ยนค่า Track Width และทดลองเปลี่ยน Hatching Style ด้วยเพื่อให้เห็นความแตกต่าง

### 6.2) การแก้ไขขนาด

การแก้ไขโพลีกอนเพลน ต้องใช้คำสั่ง Move >> Polygon Plane เมื่อเรียกคำสั่งแล้ว คลิกที่ใดก็ได้ในบริเวณเพลน 1 ครั้ง จะเห็นกรอบนอกและเครื่องหมายแฮนเดิลอร์ปรากฏขึ้น คลิกที่มุมเพื่อเปลี่ยนขนาด เมื่อแก้ไขเสร็จให้คลิกเมาส์ปุ่มขวาหรือคีย์ ESC โปรแกรมจะถาม Rebuild ให้ตอบ Yes รอสักครู่ จะเห็นแผ่นทองแดงปรากฏขึ้นมาใหม่

### 6.3) การลบ

การลบโพลีกอนเพลนให้ใช้คำสั่ง Edit >> Delete เมื่อเรียกคำสั่งแล้วเลื่อนมาคลิกที่เพลนใช้วิธีอื่นลบไม่ได้



## บทที่ 3

### การออกแบบ การสร้างและการทำงาน

เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์มีส่วนประกอบหลักๆ ดังนี้

#### 3.1 ส่วนของฮาร์ดแวร์

3.1.1 วงจร ไฟเลี้ยง

3.1.2 วงจร Scan Key

3.1.3 วงจร Analog to Digital

3.1.4 วงจร สร้างสัญญาณรีเซต

3.1.5 วงจร หน่วยความจำ

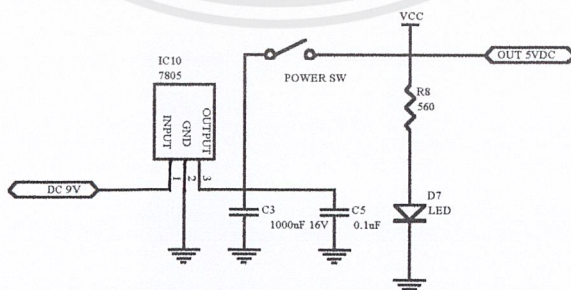
3.1.6 วงจรกำเนิดแสงและรับแสง

3.1.7 วงจร กำเนิดเสียง

3.1.8 Xtalk Port

##### 3.1.1 วงจรไฟเลี้ยง

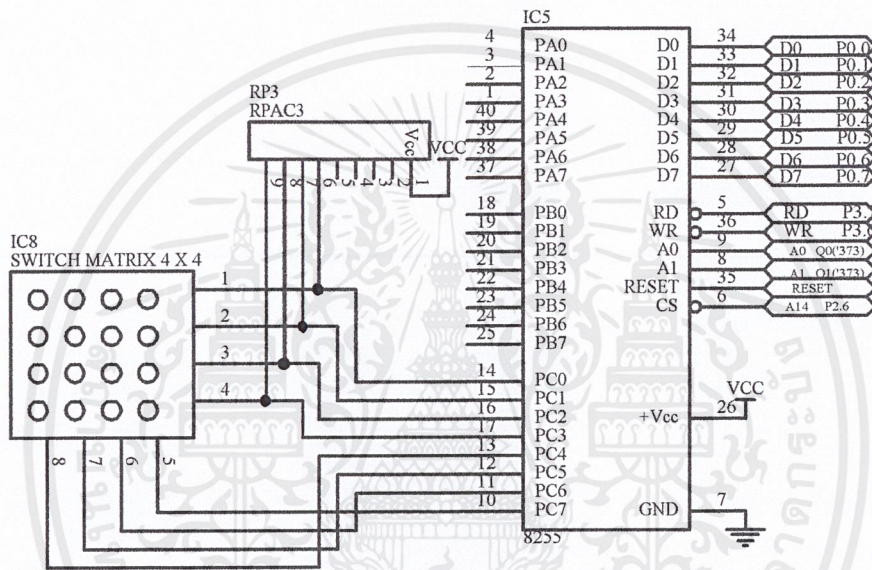
เป็นวงจรที่ทำหน้าที่แปลงแรงดัน อินพุต 9 โวลต์ ให้เป็นแรงดัน 5 โวลต์ โดยใช้ IC เบอร์ 7805 โดยมีตัวเก็บประจุทำหน้าที่กรองกระแสให้คงที่ และทำการต่อสวิทช์ เพื่อทำหน้าที่ตัด-ต่อวงจรทั้งหมด โดยแสดงผลด้วย LED สีเขียวซึ่งต่ออนุกรมกับตัวต้านทาน เพื่อทำหน้าที่จำกัดกระแสให้กับ LED



รูปที่ 3.1 วงจรไฟเลี้ยง

### 3.1.2 วงจร Scan Key

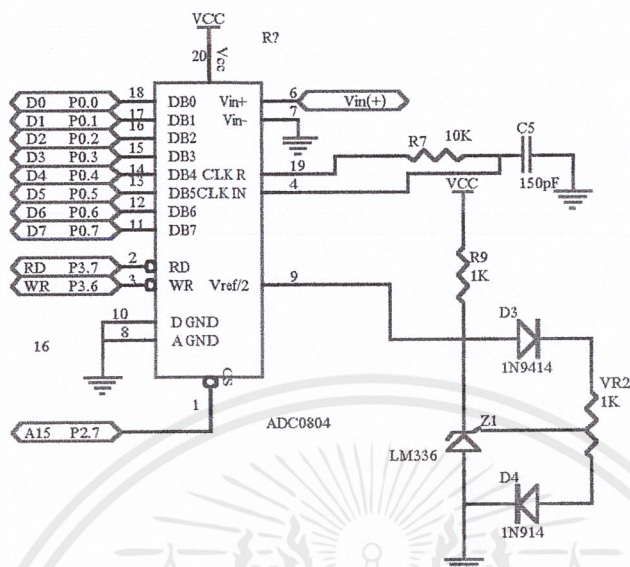
เป็นวงจรที่ทำหน้าที่รับค่าเข้าสู่ตัวประมวลผล ต่อเป็น Matrix Switch 4x4 โดยต่อเข้ากับพอร์ต C บนและ C ล่างของ IC 8255 ที่ทำหน้าที่เป็นตัวทำการขยายพอร์ต ให้กับตัวประมวลผลมี Address อยู่ที่ 8000H – 9FFFH โดยมี Rpacค่า 10 K ต่อ Pull up กระแสอยู่



รูปที่ 3.2 วงจร Scan Key

### 3.1.3 วงจร Analog to Digital

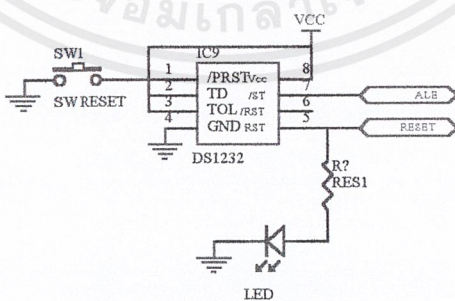
เป็นวงจรที่ทำหน้าที่ แปลงแรงดัน Input ของวงจรให้อยู่ในรูปของสัญญาณ Digital ขนาด 8 Bit โดยขา ref/2 ของ ADC0804 ถูกควบคุมแรงดันด้วย IC LM336 เพื่อเป็นแรงดันอ้างอิง โดยจะมีแรงดันครึ่งหนึ่งของแหล่งจ่าย Vcc



รูปที่ 3.3 วงจร Analog to Digital

### 3.1.4 วงจรสร้างสัญญาณรีเซต

เป็นวงจรที่ทำหน้าที่สร้างสัญญาณรีเซต เพื่อทำหน้าที่รีเซ็ตวงจร เมื่อเกิดการผิดพลาดของวงจร และยังสามารส่งรีเซ็ตวงจรได้อีกด้วยโดยการต่อขา 1 ของ DS1232L ลงกราวด์ ขา 7 ของ DS1232L จะสร้างสัญญาณ ที่มีระดับลอจิกเป็น 1 เพื่อทำการรีเซต MCU แสดงสัญญาณรีเซตด้วย LED สีแดง

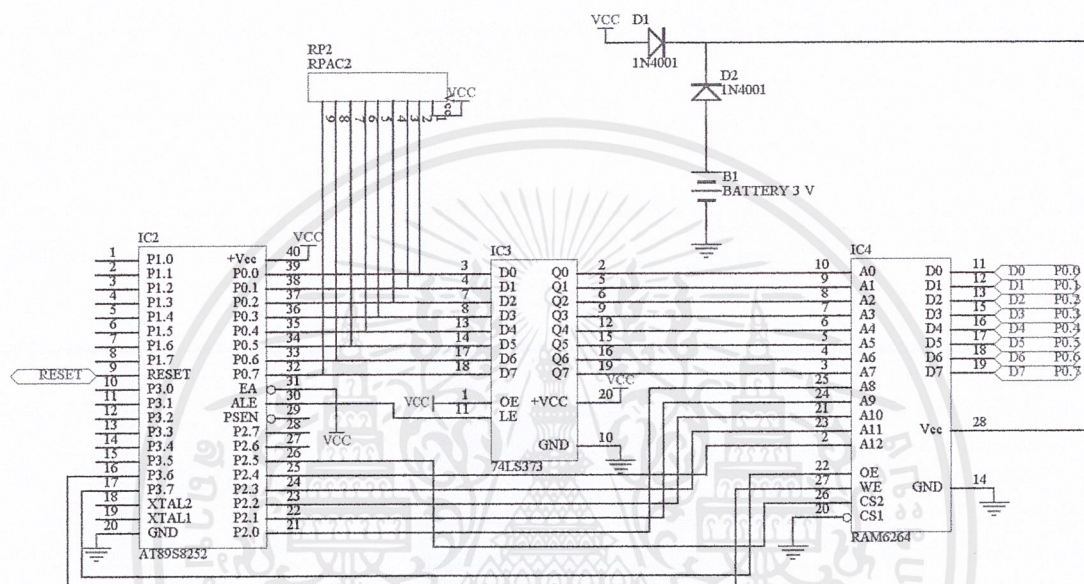


รูปที่ 3.4 วงจรสร้างสัญญาณรีเซต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1.5 วงจรหน่วยความจำ

เป็นวงจรที่ทำหน้าที่เก็บข้อมูลที่ถูกระงับไว้ โดยมี Address อยู่ที่ 4000H - 5FFFH มี IC 74LS373 ทำหน้าที่เป็นตัว Latch ค่าของ Address ไว้เมื่อมีการอ้างถึงหน่วยความจำข้อมูลภายนอก หน่วยความจำนี้เป็นแบบ RAM ขนาด 8K เบอร์ 6264

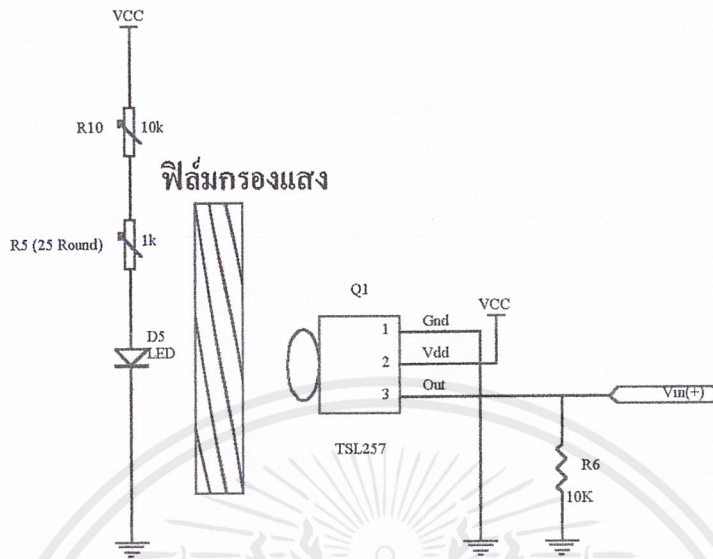


รูปที่ 3.5 วงจรหน่วยความจำ

### 3.1.6 วงจรกำเนิดแสงและรับแสง

เป็นวงจรที่ทำหน้าที่กำเนิดแสงและรับแสง โดยตัวกำเนิดแสงเลือกใช้ตัวกำเนิดแสงที่มีย่านความถี่แสงอยู่ในช่วง 380 – 780 นาโนเมตร ซึ่งเป็นแสงสีขาว โดยมีตัวต้านทาน 1K แบบแกนหมุนปรับละเอียด 25 รอบ เพื่อใช้ปรับกระแสที่จ่ายให้กับ LED สีขาวเพื่อจำกัดความสว่างให้พอดี

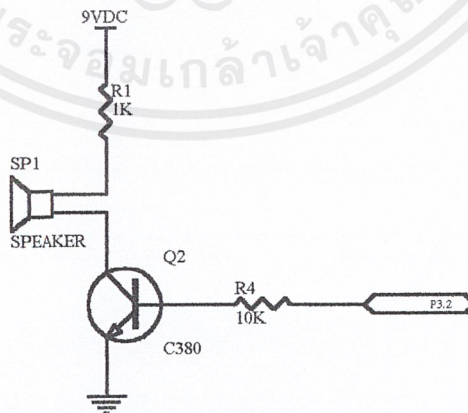
ตัวรับแสงเลือกใช้ TSL257 เป็น Light to Voltage ทำหน้าที่เปลี่ยนแสงให้เป็นแรงดัน โดยภายในจะมีโฟโตไดโอดและวงจรขยายแรงดันเพื่อขยายแรงดันให้มีความสูงขึ้น โดยรวมทั้งหมดยังในตัวเดียวกัน แรงดันที่ได้สามารถนำไปป้อนให้กับวงจร Analog to Digital ได้โดยตรง โดยมีตัวต้านทาน 10k ต่อร่วมด้วย



รูปที่ 3.6 วงจรกำเนิดแสงและรับแสง

### 3.1.7 วงจร กำเนิดเสียง

เป็นวงจรที่ทำหน้าที่กำเนิดสัญญาณเสียง โดยต้องป้อนสัญญาณพัลส์ให้กับวงจรเพื่อทำให้ลำโพง เปียชโซ ทำงาน Transistor ที่ใช้เป็นแบบ NPN เบอร์ C380 โดยลำโพงเปียชโซ ต่ออยู่กับแหล่งจ่ายแรงดัน 9 VDC อยู่



รูปที่ 3.7 วงจรกำเนิดเสียง

### 3.1.8 Xtalk Port

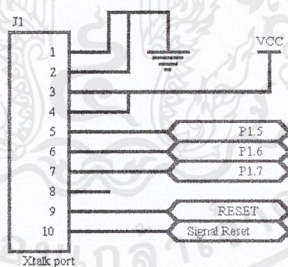
มีความจำเป็นอย่างมากในการเขียนโปรแกรมให้กับวงจรทั้งหมด เนื่องจากตัวรับแสงในวงจรจะต้องไม่ให้แสงจากภายนอกเข้ามารบกวน ดังนั้นจึงต้องประกอบวงจรลงกล่องให้เรียบร้อย และทำการต่อ Xtalk Port ออกมาข้างนอก แล้วทำการเขียนโปรแกรมลง MCU โดยที่ไม่ต้องถอด MCU ออกมาเพื่อเขียนโปรแกรมลงไป

ขา P1.4 เบอร์ AT89Sxx มีหน้าที่พิเศษคือ ขา SS (Slave Select) เป็นขาเลือกการติดต่อในกรณีที่ไมโครคอนโทรลเลอร์เป็นอุปกรณ์สเลฟในระบบการติดต่อแบบ SPI

ขา P1.5 เบอร์ AT89Sxx มีหน้าที่พิเศษคือ ขา MOSI (Master data output, Slave data input) ใช้ในการติดต่อกับพอร์ต SPI

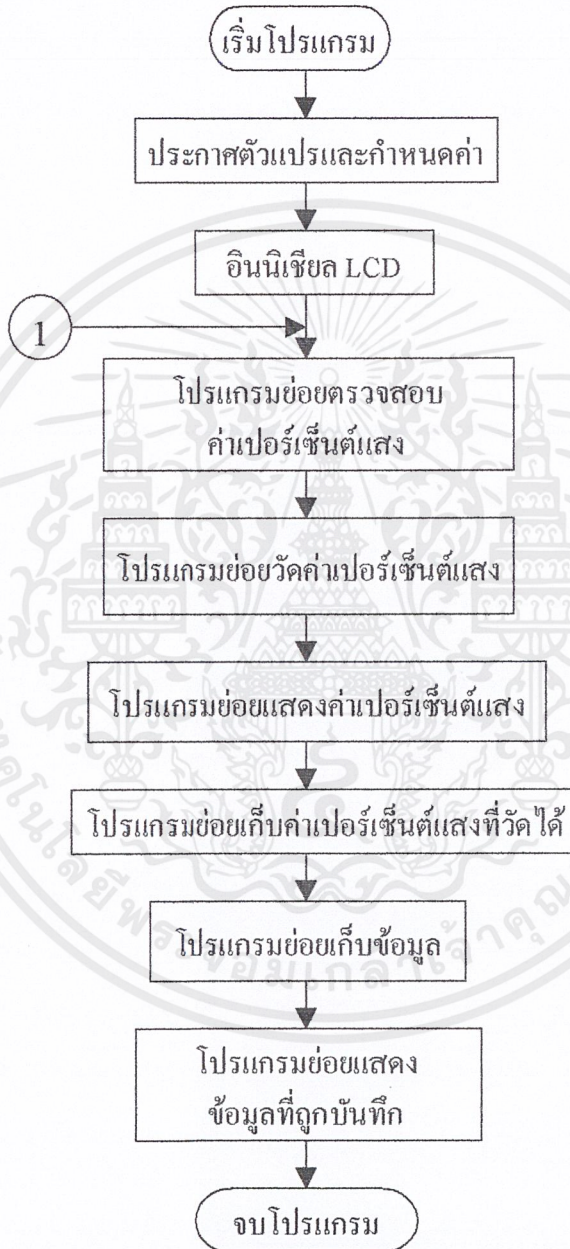
ขา P1.6 เบอร์ AT89Sxx มีหน้าที่พิเศษคือ ขา MOSI (Master data input, Slave data output) ใช้ในการติดต่อกับพอร์ต SPI

ขา P1.7 เบอร์ AT89Sxx มีหน้าที่พิเศษคือ ขา SCK (Master clock output) เป็นขาสัญญาณนาฬิกาของการติดต่อกับพอร์ต SPI



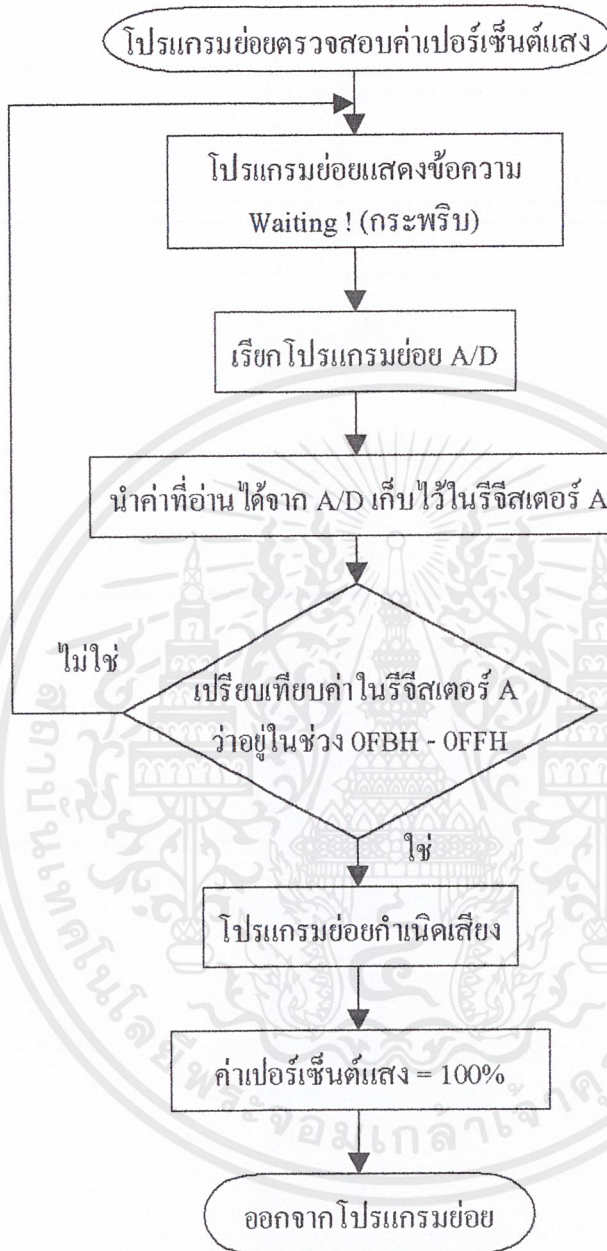
รูปที่ 3.8 วงจร Xtalk Port

### 3.2 ส่วนของซอฟต์แวร์

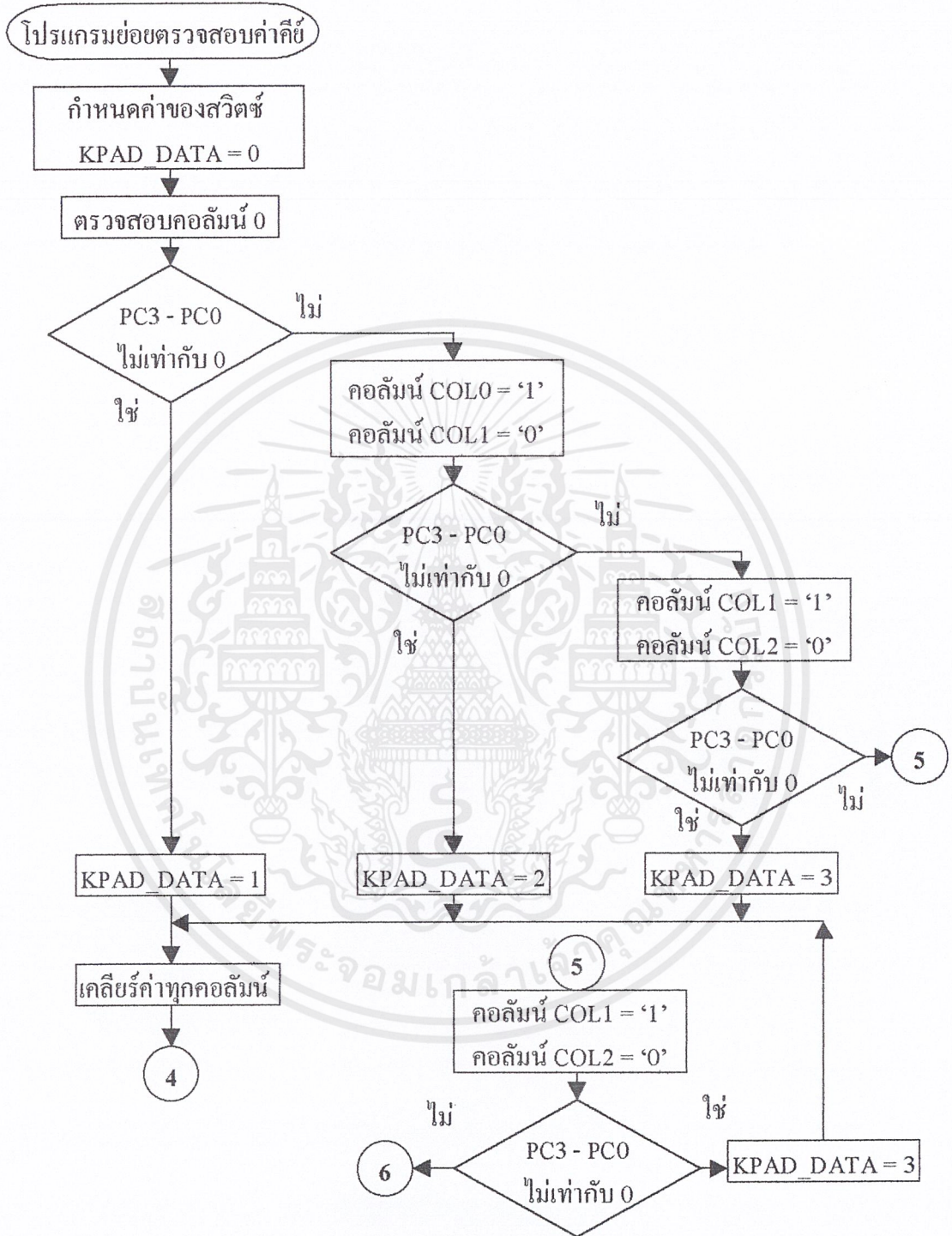


รูปที่ 3.9 ผังงานของโปรแกรมหลัก

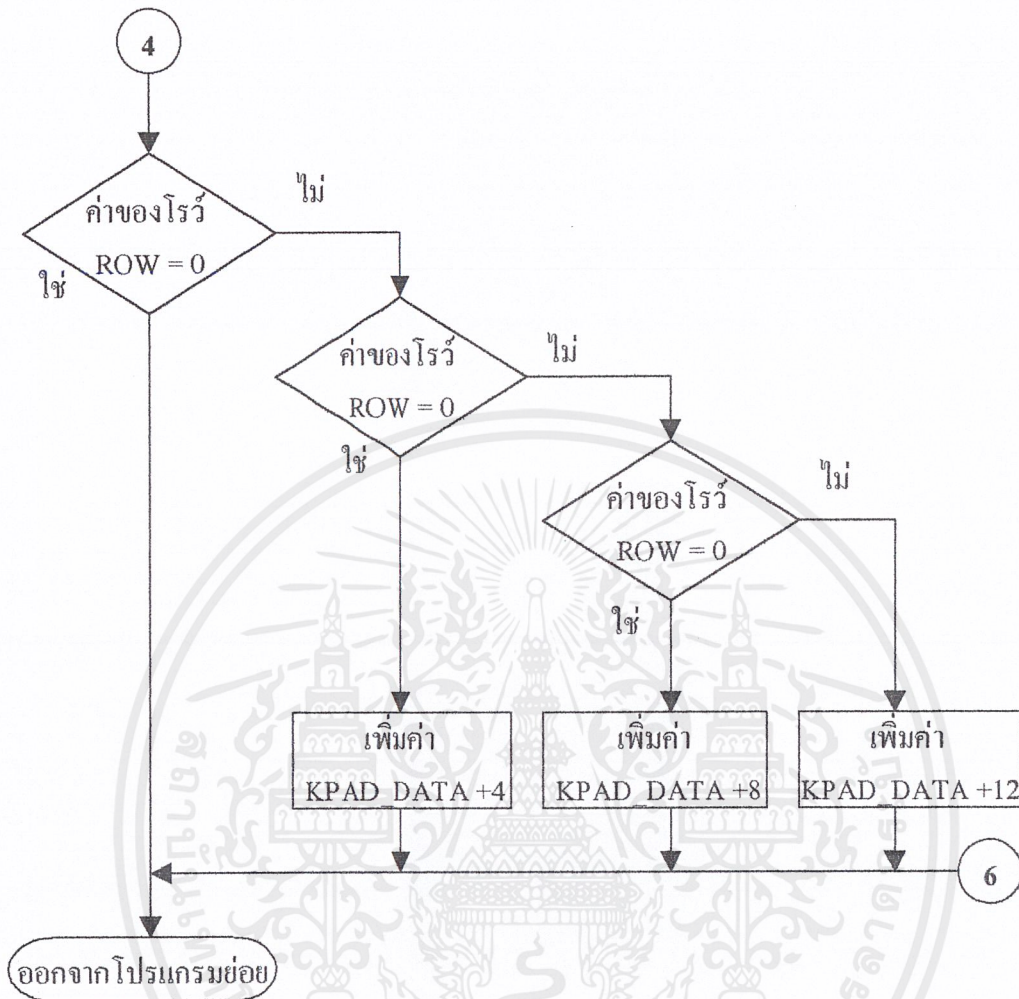
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



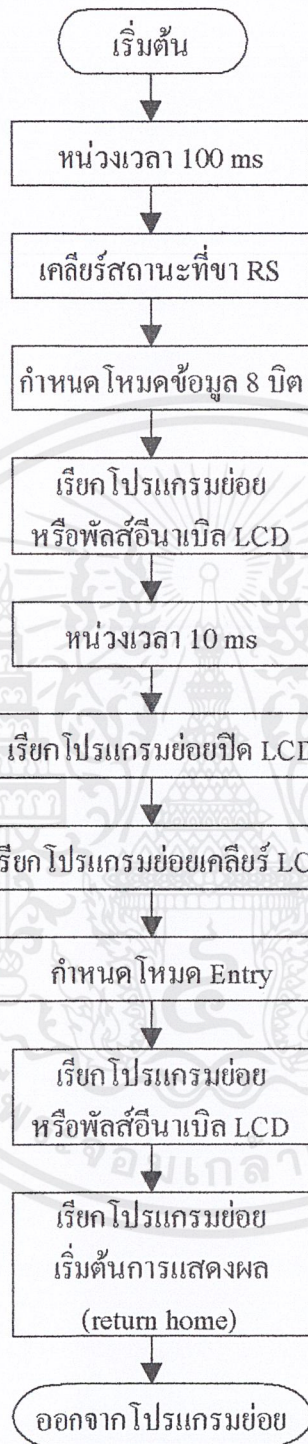
รูปที่ 3.9 (ต่อ) ผังงานของโปรแกรมหลัก



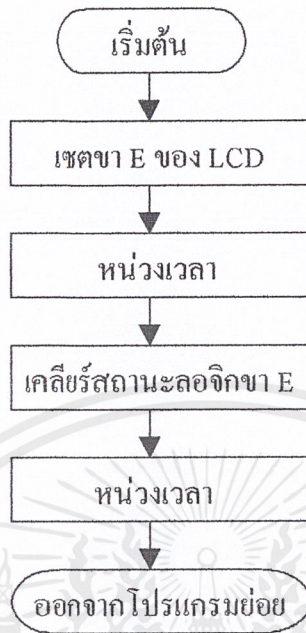
รูปที่ 3.10 ฟังงานของโปรแกรมย่อยตรวจสอบค่าคีย์



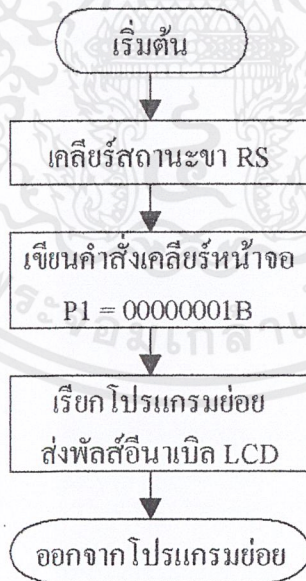
รูปที่ 3.10 (ต่อ) ผังงานของ โปรแกรม Scan Key



รูปที่ 3.11 ผังงานของโปรแกรมย่อยการอินิเชียลโมดูล LCD



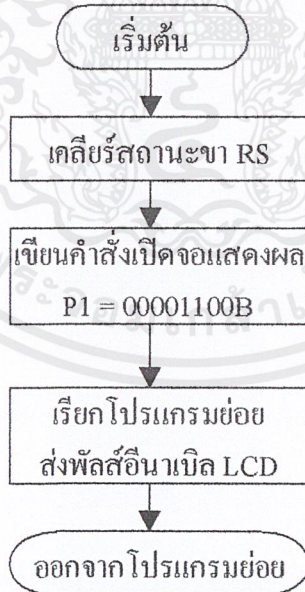
รูปที่ 3.12 ผังงานของโปรแกรมย่อยส่งพัลส์อินาเบิ้ลแกโมดูล LCD



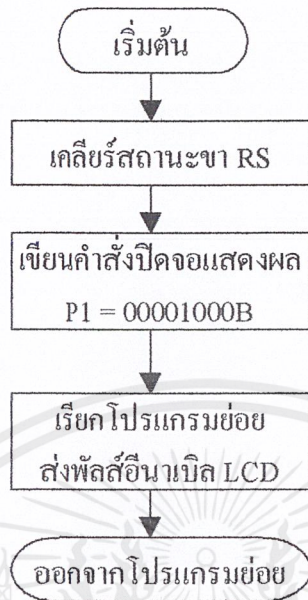
รูปที่ 3.13 ผังงานของโปรแกรมย่อยเคลียร์ LCD



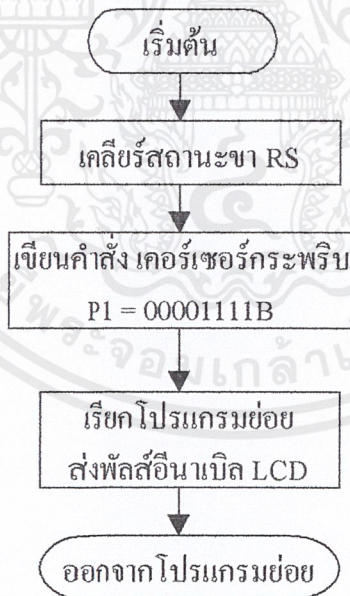
รูปที่ 3.14 ฟังก์ชันของโปรแกรมย่อย Return Home



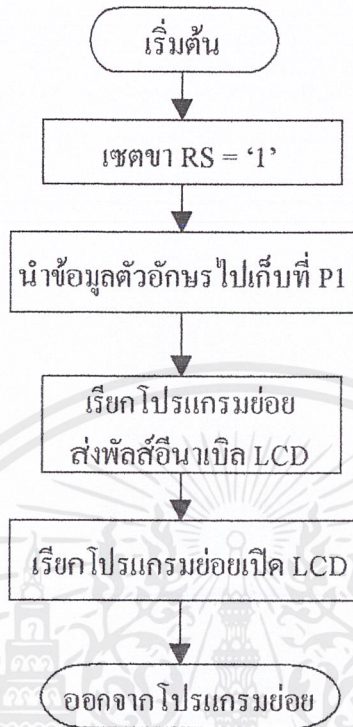
รูปที่ 3.15 ฟังก์ชันของโปรแกรมย่อย เปิด LCD



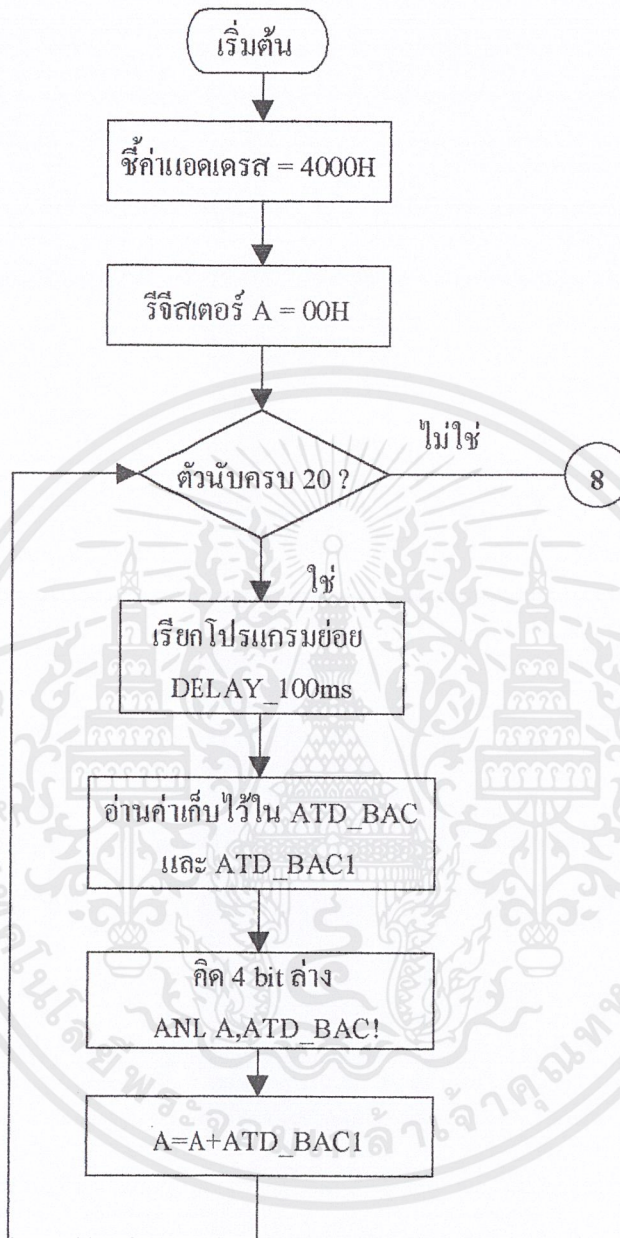
รูปที่ 3.16 ฟังก์ชันของโปรแกรมย่อยเปิด LCD



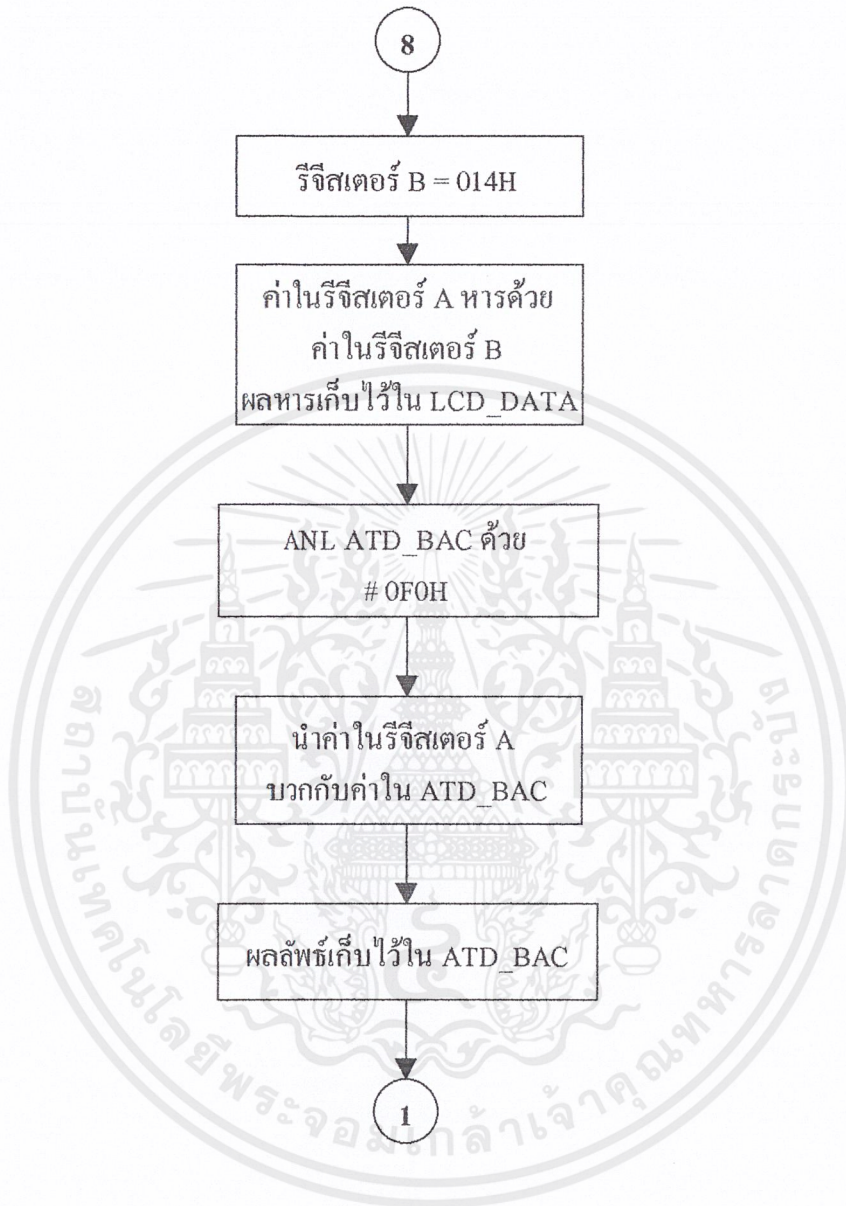
รูปที่ 3.17 ฟังก์ชันของโปรแกรมย่อยเคอร์เซอร์กระพริบ



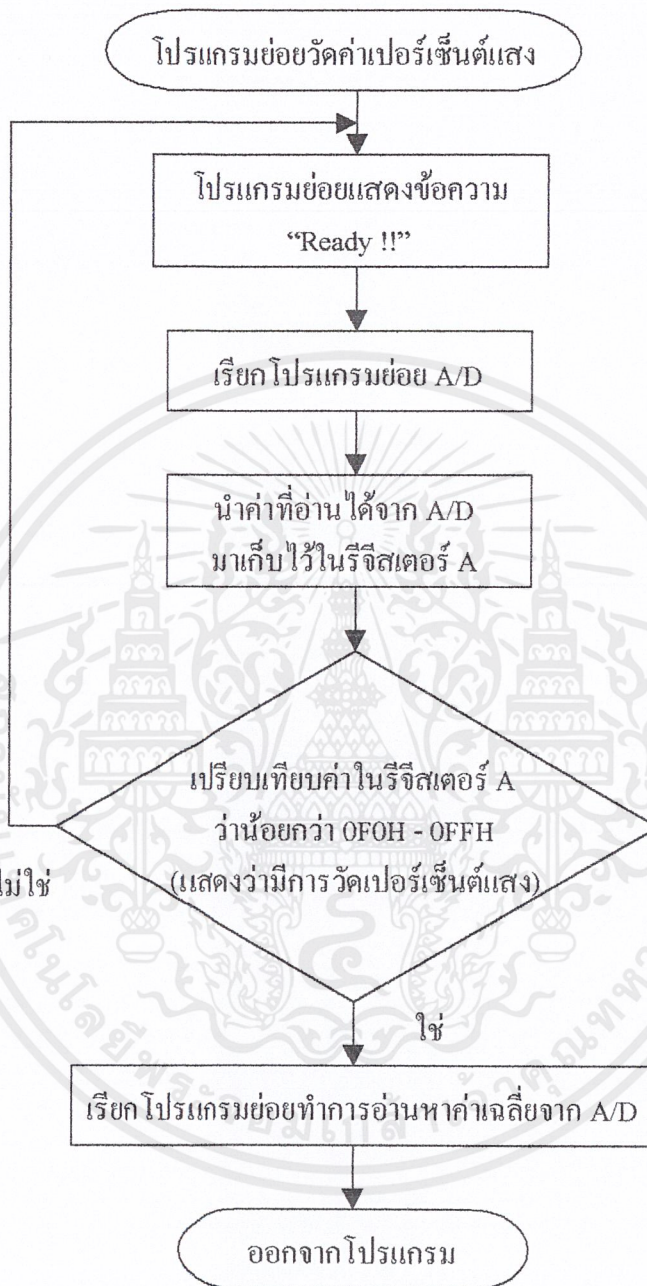
รูปที่ 3.18 ฟังก์ชันของโปรแกรมย่อยเขียนตัวอักษรลงบน LCD



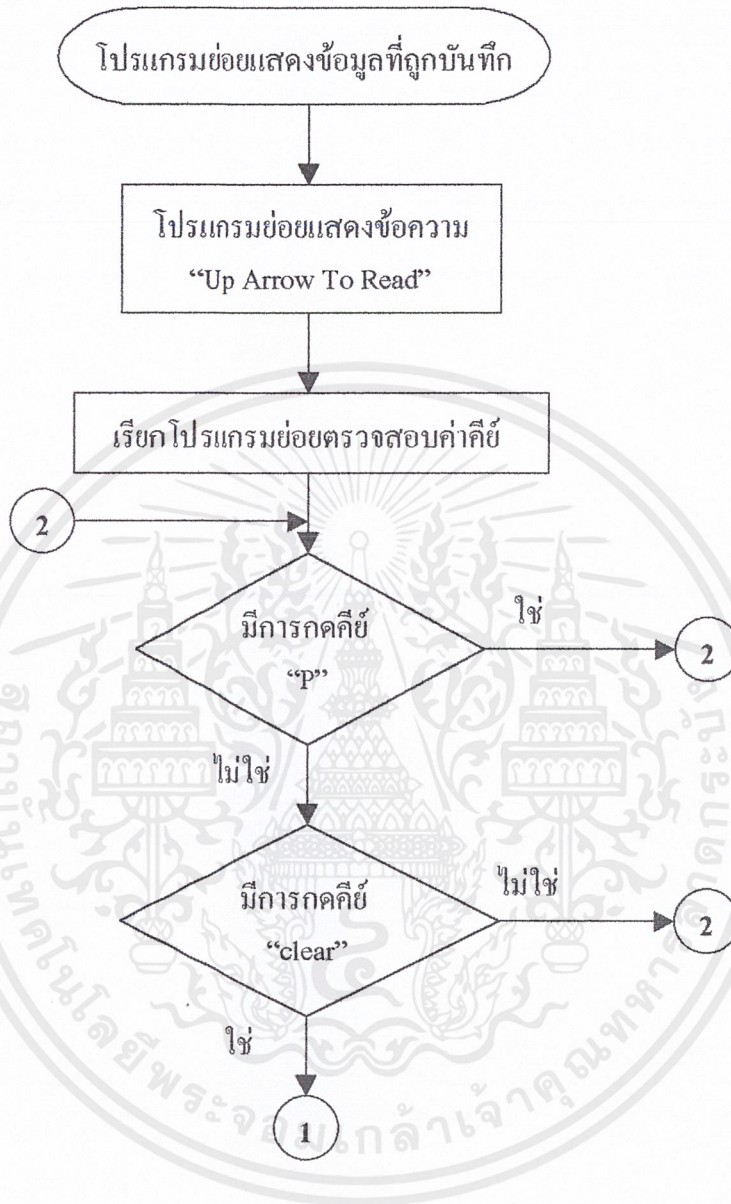
รูปที่ 3.19 ฟังงานของ โปรแกรมย่อย A/D



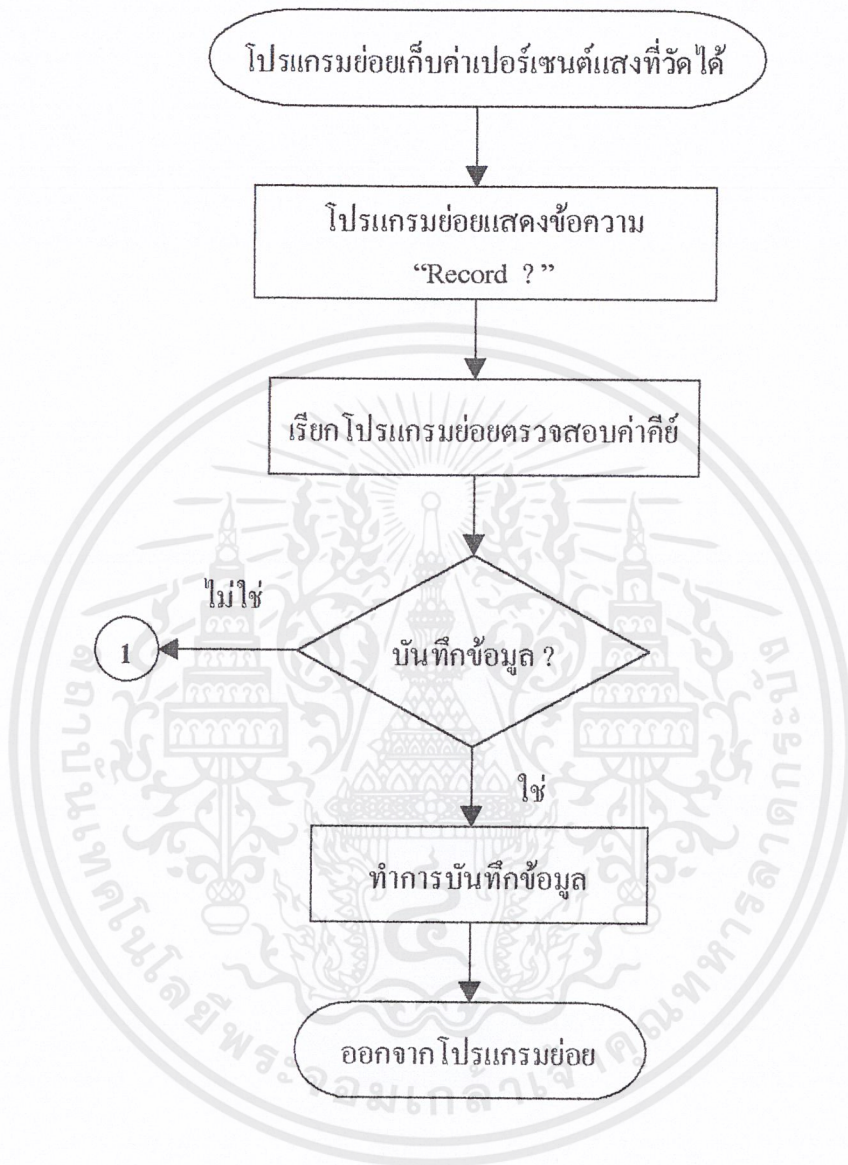
รูปที่ 3.19 (ต่อ) ผังงานของโปรแกรมย่อย A/D



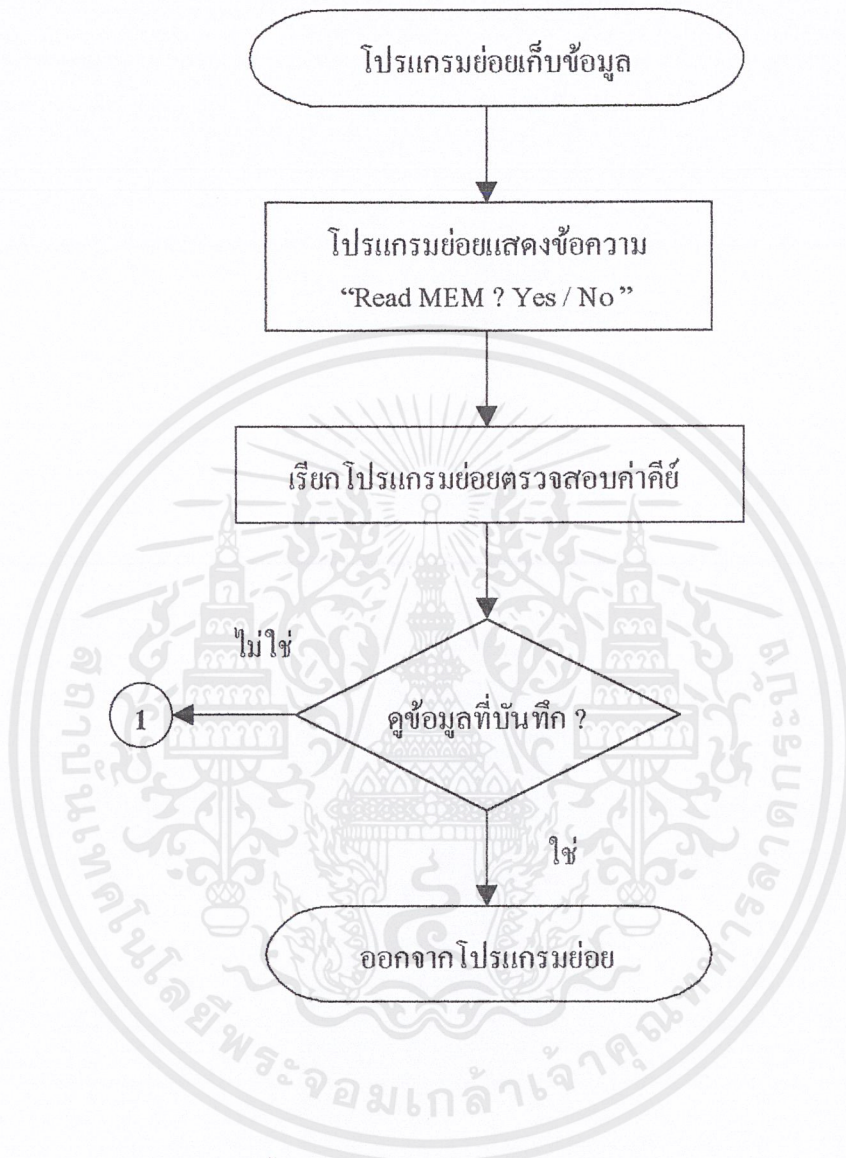
รูปที่ 3.20 ฟังงานของ โปรแกรมย่อยวัดค่าเปอร์เซ็นต์แสง



รูปที่ 3.21 ผังงานของโปรแกรมย่อยแสดงข้อมูลที่ถูกบันทึก



รูปที่ 3.22 ผังงานของโปรแกรมย่อยเก็บค่าเปอร์เซ็นต์แสงที่วัดได้



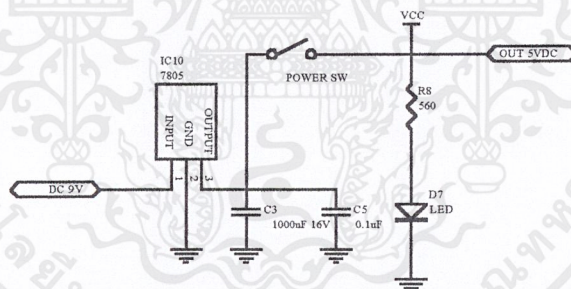
รูปที่ 3.23 ผังงานของโปรแกรมย่อยเก็บข้อมูล

## บทที่ 4

### การทดลองและผลการทดลอง

เพื่อให้ง่ายต่อการทดลองและการตรวจสอบการทำงานของระบบเราจึงได้แบ่งการทดลองส่วนต่างๆของวงจรออกเป็น ส่วน คือ ส่วนที่หนึ่งการทดลองส่วนของวงจรไฟเลี้ยง ส่วนที่สองการทดลองส่วนของวงจร Scan Key ส่วนที่สามคือส่วนของวงจรถ่ายค่าเน็ตแสงและรับแสง ส่วนที่สี่คือส่วนของวงจร Analog to Digital ส่วนที่ห้าคือส่วนของวงจรทดลองส่วนของวงจรสร้างสัญญาณรีเซต ส่วนที่หกคือการทดลองในส่วนของวงจรหน่วยความจำ ส่วนที่เจ็ดก็คือการทดลองในส่วนของวงจรถ่ายค่าเน็ตเสียง และส่วนที่แปดคือการทดลองส่วนของ Xtalk Port

#### 4.1 การทดลองส่วนของวงจรไฟเลี้ยง



รูปที่ 4.1 วงจรไฟเลี้ยง

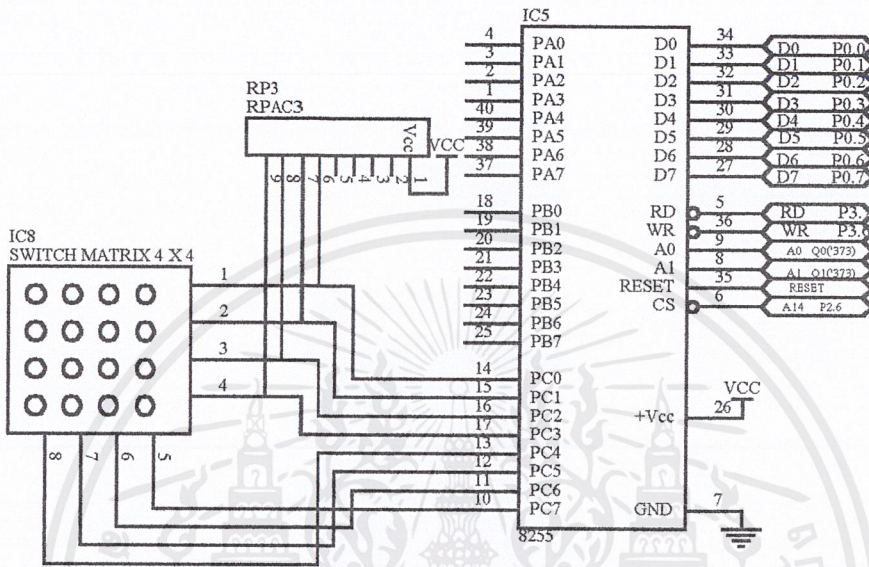
##### 4.1.1 ลำดับขั้นการทดลอง

1. ประกอบวงจรไฟเลี้ยงขึ้นบนบอร์ดทดลอง เปิดสวิตช์
2. จากนั้นทำการทดลอง โดยใช้ดีจิจิตอลมัลติมิเตอร์ทำการวัดแรงดันที่เอาต์พุตของวงจร

##### 4.1.2 ผลการทดลอง

ผลที่ได้คือ ค่าแรงดันที่วัดได้คือ 5 VDC

## 4.2 การทดลองส่วนของวงจร Scan Key



รูปที่ 4.2 วงจร Scan Key

### 4.2.1 ลำดับขั้นการทดลอง

1. ประกอบวงจรในส่วนของวงจร Scan Key ขึ้นตามบนบอร์ดทดลอง
2. จากนั้นทำการทดลอง โดยใช้จิจิตอลมัลติมิเตอร์ทำการวัดค่าความต้านทาน
3. ทำการเขียน โปรแกรมติดต่อกับ 8255 โดยให้ส่งข้อมูล 0FFH ออกที่พอร์ต PC0-PC7 ส่งข้อมูล 0FH ออกที่พอร์ต PC4-PC7 แล้วทำการรับข้อมูลเข้าที่ PC0-PC3 แล้ว แสดงค่าที่รับได้ที่พอร์ต P1.0-P1.3 ของMCU
4. ใช้ลอจิกโพรบทำการวัดที่ขา P1.0-P1.3 ของMCU

### 4.2.2 ผลการทดลอง

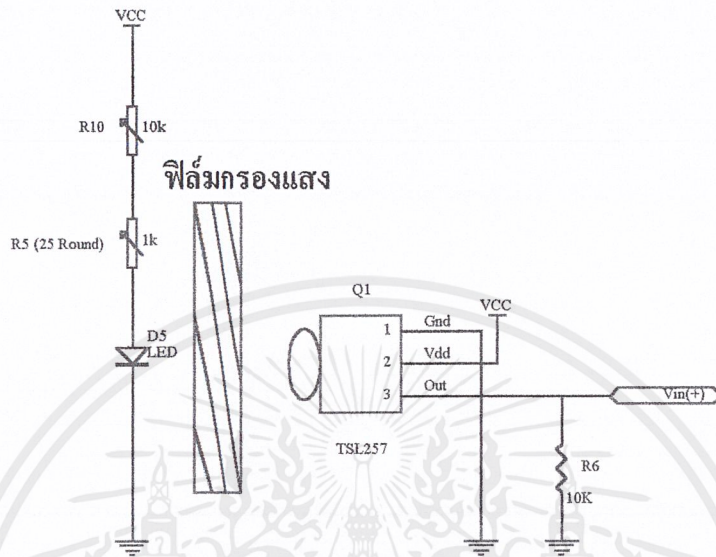
เมื่อทำการวัดค่าความต้านทานขา 1 และ ขา 8 ของ SWITCH KEY ถ้า กดหมายเลข 1 บน SWITCH KEY ค่าความต้านทานที่ได้จะเป็น 0 โอห์ม แสดงว่า SWITCH KEY ต่อถูกต้อง ทำการเช็คลักษณะนี้กับทุกขาของ SWITCH KEY หลังจากเขียน โปรแกรมติดต่อกับ 8255 แล้ว เมื่อมีการกดคีย์ใดๆ แล้วทำการวัดลอจิกที่ พอร์ต P1.0-P1.3 จะได้ค่าดังนี้

ตารางที่ 4.1 ตารางแสดงค่าคีย์ที่กด

| คีย์ที่กด       | ค่าที่วัดได้ที่P1.3-P1.0 |
|-----------------|--------------------------|
| 1               | 1110                     |
| 2               | 1110                     |
| 3               | 1110                     |
| 4               | 1101                     |
| 5               | 1101                     |
| 6               | 1101                     |
| 7               | 1011                     |
| 8               | 1011                     |
| 9               | 1011                     |
| 0               | 0111                     |
| ลูกศรขึ้น       | 1110                     |
| ลูกศรลง         | 1101                     |
| CLEAR           | 0111                     |
| HELP            | 0111                     |
| 2 <sup>ND</sup> | 1011                     |
| ENTER           | 0111                     |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 การทดลองส่วนของวงจรกำเนิดแสงและรับแสง



รูปที่ 4.3 วงจรกำเนิดแสงและรับแสง

#### 4.3.1 ลำดับขั้นการทดลอง

1. ประกอบวงจรกำเนิดแสงและรับแสง
2. ให้ตัวกำเนิดแสงรับแสงส่องให้ตรงกับตัวรับแสงและกันไม่ให้ตัวรับแสงได้รับแสงจากภายนอก
3. ทำการปรับตัวต้านทาน 1k เพื่อปรับกระแสที่จ่ายให้ LED
4. วัดกระแสที่จ่ายให้ LED แล้ววัดแรงดันที่ขาเอาต์พุตของ TSL257

#### 4.3.2 ผลการทดลอง

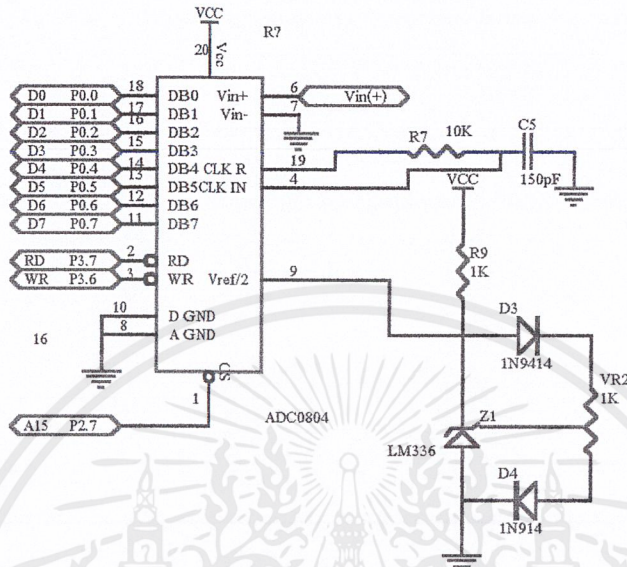
การทดลองนี้เพื่อวัดหา กระแสที่จ่ายให้กับ LED แล้วเกิดแสงสว่าง เพื่อให้ทราบถึงการเปลี่ยนแปลงของแรงดันในตัวรับแสง และหาค่ากระแสที่มากที่สุดที่ทำให้แรงดันที่ขาเอาต์พุตของ TSL257 คงที่

ตารางที่ 4.2 แสดงค่ากระแสที่จ่ายให้ LED ที่ทำให้แรงดันเอาต์พุตของ TSL275 คงที่

| กระแสที่จ่ายให้ LED (mA) | แรงดันเอาต์พุตที่ TSL275 (Volt) |
|--------------------------|---------------------------------|
| 1.432                    | 0.2                             |
| 1.485                    | 0.4                             |
| 1.531                    | 0.6                             |
| 1.566                    | 0.8                             |
| 1.570                    | 1.0                             |
| 1.606                    | 1.2                             |
| 1.622                    | 1.4                             |
| 1.640                    | 1.6                             |
| 1.674                    | 1.8                             |
| 1.680                    | 2.0                             |
| 1.683                    | 2.2                             |
| 1.687                    | 2.4                             |
| 1.690                    | 2.6                             |
| 1.710                    | 2.8                             |
| 1.731                    | 3.0                             |
| 1.751                    | 3.2                             |
| 1.764                    | 3.4                             |
| 1.772                    | 3.6                             |
| 1.780                    | 3.8                             |
| 1.788                    | 4.0                             |
| 1.811                    | 4.2                             |
| 1.813                    | 4.4                             |
| 1.829                    | 4.6                             |
| 1.845                    | 4.76                            |
| 1.868                    | 4.76                            |
| 1.890                    | 4.76                            |
| 1.925                    | 4.76                            |
| 1.954                    | 4.76                            |
| 1.986                    | 4.76                            |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.4 การทดลองส่วนของวงจร Analog to Digital



รูปที่ 4.4 วงจร Analog to Digital

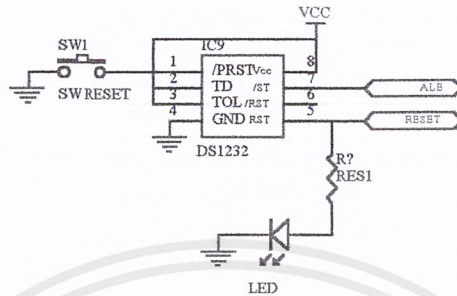
### 4.4.1 ลำดับขั้นการทดลอง

1. ประกอบวงจร Analog to Digital
2. ต่อแรงดัน Vin โดยใช้ ตัวต้านทานปรับค่าได้ทำการปรับค่าแรงดัน Vin
3. ใช้ลอจิกโพรบวัดขา D0 – D7 ของ ADC0804
4. เปลี่ยนค่าแรงดันให้เพิ่มขึ้นเรื่อยๆ
5. ใช้ลอจิกโพรบวัดขา D0 – D7 ของ ADC0804

### 4.4.2 ผลการทดลอง

ค่าลอจิกที่ได้จากขา D0 – D7 ของ ADC0804 จะเพิ่มขึ้นตามแรงดันของ Vin ที่เข้ามา

## 4.5 การทดลองส่วนของ วงจร สร้างสัญญาณรีเซต



รูปที่ 4.5 วงจร สร้างสัญญาณรีเซต

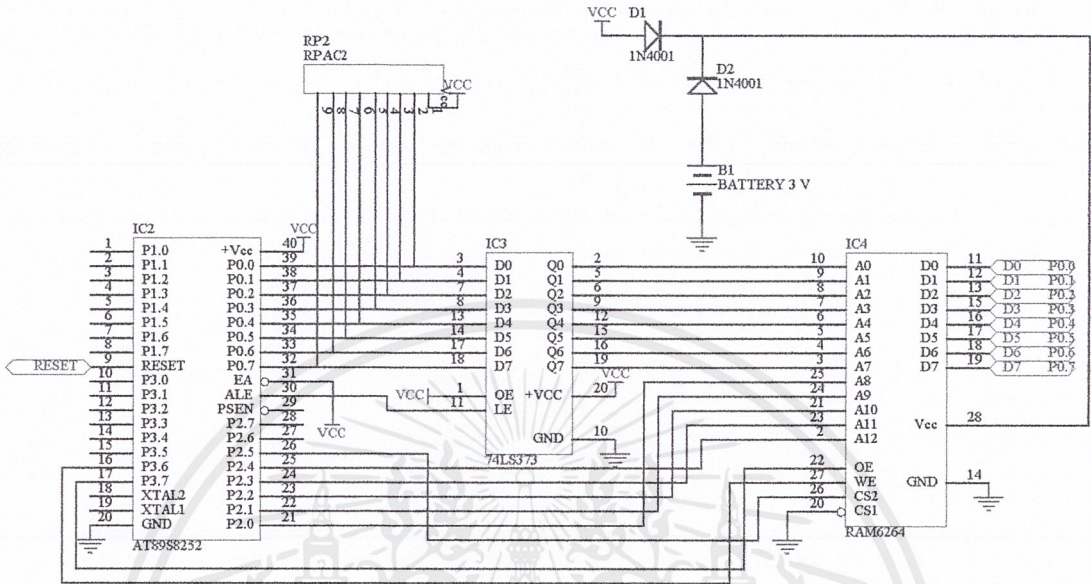
### 4.5.1 ลำดับขั้นการทดลอง

1. ประกอบวงจรสร้างสัญญาณรีเซต
2. กดสวิตช์ Reset

### 4.5.2 ผลการทดลอง

เมื่อกดสวิตช์ Reset แล้ว LED ที่ต่ออยู่ที่ขา 5 ของ DS1232L จะติดสว่าง มีระดับลอจิก “1” และ เมื่อเอาลอจิก โพรบวัดที่ขา ALE จะเป็นสัญญาณพัลส์ ซึ่งทำให้ในสภาวะปกติเมื่อไม่กดสวิตช์ Reset ขา 5 ของ DS1232L จะมีลอจิก 0

## 4.6 การทดลองส่วนของ วงจร หน่วยความจำ



รูปที่ 4.6 วงจร หน่วยความจำ

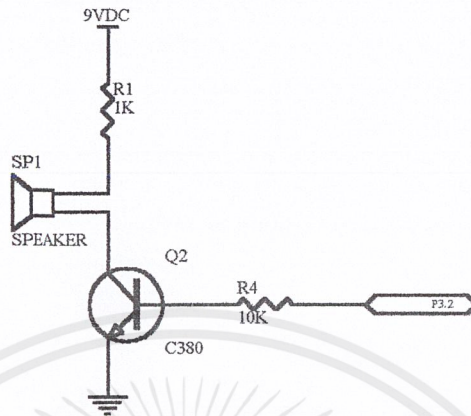
### 4.6.1 ลำดับขั้นการทดลอง

1. ประกอบวงจรหน่วยความจำ
2. ทำการเขียนโปรแกรมติดต่อ RAM โดยการส่งข้อมูลไปที่ตำแหน่ง E000H ด้วยค่า 0FH
3. อ่านข้อมูลจากหน่วยความจำตำแหน่งที่ E000H แล้วนำข้อมูลที่อ่านได้ส่งออกมาพอร์ตที่ P1.0 – P1.7

### 4.6.2 ผลการทดลอง

นำลอจิกโพรบไปวัดที่ P1.0 – P1.7 จะได้ระดับลอจิก 0FH

## 4.7 การทดลองส่วนของวงจร กำเนิดเสียง



รูปที่ 4.7 วงจร กำเนิดเสียง

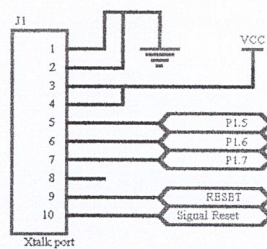
### 4.7.1 ลำดับขั้นการทดลอง

1. ประกอบวงจรกำเนิดเสียง
2. เขียนโปรแกรมทดสอบ โดยสร้างสัญญาณพัลส์ ออกไปที่ P3.2

### 4.7.2 ผลการทดลอง

เกิดเสียงดังยาวติดต่อกันที่ลำโพง

## 4.8 การทดลองส่วนของ Xtalk Port



รูปที่ 4.8 Xtalk Port

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.8.1 ลำดับขั้นการทดลอง

1. ทำการต่อ SPI – LOAD เข้ากับ Xtalk Port
2. ทำการติดต่อกับ MCU ด้วยคำสั่งของโปรแกรม Xtalk

#### 4.8.2 ผลการทดลอง

เมื่อต่อ SPI – LOAD เข้ากับ Xtalk Port แล้วจะมีสัญญาณไฟกระพริบเป็นจังหวะ แสดงว่าพร้อมทำงาน ทำการโหลดโปรแกรมโดยผ่านทาง SPI-LOAD จะเกิดไฟกระพริบที่ SPI-LOAD ตามจังหวะของการส่งข้อมูล

ตารางที่ 4.3 แสดงค่าแรงดันที่วัดได้

| ชนิดของฟิล์ม | ค่าเปอร์เซ็นต์แสง<br>ที่ส่องผ่านฟิล์ม | ค่าแรงดัน<br>ที่วัดได้จริง<br>(ก่อนเข้าA/D) | ค่าเลขฐาน16<br>(จากการคำนวณ) | ค่าเลขฐาน 16<br>(ที่วัดได้จริง) |
|--------------|---------------------------------------|---|------------------------------|---------------------------------|
| 1            | 60 %                                  | 4.03  | C9                           | C6                              |
| 2            | 55 %                                  | 3.32  | A5                           | A5                              |
| 3            | 40 %                                  | 2.02  | 65                           | 64                              |
| 4            | 45 %                                  | 2.27  | 71.2                         | 71                              |
| 5            | 40 %                                  | 1.97  | 62                           | 62                              |
| 6            | 30 %                                  | 1.41  | 46                           | 46                              |
| 7            | 20 %                                  | 1.02  | 33                           | 33                              |
| 8            | 20 %                                  | 1.06  | 35                           | 35                              |
| 9            | 10 %                                  | 0.65  | 22                           | 21                              |
| 10           | 10 %                                  | 0.527                                       | 1A                           | 1A                              |
| 0 %          | 0 %                                   | 0.059                                       | 03                           | 03                              |
| 100 %        | 100 %                                 | 4.79  | EF                           | EF                              |

## บทที่ 5

### บทสรุป ปัญหา แนวทางแก้ไข และการพัฒนา

#### 5.1 บทสรุป

โครงการเครื่องมือวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ ซึ่งก่อนที่โครงการนี้จะสำเร็จได้นั้นจำเป็นอย่างยิ่งที่จะต้องได้รับความช่วยเหลือจากท่านอาจารย์ในภาควิชา และบุคคลอื่นๆ ที่ผู้จัดทำได้รับความช่วยเหลือและข้อเสนอแนะต่างๆที่เป็นประโยชน์ต่อผู้จัดทำในการจัดทำโครงการนี้ขึ้นมา นอกจากนั้นการศึกษา ค้นคว้า ในหลักการและทฤษฎีต่างๆ ที่เกี่ยวข้องกับการทำโครงการนี้ทำให้ผู้จัดทำได้ทราบถึงความรู้ต่างๆ อาจจะหาไม่ได้จากในห้องเรียน และจากการทำโครงการนี้เองทำให้ผู้จัดทำมีความเห็นว่าการเรียนนั้นนอกจากที่เราจะเรียนภายในห้องเรียนเท่านั้นแล้ว เรายังต้องศึกษา ค้นคว้า จากภายนอกอีกด้วย และอีกสิ่งหนึ่งที่มีความสำคัญก็คือการได้เห็นสิ่งที่เราได้เรียนไปนั้นสามารถที่จะนำไปใช้ประโยชน์ได้จริงๆ สำหรับโครงการนี้ทางคณะผู้จัดทำได้มีการวางแผนการจัดทำโครงการโดยมีระยะเวลาวางแผน ทั้งหมด 5 เดือน เริ่มตั้งแต่การรวบรวม ค้นคว้า หาเอกสารที่เกี่ยวข้อง ทั้งจากตำราภาษาไทย ภาษาอังกฤษ และการขอคำปรึกษาจากอาจารย์ที่ปรึกษา จากนั้นก็เริ่มทำการวางแผนเกี่ยวกับการออกแบบวงจรในส่วนต่างๆของเครื่อง การเขียนโปรแกรมที่ควบคุมการทำงาน และเมื่อทราบส่วนประกอบส่วนต่างๆ แล้วก็จัดการทำโครงการเป็นส่วนๆตามที่ได้ออกแบบไว้ ซึ่งทำให้การทำงานในขั้นต่อไปสามารถทำได้ง่ายและมีประสิทธิภาพในการทำงาน และเมื่อเขียนโปรแกรมควบคุมการทำงานได้แล้วก็ทำการตรวจสอบหาข้อผิดพลาดในการใช้งาน ซึ่งผลการทดลองที่ออกมาเป็นที่น่าสนใจ และหลังจากที่เวลาล่วงเลยมาประมาณ 3 เดือน เข้าสู่ช่วงของต้นเดือนที่ 4 เครื่องวัดของเราได้มีความสมบูรณ์มากขึ้น แต่ทั้งนี้เราก็กังไม่ได้ยุติเพียงเท่านั้นเรายังคงทำการพัฒนาเครื่องวัดต่อไปอย่างต่อเนื่องเพื่อก่อให้เกิดประสิทธิภาพในการทำงานมากที่สุดต่อผู้ใช้แต่อีกสิ่งหนึ่งที่จะขาดไม่ได้ก็คือคู่มือในการใช้โปรแกรมซึ่งทางผู้จัดทำได้จัดทำขึ้นโดยมีจุดประสงค์ที่จะทำให้ผู้ใช้สามารถที่จะอ่าน ค้นคว้าได้ด้วยตนเอง จากทั้งหมดที่ได้กล่าวมานั้นเป็นข้อสรุปที่เกิดขึ้นนับจากวันแรกที่เริ่มสอบหัวข้อปริญญาณิพนธ์ จนมาถึงวันสุดท้ายคือวันที่ทำการสอบปริญญาณิพนธ์ และส่งผลให้เกิดความสำเร็จของปริญญาณิพนธ์นี้ขึ้นมา

## 5.2 ปัญหาและแนวทางการแก้ไข

1) ปัญหาที่เกิดขึ้นคือ อุปกรณ์เซนต์เซอร์ที่ใช้ในวงจรนั้นมีราคาแพงและหายากเนื่องจากเป็นอุปกรณ์ที่เพิ่งมีการสั่งเข้ามาใช้ในเมืองไทย ยังไม่เป็นที่ใช้งานแพร่หลายมากนัก จึงทำให้การจัดหาซื้อเป็นไปด้วยความยากลำบาก ต้องมีการติดต่อเพื่อสั่งซื้อเป็นระยะเวลานาน ทำให้เกิดการเสียเวลาในการทำงาน การทำงานจึงมีความล่าช้าออกไปอีก เมื่อได้นำมาใช้ งาน เวลาใช้งานถ้า

แนวทางการแก้ไข ปรึกษาอาจารย์ที่ปรึกษา โครงการงานเพื่อหาทางแก้ไข หรือเปลี่ยนตัวเซนต์เซอร์เป็นชนิดอื่น

2) เมื่อมีแสงจากภายนอกเข้ามา เซนต์เซอร์นั้นจะมีปฏิกิริยาต่อแสงจากภายนอกด้วย การควบคุมเป็นไปได้อย่างยาก ทำให้เกิดความคลาดเคลื่อนในการวัดค่าเปอร์เซ็นต์แสง

แนวทางการแก้ไข หาวัสดุที่บดแสงมาปิดกั้นแสงบริเวณที่แสงส่องตัวเซนต์เซอร์

3) ในการวัดในแต่ละครั้งถ้าหากไม่มีการใช้เครื่องเป็นเวลานาน เมื่อทำการเปิดเครื่องในครั้งแรกตัวส่งแสงที่เป็น LED และตัวรับแสงต้องอาศัยระยะเวลาช่วงหนึ่งในการทำงาน ทำให้ค่าที่วัดได้ในตอนแรกมีความคลาดเคลื่อน

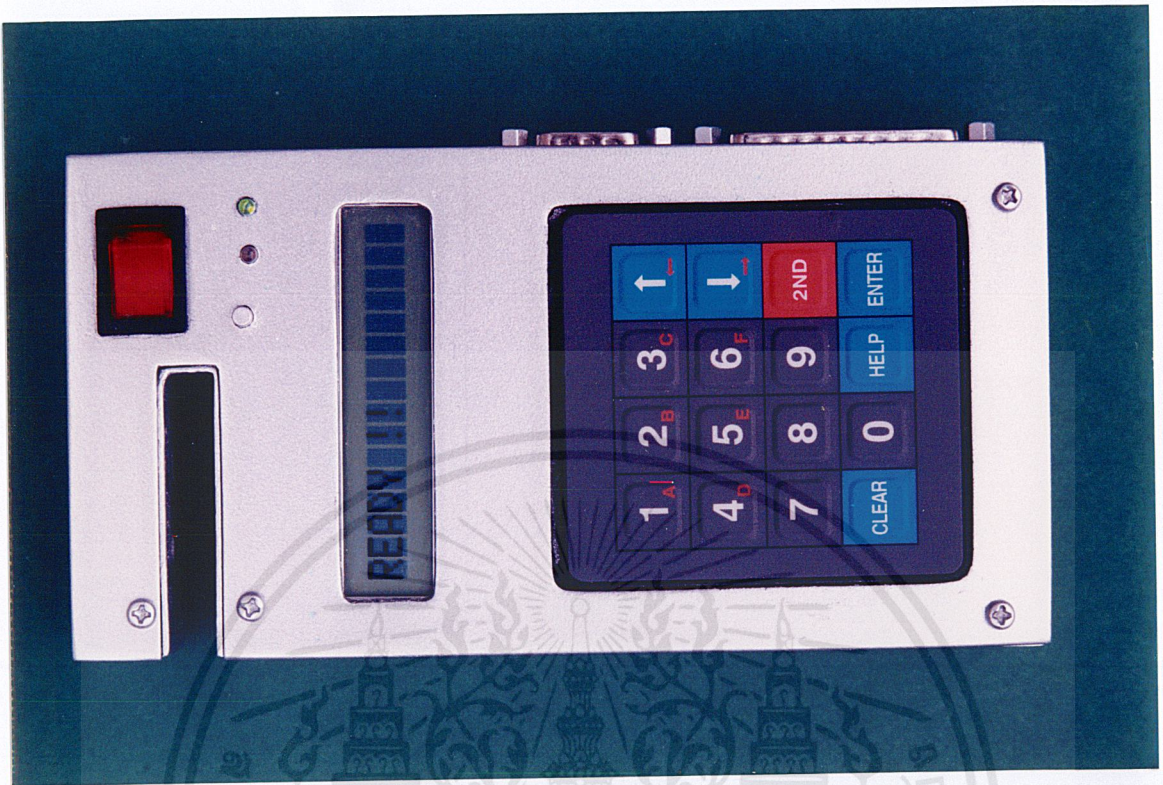
แนวทางการแก้ไข เขียนโปรแกรมตรวจสอบเช็คค่าโดยตรวจสอบให้ค่าที่วัดได้ถูกต้องเสียก่อน แล้วจึงจะสามารถทำการวัดได้

## 5.3 แนวทางการพัฒนา

แนวทางการพัฒนา คือ ต้องหาเซนต์เซอร์ที่มีความเที่ยงตรงสูงมาก ๆ มาใช้งาน และวงจรอนาล็อกทูดิจิตอล(Analog to Digital) ต้องมีความเที่ยงตรงสูงจึงจะทำให้ค่าที่วัดได้มีความถูกต้องและแม่นยำมากที่สุด เพื่อที่จะพัฒนาให้มีประสิทธิภาพในการนำไปใช้งานต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

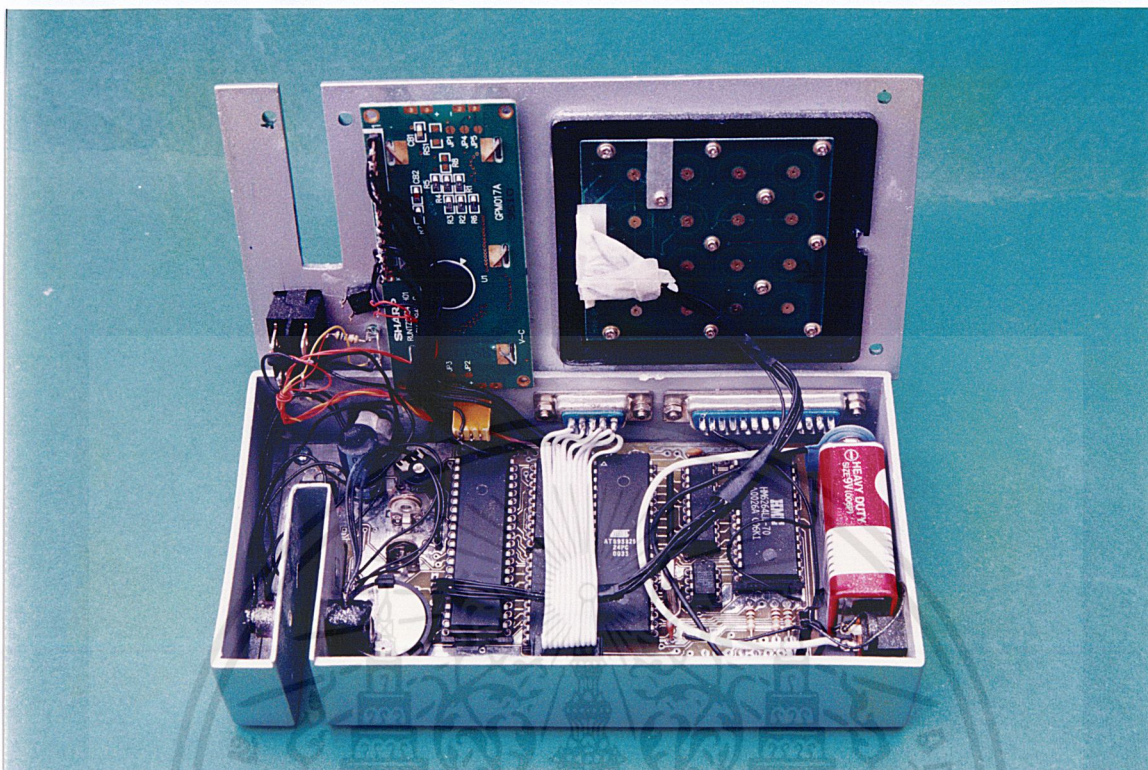


รูปที่ ก.1 ด้านหน้าของเครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

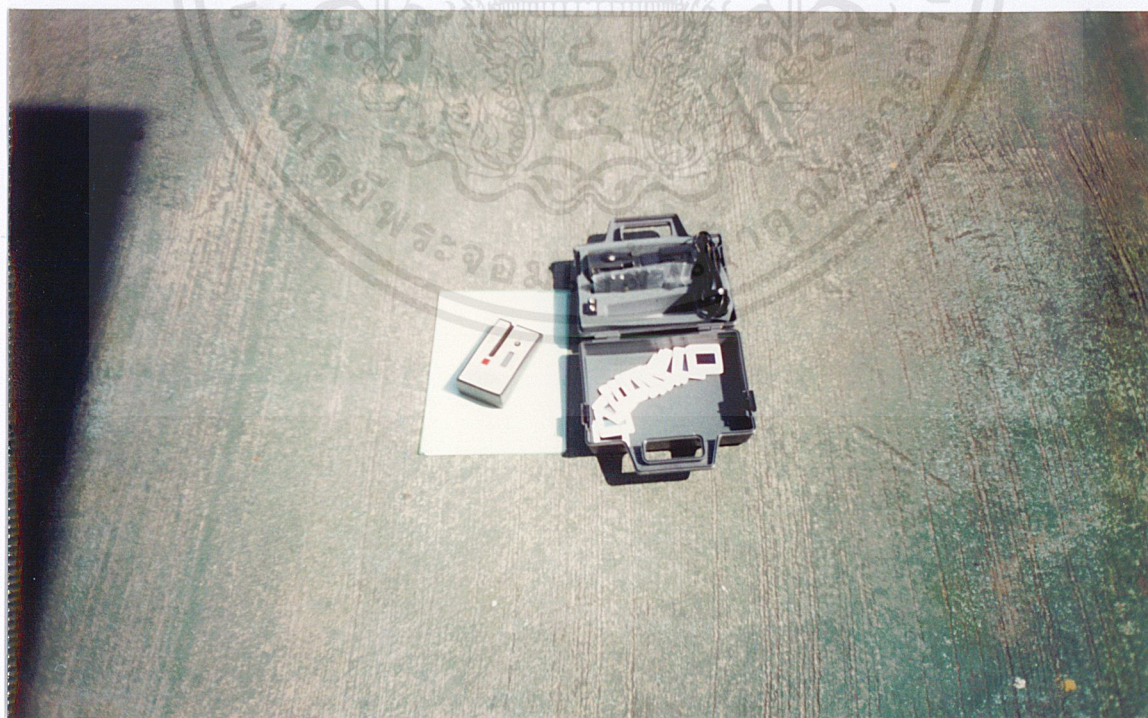


รูปที่ ก.2 ด้านข้างของเครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

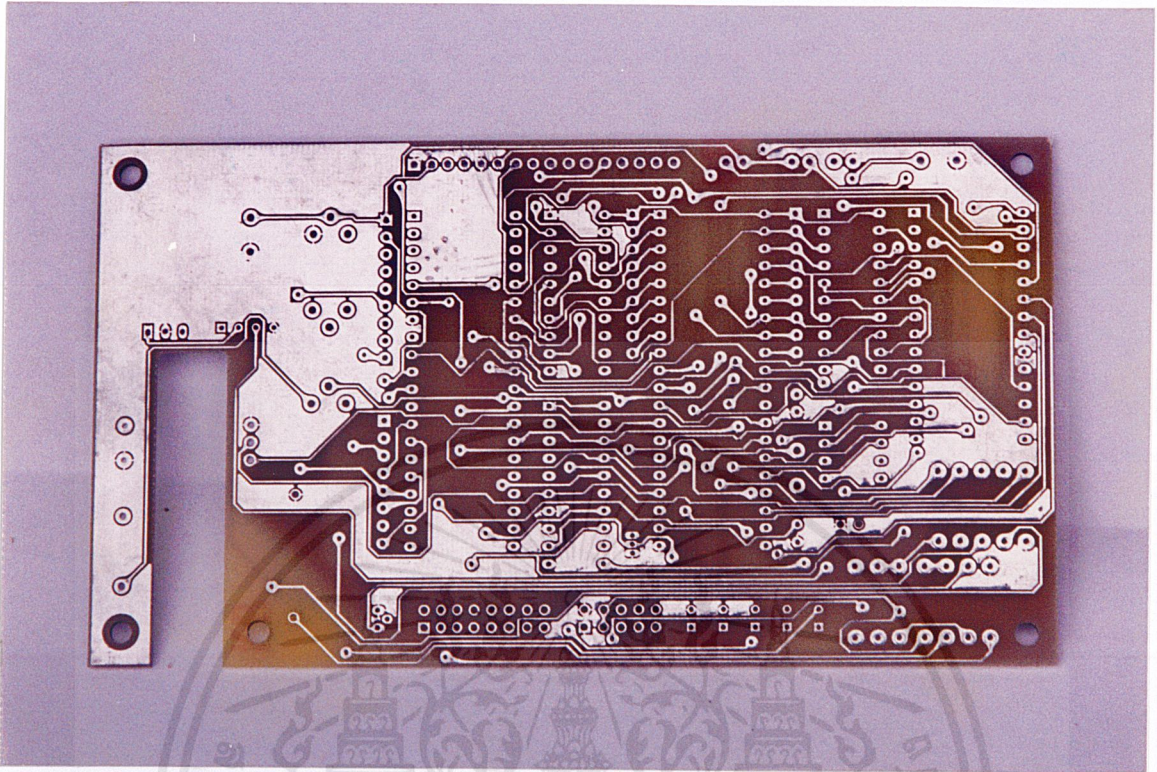


รูปที่ ก.3 ภายในของเครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

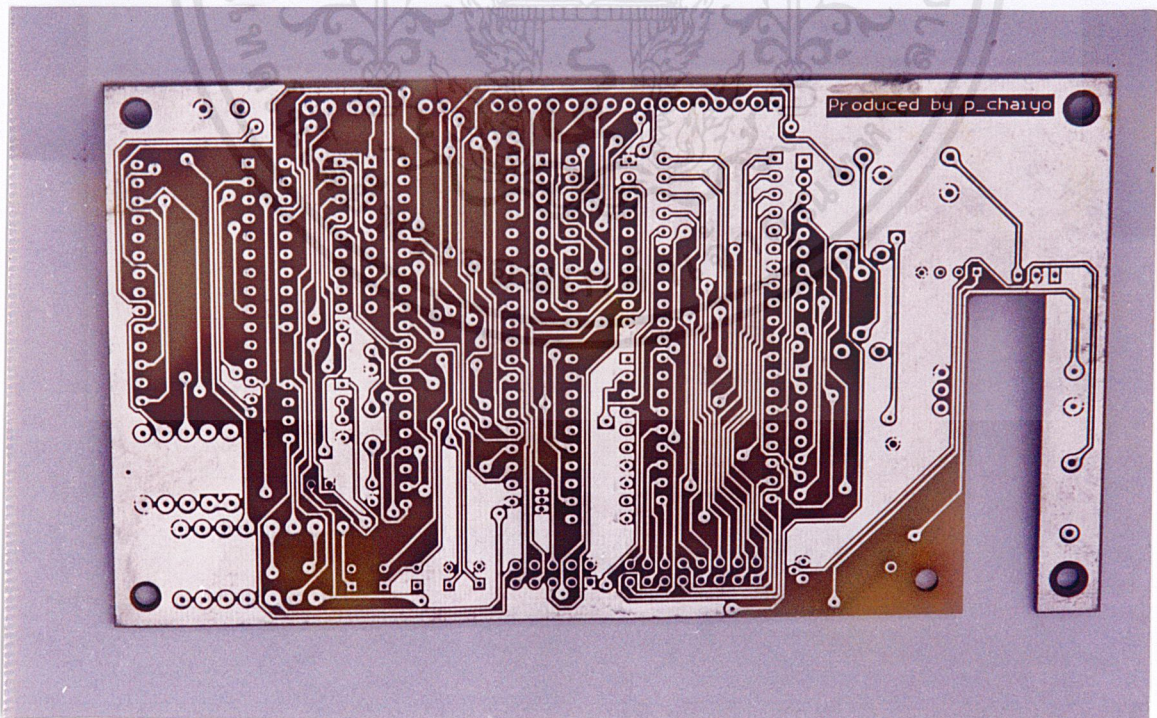


รูปที่ ก.4 เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์ของกรมการขนส่งทางบก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

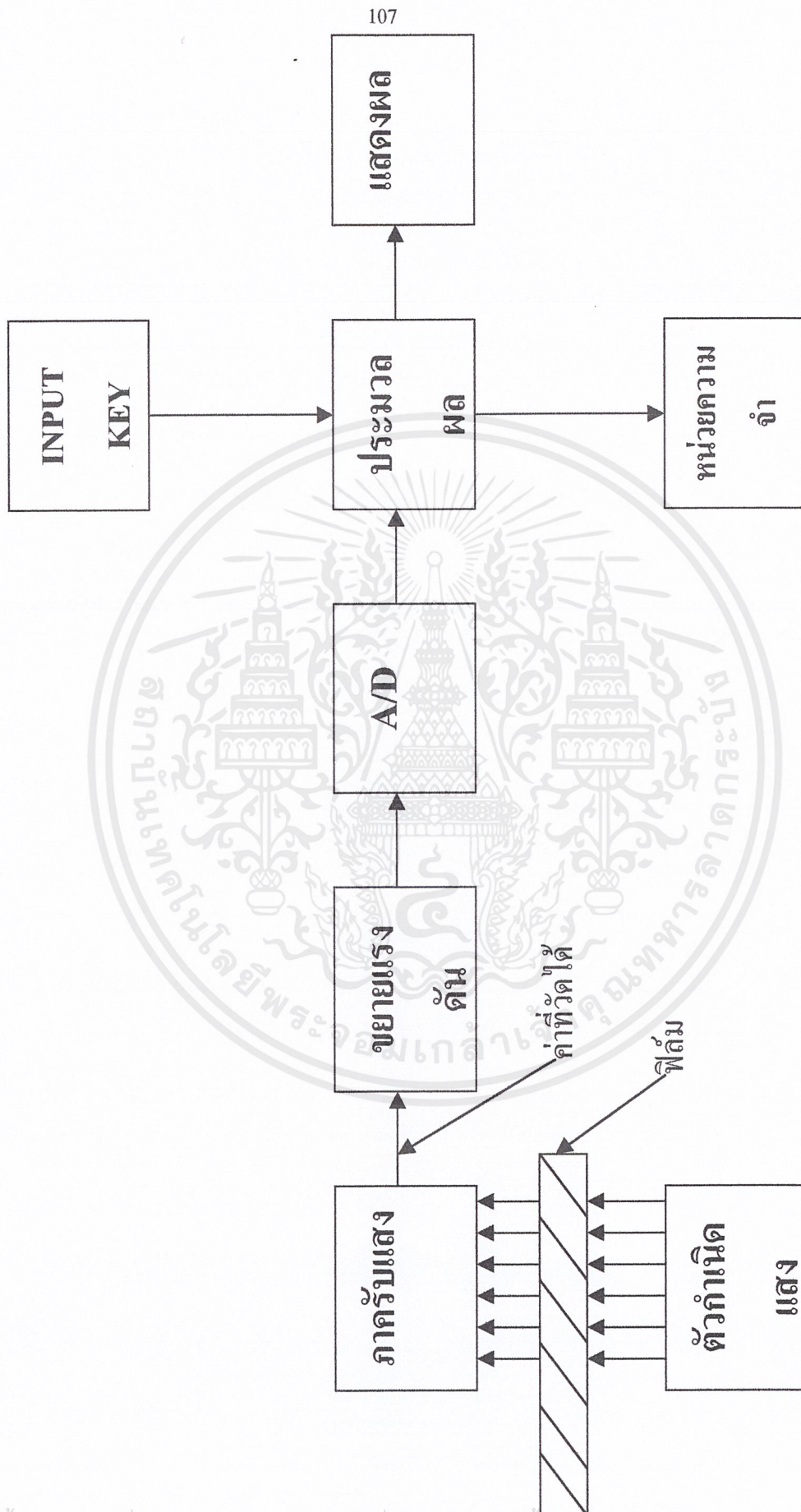


รูปที่ ก.5 ลายแผ่นวงจรพิมพ์ด้านหน้า เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

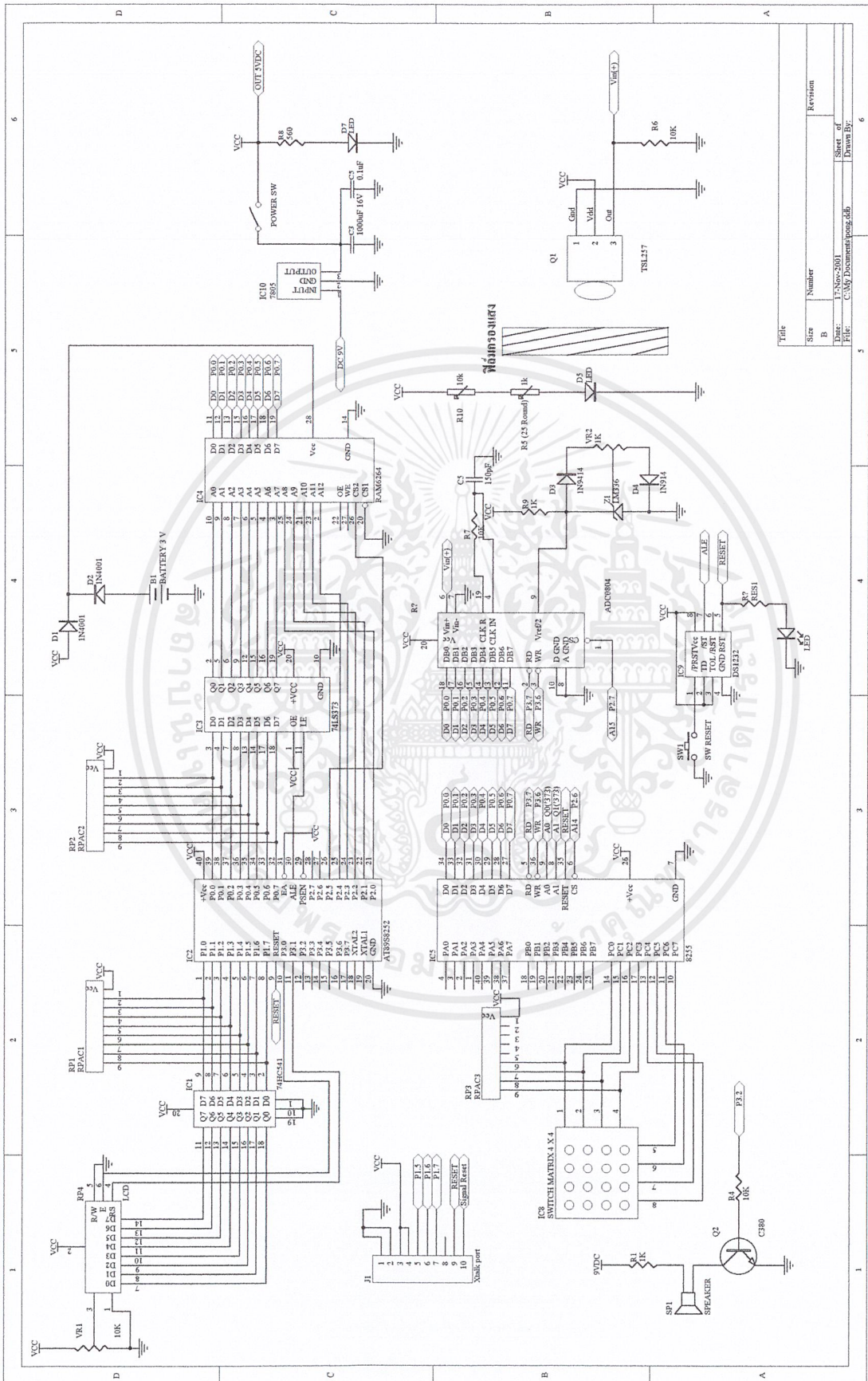


รูปที่ ก.6 ลายแผ่นวงจรพิมพ์ด้านหลัง เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.7 แผนผังการทำงานของเครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์



| Title     |                          |
|-----------|--------------------------|
| Size      | Number                   |
| B         | Revision                 |
| Date:     | 13 Nov 2003              |
| Drawn by: | Sekka J                  |
| File:     | C:\My Documents\pong.doc |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข

โปรแกรมควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม เครื่อง วัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

สมาชิกกลุ่ม

- |                |             |               |
|----------------|-------------|---------------|
| 1.นางสาวกมลชนก | ศรีโสมพันธ์ | รหัส 43035325 |
| 2. นายวสันต์   | ไชโย        | รหัส 43035347 |

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

;-----

;Define User Register

;-----

|            |     |      |
|------------|-----|------|
| LCD_ADDR   | EQU | 030H |
| LCD_DATA   | EQU | 031H |
| KPAD_DATA  | EQU | 032H |
| DATA       | EQU | 03EH |
| R_ATD      | EQU | 03FH |
| R_REC      | EQU | 040H |
| R_UP       | EQU | 041H |
| R_A_REC    | EQU | 042H |
| R_L_REC    | EQU | 043H |
| ATD_BAC    | EQU | 044H |
| ATD_BAC1   | EQU | 045H |
| ATD_BAC2   | EQU | 046H |
| ATD_BAC3   | EQU | 047H |
| ATD_BAC4   | EQU | 048H |
| ATD_BAC5   | EQU | 049H |
| ATD_BAC6   | EQU | 04AH |
| ATD_BAC7   | EQU | 04BH |
| ATD_BAC8   | EQU | 04CH |
| ATD_BAC9   | EQU | 04DH |
| ATD_BAC10  | EQU | 04EH |
| KEY_BACKUP | EQU | 04FH |

```

SOUND_BEAT EQU 050H
SOUND_FREQ EQU 051H
R_LOOP EQU 052H
LCD_DATA1 EQU 053H
;-----
;Define Port&Pin Name
;-----
LCD_EN BIT P3.0
LCD_RS BIT P3.1
AD_CS BIT P2.7
AD_WR BIT P3.6
AD_RD BIT P3.7
;-----
;Dfine Port Address 8255
;-----
PORTA EQU 8000H
PORTB EQU 8001H
PORTC EQU 8002H
PORTL EQU 8003H
AD_ADC EQU 4000H
RAM8K EQU 0E000H
;-----
;Main Program.
;-----
ORG 0000H

CLR LCD_DATA
MOV R_UP,#00H
MOV R_REC,#00H
MOV R_A_REC,#00H
MOV R_L_REC,#00H

MOV SOUND_BEAT,#1

```

```

MOV SOUND_FREQ,#17
LCALL INIT_LCD
MOV LCD_ADDR,#000H
LCALL SET_ADDR_LCD
MOV DPTR,#TITLE
LCALL WRLINE_LCD

TITLE1:    LCALL LCD_ON
           LCALL DELAY_500ms
           LCALL LCD_OFF
           LCALL DELAY_100ms
;-----
;-----AUTO CAL-----
;-----
           LCALL ATD
           MOV A,ATD_BAC
           CJNE A,#OFFH,TITLE2
           LJMP START
TITLE2:    CJNE A,#OFEH,TITLE3
           LJMP START
TITLE3:    CJNE A,#OFDH,TITLE4
           LJMP START
TITLE4:    CJNE A,#OFCH,TITLE5
           LJMP START
TITLE5:    CJNE A,#OFBH,TITLE6
           LJMP START
TITLE6:    LJMP TITLE1

START:     LCALL LCD_CLR
           LCALL SOUND
           LCALL DELAY_100ms
           LCALL SOUND

```

```

MAIN:      MOV  SOUND_FREQ,#17
           MOV  LCD_ADDR,#000H
           LCALL SET_ADDR_LCD
           MOV  DPTR,#T3
           LCALL WRLINE_LCD

;-----
           LCALL CHECK1

           LJMP MAIN

;-----
;-----AUTO CHECK
;-----

CHECK1:    LCALL ATD
           MOV  A,ATD_BAC
           CJNE A,#0FFH,CHECK2
           LJMP CHECK1
CHECK2:    CJNE A,#0FEH,CHECK3
           LJMP CHECK1
CHECK3:    CJNE A,#0FDH,CHECK4
           LJMP CHECK1
CHECK4:    CJNE A,#0FCH,CHECK5
           LJMP CHECK1
CHECK5:    CJNE A,#0FBH,CHECK6
           LJMP CHECK1
CHECK6:    CJNE A,#0FAH,CHECK7
           LJMP CHECK1
CHECK7:    CJNE A,#0F9H,CHECK8
           LJMP CHECK1
CHECK8:    CJNE A,#0F8H,CHECK9
           LJMP CHECK1
CHECK9:    CJNE A,#0F7H,CHECK10
           LJMP CHECK1

```

```

CHECK10:    CJNE  A,#0F6H,CHECK11
            LJMP  CHECK1
CHECK11:    CJNE  A,#0F5H,CHECK12
            LJMP  CHECK1
CHECK12:    CJNE  A,#0F4H,CHECK13
            LJMP  CHECK1
CHECK13:    CJNE  A,#0F3H,CHECK14
            LJMP  CHECK1
CHECK14:    CJNE  A,#0F2H,CHECK15
            LJMP  CHECK1
CHECK15:    CJNE  A,#0F1H,CHECK16
            LJMP  CHECK1
CHECK16:    CJNE  A,#0F0H,CHECK17
            LJMP  CHECK1
;-----
CHECK17:    LCALL LCD_CLR
            LCALL SOUND
            LCALL DELAY_100ms
            LCALL SOUND
            MOV  LCD_ADDR,#00H
            LCALL SET_ADDR_LCD
            MOV  DPTR,#AUTO
            LCALL WRLINE_LCD
            MOV  LCD_ADDR,#040H
            LCALL SET_ADDR_LCD
            MOV  DPTR,#AUTO1
            LCALL WRLINE_LCD
            MOV  R4,#4
BLINK:     LCALL LCD_ON
            LCALL DELAY_500ms
            LCALL LCD_OFF
            LCALL DELAY_100ms

```

```
DJNZ R4,BLINK
```

```
MOV LCD_ADDR,#00H
```

```
LCALL SET_ADDR_LCD
```

```
MOV DPTR,#CHK0
```

```
LCALL WRLINE_LCD
```

```
MOV LCD_ADDR,#040H
```

```
LCALL SET_ADDR_LCD
```

```
MOV DPTR,#CHK1
```

```
LCALL WRLINE_LCD
```

```
LCALL ATTD ;
```

```
LCALL CONVERT ;
```

```
LCALL DELAY_1s ;
```

```
LCALL DELAY_1s ;
```

```
LCALL RECORD1 ;
```

```
LCALL RECORD ;
```

```
RET
```

```
;-----
```

```
;----- RECORD ?-----
```

```
;-----
```

```
RECORD: LCALL GET_KPAD
MOV A,KPAD_DATA
CJNE A,#12,RECORD2 ;2ND
MOV LCD_ADDR,#000H
LCALL SET_ADDR_LCD
LCALL LCD_CLR
MOV ACC,SOUND_BEAT
PUSH ACC
MOV SOUND_BEAT,#3
MOV SOUND_FREQ,#11
LCALL SOUND
POP ACC
```

```

MOV SOUND_BEAT,A
LCALL LCD_HOME
LCALL LCD_BLINK
;-----
MOV R_LOOP,#4
LCALL PRESSED
RET
;-----
RECORD2: CJNE A,#13,RECORD ;CLEAR
LCALL LCD_CLR
MOV SOUND_FREQ,#17
LCALL SOUND
LCALL MAIN
;-----
PRESSED: MOV A,R_A_REC
MOV R_REC,A
MOV A,R_LOOP
CJNE A,#0,PRESSED1

LCALL LCD_CLR
MOV LCD_ADDR,#000H
LCALL SET_ADDR_LCD
MOV DPTR,#T22
LCALL WRLINE_LCD
MOV LCD_ADDR,#040H
LCALL SET_ADDR_LCD
MOV DPTR,#T23
LCALL WRLINE_LCD
;-----
RECORD2_1: LCALL GET_KPAD
MOV A,KPAD_DATA
CJNE A,#16,RECORD2_3 ;ENTER

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV ACC,SOUND_BEAT
PUSH ACC
MOV SOUND_BEAT,#3
MOV SOUND_FREQ,#11
LCALL SOUND
POP ACC
MOV SOUND_BEAT,A

MOV A,R_A_REC ;RECORD ADDRESS
LCALL N15_1
LCALL MAS
RECORD2_2: LCALL DELAY_100ms
LCALL GET_KPAD
MOV A,KPAD_DATA
CJNE A,#4,CLEAR0
LCALL RAM_UP ;UP ARROW
CLEAR0: CJNE A,#13,RECORD2_2
AJMP RECORD2_4

RECORD2_3: CJNE A,#13,RECORD2_1
LCALL LCD_CLR
LJMP MAIN
RECORD2_4: LCALL LCD_CLR
MOV SOUND_FREQ,#17
LCALL SOUND
LJMP MAIN

;-----
PRESSED1: LCALL DELAY_100ms
LCALL GET_KPAD
MOV A,KPAD_DATA

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        LCALL KEY_2          ;SCAN KEY
        MOV  A,KPAD_DATA
        CJNE A,#0,PRES
        AJMP PRESSED1

PRES:   MOV  A,R_REC        ;ADDRESS RECCORD
        LCALL PR1
        AJMP PRESSED

;-----
RECORD1:  MOV  LCD_ADDR,#000H
          LCALL SET_ADDR_LCD
          MOV  DPTR,#T20
          LCALL WRLINE_LCD
          MOV  LCD_ADDR,#040H
          LCALL SET_ADDR_LCD
          MOV  DPTR,#T21
          LCALL WRLINE_LCD
          RET

;-----
;-----MASEGE-----
;-----
MAS:     LCALL LCD_CLR
          MOV  LCD_ADDR,#000H
          LCALL SET_ADDR_LCD
          MOV  DPTR,#T24
          LCALL WRLINE_LCD
          MOV  LCD_ADDR,#040H
          LCALL SET_ADDR_LCD
          MOV  DPTR,#T25
          LCALL WRLINE_LCD
          RET

;-----
;-----RECDORD ADRESS(2)-----

```

```

;-----
N15_1:      CJNE  A,#00H,N15_2
            MOV   DPTR,#0E004H
            MOV   A,ATD_BAC
            MOVX  @DPTR,A
            LCALL LCD_CLR
            INC   R_A_REC
            RET

N15_2:      CJNE  A,#01H,N15_3
            MOV   DPTR,#0E009H
            MOV   A,ATD_BAC
            MOVX  @DPTR,A
            LCALL LCD_CLR
            INC   R_A_REC
            RET

N15_3:      CJNE  A,#02H,N15_4
            MOV   DPTR,#0E00EH
            MOV   A,ATD_BAC
            MOVX  @DPTR,A
            LCALL LCD_CLR
            INC   R_A_REC
            RET

N15_4:      CJNE  A,#03H,N15_5
            MOV   DPTR,#0E013H
            MOV   A,ATD_BAC
            MOVX  @DPTR,A
            LCALL LCD_CLR
            INC   R_A_REC
            RET

N15_5:      CJNE  A,#04H,N15_6
            MOV   DPTR,#0E018H
            MOV   A,ATD_BAC
            MOVX  @DPTR,A

```

```

        LCALL LCD_CLR
        INC R_A_REC
        RET
N15_6:  CJNE A,#05H,N15_7
        MOV DPTR,#0E01DH
        MOV A,ATD_BAC
        MOVX @DPTR,A
        LCALL LCD_CLR
        INC R_A_REC
        RET
N15_7:  CJNE A,#06H,N15_8
        MOV DPTR,#0E022H
        MOV A,ATD_BAC
        MOVX @DPTR,A
        LCALL LCD_CLR
        INC R_A_REC
        RET
N15_8:  CJNE A,#07H,N15_9
        MOV DPTR,#0E027H
        MOV A,ATD_BAC
        MOVX @DPTR,A
        LCALL LCD_CLR
        INC R_A_REC
        RET
N15_9:  CJNE A,#08H,N15_10
        MOV DPTR,#0E02CH
        MOV A,ATD_BAC
        MOVX @DPTR,A
        LCALL LCD_CLR
        INC R_A_REC
        RET
N15_10: CJNE A,#09H,N15_11
        MOV DPTR,#0E031H

```

```

MOV A,ATD_BAC
MOVX @DPTR,A
LCALL LCD_CLR
MOV R_A_REC,#00H
RET

N15_11:    RET

;-----
;-----LOOP RECORD-----
;-----

PR1:       CJNE A,#00H,PR2
           MOV  A,R_L_REC
           CJNE A,#0,PR1_1
           MOV  DPTR,#0E000H
           MOV  A,LCD_DATA1
           MOVX @DPTR,A
           INC  R_L_REC
           RET

PR1_1:     CJNE A,#1,PR1_2
           MOV  DPTR,#0E001H
           MOV  A,LCD_DATA1
           MOVX @DPTR,A
           INC  R_L_REC
           RET

PR1_2:     CJNE A,#2,PR1_3
           MOV  DPTR,#0E002H
           MOV  A,LCD_DATA1
           MOVX @DPTR,A
           INC  R_L_REC
           RET

PR1_3:     CJNE A,#3,PR1_4
           MOV  DPTR,#0E003H

```

```

MOV A,LCD_DATA1
MOVX @DPTR,A
MOV R_L_REC,#00H
MOV R_LOOP,#00H
RET
PR1_4: RET

PR2: CJNE A,#01H,PR3
MOV A,R_L_REC
CJNE A,#0,PR2_1
MOV DPTR,#0E005H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR2_1: CJNE A,#1,PR2_2
MOV DPTR,#0E006H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR2_2: CJNE A,#2,PR2_3
MOV DPTR,#0E007H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR2_3: CJNE A,#3,PR2_4
MOV DPTR,#0E008H
MOV A,LCD_DATA1
MOVX @DPTR,A
MOV R_L_REC,#00H
MOV R_LOOP,#00H

```

```

                RET
PR2_4:         RET

PR3:          CJNE  A,#02H,PR4
                MOV  A,R_L_REC
                CJNE  A,#0,PR3_1
                MOV  DPTR,#0E00AH
                MOV  A,LCD_DATA1
                MOVX @DPTR,A
                INC  R_L_REC
                RET
PR3_1:        CJNE  A,#1,PR3_2
                MOV  DPTR,#0E00BH
                MOV  A,LCD_DATA1
                MOVX @DPTR,A
                INC  R_L_REC
                RET
PR3_2:        CJNE  A,#2,PR3_3
                MOV  DPTR,#0E00CH
                MOV  A,LCD_DATA1
                MOVX @DPTR,A
                INC  R_L_REC
                RET
PR3_3:        CJNE  A,#3,PR3_4
                MOV  DPTR,#0E00DH
                MOV  A,LCD_DATA1
                MOVX @DPTR,A
                MOV  R_L_REC,#00H
                MOV  R_LOOP,#00H
                RET
PR3_4:        RET

```

```

PR4:      CJNE  A,#03H,PR5
          MOV   A,R_L_REC
          CJNE  A,#0,PR4_1
          MOV   DPTR,#0E00FH
          MOV   A,LCD_DATA1
          MOVX  @DPTR,A
          INC   R_L_REC
          RET

PR4_1:    CJNE  A,#1,PR4_2
          MOV   DPTR,#0E010H
          MOV   A,LCD_DATA1
          MOVX  @DPTR,A
          INC   R_L_REC
          RET

PR4_2:    CJNE  A,#2,PR4_3
          MOV   DPTR,#0E011H
          MOV   A,LCD_DATA1
          MOVX  @DPTR,A
          INC   R_L_REC
          RET

PR4_3:    CJNE  A,#3,PR4_4
          MOV   DPTR,#0E012H
          MOV   A,LCD_DATA1
          MOVX  @DPTR,A
          MOV   R_L_REC,#00H
          MOV   R_LOOP,#00H
          RET

PR4_4:    RET

PR5:      CJNE  A,#04H,PR6
          MOV   A,R_L_REC
          CJNE  A,#0,PR5_1
          MOV   DPTR,#0E014H

```

```

MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR5_1: CJNE A,#1,PR5_2
MOV DPTR,#0E015H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR5_2: CJNE A,#2,PR5_3
MOV DPTR,#0E016H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR5_3: CJNE A,#3,PR5_4
MOV DPTR,#0E017H
MOV A,LCD_DATA1
MOVX @DPTR,A
MOV R_L_REC,#00H
MOV R_LOOP,#00H
RET
PR5_4: RET

PR6: CJNE A,#05H,PR7
MOV A,R_L_REC
CJNE A,#0,PR6_1
MOV DPTR,#0E019H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET

```

```

PR6_1:    CJNE  A,#1,PR6_2
          MOV  DPTR,#0E01AH
          MOV  A,LCD_DATA1
          MOVX @DPTR,A
          INC  R_L_REC
          RET

PR6_2:    CJNE  A,#2,PR6_3
          MOV  DPTR,#0E01BH
          MOV  A,LCD_DATA1
          MOVX @DPTR,A
          INC  R_L_REC
          RET

PR6_3:    CJNE  A,#3,PR6_4
          MOV  DPTR,#0E01CH
          MOV  A,LCD_DATA1
          MOVX @DPTR,A
          MOV  R_L_REC,#00H
          MOV  R_LOOP,#00H
          RET

PR6_4:    RET

PR7:      CJNE  A,#06H,PR8
          MOV  A,R_L_REC
          CJNE  A,#0,PR7_1
          MOV  DPTR,#0E01EH
          MOV  A,LCD_DATA1
          MOVX @DPTR,A
          INC  R_L_REC
          RET

PR7_1:    CJNE  A,#1,PR7_2
          MOV  DPTR,#0E01FH
          MOV  A,LCD_DATA1
          MOVX @DPTR,A

```

```

        INC R_L_REC
        RET
PR7_2:  CJNE A,#2,PR7_3
        MOV DPTR,#0E020H
        MOV A,LCD_DATA1
        MOVX @DPTR,A
        INC R_L_REC
        RET
PR7_3:  CJNE A,#3,PR7_4
        MOV DPTR,#0E021H
        MOV A,LCD_DATA1
        MOVX @DPTR,A
        MOV R_L_REC,#00H
        MOV R_LOOP,#00H
        RET
PR7_4:  RET
PR8:    CJNE A,#07H,PR9
        MOV A,R_L_REC
        CJNE A,#0,PR8_1
        MOV DPTR,#0E023H
        MOV A,LCD_DATA1
        MOVX @DPTR,A
        INC R_L_REC
        RET
PR8_1:  CJNE A,#1,PR8_2
        MOV DPTR,#0E024H
        MOV A,LCD_DATA1
        MOVX @DPTR,A
        INC R_L_REC
        RET
PR8_2:  CJNE A,#2,PR8_3
        MOV DPTR,#0E025H

```

```

MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR8_3: CJNE A,#3,PR8_4
MOV DPTR,#0E026H
MOV A,LCD_DATA1
MOVX @DPTR,A
MOV R_L_REC,#00H
MOV R_LOOP,#00H
RET
PR8_4: RET
PR9: CJNE A,#08H,PR10
MOV A,R_L_REC
CJNE A,#0,PR9_1
MOV DPTR,#0E028H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR9_1: CJNE A,#1,PR9_2
MOV DPTR,#0E029H
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR9_2: CJNE A,#2,PR9_3
MOV DPTR,#0E02AH
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR9_3: CJNE A,#3,PR9_4

```

```

MOV DPTR,#0E02BH
MOV A,LCD_DATA1
MOVX @DPTR,A
MOV R_L_REC,#00H
MOV R_LOOP,#00H
RET
PR9_4: RET
PR10: CJNE A,#09H,PR11
MOV A,R_L_REC
CJNE A,#0,PR10_1
MOV DPTR,#0E02DH
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR10_1: CJNE A,#1,PR10_2
MOV DPTR,#0E02EH
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR10_2: CJNE A,#2,PR10_3
MOV DPTR,#0E02FH
MOV A,LCD_DATA1
MOVX @DPTR,A
INC R_L_REC
RET
PR10_3: CJNE A,#3,PR10_4
MOV DPTR,#0E030H
MOV A,LCD_DATA1
MOVX @DPTR,A
MOV R_L_REC,#00H
MOV R_LOOP,#00H

```

```

                                RET
PR10_4:                        RET

PR11:                          RET
;-----
;-----KEY RECORD-----
;-----
KEY_2:                          CJNE  A,#1,KEY_2_1
                                MOV   DPTR,#TABLE
                                MOVC  A,@A+DPTR
                                MOV   LCD_DATA,A
                                MOV   LCD_DATA1,#1
                                MOV   SOUND_FREQ,#17
                                LCALL  SOUND
                                LCALL  WRCHAR_LCD
                                RET

KEY_2_1:                        CJNE  A,#2,KEY_2_2
                                MOV   DPTR,#TABLE
                                MOVC  A,@A+DPTR
                                MOV   LCD_DATA,A
                                MOV   LCD_DATA1,#2
                                MOV   SOUND_FREQ,#15
                                LCALL  SOUND
                                LCALL  WRCHAR_LCD
                                RET

KEY_2_2:                        CJNE  A,#3,KEY_2_3
                                MOV   DPTR,#TABLE
                                MOVC  A,@A+DPTR
                                MOV   LCD_DATA,A
                                MOV   LCD_DATA1,#3
                                MOV   SOUND_FREQ,#13

```

```

        LCALL SOUND
        LCALL WRCHAR_LCD
        RET

KEY_2_3:    CJNE A,#5,KEY_2_4
            MOV DPTR,#TABLE
            MOVC A,@A+DPTR
            MOV LCD_DATA,A
            MOV LCD_DATA1,#4
            MOV SOUND_FREQ,#17
            LCALL SOUND
            LCALL WRCHAR_LCD
            RET

KEY_2_4:    CJNE A,#6,KEY_2_5
            MOV DPTR,#TABLE
            MOVC A,@A+DPTR
            MOV LCD_DATA,A
            MOV LCD_DATA1,#5
            MOV SOUND_FREQ,#15
            LCALL SOUND
            LCALL WRCHAR_LCD
            RET

KEY_2_5:    CJNE A,#7,KEY_2_6
            MOV DPTR,#TABLE
            MOVC A,@A+DPTR
            MOV LCD_DATA,A
            MOV LCD_DATA1,#6
            MOV SOUND_FREQ,#13
            LCALL SOUND
            LCALL WRCHAR_LCD
            RET

```

```

KEY_2_6:    CJNE  A,#9,KEY_2_7
            MOV   DPTR,#TABLE
            MOVC  A,@A+DPTR
            MOV   LCD_DATA,A
            MOV   LCD_DATA1,#7
            MOV   SOUND_FREQ,#17
            LCALL SOUND
            LCALL WRCHAR_LCD
            RET

```

```

KEY_2_7:    CJNE  A,#10,KEY_2_8
            MOV   DPTR,#TABLE
            MOVC  A,@A+DPTR
            MOV   LCD_DATA,A
            MOV   LCD_DATA1,#8
            MOV   SOUND_FREQ,#15
            LCALL SOUND
            LCALL WRCHAR_LCD
            RET

```

```

KEY_2_8:    CJNE  A,#11,KEY_2_9
            MOV   DPTR,#TABLE
            MOVC  A,@A+DPTR
            MOV   LCD_DATA,A
            MOV   LCD_DATA1,#9
            MOV   SOUND_FREQ,#13
            LCALL SOUND
            LCALL WRCHAR_LCD
            RET

```

```

KEY_2_9:    CJNE  A,#14,KEY_2_10
            MOV   DPTR,#TABLE
            MOVC  A,@A+DPTR

```

```

MOV LCD_DATA,A
MOV LCD_DATA1,#0
MOV SOUND_FREQ,#15
LCALL SOUND
LCALL WRCHAR_LCD
RET
KEY_2_10: RET

```

```

;-----

```

```

;----- RAM UP -----

```

```

;-----

```

```

RAM_UP: MOV SOUND_FREQ,#11
LCALL SOUND
MOV A,R_UP
LCALL N3_0
RET

```

```

;-----

```

```

;----- RAM UP (2) -----

```

```

;-----

```

```

N3_0: CJNE A,#00H,N3_1
MOV DPTR,#0E004H
MOVX A,@DPTR
MOV ATD_BAC,A
LCALL LCD_CLR
MOV LCD_ADDR,#00H
LCALL SET_ADDR_LCD
MOV LCD_DATA,#01H
LCALL H2LCD

LCALL N3_0_0

LCALL CONVERT1
INC R_UP

```

```

RET
N3_1: CJNE A,#01H,N3_2
      MOV DPTR,#0E009H
      MOVX A,@DPTR
      MOV ATD_BAC,A
      LCALL LCD_CLR
      MOV LCD_ADDR,#00H
      LCALL SET_ADDR_LCD
      MOV LCD_DATA,#02H
      LCALL H2LCD

      LCALL N3_0_1

      LCALL CONVERT1
      INC R_UP
      RET
N3_2: CJNE A,#02H,N3_3
      MOV DPTR,#0E00EH
      MOVX A,@DPTR
      MOV ATD_BAC,A
      LCALL LCD_CLR
      MOV LCD_DATA,#03H
      LCALL H2LCD

      LCALL N3_0_2

      LCALL CONVERT1
      INC R_UP
      RET
N3_3: CJNE A,#03H,N3_4
      MOV DPTR,#0E013H
      MOVX A,@DPTR
      MOV ATD_BAC,A

```

```

LCALL LCD_CLR
MOV LCD_DATA,#04H
LCALL H2LCD

LCALL N3_0_3

LCALL CONVERT1
INC R_UP
RET
N3_4: CJNE A,#04H,N3_5
MOV DPTR,#0E018H
MOVX A,@DPTR
MOV ATD_BAC,A
LCALL LCD_CLR
MOV LCD_DATA,#05H
LCALL H2LCD

LCALL N3_0_4

LCALL CONVERT1
INC R_UP
RET
N3_5: CJNE A,#05H,N3_6
MOV DPTR,#0E01DH
MOVX A,@DPTR
MOV ATD_BAC,A
LCALL LCD_CLR
MOV LCD_DATA,#06H
LCALL H2LCD

LCALL N3_0_5

LCALL CONVERT1

```

```

INC R_UP
RET
N3_6: CJNE A,#06H,N3_7
MOV DPTR,#0E022H
MOVX A,@DPTR
MOV ATD_BAC,A
LCALL LCD_CLR
MOV LCD_DATA,#07H
LCALL H2LCD

LCALL N3_0_6

LCALL CONVERT1
INC R_UP
RET
N3_7: CJNE A,#07H,N3_8
MOV DPTR,#0E027H
MOVX A,@DPTR
MOV ATD_BAC,A
LCALL LCD_CLR
MOV LCD_DATA,#08H
LCALL H2LCD

LCALL N3_0_7

LCALL CONVERT1
INC R_UP
RET
N3_8: CJNE A,#08H,N3_9
MOV DPTR,#0E02CH
MOVX A,@DPTR
MOV ATD_BAC,A
LCALL LCD_CLR

```

```

MOV LCD_DATA,#09H
LCALL H2LCD

LCALL N3_0_8

LCALL CONVERT1
INC R_UP
RET
N3_9: CJNE A,#09H,N3_10
MOV DPTR,#0E0031H
MOVX A,@DPTR
MOV ATD_BAC,A
LCALL LCD_CLR
MOV LCD_DATA,#10H
LCALL H2LCD
LCALL N3_0_9
LCALL CONVERT1
MOV R_UP,#00H
RET
N3_10: RET
;-----
;-----READ RAM (3)-----
;-----
N3_0_0: MOV LCD_DATA,#20H
LCALL WRCHAR_LCD
MOV DPTR,#0E000H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E001H

```

```

MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E002H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E003H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
RET
N3_0_1: MOV LCD_DATA,#20H
        LCALL WRCHAR_LCD
        MOV DPTR,#0E005H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        MOV DPTR,#0E006H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        MOV DPTR,#0E007H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        MOV DPTR,#0E008H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        RET
N3_0_2: MOV LCD_DATA,#20H

```

```

LCALL WRCHAR_LCD
MOV DPTR,#0E00AH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E00BH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E00CH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E00DH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
RET
N3_0_3: MOV LCD_DATA,#20H
LCALL WRCHAR_LCD
MOV DPTR,#0E00FH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E010H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E011H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E012H

```

```

MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
RET

N3_0_4: MOV LCD_DATA,#20H
        LCALL WRCHAR_LCD
        MOV DPTR,#0E014H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        MOV DPTR,#0E015H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        MOV DPTR,#0E016H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        MOV DPTR,#0E017H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        RET

N3_0_5: MOV LCD_DATA,#20H
        LCALL WRCHAR_LCD
        MOV DPTR,#0E019H
        MOVX A,@DPTR
        MOV LCD_DATA,A
        LCALL H2LCD2
        MOV DPTR,#0E01AH
        MOVX A,@DPTR
        MOV LCD_DATA,A

```

```

LCALL H2LCD2
MOV DPTR,#0E01BH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E01CH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
RET

N3_0_6: MOV LCD_DATA,#20H
LCALL WRCHAR_LCD
MOV DPTR,#0E01EH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E01FH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E020H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E021H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
RET

N3_0_7: MOV LCD_DATA,#20H
LCALL WRCHAR_LCD
MOV DPTR,#0E023H

```

```

MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E024H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E025H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E026H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
RET
N3_0_8: MOV LCD_DATA,#20H
LCALL WRCHAR_LCD
MOV DPTR,#0E028H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E029H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E02AH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E02BH
MOVX A,@DPTR

```

```

MOV LCD_DATA,A
LCALL H2LCD2
RET
N3_0_9: MOV LCD_DATA,#20H
LCALL WRCHAR_LCD
MOV DPTR,#0E02DH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E02EH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E02FH
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
MOV DPTR,#0E030H
MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD2
RET

```

```

;-----
READ_LOOP: MOVX A,@DPTR
MOV LCD_DATA,A
LCALL H2LCD
INC DPTR
DEC R_LOOP
RET

```

```

;-----
;--- X BAR --- ADD 20 VALUE/20 ---

```

```

;-----
ATTD:      LCALL ATD
           MOV  ATD_BAC1,A
           LCALL ATD
           MOV  ATD_BAC2,A
           LCALL ATD
           MOV  ATD_BAC3,A
           LCALL ATD
           MOV  ATD_BAC4,A
           LCALL ATD
           MOV  ATD_BAC5,A
           LCALL ATD
           MOV  ATD_BAC6,A
           LCALL ATD
           MOV  ATD_BAC7,A
           LCALL ATD
           MOV  ATD_BAC8,A
           LCALL ATD
           MOV  ATD_BAC9,A
           LCALL ATD
           MOV  ATD_BAC10,A

           MOV  B,#0AH
           MOV  A,ATD_BAC1
           ADD  A,ATD_BAC2
           ADD  A,ATD_BAC3
           ADD  A,ATD_BAC4
           ADD  A,ATD_BAC5
           ADD  A,ATD_BAC6
           ADD  A,ATD_BAC7
           ADD  A,ATD_BAC8
           ADD  A,ATD_BAC9
           ADD  A,ATD_BAC10

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DIV AB
PUSH ACC
MOV A,ATD_BAC
ANL A,#0F0H
MOV ATD_BAC,A
POP ACC
ADD A,ATD_BAC
MOV ATD_BAC,A

MOV ACC,SOUND_BEAT
PUSH ACC
MOV SOUND_BEAT,#3
MOV SOUND_FREQ,#17
LCALL SOUND
POP ACC
MOV SOUND_BEAT,A

RET

```

```

;-----
ATD:   MOV DPTR,#AD_ADC
        MOVX @DPTR,A
        LCALL DELAY_100ms
        MOVX A,@DPTR
        MOV ATD_BAC,A
        ANL A,#0FH
        RET

```

```

;-----
H2LCD: LCALL LCD_CLR
        MOV LCD_ADDR,#00H
        LCALL SET_ADDR_LCD
        LCALL HEX2LCD

```

```

        LCALL DELAY_100ms
        RET

;-----
HEX2LCD:  PUSH  ACC
          MOV   A,LCD_DATA
          MOV   B,#16
          DIV  AB
          ADD  A,#030H
          MOV  LCD_DATA,A
          LCALL HEX_CHK
          LCALL WRCHAR_LCD
          MOV  A,B
          ADD  A,#030H
          MOV  LCD_DATA,A
          LCALL HEX_CHK
          LCALL WRCHAR_LCD
          POP  ACC
          RET

HEX_CHK:  MOV   A,LCD_DATA
          CJNE A,#03AH,CHK_OTHER

CHK_OTHER: JNC  CONV_2_ALPHA
          RET

CONV_2_ALPHA: ADD  A,#7
              MOV  LCD_DATA,A
              RET

;-----
H2LCD2:   PUSH  ACC
          MOV   A,LCD_DATA
          ADD  A,#030H
          MOV  LCD_DATA,A
          LCALL WRCHAR_LCD

```

```

        POP  ACC
        RET

;-----
        RET

;-----
DISP:   LCALL LCD_CLR
        LCALL WRLINE_LCD
        ;LCALL DELAY_10ms
        LCALL DELAY_100ms
        RET

;-----
;CONVERT HEX TO PERCENT-----
;-----
CONVERT: LCALL LCD_CLR
        MOV  LCD_ADDR,#00H
        LCALL SET_ADDR_LCD
        MOV  DPTR,#CHK2
        LCALL WRLINE_LCD
        LCALL DELAY_500ms
        LCALL LCD_OFF
        LCALL DELAY_500ms
        LCALL LCD_ON
        LCALL DELAY_1s

CONVERT1: MOV  LCD_ADDR,#040H
        LCALL SET_ADDR_LCD

        MOV  A,ATD_BAC
        CJNE A,#00H,CON1
        MOV  DPTR,#C00
        LCALL WRLINE_LCD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

CON1:    CJNE  A,#01H,CON2
         MOV   DPTR,#C01
         LCALL WRLINE_LCD
         RET

CON2:    CJNE  A,#02H,CON3
         MOV   DPTR,#C02
         LCALL WRLINE_LCD
         RET

CON3:    CJNE  A,#03H,CON4
         MOV   DPTR,#C03
         LCALL WRLINE_LCD
         RET

CON4:    CJNE  A,#04H,CON5
         MOV   DPTR,#C04
         LCALL WRLINE_LCD
         RET

CON5:    CJNE  A,#05H,CON6
         MOV   DPTR,#C05
         LCALL WRLINE_LCD
         RET

CON6:    CJNE  A,#06H,CON7
         MOV   DPTR,#C06
         LCALL WRLINE_LCD
         RET

CON7:    CJNE  A,#07H,CON8
         MOV   DPTR,#C07
         LCALL WRLINE_LCD
         RET

```

```

CON8:      CJNE  A,#08H,CON9
           MOV   DPTR,#C08
           LCALL WRLINE_LCD
           RET

CON9:      CJNE  A,#09H,CON10
           MOV   DPTR,#C09
           LCALL WRLINE_LCD
           RET

CON10:     CJNE  A,#0AH,CON11
           MOV   DPTR,#C010
           LCALL WRLINE_LCD
           RET

CON11:     CJNE  A,#0BH,CON12
           MOV   DPTR,#C011
           LCALL WRLINE_LCD
           RET

CON12:     CJNE  A,#0CH,CON13
           MOV   DPTR,#C012
           LCALL WRLINE_LCD
           RET

CON13:     CJNE  A,#0DH,CON14
           MOV   DPTR,#C013
           LCALL WRLINE_LCD
           RET

CON14:     CJNE  A,#0EH,CON15
           MOV   DPTR,#C014
           LCALL WRLINE_LCD
           RET

CON15:     CJNE  A,#0FH,CON16
           MOV   DPTR,#C015

```

```

        LCALL WRLINE_LCD
        RET

CON16:   CJNE  A,#10H,CON17
        MOV   DPTR,#C016
        LCALL WRLINE_LCD
        RET

CON17:   CJNE  A,#11H,CON18
        MOV   DPTR,#C017
        LCALL WRLINE_LCD
        RET

CON18:   CJNE  A,#12H,CON19
        MOV   DPTR,#C018
        LCALL WRLINE_LCD
        RET

CON19:   CJNE  A,#13H,CON20
        MOV   DPTR,#C019
        LCALL WRLINE_LCD
        RET

CON20:   CJNE  A,#14H,CON21
        MOV   DPTR,#C020
        LCALL WRLINE_LCD
        RET

CON21:   CJNE  A,#15H,CON22
        MOV   DPTR,#C021
        LCALL WRLINE_LCD
        RET

CON22:   CJNE  A,#16H,CON23
        MOV   DPTR,#C022
        LCALL WRLINE_LCD
        RET

```

```

CON23:    CJNE  A,#17H,CON24
          MOV   DPTR,#C023
          LCALL WRLINE_LCD
          RET

CON24:    CJNE  A,#18H,CON25
          MOV   DPTR,#C024
          LCALL WRLINE_LCD
          RET

CON25:    CJNE  A,#19H,CON26
          MOV   DPTR,#C025
          LCALL WRLINE_LCD
          RET

CON26:    CJNE  A,#1AH,CON27
          MOV   DPTR,#C026
          LCALL WRLINE_LCD
          RET

CON27:    CJNE  A,#1BH,CON28
          MOV   DPTR,#C027
          LCALL WRLINE_LCD
          RET

CON28:    CJNE  A,#1CH,CON29
          MOV   DPTR,#C028
          LCALL WRLINE_LCD
          RET

CON29:    CJNE  A,#1DH,CON30
          MOV   DPTR,#C029
          LCALL WRLINE_LCD
          RET

CON30:    CJNE  A,#1EH,CON31

```

```

MOV DPTR,#C030
LCALL WRLINE_LCD
RET

CON31: CJNE A,#1FH,CON32
MOV DPTR,#C031
LCALL WRLINE_LCD
RET

CON32: CJNE A,#20H,CON33
MOV DPTR,#C032
LCALL WRLINE_LCD
RET

CON33: CJNE A,#21H,CON34
MOV DPTR,#C033
LCALL WRLINE_LCD
RET

CON34: CJNE A,#22H,CON35
MOV DPTR,#C034
LCALL WRLINE_LCD
RET

CON35: CJNE A,#23H,CON36
MOV DPTR,#C035
LCALL WRLINE_LCD
RET

CON36: CJNE A,#24H,CON37
MOV DPTR,#C036
LCALL WRLINE_LCD
RET

CON37: CJNE A,#25H,CON38

```

```

MOV DPTR,#CO37
LCALL WRLINE_LCD
RET
CON38: CJNE A,#26H,CON39
MOV DPTR,#CO38
LCALL WRLINE_LCD
RET
CON39: CJNE A,#27H,CON40
MOV DPTR,#CO39
LCALL WRLINE_LCD
RET
CON40: CJNE A,#28H,CON41
MOV DPTR,#CO40
LCALL WRLINE_LCD
RET
CON41: CJNE A,#29H,CON42
MOV DPTR,#CO41
LCALL WRLINE_LCD
RET
CON42: CJNE A,#2AH,CON43
MOV DPTR,#CO42
LCALL WRLINE_LCD
RET
CON43: CJNE A,#2BH,CON44
MOV DPTR,#CO43
LCALL WRLINE_LCD
RET
CON44: CJNE A,#2CH,CON45
MOV DPTR,#CO44
LCALL WRLINE_LCD

```

```

                RET
CON45:         CJNE  A,#2DH,CON46
                MOV   DPTR,#CO45
                LCALL WRLINE_LCD
                RET

CON46:         CJNE  A,#2EH,CON47
                MOV   DPTR,#CO46
                LCALL WRLINE_LCD
                RET

CON47:         CJNE  A,#2FH,CON48
                MOV   DPTR,#CO47
                LCALL WRLINE_LCD
                RET
CON48:         CJNE  A,#30H,CON49
                MOV   DPTR,#CO48
                LCALL WRLINE_LCD
                RET
CON49:         CJNE  A,#31H,CON50
                MOV   DPTR,#CO49
                LCALL WRLINE_LCD
                RET
CON50:         CJNE  A,#32H,CON51
                MOV   DPTR,#CO50
                LCALL WRLINE_LCD
                RET

CON51:         CJNE  A,#33H,CON52
                MOV   DPTR,#CO51
                LCALL WRLINE_LCD
                RET
CON52:         CJNE  A,#34H,CON53

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV DPTR,#C052
LCALL WRLINE_LCD
RET

CON53:    CJNE A,#35H,CON54
MOV DPTR,#C053
LCALL WRLINE_LCD
RET

CON54:    CJNE A,#36H,CON55
MOV DPTR,#C054
LCALL WRLINE_LCD
RET

CON55:    CJNE A,#37H,CON56
MOV DPTR,#C055
LCALL WRLINE_LCD
RET

CON56:    CJNE A,#38H,CON57
MOV DPTR,#C056
LCALL WRLINE_LCD
RET

CON57:    CJNE A,#39H,CON58
MOV DPTR,#C057
LCALL WRLINE_LCD
RET

CON58:    CJNE A,#3AH,CON59
MOV DPTR,#C058
LCALL WRLINE_LCD
RET

CON59:    CJNE A,#3BH,CON60
MOV DPTR,#C059

```

```
        LCALL WRLINE_LCD
        RET
CON60:   CJNE A,#3CH,CON61
        MOV DPTR,#CO60
        LCALL WRLINE_LCD
        RET

CON61:   CJNE A,#3DH,CON62
        MOV DPTR,#CO61
        LCALL WRLINE_LCD
        RET

CON62:   CJNE A,#3EH,CON63
        MOV DPTR,#CO62
        LCALL WRLINE_LCD
        RET

CON63:   CJNE A,#3FH,CON64
        MOV DPTR,#CO63
        LCALL WRLINE_LCD
        RET

CON64:   CJNE A,#40H,CON65
        MOV DPTR,#CO64
        LCALL WRLINE_LCD
        RET

CON65:   CJNE A,#41H,CON66
        MOV DPTR,#CO65
        LCALL WRLINE_LCD
        RET

CON66:   CJNE A,#42H,CON67
        MOV DPTR,#CO66
        LCALL WRLINE_LCD
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
RET  
  
CON67:    CJNE  A,#43H,CON68  
          MOV   DPTR,#C067  
          LCALL WRLINE_LCD  
          RET  
  
CON68:    CJNE  A,#44H,CON69  
          MOV   DPTR,#C068  
          LCALL WRLINE_LCD  
          RET  
  
CON69:    CJNE  A,#45H,CON70  
          MOV   DPTR,#C069  
          LCALL WRLINE_LCD  
          RET  
  
CON70:    CJNE  A,#46H,CON71  
          MOV   DPTR,#C070  
          LCALL WRLINE_LCD  
          RET  
  
CON71:    CJNE  A,#47H,CON72  
          MOV   DPTR,#C071  
          LCALL WRLINE_LCD  
          RET  
  
CON72:    CJNE  A,#48H,CON73  
          MOV   DPTR,#C072  
          LCALL WRLINE_LCD  
          RET  
  
CON73:    CJNE  A,#49H,CON74  
          MOV   DPTR,#C073  
          LCALL WRLINE_LCD  
          RET
```

```
CON74:      CJNE A,#4AH,CON75
             MOV  DPTR,#C074
             LCALL WRLINE_LCD
             RET

CON75:      CJNE A,#4BH,CON76
             MOV  DPTR,#C075
             LCALL WRLINE_LCD
             RET

CON76:      CJNE A,#4CH,CON77
             MOV  DPTR,#C076
             LCALL WRLINE_LCD
             RET

CON77:      CJNE A,#4DH,CON78
             MOV  DPTR,#C077
             LCALL WRLINE_LCD
             RET

CON78:      CJNE A,#4EH,CON79
             MOV  DPTR,#C078
             LCALL WRLINE_LCD
             RET

CON79:      CJNE A,#4FH,CON80
             MOV  DPTR,#C079
             LCALL WRLINE_LCD
             RET

CON80:      CJNE A,#50H,CON81
             MOV  DPTR,#C080
             LCALL WRLINE_LCD
             RET

CON81:      CJNE A,#51H,CON82
             MOV  DPTR,#C081
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        LCALL WRLINE_LCD
        RET
CON82:   CJNE A,#52H,CON83
        MOV  DPTR,#C082
        LCALL WRLINE_LCD
        RET

CON83:   CJNE A,#53H,CON84
        MOV  DPTR,#C083
        LCALL WRLINE_LCD
        RET

CON84:   CJNE A,#54H,CON85
        MOV  DPTR,#C084
        LCALL WRLINE_LCD
        RET

CON85:   CJNE A,#55H,CON86
        MOV  DPTR,#C085
        LCALL WRLINE_LCD
        RET

CON86:   CJNE A,#56H,CON87
        MOV  DPTR,#C086
        LCALL WRLINE_LCD
        RET

CON87:   CJNE A,#57H,CON88
        MOV  DPTR,#C087
        LCALL WRLINE_LCD
        RET

CON88:   CJNE A,#58H,CON89
        MOV  DPTR,#C088
        LCALL WRLINE_LCD

```

```

                RET
CON89:          CJNE  A,#59H,CON90
                MOV   DPTR,#C089
                LCALL WRLINE_LCD
                RET
CON90:          CJNE  A,#5AH,CON91
                MOV   DPTR,#C090
                LCALL WRLINE_LCD
                RET
CON91:          CJNE  A,#5BH,CON92
                MOV   DPTR,#C091
                LCALL WRLINE_LCD
                RET
CON92:          CJNE  A,#5CH,CON93
                MOV   DPTR,#C092
                LCALL WRLINE_LCD
                RET
CON93:          CJNE  A,#5DH,CON94
                MOV   DPTR,#C093
                LCALL WRLINE_LCD
                RET
CON94:          CJNE  A,#5EH,CON95
                MOV   DPTR,#C094
                LCALL WRLINE_LCD
                RET
CON95:          CJNE  A,#5FH,CON96
                MOV   DPTR,#C095
                LCALL WRLINE_LCD
                RET
CON96:          CJNE  A,#60H,CON97

```

```

MOV DPTR,#C096
LCALL WRLINE_LCD
RET
CON97: CJNE A,#61H,CON98
MOV DPTR,#C097
LCALL WRLINE_LCD
RET

CON98: CJNE A,#62H,CON99
MOV DPTR,#C098
LCALL WRLINE_LCD
RET
CON99: CJNE A,#63H,CON100
MOV DPTR,#C099
LCALL WRLINE_LCD
RET
CON100: CJNE A,#64H,CON101
MOV DPTR,#C0100
LCALL WRLINE_LCD
RET
CON101: CJNE A,#65H,CON102
MOV DPTR,#C0101
LCALL WRLINE_LCD
RET
CON102: CJNE A,#66H,CON103
MOV DPTR,#C0102
LCALL WRLINE_LCD
RET
CON103: CJNE A,#67H,CON104
MOV DPTR,#C0103
LCALL WRLINE_LCD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

      RET
CON104:  CJNE  A,#68H,CON105
          MOV   DPTR,#C0104
          LCALL WRLINE_LCD
          RET

```

```

CON105:  CJNE  A,#69H,CON106
          MOV   DPTR,#C0105
          LCALL WRLINE_LCD
          RET

```

```

CON106:  CJNE  A,#6AH,CON107
          MOV   DPTR,#C0106
          LCALL WRLINE_LCD
          RET

```

```

CON107:  CJNE  A,#6BH,CON108
          MOV   DPTR,#C0107
          LCALL WRLINE_LCD
          RET

```

```

CON108:  CJNE  A,#6CH,CON109
          MOV   DPTR,#C0108
          LCALL WRLINE_LCD
          RET

```

```

CON109:  CJNE  A,#6DH,CON110
          MOV   DPTR,#C0109
          LCALL WRLINE_LCD
          RET

```

```

CON110:  CJNE  A,#6EH,CON111
          MOV   DPTR,#C0110
          LCALL WRLINE_LCD
          RET

```

```

CON111:    CJNE  A,#6FH,CON112
           MOV   DPTR,#C0111
           LCALL WRLINE_LCD
           RET

CON112:    CJNE  A,#70H,CON113
           MOV   DPTR,#C0112
           LCALL WRLINE_LCD
           RET

CON113:    CJNE  A,#71H,CON114
           MOV   DPTR,#C0112
           LCALL WRLINE_LCD
           RET

CON114:    CJNE  A,#72H,CON115
           MOV   DPTR,#C014
           LCALL WRLINE_LCD
           RET

CON115:    CJNE  A,#73H,CON116
           MOV   DPTR,#C0115
           LCALL WRLINE_LCD
           RET

CON116:    CJNE  A,#74H,CON117
           MOV   DPTR,#C0116
           LCALL WRLINE_LCD
           RET

CON117:    CJNE  A,#75H,CON118
           MOV   DPTR,#C0117
           LCALL WRLINE_LCD
           RET

CON118:    CJNE  A,#76H,CON119
           MOV   DPTR,#C0118

```

```

        LCALL WRLINE_LCD
        RET

CON119:    CJNE A,#77H,CON120
           MOV  DPTR,#C0119
           LCALL WRLINE_LCD
           RET

CON120:    CJNE A,#78H,CON121
           MOV  DPTR,#C0120
           LCALL WRLINE_LCD
           RET

CON121:    CJNE A,#79H,CON122
           MOV  DPTR,#C0121
           LCALL WRLINE_LCD
           RET

CON122:    CJNE A,#7AH,CON123
           MOV  DPTR,#C0122
           LCALL WRLINE_LCD
           RET

CON123:    CJNE A,#7BH,CON124
           MOV  DPTR,#C0123
           LCALL WRLINE_LCD
           RET

CON124:    CJNE A,#7CH,CON125
           MOV  DPTR,#C0124
           LCALL WRLINE_LCD
           RET

CON125:    CJNE A,#7DH,CON126
           MOV  DPTR,#C0125
           LCALL WRLINE_LCD
           RET

```

```
CON126:    CJNE  A,#7EH,CON127
           MOV   DPTR,#C0126
           LCALL WRLINE_LCD
           RET

CON127:    CJNE  A,#7FH,CON128
           MOV   DPTR,#C0127
           LCALL WRLINE_LCD
           RET

CON128:    CJNE  A,#80H,CON129
           MOV   DPTR,#C0128
           LCALL WRLINE_LCD
           RET

CON129:    CJNE  A,#81H,CON130
           MOV   DPTR,#C0129
           LCALL WRLINE_LCD
           RET

CON130:    CJNE  A,#82H,CON131
           MOV   DPTR,#C0130
           LCALL WRLINE_LCD
           RET

CON131:    CJNE  A,#83H,CON132
           MOV   DPTR,#C0131
           LCALL WRLINE_LCD
           RET

CON132:    CJNE  A,#84H,CON133
           MOV   DPTR,#C0132
           LCALL WRLINE_LCD
           RET
```

```
CON133:    CJNE  A,#85H,CON134
           MOV   DPTR,#C0133
           LCALL WRLINE_LCD
           RET
```

```
CON134:    CJNE  A,#86H,CON135
           MOV   DPTR,#C0134
           LCALL WRLINE_LCD
           RET
```

```
CON135:    CJNE  A,#87H,CON136
           MOV   DPTR,#C0135
           LCALL WRLINE_LCD
           RET
```

```
CON136:    CJNE  A,#88H,CON137
           MOV   DPTR,#C0136
           LCALL WRLINE_LCD
           RET
```

```
CON137:    CJNE  A,#89H,CON138
           MOV   DPTR,#C0137
           LCALL WRLINE_LCD
           RET
```

```
CON138:    CJNE  A,#8AH,CON139
           MOV   DPTR,#C0138
           LCALL WRLINE_LCD
           RET
```

```
CON139:    CJNE  A,#8BH,CON140
           MOV   DPTR,#C0139
           LCALL WRLINE_LCD
           RET
```

```
CON140:    CJNE  A,#8CH,CON141
```

```
MOV DPTR,#C0140
LCALL WRLINE_LCD
RET

CON141: CJNE A,#8DH,CON142
MOV DPTR,#C0141
LCALL WRLINE_LCD
RET

CON142: CJNE A,#8EH,CON143
MOV DPTR,#C0142
LCALL WRLINE_LCD
RET

CON143: CJNE A,#8FH,CON144
MOV DPTR,#C0143
LCALL WRLINE_LCD
RET

CON144: CJNE A,#90H,CON145
MOV DPTR,#C0144
LCALL WRLINE_LCD
RET

CON145: CJNE A,#91H,CON146
MOV DPTR,#C0145
LCALL WRLINE_LCD
RET

CON146: CJNE A,#92H,CON147
MOV DPTR,#C0146
LCALL WRLINE_LCD
RET

CON147: CJNE A,#93H,CON148
MOV DPTR,#C0147
LCALL WRLINE_LCD
```

```
RET

CON148:    CJNE  A,#94H,CON149
           MOV   DPTR,#C0148
           LCALL WRLINE_LCD
           RET

CON149:    CJNE  A,#95H,CON150
           MOV   DPTR,#C0149
           LCALL WRLINE_LCD
           RET

CON150:    CJNE  A,#96H,CON151
           MOV   DPTR,#C0150
           LCALL WRLINE_LCD
           RET

CON151:    CJNE  A,#97H,CON152
           MOV   DPTR,#C0151
           LCALL WRLINE_LCD
           RET

CON152:    CJNE  A,#98H,CON153
           MOV   DPTR,#C0152
           LCALL WRLINE_LCD
           RET

CON153:    CJNE  A,#99H,CON154
           MOV   DPTR,#C0153
           LCALL WRLINE_LCD
           RET

CON154:    CJNE  A,#9AH,CON155
           MOV   DPTR,#C0154
           LCALL WRLINE_LCD
           RET

CON155:    CJNE  A,#9BH,CON156
```

```

MOV DPTR,#C0155
LCALL WRLINE_LCD
RET

CON156:    CJNE A,#9CH,CON157
MOV DPTR,#C0156
LCALL WRLINE_LCD
RET

CON157:    CJNE A,#9DH,CON158
MOV DPTR,#C0157
LCALL WRLINE_LCD
RET

CON158:    CJNE A,#9EH,CON159
MOV DPTR,#C0158
LCALL WRLINE_LCD
RET

CON159:    CJNE A,#9FH,CON160
MOV DPTR,#C0159
LCALL WRLINE_LCD
RET

CON160:    CJNE A,#0A0H,CON161
MOV DPTR,#C0160
LCALL WRLINE_LCD
RET

CON161:    CJNE A,#0A1H,CON162
MOV DPTR,#C0161
LCALL WRLINE_LCD
RET

CON162:    CJNE A,#0A2H,CON163
MOV DPTR,#C0162
LCALL WRLINE_LCD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
RET

CON163:    CJNE  A,#0A3H,CON164
           MOV   DPTR,#CO163
           LCALL WRLINE_LCD
           RET

CON164:    CJNE  A,#0A4H,CON165
           MOV   DPTR,#CO164
           LCALL WRLINE_LCD
           RET

CON165:    CJNE  A,#0A5H,CON166
           MOV   DPTR,#CO165
           LCALL WRLINE_LCD
           RET

CON166:    CJNE  A,#0A6H,CON167
           MOV   DPTR,#CO166
           LCALL WRLINE_LCD
           RET

CON167:    CJNE  A,#0A7H,CON168
           MOV   DPTR,#CO167
           LCALL WRLINE_LCD
           RET

CON168:    CJNE  A,#0A8H,CON169
           MOV   DPTR,#CO168
           LCALL WRLINE_LCD
           RET

CON169:    CJNE  A,#0A9H,CON170
           MOV   DPTR,#CO169
           LCALL WRLINE_LCD
           RET
```

```
CON170:    CJNE  A,#0AAH,CON171
           MOV   DPTR,#CO170
           LCALL WRLINE_LCD
           RET
```

```
CON171:    CJNE  A,#0ABH,CON172
           MOV   DPTR,#CO171
           LCALL WRLINE_LCD
           RET
```

```
CON172:    CJNE  A,#0ACH,CON173
           MOV   DPTR,#CO172
           LCALL WRLINE_LCD
           RET
```

```
CON173:    CJNE  A,#0ADH,CON174
           MOV   DPTR,#CO173
           LCALL WRLINE_LCD
           RET
```

```
CON174:    CJNE  A,#0AEH,CON175
           MOV   DPTR,#CO174
           LCALL WRLINE_LCD
           RET
```

```
CON175:    CJNE  A,#0AFH,CON176
           MOV   DPTR,#CO175
           LCALL WRLINE_LCD
           RET
```

```
CON176:    CJNE  A,#0B0H,CON177
           MOV   DPTR,#CO176
           LCALL WRLINE_LCD
           RET
```

```

CON177:    CJNE  A,#0B1H,CON178
           MOV   DPTR,#C0177
           LCALL WRLINE_LCD
           RET

CON178:    CJNE  A,#0B2H,CON179
           MOV   DPTR,#C0178
           LCALL WRLINE_LCD
           RET

CON179:    CJNE  A,#0B3H,CON180
           MOV   DPTR,#C0179
           LCALL WRLINE_LCD
           RET

CON180:    CJNE  A,#0B4H,CON181
           MOV   DPTR,#C0180
           LCALL WRLINE_LCD
           RET

CON181:    CJNE  A,#0B5H,CON182
           MOV   DPTR,#C0181
           LCALL WRLINE_LCD
           RET

CON182:    CJNE  A,#0B6H,CON183
           MOV   DPTR,#C0182
           LCALL WRLINE_LCD
           RET

CON183:    CJNE  A,#0B7H,CON184
           MOV   DPTR,#C0183
           LCALL WRLINE_LCD
           RET

CON184:    CJNE  A,#0B8H,CON185
           MOV   DPTR,#C0184

```

```

        LCALL WRLINE_LCD
        RET
CON185:  CJNE A,#0B9H,CON186
        MOV  DPTR,#CO185
        LCALL WRLINE_LCD
        RET

CON186:  CJNE A,#0BAH,CON187
        MOV  DPTR,#CO186
        LCALL WRLINE_LCD
        RET

CON187:  CJNE A,#0BBH,CON188
        MOV  DPTR,#CO187
        LCALL WRLINE_LCD
        RET

CON188:  CJNE A,#0BCH,CON189
        MOV  DPTR,#CO188
        LCALL WRLINE_LCD
        RET

CON189:  CJNE A,#0BDH,CON190
        MOV  DPTR,#CO189
        LCALL WRLINE_LCD
        RET

CON190:  CJNE A,#0BEH,CON191
        MOV  DPTR,#CO190
        LCALL WRLINE_LCD
        RET

CON191:  CJNE A,#0BFH,CON192
        MOV  DPTR,#CO191
        LCALL WRLINE_LCD
        RET

```

```
CON192:    CJNE  A,#0C0H,CON193
           MOV   DPTR,#CO192
           LCALL WRLINE_LCD
           RET
```

```
CON193:    CJNE  A,#0C1H,CON194
           MOV   DPTR,#CO193
           LCALL WRLINE_LCD
           RET
```

```
CON194:    CJNE  A,#0C2H,CON195
           MOV   DPTR,#CO194
           LCALL WRLINE_LCD
           RET
```

```
CON195:    CJNE  A,#0C3H,CON196
           MOV   DPTR,#CO195
           LCALL WRLINE_LCD
           RET
```

```
CON196:    CJNE  A,#0C4H,CON197
           MOV   DPTR,#CO196
           LCALL WRLINE_LCD
           RET
```

```
CON197:    CJNE  A,#0C5H,CON198
           MOV   DPTR,#CO197
           LCALL WRLINE_LCD
           RET
```

```
CON198:    CJNE  A,#0C6H,CON199
           MOV   DPTR,#CO198
           LCALL WRLINE_LCD
           RET
```

```
CON199:    CJNE  A,#0C7H,CON200
```

```

MOV DPTR,#0C199
LCALL WRLINE_LCD
RET
CON200: CJNE A,#0C8H,CON201
MOV DPTR,#0C200
LCALL WRLINE_LCD
RET
CON201: CJNE A,#0C9H,CON202
MOV DPTR,#0C201
LCALL WRLINE_LCD
RET
CON202: CJNE A,#0CAH,CON203
MOV DPTR,#0C202
LCALL WRLINE_LCD
RET
CON203: CJNE A,#0CBH,CON204
MOV DPTR,#0C203
LCALL WRLINE_LCD
RET
CON204: CJNE A,#0CCH,CON205
MOV DPTR,#0C204
LCALL WRLINE_LCD
RET
CON205: CJNE A,#0CDH,CON206
MOV DPTR,#0C205
LCALL WRLINE_LCD
RET
CON206: CJNE A,#0CEH,CON207
MOV DPTR,#0C206

```

```

        LCALL WRLINE_LCD
        RET

CON207:    CJNE A,#0CFH,CON208
           MOV  DPTR,#CO207
           LCALL WRLINE_LCD
           RET

CON208:    CJNE A,#0D0H,CON209
           MOV  DPTR,#CO208
           LCALL WRLINE_LCD
           RET

CON209:    CJNE A,#0D1H,CON210
           MOV  DPTR,#CO209
           LCALL WRLINE_LCD
           RET

CON210:    CJNE A,#0D2H,CON211
           MOV  DPTR,#CO210
           LCALL WRLINE_LCD
           RET

CON211:    CJNE A,#0D3H,CON212
           MOV  DPTR,#CO211
           LCALL WRLINE_LCD
           RET

CON212:    CJNE A,#0D4H,CON213
           MOV  DPTR,#CO212
           LCALL WRLINE_LCD
           RET

CON213:    CJNE A,#0D5H,CON214
           MOV  DPTR,#CO213
           LCALL WRLINE_LCD
           RET

```

```

CON214:      CJNE  A,#0D6H,CON215
              MOV   DPTR,#CO214
              LCALL WRLINE_LCD
              RET

CON215:      CJNE  A,#0D7H,CON216
              MOV   DPTR,#CO215
              LCALL WRLINE_LCD
              RET

CON216:      CJNE  A,#0D8H,CON217
              MOV   DPTR,#CO216
              LCALL WRLINE_LCD
              RET

CON217:      CJNE  A,#0D9H,CON218
              MOV   DPTR,#CO217
              LCALL WRLINE_LCD
              RET

CON218:      CJNE  A,#0DAH,CON219
              MOV   DPTR,#CO218
              LCALL WRLINE_LCD
              RET

CON219:      CJNE  A,#0DBH,CON220
              MOV   DPTR,#CO219
              LCALL WRLINE_LCD
              RET

CON220:      CJNE  A,#0DCH,CON221
              MOV   DPTR,#CO220
              LCALL WRLINE_LCD
              RET

CON221:      CJNE  A,#0DDH,CON222

```

```

MOV DPTR,#C0221
LCALL WRLINE_LCD
RET
CON222: CJNE A,#0DEH,CON223
MOV DPTR,#C0222
LCALL WRLINE_LCD
RET
CON223: CJNE A,#0DFH,CON224
MOV DPTR,#C0223
LCALL WRLINE_LCD
RET
CON224: CJNE A,#0E0H,CON225
MOV DPTR,#C0224
LCALL WRLINE_LCD
RET
CON225: CJNE A,#0E1H,CON226
MOV DPTR,#C0225
LCALL WRLINE_LCD
RET
CON226: CJNE A,#0E2H,CON227
MOV DPTR,#C0226
LCALL WRLINE_LCD
RET
CON227: CJNE A,#0E3H,CON228
MOV DPTR,#C0227
LCALL WRLINE_LCD
RET
CON228: CJNE A,#0E4H,CON229
MOV DPTR,#C0228
LCALL WRLINE_LCD

```

```
RET
CON229:  CJNE  A,#0E5H,CON230
        MOV  DPTR,#C0229
        LCALL WRLINE_LCD
        RET

CON230:  CJNE  A,#0E6H,CON231
        MOV  DPTR,#C0230
        LCALL WRLINE_LCD
        RET

CON231:  CJNE  A,#0E7H,CON232
        MOV  DPTR,#C0231
        LCALL WRLINE_LCD
        RET

CON232:  CJNE  A,#0E8H,CON233
        MOV  DPTR,#C0232
        LCALL WRLINE_LCD
        RET

CON233:  CJNE  A,#0E9H,CON234
        MOV  DPTR,#C0233
        LCALL WRLINE_LCD
        RET

CON234:  CJNE  A,#0EAH,CON235
        MOV  DPTR,#C0234
        LCALL WRLINE_LCD
        RET

CON235:  CJNE  A,#0EBH,CON236
        MOV  DPTR,#C0235
        LCALL WRLINE_LCD
        RET

CON236:  CJNE  A,#0ECH,CON237
```

```

MOV DPTR,#C0236
LCALL WRLINE_LCD
RET

CON237:    CJNE A,#0EDH,CON238
MOV DPTR,#C0237
LCALL WRLINE_LCD
RET

CON238:    CJNE A,#0EEH,CON239
MOV DPTR,#C0238
LCALL WRLINE_LCD
RET

CON239:    CJNE A,#0EFH,CON240
MOV DPTR,#C0238
LCALL WRLINE_LCD
RET

CON240:    CJNE A,#0F0H,CON241
MOV DPTR,#C0240
LCALL WRLINE_LCD
RET

CON241:    CJNE A,#0F1H,CON242
MOV DPTR,#C0241
LCALL WRLINE_LCD
RET

CON242:    CJNE A,#0F2H,CON243
MOV DPTR,#C0242
LCALL WRLINE_LCD
RET

CON243:    CJNE A,#0F3H,CON244

```

```

MOV DPTR,#C0243
LCALL WRLINE_LCD
RET

CON244: CJNE A,#0F4H,CON245
MOV DPTR,#C0244
LCALL WRLINE_LCD
RET

CON245: CJNE A,#0F5H,CON246
MOV DPTR,#C0245
LCALL WRLINE_LCD
RET

CON246: CJNE A,#0F6H,CON247
MOV DPTR,#C0246
LCALL WRLINE_LCD
RET

CON247: CJNE A,#0F7H,CON248
MOV DPTR,#C0247
LCALL WRLINE_LCD
RET

CON248: CJNE A,#0F8H,CON249
MOV DPTR,#C0248
LCALL WRLINE_LCD
RET

CON249: CJNE A,#0F9H,CON250
MOV DPTR,#C0249
LCALL WRLINE_LCD
RET

CON250: CJNE A,#0FAH,CON251
MOV DPTR,#C0250
LCALL WRLINE_LCD

```

```

                RET

CON251:        CJNE  A,#0FBH,CON252
                MOV   DPTR,#C0251
                LCALL WRLINE_LCD
                RET

CON252:        CJNE  A,#0FCH,CON253
                MOV   DPTR,#C0252
                LCALL WRLINE_LCD
                RET

CON253:        CJNE  A,#0FDH,CON254
                MOV   DPTR,#C0253
                LCALL WRLINE_LCD
                RET

CON254:        CJNE  A,#0FEH,CON255
                MOV   DPTR,#C0254
                LCALL WRLINE_LCD
                RET

CON255:        CJNE  A,#0FFH,CON266
                MOV   DPTR,#C0255
                LCALL WRLINE_LCD
                RET

CON266:        RET

;-----
CHK0:         DB   'Light th'
CHK1:         DB   'rough...'
CHK2:         DB   'Checking'

CO0:          DB   ' 0.0 %'
CO1:          DB   ' 0.0 %'
CO2:          DB   ' 0.0 %'

```

|       |    |           |
|-------|----|-----------|
| CO3:  | DB | ' 0.0 %'  |
| CO4:  | DB | ' 1.2 %'  |
| CO5:  | DB | ' 1.6 %'  |
| CO6:  | DB | ' 2.0 %'  |
| CO7:  | DB | ' 2.4 %'  |
| CO8:  | DB | ' 2.8 %'  |
| CO9:  | DB | ' 3.2 %'  |
| CO10: | DB | ' 3.6 %'  |
| CO11: | DB | ' 4.0 %'  |
| CO12: | DB | ' 4.4 %'  |
| CO13: | DB | ' 4.8 %'  |
| CO14: | DB | ' 5.2 %'  |
| CO15: | DB | ' 5.6 %'  |
| CO16: | DB | ' 6.0 %'  |
| CO17: | DB | ' 6.4 %'  |
| CO18: | DB | ' 6.8 %'  |
| CO19: | DB | ' 7.2 %'  |
| CO20: | DB | ' 7.6 %'  |
| CO21: | DB | ' 8.0 %'  |
| CO22: | DB | ' 8.4 %'  |
| CO23: | DB | ' 8.8 %'  |
| CO24: | DB | ' 9.2 %'  |
| CO25: | DB | ' 9.6 %'  |
| CO26: | DB | ' 10.0 %' |
| CO27: | DB | ' 10.4 %' |
| CO28: | DB | ' 10.8 %' |
| CO29: | DB | ' 11.2 %' |
| CO30: | DB | ' 11.6 %' |
| CO31: | DB | ' 12.0 %' |
| CO32: | DB | ' 12.4 %' |
| CO33: | DB | ' 12.8 %' |
| CO34: | DB | ' 13.2 %' |
| CO35: | DB | ' 13.6 %' |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|       |    |           |
|-------|----|-----------|
| CO36: | DB | ' 14.0 %' |
| CO37: | DB | ' 14.4 %' |
| CO38: | DB | ' 14.8 %' |
| CO39: | DB | ' 15.2 %' |
| CO40: | DB | ' 15.6 %' |
| CO41: | DB | ' 16.0 %' |
| CO42: | DB | ' 16.4 %' |
| CO43: | DB | ' 16.8 %' |
| CO44: | DB | ' 17.2 %' |
| CO45: | DB | ' 17.6 %' |
| CO46: | DB | ' 18.0 %' |
| CO47: | DB | ' 18.4 %' |
| CO48: | DB | ' 18.8 %' |
| CO49: | DB | ' 19.2 %' |
| CO50: | DB | ' 19.6 %' |
| CO51: | DB | ' 20.0 %' |
| CO52: | DB | ' 20.4 %' |
| CO53: | DB | ' 20.8 %' |
| CO54: | DB | ' 21.2 %' |
| CO55: | DB | ' 21.6 %' |
| CO56: | DB | ' 22.0 %' |
| CO57: | DB | ' 22.4 %' |
| CO58: | DB | ' 22.8 %' |
| CO59: | DB | ' 23.2 %' |
| CO60: | DB | ' 23.6 %' |
| CO61: | DB | ' 24.0 %' |
| CO62: | DB | ' 24.4 %' |
| CO63: | DB | ' 24.8 %' |
| CO64: | DB | ' 25.2 %' |
| CO65: | DB | ' 25.6 %' |
| CO66: | DB | ' 26.0 %' |
| CO67: | DB | ' 26.4 %' |
| CO68: | DB | ' 26.8 %' |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|        |    |           |
|--------|----|-----------|
| CO69:  | DB | ' 27.2 %' |
| CO70:  | DB | ' 27.6 %' |
| CO71:  | DB | ' 28.0 %' |
| CO72:  | DB | ' 28.4 %' |
| CO73:  | DB | ' 28.8 %' |
| CO74:  | DB | ' 29.2 %' |
| CO75:  | DB | ' 29.6 %' |
| CO76:  | DB | ' 30.0 %' |
| CO77:  | DB | ' 30.4 %' |
| CO78:  | DB | ' 30.8 %' |
| CO79:  | DB | ' 31.2 %' |
| CO80:  | DB | ' 31.6 %' |
| CO81:  | DB | ' 32.0 %' |
| CO82:  | DB | ' 32.4 %' |
| CO83:  | DB | ' 32.8 %' |
| CO84:  | DB | ' 33.2 %' |
| CO85:  | DB | ' 33.6 %' |
| CO86:  | DB | ' 34.0 %' |
| CO87:  | DB | ' 34.4 %' |
| CO88:  | DB | ' 34.8 %' |
| CO89:  | DB | ' 35.2 %' |
| CO90:  | DB | ' 35.6 %' |
| CO91:  | DB | ' 36.0 %' |
| CO92:  | DB | ' 36.4 %' |
| CO93:  | DB | ' 36.8 %' |
| CO94:  | DB | ' 37.2 %' |
| CO95:  | DB | ' 37.6 %' |
| CO96:  | DB | ' 38.0 %' |
| CO97:  | DB | ' 38.4 %' |
| CO98:  | DB | ' 38.8 %' |
| CO99:  | DB | ' 39.2 %' |
| CO100: | DB | ' 39.6 %' |
| CO101: | DB | ' 40.0 %' |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ การค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|        |    |           |
|--------|----|-----------|
| CO102: | DB | ' 40.4 %' |
| CO103: | DB | ' 40.8 %' |
| CO104: | DB | ' 41.2 %' |
| CO105: | DB | ' 41.6 %' |
| CO106: | DB | ' 42.0 %' |
| CO107: | DB | ' 42.4 %' |
| CO108: | DB | ' 42.8 %' |
| CO109: | DB | ' 43.2 %' |
| CO110: | DB | ' 43.6 %' |
| CO111: | DB | ' 44.0 %' |
| CO112: | DB | ' 44.4 %' |
| CO113: | DB | ' 44.8 %' |
| CO114: | DB | ' 45.2 %' |
| CO115: | DB | ' 45.6 %' |
| CO116: | DB | ' 46.0 %' |
| CO117: | DB | ' 46.4 %' |
| CO118: | DB | ' 46.8 %' |
| CO119: | DB | ' 47.2 %' |
| CO120: | DB | ' 47.6 %' |
| CO121: | DB | ' 48.0 %' |
| CO122: | DB | ' 48.4 %' |
| CO123: | DB | ' 48.8 %' |
| CO124: | DB | ' 49.2 %' |
| CO125: | DB | ' 49.6 %' |
| CO126: | DB | ' 50.0 %' |
| CO127: | DB | ' 50.4 %' |
| CO128: | DB | ' 50.8 %' |
| CO129: | DB | ' 51.2 %' |
| CO130: | DB | ' 51.6 %' |
| CO131: | DB | ' 52.0 %' |
| CO132: | DB | ' 52.4 %' |
| CO133: | DB | ' 52.8 %' |
| CO134: | DB | ' 53.2 %' |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|        |    |           |
|--------|----|-----------|
| CO135: | DB | ' 53.6 %' |
| CO136: | DB | ' 54.0 %' |
| CO137: | DB | ' 54.4 %' |
| CO138: | DB | ' 54.8 %' |
| CO139: | DB | ' 55.2 %' |
| CO140: | DB | ' 55.6 %' |
| CO141: | DB | ' 56.0 %' |
| CO142: | DB | ' 56.4 %' |
| CO143: | DB | ' 56.8 %' |
| CO144: | DB | ' 57.2 %' |
| CO145: | DB | ' 57.6 %' |
| CO146: | DB | ' 58.0 %' |
| CO147: | DB | ' 58.4 %' |
| CO148: | DB | ' 58.8 %' |
| CO149: | DB | ' 59.2 %' |
| CO150: | DB | ' 59.6 %' |
| CO151: | DB | ' 60.0 %' |
| CO152: | DB | ' 60.4 %' |
| CO153: | DB | ' 60.8 %' |
| CO154: | DB | ' 61.2 %' |
| CO155: | DB | ' 61.6 %' |
| CO156: | DB | ' 62.0 %' |
| CO157: | DB | ' 62.4 %' |
| CO158: | DB | ' 62.8 %' |
| CO159: | DB | ' 63.2 %' |
| CO160: | DB | ' 63.6 %' |
| CO161: | DB | ' 64.0 %' |
| CO162: | DB | ' 64.4 %' |
| CO163: | DB | ' 64.8 %' |
| CO164: | DB | ' 65.2 %' |
| CO165: | DB | ' 65.6 %' |
| CO166: | DB | ' 66.0 %' |
| CO167: | DB | ' 66.4 %' |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|        |    |           |
|--------|----|-----------|
| CO168: | DB | ' 66.8 %' |
| CO169: | DB | ' 67.2 %' |
| CO170: | DB | ' 67.6 %' |
| CO171: | DB | ' 68.0 %' |
| CO172: | DB | ' 68.4 %' |
| CO173: | DB | ' 68.8 %' |
| CO174: | DB | ' 69.2 %' |
| CO175: | DB | ' 69.6 %' |
| CO176: | DB | ' 70.0 %' |
| CO177: | DB | ' 70.4 %' |
| CO178: | DB | ' 70.8 %' |
| CO179: | DB | ' 71.2 %' |
| CO180: | DB | ' 71.6 %' |
| CO181: | DB | ' 72.0 %' |
| CO182: | DB | ' 72.4 %' |
| CO183: | DB | ' 72.8 %' |
| CO184: | DB | ' 73.2 %' |
| CO185: | DB | ' 73.6 %' |
| CO186: | DB | ' 74.0 %' |
| CO187: | DB | ' 74.4 %' |
| CO188: | DB | ' 74.8 %' |
| CO189: | DB | ' 75.2 %' |
| CO190: | DB | ' 75.6 %' |
| CO191: | DB | ' 76.0 %' |
| CO192: | DB | ' 76.4 %' |
| CO193: | DB | ' 76.8 %' |
| CO194: | DB | ' 77.2 %' |
| CO195: | DB | ' 77.6 %' |
| CO196: | DB | ' 78.0 %' |
| CO197: | DB | ' 78.4 %' |
| CO198: | DB | ' 78.8 %' |
| CO199: | DB | ' 79.2 %' |
| CO200: | DB | ' 79.6 %' |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|        |    |           |
|--------|----|-----------|
| CO201: | DB | ' 80.0 %' |
| CO202: | DB | ' 80.4 %' |
| CO203: | DB | ' 80.8 %' |
| CO204: | DB | ' 81.2 %' |
| CO205: | DB | ' 81.6 %' |
| CO206: | DB | ' 82.0 %' |
| CO207: | DB | ' 82.4 %' |
| CO208: | DB | ' 82.8 %' |
| CO209: | DB | ' 83.2 %' |
| CO210: | DB | ' 83.6 %' |
| CO211: | DB | ' 84.0 %' |
| CO212: | DB | ' 84.4 %' |
| CO213: | DB | ' 84.8 %' |
| CO214: | DB | ' 85.2 %' |
| CO215: | DB | ' 85.6 %' |
| CO216: | DB | ' 86.0 %' |
| CO217: | DB | ' 86.4 %' |
| CO218: | DB | ' 86.8 %' |
| CO219: | DB | ' 87.2 %' |
| CO220: | DB | ' 87.6 %' |
| CO221: | DB | ' 88.0 %' |
| CO222: | DB | ' 88.4 %' |
| CO223: | DB | ' 88.8 %' |
| CO224: | DB | ' 89.2 %' |
| CO225: | DB | ' 89.6 %' |
| CO226: | DB | ' 90.0 %' |
| CO227: | DB | ' 90.4 %' |
| CO228: | DB | ' 90.8 %' |
| CO229: | DB | ' 91.2 %' |
| CO230: | DB | ' 91.6 %' |
| CO231: | DB | ' 92.0 %' |
| CO232: | DB | ' 92.4 %' |
| CO233: | DB | ' 92.8 %' |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CO234: DB ' 93.2 %'  
 CO235: DB ' 93.6 %'  
 CO236: DB ' 94.0 %'  
 CO237: DB ' 94.4 %'  
 CO238: DB ' 94.8 %'  
 CO239: DB ' 95.2 %'  
 CO240: DB ' 95.6 %'  
 CO241: DB ' 96.0 %'  
 CO242: DB ' 96.4 %'  
 CO243: DB ' 96.8 %'  
 CO244: DB ' 100.0 %'  
 CO245: DB ' 100.0 %'  
 CO246: DB ' 100.0 %'  
 CO247: DB ' 100.0 %'  
 CO248: DB ' 100.0 %'  
 CO249: DB ' 100.0 %'  
 CO250: DB ' 100.0 %'  
 CO251: DB ' 100.0 %'  
 CO252: DB ' 100.0 %'  
 CO253: DB ' 100.0 %'  
 CO254: DB ' 100.0 %'  
 CO255: DB ' 100.0 %'

-----

;Keypad Scan key Subroutine

-----

```
GET_KPAD:   LCALL  DE8255
            MOV   DPTR,#PORTL
            MOV   A,#81H           ;A,B,C,I/P Ch=O/P
            MOVX  @DPTR,A         ;SET CONTROL PORT

            MOV   DPTR,#PORTC
            MOV   A,#0FFH
```

```

MOVX @DPTR,A          ;IN VALUE FROM PORTC
MOV  KPAD_DATA,#0

CHK_COL0:  MOV  DPTR,#PORTA
           MOV  A,#0FH
           MOVX @DPTR,A          ;OUT DATA TO PORTA
           MOV  DPTR,#PORTB
           MOV  A,#0FH
           MOVX @DPTR,A          ;OUT DATA TO PORTB

           MOV  DPTR,#PORTC
           MOV  A,#7FH
           MOVX @DPTR,A          ;IN VALUE FROM PORTC
           MOV  DPTR,#PORTC
           MOVX A,@DPTR
           ANL  A,#0FH
           MOV  KEY_BACKUP,A
           CJNE A,#0FH,COLO_DETECT
           AJMP CHK_COL1

COLO_DETECT: MOV  KPAD_DATA,#01
            LJMP GET_ROW

CHK_COL1:  MOV  DPTR,#PORTC
           MOV  A,#0BFH
           MOVX @DPTR,A          ;IN VALUE FROM PORTC
           MOV  DPTR,#PORTC
           MOVX A,@DPTR
           ANL  A,#0FH
           MOV  KEY_BACKUP,A
           CJNE A,#0FH,COL1_DETECT
           AJMP CHK_COL2

```

```

COL1_DETECT:  MOV  KPAD_DATA,#02
               LJMP GET_ROW

CHK_COL2:     MOV  DPTR,#PORTC
               MOV  A,#0DFH
               MOVX @DPTR,A           ;IN VALUE FROM PORTC
               MOV  DPTR,#PORTC
               MOVX A,@DPTR
               ANL  A,#0FH
               MOV  KEY_BACKUP,A
               CJNE A,#0FH,COL2_DETECT
               AJMP CHK_COL3

COL2_DETECT:  MOV  KPAD_DATA,#03
               AJMP GET_ROW

CHK_COL3:     MOV  DPTR,#PORTC
               MOV  A,#0EFH
               MOVX @DPTR,A           ;IN VALUE FROM PORTC
               MOV  DPTR,#PORTC
               MOVX A,@DPTR
               ANL  A,#0FH
               MOV  KEY_BACKUP,A
               CJNE A,#0FH,COL3_DETECT
               RET

COL3_DETECT:  MOV  KPAD_DATA,#04

;-----
;*****
GET_ROW:     MOV  DPTR,#PORTC
               MOV  A,KEY_BACKUP
               ANL  A,#0FH

```

```

MOVX @DPTR,A      ;IN VALUE FROM PORTC

MOV DPTR,#PORTC
MOVX A,@DPTR
ANL A,#0FH

JB ACC.0,CHK_ROW1
RET

CHK_ROW1: JB ACC.1,CHK_ROW2
MOV A,KPAD_DATA
ADD A,#4
MOV KPAD_DATA,A
RET

CHK_ROW2: JB ACC.2,CHK_ROW3
MOV A,KPAD_DATA
ADD A,#8
MOV KPAD_DATA,A
RET

CHK_ROW3: MOV A,KPAD_DATA
ADD A,#12
MOV KPAD_DATA,A
RET

;_*****
;-----
;LCD Initialize
;-----
INIT_LCD: LCALL DELAY_100ms
CLR LCD_RS

MOV P1,#00111000B

```

```

LCALL LCD_CLK
LCALL DELAY_10ms

MOV P1,#00111000B
LCALL LCD_CLK

LCALL LCD_OFF
LCALL LCD_CLR

MOV P1,#00000110B
LCALL LCD_CLK

LCALL LCD_HOME
;-----
;LCD Clear Display
;-----
LCD_CLR: CLR LCD_RS
MOV P1,#00000001B
LCALL LCD_CLK
RET

;-----
;LCD Return Home
;-----
LCD_HOME: CLR LCD_RS
MOV P1,#00000010B
LCALL LCD_CLK
RET

;-----
;LCD Display off
;-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCD_OFF:    CLR   LCD_RS
            MOV   P1,#00001000B
            LCALL LCD_CLK
            RET

```

```

;-----

```

```

;LCD CLK

```

```

;-----

```

```

LCD_CLK:   SETB  LCD_EN
            LCALL LCD_DELAY
            CLR   LCD_EN
            LCALL LCD_DELAY
            RET

```

```

;-----

```

```

;LCD Display On

```

```

;-----

```

```

LCD_ON:    CLR   LCD_RS
            MOV   P1,#00001100B
            LCALL LCD_CLK
            RET

```

```

;-----

```

```

;LCD Cursor On

```

```

;-----

```

```

LCD_BLINK: CLR   LCD_RS
            MOV   P1,#00001111B
            LCALL LCD_CLK
            RET

```

```

;Set LCD Address

```

```

;I/P:      LCD_ADDR

```

```

;-----

```

```

SET_ADDR_LCD: CLR  LCD_RS
               MOV  A,LCD_ADDR
               SETB ACC.7
               MOV  P1,A
               LCALL LCD_CLK
               RET
;-----
SET_ADDR_CGRAM: CLR  LCD_RS
                MOV  A,LCD_ADDR
                SETB ACC.6
                MOV  P1,A
                LCALL LCD_CLK
                RET
;-----
;Write Character to show LCD
;I/P:          LCD_DATA
;-----
WRCHAR_LCD:   SETB  LCD_RS
              MOV   P1,LCD_DATA
              LCALL LCD_CLK
              LCALL LCD_ON
              RET
;-----
;Write Line of 8 Character from ROM
;I/P:          DPTR : Locate ROM Address
;-----
WRLINE_LCD:   MOV   R0,#0
WRLINE_LCD_1: SETB  LCD_RS
              CLR   A
              MOVC A,@A+DPTR
              MOV   P1,A

```

```

        LCALL LCD_CLK
        INC DPTR
        INC R0

        CJNE R0,#8,WRLINE_LCD_1
        LCALL LCD_ON
        RET

;-----
;Dummy Delay time LCD_DELAY, 10m, 100m, 1s
;-----
DELAY_100us: MOV R0,#30H
DELAYATD_1:  DJNZ R0,DELAYATD_1
            NOP
            RET

LCD_DELAY:  MOV 7,#002
LCD_DELAY_1: MOV 6,#0E6H
LCD_DELAY_2: NOP
            NOP
            DJNZ R6,LCD_DELAY_2
            DJNZ R7,LCD_DELAY_1
            RET

DELAY_10ms: MOV 7,#010
DELAY_10ms_1: MOV 6,#0E6H
DELAY_10ms_2: NOP
            NOP
            DJNZ R6,DELAY_10ms_2
            DJNZ R7,DELAY_10ms_1
            RET

DELAY_100ms: MOV 7,#100

```

```

DELAY_100ms_1: MOV  6,#0E6H
DELAY_100ms_2: NOP
                NOP
                DJNZ R6,DELAY_100ms_2
                DJNZ R7,DELAY_100ms_1
                RET

```

```

DELAY_500ms:   MOV  R0,#5
DELAY_500ms_1: LCALL DELAY_100ms
                DJNZ R0,DELAY_500ms_1
                RET

```

```

DELAY_1s:      MOV  5,#100
DELAY_1s_1:    LCALL DELAY_10ms
                DJNZ R5,DELAY_1s_1
                RET

```

```

DE8255:       MOV  R0,#05H
                DJNZ R0,$
                RET

```

```

;-----
;SET SOUND

```

```

;-----
SOUND:        MOV  R0,SOUND_BEAT
SOUND1:       MOV  R1,#00H
SOUND2:       SETB P3.2
                LCALL DELAY_SOUND
                CLR  P3.2
                LCALL DELAY_SOUND
                DJNZ R1,SOUND2
                DJNZ R0,SOUND1
                RET

```

```

DELAY_SOUND:  MOV  7,SOUND_FREQ
DELAY_SOUND1:  MOV  6,#05H
DELAY_SOUND2:  NOP
                NOP
                DJNZ R6,DELAY_SOUND2
                DJNZ R7,DELAY_SOUND1
                RET

```

```

;-----
;Define Constant <Store in Flash EEPROM Program Memory>
;-----
;

```

```

;          01234567

```

```

T3:      DB  'READY !!'
T20:     DB  'RECORD ?'
T21:     DB  ' Yes/No.'
T22:     DB  'READ MEM'
T23:     DB  '? Yes/No'
T24:     DB  'UP ARROW'
T25:     DB  ' TO READ'

```

```

TITLE:   DB  'Waiting!'
AUTO:    DB  'AUTO >> '
AUTO1:   DB  'Checking'

```

```

TABLE:   DB  20H,31H,32H,33H,7FH,34H,35H,36H,7EH
          DB  37H,38H,39H,7EH,43H,30H,48H,45H

```

```

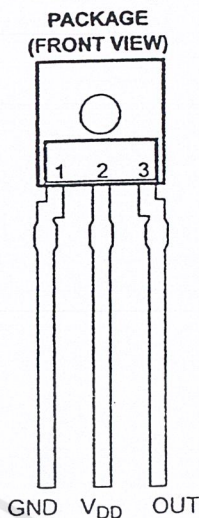
END

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

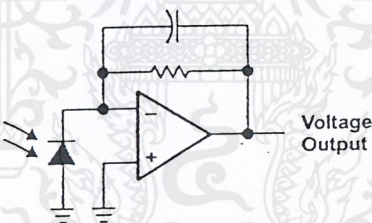
- Converts Light Intensity to Output Voltage
- Monolithic Silicon IC Containing Photodiode, Operational Amplifier, and Feedback Components
- High Sensitivity
- Single Voltage Supply Operation (2.7 V to 5.5 V)
- Low Noise (200  $\mu$ Vrms Typ to 1 kHz)
- Rail-to-Rail Output
- High Power-Supply Rejection (35 dB at 1 kHz)
- Compact 3-Leaded Plastic Package



**Description**

The TSL257 is a high-sensitivity low-noise light-to-voltage optical converter that combines a photodiode and a transimpedance amplifier on a single monolithic CMOS integrated circuit. Output voltage is directly proportional to light intensity (irradiance) on the photodiode. The TSL257 has a transimpedance gain of 320 M $\Omega$ . The device has improved offset voltage stability and low power consumption and is supplied in a 3-lead clear plastic sidelooker package with an integral lens.

**Functional Block Diagram**



**Terminal Functions**

| TERMINAL NAME | NO. | DESCRIPTION   |
|---------------|-----|---|
| GND           | 1   | Ground (substrate). All voltages are referenced to GND. |
| OUT           | 3   | Output voltage  |
| VDD           | 2   | Supply voltage  |

**TSL257**  
**HIGH-SENSITIVITY**  
**LIGHT-TO-VOLTAGE CONVERTER**  
 TAOS023A – JULY 2000

**Absolute Maximum Ratings over operating free-air temperature range (unless otherwise noted)†**

|  |               |
|--|---------------|
| Supply voltage, $V_{DD}$ (see Note 1)                        | 6 V           |
| Output current, $I_O$  | $\pm 10$ mA   |
| Duration of short-circuit current at (or below) 25°C         | 5 s           |
| Operating free-air temperature range, $T_A$                  | -25°C to 85°C |
| Storage temperature range, $T_{stg}$                         | -25°C to 85°C |
| Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds | 240°C         |

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: All voltages are with respect to GND.

**Recommended Operating Conditions**

|                                       | MIN | MAX | UNIT |
|---------------------------------------|-----|-----|------|
| Supply voltage, $V_{DD}$              | 2.7 | 5.5 | V    |
| Operating free-air temperature, $T_A$ | 0   | 70  | °C   |

**Electrical Characteristics at  $V_{DD} = 5$  V,  $T_A = 25^\circ\text{C}$ ,  $\lambda_p = 470$  nm,  $R_L = 10$  k $\Omega$  (unless otherwise noted) (see Notes 2 and 3)**

| PARAMETER   | TEST CONDITIONS   | MIN | TYP  | MAX | UNIT                            |
|---|---|-----|------|-----|---------------------------------|
| $V_D$ Dark voltage  | $E_e = 0$   | 0   |      | 15  | mV                              |
| $V_{OM}$ Maximum output voltage swing                           | $V_{DD} = 4.5$ V, No Load   |     | 4.49 |     | V                               |
|   | $V_{DD} = 4.5$ V, $R_L = 10$ k $\Omega$                               | 4   | 4.2  |     |                                 |
| $V_O$ Output voltage  | $E_e = 1.54$ $\mu\text{W}/\text{cm}^2$ , $\lambda_p = 470$ nm, Note 5 | 1.6 | 2    | 2.4 | V                               |
| $\alpha_{VD}$ Temperature coefficient of dark voltage ( $V_D$ ) | $T_A = 0^\circ\text{C}$ to $70^\circ\text{C}$                         |     | -15  |     | $\mu\text{V}/^\circ\text{C}$    |
| $N_e$ Irradiance responsivity                                   | $\lambda_p = 428$ nm, see Notes 4 and 8                               |     | 1.18 |     | V/( $\mu\text{W}/\text{cm}^2$ ) |
|   | $\lambda_p = 470$ nm, see Notes 5 and 8                               |     | 1.30 |     |                                 |
|   | $\lambda_p = 565$ nm, see Notes 6 and 8                               |     | 1.58 |     |                                 |
|   | $\lambda_p = 645$ nm, see Notes 7 and 8                               |     | 1.68 |     |                                 |
| PSRR Power supply rejection ratio                               | $f_{ac} = 100$ Hz, see Note 9   |     | 55   |     | dB                              |
|   | $f_{ac} = 1$ kHz, see Note 9  |     | 35   |     | dB                              |
| $I_{DD}$ Supply current   | $E_e = 1.54$ $\mu\text{W}/\text{cm}^2$ , $\lambda_p = 470$ nm, Note 5 | 1.9 | 3.5  |     | mA                              |

- NOTES:
- Measured with  $R_L = 10$  k $\Omega$  between output and ground.
  - Optical measurements are made using small-angle incident radiation from a light-emitting diode (LED) optical source.
  - The input irradiance is supplied by a GaN/SiC light-emitting diode with the following characteristics: peak wavelength  $\lambda_p = 428$  nm, spectral halfwidth  $\Delta\lambda_{1/2} = 65$  nm.
  - The input irradiance is supplied by an InGaN light-emitting diode with the following characteristics: peak wavelength  $\lambda_p = 470$  nm, spectral halfwidth  $\Delta\lambda_{1/2} = 35$  nm.
  - The input irradiance is supplied by a GaP light-emitting diode with the following characteristics: peak wavelength  $\lambda_p = 565$  nm, spectral halfwidth  $\Delta\lambda_{1/2} = 28$  nm.
  - The input irradiance is supplied by an AlGaAs light-emitting diode with the following characteristics: peak wavelength  $\lambda_p = 645$  nm, spectral halfwidth  $\Delta\lambda_{1/2} = 25$  nm.
  - Irradiance responsivity is characterized over the range  $V_O = 0.1$  V to 4.5 V. The best-fit straight line of Output Voltage  $V_O$  versus Irradiance  $E_e$  over this range will typically have a positive extrapolated  $V_O$  value for  $E_e = 0$ .
  - Power supply rejection ratio PSRR is defined as  $20 \log (\Delta V_{DD}(f) / \Delta V_O(f))$  with  $V_{DD}(f = 0) = 5$  V and  $V_O(f = 0) = 2$  V.



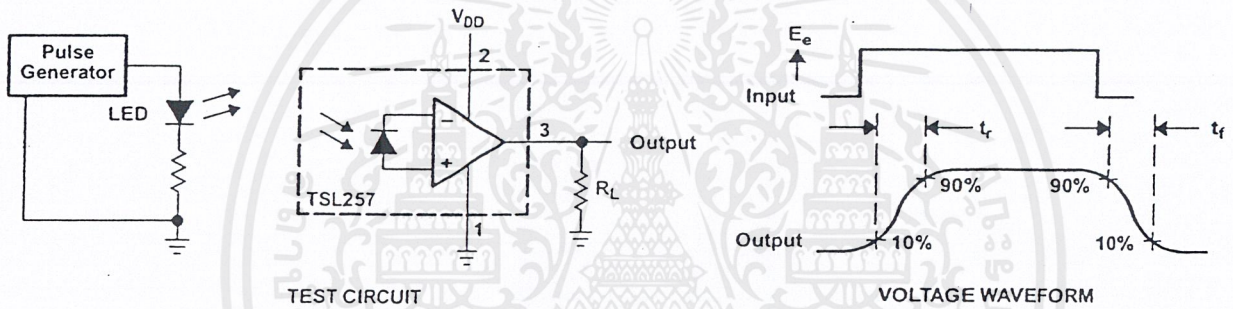
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Characteristics at  $V_{DD} = 5\text{ V}$ ,  $T_A = 25^\circ\text{C}$ ,  $\lambda_p = 470\text{ nm}$ ,  $R_L = 10\text{ k}\Omega$  (unless otherwise noted)

| PARAMETER   | TEST CONDITIONS                            | MIN | TYP | MAX | UNIT                               |
|---|--|-----|-----|-----|------------------------------------|
| $t_r$ Output pulse rise time, 10% to 90% of final value | See Note 10 and Figure 1                   |     | 160 | 250 | $\mu\text{s}$                      |
| $t_f$ Output pulse fall time, 10% to 90% of final value | See Note 10 and Figure 1                   |     | 150 | 250 | $\mu\text{s}$                      |
| $t_s$ Output settling time to 1% of final value         | See Note 10 and Figure 1.                  |     | 330 |     | $\mu\text{s}$                      |
| Integrated noise voltage                                | $f = \text{dc to } 1\text{ kHz}$ $E_e = 0$ |     | 200 |     | $\mu\text{Vrms}$                   |
| $V_n$ Output noise voltage, rms                         | $f = 10\text{ Hz}$ $E_e = 0$               |     | 6   |     | $\mu\text{V}/\sqrt{\text{Hz}}$ rms |
|   | $f = 100\text{ Hz}$ $E_e = 0$              |     | 6   |     |                                    |
|   | $f = 1\text{ kHz}$ $E_e = 0$               |     | 7   |     |                                    |

NOTE 10: Switching characteristics apply over the range  $V_O = 0.1\text{ V}$  to  $4.5\text{ V}$ .

**PARAMETER MEASUREMENT INFORMATION**



- NOTES: A. The input irradiance is supplied by a pulsed InGaN light-emitting diode with the following characteristics:  $\lambda_p = 470\text{ nm}$ ,  $t_r < 1\text{ }\mu\text{s}$ ,  $t_f < 1\text{ }\mu\text{s}$ .  
 B. The output waveform is monitored on an oscilloscope with the following characteristics:  $t_r < 100\text{ ns}$ ,  $Z_i \geq 1\text{ M}\Omega$ ,  $C_i \leq 20\text{ pF}$ .

Figure 1. Switching Times

**TYPICAL CHARACTERISTICS**

**PHOTODIODE SPECTRAL RESPONSIVITY**

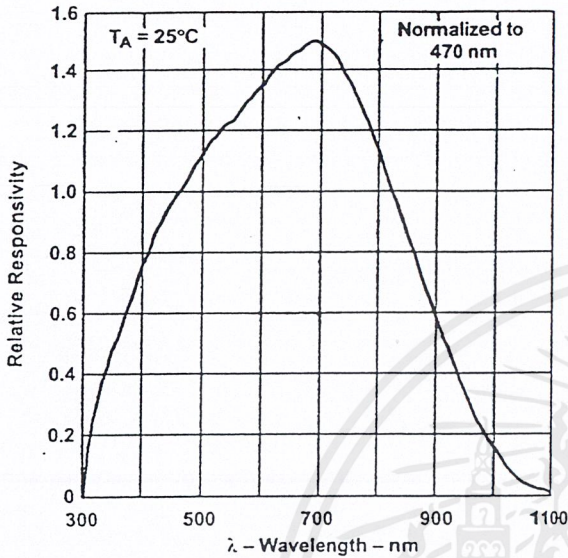


Figure 2

**POWER SUPPLY REJECTION RATIO**  
**vs**  
**FREQUENCY**

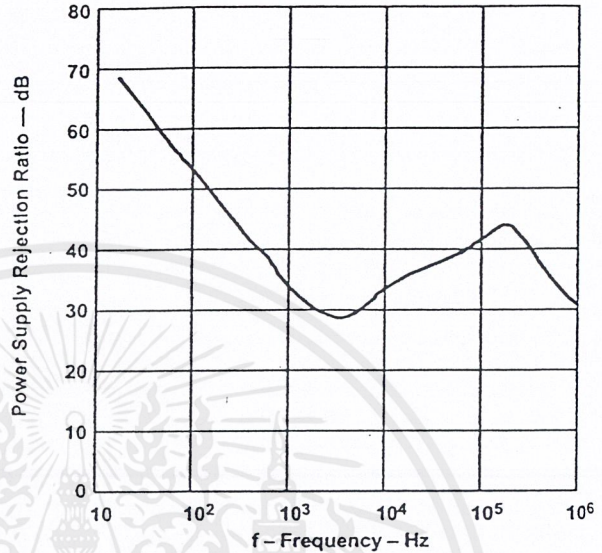


Figure 3

**DARK VOLTAGE**  
**vs**  
**FREE-AIR TEMPERATURE**

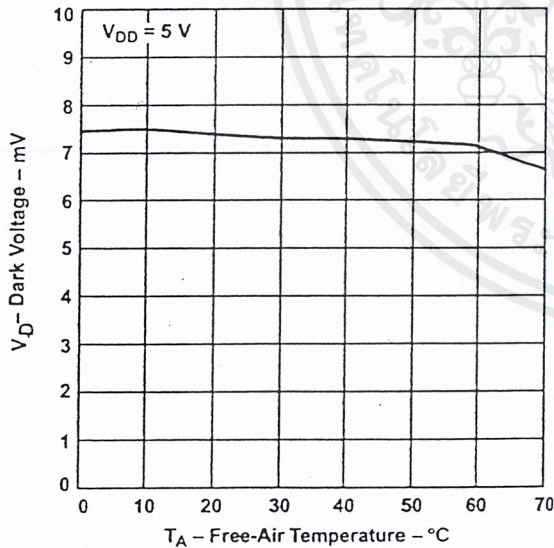


Figure 4

**NORMALIZED RESPONSE**  
**vs**  
**ANGULAR DISPLACEMENT**

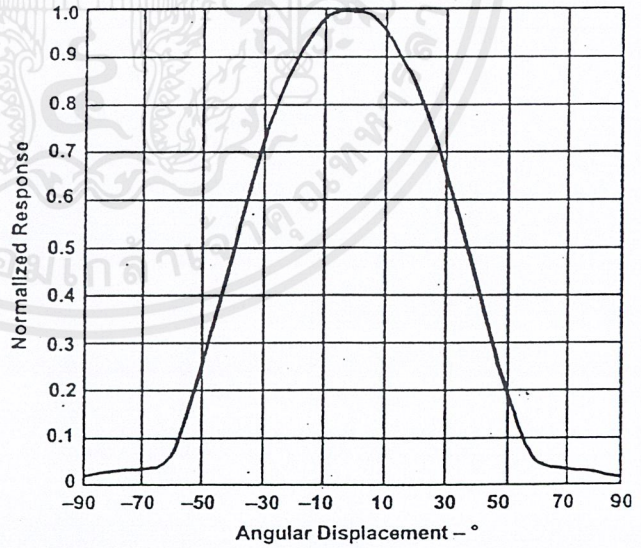


Figure 5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### MECHANICAL DATA

The TSL257 is implemented in a clear 3-leaded package with a molded focusing lens.

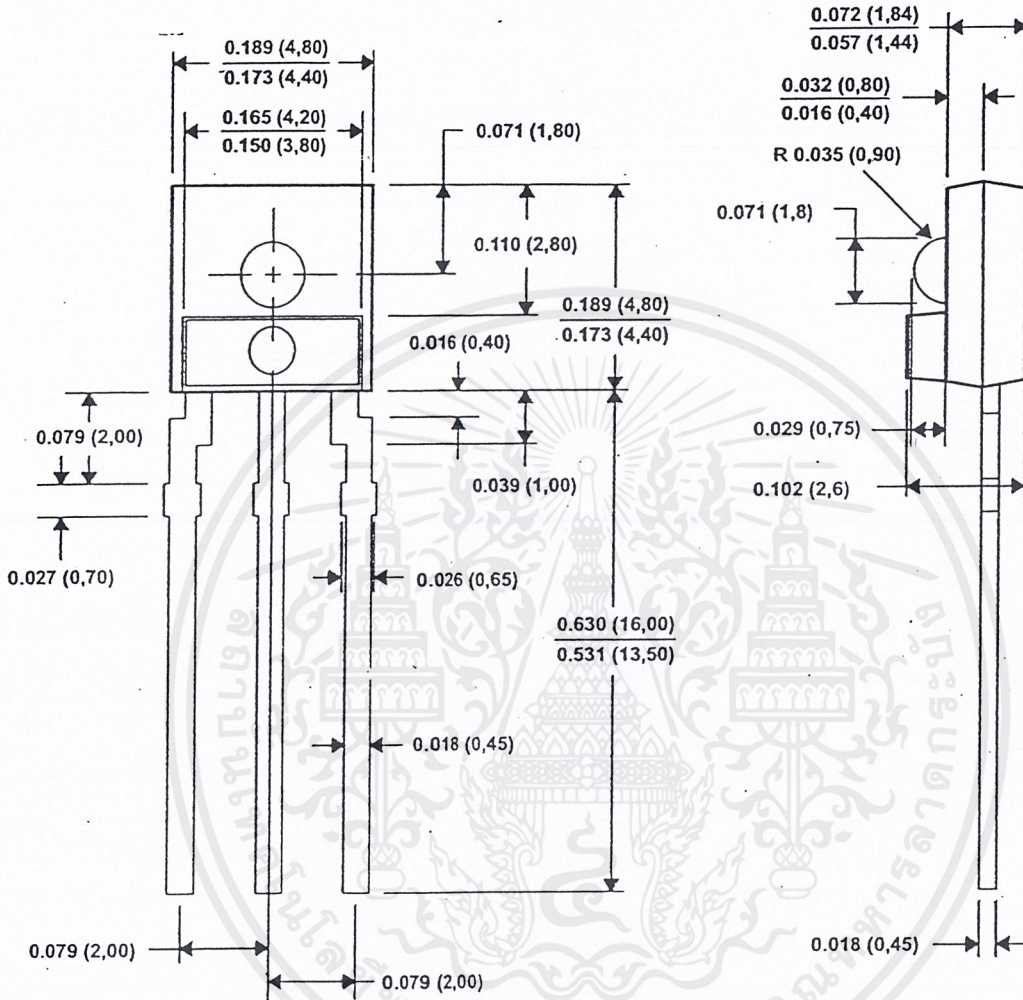


Figure 6. Package Configuration

- NOTES: A. All linear dimensions are in inches (millimeters).  
 B. This drawing is subject to change without notice.  
 C. All dimensions apply before solder dip.  
 D. Package body is a clear nonfilled optically transparent material  
 E. Index of refraction of clear plastic is 1.55.



## LCD DOTMATRIXDISPLAYS

| Zeile, 16 Zeichen       |                |           |      |      |              |      |          |                   |               |               |
|-------------------------|----------------|-----------|------|------|--------------|------|----------|-------------------|---------------|---------------|
| Artikel-<br>bezeichnung | Zeich.<br>höhe | Modulmaße |      |      | Sichtfenster |      | Anschluß | Rahmen<br>Zubehör | Hinweise      | Maße<br>Seite |
|                         |                | B         | H    | T    | B            | H    |          |                   |               |               |
| EA HD-84C3BNLED         | 6.3            | 72.0      | 36.0 | 14.0 | 61.0         | 18.0 | 2x7+2    | DIN-Geh           | LPIPE,Snap-in | 8             |
| EA J161-DNLED           | 6.6            | 80.0      | 36.0 | 15.0 | 64.5         | 13.8 | 1x16     | 017-1U            | LBOX,8+8      | 8             |
| EA J161-DN              | 6.6            | 80.0      | 36.0 | 10.0 | 64.5         | 13.8 | 1x16     | 017-1U            | STNb,8+8      | 8             |
| EA W161-D               | 6.6            | 80.0      | 36.0 | 9.7  | 66.0         | 17.0 | 1x14     | 017-1U            | TN,8+8        | 8             |
| EA P161-D               | 6.6            | 80.0      | 36.0 | 10.3 | 64.5         | 13.8 | 1x14     | 017-1U            | TN,8+8        | 8             |
| EA P161-DNLED           | 6.6            | 80.0      | 36.0 | 14.5 | 64.5         | 13.8 | 1x16     | 017-1U            | LBOX,8+8      | 8             |
| EA VK-2005N(LED)        | 7.9            | 80.0      | 36.0 | 12.0 | 61.0         | 15.8 | 1x16     | 017-2U            | LPIPE,8+8     | 9             |
| EA P161-ENLED           | 9.7            | 122.0     | 33.0 | 14.0 | 99.0         | 13.0 | 1x14+2   | 017-6U            | LBOX,8+8      | 9             |
| EA E161-ENLW            | 9.7            | 122.0     | 33.0 | 15.0 | 99.0         | 13.0 | 1x16     | 017-6U            | W-LED,neg.bl  | 9             |
| EA 7161-F               | 9.7            | 122.0     | 33.0 | 11.0 | 99.0         | 13.0 | 1x14     | 017-6U            | TN,2Chip      | 10            |
| EA 7161-GNLED           | 14.5           | 151.0     | 40.0 | 14.2 | 120.0        | 23.0 | 2x7+2    | 017-24?           | LBOX,2Chip    | 10            |

## TECHNISCHE DATEN

- \* INTEGRIERTER KONTROLLER HD44780 ODER KOMPATIBEL
- \* EINGANG 4- ODER 8-BIT DATENBUS, 3 STEUERLEITUNGEN (R/W, E, RS)
- \* ASCII-ZEICHENSATZ UND SONDERZEICHEN IM CHARACTER-ROM
- \* BIS ZU 8 ZEICHEN (ASCII-CODE 0..7) KÖNNEN FREI DEFINIERT WERDEN
- \* VERSCHIEDENE FUNKTIONEN MIT EINEM BEFEHL PROGRAMMIERBAR:
  - CLEAR DISPLAY, CURSOR HOME, CURSOR ON/OFF, BLINKING CURSOR
  - SHIFT DISPLAY, SHIFT CURSOR, READ/WRITE DISPLAY DATA, ETC.
- \* EINFACHE SPANNUNGSVERSORGUNG (+5V). AUSNAHME: EINIGE TYPEN WIE z.B. DISPLAYS MIT ERW. TEMPERATURBEREICH
- \* GERINGER STROMVERBRAUCH (1..4 mA)
- \* BETRIEBSTEMPERATUR 0..+50°C

## OPTIONEN

- \* ERWEITERTER TEMPERATURBEREICH -20..+70 °C
- \* KYRILLISCH/ENGLISCHER ZEICHENSATZ
- \* 6° ODER 12° BLICKRICHTUNG
- \* RS-232 SCHNITTSTELLE ON BOARD
- \* RS-422 SCHNITTSTELLE ON BOARD
- \* 64 PROGRAMMIERBARE TEXTE IM EEPROM

**ELECTRONIC  
ASSEMBLY**

LOCHHAMER SCHLAG 17 · D- 82166 GRÄFELFING  
TEL. 089/854 19 91 · FAX 089/854 17 21 · www.lcd-module.de

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DOTMATRIXDISPLAYS<sup>08</sup>

## ELECTRONIC ASSEMBLY

### ZEICHENSATZ

| Lower 4 bit     | Upper 4 bit | 0000 (\$0x) | 0010 (\$2x) | 0011 (\$3x) | 0100 (\$4x) | 0101 (\$5x) | 0110 (\$6x) | 0111 (\$7x) | 1010 (\$Ax) | 1011 (\$Bx) | 1100 (\$Cx) | 1101 (\$Dx) | 1110 (\$Ex) | 1111 (\$Fx) |
|-----------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| xxxx0000 (\$x0) | CG RAM (0)  |             | 0           | 1           | A           | Q           | a           | q           | -           | 9           | E           | 0           | P           |             |
| xxxx0001 (\$x1) | (1)         | !           | 1           | A           | Q           | a           | q           |             | 9           | 7           | 4           | ä           | q           |             |
| xxxx0010 (\$x2) | (2)         | "           | 2           | B           | R           | b           | r           |             | 7           | Y           | z           | P           | 0           |             |
| xxxx0011 (\$x3) | (3)         | #           | 3           | C           | S           | c           | s           |             | 7           | U           | E           | e           | 0           |             |
| xxxx0100 (\$x4) | (4)         | \$          | 4           | D           | T           | d           | t           |             | 7           | I           | t           | t           | μ           | 0           |
| xxxx0101 (\$x5) | (5)         | %           | 5           | E           | U           | e           | u           |             | 7           | 0           | 1           | 0           | 0           | U           |
| xxxx0110 (\$x6) | (6)         | &           | 6           | F           | V           | f           | v           |             | 7           | 0           | 2           | 0           | ρ           | Σ           |
| xxxx0111 (\$x7) | (7)         | '           | 7           | G           | W           | g           | w           |             | 7           | 0           | 3           | 0           | g           | π           |
| xxxx1000 (\$x8) | CG RAM (8)  | <           | 8           | H           | X           | h           | x           |             | 7           | 0           | 4           | 0           | 7           | α           |
| xxxx1001 (\$x9) | (1)         | >           | 9           | I           | Y           | i           | y           |             | 7           | 0           | 5           | 0           | '           | υ           |
| xxxx1010 (\$xA) | (2)         | *           | :           | J           | Z           | j           | z           |             | 7           | 0           | 6           | 0           | J           | 7           |
| xxxx1011 (\$xB) | (3)         | +           | ;           | K           | [           | k           | [           |             | 7           | 0           | 7           | 0           | *           | κ           |
| xxxx1100 (\$xC) | (4)         | ,           | <           | L           | £           | l           | l           |             | 7           | 0           | 8           | 0           | φ           | κ           |
| xxxx1101 (\$xD) | (5)         | -           | =           | M           | ] m         | >           |             |             | 7           | 0           | 9           | 0           | ε           | ÷           |
| xxxx1110 (\$xE) | (6)         | .           | >           | N           | ^ n         | ÷           |             |             | 7           | 0           | A           | 0           | κ           |             |
| xxxx1111 (\$xF) | (7)         | /           | ? 0         | _           | o           | €           |             |             | 7           | 0           | B           | 0           | 0           |             |

Technische Änderung sowie Druckirrtum vorbehalten.

### KYRILLISCH / EUROPÄISCH

Ab 250 Stück sind für nahezu alle hier abgebildeten Displays zwei weitere Zeichensätze lieferbar: Englisch/Europäisch und Englisch/Kyrillisch. Fragen Sie uns an! Der Aufpreis ist gering, die Lieferzeit moderat.

### PROGRAMMIERUNG VON SELBSTDEFINIERTEN ZEICHEN

Bei allen hier angebotenen Dotmatrixdisplays (Text) können zusätzlich zu den 192 im ROM fest einprogrammierten Zeichen bis zu 8 weitere frei definiert werden (ASCII Codes 0..7).

- Mit dem Kommando "CG RAM Address Set" wird der ASCII Code (Bit 3,4,5) und die entsprechende Pixelzeile (Bit 0,1,2) des Zeichens angewählt. Im Beispiel wird ein Zeichen mit dem Code \$00 definiert.
- Mit dem Befehl "Data Write" wird nun Pixelzeile für Pixelzeile das Zeichen in das CG RAM geschrieben. Ein Zeichen benötigt 8 Schreiboperationen, wobei die 8. Zeile der Cursorzeile entspricht.
- Das neu definierte Zeichen wird genauso behandelt wie ein "normales" ASCII Zeichen (Verwendung: "DD RAM Address Set", "Data Write").

| Adresse im CG RAM setzen |       | Pixelzeile | Daten des Zeichens |   |   |   |   |   |   |   |      |
|--------------------------|-------|------------|--------------------|---|---|---|---|---|---|---|------|
| Adresse                  | Hex   |            | Bit                |   |   |   |   |   |   |   |      |
|                          |       |            | 7                  | 6 | 5 | 4 | 3 | 2 | 1 | 0 | Hex  |
| 0 1 0 0 0                | 0 0 0 | \$40       |                    |   |   |   |   |   |   |   | \$04 |
|                          | 0 0 1 | \$41       |                    |   |   |   |   |   |   |   | \$04 |
|                          | 0 1 0 | \$42       |                    |   |   |   |   |   |   |   | \$04 |
|                          | 0 1 1 | \$43       |                    |   |   |   |   |   |   |   | \$04 |
|                          | 1 0 0 | \$44       |                    |   |   |   |   |   |   |   | \$15 |
|                          | 1 0 1 | \$45       |                    |   |   |   |   |   |   |   | \$0E |
|                          | 1 1 0 | \$46       |                    |   |   |   |   |   |   |   | \$04 |
|                          | 1 1 1 | \$47       |                    |   |   |   |   |   |   |   | \$00 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DOTMATRIXDISPLAYS

## ELECTRONIC ASSEMBLY

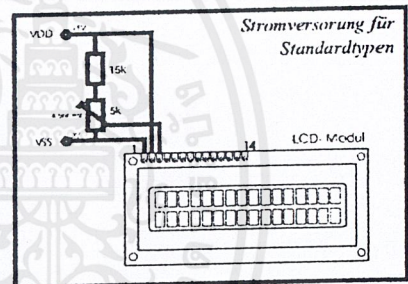
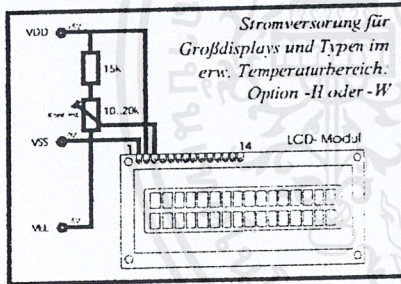
**PINBELEGUNG** (nicht gültig für EA P162-EFLEX und EA P404-GHNEL)

| Pinbelegung 2x8 bis 4x20 / 2x40 |        |       |   |
|---------------------------------|--------|-------|---|
| Pin                             | Symbol | Pegel | Beschreibung                            |
| 1                               | VSS    | L     | Versorgung 0V, GND                      |
| 2                               | VDD    | H     | Versorgung +5V                          |
| 3                               | VEE    | -     | Displayspg. siehe "Kontrasteinstellung" |
| 4                               | RS     | H / L | Register Select                         |
| 5                               | RW     | H / L | H: Read / L: Write                      |
| 6                               | E      | H     | Enable                                  |
| 7                               | D0     | H / L | Datenleitung 0 (LSB)                    |
| 8                               | D1     | H / L | Datenleitung 1                          |
| 9                               | D2     | H / L | Datenleitung 2                          |
| 10                              | D3     | H / L | Datenleitung 3                          |
| 11                              | D4     | H / L | Datenleitung 4                          |
| 12                              | D5     | H / L | Datenleitung 5                          |
| 13                              | D6     | H / L | Datenleitung 6                          |
| 14                              | D7     | H / L | Datenleitung 7 (MSB)                    |

Über die Pins 15 und 16 (falls vorhanden) wird bei LED-beleuchteten Modulen die Hintergrundbeleuchtung versorgt. Nähere Angaben finden Sie bei den einzelnen Maßzeichnungen.

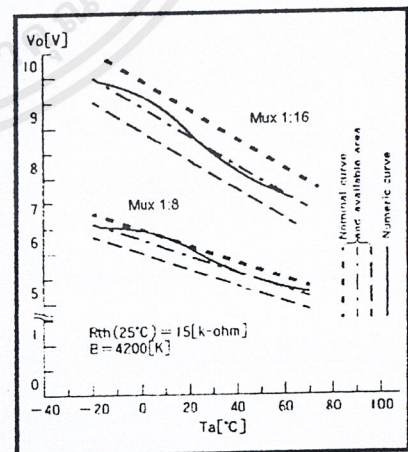
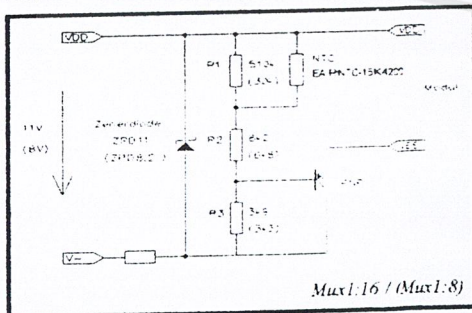
### KONTRASTEINSTELLUNG

Mit der an Pin VEE angelegten Spannung läßt sich der Kontrast und Blickwinkel der LC-Anzeige individuell einstellen. Typische Werte für VEE liegen bei 0..+1,5V. Ein Ausnahme bilden die Großanzeigen EA 8202-B, -C, 8204-B, sowie alle Hochtemperaturanzeigen. Diese benötigen in jedem Fall -2..-5V an VEE. Da der Kontrast temperaturabhängig ist, sollte die Spannung an VEE unbedingt einstellbar sein (per Trimmer, Potentiometer oder Analogausgang eines  $\mu P / \mu C$ ). Wenn der komplette Temperaturbereich ausgenutzt werden soll, ist vor allem bei Hochtemperaturdisplays eine externe Temperaturkompensation sinnvoll.



### TEMPERATURKOMPENSATION

Um die temperaturbedingte Kontraständerung bei Dotmatrix LCD's automatisch zu kompensieren, ist die unten abgebildete Prinzipschaltung zu empfehlen (Werte in Klammern für Multiplexrate 1:8, 1-zeilig; Werte ohne Klammern für Multiplexrate 1:16, 2-zeilig). Die angegebenen Werte sind Anhaltswerte und gelten nicht für alle LCD's. Das Verhältnis  $R3/R2$  bestimmt den Regelfaktor.  $R1$  stellt den Offset ein. Der verwendete NTC ist unter der Bestellbezeichnung EA RNTC-15K4200 erhältlich.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DOTMATRIXDISPLAYS

## ELECTRONIC ASSEMBLY

### BEFEHLSSTZ

| Instruction                | Code |    |            |      |      |      |      |                                   |   |   | Description   | Execute Time (max.) |
|----------------------------|------|----|------------|------|------|------|------|-----------------------------------|---|---|---|---------------------|
|                            | RS   | RW | DB 7       | DB 6 | DB 5 | DB 4 | DB 3 | DB 2                              | DB 1  | DB 0  |   |                     |
| Clear Display              | 0    | 0  | 0          | 0    | 0    | 0    | 0    | 0                                 | 0   | 1   | Clears all display and returns the cursor to the home position (Address 0).   | 1.64ms              |
| Cursor At Home             | 0    | 0  | 0          | 0    | 0    | 0    | 0    | 0                                 | 1   | *   | Returns the Cursor to the home position (Address 0). Also returns the display being shifted to the original position. DD RAM contents remain unchanged. | 1.64ms              |
| Entry Mode Set             | 0    | 0  | 0          | 0    | 0    | 0    | 0    | 1                                 | I/D   | S   | Sets the Cursor move direction and specifies or not to shift the display. These operation are performed during data write and read.                     | 40µs                |
| Display On/Off Control     | 0    | 0  | 0          | 0    | 0    | 0    | 1    | D                                 | C   | B   | Sets ON/OFF of all display (D) cursor ON/OFF (C), and blink of cursor position character (B).   | 40µs                |
| Cursor / Display Shift     | 0    | 0  | 0          | 0    | 0    | 1    | S/C  | R/L                               | *   | *   | Moves the Cursor and shifts the display without changing DD RAM contents.   | 40µs                |
| Function Set               | 0    | 0  | 0          | 0    | 1    | DL   | N    | F                                 | *   | *   | Sets interface data length (DL) number of display lines (L) and character font (F).   | 40µs                |
| CG RAM Address Set         | 0    | 0  | 0          | 1    | ACG  |      |      |                                   |   | Sets the CG RAM address. CG RAM data is sent and received after this setting. |   | 40µs                |
| DD RAM Address Set         | 0    | 0  | 1          | ADD  |      |      |      |                                   | Sets the DD RAM address. DD RAM data is sent and received after this setting.                             |   | 40µs  |                     |
| Busy Flag / Address Read   | 0    | 1  | BF         | AC   |      |      |      |                                   | Reads Busy flag (BF) indicating internal operation is being performed and reads address counter contents. |   | -   |                     |
| CG RAM / DD RAM Data write | 1    | 0  | Write Data |      |      |      |      | Writes data into DD RAM or CG RAM |   | 40µs  |   |                     |
| CG RAM / DD RAM Data Read  | 1    | 1  | Read Data  |      |      |      |      | Reads data from DD RAM or CG RAM  |   | 40µs  |   |                     |

Abkürzungen:

AC = Adresszähler (f. DD RAM u. CG RAM)

CG RAM = Char.Generator RAM

ACG = CG RAM Adr.

ADD = DD RAM Adresse = Cursoradresse

DDRAM = Display Data RAM

\* = Bitwert unerheblich

### HINWEIS

Die in der Tabelle angegebenen Ausführungszeiten gelten nur bei Abfrage des Busy Flags; d.h. vor jedem Schreib- und Leszugriff muß das Busy Flag BF auf 0 abgefragt werden. Wird das Busy Flag nicht abgefragt, so sind die Ausführungszeiten zum Teil wesentlich länger als angegeben. Im 4-Bit Mode ist die Busy-Abfrage vor jedem Bytezugriff notwendig.

#### INITIALISIERUNGSBEISPIEL FÜR DEN 8-BIT MODUS

| Befehl         | RS | RW | DB7 | DB6 | DB5 | DB4 | DB3 | DB2 | DB1 | DB0 | Bemerkung  |
|----------------|----|----|-----|-----|-----|-----|-----|-----|-----|-----|--|
| Function Set   | 0  | 0  | 0   | 0   | 1   | 1   | 1   | 0   | 0   | 0   | 8-Bit Datenlänge, 2-zeiliges Display, 5x7 Font     |
| Display ON/OFF | 0  | 0  | 0   | 0   | 0   | 0   | 1   | 1   | 1   | 1   | Display ein, Cursor ein, Cursor blinken            |
| Clear Display  | 0  | 0  | 0   | 0   | 0   | 0   | 0   | 0   | 0   | 1   | Display löschen, Cursor auf 1. Spalte von 1. Zeile |
| Entry Mode Set | 0  | 0  | 0   | 0   | 0   | 0   | 0   | 1   | 1   | 0   | Cursor Auto-Increment                              |

#### INITIALISIERUNGSBEISPIEL FÜR DEN 4-BIT MODUS

| Befehl         | RS | RW | DB7 | DB6 | DB5 | DB4 | Bemerkung  |
|----------------|----|----|-----|-----|-----|-----|--|
| Function Set   | 0  | 0  | 0   | 0   | 1   | 0   | 4-Bit Datenlänge einschalten (noch im 8-Bit Modus) |
| Function Set   | 0  | 0  | 0   | 0   | 1   | 0   | 4-Bit Datenlänge, 2-zeiliges Display, 5x7 Font     |
| Display ON/OFF | 0  | 0  | 0   | 0   | 0   | 0   | Display ein, Cursor ein, Cursor blinken            |
| Clear Display  | 0  | 0  | 1   | 1   | 1   | 1   | Display löschen, Cursor auf 1. Spalte von 1. Zeile |
| Entry Mode Set | 0  | 0  | 0   | 0   | 0   | 0   | Cursor Auto-Increment                              |
|                | 0  | 0  | 0   | 1   | 1   | 0   |  |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DOTMATRIXDISPLAYS

## ELECTRONIC ASSEMBLY

### ERKLÄRUNG ZUM BEFEHLSSTZ

- I/D** 1: inkrementieren  
0: dekrementieren  
Die DD RAM-Adresse wird um 1 erhöht (I/D=1) oder um 1 verringert (I/D=0), nachdem ein Zeichen vom/ins DD Ram gelesen/geschrieben wurde. Die CG RAM-Adresse wird ebenfalls abhängig von I/D verändert.
- S** 1: Display automatisch schieben nach Schreiben/Lesen  
0: Cursor automatisch bewegen nach Schreiben/Lesen  
Der ganze Displayinhalt wird nach rechts oder links geschoben wenn S=1 ist. Damit scheint der Cursor stillzustehen während sich das Display bewegt (Vergleich: Taschenrechner). Bei I/D=1 wird die Anzeige nach links geschoben, bei I/D=0 nach rechts. Beim Lesen aus dem DD RAM bzw. Lesen/Schreiben des CG RAM wird zwar der Displayinhalt nicht verschoben, jedoch der Cursor bewegt. Wenn S=0 bleibt der Displayinhalt stehen und mit neu eingegebenen Zeichen wandert der Cursor (Vergleich: Textverarbeitung). Bei I/D=1 wandert der Cursor nach rechts, bei I/D=0. Dabei kann der Cursor auch an Adressen stehen, die aktuell nicht dargestellt werden (nicht bei Displays 4x20, 4x40 oder 2x40 Zeichen).
- D** 1: Display ein  
0: Display aus (Daten bleiben unverändert im DD RAM)
- C** 1: Cursor wird angezeigt  
0: Cursor wird nicht angezeigt
- B** 1: Cursor blinkt als Block  
0: Cursor als Unterstrich ohne Blinken
- S/C** 1: Display einmal schieben (Richtung von R/L abhängig)  
0: Cursor einmal bewegen (Richtung von R/L abhängig)
- R/L** 1: Cursor oder Display nach rechts  
0: Cursor oder Display nach links  
Der Befehl "Cursor or Display Shift" führt eine Display- oder Cursorbewegung aus, ohne DD RAM Daten zu verändern. Daten die in der zweiten Zeile stehen, werden auch nach wiederholtem "Display shift" nie in der ersten Zeile angezeigt. Es können immer nur die erste und zweite Zeile gemeinsam geschoben werden. Mit Verändern des Cursors wird auch der (für DD RAM- und CG RAM- Adresse verwendete) Adresszähler (AC), inkrementiert/ dekrementiert, wenn S/C=0.
- DL** 1: 8 bit Datenlänge (DB7 bis DB0 angeschlossen)  
0: 4 bit Datenlänge (DB7 bis DB4 angeschlossen). (Zuerst High-Nibble dann Low-Nibble übertragen).  
Bei 4-Bit Datenlänge bleiben die Eingänge DB0 bis DB3 offen (interne Pull-Up Transistoren).
- N** 1: zweizeiliges und vierzeiliges Display; auch 1x16 (8+8) Version  
0: einzeiliges Display
- F** 1: 5x10 Dots  
0: 5x7 Dots
- BF** 1: Der LCD-Kontroller ist noch beschäftigt.  
0: Der Kontroller kann weitere Befehle aufnehmen.

### ZUORDNUNG DD-RAM ADRESSE ZU ZEICHENSTELLE IM DISPLAY

| Displaytyp | Anfangs - Endadresse (HEX) |           |           |           | Bemerkung                |
|------------|----------------------------|-----------|-----------|-----------|--------------------------|
|            | 1 Zeile                    | 2 Zeile   | 3 Zeile   | 4 Zeile   |                          |
| 1x8        | \$00-\$07                  |           |           |           |                          |
| 1x16       | \$00-\$0F                  |           |           |           | MUX 1:8                  |
| 1x16(8+8)  | \$00-\$07                  |           |           |           | MUX 1:16 (linke Hälfte)  |
|            | \$40-\$47                  |           |           |           | (rechte Hälfte)          |
| 1x20       | \$00-\$13                  |           |           |           |                          |
| 1x40       | \$00-\$27                  |           |           |           |                          |
| 2x8        | \$00-\$07                  | \$40-\$47 |           |           |                          |
| 2x12       | \$00-\$0B                  | \$40-\$4B |           |           |                          |
| 2x16       | \$00-\$0F                  | \$40-\$4F |           |           |                          |
| 2x20       | \$00-\$13                  | \$40-\$53 |           |           |                          |
| 2x24       | \$00-\$17                  | \$40-\$57 |           |           |                          |
| 2x40       | \$00-\$27                  | \$40-\$67 |           |           |                          |
| 4x16       | \$00-\$0F                  | \$40-\$4F | \$10-\$1F | \$50-\$5F |                          |
| 4x20       | \$00-\$13                  | \$40-\$53 | \$14-\$27 | \$54-\$67 |                          |
| 4x40       | \$00-\$27                  | \$40-\$67 | -         | -         | 1. Kontroller (Enable 1) |
|            | -                          | -         | \$00-\$27 | \$40-\$67 | 2. Kontroller (Enable 2) |

Technische Änderung sowie Druckirrtum vorbehalten.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DOTMATRIXDISPLAYS

## ELECTRONIC ASSEMBLY

### ELECTRICAL CHARACTERISTICS

| Item                  | Symbol          | Test Condition            | Standard Value |      |      | Unit |
|-----------------------|-----------------|---------------------------|----------------|------|------|------|
|                       |                 |                           | min.           | typ. | max. |      |
| Input "High" Voltage  | V <sub>IH</sub> | -                         | 2,2            | -    | VCC  | V    |
| Input "Low" Voltage   | V <sub>IL</sub> | -                         | 0,3            | -    | 0,6  | V    |
| Output "High" Voltage | V <sub>OH</sub> | -I <sub>OH</sub> =0,205mA | 2,4            | -    | -    | V    |
| Output "Low" Voltage  | V <sub>OL</sub> | I <sub>OL</sub> =1,2mA    | -              | -    | 0,4  | V    |
| Power Supply Current  | ICC             | VCC=5,0V                  | -              | 0,5  | 5    | mA   |

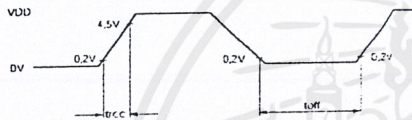
VCC=5,0V ±5%, Ta=25°C

### ABSOLUTE MAXIMUM RATINGS

| Item                               | Symbol           | Standard Value |      |      | Unit |
|------------------------------------|------------------|----------------|------|------|------|
|                                    |                  | min.           | typ. | max. |      |
| Power Supply Voltage for Logic     | VCC-VSS          | 0              | -    | 7    | V    |
| Power Supply Voltage for LCD-Drive | VCC-VEE          | 0              | -    | 13,5 | V    |
| Input Voltage                      | V <sub>I</sub>   | VSS            | -    | VCC  | V    |
| Operating Temperature              | T <sub>a</sub>   | 0              | -    | +50  | °C   |
| Storage Temperature                | T <sub>stg</sub> | -20            | -    | +70  | °C   |

### POWER-ON-RESET

The internal Power-On-Reset works only at following conditions:



| Item                   | Symbol | Standard Value |      |      | Unit |
|------------------------|--------|----------------|------|------|------|
|                        |        | min.           | typ. | max. |      |
| Power Supply Rise Time | trcc   | 0,1            | -    | 10   | ms   |
| Power Supply Off Time  | toff   | 1              | -    | -    | ms   |

### TIMING CHART

| Item                           | Symbol              | Measuring Conditions | Standard Value |      |      | Unit |
|--------------------------------|---------------------|----------------------|----------------|------|------|------|
|                                |                     |                      | min.           | typ. | max. |      |
| Enable Cycle Time              | ICYCE               | see Figs.1 and 2     | 1000           | -    | -    | ns   |
| Enable Pulse Width, High Level | PWEH                | see Figs.1 and 2     | 450            | -    | -    | ns   |
| Enable Rise and Decay Time     | t <sub>ER, EF</sub> | see Figs.1 and 2     | -              | -    | 25   | ns   |
| Address Setup Time, RS, RW-E   | t <sub>AS</sub>     | see Figs.1 and 2     | 140            | -    | -    | ns   |
| Data Delay Time                | t <sub>DDR</sub>    | see Fig.2            | -              | -    | 320  | ns   |
| Data Setup Time                | t <sub>DSW</sub>    | see Fig.1            | 195            | -    | -    | ns   |
| Data Hold Time                 | t <sub>H</sub>      | see Fig.1            | 10             | -    | -    | ns   |
| Data Hold Time                 | t <sub>DHR</sub>    | see Fig.2            | 20             | -    | -    | ns   |
| Address Hold Time              | t <sub>AH</sub>     | see Figs.1 and 2     | 10             | -    | -    | ns   |

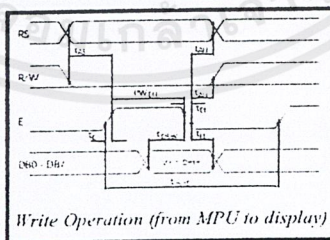
\*) Important parameter!  
Use "74LS" or "74HC" gate

VCC=5,0V ±5%, Ta=25°C

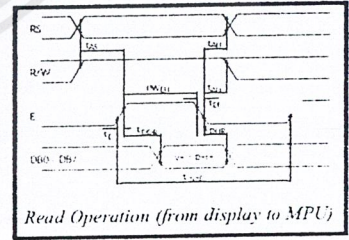
Der Eingang E (Enable) steuert die Datenleitungen DB0 bis DB7. Bei E = H und R/W = 1 (d.h. µP liest Daten vom LCD-Modul) legt der LCD-Kontroller seine Information auf den Datenbus. Beim Schreiben vom µP zum LCD-Modul übernimmt der LCD-Kontroller die auf dem Datenbus anstehenden Daten mit der fallenden Flanke von E. Die Flankensteilheit des ENABLE-Signals

(max. 25ns) ist besonders zu beachten: Flachbandleitungen können bereits bei einer Länge von 20cm die Signale unzulässig stark verschleifen (abhängig von verwendeter Treiberschaltung, Umgebungsbedingungen, Kabelbelegung, etc.). Abhilfe ist (je nach Ursache) möglich durch:

- "langsamere" Ansteuerung über Ports (bei zu kurzer HOLD-Zeit)
- Pull-Up Widerstand direkt am LCD-Modul
- andere Treiberschaltung, evtl. Stromübertragung
- Schmitt-Trigger-Empfänger zwischen Kabel und LCD-Modul
- kürzeste Leitungen (<10 cm), aktive Schirmung



Write Operation (from MPU to display)



Read Operation (from display to MPU)

Technische Änderung sowie Druckirrtum vorbehalten.

# DOTMATRIXDISPLAYS

## ELECTRONIC ASSEMBLY

### KENNZEICHEN DER BESTELLBEZEICHNUNG (Z.B. EA xxxx-NLED)

|     |   |
|-----|---|
| N   | Display in Supertwist-Technologie (größerer Blickwinkel und höherer Kontrast). Unbeleuchtete (reflektive) Displays haben blaue Zeichen vor silbergrauem Hintergrund. LED-beleuchtete Displays haben blauschwarze Zeichen vor gelb/grünem Hintergrund.   |
| EL  | EL-Hintergrundbeleuchtung (durch Elektrolumineszenzfolie), Vorteile: flache Bauweise wie Standardtyp, geringer Stromverbrauch 15-60 mA, Farbe: grün bis türkisblau, Versorgung 75 V / 400 Hz erforderlich, hierzu passende EL-Inverter lieferbar. Aufgrund der nachlassenden Helligkeit der EL-Folie sollte diese Beleuchtung abschaltbar sein. |
| LED | LED-Hintergrundbeleuchtung Farbe: gelb/grün Vorteil: Versorgung mit nur 5 V, hohe Lebensdauer   |
| LW  | Blaues Display mit weißer LED-Beleuchtung: hohe Lebensdauer, +5V Versorgung   |
| TV  | TOP-VIEW: Version mit 12 <sup>oo</sup> Vorzugsblickwinkel (von oben), im Gegensatz zur Standard-Version mit 6 <sup>oo</sup> Vorzugsblickwinkel (von unten).   |
| H   | Versionen für den erweiterten Temperaturbereich Top. -20..+70°C   |

### ERKLÄRUNG VON VERWENDETEN ABKÜRZUNGEN

|            |   |
|------------|---|
| LPIPE      | LED-LIGHTPIPE, Beleuchtung mit seitlicher Lichteinspeisung in einen Lichtleitkörper. Vorteil: geringer Stromverbrauch, das Modul hat fast die gleiche Einbautiefe wie die Normalversion.                  |
| LBOX       | LED-LIGHTBOX, die LEDs sind direkt hinter dem Displayausschnitt verteilt (Modul tiefer). Vorteil: gleichmäßige und helle Ausleuchtung.  |
| RV         | Strombegrenzungswiderstand Rv für LED-Beleuchtung bereits on Board vorhanden.   |
| 1 x 14 + 2 | Anschlußart: 14-polige Lötäugenreihe (Raster 2.54) plus 2 seitlich gelegene Anschlüsse für EL- oder LED.  |
| 2 x 7 + 2  | Anschlußart: 2x7-polige Lötäugenreihe (Raster 2.54) plus 2 seitlich gelegene Anschlüsse für EL- oder LED.   |
| 1 x 16     | Bei LED-Optionen liegt der Anschluß mit am Stecker. Die Pins 1..14 sind auf der Seite 3 beschrieben, die Pins 15 und 16 gelten für die Beleuchtung. Pinbelegung jeweils bei den einzelnen Maßzeichnungen. |
| 2 x 8      | Bei LED-Option liegt der Anschluß mit am Stecker. (siehe 1x16)  |
| (017-XX)?  | Bedeutung: Der angegebene Rahmen paßt nicht exakt zum Sichtfenster.   |
| Pinout!    | Standardpinbelegung ungültig; spezielle Pinbelegung ist bei der Maßzeichnung abgebildet.  |

### TEMPERATURANFORDERUNGEN

|   | Betriebstemp. | Lagertemp. |
|---|---------------|------------|
| Standardtypen .....                     | 0..+50 °C     | -20..+70°C |
| Hochtemperaturversion (Option -H) ..... | -20..+70°C    | -30..+80°C |

### VERFÜGBARKEIT

Diese Aufstellung gibt keine Auskunft über die Verfügbarkeit oder Mindestabnahme der verschiedenen Typen und deren Optionen. In der Regel werden die beleuchteten Supertwistversionen NLED-Versionen bevorzugt und sind daher besser verfügbar.

### UNTERSCHIED ZWISCHEN EA 7000 / 8000 / VK-2000 / P-, J-, W- UND E-SERIE

Wenn Sie in der Tabelle auf der 1. Seite zwei oder mehr scheinbar identische Module finden, so ist das kein Druckfehler. Um eventuell auftretenden Lieferengpässen vorzubeugen, versuchen wir für die wichtigsten Displaygrößen einen Zweit- oder gar Dritthersteller im Programm zu haben. Elektrisch, softwaretechnisch und mechanisch sind die einzelnen Typen in der Regel kompatibel. Für Ihre Auswahl läßt sich grundsätzlich sagen:

- EA 7000: Hochwertigste Module für den rauen industriellen Einsatz
- EA 8000: Großmodule und Sondertypen
- EA VK-2000: Preisgünstige und individuelle Module
- EA P-Serie: Low Cost Module für Consumer Produkte, breites Spektrum
- EA J-Serie: einzelne Low Cost Module für Consumer Produkte
- EA W-Serie: exzellentes Preis/Leistungsverhältnis bei niedrigsten Preisen
- EA E-Serie: blaue Displays mit weißer Longlife-LED-Beleuchtung

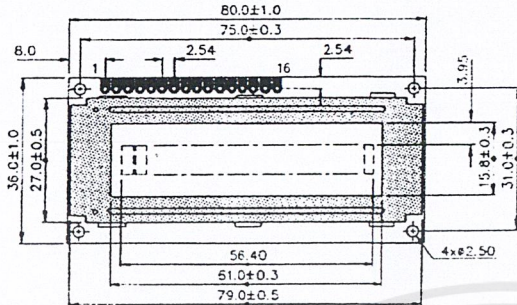
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



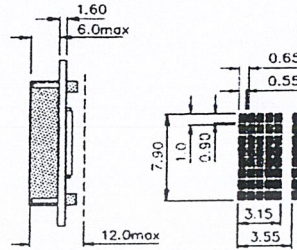
# DOTMATRIXDISPLAYS 1x16

## ELECTRONIC ASSEMBLY

EA VK-2005N(LED)

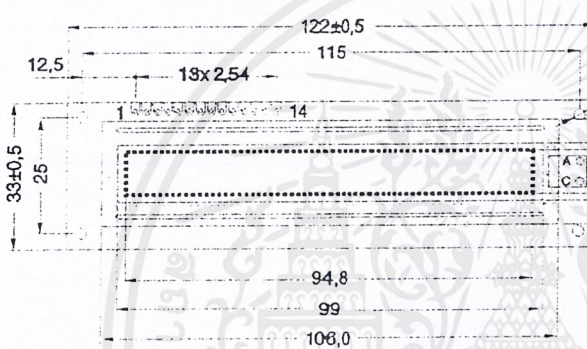


Rahmen EA 017-2U  
1x16, ZH 7.9mm

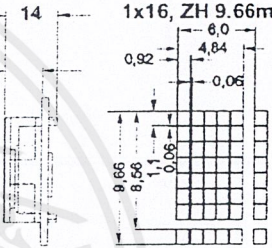


LED-Hintergrundbeleuchtung:  
 $I_{LED} = \text{typ. } 50\text{mA}$ ,  $R_{LED}$  intern  
Pin 15-, Pin 16-

EA P161-ENLED



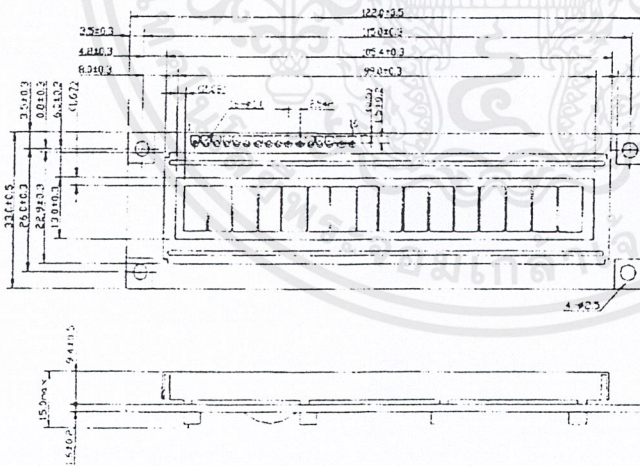
Rahmen EA 017-6U  
1x16, ZH 9.66mm



LED-Hintergrundbeleuchtung:  
- R8 oder R9 (SMD) 5...10Ω einlöten  
- Lötbrücke N01 schließen  
 $I_{LED} = 50...200\text{mA}$  /  $U_{LED} = \text{typ. } 4.1\text{V}$

EA E161-ENLW

blau/ Weiss



Rahmen EA 017-6U  
1x16, ZH 9.66mm

$I_{LED} = 15...30...50\text{mA}$ ,  $U_{LED} = \text{typ. } 3.3\text{V}$   
Pin 15-, Pin 16-  
externer Vorwiderstand erforderlich

Technische Änderung sowie Druckirrtum vorbehalten.

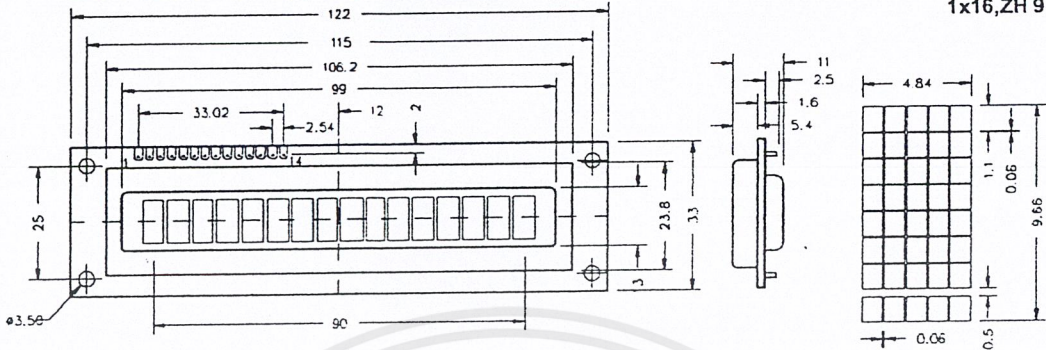
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DOTMATRIXDISPLAYS 1x16

## ELECTRONIC ASSEMBLY

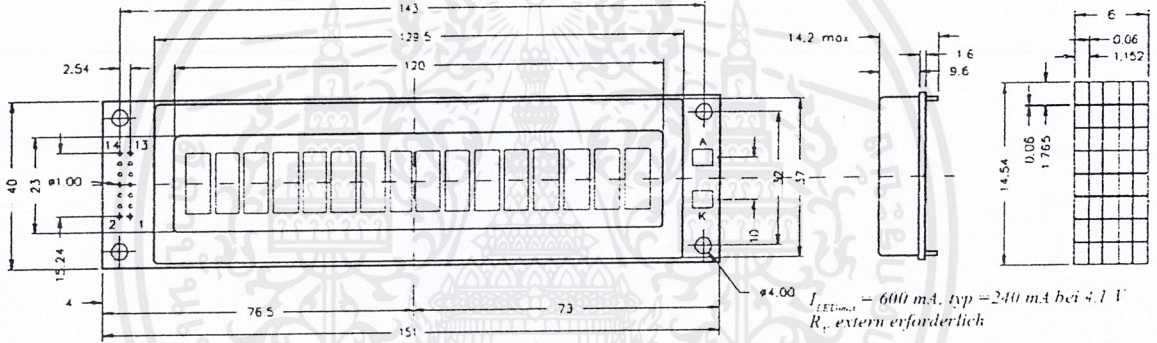
EA 7161-F / 7161-FH / 7161-FHEL

Rahmen EA 017-6U  
1x16,ZH 9.66mm



EA 7161-GNLED

(Rahmen EA 017-24)?  
1x16,ZH 14.54mm



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# HM6264A Series

8192-word x 8-bit High Speed CMOS Static RAM

## Features

- Low-power standby
  - 0.1 mW (typ)
  - 10  $\mu$ W (typ) L-/LL-version
- Low power operation
  - 15 mW/MHz (typ)
- Fast access time
  - 100/120/150 ns (max)
- Single +5 V supply
- Completely static memory
  - No clock or timing strobe required
- Equal access and cycle time
- Common data input and output, three-state output
- Directly TTL compatible
  - All inputs and outputs
- Battery back up operation capability (L-/LL-version)

## Ordering Information

| Type No.      | Access time | Package                             |
|---------------|-------------|-------------------------------------|
| HM6264AP-10   | 100 ns      | 600-mil, 28-pin plastic DIP (DP-28) |
| HM6264AP-12   | 120 ns      |                                     |
| HM6264AP-15   | 150 ns      |                                     |
| HM6264ALP-10  | 100 ns      |                                     |
| HM6264ALP-12  | 120 ns      |                                     |
| HM6264ALP-15  | 150 ns      |                                     |
| HM6264ALP-10L | 100 ns      |                                     |
| HM6264ALP-12L | 120 ns      |                                     |
| HM6264ALP-15L | 150 ns      |                                     |

| Type No.       | Access time | Package                              |
|----------------|-------------|--------------------------------------|
| HM6264ASP-10   | 100 ns      | 300-mil, 28-pin plastic DIP (DP-28N) |
| HM6264ASP-12   | 120 ns      |                                      |
| HM6264ASP-15   | 150 ns      |                                      |
| HM6264ALSP-10  | 100 ns      |                                      |
| HM6264ALSP-12  | 120 ns      |                                      |
| HM6264ALSP-15  | 150 ns      |                                      |
| HM6264ALSP-10L | 100 ns      |                                      |
| HM6264ALSP-12L | 120 ns      |                                      |
| HM6264ALSP-15L | 150 ns      |                                      |
| HM6264AFP-10   | 100 ns      | 28-pin plastic SOP *1 (FP-28D/DA)    |
| HM6264AFP-12   | 120 ns      |                                      |
| HM6264AFP-15   | 150 ns      |                                      |
| HM6264ALFP-10  | 100 ns      |                                      |
| HM6264ALFP-12  | 120 ns      |                                      |
| HM6264ALFP-15  | 150 ns      |                                      |
| HM6264ALFP-10L | 100 ns      |                                      |
| HM6264ALFP-12L | 120 ns      |                                      |
| HM6264ALFP-15L | 150 ns      |                                      |

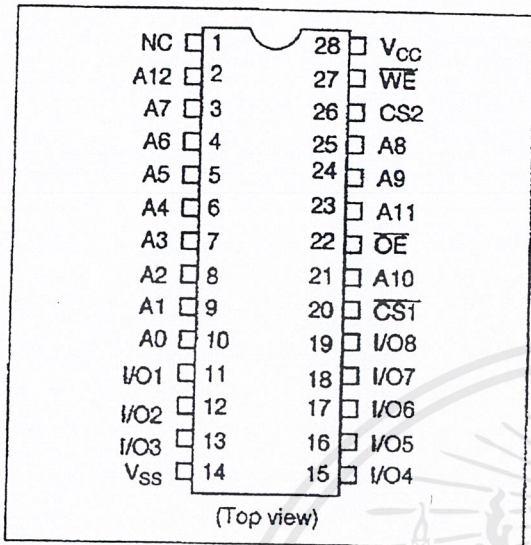
Note: 1. T is added to the end of the type number for a SOP of 3.00 mm (max) thickness.

# HITACHI

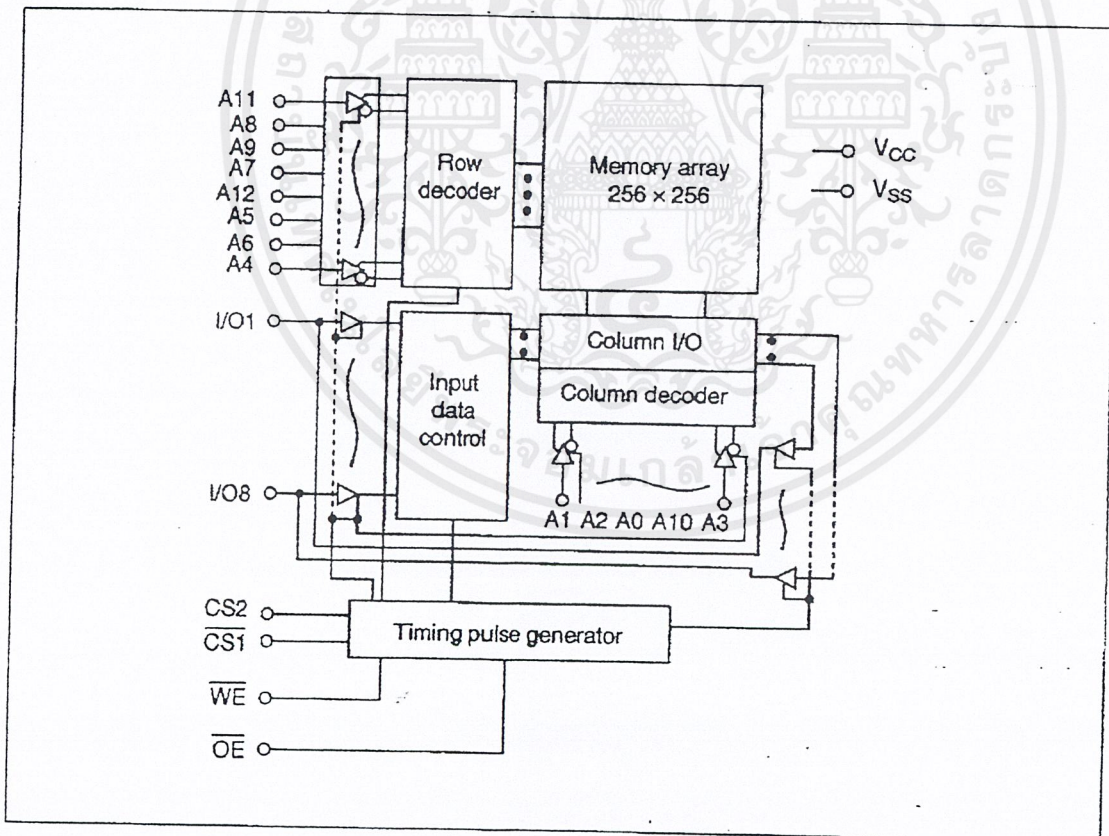
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## HM6264A Series

### Pin Arrangement



### Block Diagram



# HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Truth Table

| WE | CS1 | CS2 | OE | Mode                         | I/O pin | V <sub>CC</sub> current            | Note          |
|----|-----|-----|----|------------------------------|---------|------------------------------------|---------------|
| x  | H   | x   | x  | Not selected<br>(power down) | High Z  | I <sub>SB</sub> , I <sub>SB1</sub> |               |
| x  | x   | L   | x  |                              | High Z  | I <sub>SB</sub> , I <sub>SB1</sub> |               |
| H  | L   | H   | H  | Output disabled              | High Z  | I <sub>CC</sub>                    |               |
| H  | L   | H   | L  | Read                         | Dout    | I <sub>CC</sub>                    | Read cycle    |
| L  | L   | H   | H  | Write                        | Din     | I <sub>CC</sub>                    | Write cycle 1 |
| L  | L   | H   | L  | Write                        | Din     | I <sub>CC</sub>                    | Write cycle 2 |

Note: x: Don't care.

## Absolute Maximum Ratings

| Parameter                        | Symbol            | Rating                     | Unit |
|----------------------------------|-------------------|----------------------------|------|
| Terminal voltage <sup>*1</sup>   | V <sub>T</sub>    | -0.5 <sup>*2</sup> to +7.0 | V    |
| Power dissipation                | P <sub>T</sub>    | 1.0                        | W    |
| Operating temperature            | T <sub>opr</sub>  | 0 to +70                   | °C   |
| Storage temperature              | T <sub>stg</sub>  | -55 to +125                | °C   |
| Storage temperature (under bias) | T <sub>bias</sub> | -10 to +85                 | °C   |

Notes: 1. With respect to V<sub>SS</sub>.  
2. -3.0 V for pulse width ≤ 50 ns

Recommended DC Operating Conditions (T<sub>a</sub> = 0 to +70°C)

| Parameter      | Symbol          | Min                | Typ | Max | Unit |
|----------------|-----------------|--------------------|-----|-----|------|
| Supply voltage | V <sub>CC</sub> | 4.5                | 5.0 | 5.5 | V    |
|                | V <sub>SS</sub> | 0                  | 0   | 0   | V    |
| Input voltage  | V <sub>IH</sub> | 2.2                | —   | 6.0 | V    |
|                | V <sub>IL</sub> | -0.3 <sup>*1</sup> | —   | 0.8 | V    |

Note: 1. -3.0 V for pulse width ≤ 50 ns

# HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC and Operating Characteristics ( $V_{CC} = 5\text{ V} \pm 10\%$ ,  $V_{SS} = 0\text{ V}$ ,  $T_a = 0\text{ to } +70^\circ\text{C}$ )

| Parameter                      | Symbol      | Min | Typ          | Max            | Unit          | Test condition   |
|--------------------------------|-------------|-----|--------------|----------------|---------------|--|
| Input leakage current          | $I_{L1}$    | —   | —            | 2              | $\mu\text{A}$ | $V_{in} = V_{SS}\text{ to }V_{CC}$   |
| Output leakage current         | $I_{LO1}$   | —   | —            | 2              | $\mu\text{A}$ | $\overline{CS1} = V_{IH}\text{ or }CS2 = V_{IL}\text{ or }OE = V_{IH}\text{ or }WE = V_{IL}, V_{IO} = V_{SS}\text{ to }V_{CC}$   |
| Operating power supply current | $I_{CCDC}$  | —   | 7            | 15             | $\text{mA}$   | $\overline{CS1} = V_{IL}, CS2 = V_{IH}, I_{IO} = 0\text{ mA}$  |
| Average operating current      | $I_{CC1}$   | —   | 30           | $45^{\cdot5}$  | $\text{mA}$   | Min. cycle, duty = 100%,<br>$\overline{CS1} = V_{IL}, CS2 = V_{IH}, I_{IO} = 0\text{ mA}$  |
|                                | $I_{CC2}$   | —   | 3            | 5              | $\text{mA}$   | Cycle time = 1 $\mu\text{s}$ , duty = 100%,<br>$I_{IO} = 0\text{ mA}, \overline{CS1} \leq 0.2\text{ V},$<br>$CS2 \geq V_{CC} - 0.2\text{ V}, V_{IH} \geq V_{CC} - 0.2\text{ V},$<br>$V_{IL} \leq 0.2\text{ V}$ |
| Standby power supply current   | $I_{SB}$    | —   | 1            | 3              | $\text{mA}$   | $\overline{CS1} = V_{IH}\text{ or }CS2 = V_{IL}$   |
|                                | $I_{SB1}^2$ | —   | 0.02         | 2              | $\text{mA}$   | $\overline{CS1} \geq V_{CC} - 0.2\text{ V}, CS2 \geq V_{CC} - 0.2\text{ V}\text{ or}$  |
|                                |             | —   | $2^{\cdot3}$ | $100^{\cdot3}$ | $\mu\text{A}$ | $0\text{ V} \leq CS2 \leq 0.2\text{ V}, 0\text{ V} \leq V_{in}$  |
|                                |             | —   | $2^{\cdot4}$ | $50^{\cdot4}$  |               |  |
| Output voltage                 | $V_{OL}$    | —   | —            | 0.4            | $\text{V}$    | $I_{OL} = 2.1\text{ mA}$   |
|                                | $V_{OH}$    | 2.4 | —            | —              | $\text{V}$    | $I_{OH} = -1.0\text{ mA}$  |

- Notes: 1. Typical values are at  $V_{CC} = 5.0\text{ V}$ ,  $T_a = 25^\circ\text{C}$  and not guaranteed.  
 2.  $V_{IL}\text{ min} = -0.3\text{ V}$   
 3. These characteristics are guaranteed only for the L-version.  
 4. These characteristics are guaranteed only for the LL-version.  
 5. For 120 ns/150 ns version.  
 6. For 100 ns version.

Capacitance ( $f = 1\text{ MHz}$ ,  $T_a = 25^\circ\text{C}$ )\*1

| Parameter                | Symbol   | Typ | Max | Unit        | Test condition        |
|--------------------------|----------|-----|-----|-------------|-----------------------|
| Input capacitance        | $C_{in}$ | —   | 5   | $\text{pF}$ | $V_{in} = 0\text{ V}$ |
| Input/output capacitance | $C_{IO}$ | —   | 7   | $\text{pF}$ | $V_{IO} = 0\text{ V}$ |

- Note: 1. This parameter is sampled and is not 100% tested.

# HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics ( $V_{CC} = 5\text{ V} \pm 10\%$ ,  $T_a = 0\text{ to }+70^\circ\text{C}$ )

## AC Test Conditions:

- Input pulse levels: 0.8 V/2.4 V
- Input rise and fall time: 10 ns
- Input timing reference level: 1.5 V
- Output timing reference level
  - HM6264A-10: 1.5 V
  - HM6264A-12/15: 0.8 V/2.0 V
- Output load: 1 TTL gate and  $C_L$  (100 pF) (including scope and jig)

## Read Cycle

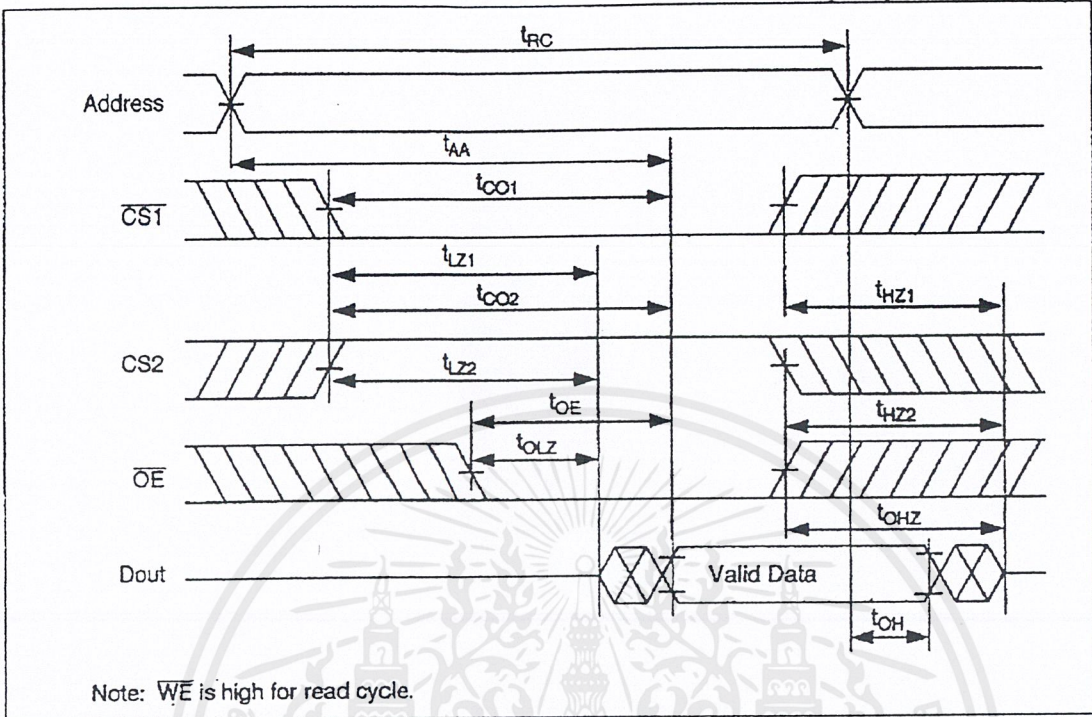
| Parameter                            | Symbol                     | HM6264A-10 |     | HM6264A-12 |     | HM6264A-15 |     | Unit |
|--------------------------------------|----------------------------|------------|-----|------------|-----|------------|-----|------|
|                                      |                            | Min        | Max | Min        | Max | Min        | Max |      |
| Read cycle time                      | $t_{RC}$                   | 100        | —   | 120        | —   | 150        | —   | ns   |
| Address access time                  | $t_{AA}$                   | —          | 100 | —          | 120 | —          | 150 | ns   |
| Chip selection to output             | $\overline{CS1}$ $t_{CO1}$ | —          | 100 | —          | 120 | —          | 150 | ns   |
|                                      | CS2 $t_{CO2}$              | —          | 100 | —          | 120 | —          | 150 | ns   |
| Output enable to output valid        | $t_{OE}$                   | —          | 50  | —          | 60  | —          | 70  | ns   |
| Chip selection to output in low Z    | $\overline{CS1}$ $t_{LZ1}$ | 10         | —   | 10         | —   | 15         | —   | ns   |
|                                      | CS2 $t_{LZ2}$              | 10         | —   | 10         | —   | 15         | —   | ns   |
| Output enable to output in low Z     | $t_{OLZ}$                  | 5          | —   | 5          | —   | 5          | —   | ns   |
| Chip deselection to output in high Z | $\overline{CS1}$ $t_{HZ1}$ | 0          | 35  | 0          | 40  | 0          | 50  | ns   |
|                                      | CS2 $t_{HZ2}$              | 0          | 35  | 0          | 40  | 0          | 50  | ns   |
| Output disable to output in high Z   | $t_{OHZ}$                  | 0          | 35  | 0          | 40  | 0          | 50  | ns   |
| Output hold from address change      | $t_{OH}$                   | 10         | —   | 10         | —   | 10         | —   | ns   |

- Notes
1.  $t_{HZ}$  and  $t_{OHZ}$  are defined as the time at which the outputs to achieve the open circuit condition and are not referred to output voltage levels.
  2. At any given temperature and voltage condition,  $t_{HZ}$  maximum is less than  $t_{LZ}$  minimum both for a given device and from device to device.

# HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read Timing Waveform

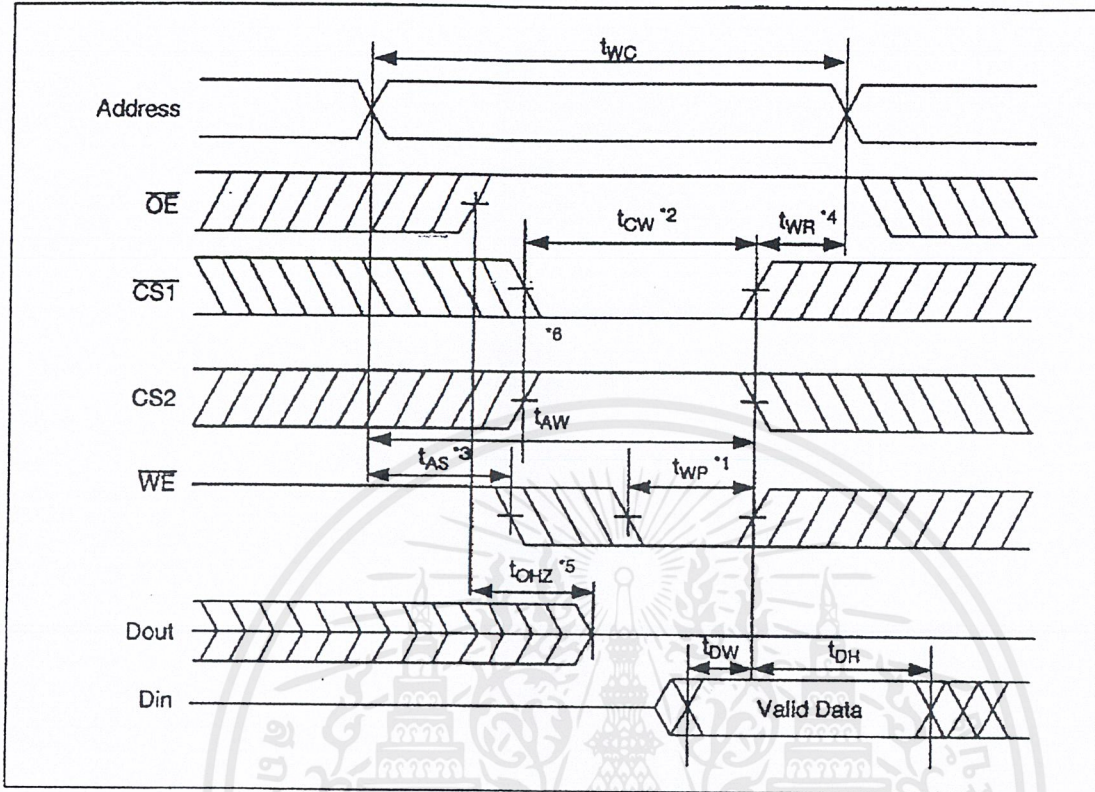


Write Cycle

| Parameter                         | Symbol    | HM6264A-10 |     | HM6264A-12 |     | HM6264A-15 |     | Unit |
|-----------------------------------|-----------|------------|-----|------------|-----|------------|-----|------|
|                                   |           | Min        | Max | Min        | Max | Min        | Max |      |
| Write cycle time                  | $t_{WC}$  | 100        | —   | 120        | —   | 150        | —   | ns   |
| Chip selection to end of write    | $t_{CW}$  | 80         | —   | 85         | —   | 100        | —   | ns   |
| Address setup time                | $t_{AS}$  | 0          | —   | 0          | —   | 0          | —   | ns   |
| Address valid to end of write     | $t_{AW}$  | 80         | —   | 85         | —   | 100        | —   | ns   |
| Write pulse width                 | $t_{WP}$  | 60         | —   | 70         | —   | 90         | —   | ns   |
| Write recovery time               | $t_{WR}$  | 0          | —   | 0          | —   | 0          | —   | ns   |
| Write to output in high Z         | $t_{WHZ}$ | 0          | 35  | 0          | 40  | 0          | 50  | ns   |
| Data to write time overlap        | $t_{DW}$  | 40         | —   | 40         | —   | 50         | —   | ns   |
| Data hold from write time         | $t_{DH}$  | 0          | —   | 0          | —   | 0          | —   | ns   |
| Output enable to output in high Z | $t_{OHZ}$ | 0          | 35  | 0          | 40  | 0          | 50  | ns   |
| Output active from end of write   | $t_{OW}$  | 5          | —   | 5          | —   | 5          | —   | ns   |

HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

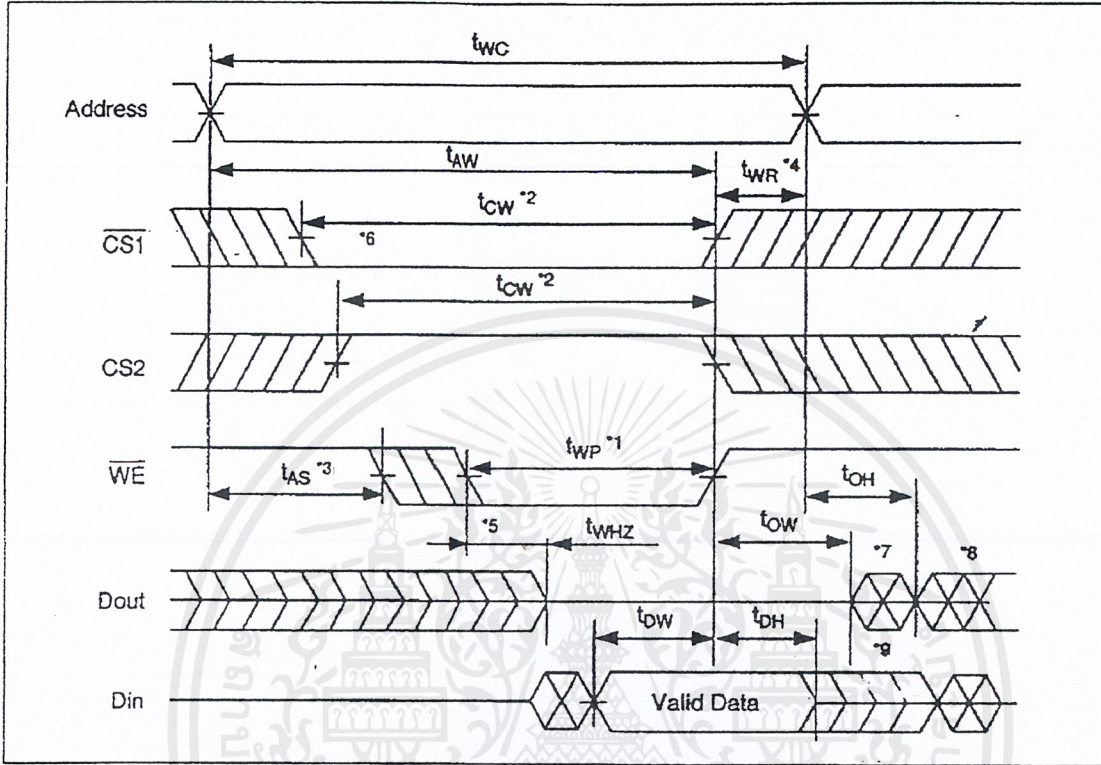
Write Timing Waveform (I) ( $\overline{OE}$  Clock)

# HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## HM6264A Series

### Write Timing Waveform (2) ( $\overline{OE}$ Low Fix)



- Notes:
1. A write occurs during the overlap of a low  $\overline{CS1}$ , a high  $CS2$ , and a low  $\overline{WE}$ . A write begins at the latest transition among  $\overline{CS1}$  going low,  $CS2$  going high and  $\overline{WE}$  going low. A write ends at the earliest transition among  $\overline{CS1}$  going high,  $CS2$  going low and  $\overline{WE}$  going high. Time  $t_{WP}$  is measured from the beginning of write to the end of write.
  2.  $t_{CW}$  is measured from the later of  $\overline{CS1}$  going low or  $CS2$  going high to the end of write.
  3.  $t_{AS}$  is measured from the address valid to the beginning of write.
  4.  $t_{WR}$  is measured from the earliest of  $\overline{CS1}$  or  $\overline{WE}$  going high or  $CS2$  going low to the end of the write cycle.
  5. During this period, I/O pins are in the output state, therefore the input signals of opposite phase to the outputs must not be applied.
  6. If  $\overline{CS1}$  goes low simultaneously with  $\overline{WE}$  going low or after  $\overline{WE}$  goes low, the outputs remain in high impedance state.
  7.  $D_{out}$  is the same phase of the latest written data in this write cycle.
  8.  $D_{out}$  is the read data of the next address.
  9. If  $\overline{CS1}$  is low and  $CS2$  is high during this period, I/O pins are in the output state. Input signals of opposite phase to the outputs must not be applied to I/O pins

**Low  $V_{CC}$  Data Retention**

In data retention mode, CS2 controls the address,  $\overline{WE}$ ,  $\overline{CS1}$ ,  $\overline{OE}$ , and the Din buffer. If CS2 controls data retention mode, Vin (for these inputs) can be in the high impedance state. If CS1 controls the data retention mode, CS2 must satisfy either

$CS2 \geq V_{CC} - 0.2 V$  or  $CS2 \leq 0.2 V$ . The other input levels (address,  $\overline{WE}$ ,  $\overline{OE}$ ,  $I/O$ ) can be in the high impedance state.

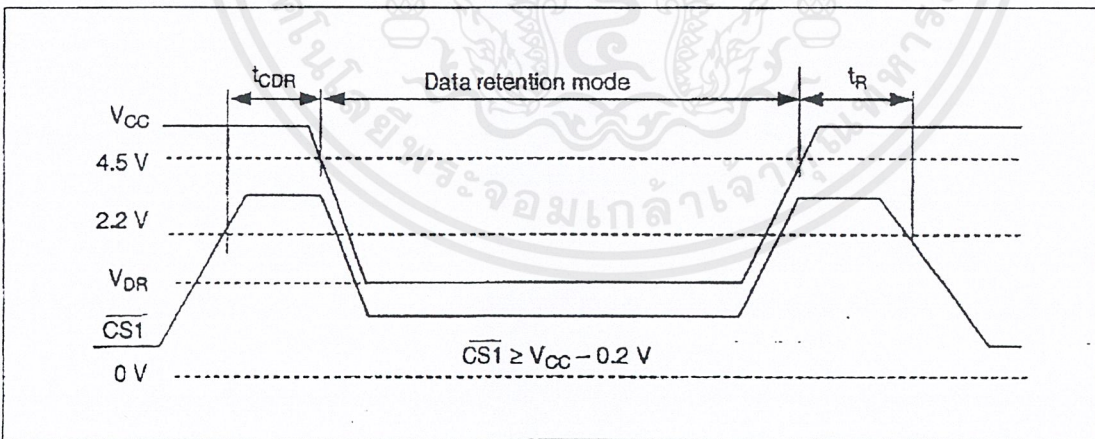
**Low  $V_{CC}$  Data Retention Characteristics ( $T_a = 0$  to  $+70^\circ C$ )**

This characteristics is guaranteed only L/LL-version.

| Parameter                            | Symbol     | Min                   | Typ            | Max             | Unit    | Test Condition   |
|--------------------------------------|------------|-----------------------|----------------|-----------------|---------|--|
| $V_{CC}$ for data retention          | $V_{DR}$   | 2.0                   | —              | —               | V       | $\overline{CS1} \geq V_{CC} - 0.2 V$ ,<br>$CS2 \geq V_{CC} - 0.2 V$ , or<br>$CS2 \leq 0.2 V$   |
| Data retention current               | $I_{CCDR}$ | —                     | 1 <sup>1</sup> | 50 <sup>1</sup> | $\mu A$ | $V_{CC} = 3.0 V$ ,<br>$\overline{CS1} \geq V_{CC} - 0.2 V$ ,<br>$CS2 \geq V_{CC} - 0.2 V$ , or<br>$0 V \leq CS2 \leq 0.2 V, 0 V \leq V_{in}$ |
| Chip deselect to data retention time | $t_{CDR}$  | 0                     | —              | —               | ns      | See retention waveform   |
| Operation recovery time              | $t_R$      | $t_{RC}$ <sup>3</sup> | —              | —               | ns      | See retention waveform   |

- Notes: 1.  $V_{IL}$  min =  $-0.3 V$ , 20  $\mu A$  max at  $T_a = 0$  to  $40^\circ C$ . These characteristics are guaranteed only for the L-version.  
 2.  $V_{IL}$  min =  $-0.3 V$ , 10  $\mu A$  max at  $T_a = 0$  to  $40^\circ C$ . These characteristics are guaranteed only for the LL-version.  
 3.  $t_{RC}$  = Read cycle time.

**Low  $V_{CC}$  Data Retention Waveform (1) ( $\overline{CS1}$  Controlled)**

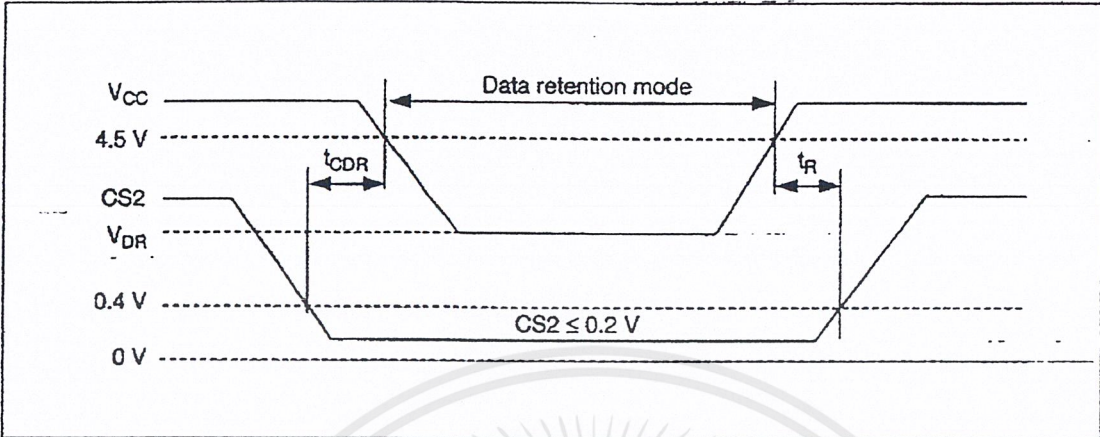


**HITACHI**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## HM6264A Series

### Low $V_{CC}$ Data Retention Waveform (2) ( $\overline{CS2}$ Controlled)



# HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

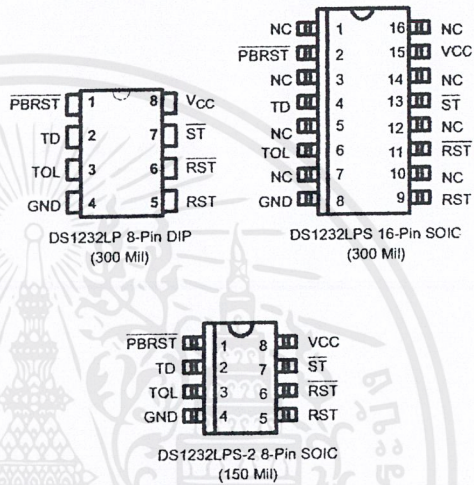
**DALLAS**  
SEMICONDUCTOR

## DS1232LP/LPS Low Power MicroMonitor Chip

### FEATURES

- Super low-power version of DS1232
- 50  $\mu$ A quiescent current
- Halts and restarts an out-of-control microprocessor
- Automatically restarts microprocessor after power failure
- Monitors pushbutton for external override
- Accurate 5% or 10% microprocessor power supply monitoring
- 8-pin DIP or 8-pin SOIC package
- Optional 16-pin SOIC package available
- Industrial temperature -40°C to +85°C available, designated N

### PIN ASSIGNMENT



### PIN DESCRIPTION

|          |   |
|----------|---|
| PBRST    | - Pushbutton Reset Input                |
| TD       | - Time Delay Set                        |
| TOL      | - Selects 5% or 10% $V_{CC}$ Detect     |
| GND      | - Ground                                |
| RST      | - Reset Output (Active High)            |
| RST      | - Reset Output (Active Low, open drain) |
| ST       | - Strobe Input                          |
| $V_{CC}$ | - +5 Volt Power                         |

### DESCRIPTION

The DS1232LP/LPS Low Power MicroMonitor Chip monitors three vital conditions for a microprocessor: power supply, software execution, and external override. First, a precision temperature-compensated reference and comparator circuit monitors the status of  $V_{CC}$ . When an out-of-tolerance condition occurs, an internal power fail signal is generated which forces reset to the active state. When  $V_{CC}$  returns to an in-tolerance condi-

tion, the reset signals are kept in the active state for a minimum of 250 ms to allow the power supply and processor to stabilize.

The second function the DS1232LP/LPS performs is pushbutton reset control. The DS1232LP/LPS debounces the pushbutton input and guarantees an active reset pulse width of 250 ms minimum. The third function

is a watchdog timer. The DS1232LP/LPS has an internal timer that forces the reset signals to the active state if the strobe input is not driven low prior to time-out. The watchdog timer function can be set to operate on time-out settings of approximately 150 ms, 600 ms, and 1.2 seconds.

#### OPERATION - POWER MONITOR

The DS1232LP/LPS detects out-of-tolerance power supply conditions and warns a processor-based system of impending power failure. When  $V_{CC}$  falls below a preset level as defined by TOL, the  $V_{CC}$  comparator outputs the signals RST and  $\overline{\text{RST}}$ . When TOL is connected to ground, the RST and  $\overline{\text{RST}}$  signals become active as  $V_{CC}$  falls below 4.75 volts. When TOL is connected to  $V_{CC}$ , the RST and  $\overline{\text{RST}}$  signals become active as  $V_{CC}$  falls below 4.5 volts. The RST and  $\overline{\text{RST}}$  are excellent control signals for a microprocessor, as processing is stopped at the last possible moments of valid  $V_{CC}$ . On power-up, RST and  $\overline{\text{RST}}$  are kept active for a minimum of 250 ms to allow the power supply and processor to stabilize.

#### OPERATION - PUSHBUTTON RESET

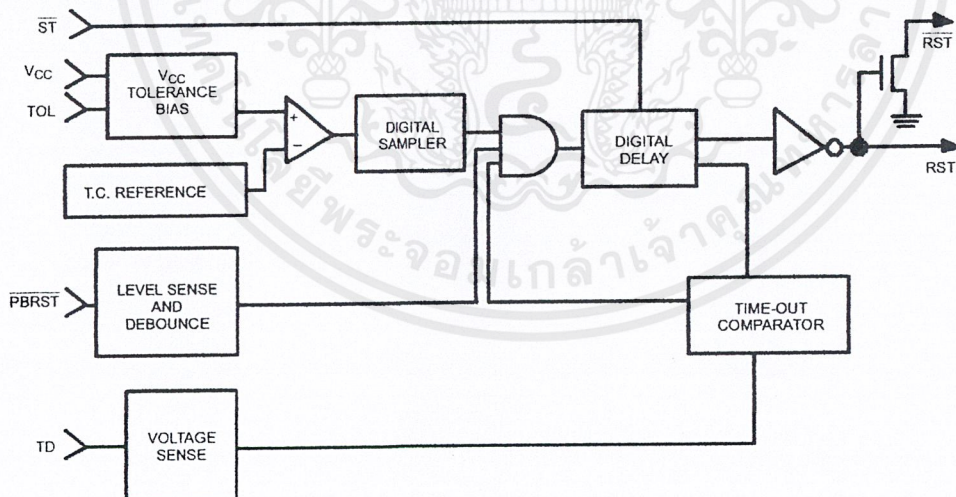
The DS1232LP/LPS provides an input pin for direct connection to a pushbutton (Figure 1). The pushbutton re-

set input requires an active low signal. Internally, this input is debounced and timed such that RST and  $\overline{\text{RST}}$  signals of at least 250 ms minimum are generated. The 250 ms delay starts as the pushbutton reset input is released from low level.

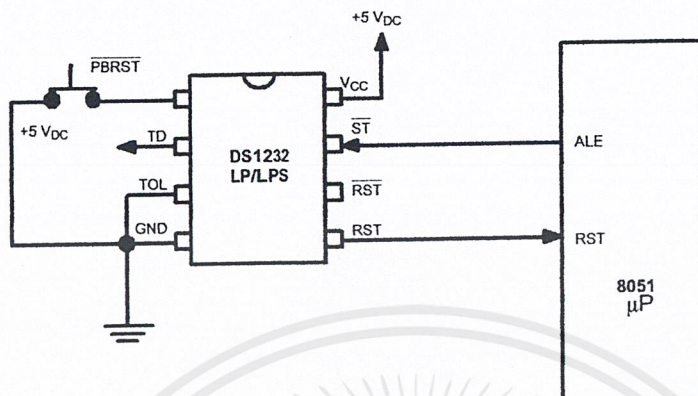
#### OPERATION - WATCHDOG TIMER

The watchdog timer function forces RST and  $\overline{\text{RST}}$  signals to the active state when the  $\overline{\text{ST}}$  input is not stimulated for a predetermined time period. The time period is set by the TD input to be typically 150 ms with TD connected to ground, 600 ms with TD left unconnected, and 1.2 seconds with TD connected to  $V_{CC}$ . The watchdog timer starts timing out from the set time period as soon as RST and  $\overline{\text{RST}}$  are inactive. If a high-to-low transition occurs on the  $\overline{\text{ST}}$  input pin prior to time-out, the watchdog timer is reset and begins to time-out again. If the watchdog timer is allowed to time-out, then the RST and  $\overline{\text{RST}}$  signals are driven to the active state for 250 ms minimum. The  $\overline{\text{ST}}$  input can be derived from microprocessor address signals, data signals, and/or control signals. When the microprocessor is functioning normally, these signals would, as a matter of routine, cause the watchdog to be reset prior to time-out. To guarantee that the watchdog timer does not time-out, a high-to-low transition must occur at or less than the minimum shown in Table 1. A typical circuit example is shown in Figure 2.

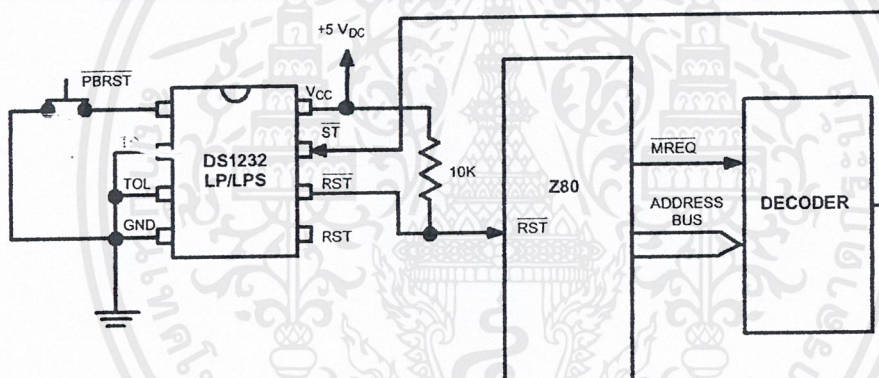
#### MICROMONITOR BLOCK DIAGRAM



PUSHBUTTON RESET Figure 1

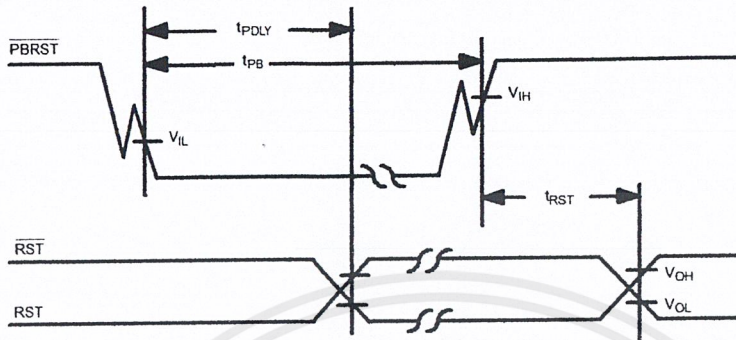


WATCHDOG TIMER Figure 2

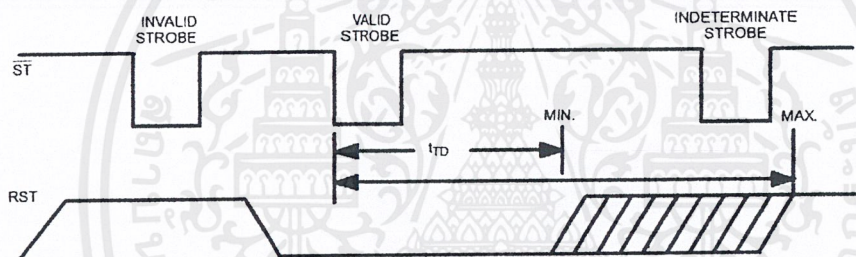


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING DIAGRAM: PUSHBUTTON RESET Figure 3



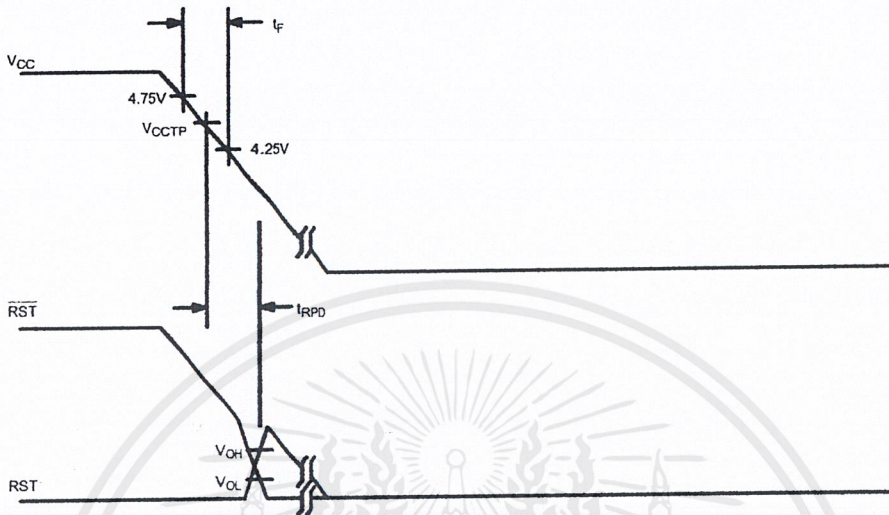
TIMING DIAGRAM: STROBE INPUT Figure 4



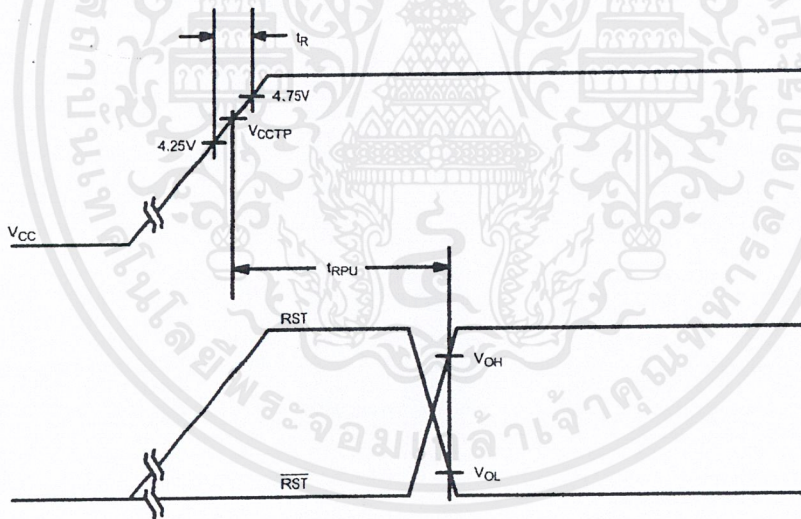
WATCHDOG TIME-OUTS Table 1

| TD    | TIME-OUT |         |         |
|-------|----------|---------|---------|
|       | MIN      | TYP     | MAX     |
| GND   | 62.5 ms  | 150 ms  | 250 ms  |
| Float | 250 ms   | 600 ms  | 1000 ms |
| VCC   | 500 ms   | 1200 ms | 2000 ms |

TIMING DIAGRAM: POWER DOWN Figure 5



TIMING DIAGRAM: POWER UP Figure 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ABSOLUTE MAXIMUM RATINGS\***

|   |                                 |
|---|---------------------------------|
| Voltage on V <sub>CC</sub> Pin Relative to Ground | -0.5V to +7.0V                  |
| Voltage on I/O Relative to Ground                 | -0.5V to V <sub>CC</sub> + 0.5V |
| Operating Temperature                             | 0°C to 70°C                     |
| Operating Temperature (Industrial Version)        | -40°C to +85°C                  |
| Storage Temperature                               | -55°C to +125°C                 |
| Soldering Temperature                             | 260°C for 10 seconds            |

\* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

**RECOMMENDED DC OPERATING CONDITIONS**

(0°C to 70°C)

| PARAMETER   | SYMBOL          | MIN  | TYP | MAX                  | UNITS | NOTES |
|---|-----------------|------|-----|----------------------|-------|-------|
| Supply Voltage  | V <sub>CC</sub> | 4.5  | 5.0 | 5.5                  | V     | 1     |
| $\overline{ST}$ and $\overline{PBRST}$ Input High Level | V <sub>IH</sub> | 2.0  |     | V <sub>CC</sub> +0.3 | V     | 1     |
| $\overline{ST}$ and $\overline{PBRST}$ Input Low Level  | V <sub>IL</sub> | -0.3 |     | +0.8                 | V     | 1     |

**DC ELECTRICAL CHARACTERISTICS**(0°C to 70°C; V<sub>CC</sub> = 4.5 to 5.5V)

| PARAMETER   | SYMBOL            | MIN                   | TYP                   | MAX  | UNITS | NOTES |
|---|-------------------|-----------------------|-----------------------|------|-------|-------|
| Input Leakage                                       | I <sub>IL</sub>   | -1.0                  |                       | +1.0 | μA    | 3     |
| Output Current @ 2.4V                               | I <sub>OH</sub>   | -8                    | -10                   |      | mA    | 5     |
| Output Current @ 0.4V                               | I <sub>OL</sub>   | 10                    |                       |      | mA    |       |
| Low Level @ RST                                     | V <sub>OL</sub>   |                       |                       | 0.4  | V     | 1     |
| Output Voltage @ -500 μA                            | V <sub>OH</sub>   | V <sub>CC</sub> -0.5V | V <sub>CC</sub> -0.1V |      | V     | 1, 7  |
| Operating Current (CMOS)                            | I <sub>CC1</sub>  |                       |                       | 50   | μA    | 2     |
| Operating Current (TTL)                             | I <sub>CC2</sub>  |                       | 200                   | 500  | μA    | 8     |
| V <sub>CC</sub> Trip Point (TOL = GND)              | V <sub>CCTP</sub> | 4.50                  | 4.62                  | 4.74 | V     | 1     |
| V <sub>CC</sub> Trip Point (TOL = V <sub>CC</sub> ) | V <sub>CCTP</sub> | 4.25                  | 4.37                  | 4.49 | V     | 1     |

**CAPACITANCE**(t<sub>A</sub> = 25°C)

| PARAMETER          | SYMBOL           | MIN | TYP | MAX | UNITS | NOTES |
|--------------------|------------------|-----|-----|-----|-------|-------|
| Input Capacitance  | C <sub>IN</sub>  |     |     | 5   | pF    |       |
| Output Capacitance | C <sub>OUT</sub> |     |     | 7   | pF    |       |

**AC ELECTRICAL CHARACTERISTICS**(0°C to 70°C;  $V_{CC} = 5V \pm 10\%$ )

| PARAMETER   | SYMBOL     | MIN | TYP | MAX  | UNITS   | NOTES |
|---|------------|-----|-----|------|---------|-------|
| $\overline{PBRST} = V_{IL}$                               | $t_{PB}$   | 20  |     |      | ms      |       |
| RESET Active Time   | $t_{RST}$  | 250 | 610 | 1000 | ms      |       |
| $\overline{ST}$ Pulse Width                               | $t_{ST}$   | 20  |     |      | ns      | 6, 9  |
| $V_{CC}$ Fail Detect to RST and $\overline{RST}$          | $t_{RPD}$  |     | 50  | 175  | $\mu s$ |       |
| $V_{CC}$ Slew Rate 4.75V to 4.25V                         | $t_f$      | 300 |     |      | $\mu s$ |       |
| $V_{CC}$ Detect to RST and $\overline{RST}$ Inactive      | $t_{RPU}$  | 250 | 610 | 1000 | ms      | 4     |
| $V_{CC}$ Slew Rate 4.25V to 4.75V                         | $t_R$      | 0   |     |      | ns      |       |
| $\overline{PBRST}$ Stable Low to $\overline{RST}$ and RST | $t_{PDLY}$ |     |     | 20   | ms      |       |

**NOTES:**

1. All voltages referenced to ground.
2. Measured with outputs open and  $\overline{ST}$  and  $\overline{PBRST}$  within 0.5V of supply rails.
3.  $\overline{PBRST}$  is internally pulled up to  $V_{CC}$  with an internal impedance of 40K typical.
4.  $t_R = 5 \mu s$ .
5.  $\overline{RST}$  is an open drain output.
6. Must not exceed  $t_{TD}$  minimum. See Table 1.
7. RST remains within 0.5V of  $V_{CC}$  on power-down until  $V_{CC}$  drops below 2.0V.  $\overline{RST}$  remains within 0.5V of GND on power-down until  $V_{CC}$  drops below 2.0V.
8. Measured with outputs open and  $\overline{ST}$  and  $\overline{PBRST}$  at TTL levels.
9. Watchdog can not be disabled. It must be strobed to avoid resets.



December 1994

## ADC0801/ADC0802/ADC0803/ADC0804/ADC0805 8-Bit $\mu$ P Compatible A/D Converters

### General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE® output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

### Features

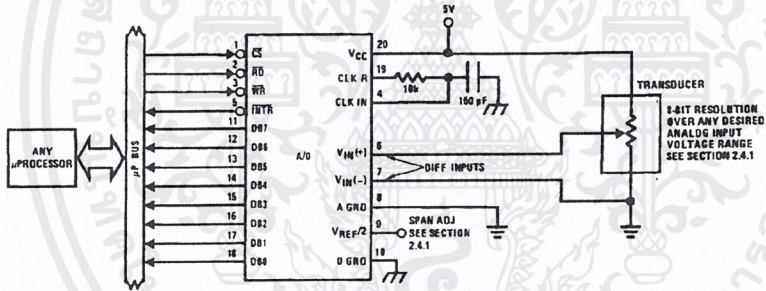
- Compatible with 8080  $\mu$ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5 V<sub>DC</sub>, 2.5 V<sub>DC</sub>, or analog span adjusted voltage reference

### Key Specifications

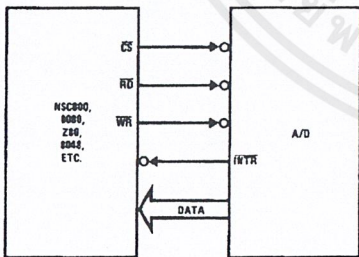
- Resolution 8 bits
- Total error  $\pm 1/4$  LSB,  $\pm 1/2$  LSB and  $\pm 1$  LSB
- Conversion time 100  $\mu$ s

### Typical Applications



TL/H/5671-1

### 8080 Interface



TL/H/5671-31

### Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)

| Part Number | Full-Scale Adjusted | V <sub>REF</sub> /2 = 2.500 V <sub>DC</sub> (No Adjustments) | V <sub>REF</sub> /2 = No Connection (No Adjustments) |
|-------------|---------------------|--|--|
| ADC0801     | $\pm 1/4$ LSB       |  |  |
| ADC0802     |                     | $\pm 1/2$ LSB  |  |
| ADC0803     | $\pm 1/2$ LSB       |  |  |
| ADC0804     |                     | $\pm 1$ LSB  |  |
| ADC0805     |                     |  | $\pm 1$ LSB  |

TRI-STATE® is a registered trademark of National Semiconductor Corp.  
Z-80® is a registered trademark of Zilog Corp.

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805  
8-Bit  $\mu$ P Compatible A/D Converters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Absolute Maximum Ratings** (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

|                                      |                              |
|--------------------------------------|------------------------------|
| Supply Voltage ( $V_{CC}$ ) (Note 3) | 6.5V                         |
| Logic Voltage                        |                              |
| Logic Control Inputs                 | -0.3V to +18V                |
| At Other Input and Outputs           | -0.3V to ( $V_{CC} + 0.3V$ ) |
| Lead Temp. (Soldering, 10 seconds)   |                              |
| Dual-In-Line Package (plastic)       | 260°C                        |
| Dual-In-Line Package (ceramic)       | 300°C                        |
| Surface Mount Package                |                              |
| Vapor Phase (60 seconds)             | 215°C                        |
| Infrared (15 seconds)                | 220°C                        |

|   |                 |
|---|-----------------|
| Storage Temperature Range                       | -65°C to +150°C |
| Package Dissipation at $T_A = 25^\circ\text{C}$ | 875 mW          |
| ESD Susceptibility (Note 10)                    | 800V            |

**Operating Ratings** (Notes 1 & 2)

|                             |  |
|-----------------------------|--|
| Temperature Range           | $T_{MIN} \leq T_A \leq T_{MAX}$                      |
| ADC0801/02LJ, ADC0802LJ/883 | $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ |
| ADC0801/02/03/04LCJ         | $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$  |
| ADC0801/02/03/05LCN         | $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$  |
| ADC0804LCN                  | $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$    |
| ADC0802/03/04LCV            | $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$    |
| ADC0802/03/04LCWM           | $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$    |
| Range of $V_{CC}$           | $4.5 V_{DC}$ to $6.3 V_{DC}$                         |

**Electrical Characteristics**

The following specifications apply for  $V_{CC} = 5 V_{DC}$ ,  $T_{MIN} \leq T_A \leq T_{MAX}$  and  $f_{CLK} = 640$  kHz unless otherwise specified.

| Parameter                                | Conditions   | Min         | Typ        | Max             | Units                    |
|--|--|-------------|------------|-----------------|--------------------------|
| ADC0801: Total Adjusted Error (Note 8)   | With Full-Scale Adj. (See Section 2.5.2)   |             |            | $\pm 1/4$       | LSB                      |
| ADC0802: Total Unadjusted Error (Note 8) | $V_{REF}/2 = 2.500 V_{DC}$   |             |            | $\pm 1/2$       | LSB                      |
| ADC0803: Total Adjusted Error (Note 8)   | With Full-Scale Adj. (See Section 2.5.2)   |             |            | $\pm 1/2$       | LSB                      |
| ADC0804: Total Unadjusted Error (Note 8) | $V_{REF}/2 = 2.500 V_{DC}$   |             |            | $\pm 1$         | LSB                      |
| ADC0805: Total Unadjusted Error (Note 8) | $V_{REF}/2$ -No Connection   |             |            | $\pm 1$         | LSB                      |
| $V_{REF}/2$ Input Resistance (Pin 9)     | ADC0801/02/03/05<br>ADC0804 (Note 9)   | 2.5<br>0.75 | 8.0<br>1.1 |                 | k $\Omega$<br>k $\Omega$ |
| Analog Input Voltage Range               | (Note 4) $V(+)$ or $V(-)$  | Gnd-0.05    |            | $V_{CC} + 0.05$ | $V_{DC}$                 |
| DC Common-Mode Error                     | Over Analog Input Voltage Range  |             | $\pm 1/16$ | $\pm 1/8$       | LSB                      |
| Power Supply Sensitivity                 | $V_{CC} = 5 V_{DC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4) |             | $\pm 1/16$ | $\pm 1/8$       | LSB                      |

**AC Electrical Characteristics**

The following specifications apply for  $V_{CC} = 5 V_{DC}$  and  $T_A = 25^\circ\text{C}$  unless otherwise specified.

| Symbol              | Parameter  | Conditions   | Min       | Typ | Max        | Units         |
|---------------------|--|--|-----------|-----|------------|---------------|
| $T_C$               | Conversion Time  | $f_{CLK} = 640$ kHz (Note 6)   | 103       |     | 114        | $\mu\text{s}$ |
| $T_C$               | Conversion Time  | (Note 5, 6)  | 66        |     | 73         | $1/f_{CLK}$   |
| $f_{CLK}$           | Clock Frequency<br>Clock Duty Cycle                              | $V_{CC} = 5V$ , (Note 5)<br>(Note 5)                                     | 100<br>40 | 640 | 1460<br>60 | kHz<br>%      |
| CR                  | Conversion Rate in Free-Running Mode                             | INTR tied to WR with<br>$\overline{CS} = 0 V_{DC}$ , $f_{CLK} = 640$ kHz | 8770      |     | 9708       | conv/s        |
| $t_{W(WR)L}$        | Width of WR Input (Start Pulse Width)                            | $\overline{CS} = 0 V_{DC}$ (Note 7)                                      | 100       |     |            | ns            |
| $t_{ACC}$           | Access Time (Delay from Falling Edge of RD to Output Data Valid) | $C_L = 100$ pF   |           | 135 | 200        | ns            |
| $t_{1H}$ , $t_{0H}$ | TRI-STATE Control (Delay from Rising Edge of RD to Hi-Z State)   | $C_L = 10$ pF, $R_L = 10k$<br>(See TRI-STATE Test Circuits)              |           | 125 | 200        | ns            |
| $t_{WI}$ , $t_{RI}$ | Delay from Falling Edge of WR or RD to Reset of INTR             |  |           | 300 | 450        | ns            |
| $C_{IN}$            | Input Capacitance of Logic Control Inputs                        |  |           | 5   | 7.5        | pF            |
| $C_{OUT}$           | TRI-STATE Output Capacitance (Data Buffers)                      |  |           | 5   | 7.5        | pF            |

**CONTROL INPUTS** [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]

| $V_{IN}(1)$ | Logical "1" Input Voltage (Except Pin 4 CLK IN) | $V_{CC} = 5.25 V_{DC}$ | 2.0 |  | 15 | $V_{DC}$ |
|-------------|---|------------------------|-----|--|----|----------|
|-------------|---|------------------------|-----|--|----|----------|

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**AC Electrical Characteristics** (Continued)

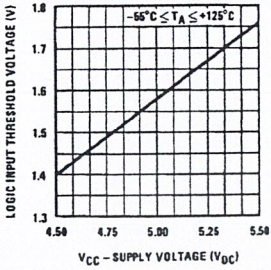
The following specifications apply for  $V_{CC} = 5V_{DC}$  and  $T_{MIN} \leq T_A \leq T_{MAX}$ , unless otherwise specified.

| Symbol   | Parameter   | Conditions   | Min | Typ    | Max        | Units                        |
|--|---|--|-----|--------|------------|------------------------------|
| <b>CONTROL INPUTS</b> [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]   |   |  |     |        |            |                              |
| $V_{IN(0)}$  | Logical "0" Input Voltage (Except Pin 4 CLK IN)   | $V_{CC} = 4.75 V_{DC}$   |     |        | 0.8        | $V_{DC}$                     |
| $I_{IN(1)}$  | Logical "1" Input Current (All Inputs)  | $V_{IN} = 5 V_{DC}$  |     | 0.005  | 1          | $\mu A_{DC}$                 |
| $I_{IN(0)}$  | Logical "0" Input Current (All Inputs)  | $V_{IN} = 0 V_{DC}$  | -1  | -0.005 |            | $\mu A_{DC}$                 |
| <b>CLOCK IN AND CLOCK R</b>  |   |  |     |        |            |                              |
| $V_{T+}$   | CLK IN (Pin 4) Positive Going Threshold Voltage   |  | 2.7 | 3.1    | 3.5        | $V_{DC}$                     |
| $V_{T-}$   | CLK IN (Pin 4) Negative Going Threshold Voltage   |  | 1.5 | 1.8    | 2.1        | $V_{DC}$                     |
| $V_H$  | CLK IN (Pin 4) Hysteresis ( $V_{T+}$ ) - ( $V_{T-}$ )   |  | 0.6 | 1.3    | 2.0        | $V_{DC}$                     |
| $V_{OUT(0)}$   | Logical "0" CLK R Output Voltage  | $I_O = 360 \mu A$<br>$V_{CC} = 4.75 V_{DC}$  |     |        | 0.4        | $V_{DC}$                     |
| $V_{OUT(1)}$   | Logical "1" CLK R Output Voltage  | $I_O = -360 \mu A$<br>$V_{CC} = 4.75 V_{DC}$   | 2.4 |        |            | $V_{DC}$                     |
| <b>DATA OUTPUTS AND INTR</b>   |   |  |     |        |            |                              |
| $V_{OUT(0)}$   | Logical "0" Output Voltage Data Outputs<br>INTR Output  | $I_{OUT} = 1.6 mA$ , $V_{CC} = 4.75 V_{DC}$<br>$I_{OUT} = 1.0 mA$ , $V_{CC} = 4.75 V_{DC}$ |     |        | 0.4<br>0.4 | $V_{DC}$<br>$V_{DC}$         |
| $V_{OUT(1)}$   | Logical "1" Output Voltage  | $I_O = -360 \mu A$ , $V_{CC} = 4.75 V_{DC}$  | 2.4 |        |            | $V_{DC}$                     |
| $V_{OUT(1)}$   | Logical "1" Output Voltage  | $I_O = -10 \mu A$ , $V_{CC} = 4.75 V_{DC}$   | 4.5 |        |            | $V_{DC}$                     |
| $I_{OUT}$  | TRI-STATE Disabled Output Leakage (All Data Buffers)  | $V_{OUT} = 0 V_{DC}$<br>$V_{OUT} = 5 V_{DC}$   | -3  |        | 3          | $\mu A_{DC}$<br>$\mu A_{DC}$ |
| $I_{SOURCE}$   |   | $V_{OUT}$ Short to Gnd, $T_A = 25^\circ C$   | 4.5 | 6      |            | $mA_{DC}$                    |
| $I_{SINK}$   |   | $V_{OUT}$ Short to $V_{CC}$ , $T_A = 25^\circ C$   | 9.0 | 16     |            | $mA_{DC}$                    |
| <b>POWER SUPPLY</b>  |   |  |     |        |            |                              |
| $I_{CC}$   | Supply Current (Includes Ladder Current)<br><br>ADC0801/02/03/04LCJ/05<br>ADC0804LCN/LCV/LCWM | $f_{CLK} = 640 kHz$ ,<br>$V_{REF}/2 = NC$ , $T_A = 25^\circ C$<br>and $CS = 5V$            |     |        | 1.1<br>1.9 | 1.8<br>2.5<br>mA<br>mA       |
| <p><b>Note 1:</b> Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.</p> <p><b>Note 2:</b> All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.</p> <p><b>Note 3:</b> A zener diode exists, internally, from <math>V_{CC}</math> to Gnd and has a typical breakdown voltage of <math>7 V_{DC}</math>.</p> <p><b>Note 4:</b> For <math>V_{IN(-)} \geq V_{IN(+)}</math> the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the <math>V_{CC}</math> supply. Be careful, during testing at low <math>V_{CC}</math> levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog <math>V_{IN}</math> does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 <math>V_{DC}</math> to 5 <math>V_{DC}</math> input voltage range will therefore require a minimum supply voltage of <math>4.950 V_{DC}</math> over temperature variations, initial tolerance and loading.</p> <p><b>Note 5:</b> Accuracy is guaranteed at <math>f_{CLK} = 640 kHz</math>. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.</p> <p><b>Note 6:</b> With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see <i>Figure 2</i> and section 2.0.</p> <p><b>Note 7:</b> The <math>CS</math> input is assumed to bracket the <math>WR</math> strobe input and therefore timing is dependent on the <math>WR</math> pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the <math>WR</math> pulse (see timing diagrams).</p> <p><b>Note 8:</b> None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and <i>Figure 5</i>.</p> <p><b>Note 9:</b> The <math>V_{REF}/2</math> pin is the center point of a two-resistor divider connected from <math>V_{CC}</math> to ground. In all versions of the ADC0801, ADC0802, ADC0803, and ADC0805, and in the ADC0804LCJ, each resistor is typically 16 k<math>\Omega</math>. In all versions of the ADC0804 except the ADC0804LCJ, each resistor is typically 2.2 k<math>\Omega</math>.</p> <p><b>Note 10:</b> Human body model, 100 pF discharged through a 1.5 k<math>\Omega</math> resistor.</p> |   |  |     |        |            |                              |

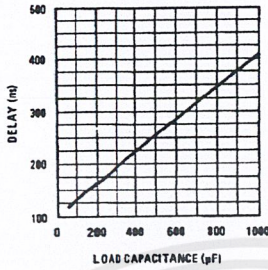
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Typical Performance Characteristics

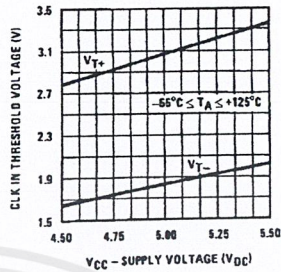
Logic Input Threshold Voltage vs. Supply Voltage



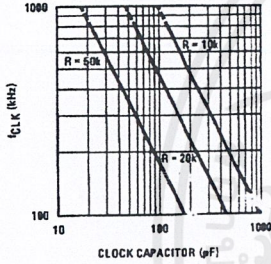
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



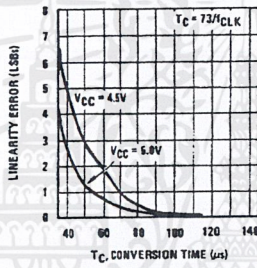
CLK IN Schmitt Trip Levels vs. Supply Voltage



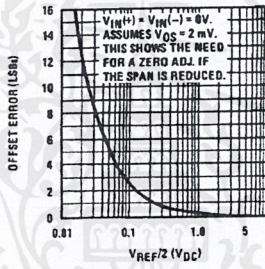
fCLK vs. Clock Capacitor



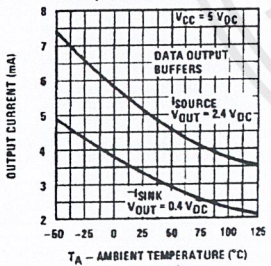
Full-Scale Error vs Conversion Time



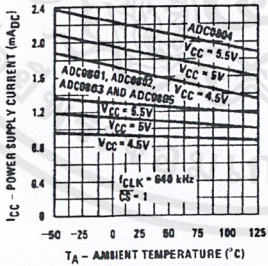
Effect of Unadjusted Offset Error vs. VREF/2 Voltage



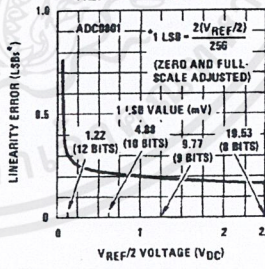
Output Current vs Temperature



Power Supply Current vs Temperature (Note 9)



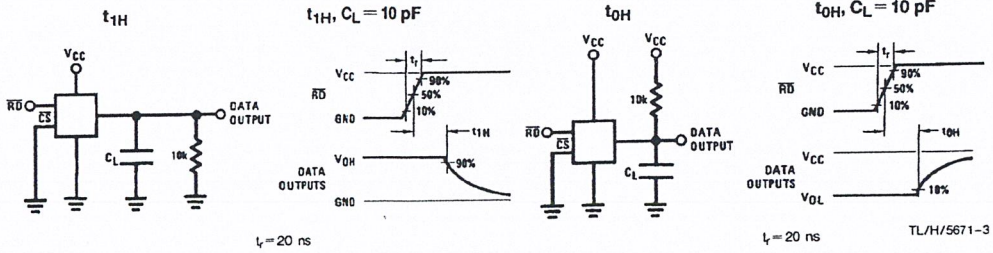
Linearity Error at Low VREF/2 Voltages



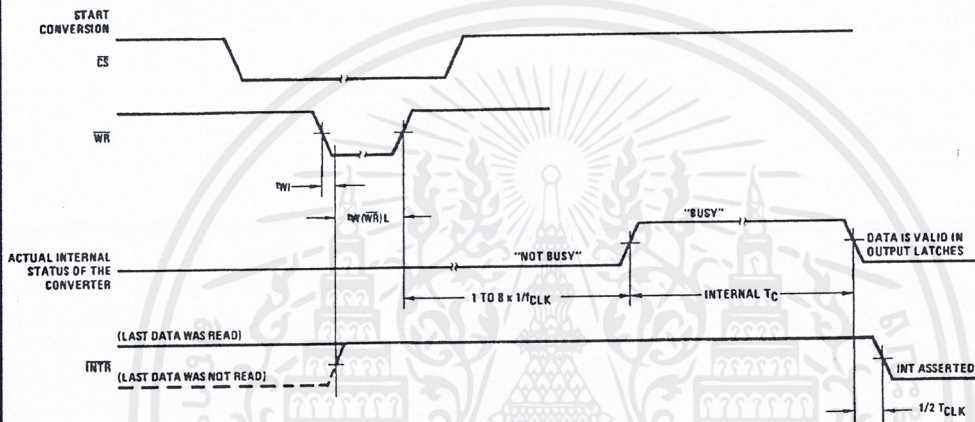
TL/H/5671-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

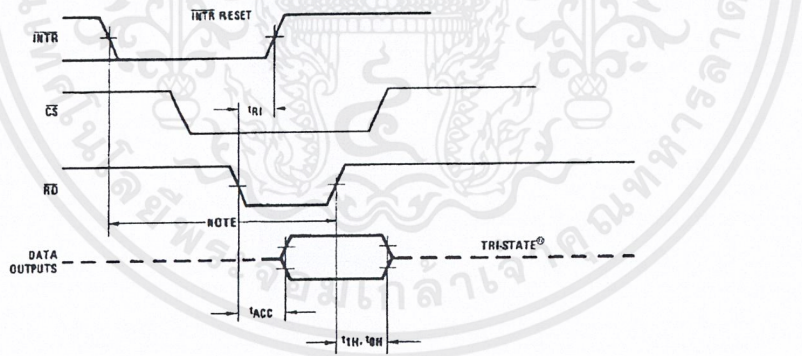
### TRI-STATE Test Circuits and Waveforms



### Timing Diagrams (All timing is measured from the 50% voltage points)



### Output Enable and Reset INTR



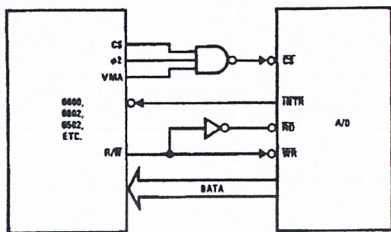
Note: Read strobe must occur 8 clock periods ( $8/f_{CLK}$ ) after assertion of interrupt to guarantee reset of  $\overline{INTR}$ .

TL/H/5671-4

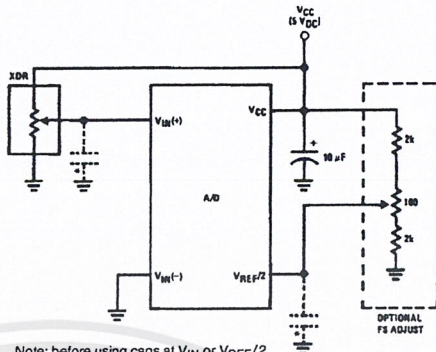
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

6800 Interface

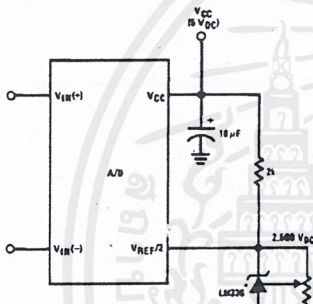


Ratiometric with Full-Scale Adjust



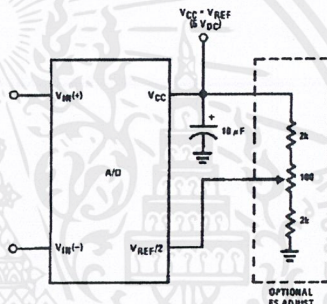
Note: before using caps at V<sub>IN</sub> or V<sub>REF/2</sub>, see section 2.3.2 Input Bypass Capacitors.

Absolute with a 2.500V Reference

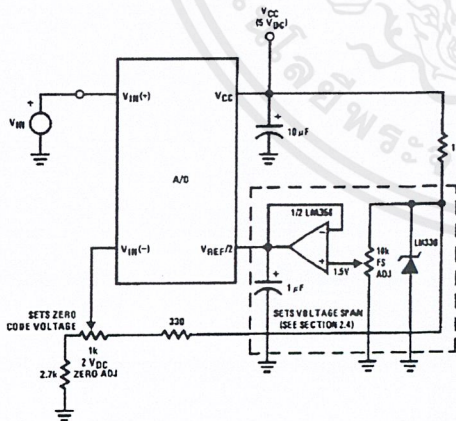


\*For low power, see also LM385-2.5

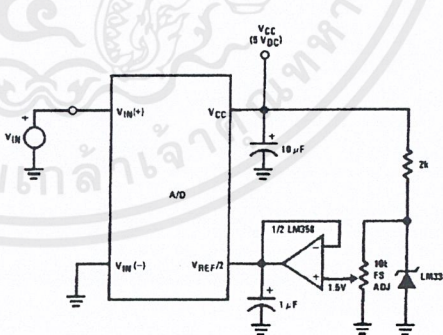
Absolute with a 5V Reference



Zero-Shift and Span Adjust:  $2V \leq V_{IN} \leq 5V$



Span Adjust:  $0V \leq V_{IN} \leq 3V$

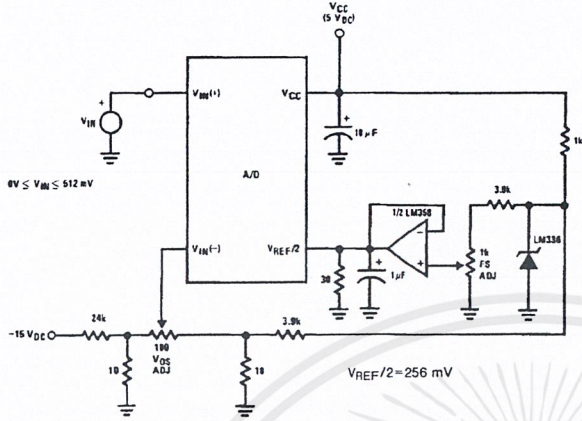


TL/H/5671-5

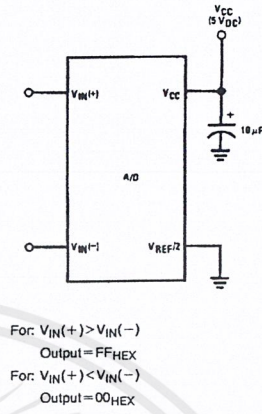
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

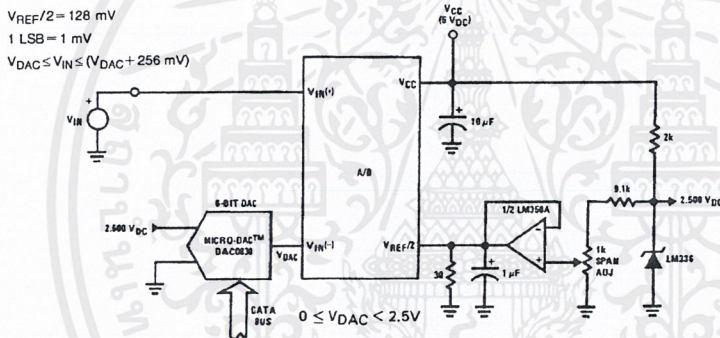
Directly Converting a Low-Level Signal



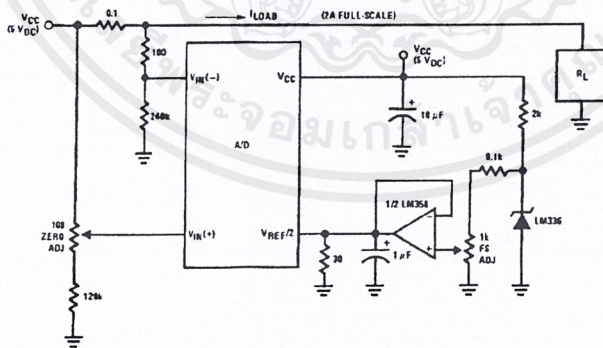
A  $\mu$ P Interfaced Comparator



1 mV Resolution with  $\mu$ P Controlled Range



Digitizing a Current Flow



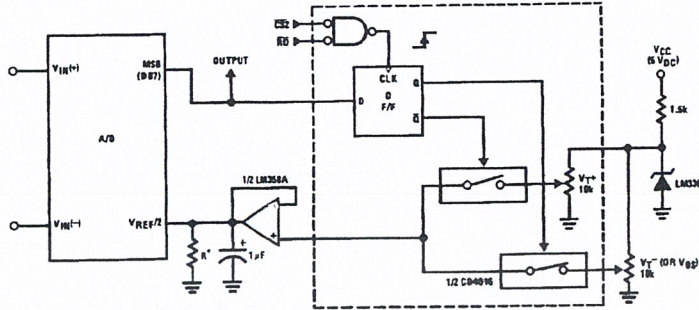
TL/H/5671-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



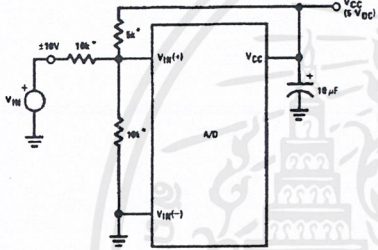
Typical Applications (Continued)

μP Compatible Differential-Input Comparator with Pre-Set V<sub>OS</sub> (with or without Hysteresis)



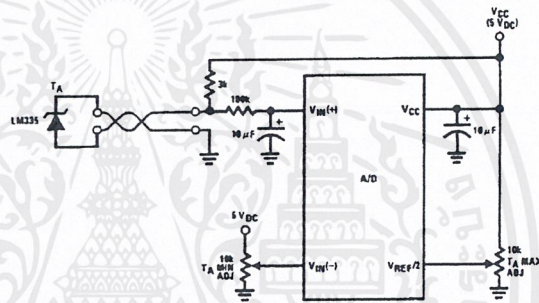
\*See Figure 5 to select R value  
 DB7 = "1" for  $V_{IN}(+) > V_{IN}(-) + (V_{REF}/2)$   
 Omit circuitry within the dotted area if hysteresis is not needed

Handling ±10V Analog Inputs

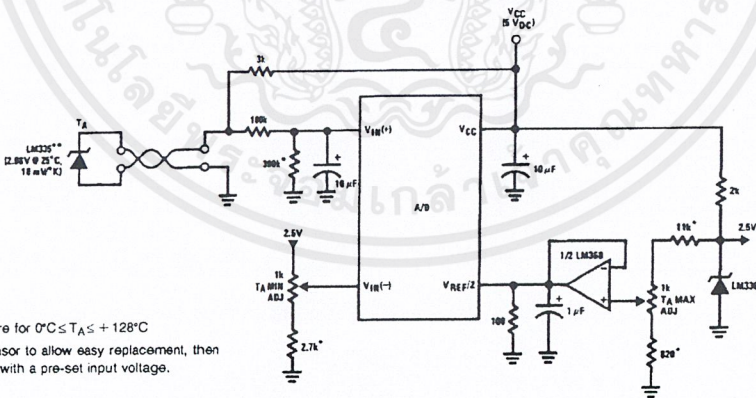


\*Beckman Instruments # 694-3-R10K resistor array

Low-Cost, μP Interfaced, Temperature-to-Digital Converter



μP Interfaced Temperature-to-Digital Converter



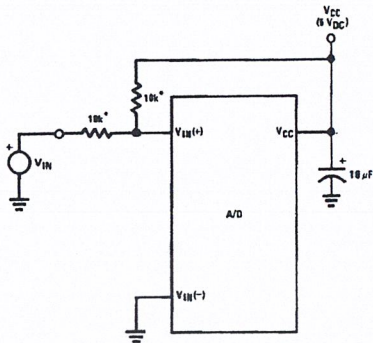
\*Circuit values shown are for  $0^\circ\text{C} \leq T_A \leq 128^\circ\text{C}$   
 \*\*Can calibrate each sensor to allow easy replacement, then A/D can be calibrated with a pre-set input voltage.

TL/H/5671-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Typical Applications (Continued)**

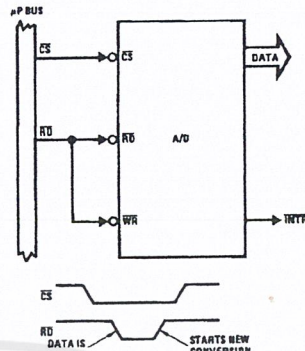
**Handling  $\pm 5V$  Analog Inputs**



TL/H/5671-33

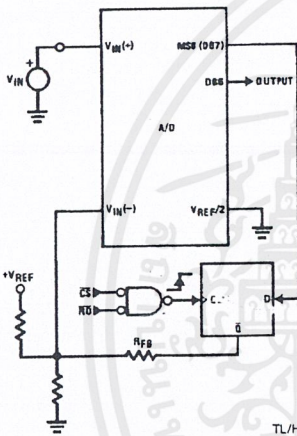
\*Beckman Instruments #604-3-R10K resistor array

**Read-Only Interface**



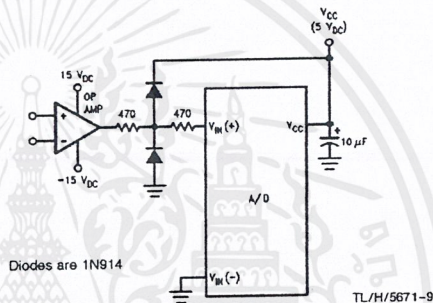
TL/H/5671-34

**µP Interfaced Comparator with Hysteresis**



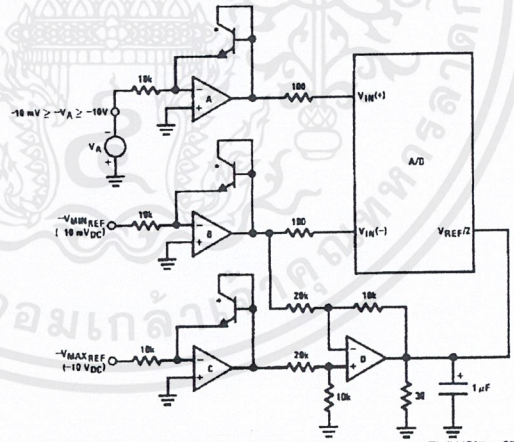
TL/H/5671-35

**Protecting the Input**



TL/H/5671-9

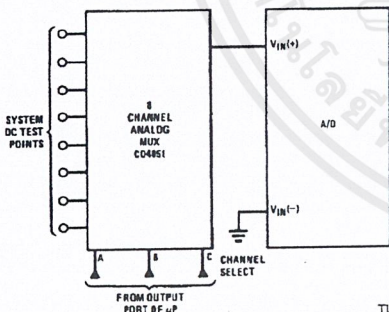
**A Low-Cost, 3-Decade Logarithmic Converter**



TL/H/5671-37

\*LM389 transistors  
A, B, C, D = LM324A quad op amp

**Analog Self-Test for a System**



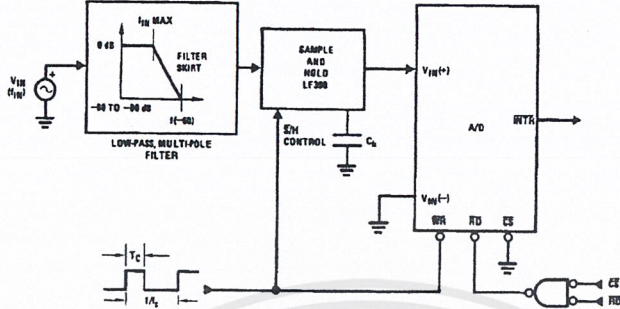
TL/H/5671-36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Typical Applications (Continued)

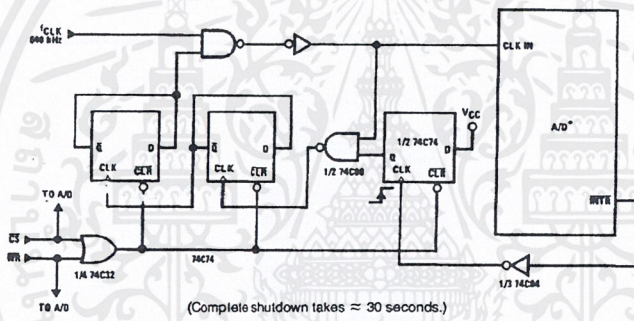
Sampling an AC Input Signal



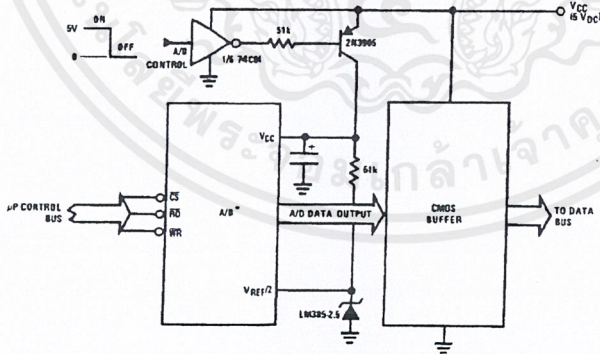
Note 1: Oversample whenever possible [keep  $f_s > 2f(-60)$ ] to eliminate input frequency folding (aliasing) and to allow for the skirt response of the filter.

Note 2: Consider the amplitude errors which are introduced within the passband of the filter.

70% Power Savings by Clock Gating



Power Savings by A/D and V<sub>REF</sub> Shutdown



TL/H/5671-11

\*Use ADC0801, 02, 03 or 05 for lowest power consumption.

Note: Logic inputs can be driven to V<sub>CC</sub> with A/D supply at zero volts.

Buffer prevents data bus from overdriving output of A/D when in shutdown mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Functional Description

### 1.0 UNDERSTANDING A/D ERROR SPECS

A perfect A/D transfer characteristic (staircase waveform) is shown in *Figure 1a*. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53 mV with 2.5V tied to the  $V_{REF}/2$  pin). The digital output codes that correspond to these inputs are shown as  $D-1$ ,  $D$ , and  $D+1$ . For the perfect A/D, not only will center-value ( $A-1$ ,  $A$ ,  $A+1$ , . . . ) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located  $\pm 1/2$  LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages that extend  $\pm 1/2$  LSB from the ideal center-values. Each tread (the range of analog input voltage that provides the same digital output code) is therefore 1 LSB wide.

*Figure 1b* shows a worst case error plot for the ADC0801. All center-valued inputs are guaranteed to produce the correct output codes and the adjacent risers are guaranteed to be no closer to the center-value points than  $\pm 1/4$  LSB. In

other words, if we apply an analog input equal to the center-value  $\pm 1/4$  LSB, we guarantee that the A/D will produce the correct digital code. The maximum range of the position of the code transition is indicated by the horizontal arrow and it is guaranteed to be no more than  $1/2$  LSB.

The error curve of *Figure 1c* shows a worst case error plot for the ADC0802. Here we guarantee that if we apply an analog input equal to the LSB analog voltage center-value the A/D will produce the correct digital code.

Next to each transfer function is shown the corresponding error plot. Many people may be more familiar with error plots than transfer functions. The analog input voltage to the A/D is provided by either a linear ramp or by the discrete output steps of a high resolution DAC. Notice that the error is continuously displayed and includes the quantization uncertainty of the A/D. For example the error at point 1 of *Figure 1a* is  $+1/2$  LSB because the digital code appeared  $1/2$  LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt up-side steps are always 1 LSB in magnitude.

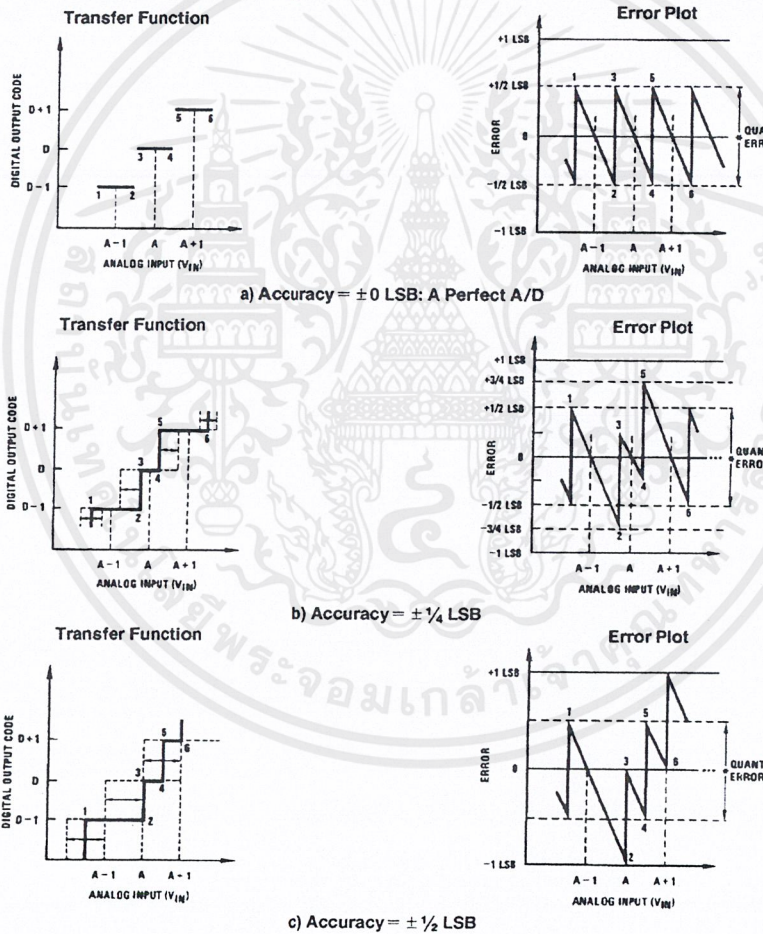


FIGURE 1. Clarifying the Error Specs of an A/D Converter

TL/H/5671-12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Functional Description** (Continued)

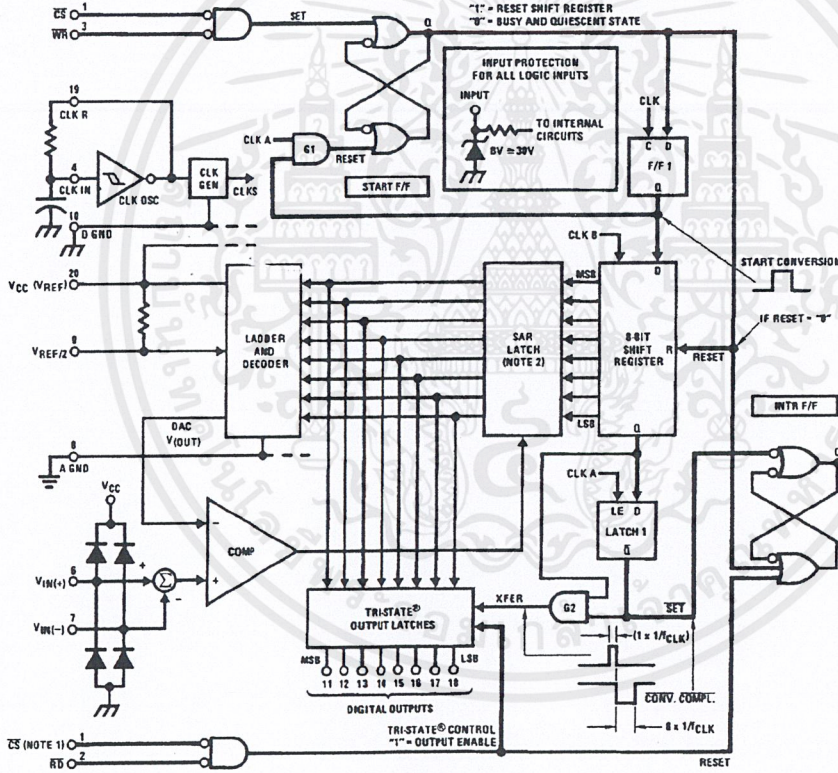
**2.0 FUNCTIONAL DESCRIPTION**

The ADC0801 series contains a circuit equivalent of the 256R network. Analog switches are sequenced by successive approximation logic to match the analog difference input voltage  $[V_{IN}(+) - V_{IN}(-)]$  to a corresponding tap on the R network. The most significant bit is tested first and after 8 comparisons (64 clock cycles) a digital 8-bit binary code (1111 1111 = full-scale) is transferred to an output latch and then an interrupt is asserted (INTR makes a high-to-low transition). A conversion in process can be interrupted by issuing a second start command. The device may be operated in the free-running mode by connecting INTR to the WR input with CS=0. To ensure start-up under all possible conditions, an external WR pulse is required during the first power-up cycle.

On the high-to-low transition of the WR input the internal SAR latches and the shift register stages are reset. As long as the CS input and WR input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 8 clock periods after at least one of these inputs makes a low-to-high transition.

A functional diagram of the A/D converter is shown in Figure 2. All of the package pinouts are shown and the major logic control paths are drawn in heavier weight lines.

The converter is started by having CS and WR simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the Interrupt (INTR) F/F and inputs a "1" to the D flop, F/F1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of F/F1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either WR or CS is a "1") the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would momentarily be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This logic therefore allows for wide CS and WR signals and the converter will start after at least one of these signals returns high and the internal clocks again provide a reset signal for the start F/F.



Note 1: CS shown twice for clarity.  
 Note 2: SAR = Successive Approximation Register.

FIGURE 2. Block Diagram

TL/H/5671-13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Functional Description (Continued)**

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the INTR input signal.

Note that this SET control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at 1/6 of the frequency of the external clock). If the data output is continuously enabled (CS and RD both held low), the INTR output will still signal the end of conversion (by a high-to-low transition), because the SET input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This INTR output will therefore stay low for the duration of the SET signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode (INTR pin tied to WR and CS wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the INTR signal. This resets the SHIFT REGISTER which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the Q output will go high, which then allows the INTR F/F to be RESET. This reduces the width of the resulting INTR output pulse to only a few propagation delays (approximately 300 ns).

When data is to be read, the combination of both CS and RD being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

**2.1 Digital Control Inputs**

The digital control inputs (CS, RD, and WR) meet standard T2L logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the CS input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the WR input (pin 3) and the Output Enable function is caused by an active low pulse at the RD input (pin 2).

**2.2 Analog Differential Voltage Inputs and Common-Mode Rejection**

This A/D has additional applications flexibility due to the analog differential voltage input. The VIN(-) input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4 mA-20 mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input. The time interval between sampling VIN(+) and VIN(-) is 4-1/2 clock periods. The maximum error voltage due to this

slight time difference between the input voltage samples is given by:

$$\Delta V_e(\text{MAX}) = (V_p) (2\pi f_{cm}) \left( \frac{4.5}{f_{CLK}} \right),$$

where:

$\Delta V_e$  is the error voltage due to sampling delay

$V_p$  is the peak value of the common-mode voltage

$f_{cm}$  is the common-mode frequency

As an example, to keep this error to 1/4 LSB (~5 mV) when operating with a 60 Hz common-mode frequency,  $f_{cm}$ , and using a 640 kHz A/D clock,  $f_{CLK}$ , would allow a peak value of the common-mode voltage,  $V_p$ , which is given by:

$$V_p = \frac{[\Delta V_e(\text{MAX}) (f_{CLK})]}{(2\pi f_{cm}) (4.5)}$$

or

$$V_p = \frac{(5 \times 10^{-3}) (640 \times 10^3)}{(6.28) (60) (4.5)}$$

which gives

$$V_p \approx 1.9V.$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode noise levels.

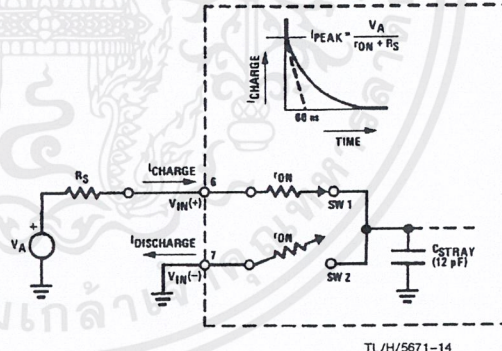
An analog input voltage with a reduced span and a relatively large zero offset can be handled easily by making use of the differential input (see section 2.4 Reference Voltage).

**2.3 Analog Inputs**

**2.3.1 Input Current**

**Normal Mode**

Due to the internal switching action, displacement currents will flow at the analog inputs. This is due to on-chip stray capacitance to ground as shown in Figure 3.



$r_{ON}$  of SW 1 and SW 2  $\approx 5 \text{ k}\Omega$   
 $t = r_{ON} C_{STRAY} \approx 5 \text{ k}\Omega \times 12 \text{ pF} = 60 \text{ ns}$

**FIGURE 3. Analog Input Impedance**

## Functional Description (Continued)

The voltage on this capacitance is switched and will result in currents entering the  $V_{IN}(+)$  input pin and leaving the  $V_{IN}(-)$  input which will depend on the analog differential input voltage levels. These current transients occur at the leading edge of the internal clocks. They rapidly decay and *do not cause errors* as the on-chip comparator is strobed at the end of the clock period.

### Fault Mode

If the voltage source applied to the  $V_{IN}(+)$  or  $V_{IN}(-)$  pin exceeds the allowed operating range of  $V_{CC} + 50$  mV, large input currents can flow through a parasitic diode to the  $V_{CC}$  pin. If these currents can exceed the 1 mA max allowed spec, an external diode (1N914) should be added to bypass this current to the  $V_{CC}$  pin (with the current bypassed with this diode, the voltage at the  $V_{IN}(+)$  pin can exceed the  $V_{CC}$  voltage by the forward voltage of this diode).

### 2.3.2 Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the  $V_{IN}(+)$  input voltage at full-scale. For continuous conversions with a 640 kHz clock frequency with the  $V_{IN}(+)$  input at 5V, this DC current is at a maximum of approximately 5  $\mu$ A. Therefore, *bypass capacitors should not be used at the analog inputs or the  $V_{REF}/2$  pin* for high resistance sources ( $> 1$  k $\Omega$ ). If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage.

### 2.3.3 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, *will not cause errors* as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor ( $\leq 1$  k $\Omega$ ) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications, ( $\leq 1$  k $\Omega$ ), a 0.1  $\mu$ F bypass capacitor at the inputs will prevent noise pickup due to series lead inductance of a long wire. A 100 $\Omega$  series resistor can be used to isolate this capacitor—both the R and C are placed outside the feedback loop—from the output of an op amp, if used.

### 2.3.4 Noise

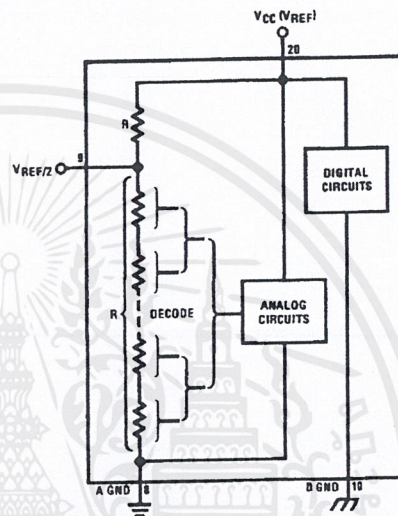
The leads to the analog inputs (pin 6 and 7) should be kept as short as possible to minimize input noise coupling. Both noise and undesired digital clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 5 k $\Omega$ . Larger values of source resistance can cause undesired system noise pickup. Input bypass capacitors, placed from the analog inputs to ground, will eliminate system noise pickup but can create analog scale errors as these capacitors will average the transient input switching currents of the A/D (see section 2.3.1.). This scale error depends on both a large source

resistance and the use of an input bypass capacitor. This error can be eliminated by doing a full-scale adjustment of the A/D (adjust  $V_{REF}/2$  for a proper full-scale reading—see section 2.5.2 on Full-Scale Adjustment) with the source resistance and input bypass capacitor in place.

## 2.4 Reference Voltage

### 2.4.1 Span Adjust

For maximum applications flexibility, these A/Ds have been designed to accommodate a 5  $V_{DC}$ , 2.5  $V_{DC}$  or an adjusted voltage reference. This has been achieved in the design of the IC as shown in Figure 4.



TL/H/5671-15

FIGURE 4. The  $V_{REFERENCE}$  Design on the IC

Notice that the reference voltage for the IC is either  $1/2$  of the voltage applied to the  $V_{CC}$  supply pin, or is equal to the voltage that is externally forced at the  $V_{REF}/2$  pin. This allows for a ratiometric voltage reference using the  $V_{CC}$  supply, a 5  $V_{DC}$  reference voltage can be used for the  $V_{CC}$  supply or a voltage less than 2.5  $V_{DC}$  can be applied to the  $V_{REF}/2$  input for increased application flexibility. The internal gain to the  $V_{REF}/2$  input is 2, making the full-scale differential input voltage twice the voltage at pin 9.

An example of the use of an adjusted reference voltage is to accommodate a reduced span—or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from 0.5  $V_{DC}$  to 3.5  $V_{DC}$ , instead of 0V to 5  $V_{DC}$ , the span would be 3V as shown in Figure 5. With 0.5  $V_{DC}$  applied to the  $V_{IN}(-)$  pin to absorb the offset, the reference voltage can be made equal to  $1/2$  of the 3V span or 1.5  $V_{DC}$ . The A/D now will encode the  $V_{IN}(+)$  signal from 0.5V to 3.5 V with the 0.5V input corresponding to zero and the 3.5  $V_{DC}$  input corresponding to full-scale. The full 8 bits of resolution are therefore applied over this reduced analog input voltage range.

## Functional Description (Continued)

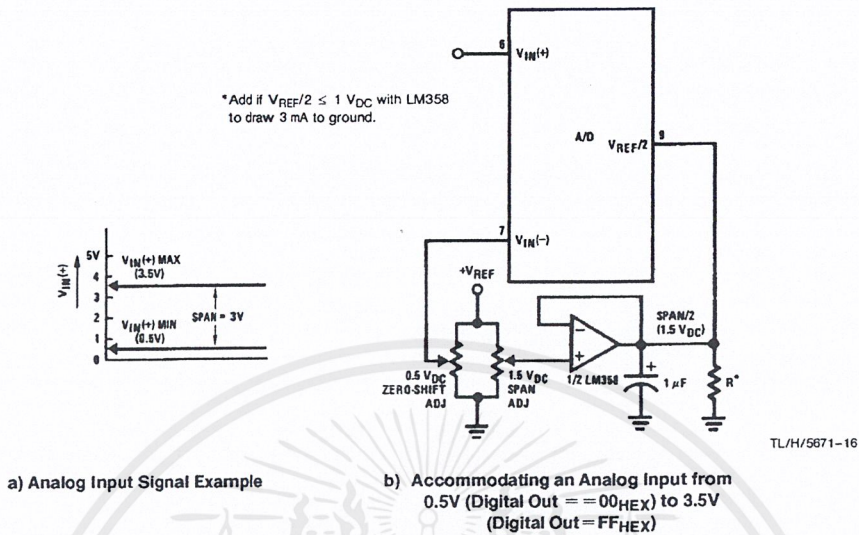


FIGURE 5. Adapting the A/D Analog Input Voltages to Match an Arbitrary Input Signal Range

### 2.4.2 Reference Accuracy Requirements

The converter can be operated in a ratiometric mode or an absolute mode. In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter and therefore cancels out in the final digital output code. The ADC0805 is specified particularly for use in ratiometric applications with no adjustments required. In absolute conversion applications, both the initial value and the temperature stability of the reference voltage are important factors in the accuracy of the A/D converter. For  $V_{REF}/2$  voltages of  $2.4 V_{DC}$  nominal value, initial errors of  $\pm 10$  mV<sub>DC</sub> will cause conversion errors of  $\pm 1$  LSB due to the gain of 2 of the  $V_{REF}/2$  input. In reduced span applications, the initial value and the stability of the  $V_{REF}/2$  input voltage become even more important. For example, if the span is reduced to 2.5V, the analog input LSB voltage value is correspondingly reduced from 20 mV (5V span) to 10 mV and 1 LSB at the  $V_{REF}/2$  input becomes 5 mV. As can be seen, this reduces the allowed initial tolerance of the reference voltage and requires correspondingly less absolute change with temperature variations. Note that spans smaller than 2.5V place even tighter requirements on the initial accuracy and stability of the reference source.

In general, the magnitude of the reference voltage will require an initial adjustment. Errors due to an improper value of reference voltage appear as full-scale errors in the A/D transfer function. IC voltage regulators may be used for references if the ambient temperature changes are not excessive. The LM336B 2.5V IC reference diode (from National Semiconductor) has a temperature stability of 1.8 mV typ (6 mV max) over  $0^{\circ}C \leq T_A \leq +70^{\circ}C$ . Other temperature range parts are also available.

### 2.5 Errors and Reference Voltage Adjustments

#### 2.5.1 Zero Error

The zero of the A/D does not require adjustment. If the minimum analog input voltage value,  $V_{IN(MIN)}$ , is not ground, a zero offset can be done. The converter can be made to output 0000 0000 digital code for this minimum input voltage by biasing the A/D  $V_{IN(-)}$  input at this  $V_{IN(MIN)}$  value (see Applications section). This utilizes the differential mode operation of the A/D.

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by grounding the  $V_{IN(-)}$  input and applying a small magnitude positive voltage to the  $V_{IN(+)}$  input. Zero error is the difference between the actual DC input voltage that is necessary to just cause an output digital code transition from 0000 0000 to 0000 0001 and the ideal  $1/2$  LSB value ( $1/2$  LSB = 9.8 mV for  $V_{REF}/2 = 2.500 V_{DC}$ ).

#### 2.5.2 Full-Scale

The full-scale adjustment can be made by applying a differential input voltage that is  $1/2$  LSB less than the desired analog full-scale voltage range and then adjusting the magnitude of the  $V_{REF}/2$  input (pin 9 or the  $V_{CC}$  supply if pin 9 is not used) for a digital output code that is just changing from 1111 1110 to 1111 1111.

## Functional Description (Continued)

### 2.5.3 Adjusting for an Arbitrary Analog Input Voltage Range

If the analog zero voltage of the A/D is shifted away from ground (for example, to accommodate an analog input signal that does not go to ground) this new zero reference should be properly adjusted first. A  $V_{IN(+)}$  voltage that equals this desired zero reference plus  $\frac{1}{2}$  LSB (where the LSB is calculated for the desired analog span,  $1 \text{ LSB} = \text{analog span}/256$ ) is applied to pin 6 and the zero reference voltage at pin 7 should then be adjusted to just obtain the  $00_{\text{HEX}}$  to  $01_{\text{HEX}}$  code transition.

The full-scale adjustment should then be made (with the proper  $V_{IN(-)}$  voltage applied) by forcing a voltage to the  $V_{IN(+)}$  input which is given by:

$$V_{IN(+)} \text{ fs adj} = V_{\text{MAX}} - 1.5 \left[ \frac{V_{\text{MAX}} - V_{\text{MIN}}}{256} \right],$$

where:

$V_{\text{MAX}}$  = The high end of the analog input range and

$V_{\text{MIN}}$  = the low end (the offset zero) of the analog range. (Both are ground referenced.)

The  $V_{\text{REF}/2}$  (or  $V_{\text{CC}}$ ) voltage is then adjusted to provide a code change from  $\text{FE}_{\text{HEX}}$  to  $\text{FF}_{\text{HEX}}$ . This completes the adjustment procedure.

### 2.6 Clocking Option

The clock for the A/D can be derived from the CPU clock or an external RC can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 6.



FIGURE 6. Self-Clocking the A/D

Heavy capacitive or DC loading of the clock R pin should be avoided as this will disturb normal converter operation. Loads less than  $50 \text{ pF}$ , such as driving up to 7 A/D converter clock inputs from a single clock R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the clock R pin (do not use a standard TTL buffer).

### 2.7 Restart During a Conversion

If the A/D is restarted ( $\overline{\text{CS}}$  and  $\overline{\text{WR}}$  go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the

conversion in process is not allowed to be completed, therefore the data of the previous conversion remains in this latch. The  $\overline{\text{INTR}}$  output simply remains at the "1" level.

### 2.8 Continuous Conversions

For operation in the free-running mode an initializing pulse should be used, following power-up, to ensure circuit operation. In this application, the  $\overline{\text{CS}}$  input is grounded and the  $\overline{\text{WR}}$  input is tied to the  $\overline{\text{INTR}}$  output. This  $\overline{\text{WR}}$  and  $\overline{\text{INTR}}$  node should be momentarily forced to logic low following a power-up cycle to guarantee operation.

### 2.9 Driving the Data Bus

This MOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in TRI-STATE (high impedance mode). Backplane bussing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see typical characteristics curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock extending circuits (6800).

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be TRI-STATE buffers (low power Schottky such as the DM74LS240 series is recommended) or special higher drive current products which are designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended.

### 2.10 Power Supplies

Noise spikes on the  $V_{\text{CC}}$  supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter  $V_{\text{CC}}$  pin and values of  $1 \mu\text{F}$  or greater are recommended. If an unregulated voltage is available in the system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the  $V_{\text{CC}}$  supply.

### 2.11 Wiring and Hook-Up Precautions

Standard digital wire wrap sockets are not satisfactory for breadboarding this A/D converter. Sockets on PC boards can be used and all logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup, therefore shielded leads may be necessary in many applications.

**Functional Description (Continued)**

A single point analog ground that is separate from the logic ground points should be used. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any  $V_{REF}/2$  bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of  $1/4$  LSB can usually be traced to improper board layout and wiring (see section 2.5.1 for measuring the zero error).

**3.0 TESTING THE A/D CONVERTER**

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 7.

For ease of testing, the  $V_{REF}/2$  (pin 9) should be supplied with 2.560  $V_{DC}$  and a  $V_{CC}$  supply voltage of 5.12  $V_{DC}$  should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of 5.090  $V_{DC}$  ( $5.120 - 1/2$  LSB) should be applied to the  $V_{IN}(+)$  pin with the  $V_{IN}(-)$  pin grounded. The value of the  $V_{REF}/2$  input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of  $V_{REF}/2$  should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). Table I shows the fractional binary equivalent of these two 4-bit groups. By adding the voltages obtained from the "VMS" and "VLS" columns in Table I, the nominal value of the digital display (when

$V_{REF}/2 = 2.560V$ ) can be determined. For example, for an output LED display of 1011 0110 or B6 (in hex), the voltage values from the table are  $3.520 + 0.120$  or  $3.640 V_{DC}$ . These voltage values represent the center-values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be expressed as either analog voltages or differences in 2 digital words.

A basic A/D tester that uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to read the difference voltage, "A-C", directly. The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis).

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 9, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides  $1/4$  LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

**4.0 MICROPROCESSOR INTERFACING**

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

**4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)**

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for  $\overline{CS}$  and the  $\overline{MEMR}$  and  $\overline{MEMW}$  strobes) or it can be controlled as an I/O device by using the  $\overline{I/O R}$  and  $\overline{I/O W}$  strobes and decoding the address bits  $A0 \rightarrow A7$  (or address bits  $A8 \rightarrow A15$  as they will contain the same 8-bit address information) to obtain the  $\overline{CS}$  input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 10.

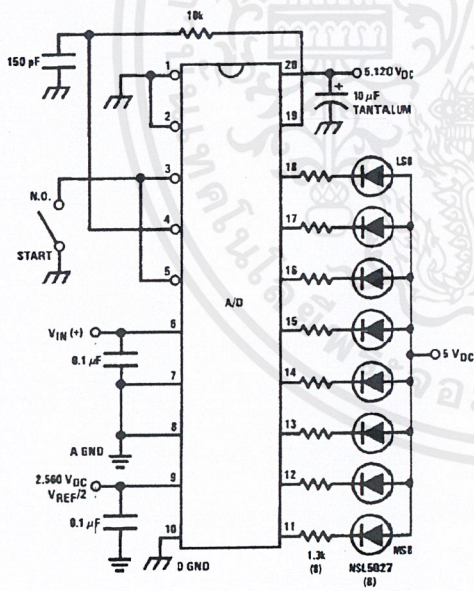


FIGURE 7. Basic A/D Tester

Functional Description (Continued)

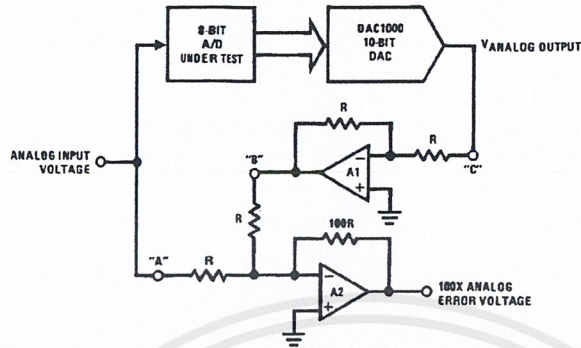


FIGURE 8. A/D Tester with Analog Error Output



FIGURE 9. Basic "Digital" A/D Tester

TL/H/5671-19

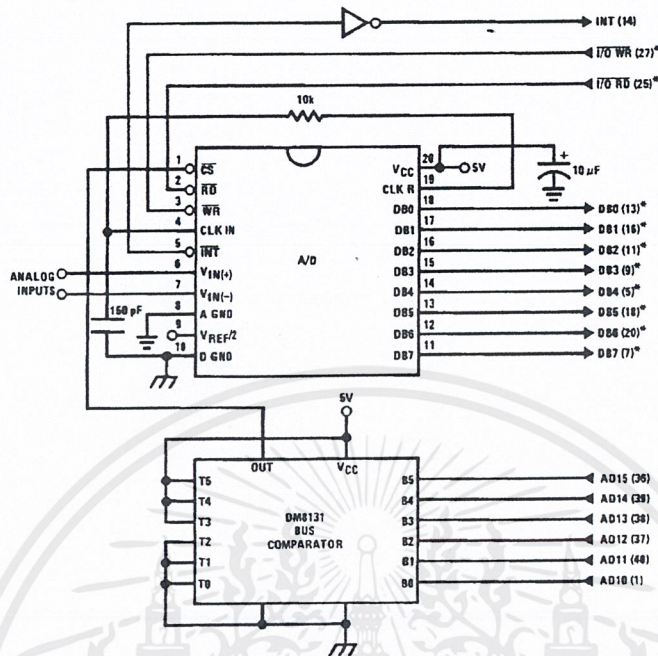
TABLE 1. DECODING THE DIGITAL OUTPUT LEDs

| HEX | BINARY  | FRACTIONAL BINARY VALUE FOR |          | OUTPUT VOLTAGE CENTER VALUES WITH $V_{REF}/2 = 2.560 V_{DC}$ |            |
|-----|---------|-----------------------------|----------|--|------------|
|     |         | MS GROUP                    | LS GROUP | VMS GROUP*   | VLS GROUP* |
| F   | 1 1 1 1 | 15/16                       | 15/256   | 4.800  | 0.300      |
| E   | 1 1 1 0 | 7/8                         | 7/128    | 4.480  | 0.280      |
| D   | 1 1 0 1 | 13/16                       | 13/256   | 4.160  | 0.260      |
| C   | 1 1 0 0 | 3/4                         | 3/64     | 3.840  | 0.240      |
| B   | 1 0 1 1 | 11/16                       | 11/256   | 3.520  | 0.220      |
| A   | 1 0 1 0 | 5/8                         | 5/128    | 3.200  | 0.200      |
| 9   | 1 0 0 1 | 9/16                        | 9/256    | 2/880  | 0.180      |
| 8   | 1 0 0 0 | 1/2                         | 1/32     | 2/560  | 0.160      |
| 7   | 0 1 1 1 | 7/16                        | 7/256    | 2.240  | 0.140      |
| 6   | 0 1 1 0 | 3/8                         | 3/128    | 1.920  | 0.120      |
| 5   | 0 1 0 1 | 5/16                        | 2/256    | 1.600  | 0.100      |
| 4   | 0 1 0 0 | 1/4                         | 1/64     | 1/280  | 0.080      |
| 3   | 0 0 1 1 | 3/16                        | 3/256    | 0.960  | 0.060      |
| 2   | 0 0 1 0 | 1/8                         | 1/128    | 0.640  | 0.040      |
| 1   | 0 0 0 1 | 1/16                        | 1/256    | 0.320  | 0.020      |
| 0   | 0 0 0 0 |                             |          | 0  | 0          |

\*Display Output = VMS Group + VLS Group

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)



TL/H/5671-20

Note 1: \*Pin numbers for the DP8228 system controller, others are INS8080A.

Note 2: Pin 23 of the INS8228 must be tied to +12V through a 1 kΩ resistor to generate the RST 7 instruction when an interrupt is acknowledged as required by the accompanying sample program.

FIGURE 10. ADC0801-INS8080A CPU Interface

SAMPLE PROGRAM FOR FIGURE 10 ADC0801-INS8080A CPU INTERFACE

```

0038 C3 00 03 RST 7: JMP LD DATA
.
.
0100 21 00 02 START: LXI H 0200H ;HL pair will point to
; data storage locations
0103 31 00 04 RETURN: LXI SP 0400H ; Initialize stack pointer (Note 1)
0106 7D MOV A, L ; Test # of bytes entered
0107 FE 0F CPI 0F H ; If # = 16. JMP to
0109 CA 13 01 JZ CONT ; user program
010C D3 E0 OUT E0 H ; Start A/D
010E FB EI ; Enable interrupt
010F 00 LOOP: NOP ; Loop until end of
0110 C3 0F 01 JMP LOOP ; conversion
0113 . CONT: .
.
. (User program to .
. process data) .
.
.
0300 DB E0 LD DATA: IN E0 H ; Load data into accumulator
0302 77 MOV M, A ; Store data
0303 23 INX H ; Increment storage pointer
0304 C3 03 01 JMP RETURN
    
```

Note 1: The stack pointer must be dimensioned because a RST 7 instruction pushes the PC onto the stack.

Note 2: All address used were arbitrarily chosen.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Functional Description (Continued)**

The standard control bus signals of the 8080  $\overline{CS}$ ,  $\overline{RD}$  and  $\overline{WR}$ ) can be directly wired to the digital control inputs of the A/D and the bus timing requirements are met to allow both starting the converter and outputting the data onto the data bus. A bus driver should be used for larger microprocessor systems where the data bus leaves the PC board and/or must drive capacitive loads larger than 100 pF.

**4.1.1 Sample 8080A CPU Interfacing Circuitry and Program**

The following sample program and associated hardware shown in Figure 10 may be used to input data from the converter to the INS8080A CPU chip set (comprised of the INS8080A microprocessor, the INS8228 system controller and the INS8224 clock generator). For simplicity, the A/D is controlled as an I/O device, specifically an 8-bit bi-directional port located at an arbitrarily chosen port address, E0. The TRI-STATE output capability of the A/D eliminates the need for a peripheral interface device, however address decoding is still required to generate the appropriate  $\overline{CS}$  for the converter.

It is important to note that in systems where the A/D converter is 1-of-8 or less I/O mapped devices, no address decoding circuitry is necessary. Each of the 8 address bits (A0 to A7) can be directly used as  $\overline{CS}$  inputs—one for each I/O device.

**4.1.2 INS8048 Interface**

The INS8048 interface technique with the ADC0801 series (see Figure 11) is simpler than the 8080A CPU interface. There are 24 I/O lines and three test input lines in the 8048. With these extra I/O lines available, one of the I/O lines (bit 0 of port 1) is used as the chip select signal to the A/D, thus eliminating the use of an external address decoder. Bus control signals  $\overline{RD}$ ,  $\overline{WR}$  and  $\overline{INT}$  of the 8048 are tied directly to the A/D. The 16 converted data words are stored at on-chip RAM locations from 20 to 2F (Hex). The  $\overline{RD}$  and  $\overline{WR}$  signals are generated by reading from and writing into a dummy address, respectively. A sample interface program is shown below.

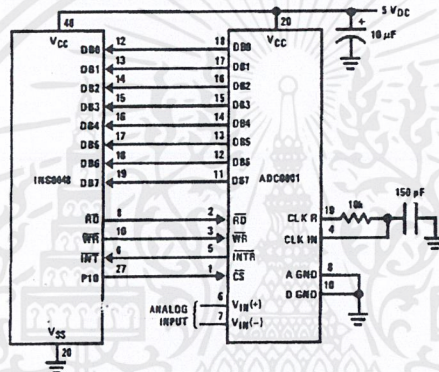


FIGURE 11. INS8048 Interface

TL/H/5671-21

**SAMPLE PROGRAM FOR FIGURE 11 INS8048 INTERFACE**

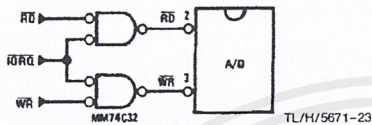
```

04 10          JMP      10H          ; Program starts at addr 10
04 50          ORG      3H          ;
04 50          JMP      50H          ; Interrupt jump vector
04 50          ORG      50H          ; Main program
99 FE          ANL      P1, #0FEH   ; Chip select
81             MOVX     A, @R1      ; Read in the 1st data
81             ; to reset the intr
89 01          START:  ORL      P1, #1 ; Set port pin high
B8 20          MOV      R0, #20H   ; Data address
B9 FF          MOV      R1, #0FFH  ; Dummy address
BA 10          MOV      R2, #10H   ; Counter for 16 bytes
23 FF          AGAIN:  MOV      A, #0FFH ; Set ACC for intr loop
99 FE          ANL      P1, #0FEH  ; Send CS (bit 0 of P1)
91             MOVX     @R1, A      ; Send WR out
05             EN        I         ; Enable interrupt
96 21          LOOP:   JNZ      LOOP ; Wait for interrupt
EA 1B          DJNZ    R2, AGAIN   ; If 16 bytes are read
00             NOP
00             NOP
81             INDATA: MOVX     A, @R1 ; Input data, CS still low
A0             MOV      @R0, A     ; Store in memory
18             INC      R0         ; Increment storage counter
89 01          ORL      P1, #1     ; Reset CS signal
27             CLR      A         ; Clear ACC to get out of
93             RETR           ; the interrupt loop
    
```

**Functional Description (Continued)**

**4.2 Interfacing the Z-80**

The Z-80 control bus is slightly different from that of the 8080. General RD and WR strobes are provided and separate memory request, MREQ, and I/O request, IORQ, signals are used which have to be combined with the generalized strobes to provide the equivalent 8080 signals. An advantage of operating the A/D in I/O space with the Z-80 is that the CPU will automatically insert one wait state (the RD and WR strobes are extended one clock period) to allow more time for the I/O devices to respond. Logic to map the A/D in I/O space is shown in Figure 13.



**FIGURE 13. Mapping the A/D as an I/O Device for Use with the Z-80 CPU**

Additional I/O advantages exist as software DMA routines are available and use can be made of the output data transfer which exists on the upper 8 address lines (A8 to A15) during I/O input instructions. For example, MUX channel selection for the A/D can be accomplished with this operating mode.

**4.3 Interfacing 6800 Microprocessor Derivatives (6502, etc.)**

The control bus for the 6800 microprocessor derivatives does not use the RD and WR strobe signals. Instead it employs a single R/W line and additional timing, if needed, can be derived from the  $\phi 2$  clock. All I/O devices are memory mapped in the 6800 system, and a special signal, VMA, indicates that the current address is valid. Figure 14 shows an interface schematic where the A/D is memory mapped in the 6800 system. For simplicity, the CS decoding is shown using 1/2 DM8092. Note that in many 6800 systems, an al-

ready decoded 475 line is brought out to the common bus at pin 21. This can be tied directly to the CS pin of the A/D, provided that no other devices are addressed at HX ADDR: 4XXX or 5XXX.

The following subroutine performs essentially the same function as in the case of the 8080A interface and it can be called from anywhere in the user's program.

In Figure 15 the ADC0801 series is interfaced to the M6800 microprocessor through (the arbitrarily chosen) Port B of the MC6820 or MC6821 Peripheral Interface Adapter (PIA). Here the CS pin of the A/D is grounded since the PIA is already memory mapped in the M6800 system and no CS decoding is necessary. Also notice that the A/D output data lines are connected to the microprocessor bus under program control through the PIA and therefore the A/D RD pin can be grounded.

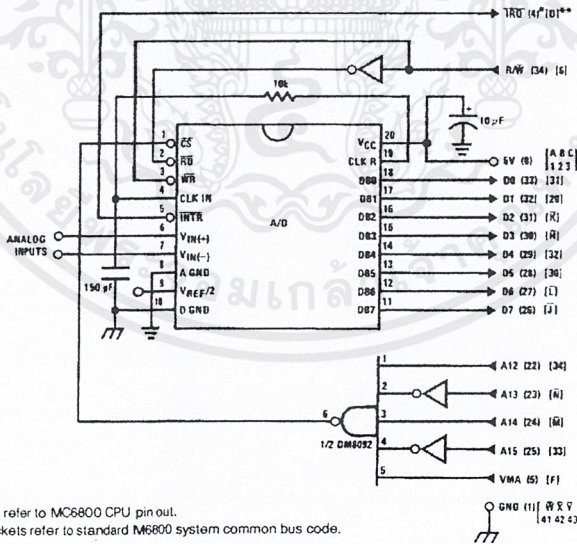
A sample interface program equivalent to the previous one is shown below Figure 15. The PIA Data and Control Registers of Port B are located at HEX addresses 8006 and 8007, respectively.

**5.0 GENERAL APPLICATIONS**

The following applications show some interesting uses for the A/D. The fact that one particular microprocessor is used is not meant to be restrictive. Each of these application circuits would have its counterpart using any microprocessor that is desired.

**5.1 Multiple ADC0801 Series to MC6800 CPU Interface**

To transfer analog data from several channels to a single microprocessor system, a multiple converter scheme presents several advantages over the conventional multiplexer single-converter approach. With the ADC0801 series, the differential inputs allow individual span adjustment for each channel. Furthermore, all analog input channels are sensed simultaneously, which essentially divides the microprocessor's total system servicing time by the number of channels, since all conversions occur simultaneously. This scheme is shown in Figure 16.





## Functional Description (Continued)

### SAMPLE PROGRAM FOR FIGURE 15 ADC0801—MC6820 PIA INTERFACE

```

0010 CE 00 38      DATAIN  LDX      #$0038      ; Upon  $\overline{\text{IRQ}}$  low CPU
0013 FF FF F8      STX      $FFF8      ; jumps to 0038
0016 B6 80 06      LDAA     PIAORB     ; Clear possible  $\overline{\text{IRQ}}$  flags
0019 4F             CLRA
001A B7 80 07      STAA     PIACRB
001D B7 80 06      STAA     PIAORB     ; Set Port B as input
0020 0E             CLI
0021 C6 34          LDAB     #34
0023 86 3D          LDAA     #3D
0025 F7 80 07      CONVRT  STAB     PIACRB     ; Starts ADC0801
0028 B7 80 07      STAA     PIACRB
002B 3E             WAI
002C DE 40          LDX      TEMP1
002E 8C 02 0F      CPX      #$020F     ; Is final data stored?
0031 27 0F          BEQ      ENDP
0033 08             INX
0034 DF 40          STX      TEMP1
0036 20 ED          BRA      CONVRT
0038 DE 40          INTRPT  LDX      TEMP1
003A B6 80 06      LDAA     PIAORB     ; Read data in
003D A7 00          STAA     X          ; Store it at X
003F 3B             RTI
0040 02 00          TEMP1  FDB     $0200 ; Starting address for
                                ; data storage
0042 CE 02 00      ENDP   LDX      #$0200 ; Reinitialize TEMP1
0045 DF 40          STX      TEMP1
0047 39             RTS
                                ; Return from subroutine
                                ; To user's program
                                PIAORB  EQU     $8006
                                PIACRB  EQU     $8007

```

The following schematic and sample subroutine (DATA IN) may be used to interface (up to) 8 ADC0801's directly to the MC6800 CPU. This scheme can easily be extended to allow the interface of more converters. In this configuration the converters are (arbitrarily) located at HEX address 5000 in the MC6800 memory space. To save components, the clock signal is derived from just one RC pair on the first converter. This output drives the other A/Ds.

All the converters are started simultaneously with a STORE instruction at HEX address 5000. Note that any other HEX address of the form 5XXX will be decoded by the circuit, pulling all the CS inputs low. This can easily be avoided by using a more definitive address decoding scheme. All the interrupts are ORed together to insure that all A/Ds have completed their conversion before the microprocessor is interrupted.

The subroutine, DATA IN, may be called from anywhere in the user's program. Once called, this routine initializes the

CPU, starts all the converters simultaneously and waits for the interrupt signal. Upon receiving the interrupt, it reads the converters (from HEX addresses 5000 through 5007) and stores the data successively at (arbitrarily chosen) HEX addresses 0200 to 0207, before returning to the user's program. All CPU registers then recover the original data they had before servicing DATA IN.

#### 5.2 Auto-Zeroed Differential Transducer Amplifier and A/D Converter

The differential inputs of the ADC0801 series eliminate the need to perform a differential to single ended conversion for a differential transducer. Thus, one op amp can be eliminated since the differential to single ended conversion is provided by the differential input of the ADC0801 series. In general, a transducer preamp is required to take advantage of the full A/D converter input dynamic range.



## Functional Description (Continued)

### SAMPLE PROGRAM FOR FIGURE 16 INTERFACING MULTIPLE A/Ds IN AN MC6800 SYSTEM

| ADDRESS | HEX CODE | MNEMONICS         | COMMENTS                            |
|---------|----------|-------------------|-------------------------------------|
| 0033    | A7 00    | STAA X            | ; Store data at X                   |
| 0035    | 8C 02 07 | CPX #0207         | ; Have all A/D's been read?         |
| 0038    | 27 05    | BEQ RETURN        | ; Yes: branch to RETURN             |
| 003A    | 08       | INX               | ; No: increment X by one            |
| 003B    | DF 42    | STX INDEX2        | ; X → INDEX2                        |
| 003D    | 20 EB    | BRA INTRPT        | ; Branch to 002A                    |
| 003F    | 3B       | RETURN RTI        |                                     |
| 0040    | 50 00    | INDEX1 FDB \$5000 | ; Starting address for A/D          |
| 0042    | 02 00    | INDEX2 FDB \$0200 | ; Starting address for data storage |
| 0044    | 00 00    | TEMP FDB \$0000   |                                     |

**Note 1:** In order for the microprocessor to service subroutines and interrupts, the stack pointer must be dimensioned in the user's program.

For amplification of DC input signals, a major system error is the input offset voltage of the amplifiers used for the preamp. Figure 17 is a gain of 100 differential preamp whose offset voltage errors will be cancelled by a zeroing subroutine which is performed by the INS8080A microprocessor system. The total allowable input offset voltage error for this preamp is only 50  $\mu\text{V}$  for  $\frac{1}{4}$  LSB error. This would obviously require very precise amplifiers. The expression for the differential output voltage of the preamp is:

$$V_O = \underbrace{[V_{IN(+)} - V_{IN(-)}]}_{\text{SIGNAL}} \underbrace{\left[1 + \frac{2R_2}{R_1}\right]}_{\text{GAIN}} + \underbrace{(V_{OS_2} - V_{OS_1} - V_{OS_3} \pm I_X R_X)}_{\text{DC ERROR TERM}} \underbrace{\left(1 + \frac{2R_2}{R_1}\right)}_{\text{GAIN}}$$

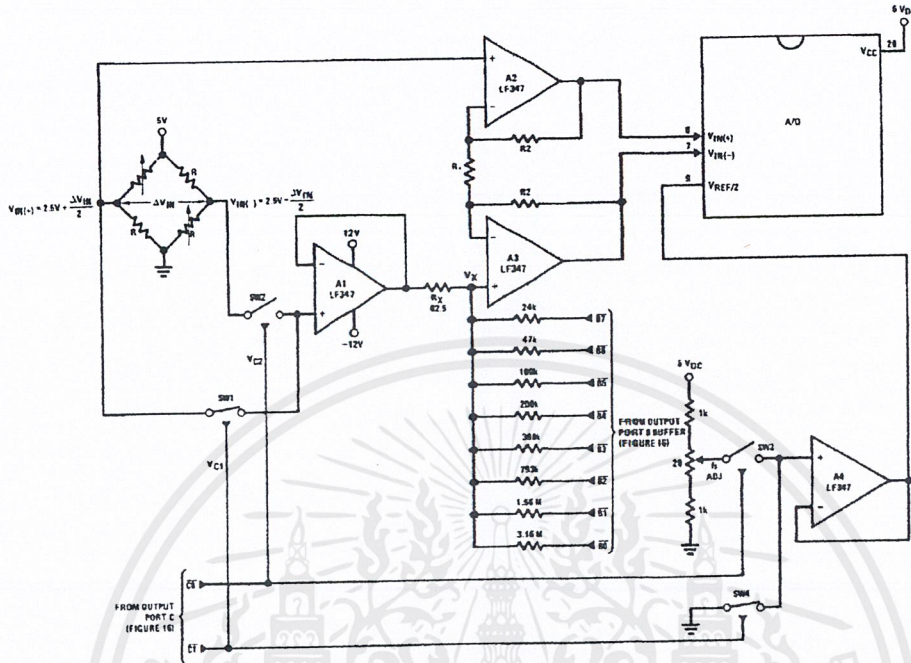
where  $I_X$  is the current through resistor  $R_X$ . All of the offset error terms can be cancelled by making  $\pm I_X R_X = V_{OS_1} + V_{OS_3} - V_{OS_2}$ . This is the principle of this auto-zeroing scheme.

The INS8080A uses the 3 I/O ports of an INS8255 Programmable Peripheral Interface (PPI) to control the auto zeroing and input data from the ADC0801 as shown in Figure 18. The PPI is programmed for basic I/O operation (mode 0) with Port A being an input port and Ports B and C being output ports. Two bits of Port C are used to alternately open or close the 2 switches at the input of the preamp. Switch

SW1 is closed to force the preamp's differential input to be zero during the zeroing subroutine and then opened and SW2 is then closed for conversion of the actual differential input signal. Using 2 switches in this manner eliminates concern for the ON resistance of the switches as they must conduct only the input bias current of the input amplifiers.

Output Port B is used as a successive approximation register by the 8080 and the binary scaled resistors in series with each output bit create a D/A converter. During the zeroing subroutine, the voltage at  $V_X$  increases or decreases as required to make the differential output voltage equal to zero. This is accomplished by ensuring that the voltage at the output of A1 is approximately 2.5V so that a logic "1" (5V) on any output of Port B will source current into node  $V_X$  thus raising the voltage at  $V_X$  and making the output differential more negative. Conversely, a logic "0" (0V) will pull current out of node  $V_X$  and decrease the voltage, causing the differential output to become more positive. For the resistor values shown,  $V_X$  can move  $\pm 12$  mV with a resolution of 50  $\mu\text{V}$ , which will null the offset error term to  $\frac{1}{4}$  LSB of full-scale for the ADC0801. It is important that the voltage levels that drive the auto-zero resistors be constant. Also, for symmetry, a logic swing of 0V to 5V is convenient. To achieve this, a CMOS buffer is used for the logic output signals of Port B and this CMOS package is powered with a stable 5V source. Buffer amplifier A1 is necessary so that it can source or sink the D/A output current.

Functional Description (Continued)



- Note 1:  $R2 = 49.5 R1$
- Note 2: Switches are LMC13334 CMOS analog switches.
- Note 3: The 9 resistors used in the auto-zero section can be  $\pm 5\%$  tolerance.

FIGURE 17: Gain of 100 Differential Transducer Preamp

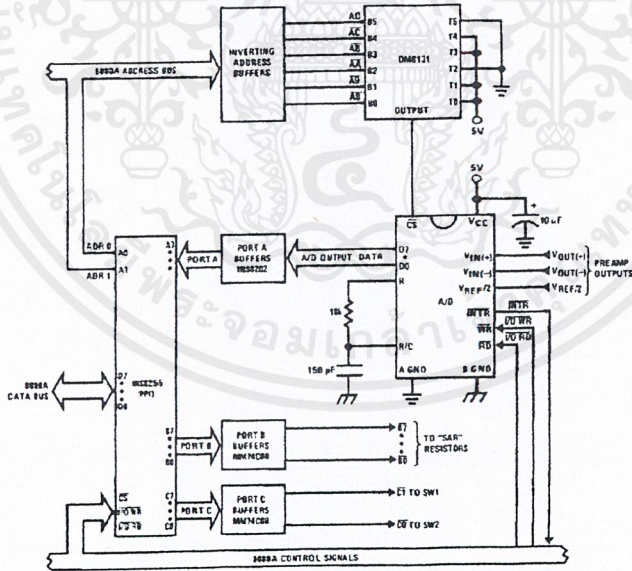


FIGURE 18. Microprocessor Interface Circuitry for Differential Preamp

TL/H/5671-27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A flow chart for the zeroing subroutine is shown in *Figure 19*. It must be noted that the ADC0801 series will output an all zero code when it converts a negative input [ $V_{IN(-)} \geq V_{IN(+)}$ ]. Also, a logic inversion exists as all of the I/O ports are buffered with inverting gates.

Basically, if the data read is zero, the differential output voltage is negative, so a bit in Port B is cleared to pull  $V_x$  more negative which will make the output more positive for the next conversion. If the data read is not zero, the output voltage is positive so a bit in Port B is set to make  $V_x$  more positive and the output more negative. This continues for 8 approximations and the differential output eventually converges to within 5 mV of zero.

The actual program is given in *Figure 20*. All addresses used are compatible with the BLC 80/10 microcomputer system. In particular:

Port A and the ADC0801 are at port address E4

Port B is at port address E5

Port C is at port address E6

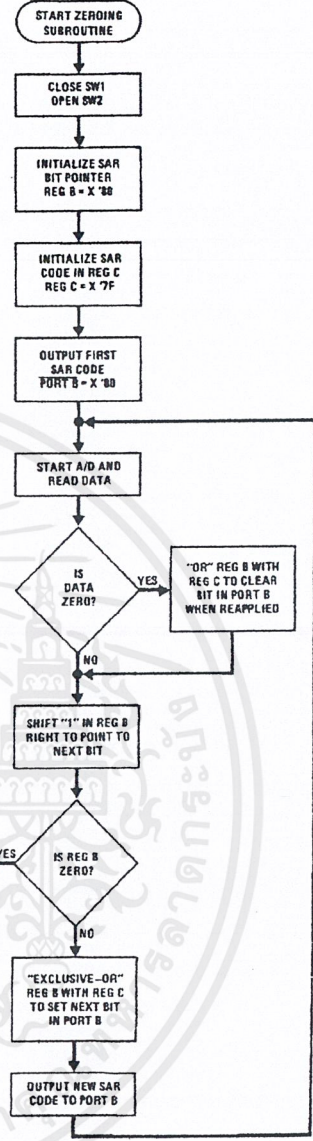
PPI control word port is at port address E7

Program Counter automatically goes to ADDR:3C3D upon acknowledgement of an interrupt from the ADC0801

**5.3 Multiple A/D Converters in a Z-80 Interrupt Driven Mode**

In data acquisition systems where more than one A/D converter (or other peripheral device) will be interrupting program execution of a microprocessor, there is obviously a need for the CPU to determine which device requires servicing. *Figure 21* and the accompanying software is a method of determining which of 7 ADC0801 converters has completed a conversion (INT<sub>R</sub> asserted) and is requesting an interrupt. This circuit allows starting the A/D converters in any sequence, but will input and store valid data from the converters with a priority sequence of A/D 1 being read first, A/D 2 second, etc., through A/D 7 which would have the lowest priority for data being read. Only the converters whose INT is asserted will be read.

The key to decoding circuitry is the DM74LS373, 8-bit D type flip-flop. When the Z-80 acknowledges the interrupt, the program is vectored to a data input Z-80 subroutine. This subroutine will read a peripheral status word from the DM74LS373 which contains the logic state of the INT<sub>R</sub> outputs of all the converters. Each converter which initiates an interrupt will place a logic "0" in a unique bit position in the status word and the subroutine will determine the identity of the converter and execute a data read. An identifier word (which indicates which A/D the data came from) is stored in the next sequential memory location above the location of the data so the program can keep track of the identity of the data entered.



TL/H/5671-28

FIGURE 19. Flow Chart for Auto-Zero Routine

```

3D00 3E90 MVI 90
3D02 D3E7 Out Control Port
3D04 2601 MVI H 01 Auto-Zero Subroutine ; Program PFI
3D06 7C MOV A, H
3D07 D3E6 OUT C ; Close SW1 open SW2
3D09 0680 MVI B 80 ; Initialize SAR bit pointer
3D0B 3E7F MVI A 7F ; Initialize SAR code
3D0D 4F MOV C, A Return
3D0E D3E5 OUT B ; Port B = SAR code
3D10 31AA3D LXI SP 3DAA Start ; Dimension stack pointer
3D13 D3E4 OUT A ; Start A/D
3D15 FB IE
3D16 00 NOP Loop ; Loop until INT asserted
3D17 C3163D JMP Loop
3D1A 7A MOV A, D Auto-Zero
3D1B C600 ADI 00
3D1D CA2D3D JZ Set C ; Test A/D output data for zero
3D20 78 MOV A, B Shift B
3D21 F600 ORI 00 ; Clear carry
3D23 1F RAR ; Shift "1" in B right one place
3D24 FE00 CPI 00 ; Is B zero? If yes last
3D26 CA373D JZ Done ; approximation has been made
3D29 47 MOV B, A
3D2A C3333D JMP New C
3D2D 79 MOV A, C Set C
3D2E B0 ORA B ; Set bit in C that is in same
3D2F 4F MOV C, A ; position as "1" in B
3D30 C3203D JMP Shift B
3D33 A9 XRA C New C ; Clear bit in C that is in
3D34 C30D3D JMP Return ; same position as "1" in B
3D37 47 MOV B, A Done ; then output new SAR code.
3D38 7C MOV A, H ; Open SW1, close SW2 then
3D39 EE03 XRI 03 ; proceed with program. Preamp
3D3B D3E6 OUT C ; is now zeroed.
3D3D .
.
.
Program for processing
proper data values
3C3D DBE4 IN A Read A/D Subroutine ; Read A/D data
3C3F EEFF XRI FF ; Invert data
3C41 57 MOV D, A
3C42 78 MOV A, B ; Is B Reg = 0? If not stay
3C43 E6FF ANI FF ; in auto zero subroutine
3C45 C21A3D JNZ Auto-Zero
3C48 C33D3D JMP Normal

```

Note: All numerical values are hexadecimal representations.

FIGURE 20. Software for Auto-Zeroed Differential A/D

### 5.3 Multiple A/D Converters in a Z-80® Interrupt Driven Mode (Continued)

The following notes apply:

- 1) It is assumed that the CPU automatically performs a RST 7 instruction when a valid interrupt is acknowledged (CPU is in interrupt mode 1). Hence, the subroutine starting address of X0038.
- 2) The address bus from the Z-80 and the data bus to the Z-80 are assumed to be inverted by bus drivers.
- 3) A/D data and identifying words will be stored in sequential memory locations starting at the arbitrarily chosen address X 3E00.
- 4) The stack pointer must be dimensioned in the main program as the RST 7 instruction automatically pushes the PC onto the stack and the subroutine uses an additional 6 stack addresses.

- 5) The peripherals of concern are mapped into I/O space with the following port assignments:

| HEX PORT ADDRESS | PERIPHERAL               |
|------------------|--------------------------|
| 00               | MM74C374 8-bit flip-flop |
| 01               | A/D 1                    |
| 02               | A/D 2                    |
| 03               | A/D 3                    |
| 04               | A/D 4                    |
| 05               | A/D 5                    |
| 06               | A/D 6                    |
| 07               | A/D 7                    |

This port address also serves as the A/D identifying word in the program.

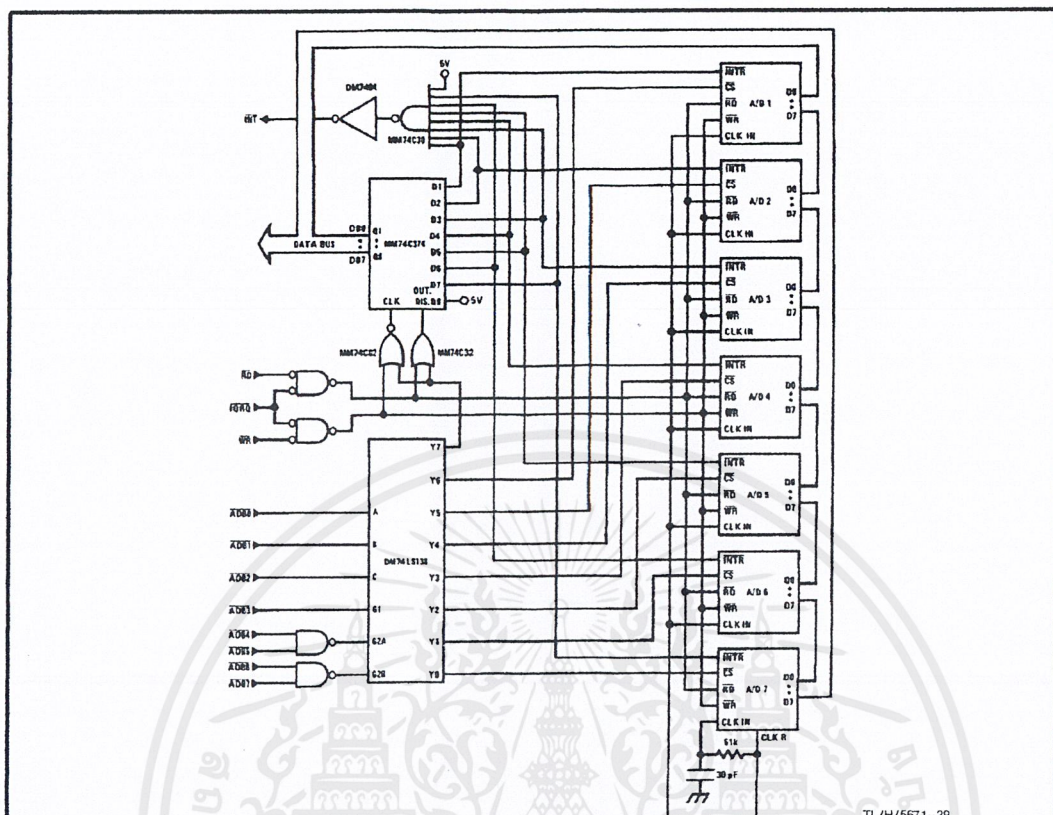


FIGURE 21. Multiple A/Ds with Z-80 Type Microprocessor

TL/H/5671-29

INTERRUPT SERVICING SUBROUTINE

| LOC  | OBJ CODE | SOURCE STATEMENT | COMMENT  |
|------|----------|------------------|--|
| 0038 | E5       | PUSH HL          | ; Save contents of all registers affected by           |
| 0039 | C5       | PUSH BC          | ; this subroutine.                                     |
| 003A | F5       | PUSH AF          | ; Assumed INT mode 1 earlier set.                      |
| 003B | 21 00 3E | LD (HL), X3E00   | ; Initialize memory pointer where data will be stored. |
| 003E | 0E 01    | LD C, X01        | ; C register will be port ADDR of A/D converters.      |
| 0040 | D300     | OUT X00, A       | ; Load peripheral status word into 8-bit latch.        |
| 0042 | DB00     | IN A, X00        | ; Load status word into accumulator.                   |
| 0044 | 47       | LD B, A          | ; Save the status word.                                |
| 0045 | 79       | LD A, C          | ; Test to see if the status of all A/D's have          |
| 0046 | FE 08    | CP, X08          | ; been checked. If so, exit subroutine                 |
| 0048 | CA 60 00 | JFZ, DONE        |  |
| 004B | 78       | LD A, B          | ; Test a single bit in status word by looking for      |
| 004C | 1F       | RRA              | ; a "1" to be rotated into the CARRY (an INT           |
| 004D | 47       | LD B, A          | ; is loaded as a "1"). If CARRY is set then load       |
| 004E | DA 5500  | JPC, LOAD        | ; contents of A/D at port ADDR in C register.          |
| 0051 | 0C       | INC C            | ; If CARRY is not set, increment C register to point   |
| 0052 | C3 4500  | JP, TEST         | ; to next A/D, then test next bit in status word.      |
| 0055 | ED 78    | LOAD IN A, (C)   | ; Read data from interrupting A/D and invert           |
| 0057 | EE FF    | XOR FF           | ; the data.  |
| 0059 | 77       | LD (HL), A       | ; Store the data                                       |
| 005A | 2C       | INC L            |  |
| 005B | 71       | LD (HL), C       | ; Store A/D identifier (A/D port ADDR).                |
| 005C | 2C       | INC L            |  |
| 005D | C3 51 00 | JP, NEXT         | ; Test next bit in status word.                        |
| 0060 | F1       | POP AF           | ; Re-establish all registers as they were              |
| 0061 | C1       | POP BC           | ; before the interrupt.                                |
| 0062 | E1       | POP HL           |  |
| 0063 | C9       | RET              | ; Return to original program                           |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

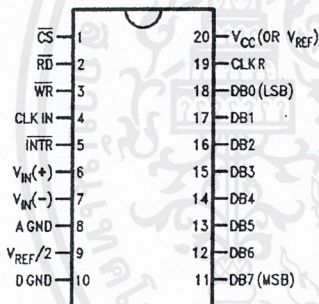
**Ordering Information**

| TEMP RANGE      |                    | 0°C TO 70°C        | 0°C TO 70°C       | 0°C TO 70°C     | -40°C TO +85°C |
|-----------------|--------------------|--------------------|-------------------|-----------------|----------------|
| ERROR           | ± ¼ Bit Adjusted   | ADC0802LCWM        | ADC0802LCV        | ADC0804LCN      | ADC0801LCN     |
|                 | ± ½ Bit Unadjusted |                    |                   |                 | ADC0802LCN     |
|                 | ± ½ Bit Adjusted   | ADC0803LCN         |                   |                 |                |
|                 | ± 1Bit Unadjusted  | ADC0805LCN         |                   |                 |                |
| PACKAGE OUTLINE |                    | M20B—Small Outline | V20A—Chip Carrier | N20A—Molded DIP |                |

| TEMP RANGE      |                    | -40°C TO +85°C  | -55°C TO +125°C |
|-----------------|--------------------|-----------------|-----------------|
| ERROR           | ± ¼ Bit Adjusted   | ADC0801LCJ      | ADC0801LJ       |
|                 | ± ½ Bit Unadjusted | ADC0802LCJ      | ADC0802LJ,      |
|                 | ± ½ Bit Adjusted   | ADC0803LCJ      | ADC0802LJ/883   |
|                 | ± 1Bit Unadjusted  | ADC0804LCJ      |                 |
| PACKAGE OUTLINE |                    | J20A—Cavity DIP | J20A—Cavity DIP |

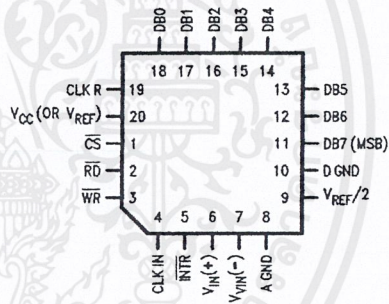
**Connection Diagrams**

ADC080X  
Dual-In-Line and Small Outline (SO) Packages



TL/H/5671-30

ADC080X  
Molded Chip Carrier (PCC) Package

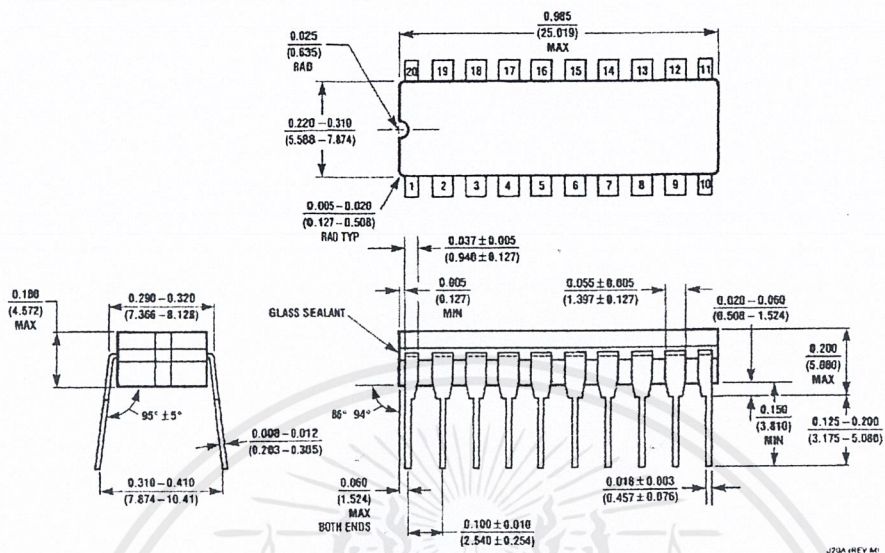


TL/H/5671-32

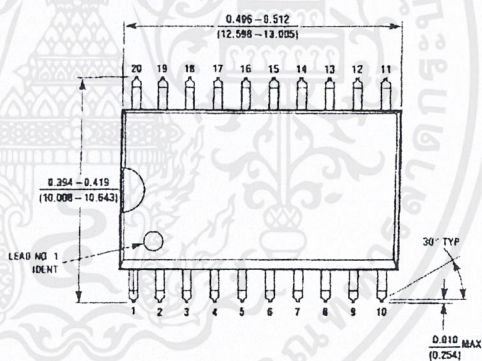
See Ordering Information

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Physical Dimensions** inches (millimeters)



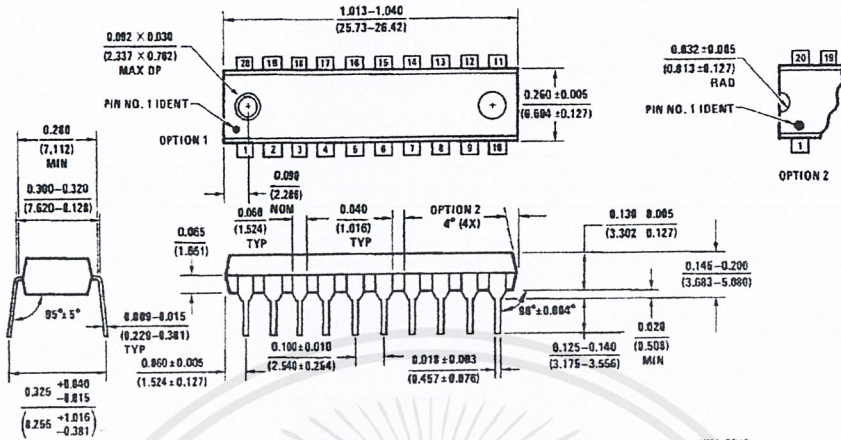
**Dual-In-Line Package (J)**  
 Order Number ADC0801LJ, ADC0802LJ, ADC0801LCJ,  
 ADC0802LCJ, ADC0803LCJ or ADC0804LCJ  
 ADC0802LJ/883 or 5962-9096601MRA  
 NS Package Number J20A



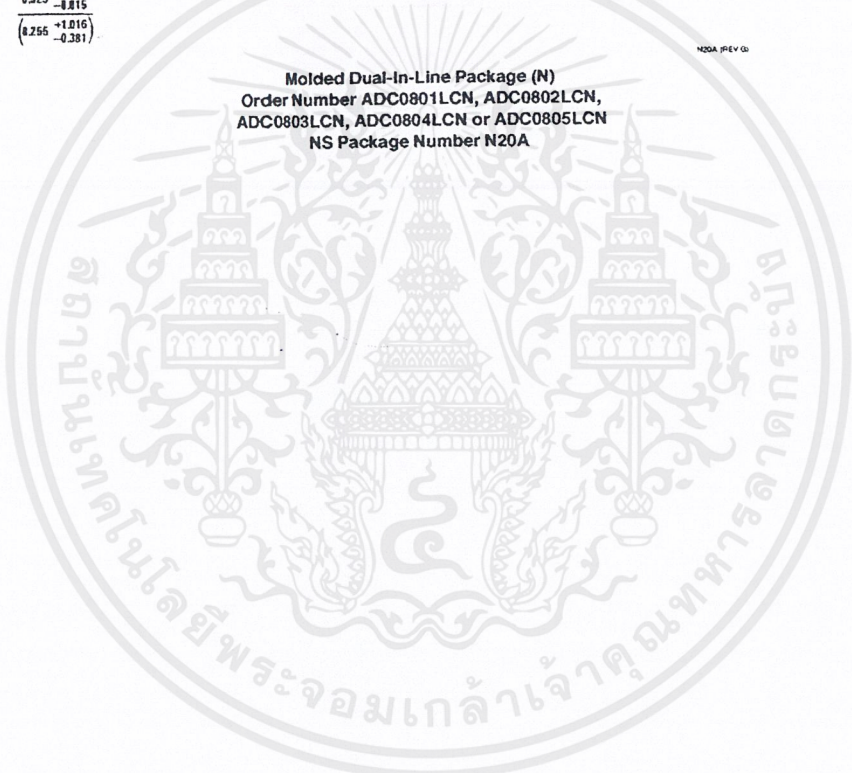
**SO Package (M)**  
 Order Number ADC0802LCWM, ADC0803LCWM or ADC0804LCWM  
 NS Package Number M20B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



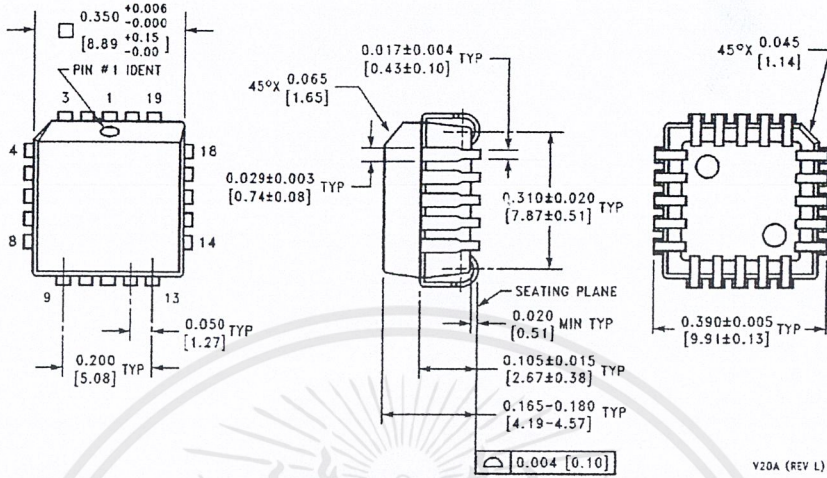
Molded Dual-In-Line Package (N)  
Order Number ADC0801LCN, ADC0802LCN,  
ADC0803LCN, ADC0804LCN or ADC0805LCN  
NS Package Number N20A



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805  
8-Bit  $\mu$ P Compatible A/D Converters

Physical Dimensions inches (millimeters) (Continued)



Molded Chip Carrier Package (V)  
Order Number ADC0802LCV, ADC0803LCV or ADC0804LCV  
NS Package Number V20A

V20A (REV L)

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



**National Semiconductor Corporation**  
1111 West Bardin Road  
Arlington, TX 76017  
Tel: 1(800) 272-9959  
Fax: 1(800) 737-7018

**National Semiconductor Europe**  
Fax: (+49) 0-180-530 85 86  
Email: cnjwgo@tevm2.nsc.com  
Deutsch Tel: (+49) 0-180-530 85 85  
English Tel: (+49) 0-180-532 78 32  
Français Tel: (+49) 0-180-532 93 58  
Italiano Tel: (+49) 0-180-534 16 80

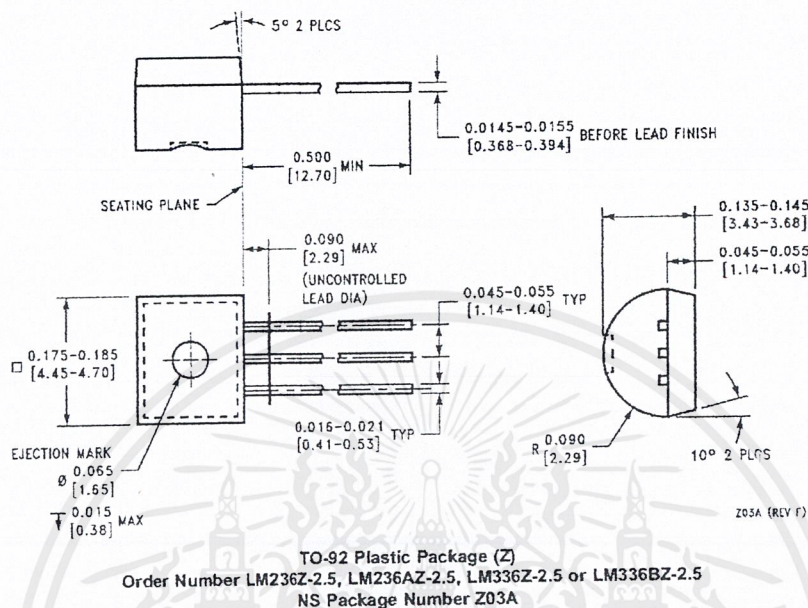
**National Semiconductor Hong Kong Ltd.**  
13th Floor, Straight Block,  
Ocean Centre, 5 Canton Rd.  
Tsimshatsui, Kowloon  
Hong Kong  
Tel: (852) 2737-1600  
Fax: (852) 2736-9960

**National Semiconductor Japan Ltd.**  
Tel: 81-043-299-2309  
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



#### LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor  
Corporation  
Americas  
Tel: 1-800-272-9959  
Fax: 1-800-737-7019  
Email: support@nsc.com

www.national.com

National Semiconductor  
Europe  
Fax: +49 (0) 1 80-530 85 86  
Email: europe.support@nsc.com  
Deutsch Tel: +49 (0) 1 80-530 85 85  
Englisch Tel: +49 (0) 1 80-532 78 32  
Français Tel: +49 (0) 1 80-532 93 58  
Italiano Tel: +49 (0) 1 80-534 16 80

National Semiconductor  
Asia Pacific Customer  
Response Group  
Tel: 65-2544466  
Fax: 65-2504466  
Email: sea.support1@nsc.com

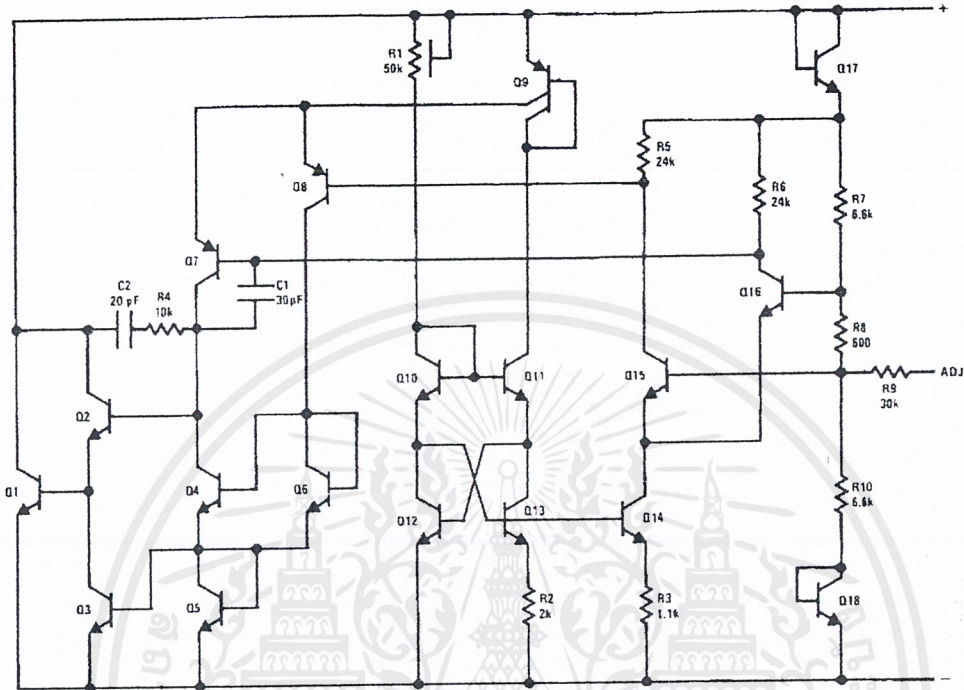
National Semiconductor  
Japan Ltd.  
Tel: 81-3-5639-7560  
Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Schematic Diagram

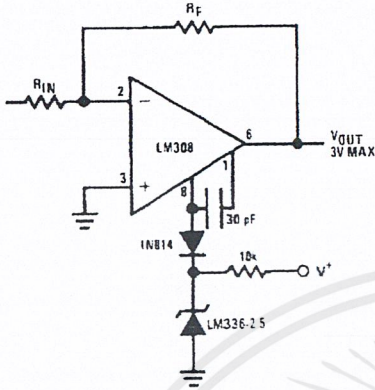


DS006715-1

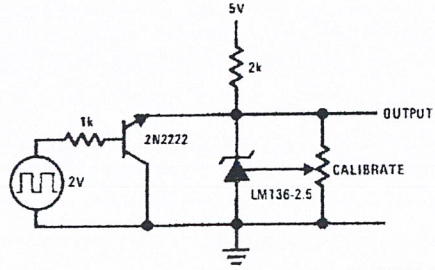
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

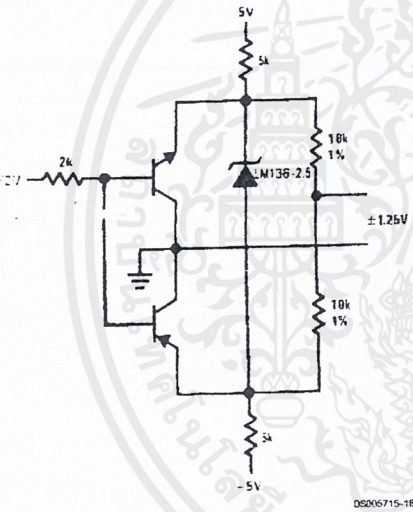
Op Amp with Output Clamped



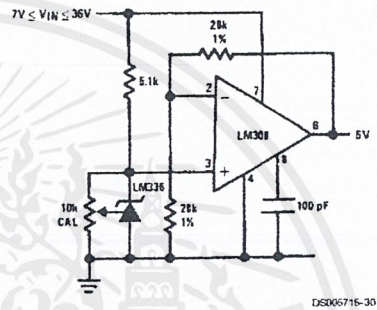
2.5V Square Wave Calibrator



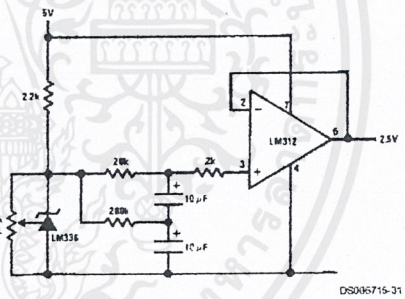
Bipolar Output Reference



5V Buffered Reference

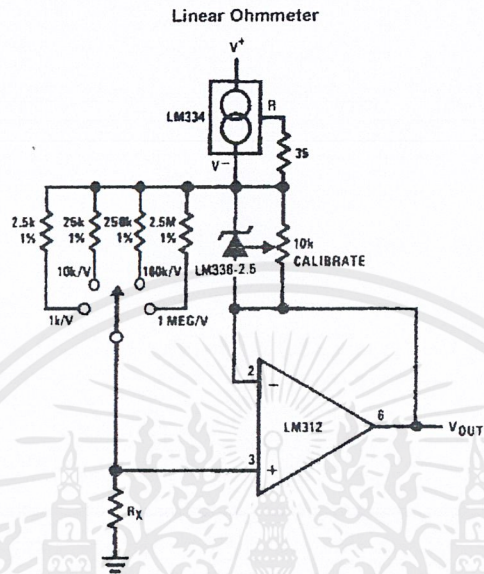


Low Noise Buffered Reference



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

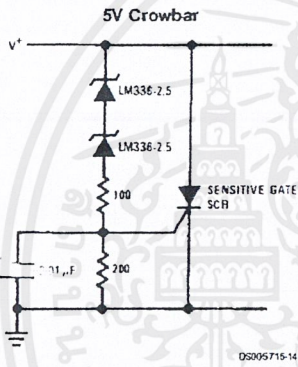
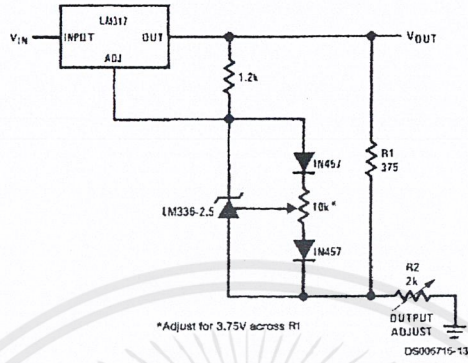
### Application Hints (Continued)



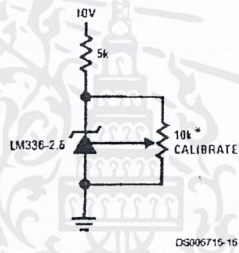
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Application Hints** (Continued)

**Precision Power Regulator with Low Temperature Coefficient**

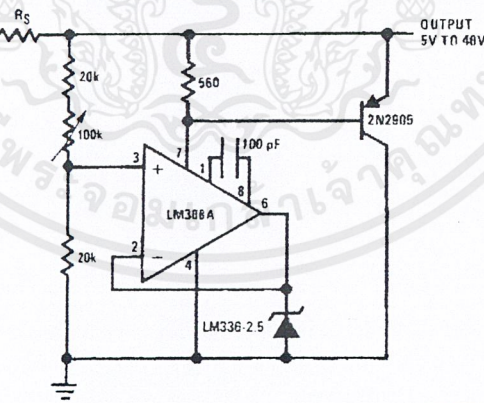


**Trimmed 2.5V Reference with Temperature Coefficient Independent of Breakdown Voltage**



Does not affect temperature coefficient

**Adjustable Shunt Regulator**



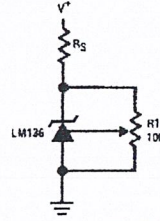
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Application Hints

The LM136 series voltage references are much easier to use than ordinary zener diodes. Their low impedance and wide operating current range simplify biasing in almost any circuit. Further, either the breakdown voltage or the temperature coefficient can be adjusted to optimize circuit performance.

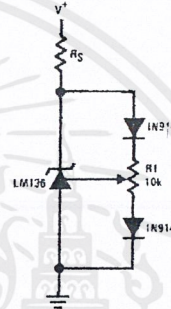
Figure 1 shows an LM136 with a 10k potentiometer for adjusting the reverse breakdown voltage. With the addition of R1 the breakdown voltage can be adjusted without affecting the temperature coefficient of the device. The adjustment range is usually sufficient to adjust for both the initial device tolerance and inaccuracies in buffer circuitry.

If minimum temperature coefficient is desired, two diodes can be added in series with the adjustment potentiometer as shown in Figure 2. When the device is adjusted to 2.490V the temperature coefficient is minimized. Almost any silicon signal diode can be used for this purpose such as a 1N914, 1N4148 or a 1N457. For proper temperature compensation the diodes should be in the same thermal environment as the LM136. It is usually sufficient to mount the diodes near the LM136 on the printed circuit board. The absolute resistance of R1 is not critical and any value from 2k to 20k will work.



DS006715-29

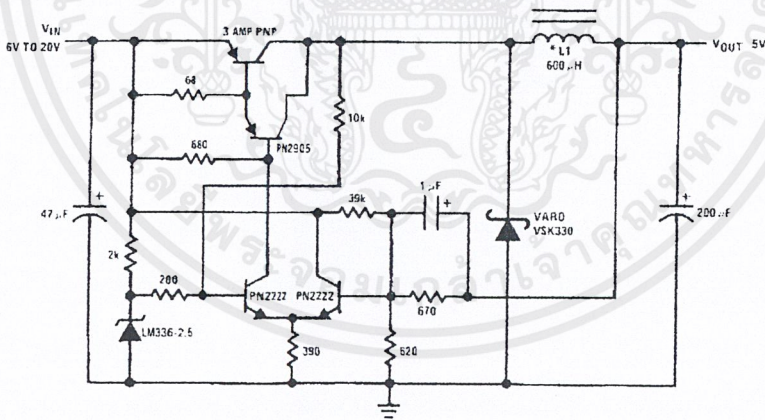
FIGURE 1. LM136 With Pot for Adjustment of Breakdown Voltage (Trim Range = ±120 mV typical)



DS006715-29

FIGURE 2. Temperature Coefficient Adjustment (Trim Range = ±70 mV typical)

### Low Cost 2 Amp Switching Regulator<sup>1</sup>



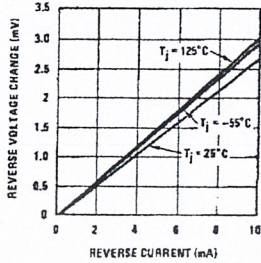
DS005715-6

<sup>1</sup>L1 60 turns #16 wire on Arnold Core A-25416S-2  
<sup>1</sup>Efficiency ~ 80%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

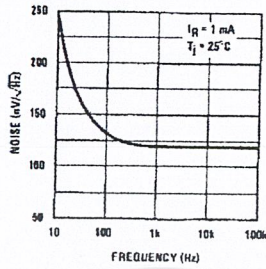
### Typical Performance Characteristics

Reverse Voltage Change



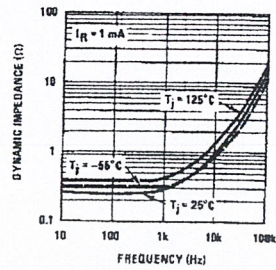
DS006715-21

Zener Noise Voltage



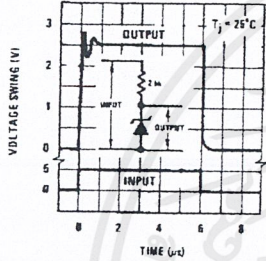
DS006715-22

Dynamic Impedance



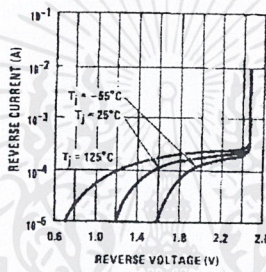
DS006715-23

Response Time



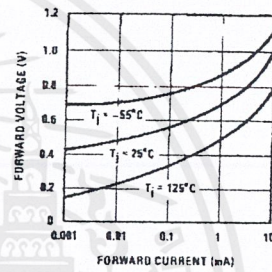
DS006715-24

Reverse Characteristics



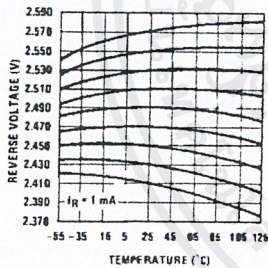
DS006715-25

Forward Characteristics



DS006715-26

Temperature Drift



DS006715-27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Absolute Maximum Ratings** (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

|                     |                 |
|---------------------|-----------------|
| Reverse Current     | 15 mA           |
| Forward Current     | 10 mA           |
| Storage Temperature | -60°C to +150°C |

## Operating Temperature Range (Note 2)

|       |                 |
|-------|-----------------|
| LM136 | -55°C to +150°C |
| LM236 | -25°C to +85°C  |
| LM336 | 0°C to +70°C    |

## Soldering Information

|                         |       |
|-------------------------|-------|
| TO-92 Package (10 sec.) | 260°C |
| TO-46 Package (10 sec.) | 300°C |
| SO Package              |       |
| Vapor Phase (60 sec.)   | 215°C |
| Infrared (15 sec.)      | 220°C |

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" (Appendix D) for other methods of soldering surface mount devices.

**Electrical Characteristics** (Note 3)

| Parameter                             | Conditions   | LM136A-2.5/LM236A-2.5 |       |       | LM336B-2.5 |       |       | Units    |
|---------------------------------------|--|-----------------------|-------|-------|------------|-------|-------|----------|
|                                       |  | LM136-2.5/LM236-2.5   |       |       | LM336-2.5  |       |       |          |
|                                       |  | Min                   | Typ   | Max   | Min        | Typ   | Max   |          |
| Reverse Breakdown Voltage             | $T_A = 25^\circ\text{C}$ , $I_R = 1\text{ mA}$   |                       |       |       |            |       |       | V        |
|                                       | LM136, LM236, LM336<br>LM136A, LM236A, LM336B  | 2.440                 | 2.490 | 2.540 | 2.390      | 2.490 | 2.590 | V        |
| Reverse Breakdown Change With Current | $T_A = 25^\circ\text{C}$ ,<br>$400\ \mu\text{A} \leq I_R \leq 10\text{ mA}$  |                       | 2.6   | 6     |            | 2.6   | 10    | mV       |
| Reverse Dynamic Impedance             | $T_A = 25^\circ\text{C}$ , $I_R = 1\text{ mA}$ , $f = 100\text{ Hz}$   |                       | 0.2   | 0.6   |            | 0.2   | 1     | $\Omega$ |
| Temperature Stability (Note 4)        | $V_R$ Adjusted to 2.490V<br>$I_R = 1\text{ mA}$ , Figure 2<br>$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ (LM336) |                       |       |       |            | 1.8   | 6     | mV       |
|                                       | $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$<br>(LM236H, LM236Z)  |                       | 3.5   | 9     |            |       |       | mV       |
|                                       | $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ (LM236M)   |                       | 7.5   | 18    |            |       |       | mV       |
|                                       | $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ (LM136)   |                       | 12    | 18    |            |       |       | mV       |
| Reverse Breakdown Change With Current | $400\ \mu\text{A} \leq I_R \leq 10\text{ mA}$  |                       | 3     | 10    |            | 3     | 12    | mV       |
| Reverse Dynamic Impedance             | $I_R = 1\text{ mA}$  |                       | 0.4   | 1     |            | 0.4   | 1.4   | $\Omega$ |
| Long Term Stability                   | $T_A = 25^\circ\text{C} \pm 0.1^\circ\text{C}$ , $I_R = 1\text{ mA}$ ,<br>$t = 1000\text{ hrs}$                        |                       | 20    |       |            | 20    |       | ppm      |

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: For elevated temperature operation,  $T_J$  max is:

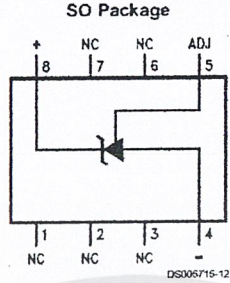
|       |       |
|-------|-------|
| LM136 | 150°C |
| LM236 | 125°C |
| LM336 | 100°C |

| Thermal Resistance                  | TO-92   | TO-46   | SO-8    |
|-------------------------------------|---|---------|---------|
| $\theta_{JA}$ (Junction to Ambient) | 180°C/W (0.4" leads)<br>170°C/W (0.125" lead) | 440°C/W | 165°C/W |
| $\theta_{JC}$ (Junction to Case)    | n/a   | 80°C/W  | n/a     |

Note 3: Unless otherwise specified, the LM136-2.5 is specified from  $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ , the LM236-2.5 from  $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$  and the LM336-2.5 from  $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$ .

Note 4: Temperature stability for the LM336 and LM236 family is guaranteed by design. Design limits are guaranteed (but not 100% production tested) over the indicated temperature and supply voltage ranges. These limits are not used to calculate outgoing quality levels. Stability is defined as the maximum change in  $V_{REF}$  from  $25^\circ\text{C}$  to  $T_A$  (min) or  $T_A$  (max).

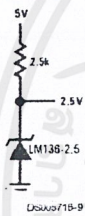
Connection Diagrams (Continued)



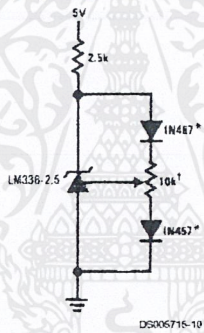
**Top View**  
 Order Number LM236M-2.5,  
 LM236AM-2.5, LM336M-2.5  
 or LM336BM-2.5  
 See NS Package Number M08A

**Typical Applications**

**2.5V Reference**

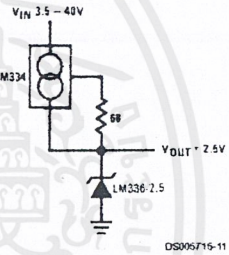


**2.5V Reference with Minimum Temperature Coefficient**

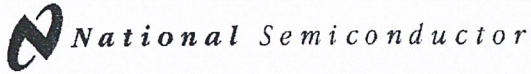


\*Adjust to 2.490V  
 \*Any silicon signal diode

**Wide Input Range Reference**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



May 1998

## LM136-2.5/LM236-2.5/LM336-2.5V Reference Diode

### General Description

The LM136-2.5/LM236-2.5 and LM336-2.5 integrated circuits are precision 2.5V shunt regulator diodes. These monolithic IC voltage references operate as a low-temperature-coefficient 2.5V zener with 0.2Ω dynamic impedance. A third terminal on the LM136-2.5 allows the reference voltage and temperature coefficient to be trimmed easily.

The LM136-2.5 series is useful as a precision 2.5V low voltage reference for digital voltmeters, power supplies or op amp circuitry. The 2.5V make it convenient to obtain a stable reference from 5V logic supplies. Further, since the LM136-2.5 operates as a shunt regulator, it can be used as either a positive or negative voltage reference.

The LM136-2.5 is rated for operation over  $-55^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$  while the LM236-2.5 is rated over a  $-25^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$  temperature range.

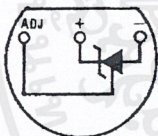
The LM336-2.5 is rated for operation over a  $0^{\circ}\text{C}$  to  $+70^{\circ}\text{C}$  temperature range. See the connection diagrams for available packages.

### Features

- Low temperature coefficient
- Wide operating current of 400  $\mu\text{A}$  to 10 mA
- 0.2Ω dynamic impedance
- $\pm 1\%$  initial tolerance available
- Guaranteed temperature stability
- Easily trimmed for minimum temperature drift
- Fast turn-on
- Three lead transistor package

### Connection Diagrams

TO-92  
Plastic Package

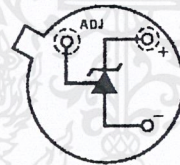


DS005715-8

Bottom View

Order Number LM236Z-2.5,  
LM236AZ-2.5, LM336Z-2.5 or LM336BZ-2.5  
See NS Package Number Z03A

TO-46  
Metal Can Package



DS005715-20

Bottom View

Order Number LM136H-2.5,  
LM136H-2.5/883, LM236H-2.5,  
LM136AH-2.5, LM136AH-2.5/883  
or LM236AH-2.5  
See NS Package Number H03H

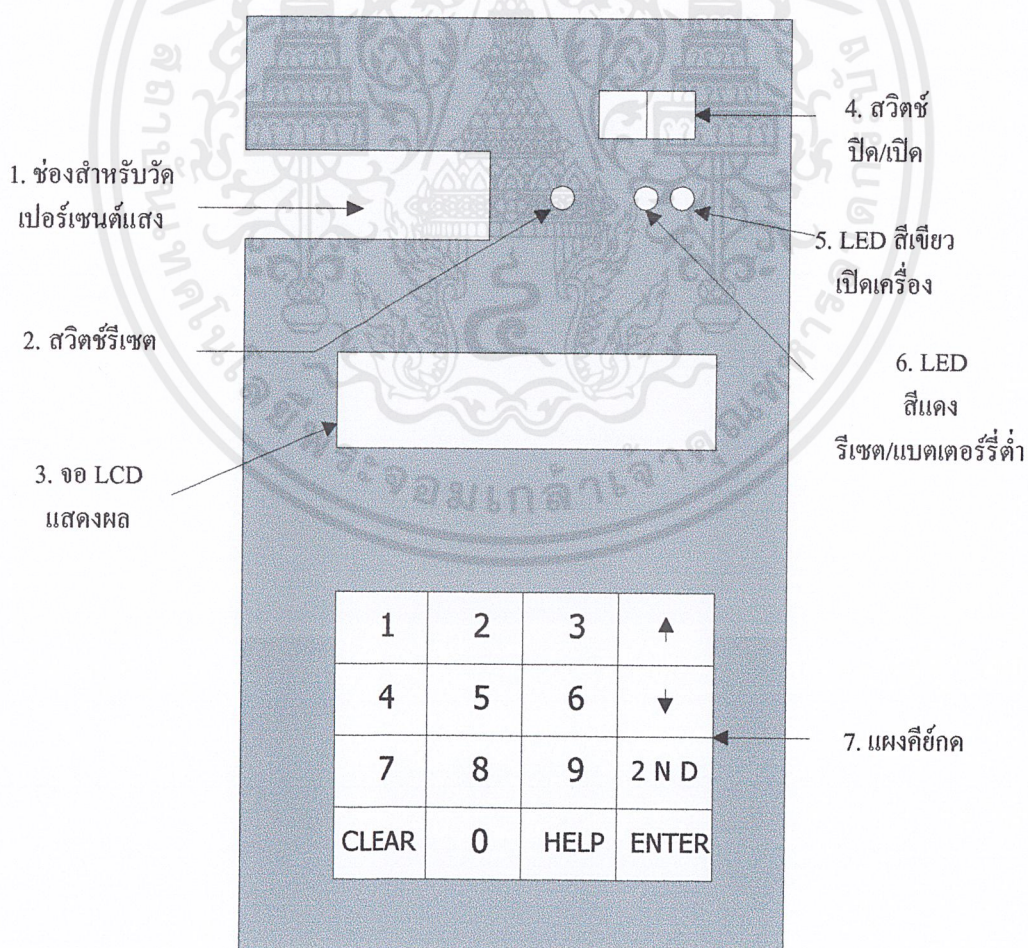


ภาคผนวก ง  
คู่มือการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

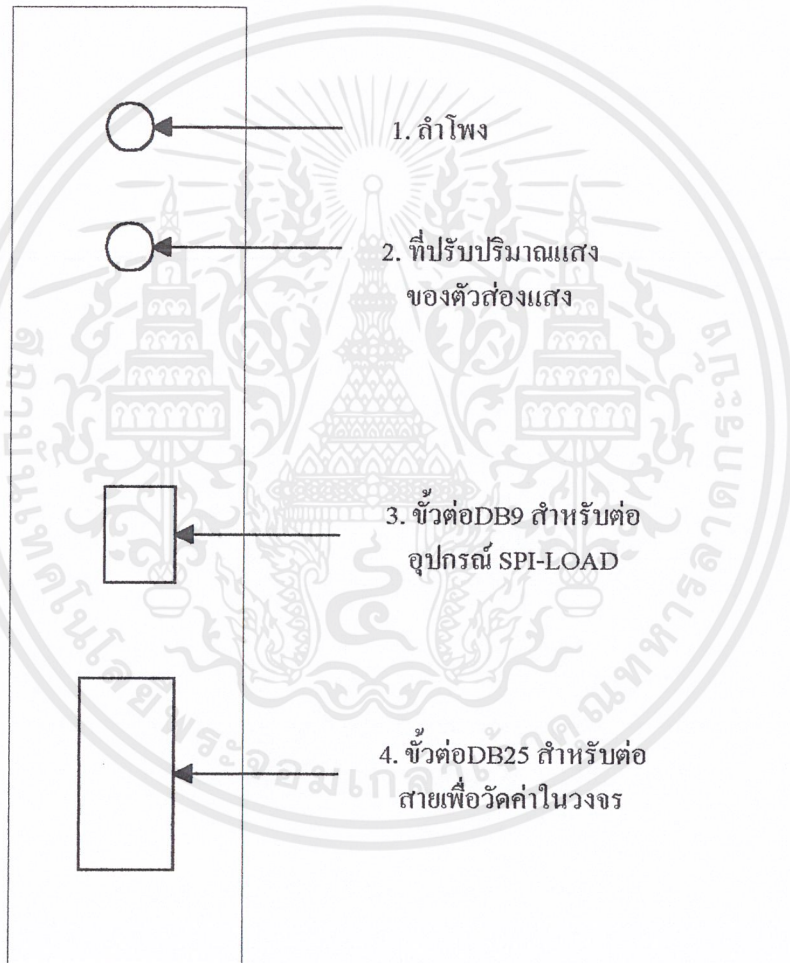
## คู่มือการใช้เครื่อง เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

ส่วนประกอบของเครื่องวัดเปอร์เซ็นต์แสง  
ที่ส่องผ่านฟิล์มกรองแสงรถยนต์  
(ด้านหน้า)



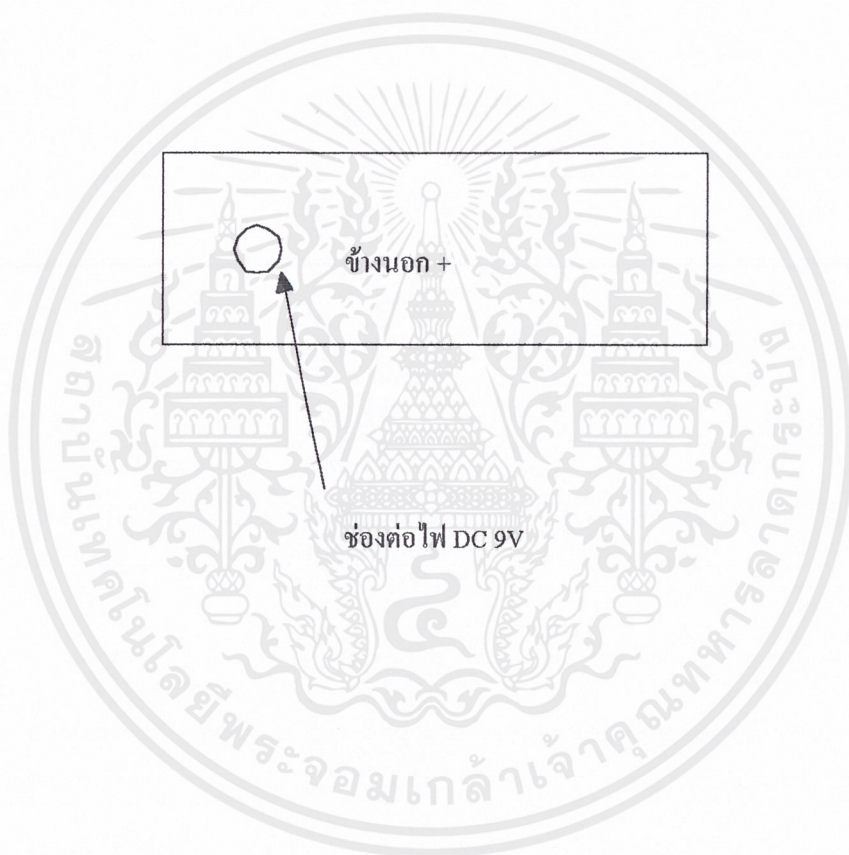
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบของเครื่องวัดเปอร์เซ็นต์แสง  
ที่ส่องผ่านฟิล์มกรองแสงรถยนต์  
(ด้านข้าง)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบของเครื่องวัดเปอร์เซ็นต์แสง  
ที่ส่องผ่านฟิล์มกรองแสงรถยนต์  
(ด้านล่าง)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ขั้นตอนการใช้เครื่องวัดเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงรถยนต์

1. เปิดสวิทช์ไปที่ตำแหน่ง เปิด โดยสังเกตได้จาก LED สีเขียวจะติดสว่าง
2. จอ LCD จะแสดงข้อความ Waiting! กระจกปริบอยู่ ในกรณีที่ไม่ได้เปิดเครื่องเป็นเวลานาน เครื่องจะทำการตรวจสอบปริมาณแสงว่ามีค่าถูกต้องเสียก่อน เนื่องจากเครื่องจำเป็นจะต้องรอให้ ตัวส่องแสงและตัวรับแสงอยู่ในสภาวะที่พร้อมใช้งานก่อน
3. จะมีเสียง บีบ 2 ครั้งเมื่อตรวจเช็คเรียบร้อยแล้ว
4. เมื่อจอ LCD แสดงข้อความใหม่ READY !! แสดงว่าเครื่องพร้อมที่จะใช้งานแล้ว
5. นำเครื่องไปวัดฟิล์มกรองแสง โดยให้ฟิล์มกรองแสงที่ติดกับกระจกรถยนต์อยู่ในระหว่างช่องรับแสง
6. เครื่องจะแสดงข้อความ AUTO >> Checking กระจกปริบ 4 ครั้ง แสดงว่าเครื่องเริ่มทำการวัดค่า
7. จอ LCD แสดงข้อความใหม่ Light Though.. และจะแสดงข้อความ Checking กระจกปริบ 2 ครั้ง
8. เครื่องจะบีบยาว 1 ครั้งแล้วจะแสดงค่าเปอร์เซ็นต์แสงที่ส่องผ่านฟิล์มกรองแสงทางด้านขวาของจอ LCD ค้างอยู่ 2 วินาที
9. จากนั้นจอ LCD แสดงข้อความใหม่ Record ? Yes/No เพื่อถามว่าต้องการจะบันทึกค่าเก็บไว้หรือไม่
10. ถ้าต้องการบันทึกให้กดปุ่ม 2ND เพื่อทำการบันทึก หรือกดปุ่ม CLEAR ถ้าไม่ต้องการบันทึก เครื่องจะกลับมาหน้าจอหลักและเริ่มปฏิบัติตามข้อ 2 ใหม่
11. เมื่อกดปุ่ม 2ND แล้ว จอ LCD จะแสดงเคอร์เซอร์กระจกปริบอยู่ทางด้านซ้ายของจอ
12. ทำการบันทึกเลขป้ายทะเบียนรถตัวเลข 4 หลัก โดยการกดเลข 0-9 ที่อยู่บนแป้นคีย์กด
13. เมื่อครบ 4 ตัว จอ LCD จะแสดงข้อความใหม่ว่า READ MEM? Yes/No เพื่อถามว่าต้องการดูข้อมูลที่บันทึกไว้แล้วใช่หรือไม่
14. ถ้าต้องการ ให้กดคีย์ ENTER เพื่อดูข้อมูล หรือกดคีย์ CLEAR เพื่อยกเลิก แล้วกลับไปยังหน้าจอในข้อที่ 2
15. กรณีกดคีย์ ENTER เพื่อดูข้อมูล จอ LCD จะแสดงข้อความ UP ARROW TO READ เพื่อให้กดคีย์ลูกศรขึ้นเพื่อดูข้อมูล เมื่อต้องการออกจากโปรแกรมกลับสู่หน้าจอ READY !! ให้กดปุ่ม CLEAR เพื่อกลับไปยังหน้าจอในข้อ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ตาราง การวัดค่าเปอร์เซ็นต์แสงที่ผ่านฟิล์มกรองแสงรถยนต์

| ชนิดที่ | ค่าที่วัดได้ (เปอร์เซ็นต์)/ครั้ง |      |      |      |      |      |      |      |      |      | ค่าเฉลี่ย |
|---------|----------------------------------|------|------|------|------|------|------|------|------|------|-----------|
|         | 1                                | 2    | 3    | 4    | 5    | 6    | 7    | 8    | 9    | 10   |           |
| 1       | 51.8                             | 51.7 | 51.5 | 51.5 | 51.5 | 51.5 | 51.5 | 51.8 | 51.8 | 51.9 | 51.65     |
| 2       | 47.5                             | 47.5 | 47.5 | 47.6 | 47.5 | 47.4 | 47.6 | 47.6 | 47.4 | 47.4 | 47.50     |
| 3       | 31.2                             | 31.3 | 31.2 | 31.3 | 31.3 | 31.3 | 31.4 | 31.3 | 31.2 | 31.3 | 31.28     |
| 4       | 36.5                             | 36.5 | 36.6 | 36.5 | 36.6 | 36.5 | 36.6 | 36.6 | 36.4 | 36.6 | 36.54     |
| 5       | 31.2                             | 31.3 | 31.2 | 31.3 | 31.4 | 31.3 | 31.2 | 31.3 | 31.3 | 31.3 | 31.28     |
| 6       | 19.2                             | 19.2 | 19.3 | 19.2 | 19.3 | 19.3 | 19.2 | 19.3 | 19.2 | 19.2 | 19.24     |
| 7       | 14.7                             | 14.8 | 14.8 | 14.8 | 14.7 | 14.8 | 14.7 | 14.7 | 14.8 | 14.8 | 14.76     |
| 8       | 14.9                             | 14.8 | 14.9 | 14.9 | 15.0 | 14.9 | 14.8 | 15.0 | 15.0 | 14.9 | 14.91     |
| 9       | 8.4                              | 8.5  | 8.4  | 8.3  | 8.5  | 8.4  | 8.4  | 8.5  | 8.6  | 8.5  | 8.45      |
| 10      | 8.7                              | 8.6  | 8.6  | 8.7  | 8.7  | 8.7  | 8.6  | 8.8  | 8.7  | 8.7  | 8.68      |
| 0%      | 6.0                              | 5.9  | 5.9  | 5.9  | 5.8  | 5.9  | 5.9  | 5.9  | 5.9  | 5.9  | 5.90      |
| 100%    | 88.7                             | 88.8 | 88.8 | 88.8 | 88.9 | 88.7 | 88.9 | 88.8 | 88.8 | 88.7 | 88.79     |

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ขอรับรองว่า มีอัตราเปอร์เซ็นต์แสงที่ผ่านฟิล์มกรองแสง

(นายโกวิท จันทร์ทอง)   
หัวหน้ารายการรถ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

สมยศ จุณณะปิยะ. การประยุกต์ใช้งานไมโครคอนโทรลเลอร์. พิมพ์ครั้งที่ 3. กรุงเทพฯ : สถาบัน

เทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2543

ชัยวัฒน์ ลีมพรจิตรวิไล และ วรพจน์ กรแก้ววัฒนกุล . เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์.

กรุงเทพฯ : บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์ จำกัด.

บุญชัย กิ่งรุ่งเพชร . คู่มือProtel 99. กรุงเทพฯ : บริษัท แอครา เอ็นจิเนียริง จำกัด. 2543



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปฏิญานิพนธ์

นางสาวกมลชนก ศรีโสมพันธ์

วันเดือนปีเกิด

วันที่ 25 กุมภาพันธ์ พ.ศ.2523

สถานที่เกิด

โรงพยาบาลมหาราช นครราชสีมา

ภูมิลำเนาเดิม

นครราชสีมา

ที่อยู่ปัจจุบัน

80/1 ซ.กิ่งสวายเรียง ถ.สุรนารี ต.ในเมือง อ.เมือง

จ.นครราชสีมา 30000

โทรศัพท์

044-244205 , 01-2668414

### ประวัติการศึกษา

ประถมศึกษา

โรงเรียนอนุบาลนครราชสีมา

มัธยมศึกษา

โรงเรียนมารีย์วิทยา นครราชสีมา

ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)

สถาบันเทคโนโลยีราชมงคล วิทยาเขต

ภาคตะวันออกเฉียงเหนือ นครราชสีมา

ปริญญาตรี

สาขาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร

ลาดกระบัง

คติพจน์

อุปสรรคสอนให้ต่อสู้ ศัตรูสอนให้กล้าหาญ

ถูกผิดสอนให้รู้งาน หลักการสอนให้คิดเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปฏิญานิพนธ์

นายวสันต์ ไซโย

วันเดือนปีเกิด

วันที่ 5 เมษายน พ.ศ.2521

สถานที่เกิด

โรงพยาบาลลำพูน

ภูมิลำเนาเดิม

ลำพูน

ที่อยู่ปัจจุบัน

178 หมู่ 2 ต.ทาทุ่งหลวง อ.แม่ทา จ.ลำพูน 51170

โทรศัพท์

053-574941 , 01-4925848

### ประวัติการศึกษา

ประถมศึกษา

โรงเรียนชุมชนบ้านเหมืองลี้ก

มัธยมศึกษาตอนต้น

โรงเรียนท่าชุมเงินวิทยาคาร

มัธยมศึกษาตอนปลาย

โรงเรียนจักรคำคณาทรลำพูน

ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)

วิทยาลัยเทคนิคลำพูน

ปริญญาตรี

สาขาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิสุกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร

ลาดกระบัง

คติพจน์

ไม่มีอะไรที่ทำได้ ถ้ามีความตั้งใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้