ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

ชื่อหัวข้อ เครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

Digital Stroage Oscilloscope on Personal Computer

ชื่อนักศึกษา

1. นายจักรกฤษ	พงษ์สุข	รหัสประจำตัว	43035367
2. นายอนุรุท	จำเริญนุสิทธิ์	รหัสประจำตัว	43035398
3. นายสุภกิจ	ทัพภะ	รหัสประจำตัว	43035620

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต **สาขาวิชา** อิเล็กทรอนิกส์และคอมพิวเตอร์

อาจารย์ที่ปรึกษา อาจารย์ไพบูลย์ พวงวงศ์ตระกูล

อาจารย์ที่ปรึกษาร่วม อาจารย์ปิยะ ศุภวราสุวัฒน์

คณะกรรมการสอบปริญญานิพนธ์		ลายมือชื่อ
1. อาจารย์ไพบูลย์	พวงวงศ์ตระกูล	.....
2. อาจารย์ปิยะ	ศุภวราสุวัฒน์	.....
3. อาจารย์สุชิน	อาจหาญ	.....
4. อาจารย์อมรชัย	ชัยชนะ	.....
5. อาจารย์สุระชัย	พิมพ์สาลี	.....

วัน/เดือน/ปีที่สอบ วันพฤหัสบดีที่ 22 พฤศจิกายน พ.ศ. 2544 เวลา 09.00 น.

สถานที่สอบ ห้อง ค.311 คณะครุศาสตร์อุตสาหกรรม สจล.

ภาควิชารับรองแล้ว

ลงนาม.....

(ผศ.วิสุทธิ์ อธิพรธรรม)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่ 19 เดือน พย. พ.ศ. 44

<BT4402092>

เครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ปริญญานิพนธ์

เครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

DIGITAL STORAGE OSCILLOSCOPE ON PERSONAL COMPUTER

T043152

นายจักรกฤษ พงษ์สุข
นายสุภกิจ ทัพภะ
นายอนุรุท จำเริญนุสิทธิ์

ปพ.
จ 215 ล
2544

เลขหมู่.....
เลขทะเบียน 43152
วัน, เดือน, ปี 23 ก.ค. 2545

.b.....
.i.....

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตร์อุตสาหกรรมบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์
ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง เครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

Digital Storage Oscilloscope on Personal Computer

วัตถุประสงค์

1. ศึกษาการทำงานของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ด้วยการเขียนโปรแกรมควบคุมด้วยVisual Basic
2. เพื่อออกแบบวงจรเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์และโปรแกรมควบคุม
3. เพื่อสร้างเครื่องต้นแบบของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ และเขียนโปรแกรมควบคุม
4. เพื่อทดสอบและทดลองใช้งานเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์
5. เพื่อนำเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ไปใช้งานไปใช้งาน

ประโยชน์ที่คาดว่าจะได้รับ

1. มีความรู้ความเข้าใจหลักการทำงานของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ด้วยการเขียนโปรแกรมควบคุมด้วย Visual Basic
2. ได้วงจรต้นแบบของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์และโปรแกรมควบคุม
3. ได้เครื่องต้นแบบของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์
4. ได้ผลการทดลองการใช้งานเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์
5. ได้นำเครื่องวัดและบันทึกสัญญาณใช้บนไมโครคอมพิวเตอร์ไปใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อหัวข้อ	เครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์
นักศึกษา	นายจักรกฤษ พงษ์สุข
	นายอนุรุท จำเริญนุสิทธิ์
	นายสุภกิจ ทัพภะ
อาจารย์ที่ปรึกษา	อาจารย์ไพบูลย์ พวงวงศ์ตระกูล
อาจารย์ที่ปรึกษาร่วม	อาจารย์ปิยะ ศุภวราสุวัฒน์
หลักสูตร	ครุศาสตร์อุตสาหกรรมบัณฑิต
สาขาวิชา	อิเล็กทรอนิกส์และคอมพิวเตอร์
ปีการศึกษา	2544

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ เป็นการออกแบบเพื่อสร้างและพัฒนา เครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ หรือที่เรียกว่า DSO (Digital Storage Oscilloscope on Personal Computer) ซึ่งใช้งานร่วมกับเครื่องคอมพิวเตอร์ส่วนบุคคล หรือ IBM PC Compatible ทั่วๆ ไป โดยแบ่งออกเป็น 2 ส่วน คือ ส่วนที่หนึ่งเป็นฮาร์ดแวร์ (Hardware) ซึ่งประกอบด้วยแผงวงจรควบคุม 1 ชุด ซึ่งเชื่อมต่อกับพอร์ตขนานของเครื่องคอมพิวเตอร์ ส่วนที่สองเป็นซอฟต์แวร์ (Software) ซึ่งผู้ใช้สามารถปรับแต่งค่าต่างๆ ที่ต้องการ และคอมพิวเตอร์จะควบคุมการทำงานของฮาร์ดแวร์อีกทีหนึ่ง สัญญาณที่ทำการวัดจะถูกเปลี่ยนเป็นสัญญาณดิจิตอล (Analog to Digital Converter หรือ ADC) โดยใช้ไอซีเบอร์ TDA8703 เป็นตัวแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล และมีหน่วยความจำชนิด FIFO (First In First Out) ทำหน้าที่เก็บข้อมูลเพื่อทำการส่งออกไปยังพอร์ตขนาน (Parallel Port) โดยมีซอฟต์แวร์ที่เขียนด้วย Visual Basic ควบคุมอีกทีหนึ่ง สัญญาณที่วัดได้สามารถแสดงผลออกทางเครื่องพิมพ์ แสดงผลสภาวะช่วงทรานเซียล และเก็บข้อมูลลงบนแผ่นดิสก์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Digital Storage Oscilloscope On Personal Computer
Students	Mr.Jukkrid Pongsuke
	Mr.Anurud Jumrearnnusit
	Mr.Supakit Thuppa
Advisor	Mr.Paiboon Pongwongtragull
Co-Advisor	Mr.Piya Supavarasuwat
Education Level	Bachelor of Science in Industrial Education
Program In	Electronics And Computer
Academic Year	2001

ABSTRACT

This thesis presents a designing and implementation of the Digital Storage Oscilloscope on Personal Computer.The system consists of a control circuit which connect to Personal Computer via parallel port and a controlling software .The input signals is converted to digital signals by TDA8703 and send to FIFO RAM. Then digital signals is send to Personal Computer for displaying .This Digital Storage Oscilloscope on Personal Computer can display transient signals, save data to floppy disk and print out.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การจัดทำปริญญานิพนธ์ฉบับนี้ลุล่วงไปด้วยดี เนื่องมาจากความร่วมมือของสมาชิกในกลุ่มทุกท่านที่สละแรงกายแรงใจในการทำงาน ขอขอบพระคุณอาจารย์ไพบูลย์ พวงวงศ์ตระกูล และคณาจารย์ภาควิชาครุศาสตร์วิศวกรรมทุกท่าน รุ่นพี่ภาควิชาครุศาสตร์วิศวกรรมทุกท่านที่ให้ความอนุเคราะห์แนะนำ ตักเตือน แนวความคิด ความรู้ต่างๆตลอดจนแนวทางในการแก้ปัญหา ในการจัดทำปริญญานิพนธ์ และเพื่อนๆ ชาวครุศาสตร์วิศวกรรมทุกคนที่มีส่วนร่วมในการสร้างสรรค์ผลงาน เจ้าหน้าที่ห้องสมุดคณะครุศาสตร์อุตสาหกรรม เจ้าหน้าที่ห้องสมุดกลาง ที่ช่วยด้านข้อมูล และที่สำคัญที่สุด คือ บุพการี ที่ให้กำลังใจ อบรมเลี้ยงดู ตลอดจนเป็นผู้ผลักดันให้ผู้จัดทำมีปริญญานิพนธ์เล่มนี้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูป	VIII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปริญญานิพนธ์	1
1.2 ขีดความสามารถของโครงงาน	1
1.3 เนื้อหาโดยสังเขป	2
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 การแปลงสัญญาณแอนะลอกเป็นดิจิตอล	3
2.1.1 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลเปรียบเทียบแบบขนาน	3
2.1.2 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบดูอัลสโลป	4
2.1.3 วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบ Successive Approximate	6
2.2 หลักการดิจิตอลสตอเรจออสซิลโลสโคป	8
2.2.1 การทำงานของดิจิตอลสตอเรจออสซิลโลสโคป	8
2.2.2 ขอบเขตการวัด	9
2.2.3 การเก็บข้อมูลของดิจิตอลสตอเรจออสซิลโลสโคป	14
2.2.4 ปัญหาพื้นฐานของดิจิตอลสตอเรจออสซิลโลสโคป	15
2.2.5 ความละเอียดถูกต้องแม่นยำ	15
2.3 พอร์ตเครื่องพิมพ์แบบขนาน	16
2.3.1 สาเหตุที่เลือกใช้งานพอร์ตขนาน	16
2.3.2 ลักษณะทางกายภาพของพอร์ตขนาน	17
2.3.3 พอร์ตข้อมูล (Data Port)	20
2.3.4 พอร์ตควบคุม(Control)	21
2.3.5 พอร์ตสถานะ (Status)	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
2.4 สัญญาณและการเชื่อมต่อของพอร์ตเครื่องพิมพ์	23
2.4.1 สายสัญญาณและหัวต่อ	23
2.4.2 แอดเดรสของพอร์ตเครื่องพิมพ์	24
2.4.3 สัญญาณและพอร์ตของเครื่องพิมพ์	25
2.5 การนำสัญญาณจากพอร์ตเครื่องพิมพ์มาใช้งาน	26
2.6 การเขียนโปรแกรมโดยใช้ VB ติดต่อกับ Parallel Port	31
2.6.1 ส่วนของ พอร์ต เอาท์พุต (OutPut Port)	32
2.6.2 ส่วนของ อินพุต พอร์ต (InPut Port)	32
2.6.3 การเขียนโปรแกรมโดยเรียกใช้ Function Out และ Inp	32
บทที่ 3 การออกแบบ การสร้าง และการทำงาน	34
3.1 การออกแบบวงจร	34
3.1.1 ภาคลดทอน และปรับแต่งสัญญาณ (Attenuation)	35
3.1.2 ภาคแปลงสัญญาณแอนะลอกเป็นดิจิตอล	40
3.1.3 ภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม (Clock generator)	41
3.1.4 วงจรควบคุม และเชื่อมต่อพอร์ต	42
3.1.5 วงจรทริกซ์เกอร์ (Trigger)	44
3.1.6 ภาคหน่วยความจำ	45
3.1.7 ภาคแหล่งจ่ายไฟ	48
3.2 การออกแบบโปรแกรม (Software)	49
บทที่ 4 การทดลอง และผลการทดลอง	51
4.1 การทดลองภาคปรับแต่งระดับสัญญาณ	51
4.1.1 ผลการทดลองภาคปรับแต่งระดับสัญญาณ	51
4.2 ภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม	55
4.2.1 ผลการทดลองภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม	55
4.3 การทดลองวัดสัญญาณอินพุต	57
4.3.1 ผลการทดลองวัดความถี่สัญญาณ	57
4.3.2 ผลการทดลองวัดขนาดสัญญาณเอซี	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
4.3.3 ผลการทดลองวัดขนาดแรงดันดีซี	64
บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไขและพัฒนา	69
5.1 บทสรุป	69
5.2 ปัญหาและแนวทางแก้ไข	69
5.3 แนวทางในการพัฒนา	70
ภาคผนวก ก เครื่องแบบ	71
ภาคผนวก ข วงจร รายการอุปกรณ์ และแผ่นวงจรพิมพ์	76
ภาคผนวก ค การสร้าง Help	94
ภาคผนวก ง รายละเอียดและคุณสมบัติของอุปกรณ์	107
บรรณานุกรม	138
ประวัติผู้แต่ง	139

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตาราง	หน้า
ตารางที่ 2.1 สัญญาณสำคัญๆ ของพอร์ตขนานที่ใช้ติดต่อกับเครื่องพิมพ์	18
ตารางที่ 2.2 การเชื่อมโยงระหว่างหัวต่อ D-Type 25 และ Centronics	24
ตารางที่ 2.3 Address ของพอร์ต Base Address (378)	24
ตารางที่ 2.4 ตำแหน่งขาและลักษณะสัญญาณต่างๆ ของพอร์ตขนาน	25
ตารางที่ 2.5 ตัวอย่างการกำหนดเลขฐาน 16 ควบคุมบิตที่ออก Port	33
ตารางที่ 3.1 ความสัมพันธ์ของย่านวัดกับอัตราขยาย และแรงดันอินพุตสูงสุด	38
ตารางที่ 3.2 ความสัมพันธ์ระหว่างสัญญาณนาฬิกาที่เลือกออกมาและสัญญาณควบคุม	42
ตารางที่ 4.1 ผลการทดลองภาคปรับแต่งสัญญาณ	51
ตารางที่ 4.2 ผลการทดลองภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม	55
ตารางที่ 4.3 ผลการวัดความถี่สัญญาณรูปไซน์	58
ตารางที่ 4.4 ผลการวัดขนาดสัญญาณ	61
ตารางที่ 4.5 ผลการวัดแรงดันดีซี	65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูป	หน้า
รูปที่ 2.1 ลักษณะวงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอก	3
รูปที่ 2.2 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบการเปรียบเทียบแบบขนาน	4
รูปที่ 2.3 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบดูอัลสโลป	5
รูปที่ 2.4 เอาต์พุตที่ได้จากอินติเกรเตอร์	5
รูปที่ 2.5 ผังการทำงานของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบ Successive Approximation	6
รูปที่ 2.6 ผังการทำงานของวงจร Successive Approximation	7
รูปที่ 2.7 ผังการทำงานของดิจิตอลสตอเรจออสซิลโลสโคป	9
รูปที่ 2.8 สัญญาณอินพุตเมื่อมีการสุ่มตัวอย่างต่ำเกินไป	11
รูปที่ 2.9 ลักษณะของการเกิดเอเลียสชิ่งเมื่อแสดงผลที่จอภาพ	11
รูปที่ 2.10 การแสดงผลแบบจุด	12
รูปที่ 2.11 การสอดแทรกด้วยวิธีเวกเตอร์	13
รูปที่ 2.12 การสอดแทรกแบบไซน์	13
รูปที่ 2.13 ผังเวลาการส่งข้อมูลไปยังเครื่องพิมพ์	17
รูปที่ 2.14 ระบบบัสภายในของ พอร์ตขนาน	19
รูปที่ 2.15 ผังการทำงานแกรมของพอร์ต Data	20
รูปที่ 2.16 ผังการทำงานของพอร์ต Control	22
รูปที่ 2.17 ผังการทำงานของพอร์ต Status	22
รูปที่ 2.18 ลักษณะของขั้วต่อพอร์ตขนานด้านที่เป็นตัวเมีย (DB-25)	23
รูปที่ 2.19 ลักษณะของขั่วต่อพอร์ตขนานด้านที่เป็นตัวผู้ (Centronic)	23
รูปที่ 2.20 สายสัญญาณเอาต์พุตแบบ 8 บิตจากพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 378H	26
รูปที่ 2.21 สัญญาณอินพุตแบบ 4 บิตบน จากพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 379H 1	26
รูปที่ 2.22 การรับสัญญาณอินพุต 4 บิตล่างจากพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 37AH	27
รูปที่ 2.23 การส่งสัญญาณเอาต์พุตจาก 4 บิตล่าง	27
รูปที่ 2.24 การใช้งานไอซี 74LS157 หรือ 74LS257 Multiplexer	28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูป	หน้า
รูปที่ 2.25 การใช้พอร์ตเครื่องพิมพ์เป็นพอร์ตแบบ 2 ทิศทาง ทรานซิสเตอร์ 2N2222A ทรานซิสเตอร์ชนิดสวิตช์ชิ่ง ทำหน้าที่เป็น NOT GATE	29
รูปที่ 2.26 การใช้ 74LS138 โดยมีสัญญาณจากแอดเดรส 378 เป็นตัวถอดรหัส	29
รูปที่ 2.27 การใช้ไอซีแลตช์เป็นตัวสร้างพอร์ตเอาต์พุต	30
รูปที่ 2.28 การใช้ 74LS257 / 74LS157 อ่านค่า 8 บิต โดยอ่านเข้ามาครั้งละ 4 บิต	31
รูปที่ 2.29 การสร้าง Form การส่งค่า และรับค่าจาก Parallel Port	32
รูปที่ 3.1 ผังการทำงานของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์	34
รูปที่ 3.2 วงจรเลือก AC/DC คัปปลิ้ง และลดทอนสัญญาณ	35
รูปที่ 3. 3 วงจรจำกัดแรงดันไฟเกิน และบัฟเฟอร์	36
รูปที่ 3.4 วงจรขยายสัญญาณแนวตั้งที่สามารถปรับอัตราขยายได้ 3 ระดับ	37
รูปที่ 3.5 วงจรปรับระดับสัญญาณแนวตั้ง	39
รูปที่ 3.6 วงจรรวมสัญญาณ	40
รูปที่ 3.7 การต่อวงจรใช้งานไอซี TDA8703	40
รูปที่ 3.8 ภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม	41
รูปที่ 3.9 วงจรควบคุมและเชื่อมต่อพอร์ต	43
รูปที่ 3.10 วงจรทริกเกอร์ (Trigger)	44
รูปที่ 3.11 ภาคหน่วยความจำ	45
รูปที่ 3.12 ขาสัญญาณควบคุมภาคหน่วยความจำ	46
รูปที่ 3.13 การเก็บข้อมูลลงหน่วยความจำ	47
รูปที่ 3.14 การอ่านข้อมูลจากหน่วยความจำ	47
รูปที่ 3.15 ภาคแหล่งจ่ายไฟของวงจรแอนะลอก	48
รูปที่ 3.16 ภาคแหล่งจ่ายไฟของวงจรดิจิตอล	49
รูปที่ 3.17 ภาคแหล่งจ่ายไฟของตัวรีเลย์	49
รูปที่ 3.18 ผังการทำงานของโปรแกรม	50
รูปที่ 4.1 ย่านการวัด 0.1 Volt/Div ความถี่ 1 kHz	52
รูปที่ 4.2 ย่านการวัด 0.2 Volt/Div ความถี่ 1 kHz	52
รูปที่ 4.3 ย่านการวัด 0.5 Volt/Div ความถี่ 1 kHz	53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูป	หน้า
รูปที่ 4.4 ย่านการวัด 5 Volt/Div ความถี่ 1 kHz	53
รูปที่ 4.5 ย่านการวัด 5 Volt/Div ความถี่ 1 MHz	54
รูปที่ 4.6 ย่านการวัด 5 Volt/Div ความถี่ 3 MHz	54
รูปที่ 4.7 ความถี่สัญญาณนาฬิกา 2 kHz	55
รูปที่ 4.8 ความถี่สัญญาณนาฬิกา 100 kHz	56
รูปที่ 4.9 ความถี่สัญญาณนาฬิกา 1 MHz	56
รูปที่ 4.10 ความถี่สัญญาณนาฬิกา 10 MHz	57
รูปที่ 4.11 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ความถี่ 10 Hz	58
รูปที่ 4.12 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ไซน์ความถี่ 2 kHz	59
รูปที่ 4.13 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ความถี่ 500 kHz	59
รูปที่ 4.14 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ความถี่ 1 MHz	60
รูปที่ 4.15 ตั้งย่านวัด 0.1 Volt/Div สัญญาณอินพุตขนาด 0.5 Vp-p	61
รูปที่ 4.16 ตั้งย่านวัด 0.2 Volt/Div สัญญาณอินพุตขนาด 1 Vp-p	62
รูปที่ 4.17 ตั้งย่านวัด 0.5 Volt/Div สัญญาณอินพุตขนาด 2 Vp-p	62
รูปที่ 4.18 ตั้งย่านวัด 1 Volt/Div สัญญาณอินพุตขนาด 4 Vp-p	63
รูปที่ 4.19 ตั้งย่านวัด 2 Volt/Div สัญญาณอินพุตขนาด 5 Vp-p	63
รูปที่ 4.20 ตั้งย่านวัด 5 Volt/Div สัญญาณอินพุตขนาด 20 Vp-p	64
รูปที่ 4.21 ตั้งย่านวัด 0.1 Volt/Div แรงดันอินพุตขนาด 0.3 V	65
รูปที่ 4.22 ตั้งย่านวัด 0.2 Volt/Div แรงดันอินพุตขนาด 0.6 V	66
รูปที่ 4.23 ตั้งย่านวัด 0.5 Volt/Div แรงดันอินพุตขนาด 2 V	66
รูปที่ 4.24 ตั้งย่านวัด 1 Volt/Div แรงดันอินพุตขนาด 4 V	67
รูปที่ 4.25 ตั้งย่านวัด 2 Volt/Div แรงดันอินพุตขนาด 4 V	67
รูปที่ 4.26 ตั้งย่านวัด 5 Volt/Div แรงดันอินพุตขนาด 20 V	68

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาและความสำคัญของปริญญานิพนธ์

ในปัจจุบันจะเห็นได้ว่าผู้ที่สนใจทำงานทางด้านอิเล็กทรอนิกส์มีจำนวนมากที่ต้องการทดลอง ศึกษา และพัฒนางานทางด้านอิเล็กทรอนิกส์ ซึ่งโดยทั่วไปนักศึกษา และผู้สนใจในงานอิเล็กทรอนิกส์ทั่วไปจะเครื่องมือวัดที่ใช้กันทั่วไปก็คงจะมีเพียงมัลติมิเตอร์ ที่มีความสามารถวัดได้แค่ กระแส และแรงดัน เมื่อต้องการจะศึกษา พัฒนา หรือ ตรวจซ่อมงานที่เกี่ยวกับความถี่ก็ไม่สามารถใช้มัลติมิเตอร์วัดสัญญาณนั้นได้ เพราะต้องใช้ออสซิลโลสโคป ในการวัดสัญญาณ ซึ่งมีให้ใช้เพียงในสถานศึกษา หรือห้องทดลองเท่านั้น ทำให้ผู้สนใจในงานอิเล็กทรอนิกส์ไม่สามารถพัฒนางานได้ ถ้าหากคิดจะซื้อออสซิลโลสโคปมาเพื่อทดลองงานเล็กๆ อย่างเช่น นักศึกษาก็ไม่คุ้มค่ากับเงินที่ลงทุนไปซื้อออสซิลโลสโคป

ปริญญานิพนธ์ฉบับนี้จึงได้นำเสนอที่จะสร้างเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ ซึ่งมีความสามารถในการใช้งานร่วมกับคอมพิวเตอร์ โดยเชื่อมต่อทางพอร์ตขนานซึ่งนักศึกษา และบุคคลที่สนใจในงานอิเล็กทรอนิกส์ส่วนใหญ่โดยทั่วไปก็มีเครื่องคอมพิวเตอร์ใช้เป็นส่วนตัวอยู่แล้วจึงเหมาะสมอย่างยิ่งที่จะสร้างเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ ไว้ใช้งานซึ่งมีความสามารถในการวัดสัญญาณได้เหมือนกับออสซิลโลสโคปที่มีจำหน่ายทั่วไป โดยสร้างในราคาที่ประหยัดกว่า และมีขนาดเล็กสามารถเคลื่อนย้ายได้ง่าย และสามารถใช้งานได้ทุกที่ ที่มีเครื่องคอมพิวเตอร์

1.2 ขีดความสามารถของโครงงาน

โครงงานนี้มีขีดความสามารถดังนี้

1) สามารถวัดสัญญาณแอนะลอกที่มีความถี่ตั้งแต่ 0Hz – 1MHz ได้

2) สามารถบันทึกรูปคลื่นสัญญาณไว้ในรูปของไฟล์ข้อมูลได้

3) มีช่องการวัดสัญญาณจำนวน 2 ช่องสัญญาณ

4) สามารถวัดแรงดัน DC ได้สูงสุด 40 V และสัญญาณ AC ได้สูงสุด 40 Vp-p

5) สามารถปรับแต่งย่านการวัดสัญญาณบนหน้าจอคอมพิวเตอร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3เนื้อหาโดยสังเขป

เนื้อหาภายในปริญญานิพนธ์ฉบับนี้แบ่งออกเป็นบทต่างๆ ดังต่อไปนี้

บทที่ 2 ทฤษฎี และหลักการจะกล่าวถึงหลักการทำงาน ของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล การใช้งาน พอร์ตขนาน และการเขียนโปรแกรม Visual Basic ติดต่อกับพอร์ตขนาน

บทที่ 3 การออกแบบ การสร้าง และการทำงานจะกล่าวถึงแผนผังการทำงานของโครงงาน การออกแบบวงจร หน้าที่ของวงจรต่างๆ และการใช้งานอุปกรณ์ต่างๆ ที่นำมาใช้ในโครงงาน

บทที่ 4 การทดลองและผลการทดลอง จะกล่าวถึงผลการทดลองในการทดสอบวัดสัญญาณแอนะลอกที่ความถี่และแอมปลิจูดต่างๆ และบันทึกผลที่ได้และนำผลไปเปรียบเทียบการใช้ออสซิลโลสโคปวัด

บทที่ 5 บทสรุปปัญหาแนวทางแก้ปัญหา และการพัฒนาจะกล่าวถึงข้อบกพร่องต่างๆ ของระบบที่ใช้ในโครงงาน การอธิบายสาเหตุของข้อบกพร่องแนวทางการปรับปรุงแก้ไขให้มีประสิทธิภาพมากกว่าระบบเดิมที่สร้างขึ้น

ภาคผนวก ก เครื่องต้นแบบ

ภาคผนวก ข วงจร รายการอุปกรณ์และแผ่นวงจรพิมพ์

ภาคผนวก ค รายละเอียดและคุณสมบัติของอุปกรณ์

ภาคผนวก ง การสร้าง Help

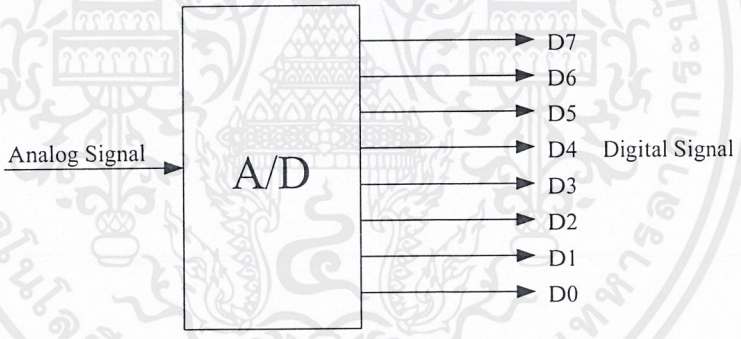
ภาคผนวก จ คู่มือการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

2.1 การแปลงสัญญาณแอนะลอกเป็นดิจิตอล

สัญญาณในทางปฏิบัติที่พบได้บ่อยๆ เช่น สัญญาณเรดาร์ สัญญาณเสียง สัญญาณภาพ ส่วนใหญ่จะเป็นสัญญาณแอนะลอก การประมวลผลสัญญาณประเภทนี้ด้วยระบบดิจิตอล มีความจำเป็นที่จะต้องทำการเปลี่ยนสัญญาณแอนะลอกให้เป็นสัญญาณดิจิตอล ซึ่งขบวนการนี้เรียกว่า การแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล (Analog to Digital Conversion) โดยอุปกรณ์ที่ทำหน้าที่ในการแปลงสัญญาณเรียกว่า ตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอล หรือ ADCs มีลักษณะดังรูปที่ 2.1

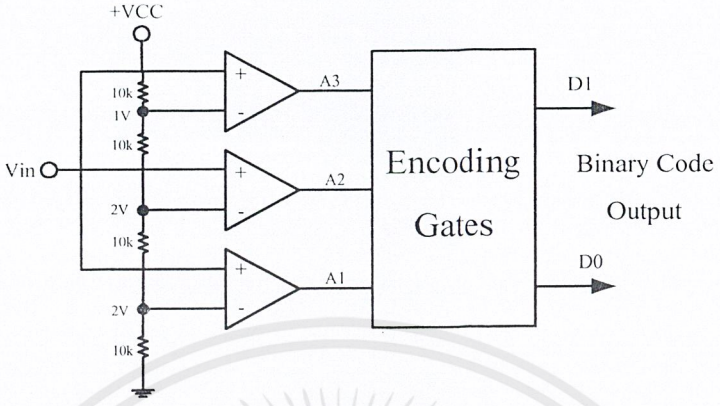


รูปที่ 2.1 ลักษณะวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล

2.1.1 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบเปรียบเทียบแบบขนาน

จากรูปที่ 2.2 วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบนี้ใช้หลักการของการเปรียบเทียบแบบขนานโดยสัญญาณที่นำมาแปลงนี้จะต่อขนานกับตัวเปรียบเทียบทุกตัวสัญญาณจะเข้าที่ขาบวก ส่วนขาลบของตัวเปรียบเทียบจะต่อกับแรงดันอ้างอิงของแต่ละระดับโดยมากได้มาจากการต่อแบ่งของความต้านทานจากวงจรนี้ถ้าสัญญาณที่เข้ามามีค่าเท่ากับจุดเปรียบเทียบใดๆ ก็จะทำให้เอาต์พุตของตัวเปรียบเทียบอันนั้นเป็นลอจิก "1" เช่นถ้าสัญญาณเข้ามามีค่าเท่ากับจุดเปรียบเทียบใดๆ ก็จะทำให้เอาต์พุตของตัวเปรียบเทียบอันนั้นเป็นลอจิก "1" เช่น ถ้ามีสัญญาณเข้ามา 2.6 โวลต์ จะทำให้ A1 และ A2 มีค่าเป็นลอจิก "1"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบการเปรียบเทียบแบบขนาน

จุดเด่นของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบนี้ คือ สามารถทำการเปลี่ยนแปลง (Convert) ได้เร็วมาก ซึ่งมีค่าทั่วไปอยู่ที่ 20 นาโนวินาที เท่านั้นแต่ข้อเสียก็ คือ จะต้องสิ้นเปลืองฮาร์ดแวร์จำนวนมากดังรูปที่ 2.2 คือ วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลขนาด 2 บิต เท่านั้น ซึ่งจะต้องใช้ตัวเปรียบเทียบถึง 3 ตัว เขียนเป็นสมการได้ดังสมการที่ 2.1

$$2^n - 1 \tag{2.1}$$

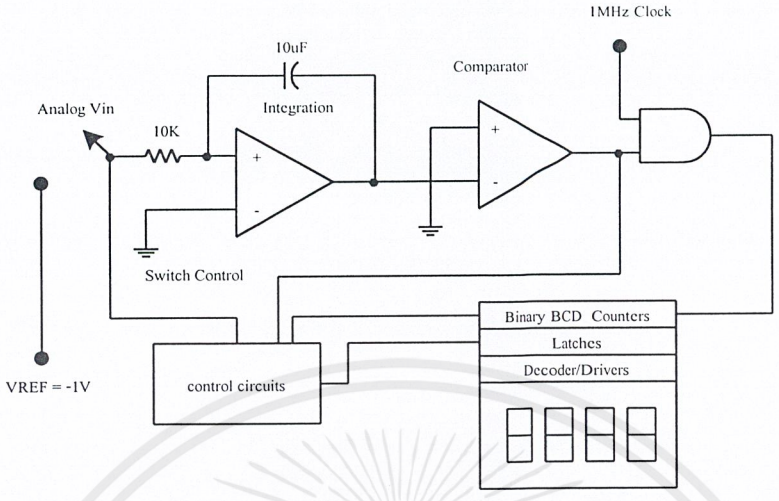
หมายความว่า ถ้าเราต้องการวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล ขนาด 8 บิต ก็จะต้องใช้ตัวเปรียบเทียบถึง 255 ตัว จึงทำให้วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบนี้ไม่ค่อยเป็นที่นิยมมากนัก

2.1.2 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบดูอัลสโลป

วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบนี้มักจะใช้กับดิจิตอลโวลต์มิเตอร์ เนื่องจากมีราคาถูกในขณะที่สามารถให้รายละเอียดได้ดี การทำงานเริ่มต้นด้วยการรีเซตตัวนับให้มีค่าเป็น 0 และต่อสัญญาณแอนะลอกเข้ากับอินติเกรเตอร์ (Integrator) เราสมมุติว่าแรงดันอินพุตมีค่าเป็นบวกเอาต์พุตจากอินติเกรเตอร์จะแสดงได้ดังรูปที่ 2.3

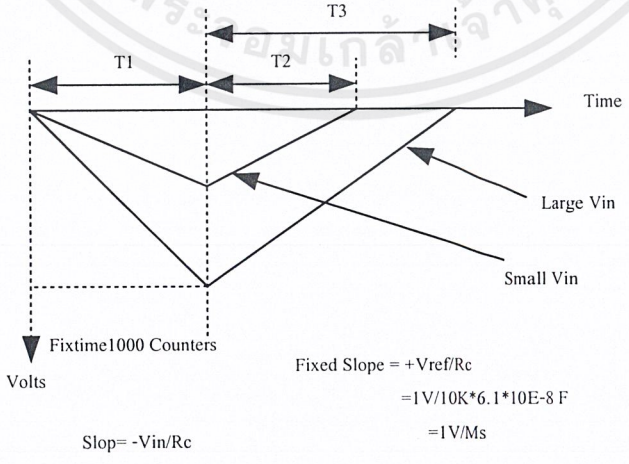
เมื่อค่าเอาต์พุตจากอินติเกรเตอร์มีค่าเป็นลบจะทำให้คอมพิวเตอร์ทำงานส่งผลให้แอนด์เกตเปิด และจะทำให้สัญญาณนาฬิกาสามารถผ่านไปยังระบบนับได้ ค่าเอาต์พุตจากอินติเกรเตอร์นี้จะถูกกำหนดระบุเวลา (Fixed Time)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบดูอัลสโลป

จากวงจรควบคุมเมื่อถึงจุดนี้จะทำการรีเซตตัวนับอีกครั้ง และทำการต่อสัญญาณอินพุตของอินติเกรเตอร์เข้ากับแรงดันอ้างอิง (V_{REF}) ที่เป็นค่าลดลงซึ่งยังผลให้เอาต์พุตของอินดิเกรเตอร์มีสโลปขึ้นเป็นบวก ค่าสโลปตั้งแต่ขึ้นจนกระทั่งถึงค่า 0 นี้เอง ที่จะทำให้ตัวนับ นับความถี่ได้ และค่าที่ได้จะสัมพันธ์กับแรงดันอินพุตเริ่มแรกที่วัดได้ ดังรูปที่ 2.4 วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบนี้มักจะอยู่ในรูปของไอซีสำเร็จรูป และใช้กับงานด้านดิจิตอลโวลต์มิเตอร์ ซึ่งโดยทั่วไปจะมีการเปลี่ยนแปลงเวลาประมาณ 300 มิลลิวินาที

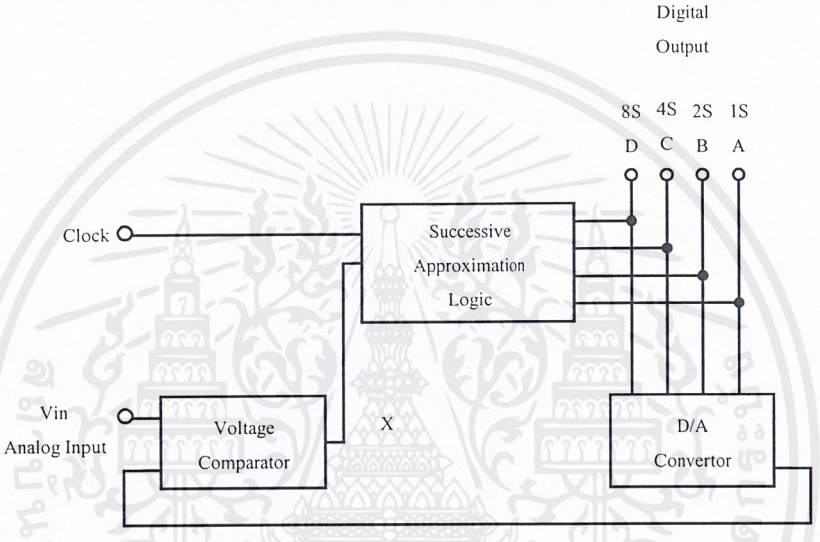


รูปที่ 2.4 เอาต์พุตที่ได้จากอินติเกรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบ Successive Approximate

วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบนี้ประกอบด้วย วงจรเปรียบเทียบแรงดัน วงจรเปลี่ยนสัญญาณแอนะลอกเป็นดิจิตอล และวงจร Successive Approximate Logic ดังแสดงในรูปที่ 2.5 และผังการทำงานของวงจรแสดงลำดับการทำงานแสดงดังรูปที่ 2.6 การทำงานตามผังการทำงานของวงจรในรูปที่ 2.6 อธิบายได้ดังนี้



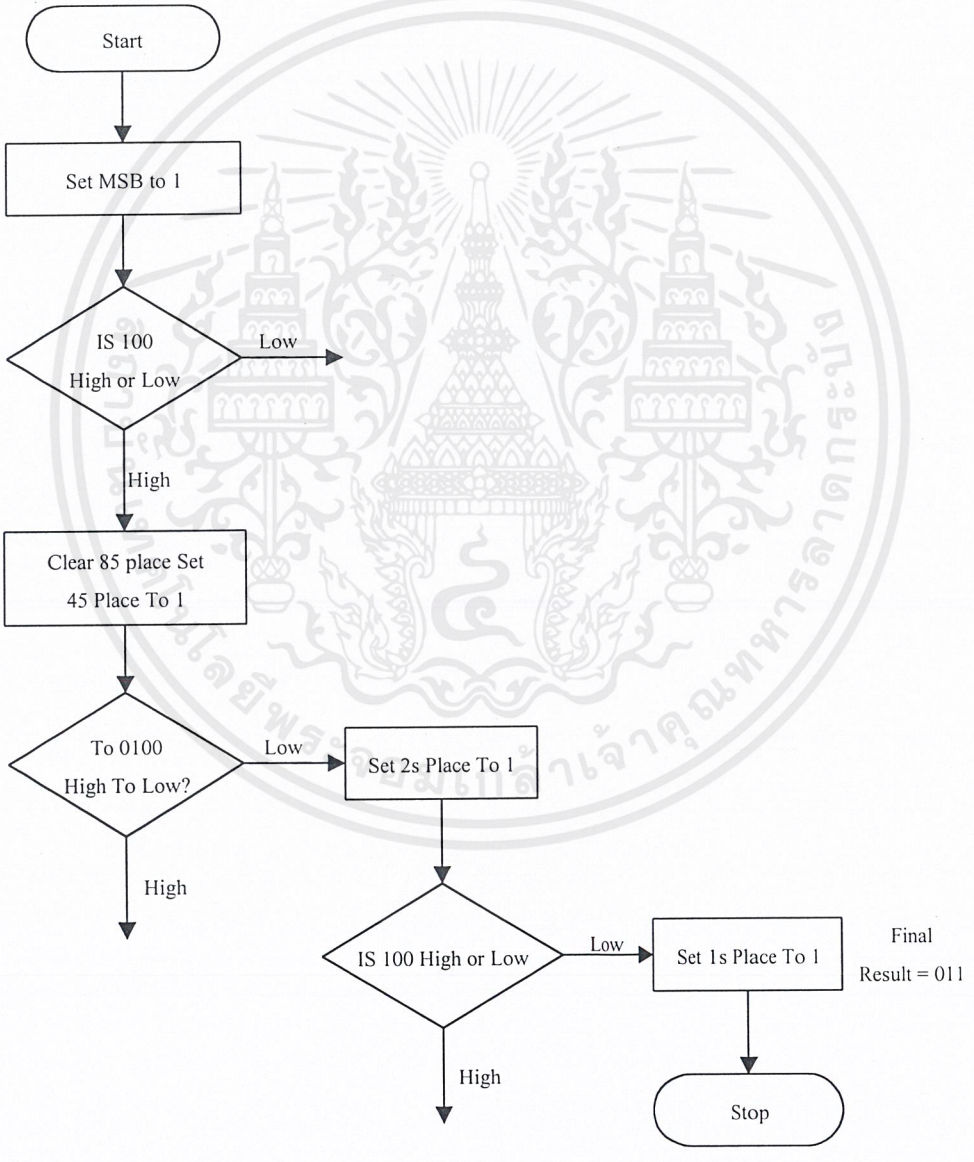
รูปที่ 2.5 ผังการทำงานของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบ Successive Approximate

สมมุติว่าแรงดันแอนะลอกที่อินพุตเท่ากับ 7 โวลต์ วงจรจะต้องให้บิต MSB เป็นลอจิก “1” ทำให้ได้รหัสไบนารี “1000” ป้อนผ่านวงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอกไปยังอินพุตของวงจรเปรียบเทียบแรงดันซึ่งจะเปรียบเทียบว่าแรงดันเปรียบเทียบที่ป้อนกลับสูง หรือ ต่ำกว่าแรงดันที่อินพุตถ้าแรงดันเปรียบเทียบสูงกว่าวงจร Successive Approximation Logic ก็จะเคลียร์บิต MSB หรือ บิต 2^2 ให้เป็นลอจิก “1” ผลที่ได้ คือ รหัส “0100” ซึ่งจะเปลี่ยนเป็นแรงดันป้อนกลับไปเปรียบเทียบกับแรงดันอินพุตอีก คราวนี้ถ้าแรงดันเปรียบเทียบต่ำกว่าแรงดันที่อินพุตวงจรลอจิกก็จะเซตกับแรงดันอินพุตอีก คราวนี้ถ้าแรงดันเปรียบเทียบต่ำกว่าแรงดันที่อินพุตวงจรลอจิกก็จะเซตบิตถัดไป คือ บิตที่ 2^1 ให้เป็นลอจิก “1” ผลที่ได้ คือ รหัส “0110” แล้วนำไปเปรียบเทียบใหม่ ถ้าแรงดันเปรียบเทียบยังต่ำกว่าแรงดันที่อินพุตอีก วงจรลอจิกก็จะเซตบิตถัดไป คือ บิตที่ 2^0 ให้เป็นลอจิก “1” ผลที่ได้ คือ รหัส “0111” เมื่อนำไปเปรียบเทียบกับแรงดันที่อินพุตปรากฏว่าเท่ากันวงจรเปรียบเทียบก็จะควบคุมให้วงจร Successive Approximation Logic หยุดการทำงาน ข้อมูลรหัสไบนารีที่อยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรลอจิกควบคุมก็ คือ “0111” ซึ่งจะเป็นรหัสไบนารีแทนค่าแรงดันแอนะลอกที่อินพุต 7 โวลต์นั่นเอง

ข้อดีของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบนี้ คือ จะใช้เวลาในการเปลี่ยนสัญญาณเร็วมาก เพราะไม่ต้องใช้วิธีนับเรียงลำดับต่อไปเรื่อยๆ เหมือนกับวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบอื่นๆ วงจร Successive Approximation Logic จึงเป็นวงจรที่นิยมใช้อย่างมากมาย และกว้างขวาง



รูปที่ 2.6 ผังการทำงานของวงจร Successive Approximation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 หลักการดิจิตอลสตอเรจออสซิลโลสโคป

ดิจิตอลสตอเรจออสซิลโลสโคปได้รับการออกแบบให้มีขีดความสามารถในการตอบสนองความต้องการของผู้ใช้ ซึ่งไม่สามารถทำได้ในแอนะลอกสโคปแบบเดิมๆ ที่มีอยู่ เช่น การเก็บข้อมูลของสัญญาณที่วัดได้เพื่อการนำมาวิเคราะห์ในภายหลัง การวิเคราะห์รูปคลื่นอย่างละเอียดโดยการสุ่มรูปคลื่นส่วนที่ต้องการ การจับสัญญาณที่เกิดขึ้นเพียงชั่วขณะ การทำปรีทริกเกอร์ และการตรวจจับสัญญาณที่มีการเปลี่ยนแปลงทางความถี่อย่างรวดเร็ว หรือ ช้าเกินไป ซึ่งไม่สามารตรวจจับได้ด้วยแอนะลอกสโคปแบบปกติ จุดสำคัญของสโคปแบบนี้อยู่ที่วิธีการในการเก็บข้อมูล และวิธีการทางดิจิตอลที่นำมาใช้ โดยปกติแล้วข้อมูลที่ถูกเก็บเอาไว้นั้นสามารถนำไปใช้บันทึกลงในเครื่องคอมพิวเตอร์ได้ และยังสามารถต่อพ่วงพรินเตอร์ได้ด้วย

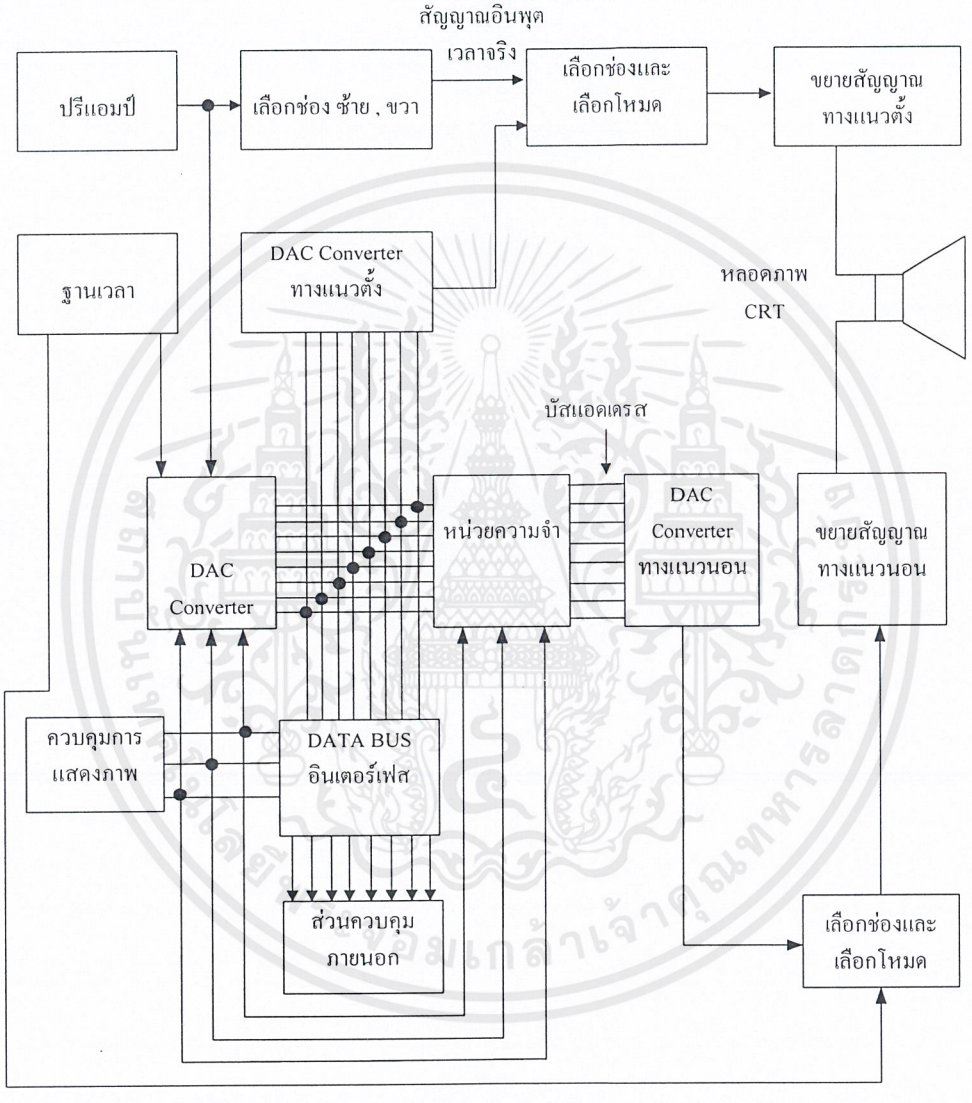
2.2.1 การทำงานของดิจิตอลสตอเรจออสซิลโลสโคป

สัญญาณแอนะลอก และสัญญาณดิจิตอลนั้นมีการนำมาเปรียบเทียบกันอยู่เสมอในเรื่องของสโคปก็เช่นเดียวกันของสตอเรจออสซิลโลสโคปนั้นได้ถูกประดิษฐ์ขึ้นมาทั้งแบบแอนะลอกและแบบดิจิตอล สำหรับแอนะลอกสตอเรจออสซิลโลสโคปนั้น จะมีวิธีการเก็บบันทึกรูปคลื่นแบบแอนะลอกนั้น คือ การใช้หลอดสตอเรจ (Storage CRT) ซึ่งหลอดนี้มีความสามารถทำให้สัญญาณที่เกิดขึ้นเพียงชั่วขณะแสดงผลบนจอได้นานเป็นเวลา 1 ชั่วโมง หรือ มากกว่า โดยวิธีการในการควบคุมแรงไฟ และอิเล็กตรอนภายในหลอด แต่การใช้หลอดดังกล่าวจะมีอายุการใช้งานเพียง 1,000 ชั่วโมงเท่านั้น หากนำไปใช้แสดงผลตามปกติก็จะใช้งานได้ยาวนานกว่า ส่วนดิจิตอลสตอเรจออสซิลโลสโคปจะมีวิธีเก็บบันทึกรูปคลื่นด้วยระบบดิจิตอล ข้อมูลจะถูกบันทึกไว้ในหน่วยความจำดิจิตอลซึ่งจะเห็นว่าเมื่อเปรียบเทียบกับแอนะลอกแล้วแบบแอนะลอกจะเก็บรูปคลื่นด้วยวงจรนี้ คือสิ่งที่แตกต่างกัน สำหรับดิจิตอลสตอเรจออสซิลโลสโคปจะมีขบวนการในการทำงานอยู่ด้วยกัน 3 ช่วงใหญ่ๆ คือ ช่วงของการสุ่มตัวอย่าง และการแปลงเป็นสัญญาณดิจิตอล, ช่วงของการเก็บข้อมูล และสุดท้าย คือ ช่วงของการแสดงผลค่าต่างๆ เริ่มต้นด้วยการสุ่มจำนวนตัวอย่างสัญญาณที่เข้ามาเพื่อให้ได้จำนวนของจุดบนสัญญาณเหล่านี้จากนั้นจะเป็นขั้นตอนการนำค่าที่ได้จากการสุ่มตัวอย่างมาทำการแปลงเป็นสัญญาณดิจิตอลด้วยวงจรแปลงสัญญาณแอนะลอกมาเป็นดิจิตอล หากเป็นวงจรที่ใช้สัญญาณดิจิตอลด้วยวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล หากเป็นวงจรที่ใช้สัญญาณดิจิตอล 8 บิต ก็จะได้ระดับของสัญญาณที่แปลงออกมา 2^8 หรือ 256 ระดับ

ขั้นตอนที่กล่าวมาถูกควบคุมความเร็วในการทำงานด้วยฐานเวลา (Time Base) เดียวกันซึ่งเป็นฐานเวลาแบบดิจิตอลที่มีความเที่ยงตรงสูงมาก และใช้เป็นเวลาอ้างอิงในการทำงานของวงจรซึ่งโดยปกติแล้วค่าฐานเวลาจะมีหน่วยเป็น MS/s หรือ จำนวนจุดต่อวินาที ค่าที่แปลงเป็นสัญญาณดิจิตอลแล้วจะถูกเก็บไว้ในหน่วยความจำสำหรับการแสดงผลของดิจิตอลสตอเรจออสซิลโลสโคป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะอาศัยการทำงานแบบแอนะลอก ดังนั้นในช่วงของการแสดงผลจึงจะต้องแปลงสัญญาณดิจิตอลไปเป็นสัญญาณแอนะลอกเสียก่อน เพื่อให้ได้สัญญาณควบคุมลำอิเล็กตรอนทางแนวตั้ง และแนวนอนในรูปที่ 2.7 จะเป็นรายละเอียดพื้นฐานของดิจิตอลสตอเรจออสซิลโลสโคป



รูปที่ 2.7 ผังการทำงานของดิจิตอลสตอเรจออสซิลโลสโคป

2.2.2 ขอบเขตการวัด

ทุกสิ่งทุกอย่างย่อมมีขีดจำกัดในตัวของมันเองเมื่อเรานำสิ่งนั้นมาใช้งานเกินความสามารถของมันผลที่ได้ก็จะไม่ถูกต้องสมบูรณ์ ดิจิตอลสตอเรจออสซิลโลสโคปก็เช่นเดียวกัน เมื่อดิจิตอลสตอเรจออสซิลโลสโคปถูกสร้างขึ้นมาด้วยขบวนการทางดิจิตอล ดังนั้นขีดความสามารถของมันจึง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ถูกจำกัดด้วยวิธีการทางดิจิตอลในแอนะลอกสโคป หรือ ดิจิตอลสโคปทั่วๆ ไป จะเห็นว่าผู้ผลิตกำหนดขอบเขตการวัดเป็นค่าความถี่สูงสุดที่เครื่องสามารถทำการได้ เช่น 20 MHz, 100 MHz, 200 MHz เป็นต้น ซึ่งเวลาซื้อเวลาซื้อก็ต้องไตร่ตรองถึงขีดจำกัดอันนี้

สำหรับดิจิตอลสตอเรจออสซิลโลสโคปนั้นขอบเขตของการวัดนอกจากสามารถบอกเป็นค่าความถี่สูงสุดที่เครื่องสามารถวัดได้แล้ยังต้องบอกค่าอัตราการสุ่มตัวอย่างข้อมูลควบคู่ไปด้วยโดยปกติแล้วจะมีค่าเป็นจำนวนล้านครั้งต่อวินาที เช่น ความถี่สุ่ม 20 MS/s วัดความถี่สูงสุด 20 MHz ความถี่สุ่ม 40 MS/s วัดความถี่สูงสุดที่ 100 MHz, ความถี่ที่ 100 MS/s วัดความถี่สูงสุด 100MHz

เริ่มด้วยค่าอัตราการสุ่มตัวอย่างข้อมูลจะชี้ให้เห็นถึงความละเอียด และคุณภาพของภาพที่ปรากฏบนจอ ซึ่งประกอบขึ้นมาจากจุดที่ได้จากการสุ่มตัวอย่างบนรูปคลื่นที่วัด ถ้าจำนวนจุดที่ได้มีจำนวนมาก ภาพที่ได้ก็จะมีความถูกต้องสมบูรณ์มากการสูญเสียจุดจากการสุ่มตัวอย่างสูญเสียเพียงเล็กน้อยในบางรูปคลื่นก็อาจเป็นการสูญเสียรายละเอียดของรูปคลื่นนั้นไป ถ้าอัตราการสุ่มตัวอย่างมีค่ามากนั่น คือ ดิจิตอลสตอเรจออสซิลโลสโคปจะมีความละเอียดของรูปคลื่นมากขึ้นด้วย ส่วนความถี่ที่บอกมานั้นก็ยังคงเป็นขอบเขตการวัดความถี่สูงสุดของดิจิตอลสตอเรจออสซิลโลสโคปในลักษณะเดียวกับแอนะลอกสโคป หากต้องการหารูปคลื่นที่ปรากฏบนจอว่ามีความละเอียดเท่าไรก็สามารถทำได้ด้วยการคำนวณตามสมการที่ 2.2

$$\textit{จำนวนจุดต่อรูปคลื่น} = \frac{\textit{อัตราการสุ่มตัวอย่างของดิจิตอลสตอเรจออสซิสโลสโคป}}{\textit{ความถี่ที่ทำการวัด}} \qquad (2.2)$$

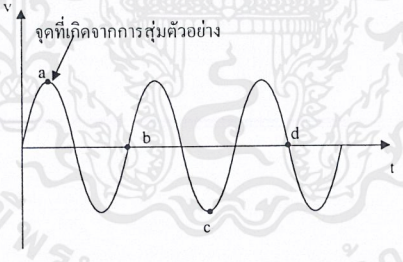
ตัวอย่าง เช่น ดิจิตอลสตอเรจออสซิลโลสโคปมีอัตราการสุ่มตัวอย่าง 50 MS/s ใช้วัดสัญญาณที่มีความถี่ 500 MHz จากสมการที่ 2.2 จะได้ว่า

$$\textit{จำนวนจุดต่อรูปคลื่น} = \frac{50ms/s}{500kHz} = 100$$

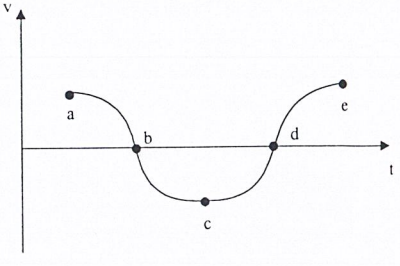
จะเห็นได้ว่าภาพที่แสดงผลบนจอนั้นในหนึ่งรูปคลื่นจะเกิดจากการเรียงกันของจุดจำนวน 100 จุด แต่ถ้าหากความถี่ที่ใช้วัดเปลี่ยนเป็น 10 MHz ที่อัตราการสุ่มตัวอย่างเดิม ความละเอียดของภาพในหนึ่งรูปคลื่นจะมีเพียง 5 จุด ต่อหนึ่งรูปคลื่นเท่านั้น ซึ่งจากทั้ง 2 กรณี ทำให้สรุปได้ว่าเมื่อนำมาวัดค่าสัญญาณที่มีความถี่ต่ำๆ จะให้ความละเอียดของภาพสูง แต่เมื่อนำมาวัดสัญญาณที่มีความถี่สูงๆ แล้วจะให้ภาพที่มีความละเอียดชัดเจนได้น้อยลง ปัญหาอีกอย่างหนึ่งซึ่งเกิดขึ้นกับดิจิตอลสตอเรจออสซิลโลสโคป คือ การที่สัญญาณที่จะทำการวัดมีความถี่สูงมากๆ เมื่อมีการสุ่มตัวอย่าง

เอกสารนี้มีลิขสิทธิ์ ห้ามมิให้ผลิตซ้ำ ดัดแปลง หรือนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังกล่าวแล้วนำมาสร้างให้ปรากฏบนจออีกครั้งผลที่ได้บนจอจะเป็นภาพที่ต่างไปจากสัญญาณที่วัดจริง คือ สัญญาณเอเลียสอันเกิดจากอัตราการสุ่มต่ำกว่าความถี่ของสัญญาณที่วัดจริง โดยดูจากตัวอย่างในรูปที่ 2.8 และรูปที่ 2.9 จุด a, b, c, d และ e เป็นจุดที่เกิดจากการสุ่มสัญญาณ ในการใช้งานควรพยายามหลีกเลี่ยงอย่าให้เกิดสัญญาณเอเลียสขึ้น เพราะว่า สัญญาณเอเลียสเป็นรูปคลื่นที่มีความถี่ต่างไปจากรูปคลื่นจริงอย่างมาก ซึ่งไม่สามารถนำไปวิเคราะห์ได้ การที่ทำให้รูปคลื่นปรากฏบนจอถูกต้องสมบูรณ์นั้นจำนวนจุดที่ได้จากการสุ่มตัวอย่างต้องมีมากกว่า 2 เท่า ของความถี่ที่วัดนั้นใน 1 รูปคลื่น และเมื่อทำการตรวจวัดขอบขาขึ้น และขอบ ขาลงของพัลส์จะต้องได้จำนวนครั้งที่สุ่มตัวอย่างมากกว่า 10 ครั้ง ต่อ 1 รูปคลื่น นอกจากการสุ่มตัวอย่างที่ต้องการความเร็วในการทำงานแล้วยังต้องพิจารณาอีกด้วยว่าวงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลนั้นสามารถทำงานได้ด้วยความเร็วขนาดไหนซึ่งจะพิจารณาในหัวข้อต่อไป สิ่งที่จะทำให้เรารู้ถึงขอบเขตของการวัดของดิจิตอลสตอเรจออสซิลโลสโคปอีกอย่างหนึ่งก็ คือ ค่าความถี่สูงสุดของสัญญาณที่ดิจิตอลสตอเรจออสซิลโลสโคปสามารถทำการเก็บข้อมูลได้ ซึ่งเราเรียกว่าค่า USB (Useful Storage Bandwidth) ค่า USB นี้มีค่าเป็นเท่าไหร่นั้นขึ้นอยู่กับความสามารถในการสุ่มตัวอย่างของดิจิตอลสตอเรจออสซิลโลสโคปด้วย ดังนั้นสามารถหาค่า USB ได้จากสมการที่ 2.3



รูปที่ 2.8 สัญญาณอินพุตเมื่อมีการสุ่มตัวอย่างต่ำเกินไป

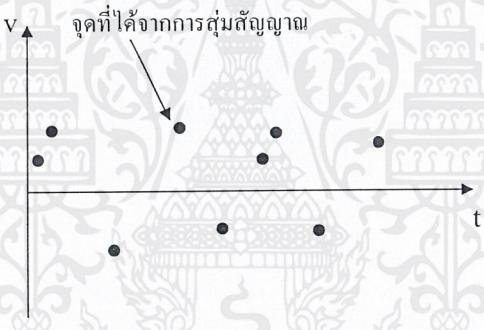


รูปที่ 2.9 ลักษณะของการเกิดเอเลียสซิ่งเมื่อแสดงผลที่จอภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$USB = \frac{\text{อัตราการสุ่มตัวอย่างสูงสุด}}{25} \tag{2.3}$$

ตัวเลข 25 เป็นจำนวนจุดที่ใช้ในการสร้างภาพบนหน้าจอ 1 รูปคลื่นซึ่งเป็นค่าที่ใช้โดยทั่วไป เนื่องจากดิจิตอลสตอเรจออสซิลโลสโคปไม่สามารถแสดงรายละเอียดของสัญญาณที่มีความถี่สูงกว่าขีดจำกัดได้มากพอ ดังนั้นจึงได้มีการคิดค้นวิธีการเพิ่มรายละเอียดของสัญญาณโดยการสร้างความถี่ในการสุ่มตัวอย่างแบบปกติ ผล คือ จะมีจุดเสริมเข้าไปในรูปคลื่นเดิมภาพที่ได้จะมีความต่อเนื่องสม่ำเสมอมากขึ้น และเรียกวิธีนี้ว่า "ทฤษฎีการสอดแทรกแบบลิเนียร์" ซึ่งแสดงตัวอย่างการสอดแทรกสัญญาณในรูปที่ 2.10



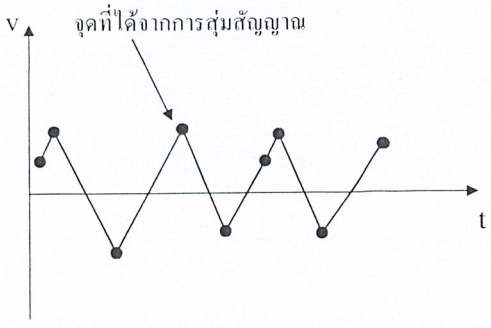
รูปที่ 2.10 การแสดงผลแบบจุด

ในรูปที่ 2.10 จะเป็นการแสดงให้เห็นถึงการสร้างภาพให้ปรากฏบนหน้าจอโดยการเรียงจุดที่ได้จากการสุ่มตัวอย่างโดยปกติจะได้ประมาณ 25 จุดต่อรูปคลื่น ส่วนรูปที่ 2.11 เป็นการลากเส้นเชื่อมต่อกันระหว่างจุดที่ได้มาทำให้ได้ภาพเป็นเส้นตรงเชื่อมต่อกัน 10 เส้น ต่อหนึ่งรูปคลื่นซึ่งวิธีการนี้เรียกว่า การสอดแทรกแบบลิเนียร์ หรือ การแสดงผลบวกแบบเวกเตอร์ (Vector Display) ดังนั้นเมื่อเป็นการแสดงผลของรูปคลื่นไซน์ ค่า USB จะเป็นดังสมการที่ 2.4

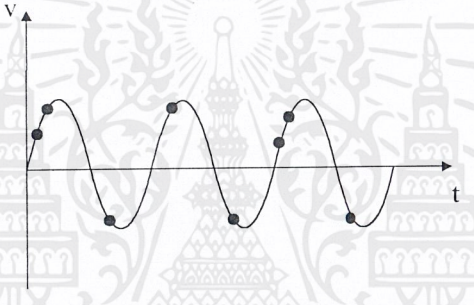
$$USB = \frac{\text{อัตราการสุ่มตัวอย่างสูงสุด}}{10} \tag{2.4}$$

$$USB = \frac{\text{อัตราการสุ่มตัวอย่างสูงสุด}}{5} \tag{2.5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 การสอดแทรกด้วยวิธีเวกเตอร์



รูปที่ 2.12 การสอดแทรกแบบไซน์

สำหรับรูปที่ 2.12 เป็นการสอดแทรกโดยการนำเอาฟังก์ชันไซน์มาคำนวณลากเส้นเชื่อมระหว่างจุด (Sine inerpolation) ซึ่งวิธีการนี้จะใช้จุดเพียง 2.5 จุดต่อรูปคลื่นเท่านั้นในการแสดงผล

ดิจิตอลสตอเรจออสซิลโลสโคปกับรูปคลื่นพัลส์ หากเราจะพูดถึงรูปคลื่นพัลส์แล้ว ส่วนที่มีความสำคัญมากต่อรูปคลื่นชนิดนี้ก็ คือ ช่วงเวลาขอบขาขึ้น และขอบขาลงของพัลส์ ดังนั้นเครื่องมือที่จะใช้วัดรูปคลื่นเหล่านี้จะต้องสามารถวัดช่วงขอบขาขึ้น และลงได้ โดยมีความผิดพลาดน้อยที่สุดในแอนะลอกสโคปสามารถคำนวณหาช่วงเวลาขอบขาขึ้น (Rise time: t_r) ของพัลส์ได้ดังสมการที่ 2.6

$$tr = \frac{0.35}{bandwidth} \tag{2.6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสูตรดังกล่าวหากแอนะลอกสโคปมีย่านการวัด 100 MHz จะได้ช่วงเวลาขอบขาขึ้นของพัลส์เท่ากับ 3.5 ns นี้ คือ วิธีการของแอนะลอกสโคป ส่วนในดิจิตอลสโคปช่วงเวลาของพัลส์ขาขึ้นที่วัดได้จะมีการเปลี่ยนแปลงอยู่ระหว่าง 0.8 ถึง 1.6 เท่า ของช่วงเวลาการสุ่มตัวอย่าง หากคิดช่วงเวลาขอบขาขึ้นเป็น 10 ถึง 90 เปอร์เซ็นต์ ของแอมปลิจูดของพัลส์จะได้ดังสมการที่ 2.7

$$tr = อัตราการสุ่มตัวอย่าง \tag{2.7}$$

เพื่อให้การคำนวณมีความคลาดเคลื่อนน้อยลง สูตรการหาช่วงเวลาขอบขาขึ้นที่นำไปใช้งานจริงจึงใช้ค่าเท่ากับ 1.6 ตลอดดังสมการที่ 2.8

$$Utr = 1.6 \times ช่วงเวลาการสุ่มตัวอย่างต่ำสุด \tag{2.8}$$

สำหรับดิจิตอลสตอเรจออสซิลโลสโคปแล้วในการหาช่วงขอบขาขึ้นที่สามารถจะวัดได้จะมีการคำนวณเช่นเดียวกันกับดิจิตอลสโคป เช่น ถ้ามีอัตราการสุ่มตัวอย่างเป็น 100Ms/s ก็จะมีช่วงเวลาการสุ่มตัวอย่างเป็น 0.01 μs และ $t_r = 0.01\mu s \times 1.6 = 16ns$ นั่น คือ ดิจิตอลสตอเรจออสซิลโลสโคปเครื่องนี้จะมีความสามารถแสดงผลช่วงขอบขาขึ้นในการวัดได้ภายในเวลา 16 ns เมื่อคิดช่วงขอบขาขึ้นเป็น 10 ถึง 90 เปอร์เซ็นต์ของแอมปลิจูด

2.2.3 การเก็บข้อมูลของดิจิตอลสตอเรจออสซิลโลสโคป

ความสามารถของดิจิตอลสตอเรจออสซิลโลสโคปที่สำคัญอีกอย่างหนึ่ง คือ ความสามารถในการเก็บข้อมูล ซึ่งสำหรับดิจิตอลสตอเรจออสซิลโลสโคปแล้วหน่วยความจำที่สามารถรองรับข้อมูลได้นั้นมีมากมายเช่นเดียวกับบรรดาคอมพิวเตอร์ทั้งหลาย ดังนั้นจึงเป็นที่แน่นอนว่าหน่วยความจำที่ใช้ก็มี 2 แบบ คือ RAM (Random Access Memory) และ ROM (Read Only Memory)

สำหรับแรม (RAM) สามารถเก็บข้อมูลที่เป็นปัจจุบันได้อยู่ตลอดเวลาในขณะที่รอมนั้นจะเป็นหน่วยความจำถาวรที่ไม่สามารถบันทึกข้อมูลเพิ่มเติมได้ส่วนมากจะใช้ในการแสดงคุณสมบัติอุปกรณ์ หรือ วงจรต่างๆ รวมทั้งการแก้ไขปัญหาในลักษณะต่างกันการเก็บบันทึกข้อมูลนั้นยังสามารถที่จะบันทึกลงบนแผ่นดิสก์เก็ต เทปแม่เหล็ก หรือ แม้แต่การพ่วงเข้ากับคอมพิวเตอร์เพื่อโอนถ่ายข้อมูลได้ด้วย

สำหรับการเก็บข้อมูลแบบแรมนั้น โดยปกติจะมีทั้งแบบ CMOS, NMOS หรือ แม้แต่ ECL (Emitter Cupied Bipola Logic) ซึ่งแบบต่างๆ เหล่านี้นั้นจะเป็นหน่วยความจำแรมซึ่งอยู่ภายในดิจิตอลสตอเรจออสซิลโลสโคป และมีขนาดหน่วยความจำที่จำกัดสำหรับหน่วยความจำขนาดใหญ่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และมีความยาวของข้อมูลมากๆ ก็จะต้องทำการแก้ไขข้อมูลให้ทันสมัยอยู่ตลอดเวลาด้วย และขนาดหน่วยความจำที่ดิจิตอลสตอเรจออสซิลโลสโคปใช้จะอยู่ในช่วง 4 กิโลไบต์ถึง 32 กิโลไบต์ นอกจากนี้ปัจจุบันยังมีแผ่นโปรแกรมแบบการ์ดด้วย

2.2.4 ปัญหาพื้นฐานของดิจิตอลสตอเรจออสซิลโลสโคป

ปัญหาที่มักจะเกิดขึ้นบ่อยๆ กับแอนะลอกสโคป และดิจิตอลสโคป คือ การสั่นไหวของภาพทางแนวนอน อาการดังกล่าวจะทำให้ภาพที่ได้จากการวัดเกิดอาการพร่ามัวเนื่องจากมีการสั่นของภาพ และจะเกิดกับรูปคลื่นไซน์ไปจนถึงรูปคลื่นพัลส์ด้วย

อย่างไรก็ตามปัญหานี้ก็อาจเกิดขึ้นได้อีก อันเนื่องมาจากสิ่งแวดล้อมภายนอกอย่างเช่น การที่สัญญาณแอนะลอกที่ทำการวัดมีระดับแรงดันที่ไม่คงที่ มีการเปลี่ยนแปลงตลอดเวลา ซึ่งแรงดันดังกล่าวจะเข้าไปเกี่ยวพันกับการทริกของสโคปโดยตรงด้วย ซึ่งจะสรุปได้ว่าถ้าทุกอย่างภายนอกเป็นปกติปัญหานี้ก็จะไม่เกิดขึ้นมาอีกอย่างแน่นอนสำหรับดิจิตอลสตอเรจออสซิลโลสโคป

2.2.5 ความละเอียดถูกต้องแม่นยำ

ความละเอียด และความแม่นยำเป็นสิ่งที่มีความสำคัญมาก สำหรับเครื่องวัดทุกชนิด รวมทั้งดิจิตอลสตอเรจออสซิลโลสโคปด้วยเช่นกัน เมื่อพูดถึงความละเอียดทางด้านแนวตั้งย่อมจะหมายถึงความสามารถในการแยกแยะระหว่างสัญญาณซึ่งอยู่ติดๆ กัน

โดยปกติแล้วความละเอียดทางด้านแนวตั้งของดิจิตอลสตอเรจออสซิลโลสโคปถูกกำหนดด้วยจำนวนเลขฐานสองที่เป็นเอาต์พุต ADC ตัวอย่างเช่น ADC ให้เอาต์พุตออกมา 8 บิต ก็จะมีความละเอียดได้ถึง 256 (2^8) ตำแหน่ง หรือ คิดเป็น 0.391 % เพื่อความชัดเจนยิ่งขึ้น นอกจากจะต้องรู้จำนวนบิตของ ADC แล้ว ยังต้องรู้อีกว่าถ้าหากจะตั้งค่าโวลต์ต่อช่องไว้ที่ค่าหนึ่งจะสามารถอ่านค่าความละเอียดออกมาได้อย่างไร ตัวอย่างเช่น ถ้าหากตั้งค่าโวลต์ต่อช่องไว้ที่ 50 mV/div เมื่ออ่านค่าเดิมหน้าจอซึ่งมี 8 ช่อง ก็จะอ่านค่าได้ทั้ง 400 mV และถ้า ADC ใช้ 8 บิต ก็จะได้ค่าความละเอียดของแนวตั้งทั้งสิ้น 256 ตำแหน่ง ซึ่งแต่ละตำแหน่งจะมีค่าเป็น $400 \times 10^{-3}/256 = 1.5626$ mV นั่น คือ 1 ตำแหน่งจะแทนเป็นระดับแรงดันได้ 1.5626 mV ในทำนองเดียวกันหาก ADC ให้เอาต์พุตออกมา 4 บิต ความละเอียดทางแนวตั้งจะได้ 16 ตำแหน่ง และตั้งโวลต์ต่อช่องค่าเดิม ดังนั้นสำหรับ 1 ตำแหน่งก็จะมีค่าเป็น 2.5 mV ซึ่งจะเห็นได้ว่าจำนวนบิตของ ADC และมาตรฐานส่วนทางแนวตั้งที่ตั้งค่าไว้ จะเป็นตัวกำหนดความสามารถในการแยกแยะรายละเอียดต่างๆ ของรูปคลื่นนั่นเองเมื่อพิจารณาถึงความละเอียดทางด้านแนวนอน สำหรับความละเอียดทางด้านแนวนอนนั้น เป็นค่าที่เกี่ยวพันกับคาบเวลาที่ถูกเก็บไว้ในหน่วยความจำแบบดิจิจิตอลหากสัญญาณแนวนอนดูดเก็บไว้ภายในข้อมูล 1,024 เวิร์ด จะได้ค่าความละเอียดของด้านแนวนอนเป็น 1/1024 หรือ คิดเป็น 0.098 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากนำแอนะลอกสโคป และดิจิตอลสโคปมาเปรียบเทียบกันจะพบว่า ถ้าเป็นแอนะลอกสโคป ความละเอียดของภาพที่ได้ จะขึ้นอยู่กับพื้นที่ผิวด้านหน้าจอ CRT และขนาดรูปร่างของลำอิเล็กตรอนที่ใช้ในการเขียนรวมไปถึงความสามารถในการทำงานของวงจรขยายสัญญาณทางแนวตั้ง และแนวนอน ซึ่งกลายเป็นปัจจัยอันหนึ่งที่เป็นขีดจำกัดอย่างมากสำหรับแอนะลอกสโคป

แต่สำหรับดิจิตอลสโคปความละเอียดทางแนวตั้งจะขึ้นอยู่กับจำนวนบิตที่ ADC ใช้ และในเรื่องของความถูกต้องแม่นยำ แอนะลอกจะคล้ายกับดิจิตอลในบางกรณี ซึ่งโดยปกติค่าความคลาดเคลื่อนทางแนวตั้งจะไม่เกิน $\pm 2.4\%$ และทางแนวนอนจะไม่เกิน $\pm 1.3\%$

2.3 พอร์ตเครื่องพิมพ์แบบขนาน

การประมวลผลข้อมูลเพื่องานควบคุมนั้น สิ่งแรกที่ต้องมีส่วนของสัญญาณอินพุตอยู่ ซึ่งอาจมาจากตัวตรวจจับต่างๆ ผ่านวงจรภาคหน้าเพื่อเปลี่ยนสัญญาณอินพุต ให้เหมาะกับคอมพิวเตอร์ เมื่อข้อมูลอินพุตถูกส่งเข้าคอมพิวเตอร์แล้ว คอมพิวเตอร์จะทำการประมวลผลข้อมูลที่ได้เหล่านั้นให้อยู่ในรูปที่เหมาะสมก่อนที่จะส่งออกไปภายนอกยังอุปกรณ์เอาต์พุต ซึ่งอาจจะเป็นการส่งออกไปยังจอภาพ หรือ ส่งออกไปยังจุดเชื่อมต่ออื่นๆ เพื่อควบคุมอุปกรณ์เอาต์พุตต่อไป

2.3.1 สาเหตุที่เลือกใช้งานพอร์ตขนาน

การใช้งานพอร์ตขนานเมื่อเทียบกับการใช้งานการ์ดอินพุตเอาต์พุตที่ติดตั้งอยู่ในเครื่องคอมพิวเตอร์แล้วพอร์ตขนานมีข้อดีกว่าอยู่หลายประการ เช่น

1) ในด้านความปลอดภัย การที่ต้องถอดถอดฝาเครื่องคอมพิวเตอร์ออกมา เพื่อเสียบการ์ดเชื่อมต่อลงในสล็อตของคอมพิวเตอร์ อาจทำความเสียหายให้กับส่วนอื่นๆ ของคอมพิวเตอร์ถ้าผู้ใช้ขาดความชำนาญ หรือ ต่อวงจรผิดพลาด

2) ในด้านการเข้ากันได้กับคอมพิวเตอร์ส่วนใหญ่การเชื่อมต่อโดยใช้การ์ดเสียบลงในสล็อตในปัจจุบันไม่สามารถใช้ได้กับคอมพิวเตอร์ทุกรุ่น ยกตัวอย่างคอมพิวเตอร์โน๊ตบุ๊ก จะไม่มีสล๊อตเสียบแต่จะมีที่เสียบการ์ด PCMCIA แทน ในขณะที่พอร์ตขนานจะมีติดตั้งอยู่ในคอมพิวเตอร์ทุกเครื่องเพื่อใช้ในการติดต่อกับเครื่องพิมพ์

3) ข้อจำกัดทางด้านพื้นที่ คอมพิวเตอร์บางเครื่องอาจมีการ์ดเชื่อมต่อตัวอื่นเสียบอยู่แล้ว เช่น การ์ดเสียง การ์ดโมเด็ม จนไม่มีสล๊อตเพียงพอที่จะเสียบการ์ดเชื่อมต่อเชื่อมได้อีก

4) ความสะดวกในการใช้งาน การเชื่อมต่อพอร์ตขนานทำได้ง่ายๆ เพียงต่อสายสำหรับเชื่อมต่อเข้ากับคอนเน็กเตอร์ DB – 25 ของพอร์ตขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

5) จำนวนช่องสัญญาณอินพุตเอาต์พุต มีจำนวนพอร์ตอินพุตเอาต์พุตมากเพียงพอที่สามารถนำไปใช้งานต่างได้ และยังสามารถสามารถขยายจำนวนพอร์ตเพิ่มขึ้นได้ โดยปกติมีจำนวนเอาต์พุต 12 ขา และอินพุต 5 ขา

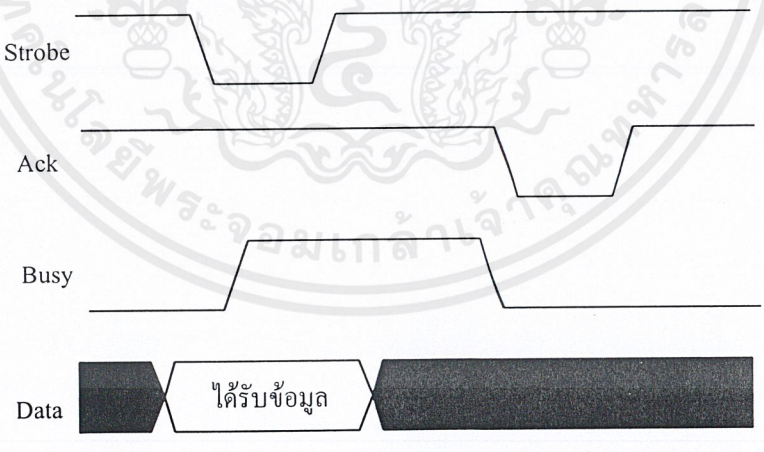
6) ความเร็วในการสื่อสารข้อมูลกับพอร์ตขนาน มีความเร็วเท่ากับการติดกับระบบบัสโดยตรง และมีความเร็วกว่าการติดต่อผ่านพอร์ตอนุกรม

7) อะไหล่ และชิ้นส่วนประกอบ คอนเน็กเตอร์และสายเชื่อต่อต่างๆ ของการเชื่อมต่อผ่านทางพอร์ตขนาน หาได้ง่าย และราคาไม่แพง หรือ จะสร้างขึ้นมาเองก็ทำได้

จากคุณสมบัติดังที่ได้กล่าวมาแล้วทำให้พอร์ตขนานแหมาะอย่างยิ่งที่จะนำมาใช้ในการเชื่อมต่อควบคุมกับอุปกรณ์ภายนอกเพื่อควบคุม หรือ รับสัญญาณข้อมูล นอกจากนั้นนำคุณสมบัติของการเขียนโปรแกรมง่ายๆ ผ่านระบบปฏิบัติการวินโดวส์ด้วยโปรแกรม Visual Basic ก็สร้างจะสามารถสร้างระบบการเชื่อมต่อที่สมบูรณ์ และใช้งานไม่ยาก

2.3.2 ลักษณะทางกายภาพของพอร์ตขนาน

พอร์ตขนาน (Parallel port) สาเหตุที่มีชื่อนี้ เนื่องจากการถ่ายทอดข้อมูลของพอร์ตนี้เป็นแบบขนาน สำหรับชื่อของของพอร์ตขนาน คือ พอร์ตเครื่องพิมพ์ (Printer Port) เนื่องจากพอร์ตนี้ใช้ต่อสำหรับเครื่องพิมพ์



รูปที่ 2.13 ผังเวลาการส่งข้อมูลไปยังเครื่องพิมพ์

เพื่อให้เข้าใจถึงการนำพอร์ตขนานไปใช้งาน ก่อนอื่นต้องมาทำความเข้าใจก่อนว่าปกตินั้นการสั่งพิมพ์งานจากคอมพิวเตอร์ไปยังพอร์ตขนานมีการทำงานดังรูปที่ 2.13 ผังเวลาของการติดต่อพอร์ตขนานกับเครื่องพิมพ์ ซึ่งจะเห็นว่ามีสัญญาณที่ใช้งานจริงไม่มาก เริ่มจากสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

43152

พอร์ต Data ถูกส่งออกไปยังเครื่องพิมพ์ พร้อมทั้งส่งสัญญาณ Strobe ออกไปด้วย เพื่อให้เครื่องพิมพ์รับรู้ว่ามีการส่งข้อมูลเข้ามาใหม่ที่พอร์ต Data แล้วจากนั้นคอมพิวเตอร์ต้องรอสัญญาณตอบกลับจากเครื่องพิมพ์ นั่นคือ เครื่องพิมพ์จะส่งสัญญาณ Busy หรือ เพื่อบอกว่าเครื่องพิมพ์ยังไม่พร้อมที่จะรับข้อมูลใหม่ จนกระทั่งเครื่องพิมพ์พร้อมที่จะทำงานจะสร้างสัญญาณ ACK ส่งไปยังคอมพิวเตอร์เพื่อแจ้งว่า พร้อมที่จะรับข้อมูลใหม่แล้ว

สัญญาณข้อมูลขนาด 8 บิต สัญญาณ Strobe และสัญญาณ ACK เป็นสัญญาณที่สำคัญในการส่งข้อมูลเครื่องคอมพิวเตอร์ไปยังเครื่องพิมพ์ นอกจาสามสัญญาณนี้แล้วส่วนใหญ่การติดต่อกับเครื่องพิมพ์ต้องมีสายสัญญาณอื่นๆ รวมด้วย เนื่องจากเครื่องพิมพ์ต้องทำหน้าที่ 3 อย่างด้วยกัน คือ รับข้อมูลจากคอมพิวเตอร์, พิมพ์ข้อมูลที่รับเข้ามา, และตอบสนองต่อการใช้งานของผู้ใช้ได้ เช่น เปลี่ยนฟอนต์ เป็นต้น บางครั้งอาจเกิดเหตุการที่ไม่ปกติ เช่น บัฟเฟอร์ที่รับข้อมูลเต็ม (เนื่องจากเครื่องพิมพ์เป็นอุปกรณ์ทางกลย่อมทำงานช้ากว่าการส่งข้อมูลของคอมพิวเตอร์) เครื่องพิมพ์ก็จะแจ้งไปยังคอมพิวเตอร์ให้หยุดส่งข้อมูลชั่วคราวเนื่องจากไม่สามารถรับข้อมูลได้มากกว่านี้แล้ว สัญญาณจากเครื่องพิมพ์ที่ส่งออกไปยังคอมพิวเตอร์ คือ สัญญาณ Busy และเมื่อเครื่องพิมพ์เกิดผิดพลาด เช่นกระดาษติด เครื่องพิมพ์จะทำการแจ้งไปยังคอมพิวเตอร์เรียกว่าสัญญาณ Error นอกจากนี้เมื่อต้องการรีเซ็ตเครื่องเครื่องพิมพ์ เพื่อรีเซ็ตเครื่องพิมพ์ด้วยสามารถสรุปขาที่จำเป็นสำหรับการติดต่อได้ดังตารางที่ 2.1

ตารางที่ 2.1 สัญญาณสำคัญๆ ของพอร์ตขนานที่ใช้ติดต่อกับเครื่องพิมพ์

สัญญาณ	หน้าที่การทำงาน	ทิศทาง
ข้อมูล 8 บิต	ข้อมูลที่ส่งจากคอมพิวเตอร์ไปยังเครื่องพิมพ์	คอมพิวเตอร์
Strobe	แจ้งเครื่องพิมพ์ถึงข้อมูลที่ส่งมาใหม่	คอมพิวเตอร์
Acknowledge	เครื่องพิมพ์แจ้งมายังคอมพิวเตอร์ว่าได้รับข้อมูลแล้ว	คอมพิวเตอร์
Busy	แจ้งสถานะว่าเครื่องพิมพ์ไม่ว่างที่จะรับข้อมูลใหม่	คอมพิวเตอร์
Error	แจ้งสถานะว่าเครื่องพิมพ์เกิดการผิดพลาด	คอมพิวเตอร์
Reset	รีเซ็ตเครื่องพิมพ์	คอมพิวเตอร์

โดยปกติพอร์ตขนานถูกออกแบบมาให้มีสายสัญญาณอยู่ทั้งหมด 17 เส้น สายเหล่านี้จะมีรีจีสเตอร์ 3 ตัวมาควบคุมการทำงานดังนี้

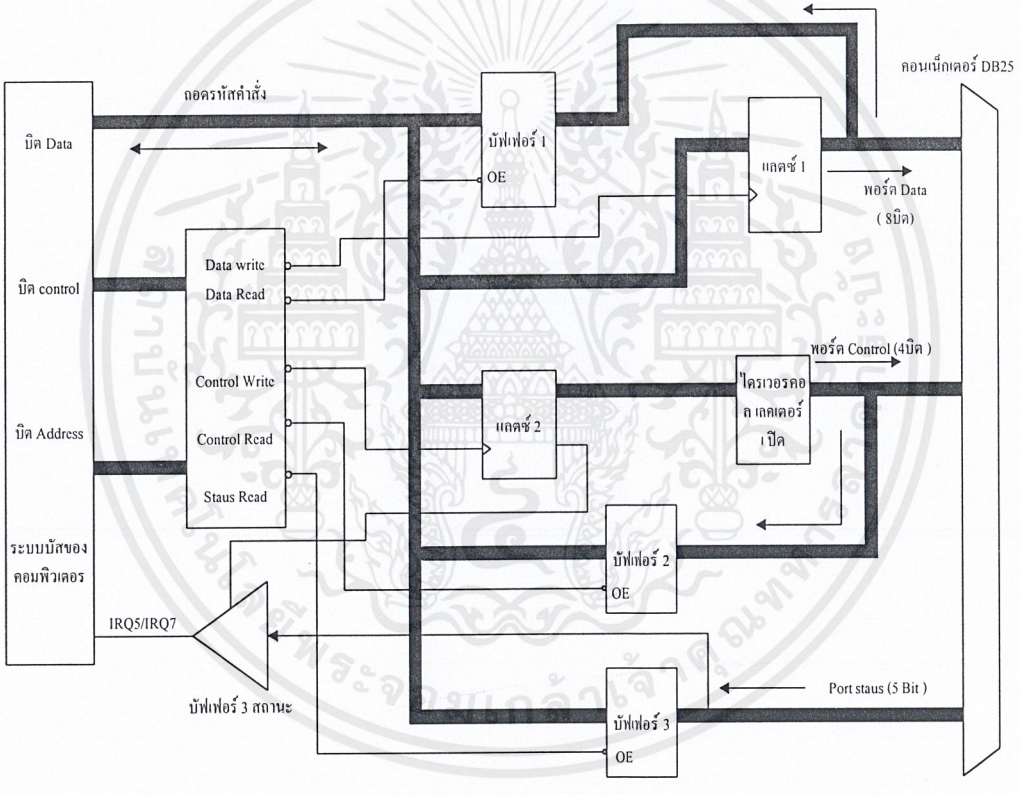
1) พอร์ตเอาต์พุตสำหรับข้อมูล 8 เส้น มีรีจีสเตอร์ Data ควบคุม

2) พอร์ตอินพุตสำหรับการอ่านค่าสถานะต่างๆ จากภายนอกมีอยู่ 5 เส้นใช้รีจีสเตอร์ Status ในการควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) พอร์ตเอาต์พุตสำหรับส่งสัญญาณไปควบคุมอุปกรณ์ภายนอก มีอยู่ด้วยกัน 4 เส้น ใช้รีจีสเตอร์ Control ในการควบคุม

ผังการทำงานในรูปที่ 2.14 ระบบบัสของคอมพิวเตอร์สำหรับการติดต่อกับพอร์ตขนาน สัญญาณเอาต์พุตจากพอร์ตขนานจะถูกส่งไปยังขั้วต่อ DB-25 สำหรับคอมพิวเตอร์ส่วนใหญ่ในปัจจุบันพอร์ตขนานจะมีมาพร้อมกับเมนบอร์ด ไม่จำเป็นจะต้องใช้การ์ดเสียบเพิ่มเติมเหมือนในอดีต พร้อมทั้งมีการทำงานที่ซับซ้อนขึ้น แต่ยังคงสนับสนุนการทำงานของพอร์ตขนานในรูปแบบมาตรฐาน (SPP) อยู่



รูปที่ 2.14 ระบบบัสภายในของ พอร์ตขนาน

เมื่อดูจากรูปที่ 2.14 เทียบการทำงานโดยทั่วไปกับการเชื่อมต่อผ่านการ์ดที่เสียบลงในสล็อตของคอมพิวเตอร์ พอร์ตขนานจะมีลักษณะใกล้เคียงกัน โดยการติดต่อกับพอร์ตขนานจะต้องมีการอ้างแอดเดรสที่ใช้จะเป็นตำแหน่ง A0 – A9 และใช้ขา IOR และ IOW สำหรับเป็นตัวเลือกว่าต้องการอ่าน หรือ เขียนรีจีสเตอร์ตัวใด จากการถอดรหัสแอดเดรส A0 -A9 นี้เองทำให้ได้สัญญาณออกมาเพื่อ อีนาเบิล หรือ ควบคุมวงจรบัฟเฟอร์ต่างๆ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) Data Write เป็นสัญญาณอีนาเบิลสำหรับนำข้อมูลที่อยู่ในบัส Data ไปออกที่ขา Data พอร์ตขนาน

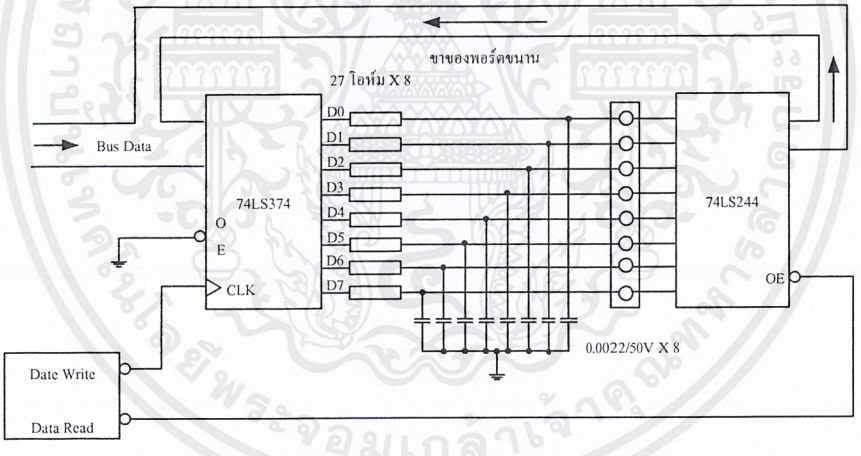
2) Data Read เป็นอีนาเบิลสำหรับการอ่านข้อมูลจากขา Data ของพอร์ตขนานมาไว้บนบัส Data

3) Control Write เป็นสัญญาณอีนาเบิลสำหรับนำข้อมูลที่อยู่ในบัส Data ไปออกทีขา Control ของพอร์ตขนาน สำหรับพอร์ตนี้นอกจากจะส่งข้อมูลออกไปยังพอร์ตขนานแล้วยังทำหน้าที่ อีนาเบิลอินเตอร์รับต์ของการเปลี่ยนแปลงสัญญาณที่พอร์ต Staus

4) Control Read เป็นสัญญาณอีนาเบิลสำหรับการอ่านข้อมูลจากขา Control มาเก็บไว้บนบัส Data

5) Status Read เป็นสัญญาณอีนาเบิลสำหรับการอ่านค่าข้อมูลจากพอร์ต Status มาเก็บไว้บนบัส Data

2.3.3 พอร์ตข้อมูล (Data Port)



รูปที่ 2.15 ผังการทำงานแกรมของพอร์ต Data

จากรูปที่ 2.15 แสดงให้เห็นว่าพอร์ต Data ประกอบไปด้วยบัฟเฟอร์ 1 ตัว และไอซีแลตช์อีก 1 ตัว เมื่อคอมพิวเตอร์ต้องการส่งข้อมูลไปยังเครื่องพิมพ์ คอมพิวเตอร์จะเขียนข้อมูลไปยังไอซีแลตช์ 1 ทั้ง 8 บิต เอาต์พุตของไอซีแลตช์ 1 คือ D0 – D7 ซึ่งเอาต์พุตนี้จะไปปรากฏอยู่ที่พอร์ตขนานในตำแหน่งขา 2 ถึง 9 และที่ขาเอาต์พุตนี้สัญญาณ Data จะส่งกลับไปเป็นอินพุตของบัฟเฟอร์ 1 ด้วย ทำให้คอมพิวเตอร์สามารถอ่านค่าสถานะปัจจุบันที่เกิดขึ้นกับพอร์ต Data ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อคอมพิวเตอร์ส่งข้อมูล ข้อมูลจะถูกส่งออกมาจากบัสข้อมูลของคอมพิวเตอร์ผ่านไปให้กับ ไอซี 74LS374 ซึ่งเป็นไอซีแลตช์ข้อมูล และเมื่อต้องการให้ข้อมูลปรากฏที่เอาต์พุต คอมพิวเตอร์จะส่งสัญญาณ Data Write ออกไปที่ขา CLK ของ 74LS374 เอาต์พุตจาก 74LS374 จะถูกกรองด้วยวงจร RC ซึงประกอบไปด้วยตัวต้านทานค่า 27 โอห์ม และตัวเก็บประจุ 0.0022 uF เพื่อให้ช่วงเวลาการเปลี่ยนแปลงจากลอจิก “0” เป็นลอจิก“1” และเปลี่ยนแปลงจากลอจิก “1” เป็นลอจิก “0” เป็นไปอย่างช้าๆ เนื่องจากการเปลี่ยนแปลงแรงดันที่รวดเร็วทำเกิดสัญญาณรบกวนเหนี่ยวนำไปยังข้อมูลบิตอื่นๆ ได้ ทำให้ข้อมูลที่ส่งออกไปผิดพลาด จากค่าตัวต้านทานและตัวเก็บประจุในวงจรทำให้เกิดการหน่วงเวลาไปประมาณ 60 นาโนวินาที จากวงจรในรูปที่ 2.15 ทำให้เอาต์พุตพอร์ตของ Data ในรูปที่ 2.5 มีคุณสมบัติดังนี้

1) กระแสซิงค์สูงสุด 24 mA
2) กระแสซอร์สสูงสุด 2.6 mA
3) ระดับแรงดันต่ำสุดของลอจิก “1” เท่ากับ 2.4 V
4) ระดับแรงดันสูงสุดสำหรับลอจิก “0” เท่ากับ 0.5 V

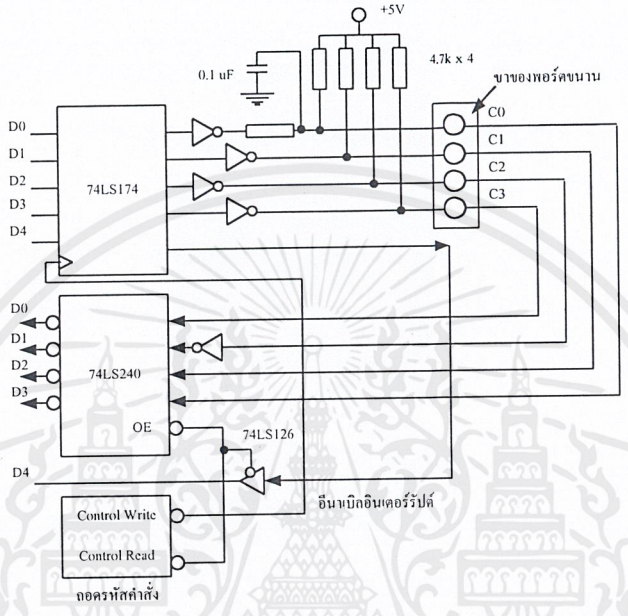
ในส่วนของบัฟเฟอร์สำหรับการอ่านข้อมูลกลับได้แก่เบอร์ 74LS244 ใช้เมื่อต้องการอ่านค่าคอมพิวเตอร์จะส่งสัญญาณ Data Read ออกมาเพื่ออีนาเบิลไอซี 74LS244 สำหรับพอร์ตขนานแบบมาตรฐาน (Standard Parallel Port : SPP) พอร์ต Data จะต้องใช้เพื่อการส่งค่าออกเอาต์พุตเท่านั้น แต่สำหรับพอร์ตขนานที่มีการสื่อสารสองทิศทาง (Bidirectional Parallel Port) สามารถอ่านค่าจากพอร์ต Data ได้ด้วย แต่ก่อนที่จะอ่านค่าต้องจำไว้เสมอว่าจะต้องป้อนค่าเอาต์พุตให้มีค่าลอจิก “1” ทั้งหมดก่อน

2.3.4 พอร์ต Control

จากรูปที่ 2.16 ผังการทำงานของ พอร์ต Control ใช้สำหรับคอมพิวเตอร์ควบคุมเครื่องพิมพ์ ประกอบไปด้วยบิตเอาต์พุต 4 บิต ที่ต่อออกไปยังเครื่องพิมพ์ ส่วนบิตอินาเบิลอินเตอร์รัปต์ไม่ได้ถูกต่อออกไป ที่เอาต์พุตของพอร์ต Control มีอินเวอร์เตอร์แบบคอลเล็กเตอร์เปิดต่อร่วมอยู่ โดยเอาต์พุตเหล่านี้จะถูกพูลอัปไว้ด้วยตัวต้านทานค่า 4.7 กิโลโอห์ม สำหรับบิต C2 จะผ่านอินเวอร์เตอร์ถึงสองตัวทำให้ที่เอาต์พุตของบิต C2 ไม่มีการกลับสถานะลอจิก สถานะของพอร์ต Control สามารถอ่านกลับได้โดยการใช้บัฟเฟอร์เบอร์ 74LS240 ซึ่งเอาต์พุตของ 74LS240 มีอินเวอร์เตอร์อยู่ภายใน ทำให้ค่าที่อ่านได้ตรงกับค่าที่ส่งออกไป การควบคุมการอ่าน และเขียนข้อมูลพอร์ต Control คอมพิวเตอร์จะส่งข้อมูลมาที่ขา Control Write และ Control Read

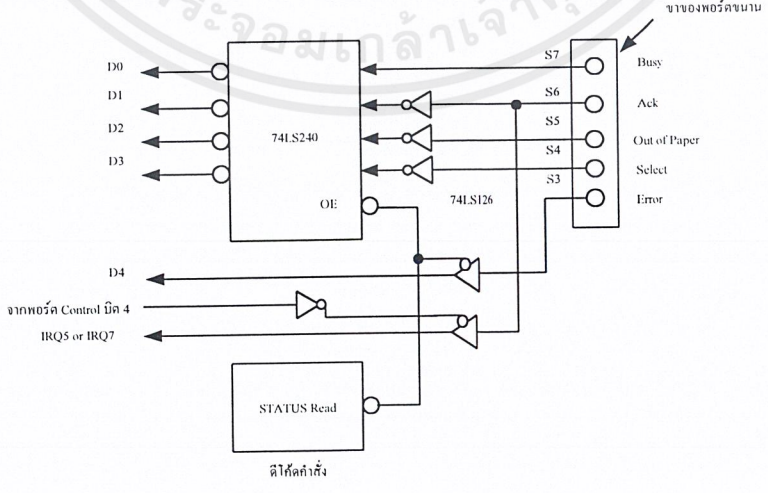
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเอาต์พุตของพอร์ต Control เป็นแบบคอลเล็กเตอร์เปิด ดังนั้นผู้ใช้งานสามารถใช้พอร์ตนี้ในการอ่านค่าสัญญาณอินพุตจากภายนอกได้โดยก่อนที่จะอ่านค่าจะต้องทำให้ขาพอร์ตที่ต้องการอ่านค่ามีลอจิก “1” เสียก่อน



รูปที่ 2.16 ผังการทำงานของพอร์ต Control

2.3.5 พอร์ตสถานะ (Status)



รูปที่ 2.17 ผังการทำงานของพอร์ต Status

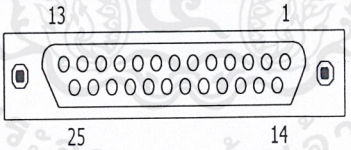
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ต Status เป็นพอร์ตที่คอมพิวเตอร์ใช้สำหรับการอ่านค่าสถานะจากเครื่องพิมพ์โดยจากรูปที่ 2.17 แสดงรายละเอียดภายในของพอร์ต Status จะสังเกตไว้ว่ามีขาสัญญาณอยู่ทั้งหมด 5 สัญญาณด้วยกัน และจะเรียกชื่อเป็น S3, S4, S5, S6 และ S7 ซึ่งตัวเลขนั้นหมายถึงตำแหน่งบิตของขาเหล่านี้ภายในรีจิสเตอร์ Status นั้นเอง สำหรับบิต S7 จะมีข้อแตกต่างจากบิตอื่นๆ ที่เมื่อสัญญาณจากภายนอกส่งเข้ามาแล้วจะไม่ผ่านอินเวอร์เตอร์ ในขณะที่ขาอื่นๆ ผ่านอินเวอร์เตอร์ทั้งหมด ดังนั้นเมื่อข้อมูลผ่านจากขาอินพุตไปยัง 74LS240 ซึ่งเอาต์พุตมีการกลับสถานะทำให้บิต S7 เป็นบิตเดียวที่มีการกลับสถานะ นอกจากนี้ในการใช้งานถ้าต้องการให้มีการสร้างสัญญาณอินเตอร์รัปต์จากขอบขึ้นของขา S6 สามารถกำหนดค่าได้จากพอร์ต Control บิต 4

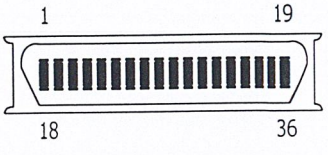
2.4 สัญญาณและการเชื่อมต่อของพอร์ตเครื่องพิมพ์

2.4.1 สายสัญญาณ และหัวต่อ

สายสัญญาณเชื่อมโยงระหว่างพอร์ตเครื่องพิมพ์แบบขนานจากคอมพิวเตอร์IBM PC/XT/AT ไปยังอุปกรณ์ภายนอก ด้านพอร์ตเครื่องพิมพ์แบบขนานจะเป็นหัวต่อแบบ D-TYPE 25 และด้านเครื่องพิมพ์ หรือ อุปกรณ์ภายนอกจะเป็นหัวต่อแบบเซ็นทรอนิกส์ (Centronics) ดังรูปที่ 2.18 และรูปที่ 2.19 ซึ่งสามารถดูรายละเอียดของพอร์ตแต่ละชนิด และการต่อเชื่อมต่อของสายสัญญาณระหว่างหัวต่อทั้งสองชนิดแสดงไว้ในตารางที่ 2.3



รูปที่ 2.18 ลักษณะของขั้วต่อพอร์ตขนานด้านที่เป็นตัวเมีย (DB-25)



รูปที่ 2.19 ลักษณะของขั่วต่อพอร์ตขนานด้านด้านที่เป็นตัวผู้ (Centronics)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 การเชื่อมโยงระหว่างหัวต่อ D-Type 25 และ Centronics

Pin No (D-Type 25)	Pin No (Centronics)	SPP Signal	Direction In/Out	Register	Hardware Inverted
1	1	Nstrobe	In/Out	Control	Yes
2	2	Data 0	Out	Data	
3	3	Data 1	Out	Data	
4	4	Data 2	Out	Data	
5	5	Data 3	Out	Data	
6	6	Data 4	Out	Data	
7	7	Data 5	Out	Data	
8	8	Data 6	Out	Data	
9	9	Data 7	Out	Data	
10	10	Nack	In	Status	
11	11	Busy	In	Status	Yes
12	12	Paper-Out /Paper-End	In	Status	
13	13	Select	In	Status	
14	14	NAuto-Linefeed	In/Out	Control	Yes
15	32	NError-nFault	In	Status	
16	31	Nlnitaialize	In/Out	Control	
17	36	NSelect-Printer /nSelect-In	In/Out	Control	Yes
18-28	19-30	Ground	Gnd		

2.4.2 แอดเดรสของพอร์ตเครื่องพิมพ์

พอร์ตเครื่องพิมพ์จากเครื่องพิมพ์ IBM PC / XT /AT โดยทั่วไปจะมี 3 พอร์ต คือ LPT1 LPT2 และ LPT3 โดยมีรายละเอียดดังตารางที่ 2.3

ตารางที่ 2.3 Address ของพอร์ต Base Address (378)

Port เครื่องพิมพ์ (LPTX)	พอร์ตข้อมูล (BASE ADDRESS)	พอร์ตสถานะ INPUT	พอร์ตควบคุม INPUT/OUTPUT
LPT1	03BCH	03BDH	03BEH
LPT2	0378H	0379H	037AH
LPT3	0278H	0279H	027AH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3 สัญญาณของพอร์ตเครื่องพิมพ์

จากตารางที่ 2.4 แสดงขาและสัญญาณต่างๆ ของพอร์ตเครื่องพิมพ์ซึ่งมีทั้งอินพุต เอาต์พุต หน้าที่ และตำแหน่งขาของพอร์ตเครื่องพิมพ์

ตารางที่ 2.4 ตำแหน่งขาและลักษณะสัญญาณต่างๆ ของพอร์ตขนาน

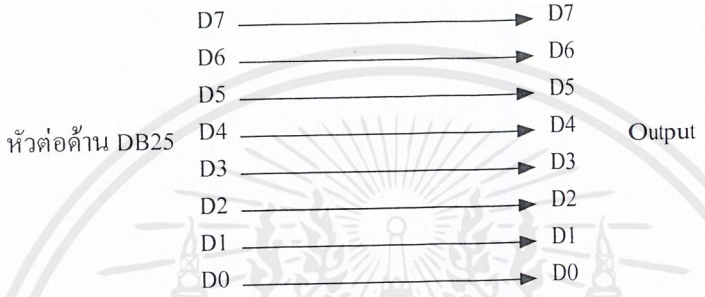
ตำแหน่งของพอร์ต	บิตที่								ทิศทาง	ลักษณะและสัญญาณ		ขาที่	หน้าที่
	7	6	5	4	3	2	1	0		ปกติ	ตรงข้าม		
378 (Data)	X								ออก	X		9	Data7
		X							ออก	X		8	Data6
			X						ออก	X		7	Data5
				X					ออก	X		6	Data4
					X				ออก	X		5	Data3
						X			ออก	X		4	Data2
							X		ออก	X		3	Data1
								X	ออก	X		2	Data0
379 (Status)	X								เข้า		X	11	Busy
		X							เข้า	X		10	Acknowledge
			X						เข้า	X		12	Out of Paper
				X					เข้า	X		13	Select
					X				เข้า	X		15	Error
						X	X	X	เข้า	X		-	ไม่ใช้งาน
37A (Control)	X	X	X						เข้า	X		-	ไม่ใช้งาน
				X					เข้า	X		-	IRQ Enable
					X				เข้า		X	17	Select input
						X			เข้า	X		16	Initiallize Printer
							X		เข้า		X	14	Auto Feed
								X	เข้า		X	1	Strobe
	X	X	X	X					ออก	X		-	ไม่ใช้งาน
					X				ออก		X	17	Select input
						X			ออก	X		16	Initiallize Printer
							X		ออก		X	14	Auto Feed
								X	ออก		X	1	Strobe

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 การนำสัญญาณจากพอร์ตเครื่องพิมพ์มาใช้งาน

1) การนำเอาต์พุตแบบ 8 บิต นำมาใช้งาน

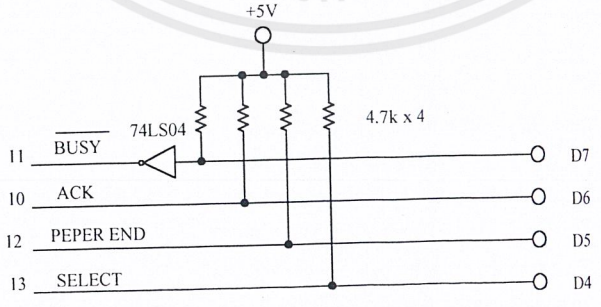
การนำเอาต์พุตของพอร์ตเครื่องพิมพ์แบบ 8 บิตมาใช้งานนั้นสามารถนำสัญญาณจากพอร์ตเครื่องพิมพ์มาใช้ได้โดยตรง ดังรูปที่ 2.20 ซึ่งสัญญาณ D0 – D7 อยู่ที่ ขา 2 ถึง ขา 9 ของขั้วต่อแบบ DB-25 และขั้วต่อแบบ Centronic



รูปที่ 2.20 สายสัญญาณเอาต์พุตแบบ 8 บิตจากพอร์ตเครื่องพิมพ์ตำแหน่ง 378H

2) สัญญาณอินพุตแบบ 4 บิตบน

จากรูปที่ 2.21 เป็นการต่อใช้งานพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 379H (พอร์ต Status) โดยใช้ 4 บิตบนเป็นอินพุต จะเห็นว่าบิตที่ 7 ต้องมีการกลับสภาวะ (ดูจากตารางที่ 2.4) จึงจะมีสภาวะเหมือนกับบิตอื่นๆ และเนื่องจากพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 379H มีอินเวอร์เตอร์แบบคอลเล็กเตอร์เปิดต่อร่วมอยู่ จะต้องต่อตัวต้านทานค่า 4.7 k พูลอัปไว้ด้วย

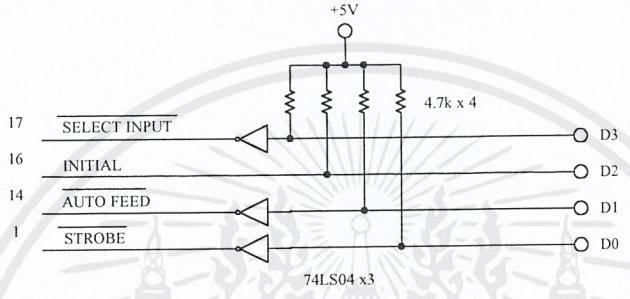


รูปที่ 2.21 สัญญาณอินพุตแบบ 4 บิตบน จากพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 379H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) สัญญาณอินพุตแบบ 4 บิตล่าง

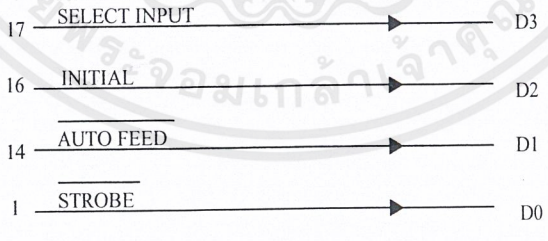
จากรูปที่ 2.22 เป็นการต่อใช้งานพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 379H (พอร์ต Control) โดยใช้ 4 บิตล่างเป็นอินพุต จะเห็นว่าบิตที่ 0, 1, และ 3 ต้องมีการกลับสภาวะ (ดูจากตารางที่ 2.4) และเนื่องจากพอร์ตเครื่องพิมพ์ที่ตำแหน่ง 379H มีอินเวอร์เตอร์แบบคอลเล็กเตอร์เปิดต่อร่วมอยู่ จะต้องต่อตัวต้านทานค่า 4.7 k พูลอัปไว้ด้วย



รูปที่ 2.22 รับสัญญาณอินพุต 4 บิตล่าง จากพอร์ตเครื่องพิมพ์ตำแหน่ง 37AH

อย่างไรก็ตามหากต้องการรับสัญญาณอินพุตแบบ 8 บิต ก็สามารถทำได้โดยการอ่านค่า 4 บิตล่าง จากข้อ 2) และ 4 บิตบนจากข้อ 3) มาต่อกันแบบ 8 บิต

4) การส่งสัญญาณเอาต์พุตจาก 4 บิตล่าง

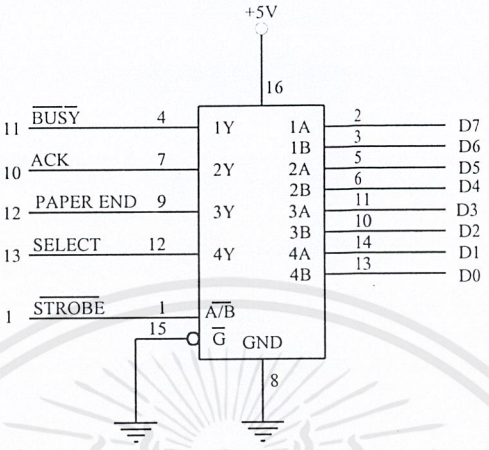


รูปที่ 2.23 การส่งสัญญาณเอาต์พุตจาก 4 บิตล่าง

จากรูปที่ 2.23 การส่งสัญญาณเอาต์พุตจาก 4 บิตล่าง เมื่อต้องการการนำเอาต์พุตไป ใช้งาน ผู้ใช้จะต้องจัดวงจรรองรับด้าน D0-D3 ให้เหมาะกับการนำไปใช้ เพราะเอาต์พุตที่ส่งนี้เป็นเอาต์พุตแบบ แบบคอลเล็กเตอร์เปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5) การรับส่งสัญญาณอินพุตแบบ 8 บิต โดยใช้ 74LS157 หรือ 74LS257 Multiplexer



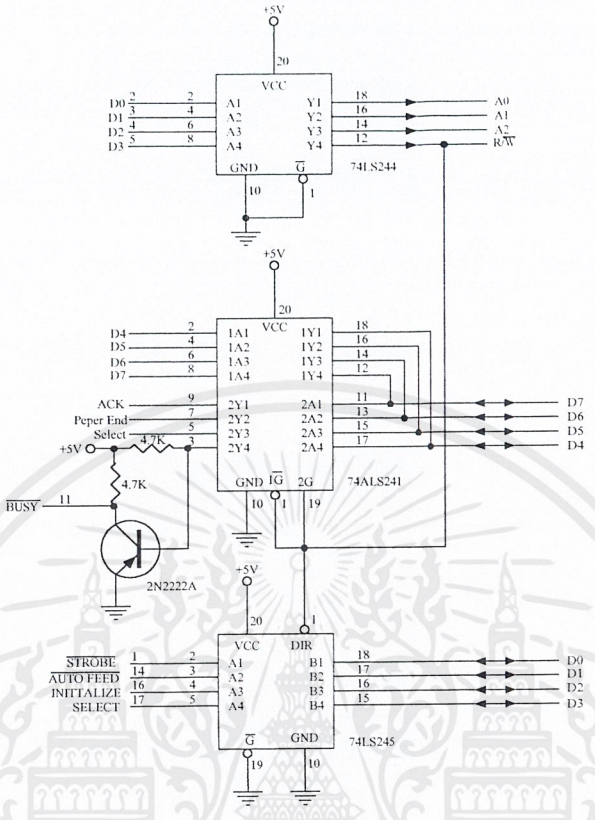
รูปที่ 2.24 การใช้งานไอซี 74LS157 หรือ 74LS257 Multiplexer

จากรูปที่ 2.24 เมื่อคำสั่งมีสภาวะเป็น “0” มาที่ขา A/B สัญญาณ 4 บิตล่างจะถูกส่งไปยังคอมพิวเตอร์ผ่านทางพอร์ตเครื่องพิมพ์ โดย DATA จะอยู่ที่ D7, D6, D5 และ D4 ผู้ใช้จะต้องเขียนโปรแกรม Shift Nibble ดังกล่าวแล้วให้กลับมาอยู่ที่ 4 บิตล่าง จากนั้นส่ง “1” มายังขา A/B สัญญาณ 4 บิตบน จะถูกส่งเข้าไปยังคอมพิวเตอร์ในตำแหน่ง 4 บิตบน จะเห็นว่าในการอ่านข้อมูล 8 บิตจะต้องอ่าน 2 ครั้งๆ ละ 4 บิต ซึ่งผู้ใช้จะต้องนำข้อทั้งสองครั้งมาต่อกันเป็น 8 บิต

1) การใช้พอร์ตเครื่องพิมพ์เป็นพอร์ตสองทิศทาง

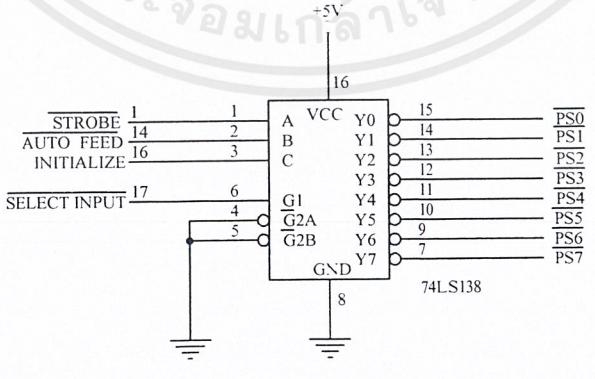
พอร์ตเครื่องพิมพ์บนเครื่อง PC/XT/AT เป็นช่องทางที่ง่ายที่สุดที่ผู้ใช้จะติดต่อกับอุปกรณ์ภายนอกได้ ในงานที่จำเป็นต้องใช้พอร์ตแบบ 2 ทิศทาง แนวทางในการออกแบบต่อไปนี้ เป็นวิธีการหนึ่งที่จะใช้เป็นพอร์ต 2 ทิศทางได้ ดังรูปที่ 2.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 การใช้พอร์ตเครื่องพิมพ์เป็นพอร์ตแบบ 2 ทิศทาง ทรานซิสเตอร์ 2N2222A ทรานซิสเตอร์ชนิดสวิตช์ชิ่ง ทำหน้าที่เป็น NOT GATE

7) การใช้พอร์ตเครื่องพิมพ์เป็นพอร์ตอินพุต/เอาต์พุตมากกว่าหนึ่งพอร์ต



รูปที่ 2.26 การใช้ 74LS138 โดยมีสัญญาณจากแอดเดรส 37AH เป็นตัวถอดรหัส

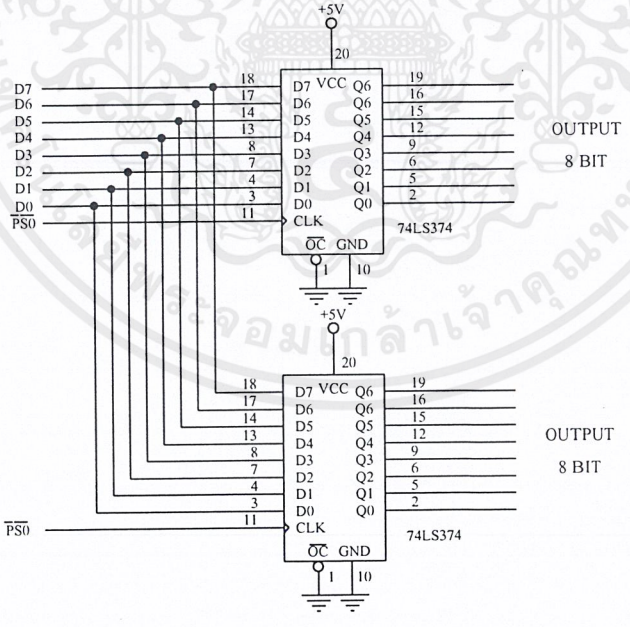
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่ต้องการใช้พอร์ตเครื่องพิมพ์เป็นพอร์ตอินพุต/เอาต์พุตแต่ต้องการความสามารถมากกว่าพอร์ตเครื่องพิมพ์จะดำเนินการได้จะต้องกำหนดความต้องการ เช่น ต้องการพอร์ตเอาต์พุตแบบ 8 บิต 2 พอร์ต (ใช้ 74LS374) หรือ ต้องการพอร์ตอินพุตแบบ 8 บิต 2 พอร์ต (ใช้ 74LS257) จากคุณลักษณะของสัญญาณจากพอร์ตเครื่องพิมพ์จากข้อ 5) นำมาออกแบบในส่วนต่างๆ ดังนี้

7.1) ตัวอีนาเบิลพอร์ต ใช้ 74LS138 โดยมีสัญญาณจากแอดเดรส 37AH เป็นตัวถอดรหัส PS0 - PS7 เป็นสัญญาณเลือก หรืออีนาเบิลพอร์ตตามการเลือกของสัญญาณจากแอดเดรส 37AH ในที่นี้จะเห็นว่าสามารถเลือกพอร์ตได้ถึง 8 พอร์ต ดังรูปที่ 2.26

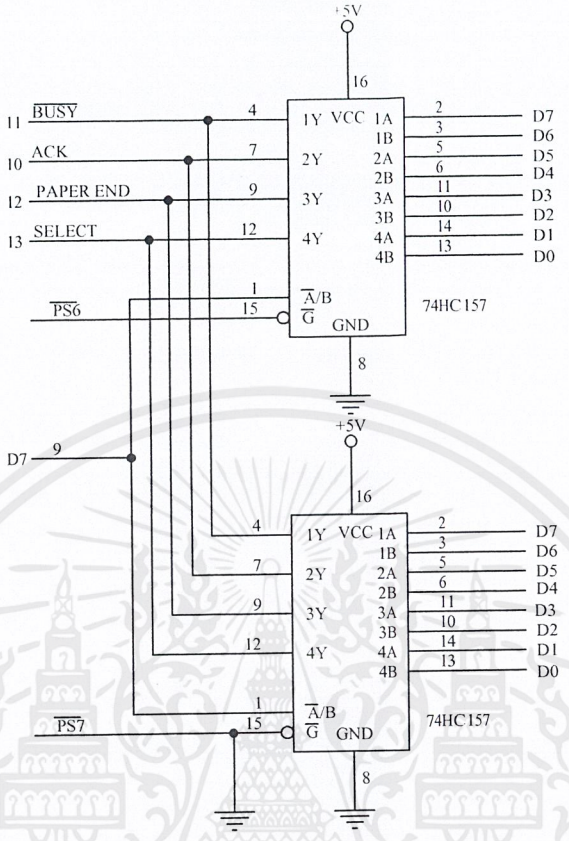
7.2) ใช้ไอซีแลตช์เป็นตัวสร้างพอร์ตเอาต์พุต ในที่นี้จะใช้ 74LS374 เป็นพอร์ต 8 บิต โดยมีสัญญาณจากแอดเดรส 379H เป็น DATA และใช้สัญญาณอีนาเบิลพอร์ตตามข้อ 1) รูปที่ 2.27

7.3) ใช้ 74LS257 หรือ 74LS157 อ่านค่า 8 บิต โดยอ่านเข้ามาครั้งละ 4 บิต เช่นเดิม PS6 และ PS7 ต่อกับเอาต์พุตของ 74LS138 ซึ่งเป็นตัวถอดรหัสในข้อ 1) ดูรูปที่ 2.28 การอ่านค่าใช้วิธีส่งค่า D7 เลือกชุดของข้อมูล 4 บิตล่าง หรือ 4 บิตบน ถ้าข้อมูล เป็น 0 เลือก 4 บิตล่าง และถ้าข้อมูลเป็น 1 เลือก 4 บิตบน อ่านค่าเข้าทาง แอดเดรส 37AH แล้วนำค่าต่อกันเป็น 8 บิต



รูปที่ 2.27 การใช้ไอซีแลตช์เป็นตัวสร้างพอร์ตเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.28 การใช้ 74LS257 หรือ 74LS157 อ่านค่า 8 บิต โดยอ่านเข้ามาครั้งละ 4 บิต

2.6 การเขียนโปรแกรมโดยใช้ Visual Basic ติดต่อกับ Parallel Port

จากที่ค้นคว้ามาเกี่ยวกับความสามารถของ Visual Basic ในการติดต่อกับ Parallel Port โดยตรงนั้นไม่พบแม้แต่ใน Win32 API (Application Program Interface) ซึ่งเป็นการ ใช้ไฟล์ Dll (Dynamic Link Library) ซึ่งดูแล้วก็ คือ ต้องนำ Function ที่ติดต่อกับ Port จากภาษาอื่นมาเขียน Dll โดยในที่นี้ใช้ภาษา Visual C++ ในการเขียน ไฟล์ Dll ในส่วนของการเขียนโปรแกรม VB ติดต่อกับ Hardware ภายนอกผ่าน Parallel Port ในการทดลองใช้งานไฟล์ inpout32.Dll นั้นให้ทำการ Copy File DllPort.Dllไปไว้ที่ Directory Windows ของเครื่องคอมพิวเตอร์ก่อน มากล่าวถึงในโปรแกรม Visual Basic ให้สร้าง New Project ขึ้นมาใหม่ ซึ่งเลือกใช้แบบ Standard EXE ตัวโปรแกรม Visual Basic จะสร้าง Form ว่างๆ มาหนึ่ง Form ต่อจากนั้นให้เลื่อนเมาส์ไปคลิกที่เมนู Project ---> Add Module เป็นการสร้างโมดูลขึ้นมา 1 ไฟล์ ซึ่งมีนามสกุล .BAS เพื่อที่จะไว้ให้ประกาศ API Function ของ Dll ที่ต้องใช้โดยประกาศไว้ใน Module ของ Visual Basic ที่สร้างขึ้นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.1 ส่วนของพอร์ตเอาท์พุต (Output Port)

Public Declare Sub Out Lib "Inpout32.Dll" Alias "Out32" (Byval Portaddress As Integer, Byval Value As Integer)

2.6.2 ส่วนของอินพุตพอร์ต (InPut Port)

Public Declare Function Inp Lib "Inpout32.Dll" Alias "Inp32" (Byval Portaddress As Integer) As Integer

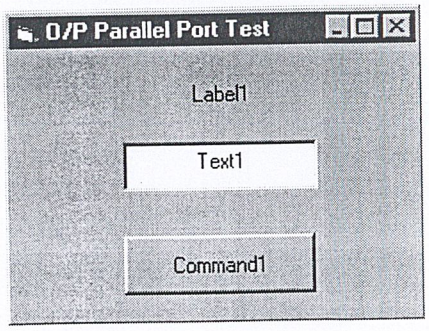
ควรจะเขียนให้เป็นบรรทัดเดียวกันแต่ถ้าหากจะเลื่อนบรรทัดลง ต้องเว้นวรรคบรรทัดบนก่อนแล้วใส่เครื่องหมายขีด "_" ต่อจากนั้นจึงมาเขียนที่บรรทัดด้านล่างต่อได้

2.6.3 การเขียนโปรแกรมโดยเรียกใช้ Function Out และ Inp

จากการที่เราประกาศ Function เรียบร้อยแล้ว ขั้นตอนนี้จะไม่สนใจในโมดูลอีกแล้ว ให้เข้ามาที่ Form ซึ่งเมื่อ Save แล้วจะเป็นนามสกุล .FRM โดยเข้าไปใน Modeของ View Code จัดการประกาศตัวแปรที่ใช้ใน Form ดังนี้

```
Dim PortData                ; ตัวแปรสำหรับข้อมูลที่พอร์ต
Const AddressLPT1 =&H378 ; ค่าคงที่สำหรับตำแหน่ง Printer Port 1 (LPT1)
Const AddressLPT2 =&H278 ; ค่าคงที่สำหรับตำแหน่ง Printer Port 2 (LPT2)
```

1) การสร้าง Form การส่งค่า และรับค่าจาก Parallel Port ในโปรแกรม Visual Basic ทำได้โดยการคลิกเลือกตัว Control จาก Control Dialog โดย Control ที่ใช้มีดังนี้ TextBox 1 ตัว, Label 1 ตัว และ Command Button 1 ตัว วางลงใน Form จัดวางดังรูปที่ 2.29



รูปที่ 2.29 การสร้าง Form การส่งค่า และรับค่าจาก Parallel Port

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) การส่งค่าออกทางพอร์ตขนาน สามารถเรียกใช้ได้ดังนี้

Call Out (PortAddress,Data)

3) การรับค่าที่ตำแหน่งพอร์ตขนาน ซึ่งเป็นฟังก์ชั่นสามารถเรียกใช้โดยไม่ต้องมี Call จะได้ดังนี้

Inp (PortAddress)

จากนั้นจะมาเขียนโค๊ดในตัว Control กัน เริ่มที่การส่งค่าออกไปควบคุม Parallel Port สิ่งที่ต้องทำ คือ การใส่ค่าที่ Textbox และส่งค่าออกโดยคลิก ที่ Command Botton ส่วนการรับค่าที่ Port จะแสดงที่ Label โดยทั้งหมดที่กล่าวมาเขียนใน View Code ในตัว Control Command Button ดังนี้

```
Private Sub Command1_Click()
PortData = Val("&H" & Text1.Text)          ; นับค่าในTextboxมาไว้ในตัวแปรPortData
Call Out(AddressLPT1, PortData)            ; ส่งค่าออกไปที่Port
Label1.Caption = Hex(Inp(AddressLPT1))  ; อ่านค่าจาก I/O Port LPT1 เป็นเลขฐาน 16
End Sub
```

ในการส่งค่า PortAddress ที่ Printer Port มีค่าเท่ากับ &H378 Data ที่ส่งไปนั้น คือ ค่าที่ไปออกที่ พอร์ตขนาน ซึ่งเราส่งด้วยเลขฐาน 16 แต่ที่ Port จะแปลงข้อมูลเป็นฐาน 2 ซึ่งมีข้อมูลจำนวน 8 บิต ดังตัวอย่างในตารางที่ 2.5

ตารางที่ 2.5 ตัวอย่างการกำหนดเลขฐาน 16 ควบคุมบิตที่ออก Port

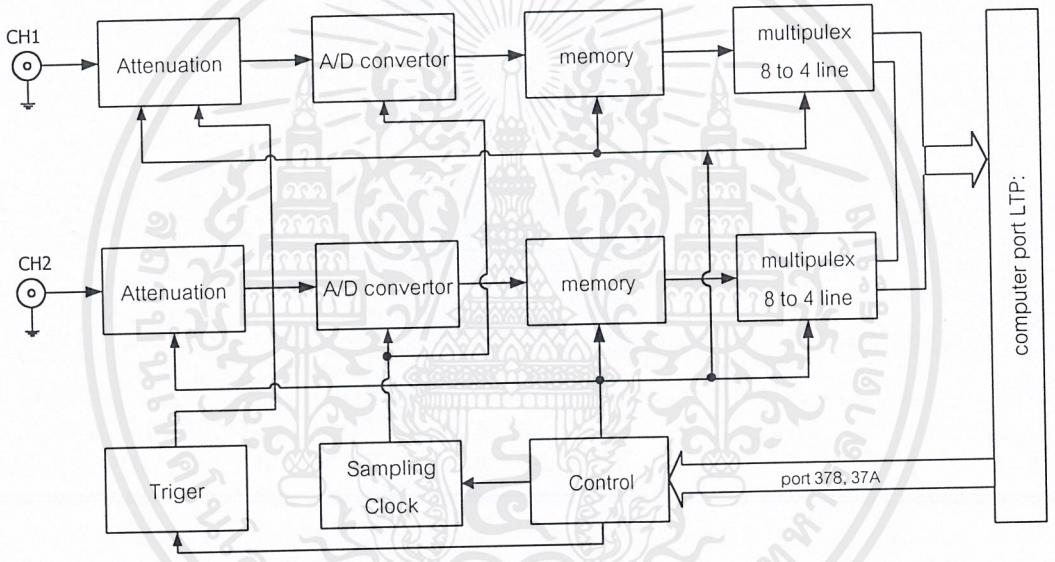
Bit No.	Hex	Binary
1	&H01	00000001
2	&H02	00000010
3	&H04	00000100
4	&H08	00001000
5	&H10	00010000
6	&H20	00100000
7	&H40	01000000
8	&H80	10000000
ติดหมด	&HFF	11111111
ดับหมด	&H00	00000000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบ การสร้าง และการทำงาน

3.1 การออกแบบวงจร

การออกแบบเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์มีลำดับขั้นตอนออกแบบโดยการกำหนดเป็นผังการทำงานดังแสดงในรูปที่ 3.1 ดังนี้



รูปที่ 3.1 ผังการทำงานของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

จากรูปที่ 3.1 สามารถแบ่งวงจรออกเป็นภาคต่างๆ ดังต่อไปนี้ ภาค Attenuation ทำหน้าที่ปรับแต่งขนาดของสัญญาณที่เข้ามาทางอินพุของ CH1 และ CH2 ให้มีขนาดพอดีกับความต้องความสามารถของตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอลที่สามารถแปลงได้ ภาค A/D Converter ทำหน้าที่แปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล เมื่อได้สัญญาณดิจิตอลมาแล้วต้องนำมาเก็บในหน่วยความจำก่อนเพราะพอร์ตขนานของคอมพิวเตอร์ไม่สามารถรับข้อมูลที่เป็นดิจิตอลที่ได้จากการแปลงของตัวแปลงสัญญาณแอนะลอกเป็นดิตอลโดยตรงเนื่องมีความในการรับช้ากว่าอัตราการแปลงสัญญาณของตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอลจึงต้องนำมาเก็บในหน่วยความจำก่อน ในส่วนที่กล่าวมาข้างต้นนี้การทำงานเหมือนกันทั้ง CH1 และ CH2 ภาค Multiplex 8 to 4 Line จาก

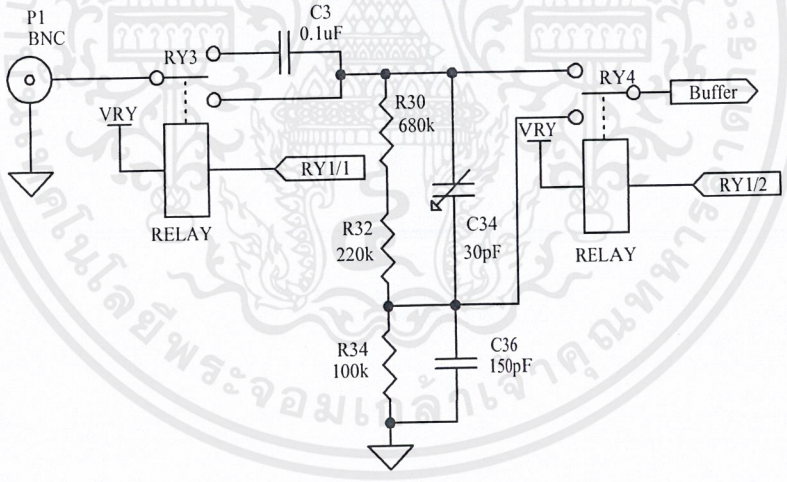
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ได้จากการแปลงแล้วนำมาเก็บในหน่วยความจำมีขนาด 8 บิต และมี 2 ชุดแต่เนื่องจากพอร์ต 379H ของคอมพิวเตอร์รับได้ครั้งละ 4 บิต จึงต้องเลือกส่งข้อมูลครั้งละ 4 บิต ภาค Control ทำหน้าที่ควบคุมการทำงานของส่วนต่างๆ ของวงจรทั้งหมด รหัสการควบคุมจะถูกส่งออกมาทางพอร์ต 378H ร่วมกับ 37AH

3.1.1 ภาคลดทอน และปรับแต่งสัญญาณ (Attenuation)

1) วงจร AC/DC คัปปลิ้ง และลดทอนสัญญาณ

จากรูปที่ 3.2 เมื่อมีสัญญาณอินพุตเข้ามาจะผ่านส่วนของวงจรที่ทำการเลือก เอซีดีซีคัปปลิ้ง (AC/DC Coupling) โดย RY3 กรณีที่เลือกเป็น ดีซีคัปปลิ้งจะทำให้องค์ประกอบกระแสตรง และกระแสสลับของสัญญาณที่เข้ามาผ่านเข้าวงจรลดทอนโดยตรงทั้งหมด(ถูกต่อในลักษณะของวงจร Direct coupling) ในกรณีที่เลือกเป็น เอซีคัปปลิ้ง (AC coupling) สัญญาณที่เข้ามาจะไหลผ่าน C3 จะทำให้องค์ประกอบกระแสสลับของสัญญาณเท่านั้นที่ไหลผ่าน C3 เข้าสู่วงจรลดทอนสัญญาณซึ่งจะถูกควบคุมโดยรีเลย์ RY3 โดยในการสั่งให้รีเลย์ตัดต่อวงจรนั้นจะสั่งมาจากคอมพิวเตอร์



รูปที่ 3.2 วงจรเลือก AC/DC คัปปลิ้ง และลดทอนสัญญาณ

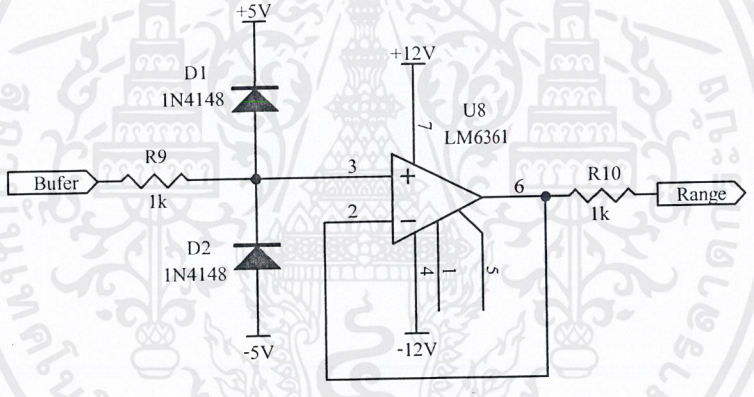
เนื่องจากสัญญาณอินพุตที่ป้อนเข้ามามีขนาดที่แตกต่างกันดังนั้นจึงต้องมีการปรับระดับให้เหมาะสมก่อนที่จะส่งเข้าไปยังภาคบัฟเฟอร์ ซึ่งการลดทอนนี้จะใช้หลักการแบ่งแรงดัน (Voltage Divider) และการลดทอนสัญญาณจะต้องเป็นอิสระต่อความถี่ โดยใช้ R30, R32, R34, C34, C36 ต่อเป็นวงจรอาร์ซีโวลต์เตจดีไวเดอร์ซึ่งเป็นวงจรลดทอนแบบชดเชยความถี่ (Compensated) ในส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของวงจรนี้จะมีการลดทอน 2 ระดับ คือ 1 : 1 และ 10 : 1 โดยใช้รีเลย์ RY4 เป็นตัวเลือกสัญญาณว่าจะเลือกตัวลดทอนชุดใดซึ่งจะถูกกำหนดโดยการปรับปุ่ม เลือกย่านการวัด

2) ภาคจำกัดแรงดันไฟเกิน และบัฟเฟอร์

จากรูปที่ 3.3 เนื่องจากสัญญาณที่อินพุตที่เข้ามาอาจมีขนาดใหญ่กว่าที่ต้องการ ซึ่งอาจทำให้เกิดความเสียหายแก่วงจรได้จึงต้องใช้ไดโอด 2 ตัว ต่อในลักษณะรีเวิร์สไบอัส กับแรงดัน +5.6 V และ –5.6 V และถ้าหากมีแรงดันอินพุตเข้ามามีขนาดใหญ่กว่าที่กำหนดไว้จะทำให้ไดโอดทั้งสองตัวได้รับแรงดันฟอร์เวิร์สไบอัสจะทำให้แรงดันที่ผ่านไปได้มีขนาดไม่เกิน ± 5.6 V และส่งต่อไปที่ออปแอมป์ U11 ซึ่งต่ออยู่ในลักษณะของบัฟเฟอร์เพื่อให้มีความต้านทานทางอินพุตสูง และป้องกันผลกระทบจากการวัดจุดที่มีความต้านทานสูง (Loading effect) และถ้าหากวงจรภาคแรกยังมีค่าความต้านทานไม่สูงพอก็จะทำให้เกิดความผิดพลาดในการวัดขึ้นได้



รูปที่ 3.3 วงจรจำกัดแรงดันไฟเกิน และบัฟเฟอร์

3) วงจรปรับแต่งสัญญาณ

จากรูปที่ 3.4 เนื่องจากตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอล มีช่วงการทำงานเท่ากับ 1.55V–3.26V ซึ่งถูกแบ่งเป็น 256 ระดับ ใน 1 ระดับจะมีค่าเป็น (3.26 – 1.55)/256 = 6.705 mV

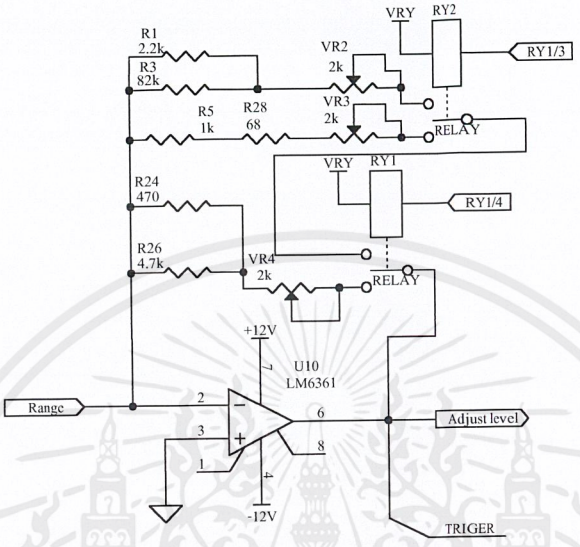
การกำหนดย่านการวัด กำหนดเป็น 6 ย่าน ซึ่งมีค่าเท่ากับ 0.1, 0.2, 0.5, 1, 2, 5 V/DIV โดยสามารถกำหนดอัตราขยายให้กับวงจรได้ดังนี้

3.1) ที่ย่านวัด 0.1 V/DIV

จากตารางที่ 3.1 กำหนดให้วัดสัญญาณได้มีขนาดแอมปลิจูดสูงสุด 800 mV (Fullscall) เนื่องจากหน้าจอของออสซิลโลสโคปมี 8 ช่อง จากตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอลสามารถ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รับอินพุตที่มีค่าความแตกต่างอยู่ในช่วง 1.71V สามารถกำหนดอัตราขยายที่ทำให้วัดได้เต็มสเกล กำหนดได้ดังนี้ อัตราขยาย = 1.71/0.8 = 2.137 Vจึงวัดได้เต็มสเกล



รูปที่ 3.4 วงจรขยายสัญญาณแนวตั้งที่สามารถปรับอัตราขยายได้ 3 ระดับ

เมื่อได้อัตราขยายของแต่ละย่านวัดแล้วออกแบบวงจรขยายโดยใช้ ออปแอมป์ต่อเป็นวงจรขยายแบบอินเวอร์ติ้งแอมป์ และสามารถเลือกอัตราขยายโดยการเปลี่ยนค่า Rf ซึ่งสามารถคำนวณได้ดังนี้

จากวงจรขยายแบบอินเวอร์ติ้งแอมป์

$$Av = \frac{Rf}{Ri} \tag{3.1}$$

กำหนด Ri = 1k

ที่อัตราขยาย 2.137 เท่า

$Rf = Av \times Ri$ = 2.137 x 1k = 2.137k

เลือกใช้ค่าความต้านทาน 2.2k //82k = 2.142k

3.2) ที่ย่านวัด 0.2V/DIV

จากตารางที่ 3.1 กำหนดให้วัดได้สูงสุด 1.6 V (Fullscall)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราขยาย = 1.71/1.6 = 1.068

กำหนด Ri = 1k

ที่อัตราขยาย 1.068 เท่า

$Rf = Av \times Ri$ = 1.068 x 1k = 1.068k

เลือกใช้ค่าความต้านทาน 1k อนุกรมกับความต้านทาน 0.068k = 1.068k

3.3) ที่ย่านวัด 0.5V/DIV

จากตารางที่ 3.1 กำหนดให้วัดได้สูงสุด 4V (Fullscall)

อัตราขยาย = 1.71/4 = 0.427

กำหนด Ri = 1k

ที่อัตราขยาย 0.427 เท่า

$Rf = Av \times Ri$ = 0.427 x 1k = 0.427k

เลือกใช้ค่าความต้านทาน 0.47k//4.7k 0.427k

ที่ 1, 2, 5 V/DIV จะใช้อัตราขยายเดียวกับ 3 ย่านวัดที่ผ่านมาแต่จะเลือกลดทอน 10 : 1 ซึ่งสามารถสรุปเป็นตารางที่ 3.1

ตารางที่ 3.1 ความสัมพันธ์ของย่านวัดกับอัตราขยาย และแรงดันอินพุตสูงสุด

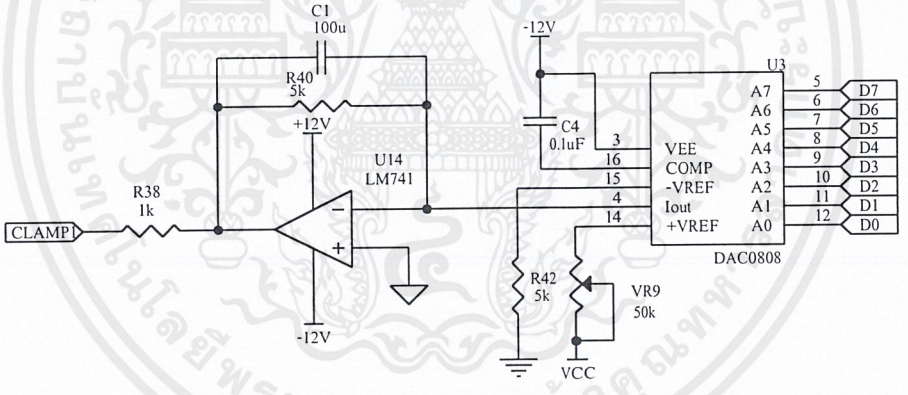
ย่านวัด	อัตราขยาย	แรงดันอินพุตสูงสุด	ตัวคูณ	สภาวะของรีเลย์		
				RY4	RY1	RY2
0.1V/DIV	2.137	0.8 V	1	1	0	0
0.2V/DIV	1.068	1.6V	1	1	1	0
0.5V/DIV	0.427	4V	1	1	x	1
1V/DIV	2.137	8V	0.1	0	0	0
2V/DIV	1.068	16V	0.1	0	1	0
5V/DIV	0.427	40V	0.1	0	x	1

การเลือกอัตราขยายทำได้โดยการเลือกย่านวัดแต่ละย่านจากจอคอมพิวเตอร์แล้วส่งสัญญาณไปควบคุมการตัดต่อรีเลย์แต่ตัวซึ่งแสดงรหัสได้ดังตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) วงจรปรับระดับสัญญาณแนวตั้ง

จากรูปที่ 3.5 เพื่อการปรับยกระดับสัญญาณให้ได้ค่าที่อยู่ระหว่างกลางช่วงการทำงานของตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอลซึ่งอยู่ในช่วง 1.55-3.26 V ถ้าหากสัญญาณที่เข้ามามีระดับที่ต่ำกว่า 1.55 V ตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอลก็ไม่สามารถแปลงได้จึงต้องยกระดับให้อยู่ในช่วง 1.55-3.26 V ดังนั้นในสภาวะที่ไม่มีอินพุตเข้ามาระดับของแรงดันไฟของวงจรยกระดับสัญญาณจะอยู่ที่ 2.405 V ซึ่งเป็นแรงดันที่ค่ากึ่งกลางระหว่าง 1.55V -3.26 V ในการยกระดับนี้จะใช้ไอซีที่เป็นตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอล เบอร์ ADC0808 U3 ในการปรับระดับสัญญาณมีขนาด 8 บิตสามารถปรับระดับได้ทั้งหมด 256 ระดับ โดยปรับแรงดันได้ตั้งแต่ 0 ถึง 10 V ดังนั้นเมื่อต้องการให้สามารถปรับแรงดันได้ทั้งช่วงบวก และช่วงลบต้องนำไฟลบมาหักล้างให้อยู่กึ่งกลาง ไฟลบนี้ได้มาจาก U7 ซึ่งต่อเป็นบัฟเฟอร์ และ VR7 เป็นตัวปรับแรงดัน ก็จะสามารถเลื่อนขึ้นได้ 128 ระดับ และเลื่อนลงได้ 128 ระดับ



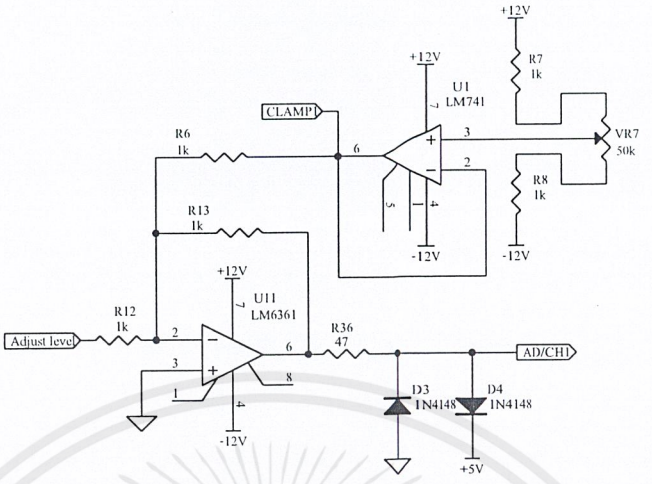
รูปที่ 3.5 วงจรปรับระดับสัญญาณแนวตั้ง

การปรับแรงดันของตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอลทำได้โดยการส่งข้อมูลขนาด 8 บิตออกมาทาง พอร์ต 378H และส่งผ่าน U5 ซึ่งเป็นไอซีแลตช์ข้อมูล

5) วงจรรวมสัญญาณ

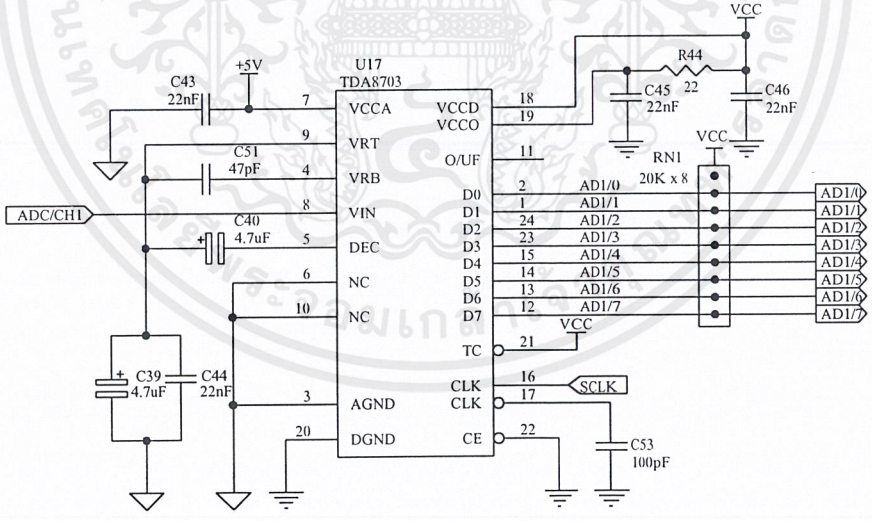
จากรูปที่ 3.6 วงจรนี้มี 3 สัญญาณที่เข้าสู่อินพุต คือแรงดันจากวงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอก, วงจรปรับแรงดันเพิ่ม และวงจรปรับแต่งสัญญาณ ซึ่งวงจรรวมสัญญาณดังกล่าวจะใช้ออฟแอมป์ต่อเป็นวงจรขยายแบบอินเตอร์ติ้งแอมป์มีอัตราขยายเท่ากับ 1 โดยมี D3 ต่อเพื่อกันไฟลบ และ D4 ต่อเพื่อกันไฟบวกไม่ให้เกิน 5.6 เพื่อป้องกัน U17 เกิดความเสียหาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรรวมสัญญาณ

3.1.2 ภาคแปลงสัญญาณแอนะลอกเป็นดิจิตอล



รูปที่ 3.7 การต่อวงจรใช้งานไอซี TDA8703

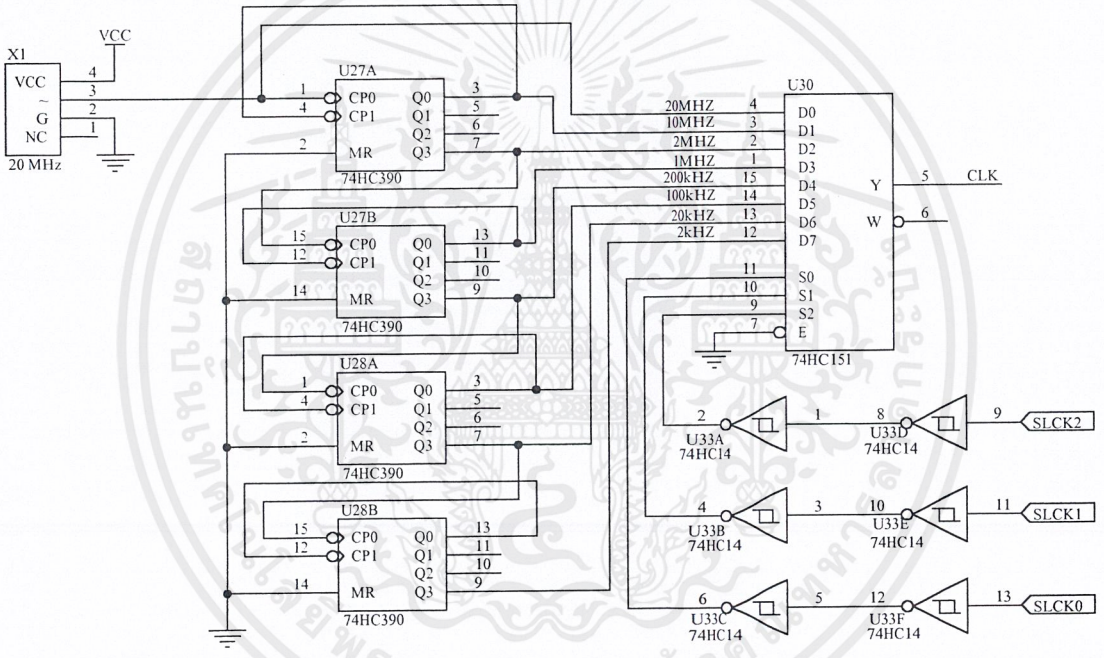
จากรูปที่ 3.7 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล ใช้ไอซี TDA8703 ซึ่งเป็นแบบแฟลตซ์ (Flash ADC) มีความระเอียด 8 บิต มีอัตราการสุ่มสูงสุด 40 MHz แรงดันอินพุตอยู่ในระหว่าง 1.55V-3.26V มีวงจรสุ่มสัญญาณภายในตัวทำให้ไม่ต้องสร้างวงจรสุ่มสัญญาณแอนะลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากภายนอก และใช้ระดับแรงดันอ้างอิงภายในตัวเองการต่อใช้งานต่อตามวงจรในรายระเอียดของอุปกรณ์ (Data sheet) ส่วน RN1 ต่อไว้เป็นพูลอัพเพื่อรักษาระดับแรงดันลอจิก “0” และลอจิก “1”

จากรูปที่ 3.7 เป็นวงจรที่ต่อไอซี แปลงสัญญาณแอนะลอกเป็นดิจิตอล เพื่อใช้งานโดยมีขา Vin ของไอซีทำหน้ารับสัญญาณจาก Vout ของวงจรอินเวอร์ติ้งแอมป์ในการรวมสัญญาณต่างๆ ซึ่งขา CLK จะรับสัญญาณนาฬิกาในการสุ่มจากภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม และสายสัญญาณ D0-D7 จะถูกส่งข้อมูลไปยังภาคหน่วยความจำเพื่อเก็บข้อมูลไว้ในหน่วยความจำ

3.1.3 ภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม (Clock generator)



รูปที่ 3.8 ภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม

จากรูปที่ 3.8 เนื่องจากสัญญาณนาฬิกาที่ใช้ในการสุ่ม (Sampling) ให้แก่ ตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอลนั้น จะต้องมีความเที่ยงตรงสูง และด้วยเหตุนี้จึงใช้ คริสตอลโมดูลความถี่ 20 MHz เป็นตัวสร้างความถี่ในการสุ่ม ให้แก่ไอซีตัวแปลงสัญญาณแอนะลอกเป็นดิจิตอล แต่เนื่องจากเราต้องการให้โครงงานเครื่องวัดและบันทึกสัญญาณบนเครื่องคอมพิวเตอร์เครื่องนี้สามารถวัดรูปสัญญาณได้ตั้งแต่ความถี่ต่ำๆ ที่มีค่าเพียงไม่กี่เฮิรตซ์ ไปจนถึงสัญญาณที่มีความถี่ประมาณ 1 MHz ถ้าหากกำหนดให้ระบบมี Sampling clock เพียงความถี่เดียวคือ 10 MHz แล้ว จะทำให้มีข้อจำกัดคือไม่สามารถวัดสัญญาณที่มีความถี่ต่ำๆได้ เพราะว่าแรม (RAM) ไม่สามารถเก็บรูปสัญญาณได้ครบ 1 คาบเวลานั่นเอง เช่น หากสมมุติว่า Sampling clock มีความถี่ 10 MHz ถูกนำไปใช้สุ่มสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอนะลอกที่มีความถี่เท่ากับ 1 kHz ผลก็คือ สัญญาณแอนะลอกจะถูกสุ่มได้ 10,000 ค่า ใน 1 คาบเวลา (10 MHz/1kHz=10,000) ดังนั้นหากใช้ SRAM เพื่อทำการเก็บข้อมูลให้ครบ 1 คาบ จะต้องใช้หน่วยความจำมากถึง 10,000 Bytes ซึ่งมีไม่พอเพราะแรม (RAM) ที่ใช้มีความจุ 2 kBytes เท่านั้น

ตารางที่ 3.2 ความสัมพันธ์ระหว่างสัญญาณนาฬิกาที่เลือกออกมา และสัญญาณควบคุม

S2	S1	S0	ความถี่สัญญาณนาฬิกา
0	0	0	20MHz
0	0	1	10MHz
0	1	0	2MHz
0	1	1	1MHz
1	0	0	200kHz
1	0	1	100kHz
1	1	0	20kHz
1	1	1	2kHz

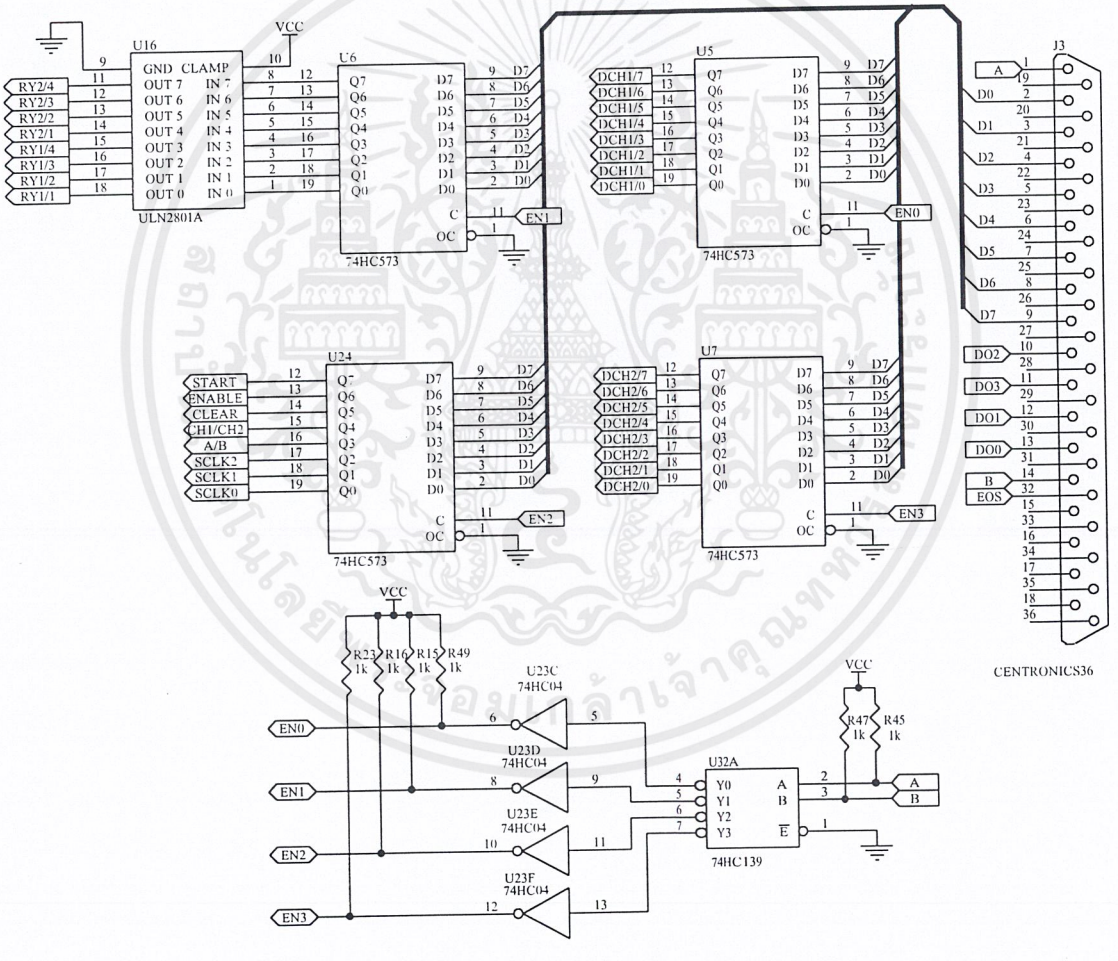
จากตารางที่ 3.2 เป็นการแสดงความถี่ต่างๆ ของสัญญาณนาฬิกาที่จะต้องมี ความถี่สัญญาณนาฬิกาหลายๆ ความถี่เพื่อทำหน้าที่ในการสุ่มสัญญาณอินพุตที่มีช่วงความถี่แตกต่างกันออกไปโดยใช้วงจรหารความถี่โดยในวงจรนี้ใช้ไอซี U7 และ U8 เป็นไอซีหาร 2 และไอซีหาร 5 โดยใช้ไอซี U30 เป็นไอซีมัลติเพล็กซ์ใช้ในการเลือกความถี่ออกมาครั้งละความถี่ โดยการเลือกความถี่ออกมานั้นเลือกได้โดยการส่งสัญญาณควบคุมออกมาทางพอร์ต 378H ผ่าน U24 ซึ่งเป็นไอซีแลตช์ข้อมูล และผ่าน U33 เป็น ชมิตทริกเกอร์เพื่อเพิ่มความเสถียรภาพ และป้องกันการรบกวนจากการตัดต่อของหน้าสัมผัสรีเลย์

3.1.4 วงจรควบคุมและเชื่อมต่อพอร์ต

ส่วนควบคุมเป็นส่วนที่ทำหน้าที่ควบคุมการทำงานของส่วนต่างๆ ทั้งหมดของวงจรซึ่งจะประกอบด้วยไอซี U5, U6, U7 และ U24 ซึ่งเป็นไอซีแลตช์ข้อมูลต่อเป็นวงจรขยายพอร์ตโดยใช้ไอซีเบอร์ 74HC573 จะแลตช์ ข้อมูลไว้ในขณะที่ขา 11 (LE) ได้รับลอจิก “0” และถ้าต้องการให้ข้อมูลควบคุม (D0-D7) ผ่านไปได้จะต้องให้ขา 11 ได้รับลอจิก “1” โดยจะใช้ ไอซี U32 เบอร์ 74HC139 ในการเลือกแลตช์ข้อมูลของไอซีแต่ละตัว ซึ่งใช้พอร์ต 37AH ขา 1 และ 14 เป็นข้อมูลเลือก ซึ่งไอซีจะทำงานที่ลอจิก “0” ดังนั้นถ้าต้องการให้ข้อมูลควบคุมผ่านไอซีแลตช์ไปได้นั้นจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องผ่านไอซี U23 ซึ่งเป็นนอร์ตเกต ก่อนการทำงานในส่วนของไอซี U24 เป็นส่วนควบคุมการอ่านเขียนหน่วยความจำ, การเลือกความถี่สุ่มควบคุม ไอซี U6 เป็น การเลือกวัด AC, DC เลือกย่านการวัดควบคุมการตัดต่อหน้าสัมผัสของรีเลย์เพื่อปรับย่านการวัดใช้ไอซีขับรีเลย์ U16 (ULN2803) ไอซี U5 และ U7 ต่ออยู่กับไอซีแปลงสัญญาณดิจิตอลเป็นแอนะลอก เพื่อปรับยกระดับแรงดันของ CH1 และ CH2 ส่วน D0-D3 จะรับข้อมูลจากไอซี U21 และ U22 ซึ่งเป็นไอซีมัลติเพล็กซ์ที่รับข้อมูลจากหน่วยความจำส่งเข้าทางพอร์ต 379H ครั้งละ 4 บิต แล้วนำมารวมให้เป็น 8 บิตในทางด้านโปรแกรม

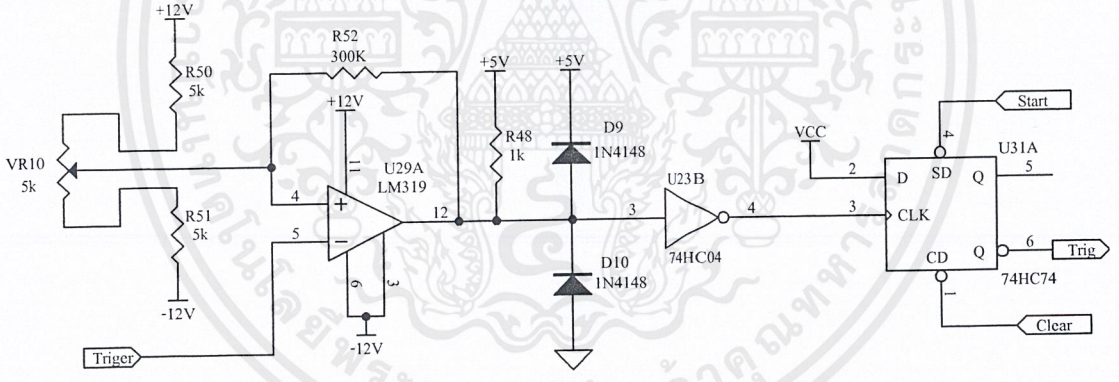


รูปที่ 3.9 วงจรควบคุมและเชื่อมต่อพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.5 วงจรทริกเกอร์ (Trigger)

วงจรทริกเกอร์มีหน้าที่เลือกค่าข้อมูลเริ่มต้นที่จะเก็บลงในหน่วยความจำ โดยจะใช้วิธีการเปรียบเทียบระดับแรงดันระหว่างแรงดันอินพุตที่ขา 5 ของไอซี U29A กับระดับแรงดันที่ตั้งระดับทริกไว้ที่ขา 4 ของไอซี U29 ซึ่งปกติถ้าระดับแรงดันที่ขาอินพุตน้อยกว่าระดับแรงดันที่ทำการตั้งระดับ ทริกทำให้ เอาต์พุตที่ได้จะเป็นลอจิก “0” ผ่านไอซี U23B ซึ่งเป็น Not Gate ก็จะเปลี่ยนเป็นระดับ ลอจิก “1” ส่งให้ขา 3 ของไอซี U31A ซึ่งเป็นไอซี ดีฟลิบฟลอบ โดยตอนนี้ไอซี U31A ยังจะไม่ทำงานเอาต์พุตที่ขา 5 ของไอซี U31A ก็จะเป็นลอจิก “0” ทำให้สัญญาณนาฬิกา (CLK) ที่ขา 4 ของไอซี U10A ไม่สามารถออกที่เอาต์พุตของไอซีได้ เป็นผลทำให้ไม่เกิดการสุ่มสัญญาณของไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอล และในหน่วยความจำ (RAM) ไม่เกิดการเก็บข้อมูลแต่อย่างใดแต่ถ้าระดับแรงดันที่ขา 5 ของไอซี U13A มากกว่าระดับแรงดันที่ตั้งระดับทริกไว้ที่ขา 4 ของไอซี U13A ก็จะเกิดการทริกไปควบคุมให้เริ่มต้นการสุ่มสัญญาณของไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอล และหน่วยความจำก็จะทำหน้าที่เริ่มเก็บข้อมูล



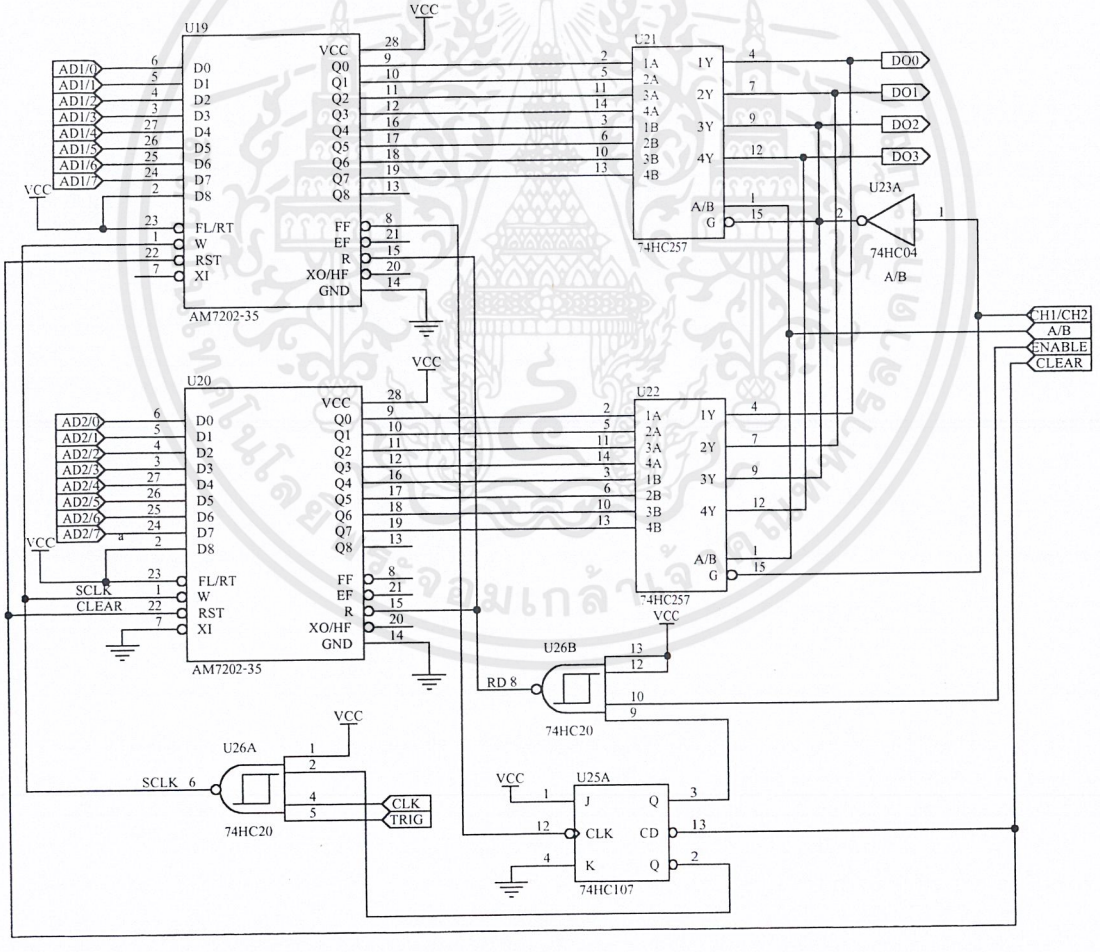
รูปที่ 3.10 วงจรทริกเกอร์ (Trigger)

การทริกสามารถเลือกการทริกจากซอฟต์แวร์ หรือจากทางฮาร์ดแวร์ก็ได้ โดยถ้าเป็น การทริกจากฮาร์ดแวร์ ก็จะเป็นการเปรียบเทียบระดับแรงดันดังได้กล่าวมาแล้วข้างต้น อีกอย่างเป็นการทริกทางด้านซอฟต์แวร์ เนื่องจากในระดับสัญญาณที่มีระดับแรงดันต่ำๆ หรือระดับ แรงดันดีซีจะไม่เกิดการทริกจากฮาร์ดแวร์ จึงต้องใช้ซอฟต์แวร์ช่วยในการสร้างสัญญาณทริกโดยการให้ลอจิก “0” ที่ขา 4 (Start) ของไอซี U15A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.6 ภาคหน่วยความจำ

จากรูปที่ 3.11 ภาคหน่วยความจำมีหน้าที่เก็บข้อมูลที่รับจากภาคแปลงสัญญาณแอนะลอกเป็นดิจิตอล เนื่องจากถ้าเราส่งข้อมูลโดยตรงจากภาคแปลงสัญญาณแอนะลอกเป็นดิจิตอลเข้ามาทางพอร์ตขนาน (Parallel Port) จะไม่สามารถรับข้อมูลที่สุ่มด้วยสัญญาณนาฬิกาความถี่สูงๆ ได้ จึงใช้หน่วยความจำ (RAM) แบบ FIFO (First In First Out) เป็นตัวเก็บข้อมูลก่อนแล้วจึงค่อยส่งข้อมูลจากหน่วยความจำเข้าคอมพิวเตอร์ เหตุผลที่ใช้หน่วยความจำแบบ FIFO เพราะมีขนาดเล็ก และทำงานได้ที่ความเร็วสูง ในวงจรนี้ใช้หน่วยความจำที่มีความเร็วไม่เกิน 23 MHz ซึ่งเราต้องกำหนดความถี่สัญญาณนาฬิกาให้ไม่เกิน 23 MHz ด้วย ในวงจรเลือกใช้สัญญาณนาฬิกา 20 MHz โดยขั้นตอนการทำงานของหน่วยความจำมีอยู่ 2 ส่วนคือ



รูปที่ 3.11 ภาคหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) การเก็บข้อมูลลงหน่วยความจำ (Write Data)

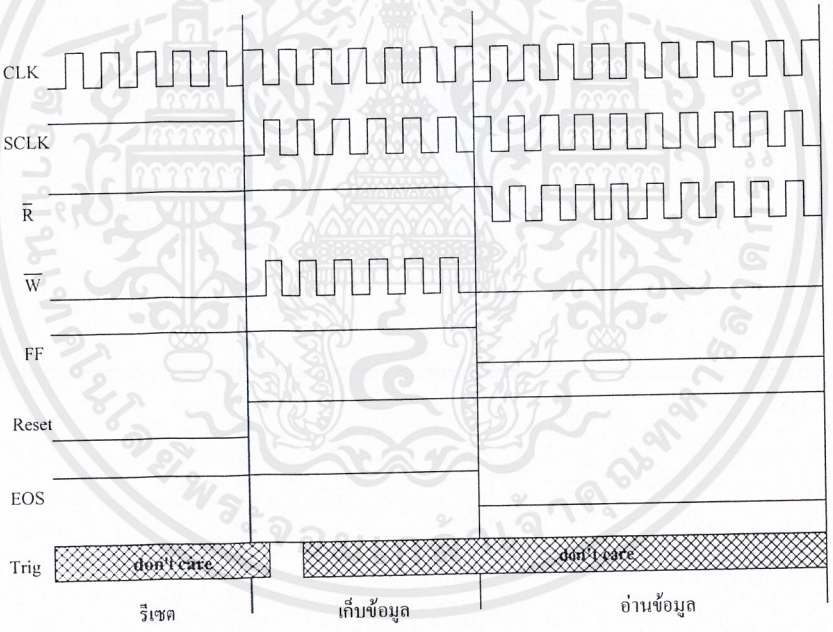
จากรูปที่ 3.12 และ จากรูปที่ 3.13 โปรแกรมจะสั่งให้หน่วยความจำทำการเก็บข้อมูลที่มาจากการสุ่มสัญญาณจากไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอลโดยมีขั้นตอนการสั่งงานดังนี้

1.1) รีเซตหน่วยความจำขา 15 ของไอซี U3 และ U4 ให้เริ่มเก็บข้อมูลที่ตำแหน่งที่ 0

1.2) ให้หน่วยความจำอยู่ในสภาวะเก็บข้อมูล (Write Data)

1.3) ถ้ามีสัญญาณทริกจะเริ่มเก็บข้อมูลลงหน่วยความจำ โดยการเลื่อนตำแหน่งของหน่วยความจำจะเลื่อนตามการแปลงสุ่มสัญญาณจากไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอล ซึ่งตรวจสอบได้จากสัญญาณนาฬิกาที่ขา 1 ของไอซี U3 หรือ U4 ก็ได้

1.4) โปรแกรมจะตรวจสอบว่าหน่วยความจำเก็บข้อมูลจนเต็มแล้วหรือยัง ซึ่งสามารถตรวจสอบได้จากขา 3 ของไอซี U7A จะมีสถานะเป็นลอจิก “1”



รูปที่ 3.12 ขาสัญญาณควบคุมภาคหน่วยความจำ

2) การอ่านข้อมูลจากหน่วยความจำ (Read Data)

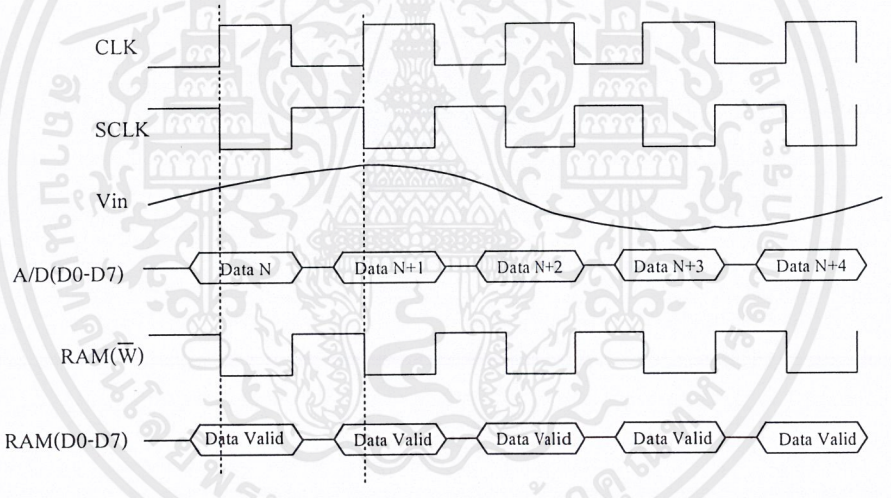
จากรูปที่ 3.14 เมื่อโปรแกรมตรวจสอบว่าได้เก็บข้อมูลเต็มแล้วก็จะทำการอ่านออกมาซึ่งมีขั้นตอนดังนี้

2.1) เมื่อหน่วยความจำเก็บข้อมูลจนเต็มแล้ว จะทำการอ่านข้อมูลของ CH1 และ CHโดยผ่านวงจรมัลติเพล็กซ์เข้าทางพอร์ตขนาน

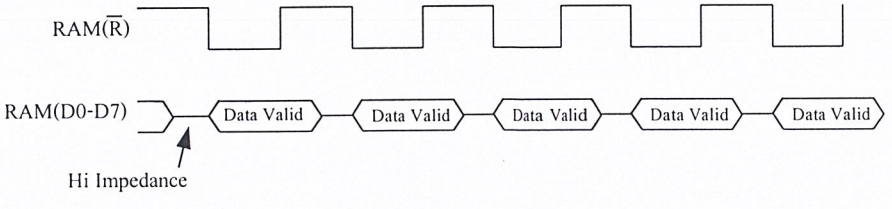
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2) วงจรมัลติเพล็กซ์เป็นวงจรที่นำข้อมูลที่เก็บในหน่วยความจำส่งให้คอมพิวเตอร์ผ่านทางพอร์ตขนานของคอมพิวเตอร์โดยใช้ไอซี U5 สำหรับ CH1 และ U6 สำหรับ CH2 ซึ่งมีหน้าที่ส่งข้อมูลให้กับคอมพิวเตอร์ครั้งละ 4 บิต ควบคุมโดยขา1 ของไอซี U5 และ U6 ถ้าเป็นลอจิก "0" จะเลือกรับข้อมูล 4 บิตต่ำ ถ้าเป็นลอจิก "1" จะเลือกรับข้อมูล 4 บิตสูง ข้อมูลทั้ง 4 บิตต่ำ และ4 บิตสูงจะถูกรวมเป็นข้อมูล 8 บิตในทางโปรแกรม การเลือกการอ่านข้อมูลจาก CH1 หรือ CH2 ให้ใช้ขา 15 ของไอซี U5 และ U6 โดยถ้า G = "1" จะเลือกรับข้อมูล CH1 ถ้า G= "0" จะรับข้อมูลของ CH2

2.3) โปรแกรมจะทำการอ่านข้อมูลจนครบ 2,048 ตำแหน่งตามขนาดความจุของแรมโดยการส่งสัญญาณพัลซ์การอ่านข้อมูลเข้าที่ขา 10 (จากรูปที่ 3.14) ของไอซี U10B เมื่ออ่านจนครบตำแหน่งก็จะแสดงผลรูปสัญญาณออกทางหน้าจอคอมพิวเตอร์ต่อจากนั้นจะทำการเก็บข้อมูลชุดใหม่อีกครั้ง



รูปที่ 3.13 การเก็บข้อมูลลงหน่วยความจำ



รูปที่ 3.14 การอ่านข้อมูลจากหน่วยความจำ

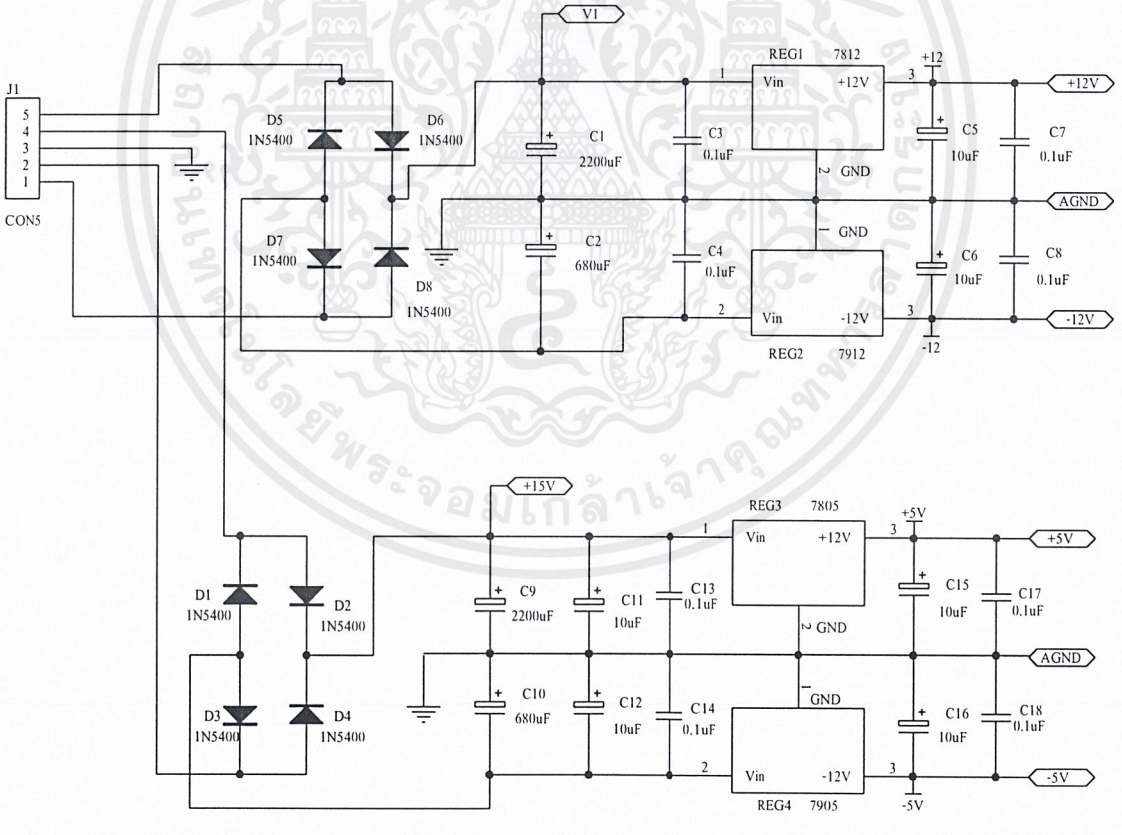
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.7 ภาคแหล่งจ่ายไฟ

ภาคแหล่งจ่ายไฟมีหน้าที่จ่ายแรงดันไฟฟ้าให้กับวงจรโดยได้ทำการแยกกราวด์ระหว่างกราวด์แอนะลอกกับกราวด์ดิจิตอล ซึ่งได้แบ่งแหล่งจ่ายไฟเป็น 3 ภาคดังนี้ คือ

1) จากรูปที่ 3.15 ภาคแหล่งจ่ายไฟของวงจรแอนะลอกทำหน้าที่จ่ายไฟเลี้ยงให้กับส่วนของวงจรที่เป็นภาคสัญญาณแอนะลอก โดยมีวงจรเรกกูเลตควบคุมแรงดัน ± 12 โวลต์ และ ± 5 โวลต์ ที่สามารถจ่ายกระแสได้ 1 แอมป์ (A) โดยแยกกราวด์ออกจากส่วนของดิจิตอล

2) จากรูปที่ 3.16 ภาคแหล่งจ่ายไฟของวงจรดิจิตอล จะจ่ายแรงดันให้กับส่วนของวงจรที่เป็นดิจิตอล ซึ่งมีเรกกูเลตที่ควบคุมแรงดัน 5 V จ่ายกระแสได้ไม่เกิน 2 แอมป์ โดยแยกเป็นกราวด์ดิจิตอล ภาคแหล่งจ่ายไฟมีหน้าที่จ่ายแรงดันไฟฟ้าให้กับวงจรโดยได้ทำการแยกกราวด์ระหว่างกราวด์แอนะลอกกับกราวด์ดิจิตอล ซึ่งได้แบ่งแหล่งจ่ายไฟเป็น 3 ภาค คือ

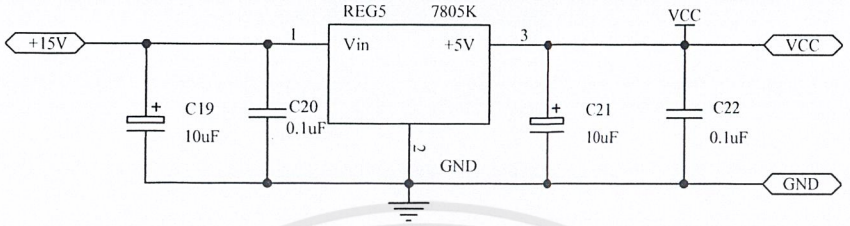


รูปที่ 3.15 ภาคแหล่งจ่ายไฟของวงจรแอนะลอก

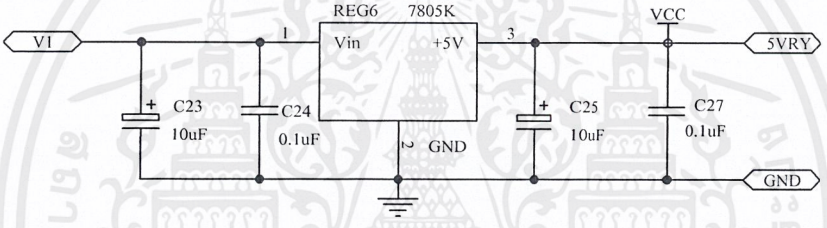
3) จากรูปที่ 3.17 ภาคแหล่งจ่ายไฟของตัวรีเลย์ทำหน้าที่จ่ายไฟเลี้ยงให้กับตัวรีเลย์โดยจะแยกออกจากส่วนอื่นๆ เพื่อขจัดปัญหาจากการตัดต่อหน้าสัมผัสของรีเลย์ซึ่งอาจมีผลต่อระดับแรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดันของวงจรอื่นๆ โดยมีวงจรเรกกูเลตที่ทำหน้าที่จ่ายแรงดันได้ 5 V และสามารถจ่ายกระแสได้ไม่เกิน 2 แอมป์ โดยใช้กราวด์น์ร่วมกับกราวด์แอนะลอก



รูปที่ 3.16 ภาคแหล่งจ่ายไฟของวงจรดิจิตอล



รูปที่ 3.17 ภาคแหล่งจ่ายไฟของตัวรีเลย์

3.2 การออกแบบโปรแกรม

ในส่วนของซอฟต์แวร์ จะทำหน้าที่ควบคุมการทำงานของวงจรต่างๆ ดังที่กล่าวมาแล้ว โดยมีขั้นตอนการทำงานดังนี้

1) โปรแกรมทำการเซตฮาร์ดแวร์ให้อยู่ในสภาวะพร้อมใช้งาน

2) เข้าสู่โหมดการเขียนข้อมูลลงหน่วยความจำ

3) ตรวจสอบว่ามีสัญญาณจากทริกเกอร์หรือไม่ ถ้ามีให้เริ่มต้นการเก็บข้อมูล

4) ตรวจสอบว่ามีสัญญาณ EOS หรือ สัญญาณแสดงว่าหน่วยความจำเก็บข้อมูลจนเต็มแล้ว

5) ถ้ามีให้เข้าสู่โหมดการอ่านข้อมูลจากหน่วยความจำ

6) อ่านข้อมูลจากหน่วยความจำเข้าทางพอร์ต 379H จนกระทั่งครบ 2,048 ตำแหน่ง

7) นำข้อมูลที่ได้ไปแสดงผลรูปสัญญาณหน้าจอคอมพิวเตอร์

8) วนกลับเข้าสู่โหมดการเขียนข้อมูลลงหน่วยความจำข้อ 2 แล้วกระทำซ้ำตามข้อถัดไป

9) โปรแกรมทำการเซตฮาร์ดแวร์ให้อยู่ในสภาวะพร้อมใช้งาน

10) เข้าสู่โหมดการเขียนข้อมูลลงหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

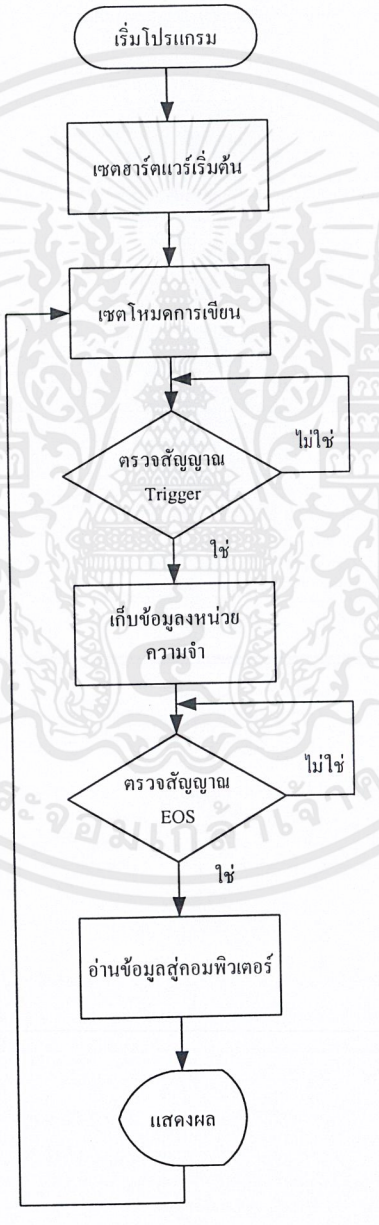
11) ตรวจสอบว่ามีสัญญาณจากทริกเกอร์ หรือไม่ ถ้ามีให้เริ่มต้นการเก็บข้อมูล

12) แล้วถ้ามีให้เข้าสู่โหมดการอ่านข้อมูลจากหน่วยความจำ

13) อ่านข้อมูลจากหน่วยความจำเข้าทางพอร์ต 379H จนกระทั่งครบ 2,048 ตำแหน่ง

14) นำข้อมูลที่ได้ไปแสดงผลรูปสัญญาณหน้าจอคอมพิวเตอร์

15) วนกลับเข้าสู่โหมดการเขียนข้อมูลลงหน่วยความจำข้อ 2) แล้วทำซ้ำตามข้อถัดไป



รูปที่ 3.18 ผังการทำงานของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองภาคปรับแต่งระดับสัญญาณ

โดยทดลองปรับระดับการลดทอนของแรงดันอินพุตโดยใช้ความถี่ต่างๆ กัน

4.1.1 ผลการทดลองภาคปรับแต่งระดับสัญญาณ

1) ปรับเครื่องฟังก์ชั่นเจนเนอเรเตอร์ ให้สร้างรูปสัญญาณไซน์ โดยปรับความถี่ตามตารางที่ 4.1 ป้อนให้อินพุตของภาคปรับแต่งระดับสัญญาณ

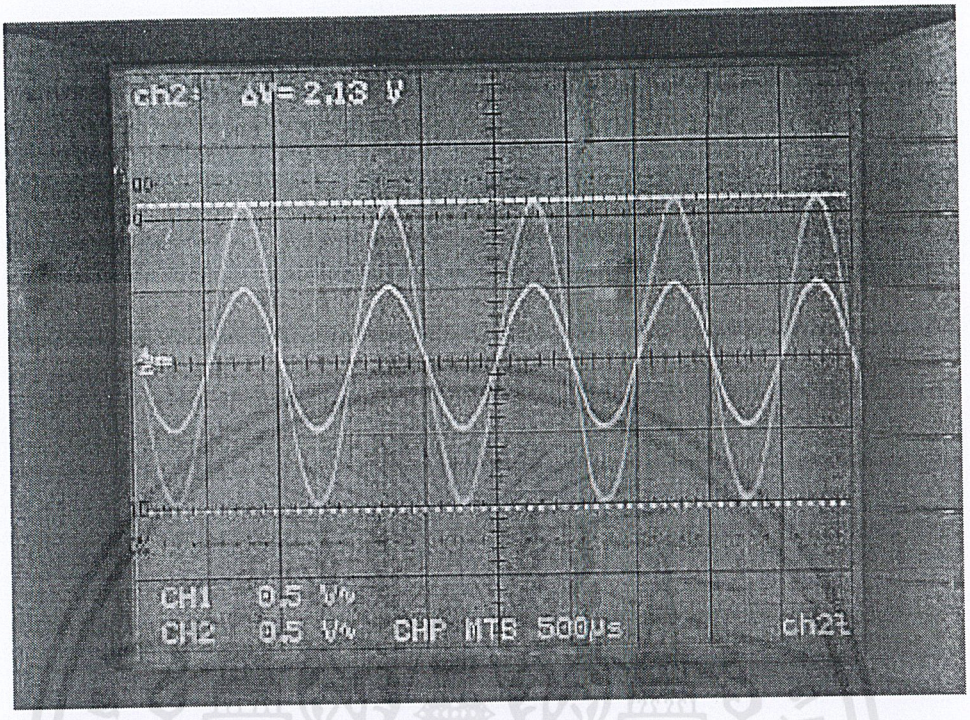
2) นำสัญญาณเอาต์พุตที่ออกจากภาคปรับแต่งสัญญาณป้อนให้กับเครื่องออสซิสโลสโคปทางแชลแนล 1

3) เปลี่ยนแรงดันอินพุต และความถี่ ตามตารางที่ 4.1

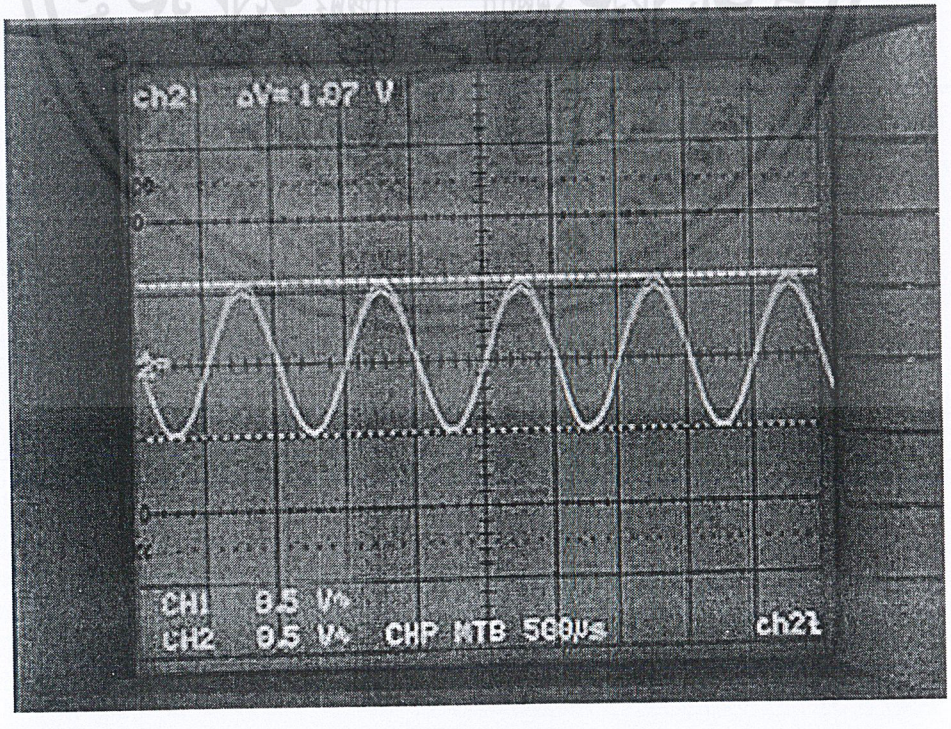
ตารางที่ 4.1 ผลการทดลองภาคปรับแต่งสัญญาณ

ผลการทดลอง	ความถี่ (Hz)	ย่านการวัด (Volt/Div)	อินพุต (Vp-p)	เอาต์พุต (Vp-p)	อัตราขยาย (เท่า)	อัตราการลดทอน
รูปที่ 4.1	1 k	0.1	1	2.13	2.137	1:1
รูปที่ 4.2	1 k	0.2	1	1.07	1.068	1:1
รูปที่ 4.3	1 k	0.5	1	0.428	0.427	1:1
รูปที่ 4.4	1 k	5	20	855m	0.427	10:1
รูปที่ 4.5	1 M	5	20	850m	0.427	10:1
รูปที่ 4.6	3 M	5	20	820m	0.427	10:1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

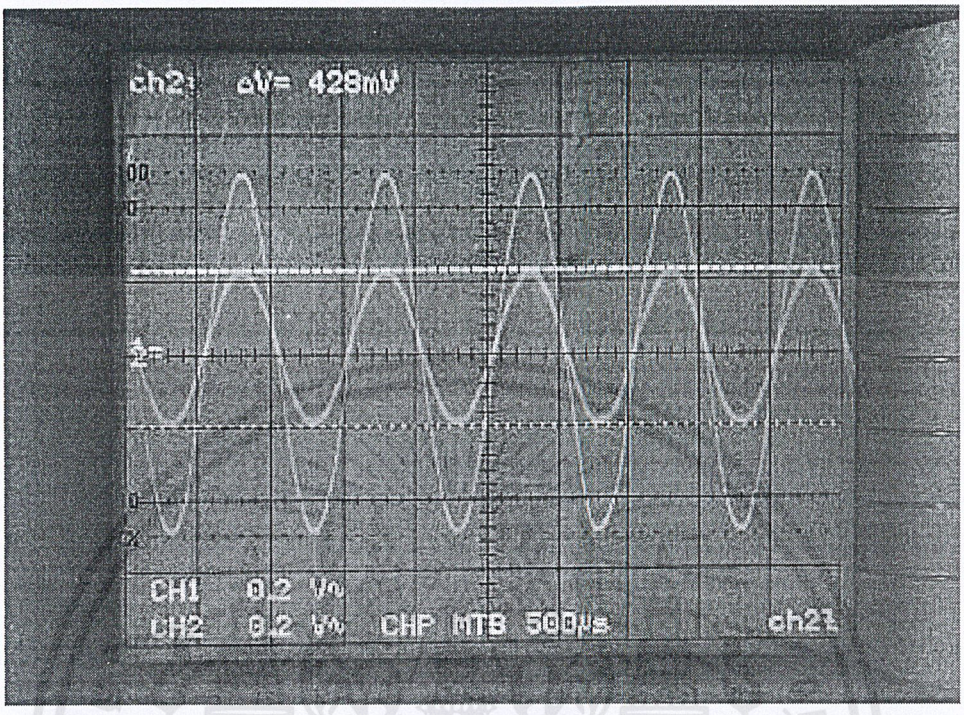


รูปที่ 4.1 ย่านการวัด 0.1 Volt/Div ความถี่ 1 kHz

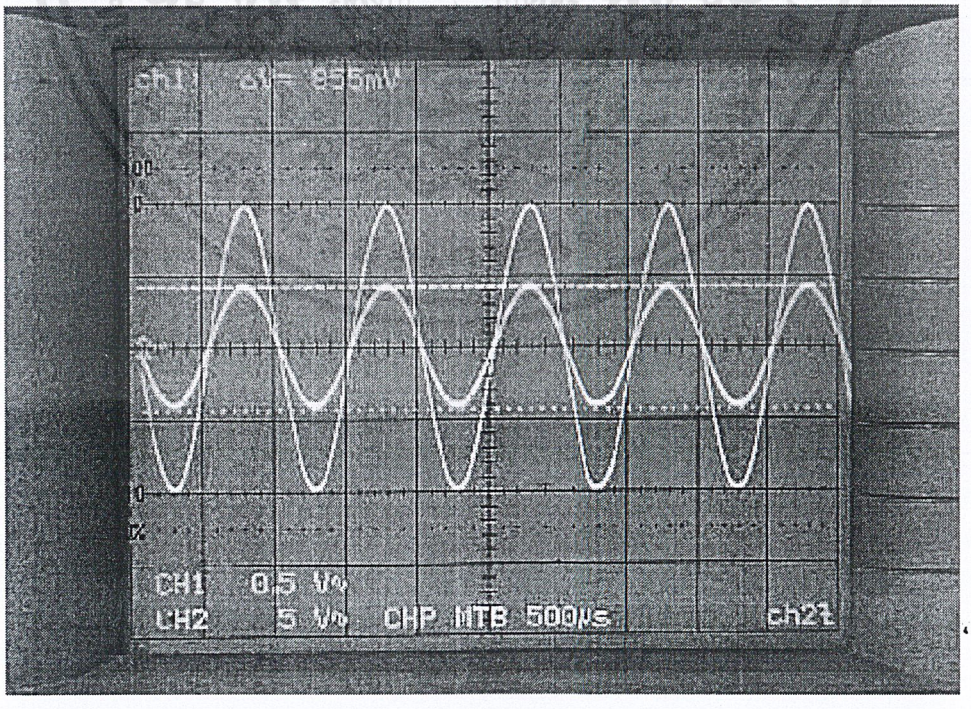


รูปที่ 4.2 ย่านการวัด 0.2 Volt/Div ความถี่ 1 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

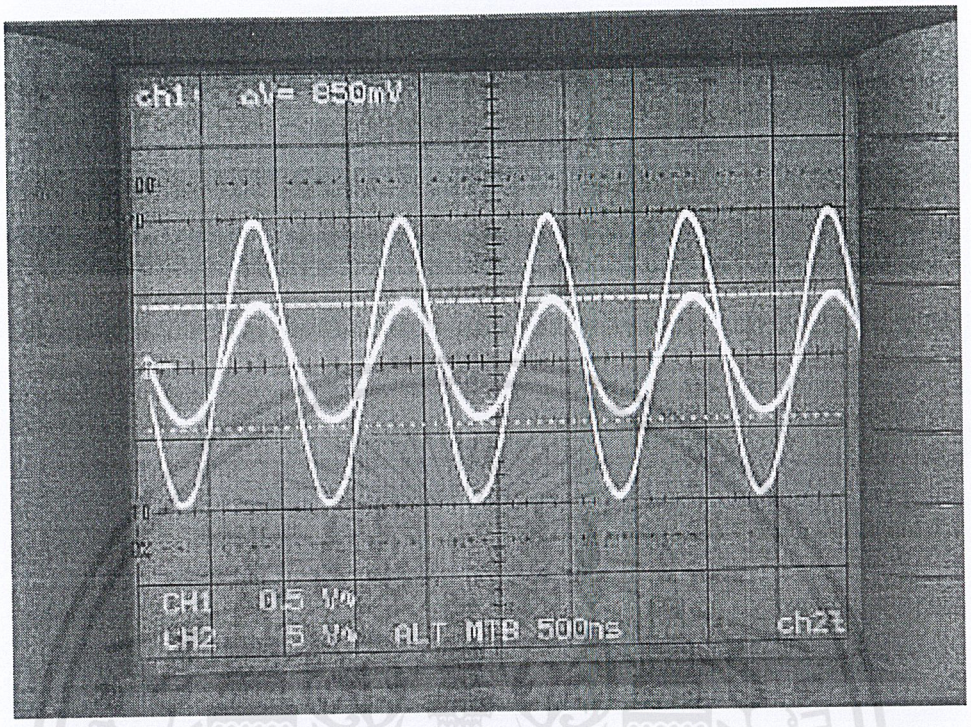


รูปที่ 4.3 ย่านการวัด 0.5 Volt/Div ความถี่ 1 kHz

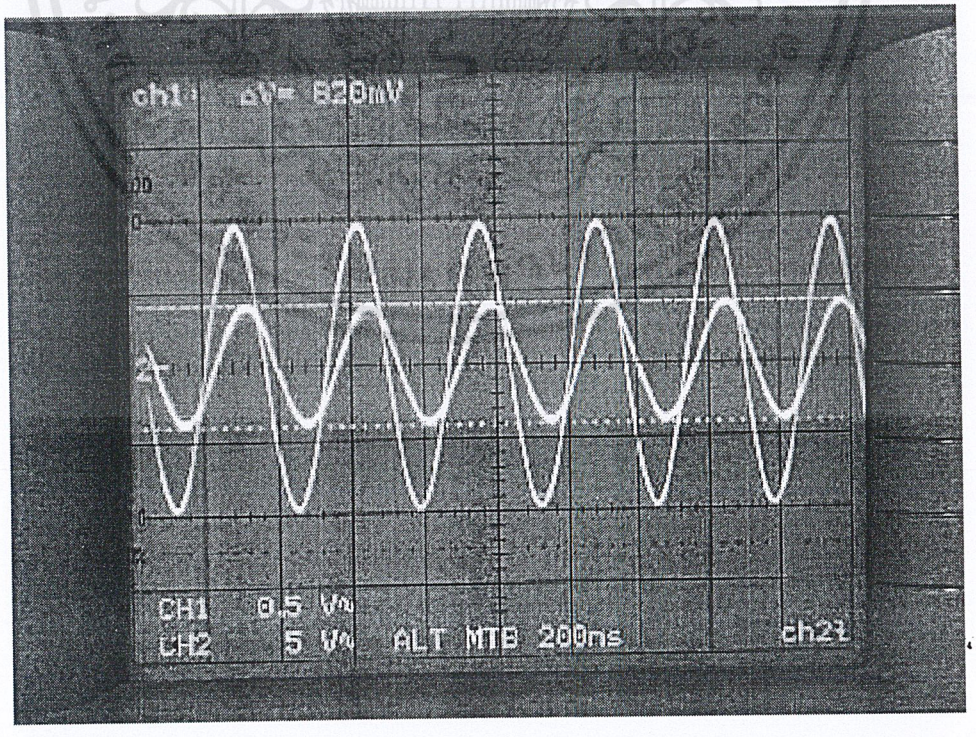


รูปที่ 4.4 ย่านการวัด 5 Volt/Div ความถี่ 1 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 ย่านการวัด 5 Volt/Div ความถี่ 1 MHz



รูปที่ 4.6 ย่านการวัด 5 Volt/Div ความถี่ 3 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

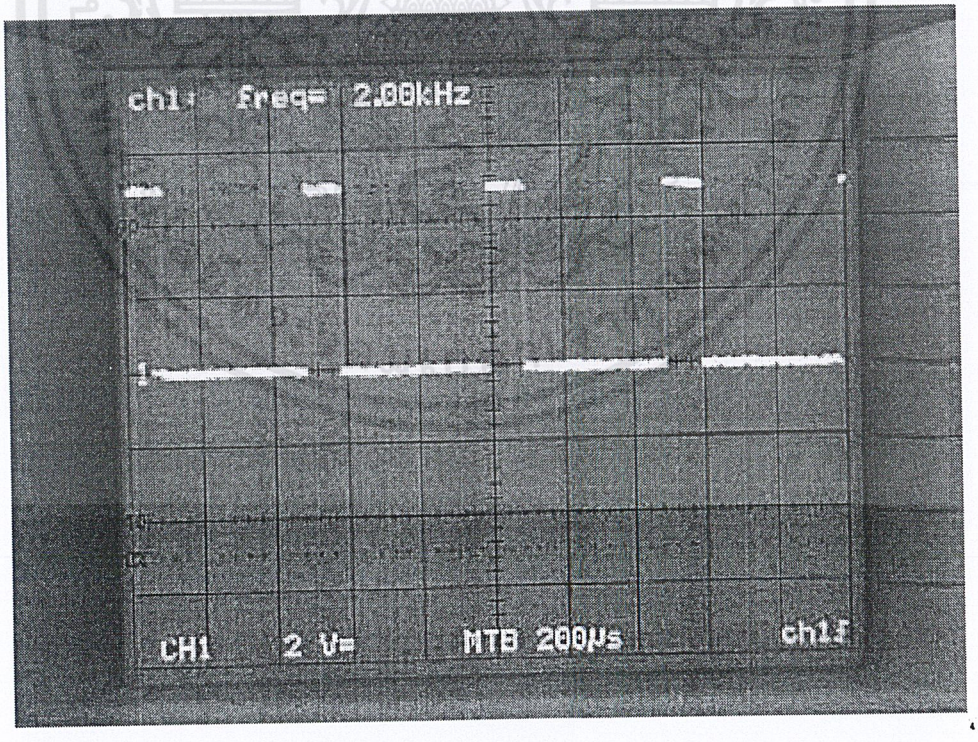
4.2 ภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม

4.2.1 ผลการทดลองภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม

โดยใช้เครื่องออสซิสโลสโคปแชลแนลที่ 1 วัดสัญญาณเอาต์พุตที่ขา 5 ของไอซี U30 เบอร์ 74HC151 แล้วทำการเปลี่ยนสัญญาณนาฬิกาสำหรับการสุ่มตามตารางที่ 4.2

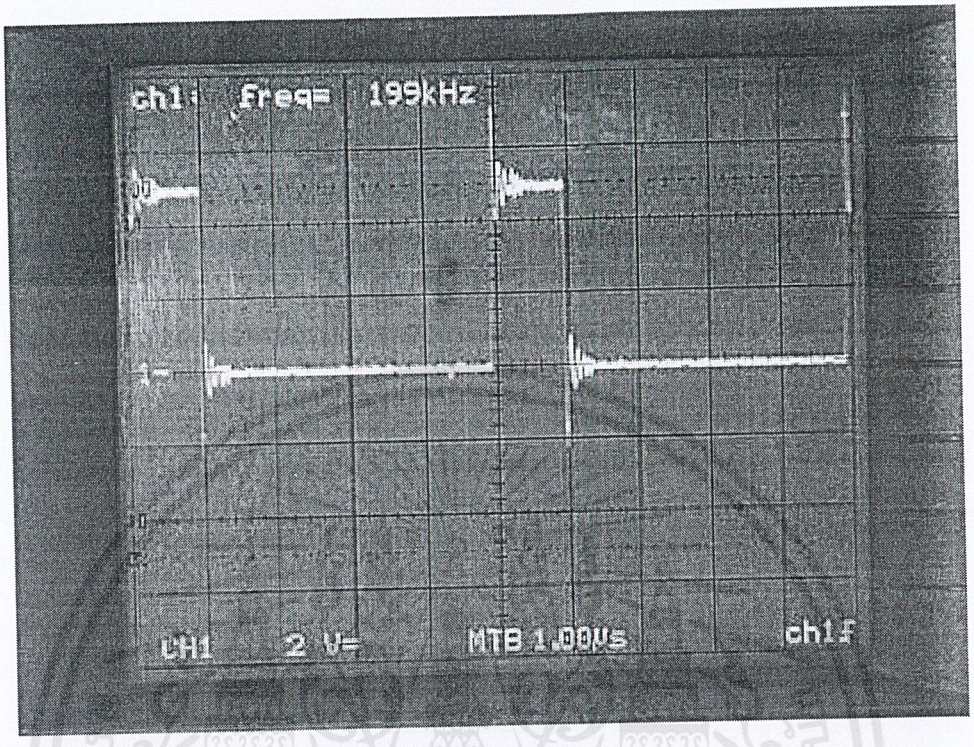
ตารางที่ 4.2 ผลการทดลองภาคกำเนิดสัญญาณนาฬิกาสำหรับการสุ่ม

ผลการทดลอง	ความถี่สัญญาณนาฬิกา
รูปที่ 4.7	2 kHz
รูปที่ 4.8	100 kHz
รูปที่ 4.9	1 MHz
รูปที่ 4.10	10 MHz

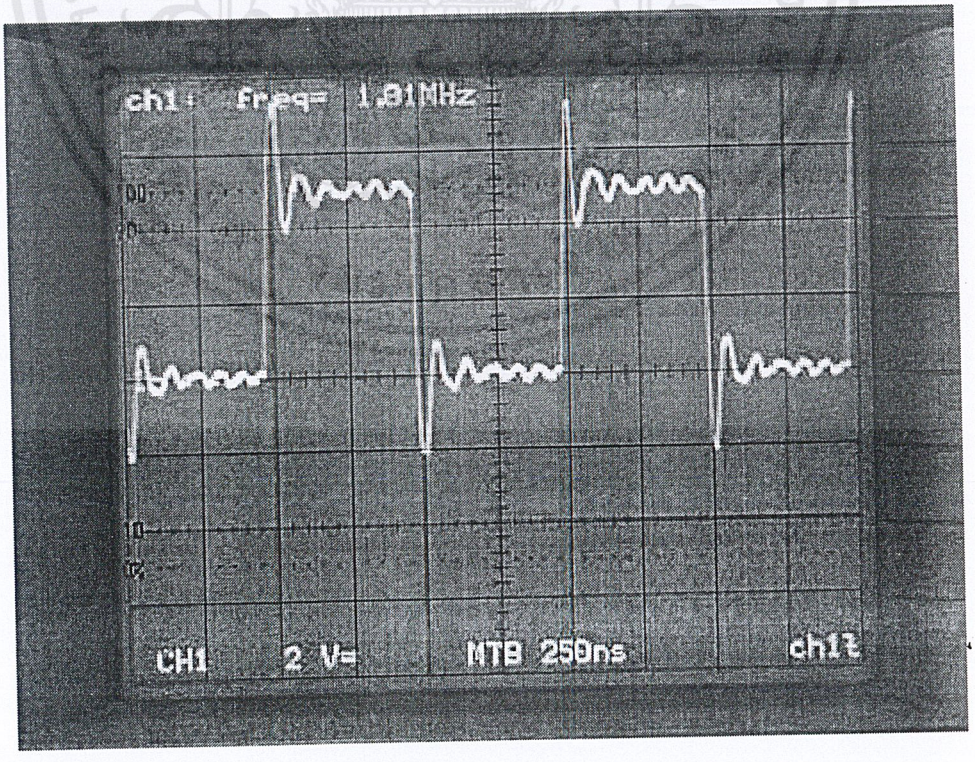


รูปที่ 4.7 ความถี่สัญญาณนาฬิกา 2 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

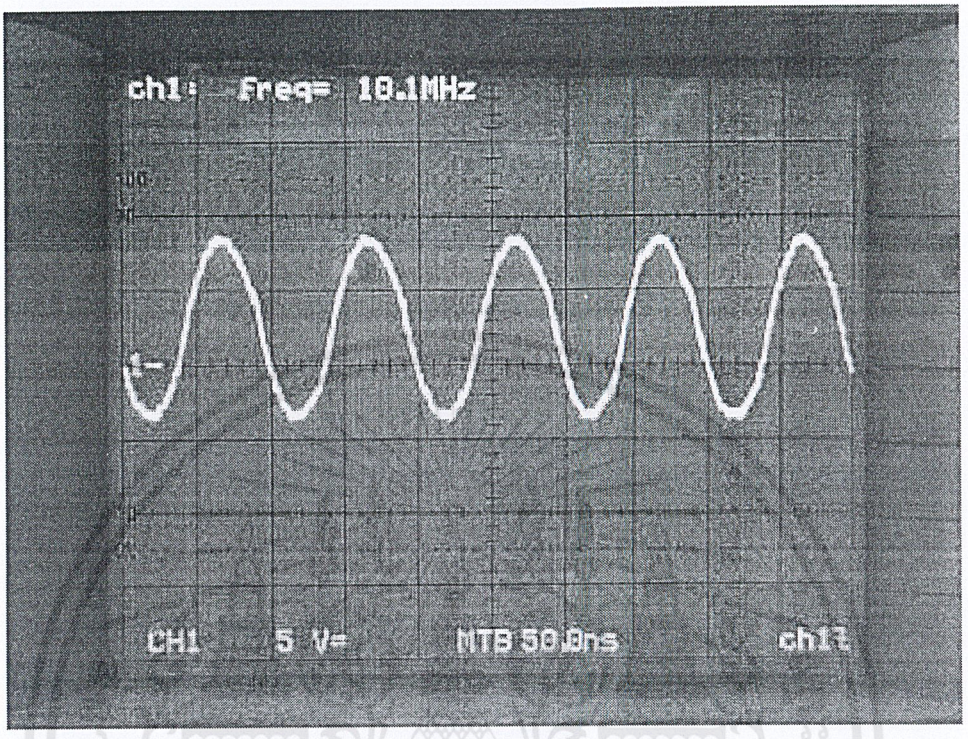


รูปที่ 4.8 ความถี่สัญญาณนาฬิกา 100 kHz



รูปที่ 4.9 ความถี่สัญญาณนาฬิกา 1 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 ความถี่สัญญาณนาฬิกา 10 MHz

4.3 การทดลองวัดสัญญาณอินพุต

โดยใช้โปรแกรมไปควบคุมตัวเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ที่ได้ทำการปรับแต่งมาแล้ว ไปทำการวัดขนาดและความถี่ของสัญญาณ

4.3.1 ผลการทดลองวัดความถี่สัญญาณ

1) ปรับเครื่องฟังก์ชั่นเจนเนอเรเตอร์ ป้อนสัญญาณรูปไซน์ให้มีแอมปลิจูดของสัญญาณ 1 Vp-p

2) นำสัญญาณที่ได้จากเครื่องฟังก์ชั่นเจนเนอเรเตอร์ ป้อนให้เป็นอินพุตของเครื่องวัด และบันทึกสัญญาณบนไมโครคอมพิวเตอร์ ที่แชลแนล 1 หรือ 2 ก็ได้

3) เปิดเครื่องวัด และบันทึกสัญญาณบนไมโครคอมพิวเตอร์

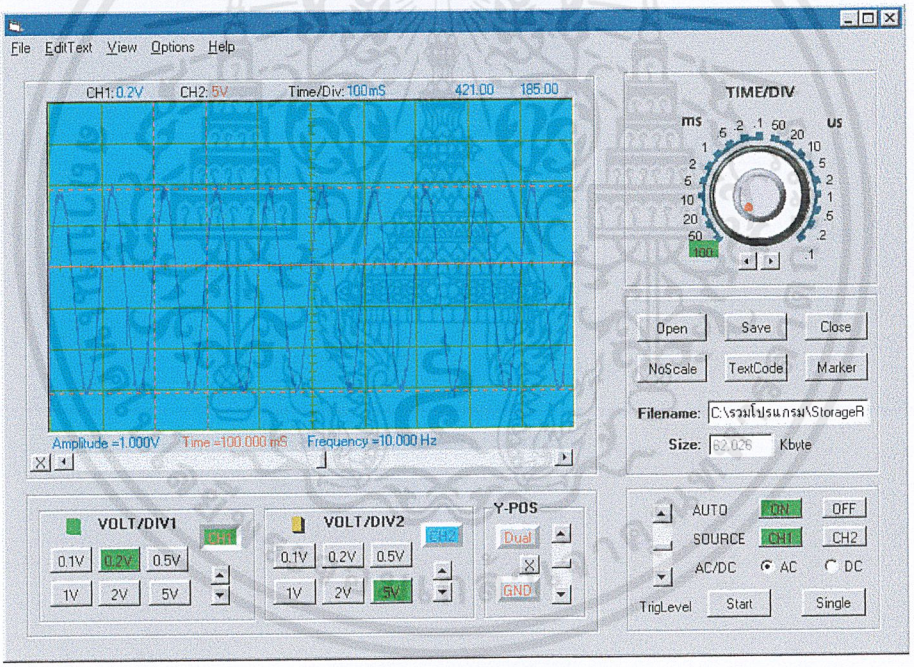
4) รันโปรแกรม Storage_oscilloscope.exe

5) เปลี่ยนความถี่ตามตารางที่ 4.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

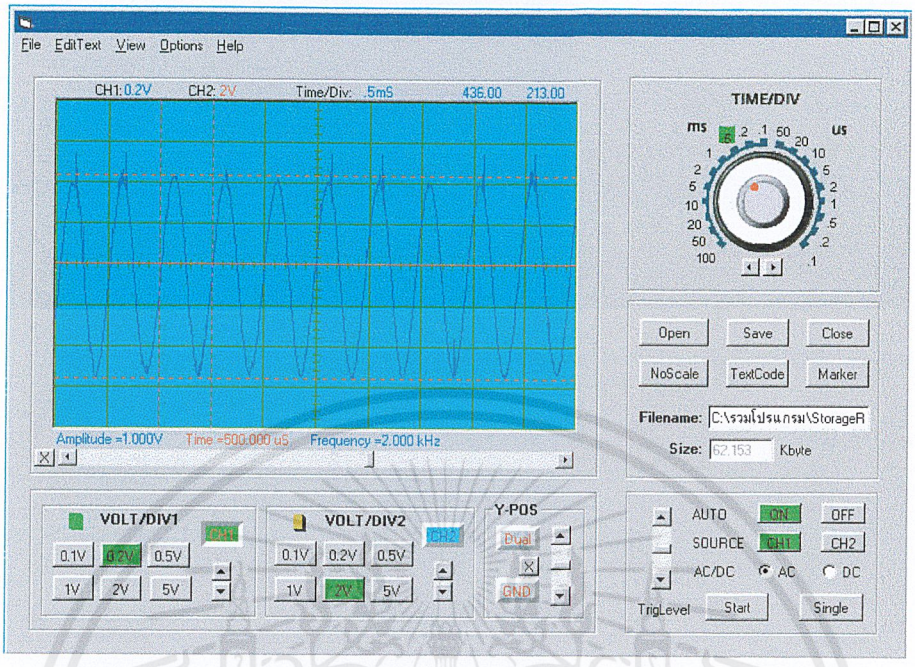
ตารางที่ 4.3 ผลการวัดความถี่สัญญาณรูปไซน์

ผลการทดลอง	ความถี่ (Hz)	ความถี่ที่วัดจาก HAMEG 203(Hz)	ความถี่ที่วัดจาก DSO (Hz)	เปอร์เซ็นต์ผิดพลาด	อัตราการ Sampling
รูปที่ 4.11	10	10	10	0%	2 kHz
รูปที่ 4.12	1 k	1 k	1 k	0%	200 kHz
รูปที่ 4.13	500 k	500 k	500 k	0%	20 MHz
รูปที่ 4.14	1 M	1 M	1 M	0%	20 MHz

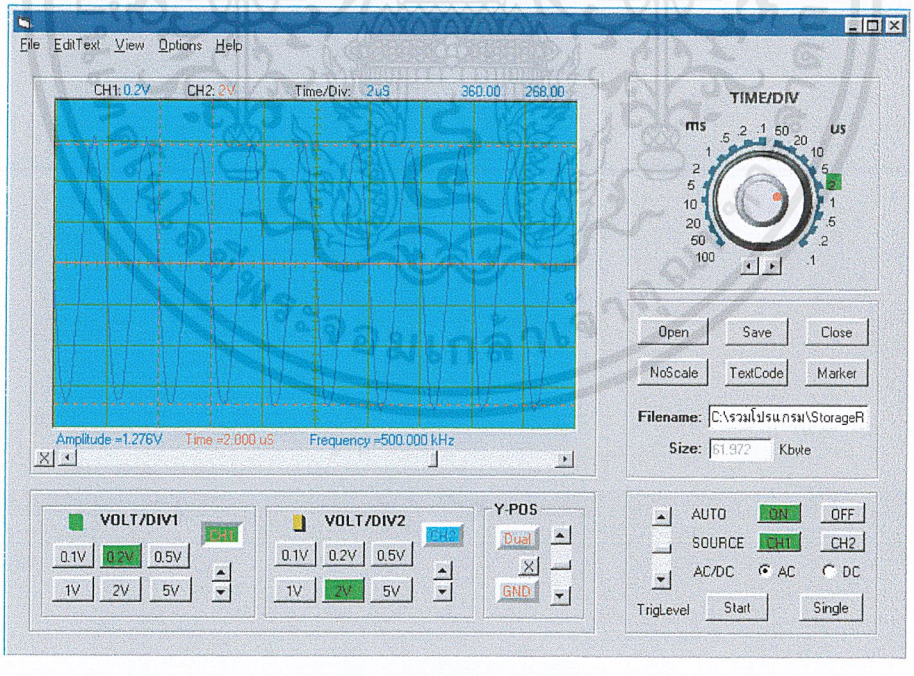


รูปที่ 4.11 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ความถี่ 10 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

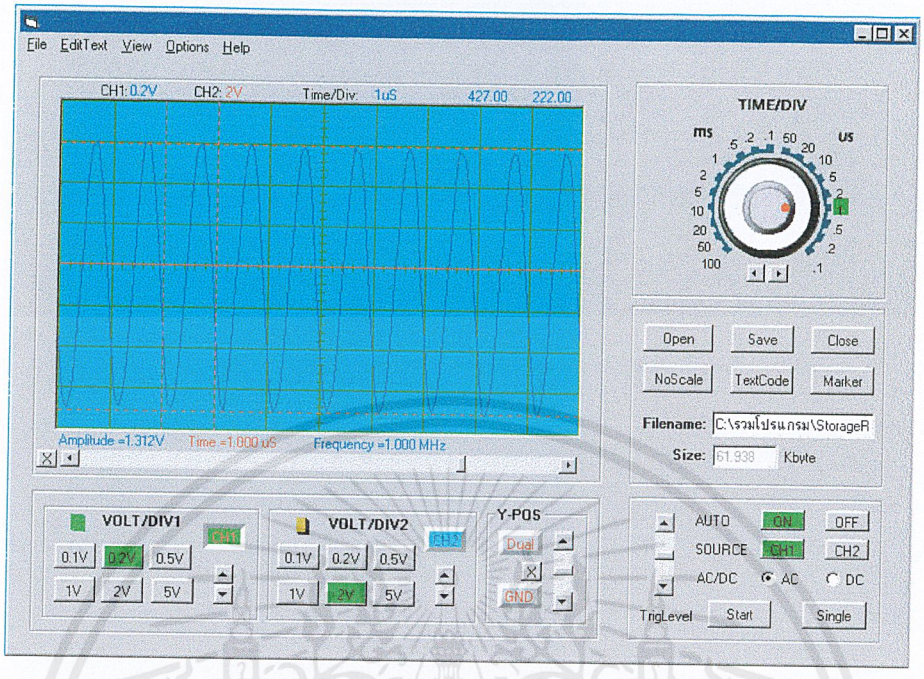


รูปที่ 4.12 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ไซน์ความถี่ 2 kHz



รูปที่ 4.13 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ความถี่ 500 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 สัญญาณอินพุตเป็นสัญญาณรูปไซน์ความถี่ 1 MHz

4.3.2 ผลการทดลองวัดขนาดสัญญาณเอซี

1) ปรับเครื่องฟังก์ชั่นเจนเนอเรเตอร์ให้มีความถี่ 500 kHz

2) นำสัญญาณที่ได้จากเครื่องฟังก์ชั่นเจนเนอเรเตอร์ ป้อนให้เป็นอินพุตของเครื่องวัด และบันทึกสัญญาณบนไมโครคอมพิวเตอร์ ที่แชลแนล 1 หรือ 2 ก็ได้

3) เปิดเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

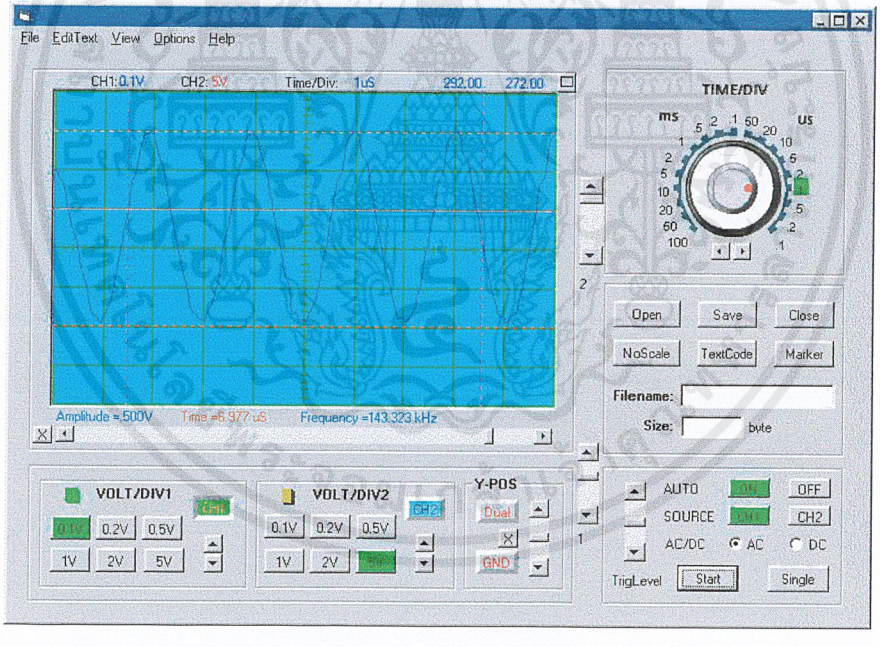
4) รันโปรแกรม Storage_oscilloscope.exe

5) เปลี่ยนขนาดสัญญาณตามตารางที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

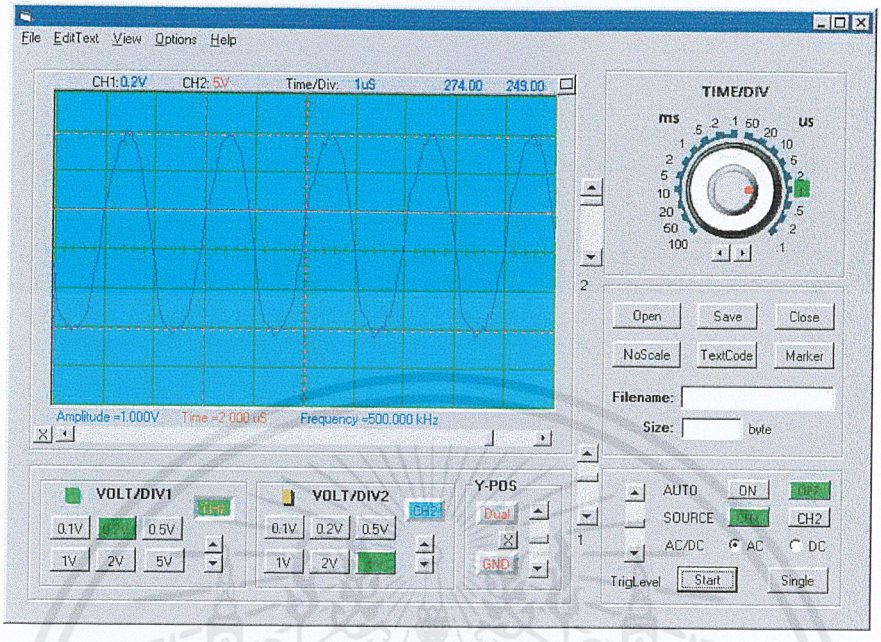
ตารางที่ 4.4 ผลการวัดขนาดสัญญาณ

ผลการทดลอง	ตั้งย่านการวัด (Volt/Div)	ขนาดสัญญาณอินพุต ที่ HAMEG 203 (Vp-p)	ขนาดสัญญาณ ที่ DSO (Vp-p)	เปอร์เซ็นต์ ผิดพลาด
รูปที่ 4.15	0.1	0.5	0.49	2%
รูปที่ 4.16	0.2	1	1.05	5%
รูปที่ 4.17	0.5	2	2.1	5%
รูปที่ 4.18	1	4	4	0%
รูปที่ 4.19	2	5	5	0%
รูปที่ 4.20	5	20	20.441	2.205%

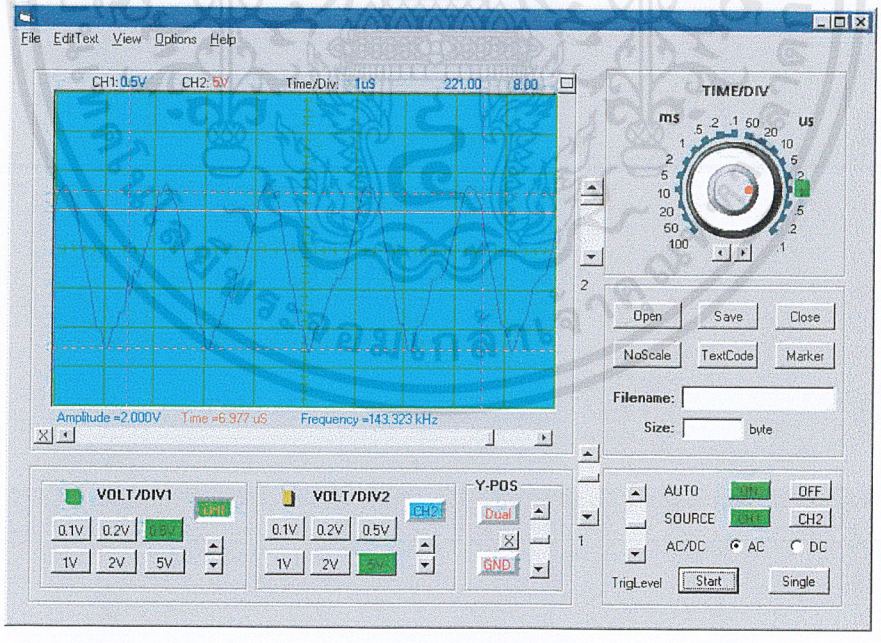


รูปที่ 4.15 ตั้งย่านวัด 0.1 Volt/Div สัญญาณอินพุตขนาด 0.5 Vp-p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

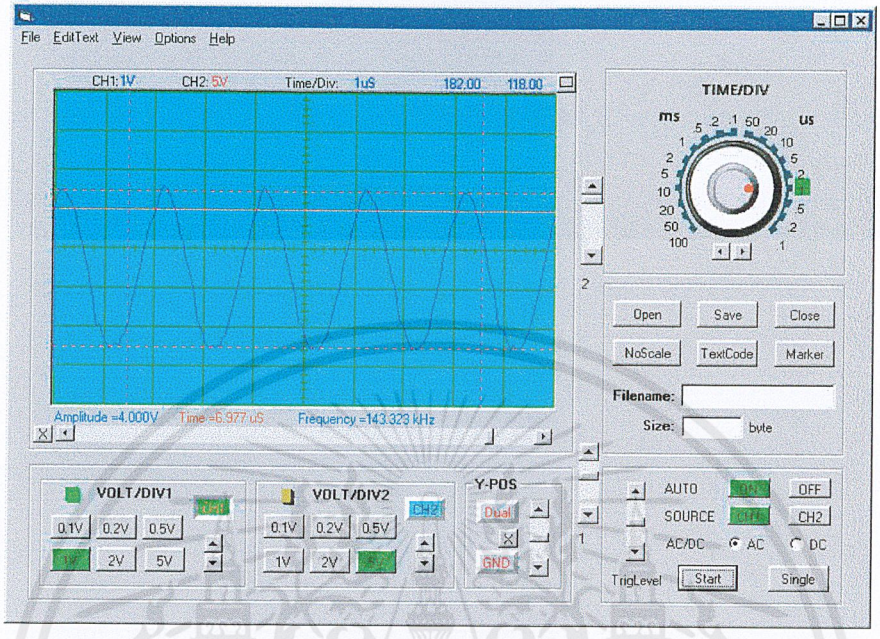


รูปที่ 4.16 ตั้งย่านวัด 0.2 Volt/Div สัญญาณอินพุตขนาด 1 Vp-p

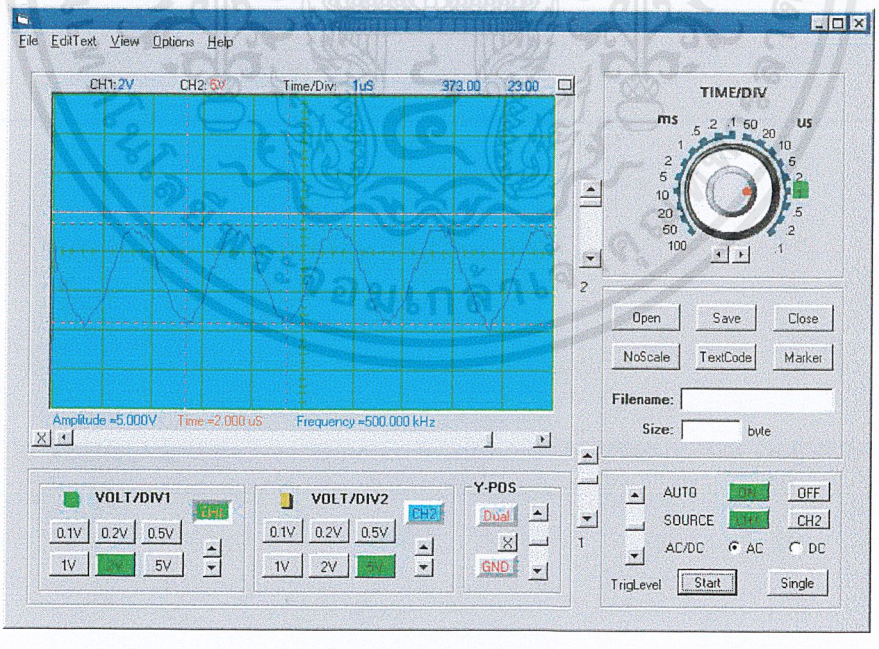


รูปที่ 4.17 ตั้งย่านวัด 0.5 Volt/Div สัญญาณอินพุตขนาด 2 Vp-p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

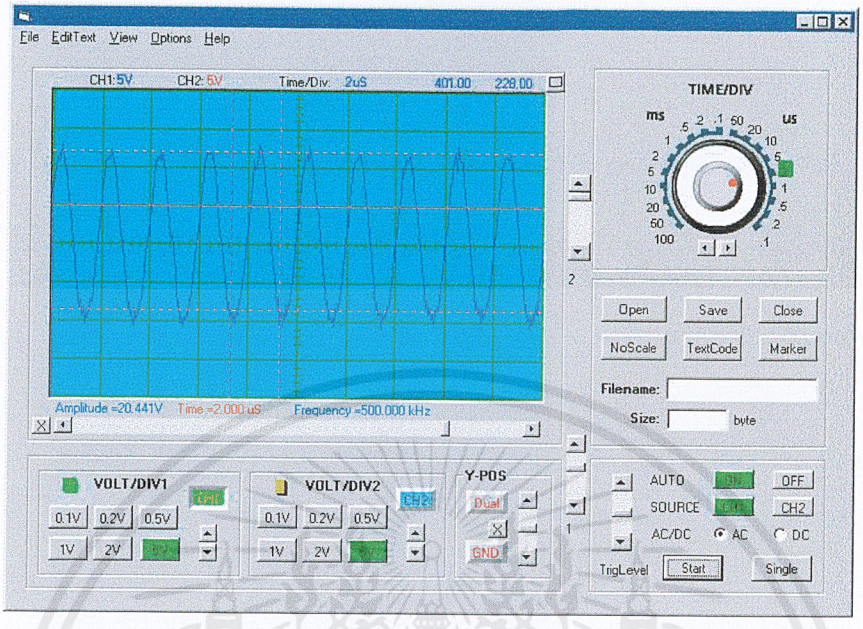


รูปที่ 4.18 ตั้งย่านวัด 1 Volt/Div สัญญาณอินพุตขนาด 4 Vp-p



รูปที่ 4.19 ตั้งย่านวัด 2 Volt/Div สัญญาณอินพุตขนาด 5 Vp-p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 ตั้งย่านวัด 5 Volt/Div สัญญาณอินพุตขนาด 20 Vp-p

4.3.3 ผลการทดลองวัดขนาดแรงดันดีซี

1) ปรับแหล่งจ่ายดีซีตามตารางที่ 4.5

2) นำสัญญาณที่ได้จากแหล่งจ่ายแรงดันดีซีเป็นอินพุตของเครื่องวัด และบันทึกสัญญาณบนไมโครคอมพิวเตอร์ ที่แชลแนล 1 หรือ 2 ก็ได้

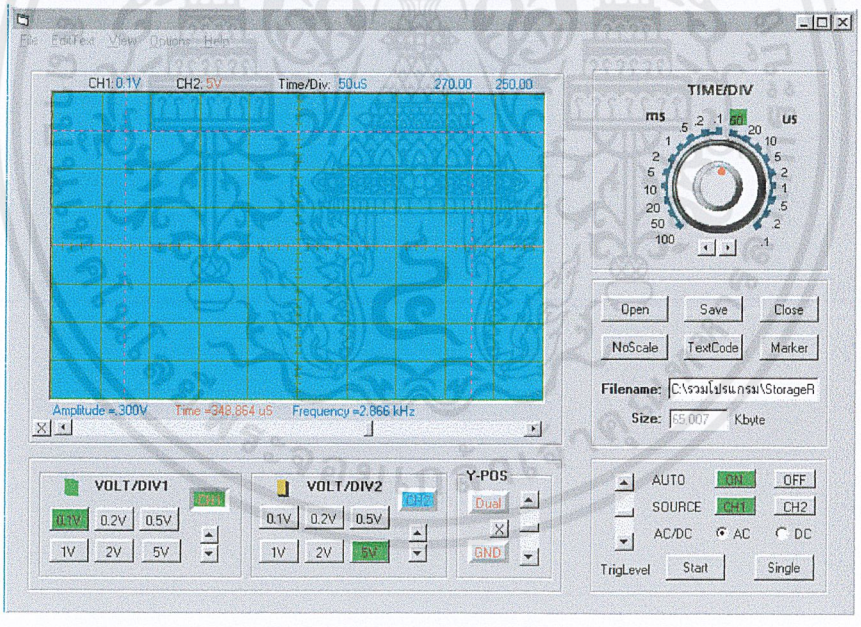
3) เปิดเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

4) รันโปรแกรม Storage_oscilloscope.exe

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

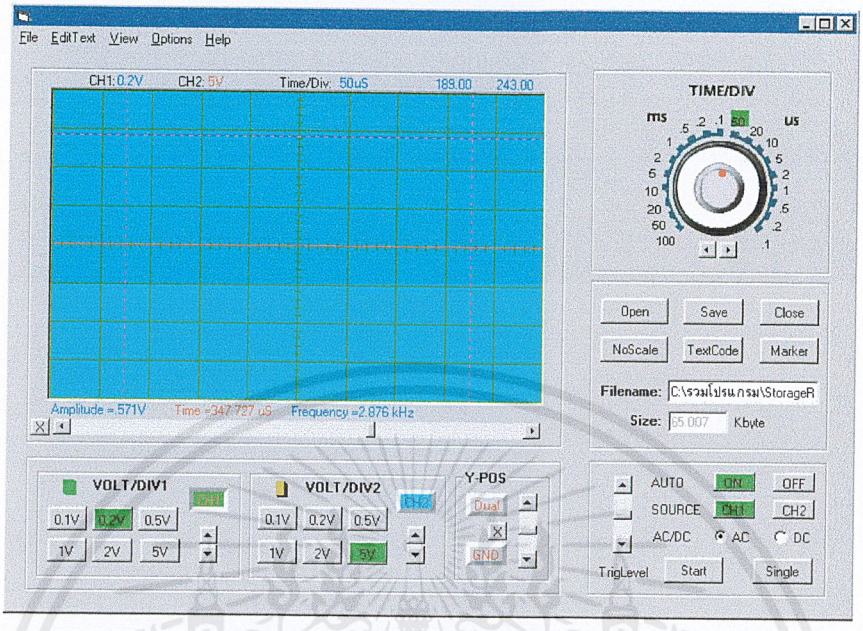
ตารางที่ 4.5 ผลการวัดแรงดันดีซี

ผลการทดลอง	ตั้งย่านการวัด (Volt/Div)	ขนาดแรงดันอินพุต ที่ HAMEG 203 (V)	ขนาดแรงดัน ที่ DSO (V)	เปอร์เซ็นต์ ผิดพลาด
รูปที่ 4.21	0.1	0.3	0.3	0%
รูปที่ 4.22	0.2	0.6	0.571	4.833%
รูปที่ 4.23	0.5	2	1.971	1.45%
รูปที่ 4.24	1	4	3.971	0.725%
รูปที่ 4.25	2	4	3.824	4.4%
รูปที่ 4.26	5	20	20.441	2.205%

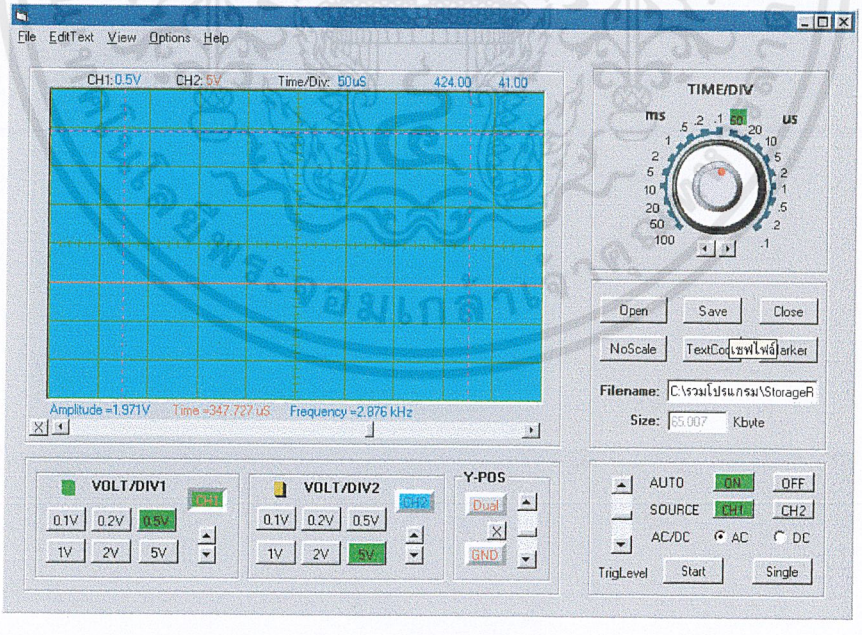


รูปที่ 4.21 ตั้งย่านวัด 0.1 Volt/Div แรงดันอินพุตขนาด 0.3 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

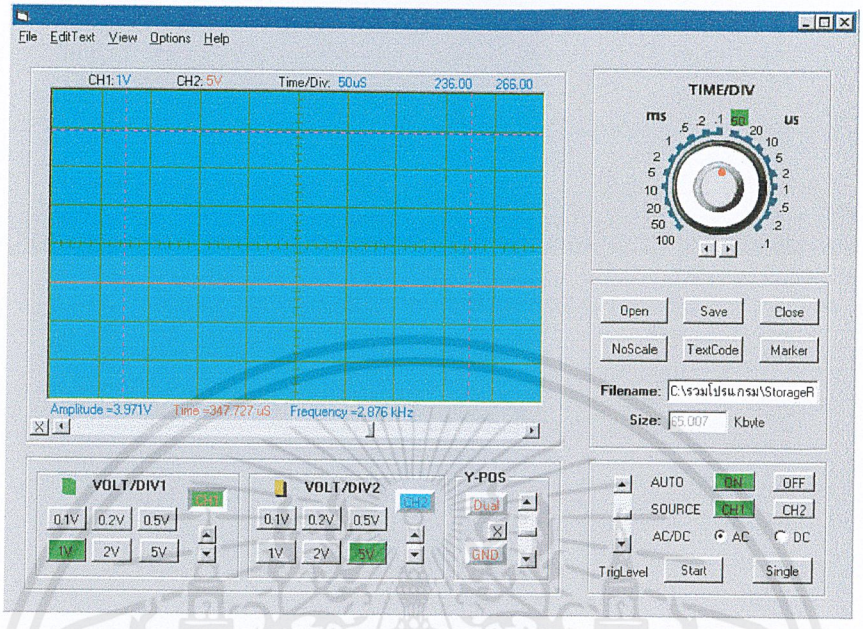


รูปที่ 4.22 ตั้งย่านวัด 0.2 Volt/Div แรงดันอินพุตขนาด 0.6 V

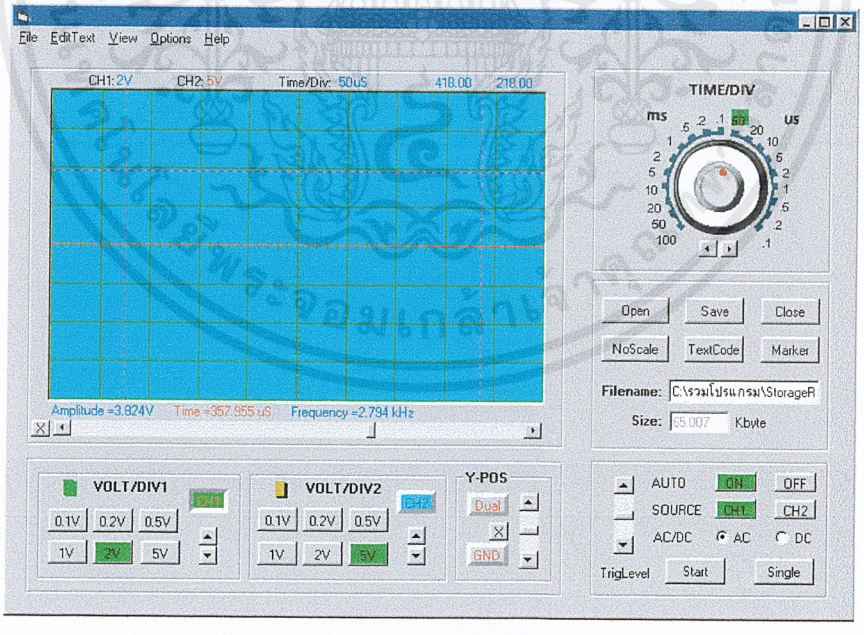


รูปที่ 4.23 ตั้งย่านวัด 0.5 Volt/Div แรงดันอินพุตขนาด 2 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

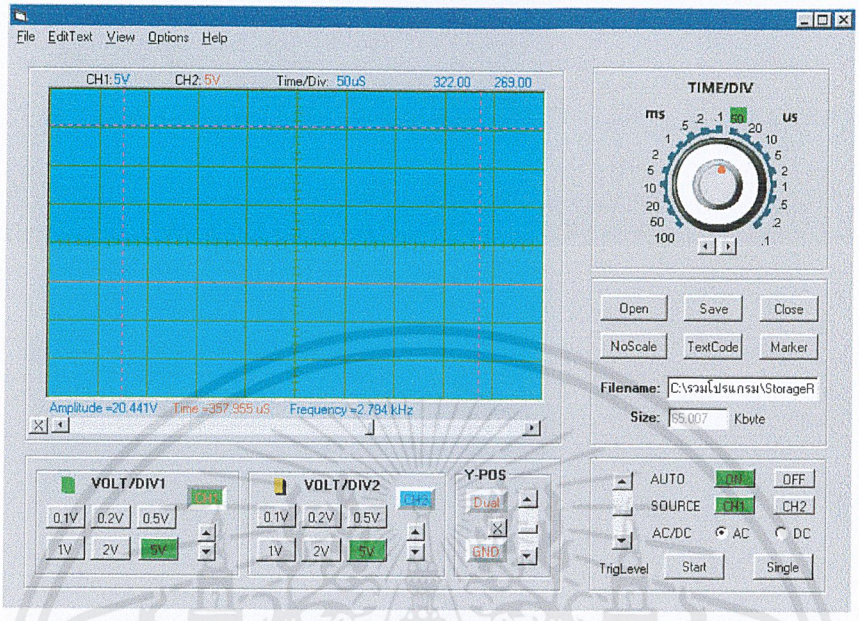


รูปที่ 4.24 ตั้งย่านวัด 1 Volt/Div แรงดันอินพุตขนาด 4 V



รูปที่ 4.25 ตั้งย่านวัด 2 Volt/Div แรงดันอินพุตขนาด 4 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 ตั้งย่านวัด 5 Volt/Div แรงดันอินพุตขนาด 20 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุป ปัญหา แนวทางแก้ไข และพัฒนา

5.1 บทสรุป

ในการสร้างเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ตามที่ได้นำเสนอไปในปริญญานิพนธ์ฉบับนี้ โดยได้ขีดความสามารถของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์ตรงตามวัตถุประสงค์ที่ตั้งไว้ คือ มีช่องวัดสัญญาณ 2 ช่องสัญญาณ สามารถวัดความถี่สัญญาณอินพุตได้สูงสุด 1 MHz และวัดแรงดันอินพุตได้สูงสุด 40 Vp-p ซึ่งการสร้างเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์นี้ ทำให้ได้รับประโยชน์ดังต่อไปนี้

1) จากการทดลองในโครงงานนี้ทำให้เรามีความรู้ความเข้าถึงเทคนิคในการเขียนโปรแกรมภาษาวิชวลเบสิก และการประยุกต์คำสั่งในการใช้งานได้หลายรูปแบบซึ่งสามารถนำความรู้ที่ได้ไปใช้ในการเรียนการสอน หรืองานที่เกี่ยวข้อง

2) ทำให้ทราบถึงคุณสมบัติ และการทำงานของไอซีแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล ซึ่งจะเป็นประโยชน์มากเมื่อต้องการใช้งานในอนาคต

3) สามารถนำโครงงานนี้ไปใช้ประโยชน์ได้จริงเพื่อวัดสัญญาณแอนะลอกชนิดต่างๆ ตามความต้องการของผู้ใช้งาน และยังสามารถพัฒนาให้มีขีดความสามารถสูงขึ้นจนมีความใกล้เคียงกับดิจิตอลออสซิลโลสโคปจริง

โครงงานนี้ใช้การแสดงผลทางหน้าจอมอนิเตอร์ และสามารถควบคุมการทำงานได้ด้วยโปรแกรมคอมพิวเตอร์ผ่านทางพอร์ตขนาน

5.2 ปัญหาและแนวทางแก้ไข

1) ปัญหา มีสัญญาณรบกวนเกิดขึ้นกับไฟเลี้ยงของอุปกรณ์แต่ละตัวภายในวงจร ทำให้การทำงานของอุปกรณ์แต่ละตัวถูกรบกวนเอาต์พุตที่ได้จึงมีความผิดพลาด

แนวทางแก้ไข ต่อตัวเก็บประจุค่า 0.1 ไมโครฟารัดชนิดเซรามิกระหว่างขาไฟเลี้ยงของไอซีกับกราวด์ ของไอซีทุกตัวโดยต่อให้ใกล้กับขาไฟเลี้ยงของตัวไอซีมากที่สุดแยกกราวด์ ระหว่างวงจรภาคแอนะลอกและดิจิตอล และใช้หม้อแปลงที่ลดสัญญาณรบกวน เช่น หม้อแปลงเทอร์รอยด์จะช่วยลดสัญญาณรบกวนลดลงได้มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) ปัญหา ไม่สามารถใช้สัญญาณนาฬิกาในการสุ่ม (Sampling Clock) ที่มีความถี่สูงกว่า 20 MHz ได้ เพราะไอซีหน่วยความจำ (Ram) ไม่สามารถทำงานได้ที่ความถี่เกิน 20 MHz

แนวทางแก้ไข ให้เปลี่ยนไปใช้หน่วยความจำที่มีความเร็วสูงกว่านี้ เช่น เบอร์AM720-10

3) ปัญหา ไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอลรับความถี่ที่สัญญาณอินพุตได้สูงสุดไม่เกิน 4.43 MHz

แนวทางแก้ไข ให้เปลี่ยนไปใช้ไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอลที่สามารถรับความถี่อินพุตได้สูงกว่านี้ เช่นเบอร์ TDA8798, TDA8776 เป็นต้น

4) ปัญหา วงจรทริกเกอร์ทางฮาร์ดแวร์ไม่สามารถทำการทริกได้ที่ระดับแรงดันดีซี

แนวทางแก้ไข เปลี่ยนการทริกเกอร์จากฮาร์ดแวร์มาเป็นการทริกเกอร์ทางซอฟต์แวร์

5) ปัญหา จากการวัดสัญญาณแบบ Real Time รูปสัญญาณที่ได้จะไม่นิ่ง

แนวทางแก้ไข พัฒนาวงจรทริกเกอร์ให้มีประสิทธิภาพมากขึ้น โดยการเพิ่มภาคขยายสัญญาณ ทริกเกอร์ให้สูงขึ้น

5.3 แนวทางในการพัฒนา

1) ควรใช้ไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอลที่มีความสามารถในการแปลงข้อมูลที่เร็ว วัดสัญญาณอินพุตได้ที่ความถี่สูงๆ และมีจำนวนบิตมากกว่าไอซีเบอร์ TDA8703 เช่นเบอร์ TDA8776 โดยมีจำนวนบิต และอัตราการสุ่มสัญญาณที่สูงกว่า

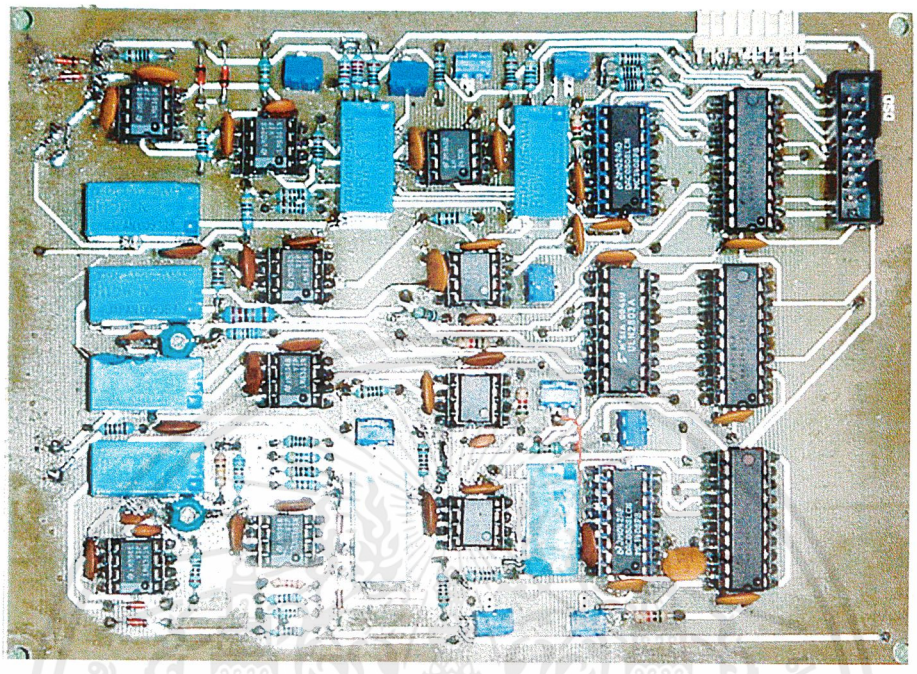
2) ในการออกแบบควรพัฒนาให้มีขีดความสามารถทางด้านการวัดสัญญาณขนาดเล็กๆ เป็นมิลลิโวลต์โดยวิธีเพิ่มภาคขยายสัญญาณอินพุตให้มากขึ้น

3) การเขียนโปรแกรมสามารถเขียนได้หลายภาษาเช่น ภาษาวิชวลเบสิก, ภาษาวิชวลซี และภาษาเดลไฟล์ เป็นต้น ซึ่งขึ้นอยู่กับความถนัด ถ้าต้องการความเร็วที่สูงที่สุดให้เลือกใช้ภาษาวิชวลซี

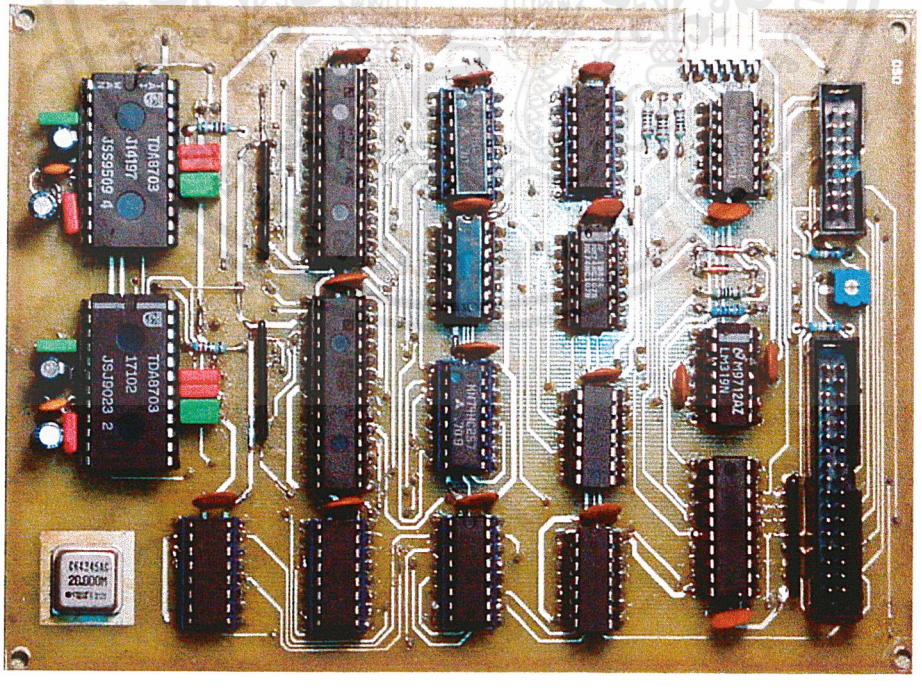
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
เครื่องต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

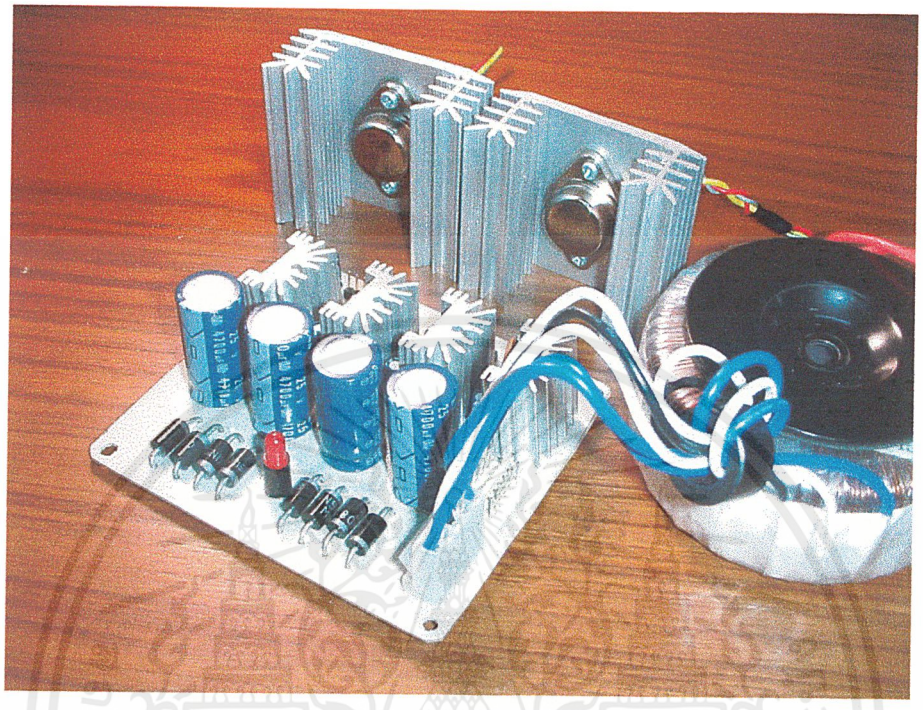


รูปที่ ก.1 วงจรปรับแต่งสัญญาณ

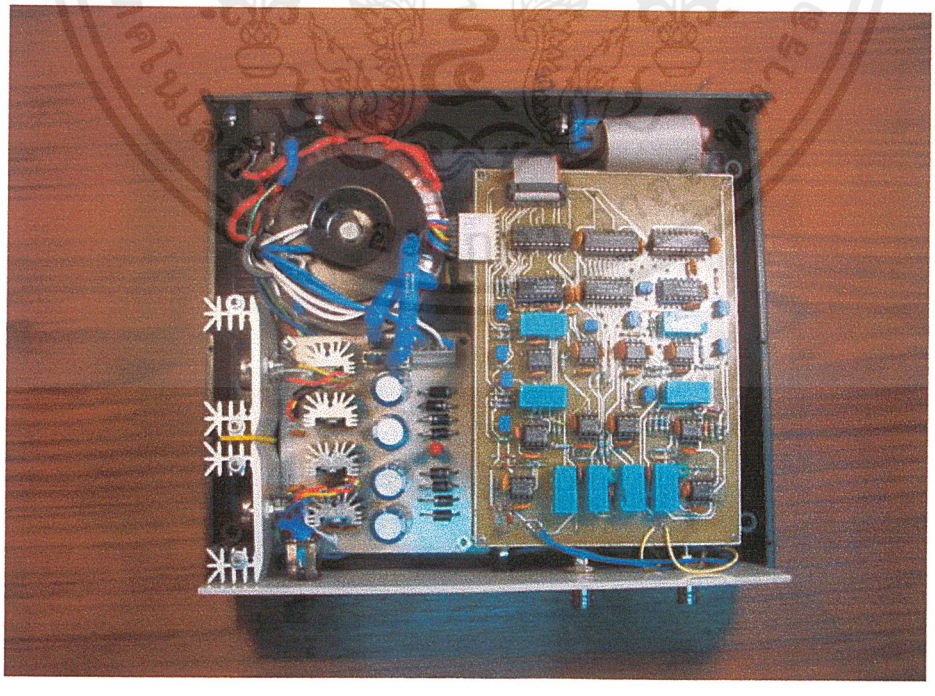


รูปที่ ก.2 วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล และวงจรหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

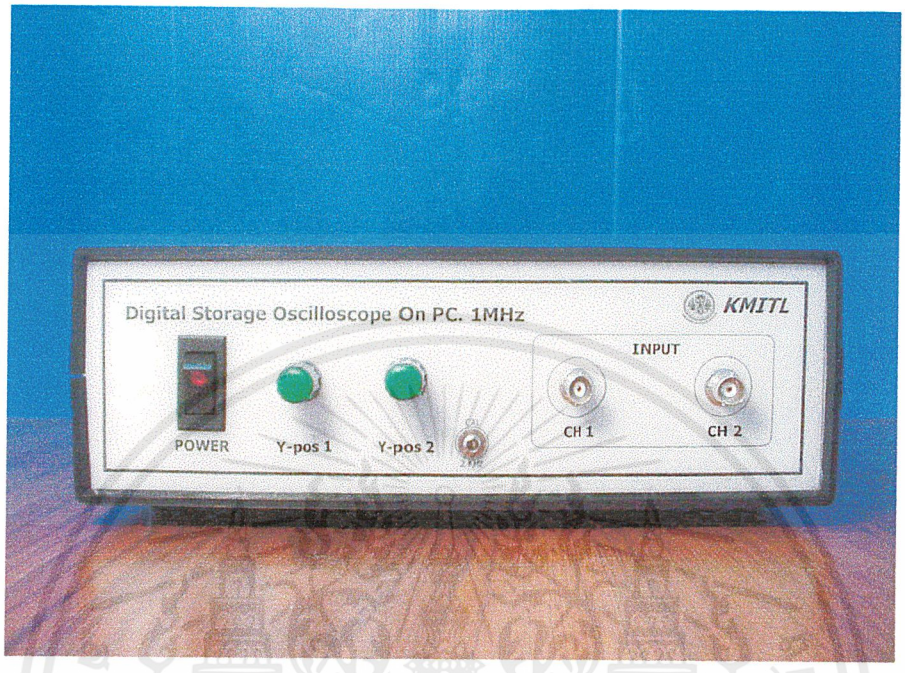


รูปที่ ก.3 วงจรภาคจ่ายไฟ



รูปที่ ก.4 การติดตั้งอุปกรณ์ลงกล่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.5 ด้านหน้าของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์



รูปที่ ก.6 ด้านหลังของเครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



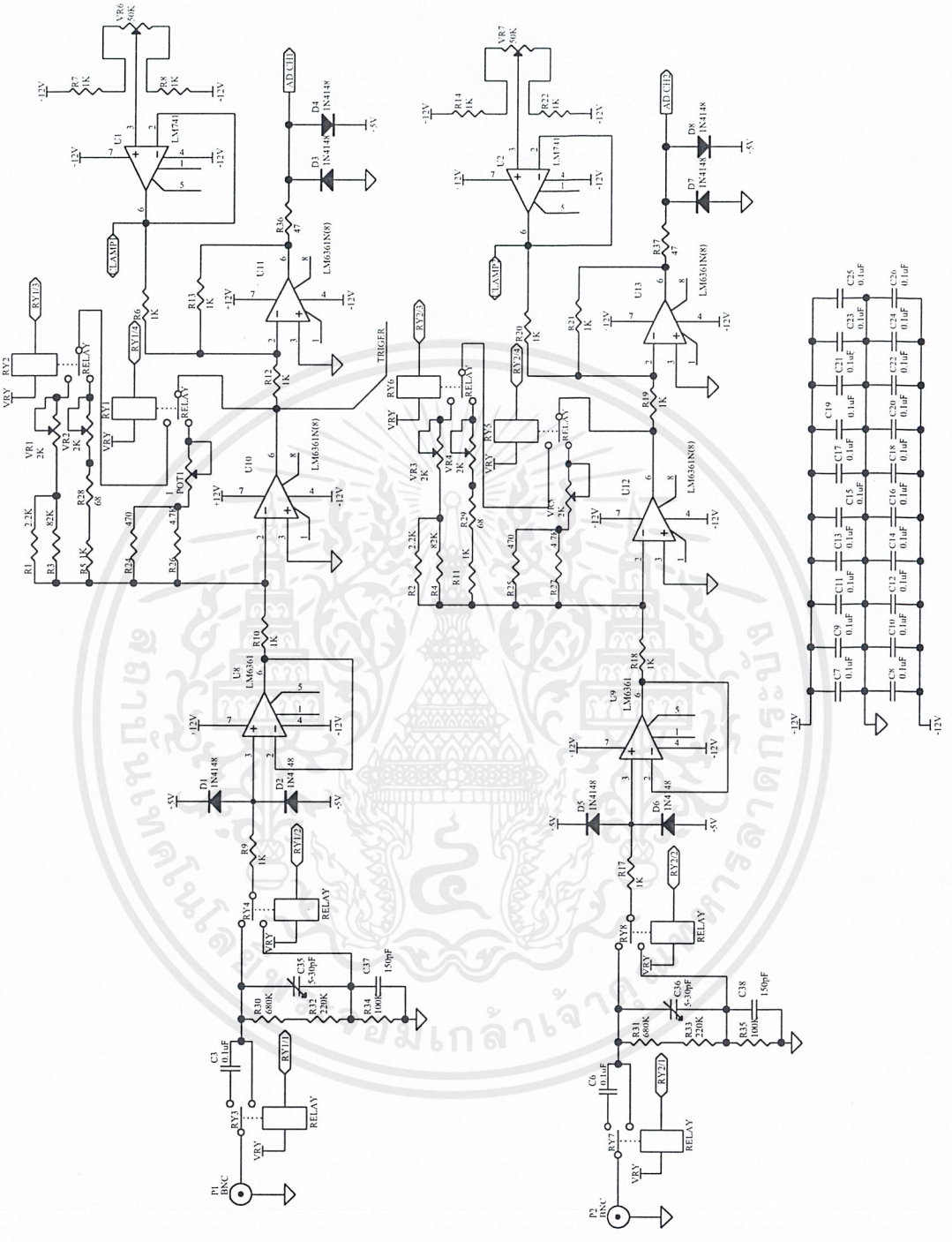
รูปที่ ก.7 เครื่องวัดและบันทึกสัญญาณบนไมโครคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

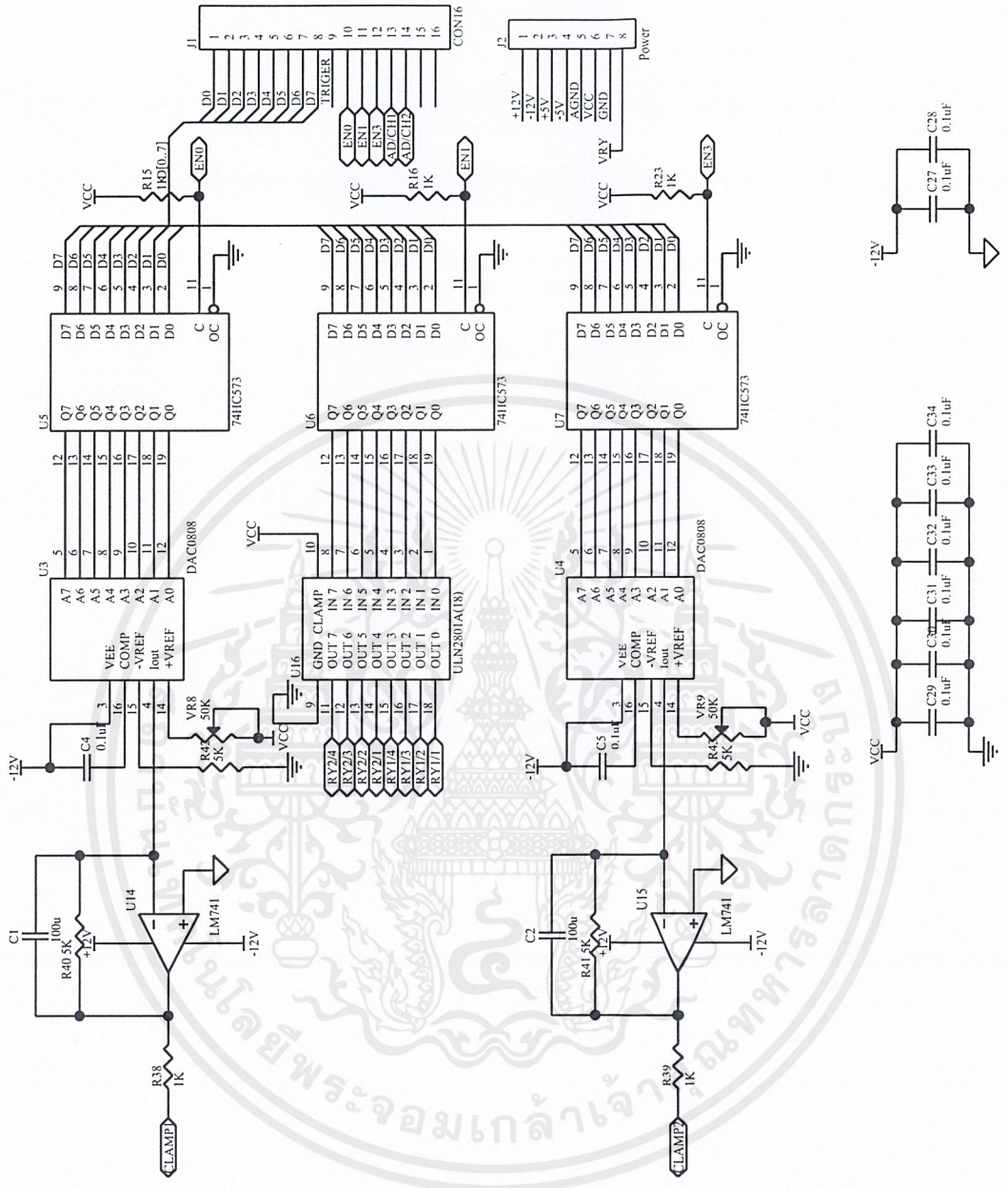
วงจร รายการอุปกรณ์ และแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.1 วงจรปรับแต่งสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.2 วงจรยกระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ วงจรปรับแต่งสัญญาณ

ตัวเก็บประจุ

0.1uF เซรามิก	34	ตัว	C1 C2 C3 C4 C5 C6 C7 C8 C9 C10 C11 C12 C13 C14 C15 C16 C17 C18 C19 C20 C21C22 C23 C24 C25 C26 C27 C28 C29 C30 C31 C32 C33 C34
150pF เซรามิก	2	ตัว	C37 C38

ตัวเก็บประจุปรับค่าได้

5-30pF	2	ตัว	C35 C36

ตัวต้านทาน

1k	21	ตัว	R5 R6 R7 R8 R9 R10 R11 R12 R13 R14 R15 R16 R17 R18 R19 R20 R21 R22 R23 R38 R39
2.2k	2	ตัว	R1 R2
4.7k	2	ตัว	R26 R27
5k	4	ตัว	R40 R41 R42 R43
47	2	ตัว	R36 R37
68	2	ตัว	R28 R29
82k	2	ตัว	R3 R4
100k	2	ตัว	R34 R35
220k	2	ตัว	R32 R33
470	2	ตัว	R24 R25
680k	2	ตัว	R30 R31

ตัวต้านทานปรับค่าได้

2k	6	ตัว	VR1 VR2 VR3 VR4 VR5 VR10
50k	4	ตัว	VR6 VR7 VR8 VR9

ไดโอด

1N414	8	ตัว	D1 D2 D3 D4 D5 D6 D7 D8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซี

74HC573	3	ตัว	U5 U6 U7
LM741	4	ตัว	U1 U2 U14 U15
LM6361	6	ตัว	U8 U9 U10 U11 U12 U13
DAC0808	2	ตัว	U3 U4
ULN2801A	1	ตัว	U16

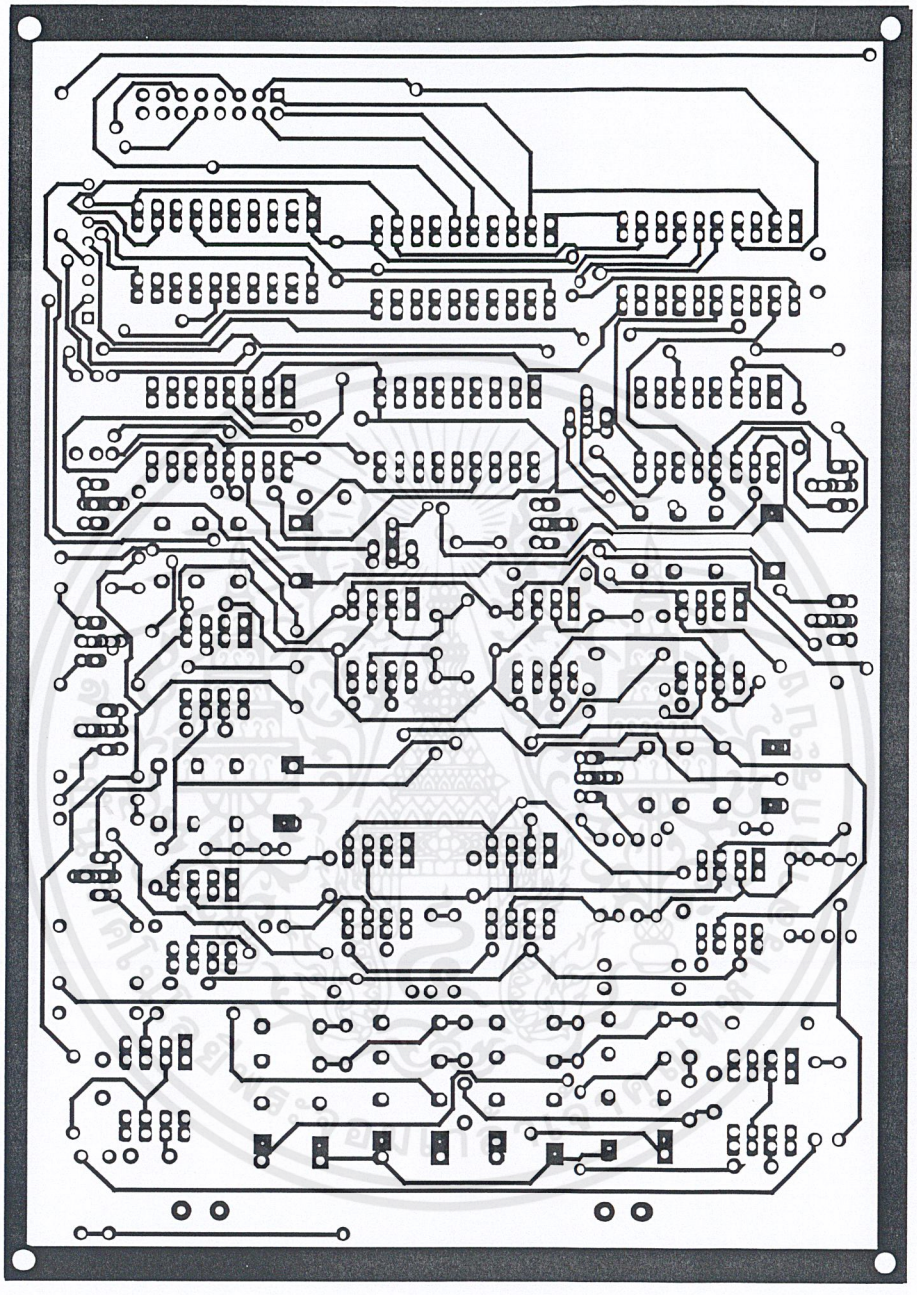
รีเรย์

RELAY	8	ตัว	RY1 RY2 RY3 RY4 RY5 RY6 RY7 RY8

คอนเนคเตอร์

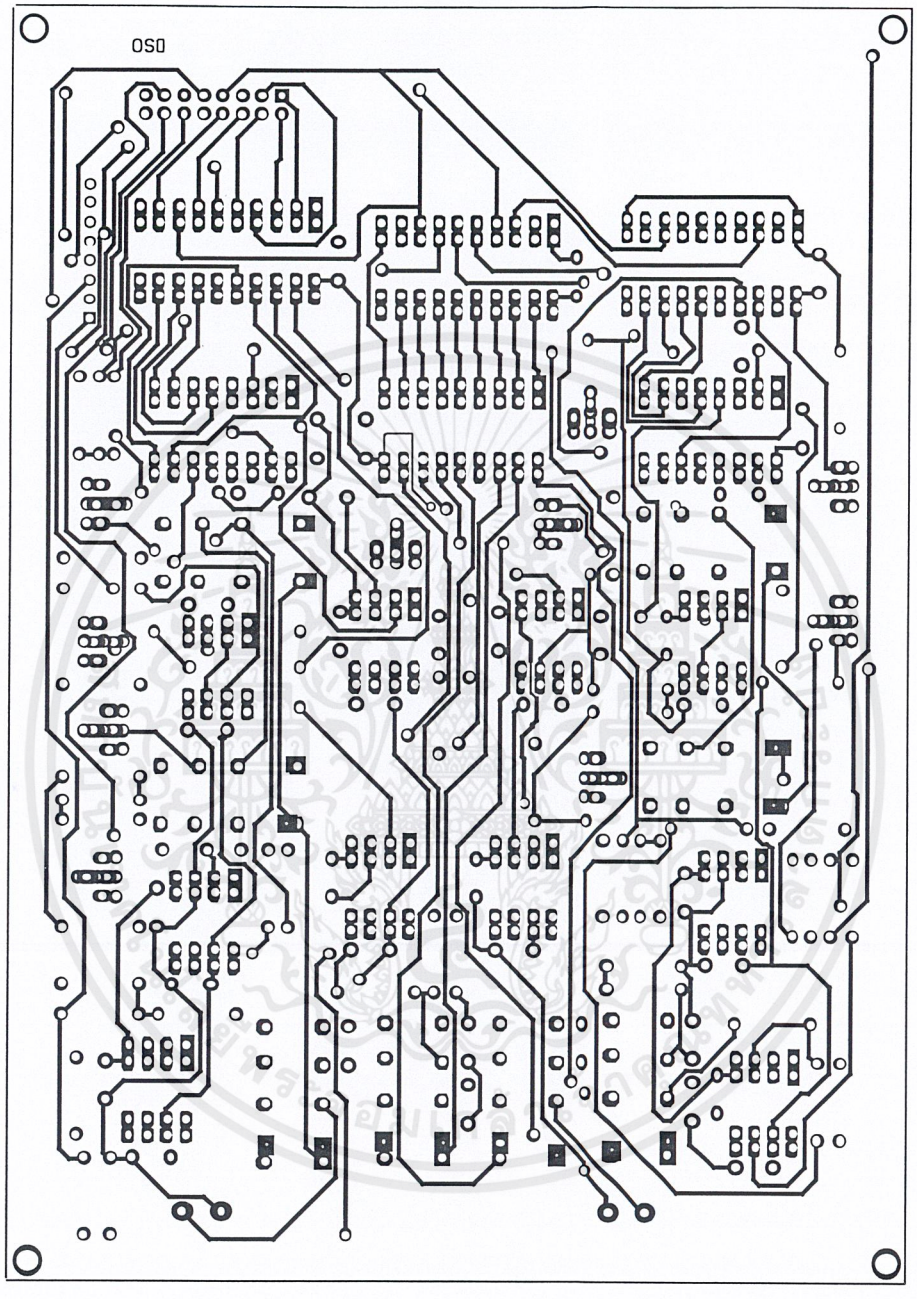
BNC	2	ตัว	P1 P2
คอนเนคเตอร์ 16 ขา	1	ตัว	J1
คอนเนคเตอร์ 5 ขา	1	ตัว	J2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



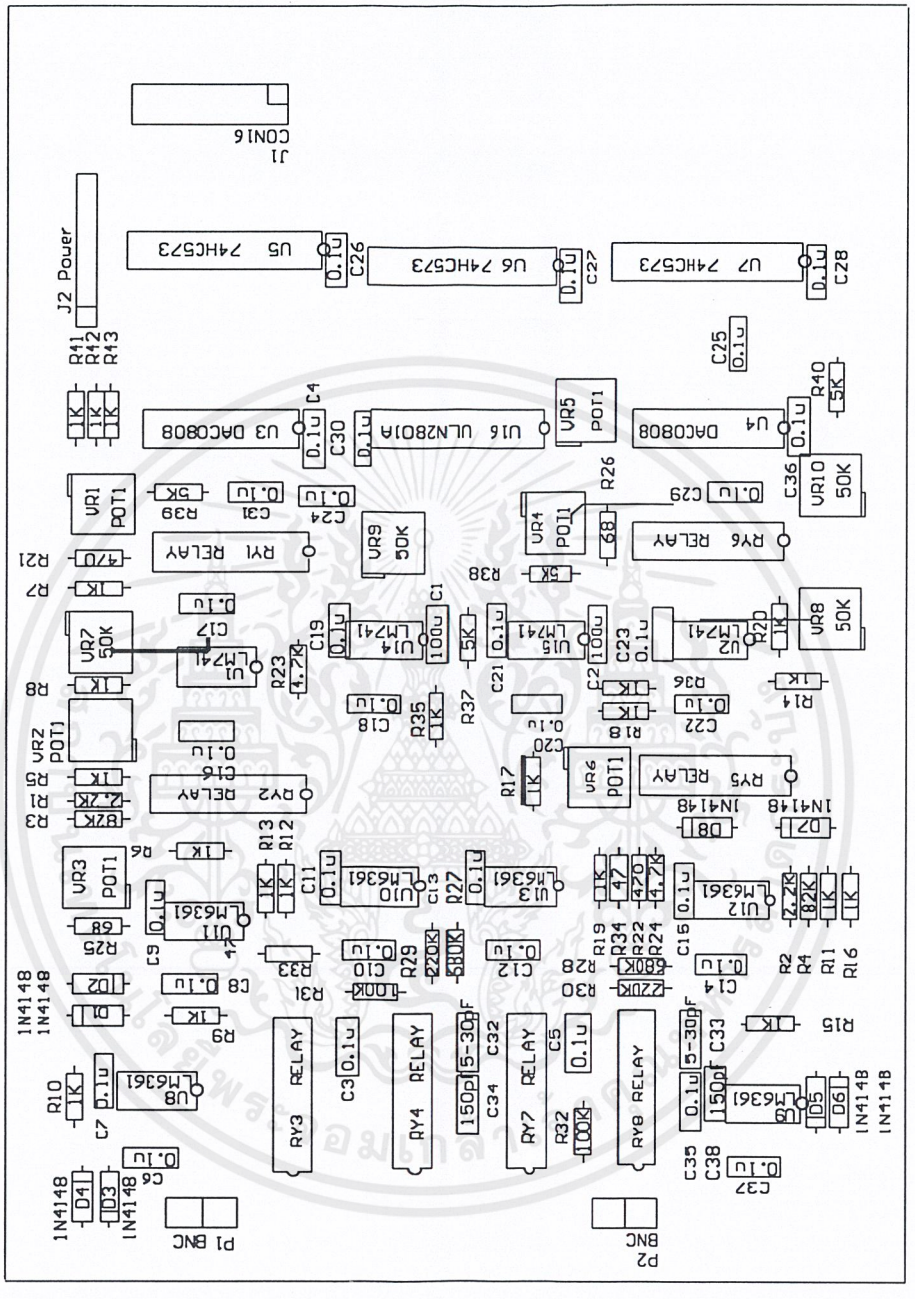
รูปที่ ข.3 แผ่นวงจรพิมพ์ของวงจรปรับแต่งแรงดันและยกระดับสัญญาณ ด้านล่าง ขนาดเท่าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



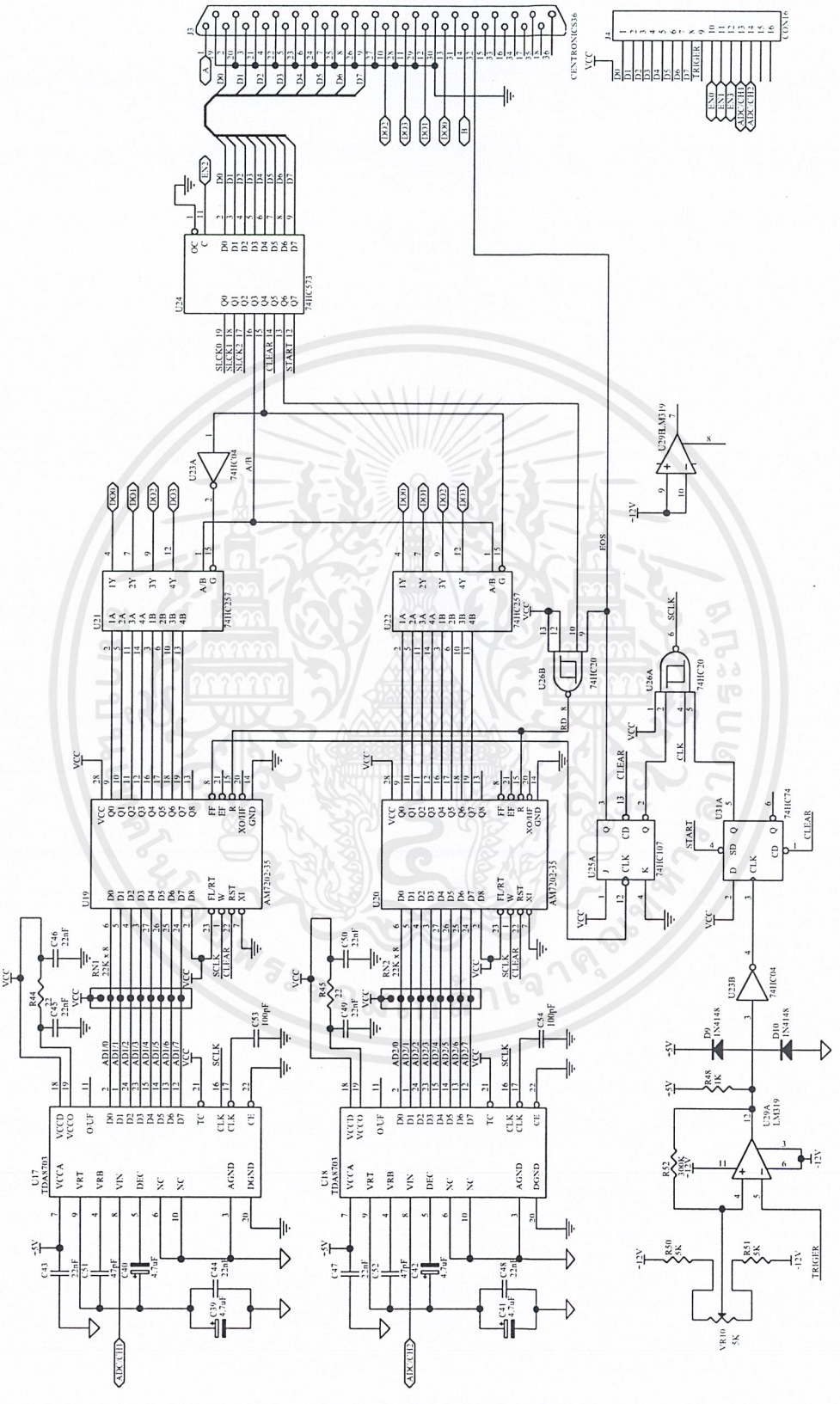
รูปที่ ข.4 แผ่นวงจรพิมพ์ของวงจรปรับแต่งแรงดันและยกระดับสัญญาณ ด้านบน ขนาดเท่าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



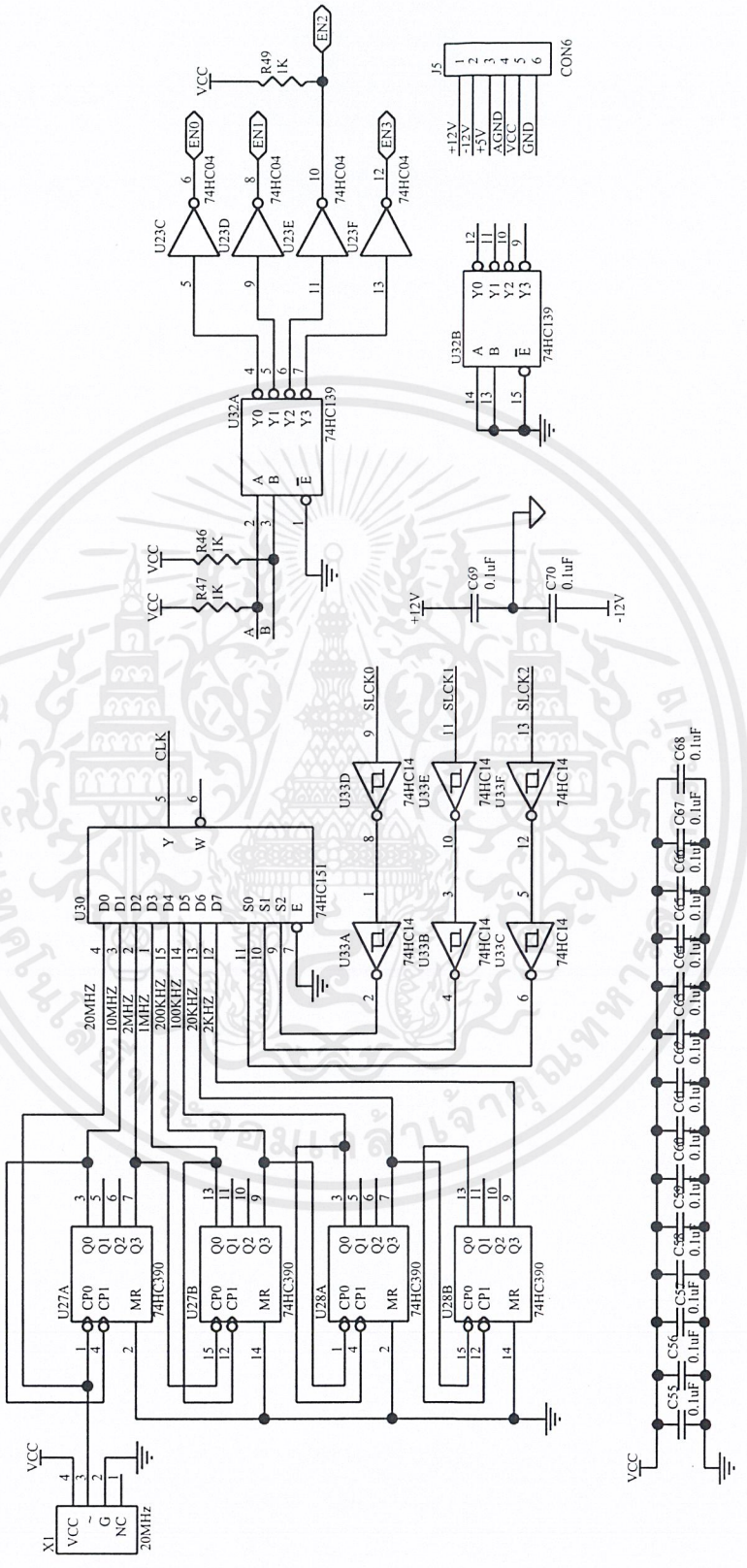
รูปที่ ข.5 แผ่นวงจรพิมพ์ของวงจรปรับแต่งแรงดันและยกระดับสัญญาณด้านอุปกรณ์ ขนาดเท่าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.6 วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลและหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.7 วงจรกำเนิดสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ วงจรแปลงสัญญาณแอนะลอก หน่วยความจำ และกำเนิดสัญญาณนาฬิกา

ตัวเก็บประจุ

0.1uF	เซรามิก	16	ตัว	C55 C56 C57 C58 C59 C60 C61 C62 C63 C64 C65 C66 C67 C68 C69 C70
4.7uF	อิเล็กโตรไลท์	4	ตัว	C39 C40 C41 C42
22nF	เซรามิก	8	ตัว	C43 C44 C45 C46 C47 C48 C49 C50
47pF	เซรามิก	2	ตัว	C51 C52
100pF	เซรามิก	2	ตัว	C53 C54

ตัวต้านทาน

1k	4	ตัว	R46 R47R48 R49
5k	2	ตัว	R50 R51
22	2	ตัว	R44 R45
300k	1	ตัว	R52

ไดโอด

1N4148	2	ตัว	D9 D10
74HC04	1	ตัว	U23
74HC14	1	ตัว	U33
74HC20	1	ตัว	U26
74HC74	1	ตัว	U31
74HC107	1	ตัว	U25
74HC139	1	ตัว	U32
74HC151	1	ตัว	U30
74HC257	2	ตัว	U21 U22
74HC390	2	ตัว	U27 U28
74HC573	1	ตัว	U24
AM7202-35	2	ตัว	U19 U20
TDA8703	2	ตัว	U17 U18
LM319	1	ตัว	U29

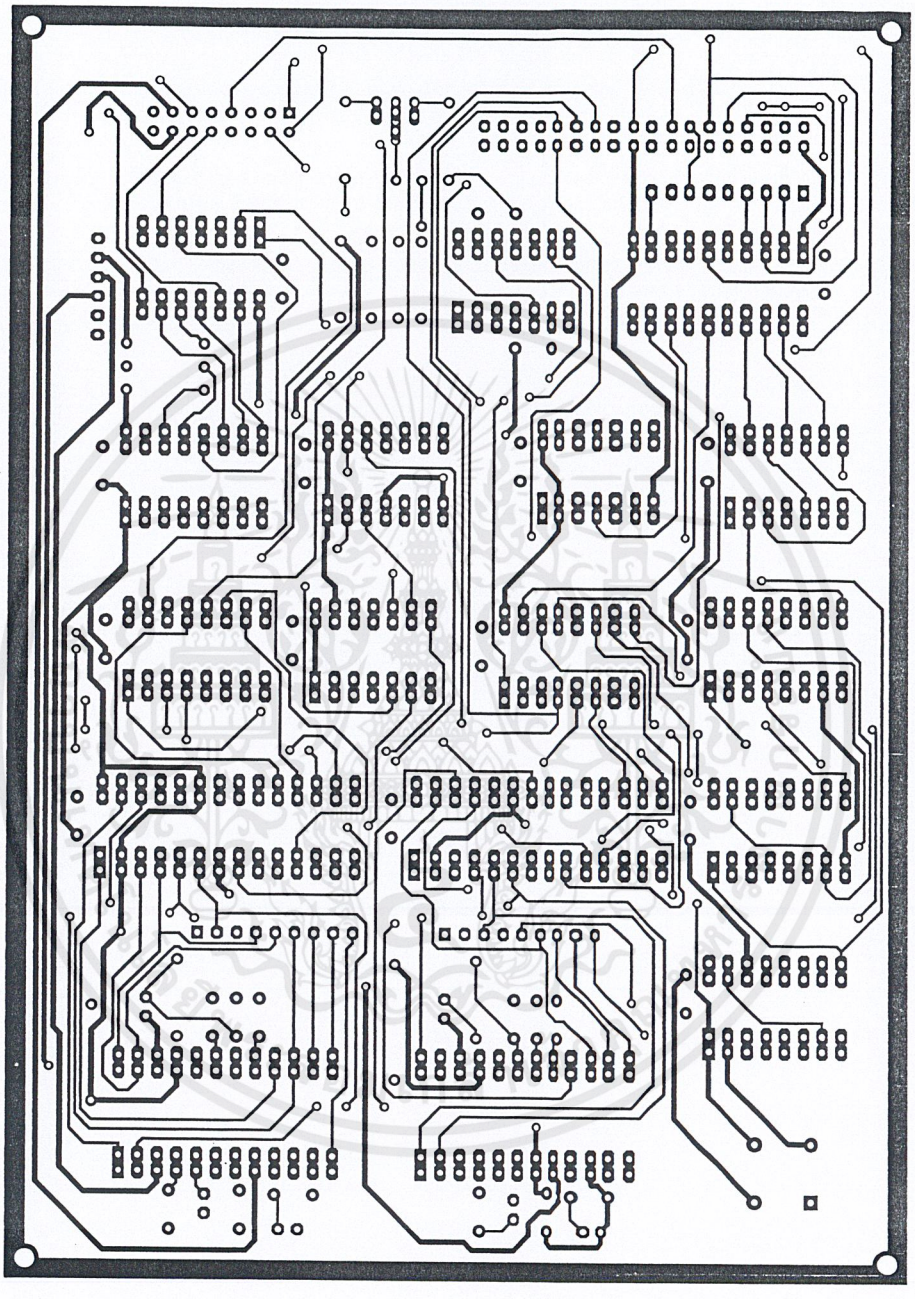
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เซ็นทรอนิกส์ 36 ขา	1	ตัว	J3
คอนเนคเตอร์ 6 ขา	1	ตัว	J5
คอนเนคเตอร์ 16 ขา	1	ตัว	J4

คริสตอล

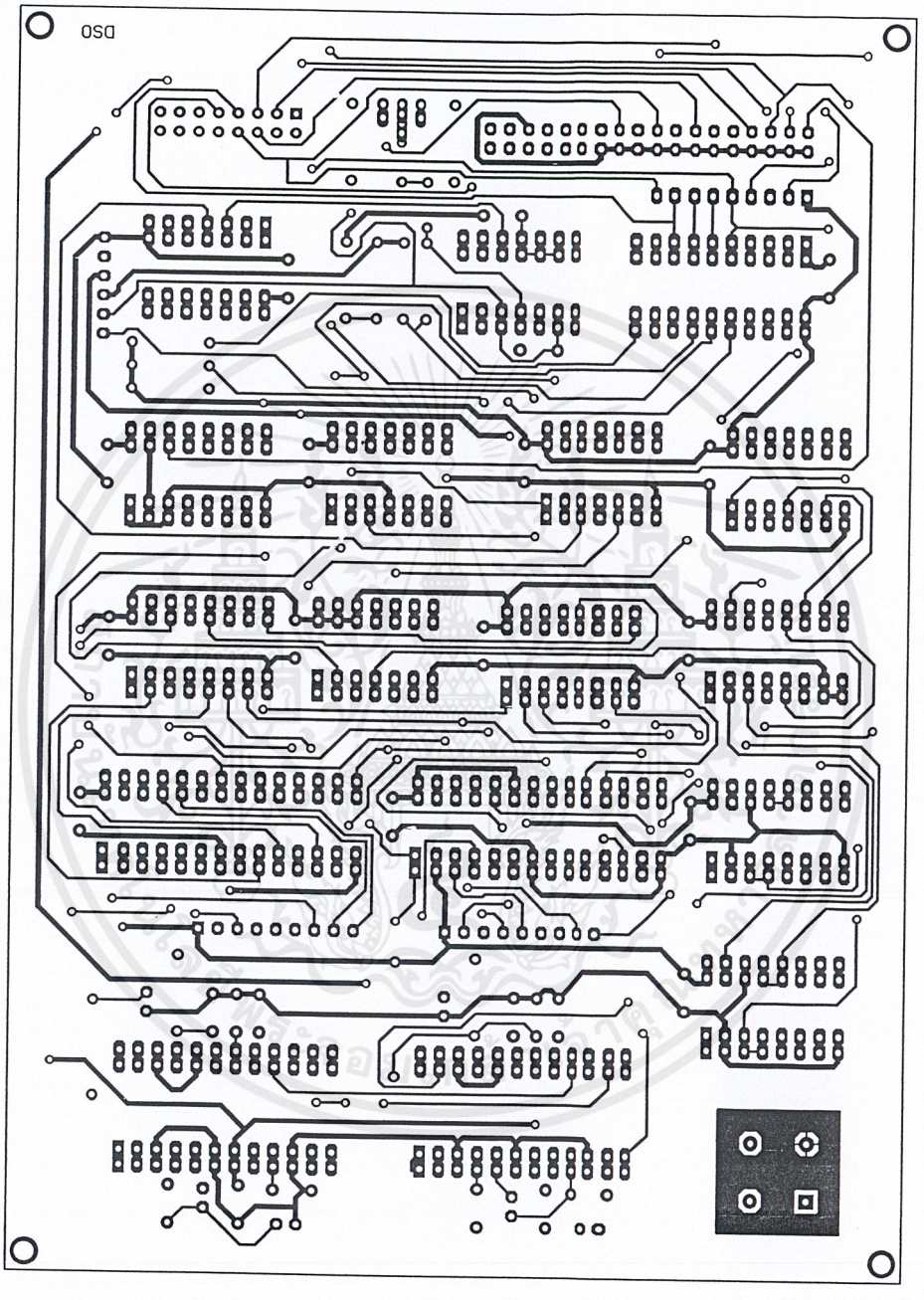
คริสตอลโมดูล	1	ตัว	X1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



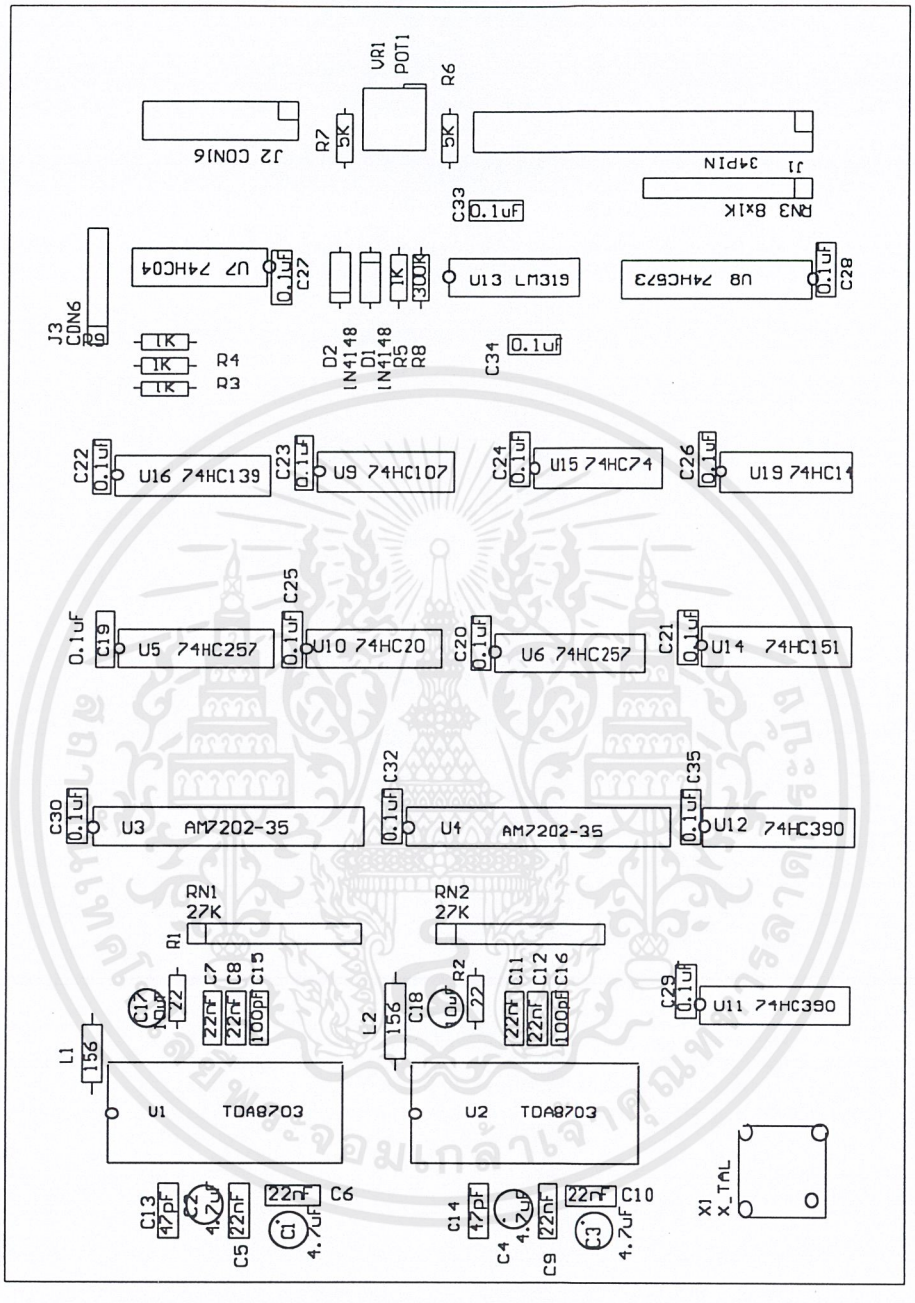
รูปที่ ข.8 แผ่นวงจรพิมพ์วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลวงจรหน่วยความจำ และวงจรกำเนิดสัญญาณนาฬิกา ด้านล่างขนาดเท่าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



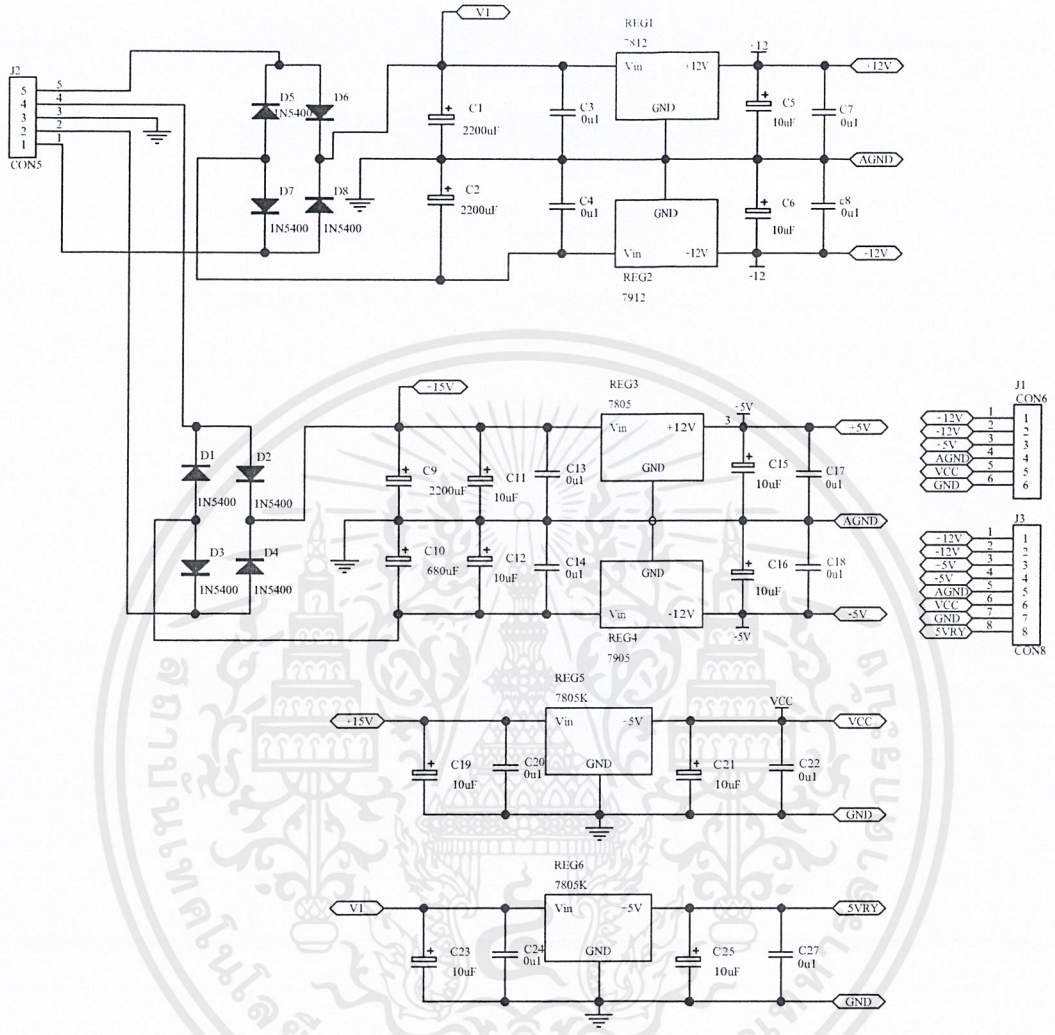
รูปที่ ข.9 แผ่นวงจรพิมพ์วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลวงจรหน่วยความจำ และวงจรกำเนิดสัญญาณนาฬิกา ด้านบนขนาดเท่าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.10 แผ่นวงจรพิมพ์วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลวงจรหน่วยความจำและวงจรกำเนิดสัญญาณนาฬิกา ด้านอุปกรณ์ขนาดเท่าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.11 วงจรภาคจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ ภาคจ่ายไฟ

ตัวเก็บประจุ

0.1uF เซรามิก	12	ตัว	C3 C4 C7 C13 C14 C17 C18 C20 C22 C24 C27 C8
10uF/25V	10	ตัว	C5 C6 C C11 12 C15 C16 C19 C21 C23 C25
3300uF/25V	49	ตัว	C1 C2 C9 C10

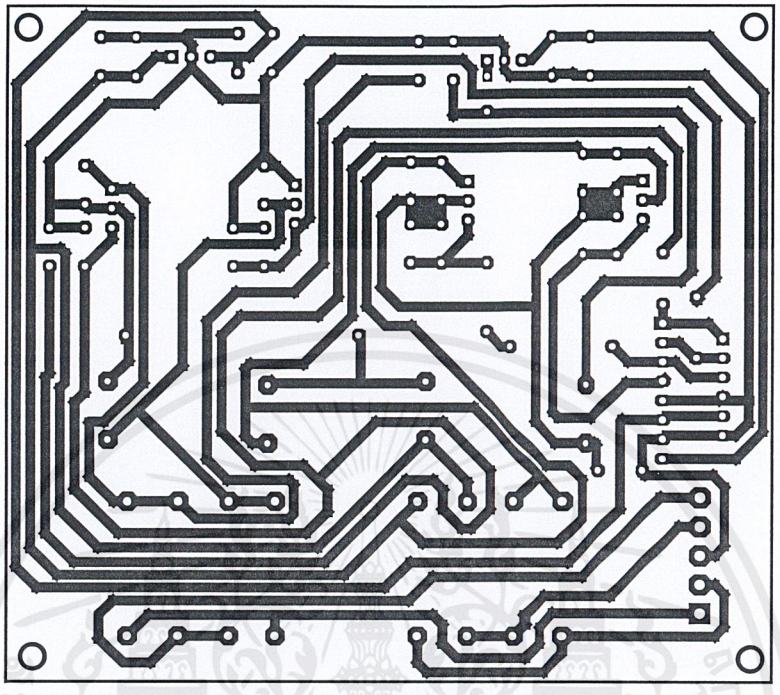
เร็กกูลเรเตอร์

LM7805	1	ตัว	REG3
LM7805K	2	ตัว	REG5 REG6
LM7812	1	ตัว	REG1
LM7905	1	ตัว	REG4
LM7912	1	ตัว	REG2
คอนเนคเตอร์ 5 ขา	1	ตัว	J2
คอนเนคเตอร์ 6 ขา	1	ตัว	J1
คอนเนคเตอร์ 8 ขา	1	ตัว	J3

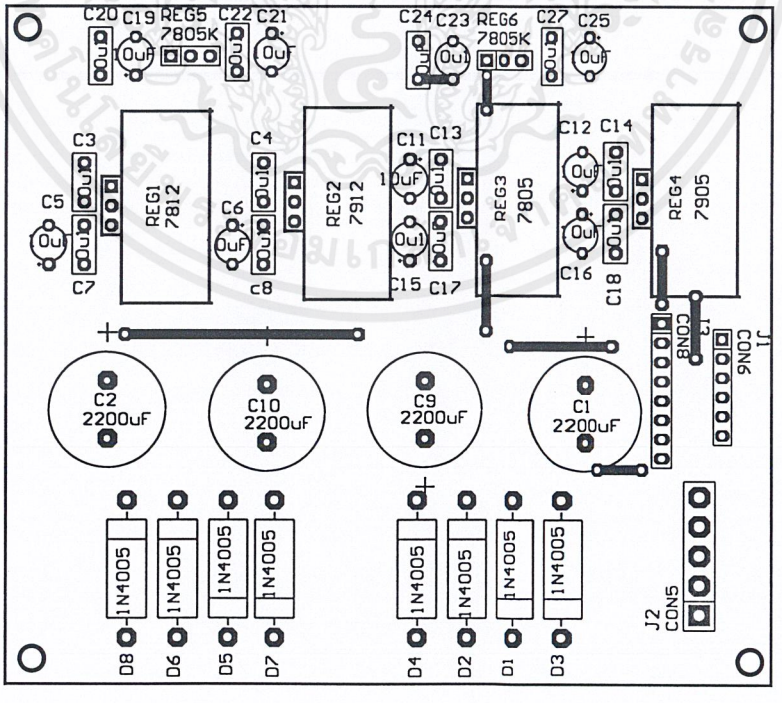
ไดโอด

1N5004	8	ตัว	D1 D2 D3 D4 D5 D6 D7 D8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.12 แผ่นวงจรพิมพ์วงจรภาคจ่ายไฟด้านล่างขนาดเท่าของจริง



รูปที่ ข.13 แผ่นวงจรพิมพ์วงจรภาคจ่ายไฟด้านอุปกรณ์ขนาดเท่าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค
การสร้าง HELP

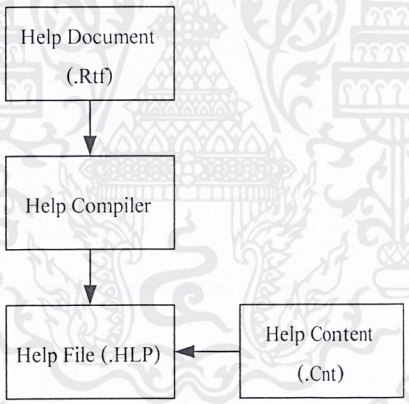
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้าง HELP FILE

การเขียนโปรแกรมที่ดีมีกฎที่โปรแกรมเมอร์ทั้งหลายจะต้องนึกถึงเสมอว่า จะเขียนโปรแกรมอย่างไรให้ผู้ใช้มีความรู้สึกว่าใช้งานง่าย อยากจะใช้ และเมื่อมีปัญหา ผู้ใช้สามารถหาวิธีแก้ไขเบื้องต้นด้วยตัวเองได้ การสร้าง Help file ก็เป็นอีกวิธีการหนึ่งที่จะช่วยเหลือผู้ใช้ได้

1.การสร้าง Help File

การสร้าง Help file จะใช้ Microsoft Word ร่วมกับ Microsoft Help Workshop ซึ่งเราจะต้องมีโปรแกรมทั้ง 2 โปรแกรมนี้ก่อน โดย Microsoft Word จะให้มากับการลงโปรแกรม Microsoft Office ส่วน Microsoft Help Workshop จะเป็นเครื่องมือตัวหนึ่งซึ่งได้มาจากการลงโปรแกรม Microsoft Visual Studio 6.0 สำหรับขั้นตอนในการสร้าง Help File จะแสดงในรูปที่ ค.1

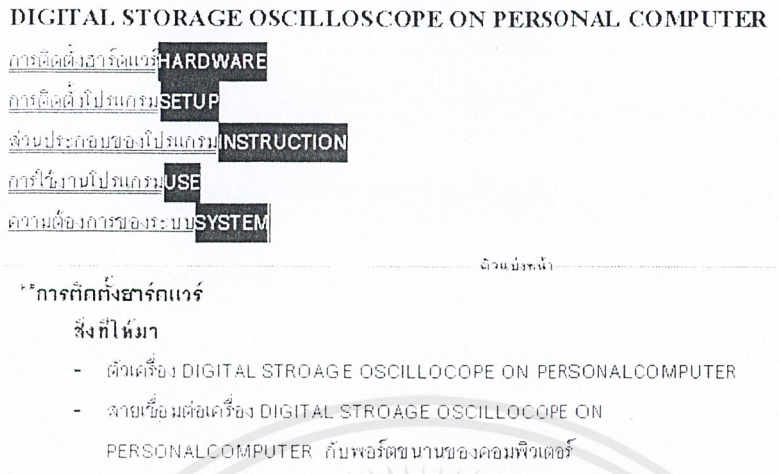


รูปที่ ค.1 ผังการทำงานของการสร้าง Help File

จากภาพที่ ค.1 การสร้างจะเริ่มจากการเอา Help Document มาทำการ Compile ด้วย Help Compile แล้วจะได้ Help Fileคือไฟล์ที่มีนามสกุลเป็น HLP และจะใช้งานร่วมกันกับ Help Content สำหรับการสร้าง Help Document นั้นจะใช้ Microsoft Word สร้าง และเก็บไว้ในรูปแบบของ Rich Text Format (*.rtf) ซึ่งขั้นตอนการสร้าง Help file มีดังนี้

1) เริ่มจากเปิดไฟล์ใหม่ใน Microsoft Word ตัวอย่างข้อความตามรูปที่ ค.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

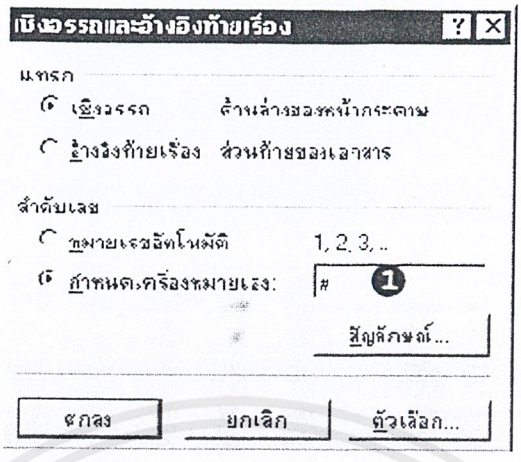


รูปที่ ค.2 ข้อความตัวอย่างที่พิมพ์ใน Microsoft Word

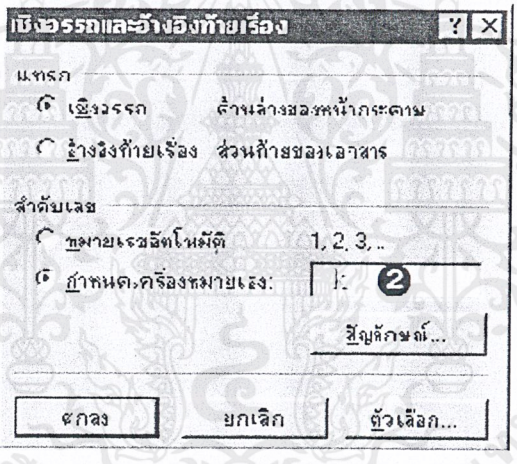
2) จากรูปที่ ค.2 ให้จัดการรูปแบบของข้อความต่างๆ ดังรูปซึ่งจะประกอบไปด้วย การขีดเส้นใต้ 1 เส้นจะหมายถึง การแสดงข้อความเชื่อมโยงเป็น Popup Windows และถ้าเป็นการขีดเส้นใต้ 2 เส้นจะเป็นการแสดงข้อความที่เชื่อมโยงมาแทนที่ข้อความที่กำลังแสดงอยู่ และสำหรับข้อความที่เป็นพื้นสีดำ ตัวหนังสือสีขาวนั้น ให้เป็นตัวหนังสือแบบซ่อน โดยการคลิกที่ รูปแบบ -> แบบอักษร->ซ่อน เมื่อคลิกปุ่มตกลงแล้ว ข้อความที่เป็นการซ่อนจะมองไม่เห็นข้อความ ถ้าต้องการให้มองเห็นให้คลิกที่ ¶ บนทูลบาร์ แล้วจะมองเห็นเป็นขีดเส้นใต้โดยจะเป็นเส้นประ ขั้นตอนต่อไปเป็นการเชื่อมข้อความในแต่ละหน้าให้เชื่อมโยงถึงกันโดยผ่านทาง Help Context ID การสร้าง Help Context ID จะเริ่มจากการคลิกที่หน้าข้อความ “ การติดตั้งฮาร์ดแวร์ ” แล้วคลิกที่เชิงอรรถจากเมนู แทรก ของ Microsoft Word แล้วจะได้ดังรูปที่ ค.3

3) จากรูปที่ ค.3 ให้คลิกที่ “ กำหนดเครื่องหมายเอง ” แล้วพิมพ์ “ # ” ในช่องหมายเลข 1 แล้วคลิกปุ่มตกลง ซึ่งจะได้ดังรูปที่ ค.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

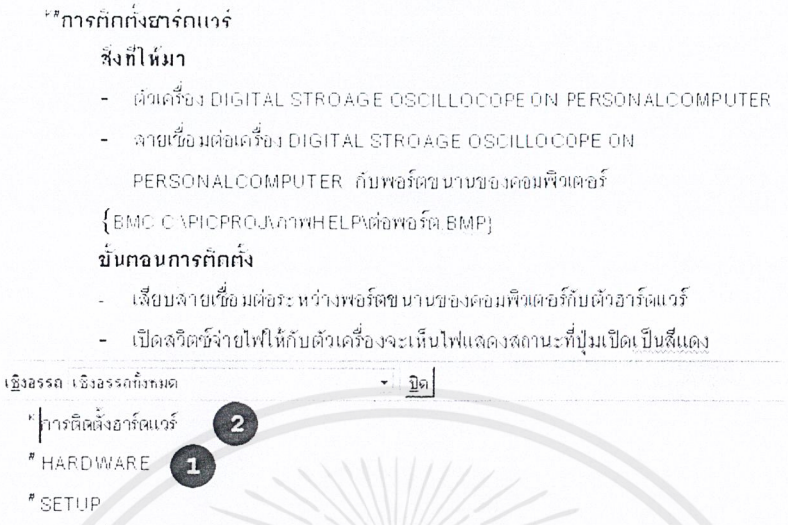


รูปที่ ค.3 การสร้าง Help Context ID



รูปที่ ค.4 การสร้าง Index Key

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค.5 การพิมพ์เชิงอรรถ

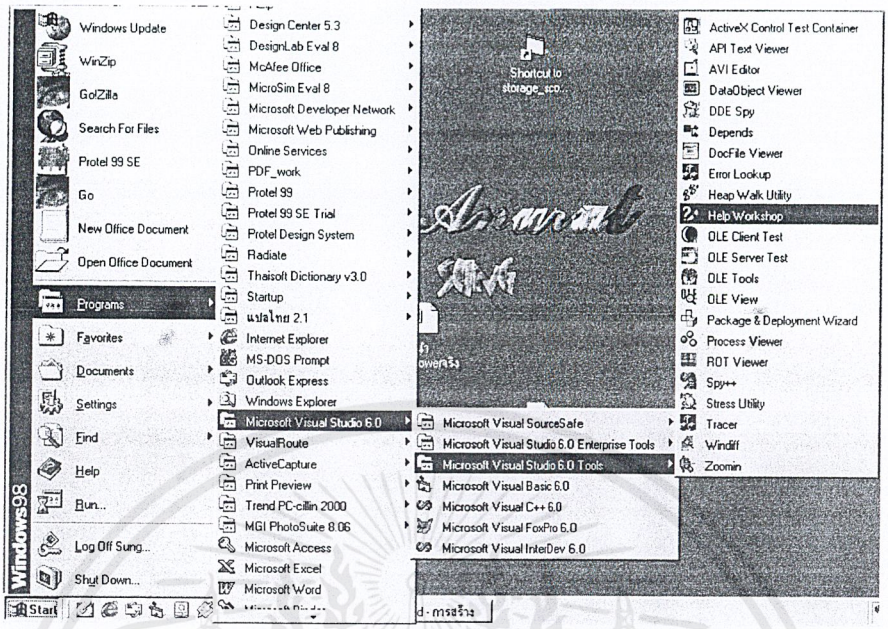
4) จากรูปที่ ค.4 ให้พิมพ์คำว่า " HARDWARE " ใน " เชิงอรรถ " รูปที่ ค.3 ตรงหมายเลข 1 เพราะเป็น HelpContext ID ที่พิมพ์ไว้แล้วในรูปที่ ค.2 นั่นก็หมายความว่าเมื่อคลิกที่ "การติดตั้งฮาร์ดแวร์ " ในรูปที่ ค.2 จะแสดงข้อความดังกล่าวในรูปที่ ค.5 ขั้นตอนต่อไป0ก็เป็นการสร้าง Index Key ที่จะใช้ในการค้นหาข้อมูลใน Help ขั้นตอนจะเริ่มจากการพิมพ์ " K " ใน " เชิงอรรถ" รูปที่ ค.4 ตรงหมายเลข 2 แล้วให้พิมพ์คำว่า "การติดตั้งฮาร์ดแวร์ " ในเชิงอรรถ ดังในรูปที่ ค.5 หมายเลข 2 สำหรับ Help Context ID และIndex key อื่นๆ ก็ให้ทำเหมือนกัน เมื่อเสร็จเรียบร้อยแล้วให้บันทึกลงรูปแบบของ Rich Text Format ก็จะเสร็จขั้นตอนในการสร้าง Help Document ในตัวอย่างจะบันทึกไว้ในไฟล์ชื่อ Storage_Scope.RTF)

2.การสร้าง Help Project

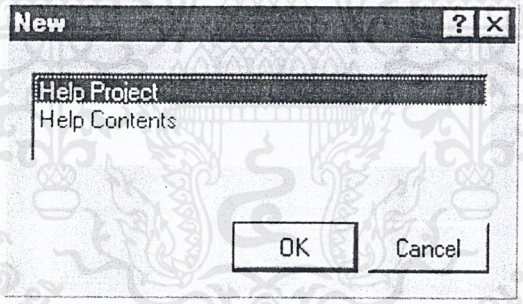
เมื่อได้สร้าง Help Document เสร็จแล้ว ขั้นตอนต่อไปก็จะเป็นการนำ Help Document มาใช้ในการสร้าง Help Project ในที่นี้จะใช้ Microsoft_ help Workshop ซึ่งเป็นเครื่องมือที่ช่วยในการสร้าง Help ของ Microsoft Visual Basic

1) การสร้างจะเริ่มจากเปิด Microsoft_ help Workshop โดยเลือกจากเมนูดังรูปที่ ค.6 เมื่อเข้าโปรแกรมแล้วคลิก ที่ New จากเมนู File จะได้ดังรูปที่ ค.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

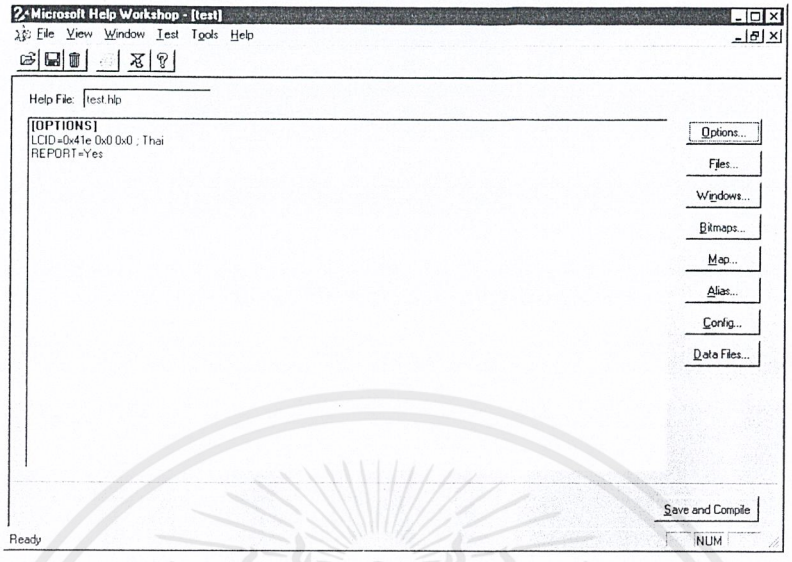


รูปที่ ค.6 การเลือกเมนูเปิดโปรแกรม Microsoft Help Workshop



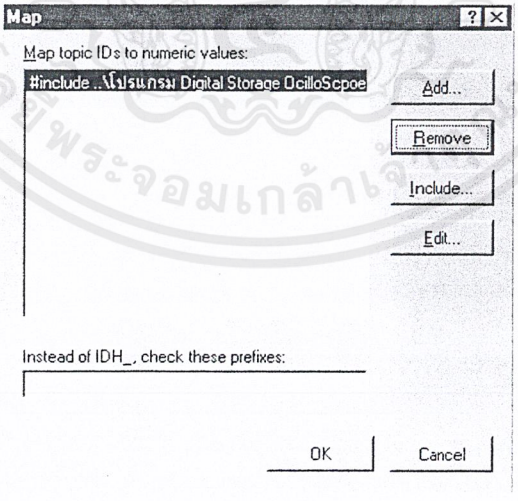
รูปที่ ค.7 เมื่อทำการคลิกที่ New จากเมนู File

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค.8 ผลที่ได้จากการคลิกปุ่มในรูปที่ ค.6

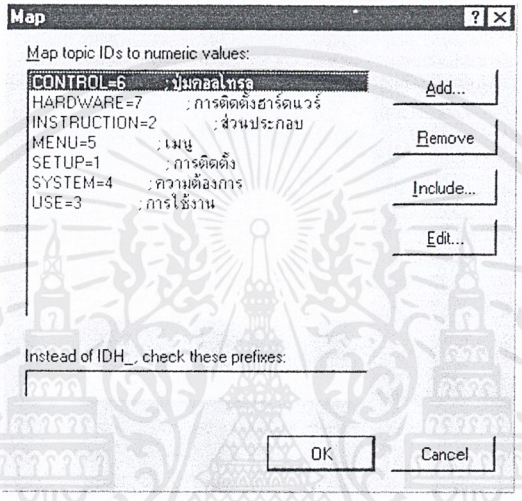
2) จากรูปที่ ค.7 เลือก Help Project แล้วคลิก OK จะได้ดังรูปที่ ค.8 ขั้นตอนต่อไปจะเป็นการเลือก Help Document ซึ่งเป็นไฟล์ที่สร้างจาก Microsoft Word เข้ารวมกับ Help Project โดยการคลิกที่ปุ่ม Files และนำ Help Ducument ที่เซฟไว้ในชื่อ Storage_Scope.RTF จะได้ดังรูปที่ ค.9



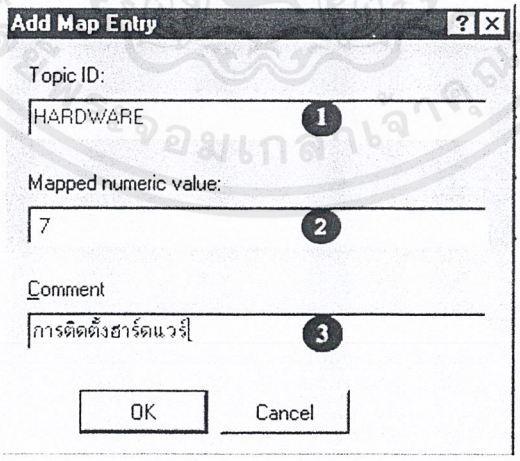
รูปที่ ค.9 การนำไฟล์จาก Microsoft Word เข้ามารวมกับ Help Project

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) จากรูปที่ ค.9 ทำการเลือก Help Document ได้โดยการคลิก ที่ปุ่ม Add แล้วเลือกชื่อไฟล์ที่เป็น Help Document เมื่อเสร็จแล้วให้คลิก ที่ปุ่ม OK ก็จะเสร็จขั้นตอนการเลือก Help Document ขั้นตอนต่อไปก็จะเป็นการกำหนดค่าของ Help Context ID ให้มีค่าเป็นตัวเลข เพราะเวลาเอาไปใช้งานในโปรแกรมจะใช้ Help Context ID เป็นตัวเลข การกำหนดค่าสามารถทำได้โดยการคลิก ที่ปุ่ม " MAP " ในรูปที่ ค.8 แล้วจะได้ดังรูปที่ ค.10



รูปที่ ค.10 การกำหนดค่าใน Help ContextID



รูปที่ ค.11 การกำหนดค่าใน Edit Map Entry

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

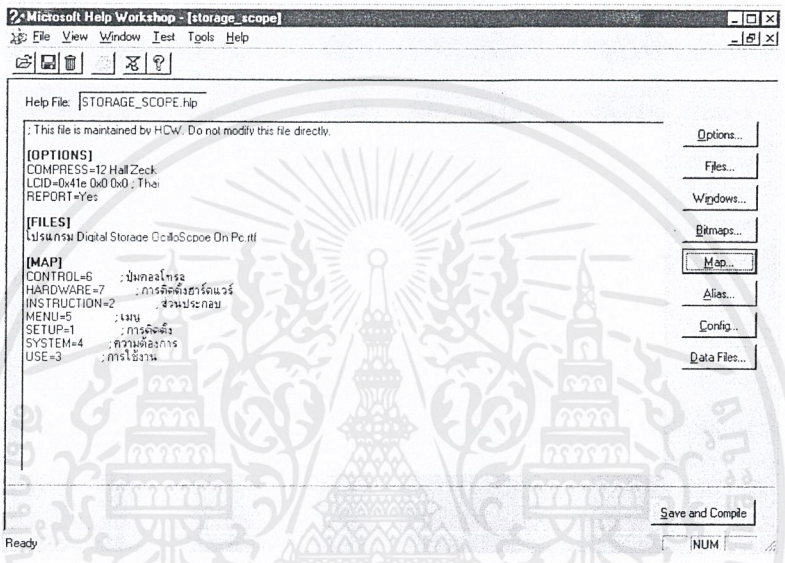
4) จากรูปที่ ค.10 การกำหนดค่าทำได้โดยการคลิกที่ปุ่ม Add จะได้ดังภาพที่ ค.11 โดย

4.1) คือ Help Context ID ที่กำหนดไว้ใน Help Document ต้องพิมพ์ให้เหมือนกัน

4.2) ตัวเลขที่จะกำหนดให้เท่ากับ Help Context ID ในหมายเลข 1)

4.3) คำอธิบาย Help Context ID

เมื่อกำหนดค่าต่าง ๆ เสร็จเรียบร้อยแล้วจะได้ดังรูปที่ ค.12

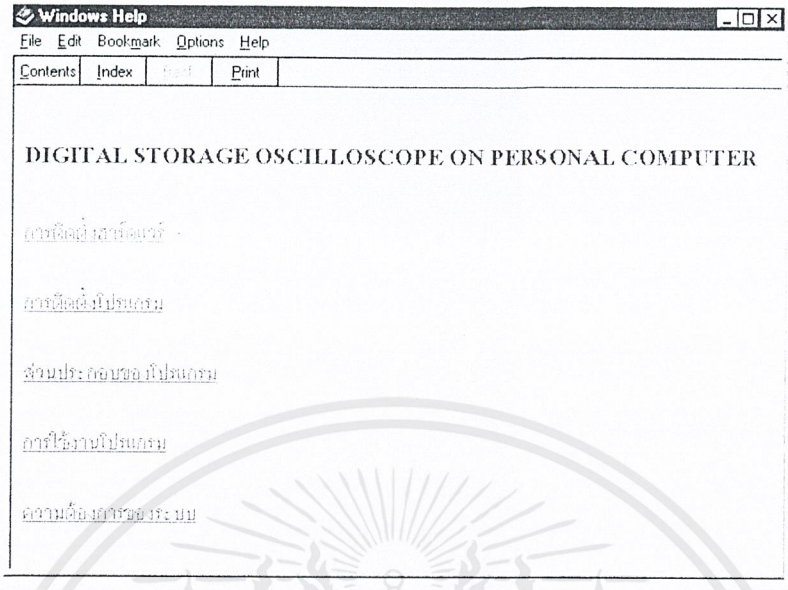


รูปที่ ค.12 เมื่อทำการกด OK ในรูปที่ ค.9

5) จากนั้นให้บันทึก Help Project ในตัวอย่างชื่อ Storage_Scope.HPJ จากนั้นจะเป็นการ Compile โดยการเลือก Compile จากเมนู File จากนั้นให้ Compile อีกครั้ง จาก Dialog ที่เกิดขึ้นถ้าหากไม่มีอะไรผิดพลาดจะได้ไฟล์นั้นดังรูปที่ ค.13 แต่ถ้าหากผิดให้กลับไปตรวจสอบใน Help Document อีกครั้ง

จากรูปที่ ค.13 จะเป็น Help File ที่เราสร้างขึ้น เราสามารถคลิกตามจุดต่าง ๆ ที่เราได้ออกแบบไว้เพื่อดูผลที่ได้

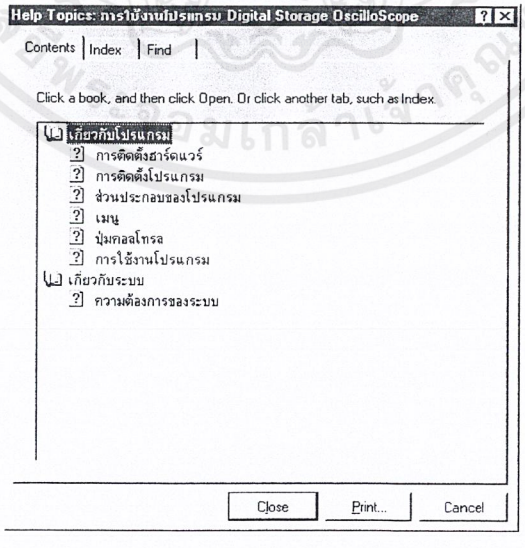
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค.13 Help File ที่สร้างเสร็จแล้ว

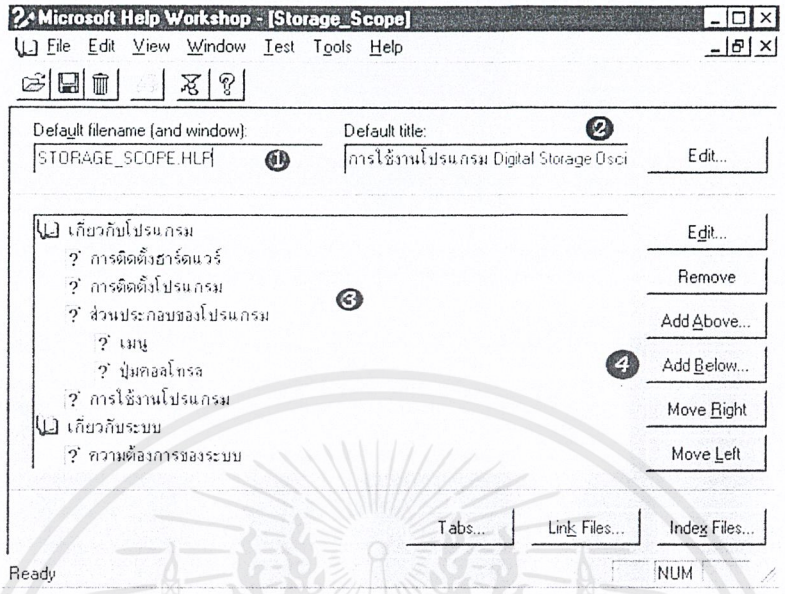
3.การสร้าง Help Content

ใน Windows 98 การเปิด Help ในบางครั้งเราจะเห็นว่าหน้าแรกมีการแบ่งเนื้อหาออกเป็นสัดส่วนที่เด่นชัดเหมือนกับสารบัญในหนังสือ ซึ่งเราจะเรียกว่า Help Content โดยจะมีลักษณะดังในรูปที่ ค.14



รูปที่ ค.14 การทำ Help Content

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป ค.15 การเลือก Help Content จากรูปที่ ค.6

1) การสร้าง Help Content จะเริ่มต้นจากการเลือก Help Content จากรูปที่ ค.7 แล้วคลิก OK ซึ่งจะได้ดังรูปที่ ค.15 ซึ่งขั้นตอนการทำ Help Content มีดังนี้

1.1) ใส่ชื่อของ Help file ที่จะนำ Help Content ไปรวมใน Defult Filename

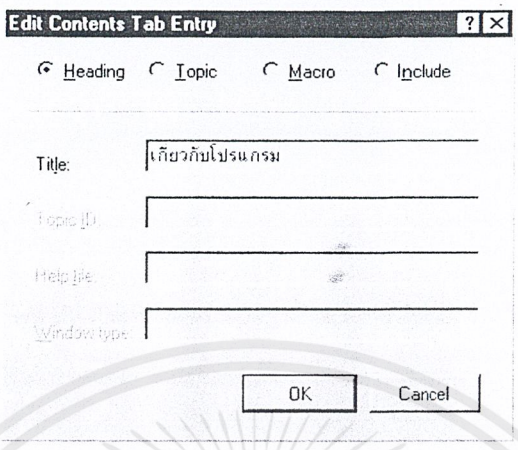
1.2) ใส่ข้อความที่จะให้ปรากฏบน Windows Title ใน Defualt Title

1.3) ปุ่มที่ใช้ในการจัดการกับ Help Content ซึ่งจะประกอบไปด้วย

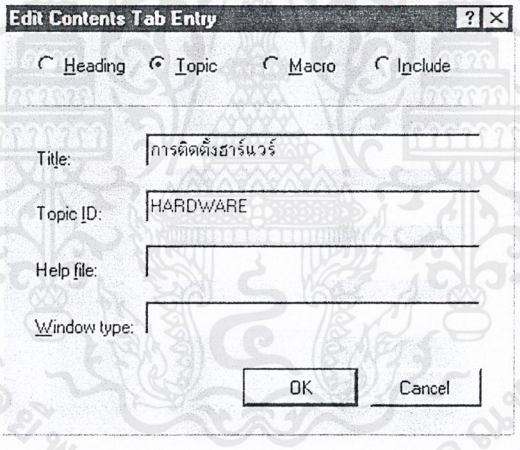
Edit	แก้ไข Help Content
Remove	ลบ Help Content
Add Above	เพิ่ม Help Content โดยการแทรกบน Help Content ที่เลือก
Add Below	เพิ่ม Help Content โดยการแทรกต่อจาก Help Content ที่เลือก
Move Right	เลื่อน Help Content ที่เลือกไปทางขวา
Move Left	เลื่อน Help Content ที่เลือกไปทางซ้าย

การสร้าง Help Content ดังภาพที่ ค.14 จะเริ่มจากการคลิก ที่ Add Above แล้วจะได้ดังรูปที่ ค.16 ขั้นตอนต่อไปคลิกที่ Add Below เพื่อเพิ่ม Help Topic ดังรูปที่ ค.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค.16 การสร้าง Heading



รูปที่ ค.17 การสร้าง Topic

2) จากรูปที่ ค.17 Topic ID คือ Help Context ID ที่ได้ออกแบบไว้ใน Help Document ต้องพิมพ์ให้เหมือนกันด้วย โดยเมื่อพิมพ์ครบทุกอย่างแล้วก็ให้บันทึกไว้ (ในตัวอย่างจะบันทึกในไฟล์ชื่อ Storage_Scope.CNT) ลองเรียกใช้ Storage_Scope.HLP อีกครั้งซึ่งครั้งนี้จะไม่เหมือนเดิมกับที่เราเรียกดูในครั้งแรกเพราะในครั้งนี้จะแสดง Help Content ขึ้นมาก่อนเมื่อเราคลิกที่ Help Content ตามที่เราได้ออกแบบไว้ก็จะเป็นการไปเปิด Help File ตาม Help Context ID ที่กำหนด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.การนำรูปภาพมาใส่ใน Help

การนำรูปภาพมาใส่ใน Help เป็นวิธีการอย่างหนึ่งที่จะช่วยให้ผู้ใช้ง่ายต่อการทำความเข้าใจ แต่ก็จะมีข้อเสียอยู่ว่า ถ้าหากนำรูปภาพใส่ใน Help มากเกินไปจะทำให้ขนาดของ Help File โตจนเกินไป การนำรูปภาพมาใส่ใน Help นั้นสามารถทำได้โดยการเขียนคำสั่งใน Help ดังในรูปที่ ค.18

K*การติดตั้งฮาร์ดแวร์

{BMC C:\PICPROJ\ภาพHELP\FINISH.BMP}

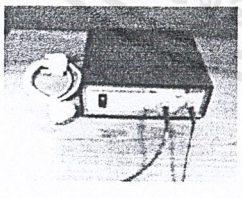
สิ่งที่ให้มา

- ตัวเครื่อง DIGITAL STROAGE OSCILLOCOPE ON PERSONALCOMPUTER
- สายเชื่อมต่อเครื่อง DIGITAL STROAGE OSCILLOCOPE ON PERSONALCOMPUTER กับพอร์ตขนานของคอมพิวเตอร์

รูปที่ ค.18 การนำภาพมาใส่ใน Help file

จากภาพที่ ค.18 ถ้าหากต้องการแสดงรูปใน Help File จะต้องเขียนภายใต้เครื่องหมายวงเล็บปีกกาดังนี้ { BMC Path \ PictureName} จากนั้นให้ Compile Project ใหม่ แล้วจะได้ดังภาพที่ ค.19

การติดตั้งฮาร์ดแวร์



สิ่งที่ให้มา

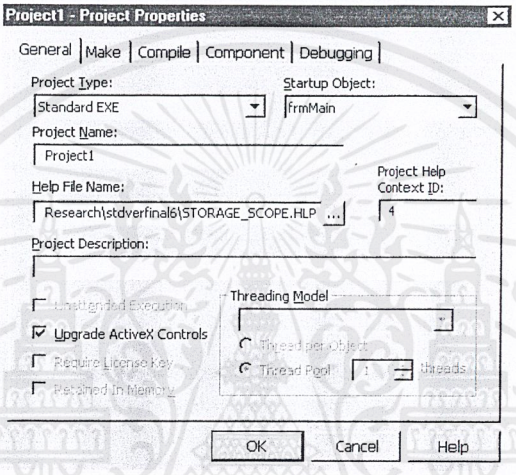
- ตัวเครื่อง DIGITAL STROAGE OSCILLOCOPE ON PERSONALCOMPUTER
- สายเชื่อมต่อเครื่อง DIGITAL STROAGE OSCILLOCOPE ON PERSONALCOMPUTER กับพอร์ตขนานของคอมพิวเตอร์

รูปที่ ค.19 ภาพที่ใส่ใน Help file

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 การนำ Help File เข้ามาใช้ใน Visual Basic

1) เมื่อเราได้สร้าง Help เสร็จเรียบร้อยแล้วขั้นตอนต่อไปก็คือ การสร้าง VB Project ให้รู้จักกับ Help ที่เราได้สร้างขึ้นมาโดยเราจะเริ่มจากการเปิด Project ที่ต้องการเชื่อมโยงกับ Help File นี้แล้ว Click ที่เมนู Project ->Project1 Properties (ถ้าหาก Project ที่เปิดชื่อ Project1) แล้วจะได้ภาพที่ ค.20



รูปที่ ค.20 การใส่ Help file ใน Visual Basic

2) จากภาพที่ ค.20 ให้พิมพ์ชื่อ Help File ลงในช่อง Help File Name และพิมพ์ Help Context ID ที่ต้องการจะเปิดเมื่อกดปุ่ม F1 ลงในช่อง " Project Help Context ID " เมื่อเสร็จแล้วให้คลิกที่ปุ่ม OK ทดลอง Run Project นี้ดูแล้วลองกด F1 จะแสดง Help ออกมาที่จอภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง
รายละเอียดและคุณสมบัติของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit high-speed analog-to-digital converter

TDA8703

FEATURES

- 8-bit resolution
- Sampling rate up to 40 MHz
- High signal-to-noise ratio over a large analog input frequency range (7.1 effective bits at 4.43 MHz full-scale input)
- Binary or two's complement 3-state TTL outputs
- Overflow/underflow 3-state TTL output
- TTL compatible digital inputs
- Low-level AC clock input signal allowed
- Internal reference voltage generator
- Power dissipation only 290 mW (typical)
- Low analog input capacitance, no buffer amplifier required
- No sample-and-hold circuit required.

APPLICATIONS

- General purpose high-speed analog-to-digital conversion
- Digital TV, IDTV
- Subscriber TV decoder
- Satellite TV decoders
- Digital VCR.

GENERAL DESCRIPTION

The TDA8703 is an 8-bit high-speed Analog-to-Digital Converter (ADC) for video and other applications. It converts the analog input signal into 8-bit binary-coded digital words at a maximum sampling rate of 40 MHz. All digital inputs and outputs are TTL compatible, although a low-level AC clock input signal is allowed.

ORDERING INFORMATION

TYPE NUMBER	PACKAGE		
	NAME	DESCRIPTION	VERSION
TDA8703	DIP24	plastic dual in-line package; 24 leads (600 mil)	SOT101-1
TDA8703T	SO24	plastic small outline package; 24 leads; body width 7.5 mm	SOT137-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V_{CCA}	analog supply voltage		4.5	5.0	5.5	V
V_{CCD}	digital supply voltage		4.5	5.0	5.5	V
V_{CCO}	output stages supply voltage		4.2	5.0	5.5	V
I_{CCA}	analog supply current		–	28	36	mA
I_{CCD}	digital supply current		–	19	25	mA
I_{CCO}	output stages supply current		–	11	14	mA
ILE	DC integral linearity error		–	–	±1	LSB
DLE	DC differential linearity error		–	–	±1/2	LSB
AILE	AC integral linearity error	note 1	–	–	±2	LSB
B	–3 dB bandwidth	note 2; f_{CLK} = 40 MHz	–	19.5	–	MHz
$f_{CLK}/f_{\overline{CLK}}$	maximum conversion rate	note 3	40	–	–	MHz
P_{tot}	total power dissipation		–	290	415	mW

Notes

1. Full-scale sinewave (f_i = 4.4 MHz; f_{CLK}; $f_{\overline{CLK}}$ = 27 MHz).
2. The –3 dB bandwidth is determined by the 3 dB reduction in the reconstructed output (full-scale signal at input).
3. The circuit has two clock inputs CLK and $\overline{CLK}$. There are four modes of operation:
   a) TTL (mode 1); $\overline{CLK}$ decoupled to DGND by a capacitor. CLK input is TTL threshold voltage of 1.5 V and sampling on the LOW-to-HIGH transition of the input clock signal.
   b) TTL (mode 2); CLK decoupled to DGND by a capacitor. $\overline{CLK}$ input is TTL threshold voltage of 1.5 V and sampling on the HIGH-to-LOW transition of the input clock signal.
   c) AC drive modes (modes 3 and 4); When driving the CLK input directly and with any AC signal of 0.5 V (peak-to-peak value) imposed on a DC level of 1.5 V, sampling takes place on the LOW-to-HIGH transition of the clock signal. When driving the $\overline{CLK}$ input with such a signal, sampling takes place on the HIGH-to-LOW transition.
   d) If one of the clock inputs is not driven, then it is recommended to decouple this input to DGND with a 100 nF capacitor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BLOCK DIAGRAM

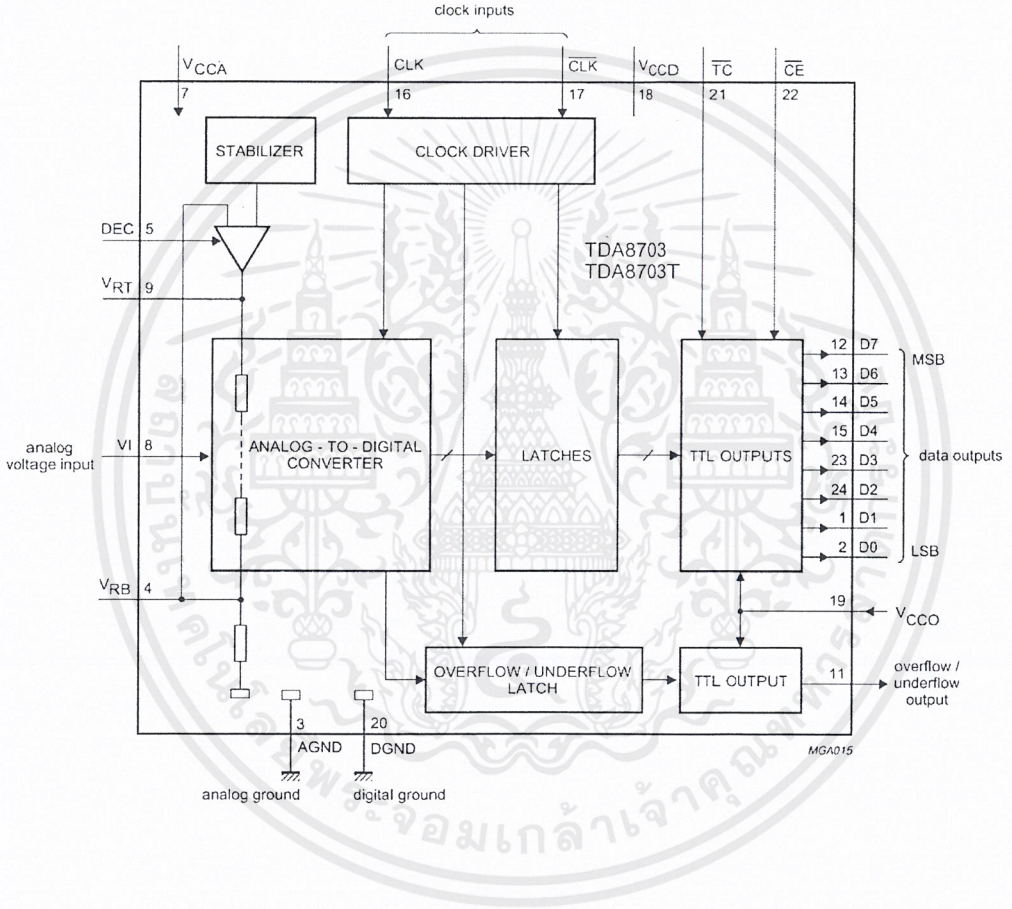


Fig.1 Block diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PINNING

SYMBOL	PIN	DESCRIPTION
D1	1	data output; bit 1
D0	2	data output; bit 0 (LSB)
AGND	3	analog ground
V_{RB}	4	reference voltage bottom (decoupling)
DEC	5	decoupling input (internal stabilization loop decoupling)
n.c.	6	not connected
V_{CCA}	7	positive supply voltage for analog circuits (+5 V)
VI	8	analog voltage input
V_{RT}	9	reference voltage top (decoupling)
n.c.	10	not connected
O/UF	11	overflow/underflow data output
D7	12	data output; bit 7 (MSB)
D6	13	data output; bit 6
D5	14	data output; bit 5
D4	15	data output; bit 4
CLK	16	clock input
$\overline{CLK}$	17	complementary clock input
V_{CCD}	18	positive supply voltage for digital circuits (+5 V)
V_{CCO}	19	positive supply voltage for output stages (+5 V)
DGND	20	digital ground
$\overline{TC}$	21	input for two's complement output (TTL level input, active LOW)
$\overline{CE}$	22	chip enable input (TTL level input, active LOW)
D3	23	data output; bit 3
D2	24	data output; bit 2

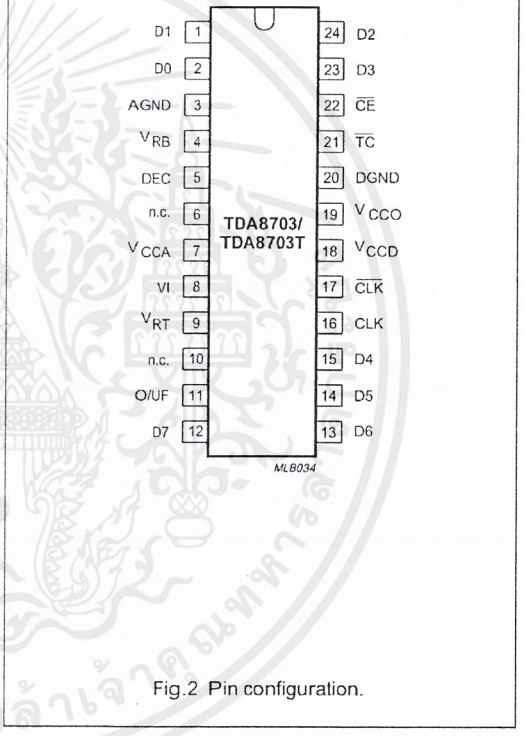


Fig.2 Pin configuration.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CCA}	analog supply voltage		−0.3	+7.0	V
V_{CCD}	digital supply voltage		−0.3	+7.0	V
V_{CCO}	output stages supply voltage		−0.3	+7.0	V
$V_{CCA} - V_{CCD}$	supply voltage differences		−1.0	+1.0	V
$V_{CCO} - V_{CCD}$	supply voltage differences		−1.0	+1.0	V
$V_{CCA} - V_{CCO}$	supply voltage differences		−1.0	+1.0	V
V_{VI}	input voltage range	referenced to AGND	−0.3	+7.0	V
$V_{CLK}/V_{\overline{CLK}}$	AC input voltage for switching (peak-to-peak value)	note 1; referenced to DGND	–	2.0	V
I_O	output current		–	+10	mA
T_{stg}	storage temperature		−55	+150	°C
T_{amb}	operating ambient temperature		0	+70	°C
T_j	junction temperature		–	+125	°C

Notes

1. The circuit has two clock inputs CLK and $\overline{CLK}$. There are four modes of operation:
   a) TTL (mode 1); $\overline{CLK}$ decoupled to DGND by a capacitor. CLK input is TTL threshold voltage of 1.5 V and sampling on the LOW-to-HIGH transition of the input clock signal.
   b) TTL (mode 2); CLK decoupled to DGND by a capacitor. $\overline{CLK}$ input is TTL threshold voltage of 1.5 V and sampling on the HIGH-to-LOW transition of the input clock signal.
   c) AC drive modes (modes 3 and 4); When driving the CLK input directly and with any AC signal of 0.5 V (peak-to-peak value) imposed on a DC level of 1.5 V, sampling takes place on the LOW-to-HIGH transition of the clock signal. When driving the $\overline{CLK}$ input with such a signal, sampling takes place on the HIGH-to-LOW transition.
   d) If one of the clock inputs is not driven, then it is recommended to decouple this input to DGND with a 100 nF capacitor.

HANDLING

Inputs and outputs are protected against electrostatic discharges in normal handling. However, to be totally safe, it is desirable to take normal precautions appropriate to handling integrated circuits.

THERMAL RESISTANCE

SYMBOL	PARAMETER	VALUE	UNIT
$R_{th\ j\text{-}a}$	from junction to ambient in free air		
	SOT101-1	55	K/W
	SOT137-1	75	K/W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTICS

$V_{CCA} = V_7 - V_3 = 4.5$ V to 5.5 V; $V_{CCD} = V_{18} - V_{20} = 4.5$ V to 5.5 V; $V_{CCO} = V_{19} - V_{20} = 4.5$ V to 5.5 V; AGND and DGND shorted together; $V_{CCA} - V_{CCD} = -0.5$ V to +0.5 V; $V_{CCO} - V_{CCD} = -0.5$ V to +0.5 V; $V_{CCA} - V_{CCD} = -0.5$ V to +0.5 V; $T_{amb} = 0$ °C to +70 °C; unless otherwise specified (typical values measured at $V_{CCA} = V_{CCD} = V_{CCO} = 5$ V and $T_{amb} = 25$ °C).

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
Supply						
V_{CCA}	analog supply voltage		4.5	5.0	5.5	V
V_{CCD}	digital supply voltage		4.5	5.0	5.5	V
V_{CCO}	output stages supply voltage		4.2	5.0	5.5	V
I_{CCA}	analog supply current		–	28	36	mA
I_{CCD}	digital supply current		–	19	25	mA
I_{CCO}	output stage supply current	all outputs LOW	–	11	14	mA
Inputs						
CLOCK INPUT $\overline{CLK}$ AND CLK (note 1; REFERENCED TO DGND)						
V_{IL}	LOW level input voltage		0	–	0.8	V
V_{IH}	HIGH level input voltage		2.0	–	V_{CCD}	V
I_{IL}	LOW level input current	$V_{CLK}/V_{\overline{CLK}} = 0.4$ V	−400	–	–	µA
I_{IH}	HIGH level input current	$V_{CLK}/V_{\overline{CLK}} = 0.4$ V	–	–	100	µA
		$V_{CLK}/V_{\overline{CLK}} = V_{CCD}$	–	–	300	µA
Z_i	input impedance	$f_{CLK}/f_{\overline{CLK}} = 10$ MHz	–	4	–	kΩ
C_i	input capacitance	$f_{CLK}/f_{\overline{CLK}} = 10$ MHz	–	4.5	–	pF
$V_{CLK} - V_{\overline{CLK}}$	AC input voltage for switching (peak-to-peak value)	note 1; DC level = 1.5 V	0.5	–	2.0	V
$\overline{TC}$ AND $\overline{CE}$ (REFERENCED TO DGND)						
V_{IL}	LOW level input voltage		0	–	0.8	V
V_{IH}	HIGH level input voltage		2.0	–	V_{CCD}	V
I_{IL}	LOW level input current	$V_{IL} = 0.4$ V	−400	–	–	µA
I_{IH}	HIGH level input current	$V_{IH} = 2.7$ V	–	–	20	µA
VI (ANALOG INPUT VOLTAGE REFERENCED TO AGND)						
$V_{VI(B)}$	input voltage (bottom)		1.33	1.41	1.48	V
$V_{VI(0)}$	input voltage	output code = 0	1.455	1.55	1.635	V
$V_{OS(B)}$	offset voltage (bottom)	$V_{VI(0)} - V_{VI(B)}$	0.125	–	0.155	V
$V_{VI(T)}$	input voltage (top)		3.2	3.36	3.5	V
$V_{VI(255)}$	input voltage	output code = 255	3.115	3.26	3.385	V
$V_{OS(T)}$	offset voltage (top)	$V_{VI(T)} - V_{VI(255)}$	0.085	–	0.115	V
$V_{VI(p-p)}$	input voltage amplitude (peak-to-peak value)		1.66	1.71	1.75	V
I_{IL}	LOW level input current	$V_{VI} = 1.4$ V	–	0	–	µA
I_{IH}	HIGH level input current	$V_{VI} = 3.6$ V	60	120	180	µA
Z_i	input impedance	$f_i = 1$ MHz	–	10	–	kΩ
C_i	input capacitance	$f_i = 1$ MHz	–	14	–	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
Reference resistance						
R_{ref}	reference resistance	V_{RT} to V_{RB}	–	220	–	Ω
Outputs						
DIGITAL OUTPUTS (D7 - D0) (REFERENCED TO DGND)						
V_{OL}	LOW level output voltage	I_O = 1 mA	0	–	0.4	V
V_{OH}	HIGH level output voltage	I_O = −0.4 mA	2.7	–	V_{CCD}	V
I_{OZ}	output current in 3-state mode	0.4 V < V_O < V_{CCD}	−20	–	+20	μA
Switching characteristics (note 2; see Fig.3)						
$f_{CLK}/f_{\overline{CLK}}$	maximum clock frequency		40	–	–	MHz
Analog signal processing (f_{CLK} = 40 MHz)						
B	−3 dB bandwidth	note 3	–	19.5	–	MHz
G_d	differential gain	note 4	–	0.6	–	%
ϕ_d	differential phase	note 4	–	0.8	–	deg
f_1	fundamental harmonics (full-scale)	f_i = 4.43 MHz	–	–	0	dB
f_{all}	harmonics (full-scale), all components	f_i = 4.43 MHz	–	−55	–	dB
SVRR1	supply voltage ripple rejection	note 5	–	−28	−25	dB
SVRR2	supply voltage ripple rejection	note 5	–	1	2.5	%/V
Transfer function						
ILE	DC integral linearity error		–	–	±1	LSB
DLE	DC differential linearity error		–	–	±1/2	LSB
AILE	AC integral linearity error	note 6	–	–	±2	LSB
EB	effective bits	f_i = 4.43 MHz	–	7.1	–	bits
Timing (note 7; see Figs 3 to 6; f_{CLK} = 40 MHz)						
t_{dS}	sampling delay		–	–	2	ns
t_{HD}	output hold time		6	–	–	ns
t_{dLH}	output delay time	LOW-to-HIGH transition	–	8	10	ns
t_{dHL}	output delay time	HIGH-to-LOW transition	–	16	20	ns
t_{dZH}	3-state output delay times	enable-to-HIGH	–	19	25	ns
t_{dZL}	3-state output delay times	enable-to-LOW	–	16	20	ns
t_{dHZ}	3-state output delay times	disable-to-HIGH	–	14	20	ns
t_{dLZ}	3-state output delay times	disable-to-LOW	–	9	12	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Notes

1. The circuit has two clock inputs CLK and $\overline{CLK}$. There are four modes of operation:
   a) TTL (mode 1); $\overline{CLK}$ decoupled to DGND by a capacitor. CLK input is TTL threshold voltage of 1.5 V and sampling on the LOW-to-HIGH transition of the input clock signal.
   b) TTL (mode 2); CLK decoupled to DGND by a capacitor. $\overline{CLK}$ input is TTL threshold voltage of 1.5 V and sampling on the HIGH-to-LOW transition of the input clock signal.
   c) AC drive modes (modes 3 and 4); When driving the CLK input directly and with any AC signal of 0.5 V (peak-to-peak value) imposed on a DC level of 1.5 V, sampling takes place on the LOW-to-HIGH transition of the clock signal. When driving the $\overline{CLK}$ input with such a signal, sampling takes place on the HIGH-to-LOW transition.
   d) If one of the clock inputs is not driven, then it is recommended to decouple this input to DGND with a 100 nF capacitor.
2. In addition to a good layout of the digital and analog ground, it is recommended that the rise and fall times of the clock must not be less than 2 ns.
3. The −3 dB bandwidth is determined by the 3 dB reduction in the reconstructed output (full-scale signal at the input).
4. Low frequency ramp signal ($V_{VI(p-p)}$ = 1.8 V and f_i = 15 kHz) combined with a sinewave input voltage ($V_{VI(p-p)}$ = 0.5 V, f_i = 4.43 MHz) at the input.
5. Supply voltage ripple rejection:
   a) SVRR1; variation of the input voltage producing output code 127 for supply voltage variation of 1 V: SVRR1 = 20 log ($\Delta V_{VI(127)} / \Delta V_{CCA}$)
   b) SVRR2; relative variation of the full-scale range of analog input for a supply voltage variation of 1 V: SVR2 = $\{\Delta(V_{VI(0)} - V_{VI(255)}) / (V_{VI(0)} - V_{VI(255)})\} \div \Delta V_{CCA}$.
6. Full-scale sinewave (f_i = 4.4 MHz; f_{CLK}; $f_{\overline{CLK}}$ = 27 MHz).
7. Output data acquisition:
   a) Output data is available after the maximum delay of t_{dHL} and t_{dLH}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1 Output coding and input voltage (referenced to AGND; typical values)

			BINARY OUTPUT BITS								TWO'S COMPLEMENT OUTPUT BITS							
STEP	$V_{VI(p-p)}$	O/UF	D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
Underflow	<1.55	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
0	1.55	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
1	–	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1
.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
254	.	0	1	1	1	1	1	1	1	0	0	1	1	1	1	1	1	0
255	3.26	0	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
Overflow	>3.26	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1

Table 2 Mode selection

$\overline{TC}$	$\overline{CE}$	D7-D0	O/UF
X[1]	1	high impedance	high impedance
0	0	active; two's complement	active
1	0	active; binary	active

Note

1. X = don't care.

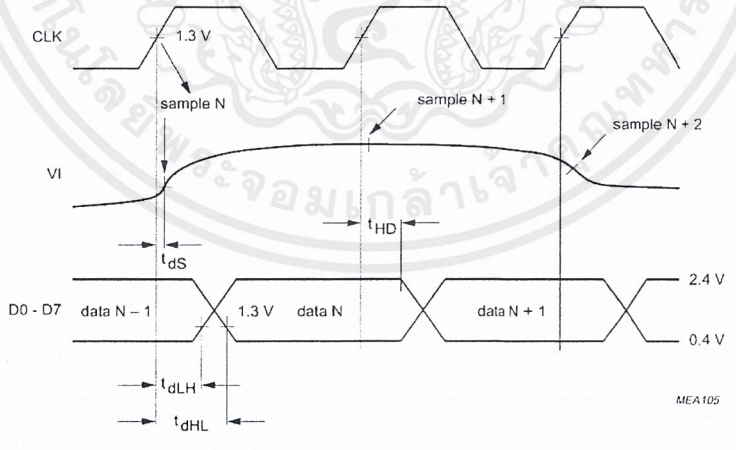


Fig.3 Timing diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

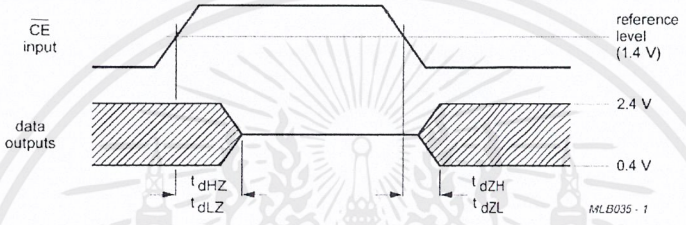


Fig.4 3-state delay timing diagram.

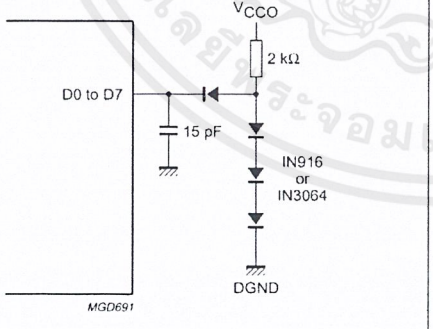


Fig.5 Load circuit for timing measurement; data outputs ($\overline{CE}$ = LOW).

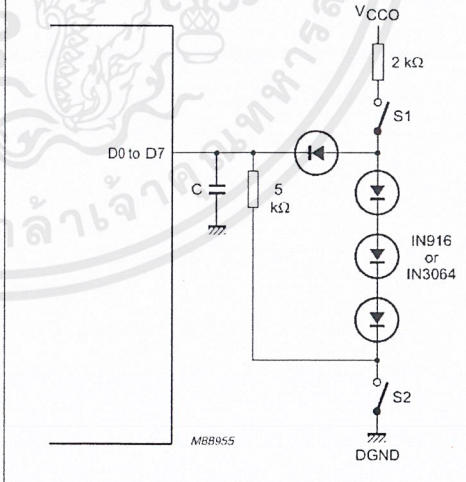


Fig.6 Load circuit for timing measurement; 3-state outputs ($\overline{CE}$: f_i = 1 MHz; V_{VI} = 3 V); see Table 3.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 3 Mode selection

TIMING MEASUREMENT	SWITCH S1	SWITCH S2	CAPACITOR
t_{dZH}	open	closed	15 pF
t_{dZL}	closed	open	15 pF
t_{dHZ}	closed	closed	5 pF
t_{dLZ}	closed	closed	5 pF

INTERNAL PIN CONFIGURATIONS

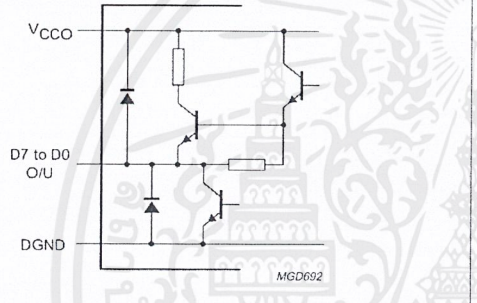


Fig.7 TTL data and overflow/underflow outputs.

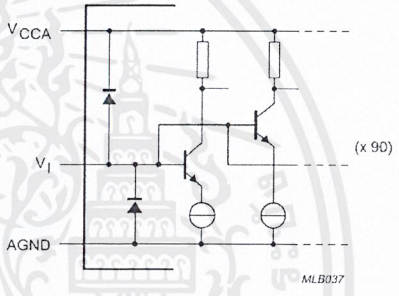


Fig.8 Analog inputs.

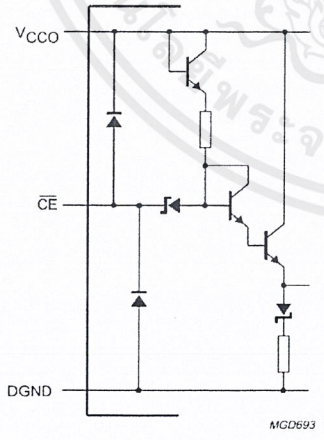


Fig.9 $\overline{CE}$ (3-state) input.

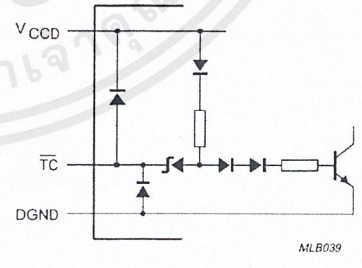


Fig.10 $\overline{TC}$ (two's complement) input.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

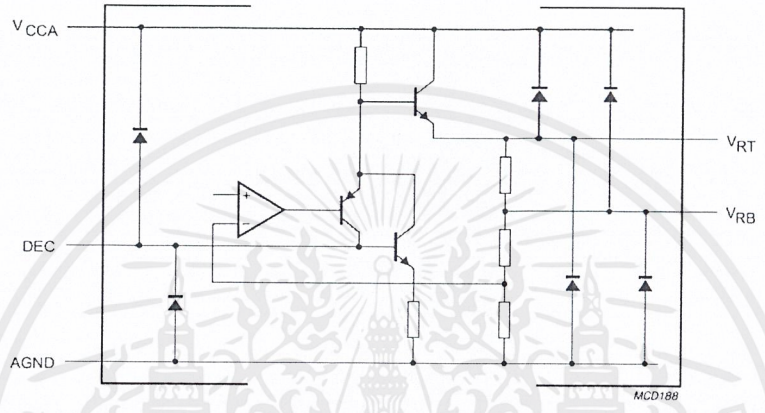


Fig.11 V_{RB}, V_{RT} and DEC.

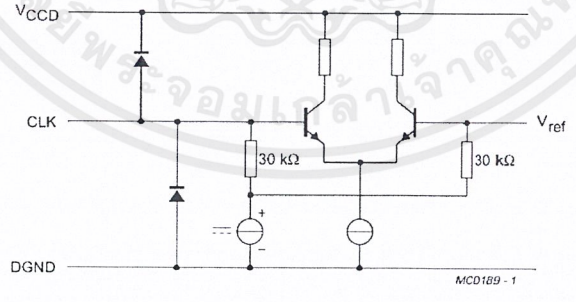
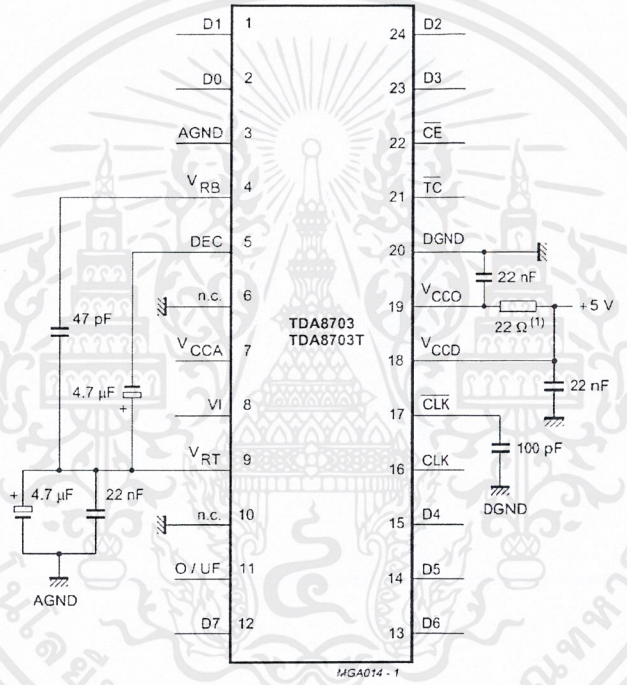


Fig.12 CLK and $\overline{CLK}$ inputs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION

Additional application information will be supplied upon request (please quote number FTV/8901).



CLK should be decoupled to the DGND with a 100 nF capacitor, if a TTL signal is used on CLK (see Chapter "Characteristics", note 1).

CLK and $\overline{CLK}$ can be used in a differential mode (see Chapter "Characteristics", note 1).

V_{RB} and V_{RT} are decoupling pins for the internal reference ladder; do not draw current from these pins in order to achieve good linearity.

If it is required to use the TDA8703 in a parallel system configuration, the references (V_{RB} and V_{RT}) of each TDA8703 can be connected together. Code 0 will be identical and code 255 will remain in the 1 LSB variation for each TDA8703.

Analog and digital supplies should be separated and decoupled.

Pins 6 and 10 should be connected to AGND in order to prevent noise influence.

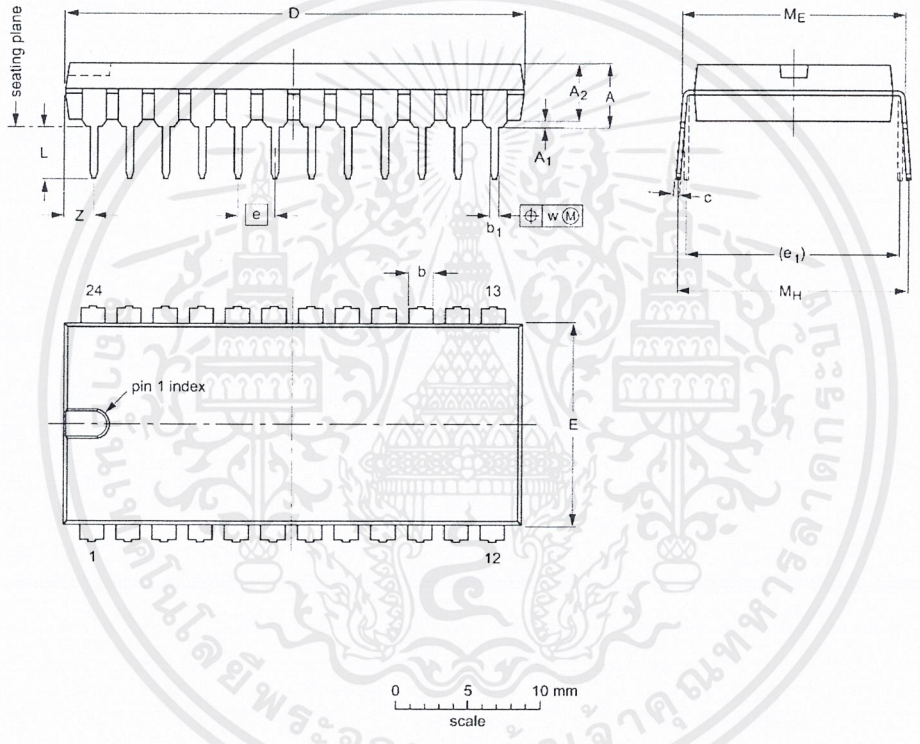
(1) It is recommended to decouple V_{CCO} through a 22 Ω resistor especially when the output data of the TDA8703 interfaces with a capacitive CMOS load device.

Fig.13 Application diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE OUTLINES

DIP24: plastic dual in-line package; 24 leads (600 mil) **SOT101-1**



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A_1 min.	A_2 max.	b	b_1	c	$D^{(1)}$	$E^{(1)}$	e	e_1	L	M_E	M_H	w	$Z^{(1)}$ max.
mm	5.1	0.51	4.0	1.7 1.3	0.53 0.38	0.32 0.23	32.0 31.4	14.1 13.7	2.54	15.24	3.9 3.4	15.80 15.24	17.15 15.90	0.25	2.2
inches	0.20	0.020	0.16	0.066 0.051	0.021 0.015	0.013 0.009	1.26 1.24	0.56 0.54	0.10	0.60	0.15 0.13	0.62 0.60	0.68 0.63	0.01	0.087

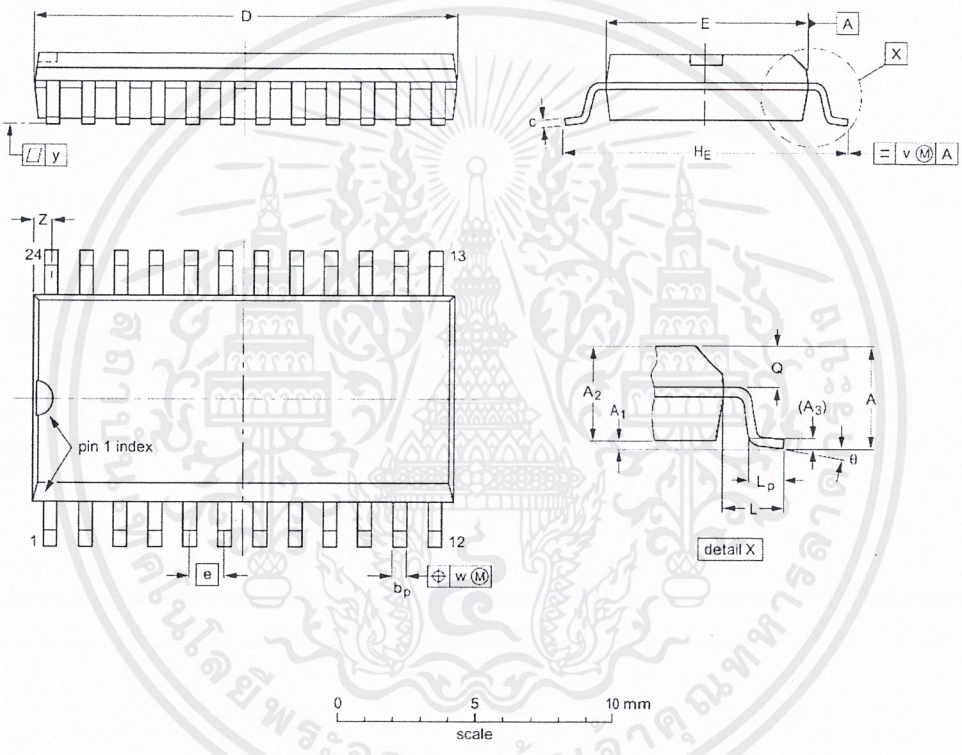
Note

1. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT101-1	051G02	MO-015AD			~~92-11-17~~ 95-01-23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SO24: plastic small outline package; 24 leads; body width 7.5 mm **SOT137-1**



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A_1	A_2	A_3	b_p	c	$D^{(1)}$	$E^{(1)}$	e	H_E	L	L_p	Q	v	w	y	$Z^{(1)}$	θ
mm	2.65	0.30 0.10	2.45 2.25	0.25	0.49 0.36	0.32 0.23	15.6 15.2	7.6 7.4	1.27	10.65 10.00	1.4	1.1 0.4	1.1 1.0	0.25	0.25	0.1	0.9 0.4	8^o 0^o
inches	0.10	0.012 0.004	0.096 0.089	0.01	0.019 0.014	0.013 0.009	0.61 0.60	0.30 0.29	0.050	0.42 0.39	0.055	0.043 0.016	0.043 0.039	0.01	0.01	0.004	0.035 0.016	

Note

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT137-1	075E05	MS-013AD			92-11-17 95-01-24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SOLDERING

Introduction

There is no soldering method that is ideal for all IC packages. Wave soldering is often preferred when through-hole and surface mounted components are mixed on one printed-circuit board. However, wave soldering is not always suitable for surface mounted ICs, or for printed-circuits with high population densities. In these situations reflow soldering is often used.

This text gives a very brief insight to a complex technology. A more in-depth account of soldering ICs can be found in our *"IC Package Databook"* (order code 9398 652 90011).

DIP

Soldering by dipping or by wave

The maximum permissible temperature of the solder is 260 °C; solder at this temperature must not be in contact with the joint for more than 5 seconds. The total contact time of successive solder waves must not exceed 5 seconds.

The device may be mounted up to the seating plane, but the temperature of the plastic body must not exceed the specified maximum storage temperature ($T_{stg\ max}$). If the printed-circuit board has been pre-heated, forced cooling may be necessary immediately after soldering to keep the temperature within the permissible limit.

Repairing soldered joints

Apply a low voltage soldering iron (less than 24 V) to the lead(s) of the package, below the seating plane or not more than 2 mm above it. If the temperature of the soldering iron bit is less than 300 °C it may remain in contact for up to 10 seconds. If the bit temperature is between 300 and 400 °C, contact may be up to 5 seconds.

SO

Reflow soldering

Reflow soldering techniques are suitable for all SO packages.

Reflow soldering requires solder paste (a suspension of fine solder particles, flux and binding agent) to be applied to the printed-circuit board by screen printing, stencilling or pressure-syringe dispensing before package placement.

Several techniques exist for reflowing; for example, thermal conduction by heated belt. Dwell times vary between 50 and 300 seconds depending on heating method. Typical reflow temperatures range from 215 to 250 °C.

Preheating is necessary to dry the paste and evaporate the binding agent. Preheating duration: 45 minutes at 45 °C.

Wave soldering

Wave soldering techniques can be used for all SO packages if the following conditions are observed:

- A double-wave (a turbulent wave with high upward pressure followed by a smooth laminar wave) soldering technique should be used.
- The longitudinal axis of the package footprint must be parallel to the solder flow.
- The package footprint must incorporate solder thieves at the downstream end.

During placement and before soldering, the package must be fixed with a droplet of adhesive. The adhesive can be applied by screen printing, pin transfer or syringe dispensing. The package can be soldered after the adhesive is cured.

Maximum permissible solder temperature is 260 °C, and maximum duration of package immersion in solder is 10 seconds, if cooled to less than 150 °C within 6 seconds. Typical dwell time is 4 seconds at 250 °C.

A mildly-activated flux will eliminate the need for removal of corrosive residues in most applications.

Repairing soldered joints

Fix the component by first soldering two diagonally-opposite end leads. Use only a low voltage soldering iron (less than 24 V) applied to the flat part of the lead. Contact time must be limited to 10 seconds at up to 300 °C. When using a dedicated tool, all other leads can be soldered in one operation within 2 to 5 seconds between 270 and 320 °C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEFINITIONS

Data sheet status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Integrated Device Technology, Inc.

CMOS ASYNCHRONOUS FIFO 2,048 x 9, 4,096 x 9, 8,192 x 9, 16,384 x 9, 32,768 x 9 and 65,536 x 9

IDT7203
IDT7204
IDT7205
IDT7206
IDT7207
IDT7208

FEATURES:

- First-In/First-Out Dual-Port memory
- 2,048 x 9 organization (IDT7203)
- 4,096 x 9 organization (IDT7204)
- 8,192 x 9 organization (IDT7205)
- 16,384 x 9 organization (IDT7206)
- 32,768 x 9 organization (IDT7207)
- 65,636 x 9 organization (IDT7208)
- High-speed: 12ns access time
- Low power consumption
  - — Active: 660mW (max.)
  - — Power-down: 44mW (max.)
- Asynchronous and simultaneous read and write
- Fully expandable in both word depth and width
- Pin and functionally compatible with IDT720X family
- Status Flags: Empty, Half-Full, Full
- Retransmit capability
- High-performance CMOS technology
- Military product compliant to MIL-STD-883, Class B
- Standard Military Drawing for #5962-88669 (IDT7203), 5962-89567 (IDT7203), and 5962-89568 (IDT7204) are listed on this function
- Industrial temperature range (–40°C to +85°C) is available (for plastic packages only)

DESCRIPTION:

The IDT7203/7204/7205/7206/7207/7208 are dual-port memory buffers with internal pointers that load and empty data on a first-in/first-out basis. The device uses Full and Empty flags to prevent data overflow and underflow and expansion logic to allow for unlimited expansion capability in both word size and depth.

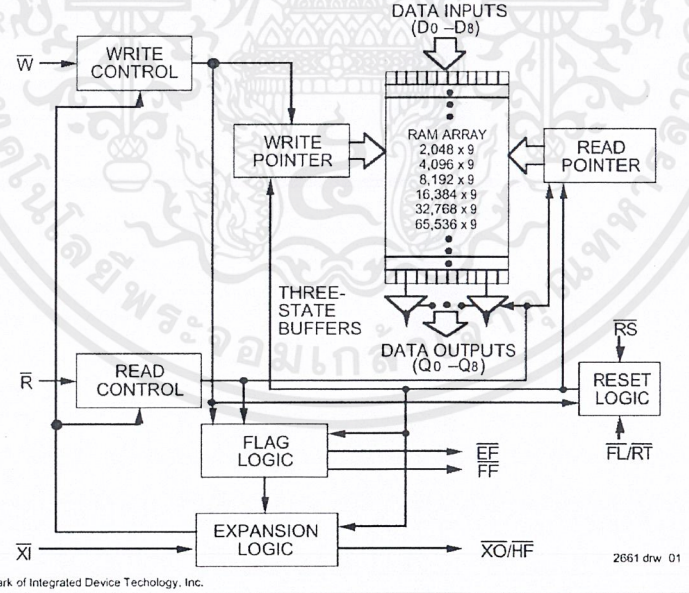
Data is toggled in and out of the device through the use of the Write ($\overline{W}$) and Read ($\overline{R}$) pins.

The device's 9-bit width provides a bit for a control or parity at the user's option. It also features a Retransmit ($\overline{RT}$) capability that allows the read pointer to be reset to its initial position when $\overline{RT}$ is pulsed LOW. A Half-Full Flag is available in the single device and width expansion modes.

These FIFOs are fabricated using IDT's high-speed CMOS technology. They are designed for applications requiring asynchronous and simultaneous read/writes in multiprocessing, rate buffering and other applications.

Military grade product is manufactured in compliance with the latest revision of MIL-STD-883, Class B.

FUNCTIONAL BLOCK DIAGRAM

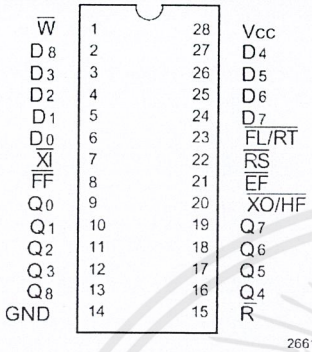


The IDT logo is a registered trademark of Integrated Device Techology, Inc.

©1997 Integrated Device Technology, Inc.

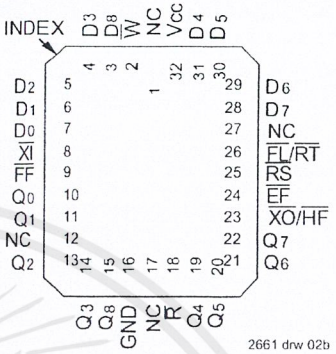
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN CONFIGURATIONS



2661 drw 02a

TOP VIEW



2661 drw 02b

TOP VIEW

Package Type	Reference Identifier	Order Code	Device Availability
PLASTIC DIP	P28-1	P	All devices
PLASTIC THIN DIP	P28-2	TP	All except 7207/7208
CERDIP	D28-1	D	All except 7208
THIN CERDIP	D28-3	TD	Only for 7203/7204/7205
SOIC	SO28-3	SO	Only for 7204

Package Type	Reference Identifier	Order Code	Device Availability
PLCC	J32-1	J	All devices
LCC[1]	L32-1	L	All except 7208

NOTES:
1. This package is only available in the military temperature range.
2. Consult factory for CERPACK pinout.

ABSOLUTE MAXIMUM RATINGS

Symbol	Rating	Com'l & Ind'l	Military	Unit
VTERM	Terminal Voltage with Respect to GND	–0.5 to +7.0	–0.5 to +7.0	V
TSTG	Storage Temperature	–55 to + 125	–65 to +155	° C
IOUT	DC Output Current	–50 to +50	–50 to +50	mA

NOTE: 2661 tbl 01
1. Stresses greater than those listed under ABSOLUTE MAXIMUM RATINGS may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

Symbol	Parameter	Min.	Typ.	Max.	Unit
VCCM	Military Supply Voltage	4.5	5.0	5.5	V
VCCC	Commercial Supply Voltage	4.5	5.0	5.5	V
GND	Supply Voltage	0	0	0	V
VIH[1]	Input High Voltage Commercial	2.0	—	—	V
VIH[1]	Input High Voltage Military	2.2	—	—	V
VIL[1]	Input Low Voltage Commercial and Military	—	—	0.8	V
TA	Operating Temperature Commercial	0 to +70	—	—	°C
TA	Operating Temperature Industrial	–40 to +85	—	—	°C
TA	Operating Temperature Military	–55 to +125	—	—	°C

NOTE: 2661 tbl 02
1. 1.5V undershoots are allowed for 10ns once per cycle.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS

(Commercial: V_{CC} = 5V ± 10%, T_A = 0°C to +70°C; Industrial: V_{CC} = 5V ± 10%, T_A = –40°C to +85°C; Military: V_{CC} = 5V ± 10%, T_A = –55°C to +125°C)

		IDT7203 IDT7204 Commercial and Industrial[1] t_A = 12, 15, 20, 25, 35, 50 ns			IDT7203 IDT7204 Military[2] t_A = 20, 30, 40, 50, 65, 80, 120 ns			
Symbol	Parameter	Min.	Typ.	Max.	Min.	Typ.	Max.	Unit
I_{LI}[4]	Input Leakage Current (Any Input)	–1	—	1	–1	—	1	µA
I_{LO}[5]	Output Leakage Current	–10	—	10	–10	—	10	µA
V_{OH}	Output Logic "1" Voltage I_{OH} = –2mA	2.4	—	—	2.4	—	—	V
V_{OL}	Output Logic "0" Voltage I_{OL} = 8mA	—	—	0.4	—	—	0.4	V
I_{CC1}[6,7,8]	Active Power Supply Current	—	—	120	—	—	150	mA
I_{CC2}[6,8,9]	Standby Current ($\overline{R}$=$\overline{W}$=$\overline{RS}$=$\overline{FL}$/$\overline{RT}$=V_{IH})	—	—	12	—	—	25	mA
I_{CC3}[6,8,9]	Power Down Current	—	—	2	—	—	4	mA

		IDT7205 IDT7206 IDT7207 IDT7208[1,3] Commercial and Industrial[1] t_A = 15, 20, 25, 35, 50 ns			IDT7205 IDT7206 IDT7207 Military t_A = 20, 30, 50 ns			
Symbol	Parameter	Min.	Typ.	Max.	Min.	Typ.	Max.	Unit
I_{LI}[4]	Input Leakage Current (Any Input)	–1	—	1	–1	—	1	µA
I_{LO}[5]	Output Leakage Current	–10	—	10	–10	—	10	µA
V_{OH}	Output Logic "1" Voltage I_{OH} = –2mA	2.4	—	—	2.4	—	—	V
V_{OL}	Output Logic "0" Voltage I_{OL} = 8mA	—	—	0.4	—	—	0.4	V
I_{CC1}[6,7,8]	Active Power Supply Current	—	—	120	—	—	150	mA
I_{CC2}[6,8,9]	Standby Current ($\overline{R}$=$\overline{W}$=$\overline{RS}$=$\overline{FL}$/$\overline{RT}$=V_{IH})	—	—	12	—	—	25	mA
I_{CC3}[6,8,9]	Power Down Current	—	—	8	—	—	12	mA

2661 tbl 03

NOTES:
1. Industrial temperature range product for the 25 ns speed grade is available as a standard device (excluding the 7208). All other speed grades are available by special order.
2. Speed grades of 65, 80, and 120 ns are only available in the ceramic DIP.
3. Only commercial speed grades of 20, 25 and 35 ns are available for the 7208.
4. Measurements with 0.4 ≤ V_{IN} ≤ V_{CC}.
5. $\overline{R}$ ≥ V_{IH}, 0.4 ≤ V_{OUT} ≤ V_{CC}.
6. Tested with outputs open (I_{OUT} = 0).
7. RCLK and WCLK toggle at 20 MHz and data inputs switch at 10 MHz.
8. Icc measurements are made with outputs open.
9. All Inputs = V_{CC} - 0.2V or GND + 0.2V, except RCLK and WCLK, which toggle at 20MHz.

AC TEST CONDITIONS

Input Pulse Levels	GND to 3.0V
Input Rise/Fall Times	5ns
Input Timing Reference Levels	1.5V
Output Reference Levels	1.5V
Output Load	See Figure 1

2661 tbl 07

CAPACITANCE[1] (T_A = +25°C, f = 1.0 MHz)

Symbol	Parameter	Condition	Max.	Unit
C_{IN}[1]	Input Capacitance	V_{IN} = 0V	10	pF
C_{OUT}[1,2]	Output Capacitance	V_{OUT} = 0V	10	pF

2661 tbl 08

NOTES:
1. This parameter is sampled and not 100% tested.
2. With output deselected.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS[1]

(Commercial: V_{CC} = 5V ± 10%, T_A = 0°C to +70°C; Industrial: V_{CC} = 5V ± 10%, T_A = –40°C to +85°C; Military: V_{CC} = 5V ± 10%, T_A = –55°C to +125°C)

		Commercial				Com'l & Mil.		Com'l & Ind'l[2]		Military		Com'l		
		7203L12 7204L12		7203L15 7204L15 7205L15 7206L15 7207L15		7203L20 7204L20 7205L20 7206L20 7207L20		7203L25 7204L25 7205L25 7206L25 7207L25		7203L30 7204L30 7205L30 7206L30 7207L30		7203L35 7204L35 7205L35 7206L35 7207L35		
						Commercial								
						7208L20		7208L25				7208L35		
Symbol	Parameters	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Unit
f_S	Shift Frequency	—	50	—	40	—	33.3	—	28.5	—	25	—	22.2	MHz
t_{RC}	Read Cycle Time	20	—	25	—	30	—	35	—	40	—	45	—	ns
t_A	Access Time	—	12	—	15	—	20	—	25	—	30	—	35	ns
t_{RR}	Read Recovery Time	8	—	10	—	10	—	10	—	10	—	10	—	ns
t_{RPW}	Read Pulse Width[3]	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{RLZ}	Read LOW to Data Bus LOW[4]	3	—	5	—	5	—	5	—	5	—	5	—	ns
t_{WLZ}	Write HIGH to Data Bus Low-Z[4,5]	3	—	5	—	5	—	5	—	5	—	10	—	ns
t_{DV}	Data Valid from Read HIGH	5	—	5	—	5	—	5	—	5	—	5	—	ns
t_{RHZ}	Read HIGH to Data Bus High-Z[4]	—	12	—	15	—	15	—	18	—	20	—	20	ns
t_{WC}	Write Cycle Time	20	—	25	—	30	—	35	—	40	—	45	—	ns
t_{WPW}	Write Pulse Width[3]	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{WR}	Write Recovery Time	8	—	10	—	10	—	10	—	10	—	10	—	ns
t_{DS}	Data Set-up Time	9	—	11	—	12	—	15	—	18	—	18	—	ns
t_{DH}	Data Hold Time	0	—	0	—	0	—	0	—	0	—	0	—	ns
t_{RSC}	Reset Cycle Time	20	—	25	—	30	—	35	—	40	—	45	—	ns
t_{RS}	Reset Pulse Width[3]	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{RSS}	Reset Set-up Time[4]	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{RTR}	Reset Recovery Time	8	—	10	—	10	—	10	—	10	—	10	—	ns
t_{RTC}	Retransmit Cycle Time	20	—	25	—	30	—	35	—	40	—	45	—	ns
t_{RT}	Retransmit Pulse Width[3]	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{RTS}	Retransmit Set-up Time[4]	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{RSR}	Retransmit Recovery Time	8	—	10	—	10	—	10	—	10	—	10	—	ns
t_{EFL}	Reset to $\overline{EF}$ LOW	—	12	—	25	—	30	—	35	—	40	—	45	ns
t_{HFH}, t_{FFH}	Reset to $\overline{HF}$ and $\overline{FF}$ HIGH	—	17	—	25	—	30	—	35	—	40	—	45	ns
t_{RTF}	Retransmit LOW to Flags Valid	—	20	—	25	—	30	—	35	—	40	—	45	ns
t_{REF}	Read LOW to $\overline{EF}$ LOW	—	12	—	15	—	20	—	25	—	30	—	30	ns
t_{RFF}	Read HIGH to $\overline{FF}$ HIGH	—	14	—	15	—	20	—	25	—	30	—	30	ns
t_{RPE}	Read Pulse Width after $\overline{EF}$ HIGH	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{WEF}	Write HIGH to $\overline{EF}$ HIGH	—	12	—	15	—	20	—	25	—	30	—	30	ns
t_{WFF}	Write LOW to $\overline{FF}$ LOW	—	14	—	15	—	20	—	25	—	30	—	30	ns
t_{WHF}	Write LOW to $\overline{HF}$ Flag LOW	—	17	—	25	—	30	—	35	—	40	—	45	ns
t_{RHF}	Read HIGH to $\overline{HF}$ Flag HIGH	—	17	—	25	—	30	—	35	—	40	—	45	ns
t_{WPF}	Write Pulse Width after $\overline{FF}$ HIGH	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{XOL}	Read/Write LOW to $\overline{XO}$ LOW	—	12	—	15	—	20	—	25	—	30	—	35	ns
t_{XOH}	Read/Write HIGH to $\overline{XO}$ HIGH	—	12	—	15	—	20	—	25	—	30	—	35	ns
t_{XI}	$\overline{XI}$ Pulse Width[3]	12	—	15	—	20	—	25	—	30	—	35	—	ns
t_{XIR}	$\overline{XI}$ Recovery Time	8	—	10	—	10	—	10	—	10	—	10	—	ns
t_{XIS}	$\overline{XI}$ Set-up Time	8	—	10	—	10	—	10	—	10	—	15	—	ns

2661 tbl 05

NOTES:
1. Timings referenced as in AC Test Conditions.
2. Industrial temperature range product for the 25 ns speed grade is available as a standard device. All other speed grades are available by special order.
3. Pulse widths less than minimum are not allowed.
4. Values guaranteed by design, not currently tested.
5. Only applies to read data flow-through mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS[1] (Continued)

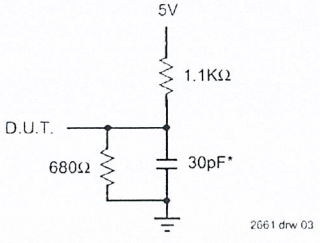
(Commercial: V_{CC} = 5V ± 10%, T_A = 0°C to +70°C; Military: V_{CC} = 5V ± 10%, T_A = –55°C to +125°C)

		Military		Com'l & Mil.		Military[2]						
		7203L40 7204L40		7203L50 7204L50 7205L50 7206L50 7207L50		7203L65 7204L65		7203L80 7204L80		7203L120 7204L120		
Symbol	Parameters	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Unit
f_S	Shift Frequency	—	20	—	15	—	12.5	—	10	—	7	MHz
t_{RC}	Read Cycle Time	50	—	65	—	80	—	100	—	140	—	ns
t_A	Access Time	—	40	—	50	—	65	—	80	—	120	ns
t_{RR}	Read Recovery Time	10	—	15	—	15	—	20	—	20	—	ns
t_{RPW}	Read Pulse Width[3]	40	—	50	—	65	—	80	—	120	—	ns
t_{RLZ}	Read LOW to Data Bus LOW[4]	5	—	10	—	10	—	10	—	10	—	ns
t_{WLZ}	Write HIGH to Data Bus Low-Z[4, 5]	10	—	15	—	15	—	20	—	20	—	ns
t_{DV}	Data Valid from Read HIGH	5	—	5	—	5	—	5	—	5	—	ns
t_{RHZ}	Read HIGH to Data Bus High-Z[4]	—	25	—	30	—	30	—	30	—	35	ns
t_{WC}	Write Cycle Time	50	—	65	—	80	—	100	—	140	—	ns
t_{WPW}	Write Pulse Width[3]	40	—	50	—	65	—	80	—	120	—	ns
t_{WR}	Write Recovery Time	10	—	15	—	15	—	20	—	20	—	ns
t_{DS}	Data Set-up Time	20	—	30	—	30	—	40	—	40	—	ns
t_{DH}	Data Hold Time	0	—	5	—	10	—	10	—	10	—	ns
t_{RSC}	Reset Cycle Time	50	—	65	—	80	—	100	—	140	—	ns
t_{RS}	Reset Pulse Width[3]	40	—	50	—	65	—	80	—	120	—	ns
t_{RSS}	Reset Set-up Time[4]	40	—	50	—	65	—	80	—	120	—	ns
t_{RSR}	Reset Recovery Time	10	—	15	—	15	—	20	—	20	—	ns
t_{RTC}	Retransmit Cycle Time	50	—	65	—	80	—	100	—	140	—	ns
t_{RT}	Retransmit Pulse Width[3]	40	—	50	—	65	—	80	—	120	—	ns
t_{RTS}	Retransmit Set-up Time[4]	40	—	50	—	65	—	80	—	120	—	ns
t_{RSR}	Retransmit Recovery Time	10	—	15	—	15	—	20	—	20	—	ns
t_{EFL}	Reset to $\overline{EF}$ LOW	—	50	—	65	—	80	—	100	—	140	ns
t_{HFH}, t_{FFH}	Reset to $\overline{HF}$ and $\overline{FF}$ HIGH	—	50	—	65	—	80	—	100	—	140	ns
t_{RTF}	Retransmit LOW to Flags Valid	—	50	—	65	—	80	—	100	—	140	ns
t_{REF}	Read LOW to $\overline{EF}$ Flag LOW	—	35	—	45	—	60	—	60	—	60	ns
t_{RFF}	Read HIGH to $\overline{FF}$ HIGH	—	35	—	45	—	60	—	60	—	60	ns
t_{RPE}	Read Pulse Width after $\overline{EF}$ HIGH	40	—	50	—	65	—	80	—	120	—	ns
t_{WEF}	Write HIGH to $\overline{EF}$ HIGH	—	35	—	45	—	60	—	60	—	60	ns
t_{WFF}	Write LOW to $\overline{FF}$ LOW	—	35	—	45	—	60	—	60	—	60	ns
t_{WHF}	Write LOW to $\overline{HF}$ LOW	—	50	—	65	—	80	—	100	—	140	ns
t_{RHF}	Read HIGH to $\overline{HF}$ HIGH	—	50	—	65	—	80	—	100	—	140	ns
t_{WPF}	Write Pulse Width after $\overline{FF}$ HIGH	40	—	50	—	65	—	80	—	120	—	ns
t_{XOL}	Read/Write LOW to $\overline{XO}$ LOW	—	40	—	50	—	65	—	80	—	120	ns
t_{XOH}	Read/Write HIGH to $\overline{XO}$ HIGH	—	40	—	50	—	65	—	80	—	120	ns
t_{XI}	$\overline{XI}$ Pulse Width[3]	40	—	50	—	65	—	80	—	120	—	ns
t_{XIR}	$\overline{XI}$ Recovery Time	10	—	10	—	10	—	10	—	10	—	ns
t_{XIS}	$\overline{XI}$ Set-up Time	15	—	15	—	15	—	15	—	15	—	ns

NOTES:
1. Timings referenced as in AC Test Conditions.
2. Speed grades 65, 80, and 120ns are only available in the CERDIP package.
3. Pulse widths less than minimum are not allowed.
4. Values guaranteed by design, not currently tested.
5. Only applies to read data flow-through mode.

2661 tbl 06

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



OR EQUIVALENT CIRCUIT

Figure 1. Output Load

*Includes jig and scope capacitances.

SIGNAL DESCRIPTIONS

Inputs:

DATA IN (D_0–D_8) — Data inputs for 9-bit wide data.

Controls:

RESET ($\overline{RS}$) — Reset is accomplished whenever the Reset ($\overline{RS}$) input is taken to a LOW state. During reset, both internal read and write pointers are set to the first location. A reset is required after power-up before a write operation can take place. **Both the Read Enable ($\overline{R}$) and Write Enable ($\overline{W}$) inputs must be in the HIGH state during the window shown in Figure 2 (i.e. t_{RSS} before the rising edge of $\overline{RS}$) and should not change until t_{RSR} after the rising edge of $\overline{RS}$.**

WRITE ENABLE ($\overline{W}$) — A write cycle is initiated on the falling edge of this input if the Full Flag ($\overline{FF}$) is not set. Data set-up and hold times must be adhered-to, with respect to the rising edge of the Write Enable ($\overline{W}$). Data is stored in the RAM array sequentially and independently of any on-going read operation.

After half of the memory is filled, and at the falling edge of the next write operation, the Half-Full Flag ($\overline{HF}$) will be set to LOW, and will remain set until the difference between the write pointer and read pointer is less-than or equal to one-half of the total memory of the device. The Half-Full Flag ($\overline{HF}$) is then reset by the rising edge of the read operation.

To prevent data overflow, the Full Flag ($\overline{FF}$) will go LOW on the falling edge of the last write signal, which inhibits further write operations. Upon the completion of a valid read operation, the Full Flag ($\overline{FF}$) will go HIGH after t_{RFF}, allowing a new valid write to begin. When the FIFO is full, the internal write pointer is blocked from $\overline{W}$, so external changes in $\overline{W}$ will not affect the FIFO when it is full.

READ ENABLE ($\overline{R}$) — A read cycle is initiated on the falling edge of the Read Enable ($\overline{R}$), provided the Empty Flag ($\overline{EF}$) is not set. The data is accessed on a First-In/First-Out basis, independent of any ongoing write operations. After Read Enable ($\overline{R}$) goes HIGH, the Data Outputs (Q_0 through Q_8) will return to a high-impedance condition until the next Read operation. When all the data has been read from the FIFO, the Empty Flag ($\overline{EF}$) will go LOW, allowing the "final" read cycle but inhibiting further read operations, with the data outputs remaining in a high-impedance state. Once a valid write operation has been accomplished, the Empty Flag ($\overline{EF}$) will go HIGH after t_{WEF} and a valid Read can then begin. When the FIFO is empty, the internal read pointer is blocked from $\overline{R}$ so external changes will not affect the FIFO when it is empty.

FIRST LOAD/RETRANSMIT ($\overline{FL}/\overline{RT}$) — This is a dual-purpose input. In the Depth Expansion Mode, this pin is grounded to indicate that it is the first device loaded (see Operating Modes). The Single Device Mode is initiated by grounding the Expansion In ($\overline{XI}$).

The IDT7203/7204/7205/7206/7207/7208 can be made to retransmit data when the Retransmit Enable Control ($\overline{RT}$) input is pulsed LOW. A retransmit operation will set the internal read pointer to the first location and will not affect the write pointer. The status of the Flags will change depending on the relative locations of the read and write pointers. Read Enable ($\overline{R}$) and Write Enable ($\overline{W}$) must be in the HIGH state during retransmit. This feature is useful when less than 2,048/4,096/8,192/16,384/32,768/65,536 writes are performed between resets. The retransmit feature is not compatible with the Depth Expansion Mode.

EXPANSION IN ($\overline{XI}$) — This input is a dual-purpose pin. Expansion In ($\overline{XI}$) is grounded to indicate an operation in the single device mode. Expansion In ($\overline{XI}$) is connected to Expansion Out ($\overline{XO}$) of the previous device in the Depth Expansion or Daisy-Chain Mode.

Outputs:

FULL FLAG ($\overline{FF}$) — The Full Flag ($\overline{FF}$) will go LOW, inhibiting further write operations, when the device is full. If the read pointer is not moved after Reset ($\overline{RS}$), the Full Flag ($\overline{FF}$) will go LOW after 2,048/4,096/8,192/16,384/32,768/65,536 writes.

EMPTY FLAG ($\overline{EF}$) — The Empty Flag ($\overline{EF}$) will go LOW, inhibiting further read operations, when the read pointer is equal to the write pointer, indicating that the device is empty.

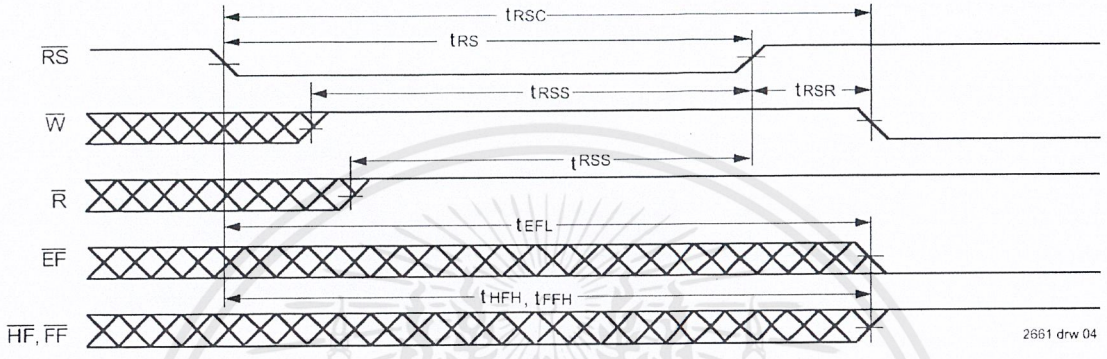
EXPANSION OUT/HALF-FULL FLAG ($\overline{XO}/\overline{HF}$) — This is a dual-purpose output. In the single device mode, when Expansion In ($\overline{XI}$) is grounded, this output acts as an indication of a half-full memory.

After half of the memory is filled, and at the falling edge of the next write operation, the Half-Full Flag ($\overline{HF}$) will be set to LOW and will remain set until the difference between the write pointer and read pointer is less than or equal to one half of the total memory of the device. The Half-Full Flag ($\overline{HF}$) is then reset by the rising edge of the read operation.

In the Depth Expansion Mode, Expansion In ($\overline{XI}$) is connected to Expansion Out ($\overline{XO}$) of the previous device. This output acts as a signal to the next device in the Daisy Chain by providing a pulse to the next device when the previous device reaches the last location of memory. There will be an $\overline{XO}$ pulse when the Write pointer reaches the last location of memory, and an additional $\overline{XO}$ pulse when the Read pointer reaches the last location of memory.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA OUTPUTS (Q_0-Q_8) — Q_0-Q_8 are data outputs for 9-bit wide data. These outputs are in a high-impedance condition whenever Read ($\overline{R}$) is in a HIGH state.



NOTE:
1. $\overline{W}$ and $\overline{R}$ = V_{IH} around the rising edge of $\overline{RS}$.

Figure 2. Reset

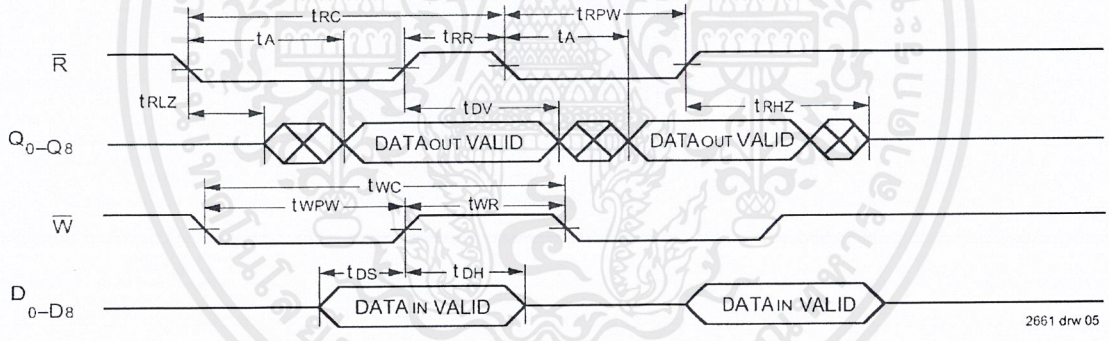


Figure 3. Asynchronous Write and Read Operation

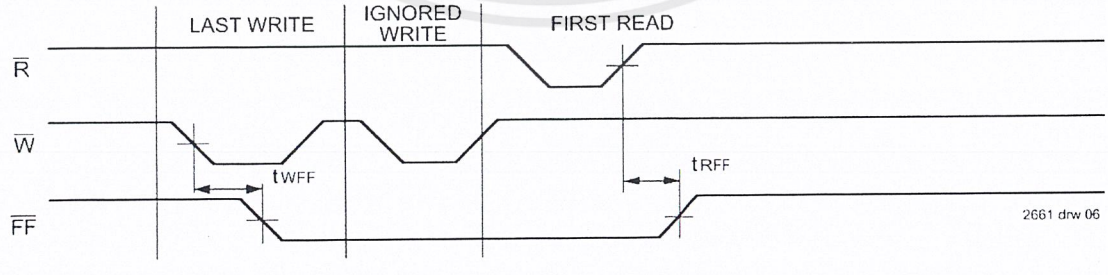


Figure 4. Full FlagTiming From Last Write to First Read

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

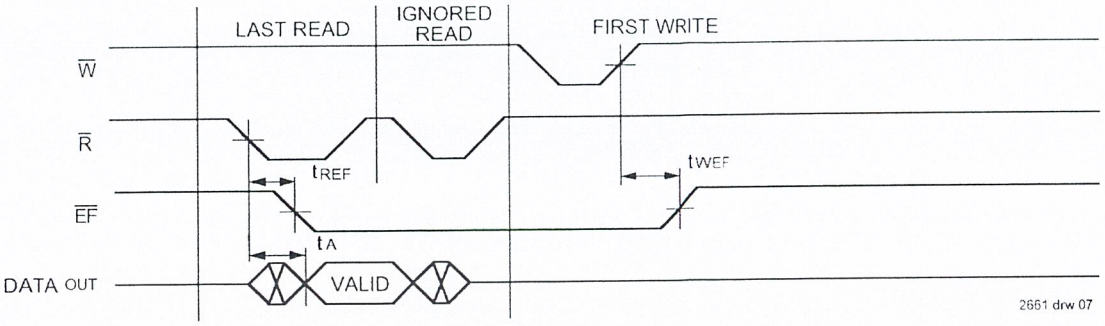
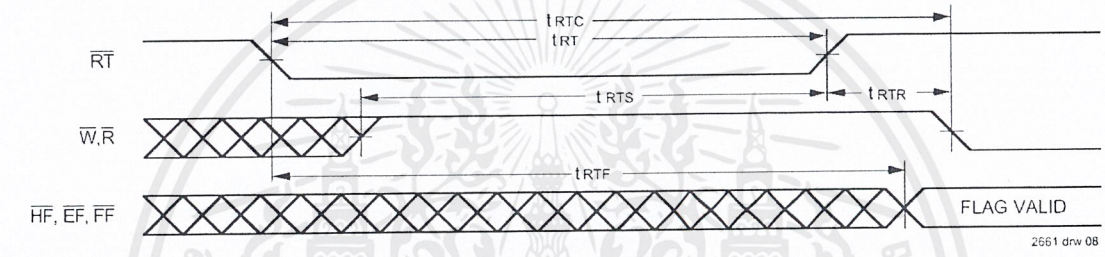


Figure 5. Empty Flag Timing From Last Read to First Write



NOTE:
1. EF, FF and HF may change status during Retransmit, but flags will be valid at tRTC.

Figure 6. Retransmit

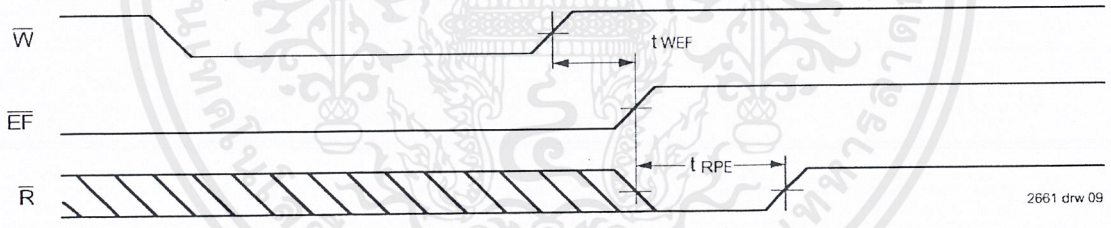


Figure 7. Minimum Timing for an Empty Flag Coincident Read Pulse.

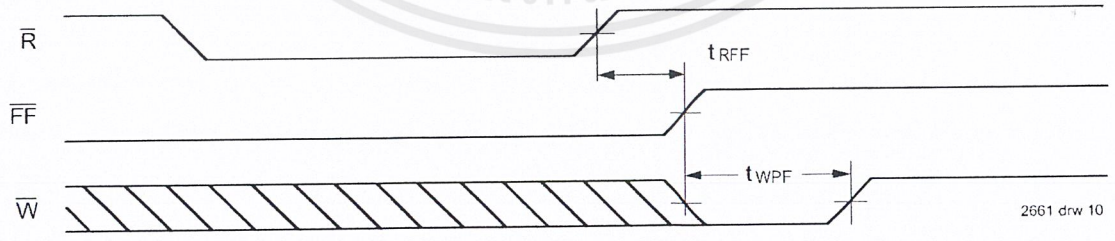


Figure 8. Minimum Timing for a Full Flag Coincident Write Pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

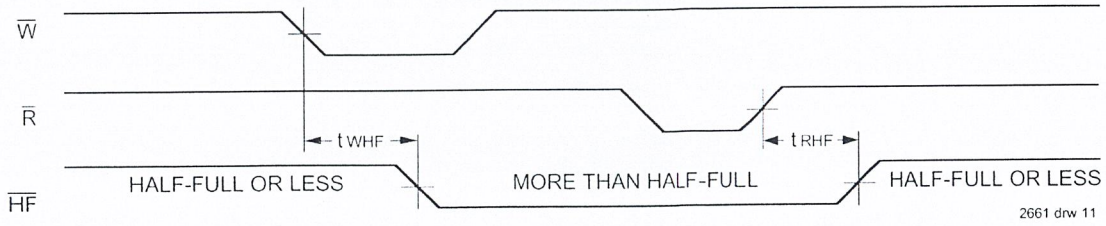


Figure 9. Half-Full Flag Timing

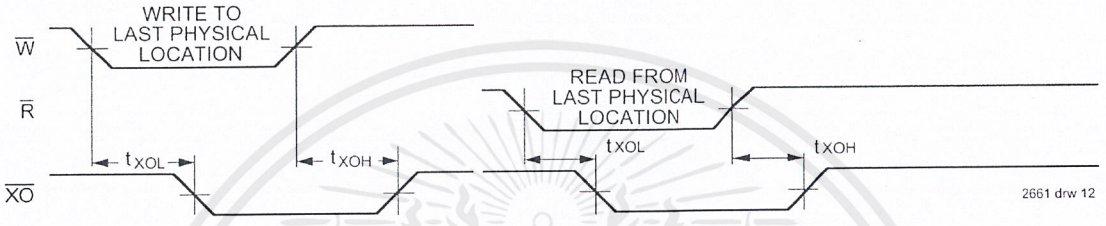


Figure 10. Expansion Out

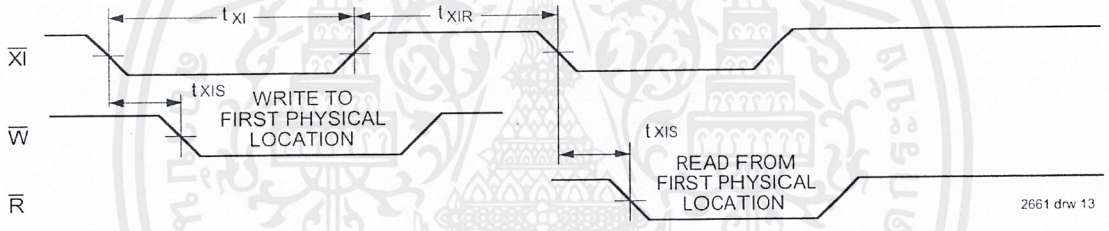


Figure 11. Expansion In

OPERATING MODES:

Care must be taken to assure that the appropriate flag is monitored by each system (i.e. $\overline{FF}$ is monitored on the device where $\overline{W}$ is used; $\overline{EF}$ is monitored on the device where $\overline{R}$ is used). For additional information on the IDT7203/7204/7205/7206/7207, refer to Tech Note 8: *Operating FIFOs on Full and Empty Boundary Conditions* and Tech Note 6: *Designing with FIFOs*.

Single Device Mode

A single IDT7203/7204/7205/7206/7207/7208 may be used when the application requirements are for 2,048/4,096/8,192/16,384/32,768/65,536 words or less. These FIFOs are in a Single Device Configuration when the Expansion In ($\overline{XI}$) control input is grounded (see Figure 12).

Depth Expansion

These FIFOs can easily be adapted to applications when the requirements are for greater than 2,048/4,096/8,192/16,384/32,768/65,536 words. Figure 14 demonstrates Depth Expansion using three IDT7203/7204/7205/7206/7207/7208s. Any depth can be attained by adding additional IDT7203/7204/7205/7206/7207/7208s. These devices operate in the Depth Expansion mode when the following conditions are met:

1. The first device must be designated by grounding the First Load ($\overline{FL}$) control input.
2. All other devices must have $\overline{FL}$ in the HIGH state.
3. The Expansion Out ($\overline{XO}$) pin of each device must be tied to the Expansion In ($\overline{XI}$) pin of the next device. See Figure 14.
4. External logic is needed to generate a composite Full Flag ($\overline{FF}$) and Empty Flag ($\overline{EF}$). This requires the ORing of all $\overline{EF}$s and ORing of all $\overline{FF}$s (i.e. all must be set to generate the correct composite $\overline{FF}$ or $\overline{EF}$). See Figure 14.
5. The Retransmit ($\overline{RT}$) function and Half-Full Flag ($\overline{HF}$) are not available in the Depth Expansion Mode.

For additional information on the IDT7203/7204/7205/7206/7207, refer to Tech Note 9: *Cascading FIFOs or FIFO Modules*.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

USAGE MODES:

Width Expansion

Word width may be increased simply by connecting the corresponding input control signals of multiple devices. Status flags ($\overline{EF}$, $\overline{FF}$ and $\overline{HF}$) can be detected from any one device. Figure 13 demonstrates an 18-bit word width by using two IDT7203/7204/7205/7206/7207/7208s. Any word width can be attained by adding additional IDT7203/7204/7205/7206/7207/7208s (Figure 13).

Bidirectional Operation

Applications which require data buffering between two systems (each system capable of Read and Write operations) can be achieved by pairing IDT7203/7204/7205/7206/7207/7208s as shown in Figure 16. Both Depth Expansion and Width Expansion may be used in this mode.

Data Flow-Through

Two types of flow-through modes are permitted, a read flow-through and write flow-through mode. For the read flow-through mode (Figure 17), the FIFO permits a reading of a single word after writing one word of data into an empty FIFO. The data is enabled on the bus in ($t_{WEF} + t_A$) ns after the rising edge of $\overline{W}$, called the first write edge, and it remains on the bus until the $\overline{R}$ line is raised from LOW-to-HIGH, after which the bus would go into a three-state mode after t_{RHZ} ns. The $\overline{EF}$ line would have a pulse showing temporary deassertion and then would be asserted.

In the write flow-through mode (Figure 18), the FIFO permits the writing of a single word of data immediately after reading one word of data from a full FIFO. The $\overline{R}$ line causes the $\overline{FF}$ to be deasserted but the $\overline{W}$ line being LOW causes it to be asserted again in anticipation of a new data word. On the rising edge of $\overline{W}$, the new word is loaded in the FIFO. The $\overline{W}$ line must be toggled when $\overline{FF}$ is not asserted to write new data in the FIFO and to increment the write pointer.

Compound Expansion

The two expansion techniques described above can be applied together in a straightforward manner to achieve large FIFO arrays (see Figure 15).

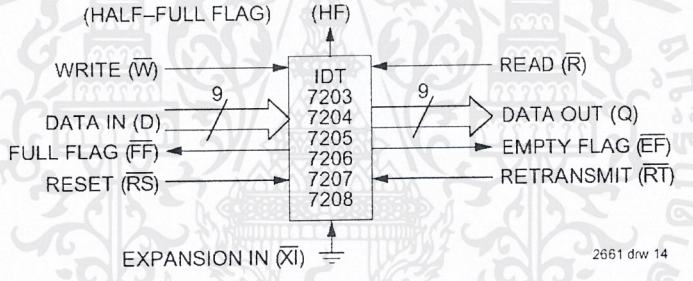
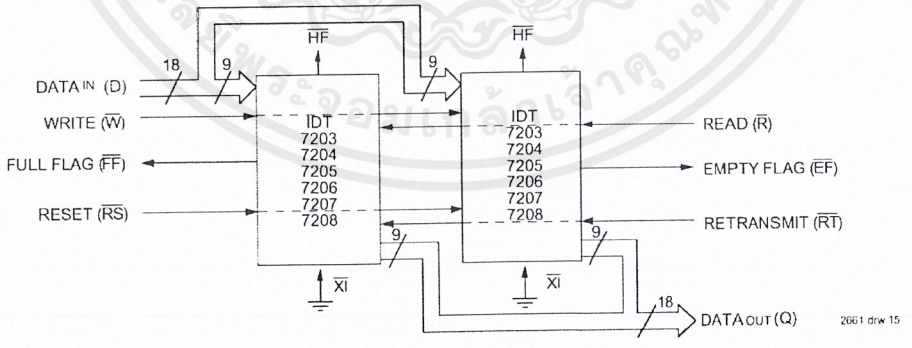


Figure 12. Block Diagram of 2,048 x 9, 4,096 x 9, 8,192 x 9, 16,384 x 9, 32,768 x 9, 65,536 x 9 FIFO Used in Single Device Mode



NOTE:
1. Flag detection is accomplished by monitoring the $\overline{FF}$, $\overline{EF}$ and $\overline{HF}$ signals on either (any) device used in the width expansion configuration. Do not connect any output signals together.

Figure 13. Block Diagram of 2,048 x 18, 4,096 x 18, 8,192 x 18, 16,384 x 18, 32,768 x 18, 65,536 x 18 FIFO Memory Used in Width Expansion Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRUTH TABLES

TABLE I – RESET AND RETRANSMIT

SINGLE DEVICE CONFIGURATION/WIDTH EXPANSION MODE

Mode	Inputs			Internal Status		Outputs		
	$\overline{RS}$	$\overline{RT}$	$\overline{XI}$	Read Pointer	Write Pointer	$\overline{EF}$	$\overline{FF}$	$\overline{HF}$
Reset	0	X	0	Location Zero	Location Zero	0	1	1
Retransmit	1	0	0	Location Zero	Unchanged	X	X	X
Read/Write	1	1	0	Increment(1)	Increment(1)	X	X	X

2661 tbl 09

NOTE:
1. Pointer will Increment if flag is HIGH.

TABLE II – RESET AND FIRST LOAD

DEPTH EXPANSION/COMPOUND EXPANSION MODE

Mode	Inputs			Internal Status		Outputs	
	$\overline{RS}$	$\overline{FL}$	$\overline{XI}$	Read Pointer	Write Pointer	$\overline{EF}$	$\overline{FF}$
Reset First Device	0	0	(1)	Location Zero	Location Zero	0	1
Reset all Other Devices	0	1	(1)	Location Zero	Location Zero	0	1
Read/Write	1	X	(1)	X	X	X	X

2661 tbl 10

NOTES:
1. $\overline{XI}$ is connected to $\overline{XO}$ of previous device. See Figure 14.
2. $\overline{RS}$ = Reset Input, $\overline{FL}/\overline{RT}$ = First Load/Retransmit, $\overline{EF}$ = Empty Flag Output, $\overline{FF}$ = Full Flag Output, $\overline{XI}$ = Expansion Input, $\overline{HF}$ = Half-Full Flag Output

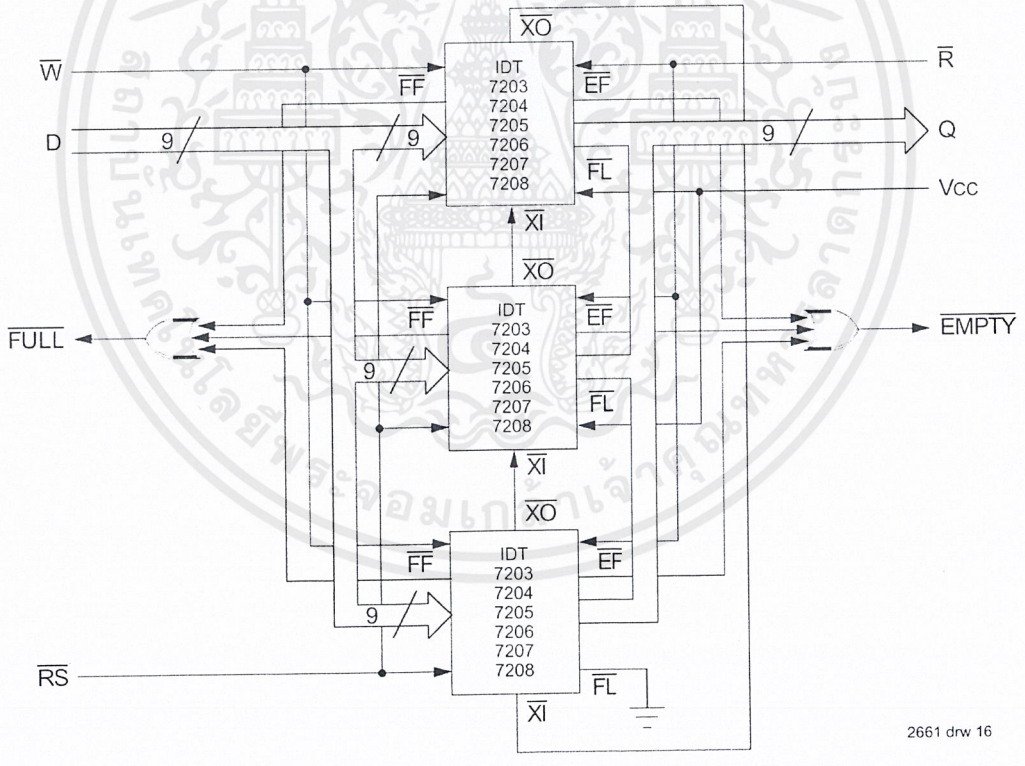
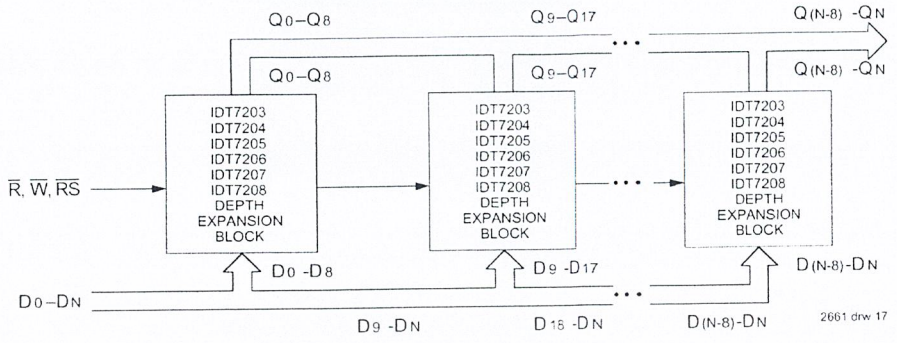


Figure 14. Block Diagram of 6,144 x 9, 12,288 x 9, 24,576 x 9, 49,152 x 9, 98,304 x 9, 196,608 x 9 FIFO Memory (Depth Expansion)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NOTES:
1. For depth expansion block see section on Depth Expansion and Figure 14.
2. For Flag detection see section on Width Expansion and Figure 13.

Figure 15. Compound FIFO Expansion

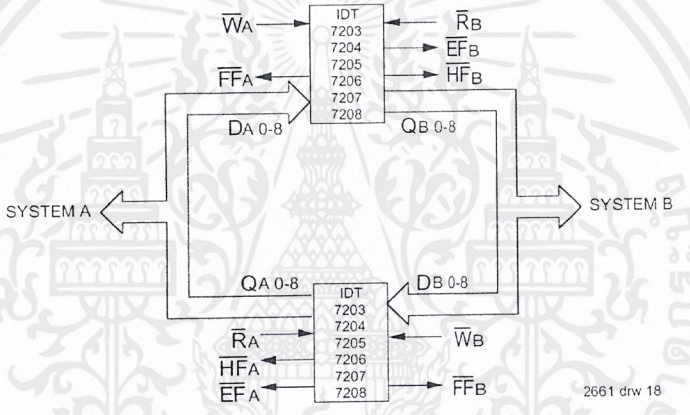


Figure 16. Bidirectional FIFO Operation

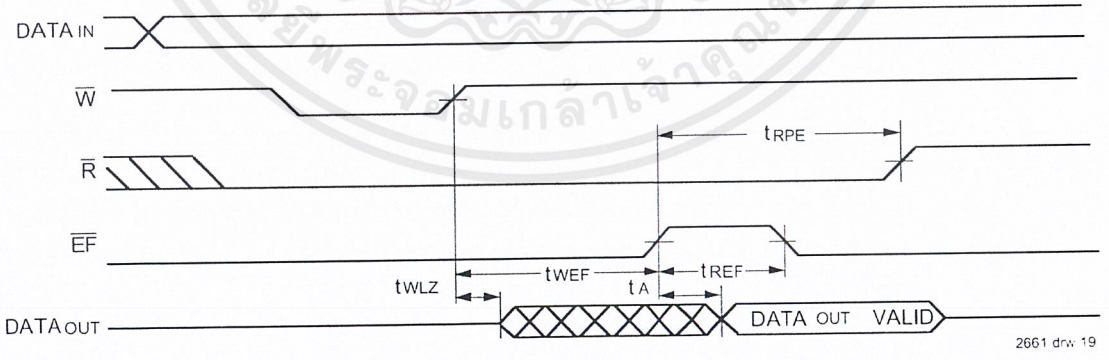


Figure 17. Read Data Flow-Through Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

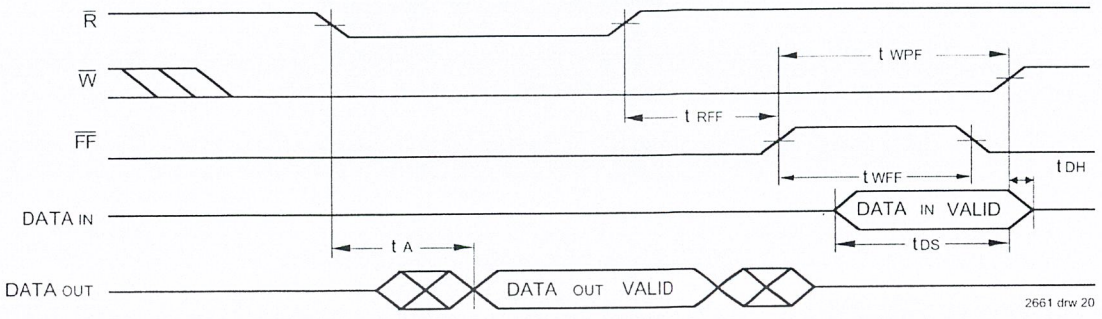
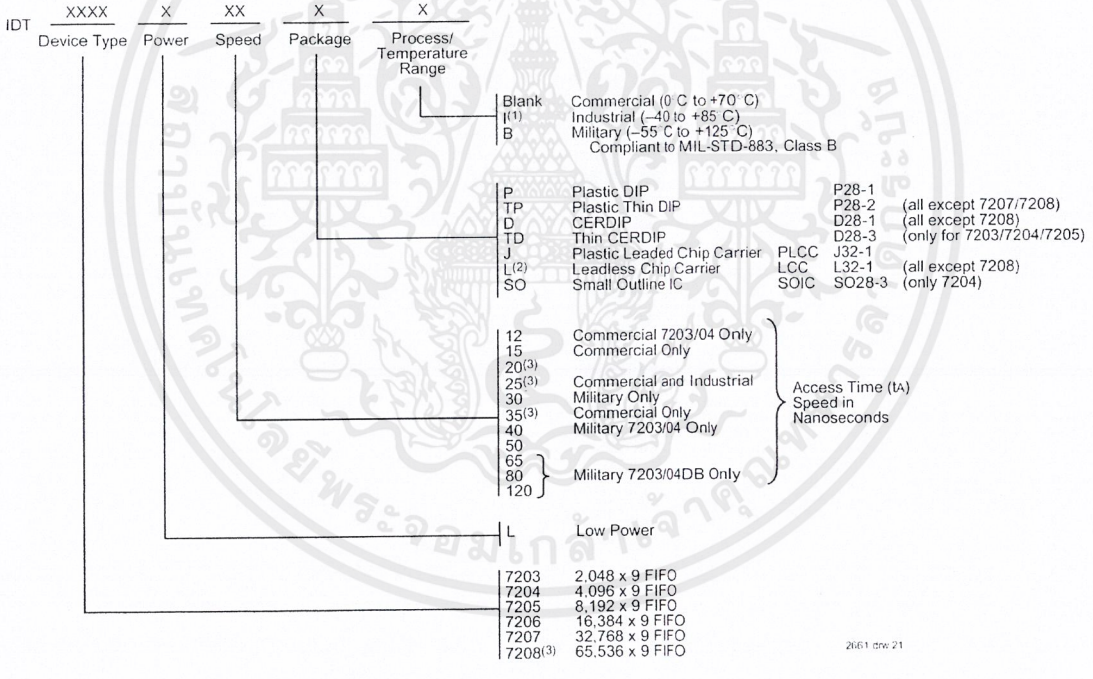


Figure 18. Write Data Flow-Through Mode

ORDERING INFORMATION



NOTES:
1. Industrial temperature range is available for plastic packages by special order for speed grades faster than 25 ns (excluding the 7208).
2. The LCC is only available in the military temperature range.
3. The 7208 is only available in commercial speed grades of 20, 25 and 35 ns.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

กิตติ ภักดีวัฒนะกุล และจำลอง ครูอาสาหะ. **Visual Basic ฉบับโปรแกรมเมอร์.** พิมพ์ครั้งที่ 8. กรุงเทพฯ : ไทยวัฒนาพาพิช. 2543

กฤษดา ใจเย็น และชัยวัฒน์ ลิ้มพรจิตรวิไลม. **เรียนรู้และปฏิบัติการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอกผ่านพอร์ตขนาน.** กรุงเทพฯ : ซีเอ็ดยูเคชั่น จำกัด. 2543

นัฐกร ชาติประทีป และคณะ. "เครื่องวัดและวิเคราะห์สัญญาณดิจิตอลลอจิก".ปริญญานิพนธ์ ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.2543

ถวิล กิ่งทอง. "เทคโนโลยีการส่งสัญญาณดิจิตอล." ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.กรุงเทพฯ.2534.

พณัส ปัทมสสราวุธ. **สร้างลูกเล่นด้วย Visual Basic.** กรุงเทพฯ : ซีเอ็ดยูเคชั่น จำกัด. 2544

สัจจุ จรัสรุ่งรวีจร. **คู่มือการสร้างแอพพลิเคชั่นด้วย Visual Basic 6.** กรุงเทพฯ : ด่านสุทธาการพิมพ์. 2544

สุทธิศักดิ์ พงศ์ธนาพานิช. **การเขียนโปรแกรมด้วย Visual Basic 6.0 ระดับสูง.** กรุงเทพฯ : ไฟร จำกัด. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อผู้ทำปริญญานิพนธ์	นายจักรกฤษ พงษ์สุข
วันเดือนปีเกิด	5 สิงหาคม 2522
สถานที่เกิด	จังหวัดพระนครศรีอยุธยา
ภูมิลำเนาเดิม	8 หมู่ 7 ต.คลองจิก อ.บางปะอิน
	จ.พระนครศรีอยุธยา 13160
	0-35351-353 , 0-9884-8701
ที่อยู่ปัจจุบัน	259/32 หลวงแพ่ง หมู่ที่ 1 ซ.ยุคลรัตน์
	ซอย 1 ทับยาว เขตลาดกระบัง
	กรุงเทพฯ 10520
โทรศัพท์	0-2738-0711
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนวัดวิเวกวายุพัด
มัธยมศึกษาตอนต้น	โรงเรียนบางปะอิน “ราชานุเคราะห์ ๑”
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัยเทคนิคพระนครศรีอยุธยา
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	วิทยาลัยเทคนิคพระนครศรีอยุธยา
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์
	ภาควิชาครุศาสตร์วิศวกรรม
	คณะครุศาสตร์อุตสาหกรรม
	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร
	ลาดกระบัง
ผลงานที่ได้รับรางวัล	ชนะเลิศการแข่งขัน ROBOT SOCCER ระดับชาติ
ทุนการศึกษา	-
คติพจน์	ไม่มีคติพจน์ใดประเสริฐเท่า ลงมือทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อผู้ทำปริญญานิพนธ์	นายสุภกิจ ทัพภะ
วันเดือนปีเกิด	1 พฤศจิกายน 2522
สถานที่เกิด	จังหวัดสงขลา
ภูมิลำเนาเดิม	210 หมู่ 2 ตำบลท่าม่วง
	อำเภอเทพา
	จังหวัดสงขลา 90260
ที่อยู่ปัจจุบัน	259/25 หมู่1 ซอย ดับเพลิง ถนนหลวงแพ่ง
	แขวงทับยาว เขตลาดกระบัง
	กรุงเทพฯ 10520
โทรศัพท์	02-738-1140
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนชุมชนนิคมสร้างตนเองเทพา จังหวัดสงขลา
มัธยมศึกษาตอนต้น	โรงเรียนโพธิ์คีรีราชศึกษา จังหวัดปัตตานี
ประกาศนียบัตรวิชาชีพ (ปวช.)	โรงเรียนสงขลาเทคโนโลยี จังหวัดสงขลา
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	สถาบันเทคโนโลยีราชมงคล
	วิทยาเขตภาคใต้ สงขลา
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์
	ภาควิชาครุศาสตร์วิศวกรรม
	คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	ทุกวันทุกเวลามีค่าอย่าปล่อยให้ผ่านไปอย่างไร้ค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อผู้ทำปริญญานิพนธ์	นายอนุรุท จำเริญนุสิทธ์
วันเดือนปีเกิด	11 ตุลาคม 2522
สถานที่เกิด	จังหวัดสงขลา
ภูมิลำเนาเดิม	141/1 หมู่ 1 ตำบลน้ำน้อย
	อำเภอหาดใหญ่
	จังหวัดสงขลา 90110
ที่อยู่ปัจจุบัน	801/2312 ตึก 2 หมู่1 ซอยอัศวสามมือทอง
	ถนนอ่อนนุช เขตลาดกระบัง
	กรุงเทพฯ 10520
โทรศัพท์	0-23268736 ,0-74211332

ประวัติการศึกษา

ประถมศึกษา	โรงเรียนชุมชนบ้านน้ำน้อย
มัธยมศึกษาตอนต้น	โรงเรียนมหาวชิราวุธ จังหวัดสงขลา
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัยเทคนิคหาดใหญ่
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	สถาบันเทคโนโลยีราชมงคล
	วิทยาเขตภาคใต้ สงขลา
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์
	ภาควิชาครุศาสตร์วิศวกรรม
	คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	เงินกับงานการศึกษาต้องมาก่อน อย่ารีบร้อนหารัก
	งานจักเสีย หากขาดเงินขาดงานพาลขาดเมีย งาน
	ไม่เสียเงินคงมีเมียคงมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้