

๓๑ ๕๖ ๒



ภาควิชาครุศาสตร์วิศวกรรม  
คณะครุศาสตร์อุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองปริญญาโท

ชื่อหัวข้อ การสร้างวงจรขดลวดเหนี่ยวนำจากหลักการวงจรรวมโดยใช้โปรแกรม LEDIT  
Implementation of Inductance Circuit by Integrated Circuit Principle Using LEDIT  
Program

ชื่อนักศึกษา 1. นายฐิติพล แซ่มซ้าย รหัสประจำตัว 42035297  
2. นายนพดล สุทธิสมบูรณ์ รหัสประจำตัว 42035304

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา อิเล็กทรอนิกส์และคอมพิวเตอร์

อาจารย์ที่ปรึกษา อาจารย์กิติพงศ์ มะโน

อาจารย์ที่ปรึกษาร่วม อาจารย์วรวิทย์ สมหา

คณะกรรมการสอบปริญญาโท	ลายมือชื่อ
1. อาจารย์กิติพงศ์ มะโน	.....
2. อาจารย์วรวิทย์ สมหา	.....
3. อาจารย์สุชิน อาจหาญ	.....
4. อาจารย์อำพล ทองระอา	.....
5. อาจารย์สุระชัย พิมพ์สาดี	.....

วัน/เดือน/ปีที่สอบ วันเสาร์ที่ 9 ธันวาคม พ.ศ. 2543 เวลา 09.00 น.

สถานที่สอบ ห้อง ค.311 คณะครุศาสตร์อุตสาหกรรม สจล.

ภาควิชารับรองแล้ว  
ลงนาม.....

(ผศ.วิสุทธิ อธิพรธรรม)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่ 3 เดือน ๑๒ พ.ศ. ๒๕๔๓



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ปริญญาานิพนธ์

การสร้างวงจรขดลวดเหนี่ยวนำจากหลักการวงจรรวมโดยใช้โปรแกรม LEDIT  
IMPLEMENTATION OF INDUCTANCE CIRCUIT BY INTEGRATED  
CIRCUIT PRINCIPLE USING LEDIT PROGRAM



นายฐิติพล แซ่มซ้าย  
นายนพดล สุทธิสมบุญ



ปริญญาานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตรบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์  
ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เลขหมู่.....  
เลขทะเบียน..... 40171  
วัน, เดือน, ปี 17 ส.ค. 2544

b..... 11092610  
i.....

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ปริญญานิพนธ์

เรื่อง การสร้างวงจรขดลวดเหนี่ยวนำจากหลักการวงจรรวมโดยใช้โปรแกรม LEDIT  
Implementation of Inductance Circuit by Integrated Circuit Principle Using LEDIT  
Program

### วัตถุประสงค์

1. เพื่อศึกษาการออกแบบวงจรรวมแบบเชิงเส้น
2. เพื่อศึกษาการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้ MOSFET
3. เพื่อศึกษาโปรแกรม LEDIT
4. เพื่อศึกษาขั้นตอนการชิปวงจรรวม
5. เพื่อออกแบบวงจรรวมเลียนแบบการทำงานของขดลวดเหนี่ยวนำโดยใช้ MOSFET
6. เพื่อที่จะสามารถทำให้วงจรที่ออกแบบขึ้นดังกล่าว สามารถนำไปประยุกต์ใช้งานได้ง่าย มีความแม่นยำสูง และเกิดความผิดพลาดขึ้นน้อยที่สุด

### ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถออกแบบวงจรรวมแบบเชิงเส้น
2. สามารถออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้ MOSFET
3. สามารถใช้โปรแกรม LEDIT ในการสร้างวงจรรวมได้
4. วงจรที่ออกแบบมีการใช้งานง่าย มีความแม่นยำสูง มีความผิดพลาดน้อย
5. ทราบขั้นตอนการออกแบบวงจรรวม เพื่อส่งไปเจือสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อหัวข้อ	การสร้างวงจรถดลวดเหนียวนำจากหลักการวงจรรวมโดยใช้โปรแกรม LEDIT
นักศึกษา	นายฐิติพล แซ่มซ้อย นายนพดล ศุทธิสมบูรณ์
อาจารย์ที่ปรึกษา	อาจารย์กิติพงศ์ มะโน
อาจารย์ที่ปรึกษาร่วม	อาจารย์วรวิทย์ สมหา
หลักสูตร	ครุศาสตร์อุตสาหกรรมบัณฑิต
สาขาวิชา	อิเล็กทรอนิกส์และคอมพิวเตอร์
ปีการศึกษา	2543

#### บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้นำเสนอการออกแบบและสร้างวงจรถดลวด Full Custom ของตัวขดลวดเหนียวนำ การสร้างขดลวดเหนียวนำใช้หลักการของวงจรรวมและออกแบบโดยวิธี Full Custom โดยใช้เทคโนโลยี 2 $\mu$ m ของบริษัท MOSIS ในขบวนการออกแบบตัวขดลวดเหนียวนำใช้หลักการของไมโครโพรเซสเซอร์ และวงจรถดลวดเหนียวนำเป็นกระแส และพัฒนาเป็นเลย์เอาต์ของชิปเดี่ยว ด้วยโปรแกรม Tanner Tools Pro โดยสร้างเป็นสองวงจรถดลวดซึ่งวงจรถดลวดแรกมีขนาด 884  $\mu$ m x 395  $\mu$ m และวงจรถดลวดที่สองมีขนาด 1611.5  $\mu$ m x 894.5  $\mu$ m จากการทดลองเลียนแบบการทำงานของวงจรถดลวดทั้งสองปรากฏมีการทำงานถูกต้องตามหลักการที่นำเสนอ

<b>Thesis Title</b>	Implementation of Inductance Circuit by Integrated Circuit Principle Using LEDIT Program
<b>Students</b>	Mr.Thitipon Chamchoy Mr.Noppadon Suttisomboon
<b>Advisor</b>	Mr.Kitipong Mano
<b>Co-Advisor</b>	Mr.Worawit Somha
<b>Education Level</b>	Bachelor of Science in Industrial Education
<b>Program in</b>	Electronics and Computer
<b>Academic Year</b>	2000

### ABSTRACT

This thesis presents a Full Custom Design and Implementation of a Inductance. The Inductance implemented in this thesis use of principle of integrated circuit and full custom design process used 2um technology of MOSIS corporation. The Inductance has been design by principle of gyrator and V-I converter circuits, and developed as a single chip by Tanner Tools Pro Program. The result of the design produced two chips; 884um x 395um and 1611.5um x 894um, and the result also show that those two chips have been works simulated to propose principle correctly.

## กิตติกรรมประกาศ

โครงการนี้ไม่มีทางสำเร็จล่วงได้ด้วยดี ถ้าหากไม่ได้รับความกรุณาจากท่านอาจารย์ กิติพงศ์ มะโน ซึ่งเป็นอาจารย์ที่ปรึกษาที่ได้คำปรึกษาแนะนำและความช่วยเหลือในด้านต่างๆ ตลอดจนให้โอกาสในการทำโครงการนี้อย่างเต็มที่ ทั้งด้านเวลา สถานที่ เครื่องมือ และอุปกรณ์ต่างๆ รวมทั้งอาจารย์ประจำภาควิชาวิศวกรรมทุกท่าน ที่ได้ให้คำปรึกษาและคำแนะนำดีๆ ในการทำโครงการนี้

ขอขอบพระคุณบิดา มารดา ผู้ให้กำเนิดที่ให้โอกาสในการศึกษา และขอขอบคุณเพื่อนๆ ตลอดจนผู้ที่เกี่ยวข้องทุกท่านที่ให้คำแนะนำต่างๆ และเป็นกำลังใจอย่างเต็มเปี่ยมในการทำโครงการครั้งนี้จนทำให้โครงการสำเร็จล่วงไปด้วยดี



## สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VI
สารบัญรูป	VII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปริญญาโท	1
1.2 ขอบเขตของปริญญาโท	1
1.3 เนื้อหาโดยสังเขป	1
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 ทฤษฎีและการทำงานของมอสเฟต	3
2.1.1 โครงสร้างของมอสเฟต	3
2.1.2 การทำงานและคุณสมบัติของมอสเฟต	6
2.1.3 แบบจำลองของมอสเฟต	11
2.2 เทคโนโลยี VLSI	11
2.2.1 ระบบขั้นตอนการออกแบบ	13
2.2.2 เทคโนโลยีที่ทำวงจร VLSI	13
2.3 การออกแบบวงจรรวมที่ใช้เทคโนโลยีซีมอส	15
2.4 ภาษา CIF	16
บทที่ 3 การออกแบบ การสร้าง และการทำงาน	18
3.1 หลักการเบื้องต้นของวงจรเลียนแบบขดลวดเหนี่ยวนำ	18
3.2 หลักการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำ	20
3.2.1 การออกแบบวงจรโดยใช้วิธีคักดาควบคุม	20
3.2.2 การออกแบบวงจรแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์	34
3.3 การเขียนเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ	50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

เรื่อง	หน้า
บทที่ 4 การทดลอง และผลการทดลอง	56
4.1 การทดลองและผลการทดลองวงจรเลียนแบบขดลวดเหนี่ยวนำ	56
4.1.1 วงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีศักดาควบคุม	56
4.1.2 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์	60
4.2 การทดลองและผลการทดลองเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ	65
4.2.1 เลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีศักดาควบคุม	65
4.2.2 เลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์	68
4.3 การประยุกต์ใช้งานวงจรเลียนแบบขดลวดเหนี่ยวนำ	71
4.3.1 การประยุกต์ใช้งานวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีศักดาควบคุม	71
4.3.2 การประยุกต์ใช้งานวงจรขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์	74
บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไข และพัฒนา	77
5.1 บทสรุป	77
5.2 ปัญหา และแนวทางการแก้ปัญหา	77
5.3 แนวทางการพัฒนาโครงการ	77
ภาคผนวก ก การใช้โปรแกรม T-Spice เบื้องต้น	78
ภาคผนวก ข การเขียนเลย์เอาต์ของวงจรรวมโดยใช้โปรแกรม L-Edit	90
ภาคผนวก ค โปรแกรมการทดลอง	101
บรรณานุกรม	124
ประวัติผู้แต่ง	125

## สารบัญตาราง

ตาราง	หน้า
ตารางที่ 3.1 รายละเอียดของมอสเฟตในวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธี ศึกษาควาคุม	53
ตารางที่ 3.2 รายละเอียดของมอสเฟตในวงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่า ได้โดยวิธีอิเล็กทรอนิกส์	53



## สารบัญรูป

รูป	หน้า
รูปที่ 2.1 โครงสร้างมอสเฟตแบบคิเพิลทชั้น	4
รูปที่ 2.2 โครงสร้างของมอสเฟตชนิดเอ็นฮานเมนท์	5
รูปที่ 2.3 การไบอัสมอสเฟตแบบเอ็นฮานเมนท์ชนิดเซนเนล-เอ็น	6
รูปที่ 2.4 คุณสมบัติของมอสเฟตแบบเอ็นฮานเมนท์ชนิดเอ็นเซนเนล	7
รูปที่ 2.5 การไบอัสมอสเฟตแบบคิเพิลทชั้นชนิดเอ็นเซนเนล	8
รูปที่ 2.6 คุณสมบัติของมอสเฟตแบบคิเพิลทชั้นชนิดเอ็นเซนเนล	9
รูปที่ 2.7 คุณสมบัติของมอสเฟต	10
รูปที่ 3.1 สัญลักษณ์ทางไฟฟ้าของไจเรเตอร์	18
รูปที่ 3.2 การนำขดลวดเหนี่ยวนำที่ได้จากการเลียนแบบไปใช้งาน	20
รูปที่ 3.3 แผนผังการทำงานของการเปลี่ยนศักดาเป็นกระแส	20
รูปที่ 3.4 หลักการพื้นฐานของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยวิธีศักดาควบคุม	22
รูปที่ 3.5 วงจรเปลี่ยนศักดาเป็นกระแสโดยใช่มอสเฟต	24
รูปที่ 3.6 วงจรเลียนแบบขดลวดเหนี่ยวนำใช้วิธีศักดาควบคุม	28
รูปที่ 3.7 วงจรที่ใช้พิจารณากระแสและศักดาปฏิบัติงาน	34
รูปที่ 3.8 หลักการพื้นฐานของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบใช่มอสเฟตและปรับค่าได้ด้วยวิธีอิเล็กทรอนิกส์	36
รูปที่ 3.9 แผนภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช่มอสเฟตแบบปรับค่าได้ด้วยวิธีอิเล็กทรอนิกส์	39
รูปที่ 3.10 วงจรขยายสัญญาณขนาดเล็กแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์	40
รูปที่ 3.11 วงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช่มอสเฟตแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์	43
รูปที่ 3.12 เลย์เอาต์ของ NMOS และ PMOS	52
รูปที่ 3.13 เลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยวิธีศักดาควบคุม	54
รูปที่ 3.14 เลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์	55
รูปที่ 4.1 ผลการวัดสัญญาณที่จุด 7 และจุดที่ 8 ของรูปที่ 3.7	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมา และความสำคัญของปริิณญาานิพนธ์

เนื่องจากปัจจุบันเทคโนโลยีวงจรรวม มีการพัฒนาให้ใช้กับอุปกรณ์ต่างๆ มากมาย แต่ขดลวดเหนี่ยวนำซึ่งมีความสำคัญในการใช้งานเกี่ยวกับความถี่ เมื่อนำมาใช้จะเกิดความยุ่งยาก เพราะมีข้อกำหนดต่างๆ มาก เพื่อลดปัญหาของข้อกำหนด และความผิดพลาดที่จะเกิดขึ้นจากการใช้ขดลวดเหนี่ยวนำ ผู้จัดทำจึงเกิดแนวความคิดที่จะนำอุปกรณ์อิเล็กทรอนิกส์ที่มีความเสถียรกว่า มาออกแบบเป็นวงจรถดลวดเหนี่ยวนำจากหลักการวงจรรวมโดยใช้โปรแกรม LEDIT ซึ่งอุปกรณ์อิเล็กทรอนิกส์ที่นำมาออกแบบเป็นวงจรถดลวดเหนี่ยวนำก็คือ มอสเฟต ซึ่งมีข้อได้เปรียบกว่าอุปกรณ์ไบโพลาร์ทรานซิสเตอร์หลายประการ และสามารถที่จะนำไปสร้างเป็นวงจรรวมได้

### 1.2 ขอบเขตของปริิณญาานิพนธ์

1. สามารถประยุกต์ใช้งานเลียนแบบขดลวดเหนี่ยวนำได้
2. สามารถเปลี่ยนแปลงค่าขดลวดเหนี่ยวนำโดยใช้กระแสเป็นตัวควบคุมได้
3. ความเหนี่ยวนำที่สามารถตอบสนองได้จะอยู่ในช่วง 10mH – 10H
4. สามารถตอบสนองความถี่ได้สูงสุด 1 MHz
5. สามารถสร้างไฟล์ .CIF เพื่อส่งไปเจือสารได้
6. วงจรที่ออกแบบมีสวิง Dynamic Range ประมาณ  $\pm 1V$
7. วงจรสามารถทำงานได้ที่  $\pm 3V$  ถึง  $\pm 15V$

### 1.3 เนื้อหาโดยสังเขป

เนื้อหาภายในปริิณญาานิพนธ์ฉบับนี้แบ่งออกเป็นบทต่างๆ เพื่อสะดวกต่อการศึกษา และทำความเข้าใจในแต่ละบท จึงประกอบด้วยเนื้อหาดังต่อไปนี้

บทที่ 1 ความเป็นมาและความสำคัญของปริิณญาานิพนธ์ กล่าวถึงความเป็นมา ขอบเขตของปริิณญาานิพนธ์

บทที่ 2 ทฤษฎีและหลักการ ประกอบด้วยเนื้อหา ดังนี้ ทฤษฎีและการทำงานของมอสเฟต, เทคโนโลยี VLSI, การออกแบบวงจรรวมที่ใช้เทคโนโลยีซีมอส, ภาษาCIF

บทที่ 3 การออกแบบ การสร้าง และการทำงาน กล่าวถึง การออกแบบวงจรเลียนแบบ ขดลวดเหนี่ยวนำโดยใช้ศักดาควบคุม, วงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธี อิเล็กทรอนิกส์, การเขียนเลย์เอาต์ของวงจรที่ได้ออกแบบ

บทที่ 4 การทดลองและผลการทดลอง แสดงผลการจำลองการทำงานของวงจรที่ออกแบบ และเขียนเลย์เอาต์, การประยุกต์ใช้งานวงจรขดลวดเหนี่ยวนำที่ออกแบบ, โปรแกรมที่ใช้ทดสอบ

บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไข และพัฒนา เป็นขั้นสรุปผลในการทำโครงงาน ปัญหา แนวทางแก้ไข และการพัฒนาต่อ

ภาคผนวก ก การใช้โปรแกรม T-Spice เบื้องต้น เป็นวิธีการใช้งาน โปรแกรม T-Spice เพื่อวิเคราะห์วงจรที่ออกแบบ

ภาคผนวก ข การเขียนเลย์เอาต์ของวงจรรวมโดยใช้โปรแกรม L-Edit เป็นวิธีการเขียนเลย์เอาต์ของวงจรรวมโดยใช้โปรแกรม L-Edit

ภาคผนวก ค โปรแกรมการทดลอง แสดงโปรแกรมที่ใช้วิเคราะห์การทำงานของวงจรโดยใช้โปรแกรม T-Spice

## บทที่ 2

### ทฤษฎีและหลักการ

#### 2.1 ทฤษฎีและการทำงานของมอสเฟต

มอสเฟต (MOSFET) มาจากคำเต็มว่า Metal Oxide Semiconductor Field Effect Transistor มีชื่อเรียกอีกชื่อหนึ่งว่าอินซูลเกตเทตเกตเฟต (Insulated Gate Field Effect Transistor) เขียนย่อว่า IGFET เป็นทรานซิสเตอร์สนามไฟฟ้าชนิดหนึ่งที่ใช้สนามไฟฟ้าในการควบคุมพื้นที่ภาคตัดขวางของสารกึ่งตัวนำที่นำกระแส ถูกสร้างและเริ่มใช้งานครั้งแรกโดย D. Kahang และ M.M. Atalla และผลิตเป็นไอซีในปี ค.ศ. 1964 และได้รับความนิยมมากขึ้นเป็นลำดับ และได้มีการพัฒนาจนกระทั่งถึงปัจจุบันสามารถผลิตโดยใช้เทคโนโลยี VLSI (Very Large Scale Integrated Circuits) ได้ และในปัจจุบันนักวิจัยได้ให้ความสนใจออกแบบวงจรโดยใช้มอสเฟตกันมาก เนื่องจากมีโครงสร้างง่าย ขั้นตอนการผลิตน้อย มีขนาดเล็กมาก ความต้านทานอินพุตสูง สัญญาณรบกวนต่ำ สามารถสร้างเป็นความต้านทานได้สะดวก อย่างไรก็ตามมอสเฟตก็ยังมีข้อด้อยอยู่บ้าง เช่นมีกำลังต่ำ เป็นต้น

##### 2.1.1 โครงสร้างของมอสเฟต

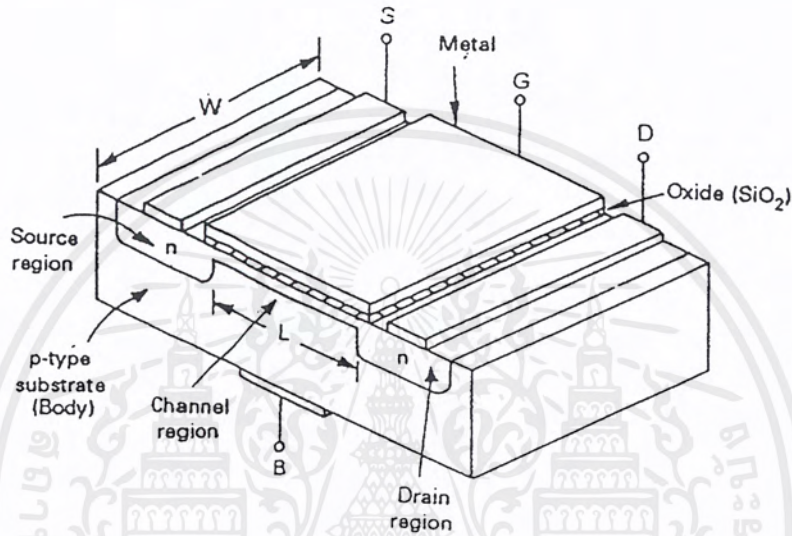
มอสเฟตสามารถแบ่งออกตามการทำงานได้ 2 แบบ คือ มอสเฟตแบบเอ็นฮานสมেন্ট (Enhancement MOSFET) และมอสเฟตแบบดีเพลทชัน (Depletion MOSFET) ซึ่งแต่ละแบบสามารถแบ่งออกได้อีก 2 ชนิดคือ แบบแชนเนล-พี (P-Channel) หรือเรียกว่า พีมอส (PMOS) และแชนเนล-เอ็น (N-Channel) หรือเรียกว่า เอ็นมอส (NMOS) โดยโครงสร้างของมอสเฟตแบบดีเพลทชันดังแสดงในรูป 2.1 และ โครงสร้างมอสเฟตแบบเอ็นฮานสมেন্টดังแสดงในรูป 2.2

จากรูปที่ 2.1 (ก) เป็นโครงสร้างของมอสเฟตแบบดีเพลทชันชนิดแชนเนล-เอ็น ประกอบด้วยปลายของอิเล็กโทรดเกรน และซอร์ส ที่มีปลายทั้งสองข้างต่ออยู่กับสารกึ่งตัวนำชนิดเดียวกัน ซึ่งเป็นชนิดเอ็นบางๆที่ต่อถึงกันเป็นแชนเนลโดยแพร่ลงบนฐานรอง (Substrate) ชนิดพี จากนั้นจะมีฉนวนบางๆที่ทำจากซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) วางบนแชนเนลโดยวางมาทับสารกึ่งตัวนำชนิดเอ็นที่แพร่บนฐานรองเล็กน้อย จากนั้นจะวางอิเล็กโทรดเกต ซึ่งเป็นโลหะบนซิลิกอนไดออกไซด์ เช่นเดียวกัน ถ้าเปลี่ยนฐานรองเป็นชนิดเอ็น และมีแชนเนลที่แพร่ลงบนฐานรองเป็นชนิดพีเราก็จะเรียกมอสเฟตชนิดนี้ว่าเป็นมอสเฟตแบบดีเพลทชันชนิดแชนเนล-พี ดังแสดงในรูป 2.1 (ข)

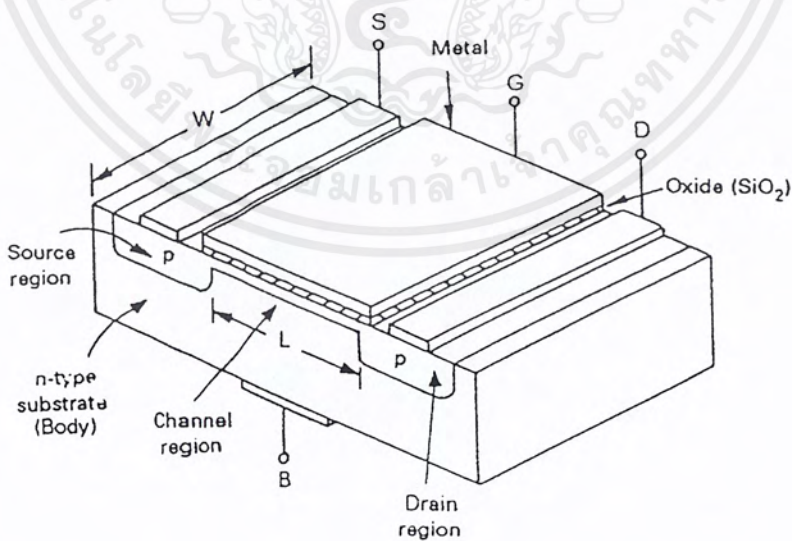
จากรูปที่ 2.2 (ก) เป็นโครงสร้างของมอสเฟตแบบเอ็นฮานสมেন্ট ชนิดแชนเนล-เอ็น

ประกอบด้วยปลายอิเล็กโทรดเกรน และซอร์สที่ต่ออยู่กับสารกึ่งตัวนำชนิดเอ็นที่ถูกแพร่บนฐานรองเป็นเอกสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รองซึ่งเป็นสารกึ่งตัวนำชนิดเอ็นดังกล่าวจะไม่ต่อกัน ซึ่งมีระยะห่างเป็นความยาวของแชนเนล (Channel Length) เป็น  $L$  และมีความกว้างของแชนเนล (Channel Width) เป็น  $W$  ส่วนมอสเฟตแบบเอ็นฮานซ์เมนต์ชนิดแชนเนล-พี มีการแพร่ที่ตรงข้ามกับชนิดแชนเนล-เอ็น ดังแสดงในรูป 2.2 (ข) ดังนั้นการทำงานก็จะทำในลักษณะตรงข้ามกันด้วย

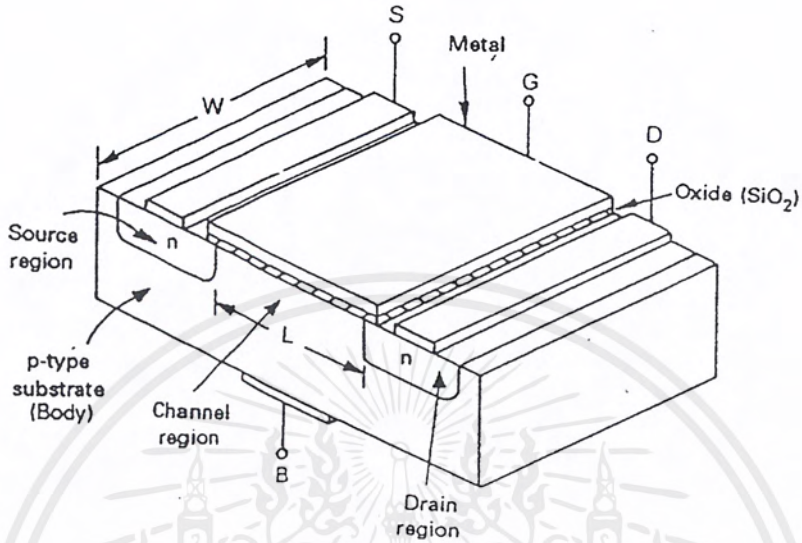


(ก) ชนิดแชนเนล-เอ็น

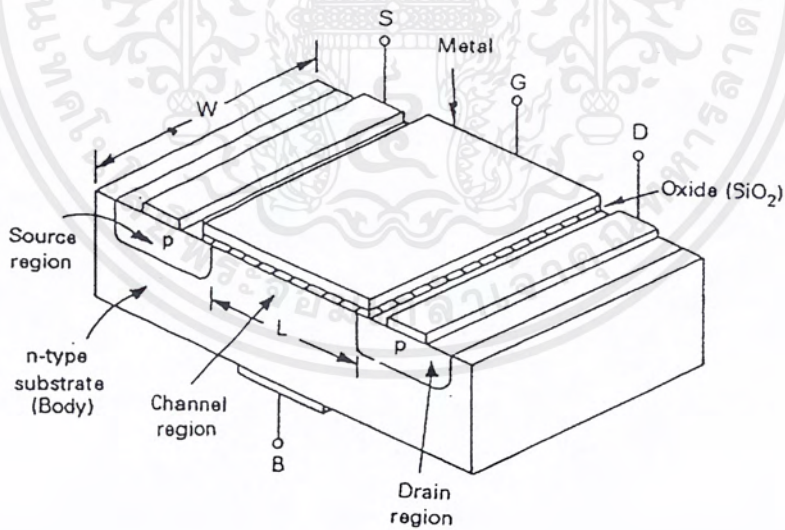


(ข) ชนิดแชนเนล-พี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ประกอบการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) ชนิดแชนเนล-เอ็น



(ข) ชนิดแชนเนล-พี

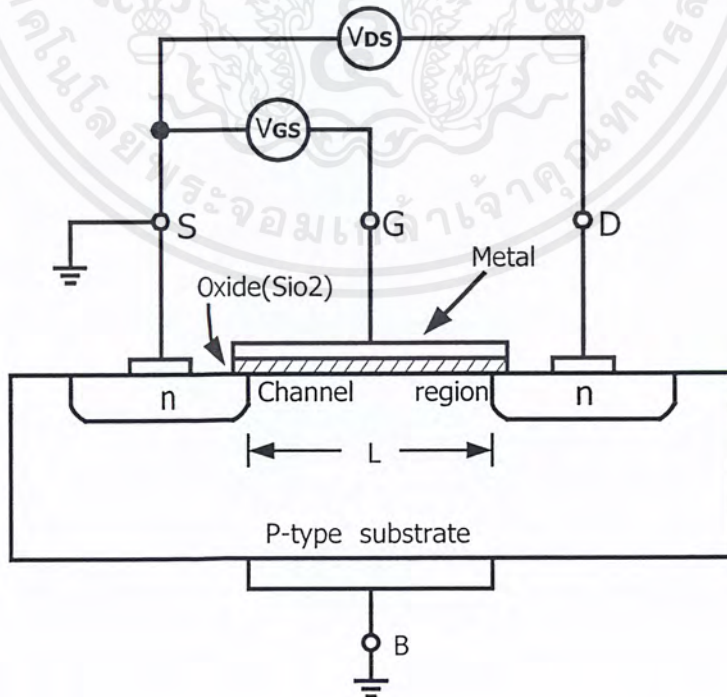
รูปที่ 2.2 โครงสร้างของมอสเฟตชนิดเอ็นฮานสมেন্ট

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.1.2 การทำงานและคุณสมบัติของมอสเฟต

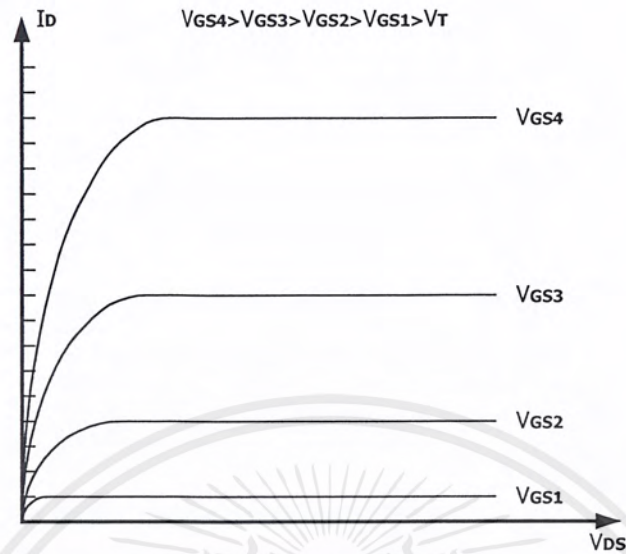
เราทราบแล้วว่ามอสเฟตแบ่งการทำงานได้ 2 ประเภท คือ เอ็นฮานเมนต์โหมดมอสเฟต หรือเรียกสั้นๆว่า E-MOSFET และ ดีเฟลทชันโหมดมอสเฟต หรือ D-MOSFET โดยทั้งสองประเภทมีโครงสร้างที่คล้ายกัน จะแตกต่างกันตรงที่การแพร่สารกึ่งตัวนำลงบนฐานรองจะไม่ต่อกัน แต่ถ้าเป็นแบบดีเฟลทชันโหมดมอสเฟตแล้วจะต่อกัน ดังรูปที่ 2.2 การทำงานของมอสเฟตจะยกตัวอย่างเฉพาะชนิดเอ็นมอส ทั้งสองแบบการทำงานโดยการต่อแรงดันให้กับขาต่างๆของมอสเฟตดังแสดงในรูป 2.3

จากรูปที่ 2.3 จะเห็นว่าที่ขาคเรนจะต้องได้ศักดาบวกเมื่อเทียบกับซอร์ส โดยในตอนแรกจะให้ค่าศักดาน้อยๆ ขาคเรนจะได้ศักดาบวกเมื่อเทียบกับซอร์สและต้องมากกว่า  $V_T$  หรือ  $G_{GS(th)}$  จะทำให้เกิดการอินดิคซ์แชนเนล (Induced Channel) โดยอิเล็กตรอนเป็นตัวเชื่อมต่อระหว่างซอร์สกับเดรน ทำให้สารที่กลับกลายเป็นสารเอ็นด้วยการเหนี่ยวนำของสนามไฟฟ้า และเกิดกระแสไหลผ่านจากเดรนไปยังซอร์ส ถ้าหากเราเพิ่ม  $V_{DS}$  มากขึ้นกระแสก็จะไหลเพิ่มขึ้น และถ้าเพิ่ม  $V_{DS} = V_{GS} - V_T$  กระแสเดรนจะไหลสูงสุด และจะคงที่ตลอดแม้จะมีการเพิ่ม  $V_{DS}$  ขึ้นอีกก็ตาม ดังนั้นความนำแชนเนลจะแปรผันตรงกับ  $(V_{GS} - V_T)$  และเป็นผลให้กระแส  $I_D$  แปรผันตรงกับ  $(V_{GS} - V_T)$  ด้วย ดังนั้นสามารถแสดงความสัมพันธ์ของ  $I_D$  กับ  $V_{DS}$  เมื่อเปลี่ยนค่าของ  $V_{GS}$  เป็นค่าต่างๆได้ดังรูปที่ 2.4



รูปที่ 2.3 การไบอัสมอสเฟตแบบเอ็นฮานเมนต์ชนิดแชนเนล-เอ็น

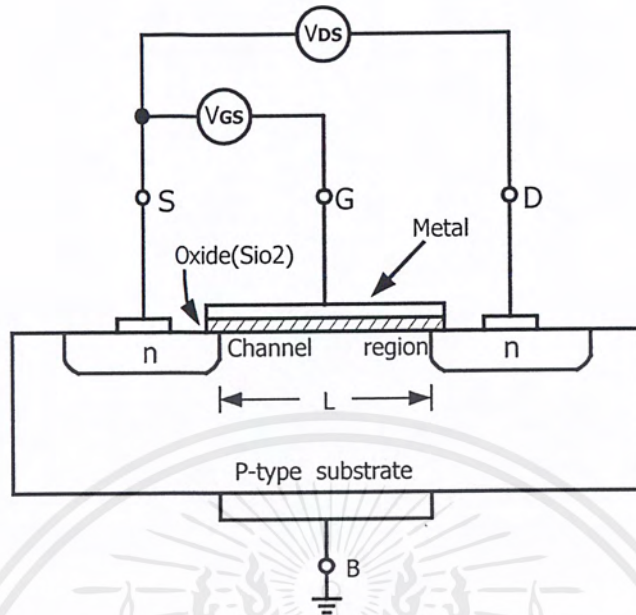
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 คุณสมบัติของมอสเฟตแบบเอ็นฮานซ์ชนิดเอ็นแชนเนล

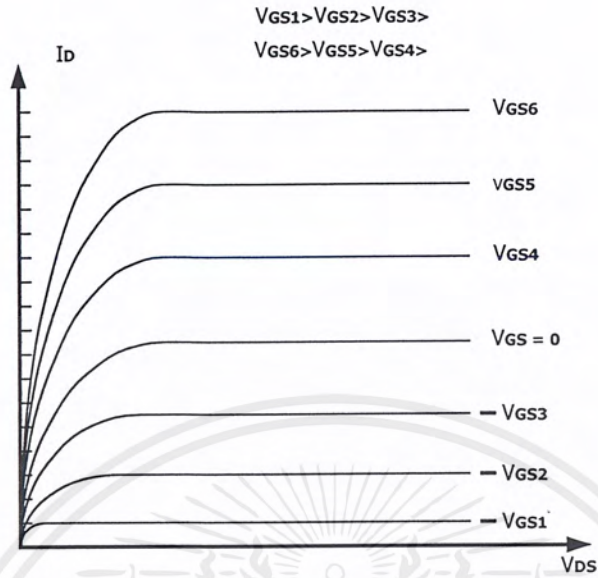
ส่วนการทำงานของมอสเฟตแบบดีเพลทชันชนิดเอ็นแชนเนล โดยการต่อแรงดันให้กับขาต่างๆ ดังรูปที่ 2.5

จากรูปที่ 2.5 เมื่อป้อนแรงดันขาเกตเป็นลบเทียบกับซอร์ส จะมีประจุลบเกิดขึ้นที่ขาเกต และประจุบวกเกิดขึ้นที่ด้านในแชนเนลที่ติดกับฉนวน เนื่องจากว่าพาหะนำประจุในแชนเนลชนิดเอ็นนั้นคืออิเล็กตรอน การมีประจุบวกอยู่กับที่จะทำให้เกิดบริเวณปลอดพาหะขึ้น ทำให้พื้นที่ตัดขวางที่จะนำกระแสและค่าการนำไฟฟ้าลดลง และถ้าขาเกตมีค่าเป็นลบมากทำให้บริเวณปลอดพาหะขยายตัวเพิ่มขึ้นโดยเพิ่มเข้าไปในแชนเนลนำกระแส จะทำให้ความนำลดลงอีก เป็นผลให้กระแสไหลน้อยลง และถ้า  $V_{GS}$  เป็นลบมากๆ จะทำให้กระแสเดรนเป็นศูนย์ได้เรียกการทำงานแบบนี้ว่าการทำงานแบบดีเพลทชัน โหมด (Depletion Mode)



รูปที่ 2.5 การไบอัสมอสเฟตแบบดีเพิลทชันชนิดเอ็นแชนเนล

และขณะแรงดัน  $V_{GS}$  เป็นศูนย์เนื่องจากโครงสร้างแบบดีเพิลทชันมีแชนเนลนำสัญญาณอยู่แล้ว กระแสจึงสามารถไหลได้ค่าหนึ่ง และเมื่อไบอัสให้ที่ขาเกตเป็นบวกทำให้มีประจุบวกบนขั้วของเกตและประจุลบเกิดขึ้นภายในแชนเนลด้านที่ติดกับฉนวน โดยประจุลบนี้ สามารถเคลื่อนที่ได้ จึงทำให้มีพาหะนำกระแสเพิ่มขึ้นทำให้ความนำของแชนเนลเพิ่มขึ้น และกระแส  $I_D$  ก็จะสามารถไหลได้มากขึ้น การทำงานแบบนี้เรียกว่า การทำงานแบบเอ็นฮานเมนต์โหมด (Enhancement Mode) และจากการทำงานของมอสเฟตแบบดีเพิลทชัน สามารถเขียนกราฟความสัมพันธ์ของกระแส  $I_D$  กับ  $V_{DS}$  เมื่อมีการเปลี่ยนค่า  $V_{GS}$  เมื่อมีการเปลี่ยนค่า  $V_{GS}$  ได้ดังรูปที่ 2.6



รูปที่ 2.6 คุณสมบัติของมอสเฟตแบบดีเฟลทซ์ชนิดเอ็นแชนเนล

จากการทำงานของมอสเฟต จะเห็นว่าเป็นการทำงานแบบใช้ศักดาควบคุมปริมาณกระแส และสมการมอสเฟตถูกเกิดขึ้นโดย Sah และ Shichman and D. Hodgess เมื่อปี 1964 ดังแสดงในสมการที่ 2.1 โดยได้แสดงคุณสมบัติการทำงานของมอสเฟตได้ดังรูปที่ 2.7

$$I_D = \frac{K'W}{L} \left\{ (V_{GS} - V_T) - \frac{V_{DS}}{2} \right\} V_{DS} \quad ; V_{GS} \geq V_T \quad (2.1)$$

โดยที่  $K'$  คือ ค่าทรานส์คอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ  $U_0 C_{ox}$

$U_0$  คือ ค่าความคล่องของโฮลหรืออิเล็กตรอน (Surface Mobility of Carrier)

$C_{ox}$  คือ ค่าความจุของพื้นที่ของเกตอ็อกไซด์ (Capacitance Per Unit Area of the Gate Oxide)

$W$  คือ ความกว้างของช่องนำ (Channel Width)

$L$  คือ ความยาวของช่องนำ (Channel Length)

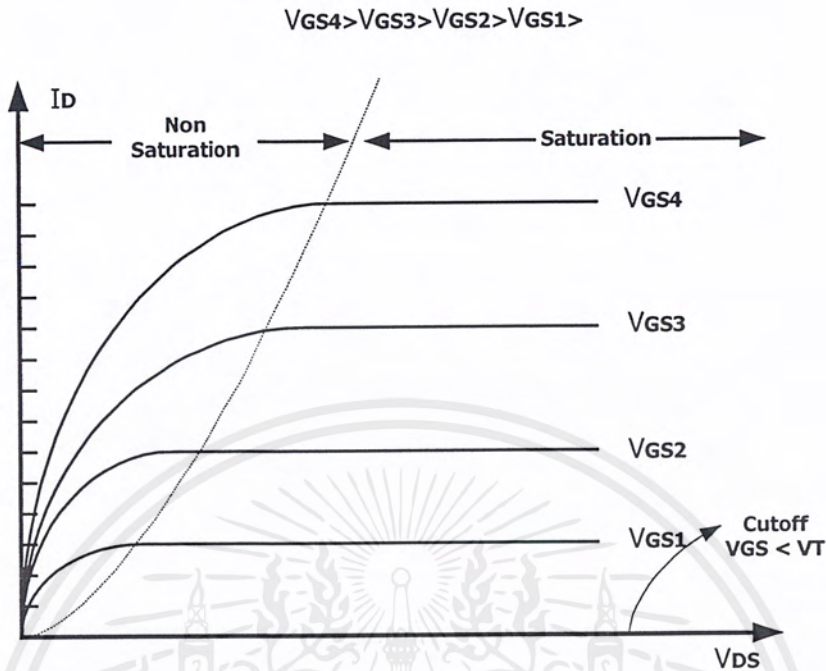
$V_{GS}$  คือ ความต่างศักย์ระหว่างเกตกับซอร์ส

$V_T$  คือ แรงดันขีดเริ่ม (Threshold Voltage)

$V_{DS}$  คือ ความต่างศักย์ระหว่างเดรนกับซอร์ส

$I_D$  คือ กระแสเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 คุณสมบัติของมอสเฟต

การจัดไบอัสการทำงานให้กับมอสเฟต สามารถแบ่งการพิจารณาการทำงานได้เป็น 3 ช่วง โดยขึ้นอยู่กับค่าของ  $(V_{GS} - V_T)$  และ  $V_{DS}$  ซึ่งพิจารณาแต่ละช่วงได้ดังนี้

1) ช่วงที่มอสเฟตไม่นำกระแส (Cutoff Region) คือ ช่วงที่  $V_{GS}$  มีค่าน้อยกว่า  $V_T$  ทำให้มอสเฟตไม่นำกระแสซึ่งเรียกช่วงไม่นำกระแส (Cutoff Region)

$$I_D = 0 \quad ; \quad V_{GS} - V_T < 0 \quad (2.2)$$

ซึ่งในช่วงไม่นำกระแสจะทำตัวเสมือนวงจรเปิด (Open Circuit)

2) ช่วงมอสเฟตมีการทำงานแบบไม่อิ่มตัว (Non-Saturation) หรือช่วงเชิงเส้น (Linear Region) คือ ช่วงที่ไบอัสให้ค่าของแรงดันไฟฟ้าที่เดรนกับซอร์ส ( $V_{DS}$ ) มีค่าน้อยกว่าค่าของ  $(V_{GS} - V_T)$  มากดังนั้น

$$I_D = \frac{K'W}{L} \left\{ (V_{GS} - V_T) - \frac{V_{DS}}{2} \right\} V_{GS} \quad ; \quad 0 < V_{DS} < V_{GS} - V_T \quad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ช่วงมอสเฟตมีการทำงานแบบอิ่มตัว (Saturation Region) คือ ช่วงที่ไบอัสให้ค่าของแรงดันไฟฟ้าที่เดรนกับซอร์ส ( $V_{DS}$ ) มีค่ามากกว่าหรือเท่ากับ ( $V_{GS} - V_T$ ) ดังนั้นจะได้ค่ากระแสเดรนดังนี้

$$I_D = \frac{K'W}{2L}(V_{GS} - V_T)^2 \quad ; V_{DS} \geq V_{GS} - V_T \text{ และ } V_{GS} - V_T > 0 \quad (2.4)$$

### 2.1.3 แบบจำลองของมอสเฟต

ในปัจจุบันได้มีการใช้โปรแกรมสำเร็จรูปวิเคราะห์และเลียนแบบการทำงานของวงจรต่างๆ กันอย่างกว้างขวาง โปรแกรม Spice (Simulation Program With Integrated Circuit Emphasis) เป็นโปรแกรมหนึ่งซึ่งถูกใช้มากและเป็นที่ยอมรับถูกคิดค้น และพัฒนาจากมหาวิทยาลัย Berkeley ที่รัฐแคลิฟอร์เนีย (California) ประเทศสหรัฐอเมริกา ในโปรแกรม Spice ได้แบ่งรูปแบบจำลอง (Model) การทำงานของมอสเฟตแบ่งออกเป็น 3 รูปแบบ คือ LEVEL 1, LEVEL 2, LEVEL 3

LEVEL 1 เป็นแบบจำลองการทำงานของมอสเฟตแบบพื้นฐาน ที่มีความยาวของแชนเนลมากกว่า 10 ไมครอน โดยใช้โมเดลของ H. Shicman and D. Hodges ซึ่งครอบคลุมการทำงานไปถึงโมเดลของ C.T. Sah ด้วย

LEVEL 2 เป็นแบบจำลองการทำงานของมอสเฟต ที่มีความยาวของแชนเนล น้อยกว่า 10 ไมครอน ซึ่งเรียกว่า Short Channel effect LEVEL 2 แตกต่างจาก LEVEL 1 อยู่ 2 ประการ ประการแรกคือ วิธีการคำนวณผลกระทบของความยาวแชนเนล (Effective Channel Length) และประการที่สองคือ วิธีการคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงนำกระแสอิ่มตัว (Saturation Region) และช่วงการนำกระแสไม่อิ่มตัว (Non-Saturation Region)

LEVEL 3 เป็นแบบจำลองการทำงานของมอสเฟต ซึ่งออกแบบขึ้นโดยอาศัยผลจากการทดลอง, การสังเกตพฤติกรรมที่เกิดขึ้น และประสบการณ์ความชำนาญ (Semi - Empirical) เพื่อปรับปรุงค่าพารามิเตอร์ต่างๆ ให้มีความเหมาะสมใน LEVEL 3 ได้มีการลดเวลาการคำนวณความเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว และช่วงการนำกระแสไม่อิ่มตัว

## 2.2 เทคโนโลยี VLSI

เทคโนโลยีการออกแบบทางอิเล็กทรอนิกส์เริ่มจากการใช้หลอดวิทยุ และพัฒนามาเป็นการใช้ทรานซิสเตอร์เป็นตัว ๆ ต่อกัน แต่เนื่องจากความจำเป็นในหลาย ๆ ด้าน เช่น ความเจริญเติบโตทางอุตสาหกรรมและเศรษฐกิจ ทำให้การผลิตวงจรโดยใช้ทรานซิสเตอร์แต่ละตัวต่อกันล้าสมัย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และไม่สามารถรองรับความซับซ้อนของวงจร รวมทั้งความเร็วของการทำงานของวงจรได้ เทคโนโลยีการผลิตและการบรรจุทรานซิสเตอร์หลาย ๆ ตัว รวมทั้งการผลิตตัวต้านทานและตัวเก็บประจุบนแผ่นซิลิกอนเดียวกันจึงได้ถูกพัฒนาขึ้น แผ่นซิลิกอนจะประกอบไปด้วยตารางสี่เหลี่ยม แต่ละตารางคือวงจรสำเร็จรูปที่ผลิตขึ้นมาเพื่อทำหน้าที่ที่ต้องการ เช่น หน้าที่ ALU (Arithmetic Logic Unit) วงจรเลื่อนข้อมูล เป็นต้น เราจะเรียกแต่ละตารางว่าชิป (Chip)

เราสามารถแบ่งยุคการพัฒนาเทคโนโลยีทางการออกแบบอิเล็กทรอนิกส์ ออกตามจำนวนทรานซิสเตอร์ที่บรรจุอยู่ในชิป ในยุคแรกของการผลิต IC (Integrated Circuit) จำนวนทรานซิสเตอร์ในชิปยังไม่สูงมากประมาณ 10 ถึง 20 ตัว เทคโนโลยียุคนี้เรียกว่า ยุค SSI (Small Scale Integration) ตัวอย่างที่เห็นได้โดยทั่วไปของแผ่นวงจรรวมแบบนี้คือ พวงแขนคิกเกต เบอร์ 7400 ยุคต่อมาคือยุคของวงจรรวม MSI (Medium Scale Integration) จำนวนทรานซิสเตอร์ที่บรรจุอยู่ในแผ่นวงจรรวมเดียวกันจะมีอยู่ช่วง 100 ถึง 1000 ตัว วงจรหน่วยความจำขนาดใหญ่ เช่น รีจิสเตอร์ 4 บิต วงจรเลื่อนข้อมูล ล้วนจัดอยู่ในประเภท MSI อยู่ในชั้นเดียวกันเพื่อลดการเดินสายระหว่าง SSI และ MSI และเป็นการเพิ่มความเร็วของวงจรด้วย ตัวอย่างของวงจรรวม SSI และ MSI เข้าด้วยกันคือ พวงวงจรถ่ายหน้าที่ ALU เทคโนโลยีที่รวมวงจรแบบ SSI และ MSI เข้าด้วยกันนี้ เราเรียกว่า LSI (Large Scale Integration) จำนวนทรานซิสเตอร์ต่อชิป LSI จะอยู่ในช่วงตั้งแต่ 1000 ถึง 10000 ตัว ถ้าจำนวนทรานซิสเตอร์มีมากกว่า 10000 ตัวแล้ว เราจะเรียกเทคโนโลยีแบบนี้ว่า VLSI (Very Large Scale Integration) จำนวนทรานซิสเตอร์ในต่อชิปในแต่ละเทคโนโลยีที่กล่าวถึงนั้นเป็นค่าประมาณเท่านั้น โดยความจริงแล้วค่าเหล่านี้ไม่ตายตัวแน่นอน ตัวอย่างของพวงวงจรว LSI ก็คือ วงจรของไมโครโปรเซสเซอร์ทั้งหลาย เช่น 80286 เป็นต้น

สิ่งที่น่าสนใจต่อจำนวนชิป ก็คือ ขนาดของทรานซิสเตอร์แต่ละตัว ถ้าเรานำชิปทรานซิสเตอร์ประเภท LSI และ VLSI มาเทียบดูจะเห็นว่าขนาดของ VLSI ชิปไม่ได้ใหญ่กว่า LSI ชิปมากนัก แต่จำนวนทรานซิสเตอร์มีมากกว่าหลายเท่า เหตุผลก็คือว่าทรานซิสเตอร์ใน VLSI ชิปนั้นเล็กกว่าขนาดของทรานซิสเตอร์ใน LSI ชิป แต่ถ้าว่าเทคโนโลยีการผลิตทรานซิสเตอร์จะมีขนาดที่เล็กลง

เมื่อขนาดของทรานซิสเตอร์ลดลง รวมทั้งความพยายามที่จะบรรจุจำนวนทรานซิสเตอร์มาก ๆ ลงใน 1 ชิป ทำให้วิธีการออกแบบในยุค LSI ขาดประสิทธิภาพ การออกแบบในยุค LSI ทำโดยอาศัยคนออกแบบทำหน้าที่วาดวงจร วาดแบบแปลนทรานซิสเตอร์ทุกตัว รวมทั้งการจัดวางตำแหน่งและการเดินสายต่อทรานซิสเตอร์ทั้งหมดบนชิป แต่ในการออกแบบ VLSI นั้น การกระทำดังกล่าวเป็นสิ่งที่ยากมาก เนื่องจากความสามารถของคนไม่อาจจะครอบคลุมความถูกต้องของการออกแบบทรานซิสเตอร์จำนวน 10000 ตัวหรือมากกว่านี้ได้อย่างมีประสิทธิภาพ นอกจากนั้นการเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทดสอบความถูกต้องของวงจรหลักจากการผลิตในยุค VLSI จะยุ่งยากมากในยุค LSI เนื่องจาก ระยะห่างระหว่างสายและทรานซิสเตอร์ภายในชิปใกล้เคียงกันมากกว่าใน LSI ชิป โอกาสเกิดลัดวงจรมีมากกว่า ดังนั้นจึงจำเป็นต้องหาเทคโนโลยีในการผลิตทรานซิสเตอร์ให้ง่ายต่อการออกแบบและ ทดสอบความถูกต้อง นอกจากนี้ยังต้องคิดหาวิธีที่จะนำเอาความสามารถและความรอบคอบของ เครื่องคอมพิวเตอร์ในยุคปัจจุบันมาช่วยออกแบบอย่างเป็นระบบ

### 2.2.1 ระบบขั้นตอนการออกแบบ

วงจร VLSI เป็นวงจรที่มีความซับซ้อนของจำนวนทรานซิสเตอร์สูงมาก ดังนั้นในการออกแบบ เพื่อให้บรรลุจุดมุ่งหมายของงานเราจึงจำเป็นต้องมีระบบการออกแบบที่ดี ระบบออกแบบที่ดี ควรเป็นระบบการออกแบบที่สามารถชอยย่อยออกเป็นขั้นตอนต่างๆ ได้ และขั้นตอนควรจะ สามารถทำต่อเนื่องกัน ขั้นตอนก่อนจะส่งผลที่ได้ไปยังขั้นตอนถัดไป ซึ่งในขั้นตอนถัดไปนี้จะทำ หน้าที่เพิ่มรายละเอียดของผลผลิตจากขั้นตอนก่อน เช่น ถ้าขั้นตอนก่อนอยู่ในระดับเกต ขั้นตอนถัด ไปก็ควรจะให้รายละเอียดมากกว่าว่าในเกตมีทรานซิสเตอร์ตัวใดบ้าง รายละเอียดของการออกแบบทั้งหมดจะสิ้นสุดลงที่ขั้นตอนสุดท้าย

ขั้นตอนในการออกแบบ VLSI สามารถแบ่งออกได้คร่าวๆ เป็น 3 ขั้นตอน คือ

- 1) การบรรยายพฤติกรรมและผลของวงจร ในขั้นตอนนี้จำเป็นต้องกำหนดว่าอะไรคือ ข้อมูลที่ป้อนเข้ามาในวงจร อะไรคือข้อมูลที่ไหลออก ที่เวลาใดเวลาหนึ่งวงจรมีพฤติกรรมอย่างไร
- 2) การบรรยายโครงสร้างและองค์ประกอบของแต่ละชั้นส่วนหลังที่ทำหน้าที่ ตามที่เรา กำหนดไว้ในขั้นตอนที่หนึ่งว่าแต่ละส่วนมีการทำงานอย่างไร รับอินพุตเข้ามา และได้เอาต์พุต อย่างไร เราจะต้องสามารถที่จะบรรยายโครงสร้างขององค์ประกอบแต่ละชั้นส่วนที่มีการทำงาน รวมกันมีความสัมพันธ์กันอย่างไรบ้าง มีผลต่ออุปกรณ์ตัวใดบ้าง
- 3) การบรรยายลักษณะรายละเอียดของวงจรแบบแปลนของแต่ละชั้นส่วนที่ได้จากขั้นตอน ที่สอง สมมุติว่าได้การออกแบบจากขั้นตอนที่สองเรียบร้อยแล้ว เมื่อเราต้องการสิ้นสุดการออกใน ระดับเกตเท่านั้นไม่ลงลึกไปกว่านี้ ดังนั้นขั้นตอนนี้ ผลที่ได้คือวงจรในระดับเกต โดยทั่วไปแล้วการ ออกแบบในขั้นตอนนี้สามเรามักจะหมายถึงการออกแบบในระดับวงจรแบบแปลน ซึ่งสามารถนำ เอาไปทำชิปได้เลยนั่นเอง

### 2.2.2 เทคโนโลยีที่ท้าววงจร VLSI

ความจำเป็นอย่างหนึ่งในการพัฒนาเทคโนโลยี VLSI สืบเนื่องมาจากความต้องการวงจรที่ มีความเร็วสูง มีการประยุกต์หลายอย่างที่เป็นต่อการคำนวณที่รวดเร็ว ความเร็วของวงจรสามารถ ทำได้โดยการลดขนาดวงจรเพื่อลดค่าความต้านทานและความจุของสาย และการออกแบบ

ทรานซิสเตอร์ที่ใช้เทคโนโลยีที่เหมาะสม ในปัจจุบันเทคโนโลยีที่นิยมใช้กันมากคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) Schottky TTL (Transistor Transistor Logic) พัฒนาจากทรานซิสเตอร์แบบไบโพลาร์ (bipolar) การทำงานของวงจรอาศัยการนำกระแสและแรงดันของทรานซิสเตอร์ในช่วงอิมิต์เป็นหลัก

2) ECL (Emitter Coupled Logic) พัฒนามาจากเทคโนโลยีแบบไบโพลาร์ทรานซิสเตอร์ทำงานในช่วงภาวะเชิงเส้น เทคโนโลยีแบบนี้ให้ความเร็วของวงจรสูงมาก

3) MOS (Metal Oxide Semiconductor) ทรานซิสเตอร์ทำงานโดยอาศัยประจุชนิดบวกอย่างเดียว หรือลบอย่างเดียวเท่านั้น ประจุพวกนี้เคลื่อนที่ไปในช่องที่เราจัดวางไว้โดยการเหนี่ยวนำจากแรงดันไฟฟ้าภายนอก

4) CMOS (Complementary MOS) วงจรประกอบไปด้วยทรานซิสเตอร์แบบ MOS ชนิดที่ทำงานโดยอาศัยประจุบวก ประกอบกับทรานซิสเตอร์แบบ MOS ที่ทำงานโดยอาศัยประจุลบ วงจร CMOS กินกำลังไฟน้อยมากเนื่องจากกระแสไหลผ่านทรานซิสเตอร์แต่ละตัวแทบไม่มี

ทรานซิสเตอร์ของเทคโนโลยีทั้ง 4 แบบ ดังกล่าวสร้างขึ้นโดยใช้สารซิลิกอน ในปัจจุบันได้มีการพัฒนาการสร้างทรานซิสเตอร์โดยใช้สารประกอบของแกเลียมและอาร์เซไนต์ (GaAs) ซึ่งทำให้ความเร็วของทรานซิสเตอร์สูงกว่าแบบที่ทำจากซิลิกอนหลายเท่า

โครงสร้างของทรานซิสเตอร์แบบไบโพลาร์จะประกอบด้วยส่วนต่างๆ 3 ส่วน ถ้าเป็นทรานซิสเตอร์ชนิด npn แล้ว เราจำเป็นต้องสร้างสารที่เป็นตัวจ่ายอิเล็กตรอนถึง 2 ตัว (n) และสารที่จ่ายประจุบวก 1 ตัว (p) แล้วนำมาประกบกัน แต่สำหรับทรานซิสเตอร์แบบ MOS แล้วการสร้างจะง่ายกว่ามากเพราะว่าการทำงานอาศัยประจุชนิดเดียวเท่านั้น ถ้าหากว่าทรานซิสเตอร์ทำงานโดยประจุลบเราเรียกว่า NMOS แต่ถ้าทรานซิสเตอร์ทำงานด้วยประจุบวกเราเรียกว่า PMOS ความเรียบง่ายของทรานซิสเตอร์แบบ MOS จึงเหมาะสำหรับการสร้างวงจร VLSI

สาระสำคัญของกฎการออกแบบมีอยู่ 15 ข้อ

- 1) ความกว้างของเส้นดิวซ์ชัน ต้องไม่ต่ำกว่า  $2\lambda$
- 2) ความกว้างของเส้นโพลี ต้องไม่ต่ำกว่า  $2\lambda$
- 3) ระยะห่างของเส้นดิวซ์ชันกับเส้นดิวซ์ชัน ต้องมากกว่าหรือเท่ากับ  $3\lambda$
- 4) ระยะห่างระหว่างโพลีกับเส้นโพลี ต้องมากกว่าหรือเท่ากับ  $2\lambda$
- 5) ระยะห่างระหว่างเส้นโพลีกับเส้นดิวซ์ชัน ต้องมากกว่าหรือเท่ากับ  $1\lambda$
- 6) ถ้ามีสายโพลีพาดทับเส้นดิวซ์ชัน จะต้องยื่นออกไปอย่างน้อย  $2\lambda$
- 7) อิมแพลนต์จะต้องยื่นคลุมแขนเนนออกมาอย่างน้อย  $1 \frac{1}{2} \lambda$  และอิมแพลนต์จะต้องห่างจากเส้นดิวซ์ชันอย่างน้อย  $1 \frac{1}{2} \lambda$  เช่นกัน

8) คอนแทกต์กับดิวซ์ชัน ต้องมีขนาด  $2\lambda \times 2\lambda$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 9) คอนแทกต์คัตบนชั้นโพลี ต้องมีขนาดห่างจากขอบเท่ากับ  $\lambda \times \lambda$
- 10) คอนแทกต์คัตบนชั้นโลหะ ต้องมีขนาดห่างจากขอบเท่ากับ  $\lambda \times \lambda$
- 11) ระยะห่างระหว่างเส้น โลหะต้องมากกว่าหรือเท่ากับ 3  $\lambda$
- 12) ความกว้างของโลหะ ต้องอย่างน้อย 3  $\lambda$
- 13) ระยะห่างระหว่างคัตอย่างน้อย 2  $\lambda$
- 14) ถ้ามีเส้นโพลี พาดผ่านเส้นคิฟิวชันที่มีคัตอยู่ ระยะห่างระหว่างโพลีและคัตต้องอย่างน้อย 2  $\lambda$
- 15) ในการเชื่อมต่อนั้น โพลีและชั้นคิฟิวชัน เราต้องใช้หลักการเชื่อมต่อเรียกว่า Butting Contrat ทำได้โดยการตัดเส้นคิฟิวชันและเส้นโพลีเชื่อมกัน 1  $\lambda$  จากนั้นวางเส้นโลหะขนาด 4 $\lambda$  x6 $\lambda$  ทับลงกึ่งกลางรอยต่อ แล้วจึงวางคัตขนาด 2 $\lambda$ x4 $\lambda$  ลงบนกึ่งกลางของเส้นโลหะ

### 2.3 การออกแบบวงจรรวมที่ใช้เทคโนโลยีซีมอส

ในอดีตการออกแบบวงจรดิจิทัล และแอนะล็อก มักใช้อุปกรณ์มาตรฐาน (Standard Product Integrated Circuit ; SPIC) สำหรับสร้างวงจรด้วยอุปกรณ์ดังกล่าว มีหน้าที่การทำงานคงที่ ดังนั้นในการออกแบบผลิตภัณฑ์จึงจำเป็นต้องใช้เกดที่มีหน้าที่ต่างๆ ประกอบกัน ดังนั้นจำเป็นต้องใช้พื้นที่ของการทำแผ่นวงจรพิมพ์เป็นบริเวณกว้างทำให้สิ้นเปลือง และมีจำนวนจุดต่อมากทำให้มีโอกาสที่จะผิดพลาดได้ง่าย ทั้งยังทำให้ผลิตภัณฑ์มีขนาดใหญ่และมีน้ำหนักมาก พร้อมทั้งสิ้นเปลืองพลังงาน และต้องใช้พื้นที่ของโรงงานผลิตมากขึ้นด้วย จากปัญหาดังกล่าว ในปัจจุบันจึงได้มีวิธีการสร้างวงจรขึ้นมาใหม่โดยมีหลายวิธี สามารถเลือกสร้างโดยพิจารณาความเหมาะสมของผลิตภัณฑ์ และจำนวนของผลิตภัณฑ์ วิธีการดังกล่าวมีดังต่อไปนี้ Full Custom, Semi-Custom และ Programmable Logic Device

#### 1) Full Custom

การออกแบบสร้างโดยวิธี Full Custom นั้นเป็นการออกแบบที่ผู้ใช้เป็นผู้ออกแบบตั้งแต่ระดับทรานซิสเตอร์จนกระทั่งเป็นวงจรรวมขนาดใหญ่มากที่มีการทำงานตามต้องการ จากนั้นจึงส่งให้โรงงานเจ็สสารเป็นผู้ผลิต ในการออกแบบโดยวิธีนี้ผู้ออกแบบต้องมีความสามารถสูง และต้องใช้คอมพิวเตอร์ช่วยในการออกแบบ และจะต้องผลิตเป็นจำนวนมากจึงจะคุ้มทุน

#### 2) Semi-Custom Design

การออกแบบสร้างโดยวิธี Semi - Custom นั้นเป็นการออกแบบที่ผู้ผลิตจะเป็นผู้กำหนด

วงจรเกตพื้นฐานมาให้ และผู้ใช้จะต้องทำการโยงสายต่อกันตามที่ต้องการ แล้วส่งข้อมูลของวงจรไปเจือสารยังผู้ผลิตซึ่งการออกแบบโดยวิธีนี้แบ่งออกเป็น 2 ประเภทคือ Gate-arrays และ Standard cell

2.1) Gate - arrays เป็นการออกแบบที่ผู้ผลิต จะเป็นผู้กำหนดวงจรเกตพื้นฐาน และกลุ่มของวงจรเกตที่มีการใช้งานกันทั่วไป เช่น Decoder Register เป็นต้น โดยกลุ่มวงจรถูกรวบรวมไว้ใน Gate arrays และผู้ใช้จะต้องทำการโยงสายต่อกันตามที่ต้องการแล้วส่งข้อมูลของวงจรไปเจือสารยังผู้ผลิต

2.2) Standard cell เป็นการออกแบบที่ผู้ผลิตจะเป็นผู้กำหนดวงจร กลุ่มวงจรที่ทำหน้าที่ต่างๆมาให้ เช่น ตัวนับ หน่วยความจำ ไมโคร โพรเซสเซอร์ เป็นต้น โดยกลุ่มวงจรที่หน้าที่ต่างๆ นี้จะเก็บไว้ในแฟ้มข้อมูลของคอมพิวเตอร์ และผู้ใช้จะต้องใช้คอมพิวเตอร์ช่วยในการออกแบบเพื่อทำการ โยงสายต่อกันตามที่ต้องการแล้วส่งข้อมูลของวงจรไปเจือสารยังผู้ผลิตซึ่งวิธีนี้จะทำให้ประหยัดพื้นที่ของซิลิกอนได้มาก แต่ต้นทุนในการผลิตค่อนข้างสูง ต้องผลิตเป็นปริมาณมากๆ จึงจะคุ้มทุน

3) Programmable Logic Device เป็นการออกแบบที่ผู้ผลิตจะเป็นผู้กำหนดวงจรเกตพื้นฐาน เช่น AND OR และ INVERTER ไว้ในวงจรรวมตัวเดียวกัน และผู้ใช้สามารถเชื่อมโยงสายต่อกันตามที่ต้องการได้ โดยไม่จำเป็นต้องส่งให้โรงงานเจือสาร เหมาะสำหรับการพัฒนาและทำเครื่องต้นแบบหรือผลิตภัณฑ์ที่มีจำนวนไม่เกินไปร้อยชิ้น ซึ่งอุปกรณ์ประเภทนี้แบ่งได้เป็น 3 กลุ่มใหญ่ๆ คือ

- 3.1) Programmable Read Only Memory (PROM)
- 3.2) Field Programmable Logic Array (FPLA)
- 3.3) Programmable Array Logic (PAL)

## 2.4 ภาษา CIF

ภาษา CIF (Caltech Intermediate Form) เป็นภาษาที่ใช้ในการอธิบายรูปลักษณะของการเลย์เอาต์ VLSI เป็นมาตรฐานและสื่อกลางของตัวเลย์เอาต์ เราสามารถที่จะสร้างรูปวงจรต่าง ๆ ที่ได้เขียนเป็นวงจรภาษา CIF ไว้แล้ว เพื่อให้ปรากฏบนเครื่องวาดรูปหรือจอของคอมพิวเตอร์ได้ นอกจากนี้ยังสามารถนำ CIF ของวงจรเล็ก ๆ มาประกอบเป็นวงจรขนาดใหญ่ได้

วงจร VLSI ในระดับล่างสุด หรือ ที่เราเรียกว่า เลย์เอาต์นั้น สามารถมองได้ว่าเป็นการนำรูปสี่เหลี่ยมเล็ก ๆ มาวางซ้อนกัน ตามตำแหน่งต่าง ๆ เพื่อให้ตำแหน่งนั้น ๆ เป็นทรานซิสเตอร์หรือว่าสายไฟ ตามแต่วงจรต้นแบบจะเป็นอย่างไร รูปสี่เหลี่ยมต่าง ๆ นั้นก็จะมี 5 สี แต่ละสีจะบอกว่าเป็นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สี่เหลี่ยมนั้นจะใช้เป็นชั้นโพลีซิลิคอน ดิฟฟิวชัน อิมแพลนต์ โลหะ หรือว่าคัต ถ้าเราจัดรูปสี่เหลี่ยมขนาดต่าง ๆ ให้แต่ละสี่ ตรงตามตำแหน่งที่ต้องการ เราก็จะได้วงจรร VLSI

ดังนั้นภาษา CIF ก็คือ ภาษาที่บอกเราว่า รูปสี่เหลี่ยมแต่ละรูปเป็นสี่อะไร มีขนาดกว้างยาวเท่าไร และอยู่ตรงไหน



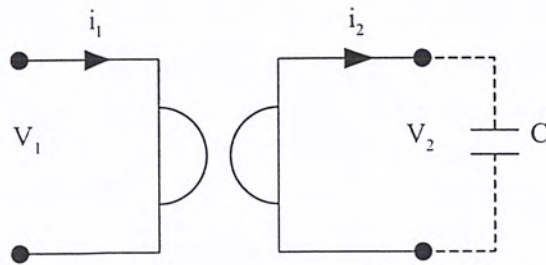
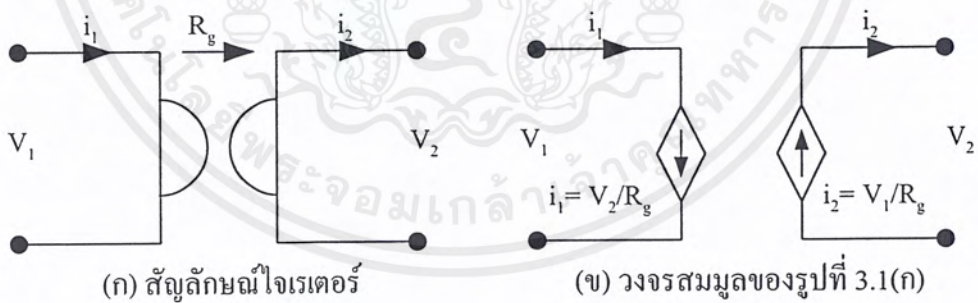
# บทที่ 3

## การออกแบบ การสร้าง และการทำงาน

ในการประดิษฐ์วงจรรวมนั้น ขดลวดเหนี่ยวนำเป็นอุปกรณ์เพียงอย่างเดียวที่ไม่สามารถทำบนชั้นสารกึ่งตัวนำได้ ฉะนั้นการเลียนแบบขดลวดเหนี่ยวนำ โดยใช้วงจรที่มีเฉพาะอุปกรณ์แอคทีฟ (Active Device) ร่วมกับความต้านทาน  $R$  และตัวเก็บประจุ  $C$  เท่านั้นจึงจะมีประโยชน์ และโดยทั่วไปการเลียนแบบขดลวดเหนี่ยวนำดังกล่าวจะใช้ทฤษฎีของโครงข่ายสองพอร์ตเรียกว่า ไจเรเตอร์ (Gyrator)

### 3.1 หลักการเบื้องต้นของวงจรเลียนแบบขดลวดเหนี่ยวนำ

การออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำ โดยมากใช้ทฤษฎีโครงข่ายสองพอร์ตที่มีคุณสมบัติเป็นไจเรเตอร์ (Gyrator) ซึ่งพัฒนาขึ้นโดย Telegen ในปี ค.ศ.1948 โดยมีสัญลักษณ์ดังรูปที่ 3.1 (ก) หรือเขียนในรูปของวงจรสมมูลสัญญาณขนาดเล็ก (Small Signal Equivalent Circuit) ได้ดังรูปที่ 3.2 (ข)



(ค) การเลียนแบบขดลวดเหนี่ยวนำ

รูปที่ 3.1 สัญลักษณ์ทางไฟฟ้าของไจเรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

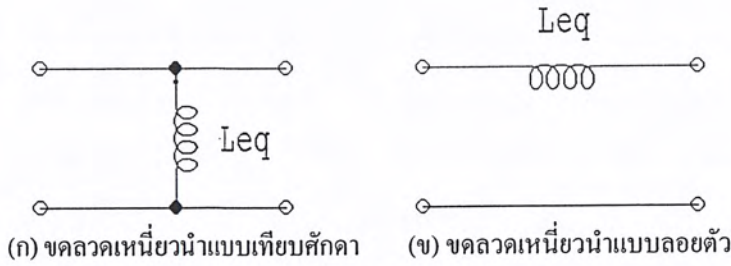
ไจเรเตอร์เป็นโครงข่ายสองพอร์ตที่มีอินพุตอิมพีแดนซ์เท่ากับ

$$Z_{in}(s) = \frac{R_g^2}{Z_L(s)} = R_g^2 Y_L(s) \quad (3.1)$$

โดยที่  $R_g$  เป็นความต้านทานไจเรชัน (Gyration Resistance) ดังนั้นถ้านำตัวเก็บประจุ  $C$  ต่อยังพอร์ตเอาต์พุตตามเส้นประในรูปที่ 3.1 (ก) แล้วจะได้  $Y_L = sC$  และจะทำให้อินพุตอิมพีแดนซ์ที่เกิดขึ้นเป็นค่าของความเหนี่ยวนำ ซึ่งวิธีการสร้างขดลวดเหนี่ยวนำดังกล่าวนี้เรียกว่า การเลียนแบบขดลวดเหนี่ยวนำ (Inductor Simulation) และจากรูป 3.1 (ข) จะเห็นว่ากระแสที่พอร์ตหนึ่งจะแปรผันตรงกับโวลต์เตจที่พอร์ตที่สอง โดยโครงสร้างประกอบด้วยแหล่งจ่ายศักดาควบคุมแหล่งจ่ายกระแสสองวงจร และจากรูปที่ 3.1 (ข) พบว่าค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์จะมีค่ามากและขดลวดเหนี่ยวนำ จากการเลียนแบบจะมีข้อแตกต่างจากขดลวดเหนี่ยวนำทั่วไป คือ

- 1) ขดลวดเหนี่ยวนำที่ได้จากการเลียนแบบจะไม่มีสนามแม่เหล็กไฟฟ้าเกิดขึ้น โดยรอบ
- 2) ค่าความเหนี่ยวนำและค่าคิวแฟกเตอร์ (Quality Factor) ของขดลวดเหนี่ยวนำที่ได้จากการเลียนแบบสามารถทำให้มีค่าสูงๆ ได้
- 3) ขดลวดเหนี่ยวนำที่ได้จากการเลียนแบบ จะสามารถทำให้เป็นค่าขดลวดเหนี่ยวนำแบบปรับค่าได้อย่างสะดวก

และขดลวดเหนี่ยวนำที่ได้จากการเลียนแบบ สามารถแบ่งตามลักษณะการนำไปใช้งานได้เป็นสองแบบ คือ แบบเทียบศักดา (Grounded Inductor) ซึ่งเป็นแบบที่เมื่อนำไปใช้งานจะมีปลายข้างหนึ่งของขดลวดเหนี่ยวนำที่ติดอยู่กับระดับศักดาดิน ดังแสดงในรูปที่ 3.2 (ก) และขดลวดเหนี่ยวนำแบบลอยตัว (Floating Inductor) ซึ่งสามารถนำไปใช้งานแบบลอยตัวได้ดังอุปกรณ์ (Device) ทั่วไปได้ดังแสดงในรูปที่ 3.2 (ข)



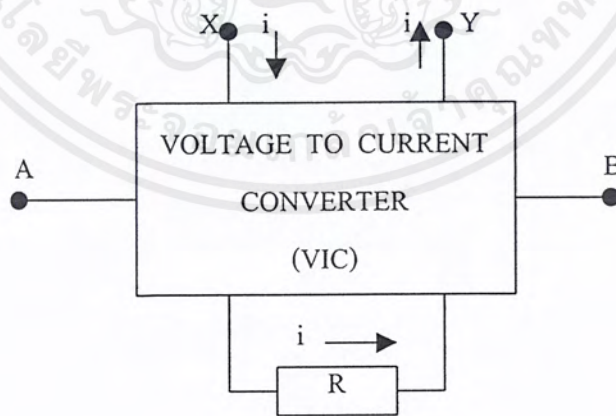
รูปที่ 3.2 การนำขดลวดเหนี่ยวนำที่ได้จากการเลียนแบบไปใช้งาน

### 3.2 หลักการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำ

ในการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำตามที่ได้คิดค้นและพัฒนาขึ้นมาขมออกแบบโดยใช้วิธีศักดาควบคุม โดยอาศัยวงจรเปลี่ยนศักดาเป็นกระแส (Voltage to Current Converter: VIC) เป็นวงจรที่เหมาะสมในการนำมาประดิษฐ์เป็นวงจรรวม

#### 3.2.1 การออกแบบวงจรโดยใช้วิธีศักดาควบคุม

การออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีศักดาควบคุม จะใช้วงจรเปลี่ยนศักดาเป็นกระแสสองวงจร และเพื่อความสะดวกในการอธิบายหลักการเลียนแบบขดลวดเหนี่ยวนำ จึงใช้แผนผังการทำงานดังแสดงในรูปที่ 3.3 มาแทนวงจรเปลี่ยนศักดาเป็นกระแส



รูปที่ 3.3 แผนผังการทำงานของการเปลี่ยนศักดาเป็นกระแส

จากรูปที่ 3.3 จะเห็นว่าถ้าหากเราป้อนศักดาเข้าที่จุด A และ B จะเป็นผลให้เกิดกระแส  $i$  ไหลผ่าน R และเกิดกระแส  $i$  ไหลเข้าที่จุด X และไหลออกที่จุด Y โดยมีค่าทรานคอนดักแตนซ์เท่าเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับ  $1/R$  ดังนั้น การออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำแบบสัปดาห์ควมุนั้นจะใช้วงจรเปลี่ยนสัปดาห์เป็นกระแสสองวงจร โดยออกแบบให้กระแสอินพุตของวงจรเลียนแบบขดลวดเหนี่ยวนำแปรผันตรงกับสัปดาห์คร่อมตัวเปลี่ยนอิมพีแดนซ์และให้กระแสไหลผ่านตัวเปลี่ยนอิมพีแดนซ์แปรผันตรงกับสัปดาห์ที่อินพุตวงจร สามารถแสดงหลักการได้ดังรูปที่ 3.4

จากรูปที่ 3.4 ประกอบด้วยวงจรเปลี่ยนสัปดาห์เป็นกระแสสองวงจร ต่อกับ  $Z_1$  โดยมีการทำงานดังนี้ เมื่อมีการป้อนสัปดาห์เข้าที่จุด A และ B ของวงจรเปลี่ยนสัปดาห์เป็นกระแสสองวงจรที่ 1 จะเป็นผลให้เกิดกระแส  $i_1$  ไหลผ่าน  $R_1$  และเป็นผลให้เกิดกระแส  $i_2$  ไหลผ่าน  $Z_1$  โดยมีทิศทางไหลออกจากจุด Y และไหลเข้าจุด X เป็นผลให้เกิดสัปดาห์คร่อม  $Z_1$  ซึ่งเป็นอินพุตให้กับวงจรเปลี่ยนสัปดาห์เป็นกระแส วงจรที่ 2 ทำให้เกิดกระแส  $i$  ไหลผ่านตัวต้านทาน  $R_2$  เป็นผลให้เกิดกระแสไหลออกจากจุด B และไหลเข้า A ดังรูปที่ 3.4 และสามารถวิเคราะห์เพื่อหาค่าขดลวดเหนี่ยวนำได้ โดยอาศัยความสัมพันธ์ของกระแส  $i$  และสัปดาห์ที่จุด A และ B จากรูปที่ 3.4 สามารถพิจารณาได้ดังนี้คือ

$$V_{AB} = i_1 R_1 \quad (3.2)$$

$$V_{XY} = i_1 Z_1 \quad (3.3)$$

$$V_{XY} = i_2 R_2 \quad (3.4)$$

จากสมการที่ (3.2) และสมการที่ (3.3) จะได้

$$i_1 = \frac{V_{AB}}{R_1}, \quad i_1 = \frac{V_{XY}}{Z_1} \quad (3.5)$$

เพราะฉะนั้น

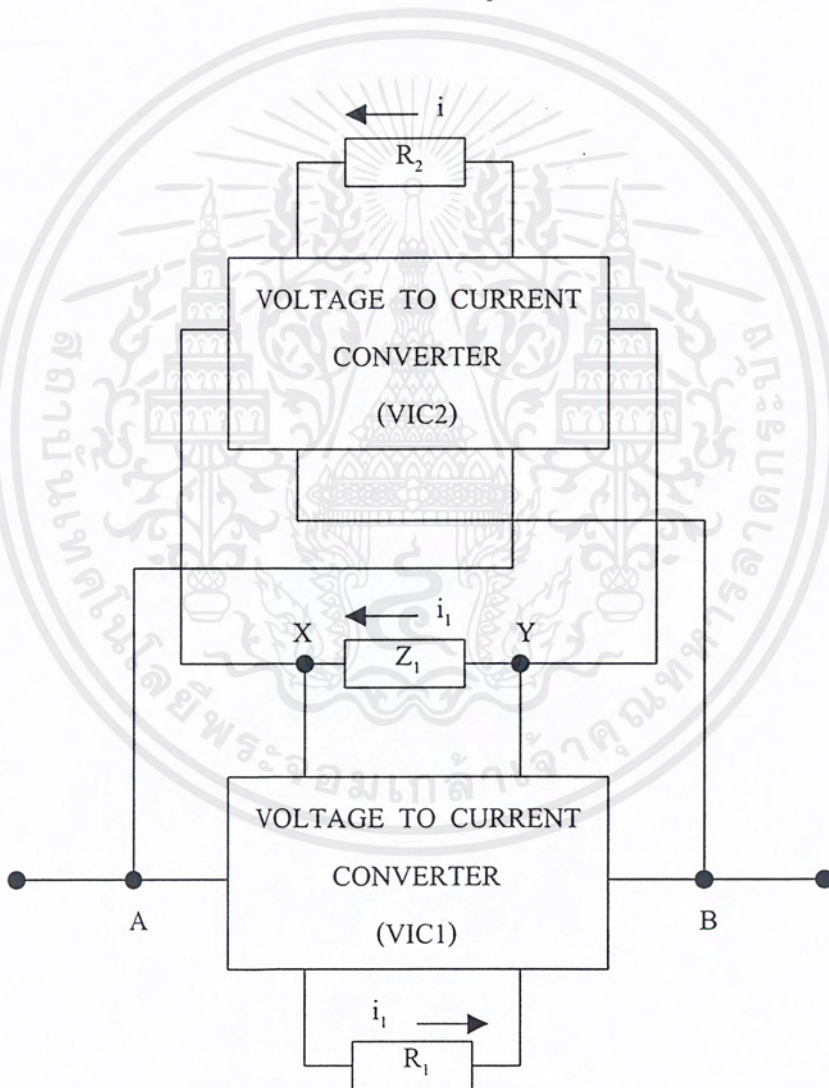
$$V_{XY} = \frac{V_{AB} Z_1}{R_1} \quad (3.6)$$

จากสมการที่ (3.4) เท่ากับสมการที่ (3.6) จะได้

$$i_1 R_2 = \frac{V_{AB} Z_1}{R_1} \quad (3.7)$$

เพราะฉะนั้น

$$Z_{AB} = \frac{V_{AB}}{i} = \frac{R_2 R_1}{Z_1} \quad (3.8)$$



รูปที่ 3.4 หลักการพื้นฐานของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยวิธีศักดาควบคุม

จากสมการที่ (3.8) ถ้าแทน \$Z\_1\$ ด้วย \$1/SC\_1\$ เมื่อ \$S = j\omega\$ แล้วจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z_{AB} = SC_1R_1R_2 \quad (3.9)$$

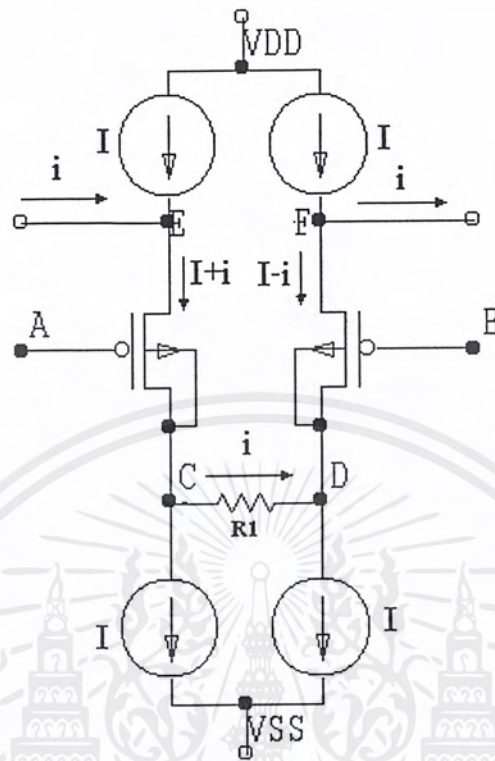
และเราทราบว่าค่ารีแอกแตนซ์เหนี่ยวนำ (Inductive Reactance) หรือค่าความต้านทานของขดลวดที่แปรผันตามความถี่คือ  $Z_L = SL$  ดังนั้นจากสมการที่ (3.9) ทำให้เราทราบว่าที่จุด A และ B จะได้ค่าความเหนี่ยวนำเสมือน (Equivalent Inductance) โดยใช้ตัวย่อว่า  $L_{eq}$  ดังนี้

$$L_{eq} = C_1R_1R_2 \quad (3.10)$$

ผลจากสมการที่ (3.10) ค่าความเหนี่ยวนำที่เลียนแบบขึ้นมามีค่าขึ้นอยู่กับ  $C_1$  และความต้านทาน  $R_1$  และ  $R_2$  อย่างไรก็ตามหลักการในรูปที่ 3.4 ซึ่งได้ผลตามสมการที่ (3.10) ดังกล่าวแล้วนั้นเป็นหลักการทางอุดมคติ ซึ่งจะเป็นแนวทางในการออกแบบวงจรจริงๆ และก่อนจะออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำตามหลักการดังกล่าวจริงๆ เราจะออกแบบ วงจรเปลี่ยนศักดาเป็นกระแสก่อนเป็นอันดับแรก จากนั้นจึงนำมาออกแบบเป็นวงจรเลียนแบบขดลวดเหนี่ยวนำตามหลักการที่เสนอไว้ข้างต้น ซึ่งรายละเอียดการออกแบบวงจรในส่วนต่างๆ จะกล่าวในหัวข้อดังต่อไปนี้

#### 1) วงจรเปลี่ยนศักดาเป็นกระแสโดยใช้อิมโอสเฟต

วงจรเปลี่ยนศักดาเป็นกระแสโดยใช้อิมโอสเฟตนี้ จะใช้วงจรขยายความแตกต่าง (Differential Amplifier) ซึ่งประกอบด้วยมอสเฟต  $M_1$  และ  $M_2$  กับความต้านทาน  $R_1$  ดังรูปที่ 3.5



รูปที่ 3.5 วงจรเปลี่ยนศักดาเป็นกระแสโดยใช้ออสเฟต

การทำงานของวงจรถ่ายคือ ออสเฟตทุกตัวที่ใช้ออกแบบเป็นชนิดเอ็นฮานซ์โหมด (Enhancement Mode) และมีค่าของ  $V_{SB} = \text{ศูนย์}$  (หรือ  $V_T = V_{TO}$ ) และหัวใจสำคัญของวงจรถ่ายคือ ออสเฟต  $M_1$ ,  $M_2$  และ  $R_1$  ที่ต่อกันอยู่ในรูปแบบวงจรถ่ายความแตกต่าง ซึ่งทำหน้าที่เปลี่ยนศักดาหรือแรงดันไฟฟ้าให้กระแส และที่จุด C และจุด D จะต่อกับแหล่งจ่ายกระแสคงที่ I และต่อกับ  $V_{SS}$  เช่นเดียวกันที่จุด E และจุด F จะต่อกับแหล่งจ่ายกระแสคงที่  $i$  โดยถ้าเราให้ศักดาที่จุด A และจุด B โดยศักดาที่จุด A จะมากกว่าที่จุด B จะทำให้เกิดผลต่างศักดาที่จุด C และจุด D เป็นผลให้เกิดกระแส  $i$  ไหลผ่าน  $R_1$  มีทิศทางดังรูปที่ 3.5 เป็นผลให้กระแสเดรนของออสเฟต  $M_1$  และ  $M_2$  เปลี่ยนแปลงจาก I เป็น  $I+i$  และ  $I-i$  ตามลำดับและจะเห็นว่าที่จุด E และจุด F นั้นเมื่อต่อสาขาไปใช้งานจะเกิดกระแส  $i$  ไหลเข้าและไหลออกที่จุด E และจุด F ตามลำดับ

ดังนั้นเราสามารถวิเคราะห์หาค่าอิมพีแดนซ์ (Input Impedance) และค่าทรานคอนดักแตนซ์ (Transconductance) ที่จุด A และ B โดยพิจารณากระแส I รวมกับศักดาที่จุด A และ B ตามรูปที่ 3.5 ได้ดังนี้คือ

$$V_{AB} = V_{GS1} - V_{GS2} + iR_1 \quad (3.11)$$

และเราทราบว่าค่า  $V_{GS}$  ของมอสเฟตทั้งสองขณะทำงานในช่วงอิ่มตัว (Saturation Region)

$$V_{GS} = \sqrt{\frac{2i_D}{B}} + V_T \quad (3.12)$$

ดังนั้นจากสมการที่ (3.11) และ (3.12) จะได้

$$V_{AB} = \sqrt{\frac{2i_{D1}}{B_1}} + V_{T1} - \sqrt{\frac{2i_{D2}}{B_2}} - V_{T2} + iR_1 \quad (3.13)$$

จากวงจรกระแสเดรนของมอสเฟต  $M_1$  และ  $M_2$  คือ

$$\begin{aligned} i_{D1} &= I + i \\ i_{D2} &= I - i \end{aligned} \quad (3.14)$$

จากสมการที่ (3.13) และ (3.14) จะได้

$$V_{AB} = \sqrt{\frac{2(I+i)}{B_1}} + V_{T1} - \sqrt{\frac{2(I-i)}{B_2}} - V_{T2} + iR_1 \quad (3.15)$$

และสามารถหาค่าอิมพีแดนซ์ที่จุด A และ B ได้จาก

$$R_{AB} = \frac{\partial V_{AB}}{\partial i} \quad (3.16)$$

ดังนั้นจากสมการที่ (3.15) และ (3.16) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{AB} = \sqrt{\frac{L}{2K'W}} \left[ \frac{1}{\sqrt{I+i}} + \frac{1}{\sqrt{I-i}} \right] + R_1 \quad (3.17)$$

และค่าทรานคอนดักแตนซ์สามารถหาได้จาก  $G = \frac{1}{R_{AB}}$ , นั่นคือ

$$G_{AB} = \frac{1}{\sqrt{\frac{L}{2K'W}} \left[ \frac{1}{\sqrt{I+i}} + \frac{1}{\sqrt{I-i}} \right] + R_1} \quad (3.18)$$

จากสมการที่ (3.18) เราพบว่าค่าของ  $G_{AB}$  ขึ้นอยู่กับ  $i$  และ  $R_1$  และจะสังเกตเห็นว่า เทอมของค่ากระแส  $i$  ที่เกิดขึ้นจะสัมพันธ์อยู่กับกระแส  $I$  และถ้ามีค่าเป็น  $i < I$  หรือ  $i > I$  จะทำให้ค่าอิมพีแดนซ์ที่จุด A และ B มีค่าเป็นอนันต์ หรือค่าทรานคอนดักแตนซ์ที่จุด A และ B มีค่าเป็นศูนย์ แต่ถ้ากระแส  $i$  เกิดอยู่ในช่วง  $-I < i < I$  ซึ่งเป็นช่วงปฏิบัติงาน (Dynamic Range) โดยช่วงปฏิบัติงานจะกว้างมากหรือน้อยก็จะขึ้นอยู่กับขนาดของแหล่งจ่ายกระแสคงที่  $I$  ซึ่งข้อดีของวงจรนี้คือ ใช้อุปกรณ์น้อยและให้ช่วงกระแสปฏิบัติงานกว้าง

### 2) วงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีสกัดคาควบคุม

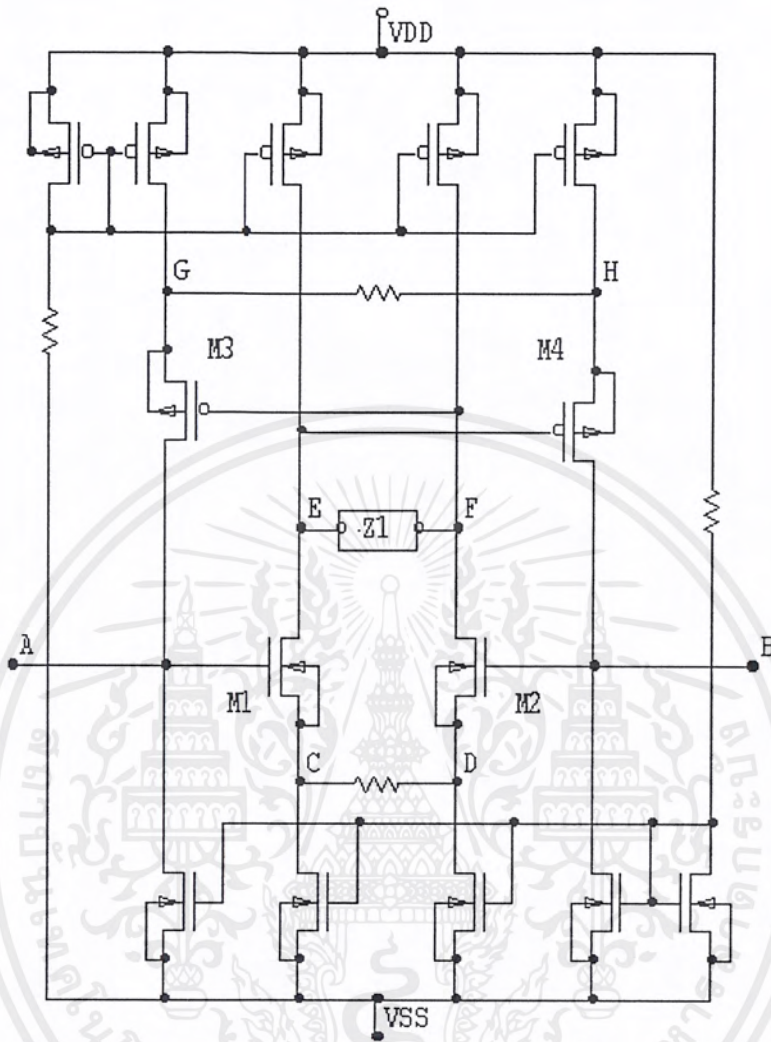
จากรูปที่ 3.4 แสดงถึงหลักการของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีสกัดคาควบคุม และในการออกแบบวงจรในหัวข้อนี้ เมื่อแทนส่วนของวงจรเปลี่ยนสกัดคาเป็น กระแสตามหลักการ จะได้วงจรเลียนแบบขดลวดเหนี่ยวนำโดยวิธีสกัดคาควบคุม ดังรูปที่ 3.6 โดย มอสเฟตทุกตัวที่ใช้ในการออกแบบวงจรเป็นแบบเอ็นฮานซ์เมนต์ (Enhancement Mode) และมีค่าของ  $V_{BS} =$  ศูนย์ (หรือ  $V_T = V_{TO}$ ) ทุกตัว

จากวงจรเลียนแบบขดลวดเหนี่ยวนำดังรูปที่ 3.6 ประกอบด้วยมอสเฟตทั้งหมด 4 ตัว คือ  $M_1$  ถึง  $M_4$  และยังประกอบด้วยตัวเก็บประจุ  $C_1$  จำนวน 1 ตัว ตัวต้านทาน 2 ตัว คือ  $R_1$  และ  $R_2$  และแหล่งจ่ายกระแสคงที่ 8 ตัว คือ  $I_1$  ถึง  $I_8$  โดยที่  $I_1 = I_2 = I_3 = I_4 = I_5 = I_6 = I_7 = I_8 = I$  โดยที่ มอสเฟตทุกตัวจะถูกไบอัสให้ทำงานในช่วงอิ่มตัว (Saturation Region)

### 3) การทำงานของวงจร

วงจรในรูปที่ 3.6 มีการทำงานดังนี้คือ ขณะไม่ป้อนสกัดคาที่จุด A และ B ทำให้ไม่เกิดผลต่างสกัดคาที่จุด A และ B ดังนั้นไม่มีกระแสไหลผ่าน ความต้านทาน  $R_1$  เป็นผลให้ กระแสเดรนของ  $M_1$  และ  $M_2$  ซึ่งถูกไบอัสโดยแหล่งจ่ายกระแสคงที่มีค่าเท่ากับ  $I$  ไม่มีการเปลี่ยน

แปลง ดังนั้นจึงไม่มีกระแสไหล  $i_1$  ผ่าน  $Z_1$  และไม่มีกระแส  $I$  ไหลผ่าน  $R_2$  เช่นกัน แต่เมื่อป้อน ศักดาที่จุด A และ B โดยให้ศักดาที่จุด A มากกว่าจุด B ทำให้เกิดผลต่างศักดาที่จุด C และ D เป็น ผลให้มีกระแส  $i_1$  ไหลผ่าน  $R_1$  เป็นผลให้เกิดกระแสเดรนของมอสเฟต  $M_1$  เปลี่ยนแปลงจาก  $I$  เป็น  $I+i_1$  และกระแสเดรนของมอสเฟต  $M_2$  เปลี่ยนแปลงจาก  $I$  เป็น  $I-i_1$  และเนื่องจาก  $Z_1$  ต่อ อยู่ระหว่างขาเดรนทั้งสองของมอสเฟต  $M_1$  และ  $M_2$  จึงเกิดกระแส  $i_1$  ไหลผ่าน  $Z_1$  (โดยกระแสไม่ ไหลเข้าขาเกตของ  $M_3$  และ  $M_4$  เนื่องจากคุณสมบัติของมอสเฟตที่อินพุตอิมพีแดนซ์สูงมาก) จึง ทำให้มีศักดาผลต่างขึ้นที่  $Z_1$  ซึ่งศักดา ณ จุดนี้ก็คือ ศักดาที่ขาเกตทั้งสองของมอสเฟต  $M_3$  และ  $M_4$  ซึ่งเป็นชนิด P ก็จะทำการเปลี่ยนศักดาตกคร่อม  $Z_1$  เป็นกระแส  $i$  ไหลผ่าน  $R_2$  โดยไหลออกจากขา ซอร์สของ  $M_3$  ยังผลให้กระแสเดรนของ  $M_3$  เปลี่ยนแปลงจาก  $I$  เป็น  $I-I$  และกระแสเดรน  $M_4$  เปลี่ยนแปลงจาก  $I$  เป็น  $I+i$  และเนื่องจากแหล่งจ่ายกระแสคงที่  $I$  ต่ออยู่ที่จุด A และ B เป็นผลให้ เกิดกระแส  $i$  ไหลเข้าที่จุด A และไหลออกที่จุด B ดังนั้นเมื่อพิจารณาความสัมพันธ์ของศักดาที่จุด A และ B กับกระแส  $i$  สามารถวิเคราะห์ค่าขดลวดเหนี่ยวนำเสมือนที่เกิดขึ้นได้ตามหลักการที่นำ เสนอไว้



รูปที่ 3.6 วงจรเลียนแบบขดลวดเหนี่ยวนำใช้วิธีสกัดค่าควบคุม

#### 4) การวิเคราะห์หาค่าคุณสมบัติของวงจรทางทฤษฎี

ในหัวข้อนี้ จะเป็นการวิเคราะห์คุณสมบัติ ของวงจรเลียนแบบขดลวดเหนี่ยวนำ เพื่อพิจารณาอินพุตอิมพีแดนซ์ (Input Impedance) ช่วงสัปดาห์และกระแสปฏิบัติงาน (Dynamic Range) ของขดลวดเหนี่ยวนำเสมือน

##### 4.1) การวิเคราะห์อินพุตอิมพีแดนซ์(Input Impedance)

การวิเคราะห์อินพุตอิมพีแดนซ์ โดยพิจารณาความสัมพันธ์ของศักดาที่จุด A และ B และกระแส  $i$  ซึ่งจะทำให้วิเคราะห์ค่าขดลวดเหนี่ยวนำเสมือนที่เกิดขึ้นได้จากวงจรรูปที่ 3.6 สามารถวิเคราะห์ได้โดยพิจารณาจุด A และ B จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{AB} = V_{GS1} - V_{GS2} + i_1 R_1 \quad (3.19)$$

พิจารณาที่จุด E จะได้

$$V_{FE} = V_{GS4} - V_{GS3} + iR_2 \quad (3.20)$$

โดยที่

$$V_{FE} = i_1 Z_1 \quad (3.21)$$

นำสมการที่ (3.21) แทนในสมการที่ (3.20) จะได้

$$i_1 Z_1 = V_{GS4} - V_{GS3} + iR_2 \quad (3.22)$$

นำสมการที่ (3.22) แทนในสมการที่ (3.19) จะได้

$$V_{AB} = V_{GS1} - V_{GS2} + \frac{R_1 V_{GS4}}{Z_1} - \frac{V_{GS3} R_1}{Z_1} + \frac{iR_2 R_1}{Z_1} \quad (3.23)$$

จากสมการของมอสเฟตที่มีการทำงานในช่วงอิมิตัวดั่งสมการที่ 2.16 จะมีค่าของกระแสเดรนเป็น

$$i_D = \frac{K'W}{2L} (V_{GS} - V_T)^2 = \frac{B}{2} (V_{GS} - V_T)^2 \quad ; 0 < V_{GS} - V_T < V_{DS} \quad (3.24)$$

ดังนั้นเราสามารถกำหนด  $V_{GS}$  ในกรณีทั่วไปได้โดย

$$V_{GSi} = \sqrt{\frac{2i_{D1}}{B_1}} + V_{T1} \quad \text{โดยที่ } i = 1, 2 \quad (3.25)$$

เช่นเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{GSj} = \sqrt{\frac{2i_{Dj}}{B_j}} + |V_{Tj}| \quad \text{โดยที่ } j = 3,4 \quad (3.26)$$

นำสมการที่ (3.25) และ (3.26) แทนในสมการที่ (3.23) จะได้

$$V_{AB} = \sqrt{\frac{2i_{D1}}{B_1}} + V_{T1} - \sqrt{\frac{2i_{D2}}{B_2}} - V_{T2} + \frac{R_1}{Z_1} \sqrt{\frac{2i_{D4}}{B_4}} + |V_{T4}| - \frac{R_1}{Z_1} \sqrt{\frac{2i_{D3}}{B_3}} - |V_{T3}| + \frac{iR_2R_1}{Z_1} \quad (3.27)$$

และจากวงจรเรธาทราบว่

$$I_{D1} = I + i_1 \quad (3.28)$$

$$I_{D2} = I - i_1 \quad (3.29)$$

$$I_{D3} = I - i \quad (3.30)$$

$$I_{D4} = I + i \quad (3.31)$$

และสมมติให้  $M_1, M_2, M_3$  และ  $M_4$  มีความสมพงค์กันมากดังนั้น

$$B_1 = B_2 = B_3 = B_4 = B \quad (3.32)$$

$$V_{T1} = V_{T2}, |V_{T4}| = |V_{T3}| \quad (3.33)$$

แทนสมการที่ (3.28) ถึงสมการที่ (3.31) และสมการที่ (3.32) สมการที่ (3.33) ในสมการที่ (3.27) จะได้

$$V_{AB} = \sqrt{\frac{2(I+i_1)}{B}} - \sqrt{\frac{2(I-i_1)}{B}} + \frac{R_1}{Z_1} \sqrt{\frac{2(I+i)}{B}} - \frac{R_1}{Z_1} \sqrt{\frac{2(I-i)}{B}} + \frac{iR_2R_1}{Z_1} \quad (3.34)$$

จากสมการที่ (3.34) เพื่อความสะดวกในการวิเคราะห์จะประมาณค่าโดยอาศัยคุณสมบัติของฟังก์ชันการกระจาย ดังนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\sqrt{1+X} = 1 + X/2 \quad \text{สำหรับที่ } X \ll 1 \quad (3.35)$$

ดังนั้น จากสมการที่ (3.34) และ (3.35) จะได้

$$V_{AB} = \sqrt{\frac{2I}{B}} \left[ \left( 1 + \frac{i_1}{2I} \right) - \left( 1 - \frac{i_1}{2I} \right) \right] + \frac{R_1}{Z_1} \sqrt{\frac{2I}{B}} \left[ \left( 1 + \frac{i}{2I} \right) - \left( 1 - \frac{i}{2I} \right) \right] + \frac{iR_1R_2}{Z_1} \quad (3.36)$$

$$V_{AB} = \sqrt{\frac{2I}{B}} \left( \frac{i_1}{I} \right) + \frac{R_1}{Z_1} \sqrt{\frac{2I}{B}} \left( \frac{i}{I} \right) + \frac{iR_1R_2}{Z_1} \quad (3.37)$$

จากนั้นนำสมการที่ 3.22 แทนในสมการที่ 3.37 จะได้

$$V_{AB} = \frac{2i}{IBZ_1} + \sqrt{\frac{2}{IB}} \left( \frac{R_1 + R_2}{Z_1} \right) i + \frac{iR_1R_2}{Z_1} \quad (3.38)$$

ดังนั้นอิมพีแดนซ์ที่สังเกตที่จุด A และ B คือ

$$Z_{in} = \frac{V_{AB}}{i} = \frac{1}{Z_1} \left[ \frac{2}{IB} + \sqrt{\frac{2}{IB}} R_1 + R_2 + R_1R_2 \right] \quad (3.39)$$

จากสมการที่ (3.39) เป็นอินพุตอิมพีแดนซ์ของวงจรรูปที่ 3.6 จะเห็นว่า ถ้าเรากำหนดให้  $Z_1=R_1=R_2=10\text{k}\Omega$  และ  $K'=1.5574 \times 10^{-5} \text{ A/V}$  และ  $I=1\text{mA}$  จะได้ค่าของอินพุตอิมพีแดนซ์เท่ากับ  $14.87\text{k}\Omega$

#### 4.2) การวิเคราะห์หาค่ากระแสและศักดาปฏิบัติงาน

ในหัวข้อนี้จะเป็นการพิจารณาค่าศักดาและกระแสปฏิบัติงาน โดยจะเริ่มจากการพิจารณาศักดาปฏิบัติงาน และเพื่อความสะดวกจะแทน  $Z_1$  ด้วยความต้านทาน  $R$  และแทนแหล่งจ่ายกระแสคงที่ด้วยมอสเฟตที่มีการไบอัสให้กระแสไหลผ่านเท่ากับ  $I$  ดังแสดงได้ในรูปที่ 3.10 ซึ่งพบว่าวงจรประกอบด้วยวงจรเปลี่ยนศักดาเป็นกระแสสองวงจร และการทำงานเป็นลักษณะศักดาควบคุมดังนั้นศักดาปฏิบัติงานจะกระทำได้สูงสุดจะขึ้นอยู่กับวงจรเปลี่ยนศักดาเป็นกระแสชุดแรก ซึ่งมีมอสเฟต  $M_1$  และ  $M_2$  และ  $R_1$  แต่เนื่องจาก  $M_1$  และ  $M_2$  ถูกไบอัสด้วยกระแสคงที่และเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมมาตรกัน จึงพิจารณาเฉพาะมอสเฟต  $M_1$ ,  $M_{12}$  และ  $M_{16}$  เพื่อหาค่า  $V_{A(max)}$  และ  $V_{A(min)}$  ซึ่งเป็นค่าศักดาปฏิบัติงานสูงสุดและต่ำสุดที่เกิดขึ้นที่เกทของ  $M_1$  ซึ่งยังคงสามารถทำให้  $M_1$  ทำงานอยู่ในช่วงอิมตัวได้ ดังนั้นสามารถคำนวณหาค่าของศักดาปฏิบัติงานได้ดังนี้คือ

$$\text{ศักดาปฏิบัติงาน} = V_{A(max)} - V_{A(min)} \quad (3.40)$$

พิจารณา  $V_{A(max)}$  ได้จากวงจรดังรูปที่ 3.7 จะได้

$$V_{A(max)} = V_{DD} - V_{DS12} - V_{DS1} - V_{GS1} \quad (3.41)$$

ถ้า  $M_1$  และ  $M_{12}$  ยังคงมีการทำงานในช่วงการทำงานอิมตัวแล้ว

$$V_{DS} = V_{GS} - V_T \quad (3.42)$$

ดังนั้นจากเงื่อนไขในสมการที่ (3.42) จะได้

$$V_{A(max)} = V_{DD} - \sqrt{\frac{2I}{B}} - 2\sqrt{\frac{(I+i_1)}{B}} - V_{T1} \quad (3.43)$$

เช่นกันในการคำนวณหาค่า  $V_{A(min)}$  นั้นศักดาจะสวิงอยู่ในช่วงของ  $-V_{SS}$  โดยผ่านแหล่งจ่ายกระแส  $I_6$  จึงแทนด้วย  $M_{16}$  ดังรูปที่ 3.7 จะสามารถพิจารณาค่า  $V_{A(min)}$  ได้ดังนี้

$$V_{A(min)} = V_{SS} + V_{DS16} + V_{GS1} \quad (3.44)$$

ถ้า  $M_1$  และ  $M_{16}$  ยังคงมีการทำงานช่วงการทำงานอิมตัวแล้ว จากสมการที่ (3.43) และ (3.44) จะได้

$$V_{A(min)} = V_{SS} + \sqrt{\frac{2I}{B}} + \sqrt{\frac{2(I+i_1)}{B}} + V_{T1} \quad (3.45)$$

ดังนั้นจากสมการที่ (3.45) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{ศักดาปฏิบัติงาน} = V_{DD} - V_{SS} - 2\sqrt{\frac{2I}{B}} - 3\sqrt{\frac{2(I + i_1)}{B}} - 2V_{T1} \quad (3.46)$$

จากสมการที่ (3.46) พบว่าค่าศักดาปฏิบัติงานจะขึ้นอยู่กับการใช้ค่าแหล่งจ่าย  
คงที่และอัตราส่วนของ W/L โดยถ้าเลือกออกแบบแหล่งจ่ายกระแสคงที่ให้มามีค่าน้อย และได้อัตรา  
ส่วนของ W/L ให้มากขึ้นจะทำให้ค่าศักดาปฏิบัติงานกว้างขึ้น เช่น ถ้าในการออกแบบวงจรเลือก  
ใช้  $V_{DD} = 10V$ ,  $V_{SS} = -10V$  และใช้กระแส  $I = 1mA$ ,  $V_{T1} = 2V$ ,  $K' = 1.5574 \times 10^{-5} A/V^2$  และ  $W/L =$   
 $100/10$  ทำให้ช่วงศักดาปฏิบัติงานของวงจรได้อยู่ในช่วงไม่เกิน  $\pm 4 V_p$  หรือ  $8V_{p-p}$

ส่วนการพิจารณากระแสปฏิบัติงานเราจะพิจารณากระแส  $i_1$  และ  $I$  ของวงจร  
จากวงจรพิจารณาที่จุด C และ D จะพบว่า ถ้าหากผลต่างกระแส  $i_1$  ที่ไหลผ่าน  $R_1$  มีค่ามากขึ้นเท่า  
กับ  $I$  จะทำให้กระแสเดรนของ  $M_1$  และ  $M_2$  เป็นศูนย์ได้ ดังนั้นจะเป็นผลให้วงจรเปลี่ยนศักดา  
เป็นกระแสวงจที่สองไม่ทำงานก็จะไม่มีกระแส  $i$  เกิดขึ้นดังนั้นเราสามารถสรุปได้ว่า

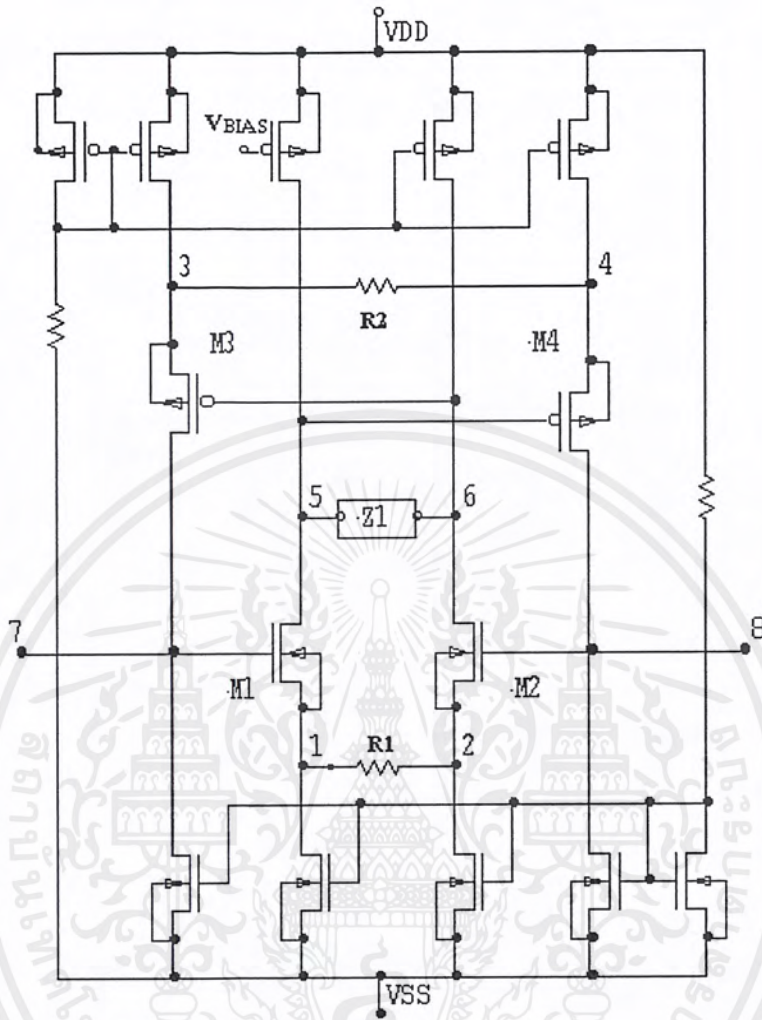
$$I_{D1} = 0 \quad \text{เมื่อ} \quad i_1 = -I \quad (3.47)$$

$$I_{D2} = 0 \quad \text{เมื่อ} \quad i_1 = I \quad (3.48)$$

จากสมการที่ (3.47) และ (3.48) จึงสามารถสรุปได้ว่า กระแสปฏิบัติงานของวงจร คือ

$$-I < i_1 < I \quad (3.49)$$

จากสมการที่ (3.49) จากวงจรจะใช้แหล่งจ่ายกระแสคงที่  $I$  เท่ากับ  $1mA$  ดังนั้นช่วงกระแส  
ปฏิบัติงานของวงจรจะอยู่ในช่วง  $-1mA < i < 1mA$



รูปที่ 3.7 วงจรที่ใช้พิจารณากระแสและศักดาปฏิบัติงาน

### 3.2.2 การออกแบบวงจรแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

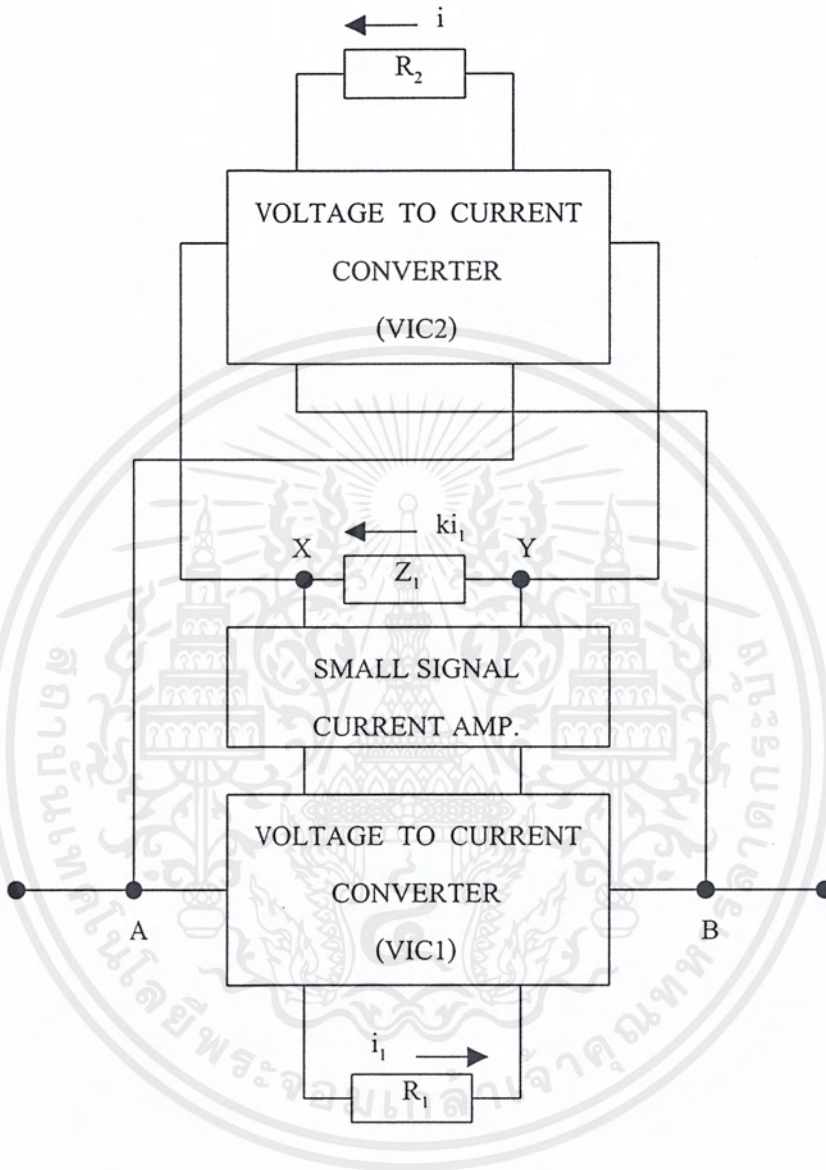
การออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟตที่ผ่านมานั้น ได้ออกแบบให้วงจรสามารถทำงานได้ตามหลักการที่นำเสนอ และวงจรที่ออกแบบขึ้นสามารถเปลี่ยนค่าความเหนี่ยวนำได้โดยการเปลี่ยนค่าของ  $R_1$ ,  $R_2$  และ  $R_3$  ซึ่งยังมีความยุ่งยาก ในการเปลี่ยนค่าความเหนี่ยวนำขณะนำไปใช้งาน และไม่สามารถเปลี่ยนค่าความเหนี่ยวนำได้โดยใช้กระแสหรือศักดาได้ ดังนั้นในหัวข้อนี้จะกล่าวถึงการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟต และสามารถปรับค่าของความเหนี่ยวนำดังกล่าวว่า การเปลี่ยนโดยวิธีอิเล็กทรอนิกส์ จะต้องคำนึงถึงความประหยัดความแม่นยำในการทำงาน และการออกแบบวงจรจะต้องมีความเหมาะสมที่จะสามารถนำไปสร้างเป็นวงจรรวมด้วย และ ในการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำโดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้มอสเฟตแบบปรับค่าได้ โดยวิธีอิเล็กทรอนิกส์ประกอบด้วยมอสเฟต ตัวต้านทาน 2 ตัวและตัวเก็บประจุ 1 ตัว

1) หลักการเบื้องต้นของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟตแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

แนวความคิดเบื้องต้นในการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำ โดยใช้มอสเฟตแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์นั้น พิจารณาตามหลักการพื้นฐานของการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีศักดาควบคุม และใช้วงจรเปลี่ยนศักดาเป็นกระแสสองวงจรเช่นเดียวกัน โดยเมื่อมีการป้อนศักดาอินพุตให้แก่วงจรเปลี่ยนศักดาเป็นกระแสวงจแรก ก็จะได้กระแสเอาต์พุตที่วงจรเปลี่ยนศักดาเป็นกระแส และเพื่อให้วงจรสามารถปรับค่าได้ด้วยวิธีอิเล็กทรอนิกส์ จึงนำกระแสที่เอาต์พุตมาขยาย โดยวงจรขยายสัญญาณกระแสขนาดเล็ก (Small Signal Current Amplifier) เพื่อที่จะทำให้กระแสเอาต์พุตที่มีการคูณด้วยค่าคงที่ และถ้าเราบังคับให้กระแสดังกล่าวไหลผ่านตัวเก็บประจุ เกิดเป็นผลต่างศักดาตกคร่อมตัวเก็บประจุ และค่าศักดาตกคร่อมตัวเก็บประจุดังกล่าวจะถูกนำไปต่อเข้าวงจรเปลี่ยนศักดาเป็นกระแสวงจที่ 2 ดังนั้นจะเกิดกระแสที่เอาต์พุตของวงจรเปลี่ยนศักดาเป็น กระแสวงจที่ 2 และนำกระแสนี้ป้อนกลับไปยังจุดศักดาอินพุตของวงจรเปลี่ยนศักดาเป็นกระแสวงจที่ 1 โดยบังคับให้มีกระแสไหลเข้าที่ขั้วต้นของอินพุต และไหลออกที่ขั้วปลายของอินพุตของวงจรเปลี่ยนศักดาเป็นกระแสวงจที่ 1 ซึ่งจากความสัมพันธ์ของศักดาและกระแสจากแนวคิดดังกล่าว จะสามารถหาค่าของการเหนี่ยวนำที่แปรผันกับค่าคงที่ และออกแบบวงจรขยายสัญญาณขนาดเล็กให้ปรับค่าอัตราการขยายได้ โดยใช้การปรับกระแส (หรือศักดา) ก็จะสามารถปรับขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์ได้จากแนวความคิดดังกล่าว สามารถเขียนเป็นหลักการเบื้องต้นได้ดังรูปที่ 3.8



รูปที่ 3.8 หลักการพื้นฐานของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบใช้มอสเฟตและปรับค่าได้ด้วยวิธีอิเล็กทรอนิกส์

จากหลักการพื้นฐานในรูปที่ 3.8 ถ้าหากเราป้อนศักดาที่จุด A และ B ให้เกิดความต่างศักดากันโดยที่  $V_A$  มีศักดาสูงกว่า  $V_B$  ฉะนั้น  $V_A$  ก็จะเป็นบวกกว่า  $V_B$  เป็นผลให้วงจรเปลี่ยนศักดาเป็นกระแสวงจรที่ 1 เกิดกระแสไหลผ่าน R โดยกระแสผลต่างๆที่ได้จะเท่ากับ

$$i_1 = \frac{V_{AB}}{R_1} \quad (3.50)$$

และเอาต์พุตของวงจรเปลี่ยนศักดาเป็นกระแสวงจรที่หนึ่ง จะส่งผ่านยังวงจรขยายสัญญาณกระแสขนาดเล็ก ที่มีอัตราขยายเท่ากับ  $K$  ดังนั้นจะได้กระแสเอาต์พุตของวงจรขยายสัญญาณกระแสขนาดเล็กเป็น  $Ki_1$  และเมื่อนำตัวเก็บประจุมาต่อเอาต์พุตของวงจรทำให้กระแสไหลผ่าน  $C_1$  เกิดผลต่างศักดาตกคร่อม  $C_1$  ดังนี้

$$V_{XY} = \frac{Ki_1}{SC_1} \quad (3.51)$$

ดังนั้นจากสมการที่ (3.50) และ (3.51) จะได้

$$V_{XY} = \frac{KV_{AB}}{SC_1R_1} \quad (3.52)$$

และระดับศักดาผลต่างที่ตกคร่อม  $C_1$  จะเป็นศักดาให้กับวงจรเปลี่ยนศักดาเป็นกระแสวงจรที่สองจึงทำให้เกิดผลต่างกระแสที่เอาต์พุตเป็น

$$i = \frac{V_{XY}}{R_2} \quad (3.53)$$

และจากสมการที่ (3.52) และ (3.53) จะได้

$$i = \frac{KV_{AB}}{SC_1R_1R_2} \quad (3.54)$$

และเราสามารถหาอินพุตอิมพีแดนซ์ได้จากความสัมพันธ์ของ (3.54) ดังนี้

$$Z_{in} = \frac{V_{AB}}{i} = \frac{SC_1R_1R_2}{K} \quad (3.55)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

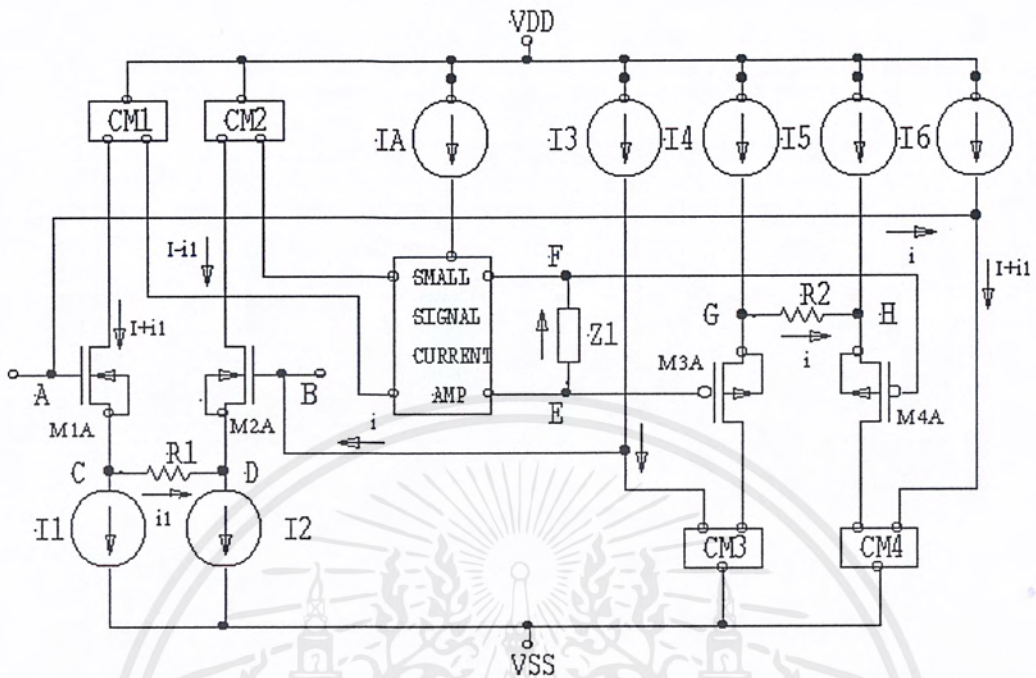
ดังนั้นสามารถหาขดลวดเหนี่ยวนำเสมือนได้ดังสมการ (3.56)

$$L_{eq} = \frac{C_1 R_1 R_2}{K} \quad (3.56)$$

จากสมการที่ (3.56) พบว่าถ้าเราออกแบบวงจรขยายสัญญาณขนาดเล็กให้สามารถปรับค่าอัตราขยาย  $K$  ได้โดยวิธีอิเล็กทรอนิกส์แล้ว เราจะสามารถปรับค่า  $L_{eq}$  ได้ด้วยวิธีอิเล็กทรอนิกส์เช่นกัน

## 2) วงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟตแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

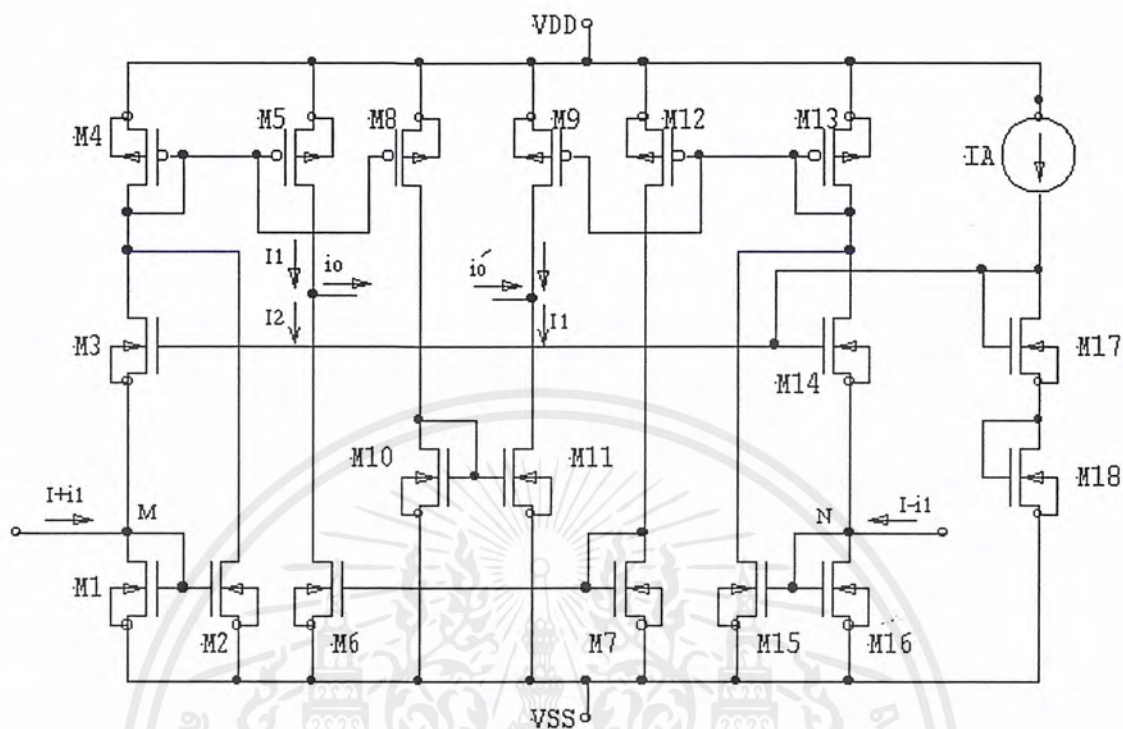
ในการออกแบบวงจรเพื่อให้ได้ผลตามหลักการนั้น สามารถออกแบบได้ดังรูปที่ 3.9 ซึ่งจะเห็นว่ามีส่วนประกอบของวงจรมีส่วนประกอบที่สำคัญสองส่วนด้วยกันคือส่วนของวงจรเปลี่ยนศักดาเป็นกระแสซึ่งมีอยู่สองวงจร และส่วนที่สองเป็นวงจรขยายสัญญาณกระแสขนาดเล็ก ในส่วนของวงจรเปลี่ยนศักดาเป็นกระแสนั้นจะใช้ วงจรสะท้อนกระแสเข้ามาเพื่อจัดกระแสให้เหมาะสมกับวงจรขยายสัญญาณกระแสขนาดเล็ก ดังนั้นทำให้วงจรเปลี่ยนศักดาเป็นกระแสมีส่วนประกอบคือ มอสเฟต  $M_{1A}$ ,  $M_{2A}$  แหล่งจ่ายกระแสคงที่  $I_1$  และ  $I_2$  โดยกำหนดให้  $I_1 = I_2 = I_3$  วงจรสะท้อนกระแส  $CM_1$ ,  $CM_2$  และ  $R_1$  ส่วนวงจรเปลี่ยนกระแสวงจรที่สองประกอบด้วย มอสเฟต  $M_{3A}$ ,  $M_{4A}$  แหล่งจ่ายกระแสคงที่  $I_3$ ,  $I_4$ ,  $I_5$ ,  $I_6$  โดยที่  $I_3 = I_4 = I_5 = I_6 = I$  วงจรสะท้อนกระแส  $CM_3$ ,  $CM_4$  และ  $R_2$  โดยในวงจรเปลี่ยนศักดาเป็นกระแสวงจรที่ 2 นั้น จะเพิ่มแหล่งจ่ายกระแสคงที่  $I_3$ ,  $I_6$  ขึ้นมาเพื่อบังคับให้กระแสไหลเข้าจุด A และไหลออกที่จุด A กระแสไหลออกที่จุด B เพื่อให้เป็นไปตามหลักการที่ได้เสนอไว้



รูปที่ 3.9 แผนภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟตแบบปรับค่าได้ด้วยวิธีอิเล็กทรอนิกส์

3) วงจรขยายสัญญาณกระแสขนาดเล็ก

วงจรขยายสัญญาณกระแสขนาดเล็กอาศัยหลักการของวงจร Current Squaring สองวงจรร่วมกับวงจรจัดไบอัสและวงจรสะท้อนกระแส แสดงดังรูปที่ 3.10



รูปที่ 3.10 วงจรขยายสัญญาณขนาดเล็กแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

จากวงจรในรูปที่ 3.10 มีส่วนประกอบที่สำคัญอยู่สามส่วนด้วยกัน คือ วงจร Current Squaring วงจรจัดไบอัส และวงจรสะท้อนกระแส โดย  $M_1$ ,  $M_2$  และ  $M_3$  เป็นวงจร Current Squaring วงจรที่สองโดยมีอินพุตอยู่ที่จุด M และ N ตามลำดับ ส่วนมอสเฟต  $M_{17}$ ,  $M_{18}$  และแหล่งจ่ายกระแสคงที่  $I_A$  เป็นตัวควบคุมการไบอัสของวงจร โดยมันจะเป็นแหล่งจ่ายศักดาอ้างอิงให้กับมอสเฟต  $M_3$  และ  $M_{14}$  ส่วนมอสเฟต  $M_4$ ,  $M_5$ ,  $M_8$  และ  $M_6$ ,  $M_7$ ,  $M_{10}$ ,  $M_{11}$  และ  $M_9$ ,  $M_{12}$ ,  $M_{13}$  เป็นวงจรสะท้อนกระแส (Current Mirror) และเรากำหนดให้มอสเฟตทุกตัวมีค่า  $W/L$  เท่ากัน การทำงานของวงจรคือ ถ้ากำหนดกระแสผลต่างไหลเข้าที่อินพุตของพอร์ต์ M และ N เป็น  $(I+i_1)$  และ  $(I-i_1)$  ตามลำดับ โดยกระแส  $(I+i_1)$  จะผ่านวงจร Current Squaring วงจรที่หนึ่งเป็นผลให้เกิดกระแส  $I_1$  และกระแส  $I_1$  ถูกสะท้อนไปที่จุด E โดยวงจรสะท้อนกระแส  $M_4$ ,  $M_6$  ขณะเดียวกัน กระแส  $(I-i_1)$  ก็ผ่านวงจร Current Squaring วงจรที่สอง เป็นผลให้เกิดกระแส  $I_2$  ถูกสะท้อนไปยังขาเดรนของ  $M_7$  โดยวงจรสะท้อนกระแส  $M_{12}$ ,  $M_{13}$  ขณะเดียวกัน  $M_6$  และ  $M_7$  ซึ่งเป็นวงจรสะท้อนกระแส จะทำให้เกิด  $I_2$  ไหลออกที่จุด E ดังนั้นผลต่างของกระแส  $I_1$  และ  $I_2$  ที่จุด E คือ  $i_o$  มีทิศทางไหลออกจากจุด E ดังรูป และเช่นเดียวกันจะเห็นว่า  $M_6$  จะคัดลอกกระแส  $I_1$  เพื่อส่งไปยังวงจรสะท้อนกระแส  $M_{10}$ ,  $M_{11}$  และจะคัดลอกกระแส  $I_2$  เกิดกระแส  $I_2$  ไหลเข้าจุด F เป็นผลให้เกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสผลต่างของกระแสที่จุด F คือ  $i_o'$  มีทิศทางกรไหลเข้าดังรูปที่ 3.18 จากการทำงานเราสามารถเขียนเป็นสมการของ  $I_1$  และ  $I_2$  ได้ดังนี้

$$I_1 = 2I_A + \frac{(I + i_1)^2}{8I_A} \quad (3.57)$$

และ

$$I_2 = 2I_A + \frac{(I - i_1)^2}{8I_A} \quad (3.58)$$

โดยที่เราให้อุปกรณ์ทุกตัวทำงานที่กระแส  $I + i_1 < 4I_A$  แล้วเราเขียนสมการกระแสเอาต์พุต  $I_o$  ที่ไหลออกจากจุด E ได้ดังนี้

$$\begin{aligned} i_o &= (I_1 - I_2) \\ &= Ki_1 = \left( \frac{I}{2I_A} \right) i_1 \end{aligned} \quad (3.59)$$

เช่นเดียวกันสามารถเขียนสมการกระแส  $i_o'$  ที่ไหลเข้าจุด F ได้ก็คือ

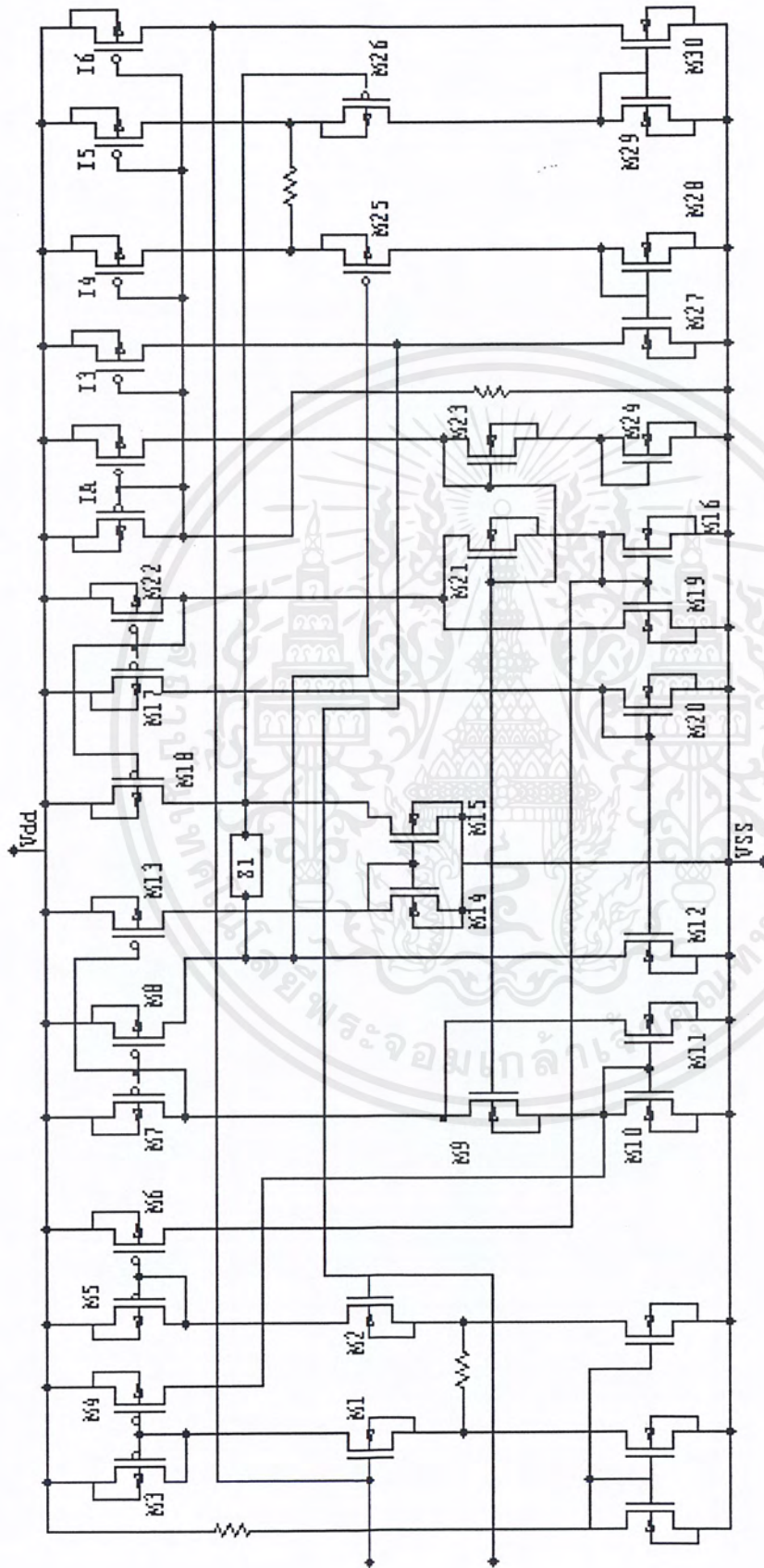
$$\begin{aligned} i_o' &= (I_1 - I_2) \\ &= Ki_1 = \left( \frac{I}{2I_A} \right) i_1 \end{aligned} \quad (3.60)$$

จากสมการที่ (3.59) และ (3.60) จะเห็นว่ากระแสนาเล็กถูกขยายโดยค่า  $K$  ซึ่งพบว่าค่า  $K$  สามารถเปลี่ยนค่าได้ด้วยวิธีอิเล็กทรอนิกส์โดยการเปลี่ยนค่ากระแส  $I_A$  และจากสมการที่ (3.57) และ (3.58) พบว่าค่า  $K$  จะจำกัดที่  $K_{MAX} \leq 2$  และเมื่อได้วงจรตามที่เรากำลังต้องการแล้วต่อไปจะกลับไปพิจารณาถึงการทำงานของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4) การทำงานของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟตแบบปรับค่าได้ ด้วยวิธีอิเล็กทรอนิกส์

จากแผนภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำ โดยใช้มอสเฟตแบบปรับค่าได้ โดยวิธีอิเล็กทรอนิกส์ซึ่งได้กล่าวถึงส่วนประกอบต่างๆของวงจรไว้แล้ว ต่อไปเราจะพิจารณาการทำงานของวงจร คือ เมื่อเราป้อนศักดาที่จุด A และ B โดยที่ให้ศักดาที่จุด A มีค่าศักดาสูงกว่า  $V_B$  ฉะนั้น  $V_A$  จะเป็นบวกมากกว่า  $V_B$  จะทำให้กระแสเดรนของมอสเฟต  $M_{1A}$  เพิ่มขึ้นมาอีก  $i_1$  ทำให้กระแสเดรนรวมเป็น  $I+i_1$  นั่นคือกระแสด้านหนึ่งเพิ่มขึ้นเท่าใดก็จะไปลดลงอีกด้านหนึ่งเท่านั้น และเนื่องจากวงจรจ่ายกระแสคงที่  $I_1$  และ  $I_2$  จะคงดึงกระแสผ่านตัวมันเองตัวละ  $I$  ฉะนั้นกระแสที่ขาดหรือเกินมาในวงจรก็จะย้ายจากด้านหนึ่งไปยังอีกด้านหนึ่งโดยผ่าน  $R_1$  เป็นกระแส  $i_1$  จากนั้นวงจรสะท้อนกระแส  $CM_1$  จะคัดลอกกระแสเดรนของ  $M_{1A}$  คือ  $I+i_1$  ส่งไปยังพอร์ต์ N ของวงจรขยายสัญญาณกระแสขนาดเล็กเช่นเดียวกันวงจรสะท้อนกระแส  $CM_2$  จะคัดลอกกระแสเดรนของ  $M_{1A}$  คือ  $I+i_1$  ส่งไปยังพอร์ต์ N ของวงจรขยายสัญญาณกระแสขนาดเล็กเช่นเดียวกัน วงจรสะท้อนกระแส  $CM_2$  จะคัดลอกกระแสของ  $M_{2A}$  คือ  $I-i_1$  ส่งไปยังพอร์ต์ N ของวงจรขยายสัญญาณกระแสขนาดเล็ก และจากการทำงานของวงจรขยายสัญญาณกระแสขนาดเล็กจะได้กระแสเอาต์พุตเป็น  $Ki_1$  โดยไหลออกที่จุด E และผ่าน  $C_1$  (ในแผนผังเขียนไว้ในรูป  $Z_1$ ) ไหลเข้าที่จุด F เป็นให้เกิดศักดาผลต่างตกคร่อมตัวเก็บประจุ  $C_1$  ทำให้วงจรเปลี่ยนศักดาเป็นกระแสที่สองได้ศักดาที่ขาเกทของมอสเฟต  $M_{3A}$  และ  $M_{4A}$  โดยที่เกท  $M_{3A}$  จะได้ศักดาบวกสูงกว่าที่ขาเกทของมอสเฟต  $M_{4A}$  เป็นผลให้เกิดผลต่างศักดาตกคร่อม  $R_2$  เกิดกระแส  $i$  ไหลผ่าน  $R_2$  และเนื่องจากที่ขาซอร์สทั้งสองของ  $M_{3A}$  และ  $M_{4A}$  มีแหล่งจ่ายกระแสที่ดันกระแสไหลผ่านตัวมันเท่ากับ  $I$  และที่จุด A และ B ก็เป็นแหล่งจ่ายกระแสที่ดันกระแสไหลผ่านตัวมันเท่ากับ  $I$  เช่นกัน เป็นผลให้เกิดกระแสไหลเข้าที่จุด A และไหลออกที่จุด B และเขียนเป็นวงจรได้ดังรูปที่ 3.11



รูปที่ 3.11 วงจรเขียนแบบขดลวดเหนียวนำโดยใช้ออสเฟต แบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5) การวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี

จากการออกแบบวงจร รายละเอียด และการทำงานของวงจร ดังได้กล่าวแล้วข้างต้น โดยเราได้สร้างวงจรเลียนแบบวงจรขดลวดเหนี่ยวนำ โดยใช้มอสเฟตแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์ตามหลักการที่ได้เสนอขึ้นมาดังวงจรตามรูปที่ 3.11 และเพื่อยืนยันหลักการที่ได้เสนอมานั้นในหัวข้อนี้จะเป็นการวิเคราะห์คุณสมบัติของวงรดังกล่าวในทางทฤษฎี โดยจะพิจารณาถึงค่าอินพุตอิมพีแดนซ์ และช่วงกระแสและศักดาปฏิบัติงานของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟต แบบปรับค่าโดยวิธีอิเล็กทรอนิกส์ ซึ่งมีรายละเอียดตามลำดับหัวข้อดังต่อไปนี้

#### 5.1) การวิเคราะห์หาค่าอินพุตอิมพีแดนซ์ของวงจร

จากรูปที่ 3.9 พิจารณาที่จุด A และ B (โดยใช้การวิเคราะห์เพื่อความสะดวก จะใช้  $Z_1$  ต่อระหว่างจุด F และ E แทนตำแหน่งของ  $C_1$ )

$$V_{AB} = V_{GS1A} - V_{GS2A} + i_1 R_1 \quad (3.61)$$

และที่จุด E และ F จะได้

$$V_{EF} = V_{SG3A} - V_{SG4A} + i R_2 \quad (3.62)$$

และจะเห็นว่าที่จุด E และ F จะได้

$$V_{EF} = K i_1 Z_1 \quad (3.63)$$

จากสมการที่ (3.62) และ (3.63) จะได้

$$i_1 = \frac{V_{SG3A}}{K Z_1} - \frac{V_{SG4A}}{K Z_1} + \frac{I R_2}{K Z_1} \quad (3.64)$$

นำ (3.64) แทนในสมการ (3.61) จะได้

$$V_{AB} = V_{GS1A} - V_{GS2A} + \frac{R_1 V_{SG3A}}{KZ_1} - \frac{R_1 V_{SG4A}}{KZ_1} + \frac{iR_2 R_1}{KZ_1} \quad (3.65)$$

เมื่อมอสเฟตทุกตัวทำงานช่วงอิมิต์วตั้งนั้น

$$V_{GS1A} = \sqrt{\frac{(2i_{D1A})}{B_{1A}}} + V_{T1A} \quad (3.66)$$

โดยที่

$$B_{1A} = \frac{K'_{1A} W_{1A}}{L_{1A}} \quad (3.67)$$

และ

$$V_{GSjA} = \sqrt{\frac{(2i_{DjA})}{B_{jA}}} + |V_{TjA}| \quad \text{สำหรับ PMOS เมื่อ } j = 3, 4 \quad (3.68)$$

โดยที่

$$B_{jA} = \frac{K_{jA} W_{jA}}{L_{jA}} \quad (3.69)$$

และวงจรสามารถเขียนกระแสทรานของมอสเฟตแต่ละตัวได้ดังนี้

$$I_{D1A} = I + i_1 \quad (3.70)$$

$$I_{D2A} = I - i_1 \quad (3.71)$$

$$I_{D3A} = I - i \quad (3.72)$$

$$I_{D4A} = I + i \quad (3.73)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเมื่อเรากำหนดให้

$$B_{1A} = B_{2A} = B_{3A} = B_{4A} = B \quad (3.74)$$

$$V_{T1A} = V_{T2A} \quad (3.75)$$

$$|V_{T3A}| = |V_{T4A}| \quad (3.76)$$

จากสมการที่ (3.65) และสมการ (3.76) เราจะได้

$$V_{AB} = \sqrt{\frac{2}{IB}} \left[ \sqrt{1 + \frac{i_1}{I}} - \sqrt{1 - \frac{i_1}{I}} \right] + \frac{R_1}{KZ_1} \sqrt{\frac{2I}{B}} \left[ \sqrt{1 + \frac{i_1}{I}} - \sqrt{1 - \frac{i_1}{I}} \right] + \frac{iR_1R_2}{KZ_1} \quad (3.77)$$

จากสมการที่ (3.77) เพื่อความสะดวกในการวิเคราะห์ เราจะประมาณโดยอาศัยคุณสมบัติของฟังก์ชันการกระจายตามสมการที่ (3.35) ดังนั้นจาก (3.77) จะได้

$$V_{AB} = \sqrt{\frac{2}{IB}} \left[ \frac{i_1}{I} \right] + \frac{R_1}{KZ_1} \sqrt{\frac{2I}{B}} \left[ \frac{i}{I} \right] + \frac{iR_1R_2}{KZ_1} \quad (3.78)$$

นำสมการที่ (3.64) แทนในสมการที่ (3.78) จะได้

$$V_{AB} = \sqrt{\frac{2}{IB}} \left[ \frac{1}{KZ_1} \left( \sqrt{\frac{2(I+i)}{B}} + V_{T4A} \right) - \frac{1}{KZ_1} \left( \sqrt{\frac{2(I-i)}{B}} + V_{T3A} \right) + \frac{iR_2}{KZ_1} \right] + \frac{R_1}{KZ_1} \sqrt{\frac{2}{IB}} i + iR_1R_2 \quad (3.79)$$

จากการประมาณค่าตามสมการที่ (3.35) ดังนั้นสมการที่ (3.79) เขียนใหม่ได้เป็น

$$V_{AB} = \frac{i}{KZ_1} \left[ \frac{2}{IB} + R_2 \sqrt{\frac{2}{IB}} + R_1 \sqrt{\frac{2}{IB'}} \right] + \frac{R_1R_2i}{KZ_1} \quad (3.80)$$

ดังนั้นสามารถหาอินพุตอิมพีแดนซ์ได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z_{in} = \frac{V_{AB}}{i} = \frac{1}{KZ_1} \left[ \frac{2}{I_B} + \sqrt{\frac{2}{I_B}} (R_1 + R_2) + R_1 R_2 \right] \quad (3.81)$$

ตัวอย่างเช่น ถ้าเรากำหนด  $K' = 1.5574 \times 10^{-5} \text{ A/V}^2$ ,  $W/L = 100/10$ ,  $Z_1 = 10 \text{ k}\Omega$ ,  $R_1 = R_2 = 10 \text{ k}\Omega$  แหล่งจ่ายกระแสคงที่  $I = 1 \text{ mA}$  และกำหนดให้  $I_\lambda = 0.5 \text{ mA}$  ซึ่งจะได้ค่า  $K = 1$  เราสามารถหาค่า อินพุตอิมพีแดนซ์จากสมการที่ (3.81) ได้ คือ  $Z_{in} = 14.87 \text{ k}\Omega$

### 5.2) การวิเคราะห์หาค่าอินดักทีฟรีแอกแตนซ์และค่าความเหนี่ยวนำ

การวิเคราะห์หาค่าอินดักทีฟรีแอกแตนซ์ โดยพิจารณาจากอิมพีแดนซ์ในสมการที่ (3.82) ถ้าเราพิจารณาสมการจะเห็นว่าถูกหารด้วย  $KZ_1$  และจากวงจรเมื่อถ้าเราต่อตัวเก็บประจุ  $C_1$  แทน  $Z_1$  ดังนั้น ค่าของ  $Z_1$  ในสมการที่ (3.81) ก็จะเป็นค่าคาปาซิทีฟรีแอกแตนซ์ (Capacitive Reactance) หรือ  $1/SC_1$  และเราสามารถเขียนสมการได้ดังนี้

$$Z_{Leq} = \frac{SC_1}{K} \left[ \frac{2}{I_B} + \sqrt{\frac{2}{I_B}} (R_1 + R_2) + R_1 R_2 \right] \quad (3.82)$$

จากเราทราบว่าค่าที่ได้นั้น เหมือนเป็นค่าอินดักทีฟรีแอกแตนซ์ (Inductive Reactance) คือ  $X_L = SL$  ดังนั้นจากสมการที่ (3.82) ได้ค่าความเหนี่ยวนำเหมือน (Equivalent Inductance) เขียนย่อเป็น  $L_{eq}$  ได้ดังนี้

$$L_{eq} = \frac{C_1}{K} \left[ \frac{2}{I_B} + \sqrt{\frac{2}{I_B}} (R_1 + R_2) + R_1 R_2 \right] \quad (3.83)$$

จากสมการที่ (3.83) พบว่าค่าความเหนี่ยวนำเหมือนจะขึ้นอยู่กับค่า  $K$  โดยที่ค่า  $K = I / 2I_\lambda$  ซึ่ง  $K$  เป็นตัวหารหรือพิจารณาอีกนัยหนึ่งได้ว่าค่าความเหนี่ยวนำเหมือนขึ้นอยู่กับ  $2I_\lambda / I$  ดังนั้นค่าของ  $L_{eq}$  จะแปรผันตรงกับ  $1/K$  โดยถ้าเปลี่ยนค่ากระแส  $I_\lambda$  จะทำให้ค่า  $K$  เปลี่ยนตามเป็นผลให้ค่า  $L_{eq}$  เปลี่ยนได้ ซึ่งวิธีการเปลี่ยนค่าโดยการเปลี่ยนค่าโดยการเปลี่ยนกระแส(หรือศักดา)นั้น เราเรียกว่าการเปลี่ยนค่าด้วยวิธีอิเล็กทรอนิกส์

ตัวอย่างเช่น ถ้าเรากำหนด  $K' = 1 \times 10^{-4} \text{ A/V}^2$ ,  $W/L = 100/10$ ,  $C_1 = 1 \text{ nF}$ ,  $R_1 = R_2 = 10 \text{ k}\Omega$  แหล่งจ่ายกระแสคงที่  $I = 1 \text{ mA}$  และกำหนดให้  $I_\lambda = 0.5 \text{ mA}$  ดังนั้น  $K = 1$  เราสามารถหาค่าความเหนี่ยวนำเหมือน  $L_{eq} = 184.51 \text{ mH}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3) การวิเคราะห์ช่วงตัดคาและกระแสปฏิบัติงาน

การพิจารณาค่าตัดคาและกระแสปฏิบัติงานนั้น จะแบ่งพิจารณาเป็นสองส่วนด้วยกัน คือ การพิจารณาตัดคาปฏิบัติงาน และการพิจารณากระแสปฏิบัติงานของวงจร และจะพิจารณาตัดคาปฏิบัติงานเป็นอันดับแรก การพิจารณาตัดคาปฏิบัติงานของวงจรเลียนแบบขดลวดเหนี่ยวนำที่เสนอในบทนี้จะพิจารณาจากการทำงานของวงจร แต่อย่างไรก็ตามเราพบว่าถ้าหากวงจรเปลี่ยนตัดคาเป็นกระแสวงจรที่หนึ่งไม่สามารถทำงานได้แล้ว จะทำให้วงจรในส่วนอื่นทำงานผิดพลาดไปได้ ดังนั้นเราจึงพิจารณาการทำงานของมอสเฟตในวงจรเปลี่ยนกระแสเป็นตัดคาวงจรที่หนึ่งคือ  $M_1$ ,  $M_2$ ,  $M_3$ ,  $M_4$ ,  $M_5$ ,  $M_6$  และเราพบว่า  $M_1$  และ  $M_2$  ถูกไบอัสในลักษณะที่สมมาตรกันดังนั้นเราจะพิจารณาเฉพาะ  $M_1$  และ วงจรสะท้อนกระแส  $M_3$ ,  $M_4$  เพื่อหาตัดคาปฏิบัติงานของวงจรและในการพิจารณาจะแทน  $I_1$  ด้วย มอสเฟต  $M_{11}$  ที่มีการไบอัสให้กระแสไหลผ่านเท่ากับ  $I$  ตัดคาปฏิบัติงานของ วงจรให้ส่วนอยู่ในช่วง  $V_{\Lambda(\min)}$  ทำงานสมการได้ดังนี้

$$\text{ตัดคาปฏิบัติงาน} = V_{\Lambda(\max)} - V_{\Lambda(\min)} \quad (3.84)$$

โดยพิจารณา  $V_{\Lambda(\max)}$  ซึ่งจะสวิงในช่วงของ  $V_{DD}$  โดยผ่าน  $M_3$  และ  $M_1$  ดังนั้นจากวงจรรูปที่ 3.11 ขณะแทนแหล่งจ่ายกระแสคงที่  $I$  ด้วยมอสเฟต  $M_{11}$  ที่ไบอัสให้มีกระแสเดรนเท่ากับ  $I$  เช่นเดียวกับรูปที่ 3.7 ดังนั้นสามารถพิจารณา  $M_1$ ,  $M_3$  จะได้

$$V_{\Lambda(\max)} = V_{DD} - V_{DS3} - V_{DS1} + V_{GS1} \quad (3.85)$$

และถ้าหาก  $M_1$  และ  $M_2$  ทำงานอยู่ในช่วงอิ่มตัวแล้ว

$$V_{DS} = V_{GS} - V_T \quad (3.86)$$

และ

$$V_{GS} = \sqrt{\frac{2I_D}{B}} + V \quad (3.87)$$

ดังนั้นจากสมการที่ (3.85) , (3.86) และ (3.87) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{A(\max)} = V_{DD} - \sqrt{\frac{2(I + i_1)}{B}} \quad (3.88)$$

เช่นเดียวกัน เราสามารถพิจารณา  $V_{A(\min)}$  ซึ่งสวิงอยู่ในช่วง  $V_{SS}$  โดยผ่าน  $M_{11}$  และ  $M_1$  ดังนี้

$$V_{A(\min)} = V_{SS} + V_{GS1} + V_{DS11} \quad (3.89)$$

เช่นกันจากสมการที่ (3.85) และ (3.86) จะได้

$$V_{A(\min)} = V_{SS} + \sqrt{\frac{2(I + i_1)}{B}} + \sqrt{\frac{2I}{B}} + V_{T1} \quad (3.90)$$

ดังนั้นจากสมการที่ (3.84) เราจะได้ช่วงสัปดาห์ปฏิบัติงานดังนี้

$$\text{สัปดาห์ปฏิบัติงาน} = V_{DD} - V_{SS} - 2\sqrt{\frac{2(I + i_1)}{B}} - \sqrt{\frac{2I}{B}} - V_{T1} \quad (3.91)$$

จากสมการที่ (3.91) พบว่าสัปดาห์ปฏิบัติงานขึ้นอยู่กับอัตราส่วนของ  $W/L$  และค่าแหล่งจ่ายกระแสที่โดยถ้าออกแบบให้ค่าอัตราส่วนของ  $W/L$  มีค่ามาก และให้  $I$  มีค่าน้อยแล้วจะทำให้ช่วงสัปดาห์ปฏิบัติงานกว้างมากขึ้น อย่างเช่นถ้าออกแบบให้  $W/L = 100/10$  ใช้  $K' = 1.5574 \times 10^{-5} \text{ A/V}^2$  และ  $I = 1\text{mA}$  จะได้ช่วงสัปดาห์ปฏิบัติงาน  $14V_{p.p}$  หรือประมาณ  $\pm 7V_p$

ส่วนการพิจารณากระแสปฏิบัติงานเราจะพิจารณาจากกระแส  $i_1$  และ  $I$  ของวงจร จากวงจรพิจารณาที่จุด C และ D พบว่าถ้าหากผลต่างกระแส  $i_1$  ที่ไหลผ่าน  $R_1$  มีค่ามากขึ้นเท่ากับ  $I$  จะทำให้กระแสทรนของ  $M_1$  และ  $M_2$  เป็นศูนย์ได้ดังนั้นจะเป็นผลให้วงจรเปลี่ยนสัปดาห์เป็นกระแสวงจรที่สองไม่ทำงานจะทำให้ไม่มีกระแส  $I$  เกิดขึ้นดังนั้นเราสามารถสรุปได้ว่า

$$I_{D1} = 0 \quad \text{เมื่อ } i_1 = -I \quad (3.92)$$

$$\text{หรือ } I_{D2} = 0 \quad \text{เมื่อ } i_1 = I \quad (3.93)$$

จากสมการที่ (3.92) และ (3.93) จึงสามารถสรุปได้ว่า กระแสปฏิบัติงานของวงจรคือ

$$-I < i_i < I \quad (3.94)$$

และในวงจรนี้เลือกใช้แหล่งจ่ายกระแสคงที่  $I = 1\text{mA}$  ดังนั้นกระแสปฏิบัติงานจะมีค่าประมาณ  $-1\text{mA} < i_i < 1\text{mA}$

### 3.3 การเขียนเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ

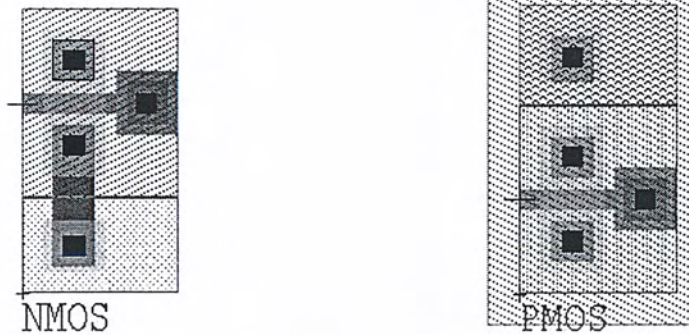
การเขียนเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำนั้นได้ออกแบบโดยใช้เทคโนโลยีซีมอสของ mosis ชื่อ morbn20 ซึ่งเป็นเทคโนโลยี 2 ไมครอน ชนิด N Well โดยในเทคโนโลยีนี้มีรายละเอียดของวัสดุ แต่ละชั้นดังรายละเอียดดังนี้

- Cell0
- DRC\_11\_P2-Cap
- DRC\_12\_P2-Transistor
- DRC\_13\_P2Cnt
- DRC\_16\_NPN Bipolar Transistor
- DRC\_19\_CCD
- DRC\_1\_Well
- DRC\_2\_Active
- DRC\_3\_Poly
- DRC\_4\_Selects
- DRC\_5\_PolyCnt
- DRC\_6\_ActCnt
- DRC\_7\_Metal1
- DRC\_8\_Via
- DRC\_9\_Metal2
- + DRC\_Basic
- + DRC\_Poly2Rules
- + DRC\_Rules

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- EXT\_C-NMOS
- EXT\_C-P1P2
- EXT\_C-PMOS
- EXT\_D\_lat
- + EXT\_Devices
- EXT\_NMOS
- EXT\_NMOSp2
- EXT\_NPN
- EXT\_Pad
- EXT\_PMOS
- EXT\_PMOSp2
- EXT\_PNP\_lateral
- EXT\_PNP\_vertical
- EXT\_R-Ndiff
- EXT\_R-NWell
- EXT\_R-PBase
- EXT\_R-Pdiff
- EXT\_R-Poly
- EXT\_R-Poly2
- EXT\_Schem
- XST\_CCD
- + XST\_Device
- XST\_INV
- XST\_NPN

จากเทคโนโลยีสามารถเขียนเลย์เอาต์ของ NMOS และ PMOS ได้ดังรูปที่ 3.12



รูปที่ 3.12 เลย์เอาต์ของ NMOS และ PMOS

ซึ่งเลย์เอาต์ของ NMOS ประกอบด้วยชั้นสาร(Layer) ต่างๆ ดังนี้

- N Select
- Active
- Metal 1
- Poly
- Active Contact
- P select

และเลย์เอาต์ของ PMOS ประกอบด้วยชั้นสารต่างๆ ดังนี้

- N Select
- Metal 1
- Active Contact
- Active
- P Select
- Poly
- N Well

ดังนั้นจากวงจรเขียนแบบขดลวดเหนี่ยวนำโดยใช้ศักดาควบคุมในรูปที่ 3.6 และวงจรเขียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์ในรูปที่ 3.11 สามารถเขียนเลย์เอาต์ได้ดังรูปที่ 3.13 และ 3.14 โดยมีขั้นตอนในการเขียนเลย์เอาต์ ดังนี้

1. วาดรูปแต่ละชั้นสาร โดยดูแบบจากไฟล์ morbn20.tdb
2. ตรวจสอบกฎการออกแบบ โดยใช้ DRC (Design Rule Check)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเขียนเลย์เอาต์เสร็จแล้ว ขั้นตอนต่อไปจะเป็นการทำการเอ็กซ์แทรก (extract) คือ ขบวนการแปลงในโมเดลของอุปกรณ์ในรูปแบบของไฟล์ spice (\*.spc) เพื่อนำไปตรวจสอบว่าวงจรที่ได้เขียนเลย์เอาต์ สามารถทำงานได้จริงในบทที่ 4 ต่อไป

สำหรับเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีสกัดคาบคุม มีขนาดเท่ากับ 884 x 395 ไมครอน โดยใช้มอสเฟตทั้งสิ้นจำนวน 14 ตัว และมีรายละเอียดการใช้มอสเฟตทั้งชนิดพีมอส และชนิดเอ็นมอสดังตารางที่ 3.1

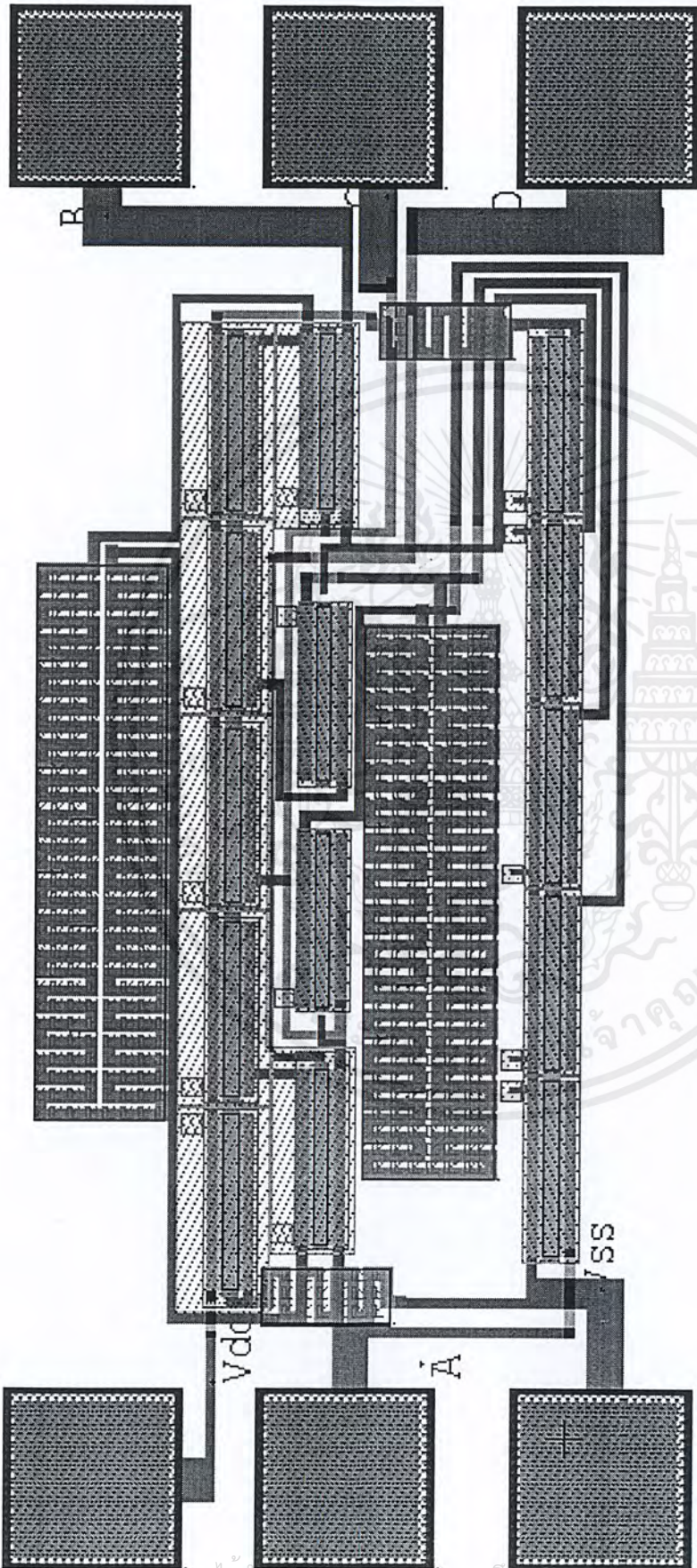
ตารางที่ 3.1 รายละเอียดของมอสเฟตในวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีสกัดคาบคุม

ชนิด	ค่า W/L	ตำแหน่ง
พีมอส	100/10	M1, M2, M3, M4, M5, M6, M9
เอ็นมอส	100/10	M8, M7, M10, M11, M12, M13, M14

ส่วนเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์ มีขนาดเท่ากับ 1611.5 x 894.5 ไมครอน ใช้มอสเฟตทั้งสิ้นจำนวน 38 ตัว โดยมีรายละเอียดการใช้มอสเฟตรวมทั้งตำแหน่ง ดังตารางที่ 3.2

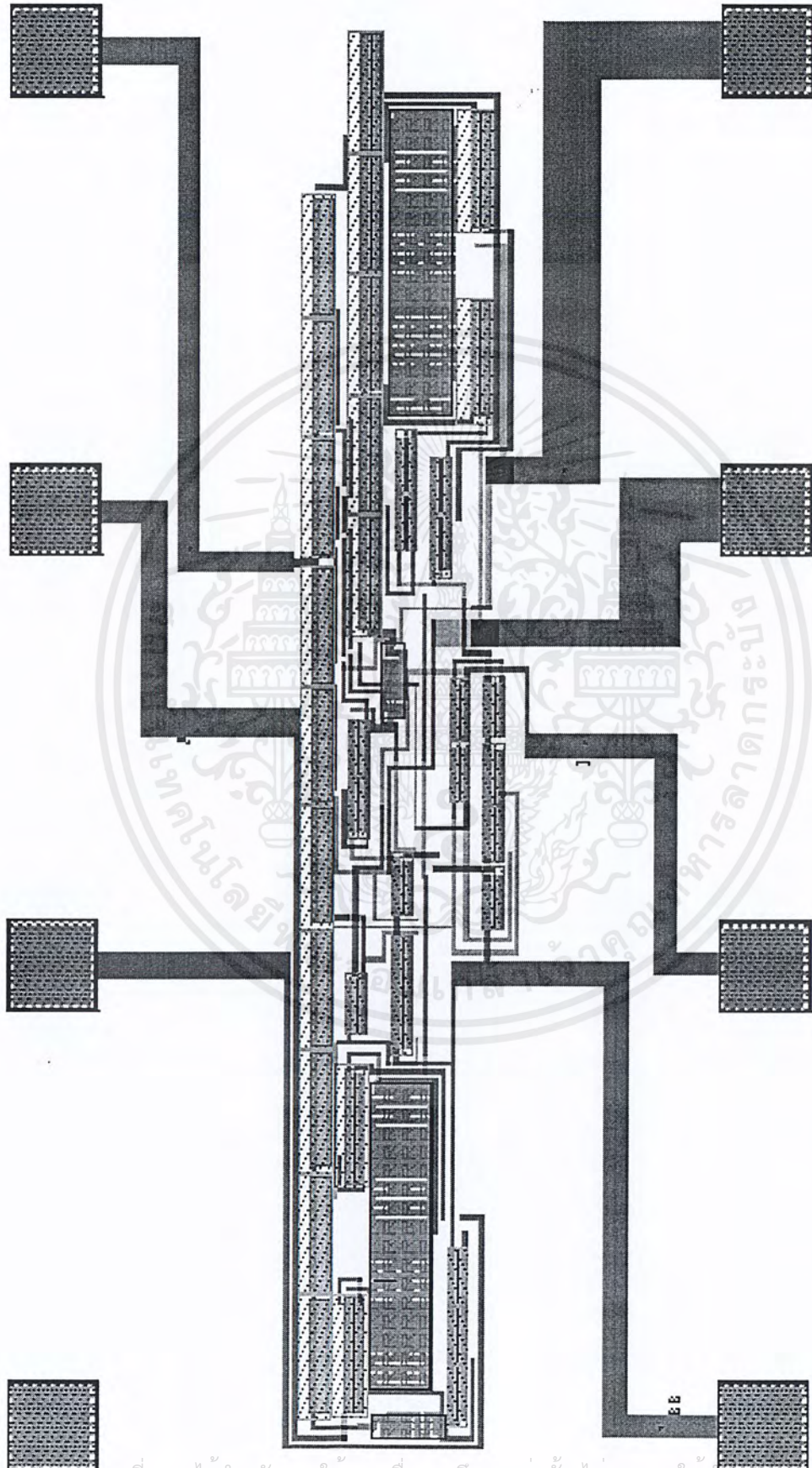
ตารางที่ 3.2 รายละเอียดของมอสเฟตในวงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

ชนิด	ค่า W/L	ตำแหน่ง
พีมอส	122/2	M1, M2, M3, M4, M5, M6, M7, M8, M9, M10, M11, M12, M13, M14, M15, M19, M21, M28, M29
เอ็นมอส	60/3	M16, M17, M18, M20, M22, M23, M24, M25, M26, M27, M30, M31, M32, M33, M34, M35, M36, M37, M38



รูปที่ 3.13 เลย์เอาต์ของวงจรถ่ายแบบลดทอนเพื่อนำไปใช้วิธีตัดความคม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการวิชาการเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 เค้าโครงของวงจรเดินแบบขดลวดเหนียวแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้แก้ไขหรือดัดแปลงเนื้อหาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลอง และผลการทดลอง

ในการออกแบบวงจรตามหลักการที่ได้นำเสนอมาแล้วนั้น เพื่อเป็นการทดลองและยืนยันว่าวงจรที่ได้ทำการออกแบบขึ้นดังกล่าวนี้ สามารถทำงานได้ตามหลักการที่ได้เสนอขึ้นมาและมีคุณสมบัติของวงจรเป็นไปตามที่คาดหมายไว้ใน ส่วนการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎีจึงจำเป็นต้องทำการวิเคราะห์และทดลองการทำงานของวงจร และในการวิเคราะห์และทดลองการทำงานของวงจรมี กระทำได้โดยการนำวงจรที่ได้ออกแบบมาทำการวิเคราะห์ และเขียนแบบการทำงานของวงจร โดยการใช้โปรแกรมคอมพิวเตอร์ที่ใช้สำหรับวิเคราะห์วงจรอิเล็กทรอนิกส์ ซึ่งในวิทยานิพนธ์นี้จะใช้โปรแกรมที่มีชื่อว่า “T-Spice” เนื่องจากเป็นโปรแกรมที่มีความสะดวกในการวิเคราะห์และมีความแม่นยำสูงมาก โปรแกรมหนึ่ง ซึ่งกระทำการวิเคราะห์ โดยการกำหนดรายละเอียดลักษณะการต่อวงจร ตลอดจนสถานะการทำงานของวงจรให้กับโปรแกรม T-Spice ดังกล่าว จากนั้นทำการวิเคราะห์การทำงานของวงจร และแสดงผลในรูปความสัมพันธ์ของพารามิเตอร์ที่ต้องการตามลำดับและข้อกำหนดของโปรแกรม

#### 4.1 การทดลองและผลการทดลองวงจรเลียนแบบขดลวดเหนี่ยวนำ

##### 4.1.1) วงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีคกาคควคุม

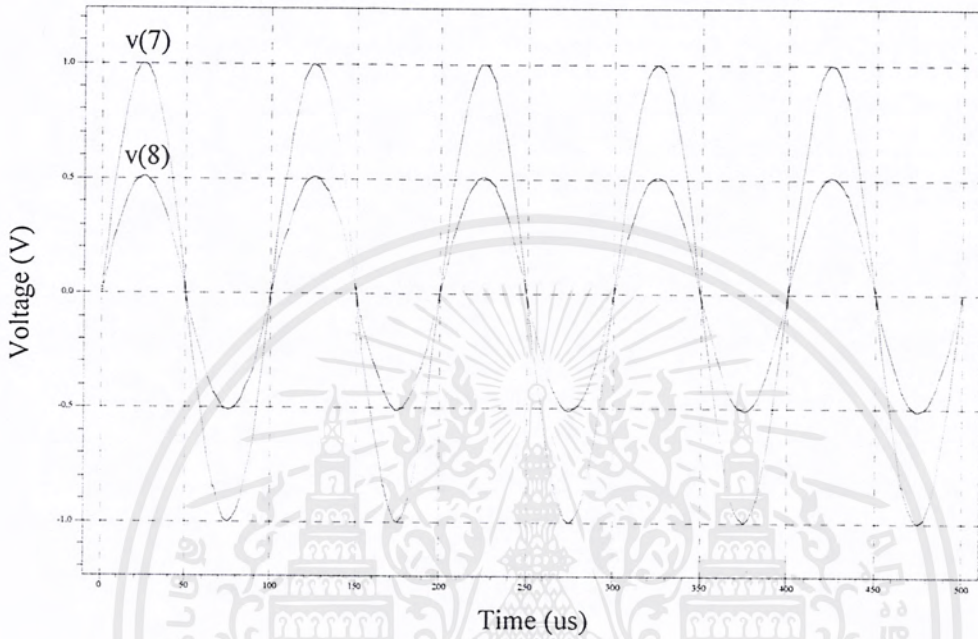
1) การทดลองเพื่อทดสอบอินพุตอิมพีแดนซ์ ของวงจรขณะแทน  $Z_L$  ด้วยความต้านทาน

จากวงจรในรูปที่ 3.6 เป็นวงจรเลียนแบบขดลวดเหนี่ยวนำที่ได้เสนอขึ้นมานั้น และเพื่อความสะดวกในการทดสอบ และการอ้างอิงจึงได้กำหนดค่าหมายเลขประจำจุด (Node) ทั้งหมดภายในวงจรดังแสดงในรูปที่ 3.7 การทดลองเพื่อศึกษาความต้านทานของวงจรขณะแทน  $Z_L$  ด้วยค่าความต้านทานเพื่อตรวจสอบการทำงานของวงจร กระทำได้โดยการใช้โปรแกรม T-Spice มาทำการวิเคราะห์ และเขียนแบบการทำงานของวงจรตามรูปที่ 3.7 และเปลี่ยน  $R_L$  ใช้ค่า  $R_L = 18.5k\Omega$  และกำหนดค่าของอุปกรณ์และพารามิเตอร์ต่างๆ ไว้ในเพิ่มข้อมูลแสดงได้ดังรูปที่ ค.1 และผลจากการใช้โปรแกรม T-Spice เพื่อเขียนแบบการทำงานของวงจร และวิเคราะห์ วงจรสามารถวัดค่าระดับสัญญาณที่จุด 7 และจุด 8 ได้ดังรูปที่ 4.1 และใช้โปรแกรม T-Spice เขียนแบบ และวิเคราะห์ วงจรตามรูปที่ 4.2 เพื่อทดลองวัดค่าอินพุตอิมพีแดนซ์ขณะให้  $Z_L=R_1=R_2=10k\Omega$  และ  $R_L=0$  โดยวิธีกำหนดแรงดันไฟตรงให้เพิ่มขึ้นค่าละ 0.1 โวลต์ จนกระทั่งถึง 1 โวลต์ เข้าที่อินพุต และวัดกระแส  $i$  ไหลผ่าน  $R_2$  สามารถหาค่าของ  $Z_{in}$  ได้โดย  $V_{AB} / i$  ซึ่งรายละเอียดของเพิ่มข้อมูลแสดงไว้ในรูปที่

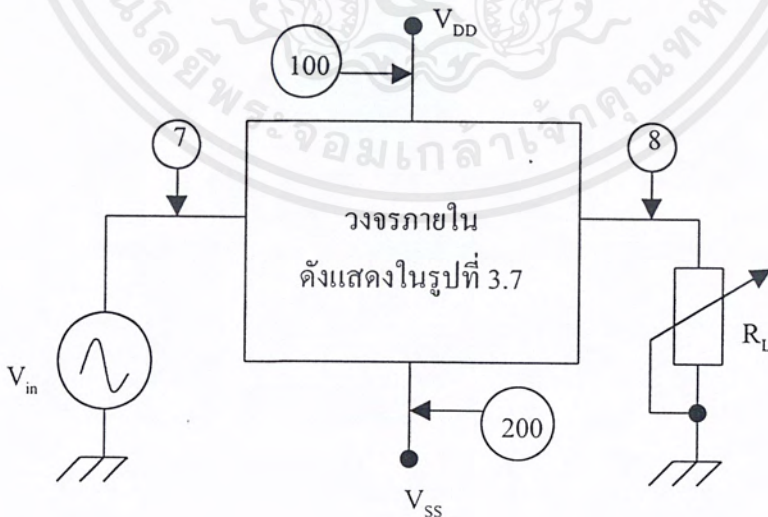
ค.2 และผลจากการใช้โปรแกรม T-Spice เพื่อเขียนแบบการทำงานของวงจร และวิเคราะห์วงจรได้ผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัดค่ากระแส  $i$  ดังแสดงในรูปที่ 4.3 ซึ่งพบว่าให้ค่า  $Z_{in} = 14.87k \Omega$  ซึ่งให้ค่าที่ได้สอดคล้องตามการวิเคราะห์ผลในทางทฤษฎี

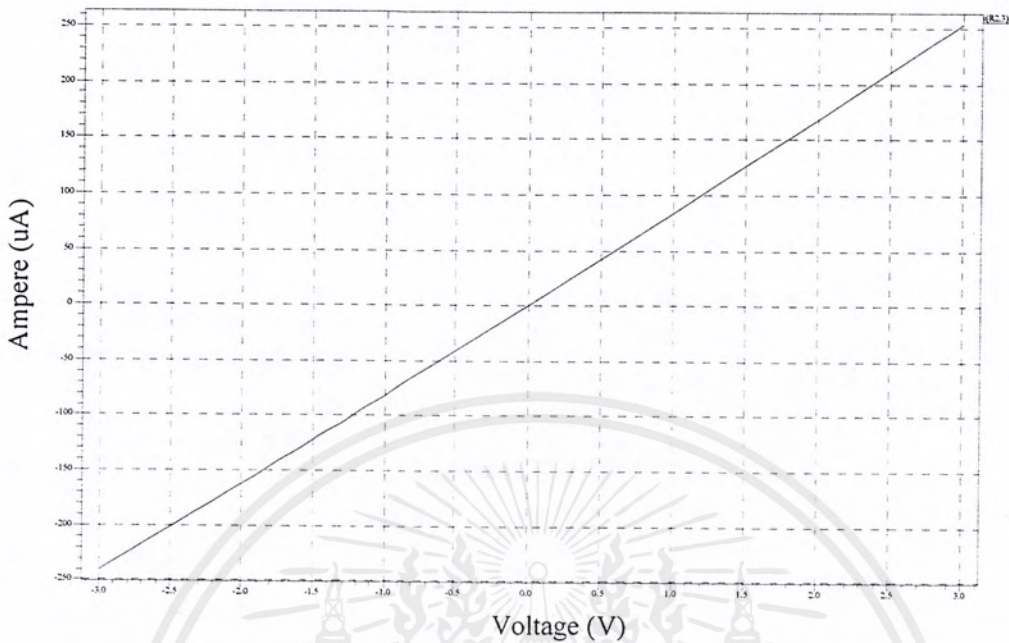


รูปที่ 4.1 ผลการวัดสัญญาณที่จุด 7 และจุดที่ 8 ของรูปที่ 3.7



รูปที่ 4.2 วงจรทดลองหาค่าอินพุทอิมพีแดนซ์ขณะ  $Z_1 = 10K$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

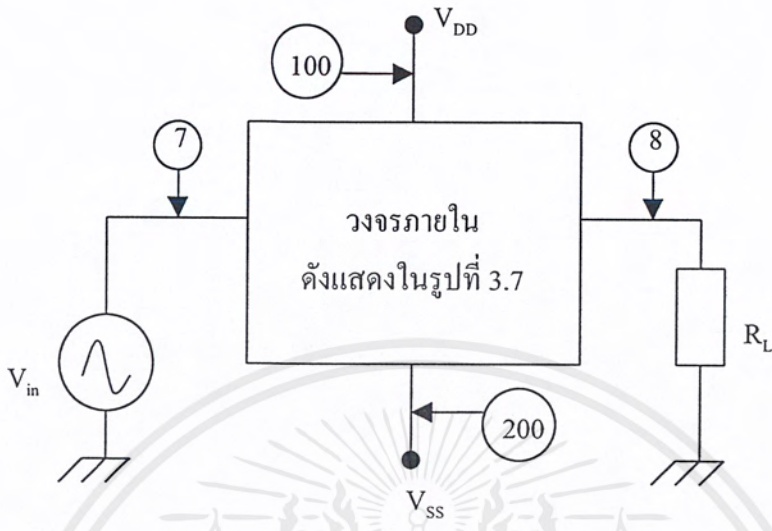


รูปที่ 4.3 ผลการวัด  $Z_{in}$

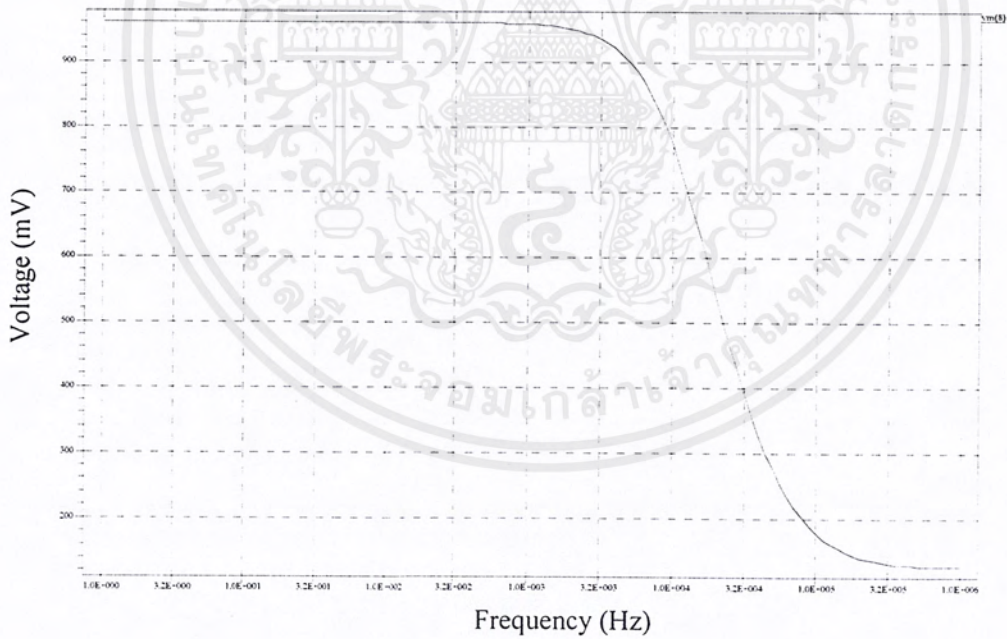
## 2) การทดลองวัดค่าความเหนี่ยวนำ

เพื่อยืนยันความถูกต้องว่า วงจรสามารถมีการทำงานได้ตามหลักการของทฤษฎีที่นำเสนอ ดังนั้นในการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎีสามารถทำได้โดยใช้โปรแกรม T - Spice เลียนแบบและวิเคราะห์การทำงานของวงจรรูปที่ 4.4 โดยกำหนดค่าของอุปกรณ์และพารามิเตอร์ต่างๆ ไว้ในรูปที่ 4.3 และจากการเลียนแบบและวิเคราะห์ห้วงจร ได้ผลการวัดความถี่คัทออฟ ดังแสดงในรูปที่ 4.5 ซึ่งจากการวิเคราะห์ห้วงจรในรูปที่ 4.4 ดังนั้นสามารถหาค่าของความเหนี่ยวนำได้โดยสมการที่ (4.1) จะได้ค่าความเหนี่ยวนำประมาณ 185.0 mH ซึ่งพบว่าใกล้เคียงกับการวิเคราะห์ผลทางทฤษฎี

$$L_{eq} = \frac{R_L}{2\pi f_c} \quad (4.1)$$



รูปที่ 4.4 วงจรการทดลองเพื่อวัดค่าอินดักทีฟที่ฟรีแอกแตนซ์

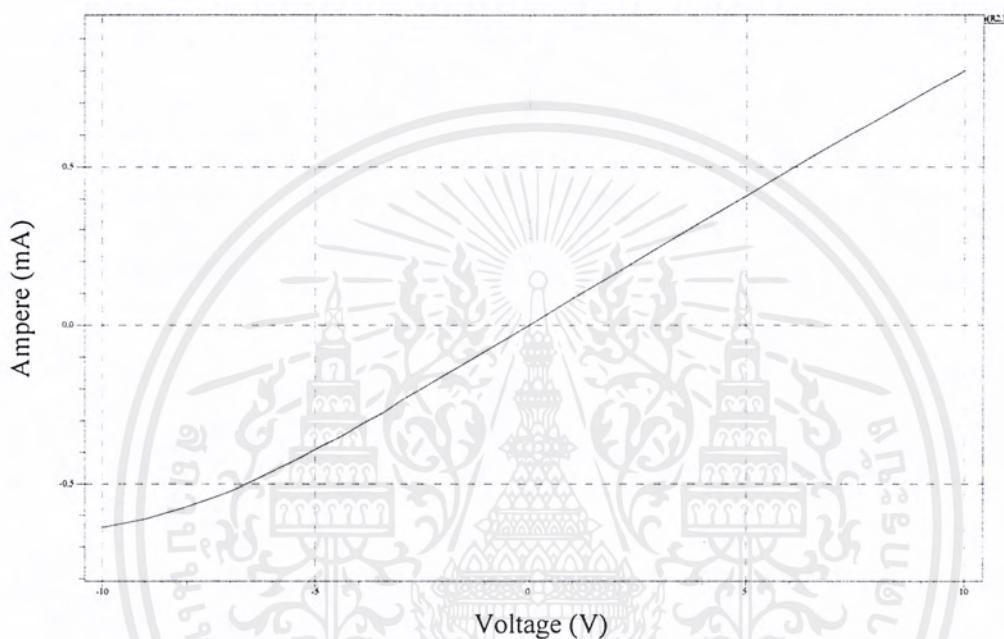


รูปที่ 4.5 ผลการวัดความถี่คัทออฟเพื่อคำนวณหาค่าความเหนี่ยวนำเสมือน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3) การทดลองค่ากระแสและศักดาปฏิบัติงาน

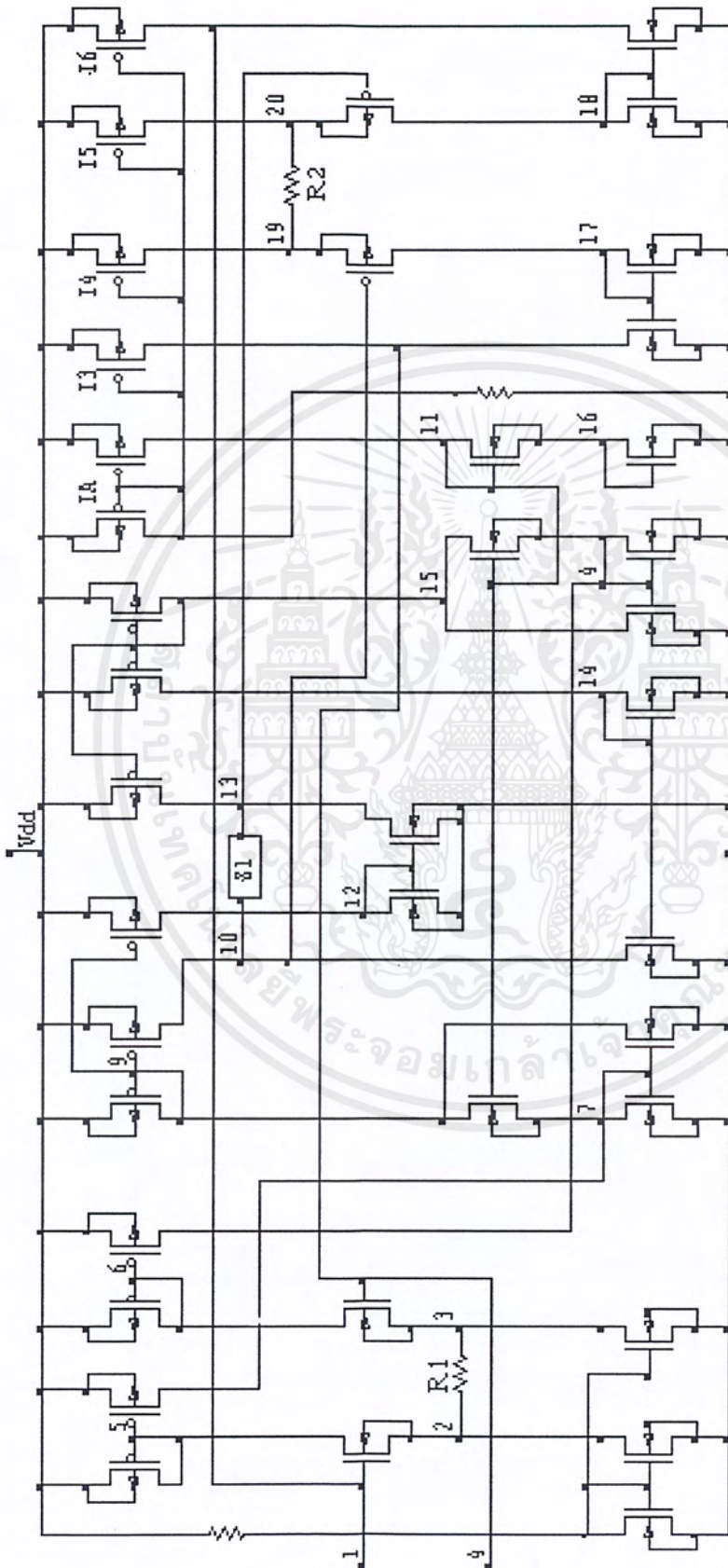
การทดลองวัดค่ากระแสและศักดาปฏิบัติงานสามารถกระทำได้ โดยเขียนโปรแกรมได้ดังรูปที่ ค.4 และผลจากการเขียนแบบและวิเคราะห์วงจรแสดงดังรูปที่ 4.6 ซึ่งพบว่าให้ผลใกล้เคียงกับการวิเคราะห์ทางทฤษฎี



รูปที่ 4.6 ผลการทดลองวัดค่ากระแสและค่าศักดาปฏิบัติงาน

#### 4.1.2) วงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

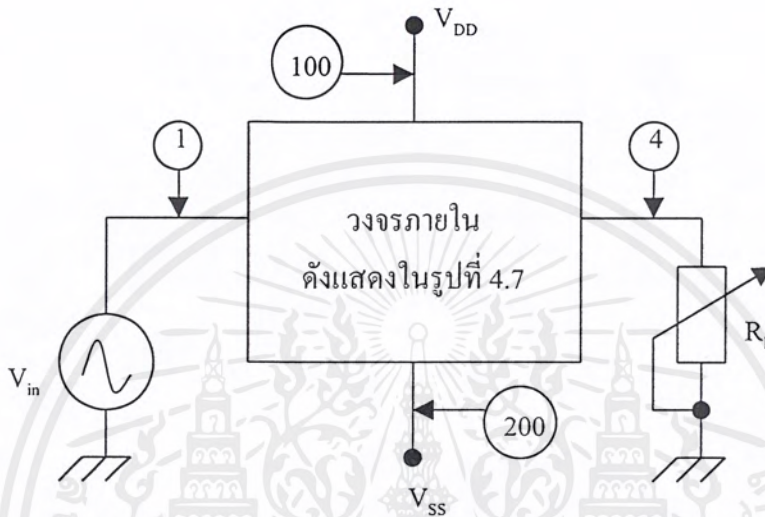
วิธีการทดลองจะใช้โปรแกรม T - spice เลียนแบบและวิเคราะห์วงจรเพื่อเปรียบเทียบและยืนยันหลักการของวงจรที่นำเสนอ และเพื่อความสะดวกในการอ้างอิงการทดลองและการวิเคราะห์โดยโปรแกรม TSpice จึงกำหนดวงจรและหมายเลขประจำจุด แต่ละจุดของวงจรในรูปที่ 3.11 ได้ดังรูปที่ 4.7



รูปที่ 4.7 โมดูลต่างของวงจรเต็มแบบขดลวดเหนี่ยวนำเพื่ออ้างอิงในการทดลอง และการวิเคราะห์โดยโปรแกรม T - Spice

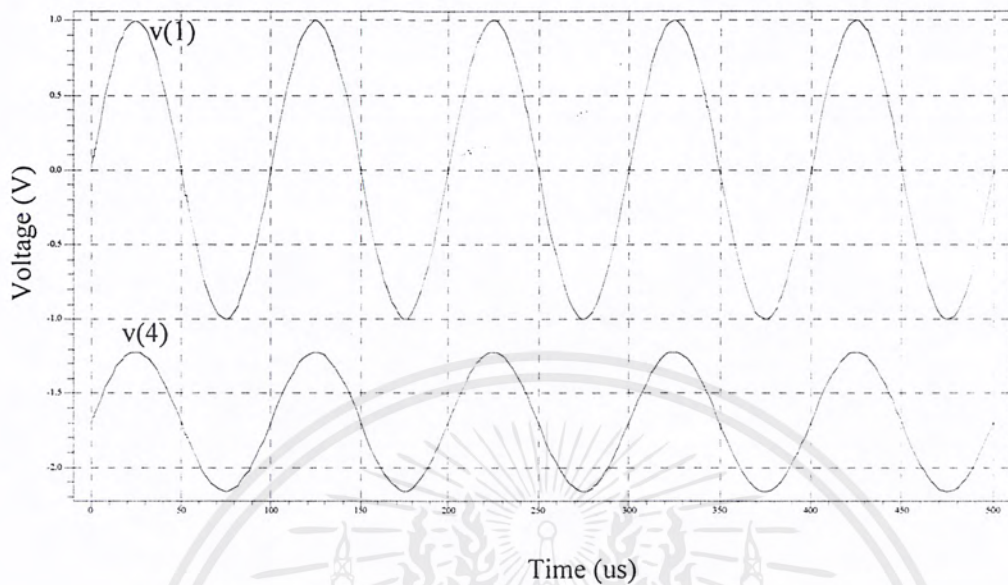
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1) การทดลองเพื่อหาค่าอินพุตอิมพีแดนซ์ขณะแทน  $Z_1$  ด้วยตัวต้านทาน การทดลองในหัวข้อนี้จะต้องวงจรตามรูปที่ 4.8 โดยวงจรภายในคือวงจรในรูปที่ 4.7



รูปที่ 4.8 วงจรการทดลองหาค่าอินพุตอิมพีแดนซ์ขณะแทน  $Z_1 = 10 \text{ k}\Omega$

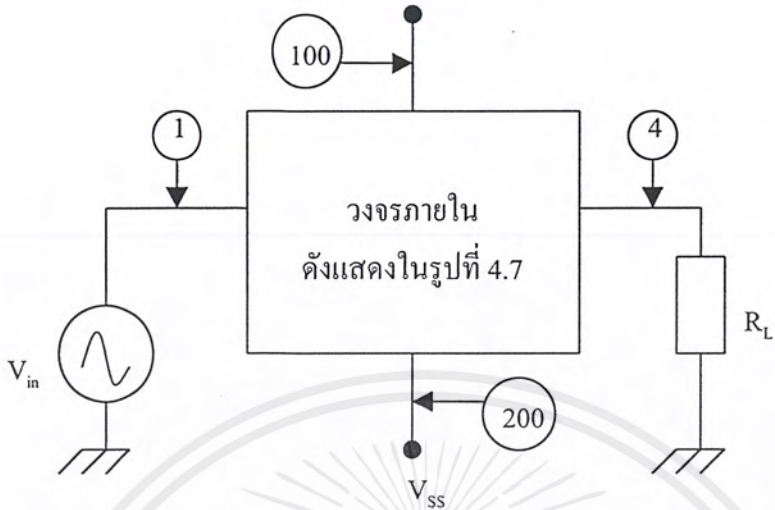
เพื่อยืนยันความถูกต้องของวงจรที่นำเสนอจึงใช้โปรแกรม T-Spice เลียนแบบและวิเคราะห์ห้วงจรเพื่อหาค่าอินพุตอิมพีแดนซ์ จะใช้วงจรตามรูปที่ 4.8 โดยวงจรภายในจะอ้างอิงกับรูปที่ 4.7 และใช้  $R_L = 22 \text{ k}\Omega$  กำหนดค่าอุปกรณ์และพารามิเตอร์ต่างๆดังรูปที่ ค.5 และผลจากการใช้โปรแกรม T-Spice เพื่อเลียนแบบการทำงานของวงจรและวิเคราะห์ห้วงจรจะเก็บไว้ในไฟล์ข้อมูลจากนั้นทำการวัด เพื่อหาค่าระดับสัญญาณที่จุด 1 และจุด 4 ดังแสดงในรูปที่ 4.9 ผลการวัดสัญญาณที่จุด 1 และจุด 4 โดยใช้โปรแกรม T-Spice พบว่าใกล้เคียงและสอดคล้องกับการคำนวณทางทฤษฎี



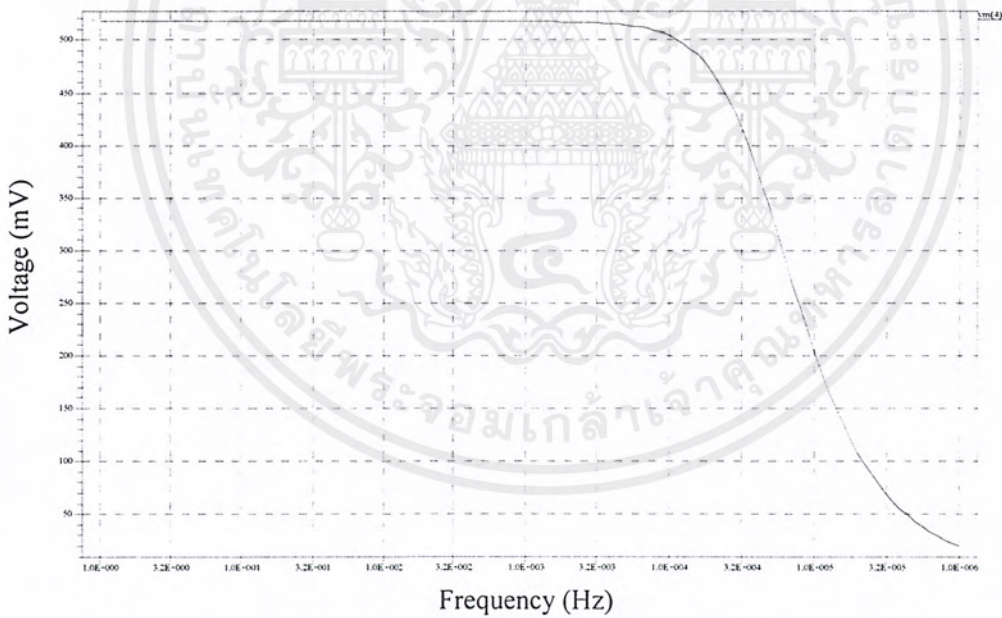
รูปที่ 4.9 ผลการวัดระดับศักดาที่จุด 1 และจุด 4 วงจร โดยใช้โปรแกรม T-Spice

## 2) การทดลองวัดค่าความเหนี่ยวนำ

เพื่อยืนยันผลการวิเคราะห์ทางทฤษฎีจึงใช้โปรแกรม T-Spice เลียนแบบและวิเคราะห์การทำงานของวงจรเพื่อหาค่าความเหนี่ยวนำเสมือนโดยกำหนดค่าอุปกรณ์ และพารามิเตอร์ต่างๆตามวงจรรูปที่ 4.10 และเขียนรายละเอียดของวงจรได้ดังรูปที่ ค.6 จากการเลียนแบบและวิเคราะห์วงจรสามารถวัดสัญญาณของจุดที่ 4 โดยเปลี่ยนความถี่ตั้งแต่  $1\text{kHz}$  ถึง  $1\text{MHz}$  ได้ผลการทดลองดังรูปที่ 4.11 ได้ความถี่คัทออฟ  $f_c$  ประมาณ  $12.18\text{ kHz}$  ดังนั้นสามารถคำนวณค่าความเหนี่ยวนำเสมือนซึ่งจะได้ค่าประมาณ  $184\text{mH}$  และจากผลการเลียนแบบและวิเคราะห์วงจรพบว่าค่าที่ได้จากการทดลองกับผลการวิเคราะห์ทางทฤษฎี ผิดพลาดประมาณ  $1.32\%$



รูปที่ 4.10 วงจรการทดลองเพื่อวัดค่าความถี่คutoff เพื่อหาค่าขดลวดเหนี่ยวนำ

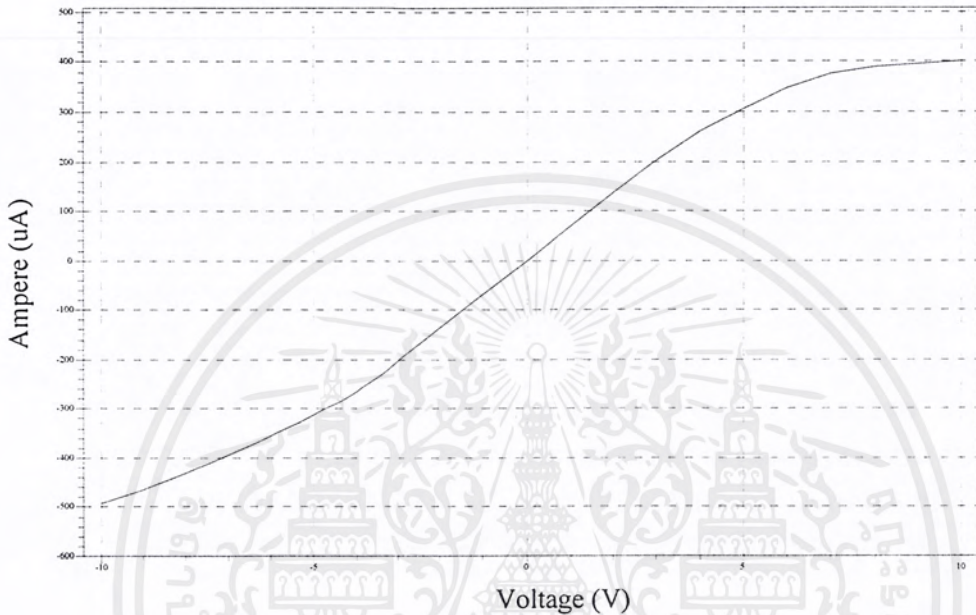


รูปที่ 4.11 ผลการวัดค่าความถี่คutoff เพื่อนำไปหาค่าความเหนี่ยวนำเสมือน

### 3) การทดลองหากระแสและศักดาปฏิบัติงาน

ทดลอง เลียนแบบการทำงานและวิเคราะห์ผลของวงจรเพื่อหากระแสและศักดาปฏิบัติงานของวงจรด้วยโปรแกรม T-Spice โดยการกำหนดพารามิเตอร์ต่างๆของวงจรรูปที่ 4.8 ไว้ในไฟล์เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูล ดังรูปที่ ค.7 โดยทดลองให้ศักดาอินพุตเริ่มจาก  $-10\text{V}$  เพิ่มค่าครั้งละ  $1\text{V}$  จนกระทั่งถึง  $10\text{V}$  วัดกระแสที่ไหลผ่าน  $R_1$  ได้ผลการเขียนแบบและวิเคราะห์ห้วงจรดังรูปที่ 4.12

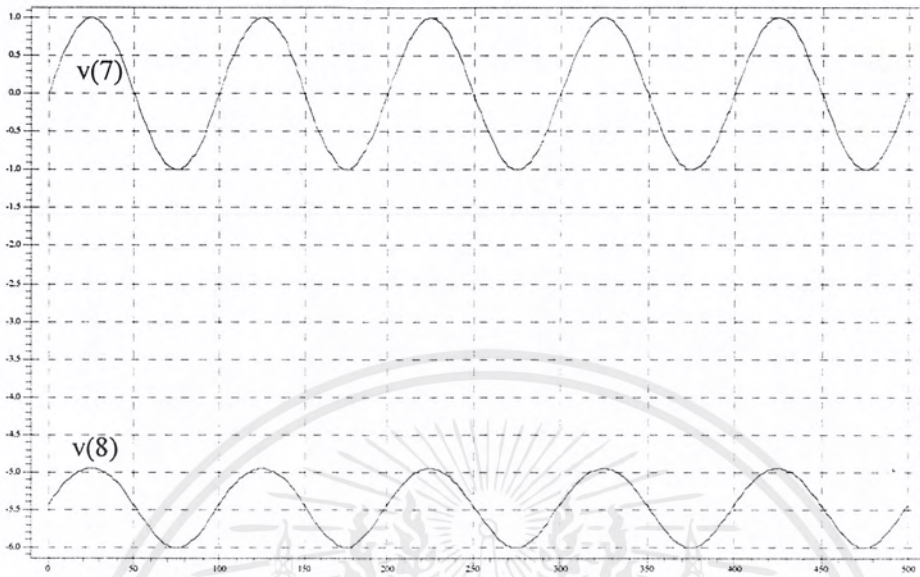


รูปที่ 4.12 ผลการวัดกระแสและศักดาปฏิบัติงาน

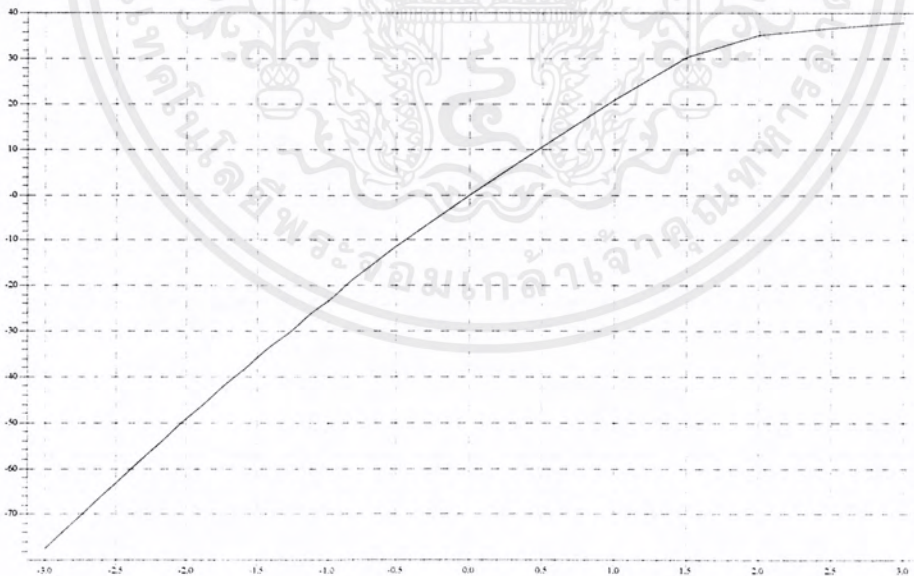
## 4.2 การทดลองและผลการทดลองเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ

### 4.2.1) เลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีศักดาควบคุม

- 1) การทดลองเพื่อทดสอบอินพุตอิมพีแดนซ์ ของวงจรขณะแทน  $Z_1$  ด้วยความต้านทาน ทำการทดลองเพื่อทดสอบอินพุตอิมพีแดนซ์ของวงจร โดยกำหนดพารามิเตอร์ต่างๆดังรูปที่ ค.8 และได้ผลการทดลองดังรูปที่ 4.13 ส่วน โปรแกรมหาค่าของ  $Z_{in}$  ดังรูปที่ ค.9



รูปที่ 4.13 ผลการวัดสัญญาณที่จุด 7 และจุดที่ 8 ของเลย์เอาต์วงจรเลียนแบบขดลวดเหนี่ยวนำ

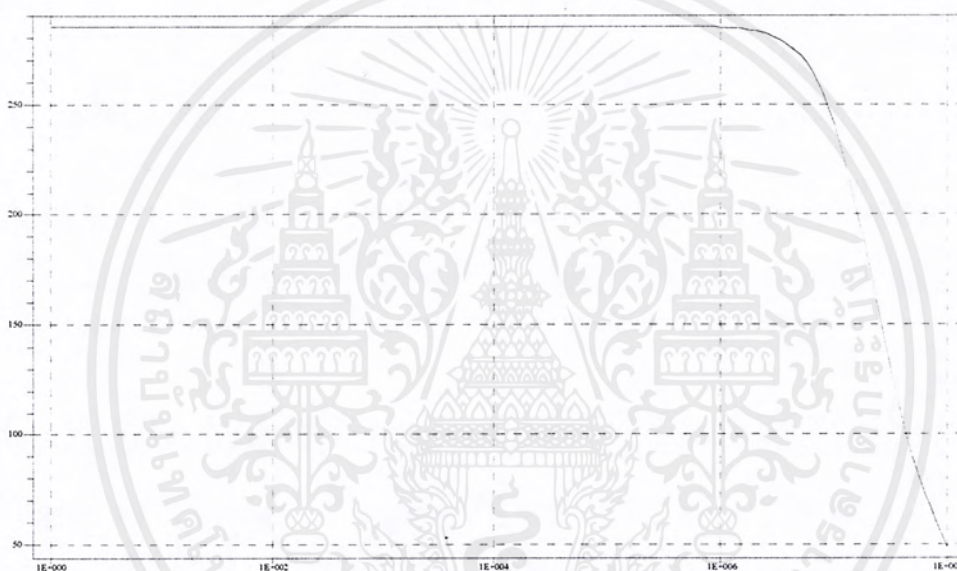


รูปที่ 4.14 ผลการวัด  $Z_{in}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2) การทดลองวัดค่าความเหนียวนำ

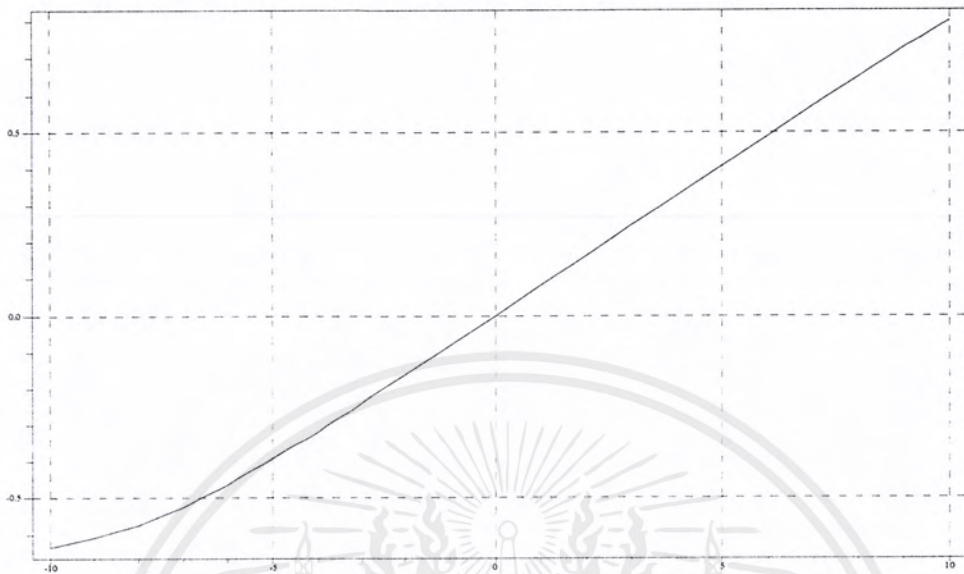
เพื่อยืนยันความถูกต้องว่า เลย์เอาต์ของวงจรมีการทำงานได้ตามหลักการของ ทฤษฎีที่นำเสนอ ดังนั้นในการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎีสามารถทำได้โดยใช้ โปรแกรม T - Spice เลียนแบบและวิเคราะห์การทำงาน โดยกำหนดค่าของอุปกรณ์และ พารามิเตอร์ต่างๆ ไว้ในรูปที่ ค.10 และจากการเลียนแบบและวิเคราะห์ห้วงจร ได้ผลการวัดความถี่คัทออฟ ดังแสดงในรูปที่ 4.15



รูปที่ 4.15 ผลการวัดความถี่คัทออฟเพื่อคำนวณหาค่าความเหนียวนำเสมือน

## 3) การทดลองค่ากระแสและศักดาปฏิบัติงาน

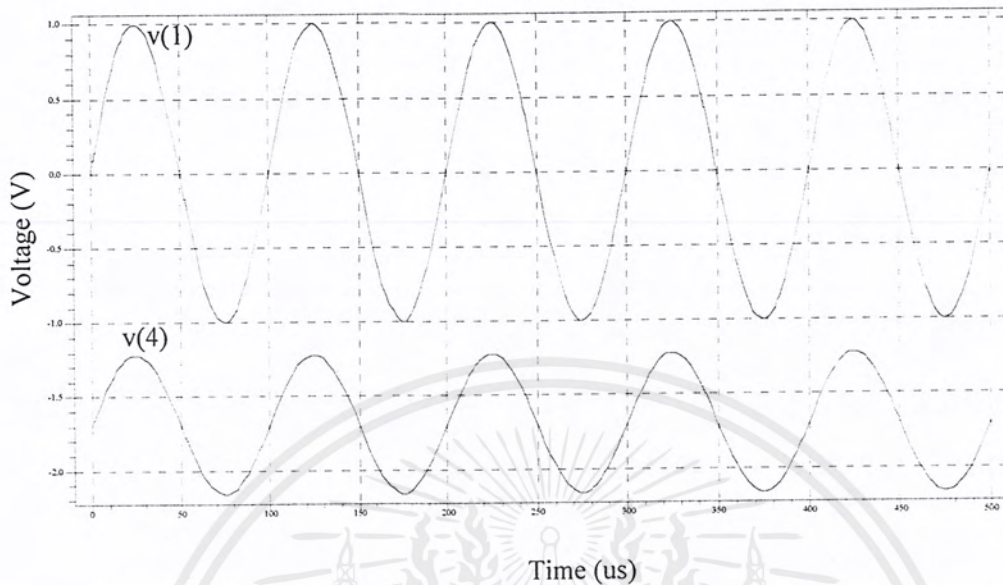
การทดลองวัดค่ากระแสและศักดาปฏิบัติงานสามารถทำได้ โดยเขียนโปรแกรมได้ดัง รูปที่ ค.11 และผลจากการเลียนแบบและวิเคราะห์ห้วงจรแสดงดังรูปที่ 4.16 ซึ่งพบว่าให้ผลใกล้เคียงกับการวิเคราะห์ทางทฤษฎี



รูปที่ 4.16 ผลการทดลองวัดค่ากระแสและค่าศักดาปฏิบัติงาน

#### 4.2.2) เลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธี อิเล็กทรอนิกส์

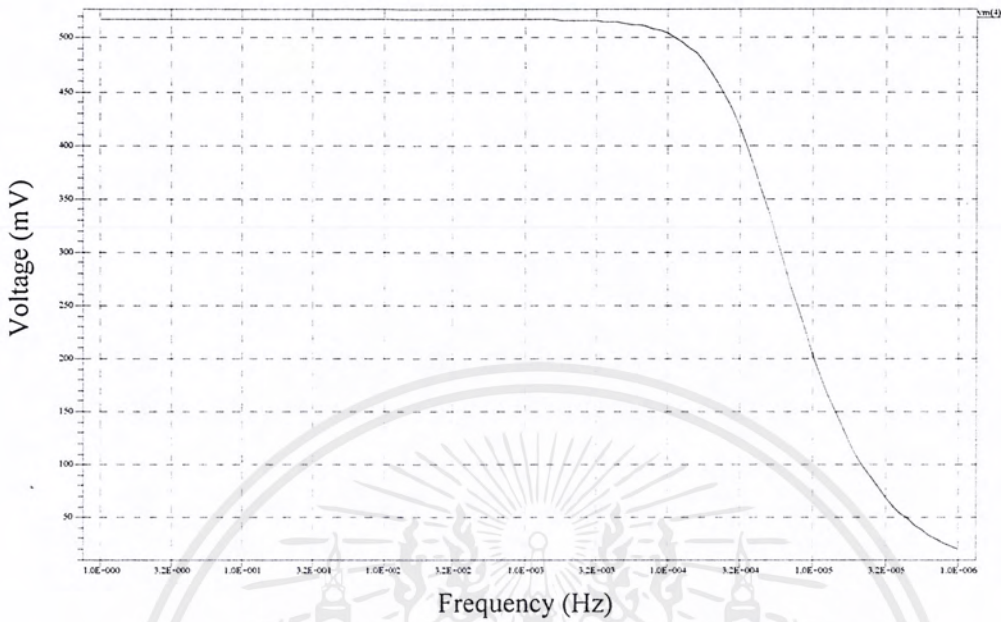
1) การทดลองเพื่อหาค่าอินพุตอิมพีแดนซ์ขณะแทน  $Z_1$  ด้วยตัวต้านทาน เพื่อยืนยันความถูกต้องของวงจรที่นำเสนอจึงใช้โปรแกรม T-Spice เลียนแบบและวิเคราะห์ห้วงจรเพื่อหาค่าอินพุตอิมพีแดนซ์ โดยกำหนดค่าอุปกรณ์และพารามิเตอร์ต่างๆดังรูปที่ ค.12 และผลจากการใช้โปรแกรม T-Spice เพื่อเลียนแบบการทำงานของวงจรและวิเคราะห์ห้วงจรจะเก็บไว้ในไฟล์ข้อมูลจากนั้นทำการวัด เพื่อหาค่าระดับสัญญาณที่จุด 1 และจุด 4 ดังแสดงในรูปที่ 4.17 ผลการวัดสัญญาณที่จุด 1 และจุด 4 โดยใช้โปรแกรม T-Spice พบว่าใกล้เคียงและสอดคล้องกับการคำนวณทางทฤษฎี



รูปที่ 4.17 ผลการวัดระดับศักดาที่จุด 1 และจุด 4 ของเลย์เอาต์วงจร

## 2) การทดลองวัดค่าความเหนี่ยวนำ

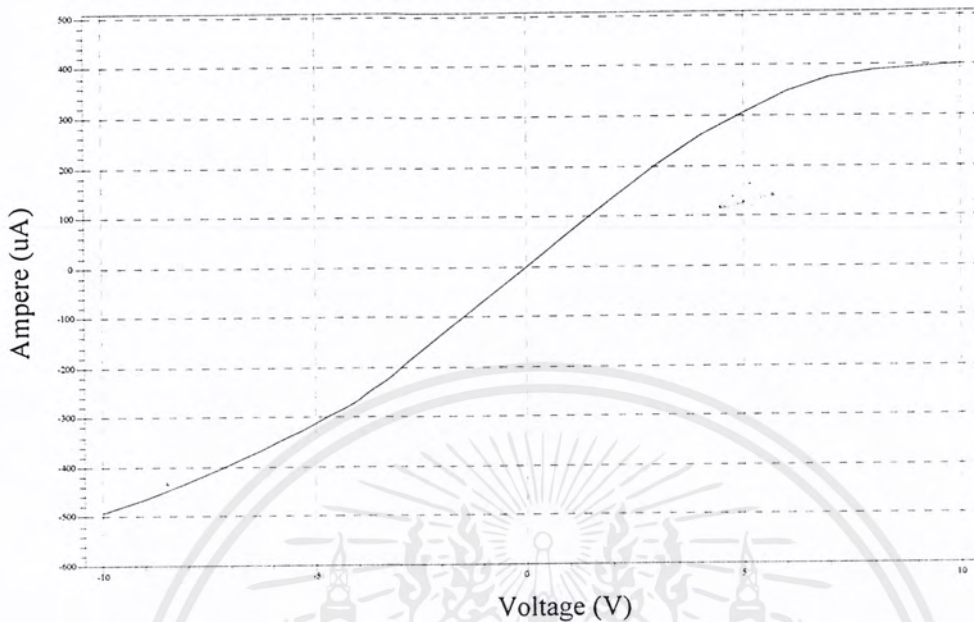
เพื่อยืนยันผลการวิเคราะห์ทางทฤษฎีจึงใช้โปรแกรม T-Spice เลียนแบบและวิเคราะห์การทำงานของวงจรเพื่อหาค่าความเหนี่ยวนำเสมือนโดยกำหนดค่าอุปกรณ์ และพารามิเตอร์ต่างๆ เขียนรายละเอียดของวงจรได้ดังรูปที่ ค.13 จากการเลียนแบบและวิเคราะห์วงจร สามารถวัดสัญญาณของจุดที่ 4 โดยเปลี่ยนความถี่ตั้งแต่  $1\text{kHz}$  ถึง  $1\text{MHz}$  ได้ผลการทดลองดังรูปที่ 4.18 ได้ความถี่คัทออฟ  $f_c$  ประมาณ  $12.18\text{ kHz}$  ดังนั้นสามารถคำนวณค่าความเหนี่ยวนำเสมือนซึ่งจะได้ค่าประมาณ  $184\text{mH}$  และจากผลการเลียนแบบและวิเคราะห์วงจรพบว่าค่าที่ได้จากการทดลองกับผลการวิเคราะห์ทางทฤษฎี ผิดพลาดประมาณ  $1.32\%$



รูปที่ 4.18 ผลการวัดค่าความถี่คutoffเพื่อนำไปหาค่าความเหนี่ยวนำเสมือน

### 3) การทดลองหากระแสและศักดาปฏิบัติงาน

ทดลอง เขียนแบบการทำงานและวิเคราะห์ผลของวงจรเพื่อหากระแสและศักดาปฏิบัติงานของวงจรด้วยโปรแกรม T-Spice โดยการกำหนดพารามิเตอร์ต่างๆ ไว้ในไฟล์ข้อมูล ดังรูปที่ ค.14 โดยทดลองให้ศักดาอินพุตเริ่มจาก  $-10\text{V}$  เพิ่มค่าครั้งละ  $1\text{V}$  จนกระทั่งถึง  $10\text{V}$  วัดกระแสที่ไหลผ่าน  $R_1$  ได้ผลการเขียนแบบและวิเคราะห์ห้วงจรดังรูปที่ 4.19



รูปที่ 4.19 ผลการวัดกระแสและศักดาปฏิบัติงาน

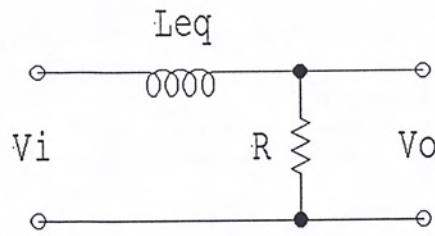
### 4.3 การประยุกต์ใช้งานวงจรเลียนแบบขดลวดเหนี่ยวนำ

วงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟต ทั้งชนิดปรับค่าได้โดยวิธีเปลี่ยนค่าอุปกรณ์พาสซีฟ  $R_1$ ,  $R_2$  หรือ  $C_1$  และปรับค่าได้โดยวิธีอิเล็กทรอนิกส์  $I_A$  โดยมากจะนำไปประยุกต์เป็นวงจรกรองความถี่ (Filter Circuit) เป็นส่วนมาก ในหัวข้อนี้จะเป็นตัวอย่างการประยุกต์ใช้งานเพื่อเป็นการทดสอบว่าเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ออกแบบทั้ง 2 วงจร สามารถประยุกต์ใช้งานได้จริง ดังนั้นในหัวข้อนี้จึงแสดงตัวอย่างในการนำวงจรเลียนแบบขดลวดเหนี่ยวนำทั้ง 2 วงจรไปใช้งานโดยใช้เป็น วงจรกรองความถี่ต่ำผ่าน (Low-Pass Filter), วงจรกรองความถี่สูงผ่าน (High-Pass Filter) และวงจรกรองแถบความถี่ผ่าน (Band-Pass Filter)

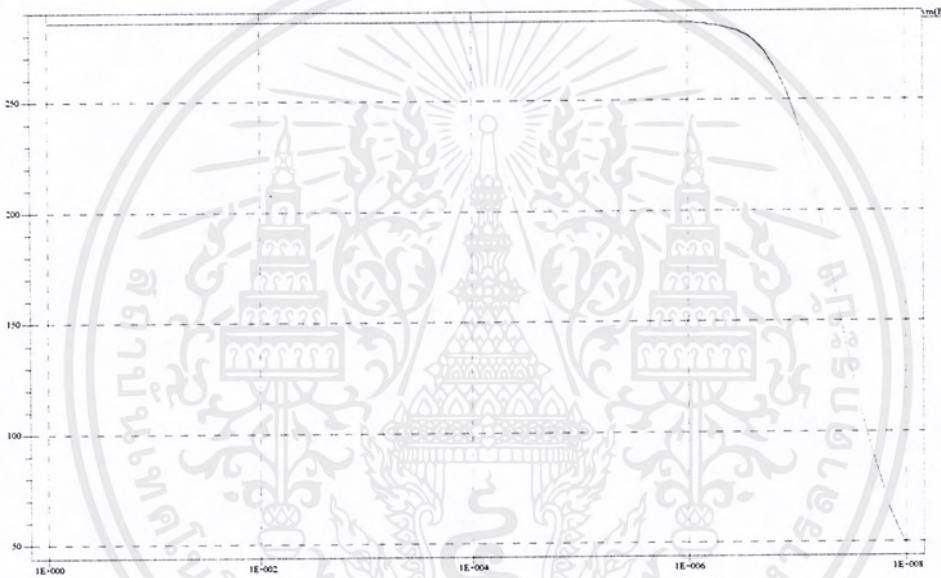
#### 4.3.1 การประยุกต์ใช้งานวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้วิธีศักดาควบคุม

##### 1) วงจรกรองความถี่ต่ำผ่าน

ในหัวข้อนี้เป็นการนำวงจรขดลวดเหนี่ยวนำที่ได้ทำการเขียนเลย์เอาต์ของวงจรมาประยุกต์เป็นวงจรกรองความถี่ต่ำผ่านดังแสดงในรูปที่ 4.20 และเขียนไฟล์ข้อมูลไว้ในรูปที่ ค.15 โดยได้ผลการทดลองดังรูปที่ 4.21



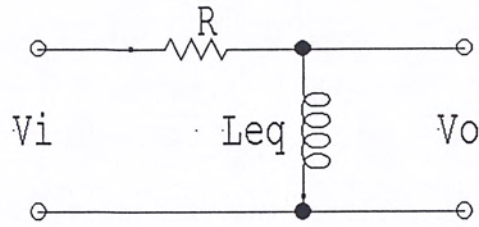
รูปที่ 4.20 วงจรกรองความถี่ต่ำผ่าน



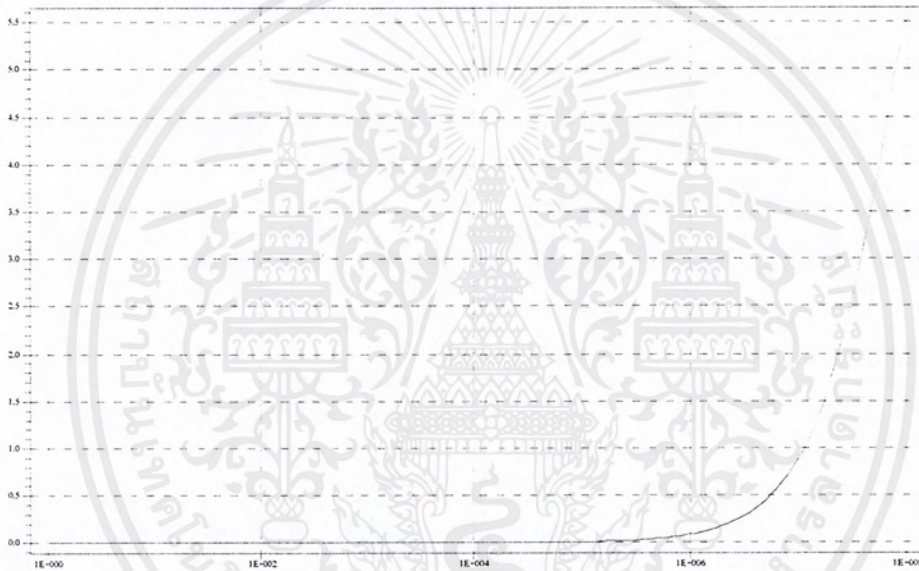
รูปที่ 4.21 ผลการตอบสนองของวงจรในรูปที่ 4.20

## 2) วงจรกรองความถี่สูงผ่านอันดับหนึ่ง

ในหัวข้อนี้เป็นการนำวงจรคลวดเหนี่ยวนำมาประยุกต์เป็นวงจรกรองความถี่สูงผ่าน ดังแสดงในรูปที่ 4.22 โดยเขียนไฟล์ข้อมูลไว้ดังรูปที่ ค.16 และพบว่าผลที่ได้จากการทดลองและการเลียนแบบโดยโปรแกรม T-Spice ให้ค่าใกล้เคียงกับค่าที่คำนวณและสอดคล้องตามคุณสมบัติของวงจรกรองความถี่สูงผ่านตามคาดหมาย



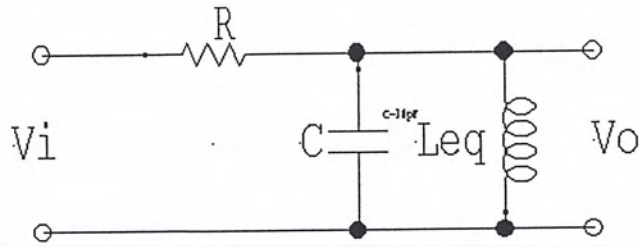
รูปที่ 4.22 วงจรกรองความถี่สูงผ่าน



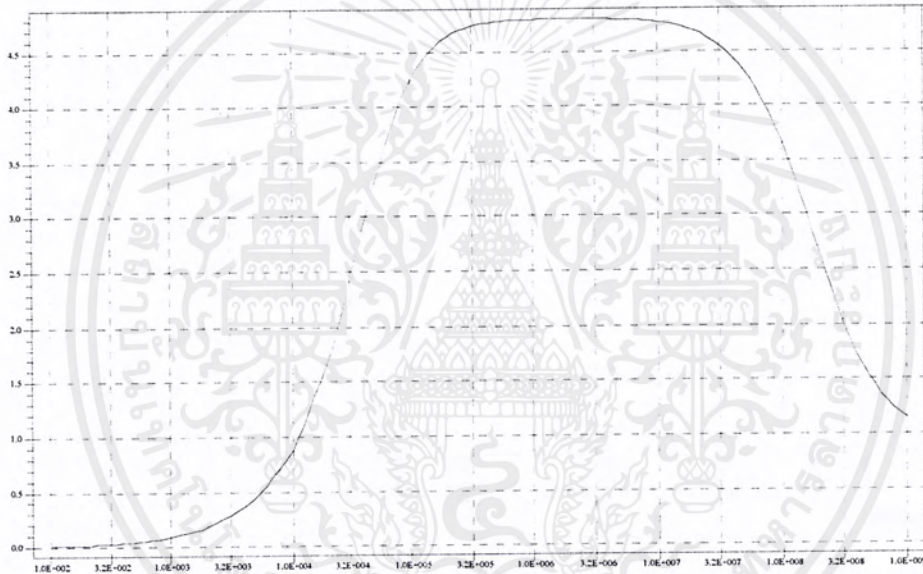
รูปที่ 4.23 ผลการตอบสนองของวงจรในรูปที่ 4.22

### 3) วงจรกรองแถบความถี่ผ่าน

ในหัวข้อนี้เป็นการนำวงจรขดลวดเหนี่ยวนำมาประยุกต์เป็นวงจรกรองแถบความถี่ผ่านดังแสดงในรูปที่ 4.24 โดยเขียนไฟล์ข้อมูลไว้ดังรูปที่ ก.17 และผลการทดลองแสดงดังรูปที่ 4.25



รูปที่ 4.24 วงจรกรองแถบความถี่ผ่าน



รูปที่ 4.25 ผลการตอบสนองของวงจรในรูปที่ 4.24

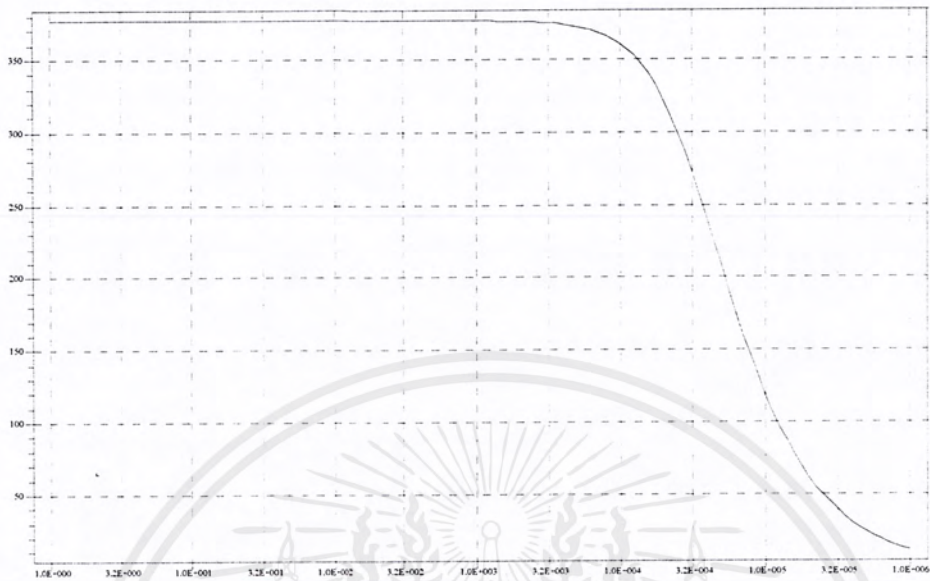
จากผลการทดลองพบว่าผลที่ได้สอดคล้องตามคุณสมบัติของวงจรกรองแถบความถี่ผ่านตามความคาดหมาย

#### 4.3.2 การประยุกต์ใช้งานวงจรขดลวดเหนี่ยวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

##### 1) วงจรกรองความถี่ต่ำผ่าน

ในหัวข้อนี้เป็นการนำวงจรขดลวดเหนี่ยวนำที่ได้ทำการเขียนเลย์เอาต์ของวงจรมาประยุกต์เป็นวงจรกรองความถี่ต่ำผ่านดังแสดงในรูปที่ 4.20 และเขียนไฟล์ข้อมูลไว้ในรูปที่ ก.18 โดยได้ผลการทดลองดังรูปที่ 4.26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



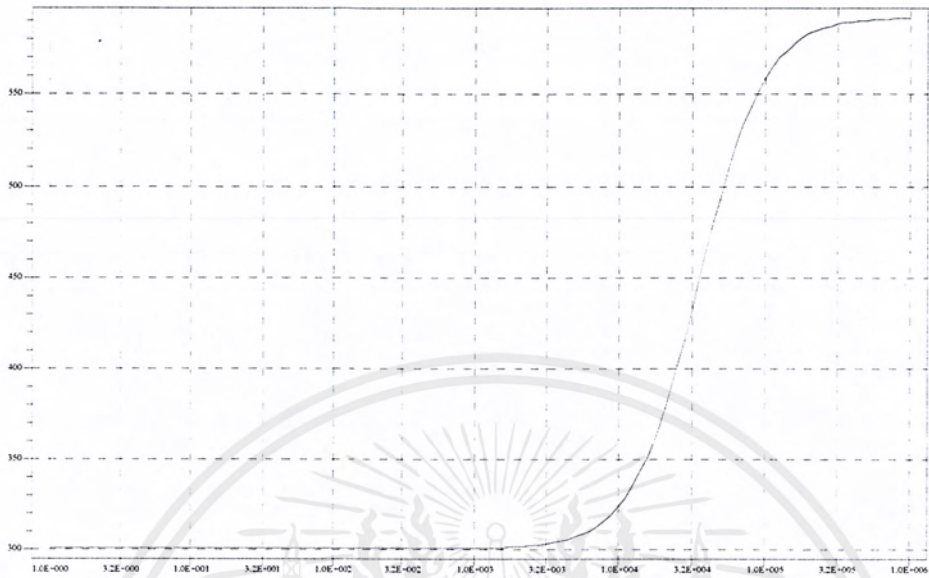
รูปที่ 4.26 ผลการตอบสนองของวงจรในรูปที่ 4.20

### 2) วงจรกรองความถี่สูงผ่านอันดับหนึ่ง

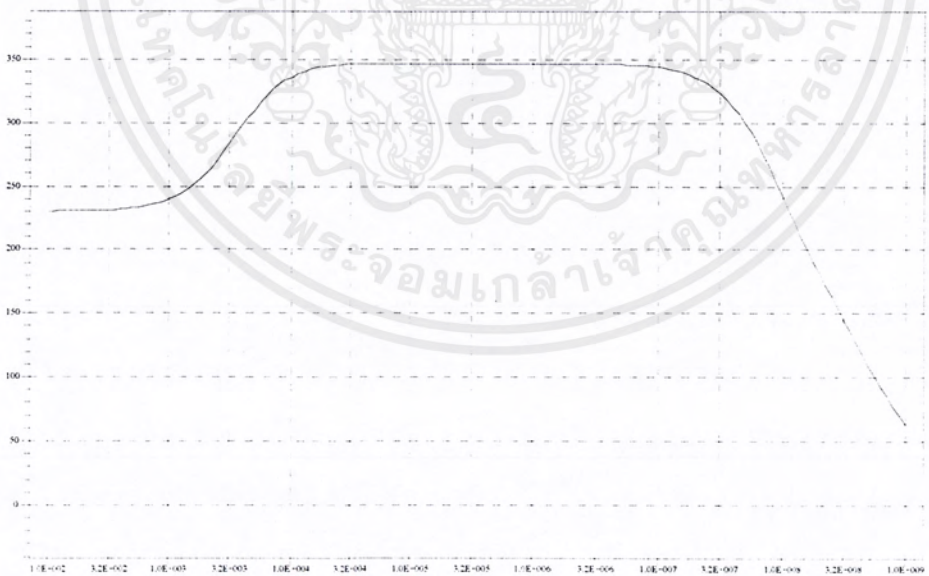
ในหัวข้อนี้เป็นการนำวงจรคลวดเหนี่ยวนำมาประยุกต์เป็นวงจรกรองความถี่สูงผ่าน ดังแสดงในรูปที่ 4.22 โดยเขียนไฟล์ข้อมูลไว้ดังรูปที่ ค.19 และพบว่าผลที่ได้จากการทดลองและการเลียนแบบโดยโปรแกรม T-Spice ให้ค่าใกล้เคียงกับค่าที่คำนวณและสอดคล้องตามคุณสมบัติของวงจรกรองความถี่สูงผ่านตามคาดหมาย

### 3) วงจรกรองแถบความถี่ผ่าน

ในหัวข้อนี้เป็นการนำวงจรคลวดเหนี่ยวนำมาประยุกต์เป็นวงจรกรองแถบความถี่ผ่านดังแสดงในรูปที่ 4.24 โดยเขียนไฟล์ข้อมูลไว้ดังรูปที่ ค.20 และผลการทดลองแสดงดังรูปที่ 4.28 จากผลการทดลองพบว่าผลที่ได้สอดคล้องตามคุณสมบัติของวงจรกรองแถบความถี่ผ่านตามความคาดหมาย



รูปที่ 4.27 ผลการตอบสนองของวงจรในรูปที่ 4.22



รูปที่ 4.28 ผลการตอบสนองของวงจรในรูปที่ 4.24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

# บทสรุป ปัญหา แนวทางการแก้ไขและพัฒนา

### 5.1 บทสรุป

ปฏิญานิพนธ์ฉบับนี้เสนอการออกแบบ และการสร้างวงจรคลวดเหนียวนำจากหลักการวงจรรวมโดยใช้โปรแกรม S-Edit ออกแบบวงจรเลียนแบบขดลวดเหนียวนำโดยใช้วิธีสกัดคาควบคุม และวงจรเลียนแบบขดลวดเหนียวนำแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์ จากนั้นนำทั้งสองวงจรไปทดสอบการทำงานของวงจรโดยใช้โปรแกรม T-Spice พบว่าวงจรที่ออกแบบทั้ง สองวงจรสามารถทำงานได้เป็นอย่างดี จึงใช้โปรแกรม L-Edit เป็นเครื่องมือในการออกแบบ เลย์เอาต์ของวงจรที่ออกแบบทั้งสองวงจร ซึ่งทดสอบการทำงานของเลย์เอาต์ที่ออกแบบอีกครั้งโดยโปรแกรม T-Spice พบว่าสามารถทำงานได้ตามหลักการ โดยเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนียวนำโดยใช้วิธีสกัดคาควบคุม มีขนาด  $884\mu\text{m} \times 395\mu\text{m}$  บันทึกไว้ชื่อไฟล์ "CIRCUIT1.CIF" และเลย์เอาต์ของวงจรเลียนแบบขดลวดเหนียวนำโดยใช้วิธีสกัดคาควบคุม มีขนาด  $1611.5\mu\text{m} \times 894.5\mu\text{m}$  และบันทึกไว้ชื่อไฟล์ "CIRCUIT2.CIF" ประโยชน์ที่ได้รับจากการทำโครงการนี้มีดังนี้

- 1) สามารถออกแบบวงจรรวมแบบเชิงเส้นได้
- 2) สามารถออกแบบวงจรเลียนแบบขดลวดเหนียวนำโดยใช้มอสเฟตได้
- 3) สามารถใช้โปรแกรม L-Edit ในการสร้างวงจรรวมได้
- 4) วงจรที่ออกแบบมีการใช้งานง่าย มีความแม่นยำสูง มีความผิดพลาดน้อย
- 5) ทราบขั้นตอนการออกแบบวงจรรวม เพื่อส่งไปเอกสาร

### 5.2 ปัญหาและแนวทางการแก้ปัญหา

ปัญหาที่เกิดขึ้นในการทำโครงการนี้คือ การออกแบบเลย์เอาต์จะเกิดค่าประจุที่ไม่ต้องการขึ้น (C) ซึ่งมีผลทำให้การทำงานของวงจรผิดเพี้ยนไปจากทฤษฎี แนวทางการแก้ปัญหาคือ จัดวางวงจรให้อุปกรณ์แต่ละตัวให้อยู่ในตำแหน่งที่เหมาะสมที่สุด

### 5.3 แนวทางในการพัฒนา

เปลี่ยนเทคโนโลยีที่ใช้ในการออกแบบวงจรรวมให้เล็กลงไปอีก จากปกติที่ใช้คือเทคโนโลยี 2 ไมครอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก

การใช้โปรแกรม T-Spice เบื้องต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การใช้โปรแกรม T-Spice เบื้องต้น

### 1. โปรแกรม T-Spice

โปรแกรม T-Spice เป็นซอฟต์แวร์ที่ใช้สำหรับการวิเคราะห์วงจรไฟฟ้า และวงจรอิเล็กทรอนิกส์ พัฒนาโดยบริษัท Tanner EDA สามารถใช้บนเครื่องคอมพิวเตอร์ส่วนบุคคลภายใต้ระบบปฏิบัติการ Windows โดยใช้ชื่อทางการค้าว่า Tanner T-Spice Pro

### 2. องค์ประกอบของโปรแกรม T-Spice

Tanner T-Spice Pro ของบริษัท Tanner มีองค์ประกอบที่สำคัญ 3 ส่วนด้วยกันคือ

**S-Edit (Schematic Editor) :** เป็นตัวควบคุมการใช้โปรแกรมในการออกแบบ และเป็นอิดิเตอร์(Editor) สำหรับเขียนวงจร

**T-Spice (Circuit Simulator) :** เป็นตัววิเคราะห์ และเลียนแบบการทำงานของวงจรแอนาล็อก, ดิจิตอล และรวมทั้งแอนาล็อกและดิจิตอล(Mixed Mode)

**W-Edit (Waveform Viewer) :** เป็นตัวนำเอาผลการวิเคราะห์จาก T-Spice ในเชิงตัวเลขมาแสดงผลในเชิงกราฟฟิกส์

### 3. ความสามารถของโปรแกรม T-Spice

โปรแกรม T-Spice Pro สามารถวิเคราะห์และแสดงผลเชิงกราฟฟิกได้ดังนี้

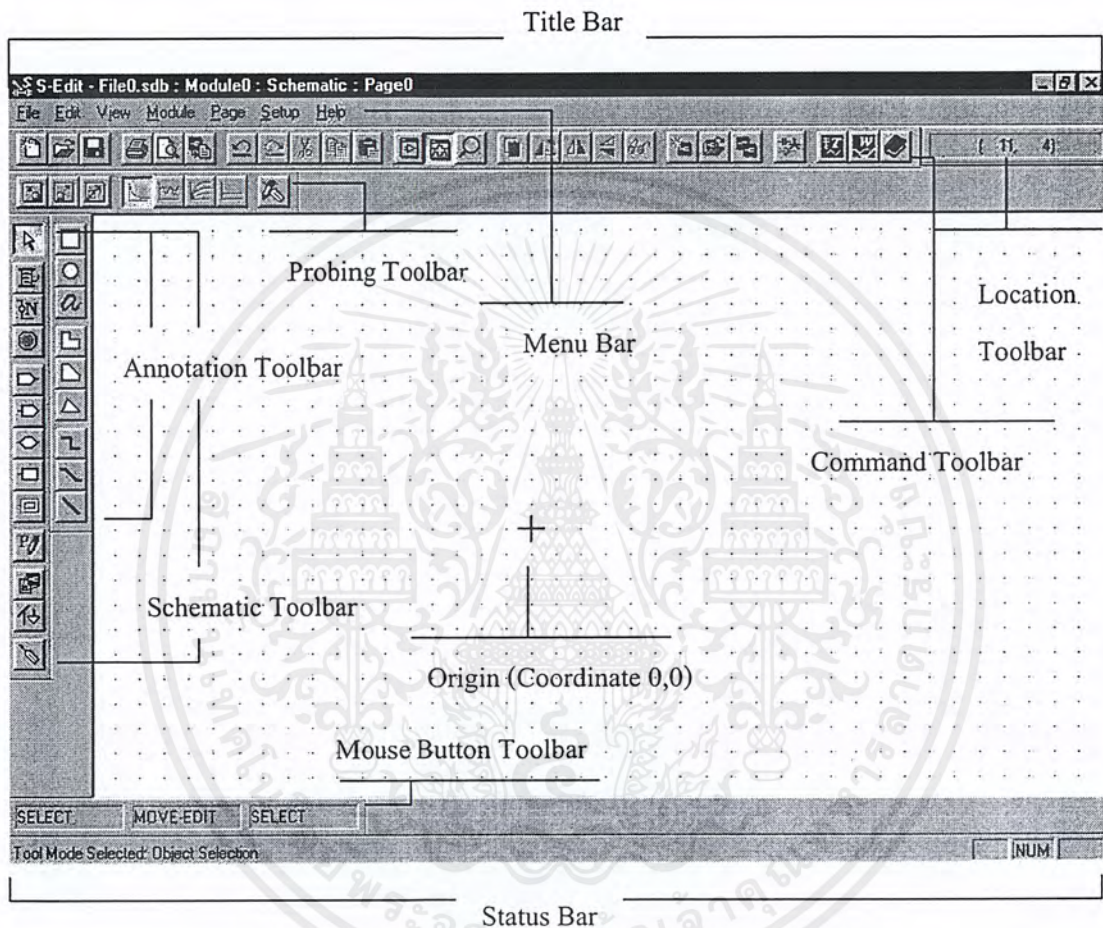
1. AC Sweep สำหรับการวิเคราะห์วงจรในโดเมนความถี่
2. Transient สำหรับการวิเคราะห์วงจรในโดเมนเวลา
3. DC transfer Sweep สำหรับการคำนวณค่ากระแส, แรงดัน และสถานะของวงจรในสถานะสงบ โดยกำหนดการเปลี่ยนค่าแหล่งจ่าย, โมเดล หรืออุณหภูมิที่พิสัยต่างๆ ได้
4. DC operating point สำหรับการคำนวณจุดทำงานและพร้อมรายงานผลให้ทราบ
5. Transfer function สำหรับการคำนวณอัตราขยายขนาดเล็ก ความต้านทานอินพุต ความต้านทานเอาต์พุตได้
6. Fourier สำหรับการคำนวณหาผลตอบสนองของวงจร เมื่อมีการเปลี่ยนแปลงพารามิเตอร์ของโมเดลของอุปกรณ์
7. Parametric sweep สำหรับวิเคราะห์ Parametric และ Temperature ในลักษณะ Multi

Run

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4. ขั้นตอนการวิเคราะห์วงจรโดยใช้ Tanner T-Spice Pro

ขั้นที่ 1 เรียกโปรแกรม S-Edit เพื่อวาดวงจร เมื่อเข้าสู่โปรแกรม S-Edit จะปรากฏหน้าต่างและส่วนประกอบที่สำคัญดังรูป



รูปที่ ก.1 หน้าต่างของโปรแกรม S-Edit

จากรูป หน้าต่างของโปรแกรม S-Edit ประกอบด้วยส่วนต่างๆดังนี้

**Title Bar** แสดงชื่อของไฟล์, โมดูล และตำแหน่งหน้าที่กำลังวาดวงจรอยู่ในขณะนั้น

**Toolbars** ประกอบด้วย

- **Command toolbar** ประกอบด้วยปุ่มต่างๆที่ต้องเรียกใช้บ่อยๆในการวาดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.2 Command Toolbar

- **Schematic toolbar** ประกอบด้วยเครื่องมือสำหรับสร้างอุปกรณ์ไฟฟ้า เช่น สายไฟ, พอร์ต



รูปที่ ก.3 Schematic Toolbar

- **Annotation toolbar** เป็นเครื่องมือสำหรับสร้างอุปกรณ์ที่ไม่ใช่อุปกรณ์ไฟฟ้า เช่น รูปสี่เหลี่ยม, วงกลม ซึ่งใช้ประโยชน์ในการเขียนภาพประกอบในวงจร



รูปที่ ก.4 Annotation Toolbar

**Menu Bar** ประกอบด้วยเมนูคำสั่งต่างๆ ดังนี้

คำสั่งสำหรับ สร้าง, เปิด, บันทึก และพิมพ์

คำสั่งสำหรับ คัดลอก, ลบ, เลือก และ โอนย้ายวงจรที่ออกแบบ

คำสั่งสำหรับ เปลี่ยน, การขยาย มุมมอง

คำสั่งสำหรับสร้าง และจัดการ โมดูล

คำสั่งสำหรับ สร้าง, ทดสอบ และจัดการ ในหน้าที่ออกแบบ


คำสั่งสำหรับปรับแต่ง S-Edit

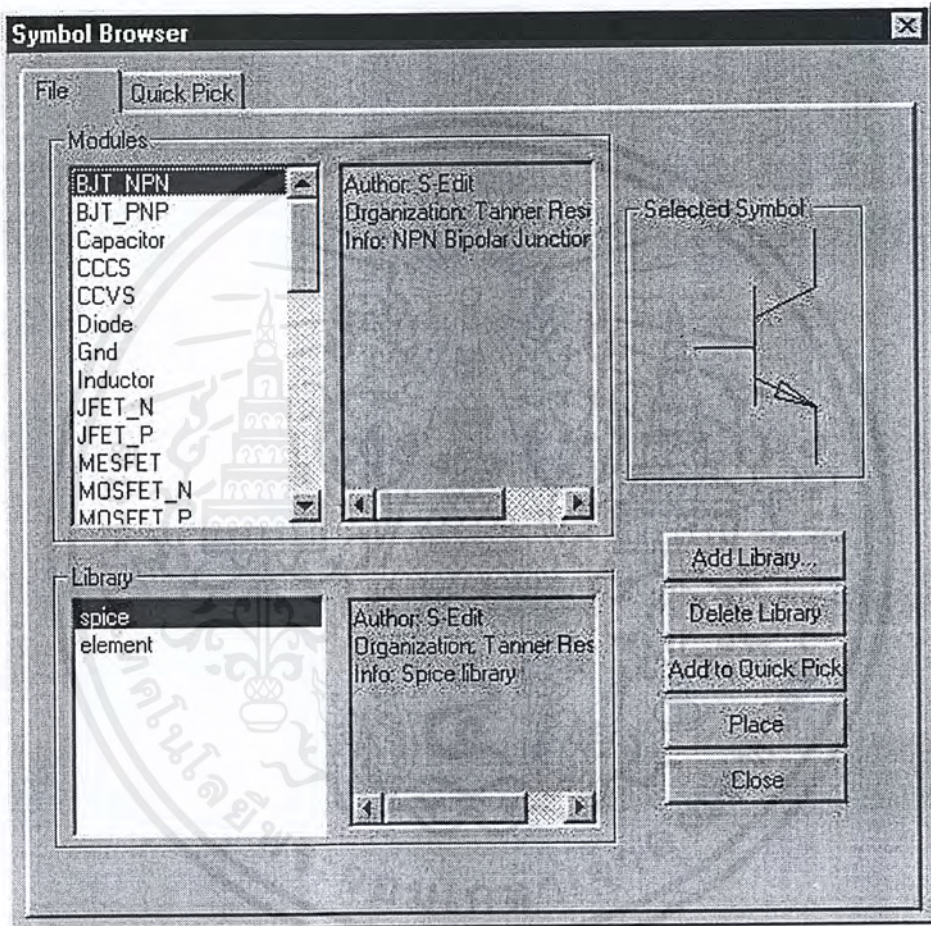
คำสั่งสำหรับดูส่วนช่วยเหลือ

File Edit View Module Page Setup Help


รูปที่ ก.5 Menu Bar


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วาดวงจรโดยการโหลดตัวอุปกรณ์ โดยคลิกที่ปุ่ม  บน Command toolbar จะปรากฏหน้าต่างดังรูปที่ ก.6 ให้เลือกอุปกรณ์ที่ต้องการซึ่งสามารถดูจากชื่ออุปกรณ์ และรูปภาพแล้วคลิก Place เพื่อวางอุปกรณ์ โดยในตัวอย่างนี้จะใช้อุปกรณ์ที่มีชื่อว่า BJT\_NPN, Resistor, Capacitor, source\_i\_sine, source\_v\_dc และ Gnd



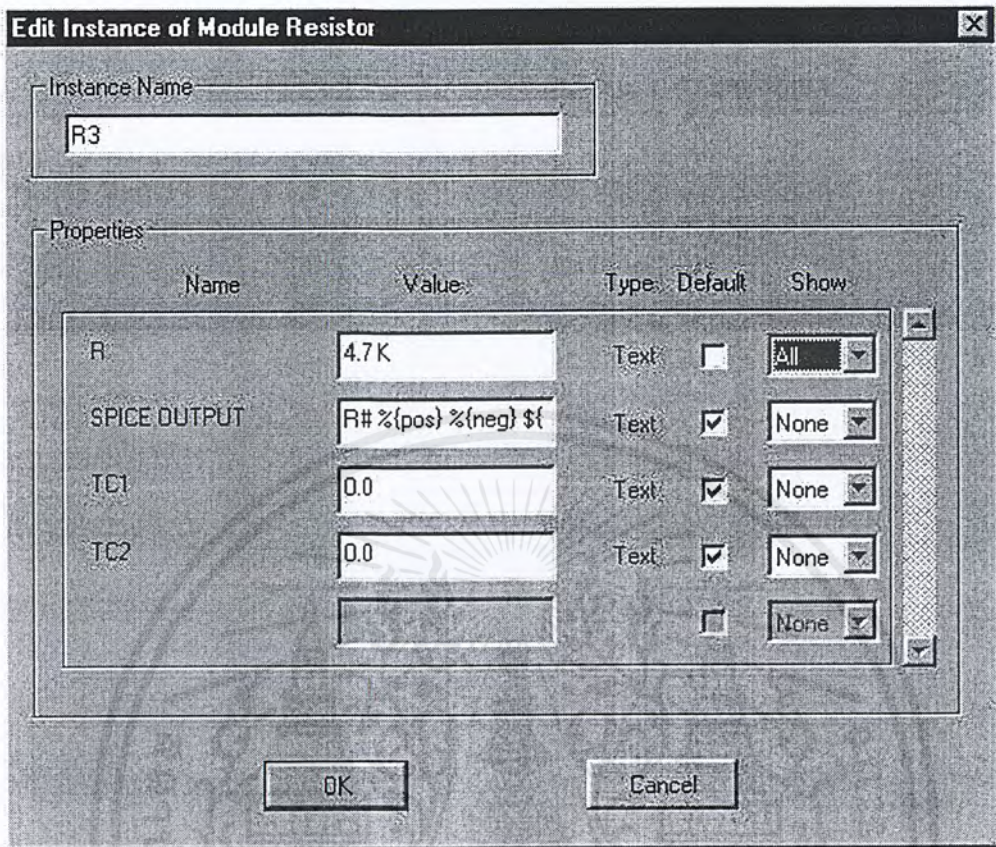
รูปที่ ก.6 หน้าต่าง Symbol Browser

เมื่อวางอุปกรณ์ครบแล้ว จะพบว่าอุปกรณ์ที่เราวางจะทับกันอยู่ ให้ทำการจัดรูปวงจรใหม่ โดยการเคลื่อนย้ายอุปกรณ์ให้อยู่ในตำแหน่งที่เหมาะสม ในขณะที่เคลื่อนย้ายอุปกรณ์จะต้องกดปุ่ม ALT พร้อมกับคลิกเมาส์บนตัวอุปกรณ์แล้วลากไปยังตำแหน่งที่ต้องการ เมื่อจัดรูปวงจรแล้ว จากนั้นเชื่อมต่อโยงสายโดยคลิกปุ่ม  บน Schematic toolbar แล้วลากสายไปยังตัวอุปกรณ์ต่างๆ

เมื่อลากสายเสร็จแล้ว ให้ทำการกำหนดค่าให้กับตัวอุปกรณ์โดยการคลิกปุ่ม  บน

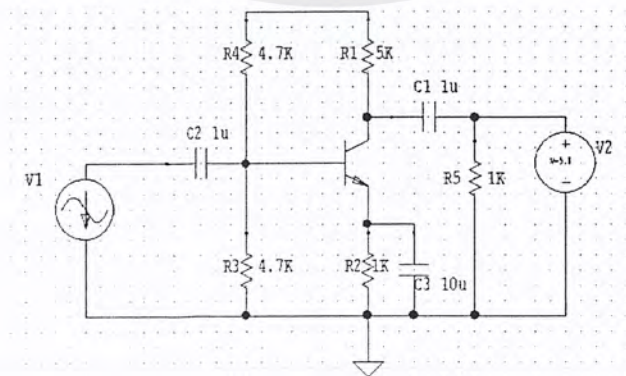
Command toolbar ซึ่งจะปรากฏหน้าต่างดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ ก.7 การกำหนดค่าของอุปกรณ์

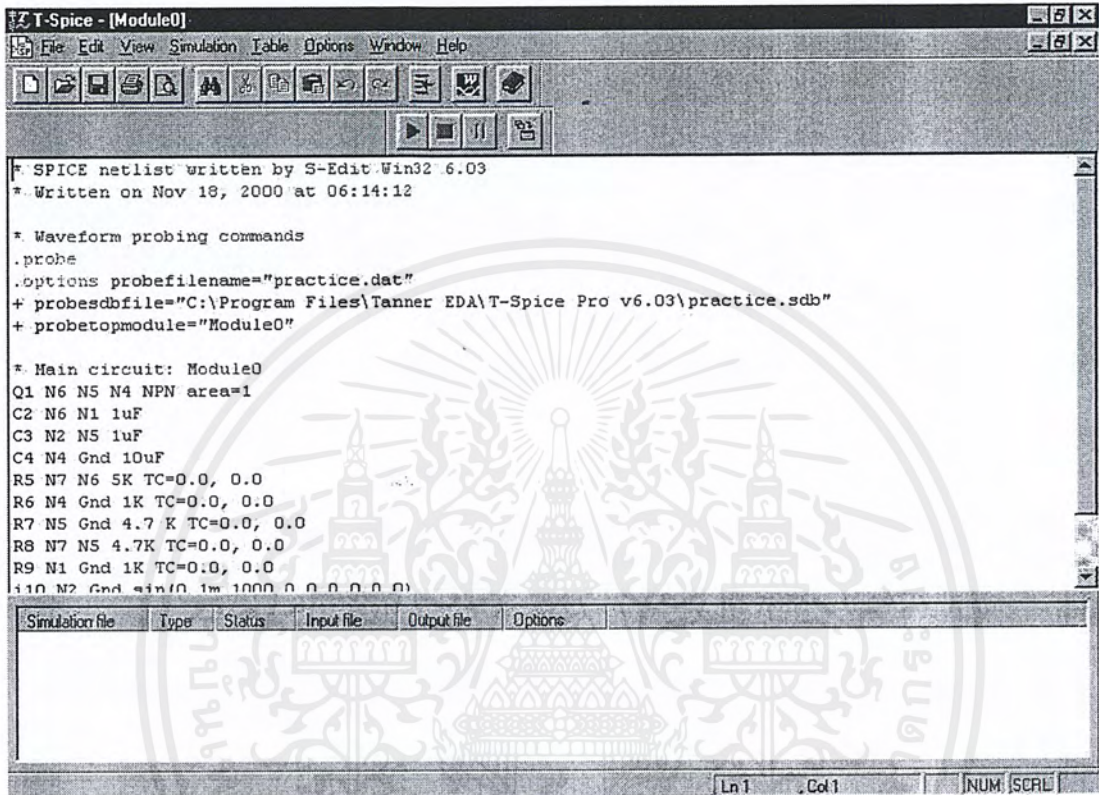
ในช่อง Instance name ให้ทำการใส่ชื่อให้กับอุปกรณ์ และในช่อง Value ภายในกรอบ Properties ให้ใส่ค่าของอุปกรณ์ แล้วคลิก OK เมื่อกำหนดค่าให้กับอุปกรณ์ทุกตัวในวงจรเสร็จแล้ว จะได้วงจรขยายอิมิตเตอร์ร่วมดังรูป จากนั้นให้ทำการบันทึกข้อมูล




รูปที่ ก.8 วงจรอิมิตเตอร์ร่วมที่วาดเสร็จแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

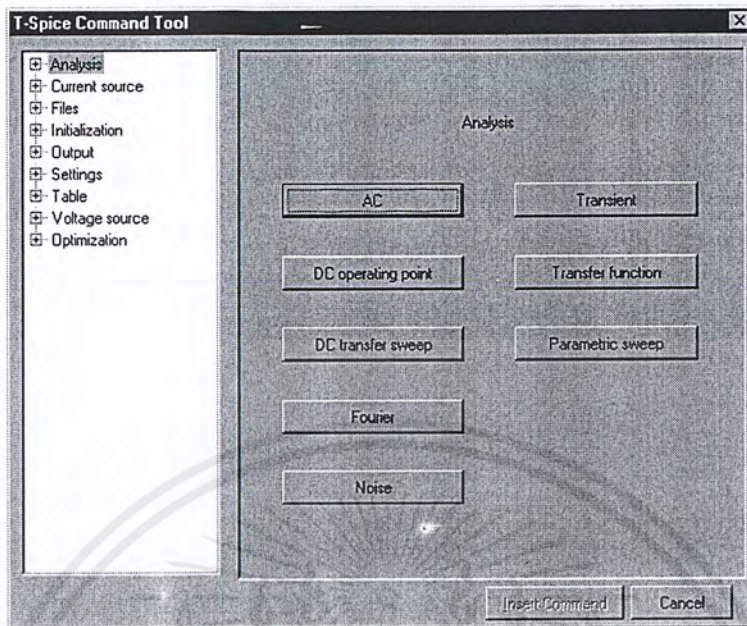
ขั้นที่ 2 หลังจากวาดวงจรเสร็จตามขั้นตอนที่ 1 แล้ว ในขั้นตอนนี้เป็นขั้นตอนการวิเคราะห์ โดยคลิกที่ปุ่ม  จะเข้าสู่โปรแกรม T-Spice ซึ่งมีหน้าต่างดังรูป




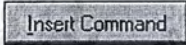
รูปที่ ก.9 หน้าต่างของโปรแกรม T-Spice



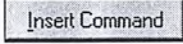
คลิกที่ปุ่ม  เพื่อแทรกคำสั่งลงในโปรแกรม ดังรูปที่ ก.10 ในตัวอย่างนี้วิเคราะห์แบบ

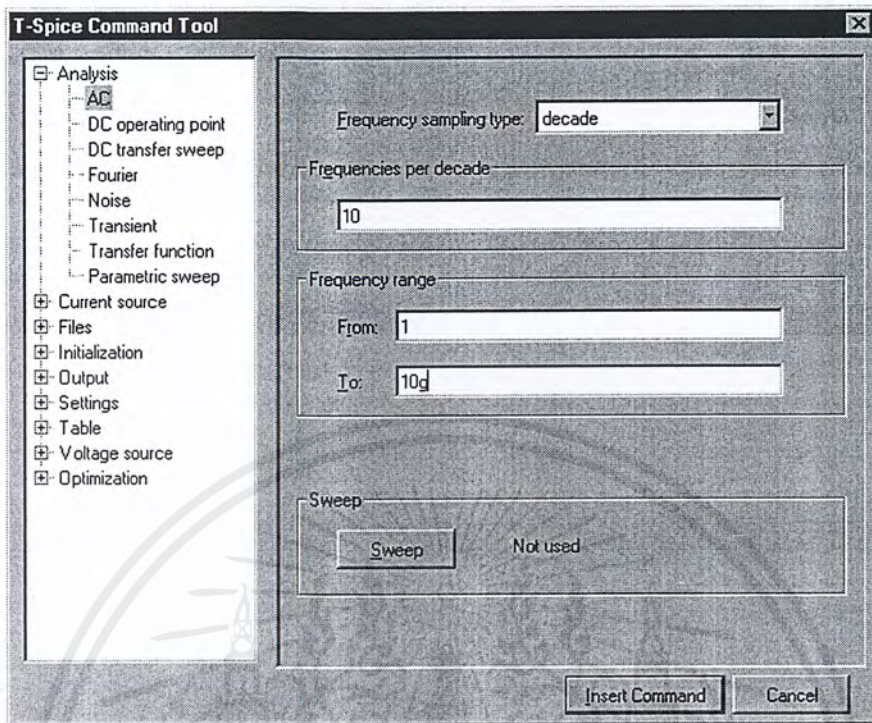
AC Sweep และ Transient



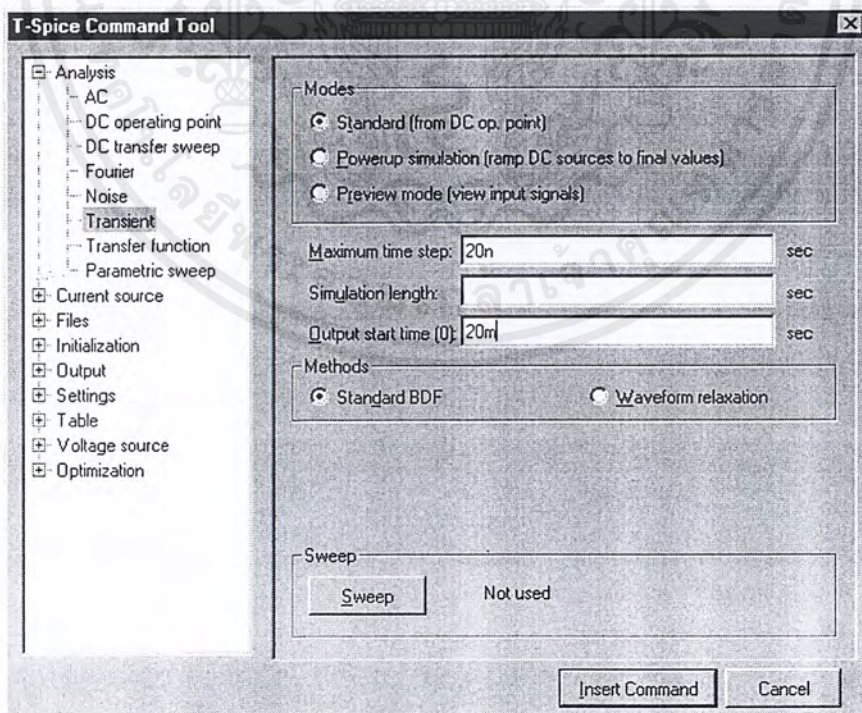
รูปที่ ก.10 แถบเครื่องมือคำสั่ง

โดยการวิเคราะห์ AC Sweep ในช่อง Analysis คลิกที่ปุ่ม  จะปรากฏดังรูปที่ ก.11 จากนั้นใส่ค่าต่างๆตามต้องการ ในตัวอย่างนี้ใช้ขนาดสัญญาณ AC ที่กำหนดในแหล่งจ่ายสัญญาณเท่ากับ 1mV และต้องการให้เปลี่ยนความถี่ตั้งแต่ 1Hz ถึง 10GHz โดยเลือกการคำนวณแบบ Decade คือการแสดงความถี่จะเพิ่มขึ้นครั้งละ 10 เท่าเพื่อไม่ให้แกนยาวเกินไป โดยกำหนดให้ในแต่ละช่วงความถี่ เท่ากับ 101จุด แล้วคลิกปุ่ม 

สำหรับการวิเคราะห์ Transient จะต้องคลิกปุ่ม  อีกครั้ง แล้วคลิกปุ่ม  จากนั้นใส่ค่าต่างๆตามต้องการ ในตัวอย่างนี้ใช้ขนาดสัญญาณ AC ที่กำหนดในแหล่งจ่ายสัญญาณเท่ากับ 1mV และความถี่ตั้งแต่ 1kHz ดังนั้นหนึ่งคาบของสัญญาณใช้เวลา 1mS ดังนั้นถ้าต้องการวิเคราะห์สัญญาณ 2 คาบ จะต้องกำหนดเวลาสุดท้ายให้กับการวิเคราะห์ชนิดนี้ โดยมันจะเริ่มวิเคราะห์จาก 0 ถึงเวลาสุดท้าย โดยกำหนดขึ้นเวลาในการคำนวณที่ต้องการให้เพิ่มจาก 0 ครั้งละเท่าไร ในตัวอย่างนี้ใช้ 20mS ดังแสดงในรูปที่ ก.12 หลังจากนั้นคลิกปุ่ม 





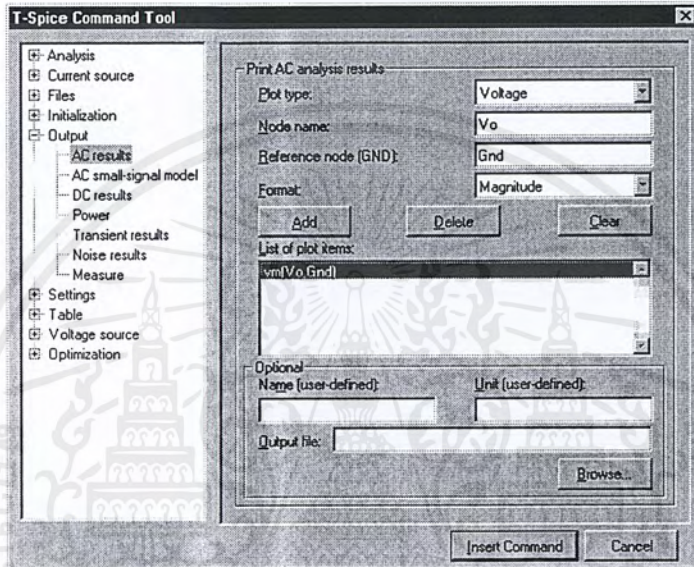
รูปที่ ก.11 การเลือกการวิเคราะห์แบบ AC Sweep



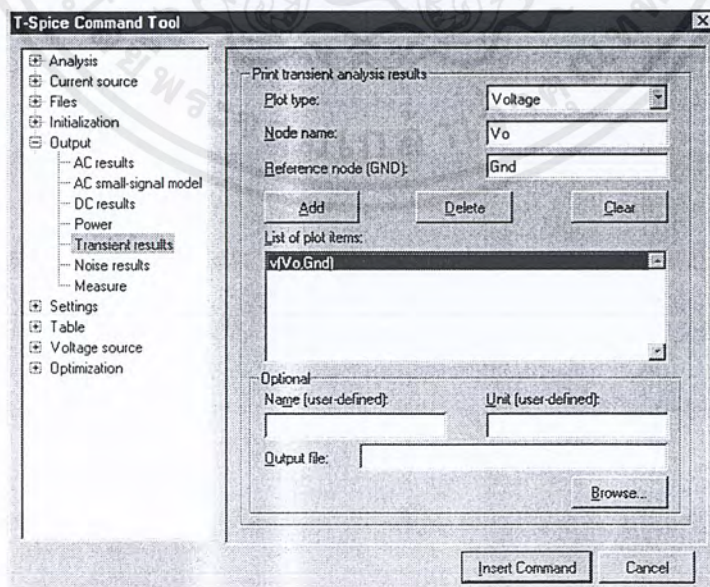
รูปที่ ก.12 การเลือกการวิเคราะห์แบบ Transient

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการเลือกว่าจะแสดงผลเอาต์พุตอะไร โดยคลิกปุ่ม  แล้วเลือกที่ Outputs จากนั้นเลือกว่าจะให้แสดงผลอะไร ในตัวอย่างนี้เลือก AC Results โดยคลิกปุ่ม  จะปรากฏหน้าต่างต่าง ดังรูปที่ ก.13 ทำการใส่ค่าต่างๆตามต้องการ สำหรับ Transient Results จะปรากฏหน้าต่างดังรูปที่ ก.14 ให้ทำการใส่ค่าต่างๆตามต้องการ




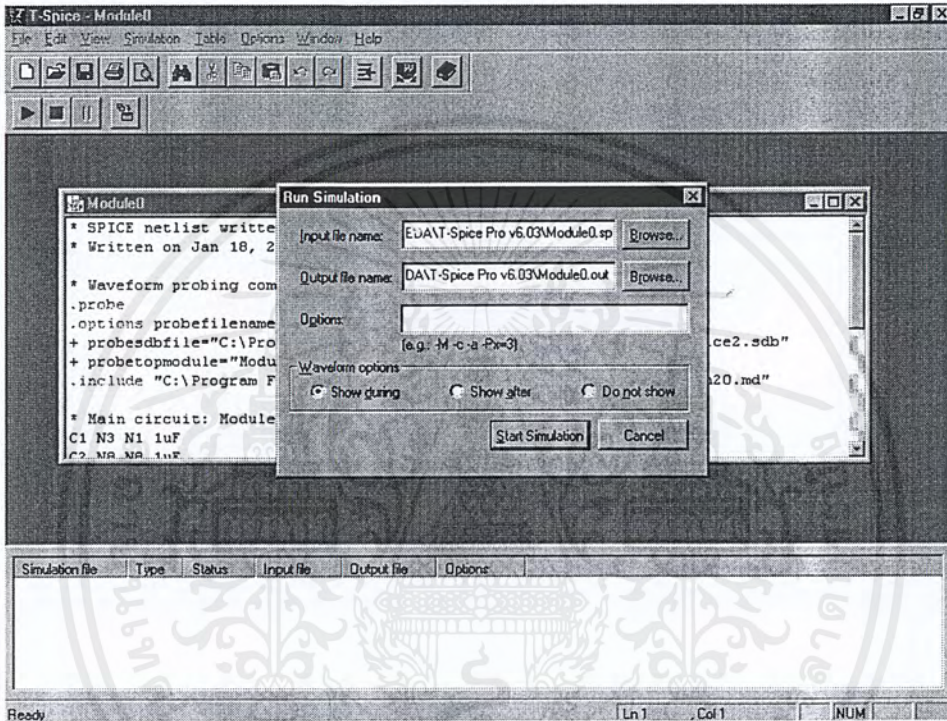
รูปที่ ก.13 การกำหนด AC Results



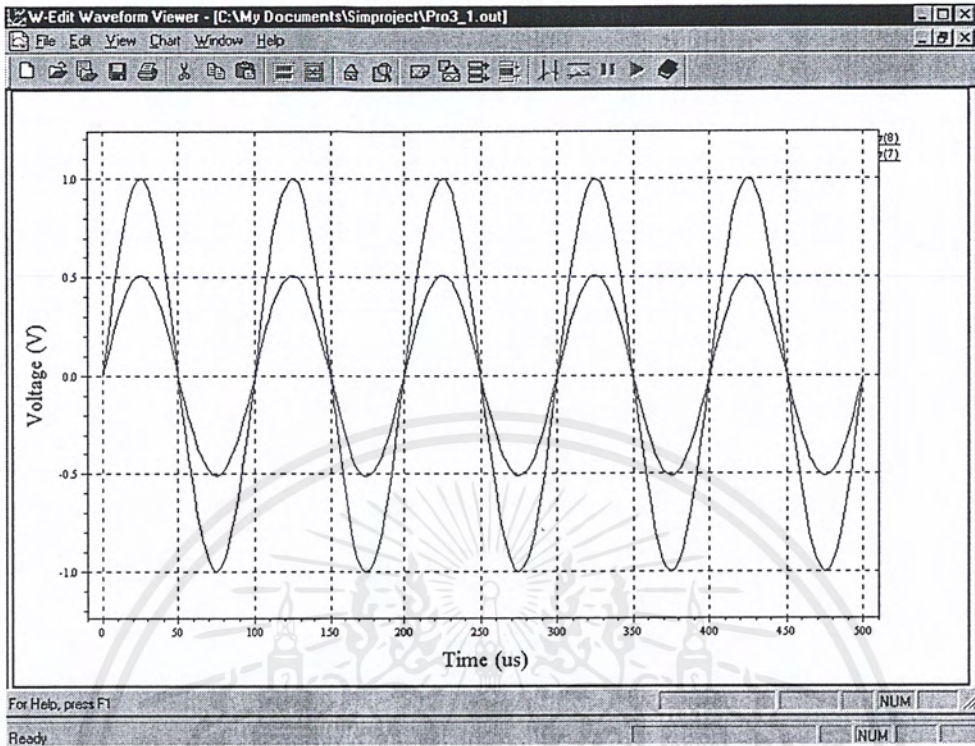
รูปที่ ก.14 การกำหนด Transient Results

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นที่ 3 เป็นการใช้โปรแกรม W-Edit แสดงผลการวิเคราะห์ในลักษณะกราฟฟิก โดยคลิกปุ่ม  เพื่อทำการ Simulate โดยจะปรากฏหน้าต่างให้เราใส่ชื่อไฟล์เอาต์พุต ดังรูปที่ ก.15 เมื่อใส่ชื่อไฟล์ และกำหนดค่าต่างๆเสร็จแล้ว คลิกปุ่ม **Start Simulation** เมื่อโปรแกรมทำการ Simulate เสร็จแล้วจะได้รูปสัญญาณดังรูปที่ ก.16




รูปที่ ก.15 การกำหนดชื่อไฟล์เอาต์พุต



รูปที่ ก.16 รูปสัญญาณที่ได้จากการ Simulate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




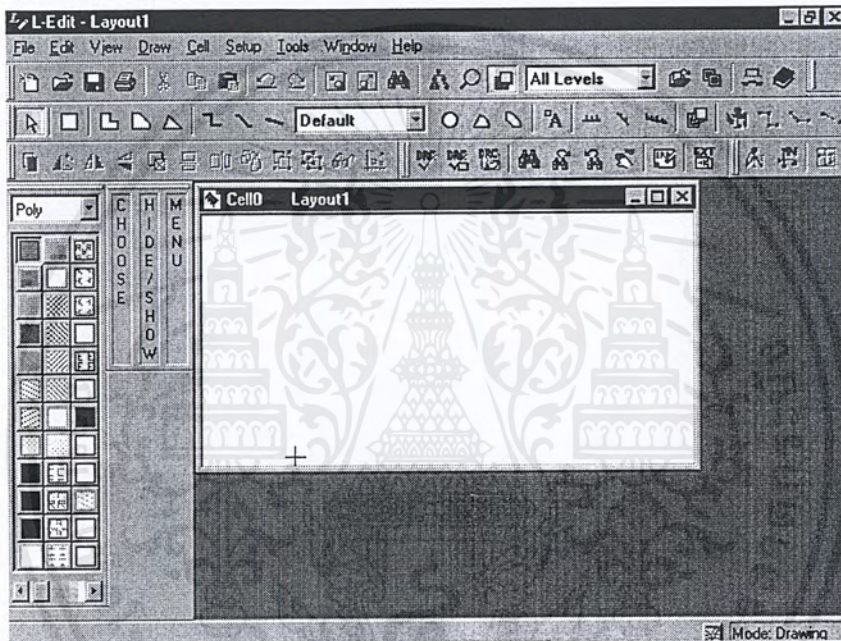
ภาคผนวก ข  
การเขียนเลย์เอาต์ของวงจรรวมโดยใช้โปรแกรม L-EDIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## การเขียนเลย์เอาต์ของวงจรรวมโดยใช้โปรแกรม L-EDIT เบื้องต้น

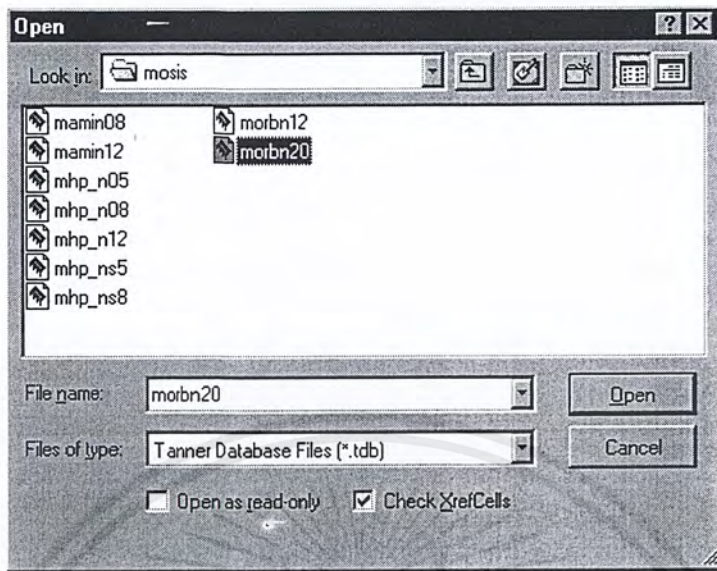
โปรแกรม L-EDIT เป็นโปรแกรมสำหรับใช้เขียนเลย์เอาต์ของวงจรรวม โดยมีขั้นตอนในการเขียนเลย์เอาต์ดังนี้

1. เข้าสู่โปรแกรม L-EDIT โดยดับเบิลคลิกที่ไอคอน  บนเดสก์ทอป หรือคลิกที่เมนู Start>Programs>Tanner L-Edit Pro>L-Edit v.8.1 จะปรากฏหน้าต่างโปรแกรม L-Edit ดังรูปที่ ข.1

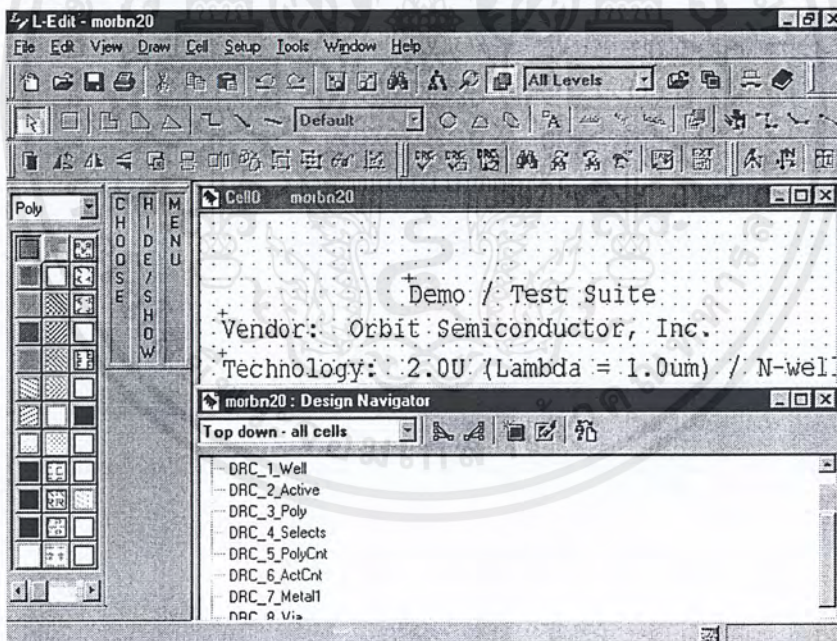


รูปที่ ข.1 หน้าต่างของโปรแกรม L-Edit

2. เปิดไฟล์เทคโนโลยีที่ใช้ ซึ่งในปฏิญานิพนธ์นี้ใช้เทคโนโลยีของ MOSIS ที่มีชื่อว่า “morbn20” ซึ่งเป็นเทคโนโลยีขนาด 2 ไมครอน โดยคลิกที่ปุ่ม  หรือคลิกที่เมนู File>Open จะปรากฏไดอะล็อกบ็อกซ์ดังรูปที่ ข.2 ให้เปิดไฟล์ “morbn20.tdb” ซึ่งอยู่ในโฟลเดอร์ Tech>mosis คลิกปุ่ม  จะได้ผลดังรูปที่ ข.3



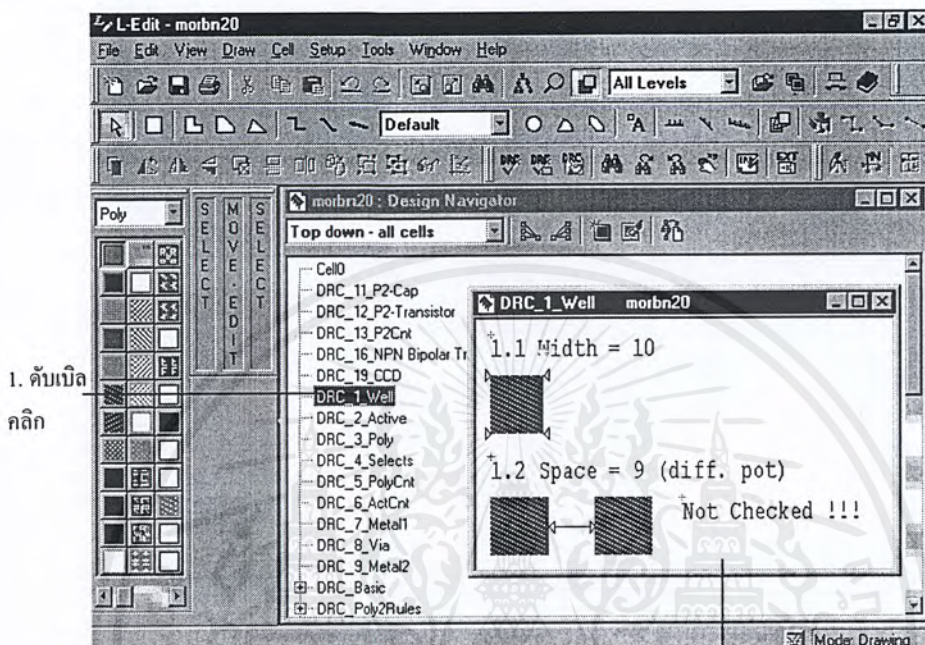
รูปที่ ข.2 การเปิดไฟล์เทคโนโลยี morbn20.tdb



รูปที่ ข.3 ไฟล์เทคโนโลยี morbn20

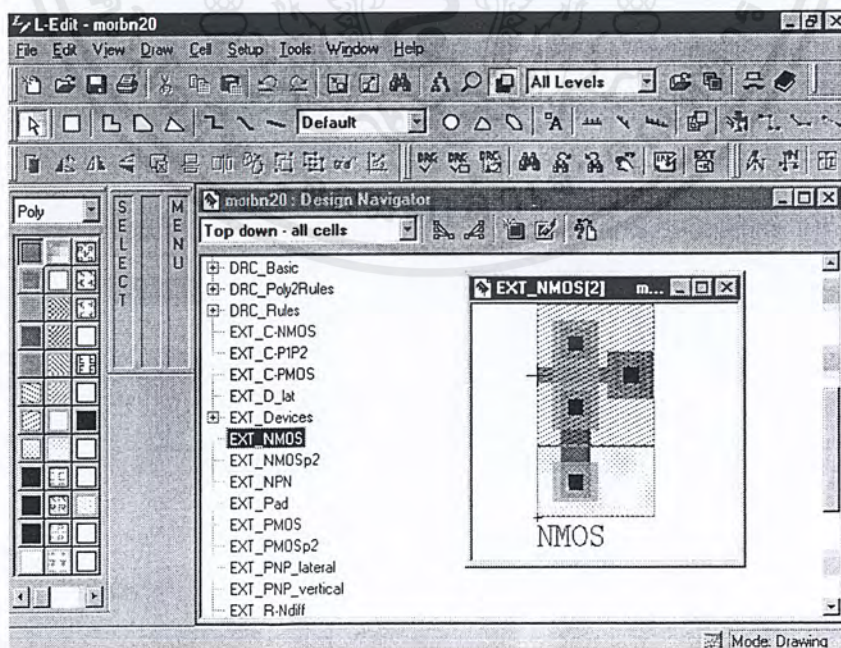
3. เมื่อเปิดไฟล์เทคโนโลยีขึ้นมาแล้ว เราสามารถตรวจสอบกฎการออกแบบโดยดับเบิลคลิกที่กฎการออกแบบที่ต้องการดู เช่น ต้องการดูกฎการออกแบบ DRC\_1\_Well ให้ดับเบิลคลิกที่ DRC\_1\_Well จะปรากฏหน้าต่างขึ้นมา สามารถย่อ/ขยายรูปภายใน โดยการกดปุ่ม + และ - ดังรูปที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข.4 นอกจากนี้ยังสามารถดูรูปแบบเลย์เอาต์ของอุปกรณ์ต่างๆ อย่างเช่น nmos โดยดับเบิลคลิกที่ EXT\_NMOS ดังรูปที่ ข.5 ซึ่งแต่ละเทคโนโลยีจะมีลักษณะไม่เหมือนกัน




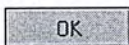
2. ข้อ/ขยาย โดยกดปุ่ม + หรือ -

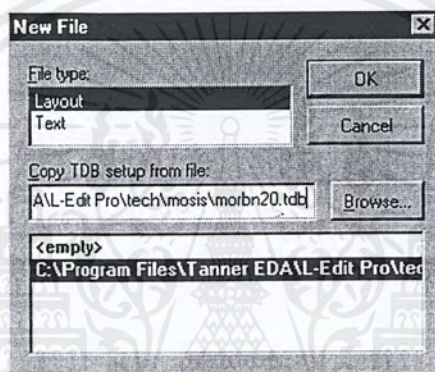
รูปที่ ข.4 การดูกฎการออกแบบ DRC\_1\_Well



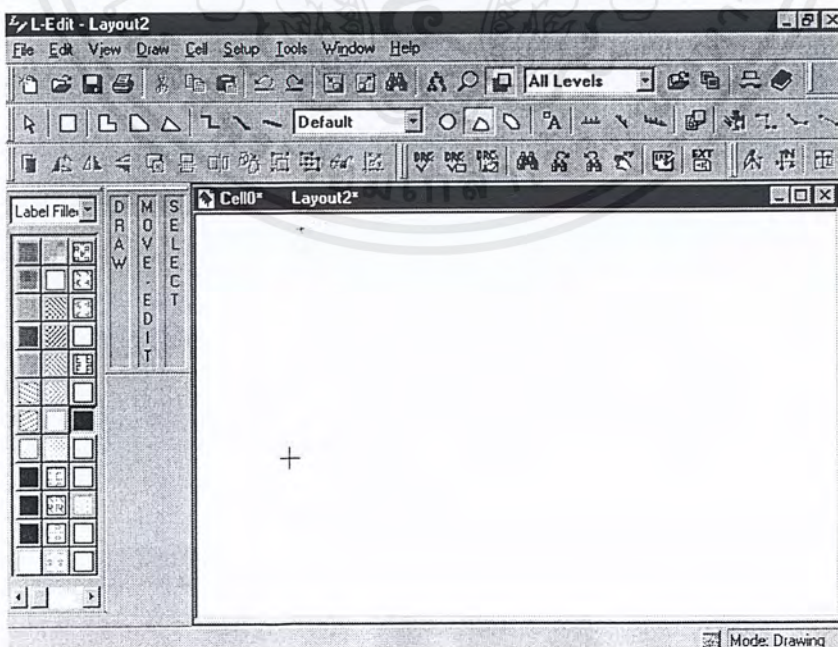
รูปที่ ข.5 ตัวอย่างเลย์เอาต์ของ NMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

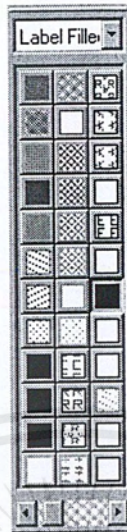
4. เมื่อคุณดูการออกแบบครบทุกข้อ รวมทั้งเลย์เอาต์ของอุปกรณ์ต่างๆแล้ว ต่อไปจะเป็น การเขียนเลย์เอาต์ของวงจรที่เราได้ทำการออกแบบไว้ โดยทำการสร้างไฟล์ใหม่โดยคลิกที่ปุ่ม  หรือคลิกที่เมนู File>New จะปรากฏไดอะล็อกบ็อกซ์ดังรูปที่ ข.6 ที่ช่อง File type: ให้เลือกเป็น Layout และในช่อง Copy TDB setup from file: ให้เลือกเทคโนโลยี morbn20 แล้วคลิกปุ่ม  จะได้ผลดังรูปที่ ข.7 เราสามารถเขียนเลย์เอาต์ของวงจรรวมโดยเลือกชั้นสารที่แถบ เครื่องมือ Layers Palette ดังรูปที่ ข.8 จากนั้นใช้แถบเครื่องมือ Drawing ในการเลือกรูปแบบว่าจะ วาดเป็นรูปสี่เหลี่ยม, วงกลม, สามเหลี่ยม ฯลฯ ดังรูปที่ ข.9



รูปที่ ข.6 ไดอะล็อกบ็อกซ์ New File





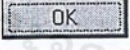
รูปที่ ข.7 หน้าต่างของโปรแกรมเมื่อสร้างไฟล์ใหม่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

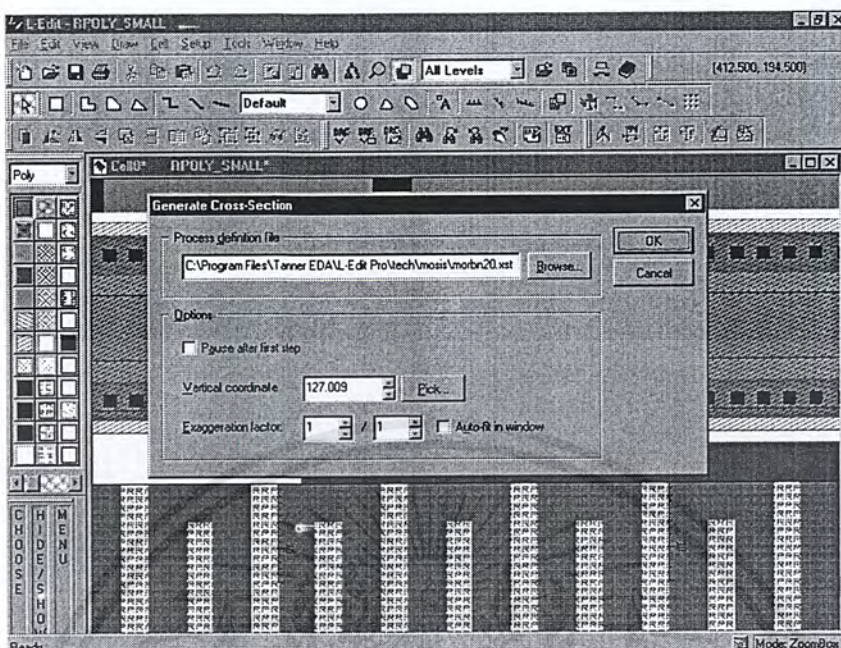


รูปที่ ข.8 แถบเครื่องมือ Layers Palette

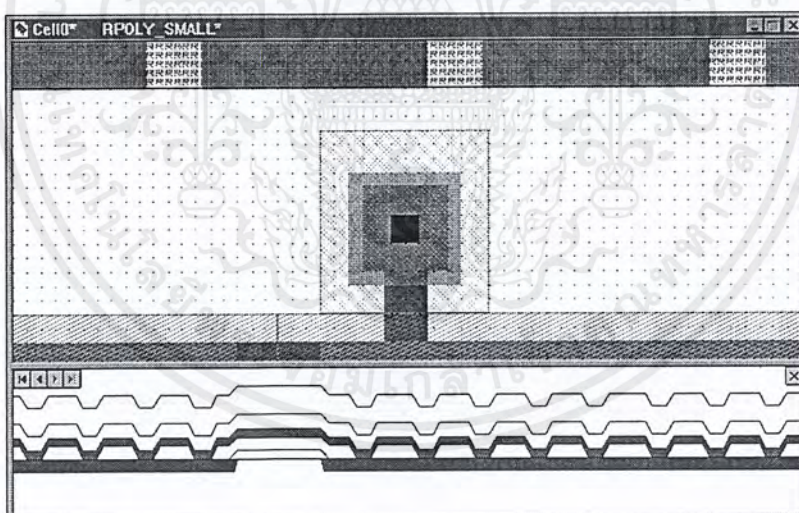


รูปที่ ข.9 แถบเครื่องมือ Drawing



5. ในขณะที่กำลังเขียนเลย์เอาต์ สามารถดูภาพตัดขวางเพื่อตรวจสอบว่าชั้นสารแต่ละชั้นมีการเชื่อมถึงกันอย่างไร โดยการคลิกปุ่ม  จะปรากฏไดอะล็อกบ็อกซ์ดังรูปที่ ข.10 ที่ช่อง Process definition file ให้ใส่ชื่อไฟล์ morbn20.xst แล้วคลิกที่ปุ่ม  เพื่อเลือกบริเวณที่ต้องการดูชั้นสาร จากนั้นคลิกปุ่ม  จะได้ผลลัพธ์ดังรูปที่ ข.11



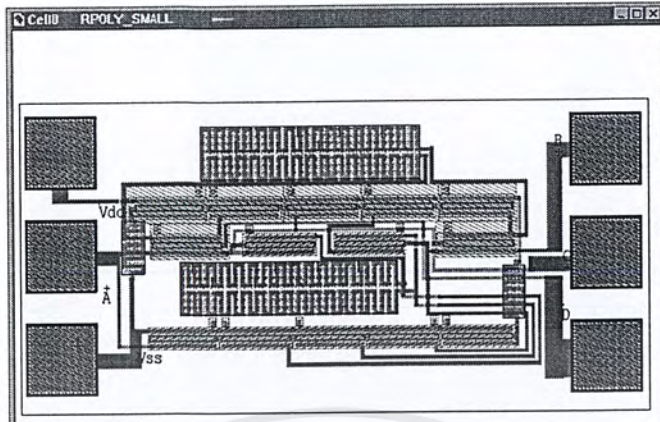
รูปที่ ข.10 การดูภาพตัดขวางของเลย์เอาต์



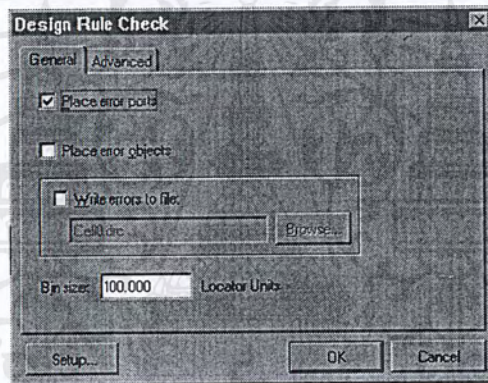
รูปที่ ข.11 ภาพตัดขวางของเลย์เอาต์

6. เมื่อเขียนเลย์เอาต์ของวงจรรวมที่ออกแบบเสร็จแล้ว หรือในขณะที่กำลังทำการเขียนเลย์เอาต์อยู่ ต้องทำการตรวจสอบว่าเลย์เอาต์ที่เราเขียนขึ้นมาถูกต้องตามกฎการออกแบบหรือไม่ โดยการคลิกที่ปุ่ม  แล้วเลือกขอบเขตที่จะตรวจสอบ ดังรูปที่ ข.12 จะปรากฏไดอะล็อกบ็อกซ์ ดังรูปที่ ข.13 คลิกปุ่ม  จะได้ผลดังรูปที่ ข.14

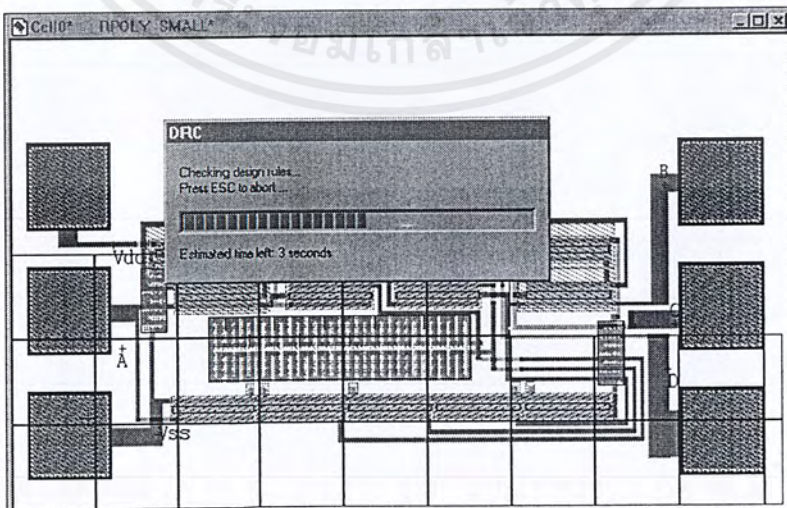
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.12 การเลือกบริเวณที่ต้องการตรวจสอบกฎการออกแบบ



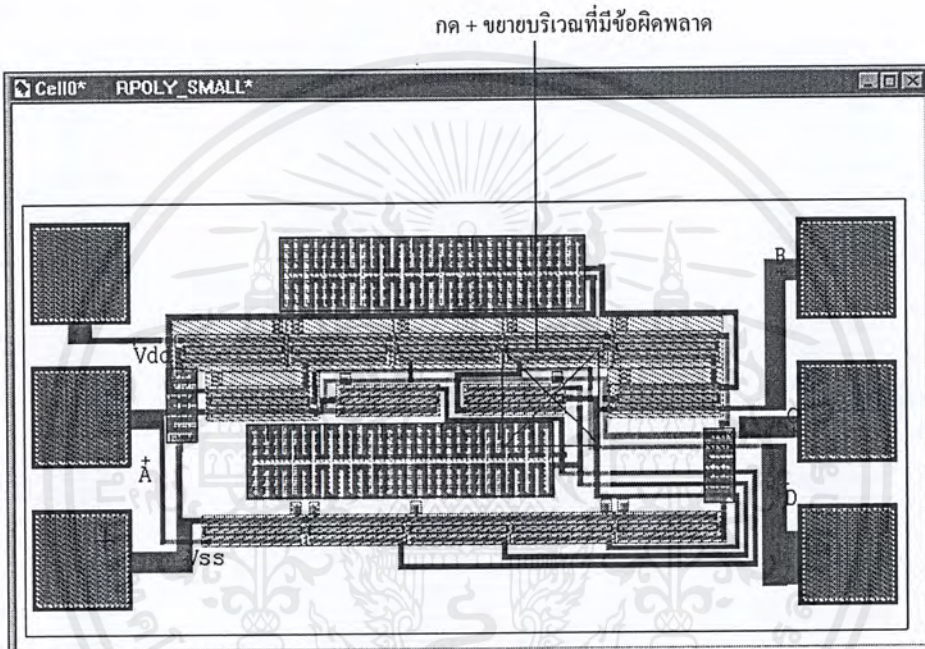
รูปที่ ข.13 ไดอะล็อกบ็อกซ์ Design Rule Check



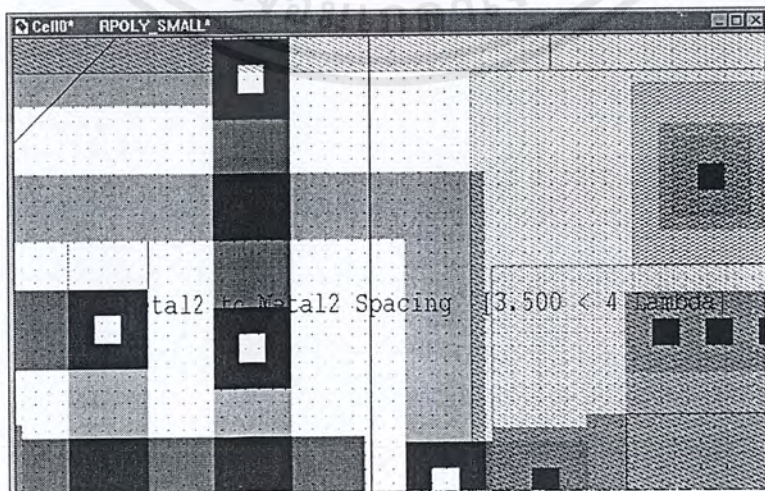
รูปที่ ข.14 การตรวจสอบการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. ถ้าหากมีข้อผิดพลาดเกี่ยวกับกฎในการออกแบบ จะมีข้อความเตือนว่ามีข้อผิดพลาดอยู่ที่แห่งให้คลิกปุ่ม **OK** แล้วจะแสดงบริเวณที่มีข้อผิดพลาดอยู่ ดังรูปที่ ข.15 ให้กดปุ่ม + เพื่อขยายบริเวณที่มีข้อผิดพลาดแล้วดูว่ามีความผิดพลาดที่ข้อไหน อย่างไร จากตัวอย่างจะมีข้อความแสดง “9.2 Metal2 to Metal2 Spacing [3.500 < 4 Lambda]” หมายความว่าระหว่าง Metal2 กับ Metal2 เว้นที่ว่างไว้ 3.5  $\lambda$  ซึ่งตามกฎการออกแบบข้อที่ 9.2 จะต้องมีระยะห่างมากกว่า 4  $\lambda$





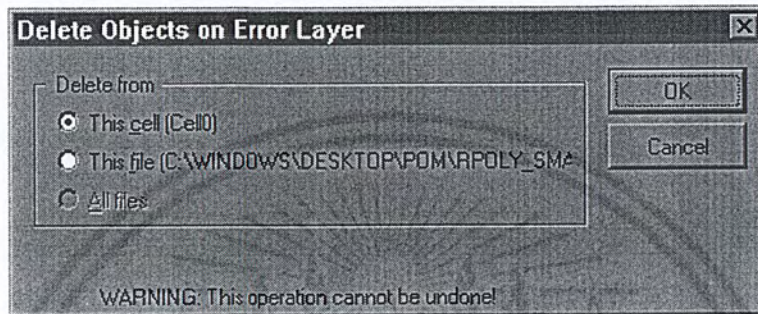
รูปที่ ข.15 แสดงบริเวณที่ผิดกฎการออกแบบ





รูปที่ ข.16 แสดงข้อความระบุว่าผิดกฎข้อไหน อย่างไร


เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็นนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

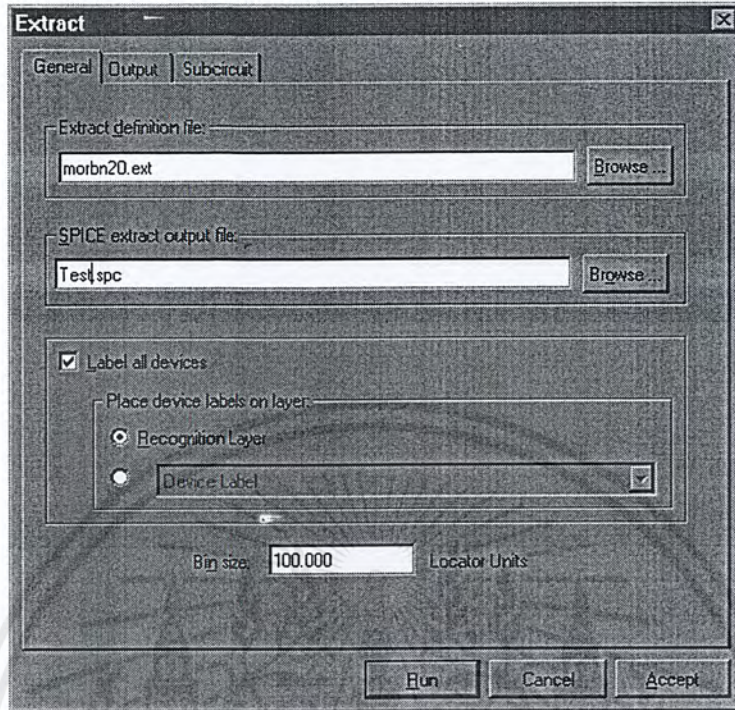
8. ก่อนที่จะทำการแก้ไขข้อผิดพลาดที่เกิดขึ้นจะต้องมีการเคลียร์ Error Layer ก่อน โดยการคลิกปุ่ม  จะปรากฏไดอะล็อกบ็อกซ์ดังรูปที่ ข.17 ให้เลือกว่าจะเคลียร์เฉพาะเซลล์ที่กำลังวาด หรือทั้งไฟล์ที่สร้าง แล้วคลิกปุ่ม  จากนั้นทำการแก้ไขข้อผิดพลาดแล้วตรวจสอบใหม่อีกครั้งจนกระทั่งไม่มีข้อผิดพลาด



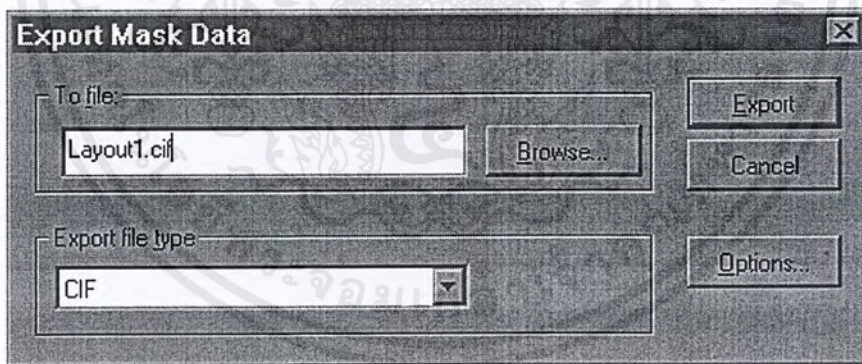
รูปที่ ข.17 ไดอะล็อกบ็อกซ์ Delete Objects on Error Layer

9. เมื่อเขียนเลย์เอาต์ของวงจรที่ออกแบบไว้เสร็จแล้ว สามารถ Extract ให้เลย์เอาต์ที่สร้างขึ้นอยู่ในรูปแบบของโปรแกรม T-Spice เพื่อใช้โปรแกรม T-Spice ทดสอบการทำงานของวงจรว่าเมื่อนำไปเจือสารจะสามารถทำงานได้ตามที่วัตถุประสงค์การออกแบบได้หรือไม่ โดยการคลิกที่ปุ่ม  จะปรากฏไดอะล็อกบ็อกซ์ดังรูปที่ ข.18 ให้ทำการใส่ค่าต่างๆเช่น ไฟล์เอาต์พุต ฯลฯ เมื่อทำการกำหนดเสร็จแล้วคลิกปุ่ม 

10. ขั้นตอนนี้เป็นขั้นตอนในการ Export เลย์เอาต์ที่สร้างขึ้นให้อยู่ในรูปแบบ CIF หรือ GDSII เพื่อส่งไปยังโรงงานเจือสาร โดยการคลิกเมนู File>Export Mask Data... จะปรากฏไดอะล็อกบ็อกซ์ ดังรูปที่ ข.19 ให้ทำการกำหนดค่าต่างๆ จากนั้นคลิกปุ่ม 



รูปที่ ข.18 ไดอะล็อกบ็อกซ์ Extract



รูปที่ ข.19 ไดอะล็อกบ็อกซ์ Export Mask Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.TRAN/OP 3U 0.5M
MN1 5 7 1 1 NMOS L=10U W=100U
MN2 6 8 2 2 NMOS L=10U W=100U
MP1 7 6 3 3 PMOS L=10U W=100U
MP2 8 5 4 4 PMOS L=10U W=100U
R1 1 2 10K
R2 3 4 10K
R3 6 5 10K
RL 8 0 18.5K
I1 100 3 DC 1MA
I2 100 5 DC 1MA
I3 100 6 DC 1MA
I4 100 4 DC 1MA
I5 7 200 DC 1MA
I6 1 200 DC 1MA
I7 2 200 DC 1MA
I8 8 200 DC 1MA
VIN 7 0 AC 1 SIN (0 1 10KHZ)
VDD 100 0 DC +10
VSS 200 0 DC -10
.PRINT TRAN V(7) V(8)

```

### รูปที่ ค.1 โปรแกรมทดสอบค่าอินพุตอิมพีแดนซ์

```

.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
MN1 5 7 1 1 NMOS L=10U W=100U
MN2 6 8 2 2 NMOS L=10U W=100U
MP1 7 6 3 3 PMOS L=10U W=100U
MP2 8 5 4 4 PMOS L=10U W=100U
R1 1 2 10K
R2 3 4 10K
R3 6 5 10K
RL 8 0 1E-8
I1 100 3 DC 1MA
I2 100 5 DC 1MA
I3 100 6 DC 1MA
I4 100 4 DC 1MA
I5 7 200 DC 1MA
I6 1 200 DC 1MA
I7 2 200 DC 1MA
I8 8 200 DC 1MA
VIN 7 0
.DC VIN -3V +3V .5
VDD 100 0 DC +10
VSS 200 0 DC -10
.PRINT I(R2,3)

```

### รูปที่ ค.2 โปรแกรมวิเคราะห์หาค่าอินพุตอิมพีแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
.TRAN/OP 5US 1MS
MN1 5 7 1 1 NMOS L=10U W=100U
MN2 6 8 2 2 NMOS L=10U W=100U
MP1 7 6 3 3 PMOS L=10U W=100U
MP2 8 5 4 4 PMOS L=10U W=100U
R1 1 2 10K
R2 3 4 10K
C3 6 5 1N
RL 8 0 18.5K
I1 100 3 DC 1MA
I2 100 5 DC 1MA
I3 100 6 DC 1MA
I4 100 4 DC 1MA
I5 7 200 DC 1MA
I6 1 200 DC 1MA
I7 2 200 DC 1MA
I8 8 200 DC 1MA
VIN 7 0 AC 1
.AC DEC 20 1 1MEG
VDD 100 0 DC +10
VSS 200 0 DC -10
.PRINT V(8)
```

### รูปที่ ค.3 โปรแกรมวิเคราะห์เพื่อหาค่าความเหนี่ยวนำ

```
.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
MN1 5 7 1 1 NMOS L=10U W=100U
MN2 6 8 2 2 NMOS L=10U W=100U
MP1 7 6 3 3 PMOS L=10U W=100U
MP2 8 5 4 4 PMOS L=10U W=100U
R1 1 2 10K
R2 3 4 10K
R3 6 5 10K
RL 8 0 1E-10
I1 100 3 DC 1MA
I2 100 5 DC 1MA
I3 100 6 DC 1MA
I4 100 4 DC 1MA
I5 7 200 DC 1MA
I6 1 200 DC 1MA
I7 2 200 DC 1MA
I8 8 200 DC 1MA
VIN 7 0
.DC VIN -10V +10V 1
VDD 100 0 DC +10
VSS 200 0 DC -10
.PRINT I(R2,3)
```

### รูปที่ ค.4 โปรแกรมวิเคราะห์เพื่อหาค่ากระแสและศักดาปฏิบัติงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
.TRAN/OP 3US .5MS
VIN 7 0 AC 1 SIN (0 1 10KHZ)
VDD 100 0 DC +10
VSS 200 0 DC -10
MN1 5 1 2 2 NMOS L=10U W=100U
MN2 6 4 3 3 NMOS L=10U W=100U
MP1 5 5 100 100 PMOS L=10U W=100U
MP2 7 5 100 100 PMOS L=10U W=100U
MP3 6 6 100 100 PMOS L=10U W=100U
MP4 8 6 100 100 PMOS L=10U W=100U
MP5 9 9 100 100 PMOS L=10U W=100U
MP6 10 9 100 100 PMOS L=10U W=100U
MN3 9 11 7 7 NMOS L=10U W=100U
MN4 7 7 200 200 NMOS L=10U W=100U
MN5 9 7 200 200 NMOS L=10U W=100U
MN6 10 14 200 200 NMOS L=10U W=100U
MP7 12 9 100 100 PMOS L=10U W=100U
MN7 12 12 200 200 NMOS L=10U W=100U
MN8 13 12 200 200 NMOS L=10U W=100U
MP8 13 15 100 100 PMOS L=10U W=100U
MP9 14 15 100 100 PMOS L=10U W=100U
MN9 14 14 200 200 NMOS L=10U W=100U
MN10 15 8 200 200 NMOS L=10U W=100U
MN11 8 8 200 200 NMOS L=10U W=100U
MN12 15 11 8 8 NMOS L=10U W=100U
MP10 15 15 100 100 PMOS L=10U W=100U
MN13 11 11 17 17 NMOS L=10U W=100U
MN14 17 17 200 200 NMOS L=10U W=100U
MP11 36 10 19 19 PMOS L=10U W=100U
MP12 37 13 20 20 PMOS L=10U W=100U
MN15 4 17 200 200 NMOS L=10U W=100U
MN16 17 17 200 200 NMOS L=10U W=100U
MN17 18 18 200 200 NMOS L=10U W=100U
MN18 1 18 200 200 NMOS L=10U W=100U
I1 2 200 DC 1MA
I2 3 200 DC 1MA
I3 100 4 DC 1MA
I4 100 19 DC 1MA
I5 100 20 DC 1MA
I6 100 1 DC 1MA
IA 100 11 DC 500UA
R1 2 3 10K
R2 19 20 10K
R 10 13 10K
RL 4 0 18.5K
.PRINT TRAN V(1)V(4)

```

### รูปที่ ค.5 โปรแกรมทดสอบค่าอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
.TRAN/OP 5US 1MS
.AC DEC 20 1 1MEG
VIN 7 0 AC 1
VDD 100 0 DC +10
VSS 200 0 DC -10
MN1 5 1 2 2 NMOS L=10U W=100U
MN2 6 4 3 3 NMOS L=10U W=100U
MP1 5 5 100 100 PMOS L=10U W=100U
MP2 7 5 100 100 PMOS L=10U W=100U
MP3 6 6 100 100 PMOS L=10U W=100U
MP4 8 6 100 100 PMOS L=10U W=100U
MP5 9 9 100 100 PMOS L=10U W=100U
MP6 10 9 100 100 PMOS L=10U W=100U
MN3 9 11 7 7 NMOS L=10U W=100U
MN4 7 7 200 200 NMOS L=10U W=100U
MN5 9 7 200 200 NMOS L=10U W=100U
MN6 10 14 200 200 NMOS L=10U W=100U
MP7 12 9 100 100 PMOS L=10U W=100U
MN7 12 12 200 200 NMOS L=10U W=100U
MN8 13 12 200 200 NMOS L=10U W=100U
MP8 13 15 100 100 PMOS L=10U W=100U
MP9 14 15 100 100 PMOS L=10U W=100U
MN9 14 14 200 200 NMOS L=10U W=100U
MN10 15 8 200 200 NMOS L=10U W=100U
MN11 8 8 200 200 NMOS L=10U W=100U
MN12 15 11 8 8 NMOS L=10U W=100U
MP10 15 15 100 100 PMOS L=10U W=100U
MN13 11 11 17 17 NMOS L=10U W=100U
MN14 17 17 200 200 NMOS L=10U W=100U
MP11 36 10 19 19 PMOS L=10U W=100U
MP12 37 13 20 20 PMOS L=10U W=100U
MN15 4 17 200 200 NMOS L=10U W=100U
MN16 17 17 200 200 NMOS L=10U W=100U
MN17 18 18 200 200 NMOS L=10U W=100U
MN18 1 18 200 200 NMOS L=10U W=100U
I1 2 200 DC 1MA
I2 3 200 DC 1MA
I3 100 4 DC 1MA
I4 100 19 DC 1MA
I5 100 20 DC 1MA
I6 100 1 DC 1MA
IA 100 11 DC 500UA
R1 2 3 10K
R2 19 20 10K
C1 10 13 1NF
RL 4 0 10K
.PRINT V(4)

```

รูปที่ ค.6 โปรแกรมวิเคราะห์เพื่อหาค่าความเหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
.VIN 7 0
.DC VIN -10V +10V 1
VDD 100 0 DC +10
VSS 200 0 DC -10
MN1 5 1 2 2 NMOS L=10U W=100U
MN2 6 4 3 3 NMOS L=10U W=100U
MP1 5 5 100 100 PMOS L=10U W=100U
MP2 7 5 100 100 PMOS L=10U W=100U
MP3 6 6 100 100 PMOS L=10U W=100U
MP4 8 6 100 100 PMOS L=10U W=100U
MP5 9 9 100 100 PMOS L=10U W=100U
MP6 10 9 100 100 PMOS L=10U W=100U
MN3 9 11 7 7 NMOS L=10U W=100U
MN4 7 7 200 200 NMOS L=10U W=100U
MN5 9 7 200 200 NMOS L=10U W=100U
MN6 10 14 200 200 NMOS L=10U W=100U
MP7 12 9 100 100 PMOS L=10U W=100U
MN7 12 12 200 200 NMOS L=10U W=100U
MN8 13 12 200 200 NMOS L=10U W=100U
MP8 13 15 100 100 PMOS L=10U W=100U
MP9 14 15 100 100 PMOS L=10U W=100U
MN9 14 14 200 200 NMOS L=10U W=100U
MN10 15 8 200 200 NMOS L=10U W=100U
MN11 8 8 200 200 NMOS L=10U W=100U
MN12 15 11 8 8 NMOS L=10U W=100U
MP10 15 15 100 100 PMOS L=10U W=100U
MN13 11 11 17 17 NMOS L=10U W=100U
MN14 17 17 200 200 NMOS L=10U W=100U
MP11 36 10 19 19 PMOS L=10U W=100U
MP12 37 13 20 20 PMOS L=10U W=100U
MN15 4 17 200 200 NMOS L=10U W=100U
MN16 17 17 200 200 NMOS L=10U W=100U
MN17 18 18 200 200 NMOS L=10U W=100U
MN18 1 18 200 200 NMOS L=10U W=100U
I1 2 200 DC 1MA
I2 3 200 DC 1MA
I3 100 4 DC 1MA
I4 100 19 DC 1MA
I5 100 20 DC 1MA
I6 100 1 DC 1MA
IA 100 11 DC 500UA
R1 2 3 10K
R2 19 20 10K
R 10 13 10K
RL 4 0 1E-15
.PRINT I(R32,19)

```

### รูปที่ ค.7 โปรแกรมวิเคราะห์เพื่อหาค่ากระแสและศักดาปฏิบัติงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
.TRAN/OP 3U 0.5M METHOD=BDF
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN A 0 AC 1 SIN (0 1 10KHZ)
CPAR1 VDD 0 C=2.2571E-012
CPAR2 2 0 C=6.53885E-013
CPAR3 3 0 C=4.51563E-013
CPAR4 4 0 C=3.53419E-013
CPAR5 B 0 C=1.2905E-012
CPAR6 C 0 C=1.29815E-012
CPAR7 7 0 C=3.933E-013
CPAR8 8 0 C=6.3644E-014
CPAR9 9 0 C=7.02075E-013
CPAR10 10 0 C=3.078E-013
CPAR11 D 0 C=1.3764E-012
CPAR12 VSS 0 C=1.56833E-012
CPAR13 13 0 C=1.35819E-013
CPAR14 A 0 C=1.07659E-012
C1 B VSS C=2.652E-013
C2 VDD VSS C=2.652E-013
M1 2 10 VDD 8 PMOS L=1E-005 W=0.0001
R1 2 9 R=10053.6
M2 3 10 VDD 8 PMOS L=1E-005 W=0.0001
M3 C 10 VDD 8 PMOS L=1E-005 W=0.0001
M4 9 10 VDD 8 PMOS L=1E-005 W=0.0001
M5 10 10 VDD 8 PMOS L=1E-005 W=0.0001
R2 13 VDD R=1034.47
M6 B C 2 8 PMOS L=1E-005 W=0.0001
M7 3 B 4 VSS NMOS L=1E-005 W=0.0001
M8 C A 7 VSS NMOS L=1E-005 W=0.0001
R3 10 VSS R=1034.47
M9 A D 9 8 PMOS L=1E-005 W=0.0001
C3 C VSS C=2.652E-013
M10 13 13 VSS VSS NMOS L=1E-005 W=0.0001
M11 B 13 VSS VSS NMOS L=1E-005 W=0.0001
M12 4 13 VSS VSS NMOS L=1E-005 W=0.0001
R4 4 7 R=10053.6
M13 7 13 VSS VSS NMOS L=1E-005 W=0.0001
M14 A 13 VSS VSS NMOS L=1E-005 W=0.0001
C4 A VSS C=2.652E-013
C5 D VSS C=2.652E-013
C6 VSS VSS C=2.652E-013
RX C D 10K
RL B GND 1K
.PRINT TRAN V(A) V(B)

```

### รูปที่ ๘.8 โปรแกรมทดสอบค่าอินพุตอิมพีแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN A 0
.DC VIN -3V +3V .5
CPAR1 VDD 0 C=2.2571E-012
CPAR2 2 0 C=6.53885E-013
CPAR3 3 0 C=4.51563E-013
CPAR4 4 0 C=3.53419E-013
CPAR5 B 0 C=1.2905E-012
CPAR6 C 0 C=1.29815E-012
CPAR7 7 0 C=3.933E-013
CPAR8 8 0 C=6.3644E-014
CPAR9 9 0 C=7.02075E-013
CPAR10 10 0 C=3.078E-013
CPAR11 D 0 C=1.3764E-012
CPAR12 VSS 0 C=1.56833E-012
CPAR13 13 0 C=1.35819E-013
CPAR14 A 0 C=1.07659E-012
C1 B VSS C=2.652E-013
C2 VDD VSS C=2.652E-013
M1 2 10 VDD 8 PMOS L=1E-005 W=0.0001
R1 2 9 R=10053.6
M2 3 10 VDD 8 PMOS L=1E-005 W=0.0001
M3 C 10 VDD 8 PMOS L=1E-005 W=0.0001
M4 9 10 VDD 8 PMOS L=1E-005 W=0.0001
M5 10 10 VDD 8 PMOS L=1E-005 W=0.0001
R2 13 VDD R=1034.47
M6 B C 2 8 PMOS L=1E-005 W=0.0001
M7 3 B 4 VSS NMOS L=1E-005 W=0.0001
M8 C A 7 VSS NMOS L=1E-005 W=0.0001
R3 10 VSS R=1034.47
M9 A D 9 8 PMOS L=1E-005 W=0.0001
C3 C VSS C=2.652E-013
M10 13 13 VSS VSS NMOS L=1E-005 W=0.0001
M11 B 13 VSS VSS NMOS L=1E-005 W=0.0001
M12 4 13 VSS VSS NMOS L=1E-005 W=0.0001
R4 4 7 R=10053.6
M13 7 13 VSS VSS NMOS L=1E-005 W=0.0001
M14 A 13 VSS VSS NMOS L=1E-005 W=0.0001
C4 A VSS C=2.652E-013
C5 D VSS C=2.652E-013
C6 VSS VSS C=2.652E-013
RX C D 10K
RL B GND 1E-8
.PRINT I (R4,7)

```

### รูปที่ ก.9 โปรแกรมวิเคราะห์หาค่าอินพุตอิมพีแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
.TRAN/OP 5US 1MS
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN A GND AC 1 SIN (0 1 10K)
.AC DEC 20 1 100MEG
CPAR1 VDD 0 C=2.2571E-012
CPAR2 2 0 C=6.53885E-013
CPAR3 3 0 C=4.51563E-013
CPAR4 4 0 C=3.53419E-013
CPAR5 B 0 C=1.2905E-012
CPAR6 C 0 C=1.29815E-012
CPAR7 7 0 C=3.933E-013
CPAR8 8 0 C=6.3644E-014
CPAR9 9 0 C=7.02075E-013
CPAR10 10 0 C=3.078E-013
CPAR11 D 0 C=1.3764E-012
CPAR12 VSS 0 C=1.56833E-012
CPAR13 13 0 C=1.35819E-013
CPAR14 A 0 C=1.07659E-012
C1 B VSS C=2.652E-013
C2 VDD VSS C=2.652E-013
M1 2 10 VDD 8 PMOS L=1E-005 W=0.0001
R1 2 9 R=10053.6
M2 3 10 VDD 8 PMOS L=1E-005 W=0.0001
M3 C 10 VDD 8 PMOS L=1E-005 W=0.0001
M4 9 10 VDD 8 PMOS L=1E-005 W=0.0001
M5 10 10 VDD 8 PMOS L=1E-005 W=0.0001
R2 13 VDD R=1034.47
M6 B C 2 8 PMOS L=1E-005 W=0.0001
M7 3 B 4 VSS NMOS L=1E-005 W=0.0001
M8 C A 7 VSS NMOS L=1E-005 W=0.0001
R3 10 VSS R=1034.47
M9 A D 9 8 PMOS L=1E-005 W=0.0001
C3 C VSS C=2.652E-013
M10 13 13 VSS VSS NMOS L=1E-005 W=0.0001
M11 B 13 VSS VSS NMOS L=1E-005 W=0.0001
M12 4 13 VSS VSS NMOS L=1E-005 W=0.0001
R4 4 7 R=10053.6
M13 7 13 VSS VSS NMOS L=1E-005 W=0.0001
M14 A 13 VSS VSS NMOS L=1E-005 W=0.0001
C4 A VSS C=2.652E-013
C5 D VSS C=2.652E-013
C6 VSS VSS C=2.652E-013
CX C D 1NF
RL B GND 10K
.PRINT V(B)

```

### รูปที่ ค.10 โปรแกรมวิเคราะห์เพื่อหาค่าความเหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN A GND
.DC VIN -10V 10V 1
CPAR1 VDD 0 C=2.2571E-012
CPAR2 2 0 C=6.53885E-013
CPAR3 3 0 C=4.51563E-013
CPAR4 4 0 C=3.53419E-013
CPAR5 B 0 C=1.2905E-012
CPAR6 C 0 C=1.29815E-012
CPAR7 7 0 C=3.933E-013
CPAR8 8 0 C=6.3644E-014
CPAR9 9 0 C=7.02075E-013
CPAR10 10 0 C=3.078E-013
CPAR11 D 0 C=1.3764E-012
CPAR12 VSS 0 C=1.56833E-012
CPAR13 13 0 C=1.35819E-013
CPAR14 A 0 C=1.07659E-012
C1 B VSS C=2.652E-013
C2 VDD VSS C=2.652E-013
M1 2 10 VDD 8 PMOS L=1E-005 W=0.0001
R1 2 9 R=10053.6
M2 3 10 VDD 8 PMOS L=1E-005 W=0.0001
M3 C 10 VDD 8 PMOS L=1E-005 W=0.0001
M4 9 10 VDD 8 PMOS L=1E-005 W=0.0001
M5 10 10 VDD 8 PMOS L=1E-005 W=0.0001
R2 13 VDD R=1034.47
M6 B C 2 8 PMOS L=1E-005 W=0.0001
M7 3 B 4 VSS NMOS L=1E-005 W=0.0001
M8 C A 7 VSS NMOS L=1E-005 W=0.0001
R3 10 VSS R=1034.47
M9 A D 9 8 PMOS L=1E-005 W=0.0001
C3 C VSS C=2.652E-013
M10 13 13 VSS VSS NMOS L=1E-005 W=0.0001
M11 B 13 VSS VSS NMOS L=1E-005 W=0.0001
M12 4 13 VSS VSS NMOS L=1E-005 W=0.0001
R4 4 7 R=10053.6
M13 7 13 VSS VSS NMOS L=1E-005 W=0.0001
M14 A 13 VSS VSS NMOS L=1E-005 W=0.0001
C4 A VSS C=2.652E-013
C5 D VSS C=2.652E-013
C6 VSS VSS C=2.652E-013
RX C D 10K
RL B GND 1E-10
.PRINT I(R4,7)

```

รูปที่ ก.11 โปรแกรมวิเคราะห์เพื่อหาค่ากระแสและศักดาปฏิบัติงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\TANNER_EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
.TRAN/OP 3US .5MS
VIN 7 0 AC 1 SIN (0 1 10KHZ)
VDD 100 0 DC +10
VSS 200 0 DC -10
CPAR1 1 0 C=4.72781E-013
CPAR2 2 0 C=2.7276E-014
CPAR3 3 0 C=6.69936E-013
CPAR4 4 0 C=5.59109E-013
CPAR5 5 0 C=5.92386E-013
CPAR6 6 0 C=5.05821E-013
CPAR7 B 0 C=1.38012E-012
CPAR8 8 0 C=5.74251E-013
CPAR9 9 0 C=7.59447E-013
CPAR10 10 0 C=5.10651E-013
CPAR11 11 0 C=5.36976E-013
CPAR12 12 0 C=7.70187E-013
CPAR13 13 0 C=4.65732E-013
CPAR14 14 0 C=3.73731E-013
CPAR15 15 0 C=4.546E-014
CPAR16 VSS 0 C=2.7936E-012
CPAR17 D 0 C=2.14691E-012
CPAR18 C 0 C=1.5812E-012
CPAR19 19 0 C=4.7947E-013
CPAR20 IA 0 C=9.37023E-013
CPAR21 21 0 C=7.56475E-013
CPAR22 A 0 C=9.45106E-013
CPAR23 VDD 0 C=6.61173E-012
CPAR24 24 0 C=8.1828E-014
CPAR25 25 0 C=9.092E-015
CPAR26 26 0 C=7.66175E-013
CPAR27 27 0 C=9.092E-015
CPAR28 28 0 C=5.20302E-013
CPAR29 29 0 C=1.7361E-013
CPAR30 30 0 C=5.53206E-013
CPAR31 31 0 C=8.0145E-014
C1 VDD VSS C=2.62656E-013
C2 A VSS C=2.62656E-013
C3 B VSS C=2.62656E-013
C4 1 VSS C=2.62656E-013
M1 3 3 VDD 2 PMOS L=2E-006 W=0.000122
M2 30 3 VDD 2 PMOS L=2E-006 W=0.000122
M3 D 3 VDD 2 PMOS L=2E-006 W=0.000122
M4 19 4 VDD 24 PMOS L=2E-006 W=0.000122
M5 C 4 VDD 24 PMOS L=2E-006 W=0.000122
M6 4 4 VDD 24 PMOS L=2E-006 W=0.000122
M7 5 21 VDD 24 PMOS L=2E-006 W=0.000122
M8 21 B 6 24 PMOS L=2E-006 W=0.000122
M9 21 21 VDD 24 PMOS L=2E-006 W=0.000122
M10 8 9 VDD 24 PMOS L=2E-006 W=0.000122
M11 9 A 10 24 PMOS L=2E-006 W=0.000122
M12 9 9 VDD 24 PMOS L=2E-006 W=0.000122
M13 11 14 VDD 15 PMOS L=2E-006 W=0.000122
M14 12 14 VDD 15 PMOS L=2E-006 W=0.000122
M15 26 14 VDD 15 PMOS L=2E-006 W=0.000122
M16 11 28 VSS VSS NMOS L=3E-006 W=6E-005
M17 B 13 VSS VSS NMOS L=3E-006 W=6E-005

```

เอกสารนี้เป็นเอกสารของบริษัทที่สงวนลิขสิทธิ์ไว้เพื่อใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษา

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M18 13 13 VSS VSS NMOS L=3E-006 W=6E-005
M19 B 14 VDD 15 PMOS L=2E-006 W=0.000122
M20 28 28 VSS VSS NMOS L=3E-006 W=6E-005
M21 14 14 VDD 15 PMOS L=2E-006 W=0.000122
R1 VSS 14 R=1001.03
M22 D 19 VSS VSS NMOS L=3E-006 W=6E-005
M23 19 19 VSS VSS NMOS L=3E-006 W=6E-005
M24 C 30 VSS VSS NMOS L=3E-006 W=6E-005
M25 4 8 VSS VSS NMOS L=3E-006 W=6E-005
M26 4 IA 8 VSS NMOS L=3E-006 W=6E-005
M27 8 8 VSS VSS NMOS L=3E-006 W=6E-005
R2 10 6 R=10022.1
M28 28 D 12 25 PMOS L=2E-006 W=0.000122
R3 26 12 R=10022.1
M29 13 C 26 27 PMOS L=2E-006 W=0.000122
M30 IA IA 29 VSS NMOS L=3E-006 W=6E-005
M31 29 29 VSS VSS NMOS L=3E-006 W=6E-005
M32 3 IA 5 VSS NMOS L=3E-006 W=6E-005
M33 5 5 VSS VSS NMOS L=3E-006 W=6E-005
M34 3 5 VSS VSS NMOS L=3E-006 W=6E-005
M35 30 30 VSS VSS NMOS L=3E-006 W=6E-005
M36 6 31 VSS VSS NMOS L=3E-006 W=6E-005
M37 10 31 VSS VSS NMOS L=3E-006 W=6E-005
R4 31 VDD R=1001.03
M38 VSS 31 31 VSS NMOS L=3E-006 W=6E-005
C5 D VSS C=2.62656E-013
C6 C VSS C=2.62656E-013
C7 IA VSS C=2.62656E-013
C8 VSS VSS C=2.62656E-013
RX 10 13 10K
RL 4 0 18.5K
.PRINT TRAN V(1)V(4)

```

รูปที่ ก.12 โปรแกรมทดสอบค่าอินพุต

```

.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
.TRAN/OP 5US 1MS
.AC DEC 20 1 1MEG
VIN 7 0 AC 1
VDD 100 0 DC +10
VSS 200 0 DC -10
CPAR1 1 0 C=4.72781E-013
CPAR2 2 0 C=2.7276E-014
CPAR3 3 0 C=6.69936E-013
CPAR4 4 0 C=5.59109E-013
CPAR5 5 0 C=5.92386E-013
CPAR6 6 0 C=5.05821E-013
CPAR7 B 0 C=1.38012E-012
CPAR8 8 0 C=5.74251E-013
CPAR9 9 0 C=7.59447E-013
CPAR10 10 0 C=5.10651E-013
CPAR11 11 0 C=5.36976E-013
CPAR12 12 0 C=7.70187E-013
CPAR13 13 0 C=4.65732E-013

```

CPAR14 14 0 C=3.73731E-013  
 CPAR15 15 0 C=4.546E-014  
 CPAR16 VSS 0 C=2.7936E-012  
 CPAR17 D 0 C=2.14691E-012  
 CPAR18 C 0 C=1.5812E-012  
 CPAR19 19 0 C=4.7947E-013  
 CPAR20 IA 0 C=9.37023E-013  
 CPAR21 21 0 C=7.56475E-013  
 CPAR22 A 0 C=9.45106E-013  
 CPAR23 VDD 0 C=6.61173E-012  
 CPAR24 24 0 C=8.1828E-014  
 CPAR25 25 0 C=9.092E-015  
 CPAR26 26 0 C=7.66175E-013  
 CPAR27 27 0 C=9.092E-015  
 CPAR28 28 0 C=5.20302E-013  
 CPAR29 29 0 C=1.7361E-013  
 CPAR30 30 0 C=5.53206E-013  
 CPAR31 31 0 C=8.0145E-014  
 C1 VDD VSS C=2.62656E-013  
 C2 A VSS C=2.62656E-013  
 C3 B VSS C=2.62656E-013  
 C4 1 VSS C=2.62656E-013  
 M1 3 3 VDD 2 PMOS L=2E-006 W=0.000122  
 M2 30 3 VDD 2 PMOS L=2E-006 W=0.000122  
 M3 D 3 VDD 2 PMOS L=2E-006 W=0.000122  
 M4 19 4 VDD 24 PMOS L=2E-006 W=0.000122  
 M5 C 4 VDD 24 PMOS L=2E-006 W=0.000122  
 M6 4 4 VDD 24 PMOS L=2E-006 W=0.000122  
 M7 5 21 VDD 24 PMOS L=2E-006 W=0.000122  
 M8 21 B 6 24 PMOS L=2E-006 W=0.000122  
 M9 21 21 VDD 24 PMOS L=2E-006 W=0.000122  
 M10 8 9 VDD 24 PMOS L=2E-006 W=0.000122  
 M11 9 A 10 24 PMOS L=2E-006 W=0.000122  
 M12 9 9 VDD 24 PMOS L=2E-006 W=0.000122  
 M13 11 14 VDD 15 PMOS L=2E-006 W=0.000122  
 M14 12 14 VDD 15 PMOS L=2E-006 W=0.000122  
 M15 26 14 VDD 15 PMOS L=2E-006 W=0.000122  
 M16 11 28 VSS VSS NMOS L=3E-006 W=6E-005  
 M17 B 13 VSS VSS NMOS L=3E-006 W=6E-005  
 M18 13 13 VSS VSS NMOS L=3E-006 W=6E-005  
 M19 B 14 VDD 15 PMOS L=2E-006 W=0.000122  
 M20 28 28 VSS VSS NMOS L=3E-006 W=6E-005  
 M21 14 14 VDD 15 PMOS L=2E-006 W=0.000122  
 R1 VSS 14 R=1001.03  
 M22 D 19 VSS VSS NMOS L=3E-006 W=6E-005  
 M23 19 19 VSS VSS NMOS L=3E-006 W=6E-005  
 M24 C 30 VSS VSS NMOS L=3E-006 W=6E-005  
 M25 4 8 VSS VSS NMOS L=3E-006 W=6E-005  
 M26 4 IA 8 VSS NMOS L=3E-006 W=6E-005  
 M27 8 8 VSS VSS NMOS L=3E-006 W=6E-005  
 R2 10 6 R=10022.1  
 M28 28 D 12 25 PMOS L=2E-006 W=0.000122  
 R3 26 12 R=10022.1  
 M29 13 C 26 27 PMOS L=2E-006 W=0.000122  
 M30 IA IA 29 VSS NMOS L=3E-006 W=6E-005  
 M31 29 29 VSS VSS NMOS L=3E-006 W=6E-005  
 M32 3 IA 5 VSS NMOS L=3E-006 W=6E-005  
 M33 5 5 VSS VSS NMOS L=3E-006 W=6E-005

```

M34 3 5 VSS VSS NMOS L=3E-006 W=6E-005
M35 30 30 VSS VSS NMOS L=3E-006 W=6E-005
M36 6 31 VSS VSS NMOS L=3E-006 W=6E-005
M37 10 31 VSS VSS NMOS L=3E-006 W=6E-005
R4 31 VDD R=1001.03
M38 VSS 31 31 VSS NMOS L=3E-006 W=6E-005
C5 D VSS C=2.62656E-013
C6 C VSS C=2.62656E-013
C7 IA VSS C=2.62656E-013
C8 VSS VSS C=2.62656E-013
CX 10 13 1NF
RL 4 0 10K
.PRINT V(4)

```

รูปที่ ก.13 โปรแกรมวิเคราะห์เพื่อหาค่าความเหนี่ยวนำ

```

.INCLUDE "C:\TANNER EDA\T-SPICE PRO V6.03\MODELS\MORBN20.MD"
.PROBE
.VIN 7 0
.DC VIN -10V +10V 1
VDD 100 0 DC +10
VSS 200 0 DC -10
CPAR1 1 0 C=4.72781E-013
CPAR2 2 0 C=2.7276E-014
CPAR3 3 0 C=6.69936E-013
CPAR4 4 0 C=5.59109E-013
CPAR5 5 0 C=5.92386E-013
CPAR6 6 0 C=5.05821E-013
CPAR7 B 0 C=1.38012E-012
CPAR8 8 0 C=5.74251E-013
CPAR9 9 0 C=7.59447E-013
CPAR10 10 0 C=5.10651E-013
CPAR11 11 0 C=5.36976E-013
CPAR12 12 0 C=7.70187E-013
CPAR13 13 0 C=4.65732E-013
CPAR14 14 0 C=3.73731E-013
CPAR15 15 0 C=4.546E-014
CPAR16 VSS 0 C=2.7936E-012
CPAR17 D 0 C=2.14691E-012
CPAR18 C 0 C=1.5812E-012
CPAR19 19 0 C=4.7947E-013
CPAR20 IA 0 C=9.37023E-013
CPAR21 21 0 C=7.56475E-013
CPAR22 A 0 C=9.45106E-013
CPAR23 VDD 0 C=6.61173E-012
CPAR24 24 0 C=8.1828E-014
CPAR25 25 0 C=9.092E-015
CPAR26 26 0 C=7.66175E-013
CPAR27 27 0 C=9.092E-015
CPAR28 28 0 C=5.20302E-013
CPAR29 29 0 C=1.7361E-013
CPAR30 30 0 C=5.53206E-013
CPAR31 31 0 C=8.0145E-014
C1 VDD VSS C=2.62656E-013
C2 A VSS C=2.62656E-013

```

```

C3 B VSS C=2.62656E-013
C4 1 VSS C=2.62656E-013
M1 3 3 VDD 2 PMOS L=2E-006 W=0.000122
M2 30 3 VDD 2 PMOS L=2E-006 W=0.000122
M3 D 3 VDD 2 PMOS L=2E-006 W=0.000122
M4 19 4 VDD 24 PMOS L=2E-006 W=0.000122
M5 C 4 VDD 24 PMOS L=2E-006 W=0.000122
M6 4 4 VDD 24 PMOS L=2E-006 W=0.000122
M7 5 21 VDD 24 PMOS L=2E-006 W=0.000122
M8 21 B 6 24 PMOS L=2E-006 W=0.000122
M9 21 21 VDD 24 PMOS L=2E-006 W=0.000122
M10 8 9 VDD 24 PMOS L=2E-006 W=0.000122
M11 9 A 10 24 PMOS L=2E-006 W=0.000122
M12 9 9 VDD 24 PMOS L=2E-006 W=0.000122
M13 11 14 VDD 15 PMOS L=2E-006 W=0.000122
M14 12 14 VDD 15 PMOS L=2E-006 W=0.000122
M15 26 14 VDD 15 PMOS L=2E-006 W=0.000122
M16 11 28 VSS VSS NMOS L=3E-006 W=6E-005
M17 B 13 VSS VSS NMOS L=3E-006 W=6E-005
M18 13 13 VSS VSS NMOS L=3E-006 W=6E-005
M19 B 14 VDD 15 PMOS L=2E-006 W=0.000122
M20 28 28 VSS VSS NMOS L=3E-006 W=6E-005
M21 14 14 VDD 15 PMOS L=2E-006 W=0.000122
R1 VSS 14 R=1001.03
M22 D 19 VSS VSS NMOS L=3E-006 W=6E-005
M23 19 19 VSS VSS NMOS L=3E-006 W=6E-005
M24 C 30 VSS VSS NMOS L=3E-006 W=6E-005
M25 4 8 VSS VSS NMOS L=3E-006 W=6E-005
M26 4 IA 8 VSS NMOS L=3E-006 W=6E-005
M27 8 8 VSS VSS NMOS L=3E-006 W=6E-005
R2 10 6 R=10022.1
M28 28 D 12 25 PMOS L=2E-006 W=0.000122
R3 26 12 R=10022.1
M29 13 C 26 27 PMOS L=2E-006 W=0.000122
M30 IA IA 29 VSS NMOS L=3E-006 W=6E-005
M31 29 29 VSS VSS NMOS L=3E-006 W=6E-005
M32 3 IA 5 VSS NMOS L=3E-006 W=6E-005
M33 5 5 VSS VSS NMOS L=3E-006 W=6E-005
M34 3 5 VSS VSS NMOS L=3E-006 W=6E-005
M35 30 30 VSS VSS NMOS L=3E-006 W=6E-005
M36 6 31 VSS VSS NMOS L=3E-006 W=6E-005
M37 10 31 VSS VSS NMOS L=3E-006 W=6E-005
R4 31 VDD R=1001.03
M38 VSS 31 31 VSS NMOS L=3E-006 W=6E-005
C5 D VSS C=2.62656E-013
C6 C VSS C=2.62656E-013
C7 IA VSS C=2.62656E-013
C8 VSS VSS C=2.62656E-013
RX 10 13 10K
RL 4 0 1E-15
.PRINT I(R32,19)

```

### รูปที่ ก.14 โปรแกรมวิเคราะห์เพื่อหาค่ากระแสและศักดาปฏิบัติงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN1 A GND AC 1
.AC DEC 20 1 100MEG
CPAR1 VDD 0 C=2.2571E-012
CPAR2 2 0 C=6.53885E-013
CPAR3 3 0 C=4.51563E-013
CPAR4 4 0 C=3.53419E-013
CPAR5 B 0 C=1.2905E-012
CPAR6 C 0 C=1.29815E-012
CPAR7 7 0 C=3.933E-013
CPAR8 8 0 C=6.3644E-014
CPAR9 9 0 C=7.02075E-013
CPAR10 10 0 C=3.078E-013
CPAR11 D 0 C=1.3764E-012
CPAR12 VSS 0 C=1.56833E-012
CPAR13 13 0 C=1.35819E-013
CPAR14 A 0 C=1.07659E-012
C1 B VSS C=2.652E-013
C2 VDD VSS C=2.652E-013
M1 2 10 VDD 8 PMOS L=1E-005 W=0.0001
R1 2 9 R=10053.6
M2 3 10 VDD 8 PMOS L=1E-005 W=0.0001
M3 C 10 VDD 8 PMOS L=1E-005 W=0.0001
M4 9 10 VDD 8 PMOS L=1E-005 W=0.0001
M5 10 10 VDD 8 PMOS L=1E-005 W=0.0001
R2 13 VDD R=1034.47
M6 B C 2 8 PMOS L=1E-005 W=0.0001
M7 3 B 4 VSS NMOS L=1E-005 W=0.0001
M8 C A 7 VSS NMOS L=1E-005 W=0.0001
R3 10 VSS R=1034.47
M9 A D 9 8 PMOS L=1E-005 W=0.0001
C3 C VSS C=2.652E-013
M10 13 13 VSS VSS NMOS L=1E-005 W=0.0001
M11 B 13 VSS VSS NMOS L=1E-005 W=0.0001
M12 4 13 VSS VSS NMOS L=1E-005 W=0.0001
R4 4 7 R=10053.6
M13 7 13 VSS VSS NMOS L=1E-005 W=0.0001
M14 A 13 VSS VSS NMOS L=1E-005 W=0.0001
C4 A VSS C=2.652E-013
C5 D VSS C=2.652E-013
C6 VSS VSS C=2.652E-013
CX C D 1NF
RX B GND 10K
.PRINT V(B)

```

### รูปที่ ก.15 โปรแกรมทดสอบวงจรรองความถี่ต่ำผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN1 N1 GND AC 1
.AC DEC 20 1 100MEG
CPAR1 VDD 0 C=2.2571E-012
CPAR2 2 0 C=6.53885E-013
CPAR3 3 0 C=4.51563E-013
CPAR4 4 0 C=3.53419E-013
CPAR5 B 0 C=1.2905E-012
CPAR6 C 0 C=1.29815E-012
CPAR7 7 0 C=3.933E-013
CPAR8 8 0 C=6.3644E-014
CPAR9 9 0 C=7.02075E-013
CPAR10 10 0 C=3.078E-013
CPAR11 D 0 C=1.3764E-012
CPAR12 VSS 0 C=1.56833E-012
CPAR13 13 0 C=1.35819E-013
CPAR14 A 0 C=1.07659E-012
C1 B VSS C=2.652E-013
C2 VDD VSS C=2.652E-013
M1 2 10 VDD 8 PMOS L=1E-005 W=0.0001
R1 2 9 R=10053.6
M2 3 10 VDD 8 PMOS L=1E-005 W=0.0001
M3 C 10 VDD 8 PMOS L=1E-005 W=0.0001
M4 9 10 VDD 8 PMOS L=1E-005 W=0.0001
M5 10 10 VDD 8 PMOS L=1E-005 W=0.0001
R2 13 VDD R=1034.47
M6 B C 2 8 PMOS L=1E-005 W=0.0001
M7 3 B 4 VSS NMOS L=1E-005 W=0.0001
M8 C A 7 VSS NMOS L=1E-005 W=0.0001
R3 10 VSS R=1034.47
M9 A D 9 8 PMOS L=1E-005 W=0.0001
C3 C VSS C=2.652E-013
M10 13 13 VSS VSS NMOS L=1E-005 W=0.0001
M11 B 13 VSS VSS NMOS L=1E-005 W=0.0001
M12 4 13 VSS VSS NMOS L=1E-005 W=0.0001
R4 4 7 R=10053.6
M13 7 13 VSS VSS NMOS L=1E-005 W=0.0001
M14 A 13 VSS VSS NMOS L=1E-005 W=0.0001
C4 A VSS C=2.652E-013
C5 D VSS C=2.652E-013
C6 VSS VSS C=2.652E-013
CX C D 1NF
RX N1 A 10K
RL B GND 1E-9
.PRINT V(B)

```

### รูปที่ ก.16 โปรแกรมทดสอบวงจรกรองความถี่สูงผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN1 N1 GND AC 1 SIN (0 1 10K)
.AC DEC 20 100 1G
CPAR1 VDD 0 C=2.2571E-012
CPAR2 2 0 C=6.53885E-013
CPAR3 3 0 C=4.51563E-013
CPAR4 4 0 C=3.53419E-013
CPAR5 B 0 C=1.2905E-012
CPAR6 C 0 C=1.29815E-012
CPAR7 7 0 C=3.933E-013
CPAR8 8 0 C=6.3644E-014
CPAR9 9 0 C=7.02075E-013
CPAR10 10 0 C=3.078E-013
CPAR11 D 0 C=1.3764E-012
CPAR12 VSS 0 C=1.56833E-012
CPAR13 13 0 C=1.35819E-013
CPAR14 A 0 C=1.07659E-012
C1 B VSS C=2.652E-013
C2 VDD VSS C=2.652E-013
M1 2 10 VDD 8 PMOS L=1E-005 W=0.0001
R1 2 9 R=10053.6
M2 3 10 VDD 8 PMOS L=1E-005 W=0.0001
M3 C 10 VDD 8 PMOS L=1E-005 W=0.0001
M4 9 10 VDD 8 PMOS L=1E-005 W=0.0001
M5 10 10 VDD 8 PMOS L=1E-005 W=0.0001
R2 13 VDD R=1034.47
M6 B C 2 8 PMOS L=1E-005 W=0.0001
M7 3 B 4 VSS NMOS L=1E-005 W=0.0001
M8 C A 7 VSS NMOS L=1E-005 W=0.0001
R3 10 VSS R=1034.47
M9 A D 9 8 PMOS L=1E-005 W=0.0001
C3 C VSS C=2.652E-013
M10 13 13 VSS VSS NMOS L=1E-005 W=0.0001
M11 B 13 VSS VSS NMOS L=1E-005 W=0.0001
M12 4 13 VSS VSS NMOS L=1E-005 W=0.0001
R4 4 7 R=10053.6
M13 7 13 VSS VSS NMOS L=1E-005 W=0.0001
M14 A 13 VSS VSS NMOS L=1E-005 W=0.0001
C4 A VSS C=2.652E-013
C5 D VSS C=2.652E-013
C6 VSS VSS C=2.652E-013
CS C D 1NF
CX A GND 10N
RX N1 A 10K
RL B GND 1E-15
.PRINT V(B)

```

รูปที่ ค.17 โปรแกรมทดสอบวงจรกรองแถบความถี่ผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
V3 1 GND AC 1 SIN (0 1 10K)
.AC DEC 20 1 1MEG
CPAR1 1 0 C=4.72781E-013
CPAR2 2 0 C=2.7276E-014
CPAR3 3 0 C=6.69936E-013
CPAR4 4 0 C=5.59109E-013
CPAR5 5 0 C=5.92386E-013
CPAR6 6 0 C=5.05821E-013
CPAR7 B 0 C=1.38012E-012
CPAR8 8 0 C=5.74251E-013
CPAR9 9 0 C=7.59447E-013
CPAR10 10 0 C=5.10651E-013
CPAR11 11 0 C=5.36976E-013
CPAR12 12 0 C=7.70187E-013
CPAR13 13 0 C=4.65732E-013
CPAR14 14 0 C=3.73731E-013
CPAR15 15 0 C=4.546E-014
CPAR16 VSS 0 C=2.7936E-012
CPAR17 D 0 C=2.14691E-012
CPAR18 C 0 C=1.5812E-012
CPAR19 19 0 C=4.7947E-013
CPAR20 IA 0 C=9.37023E-013
CPAR21 21 0 C=7.56475E-013
CPAR22 A 0 C=9.45106E-013
CPAR23 VDD 0 C=6.61173E-012
CPAR24 24 0 C=8.1828E-014
CPAR25 25 0 C=9.092E-015
CPAR26 26 0 C=7.66175E-013
CPAR27 27 0 C=9.092E-015
CPAR28 28 0 C=5.20302E-013
CPAR29 29 0 C=1.7361E-013
CPAR30 30 0 C=5.53206E-013
CPAR31 31 0 C=8.0145E-014
C1 VDD VSS C=2.62656E-013
C2 A VSS C=2.62656E-013
C3 B VSS C=2.62656E-013
C4 1 VSS C=2.62656E-013
M1 3 3 VDD 2 PMOS L=2E-006 W=0.000122
M2 30 3 VDD 2 PMOS L=2E-006 W=0.000122
M3 D 3 VDD 2 PMOS L=2E-006 W=0.000122
M4 19 4 VDD 24 PMOS L=2E-006 W=0.000122
M5 C 4 VDD 24 PMOS L=2E-006 W=0.000122
M6 4 4 VDD 24 PMOS L=2E-006 W=0.000122
M7 5 21 VDD 24 PMOS L=2E-006 W=0.000122
M8 21 B 6 24 PMOS L=2E-006 W=0.000122
M9 21 21 VDD 24 PMOS L=2E-006 W=0.000122
M10 8 9 VDD 24 PMOS L=2E-006 W=0.000122
M11 9 A 10 24 PMOS L=2E-006 W=0.000122
M12 9 9 VDD 24 PMOS L=2E-006 W=0.000122
M13 11 14 VDD 15 PMOS L=2E-006 W=0.000122
M14 12 14 VDD 15 PMOS L=2E-006 W=0.000122
M15 26 14 VDD 15 PMOS L=2E-006 W=0.000122
M16 11 28 VSS VSS NMOS L=3E-006 W=6E-005
M17 B 13 VSS VSS NMOS L=3E-006 W=6E-005

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M18 13 13 VSS VSS NMOS L=3E-006 W=6E-005
M20 28 28 VSS VSS NMOS L=3E-006 W=6E-005
M21 14 14 VDD 15 PMOS L=2E-006 W=0.000122
R1 VSS 14 R=1001.03
M22 D 19 VSS VSS NMOS L=3E-006 W=6E-005
M23 19 19 VSS VSS NMOS L=3E-006 W=6E-005
M24 C 30 VSS VSS NMOS L=3E-006 W=6E-005
M25 4 8 VSS VSS NMOS L=3E-006 W=6E-005
M26 4 IA 8 VSS NMOS L=3E-006 W=6E-005
M27 8 8 VSS VSS NMOS L=3E-006 W=6E-005
R2 10 6 R=10022.1
M28 28 D 12 25 PMOS L=2E-006 W=0.000122
R3 26 12 R=10022.1
M29 13 C 26 27 PMOS L=2E-006 W=0.000122
M30 IA IA 29 VSS NMOS L=3E-006 W=6E-005
M31 29 29 VSS VSS NMOS L=3E-006 W=6E-005
M32 3 IA 5 VSS NMOS L=3E-006 W=6E-005
M33 5 5 VSS VSS NMOS L=3E-006 W=6E-005
M34 3 5 VSS VSS NMOS L=3E-006 W=6E-005
M35 30 30 VSS VSS NMOS L=3E-006 W=6E-005
M36 6 31 VSS VSS NMOS L=3E-006 W=6E-005
M37 10 31 VSS VSS NMOS L=3E-006 W=6E-005
R4 31 VDD R=1001.03
M38 VSS 31 31 VSS NMOS L=3E-006 W=6E-005
C5 D VSS C=2.62656E-013
C6 C VSS C=2.62656E-013
C7 IA VSS C=2.62656E-013
C8 VSS VSS C=2.62656E-013
RX 4 GND 10K
.PRINT V(4)

```

รูปที่ ค.18 โปรแกรมทดสอบวงจรความถี่ต่ำผ่าน

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN1 N1 4 AC 1
.AC DEC 20 1 1MEG
CPAR1 1 0 C=4.72781E-013
CPAR2 2 0 C=2.7276E-014
CPAR3 3 0 C=6.69936E-013
CPAR4 4 0 C=5.59109E-013
CPAR5 5 0 C=5.92386E-013
CPAR6 6 0 C=5.05821E-013
CPAR7 B 0 C=1.38012E-012
CPAR8 8 0 C=5.74251E-013
CPAR9 9 0 C=7.59447E-013
CPAR10 10 0 C=5.10651E-013
CPAR11 11 0 C=5.36976E-013
CPAR12 12 0 C=7.70187E-013
CPAR13 13 0 C=4.65732E-013
CPAR14 14 0 C=3.73731E-013
CPAR15 15 0 C=4.546E-014
CPAR16 VSS 0 C=2.7936E-012"

```

CPAR17 D 0 C=2.14691E-012  
 CPAR18 C 0 C=1.5812E-012  
 CPAR19 19 0 C=4.7947E-013  
 CPAR20 IA 0 C=9.37023E-013  
 CPAR21 21 0 C=7.56475E-013  
 CPAR22 A 0 C=9.45106E-013  
 CPAR23 VDD 0 C=6.61173E-012  
 CPAR24 24 0 C=8.1828E-014  
 CPAR25 25 0 C=9.092E-015  
 CPAR26 26 0 C=7.66175E-013  
 CPAR27 27 0 C=9.092E-015  
 CPAR28 28 0 C=5.20302E-013  
 CPAR29 29 0 C=1.7361E-013  
 CPAR30 30 0 C=5.53206E-013  
 CPAR31 31 0 C=8.0145E-014  
 C1 VDD VSS C=2.62656E-013  
 C2 A VSS C=2.62656E-013  
 C3 B VSS C=2.62656E-013  
 C4 1 VSS C=2.62656E-013  
 M1 3 3 VDD 2 PMOS L=2E-006 W=0.000122  
 M2 30 3 VDD 2 PMOS L=2E-006 W=0.000122  
 M3 D 3 VDD 2 PMOS L=2E-006 W=0.000122  
 M4 19 4 VDD 24 PMOS L=2E-006 W=0.000122  
 M5 C 4 VDD 24 PMOS L=2E-006 W=0.000122  
 M6 4 4 VDD 24 PMOS L=2E-006 W=0.000122  
 M7 5 21 VDD 24 PMOS L=2E-006 W=0.000122  
 M8 21 B 6 24 PMOS L=2E-006 W=0.000122  
 M9 21 21 VDD 24 PMOS L=2E-006 W=0.000122  
 M10 8 9 VDD 24 PMOS L=2E-006 W=0.000122  
 M11 9 A 10 24 PMOS L=2E-006 W=0.000122  
 M12 9 9 VDD 24 PMOS L=2E-006 W=0.000122  
 M13 11 14 VDD 15 PMOS L=2E-006 W=0.000122  
 M14 12 14 VDD 15 PMOS L=2E-006 W=0.000122  
 M15 26 14 VDD 15 PMOS L=2E-006 W=0.000122  
 M16 11 28 VSS VSS NMOS L=3E-006 W=6E-005  
 M17 B 13 VSS VSS NMOS L=3E-006 W=6E-005  
 M18 13 13 VSS VSS NMOS L=3E-006 W=6E-005  
 M20 28 28 VSS VSS NMOS L=3E-006 W=6E-005  
 M21 14 14 VDD 15 PMOS L=2E-006 W=0.000122  
 R1 VSS 14 R=1001.03  
 M22 D 19 VSS VSS NMOS L=3E-006 W=6E-005  
 M23 19 19 VSS VSS NMOS L=3E-006 W=6E-005  
 M24 C 30 VSS VSS NMOS L=3E-006 W=6E-005  
 M25 4 8 VSS VSS NMOS L=3E-006 W=6E-005  
 M26 4 IA 8 VSS NMOS L=3E-006 W=6E-005  
 M27 8 8 VSS VSS NMOS L=3E-006 W=6E-005  
 R2 10 6 R=10022.1  
 M28 28 D 12 25 PMOS L=2E-006 W=0.000122  
 R3 26 12 R=10022.1  
 M29 13 C 26 27 PMOS L=2E-006 W=0.000122  
 M30 IA IA 29 VSS NMOS L=3E-006 W=6E-005  
 M31 29 29 VSS VSS NMOS L=3E-006 W=6E-005  
 M32 3 IA 5 VSS NMOS L=3E-006 W=6E-005  
 M33 5 5 VSS VSS NMOS L=3E-006 W=6E-005  
 M34 3 5 VSS VSS NMOS L=3E-006 W=6E-005  
 M35 30 30 VSS VSS NMOS L=3E-006 W=6E-005  
 M36 6 31 VSS VSS NMOS L=3E-006 W=6E-005  
 M37 10 31 VSS VSS NMOS L=3E-006 W=6E-005

เอกสารนี้เป็นทรัพย์สินทางปัญญาของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

R4 31 VDD R=1001.03
M38 VSS 31 31 VSS NMOS L=3E-006 W=6E-005
C5 D VSS C=2.62656E-013
C6 C VSS C=2.62656E-013
C7 IA VSS C=2.62656E-013
C8 VSS VSS C=2.62656E-013
RX N1 1 10K
.PRINT V(1)

```

### รูปที่ ค.19 โปรแกรมทดสอบวงจรกรองความถี่สูงผ่าน

```

.INCLUDE "C:\MY DOCUMENTS\SIMPROJECT\MORBN20.MD"
.PROBE
VDD1 VDD GND +10
VSS1 VSS GND -10
VIN1 N1 GND AC 1 SIN (0 1 10K)
.AC DEC 20 100 1G
CPAR1 1 0 C=4.72781E-013
CPAR2 2 0 C=2.7276E-014
CPAR3 3 0 C=6.69936E-013
CPAR4 4 0 C=5.59109E-013
CPAR5 5 0 C=5.92386E-013
CPAR6 6 0 C=5.05821E-013
CPAR7 B 0 C=1.38012E-012
CPAR8 8 0 C=5.74251E-013
CPAR9 9 0 C=7.59447E-013
CPAR10 10 0 C=5.10651E-013
CPAR11 11 0 C=5.36976E-013
CPAR12 12 0 C=7.70187E-013
CPAR13 13 0 C=4.65732E-013
CPAR14 14 0 C=3.73731E-013
CPAR15 15 0 C=4.546E-014
CPAR16 VSS 0 C=2.7936E-012
CPAR17 D 0 C=2.14691E-012
CPAR18 C 0 C=1.5812E-012
CPAR19 19 0 C=4.7947E-013
CPAR20 IA 0 C=9.37023E-013
CPAR21 21 0 C=7.56475E-013
CPAR22 A 0 C=9.45106E-013
CPAR23 VDD 0 C=6.61173E-012
CPAR24 24 0 C=8.1828E-014
CPAR25 25 0 C=9.092E-015
CPAR26 26 0 C=7.66175E-013
CPAR27 27 0 C=9.092E-015
CPAR28 28 0 C=5.20302E-013
CPAR29 29 0 C=1.7361E-013
CPAR30 30 0 C=5.53206E-013
CPAR31 31 0 C=8.0145E-014
C1 VDD VSS C=2.62656E-013
C2 A VSS C=2.62656E-013
C3 B VSS C=2.62656E-013
C4 1 VSS C=2.62656E-013
M1 3 3 VDD 2 PMOS L=2E-006 W=0.000122
M2 30 3 VDD 2 PMOS L=2E-006 W=0.000122
M3 D 3 VDD 2 PMOS L=2E-006 W=0.000122

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M4 19 4 VDD 24 PMOS L=2E-006 W=0.000122
M5 C 4 VDD 24 PMOS L=2E-006 W=0.000122
M6 4 4 VDD 24 PMOS L=2E-006 W=0.000122
M7 5 21 VDD 24 PMOS L=2E-006 W=0.000122
M8 21 B 6 24 PMOS L=2E-006 W=0.000122
M9 21 21 VDD 24 PMOS L=2E-006 W=0.000122
M10 8 9 VDD 24 PMOS L=2E-006 W=0.000122
M11 9 A 10 24 PMOS L=2E-006 W=0.000122
M12 9 9 VDD 24 PMOS L=2E-006 W=0.000122
M13 11 14 VDD 15 PMOS L=2E-006 W=0.000122
M14 12 14 VDD 15 PMOS L=2E-006 W=0.000122
M15 26 14 VDD 15 PMOS L=2E-006 W=0.000122
M16 11 28 VSS VSS NMOS L=3E-006 W=6E-005
M17 B 13 VSS VSS NMOS L=3E-006 W=6E-005
M18 13 13 VSS VSS NMOS L=3E-006 W=6E-005
M20 28 28 VSS VSS NMOS L=3E-006 W=6E-005
M21 14 14 VDD 15 PMOS L=2E-006 W=0.000122
R1 VSS 14 R=1001.03
M22 D 19 VSS VSS NMOS L=3E-006 W=6E-005
M23 19 19 VSS VSS NMOS L=3E-006 W=6E-005
M24 C 30 VSS VSS NMOS L=3E-006 W=6E-005
M25 4 8 VSS VSS NMOS L=3E-006 W=6E-005
M26 4 IA 8 VSS NMOS L=3E-006 W=6E-005
M27 8 8 VSS VSS NMOS L=3E-006 W=6E-005
R2 10 6 R=10022.1
M28 28 D 12 25 PMOS L=2E-006 W=0.000122
R3 26 12 R=10022.1
M30 IA IA 29 VSS NMOS L=3E-006 W=6E-005
M31 29 29 VSS VSS NMOS L=3E-006 W=6E-005
M32 3 IA 5 VSS NMOS L=3E-006 W=6E-005
M33 5 5 VSS VSS NMOS L=3E-006 W=6E-005
M34 3 5 VSS VSS NMOS L=3E-006 W=6E-005
M35 30 30 VSS VSS NMOS L=3E-006 W=6E-005
M36 6 31 VSS VSS NMOS L=3E-006 W=6E-005
M37 10 31 VSS VSS NMOS L=3E-006 W=6E-005
R4 31 VDD R=1001.03
M38 VSS 31 31 VSS NMOS L=3E-006 W=6E-005
C5 D VSS C=2.62656E-013
C6 C VSS C=2.62656E-013
C7 IA VSS C=2.62656E-013
C8 VSS VSS C=2.62656E-013
RX N1 1 10K
CY 1 4 10N
.PRINT V(4)

```

### รูปที่ ค.20 โปรแกรมทดสอบวงจรกรองแถบความถี่ผ่าน

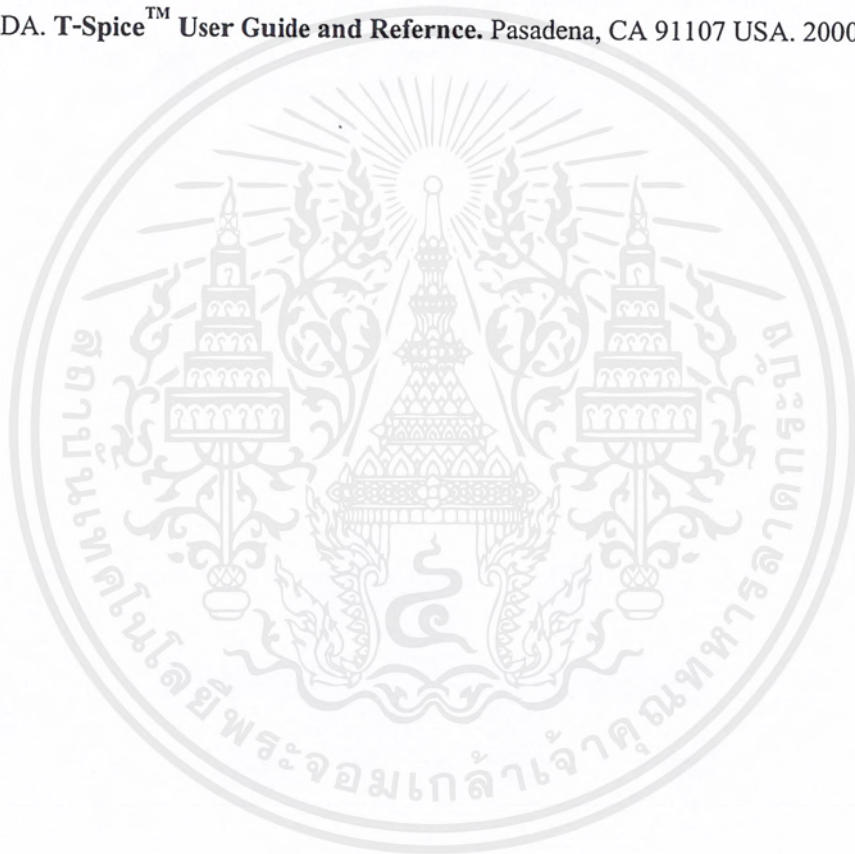
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

กิติพงศ์ มะโน. “การสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้มอสเฟต”. วิทยานิพนธ์วิศวกรรม  
ศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอม  
เกล้าเจ้าคุณทหารลาดกระบัง. 2532

Tanner EDA. S-Edit™ User Guide and Reference. Pasadena, CA 91107 USA. 2000

Tanner EDA. T-Spice™ User Guide and Reference. Pasadena, CA 91107 USA. 2000



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นายฐิติพล แซ่มซ้อย
วันเดือนปีเกิด	3 ตุลาคม พ.ศ.2520
สถานที่เกิด	จังหวัดกรุงเทพมหานคร
ภูมิลำเนาเดิม	407/4 เขื่อนศรีนครินทร์ ต.ท่ากระดาน อ.ศรีสวัสดิ์ จ. กาญจนบุรี 71250
ที่อยู่ปัจจุบัน	33/28 สถานีไฟฟ้าแรงสูงบ้านโป่ง 2 ต.ท่าผา อ.บ้านโป่ง จ.ราชบุรี 70110
โทรศัพท์	02-3268326
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนบ้านเจ้าเพชร
มัธยมศึกษา	โรงเรียนวัดอินทาราม
ประกาศนียบัตรวิชาชีพ(ปวช.)	โรงเรียนบ้านโป่งบริหารธุรกิจเทคโนโลยี
ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)	วิทยาลัยเทคนิคราชบุรี
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	สิ่งทั้งหลายทั้งปวง อย่ายึดมั่นถือมั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นายนพดล ศุทธิสมบุรณ์
วันเดือนปีเกิด	16 ตุลาคม พ.ศ.2521
สถานที่เกิด	จังหวัดสมุทรสงคราม
ภูมิลำเนาเดิม	469 ต.แม่กลอง อ.เมืองฯ จ.สมุทรสงคราม 75000
ที่อยู่ปัจจุบัน	469 ต.แม่กลอง อ.เมืองฯ จ.สมุทรสงคราม 75000
โทรศัพท์	034-711197, 01-7740310
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนอนุบาลเมืองสมุทรสงคราม
มัธยมศึกษา	โรงเรียนศรีทศาสมุทร
ประกาศนียบัตรวิชาชีพ(ปวช.)	วิทยาลัยเทคนิคสมุทรสงคราม
ประกาศนียบัตรวิชาชีพชั้นสูง(ปวส.)	วิทยาลัยเทคนิคสมุทรสงคราม
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	พรุ่งนี้ต้องมีอะไรดีกว่าวันนี้แน่นอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้