

ปีการศึกษา 2543

การศึกษาสวิตชิ่งทรานเซียนต์เนื่องจากตัวเก็บประจุในระบบไฟฟ้า

A Study of Switching Transients due to Capacitors in Power Systems



โดย

นายณัฐพงษ์ อุทุมทอง

นายทีปกร บัญญัตินพรัตน์

นายพิชิต บุญหล่อ

เลขหมู่.....
เลขทะเบียน...42606
วัน, เดือน, ปี- 4 ส.ย. 2545

.b.....
.i.....

อาจารย์ที่ปรึกษา

ผศ. จงรักษ์ บุญเส็ง

ดร. อานันท์วัฒน์ คุณากร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2543

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การศึกษาสวิตชิงทรานเซียนท์เนื่องจากตัวเก็บประจุในระบบไฟฟ้า

ผู้จัดทำ

- 
1. นายณัฐพงษ์ อุทุมทอง
 2. นายทีปกร บัญญัติสินพรัตน์
 3. นายพิชิต บุญหล่อ

อาจารย์ที่ปรึกษา

(ผศ. จงรักษ์ บุญเส็ง)

อาจารย์ที่ปรึกษา

(ดร. อานันท์วัฒน์ คุณากร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาสวิตชิงทรานเซียนท์เนื่องจากตัวเก็บประจุในระบบไฟฟ้า

นายณัฐพงษ์ อุทุมทอง
 นายทีปกร บัญญัติสินพรัตน์
 นายพิชิต บุญหล่อ
 ผศ. จงรักษ์ บุญเส็ง อาจารย์ที่ปรึกษา
 ดร. อานันท์วัฒน์ คุณากร อาจารย์ที่ปรึกษา
 ปีการศึกษา 2543

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้เป็นการศึกษาการเกิดสวิตชิงทรานเซียนท์เนื่องจากตัวเก็บประจุในระบบไฟฟ้าและผลกระทบจากการสับคาปาซิเตอร์ โดยใช้โปรแกรม ATP และ ATPDraw ในการจำลองและวิเคราะห์ปรากฏการณ์ของสวิตชิงทรานเซียนท์ที่เกิดขึ้นในขณะที่คาปาซิเตอร์จ่ายพลังงานให้ระบบ และแสดงผลออกมาในรูปของกราฟ นอกจากนี้ยังศึกษาวิธีการลดทรานเซียนท์ด้วยการสับคาปาซิเตอร์ในเวลาที่เหมาะสมเพื่อให้มีการเกิดทรานเซียนท์น้อยที่สุด

A Study of Switching Transients due to Capacitors in Power Systems

Nutthapong Utumtong

Teepakorn Bunyatneparat

Pichit Boonlo

Asst. Prof. Chongrak Bunseng Adviser

Dr. Anantawat Kunakorn Adviser

2000

ABSTRACT

The purpose of this thesis is to study the switching transients due to the operation of capacitors in a power system. The ATP (Alternative Transients Program) and ATPDraw are used as a tool to simulate and analyse the switching transients when the capacitors are energized. In addition, the thesis also presents a study on methods used to limit overvoltages and inrush currents caused by switching transients. The detail and the analysis of the methods proposed are also illustrated.

สารบัญ

	หน้า
บทคัดย่อ	I
ABTRACT	II
สารบัญรูป	VI
สารบัญตาราง	XVI
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์ของโครงการ	2
1.3 ขอบเขตของโครงการ	2
วิธีการดำเนินงาน	2
ประโยชน์ที่ได้รับ	2
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 แหล่งกำเนิดทรานเซียนท์	3
2.2 วงจรไฟฟ้าในรูปวงจร RLC	3
2.3 การสวิตชิงของคาปาซิเตอร์	5
2.4 กระแสกระชากในคาปาซิเตอร์	5
2.5 การสวิตชิงแบบ back-to-back	7
2.5.1 ทรานเซียนท์ช่วงกระชาก	7
2.5.2 ทรานเซียนท์ช่วงกลับสภาพ	8
2.6 ข้อพิจารณาทั่วไปสำหรับคาปาซิเตอร์เบงค์	8
2.6.1 การติดตั้งคาปาซิเตอร์เบงค์	8
2.6.2 ระบบที่เชื่อมต่อและอุปกรณ์อื่น ๆ	8
2.7 ทรานเซียนท์ที่เกี่ยวข้องกับการสับคาปาซิเตอร์	9
2.7.1 ทรานเซียนท์จากการจ่ายพลังงาน	9
2.7.1.1 เสริมหน้าคลื่นสูง	10
2.7.1.2 การออสซิลเลตของทรานเซียนท์	10
2.7.1.3 การขยายของแรงดัน	10
2.7.1.4 เสริมที่ส่งผ่านไปยังระบบแรงดันต่ำ	10

	หน้า
2.7.2 ทรานเซียนท์จากการหยุดจ่ายพลังงาน	11
2.8 การควบคุมทรานเซียนท์	11
2.8.1 กับดักฟ้าผ่า	11
2.8.2 การเพิ่มความเหนี่ยวนำเข้าไปในระบบ	11
2.8.3 การเพิ่มความต้านทานเข้าไปในระบบ	11
2.8.4 การควบคุมช่วงเวลาในการสับคาปาซิเตอร์เบงค์	11
2.9 การสับคาปาซิเตอร์โดยใช้วิธี resistance switching	11
2.10 การสับคาปาซิเตอร์โดยใช้ไทรสเตอร์	14
ต่อแบบ back-to-back	
บทที่ 3 โปรแกรม ATP และ ATPDraw	16
3.1 โปรแกรม ATP	16
3.2 คำอธิบายเกี่ยวกับโปรแกรม ATPDraw	17
3.3 หน้าต่างสำหรับใช้งานโปรแกรม ATPDraw	17
3.3.1 หน้าต่างหลัก	17
3.3.2 หน้าต่างกำหนดค่าของอุปกรณ์	17
3.4 วิธีการใช้โปรแกรม	18
3.4.1 หน้าต่างของโปรแกรม ATPDraw	18
3.4.2 การวาดภาพวงจรใน ATPDraw	19
3.4.3 ส่วนประกอบที่หาได้ใน ATPDraw	22
บทที่ 4 การทดสอบโปรแกรม ATP และ ATPDraw	26
4.1 ขั้นตอนการทดสอบโปรแกรม	26
4.2 การสับคาปาซิเตอร์แบบ back-to-back	26
4.3 การสับคาปาซิเตอร์เบงค์แบบขนาน 5 ตัว	31
4.4 การสับคาปาซิเตอร์เบงค์โดยใช้ Resistance switching	35
บทที่ 5 การศึกษาวิธีลดสวิตชิ่งทรานเซียนท์	41
5.1 การทดลองหาช่วงเวลาในการสับคาปาซิเตอร์เบงค์ ที่ทำให้เกิดทรานเซียนท์มากที่สุด	41

	หน้า
5.2 การทดลองหาช่วงเวลาที่เหมาะสมในการสับ คาปาซิเตอร์แบบคัตด้วยวิธี resistance switching	42
5.3 การทดลองหาช่วงเวลาที่เหมาะสมในการสับ คาปาซิเตอร์แบบคัตด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค	44
บทที่ 6 การเปรียบเทียบวิธีลดสวิตชิ่งทรานเซียนท์	
6.1 การทดลองสับคาปาซิเตอร์แบบคัตในช่วงเวลา ที่ทำให้เกิดทรานเซียนท์มากที่สุด	77
6.2 การทดลองสับคาปาซิเตอร์แบบคัตด้วยวิธี resistance switching	78
6.3 การทดลองสับคาปาซิเตอร์แบบคัตด้วยการใช้ไครแอค	79
บทที่ 7 สรุปผลการทดลองและแนวทางในการพัฒนาโปรแกรม	91
7.1 สรุปผลการทดลอง	91
7.2 แนวทางในการพัฒนาโปรแกรม	92
กิตติกรรมประกาศ	93
เอกสารอ้างอิง	94

สารบัญรูป

	หน้า
รูปที่ 2.1 แสดง one-line diagram ของคาปาซิเตอร์ที่ใช้สับเข้าในระบบ	6
รูปที่ 2.2 แสดงคาปาซิเตอร์แบบ back-to-back	7
รูปที่ 2.3 แสดงแรงดันทรานเซียนท์จากการจ่ายพลังงาน ของคาปาซิเตอร์เบงค์	9
รูปที่ 2.4 แสดงการติดตั้งคาปาซิเตอร์เบงค์ที่ทำให้ เกิดการขยายของแรงดันทรานเซียนท์	10
รูปที่ 2.5 แสดงแรงดันทรานเซียนท์จากการรีสไตรค์	11
รูปที่ 2.6 แสดงวงจรพื้นฐานของ resistance switching	12
รูปที่ 2.7 แสดงกราฟ generalized curve ที่ใช้วิเคราะห์ ทรานเซียนท์ในทางปฏิบัติ	13
รูปที่ 2.8 แสดงวงจรสมมูลย์ของสวิตช์ไทรสเตอร์แบบ 1 เฟส	14
รูปที่ 3.1 แสดงหน้าต่างหลักของ โปรแกรม ATPDraw	18
รูปที่ 3.2 แสดงเมนูเลือกอุปกรณ์	19
รูปที่ 3.3 แสดงสัญลักษณ์ของอุปกรณ์ตัวอย่างที่เลือก	19
รูปที่ 3.4 แสดงวงจรไฟฟ้าตัวอย่างที่สร้างขึ้น	20
รูปที่ 3.5 แสดงหน้าต่างกำหนดค่าของอุปกรณ์	20
รูปที่ 3.6 แสดงหน้าต่างกำหนดชื่อโหนดและติดตั้งกราวนด์	21
รูปที่ 3.7 แสดงหน้าต่างกำหนดค่าช่วงเวลาในการวิเคราะห์	21
รูปที่ 3.8 แสดงหน้าต่างแสดงผลในรูปกราฟ	22
รูปที่ 3.9 แสดงส่วนประกอบที่หาได้ใน ATPDraw	23
รูปที่ 4.1 แสดง one-line diagram ของระบบ	26
รูปที่ 4.2 แสดงวงจรสมมูลย์โดยใช้โปรแกรม PSpice	27
รูปที่ 4.3 แสดงวงจรสมมูลย์โดยใช้โปรแกรม ATPDraw	27
รูปที่ 4.4 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 29.167 มิลลิวินาที โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	28
รูปที่ 4.5 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 29.167 มิลลิวินาที โดยการใช้โปรแกรม ATP วิเคราะห์ผล	28

	หน้า
รูปที่ 4.6 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 8.167 มิลลิวินาที โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	29
รูปที่ 4.7 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 8.167 มิลลิวินาที โดยการใช้โปรแกรม ATP วิเคราะห์ผล	29
รูปที่ 4.8 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 5.167 มิลลิวินาที โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	30
รูปที่ 4.9 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 5.167 มิลลิวินาที โดยการใช้โปรแกรม ATP วิเคราะห์ผล	30
รูปที่ 4.10 แสดง one-line diagram ของระบบ	32
รูปที่ 4.11 แสดงวงจรสมมูลย์โดยใช้โปรแกรม PSpice	32
รูปที่ 4.12 แสดงวงจรสมมูลย์โดยใช้โปรแกรม ATPDraw	32
รูปที่ 4.13 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 ที่เวลา 4 มิลลิวินาที โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	33
รูปที่ 4.14 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 ที่เวลา 4 มิลลิวินาที โดยการใช้โปรแกรม ATP วิเคราะห์ผล	33
รูปที่ 4.15 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 และ S2 ที่เวลา 4 และ 4.25 มิลลิวินาที โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	34
รูปที่ 4.16 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 และ S2 ที่เวลา 4 และ 4.25 มิลลิวินาที โดยการใช้โปรแกรม ATP วิเคราะห์ผล	34
รูปที่ 4.17 แสดงวงจรพื้นฐานของ resistance switching	36
รูปที่ 4.18 แสดงวงจรสมมูลย์โดยใช้โปรแกรม ATPDraw	36
รูปที่ 4.19 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ ตัวที่ 1 โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	37
รูปที่ 4.20 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ ตัวที่ 1 โดยการใช้โปรแกรม ATP วิเคราะห์ผล	37
รูปที่ 4.21 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ ตัวที่ 2 โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	38

	หน้า
รูปที่ 4.22 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์	38
ตัวที่ 2 โดยการใช้โปรแกรม ATP วิเคราะห์ผล	
รูปที่ 4.23 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์	39
ตัวที่ 3 โดยการใช้โปรแกรม PSpice วิเคราะห์ผล	
รูปที่ 4.24 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์	39
ตัวที่ 3 โดยการใช้โปรแกรม ATP วิเคราะห์ผล	
รูปที่ 5.1 แสดงแบบจำลองที่ใช้สับคาปาซิเตอร์เบงค์	42
รูปที่ 5.2 แสดงแบบจำลองที่ใช้ resistance switching	43
รูปที่ 5.3 แสดงแรงดันคร่อมสวิตช์ขณะที่ยังไม่ทำการสับคาปาซิเตอร์เบงค์	43
รูปที่ 5.4 แสดงวงจรที่ใช้ไทรสเตอร์ต่อแบบ back-to-back	44
รูปที่ 5.5 แสดงวงจรทดสอบที่ใช้ไครแอค	44
รูปที่ 5.6 แสดงผลการวิเคราะห์ที่ได้จากวงจรที่ใช้ไทรสเตอร์	45
ต่อแบบ back-to-back จาก [5]	
รูปที่ 5.7 แสดงผลการวิเคราะห์ที่ได้จากวงจรทดสอบที่ใช้ไครแอค	45
รูปที่ 5.8 แสดงแบบจำลองที่ใช้ไทรสเตอร์ต่อแบบ back-to-back	46
หรือไครแอค	
รูปที่ 5.9 แสดงแรงดันคร่อมสวิตช์ขณะที่ยังไม่ทำการสับคาปาซิเตอร์เบงค์	46
รูปที่ 5.10 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 0 มิลลิวินาที	47
รูปที่ 5.11 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	47
ด้วยวิธี resistance switching ที่เวลา 0 มิลลิวินาที	
รูปที่ 5.12 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	47
ด้วยการใช้ไครแอคที่เวลา 0 มิลลิวินาที	
รูปที่ 5.13 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 1.39 มิลลิวินาที	48
รูปที่ 5.14 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	48
ด้วยวิธี resistance switching ที่เวลา 1.39 มิลลิวินาที	
รูปที่ 5.15 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	48
ด้วยการใช้ไครแอคที่เวลา 1.39 มิลลิวินาที	
รูปที่ 5.16 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 2.78 มิลลิวินาที	49

	หน้า
รูปที่ 5.17 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	49
ด้วยวิธี resistance switching ที่เวลา 2.78 มิลลิวินาที	
รูปที่ 5.18 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	49
ด้วยการใช้ไครแอคที่เวลา 2.78 มิลลิวินาที	
รูปที่ 5.19 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 4.17 มิลลิวินาที	50
รูปที่ 5.20 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	50
ด้วยวิธี resistance switching ที่เวลา 4.17 มิลลิวินาที	
รูปที่ 5.21 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	50
ด้วยการใช้ไครแอคที่เวลา 4.17 มิลลิวินาที	
รูปที่ 5.22 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 5.56 มิลลิวินาที	51
รูปที่ 5.23 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	51
ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	
รูปที่ 5.24 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	51
ด้วยการใช้ไครแอคที่เวลา 5.56 มิลลิวินาที	
รูปที่ 5.25 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 6.94 มิลลิวินาที	52
รูปที่ 5.26 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	52
ด้วยวิธี resistance switching ที่เวลา 6.94 มิลลิวินาที	
รูปที่ 5.27 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	52
ด้วยการใช้ไครแอคที่เวลา 6.94 มิลลิวินาที	
รูปที่ 5.28 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 8.33 มิลลิวินาที	53
รูปที่ 5.29 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	53
ด้วยวิธี resistance switching ที่เวลา 8.33 มิลลิวินาที	
รูปที่ 5.30 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	53
ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	
รูปที่ 5.31 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 9.72 มิลลิวินาที	54
รูปที่ 5.32 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	54
ด้วยวิธี resistance switching ที่เวลา 9.72 มิลลิวินาที	
รูปที่ 5.33 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์	54
ด้วยการใช้ไครแอคที่เวลา 9.72 มิลลิวินาที	

	หน้า
รูปที่ 5.34 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 11.11 มิลลิวินาที	55
รูปที่ 5.35 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 11.11 มิลลิวินาที	55
รูปที่ 5.36 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 11.11 มิลลิวินาที	55
รูปที่ 5.37 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 12.5 มิลลิวินาที	56
รูปที่ 5.38 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 12.5 มิลลิวินาที	56
รูปที่ 5.39 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 12.5 มิลลิวินาที	56
รูปที่ 5.40 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 13.89 มิลลิวินาที	57
รูปที่ 5.41 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 13.89 มิลลิวินาที	57
รูปที่ 5.42 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 13.89 มิลลิวินาที	57
รูปที่ 5.43 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 15.28 มิลลิวินาที	58
รูปที่ 5.44 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 15.28 มิลลิวินาที	58
รูปที่ 5.45 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 15.28 มิลลิวินาที	58
รูปที่ 5.46 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 16.67 มิลลิวินาที	59
รูปที่ 5.47 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 16.67 มิลลิวินาที	59
รูปที่ 5.48 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 16.67 มิลลิวินาที	59
รูปที่ 5.49 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 0 มิลลิวินาที	60
รูปที่ 5.50 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 0 มิลลิวินาที	60

	หน้า
รูปที่ 5.51 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 0 มิลลิวินาที	60
รูปที่ 5.52 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 1.39 มิลลิวินาที	61
รูปที่ 5.53 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 1.39 มิลลิวินาที	61
รูปที่ 5.54 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 1.39 มิลลิวินาที	61
รูปที่ 5.55 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 2.78 มิลลิวินาที	62
รูปที่ 5.56 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 2.78 มิลลิวินาที	62
รูปที่ 5.57 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 2.78 มิลลิวินาที	62
รูปที่ 5.58 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 4.17 มิลลิวินาที	63
รูปที่ 5.59 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 4.17 มิลลิวินาที	63
รูปที่ 5.60 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 4.17 มิลลิวินาที	63
รูปที่ 5.61 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 5.56 มิลลิวินาที	64
รูปที่ 5.62 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	64
รูปที่ 5.63 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 5.56 มิลลิวินาที	64
รูปที่ 5.64 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 6.94 มิลลิวินาที	65
รูปที่ 5.65 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยวิธี resistance switching ที่เวลา 6.94 มิลลิวินาที	65
รูปที่ 5.66 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ ด้วยการใช้ไครแอคที่เวลา 6.94 มิลลิวินาที	65
รูปที่ 5.67 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 8.33 มิลลิวินาที	66

	หน้า
รูปที่ 5.68 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	66
ด้วยวิธี resistance switching ที่เวลา 8.33 มิลลิวินาที	
รูปที่ 5.69 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	66
ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	
รูปที่ 5.70 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคที่เวลา 9.72 มิลลิวินาที	67
รูปที่ 5.71 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	67
ด้วยวิธี resistance switching ที่เวลา 9.72 มิลลิวินาที	
รูปที่ 5.72 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	67
ด้วยการใช้ไครแอคที่เวลา 9.72 มิลลิวินาที	
รูปที่ 5.73 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคที่เวลา 11.11 มิลลิวินาที	68
รูปที่ 5.74 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	68
ด้วยวิธี resistance switching ที่เวลา 11.11 มิลลิวินาที	
รูปที่ 5.75 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	68
ด้วยการใช้ไครแอคที่เวลา 11.11 มิลลิวินาที	
รูปที่ 5.76 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคที่เวลา 12.5 มิลลิวินาที	69
รูปที่ 5.77 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	69
ด้วยวิธี resistance switching ที่เวลา 12.5 มิลลิวินาที	
รูปที่ 5.78 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	69
ด้วยการใช้ไครแอคที่เวลา 12.5 มิลลิวินาที	
รูปที่ 5.79 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคที่เวลา 13.89 มิลลิวินาที	70
รูปที่ 5.80 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	70
ด้วยวิธี resistance switching ที่เวลา 13.89 มิลลิวินาที	
รูปที่ 5.81 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	70
ด้วยการใช้ไครแอคที่เวลา 13.89 มิลลิวินาที	
รูปที่ 5.82 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคที่เวลา 15.28 มิลลิวินาที	71
รูปที่ 5.83 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	71
ด้วยวิธี resistance switching ที่เวลา 15.28 มิลลิวินาที	
รูปที่ 5.84 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบค	71
ด้วยการใช้ไครแอคที่เวลา 15.28 มิลลิวินาที	

	หน้า
รูปที่ 5.85 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 16.67 มิลลิวินาที	72
รูปที่ 5.86 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์	72
ด้วยวิธี resistance switching ที่เวลา 16.67 มิลลิวินาที	
รูปที่ 5.87 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์	72
ด้วยการใช้ไครแอคที่เวลา 16.67 มิลลิวินาที	
รูปที่ 5.88 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์	75
ที่เวลา 5.56 มิลลิวินาทีจนเข้าสู่สภาวะอยู่ตัว	
รูปที่ 5.89 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์	75
ที่เวลา 6.94 มิลลิวินาทีจนเข้าสู่สภาวะอยู่ตัว	
รูปที่ 6.1 แสดงแบบจำลองที่ใช้ในการสับคาปาซิเตอร์	77
รูปที่ 6.2 แสดงแบบจำลองที่ใช้ resistance switching	78
รูปที่ 6.3 แสดงแบบจำลองที่ใช้ทรานซิสเตอร์ต่อแบบ back-to-back	79
หรือการใช้ไครแอค	
รูปที่ 6.4 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1	80
ที่เวลา 4.17 มิลลิวินาที	
รูปที่ 6.5 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1	80
ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	
รูปที่ 6.6 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1	80
ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	
รูปที่ 6.7 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2	81
ที่เวลา 4.17 มิลลิวินาที	
รูปที่ 6.8 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2	81
ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	
รูปที่ 6.9 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2	81
ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	
รูปที่ 6.10 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3	82
ที่เวลา 4.17 มิลลิวินาที	
รูปที่ 6.11 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3	82
ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	

	หน้า
รูปที่ 6.12 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	82
รูปที่ 6.13 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ที่เวลา 4.17 มิลลิวินาที	83
รูปที่ 6.14 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	83
รูปที่ 6.15 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	83
รูปที่ 6.16 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ที่เวลา 4.17 มิลลิวินาที	84
รูปที่ 6.17 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	84
รูปที่ 6.18 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	84
รูปที่ 6.19 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ที่เวลา 4.17 มิลลิวินาที	85
รูปที่ 6.20 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	85
รูปที่ 6.21 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	85
รูปที่ 6.22 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ที่เวลา 4.17 มิลลิวินาที	86
รูปที่ 6.23 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	86
รูปที่ 6.24 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	86
รูปที่ 6.25 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ที่เวลา 4.17 มิลลิวินาที	87

	หน้า
รูปที่ 6.26 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	87
รูปที่ 6.27 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	87
รูปที่ 6.28 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ที่เวลา 4.17 มิลลิวินาที	88
รูปที่ 6.29 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	88
รูปที่ 6.30 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	88
รูปที่ 6.31 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ที่เวลา 4.17 มิลลิวินาที	89
รูปที่ 6.32 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที	89
รูปที่ 6.33 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที	89

สารบัญตาราง

	หน้า
ตารางที่ 4.1 เปรียบเทียบขนาดแรงดันสูงสุดและความถี่ออสซิลเลชัน	31
ตารางที่ 4.2 เปรียบเทียบขนาดกระแสสูงสุด แรงดันสูงสุดและ ความถี่ออสซิลเลชัน เมื่อสับสวิตช์ S1 ที่เวลา 4 มิลลิวินาที	35
ตารางที่ 4.3 เปรียบเทียบขนาดกระแสสูงสุด แรงดันสูงสุดและ ความถี่ออสซิลเลชัน เมื่อสับสวิตช์ S1 และ S2 ที่เวลา 4 และ 4.25 มิลลิวินาที	35
ตารางที่ 4.4 เปรียบเทียบขนาดแรงดันสูงสุดและความถี่ออสซิลเลชัน เมื่อสับคาปาซิเตอร์ตัวที่ 1 ตัวที่ 2 และตัวที่ 3	40
ตารางที่ 5.1 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด เมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 0 ถึง 2π เรเดียนทางไฟฟ้า ของแรงดันคร่อมสวิตช์	73
ตารางที่ 5.2 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด เมื่อสับคาปาซิเตอร์ด้วยวิธี resistance switching ที่เวลา 0 ถึง 2π เรเดียนทางไฟฟ้า ของแรงดันคร่อมสวิตช์	74
ตารางที่ 5.3 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด เมื่อสับคาปาซิเตอร์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอคที่เวลา 0 ถึง 2π เรเดียนทางไฟฟ้า ของแรงดันคร่อมสวิตช์	76
ตารางที่ 6.1 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด เมื่อสับคาปาซิเตอร์ ด้วยวิธี resistance switching และด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค	90

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในระบบไฟฟ้ากำลังโดยทั่วไป จะมีการะทางไฟฟ้า (load) หลากอย่าง เช่น มอเตอร์เหนี่ยวนำ เครื่องเชื่อม เตาหลอม เครื่องขับเคลื่อน และอุปกรณ์อิเล็กทรอนิกส์ที่ใช้แปลงกำลังไฟฟ้า ซึ่งโดยส่วนใหญ่แสดงคุณสมบัติเป็นความเหนี่ยวนำ (inductance) ทำให้ค่าตัวประกอบกำลังและแรงดันไฟฟ้าของระบบมีค่าลดลง จึงมีการติดตั้งคาปาซิเตอร์หรือตัวเก็บประจุเพื่อที่จะปรับปรุงค่าตัวประกอบกำลัง โดยต่อเสมือนเป็นภาระไฟฟ้าของระบบ ซึ่งนอกจากการปรับปรุงค่าตัวประกอบกำลังแล้ว การติดตั้งคาปาซิเตอร์ยังให้ประโยชน์อีกหลายอย่าง ทั้งลดการสูญเสียกำลังไฟฟ้าและการปรับปรุงแรงดันไฟฟ้า

คาปาซิเตอร์ที่นำมาติดตั้งจะมีทั้งแบบที่ใช้ติดตั้งถาวร (fixed capacitor) และแบบเบงค์หรือคาปาซิเตอร์เบงค์ (capacitor bank) ซึ่งคาปาซิเตอร์เบงค์จะเป็นแบบที่นิยมใช้กัน โดยจะใช้ร่วมกับตัวควบคุมค่าตัวประกอบกำลังอัตโนมัติ (APFR : automatic power factor regulator) APFR จะทำการตรวจสอบค่าตัวประกอบกำลังของระบบและควบคุมค่าตัวประกอบกำลังไว้ที่ค่าที่เหมาะสม ด้วยการสับคาปาซิเตอร์เบงค์เข้าหรือออกจากระบบ

คาปาซิเตอร์เบงค์ถูกสับเข้าและออกค่อนข้างบ่อยตามการเปลี่ยนแปลงภาระไฟฟ้าในระบบ จะทำให้เกิดการรบกวนชั่วขณะหรือทรานเซียนท์ (transient) ส่งผลให้มีแรงดันเกิน (overvoltage) และกระแสกระชาก (inrush current) ช่วงเวลาที่เกิดทรานเซียนท์จะสั้นมากเมื่อเทียบกับช่วงเวลาของสถานะอยู่ตัว (steady state) แต่เป็นช่วงเวลาที่สำคัญอย่างยิ่งเพราะอุปกรณ์ต่าง ๆ ในระบบจะได้รับผลกระทบอย่างมากจากแรงดันหรือกระแสที่มีค่าสูง โดยเฉพาะในระบบของผู้ใช้ไฟฟ้าแรงดันต่ำ

จากเหตุผลข้างต้น จึงจำเป็นต้องศึกษาวิธีแก้ปัญหาทรานเซียนท์ที่เกิดจากการสับคาปาซิเตอร์ ซึ่งระบบไฟฟ้าส่วนใหญ่จะเป็นระบบที่ยูกักขั้วขั้วและมีอุปกรณ์ในระบบเป็นจำนวนมาก ดังนั้นการใช้คอมพิวเตอร์จะเป็นประโยชน์อย่างมากในการศึกษาทรานเซียนท์ โปรแกรมคอมพิวเตอร์หลายโปรแกรมถูกสร้างขึ้นมาเป็นเครื่องมือในการวิเคราะห์ เช่น โปรแกรม Pspice เป็นโปรแกรมที่ใช้จำลองรูปแบบวงจรไฟฟ้า วิเคราะห์และแสดงผลออกมาในรูปกราฟ โปรแกรม EMTP (Electromagnetic transients program) เป็นโปรแกรมที่นิยมใช้กันอย่างแพร่หลาย ได้รับการพัฒนาขึ้นมาเพื่อนำมาใช้ในการวิเคราะห์ระบบไฟฟ้าในหลาย ๆ ด้าน

สำหรับโครงการนี้ ใช้โปรแกรม ATP (Alternative Transients Program) ซึ่งเป็นเวอร์ชันหนึ่งของ EMTP ในการวิเคราะห์การเกิดสวิตชิ่งทรานเซียนท์เนื่องจากตัวเก็บประจุในระบบไฟฟ้า

1.2 วัตถุประสงค์ของโครงการ

1. ศึกษาถึงสาเหตุการติดตั้งคาปาซิเตอร์หรือตัวเก็บประจุในระบบไฟฟ้า
2. ศึกษาข้อมูลการเกิดทรานเซียนท์เนื่องจากการสับคาปาซิเตอร์
3. ศึกษาถึงผลกระทบที่เกิดขึ้นกับอุปกรณ์ในระบบไฟฟ้าเนื่องจากการเกิดทรานเซียนท์
4. ศึกษาถึงวิธีการที่จะสามารถลดทรานเซียนท์เนื่องจากการสับคาปาซิเตอร์
5. สร้างแบบจำลองทางไฟฟ้าแล้วทำการวิเคราะห์โดยใช้โปรแกรม ATP และ ATPDraw

1.3 ขอบเขตของโครงการ

ศึกษาสวิตช์ทรานเซียนท์ที่เกิดจากการติดตั้งคาปาซิเตอร์หรือตัวเก็บประจุในระบบไฟฟ้า เพื่อปรับปรุงค่าตัวประกอบกำลัง ซึ่งจะมีผลทำให้เกิดความเสียหายต่ออุปกรณ์ในระบบไฟฟ้า รวมทั้งศึกษาวิธีการลดผลกระทบที่เกิดขึ้นด้วยวิธีต่าง ๆ เช่น การต่อตัวต้านทานในรูป resistance switching การใช้ไทรสเตอร์หรือไครแอคในการควบคุมช่วงเวลาในการสับ เป็นต้น โดยใช้โปรแกรม ATP และ ATPDraw ในการสร้างแบบจำลอง ทำการวิเคราะห์แล้วแสดงผลออกมาในรูปกราฟ

1.4 วิธีการดำเนินงาน

1. ศึกษาวิธีใช้งานโปรแกรม ATP และ ATPDraw
2. ศึกษาสาเหตุและข้อมูลการเกิดทรานเซียนท์อันเนื่องมาจากการติดตั้งคาปาซิเตอร์ในระบบไฟฟ้า
3. ทดลองใช้โปรแกรม ATP และ ATPDraw สร้างแบบจำลองของวงจร โดยอาศัยตัวอย่างจากบทความและหนังสือที่เกี่ยวกับระบบไฟฟ้า
4. ศึกษาวิธีการลดทรานเซียนท์ที่เกิดขึ้น
5. ใช้โปรแกรม ATP และ ATPDraw สร้างแบบจำลองเพื่อใช้ในการลดทรานเซียนท์จากการสับคาปาซิเตอร์ แล้วแสดงผลออกมาในรูปกราฟ
6. เปรียบเทียบและวิเคราะห์ผลที่ได้

1.5 ประโยชน์ที่ได้รับ

1. ทราบถึงสาเหตุและข้อมูลการเกิดทรานเซียนท์
2. ทราบวิธีการใช้งานโปรแกรม ATP และ ATPDraw
3. ทราบถึงผลกระทบที่เกิดจากทรานเซียนท์และวิธีการลดทรานเซียนท์
4. ได้แบบจำลองอย่างง่ายที่ใช้ในการศึกษาวิธีการลดทรานเซียนท์

บทที่ 2

ทฤษฎีและหลักการ

2.1 แหล่งกำเนิดทรานเซียนท์

ทรานเซียนท์ในระบบไฟฟ้าสามารถเกิดขึ้นได้จากสาเหตุใหญ่ 2 ประการคือ การสวิตช์ และฟ้าผ่า ยังมีสาเหตุอื่น ๆ ที่ทำให้เกิดทรานเซียนท์อีกมากมายที่ปลายทางของระบบไฟฟ้าหรือที่ระบบของผู้ใช้ไฟฟ้าจากการสวิตช์ของอุปกรณ์ในระบบ เช่น อุปกรณ์อิเล็กทรอนิกส์กำลังบางชนิด ทำให้เกิดทรานเซียนท์เมื่อมีการสวิตช์

2.2 วงจรไฟฟ้าในรูปวงจร RLC

วงจร RLC หรือวงจรอันดับสอง (Second-order circuit) เป็นวงจรที่สามารถแสดงคุณลักษณะได้ด้วยสมการเชิงอนุพันธ์อันดับสอง ซึ่งในวงจรประกอบด้วยตัวต้านทาน และองค์ประกอบสะสมพลังงานสองตัว คือ ตัวเหนี่ยวนำ และตัวเก็บประจุ

พิจารณาสมการเชิงอนุพันธ์อันดับสอง

$$\frac{d^2x}{dt^2} + a \frac{dx}{dt} + bx = f(t)$$

คำตอบของสมการประกอบด้วย ผลตอบสนองธรรมชาติและผลตอบสนองบังคับ คือ

$$x = x_n + x_f$$

ผลตอบสนองธรรมชาติของสมการหาได้จาก

$$s^2 + 2\alpha s + \omega_0^2 = 0$$

โดยที่

$$s_1 = -\alpha + \sqrt{\alpha^2 - \omega_0^2} \quad \text{และ} \quad s_2 = -\alpha - \sqrt{\alpha^2 - \omega_0^2}$$

S_1, S_2 เรียกว่าความถี่ธรรมชาติ (natural frequencies)

α เรียกว่าสัมประสิทธิ์การหน่วง (damping factor)

ω_0 เรียกว่าความถี่เรโซแนนซ์ (resonance frequency)

แบ่งออกเป็น 3 กรณี คือ

1. $\alpha > \omega_0$ เรียกว่า กรณีหน่วงเกิน (overdamped)

S_1, S_2 เป็นจำนวนจริง และ $S_1 \neq S_2$

2. $\alpha = \omega_0$ เรียกว่า กรณีหน่วงวิกฤติ (critically damped)

S_1, S_2 เป็นจำนวนจริง และ $S_1 = S_2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. $\alpha < \omega_0$ เรียกว่า กรณีหน่วงขาด (underdamped)

S_1, S_2 เป็นจำนวนเชิงซ้อน และ

$$s_1 = -\alpha + \sqrt{-(\omega_0^2 - \alpha^2)} = -\alpha + j\omega_d$$

$$s_2 = -\alpha - \sqrt{-(\omega_0^2 - \alpha^2)} = -\alpha - j\omega_d$$

วงจรอันดับสอง RLC จะมีทั้งแบบอนุกรมและแบบขนาน รูปแบบผลตอบสนองธรรมชาติจะเหมือนกัน ต่างกันที่ค่า α

วงจร RLC อนุกรม

$$\alpha = \frac{R}{2L} \quad \text{และ} \quad \omega_0 = \frac{1}{\sqrt{LC}}$$

วงจร RLC ขนาน

$$\alpha = \frac{1}{2RC} \quad \text{และ} \quad \omega_0 = \frac{1}{\sqrt{LC}}$$

ในระบบไฟฟ้าทุกระบบจะประกอบด้วยความเหนี่ยวนำ ความเก็บประจุและความต้านทาน ซึ่งจะมีคุณสมบัติเฉพาะตัว ตัวเหนี่ยวนำจะมีคุณสมบัติในการสะสมพลังงานในรูปสนามแม่เหล็ก ($\frac{1}{2}LI^2$) ตัวเก็บประจุจะมีคุณสมบัติในการสะสมพลังงานในรูปสนามไฟฟ้า ($\frac{1}{2}CV^2$) และตัวต้านทานจะมีคุณสมบัติในการกระจายพลังงาน (dissipate) (I^2R)

วงจรที่มีทั้งตัวเหนี่ยวนำและตัวเก็บประจุ จะเกิดทรานเซียนท์ที่มีความสัมพันธ์กับเทอมของเอกซ์โปเนนเชียลสองเทอม โดยขึ้นกับวงจรว่าจะเป็นจำนวนจริง จำนวนจินตภาพ หรือจำนวนเชิงซ้อน ซึ่งจะส่งผลให้เกิดการออสซิลเลต (oscillate) ของสวิตชิ่งทรานเซียนท์ เป็นผลมาจากการแลกเปลี่ยนพลังงานกลับไปกลับมาระหว่างตัวเหนี่ยวนำและตัวเก็บประจุในวงจร และถ้ามีความต้านทานปรากฏในวงจรก็จะมีผลลดทอน (damping) ให้การออสซิลเลตลดลง

ในระบบไฟฟ้าโดยทั่วไปประกอบด้วยเครื่องกำเนิดไฟฟ้า หม้อแปลงไฟฟ้า สายตัวนำ ภาระทางไฟฟ้า เช่น มอเตอร์เหนี่ยวนำ เครื่องเชื่อม เต้าหลอม เป็นต้น และอุปกรณ์ป้องกันต่าง ๆ ซึ่งแสดงคุณสมบัติเป็นความเหนี่ยวนำและความต้านทาน เมื่อมีการสับคาปาซิเตอร์เบงค์ที่ติดตั้งเพื่อปรับปรุงค่าตัวประกอบกำลังในระบบ ก็เท่ากับว่าเป็นการต่อความเก็บประจุเข้าไป มองในรูปวงจรไฟฟ้าได้เป็นวงจรอันดับสอง RLC ในขณะที่มีการสับคาปาซิเตอร์เบงค์เข้าและออกจากระบบ จะทำให้เกิดทรานเซียนท์ขึ้น

2.3 การสวิตชิงของคาปาซิเตอร์

การสวิตชิงของคาปาซิเตอร์เป็นการสวิตชิงที่มักจะเกิดขึ้นเสมอในระบบไฟฟ้า คาปาซิเตอร์ถูกนำมาใช้เพื่อช่วยจ่ายกำลังไฟฟ้ารีแอคทีฟหรือกำลังไฟฟ้าเสมือนเพื่อปรับปรุงค่าตัวประกอบกำลัง ลดความสูญเสีย และเพิ่มระดับแรงดันในระบบไฟฟ้า ซึ่งเป็นวิธีการที่ประหยัดและไม่ยุ่งยาก วิธีการอื่นอย่างเช่นการใช้ซิงโครนัสมอเตอร์และสแตติกวาร์คอมเพนเซเตอร์(static var compensators) มีราคาสูงและมีความยุ่งยากในการบำรุงรักษา ดังนั้นคาปาซิเตอร์จึงเป็นสิ่งที่พบเห็นอยู่ทั่วไปในระบบไฟฟ้า

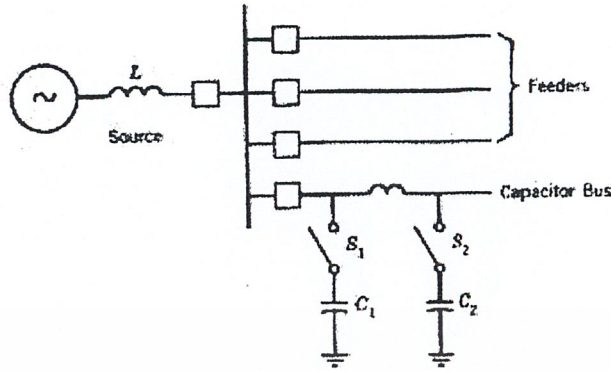
ปัญหาอย่างหนึ่งของคาปาซิเตอร์ คือ เมื่อมีการสับคาปาซิเตอร์จะมีผลกระทบที่เกิดจากการกระทำกับความเหนี่ยวนำในระบบไฟฟ้า ทำให้เกิดทรานเซียนท์ที่มีการออสซิลเลต คาปาซิเตอร์บางตัวจะมีการจ่ายพลังงานตลอดเวลา (คาปาซิเตอร์ชนิดติดตั้งถาวร หรือ fixed capacitor) ในขณะที่บางตัวจะมีการสับตามแต่ละระดับของภาระไฟฟ้า วิธีการควบคุมหลายอย่างถูกนำมาใช้ในการพิจารณาเมื่อมีการสับคาปาซิเตอร์ ทั้งในเรื่องเวลา อุณหภูมิ แรงดัน กระแส และกำลังไฟฟ้ารีแอคทีฟ โดยมักจะควบคุมตัวแปรเหล่านี้พร้อมกัน เช่น อุณหภูมิกับแรงดันที่ตกคร่อม

ในระบบจำหน่ายที่มีภาระไฟฟ้าทางอุตสาหกรรม จะมีการสับคาปาซิเตอร์ที่สถานีไฟฟ้าบ่อยครั้งขึ้นอยู่กับการเปลี่ยนแปลงของภาระไฟฟ้าในแต่ละช่วงเวลาของวัน เมื่อมีการสับคาปาซิเตอร์จะทำให้แรงดันที่ตัวคาปาซิเตอร์เกิดการพุ่งขึ้นและล้นที่ความถี่ธรรมชาติของระบบ ส่งผลให้เกิดทรานเซียนท์ที่มีขนาด 1.0 ถึง 2.0 เท่าขึ้นอยู่กับการลดทอนของระบบ ทรานเซียนท์จะขยายไปผ่านทางหม้อแปลงของระบบจำหน่ายไปยังภาระไฟฟ้าของผู้ใช้ไฟฟ้าด้วยขนาดที่ใกล้เคียงกับอัตราส่วนจำนวนรอบของหม้อแปลง และจะทำให้อุปกรณ์ ASD (Adjustable Speed Drive) เกิดการทริป และอุปกรณ์อิเล็กทรอนิกส์ที่ควบคุมภาระไฟฟ้าทำงานผิดปกติ นอกจากนี้ การติดตั้งคาปาซิเตอร์เพื่อปรับปรุงค่าตัวประกอบกำลังที่บัสแรงดันต่ำของผู้ใช้ไฟฟ้า ก็ส่งผลกระทบให้เกิดทรานเซียนท์เช่นกัน ซึ่งอาจจะมีขนาด 3.0 ถึง 4.0 เท่า

การควบคุมทรานเซียนท์ที่สถานีไฟฟ้าอาจจะใช้ซิงโครนัสคลอสอิงเบรกเกอร์แบบซิงโครนัส (synchronous closing breaker) หรือสวิตช์ที่มีการใส่ตัวต้านทานเข้าไป (preinsertion resistors switch) ส่วนที่บัสแรงดันต่ำของผู้ใช้ไฟฟ้า อาจจะใช้กับดักฟ้าผ่า (surge arrester) หรือการเปลี่ยนจากการใช้คาปาซิเตอร์ในการปรับปรุงค่าตัวประกอบกำลังมาเป็นการใช้เครื่องกรองฮาร์โมนิกส์ (harmonics filter) หรือการใส่ตัวเหนี่ยวนำอนุกรมเข้ากับคาปาซิเตอร์

2.4 กระแสกระชากในคาปาซิเตอร์ (Capacitor inrush current)

เมื่อมีการสับคาปาซิเตอร์จะเกิดกระแสกระชาก (inrush current) ขึ้น ซึ่งค่ากระแสกระชากนี้เป็นส่วนที่เราต้องนำมาพิจารณาในการออกแบบอุปกรณ์สวิตชิงพิจารณาจากรูป



รูปที่ 2.1 แสดง one-line-diagram ของคาปาซิเตอร์ที่ใช้สับเข้าในระบบ

จากวงจรเมื่อสับสวิตช์ S1 จะทำให้วงจรกลายเป็นวงจร LC ซึ่งมีสมการของค่ากระแสเป็น

$$I(t) = \frac{V(0)}{Z_0} \sin \omega_0 t$$

เมื่อ

$$Z_0 = \sqrt{\frac{L}{C}}$$

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

โดยกำหนดให้ $V(0)$ เป็นค่าแรงดันไฟฟ้าชั่วขณะของแหล่งจ่ายซึ่งค่านี้จะตกคร่อมสวิตช์ในขณะที่สวิตช์กำลังจะปิดลง ดังนั้นจะได้สมการของค่ากระแสกระชากเป็น

$$I(t) = V(0) \sqrt{\frac{C_1}{L}} \sin \frac{t}{\sqrt{LC_1}}$$

โดยค่ากระแสนี้จะมีค่าสูงสุดเมื่อสับสวิตช์ที่เวลาซึ่งแรงดันไฟฟ้าอยู่ที่ตำแหน่งค่าสูงสุด และจะได้ว่า $V(0)$ เป็นค่าแรงดันสูงสุดของระบบไฟฟ้า (peak system voltage)

เมื่อเป็นระบบไฟฟ้า 3 เฟสจะได้

$$V(0) = \frac{\sqrt{2}V}{\sqrt{3}}$$

ความถี่ของการอออสซิลเลต เท่ากับ

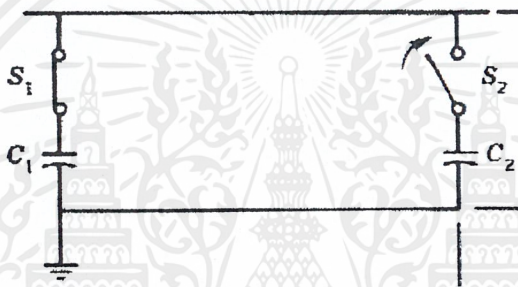
$$f = \frac{1}{2\pi\sqrt{LC_1}}$$

2.5 การสวิตชิงแบบ Back to Back

การติดตั้งคาปาซิเตอร์ในระบบไฟฟ้าส่วนใหญ่จะใช้วิธีต่อคาปาซิเตอร์หลาย ๆ ตัวขนานกัน โดยแต่ละตัวมีอุปกรณ์สวิตชิงควบคุมการสับ พิจารณาวงจรจากหัวข้อที่แล้วเมื่อเราสับสวิตช์ S1 จะเกิดทรานเซียนท์ในรูปกระแสกระชากและการออสซิลเลต แต่เมื่อสับสวิตช์ S2 จะทำให้เกิด ทรานเซียนท์ขึ้นสองช่วงคือ

1. ทรานเซียนท์ช่วงกระชาก (inrush transient หรือ fast rapid transient)
2. ทรานเซียนท์ช่วงกลับสภาพ (restoring transient)

โดยจะเกิดขึ้นตามลำดับ เราสามารถแยกพิจารณาได้ดังนี้



รูปที่ 2.2 แสดงคาปาซิเตอร์แบบ back-to-back

2.5.1 ทรานเซียนท์ช่วงกระชาก (inrush transient หรือ fast rapid transient)

ช่วงนี้เป็นช่วงทรานเซียนท์ที่มีความถี่ของการออสซิลเลตสูงมาก โดยคาปาซิเตอร์ทั้งสองตัว (C1 และ C2) ที่ขนานกันอยู่นั้นจะแลกเปลี่ยนประจุไฟฟ้าซึ่งกันและกันซึ่งเราจะไม่พิจารณาถึงค่า กระแสจากแหล่งจ่ายในช่วงนี้ ดังนั้นวงจรไฟฟ้าที่ได้จะเป็น C1 , L , C2 ต่ออนุกรมกันอยู่ จะได้ว่า ความถี่ของการออสซิลเลตคือ

$$f_0 = \frac{1}{2\pi\sqrt{LC_{eq}}}$$

$$\text{เมื่อ } C_{eq} = \frac{C_1 C_2}{(C_1 + C_2)}$$

จากการแลกเปลี่ยนประจุไฟฟ้าระหว่างคาปาซิเตอร์นี้ ทำให้เกิดค่าแรงดันไฟฟ้าขึ้นค่าหนึ่งซึ่งมีค่า แตกต่างจากแรงดันไฟฟ้าของระบบนั้นคือค่าแรงดันไฟฟ้าสามัญ (common voltage)

$$V(\infty) = \frac{C_1 V_1(0) + C_2 V_2(0)}{C_1 + C_2}$$

2.5.2 ทรานเซียนท์ช่วงกลับสภาพ (restoring transient)

ช่วงนี้เป็นช่วงที่ทรานเซียนท์พยายามกลับสู่ค่าที่สภาวะปกติ โดยจะพิจารณาว่าคาปาซิเตอร์ทั้งสองตัวกลับมารับแรงดันไฟฟ้าจากระบบซึ่งจะได้จริงเป็น C_1 ต่อขนานกับ C_2 ถ้าเราให้ V_p คือแรงดันไฟฟ้าชั่วขณะของแหล่งจ่ายไฟฟ้าจะได้ว่าทรานเซียนท์ช่วงนี้จะแกว่งไปมาระหว่างค่า $V(\infty)$ ถึง $2V_p - V(\infty)$ โดยมีความถี่การออสซิลเลตเป็น

$$f_0 = \frac{1}{2\pi\sqrt{LC_{eq}}}$$

ค่ากระแสคาปาซิเตอร์จะเป็น

$$I_s = \frac{V_p - V(\infty)}{\sqrt{L/C_{eq}}}$$

เมื่อ $C_{eq} = C_1 + C_2$

2.6 ข้อพิจารณาทั่วไปสำหรับคาปาซิเตอร์แบงก์ (capacitor bank)

2.6.1 การติดตั้งคาปาซิเตอร์แบงก์

ในปัจจุบันมีแนวโน้มในการใช้คาปาซิเตอร์แบงก์มากขึ้นเพื่อเพิ่มแรงดันในระบบส่งจ่ายกำลังไฟฟ้าในขณะที่มีความต้องการใช้ไฟฟ้าสูง โดยปกติจะติดตั้งในระบบส่งจ่ายที่บัสหลัก (main bus) เพื่อรองรับพื้นที่ใหญ่ ๆ ขนาดและตำแหน่งที่ติดตั้งคาปาซิเตอร์แบงก์จะพิจารณาจากภาระไฟฟ้าและความเสถียรภาพของระบบ

ในการติดตั้งคาปาซิเตอร์แบงก์ มักจะติดตั้งหลาย ๆ ตัวในบัสเดียวกัน โดยจะติดตั้งรีแอกเตอร์ (reactors) อนุกรมเข้าไปด้วยเพื่อจำกัดกระแสกระชากในช่วงการสับ และจำกัดกระแสจากการเกิดฟอลต์ (fault) ในระบบ

การติดตั้งคาปาซิเตอร์แบงก์ไม่มีรูปแบบที่แน่นอน แต่ที่พบเห็นมี 3 แบบ คือ กราวนด์-วาย (ground-ye) อันกราวนด์-วาย (unground-ye) และเดลต้า (delta) การติดตั้งแบบวายมักจะใช้เฉพาะในระบบที่มีแรงดันไฟฟ้าสูง เนื่องจากราคาไม่แพงและติดตั้งไม่ยุ่งยากเมื่อเทียบกับแบบเดลต้า สำหรับแบบอันกราวนด์-วายมักจะใช้เพื่อหลีกเลี่ยงปัญหาเกี่ยวกับกระแสกระชากจากทรานเซียนท์ที่มีค่าสูง แต่ก็ต้องคำนึงถึงระดับแรงดันเกินจากทรานเซียนท์ที่มีค่าสูงเช่นเดียวกัน

2.6.2 ระบบที่เชื่อมต่อและอุปกรณ์อื่น ๆ

คาปาซิเตอร์แบงก์จะถูกสับเข้าในขณะที่มีความต้องการใช้ไฟฟ้าสูง หรือสภาวะที่แรงดันไฟฟ้าต่ำ และจะถูกสับออกในขณะที่มีความต้องการใช้ไฟฟ้าน้อยหรือสภาวะที่แรงดันไฟฟ้าสูง หรืออาจกล่าวได้ว่าคาปาซิเตอร์แบงก์จะถูกสับอย่างน้อยที่สุดวันละสองครั้ง คือ สับเข้าในตอนเช้า และสับออกในตอนเย็น

เมื่อคาปาซิเตอร์เบงค์จ่ายพลังงาน (energize) หรือหยุดจ่ายพลังงาน (de-energize) ระดับแรงดันไฟฟ้าปกติของระบบจะเปลี่ยนแปลงตามขนาดของคาปาซิเตอร์เบงค์และค่าอิมพีแดนซ์ที่บัส แม้ว่าในสภาวะอยู่ตัวแรงดันไฟฟ้าจะมีการเปลี่ยนแปลง 2-4 % แต่ในสภาวะผิดปกติระดับแรงดันไฟฟ้าอาจเปลี่ยนแปลงถึง 10 % หรือมากกว่าในเวลาอันสั้น ซึ่งมีผลต่อการเลือกชนิดและตำแหน่งติดตั้งของอุปกรณ์ป้องกัน

การสับคาปาซิเตอร์เบงค์เป็นเสมือนแหล่งจ่ายแรงดันทรานเซียนท์ในระบบไฟฟ้า เสิร์จที่มีหน้าคลื่นสูง (steep-fronted surge) จากกระบวนการจ่ายพลังงานของคาปาซิเตอร์ ไม่ใช่จะเกิดเฉพาะที่อุปกรณ์เท่านั้น แต่จะกระจายไปตามสายตัวนำที่ต่ออยู่กับบัส เป็นสาเหตุให้เกิดแรงดันเกินอย่างรุนแรงที่เป็นอันตรายต่อคาปาซิเตอร์เบงค์และอุปกรณ์ที่อยู่ใกล้เคียง เช่น เซอร์กิตเบรกเกอร์ และหม้อแปลงไฟฟ้า รวมทั้งส่วนอื่น ๆ ของระบบที่ต่อเชื่อมอยู่

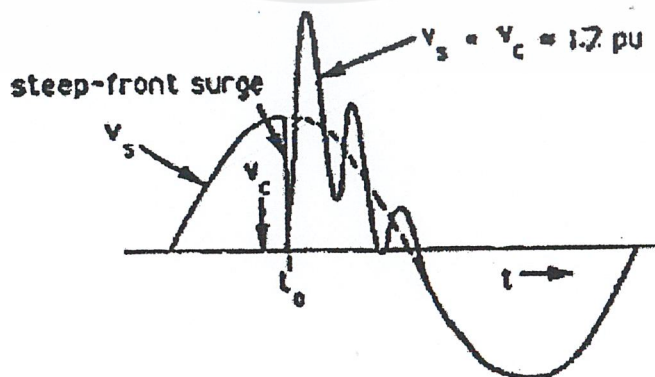
การออสซิลเลชันของทรานเซียนท์จะส่งผลกระทบต่ออุปกรณ์แรงดันต่ำ แรงดันทรานเซียนท์ที่มีค่าสูงอาจเกิดขึ้นที่ขดลวดปฐมภูมิและทุติยภูมิของหม้อแปลงไฟฟ้าด้วย

2.7 ทรานเซียนท์ที่เกี่ยวข้องกับการสับคาปาซิเตอร์เบงค์

การสับคาปาซิเตอร์เบงค์จะทำให้เกิดแรงดันเกินขึ้น ทั้งในขณะสับเข้าและสับออก อุปกรณ์ป้องกันแรงดันเกินที่ใช้สำหรับป้องกันหม้อแปลงและอุปกรณ์อื่น ๆ ในระบบต้องสามารถจำกัดค่าแรงดันเกินที่มีค่าสูงมากจากการสับคาปาซิเตอร์เบงค์ได้

2.7.1 ทรานเซียนท์จากการจ่ายพลังงาน (energization transients)

ในขณะที่มีการสับคาปาซิเตอร์เบงค์ แหล่งจ่ายแรงดันเสมือนว่าถูกตัดวงจร คาปาซิเตอร์เบงค์จะจ่ายกระแสผ่านอิมพีแดนซ์ของแหล่งจ่าย ซึ่งจะอยู่ในรูปวงจร LC โดยพิจารณาจากความเหนี่ยวนำของระบบและความเก็บประจุของคาปาซิเตอร์เบงค์



รูปที่ 2.3 แสดงแรงดันทรานเซียนท์จากการจ่ายพลังงานของคาปาซิเตอร์เบงค์

1) เสิร์จหน้าคลื่นสูง (steep-fronted surge)

การจ่ายพลังงานของคาปาซิเตอร์เบงค์ทำให้เกิดเสิร์จหน้าคลื่นสูงซึ่งกระจายออกไปตามสายตัวนำที่ต่ออยู่กับบัส แล้วสะท้อนกลับมา โดยมีการเปลี่ยนขั้วเนื่องจากเสิร์จอิมพีแดนซ์ที่มีค่าต่ำของคาปาซิเตอร์เบงค์ และในช่วงเวลาต่อมา มีการกระจายออกไปอีก ซึ่งจะทำให้เกิดแรงดันเกินทั้งแบบเฟสต่อกราวด์ (phase-to-ground) และแบบเฟสต่อเฟส (phase-to-phase)

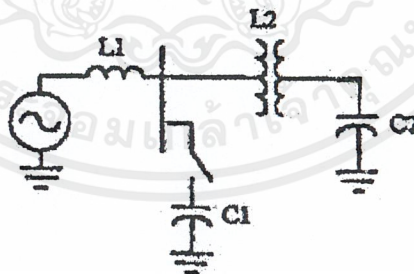
2) การออสซิลเลตของทรานเซียนท์ (oscillatory transients)

เป็นผลมาจากการแลกเปลี่ยนพลังงานระหว่างความเหนี่ยวนำและความเก็บประจุในวงจร พลังงานที่สะสมอยู่ในตัวเก็บประจุ ($\frac{1}{2}CV^2$) จะส่งผ่านไปยังความเหนี่ยวนำ ($\frac{1}{2}LI^2$) ซึ่งค่าความถี่ของการออสซิลเลตที่เกิดขึ้นประมาณ $\frac{1}{2\pi\sqrt{LC}}$

ช่วงความถี่ของการออสซิลเลตต่ำ ๆ ประมาณ 300-600 Hz เป็นผลมาจากการเกิดปฏิกิริยาระหว่างคาปาซิเตอร์เบงค์กับแหล่งจ่าย ช่วงความถี่ปานกลาง คือ 2-10 kHz เป็นผลมาจากการสับคาปาซิเตอร์เบงค์ขนานกับคาปาซิเตอร์เบงค์ตัวอื่น ๆ (back-to-back switching) ช่วงความถี่สูง คือ 10 kHz ขึ้นไป เป็นผลมาจากเสิร์จหน้าคลื่นสูงที่เกิดขึ้นจากการจ่ายพลังงาน

3) การขยายของแรงดัน (voltage magnification)

ทรานเซียนท์จากการสับคาปาซิเตอร์เบงค์สามารถขยายขึ้นไปได้ในอุปกรณ์ต่าง ๆ ที่ติดตั้งไว้ ถ้ามีคาปาซิเตอร์เบงค์ที่ต่ออยู่กับบัสซึ่งจ่ายให้กับหม้อแปลงไฟฟ้าแบบ step-down ที่มีคาปาซิเตอร์ต่ออยู่ด้านทุติยภูมิ เมื่อมีการสับคาปาซิเตอร์เบงค์ด้านปฐมภูมิ จะทำให้เกิดการออสซิลเลตทั้งด้านปฐมภูมิและทุติยภูมิ



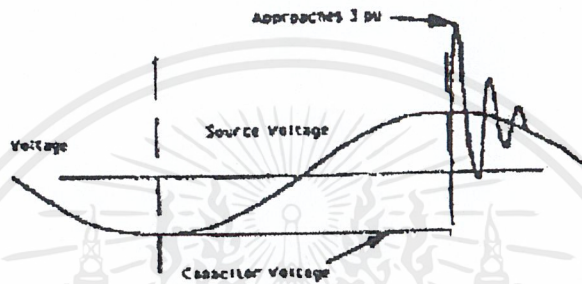
รูปที่ 2.4 แสดงการติดตั้งคาปาซิเตอร์เบงค์ที่ทำให้เกิดการขยายของแรงดันทรานเซียนท์

4) เสิร์จที่ส่งผ่านไปยังระบบแรงดันต่ำ (surge transfer to low voltage system)

อุปกรณ์ที่ต่ออยู่ในระบบแรงดันต่ำมักจะได้รับผลกระทบเนื่องจากแรงดันเกินที่รุนแรงจากการสับคาปาซิเตอร์เบงค์ทางด้านแรงดันสูงของหม้อแปลงไฟฟ้าแบบ step-down เสิร์จหน้าคลื่นสูงจะถ่ายเทผ่านหม้อแปลง ขนาดของเสิร์จด้านทุติยภูมิจะขึ้นกับค่าความเก็บประจุโดยไม่ขึ้นกับจำนวนรอบ

2.7.2 ทรานเซียนท์จากการหยุดจ่ายพลังงาน (de-energization transients)

ในขณะที่มีการสับคาปาซิเตอร์เบงค์ออกจากระบบ หน้าสัมผัสของอุปกรณ์ที่ใช้ในการสับ จะมีแรงดันตกคร่อม หากอุปกรณ์เหล่านั้นทนต่อแรงดันที่เกิดขึ้น ไม่ได้ก็จะเกิดการเบรคดาวน์ส่งผลให้เกิดทรานเซียนท์ขึ้น เรียกว่า รีสไตรค์ (restrike) ซึ่งอาจเกิดขึ้นได้เมื่อมีการพยายามรักษาประจุของคาปาซิเตอร์เบงค์และทำให้เกิดแรงดันเกินที่มีค่าสูงกว่าในขณะที่มีการสับคาปาซิเตอร์เบงค์เพื่อจ่ายพลังงาน



รูปที่ 2.5 แสดงแรงดันทรานเซียนท์จากการรีสไตรค์

2.8 การควบคุมทรานเซียนท์

การป้องกันแรงดันเกินจะถูกนำมาพิจารณาเมื่อมีการติดตั้งคาปาซิเตอร์เบงค์ในระบบไฟฟ้า วิธีการหลายอย่างถูกนำมาใช้เพื่อลดทรานเซียนท์ ได้แก่

2.8.1 กักเก็บฟ้าผ่า ใช้ในการควบคุมแรงดันเกินในขณะที่มีการสับคาปาซิเตอร์เบงค์เข้าสู่ระบบ และกระจายพลังงานที่เกิดขึ้นในขณะที่มีการสับคาปาซิเตอร์เบงค์ออกจากระบบ

2.8.2 การเพิ่มความเหนี่ยวนำเข้าไปในระบบ เพื่อจำกัดกระแสทรานเซียนท์ในขณะที่มีการจ่ายพลังงานของคาปาซิเตอร์เบงค์

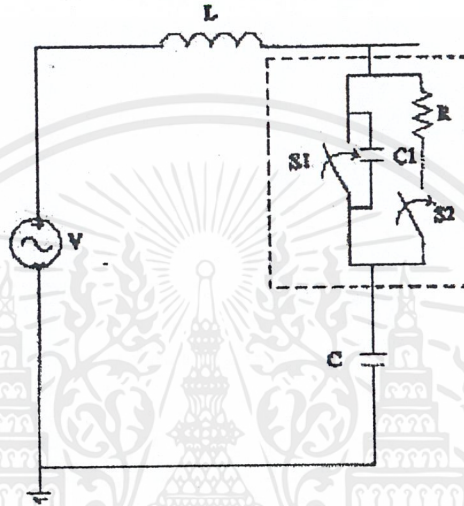
2.8.3 การเพิ่มความต้านทานเข้าไปในระบบ เพื่อลดทอนการอสซิลเลตของทรานเซียนท์

2.8.4 การควบคุมช่วงเวลาในการสับคาปาซิเตอร์เบงค์ โดยการใช้อุปกรณ์สาร์กิ้งตัวนำสับ ในจังหวะที่ทรานเซียนท์มีโอกาสเกิดขึ้นน้อยที่สุด เช่น ไทริสเตอร์ ไตรแอก

2.9 การสับคาปาซิเตอร์โดยใช้วิธี resistance switching

การเพิ่มความต้านทานเข้าไปในระบบสามารถลดทรานเซียนท์ได้อย่างมาก โดยปกติค่าทรานเซียนท์ที่รูปคลื่นพีก (peak) หรือค่าสูงสุดถูกแรก มักจะส่งผลเสียหายนามากที่สุด แนวคิดในการเพิ่มความต้านทานเข้าไป ก็เพื่อลดทอนทรานเซียนท์พีกแรก วงจรพื้นฐานของ resistance switching

ประกอบด้วยสวิตช์สองตัว คือ สวิตช์หลัก S1 และสวิตช์ช่วย S2 ซึ่งมีความต้านทานต่ออยู่ โดยต่อคาปาซิเตอร์ C1 ขนานเข้ากับสวิตช์ S1 เพื่อช่วยรักษาแรงดันที่สวิตช์ไม่ให้เปลี่ยนแปลงทันทีทันใด L เป็นความเหนี่ยวนำของระบบ C เป็นคาปาซิเตอร์ปรับปรุงค่าตัวประกอบกำลัง หลักการทำงานคือ เมื่อมีการสับคาปาซิเตอร์ สวิตช์ S2 จะปิดก่อน หลังจากนั้นสักรูสวิตช์ S1 จึงจะปิดพร้อม ๆ กับ สวิตช์ S2 เปิดออกในเวลาเดียวกัน



รูปที่ 2.6 แสดงวงจรพื้นฐานของ resistance switching

เมื่อสวิตช์ S2 ปิดและไม่มี C1 จะได้ว่าวงจรอนุกรมที่ประกอบด้วย R L และ C สามารถหาค่ากระแสได้จากสมการ

$$I(s) = \frac{V}{L} \cdot \frac{1}{s^2 + (s/T_s) + (1/T^2)}$$

โดยที่ $T_s = L/R$, $T^2 = LC$ และ V เป็นแรงดันของแหล่งจ่าย

ใน [1] Allen Greenwood ได้เสนอกราฟ generalized curve สำหรับวิเคราะห์ทรานเซียนท์ในทางปฏิบัติ ซึ่งเราสามารถหาขนาดของ R ที่จะนำมาต่อในวงจรได้โดยตรงจากกราฟ มีขั้นตอนดังนี้

1. คำนวณค่าเสิร์จอิมพีแดนซ์

$$Z_0 = \sqrt{\frac{L}{C}}$$

2. กำหนดระดับของทรานเซียนท์ที่ต้องการว่าให้ลดลงกี่เปอร์เซ็นต์ของระดับปกติ
3. อ่านค่าจากกราฟ generalized curve เพื่อหาค่า η

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

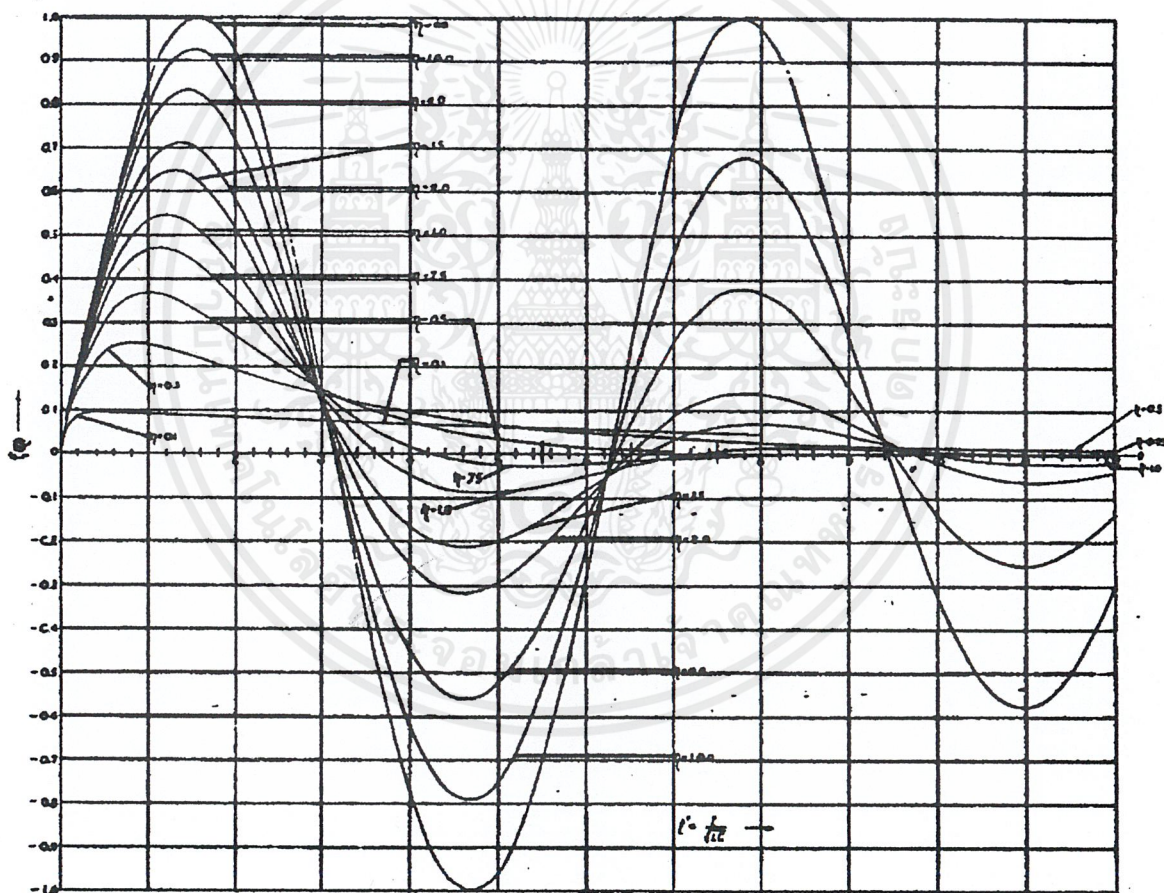
4. คำนวณหาค่า R

$$\eta = \frac{R}{Z_0}$$

5. คำนวณหาเวลาที่สวิตช์ S1 จะปิด หลังจากที่สวิตช์ S2 ปิดแล้ว

$$t = \sqrt{LC}$$

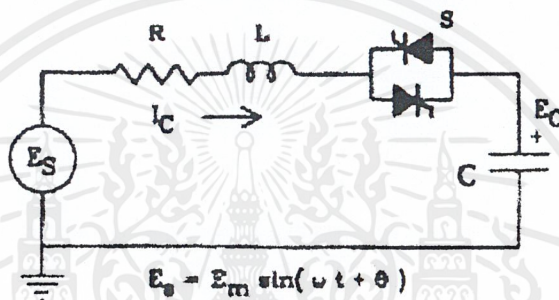
หรืออาจใช้ $t = 0.8\sqrt{LC}$ (คิดเผื่อไว้ 80%)



รูปที่ 2.7 แสดงกราฟ generalized curve ที่ใช้วิเคราะห์ทรานเซียนต์ในทางปฏิบัติ

2.10 การสับคาปาซิเตอร์โดยใช้ไทรสเตอร์ต่อแบบ back-to-back

การใช้เซอร์กิตเบรกเกอร์ทางกลในการสับคาปาซิเตอร์ ทำให้เกิดทรานเซียนท์สูง ซึ่งเป็นสาเหตุของสิ่งผิดปกติร้ายแรงอย่างรุนแรง ส่งผลให้หน้าสัมผัสของเบรกเกอร์สึกกร่อนก่อนเวลา และอาจทำให้อายุการใช้งานของคาปาซิเตอร์สั้นลง จึงมีการนำอุปกรณ์อิเล็กทรอนิกส์มาทำหน้าที่เป็นสวิตช์ ได้แก่ ไทรสเตอร์ ไตรแอค ซึ่งมีข้อดีคือมีความไวในการตอบสนอง สามารถควบคุมช่วงเวลาในการสับคาปาซิเตอร์ให้เหมาะสม เพื่อให้เกิดทรานเซียนท์น้อยที่สุด ซึ่งเบรกเกอร์ทางกลไม่อาจสับได้ตรงตามเวลาที่ต้องการเนื่องจากมีช่วงเวลาล่าช้า (delay time) ไม่มากนัก



รูปที่ 2.8 แสดงวงจรสมมูลของสวิตช์ไทรสเตอร์แบบ 1 เฟส

การใช้ไทรสเตอร์ต่อแบบ back-to-back มีหลักการทำงานคือไทรสเตอร์ตัวล่างจะนำกระแสเมื่อแรงดันจากแหล่งจ่ายเป็นไซเคิลบวก ส่วนไทรสเตอร์ตัวบนจะนำกระแสเมื่อแรงดันจากแหล่งจ่ายเป็นไซเคิลลบ และจะต้องมีการป้องกันการกระแสป้อนที่ขาเกตเมื่อต้องการให้ไทรสเตอร์เริ่มนำกระแส ซึ่งการทำงานของไทรสเตอร์ในลักษณะนี้เทียบได้กับการทำงานของไตรแอค หมายความว่าเราสามารถที่จะเลือกใช้ไทรสเตอร์ต่อแบบ back-to-back หรือใช้ไตรแอคแทนก็ได้

พิจารณาเมื่อมีการสับที่เวลา $t = 0$ และแรงดันที่คาปาซิเตอร์เท่ากับ E_{C0} สามารถหากระแสของวงจร ซึ่งแบ่งได้เป็น 3 กรณี คือ

- กรณี $R > 2\sqrt{L/C}$ กระแสจะเป็นแบบหน่วงเกิน (overdamped)
- กรณี $R = 2\sqrt{L/C}$ กระแสจะเป็นแบบหน่วงวิกฤต (critically damped)
- กรณี $R < 2\sqrt{L/C}$ กระแสจะเป็นแบบหน่วงขาด (underdamped)

ในระบบไฟฟ้าความต้านทานมักจะมีค่าน้อยเมื่อเทียบกับความเหนี่ยวนำและความเก็บประจุ ดังนั้นวงจรในทางปฏิบัติจะเป็นกรณี $R < 2\sqrt{L/C}$ หรือแบบหน่วงขาด สามารถหาสมการของกระแสได้จาก

$$iR + L \frac{di}{dt} + \frac{1}{C} \int i dt + E_{C0} = E_m \sin(\omega t + \theta)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้

$$i(t) = I_m \sin(\omega t + \theta - \phi) + e^{-\delta t} (A \cos \omega_r t + B \sin \omega_r t)$$

โดยที่ E_m เป็นค่าสูงสุดหรือค่าพีคของแรงดันแหล่งจ่าย

$$I_m = \frac{E_m}{\sqrt{R^2 + (X_L - X_C)^2}}$$

$$\phi = \arctan\left(\frac{X_L - X_C}{R}\right)$$

$$\delta = \frac{R}{2L}$$

$$\omega_r = \sqrt{\omega_0^2 - \delta^2}$$

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

$$A = -I_m \sin(\theta - \phi)$$

$$B = \left(\frac{E_m \sin \theta - E_{C0}}{\omega_r L} \right) - \left(\frac{I_m \omega \cos(\theta - \phi)}{\omega_r} \right) - \left(\frac{I_m R \sin(\theta - \phi)}{2\omega_r L} \right)$$

เทอมแรกของสมการที่หาได้ เป็นกระแสในสภาวะอยู่ตัว นอกนั้นเป็นกระแสทรานเซียนท์ โดย A และ B เป็นส่วนประกอบทรานเซียนท์ เนื่องจากแรงดันคร่อมสวิตช์ขณะที่มีการสับคาปาซิเตอร์ ถ้ามีการปิดสวิตช์ในขณะที่แรงดันไลน์ (line voltage) เท่ากับแรงดันของคาปาซิเตอร์ (capacitor voltage) หรืออาจกล่าวได้อีกอย่างหนึ่งว่าถ้ามีการปิดสวิตช์ในขณะที่แรงดันคร่อมสวิตช์เท่ากับศูนย์ จะทำให้ส่วนประกอบทรานเซียนท์หายไปและไม่มีกระแสกระชากเกิดขึ้น

บทที่ 3

โปรแกรม ATP และ ATPDraw

3.1 โปรแกรม ATP

ATP (Alternative Transients Program) เป็นหนึ่งในซอฟต์แวร์ที่ใช้กันอย่างแพร่หลายสำหรับการวิเคราะห์ปรากฏการณ์ทรานเซียนท์ทางแม่เหล็กไฟฟ้า (electromagnetic transients) ในระบบไฟฟ้ากำลัง และถูกพัฒนาอย่างต่อเนื่องมากกว่า 20 ปี โดยความร่วมมือของ Canada/American EMTP User Group โดย Dr. W. Scott Meyer และ Tsu-huei Liu

โปรแกรม ATP จะคำนวณตัวแปรที่น่าสนใจในระบบไฟฟ้ากำลังให้อยู่ในฟังก์ชันของเวลา สามารถใช้งานได้ทั้งในสถานะอยู่ตัว (steady state) และสถานะทรานเซียนท์ (transients)

ATP ประกอบด้วยอุปกรณ์หลายชนิด เช่น เครื่องจักรกลไฟฟ้าหมุน (rotating machine) หม้อแปลงไฟฟ้า (transformer) กับดักฟ้าผ่า (surge arrester) สายส่ง (transmission line) และสายเคเบิล (cable line) ในโปรแกรมนี้อาจจำลองโครงสร้างแบบไม่ตายตัวของระบบที่ซับซ้อนได้ นอกจากนั้นยังสามารถวิเคราะห์ระบบควบคุม อุปกรณ์ไฟฟ้าอิเล็กทรอนิกส์ และอุปกรณ์ที่มีลักษณะไม่เป็นเชิงเส้น (non-linear characteristic) เช่น อาร์ค (arc) โคโรนา (corona) รวมทั้งความผิดปกติทั้งแบบสมมาตรและไม่สมมาตร เช่น ฟอลต์ (fault) ฟ้าผ่า (lightning)

ปัจจุบัน ATP ประกอบด้วยส่วนประกอบต่าง ๆ ดังต่อไปนี้

Uncoupled and coupled , lumped element

Transmission lines and cables with distributed and frequency-dependent parameters

Element with non-linearities : transformers including saturation and hysteresis , surge arrester , arcs

Ordinary switches , time dependent and voltage dependent switches , statistical switching valve (diodes and thyristors)

3-phase synchronous machine , universal machine

MODELS and TACS (Transient Analysis of Control System)

แบบจำลอง (MODELS) ใน ATP มีลักษณะโดยทั่วไปที่สนับสนุนด้วยชุดของเครื่องมือที่ใช้ในการจำลอง และใช้ในการศึกษาระบบที่ไม่ได้แปรตามเวลา ผู้ใช้สามารถกำหนดแบบจำลองให้มีลักษณะของระบบที่ควบคุมได้ และส่วนประกอบอื่น ๆ ของวงจรติดต่อกับโปรแกรมหรือแบบจำลองอื่น ๆ ของ ATP ได้ แบบจำลองเป็นเครื่องมือที่สามารถใช้สำหรับกระบวนการจำลองวงจรซึ่งมีผลทั้งในขอบเขตความถี่ (frequency domain) หรือขอบเขตเวลา (time domain)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 คำอธิบายเกี่ยวกับโปรแกรม ATPDraw

ATPDraw เป็นโปรแกรมกราฟฟิคสำหรับใช้งานบนระบบปฏิบัติการวินโดวส์ (windows) เป็นตัวปฏิบัติการซึ่งแสดงโดยเส้นที่ใช้เมาส์ (mouse) ลากใน ATP ซึ่งเป็นเวอร์ชันหนึ่งของ Electromagnetic Transients Program (EMTP)

ATPDraw จะช่วยในการออกแบบและแก้ไขแบบจำลองระบบเครือข่ายทางไฟฟ้า เพื่อใช้ในการจำลอง (simulate) ในโปรแกรมนี้ผู้ใช้สามารถสร้างวงจรทางไฟฟ้าโดยกำหนดส่วนประกอบต่าง ๆ จากส่วนที่เรียกว่า extensive palette แล้วสร้างไฟล์อินพุตของ ATP จากนั้นกำหนดชื่อโหนด (node) ซึ่งผู้ใช้จำเป็นจะต้องตั้งชื่อเพื่อที่จะกำหนดโหนด

ATPDraw มีส่วนประกอบมาตรฐานทั้งหมด 70 ชิ้น และ 27 TACS ช่วยทำให้การสร้างแบบจำลองง่ายขึ้น ทั้งแบบ 1 เฟส และ 3 เฟส นอกจากนี้ยังสามารถทำหน้าต่างวงจรเนกประสงค์พร้อมกันหลาย ๆ วงจร สามารถคัดลอกข้อมูลระหว่างวงจรได้ และยังมีประเภทคำสั่งที่ใช้แก้ไข เช่น copy/paste , rotate , import/export , group/ungroup , undo และ print

3.3 หน้าต่างสำหรับใช้งานโปรแกรม ATPDraw

ATPDraw มีเมนูสำคัญสำหรับใช้งานอยู่ คือ เมนูหลัก (main menu) และเมนูสำหรับเลือกอุปกรณ์ (component selection menu) และมีหน้าต่างที่สำคัญสองอย่าง คือ หน้าต่างหลัก (main windows) และ หน้าต่างกำหนดค่าของอุปกรณ์ (component dialog box)

3.3.1 หน้าต่างหลัก (main windows)

ATPDraw สำหรับระบบปฏิบัติการวินโดวส์ จะมีหน้าที่คล้ายกับดอส (DOS) เมนูสำหรับเลือกอุปกรณ์จะถูกซ่อนไว้ และปรากฏทันทีที่คลิกด้านขวาของเมาส์ในพื้นที่ว่างของหน้าต่างวงจร ATPDraw สามารถรองรับหลาย ๆ เอกสารและสามารถให้ผู้ใช้ทำงานในหลาย ๆ วงจรได้โดยการคัดลอกข้อมูลระหว่างวงจรได้โดยสะดวก ขนาดของหน้าต่างวงจรจะมีขนาดมากกว่าพื้นที่ที่เห็นจากจอ ซึ่งจะเลื่อนให้เห็นได้โดยการไ้สโครลบาร์ (scroll bar) ของแต่ละหน้าต่างวงจร

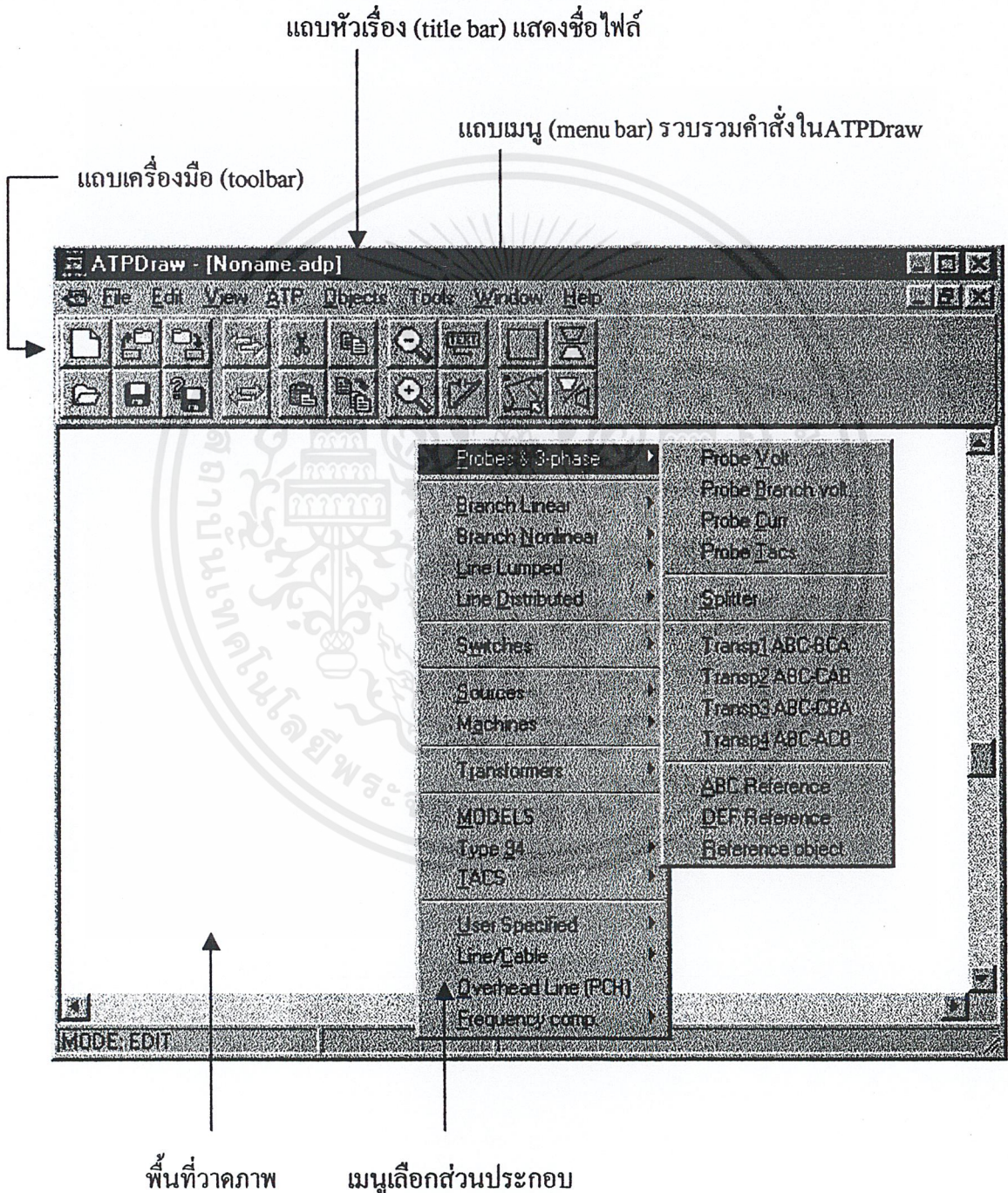
3.3.2 หน้าต่างกำหนดค่าของอุปกรณ์ (component dialog box)

หลังจากเลือกส่วนประกอบในเมนูเลือกอุปกรณ์ โดยอุปกรณ์ของวงจร (circuit object) จะปรากฏในตอนกลางของหน้าต่างวงจร ซึ่งล้อมรอบไว้ด้วยสี่เหลี่ยม คลิกเมาส์บนสี่เหลี่ยมเพื่อกำหนดการเคลื่อนย้ายด้วยการลากไปวางหรือคลิกขวาเพื่อหมุน เมื่อเลือกที่จะไม่ทำการใด ๆ คลิกที่ว่างเพื่อวางอุปกรณ์ หน้าต่างสำหรับกำหนดค่าของอุปกรณ์ จะปรากฏเมื่อคลิกขวาหรือดับเบิลคลิก (double click) บนอุปกรณ์ที่วางแล้ว

3.4 การใช้โปรแกรม

3.4.1 หน้าต่างของโปรแกรม ATPDraw

เมื่อเข้าสู่โปรแกรม ATPdraw แล้วจะปรากฏหน้าจอที่มี ส่วนประกอบสำคัญดังนี้



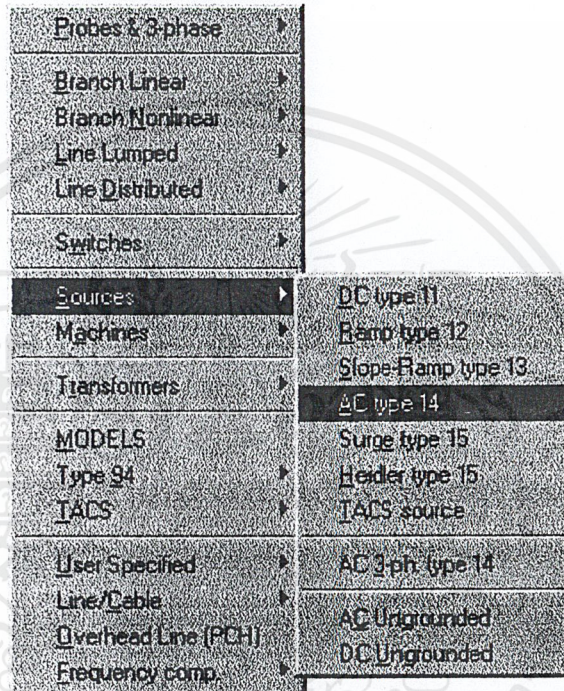
รูปที่ 3.1 แสดงหน้าต่างหลักของโปรแกรม ATPDraw

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 การวาดภาพวงจรใน ATPDraw

ในการจำลองวงจรไฟฟ้าโดยใช้โปรแกรม ATPDraw นั้นต้องเริ่มจากการสร้างวงจรไฟฟ้าหรือแบบจำลองทางไฟฟ้าขึ้นมาก่อน โดยการมีขั้นตอนดังนี้

1. เลือกเมนู File>New
2. คลิกขวานพื้นที่วาดภาพเพื่อเรียกใช้เมนูเลือกอุปกรณ์



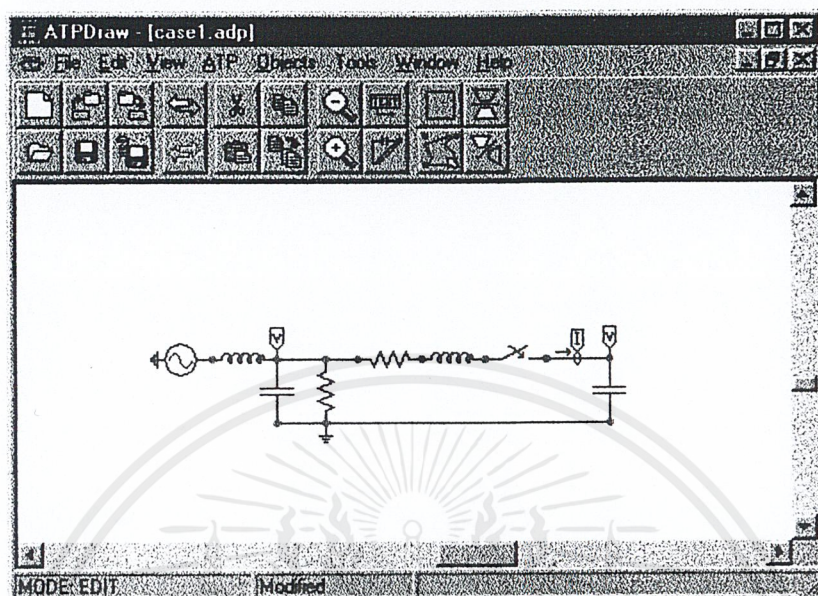
รูปที่ 3.2 แสดงเมนูเลือกอุปกรณ์

3. เลือกส่วนประกอบที่ต้องการใช้จากเมนู จากนั้นจะปรากฏส่วนประกอบที่เลือกที่บริเวณตรงกลางของพื้นที่วาดภาพ เช่น เลือกแหล่งจ่ายไฟฟ้ากระแสสลับ ซึ่งเราสามารถหมุนเปลี่ยนทิศทางของส่วนประกอบนั้นได้โดยการคลิกขวา



รูปที่ 3.3 แสดงสัญลักษณ์ของอุปกรณ์ตัวอย่างที่เลือก

4. ใช้ส่วนประกอบที่เลือกมาต่อเป็นวงจรไฟฟ้าตามที่ต้องการ



รูปที่ 3.4 แสดงวงจรไฟฟ้าตัวอย่างที่สร้างขึ้น

5. เมื่อได้วงจรแล้วเราสามารถกำหนดค่าพารามิเตอร์ต่าง ๆ ของส่วนประกอบแต่ละตัวได้โดยคลิกขวาหรือดับเบิลคลิกที่ส่วนประกอบตัวนั้นซึ่งจะปรากฏหน้าต่างกำหนดค่าของอุปกรณ์

DATA	VALUE
U/I	1
Amp	10000
f	60
Pha	0
A1	0
TSta	-1
TSto	1

NODE	PHASE	NAME
AC	1	

Group No: 0 Label: U

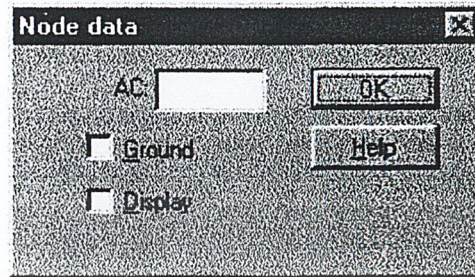
Comment:

☐ Hide ☐ Lock

OK Cancel Help

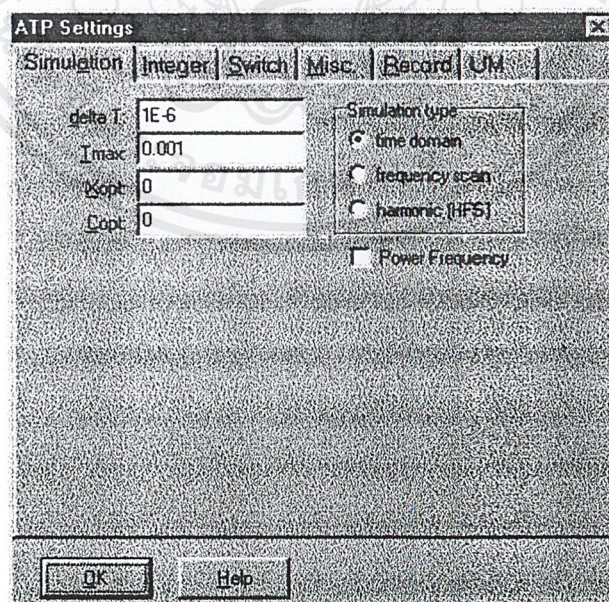
รูปที่ 3.5 แสดงหน้าต่างกำหนดค่าของอุปกรณ์

6. เมื่อได้วงจรแล้วเราสามารถกำหนด โหนดและติดตั้งกราวน์ (ground) ได้โดยการคลิกขวาที่โหนด แล้วจะปรากฏตารางสำหรับป้อนชื่อ โหนด โดยจะมีให้เลือกตั้งชื่อหรือติดตั้งกราวน์



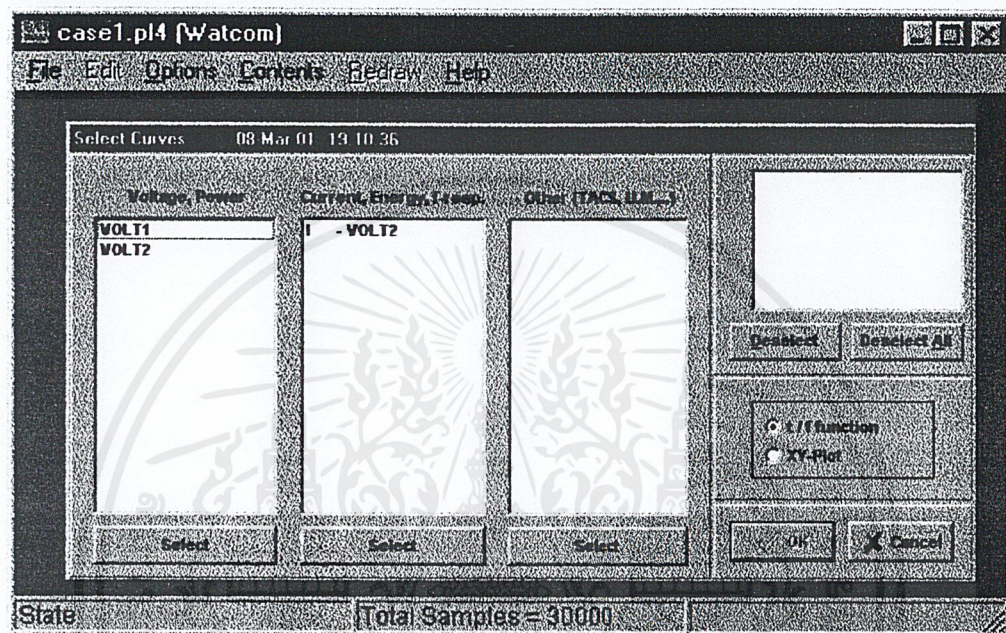
รูปที่ 3.6 แสดงหน้าต่างกำหนดชื่อ โหนดและติดตั้งกราวน์

7. เมื่อได้วงจรที่สมบูรณ์ตามต้องการก็ทำการบันทึก (save) โดยเลือกที่เมนู File>save หรือ save as เมื่อต้องการเก็บข้อมูลลงแผ่นดิสก์
8. ในการวิเคราะห์ผลทางไฟฟ้าต้องแปลงวงจรจากภาพวงจรให้อยู่ในรูปของไฟล์ก่อนโดยการเลือกที่เมนู ATP>Make File... ซึ่งจะมีข้อมูลเกี่ยวกับไฟล์ที่สร้างขึ้นโดยคุณได้โดยเลือกเมนู ATP>Edit ATP-file
9. ในการวิเคราะห์ห้วงจรเราจะต้องกำหนดช่วงเวลาที่ต้องการวิเคราะห์ว่าอยู่ในช่วงเวลาใดหรือนานแค่ไหน โดยการเลือกที่เมนู ATP>Setting... จะปรากฏตารางป้อนค่าเวลาที่ต้องการ



รูปที่ 3.7 แสดงหน้าต่างกำหนดค่าช่วงเวลาในการวิเคราะห์

10. เมื่อต้องการทำการวิเคราะห์ให้เลือกที่เมนู ATP>run ATP
11. เมื่อทำการวิเคราะห์วงจรเสร็จแล้วเราสามารถดูผลการวิเคราะห์ในรูปกราฟได้โดยการเลือกที่เมนู ATP>run PCPlot ซึ่งจะปรากฏหน้าต่างของผลการวิเคราะห์ในรูปกราฟ โดยเราสามารถเลือกว่าจะให้ปรากฏผลการกราฟของโหนดใดหรือโพรบ(probe)ใด



รูปที่ 3.8 แสดงหน้าต่างแสดงผลในรูปกราฟ

3.4.3 ส่วนประกอบที่หาได้ใน ATPDraw

รายการส่วนประกอบที่ให้มีดังนี้

Standard Component

Linear branches

Resistor , Inductor , Capacitor , RLC ,RLC 3- phase , symmetric and non symmetric

Non-linear branches

Current dependent resistor , type 99

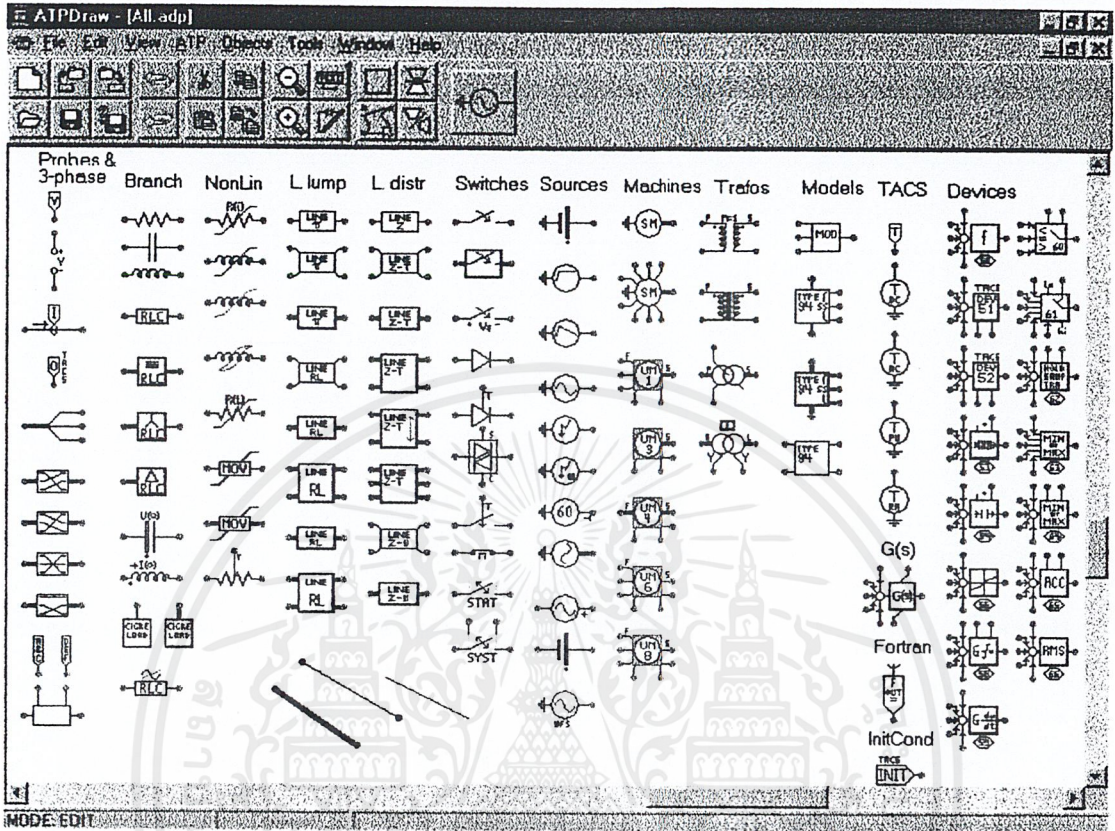
Current dependent inductor , type 98 and 93

Time dependent resistor , type 97

Current dependent exponential resistor , type 92 (1 and 3 phase) ARRDAT fitting included

TACS controlled resistor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงส่วนประกอบที่หาได้ใน ATPDraw

Line models

RLC line-equivalent 1 , 2 and 3 phase

RL couple 2 , 3 and 6 phase

RL symmetric , sequence input 1 , 2 , 3 , 6 and 9 phase

Switches

Time controlled 1 and 3 phase

Voltage controlled

Diode type 11

Valve type 11

TACS switch type 13

Measuring

Double TACS switch type 12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Statistic independent

Systematic independent

Source

DC type 11

Ramp type 12

Two slope ramp type 13

AC 1 and 3 phase type 14

Double exponential source type 15

Heidler source type 15

TACS source type 60

Underground DC source type 11 + 18

Underground AC source type 14 + 18

Machines

Synchronous machine type 59 with maximum 8 TACS control variables

Universal machine , Manual and automatic initialization

Induction machine type 3

DC machine type 8

Synchronous machine type 1

Transformer

Single phase ideal type 18 source

Single phase with saturation

Saturable transformer 3 phase. Coupling: D/D , Y/Y , D/Y , Y/D , Y/Y/D . Saturation calculation from RMS values included

Transformer 3 phase , 3 leg type. Coupling Y/Y . preprocessing of standard measurement data

TACS

ทำหน้าที่ในการย้าย G(s) มีหรือไม่มีการจำกัด

Source DC AC PULSE RAMP EMTP node voltage

FORTTRAN statement. 1-phase . Single line statement

Devices. Type 50-54 and 58-66. Initial condition

User specified objects

ผู้ใช้สามารถสร้างส่วนประกอบใหม่ใน ATPDraw แล้วส่วนประกอบเหล่านั้นจะถูกเขียนในไฟล์ของ ATP โดยใช้ Data Base Modulation

ตัวอย่างเหล่านี้จะถูกรวมเข้าไปด้วย

- 6 phase thyristor bridge with control
- 3 phase J-Marti overhead line
- Transformer modeling using BCTRAN
- Hysteresis induction

Overhead line (PCH) object

ค่าคงที่ของ Line/Cable จะถูกฟอร์แมต (format) อย่างอัตโนมัติ

- 1-9 phase distributed , constant parameter transmission line
- 1-9 phase equivalent PI-circuit
- 1-9 phase frequency dependent J-marti line model

MODELS

การใช้แบบจำลองหรือโมเดลสามารถใช้ได้ใน ATPDraw ผู้ใช้สามารถเพิ่มโมเดลของตนเข้าไปในโปรแกรมได้

บทที่ 4

การทดสอบโปรแกรม ATP และ ATPDraw

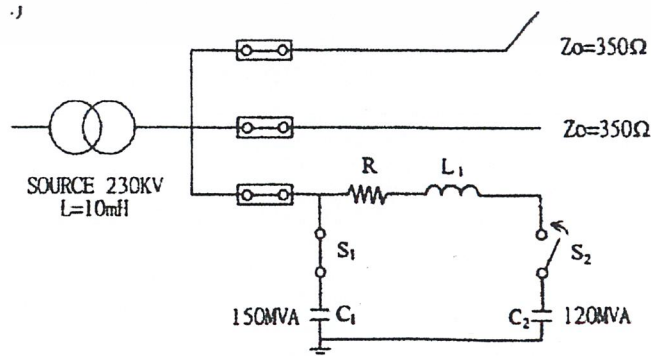
โปรแกรม ATP มีความสามารถในการวิเคราะห์และเลียนแบบระบบต่าง ๆ ทางไฟฟ้าได้ แต่เรายังไม่ทราบว่าโปรแกรมนี้มีความน่าเชื่อถือมากน้อยแค่ไหน ดังนั้นเราจึงต้องทำการทดสอบหาผลของการวิเคราะห์และเลียนแบบของโปรแกรม โดยใช้ ATPDraw สร้างแบบจำลองของวงจรสมมูลและวิเคราะห์ด้วยโปรแกรม ATP แล้วเปรียบเทียบกับผลที่ได้จากแหล่งข้อมูลที่เชื่อถือได้ในที่นี้ จะเปรียบเทียบกับผลที่ได้จากการวิเคราะห์โดยใช้โปรแกรม PSpice ในบทความทางวิชาการของ Electric Power Systems Research หัวข้อเรื่อง “Transient analysis of capacitance switching for industrial power system by PSpice” โดย Chang – Chou Hwang, J.N.Lou. [3]

4.1 ขั้นตอนของการทดสอบโปรแกรม

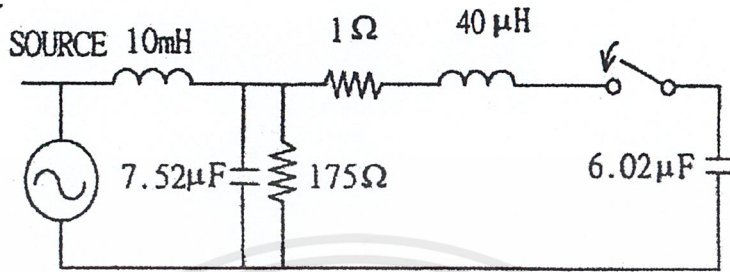
1. นำระบบไฟฟ้าและวงจรตัวอย่างมาจากแหล่งข้อมูลที่เชื่อถือได้
2. วงจรที่ใช้ต้องเป็นวงจรเดียวกันและใช้พารามิเตอร์เดียวกัน
3. เปรียบเทียบผลการวิเคราะห์
4. ทำการสรุปว่าโปรแกรมมีความเชื่อถือได้มากน้อยแค่ไหน

4.2 การสับคาปาซิเตอร์แบบ back – to – back

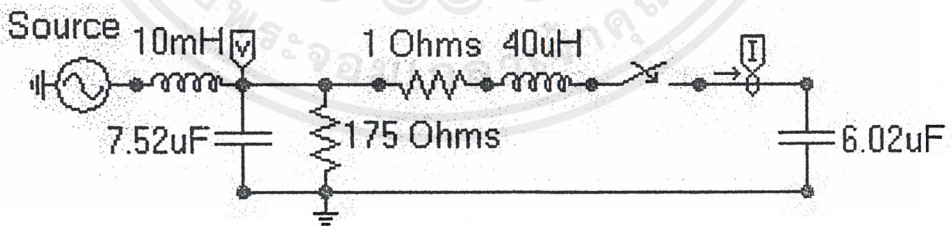
วงจรประกอบด้วยแหล่งจ่ายแรงดันขนาด 230 kV 60 Hz ต่อกับคาปาซิเตอร์เบงค์สองตัว คาปาซิเตอร์เบงค์ตัวหนึ่งมีขนาด 150 MVA ถูกสับเพื่อจ่ายพลังงานเรียบร้อยแล้ว และคาปาซิเตอร์เบงค์อีกตัวขนาด 120 MVA กำลังจะถูกสับเข้าเพื่อจ่ายพลังงานให้กับระบบ ทำการสับสวิชต์ที่เวลา 4.2 มิลลิวินาที



รูปที่ 4.1 แสดง one – line – diagram ของระบบ

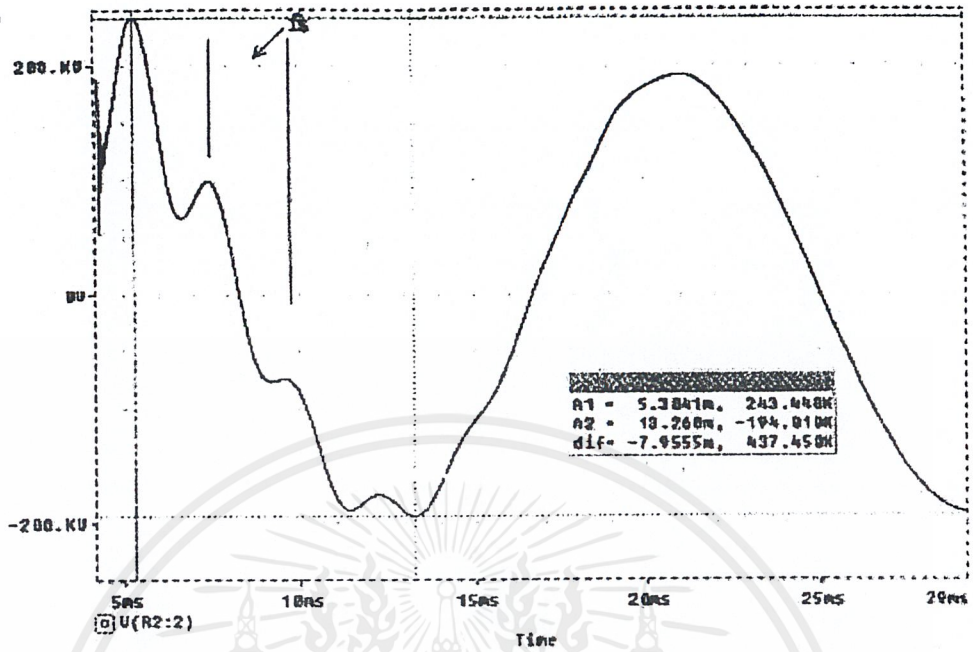


รูปที่ 4.2 แสดงวงจรสมมูลโดยใช้โปรแกรม PSpice

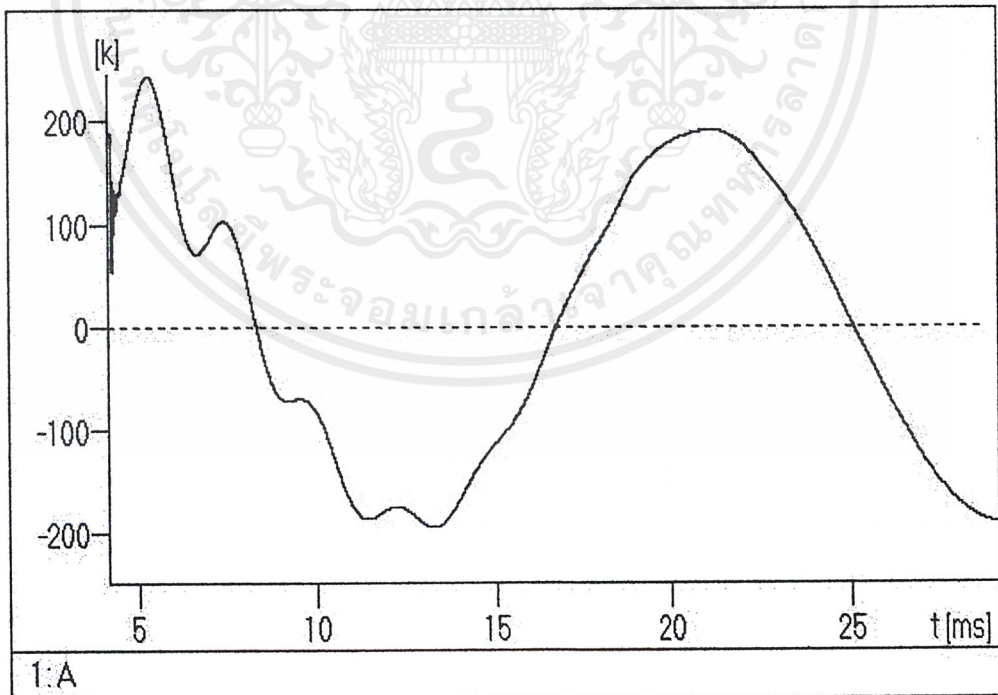


รูปที่ 4.3 แสดงวงจรสมมูลโดยใช้โปรแกรม ATPDraw

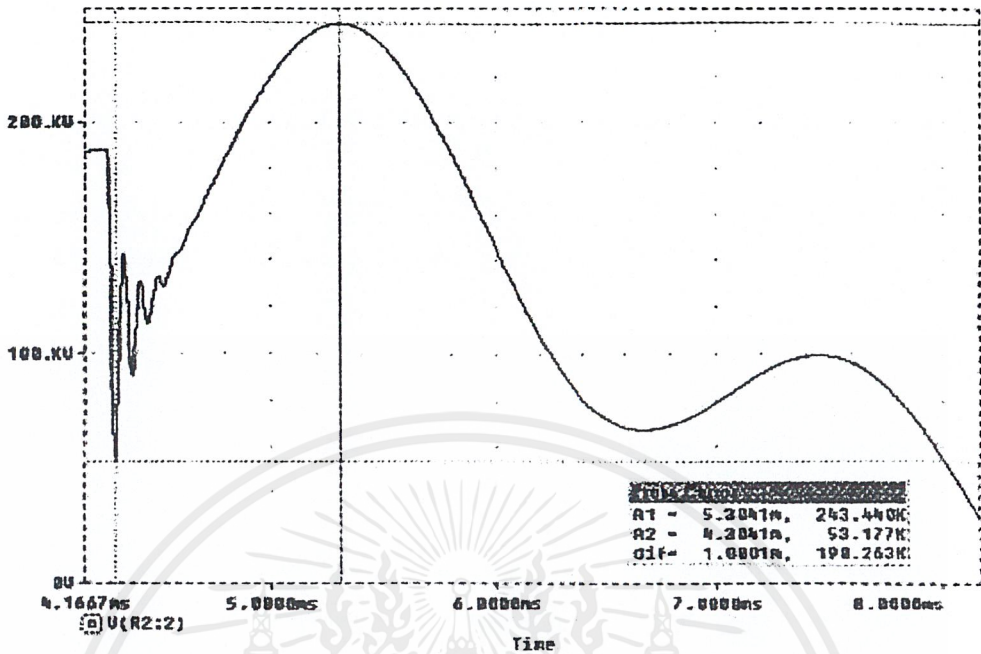
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



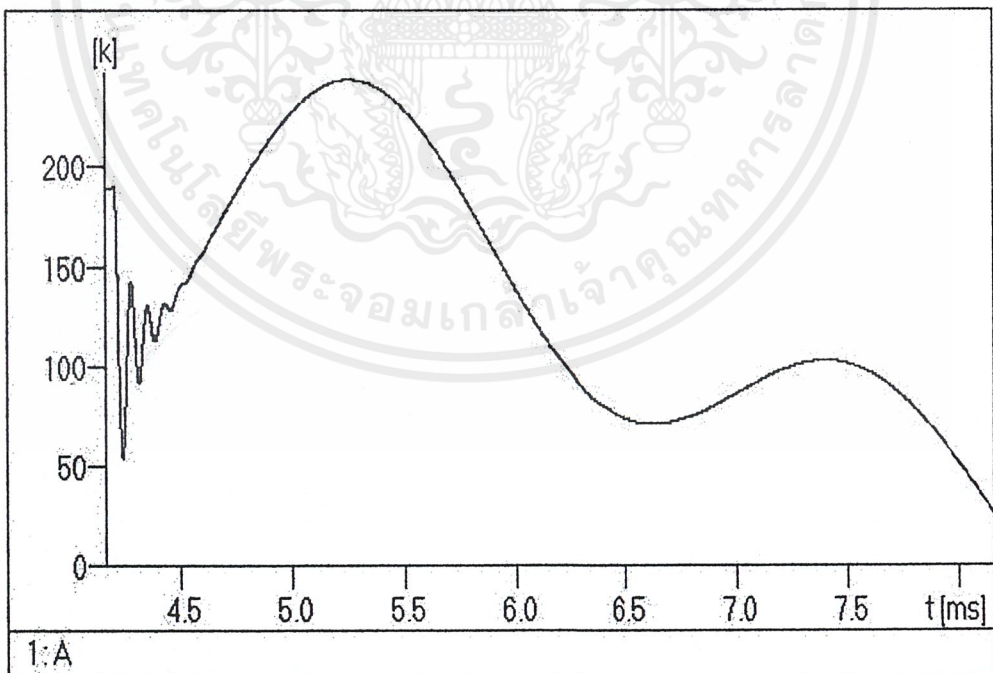
รูปที่ 4.4 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 29.167 มิลลิวินาที
โดยใช้โปรแกรม PSpice วิเคราะห์ผล



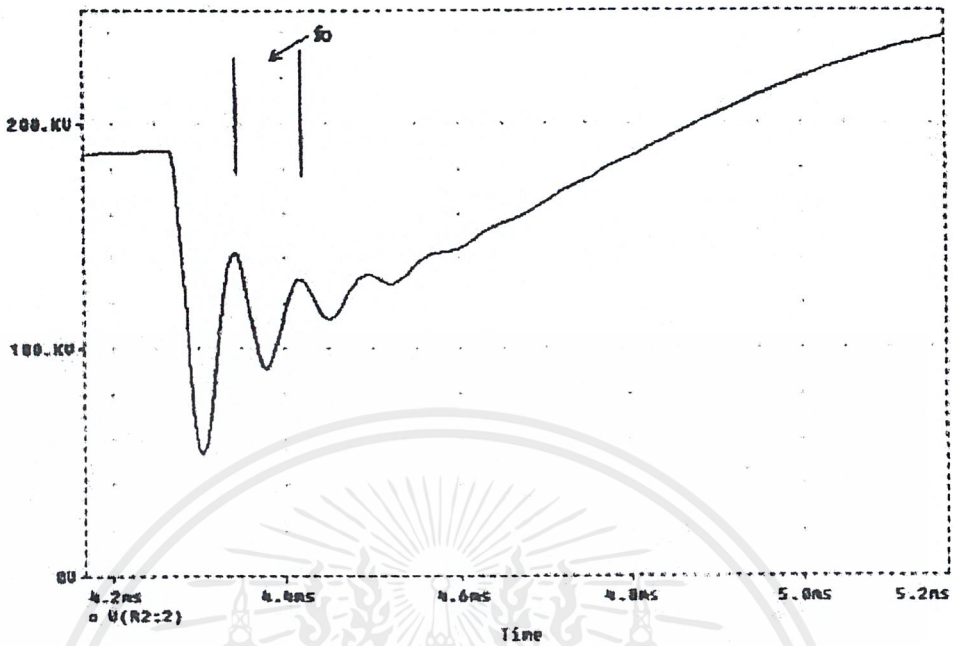
รูปที่ 4.5 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 29.167 มิลลิวินาที
โดยใช้โปรแกรม ATP วิเคราะห์ผล



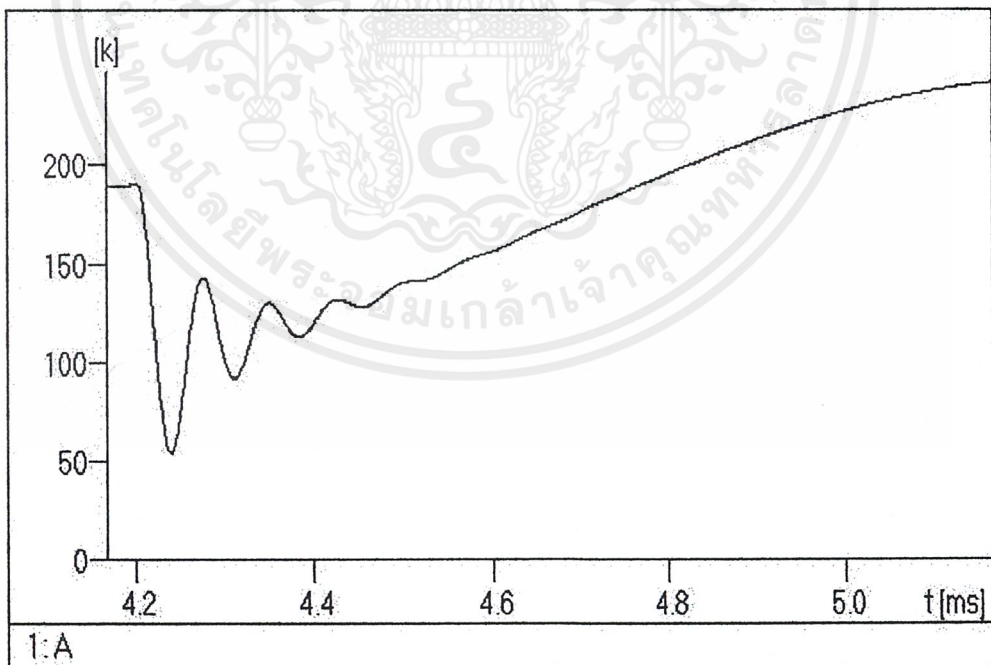
รูปที่ 4.6 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 8.167 มิลลิวินาที
โดยใช้โปรแกรม PSpice วิเคราะห์ผล



รูปที่ 4.7 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 8.167 มิลลิวินาที
โดยใช้โปรแกรม ATP วิเคราะห์ผล



รูปที่ 4.8 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 5.167 มิลลิวินาที
โดยใช้โปรแกรม PSpice วิเคราะห์ผล



รูปที่ 4.9 แสดงกราฟของแรงดันทรานเซียนท์ในช่วงเวลา 4.167 ถึง 5.167 มิลลิวินาที
โดยใช้โปรแกรม ATP วิเคราะห์ผล

คำนวณหาค่าความถี่ออสซิลเลชัน

$$f = \frac{1}{2\pi\sqrt{LC_{eq}}} = \frac{1}{2\pi\sqrt{(40 \times 10^{-6})(3.34 \times 10^{-6})}} = 13.76 \text{ Hz}$$

	โปรแกรม PSpice	โปรแกรม ATP	จากการคำนวณ
ขนาดแรงดันสูงสุด (kV)	243.44	243.92	..
ความถี่ออสซิลเลชัน (kHz)	14.286	13.88	13.76

ตารางที่ 4.1 เปรียบเทียบขนาดแรงดันสูงสุดและความถี่ออสซิลเลชัน

4.3 การสับคาปาซิเตอร์เบงค์แบบขนาน 5 ตัว

วงจรประกอบด้วยแหล่งจ่ายแรงดันที่มีความถี่ 60 Hz ต่ออยู่กับคาปาซิเตอร์เบงค์ซึ่งถูกแบ่งออกเป็น 5 ตัวขนานกัน และมีพารามิเตอร์ต่าง ๆ ดังนี้
หม้อแปลงไฟฟ้า

$$11.4 \text{ kV} / 220 \text{ V}, 500 \text{ kVA}, 60 \text{ Hz}, Y/\Delta, X = 2.8\%, R = 1.15\%$$

ความต้านทานของแหล่งจ่ายแรงดัน

$$R_s = 1.1132 \text{ m}\Omega$$

ความเหนี่ยวนำของแหล่งจ่ายแรงดัน

$$L_s = 9.1073 \text{ }\mu\text{H}$$

ค่าความเหนี่ยวนำของบัส

$$L_{m2} = L_{m3} = L_{m4} = L_{m5} = 0.1385 \text{ }\mu\text{H}$$

ค่าของคาปาซิเตอร์เบงค์แต่ละตัว

$$C_1 = C_2 = C_3 = C_4 = C_5 = 1.0961 \text{ mF}$$

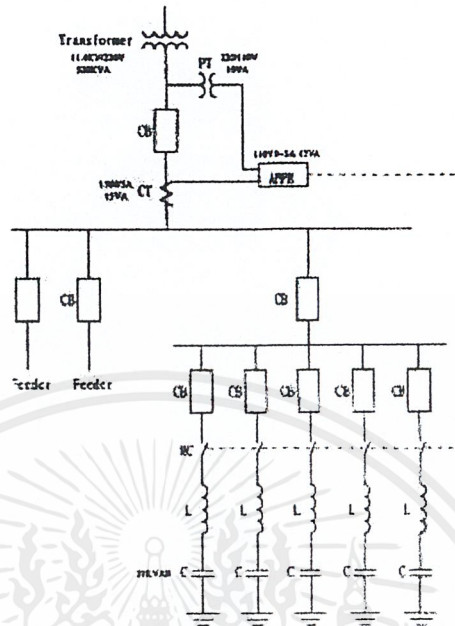
ความต้านทานของสายตัวนำและเซอร์กิตเบรกเกอร์

$$R_1 = R_2 = R_3 = R_4 = R_5 = 1.058 \text{ m}\Omega$$

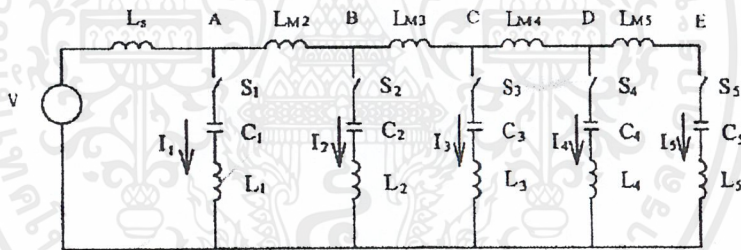
ความเหนี่ยวนำของตัวของสายตัวนำและเซอร์กิตเบรกเกอร์

$$L_1 = L_2 = L_3 = L_4 = L_5 = 10.034 \text{ }\mu\text{H}$$

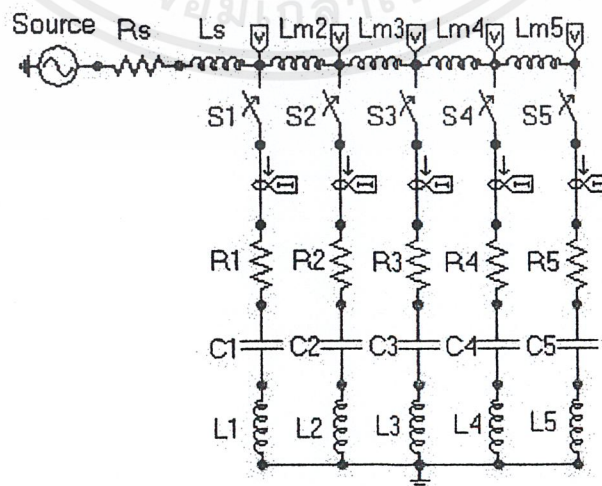
พิจารณาแรงดันและกระแสทรานเซียนท์ที่เกิดขึ้นในระบบไฟฟ้า เมื่อสับสวิตช์ S1 และ S2 ที่เวลา 4 และ 4.25 มิลลิวินาที ตามลำดับ



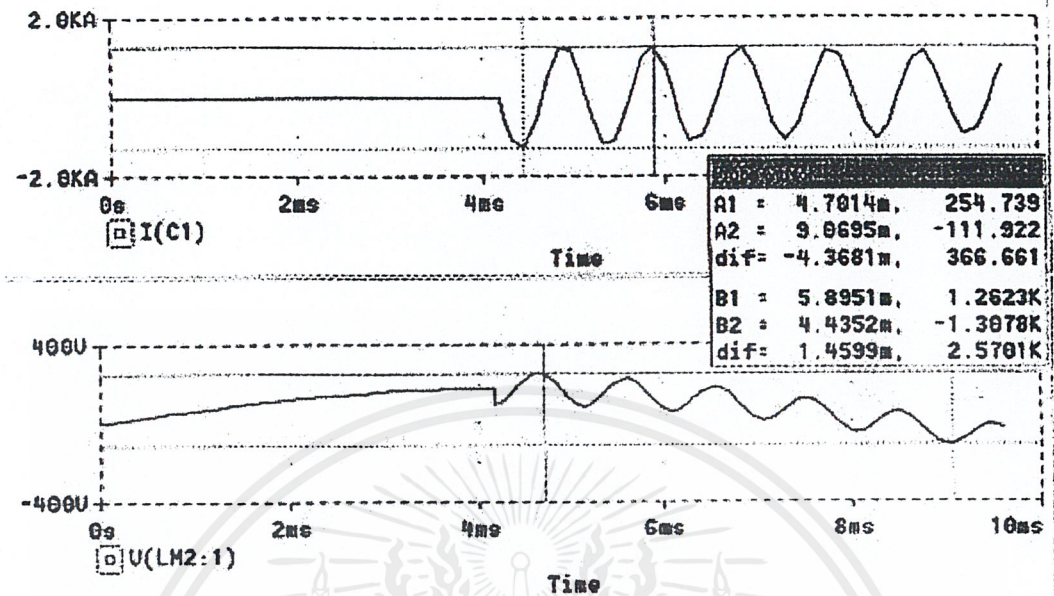
รูปที่ 4.10 แสดง one – line – diagram ของระบบ



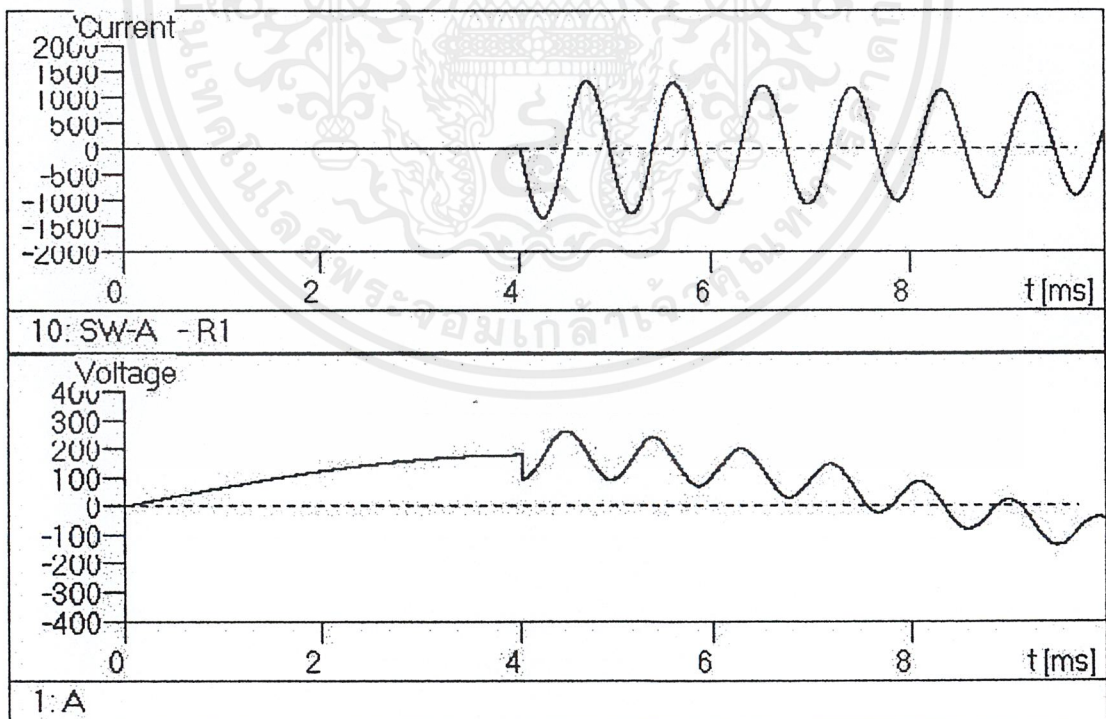
รูปที่ 4.11 แสดงวงจรสมมูลโดยใช้โปรแกรม PSpice



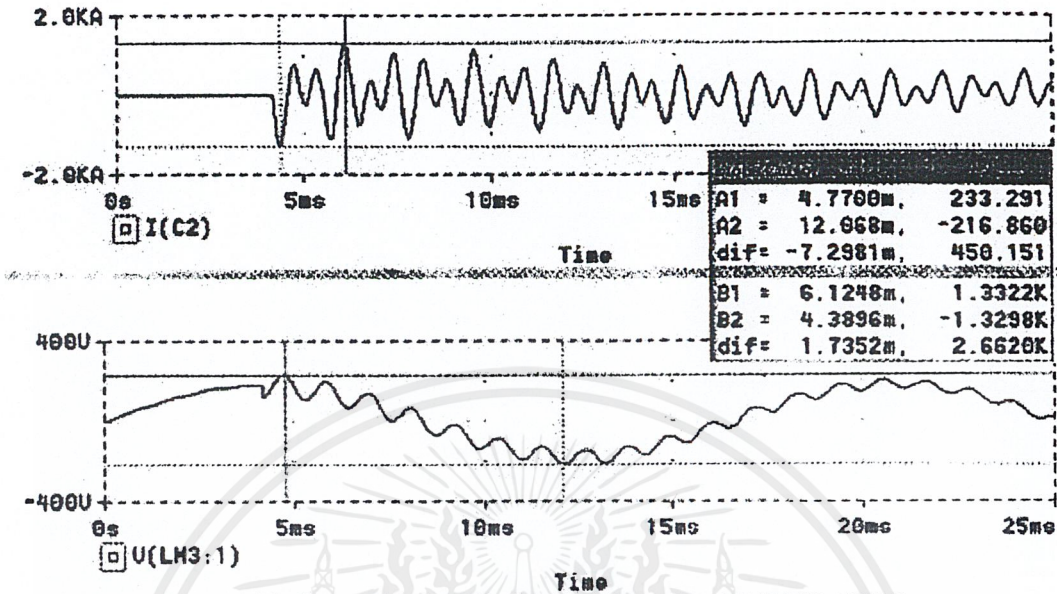
รูปที่ 4.12 แสดงวงจรสมมูลย์โดยใช้โปรแกรม ATPDraw



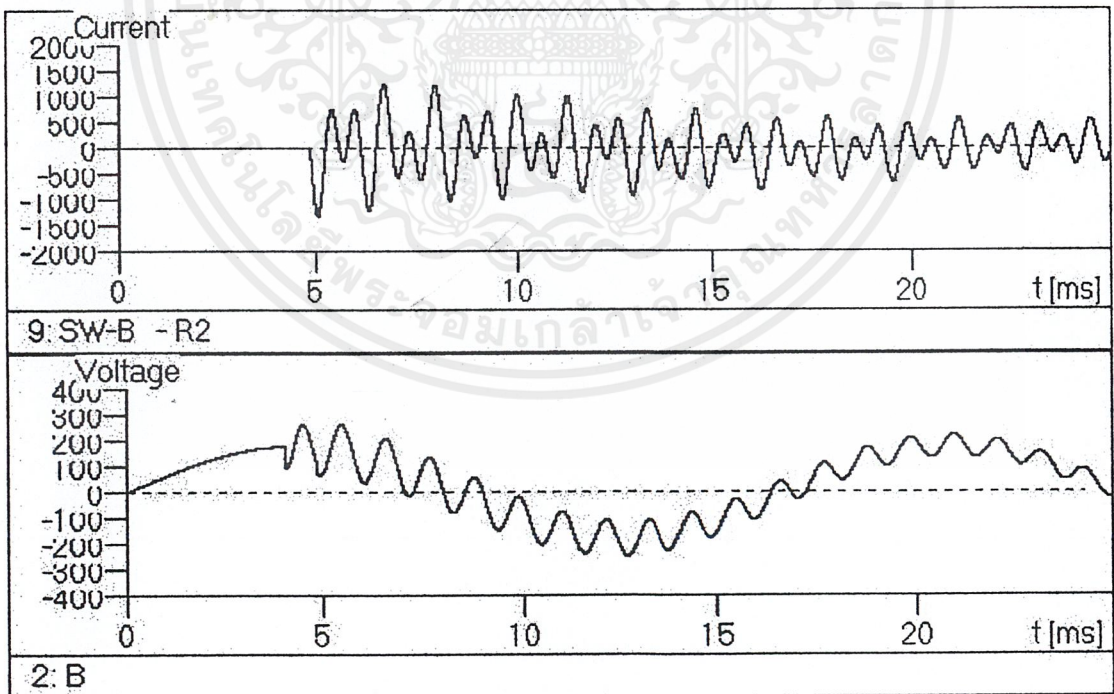
รูปที่ 4.13 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 ที่เวลา 4 มิลลิวินาที
โดยใช้โปรแกรม PSpice วิเคราะห์ผล



รูปที่ 4.14 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 ที่เวลา 4 มิลลิวินาที
โดยใช้โปรแกรม ATP วิเคราะห์ผล



รูปที่ 4.15 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 และ S2 ที่เวลา 4 และ 4.25 มิลลิวินาที โดยใช้โปรแกรม PSpice วิเคราะห์ผล



รูปที่ 4.16 แสดงกราฟของกระแสและแรงดันทรานเซียนท์เมื่อสับสวิตช์ S1 และ S2 ที่เวลา 4 และ 4.25 มิลลิวินาที โดยใช้โปรแกรม ATP วิเคราะห์ผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	โปรแกรม PSpice	โปรแกรม ATP
ขนาดกระแสสูงสุด (kA)	1.3078	1.3191
ขนาดแรงดันสูงสุด (V)	254.739	261.37
ความถี่ออสซิลเลชัน (kHz)	1.082	1.102

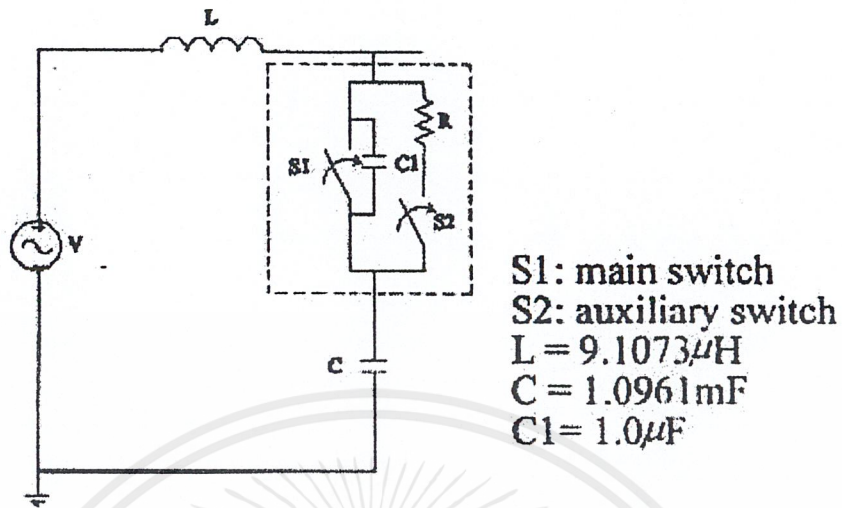
ตารางที่ 4.2 เปรียบเทียบขนาดกระแสสูงสุด แรงดันสูงสุดและความถี่ออสซิลเลชัน
เมื่อสับสวิตช์ S1 ที่เวลา 4 มิลลิวินาที

	โปรแกรม PSpice	โปรแกรม ATP
ขนาดกระแสสูงสุด (kA)	1.3322	1.3224
ขนาดแรงดันสูงสุด (V)	233.291	256.63
ความถี่ออสซิลเลชัน (kHz)	0.964	0.914

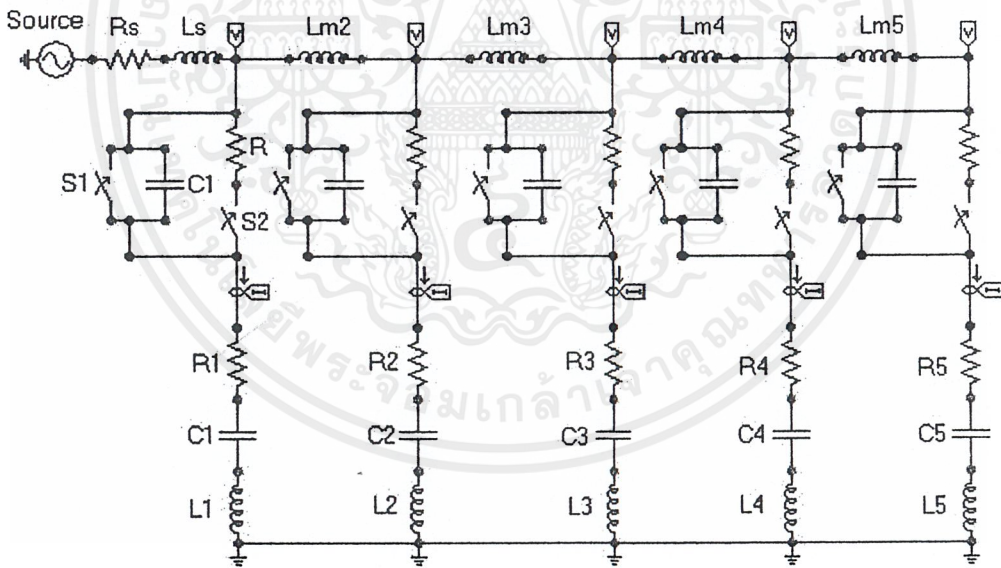
ตารางที่ 4.3 เปรียบเทียบขนาดกระแสสูงสุด แรงดันสูงสุดและความถี่ออสซิลเลชัน
เมื่อสับสวิตช์ S1 และ S2 ที่เวลา 4 และ 4.25 มิลลิวินาที

4.4 การสับคาปาซิเตอร์เบงก์โดยใช้ Resistance switching

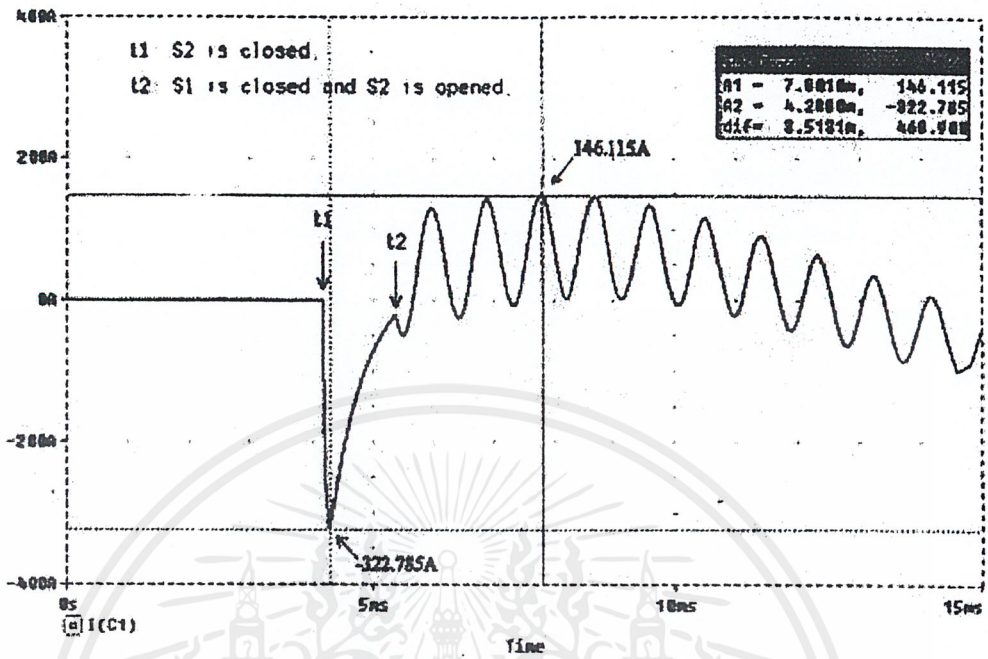
วงจรประกอบด้วยแหล่งจ่ายแรงดันที่มีความถี่ 60 Hz ต่ออยู่กับคาปาซิเตอร์เบงก์ซึ่งถูกแบ่งออกเป็น 5 ตัวขนานกัน และมีพารามิเตอร์ต่าง ๆ เหมือนกับ 4.3 ทำการสับคาปาซิเตอร์โดยใช้วิธี resistance switching ซึ่งจะมีสวิตช์สองตัว คือ สวิตช์หลัก S1 และสวิตช์ช่วย S2 โดยต่อคาปาซิเตอร์ขนานเข้ากับสวิตช์ S1 เพื่อช่วยไม่ให้แรงดันคร่อมสวิตช์เปลี่ยนแปลงทันทีทันใด หลักการทำงานคือสวิตช์ S2 จะปิดก่อนที่เวลา 4 มิลลิวินาที จากนั้นสวิตช์ S1 จึงจะปิดที่เวลา 5.2 มิลลิวินาที พร้อม ๆ กับสวิตช์ S2 เปิดออก ทำการสับคาปาซิเตอร์เบงก์เพียง 3 ตัว โดยใช้ $R = 0.5 \Omega$ เพื่อลดกระแสทรานเซียนท์ให้เหลือ 16 % ของขนาดกระแสสูงสุด (คำนวณตามหัวข้อ 2.9)



รูปที่ 4.17 แสดงวงจรพื้นฐานของ resistance switching

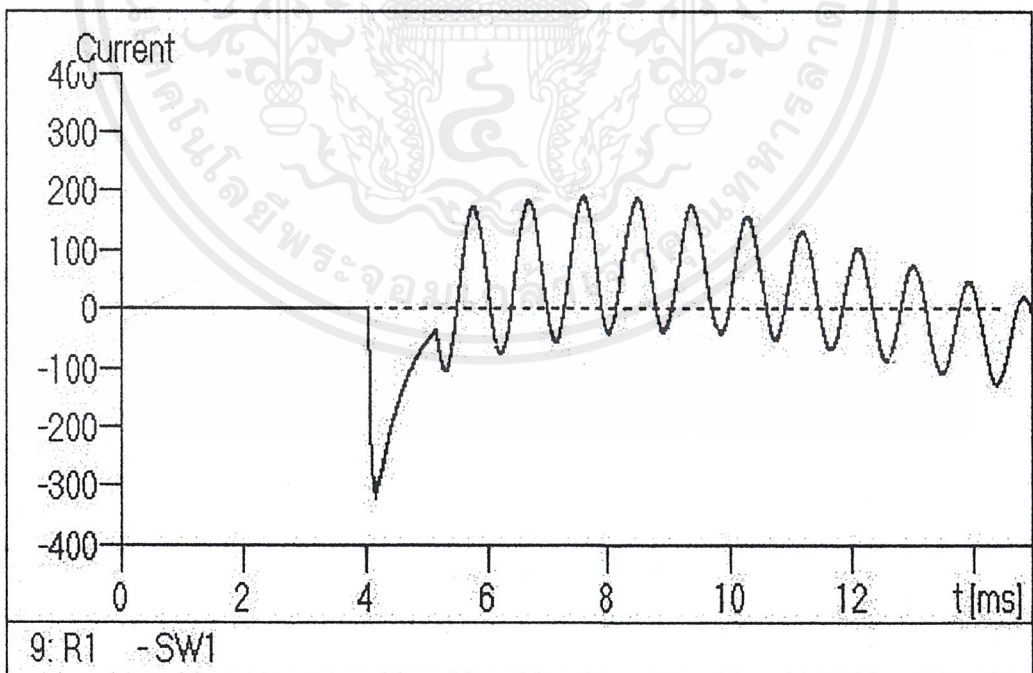


รูปที่ 4.18 แสดงวงจรสมมูลที่ใช้โปรแกรม ATPDraw



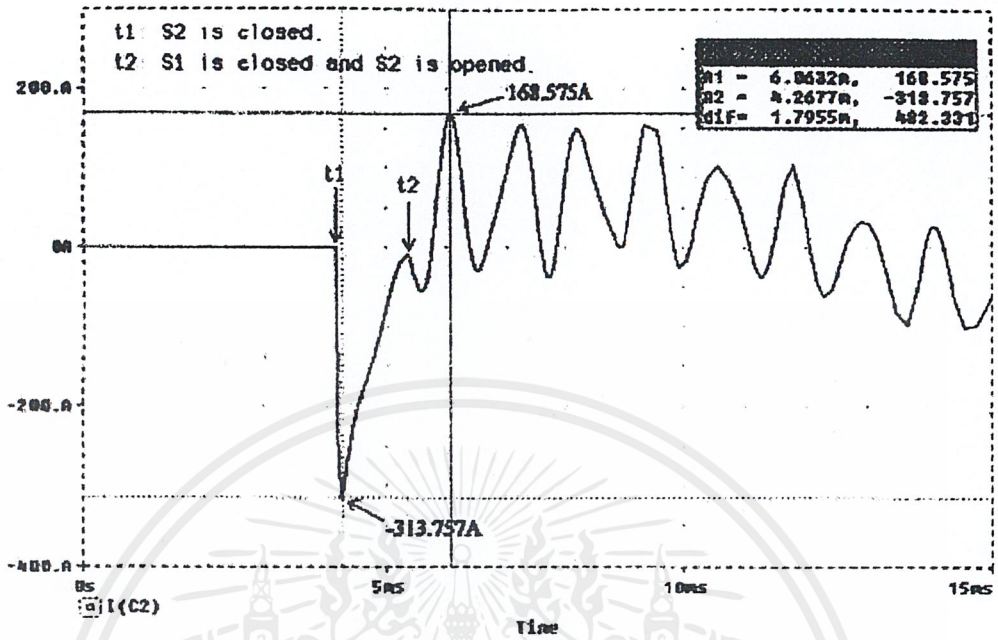
รูปที่ 4.19 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1

โดยใช้โปรแกรม PSpice วิเคราะห์ผล

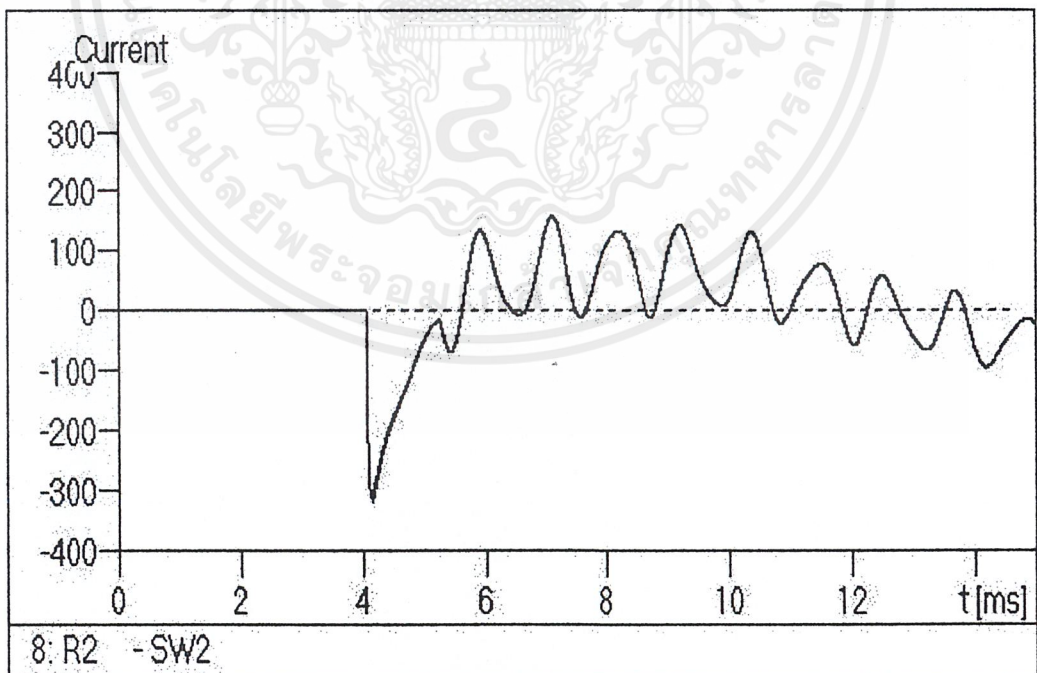


รูปที่ 4.20 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1

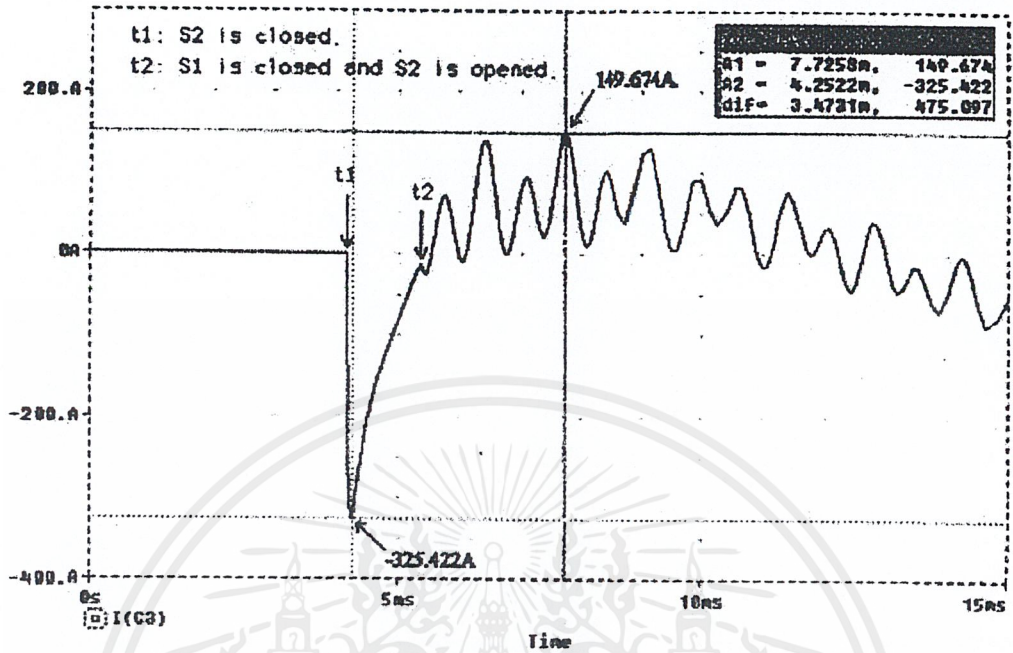
โดยใช้โปรแกรม ATP วิเคราะห์ผล



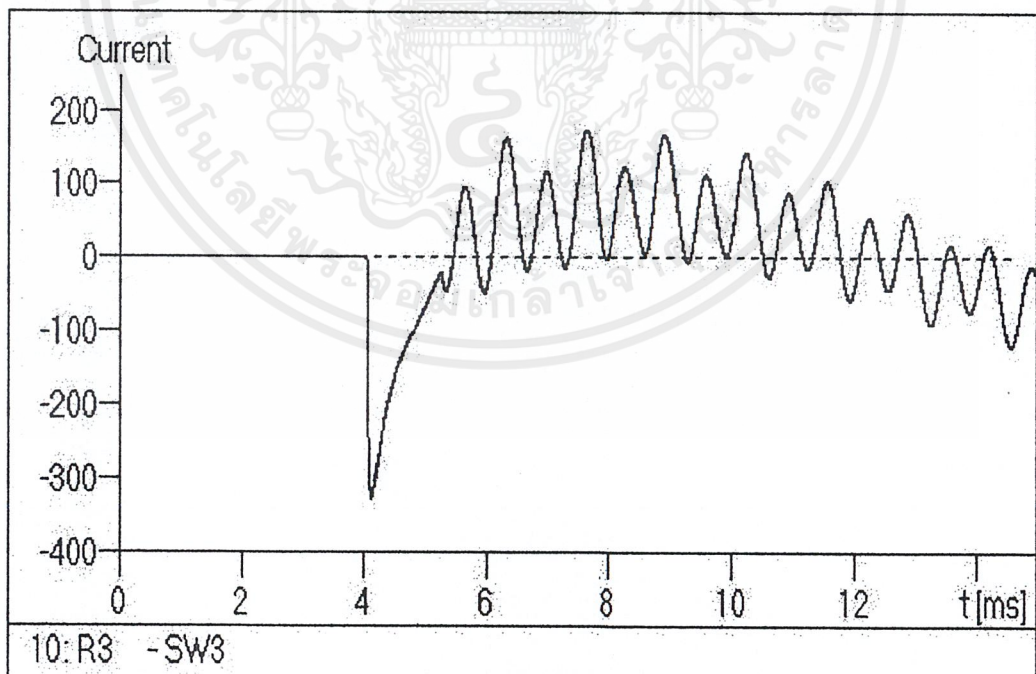
รูปที่ 4.21 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2
โดยใช้โปรแกรม PSpice วิเคราะห์ผล



รูปที่ 4.22 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2
โดยใช้โปรแกรม ATP วิเคราะห์ผล



รูปที่ 4.23 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3
โดยใช้โปรแกรม PSpice วิเคราะห์ผล



รูปที่ 4.24 แสดงกราฟของกระแสทรานเซียนท์เมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3
โดยใช้โปรแกรม ATP วิเคราะห์ผล

คาปาซิเตอร์	โปรแกรม PSpice			โปรแกรม ATP		
	ตัวที่ 1	ตัวที่ 2	ตัวที่ 3	ตัวที่ 1	ตัวที่ 2	ตัวที่ 3
ขนาดกระแสสูงสุด (A) เมื่อปิด S	146.115	168.575	149.674	153.03	157.61	171.75
ขนาดกระแสสูงสุด (A) เมื่อเปิด S	322.785	313.757	325.422	322.05	318.78	328.94
ความถี่ออสซิลเลชัน (kHz)	1.157	0.758	1.459	1.111	0.854	1.449

ตารางที่ 4.4 เปรียบเทียบขนาดแรงดันสูงสุดและความถี่ออสซิลเลชัน
เมื่อสับคาปาซิเตอร์ตัวที่ 1 ตัวที่ 2 และตัวที่ 3

คำนวณหาค่าเสิร์จอิมพีแดนซ์

$$Z_0 = \sqrt{\frac{L_s}{C}} = \sqrt{\frac{9.1073 \times 10^{-6}}{1.0961 \times 10^{-3}}} = 0.0912 \Omega$$

คำนวณหาขนาดกระแสสูงสุด

$$I = \frac{V}{Z_0} = \frac{220\sqrt{2}}{\sqrt{3} \cdot 0.0912} = 1970 A$$

ค่า R ของ resistance switching เท่ากับ 0.5Ω สามารถลดค่ากระแสทรานเซียนท์ให้เหลือ 16% หรือเท่ากับ $0.16 \times 1970 = 315 A$ (วิธีการคำนวณตามหัวข้อ 2.9)

ขนาดกระแสที่ได้จากการวิเคราะห์ด้วยโปรแกรม PSpice จาก [3] และ โปรแกรม ATP ดังแสดงในตาราง จะเห็นได้ว่าเมื่อทำการสับคาปาซิเตอร์เบงค์ด้วยวิธี resistance switching ซึ่งใช้ค่า $R = 0.5 \Omega$ สามารถลดค่ากระแสทรานเซียนท์ให้อยู่ในช่วงประมาณ 16.4 % ของขนาดกระแสสูงสุด

จากการวิเคราะห์วงจรในหัวข้อ 4.2 , 4.3 และ 4.4 จะเห็นได้ว่าผลที่ได้จากการวิเคราะห์โดยใช้โปรแกรม ATP และ ATPDraw มีค่าใกล้เคียงกับการวิเคราะห์โดยโปรแกรม PSpice จาก [3] จึงสรุปได้ว่าโปรแกรม ATP และ ATPDraw มีความเชื่อถือได้ในการนำไปใช้วิเคราะห์ระบบไฟฟ้า ซึ่งข้อผิดพลาดที่ทำให้กราฟและค่าที่ได้ไม่เท่ากันคือการกำหนดเงื่อนไขต่าง ๆ ของวงจรรวมทั้งช่วงเวลาในการสับสวิตช์ เพราะโปรแกรม ATP ต้องการค่าพารามิเตอร์ต่าง ๆ ของอุปกรณ์ในวงจรอย่างครบถ้วน หากค่าพารามิเตอร์ไม่ครบก็จะทำให้ผลที่ได้จากการวิเคราะห์มีความคลาดเคลื่อนไปด้วย

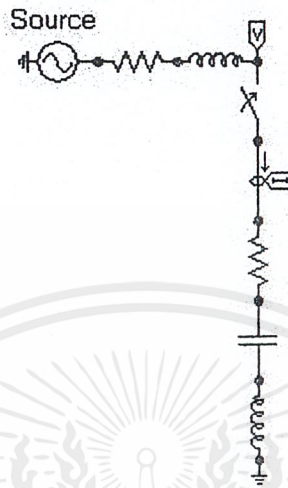
บทที่ 5

การศึกษาวิธีลดสวิตชิ่งทรานเซียนท์

เนื่องจากการเกิดสวิตชิ่งทรานเซียนท์จากการสับคาปาซิเตอร์ ส่งผลให้มีแรงดันเกินและกระแสกระชาก ทำให้อุปกรณ์ต่าง ๆ ในระบบได้รับผลกระทบเป็นอย่างมาก โดยเฉพาะอุปกรณ์ทางอิเล็กทรอนิกส์ในระบบของผู้ใช้ไฟฟ้าแรงดันต่ำ จึงจำเป็นต้องศึกษาวิธีการลดทรานเซียนท์ที่เกิดขึ้นซึ่งมีวิธีการต่าง ๆ เช่น การติดตั้งกับดักฟ้าผ่า การเพิ่มตัวเหนี่ยวนำเข้าไปในรูปของรีแอคเตอร์ การเพิ่มความต้านทานเข้าไปในรูปของ resistance switching การใช้อุปกรณ์สารกึ่งตัวนำสับคาปาซิเตอร์ เป็นต้น เพื่อศึกษาวิธีการลดสวิตชิ่งทรานเซียนท์จึงสร้างแบบจำลองของระบบไฟฟ้าขึ้นมาเปรียบเทียบกับระหว่างการใช้คาปาซิเตอร์เบงค์ด้วยวิธี resistance switching และการสับคาปาซิเตอร์เบงค์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอต สำหรับการศึกษาถึงวิธีการลดสวิตชิ่งทรานเซียนท์นั้นจะอาศัยโปรแกรม ATP และ ATPDraw ในการวิเคราะห์

5.1 การทดลองหาช่วงเวลาในการสับคาปาซิเตอร์เบงค์ที่ทำให้เกิดทรานเซียนท์มากที่สุด

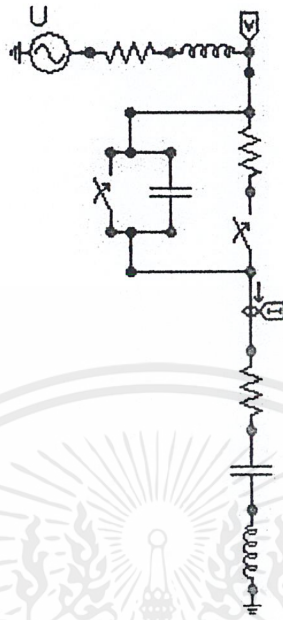
- สิ่งที่ต้องการศึกษา คือ ต้องการทราบว่าช่วงเวลาใดในการสับคาปาซิเตอร์เบงค์ที่จะทำให้เกิดทรานเซียนท์มากที่สุด
- วิธีการทดลอง
 1. ใช้แบบจำลองจากหัวข้อ 4.3 โดยทำการสับคาปาซิเตอร์เบงค์เพียงตัวเดียว
 2. วัดแรงดันคร่อมสวิตช์ขณะที่ยังไม่ทำการสับคาปาซิเตอร์เบงค์
 3. ทำการสับคาปาซิเตอร์เบงค์ที่ 0 เรเดียนทางไฟฟ้าของแรงดันคร่อมสวิตช์
 4. วัดขนาดแรงดันและกระแส
 5. เปลี่ยนเวลาในการสับคาปาซิเตอร์เบงค์ ไปเรื่อย ๆ จนถึง 2π เรเดียนทางไฟฟ้าของแรงดันคร่อมสวิตช์ โดยเพิ่มขึ้นครั้งละ $\pi/6$ เรเดียนทางไฟฟ้า



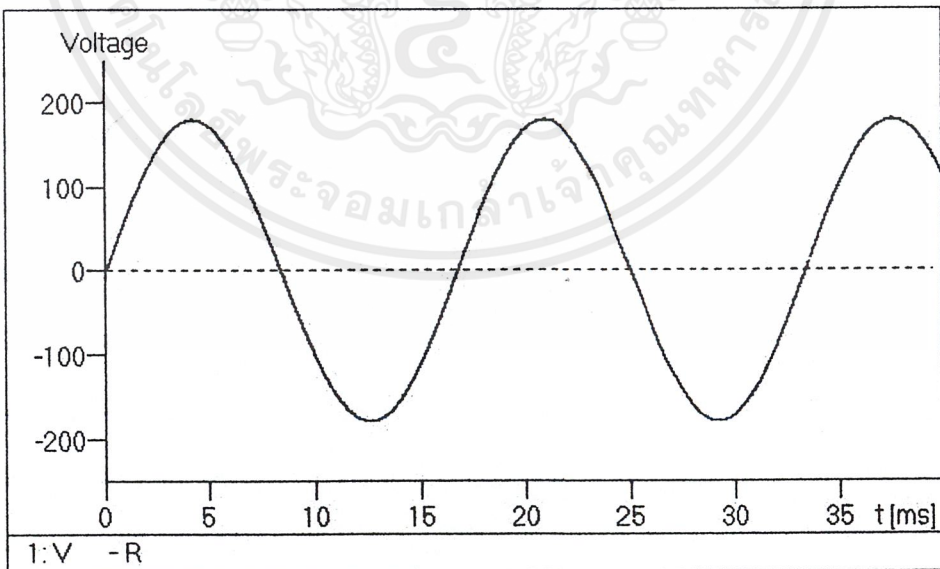
รูปที่ 5.1 แสดงแบบจำลองที่ใช้สับคาปาซิเตอร์แบบ

5.2 การทดลองหาช่วงเวลาที่เหมาะสมในการสับคาปาซิเตอร์แบบด้วยวิธี resistance switching

- สิ่งที่ต้องการศึกษา คือ ต้องการทราบว่าช่วงเวลาใดที่เหมาะสมในการสับคาปาซิเตอร์แบบด้วยวิธี resistance switching ที่จะทำให้เกิดทรานเซียนท์น้อยที่สุด
- วิธีการทดลอง
 1. ใช้แบบจำลองจากหัวข้อ 4.3 โดยเปลี่ยนสวิตช์ที่ใช้สับเป็นสวิตช์แบบ resistance switching และสับคาปาซิเตอร์แบบเพียงตัวเดียว
 2. วัดแรงดันคร่อมสวิตช์ขณะที่ยังไม่ทำการสับคาปาซิเตอร์แบบ
 3. ทำการสับคาปาซิเตอร์แบบที่ 0 เรเดียนทางไฟฟ้าของแรงดันคร่อมสวิตช์
 4. วัดขนาดแรงดันและกระแส
 5. เปลี่ยนเวลาในการสับคาปาซิเตอร์แบบ ไปเรื่อย ๆ จนถึง 2π เรเดียนทางไฟฟ้าของแรงดันคร่อมสวิตช์ โดยเพิ่มขึ้นครั้งละ $\pi/6$ เรเดียนทางไฟฟ้า



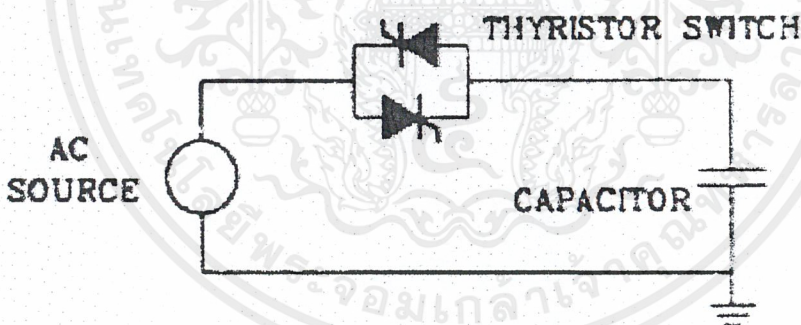
รูปที่ 5.2 แสดงแบบจำลองที่ใช้ resistance switching



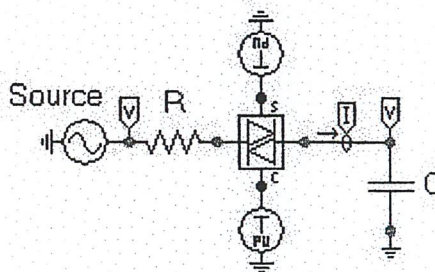
รูปที่ 5.3 แสดงแรงดันคร่อมสวิตช์ขณะที่ยังไม่ทำการสับคาปาซิเตอร์เบงค์

5.3 การทดลองหาช่วงเวลาที่เหมาะสมในการสับคาปาซิเตอร์เบงค์ด้วยการใช้ไทรสเตอร์ ต่อแบบ back-to-back หรือการใช้ไครแอค

- สิ่งที่ต้องการศึกษา คือ ต้องการทราบว่าช่วงเวลาใดที่เหมาะสมในการสับคาปาซิเตอร์เบงค์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค ที่จะทำให้เกิดทรานเซียนท์น้อยที่สุด
- วิธีการทดลอง
 1. ทดสอบแบบจำลองของไครแอคในโปรแกรม ATPDraw เปรียบเทียบผลกับการวิเคราะห์ที่ใช้ไทรสเตอร์ต่อแบบ back-to-back จาก [5]
 2. ใช้แบบจำลองจากหัวข้อ 4.2 โดยเปลี่ยนสวิทช์ที่ใช้สับเป็นการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอคและสับคาปาซิเตอร์เบงค์เพียงตัวเดียว
 3. วัดแรงดันคร่อมสวิทช์ขณะที่ยังไม่ทำการสับคาปาซิเตอร์เบงค์
 4. ทำการสับคาปาซิเตอร์เบงค์ที่ 0 เเรคียนทางไฟฟ้าของแรงดันคร่อมสวิทช์
 5. วัดขนาดแรงดันและกระแส
 6. เปลี่ยนเวลาในการสับคาปาซิเตอร์เบงค์ ไปเรื่อย ๆ จนถึง 2π เเรคียนทางไฟฟ้าของแรงดันคร่อมสวิทช์ โดยเพิ่มขึ้นครั้งละ $\pi/6$ เเรคียนทางไฟฟ้า

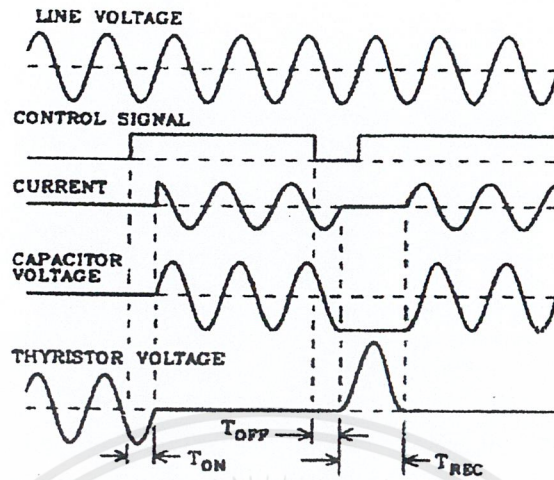


รูปที่ 5.4 แสดงวงจรที่ใช้ไทรสเตอร์ต่อแบบ back-to-back

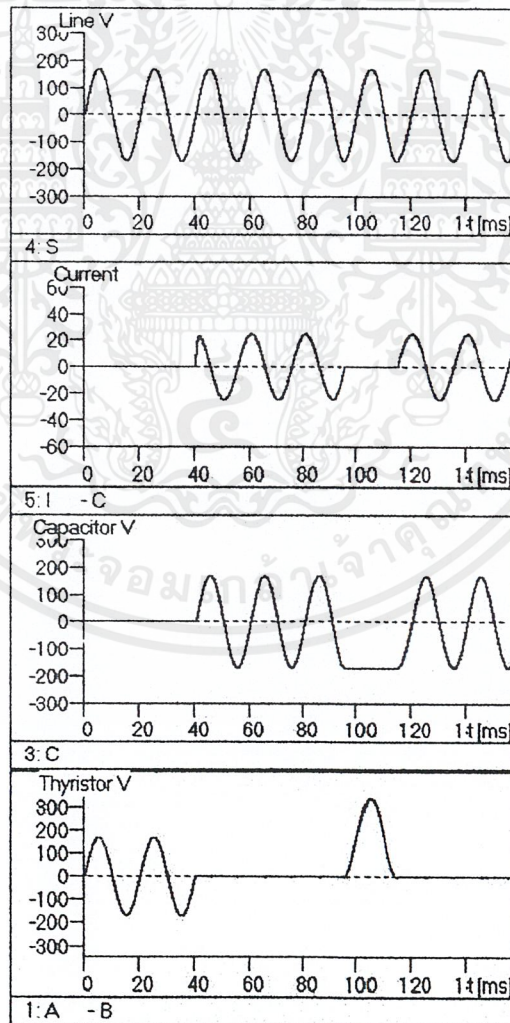


รูปที่ 5.5 แสดงวงจรทดสอบที่ใช้ไครแอค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

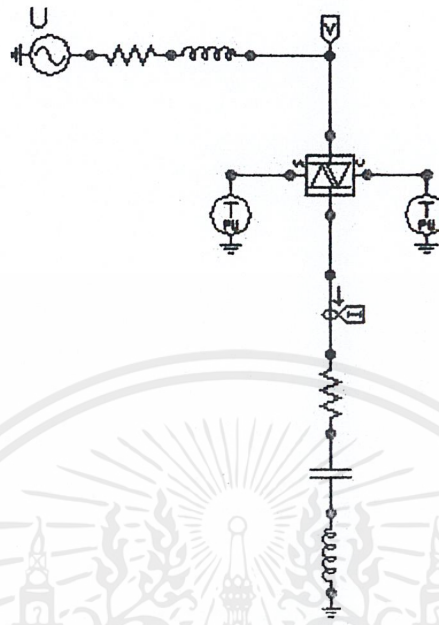


รูปที่ 5.6 แสดงผลการวิเคราะห์ที่ได้จากวงจรที่ใช้ไทรสเตอร์ต่อแบบ back-to-back จาก [5]

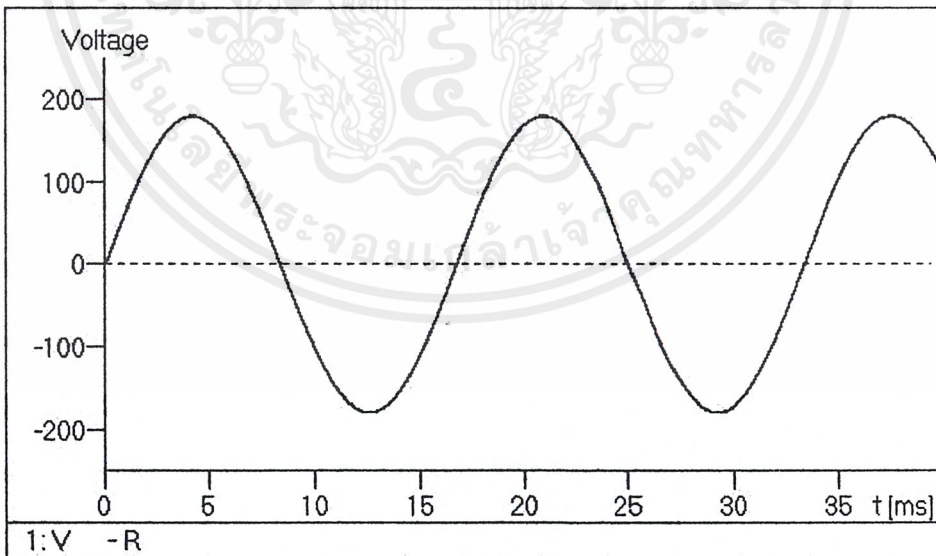


รูปที่ 5.7 แสดงผลการวิเคราะห์ที่ได้จากวงจรทดสอบที่ใช้ไทรแอด

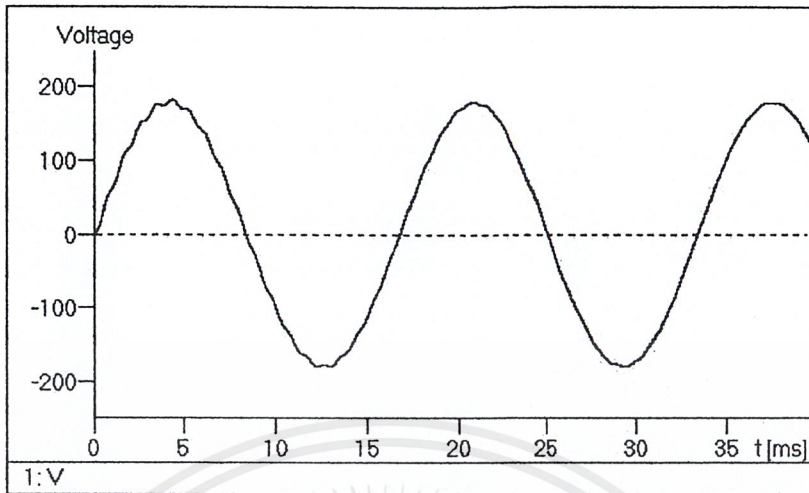
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



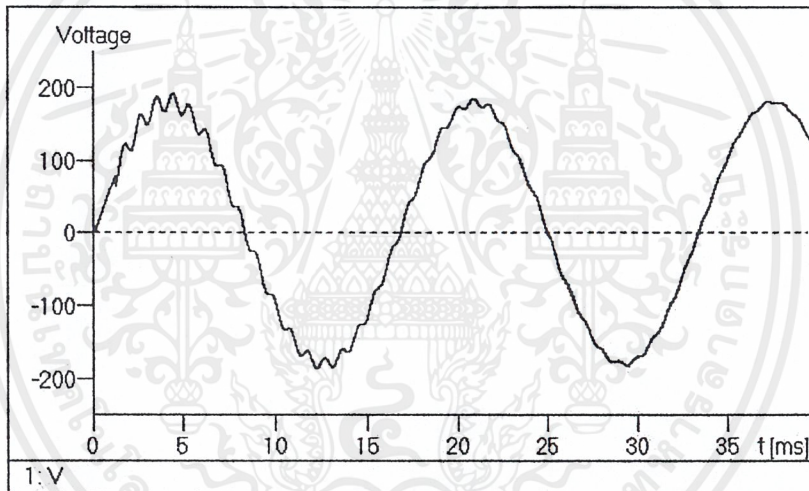
รูปที่ 5.8 แสดงแบบจำลองที่ใช้ไทรสเตอร์ต่อแบบ back-to-back หรือไครแอค



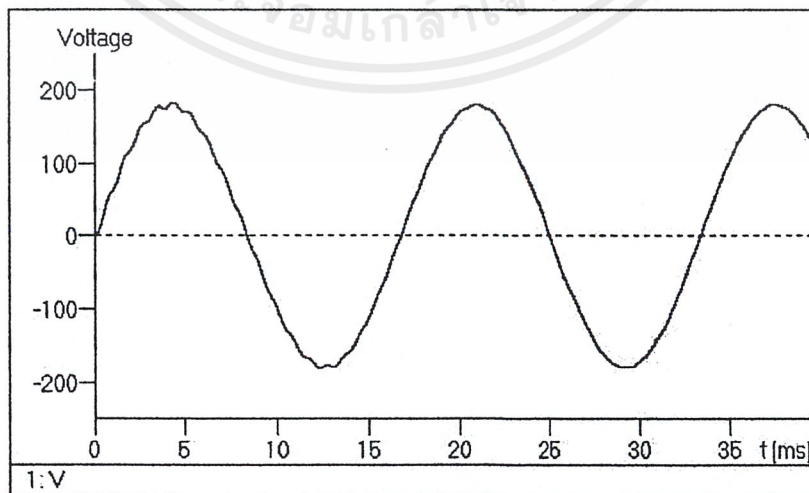
รูปที่ 5.9 แสดงแรงดันคร่อมสวิตช์ขณะที่ยังไม่ทำการสับคาปาซิเตอร์แบงค์



รูปที่ 5.10 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 0 มิลลิวินาที

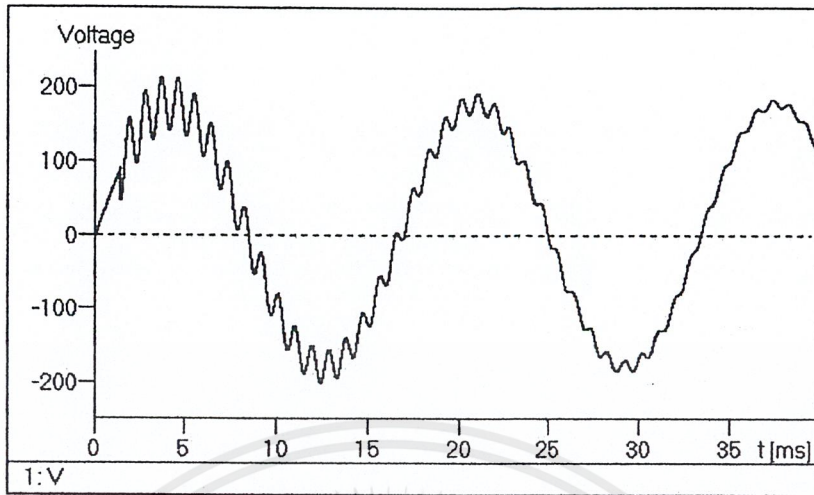


รูปที่ 5.11 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 0 มิลลิวินาที

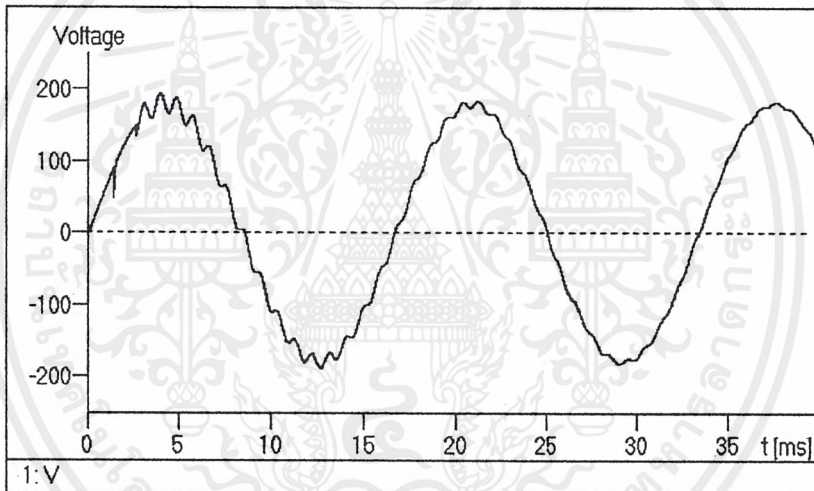


รูปที่ 5.12 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรเอดที่เวลา 0 มิลลิวินาที

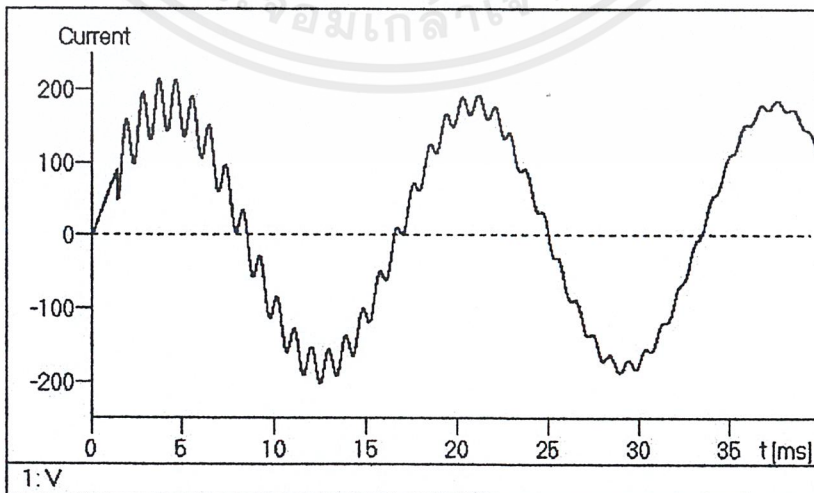
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบค์ ที่เวลา 1.39 มิลลิวินาที

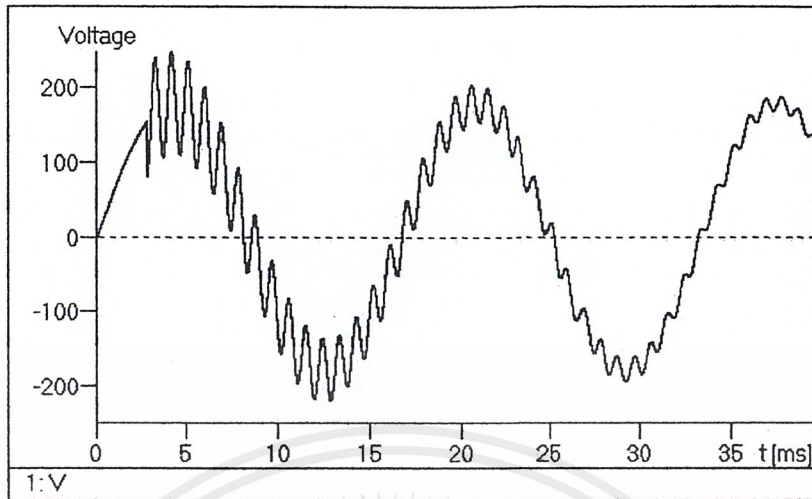


รูปที่ 5.14 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบค์ด้วยวิธี resistance switching ที่เวลา 1.39 มิลลิวินาที

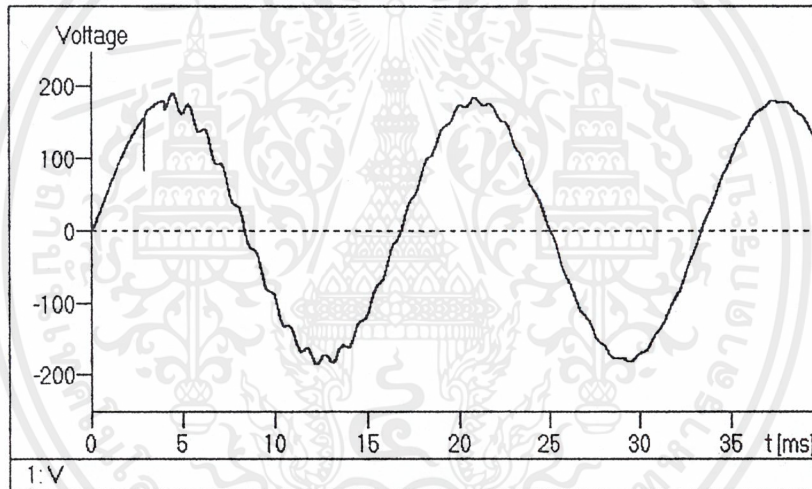


รูปที่ 5.15 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบค์ด้วยการใช้ไดรแอคที่เวลา 1.39 มิลลิวินาที

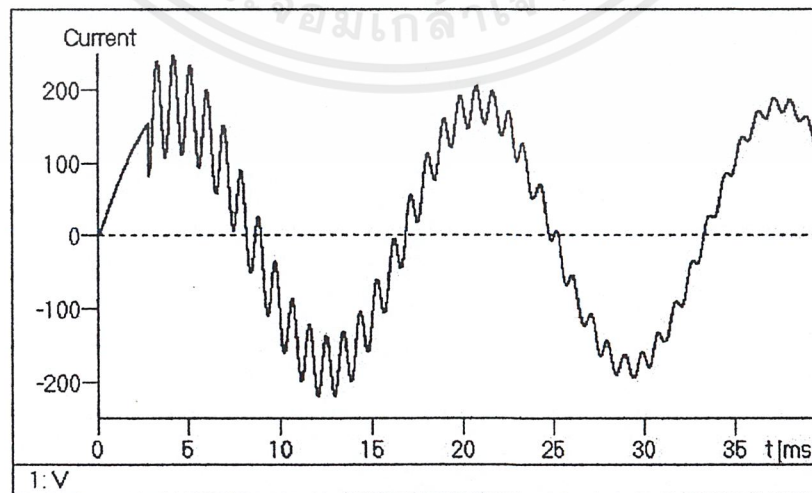
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.16 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบค์ ที่เวลา 2.78 มิลลิวินาที

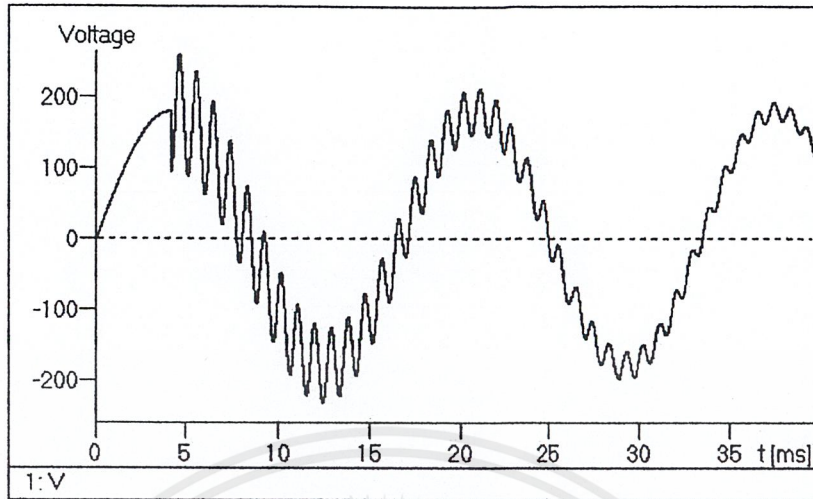


รูปที่ 5.17 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบค์ด้วยวิธี resistance switching ที่เวลา 2.78 มิลลิวินาที

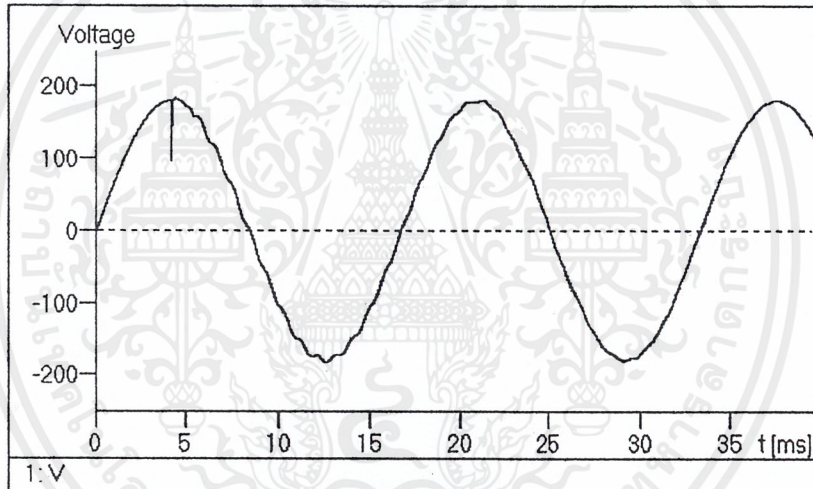


รูปที่ 5.18 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบค์ด้วยการใช้ไครแอคที่เวลา 2.78 มิลลิวินาที

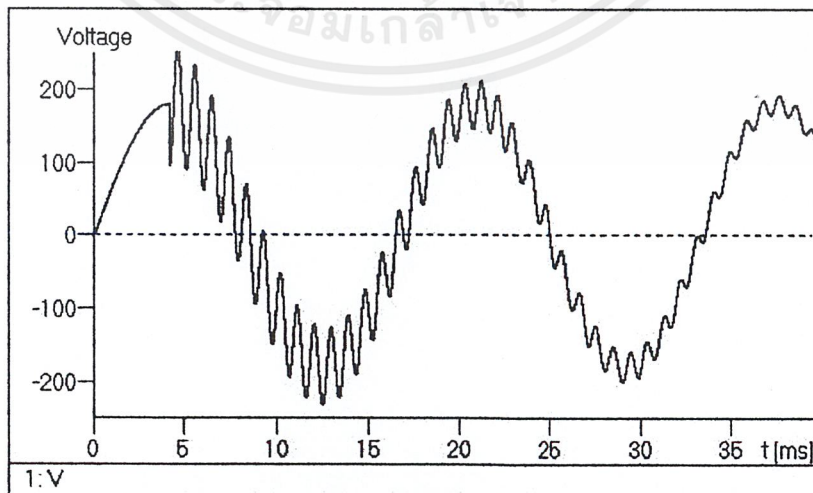
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.19 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 4.17 มิลลิวินาที

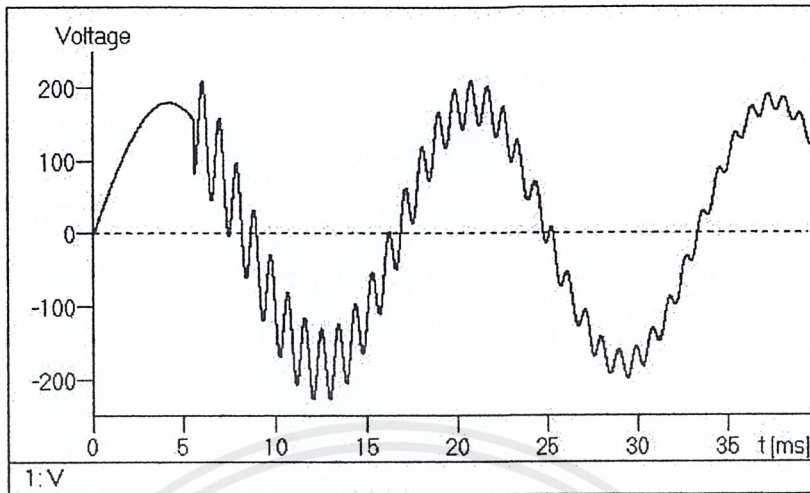


รูปที่ 5.20 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 4.17 มิลลิวินาที

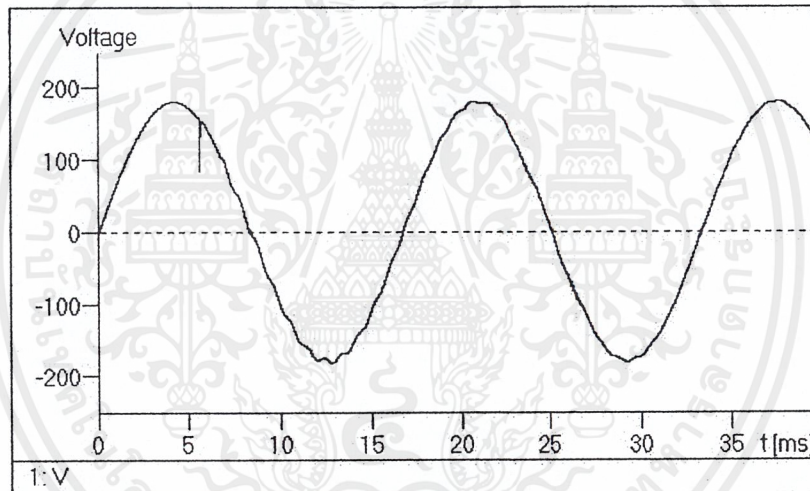


รูปที่ 5.21 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรเอนคที่เวลา 4.17 มิลลิวินาที

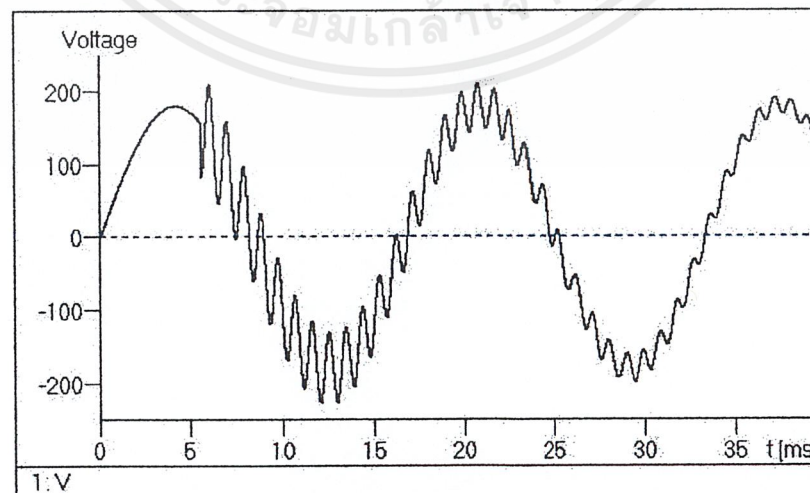
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.22 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 5.56 มิลลิวินาที

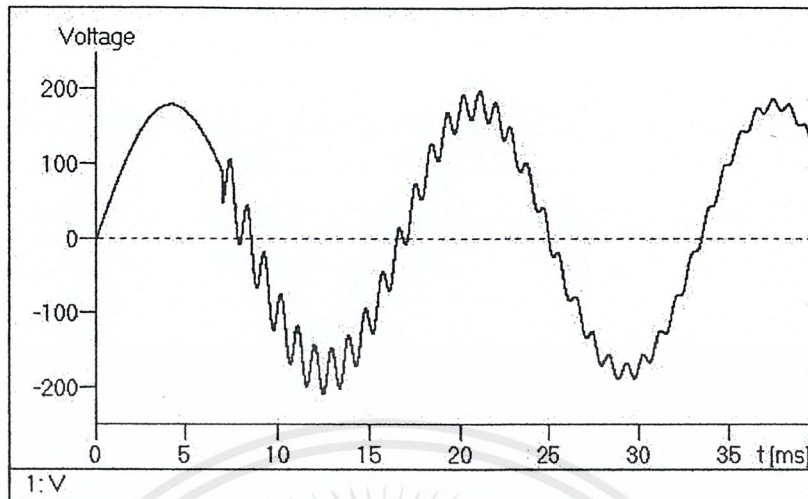


รูปที่ 5.23 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

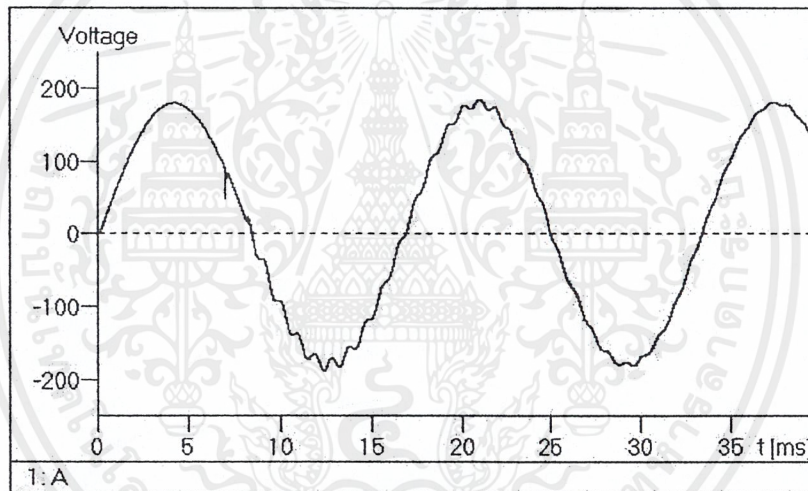


รูปที่ 5.24 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรเอดที่เวลา 5.56 มิลลิวินาที

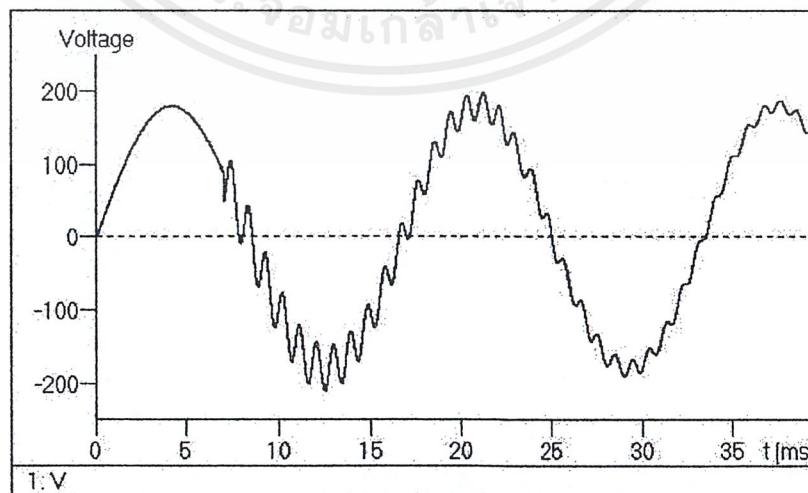
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.25 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 6.94 มิลลิวินาที

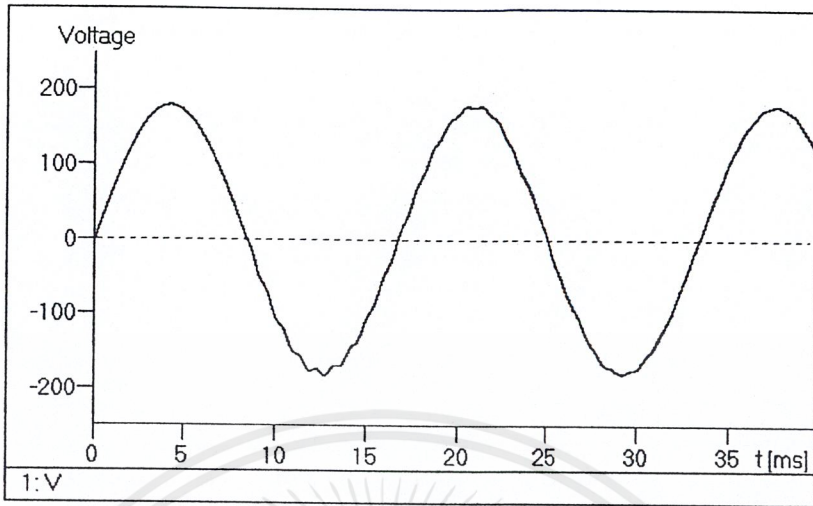


รูปที่ 5.26 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 6.94 มิลลิวินาที

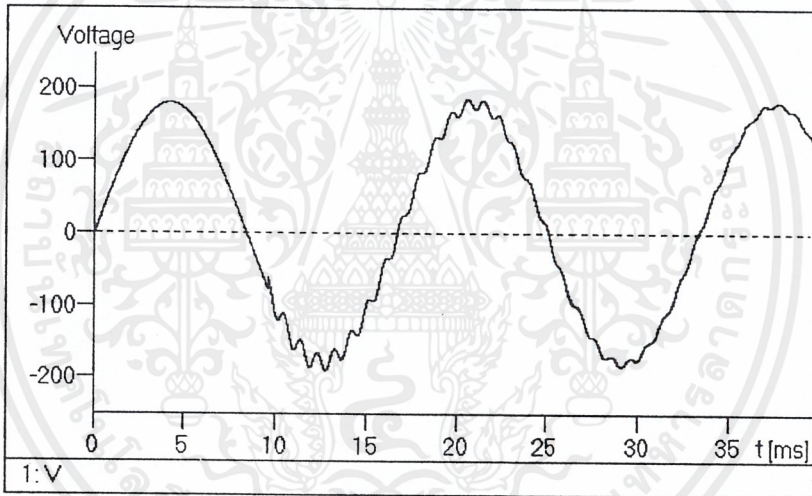


รูปที่ 5.27 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรเอนคัทที่เวลา 6.94 มิลลิวินาที

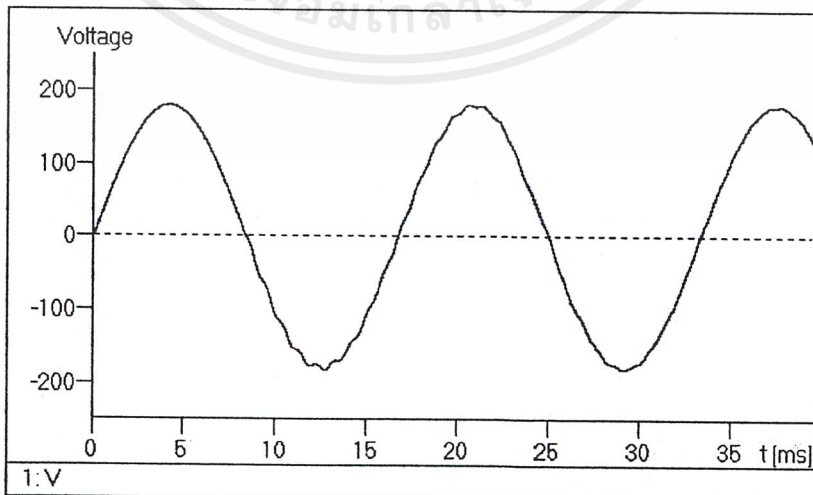
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.28 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 8.33 มิลลิวินาที

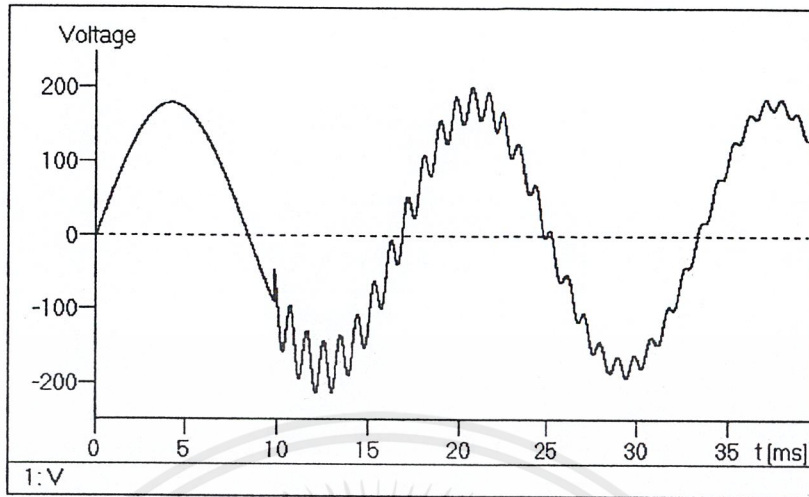


รูปที่ 5.29 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 8.33 มิลลิวินาที

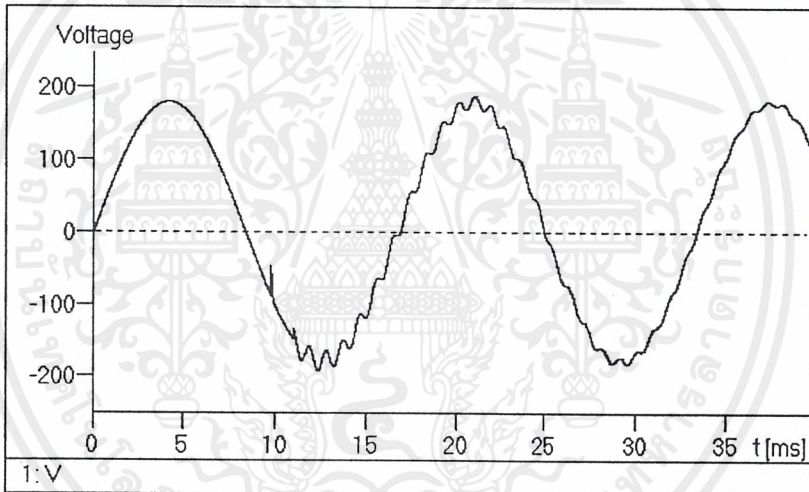


รูปที่ 5.30 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรเอดที่เวลา 8.33 มิลลิวินาที

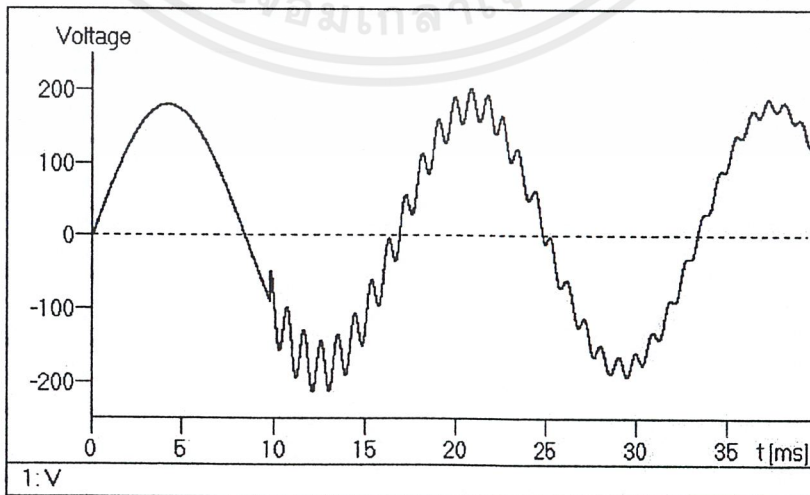
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.31 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบที่เวลา 9.72 มิลลิวินาที

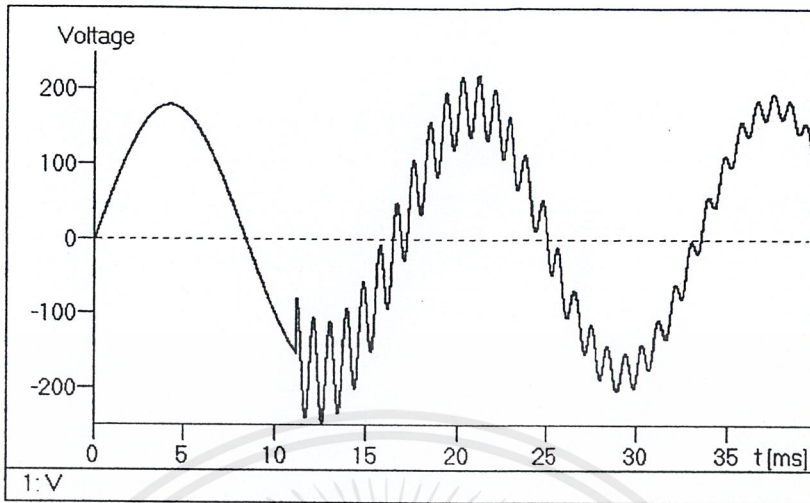


รูปที่ 5.32 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบที่ด้วยวิธี resistance switching ที่เวลา 9.72 มิลลิวินาที

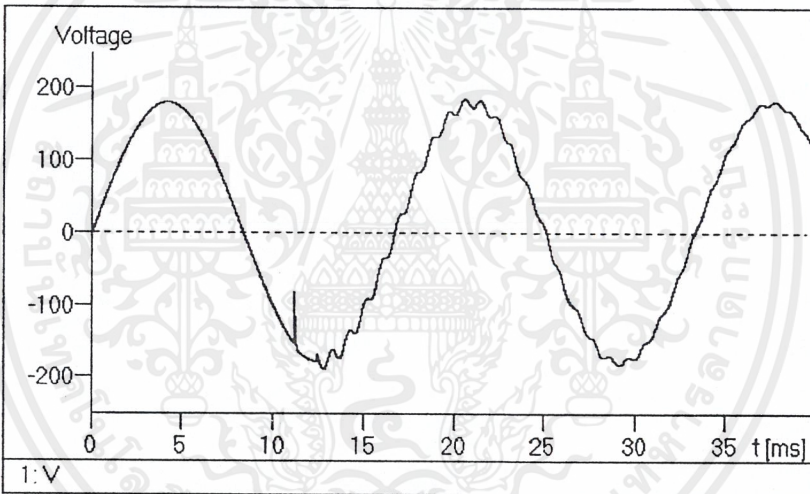


รูปที่ 5.33 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบที่ใช้ไครเอคที่เวลา 9.72 มิลลิวินาที

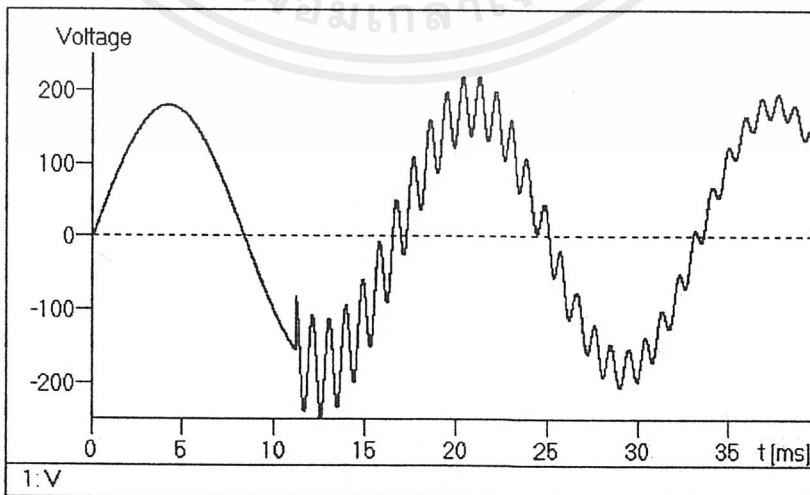
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.34 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 11.11 มิลลิวินาที

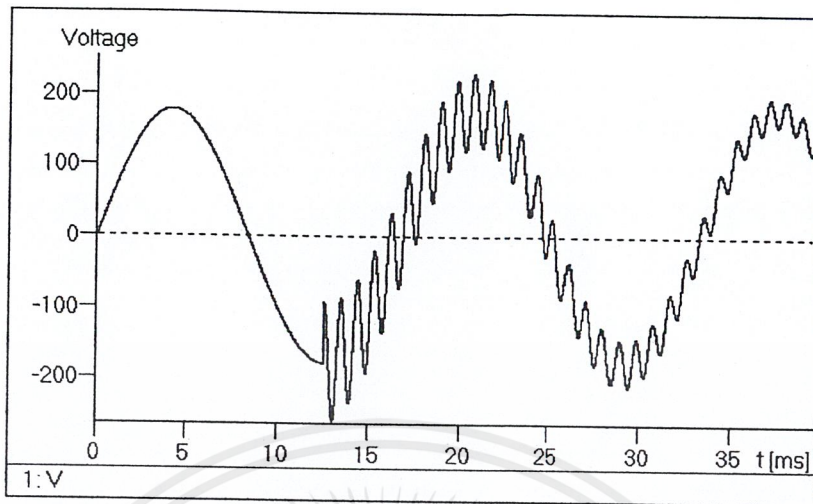


รูปที่ 5.35 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 11.11 มิลลิวินาที

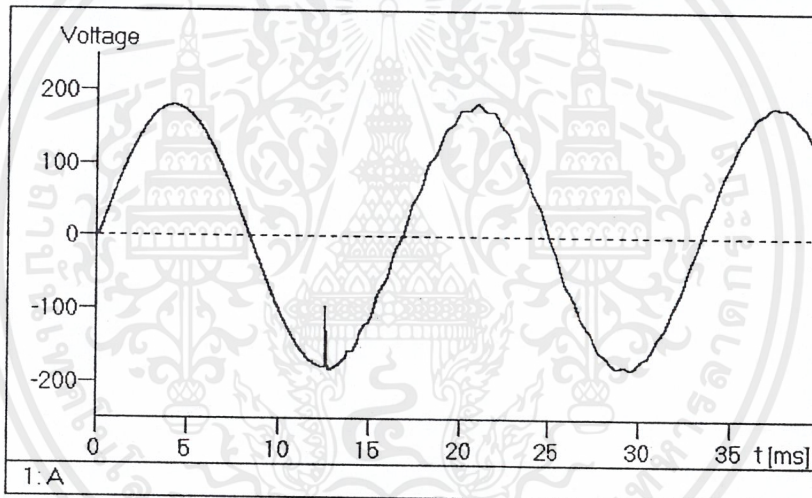


รูปที่ 5.36 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครแอคที่เวลา 11.11 มิลลิวินาที

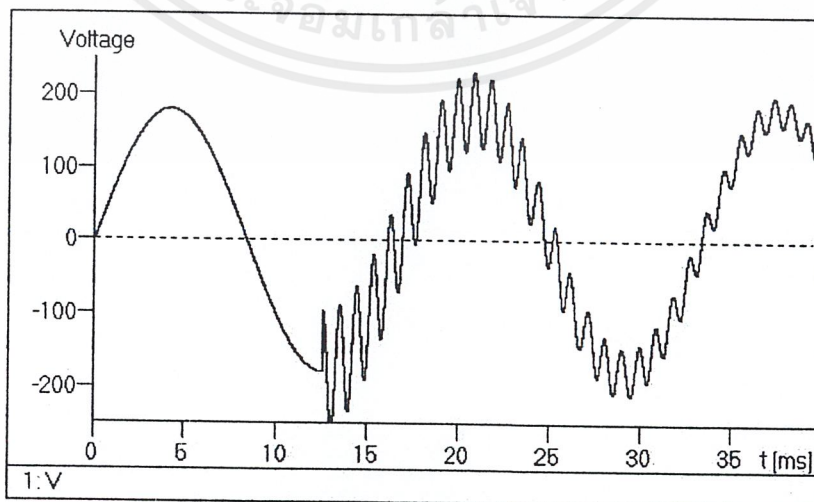
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.37 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 12.5 มิลลิวินาที

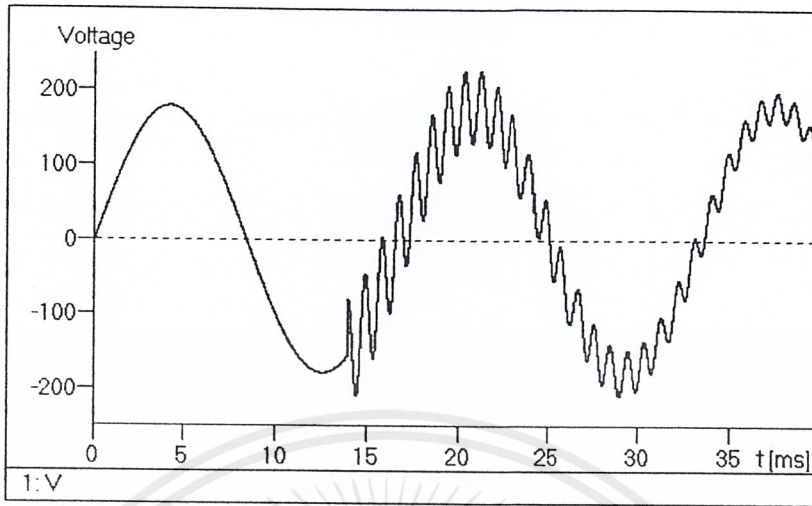


รูปที่ 5.38 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 12.5 มิลลิวินาที

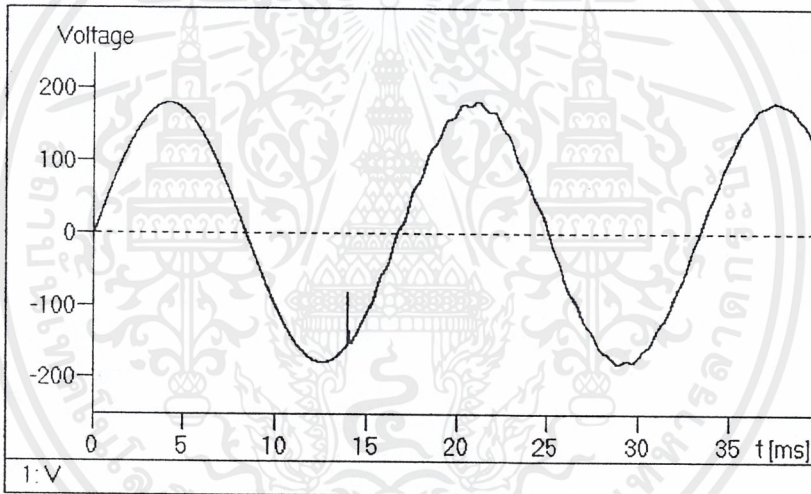


รูปที่ 5.39 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครเอคที่เวลา 12.5 มิลลิวินาที

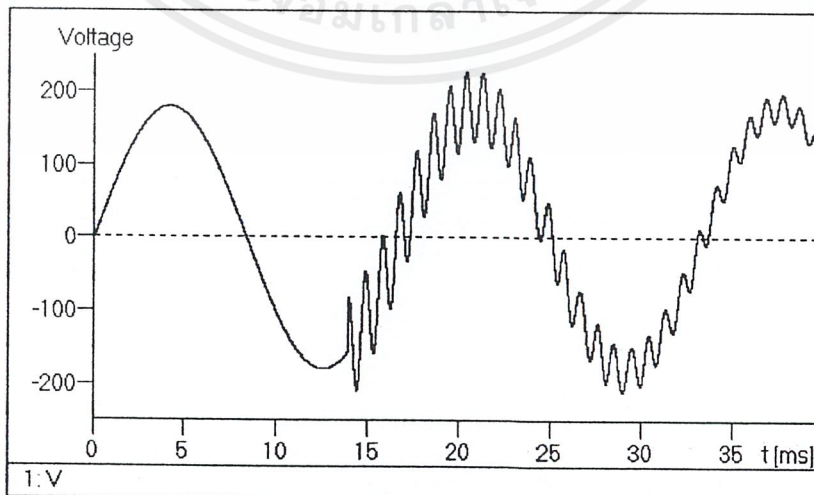
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.40 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 13.89 มิลลิวินาที

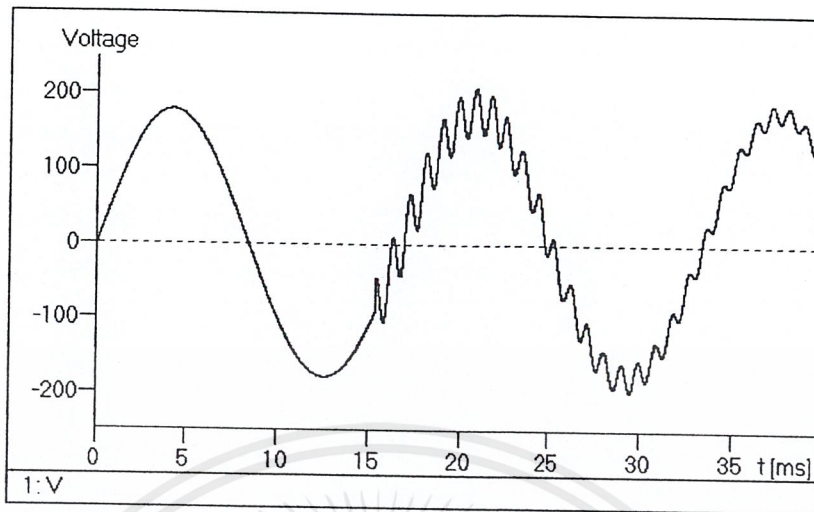


รูปที่ 5.41 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 13.89 มิลลิวินาที

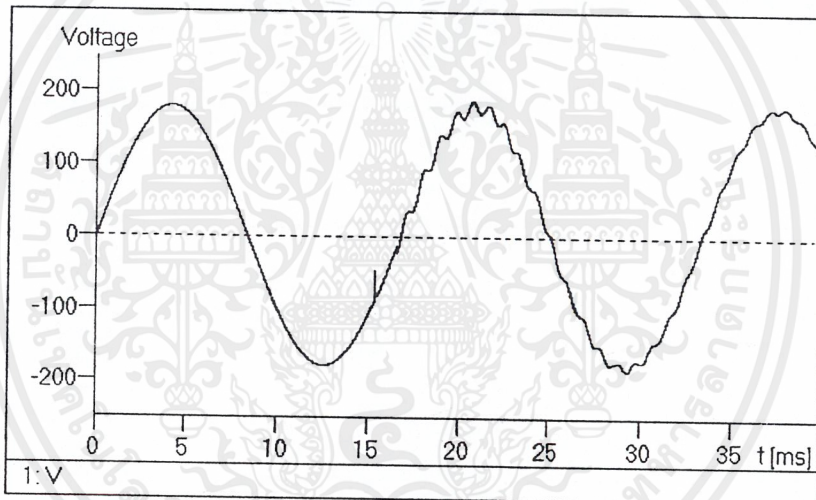


รูปที่ 5.42 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครแอคที่เวลา 13.89 มิลลิวินาที

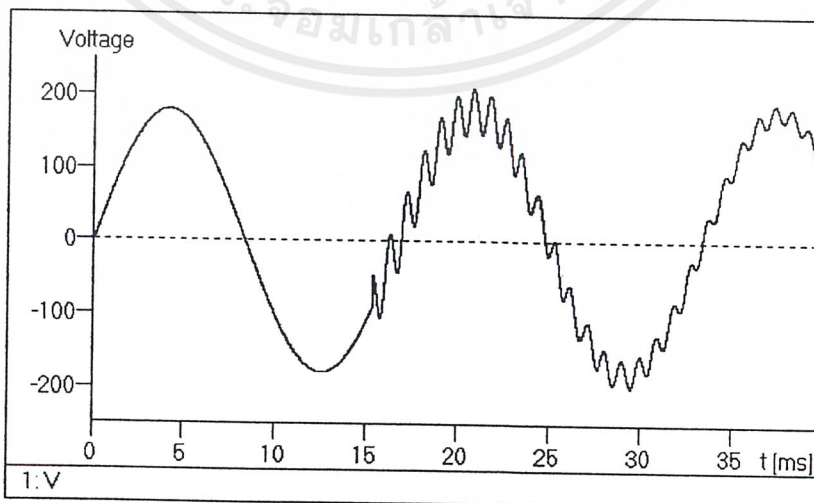
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.43 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 15.28 มิลลิวินาที

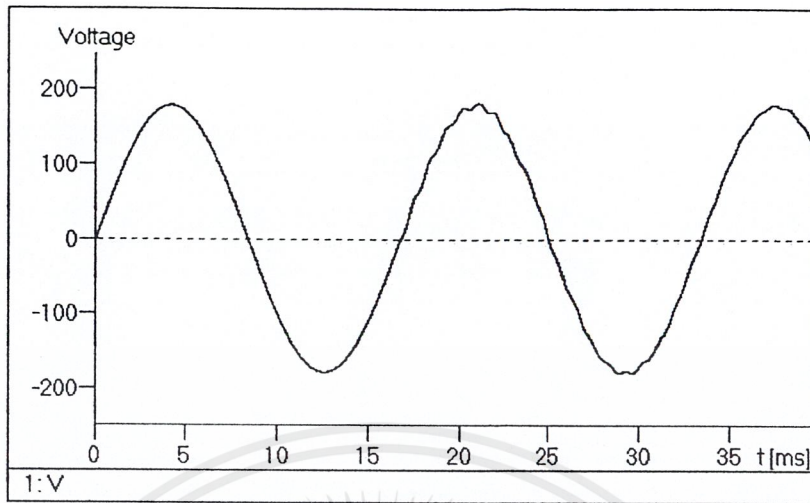


รูปที่ 5.44 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 15.28 มิลลิวินาที

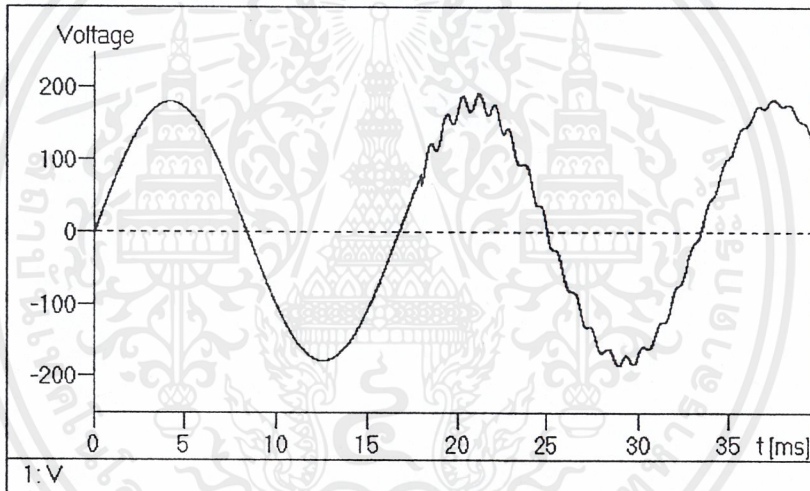


รูปที่ 5.45 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครแอคที่เวลา 15.28 มิลลิวินาที

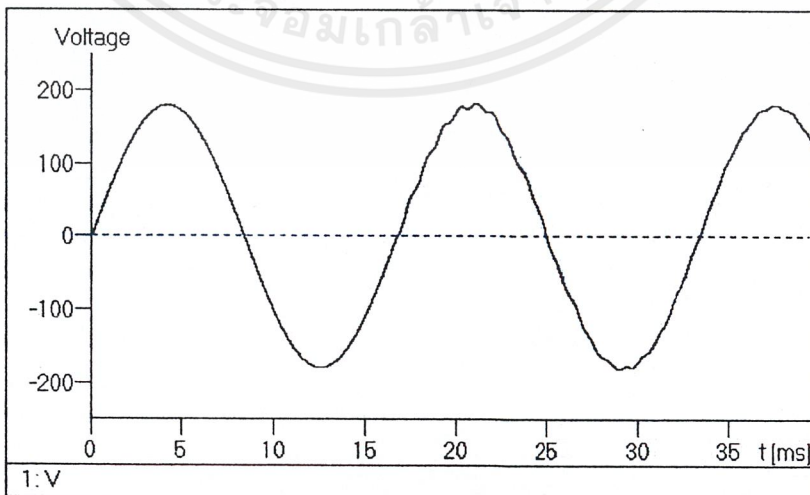
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.46 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 16.67 มิลลิวินาที

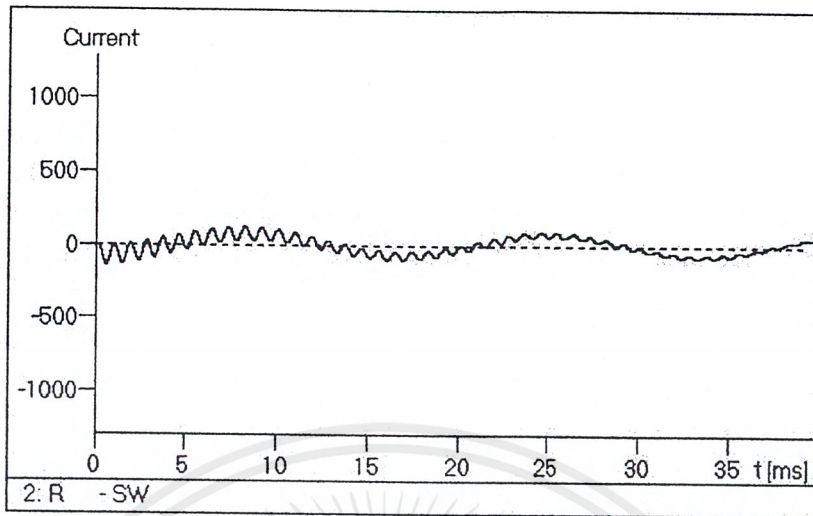


รูปที่ 5.47 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 16.67 มิลลิวินาที

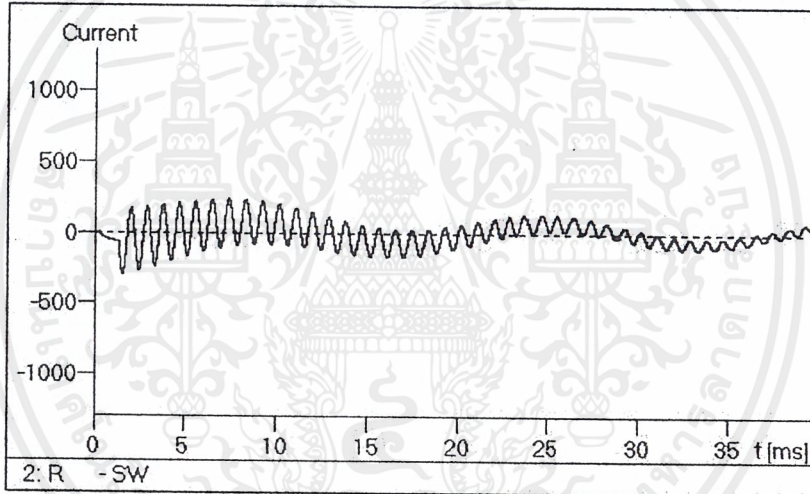


รูปที่ 5.48 แสดงแรงดันเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรแอคที่เวลา 16.67 มิลลิวินาที

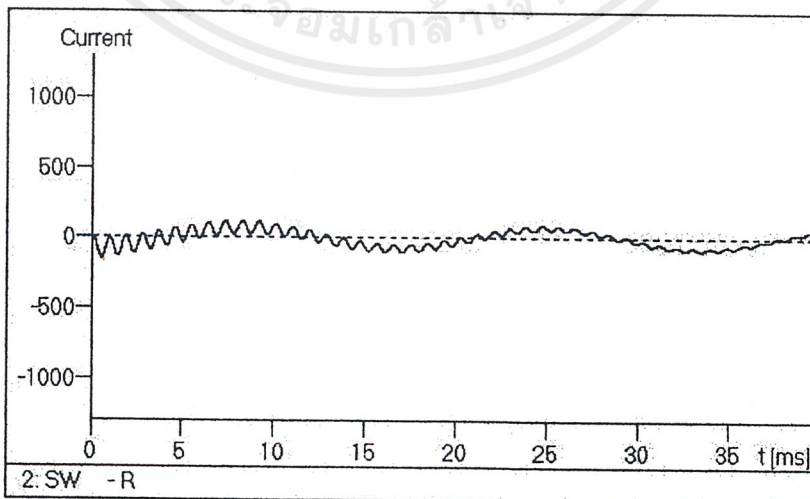
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.49 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 0 มิลลิวินาที

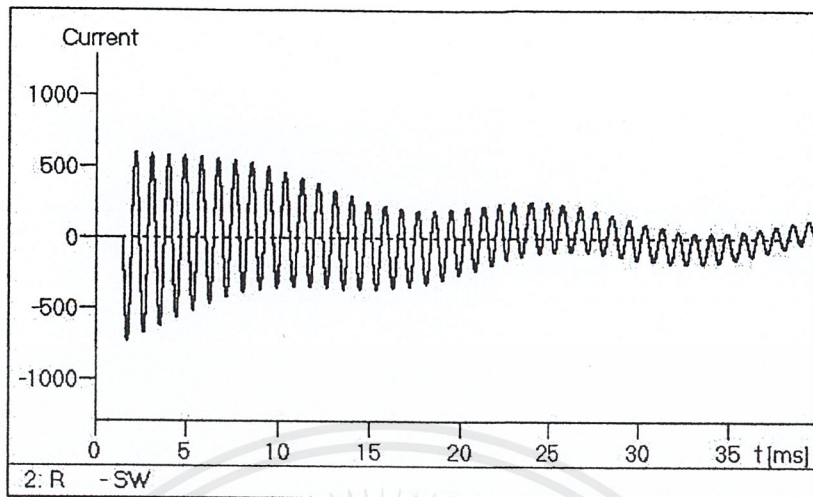


รูปที่ 5.50 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 0 มิลลิวินาที

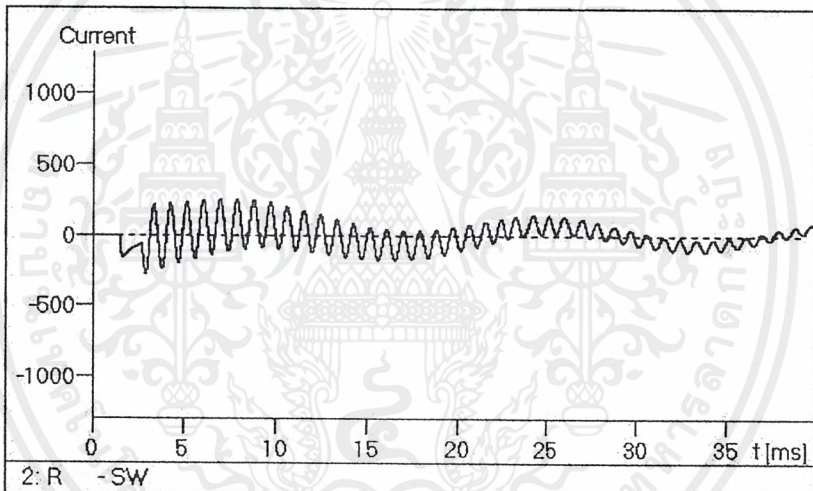


รูปที่ 5.51 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดโอดที่เวลา 0 มิลลิวินาที

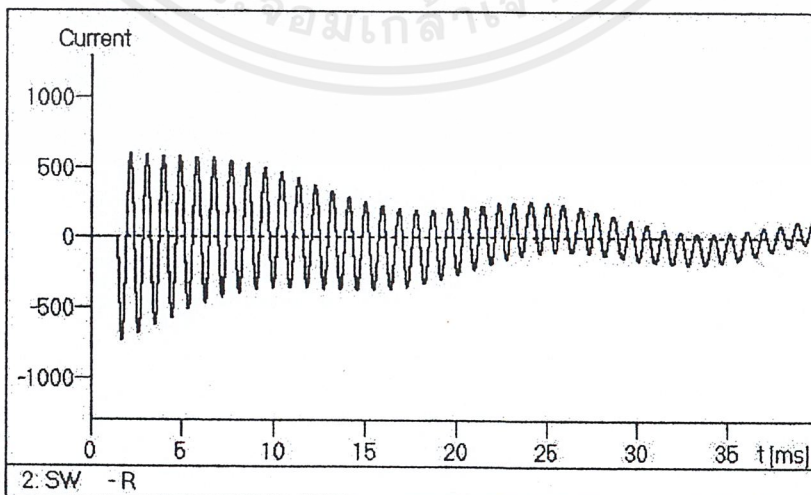
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.52 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 1.39 มิลลิวินาที

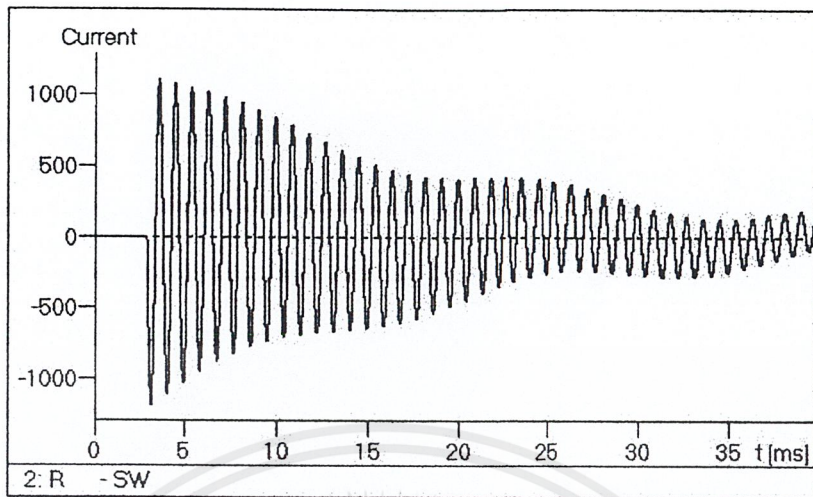


รูปที่ 5.53 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 1.39 มิลลิวินาที

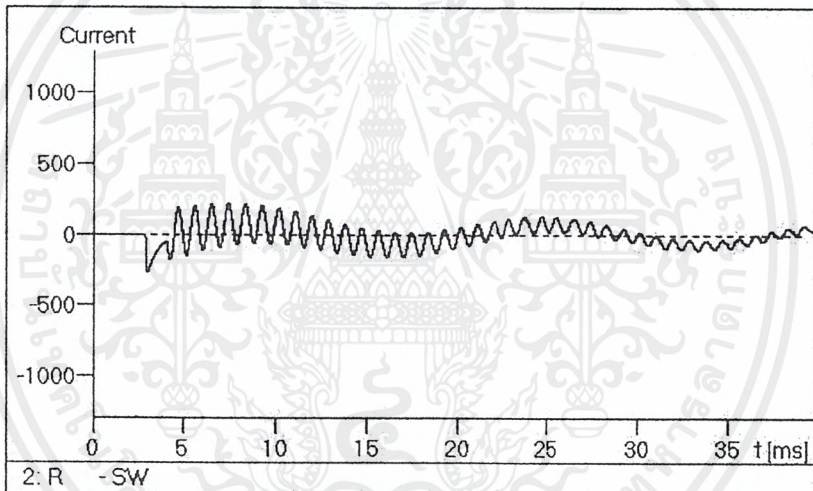


รูปที่ 5.54 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดโอดที่เวลา 1.39 มิลลิวินาที

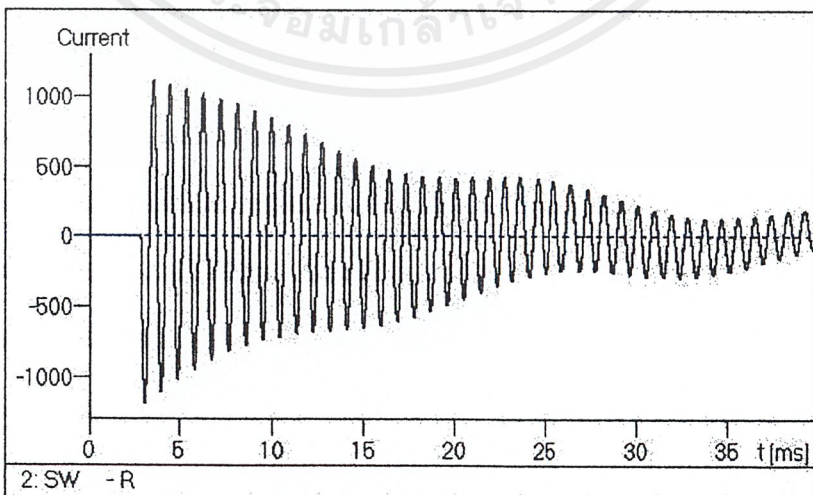
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.55 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 2.78 มิลลิวินาที

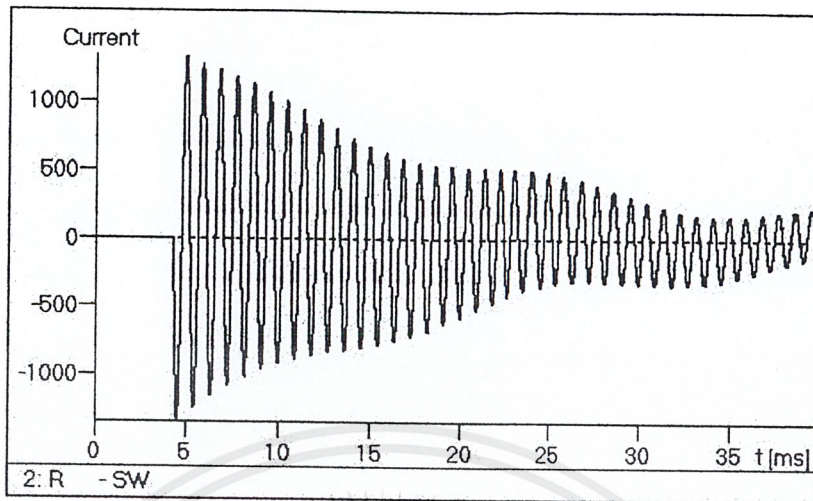


รูปที่ 5.56 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 2.78 มิลลิวินาที

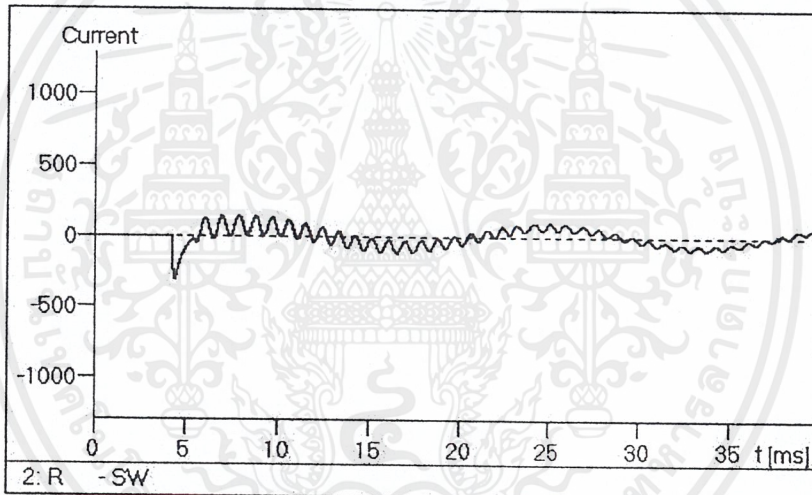


รูปที่ 5.57 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรแอคที่เวลา 2.78 มิลลิวินาที

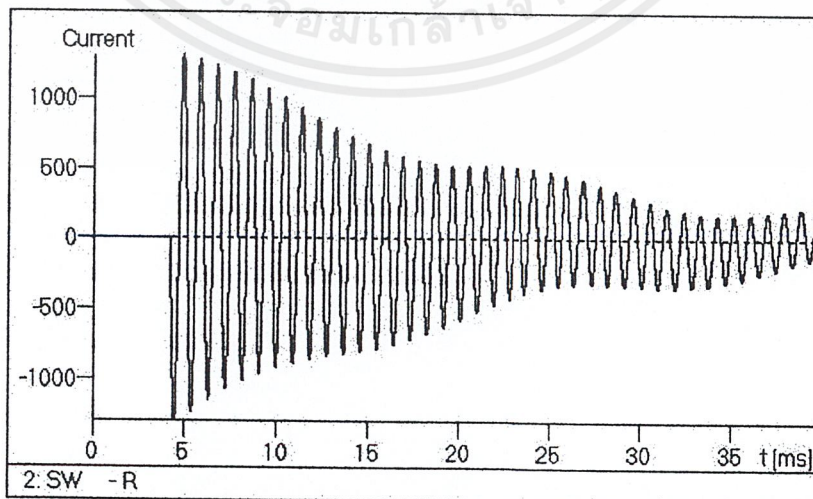
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.58 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 4.17 มิลลิวินาที

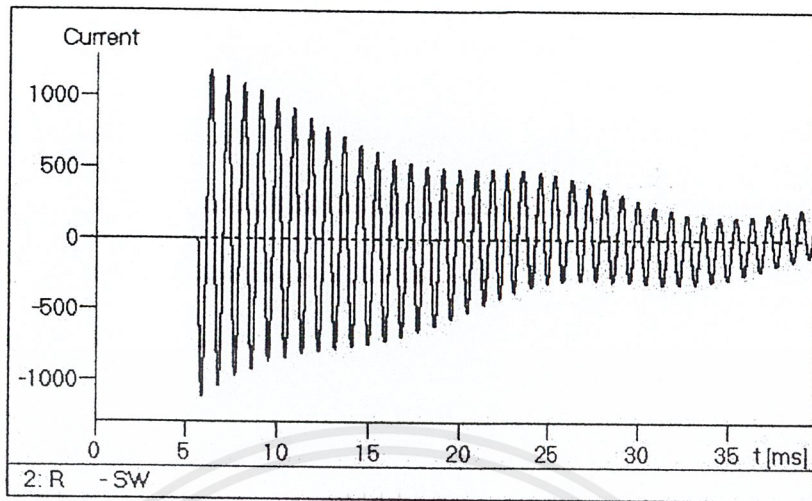


รูปที่ 5.59 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ด้วยวิธี resistance switching ที่เวลา 4.17 มิลลิวินาที

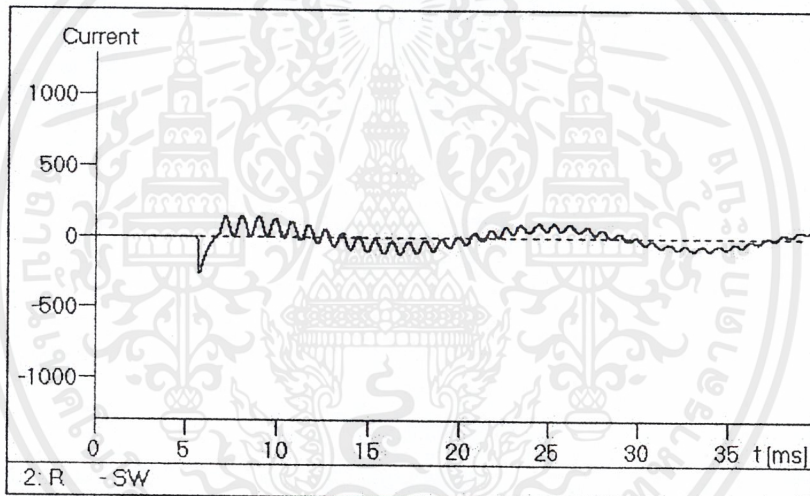


รูปที่ 5.60 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ด้วยการใช้ไดรแอกที่เวลา 4.17 มิลลิวินาที

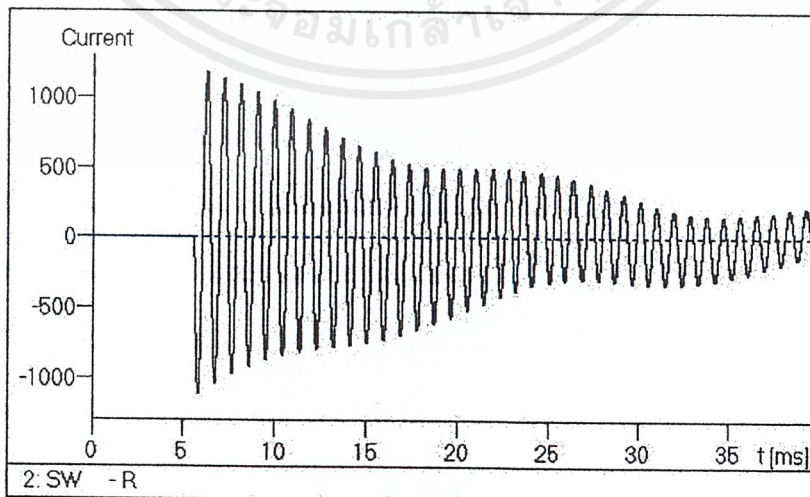
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.61 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 5.56 มิลลิวินาที

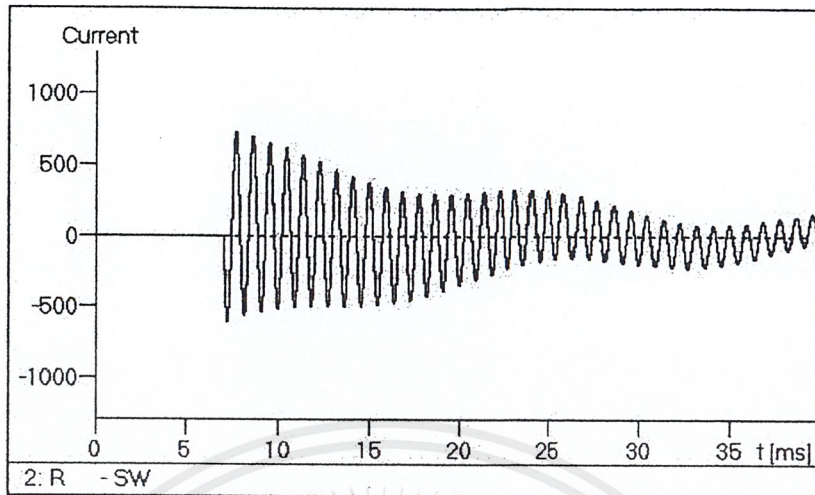


รูปที่ 5.62 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

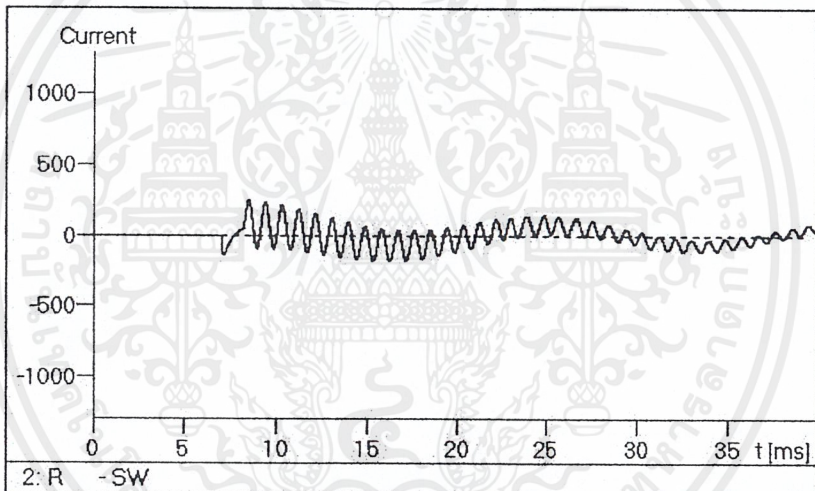


รูปที่ 5.63 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรแอคที่เวลา 5.56 มิลลิวินาที

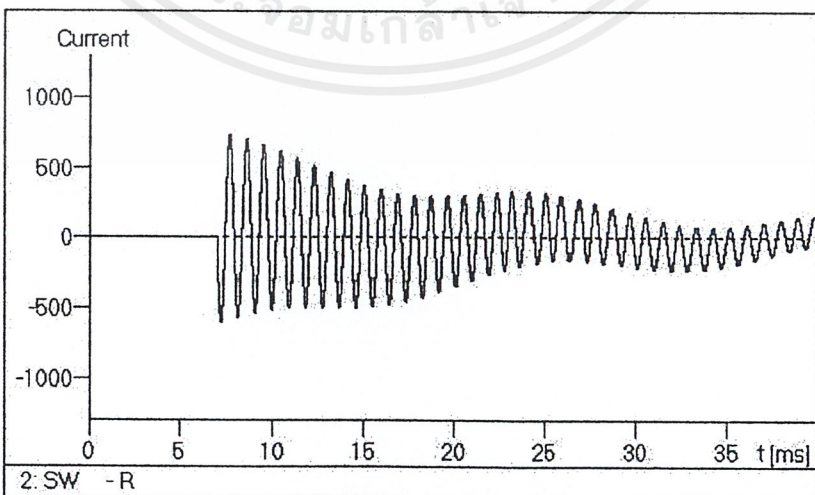
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.64 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 6.94 มิลลิวินาที

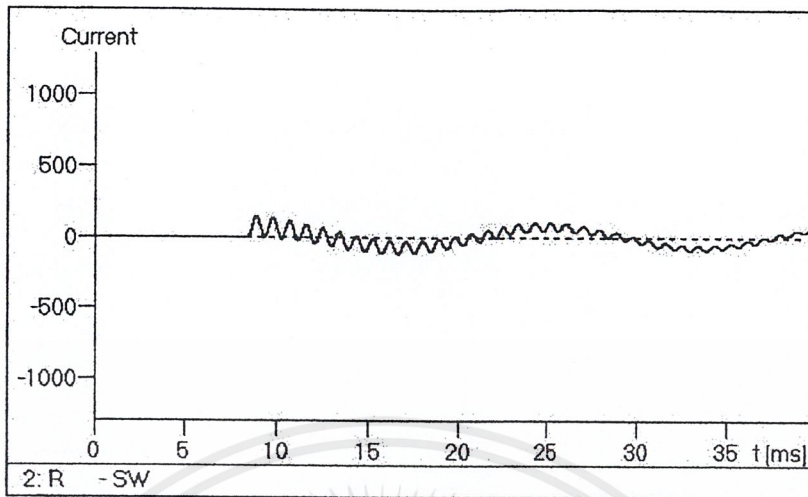


รูปที่ 5.65 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 6.94 มิลลิวินาที

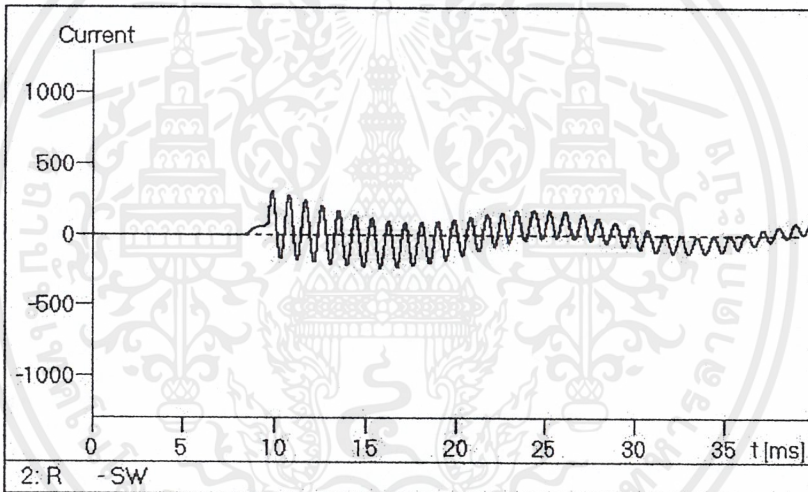


รูปที่ 5.66 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครแอคที่เวลา 6.94 มิลลิวินาที

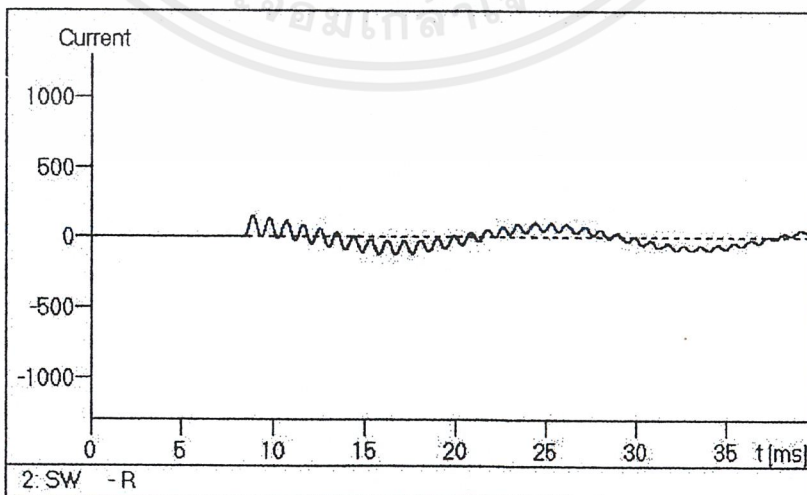
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.67 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 8.33 มิลลิวินาที

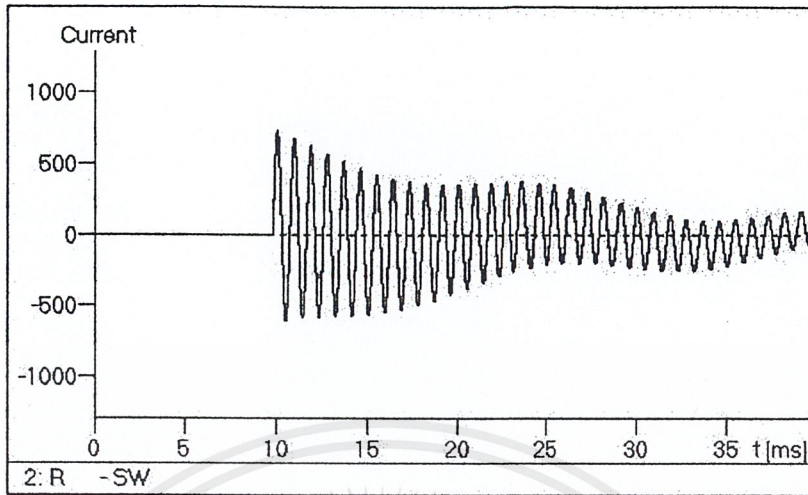


รูปที่ 5.68 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 8.33 มิลลิวินาที

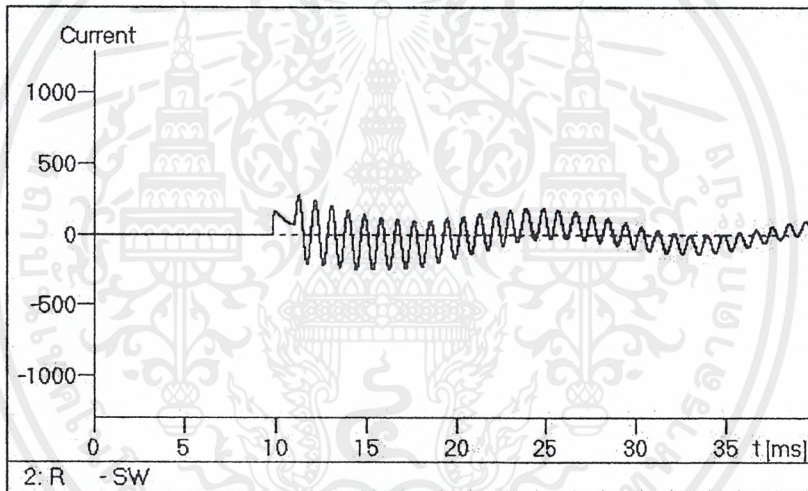


รูปที่ 5.69 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที

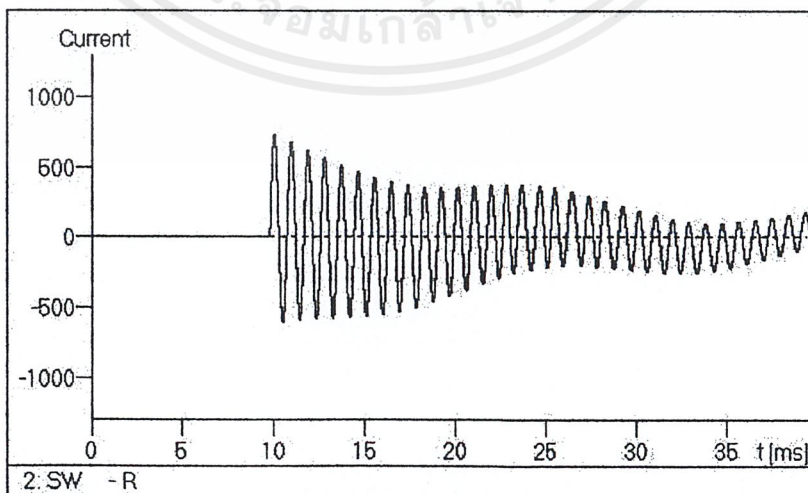
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.70 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 9.72 มิลลิวินาที

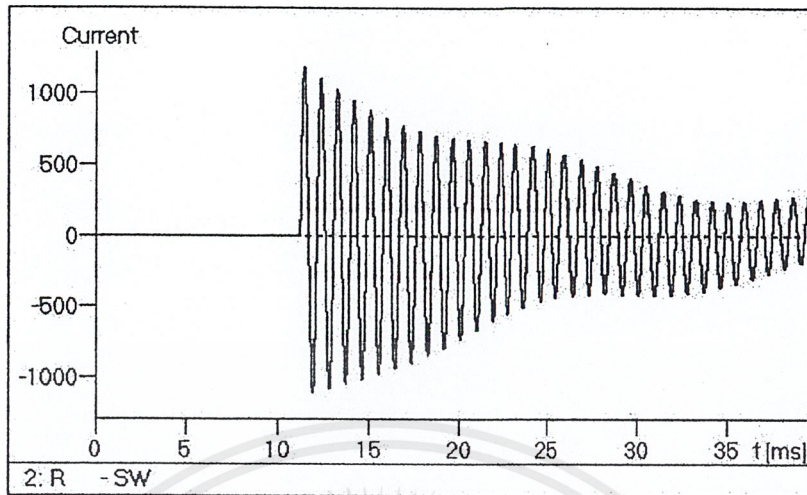


รูปที่ 5.71 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 9.72 มิลลิวินาที

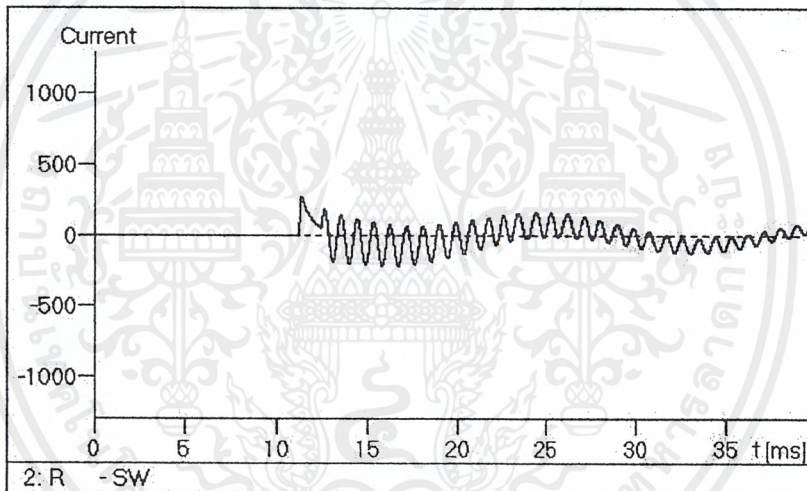


รูปที่ 5.72 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรแอคที่เวลา 9.72 มิลลิวินาที

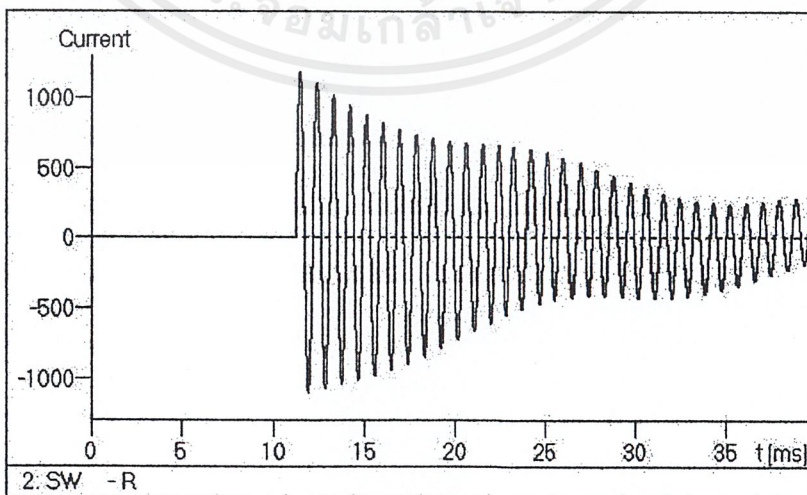
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.73 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 11.11 มิลลิวินาที

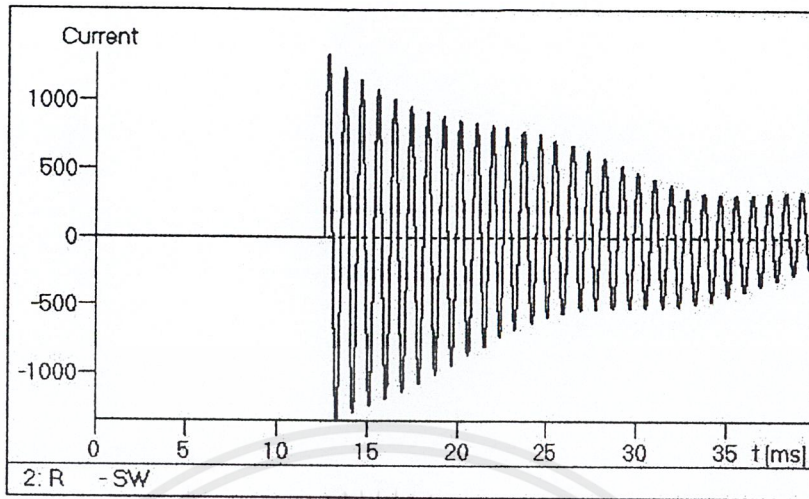


รูปที่ 5.74 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 11.11 มิลลิวินาที

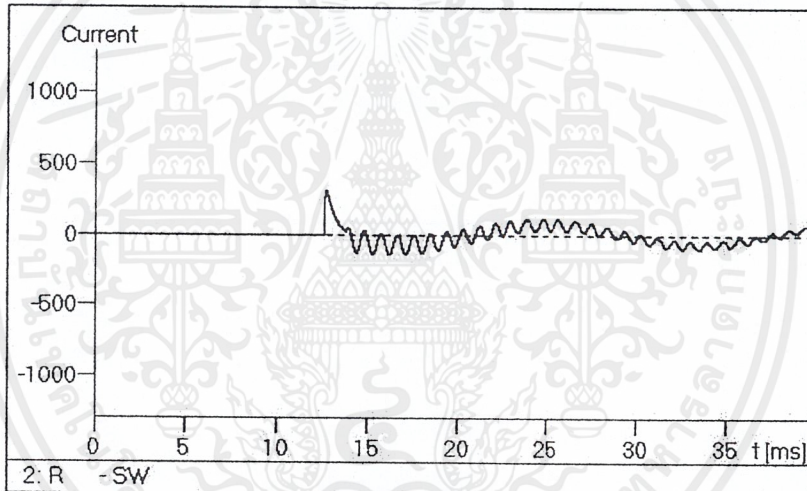


รูปที่ 5.75 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครแอตที่เวลา 11.11 มิลลิวินาที

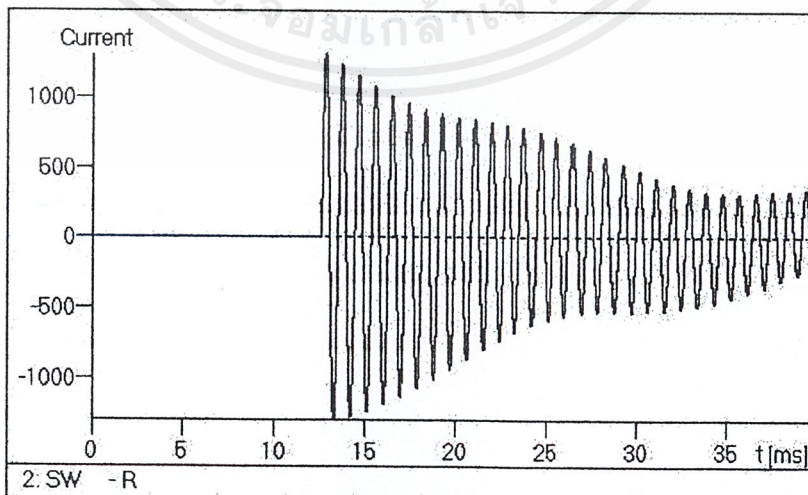
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.76 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคงที่เวลา 12.5 มิลลิวินาที

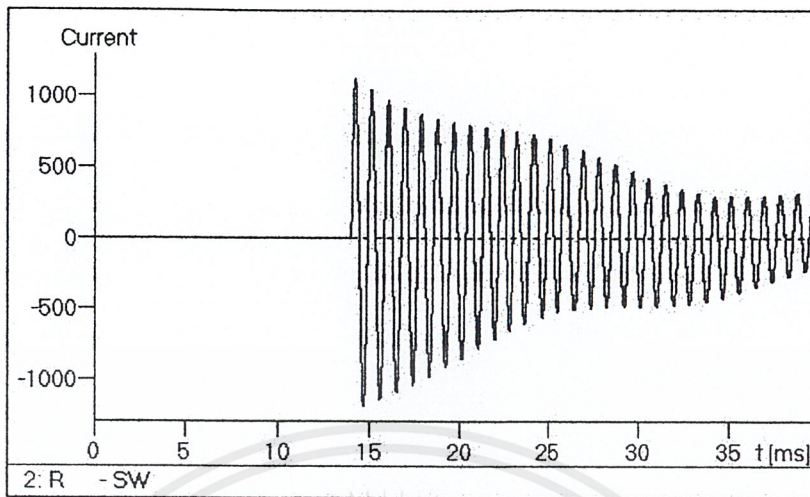


รูปที่ 5.77 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคงที่ด้วยวิธี resistance switching ที่เวลา 12.5 มิลลิวินาที

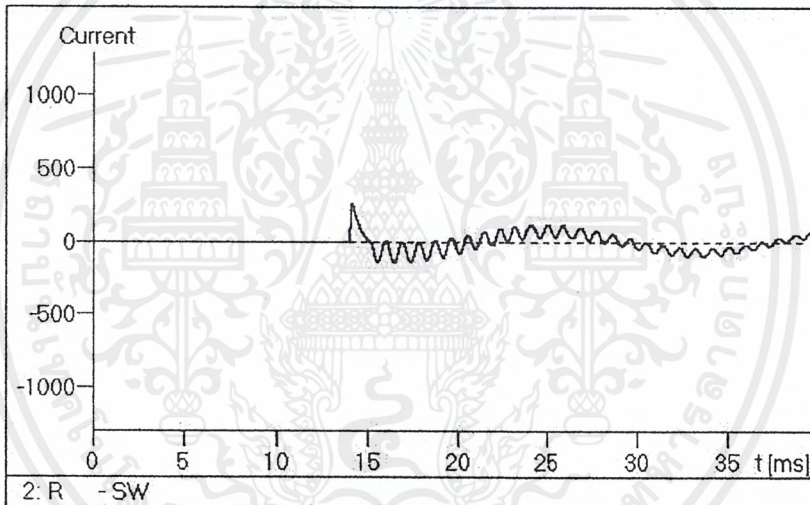


รูปที่ 5.78 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคงที่ด้วยการใช้ไดรแอกที่เวลา 12.5 มิลลิวินาที

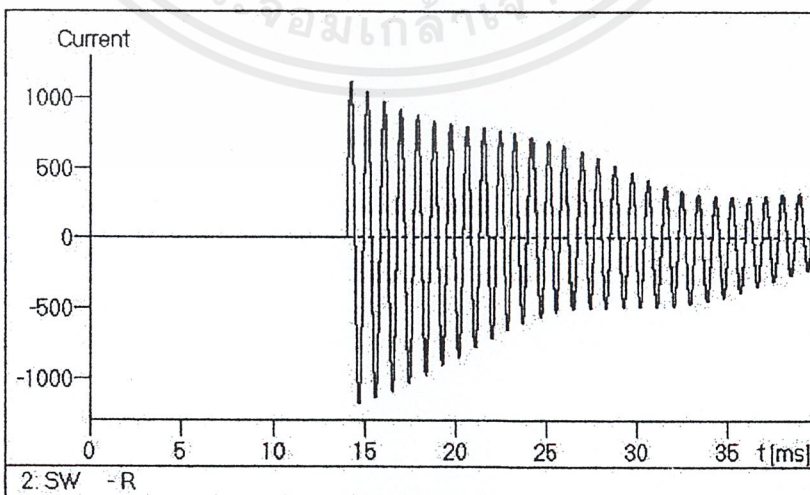
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.79 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 13.89 มิลลิวินาที

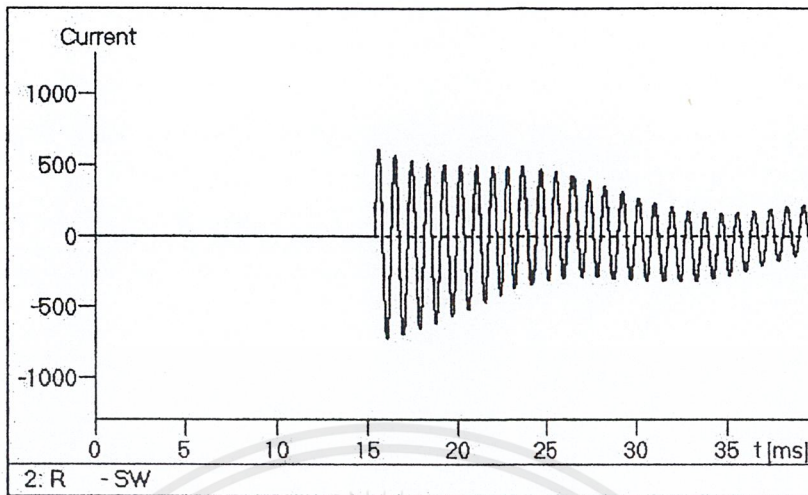


รูปที่ 5.80 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 13.89 มิลลิวินาที

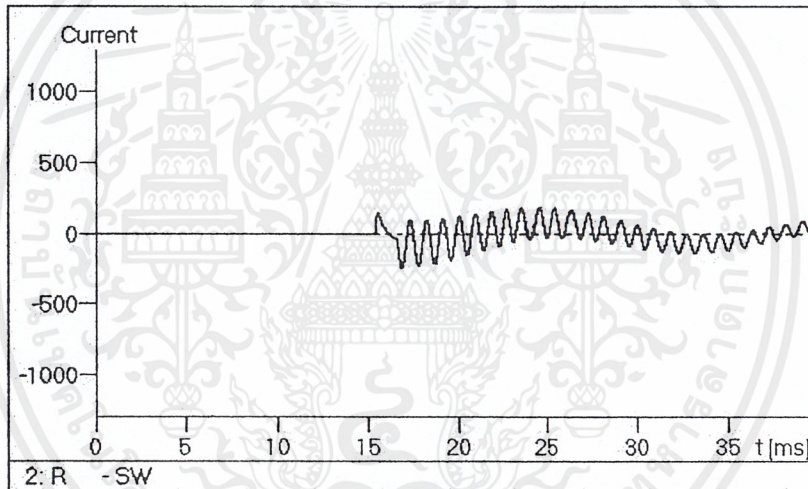


รูปที่ 5.81 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไดรแอคที่เวลา 13.89 มิลลิวินาที

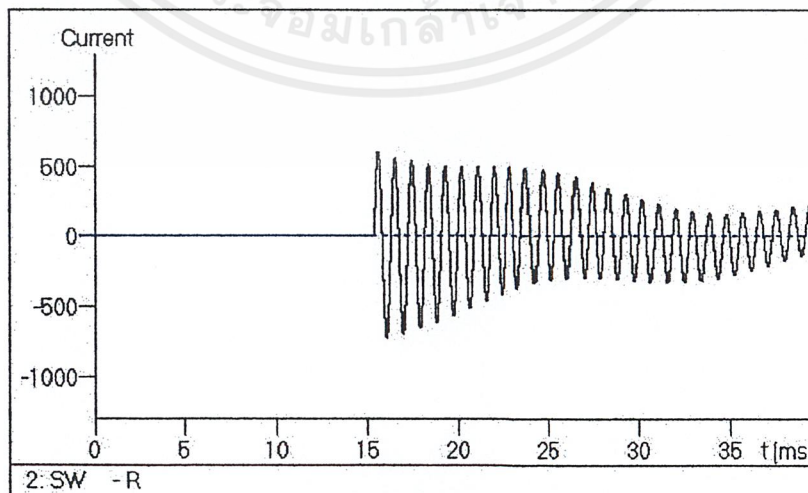
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.82 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 15.28 มิลลิวินาที

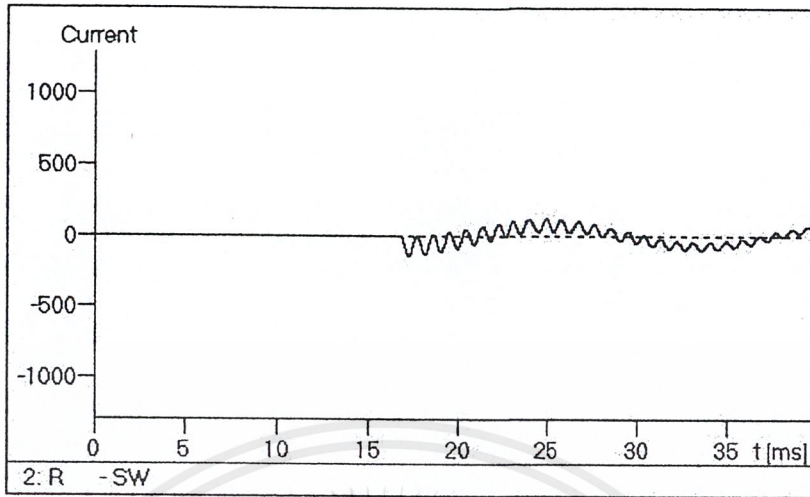


รูปที่ 5.83 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 15.28 มิลลิวินาที

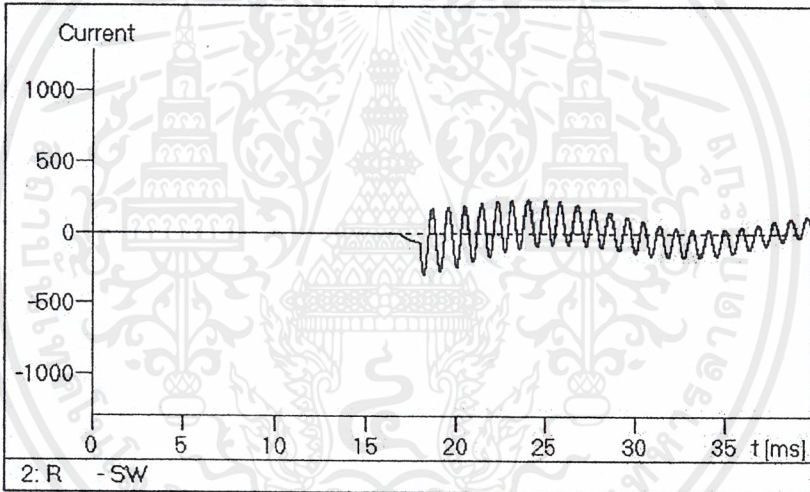


รูปที่ 5.84 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครแอคที่เวลา 15.28 มิลลิวินาที

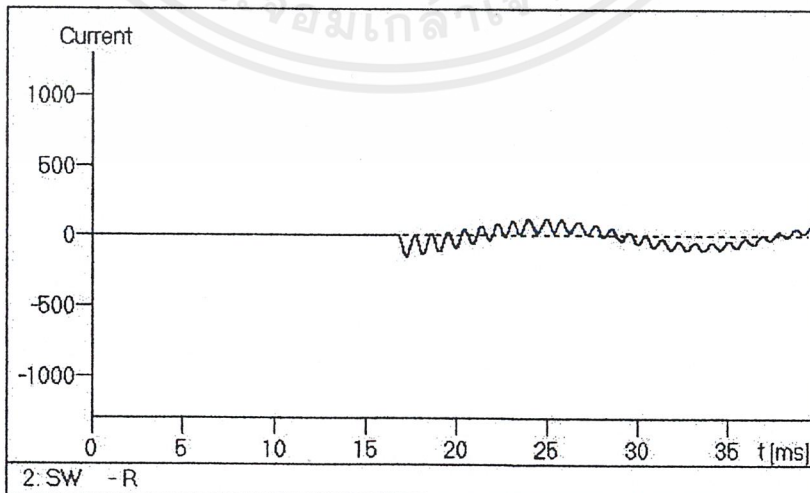
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.85 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทที่เวลา 16.67 มิลลิวินาที



รูปที่ 5.86 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยวิธี resistance switching ที่เวลา 16.67 มิลลิวินาที



รูปที่ 5.87 แสดงกระแสเมื่อสับคาปาซิเตอร์แบบคัทด้วยการใช้ไครเอคที่เวลา 16.67 มิลลิวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลาในการสับ		แรงดัน (โวลต์)	กระแส (แอมแปร์)
เรเดียนทางไฟฟ้า	มิลลิวินาที		
0	0	182.63	145.39
$\pi/6$	1.39	213.94	734.93
$2\pi/6$	2.78	244.77	1194.6
$3\pi/6$	4.17	259.94	1336.1
$4\pi/6$	5.56	226.36	1184.6
$5\pi/6$	6.94	210.58	730.90
π	8.33	182.64	145.40
$7\pi/6$	9.72	213.82	733.54
$8\pi/6$	11.11	247.73	1194.1
$9\pi/6$	12.5	259.97	1336.2
$10\pi/6$	13.89	226.67	1120.8
$11\pi/6$	15.28	210.45	727.71
2π	16.67	182.64	145.42

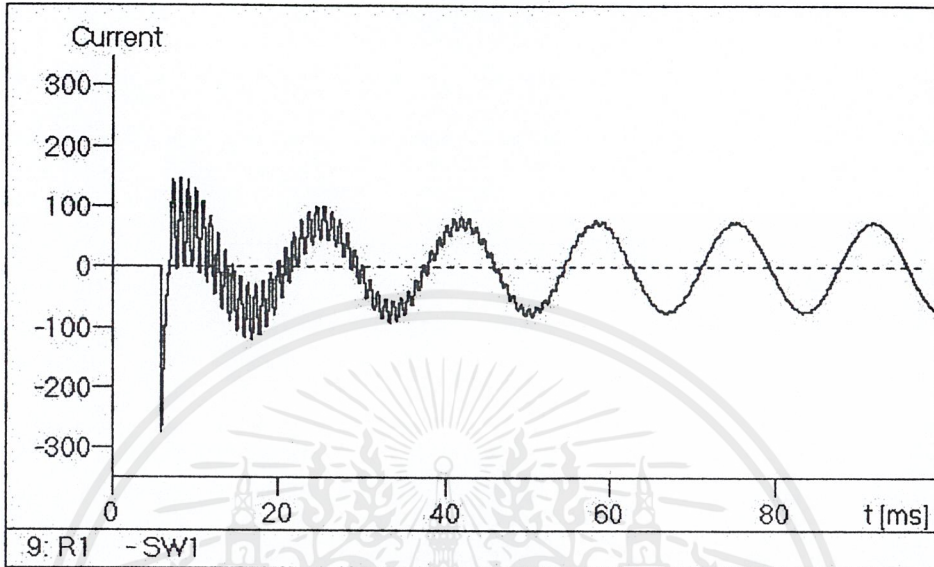
ตารางที่ 5.1 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด
เมื่อสับคาปาซิเตอร์เบงค์ที่เวลา 0 ถึง 2π เรเดียนทางไฟฟ้าของแรงดันคร่อมสวิตช์

จากการทดลองข้างต้น จะเห็นได้ว่าเมื่อสับคาปาซิเตอร์เบงค์ที่เวลา $3\pi/6$ เรเดียนทางไฟฟ้าของแรงดันคร่อมสวิตช์หรือที่เวลา 4.17 มิลลิวินาที ทำให้เกิดทรานเซียนท์มากที่สุดเมื่อเทียบกับที่เวลาอื่น ๆ ดังนั้นจึงทำการทดลองสับคาปาซิเตอร์เบงค์ที่เวลา $3\pi/6$ เรเดียนทางไฟฟ้าเพียงอย่างเดียว

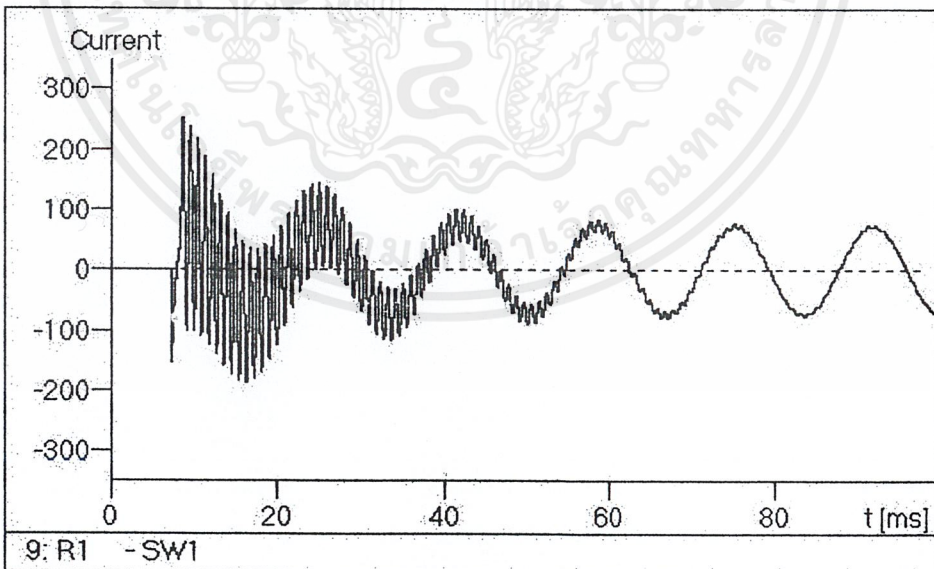
เวลาในการสับ		แรงดัน (โวลต์)	กระแส (แอมแปร์)
เรเดียทางไฟฟ้า	มิลลิวินาที		
0	0	191.33	302.29
$\pi/6$	1.39	192.82	277.81
$2\pi/6$	2.78	189.10	272.59
$3\pi/6$	4.17	182.78	308.75
$4\pi/6$	5.56	182.00	262.30
$5\pi/6$	6.94	187.36	249.45
π	8.33	191.34	302.55
$7\pi/6$	9.72	192.81	277.78
$8\pi/6$	11.11	189.94	272.47
$9\pi/6$	12.5	182.79	308.76
$10\pi/6$	13.89	182.01	262.45
$11\pi/6$	15.28	187.43	249.93
2π	16.67	191.32	302.32

ตารางที่ 5.2 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด เมื่อสับคาปาซิเตอร์ ด้วยวิธี resistance switching ที่เวลา 0 ถึง 2π เรเดียทางไฟฟ้าของแรงดันคร่อมสวิตช์

จากการทดลองข้างต้น จะเห็นได้ว่าเมื่อสับคาปาซิเตอร์เบงค์ด้วยวิธี resistance switching ที่เวลา $4\pi/6$ เรเดียทางไฟฟ้าของแรงดันคร่อมสวิตช์หรือที่เวลา 5.56 มิลลิวินาที และที่เวลา $5\pi/6$ เรเดียทางไฟฟ้าของแรงดันคร่อมสวิตช์หรือที่เวลา 6.94 มิลลิวินาที ทำให้เกิดทรานเซียนท์ที่มีขนาดใกล้เคียงกัน แต่เมื่อพิจารณาการตอบสนองของทรานเซียนท์ประกอบด้วย พบว่าที่เวลา $4\pi/6$ เรเดียทางไฟฟ้าของแรงดันคร่อมสวิตช์ ทำให้ทรานเซียนท์เข้าสู่สภาวะอยู่ตัว (steady state) ได้เร็วที่สุด เมื่อเทียบกับที่เวลาอื่น ๆ เมื่อเทียบกับที่เวลาอื่น ๆ แสดงได้ดังรูป 5.29 และรูป 5.30 ดังนั้นจึงศึกษาวิธีการลดสวิตช์ทรานเซียนท์ด้วยวิธี resistance switching โดยทำการสับที่เวลา $4\pi/6$ เรเดียทางไฟฟ้าเพียงอย่างเดียว



รูปที่ 5.88 แสดงกระแสเมื่อสับคาปาซิเตอร์แบงค์ที่เวลา 5.56 มิลลิวินาทีจนเข้าสู่สภาวะอยู่ตัว



รูปที่ 5.89 แสดงกระแสเมื่อสับคาปาซิเตอร์แบงค์ที่เวลา 6.94 มิลลิวินาทีจนเข้าสู่สภาวะอยู่ตัว

เวลา		แรงดัน (โวลต์)	กระแส (แอมแปร์)
เรเดียทางไฟฟ้า	มิลลิวินาที		
0	0	182.49	145.39
$\pi/6$	1.39	213.58	729.40
$2\pi/6$	2.78	246.76	1185.7
$3\pi/6$	4.17	258.63	1325.8
$4\pi/6$	5.56	226.40	1176.4
$5\pi/6$	6.94	210.28	726.10
π	8.33	182.49	145.40
$7\pi/6$	9.72	213.46	728.01
$8\pi/6$	11.11	246.1	1185.0
$9\pi/6$	12.5	258.67	1325.9
$10\pi/6$	13.89	226.40	1177.0
$11\pi/6$	15.28	210.16	723.5
2π	16.67	182.49	145.42

ตารางที่ 5.3 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด เมื่อสับคาปาซิเตอร์
ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค
ที่เวลา 0 ถึง 2π เรเดียทางไฟฟ้าของแรงดันคร่อมสวิตช์

จากการทดลองข้างต้น จะเห็นได้ว่าเมื่อสับคาปาซิเตอร์เบงก์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอคที่เวลา 0, π , 2π เรเดียทางไฟฟ้าของแรงดันคร่อมสวิตช์ ซึ่งเป็นเวลาที่แรงดันคร่อมสวิตช์เท่ากับศูนย์พอดี ทำให้เกิดทรานเซียนท์น้อยที่สุดเมื่อเทียบกับที่เวลาอื่น ๆ ดังนั้นจึงศึกษาวิธีการลดสวิตช์ทรานเซียนท์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค โดยทำการสับที่เวลา π เรเดียทางไฟฟ้าเพียงอย่างเดียว

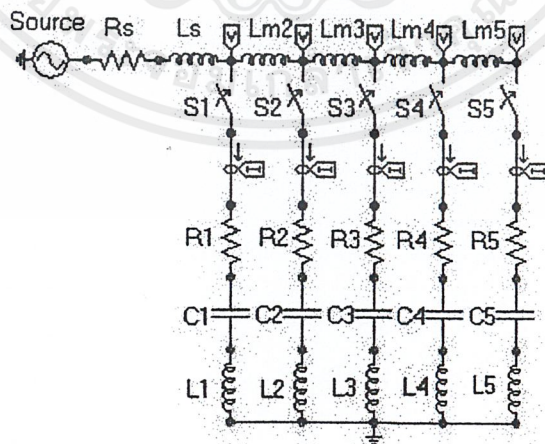
บทที่ 6

การเปรียบเทียบวิธีลดสวิตชิงทรานเซียนท์

ในบทนี้จะเป็นการเปรียบเทียบวิธีการลดสวิตชิงทรานเซียนท์ระหว่างการสับคาปาซิเตอร์ด้วยวิธี resistance switching และการสับคาปาซิเตอร์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไดรแอกโดยนำผลที่ได้จากบทที่ 5 มาเลือกช่วงเวลาในการสับคาปาซิเตอร์เบงค์ที่ทำให้เกิดทรานเซียนท์มากที่สุด และช่วงเวลาที่เหมาะสมในการสับคาปาซิเตอร์เบงค์ที่ทำให้เกิดทรานเซียนท์น้อยที่สุดสำหรับวิธี resistance switching และการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไดรแอก

6.1 การทดลองสับคาปาซิเตอร์เบงค์ในช่วงเวลาที่ทำให้เกิดทรานเซียนท์มากที่สุด

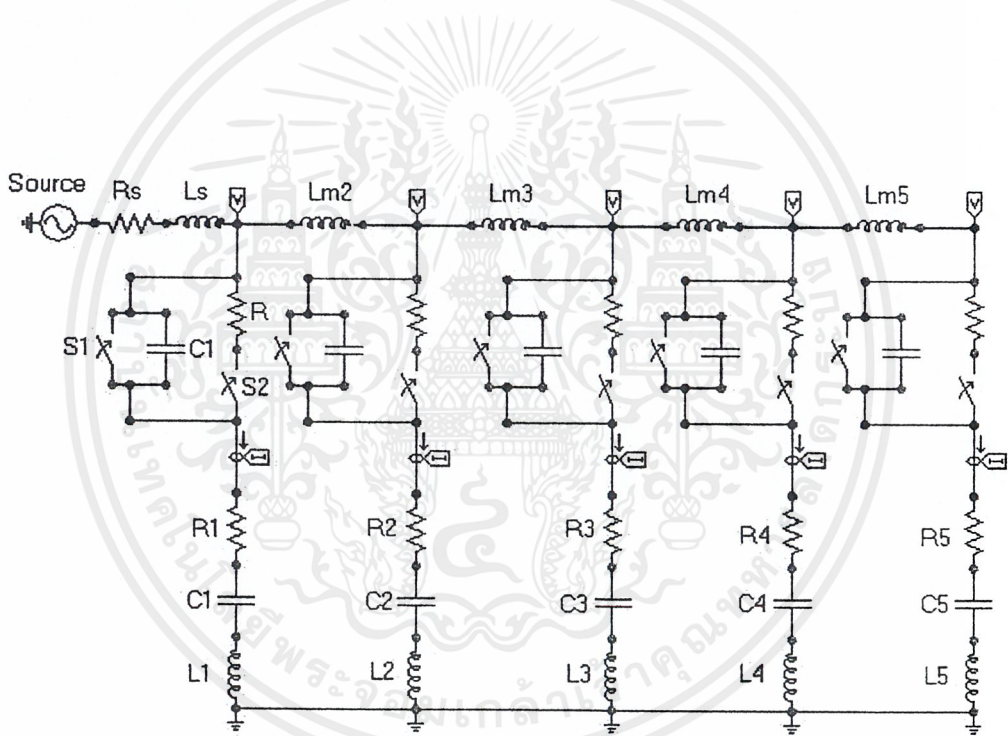
- สิ่งที่ต้องการศึกษา คือเราต้องการดูขนาดของแรงดันและกระแสที่ได้เมื่อสับคาปาซิเตอร์เบงค์ในช่วงเวลาที่ทำให้เกิดทรานเซียนท์มากที่สุด
- วิธีการทดลอง
 1. ใช้แบบจำลองจากหัวข้อ 4.3 มาใช้ในการวิเคราะห์การสับคาปาซิเตอร์เบงค์
 2. สับคาปาซิเตอร์ในช่วงเวลาที่ทำให้เกิดทรานเซียนท์มากที่สุด คือ ที่เวลา $3\pi/6$ เรเดียนทางไฟฟ้า
 3. วัดขนาดแรงดันและกระแส



รูปที่ 6.1 แสดงแบบจำลองที่ใช้ในการสับคาปาซิเตอร์

6.2 การทดลองสับคาปาซิเตอร์เบงค์ด้วยวิธี resistance switching

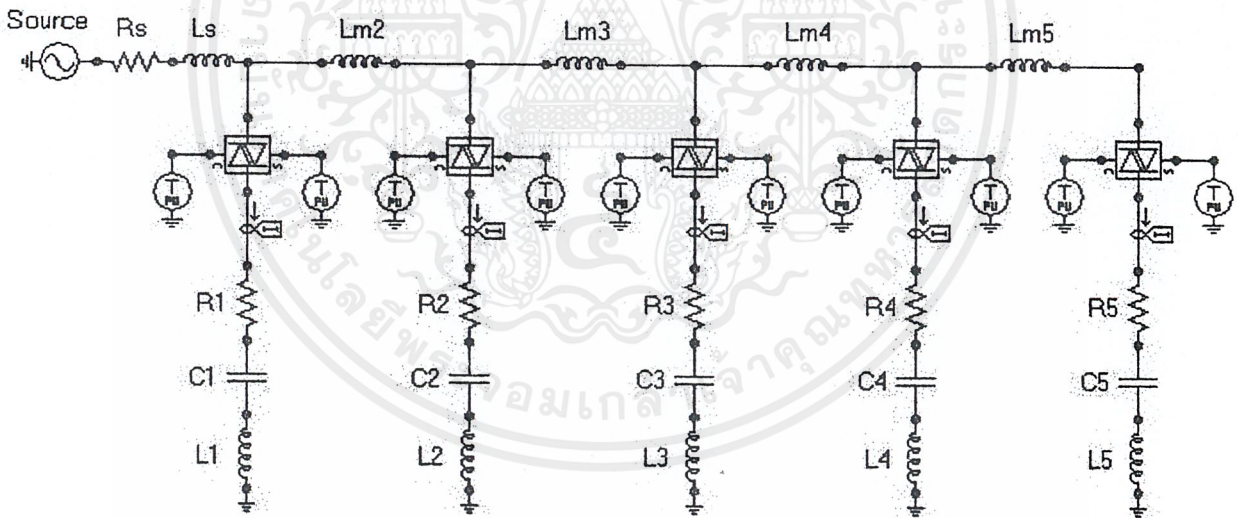
- สิ่งที่ต้องการศึกษา คือเราต้องการดูขนาดของแรงดันและกระแสที่ได้เมื่อสับคาปาซิเตอร์เบงค์ด้วยวิธี resistance switching ในช่วงเวลาที่เหมาะสม คือที่เวลา $4\pi/6$ และ $5\pi/6$ เรเดียนทางไฟฟ้า
- วิธีการทดลอง
 1. ใช้แบบจำลองในรูปที่ 4.12 มาใช้ในการวิเคราะห์การสับคาปาซิเตอร์เบงค์โดยเปลี่ยนสวิตช์ที่ใช้สับเป็นสวิตช์แบบ resistance switching
 2. สับคาปาซิเตอร์ในช่วงเวลาที่เหมาะสม คือที่ เวลา $4\pi/6$ และ $5\pi/6$ เรเดียนทางไฟฟ้า
 3. วัดขนาดแรงดันและกระแส



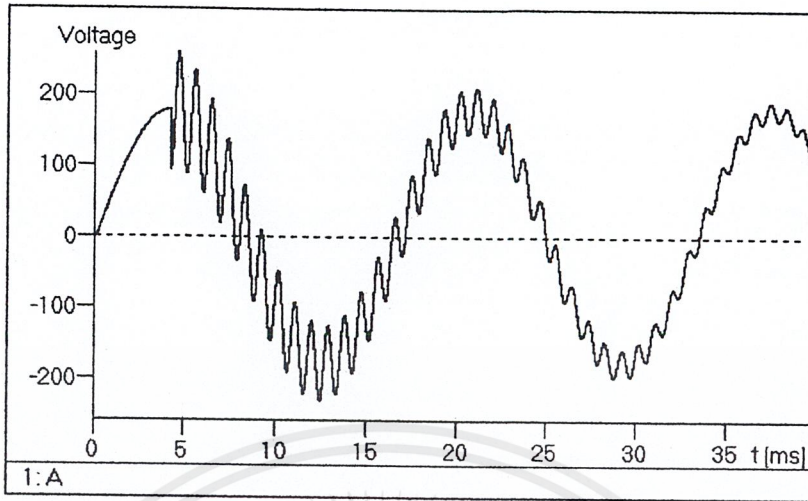
รูปที่ 6.2 แสดงแบบจำลองที่ใช้ resistance switching

6.3 การทดลองสับคาปาซิเตอร์เบงค์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค

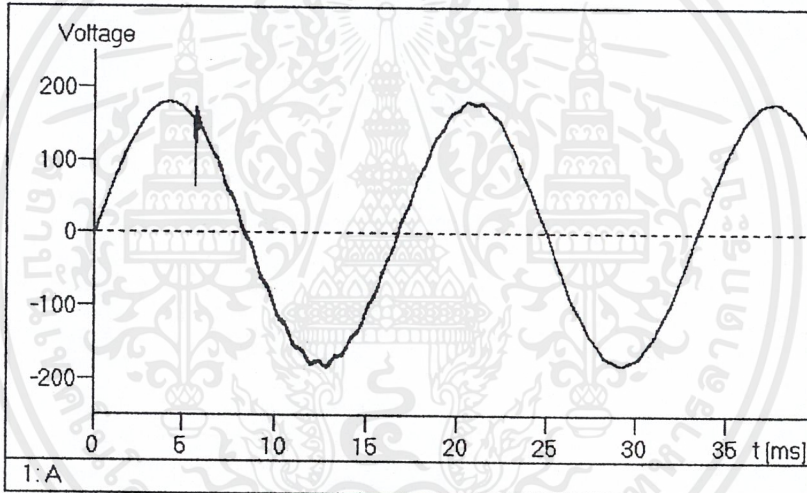
- สิ่งที่ต้องการศึกษา คือ เราต้องการดูขนาดของแรงดันและกระแสที่ได้เมื่อสับคาปาซิเตอร์เบงค์ด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค
- วิธีการทดลอง
 1. ใช้แบบจำลองในรูปที่ 4.12 มาใช้ในการวิเคราะห์การสับคาปาซิเตอร์เบงค์โดยเปลี่ยนสวิตช์ที่ใช้สับเป็นการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค
 2. สับคาปาซิเตอร์ในช่วงเวลาที่เหมาะสม คือ ที่เวลา π เรเดียนทางไฟฟ้า
 3. วัดขนาดแรงดันและกระแส



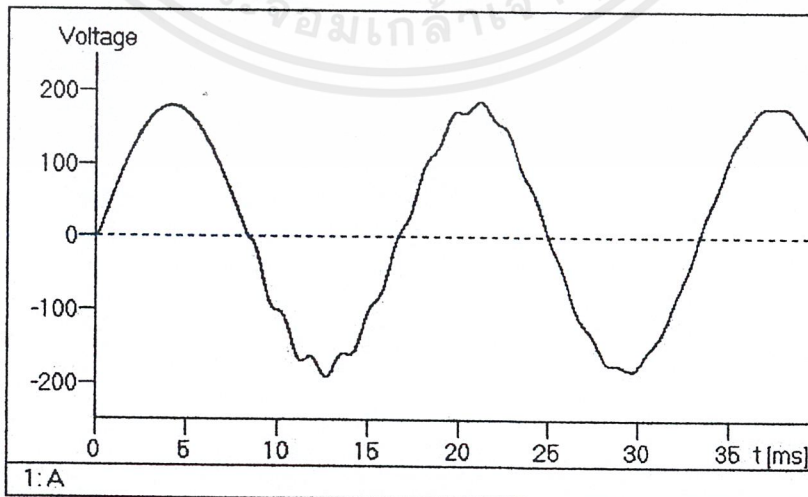
รูปที่ 6.3 แสดงแบบจำลองที่ใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไครแอค



รูปที่ 6.4 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ที่เวลา 4.17 มิลลิวินาที

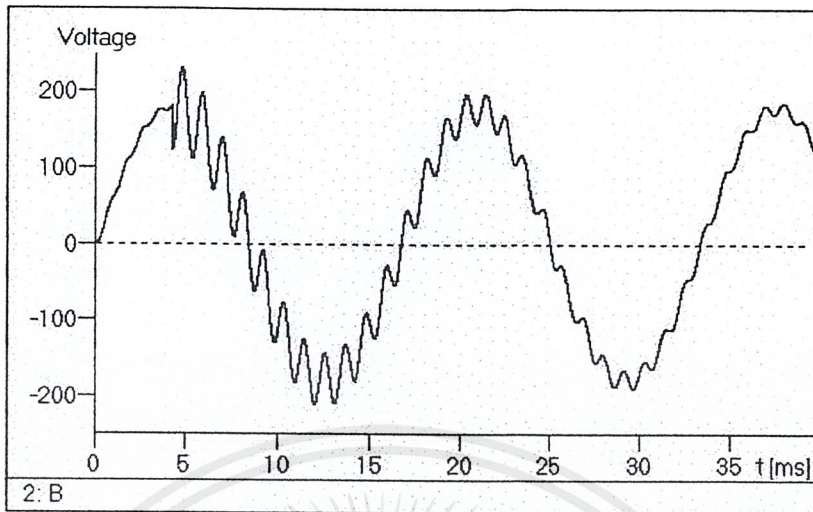


รูปที่ 6.5 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

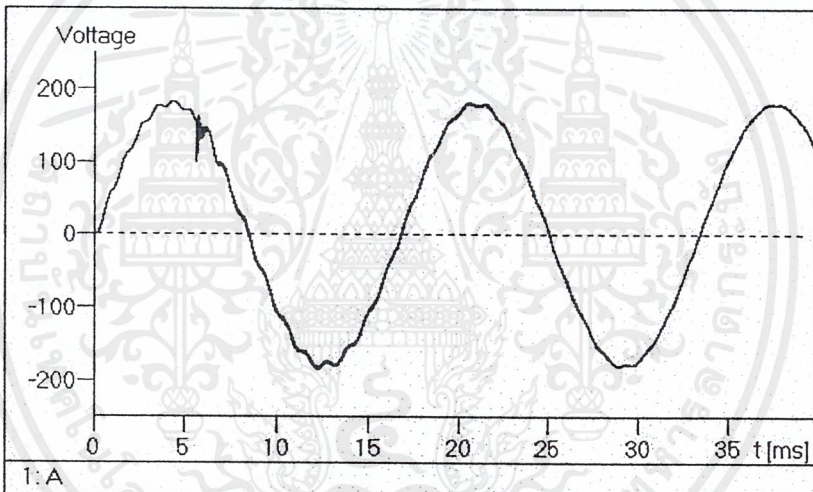


รูปที่ 6.6 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ด้วยการใส่ไครแอคที่เวลา 8.33 มิลลิวินาที

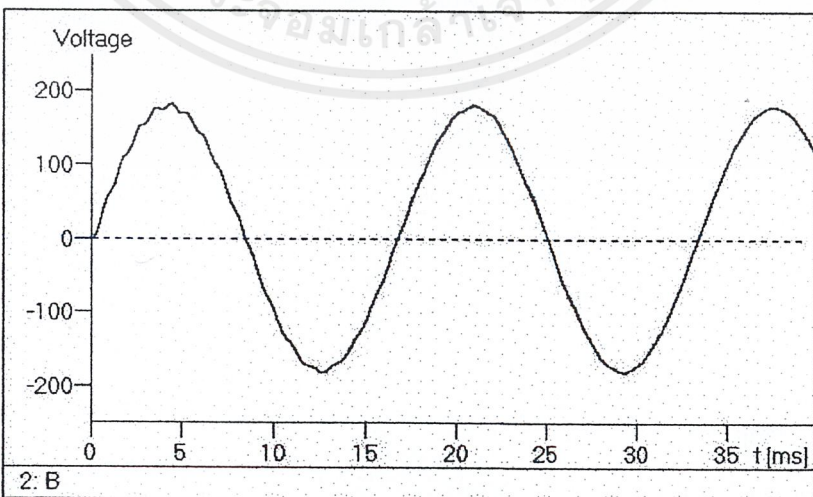
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ที่เวลา 4.17 มิลลิวินาที

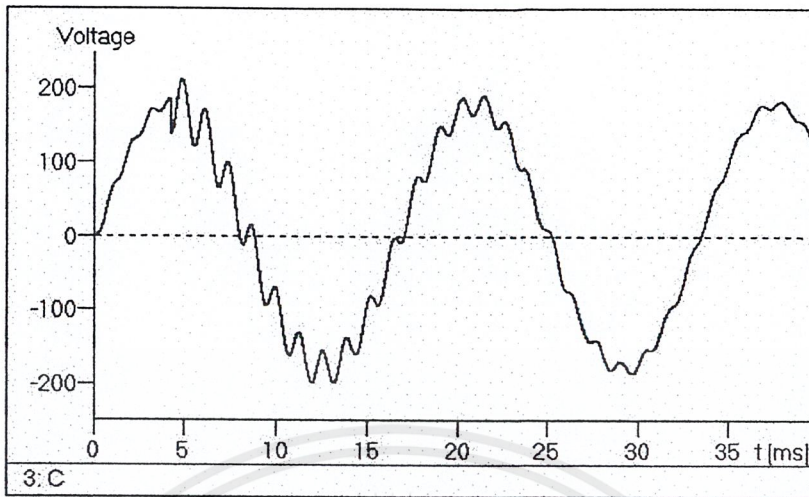


รูปที่ 6.8 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

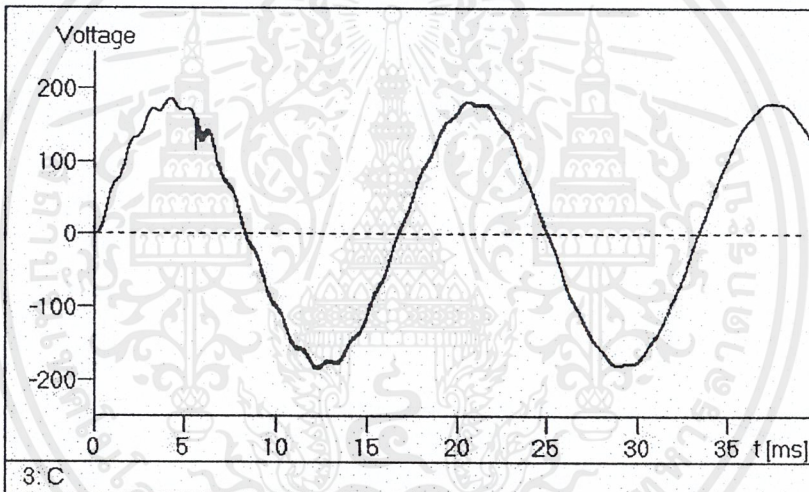


รูปที่ 6.9 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ด้วยการใช้ไดรแอกที่เวลา 8.33 มิลลิวินาที

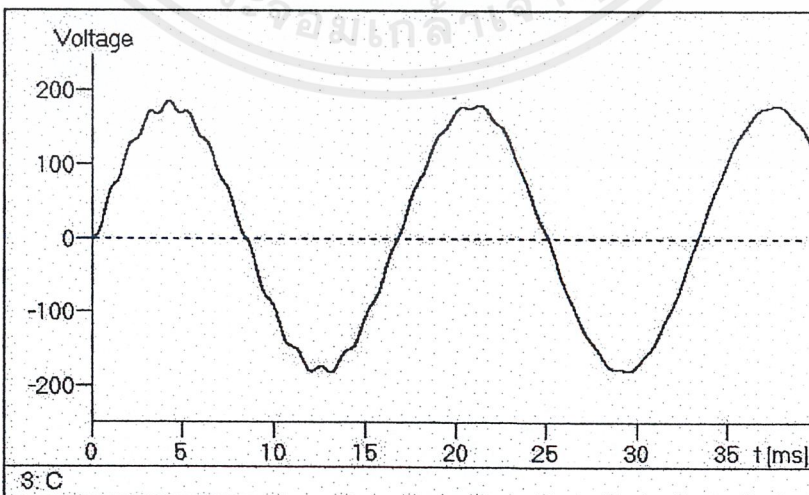
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.10 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ที่เวลา 4.17 มิลลิวินาที

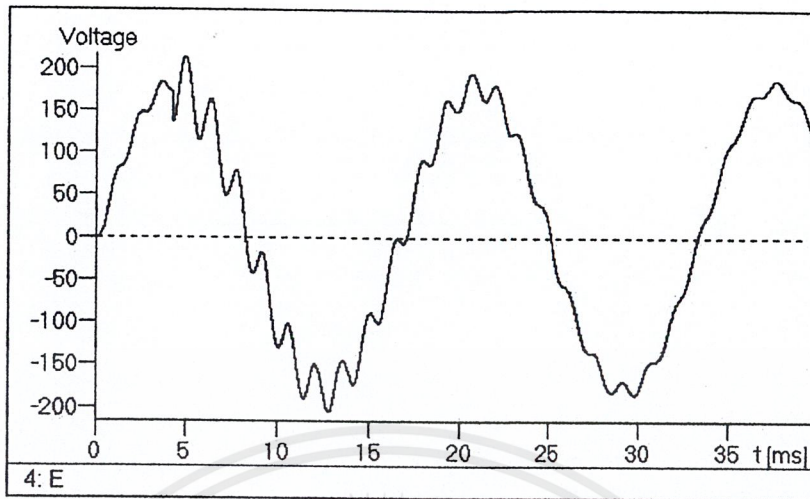


รูปที่ 6.11 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

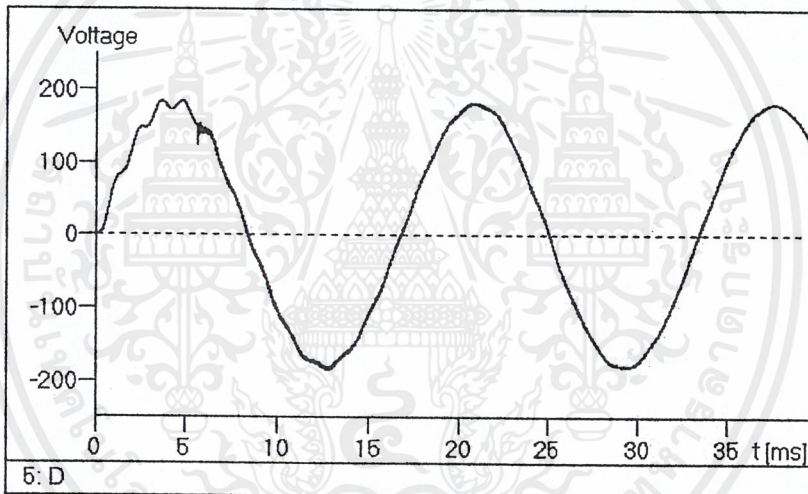


รูปที่ 6.12 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ด้วยการ ใช้ไดรแอกที่เวลา 8.33 มิลลิวินาที

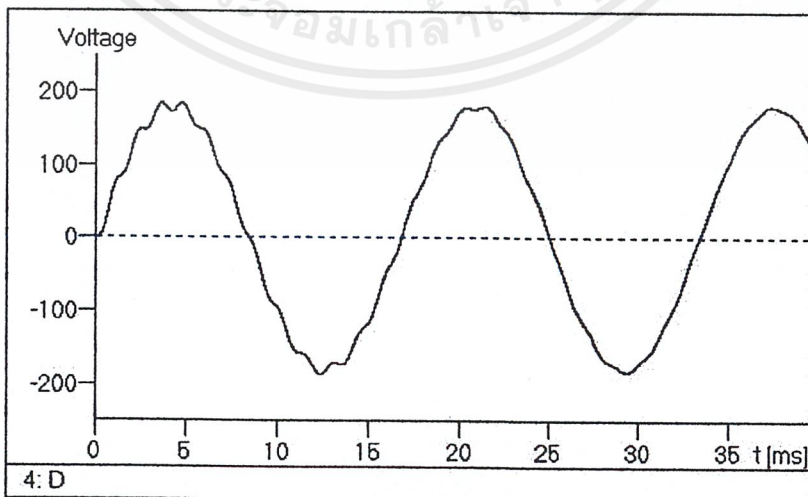
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.13 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ที่เวลา 4.17 มิลลิวินาที

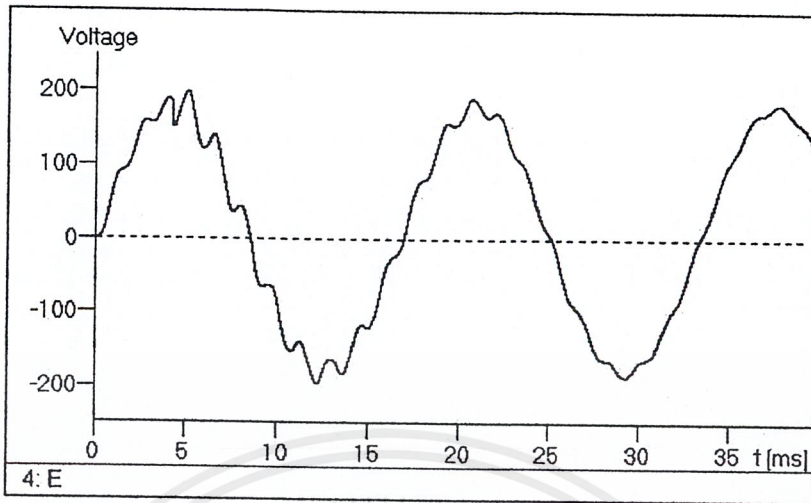


รูปที่ 6.14 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

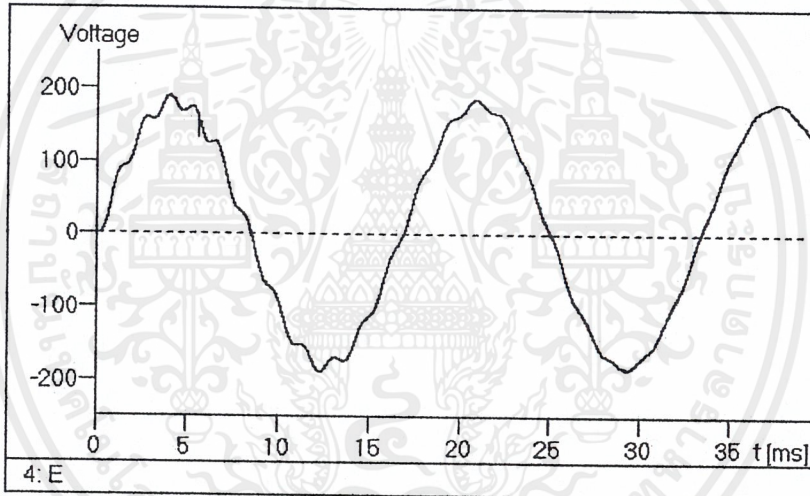


รูปที่ 6.15 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยการใช้ไดรเอดที่เวลา 8.33 มิลลิวินาที

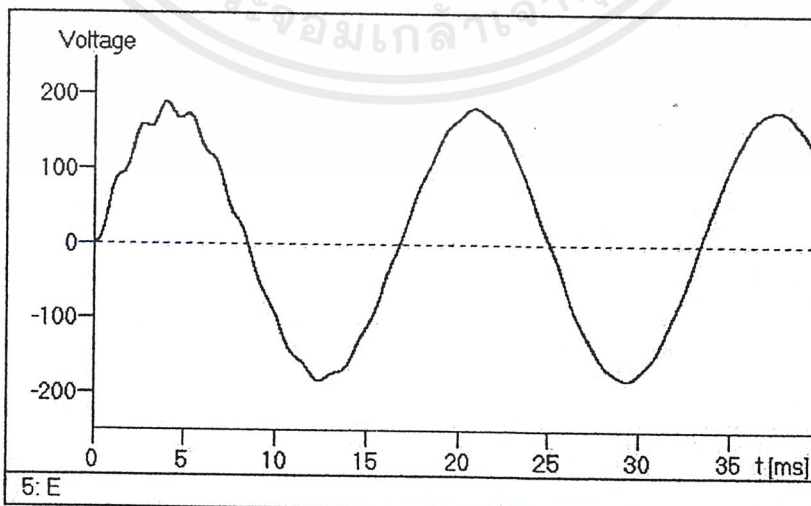
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.16 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ที่เวลา 4.17 มิลลิวินาที

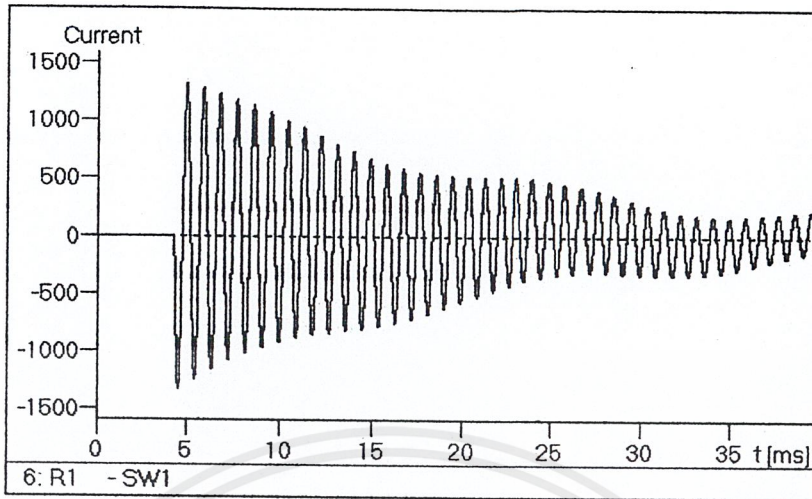


รูปที่ 6.17 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

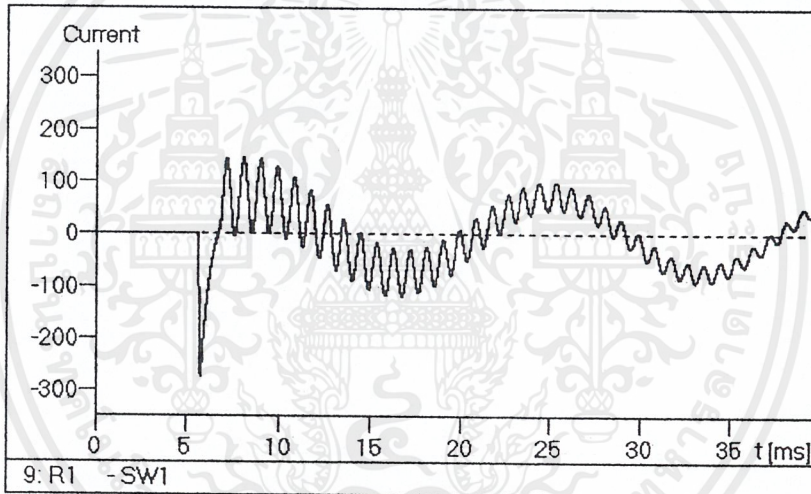


รูปที่ 6.18 แสดงแรงดันเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยการไ้ใช้ไ้รแอคที่เวลา 8.33 มิลลิวินาที

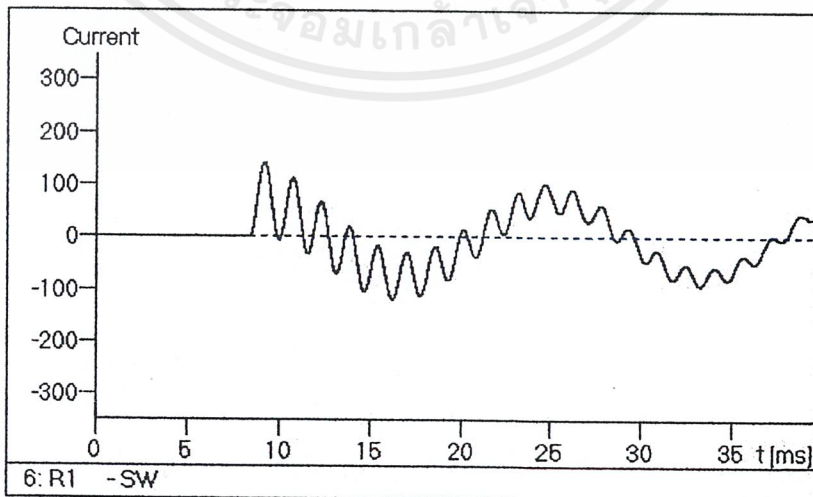
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.19 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ที่เวลา 4.17 มิลลิวินาที

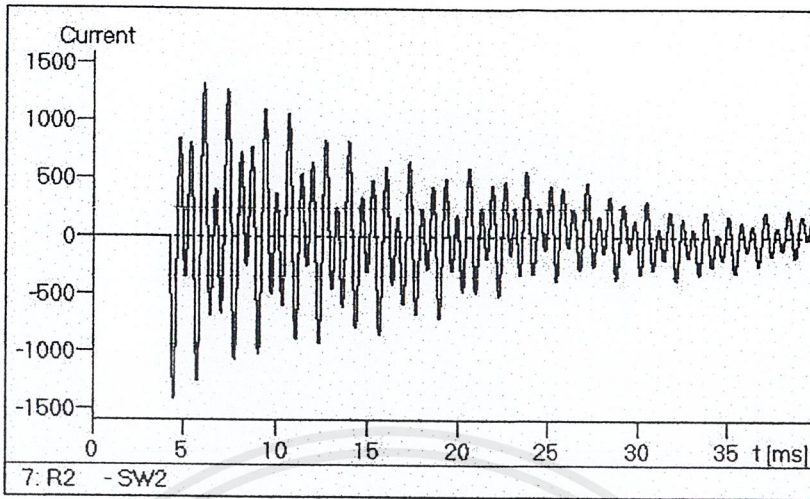


รูปที่ 6.20 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

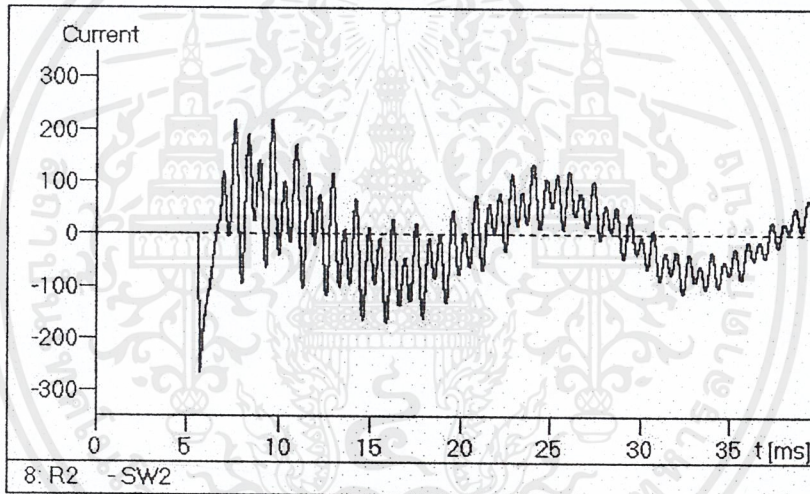


รูปที่ 6.21 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 1 ด้วยการใช้ไดรแอคที่เวลา 8.33 มิลลิวินาที

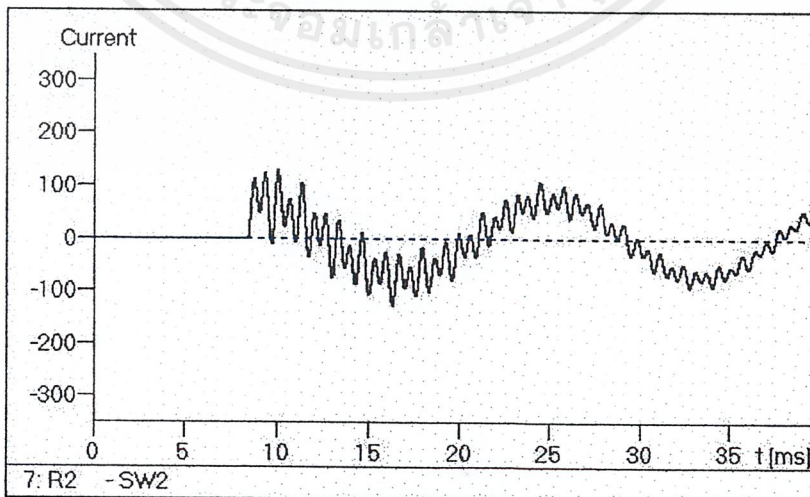
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.22 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ที่เวลา 4.17 มิลลิวินาที

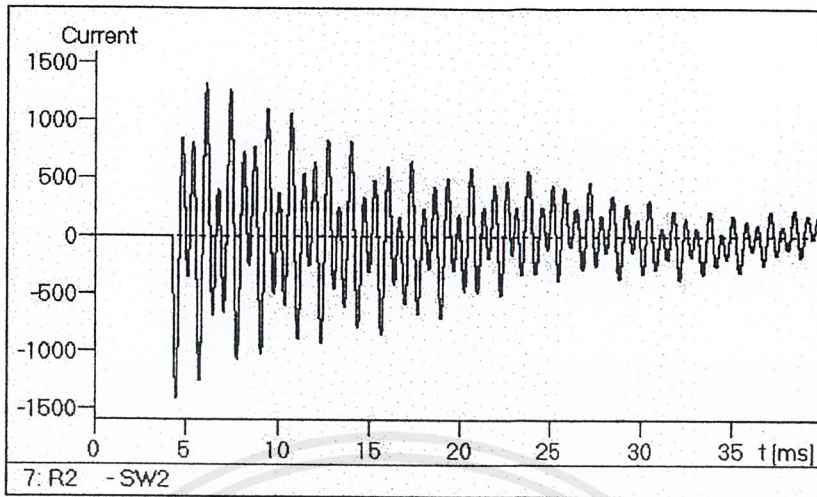


รูปที่ 6.23 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

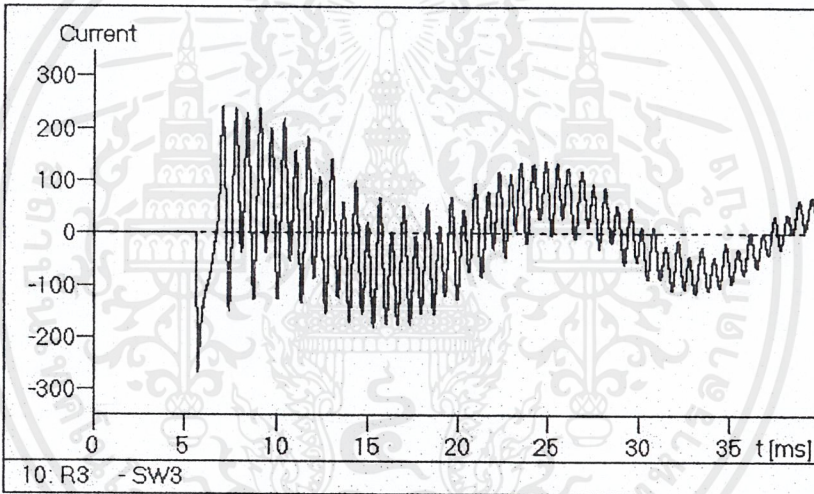


รูปที่ 6.24 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 2 ด้วยการใช้ไดรแอกที่เวลา 8.33 มิลลิวินาที

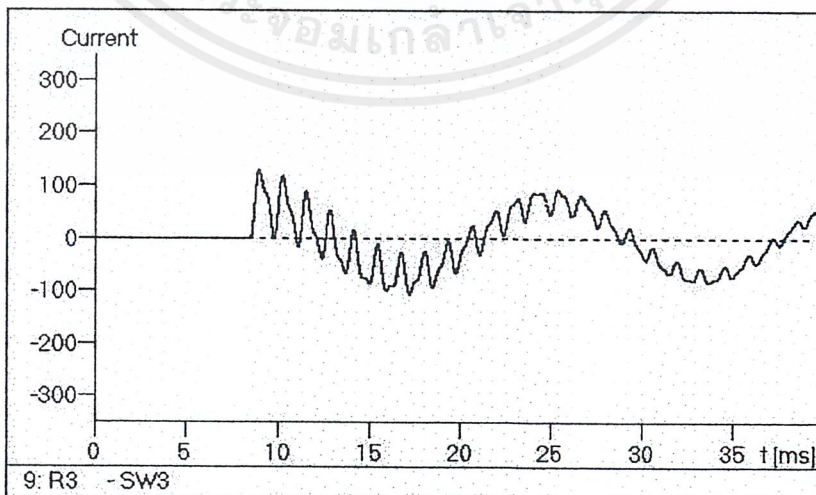
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.25 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ที่เวลา 4.17 มิลลิวินาที

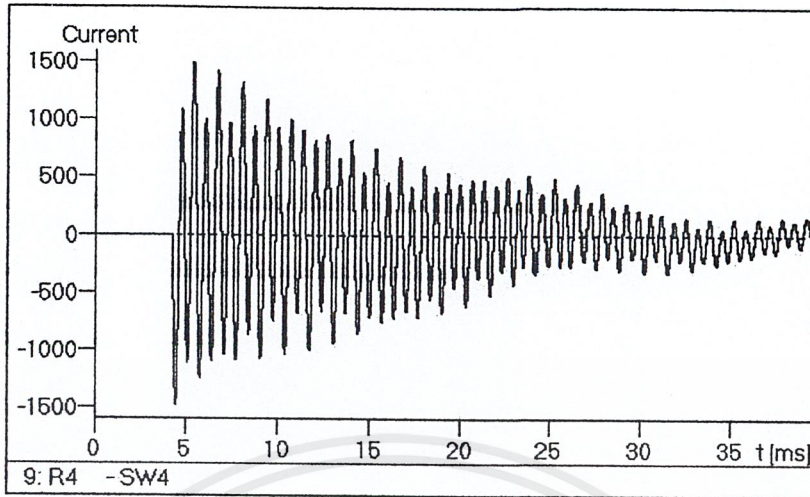


รูปที่ 6.26 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

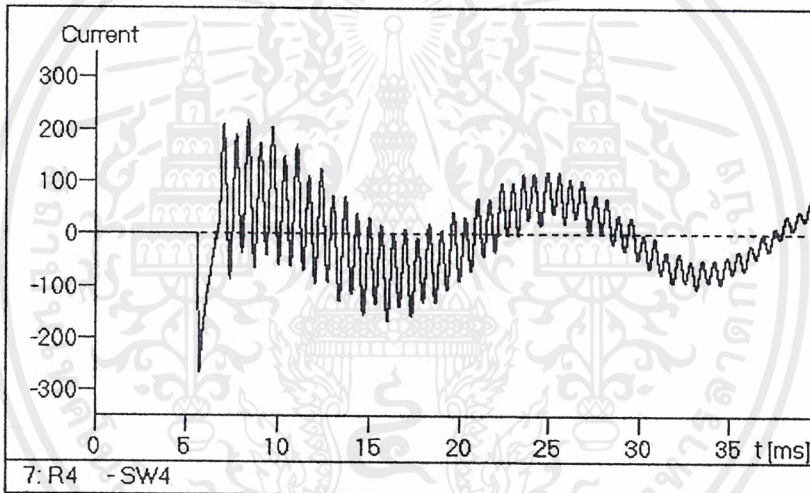


รูปที่ 6.27 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 3 ด้วยการใช้ไครเอตที่เวลา 8.33 มิลลิวินาที

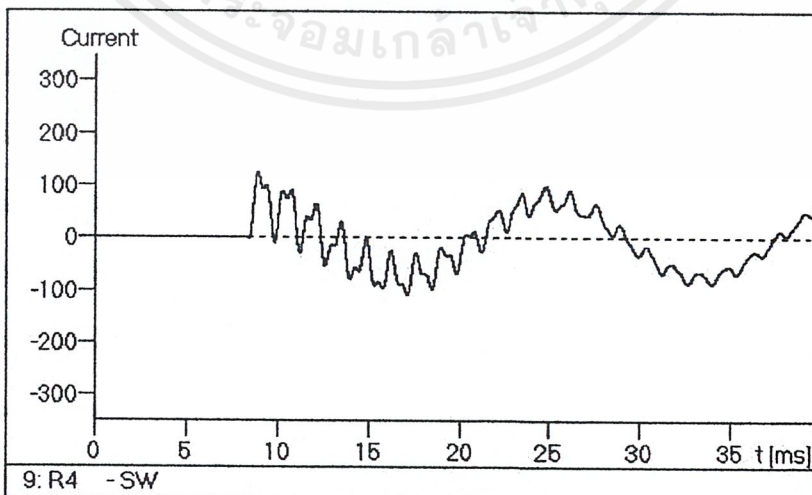
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.28 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ที่เวลา 4.17 มิลลิวินาที

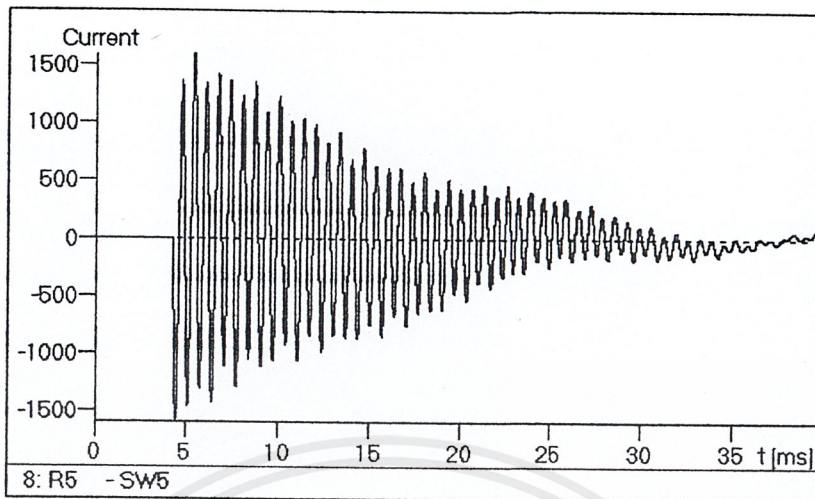


รูปที่ 6.29 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที

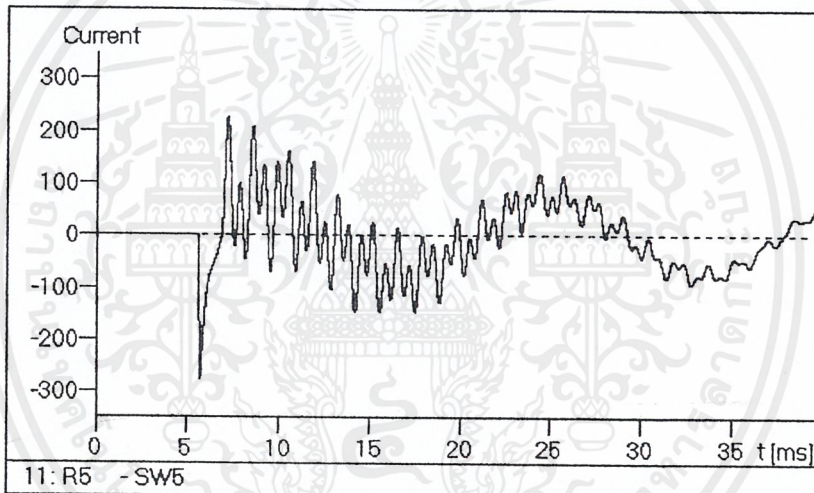


รูปที่ 6.30 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 4 ด้วยการไ้ไตรแอดที่เวลา 8.33 มิลลิวินาที

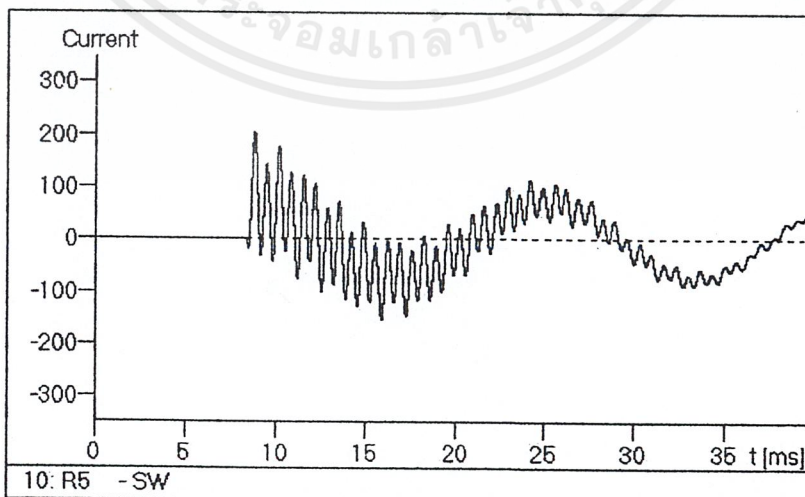
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.31 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ที่เวลา 4.17 มิลลิวินาที



รูปที่ 6.32 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยวิธี resistance switching ที่เวลา 5.56 มิลลิวินาที



รูปที่ 6.33 แสดงกระแสเมื่อสับคาปาซิเตอร์เบงค์ตัวที่ 5 ด้วยการใช้ไครแอคที่เวลา 8.33 มิลลิวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คาปาซิเตอร์ เบงค์ตัวที่	แรงดัน peak (โวลต์)			กระแส peak (แอมแปร์)		
	สวิตช์ ธรรมดา	Resistance switching	ไตรแอก	สวิตช์ ธรรมดา	Resistance switching	ไตรแอก
1	259.93	183.49	190.82	1336.1	273.77	142.79
2	231.06	182.71	181.52	1411.5	267.35	128.82
3	212.31	185.56	185.57	1504.4	268.60	121.59
4	213.22	183.94	186.02	1489.1	264.22	124.17
5	198.36	188.97	188.84	1574.5	278.45	203.63

ตารางที่ 6.1 เปรียบเทียบขนาดแรงดันสูงสุดและกระแสสูงสุด เมื่อสับคาปาซิเตอร์ด้วยวิธี resistance switching และด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือการใช้ไตรแอก

จากผลการทดลอง พบว่า การสับคาปาซิเตอร์เบงค์ด้วยการใช้วิธี resistance switching สามารถลดกระแสทรานเซียนท์ให้เหลือประมาณ 16 % - 18% ของขนาดกระแสสูงสุด และการสับคาปาซิเตอร์เบงค์ในช่วงเวลาที่เหมาะสมด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือไตรแอก สามารถลดกระแสทรานเซียนท์ให้เหลือประมาณ 9 % - 12 % ของขนาดกระแสสูงสุด

จึงสรุปได้ว่า วิธีการสับคาปาซิเตอร์เบงค์ในช่วงเวลาที่เหมาะสมด้วยการใช้ไทรสเตอร์ต่อแบบ back-to-back หรือไตรแอก และวิธีการสับคาปาซิเตอร์เบงค์ด้วยการใช้ resistance switching สามารถลดสวิตชิ่งทรานเซียนท์ได้เป็นอย่างมาก แต่วิธีการสับคาปาซิเตอร์เบงค์ด้วยไตรแอกจะให้ลักษณะของรูปคลื่นกระแสที่มีขนาดของการออสซิลเลชันน้อยกว่าและเข้าสู่สภาวะอยู่ตัว (steady state) ได้เร็วกว่า

บทที่ 7

สรุปผลการทดลองและแนวทางการพัฒนาโปรแกรม

7.1 สรุปผลการทดลอง

จากการทดลองโดยนำแบบจำลองของการสับคาปาซิเตอร์มาวิเคราะห์ด้วยโปรแกรม ATPDraw โดยนำผลที่ได้จากการวิเคราะห์ไปเทียบเคียงกับผลที่ได้จากบทความทางวิชาการของ Electric Power Systems Research [3] ซึ่งได้ทำการวิเคราะห์ด้วยโปรแกรม PSpice ปรากฏว่าผลที่ได้จากการวิเคราะห์มีค่าใกล้เคียงกัน

หลังจากนั้นได้ทำการศึกษาถึงวิธีการลดสวิตชิ่งทรานเซียนท์ที่เกิดจากการสับคาปาซิเตอร์ ซึ่งมีอยู่หลายวิธี โดยเลือกวิธี resistance switching และวิธีการสับคาปาซิเตอร์ด้วยอุปกรณ์สารกึ่งตัวนำ คือ ไทริสเตอร์ต่อแบบ back-to-back หรือ ไครแอค โดยทำการทดสอบแบบจำลองของไครแอคในโปรแกรม ATPDraw เทียบกับผลการวิเคราะห์ที่ได้จาก [5] เพื่อความเชื่อถือได้ของผลจากการเปรียบเทียบ แล้วจึงนำแบบจำลองไปสร้างวงจรที่ใช้ทดลอง จากการทดลองจะใช้แบบจำลองเดียวกัน โดยเปลี่ยนอุปกรณ์ที่ใช้สับคาปาซิเตอร์เป็นการใช้ resistance switching และใช้ไทริสเตอร์ต่อแบบ back-to-back หรือ ไครแอค

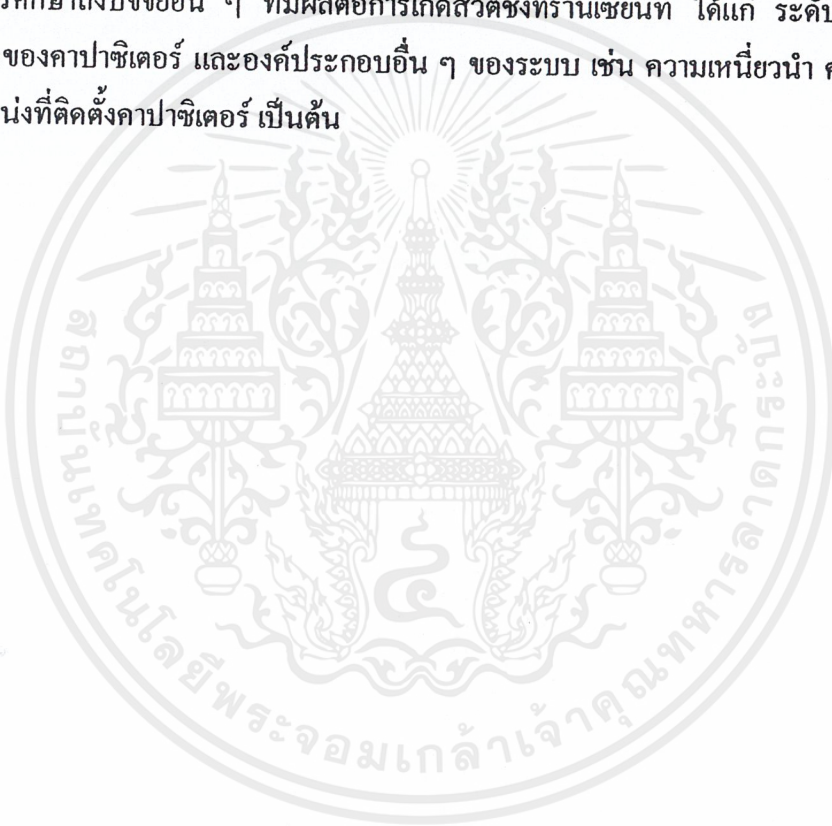
จากผลการทดลองพบว่า การลดทรานเซียนท์ด้วยเทคนิคการสับคาปาซิเตอร์ด้วยการใช้วิธีการทั้งสองวิธีที่กล่าวมาแล้ว ได้ผลจริง คือ สามารถลดทรานเซียนท์จากการสับคาปาซิเตอร์ได้อย่างมาก และจากการเปรียบเทียบผลการวิเคราะห์จากการใช้วิธีการทั้งสอง พบว่า วิธีการสับคาปาซิเตอร์ในช่วงเวลาที่เหมาะสมด้วยการใช้ไทริสเตอร์ต่อแบบ back-to-back หรือ ไครแอค จะสามารถลดสวิตชิ่งทรานเซียนท์ได้ผลมากกว่าการใช้วิธี resistance switching ถึงแม้ว่าจะเลือกช่วงเวลาที่เหมาะสมในการสับด้วยวิธี resistance switching แล้วก็ตาม สังเกตได้จากลักษณะของรูปคลื่นกระแสที่ได้

เวลาที่เหมาะสมในการสับคาปาซิเตอร์ด้วยการใช้ไทริสเตอร์ต่อแบบ back-to-back หรือ ไครแอค คือ ที่เวลา $0, \pi, 2\pi$ เรเดียนทางไฟฟ้าของแรงดันคร่อมสวิตช์ หรือแรงดันคร่อมสวิตช์ เท่ากับศูนย์ (zero-crossing voltage)

จากผลการทดลองที่กล่าวมา เราสามารถนำข้อมูลและวิธีการสับคาปาซิเตอร์ไปทดลองร่วมกับระบบไฟฟ้าอื่น ๆ ที่มีการติดตั้งคาปาซิเตอร์ เพื่อให้ระบบที่ทำการจำลองมีค่าใกล้เคียงความเป็นจริง และสามารถใช้ประโยชน์ได้อย่างกว้างขวางมากขึ้นในระบบไฟฟ้าระดับต่าง ๆ รวมทั้งสามารถนำผลการวิเคราะห์มาช่วยในการตัดสินใจเลือกวิธีการสับคาปาซิเตอร์เพื่อให้เกิดสวิตชิ่งทรานเซียนท์ในระดับที่มีผลกระทบต่อระบบไฟฟ้าและอุปกรณ์ในระบบน้อยที่สุด

7.2 แนวทางในการพัฒนาโปรแกรม

1. สร้างแบบจำลองของการสับคาปาซิเตอร์ในหลาย ๆ ระดับแรงดัน เพื่อนำมาทดลองในระบบไฟฟ้าให้มีความหลากหลายมากยิ่งขึ้น
2. สร้างระบบไฟฟ้าที่นำมาทดลองให้มีความสมจริง และซับซ้อนมากขึ้นเพื่อที่จะทำให้ผลการวิเคราะห์มีความถูกต้องน่าเชื่อถือมากยิ่งขึ้น
3. สร้างแบบจำลองโดยเปลี่ยนค่าพารามิเตอร์ต่าง ๆ ให้เป็นมาตรฐานที่ใช้อยู่ในระดับแรงดันไฟฟ้าของไทย เพื่อจะได้ นำผลจากการวิเคราะห์มาใช้ประโยชน์กับระบบไฟฟ้าของไทย
4. ทำการศึกษาถึงปัจจัยอื่น ๆ ที่มีผลต่อการเกิดสวิตชิงทรานเซียนท์ ได้แก่ ระดับแรงดันไฟฟ้า ขนาดของคาปาซิเตอร์ และองค์ประกอบอื่น ๆ ของระบบ เช่น ความเหนี่ยวนำ ความต้านทาน ตำแหน่งที่ติดตั้งคาปาซิเตอร์ เป็นต้น



กิตติกรรมประกาศ

ขอขอบพระคุณ ดร. อานันท์วัฒน์ คุณากร อาจารย์ที่ปรึกษา ที่กรุณาเปิดหัวข้อโครงการนี้ ให้ศึกษาโดยมิได้ตั้งใจมาก่อน รวมทั้งคอยให้คำปรึกษา คอยชี้แนะแนวทางและให้ความช่วยเหลือ เป็นอย่างดีมาโดยตลอด

ขอขอบพระคุณ ผศ. จงรักษ์ บุญเต็ม อาจารย์ที่ปรึกษา

ขอขอบพระคุณ อาจารย์เชาว์ ชมภูอินไหว ที่ให้ความอนุเคราะห์โปรแกรม ATP และช่วยให้คำแนะนำในการทำงาน

ขอขอบพระคุณ คุณพ่อและคุณแม่ ที่ได้ให้โอกาสในการศึกษา คอยให้ความช่วยเหลือและเป็นกำลังใจมาโดยตลอด

ขอขอบพระคุณ ภาควิชาวิศวกรรมไฟฟ้า และอาจารย์ทุกท่านที่ได้ถ่ายทอดความรู้ให้

ขอขอบคุณ พี่เต๋อ พี่ชายที่แสนดีของน้อง ๆ ที่คอยถามไถ่ เป็นห่วงเป็นใยและคอยให้ความช่วยเหลือทุกครั้งที่สามารถช่วยได้

ขอขอบคุณ พี่เอ็ดดี้ สำหรับต้นฉบับปริญญาณิพนธ์เก่าที่ทิ้งไว้ให้น้องได้ใช้เป็นแนวทางในการทำปริญญาณิพนธ์

ขอขอบคุณ นิม ที่ให้ยืมใช้ printer ในการพิมพ์ต้นฉบับจนหมึกหมด

ขอขอบคุณ วิทย์ แคง แจ็ค นิค น้องเงิน ที่ให้ยืมใช้เครื่องคอมพิวเตอร์

ขอขอบคุณ พี่โต วุฒิ หนึ่ง ผา ขวัญ นุ้ย ที่คอยถามถึงความคืบหน้าของโปรเจกอยู่เสมอ

ขอขอบคุณ น้อง ๆ ชมรมอีสานทุกคนที่คอยเป็นกำลังใจให้ตลอดมา

ขอขอบคุณ คนอื่น ๆ ที่ไม่ได้กล่าวถึงในที่นี้ ที่ได้มีส่วนร่วมในการทำงาน

สุดท้ายนี้ ขอขอบคุณ เพื่อน ๆ ในกลุ่มทุกคนที่ตั้งใจทำงานร่วมกันมาโดยตลอดจนทำให้ งานประสบความสำเร็จจุดลงมไปด้วยดี

คณะผู้จัดทำ

เอกสารอ้างอิง

- [1] A. Greenwood , Electrical Transient in Power Systems , 2nd ed. , Wiley , New York , 1990.
- [2] Working Group 3.4.17 of the IEEE Surge Protective Devices Committee , “Impact of Shunt Capacitor Banks on Substation Surge Environment and Surge Arrester Applications ” , IEEE Trans. Power Delivery , vol. 11 , No. 4 , pp. 1798 – 1809 , October 1996.
- [3] Chang-Chou Hwang , and J.N. Lou , “ Transient analysis of capacitance switching for industrial power system by PSpice ” , Electrical Power System research 45, pp. 29 – 38 ,1998.
- [4] ATPDraw for Windows 3.1 x / 95 / NT Version 1.0 , User’s Manual , Laszlo Prikler Hans KR. Hoidalen , 1998.
- [5] Guy OLIVIER , Imad MOUGHAREL , Gordon DOBSON-MACK , “Minimal Transient Switching Of Capacitors” , IEEE Transactions on Power Delivery , Vol. 8 , No. 4 , pp. 1988 – 1994 , October 1993.