

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องรับส่งสัญญาณดิจิทัลแบบคิวพีเอสเค ที่มีอัตราเร็ว 2.048 เมกะบิตต่อวินาที
2.048 Mbps QPSK DIGITAL TRANSCEIVER



โดย

นายศิริชัย สุขสกุลชัย

นางสาวสุภาจิรี อ้วนคำ

ปฏิญานี้พจนนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

ปท.

๐๔๕๒๓

๒๕๔๒

เลขหมู่.....

เลขทะเบียน..... 37169

วัน, เดือน, ปี- 4 ก.ย. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับส่งสัญญาณดิจิทัลแบบคิวพีเอสเค ที่มีอัตราเร็ว 2.048 เมกะบิตต่อวินาที
2.048 Mbps QPSK DIGITAL TRANSCEIVER



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2542

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องรับส่งสัญญาณดิจิทัลแบบควิทีเอสเค ที่มีอัตราเร็ว 2.048 เมกะบิตต่อวินาที
2.048 Mbps QPSK DIGITAL TRANSCEIVER

ผู้จัดทำ

นายศิริชัย สุขสกุลชัย รหัส 39014521

นางสาวสุภาจิรี อ้วนคำ รหัส 39014601


..... อาจารย์ที่ปรึกษา
(ดร. ทองทศ วานิชศรี)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับส่งสัญญาณดิจิทัลแบบควิพีเอสเค
ที่มีอัตราเร็ว 2.048 เมกะบิตต่อวินาที

2.048 Mbps QPSK DIGITAL TRANSCEIVER

โดย นายศิริชัย สุขสกุลชัย 39014521

นางสาวสุภาจิริ อ้วนคำ 39014601

อาจารย์ที่ปรึกษา ดร. ทองทศ วาณิชศรี

บทคัดย่อ

โครงการนี้เป็นกรออกแบบเครื่องรับส่งสัญญาณดิจิทัล โดยใช้เทคนิคการมอดูเลตแบบ ควิพีเอสเค (Quadrature Phase Shift Keying) ที่มีอัตราเร็วของข้อมูล 2.048 เมกะบิตต่อวินาที ทำการรับส่งข้อมูลดิจิทัลแบบไร้สายโดยใช้คลื่นวิทยุเป็นพาหะ โดยใช้ความถี่ 70 เมกะเฮิรตซ์ และมีกำลังส่งประมาณ 10 มิลลิวัตต์

ABSTRACT

This project is a designation of digital transceiver by using quadrature phase shift keying technique and bit rate is 2.048 Mbps. The transceiver transmit and receive data by using wireless communication and radio frequency carrier is 70 MHz. Output power of the transmitter is about 10 mW.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

| | หน้า |
|--|------|
| บทที่ 1 บทนำ | 1 |
| บทที่ 2 หลักการและทฤษฎี | 6 |
| 2.1 หลักการของควิพีเอสเค | 6 |
| 2.2 คอลพิทท์ออสซิลเลเตอร์ | 13 |
| 2.3 ออสซิลเลเตอร์แบบควบคุมแรงดันไฟฟ้า | 17 |
| 2.3.1 วาเรกเตอร์โคโอด | 17 |
| 2.3.2 ค่าคาปาซิแตนซ์ในรอยต่อพีเอ็น | 18 |
| 2.4 สังเคราะห์ความถี่แบบใช้เฟสล็อกกลูป | 21 |
| 2.4.1 ระบบเฟสล็อกกลูป | 22 |
| 2.4.2 การหาทรานส์เฟอร์ฟังก์ชันของระบบเฟสล็อกกลูป | 28 |
| 2.4.3 วงจรสังเคราะห์ความถี่เฟสล็อกกลูปแบบพริสเทลเลอร์สองโมดูลัส | 32 |
| 2.5 วงจรกรองความถี่ | 33 |
| 2.5.1 วงจรกรองความถี่ต่ำ | 34 |
| 2.5.2 วงจรกรองช่วงความถี่ | 36 |
| 2.5.3 วงจรกรองช่วงความถี่แบนด์กว้าง | 36 |
| 2.5.4 วงจรกรองช่วงความถี่แบนด์แคบ | 37 |
| 2.6 วงจรซีฟเฟส | 38 |
| 2.7 วงจรคูณสัญญาณ | 38 |
| 2.7.1 บีเจที คิฟเฟอเรนซ์แพร์ | 38 |
| 2.7.2 การทำงานของสัญญาณขนาดเล็ก ของ บีเจทีคิฟเฟอเรนซ์เชี่ยลแอมพลิฟายเออร์ | 42 |
| 2.8 บาลานซ์มอดูเลเตอร์ | 47 |
| 2.9 วงจรสร้างสัญญาณพัลส์แบบสุ่ม | 48 |
| 2.10 วงจรแยกสัญญาณคิจิตอด | 52 |
| 2.11 การเข้ารหัสแมนเชสเตอร์ | 52 |
| 2.12 วงจรขยายสัญญาณแถบความถี่กว้าง | 54 |
| 2.13 วงจรขยายสัญญาณอาร์เอฟขนาดเล็ก | 57 |
| 2.13.1 การไบอัสทรานซิสเตอร์ | 57 |
| 2.13.2 การคำนวณวงจขยายโดยใช้เอสพารามิเตอร์ | 58 |
| 2.13.3 อิมพีแดนซ์แมชชิง | 60 |
| 2.14 วงจรควบคุมอัตราขยายอัตโนมัติ | 62 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|---------|---|----|
| 2.15 | เครื่องรับแบบคอสมอส | 67 |
| 2.16 | วงจรเปรียบเทียบสัญญาณ | 69 |
| 2.17 | วงจรเปลี่ยนสัญญาณจากขนานเป็นอนุกรม | 72 |
| บทที่ 3 | การคำนวณและการสร้าง | 74 |
| 3.1 | การออกแบบและการสร้างวงจรกำเนิดสัญญาณพัลส์แบบสุ่ม | 74 |
| 3.1.1 | วงจรคริสตอลออสซิลเลเตอร์ | 74 |
| 3.1.2 | วงจรหารความถี่ | 75 |
| 3.1.3 | วงจรสร้างสัญญาณพัลส์แบบสุ่ม | 76 |
| 3.2 | การออกแบบวงจรแยกสัญญาณดิจิทัล | 76 |
| 3.3 | วงจรเข้ารหัสสัญญาณแบบแมนเชสเตอร์ | 76 |
| 3.4 | การออกแบบวงจรออสซิลเลเตอร์ควบคุมแรงดัน | 77 |
| 3.5 | การออกแบบวงจรสังเคราะห์ความถี่โดยใช้เฟสล็อกคูล | 79 |
| 3.5.1 | วงจรพรีสเกลเลอร์แบบสองโมดูลัส | 79 |
| 3.5.2 | วงจรเฟสดีเทคเตอร์และการตั้งโปรแกรมหารความถี่ | 79 |
| 3.5.3 | วงจรลูปฟิลเตอร์ | 81 |
| 3.6 | การออกแบบวงจรกรองแถบความถี่ผ่าน (ภาคส่ง) | 82 |
| 3.7 | การออกแบบวงจรชิฟเฟส | 84 |
| 3.8 | การออกแบบวงจรคูณสัญญาณ | 85 |
| 3.9 | การออกแบบวงจรขยายสัญญาณแบนด์วิดท์กว้าง | 85 |
| 3.10 | การออกแบบวงจรขยายสัญญาณอาร์เอฟขนาดเล็ก | 87 |
| 3.11 | การออกแบบวงจรกรองความถี่ผ่าน (ภาครับ) | 91 |
| 3.12 | การออกแบบวงจรขยายสัญญาณอาร์เอฟขนาดเล็ก (ภาครับ) | 91 |
| 3.13 | วงจรควบคุมอัตราขยายอัตโนมัติ | 92 |
| 3.13.1 | วงจรลดทอนสัญญาณที่ควบคุมด้วยแรงดัน | 92 |
| 3.13.2 | วงจรขยายสัญญาณความถี่ช่วงกว้าง | 93 |
| 3.13.3 | วงจรดีเทคเตอร์ระดับแรงดัน | 93 |
| 3.14 | การออกแบบวงจรคู่อสัญญาณคลื่นพาหะ | 94 |
| 3.14.1 | การออกแบบวงจรโวลต์เตจคอนโทรลออสซิลเลเตอร์ | 94 |
| 3.14.2 | การออกแบบวงจรชิฟเฟส | 95 |
| 3.14.3 | การออกแบบวงจรกรองความถี่ต่ำผ่าน (คัทออฟ 10.24 เมกะเฮิรตซ์) | 95 |
| 3.14.4 | การออกแบบวงจรขยายสัญญาณ | 96 |
| 3.14.5 | การออกแบบวงจรคูณสัญญาณ | 96 |
| 3.14.6 | การออกแบบวงจรกรองความถี่ต่ำผ่านแบนด์แคป | 96 |
| 3.15 | วงจรเปรียบเทียบ (Comparator) | 97 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|---------|---|-----|
| 3.16 | วงจรกู้สัญญาณนาฬิกา (Clock Recovery) | 97 |
| 3.17 | วงจรถอดรหัสแมนเชสเตอร์ (Manchester Decoder) | 99 |
| 3.18 | การออกแบบวงจรเปลี่ยนสัญญาณจากขนานเป็นอนุกรม | 99 |
| 3.19 | วงจรรวมของภาคส่งและภาครับ | 100 |
| บทที่ 4 | ผลการทดลอง | 109 |
| 4.1 | ผลการทดลองของวงจรกำเนิดสัญญาณพัลส์แบบสุ่ม | 109 |
| 4.1.1 | ผลการทดลองของวงจรคริสตอลออสซิลเลเตอร์ | 109 |
| 4.1.2 | ผลการทดลองของวงจรหารความถี่ | 110 |
| 4.1.3 | ผลการทดลองของวงจรสร้างสัญญาณพัลส์แบบสุ่ม | 110 |
| 4.2 | ผลการทดลองของวงจรแยกสัญญาณดิจิทัล | 111 |
| 4.3 | วงจรสังเคราะห์ความถี่ด้วยเฟสล็อกความถี่ 70 เมกะเฮิร์ตซ์ | 111 |
| 4.3.1 | วงจรถอดซิลเลเตอร์ที่ปรับความถี่ได้ตามแรงดันควบคุม | 111 |
| 4.3.2 | วงจรพรีสเกลเลอร์ | 113 |
| 4.3.3 | วงจรเปรียบเทียบเฟสและ โมดูลัสคอนโทรลเลอร์ | 114 |
| 4.3.4 | วงจรรูปฟิลเตอร์ (Loop Filter) | 116 |
| 4.4 | วงจรรองแถบความถี่ผ่านที่ 70 เมกะเฮิร์ตซ์ | 118 |
| 4.5 | ผลการทดลองของวงจรชิฟเฟส $\pi/2$ | 120 |
| 4.6 | ผลการทดลองของวงจรคูณสัญญาณ | 122 |
| 4.7 | ผลการทดลองของวงจรรขยายสัญญาณความถี่ช่วงกว้าง | 123 |
| 4.8 | ผลการทดลองของวงจรรขยายสัญญาณอาร์เอฟขนาดเล็ก | 125 |
| 4.9 | ผลการทดลองวงจรรองช่วงความถี่ผ่าน 70 เมกะเฮิร์ตซ์ | 126 |
| 4.10 | ผลการทดลองของวงจรรควบคุมอัตราขยายอัตโนมัติ | 127 |
| 4.10.1 | วงจรถดทอนขนาด (Attenuator) | 127 |
| 4.10.2 | วงจรรขยายสัญญาณความถี่ช่วงกว้าง (Wide Band Amplifier) | 128 |
| 4.10.3 | วงจรรดีเทรระดับแรงดัน (Level Detector) | 128 |
| 4.11 | ผลการทดลองของวงจรกู้สัญญาณคลื่นพาหะ (Carrier Recovery) | 130 |
| 4.11.1 | วงจรโวลต์เตจคอนโทรลลอสซิลเลเตอร์ | 130 |
| 4.11.2 | ผลการทดลองของวงจรรชิฟเฟส $\frac{\pi}{2}$ | 131 |
| 4.11.3 | วงจรรองความถี่ต่ำผ่าน | 131 |
| 4.12 | ผลการทดลองของวงจรรเปรียบเทียบสัญญาณ | 134 |
| 4.13 | ผลการทดลองวงจรกู้สัญญาณนาฬิกา (Clock Recovery) | 135 |
| 4.14 | ผลการทดลองของวงจรเปลี่ยนสัญญาณขนานเป็นอนุกรม | 136 |
| 4.15 | ผลการทดลองรวมทางด้านภาครับ | 136 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปร่างภาพ

| | หน้า |
|---|------|
| รูปที่ 1.1 บล็อกไดอะแกรมของภาคส่ง | 2 |
| รูปที่ 1.2 บล็อกไดอะแกรมของภาครับ | 4 |
| รูปที่ 2.1 รหัสสี่คู่ของสัญญาณ คิวพีเอสเค | 6 |
| รูปที่ 2.2 เกรย์โคดที่ใช้ใน คิวพีเอสเค | 7 |
| รูปที่ 2.3 วงจรมอดูเลต คิวพีเอสเค | 7 |
| รูปที่ 2.4 เปรียบเทียบเฟสของสัญญาณในช่อง I และ Q | 8 |
| รูปที่ 2.5 เวกเตอร์ผลลัพธ์ของสัญญาณคิวพีเอสเค | 9 |
| รูปที่ 2.6 สัญญาณ คิวพีเอสเค ถูกชิฟเฟส $\pi/4$ | 9 |
| รูปที่ 2.7 วงจรดีมอดูเลตสัญญาณ คิวพีเอสเค | 10 |
| รูปที่ 2.8 การดีเทคสัญญาณ คิวพีเอสเค ออกเป็น บิตพีเอสเค 2 สัญญาณ | 11 |
| รูปที่ 2.9 คีย์อิงสปีคในการส่งสัญญาณ | 12 |
| รูปที่ 2.10 เวกเตอร์ของพีเอสเคและ เวกเตอร์ของน้อยส์ | 12 |
| รูปที่ 2.11 เปรียบเทียบขนาดของน้อยส์บิต ที่ไม่ทำให้เกิดการผิดพลาดของบิต | 13 |
| รูปที่ 2.12 วงจรออสซิลเลเตอร์แบบคอลพิทท์ | 14 |
| รูปที่ 2.13 วงจรสมมูลของคอลพิทท์ออสซิลเลเตอร์ | 15 |
| รูปที่ 2.14 วงจรสมมูลของวีวีซี | 18 |
| รูปที่ 2.15 รอยต่อพีเอ็นชนิดเปลี่ยนแปลงความถี่ | 19 |
| รูปที่ 2.16 รอยต่อพีเอ็นชนิดเปลี่ยนแปลงอย่างฉับพลัน | 19 |
| รูปที่ 2.17 บล็อกไดอะแกรมของวงจรสังเคราะห์ความถี่ที่เฟสล็อกดูป | 21 |
| รูปที่ 2.18 บล็อกไดอะแกรมของวงจรเฟสล็อกดูป | 23 |
| รูปที่ 2.19(a) ผลต่างเฟสเมื่อความถี่เท่ากัน | 24 |
| รูปที่ 2.19 (b) ผลต่างเฟสเมื่อความถี่ไม่เท่ากัน | 24 |
| รูปที่ 2.20 บล็อกไดอะแกรมของทรานส์เฟอร์ฟังก์ชันของวงจรเฟสล็อกดูป | 28 |
| รูปที่ 2.21 วงจรฟิลเตอร์อย่างง่าย | 29 |
| รูปที่ 2.22 (a) ผลตอบสนองของความถี่ของระบบเฟสล็อกดูป | 30 |
| รูปที่ 2.22 (b) ผลตอบสนองเมื่อสัญญาณอินพุทเป็น สเตปฟังก์ชัน | 31 |
| รูปที่ 2.23 วงจรสังเคราะห์ความถี่เฟสล็อกดูป | |
| แบบพริสเกลเลอร์สองมอดูลัส | 32 |
| รูปที่ 2.24 ผลตอบของวงจรองความถี่ 4 แบบ | 34 |
| รูปที่ 2.25 การกรองความถี่ในลักษณะสัญญาณต่าง ๆ กัน | 36 |
| รูปที่ 2.26 การต่อวงจรกรองความถี่ต่ำกับวงจรกรองความถี่สูงเข้าด้วยกัน | 37 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|---|----|
| รูปที่ 2.27 การต่อวงจรกรองความถี่สูง | 37 |
| รูปที่ 2.28 วงจรซีฟเฟส $\pi/2$ | 38 |
| รูปที่ 2.29 โครงสร้างของบิจที่ ดิฟเฟอร์เรนซ์ซีลแพร์ | 39 |
| รูปที่ 2.30 การทำงานแบบต่าง ๆ ของวงจรดิฟเฟอร์เรนซ์ซีลแอมพลิฟายเออร์ | 41 |
| รูปที่ 2.31 ลักษณะของการส่งผ่านแบบไม่เป็นเชิงเส้น ของดิฟเฟอร์เรนซ์ซีลแพร์ | 42 |
| รูปที่ 2.32 ดิฟเฟอร์เรนซ์ซีลแอมพลิฟายเออร์ในสัญญาณขนาดเล็ก | 43 |
| รูปที่ 2.33 การไหลของกระแสสำหรับดิฟเฟอร์เรนซ์ซีลแอมพลิฟายเออร์ | 45 |
| รูปที่ 2.34 กฎการสะท้อนการค้ำทาน | 46 |
| รูปที่ 2.35 บาลานซ์ทรานซิสเตอร์ที่ใช้ในวงจรดิฟเฟอร์เรนซ์ซีล | 47 |
| รูปที่ 2.36 เจนเนอเรเตอร์ของซีฟรี่จิสเตอร์เอ็มแอลเอส ที่มี 4 สเตจ | 48 |
| รูปที่ 2.37 (a) ตารางเคม็ปสำหรับวงจรกำเน็คเอ็มแอลเอสแบบเริ่มต้นทำงานด้วยตัวเอง | 51 |
| รูปที่ 2.37 (b) วงจรกำเน็คเอ็มแอลเอสแบบเริ่มต้นทำงานด้วยตนเอง | 51 |
| รูปที่ 2.38 วงจรแยกสัญญาณดิจิทัล | 52 |
| รูปที่ 2.39 วงจร (a) การเข้ารหัส (b) การถอดรหัสแบบแมนเชสเตอร์ | 53 |
| รูปที่ 2.40 สัญญาณที่ผ่านการเข้ารหัสแมนเชสเตอร์ | 53 |
| รูปที่ 2.41 วงจรขยายสัญญาณแถบความถี่กว้าง | 53 |
| รูปที่ 2.42 วงจรสมมูลอินพุทรีซิสแตนซ์ของวงจขยายสัญญาณแถบความถี่กว้าง | 54 |
| รูปที่ 2.43 วงจรสมมูลเอาต์พุทรีซิสแตนซ์ของวงจขยายสัญญาณแถบความถี่กว้าง | 55 |
| รูปที่ 2.44 ผลตอบสนองความถี่ของวงจขยายสัญญาณแถบความถี่กว้าง | 57 |
| รูปที่ 2.45 ตัวอย่างวงจรไบอัสทรานซิสเตอร์ | 58 |
| รูปที่ 2.46 การแมชชิงอิมพีแดนซ์ | 61 |
| รูปที่ 2.47 วงจรแมชชิงอิมพีแดนซ์จากตัวอย่าง | 62 |
| รูปที่ 2.48 วงจรควบคุมอัตราขยายอัตโนมัติในเครื่องรับวิทยุเอเอ็ม | 62 |
| รูปที่ 2.49 วงจรควบคุมอัตราขยายอัตโนมัติอย่างง่าย | 63 |
| รูปที่ 2.50 วงจรควบคุมอัตราขยายอัตโนมัติชนิดที่ผลิตไฟจากสัญญาณพาหะ | 63 |
| รูปที่ 2.51 วงจรควบคุมอัตราขยายอัตโนมัติชนิดที่ผลิตไฟจากสัญญาณเสียง | 64 |
| รูปที่ 2.52 วงจรควบคุมอัตราขยายอัตโนมัติอย่างง่าย | 64 |
| รูปที่ 2.53 ลักษณะการควบคุมอัตราขยายของเครื่องรับ โดยวงจควบคุมอัตราขยายอัตโนมัติชนิดต่าง ๆ | 66 |
| รูปที่ 2.54 วงจรควบคุมอัตราขยายอัตโนมัติแบบฟอร์เวิร์ด | 66 |
| รูปที่ 2.55 บล็อกไดอะแกรมของวงจรสแตส | 67 |
| รูปที่ 2.56 (a) วงจรเปรียบเทียบแบบอนอินเวอร์สติง (b) คุณสมบัติอินพุท-เอาต์พุท | 70 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|--|----|
| รูปที่ 2.58 วงจรเปรียบเทียบแบบนอนอินเวอร์ตติงกับไบอัสบวก | 71 |
| รูปที่ 2.59 วงจรเปรียบเทียบแบบอินเวอร์ตติงกับไบอัสลบ | 71 |
| รูปที่ 2.60 วงจรเปรียบเทียบในทางปฏิบัติ | 72 |
| รูปที่ 2.61 วงจรเปลี่ยนสัญญาณจากขนานเป็นอนุกรม | 73 |
| รูปที่ 3.1 บล็อกไดอะแกรมของวงจรสร้างสัญญาณพัลส์แบบสุ่ม | 74 |
| รูปที่ 3.2 วงจรคริสตอลออสซิลเลเตอร์ 4.096 เมกะเฮิร์ตซ์ | 75 |
| รูปที่ 3.3 วงจรหารความถี่ (หาร 2) | 75 |
| รูปที่ 3.4 วงจรสร้างสัญญาณพัลส์แบบสุ่ม | 76 |
| รูปที่ 3.5 วงจรแยกสัญญาณดิจิทัล | 76 |
| รูปที่ 3.6 วงจรเข้ารหัสสัญญาณแบบแมนเชสเตอร์ ด้วยเอ็กซ์คลูซีฟออร์เกท | 77 |
| รูปที่ 3.7 วงจรคอลพิทท์ออสซิลเลเตอร์ | 77 |
| รูปที่ 3.8 วงจรวีซีโอ และบัฟเฟอร์ที่ใช้จริงในวงจร | 78 |
| รูปที่ 3.9 การต่อวงจรของไอซี MC 12017 | 79 |
| รูปที่ 3.10 ส่วนประกอบต่างๆ ของ ไอซีเบอร์ MC 145152 – 2 | 80 |
| รูปที่ 3.11 วงจรลูปีลเตอร์ | 82 |
| รูปที่ 3.12 วงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ทอันดับ 5 | 83 |
| รูปที่ 3.13 วงจรกรองแถบความถี่ผ่านแบบบัตเตอร์เวิร์ทอันดับที่ 5 | 83 |
| รูปที่ 3.14 วงจรกรองช่วงความถี่ผ่านที่ออกแบบได้ | 84 |
| รูปที่ 3.15 วงจรชิฟเฟส $\pi/2$ | 84 |
| รูปที่ 3.16 วงจรบาลานซ์มอดูเลเตอร์ | 85 |
| รูปที่ 3.17 วงจรขยายสัญญาณแบนด์วิดท์กว้าง | 86 |
| รูปที่ 3.18 วงจรแมชชิงอิมพีแดนซ์จากการออกแบบ | 89 |
| รูปที่ 3.19 วงจรขยายสัญญาณอาร์เอฟขนาดเล็ก | 90 |
| รูปที่ 3.20 สมิททาร์ท ที่ใช้ในการออกแบบวงจร | 90 |
| รูปที่ 3.21 วงจรกรองความถี่ผ่าน 70 เมกะเฮิร์ตซ์ | 91 |
| รูปที่ 3.22 วงจรขยายสัญญาณ อาร์เอฟ | 91 |
| รูปที่ 3.23 บล็อกไดอะแกรมวงจรเอจีซี | 92 |
| รูปที่ 3.24 วงจรลดทอนสัญญาณ | 92 |
| รูปที่ 3.25 วงจรลดทอนสัญญาณที่ควบคุมด้วยแรงดัน | 93 |
| รูปที่ 3.26 วงจรดีเทคระดับแรงดัน | 93 |
| รูปที่ 3.27 บล็อกไดอะแกรมของคอสเทสลูป | 94 |
| รูปที่ 3.28 วงจรโวลท์เตจคอนโทรลลอสซิลเลเตอร์ | 94 |
| รูปที่ 3.29 วงจรชิฟเฟส $\pi/2$ | 95 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|-------------|---|-----|
| รูปที่ 3.30 | วงจรรองความถี่ต่ำผ่าน | 95 |
| รูปที่ 3.31 | วงจรมอนิเตอร์สัญญาณโดยใช้ ออฟแอม เบอร์ 357 | 96 |
| รูปที่ 3.32 | วงจรมอนิเตอร์สัญญาณ | 96 |
| รูปที่ 3.33 | วงจรมอนิเตอร์ฟิลเตอร์ | 96 |
| รูปที่ 3.34 | วงจรมอนิเตอร์เปรียบเทียบสัญญาณ | 97 |
| รูปที่ 3.35 | วงจรมอนิเตอร์สัญญาณนาฬิกา | 97 |
| รูปที่ 3.36 | ไมโครคอนโทรลเลอร์ของวงจรมอนิเตอร์สัญญาณนาฬิกา | 98 |
| รูปที่ 3.37 | วงจรมอนิเตอร์หีสแมนเชสเตอร์ | 99 |
| รูปที่ 3.38 | รูปของสัญญาณจากการมอดูเลตด้วยสัญญาณนาฬิกาโดยใช้ฟิลลิปพลอป | 99 |
| รูปที่ 3.39 | วงจรมอนิเตอร์สัญญาณจากขนานเป็นอนุกรมที่ใช้ในการทดลอง | 100 |
| รูปที่ 3.40 | วงจรมอนิเตอร์ทางภาคส่ง | 101 |
| รูปที่ 3.41 | วงจรมอนิเตอร์ทางภาครับ | 105 |
| รูปที่ 4.1 | รูปสัญญาณและความถี่ที่ได้จาก วงจรมอนิเตอร์สัญญาณนาฬิกา 4.096 เมกะเฮิรตซ์ | 109 |
| รูปที่ 4.2 | ผลที่ได้จากวงจรมอนิเตอร์สัญญาณนาฬิกา โดยใช้ไอซีเบอร์ 74HC74 | 110 |
| รูปที่ 4.3 | สัญญาณเอาต์พุตที่ได้จากวงจรมอนิเตอร์สัญญาณพัลส์แบบสุ่ม | 110 |
| รูปที่ 4.4 | ตัวอย่างของการแยกสัญญาณดิจิทัล | 111 |
| รูปที่ 4.5 | กราฟความสัมพันธ์ระหว่าง แรงดันควบคุมกับความถี่ที่ได้ | 112 |
| รูปที่ 4.6 | กราฟความสัมพันธ์ระหว่างความถี่ที่ได้ กับกำลังงานเอาต์พุตของวงจรมอนิเตอร์ 74HC74 | 113 |
| รูปที่ 4.7 | รูปสัญญาณอินพุตจาก ไอซีเบอร์ 74HC74 สัญญาณเอาต์พุตที่ได้จากวงจรมอนิเตอร์สัญญาณนาฬิกา | 113 |
| รูปที่ 4.8 | รูปสัญญาณและความถี่ที่ได้จากวงจรมอนิเตอร์สัญญาณนาฬิกา ความถี่ 10.24 เมกะเฮิรตซ์ | 114 |
| รูปที่ 4.9 | รูปสัญญาณที่ขาเอาต์พุตของ ไอซีเบอร์ MC 145152 หลังจากความถี่ถูกบล็อกแล้ว | 115 |
| รูปที่ 4.10 | รูปสัญญาณที่ขาเอเอ็มซี ของ ไอซีเบอร์ MC 145152 | 115 |
| รูปที่ 4.11 | รูปสัญญาณที่ขา ϕ_R และ ϕ_V ของ ไอซีเบอร์ MC 145152 | 116 |
| รูปที่ 4.12 | ระดับสัญญาณไฟตรงที่ได้จากวงจรมอนิเตอร์สัญญาณนาฬิกา | 117 |
| รูปที่ 4.13 | รูปสัญญาณจากวงจรมอนิเตอร์สัญญาณนาฬิกา ความถี่ 70 เมกะเฮิรตซ์ | 117 |
| รูปที่ 4.14 | สเปกตรัมของสัญญาณจากวงจรมอนิเตอร์สัญญาณนาฬิกา ด้วยเฟสล็อกความถี่ 70 เมกะเฮิรตซ์ | 118 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|---|-----|
| รูปที่ 4.15 กราฟผลตอบแทนของทางความถี่ของวงจรกรองแถบความถี่ผ่าน ที่ความถี่กึ่งกลาง 70 เมกะเฮิร์ตซ์ แบนด์วิดท์ 30 เมกะเฮิร์ตซ์ | 119 |
| รูปที่ 4.16 สเปกตรัมที่ได้จากวงจรกรองแถบความถี่ผ่าน | 120 |
| รูปที่ 4.17 สัญญาณอินพุตก่อนเข้าวงจรซีฟเฟส | 120 |
| รูปที่ 4.18 สัญญาณอินพุตเปรียบเทียบเอาต์พุตทางด้าน L | 121 |
| รูปที่ 4.19 สัญญาณอินพุตเปรียบเทียบเอาต์พุตทางด้าน C | 121 |
| รูปที่ 4.20 สัญญาณเอาต์พุตของวงจรซีฟเฟส $\pi/2$ | 122 |
| รูปที่ 4.21 เอาต์พุตที่ได้จากวงจรคูณสัญญาณ | 122 |
| รูปที่ 4.22 สเปกตรัมของสัญญาณหลังการมอดูเลต | 123 |
| รูปที่ 4.23 รูปแสดงอัตราขยายของวงจรถยายสัญญาณแบนด์วิดท์กว้างที่ความถี่ต่าง ๆ | 124 |
| รูปที่ 4.24 สัญญาณที่ได้จากวงจรถยายสัญญาณความถี่วิทยุ | 124 |
| รูปที่ 4.25 สัญญาณ คิวพีเอสเค ที่ความถี่ 70 เมกะเฮิร์ตซ์ เมื่อถูกขยายด้วยวงจรถยายสัญญาณอาร์เอฟ | 125 |
| รูปที่ 4.26 กราฟแสดงผลตอบสนองของทางความถี่ของวงจรกรองความถี่ | 127 |
| รูปที่ 4.27 กราฟแสดงผลตอบสนองของวงจรถดทอนขนาดที่ปรับค่าได้ด้วยแรงดัน | 128 |
| รูปที่ 4.28 กราฟแสดงผลตอบสนองของวงจรถดทอนระดับแรงดัน | 129 |
| รูปที่ 4.29 กราฟแสดงผลตอบสนองของวงจรถดทอนอัตโนมัติ | 130 |
| รูปที่ 4.30 สเปกตรัมเอาต์พุตของวงจรถดทอนอัตราขยายอัตโนมัติ | 130 |
| รูปที่ 4.31 กราฟความสัมพันธ์ระหว่างแรงดันควบคุมกับความถี่ที่ได้ | 131 |
| รูปที่ 4.32 กราฟผลตอบแทนของทางความถี่ของวงจรกรองความถี่ต่ำผ่าน ที่คัทออฟ 10.24 เมกะเฮิร์ตซ์ | 132 |
| รูปที่ 4.33 ผลที่ได้จากการคิมอดูเลตสัญญาณทางด้านแกน I จากวงจรถดสแตสลับ | 133 |
| รูปที่ 4.34 ผลที่ได้จากการคิมอดูเลตสัญญาณทางด้านแกน Q จากวงจรถดสแตสลับ | 133 |
| รูปที่ 4.35 ผลการทดลองวงจรเปรียบเทียบสัญญาณทางด้านแกน I | 134 |
| รูปที่ 4.36 ผลการทดลองวงจรเปรียบเทียบสัญญาณทางด้านแกน Q | 134 |
| รูปที่ 4.37 ผลการทดลองของวงจรถดสัญญาณนาฬิกา | 135 |
| รูปที่ 4.38 ผลการทดลองวงจรเปลี่ยนสัญญาณขนานเป็นอนุกรม | 136 |
| รูปที่ 4.39 สเปกตรัมของสัญญาณ คิวพีเอสเค ที่รับได้ผ่านสายอากาศ | 136 |
| รูปที่ 4.40 ผลการคิมอดูเลต และเปรียบเทียบสัญญาณที่รับได้จากสายอากาศทางด้านแกน I | 137 |
| รูปที่ 4.41 ผลการคิมอดูเลต และเปรียบเทียบสัญญาณที่รับได้จากสายอากาศทางด้านแกน Q | 137 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

| | | หน้า |
|------------------|---|------|
| ตารางที่ 2.1 | ตัวอย่างอินคักแดนซ์โดยใช้วงจรถับเตอร์เวิร์ธ | 35 |
| ตารางที่ 2.2 | เอ็มแอลเอสสำหรับรีจิสเตอร์ที่มี 4 สเตจ | 48 |
| ตารางที่ 2.3 | ฟังก์ชันการป้อนกลับสำหรับเอ็มแอลเอส | 49 |
| ตารางที่ 2.4 (a) | เอ็มแอลเอสสำหรับซีพีรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน $C \oplus D$ | 50 |
| ตารางที่ 2.4 (b) | เอ็มแอลเอสที่มีการป้อนกลับด้วยฟังก์ชัน $A \oplus D$ | 50 |
| ตารางที่ 2.4 (c) | เอ็มแอลเอสที่มีการป้อนกลับด้วยฟังก์ชัน $A \oplus D$ | 50 |
| ตารางที่ 2.5 | นอนเอ็มแอลเอส ที่ถูกสร้างขึ้น โดยซีพีรีจิสเตอร์ 4 สเตจ ที่มีการป้อนกลับด้วยฟังก์ชัน $B \oplus D$ | 51 |
| ตารางที่ 3.1 | ค่านอมัลไลซ์ของวงจรถับเตอร์เวิร์ธ | 82 |
| ตารางที่ 4.1 | ความสัมพันธ์ระหว่างแรงดันควบคุมกับความถี่ และกำลังเอาต์พุตที่ได้จากวงจรวีซีโอ | 112 |
| ตารางที่ 4.2 | ผลตอบสนองทางความถี่ของวงจรรองความถี่ผ่าน ที่ความถี่กึ่งกลาง 70 เมกะเฮิรตซ์ แบนด์วิดท์ 30 เมกะเฮิรตซ์ | 119 |
| ตารางที่ 4.3 | แสดงผลตอบสนองของอัตราย้ายสัญญาณที่ความถี่ต่าง ๆ ของวงจรรายสัญญาณแบนด์วิดท์กว้าง | 123 |
| ตารางที่ 4.4 | แสดงผลตอบสนองทางความถี่ ของวงจรรองช่วงความถี่ | 126 |
| ตารางที่ 4.5 | แสดงผลการลดทอนวงจรรลดทอนขนาด | 127 |
| ตารางที่ 4.6 | แสดงผลการทดลองวงจรวีซีโอที่ระดับแรงดัน | 128 |
| ตารางที่ 4.7 | แสดงผลการทดลองวงจรรควบคุมอัตราย้ายอัตโนมัติ | 129 |
| ตารางที่ 4.8 | แสดงความสัมพันธ์ระหว่างแรงดันควบคุม และความถี่ที่ผลิตได้จากวีซีโอ | 131 |
| ตารางที่ 4.9 | ผลตอบสนองทางความถี่ของวงจรรองความถี่ต่ำผ่าน | 132 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปัจจุบันการติดต่อสื่อสารกันระหว่างมนุษย์ เป็นไปอย่างรวดเร็วและทันสมัยขึ้นรวมทั้งมีการพัฒนารูปแบบการส่งข้อมูลในรูปแบบของสัญญาณในข่ายและสะดวกในการส่งและรับมากขึ้นด้วยเช่นกัน โดยปกติแล้วเราจะพบเห็นการส่งข้อมูลในรูปแบบของสัญญาณอนาล็อก ซึ่งเป็นลักษณะการส่งที่มีรูปแบบของสัญญาณต่อเนื่องกันไป แต่เนื่องจากรูปแบบของสัญญาณอนาล็อกนี้มีความจำกัดในด้านความละเอียด และประสิทธิภาพในการส่งข้อมูลที่ดี เนื่องจากจะมีสัญญาณรบกวนระหว่างเส้นทาง ทำให้คุณภาพของสัญญาณนั้นลดลงข้อมูลที่ได้มีการพัวพัน จึงเกิดการพัฒนารูปแบบการส่งข้อมูลอีกรูปแบบหนึ่ง คือ การส่งสัญญาณในรูปแบบดิจิทัล ซึ่งระบบนี้มีความถูกต้องแม่นยำกว่า เนื่องจากสัญญาณดิจิทัลมีความต้านทานต่อสัญญาณรบกวนทั้งมีความจุมากในการส่งสัญญาณ ในปัจจุบันความต้องการในการสื่อสารเพิ่มมากขึ้นทั้งทางด้านคุณภาพและปริมาณในการใช้งาน การสื่อสารแบบดิจิทัลจึงเข้ามามีบทบาทอย่างมาก ระบบการสื่อสารมากมายในปัจจุบันได้พัฒนาเป็นระบบดิจิทัล เช่น ระบบโทรศัพท์เคลื่อนที่ ระบบสื่อสารผ่านดาวเทียมภาคพื้นดิน หรือระบบสื่อสารดาวเทียมอวกาศ (Aeronautical or Land Satellite System) เป็นต้น หลักการส่งข้อมูลแบบดิจิทัลก็คือการนำข้อมูลข่าวสารที่เป็นสัญญาณดิจิทัลมาทำการผสมกับคลื่นพาหะ หรือที่เรียกว่าขบวนการมอดูเลชัน (Modulation) แล้วส่งสัญญาณออกไปทางฝั่งรับก็จะทำการนำคลื่นสัญญาณพาหะออกด้วยขบวนการดีมอดูเลชัน (Demodulation) ทำให้ได้สัญญาณข้อมูลเดิมกลับมา รูปแบบการมอดูเลตสัญญาณดิจิทัลมีหลายรูปแบบเช่น เอฟเอสเค พีเอสเค บีพีเอสเค คิวพีเอสเค คิวเอเอ็ม ฯลฯ

ในโครงการนี้จะใช้การมอดูเลตแบบ คิวพีเอสเค (Quadrature Phase Shift Keying) ในการมอดูเลตสัญญาณซึ่งแสดงการทำงานของเครื่องรับส่งได้ดังบล็อกไดอะแกรมดังต่อไปนี้

จากบล็อกไดอะแกรมในรูปที่ 1.1 พบว่าทางภาคส่งประกอบด้วยส่วนสำคัญต่าง ๆ ดังต่อไปนี้

1. วงจรแยกบิต (Bit Splitter) เป็นวงจรที่ใช้แยกสัญญาณดิจิทัลเป็นสองส่วนคือแนวแกน I และแนวแกน Q สำหรับนำไปมอดูเลต แบบ คิวพีเอสเค

2. วงจรบาลานซ์มอดูเลเตอร์ (Balance Modulator) ทำหน้าที่มอดูเลตสัญญาณดิจิทัลที่ผ่านการแยกบิตคู่และบิตคู่ออกจากกันแล้ว

3. วงจรสังเคราะห์ความถี่ (Frequency Synthesizer) เป็นวงจรถ่ายความถี่โดยใช้เฟสล็อกซึ่งนำคลื่นที่ได้มาเป็นคลื่นพาหะในการมอดูเลต โดยจะประกอบด้วยวงจรร้อยที่สำคัญ คือ

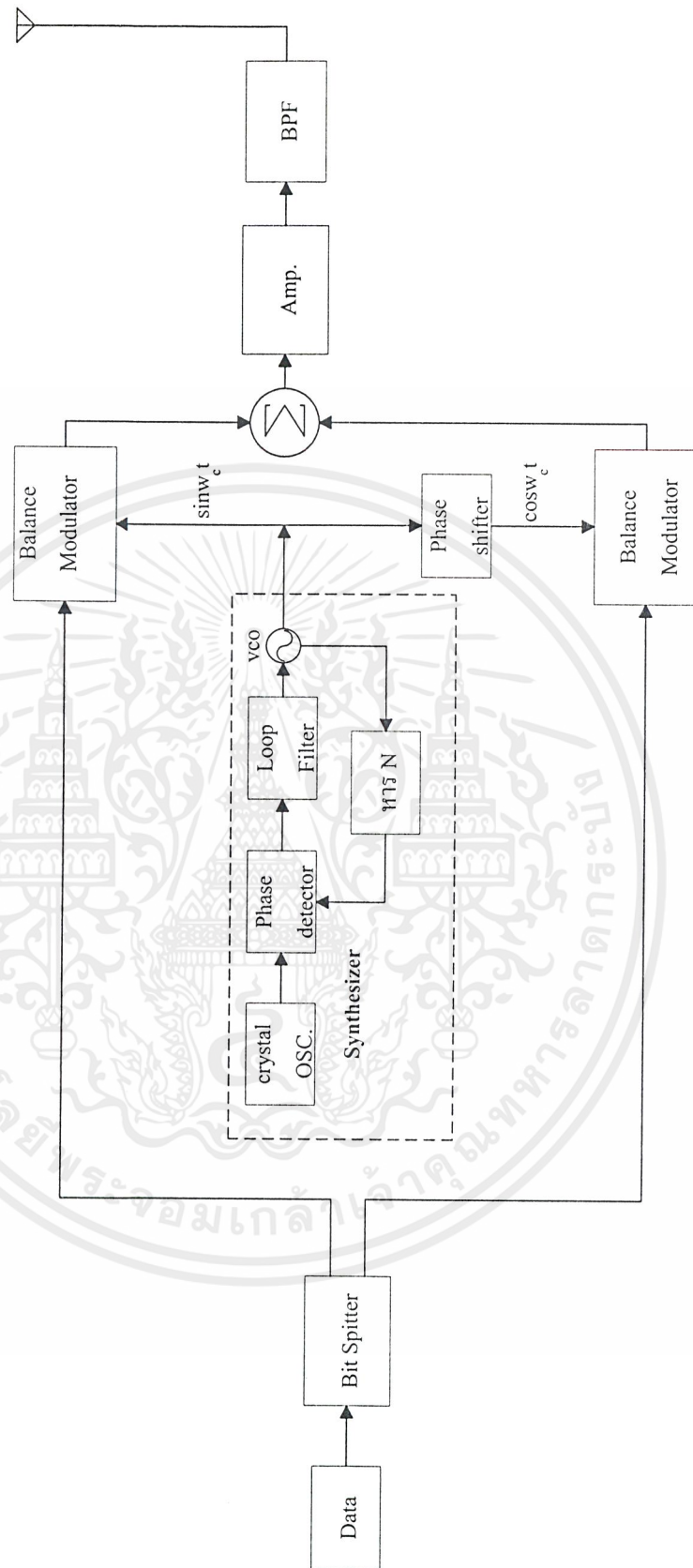
3.1 วงจรโวลท์ที่เจจคอนโทรลอสซิลเลเตอร์ (Voltage Control Oscillator : VCO)

3.2 วงจรหารความถี่แบบโปรแกรมได้ (Programmable Frequency Divider หรือ Prescaler)

3.3 วงจรเปรียบเทียบเฟส (Phase Detector)

3.4 วงจรลูปฟิลเตอร์ (Loop Filter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1 บล็อกไดอะแกรมของภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. วงจรชิฟเฟส $\frac{\pi}{2}$ ทำหน้าที่ชิฟเฟสของสัญญาณคลื่นพาหะไป $\frac{\pi}{2}$ สำหรับการมอดูเลตทางด้าน

แกน Q

5. วงจรรวมสัญญาณทำหน้าที่รวมสัญญาณที่มอดูเลตแล้วในแกน I และแกน Q เข้าด้วยกันเพื่อที่จะได้สัญญาณแบบ คิวพีเอสเค

6. วงจรขยายกำลังย่านความถี่วิทยุ (Radio Frequency Power Amplifier) ทำหน้าที่ขยายกำลังของสัญญาณ คิวพีเอสเค เพื่อที่จะทำให้มีกำลังงานเพียงพอที่จะส่งออกอากาศให้ได้ระยะทางไกลขึ้น

7. วงจรกรองความถี่ผ่าน (Band Pass Filter : BPF) ทำหน้าที่กรองสัญญาณที่มีความถี่ที่ไม่ต้องการออกเพื่อส่งออกอากาศ

จากบล็อกไดอะแกรมในรูปที่ 1.2 พบว่าภาครับประกอบด้วยส่วนสำคัญดังต่อไปนี้

1. วงจรกรองแถบความถี่ผ่าน (Band Pass Filter : BPF) ทำหน้าที่กรองเฉพาะสัญญาณช่วงความถี่ที่ต้องการให้สามารถผ่านออกมาได้โดยไม่ถูกลดทอนหรือถูกลดทอนน้อยที่สุด ส่วนสัญญาณในช่วงความถี่ที่ไม่ได้อยู่ในช่วงที่ต้องการก็จะถูกลดทอนกำลังสัญญาณลง ซึ่งจะถูกลดทอนมากหรือน้อยขึ้นอยู่กับการออกแบบ

2. วงจรขยายความถี่ช่วงกว้าง (Wide Band Amplifier) ทำหน้าที่ขยายสัญญาณความถี่ที่รับมาจากวงจรกรองแถบความถี่ผ่านเพื่อให้ได้สัญญาณที่มีขนาดใหญ่ขึ้นเพื่อนำไปใช้ในการมอดูเลต

3. วงจรควบคุมกำลังขยายอัตโนมัติทำหน้าที่ปรับขนาดของสัญญาณให้มีขนาดเท่ากันตลอดไม่ว่าอินพุทจะเข้ามาเท่าไรก็ตาม วงจรควบคุมกำลังขยายอัตโนมัติประกอบด้วยวงจรต่าง ๆ ดังต่อไปนี้

3.1 วงจรลดทอนสัญญาณที่ควบคุมด้วยแรงดัน (Attenuator)

3.2 วงจรขยายสัญญาณความถี่ช่วงกว้าง (Wide Band Amplifier)

3.3 วงจรเปรียบเทียบระดับแรงดัน (Level Detector)

3.4 วงจรอินทิเกรเตอร์ (Integrator)

4. วงจรกู้สัญญาณคลื่นพาหะ (Carrier Recovery Circuit) ซึ่งใช้เครื่องรับแบบคอสเทส (Costas's Loop) ในการกู้สัญญาณคลื่นพาหะแบบคอสเทสประกอบด้วยวงจรต่าง ๆ ดังนี้

4.1 วงจรบาลานซ์มอดูเลเตอร์ (Balance Modulator)

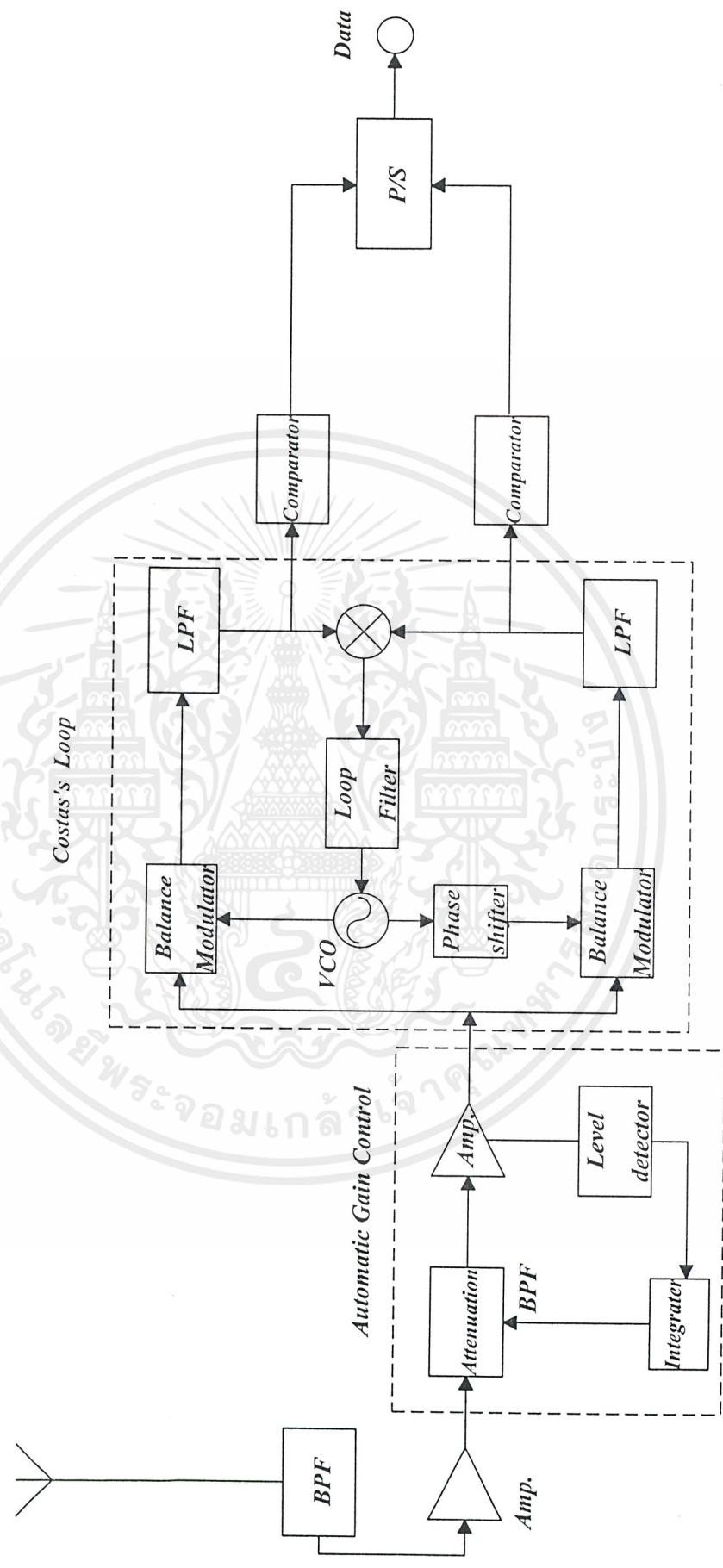
4.2 วงจรโวลท์เตจคอนโทรลอสซิลเลเตอร์ (Voltage Control Oscillator : VCO)

4.3 วงจรชิฟเฟส $\frac{\pi}{2}$ ($\frac{\pi}{2}$ Phase Shifter)

4.4 วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter : LPF)

5. วงจรเปรียบเทียบสัญญาณ (Comparator) ทำหน้าที่เปรียบเทียบสัญญาณที่ได้จากการมอดูเลตไม่ให้สัญญาณมีความผิดเพี้ยน หรือมีความผิดเพี้ยนน้อยที่สุด

6. วงจรกู้สัญญาณนาฬิกา (Clock Recovery Circuit) ทำหน้าที่สร้างสัญญาณนาฬิกา เพื่อนำไปใช้ในการสร้างสัญญาณดิจิทัล



บล็อกไดอะแกรมของภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. วงจรรหัสแมนเชสเตอร์ (Manchester Decoder) ทำหน้าที่ถอดรหัสสัญญาณที่รับมาให้ได้สัญญาณที่ส่งมา

8. วงจรเปลี่ยนสัญญาณขนานเป็นอนุกรม ทำหน้าที่ตรงกันข้ามกับวงจรแยกสัญญาณดิจิทัลทางด้านส่งเพื่อทำหน้าที่รวมสัญญาณดิจิทัลแบบขนานเป็นแบบอนุกรม ทำให้ได้สัญญาณข้อมูลแบบเดิมที่ส่งมาจากเครื่องส่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

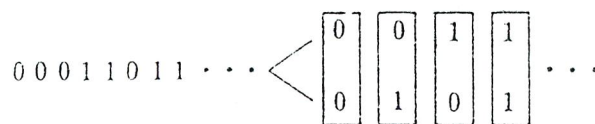
2.1 หลักการของคิวิพีเอสเค

ควอดราเจอร์ เฟสชิฟ คีอิง (คิวิพีเอสเค) บางครั้งเรียกว่า ควอดเทอร์นารี เฟสชิฟ คีอิง เป็นอีกรูปแบบหนึ่งของการมอดูเลตสัญญาณในเชิงมุม (Angle Modulation) หรือการมอดูเลตที่มีการเปลี่ยนแปลงทางมุมนั่นเอง คิวิพีเอสเค เป็นเทคนิคหนึ่งของการแปลงสัญญาณ (Encode) แบบ เอ็ม – อาร์เรย์ ที่มี $M = 4$ ซึ่งเอาท์พุททั้ง 4 เฟสของ คิวิพีเอสเค ที่ออกมานั้นจะมีความถี่เดียวเท่านั้น และเนื่องจากการเปลี่ยนแปลงของเฟสที่แตกต่างกันถึง 4 เฟส ดังนั้นจึงต้องมีเฟื่อนไขของอินพุทที่จะนำไปมอดูเลชันกันความถี่คลื่นพาห์ (carrier frequency) อยู่ 4 เฟื่อนไขด้วยกัน แต่สัญญาณดิจิทัลที่นำมาเป็นอินพุทเพื่อทำการมอดูเลชันแบบ คิวิพีเอสเค นั้น เป็นสัญญาณแบบไบนารี (binary) ที่มีเฟื่อนไขเพียง 2 เฟื่อนไขเท่านั้น คือ “0” กับ “1” ดังนั้นในการที่จะทำสัญญาณไบนารี ให้มีเฟื่อนไขที่แตกต่างกันถึง 4 เฟื่อนไขนั้น เราจะต้องจัดสัญญาณไบนารี เป็น 4 กลุ่ม คือ 00, 01, 10, 11 แต่ละกลุ่มมีสัญญาณไบนารี อยู่ 2 บิต ซึ่งเราจะเรียกว่า ไดบิต (Dibit) แต่ละไดบิต เมื่อนำไปทำการมอดูเลชันแล้วนั้นจะให้ความแตกต่างของเฟสออกมา 4 เฟสด้วยกัน

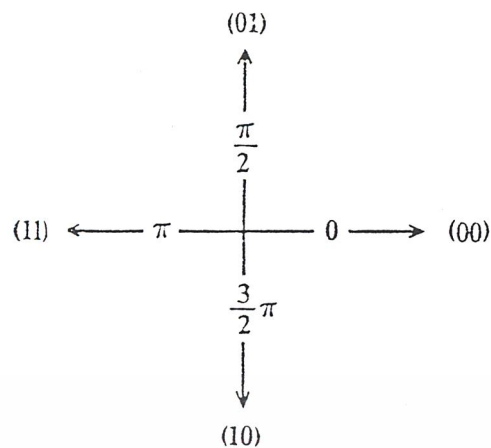
เพราะฉะนั้นสรุปได้ว่าเมื่อนำหนึ่งไดบิต ไปทำการมอดูเลต เราก็จะได้เอาท์พุทออกมาหนึ่งเอาท์พุท ดังนั้นอัตราการเปลี่ยนแปลงของเอาท์พุทหรือที่เรียกว่า บอดเรต (Baud rate) นั้น จะมีค่าเท่ากับครึ่งหนึ่งของอัตราบิต (Bit rate) ของอินพุทที่นำมามอดูเลตนั่นเอง

ในวิธีการคิวิพีเอสเคสัญญาณ 2 บิตจะถูกส่งไปพร้อมๆกัน โดยลำดับสัญญาณดิจิทัลที่จะส่งถูกแบ่งออกเป็น บล็อก 2 บิต และแต่ละรหัสบล็อกจะประกอบด้วย 2 บิตถูกส่งไปพร้อมๆกัน ในกรณีนี้จะมีการรวมรหัส 4 คู่ด้วยกันคือ 00, 01, 10 และ 11 คู่ของรหัสทั้ง 4 คู่นี้จะเทียบกับ อินนิเชียลเฟส 4 เฟสของสัญญาณ

รูปที่ 2.1 นี้แสดงถึงความสัมพันธ์ระหว่างรหัส และ อินนิเชียลเฟส ใน เกรย์โคด ซึ่งใช้ในคิวิพีเอสเค เฟส 0 แทน รหัส 00 เฟส $\pi/2$ แทนรหัส 01 เฟส π แทนรหัส 11 และเฟส $3\pi/2$ แทนรหัส 10 จะเห็นว่าถ้าเปรียบเทียบรหัสระหว่างสองเฟสข้างเคียง หนึ่งในสองบิตจะเหมือนกันในทุกกรณีดังนั้น โดยใช้ เกรย์โคด จะมีเพียงบิตเดียวที่เกิดการผิดพลาด แม้ว่าสัญญาณที่รับได้จะถูกคิมมอดูเลตผิดไปเป็นเฟสข้างเคียง



รูปที่ 2.1 รหัส 4 คู่ของสัญญาณ คิวิพีเอสเค



รูปที่ 2.2 เกรย์โคด ที่ใช้ใน คิวพีเอสเค

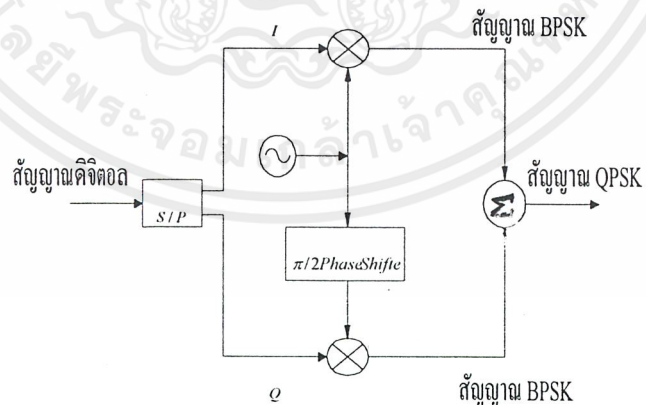
สมมติสัญญาณกำหนดโดย

$$S(t) = A \cos 2\pi f_c t \quad \text{สำหรับรหัส 00}$$

$$S(t) = A \cos(2\pi f_c t + \pi / 2) = -A \sin 2\pi f_c t \quad \text{สำหรับรหัส 01}$$

$$S(t) = A \cos(2\pi f_c t + \pi) = -A \cos 2\pi f_c t \quad \text{สำหรับรหัส 11}$$

$$S(t) = A \cos(2\pi f_c t + 3\pi / 2) = A \sin 2\pi f_c t \quad \text{สำหรับรหัส 10}$$



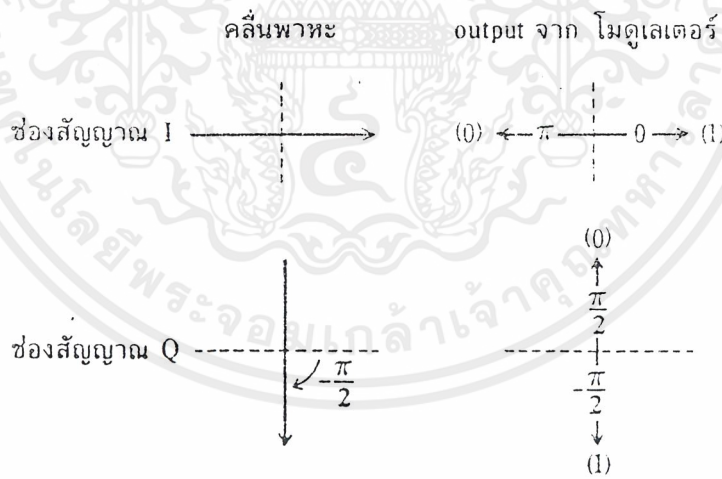
รูปที่ 2.3 วงจรมอดูเลต คิวพีเอสเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.3 นี้เป็นตัวอย่างวงจร คิวพีเอสเค โมดูละชั้น วงจรนี้สร้างสัญญาณ เกรย์โคด ขึ้นมาจากรวมด้วยวงจรมอดูเลชัน 2 ไบนารีพีเอสเค คู่กันสัญญาณดิจิทัลที่จะส่งแยกออก ทางช่องสัญญาณ I และช่องสัญญาณ Q โดยตัวเปลี่ยนอนุกรมเป็นขนานแต่ละด้านถูกมอดูเลตแบบ บีพีเอสเค โดย บาลานซ์มอดูเลเตอร์

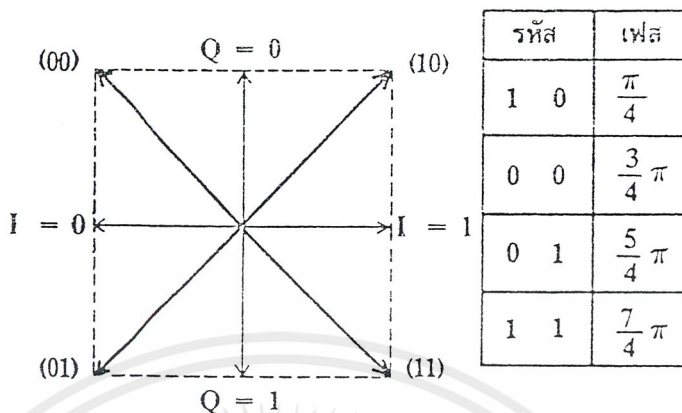
คลื่นพาหะที่ใช้ในการมอดูเลตของช่องสัญญาณ I จะใช้จากเอาท์พุทของวงจรถอดสวิตเลเตอร์โดยตรง ส่วนคลื่นพาหะที่ใช้สำหรับช่องสัญญาณ Q เฟสจะถูกชิฟไป 90 องศาโดยผ่านวงจรเฟสชิฟเตอร์ สัญญาณมอดูเลตทั้งสองนี้จะมีคลื่นพาหะที่ต่างเฟสกัน 90 องศา และถูกรวมออกมาจะได้ สัญญาณ คิวพีเอสเค ออกมา

โดยการรวมสัญญาณ บีพีเอสเค จากช่องสัญญาณ I และช่องสัญญาณ Q เราจะได้สัญญาณ คิวพีเอสเค เมื่อรหัสในช่องสัญญาณ I เป็น "1" และรหัสในช่องสัญญาณ Q เป็น "0" เวกเตอร์ ผลลัพธ์แสดงดังรูป 2.5 เวกเตอร์ผลลัพธ์นี้แสดงสัญญาณ คิวพีเอสเค สำหรับ 00 นั้นจะต่างเฟส เท่ากับ $3\pi/4$ สัญญาณสำหรับรหัส 01 จะต่างเฟส $5\pi/4$ และสัญญาณรหัส 11 จะต่างเฟส $7\pi/4$ กับคลื่นของช่องสัญญาณ I รหัสสัญญาณเหล่านี้เรียกว่า "เกรย์โคด"



รูปที่ 2.4 เปรียบเทียบเฟสของสัญญาณในช่องสัญญาณ I และ Q

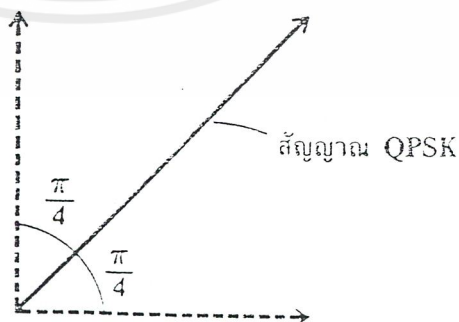
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 เวกเตอร์ผลลัพธ์ของสัญญาณ คิวพีเอสเค

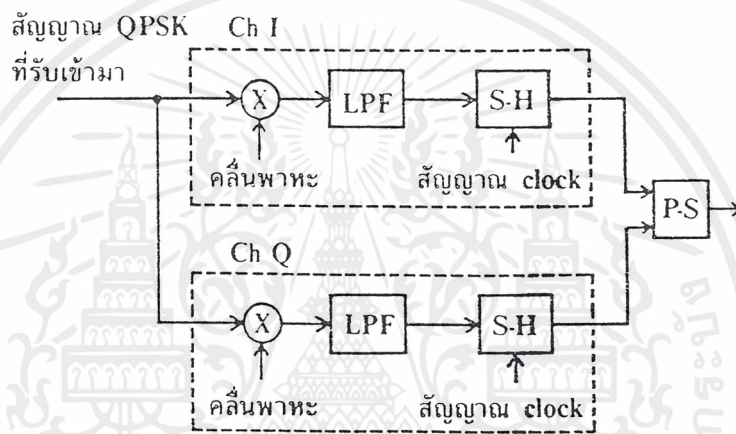
เมื่อเปรียบเทียบรหัสสองเฟสที่อยู่ใกล้เคียงกันจะเห็นว่า 1 ใน 2 บิตจะเหมือนกัน (จะมีบิตใดบิตหนึ่งเปลี่ยนเท่านั้น ไม่ได้เปลี่ยนทั้ง 2 บิต)

ตอนนี้เรามาพิจารณาหลักการของการดีมอดูเลตสัญญาณ คิวพีเอสเค โดยการดีเทคแบบโคฮีเรนต์ (coherent detection) เวกเตอร์ที่แสดงโดยเส้นทึบเป็นสัญญาณ คิวพีเอสเค ที่รับได้ ซึ่งสัญญาณ คิวพีเอสเค นี้สามารถพิจารณาได้ว่าเป็นสัญญาณผลลัพธ์ที่ได้โดยการรวมสัญญาณ บีพีเอสเค ที่ตั้งฉากกับคู่หนึ่ง ซึ่งแสดงโดยเส้นประนั่นคือการดีมอดูเลตสัญญาณ คิวพีเอสเค ก็เท่ากับการดีมอดูเลตสัญญาณ บีพีเอสเค สองสัญญาณ ดังกล่าวข้างต้น ดังนั้นสัญญาณที่ได้รับ คือการดีเทคแบบโคฮีเรนต์ โดยการใช้คลื่นพาหะอ้างอิงที่ตั้งฉากกันคู่หนึ่ง ซึ่งได้โดยการเลื่อนเฟสของสัญญาณที่รับไปเท่ากับ $\pi/4$ นั่น คือสัญญาณ บีพีเอสเค ที่ตั้งฉากกันแต่ละสัญญาณถูกการดีเทคแบบโคฮีเรนต์



รูปที่ 2.6 สัญญาณ คิวพีเอสเค ถูกชิฟเฟสไป $\pi/4$

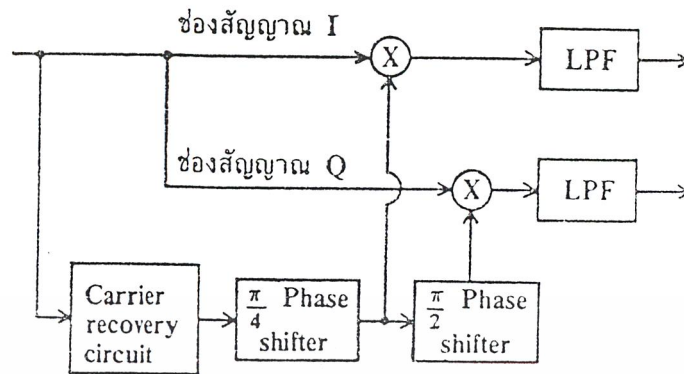
ส่วนรูปที่ 2.7 เป็นวงจรดีมอดูเลตสำหรับสัญญาณ คิวพีเอสเค โดยการดีเทคแบบโคฮีเรนซ์ ซึ่งวงจรประกอบด้วยวงจรดีมอดูเลตแบบโคฮีเรนซ์ คู่หนึ่งสำหรับสัญญาณ บีพีเอสเค ที่ตั้งฉากกันสัญญาณ คิวพีเอสเค ที่รับได้ถูกแบ่งออกเป็นขบวนสัญญาณ 2 ขบวน ซึ่งถูกดีเทคแบบโคฮีเรนซ์ แยกกันคู่ของคลื่นพาหะอ้างอิงที่ตั้งฉากกันถูกป้อนเข้าวงจรคูณสัญญาณ (multiplier) ของช่องสัญญาณ I และช่องสัญญาณ Q แต่ละช่องสัญญาณ ซึ่งเอาท์พุท จะผ่านวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) เพื่อตัดฮาร์โมนิกสูงๆ ออก หลังจากนั้นก็ผ่านไปยังวงจรสร้างสัญญาณใหม่ พร้อมด้วย สัญญาณนาฬิกา ดังนั้นสัญญาณจะถูกดีมอดูเลตแยกกันในช่องสัญญาณ I และ Q ขบวนสัญญาณที่ขนานกันนี้ ถูกรวมเข้าด้วยกันที่ วงจรเปลี่ยนสัญญาณขนานเป็นอนุกรม เพื่อจัดรูปแบบเรียงเป็นสัญญาณ อนุกรมตามเดิม



รูปที่ 2.7 วงจรดีมอดูเลตสัญญาณ คิวพีเอสเค

ในการดีเทคสัญญาณ คิวพีเอสเค แบบโคฮีเรนซ์ จำเป็นที่จะต้องซิงเฟสของคลื่นพาหะอ้างอิงทั้งคู่ไป $\pi/4$ เมื่อเทียบเฟสของสัญญาณที่รับได้ เพื่อจุดประสงค์นี้จำเป็นต้องใช้วงจรกู้สัญญาณคลื่นพาหะ (carrier recovery), วงจรซิงเฟส $\pi/4$ และวงจรซิงเฟส $\pi/2$

ในวงจรคูณสัญญาณของช่องสัญญาณ I คลื่นพาหะอ้างอิงได้จากการเลื่อนเฟสของสัญญาณซึ่งเป็นเอาท์พุทของวงจรสังเคราะห์ความถี่แล้วเลื่อนเฟสไปโดยใช้ $\pi/4$ เฟสชิฟเตอร์ ส่วนวงจรคูณสัญญาณของช่องสัญญาณ Q คลื่นพาหะอ้างอิงได้จากการให้เอาท์พุทของวงจร $\pi/4$ เฟสชิฟเตอร์ ผ่านวงจร $\pi/2$ เฟสชิฟเตอร์อีกครั้งหนึ่ง คลื่นพาหะอ้างอิงนี้จะตั้งฉากกับคลื่นพาหะอ้างอิงใน ช่องสัญญาณ I โดยการผ่านการดีเทคแบบ โคฮีเรนซ์ของสัญญาณ คิวพีเอสเค ซึ่งใช้คลื่นพาหะอ้างอิงหนึ่ง นี้เราก็จะได้สัญญาณ บีพีเอสเค 2 สัญญาณ ซึ่งรวมกันมาจากทางตอนมอดูเลต สามารถดีเทคแยกออกมาได้ โดยวิธี โคฮีเรนซ์ ดังในรูปที่ 2.8



รูปที่ 2.8 การดีเทคสัญญาณ คิวพีเอสเค ออกเป็น บีพีเอสเค 2 สัญญาณ

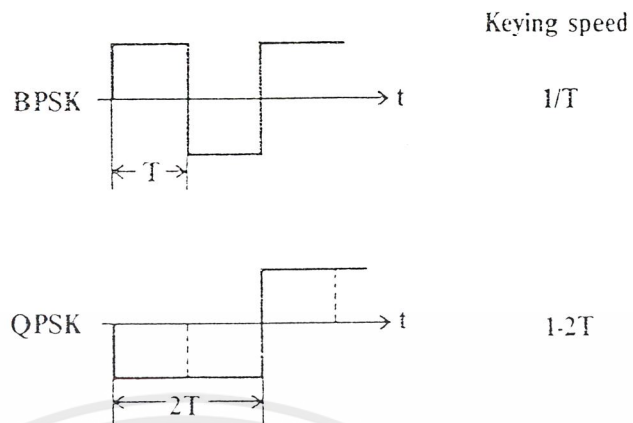
หลักการพื้นฐานของวงจรผู้สัญญาณคลื่นพาหะ จากสัญญาณ คิวพีเอสเค ก็เหมือนกันกับกรณีของสัญญาณ บีพีเอสเค เฟสของคลื่นพาหะอ้างอิงที่ได้กลับมาจะต้องตรงกันกับหนึ่งในสี่เฟสของสัญญาณ คิวพีเอสเค ที่รับได้ แต่เป็นไปได้ที่จะกำหนดว่าเฟสไหนในสี่เฟสเหล่านี้ตรงกันกับเฟส ของคลื่นพาหะอ้างอิงที่แท้จริง โดยลักษณะนี้ปัญหาของ ความผิดพลาดทางเฟส ก็จะเกิดขึ้นใน คิวพีเอสเค ซึ่งปัญหานี้สามารถแก้ไขได้โดยใช้ การเข้ารหัสแบบดิฟเฟอเรนเชียล หรือโดยใช้อุปกรณ์เข้ารหัส เข้าช่วยเหมือนในกรณีของ บีพีเอสเค

ลักษณะของ คิวพีเอสเค

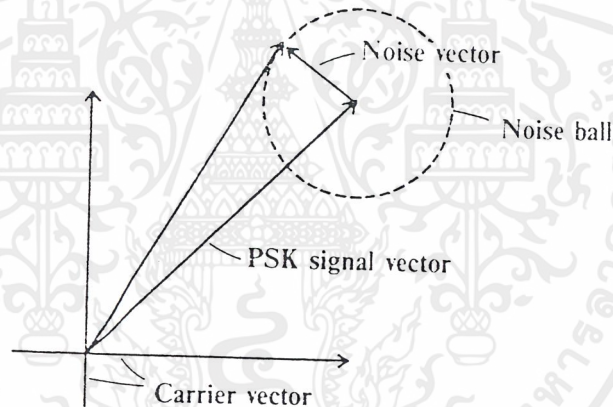
สมมติว่าจำนวนบิตที่ต้องส่งในหนึ่งหน่วยเวลาคือ บิตเรท มีค่าเท่ากับทั้งในกรณีของ บีพีเอสเค และคิวพีเอสเค สำหรับ คิวพีเอสเค บิตจะถูกส่ง 2 บิตในแต่ละครั้ง ดังนั้นความถี่ของการเปลี่ยนเฟสคลื่นพาหะจะขึ้นอยู่กับรหัส นั่นคือ คีย์อิงสปีด จะมีค่าเท่ากับ $1/T$ สำหรับ บีพีเอสเค และจะมีค่าเท่ากับ $1/2T$ สำหรับกรณีของ คิวพีเอสเค

โดยทั่วไปแล้วแถบกว้างความถี่ที่ถูกครอบครองของสัญญาณ พีเอสเค จะเพิ่มขึ้นเป็นสัดส่วนกับ คีย์อิงสปีด ฉะนั้นเมื่อให้อัตราการส่งบิตคงที่ คีย์อิงสปีด ในกรณีของ คิวพีเอสเค จะเป็นครึ่งหนึ่งของ บีพีเอสเค และแถบกว้างความถี่ที่ถูกครอบครองของสัญญาณ คิวพีเอสเค จะเป็นครึ่งหนึ่งของสัญญาณ บีพีเอสเค

ในทางตรงกันข้ามเมื่อให้ความกว้างของความถี่เท่ากัน จำนวนบิตซึ่งสามารถส่งได้ในกรณีของ คิวพีเอสเค จะเป็น 2 เท่าของ บีพีเอสเค ดังนั้นจะเห็นได้ว่า มีข้อดีกว่า ถ้ามองจากผลในการใช้แถบความถี่คลื่น



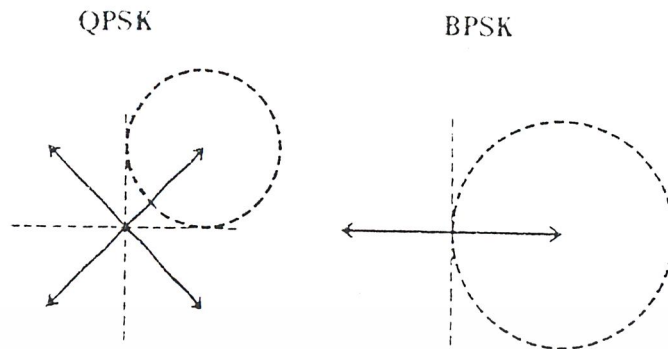
รูปที่ 2.9 ทิศอังกษปิด ในการส่งสัญญาณ



รูปที่ 2.10 เวกเตอร์ของพีเอสเคและ เวกเตอร์ของสิ่งรบกวน

รูปที่ 2.10 เป็นเวกเตอร์ไดอะแกรมของสัญญาณพีเอสเค เมื่อมีเสียงรบกวนเข้ามา ทำให้แอมพลิจูดและเฟสเปลี่ยนไป จะเห็นว่าทิศทางของเวกเตอร์เสียงรบกวนเปลี่ยนไปได้ ทุกทิศทางเวกเตอร์เสียงรบกวนที่มีขนาดคงที่ และหมุนไปทุกทิศทางเป็นวงกลมนี้เรียกว่า "นอยส์บอล (noise ball)" เมื่อเวกเตอร์ผลรวมระหว่างพีเอสเค เวกเตอร์ และเวกเตอร์เสียงรบกวนข้ามเวกเตอร์ของสัญญาณพาหะ ไปทางใดทางหนึ่งเฟสที่ส่งก็จะถูกตีมอดูเลตผิดไปเป็นเฟสข้างเคียง เพราะฉะนั้นเมื่อ นอยส์บอล มีค่ามาก การผิดพลาดของบิตก็จะเกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



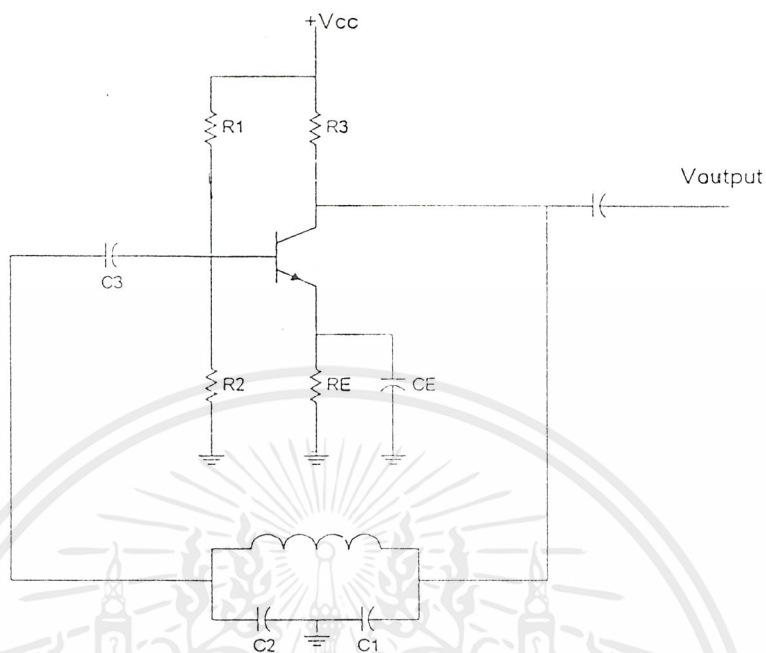
รูปที่ 2.11 เปรียบเทียบขนาดของ น้อยสับบอล ที่ไม่ทำให้เกิดการผิดพลาดของบิต

ลองเปรียบเทียบขนาดของน้อยสับบอล สูงสุดที่ไม่ทำให้เกิด ความผิดพลาดของบิต ขึ้นใน บีพีเอสเค และ คิวพีเอสเค โดยที่ความยาวของเวกเตอร์สัญญาณมีขนาดเท่ากัน ซึ่งหมายความว่า กำลังส่งสัญญาณทั้ง คิวพีเอสเค และ บีพีเอสเค มีกำลังส่งเท่ากัน เราจะเห็นระยะระหว่างสองเวกเตอร์สัญญาณ ในกรณี คิวพีเอสเค จะสั้นกว่าในกรณีของ บีพีเอสเค และช่วงขนาดของ น้อยสับบอล ที่ไม่ทำให้เกิดการผิดพลาดของบิตให้กรณี คิวพีเอสเค จะแคบกว่าดังในรูป ดังนั้นถ้ากำลังในการส่ง สัญญาณเท่ากันและย่านความถี่เท่ากันอัตราการผิดพลาดของบิตในกรณีของ คิวพีเอสเค จะสูงกว่ากรณี บีพีเอสเค แต่ถ้าจะให้อัตราการผิดพลาดของบิตเกิดขึ้นเท่ากัน ก็จำเป็นต้องให้กำลังในการส่ง สัญญาณในกรณี คิวพีเอสเค มากกว่ากรณี บีพีเอสเค

เพราะฉะนั้น คิวพีเอสเค จึงเหมาะสำหรับระบบสื่อสารดาวเทียม ซึ่งมีย่านความถี่จำกัดเข้มงวดกว่าข้อจำกัดทางกำลังในการส่งสัญญาณ

2.2 คอลพิทท์ออสซิลเลเตอร์ (Colpitts Oscillator)

ลักษณะที่เด่นชัดของวงจรออสซิลเลเตอร์ชนิดนี้ก็คือมีคาปาซิทีฟโวลท์เตจดีไวเดอร์ สำหรับการป้อนกลับสัญญาณอยู่อย่างชัดเจน (วงจรโวลท์เตจดีไวเดอร์ คือ วงจรแบ่งแรงดันไฟฟ้าตกคร่อม ที่ใช้งานกันบ่อยได้แก่วงจรโวลท์เตจดีไวเดอร์)

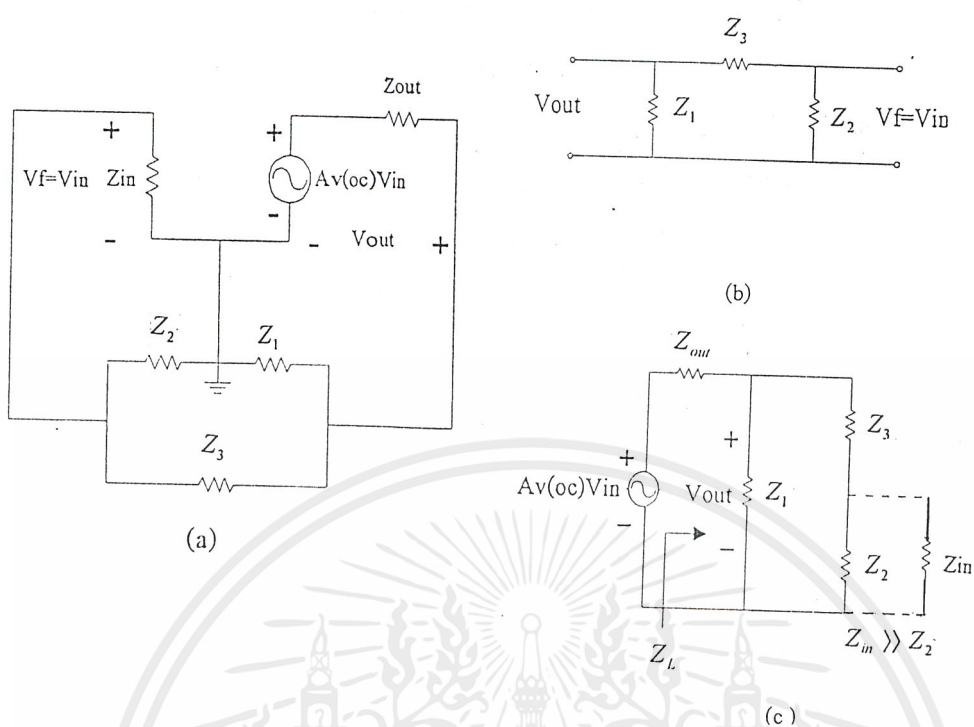


รูปที่ 2.12 วงจรออสซิลเลเตอร์แบบคอลพิทท์

C1 และ C2 ประกอบกันขึ้นเป็นวงจรดีไวด์เดอร์อนุกรมกับคอยล์ ในส่วนของวงจรคอลเลคเตอร์ และแรงดันไฟฟ้าตกคร่อม C3 จะถูกป้อนกลับแบบบวกไปยังขาเบส

จุดต่อระหว่าง C1 และ C2 จะถูกต่อลงกราวด์ ดังนั้นเปรียบเสมือนว่าวงจรปาซิทีฟโวลเตจดีไวด์เดอร์นั้นเป็นวงจรเทียบเท่ากับการเทปคอยล์ สำหรับสัญญาณของวงจรออสซิลเลเตอร์แรงดันไฟฟ้า และ จะมีข้อตรงข้ามกันเมื่อเทียบกับจุดกราวด์ การป้อนกลับแบบบวก จะถูกคัปเปิลโดย C3 ซึ่งในขณะที่เดียวกัน C3 ก็จะทำให้การป้องกันสัญญาณแรงดันไฟตรงจากขาคอลเลคเตอร์ไม่ให้ผ่านไปสู่ขาเบสได้

สามารถเขียนวงจรสมมูลได้ดังรูป



รูปที่ 2.13 วงจรสมมูลของคอลลีทที่ออสซิลเลเตอร์

จากรูปที่ 2.13 (b) สามารถหาทรานเฟอร์ฟังก์ชันของวงจรป้อนกลับได้ดังนี้

$$V_f = \frac{Z_2}{Z_2 + Z_3} V_{out} \quad (2.1)$$

ค่าอัตราการป้อนกลับของวงจรป้อนกลับ

$$\beta = \frac{V_f}{V_{out}} \quad (2.2)$$

$$\beta = \frac{Z_2}{Z_2 + Z_3} \quad (2.3)$$

จากรูป 2.13 (c) เนื่องจากค่าของ $Z_{in} \gg Z_2$ สามารถหาค่าอิมพีแดนซ์รวม (Z_L) ได้ดังนี้

$$Y_L = \frac{1}{Z_1} + \frac{1}{Z_2 + Z_3}$$

$$\therefore Z_L = \frac{1}{Y_L}$$

$$Z_L = \frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3} \quad (2.4)$$

สามารถหาค่าทรานเฟอร์ฟังก์ชัน ของวงจรสมมูลได้ดังนี้

$$V_{out} = \frac{Z_L}{Z_L + Z_{out}} A_{v(oc)} V_{in} \quad (2.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า Z_L จากสมการ (2.4) ลงไป

$$V_{out} = \frac{\frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3}}{\frac{[Z_1(Z_2 + Z_3)]}{Z_1 + Z_2 + Z_3} + Z_{out}} A_{v(oc)} V_{in} \quad (2.6)$$

$$A_v = \frac{V_{out}}{V_{in}}$$

$$A_v = \frac{Z_1(Z_2 + Z_3)A_{v(oc)}}{Z_1(Z_2 + Z_3) + Z_{out}(Z_1 + Z_2 + Z_3)} \quad (2.7)$$

เมื่อเกิดความถี่รีโซแนนซ์ค่าของลูปเกน $A\beta$ จะเท่ากับ 1 และค่าเฟสจัพ จะเป็น 0 ซึ่งเป็นไปตามเงื่อนไขเริ่มต้นของบาคเฮาเซน (Barkhausen Criterion)

$$A_v\beta = 1\angle 0^\circ \quad (2.8)$$

แทนค่าสมการ (2.3) และ (2.7) แทนลงในสมการ (2.8)

$$A_v\beta = \left(\frac{Z_2}{Z_2 + Z_3} \right) \left(\frac{Z_1(Z_2 + Z_3)A_{v(oc)}}{Z_1(Z_2 + Z_3) + Z_{out}(Z_1 + Z_2 + Z_3)} \right) = 1\angle 0^\circ$$

$$A_v\beta = \left(\frac{Z_1 Z_2 A_{v(oc)}}{Z_1(Z_2 + Z_3) + Z_{out}(Z_1 + Z_2 + Z_3)} \right) = 1\angle 0^\circ \quad (2.9)$$

ค่าอิมพีแดนซ์ของอุปกรณ์ L, C คือ แทนลงในสมการ(2.8)

$$\frac{X_1 X_2 A_{v(oc)}}{X_1(X_2 + X_3) + j(X_1 + X_2 + X_3)Z_{out}} = 1\angle 0^\circ \quad (2.10)$$

จะเห็นว่าค่าที่ได้ต้องมีเฉพาะค่าจริงเท่านั้น ค่าจินตภาพจะมีค่าเป็นศูนย์ ดังนั้นจึงนำเงื่อนไขนี้มาหาค่าความถี่รีโซแนนซ์ได้ โดยการแทนค่า $X_L = \omega L$ และ $X_C = -\frac{1}{\omega C}$

$$X_1 + X_2 + X_3 = 0$$

$$\frac{1}{\omega C_1} - \frac{1}{\omega C_2} + \omega L_3 = 0$$

$$\omega_0^2 = \frac{1}{L_2 \left(\frac{C_1 C_2}{C_1 + C_2} \right)} \quad (2.11)$$

$$f_0 = \frac{1}{2\pi \sqrt{L_2 C_{eq}}}$$

$$\text{โดยที่ } C_{eq} = \frac{C_1 C_2}{C_1 + C_2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ออสซิลเลเตอร์แบบควบคุมแรงดันไฟฟ้า

โดยทั่วไปมักเรียกสั้น ๆ ว่า วีซีโอ (VCO: Voltage Control Oscillator) หรือ โวลต์ที่แจกคอนโทรล ออสซิลเลเตอร์ เป็นวงจรที่เป็นส่วนประกอบสำคัญของระบบการสื่อสารอนาล็อกแทบทุกชนิด เป็นการแปลงจากดีซีไปเป็นสัญญาณอาร์เอฟ ซึ่งมันจะผลิตสัญญาณอาร์เอฟเอาท์พุทเพียงแคใส่สัญญาณดีซีอินพุท เป็นวงจรที่ใช้สำหรับการปรับแต่งความถี่ของวงจรรอสซิลเลเตอร์ซึ่งวิธีการที่ใช้ก็คือ ใช้คาปาซิทีฟไดโอดแบบสารกึ่งตัวนำ หรือที่เรียกว่าวาริแคป (varicap) หรือ วาเร็กเตอร์ (varactor) คุณสมบัติของไดโอดชนิดนี้คือค่าคาปาซิแตนซ์จะแปรผันตามค่าแรงดันไฟฟ้รีเวิร์สที่ป้อนให้แก่ตัวมัน ดังนั้นเมื่อวาเร็กเตอร์ต่อคร่อม L ในวงจรถุนของออสซิลเลเตอร์ จึงทำให้มีคุณสมบัติในการปรับความถี่ได้โดยการควบคุมระดับแรงดันไฟฟ้าที่ตกคร่อมไดโอด

2.3.1 วาเร็กเตอร์ไดโอด

หรือ โวลต์แจกวาริเอเบิลคาปาซิเตอร์ไดโอด (Voltage - variable capacitor diodes: VCCs) เมื่อรอยต่อพีเอ็น เมื่อถูกป้อนแรงดันไฟฟ้ารีเวิร์ส จะทำให้มีคุณสมบัติเป็นคาปาซิเตอร์ได้ ด้านพี และ ด้านเอ็น เปรียบได้กับตัวนำสองแผ่นที่ประกบกันอยู่ โดยมีย่านปลอดประจุของรอยต่อแทรกอยู่ซึ่งย่านปลอดประจุนี้เปรียบเสมือนตัวต้านทาน เพราะไม่มีประจุไฟฟ้าอิสระใดๆเคลื่อนที่ผ่านไปได้ ค่าคาปาซิแตนซ์โดยจะมีค่าลดลงเมื่อแรงดัน ไฟฟ้รีเวิร์สที่ป้อนมีค่าสูงขึ้น แต่ความสัมพันธ์ระหว่างด้านพี และด้านเอ็น ของวาเร็กเตอร์ส่วนใหญ่ไม่ได้มีความสัมพันธ์เป็นเชิงเส้น

สาเหตุที่ค่าคาปาซิแตนซ์ลดลงเมื่อระดับแรงดันรีเวิร์สสูงขึ้น เนื่องจากแรงดันไฟฟ้รีเวิร์สจะไปขยายย่านปลอดประจุในรอยต่อพีเอ็นให้กว้างขึ้น เมื่อแรงดันไฟฟ้รีเวิร์สสูงขึ้นซึ่งเปรียบเสมือนว่าความต้านทานระหว่างแผ่นเพลทมีค่าสูงขึ้นนั่นเอง จึงทำให้ค่าคาปาซิแตนซ์ลดลงดังกล่าว และเมื่อแรงดันไฟฟ้ลดลงย่านปลอดประจุก็น่าจะลดลง ทำให้ค่าคาปาซิแตนซ์มากขึ้นเหมือนกับค่าคาปาซิเตอร์ทั่วไป ซึ่งค่าดีพลิตชันเลเยอร์ คาปาซิแตนซ์ (depletion layer capacitance) เป็นสัดส่วนโดยตรงกับพื้นที่หน้าตัด และผกผันกับความกว้างของย่านปลอดประจุ และย่านปลอดประจุเป็นสัดส่วนโดยตรงกับค่าแรงดันรีเวิร์ส

ซึ่งจะมีความสัมพันธ์ระหว่างค่าไดโอดคาปาซิแตนซ์กับค่าแรงดันรีเวิร์สดังนี้

$$C_j = C \left(1 + \frac{v_D}{v_f} \right)^{-n} \quad (2.12)$$

โดยที่ค่า C_0 คือ ค่าซีโรไบอัส คาปาซิแตนซ์ (zero bias capacitance) หรือค่าคาปาซิแตนซ์ที่เรา ยังไม่ได้จ่ายแรงดันรีเวิร์สให้

v_f คือ ค่าไดโอด เทิร์นออน โวลต์ที่แจก (diode turn - on voltage)

n เป็นเลขลบบที่ขึ้นอยู่กับความหนาแน่นของการเจือสาร

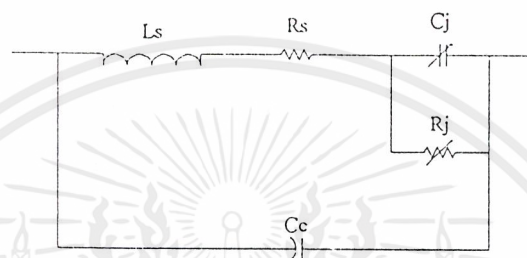
สำหรับรอยต่อพีเอ็น แบบเปลี่ยนแปลงทันที (abruptly graded) ค่า n จะเท่ากับ $-1/2$ ดังนั้นจะได้คาปาซิแตนซ์เป็น

$$C_j = \frac{C_0}{\sqrt{1 + \frac{v_D}{v_f}}} \quad (2.13)$$

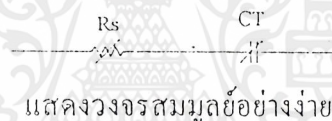
แต่สำหรับวาเร็กเตอร์ไดโอดโดยทั่วไป ค่า n อาจมีค่าได้มากถึง -3 หรือ -4 และปกติจะมีค่ารีเวิร์สไบอัสคาปาซิแตนซ์ในช่วง 2 ถึง 100 pF

2.3.2 ค่าคาปาซิแตนซ์ภายในรอยต่อพีเอ็น

รอยต่อพีเอ็น เป็นพื้นฐานของไดโอดซึ่งพบในโครงสร้างของทรานซิสเตอร์ มอสเฟต เจเฟทด้วยเหมือนกัน รอยต่อพีเอ็น นี้จะมีค่าคาปาซิแตนซ์ภายใต้เงื่อนไขทั้งฟอร์เวิร์ดและรีเวิร์สไบอัส



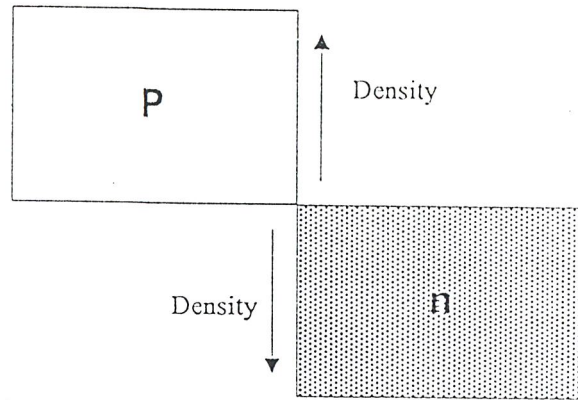
แสดงวงจรสมมูลย์



แสดงวงจรสมมูลย์อย่างง่าย

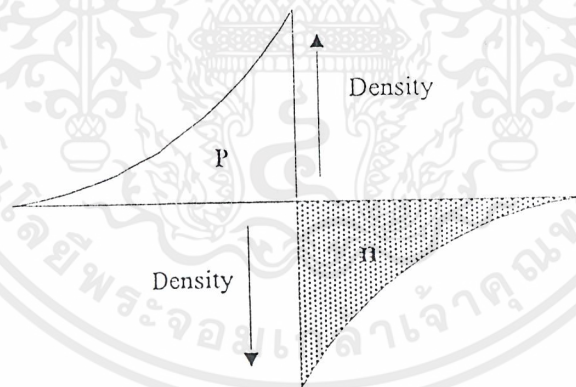
รูปที่ 2.14 วงจรสมมูลย์ของ วีวีซี

จากรูปที่ 2.14 แสดงวงจรสมมูลย์ของวีวีซี (VVC) ไดโอด C_j เป็นคาปาซิแตนซ์ และรอยต่อ (Junction capacitance) ถูกขนานโดย R_j เป็นค่าความต้านทานการรั่วไหลของรอยต่อ (Junction Reverse Leakage Resistance) R_s แทนค่าความต้านทานของวัสดุสารกึ่งตัวนำ L_s เป็นค่าแพคเกจอินดักแตนซ์ (package inductance) และ เป็นค่าแพคเกจคาปาซิแตนซ์ (package capacitance) ปกติแล้ว L_s จะมีค่าน้อยมากและ R_j จะมีค่ามาก ซึ่งสามารถลดรูปแสดงวงจรของ วีวีซี ไดโอดอย่างง่ายได้ตามรูป ซึ่งในกรณีค่าคาปาซิแตนซ์เท่ากับ $C_T = C_j + C_C$ ค่า Q สามารถมีค่าสูงถึง 600 ที่ความถี่สูงถึง 50 เมกะเฮิร์ตซ์ แต่อย่างไรก็ตามเนื่องจากค่า Q เปลี่ยนตามแรงดันไบอัสและความถี่ตัวเลขนี้ใช้ในการเปรียบเทียบคุณสมบัติของวีวีซี ที่ต่างกันเท่านั้น



รูปที่ 2.15 รอยต่อพีเอ็น ชนิดเปลี่ยนแปลงทันที

ในรูปที่ 2.15 แสดงการเจือสารของรอยต่อพีเอ็น ชนิดเปลี่ยนแปลงทันที ไดโอด สารกึ่งตัวนำ คำน่าจะมีการเจือสารเหมือนกันและเปลี่ยนแปลงทันทีทันใด จากชนิดพี ไป ชนิดเอ็น ที่รอยต่อ ส่วนในรูปที่ 2.16 แสดงการเจือสารของอุปกรณ์ที่มีรอยต่อชนิดเปลี่ยนแปลงอย่างฉับพลัน (hyperabrupt junction) ความหนาแน่นของการเจือสารจะเพิ่มมากขึ้น บริเวณใกล้รอยต่อ การเพิ่มความหนาแน่นนี้จะทำให้ย่านปลอดประจุแคบลง ซึ่งจะทำให้มีค่าคาปาซิแตนซ์ของรอยต่อมากขึ้น ซึ่งทำให้ความกว้างของย่านปลอดประจุมีความไวมากต่อการเปลี่ยนแปลงแรงดันรีเวิร์ส และเนื่องจากสาเหตุนี้ทำให้สามารถมีค่า TR สูง ๆ ได้



รูปที่ 2.16 รอยต่อพีเอ็น ชนิดเปลี่ยนแปลงอย่างฉับพลัน

ค่า TR (Capacitance Tuning Ratio) เป็นค่าอัตราส่วนระหว่าง C_T ที่แรงดันรีเวิร์สค่าน้อยต่อค่า C_T ที่แรงดันรีเวิร์สมีค่ามากขึ้นกับการเจือสารของอุปกรณ์ TR อาจมีค่าน้อยถึง 2 หรืออาจมากถึง 15 โดยค่าคาปาซิแตนซ์เนื่องจากรอยต่อ (junction capacitance) จะมีค่ามากกว่าค่าคาปาซิแตนซ์ตกค้าง (stray lead capacitance) คำน่าเกิดค่าคาปาซิแตนซ์ภายในรอยต่อเกิดขึ้นภายใต้เงื่อนไขของการรีเวิร์ส ไบอัสซึ่งสามารถเข้าใจได้โดยการพิจารณาคูสมบัติทางกายภาพของรอยต่อพีเอ็น และบริเวณปลอดประจุ

ภายใต้เงื่อนไขของการรีเวิร์สไบอัส จะเกิดสนามไฟฟ้าจากค่าแกนไอออนบวกในด้านสารกึ่งตัวนำเอ็นของย่านปลอดประจุไปยังแกนไอออนลบทางด้านสารกึ่งตัวนำพีโดยปรากฏการณ์นี้จะเหมือนกับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพลท 2 เพลทของคาปาซิเตอร์ทั่วไปโดยที่สนามไฟฟ้าจะเริ่มคั่นจากประจุบวกทางเพลทด้านขวาไปสิ้นสุดคั่นบนประจุลบบนเพลทด้านซ้ายซึ่งสามารถเขียนค่าประจุได้เป็น

$$Q_+ = CV$$

$$\text{และ } Q_- = -CV$$

โดยค่า C เป็นค่า เพลทคาปาซิแตนซ์ทั้งหมด และค่าสนามไฟฟ้าระหว่างเพลทมีค่าเป็น

$$E = \frac{V}{d}$$

ค่า d เป็นค่าระยะห่างระหว่างเพลท

สำหรับรอยต่อพีเอ็น เมื่อรีเวิร์สไบอัสตามรูป ค่าประจุทั้งหมดทางด้านขวาของย่านปลอดประจุจะเท่ากับ

$$Q_+ = qN_D W_N A$$

โดยค่า N_D = ความเข้มข้นของผู้ให้ (donor concentration)

A = พื้นที่หน้าตัดของรอยต่อ

W_N = ความกว้างของครึ่งซีกขวาของย่านปลอดประจุ

ในทำนองเดียวกันกับค่าประจุทั้งหมดทางด้านซ้ายของย่านปลอดประจุจะเท่ากับ

$$Q_- = -qN_A W_P A$$

โดยค่า N_A = แอคเซปเตอร์ คอนเซนเตรชัน (acceptor concentration)

W_P = ความกว้างของครึ่งซีกซ้ายของย่านปลอดประจุ

โดยที่ค่า Q_+ และ Q_- จะต้องมีขนาดเท่ากัน เพราะว่าสนามไฟฟ้าจะเกิดขึ้นและสิ้นสุดในจำนวนประจุที่เท่ากัน

สำหรับโครงสร้างทางกายภาพ การเปลี่ยนค่าแรงดันที่ใช้จ่ายให้จะเป็นผลทำให้เกิดการเปลี่ยนค่า Q_+ และ Q_- เมื่อ Δv เพื่อขึ้น ประจุ $\pm \Delta Q = c\Delta v$ ไหลผ่านคาปาซิเตอร์เพลท และสนามไฟฟ้าระหว่างขั้วทั้งสองเพิ่มขึ้น เมื่อค่าแรงดันที่ให้รีเวิร์สไบอัสพีเอ็นจังก์ชันเพิ่มขึ้น Δv_D การเพิ่มขึ้นของ Q_+ และ Q_- ซึ่งจะทำให้เหมาะสมโดยขยายย่านปลอดประจุ และเพิ่มสนามไฟฟ้าในย่านปลอดประจุ

สำหรับโครงสร้างของรอยต่อพีเอ็น ชนิดที่มีการเปลี่ยนแปลงอย่างฉับพลัน การเปลี่ยน ΔQ ใน Q_+ และ Q_- ต่อหนึ่งหน่วยการเปลี่ยน Δv_D เขียนได้เป็น

$$\frac{\Delta Q}{\Delta v_D} \cong C_j = A \sqrt{\frac{q\epsilon}{2} \frac{N_A N_D}{N_A + N_D}} (\phi_0 - v_D) \quad (2.14)$$

โดยที่ A = พื้นที่หน้าตัดของรอยต่อ

v_D = ค่าแรงดันรีเวิร์สไบอัส

ϵ = ค่าเพอมิททิวิตี (permittivity) ของสารกึ่งตัวนำ

ϕ_0 = บิลท์-อิน โวลท์เตจ (built in voltage) ซึ่งเป็นพารามิเตอร์ของวัสดุสารกึ่งตัวนำ

โดยค่ารีเวิร์สไบอัสจังก์ชันคาปาซิแตนซ์ ตามสมการเรียกได้เป็น ค่าดีพลิตชัน คาปาซิแตนซ์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(depletion capacitance) ค่าของมันมักจะแปรผกผันกับรากที่สองของ v_D

จากความสัมพันธ์การเปลี่ยนแปลงอย่างช้าๆของ C_j กับ v_D จะสามารถประมาณค่ารีเวิร์สไบอัสจังก์ชันคาปาซิแตนซ์ได้โดยค่าคงที่สำหรับแรงดันเล็กๆ ใกล้กับจุดไบอัสรอยต่อพีเอ็น สำหรับรอยต่อที่มีการเจือสารซึ่งลาดลงที่เล็กน้อย (gradient doping) จะลาดลงมากกว่ารอยต่อแบบลาดชันฉับพลัน ค่าดีพลีทชันคาปาซิแตนซ์จะเขียนได้เป็น

$$C_j = kj(\phi_0 - v_D)^{-n} \tag{2.15}$$

โดยที่ n เป็นตัวเลขระหว่าง 1/3 ถึง 4

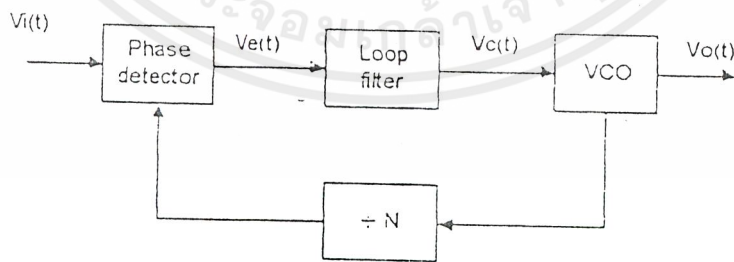
kj เป็นค่าคงที่เหมือนกับเทอมแรกในวงเล็บของสมการที่ 1

เมื่อรอยต่อพีเอ็น พอร์เวิร์ตไบอัสก็จะมีค่าคาปาซิแตนซ์เหมือนกันแต่เป็นคนละอย่างเรียกว่าการเก็บประจุ (charge store) หรือค่าคาปาซิแตนซ์ที่เกิดจากการแพร่ (diffusion capacitance)

2.4 วงจรสังเคราะห์ความถี่แบบใช้เฟสล็อกกลูป (Phase Lock Loop Frequency Synthesizer)

ระบบสังเคราะห์ความถี่แบบใช้เฟสล็อกกลูปเป็นวงจรสังเคราะห์ความถี่ชนิดโปรแกรมได้ ทำหน้าที่ผลิตสัญญาณความถี่ขนาดพอเหมาะ และให้มีความถี่ตามที่เรากำหนดโดยการประยุกต์ใช้งานของเฟสล็อกกลูป ซึ่งเป็นระบบป้อนกลับที่มีการเปลี่ยนความถี่และเฟสของวงจรของออสซิลเลเตอร์ตามสัญญาณอินพุตที่ป้อนเข้ามา บล็อกไดอะแกรมเบื้องต้นของระบบสังเคราะห์ความถี่แบบใช้เฟสล็อกกลูป แสดงดังรูปที่ 2.17 ประกอบด้วยส่วนสำคัญ 4 ส่วน ดังนี้

1. ส่วนเปรียบเทียบเฟส (Phase Detector:PD)
2. ลูปฟิลเตอร์ (Loop Filter:LF)
3. วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (Voltage Control Oscillator:VCO)
4. วงจรหารความถี่ที่สามารถโปรแกรมได้ (Programmable Divider)



รูปที่ 2.17 บล็อกไดอะแกรมของวงจรสังเคราะห์ความถี่ที่ใช้เฟสล็อกกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถอธิบายการทำงานคร่าว ๆ ได้ดังนี้ ขณะที่ยังไม่มีสัญญาณเข้าไปในระบบ แรงดันควบคุม $V_c(t)$ จะเท่ากับศูนย์ วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะทำงานโดยตั้งความถี่ไว้ที่ f_0 เรียกว่า ความถี่ฟรีรันนิ่ง (Free Running Frequency) ถ้ามีสัญญาณเข้าไปในระบบ เฟสดีเทคเตอร์จะทำการเปรียบเทียบเฟสและความถี่ของสัญญาณอินพุต f_R กับความถี่ของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน ถ้าเกิดความแตกต่างของสัญญาณทั้งสองเนื่องจากความถี่ไม่ตรงกันจะเกิดแรงดันคลาดเคลื่อนออกมา $V_c(t)$ แรงดันคลาดเคลื่อนนี้จะถูกกรองผ่านวงจรฟิลเตอร์ ขยาย แล้วป้อนให้กับวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน ในกรณีนี้แรงดันควบคุม $V_c(t)$ จะไปบังคับความถี่ของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันให้เปลี่ยนไปในทิศทางที่จะลดความถี่ที่แตกต่างระหว่างความถี่ f_0 กับความถี่ f_R ใกล้เคียงกับความถี่ f_0 จากการป้อนกลับของเฟสดีเทคเลอร์ซึ่งสัญญาณที่ป้อนกลับไปยังฟิลเตอร์จะเป็นความถี่เอาท์พุทของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันที่ถูกหารโดย N จะทำให้วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันชิงโครไนส์หรือล็อก (lock) กับสัญญาณอินพุตที่ป้อนเข้ามา ขณะที่ทำการล็อกนั้นความถี่ของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะเท่ากับความถี่ของสัญญาณอินพุตพอดี

ในสภาวะล็อกความถี่จะได้ว่า

$$f_R = f_d \quad (2.16)$$

และความถี่ที่ได้จากการหาร

$$f_d = f_0 / N \quad (2.17)$$

ดังนั้นความถี่ที่เอาท์พุทจะได้เป็น

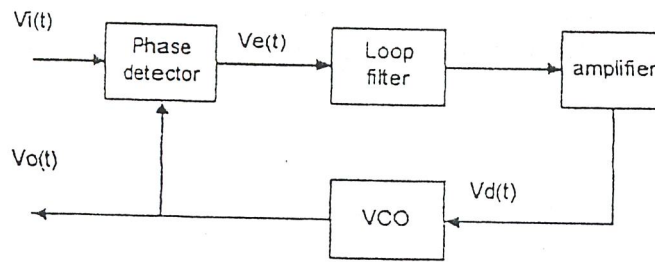
$$f_0 = Nf_I \quad (2.18)$$

แต่ในสภาวะล็อกความถี่ เฟสของสัญญาณทั้งสองจะยังคงต่างกันอยู่ซึ่งมีความจำเป็นต่อการผลิตแรงดันคลาดเคลื่อน $V_c(t)$ ที่จะไปคอยปรับความถี่ วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจากค่าความถี่ฟรีรันนิ่งให้เท่ากับความถี่ที่เข้ามา ดังนั้นเฟสดีเทคเลอร์จะยังคงรักษาสภาพการล็อกอยู่ การที่ระบบสามารถที่ปรับตัวได้เองทำให้เฟสดีเทคเลอร์สามารถติดตามการล็อกกับระบบซึ่งจะขึ้นอยู่กับการคลาดเคลื่อน (capture range) จะขึ้นอยู่กับขอบแบนด์ของวงจรกรองความถี่และอัตราขยายลูปปิดของระบบทั้งหมด เฟสดีเทคเลอร์ที่มีกรรหารความถี่ชนิดโปรแกรมได้ภายในรูปเป็นวิธีที่เหมาะสมสำหรับการสังเคราะห์ความถี่ที่มีค่ามากจากความถี่อ้างอิงความถี่เดียว

คุณสมบัติที่ต้องการของวงจรสังเคราะห์ความถี่จะต้องผลิตสัญญาณความถี่ขนาดพอเหมาะและให้มีความถี่ตามที่เรากำหนด ช่วงความถี่ใช้งานของวงจรสังเคราะห์ความถี่จะจำกัดอยู่ในช่วงที่แน่นอนแล้วแต่การใช้งานและความละเอียดของความถี่ที่เปลี่ยนแปลงได้ที่ละขั้น ซึ่งเรียกว่า รีโซลูชัน (resolution)

2.4. ระบบเฟสดีเทคเลอร์

ระบบเฟสดีเทคเลอร์เบื้องต้นแสดงได้ดังรูปที่ 2.18



รูปที่ 2.18 บล็อกไดอะแกรมของวงจรมอดูเลชันเฟสล็อก

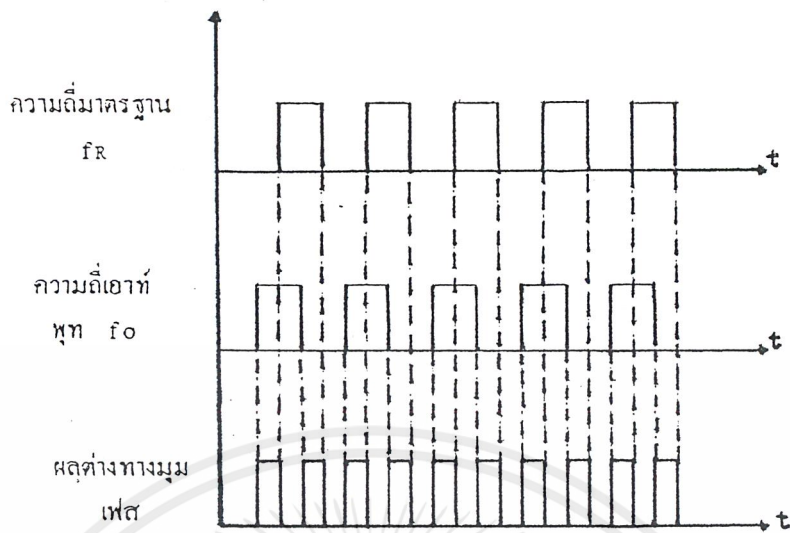
แต่ละส่วนมีผลต่อคุณสมบัติและการทำงานของระบบ ซึ่งหน้าที่ของแต่ละส่วนจะอธิบายได้ดังนี้

1. เฟสดีเทคเตอร์ (Phase detector) ทำหน้าที่เปรียบเทียบเฟสของอินพุตซึ่งจะมีสองผลของเฟสที่ต่างกันเรียกว่า เฟสเออเรอร์ (Phase error) เฟสเออเรอร์นี้จะมีค่าน้อยที่สุดเป็นศูนย์ และจะมีค่ามากที่สุดเป็น $\pi/2$ เฟสดีเทคเตอร์จะทำการเปลี่ยนเฟสเออเรอร์นี้ให้กลายเป็นระดับ โวลต์ที่ตรงด้วยค่าคอนเวอร์ชันเกน K_d (volt/radian) ลักษณะการเปรียบเทียบเฟสของอินพุตทั้งสองของเฟสดีเทคเตอร์จะได้แสดงดังรูปที่ 2.19a

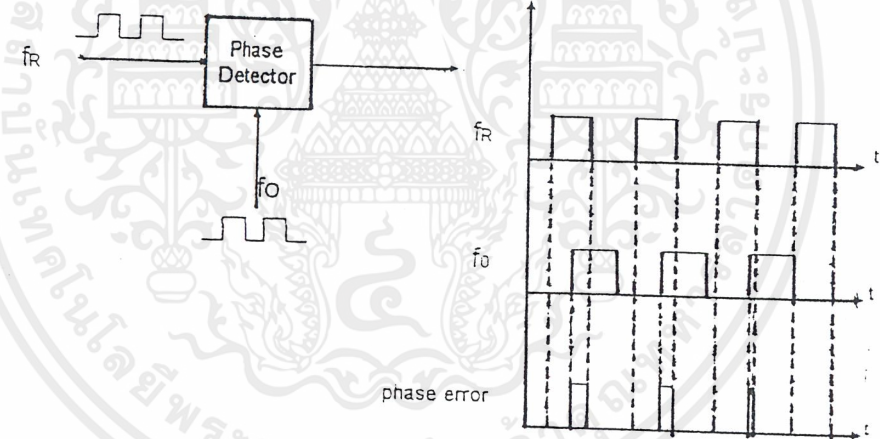
2. ลูปฟิลเตอร์ (Loop filter) ทำหน้าที่กรองสัญญาณความถี่สูงที่ออกมาจากเฟสดีเทคเตอร์ เนื่องจากเฟสดีเทคเตอร์ให้เอาท์พุทเป็นสัญญาณดิจิตอลที่มีเอซี โวลต์ที่ตรงรวมมาด้วย สัญญาณความถี่ที่เกิดจากความต่างเฟส ยิ่งต่างเฟสมากความถี่ยิ่งสูง ดังนั้นลูปฟิลเตอร์จึงช่วยกรองเอาสัญญาณความถี่สูงซึ่งแสดงว่ามีความต่างเฟสมากออกทำให้ระบบสามารถแคปเจอร์ สัญญาณได้ในช่วงหนึ่งและช่วยให้ระบบรักษาล็อกไว้ได้อีกด้วย

3. วงจรขยายสัญญาณ (Amplifier) ใช้ปรับขนาดสัญญาณ ไฟตรง เพื่อให้การควบคุมดีขึ้น เอาท์พุทของวงจรมอดูเลชันเฟสล็อกนี้จะป้อนให้แก่วงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน

4. วงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (Voltage Control Oscillator) จะทำหน้าที่ผลิตสัญญาณความถี่โดยการควบคุมระดับ โวลต์ที่ตรงอินพุทด้วยคอนเวอร์ชันเกน K_0 (radian/volt) ระดับ โวลต์ที่ตรงนี้จะได้จากเอาท์พุทของลูปฟิลเตอร์ ความถี่ที่ลูปฟิลเตอร์จะมีผลทำให้เอาท์พุทของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันเปลี่ยนความถี่ด้วยเช่นกัน



รูปที่ 2.19 a ผลต่างเฟสเมื่อความถี่เท่ากัน



รูปที่ 2.19 b ผลต่างเฟสเมื่อความถี่อินพุตไม่เท่ากัน

การทำงานของระบบเฟสล็อกสามารถอธิบายอย่างคร่าว ๆ ได้ดังนี้ เฟสดีเทคเตอร์จะเปรียบเทียบเฟสของสัญญาณอินพุต $V_i(t)$ กับความถี่ของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันและทำให้ได้เออเรียร์โวลต์เตจ $V_c(t)$ และกรองผ่านลูปลฟิลเตอร์ไปยังคอนโทรลอินพุตของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันในรูปของแรงดันเพื่อควบคุมความถี่ของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน

ตามปกติเมื่อไม่มีสัญญาณอินพุตป้อนให้กับระบบเฟสล็อกลูปลเออเรียร์โวลต์เตจที่ผ่านลูปลฟิลเตอร์ $V_c(t)$ ในฟิลแบ็คลูปจะมีค่าเป็นศูนย์ วงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะทำงานที่

ความถี่ศูนย์กลาง $\omega_0 = 2\pi f_0$ ซึ่งเราเรียกว่า ความถี่พรีรันนิ่งของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน

ถ้ามีสัญญาณอินพุทเป็นเอซิป้อนให้กับระบบเฟสล็อกและสัญญาณดังกล่าวมีความถี่อินพุท $\omega_R = 2\pi f_R$ ใกล้เคียงกับความถี่พรีรันนิ่งเพียงพอ การฟีดแบ็คของเฟสล็อกจะทำให้ได้เออเรียร์โวลท์ที่ตรงไปขั้ววงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันให้มีความถี่ซึ่งโครโนสกับความถี่อินพุท ซึ่งแสดงว่าระบบเฟสล็อกมีความถี่เอาท์พุทกับความถี่ของสัญญาณอินพุท

การทำงานของระบบเฟสล็อกสามารถแบ่งได้เป็น 3 ลักษณะตามคุณสมบัติของรูปดังนี้

ก. เมื่อระบบไม่อยู่ในสภาวะล็อก $\omega_R \neq \omega_0$

จากเฟสล็อกในรูปที่ 2.18 เราสมมติสัญญาณ V_i และ V_o เป็นสัญญาณรูปคลื่นไซน์ที่มีค่าเป็น

$$\begin{aligned} V_i(t) &= E_i \cos(\omega_i t + \theta_i) \\ V_o(t) &= E_o \cos(\omega_o t + \phi_o) \end{aligned} \quad (2.19)$$

ถ้าเฟสดีเทกเตอร์มีคุณสมบัติเป็นอนาล็อกมัลติพลายเออร์ เราจะได้สัญญาณเอาท์พุทของเฟสดีเทกเตอร์เป็น

$$V_d(t) = K_d \cos[(\omega_i - \omega_o)t + \theta_i - \phi_o] + K_d \cos[(\omega_i + \omega_o)t + \theta_i + \phi_o] \quad (2.20)$$

เมื่อนำสัญญาณผ่านวงจรกรองความถี่ต่ำผ่านจะได้ว่า

$$V_d(t) = K_d \cos[(\omega_i - \omega_o)t + \theta_i - \phi_o] \quad (2.21)$$

เนื่องจาก V_i และ V_o ไม่ซิงโครไนส์กัน ดังนั้นสัญญาณเอาท์พุทของเฟสดีเทกเตอร์ V_d จะเป็นสัญญาณรูปคลื่นไซน์ที่มีแอมพลิจูดสูงสุดเท่ากับ K_d และมีความถี่เชิงมุมเท่ากับความถี่เชิงมุมระหว่างสัญญาณ และ V_o คือ ω_i และ ω_o มีค่าแตกต่างกันมาก ดังนั้นโวลท์เตจ V_d จะไม่สามารถผ่านรูปฟิลเตอร์ได้ ทำให้ได้ค่า V_c และการฟีดแบ็คของรูปจะไม่มีผลอะไรคือไม่เกิดการเปลี่ยนแปลงใดๆ ภายในรูป เอาท์พุทโวลท์เตจของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะมีค่าอยู่ที่ความถี่พรีรันนิ่ง แต่ ถ้า $\omega_i - \omega_o = \pm \omega$ มีค่าน้อยกว่าแบนด์วิดท์ของรูปซึ่งกำหนดได้โดยพารามิเตอร์ของรูปและการฟีดแบ็ค จะมีผลขับให้ระบบเข้าสู่สภาวะล็อกได้

ข. เมื่อระบบเข้าสู่สภาวะล็อก ($\omega_i = \omega_o$)

ในกรณีนี้ที่สัญญาณเอาท์พุทของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันมีความถี่ซึ่งโครโนสกับสัญญาณอินพุท V_i สัญญาณเอาท์พุท V_o จะมีค่าเป็น

$$V_o = E_o \cos(\omega_i t + \psi_o) \quad (2.22)$$

นอกจากนั้นค่าของเฟสของสัญญาณเอาท์พุท จะเป็นลิเนียร์ฟังก์ชันกับเวลาซึ่งมีค่าเป็น

$$\phi_o = (\omega_i - \omega_o)t + \psi_o \quad (2.23)$$

และสัญญาณเอาท์พุทของเฟสดีเทกเตอร์หรือสัญญาณเออเรียร์จะกลายเป็นสัญญาณดีซี มีค่าเท่ากับ

$$V_d = K_d \cos(\theta_i - \psi_o) \quad (2.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลูปฟีดเตอร์จะยอมให้สัญญาณดีซี V_d ผ่านได้และมีค่าเท่ากับ

$$V_d = K_d \cos(\theta_i - \psi_o) \quad (2.25)$$

วงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะเป็นฟรีควเอนซีโมดูลเทเตคอสซิลเลเตอร์ ความถี่เชิงมุมที่เปลี่ยนอย่างทันทีทันใดของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (ω_{inst}) จะเป็น ติเนียร์ฟังก์ชันกับสัญญาณคอนโทรลอินพุท V_d โดยรอบความถี่เชิงมุมศูนย์กลาง

$$\begin{aligned} \omega_{inst} &= \frac{d(\omega_o t + \phi_o)}{dt} = \omega_o + K_o V_d \\ \frac{d(\phi_o)}{dt} &= K_o V_d \end{aligned} \quad (2.26)$$

เมื่อ K_o เป็นคอนเวอร์ชันคอนสแตนท์ซึ่งหมายถึงความไวในการมอดูเลชันของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน

แทนค่าสมการ (2.25) ลงใน (2.26) จะได้

$$\begin{aligned} \omega_i - \omega_o &= K_d K_o \cos(\theta_i - \psi_o) \\ \psi_o &= \theta_i - \cos^{-1}[(\omega_i - \omega_o) / K_d K_o] \end{aligned} \quad (2.27)$$

ดังนั้นสัญญาณเอาต์พุทของเฟสดีเทคเตอร์ V_d สามารถเขียนได้เป็น

$$V_d = (\omega_i - \omega_o) / K_o \quad (2.28)$$

ส่วนประกอบดีซีของเฟสดีเทคเตอร์เอาต์พุท V_d จะผ่านวงจรรองความถี่ต่ำผ่านไปเป็น คอนโทรลโวลท์เตจให้กับอินพุทของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน

จากสมการ (2.28) จะเห็นได้ชัดเจนว่า สัญญาณดีซี V_d จะไปทำให้ความถี่เชิงมุมของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันมีค่าเปลี่ยนไปจากศูนย์กลางของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันคือ ω_o ไปเท่ากับความถี่เชิงมุมของสัญญาณอินพุท ω_i นั่นคือ

$$\omega_{inst} = \omega_o + K_o V_d = \omega_o + (\omega_i - \omega_o) = \omega_i \quad (2.29)$$

ถ้าความแตกต่างของความถี่เชิงมุมเริ่มต้น $\omega_i - \omega_o$ มีค่าน้อยกว่าผลคูณของ $K_d K_o$ อย่างมาก สมการ (2.28) จะมีค่าเป็น

$$\theta_i - \psi_o \cong \cos^{-1} 0 = \pi/2 \quad (2.30)$$

จากสมการ (2.30) หมายความว่าถ้าความถี่ออฟเซทระหว่างสัญญาณอินพุทและสัญญาณจากวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะมีค่าน้อยเมื่อลูปไม่อยู่ในสภาวะล็อกและสัญญาณจากวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะมีเฟสต่างกับสัญญาณอินพุท 90 องศา เมื่อลูปอยู่ในสภาวะล็อกหรือเฟสลอคคราเจอร์จะสอดคล้องกับ $\omega_i = \omega_o$ ด้วยเหตุผลนี้จึงแทนค่า ψ_o ด้วยค่าเฟสเอาต์พุท θ_o ดังนั้น

$$\theta_o = \psi_o - \pi/2 \quad (2.31)$$

เอาต์พุทโวลท์เตจของเฟสดีเทคเตอร์เขียนได้ใหม่เป็น

$$\begin{aligned} V_d &= K_d \cos(\theta_i - \psi_o) \\ &= K_d \cos[(\theta_i - \theta_o) - \pi/2] \\ &= K_d \sin(\theta_i - \theta_o) \end{aligned} \quad (2.32)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากสมการ (2.30) และ (2.31) จะได้ค่าเฟสเอเรอร์เป็น

$$\theta_i - \theta_o = \sin^{-1}(\omega_i - \omega_o) / K_d K_o \quad (2.33)$$

เมื่อผลต่างของเฟส $\theta_i - \theta_o$ มีค่าน้อยเพียงพอจะได้ว่า

$$V_d = K_d(\theta_i - \theta_o) \cong K_d \theta_e \quad (2.34)$$

เมื่อ $\theta_e = \theta_i - \theta_o$ แต่เนื่องจากคุณสมบัติของเฟสดีเทคเตอร์แบบนี้เมื่อรูปเข้าสู่การล็อก สัญญาณของวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน จะมีเฟสต่างไปจากสัญญาณอินพุต 90° คือ $[\theta_i - (\theta_o + \pi/2)]$ ลักษณะของเฟสควอดราเจอร์ ดังนั้นเฟสดีเทคเตอร์จะให้เอาท์พุทโวลต์เดจที่เป็นสัดส่วนกับความต่างเฟสระหว่างสัญญาณอินพุต V_i กับสัญญาณเอาท์พุทของวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน คือ V_o ในลักษณะของควอดราเจอร์ คือ

$$\begin{aligned} V_d &= K_d[(\theta_i - \theta_o) - \pi/2] \\ &= K_d(\theta_e - \pi/2) \end{aligned} \quad (2.35)$$

สัญญาณเฟสเซ็นซิติฟ V_d นี้จะผ่านลูปฟิลเตอร์ไปป้อนให้กับคอนโทรลอินพุทของวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดันเพื่อแก้ไขให้ความถี่ของวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดันเปลี่ยนจาก ω_o ไปเป็น ω_i และคำสั่งการล็อกให้คงอยู่ได้

$$\begin{aligned} V_d &= (\omega_i - \omega_o) / K_o \\ \omega_i &= \omega_o + K_o V_d \end{aligned} \quad (2.36)$$

จากสมการ (2.32) และ (2.33) จะหาค่าของเฟสเอเรอร์ θ_e ได้เป็น

$$\theta_e = \pi/2 + [(\omega_i - \omega_o)] / K_d K_o \quad (2.37)$$

จากสมการ (2.35) จะสังเกตได้ว่าเมื่อ $\omega_i = \omega_o$ โวลต์เดจเอาท์พุทของวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะมีเฟสควอดราเจอร์ คือ มีเฟสต่างไปจากเฟสของสัญญาณอินพุตโวลต์เดจ 90° ไปสู่ค่าสูงสุด 180° ที่อยู่เหนือสุดของพิคกการล็อก และถ้า ω_i เคลื่อนไปทางต่ำกว่า ω_o มุมเฟสจะลดลงจาก 90° ไปสู่ค่า 0° ที่ล่างสุดของพิคกการล็อก

ถ้าความถี่ของสัญญาณอินพุตเปลี่ยนแปลงไปอย่างช้า ๆ ระบบเฟสล็อกลูปจะสามารถติดตามการเปลี่ยนแปลงและอยู่ในสภาวะล็อกได้โดยจะเพิ่มค่า θ_e ให้มากขึ้นตามเวลา θ_e ที่เพิ่มขึ้นจะถูกเปลี่ยนไปเป็นดีซีเอเรอร์โวลต์เดจ V_d ไปขับให้ความถี่ของวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดันเลื่อนไปเท่ากับความถี่ของสัญญาณอินพุต โดย V_d จะมีค่าเป็นสัดส่วนโดยตรงกับผลต่างระหว่าง ความถี่สัญญาณอินพุต ω_i กับความถี่ฟรีรันนิ่ง ω_o ของวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน แต่ถ้าจะสามารถแทรกักกิ้งได้นั้นจะต้องมีเฟสเอเรอร์น้อย

สมมติว่าระบบเฟสล็อกลูปมีเฟสอินพุตเปลี่ยนแปลงเป็นสเต็ปเท่ากับ $\Delta\omega = \omega_i - \omega_o$ ลูปต้องการโวลต์เดจควบคุมเพื่อไปขับวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดันให้มีความถี่เลื่อนไปเท่ากับ $\Delta\omega$ ดังนั้น V_c จะมีค่าเป็น

$$V_c = \Delta\omega / K_o \quad (2.38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

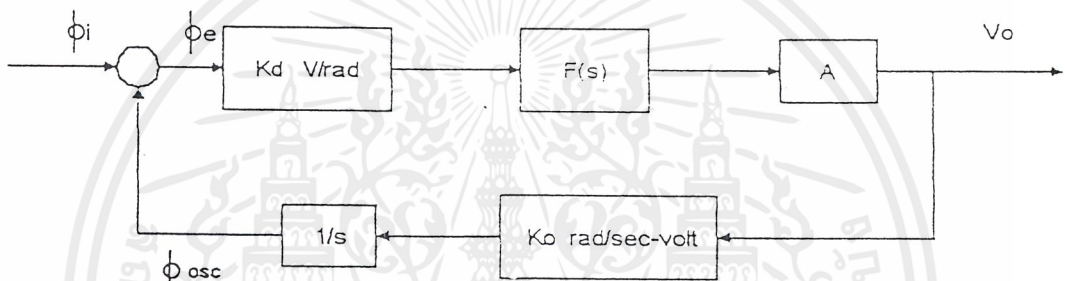
เมื่อลูปเข้าสู่สภาวะคงที่ $V_c = V_d F(s)$ เมื่อ $F(s)$ คืออัตราขยายต่อสัญญาณดีซีของลูปฟิลเตอร์ สัญญาณ V_c จะทำให้ลูปเข้าสู่สภาวะล็อกดังเดิม ดังนั้นเฟสเออเรอร์จะต้องเป็น

$$\begin{aligned} \theta - \pi/2 &= V_d K_d \\ &= \Delta\omega / K_o K_d F(s) \end{aligned} \tag{2.39}$$

เมื่อเฟสเออเรอร์มีค่าเพิ่มขึ้นลูปจะสามารถปรับตัวเองให้ความถี่เอาต์พุตแทร็คตามการเปลี่ยนแปลงของอินพุตได้ดังเดิม

เมื่อระบบอยู่ในสภาวะล็อก เราสามารถจะวิเคราะห์ระบบเฟสล็อกได้ในลักษณะระบบป้อนกลับที่เป็นลิเนียร์ โดยใช้เทคนิคการวิเคราะห์ระบบป้อนกลับทั่วไปด้วยลาปลาซทรานส์ฟอร์ม และสมการดิฟเฟอเรนเชียล

2.4.2 การหาทรานส์เฟอร์ฟังก์ชันของระบบเฟสล็อก



รูปที่ 2.20 บล็อกไดอะแกรมของทรานส์เฟอร์ฟังก์ชันของเฟสล็อก

จากรูปที่ 2.20

K_d = ทรานส์เฟอร์ฟังก์ชันของเฟสดีเทกเตอร์ (โวลท์/เรเดียน)

$F(s)$ = ทรานส์เฟอร์ฟังก์ชันของลูปฟิลเตอร์

A = อัตราขยายของวงจรรขยายสัญญาณ

K_o = ทรานส์เฟอร์ฟังก์ชันของวงจรรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (เรเดียน/โวลท์)

จาก
$$\omega = \frac{d\theta}{dt} \tag{2.40}$$

$$\omega = s\theta$$

$$\theta = \int \omega dt$$

และ
$$\theta = \frac{\omega}{s} \tag{2.41}$$

เนื่องจากเอาที่พหุของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะเป็นค่าความถี่ที่ขึ้นอยู่กับอินพุทที่เป็นสัญญาณไฟตรง แต่เราต้องการค่าเฟส ϕ_{OSC} เพื่อที่จะนำไปเปรียบเทียบกับสัญญาณอินพุท ϕ_i ฉะนั้นจึงต้องใส่บล็อคลูก $1/s$ เพื่อเปลี่ยน ω_{OSC} ให้เป็น ϕ_{OSC} ตามสมการ (2.41)

$$\text{จากทรานส์เฟอ์ฟังก์ชัน} = \frac{A}{1+AF} \quad (2.42)$$

เมื่อ $A =$ อัตราการขยายไปข้างหน้า

$F =$ อัตราการขยายป้อนกลับ

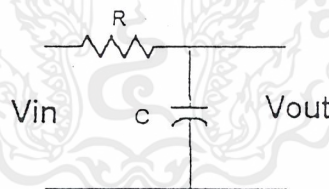
จากรูปที่ 2.19 ทรานส์เฟอ์ฟังก์ชัน

$$\begin{aligned} \frac{V_o}{\theta_i} &= \frac{K_d F(s) A}{1 + K_d F(s) A \frac{K_o}{s}} \\ &= \frac{s K_d F(s) A}{s + K_d F(s) s K_o} \end{aligned} \quad (2.43)$$

โดยปกติเรามักจะให้ตัวแปรอินพุทเป็นความถี่มากกว่าจะเป็นเฟส จากสมการ (2.43) เราจะได้ทรานส์เฟอ์ฟังก์ชัน คือ

$$\begin{aligned} H(s) &= \frac{V_o}{\omega_i} = \frac{V_o}{s \phi_i} \\ &= \frac{K_d F(s) A}{s + K_d K_o A F(s)} \end{aligned} \quad (2.44)$$

ถ้าวงจรรองความถี่ต่ำผ่านที่ใช้เป็นดังรูปที่ 2.21



รูปที่ 2.21 วงจรฟิลเตอร์อย่างง่าย

จากรูปที่ 2.21

$$\begin{aligned} F(s) &= \frac{V_o}{V_i} \\ &= \frac{1/sC}{R + 1/sC} \\ &= \frac{1}{1 + sRC} \\ &= \frac{1}{1 + s/\omega_c} \end{aligned} \quad (2.45)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

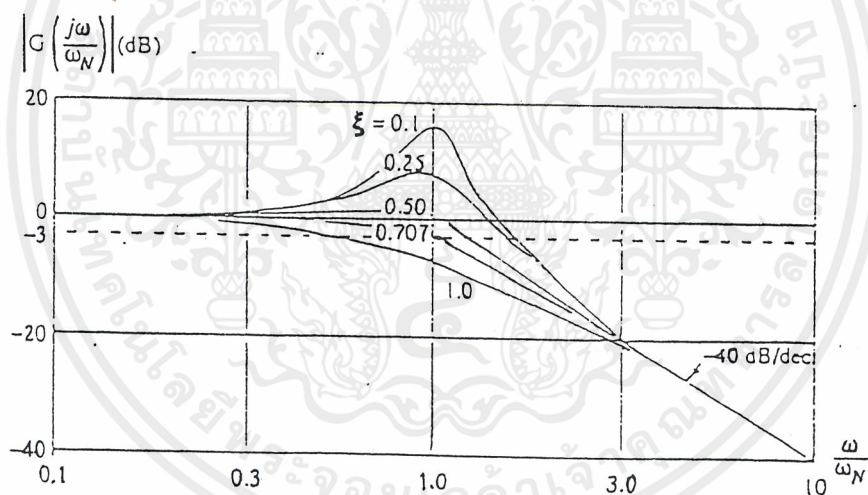
เมื่อ $\omega_1 = 1/RC$

แทนค่าสมการ (2.45) ลงในสมการ (2.46)

$$\begin{aligned}
 H(s) &= \frac{V_o}{\omega_i} = \frac{1}{K_o} \left[\frac{1}{1 + \frac{s}{K_v} + \frac{s^2}{\omega_1 K_v}} \right] \\
 &= \frac{1}{K_o} \left[\frac{1}{\frac{s^2}{\omega_n^2} + \frac{2\xi s}{\omega_n} + 1} \right] \quad (2.46) \\
 \omega_n &= \sqrt{K_v} \omega_1 \\
 \xi &= \frac{1}{2} \sqrt{\frac{\omega_1}{K_v}}
 \end{aligned}$$

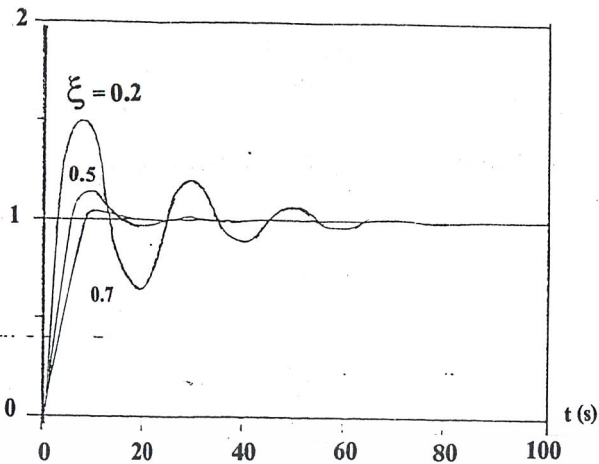
เมื่อ $K_v = K_d K_o A$

เราสามารถจะนำทรานส์เฟอ์ฟังก์ชัน $H(s)$ นี้ไปหาผลตอบสนองของระบบได้ดังนี้



รูปที่ 2.22 (a) ผลตอบสนองความถี่ของระบบเฟสล็อกูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2. 22(b) ผลตอบสนองเมื่อสัญญาณอินพุตเป็น Step Function

จะสังเกตเห็นได้ว่าหากแบนด์วิดท์ของลูปลดลง ω_1 ลดลง หรือค่า K_v เพิ่มขึ้น ค่า ξ ของลูปลดลง ผลตอบสนองทางความถี่ของลูปลจะเป็นพีก (peaking) และผลตอบสนองต่อสเต็ปของลูปลในช่วงเริ่มต้นช่วงขณะจะเกิดการออสซิลเลท ค่าพีกในผลตอบสนองทางความถี่จะเป็นสาเหตุให้เกิดความผิดเพี้ยนในสัญญาณเอาต์พุต และเป็นสาเหตุให้เกิดการแกว่งหรือให้ ผลตอบสนองที่เร็วเมื่อลูปลมีการรบกวนเกิดขึ้นช่วงขณะ การออกแบบระบบเฟสล็อกลูปลให้มีคุณสมบัติการทำงานให้ดีที่สุดจึงควรกำหนดให้ ξ มีค่าเท่ากับ $1/\sqrt{2}$ จะได้ ω_1

$$\omega_1 = 2K_v \quad (2.47)$$

และความถี่ที่คัทออฟ -3 dB แบนด์วิดท์ของลูปลจะได้เป็น

$$\omega_n = \sqrt{K_v} \omega_1 = \sqrt{2}K_v \quad (2.48)$$

วงจรเฟสล็อกลูปลที่ใช้ในระบบสื่อสารทั่วไป จะต้องให้มีพิสัยการล็อกกว้าง เพื่อที่จะได้สามารถติดตามการเปลี่ยนแปลงความถี่ของสัญญาณอินพุตได้ช่วงกว้าง นอกนั้นก็ต้องการให้ระบบมีแบนด์วิดท์ของลูปลแคบๆ เพื่อกำจัดสัญญาณที่อยู่นอกแบนด์

พิกัดความถี่ตลอดช่วงที่ระบบเฟสล็อกลูปลสามารถค้างการล็อกไว้ได้กับสัญญาณอินพุตเราเรียกว่า “พิสัยการล็อก” เราสามารถหาพิสัยการล็อกได้โดยพิจารณาจากสมการของเฟสเออเรอร์ ซึ่งเราพบว่าเฟสเออเรอร์จะมีค่าน้อยที่สุดเท่ากับศูนย์ และมีค่ามากที่สุดเท่ากับ π ดังนั้นจากสมการที่ (2.39) จะได้พิสัยการล็อก $\Delta\omega = \omega_i - \omega_o$ เท่ากับ

$$\Delta\omega = (\theta_c - \pi/2)K_o K_d F(s) \quad (2.49)$$

แทนค่า $\theta_{c\max} = \pi$ และ $\theta_{c\min} = 0$

$$\Delta\omega = (\pm \pi/2)K_o K_d F(s) \quad (2.50)$$

$$2\Delta\omega_L = \pm \pi K_o K_d F(s)$$

เมื่อ $2\Delta\omega_L$ คือพิสัยการล็อก

เราจะสังเกตได้ว่า ถ้า ω_c เบี่ยงเบนไปจากความถี่ศูนย์กลาง ω_0 มาก โดยมีค่าไม่สอดคล้องกับสมการ (2.50) สภาวะสมดุลของการชิงโครโนสัจจะไม่สามารถดำรงอยู่ต่อไปได้และรูปจะหลุดออกไปจากการล็อกกับความถี่ของสัญญาณอินพุท

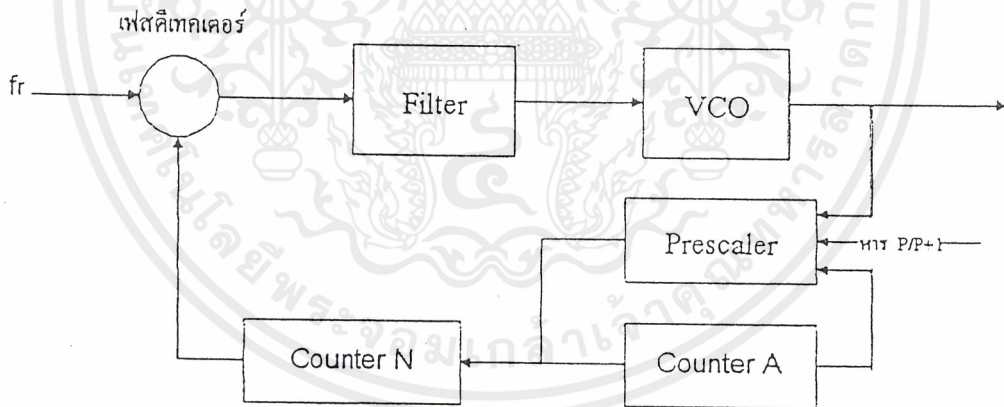
การวิเคราะห์ถึงฟิสิกส์การล็อกระบบต้องมีสภาวะเดิมล็อกอยู่กับความถี่อินพุทแล้ว แต่มีอีกอย่างที่เราควรพิจารณา โดยจะอยู่ในสภาวะที่ระบบยังไม่ล็อกกับสัญญาณอินพุท เพื่อกำหนดช่วงความถี่ ซึ่งระบบเฟสล็อกสามารถล็อกกับสัญญาณอินพุทในช่วงความถี่ดังกล่าว ความถี่ช่วงนี้เราเรียกว่า ฟิสิกส์แคปเจอร์ ซึ่งจะสัมพันธ์กับค่าความถี่ทอพอของรูปฟิลเตอร์ ω_L และฟิสิกส์ล็อก $\Delta\omega_L$ จะได้ฟิสิกส์แคปเจอร์เท่ากับ

$$\begin{aligned}\Delta\omega_c &= \pm\sqrt{\omega_L\Delta\omega_L} \\ 2\Delta\omega_c &\cong 2\sqrt{\omega_L\omega_L}\end{aligned}\quad (2.51)$$

ในกรณีทั่วไป $\Delta\omega_L \gg \omega_L$

2.4.3 วงจรสังเคราะห์ความถี่เฟสล็อกรูปแบบพรีสเกลเลอร์สอง โมดูลัส

วงจรสังเคราะห์ความถี่มีอยู่หลายแบบ ตัวอย่างที่จะกล่าวถึงต่อไปนี้เป็นวงจรสังเคราะห์ความถี่เฟสล็อกรูปแบบพรีสเกลเลอร์สอง โมดูลัส ซึ่งมีขั้นตอนการตั้งความถี่ขึ้นละ f_r เท่ากับความถี่อ้างอิง วงจรเฟสล็อกในรูปแบบที่ 2.23 ใช้พรีสเกลเลอร์ซึ่งเป็นวงจรรับที่ตัวหารเปลี่ยนค่าได้ระหว่าง P กับ P+1 เราเรียกพรีสเกลเลอร์แบบนี้ว่า “พรีสเกลเลอร์แบบสองโมดูลัส” วงจรรับหาร N_r ซึ่งโปรแกรมตัวหารได้นั้นทำงานที่ความถี่ต่ำ



รูปที่ 2.23 วงจรสังเคราะห์ความถี่เฟสล็อกรูปแบบพรีสเกลเลอร์สองโมดูลัส

เหตุผลที่ใช้พรีสเกลเลอร์แบบสองโมดูลัสก็เพื่อลดทอนความถี่ลง และให้ใช้ได้กับวงจรรับ N ตระกูล TTL และ CMOS ได้ ทำให้สามารถสังเคราะห์ความถี่ไปถึงย่าน VHF,UHF ได้

ส่วนสำคัญของวงจรถือพรีสเกลเลอร์แบบสองโมดูลัส ซึ่งเป็นไอซีตระกูล ECL มีความสามารถในการทำงานที่ความถี่สูง จะทำการหารล่วงหน้า (prescale) ก่อน และทำงานในลักษณะที่หารได้ 2 ค่าสลับกันในไอซีตัวเดียว โดยที่ตัวหารความถี่มีค่าต่างกันอยู่หนึ่ง คือ P และ P+1 เช่น หาร 64/65 เอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของพริสเกลเลอร์จะป้อนไปให้แก่วงจรเคาน์เตอร์ตระกูล TTL สองตัว ตัวหนึ่งเป็นเคาน์เตอร์หลัก (main counter) ส่วนอีกตัวหนึ่งเป็นเคาน์เตอร์เสริม

เคาน์เตอร์เสริมจะเป็นตัวบังคับให้พริสเกลเลอร์หารด้วย P หรือ P+1 สมมติว่าป้อนข้อมูลหรือพริเซตตัวเลขให้เคาน์เตอร์เสริม และในขณะนั้นพริสเกลเลอร์ให้ P+1 เป็นตัวหาร เคาน์เตอร์เสริมจะนับก่อนหลังลงไปเรื่อย ๆ เคาน์เตอร์หลักจะนับถอยหลังไปพร้อม ๆ กับเคาน์เตอร์เสริม เมื่อเคาน์เตอร์เสริมหยุดนับจะส่งสัญญาณบังคับให้พริสเกลเลอร์เปลี่ยนเป็นหารด้วย P และเคาน์เตอร์หลักจะนับถอยหลังต่อไปจนเป็นศูนย์ เมื่อเคาน์เตอร์หลักและเคาน์เตอร์เสริมนับถึงศูนย์เมื่อใด ทั้งคู่จะถูกพริเซตด้วยตัวเลขข้อมูล (ความถี่) ใหม่อีกครั้ง ดังนั้นตัวเลขที่พริเซตให้เคาน์เตอร์เสริมจะต้องน้อยกว่าตัวเลขที่พริเซตให้เคาน์เตอร์หลัก

สมมติตัวเลขที่พริเซตให้เคาน์เตอร์หลักเป็น N และเคาน์เตอร์เสริมเป็น A เริ่มแรกให้พริสเกลเลอร์อยู่ให้สถานะหาร P+1 ซึ่งจะยังคงหารด้วย P+1 ไปจนกว่าเคาน์เตอร์เสริมจะนับลงเป็นศูนย์นั้นคือเวลาที่ใช้ในการนับของเคาน์เตอร์เสริมเป็นศูนย์คิดเป็นจำนวนไซเคิลของวงจรรอสซิงเคลเตอร์ควบคุมความถี่ด้วยแรงดันที่ผ่านไปเท่ากับ P+1 คูณด้วย A ไซเคิล

หลังจากนั้นพริสเกลเลอร์จะถูกบังคับให้เปลี่ยนตัวหารเป็น P โดยสัญญาณบังคับจากเคาน์เตอร์ A ในขณะนั้นเคาน์เตอร์หลักนับผ่านไปแล้ว A ยังเหลืออยู่ N-A นั่นคือ ต้องใช้เวลาับเคาน์เตอร์หลักคิดเป็นจำนวนไซเคิลของวงจรรอสซิงเคลเตอร์ควบคุมความถี่ด้วยแรงดันที่ผ่านไปเท่ากับ P คูณด้วย N-A

ดังนั้นรวมค่าตัวหารทั้งหมดจะได้เท่ากับ

$$\begin{aligned} N_t &= (P+1)A + P(N-A) \\ &= PN + A \end{aligned} \quad (2.52)$$

ความถี่ของวงจรรอสซิงเคลเตอร์ควบคุมความถี่ด้วยแรงดันจะเท่ากับ $PN+A$ เท่าของความถี่อ้างอิง

หรือ

$$F_{synth} = F_{ref} (PN + A) \quad (2.53)$$

2.5 วงจรกรองความถี่ (Filter)

โดยทั่วไปวงจรกรองความถี่แบ่งออกเป็นหลายรูปแบบ

1. วงจรกรองความถี่ชนิด อนาล็อก หรือชนิด ดิจิตอล
2. วงจรกรองความถี่ประเภท พาสซีฟ หรือ แอคทีฟ
3. วงจรกรองความถี่ย่านความถี่เสียง (Audio Frequency) หรือย่านวิทยุ (Radio Frequency)

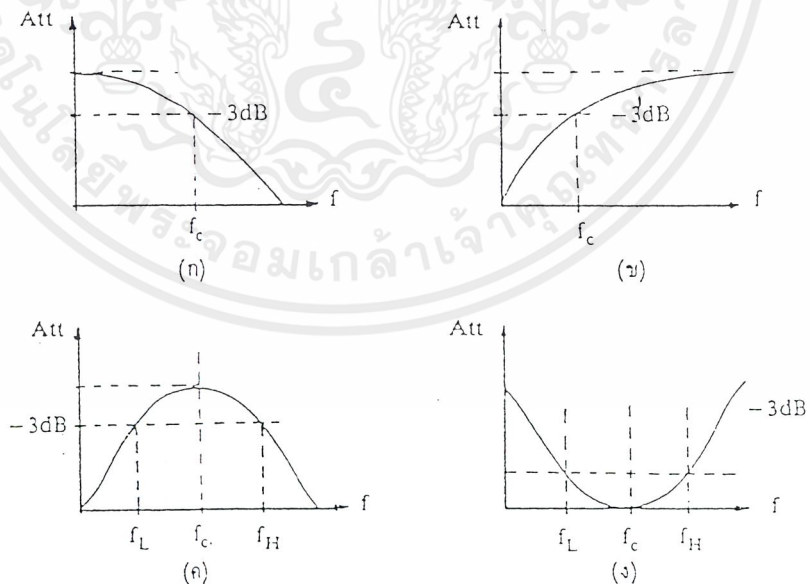
วงจรกรองความถี่ชนิด อนาล็อก ออกแบบมาเพื่อใช้กับสัญญาณ อนาล็อก ส่วนวงจรกรองความถี่ชนิด ดิจิตอล ใช้งานกับสัญญาณ อนาล็อก โดยอาศัยเทคนิคทาง ดิจิตอล มาช่วย ถ้าคำนึงถึงชิ้นส่วน (element) ที่นำมาประกอบเป็นวงจรกรองความถี่ แบ่งออกเป็นประเภท พาสซีฟ และ แอคทีฟ ชิ้นส่วนวงจรที่ใช้ใน พาสซีฟ ฟิลเตอร์ ได้แก่ ตัวต้านทาน (R), ตัวเก็บประจุ (C), และขดลวดเหนี่ยวนำ (L) ส่วน แอคทีฟฟิลเตอร์ ประกอบด้วยตัวขยายสัญญาณจำพวก ทรานส์ซิสเตอร์หรือ IC ในรูป Op-amp และตัวต้าน

ทาน และตัวเก็บประจุทำงานร่วมกัน ตัวต้านทาน, ตัวเก็บประจุ, และขดลวดเหนี่ยวนำถือว่าเป็นชิ้นส่วนประเภท พาสซีฟอีเลเมนต์ จะเลือกใช้ชิ้นส่วนใดนั้น ขึ้นกับย่านความถี่สัญญาณที่ต้องการให้วงจรกรองความถี่ทำงาน ยกตัวอย่างอาร์ซี ฟิเตอร์ ใช้กับย่านความถี่เสียง (Audio Frequency) หรือใช้กับย่านความถี่ต่ำ (Low Frequency) ขณะที่ แอลซี ฟิเตอร์ หรืออาจจะกล่าวไปถึง คริสตอลฟิเตอร์ เหมาะที่จะใช้กับย่านความถี่วิทยุ (Radio Frequency) หรือย่านความถี่สูง (High Frequency) และโดยเฉพาะอย่างยิ่งเนื่อง จากค่า Q หรือ ฟิกเจอร์ออฟเมริท ที่สูงของตัว คริสตอลฟิเตอร์ มีเสถียรภาพที่ความถี่สูงมาก ๆ ดีกว่า แอล - ซี ฟิเตอร์ อีกด้วย

วงจรกรองความถี่ที่ใช้ในวงจรโทรคมนาคมนั้นพอจะแยกออกเป็น 2 ส่วน คือ ส่วนที่หนึ่งเป็นวงจรกรองความถี่ที่ใช้กับสัญญาณที่มีค่าต่ำ ๆ (สัญญาณเสียง) ในวงจรกรองความถี่พวกนี้สามารถ ออกแบบวงจรกรองความถี่แบบ แอคทีฟ ส่วนที่สองเป็นวงจรกรองความถี่ที่ใช้กับวงจรที่มีกระแสผ่านสูง เช่น วงจรกรองความถี่ในวงจรขยายกำลังส่งออกของเครื่องส่งวิทยุ เป็นต้น ในวงจรกรองความถี่แบบนี้จำเป็นต้องใช้วงจรแบบ พาสซีฟ แม้ว่าจะเกิดค่าสูญเสียก็ตาม วงจรกรองความถี่ที่ใช้กันมาก ๆ มีอยู่ 4 แบบ คือ วงจรกรองความถี่ต่ำ (Lowpass Filter), วงจรกรองความถี่สูง (Highpass Filter), วงจรกรองช่วงความถี่ (Bandpass Filter) และวงจรกรองความถี่ข้าง (Bandreject Filter)

2.5.1 วงจรกรองความถี่ต่ำ (lowpass Filter)

วงจรกรองความถี่ต่ำ คือ วงจรที่ยอมให้สัญญาณความถี่ต่ำกว่าความถี่คัทออฟ (อัตราขยายของวงจรมีค่าลดลง 3 dB หรือเอาท์พุทตกลงเหลือ 0.707เท่า) ผ่านออกมาได้ โดยการสูญเสียน้อยที่สุด ขณะที่สัญญาณที่ความถี่สูงกว่าความถี่คัทออฟ (อัตราขยายผ่านจะมีการสูญเสียมาก) ถูกกันไม่ให้ผ่านวงจรออกมา



รูปที่ 2.24 ผลตอบสนองของวงจรกรองความถี่ 4 แบบ

วงจรกรองความถี่แบบบัทเทอร์เวิร์ท (Butterworth Filter) มีคุณสมบัติทางความถี่ตอบสนองที่ราบเรียบโดยเลือกค่า Q ได้พอสมควร ค่าการสูญเสียในวงจรกรองความถี่แบบนี้หาได้จากสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_{bd} = 10 \log \left[1 + \left(\frac{\omega}{\omega_c} \right)^2 \right]^{2n} \tag{2.54}$$

- ω = ความถี่ที่ต้องการทราบค่าการสูญเสียของสัญญาณ
- ω_c = ความถี่จุดตัดของความถี่ตอบสนองที่ -3 dB
- n = จำนวนอินดักเตอร์และคาปาซิเตอร์

ในวงจรกรองความถี่แบบบัตเตอร์เวิร์ท เมื่อทำการนอร์มอลไลซ์ (คิดเสมือนนำความต้านทาน 1 โอห์มไปต่อ) จะได้

$$A_k = 2 \sin \left[(2k - 1) \frac{\pi}{2n} \right] \tag{2.55}$$

- n = จำนวนอินดักเตอร์และคาปาซิเตอร์
- A_k = ค่าของรีแอกแตนซ์ (reactance) ที่แต่ละค่าของ k

ค่าของ A_k หาได้ตามตารางที่ 2.1

จากการ สเกลลิ่งจะได้ว่า

$$L_{new} = \frac{K_m}{K_f} L_{old}$$

เมื่อ K_m คือค่าที่กำหนด
 K_f คือ $2\pi f_c$

$$C_{new} = \frac{1}{K_m K_f} C_{old}$$

| n | C_1 | L_2 | C_3 | L_4 | C_5 | L_6 | C_7 |
|---|--------|--------|--------|--------|--------|--------|--------|
| 2 | 1.4142 | 1.4142 | | | | | |
| 3 | 1.000 | 2.000 | 1.000 | | | | |
| 4 | 0.7654 | 1.8478 | 1.8478 | 0.7654 | | | |
| 5 | 0.6180 | 1.6180 | 2.000 | 1.6180 | 0.6180 | | |
| 6 | 0.5176 | 1.4142 | 1.9319 | 1.9319 | 1.4142 | 0.5176 | |
| 7 | 0.4450 | 1.2470 | 1.8019 | 2.000 | 1.8019 | 1.2470 | 0.4450 |
| n | L_1 | C_2 | L_3 | C_4 | L_5 | C_6 | L_7 |

ตารางที่ 2.1 ตัวอย่างค่าอินดักแตนซ์โดยใช้วงจรบัตเตอร์เวิร์ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 วงจรกรองช่วงความถี่ (Bandpass Filter)

วงจรกรองช่วงความถี่ จะยอมให้ความถี่ที่เหมาะสมย่านหนึ่ง (ย่านความถี่ผ่าน) เท่านั้นที่ผ่านไป ได้กล่าวคือ ย่านความถี่สูงและต่ำจะถูกบล็อกเอาไว้ช่วงของความถี่ที่ผ่านได้ถูกเรียกว่า “ช่วงกว้างของ ความถี่ (Bandwidth : BW)” โดยจะหาได้จาก

$$BW = f_V - f_L$$

และค่าของความถี่กลาง (f_0) สามารถหาได้โดย

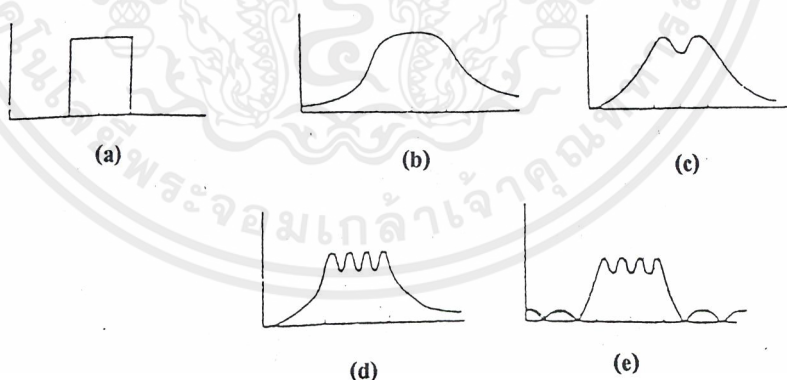
$$f_0 = \sqrt{f_V f_L}$$

เมื่อ f_L และ f_V คือ ความถี่ต่ำสุด และ ความถี่สูงสุด ของช่วงผ่าน

พารามิเตอร์ที่สำคัญอีกตัวหนึ่งของวงจรกรองช่วงความถี่ผ่าน คือ selectivity หรือ Q หาได้จาก

$$Q = \frac{f_0}{BW}$$

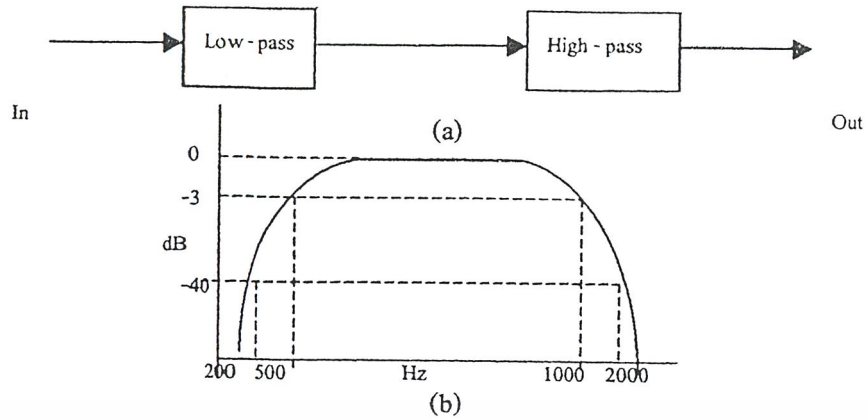
โดยรูปที่ 2.25 (a) แสดงให้เห็นถึงคุณลักษณะของแบนด์พาสฟิลเตอร์ ไม่มีรีปเปิ้ล ซึ่งทั้งสองข้างของ ความถี่กลางไม่มีการเปลี่ยนแปลง



รูปที่ 2.25 การกรองความถี่ในลักษณะสัญญาณต่าง ๆ กัน

2.5.3 วงจรกรองช่วงความถี่แบนด์กว้าง (Wide – Bandpass Filter)

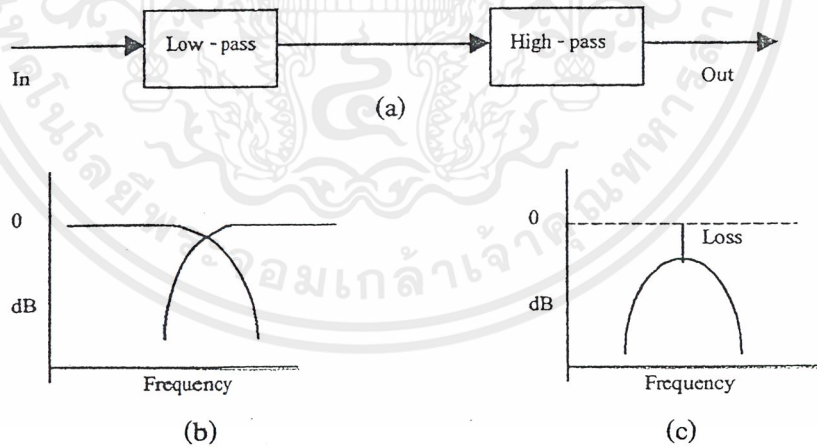
สามารถแยกได้เป็นวงจรกรองความถี่ต่ำและวงจรกรองความถี่สูง โดยเป็นอิสระต่อกัน และถูก นำมาต่อกันเพื่อให้ได้ผลการตอบสนองเป็นวงจรกรองช่วงความถี่ดังรูปที่ 2.26



รูปที่ 2.26 การต่อวงจรกรองความถี่ต่ำกับวงจรกรองความถี่สูงเข้าด้วยกัน (a); ผลการตอบสนองทางความถี่ (b)

2.5.4 วงจรกรองช่วงความถี่แบนด์แคบ (Narrow – Bandpass Filter)

จะมีค่าอัตราส่วนระหว่าง ความถี่สูงสุดที่คัทออฟ กับ ความถี่ต่ำสุดที่คัทออฟประมาณ 2 เท่าหรือน้อยกว่าและไม่สามารถออกแบบ โดยแยกเป็นวงจรกรองความถี่ต่ำและวงจรกรองความถี่สูงได้ เหตุผลที่สำคัญ ดูได้จากรูปที่ 2.25 ซึ่งอัตราส่วนระหว่าง ความถี่สูงสุดที่คัทออฟ กับ ความถี่ต่ำสุดที่คัทออฟ มีค่าลดลงแต่จะมีการสูญเสีย มากขึ้นที่ความถี่กลางซึ่งจะเป็นข้อละเว้นสำหรับอัตราส่วนที่เข้าใกล้ 1

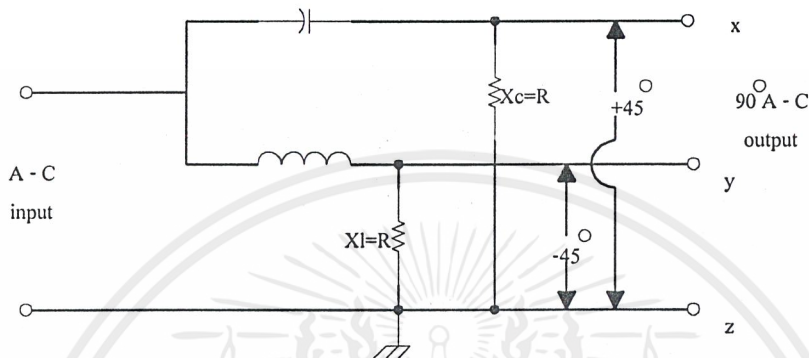


รูปที่ 2.27 การต่อวงจรกรองความถี่ต่ำกับวงจรกรองความถี่สูง (a) : การประกอบผลการตอบสนองความถี่ (b) : ผลรวมทางคณิตศาสตร์ของการลดทอน (c)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 วงจรชิฟเฟส (Shift Phase)

วงจรชิฟเฟส 90 องศาโดยทั่วไปแสดงดังรูป 2.28 ด้วยค่ารีแอกแตนซ์ที่เท่ากับค่าความต้านทาน จะทำให้กระแสตาม (lag) 45 องศาในวงจรอินดักทีฟ และกระแสนำ (lead) 45 องศาในวงจรคาปาซิทีฟ ผลรวมเป็น 90 องศา สัญญาณ AC ที่เข้ามาจะได้เป็น 2 สัญญาณที่ชิฟกัน 90 องศา โดยความสัมพันธ์นี้จะ เป็นจริงสำหรับความถี่เดียว (Single frequency) เพียงความถี่เดียว



รูปที่ 2.28 วงจรชิฟเฟส 90 องศา

วงจรนี้สามารถชิฟความถี่คงที่ของคลื่นพาหะ (carrier) ซึ่งเป็นคลื่นวิทยุโดยการเลือกปรับค่า C,R,L โดยความสัมพันธ์

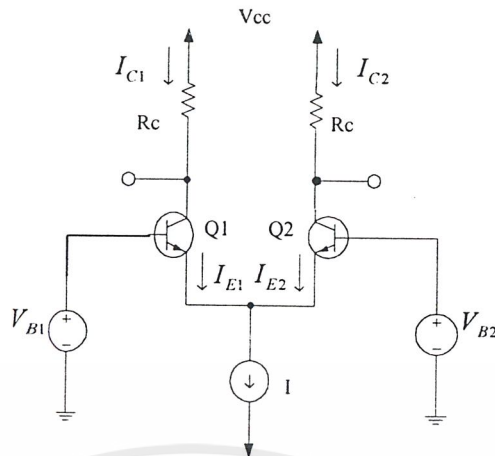
$$\begin{aligned} X_C &= R = 1/2\pi fC \\ X_L &= R = 2\pi fL \quad ; f = \text{ความถี่ที่ใช้งาน} \end{aligned}$$

2.7 วงจรคุณลักษณะคุณลักษณะ

2.7.1 BJT ดิฟเฟอร์เรนซ์

2.7.1.1 คำอธิบายคุณลักษณะเฉพาะของการดำเนินการ

รูปที่ 2.29 แสดงถึงโครงสร้างของ BJT ดิฟเฟอร์เรนซ์พื้นฐาน ซึ่งประกอบด้วย ทรานซิสเตอร์ 2 คู่ คือ Q_1 กับ Q_2 ซึ่งอิมิตเตอร์ทรานซิสเตอร์แต่ละอันจะเชื่อมต่อกับความดันของเครื่องจ่ายขั้วบวก (V_{CC}) โดยผ่านการต้านทานกระแสไฟฟ้า R_C การเชื่อมต่อนี้ไม่มีความสำคัญต่อการดำเนินการของดิฟเฟอร์เรนซ์ซีลแพร์ นั่นก็คือในการใช้บางครั้ง คอลเลกเตอร์ทรานซิสเตอร์ทั้งสองอาจจะเชื่อมต่อกับทรานซิสเตอร์อื่น ๆ มากกว่า รีซิสตีฟโหลด ถึงแม้ว่ามันจะสำคัญที่ว่าวงจรคอลเลกเตอร์ของทรานซิสเตอร์จะเป็นแบบ Q_1 และ Q_2 ก็ไม่เคยมีจุดอิมิตตัว



รูปที่ 2.29 โครงสร้างของ BJT ดิฟเฟอเรนเชียลแอมป์

ดิฟเฟอเรนเชียลแอมป์ทำงานอย่างไร ก่อนอื่นต้องพิจารณากรณีที่ซึ่งเบสของทรานซิสเตอร์ทั้งสองจะต้องเชื่อมต่อกันและเชื่อมต่อกับแรงดัน V_{CM} ที่เรียกว่าคอมมอนโหมดโวลต์เตจนั่นก็คือ สิ่งที่เราเห็นในรูป 2.30 (a) $V_{B1} = V_{B2} = V_{CM}$ ตั้งแต่ Q_1 กับ Q_2 เข้ากัน มันเป็นผลมาจากสมมาตร ซึ่งกระแสไฟฟ้าเป็น I จะแบ่งอุปกรณ์ออกเป็น 2 ส่วนเท่า ๆ กัน ดังนั้น $i_{B1} = i_{B2} = I/2$ และ แรงดัน ที่ขั้วทรานซิสเตอร์จะเป็น $V_{CM} - V_{BE}$ ที่ซึ่ง V_{BE} เป็นเบส - อิมิตเตอร์โวลต์เตจ (สมมติในรูป 2.30 a ประมาณ 0.7 โวลต์) ซึ่งตรงกับกระแสอิมิตเตอร์ $I/2$ แรงดัน ที่แต่ละคอลเลกเตอร์ของทรานซิสเตอร์จะเป็น $V_{CC} - \frac{1}{2} (\alpha I R_C)$ และ แรงดัน ความแตกต่างในแรงดันระหว่างคอลเลกเตอร์ทั้งสอง จะเท่ากับศูนย์

ค่าของสัญญาณอินพุตคอมมอนโหมด V_{CM} แตกต่างกันออกไป จะเห็นได้ชัดว่า ทรานซิสต์ Q_1 กับ Q_2 ยังคงอยู่ในขอบเขตแอกทีฟกระแส I จะยังคงแบ่ง Q_1 กับ Q_2 เท่า ๆ กันเป็น 2 ส่วน และแรงดันที่แต่ละคอลเลกเตอร์ของทรานซิสเตอร์ก็จะไม่เปลี่ยนไป ดังนั้นดิฟเฟอเรนเชียลแอมป์ก็จะไม่สอดคล้องกับสัญญาณอินพุตคอมมอนโหมด

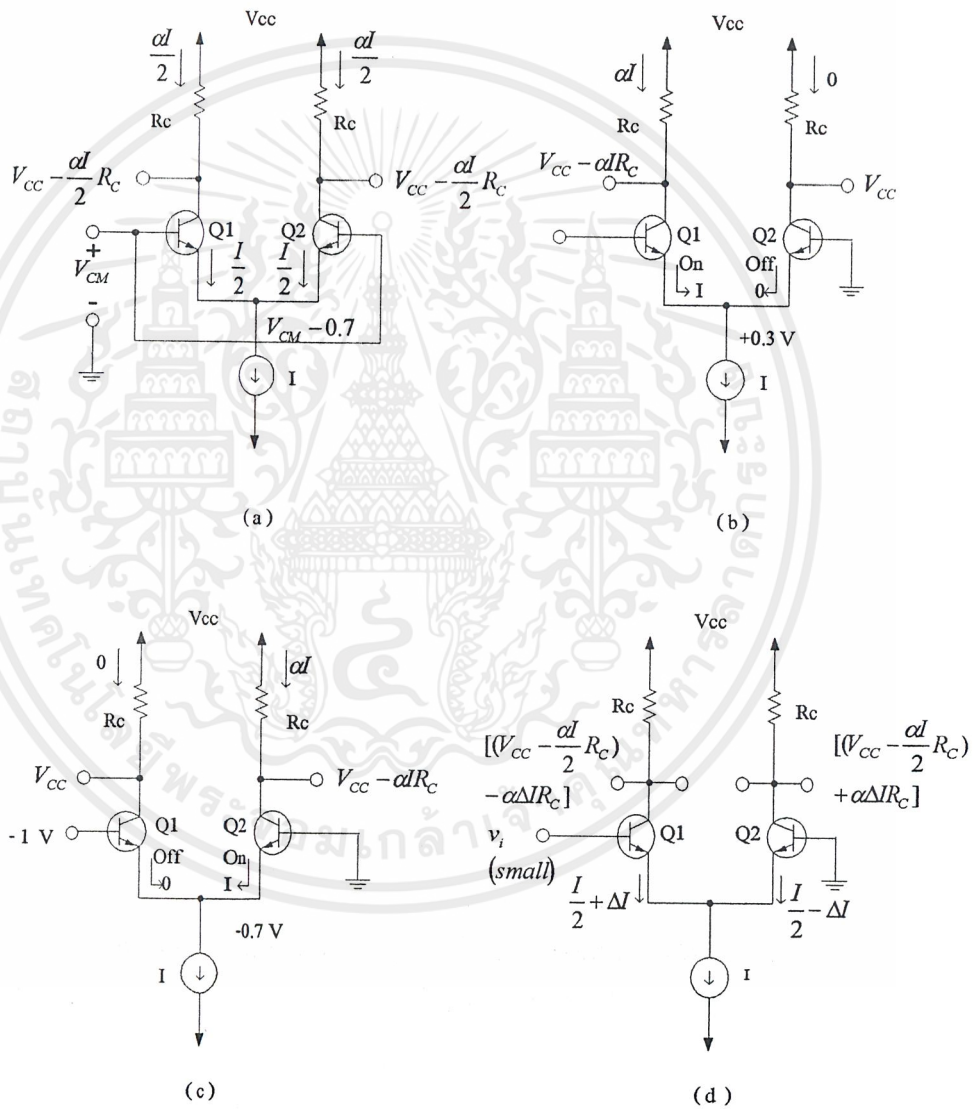
ในขณะที่การทดลองอื่น ๆ จะมีการตั้งแรงดัน V_{B2} ให้เป็นค่าคงที่ ก็คือ 0 (โดยการกราวด์ B_2) และให้ V_{B1} เท่ากับ +1 โวลต์ (สังเกตในรูป 2.30 b) ด้วยเหตุผลจำนวนเล็กน้อย จะเห็นได้ว่า Q_1 จะเปิดและนำไปสู่กระแสไฟฟ้า I ทั้งหมด ส่วน Q_2 จะปิดอยู่ สำหรับ Q_1 ที่เปิดอยู่ อิมิตเตอร์ของทรานซิสเตอร์จะมีค่าประมาณ +0.3 โวลต์ ซึ่งสามารถเก็บ EBJ ของ Q_2 รีเวอร์สไบอัสโวลต์เตจในคอลเลกเตอร์ของทรานซิสเตอร์จะเท่ากับ $V_{C1} = V_{CC} - \alpha I R_C$ และ $V_{C2} = V_{CC}$

ถ้าเปลี่ยน V_{B1} ให้เป็น -1 โวลต์ (ในรูป 2.30 c) เช่นเดียวกันด้วยเหตุผลบางประการ เราจะเห็นได้ว่า EBJ Q_1 จะปิด และ Q_2 จะส่งกระแส I ทั้งหมด อิมิตเตอร์ทรานซิสเตอร์ทั่ว ๆ ไป จะอยู่ที่ -0.7 โวลต์ ซึ่งหมายความว่า BJ ของ Q_1 จะรีเวอร์สไบอัสโดย 0.3 โวลต์ แรงดันของคอลเลกเตอร์ทรานซิสเตอร์จะเป็น $V_{C1} = V_{CC}$ และ $V_{C2} = V_{CC} - \alpha I R_C$

จากที่กล่าวมาแล้วข้างต้น เราจะเห็นได้ว่าดิฟเฟอเรนเชียลแอมป์จะสอดคล้องกับดิฟเฟอเรนเชียลโหมดหรือ สัญญาณดิฟเฟอเรนเชียลในความเป็นจริง ความแตกต่างของแรงดันเล็กน้อย เราสามารถนำ

กระแสไบอัสทั้งหมด จากด้านหนึ่งของแพร่ไปยังอีกด้านหนึ่ง คุณสมบัติการนำกระแสไฟฟ้าของดิฟเฟอเรนเชียลแพร่นี้สามารถนำไปใช้ในวงจรโลจิก

ในการใช้ ดิฟเฟอเรนเชียลแพร่ เป็นลิเนียร์แอมพลิฟายเรจจะใช้สัญญาณดิฟเฟอเรนเชียลขนาดเล็กมาก ที่มีมัลติโวลต์น้อย ซึ่งจะทำให้เกิดขึ้นในทรานซิสเตอร์ตัวหนึ่ง ซึ่งจะนำกระแสไฟฟ้า $I/2 + \Delta I$ กระแสไฟฟ้าในทรานซิสเตอร์จะเป็น $I/2 - \Delta I$ ที่มี ΔI ที่เป็นสัดส่วนกันกับดิฟเฟอเรนเชียลอินพุตโวลต์เตจ (ในรูป 2.30 d) เอาท์พุทโวลต์เตจ ได้รับระหว่างคอลเลคเตอร์ทั้งสองขั้วจะเป็น $2\alpha \Delta I R_C$ ซึ่งมีสัดส่วนต่อสัญญาณดิฟเฟอเรนเชียลอินพุท V_p การทำงานของสัญญาณขนาดเล็กของดิฟเฟอเรนเชียลแพร่จะกล่าวใน 2.7.2



รูปที่ 2.30 การทำงานแบบต่างๆ ของวงจรดิฟเฟอเรนเชียล แอมพลิฟายเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1.2 การทำงานของสัญญาณขนาดใหญ่ของBJT คิฟเฟอร์เรนทซ์เซี่ยลแพร์

เราเสนอการวิเคราะห์ทั่ว ๆ ไปของ BJT คิฟเฟอร์เรนทซ์เซี่ยลแพร์ในรูป 2.30 ถ้าเราใช้ V_B แทนแรงดันที่อิมิตเตอร์ทั่ว ๆ ไป ความสัมพันธ์ของสมการเกี่ยวข้องกับทรานซิสเตอร์ทั้งสองของแต่ละอันเขียนได้ว่า

$$i_{E1} = \frac{I_g}{a} e^{(v_{E1}-v_E)/V_T} \quad (2.56)$$

$$i_{E2} = \frac{I_S}{a} e^{(v_{E2}-v_E)/V_T} \quad (2.57)$$

ทั้งสองสมการนำมารวมกันได้ดังนี้

$$\frac{i_{E1}}{i_{E2}} = e^{\frac{(V_{B1}-V_{B2})}{V_T}} \quad (2.58)$$

ซึ่งจะสามารถใช้ให้เกิดประโยชน์ได้ดังนี้

$$\frac{i_{E1}}{(i_{E1} + i_{E2})} = \frac{1}{(1 + e^{\frac{(V_{B2}-V_{B1})}{V_T}})} \quad (2.59)$$

$$\frac{i_{E2}}{(i_{E1} + i_{E2})} = \frac{1}{(1 + e^{\frac{(V_{B1}-V_{B2})}{V_T}})}$$

โดยที่

$$i_{E1} + i_{E2} = I \quad (2.60)$$

รวมสมการจะได้

$$i_{E1} = \frac{I}{(1 + e^{\frac{(V_{B2}-V_{B1})}{V_T}})} \quad (2.61)$$

$$i_{E2} = \frac{I}{(1 + e^{\frac{(V_{B1}-V_{B2})}{V_T}})} \quad (2.62)$$

กระแสคอลเลคเตอร์ i_{C1} และ I_{C2} จะได้โดยการคูณกระแสไฟฟ้าวอิมิตเตอร์ โดย α ซึ่งปกติแล้วจะใกล้เคียงกับหนึ่ง

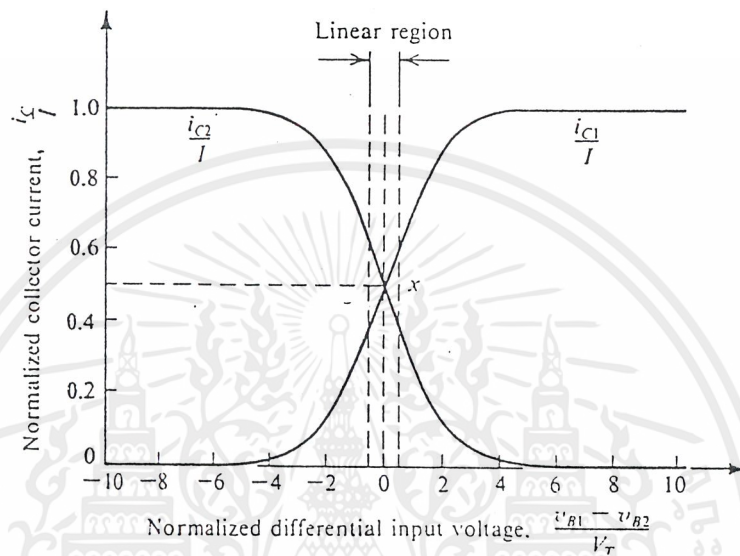
การทำงานขั้นพื้นฐานของคิฟเฟอร์เรนทซ์เซี่ยลแอมพลิฟายเออร์แสดงให้เห็นในสมการข้างต้นอย่างแรกสังเกตว่า แอมพลิฟายเออร์ จะมีปฏิกิริยาคิฟเฟอร์เรนทซ์เซี่ยลโวลท์เตจ $V_{B1} - V_{B2}$ เท่านั้น นั่นก็คือ ถ้า $V_{B1} = V_{B2} = V_{CM}$ กระแสไฟฟ้า I จะแบ่งเท่ากันระหว่างสองทรานซิสเตอร์ โดยไม่คำนึงถึงค่าของคอมมอนโหมดโวลท์เตจ V_{CM} นี่คือนิยามสำคัญของการทำงานของ คิฟเฟอร์เรนทซ์เซี่ยลแอมพลิฟายเออร์ ซึ่งก่อให้เกิดชื่อของมันเอง

ข้อสังเกตที่สำคัญอื่น ๆ ก็คือ ความแตกต่างที่ค่อนข้างเล็กน้อยของแรงดัน $V_{B1} - V_{B2}$ ก่อให้เกิดกระแสไฟฟ้าที่ I ที่ไหลลงในทรานซิสเตอร์ตัวหนึ่ง รูปที่ 2.31 แสดงถึงโครงสร้างกระแสไฟฟ้าของคอลเลคเตอร์ทั้งสอง (สมมุติให้ $\alpha \approx 1$) ใช้ทำหน้าที่ของสัญญาณคิฟเฟอร์เรนทซ์เซี่ยล คือ โครงสร้างปกติซึ่งใช้กันทั่ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โลกสังเกตว่าดิฟเฟอเรนทว็อลท์เตจ ประมาณ $4V_d$ (≈ 100 มิลลิโวลท์) เพียงพอที่จะสับเปลี่ยนกระแสไฟฟ้าเกือบทั้งหมดสู่ด้านหนึ่งของแพร่

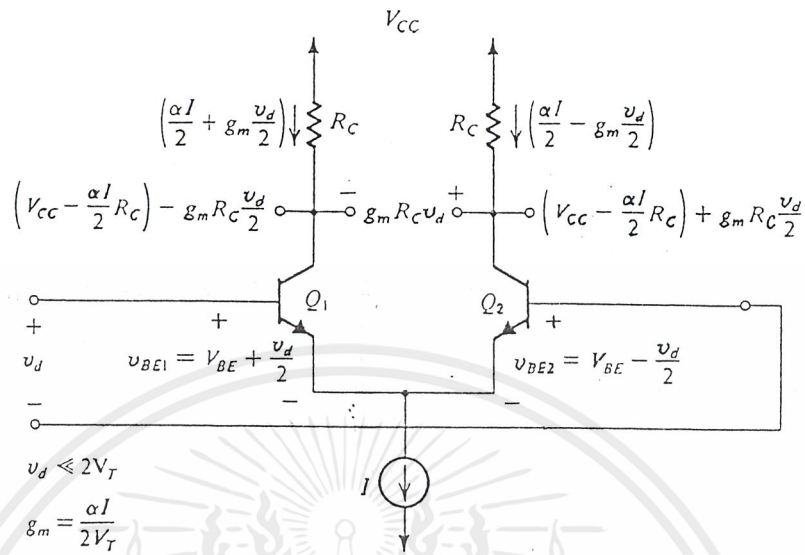
ลักษณะของการส่งผ่านแบบไม่เป็นเชิงเส้นของ ดิฟเฟอเรนทว็อลท์เตจแพร่ ซึ่งแสดงในรูป 2.31 ไม่สามารถนำไปใช้ประโยชน์ได้มากในบทนี้ ที่จะกล่าวต่อไปนี้เราจะกลับเฉพาะในการใช้ดิฟเฟอเรนทว็อลท์เตจแพร่ เป็นแอมพลิฟายเออร์ สัญญาณขนาดเล็ก ด้วยจุดประสงค์นี้สัญญาณดิฟเฟอเรนทว็อลท์เตจจะถูกกำหนดให้ น้อยกว่า $V_d/2$ เพื่อที่เราจะปฏิบัติงานบนลักษณะเฉพาะของเซ็กเมนต์เชิงเส้นรอบ ๆ จุดกลาง



รูปที่ 2.31 ลักษณะของการส่งผ่านแบบไม่เป็นเชิงเส้น
ของดิฟเฟอเรนทว็อลท์เตจแพร่

2.7.2 การทำงานของสัญญาณขนาดเล็ก ของ BJT ดิฟเฟอเรนทว็อลท์เตจแอมพลิฟายเออร์

ในตอนนี้จะศึกษาเกี่ยวกับการประยุกต์ใช้งานของ BJT ดิฟเฟอเรนทว็อลท์เตจแอมพลิฟายเออร์ใน สัญญาณขนาดเล็ก แอมพลิฟายเออร์ รูปที่ 2.30 แสดงให้เห็นถึงดิฟเฟอเรนทว็อลท์เตจแพร่ที่มีสัญญาณดิฟเฟอเรนทว็อลท์เตจ V_d นำมาใช้ระหว่างเบสของทรานซิสเตอร์ทั้งสอง มีความหมายว่าระดับดีซีที่อินพุทเทอร์มินอลทั้งสองสามารถยึดเป็นหลัก และ V_d จะประยุกต์ใช้กับอินพุทเทอร์มินอลอื่น ๆ อีกทางหนึ่งดิฟเฟอเรนทว็อลท์เตจแอมพลิฟายเออร์อาจจะถูกป้อนจากเอาต์พุทของดิฟเฟอเรนทว็อลท์เตจแอมพลิฟายเออร์อื่น ในกรณีนี้แรงดันที่อินพุทเทอร์มินอลใดอันหนึ่งจะเป็น $V_{CM} + V_d/2$ เราจะพิจารณาการทำงานของคอมมอน โหมดที่ขึ้นตอนต่อมา



รูปที่ 2.32 ดิฟเฟอเรนเชียลแอมพลิฟายเออร์ในสัญญาณขนาดเล็ก

2.7.2.1 กระแสไฟฟ้าคอลเลกเตอร์เมื่อ V_d ถูกนำมาใช้

เมื่อกลับไปสู่วงจรไฟฟ้าในรูป 2.30 อาจจะใช้สมการเพื่อที่จะหากระแสไฟฟ้าทั้งหมด i_{C1} และ i_{C2} ที่ทำหน้าที่ของสัญญาณดิฟเฟอเรนเชียล V_d โดยแทนค่า $V_{B1} - V_{B2} = V_d$ เข้าไป

$$i_{C1} = \frac{\alpha I}{1 + e^{-v_d/V_T}} \tag{2.63}$$

$$i_{C2} = \frac{\alpha I}{1 + e^{v_d/V_T}} \tag{2.64}$$

ให้คูณเศษและส่วนของด้านขวาของสมการแรกด้วย $e^{(v_d/2V_T)}$ จะได้

$$i_{C1} = \frac{\alpha I e^{(v_d/2V_T)}}{e^{(v_d/2V_T)} + e^{-v_d/V_T}} \tag{2.65}$$

สมมุติว่า $v_d \ll 2V_T$ ดังนั้นเราอาจจะขยายเอ็กซ์โพเนนเชียล $e^{(\pm v_d/2V_T)}$ ในอนุกรมและเก็บได้แค่ 2 พจน์แรกไว้เท่านั้น

$$i_{C1} \approx \frac{\alpha I (1 + v_d/2V_T)}{e^{(v_d/2V_T)} + e^{-v_d/V_T}} \tag{2.66}$$

ดังนั้น

$$i_{C1} = \frac{\alpha I}{2} + \frac{\alpha I}{2V_T} \frac{v_d}{2} \tag{2.67}$$

ในการถ่ายเทที่คล้ายคลึงกันสามารถนำไปใช้เพื่อที่จะได้

$$i_{c2} = \frac{aI}{2} - \frac{aI}{2V_T} v_d \quad (2.68)$$

แสดงว่าเมื่อ $V_d = 0$ กระแสไบอัส I จะแบ่งทรานซิสเตอร์ทั้ง 2 ของแพร์ออกเท่า ๆ กัน ดังนั้น ทรานซิสเตอร์แต่ละอันจะไปอยู่ที่กระแสอิมิตเตอร์ $I/2$ เมื่อ สัญญาณขนาดเล็ก V_d นำมาใช้แตกต่างกัน ระหว่างทั้ง 2 กระแสเบสของทรานซิสเตอร์คอลเลกเตอร์ของ Q_1 จะเพิ่มขึ้นของ i_c และ Q_2 จะลดลงโดย จำนวนที่เท่า ๆ กัน สิ่งนี้จะแสดงให้เห็นว่าผลรวมของกระแสไฟฟ้าทั้งหมดใน Q_1 และ Q_2 จะยังคงที่อยู่ ณะที่ถูกกำหนดโดยแหล่งจ่ายกระแสไบอัส ส่วนประกอบของกระแสสัญญาณ i_c จะได้มาโดย

$$i_c = \frac{aI}{2V_T} v_d \quad (2.69)$$

จากสมการมีการแปรออกมาง่าย ๆ ก็คือ อย่างแรกสังเกตจากสมมาตรของวงจรไฟฟ้า (รูป 2.30) ซึ่งสัญญาณดิฟเฟอเรนเชียล V_d จะแบ่งเท่ากันระหว่างตัวเชื่อมเบส - อิมิตเตอร์ของทรานซิสเตอร์ทั้งสอง ดังนั้นแรงดันของเบส - อิมิตเตอร์ทั้งหมดจะเป็น

$$v_{BEQ1} = V_{BE} + \frac{v_d}{2} \quad (2.70)$$

$$v_{BEQ2} = V_{BE} - \frac{v_d}{2} \quad (2.71)$$

ที่ซึ่ง V_{BE} เป็นดีซี BE โวลต์ตรงสอดคล้องกับกระแสอิมิตเตอร์ของ $I/2$ ดังนั้นกระแสคอลเลกเตอร์ของ Q_1 จะเพิ่มขึ้นโดย $g_m v_d/2$ และกระแสคอลเลกเตอร์ของ Q_2 จะลดลงโดย $g_m v_d/2$ ซึ่ง g_m แสดงถึงทรานคอนดักแตนซ์ของ Q_1 และของ Q_2 ซึ่งมีค่าเท่ากัน โดยได้สมการดังต่อไปนี้

$$g_m = \frac{I_C}{V_T} = \frac{aI/2}{V_T} \quad (2.72)$$

ดังนั้นออกมาง่าย ๆ ว่า $I_C = g_m v_d/2$

2.7.2.2 แ่งคิดในทางกลับกัน

การแปลความหมายทางเล็กรอื่นที่มีประโยชน์ของผลลัพธ์จากข้างต้น สมมุติแหล่งจ่ายกระแส เป็นอุดมคติ ความต้านทานที่เพิ่มขึ้นของมันจะไม่มีที่สิ้นสุด ดังนั้นแรงดัน V_d จะปรากฏขึ้นตัดกับความต้านทานรวมของ $2r_e$ ที่ซึ่ง

$$r_e = \frac{V_T}{I_E} = \frac{V_T}{I/2} \quad (2.73)$$

ตามส่วนจะเป็นกระแสสัญญาณ i_c ซึ่งแสดงในรูป 2.31 โดยได้สมการ

$$i_c = \frac{v_d}{2r_e} \quad (2.74)$$

ดังนั้นคอลเลกเตอร์ของ Q_1 จะแสดงการเพิ่มขึ้นของกระแส i_c และคอลเลกเตอร์ของ Q_2 จะแสดงการลดลงของกระแส i_c

$$i_c = \alpha i_e = \frac{\alpha v_d}{2r_e} = g_m \frac{v_d}{2} \quad (2.75)$$

สังเกตว่าในรูป 2.33 เราจะแสดงจำนวนกระแสเท่านั้น แน่นอนซึ่งมันหมายความว่า แต่ละทรานซิสเตอร์จะไบแอสที่กระแสอิมิตเตอร์ของ $I/2$

การวิเคราะห์ด้วยวิธีนี้จะมีประโยชน์ก็ต่อเมื่อความต้านทานรวมเข้าไปด้วยในอิมิตเตอร์ซึ่งแสดงในรูปที่ 2.32 สำหรับวงจรนี้เราจะได้

$$i_e = \frac{v_d}{2r_e + 2R_E} \quad (2.76)$$

2.7.2.3 อินพุตดิฟเฟอเรนเชียลซีลรีซิสแตนซ์

อินพุตรีซิสเตอร์รีซิสแตนซ์คือความต้านทานที่เห็นระหว่างเบสทั้ง 2 นั่นก็คือการต้านทานที่เห็นโดยสัญญาณดิฟเฟอเรนเชียลอินพุต v_d สำหรับดิฟเฟอเรนเชียลซีลแอมพลิฟายเออร์ในรูป 2.30 และ 2.31 จะเห็นได้ว่า กระแสเบสของ Q_1 แสดงการเพิ่มขึ้น I_b และกระแสเบสของ Q_2 แสดงการลดลงที่เท่ากัน

$$i_b = \frac{i_e}{\beta + 1} = \frac{v_d / 2r_e}{\beta + 1} \quad (2.77)$$

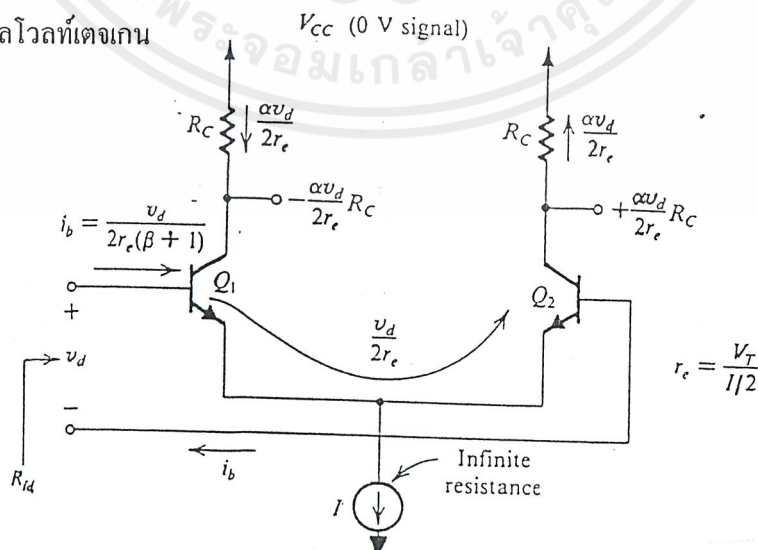
ดังนั้นดิฟเฟอเรนเชียลซีลรีซิสแตนซ์ R_{id} ถูกกำหนดโดย

$$R_{id} = \frac{v_d}{i_b} = (\beta + 1)2r_e = 2r_\pi \quad (2.78)$$

ผลลัพธ์นี้เป็นการเรียบเรียงใหม่ของกฎการสะท้อนการต้านทานที่รู้จักกันดี กล่าวคือความต้านทานที่เห็นระหว่างเบสทั้ง 2 จะเท่ากับการต้านทานทั้งหมดในวงจรไฟฟ้าอิมิตเตอร์คูณโดย $\beta + 1$ เราใช้กฎนี้เพื่อหาอินพุตดิฟเฟอเรนเชียลซีลรีซิสแตนซ์ต่อวงจรไฟฟ้าในรูป 2.34 ดังนั้น

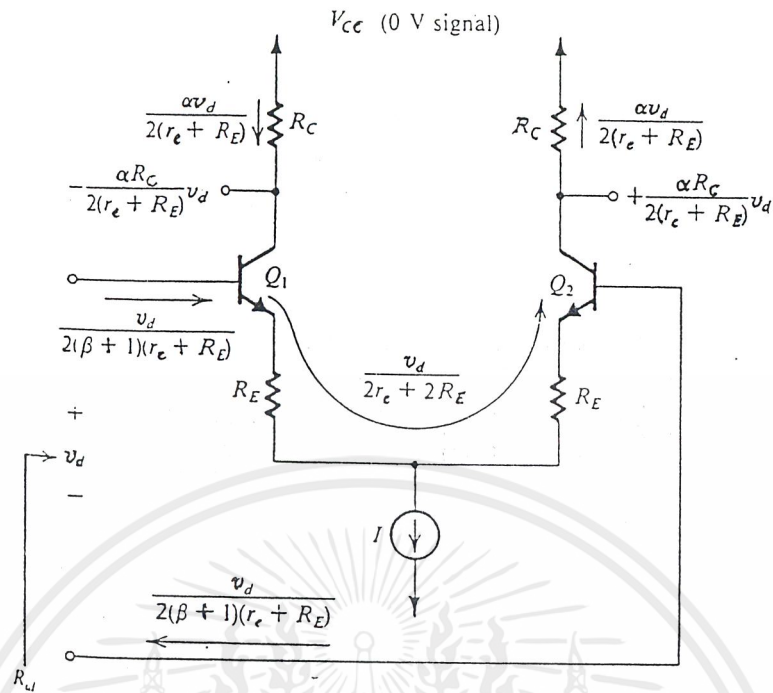
$$R_{id} = (\beta + 1)(2r_e = 2R_e) \quad (2.79)$$

ดิฟเฟอเรนเชียลซีลโวลต์เตจเคน



รูปที่ 2.33 การไหลของกระแสสำหรับดิฟเฟอเรนเชียลซีลแอมพลิฟายเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.34 กฎการสะท้อนการต้านทาน

เราได้สร้างแรงดันอินพุตคิฟเฟอเรนซ์ขนาดเล็ก (\$V_d \ll 2V_T\$; นั่นคือ \$V_d\$ เล็กกว่าประมาณ 20 มิลลิโวลต์ กระแสคอลเลคเตอร์จะกำหนดโดย

$$i_{C1} = I_C + g_m \frac{v_d}{2} \tag{2.80}$$

$$i_{C2} = I_C - g_m \frac{v_d}{2} \tag{2.81}$$

ที่ซึ่ง

$$i_c = \frac{aI}{2}$$

ดังนั้นแรงดันทั้งหมดที่คอลเลคเตอร์จะเป็น

$$v_{C1} = (V_{CC} - I_C R_C) - g_m R_C \frac{v_d}{2} \tag{2.82}$$

$$v_{C2} = (V_{CC} - I_C R_C) + g_m R_C \frac{v_d}{2} \tag{2.83}$$

จำนวนในวงเล็บเป็นคิซีโวลต์เตจที่แต่ละคอลเลคเตอร์ของทั้งสอง

สัญญาณเอาท์พุทโวลต์เตจของคิฟเฟอเรนซ์ซีลแอมพลิฟายเออร์สามารถ ได้รับคิฟเฟอเรนซ์ซีล (ระหว่างคอลเลคเตอร์ทั้ง 2) หรือ ซิงเกิ้ล - เอน(ระหว่างหนึ่งคอลเลคเตอร์และกราว์น) ถ้าผลลัพธ์ได้รับคิฟเฟอเรนซ์ซีลดังนั้นจะได้คิฟเฟอเรนซ์ซีลเคน (ซึ่งตรงกันข้ามกับคอมมอน โหมดเคน) ของคิฟเฟอเรนซ์แอมพลิฟายเออร์จะเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_d = \frac{v_{C1} + v_{C2}}{v_d} = -g_m R_C \quad (2.84)$$

ในทางตรงกันข้าม ถ้าเราได้รับเอาท์พุทซิงเกิล – เอน (ระหว่าง คอลเลกเตอร์ของ Q_1 กับกราวด์) ดังนั้นดิฟเฟอเรนเชียลแอมพลิจูดจะถูกลำดับโดย

$$A_d = \frac{v_{C1}}{v_d} = -\frac{1}{2} g_m R_C \quad (2.85)$$

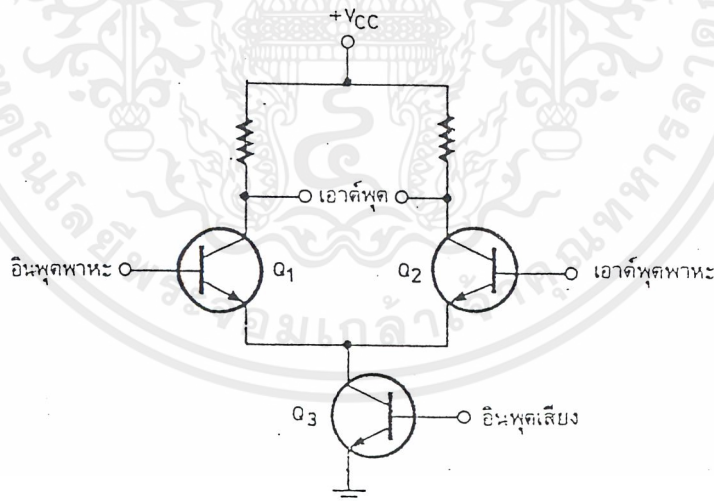
สำหรับดิฟเฟอเรนเชียลแอมพลิจูดพร้อมความต้านทานในอิมิตเตอร์จะนำ (ในรูป 2.34) ดิฟเฟอเรนเชียลแอมพลิจูดเมื่อผลลัพธ์ได้รับดิฟเฟอเรนเชียลโดยกำหนดได้เป็น

$$A_d = -\frac{a(2R_C)}{2r_e + 2R_E} = -\frac{R_C}{r_e + R_E} \quad (2.86)$$

สมการนี้เป็นที่รู้จักกันดี ซึ่งกำหนดโวลต์เทจแอมพลิจูดจะเท่ากับอัตราส่วนของการต้านทานทั้งหมดในคอลเลกเตอร์ ($2R_C$) ต่อ การต้านทานทั้งหมดในกระแสอิมิตเตอร์ ($2r_e + 2R_E$)

2.8 บาลานซ์มอดูเลเตอร์

วงจรอีกแบบหนึ่งที่เหมาะสมที่จะนำมาใช้เป็น BM ก็คือ วงจรดิฟเฟอเรนเชียล (รูปที่ 2.35) Q_3 เป็นแหล่งจ่ายกระแสให้แก่ Q_1 กับ Q_2 ถ้าสัญญาณ อาร์เอฟ ป้อนให้แก่ Q_1 และ ไม่มีแรงดันผลต่างเกิดขึ้นที่เอาท์พุท สถานะนี้เป็นการกำจัดโหมดร่วมของวงจรพาหะจึงหักล้างกันเองหมดไป



รูปที่ 2.35 บาลานซ์ทรานซิสเตอร์ที่ใช้วงจรดิฟเฟอเรนเชียล

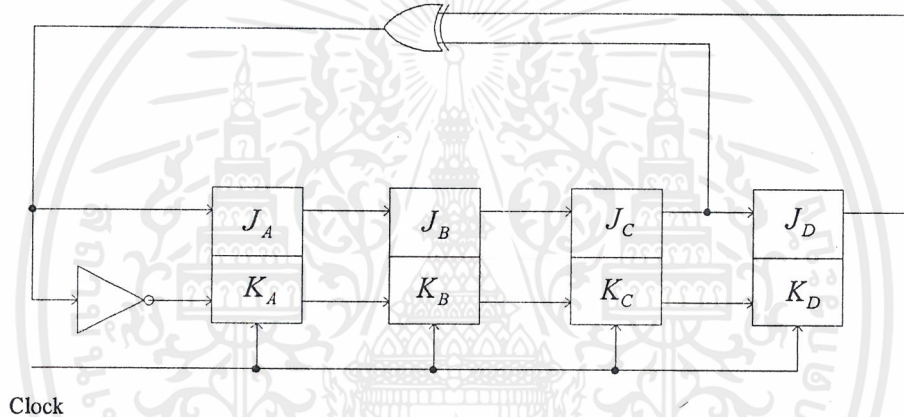
เมื่อป้อนสัญญาณเสียงที่เบสของ Q_3 สมดุลของวงจรจะเสียไป ทำให้สัญญาณเสียงและ อาร์เอฟ เกิดการผสมกันขึ้นที่ Q_1 กับ Q_2 การผสมแบบนอนลินีร์นี้ทำให้เกิดไซด์แบนด์ขึ้นที่เอาท์พุท อย่างไรก็ตามพาหะก็ยังเป็นศูนย์เช่นเดิม เนื่องจากสัญญาณโหมดร่วมถูกกำจัดออกไปตามที่อธิบายมาในตอนต้น

2.9 วงจรสร้างสัญญาณพัลส์แบบสุ่ม (Pseudo-Random Pulse Generator)

วงจรสร้างสัญญาณพัลส์แบบสุ่มเป็นการสร้างชุดข้อมูลขึ้นเพื่อใช้ในการทดสอบการรับส่งของเครื่องรับ-ส่ง ซึ่งมีหลักการดังนี้

ชิฟต์รีจิสเตอร์ (shift register) ที่มีการป้อนกลับด้วยเอกซ์คลูซีฟออร์ (exclusive-OR)

ชิฟต์รีจิสเตอร์ที่มี 4 สเตจ แสดงดังรูปที่ 2.36 มีการป้อนกลับด้วยเอกซ์คลูซีฟออร์จากสเตจ C และ D กล่าวคือเอาที่พุดของมันจะกลายเป็นอินพุทของสเตจแรก $J_A = C \oplus D$ เพื่อที่จะอธิบายลำดับของสเตจต่างๆ สำหรับรีจิสเตอร์ เราจะต้องสมมติสถานะเริ่มต้นให้กับชิฟต์รีจิสเตอร์ให้อยู่ในสเตจที่ $D = 0, C = 0, B = 0$ และ $A = 1$ ในกรณีนี้ $J_A = 0 \oplus 0$ และเมื่อมันได้รับคลิกถูกคอปไปจะทำให้รีจิสเตอร์กลายเป็นสเตจที่ $D = 0, C = 0, B = 1$ และ $A = 0$ ลำดับของสเตจต่าง ๆ ที่สมบูรณ์สำหรับรีจิสเตอร์ได้แสดง ดังในตารางที่ 2.2 ค่าของฟังก์ชันของการป้อนกลับสำหรับแต่ละสเตจ อยู่ในช่องของ f ในตาราง



รูปที่ 2.36 เจนเนอเรเตอร์ของชิฟต์รีจิสเตอร์เอ็มแอลเอส ที่มี 4 สเตจ

| S | D | C | B | A | f |
|-----|---|---|---|---|---|
| S1 | 0 | 0 | 0 | 1 | 0 |
| S2 | 0 | 0 | 1 | 0 | 0 |
| S4 | 0 | 1 | 0 | 0 | 1 |
| S9 | 1 | 0 | 0 | 1 | 1 |
| S3 | 0 | 0 | 1 | 1 | 0 |
| S6 | 0 | 1 | 1 | 0 | 1 |
| S13 | 1 | 1 | 0 | 1 | 0 |
| S10 | 1 | 0 | 1 | 0 | 1 |

| S | D | C | B | A | f |
|-----|---|---|---|---|---|
| S5 | 0 | 1 | 0 | 1 | 1 |
| S11 | 1 | 0 | 1 | 1 | 1 |
| S7 | 0 | 1 | 1 | 1 | 1 |
| S15 | 1 | 1 | 1 | 1 | 0 |
| S14 | 1 | 1 | 1 | 0 | 0 |
| S12 | 1 | 1 | 0 | 0 | 0 |
| S8 | 1 | 0 | 0 | 0 | 1 |

ตารางที่ 2.2 เอ็มแอลเอสสำหรับรีจิสเตอร์ที่มี 4 สเตจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่ามีทั้งหมด 15 สเตจ ซึ่งเป็นจำนวนสูงสุดของสเตจที่มีได้ของรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยเอกซ์คลูซีฟออร์และลำดับเหล่านี้ได้ถูกกำหนดให้เป็นลำดับที่มีความยาวสูงสุด (maximum-length sequence : MLS) สเตจ $S_0 = 0000$ ไม่สามารถถูกรวมเป็นลำดับของสเตจเพราะว่าจะทำให้เกิดสเตจล็อกอิน (lock-in) คือถ้ารีจิสเตอร์เข้าสู่สเตจนี้ $J_A = 0 \oplus 0 = 0$ ดังนั้นรีจิสเตอร์ จะไม่สามารถออกจากสเตจนี้ได้เมื่อคล็อกถูกตัดไปและถูกต่อๆไปมาถึง โดยทั่วไปแล้ว ลำดับที่มีความยาวสูงสุดสำหรับแต่ละวงจรจะพิจารณาได้โดย

$$l = 2^N - 1 \tag{2.87}$$

โดย N เป็นจำนวนของสเตจในชิพรีจิสเตอร์

ตารางที่ 2.3 แสดงฟังก์ชันการป้อนกลับ (feedback function) ซึ่งจะให้ลำดับที่มีความยาวสูงสุดสำหรับการต่อ N สเตจถึง 18 สเตจ

สำหรับ เอ็มแอลเอส อื่นๆที่ใช้ประโยชน์โดยที่มีการใช้จำนวนรีจิสเตอร์เท่ากัน ยกตัวอย่างเช่น ถ้าทำการอินเวอร์สฟังก์ชัน $C \oplus D$ ซึ่งถูกใช้เป็นฟังก์ชันของการป้อนกลับ จากนั้นจะได้ เอ็มแอลเอสออกมาแสดงดังตารางที่ 2.4 (a)

| No of stages, N | Feedback Equation | No of stages, N | Feedback Equation |
|--------------------|--------------------------------|--------------------|--------------------------------|
| 1 | A | 10 | $G \oplus J$ |
| 2 | $A \oplus B$ | 11 | $I \oplus K$ |
| 3 | $B \oplus C$ | 12 | $F \oplus H \oplus K \oplus L$ |
| 4 | $C \oplus D$ | 13 | $I \oplus J \oplus L \oplus M$ |
| 5 | $C \oplus E$ | 14 | $D \oplus H \oplus M \oplus N$ |
| 6 | $E \oplus F$ | 15 | $N \oplus O$ |
| 7 | $F \oplus G$ | 16 | $D \oplus M \oplus O \oplus P$ |
| 8 | $D \oplus E \oplus F \oplus H$ | 17 | $N \oplus O$ |
| 9 | $E \oplus I$ | 18 | $K \oplus U$ |

ตารางที่ 2.3 ฟังก์ชันการป้อนกลับสำหรับ เอ็มแอลเอส

เมื่อพิจารณาสมการการป้อนกลับในตารางที่ 2.3 แสดงให้เห็นว่าดีจิตหนึ่งในสมการจะมาจากดีจิตที่ N ในรีจิสเตอร์เสมอและดีจิตอื่นๆจะได้รับโดยการมอดูโลรีจิสเตอร์กลับไป ยกตัวอย่างเช่น สำหรับ N=4 ดีจิตที่ N ก็คือ D และดีจิตอื่นในสมการ ก็คือ C ซึ่งก็คือ ดีจิต (N-1) ทางเลือกทางที่สองสำหรับรีจิสเตอร์ 4 สเตจสำหรับการเลือกดีจิตอื่นอีกอันคือการเลือกโดยการมอดูโลไปข้างหน้า ซึ่งก็คือดีจิต (N-1) ในกรณีนี้ก็คือ A ดังนั้น เอ็มแอลเอส อีกสองอันจะได้โดยการใช้สมการการป้อนกลับ $A \oplus D$ $A \oplus O$ และซีควนซ์เหล่านี้ได้แสดงดังตารางที่ 2.4 (b)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| S | D | C | B | A | F=C⊕D | S | D | C | B | A | F=A⊕B | S | D | C | B | A | F=A⊕D |
|-----|---|---|---|---|-------|-----|---|---|---|---|-------|-----|---|---|---|---|-------|
| S1 | 0 | 1 | 1 | 1 | 0 | S1 | 0 | 0 | 0 | 1 | 1 | S1 | 0 | 0 | 0 | 1 | 0 |
| S3 | 1 | 0 | 1 | 1 | 0 | S3 | 0 | 0 | 1 | 1 | 1 | S2 | 0 | 0 | 1 | 0 | 1 |
| S7 | 0 | 1 | 1 | 0 | 0 | S7 | 0 | 1 | 1 | 1 | 1 | S5 | 0 | 1 | 0 | 1 | 0 |
| S14 | 1 | 0 | 0 | 1 | 0 | S15 | 1 | 1 | 1 | 1 | 0 | S10 | 1 | 0 | 1 | 0 | 0 |
| S13 | 0 | 1 | 0 | 1 | 0 | S14 | 1 | 1 | 1 | 0 | 1 | S4 | 0 | 1 | 0 | 0 | 1 |
| S11 | 1 | 0 | 1 | 0 | 0 | S13 | 1 | 1 | 0 | 1 | 0 | S9 | 1 | 0 | 0 | 1 | 1 |
| S6 | 0 | 1 | 0 | 0 | 0 | S10 | 1 | 0 | 1 | 0 | 1 | S3 | 0 | 0 | 1 | 1 | 0 |
| S12 | 1 | 0 | 0 | 0 | 0 | S5 | 0 | 1 | 0 | 1 | 1 | S6 | 0 | 1 | 1 | 0 | 1 |
| S9 | 0 | 0 | 0 | 1 | 1 | S11 | 1 | 0 | 1 | 1 | 0 | S13 | 1 | 1 | 0 | 1 | 1 |
| S2 | 0 | 0 | 1 | 1 | 1 | S6 | 0 | 1 | 1 | 0 | 0 | S11 | 1 | 0 | 1 | 1 | 1 |
| S5 | 1 | 1 | 1 | 0 | 1 | S12 | 1 | 1 | 0 | 0 | 1 | S7 | 0 | 1 | 1 | 1 | 0 |
| S10 | 1 | 1 | 0 | 1 | 1 | S9 | 1 | 0 | 0 | 1 | 0 | S14 | 1 | 1 | 1 | 0 | 0 |
| S4 | 1 | 1 | 0 | 0 | 1 | S2 | 0 | 0 | 1 | 0 | 0 | S12 | 1 | 1 | 0 | 0 | 0 |
| S8 | 0 | 0 | 1 | 0 | 1 | S4 | 0 | 1 | 0 | 0 | 0 | S8 | 1 | 0 | 0 | 0 | 0 |
| S0 | 0 | 0 | 0 | 0 | 1 | S8 | 1 | 0 | 0 | 0 | 1 | S0 | 0 | 0 | 0 | 0 | 1 |

(a)

(b)

(c)

ตารางที่ 2.4 (a) เอ็มแอลเอสสำหรับซีพีรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน COD

(b) เอ็มแอลเอส ที่มีการป้อนกลับด้วยฟังก์ชัน $A \oplus D$

(c) เอ็มแอลเอส ที่มีการป้อนกลับด้วยฟังก์ชัน AOD

เพื่อความกระชับ วงจรที่แสดงดังรูปที่ 2.36 สามารถใช้เป็นวงจรกำเนิดซีควেনซ์ของเลขฐานสอง (binary sequence generator) ซีควেনซ์ของเอาต์พุตจะได้โดยตรงจากเอาต์พุตของฟลิปฟล็อปตัวใดตัวหนึ่งในรีจิสเตอร์ ในกรณีนี้ ซีควেনซ์ของเลขฐานสองที่จะปรากฏที่เอาต์พุตของดี-ฟลิปฟล็อป คือ 0-0-0-1-0-0-1-1-0-1-0-1-0-1-1-1 วงจรกำเนิดชนิดนี้ในบางครั้งถูกอ้างอิงเป็น Pseudo-Random Binary Sequence Generator เพราะว่าดิจิทัลในซีควেনซ์จะปรากฏออกมาเรียงลำดับตามการสุ่มตัวอย่าง อย่างไรก็ตาม การสุ่มตัวอย่างจะทำซ้ำทุกๆ $2^N - 1$ คล็อกทลัส สำหรับความถี่ของคล็อกที่ให้และคาบของการสุ่มตัวอย่างจะเพิ่มขึ้นอย่างรวดเร็วด้วยจำนวนสเตจในรีจิสเตอร์ ถ้า $N = 10$ ดังนั้น $2^N - 1 = 1023$ และถ้าความถี่ของ คล็อก เป็น 1 เมกะเฮิร์ตซ์ ซีควেনซ์ที่ทำการซ้ำตัวเองทุกๆ 1.02 มิลลิวินาที ถ้า $N = 20$ ดังนั้น $2^N - 1 = 1048575$ และคาบของซีควেনซ์ จะเท่ากับ 10.5 วินาที ถ้า $N = 30$ ดังนั้น $2^N - 1 = 1073730624$ และ คาบของซีควেনซ์จะเท่ากับ 1017.73 วินาที

ในการสร้าง นอนเอ็มแอลเอส จากรีจิสเตอร์ 4 สเตจ ได้โดยการใช้การป้อนกลับด้วย เอกซ์คลูซีฟออร์แบบอื่นๆบางแบบ ยกตัวอย่างเช่น ถ้าฟังก์ชันการป้อนกลับคือ $B \oplus D$ หนึ่งในซีควেনซ์ ที่จะถูกสร้างขึ้นจะแสดงดังตารางที่ 2.5 ซีควেনซ์ที่ถูกสร้างขึ้นจะขึ้นอยู่กับสถานะเริ่มต้นของรีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| S | D | C | B | A | f |
|-----|---|---|---|---|---|
| S1 | 0 | 0 | 0 | 1 | 0 |
| S2 | 0 | 0 | 1 | 0 | 1 |
| S5 | 0 | 1 | 0 | 1 | 0 |
| S10 | 1 | 0 | 1 | 0 | 0 |
| S4 | 0 | 1 | 0 | 0 | 0 |
| S8 | 1 | 0 | 0 | 0 | 1 |

| S | D | C | B | A | f |
|-----|---|---|---|---|---|
| S3 | 0 | 0 | 1 | 1 | 1 |
| S7 | 0 | 1 | 1 | 1 | 1 |
| S15 | 1 | 1 | 1 | 1 | 0 |
| S14 | 1 | 1 | 1 | 0 | 0 |
| S12 | 1 | 1 | 0 | 0 | 1 |
| S9 | 1 | 0 | 0 | 1 | 1 |

| S | D | C | B | A | f |
|-----|---|---|---|---|---|
| S6 | 0 | 1 | 1 | 0 | 1 |
| S13 | 1 | 1 | 0 | 1 | 1 |
| S11 | 1 | 0 | 1 | 1 | 0 |

ตารางที่ 2.5 นอนแอมแอลเอสที่ถูกสร้างขึ้นโดยซีพีพีรีจิสเตอร์4สเตจที่มีการป้อนกลับด้วยฟังก์ชัน $B \oplus D$

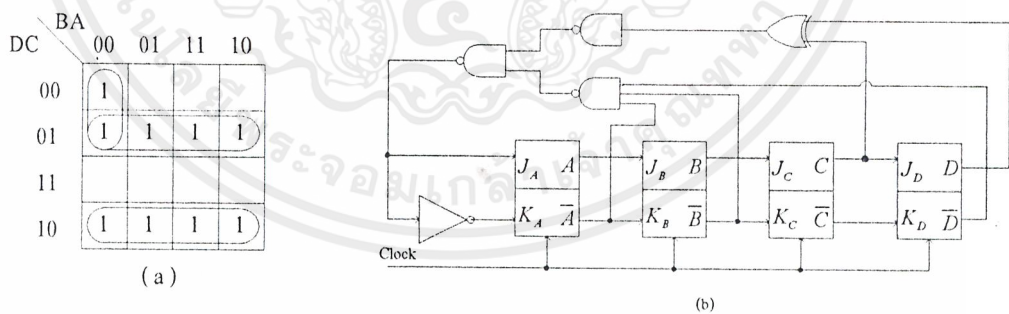
วงจรกำเนิดเบื้องต้นของแอมแอลเอส ที่แสดงดังในรูปที่ 2.37 ไม่มีความจำเป็นที่จะต้องเริ่มต้นทำงานได้ด้วยตนเอง (self-starting) ตั้งแต่ทำการเปิดสวิตช์ สถานะเริ่มต้นของวงจรกำเนิดอาจจะเป็น 0-0-0-0 เมื่อวงจรอยู่ในสถานะนี้มันจะไม่มีทางออกจากสถานะนี้ได้เลย อย่างไรก็ตามเมื่อทำการเปลี่ยนแปลงเพียงเล็กน้อยก็จะสามารถสร้างวงจรกำเนิดที่เป็นแบบเริ่มต้นทำงานด้วยตนเองได้ การเปลี่ยนแปลงที่จำเป็นในทางลอจิกคือ การเพิ่มเทอม $\overline{A} \overline{B} \overline{C} \overline{D}$ ในสมการการป้อนกลับ ดังนั้น จะได้

$$f = C \oplus D + \overline{A} \overline{B} \overline{C} \overline{D} \tag{2.88}$$

ฟังก์ชันนี้จะถูกพลอตลงบนคาร์นอแมปแสดงดังในรูป 2.37 (a) และหลังจากทำการลดรูปแล้วจะได้

$$f = C \oplus D + \overline{A} \overline{B} D \tag{2.89}$$

การสร้างวงจรกำเนิดแบบเริ่มต้นทำงานด้วยตนเอง ได้แสดงดังรูปที่ 2.37 (b)

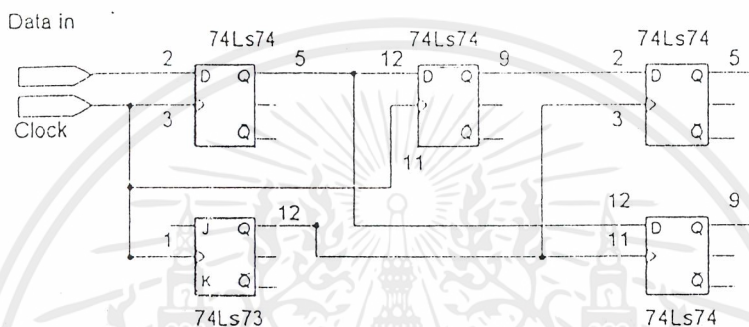


รูปที่ 2.37 (a) ตารางเคมน์ปสำหรับวงจรกำเนิดแอมแอลเอสแบบเริ่มต้นทำงานด้วยตนเอง
(b) วงจรกำเนิดแอมแอลเอสแบบเริ่มต้นทำงานด้วยตนเอง

2.10 วงจรแยกสัญญาณดิจิทัล (Bit Splitter)

เป็นวงจรที่ทำหน้าที่แบ่งข้อมูลดิจิทัลอินพุตเป็น 2 ชุด ๆ ละ 1 บิต พร้อมใช้วงจรหน่วงเวลา 2 บิต เพื่อควบคุมให้อินพุตเข้ามาครบ 2 บิตเสียก่อน และจึงทำการแยกสัญญาณ

จากรูปที่ 2.38 นั้นจะใช้ D ฟลิปฟลอปและ JK ฟลิปฟลอปทำงานร่วมกัน และที่เป็นส่วนสำคัญของวงจรมันก็คือ วงจรหน่วงเวลา 2 บิต หรือวงจรหาร 2 นั้นเอง ช่วยควบคุมจังหวะการรับข้อมูลและส่งข้อมูลให้เหมาะสมกัน แนวทางของวงจรอาศัยหลักการของวงจรรูทกรวมและขนานนั่นเอง



รูปที่ 2.38 วงจรแยกสัญญาณดิจิทัล

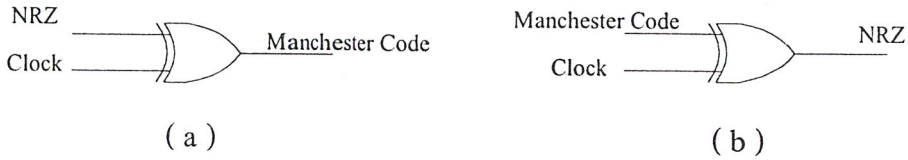
ข้อมูลที่อยู่ส่วนนี้ มีอยู่แล้ว 2 ส่วน คือ In phase และ Quadrature Phase อาจเรียกง่าย ๆ ว่าบิตบน บิตล่าง ก็ได้ ข้อมูลที่ได้จะแบ่งเป็นข้างละบิตแล้วนำข้อมูลนี้ไปเข้าวงจรแบ่งระดับแรงดันต่อไป

2.11 การเข้ารหัสแมนเชสเตอร์

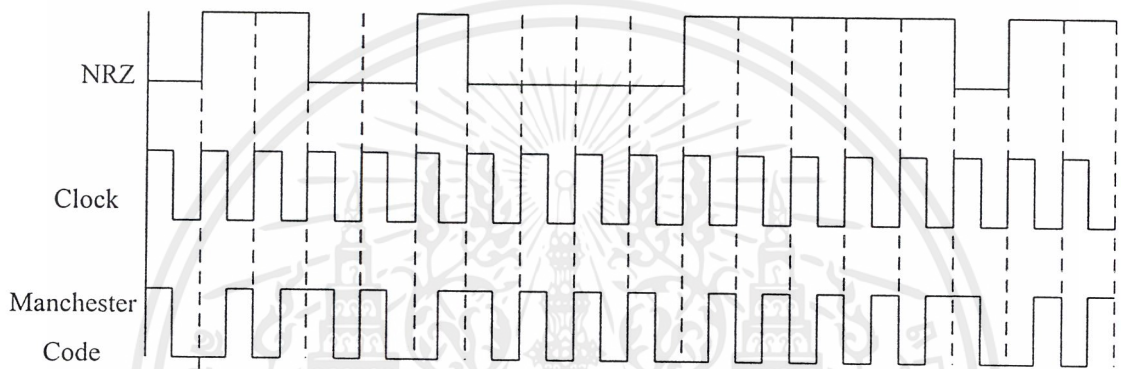
การเข้ารหัสด้วยวิธีการนี้จะสร้างจากการนำเอาสัญญาณที่เป็นประเภทไม่กลับสู่ศูนย์(Non-Return to Zero : NRZ) มาทำการเอกซ์คลูซีฟออ์กับสัญญาณนาฬิกา ถ้าข้อมูลกับสัญญาณนาฬิกาเหมือนกัน สัญญาณที่ผ่านการเอกซ์คลูซีฟออ์จะกลายเป็น 0 แต่ถ้าข้อมูลกับสัญญาณนาฬิกาต่างกัน สัญญาณที่ผ่านการเอกซ์คลูซีฟออ์จะกลายเป็น 1 นั่นคือ เมื่อสัญญาณที่ผ่านการเข้ารหัสแมนเชสเตอร์แล้วลักษณะของสัญญาณจาก 1 บิต จะกลายเป็น 2 บิตที่แตกต่างกันเช่น ถ้าข้อมูลคือ 1 จะกลายเป็น 0-1 และถ้าข้อมูลคือ 0 จะกลายเป็น 1-0 ดังรูปที่ 2.66 พบว่าความเร็วจะกลายเป็น 2 เท่า เช่นจาก 2400 บิตต่อวินาที จะกลายเป็น 4800 บิตต่อวินาที แต่เมื่อทำการถอดรหัสแล้ว จะได้ข้อมูลที่มีความเร็วเท่าเดิม นั่นคือ 2400 บิตต่อวินาที นั่นเอง

รหัสแมนเชสเตอร์ มีข้อดีคือ ทำการเข้ารหัสและถอดรหัสได้ง่าย นั่นคือนำสัญญาณ NRZ กับสัญญาณนาฬิกาทำการเอกซ์คลูซีฟออ์ และอีกประการหนึ่งคือ หากข้อมูลที่ส่งไปมีค่าเป็น 1 หรือ 0 ติด

กันมากเกินไป จะทำให้เกิดความผิดพลาดได้ง่ายในการรับข้อมูลที่ด้านรับ โดยเมื่อทำการเข้ารหัสแบบนี้แล้ว จะมีค่า 1 หรือ 0 ติดกันไม่เกิน 2 บิต และหากเกิดการผิดพลาดก็สามารถที่จะตรวจสอบได้ง่าย



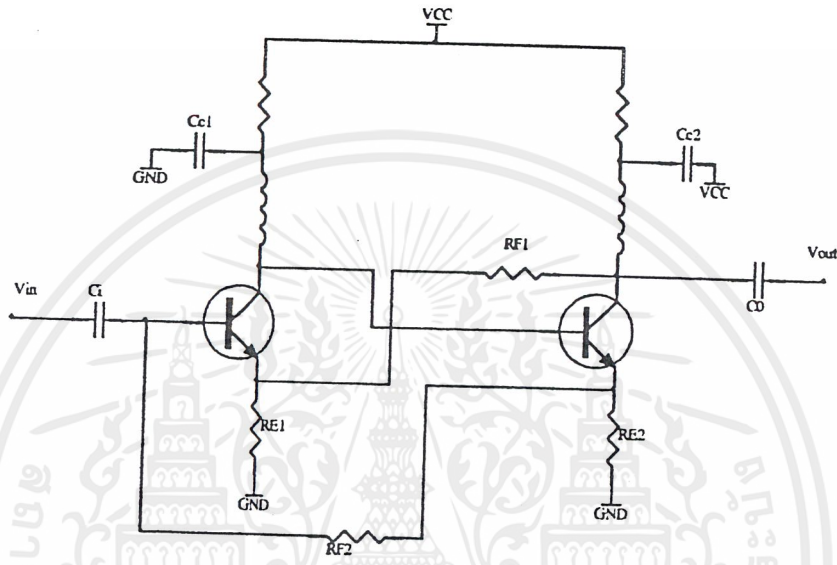
รูปที่ 2.39 แสดงวงจร (a) การเข้ารหัส (b) การถอดรหัส



รูปที่ 2.40 แสดงสัญญาณที่ผ่านการเข้ารหัสแมนเชสเตอร์

2.12 วงจรขยายสัญญาณแถบความถี่กว้าง (Wide-band Amplifier)

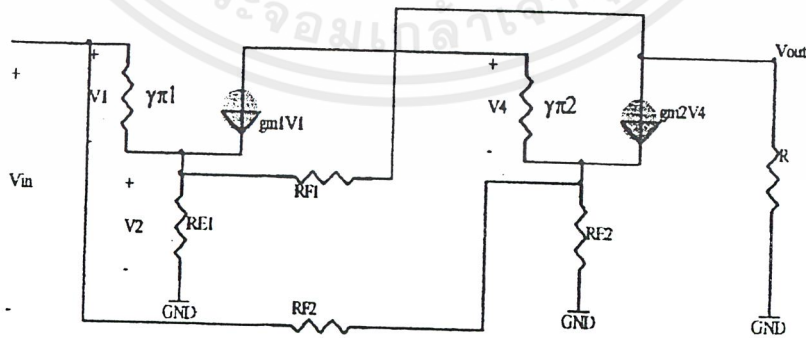
วงจรขยายสัญญาณแถบความถี่กว้าง มีประโยชน์อย่างกว้างขวางในวงจรวิทยุที่ใช้ในการสื่อสาร เช่น ในเครื่องรับและเครื่องส่งวิทยุ ซึ่งมีคุณสมบัติทั่ว ๆ ไปคือ มีอัตราขยายคงที่ในช่วงความถี่กว้าง ๆ มีค่าสัญญาณรบกวนต่ำ อินพุตและเอาต์พุตอิมพีแดนซ์ $50\ \Omega$ ($75\ \Omega$ ใน Video Application) คงที่ตลอดย่านความถี่ สามารถจ่ายกำลังเอาต์พุตได้สูงพอสมควร วงจรขยายสัญญาณแถบความถี่กว้าง แสดงไว้ในรูป 2.41



รูปที่ 2.41 วงจรขยายสัญญาณแถบความถี่กว้าง

Input Resistance

ทำการวิเคราะห์สัญญาณเอชี่ของระบบโดยเขียนโมเดลของทรานซิสเตอร์จะได้วงจรสมมูลของวงจรขยายสัญญาณแถบความถี่กว้าง ดังในรูปที่ 2.42



รูปที่ 2.42 วงจรสมมูลอินพุตรีซิสแตนซ์ของวงจรขยายสัญญาณแถบความถี่กว้าง

$$V_2 = g_{m2} V_4 \left[\frac{R(R_{E1} + R_{F1})}{(R + R_{E1} + R_{F1})} \right] \left[\frac{R_{E1}}{R_{E1} + R_{F2}} \right] \quad (2.90)$$

เมื่อ $\gamma_{\pi 1}$ มีค่ามาก ๆ แล้ว กำหนดให้ $V_2 = V_{in}$ และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i = g_{m2} V_4 \left[\frac{R_{E2}}{R_{E2} + R_{F2}} \right] \tag{2.91}$$

$$i = V_{in} \left[\frac{(R + R_{E1} + R_{F1})}{R(R_{E1} + R_{F1})} \right] \cdot \left[\frac{R_{E1} + R_{F1}}{R_{E1}} \right] \cdot \left[\frac{R_{E2}}{R_{E2} + R_{F2}} \right]$$

$$R_i = \frac{V_{in}}{i} \tag{2.92}$$

$$R_i = \left[\frac{R_o R_{E1}}{(R + R_{E1} + R_{F1})} \right] \cdot \left[\frac{R_{E2} + R_{F2}}{R_{E2}} \right]$$

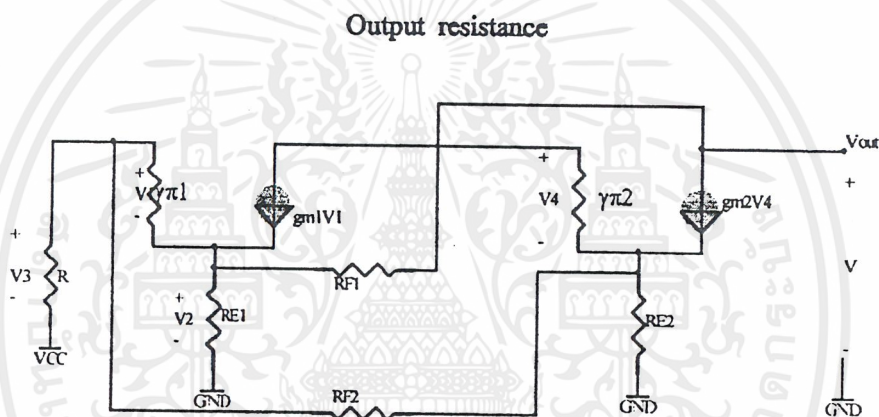
กระแสอีกส่วนหนึ่งคือ

$$\frac{V}{R_{F2} + R_{E2}}$$

ดังนั้น

$$R_i = \frac{R R_{E1}}{(R + R_{E1} + R_{F1})} \cdot \frac{R_{E2} + R_{F2}}{R_{E2}} // (R_{E2} + R_{F2})$$

Output Resistance



รูปที่ 2.43 วงจรสมมูลเอาท์พุทรีซิสเตนส์ของวงจรขยายสัญญาณแถบความถี่กว้าง

$$V_2 = \frac{R_{E1}}{(R_{E1} + R_{F1})} V \tag{2.93}$$

$$= g_{m2} V_4 \left[\frac{R_{E2} R}{(R_{E2} + R + R_{F2})} \right]$$

เมื่อ $\gamma_{\pi 1}$ มีค่ามาก ๆ แล้วจะได้ $V_2 = V_3$ ดังนั้น

$$\left[\frac{R_{E1}}{(R_{E1} + R_{F1})} \right] V = g_{m2} V_4 \left[\frac{R_{E2} R}{(R_{E2} + R_{F2} + R)} \right]$$

$$g_{m2} V_4 = \left[\frac{R_{E1}}{(R_{E1} + R_{F1})} \right] \cdot \left[\frac{(R_{E2} + R_{F2} + R)}{R_{E2} R} \right] V$$

$$\frac{1}{R_o} = \frac{i}{V}$$

$$= \frac{1}{V} \left[\frac{V}{(R_{E1} + R_{F1})} + g_m V_4 \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{1}{R_o} = \left[\frac{1}{(R_{E1} + R_{F1})} \right] + \left[\left(\frac{(R_{E2} + R_{F2} + R)}{R_{E2}R} \right) \left(\frac{R_{E1}}{(R_{E1} + R_{F1})} \right) \right]$$

$$\frac{1}{R_o} = \frac{R_{E2}R + (R_{E2} + R_{F2} + R)R_{E1}}{R_{E2}R(R_{E1} + R_{F1})}$$

$$R_o = \frac{R_{E2}R(R_{E1} + R_{F1})}{R_{E2}R + (R_{E2} + R_{F2} + R)R_{E1}} \quad (2.94)$$

หรือเขียนได้ว่า

$$R_o = \frac{R_{E2}R(R_{E1} + R_{F1})}{(R_{E2} + R_{F2} + R)R_{E1}}$$

อัตราขยายแรงดัน (Voltage Gain)

จากอัตราขยายโวลตีสลับ (Close loop gain or negative feedback) เท่ากับ

$$\text{Gain}_t = \frac{A}{1 + AB} \quad (2.95)$$

เมื่อ $A = \text{Forward Gain}$

$\beta = \text{Feedback Ratio}$

ถ้า A มีค่ามาก ๆ แล้วสามารถหาอัตราขยายได้โดย

$$\text{Gain}_t = \frac{(A/A)}{(1 + A) + \beta}$$

$$\text{Gain}_t \approx \frac{1}{\beta}$$

จากวงจรในรูปที่ 2.43

$$\beta = \frac{R_{E1}}{(R_{E1} + R_{F1})} \quad (2.96)$$

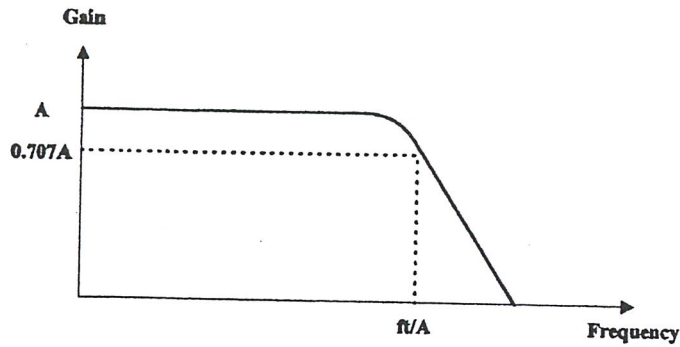
ดังนั้น

$$\text{Gain}_t = \frac{(R_{E1} + R_{F1})}{R_{E1}}$$

แถบความถี่

อัตราการขยายของวงจรมีความกว้างเพียงใดขึ้นกับการออกแบบอัตราการขยายของวงจร และคุณสมบัติของทรานซิสเตอร์ที่เลือกใช้ โดยประมาณแล้วสามารถประมาณได้ว่า อัตราการขยายจะมีค่าคงที่ตลอดช่วงความถี่ จนถึงความถี่ $\cong Ft/A$ (เมื่อ A คืออัตราการขยายของวงจรที่มีหน่วยเป็นเท่า) ตามรูปที่ 2.44

แต่ในทางปฏิบัติต้องเผื่อแถบความถี่ของวงจรขยายไว้สักครั้งหนึ่ง เช่น เลือกใช้ทรานซิสเตอร์ที่มีค่า $Ft=1\text{GHz}$ อัตราขยาย 10 เท่า แล้วแถบความถี่ของวงจรประมาณ $1\text{GHz}/10=100\text{MHz}$ แต่ในทางปฏิบัติแถบความถี่ของวงจรอาจมีค่าประมาณเพียง 50 MHz เท่านั้น ดังนั้นจะพบว่า อัตราการขยายของวงจรจะแปรผกผันกับแบนด์ของวงจรมันเอง



รูปที่ 2.44 ผลตอบสนองความถี่ของวงจรขยายสัญญาณแถบความถี่กว้าง

2.13. วงจรขยายสัญญาณอาร์เอฟขนาดเล็ก (Small Signal RF Amplifier)

2.13.1 การไบอัสทรานซิสเตอร์

คุณลักษณะภายในตัวทรานซิสเตอร์ที่อาจเปลี่ยนได้ตามอุณหภูมิคือ ΔV_{BE} และ $\Delta \beta$ จุดประสงค์ที่สำคัญในการไบอัสก็คือการลดอิทธิพลของอุณหภูมิที่มีผลต่อพารามิเตอร์ที่กล่าวไป

เนื่องจากการเพิ่มขึ้นของอุณหภูมิทำให้ V_{BE} ของทรานซิสเตอร์ลดลงในอัตราประมาณ $2.5 \text{ mV}/^\circ\text{C}$ จากอุณหภูมิห้องปกติคือ 0.7 V และเนื่องจาก V_{BE} ลดลงทำให้ I_C เพิ่มขึ้นและจะมีผลต่อค่าที่เราออกแบบไว้ (ค่าที่เรากำหนดตอนออกแบบคือ I_C และ V_{CE}) นี่คือนั่นที่เราจะต้องป้องกันมิให้เกิดขึ้น โวลต์เตจที่เปลี่ยนแปลงซึ่งขึ้นกับอุณหภูมินี้เราเรียกว่า ΔV_{BE} สิ่งที่เราจะนำมาลดผลกระทบของ ΔV_{BE} ก็คือ V_E

การลดลงของ V_{BE} ซึ่งเกิดจากอุณหภูมิจะทำให้กระแสอิมิตเตอร์เพิ่มขึ้น V_E จึงเพิ่มขึ้นด้วยการเพิ่มขึ้นของ V_E จะทำให้เกิดการป้อนกลับแบบลบทำให้เกิดรีเวิร์สไบอัสที่รอยต่อของเบส - อิมิตเตอร์ ดังนั้นกระแสคอลเลกเตอร์จึงลดลง และเนื่องจากการลดลงของ V_{BE} จะถูกชดเชยโดยการเพิ่มขึ้นของ V_E ดังนั้นกระแสคอลเลกเตอร์จะเพิ่มขึ้นไม่มาก พิจารณาจากสมการ

$$\Delta I_C \approx -\frac{\Delta V_{BE} I_C}{V_E}$$

โดยที่ ΔI_C คือ การเปลี่ยนแปลงของกระแสคอลเลกเตอร์

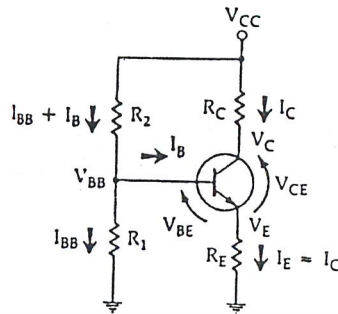
I_C คือ กระแสคอลเลกเตอร์ที่ไม่มีเปลี่ยนแปลง

ΔV_{BE} คือ การเปลี่ยนแปลงของโวลต์เตจเบส - อิมิตเตอร์

V_E คือ โวลต์เตจอิมิตเตอร์ที่ไม่มีเปลี่ยนแปลง

ถ้าหากเราออกแบบให้ V_E เป็น 20 เท่าของ ΔV_{BE} กระแสคอลเลกเตอร์จะเปลี่ยนแปลงเพียงแค่ 5% V_E ค่ามากกว่านี้ก็จะดีกว่าถ้าหากการออกแบบไม่ต้องคำนึงถึงจุดไบอัสที่เจาะจง แต่สิ่งที่เราต้องพิจารณาร่วมด้วยก็คือ ค่า V_E ที่มากจะทำให้สูญเสียกำลังงานมาก และยังทำให้แกนของสัญญาณเอซีลดลงเพื่อไม่ให้แกนต่ำลงสามารถใช้ตัวเก็บประจุบายพาสคร่อม R_E แต่ว่าการสูญเสียกำลังงานก็ยังคงมีอยู่

โดยทั่วไปสมมุติให้วงจรถายทำงานในที่อุณหภูมิเปลี่ยนแปลงไม่เกิน $\pm 50^\circ\text{C}$ เราจะได้ค่า V_E เท่ากับ 2.5 V ซึ่งจะให้ I_C เปลี่ยนแปลงเพียง $\pm 5\%$



รูปที่ 2.45 ตัวอย่างวงจรถายไบอัสทรานซิสเตอร์

2.13.2 การคำนวณวงจรถายโดยใช้เอสพารามิเตอร์ (S Parameter)

ค่าของเอสพารามิเตอร์ที่ใช้ในการคำนวณสามารถหาได้จากค่าตัวชี้ของทรานซิสเตอร์ที่ใช้ ณ จุดไบอัสที่เราออกแบบไว้

2.13.2.1 เสถียรภาพ (Stability)

ในการคำนวณเสถียรภาพของทรานซิสเตอร์ด้วยเอสพารามิเตอร์ขั้นแรกต้องคำนวณหาปริมาณ D_S :

$$D_S = S_{11}S_{22} - S_{12}S_{21} \quad (2.97)$$

ค่าของเสถียรภาพ (K) หาได้จาก

$$K = \frac{1 + |D_S|^2 - |S_{11}|^2 - |S_{22}|^2}{2 \cdot |S_{21}| \cdot |S_{12}|} \quad (2.98)$$

ถ้าค่า K มากกว่า 1 ทรานซิสเตอร์จะอยู่ในสถานะอันคอนชันแนลดี สเตเบิล (unconditionally stable) หมายความว่า ทรานซิสเตอร์จะมีเสถียรภาพทุกๆค่าอิมพีแดนซ์ของซอร์สและโหลด

ถ้าค่า K น้อยกว่า 1 ทรานซิสเตอร์จะอยู่ในสถานะโพเทนเชียลลี อันสเตเบิล (potentially unstable) หมายความว่า จะมีบางค่าของซอร์สและโหลดอิมพีแดนซ์ที่ทำให้วงจรถายเกิดการออสซิลเลท แต่ไม่ได้หมายความว่า จะใช้ทรานซิสเตอร์ไม่ได้ เพียงแต่ต้องใช้ความระมัดระวังในการออกแบบ มีหลายวิธีเช่น เลือกจุดไบอัสทรานซิสเตอร์ใหม่, ใช้ทรานซิสเตอร์ตัวอื่น เป็นต้น

2.13.2.2 Maximum Available Gain (MAG)

เป็นเกนสูงสุดที่สามารถขยายได้ สามารถหาได้โดย

$$\text{MAG} = 10 \log \left| \frac{S_{21}}{S_{12}} \right| \quad (\text{dB}) \quad (2.99)$$

ในการหา MAG ค่า K ต้องมีค่ามากกว่า 1 มิฉะนั้นจะไม่สามารถหาค่าได้

2.13.2.3 Simultaneous Conjugate Match

เป็นการหาค่าสัมประสิทธิ์การสะท้อนโหลด-ซอร์สของวงจรถาย (load-source reflection coefficient) เพื่อใช้ในการแมชชิงอิมพีแดนซ์กับวงจรอื่น ๆ ซึ่งคำนวณตามขั้นตอนดังนี้

1) หาค่า C_2 :

$$C_2 = S_{22} - (D_S S_{11}^*) \quad (2.100)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$2) \text{ หาค่า } B_2 : \quad B_2 = 1 + |S_{22}|^2 - |S_{11}|^2 - |D_S|^2 \quad (2.101)$$

3) เราจะหาค่าขนาด (Magnitude) ของสัมประสิทธิ์การสะท้อนของโหลดจาก

$$|\Gamma_L| = \frac{B_2 \pm \sqrt{B_2^2 - 4|C_2|^2}}{2|C_2|} \quad (2.102)$$

- จะใช้เครื่องหมาย + หรือ - พิจารณาโดยใช้ค่าตรงกันข้ามกับเครื่องหมายของ B_2

- มุมของสัมประสิทธิ์การสะท้อนของโหลดจะใช้ค่าของมุมของ C_2 โดยใช้เครื่องหมายตรงกัน

ข้าม

2.13.2.4 สัมประสิทธิ์การสะท้อนของซอร์ส (source reflection coefficient)

$$\Gamma_S = \left[S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - (\Gamma_L \cdot S_{22})} \right]^* \quad (2.103)$$

นำค่า Γ_S ที่ได้ไปหาอินพุทอิมพีแดนซ์และ Γ_L ไปหาเอาต์พุทอิมพีแดนซ์เพื่อนำไปสร้างวงจรแมชชิงอิมพีแดนซ์

โดยอินพุทอิมพีแดนซ์หาจาก

$$Z_{in} = Z_S \times 50 \quad (2.104)$$

$$\text{โดย} \quad Z_S = \left[\frac{1 + \Gamma_S}{1 - \Gamma_S} \right] \quad (2.105)$$

และเอาต์พุทอิมพีแดนซ์หาจาก

$$Z_{out} = Z_L \times 50 \quad (2.106)$$

$$\text{โดย} \quad Z_L = \left[\frac{1 + \Gamma_L}{1 - \Gamma_L} \right] \quad (2.107)$$

2.13.2.5 การคำนวณโดยกำหนดค่าเกณฑ์ (Design for a Specified Gain)

เป็นการออกแบบโดยกำหนดค่าเกณฑ์ใด ๆ ซึ่งคำนวณโดยการหาวงกลมซึ่งมีแกนคงที่ (a constant gain circle) โดยพล็อตลงบนสมิทซ์ชาร์ทซึ่งสามารถคำนวณได้จาก

1. หาค่า D_S :

$$D_S = S_{11}S_{22} - S_{12}S_{21} \quad (2.108)$$

2. หาค่า D_2 :

$$D_2 = |S_{22}|^2 - |D_S|^2 \quad (2.109)$$

3. หาค่า C_2 :

$$C_2 = S_{22} - D_S S_{11}^* \quad (2.110)$$

4. หาค่า G :

$$G = \frac{\text{Gain desired (absolute)}}{|S_{21}|^2} \quad (2.111)$$

5. จุดศูนย์กลางของวงกลมซึ่งมีแกนคงที่คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_o = \frac{GC_2^*}{1 + D_2G} \quad (2.112)$$

6. รัศมีของวงกลมที่มีแกนคงที่คือ

$$p_o = \frac{\sqrt{1 - 2K|S_{12}S_{21}|G + |S_{12}S_{21}|^2 G^2}}{1 + D_2G} \quad (2.113)$$

นำค่าที่ได้ไปวาดวงกลมลงบนสมิทซ์ชาร์ทซึ่งค่าของเอาต์พุตอิมพีแดนซ์ที่จะทำให้ได้เกินตามต้องการจะต้องอยู่บนเส้นรอบวงของวงกลมนี้เท่านั้น เมื่อได้ค่าของ Γ_L แล้วก็จะได้ค่า Γ_S ซึ่งนำค่าต่างที่ได้นี้ไปสร้างวงจรแมชชิงอิมพีแดนซ์ต่อไป

2.13.2.6 วงกลมเสถียรภาพ (Stability Circles)

ในการคำนวณทรานซิสเตอร์ซึ่งอยู่ในสภาวะโพเทนเชียล อินสเทบิลิตี้ (ค่า K น้อยกว่า 1) จำเป็นต้องหาวงกลมเสถียรภาพของอินพุต (input stability circle) และวงกลมเสถียรภาพของเอาต์พุต (output stability circle) เพื่อใช้ในการหาค่า Γ_S และ Γ_L ที่เหมาะสมต่อไป ขั้นตอนการหาค่าวงกลมเสถียรภาพมีดังนี้

1. หาค่า D_S

2. หาค่า C_1 :

$$C_1 = S_{11} - D_S S_{22}^* \quad (2.114)$$

3. หาค่า C_2 :

$$C_2 = S_{22} - D_S S_{11}^* \quad (2.115)$$

4. หาจุดศูนย์กลางของวงกลมเสถียรภาพของอินพุต

$$r_{s1} = \frac{C_1^*}{|S_{11}|^2 - |D_S|^2} \quad (2.116)$$

5. หารัศมีของวงกลมเสถียรภาพของอินพุต

$$p_{s1} = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |D_S|^2} \right| \quad (2.117)$$

6. หาจุดศูนย์กลางของวงกลมเสถียรภาพของเอาต์พุต

$$r_{s2} = \frac{C_2^*}{|S_{22}|^2 - |D_S|^2} \quad (2.118)$$

7. หารัศมีของวงกลมเสถียรภาพของเอาต์พุต

$$p_{s2} = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |D_S|^2} \right| \quad (2.119)$$

2.13.3. อิมพีแดนซ์ แมชชิง (Impedance Matching)

เมื่อเราคำนวณได้ค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์แล้ว เราต้องคำนวณวงจรแมชชิงอิมพีแดนซ์เพื่อให้ได้การส่งกำลังงานที่มากที่สุด (Maximum power transfer) เราสามารถคำนวณได้จากสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q_S = Q_P = \sqrt{\frac{R_P}{R_S} - 1} \quad (2.120)$$

$$Q_S = \frac{X_S}{R_S} \quad (2.121)$$

$$Q_P = \frac{R_P}{X_P} \quad (2.122)$$

โดยที่ Q_S คือ ค่า Q ของส่วนอนุกรม

Q_P คือ ค่า Q ของส่วนขนาน

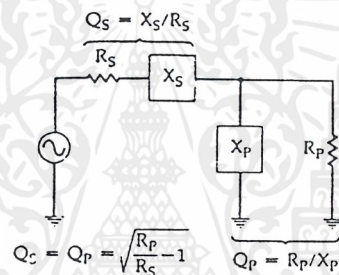
R_P คือ ค่าของความต้านทานที่นำมาขนาน

X_P คือ ค่ารีแอกแตนซ์ที่นำมาขนาน

R_S คือ ค่าของความต้านทานที่นำมาอนุกรม

X_S คือ ค่ารีแอกแตนซ์ที่นำมาอนุกรม

ซึ่งค่าของ X_P และ X_S อาจเป็นได้ทั้งแคปาซิทีฟและอินดักทีฟ



รูปที่ 2.46 การแมชชิงอิมพีแดนซ์

ตัวอย่างเช่น ให้ออกแบบวงจรแมชชิงอิมพีแดนซ์ระหว่างความต้านทานของซอร์ส 100Ω กับ ความต้านทานของโหลด 1000Ω ที่ความถี่ 100 MHz

วิธีทำ
$$Q_S = Q_P = \sqrt{\frac{1000}{100} - 1} = \sqrt{9} = 3$$

จากสมการ
$$Q_S = \frac{X_S}{R_S}$$

$$X_S = Q_S R_S = 300 \Omega$$

จากสมการ
$$Q_P = \frac{R_P}{X_P}$$

$$X_P = \frac{R_P}{Q_P} = 333 \Omega$$

เราเลือกให้ X_S เป็นอินดักทีฟและ X_P เป็นแคปาซิทีฟเนื่องจากคำนวณที่

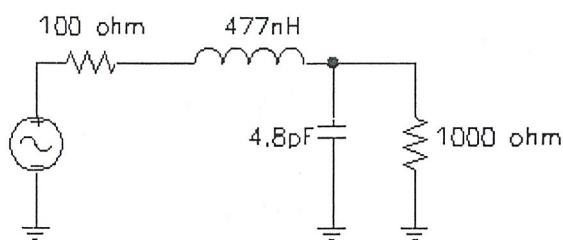
100 MHz จะได้ :

$$L = \frac{X_S}{\omega} = \frac{300}{2\pi(100 \times 10^6)} = 477 \text{ nH}$$

$$C = \frac{1}{\omega X_P} = \frac{1}{2\pi(100 \times 10^6)(333)} = 4.8 \text{ pF}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

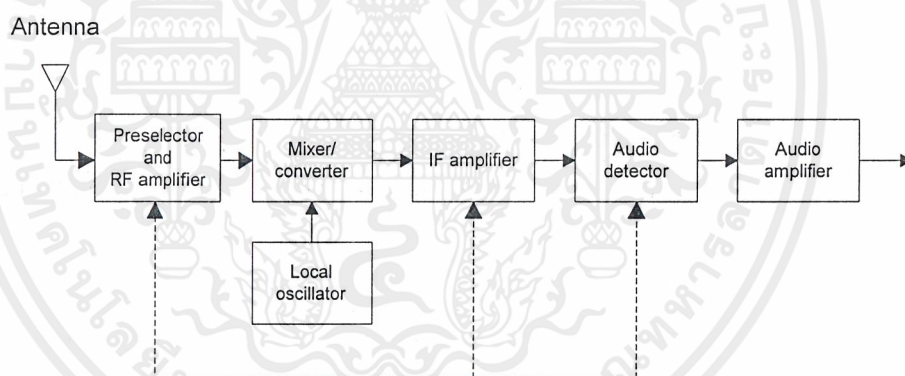
นำค่าต่างๆ ที่ได้ไปสร้างวงจร



รูปที่ 2.47 วงจรแมชชิงอิมพีแดนซ์จากตัวอย่าง

2.14 วงจรควบคุมอัตราขยายอัตโนมัติ (Automatic Gain Control : AGC)

ในการจูนรับสัญญาณปกติเราจะรับสัญญาณจากบางสถานีได้อ่อน บางสถานีได้แรง การที่ระดับสัญญาณที่รับได้เปลี่ยนแปลงเช่นนี้ทำให้วงจรทำงานผิดพลาด เช่น เกิดโอเวอร์โวลทิจในวงจรอาร์เอฟ หรือ วงจรดีเทคเตอร์ ดังนั้นเราจะต้องควบคุมอัตราขยายของสัญญาณมิให้ขยายมากในกรณีที่ได้รับสัญญาณแรง และขยายเพิ่มขึ้นในกรณีที่ได้รับสัญญาณได้อ่อน วิธีการนี้เรียกว่า การควบคุมอัตราขยายอัตโนมัติ (Automatic Gain Control) หรือ AGC ด้วยเหตุนี้เอาท์พุทก่อนป้อนให้วงจรภาคถัดไปจะมีระดับสัญญาณประมาณเท่ากันทั้งในกรณีที่ได้รับสัญญาณแรงและสัญญาณอ่อน



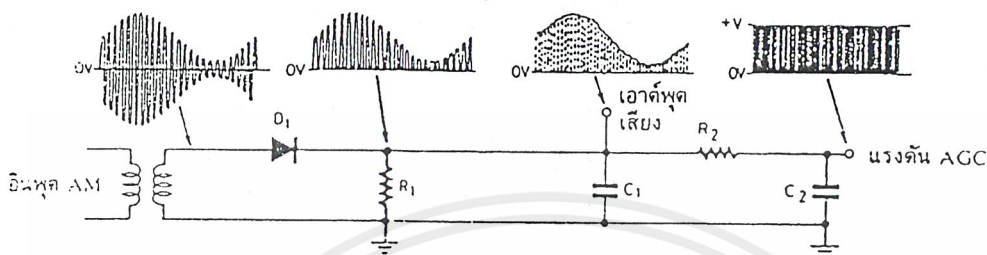
รูปที่ 2.48 วงจรควบคุมอัตราขยายอัตโนมัติในเครื่องรับวิทยุเอเอ็ม

วงจรควบคุมอัตราขยายอัตโนมัติ (AGC) เป็นวงจรที่ช่วยให้การเปลี่ยนแปลงของระดับสัญญาณอาร์เอฟที่รับได้ ถ้าระดับสัญญาณอินพุทที่รับได้อ่อน โดยควบคุมให้เกนของเครื่องรับเพิ่มขึ้นหรือลดลงโดยอัตโนมัติ และจะลดเกนลงโดยอัตโนมัติเช่นกันถ้ารับสัญญาณได้แรงเกินไป เนื่องจากถ้าระดับสัญญาณอินพุทที่รับได้อ่อน มันจะถูกนอยส์ภายในเครื่องรับกลบจนไม่สามารถดีเทคสัญญาณคืนได้ แต่ถ้าระดับสัญญาณแรงเกินไปจะทำให้สัญญาณเกิดการผิดเพี้ยน หรือสัญญาณเกิดการอิ่มตัว (Saturation) ได้

วงจรควบคุมอัตราขยายอัตโนมัติโดยทั่วไปจะประกอบด้วย วงจรขยายที่สามารถควบคุมอัตราขยายได้ด้วยแรงดัน วงจรดีเทคเตอร์ที่ใช้ดีเทคสัญญาณไฟตรงไปควบคุมวงจรขยาย การควบคุมอัตราขยายวงจรนี้ใช้หลักการดีเทคสัญญาณทำนองเดียวกับการดีมอดสัญญาณเอเอ็ม แต่มีจุดประสงค์เพื่อวัดความแรงของสัญญาณที่รับได้ วงจรดีเทคเตอร์โดยทั่วไปจะใช้ไดโอดต่อเข้ากับตัวต้านทานและตัวเก็บประจุทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่เป็นวงจรฟิลเตอร์ ดังรูปที่ 2.49 การเพิ่ม R_2 และ C_2 เพื่อให้สัญญาณที่ดีเทคได้มีความสม่ำเสมอมากขึ้น เพราะเป็นการกรองความถี่ต่ำถึงสองครั้ง แรงดันไฟตรงที่ดีเทคได้จะมีค่ามากขึ้นตามระดับความแรงของสัญญาณที่รับได้ ถ้ารับสัญญาณได้แรง ขนาดของไฟวงจรควบคุมอัตราขยายอัตโนมัติก็จะมาก ถ้าสัญญาณอ่อน ขนาดไฟจะน้อย ไฟควบคุมอัตราขยายอัตโนมัติจะเป็นแรงดันที่นำไปควบคุมอัตราขยายของวงจร ถ้ากลับขั้วไดโอดเราจะได้ไฟควบคุมอัตราขยายอัตโนมัติเป็นลบแทน

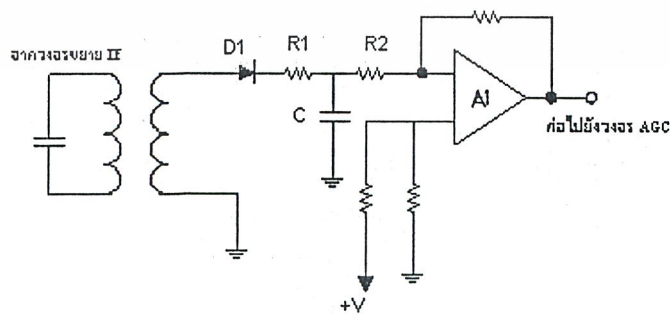


รูปที่ 2.49 วงจรควบคุมอัตราขยายอัตโนมัติอย่างง่าย

หลักการผลิตไฟควบคุมอัตราขยายอัตโนมัติแบ่งเป็น 2 วิธี คือ

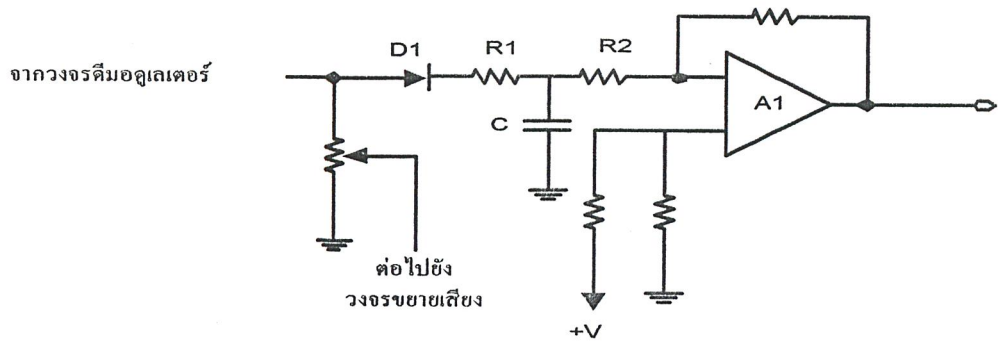
1. วิธีผลิตจากสัญญาณพาหะ (Carrier derived AGC)
2. วิธีผลิตจากสัญญาณเสียง (Audio derived AGC)

เครื่องรับส่วนใหญ่จะใช้วิธีผลิตจากสัญญาณพาหะ ซึ่งเหมาะกับการรับสัญญาณเอเอ็ม เพราะไฟควบคุมอัตราขยายอัตโนมัติจะมากหรือน้อยขึ้นอยู่กับความแรงของสัญญาณพาหะ ดังตัวอย่างที่ 2.50 แสดง วงจรที่ผลิตไฟควบคุมอัตราขยายอัตโนมัติจากสัญญาณพาหะ สัญญาณอาร์เอฟจากวงจรขยายไอเอฟจะผ่านเรกติฟายโดยไดโอด D_1 และขยายด้วยวงจร A_1 ส่งไฟไบอัสไปควบคุมวงจรขยายต่างๆ ในที่นี้ไฟควบคุมอัตราขยายอัตโนมัติจะลดลงเมื่อรับสัญญาณได้แรงขึ้น ถ้าหากเราต้องการให้ไฟควบคุมอัตราขยายอัตโนมัติมีค่าคงตัวเวลา 2 ค่า เพื่อให้การทำงานได้เรียบและไม่มีการกระเพื่อม ค่าคงตัวเวลาที่เลือกใช้จะต้องให้วงจรควบคุมอัตราขยายอัตโนมัติทำงานได้รวดเร็วหรือมี attack time เร็ว และวงจรคืนตัว (หยุดทำงาน) ช้า หรือมีช่วงเวลาที่เสียนาน ในที่นี้ไฟควบคุมอัตราขยายอัตโนมัติจะเกิดจากการประจุสัญญาณผ่าน R_1 กับ C_2 ส่วนการคายประจุจะผ่าน R_2 ถ้าต้องการให้วงจรทำงานเร็วและปล่อยช้าเราจะต้องเลือกให้ค่า R_1 มีค่ามากกว่า R_2 มากๆ



รูปที่ 2.50 วงจรควบคุมอัตราขยายอัตโนมัติชนิดที่ผลิตไฟจากสัญญาณพาหะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



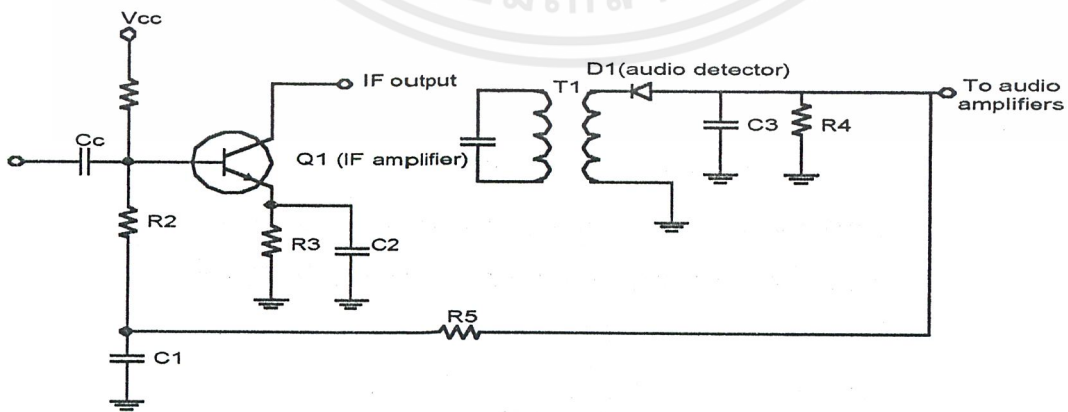
รูปที่ 2.51 วงจรควบคุมอัตราขยายอัตโนมัติชนิดที่ผลิตไฟจากสัญญาณเสียง

ในรูปที่ 2.51 เป็นแบบผลิตไฟจากสัญญาณเสียง วงจรชนิดนี้ก็เหมือนกับวงจรชนิดแรกแต่ในกรณีนี้เราใช้สัญญาณเสียงเป็นอินพุตแทน ค่าคงตัวเวลาที่เลือกใช้ก็อาศัยหลักการเดียวกัน ในที่นี้ไฟควบคุมอัตราขยายอัตโนมัติจะลดลงเมื่อสัญญาณเสียงดังหรือแรงขึ้น ถ้าเราต้องการให้เป็นไปในทางตรงข้ามคือ ไฟเพิ่มขึ้นเมื่อสัญญาณแรงขึ้น เราสามารถทำได้โดยการกลับขั้วของไดโอด

วงจรถวลคุมอัตราขยายอัตโนมัติมีหลายชนิดได้แก่ วงจรถวลคุมอัตราขยายอัตโนมัติอย่างง่าย (Simple AGC) วงจรถวลคุมอัตราขยายอัตโนมัติแบบดีเลย์ (Delayed AGC) วงจรถวลคุมอัตราขยายอัตโนมัติแบบฟอร์เวิร์ด (Forward AGC) เป็นต้น

1. วงจรถวลคุมอัตราขยายอัตโนมัติอย่างง่าย

เป็นนิยมใช้กันอย่างมากในเครื่องรับเอเอ็ม แบบซูเปอร์เฮเทอโรไดน์ซึ่งมีบล็อกไดอะแกรมดังรูปที่ 2.48 หลักการทำงานคือ วงจรถวลคุมอัตราขยายอัตโนมัติจะตรวจสอบระดับสัญญาณที่รับได้แล้วส่งสัญญาณกลับไปยังภาควงจรถวลขยายอาร์เอฟหรือวงจรถวลขยายไอเอฟ เพื่อปรับอัตราขยายให้เหมาะสมกับระดับสัญญาณโดยอัตโนมัติ โดยใช้หลักการของวงจรถวลกลับแบบลบ (Negative Feedback) จุดประสงค์เพื่อให้เครื่องรับสามารถตีเทคหรือดีมอดูเลตสัญญาณออกมาได้เท่ากัน ถึงแม้ว่าสัญญาณจะถูกส่งมาจากแต่ละสถานีซึ่งมีกำลังส่งและระยะต่าง ๆ กันก็ตาม วงจรถวลคุมอัตราขยายอัตโนมัติจะผลิตแรงดันเพื่อใช้ปรับอัตราขยายของเครื่องรับและรักษากำลังงานของสัญญาณไอเอฟที่อินพุตของเอเอ็มดีเทคเตอร์ ให้อยู่ในระดับคงที่



รูปที่ 2.52 วงจรถวลคุมอัตราขยายอัตโนมัติอย่างง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2.52 แสดงโครงสร้างของวงจรควบคุมอัตราขยายอัตโนมัติอย่างง่าย ซึ่งเห็นว่าวงจรควบคุมอัตราขยายอัตโนมัติจำเป็นต้องมีวงจรพีคดีเทคเตอร์เพื่อดีเทคสัญญาณ แต่บ่อยครั้งที่เราสามารถใช้งานค่าน AGC Correction ที่ได้จากเอาต์พุตของวงจรรอดิโอดีเทคเตอร์ซึ่งเป็นแรงดันไฟตรง ที่มีขนาดเฉลี่ยเท่ากับขนาดของแอมพลิจูดของสัญญาณพาหะในขณะที่ยังไม่ได้อมคูเลต ถ้าแอมพลิจูดของสัญญาณพาหะเพิ่มขึ้นแรงดันนี้จะเพิ่มขึ้น และถ้าแอมพลิจูดของสัญญาณพาหะลดลง แรงดันควบคุมอัตราขยายอัตโนมัติก็จะลดลงด้วย ดังนั้นวงจรดังในรูป 2.52 ทำงานเป็นวงจรดีเทคเตอร์แบบลบ (Negative Peak Detector) ผลิตแรงดันไฟลบ (Negative Voltage) ถ้าแอมพลิจูดของสัญญาณพาหะเข้ามามากเกินไปก็จะดีเทคได้แรงดันไฟลบได้มาก แรงดันควบคุมอัตราขยายอัตโนมัตินี้จะถูกส่งกลับยังวงจรรขยายในภาคควบคุมอัตราขยายอัตโนมัติเพื่อควบคุมแรงดันไบอัสที่ขาเบสของ Q_1 เมื่อแอมพลิจูดของสัญญาณพาหะเพิ่มขึ้นแรงดันที่ขาเบสของ Q_1 จะเป็นบวกน้อยลง ทำให้กระแสมีดเตอร์ไหลน้อยลง ค่าความต้านทานภายใน (r_e) มีค่าเพิ่มขึ้นและทำให้อัตราขยายของวงจร (r_e/r_e) ลดลงเป็นเหตุให้แอมพลิจูดของสัญญาณถูกลดขนาดลง แต่ถ้าแอมพลิจูดของสัญญาณพาหะมีขนาดลดลง แรงดันควบคุมอัตราขยายอัตโนมัติจะเป็นลบน้อยลง กระแสมีดเตอร์จะเพิ่มขึ้น ค่า r_e ลดลงและอัตราขยายเพิ่มขึ้น ส่วนตัวเก็บประจุ C_1 ทำหน้าที่บายพาส สัญญาณออกไอ ป้องกันการเปลี่ยนแปลงของแรงดันไฟควบคุมอัตราขยายอัตโนมัติเนื่องจากการมอดูเลตจากผลกระทบของอัตราขยายของทรานซิสเตอร์

2. วงจรควบคุมอัตราขยายอัตโนมัติแบบ ดีเลย์

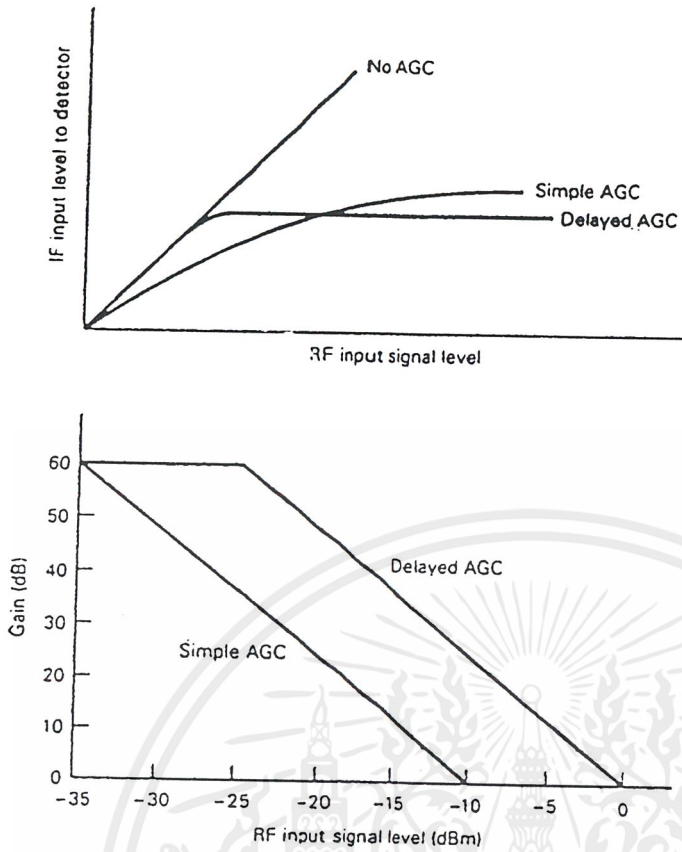
วงจรควบคุมอัตราขยายอัตโนมัติอย่างง่ายนิยมใช้กันมากในเครื่องรับวิทยุโดยทั่วไป แต่การทำงานของวงจรควบคุมอัตราขยายอัตโนมัติอย่างง่ายนั้น ไบอัสของระดับสัญญาณควบคุมอัตราขยายอัตโนมัติจะเริ่มเพิ่มขึ้นเมื่อระดับสัญญาณที่รับได้เกิน เทอร์มอลนอยส์ (Thermal Noise) ของเครื่องรับทำให้อัตราขยายมีปฏิกิริยาตอบโต้ช้า แต่การทำงานของวงจรควบคุมอัตราขยายอัตโนมัติแบบดีเลย์จะทำการป้องกันแรงดันไฟป้อนกลับที่มายังวงจรรขยายอาร์เอฟและวงจรรขยายไอเอฟเมื่อระดับสัญญาณอาร์เอฟเกินระดับที่กำหนด แรงดันควบคุมอัตราขยายอัตโนมัติก็จะมีการเปลี่ยนแปลงให้เหมาะสมให้สัญญาณมีระดับเท่ากัน

จากรูปที่ 2.53 เป็นกราฟแสดงลักษณะการควบคุมอัตราขยายของเครื่องรับโดยวงจรควบคุมอัตราขยายอัตโนมัติชนิดต่างๆจะเห็นว่าวงจรควบคุมอัตราขยายอัตโนมัติแบบดีเลย์ ค่าอัตราขยายของเครื่องรับจะไม่เปลี่ยนแปลงจนกระทั่งสัญญาณอินพุตที่เข้ามาเกินกว่าระดับที่กำหนด แต่ควบคุมอัตราขยายอัตโนมัติอย่างง่ายเครื่องรับจะมีการเปลี่ยนแปลงโดยตลอด ถ้าสัญญาณมีการเพิ่มขึ้นหรือลดลง

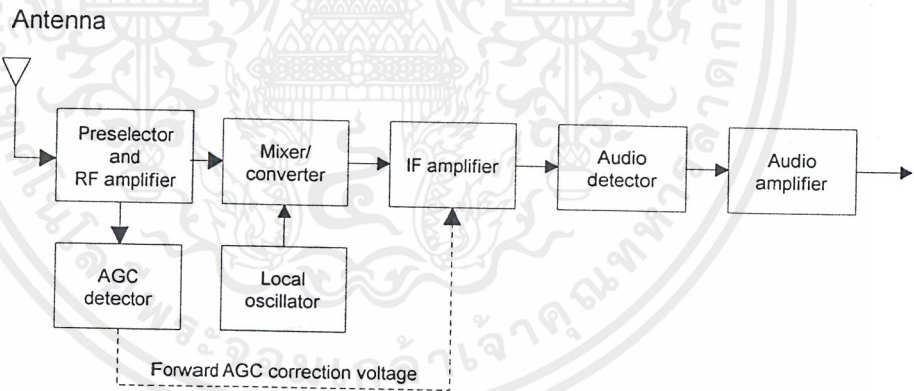
3. วงจร เอจีซี แบบฟอว์เวิร์ด

ปัญหาของวงจรควบคุมอัตราขยายอัตโนมัติทั้งสองแบบที่กล่าวมา คือ แรงดันควบคุมป้อนกลับได้มาจากกราดิเทค ระดับสัญญาณพาหะ โดยที่ภาควงจรควบคุมอัตราขยายอัตโนมัติจะอยู่หลังส่วนวงจรรขยายซึ่งบางครั้งอาจทำให้อัตราขยายทำงานได้ช้าเกินไปหรือควบคุมไม่ทันถ้าระดับสัญญาณมีการเปลี่ยนแปลงอย่างรวดเร็ว แต่ถ้าหากเราใช้วิธีการควบคุมอัตราขยายอัตโนมัติแบบฟอว์เวิร์ดซึ่งจะทำกราดิเทคสัญญาณที่เข้ามาในภาคแรกก่อน แล้วจึงส่งแรงดันนี้ไปควบคุมวงจรรขยายซึ่งอยู่ภาคถัดมาดังรูปที่ 2.54 ทำให้อัตราขยายปรับอัตราขยายรอรับได้ทันกับสัญญาณที่รับเข้ามาได้ทันที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.53 ลักษณะการควบคุมอัตราขยายของเครื่องรับโดยวงจรควบคุมอัตราขยายอัตโนมัติชนิดต่างๆ

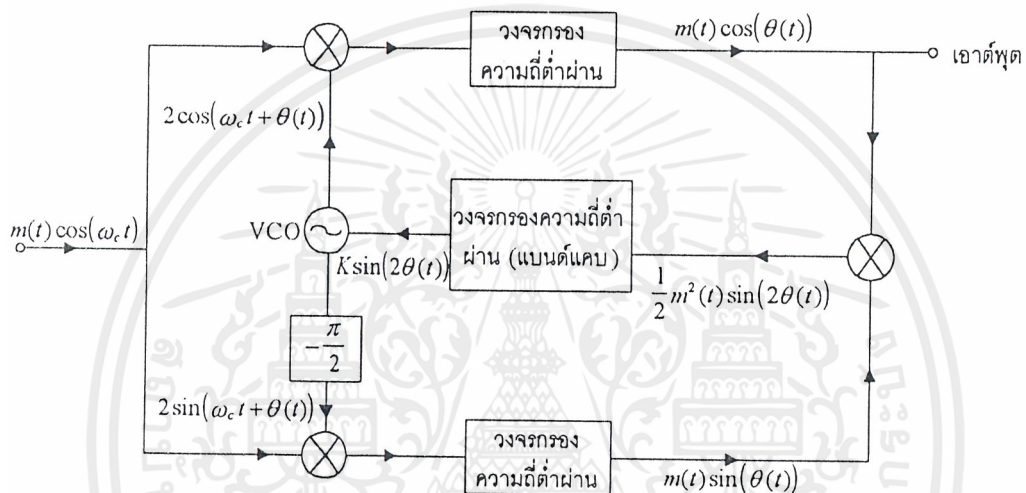


รูปที่ 2.54 วงจรควบคุมอัตราขยายอัตโนมัติแบบฟอร์เวิร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.15 เครื่องรับแบบคอสเทส

การดีเทกสัญญาณดีเอสบีเอสซีนั้น ความถี่และเฟสของคลื่นพาห้ที่เครื่องรับสร้างขึ้นเพื่อใช้ในการดีเทกแบบสัมพันธ์นั้น ถ้ามันมีค่าต่างจากค่าของคลื่นพาห้ที่รับมาจากเครื่องส่งก็จะเกิดการลดทอนและเกิดความผิดเพี้ยนของสัญญาณข่าวสารที่ดีเทคออกมาได้ การแก้ปัญหาวิธีหนึ่งคือทำได้โดยการจัดแยกส่งคลื่นนำร่อง(pilot signal) ที่มีข้อมูลของคลื่นพาห้แฝงอยู่ไปยังเครื่องรับพร้อมทั้งสัญญาณดีเอสบีเอสซี เพื่อให้เครื่องรับจะได้มีสื่ออ้างอิงในการผลิตคลื่นพาห้ที่ถูกต้อง วิธีการนี้มีจุดอ่อนที่ความซับซ้อนในการที่จะต้องจัดไม่ให้คลื่นนำร่องนั้นไปรบกวนสัญญาณหลัก ยังมีวิธีการที่นิยมกันในการดีเทกสัญญาณดีเอสบีเอสซีอีกวิธีหนึ่งคือ การจัดวงจรในรูปแบบของวงจรกอสเทส (Costas's Loop) ดังแสดงในรูป



รูปที่ 2.55 บล็อกไดอะแกรมของวงจรกอสเทส

หลักการทำงานของวงจรมีดังนี้ คือ เมื่อทำการรับสัญญาณดีเอสบีเอสซีคือ $m(t)\cos(\omega_c t)$ นั้นจะสมมติให้วงจรรอสซิลเลเตอร์ควบคุมได้โดยแรงดัน (Voltage Control Oscillator) หรือที่เรียกว่าวีซีโอ (VCO) ในเครื่องรับนั้นมีความถี่ทำงานอิสระ (free running frequency) ใกล้เคียงกับความถี่ ω_c ที่รับได้ ในที่นี้จะสมมติว่าคลื่นที่ได้จากวงจรวีซีโอคือ $2\cos(\omega_c t + \theta(t))$ ซึ่ง $\theta(t)$ เป็นค่าผิดพลาดทางเฟสที่เปลี่ยนแปลงตามเวลา (ส่วนที่เป็นความคลาดเคลื่อนทางความถี่รวมอยู่ในนี้ด้วย) สัญญาณส่วนหนึ่งจากวีซีโอจะถูกส่งตรงไปมอดูเลต (คูณกับสัญญาณอินพุต $m(t)\cos(\omega_c t)$) และนำสัญญาณผลลัพธ์ที่ได้ไปผ่านวงจรรองความถี่ต่ำผ่าน ทำให้ได้สัญญาณ $m(t)\cos(\theta(t))$ ออกมา สัญญาณอีกส่วนหนึ่งจะถูกนำไปเลื่อนเฟส 90 องศาทำให้ได้คลื่น $2\sin(\omega_c t + \theta(t))$ ซึ่งจะถูกนำไปมอดูเลตกับสัญญาณที่รับได้แล้วส่งผ่านตัวกรองความถี่ต่ำผ่านเหลือเป็นสัญญาณ $m(t)\sin(\theta(t))$ ออกมา ด้วยเหตุผลทางคณิตศาสตร์เมื่อนำสัญญาณนี้ไปคูณกลับสัญญาณ $m(t)\cos(\theta(t))$ จะได้ผลเป็น $\frac{1}{2} m^2(t)\sin(2\theta(t))$ ซึ่งสัญญาณนี้เมื่อผ่านวงจรรองความถี่ต่ำที่มี

ช่วงผ่านความถี่แคบก็จะได้สัญญาณความถี่ต่ำมากแปรผันตามค่า $\sin(2\theta(t))$ ออกมา กล่าวคือจะได้เอาท์พุทเป็น $k\sin(2\theta(t))$ โดย k เป็นค่าที่ขึ้นอยู่กับค่าเฉลี่ยของสัญญาณ $\frac{1}{2} m^2(t)$ ซึ่งมีค่าประมาณคงที่และถ้า $\theta(t)$ มีค่าน้อย $k\sin(2\theta(t))$ จะมีค่าประมาณเท่ากับ $2k\theta(t)$ ซึ่งหมายความว่าค่าเอาท์พุทของวงจรกรองความถี่ต่ำที่มีช่วงผ่านแคบนั้นจะแปรผันตามค่า $\theta(t)$ ซึ่งเอาท์พุทนี้จะไปควบคุมให้วงจรวีซีโอให้ผลิตสัญญาณความถี่ที่มีค่า $\theta(t)$ ลดลง กระบวนการป้อนกลับนี้จะทำงานจน ลดลงเป็นศูนย์ กล่าวคือคลื่นพาห์ จากวีซีโอจะปรับตัวจนมีค่าความถี่ตรงกับเครื่องส่ง

ในการใช้งานจริง ปรากฏการณ์ป้อนกลับนี้จะเกิดขึ้นอย่างรวดเร็วจนผู้รับฟังไม่สามารถรู้สึกได้ วิธีการแก้ไขความคลาดเคลื่อนโดยใช้วงจรของคอสเทสนิยมมาก เครื่องรับที่ใช้หลักการนี้เรียกว่า เครื่องรับแบบคอสเทส (Costas's receiver)

สังเกตได้จากรูปว่าเมื่อ เป็นศูนย์จะได้ เอาท์พุทของวงจรคือ สัญญาณ $m(t)$ ที่ได้จากการดีมอดูเลชันเองในส่วนของการทำงานนี้ทำการมอดูเลทที่เฟส ซึ่งสามารถใช้สมการทางคณิตศาสตร์ได้ดังต่อไปนี้

$$\begin{aligned} & \text{ให้ข้อมูลที่ได้รับได้ที่เครื่องรับแบบคอสเทสคือ } m(t)\sin\omega_c t + n(t)\cos\omega_c t \\ A &= (m(t)\sin\omega_c t + n(t)\cos\omega_c t)\cos(\omega_c t + \phi(t)) \\ &= [m(t)\sin\omega_c t + n(t)\cos\omega_c t][\cos\omega_c t \cos\phi(t) - \sin\omega_c t \sin\phi(t)] \\ &= m(t)\sin\omega_c t \cos\omega_c t \cos\phi(t) - m(t)\sin^2\omega_c t \sin\phi(t) \\ &+ n(t)\cos^2\omega_c t \cos\phi(t) - n(t)\cos\omega_c t \sin\omega_c t \sin\phi(t) \\ &= m(t)\cos\phi(t) \frac{\sin 2\omega_c t}{2} - m(t)\sin\phi(t) \left[\frac{1 - \cos 2\omega_c t}{2} \right] \\ &+ n(t)\cos\phi(t) \left[\frac{\cos 2\omega_c t + 1}{2} \right] - n(t)\sin\phi(t) \frac{\sin 2\omega_c t}{2} \\ &= \frac{m(t)\cos\phi(t)\sin 2\omega_c t}{2} - \frac{m(t)\sin\phi(t)}{2} + \frac{m(t)\sin\phi(t)\cos 2\omega_c t}{2} \\ &+ \frac{n(t)\cos\phi(t)\cos 2\omega_c t}{2} + \frac{n(t)\cos\phi(t)}{2} - \frac{n(t)\sin\phi(t)\sin 2\omega_c t}{2} \end{aligned}$$

เมื่อผ่านวงจรกรองความถี่ต่ำผ่านจะได้

$$\begin{aligned} C &= \frac{n(t)\cos\phi(t) - m(t)\sin\phi(t)}{2} \\ B &= [m(t)\sin\omega_c t + n(t)\cos\omega_c t][\sin(\omega_c t + \phi(t))] \\ &= [m(t)\sin\omega_c t + n(t)\cos\omega_c t][\sin\omega_c t \cos\phi(t) + \cos\omega_c t \sin\phi(t)] \\ &= m(t)\sin^2\omega_c t \cos\phi(t) + m(t)\sin\omega_c t \cos\omega_c t \sin\phi(t) \\ &+ n(t)\cos\omega_c t \sin\omega_c t \cos\phi(t) + n(t)\cos^2\omega_c t \sin\phi(t) \\ &= m(t)\cos\phi(t) \left[\frac{1 - \cos 2\omega_c t}{2} \right] + m(t)\sin\phi(t) \frac{\sin 2\omega_c t}{2} \\ &+ n(t)\cos\phi(t) \frac{\sin 2\omega_c t}{2} + n(t)\sin\phi(t) \left[\frac{\cos 2\omega_c t + 1}{2} \right] \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{m(t) \cos \phi(t)}{2} - \frac{m(t) \cos \phi(t) \cos 2\omega_c t}{2} + \frac{m(t) \sin \phi(t) \sin 2\omega_c t}{2} \\ + \frac{n(t) \cos \phi(t) \sin 2\omega_c t}{2} + \frac{n(t) \sin \phi(t) \cos 2\omega_c t}{2} + \frac{n(t) \sin \phi(t)}{2}$$

เมื่อผ่านวงจรกรองความถี่ต่ำผ่านจะได้

$$D = \frac{m(t) \cos \phi(t) + n(t) \sin \phi(t)}{2}$$

นำสัญญาณที่ผ่านวงจรกรองความถี่ต่ำผ่านทั้งสองมาคูณกันจะได้

$$E = \frac{1}{2} (n(t) \cos \phi(t) - m(t) \sin \phi(t)) \frac{1}{2} (m(t) \cos \phi(t) + n(t) \sin \phi(t)) \\ = \frac{1}{4} \left[\cos^2 \phi(t) n(t) m(t) + \cos \phi(t) \sin \phi(t) n^2(t) - \sin \phi(t) \cos \phi(t) m^2(t) \right. \\ \left. - \sin^2 \phi(t) m(t) n(t) \right] \\ = \frac{1}{4} \left[m(t) n(t) \left(\frac{\cos 2\phi(t) + 1}{2} \right) + n^2(t) \frac{\sin 2\phi(t)}{2} - m^2(t) \frac{\sin 2\phi(t)}{2} - m(t) n(t) \left(\frac{1 - \cos 2\phi(t)}{2} \right) \right] \\ = \frac{1}{4} \left[\frac{m(t) n(t) \cos 2\phi(t)}{2} + \frac{m(t) n(t)}{2} + \frac{n^2(t) \sin 2\phi(t)}{2} - \frac{m^2(t) \sin 2\phi(t)}{2} - \frac{m(t) n(t)}{2} \right. \\ \left. + \frac{m(t) n(t) \cos 2\phi(t)}{2} \right]$$

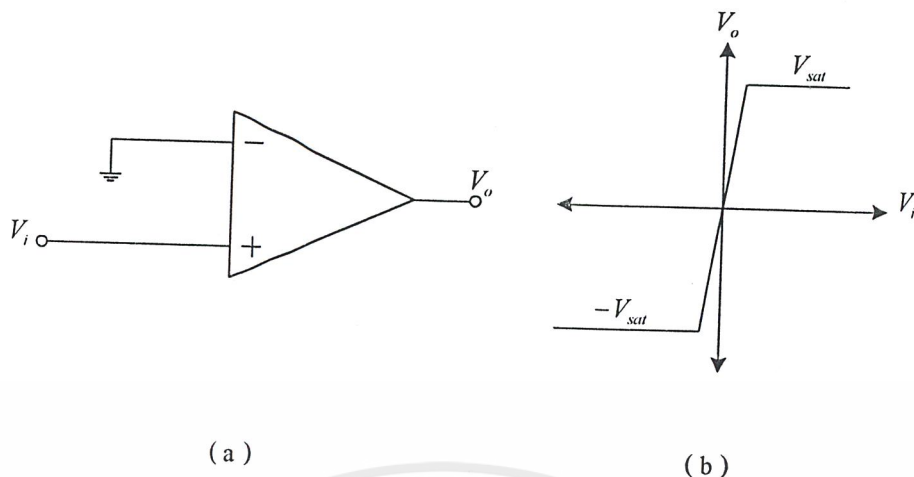
2.16 วงจรเปรียบเทียบสัญญาณ (Comparator)

วงจรเปรียบเทียบสัญญาณจะทำหน้าที่เปรียบเทียบระดับแรงดันสัญญาณเข้าหาหนึ่งกับแรงดันเปรียบเทียบที่เข้าสัญญาณเข้าอีกข้างหนึ่ง ระดับแรงดันเปรียบเทียบอาจจะมีค่าเป็นบวก ลบ ศูนย์ก็ได้ วงจรเปรียบเทียบสัญญาณจะมีประโยชน์หลักในงานประเภทต่าง ๆ ต่อไปนี้

1. วงจรชmittริกเกอร์ (Schmitt Trigger) หรือวงจรจัดสัญญาณสี่เหลี่ยม (Squaring Circuit) จะทำหน้าที่จัดรูปลักษณะของสัญญาณต่าง ๆ ให้อยู่ในลักษณะของสัญญาณรูปสี่เหลี่ยม (Square Wave Signal)
2. วงจรตรวจจับสัญญาณข้ามระดับศูนย์ (Zero Level Detector) จะทำหน้าที่แจ้งว่าสัญญาณได้เข้าระดับศูนย์เมื่อใด และกำลังเพิ่มระดับ ไปในทิศใด

วงจรเปรียบเทียบแบบนอนอินเวอร์สติง

สัญญาณอินพุตที่จะถูกป้อนเข้าอินพุตขาบวก ส่วนอินพุตขาลบจะถูกต่อลงกราวด์ ถ้า $V_i > 0$ ทั้งผลต่างของแรงดันอินพุตและระดับแรงดันเอาต์พุตต่างก็มีค่าเป็นบวก ในกรณีที่อัตราขยายแบบรอบเปิดมีค่ามาก ๆ V_i ค่าน้อย ๆ ก็สามารที่จะทำให้ V_o อยู่ในสภาวะอิ่มตัว หรือ $V_o = V_{sat}$



รูปที่ 2.56 แสดง (a) วงจรเปรียบเทียบแบบนอนอินเวอร์สดีง

(b) คุณสมบัติอินพุท-เอาต์พุท

ถ้า $V_i < 0$ ทั้งผลต่างของแรงดันอินพุทและระดับแรงดันเอาต์พุทต่างมีค่าเป็นลบ ที่ V_i ค่าน้อยก็สามารที่จะทำให้ V_o อยู่ในสถานะอิ่มตัว โดยทั่วไปจุดเปลี่ยนสถานะจะถูกสมมติให้อยู่ที่ 0 โวลต์ นั่นคือ

$$V_o = V_{sat} \quad \text{for } V_i > 0$$

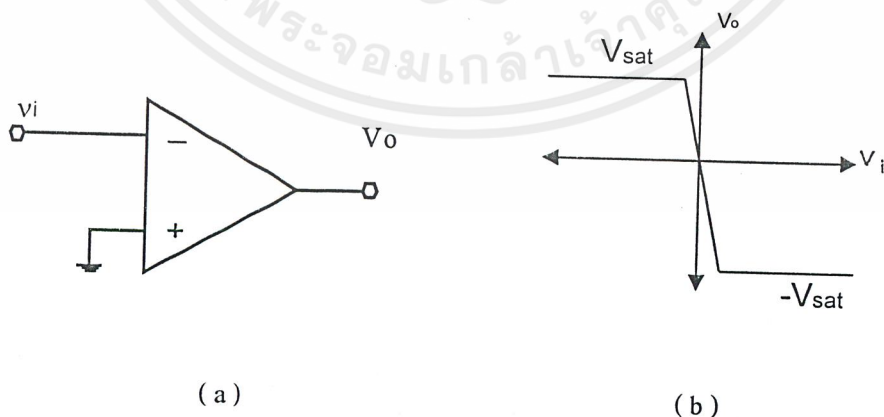
$$V_o = -V_{sat} \quad \text{for } V_i < 0$$

วงจรเปรียบเทียบแบบอินเวอร์สดีง

ในทางกลับกันกับวงจรเปรียบเทียบแบบนอนอินเวอร์สดีง ถ้าขาบวกต่อลงกราวด์ และป้อนสัญญาณอินพุทที่ขาลบจะได้

$$V_o = V_{sat} \quad \text{for } V_i < 0$$

$$V_o = -V_{sat} \quad \text{for } V_i > 0$$



(a)

(b)

รูปที่ 2.57 แสดง (a) วงจรเปรียบเทียบแบบอินเวอร์สดีง

(b) คุณสมบัติอินพุท-เอาต์พุท

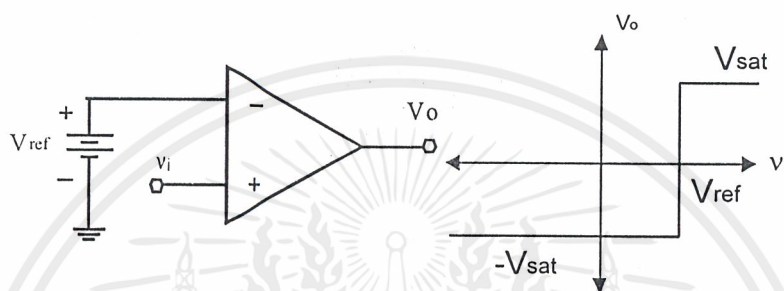
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเปรียบเทียบแบบนอนอินเวอร์สตรงกับไบอัสบวก

พิจารณาวจรในรูปที่ 2.58 แรงดันบวก V_{ref} ถูกป้อนเข้าที่อินพุทขาลบ และสัญญาณ V_i ถูกป้อนเข้าอินพุทขาบวก เมื่อระดับสัญญาณต่ำกว่า V_{ref} ผลต่างแรงดันอินพุทมีค่าลบและระดับแรงดันเอาต์พุทจะมีค่าลบ (Negative Saturation Level) ในทางตรงกันข้ามเมื่อระดับสัญญาณอินพุทมีค่าเกินระดับของ V_{ref} ผลต่างแรงดันอินพุทมีค่าเป็นบวกและเอาต์พุทจะเปลี่ยนไปอยู่ในสถานะบวก (Positive Saturation Level) จะได้ว่า

$$V_o = V_{sat} \quad \text{for } V_i > V_{ref}$$

$$V_o = -V_{sat} \quad \text{for } V_i < V_{ref}$$



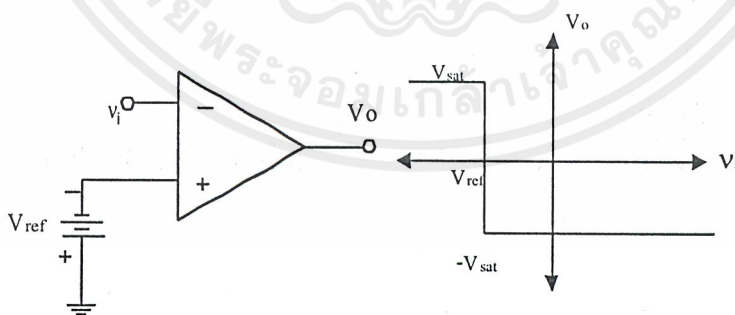
รูปที่ 2.58 แสดงวงจรเปรียบเทียบแบบนอนอินเวอร์สตรงกับไบอัสบวก

วงจรเปรียบเทียบแบบอินเวอร์สตรงกับไบอัสลบ

พิจารณารูปที่ 2.59 แรงดันลบ ($-V_{ref}$) ถูกป้อนเข้าที่อินพุทขาบวกและสัญญาณอินพุท V_i ถูกป้อนเข้าอินพุทขาลบ เมื่อระดับ V_i มีค่ามากกว่าระดับแรงดันไบอัส (V_{ref}) เป็นผลให้ทั้งผลต่างแรงดันอินพุทและระดับแรงดันเอาต์พุทมีค่าเป็นบวก จะได้ว่า

$$V_o = V_{sat} \quad \text{for } V_i < V_{ref}$$

$$V_o = -V_{sat} \quad \text{for } V_i > V_{ref}$$



รูปที่ 2.59 วงจรเปรียบเทียบแบบอินเวอร์สตรงกับไบอัสลบ

วงจรเปรียบเทียบในทางปฏิบัติ

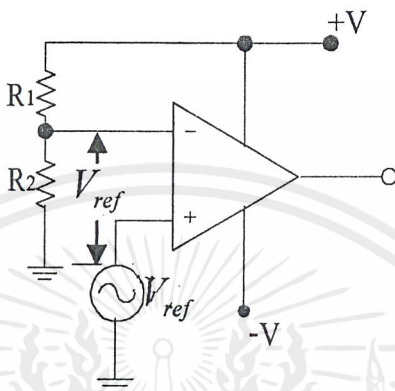
เนื่องจากระดับแรงดันไฟฟ้าที่จ่ายให้แก่อปแอมป์มักจะถูกควบคุมให้มีค่าคงที่ตลอด ดังนั้นเราอาจจะอาศัยแรงดันไฟฟ้าเพื่อจะสร้างแรงดันไฟฟ้าอ้างอิง (V_{ref}) ดังที่แสดงในรูปที่ 2.60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติอาจให้ R_1 เป็นค่าความต้านทานปรับค่าได้เพื่อสามารถเปลี่ยนแปลงค่าระดับแรงดันไฟฟ้าอ้างอิงได้ตามต้องการ

เนื่องจากอิมพีแดนซ์จุดสัญญาณเข้ามีค่าสูง กระแสที่ไหลเข้าขาอินพุตจึงมีค่าน้อยมาก ดังนั้นระดับแรงดันไฟฟ้าอ้างอิงจึงมีค่าเท่ากับ

$$V_{ref} = \left(\frac{R_2}{R_1 + R_2} \right) \times V$$

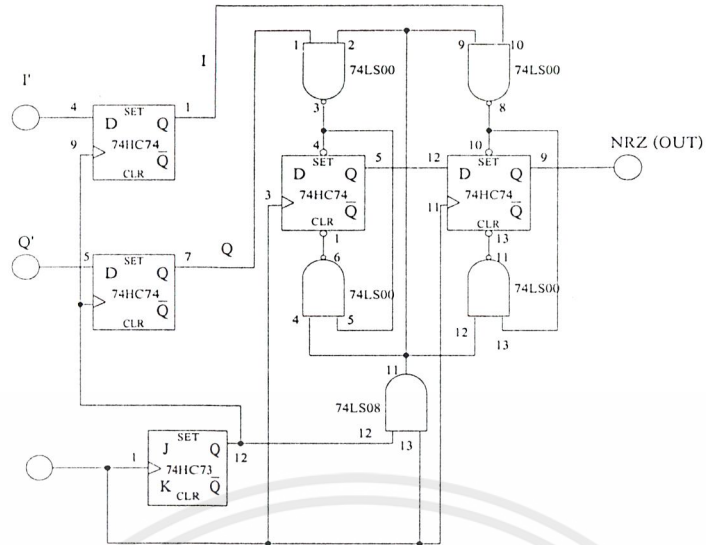


รูปที่ 2.60 วงจรเปรียบเทียบในทางปฏิบัติ

2.17 วงจรเปลี่ยนสัญญาณขนานเป็นอนุกรม

เป็นวงจรที่มีลักษณะและหน้าที่ตรงกันข้ามกับวงจรแยกสัญญาณดิจิตอลทางด้านภาคส่ง เพื่อทำหน้าที่รวมสัญญาณดิจิตอลทางด้านอินพุต และ ควอดราเจอร์เฟส จากสัญญาณแบบขนานเป็นสัญญาณแบบอนุกรม โดยทำการควบคุมจังหวะการทำงานของฟลิปฟลอปจากสัญญาณนาฬิกาที่ได้มาจากการกู้สัญญาณนาฬิกา

วงจรหน่วงเวลาสองบิตนี้จะเป็นตัวควบคุมจังหวะการทำงานของขา รีเซต และ เคลียร์ ของ ดี ฟลิปฟลอป ส่งข้อมูลเฉพาะสัญญาณนาฬิกาถูกแรกเท่านั้น จึงใช้เน้นเกท ในการบังคับ ดี ฟลิปฟลอป หลักการดังกล่าวเป็นหลักการของวงจรแปลงสัญญาณขนานเป็นอนุกรมวงจรนี้แสดงดังรูป



รูปที่ 2.61 วงจรเปลี่ยนสัญญาณขานานเป็นอนุกรม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

ในบทที่ 3 นี้จะเป็นเรื่องของ การคำนวณและการสร้างวงจรขึ้นมาโดยอาศัยบล็อกไดอะแกรม ที่กล่าวมาในบทที่ 1 รวมถึงอาศัยทฤษฎีและหลักการในบทที่ 2 มาใช้ร่วมกันในการสร้างวงจร โดยการสร้างวงจรให้ได้ผลตอบสนองที่ใกล้เคียงกับทางทฤษฎีมากที่สุด การออกแบบวงจรแต่ละส่วนจะยึดจากบล็อกไดอะแกรมที่กล่าวไว้ในบทที่ 1 โดยใช้ทฤษฎีจากบทที่ 2 มาสร้างเป็นวงจรแทนแต่ละบล็อก การออกแบบการสร้างวงจรจะเริ่มจาก

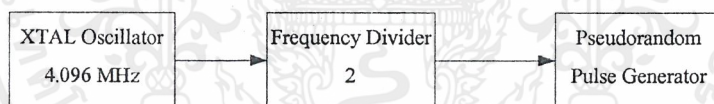
การออกแบบวงจรภาคส่ง

3.1 การออกแบบและการสร้างวงจรกำเนิดสัญญาณพัลส์แบบสุ่ม (Pseudo Random Pulse Generator)

ในส่วนของการสร้างวงจรสร้างสัญญาณพัลส์แบบสุ่มนี้ใช้เพื่อเป็นข้อมูลจำลองหรือเป็นข้อมูลตัวอย่างเพื่อใช้ในการทดสอบวงจรส่วนต่าง ๆ วงจรกำเนิดสัญญาณพัลส์แบบสุ่มนี้ประกอบด้วยวงจรทั้งหมด 3 ส่วนด้วยกันคือ

1. วงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator)
2. วงจรหารความถี่ (Frequency Divider)
3. วงจรสร้างสัญญาณแบบสุ่ม (Pseudo Random Pulse Circuit)

วงจรในส่วนแรกนั้นใช้เพื่อเป็นสัญญาณอ้างอิง (Clock) ให้กับวงจรที่สามอีกทีหนึ่ง การออกแบบและสร้างวงจรทั้ง 3 วงจรจะนำเสนอเป็นลำดับดังต่อไปนี้



รูปที่ 3.1 บล็อกไดอะแกรมของวงจรสร้างสัญญาณพัลส์แบบสุ่ม

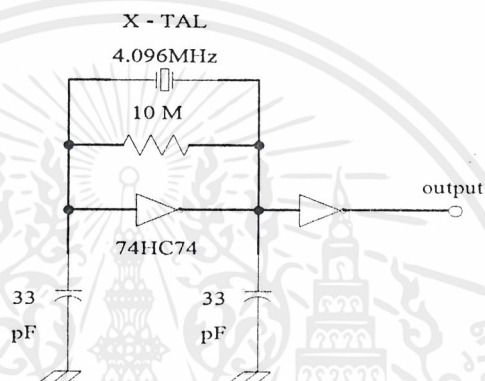
3.1.1 วงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator)

ในส่วนของวงจรกำเนิดสัญญาณพัลส์แบบสุ่มคือจะต้องสร้างสัญญาณอ้างอิง (Clock) ขึ้นมาก่อนเพื่อใช้เป็นสัญญาณอ้างอิงให้กับวงจรในส่วนต่อไป การสร้างวงจรในส่วนนี้อาจใช้วงจรต่าง ๆ ได้มากมาย แต่ในการทดลองนี้เลือกใช้วงจรคริสตอลออสซิลเลเตอร์เนื่องจากออสซิลเลเตอร์ประเภทนี้มีเสถียรภาพในการทำงานสูงเพราะใช้ผลึกแร่ (Crystal) เป็นตัวกำหนดค่าความถี่ ให้ค่า Q ที่สูง การสร้างวงจรคริสตอลออสซิลเลเตอร์ทำได้ง่ายอาศัยการทำงานของอุปกรณ์อื่น ๆ จำนวนน้อย ถ้าพึ่งแค่ตัวคริสตอลเองนั้นไม่สามารถที่จะกำเนิดความถี่เองได้ จะต้องใช้ตัวต้านทาน ตัวเก็บประจุและอินเวอร์เตอร์ในการทำงาน ค่าตัวเก็บประจุส่วนใหญ่จะเลือกใช้ตัวเก็บประจุที่มีค่าน้อยอยู่ในช่วงระหว่าง 10 – 100 pF แต่ในการทดลองเลือกใช้ค่า 33 pF ส่วนความต้านทานที่ขนานกับผลึกแร่จะต้องใช้ค่าความต้านทานที่มีค่ามาก ๆ อยู่ในช่วง 1 – 10 MΩ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่เราจะเลือกค่าที่จะใช้ในการทดลองที่ค่าประมาณ $10\text{ M}\Omega$ ส่วนอินเวอร์สเตอร์ที่จะใช้งานมีให้เลือกหลายตระกูลด้วยกันเช่น ซีมอส หรือ ทีทีแอล เป็นต้น การทดลองเลือกใช้ไอซีตระกูล ซีมอส เนื่องจากมีคุณสมบัติที่ดีหลายอย่างเช่น มีความต้านทานอินพุตสูงทำให้ไม่เกิดปัญหาเรื่องการโหลดของวงจร กินกระแสไฟน้อยทำให้ประหยัดพลังงาน แต่ก็มีข้อเสียของไอซีตระกูลนี้คือ อาจพังเสียหายเนื่องจากไฟฟ้าสถิตย์ได้ การทดลองเลือกใช้ ไซส์ตปัดซีมอส 74HC14 อินเวอร์เตอร์ เพราะสามารถที่จะทำงานได้ดีที่ความถี่สูง ๆ

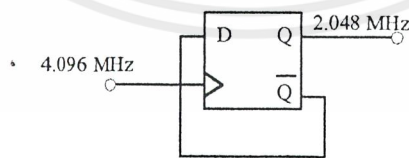
ผลึกแร่ที่ใช้งานเลือกที่ 4.096 เมกะเฮิร์ตซ์ เพราะสามารถหารด้วย 2 แล้วได้เอาท์พุทสุดท้ายที่ 2.048 เมกะเฮิร์ตซ์ ใ้ลดตัวดังนั้นวงจรสมบูรณ์สามารถแสดงได้ดังรูปที่ 3.2



รูปที่ 3.2 วงจรคริสตัลออกอสซิลเลเตอร์ 4.096 เมกะเฮิร์ตซ์

3.1.2 วงจรหารความถี่ (Digital Frequency Divider or Digital Counter)

ในส่วนของวงจรหารความถี่นี้จะทำหน้าที่หารความถี่ที่ได้จากคริสตัลออกอสซิลเลเตอร์ที่ 4.096 เมกะเฮิร์ตซ์ มาให้เหลือความถี่เท่ากับ 2.048 เมกะเฮิร์ตซ์ (เท่ากับอัตราการส่งของข้อมูล 2.048 เมกะบิตต่อวินาที) เพื่อป้อนให้กับวงจรสร้างสัญญาณแบบสุ่มต่อไป ดังนั้นจะต้องหารด้วยวงจรหาร 2 ด้วยไอซีเบอร์ 74HC74 ซึ่งวงจรหาร 2 แสดงดังรูปที่ 3.3



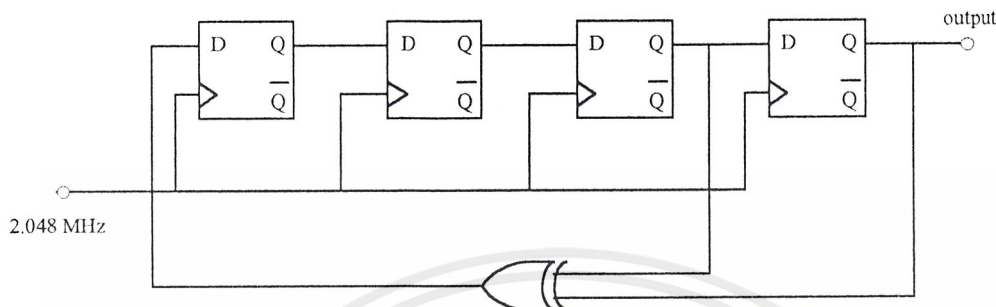
รูปที่ 3.3 วงจรหารความถี่ (หาร 2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.3 วงจรสร้างสัญญาณพัลส์แบบสุ่ม

วงจรสร้างสัญญาณพัลส์แบบสุ่มให้วงจรที่มีองค์ประกอบของฟลิปฟลอป 4 แสดงด้วยกัน ตามรูปที่

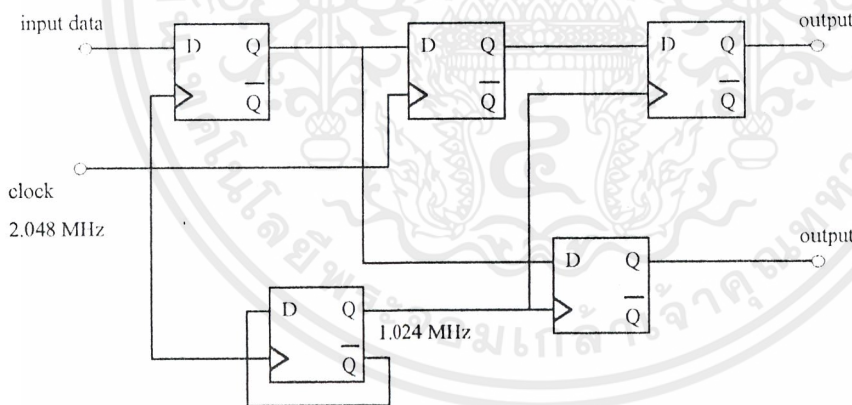
3.4



รูปที่ 3.4 วงจรสร้างสัญญาณพัลส์แบบสุ่ม

3.2 การออกแบบวงจรแยกสัญญาณดิจิทัล (Bit Splitter)

เป็นวงจรที่ทำหน้าที่แบ่งข้อมูลดิจิทัลอินพุตเป็น 2 ชุด ๆ ละ 1 บิต พร้อมใช้วงจรหน่วงเวลา 2 บิต เพื่อควบคุมให้อินพุตเข้ามาครบ 2 บิตเสียก่อนจึงทำการแยกสัญญาณ การออกแบบวงจรแยกสัญญาณดิจิทัลในการทดลองนี้จะใช้ ดีฟลิปฟลอปเป็นส่วนสำคัญของวงจรดังแสดงในรูปที่ 3.5

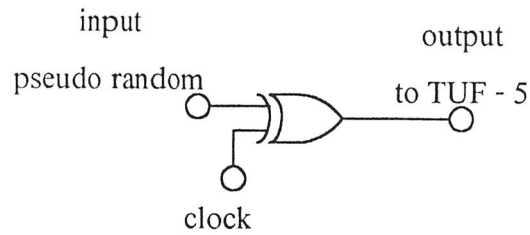


รูปที่ 3.5 วงจรแยกสัญญาณดิจิทัล

3.3 วงจรเข้ารหัสสัญญาณแบบแมนเชสเตอร์

วงจรเข้ารหัสสัญญาณแบบแมนเชสเตอร์ ใช้ เอกซ์คลูซีฟ ออร์ เกท เบอร์ 7486 โดยอินพุตที่ 1 เป็นข้อมูลจำลองจาก วงจรสร้างสัญญาณพัลส์แบบสุ่ม ที่ผ่านการแยกสัญญาณออกเป็นสัญญาณทางด้าน I และสัญญาณทางด้าน Q อินพุตที่ 2 เป็นสัญญาณอ้างอิง (clock) ที่ได้จากวงจรหารความถี่ 4 เท่าซึ่งถูกเอาไว้แล้ว ส่วนหนึ่งสำหรับการเข้ารหัส เอาท์พุทที่ได้จะเป็นข้อมูลจำลองที่มีการเข้ารหัสเป็นสัญญาณสี่เหลี่ยม (Square Wave), รูปวงจรแสดง ในรูปที่ 3.6

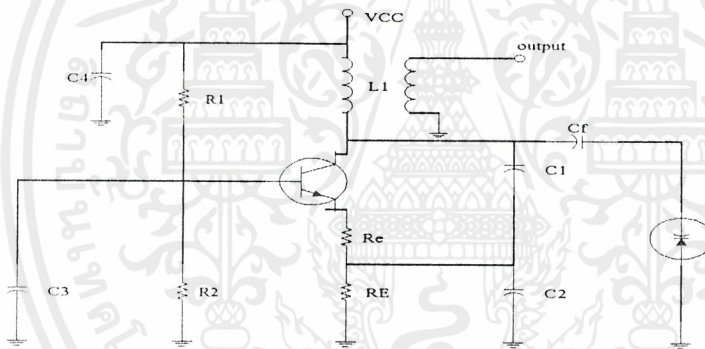
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรเข้ารหัสสัญญาณแบบแมนเชสเตอร์
ด้วยเอ็กซ์คลูซีฟ ออร์ เกท

3.4 การออกแบบวงจรออสซิลเลเตอร์ควบคุมแรงดัน

ใช้วงจร คอลพิทท์ ออสซิลเลเตอร์ ตามรูปที่ 3.6



รูปที่ 3.7 วงจรคอลพิทท์ ออสซิลเลเตอร์

การออกแบบวงจรวีซีโอ เพื่อใช้ในการตั้งคราะห์ความถี่ที่ 70 เมกะเฮิรตซ์

$$Q = 50$$

$$R_L' = 4 \text{ k}\Omega \quad (R_L = 50 \text{ }\Omega)$$

$$P_L = 10 \text{ mW}$$

$$F = 70 \text{ เมกะเฮิรตซ์}$$

$$TR = 2N3904$$

Solⁿ

$$R_0 = R_L' / 2 = 4 \text{ k}\Omega / 2 = 2 \text{ k}\Omega \quad (3.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_i = \frac{Q}{2\pi f_0 R_0} = \frac{50}{2\pi(70\text{MHz})2\text{k}\Omega} = 56.84\text{ pf} \quad (3.2)$$

$$L_i = \frac{1}{(2\pi(70\text{MHz}))^2(56.84 \times 10^{-12})} = 90.94\ \mu\text{H} \quad (3.3)$$

$$I_{CQ} = \sqrt{\frac{8P_L}{R_L}} = \sqrt{\frac{8 \times (10\text{mW})}{4\text{k}\Omega}} = 4.5\text{ mA} \quad (3.4)$$

$$R_i = R_e + r_e = 50 + \frac{0.026}{I_{CQ}} = 50 + \frac{0.026}{4.5\text{ mA}} = 55.7\ \Omega \quad (3.5)$$

$$N = \sqrt{\frac{R_L}{R_i}} = \sqrt{\frac{4 \times 10^3}{55.7}} = 8.47 \quad (3.6)$$

$$C_s = \frac{1}{2} C_i = 28.42\ \text{pF} \quad (3.7)$$

$$C_2 = N C_s = 8.47 \times 28.42 \times 10^{-12} = 240\ \text{pF} \quad (3.8)$$

$$C_1 = \frac{N C_s}{(N-1)} = 32\ \text{pF} \quad (3.9)$$

$$V_{CBQ} = I_{CQ} (R_0) = (4.5\text{ mA})(2 \times 10^3) = 8.94 \quad (3.10)$$

$$V_{CC\text{ min}} = V_{CBQ} + V_{BE} + I_{CQ} (R_L + R_E) = 8.94 + 0.7 + (4.5 \times 10^{-3})(1 \times 10^3 + 50) = 14.33\text{ V} \quad (3.11)$$

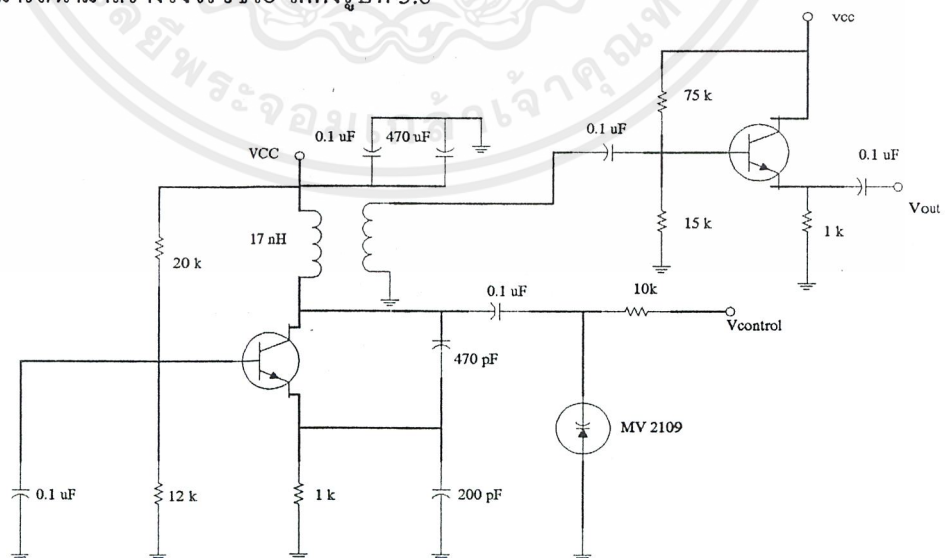
$$V_E = I_{CQ} (R_E + R_e) = 469 \quad (3.12)$$

$$V_B = V_E + V_{BE} = 5.39 \quad (3.13)$$

$$R_2 = \frac{V_B}{I_{feeder}} = \frac{5.39}{0.447 \times 10^{-3}} = 12.054\text{ k}\Omega \quad (3.14)$$

$$R_1 = \frac{V_{CC} - V_B}{I_{feeder}} = \frac{15 - 5.39}{0.447 \times 10^{-3}} = 21.5\text{ k}\Omega \quad (3.15)$$

จากค่าที่คำนวณสามารถนำมาสร้างวงจรวีซีไอ ได้ดังรูปที่ 3.8



รูปที่ 3.8 วงจร วีซีไอ และบัฟเฟอร์ ที่ใช้จริงในวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

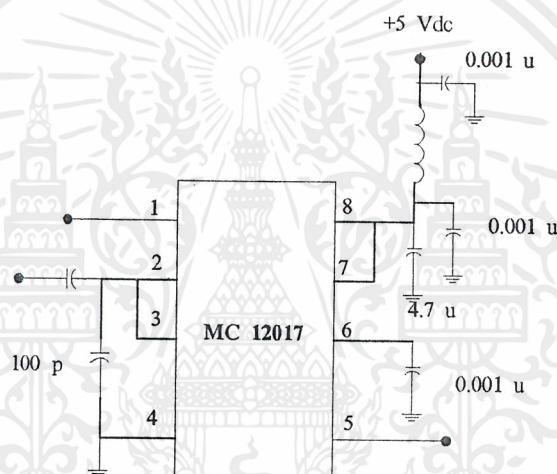
3.5 การออกแบบวงจรสังเคราะห์ความถี่โดยใช้เฟสล็อกกลูป (Synthesizer)

วงจรสังเคราะห์ความถี่โดยใช้เฟสล็อกกลูปออกแบบโดยใช้พรีสเกลเลอร์สองโมดูลัส (Dual modulus prescaler) ซึ่งมีส่วนประกอบดังต่อไปนี้

1. วงจรโวลเตจคอนโทรลลอสซิลเลเตอร์ (Voltage control oscillator)
2. วงจรพรีสเกลเลอร์สองโมดูลัส (Dual modulus prescale) โดยใช้ไอซีเบอร์ MC 12017
3. วงจรเฟสดีเทคเตอร์ (Phase detector) ซึ่งอยู่ใน ไอซีเบอร์ MC 145152-2
4. วงจรลูปฟิลเตอร์ (Loop Filter) ใช้โอปแอมป์เบอร์ LM 358

3.5.1 วงจรพรีสเกลเลอร์แบบสองโมดูลัส

พรีสเกลเลอร์เป็นตัวหารความถี่ที่เข้ามาให้ค่าลง เพื่อที่จะป้อนให้กับวงจรเฟสดีเทคเตอร์ได้ ไอซีเบอร์ MC 12017 ซึ่งจะถูกระบุค่าเท่ากับ 64/65 โดยทำการต่อวงจรดังรูป 3.9

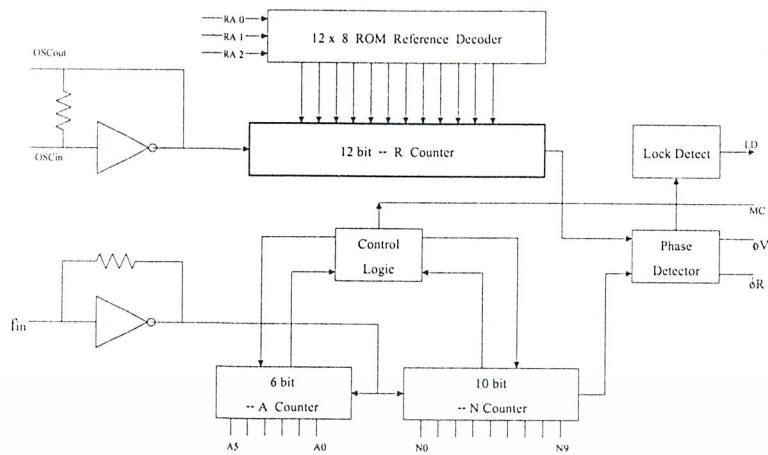


รูปที่ 3.9 การต่อวงจรของไอซี MC 12017

3.5.2 วงจรเฟสดีเทคเตอร์และการตั้งโปรแกรมหารความถี่

ไอซีเบอร์ MC 145152 -2 ประกอบด้วยส่วนที่เป็นการโปรแกรมเพื่อหารความถี่ที่เข้ามาส่วนของความถี่อ้างอิงและส่วนของเฟสดีเทคเตอร์ดังรูปที่ 3.10 ซึ่งไอซีนี้สามารถตั้งโปรแกรมเพื่อหารความถี่ที่เข้ามาให้ได้ 16 บิตแบบขนาน โดย 10 บิตสำหรับตัวหาร N (10 bit / N Counter) และ 6 บิตสำหรับตัวหาร A (6 bit / A Counter) และมีโมดูลัสคอนโทรล (Modulus Control : MC) เพื่อส่งสัญญาณไปควบคุมการหารของไอซีพรีสเกลเลอร์ นอกจากนี้ยังมีล็อกดีเทค (Lock Detect : LD) เพื่อใช้บอกสถานะการล็อกของเฟสล็อกกลูปอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 ส่วนประกอบต่างๆ ของไอซีเบอร์ MC 145152 – 2

ส่วนของความถี่อ้างอิงมีเพื่อใช้เป็นอินพุตอ้างอิงของเฟสดีเทคเตอร์ในการเปรียบเทียบเฟสของความถี่อ้างอิงกับเฟสของสัญญาณอินพุตหลังจากการหารแล้ว ในส่วนของความถี่อ้างอิงนี้จะใช้คริสตอลออสซิลเลเตอร์ความถี่ 10.24 เมกะเฮิร์ตซ์ ป้อนเข้าไปยังไอซี MC 145152 – 2 ซึ่งจะมีตัวหารที่สามารถตั้งค่าได้จากภายนอกอยู่ โดยในที่นี้จะตั้งตัวหารไว้เป็น 1024 (กำหนดค่า RA0, RA1, RA2 เป็น 1, 0, 1 ตามลำดับ) ทำให้ได้ค่าความถี่อ้างอิงเท่ากับ $10.24 \text{ เมกะเฮิร์ตซ์} / 1024 = 10 \text{ กิโลเฮิร์ตซ์}$

ในการตั้งโปรแกรมหารความถี่ มีวิธีการคำนวณดังนี้

1. ทำการหาค่าอัตราส่วนการหารทั้งหมด (N_t) โดยคิดจากอัตราส่วนระหว่างค่าความถี่ของวงจรโวลต์เจกอนโทรลอสซิลเลเตอร์ (f_{VCO}) กับค่าความถี่อ้างอิง (f_{ref}) ได้เป็นดังนี้

$$N_t = \frac{f_{VCO}}{f_{ref}} = \frac{70 \text{ MHz}}{10 \text{ kHz}} = 7000 \quad (3.16)$$

2. เปรียบเทียบค่าที่ได้กับสมการ $N_t = NP + A$ จากค่าตัวหารของไอซี MC 145152 – 2 โดยที่

N คือ ตัวโปรแกรมหาร N_0 ถึง $N_9 = 10$ บิต หาร ได้ตั้งแต่ 3 – 1023

A คือ ตัวโปรแกรมหาร A_0 ถึง $A_5 = 6$ บิต หาร ได้ตั้งแต่ 0 – 63

P คือ ตัวหารของพรีสเกลเลอร์ซึ่งเท่ากับ 64

แทนค่าสมการเป็นดังนี้ ; $7000 = (N * 64) + A$

ดังนั้น $N = 109$ แปลงเป็นเลขฐานสองได้เป็น 0001101101

$A = 24$ แปลงเป็นเลขฐานสองได้เป็น 011000

สังเกตว่าถ้าตัวหารมีค่ามากขึ้นจะทำให้ความถี่ของวงจรโวลต์เจกอนโทรลอสซิลเลเตอร์มีค่ามากขึ้นและถ้าตัวหารน้อยลงก็จะทำให้ความถี่ของวงจรโวลต์เจกอนโทรลอสซิลเลเตอร์มีค่าลดลงตามไปด้วย ซึ่งค่าความถี่ที่เปลี่ยนแปลงไปนี้จะมีค่าเท่ากับความถี่อ้างอิง 10 กิโลเฮิร์ตซ์ ต่อ 1 บิตของ A และจะเปลี่ยนแปลงไป 640 กิโลเฮิร์ตซ์ ($64 * 10 \text{ กิโลเฮิร์ตซ์}$) ต่อ 1 บิตของ N

3.5.3 วงจรรูปฟิลเตอร์ (Loop Filter)

การออกแบบวงจรรูปฟิลเตอร์ ออกแบบโดยใช้ไอซีเบอร์ LM 358 ซึ่งมีการออกแบบตามค่าตัวชี้ของ ไอซีเบอร์ MC 145152-2 โดยกำหนดวงจรและสมการมาให้ดังนี้

หลักการคำนวณ

กำหนดให้ (ตามคำแนะนำของค่าตัวชี้ของโมโตโรลา)

$$\begin{aligned} f_o &= 70 \text{ MHz} && \text{(Local Oscillator)} \\ f_s &= 10 \text{ kHz} && \text{(Chanel Spacing)} \\ f_b &= 0.01 f_s && \text{(Loop Bandwidth)} \\ f_{rc} &= 20 f_b && \text{(Filter cutoff Frequency)} \\ \delta &= 0.8 && \text{(Loop Damping Factor)} \\ V_{dd} &= 5 \text{ V} && \text{(PLL Supply Voltage)} \\ C_1 &= 0.1 \text{ uF} && \text{(Active Integrator Component)} \\ K_\phi &= \frac{V_{dd}}{2\pi} && \text{(Phase Detector Gain)} \end{aligned} \quad (3.17)$$

$$K_{VCO} = \frac{2\pi\Delta f_{VCO}}{\Delta V_{VCO}} \quad \text{(VCO Gain)} \quad (3.18)$$

$$\omega_n = \frac{2\pi f_b}{\sqrt{2\delta^2 + 1 + \sqrt{[(2\delta^2 + 1)^2 + 1]}}} \quad \text{(Natural Frequency)} \quad (3.19)$$

$$N_t = \frac{f_o}{f_s} \quad \text{(Total Division Ratio)} \quad (3.20)$$

$$R_1 = \frac{K_\phi K_{VCO}}{C_1 \omega_n^2 N_t} \quad (3.21)$$

$$R_2 = \frac{2\delta}{\omega_n C_1} \quad (3.22)$$

$$C_c = \frac{4}{2R_1 f_{rc}} \quad (3.23)$$

แทนค่าตามที่กำหนด

$$f_b = 0.01 f_s = 100 \text{ Hz}$$

$$f_{rc} = 20 f_b = 2 \text{ kHz}$$

$$K_\phi = \frac{V_{dd}}{2\pi} = 0.796$$

$$K_{VCO} = \frac{2\pi\Delta f_{VCO}}{\Delta V_{VCO}} = 28.064 \times 10^6$$

$$\omega_n = 287.697$$

$$N_t = 7000$$

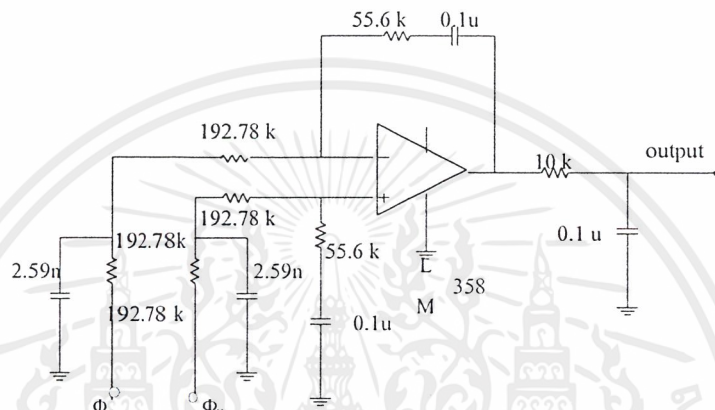
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_1 = \frac{K_\phi K_{vc:o}}{C_1 \omega_n^2 N_t} = 385.56 \text{ k}\Omega$$

$$R_2 = \frac{2\delta}{\omega_n C_1} = 55.6 \text{ k}\Omega$$

$$C_c = \frac{4}{2R_1 f_{rc}} = 2.59 \text{ nF}$$

นำมาสร้างเป็นวงจร รูปฟิลเตอร์ ได้ดังวงจร ในรูปที่ 3.11



รูปที่ 3.11 วงจรรูปฟิลเตอร์

3.6 การออกแบบวงจรกรองแถบความถี่ผ่าน (Band Pass Filter)

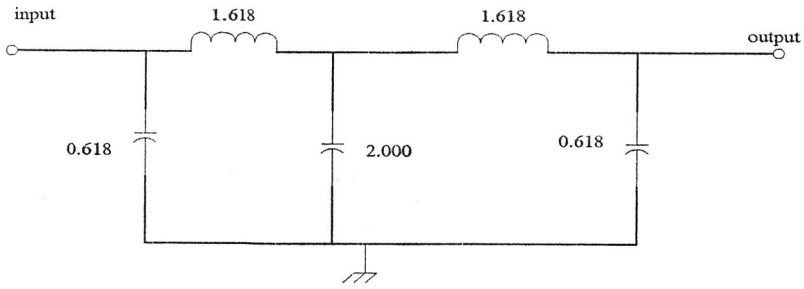
ออกแบบโดยใช้วงจรกรองแถบความถี่ผ่านชนิดบัตเตอร์เวิร์ธอันดับ 5 ซึ่งวงจรมีใช้กรองสัญญาณเอาเฉพาะช่วงที่ใช้งานผ่าน ซึ่งในการออกแบบ ต้องออกแบบเป็นวงจรกรองความถี่ต่ำผ่านก่อน แล้วจึงค่อยแปลงเป็นวงจรกรองแถบความถี่ผ่านอีกทีหนึ่ง

การออกแบบวงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ธอันดับ 5 โดยใช้ค่าจากตารางที่ 3.1 จะได้วงจรดังรูปที่ 3.12 แล้วแปลงเป็นวงจรกรองความถี่ผ่านโดยการเพิ่ม L, C ขนานและอนุกรมเข้าไปดังรูปที่ 3.13

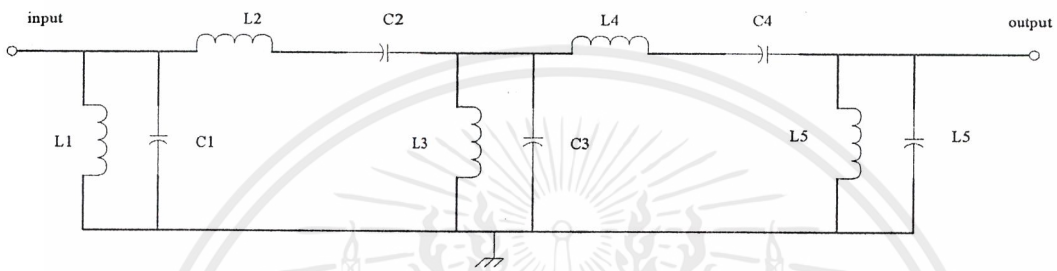
| N | C1 | L2 | C3 | L4 | C5 | L6 | C7 |
|---|-------|-------|-------|-------|-------|-------|-------|
| 3 | 1 | 2 | 1 | | | | |
| 4 | 0.765 | 1.848 | 1.848 | 0.765 | | | |
| 5 | 0.618 | 1.618 | 2 | 1.618 | 0.618 | | |
| 6 | 0.518 | 1.414 | 1.932 | 1.932 | 1.414 | 0.518 | |
| 7 | 0.445 | 1.247 | 1.802 | 2 | 1.802 | 1.247 | 0.445 |

ตารางที่ 3.1 ค่านอมัลไลซ์ของวงจรแบบบัตเตอร์เวิร์ธ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 วงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ธอันดับ 5



รูปที่ 3.13 วงจรกรองแถบความถี่ผ่านแบบบัตเตอร์เวิร์ธอันดับที่ 5

ค่าของ L และ C ที่นำมาต่อในวงจรสามารถคำนวณได้จากสมการดังนี้

สำหรับอุปกรณ์ที่ต่อขนาน

$$C = \frac{C_n}{2\pi RB} \tag{3.24}$$

$$L = \frac{RB}{2\pi f^2 L_n} \tag{3.25}$$

สำหรับอุปกรณ์ที่ต่ออนุกรม

$$C = \frac{B}{2\pi f^2 C_n R} \tag{3.26}$$

$$L = \frac{RL_n}{2\pi B} \tag{3.27}$$

เมื่อ C_n, L_n คือ ค่าอิมพีแดนซ์จากตารางที่ 3.1

R คือ ค่าความต้านทานของโหลดเท่ากับ 50 โอห์ม

B คือ ค่าความกว้างของช่วงผ่าน (Bandwidth 3 dB)

เพื่อให้ง่ายต่อการออกแบบ จึงกำหนด B เท่ากับ 30 MHz

f คือ ค่ากลางของช่วงความถี่ที่ยอมให้ความถี่ผ่าน เท่ากับ 70 MHz

ทำการแทนค่าสมการได้ค่า C และ L ดังต่อไปนี้

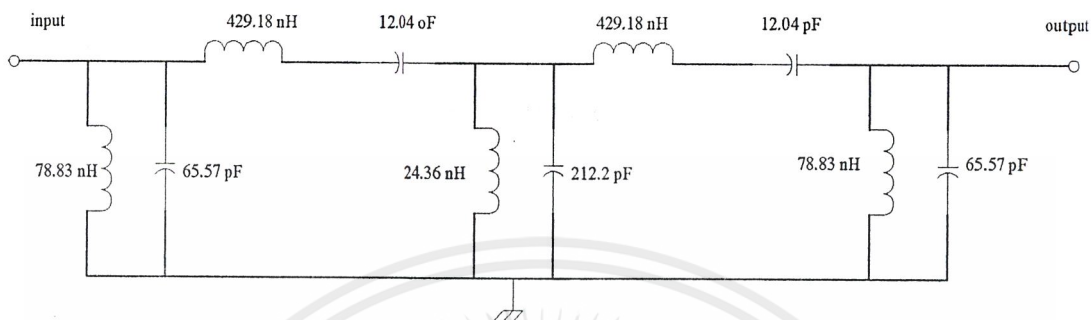
$$C1 = C5 = 65.57 \text{ pF}$$

$$C2 = C4 = 12.04 \text{ pF}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$C3 = 212.2 \text{ pF}$
 $L1 = L5 = 78.83 \text{ nH}$
 $L2 = L4 = 429.18 \text{ nH}$
 $L3 = 24.36 \text{ nH}$

วงจรที่ออกแบบได้แสดงดังรูปที่ 3.14



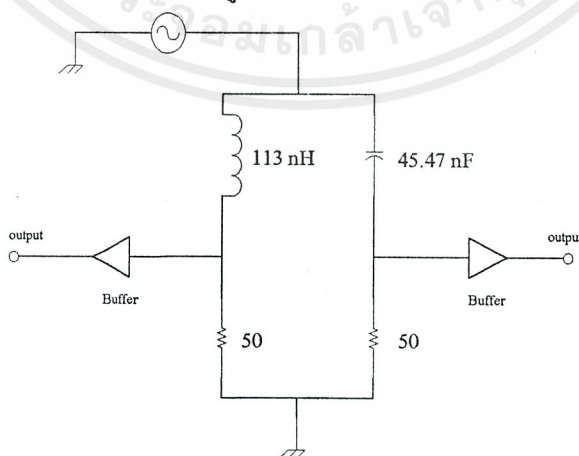
รูปที่ 3.14 วงจรกรองช่วงความถี่ผ่านที่ออกแบบได้

3.7 การออกแบบวงจรชิฟเฟส

การออกแบบวงจร ชิฟเฟส $\frac{\pi}{2}$ ในการทดลองนี้จะใช้ วงจรที่สร้างได้จาก R , L , C ซึ่งสามารถออกแบบจากการคำนวณ ดังต่อไปนี้

$$\begin{aligned}
 X_c &= R = 50 \ \Omega \\
 \therefore C &= 1/2\pi * 70 \text{ MHz} * 50 \ \Omega \\
 &= 45.47 \text{ pF} \\
 X_L &= R = 50 \ \Omega \\
 \therefore L &= 50 / (2\pi * 70 \text{ MHz}) \\
 &= 113.68 \text{ nH}
 \end{aligned}$$

จากการคำนวณสามารถนำมาต่อวงจรดังรูปที่ 3.15

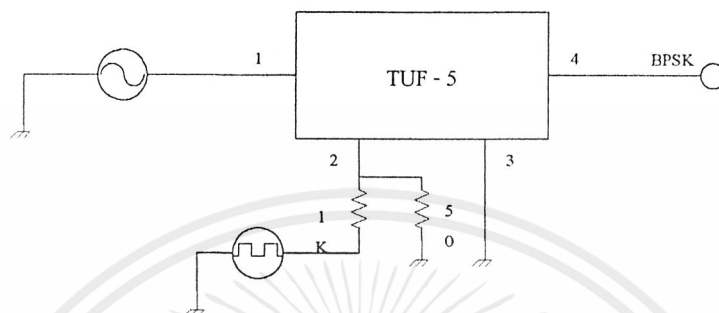


รูปที่ 3.15 วงจรชิฟเฟส $\frac{\pi}{2}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 การออกแบบวงจรบาลานซ์มอดูเลเตอร์ (Balance Modulator)

วงจรมอดูเลเตอร์ทำหน้าที่มอดูเลตสัญญาณความถี่ 70 เมกะเฮิร์ตซ์ กับข้อมูลที่ผ่านการเข้ารหัสแบบแมนเชสเตอร์มาแล้ว เอาท์พุทที่ได้จากวงจรมอดูเลเตอร์จะมีลักษณะเป็นสัญญาณบีทีเอสเค เมื่อนำเอาท์พุทจากวงจรมอดูเลเตอร์ 2 สัญญาณมารวมกันจะได้สัญญาณควิพีเอสเค ซึ่งมอดูเลเตอร์ที่ใช้ ใช้ มินิเซอร์กิต เบอร์ TUF - 5 โดยทำการต่อวงจรตามรูปที่ 3.16



รูปที่ 3.16 วงจรบาลานซ์มอดูเลเตอร์

3.9 การออกแบบวงจรขยายสัญญาณแบนด์วิดท์กว้าง

เลือกทรานซิสเตอร์ที่ใช้งาน โดยในการทดลองนี้เลือกใช้ ทรานซิสเตอร์ 2N3904 ซึ่งมีคุณสมบัติดังต่อไปนี้

$$f_t = 300 \text{ MHz ที่ } I_C = 14 \text{ mA}_{dc}$$

$$V_{CE} = 15 \text{ V}_{dc}$$

$$I_{C,max} = 30 \text{ mA}_{dc}$$

$$\text{Power Dissipation} = 180 \text{ mW}$$

การออกแบบเลือกให้วงจรมีกำลังขยายเท่ากับ 20 dB หรือ 10 เท่า ดังนั้น จะได้ว่า

$$\text{Gain} = \frac{R_{E1} + R_{F1}}{R_{E1}} = 10$$

การวิเคราะห์กระแสสลับ

$$\text{เลือก } R_{E1} = 10 \ \Omega$$

$$R_{F1} = 90 \ \Omega$$

$$\text{เลือก } R_{E2} = 210 \ \Omega$$

$$R_{F2} = 3 \text{ k}\Omega$$

$$R_{in} = 50.95 \ \Omega$$

$$R_{out} = 53.59 \ \Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิเคราะห์ไบอัส

เลือกให้ทรานซิสเตอร์ตัวที่ 1 รับภาระน้อยกว่าตัวที่ 2 โดยกำหนดให้ $V_{CC} = 12\text{ V}$ และ

$$\beta = 113 \text{ เท่า (จากค่าที่วัดจริง)}$$

$$I_{C1} = 10 \text{ mA}_{dc}$$

$$I_{C2} = 15 \text{ mA}_{dc}$$

กำหนด $V_{C2} = 7.5\text{ V}$

ได้ $V_{E1} = 0.1\text{ V}$ ทำให้ $V_{B1} = 0.8\text{ V}$

$$V_{E2} = 3.15\text{ V} \text{ ทำให้ } V_{B2} = 3.85 = V_{C1}$$

เป็นผลให้ $R_{C1} = 815\ \Omega$

$$R_{C2} = 300\ \Omega$$

เลือก RFC choke $\approx 560\ \mu\text{H}$

$$C_1 = 0.1\ \mu\text{F}$$

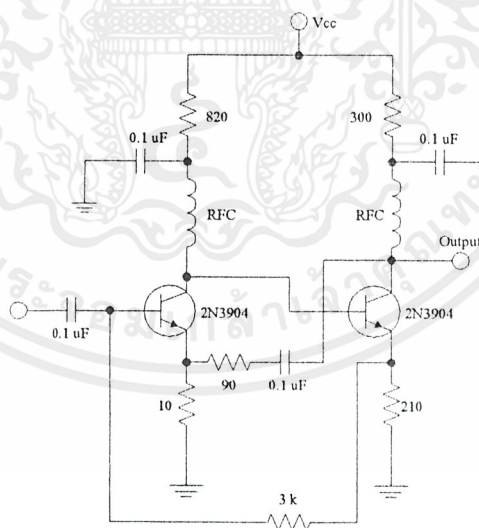
$$C_o = 0.1\ \mu\text{F}$$

ทำการ bypass RFF ด้วย Capacitor = $0.1\ \mu\text{F}$

$$C_p = 0.1\ \mu\text{F} \text{ bypass ac}$$

$$C_D = 0.1\ \mu\text{F} \text{ Block DC ให้ bias ง่ายขึ้น}$$

ดังนั้นรูปวงจรสมบูรณ์แสดงไว้ในรูป 3.17



รูปที่ 3.17 วงจรขยายสัญญาณแบบตัววัดที่กว้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 การออกแบบวงจรขยายสัญญาณอาร์เอฟขนาดเล็ก (Small signal RF Amplifier)

เลือกทรานซิสเตอร์ที่จะใช้งาน ในการทดลองนี้เลือกใช้ BFR 90 ซึ่งมีคุณสมบัติดังนี้

$$f_t = 5 \text{ GHz}$$

$$I_C = 10 \text{ mA}_{dc}$$

$$V_{CE} = 5 \text{ V}_{dc}$$

$$I_{C,max} = 30 \text{ mA}_{dc}$$

ขั้นตอนการคำนวณ

$$S_{11} = 0.33 \angle -75^\circ$$

$$S_{12} = 0.04 \angle 65^\circ$$

$$S_{21} = 12.33 \angle 115^\circ$$

$$S_{22} = 0.64 \angle -25^\circ$$

1. คำนวณหาเคลต้าแฟคเตอร์ (Delta - Factor)

$$\begin{aligned} \Delta &= s_{11}s_{22} - s_{12}s_{21} \\ &= (0.33 \angle -75^\circ \times 0.64 \angle -25^\circ) - (0.04 \angle 65^\circ \times 12.33 \angle 115^\circ) \\ &= 0.21 \angle -100^\circ - 0.49 \angle 180^\circ \\ &= 0.21 \angle -100^\circ + 0.49 \angle 0^\circ \\ &= 0.49 \angle -24.51^\circ \end{aligned}$$

2. คำนวณหาอินฮีเรนท สเตบิลิตี แฟคเตอร์ (Inherent Stability factor)

$$\begin{aligned} K &= \frac{1 + |\Delta|^2 + |s_{11}|^2 - |s_{22}|^2}{2|s_{12}s_{21}|} = \frac{1 + 0.49^2 - 0.33^2 - 0.64^2}{2 \times 12.33 \times 0.04} \\ &= 0.73 \end{aligned}$$

3. คำนวณ Input Stability circles

$$\begin{aligned} C_S &= s_{11} - \Delta s_{22}^* \\ &= 0.33 \angle -75^\circ - (0.49 \angle -24.51^\circ \times 0.64 \angle 25^\circ) \\ &= 0.33 \angle -75^\circ + 0.31 \angle 180.5^\circ \\ &= 0.39 \angle 235.061^\circ \end{aligned}$$

$$C_S^* = 0.39 \angle 124.939^\circ$$

$$|s_{11}|^2 - |\Delta|^2 = |0.33^2 - 0.49^2| = 0.13$$

$$\begin{aligned} C_S &= \text{center of } \Gamma_S \text{ circle} = \frac{C_S^*}{|s_{11}|^2 - |\Delta|^2} \\ &= \frac{0.39 \angle 124.939^\circ}{0.13} \\ &= 3 \angle 124.939^\circ \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}\gamma_s = \text{radius of circles} &= \frac{|s_{12}s_{21}|}{\left| |s_{11}|^2 - |\Delta|^2 \right|} = \frac{12.33 \times 0.04}{0.13} \\ &= 3.79\end{aligned}$$

4. คำนวณ output stability circles

$$\begin{aligned}C_\ell &= s_{22} - \Delta s_{11}^* = 0.64 \angle -25^\circ - (0.49 \angle -24.51^\circ \times 0.33 \angle -75^\circ) \\ &= 0.64 \angle -25^\circ + 0.16 \angle 230.49^\circ \\ &= 0.62 \angle -39.47^\circ\end{aligned}$$

$$C_\ell^* = 0.62 \angle 39.47^\circ$$

$$\left| |s_{22}|^2 - |\Delta|^2 \right| = 0.17$$

$$\begin{aligned}C_\ell &= \text{center of } \Gamma_\ell \text{ circles} = \frac{C_\ell^*}{\left| |s_{22}|^2 - |\Delta|^2 \right|} \\ &= \frac{0.62 \angle 39.47^\circ}{0.17} \\ &= 3.64 \angle 39.47^\circ\end{aligned}$$

$$\begin{aligned}\gamma_\ell = \text{radius of circle} &= \frac{|s_{12}s_{21}|}{\left| |s_{22}|^2 - |\Delta|^2 \right|} \\ &= \frac{12.33 \times 0.04}{0.17} \\ &= 2.90\end{aligned}$$

5. อัตราขยายสูงสุด (Gain max)

$$\text{Gain}_{\max} = \frac{|s_{21}|}{|s_{12}|} = \frac{12.33}{0.04} = 308.25 \quad (24.88 \text{ db})$$

6. ต้องการอัตราขยาย 20 dB (Gain = 20 dB)

$$g_p \frac{100}{|s_{21}|^2} = \frac{100}{12.33} = 0.65$$

$$\begin{aligned}d_{p\ell} &= \frac{g_p c_\ell^*}{\left| 1 + g_p (|s_{22}|^2 - |\Delta|^2) \right|} = \frac{0.65 \times \angle 39.47^\circ}{1 + 0.65 \times 0.17} \\ &= 0.36 \angle 39.47^\circ\end{aligned}$$

$$\begin{aligned}\gamma_{p\ell} &= \frac{\sqrt{1 - 2k |s_{12}s_{21}| g_p + |s_{12}s_{21}|^2 g_p}}{\left| 1 + g_p (|s_{22}|^2 - |\Delta|^2) \right|} \\ &= \frac{\sqrt{1 - (2 \times 0.73 \times 0.04 \times 12.33 \times 0.65 + (12.33 \times 0.04 \times 0.65)^2)}}{(1 + 0.65 \times 0.17)} \\ &= 0.717\end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเลือก Z_ℓ หรือ $\Gamma_\ell = 0$ ($Z_\ell = 50$)

$$\Gamma_{in} = s_{11} + \frac{s_{12}s_{21}\Gamma_\ell}{1 - s_{22}\Gamma_\ell} \quad : \quad \frac{s_{12}s_{21}\Gamma_\ell}{1 - s_{22}\Gamma_\ell} = 0$$

$$\Gamma_{in} = s_{11}$$

$$\Gamma_{in} = 0.33 \angle -75^\circ$$

$$Z_{in} = \frac{1 + 0.33 \angle -75^\circ}{1 - 0.33 \angle -75^\circ} = \frac{1.1312 \angle -16.366^\circ}{0.685 \angle 19.2146194^\circ}$$

$$= 1.16799 \angle -35.58^\circ$$

$$Z_{in} = 0.9499 - j0.679$$

$$= 47.49 - j33.95$$

เมื่อ $Z_{out} = 50 \text{ ohm}$

7. คำนวณ Matching Network

$$Q_s = Q_p = \sqrt{\frac{R_p}{R_s} - 1} = \sqrt{\frac{50}{47.49} - 1} = 0.229$$

$$Q_s = \frac{X_s}{R_s} : X_s = Q_s R_s = 10.44 \Omega$$

$$Q_p = \frac{R_p}{X_p} : X_p = \frac{R_p}{Q_p} = \frac{50}{0.229} = 218.3 \Omega$$

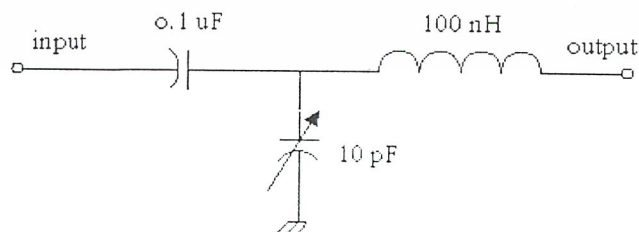
เลือก $X_s = L$ ดังนั้น X_s ใหม่ $= 10.44 + 33.95 = 44.39$

เราเลือกให้ X_s เป็นอินดักทีฟและ X_p เป็นแคปาซิทีฟเนื่องจากคำนวณที่ 70 MHz จะได้ :

$$L = \frac{X_s}{\omega} = \frac{44.39}{2\pi(70 \times 10^6)} = 100.9 \text{ nH}$$

$$C = \frac{1}{\omega X_p} = \frac{1}{2\pi(70 \times 10^6)(227.27)} = 10 \text{ pF}$$

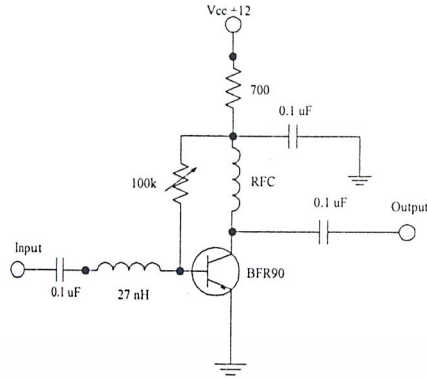
นำค่าต่างๆ ที่ได้ไปสร้างวงจรแมชชิงอิมพีแดนซ์ดังรูป 3.18



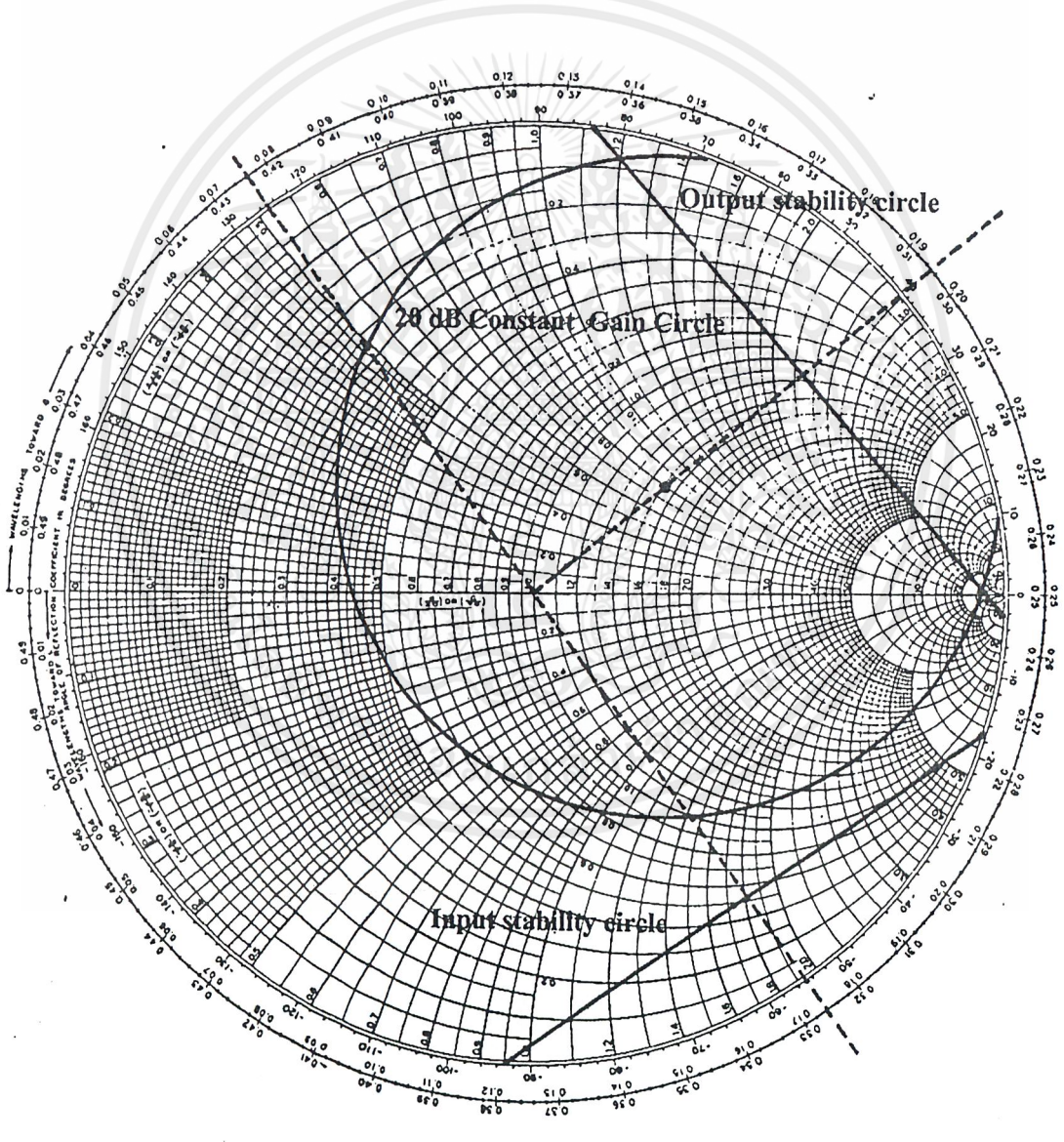
รูปที่ 3.18 วงจรแมชชิงอิมพีแดนซ์จากการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการคำนวณสามารถนำมาต่อวงจรที่ใช้งาน ดังแสดงในรูป 3.19



รูปที่ 3.19 วงจรขยายสัญญาณอาร์เอฟขนาดเล็ก



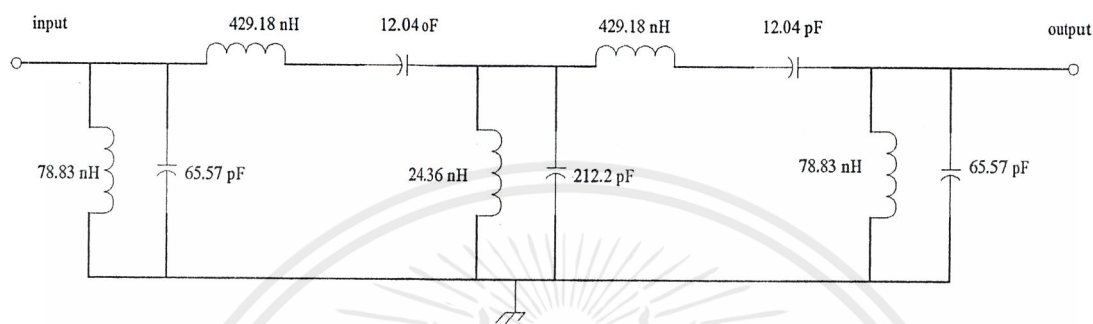
รูปที่ 3.20 สมิทชาร์ท ที่ใช้ในการออกแบบวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรภาครับ

3.11 การออกแบบวงจรกรองความถี่ผ่าน

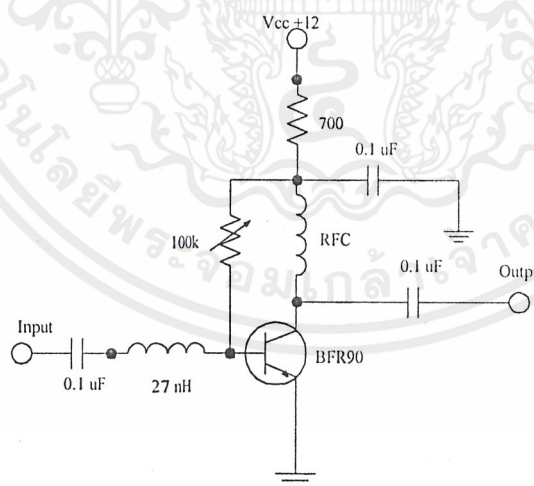
เมื่อรับสัญญาณที่ส่งมาจากภาคส่ง ต้องทำการกรองความถี่ที่ไม่ต้องการออก ดังนั้นจึงต้องออกแบบวงจรกรองความถี่ผ่านทางด้านภาครับด้วย โดยอาศัยหลักการคำนวณเดียวกันกับ หัวข้อ 3.6 วงจรที่ใช้แสดงดังรูปที่ 3.21



รูปที่ 3.21 วงจรกรองความถี่ผ่าน 70 เมกะเฮิรตซ์

3.12 การออกแบบวงจรขยายสัญญาณอาร์เอฟขนาดเล็ก

ทำหน้าที่ขยายสัญญาณที่รับได้ ซึ่งผ่านวงจรกรองความถี่ผ่าน 70 เมกะเฮิรตซ์แล้วหลักการคำนวณใช้หลักการเดียวกันกับหัวข้อ 3.10 วงจรที่ออกแบบได้แสดงดังรูปที่ 3.22

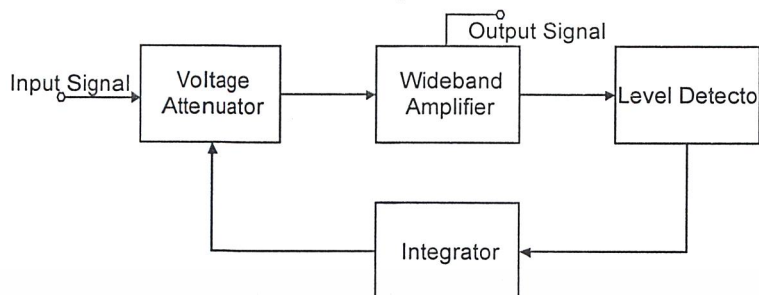


รูปที่ 3.22 วงจรขยายสัญญาณความถี่วิทยุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.13 วงจรควบคุมอัตราขยายอัตโนมัติ(Automatic Gain Control: AGC)

วงจรถูกประกอบด้วยบล็อกไดอะแกรมที่สำคัญดังต่อไปนี้

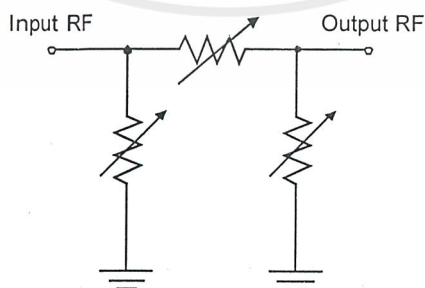


รูปที่ 3.23 บล็อกไดอะแกรมวงจรถูก

หลักการการทำงานของระบบคือสัญญาณอินพุตที่ได้มาจากวงจรส่วนหน้านั้นมีขนาดไม่เท่ากันจะถูกปรับขนาดของแอมพลิจูดด้วยวงจรถอดทอนสัญญาณ ซึ่งจะทำการลดทอนสัญญาณในอัตราที่ไม่เท่ากันขึ้นอยู่กับแรงดันที่มากควบคุม แรงดันที่มากควบคุมนั้น ได้มาจากการตีเทคนิคนาของสัญญาณอินพุตนั่นเอง แต่สัญญาณที่เข้าวงจรตีเทคนิคระดับแรงดัน จะต้องมีความถี่พอที่จะตีเทคนิคนาออกเป็นไฟตรงได้ จึงต้องขยายสัญญาณก่อนเข้าวงจรตีเทคนิคระดับแรงดันด้วยวงจรถอดทอนสัญญาณความถี่ช่วงกว้าง แรงดันไฟตรงที่ตีเทคนิคนาออกมาได้จะถูกกรองให้เรียบสม่ำเสมอและปรับระดับแรงดันด้วยวงจรถอดทอนอีกรั้งหนึ่ง การทำงานของระบบจะเป็นดังบล็อกไดอะแกรมในรูปที่ 3.23

3.13.1 วงจรถอดทอนสัญญาณที่ควบคุมด้วยแรงดัน

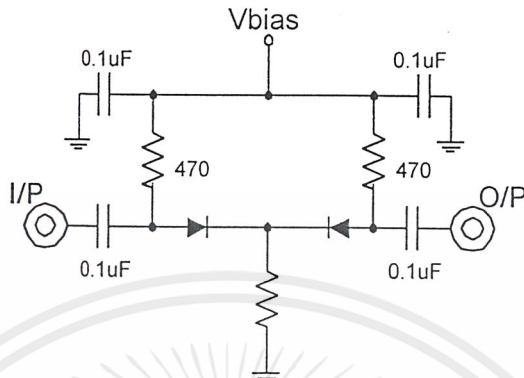
วงจรถอดทอนสัญญาณที่ใช้ในโครงการนี้ จะใช้คุณสมบัติการเปลี่ยนแปลงอิมพีแดนซ์ของไดโอด โดยการเปลี่ยนแปลงค่าอิมพีแดนซ์จะขึ้นอยู่กับแรงดันไฟตรงที่ไบอัสให้ ดังนั้นเราจึงสามารถควบคุมความต้านทานของไดโอดได้โดยการปรับกระแสจรมูลย์ของไดโอดดังรูปที่ 3.24 จะเห็นว่ามีลักษณะเหมือนกับวงจรถอดทอนสัญญาณซึ่งต่อกันแบบพาย(π -Network) ซึ่งการทำงานของวงจรถอดทอนสัญญาณที่คล้ายกันตัวต้านทานที่แปรค่าได้ เมื่อป้อนกระแสไบอัสแก่ไดโอด ความต้านทานของวงจรถอดทอนจะเปลี่ยนแปลงและทำให้ปริมาณการลดทอนเปลี่ยนแปลงด้วย ฉะนั้นเราจึงสามารถปรับค่าแอมพลิจูดของสัญญาณอาร์เอฟที่ป้อนเข้าที่อินพุตได้โดยการปรับกระแสไบอัสตรง



รูปที่ 3.24 วงจรถอดทอนสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรที่ออกแบบใช้งานใช้ไดโอดเบอร์ 1N60 ต่อวงจรดังรูปที่ 3.24 สัญญาณอินพุทจะเข้าที่ด้านหนึ่งของไดโอด และสัญญาณเอาต์พุทออกอีกด้านหนึ่ง โดยที่สัญญาณเอาต์พุทจะถูกลดทอนขนาดไม่เท่ากัน ขึ้นอยู่กับขนาดไฟไบอัส ถ้าไฟที่ไบอัสมากการลดทอนจะน้อยลง



รูปที่ 3.25 วงจรลดทอนสัญญาณที่ควบคุมด้วยแรงดัน

เนื่องจากประสิทธิภาพของวงจรลดทอนแบบนี้จะให้ระดับเอาต์พุทที่มีกำลังต่ำๆ แต่สามารถตอบสนองการทำงานในช่วงความถี่ วีเอชเอฟ หรือ ยูเอชเอฟ ได้ดี ขนาดของสัญญาณไม่ถูกลดทอนไปตามความถี่

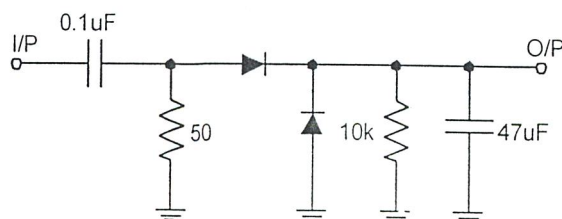
3.13.2 วงจรขยายสัญญาณความถี่ช่วงกว้าง

เราสามารถนำวงจรขยายความถี่ช่วงกว้างที่ออกแบบไว้แล้วในภาคขยายสัญญาณไอเอฟ มาใช้งานได้ (ขั้นตอนการออกแบบและรูปวงจรได้กล่าวไว้แล้วสามารถดูได้ที่หัวข้อ 3.9) โดยใช้วงจรขยายสัญญาณความถี่ช่วงกว้าง 2 ชุด ซึ่งมีอัตราขยายชุดละประมาณ 12 dBm ต่อเข้าด้วยกัน ดังนั้นอัตราขยายรวมจะมีค่าประมาณ 24 dBm เพื่อให้สัญญาณเอาต์พุทมีขนาดสูงพอที่จะนำไปตีเทคได้ การเกิดการรบกวนกับวงจร เอจีซี ในการดึงสัญญาณออกไปใช้งาน ลักษณะการต่อเป็นดังบล็อกไดอะแกรมในรูปที่ 3.23

3.13.3 วงจรดีเทคเตอร์ระดับแรงดัน

วงจรดีเทคเตอร์ระดับแรงดันจะทำหน้าที่ดีเทคแอมพลิจูดของสัญญาณอินพุทเป็นแรงดันไฟตรง เพื่อใช้เป็นแรงดันไบอัสส่งกลับไปควบคุมวงจรลดทอนสัญญาณ การดีเทคสัญญาณไฟตรง สัญญาณอินพุทที่จะเข้ามายังวงจรดีเทคเตอร์ควรมีขนาดสัญญาณมากกว่า 0 dBm วงจรดีเทคเตอร์จึงจะทำงานได้ ดังนั้นสัญญาณที่มาจากวงจรขยายความถี่ช่วงกว้างควรมีค่ามากกว่า 0 dBm ขึ้นไป

วงจรดีเทคเตอร์ที่ใช้ในวงจรนี้ จะใช้ไดโอด (diode) เบอร์ 1N60 เป็นตัวดีเทคสัญญาณ แรงดันที่ตกคร่อมไดโอดจะมีค่าประมาณ 0.3 โวลต์ ดังนั้นจะเห็นว่ามันสามารถทำงานได้ดี เมื่อสัญญาณอินพุทที่เข้ามา มีขนาดน้อยๆ



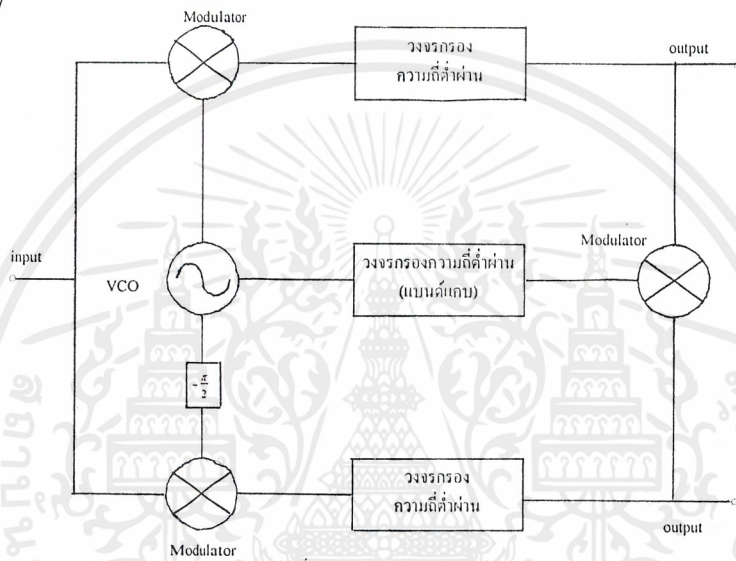
รูปที่ 3.26 วงจรดีเทคเตอร์ระดับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดสัญญาณไฟตรงที่คิเทคได้จะถูกขยายด้วยวงจร ขยายสัญญาณแบบไม่กลับเฟส โดยใช้ LM357 แล้วจึงส่งไปยังวงจรอินทิเกรเตอร์ เพื่อเปรียบเทียบแรงดันอ้างอิง แล้วกรองผ่านวงจรอินทิเกรเตอร์ซึ่งเป็นเหมือนวงจร ความถี่ต่ำผ่านได้เป็นแรงดันไฟ เอจีซี ส่งไปไบอัสให้วงจรลดทอนสัญญาณ ให้ปรับขนาดสัญญาณอินพุตที่เข้ามาให้เหมาะสม เอาท์พุทที่ออกที่ตำแหน่งเอาท์พุทของวงจรขยายความถี่ ช่วงกว้าง แสดงแรกจึงมีขนาดเท่ากัน ไม่ว่าสัญญาณที่เข้าที่วงจรลดทอนจะมีขนาดใหญ่หรือเล็กก็ตาม

3.14 การออกแบบวงจรกู้สัญญาณคลื่นพาหะ (Carrier Recovery)

ใช้หลักการการทำงานของคอสเทสลูป (Costas's loop) ตามทฤษฎีในบทที่ 2 บล็อกไดอะแกรม แสดงดังรูปที่ 3.27

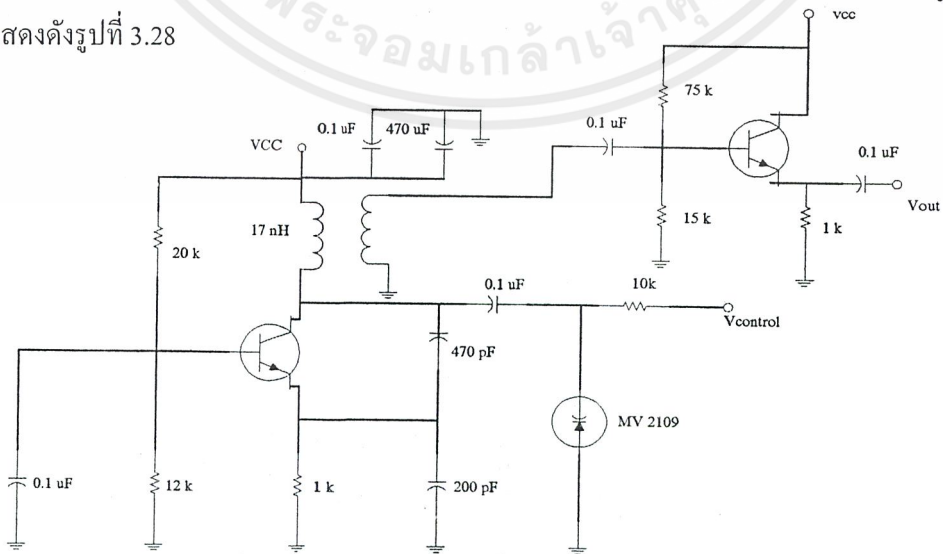


รูปที่ 3.27 บล็อกไดอะแกรมของคอสเทสลูป

จากบล็อกไดอะแกรมดังรูปที่ 3.27 จะเห็นว่าคอสเทสลูปประกอบด้วยวงจรต่าง ๆ ดังต่อไปนี้

3.14.1 การออกแบบวงจร โวลต์เตจคอนโทรลอสซิลเลเตอร์

การออกแบบวงจร โวลต์เตจคอนโทรลอสซิลเลเตอร์ ใช้หลักการเดียวกันกับหัวข้อ 3.4 รูปวงจรรที่ใช้แสดงดังรูปที่ 3.28

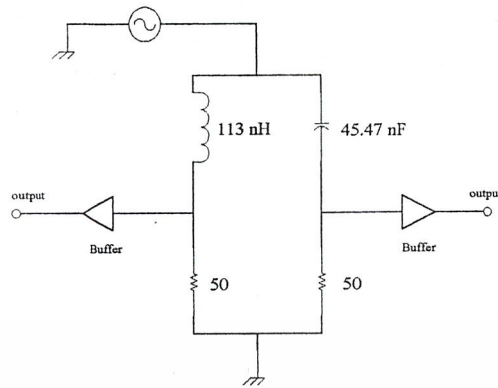


รูปที่ 3.28 วงจรโวลต์เตจคอนโทรลอสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.14.2 การออกแบบวงจรชิฟเฟส

การออกแบบวงจรชิฟเฟสใช้หลักการเดียวกันกับหัวข้อ 3.7 วงจรที่ใช้แสดงดังรูป 3.29



รูปที่ 3.29 วงจรชิฟเฟส $\pi/2$

3.14.3 การออกแบบวงจรกรองความถี่ต่ำผ่าน (คัทออฟ 10.24 เมกะเฮิร์ตซ์)

การออกแบบวงจรกรองความถี่ต่ำผ่านใช้หลักการจากหัวข้อ 3.6 โดยใช้วงจรกรองความถี่ต่ำแบบ บัตเตอร์เวิร์ทอันดับ 7

จากสูตร

$$C = \frac{C_n}{2\pi f_c R}$$

$$L = \frac{RL_n}{2\pi f_c}$$

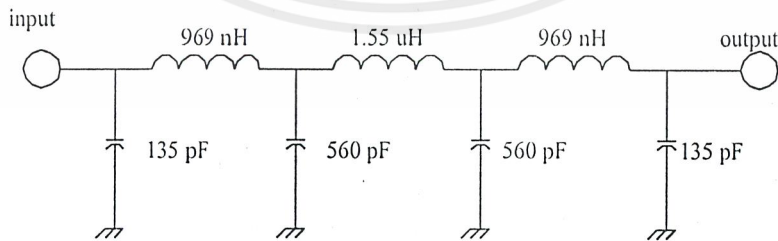
$$C_1 = C_7 = \frac{0.445}{2\pi \times 10.24 \times 10^6 \times 50} = 138.32 \text{ pF}$$

$$C_3 = C_5 = \frac{1.802}{2\pi \times 10.24 \times 10^6 \times 50} = 560 \text{ pF}$$

$$L_2 = L_6 = \frac{50 \times 1.247}{2\pi \times 10.24 \times 10^6} = 969 \text{ nH}$$

$$L_4 = \frac{50 \times 2}{2\pi \times 10.24 \times 10^6} = 1.55 \text{ }\mu\text{H}$$

ได้วงจรแสดงดังรูปที่ 3.30

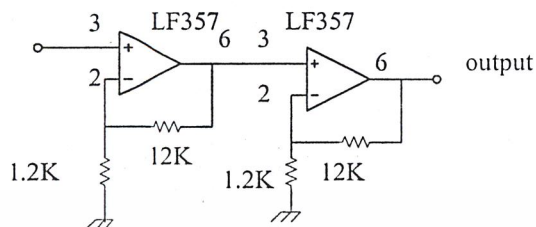


รูปที่ 3.30 วงจรกรองความถี่ต่ำผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.14.4 การออกแบบวงจรขยายสัญญาณ

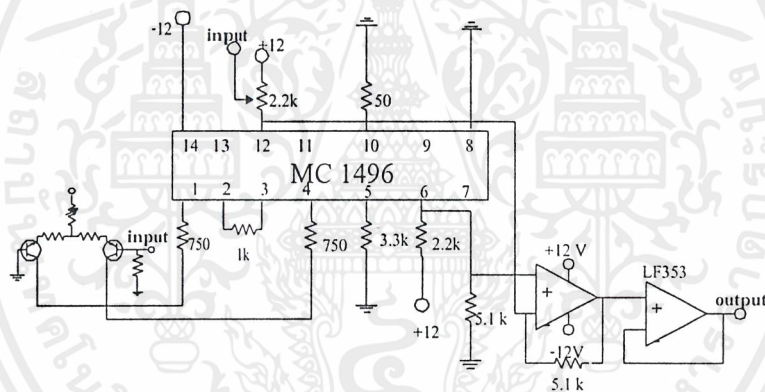
สัญญาณข้อมูลที่ได้จาก วงจรกรองความถี่ต่ำจะมีขนาดเล็กจึงทำการขยายสัญญาณโดยใช้การ ออกแบบวงจรโดยใช้อุปกรณ์ แอคทีฟ โดยใช้ ออปแอมป์ เบอร์ 357 โดยมีอัตราขยาย 100 เท่า วงจร ขยายสัญญาณแบบ แอคทีฟ ที่ออกแบบได้แสดงดังรูป 3.31



รูปที่ 3.31 วงจรขยายสัญญาณโดยใช้ออปแอมป์ เบอร์ 357

3.14.5 การออกแบบวงจรคูณสัญญาณ (Multiplier)

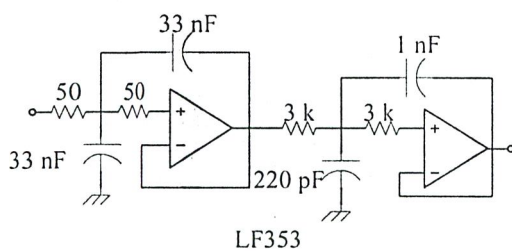
สัญญาณที่ทำการขยายมาแล้วหลังการคิมอดูเลต ทั้งทางด้านแกน I และ แกน Q จะถูกนำมาคูณ สัญญาณกันเพื่อให้ได้ ไฟตรงไปควบคุมโวลท์เตจ ในวงจร โวลท์เตจคอนโทรลอสซิลเลเตอร์ การออก แบบใช้ไอซีเบอร์ 1496 ซึ่งต่อวงจรดังรูปที่ 3.32



รูปที่ 3.32 วงจรคูณสัญญาณ

3.14.6 การออกแบบวงจรกรองความถี่ต่ำผ่านแบนด์แคบ

สัญญาณที่ได้จากวงจรคูณสัญญาณ จะต้องผ่านวงจรกรองความถี่ต่ำแบนด์แคบซึ่งเป็นลูป ฟิลเตอร์ เพื่อกรองเฉพาะไฟตรง(dc) ไปควบคุม โวลท์เตจในวงจร โวลท์เตจคอนโทรลอสซิลเลเตอร์ ซึ่ง วงจรลูปฟิลเตอร์ที่ใช้ในการทดลองจะใช้วงจรกรองความถี่ต่ำคัทออฟที่ 100กิโลเฮิรตซ์ดังรูปที่ 3.33

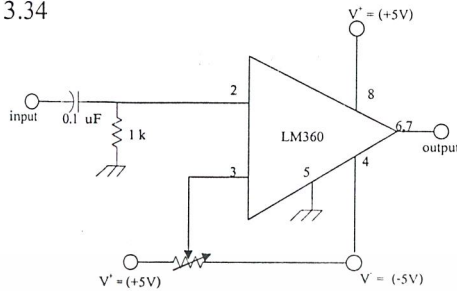


รูปที่ 3.33 วงจร ลูปฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.15 วงจรเปรียบเทียบ (Comparator)

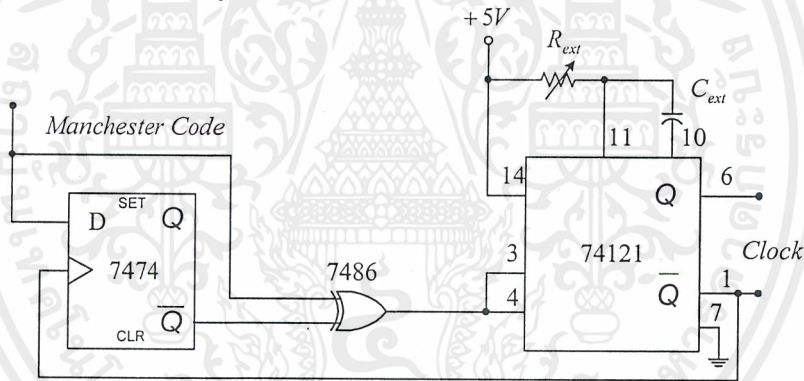
สัญญาณที่ทำการดีมอดูเลตออกมาได้จากวงจรคอสเทสลับนั้นสัญญาณจะมีความผิดเพี้ยนเกิดขึ้น ดังนั้นจึงต้องมีวงจรเปรียบเทียบสัญญาณซึ่งจะทำให้สัญญาณที่ได้มีลักษณะเป็นพัลส์ วงจรเปรียบเทียบสัญญาณที่ในการทดลองแสดงดังรูปที่ 3.34



รูปที่ 3.34 วงจรเปรียบเทียบสัญญาณ

3.16 วงจรกู้สัญญาณนาฬิกา (Clock Recovery)

เมื่อได้สัญญาณพัลส์ออกมาจากวงจรเปรียบเทียบแล้ว นำมาเข้าวงจรกู้สัญญาณเพื่อให้ได้สัญญาณนาฬิกากลับมา เพื่อใช้ในการถอดรหัสแมนเชสเตอร์ในวงจรกู้สัญญาณจะใช้ดีฟลิปฟล็อป (D-Flipflop : ใช้ไอซีเบอร์ 74HC74) เอกซ์คลูซีฟออร์เกท (XOR gate :ใช้ไอซีเบอร์ 74HC86) และ โมโนสเตเบิล (Monostable : ใช้ไอซีเบอร์ 74121) ดังรูปที่3.35



รูปที่ 3.35 วงจรกู้สัญญาณนาฬิกา

โดยที่ค่าความต้านทาน (R)และค่าตัวเก็บประจุ (C)ที่ใช้ในวงจรกู้สัญญาณในรูปที่ 3.35 สามารถคำนวณได้ดังนี้

$$T = \frac{1}{f} = \frac{1}{1.024M} = 976.56 \text{ nS}$$

จาก $T = KCR$

โดยที่ $K \approx 0.7$ (ใช้ได้ที $C > 1000 \text{ pF}$)

T = ความกว้างของพัลส์ของสัญญาณนาฬิกา หน่วย ns

C = ค่าของตัวเก็บประจุ หน่วย pF

R = ค่าความต้านทาน หน่วย kΩ

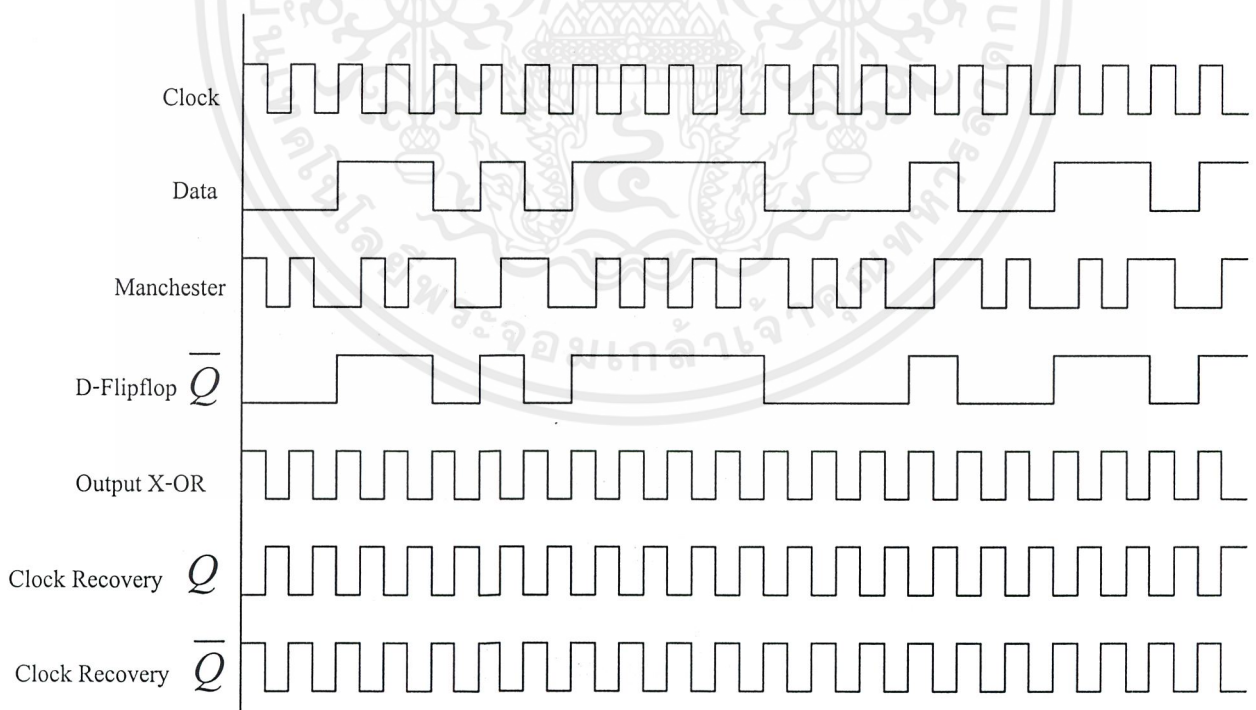
ที่นี้กำหนดให้ $C = 0.01 \mu F$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R = \frac{T}{KC} = \frac{976.56 \times 10^{-9}}{0.7 \times 0.01 \times 10^{-6}} \cong 139.5 \Omega$$

ค่าความต้านทานและตัวเก็บประจุที่ได้จะเป็นตัวกำหนดค่าคงที่เวลา ในการต่อวงจรจะกำหนดให้ค่าความต้านทานเป็นแบบปรับค่าได้เพื่อสามารถปรับค่าคาบเวลาของโมโนสเตเบิลได้ เวลาใช้งานจะปรับค่าคาบเวลาให้ได้ค่าควิตี้ไซเคิล(Duty Cycle) มากกว่า 50 % เล็กน้อย โดยสัญญาณนาฬิกาที่ได้จริง (ขา 6) จะกลับเฟสกับทางด้านส่ง จึงเลือกใช้เอาท์พุทจากขา 1 (\overline{Q}) ซึ่งจะมีค่าควิตี้ไซเคิลต่ำกว่า 50 % เล็กน้อย แต่มีเฟสตรงกันกับทางด้านส่ง เพื่อที่จะสามารถตีเทคต์ค่าได้อย่างถูกต้อง

เริ่มต้นการทำงานสัญญาณรหัสแมนเชสเตอร์ จะแยกเข้าขา D ของดีฟลิปฟลอปและขา 1 ของเอกซ์คลูซีฟออร์เกท ถ้า \overline{Q} มีค่าเริ่มต้นเป็น 0 เมื่อสัญญาณที่เข้าขา 1 ของเอกซ์คลูซีฟออร์เกทมีค่าเปลี่ยนจาก 1 เป็น 0 จะทำให้อาท์พุทของเอกซ์คลูซีฟออร์เกทเปลี่ยนจาก 1 เป็น 0 ซึ่งจะทำให้โมโนสเตเบิลทำงานเนื่องจากโมโนสเตเบิลทำงานที่ขอบขาลงของสัญญาณ สัญญาณพัลส์จะถูกสร้างออกมาที่ขา 6 ของไอซีซึ่งมีความกว้างพัลส์เท่ากับค่าคงที่เวลา RC สัญญาณที่ขา 1 จะเป็นส่วนกลับของสัญญาณของขา 6 ซึ่งเราจะนำไปเข้าขาสัญญาณนาฬิกาของดี-ฟลิปฟลอป เพื่อทริกให้ฟลิปฟลอปปรับสัญญาณรหัสแมนเชสเตอร์ที่ขอบขาขึ้นของสัญญาณนาฬิกา จะทำให้สัญญาณขา 2 ของเอกซ์คลูซีฟออร์เกทตรงข้ามกับสัญญาณที่เข้าขา 1 ทำให้อาท์พุทของเอกซ์คลูซีฟออร์เกทเป็น 1 เมื่ออินพุททางขา 1 เปลี่ยนตามรหัสแมนเชสเตอร์แต่ขา 2 ไม่เปลี่ยนเนื่องจากไม่มีสัญญาณนาฬิกาทริก จึงทำให้สถานะของเอกซ์คลูซีฟออร์เปลี่ยนจาก 1 เป็น 0 เกิดขอบขาลงไปทริกโมโนสเตเบิลวนไปเรื่อยๆอยู่เช่นนี้ จะได้สัญญาณนาฬิกาออกมาที่ขา 1 ของโมโนสเตเบิล ซึ่งนำไปใช้ในการถอดรหัสต่อไป

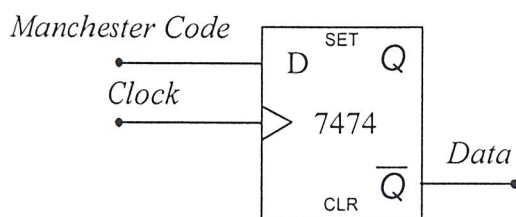


รูปที่ 3.36 ไม้โมโคะแกรมของวงจรสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

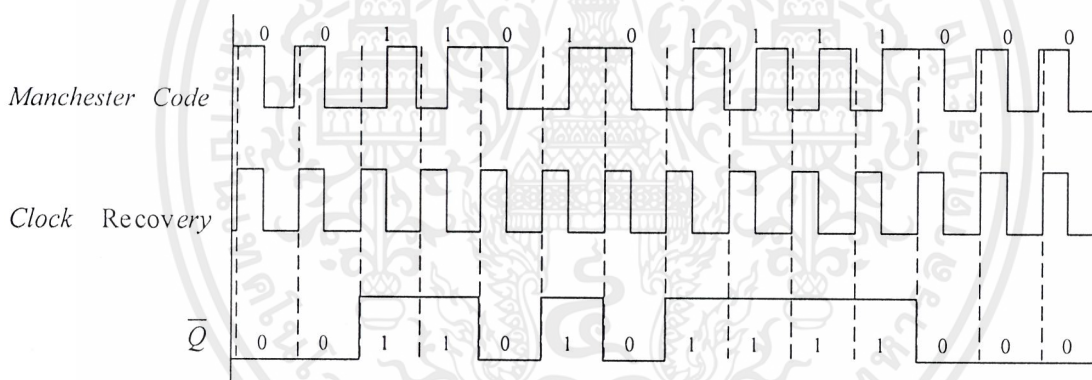
3.17 วงจรถอดรหัสแมนเชสเตอร์ (Manchester Decoder)

สามารถทำการถอดรหัสได้โดยนำสัญญาณแมนเชสเตอร์และสัญญาณนาฬิกาที่ถูกกลับมาผ่านดีฟลิปฟลอป จะได้ข้อมูลเดิมกลับคืนมา



รูปที่ 3.37 วงจรถอดรหัสแมนเชสเตอร์

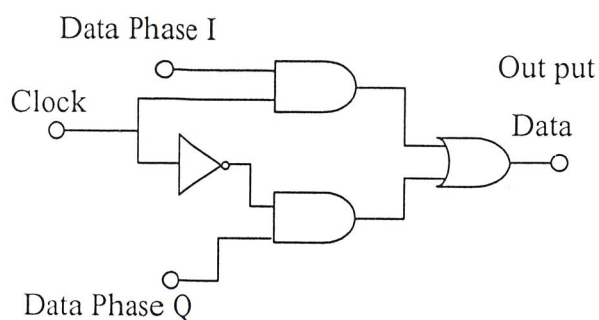
โดยหลักการของดีฟลิปฟลอปคือ ฟลิปฟลอปจะคงสภาพเอาท์พุทเดิมจนกว่าจะมีสัญญาณนาฬิกาขาขึ้น และอินพุทเข้ามาใหม่ หากอินพุทมีสถานะเดิม สถานะเอาท์พุทจะไม่เปลี่ยน ซึ่งจะทำให้ได้สัญญาณที่เป็นข้อมูลจากทางด้านส่งกลับคืนมา



รูปที่ 3.38 รูปของสัญญาณจากการถอดรหัสแมนเชสเตอร์โดยใช้ดีฟลิปฟลอป

3.18 การออกแบบวงจรเปลี่ยนสัญญาณขนานเป็นอนุกรม

สัญญาณข้อมูลทั้งทางด้านแนวแกน I และ แนวแกน Q นั้นจะอยู่ในรูปที่ขนานกันอยู่ ดังนั้นจะต้องนำข้อมูลมาอนุกรมกันเพื่อให้สัญญาณรวมกันให้อยู่ในรูปแบบดังที่ส่งข้อมูลมาการออกแบบวงจรรวมสัญญาณดิจิทัลโดยต่อวงจรดังรูปที่ 3.39



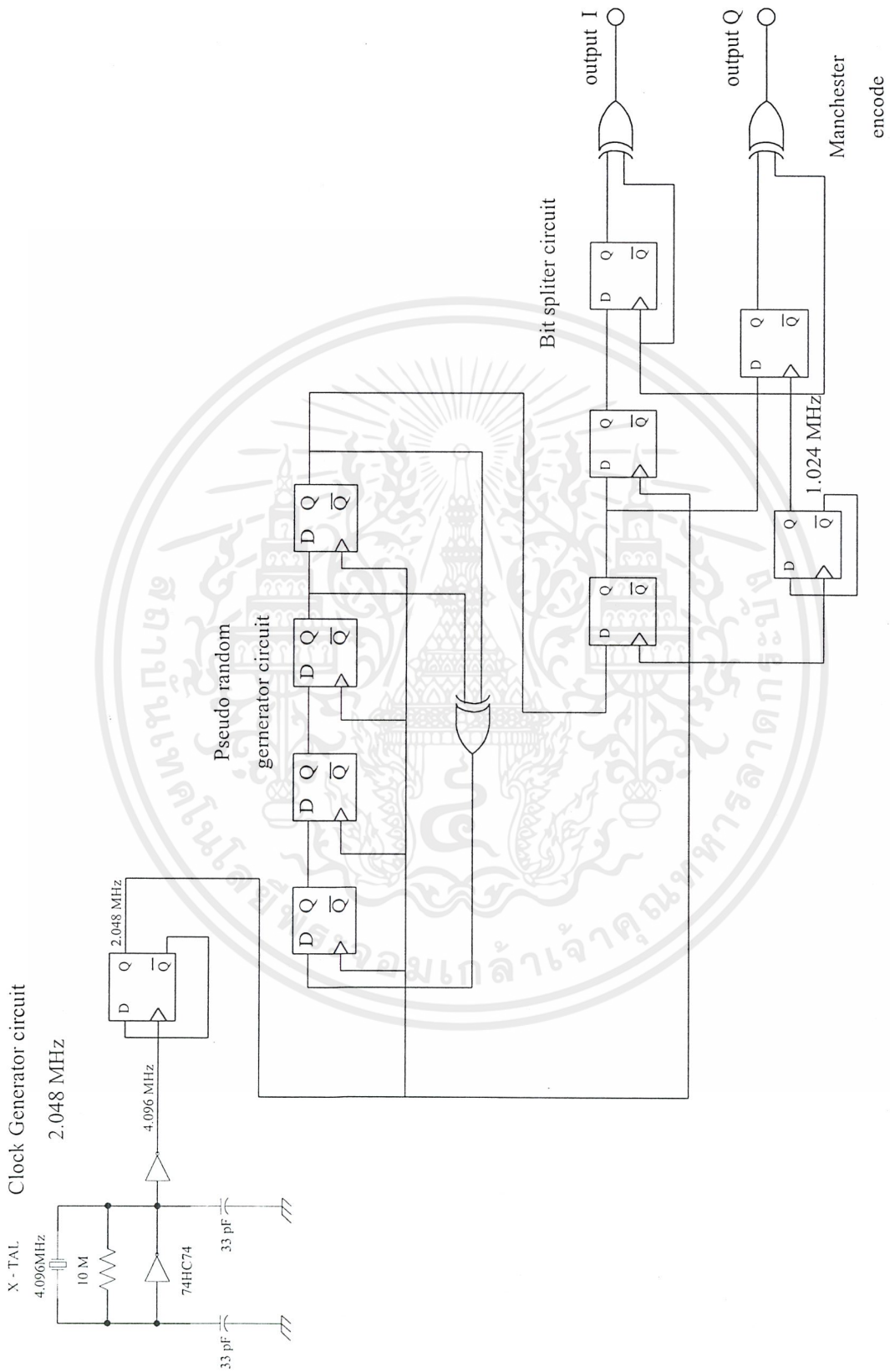
รูปที่ 3.39 วงจรเปลี่ยนสัญญาณแบบขนานเป็นอนุกรมที่ใช้ในการทดลอง

3.19 วงจรรวมของภาคส่งและภาครับ

จากวงจรทั้งหมดที่กล่าวมาทางข้างต้นจะได้รูปวงจรรวมของทางด้านเครื่องส่งและทางด้านเครื่องรับ ดังรูปที่ 3.40 และ 3.41

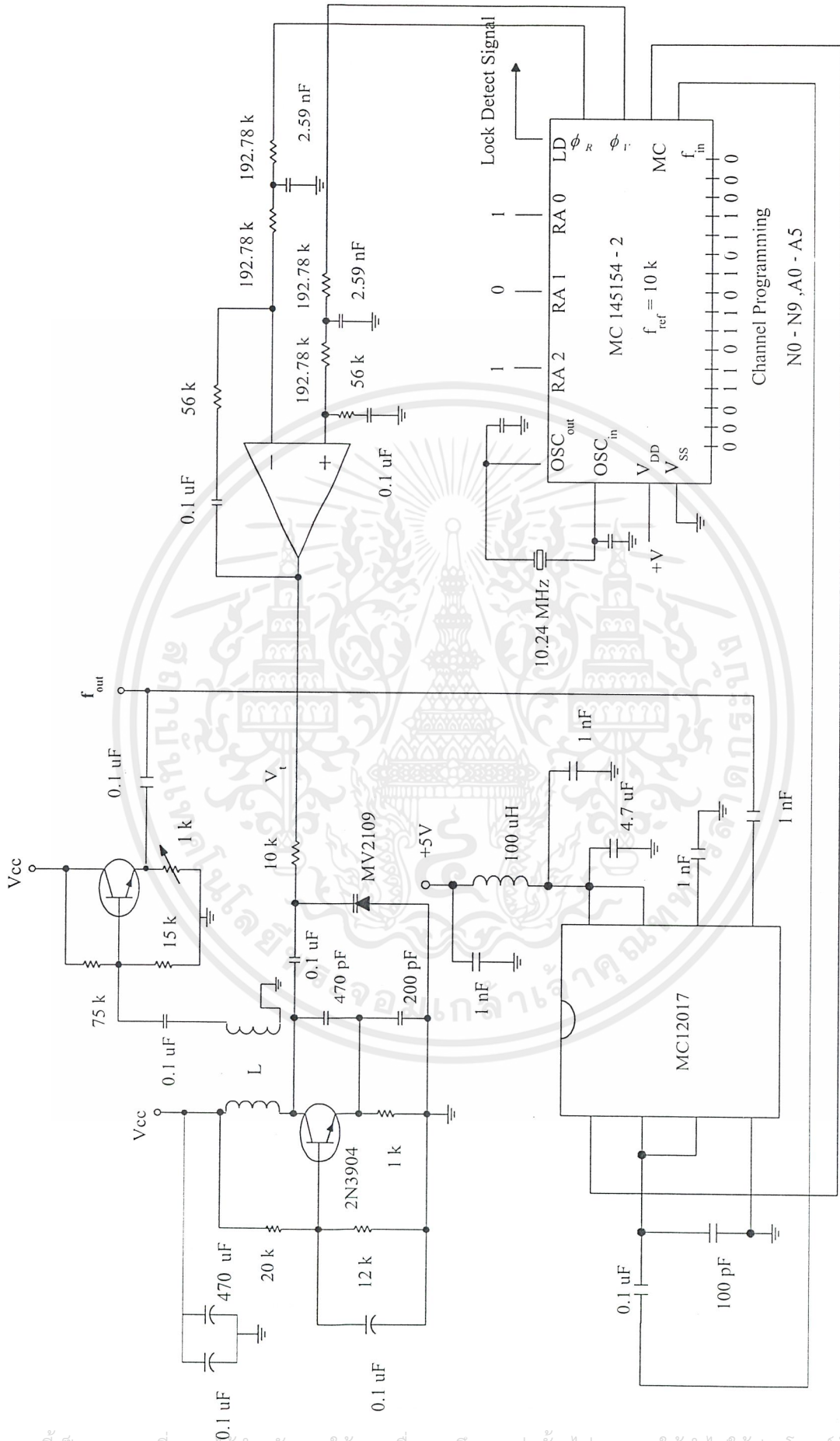


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



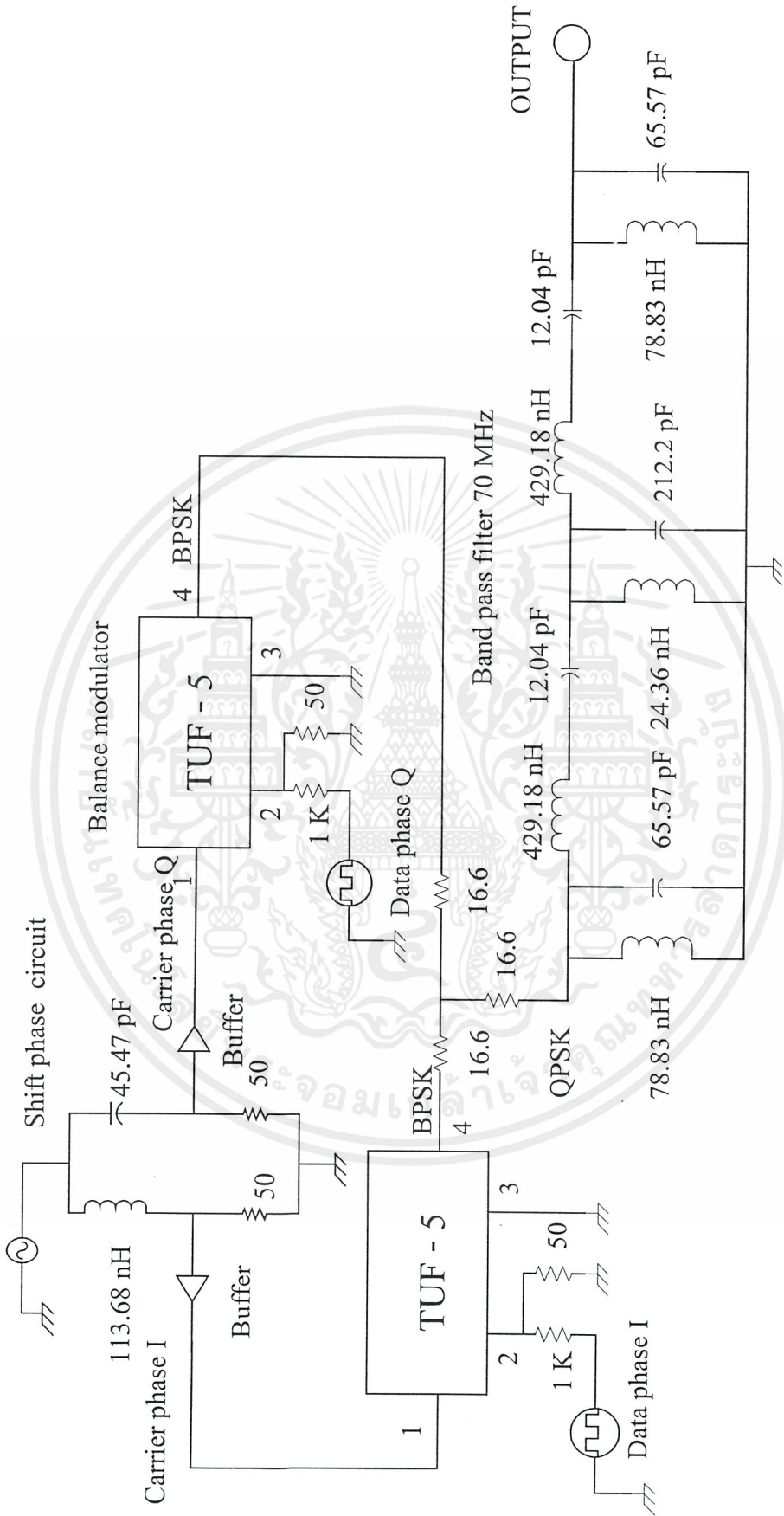
รูปที่ 3.40 (a) แสดงวงจรรวมทางภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



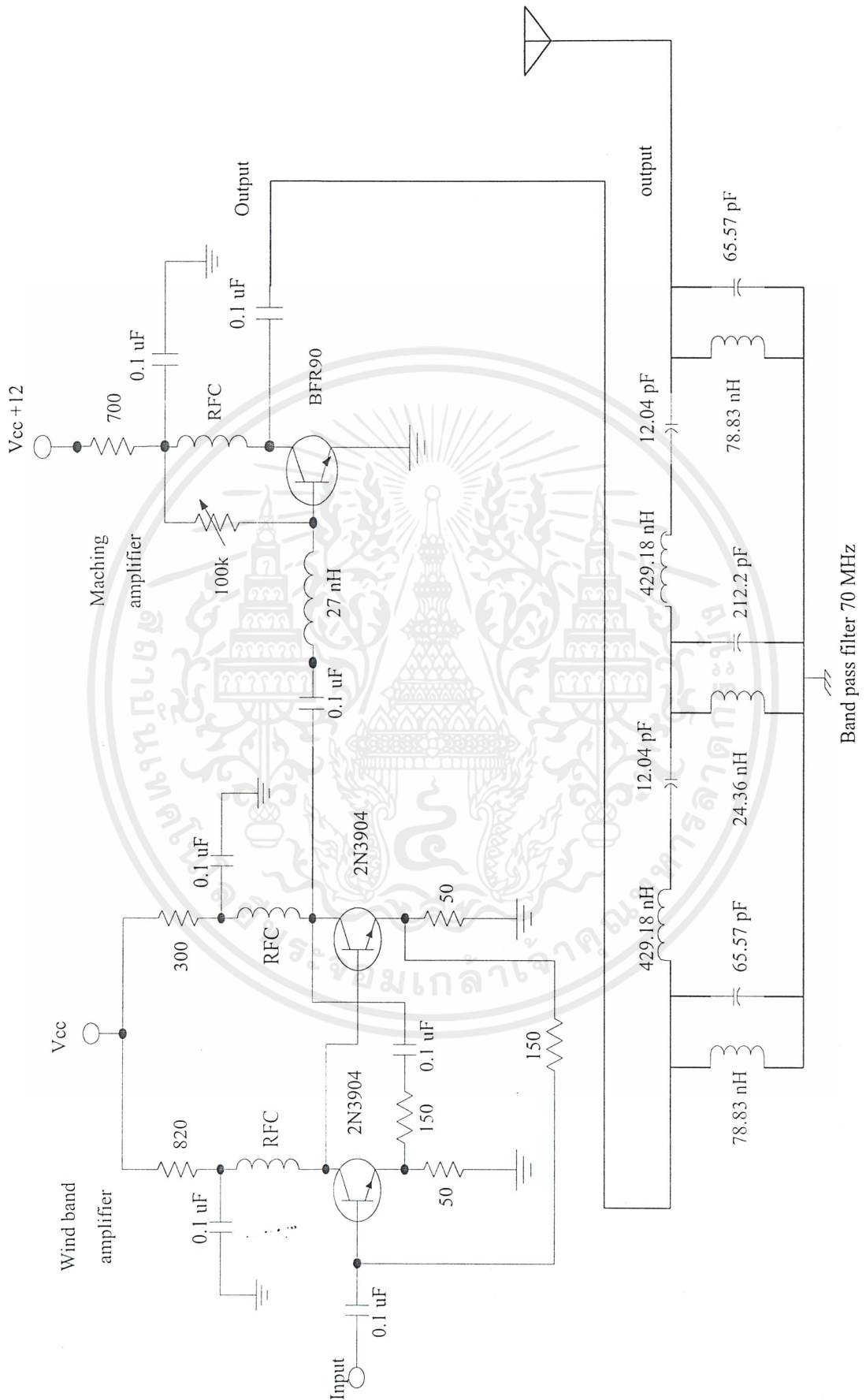
รูปที่ 3.40 (b) แสดงวงจรรวมทางภาคส่ง(ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



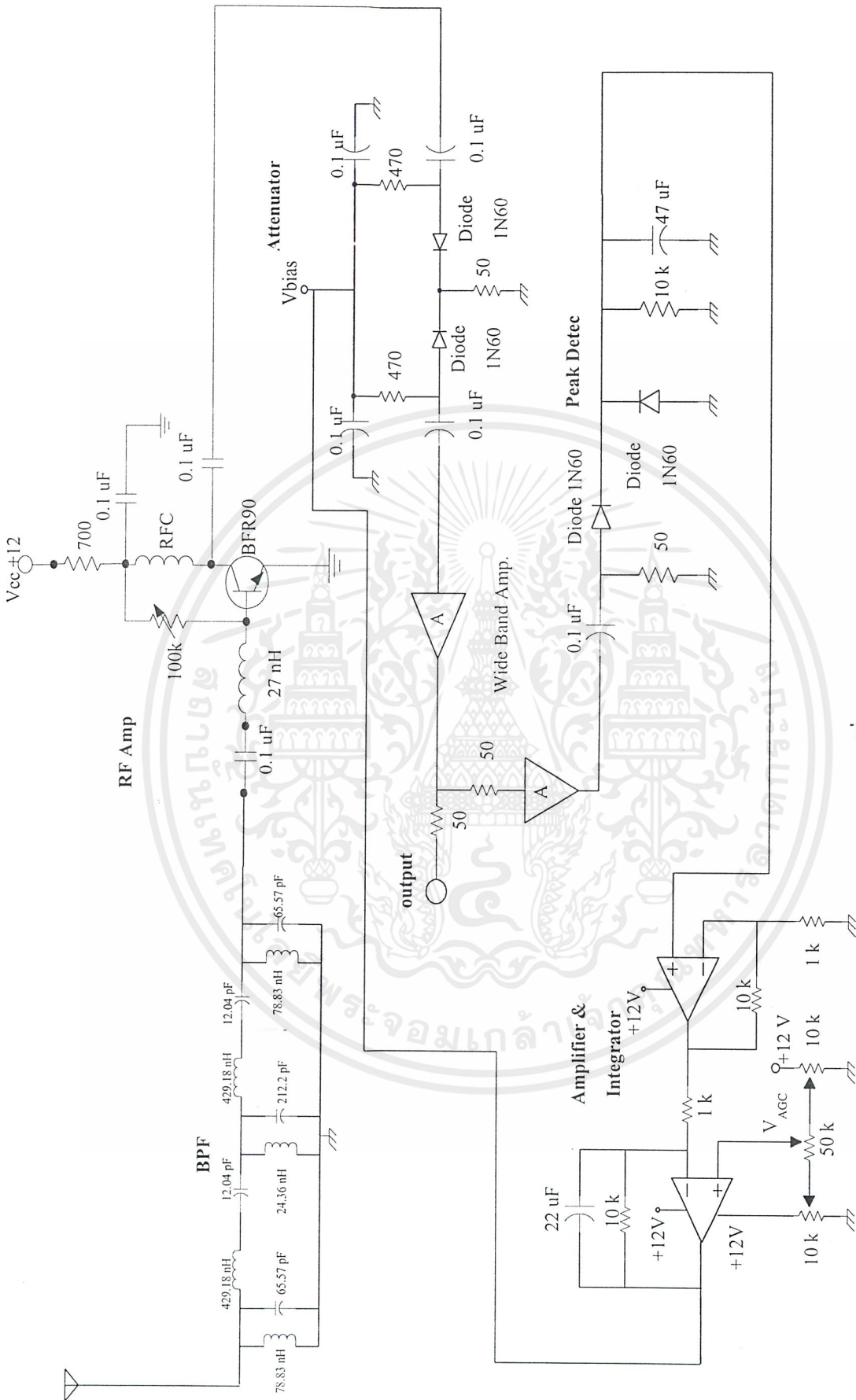
รูปที่ 3.40 (ค) แสดงวงจรรวมทางภาคส่ง(ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



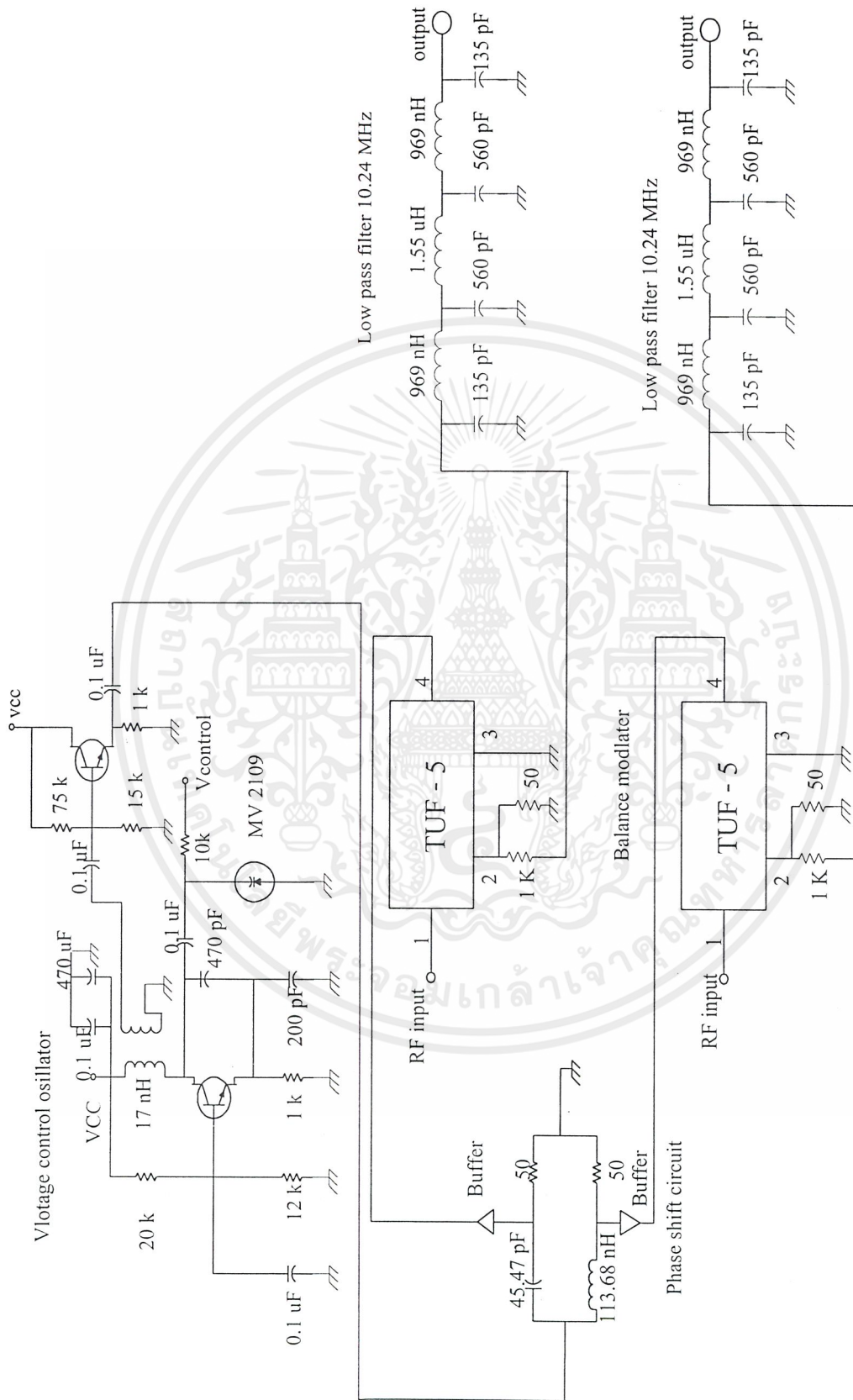
รูปที่ 3.40 (ด) แสดงวงจรรวมทางภาคส่ง(ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



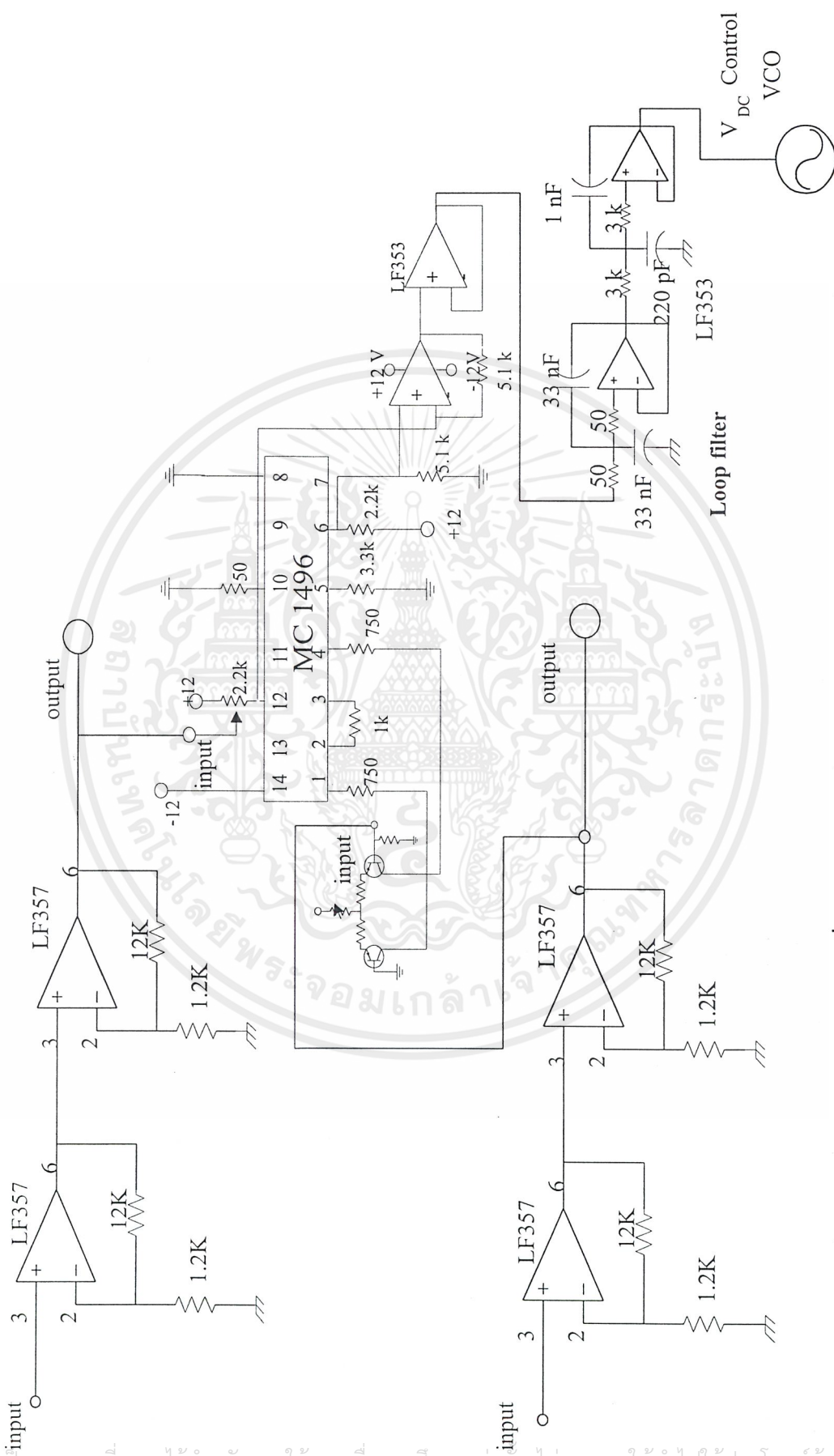
รูปที่ 3.41 (a) แสดงวงจรรวมทางภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.41 (b) แสดงวงจรรวมทางภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.41 (ค) แสดงวงจรรวมทางภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

จากที่กล่าวมาแล้วในบทที่ 3 เป็นการออกแบบวงจรเพื่อให้ได้วงจรที่มีผลตอบสนองเป็นไปตามต้องการแต่ในทางปฏิบัติในวงจรต่าง ๆ ที่ ได้มีการคำนวณและออกแบบไว้อาจไม่ให้ผลตอบสนองที่ตรงกับทางทฤษฎีเสียทีเดียวโดยเฉพาะอย่างยิ่งในวงจรความถี่สูงคงเป็นไปได้อย่างที่วงจรจะให้ผลตอบสนองที่สมบูรณ์ทุกอย่างดังนั้นในการทดลองอาจจำเป็นที่จะต้องมีการเพิ่มวงจรเข้าไปบ้างบางส่วนเพื่อชดเชยผลตอบสนองที่ขาดหายไป สำหรับผลการทดลองที่ได้จากการต่อวงจรจริงจะได้นำเสนอเป็นลำดับขั้นดังนี้

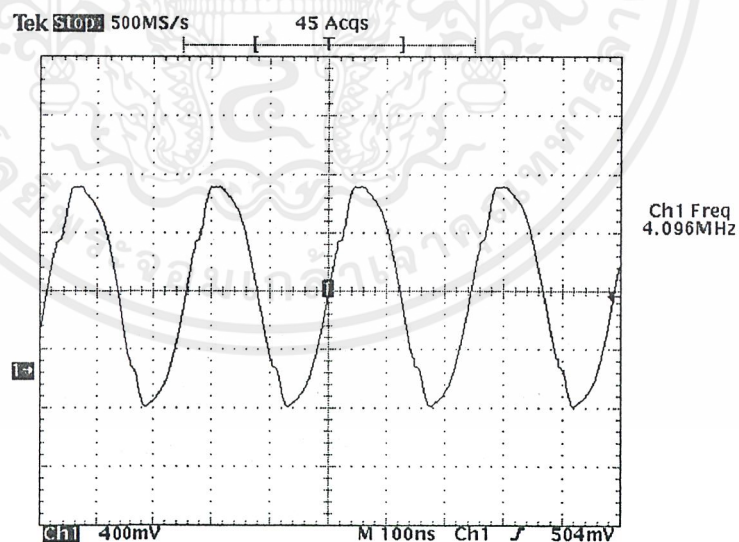
ภาคส่ง

4.1 ผลการทดลองของวงจรกำเนิดสัญญาณพัลส์แบบสุ่ม (Pseudo Random Pulse Generator)

จากที่กล่าวมาแล้วในบทที่ 3 วงจรกำเนิดสัญญาณพัลส์แบบสุ่มใช้ในการจำลองข้อมูลขึ้นมาเพื่อใช้เป็นข้อมูลในการทดสอบการทำงานของวงจรโดยประกอบด้วย 3 ส่วนด้วยกันคือวงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator), วงจรหารความถี่ (Frequency Divider) และวงจรสร้างสัญญาณพัลส์แบบสุ่ม (Pseudo Random Pulse Circuit) ผลการทดลองในแต่ละส่วนของวงจรกำเนิดสัญญาณพัลส์แบบสุ่มมีดังนี้

4.1.1 ผลการทดลองของวงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator)

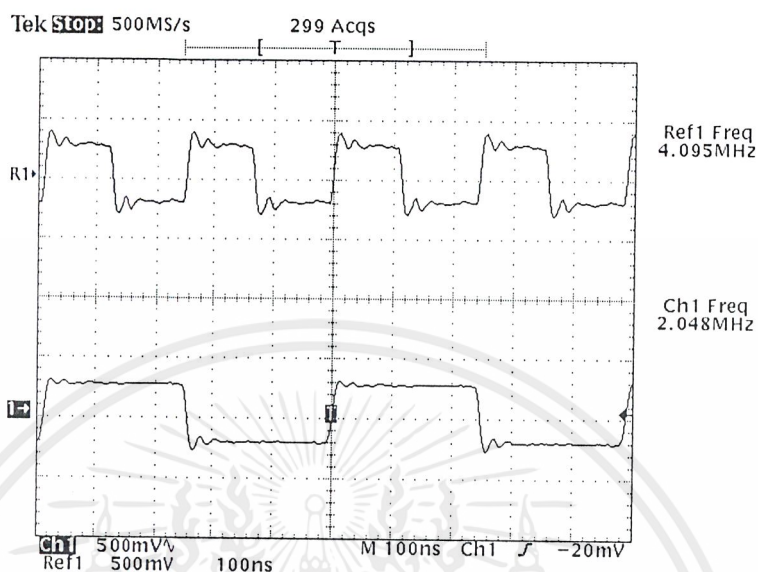
วงจรคริสตอลออสซิลเลเตอร์ใช้คริสตอลความถี่ 4.096 เมกะเฮิร์ตซ์ เป็นตัวกำหนดค่าความถี่ ร่วมกับการทำงานของอินเวอร์เตอร์ซีมอส (CMOS) เบอร์ 74HC14 ได้ผลการทดลองดังนี้



รูปที่ 4.1 รูปสัญญาณและความถี่ที่ได้จากวงจรคริสตอลออสซิลเลเตอร์ที่ 4.096 เมกะเฮิร์ตซ์

4.1.2 ผลการทดลองของวงจรหารความถี่ (Frequency Divider)

ในส่วนของวงจรหารความถี่นี้จะหารความถี่ที่ได้จากวงจรคริสตอลออสซิลเลเตอร์ (4.096 เมกะเฮิร์ตซ์) มาเป็นความถี่ 2.048 เมกะเฮิร์ตซ์ โดยจะต้องหาร 2 จึงจะได้ 2.048 เมกะเฮิร์ตซ์ ผลการทดลองดังนี้



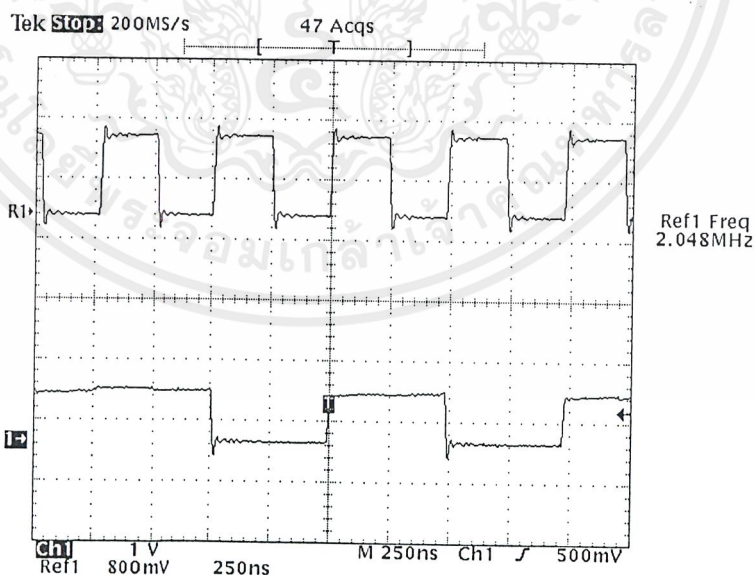
รูปที่ 4.2 ผลที่ได้จากวงจรหารความถี่ โดยใช้ไอซีเบอร์ 74HC74

เมื่อ Ref1 : คือสัญญาณอินพุตที่ได้จากวงจรคริสตอลออสซิลเลเตอร์ 4.096 เมกะเฮิร์ตซ์

Ch1 : คือสัญญาณเอาต์พุตที่ได้จากวงจรหาร 2 ซึ่งมีความถี่เท่ากับ 2.048 เมกะเฮิร์ตซ์

4.1.3 ผลการทดลองของวงจรสร้างสัญญาณพัลส์แบบสุ่ม (Pseudo Random Pulse)

ในส่วนของวงจรสร้างสัญญาณพัลส์แบบสุ่มได้ผลการทดลองดังนี้



รูปที่ 4.3 สัญญาณเอาต์พุตที่ได้จากวงจรสร้างสัญญาณพัลส์แบบสุ่ม

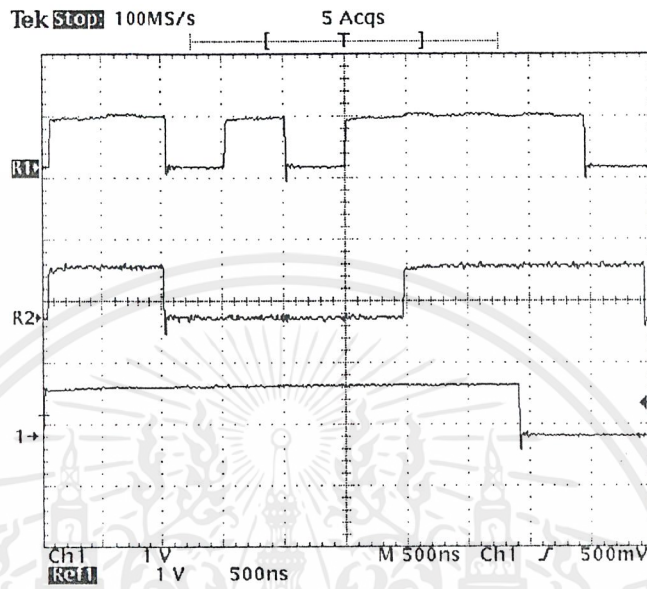
เมื่อ Ref1 : คือสัญญาณเอาต์พุตที่ได้จากวงจรหาร 2 ซึ่งมีความถี่เท่ากับ 2.048 เมกะเฮิร์ตซ์

Ch1 : คือสัญญาณพัลส์แบบสุ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลองของวงจรแยกสัญญาณดิจิทัล (Bit splitter)

ผลการทดลองนี้ได้จากการนำสัญญาณพัลส์แบบสุ่มมาทำการแยกออกทีละ 1 บิต ให้เป็นสัญญาณ I และสัญญาณ Q เพื่อที่จะนำไปทำการมอดูเลต ผลการทดลองเป็นดังนี้



รูปที่ 4.4 ตัวอย่างของการแยกสัญญาณดิจิทัล

เมื่อ Ref1 : คือสัญญาณพัลส์แบบสุ่ม
 Ref2 : คือสัญญาณบิต I
 Ch1 : คือสัญญาณบิต Q

4.3 วงจรสังเคราะห์ความถี่ด้วยเฟสล็อกกลุ่ความถี่ 70 เมกะเฮิร์ตซ์

(70 เมกะเฮิร์ตซ์-Frequency Synthesizer)

วงจรสังเคราะห์ความถี่ด้วยเฟสล็อกกลุ่ความถี่ 70 เมกะเฮิร์ตซ์ ใช้เป็นตัวกำเนิดสัญญาณความถี่โลกดอลเพื่อลดความถี่ของสัญญาณอินพุตลงให้ได้เป็นสัญญาณความถี่กลาง ในวงจรสังเคราะห์ความถี่ด้วยเฟสล็อกกลุ่ความถี่ 70 เมกะเฮิร์ตซ์ ประกอบด้วยผลการทดลองต่างๆ ดังต่อไปนี้

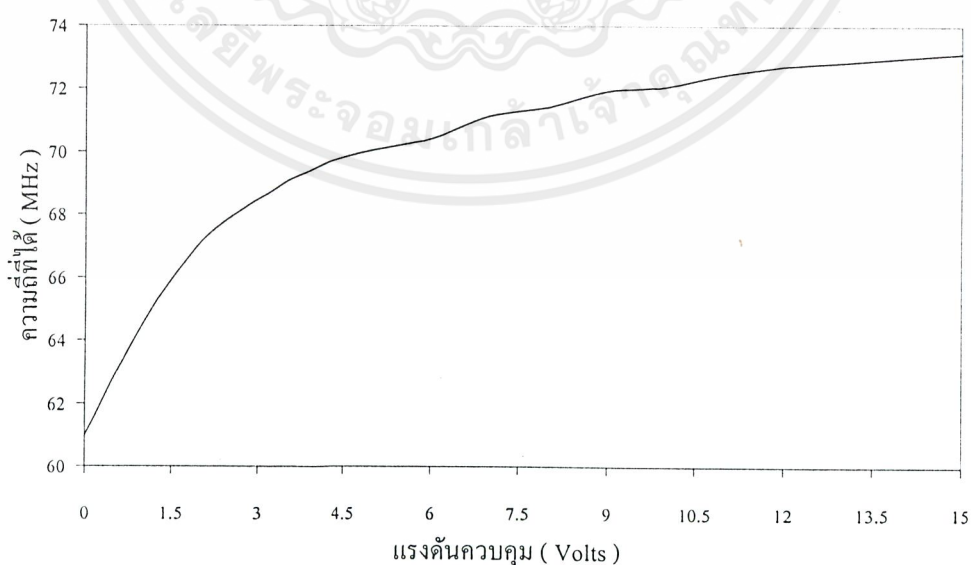
4.3.1 วงจรออสซิลเลเตอร์ที่ปรับความถี่ได้ตามแรงดันควบคุม

(VCO : Voltage Control Oscillator)

ผลการทดลองโดยการป้อนระดับแรงดันควบคุมโดยปรับค่าแรงดันควบคุมตั้งแต่ 0 ถึง 15 โวลต์ แสดงได้ตามตารางที่ 4.1 ซึ่งแสดงความสัมพันธ์ระหว่างแรงดันควบคุมกับความถี่และกำลังงานเอาต์พุตที่ได้จากวงจร วีซีโอ

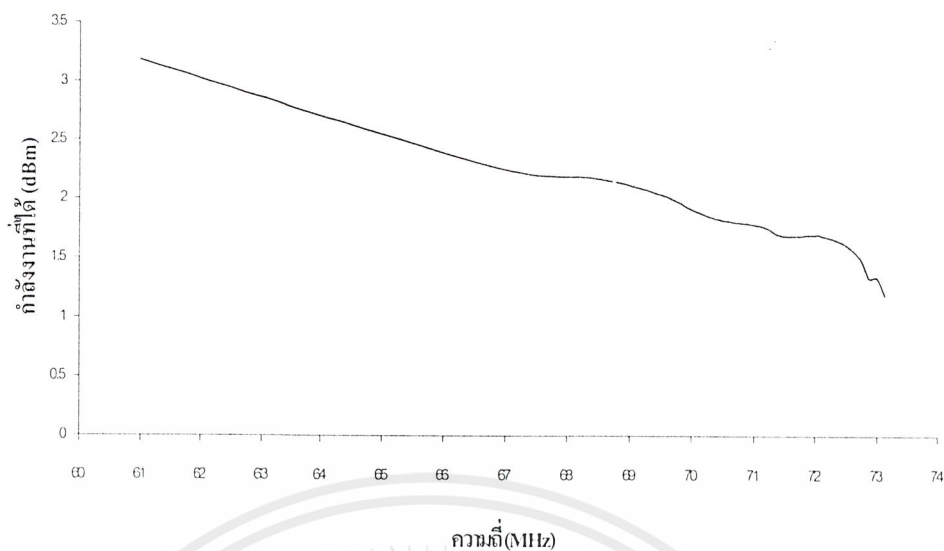
| แรงดันควบคุม (Volts) | ความถี่ที่ได้ (เมกะเฮิรตซ์) | กำลังงานเอาต์พุต (dBm) |
|-------------------------|--------------------------------|---------------------------|
| 0.0 | 60.98 | 3.185 |
| 1.0 | 64.52 | 2.630 |
| 2.0 | 67.10 | 2.242 |
| 3.0 | 68.49 | 2.176 |
| 4.0 | 69.50 | 2.041 |
| 5.0 | 70.05 | 1.903 |
| 6.0 | 70.42 | 1.830 |
| 7.0 | 71.15 | 1.765 |
| 8.0 | 71.43 | 1.695 |
| 9.0 | 71.94 | 1.695 |
| 10.0 | 72.07 | 1.695 |
| 11.0 | 72.46 | 1.625 |
| 12.0 | 72.73 | 1.501 |
| 13.0 | 72.86 | 1.335 |
| 14.0 | 72.99 | 1.335 |
| 15.0 | 73.13 | 1.186 |

ตารางที่ 4.1 ความสัมพันธ์ระหว่างแรงดันควบคุมกับความถี่และกำลังเอาต์พุตที่ได้จากวงจร วิทยุไอ



รูปที่ 4.5 กราฟความสัมพันธ์ระหว่าง แรงดันควบคุมกับความถี่ที่ได้

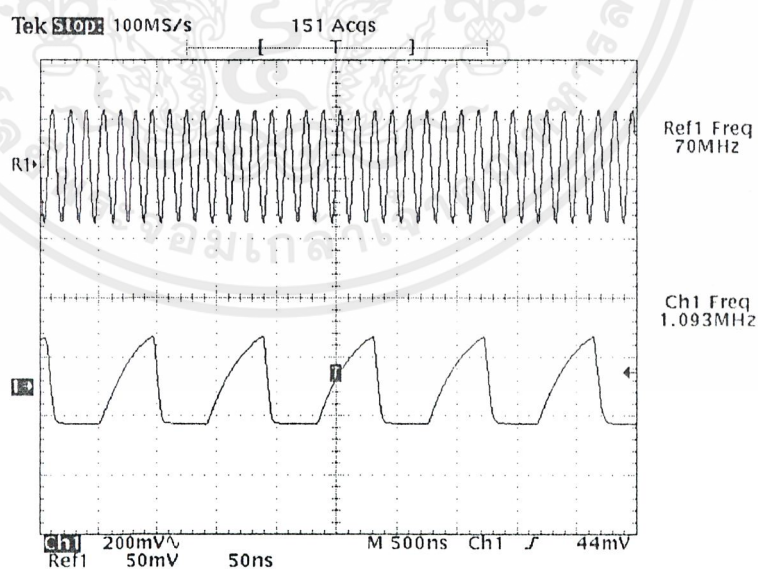
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 กราฟความสัมพันธ์ระหว่างความถี่ที่ได้กับกำลังงานเอาต์พุตของวงจร วีซีโอ

4.3.2 วงจรพรีสเกลเลอร์ (Pre-scaler)

วงจรพรีสเกลเลอร์ใช้ไอซีเบอร์ MC12017 (ทำการหารความถี่ 64/65) โดยอินพุตของวงจรพรีสเกลเลอร์ได้มาจากวงจร วีซีโอ (ในหัวข้อที่ 4.3.1) และเอาต์พุตที่ได้จากวงจรพรีสเกลเลอร์ จะถูกส่งต่อไปให้กับเฟสดีเทกเตอร์ (MC145152 - 2) ผลการทดลองของวงจรพรีสเกลเลอร์มีผลการทดลองดังนี้



รูปที่ 4.7 รูปสัญญาณอินพุตจาก วีซีโอ เทียบกับสัญญาณเอาต์พุตที่ได้จากวงจรพรีสเกลเลอร์

เมื่อ Ref1 คือ สัญญาณอินพุตที่ได้จากวงจร วีซีโอ

Ch1 คือ สัญญาณเอาต์พุตที่ได้จากวงจรพรีสเกลเลอร์

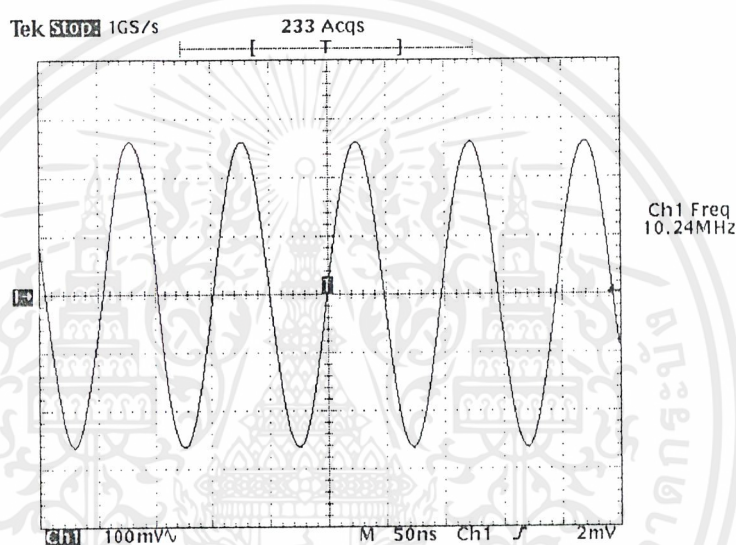
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.3 วงจรเปรียบเทียบเฟสและโมดูลัสคอนโทรลเลอร์

สัญญาณเอาต์พุตที่ได้จากวงจรฟรีสเกลเลอร์จะถูกส่งต่อไปกับวงจรเปรียบเทียบเฟสและโมดูลัสคอนโทรลเลอร์เบอร์ MC145152 - 2 ซึ่งทำหน้าที่ในการควบคุมการหารของโมดูลัสฟรีสเกลเลอร์และทำการเปรียบเทียบเฟสของสัญญาณที่ได้จากการหารแล้วผลการทดลองในส่วนต่างๆ ของ MC145152 - 2 ได้ผลการทดลองในส่วนต่างๆ ดังนี้

คริสตอลออสซิลเลเตอร์ความถี่ 10.24 เมกะเฮิร์ตซ์

คริสตอลออสซิลเลเตอร์ความถี่ 10.24 เมกะเฮิร์ตซ์ ใช้เป็นสัญญาณอ้างอิงในการเปรียบเทียบเฟสกับเอาต์พุตที่ได้จากฟรีสเกลเลอร์ (จาก วีซีโอ แต่ถูกลดความถี่ลงมาแล้ว) ผลการทดลองเป็นดังรูปที่ 4.8

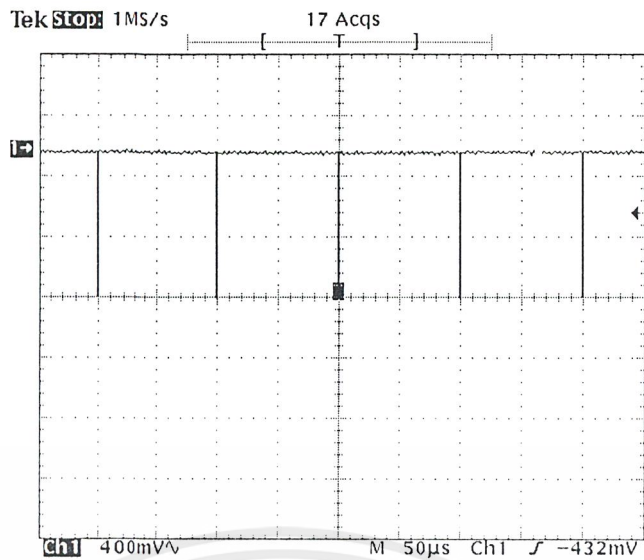


รูปที่ 4.8 รูปสัญญาณและความถี่ที่ได้จากคริสตอลออสซิลเลเตอร์
ความถี่ 10.24 เมกะเฮิร์ตซ์

สัญญาณล็อกดีเทค (LD : Lock Detect)

หากความถี่ในวงจรสังเคราะห์ความถี่ถูกล็อกแล้ว
ของ MC145152 - 2 จะเป็นดังรูปที่ 4.9

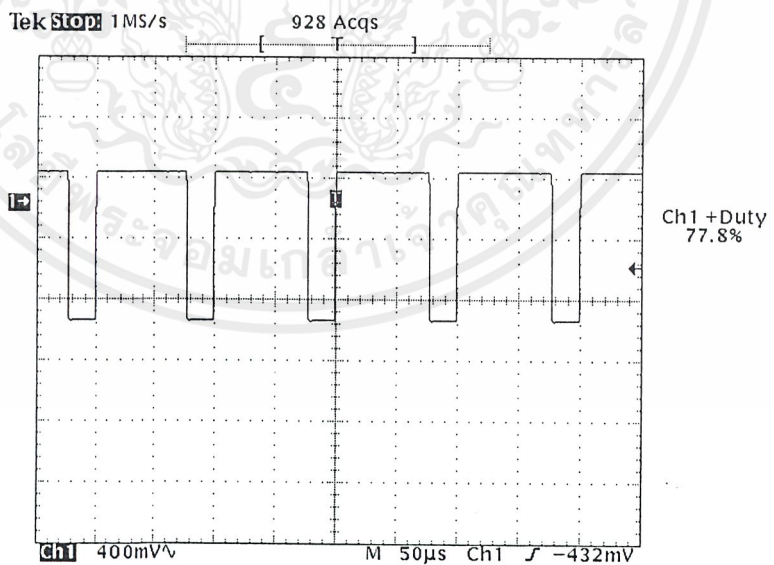
สัญญาณที่ได้จากขาล็อกดีเทค (ขาที่ 28)



รูปที่ 4.9 รูปสัญญาณที่ขาล็อกดีเทกของไอซีเบอร์ MC 145152 - 2
หลังจากความถี่ถูกล็อกแล้ว

สัญญาณโมดูลัสคอนโทรล (MC : Modulus Control)

สัญญาณโมดูลัสคอนโทรลใช้ในการควบคุมการหารของวงจรพริสเกลเดอร์โดยดิวตี้ไซเคิล (duty cycle) ที่ได้จะมีความสัมพันธ์กับค่าการตั้งหารที่ขา $A_0 - A_5$ และ $N_0 - N_9$ สัญญาณที่ได้จากขาโมดูลัสคอนโทรลแสดงดังรูปที่ 4.10

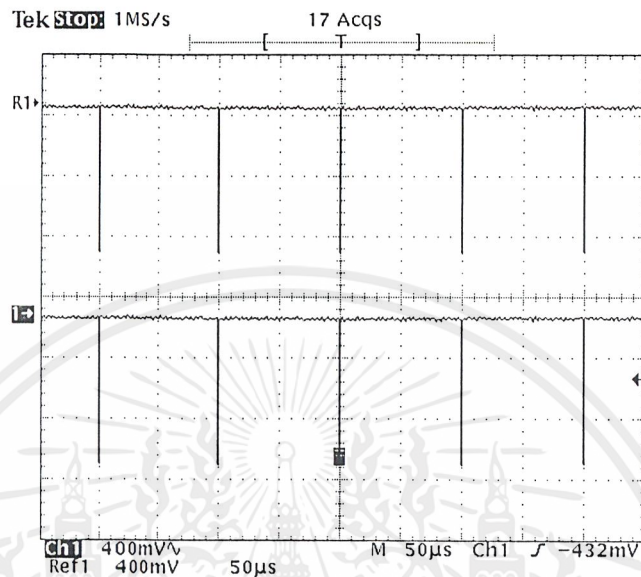


รูปที่ 4.10 รูปสัญญาณที่ขาเอ็มซีของไอซีเบอร์ MC 145152 - 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ ϕ_R และ ϕ_V

สัญญาณ ϕ_R และ ϕ_V ใช้ในการเปลี่ยนแปลงความถี่ขึ้นหรือลง โดยหากวงจรสังเคราะห์ความถี่ ล็อกความถี่แล้วจะได้รูปสัญญาณดังต่อไปนี้



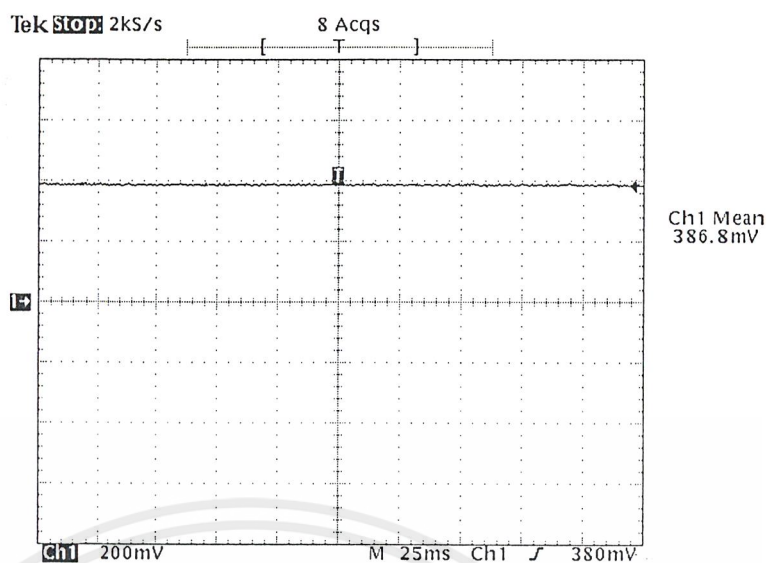
รูปที่ 4.11 รูปสัญญาณที่ขา ϕ_R และ ϕ_V ของไอซีเบอร์ MC 145152 - 2

เมื่อ R1 คือ สัญญาณที่ได้จากขา ϕ_R

Ch1 คือ สัญญาณที่ได้จากขา ϕ_V

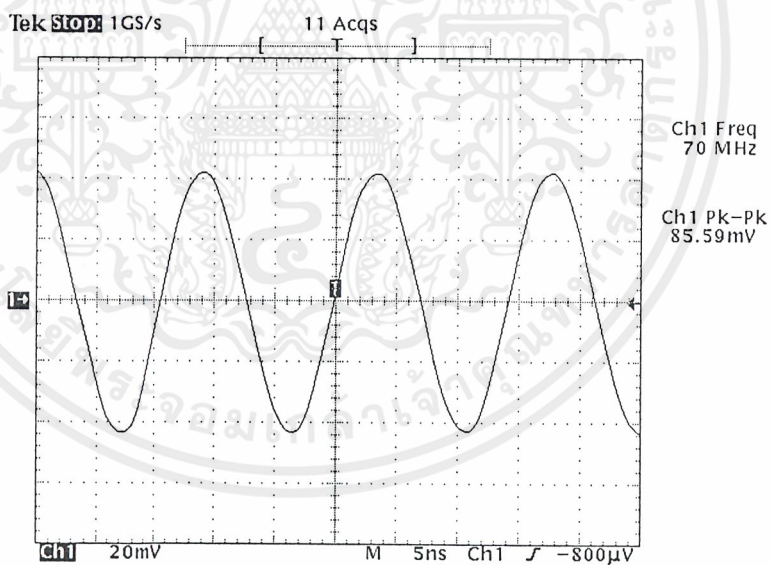
4.3.4 วงจรลูปฟิลเตอร์ (Loop Filter)

โดยการนำสัญญาณจากขา ϕ_R และ ϕ_V ของไอซีเบอร์ MC 145152 - 2 ป้อนเป็นอินพุตให้กับวงจรลูปฟิลเตอร์ เพื่อกรองเอาแต่ส่วนที่เป็น ไฟตรงซึ่งใช้ในการควบคุมแบบป้อนกลับไปยังวงจรรอซซิทเลเตอร์แบบปรับความถี่ได้ตามแรงดัน เอาท์พุทที่ได้จากวงจรลูปฟิลเตอร์จะเป็นแรงดันไฟตรงที่มีระดับแรงดันซึ่งให้ค่าความถี่ที่ต้องการ รูปที่ 4.12 แสดงระดับสัญญาณไฟตรงที่ได้จากวงจรลูปฟิลเตอร์



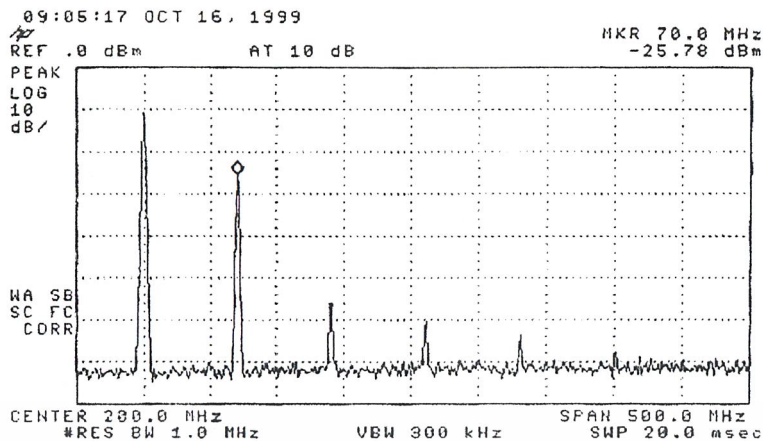
รูปที่ 4.12 ระดับสัญญาณไฟตรงที่ได้จากอุปกรณ์ฟิลเตอร์

รูปสัญญาณและสเปกตรัมทางความถี่ของสัญญาณที่ได้จากวงจรสังเคราะห์ความถี่ด้วยเฟสล็อก
 ลูปความถี่ 70 เมกะเฮิร์ตซ์ หลังล็อกความถี่แล้ว แสดงได้ตามรูปที่ 4.10 และ 4.11 ตามลำดับ



รูปที่ 4.13 รูปสัญญาณจากวงจรสังเคราะห์ความถี่ด้วยเฟสล็อกลูปความถี่ 70 เมกะเฮิร์ตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



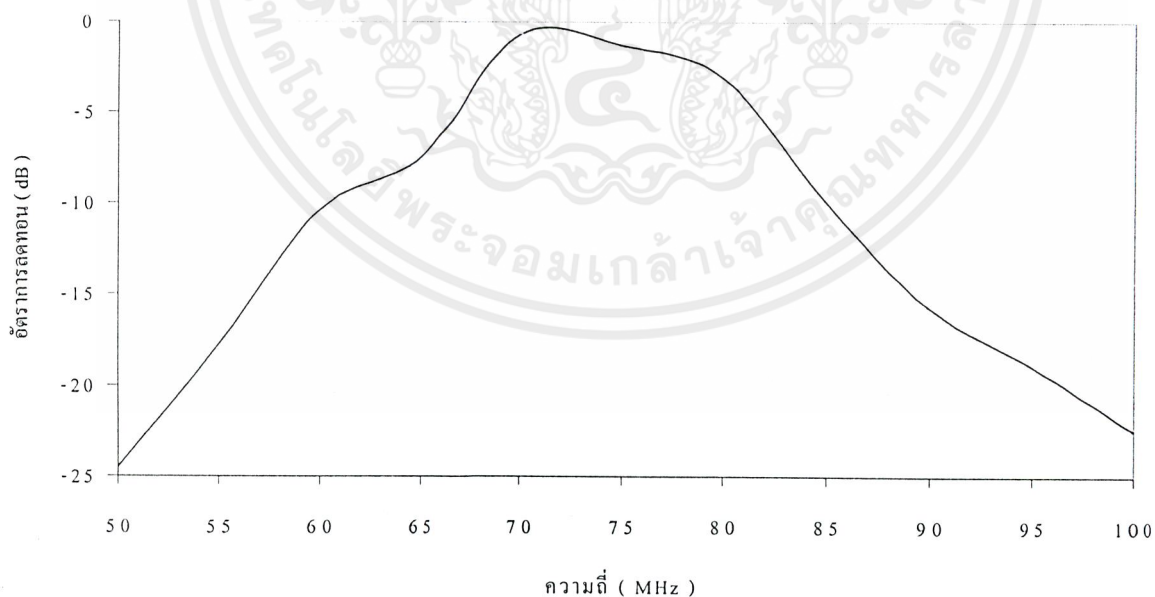
รูปที่ 4.14 สเปกตรัมของสัญญาณจากวงจรสังเคราะห์ความถี่
ด้วยเฟสล็อกความถี่ 70 เมกะเฮิร์ตซ์
Ext. Attenuator: 20 dB

4.4 วงจรกรองแถบความถี่ผ่านที่ 70 เมกะเฮิร์ตซ์

สัญญาณที่ได้จากวงจรสังเคราะห์ความถี่จะประกอบด้วยความถี่ต่างๆ จึงจำเป็นต้องกรองความถี่ที่ต้องการออกมาโดยใช้วงจรกรองแถบความถี่ผ่าน โดยใช้วงจรกรองความถี่แบบบัตเตอร์เวิร์ท อันดับที่ 5 ซึ่งมีความถี่กึ่งกลางที่ 70 เมกะเฮิร์ตซ์ มีแบนด์วิดท์ 30 เมกะเฮิร์ตซ์ ผลตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่านที่ 70 เมกะเฮิร์ตซ์ แสดงได้ตามตารางที่ 4.2 และรูปที่ 4.15

| ความถี่ (MHz) | อินพุท โวลต์เตจ (mV) | เอาต์พุท โวลต์เตจ (mV) | อัตราลดทอน (dB) |
|------------------|-------------------------|---------------------------|--------------------|
| 50 | 500 | 29.5 | -24.53 |
| 55 | 500 | 205.5 | -7.73 |
| 60 | 500 | 151.6 | -10.36 |
| 65 | 500 | 212.3 | -7.44 |
| 70 | 500 | 423.0 | -0.66 |
| 75 | 500 | 429.6 | -1.31 |
| 80 | 500 | 349.7 | -3.10 |
| 85 | 500 | 158.6 | -9.97 |
| 90 | 500 | 81.47 | -15.75 |
| 95 | 500 | 56.75 | -18.90 |
| 100 | 500 | 37.78 | -22.43 |

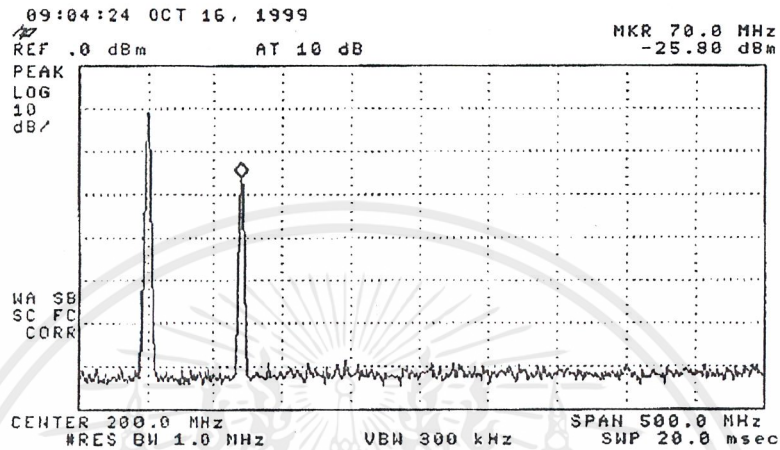
ตารางที่ 4.2 ผลตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่าน
ที่ความถี่กึ่งกลาง 70 เมกะเฮิรตซ์ แบนด์วิดท์ 30 เมกะเฮิรตซ์



รูปที่ 4.15 กราฟผลตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่าน
ที่ความถี่กึ่งกลาง 70 เมกะเฮิรตซ์ แบนด์วิดท์ 30 เมกะเฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำสัญญาณเอาท์พุทที่ได้จากวงจรสังเคราะห์ความถี่ มาผ่านวงจรกรองแถบความถี่ผ่านจะได้เฉพาะแถบสัญญาณที่ต้องการ ในรูปที่ 4.16 แสดงสเปกตรัมของสัญญาณเอาท์พุทที่ได้จากวงจรสังเคราะห์ความถี่หลังผ่านวงจรกรองแถบความถี่ผ่านที่มีความถี่กึ่งกลางที่ 70 เมกะเฮิรตซ์และมีแบนด์วิดท์ 30 เมกะเฮิรตซ์

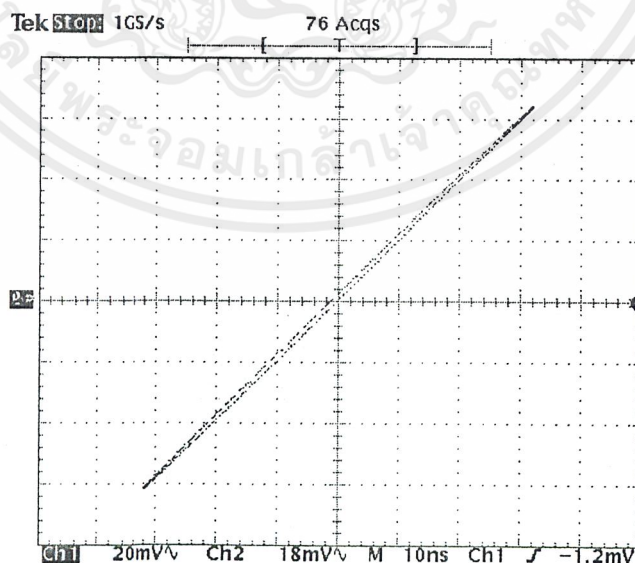


รูปที่ 4.16 สเปกตรัมที่ได้จากวงจรกรองแถบความถี่ผ่าน

Ext. Attenuator: 20 dBm

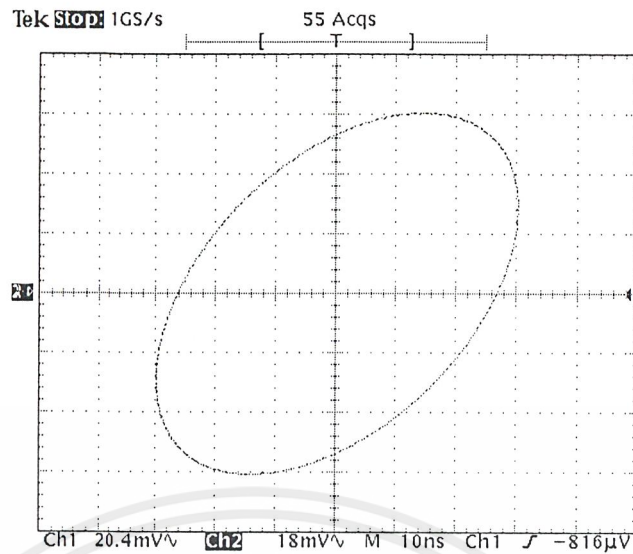
4.5 ผลการทดลองของวงจรชิฟเฟส $\pi/2$ (Phase Shift $\pi/2$)

ในส่วนของวงจรชิฟเฟส $\pi/2$ ผลของวงจรมีจะทำให้ได้สัญญาณที่มีค่าของความถี่เท่ากันแต่เฟสต่างกัน $\pi/2$ จากรูปที่ 4.18 แสดงสัญญาณอินพุทก่อนเข้าวงจรชิฟเฟส ส่วนในรูปที่ 4.19 และรูปที่ 4.20 แสดงผลที่ได้จากการชิฟเฟสไปของ ชับ โลกคอลลอสซิลเลเตอร์



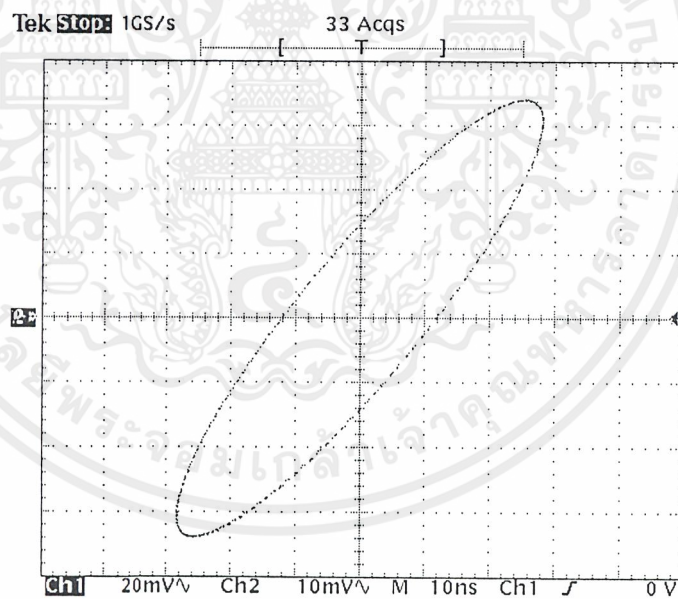
รูปที่ 4.17 สัญญาณอินพุทก่อนเข้าวงจรชิฟเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 เฟสของสัญญาณอินพุตเทียบกับเอาต์พุตทางขา L

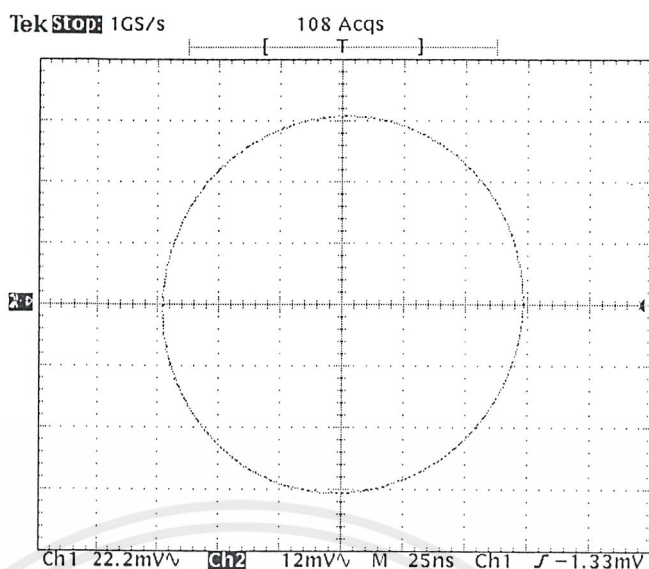
จากรูปที่ 4.18 สามารถคำนวณได้ความต่างเฟสเท่ากับ 62 องศา



รูปที่ 4.19 เฟสของสัญญาณอินพุตเทียบกับเอาต์พุตทางขา C

จากรูปที่ 4.19 สามารถคำนวณได้ความต่างเฟสเท่ากับ 25 องศา

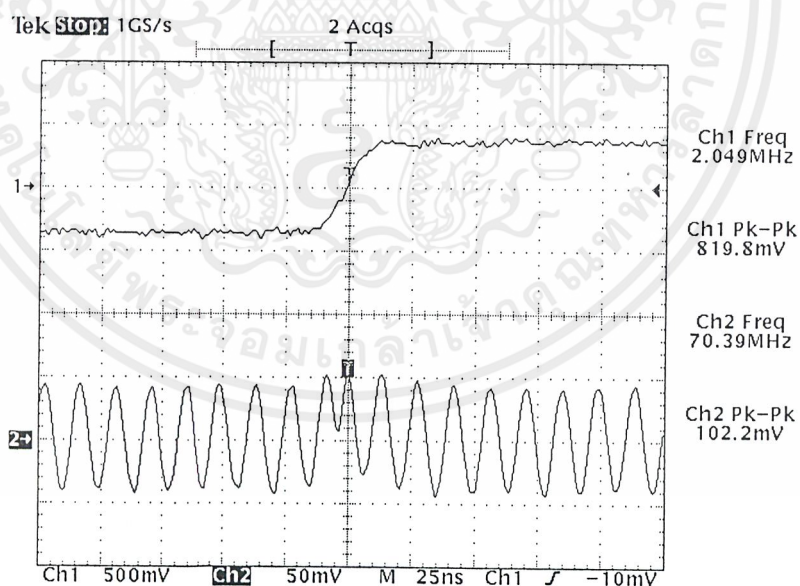
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 สัญญาณเอาต์พุตของวงจรถิฟเฟส $\pi/2$

4.6 ผลการทดลองของวงจรถูกสัญญาณ (Modulator)

ผลการทดลองของวงจรถูกสัญญาณที่ใช้ในการมอดูเลตข้อมูลที่ได้จากวงจรสร้างสัญญาณพัลส์แบบสุ่มที่ผ่านการแยกสัญญาณ (bit splitter) แล้วกับคลื่นพาห้ที่มีความถี่ 70 เมกะเฮิรตซ์ มีดังนี้

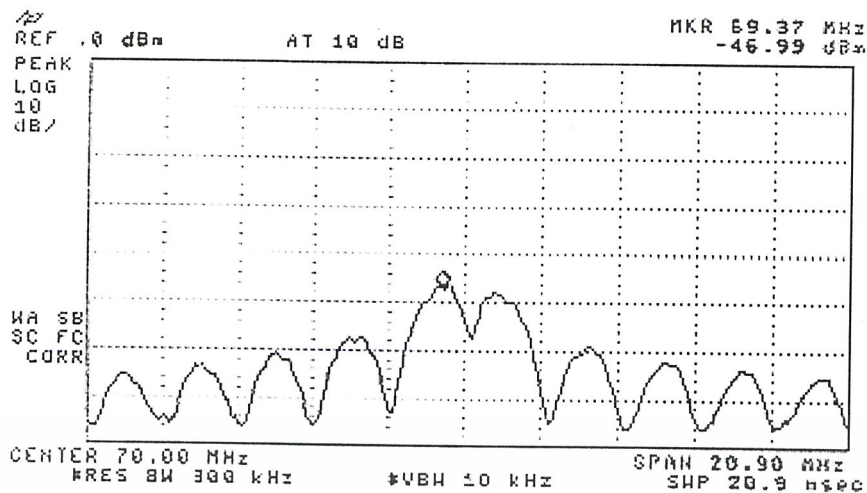


รูปที่ 4.21 เอาต์พุตที่ได้จากวงจรถูกสัญญาณ

เมื่อ Ch2 : สัญญาณเอาต์พุตจากวงจรถูกสัญญาณ

Ch1 : สัญญาณข้อมูล (Data) ที่ต้องการมอดูเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.22 สเปกตรัมของสัญญาณหลังการมอดูเลต

Ext. Attenuator. : 20 dBm

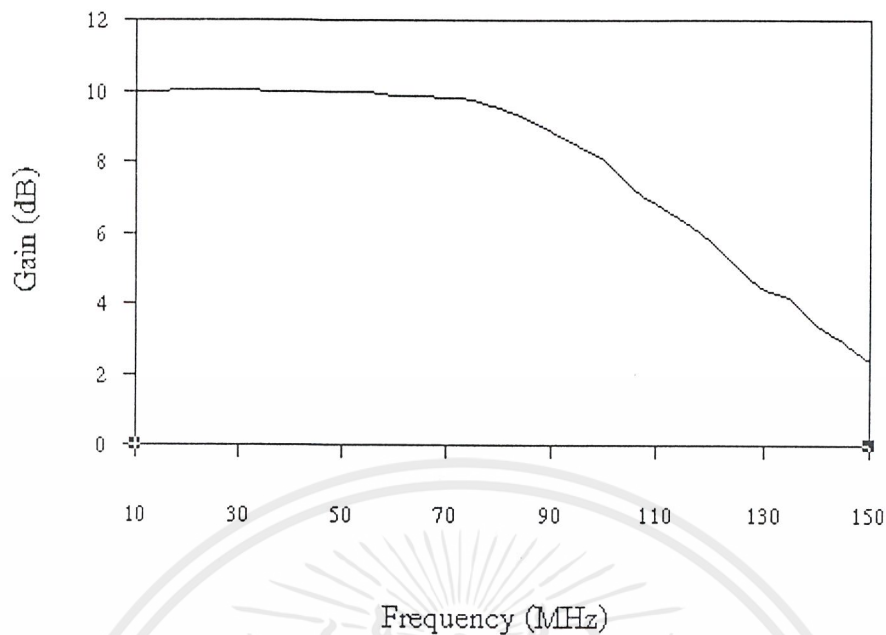
4.7 ผลการทดลองของวงจรขยายสัญญาณความถี่ช่วงกว้าง (Wide Band Amplifier)

สัญญาณที่ทำการมอดูเลตแล้วในหัวข้อ 4.6 มีขนาดไม่เพียงพอที่จะส่งออกอากาศดังนั้นจึงจำเป็นต้องขยายขนาดของสัญญาณเสียก่อน จึงใช้วงจรขยายสัญญาณความถี่แบนด์วิดท์กว้าง จำนวน 2 ชุดต่อเนื่องกัน ให้ได้ขนาดของสัญญาณสูงขึ้น ผลตอบสนองทางความถี่แสดงไว้ในตารางที่ 4.3

| ความถี่ (MHz) | อัตราขยาย (dB) | ความถี่ (MHz) | อัตราขยาย (dB) |
|---------------|----------------|---------------|----------------|
| 10 | 10.00 | 110 | 7.31 |
| 20 | 10.23 | 120 | 6.30 |
| 30 | 10.05 | 130 | 5.04 |
| 40 | 9.96 | 140 | 4.99 |
| 50 | 9.95 | 150 | 2.91 |
| 60 | 9.84 | 160 | 2.36 |
| 70 | 9.79 | 170 | 1.33 |
| 80 | 9.54 | 180 | 0.39 |
| 90 | 8.86 | 190 | -0.03 |
| 100 | 8.08 | 200 | -0.72 |

ตารางที่ 4.3 ผลตอบสนองของอัตราขยายสัญญาณที่ความถี่ต่าง ๆ
ของวงจรขยายสัญญาณแบนด์วิดท์กว้าง

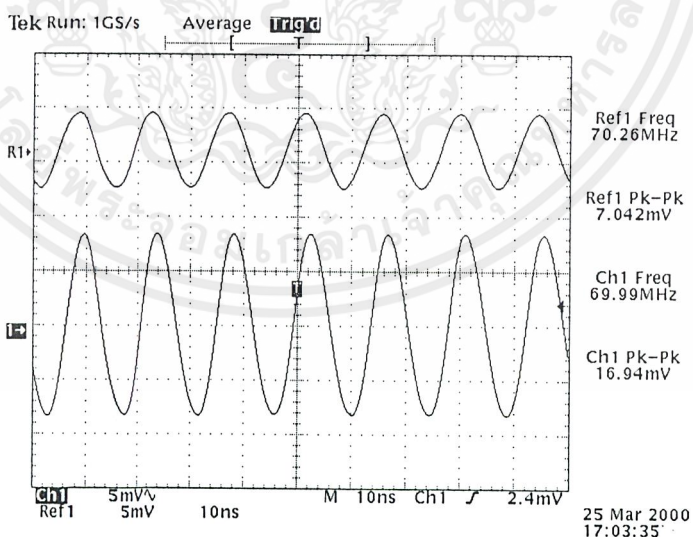
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.23 รูปแสดงอัตราขยายของวงจรขยายสัญญาณแบนด์วิดท์ที่กว้างที่ความถี่ต่าง ๆ

4.8 ผลการทดลองของวงจรขยายสัญญาณอาร์เอฟขนาดเล็ก (Small Signal RF Amplifier)

ผลการทดลองของวงจรแสดงได้ในรูปที่ 4.24 และ 4.25

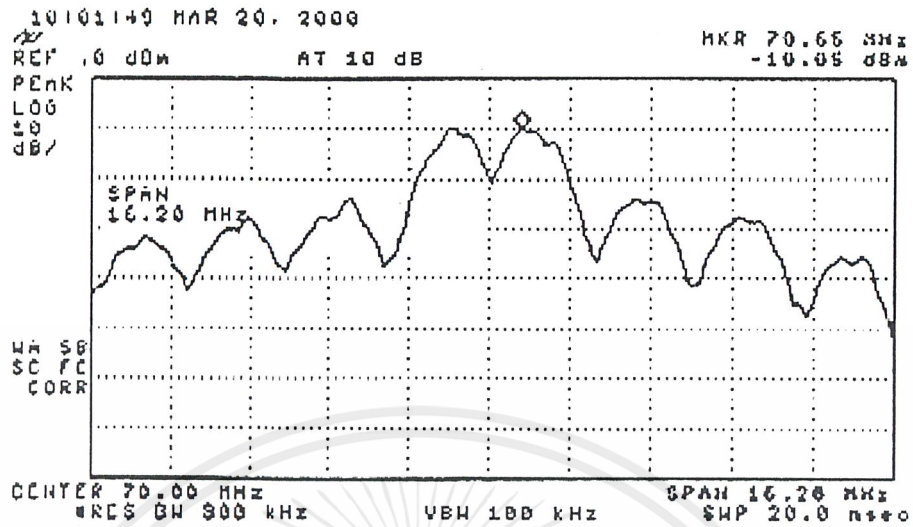


รูปที่ 4.24 สัญญาณที่ได้จากวงจรขยายสัญญาณความถี่วิทยุ

เมื่อ R1 : คือสัญญาณอินพุตที่ทดลองป้อนเข้าวงจรขยาย

Ch1 : คือสัญญาณเอาต์พุตที่ได้จากวงจรขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.25 สัญญาณคิวพีเอสเคที่ความถี่ 70 เมกะเฮิร์ตซ์

เมื่อถูกขยายด้วยวงจขยายสัญญาณอาร์เอฟ

Ext. Attenuator. : 20 dBm

รูปที่ 4.25 แสดงสัญญาณคิวพีเอสเค หลังจากผ่านวงจขยายสัญญาณแถบความถี่กว้าง 2 สเตจ และผ่านวงจขยายสัญญาณความถี่วิทยุก่อนส่งออกอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาครับ

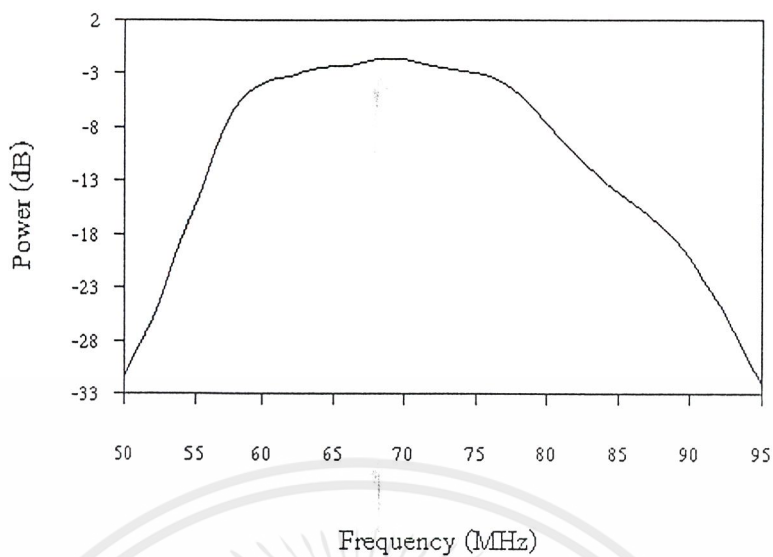
4.9 ผลการทดลองวงจรกรองช่วงความถี่ผ่าน 70 เมกะเฮิรตซ์

สัญญาณที่รับเข้ามาจากสายอากาศจะถูกกรองด้วยวงจรกรองความถี่ผ่าน ซึ่งความถี่กึ่งกลางที่ 70 เมกะเฮิรตซ์ ผลการตอบสนองของวงจรกรองช่วงความถี่ผ่าน แสดงดังตารางที่ 4.4

| ความถี่ (MHz) | กำลังงาน (dB) | ความถี่ (MHz) | กำลังงาน (dB) |
|---------------|---------------|---------------|---------------|
| 50 | -31.56 | 76 | -3.28 |
| 52 | -25.94 | 78 | -4.86 |
| 54 | -19.24 | 80 | -7.71 |
| 56 | -12.04 | 82 | -10.63 |
| 58 | -6.19 | 84 | -13.09 |
| 60 | -3.96 | 86 | -15.12 |
| 62 | -3.50 | 88 | -17.18 |
| 64 | -3.05 | 90 | -20.12 |
| 66 | -2.26 | 92 | -24.70 |
| 68 | -1.65 | 94 | -29.68 |
| 70 | -1.59 | 96 | -34.28 |
| 72 | -2.23 | 98 | -39.51 |
| 74 | -2.71 | 100 | -43.18 |

ตารางที่ 4.4 ผลตอบสนองทางความถี่ ของวงจรกรองช่วงความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 กราฟแสดงผลตอบสนองทางความถี่ของวงจรกรองความถี่

4.10 ผลการทดลองของวงจรควบคุมอัตราขยายอัตโนมัติ (Automatic Gain Control)

ประกอบด้วยส่วนที่สำคัญ 4 ส่วนคือ

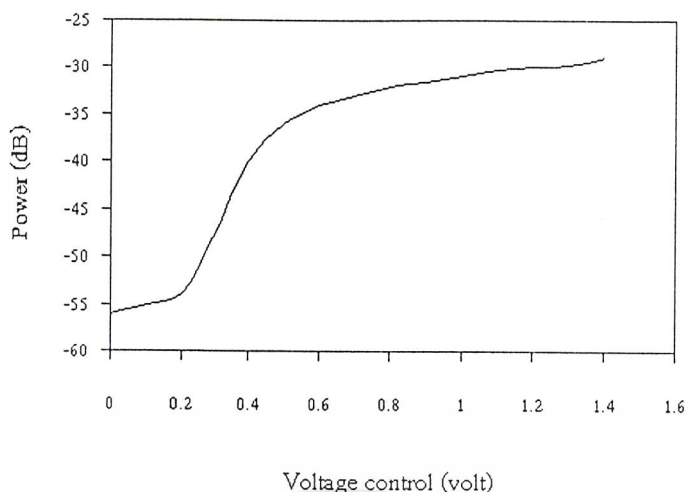
4.10.1 วงจรลดทอนขนาด (Attenuator)

เป็นวงจรที่ทำการลดทอนเมื่อป้อนสัญญาณอินพุตความถี่ 70 เมกะเฮิรตซ์ ขนาด -20 dBm แล้วเปลี่ยนค่าแรงดันไฟฟ้าที่มาควบคุมไป ดังตารางที่ 4.5 โดยขนาดของสัญญาณเอาต์พุตมีหน่วยเป็น dBm

| แรงดัน (V) | เอาต์พุต (dBm) | แรงดัน (V) | เอาต์พุต (dBm) |
|------------|----------------|------------|----------------|
| 0.0 | -56 | 0.8 | -32 |
| 0.1 | -55 | 0.9 | -31 |
| 0.2 | -54 | 1.0 | -30 |
| 0.3 | -48 | 1.1 | -30 |
| 0.4 | -40 | 1.2 | -30 |
| 0.5 | -36 | 1.3 | -29 |
| 0.6 | -34 | 1.4 | -29 |
| 0.7 | -33 | 1.6 | -28 |

ตารางที่ 4.5 ผลการลดทอนวงจรลดทอนขนาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.27 กราฟแสดงผลตอบสนองของวงจรลดทอนขนาด
ที่ปรับค่าได้ด้วยแรงดัน

4.10.2 วงจรขยายสัญญาณความถี่ช่วงกว้าง (Wide Band Amplifier)

สัญญาณที่ผ่านวงจรลดทอนแล้วมีขนาดต่ำ ทำให้วงจรดีเทคเตอร์ไม่สามารถดีเทคได้ จึงต้องทำการขยายสัญญาณก่อนเข้าสู่วงจรดีเทคเตอร์ สำหรับวงจรขยายสัญญาณส่วนนี้จะใช้วงจรขยายความถี่ช่วงกว้างซึ่งใช้ทรานซิสเตอร์ เบอร์ 2N3904 ซึ่งได้ออกแบบและแสดงผลการทดลองในหัวข้อ 4.2

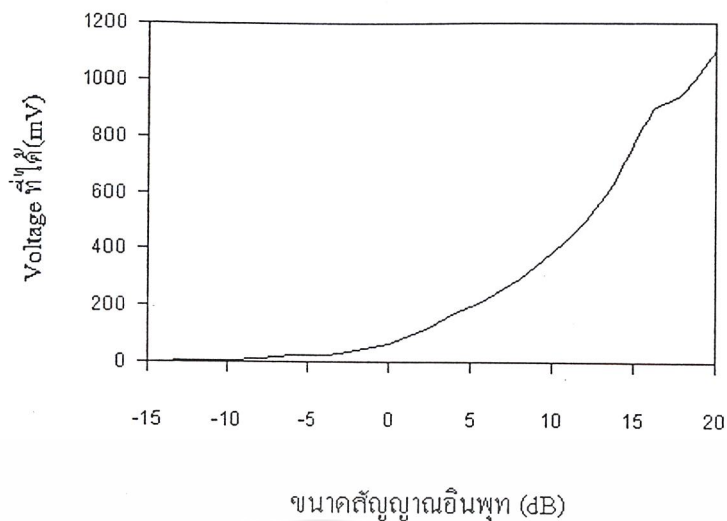
4.10.3 วงจรดีเทคระดับแรงดัน (Level Detector)

วงจรดีเทคสัญญาณเอาต์พุตนี้จะดีเทคสัญญาณเอาต์พุตจากวงจรขยายสัญญาณความถี่ช่วงกว้างก่อนที่จะป้อนเข้าไปเป็นสัญญาณเปรียบเทียบ ทำการทดลองโดยป้อนสัญญาณอินพุตที่มีขนาดต่างกันวัดแรงดันไฟตรงที่ ดีเทคได้ในหน่วยมิลลิโวลต์ ผลการทดลองแสดงในตารางที่ 4.6

| อินพุต (dBm) | เอาต์พุต (dBm) | อินพุต (dBm) | เอาต์พุต (dBm) |
|--------------|----------------|--------------|----------------|
| -16 | 1.38 | 2 | 110 |
| -14 | 2.45 | 4 | 172 |
| -12 | 3.8 | 6 | 225 |
| -10 | 5.3 | 8 | 294 |
| -8 | 8.9 | 10 | 387 |
| -6 | 20.4 | 12 | 495 |
| -4 | 25.8 | 14 | 652 |
| -2 | 38.5 | 16 | 876 |
| 0 | 61.7 | 18 | 952 |

ตารางที่ 4.6 ผลการทดลองวงจรดีเทคเตอร์ระดับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



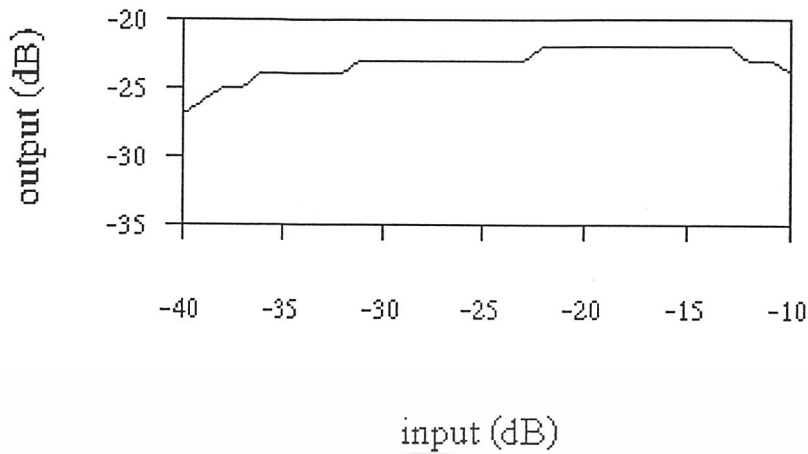
รูปที่ 4.28 กราฟแสดงผลตอบสนองของวงจรตีเทกระดับแรงดัน

เมื่อนำวงจรทั้งหมดในหัวข้อ 3.13 มาต่อรวมกันได้ผลการทดลองของวงจรควบคุมอัตโนมัติดังแสดงในตารางที่ 4.7 และรูปที่ 4.29

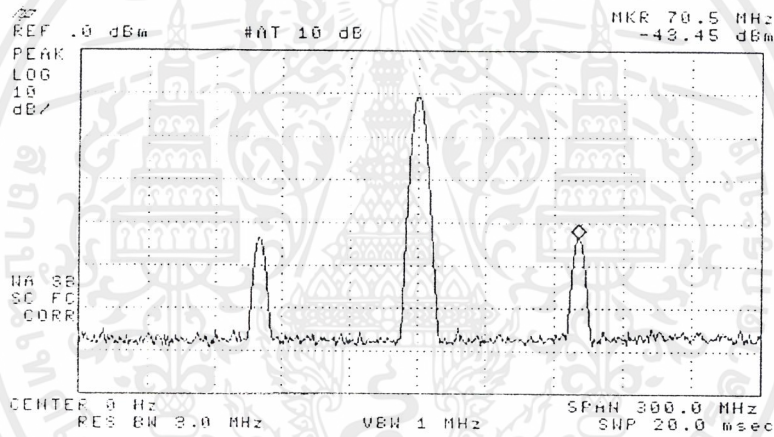
| อินพุต (dB) | เอาต์พุต (dB) | อินพุต (dB) | เอาต์พุต (dB) |
|-------------|---------------|-------------|---------------|
| 0 | -24 | 30 | -23 |
| 5 | -24 | 35 | -24 |
| 10 | -22 | 40 | -25 |
| 15 | -22 | 45 | -25 |
| 20 | -23 | 50 | -32 |
| 25 | -23 | 55 | -34 |

ตารางที่ 4.7 ผลการทดลองวงจรควบคุมอัตราขยายอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.29 กราฟแสดงผลตอบสนองของวงจรถอบกลับอัตโนมัติ



รูปที่ 4.30 สเปกตรัมเอาต์พุตของวงจรถอบกลับอัตโนมัติ

Ext. Attenuator. : 20 dBm

4.11 ผลการทดลองของวงจรกู้สัญญาณคลื่นพาหะ (Carrier Recovery)

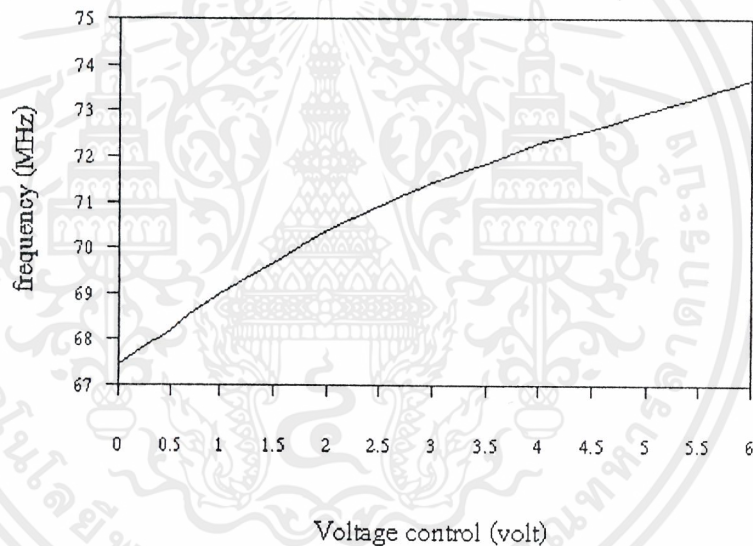
ใช้วงจรคอสมอสแบบ ซึ่งประกอบด้วยส่วนที่สำคัญคือ

4.11.1 วงจรโวลต์เดจคอนโทรลอสซิลเลเตอร์ (Voltage Control Oscillator)

ใช้วงจรและหลักการคำนวณดังหัวข้อ 3.4 ซึ่งผลการทดลอง มีผลดังตารางที่ 4.8

| แรงดันควบคุม (V) | ความถี่(MHz) | แรงดันควบคุม (V) | ความถี่(MHz) |
|------------------|--------------|------------------|--------------|
| 0.0 | 67.44 | 3.5 | 71.86 |
| 0.5 | 68.20 | 4.0 | 72.28 |
| 1.0 | 68.99 | 4.5 | 72.61 |
| 1.5 | 69.65 | 5.0 | 72.98 |
| 2.0 | 70.37 | 5.5 | 73.32 |
| 2.5 | 70.90 | 6.0 | 73.70 |
| 3.0 | 71.44 | 6.5 | 73.89 |

ตารางที่ 4.8 แสดงความสัมพันธ์ระหว่างแรงดันควบคุม
และความถี่ที่ผลิตได้จาก VCO



รูปที่ 4.31 กราฟแสดงความสัมพันธ์ระหว่างแรงดันควบคุมกับความถี่ที่ได้

4.11.2 ผลการทดลองของวงจรชิฟเฟส $\frac{\pi}{2}$ ($\frac{\pi}{2}$ Phase shifter)

วงจรชิฟเฟสนี้ทำหน้าที่ในการเปลี่ยนแปลงเฟสของสัญญาณที่มีความถี่เดียวกันให้มีเฟสต่างกัน

$\frac{\pi}{2}$ ซึ่งในการทดลองนี้ได้ใช้วงจรเดียวกับวงจรในหัวข้อ 3.7 ซึ่งผลการทดลองแสดงในหัวข้อ 4.5

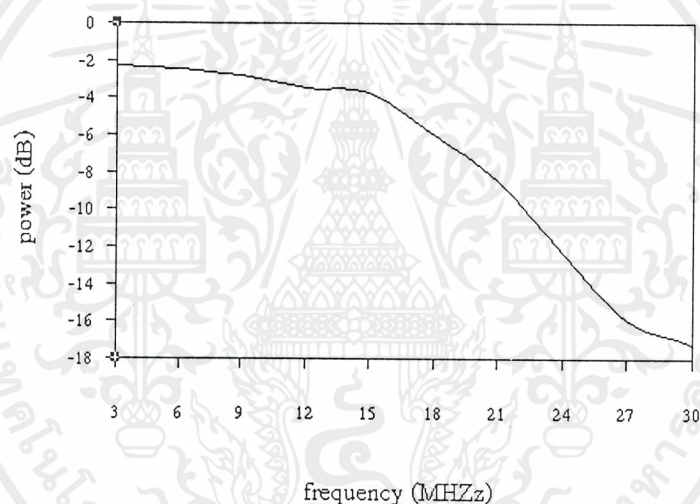
4.11.3 วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)

วงจรกรองความถี่ต่ำผ่านที่ออกแบบใช้งานในวงจรคอสเทสลับนี้ได้ออกแบบโดยให้วงจรกรองความถี่ต่ำที่คัตออฟ 10.24 เมกะเฮิร์ตซ์ ผลการทดลองแสดงดังตารางที่ 4.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| ความถี่ (MHz) | กำลังงาน (dB) | ความถี่ (MHz) | กำลังงาน (dB) |
|---------------|---------------|---------------|---------------|
| 3 | -2.28 | 27 | -15.92 |
| 6 | -2.49 | 30 | -17.26 |
| 9 | -2.77 | 33 | -18.72 |
| 12 | -3.48 | 36 | -20.61 |
| 15 | -3.74 | 39 | -23.60 |
| 18 | -5.98 | 42 | -29.24 |
| 21 | -8.45 | 45 | -32.59 |
| 24 | -12.33 | 48 | -34.20 |

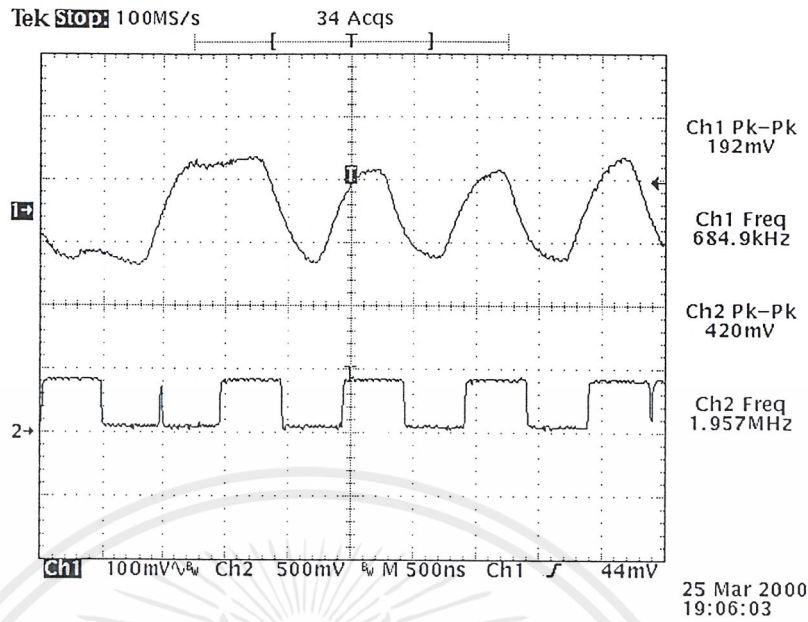
ตารางที่ 4.9 ผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่าน
ที่คัทออฟ 10.24 เมกะเฮิรตซ์



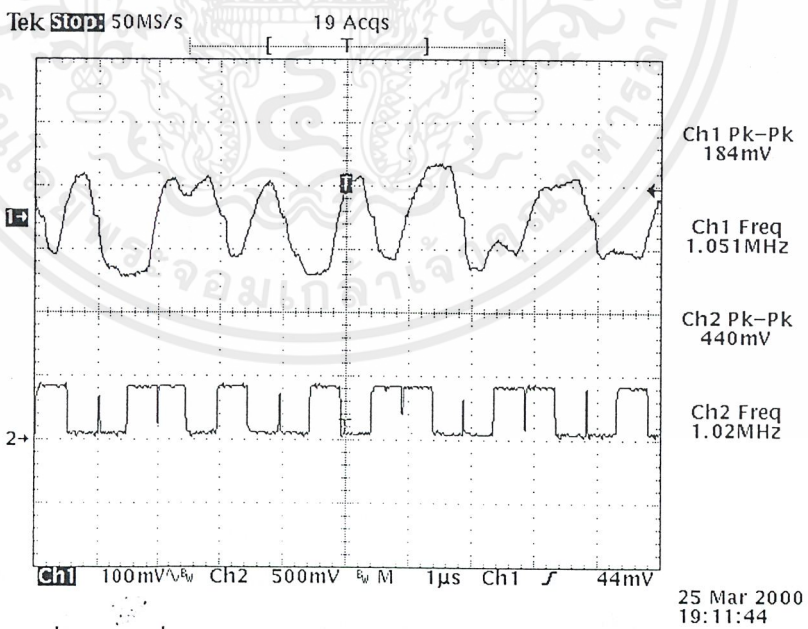
รูปที่ 4.32 กราฟผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่าน
ที่คัทออฟ 10.24 เมกะเฮิรตซ์

เมื่อนำวงจรต่างที่กล่าวมาในหัวข้อ 3.16 มาต่อรวมกันเป็นวงจรคอสเทสลับ จะสามารถกู้สัญญาณคลื่นพาหะ 70 MHz กลับมาได้ และเมื่อลูปอยู่ในสภาวะล็อกสามารถคิมอคูเลทสัญญาณข้อมูลที่ส่งมาในรูปแบบต่ำ ในด้านแกน I และ แกน Q ดังแสดงในรูปที่ 4.34 และ 4.35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.33 ผลที่ได้จากการดัดแปลงสัญญาณทางด้านแกน I จากวงจรคอสแทสคูป
เมื่อ Ch1 : แสดงสัญญาณที่ได้จากการดัดแปลง
Ch2 : แสดงสัญญาณข้อมูลที่ส่งมาจากภาคส่ง

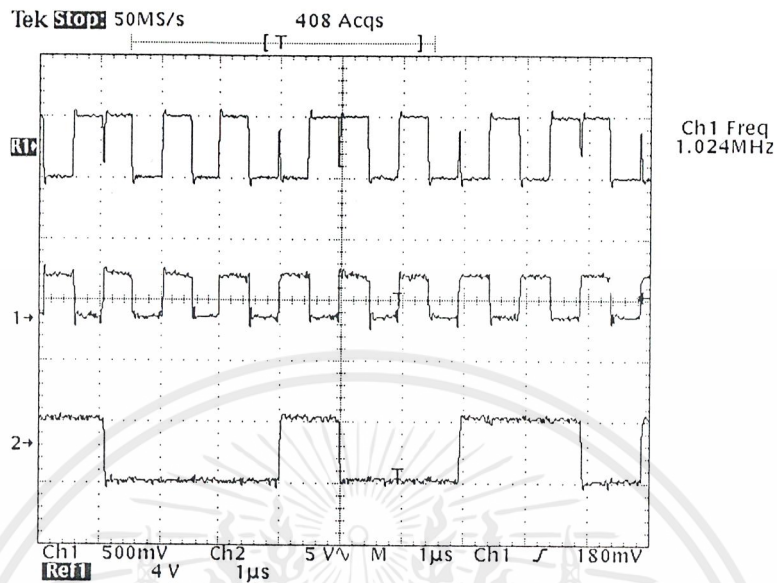


รูปที่ 4.34 ผลที่ได้จากการดัดแปลงสัญญาณทางด้านแกน Q จากวงจรคอสแทสคูป
เมื่อ Ch1 : แสดงสัญญาณที่ได้จากการดัดแปลง
Ch2 : แสดงสัญญาณข้อมูลที่ส่งมาจากภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.13 ผลการทดลองวงจรกู้สัญญาณนาฬิกา (Clock Recovery)

การกู้สัญญาณนาฬิกาใช้วงจรดังหัวข้อ 3.16 ได้ผลการทดลองดังรูปที่ 4.37

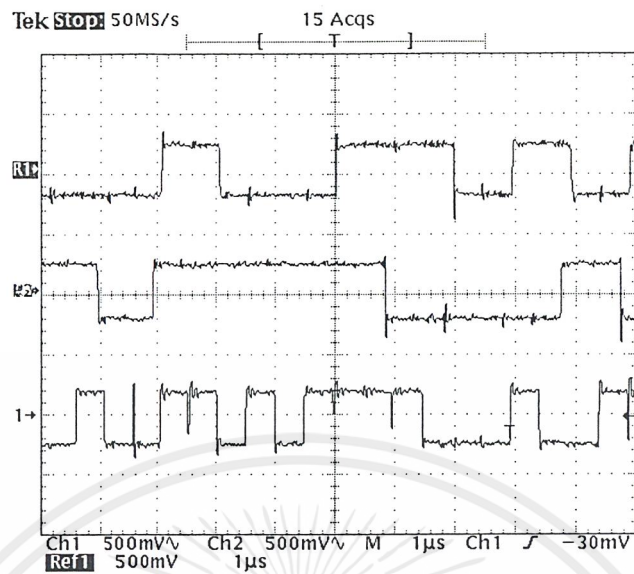


รูปที่ 4.37 ผลการทดลองของวงจรกู้สัญญาณนาฬิกา

- เมื่อ
- R1 : คือสัญญาณข้อมูลที่มีการเข้ารหัสแบบแมนเชสเตอร์
 - Ch1 : คือสัญญาณนาฬิกาที่กู้กลับคืนมาได้
 - Ch2 : คือสัญญาณข้อมูลที่ได้จากการถอดรหัสแมนเชสเตอร์

4.14 ผลการทดลองของวงจรเปลี่ยนสัญญาณจากขนานเป็นอนุกรม

สัญญาณที่ถอดรหัสแมนเชสเตอร์มาแล้วทั้งด้านแกน I และแกน Q จะต้องนำมาอนุกรมกัน ผลการทดลองแสดงดังรูปที่ 4.38



รูปที่ 4.38 ผลการทดลองวงจรเปลี่ยนสัญญาณขนานเป็นอนุกรม

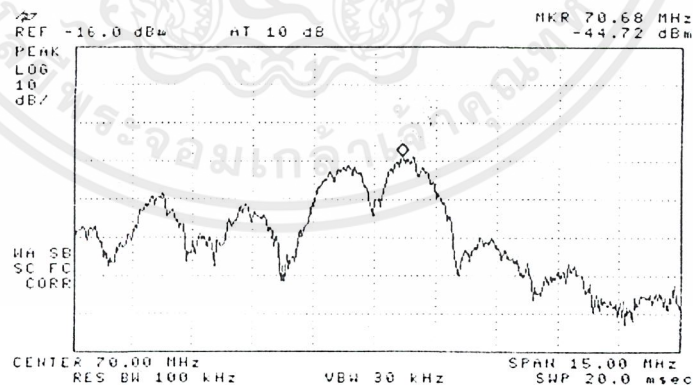
เมื่อ R1 : คือสัญญาณทางด้านแกน I

R2 : คือสัญญาณทางด้านแกน Q

Ch1 : คือสัญญาณที่ได้จากการรวมของสัญญาณทางด้านแกน I และแกน Q

4.15 ผลการทดลองรวมทางด้านภาครับ

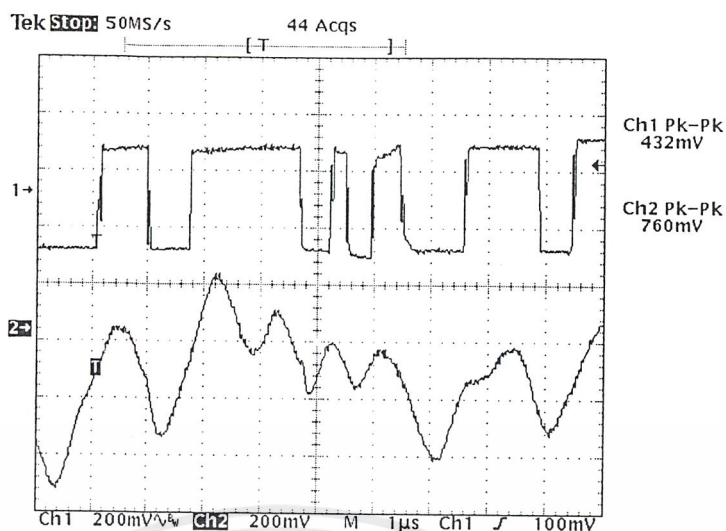
เมื่อนำทุกวงจรมาต่อรวมกันแล้วรับสัญญาณที่ส่งมาผ่านทางอากาศสามารถรับสัญญาณ ได้ผลการทดลองดังรูปที่ 4.39 รูปที่ 4.40 และรูปที่ 4.41



รูปที่ 4.39 สเปกตรัมของสัญญาณคิวพีเอสเค ที่รับได้ผ่านสายอากาศ

Ext. Attenuator. : 20 dBm

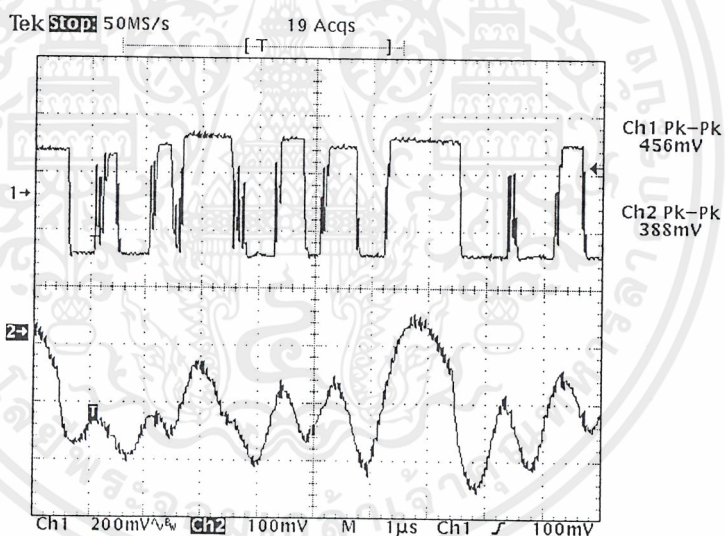
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.40 ผลการดีมอดูเลต และเปรียบเทียบสัญญาณที่รับได้จากสายอากาศทางด้านแกน I

เมื่อ R1 : คือข้อมูลที่ผ่านวงจรเปรียบเทียบแล้วทางด้านแกน I

R2 : คือสัญญาณที่ดีมอดูเลตได้



รูปที่ 4.41 ผลการดีมอดูเลต และเปรียบเทียบสัญญาณที่รับได้จากสายอากาศทางด้านแกน Q

เมื่อ R1 : คือข้อมูลที่ผ่านวงจรเปรียบเทียบแล้วทางด้านแกน Q

R2 : คือสัญญาณที่ดีมอดูเลตได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และบทสรุป

ปริญญานิพนธ์นี้ได้ทำการคำนวณและสร้างวงจรรับ - ส่งสัญญาณดิจิทัลแบบกิวทีเอสเค ที่มีอัตราเร็ว 2.048 เมกะบิตต่อวินาที ซึ่งในการทำโครงการพบปัญหาต่าง ๆ ได้แก่ วงจรสังเคราะห์ความถี่ เนื่องจากสัญญาณที่ได้ยังมีสัญญาณรบกวนปนออกมาอยู่ และมีปัญหาของตัวอุปกรณ์ที่ใช้งานเช่น ขดลวด ซึ่งไม่สามารถพันให้ได้ค่าตามที่ต้องการได้ เนื่องจากไม่สามารถวัดค่าได้ถูกต้องเพราะขาดอุปกรณ์การวัดที่เที่ยงตรง การแก้ไขเรื่องสัญญาณรบกวนนั้นเป็นเรื่องที่ละเอียดอ่อน วิธีที่จะแก้ไขนั้นมีอยู่หลายวิธี เช่น การกราวด์ดิ้ง (Grounding) การชิลด์ (Shielding) ฯลฯ วงจรที่สร้างปัญหาอีกวงจรหนึ่งคือวงจรรองความถี่ ซึ่งสามารถรองความถี่ดังที่ต้องการได้แต่มีปัญหาคือเกิดการลดทอนมากและไม่ได้แบนด์วิดท์ ที่คำนวณมา เนื่องจากค่าคาปาซิแตนซ์และค่าอินดักแตนซ์ที่ใช้กับค่าที่คำนวณได้ไม่ตรงกัน ทำให้ผลที่ได้จริง ๆ ไม่เป็นที่น่าพอใจ การแก้ไขจะต้องพยายามใช้ค่าอุปกรณ์ให้ได้ค่าใกล้เคียงกับที่คำนวณมากที่สุด วงจรทางด้านรับ มีวงจรที่มีปัญหาหลายวงจร เช่นวงจรควบคุมอัตราขยายสัญญาณอัตโนมัติไม่สามารถขยายได้อย่างอัตโนมัติตามที่ต้องการ จะควบคุมการขยายในช่วงขนาดอินพุตแคบ ๆ เท่านั้น และบางครั้งเกิดการออสซิลเลชันขึ้นซึ่งการแก้ปัญหาอาจทำได้โดยการชิลด์ วงจรคู่สัญญาณคลื่นพาหะซึ่งใช้เครื่องรับแบบคอสเทสในการดีมอดูเลตสัญญาณ แต่ละวงจรที่ประกอบเป็นคอสเทสรูป นั้นมีประสิทธิภาพไม่ดีพอสมควรต้องทำ การจูนทุกครั้งจึงจะอยู่ในสภาวะล็อก การดีมอดูเลตมีความผิดพลาด เนื่องจากเฟสของคลื่นพาหะไม่ต่างกัน 90 องศาจริง ซึ่งอาจจะแก้ปัญหานี้โดยใช้การเข้า โครดแบบดิฟเฟอเรนเชียล การส่งสัญญาณผ่านทางอากาศยังมีปัญหาเรื่องสายอากาศเนื่องจากสายอากาศที่ใช้ไม่แมชชิงอิมพีแดนซ์ ซึ่งการดีมอดูเลตที่ผิดพลาดทำให้การสร้างสัญญาณดิจิทัลขึ้นมาใหม่มีความผิดพลาด การถอดรหัสผิดพลาดตามไปด้วยรวมถึงสัญญาณนาฬิกาที่กู้ได้ก็มีความผิดพลาดไปด้วยทำให้สัญญาณเอาท์พุทของวงจรมีความผิดพลาดไป วงจรขยายสัญญาณต่าง ๆ เมื่อนำต่อรวมกันเพื่อให้มีอัตราขยายเพิ่มขึ้นจะเกิดการออสซิลเลต ซึ่งแก้ปัญหาโดยการต่อวงจร กรองช่วงความถี่ผ่านชั้นระหว่างวงจรขยายทุกสแตจซึ่งก็ช่วยลดปัญหาการออสซิลเลตลงได้

ในการทำโครงการในครั้งนี้ทำให้ผู้จัดทำได้มีประสบการณ์ในการนำทฤษฎีที่เรียนมา มาปฏิบัติ และทำการทดลองจริง เพื่อให้ได้รู้ปัญหาและวิธีการแก้ไข ในที่จะนำไปประยุกต์ใช้งานจริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LM160/LM360 High Speed Differential Comparator

General Description

The LM160/LM360 is a very high speed differential input, complementary TTL output voltage comparator with improved characteristics over the μ A760/ μ A760C, for which it is a pin-for-pin replacement. The device has been optimized for greater speed, input impedance and fan-out, and lower input offset voltage. Typically delay varies only 3 ns for overdrive variations of 5 mV to 400 mV.

Complementary outputs having minimum skew are provided. Applications involve high speed analog to digital converters and zero-crossing detectors in disk file systems.

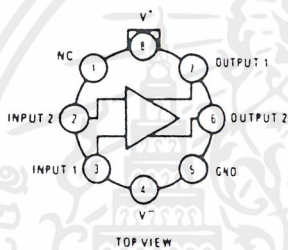
Features

- Guaranteed high speed
- Tight delay matching on both outputs
- Complementary TTL outputs
- High input impedance
- Low speed variation with overdrive variation
- Fan-out of 4
- Low input offset voltage
- Series 74 TTL compatible

20 ns max

Connection Diagrams

Metal Can Package

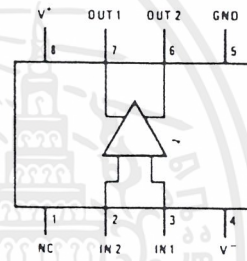


TOP VIEW

TL/H/5707-4

Order Number LM160H/883* or LM360H
See NS Package Number H08C

Dual-In-Line Package

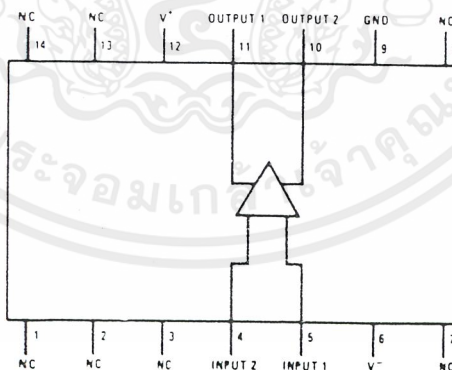


TOP VIEW

TL/H/5707-5

Order Number LM160J/883*,
LM360M or LM360N
See NS Package Number J08A, M08A or N08E

Dual-In-Package



TOP VIEW

TL/H/5707-6

Order Number LM160J-14/883*
See NS Package Number J14A

*Also available in SMD # 5962-8767401

Absolute Maximum Ratings (Note 5)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

(Note 7)

| | |
|----------------------------|----------------------------|
| Positive Supply Voltage | +8V |
| Negative Supply Voltage | -8V |
| Peak Output Current | 20 mA |
| Differential Input Voltage | $\pm 5V$ |
| Input Voltage | $V^+ \geq V_{IN} \geq V^-$ |
| ESD Tolerance (Note 8) | 1600V |

Operating Temperature Range

| | |
|-------|-----------------|
| LM160 | -55°C to +125°C |
| LM360 | 0°C to +70°C |

Storage Temperature Range

-65°C to +150°C

Lead Temperature (Soldering, 10 sec.)

260°C

Soldering Information

| | |
|--------------------------|-------|
| Dual-In-Line Package | |
| Soldering (10 seconds) | 260°C |
| Small Outline Package | |
| Vapor Phase (60 seconds) | 215°C |
| Infrared (15 seconds) | 220°C |

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics ($T_{MIN} \leq T_A \leq T_{MAX}$)

| Parameter | Conditions | Min | Typ | Max | Units |
|---|---|---------|-----------|------|------------------|
| Operating Conditions | | | | | |
| Supply Voltage V_{CC}^+ | | 4.5 | 5 | 6.5 | V |
| Supply Voltage V_{CC}^- | | -4.5 | -5 | -6.5 | V |
| Input Offset Voltage | $R_S \leq 200\Omega$ | | 2 | 5 | mV |
| Input Offset Current | | | 0.5 | 3 | μA |
| Input Bias Current | | | 5 | 20 | μA |
| Output Resistance (Either Output) | $V_{OUT} = V_{OH}$ | | 100 | | Ω |
| Response Time | $T_A = 25^\circ C, V_S = \pm 5V$ (Notes 1, 6) | | 13 | 25 | ns |
| | $T_A = 25^\circ C, V_S = \pm 5V$ (Notes 2, 6) | | 12 | 20 | ns |
| | $T_A = 25^\circ C, V_S = \pm 5V$ (Notes 3, 6) | | 14 | | ns |
| Response Time Difference between Outputs | | | | | |
| $(t_{pd} \text{ of } +V_{IN1}) - (t_{pd} \text{ of } -V_{IN2})$ | $T_A = 25^\circ C$ (Notes 1, 6) | | 2 | | ns |
| $(t_{pd} \text{ of } +V_{IN2}) - (t_{pd} \text{ of } -V_{IN1})$ | $T_A = 25^\circ C$ (Notes 1, 6) | | 2 | | ns |
| $(t_{pd} \text{ of } +V_{IN1}) - (t_{pd} \text{ of } +V_{IN2})$ | $T_A = 25^\circ C$ (Notes 1, 6) | | 2 | | ns |
| $(t_{pd} \text{ of } -V_{IN1}) - (t_{pd} \text{ of } -V_{IN2})$ | $T_A = 25^\circ C$ (Notes 1, 6) | | 2 | | ns |
| Input Resistance | $f = 1 \text{ MHz}$ | | 17 | | $k\Omega$ |
| Input Capacitance | $f = 1 \text{ MHz}$ | | 3 | | pF |
| Average Temperature Coefficient of Input Offset Voltage | $R_S = 50\Omega$ | | 8 | | $\mu V/^\circ C$ |
| Average Temperature Coefficient of Input Offset Current | | | 7 | | nA/°C |
| Common Mode Input Voltage Range | $V_S = \pm 6.5V$ | ± 4 | ± 4.5 | | V |
| Differential Input Voltage Range | | ± 5 | | | V |
| Output High Voltage (Either Output) | $I_{OUT} = -320 \mu A, V_S = \pm 4.5V$ | 2.4 | 3 | | V |
| Output Low Voltage (Either Output) | $I_{SINK} = 6.4 \text{ mA}$ | | 0.25 | 0.4 | V |
| Positive Supply Current | $V_S = \pm 6.5V$ | | 18 | 32 | mA |
| Negative Supply Current | $V_S = \pm 6.5V$ | | -9 | -16 | mA |

Note 1: Response time measured from the 50% point of a 30 mVp-p 10 MHz sinusoidal input to the 50% point of the output.

Note 2: Response time measured from the 50% point of a 2 Vp-p 10 MHz sinusoidal input to the 50% point of the output.

Note 3: Response time measured from the start of a 100 mV input step with 5 mV overdrive to the time when the output crosses the logic threshold.

Note 4: Typical thermal impedances are as follows:

| | | | | | | |
|-----------------|---------------|---------|-------------|---------------|---------|-----------------------|
| Cavity DIP (J): | θ_{JA} | 135°C/W | Header (H): | θ_{JA} | 165°C/W | (Still Air) |
| Molded DIP (N): | θ_{JA} | 130°C/W | | θ_{JC} | 67°C/W | (400 LF/min Air Flow) |
| | | | | | 25°C/W | |

Note 5: The device may be damaged if used beyond the maximum ratings.

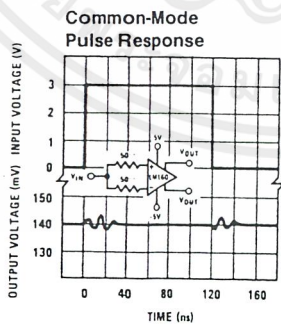
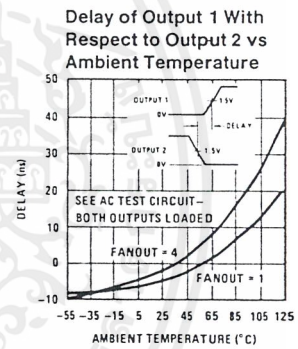
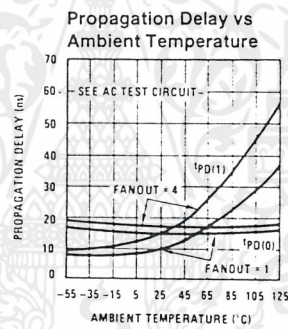
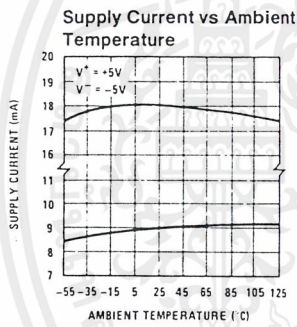
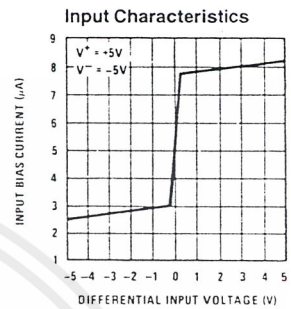
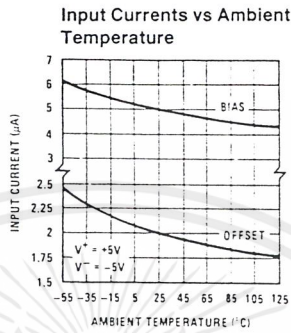
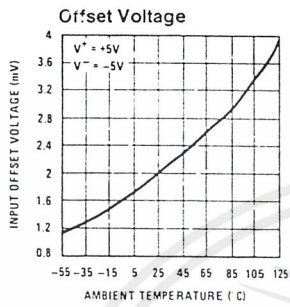
Note 6: Measurements are made in AC Test Circuit, Fanout = 1

Note 7: Refer to RETS 160X for LM160H, LM160J-14 and LM160J military specifications.

Note 8: Human body model, 1.5 k Ω in series with 100 pF.

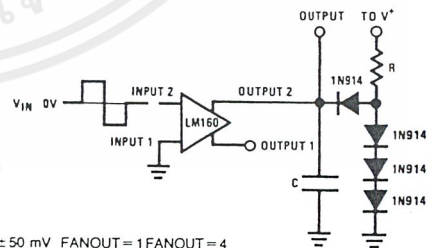
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



TL/H/5707-2

AC Test Circuit

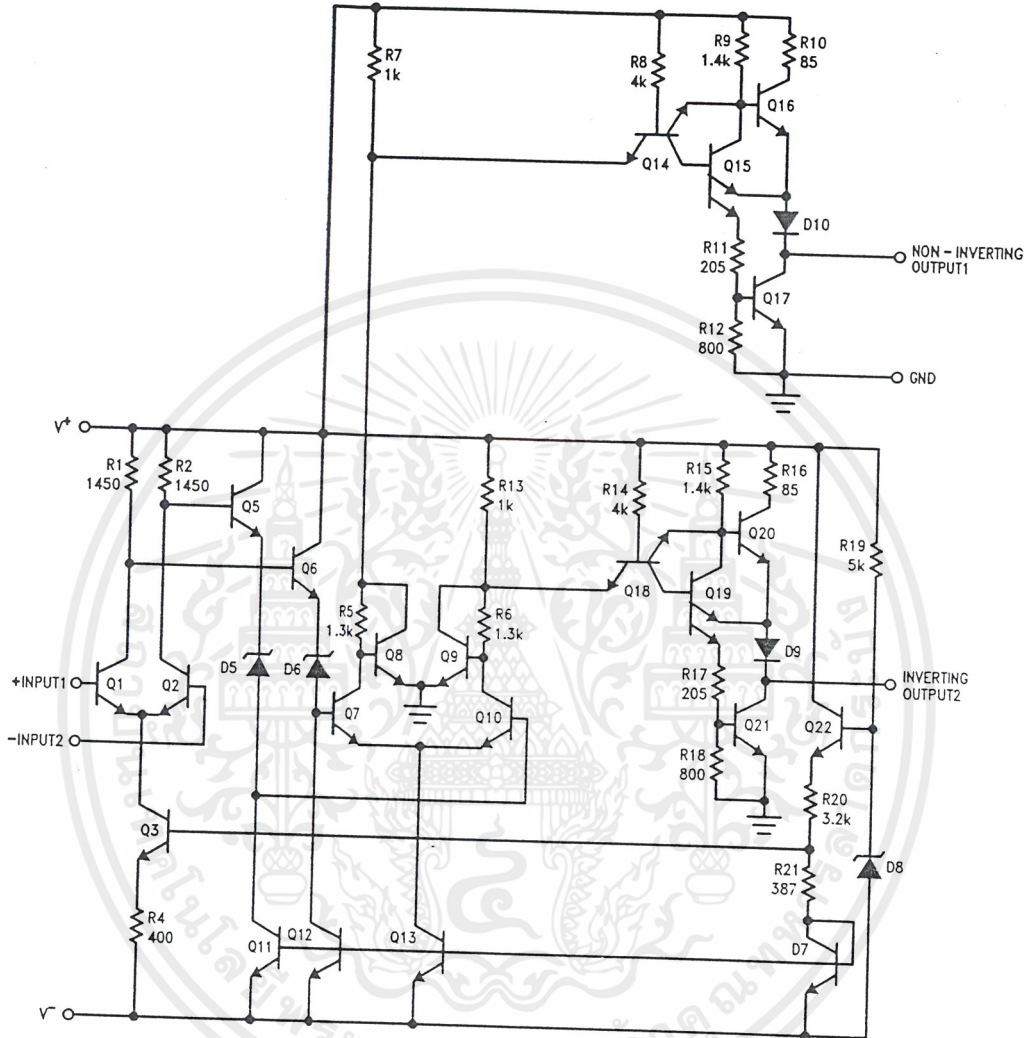


TL/H/5707-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagram

LM160/LM360



TL/H/5707-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. L.W. Couch. “ Digital anf Analog Communication Systems” : Macmillan Publishing Company, 1987.
2. K.S. Shanmugam. “Digital and Analog Communication Systems”..New York: John Wiley & Sons.1979
3. BP Lathi. “Modem Digital and Analog Communication Systems.” Japan: Holt-Sannders.1983
4. James Bignell and Robert Donovan. “Digital Electronics:3rd edition.”New York :Delmar Pubishers Inc.,1994
5. Chiris Bowick. “RF Circuit Design”. Carmel: Howard W. Same& Company, 1982
6. รศ.ดร.วิวัฒน์ กิรานนท์ “วิศวกรรมการสื่อสาร”, อักษรสยามการพิมพ์ , 2540



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนี้ สามารถทำสำเร็จได้ ด้วยคำปรึกษาและแนะนำให้ความช่วยเหลือ ของบุคคลต่าง ๆ ดังต่อไปนี้

1. ดร.ทองทศ วานิชศรี อาจารย์ที่ปรึกษาโครงการ
2. นางสาวพิมพ์ มานะกิจงกกล
3. นายณฤทธิ์ ชูงธิสร
4. นายคณภูมิ พูลผล
5. นายศิริชัย ชารวุฒิกุล เอื้อเฟื้อเครื่องคอมพิวเตอร์
6. นางสาวภัทริยา ชลากรกุล เอื้อเฟื้อเครื่องพรีนเตอร์

ในโอกาสนี้จึงขอขอบพระคุณทุกท่านเป็นอย่างยิ่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้