สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย

16 LINES AUTOMATIC TELEPHONE RECORDER AND CONTROL

โดย

นายวิทยา หวังประโยชน์

นายวีรวัตร์ สีหาเสน

เลขหมู่.....
เลขทะเบียน 42223
วัน, เดือน, ปี 15 พ.ค. 2545

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย

16 LINES AUTOMATIC TELEPHONE RECORDER AND CONTROL

โดย

นายวิทยา หวังประโยชน์ 41013068

นายวีรวัตร์ สีหาเสน 41013069

อาจารย์ที่ปรึกษา

รศ.ดร. ถวิล พึ่งมา

ศ. มนูญ สุขเกษม

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2543

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **เครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย**

16 LINES AUTOMATIC TELEPHONE RECORDER AND CONTROL

ผู้จัดทำ

1. นายวิทยา หวังประโยชน์ 41013068
2. นายวีรวัตร์ สีหาเสน 41013069

..... อาจารย์ที่ปรึกษา

(รศ.ดร. ถวิล พึ่งมา)

..... อาจารย์ที่ปรึกษา

(ศ. มนูญ สุขเกษม)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย

16 Lines Automatic telephone Recorder and Control

โดย นายวิทยา หวังประโยชน์ 41013068
นายวีรวัตร์ สีหาเสน 41013069

อาจารย์ที่ปรึกษา รศ.ดร. ถวิล พึ่งมา
ศ. มนูญ สุขเกษม

บทคัดย่อ

โครงงานนี้เป็นการนำเสนอการออกแบบและสร้างเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย การทำงานของเครื่องจะตรวจสอบการใช้งานโทรศัพท์ทั้งการโทรเข้าและโทรออก เมื่อมีการโทรเข้า เครื่องจะบันทึกระยะเวลาการสนทนาซึ่งประกอบด้วย วัน เดือน ปี เวลาที่เริ่มต้น เวลาที่สิ้นสุด พร้อมระยะเวลาทั้งหมดที่ทำการสนทนาด้วย เมื่อมีการโทรออก เครื่องก็จะทำการบันทึกการทำงานคล้ายกับการโทรเข้ามา แต่การเก็บข้อมูลจะเพิ่มเลขหมายปลายทางลงไปด้วย นอกจากนี้เครื่องยังสามารถจำกัดพื้นที่การให้บริการโทรออกได้ โดยที่สามารถดูรายละเอียดต่างๆ ผ่านจอภาพแอลซีดี (LCD) หรือจอคอมพิวเตอร์ การบันทึกข้อมูลจะเป็นฐานข้อมูลเก็บไว้ในคอมพิวเตอร์ส่วนบุคคลผ่านทางพอร์ตอนุกรม (RS-232) ซึ่งใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นตัวควบคุมการทำงาน

ABSTRACT

This project presents a 16 lines automatic telephone recorder and control. This device provides a data record of all incoming and outgoing calls. When there is an incoming call, the device will record data that consist of day, month, year, start time, stop time and duration time. In the case of an outgoing call, the device will record similar to incoming call and additionally will memory the destination number. Furthermore, the device can area code control outgoing calls to only different branches of company. All data can be monitored on LCD or computer monitor. The database recorded by Personal Computer (PC) through to serial port (RS-232). This project using micro-controller MCS-51 with serial connection to control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้าที่

สารบัญรูปภาพ

สารบัญตาราง

บทที่ 1 บทนำ 1

บทที่ 2 ทฤษฎีและหลักการ

2.1 โทรศัพท์ทั่วไป 3

2.2 สัญญาณที่รับส่งระหว่างผู้เช่ากับชุมสาย (Subscriber Signalling) 5

2.3 ภาคถอดรหัส 6

2.4 รหัสหมายเลขการให้บริการโทรศัพท์ทางไกล 7

2.5 RS-232-C 10

2.6 การสร้างฐานเวลาให้แก่ไมโครคอนโทรลเลอร์ MCS – 51 13

2.7 การใช้งานแอลซีดีโมดูล (LCD Module) 20

2.8 โปรแกรม Delphi 27

บทที่ 3 การคำนวณและการสร้าง

3.1 บล็อคไดอะแกรมของเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย 35

3.2 ส่วนประกอบของวงจรควบคุมเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย 35

3.3 วงจรตรวจจับสัญญาณ (Detector Circuit) 37

3.4 ส่วนควบคุมการทำงาน (Controller) 43

3.5 หลักการทำงานของซอฟต์แวร์ (Soft ware) 47

บทที่ 4 การทดลองและผลการทดลอง

4.1 การทดลอง 51

4.2 ผลการทดลอง 52

บทที่ 5 บทวิจารณ์และสรุป

5.1 ปัญหาที่เกิดจากการเขียนภาษาแอสแซมบลี้ 58

5.2 ปัญหาที่เกิดจากการเขียนโปรแกรม Delphi 58

5.3 แนวทางการพัฒนาต่อ 59

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

หน้าที่

รูปที่ 2.1 หน้าปัดของเครื่องโทรศัพท์แบบกดปุ่มและความถี่ที่ใช้ 4
รูปที่ 2.2 แสดงสัญญาณพื้นฐานในเครื่องชุมสายโทรศัพท์ 6
รูปที่ 2.3 คอนเนคเตอร์แบบ DB-25 และ DB-9 11
รูปที่ 2.4 แสดงลักษณะรูปร่างทั้งสองแบบของไอซีเบอร์ DS1202 14
รูปที่ 2.5 โครงสร้างภายในของ RTC DS1202 15
รูปที่ 2.6 แสดงโครงสร้างของคอมมานด์ไบต์ 16
รูปที่ 2.7 หน้าต่างหลักของโปรแกรม Delphi 31
รูปที่ 2.8 เมนูบาร์ของโปรแกรม Delphi 31
รูปที่ 2.9 หน้าต่างออบเจ็คอินสเป็คเตอร์ของโปรแกรม Delphi 32
รูปที่ 2.10 หน้าต่างฟอร์มของโปรแกรม Delphi 33
รูปที่ 2.11 หน้าต่างเอดิเตอร์ของโปรแกรม Delphi 33
รูปที่3.1 บล็อคไดอะแกรมแสดงการต่อใช้งานเครื่องบันทึกและควบคุมใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย 35
รูปที่3.2 บล็อคไดอะแกรมแสดงส่วนประกอบของวงจรควบคุมเครื่องบันทึกและควบคุมการงานใช้โทรศัพท์อัตโนมัติ 16 คู่สาย 36
รูปที่3.3 วงจรตรวจจับการยกหูโทรศัพท์ 38
รูปที่3.4 วงจรถอดรหัสเลขหมายโทรศัพท์ 38
รูปที่3.5 วงจรตรวจจับสัญญาณให้หมุนหมายเลข 39
รูปที่3.6 วงจรตรวจจับสัญญาณเรียก 40
รูปที่3.7 วงจรตรวจจับสัญญาณเรียกกลับ 40
รูปที่3.8 วงจรตรวจจับสัญญาณ 41
รูปที่3.9 วงจรตรวจจับสัญญาณ (Detector Circuit) 42
รูปที่3.10 โฟลว์ชาร์ตแสดงการรับข้อมูลจากวงจรดีเทคเตอร์ตรวจสอบสภาวะการโทรออก 45
รูปที่3.11 โฟลว์ชาร์ตแสดงการรับข้อมูลจากวงจรดีเทคเตอร์ตรวจสอบสภาวะการโทรเข้า 46
รูปที่3.12 แสดงหน้าต่างของโปรแกรมหลัก 47
รูปที่3.13 ตารางแสดงข้อมูลการใช้งานโทรศัพท์ (การโทรออก) 48
รูปที่3.14 ตารางแสดงข้อมูลการใช้งานโทรศัพท์ (การโทรเข้า) 48
รูปที่3.15 หน้าต่างรายงานข้อมูลการใช้งานโทรศัพท์ 49
รูปที่3.16 เมนูกำหนดค่า 49
รูปที่3.17 การกำหนดคอมพอร์ต 50
รูปที่3.18โปรแกรมสำหรับแสดงรายละเอียดของผู้จัดทำ 50
รูปที่4.1 การเปรียบเทียบสัญญาณไดอัลโทนและสัญญาณที่ขา 8 ของ IC LM567 53

เอกสารนี้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่4.2 เปรียบเทียบสัญญาณที่ไม่ใช่ไดอัลโทนและสัญญาณที่ขา 8 ของ IC LM567 53
รูปที่4.3 ผลการเปรียบเทียบสัญญาณเรียกและสัญญาณที่ขา 5 ของออปโต้ไอโซเลเตอร์ 54
รูปที่4.4 ผลการเปรียบเทียบสัญญาณเรียกและสัญญาณที่ขา 13 ของ IC 74LS123 55
รูปที่4.5 ผลการเปรียบเทียบสัญญาณเรียกกลับกับสัญญาณที่ขา 8 ของ IC LM567 55
รูปที่4.6 ผลการเปรียบเทียบสัญญาณสายไม่ว่างกับสัญญาณที่ขา 8 ของ IC LM567 56
รูปที่4.7 ผลการเปรียบเทียบสัญญาณเรียกกลับกับสัญญาณที่ขา 13 ของ IC 7LS123 56
รูปที่4.8 ผลการเปรียบเทียบสัญญาณสายไม่ว่างกับสัญญาณที่ขา 13 ของ IC 74LS123 57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้าที่

ตารางที่ 2.1 ค่าที่ถอดรหัสได้จากความถี่ต่างๆ 7

ตารางที่ 2.2 รหัสหมายเลขการให้บริการโทรศัพท์ทางไกล 10

ตารางที่ 2.3 การกำหนดขาของขั้วต่อ RS-232-C 11

ตารางที่ 2.4 แสดงการใช้เบิสท์โหมด 19

ตารางที่ 2.5 ตารางข้อมูลการทำงานของรีจิสเตอร์และ RAM ใน DS 1202 19

ตารางที่ 2.6 ขาสัญญาณของแอลซีดีโมดูล 21

ตารางที่ 2.7 การกำหนดคุณสมบัติในการใช้งานของแอลซีดีตามชุดคำสั่งควบคุม 23

ตารางที่ 2.8 แสดงการเคลียร์ดิสเพลย์ 23

ตารางที่ 2.9 แสดงการเคอร์เซอร์ แอท โฮม 23

ตารางที่ 2.10 แสดงการเอ็นทรี โหมด เซ็ท 24

ตารางที่ 2.11 แสดงการดิสเพลย์ออน/อ็อฟ 24

ตารางที่ 2.12 แสดงการดิสเพลย์ชิป 25

ตารางที่ 2.13 แสดงการฟังก์ชันเซ็ต 25

ตารางที่ 2.14 แสดงการเซ็ต CGRAM แอดเดรส 25

ตารางที่ 2.15 แสดงการเซ็ต DDRAM แอสแดรส 26

ตารางที่ 2.16 แสดงตำแหน่งแอดเดรสของแอลซีดี รุ่น DMC164 26

ตารางที่ 2.17 แสดงการบีซี่แฟล็ก แอ็นด์ แอดเดสรีด 26

ตารางที่ 2.18 แสดงการเขียนข้อมูลให้ DDRAM หรือ CGRAM 27

ตารางที่ 2.19 แสดงการอ่านข้อมูลจาก DDRAM หรือ CGRAM 27

ตารางที่ 4.1 ผลการทดลองของวงจรตรวจจับการยกหูโทรศัพท์ 52

ตารางที่ 4.2 ผลการทดลองวัดแรงดันที่ขา11-15 ของ MT8870 ของวงจรถอดรหัส หมายเลขโทรศัพท์ 52

ตารางที่ 4.3 ผลการทดลองของวงจรตรวจจับสัญญาณเรียก 54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันนี้ เทคโนโลยีการสื่อสารได้มีความก้าวหน้าขึ้นอย่างมาก โทรศัพท์ก็เป็นปัจจัยพื้นฐานที่สำคัญอีกอย่างหนึ่งที่ทุกคนแทบจะขาดไม่ได้ โดยเฉพาะที่พักอาศัยและสำนักงานโดยทั่วไป หากเป็นสำนักงานขนาดกลางถึงขนาดใหญ่นั้นมีความจำเป็นที่ต้องใช้โทรศัพท์ในแต่ละวันนั้นสูงมาก ดังนั้นสำนักงานบางแห่งจึงมีการติดตั้งตู้สาขาอัตโนมัติ (Private Automatic Branch Exchange; PABX) มาเป็นตัวตัดต่อในการใช้โทรศัพท์ โดยปกติแล้วในการใช้โทรศัพท์นั้นเราสามารถตรวจสอบรายละเอียดการใช้งานได้จากบิลเก็บเงินขององค์การโทรศัพท์ ในที่นี้หมายถึงการโทรทางไกลหรือการโทรเข้าโทรศัพท์เคลื่อนที่เท่านั้น หากเป็นการโทรภายในพื้นที่เดียวกัน เราไม่สามารถทราบรายละเอียดการใช้งานโทรศัพท์ได้ ดังนั้นจึงได้มีการนำเสนอการออกแบบและสร้างเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สายขึ้น เพื่อบันทึกรายละเอียดการใช้โทรศัพท์ไม่ว่าจะเป็นการโทรเข้า การโทรออก ระยะเวลาในการใช้โทรศัพท์ของแต่ละคู่สาย เครื่องบันทึกการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สายนี้สามารถใช้ต่อพ่วงได้กับตู้สาขาอัตโนมัติและโทรศัพท์บ้าน โดยสามารถต่อได้สูงสุด 16 คู่สาย การเชื่อมต่อจะทำการต่อขนานกับคู่สายภายใน

เมื่อมีสัญญาณเรียกเข้ามา ส่วนของวงจรควบคุมจะทำการตรวจสอบสัญญาณเรียก (Ringing Tone) เมื่อสัญญาณเรียกหายไปก็จะทำการตรวจสอบว่ามีการยกหูโทรศัพท์หรือไม่ ถ้าไม่มีการยกหูก็จะกลับไปสู่สภาวะคอย แต่ถ้ามีการยกหูโทรศัพท์ก็จะทำการตรวจสอบสัญญาณพร้อมหมุนหมายเลข หากมีสัญญาณพร้อมหมุนหมายเลข แสดงว่าฝ่ายเรียกมาทำการวางหูไปก่อน หากไม่มีสัญญาณพร้อมหมุนหมายเลขก็จะทำการตรวจสอบสัญญาณสายไม่ว่าง ถ้าหากว่ามีสัญญาณสายไม่ว่าง แสดงว่าการต่อทำได้ไม่สำเร็จ แต่ถ้าหากไม่มีสัญญาณสายไม่ว่าง แสดงว่าการต่อทำได้สำเร็จ เครื่องบันทึกก็จะเริ่มทำการบันทึก

ในส่วนของการโทรออกก็เช่นเดียวกันวงจรควบคุมจะทำการตรวจสอบสถานะของการยกหูโทรศัพท์ ว่ามีการยกหูโทรศัพท์หรือไม่ หากมีการยกหูโทรศัพท์ก็จะทำการตรวจสอบสัญญาณให้หมุนหมายเลข และเมื่อมีสัญญาณให้หมุนหมายเลข วงจรจะรอการกดปุ่มหมายเลข พอมีการกดปุ่มหมายเลข วงจรจะรอสัญญาณที่เรียกกลับ และเมื่อสัญญาณเรียกกลับเข้ามาก็จะรอจนกว่าสัญญาณนี้หายไป เมื่อสัญญาณเรียกกลับหายไปและไม่มีการวางหูเกิดขึ้น แสดงว่าการต่อทำได้สำเร็จ เครื่องบันทึกก็จะเริ่มทำการบันทึกการใช้งานโทรศัพท์

เมื่อมีการโทรเข้า เครื่องจะทำการบันทึกระยะเวลาการสนทนาซึ่งประกอบด้วย วัน เดือน ปี เวลาที่เริ่มต้น เวลาที่สิ้นสุดพร้อมระยะเวลาทั้งหมดที่ทำการสนทนาด้วยเมื่อมีการโทรออกไปเครื่องก็จะทำการบันทึกการทำงานคล้ายกับการโทรเข้ามา แต่การเก็บข้อมูลจะเพิ่มเลขหมายปลายทางลงไปด้วย นอกจากนี้เครื่องยังสามารถควบคุมพื้นที่การให้บริการโทรออกได้ กล่าวคือเราสามารถจำกัดการโทรทางไกลของคู่สายภายในแต่ละคู่สายได้ ว่าคู่สายนี้สามารถโทรทางไกลได้เฉพาะพื้นที่ใดบ้าง โดยการควบคุมผ่านทางเครื่องคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการแสดงผลของเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สายนั้น จะมี LCD เป็นตัวแสดงสถานะการทำงานและยังสามารถดูรายละเอียดต่างๆของการใช้งานโทรศัพท์ผ่านทางจอคอมพิวเตอร์โดยเครื่องคอมพิวเตอร์จะทำการดาวน์โหลดข้อมูลจากเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์มาเก็บไว้เป็นฐานข้อมูลของเครื่องคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม โดยที่เราไม่ต้องเปิดเครื่องคอมพิวเตอร์ทิ้งไว้ตลอดเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

2.1 โทรศัพท์ทั่วไป

2.1.1 หลักการเบื้องต้นของโทรศัพท์

เครื่องโทรศัพท์ (Telephone Set) จัดเป็นอุปกรณ์ปลายทางอย่างหนึ่งทำหน้าที่รับ-ส่งสัญญาณเสียงพูดระหว่างผู้เช่า (Subscriber) โดยทำหน้าที่แปลงสัญญาณเสียงให้เป็นสัญญาณไฟฟ้าส่งไปในสายโทรศัพท์และในทางกลับกันก็เปลี่ยนสัญญาณไฟฟ้ากลับมาเป็นสัญญาณเสียงที่เครื่องรับ นอกจากนั้นเครื่องโทรศัพท์ยังทำหน้าที่ต่อไปนี้

1. ทำหน้าที่ส่งสัญญาณไปยังชุมสายท้องถิ่น (Local-Exchange)
2. ทำหน้าที่ส่งสัญญาณโค้ด (Code) ที่ใช้แทนเลขหมายของผู้ถูกเรียก
3. ทำหน้าที่รับเสียงโทน (Tone) ที่ตอบรับจากชุมสาย ตลอดจนสัญญาณเรียก (Ringing Tone)
4. ทำหน้าที่ส่งสัญญาณยกเลิกการติดต่อเรียกไปยังชุมสาย

เครื่องโทรศัพท์จะถูกต่ออยู่กับชุมสายโทรศัพท์ด้วยสายสัญญาณ 2 สายคือ สายทิป (Tip) และสายริง (Ring) ในสภาวะปกติเมื่อไม่มีการใช้โทรศัพท์วงจรของเครื่องโทรศัพท์จะถูกตัดออกจากคู่สายโทรศัพท์ คงเหลือแต่วงจรกำเนิดเสียงเรียก (Ringing) หรือวงจรกระดิ่งต่ออยู่กับชุมสายโทรศัพท์เท่านั้นเพื่อส่งสัญญาณเรียกเมื่อมีการติดต่อจากผู้อื่นเข้ามา ทำให้ในขณะที่โทรศัพท์ไม่ถูกใช้งานจะไม่มีกระแสไหลผ่านเครื่องรับโทรศัพท์ จะมีแรงดันไฟตรงที่คู่สายประมาณ 48 โวลท์ แต่เมื่อเรายกหูโทรศัพท์ก็จะมีการเชื่อมต่อเครื่องโทรศัพท์เข้ากับชุมสายโทรศัพท์จะทำให้ระดับแรงดันไฟตรงที่คู่สายโทรศัพท์เปลี่ยนแปลงจากระดับ 48 โวลท์ เป็น 10 โวลท์โดยประมาณ เกิดการไหลของกระแสในวงจร โดยกระแสนี้จะมาจากแบตเตอรี่ในชุมสายโทรศัพท์ และเมื่อชุมสายโทรศัพท์เลือกคู่สายที่ต้องการจะต่อด้วยแล้วก็จะทำการส่งสัญญาณกระดิ่งซึ่งเป็นกระแสสลับประมาณ 100-120 โวลท์ ความถี่ 25 เฮิร์ต ออกไปยังเครื่องรับโทรศัพท์ของผู้ถูกเรียก เพื่อทำการสั่นกระดิ่งให้ดังขึ้น เมื่อผู้ถูกเรียกยกหูโทรศัพท์รับสายก็จะเกิดกระแสไฟตรงไหลผ่าน เมื่อชุมสายตรวจพบก็จะหยุดส่งสัญญาณกระดิ่ง ก็จะสามารถทำการสนทนาได้

2.1.2 การติดต่อระหว่างเครื่องโทรศัพท์ของผู้เรียกและผู้ถูกเรียก

ในการติดต่อติดต่อดังกล่าวมีวิธีการดังนี้

- Telephone Call : การเรียกทางโทรศัพท์หมายถึงการเรียกผ่านโครงข่ายโทรศัพท์ระหว่างผู้เรียกและผู้ถูกเรียก
- Calling Subscriber : ผู้เรียกหมายถึงผู้ที่ทำการติดต่อไปยังชุมสายโทรศัพท์เพื่อแจ้งหมายเลขที่ทำการติดต่อ
- Called Subscriber : ผู้ถูกเรียกหมายถึงผู้ได้รับการติดต่อจากชุมสายโทรศัพท์ว่ามีผู้ต้องการติดต่อด้วย
- Telephone Line : คู่สายโทรศัพท์หมายถึงสายนำสัญญาณที่นำสัญญาณเสียงพูดเป็นสัญญาณไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 ส่วนประกอบหลักของเครื่องโทรศัพท์แบ่งออกได้ 3 ส่วน ดังนี้

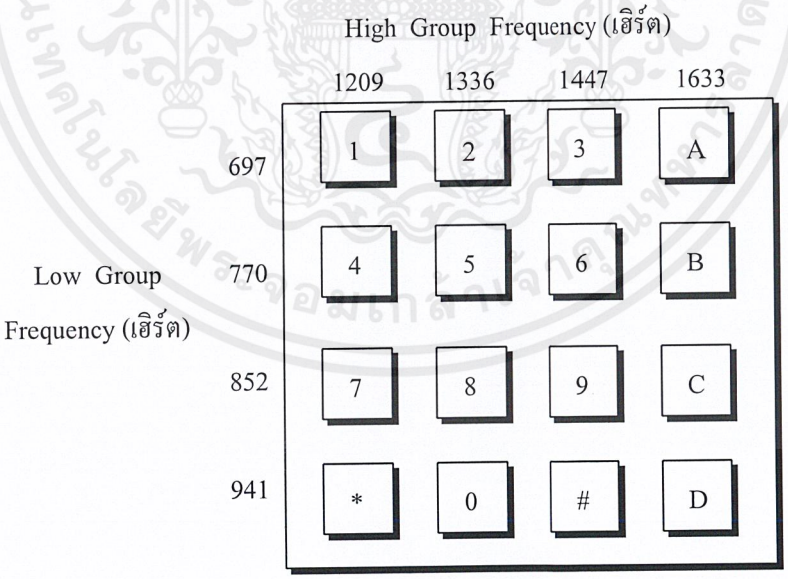
1. ส่วนรับและส่งสัญญาณเสียงพูด (Speech Transmission)
2. ส่วนกำเนิดสัญญาณ (Generator Tone) โค้ดเลขหมายของผู้ถูกเรียก
3. ส่วนที่รับสัญญาณเรียกจากชุมสาย (Ringing Tone)

2.1.4 หน้าปัดแบบกดปุ่ม

หน้าปัดของเครื่องโทรศัพท์ที่ใช้ในปัจจุบันมี 2 แบบคือ แบบหมุน (Rotary Dail) ซึ่งการหมุนจะทำให้เกิดพัลซ์ ขึ้นเป็นจำนวนเท่ากับเลขหมายที่หมุนและแบบกดปุ่ม (Push Buttom) ซึ่งใช้วิธีของ Dual Tone Multifrequency (DTMF) ในการส่งเลขหมายโทรศัพท์นั้น แต่เนื่องจากโครงงานนี้จะใช้กับโทรศัพท์แบบกดปุ่ม จึงขอกล่าวถึงเฉพาะหน้าปัดแบบกดปุ่มเท่านั้น

เครื่องโทรศัพท์ที่มีหน้าปัดแบบกดปุ่มและใช้วิธีของ Dual Tone Multifrequency (DTMF) ในการส่งเลขหมายโทรศัพท์นั้น จะมี 12 ปุ่ม แบ่งเป็น 4 แถว และ 3 หลัก และในเครื่องโทรศัพท์บางแบบอาจมีถึง 16 ปุ่ม โดยเพิ่มหลักที่ 4 ขึ้นมาอีก ดังรูปที่ 2.1

ความถี่ที่ใช้ในแต่ละแถวและหลักจะมีความถี่ต่างกัน ความถี่ของทั้ง 4 แถวเรียกว่ากลุ่มความถี่ต่ำ (Low Group Freguency) และความถี่ของทั้ง 3 หลักเรียกว่ากลุ่มความถี่สูง (High Group Freguency) การกดปุ่มที่เลขหมายใดๆจะทำให้วงจรอิเล็กทรอนิกส์ภายในเครื่องโทรศัพท์ผลิตความถี่ออกมา 2 ความถี่ เช่น เมื่อกดเลขหมาย 1 ความถี่ที่ผลิตออกมาคือ 697 เฮิร์ต และ1209 เฮิร์ต เป็นต้น



รูป 2.1 หน้าปัดของเครื่องโทรศัพท์แบบกดปุ่มและความถี่ที่ใช้

มาตรฐานของความถี่ที่ใช้และตำแหน่งของเลขหมายต่างๆ จะถูกจัดให้มีลักษณะดังรูปที่ 2.1 สำหรับความผิดพลาดที่ยอมให้เกิดได้จะเป็น 1.5% สำหรับการผลิตความถี่แต่ละความถี่ และ 2% สำหรับการรับเลขหมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.5 ข้อดีของเครื่องการใช้โทรศัพท์แบบกดปุ่ม (DTMF DIALING)

- สามารถลดเวลาของการหมุนเลขหมายลงได้ ทำให้มีผลคือเวลาเฉลี่ยที่ใช้โทรศัพท์แต่ละครั้ง (Holding Time) ลดลง ซึ่งทำให้ชุมสายโทรศัพท์สามารถรับ Traffic ได้มากขึ้น

- สามารถใช้วงจรทาง Solid-State Electronic แทนอุปกรณ์ทางด้าน Mechanic จึงทำให้มีความรวดเร็วและแม่นยำในการส่งเลขหมาย

- สามารถเพิ่มปุ่มกดได้อีก 4 ปุ่ม (หลักที่4) เพื่อใช้ในการส่งสัญญาณบริการประเภทอื่นๆ

- มีความเหมาะสมที่ใช้กับชุมสายระบบ Stored Program Control (SPC)

2.2 สัญญาณระหว่างผู้เช่ากับชุมสาย (Subscriber Signalling)

2.2.1 On-Off Hook

- สภาพผู้เช่าวางหู (On Hook) หรือสภาพว่าง (Idel) สายจะมีสภาพ Open Loop (High Impedance)

- สภาพผู้เช่ายกหู (Off Hook) สายจะมีสภาพ Closed Loop (Low Impedance)

2.2.2 สัญญาณเสียง (Audible to Tone)

- ไดอัลโทน (Dialling Tone) เป็นสัญญาณที่ได้ยินเมื่อทำการยกหูขึ้นเพื่อบอกให้ทราบว่าขณะนี้อุปกรณ์ที่ชุมสายพร้อมที่จะรับสัญญาณการหมุนเลขหมายจากผู้เรียก ให้ผู้เรียกทำการส่งเลขหมายได้ สัญญาณไดอัลโทนนี้ เป็นสัญญาณต่อเนื่องความถี่ 425 เฮิร์ต มอดูเลตด้วยความถี่ 25 เฮิร์ต ผู้เช่าจะได้ยินโทนนี้เมื่อทำการยกหูโทรศัพท์เพื่อทำการเรียก และสามารถทำการกดเลขหมายได้เมื่อได้ยินเสียงไดอัลโทรนี้

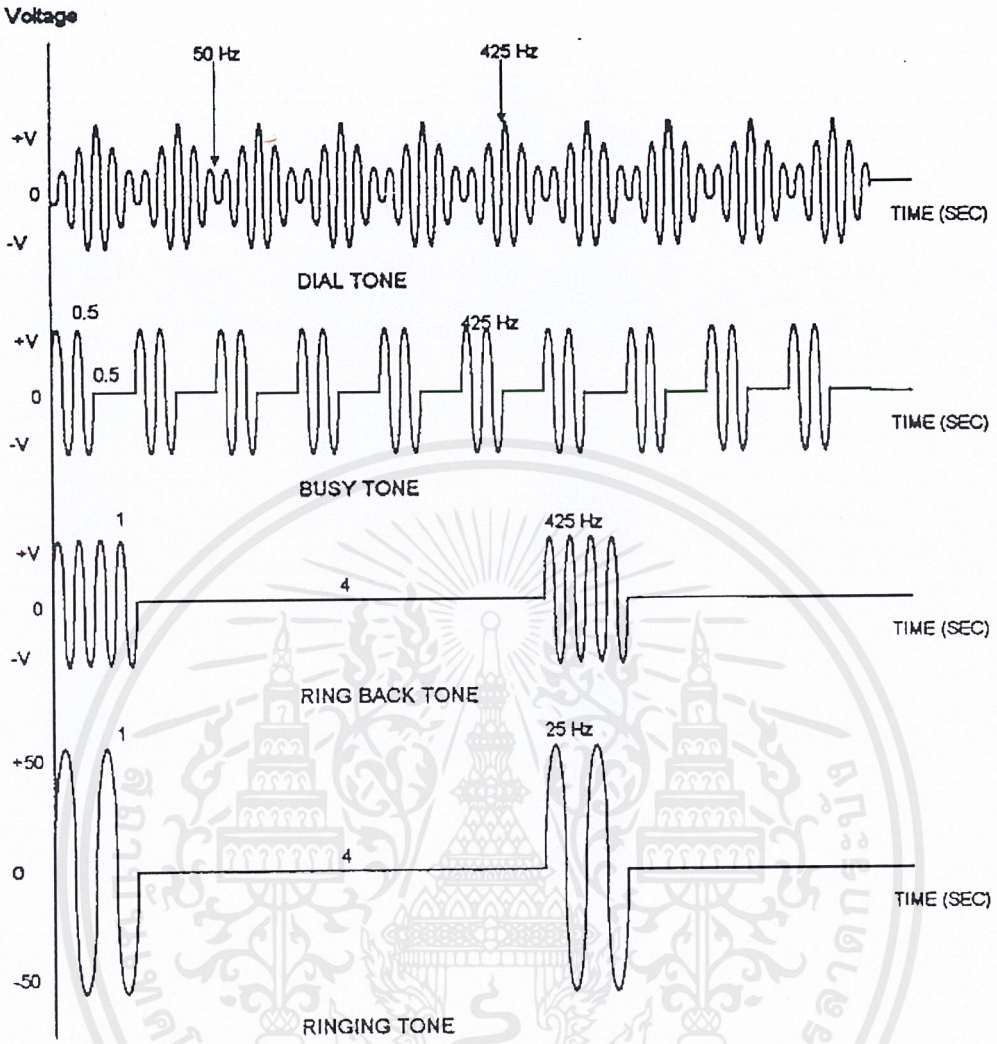
- สัญญาณไม่ว่าง (Busy Tone) เป็นสัญญาณที่ส่งมาบอกให้ทราบว่าอุปกรณ์ชุมสายไม่ว่าง เช่น ถ้าผู้เช่ายกหูแล้วได้ยินสัญญาณนี้แสดงว่าอุปกรณ์ในชุมสายไม่ว่างและถ้าได้ยินเสียงนี้หลังจากหมุนเลขหมายไปแล้วแสดงว่า ผู้เช่าฝ่ายถูกเรียกไม่ว่าง ในกรณีที่ผู้ถูกเรียกอยู่ต่างชุมสาย สัญญาณที่ส่งเป็นสัญญาณที่ขาดตอนเป็นช่วงๆ ส่ง 0.5 วินาที หยุด 0.5 วินาที ความถี่ของสัญญาณ 425 เฮิร์ต

- สัญญาณกระดิ่ง (Ringing Tone) เป็นสัญญาณที่ผู้ถูกเรียกได้ยินหลังจากหมุนเลขหมายครบแล้ว เพื่อบอกให้ทราบว่าการต่อกระทำได้สำเร็จ ขณะนี้ชุมสายจะส่งสัญญาณเรียกไปยังผู้ถูกเรียก สัญญาณใช้ความถี่ 425 เฮิร์ต Sinewave โดยจะส่ง 1 วินาที หยุด 4 วินาที

- สัญญาณเรียก (Ringing Signal) เป็นสัญญาณที่ส่งไปยังผู้เช่าฝ่ายถูกเรียก ซึ่งจะได้ยินเป็นเสียงกระดิ่งหรือโทนขึ้นอยู่กับวงจรที่ใช้ สัญญาณเป็น Sinewave 25 เฮิร์ต ค่าแรงดัน 70-90 Vrms ช่วงการส่งเช่นเดียวกับสัญญาณกระดิ่ง คือส่ง 1 วินาที หยุด 4 วินาที

- สัญญาณโทนต่างๆ เช่น NU TONE (Number Unobtainble Tone)เป็นสัญญาณที่บอกให้ทราบว่าเลขหมายที่หมุนมาไม่มีการใช้อยู่ เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 สัญญาณพื้นฐานในเครื่องชุมสายโทรศัพท์

2.3 ภาคถอดรหัส

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัสความถี่ DTMF ออกมาเป็นรหัสไบนารี่(Binary) 4 บิตโดยใช้เทคนิคการนับแบบดิจิตอลและมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบว่าความถี่ที่เข้ามานั้นถูกต้องสัญญาณที่ขา Est (Early Steering) ก็จะแอคทีฟสำหรับค่าที่ถอดรหัสได้จากความถี่ต่างๆนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

F_{low}	F_{high}	NO	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
6987	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

ตาราง 2.1 ค่าที่ถอดรหัสได้จากความถี่ต่างๆ

2.4 รหัสหมายเลขการให้บริการโทรศัพท์ทางไกล

สำหรับรหัสหมายเลขการให้บริการโทรศัพท์ทางไกลนี้ ถูกกำหนดไว้เป็นมาตรฐานโดยองค์การโทรศัพท์แห่งประเทศไทย โดยแยกเป็นเขตภูมิภาค เขตรหัสทางไกล แล้วแยกย่อยออกไปเป็นเขตแต่ละจังหวัด ซึ่งมีรายละเอียดดังนี้

รหัสทางไกล 3 ตัวแรก	เลขนำหน้าตัวแรก	จังหวัด
032	2,3	ราชบุรี
	4	เพชรบุรี
	5,6	ประจวบคีรีขันธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รหัสทางไกล 3 ตัวแรก	เลขนำหน้าตัวแรก	จังหวัด
034	2,3	นครปฐม
	4	สมุทรสาคร
	5,6	กาญจนบุรี
	7	สมุทรสงคราม
035	2,3	อยุธยา
	5	สุพรรณบุรี
	6	อ่างทอง
036	2,3	สระบุรี
	4	ลพบุรี
	5	สิงห์บุรี
037	2	ปราจีนบุรี,สระแก้ว
	3	นครนายก
038	2,3,4	ชลบุรี
	5	ฉะเชิงเทรา
	6	ระยอง
039	3,4	จันทบุรี
	5	ตราด
042	2,3	อุดรธานี,หนองบัวลำภู
	4	หนองคาย
	5	นครพนม
	6	มุกดาหาร
	7	สกลนคร
	8	เลย
043	2,3,4	ขอนแก่น
	5	ร้อยเอ็ด
	7	มหาสารคาม
	8	กาฬสินธุ์
044	2,3,4	นครราชสีมา
	5	สุรินทร์
	6	บุรีรัมย์
	8	ชัยภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รหัสทางไกล 3 ตัวแรก	เลขนำหน้าตัวแรก	จังหวัด
045	2,3,4,5	อุบลราชธานี,อำนาจเจริญ
	6	ศรีษะเกษ
	7	ยโสธร
053	2,3	เชียงใหม่
	5	ลำพูน
	6	แม่ฮ่องสอน
	7	เชียงราย
054	2	ลำปาง
	4	พะเยา
	5,6	แพร่
	7	น่าน
055	2,3	พิษณุโลก
	4	อุตรดิตถ์
	5	ตาก
	6	สุโขทัย
	7	กำแพงเพชร
056	2,3	นครสวรรค์
	4	ชัยนาท
	5	อุทัยธานี
	6	พิจิตร
	7	เพชรบูรณ์
073	2	ยะลา
	3,4	ปัตตานี
	5,6	นราธิวาส
074	2,3,4,5	สงขลา
	6	พัทลุง
	7	สตูล
075	2	ตรัง
	3,4,5	นครศรีธรรมราช
	6	กระบี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รหัสทางไกล 3 ตัวแรก	เลขนำหน้าตัวแรก	จังหวัด
076	2,3	ภูเก็ต
	4	พังงา
077	2,3,4	สุราษฎร์ธานี
	5	ชุมพร
	8	ระนอง

ตารางที่ 2.2 รหัสหมายเลขการให้บริการโทรศัพท์ทางไกล

2.5 RS-232-C

มาตรฐานการเชื่อมต่อแบบอนุกรม RS-232 เป็นมาตรฐานอุตสาหกรรมที่ออกแบบมาเพื่อใช้ในการส่งข้อมูลอนุกรมแบบอะซิงโครนัส 2 ทิศทาง โดยมาตรฐาน RS- 232 ในอดีตนั้นถูกออกแบบมาเพื่อการส่งผ่านข้อมูลจากคอมพิวเตอร์ไปยังโมเด็มเพียงอย่างเดียวเพื่อที่จะนำข้อมูลจากโมเด็มนี้สื่อสารผ่านสายโทรศัพท์ไปยังคอมพิวเตอร์อีกชุดหนึ่งซึ่งอยู่ห่างไกลกัน โดยคณะกรรมการที่เรียกว่า สมาคมอุตสาหกรรมอิเล็กทรอนิกส์ (Electronic Industries Association: EIA) ได้วางมาตรฐานที่มีชื่อเรียกกันว่า EIA RS-232 มาตรฐานนี้ในช่วงแรกจะใช้คอนเนคเตอร์เป็นแบบ DB-25 โดยกำหนดความยาวสูงสุดไว้ที่ 50 ฟุต มีระดับสัญญาณตั้งแต่ –3 ถึง –12 V แสดงว่ามีข้อมูล (Mark) และ +3 ถึง +12V แสดงว่าเป็นช่องวาง(Space)

มาตรฐาน RS-232-C ได้จัดพิมพ์ขึ้นเมื่อปี ค.ศ.1969 โดยสมาคมอุตสาหกรรมอิเล็กทรอนิกส์ คำว่า RS ย่อมาจาก Recommended Standard ส่วน 232 เป็นเลขหมายบ่งบอกของมาตรฐานตัวนี้ C เป็นเลขหมายของฉบับสุดท้ายของมาตรฐานตัวนี้ จุดประสงค์ของมาตรฐานตัวนี้ก็เพื่อเชื่อมต่อระหว่างอุปกรณ์ส่งข้อมูลปลายทาง (DTE : Data Terminal Equipment) อุปกรณ์เหล่านี้ได้แก่ โมเด็ม, TA Adapter ฯลฯ กับอุปกรณ์สื่อสารข้อมูล (DCE : Data Communication Equipment) ซึ่งก็คือ คอมพิวเตอร์นั่นเอง

2.5.1 มาตรฐานของ RS-232C

- ช่วงไม่มีข้อมูล (Space) หรือลอจิก 0 ต้องมีแรงดันในช่วง +3 V ถึง +25 V
- ช่วงข้อมูล (Mark) หรือลอจิก 1 ต้องมีแรงดันอยู่ในช่วง -3 V ถึง -25 V
- แรงดันในช่วง –3 V ถึง +3 V ถือว่าเป็นช่วงการเปลี่ยนสถานะ
- แรงดันในขณะเปิดวงจรต้องมีค่าไม่เกิน 25 V
- กระแสขณะช็อตวงจรมีค่าไม่เกิน 500 mA

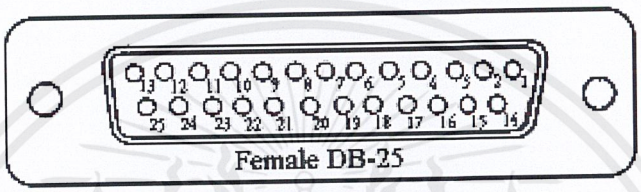
ข้อมูลเหล่านี้ยังไม่ใช่ข้อกำหนดที่ครอบคลุมมาตรฐานของ RS-232C ทั้งหมด มาตรฐานของ RS-232-C นั้นนอกจากจะมีคุณสมบัติดังที่ได้กล่าวมาแล้ว ยังมีสิ่งที่ต้องคำนึงถึงอีก นั่นก็คือ RS-232-C นั้นจำกัดค่าความจุไฟฟ้าอยู่ที่ 2500 PF สำหรับสายเคเบิลที่มีฉนวนและช่วงว่างระหว่างสายอย่างสามัญทั่วไป สายจะมีความยาวประมาณ 50 ฟุต จะมีค่าค่าความจุไฟฟ้าประมาณนั้น ดังนั้นถ้าไม่ใช้สายชนิดพิเศษแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

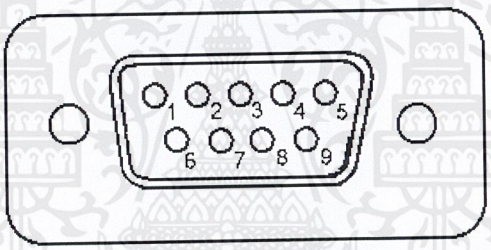
ระยะห่างมากที่สุดระหว่าง DTE และ DCE คือ 50 ฟุต หรือประมาณ 15 เมตร แต่ถ้าสายที่ใช้มีค่าขนาดความจุต่ำแล้วความยาวของสายก็ย่อมเพิ่มขึ้น

2.5.2 คอนเนคเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ

มาตรฐานการเชื่อมต่อแบบ RS-232 จะใช้คอนเนคเตอร์แบบ DB-25 ตัวผู้ หรือ DB-9 ตัวผู้ ซึ่งคอนเนคเตอร์แบบ DB-25 จะมีขาต่อใช้งานเพียง 9 เส้นเช่นเดียวกับคอนเนคเตอร์แบบ DB-9 เนื่องจากขาอื่นๆ ที่เคยใช้งานในอดีต ปัจจุบันมีการใช้งานไม่มากนัก จึงถูกยกเลิกไป โดยแสดงรูปร่างและตำแหน่งขาในรูปที่ 2.3



(A) คอนเนคเตอร์แบบ DB-25



(B) คอนเนคเตอร์แบบ DB-9

รูปที่ 2.3 คอนเนคเตอร์แบบ DB-25 และ DB-9

คอนเนคเตอร์ DB-9	คอนเนคเตอร์ DB-25	ชื่อของสายสัญญาณ	ชนิดของสายสัญญาณ
1	8	Data Carrier Detect : DCD	อินพุต
2	3	Received Data : RxD	อินพุต
3	2	Transmitted Data : TxD	เอาต์พุต
4	20	Data Terminal Ready : DTR	เอาต์พุต
5	7	Signal Ground : GND	-
6	6	Data Set Ready : DSR	อินพุต
7	4	Request To Send : RTS	เอาต์พุต
8	5	Clear To Send : CTS	อินพุต
9	22	Ring Indicator : RI	อินพุต

ตารางที่ 2.3 การกำหนดขาของขั้วต่อ RS-232-C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.3 สำหรับรายละเอียดหน้าที่การทำงานในแต่ละขาของพอร์ตอนุกรม RS-232 มีดังนี้

- Transmit Data

TD หรือ TxD ขานี้ใช้เพื่อส่งข้อมูลออกจากคอมพิวเตอร์ โดยนำข้อมูลที่เก็บอยู่ในบัฟเฟอร์สำหรับส่งข้อมูลออกไป เมื่อไม่มีสัญญาณส่งออกสถานภาพของลอจิกที่ขานี้จะมีค่าเท่ากับ “1” หรือเท่ากับสต๊อปบิต

- Recevive Data

RD หรือ RxD ขานี้ใช้เพื่อรับสัญญาณอนุกรมเข้ามายังคอมพิวเตอร์โดยนำข้อมูลที่อ่านได้เก็บไว้ในรีจีสเตอร์บัฟเฟอร์ เมื่อไม่มีสัญญาณรับเข้ามา ขานี้จะมีสภาพทางลอจิก เป็น “1’’

- Request to Send

RTS เป็นขาสำหรับส่งสัญญาณร้องขอให้ทางอุปกรณ์ปลายทางส่งข้อมูลกลับมายังคอมพิวเตอร์ โดยขาที่รับสัญญาณ RTS ก็คือขา CTS อุปกรณ์รับหากได้รับสัญญาณ RTS จะตรวจสอบตัวเองว่าพร้อมจะรับสัญญาณได้หรือยัง หากพร้อมที่จะรับก็ส่งสัญญาณออกไปที่สาย CTS ในกรณีที่ใช้การเชื่อมต่อแบบ Null modem 3 สาย จะต้องเชื่อมต่อขา RTS และ CTS ของตัวมันเองเข้าด้วยกัน เพื่อจะให้การรับและส่งข้อมูลสามารถเกิดขึ้นได้ตลอดเวลา

- Clear to Send

CTS ขานี้จะคอยรับสัญญาณจากขา RTS เมื่อรับสัญญาณได้ ข้อมูลที่ขา TxD จะถูกส่งออกไป ดังนั้นขานี้จึงถูกใช้เพื่อตรวจสอบอุปกรณ์ต่อพ่วงว่าพร้อมที่จะรับข้อมูลหรือไม่

- Data Set Ready

DSR ขานี้จะใช้คู่กับขา DTR เพื่อตรวจสอบการเชื่อมต่อกันระหว่างคอมพิวเตอร์กับอุปกรณ์ปลายทาง ซึ่งขา DSR นี้จะเป็นขาสำหรับรับข้อมูลจากภายนอก ซึ่งถูกส่งมาจากขา DTR เมื่อสัญญาณสายนี้อยู่ในสถานะออน (หรือลอจิก 0) เป็นการบอกไมโครคอมพิวเตอร์หรือฝ่ายส่งว่าโมเด็มต่อเข้ากับสายโทรศัพท์เรียบร้อยแล้วและพร้อมที่จะส่งได้แล้ว โมเด็มที่มีการหมุนหมายเลขอัตโนมัติจะส่งสัญญาณสายนี้ไปบอกให้ไมโครคอมพิวเตอร์รู้ว่าต่อโทรศัพท์ได้สำเร็จแล้ว

- Signal Ground

SG ทำหน้าที่เป็นระดับแรงดันอ้างอิงสำหรับทุกๆ สายของสัญญาณ จะมีแรงดันเป็น “0’’ เมื่อเทียบกับสัญญาณตัวอื่น

- Carrier Detect

CD ขานี้จะแอกทีฟเมื่อมีการส่งสัญญาณพาห์จากอุปกรณ์สื่อสารข้อมูลเช่น โมเด็ม สำหรับการใช้งานปกติ ขานี้จะไม่ได้ถูกใช้งานมากนัก

- Data Terminal Ready

DTR เป็นขาสัญญาณที่ส่งออกจากคอมพิวเตอร์เพื่อให้อุปกรณ์ปลายทางรับรู้ว่า ต้องการติดต่อด้วย โดยขา DTR นี้จะต้องเชื่อมต่อกับขา DSR ของอุปกรณ์ปลายทาง และขา DTR ของอุปกรณ์ปลายทางจะต้องเชื่อมต่อกับขา DSR ของคอมพิวเตอร์ ถ้าใช้การเชื่อมต่อแบบ Null Modem ซึ่งใช้สายในการเชื่อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อเพียง 3 เส้น จะต้องต่อขา DTR และ DSR ของตัวมันเองเข้าด้วยกันและต้องต่อกับขา DCD ด้วยในกรณีที่โปรแกรมสื่อสารที่ใช้มีการตรวจจับสัญญาณพาห์

- Ring Indicator

RI ใช้แสดงสถานะสัญญาณเรียกจากสายโทรศัพท์ ปกติในการสื่อสารโดยทั่วไปสายนี้จะไม่ถูกใช้งาน จะใช้งานก็ต่อเมื่อมีการเชื่อมต่อกับโมเด็มและโปรแกรมมีการตรวจสอบสัญญาณนี้เท่านั้น

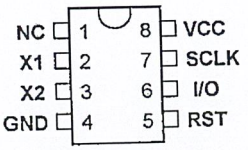
2.6 การสร้างฐานเวลาให้แก่ไมโครคอนโทรลเลอร์ MCS – 51

ชิป RTC มีหลายชนิดด้วยกันบางชนิดสามารถอินเตอร์รัปต์ไมโครคอนโทรลเลอร์ภายในช่วงเวลาที่กำหนดได้ ส่วนชิป RTC เบอร์ DS1202 ทำได้เพียงแค่ให้ข้อมูลที่เป็นเวลา ณ เวลาใดๆให้แก่ไมโครคอนโทรลเลอร์เท่านั้น ไม่สามารถอินเตอร์รัปต์ซีพียูได้ การเลือกใช้งานชิป RTC ประเภทใด ขึ้นอยู่กับผู้ออกแบบว่าต้องการความสามารถมากน้อยแค่ไหน

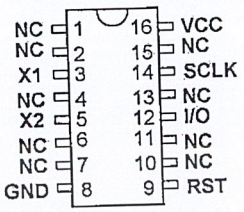
ชิป RTC เบอร์ DS1202 มีความเที่ยงตรงในการทำงานสูงมาก สามารถนำมาต่อร่วมกับระบบเพื่อบอกเวลาให้แก่ไมโครคอนโทรลเลอร์ได้สะดวก เพราะใช้จำนวนสายในการติดต่อระหว่างตัวชิปเองกับไมโครคอนโทรลเลอร์เพียง 3 เส้นเท่านั้น เนื่องจากชิป RTC เบอร์นี้ใช้การติดต่อรับส่งข้อมูลแบบอนุกรม คุณสมบัติคร่าวๆของชิป RTC เบอร์นี้มีดังนี้

- ทำหน้าที่นับวินาที นาที ชั่วโมง วันที่ของเดือน เดือน ปี รวมทั้งคำนวณปีอธิกสุรทินให้เองโดยอัตโนมัติ
- มีหน่วยความจำขนาด 24 ไบต์สำหรับเก็บข้อมูลทั่วๆไป ส่วนใหญ่ไว้เก็บข้อมูลที่ต้องการสำรองในขณะที่ไม่มีพลังงานจ่ายให้แก่ระบบ เช่น รหัสผ่านที่เปลี่ยนค่าได้ เวลาที่ต้องการให้เครื่องจักรทำงาน ทำให้ไม่จำเป็นต้องสำรองหน่วยความจำทั้งระบบ
- ใช้การติดต่อแบบอนุกรม จึงใช้จำนวนสายในการเชื่อมต่อกับระบบเพียง 3 เส้นเท่านั้น
- ใช้แรงดันไฟฟ้าเพียง 2.0 ถึง 5.5 โวลต์ และใช้กระแสเพียง 300 นาโนแอมแปร์ที่ระดับแรงดัน 2.0 โวลต์
- การโอนย้ายข้อมูล สามารถกระทำได้ทั้งในแบบครั้งละ 1 ไบต์ (Single Byte) หรือครั้งละหลายๆไบต์ (Multiple Byte หรือ Burst Mode) ไม่ว่าจะเป็นการเขียนหรืออ่านข้อมูล
- ตัวชิปมีให้เลือกทั้งแบบ 8 ขา (DIP 8 PIN) หรือ 16 ขา (SOIC 16 PIN) เพื่อใช้สำหรับแผ่นวงจรชนิดเซอเฟสเมาท์ (Surface Mount)
- ระดับสัญญาณ TTL compatible (V_{CC} = 5 โวลต์)
- ช่วงอุณหภูมิในการใช้งานกว้างมาก ระหว่าง –40 องศา ±88 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DS1202 8 - Pin DIP



DS1202 16 - Pin DIP

รูปที่ 2.4 แสดงลักษณะรูปร่างทั้งสองแบบของไอซีเบอร์ DS1202

2.6.1 รายละเอียดของชิป RTC เบอร์ DS1202

ชิป RTC เบอร์ DS1202 มีเรียลไทม์คล็อก/คาเลนเดอร์ (Real Time Clock/Calendar) และสแตติกแรม (Static RAM) ขนาด 24 ไบต์ ใช้สายเพียง 3 เส้นในการเชื่อมต่อกับไมโครคอนโทรลเลอร์เพื่อรับส่งข้อมูลเกี่ยวกับเวลา ข้อมูลที่ชิป RTC DS1202 มีให้ ประกอบด้วย วินาที นาที ชั่วโมง วันที่ วัน เดือน ปี

วันที่ในวันสุดท้ายของเดือนจะถูกปรับโดยอัตโนมัติสำหรับเดือนที่มีจำนวนวันน้อยกว่า 31 วัน และมีการคำนวณจำนวนวันของเดือนกุมภาพันธ์ในปีอธิกสุรทินให้เอง ข้อมูลที่ส่งให้แก่ไมโครคอนโทรลเลอร์สามารถเลือกรูปแบบได้ทั้งแบบ 24 ชั่วโมง (0.00 – 23.59 นาฬิกา) หรือแบบ 12 ชั่วโมง (0.00 – 12.00 นาฬิกา โดยมีข้อมูลเพิ่มเพื่อบอกให้ทราบว่าเป็นเวลาในช่วงกลางวันหรือกลางคืน)

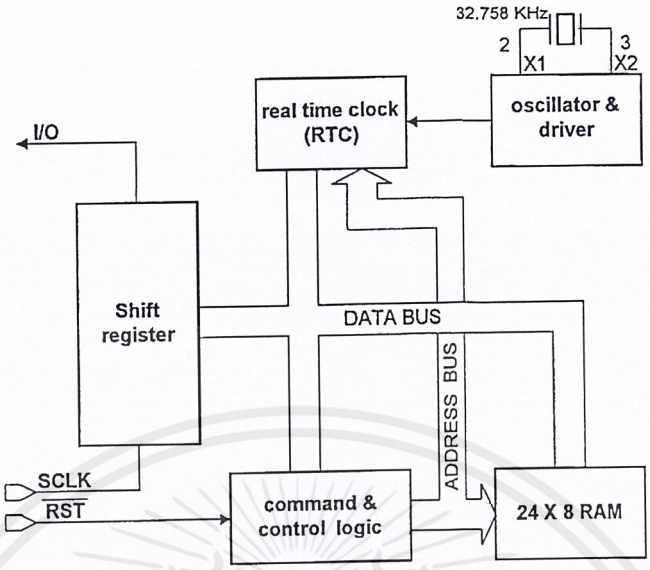
การเชื่อมต่อชิป RTC DS1202 เข้ากับระบบ มีความสะดวกมาก เนื่องจากใช้จำนวนสายเพียง 3 เส้นเท่านั้น เพราะการใช้ติดต่อแบบอนุกรมชนิดซิงโครนัส (Synchronous Serial Communication) ขาที่ต้องใช้ในการรับส่งข้อมูลทั้งสาม คือ

- ขา RTS (Reset)
- ขา I/O (Data line)
- ขา SCLK (Serial Clock)

เนื่องจากในชิป RTC DS1202 มีนาฬิกาหรือเวลาที่เดินอยู่ตลอดเวลา รวมทั้งมีหน่วยความจำนวนหนึ่ง ดังนั้นในการติดต่อชิป RTC DS1202 ผู้ใช้สามารถเลือกได้ว่าต้องการข้อมูลจากนาฬิกาหรือจากหน่วยความจำภายในชิป (Clock/Ram) การรับส่งข้อมูลสามารถกระทำได้ทั้งแบบทีละไบต์หรือรับส่งกันคราวละหลายไบต์ นอกจากนี้ RTC DS1202 ยังถูกออกแบบให้ใช้พลังงานน้อยมาก และสิ้นเปลืองพลังงานจากแบตเตอร์รี่น้อยที่สุดเพื่อความสะดวกในการสำรองพลังงาน โดยชิปตัวนี้สามารถเก็บรักษาข้อมูลในหน่วยความจำและเวลาที่เดินอยู่ตลอดเวลาได้ที่กำลังไฟฟ้าน้อยกว่า 1 ไมโครวัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.2 โครงสร้างของชิป RTC เบอร์ DS1202



รูปที่ 2.5 โครงสร้างภายในของ RTC DS1202

โครงสร้างภายในของ RTC DS1202 ประกอบไปด้วยส่วนที่สำคัญๆดังแสดงในรูปที่ 2.5 จะเห็นว่า ชิป RTC เบอร์นี้ประกอบไปด้วยส่วนที่สำคัญๆดังนี้คือ

- ชิปรีจิสเตอร์ (Shift Register)
- คอนโทรลลอจิก (Control Logic)
- ออสซิลเลเตอร์ (Oscillator)
- เรียลไทมคล็อก (Real Time Clock)
- หน่วยความจำ (Ram)

ในการรับหรือส่งข้อมูลใดๆให้แก่ RTC DS1202 ไมโครคอนโทรลเลอร์หรือไมโครโปรเซสเซอร์ที่ต้องการติดต่อด้วย จะต้องส่งข้อมูลที่เป็นคำสั่งควบคุมการติดต่อซึ่งมีขนาด 8 บิตเสียก่อน โดยเริ่มต้นด้วยการให้ขา RTC มีสถานะเป็น 1 (อยู่ในช่วงการติดต่อ) จากนั้นส่งข้อมูลจำนวน 8 บิตเข้าไปไว้ในชิปรีจิสเตอร์ของ RTC ข้อมูลขนาด 8 บิตจะประกอบด้วยคำสั่งในการควบคุมชิป RTC และตำแหน่งของหน่วยความจำที่ต้องการติดต่อ (Address/command Byte) ในแต่ละครั้ง สำหรับการรับข้อมูลจากไมโครโปรเซสเซอร์แต่ละบิตจะกระทำที่ช่วงขอบขาขึ้นสัญญาณที่ขา SCLK (Serial Clock)

ภายในชิป RTC เบอร์ DS1202 ประกอบด้วยหน่วยความจำขนาด 24 ไบต์และรีจิสเตอร์ที่ทำหน้าที่เก็บเวลาของชิปในขณะปัจจุบันจำนวน 8 ตัว รีจิสเตอร์ทั้ง 8 ตัวนี้ สามารถเข้าถึงได้เสมือนเป็นหน่วยความจำตำแหน่งหนึ่ง ดังนั้นต่อไปชิป RTC เบอร์นี้มีหน่วยความจำรวมทั้งสิ้น 32 ตำแหน่ง โดยประกอบขึ้นจากรีจิสเตอร์ 8 ตำแหน่งและหน่วยความจำ 24 ตำแหน่ง

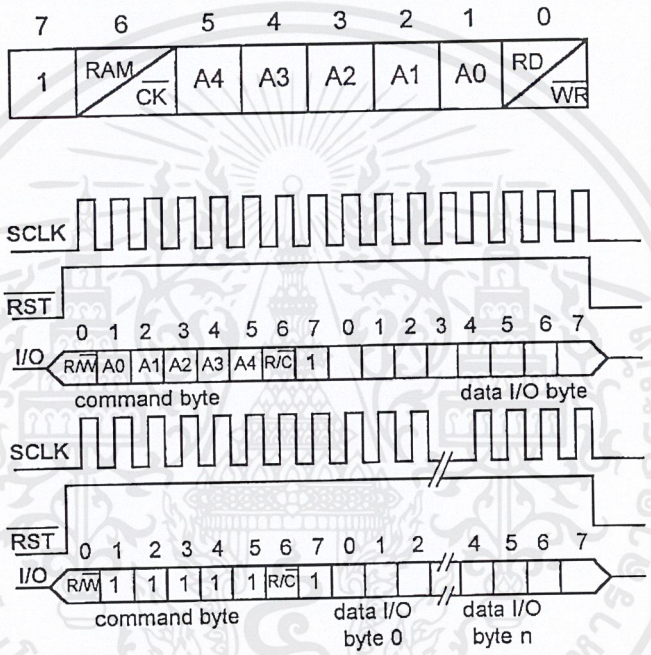
ข้อมูลขนาด 8 บิตแรก (Address/Command Byte) จะระบุตำแหน่งหน่วยความจำที่ต้องการติดต่อ (ทั้งตำแหน่งของหน่วยความจำทั่วไป และตำแหน่งของรีจิสเตอร์สำหรับเก็บเวลา) และบอกว่าเป็นการเขียนหรืออ่านข้อมูลจากหน่วยความจำตำแหน่งนั้น ๆ รวมทั้งระบุว่าให้การรับส่งข้อมูลเป็นแบบครั้งละ 1 ไบต์ หรือครั้งละหลายๆไบต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากมีสัญญาณนาฬิกาเกิดขึ้น 8 ครั้ง (สัญญาณ SCLK) ในระหว่างการเขียนข้อมูล 8 บิตแรกเข้าไปในชิปรีจิสเตอร์ สัญญาณนาฬิกาต่อไปที่จะเกิดขึ้นจะเป็นการนำข้อมูลออกจากชิป RTC สำหรับการอ่านข้อมูลหรือนำข้อมูลเข้าไปยังชิป RTC สำหรับการเขียนข้อมูล จำนวนของสัญญาณนาฬิกาทั้งหมดที่เกิดขึ้นในการติดต่อครั้งหนึ่งๆจึงเท่ากับ 8+8 ในการรับส่งข้อมูลครั้งละ 1 ไบต์ (Single Byte Mode) หรือ 8 บวกมากที่สุด 192 (8×24) สำหรับการส่งข้อมูลครั้งละหลายๆไบต์

2.6.3 โครงสร้างของคอมมานด์ไบต์ (Command Byte)

โครงสร้างของคอมมานด์ไบต์มีดังแสดงในรูปที่ 2.6



รูปที่ 2.6 แสดงโครงสร้างของคอมมานด์ไบต์

การรับหรือส่งข้อมูลระหว่างชิป RTC DS1202 ในตอนเริ่มต้น ไมโครคอนโทรลเลอร์จะต้องส่งข้อมูลเพื่อกำหนดการทำงานให้แก่ RTC ก่อน ข้อมูลที่ RTC ได้รับในตอนเริ่มต้นนี้จะมีขนาด 1 ไบต์ซึ่งมีชื่อว่าคอมมานด์ไบต์ และเนื่องจากข้อมูลในไบต์นี้จะเป็นตัวกำหนดการทำงานของ RTC ดังนั้นแต่ละบิตในไบต์นี้จะมีความหมายแตกต่างกันต่อไปดังนี้

: MSB (บิต 7) ต้องเป็น 1 เสมอ ถ้าเป็น 0 การทำงานต่อจากนี้จะถูกหยุดไว้หมด

: บิต 6 ถ้าเป็น 0 จะระบุว่าต้องการติดต่อกับรีจิสเตอร์สำหรับเก็บเวลา (clock/calendar register) ดังนั้นข้อมูลที่รับส่งกันจะเป็นเวลา หากบิตนี้มีค่าเป็น 1 จะระบุว่าต้องการติดต่อกับหน่วยความจำ

: บิต 1 ถึง 5 เป็นตัวระบุตำแหน่งหน่วยความจำ (ทั้งหน่วยความจำที่ใช้เป็นรีจิสเตอร์สำหรับเก็บเวลาและหน่วยความจำทั่วไป) ที่ต้องการเข้าถึง ไม่ว่าจะเป็นการอ่านหรือเขียนข้อมูล ซึ่งควบคุมด้วยบิต 0

: บิต 0 จะระบุว่าเป็นการเขียนหรืออ่านข้อมูล ถ้าเป็น 0 หมายถึงการเขียนข้อมูลลงไปในชิป หากเป็น 1 หมายถึงการอ่านข้อมูลจากชิป

ในการส่งคอมมานด์ไบต์ ไปยังชิป RTC จะเริ่มต้นด้วยบิต 0 ก่อนเสมอ (LSB first)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

- เบิสท์โหมด (Burst Mode) หมายถึง การรับหรือส่งข้อมูลครั้งละหลายไบต์ในการติดต่อแต่ละครั้ง โดยสามารถกำหนดได้ว่าข้อมูลที่ต้องการติดต่อเป็นรีจิสเตอร์สำหรับเก็บเวลาหรือหน่วยความจำที่ใช้เก็บข้อมูล หากเป็นการรับส่งข้อมูลกับรีจิสเตอร์สำหรับเก็บเวลาก็จะรับส่งกันครั้งละ 8 ไบต์ หากเป็นการรับส่งข้อมูลกับหน่วยความจำจะรับส่งกันครั้งละ 24 ไบต์ การกำหนดให้รับส่งข้อมูลครั้งละหลายไบต์กำหนดโดยคอมมานด์ไบต์

ในการรับหรือส่งในเบิสท์โหมด จะเริ่มต้นที่บิต 0 ของหน่วยความจำตำแหน่ง 0 ก่อนเสมอ ไม่ว่าจะเป็นรีจิสเตอร์สำหรับเก็บเวลาหรือหน่วยความจำสำหรับเก็บข้อมูลทั่วไป

เบิสท์โหมดนี้มีไว้เพื่อความสะดวกในการรับหรือส่งข้อมูลครั้งละจำนวนมากๆ ทำให้ไม่ต้องส่งคอมมานด์ไบต์หลายครั้งนั่นเอง

- ไรท์โพรเท็ค คอมมานด์ไบต์ (Write Protect Command Byte) เวลาที่เดินอยู่ภายในรีจิสเตอร์ที่ทำหน้าที่เก็บเวลาและข้อมูลที่อยู่ในหน่วยความจำทั้ง 24 ตำแหน่ง สามารถป้องกันไม่ให้เขียนข้อมูลใดๆ ซ้อนลงไปได้ เพื่อป้องกันเหตุการณ์ที่เกิดโดยไม่ตั้งใจ ทั้งนี้โดยการควบคุมจากไรท์โพรเทค คอมมานด์ไบท์ ซึ่งเป็นรีจิสเตอร์ตำแหน่งที่ 7 ของรีจิสเตอร์ที่ทำหน้าที่เก็บเวลา โดยมีไรท์โพรเท็คบิต (write protect bit) ซึ่งเป็นบิตที่ 7 ของรีจิสเตอร์ตัวนี้เป็นตัวกำหนดการทำงาน หากไรท์โพรเท็คบิตเป็น 0 หมายถึงสามารถเขียนข้อมูลใดๆ ลงไปยังรีจิสเตอร์ที่เก็บเวลาหรือหน่วยความจำได้ หากบิตนี้เป็น 1 หมายถึงชิป RTC อยู่ในสภาวะป้องกันการเขียนข้อมูล ดังนั้นก่อนการเขียนข้อมูลใดๆไปยังรีจิสเตอร์สำหรับเก็บเวลาหรือหน่วยความจำ ไรท์โพรเท็คบิตต้องเป็น 0 เสมอ โดยการให้ RST เป็น 1 (อยู่ในช่วงการติดต่อ) และโหลดไรท์โพรเท็คชั่นคอมมานด์ไบต์(8EH) ตามด้วยข้อมูลที่มีค่า 00H (เคลียร์ให้ไรท์โพรเท็คบิตเป็น 0) หลังจากนั้น RST ต้องกลับมามีสถานะเป็น 0 ก่อนที่คำสั่งอื่นๆจะเริ่มต้นทำงานได้

ส่วนในการบังคับให้ชิป RTC อยู่ในสภาวะป้องกันการเขียนข้อมูล ก็ต้องให้ RST เป็น 1 แล้วโหลดคอมมานด์ไบต์ที่มีค่า 80H ตามด้วยข้อมูล 80H (ให้ไรท์โพรเท็คบิตเป็น 1)

ในการทำงานแบบเบิสท์โหมด เราไม่สามารถเขียนค่าใดๆเข้าไปในไรท์โพรเท็คบิตได้

- รีเซตแอนด์คล็อกคอนโทรล (Reset and Clock Control) การรับหรือส่งข้อมูลทั้งหมดจะต้องเริ่มโดยใช้ขา RST มีสถานะเป็น 1 ก่อนเสมอ โดย RST มีหน้าที่หลักอยู่ 2 ประการดังนี้

1. RST ใช้ควบคุมการเขียนหรืออ่านข้อมูลในชิปรีจิสเตอร์

2. RST ใช้เป็นสัญญาณในการหยุดการทำงานใดๆกับชิป RTC DS1202 โดยปกติการเขียนข้อมูลเข้าไปใน RTC DS1202 จะเกิดขึ้นในช่วงขอบขาขึ้นของสัญญาณที่ขา SCLK ส่วนการอ่านข้อมูลจาก RTC DS1202 จะเกิดขึ้นในช่วงขอบขาลงของสัญญาณที่ขา SCLK โดยในระหว่างการติดต่อ ขา RST ต้องมีสถานะเป็น 1 ตลอดเวลา หากขา RST มีสถานะเป็น 0 หมายถึงยกเลิกการติดต่อหรือสิ้นสุดการติดต่อ

- ดาต้าอินพุต (Data Input) ในตอนเริ่มต้นติดต่อระหว่างชิป RTC DS1202 กับไมโครคอนโทรลเลอร์ไบต์แรกจะต้องเป็นคอมมานด์ไบต์เสมอ หากในคอมมานด์ไบต์ระบุว่าเป็นการเขียนข้อมูลไปในชิป ข้อมูลจะถูกรับเข้ามาในช่วงขอบขาขึ้น (Rising Edge) ของ SCLK เท่านั้น โดยเริ่มต้นด้วยบิต 0 ก่อนเสมอ และหากเป็นคำสั่งให้รับส่งครั้งละ 1 ไบต์ เมื่อข้อมูลได้รับเข้ามาครบแล้ว สัญญาณ SCLK ที่รับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้เกินจะถูกละเลยไป หากเป็นคำสั่งให้รับส่งแบบเบิสท์โหมดซึ่งรับส่งครั้งละ 24 ไบต์ก็มีลักษณะเช่นเดียวกันคือ เมื่อรับข้อมูลครบ 24 ไบต์แล้ว สัญญาณ SCLK ที่ได้รับเกินจะถูกละเลยเช่นกัน

- ดาต้าเอาท์พุต (Data Output) หลังจากรับคอมมานด์ไบต์แล้ว หากมีการระบุว่าเป็นการอ่านข้อมูลจากชิป RTC DS1202 ข้อมูลจะถูกส่งออกจากชิปสู่ภายนอกในขณะช่วงขอบขาลง (Falling Edge) ของ SCLK หลังจากมีการรับคอมมานด์ไบต์เรียบร้อยแล้ว นั่นคือบิตแรกที่จะถูกส่งออกจาก RTC จะเกิดขึ้นในช่วงขอบขาลงของสัญญาณนาฬิกาลูกที่ 9 นั่นเอง (ต่อจากคอมมานด์ไบต์)

- คล็อก/คาเลนเดอร์ (Clock/Calendar) คือ รีจิสเตอร์ 8 ตัว โดยข้อมูลในรีจิสเตอร์เหล่านี้จะอยู่ในรูปของรหัส BCD เท่านั้น

- คล็อกฮ็อลท์แฟล็ก (Clock Halt Flag)บิต 7 ของรีจิสเตอร์ที่เก็บค่าวินาที จะเป็นตัวบอกให้ชิป RTC DS1202 หยุดการทำงานของวงจรในส่วนออสซิลเลเตอร์เมื่อบิตนี้มีค่าเป็น 1 ซึ่งเป็นผลนาฬิกาภายในชิปหยุดการทำงานไปด้วย และจะบังคับให้ชิปอยู่ในสถานะใช้พลังงานต่ำ (Low Power Standby Mode) โดยใช้กระแสไม่เกิน 100 นาโนแอมแปร์ และเมื่อบิตนี้เป็น 0 อีกครั้ง วงจรออสซิลเลเตอร์จะเริ่มทำงานต่อทันที

- โหมดเลือก AM-PM/12-24 ชั่วโมง (AM-PM/12-24 mode) บิต 7 ของรีจิสเตอร์ที่เก็บค่าชั่วโมงถูกกำหนดให้เป็น 12/24 ชั่วโมง (Hour Mode Select Bit) นั่นคือเป็นตัวเลือกว่าจะให้รีจิสเตอร์นี้เก็บค่าชั่วโมงแบบ 12 ชั่วโมงหรือ 24 ชั่วโมง โดย

: บิตที่ 7 เป็น 1 จะเป็นการเลือกให้เก็บค่าแบบ 12 ชั่วโมง โดยมีบิต 5 เป็นตัวบอกว่าเป็นช่วงกลางวันหรือกลางคืน (AM/PM indicator) โดย 1 จะหมายถึงกลางคืน และ 0 หมายถึงกลางวัน

: บิตที่ 7 เป็น 0 จะเป็นการเลือกให้เก็บค่าแบบ 24 ชั่วโมง และบิต 5 จะเป็นบิตที่แสดงหลักสิบตัวที่ 2 ของชั่วโมง (20-23)

- ไรท์โพรเท็ค (Write Protect) บิต 7 ของไรท์โพรเท็ครีจิสเตอร์จะเป็นไรท์โพรเทคบิต โดย 7 บิตแรกถูกบังคับให้เป็น 0 หมด ทำให้อ่านค่าได้เป็น 0 เสมอ

- คล็อก/คาเลนเดอร์เบิสท์โหมด (Clock/Calendar Burst mode) คอมมานด์ไบท์มีค่า BEH จะเป็นการระบุว่าให้มีการเขียนข้อมูลในรีจิสเตอร์ที่เก็บเวลาในแบบเบิสท์โหมด หากคอมมานด์ไบต์มีค่า BFH จะระบุว่าให้มีการเขียนข้อมูลในรีจิสเตอร์นี้ในแบบเบิสท์โหมดเช่นกัน ซึ่งในคล็อก/คาเลนเดอร์เบิสท์โหมดจะมีข้อแตกต่างกันก็เพียงจำนวนข้อมูลที่รับหรือส่งเท่านั้น เพราะหน่วยความจำในชิป RTC เบอร์ DS1202 มีขนาด 24 ไบต์ ดังนั้นในแรมเบิสท์โหมด (RAM Burst Mode) นี้ ข้อมูลจำนวน 24 ไบต์จะรับส่งกันโดยเริ่มต้นด้วยบิต 0 ของหน่วยความจำตำแหน่ง 0 ก่อนเสมอ

2.6.4 การเลือกใช้คริสตอล

ชิป RTC DS1202 ใช้คริสตอลความถี่ 32.768 กิโลเฮิรตซ์ เป็นตัวกำหนดคาบเวลาในการทำงาน ซึ่งมักจะใช้ของบริษัทไดวา เบอร์ DT26S หรือของบริษัทไซโก้ เบอร์ DS-VT-200 หรือเบอร์เทียบเท่ากัน

คริสตอลความถี่ 32.762 กิโลเฮิรตซ์นี้ สามารถต่อโดยตรงเข้ากับขา 203 (xl, x2) ของ DS1200 ได้เลย โดยค่าอิมพีแดนซ์ของตัวคริสตอลเองควรเป็นค่าคาพาซิแตนซ์ (CL) ขนาด 6 พิโคฟารัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BURST FUNCTION	DATA (BYTES)	SCLK
CLOCK	8	72
RAM	24	200

ตารางที่ 2.4 แสดงการใช้เบิสท์โหมด

รีจิสเตอร์	ฟังก์ชัน	COMMAND ADDRESS (HEX)	เขียน = W อ่าน = R	RANGE DATA (BCD)	รีจิสเตอร์ที่กำหนด							
					7	6	5	4	3	2	1	0
0	วินาที	80 81	W R	00 – 59	CH		10 วินาที		วินาที			
1	นาที	82 83	W R	00 – 59	0		10 วินาที		นาที			
2	12 ชม. 24 ชม.	84 85	W R	01 – 12	12/24	0 0	AP 10	ชม. ชม.	ชั่วโมง			
3	วัน	86 87	W R	00 – 23 01 – 31	0	0	10 วัน		วัน			
4	เดือน	88 89	W R	01 – 12	0	0	0	10 เดือน	เดือน			
5	วัน	8A 8B	W R	01 – 07	0	0	0	0	วัน			
6	ปี	8C 8D	W R	00 – 99	10 ปี				ปี			
7	WRITE PROTECT	8E 8F	W R	00 – 80	WP	เป็น 0 ทั้งหมด						

ตารางที่ 2.5 ตารางข้อมูลการทำงานของรีจิสเตอร์และ RAM ใน DS 1202

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 การใช้งานแอลซีดีโมดูล (LCD Module)

ปัจจุบันแอลซีดี เป็นที่นิยมกันเป็นอย่างมาก สำหรับการแสดงผลในเครื่องมือเครื่องใช้ต่างๆ ทั้งนี้เนื่องจากมีความเหมาะสมหลายด้าน เช่น การใช้กระแสต่ำ สามารถแสดงผลเป็นตัวอักษรและตัวเลข หรือแสดงเป็นกราฟฟิก(เฉพาะรุ่น) จะมีปัญหาก็คือในด้านวงจรซึ่งมีระบบการทำงานที่ซับซ้อนและหาอุปกรณ์ได้ค่อนข้างยาก แต่ขณะนี้ผู้ผลิตแอลซีดีจะทำรุ่นที่เป็นแอลซีดีโมดูลออกมา คือ เป็นโมดูลที่มีตัวแอลซีดีและวงจรควบคุมมาให้พร้อม(เรียกว่าแอลซีเอ็ม)ซึ่งทำให้ผู้ใช้สามารถต่อเข้ากับระบบไมโครคอนโทรลเลอร์ได้ง่ายและสะดวกสำหรับการเขียนโปรแกรม รวมทั้งมีจำหน่ายกันอย่างกว้างขวางและมีราคาที่เหมาะสม ทำให้ผู้ใช้ทางด้านไมโครคอนโทรลเลอร์หันมาใช้แสดงผลด้วยแอลซีดีโมดูลกันมากขึ้น

แอลซีดีโมดูลมีอยู่หลายรุ่นและคุณสมบัติแตกต่างกันออกไป ซึ่งแบ่งได้เป็น 2 กลุ่มหลัก คือ แบบด็อท เมตริก (Dot Matrix) และกราฟฟิก (Graphic) โดยแบบด็อท เมตริกจะแสดงผลเป็นตัวอักษรขนาด 5×8 ด็อท และมีจำนวนอักษรและบรรทัดแตกต่างกันออกไปในแต่ละรุ่น ส่วนแบบกราฟฟิกจะสามารถแสดงผลในแบบบิตแม็ป (Bit map) คือจะสร้างเป็นภาพใดๆก็ได้ตามต้องการ แนวทางในการใช้งานของทั้งสองแบบจะมีคุณลักษณะที่ใกล้เคียงกัน การใช้งานโดยทั่วไปมักใช้แบบด็อท เมตริกมากกว่าเนื่องจากราคาถูกกว่าและเพียงพอต่อการใช้งานส่วนใหญ่ คุณสมบัติของด็อท เมตริกแอลซีดีโมดูลสามารถสรุปเป็นข้อๆดังนี้

1. มีให้เลือกหลายรุ่นตามความต้องการใช้งาน โดยมีจำนวนตัวอักษรและบรรทัดแตกต่างกัน
2. ตัวอักษรแสดงด้วยด็อท เมตริกขนาด 5×8 ด็อท
3. สามารถต่อเข้ากับระบบไมโครคอนโทรลเลอร์ได้ 2 ลักษณะคือ แบบเมมโมรีแม็ป และแบบผ่าน 8255 พอร์ตซึ่งจะใช้ขาสัญญาณทั้งหมด 14 พิน
4. การใช้งานง่ายและสะดวก ระบบไมโครคอนโทรลเลอร์เพียงแค่ส่งข้อมูลให้กับ แอลซีดีโมดูลเท่านั้น ข้อความก็จะปรากฏบนแผงแสดงและจะค้างไว้ตลอดทำให้ไม่ต้องเสียเวลาของระบบ
5. มีคำสั่งพิเศษสำหรับอำนวยความสะดวกมากมาย เช่น เคลียร์ (Clear), ดิสเพลย์ (Display), โฮม (Home), เคอร์เซอร์ออนอ็อฟ (Cursor On Off) และอื่นๆ
6. สามารถแสดงผลเป็นตัวอักษรภาษาอังกฤษและตัวเลขได้ 160 ตัว และสัญลักษณ์พิเศษอีก 32 ตัว รวมทั้งสามารถกำหนดอักษรที่ออกแบบเองได้อีก 8 ตัว
7. กินกระแสน้อยและมีน้ำหนักเบา รวมทั้งทำงานได้ด้วยไฟเลี้ยงระดับ 5 โวลต์ เท่านั้น

2.7.1 ขาสัญญาณของแอลซีดีโมดูล

ขา	สัญลักษณ์	ระดับ	หน้าที่
1	Vss	-	0 โวลต์ กราวด์
2	Vcc	-	+5 โวลต์ พาวเวอร์ซัพพลาย
3	Vee	-	+โวลต์ ลิขวิด คริสตอล ไดรฟ์ (Liquid Crystal Drive)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา	สัญลักษณ์	ระดับ	หน้าที่
4	RS	H/L	เลือกรีจิสเตอร์ (Rejister Select)
			H : Data Input L : Introduction Input
5	R/W	H/L	H : Data Read L : Data Write
6	E	H	เอ็นนาเบิ้ล ซิกแนล (L H)
7	DB 0	H/L	Data Bus Bit 0
8	DB 1	H/L	Data Bus Bit 1
9	DB 2	H/L	Data Bus Bit 2
10	DB 3	H/L	Data Bus Bit 3
11	DB 4	H/L	Data Bus Bit 4
12	DB 5	H/L	Data Bus Bit 5
13	DB 6	H/L	Data Bus Bit 6
14	DB 7	H/L	Data Bus Bit 7

ตารางที่ 2.6 ขาสัญญาณของแอลซีดีโมดูล

- การต่อเข้ากับระบบไมโครคอนโทรลเลอร์

แอลซีดีโมดูล จะต่อเข้ากับระบบไมโครคอนโทรลเลอร์ได้ 2 ลักษณะได้กล่าวมาแล้ว ซึ่งทั้งสองแบบนี้จะมีข้อดีและข้อเสียแตกต่างกันออกไป โดยแต่ละแบบจะมีหลักการดังนี้

1) การต่อแบบเมมโมรีแม็ป

1. สามารถต่อเข้ากับชิปเบอร์ทั่วๆไปได้ เช่น 8051 หรือ Z80 โดยจะทำให้ระบบไมโครคอนโทรลเลอร์มองเห็นแอลซีดีโมดูลในลักษณะของเมมโมรีได้ทันที

2. ผู้ใช้สามารถเขียนและอ่านข้อมูลจากแอลซีดีโมดูลได้ ทำให้มองเสมือนว่าเป็นเมมโมรีบัฟเฟอร์ไปในตัว

3. เนื่องจากสามารถอ่านข้อมูลกลับได้ จึงทำให้สามารถตรวจสอบแฟล็กความพร้อมในขณะที่แอลซีดีโมดูลกำลังทำงานได้

4. ใช้ได้กับบอร์ดที่มีแอลซีดีบัสมาให้พร้อม

5. ทำให้กินพื้นที่ของหน่วยความจำไปส่วนหนึ่ง และต้องมีการดีโค้ดละเอียดพอสมควร

6. การจัดขาสัญญาณจะต้องเป็นไปตามแบบของชิป

2) การต่อแบบ อินพุต/เอาท์พุต พอร์ต

1. สามารถต่อเข้ากับอินพุต/เอาท์พุตพอร์ตใดๆก็ได้ โดยใช้สายสัญญาณจำนวน 11 เส้น และใช้โปรแกรมเป็นตัวสร้างสัญญาณขึ้นมา ให้ตรงกับข้อกำหนดของแอลซีดีโมดูล

2. ผู้ใช้จะเขียนข้อมูลให้แอลซีดีโมดูลได้อย่างเดียว ซึ่งผู้ใช้ควรจะกำหนดเมมโมรีส่วนหนึ่งให้เสมือนบัฟเฟอร์ให้กับแอลซีดีโมดูล

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. เนื่องจากไม่สามารถอ่านข้อมูลกลับได้ จึงต้องใช้การหน่วงเวลาของระบบเอง เพื่อรอให้แอลซีดีโมดูลกระทำกระบวนการต่างๆ

4. ใช้ได้กับบอร์ดทั่วๆไปที่มีพอร์ต

5. ไม่เปลืองส่วนของเมมโมรีในการใช้งาน

6. การจัดขาสัญญาณกระทำได้อย่างอิสระ

2.7.2 ชุดคำสั่งควบคุมและการแสดงข้อความ

ขาสัญญาณ VEE มีไว้สำหรับกำหนดความเข้มของตัวอักษร โดยถ้าต่อกับกราวด์ (GND) จะมีความเข้มสูงสุด แต่ถ้าต่อกับ VCC จะมีความเข้มต่ำสุด ปกติแอลซีดีรุ่นธรรมดาอาจจะต่อกับกราวด์ไว้เลยก็ได้ ไม่ต้องใส่ VR ให้สิ้นเปลือง แต่ถ้าเป็นรุ่น STN (มุมมองกว้าง) ให้ใช้ตัวต้านทาน 2 กิโลโอห์มต่อลงกราวด์อีกที เพื่อให้ความเข้มมีความเหมาะสม การเขียนหรืออ่านข้อมูลกับแอลซีดีโมดูล ก็คือการกำหนดคุณสมบัติต่างๆในการใช้งานของแอลซีดีตามชุดคำสั่งควบคุม และรวมไปถึงการเขียนข้อมูลที่เป็นข้อความเพื่อให้ปรากฏบนแผงแสดงด้วย โดยมีรายละเอียดตามตารางที่ 2.7

1) ความเข้าใจพื้นฐาน

1. การเขียนข้อมูลให้กับแอลซีดีโมดูล จะแบ่งเป็น 2 ลักษณะ คือ สัญญาณควบคุม (Intruction) และข้อมูล (Data) โดยจะกำหนดด้วยขาสัญญาณ RS คือ ถ้า RS = 0 จะหมายถึงส่งสัญญาณควบคุม หรืออ่านค่าแฟล็กสภาพการทำงานของแอลซีดีโมดูล และถ้า RS = 1 จะหมายถึงการเขียนหรือการอ่านข้อมูลกับแอลซีดีโมดูล

2. หลักการในการเขียนข้อมูลให้แอลซีดีนี้คือ เมื่อมีการเขียนข้อมูลไปแล้ว ตัวแอลซีดีโมดูลจะต้องใช้เวลาในการทำงานชั่วขณะหนึ่ง { ตามค่าเอ็กซ์คิวท์ ไทม์ (execute time) ในตารางที่ 2.7 } ซึ่งระบบไมโครคอนโทรลเลอร์สามารถตรวจสอบได้จากบีซี่แฟล็ก (Busy Flag : BF) และถ้าเรียบร้อยแล้วจึงจะสามารถเขียนข้อมูลอันต่อไปได้ ในกรณีที่การต่อวงจรเป็นแบบอินพุต/เอาท์พุตพอร์ต คือ ไม่สามารถอ่านข้อมูลย้อนกลับได้ ระบบไมโครคอนโทรลเลอร์ก็จะต้องใช้วิธีหน่วงเวลาแทน

3. การเขียนข้อมูลให้กับแอลซีโมดูลนี้ สามารถทำได้ทั้ง 8 บิต และ 4 บิต โดยกรณี้ 4 บิตจะใช้สายสัญญาณข้อมูลเพียง 4 เส้น คือ DB4-DB7 (ใช้สำหรับระบบไมโครคอนโทรลเลอร์แบบ 4 บิตหรือเพื่อต้องการประหยัดสาย) การเขียนข้อมูลจะกระทำเหมือนกับ 8 บิต เพียงแต่ให้เขียน 2 ครั้ง คือ DB4-DB7 ก่อน แล้วตามด้วย DB0-DB3 และจะต้องกำหนดคุณสมบัติตามค่า DL ในคำสั่งฟังก์ชันเซ็ต (Function set) ด้วย

4. DDRAM (Display Data Ram) คือ หน่วยความจำภายในตัวแอลซีดีโมดูลที่เป็นบัฟเฟอร์ของข้อมูล โดยถ้าเขียนเป็นรหัส ASCII ใดๆลงไปในหน่วยความจำนี้ ก็จะปรากฏเป็นตัวอักษรที่แผงแสดงทันที

5. CGRAM (Character Generator Ram) คือ หน่วยความจำภายในแอลซีดีโมดูล สำหรับเก็บภาพตัวอักษรที่ผู้ใช้สามารถสร้างได้เอง (8 ตัว) โดยจะอ้างแอดเดรสได้ทั้งหมด 64 ไบต์ คือ 8 ตัวอักษร คูณกับ 8 แถว

เอกสารนี้เผยแพร่เพื่อไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INSTRUCTION	RS	R/W	DATA BIT								EXE TIME
			7	6	5	4	3	2	1	0	
CLEAR DISPLAY	0	0	0	0	0	0	0	0	0	1	1640
CURSOR AT HOME	0	0	0	0	0	0	0	0	1	*	1640
ENTRY MODE SET	0	0	0	0	0	0	0	1	I/D	S	40
DISPLAY ON/OFF	0	0	0	0	0	0	1	D	C	B	40
DISPLAY SHIFT	0	0	0	0	0	1	S/C	R/L	*	*	40
FUNCTION SET	0	0	0	0	1	DL	N	F	*	*	40
SET CGRAM ADD.	0	0	0	1	CGRAM ADDRESS						40
SET DDRAM ADD.	0	0	1	DDRAM ADDRESS							40
BUSY, ADD. READ	0	1	BF	ADDRESS							0
CGRAM, DDRAM WR	1	0	WRITE DATA								40
CGRAM, DDRAM RD	1	1	READ DATA								40

ตารางที่ 2.7 การกำหนดคุณสมบัติในการใช้งานของแอลซีดีตามชุดคำสั่งควบคุม

2) รายละเอียดของแต่ละคำสั่ง

1. เคลียร์ดิสเพลย์ (Clear Display) ดังแสดงในตารางที่ 2.8

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	0	1

ตารางที่ 2.8 แสดงการเคลียร์ดิสเพลย์

สำหรับการเคลียร์ดิสเพลย์ โดยจะทำการเขียนตัวอักษรสเปซ (Space) ลงไปใน DDRAM ทั้งหมดและทำการกำหนดค่า DDRAM แอดเดรสให้เป็น 0 พร้อมทั้งเคอเซอร์จะกลับไปที่ตำแหน่งซ้ายบนสุดของจอภาพ

2. เคอร์เซอร์ แอท โฮม (Cursor At Home) ดังแสดงในตารางที่ 2.9

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	1	*

ตารางที่ 2.9 แสดงการเคอร์เซอร์ แอท โฮม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับกำหนดค่า DDRAM แอดเดรสให้เป็น 0 พร้อมทั้งเคอร์เซอร์จะไปอยู่ที่ตำแหน่งซ้ายบนสุดของจอภาพ โดยที่ข้อมูลใน DDRAM ไม่มีการเปลี่ยนแปลง

3. เอ็นทรี โหมด เซ็ท (Entry Mode Set) ดังแสดงในตารางที่ 2.10

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	1	I/D	S

ตารางที่ 2.10 แสดงการเอ็นทรี โหมด เซ็ท

I/D = 0 กำหนดทิศทางของเคอร์เซอร์และ DDRAM ให้เป็นแบบลดลง (Decrement)

I/D = 1 กำหนดทิศทางของเคอร์เซอร์และ DDRAM ให้เป็นแบบเพิ่มขึ้น (Increment)

S = 0 เมื่อเขียนข้อมูลแล้ว ตัวเคอร์เซอร์จะถูกเลื่อนไปตามทิศทางของค่า I/D

S = 1 เมื่อเขียนข้อมูลแล้ว ตัวเคอร์เซอร์จะอยู่กับที่ และตัวอักษรจะถูกดันไปตามทิศทางของค่า I/D

การกำหนด I/D และ S นี้ให้กำหนดก่อนการเขียนข้อมูลใน DDRAM และเมื่อกำหนดแล้วจะต้องไม่ใช้คำสั่งเคลียร์ดิสเพลย์อีก

4. ดิสเพลย์ออน/อ็อฟ (Display On/Off) ดังแสดงในตารางที่ 2.11

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	1	D	C	B

ตารางที่ 2.11 แสดงการดิสเพลย์ออน/อ็อฟ

D = 0 กำหนดให้อ็อฟดิสเพลย์ (Off display)

D = 1 กำหนดให้ออนดิสเพลย์ (On display)

C = 0 กำหนดให้อ็อฟเคอร์เซอร์ (Off cursor)

C = 1 กำหนดให้ออนเคอร์เซอร์ (On cursor) โดยเคอร์เซอร์จะเป็นเส้นขีดใต้ตัวอักษร

B = 0 กำหนดให้ไม่มีการกระพริบที่ตำแหน่งเคอร์เซอร์

B = 1 กำหนดให้มีการกระพริบที่ตำแหน่งเคอร์เซอร์ (กระพริบเป็นรูปสี่เหลี่ยม)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ดิสเพลย์ชิป (Display Shift) ดังแสดงในตารางที่ 2.12

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	1	S/C	R/L	*	*

ตารางที่ 2.12 แสดงการดิสเพลย์ชิป

S/C = 0 กำหนดให้เลื่อนเคอร์เซอร์ตามทิศทาง R/L ไป 1 ตำแหน่ง

S/C = 1 กำหนดให้เลื่อนข้อความบนแผงแสดงตามทิศทาง R/L ไป 1 คอลัมน์ (เลื่อนทุกบรรทัด)

R/L = 0 กำหนดให้มีทิศทางไปทางซ้าย

R/L = 1 กำหนดให้มีทิศทางไปทางขวา

6. ฟังก์ชันเซ็ต (Function Set) ดังแสดงในตารางที่ 2.13

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	1	DL	N	F	*	*

ตารางที่ 2.13 แสดงการฟังก์ชันเซ็ต

DL = 0 กำหนดให้การติดต่อกับแอลซีดีโมดูลเป็นแบบ 4 บิต

DL = 1 กำหนดให้การติดต่อกับแอลซีดีโมดูลเป็นแบบ 8 บิต จะสังเกตว่าการกำหนดค่า D/L นี้สามารถกระทำได้ที่ DB4-DB7 ซึ่งถ้ามีการกำหนดให้เป็นแบบ 4 บิตตั้งแต่ครั้งแรกหลังจากจ่ายไฟเลี้ยง ก็จะทำให้แอลซีดีมีการรับข้อมูล 4 บิตทันที

N = 0 กำหนดจำนวนบรรทัดแบบ 1/8 ดิวตี้ (Duty) และ 1/11 ดิวตี้

N = 1 กำหนดจำนวนบรรทัดแบบ 1/16 ดิวตี้

F = 0 กำหนดให้ตัวอักษรเป็นแบบ 5*7 ด็อท

F = 1 กำหนดให้ตัวอักษรเป็นแบบ 5*10 ด็อท (กรณีที่แอลซีดีเป็นแบบ 5*7 อยู่แล้วก็จะไม่มีผลอะไร)

7. เซ็ต CGRAM แอดเดรส (Set CGRAM Address) ดังแสดงในตารางที่ 2.14

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	1	CGRAM ADDRESS					

ตารางที่ 2.14 แสดงการเซ็ต CGRAM แอดเดรส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการกำหนดแอดเดรสของ CGRAM เมื่อได้ทำการกำหนดไว้แล้วการอ่านและเขียนดาต้าที่ต่อจากนี้ จะเป็นไปตามแอดเดรสที่กำหนดทันที

8. เซ็ต DDRAM แอดเดรส (Set DDRAM Address) ดังแสดงในตารางที่ 2.15

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	1	DDRAM ADDRESS						

ตารางที่ 2.15 แสดงการเซ็ต DDRAM แอดเดรส

สำรับการกำหนดแอดเดรสของ DDRAM เมื่อได้ทำการกำหนดไว้แล้ว การอ่านและเขียนดาต้าที่ต่อจากนี้ จะเป็นไปตามแอดเดรสที่กำหนดทันที ตำแหน่งของแอดเดรสในแต่ละรุ่นจะมีความแตกต่างกันบ้าง เพราะจำนวนตัวอักษรต่อบรรทัดไม่เท่ากัน ซึ่งแสดงดังตารางต่อไปนี้ (ตารางนี้จะกำหนดให้บิตที่ 7 เท่ากับ 1 เสมอ เพื่อความสะดวกในการเรียกใช้)

80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F
C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF
90	91	92	93	94	95	96	97	98	99	9A	9B	9C	9D	9E	9F
D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	DA	DB	DC	DD	DE	DF

ตารางที่ 2.16 แสดงตำแหน่งแอดเดรสของแอลซีดี รุ่น DMC164

9. บีซี่แฟล็ก แอ็นด์ แอดเดรสรีด (Busy Falg And Address Read) ดังแสดงในตารางที่ 2.17

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	1	BF	ADDRESS						

ตารางที่ 2.17 แสดงการบีซี่แฟล็ก แอ็นด์ แอดเดสรีด

สำหรับการอ่านค่าบีซี่แฟล็ก ซึ่งบอกถึงความพร้อมของแอลซีดีในการรับข้อมูล ถ้า BF = 0 หมายความว่าพร้อมที่จะรับข้อมูลต่อไปได้ แต่ถ้า BF = 1 หมายความว่ายังไม่พร้อม นอกจากนี้การอ่านค่าแอดเดรสของ CGRAM หรือ DDRAM ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) การอ่านและเขียนข้อมูลกับ DDRAM หรือ CGRAM

1. การเขียนข้อมูลใหกับ DDRAM หรือ CGRAM (Write Data To DDRAM or CGRAM) ดังแสดงในตารางที่ 2.18

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	0	DATA							

ตารางที่ 2.18 แสดงการเขียนข้อมูลให้ DDRAM หรือ CGRAM

สำหรับการเขียนข้อมูลลงหน่วยความจำ DDRAM หรือ CGRAM โดยเมื่อทำการเขียนแล้ว แอดเดรสจะถูกเพิ่มหรือลงโดยอัตโนมัติตามที่กำหนดจากค่า I/D ในคำสั่งเอ็นทรีโหมดเซ็ต และการเขียนจะเป็น DDRAM หรือ CGRAM ก็ขึ้นกับว่า ก่อนหน้าคำสั่งนี้มีการกำหนดแอดเดรสที่ใด

2. การอ่านข้อมูลจาก DDRAM หรือ CGRAM (Read Data From DDRAM or CGRAM) ดังแสดงในตารางที่ 2.19

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	1	DATA							

ตารางที่ 2.19 แสดงการอ่านข้อมูลจาก DDRAM หรือ CGRAM

สำหรับการอ่านข้อมูลจากหน่วยความจำ DDRAM หรือ CGRAM โดยเมื่อทำการเขียนแล้ว แอดเดรสจะถูกเพิ่มหรือลงโดยอัตโนมัติตามที่กำหนดจากค่า I/D ในคำสั่งเอ็นทรีโหมดเซ็ต และการอ่านจะเป็น DDRAM หรือ CGRAM ก็ขึ้นกับว่าก่อนหน้าคำสั่งนี้มีการกำหนดแอดเดรสที่ใด

2.8 โปรแกรม Delphi

การสร้างแอพพลิเคชันบน Windows ในยุคปัจจุบัน สามารถทำได้ง่ายสะดวกกว่าในยุคแรก ๆ ที่จะต้องเขียนโค้ดใส่ไว้ในไฟล์เป็นจำนวนมาก แล้วจึงค่อยสั่งให้แปลภาษา และยุ่งยากในการแก้ไขข้อผิดพลาดของโปรแกรม (debug) อีกทั้งยากที่จะเห็นผลลัพธ์ที่ได้ว่าจะเป็นไปตามที่ต้องการหรือไม่ แต่ในยุคนี้จะมีเครื่องมือในการสร้างแอพพลิเคชันมากมาย ที่สามารถเห็นได้ตั้งแต่ในขณะที่กำลังสร้าง มีทั้งที่ใช้ภาษา C ภาษา Basic และภาษา Pascal ซึ่งก็คือ Delphi นั่นเอง

โปรแกรม Delphi เป็นเครื่องมือในการพัฒนาแอพพลิเคชัน ที่นอกจากจะใช้ง่ายและสามารถเห็นผลลัพธ์ที่จะได้ตั้งแต่ในขณะที่กำลังสร้างแล้ว ยังมีข้อดีที่เหนือกว่าภาษาอื่น ๆ คือ ในแง่ของการเขียนโค้ดทำได้ง่ายกว่าภาษา C และแอพพลิเคชันที่ได้จะสามารถทำงานได้ประสิทธิภาพสูงเกือบเท่าภาษา C ซึ่งเร็วกว่าภาษา Basic มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Delphi สามารถใช้พัฒนาแอพพลิเคชันได้ทุกระดับทุกประเภทครบถ้วนในตัวเดียว โดยไม่ต้องใช้ภาษาอื่นเพิ่มเติมอีกเลย ไม่ว่าจะเป็นการสร้างโปรแกรมง่าย ๆ สำหรับมือสมัครเล่น หรือใช้ทำงานที่สลับซับซ้อนสำหรับมืออาชีพ อีกทั้งยังรองรับระบบปฏิบัติการทั้ง Windows 95, 98 และ Windows NT

Delphi เป็นเครื่องมือที่ใช้ในการพัฒนาโปรแกรมบน Windows โดยใช้ภาษาปาสคาล (Pascal) เป็นหลักในการพัฒนาโปรแกรม ซึ่งเป็นโครงสร้างภาษาที่เขียนง่าย และถึงแม้ว่าผู้ใช้จะไม่มีความรู้เกี่ยวกับภาษาปาสคาลเลยก็ไม่ได้เป็นอุปสรรคต่อการพัฒนาโปรแกรมแต่อย่างใด และเนื่องจาก Delphi มีเครื่องมือช่วยเหลือในการนำคำสั่งต่าง ๆ มาใช้งานได้อย่างสะดวกและรวดเร็ว

Delphi เป็นเครื่องมือสำหรับการพัฒนาโปรแกรม ที่มีสิ่งอำนวยความสะดวกไว้อย่างครบถ้วน โดยมีสภาพแวดล้อมในการทำงาน (Development Environment) ที่ช่วยให้สามารถทำทุกอย่างได้จากใน Delphi เอง มีเครื่องมือทุกชนิดที่จำเป็นสำหรับการสร้างแอพพลิเคชันบน Windows ทั้งในส่วนของการติดต่อกับผู้ใช้ การแสดงผลกราฟิก การติดต่อกับฐานข้อมูล การจัดการระบบ ตลอดจนการพัฒนาแอพพลิเคชั่นเพื่อทำงานบนอินเตอร์เน็ต และด้วยคุณสมบัติที่มีอยู่อย่างมากมายของ Delphi พอจะแยกได้เป็นข้อ ๆ ดังนี้

2.8.1 วิชวลโปรแกรมมิ่ง (Visual Programming)

การพัฒนาโปรแกรมแบบวิชวล คือการพัฒนาโดยเห็นผลที่จะเกิดขึ้นเมื่อรันโปรแกรมได้ตั้งแต่ในขณะที่กำลังสร้าง โดยการนำชิ้นส่วนต่าง ๆ ที่ต้องการ ได้แก่ ปุ่ม (Button), ข้อความ (Label), รูปภาพ (Image) ฯลฯ ซึ่งเหล่านี้เรียกโดยรวม ๆ ว่า คอมโพเนนต์ (Component) นำมาวางบนวินโดว์ที่เรียกว่าฟอร์ม (Form) ปรับขนาดและตำแหน่งรวมทั้งคุณสมบัติต่าง ๆ ของคอมโพเนนต์ และแม้แต่ฟอร์มเองให้ได้ผลตามที่ต้องการ และการเปลี่ยนคุณสมบัติเหล่านี้จะมีผลตั้งแต่ในขณะที่กำลังออกแบบ และเมื่อรันโปรแกรมก็จะได้ผลลัพธ์เหมือนกับที่เห็นในขณะที่ออกแบบ

2.8.2 การโปรแกรมเชิงวัตถุ (Object Oriented Programming - OOP)

การโปรแกรมเชิงวัตถุเป็นการพัฒนาโปรแกรมโดยการสร้าง วัตถุ หรือ ออบเจ็ค (Object) ที่ต้องการ ในมุมมองของตัววัตถุเองว่าต้องการให้มีลักษณะเป็นอย่างไรและสามารถทำอะไรได้บ้างแทนที่จะมองที่การสร้างรูทีน (Routine) หรือโพรซีเยอร์ (Procedure) เป็นหลักเช่นดังก่อน ๆ นี้ ประโยชน์ที่ได้ก็คือ เราสามารถสร้างวัตถุโดยเริ่มจากวัตถุที่ง่ายไม่ซับซ้อนเป็นพื้นฐานขึ้นมาเสียก่อน จากนั้นจึงนำวัตถุเหล่านั้นมาตกแต่งปรับปรุงให้มีความสามารถมากขึ้น หรือทำงานได้หลากหลายขึ้น โดยนำสิ่งที่เหมือนกันหรือใช้ร่วมกันมาไว้ในวัตถุ ซึ่งจะเรียกว่า Base Object หรือ Base Class จากนั้นจึงแต่งเติม Base Object นี้ให้กลายเป็นออบเจ็คอื่น ๆ ตามที่ต้องการ เราสามารถนำวัตถุที่ได้นี้กลับมาใช้ใหม่ได้เรื่อย ๆ ในแอพพลิเคชันต่าง ๆ และแต่งเติมต่อไปได้เรื่อย ๆ เช่นกัน

สิ่งสำคัญในการเขียนโปรแกรมเชิงวัตถุคือ จะต้องมีความเข้าใจเกี่ยวกับโครงสร้างของออบเจ็คและหลักการของ OOP ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โครงสร้างของออบเจ็ค

ออบเจ็คทุก ๆ ออบเจ็คจะต้องมีโครงสร้างดังต่อไปนี้

ชนิดของออบเจ็ค ออบเจ็คแต่ละออบเจ็คจะถือว่าเป็นคนละชนิด (Type) กัน ก็ต่อเมื่อนำออบเจ็คไปสร้างต่อให้เป็นออบเจ็คใหม่ ก็จะต้องเป็นชนิดใหม่เสมอหรือสามารถเรียกได้ว่าเป็นคนละคลาส (Class) กันนั้นเอง ชนิดของออบเจ็คได้แก่ ออบเจ็คชนิดปุ่มและชนิดข้อความ เป็นต้น

คุณสมบัติ หรือเรียกว่า "พร็อพเพอร์ตี้" (Property) หมายถึง คุณลักษณะของ ออบเจ็คแต่ละตัวที่สามารถกำหนดให้แตกต่างกันไปตามความต้องการที่แตกต่างกัน เช่น ขนาดและสีของปุ่ม หรือแม้แต่ข้อความของออบเจ็คที่แสดงอยู่บนปุ่ม เป็นต้น

พฤติกรรม หรือเมธอด (Method) คือความสามารถในการทำงานของออบเจ็ค ตัวอย่างเช่น การแสดงปุ่ม (Show) หรือการซ่อนปุ่ม (Hide) เป็นต้น

- หลักการของ OOP

คุณสมบัติของการโปรแกรมที่จะถือได้ว่าเป็นเชิงวัตถุได้นั้น จะต้องมีคุณสมบัติในการซ่อนเร้นการทำงานนี้ไว้ภายใน สามารถนำคุณสมบัติที่มีไปดัดแปลงใช้งานต่อ ๆ ไปได้ และอาจจะเปลี่ยนแปลงเป็นออบเจ็คใหม่ได้ ดังรายละเอียดต่อไปนี้

Encapsulation เป็นการซ่อนเร้นส่วนของการทำงานภายในออบเจ็ค ที่ไม่เกี่ยวข้องกับภายนอกไว้ไม่ให้เป็นและไม่ให้แก้ไขเปลี่ยนแปลงส่วนที่ซ่อนไว้ ซึ่งเราจะนำออบเจ็คนี้ไปใช้หรือนำไปดัดแปลงได้เฉพาะส่วนที่ ออบเจ็คนั้นยอมให้เท่านั้น

Inheritance เป็นการสืบทอดคุณสมบัติของออบเจ็ค เมื่อนำออบเจ็คใด ๆ ไปสร้างเป็นออบเจ็คใหม่ คุณสมบัติของออบเจ็คเดิมจะยังคงมีอยู่ และยังสามารถเรียกใช้และทำงานได้อย่างครบถ้วน

Polymorphism คือ ลักษณะการทำงานที่แตกต่างกันของคุณสมบัติ หรือ พฤติกรรมเดียวกันแต่เป็นของออบเจ็คคนละชนิดกัน ตัวอย่างเช่น เมธอด Save To File ของเมโมจะได้ text file ที่เก็บข้อความนั้น ในขณะที่ Save To File ของอิมเมจจะได้ไฟล์รูปภาพ ซึ่งแม้จะเป็นการบันทึกข้อมูลไว้เป็นไฟล์เหมือนกัน แต่วิธีการบันทึกก็ต่างกัน

delphi เป็นคอมไพเลอร์ที่ใช้แปลภาษาโปรแกรมเป็นภาษาเครื่อง ซึ่งหลังจากการคอมไพล์โปรแกรมเราจะได้ไฟล์ .exe ซึ่งเก็บภาษาของเครื่องนั้น ๆ และสามารถทำงานได้เลยโดยไม่ต้องผ่านขั้นตอนการแปลภาษาในระหว่างการทำงานอีก ทำให้สามารถทำงานได้เร็วและไม่มีขีดจำกัด

2.8.3 คอมโพเนนต์ไลบรารี (Component Library)

คอมโพเนนต์เป็นส่วนประกอบย่อย ๆ ที่เราจะนำมาใช้ในการสร้างแอพพลิเคชัน ซึ่งใน Delphi มีคอมโพเนนต์ให้เลือกใช้อยู่เป็นจำนวนมาก โดยจะเก็บอยู่ใน "ห้องสมุด" หรือ คอมโพเนนต์ไลบรารี (Component Library) และจัดแยกเป็นกลุ่ม ๆ ตามประเภทของการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.4 OCX และ ActiveX

OCX คือออบเจ็คที่ใช้ใน Visual Basic ของไมโครซอฟท์ ซึ่งมีลักษณะคล้ายกับคอมโพเนนต์ของ Delphi ส่วน ActiveX ก็เป็นออบเจ็คที่ถูกพัฒนามาในรูปแบบเดียวกับ OCX แต่มีวัตุถประสงค์เพื่อใช้งานบนอินเตอร์เน็ต ซึ่งทั้ง OCX และ ActiveX ต่างก็เป็นออบเจ็คที่นำมาใช้กับ Delphi ได้

2.8.5 Wizard และ Object Repository

Delphi มี Wizard ที่ใช้ในการสร้างฟอร์มและออบเจ็คที่ต้องใช้บ่อย ๆ หรือสร้างได้ยาก ไว้ให้ใช้เป็นจำนวนมาก ตัวอย่างเช่น Wizard ในการสร้างรายงานแบบต่าง ๆ หรือฟอร์ม เช่น About Box และ Dialog Box ซึ่งจะเรียกอีกอย่างหนึ่งว่า เทมเพลต (Template) ก็ได้ เหล่านี้ล้วนช่วยให้การสร้างแอพพลิเคชันเป็นไปได้อย่างรวดเร็วและมีความกลมกลืนมากขึ้น นอกจากนี้ยังสามารถเก็บฟอร์มหรือ ออบเจ็คที่คิดว่าต้องใช้บ่อย เพิ่มเข้าไปไว้ให้เรียกใช้ในแอพพลิเคชันอื่น ๆ ได้อีกด้วย โดยการบันทึกไว้ใน Object Repository จากนั้นเมื่อต้องการใช้งานก็เรียกใช้ได้เหมือนกับการใช้ Wizard ทั่วไป

2.8.6 การติดต่อกับฐานข้อมูล

การติดต่อกับฐานข้อมูลนั้น Delphi มีคอมโพเนนต์ที่สามารถเชื่อมต่อ เพื่อจัดการกับข้อมูลที่เก็บอยู่ในฐานข้อมูลทุกประเภท ไม่ว่าจะเป็นการเพิ่ม ลบ แก้ไข หรือการเรียกดูข้อมูล โดยผู้ใช้ไม่ต้องเขียนชุดคำสั่งใด ๆ ในโปรแกรมเลยก็สามารถสร้างแอพพลิเคชันอย่างง่าย ๆ ที่ทำงานกับฐานข้อมูลขึ้นมาได้

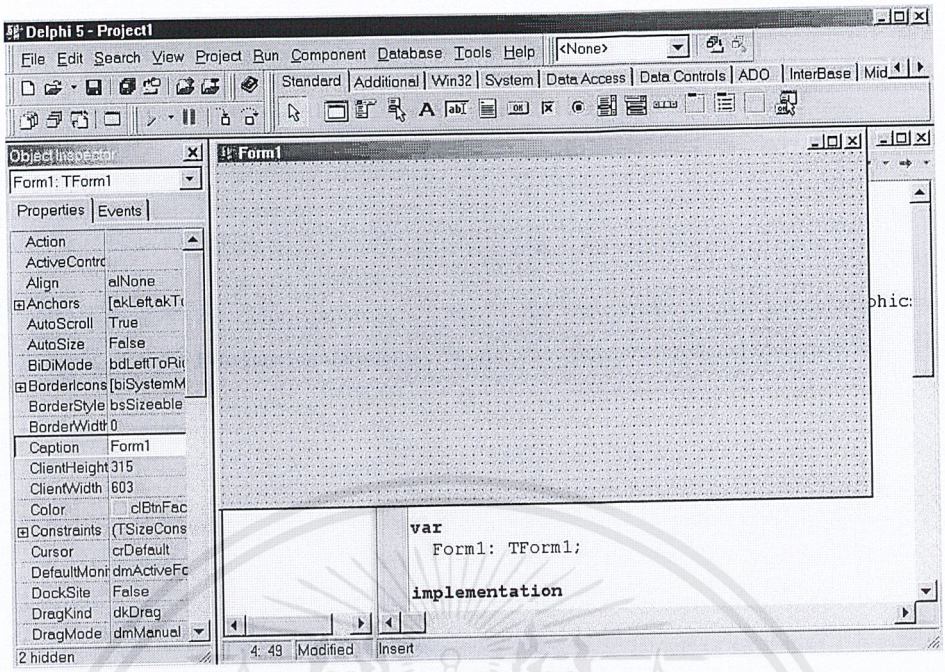
เราสามารถใช้ Delphi จัดการกับฐานข้อมูลที่เป็นแบบง่าย ๆ ซึ่งได้แก่ dBase หรือ Paradox และ MS Access ซึ่งพวกนี้จะเรียกว่าเป็น Local Database คือ Database ที่ทำงานในเครื่องนั้นเอง หรือเรียกอีกอย่างหนึ่งว่าเป็นแบบ File_oriented Database ก็ได้ เพราะเป็นการเก็บข้อมูลไว้ในโครงสร้างของไฟล์ นอกจากนี้ยังสามารถใช้งานกับระบบฐานข้อมูลที่เป็น Database Server ต่าง ๆ เช่น SQL Server หรือ InterBase ซึ่งอาจจะทำงานอยู่ในเครื่องเดียวกันกับแอพพลิเคชันในกรณีของ Local InterBase หรืออาจจะทำงานอยู่บนเครื่อง Server เครื่องอื่น ซึ่งเรียกว่าเป็นการใช้ฐานข้อมูลในแบบ Client/Server ก็ยังได้

2.8.7 สภาพแวดล้อมของ Delphi

การสร้างโปรแกรมใน Delphi จะมีรูปแบบที่เรียกว่า Integrated Development Environment (IDE) คือเป็นการสร้างโปรแกรมโดยการทำงานทุกอย่างสามารถทได้จากในที่แห่งเดียวโดยไม่จำเป็นต้องใช้ Editor ตัวหนึ่งเขียนโปรแกรม และคอมไพล์ด้วยคำสั่งที่เป็น Command Line

หลังจากที่รันโปรแกรม Delphi เราจะเห็นหน้าตาของDelphiซึ่งภายในประกอบด้วยวินโดว์ต่าง ๆ ดังนี้

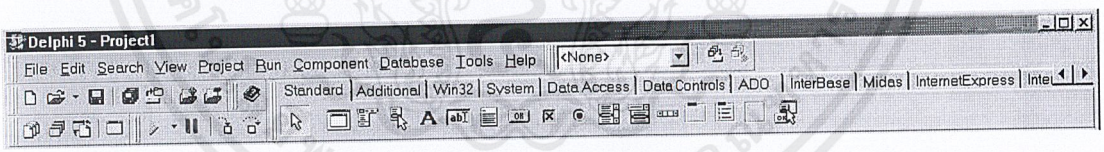
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 หน้าต่างหลักของโปรแกรม Delphi

- วินโดว์หลัก (Main Window)

วินโดว์หลักทำหน้าที่เป็นตัวกลางสำหรับควบคุมกระบวนการในการพัฒนาโปรแกรม ไม่ว่าจะเป็นการจัดการเกี่ยวกับไฟล์ภายในแอพพลิเคชัน การคอมไพล์ และการตรวจสอบข้อผิดพลาด เมื่อรันโปรแกรม Delphi จะเห็นวินโดว์ที่อยู่บนสุด โดยภายในวินโดว์หลักจะแบ่งออกเป็น 4 ส่วนคือ ไตเติลบาร์ เมนูบาร์ สปีดบาร์ และคอมโพเนนต์พาเล็ต ดังนี้



รูปที่ 2.8 เมนูบาร์ของโปรแกรม Delphi

ไตเติลบาร์ (Title Bar) เป็นส่วนที่อยู่บนสุด แสดงชื่อโปรแกรม Delphi และชื่อของโปรเจ็คที่ทำงานอยู่ในขณะนั้น

เมนูบาร์ (Menu Bar) เป็นส่วนประกอบที่จะสามารถพบได้ในแอพพลิเคชันบน Windows ทั่วไป โดยจะอยู่ใต้ไตเติลบาร์ ภายในเมนูบาร์จะเป็นส่วนที่แสดงเมนูคำสั่งของ Delphi ซึ่งจะใช้ในการทำงานต่าง ๆ เกือบทั้งหมด เช่น เมนู File ใช้ทำงานกับแฟ้มข้อมูล ไม่ว่าจะเป็นการเปิด การปิด หรือการบันทึกแฟ้มข้อมูล เป็นต้น

สปีดบาร์ (Speed Bar) คือกลุ่มของคำสั่งที่ใช้บ่อย ซึ่งจะแสดงอยู่ใต้เมนูบาร์ทางด้านซ้ายของวินโดว์หลัก ภายในสปีดบาร์จะประกอบด้วยปุ่มแทนรายการต่าง ๆ ของเมนู เมื่อคลิกเมาส์ที่ปุ่มใดก็จะเหมือนกับการเลือกคำสั่งจากเมนู และเมื่อเลื่อนเมาส์ไปหยุดบนปุ่มใดก็จะเห็นกรอบข้อความ (tooltips) แสดงชื่อเมนู และฟังก์ชันคีย์ซึ่งเป็นคีย์ลัดสำคัญสำหรับใช้แทนปุ่มนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

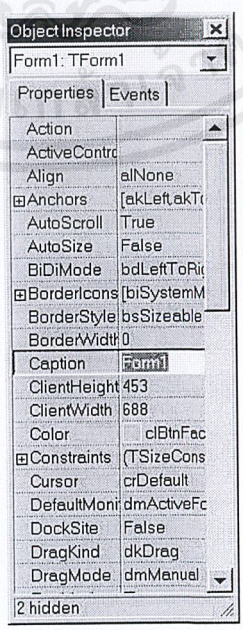
คอมโพเนนต์พาเล็ต (Component Palette) คือส่วนที่อยู่ถัดจากสปีดบาร์ไปทางด้านขวา ประกอบด้วยคอมโพเนนต์สำหรับสร้างแอพพลิเคชัน โดยจัดกลุ่มไว้ในแท็บต่าง ๆ คลิกที่แท็บเพื่อแสดงคอมโพเนนต์ในแต่ละกลุ่มและเมื่อเลื่อนเมาส์ไปหยุดบนคอมโพเนนต์ใดก็จะปรากฏกรอบข้อความแสดงชื่อคอมโพเนนต์นั้นขึ้น

- วินโดว์ออบเจ็คอินสเป็คเตอร์ (Object Inspector Window)

วินโดว์ออบเจ็คอินสเป็คเตอร์เป็นวินโดว์ซึ่งอยู่ใต้วินโดว์หลักทางด้านซ้าย ใช้สำหรับแสดงและปรับแต่งค่าพร็อพเพอร์ตี้ (property) และอีเวนต์ (event) ของคอมโพเนนต์ จากรูปจะเห็นว่าใต้ไตเติลบาร์ของวินโดว์ออบเจ็คอินสเป็คเตอร์ จะเป็นคอมโบบ็อกซ์ สำหรับแสดงชื่อและชนิดของคอมโพเนนต์ที่ทำงานอยู่ในขณะนั้น ในรูปเป็น “Form1 : Tform1” แสดงว่าเรากำลังทำงานกับคอมโพเนนต์ชื่อ Form1 และมีชนิดของคอมโพเนนต์เป็น Tform1 ถัดลงมาจะมีแท็บ 2 แท็บคือ แท็บ Properties และแท็บ Events

แท็บ Properites ใช้สำหรับแสดงและกำหนดค่าคุณสมบัติหรือพร็พเพอร์ตี้ (property) ของคอมโพเนนต์ภายในแท็บแบ่งออกเป็น 2 คอลัมน์ โดยคอลัมน์ทางซ้ายนั้นจะแสดงชื่อพร็อพเพอร์ตี้ ส่วนคอลัมน์ทางขวานั้นมีไว้สำหรับแสดงและแก้ไขค่าของพร็อพเพอร์ตี้

แท็บ Events ใช้สำหรับกำหนดการทำงาน เมื่อมีเหตุการณ์เกิดขึ้นหรือการกระทำใด ๆ เกิดขึ้นกับคอมโพเนนต์ ซึ่งอาจเกิดจากการกระทำของผู้ใช้หรือตัวโปรแกรมเอง ตัวอย่างเช่น การใช้เมาส์คลิกที่ปุ่มจะเกิดอีเวนต์ OnClick ขึ้นกับปุ่มนั้น หรือการกด Enter บน EditBox ก็จะเกิดอีเวนต์ OnKeyDown, OnKeyUp และ OnKeyPress ขึ้นมาเมื่อใช้เมาส์คลิกที่แท็บอีเวนต์ในวินโดว์ออบเจ็คอินสเป็คเตอร์ดังที่แสดงในรูปจะเห็นว่าภายในแบ่งออกเป็น 2 คอลัมน์ คอลัมน์ทางซ้ายแสดงชื่ออีเวนต์ของคอมโพเนนต์ ส่วนคอลัมน์ทางขวาจะแสดงชื่อโพรซีเยอร์ที่จะทำงานเมื่อเกิดอีเวนต์ขึ้น



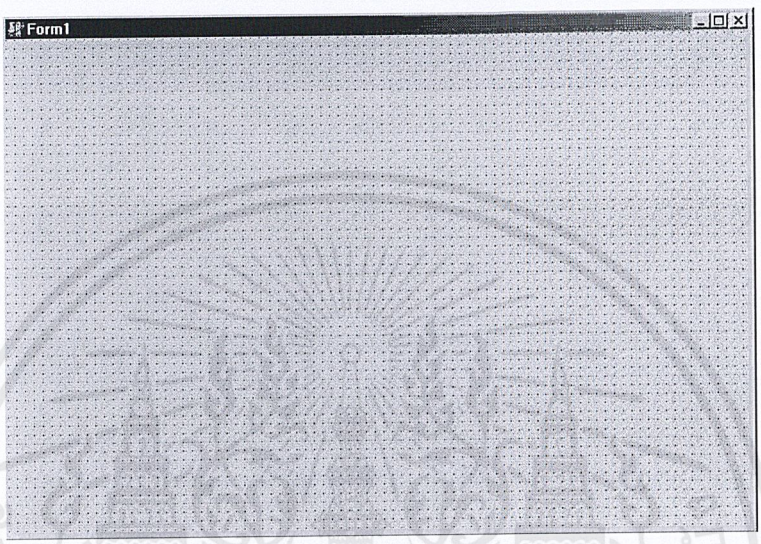
รูปที่ 2.9 หน้าต่างออบเจ็คอินสเป็คเตอร์ของโปรแกรม Delphi

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.7.3 วินโดว์ฟอร์ม (Form Window)

ฟอร์มเป็นวินโดว์ที่ใช้สำหรับออกแบบส่วนที่ติดต่อกับผู้ใช้ โดยการนำคอมโพเนนต์ต่าง ๆ จากคอมโพเนนต์พาเล็ตมาวางลงบนฟอร์ม

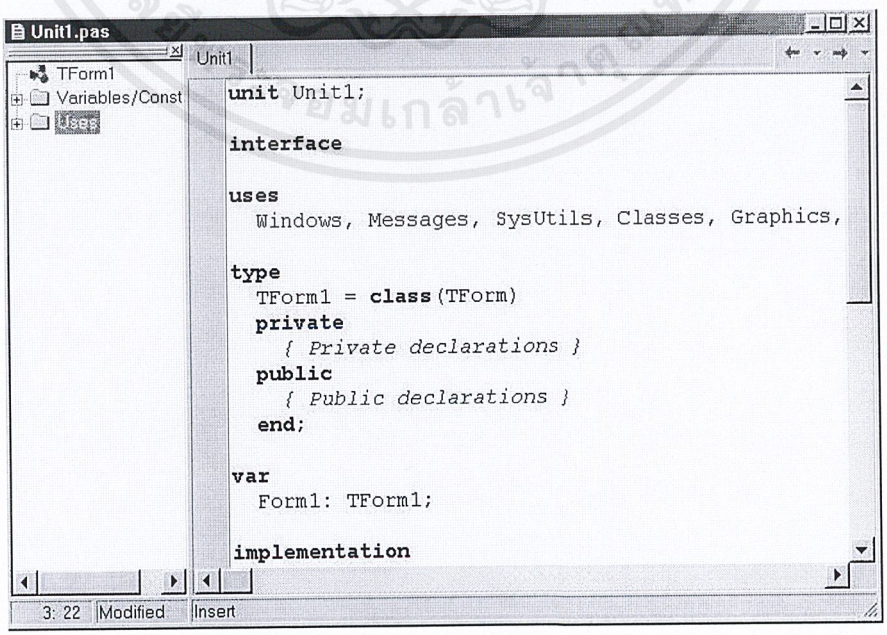
เมื่อเปิดโปรแกรม Delphi ขึ้นมาหรือสร้างแอพพลิเคชันใหม่ Delphi จะสร้างฟอร์มให้หนึ่งฟอร์มเสมอ ในแอพพลิเคชันหนึ่ง ๆ จะประกอบด้วยฟอร์มอย่างน้อยหนึ่งฟอร์มเสมอ



รูปที่ 2.10 หน้าต่างฟอร์มของโปรแกรม Delphi

2.8.7.4 วินโดว์โค้ดเอดิเตอร์ (Code Editor Window)

วินโดว์โค้ดเอดิเตอร์มีไว้สำหรับเขียนโปรแกรม โดยอาจจะถูกบังคับให้ใต้ฟอร์ม เมื่อทำการเลื่อนวินโดว์ฟอร์มออกไปหรือทำการ Minimize ฟอร์ม จะเห็นวินโดว์โค้ดเอดิเตอร์ปรากฏขึ้นดังรูปที่ 2.11



รูปที่ 2.11 หน้าต่างเอดิเตอร์ของโปรแกรม Delphi

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภายในวินโดว์โค้ดเอดิเตอร์ จะประกอบด้วยส่วนต่าง ๆ ดังต่อไปนี้

Unit Explorer เป็นกรอบที่อยู่ทางด้านซ้าย ซึ่งใช้สำหรับแสดงสิ่งต่าง ๆ ที่มีอยู่ในยูนิต เช่น ออบเจ็ค ตัวแปร ค่าคงที่ และชื่อของยูนิตต่าง ๆ ที่ถูกอ้างอิงถึงในยูนิต ลักษณะของการแสดงรายละเอียดจะอยู่ในรูปแบบของโครงสร้างต้นไม้ (Tree View)

Code editor โค้ดเอดิเตอร์เป็นส่วนที่ใช้เขียนคำสั่ง โดยมีแท็บของชื่อไฟล์ที่ใช้เก็บยูนิตนั้นสำหรับเลือกยูนิตที่ต้องการ

สถานะการทำงาน อยู่ทางด้านล่างของวินโดว์โค้ดเอดิเตอร์ ซึ่งประกอบด้วยส่วนต่าง ๆ ดังนี้

- *ตำแหน่งของเคอร์เซอร์* : ประกอบด้วยตัวเลข 2 ตัวคั่นด้วยเครื่องหมาย : ตัวแรกแสดงหมาย เลขบรรทัดและตัวที่สองแสดงหมายเลขของคอลัมน์ที่เคอร์เซอร์อยู่บนโค้ดเอดีเตอร์

- *สถานะการแก้ไข* : ใช้บอกว่ายูนิตนี้มีการแก้ไขหรือไม่ กรณีที่แก้ไขและยังไม่ได้บันทึกในช่องนี้จะแสดงคำว่า Modified แต่ถ้ายังไม่มีการแก้ไข หรือการบันทึกการแก้ไขไปแล้วก็จะไม่มีข้อความใด ๆ ปรากฏในช่องนี้

- *สถานะการพิมพ์* : ใช้บอกสถานะการพิมพ์ในขณะนั้น เช่น เป็นการพิมพ์แทรก (Insert) หรือพิมพ์ทับ (Overwrite)

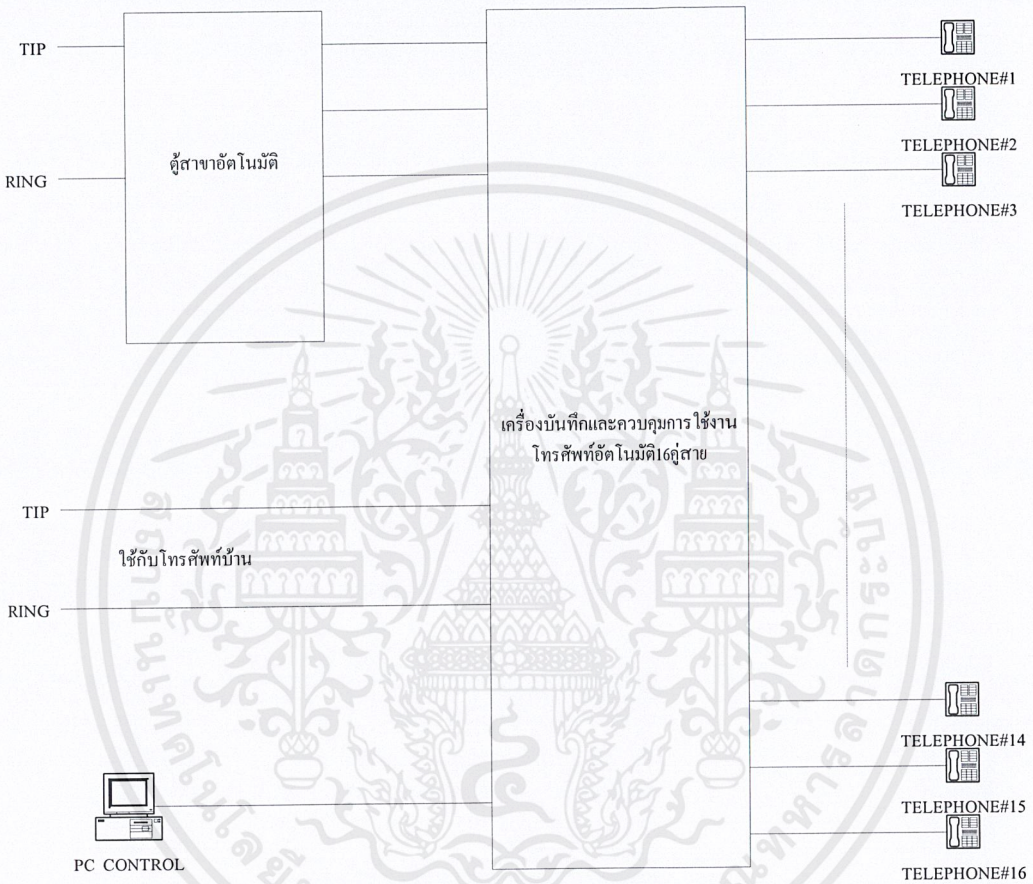
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่3

การคำนวณและการสร้าง

3.1 บล็อคไดอะแกรมของเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย

เครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัตินี้ สามารถต่อพ่วงได้สูงสุด 16 คู่สาย โดยการใช้งานจะต่อขนานเข้ากับของตู้สาขาอัตโนมัติหรือต่อพ่วงกับโทรศัพท์พื้นฐานตามบ้าน ดังรูป 3.1



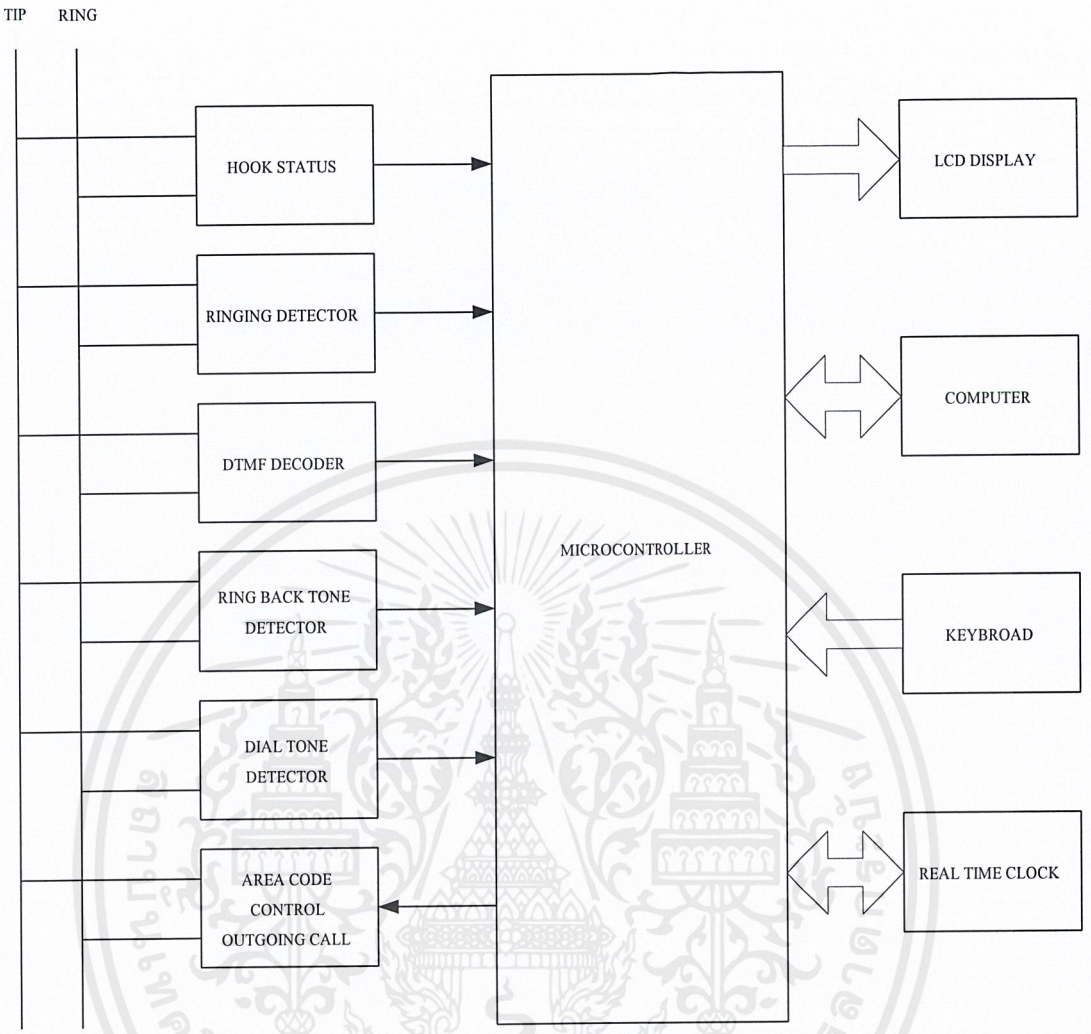
รูปที่3.1 บล็อคไดอะแกรมแสดงการต่อใช้งาน
เครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ 16 คู่สาย

3.2 ส่วนประกอบของวงจรควบคุมเครื่องบันทึกและควบคุมการใช้โทรศัพท์อัตโนมัติ 16 คู่สาย

ในส่วนของการควบคุมนั้นวงจรตรวจจับสัญญาณต่างๆจะเหมือนกันทั้ง 16 คู่สายโดยมีไมโครคอนโทรลเลอร์เป็นตัวควบคุมการทำงาน วงจรเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติจะมีส่วนประกอบต่างๆดังต่อไปนี้

1. วงจรตรวจจับการยกหูโทรศัพท์ (Hook Status Detector) จะทำหน้าที่ในการตรวจสอบการยกหูหรือวางหูของเครื่องโทรศัพท์ โดยจะตรวจสอบจากระดับแรงดันในคู่สายโทรศัพท์คือเมื่อยกหูโทรศัพท์จะมีแรงดันตกคร่อมคู่สายประมาณ 10 โวลท์ดีซี และเมื่อวางหูจะมีแรงดันประมาณ 48โวลท์ดีซี ดังนั้นจากส่วนนี้เมื่อมีการวางหูจะส่งลอจิก 0 และเมื่อยกหูจะส่งลอจิก 1 ให้แก่ไมโครคอนโทรลเลอร์เพื่อใช้ในการควบคุม

เอกสารนี้ใช้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่3.2 บล็อคไดอะแกรมแสดงส่วนประกอบของวงจรควบคุม
เครื่องบันทึกและควบคุมการใช้โทรศัพท์อัตโนมัติ16คู่สาย

2. วงจรตรวจจับสัญญาณเรียก (Ringing Detector) จะทำหน้าที่ในการตรวจจับสัญญาณเรียกเข้า โดยจะมีความถี่ 25 เฮิร์ต 100 Vp-p คือเมื่อมีสัญญาณกระดิ่งเข้ามา ส่วนนี้จะแสดงสถานะ 1 ให้แก่ไมโครคอนโทรลเลอร์ และแสดงสถานะ 0 เมื่อมีการรับสายหรือผู้ใช้วางหู

3. วงจรถอดรหัสเลขหมายโทรศัพท์ (DTMF Decoder) ทำหน้าที่ในการแปลงสัญญาณความถี่จากการกดปุ่มโทรศัพท์เป็นรหัส BCD ออกไปยังไมโครคอนโทรลเลอร์ เพื่อใช้ในการตรวจสอบหมายเลขที่โทรเข้า

4. วงจรตรวจจับสัญญาณให้หมุนหมายเลข (Dial Tone Detector) ทำหน้าที่ในการตรวจจับสัญญาณให้หมุนหมายเลขโทรศัพท์ โดยเมื่อมีสัญญาณให้หมุนหมายเลขวงจรในส่วนนี้จะแสดงสถานะ 0 ไปให้ไมโครคอนโทรลเลอร์ และเมื่อไม่มีสัญญาณให้หมุนหมายเลขจะแสดงสถานะ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. วงจรตรวจจับสัญญาณเรียกกลับ (Ringback Tone Detector) ทำหน้าที่ในการตรวจจับสัญญาณเรียกกลับหลังจากทำการติดต่อสำเร็จ โดยส่วนนี้จะแสดงสถานะ 1 เมื่อมีสัญญาณเรียกกลับหรือสัญญาณสายไม่ว่างและจะแสดงสถานะ 0 เมื่อไม่มีสัญญาณเรียกกลับให้แก่ไมโครคอนโทรลเลอร์

6. CPU จะทำหน้าที่ในการประมวลผลหลังจากได้รับสัญญาณจากส่วนต่างๆ และแสดงผลหรือเก็บข้อมูลตามต้องการ

7. คีย์บอร์ด (Keyboard) ทำหน้าที่ป้อนข้อมูลในการตั้งค่าต่างๆให้กับซีพียูและเป็นปุ่มสั่งการทำงานในบางฟังก์ชันของซีพียู

8. LCD เป็นตัวแสดงผลขณะที่มีการใช้งานโดยสามารถควบคุมผ่านทางคีย์บอร์ด

9. REAL TIME CLOCK ทำหน้าที่เป็นฐานเวลาให้แก่ซีพียู

10. คอมพิวเตอร์ ทำหน้าที่กำหนดฟังก์ชันการทำงานและดาวน์โหลดข้อมูลจากเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติมาเก็บไว้โดยที่เราไม่ต้องเปิดเครื่องคอมพิวเตอร์ทิ้งไว้ตลอดเวลา

โดยในส่วนของวงจรตรวจจับสัญญาณต่างๆ ทั้ง 16 คู่สายจะใช้เหมือนกันหมด

3.3 วงจรตรวจจับสัญญาณ (Detector Circuit)

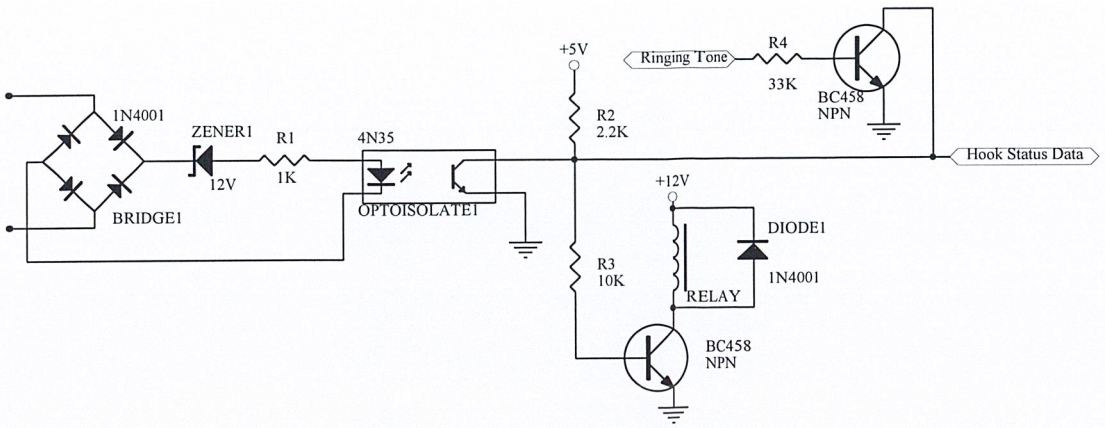
ในส่วนของวงจรตรวจจับสัญญาณนี้ประกอบด้วยวงจรย่อย 5 วงจรได้แก่วงจรตรวจจับการยกหูโทรศัพท์, วงจรถอดรหัสเลขหมายโทรศัพท์, วงจรตรวจจับสัญญาณให้หมุนหมายเลข, วงจรตรวจจับสัญญาณเรียกและวงจรตรวจจับสัญญาณเรียกกลับ

3.3.1 วงจรตรวจจับการยกหูโทรศัพท์ (Hook Status Detector Circuit)

ในส่วนของวงจรตรวจสอบการยกหูโทรศัพท์นี้จะนำวงจรบริดจ์มาต่อเพื่อกำหนดทิศทางการไหลของกระแสโดยเมื่อโทรศัพท์อยู่ในสภาวะวางหูจะมีโวลท์เตทตกคร่อมคู่สายโทรศัพท์ประมาณ 45-50 โวลท์ทำให้มีกระแสไหลผ่านซีเนอร์ไดโอดเนื่องจากมีแรงดันสูงกว่าแรงดันพังของซีเนอร์ไดโอด ซึ่งในที่นี้เท่ากับ 12 โวลท์ ทำให้ที่ขา 1 ของออปโต้ไอโซเลเตอร์ (Optoisolater) มีกระแสไหลและทำให้แอลอีดี (LED)ที่อยู่ภายในออปโต้ไอโซเลเตอร์สว่างเกิดการไบอัสให้กับโฟโต้ทรานซิสเตอร์ มีผลทำให้โฟโต้ทรานซิสเตอร์นำกระแส โวลท์เตทที่ขา 5 ของออปโต้ไอโซเลเตอร์จึงเป็น 0 ทำให้ไม่มีกระแสไฟไปไบอัสให้กับทรานซิสเตอร์1 ซึ่งทำหน้าที่เป็นสวิทช์ตัดต่อการทำงานของรีเลย์ (Relay) ดังนั้นรีเลย์จึงไม่มีการทำงานเมื่อโทรศัพท์อยู่ในสถานะวางหู

ในขณะที่มีการยกหูโทรศัพท์จะมีแรงดันตกคร่อมคู่สายโทรศัพท์ประมาณ 10โวลท์ซึ่งมีค่าต่ำกว่าแรงดันพังของซีเนอร์ไดโอด ทำให้ไม่มีกระแสไหลที่ขา 1 ของออปโต้ไอโซเลเตอร์ แอลอีดีดับ โฟโต้ทรานซิสเตอร์ไม่นำกระแส ทำให้ที่ขา 5 ของออปโต้ไอโซเลเตอร์มีโวลท์เตทตกคร่อมประมาณ 4.5 โวลท์ ทำให้ทรานซิสเตอร์ 1 นำกระแส รีเลย์ทำงาน ทำการต่อในส่วนของวงจรตรวจจับสัญญาณเรียกกลับ,วงจรตรวจจับสัญญาณให้หมุนหมายเลข และวงจรถอดรหัสเลขหมายโทรศัพท์เข้ากับคู่สายโทรศัพท์ แต่เนื่องจากตอนมีสัญญาณเรียก (Ringing Tone) เข้ามา สัญญาณเรียกจะเข้ามากวนในส่วนของวงจรตรวจจับการยกหูซึ่งอาจจะทำให้รีเลย์ (Relay) พังได้ ดังนั้นจึงใช้ทรานซิสเตอร์เบอร์ BC 458 ทำการBy Pass สัญญาณเรียกลงกราวด์

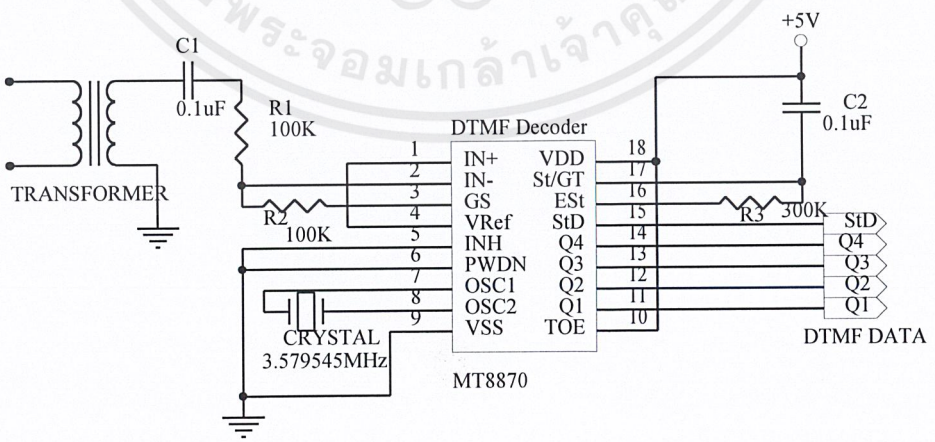
เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่3.3 วงจรตรวจจับการยกหูโทรศัพท์

3.3.2 วงจรถอดรหัสเลขหมายโทรศัพท์ (DTMF Decoder)

วงจรถอดรหัสเลขหมายโทรศัพท์จะใช้ไอซีสำเร็จรูปเบอร์ MT8870 ซึ่งจะทำหน้าที่ในการถอดรหัสความถี่ดีทีเอ็มเอฟออกมาเป็นรหัสไบนารี่ 4 บิต ภายใน MT8870 ซึ่งจะประกอบไปด้วยภาคกรองความถี่ ภาคถอดรหัสภาคตรวจสอบสัญญาณ, ภาคขยายสัญญาณความแตกต่าง และภาคกำเนิดความถี่ โดยจะใช้ คริสตอล 3.576 เมกกะเฮิรตซ์เป็นฐานเวลาจากวงจรจะใช้แมชชิ่ง (Matching) 600 โอห์มมาเป็นตัวคัปปลิ้ง (Coupling) สัญญาณจากคู่สายโทรศัพท์เข้ามายังวงจรเฉพาะสัญญาณไฟสลับเท่านั้นและยังทำหน้าที่ในการแยกกราวด์ (Ground) ของวงจรอีกด้วยเพราะในคู่สายโทรศัพท์จะมีสัญญาณรบกวนต่างๆ มากมายซึ่งอาจจะมีผลต่อการดีโค้ดสัญญาณได้หลังจากที่ทำการกดหมายเลขและไอซีทำการดีโค้ดรหัสแล้ว ก็จะส่งรหัสไบนารี่มาเป็นเอาท์พุท Q1-Q4 จากนั้นไอซีก็จะทำการแลตช์ค่าสัญญาณนั้นเอาไว้จนกว่าจะได้รับสัญญาณใหม่เข้ามา แล้วจึงค่อยเปลี่ยนเป็นรหัสตัวใหม่โดยในการเขียนโปรแกรมควบคุมนั้นจะใช้สัญญาณจากขา STD และ Q1-Q4 เป็นตัวเช็คสถานะในการเขียนโปรแกรมควบคุม

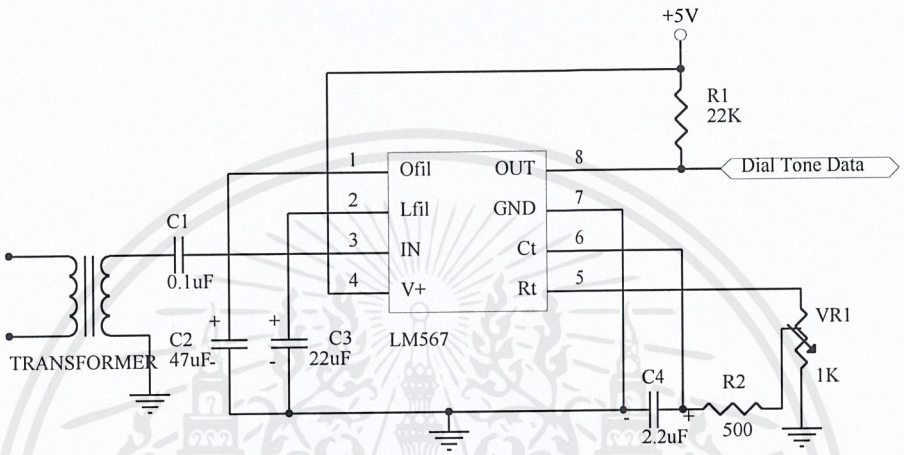


รูปที่3.4 วงจรถอดรหัสเลขหมายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.3 วงจรตรวจจับสัญญาณให้หมุนหมายเลข (Dial Tone Detector)

สัญญาณให้หมุนหมายเลขเป็นสัญญาณที่มีความถี่ประมาณ 425 เฮิร์ต ในการตรวจจับสัญญาณจะใช้ไอซี LM567 เป็นตัวตรวจจับความถี่ที่เข้ามา โดยการกำหนดค่าความถี่จากการปรับค่าความต้านทานและคาร์ปาซิเตอร์ที่ขา 5 และขา 6 ซึ่งเมื่อมีอินพุทเป็นสัญญาณไดอัลโทนเข้ามา เอาท์พุทที่ออกจะเป็น “0” แต่ถ้าอินพุทเป็นความถี่อื่น เอาท์พุทที่ได้จะเป็น “1” เพื่อจะส่งไปยังส่วนของการควบคุมต่อไป

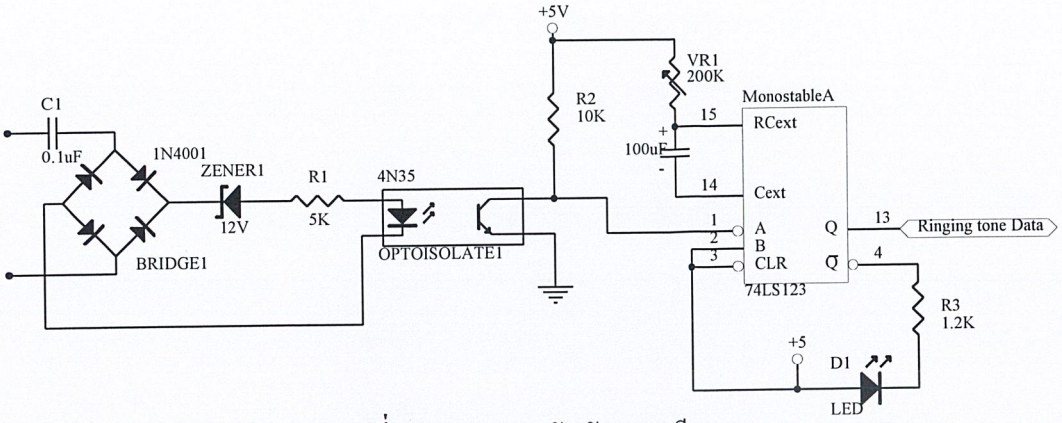


รูปที่3.5 วงจรตรวจจับสัญญาณให้หมุนหมายเลข

3.3.4 วงจรตรวจจับสัญญาณเรียก (Ringing Detector)

สัญญาณเรียกเป็นสัญญาณที่ชุมสายส่งมายังผู้ถูกเรียกซึ่งเป็นสัญญาณไซน์ความถี่ประมาณ 25 เฮิร์ต แรงดันประมาณ 100 Vp-p หรือประมาณ 70-90 Vrms โดยสัญญาณเรียกจะดัง 1 วินาที ดับ 4 วินาที เมื่อมีสัญญาณเรียกเข้ามาจะมีคาปาซิเตอร์ 0.47 ไมโครฟารัดเป็นตัวกั้นไฟกระแสตรงไม่ให้เข้ามาในวงจร สัญญาณจะผ่านวงจรบริดจ์ซึ่งทำหน้าที่จัดขั้วของแรงดันให้มีค่าแน่นอน โดยในขณะที่มีสัญญาณเรียกค่าของแรงดันของสัญญาณจะมีค่ามากกว่าแรงดันพังของซีเนอร์ไดโอดทำให้มีโวลท์เตทตกคร่อมที่ขา 1 ของออปโตไอโซเลเตอร์ แอลอีดีที่อยู่ภายในออปโตไอโซเลเตอร์ติด ทำให้มีแสงสว่างไปไบอัสให้กับโฟโต้ทรานซิสเตอร์โฟโต้ทรานซิสเตอร์นำกระแส ทำให้ที่ขา 5 ของออปโตไอโซเลเตอร์มีโวลท์เตทเท่ากับ 0 ซึ่งจะแสดงสภาวะของ 0V ด้วยสภาวะลอจิก “0” และเมื่อไม่มีสัญญาณเรียกแรงดันที่เข้ามาจะต่ำกว่าแรงดันพังของซีเนอร์ไดโอด ทำให้ซีเนอร์ไดโอดมีคุณสมบัติเสมือนเป็นไดโอดต่อรีเวิร์สอยู่ทำให้ไม่มีกระแสไหลที่ขา 1 ของออปโตไอโซเลเตอร์ แอลอีดีที่อยู่ภายในออปโตไอโซเลเตอร์ดับ ทำให้ไม่มีแสงสว่างไปไบอัสให้กับโฟโตทรานซิสเตอร์ ทำให้โฟโต้ทรานซิสเตอร์คัทออฟ ดังนั้นที่ขา 5 ของออปโตไอโซเลเตอร์จึงมีโวลท์เตทตกคร่อมประมาณ 3.5 โวลท์ แทนสถานะของ 3.5 โวลท์ ด้วยสภาวะลอจิก “1” เพราะฉะนั้นเมื่อมีสัญญาณเรียกเข้ามาที่ขา 5 ของออปโตไอโซเลเตอร์จะมีสถานะ “0” 1 วินาที และ “1” 4 วินาที สลับกันไป แต่สภาวะลอจิก “0” และ “1” ที่สลับกันนี้ยากในการเขียนโปรแกรมควบคุมดังนั้นจึงต้องต่อ 74LS123 ทำหน้าที่เป็นวงจรโมโนสเตเบิล (Monostable Multivibrator) เพื่อคงสถานะของสภาวะลอจิก “1” ตลอดเมื่อมีสัญญาณเรียกเข้ามา และจะเป็นสภาวะลอจิก “0” เมื่อไม่มีสัญญาณเรียกเข้ามา ซึ่งวงจรโมโนสเตเบิลนี้จะปรับช่วงของเวลาที่ทริกส์โดยการปรับ VR1

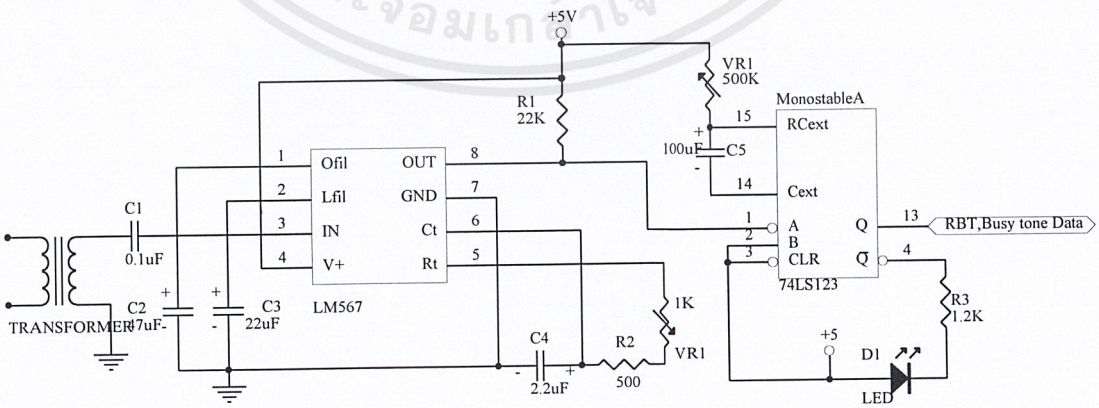
เอกสารนี้มีลิขสิทธิ์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่3.6 วงจรตรวจจับสัญญาณเรียก

3.3.5 วงจรตรวจจับสัญญาณเรียกกลับ (Ringback Tone Detector)

วงจรตรวจจับสัญญาณเรียกกลับแสดงดังรูปที่3.7เมื่อมีการยกหูโทรศัพท์แล้วรีเลย์จะทำการต่อคู่สายโทรศัพท์เข้ากับวงจรนี้ และเมื่อกดเลขหมายปลายทางแล้วก็จะได้รับสัญญาณตอบกลับมา ถ้าหากสายปลายทางว่างก็จะได้รับสัญญาณเรียกกลับ ความถี่ประมาณ 425 เฮิรตซ์ ดัง 1 วินาที ดับ 4 วินาที แต่ถ้าสายปลายทางไม่ว่างก็จะได้รับสัญญาณสายไม่ว่าง ความถี่ประมาณ 425 เฮิรตซ์ ดัง 0.5 วินาที ดับ 0.5 วินาที สัญญาณจากคู่สายโทรศัพท์จะผ่านเข้ามา IC LM567 ซึ่งถูกต่อเป็นวงจรจับสัญญาณ (Tone Detector) เพื่อตรวจจับสัญญาณความถี่ประมาณ 425 เฮิรตซ์ โดยการกำหนดค่าจากตัวต้านทานและตัวเก็บประจุซึ่งต่ออยู่ที่ขา 5 และขา 6 ของ IC LM567 จากความสัมพันธ์ f =1/1.4 RC เมื่อมีสัญญาณอินพุทซึ่งมีความถี่ประมาณ 425 เฮิรตซ์ มาเข้าวงจรนี้ เอาต์พุทที่ขา 8 จะเป็น “0” และเมื่อไม่มีอินพุทความถี่ดังกล่าว เอาท์พุทที่ขา 8 จะเป็น “1” เมื่ออินพุทเป็นสัญญาณสายไม่ว่าง เอาท์พุทที่ขา 8 จะเป็น “0” นาน 0.5 วินาที เป็น “1” นาน 0.5 วินาทีสลับกันไป ถ้าอินพุทเป็นสัญญาณเรียกกลับ เอาท์พุทที่ขา 8 จะเป็น “0” นาน 1 วินาที เป็น “1” นาน 4 วินาทีสลับกันไป



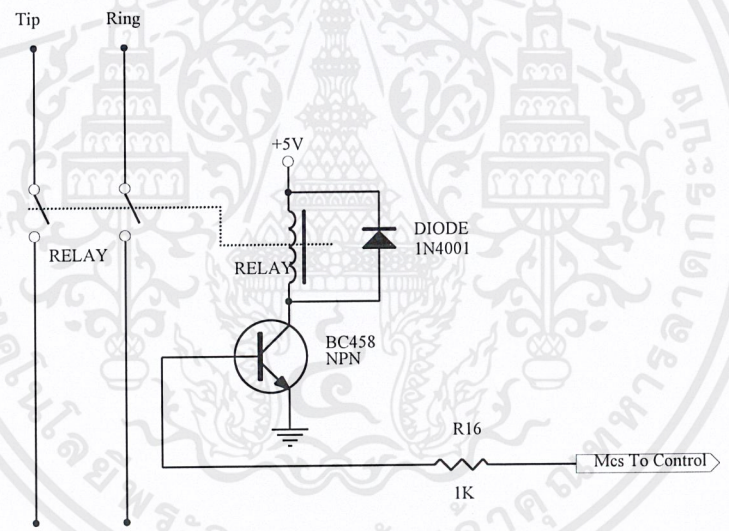
รูปที่3.7 วงจรตรวจจับสัญญาณเรียกกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่เนื่องจากการเปลี่ยนสภาวะลอจิก “0” และ “1” สลับกันไปนี้ ทำให้ยากต่อการเขียนโปรแกรมควบคุม ดังนั้นจึงต่อวงจรโมโนสเตบิลเพิ่มเข้าไปเพื่อทำการทริกส์ให้เอาท์พุทคงสภาวะ “1” ตลอดที่มีสัญญาณเรียกกลับหรือสัญญาณสายไม่ว่างเข้ามาและจะมีสภาวะลอจิก “0” เมื่อไม่มีสัญญาณเรียกกลับหรือสัญญาณสายไม่ว่าง โดยใช้ IC 74LS123 เป็นตัวสร้างวงจรโมโนสเตเบิล ซึ่งสามารถปรับค่าของช่วงเวลาที่ทำการทริกส์ที่ VR1 และ C5 ของวงจร

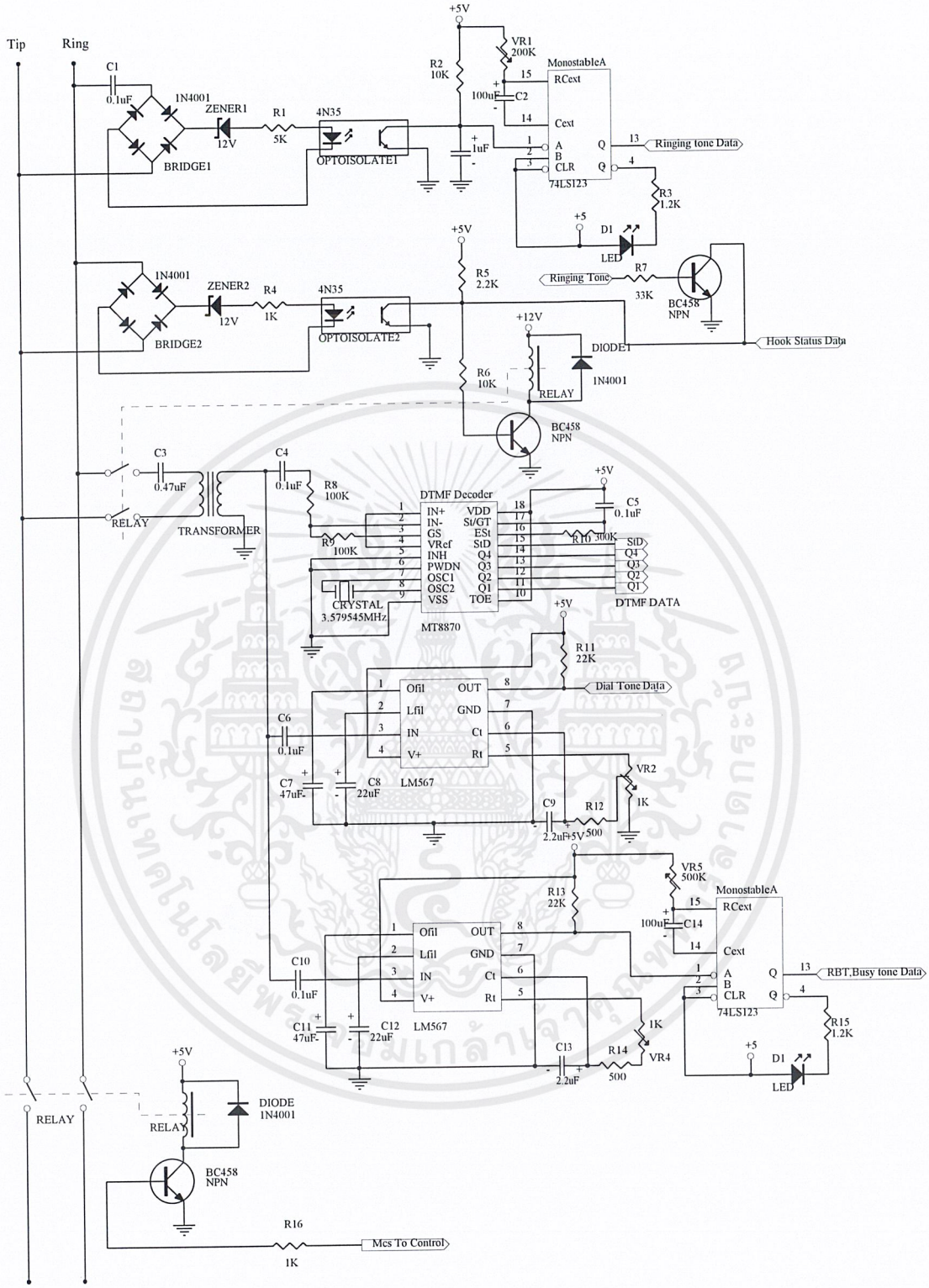
3.3.6 วงจรจำกัดพื้นที่การโทรออก (Area Code Control Outgoing Calls Circuit)

ในส่วนของวงจรจำกัดพื้นที่การโทรออกนั้นจะใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมโดยทำการส่งลอจิก”1”ออกมาควบคุม ซึ่งสภาวะลอจิก ”1” นั้นจะมีแรงดันประมาณ 5V ออกมาจากพอร์ทของไมโครคอนโทรลเลอร์ โดยไมโครคอนโทรลเลอร์จะส่งแรงดันประมาณ 5V มาทริกส์ที่ขาเบสของทรานซิสเตอร์ BC458 เมื่อมีแรงดันมาทริกส์ ทรานซิสเตอร์ BC458 จะนำกระแสทำให้รีเลย์ที่ต่ออยู่กับคู่สายโทรศัพท์แบบ Normalclose ทำการตัดคู่สายโทรศัพท์ออกจากระบบ



รูปที่ 3.8 วงจรจำกัดพื้นที่การโทรออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่3.9 วงจรตรวจจับสัญญาณ (DETECTOR CIRCUIT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 ส่วนควบคุมการทำงาน (Controller)

ส่วนควบคุมการทำงานนี้จะทำหน้าที่รับสัญญาณอินพุทจากวงจรดีเทคเตอร์และส่งสัญญาณที่ประมวลผลแล้วไปแสดงผลที่เครื่องคอมพิวเตอร์ นอกจากส่งค่ามาให้เครื่องคอมพิวเตอร์แล้วยังทำการรับค่าที่ส่งออกมาจากคอมพิวเตอร์อีกด้วย ซึ่งในที่นี้ก็คือข้อมูลของการจำกัดพื้นที่การโทรออก ในโครงงานนี้จะใช้ไมโครคอนโทรลเลอร์ตระกลู MCS-51 เป็นตัวควบคุมการทำงาน

3.4.1 ส่วนการรับข้อมูลจากวงจรดีเทคเตอร์

สัญญาณจากคู่สายโทรศัพท์จะผ่านวงจรดีเทคเตอร์เพื่อแปลงให้เป็นสัญญาณดิจิตอล แล้วป้อนให้กับอินพุทพอร์ตของ 8255 ของบอร์ดไมโครคอนโทรลเลอร์ สัญญาณจากวงจรดีเทคเตอร์มีดังนี้

- สัญญาณตรวจจับการยกหูโทรศัพท์ เป็นสัญญาณข้อมูล 1 บิต จะเป็น “1” เมื่อมีการยกหูโทรศัพท์และจะเป็น “0” เมื่อมีการวางหูโทรศัพท์ สัญญาณนี้จะส่งเข้าอินพุทพอร์ตของ 8255
- สัญญาณตรวจจับไดอัลโทน เป็นสัญญาณข้อมูล 1 บิต จะเป็น “0” เมื่อมีสัญญาณไดอัลโทนและจะเป็น “0” เมื่อไม่มีสัญญาณไดอัลโทน สัญญาณนี้จะส่งเข้าอินพุทพอร์ตของ 8255
- สัญญาณตรวจจับการกดปุ่มเลขหมาย เมื่อมีการกดปุ่มเลขหมาย 1 ครั้ง IC MT8870 ของวงจรถอดรหัสเลขหมายโทรศัพท์จะทำการถอดรหัสออกมาเป็นรหัสไบนารี่ 4 บิต สัญญาณจากขา 14 จะเป็นบิตที่มีนัยสำคัญสูงสุดแล้วลดลงมาจนถึงบิตที่มีนัยสำคัญต่ำสุดที่ขา 11 เช่นเมื่อกดปุ่มเลข 1 จะได้สัญญาณจากการถอดรหัสคือ 0001 (Q3=0,Q2=0,Q1=0,Q0=0) โดยจะส่งสัญญาณนี้เข้าอินพุทพอร์ตของ 8255
- สัญญาณตรวจจับสัญญาณเรียกกลับ สัญญาณนี้จะได้จากวงจรตรวจจับสัญญาณเรียกกลับเป็นสัญญาณข้อมูล 1 บิต จะเป็น “1” เมื่อมีสัญญาณเรียกกลับ และจะเป็น “0” เมื่อไม่มีสัญญาณเรียกกลับ โดยสัญญาณนี้จะส่งเข้าอินพุทพอร์ตของ 8255

3.4.2 หลักการทำงานของโปรแกรมควบคุมการรับข้อมูลจากวงจรดีเทคเตอร์

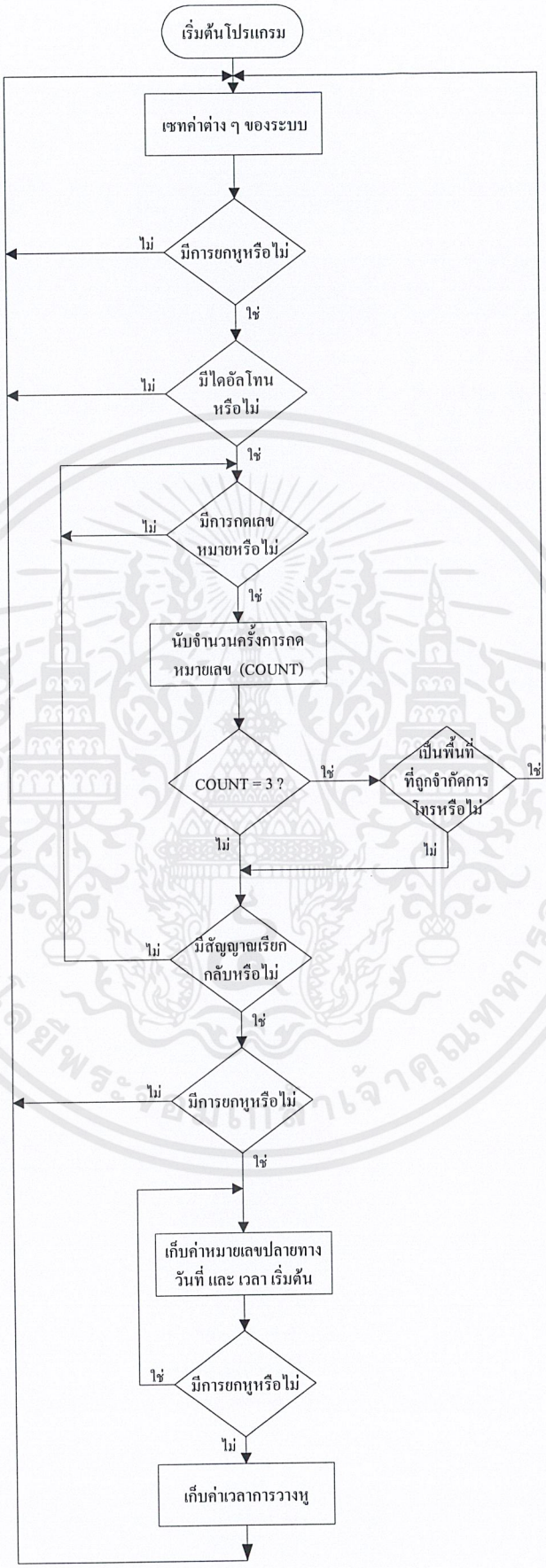
โปรแกรมหลักจะเริ่มต้นจากการกำหนดค่าต่างๆให้กับฮาร์ดแวร์ แล้วจากนั้นก็จะเริ่มการทำงานโดย CPU จะเป็นตัวสแกนการทำงานแต่ละ Channel และจะเช็คสภาวะการยกหูโทรศัพท์ว่ามีการยกหูหรือไม่ ถ้าไม่มีการยกหู CPU จะข้ามไปตรวจสอบการยกหูของ Channel อื่นต่อไป แต่ถ้ามีการยกหูก็จะทำการตรวจสอบการกดปุ่มหมายเลขโทรศัพท์ ถ้าไม่มีการกดหมายเลขหรือการรับสายเรียกเข้าจากภายนอกโปรแกรมก็จะข้ามไปตรวจสอบ Channel อื่นต่อไป แต่ถ้ามีการกดเลขหมายก็ให้ทำการตรวจสอบสัญญาณ STD ถ้าสัญญาณนี้เป็น “1” แสดงว่าขณะนั้นมีการกดเลขหมายโทรศัพท์ ถ้าพบว่าเป็น “0” แสดงว่าปุ่มเลขหมายนั้นถูกปล่อยก็จะให้ CPU ไปอ่านค่าที่กดแล้วนำไปเก็บไว้ในบัฟเฟอร์ แล้วก็จะวนไปตรวจสอบการกดหมายเลขหลักอื่นต่อไปจนกระทั่งกดครบ 3 เลขหมาย โปรแกรมก็จะตรวจสอบว่าเป็นหมายเลขที่ตรงกับที่จำกัดการโทรไว้หรือไม่ ถ้าตรงกับหมายเลขที่จำกัดการโทรไว้ก็จะทำการตัดคู่สายออกทันที แต่ถ้าไม่ตรงกับเลขหมายที่จำกัดการโทรไว้ก็จะสามารถโทรออกได้ หลังจากนั้นก็จะทำการตรวจสอบสัญญาณเรียกกลับ ถ้าเป็น “0” แสดงว่าปลายทางรับสายแล้ว ก็จะทำการตรวจสอบการยกหูอีกครั้งหนึ่ง ถ้ายังมีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ แสดงซ้ำ ดัดแปลง เผยแพร่ หรือนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยกหูอยู่ก็จะเริ่มทำการบันทึกเวลาเริ่มต้นการใช้งานและพร้อมกันนั้นก็จะนำหมายเลขปลายทางไปเก็บไว้ด้วย หลังจากนั้นก็จะวนตรวจสอบว่ายังมีการยกหูอยู่หรือไม่ ถ้าวางหูก็จะทำการบันทึกเวลาขณะวางหูเป็นเวลาเลิกใช้งานโฟลว์ชาร์ตแสดงการทำงานดังรูป 3.10

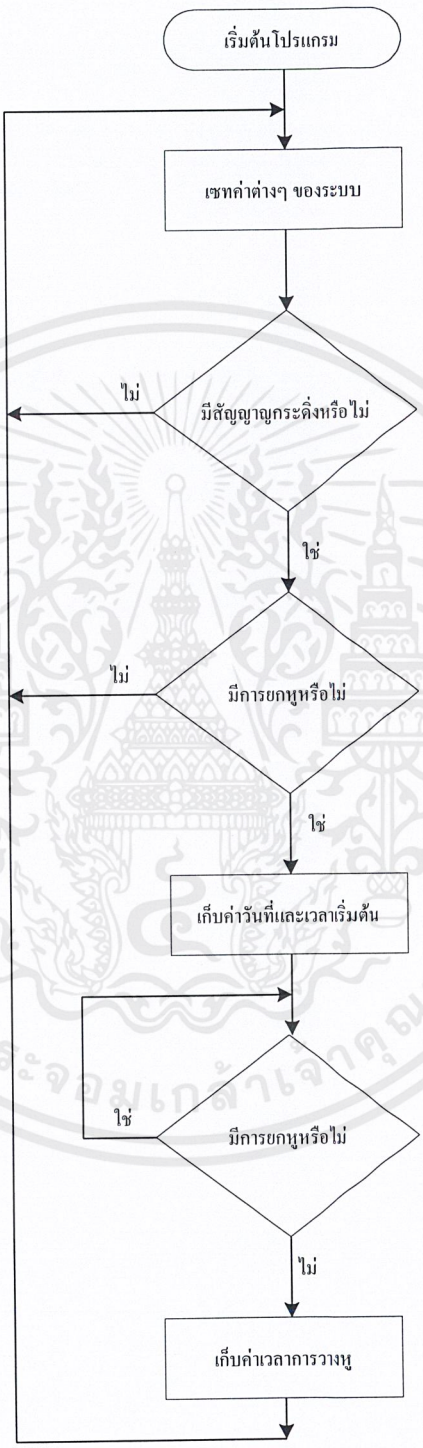
ในการตรวจสอบสภาวะการโทรเข้า ขั้นแรกจะตรวจสอบสัญญาณกระดิ่ง ถ้าสัญญาณนี้เป็น “1” แสดงว่าขณะนั้นมีสัญญาณกระดิ่งเข้ามา เมื่อสัญญาณนี้เป็น “0” ก็จะทำการตรวจสอบการยกหูอีกครั้งหนึ่ง ถ้ายังมีการยกหูอยู่ก็จะเริ่มทำการบันทึกเวลาเริ่มต้นการใช้งาน หลังจากนั้นก็จะวนตรวจสอบว่ายังมีการยกหูอยู่หรือไม่ ถ้าวางหูก็จะทำการบันทึกเวลาขณะวางหูเป็นเวลาเลิกใช้งานโฟลว์ชาร์ตแสดงดังรูปที่ 3.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 โฟลว์ชาร์ตแสดงการรับข้อมูลจากวงจรดีเทคเตอร์ตรวจสอบสภาวะการโทรออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



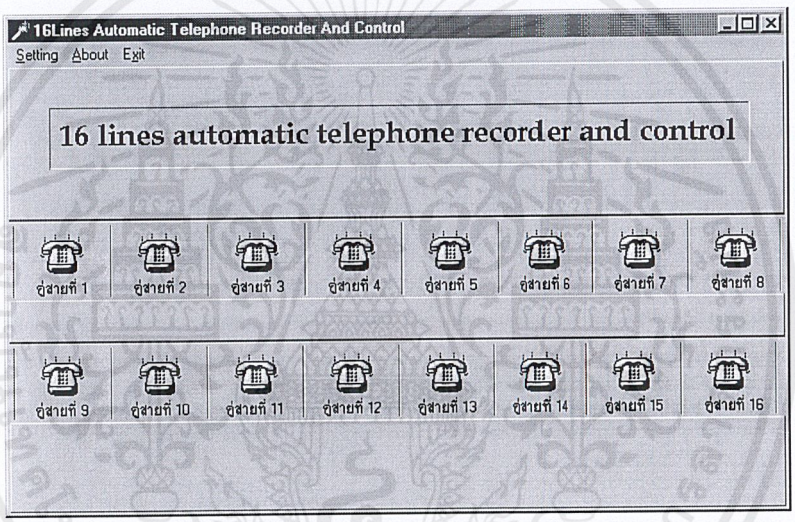
รูปที่ 3.11 โฟลว์ชาร์ตแสดงการรับข้อมูลจากวงจรดีเทคเตอร์ตรวจสอบสภาวะการโทรเข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 หลักการทำงานของซอฟต์แวร์ (Software)

ในส่วนของซอฟต์แวร์ที่ใช้กับเครื่องบันทึกและควบคุมโทรศัพท์อัตโนมัติ 16 คู่สายนี้ จะมีความสำคัญมาก การบันทึกข้อมูลของการใช้งานโทรศัพท์ทั้ง 16 คู่สาย จำเป็นที่จะต้องทำการเก็บข้อมูลของการใช้งานโทรศัพท์แต่ละครั้งไว้ในฐานข้อมูล เพื่อที่จะสามารถเรียกดูการใช้งานโทรศัพท์ได้ในภายหลัง ฉะนั้นจึงถือว่าฐานข้อมูลเป็นส่วนที่สำคัญอย่างยิ่ง ในส่วนซอฟต์แวร์ของโครงงานได้ถูกพัฒนาขึ้นด้วยโปรแกรม Delphi ซึ่งจะแบ่งออกได้เป็นส่วนต่างๆดังนี้

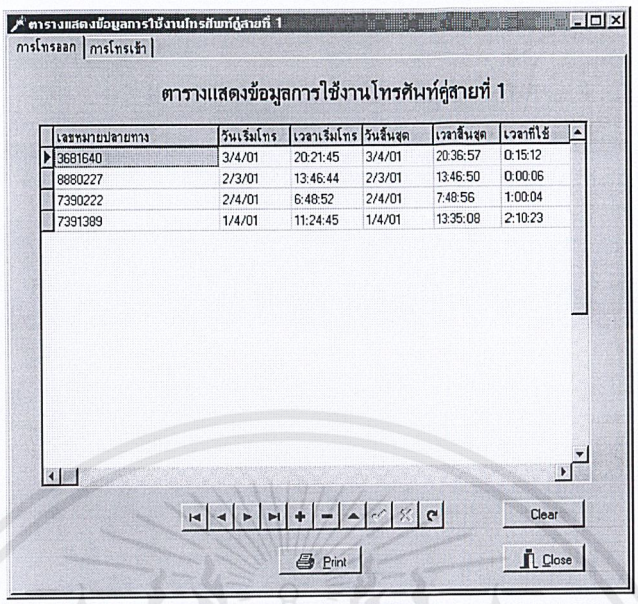
3.5.1 โปรแกรมหลัก (Main Program) เป็นส่วนที่แสดงออกทางหน้าจอคอมพิวเตอร์เป็นหน้าแรก จะมีเมนูให้เลือกใช้งานซึ่งประกอบด้วย เมนู Setting เมนู About และเมนู Exit โดยหน้าต่างของโปรแกรมหลักจะแสดงดังรูปที่ 3.12



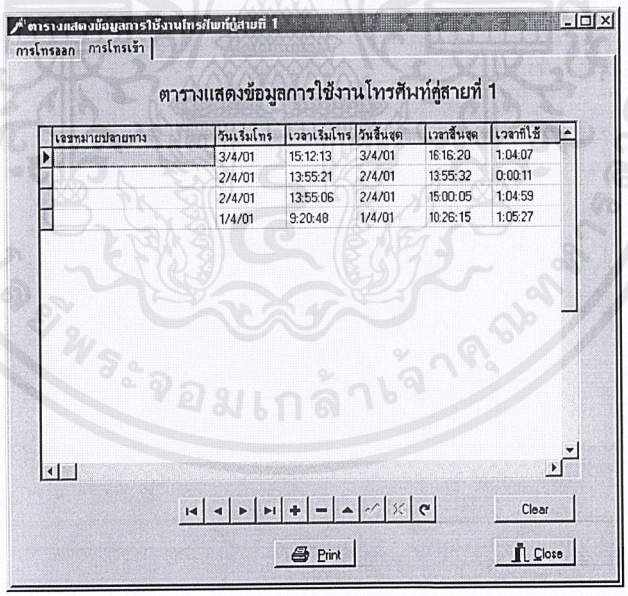
รูปที่ 3.12 แสดงหน้าต่างของโปรแกรมหลัก

- **การเรียกดูตารางแสดงข้อมูลการใช้งานโทรศัพท์** ในหน้าต่างเมนูหลักจะมีรูปโทรศัพท์ในแต่ละคู่สายปรากฏอยู่ ซึ่งผู้ใช้สามารถคลิกเพื่อเรียกดูข้อมูลของการใช้งานโทรศัพท์แต่ละคู่สายได้ ซึ่งข้อมูลที่ถูกบันทึกจะประกอบไปด้วย เลขหมายปลายทาง วันเริ่มโทร เวลาเริ่มโทร วันสิ้นสุด เวลาสิ้นสุด และรวมถึงเวลาที่ใช้ทั้งหมดด้วย การบันทึกข้อมูลการใช้งานโทรศัพท์ยังแบ่งออกเป็นการโทรออกและการโทรเข้า ดังรูปที่ 3.13 และรูปที่ 3.14 ตามลำดับ นอกจากนี้ยังสามารถสั่งพิมพ์ตารางแสดงข้อมูลการใช้งานโทรศัพท์ในแต่ละคู่สายได้อีกด้วย แสดงดังรูปที่ 3.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

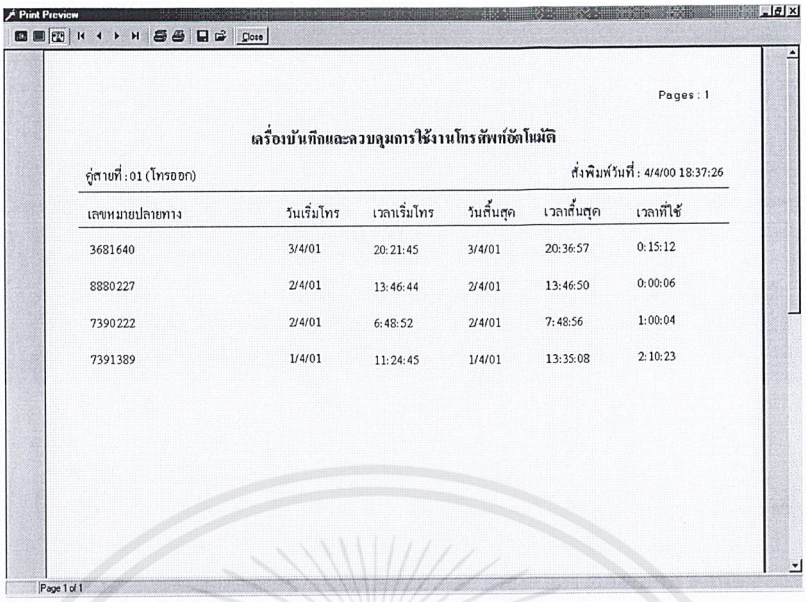


รูปที่ 3.13 ตารางแสดงข้อมูลการใช้งานโทรศัพท์ (การโทรออก)



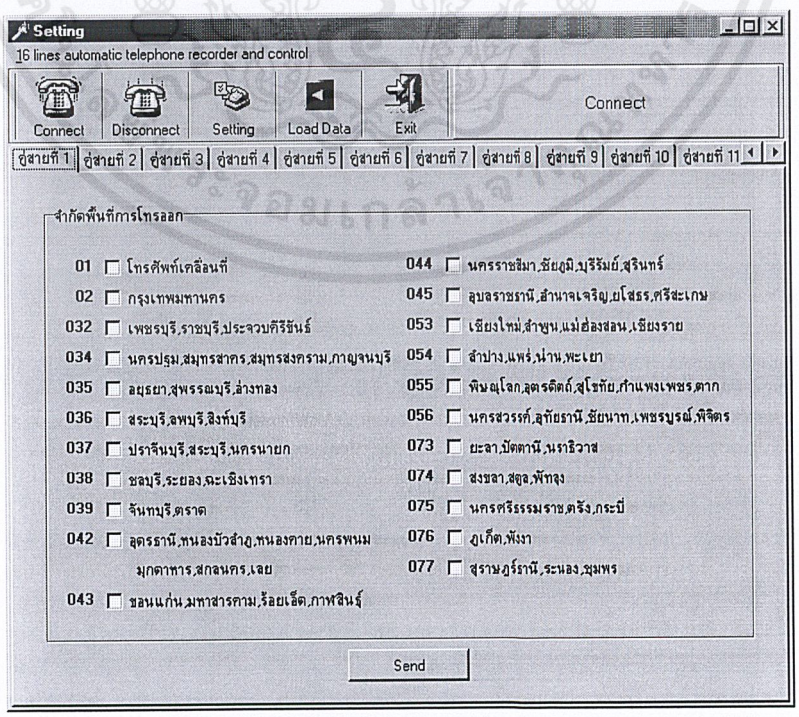
รูปที่ 3.14 ตารางแสดงข้อมูลการใช้งานโทรศัพท์ (การโทรเข้า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 หน้าต่างรายงานข้อมูลการใช้งานโทรศัพท์

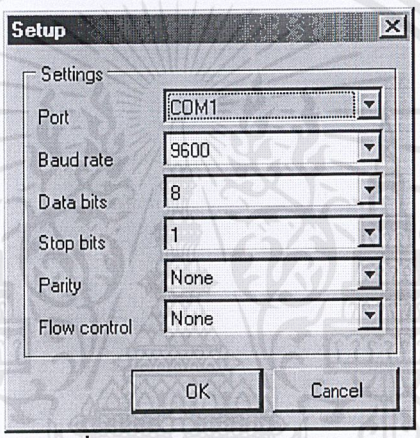
3.5.2 เมนูกำหนดค่า (Setting) แสดงดังรูปที่ 3.16 เป็นเมนูที่ใช้สำหรับกำหนดค่าต่างๆ ในการรับส่งข้อมูล ในหน้าต่างนี้ผู้ใช้สามารถจำกัดพื้นที่การโทรออกได้ โดยการเลือกเช็กบ็อกซ์ในพื้นที่ๆ ต้องการจะจำกัดการโทรออก แล้วก็กดปุ่ม Send เพื่อส่งค่าไปให้ไมโครคอนโทรลเลอร์ที่อยู่ในเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์ได้รับรู้ว่าต้องการจะจำกัดพื้นที่การโทรใดบ้าง นอกจากนั้นในหน้าต่างนี้ยังแบ่งออกเป็นเมนูย่อยๆ ซึ่งมีการใช้งานดังนี้



รูปที่ 3.16 เมนูกำหนดค่า

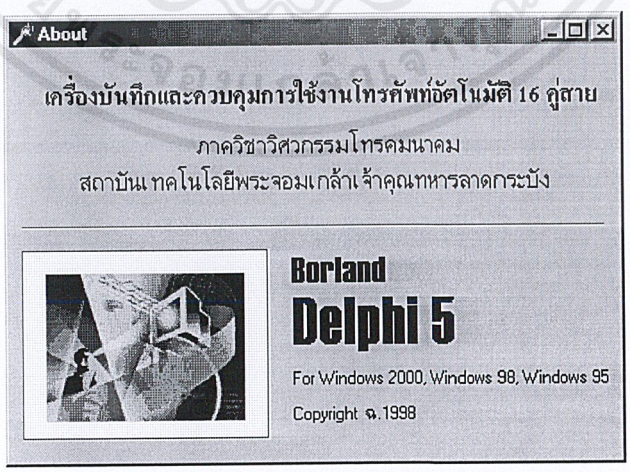
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การเชื่อมต่อ (Connect) เป็นเมนูที่ใช้สำหรับคลิกเปิดพอร์ตเพื่อรับข้อมูล
- ไม่เชื่อมต่อ (Disconnect) เป็นเมนูที่ใช้สำหรับคลิกปิดพอร์ตเพื่อหยุดรับข้อมูล
- การกำหนดคอมพอร์ต (Setting) เป็นเมนูที่ใช้สำหรับกำหนดพอร์ตของคอมพิวเตอร์ที่เป็นพอร์ตอนุกรมที่ใช้ในการรับ ส่ง ข้อมูลได้ แสดงดังรูปที่ 3.17
- โหลดข้อมูล (Load Data) เป็นเมนูที่ใช้สำหรับโหลดข้อมูลของการใช้งานโทรศัพท์จากเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์มาเก็บไว้เป็นฐานข้อมูล เพื่อที่จะสามารถเรียกดูการใช้งานโทรศัพท์ได้ในภายหลัง
- ออกจากโปรแกรม (Exit) เป็นเมนูที่ใช้สำหรับปิดหน้าต่างการกำหนดค่า



รูปที่ 3.17 การกำหนดคอมพอร์ต

3.5.3 โปรแกรมสำหรับแสดงรายละเอียดของผู้จัดทำ (About)



รูปที่ 3.18 โปรแกรมสำหรับแสดงรายละเอียดของผู้จัดทำ

3.5.4 เมนูออกจากโปรแกรม (Exit) เป็นเมนูที่ใช้สำหรับปิดโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลอง

4.1.1 จากรูปที่3.3 วงจรตรวจจับการยกหูโทรศัพท์

1. วัดแรงดันตกคร่อมคู่สายโทรศัพท์ขณะที่ไม่มีการยกหูโทรศัพท์
2. วัดแรงดันตกคร่อมซีเนอร์ไดโอด ขณะที่ไม่มีการยกหูโทรศัพท์
3. วัดแรงดันที่ขา 1 ของออปโต้ไอโซเลเตอร์ ขณะที่ไม่มีการยกหูโทรศัพท์
4. วัดแรงดันที่ขาเบสของทรานซิสเตอร์ BC458 ขณะที่ไม่มีการยกหูโทรศัพท์
5. วัดแรงดันตกที่ขา 5ของออปโต้ไอโซเลเตอร์ ขณะที่ไม่มีการยกหูโทรศัพท์
6. ตรวจสอบสถานะของรีเลย์
7. ทำซ้ำตามข้อ 1-6 แต่ทดลองขณะที่มีการยกหูโทรศัพท์

4.1.2 จากรูปที่3.4 วงจรถอดรหัสหมายเลขโทรศัพท์

1. วัดลอจิกที่ขา 11, 12, 13 และ 14 ของไอซี MT8870 ขณะกดปุ่มโทรศัพท์เลขหมาย 0-9
2. วัดลอจิกที่ขา 15 ของไอซี MT8870 ขณะกดปุ่มโทรศัพท์และไม่ได้กดปุ่มโทรศัพท์
3. วัดสัญญาณ DTMF ขณะกดหมายเลขโทรศัพท์หมายเลข 7

4.1.3 จากรูปที่3.5 วงจรตรวจจับสัญญาณให้หมุนหมายเลข

1. วัดสัญญาณเปรียบเทียบที่อินพุทและเอาท์พุท ขณะที่มีสัญญาณไดอัลโทน
2. วัดสัญญาณเปรียบเทียบที่อินพุทและเอาท์พุท ขณะที่ไม่มีสัญญาณไดอัลโทน

4.1.4 จากรูปที่3.6 วงจรตรวจจับสัญญาณเรียก

1. วัดแรงดันที่ขา 1 ของออปโต้ไอโซเลเตอร์ เมื่อมีสัญญาณเรียกเข้ามา
2. วัดแรงดันที่ขา 5 ของออปโต้ไอโซเลเตอร์ เมื่อมีสัญญาณเรียกเข้ามา
3. ทำซ้ำข้อ 1-2 ทดลองขณะไม่มีสัญญาณเรียกเข้ามา
4. วัดสัญญาณที่ขา 5 ของออปโต้ไอโซเลเตอร์ เปรียบเทียบกับสัญญาณเรียก
5. วัดสัญญาณที่ขา13ของIC 74LS123 เมื่อมีสัญญาณเรียกเข้ามาและไม่มีการยกหูโทรศัพท์

4.1.5 จากรูปที่3.7 วงจรตรวจจับสัญญาณเรียกกลับ

1. วัดสัญญาณเรียกกลับเปรียบเทียบกับสัญญาณที่ขา8 ของ IC LM567
2. วัดสัญญาณสายไม่ว่างเปรียบเทียบกับสัญญาณที่ขา8 ของ IC LM567
3. วัดสัญญาณเรียกกลับเปรียบเทียบกับสัญญาณที่ขา13 ของ IC 74LS123
4. วัดสัญญาณสายไม่ว่างเปรียบเทียบกับสัญญาณที่ขา13 ของ IC 74LS123

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลอง

4.2.1 วงจรตรวจจับการยกหูโทรศัพท์

ตำแหน่ง	ขณะที่ไม่มีการยกหูโทรศัพท์	ขณะที่มีการยกหูโทรศัพท์
คู่สายโทรศัพท์	46 โวลต์	6.8 โวลต์
คร่อมซีเนอร์ไดโอด	13 โวลต์	5.2 โวลต์
ขา 1 ของออปโต้ไอโซเลเตอร์	1.2 โวลต์	0 โวลต์
ขาเบสของทรานซิสเตอร์ BC458	0 โวลต์	0.4 โวลต์
ขา 5 ของออปโต้ไอโซเลเตอร์	0 โวลต์	4.6 โวลต์
สถานะของรีเลย์	ไม่มีการทำงาน	ทำงาน

ตารางที่4.1 ผลการทดลองของวงจรตรวจจับการยกหูโทรศัพท์

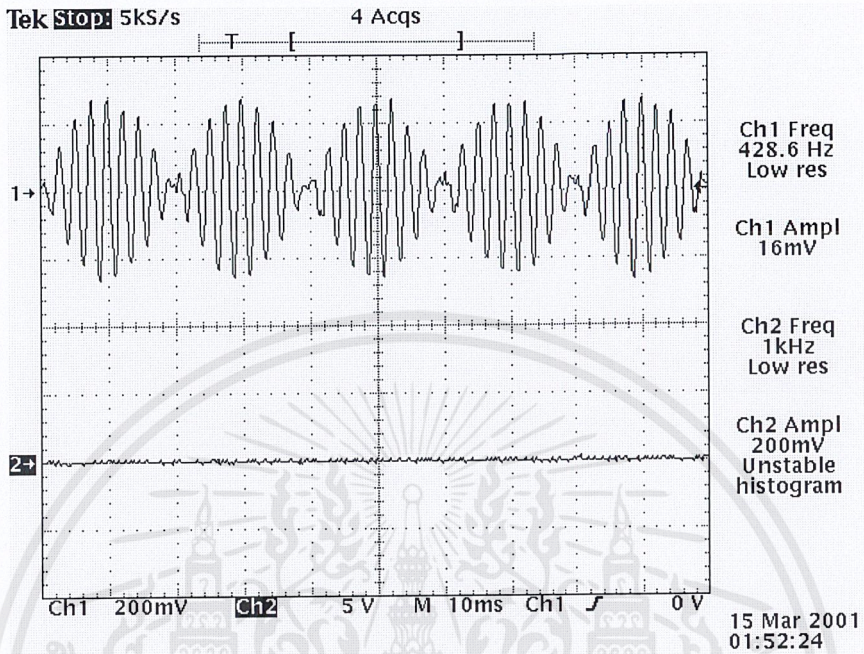
4.2.2 วงจรถอดรหัสหมายเลขโทรศัพท์

ปุ่มหมายเลข	ขา15ขณะที่ไม่มีการกดปุ่มโทรศัพท์ (Volt)	ขา15ขณะมีการกดปุ่มโทรศัพท์ (Volt)	ขา14(Q4) (Volt)	ขา13(Q3) (Volt)	ขา12(Q2) (Volt)	ขา11(Q1) (Volt)
0	5	0	0	0	0	0
1	5	0	0	0	0	5
2	5	0	0	0	5	0
3	5	0	0	0	5	5
4	5	0	0	5	0	0
5	5	0	0	5	0	5
6	5	0	0	5	5	0
7	5	0	0	5	5	5
8	5	0	5	0	0	0
9	5	0	5	0	0	5

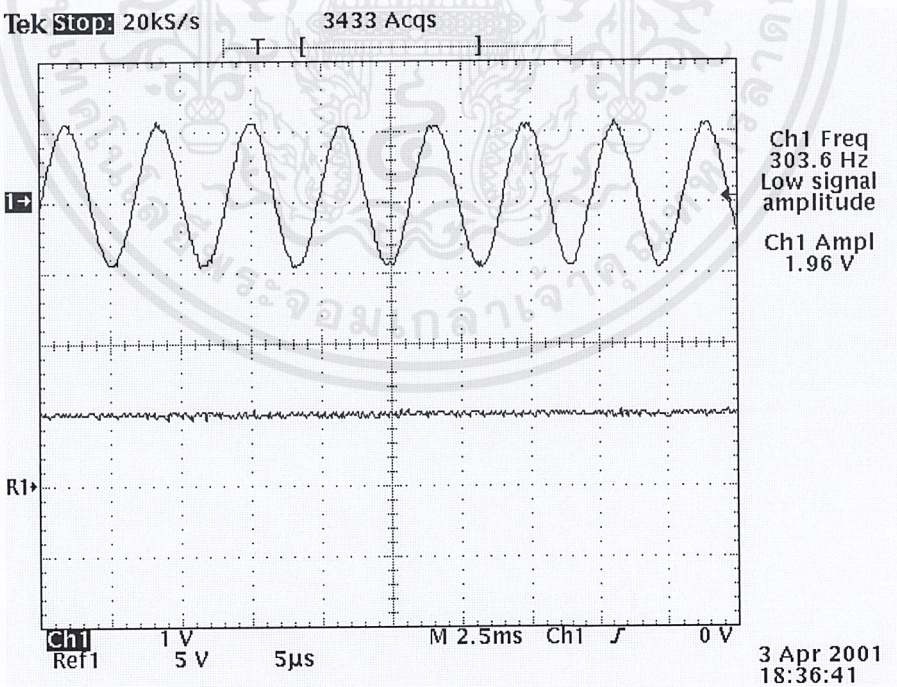
ตารางที่4.2 ผลการทดลองวัดแรงดันที่ขา11-15 ของ MT8870 ของวงจรถอดรหัสหมายเลขโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 วงจรตรวจจับสัญญาณให้หมุนหมายเลข



รูปที่4.1 การเปรียบเทียบสัญญาณไดอัลโทนและสัญญาณที่ขา 8 ของ IC LM567



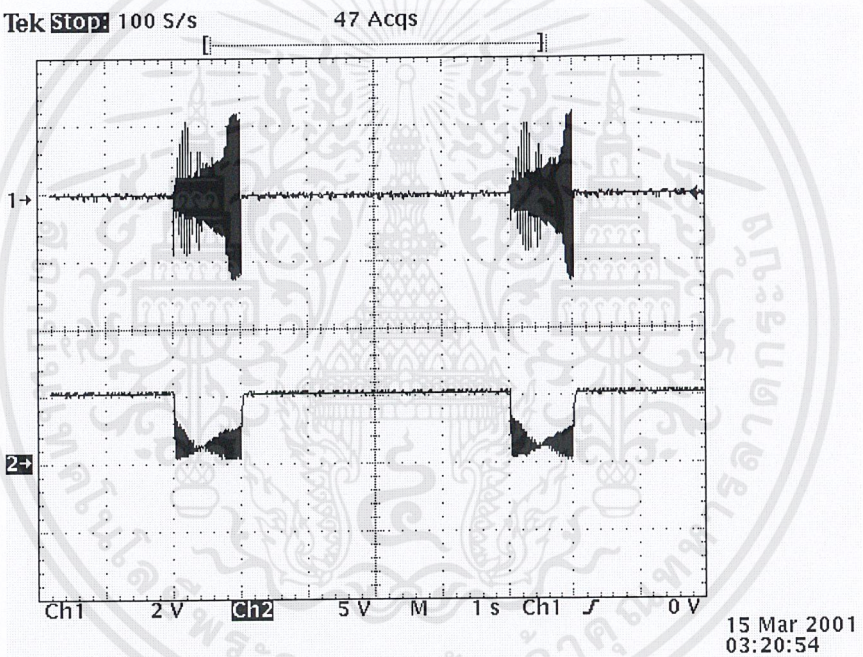
รูปที่4.2 เปรียบเทียบสัญญาณที่ไม่ใช่ไดอัลโทนและสัญญาณที่ขา 8 ของ IC LM567

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 วงจรตรวจจับสัญญาณเรียก

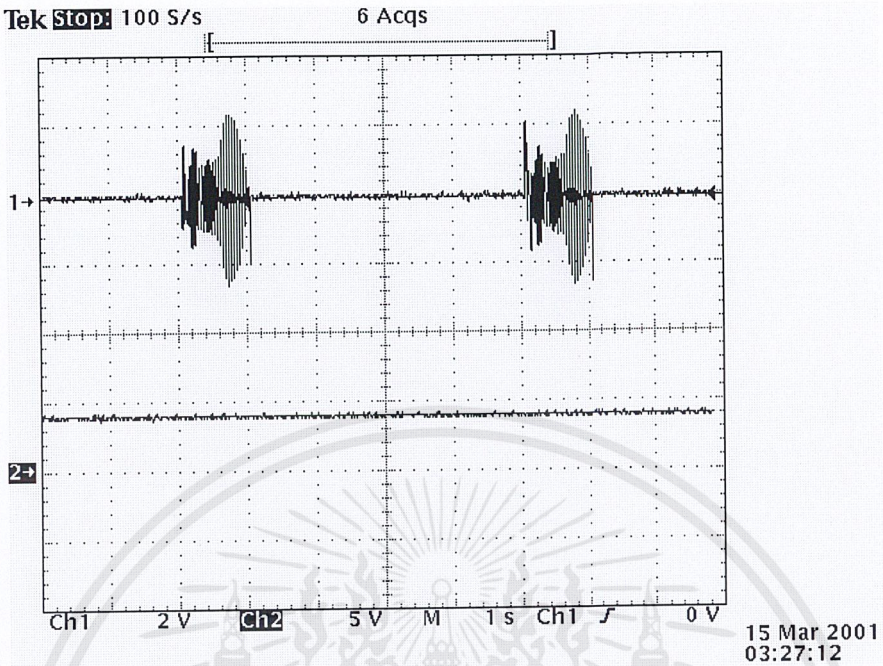
ตำแหน่ง	เมื่อมีสัญญาณเรียก	เมื่อไม่มีสัญญาณเรียก
ขา 1 ของออปโต้ไอโซเลเตอร์	0.9 โวลต์	0 โวลต์
ขา 5 ของออปโต้ไอโซเลเตอร์	0 โวลต์	3.75 โวลต์

ตารางที่4.3 ผลการทดลองของวงจรตรวจจับสัญญาณเรียก



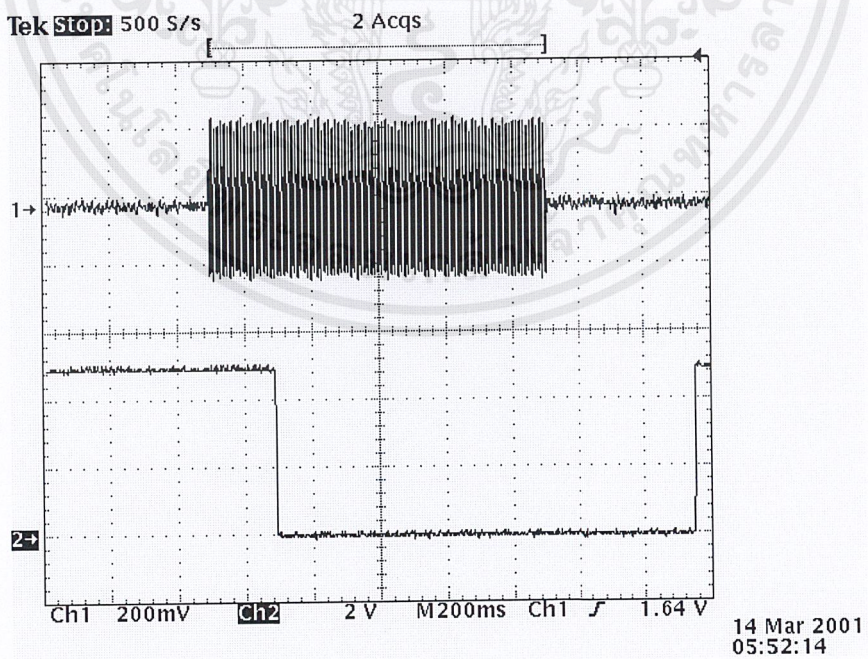
รูปที่4.3 ผลการเปรียบเทียบสัญญาณเรียกและสัญญาณที่ขา 5 ของออปโต้ไอโซเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



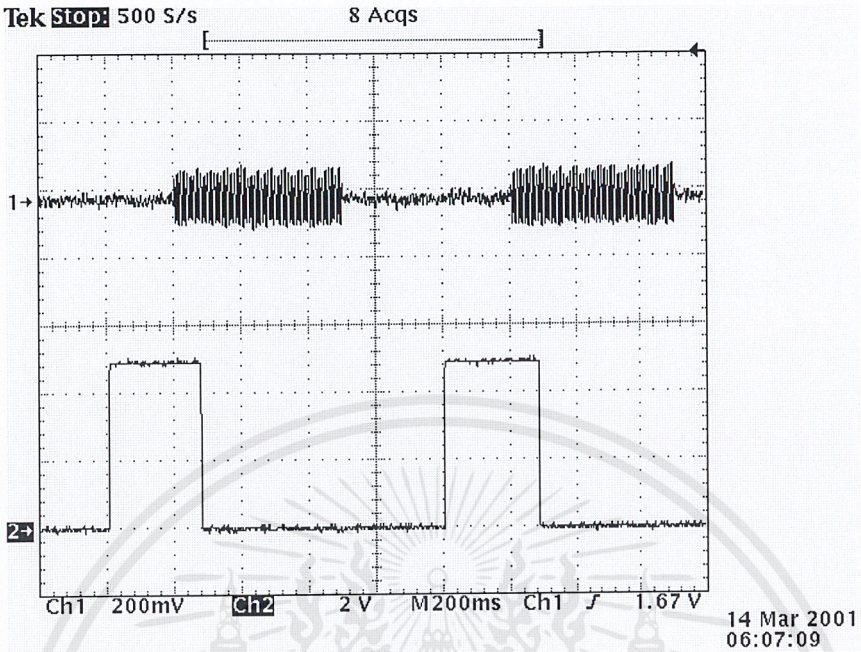
รูปที่4.4 ผลการเปรียบเทียบสัญญาณเรียกและสัญญาณที่ขา 13 ของ IC 74LS123

4.2.5 วงจรตรวจจับสัญญาณเรียกกลับ

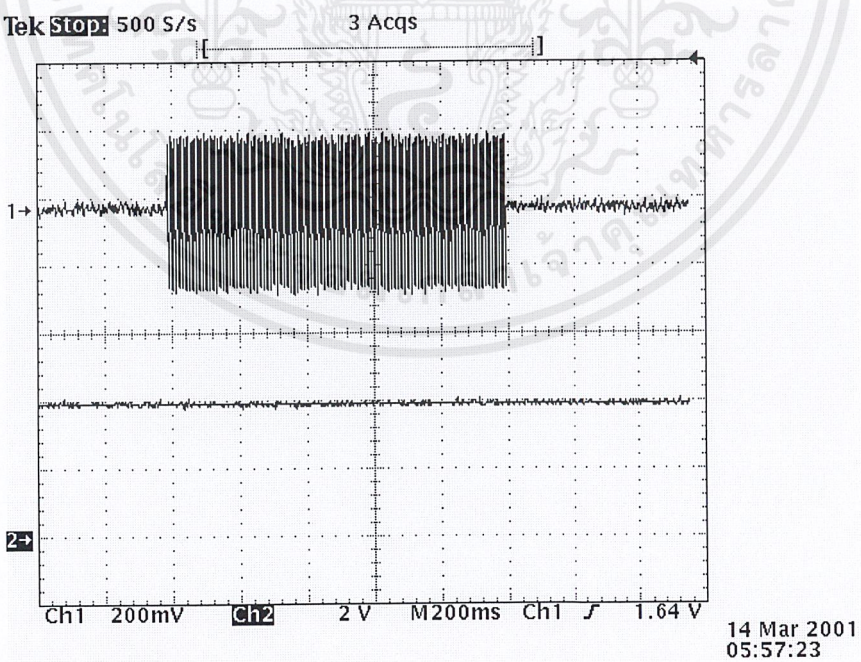


รูปที่4.5 ผลการเปรียบเทียบสัญญาณเรียกกลับกับสัญญาณที่ขา 8 ของ IC LM567

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

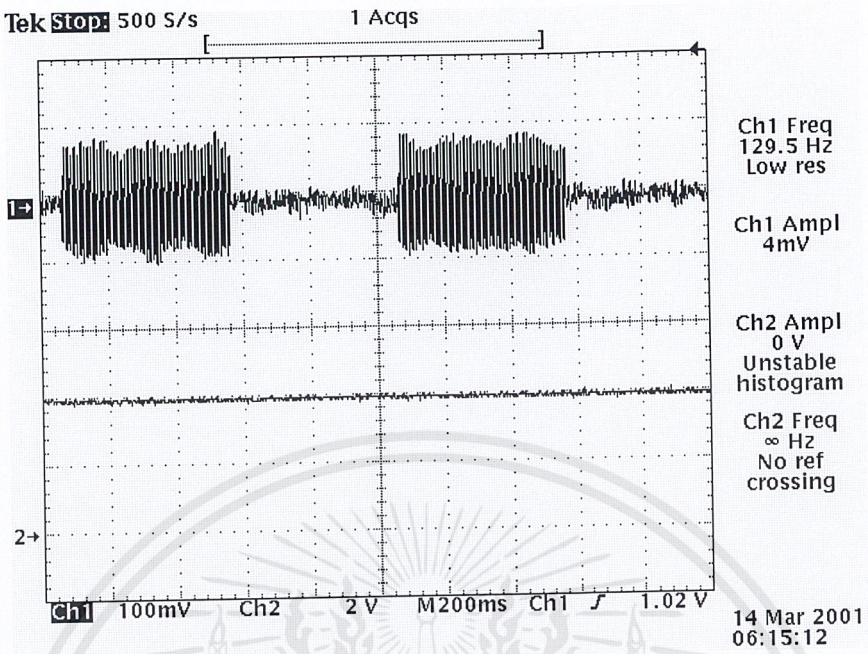


รูปที่4.6 ผลการเปรียบเทียบสัญญาณสายไม่ว่างกับสัญญาณที่ขา 8 ของ IC LM567



รูปที่4.7 ผลการเปรียบเทียบสัญญาณเรียกกลับกับสัญญาณที่ขา 13 ของ IC 7LS123

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่4.8 ผลการเปรียบเทียบสัญญาณสายไม่ว่างกับสัญญาณที่ขา 13 ของ IC 74LS123

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่5
บทวิจารณ์และสรุป

ในเทอมนี้งานส่วนใหญ่จะเป็นการเขียนโปรแกรมโดยโปรแกรมที่ใช้นั้นในส่วนของการควบคุมจะใช้ภาษาแอสแซมบลี้ ส่วนของการประมวลผลและแสดงผลที่คอมพิวเตอร์นั้น จะใช้โปรแกรมซึ่งถูกพัฒนาขึ้นด้วยโปรแกรม Delphi ซึ่งเป็นเครื่องมือสำหรับการพัฒนาแอปพลิเคชั่นบน Windows ปัญหาที่เกิดขึ้นส่วนใหญ่จึงเกี่ยวข้องกับโปรแกรมซึ่งแบ่งได้ดังนี้

5.1 ปัญหาที่เกิดจากการเขียนภาษาแอสแซมบลี้

ปัญหาที่เกิดจากการเขียนภาษาแอสแซมบลี้ นั้นคือวงจรโมโนสเตเบิลที่ออกแบบไว้โดยใช้ IC LM741เพื่อที่จะทริกส์ให้สัญญาณเอาท์พุทของวงจรตรวจจับสัญญาณเรียกและตรวจจับสัญญาณเรียกกลับคงสถานะ “1” ตลอดการมีสัญญาณเข้ามานั้น ไมโครคอนโทรลเลอร์ไม่สามารถตรวจจับได้เพราะค่าของเอาท์พุทที่ออกมานั้นมีค่าไม่ถึง 5 V ดังนั้นจึงดัดแปลงวงจรใหม่โดยใช้ IC 74LS123 ทำหน้าที่เป็นวงจรโมโนสเตเบิลแทนซึ่งสามารถให้เอาท์พุทได้ 5V ตามต้องการ

แต่ก็มีปัญหาตามมาอีกคือIC 74LS123 ตัวนี้เมื่ออินพุทหายไปแล้วจะหน่วงเวลาประมาณ5-6 วินาทีเอาท์พุทที่ออกมาจึงจะเปลี่ยนสถานะเช่น เมื่อมีสัญญาณเรียกกลับเอาท์พุทที่ออกนั้นจะมีสถานะ “1” ตลอดการมีสัญญาณเรียกกลับเมื่อเราวางหูหรือฝ่ายที่เราโทรไปหานั้นยกหูรับ เอาท์พุทที่ได้ก็จะต้องมีสถานะลอจิก “0” แต่เมื่อเราใช้ IC 74LS123 นั้นเอาท์พุทที่ออกจะหน่วงเวลาประมาณ5-6 วินาทีถึงจะเป็น 0 ซึ่งจะทำให้การเขียนโปรแกรมยุ่งยากและซับซ้อนยิ่งขึ้น ส่วนปัญหาเล็กๆน้อยๆที่ตามมาก็มี เช่น การมีสัญญาณรบกวน IC 74LS123เมื่อมีการยกหูหรือวางหูโทรศัพท์ซึ่งทำให้โปรแกรมที่เขียนไว้นั้นไม่เสถียร ทำการแก้ไขโดยการหน่วงเวลาโปรแกรมไว้ช่วงระยะหนึ่งก่อนที่จะประมวลผล และปัญหาการรบกวน Relay ของสัญญาณเรียกกล่าวคือเมื่อมีสัญญาณเรียกเข้ามาRelayจะทำการตัดต่ออย่างรวดเร็วซึ่งนานเข้าอาจจะทำให้Relay พังได้ ทำการแก้ไขโดยการต่อทรานซิสเตอร์ที่วงจรตรวจจับการยกหูและเมื่อมีสัญญาณเรียกเข้ามาทรานซิสเตอร์ก็จะBypass สัญญาณเรียกที่รบกวนนั้นลงกราวด์

5.2 ปัญหาที่เกิดจากการเขียนโปรแกรม Delphi

ในการเขียนโปรแกรม Delphi เพื่อที่จะประมวลผลและแสดงผลนั้นปัญหาส่วนใหญ่จะเกิดจากการส่ง-รับข้อมูลระหว่างคอมพิวเตอร์กับไมโครคอนโทรลเลอร์ซึ่งคอมพิวเตอร์นั้นจะใช้รหัสแอสกี้ในการแสดงและประมวลผลส่วนไมโครคอนโทรลเลอร์นั้นจะใช้เลขฐาน16ในการประมวลผลจึงทำให้มีความยุ่งยากและผิดพลาดบ่อยครั้งในการรับส่งข้อมูล

จากการทำงานจะเห็นว่าปัญหาส่วนใหญ่จะเกิดจากฮาร์ดแวร์ซึ่งถ้าหากฮาร์ดแวร์ไม่มีปัญหาจะทำให้การเขียนโปรแกรมง่ายยิ่งขึ้นแต่ถ้าไม่สามารถแก้ปัญหาจากตัวฮาร์ดแวร์ได้จริงๆแล้วเราก็สามรถแก้ไขจากซอฟท์แวร์ได้แต่จะยุ่งยากกว่า ดังนั้นจึงต้องพยายามหาทางทำให้ฮาร์ดแวร์มีปัญหาน้อยที่สุดเพื่อความง่ายในการพัฒนาโปรแกรมต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

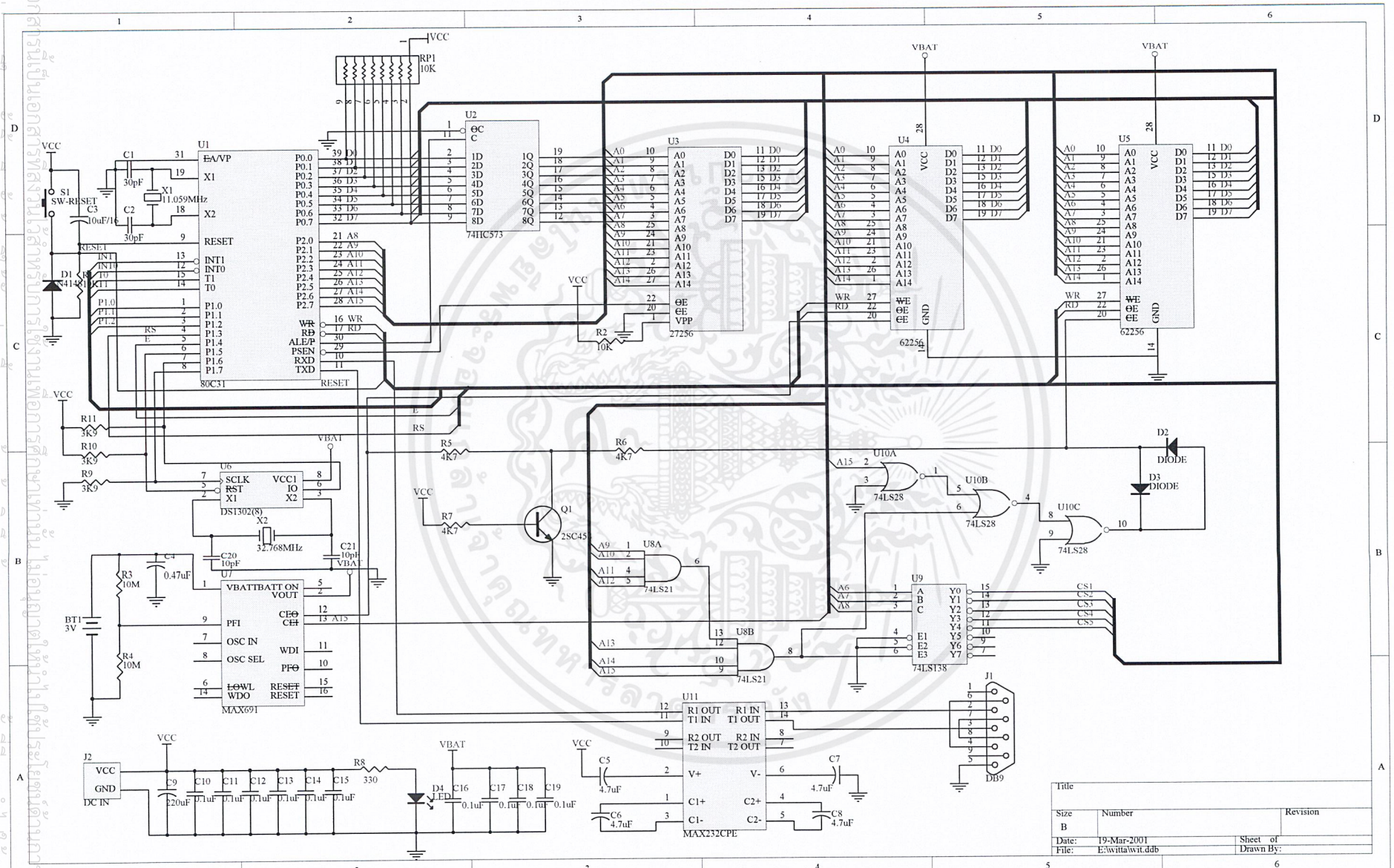
5.3 แนวทางการพัฒนาต่อ

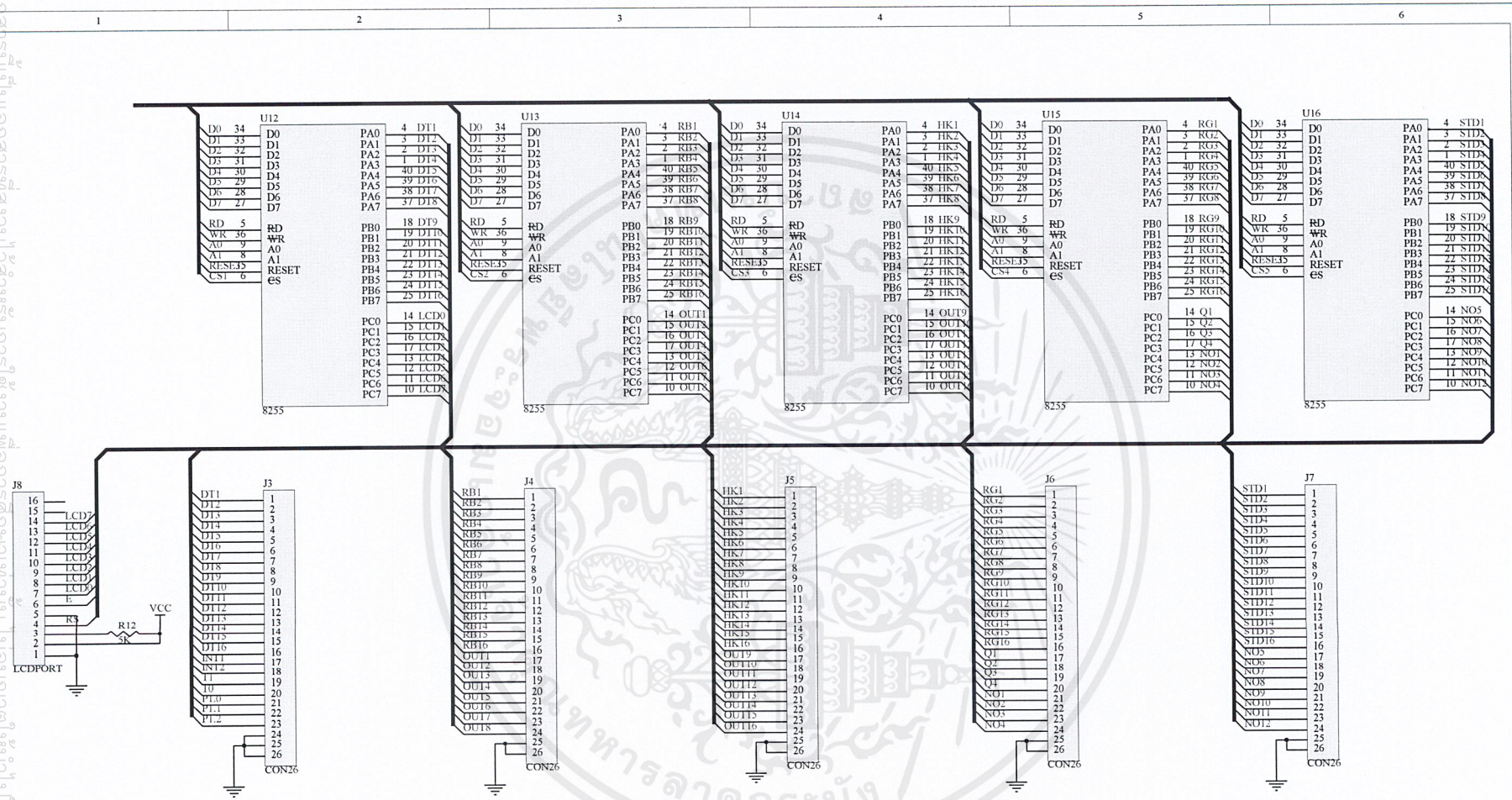
เครื่องบันทึกและควบคุมการใช้โทรศัพท์อัตโนมัติเครื่องนี้ยังขาดความสามารถในการคิดเงินค่าใช้บริการโทรศัพและเสถียรภาพในการดีเทคสัญญาณเรียกเข้ายังไม่ดีพอเนื่องจากเกิดการรบกวนกันระหว่างวงจรดีเทคสัญญาณเรียกเข้าและวงจรดีเทคการยกหูโทรศัพท์ดังนั้นการพัฒนาต่อก็คงเป็นการทำให้ในส่วนของวงวจรดีเทคสัญญาณเรียกเข้ามีเสถียรภาพมากขึ้นและเพิ่มในส่วนของการคิดเงินค่าใช้บริการโทรศัพท์เข้าไปเพื่อความสมบูรณ์ยิ่งขึ้นของเครื่องบันทึกและควบคุมการใช้งานโทรศัพท์อัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


VCC
RP1
10K
U1
80C31
U2
74HC573
U3
27256
U4
62256
U5
62256
VBAT
S1
SW-RESET
C1
30pF
C2
30pF
X1
11.059MHz
C3
10uF/16
D1
1N4148
RESET
RS
E
R11
3K9
R10
3K9
R9
3K9
U6
DS1302(8)
X2
32.768MHz
C20
10pF
C21
10pF
C4
0.47uF
R3
10M
R4
10M
BT1
3V
U7
MAX691
R5
4K7
R6
4K7
R7
4K7
Q1
2SC45
R2
10K
U8A
74LS21
U8B
74LS21
U10A
74LS28
U10B
74LS28
U10C
74LS28
D2
DIODE
D3
DIODE
U9
74LS138
CS1
CS2
CS3
CS4
CS5
J1
DB9
U11
MAX232CPE
C5
4.7uF
C6
4.7uF
C7
4.7uF
C8
4.7uF
J2
DC IN
R8
330
D4
LED
C9
220uF
C10
0.1uF
C11
0.1uF
C12
0.1uF
C13
0.1uF
C14
0.1uF
C15
0.1uF
C16
0.1uF
C17
0.1uF
C18
0.1uF
C19
0.1uF
Title
Size
B
Number
Revision
Date:
19-Mar-2001
Sheet of
File:
E:\witta\wit.ddb
Drawn By:


U12
U13
U14
U15
U16
8255
J8
LCDPORT
R5
R12
5K
VCC
J3
J4
J5
J6
J7
CON26
Title
Size
B
Number
Revision
Date:
19-Mar-2001
Sheet of
File:
E:\witta\wit.ddb
Drawn By:

ISO²-CMOS MT8870D/MT8870D-1
Integrated DTMF Receiver

ISSUE 5 March 1997

Features
- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

Applications
- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP

-40 °C to +85 °C

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

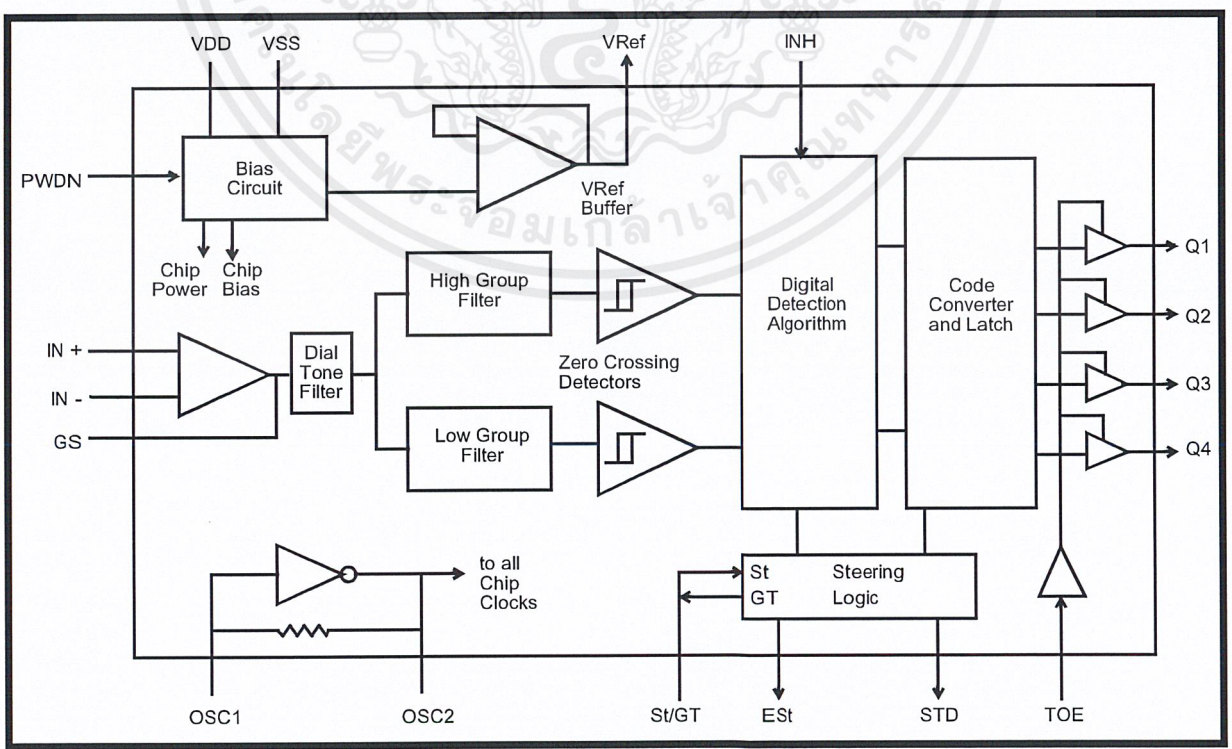


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

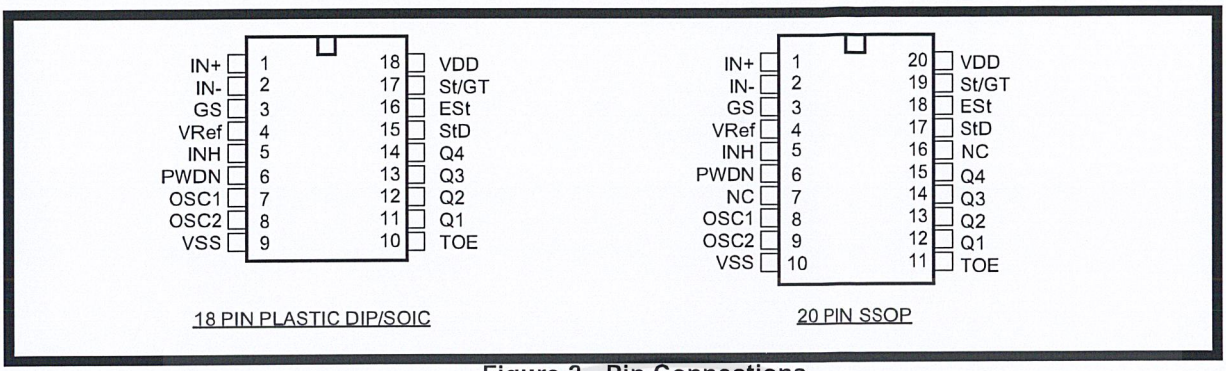


Figure 2 - Pin Connections

Pin Description

Pin #		Name	Description
18	20		
1	1	IN+	**Non-Inverting Op-Amp (Input).**
2	2	IN-	**Inverting Op-Amp (Input).**
3	3	GS	**Gain Select.** Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V_{Ref}	**Reference Voltage (Output).** Nominally $V_{DD}/2$ is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	**Inhibit (Input).** Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	**Power Down (Input).** Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	**Clock (Input).**
8	9	OSC2	**Clock (Output).** A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V_{SS}	**Ground (Input).** 0V typical.
10	11	TOE	**Three State Output Enable (Input).** Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	**Three State Data (Output).** When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	**Delayed Steering (Output).**Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V_{TSt}.
16	18	ESt	**Early Steering (Output).** Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
17	19	St/GT	**Steering Input/Guard time (Output) Bidirectional.** A voltage greater than V_{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V_{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	20	V_{DD}	**Positive power supply (Input).** +5V typical.
	7, 16	NC	No Connection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

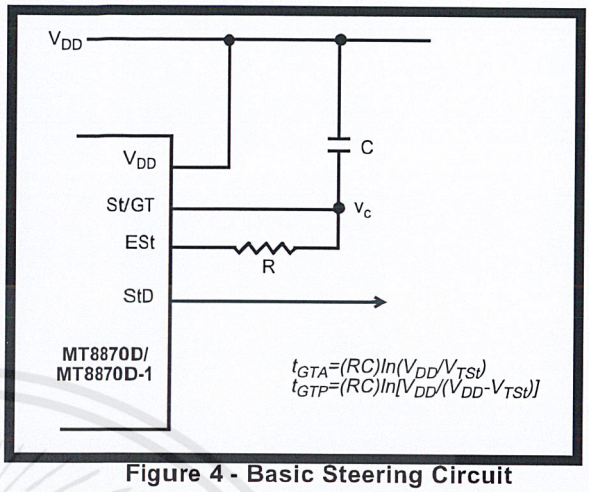


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (ESt) output will go to an active state. Any subsequent loss of signal condition will cause ESt to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ESt. A logic high on ESt causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

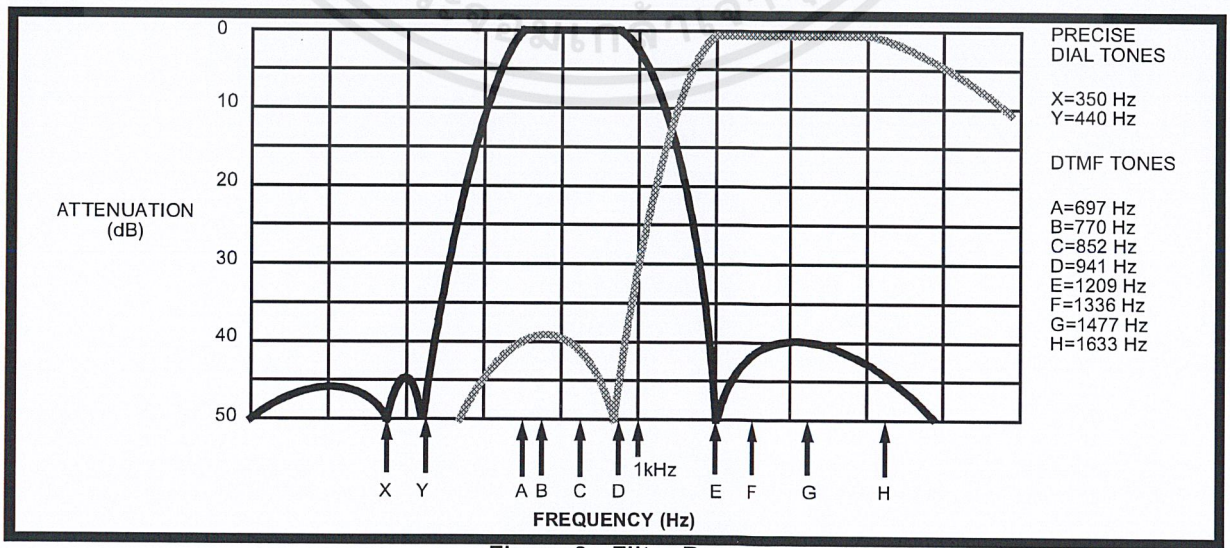


Figure 3 - Filter Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

condition is maintained (ESt remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TSt}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD}. GT continues to drive high as long as ESt remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Digit	TOE	INH	ESt	Q_4	Q_3	Q_2	Q_1
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
X = DON'T CARE

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC}=t_{DP}+t_{GTP}$$
$$t_{ID}=t_{DA}+t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 µF is recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

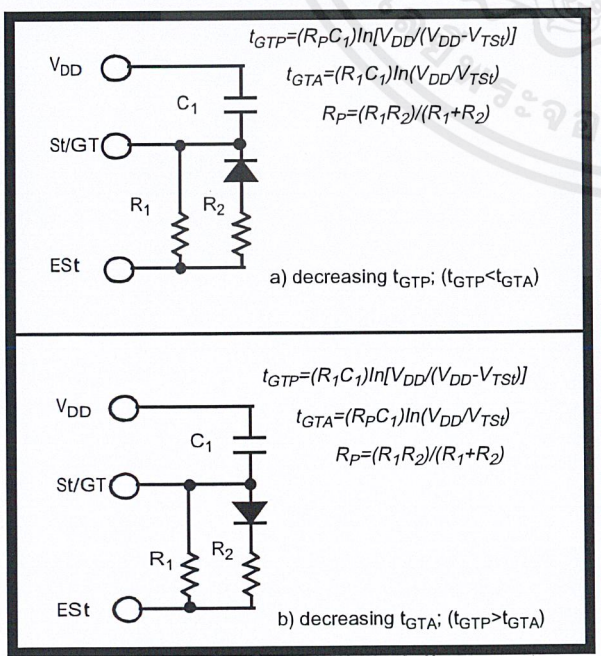


Figure 5 - Guard Time Adjustment

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $^1/_2V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5.

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

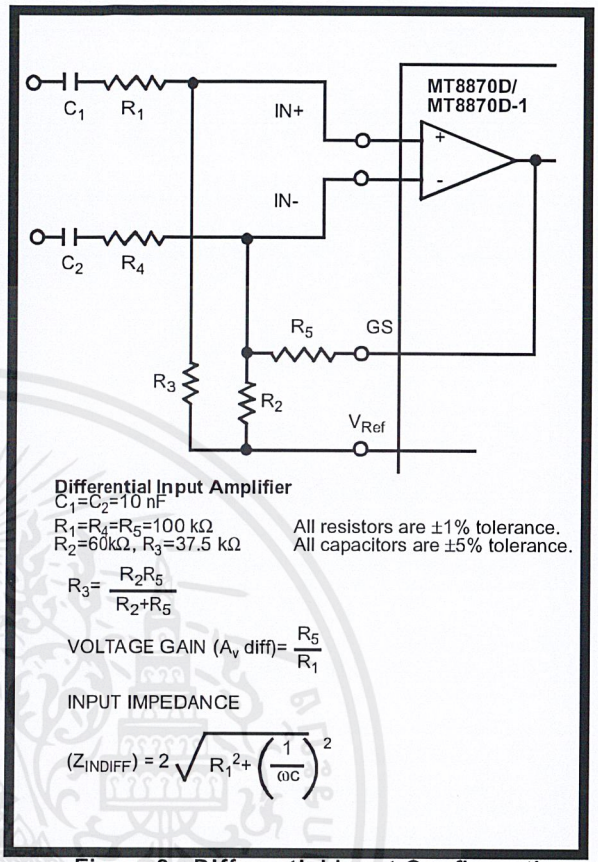


Figure 6 - Differential Input Configuration

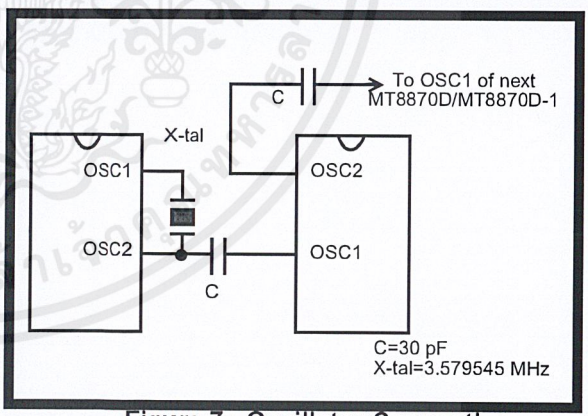


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	±0.2%

Table 2. Recommended Resonator Specifications

Note: Qm=quality factor of RLC model, i.e., $1/2\Pi fR1C1$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R_1 and R_2 to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

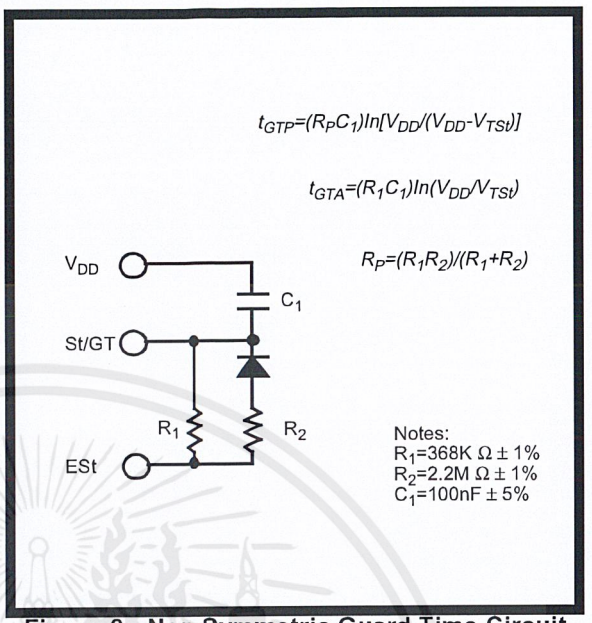


Figure 8 - Non-Symmetric Guard Time Circuit

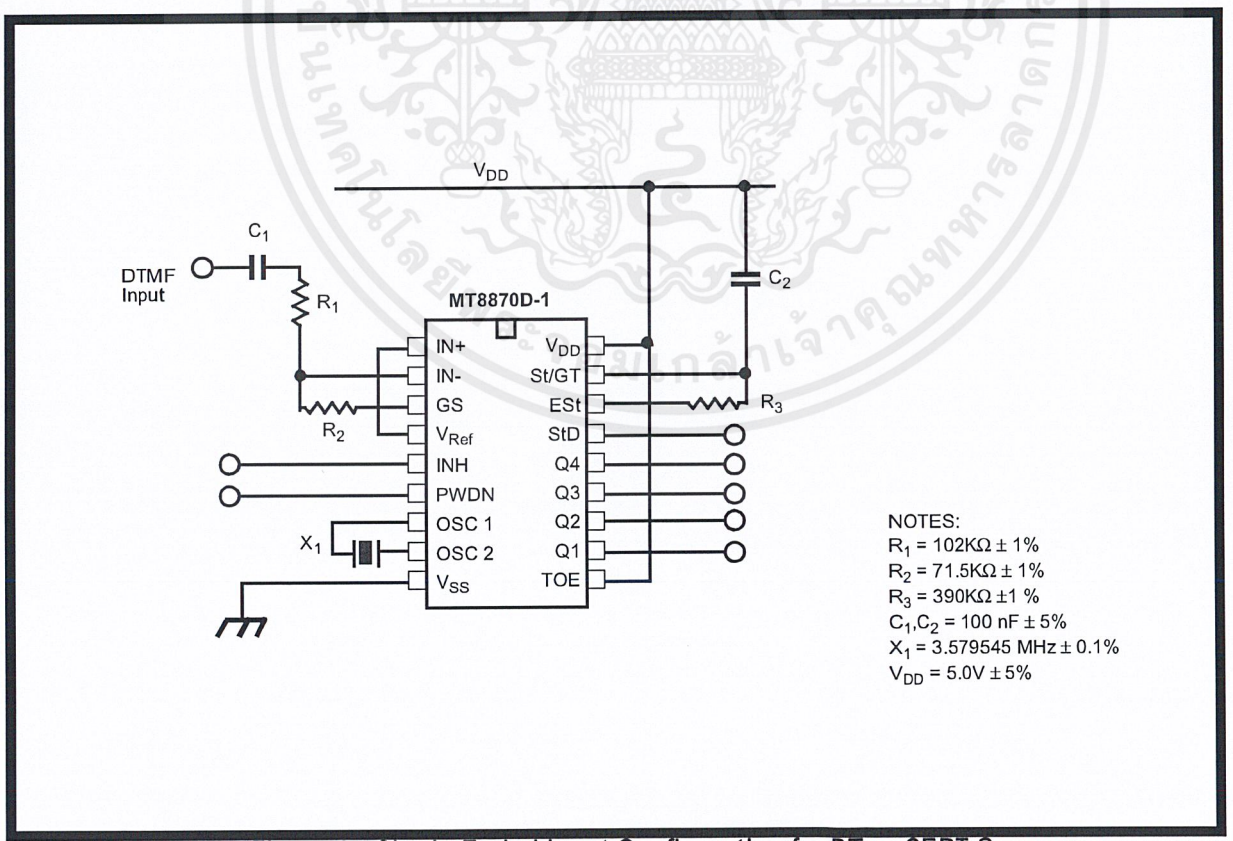


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings†

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V_{DD}		7	V
2	Voltage on any pin	V_I	V_{SS}-0.3	V_{DD}+0.3	V
3	Current at any pin (other than supply)	I_I		10	mA
4	Storage temperature	T_{STG}	-65	+150	°C
5	Package power dissipation	P_D		500	mW

† Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.
Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ‡	Max	Units	Test Conditions
1	DC Power Supply Voltage	V_{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T_O	-40		+85	°C	
3	Crystal/Clock Frequency	fc		3.579545		MHz	
4	Crystal/Clock Freq.Tolerance	Δfc		±0.1		%	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics - V_{DD}=5.0V± 5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C, unless otherwise stated.

		Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	SUPPLY	Standby supply current	I_{DDQ}		10	25	µA	PWDN=V_{DD}
2		Operating supply current	I_{DD}		3.0	9.0	mA	
3		Power consumption	P_O		15		mW	fc=3.579545 MHz
4	INPUTS	High level input	V_{IH}	3.5			V	V_{DD}=5.0V
5		Low level input voltage	V_{IL}			1.5	V	V_{DD}=5.0V
6		Input leakage current	I_{IH}/I_{IL}		0.1		µA	V_{IN}=V_{SS} or V_{DD}
7		Pull up (source) current	I_{SO}		7.5	20	µA	TOE (pin 10)=0, V_{DD}=5.0V
8		Pull down (sink) current	I_{SI}		15	45	µA	INH=5.0V, PWDN=5.0V, V_{DD}=5.0V
9		Input impedance (IN+, IN-)	R_{IN}		10		MΩ	@ 1 kHz
10		Steering threshold voltage	V_{TSt}	2.2	2.4	2.5	V	V_{DD} = 5.0V
11	OUTPUTS	Low level output voltage	V_{OL}			V_{SS}+0.03	V	No load
12		High level output voltage	V_{OH}	V_{DD}-0.03			V	No load
13		Output low (sink) current	I_{OL}	1.0	2.5		mA	V_{OUT}=0.4 V
14		Output high (source) current	I_{OH}	0.4	0.8		mA	V_{OUT}=4.6 V
15		V_{Ref} output voltage	V_{Ref}	2.3	2.5	2.7	V	No load, V_{DD} = 5.0V
16		V_{Ref} output resistance	R_{OR}		1		kΩ	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Operating Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C ,unless otherwise stated.

Gain Setting Amplifier

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	Input leakage current	I_{IN}			100	nA	$V_{SS} \le V_{IN} \le V_{DD}$
2	Input resistance	R_{IN}	10			MΩ	
3	Input offset voltage	V_{OS}			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	0.75 V ≤ V_{IN} ≤ 4.25 V biased at V_{Ref}=2.5 V
6	DC open loop voltage gain	A_{VOL}	32			dB	
7	Unity gain bandwidth	f_C	0.30			MHz	
8	Output voltage swing	V_O	4.0			V_{pp}	Load ≥ 100 kΩ to V_{SS} @ GS
9	Maximum capacitive load (GS)	C_L			100	pF	
10	Resistive load (GS)	R_L			50	kΩ	
11	Common mode range	V_{CM}	2.5			V_{pp}	No Load

MT8870D AC Electrical Characteristics - V_{DD}=5.0V ±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ‡	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
			27.5		869	mV_{RMS}	1,2,3,5,6,9
2	Negative twist accept				8	dB	2,3,6,9,12
3	Positive twist accept				8	dB	2,3,6,9,12
4	Frequency deviation accept		±1.5% ± 2 Hz				2,3,5,9
5	Frequency deviation reject		±3.5%				2,3,5,9
6	Third tone tolerance			-16		dB	2,3,4,5,9,10
7	Noise tolerance			-12		dB	2,3,4,5,7,9,10
8	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

‡ Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by ±1.5 %± 2 Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) ± 2 %.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D-1 AC Electrical Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ‡	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at V_{DD}=5.0V 1,2,3,5,6,9
			21.8		869	mV_{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at V_{DD}=5.0V 1,2,3,5,6,9
			10.9			mV_{RMS}	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		±1.5%± 2 Hz				2,3,5,9
6	Frequency deviation reject		±3.5%				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

‡ Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

*NOTES
1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by ±1.5 %± 2 Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) ± 2 %.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ To ≤ +85°C , using Test Circuit shown in Figure 10.

		Characteristics	Sym	Min	Typ‡	Max	Units	Conditions
1	TIMING	Tone present detect time	t_{DP}	5	11	14	ms	Note 1
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
3		Tone duration accept	t_{REC}			40	ms	Note 2
4		Tone duration reject	$t_{\overline{REC}}$	20			ms	Note 2
5		Interdigit pause accept	t_{ID}			40	ms	Note 2
6		Interdigit pause reject	t_{DO}	20			ms	Note 2
7	OUTPUTS	Propagation delay (St to Q)	t_{PQ}		8	11	µs	TOE=V_{DD}
8		Propagation delay (St to StD)	t_{PStD}		12	16	µs	TOE=V_{DD}
9		Output data set up (Q to StD)	t_{QStD}		3.4		µs	TOE=V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 kΩ, 50 pF
11		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 kΩ, 50 pF
12	PDWN	Power-up time	t_{PU}		30		ms	Note 3
13		Power-down time	t_{PD}		20		ms	
14	CLOCK	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
16		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
17		Clock input duty cycle	DC_{CL}	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	C_{LO}			30	pF	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES:**
1. Used for guard-time calculation purposes only.
2. These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
3. With valid tone present at input, t_{PU} equals time from PDWN going low until ESt going high.

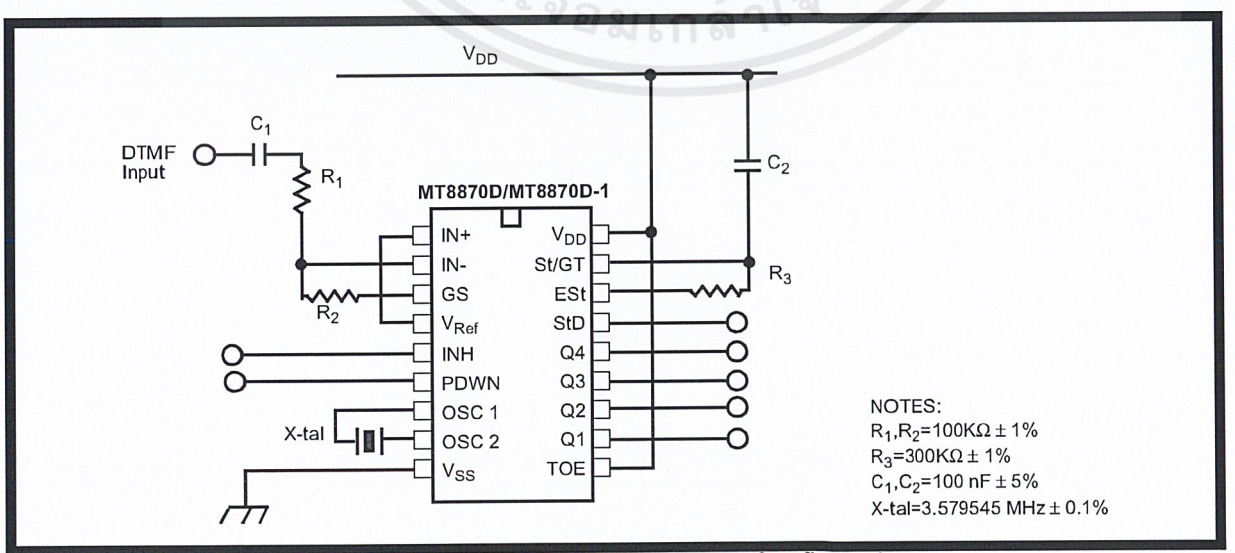
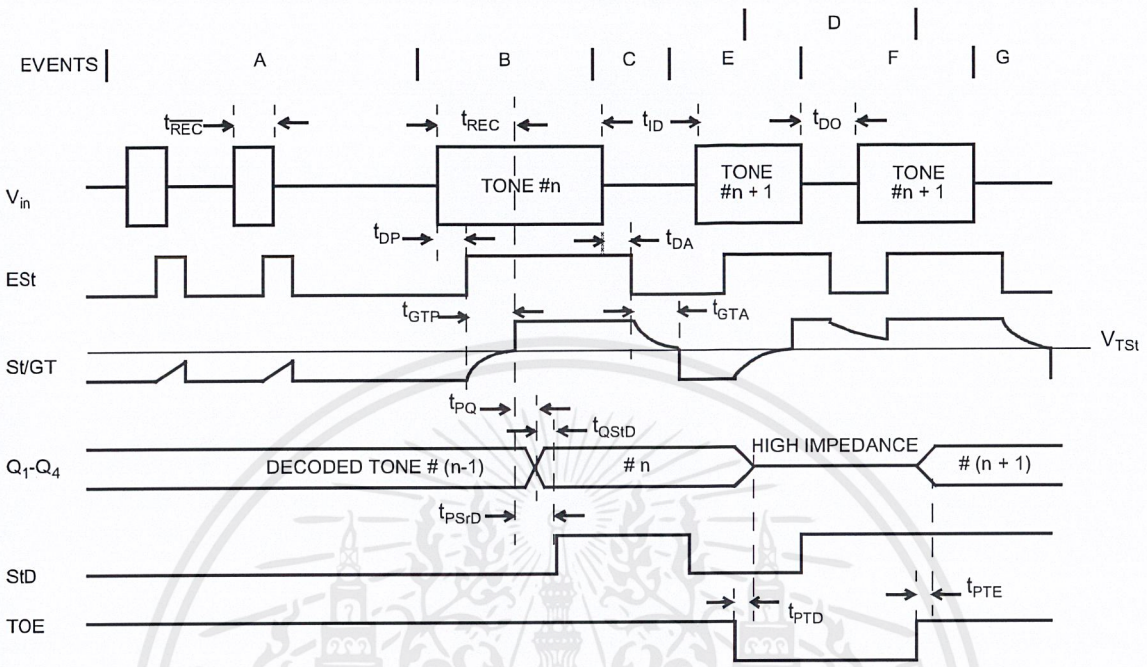


Figure 10 - Single-Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



EXPLANATION OF EVENTS

A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.

B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS

C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMIAN LATCHED UNTIL NEXT VALID TONE.

D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.

E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).

F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.

G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

V_{in} DTMF COMPOSITE INPUT SIGNAL.

ESt EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.

St/GT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.

Q_1-Q_4 4-BIT DECODED TONE OUTPUT.

StD DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.

TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.

$t_{\overline{REC}}$ MAXIMUM DTMF SIGNAL DURATION NOT DETECED AS VALID

t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION

t_{ID} MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.

t_{DO} MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.

t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.

t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.

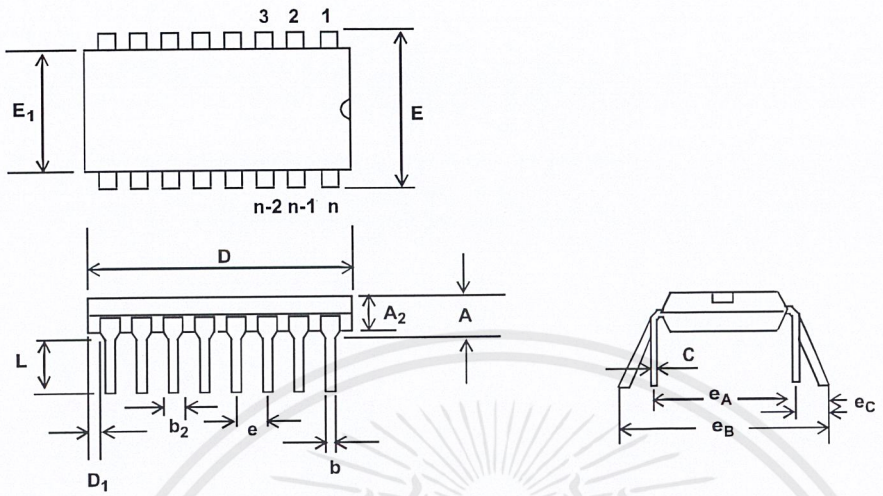
t_{GTP} GUARD TIME, TONE PRESENT.

t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Package Outlines



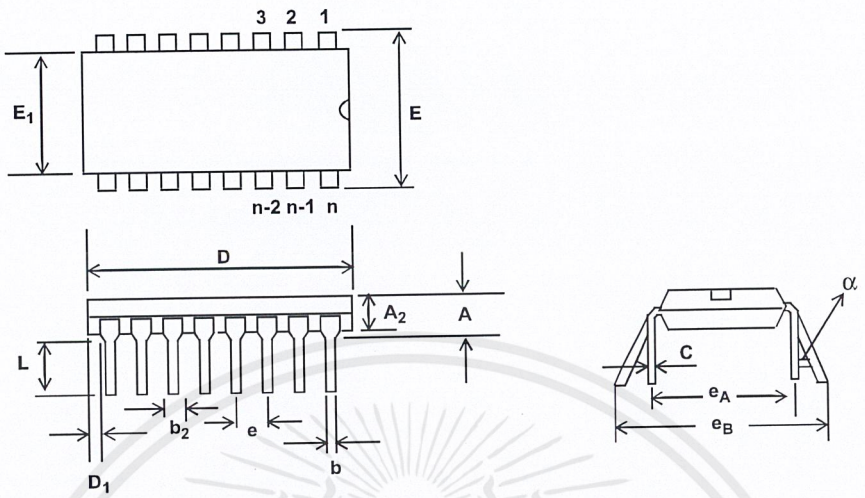
Notes:
1) Not to scale
2) Dimensions in inches
3) (Dimensions in millimeters)

Plastic Dual-In-Line Packages (PDIP) - E Suffix

DIM	8-Pin Plastic		16-Pin Plastic		18-Pin Plastic		20-Pin Plastic	
	Min	Max	Min	Max	Min	Max	Min	Max
A		0.210 (5.33)		0.210 (5.33)		0.210 (5.33)		0.210 (5.33)
A_2	0.115 (2.92)	0.195 (4.95)	0.115 (2.92)	0.195 (4.95)	0.115 (2.92)	0.195 (4.95)	0.115 (2.92)	0.195 (4.95)
b	0.014 (0.356)	0.022 (0.558)	0.014 (0.356)	0.022 (0.558)	0.014 (0.356)	0.022 (0.558)	0.014 (0.356)	0.022 (0.558)
b_2	0.045 (1.14)	0.070 (1.77)	0.045 (1.14)	0.070 (1.77)	0.045 (1.14)	0.070 (1.77)	0.045 (1.14)	0.070 (1.77)
C	0.008 (0.203)	0.014 (0.356)	0.008 (0.203)	0.014(0.356)	0.008 (0.203)	0.014 (0.356)	0.008 (0.203)	0.014 (0.356)
D	0.355 (9.02)	0.400 (10.16)	0.780 (19.81)	0.800 (20.32)	0.880 (22.35)	0.920 (23.37)	0.980 (24.89)	1.060 (26.9)
D_1	0.005 (0.13)		0.005 (0.13)		0.005 (0.13)		0.005 (0.13)	
E	0.300 (7.62)	0.325 (8.26)	0.300 (7.62)	0.325 (8.26)	0.300 (7.62)	0.325 (8.26)	0.300 (7.62)	0.325 (8.26)
E_1	0.240 (6.10)	0.280 (7.11)	0.240 (6.10)	0.280 (7.11)	0.240 (6.10)	0.280 (7.11)	0.240 (6.10)	0.280 (7.11)
e	0.100 BSC (2.54)		0.100 BSC (2.54)		0.100 BSC (2.54)		0.100 BSC (2.54)	
e_A	0.300 BSC (7.62)		0.300 BSC (7.62)		0.300 BSC (7.62)		0.300 BSC (7.62)	
L	0.115 (2.92)	0.150 (3.81)	0.115 (2.92)	0.150 (3.81)	0.115 (2.92)	0.150 (3.81)	0.115 (2.92)	0.150 (3.81)
e_B		0.430 (10.92)		0.430 (10.92)		0.430 (10.92)		0.430 (10.92)
e_C	0	0.060 (1.52)	0	0.060 (1.52)	0	0.060 (1.52)	0	0.060 (1.52)

NOTE: Controlling dimensions in parenthesis ( ) are in millimeters.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



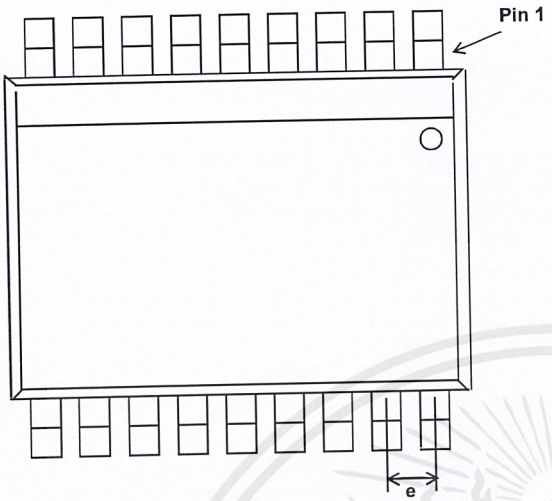
Notes:
1) Not to scale
2) Dimensions in inches
3) (Dimensions in millimeters)

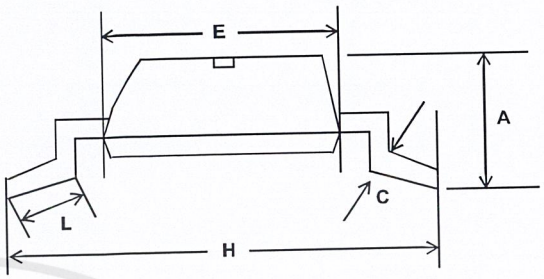
Plastic Dual-In-Line Packages (PDIP) - E Suffix

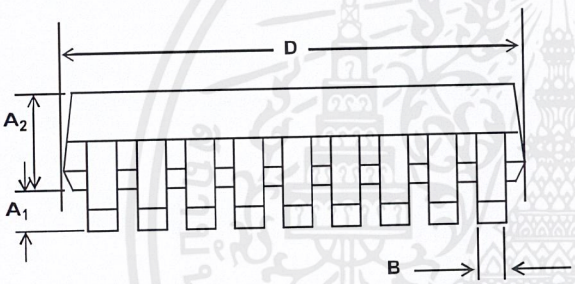
DIM	22-Pin		24-Pin		28-Pin		40-Pin	
	Plastic		Plastic		Plastic		Plastic	
	Min	Max	Min	Max	Min	Max	Min	Max
A		0.210 (5.33)		0.250 (6.35)		0.250 (6.35)		0.250 (6.35)
A_2	0.125 (3.18)	0.195 (4.95)	0.125 (3.18)	0.195 (4.95)	0.125 (3.18)	0.195 (4.95)	0.125 (3.18)	0.195 (4.95)
b	0.014 (0.356)	0.022 (0.558)	0.014 (0.356)	0.022 (0.558)	0.014 (0.356)	0.022 (0.558)	0.014 (0.356)	0.022 (0.558)
b_2	0.045 (1.15)	0.070 (1.77)	0.030 (0.77)	0.070 (1.77)	0.030 (0.77)	0.070 (1.77)	0.030 (0.77)	0.070 (1.77)
C	0.008 (0.204)	0.015 (0.381)	0.008 (0.204)	0.015 (0.381)	0.008 (0.204)	0.015 (0.381)	0.008 (0.204)	0.015 (0.381)
D	1.050 (26.67)	1.120 (28.44)	1.150 (29.3)	1.290 (32.7)	1.380 (35.1)	1.565 (39.7)	1.980 (50.3)	2.095 (53.2)
D_1	0.005 (0.13)		0.005 (0.13)		0.005 (0.13)		0.005 (0.13)	
E	0.390 (9.91)	0.430 (10.92)	0.600 (15.24)	0.670 (17.02)	0.600 (15.24)	0.670 (17.02)	0.600 (15.24)	0.670 (17.02)
E			0.290 (7.37)	.330 (8.38)				
E_1	0.330 (8.39)	0.380 (9.65)	0.485 (12.32)	0.580 (14.73)	0.485 (12.32)	0.580 (14.73)	0.485 (12.32)	0.580 (14.73)
E_1			0.246 (6.25)	0.254 (6.45)				
e	0.100 BSC (2.54)		0.100 BSC (2.54)		0.100 BSC (2.54)		0.100 BSC (2.54)	
e_A	0.400 BSC (10.16)		0.600 BSC (15.24)		0.600 BSC (15.24)		0.600 BSC (15.24)	
e_A			0.300 BSC (7.62)					
e_B				0.430 (10.92)				
L	0.115 (2.93)	0.160 (4.06)	0.115 (2.93)	0.200 (5.08)	0.115 (2.93)	0.200 (5.08)	0.115 (2.93)	0.200 (5.08)
α		15°		15°		15°		15°

Shaded areas for 300 Mil Body Width 24 PDIP only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้







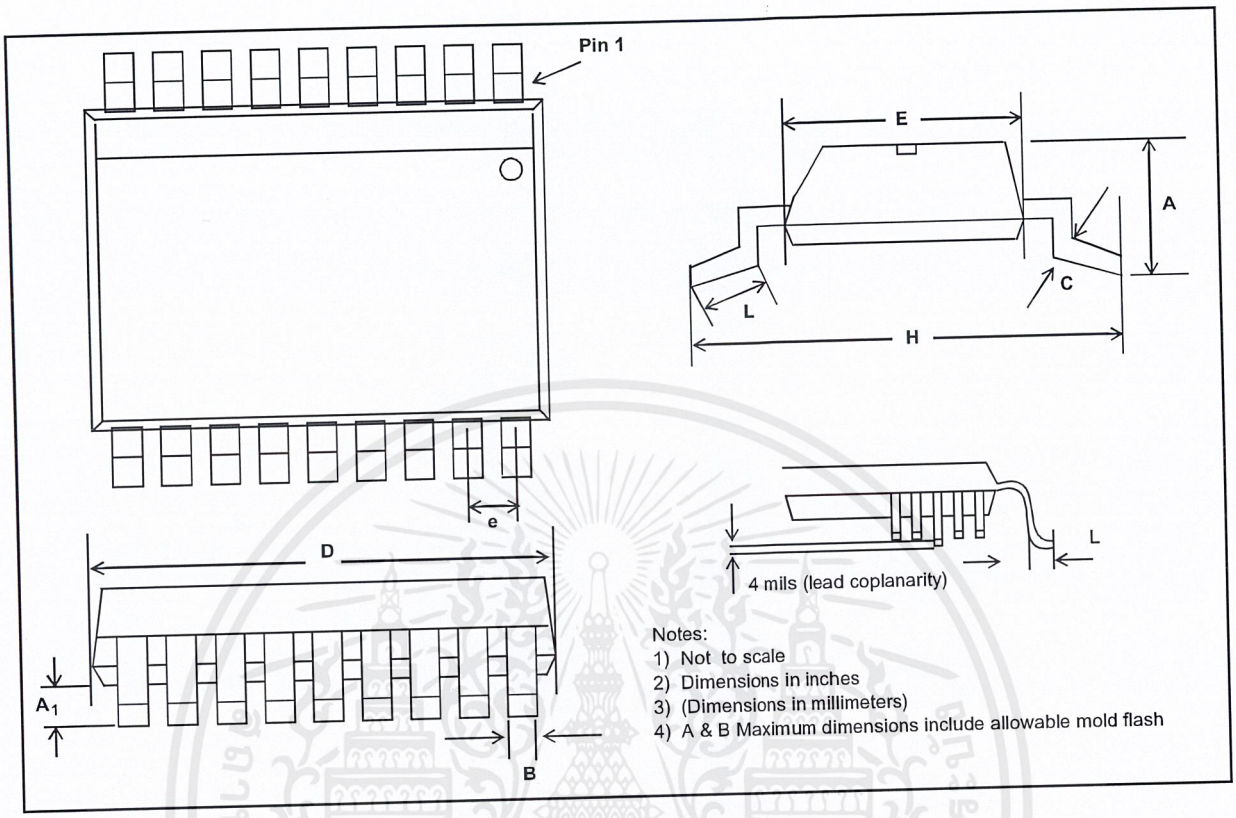
Notes:
1) Not to scale
2) Dimensions in inches
3) (Dimensions in millimeters)
4) Ref. JEDEC Standard M0-150/M0118 for 48 Pin
5) A & B Maximum dimensions include allowable mold flash

Dim	20-Pin		24-Pin		28-Pin		48-Pin	
	Min	Max	Min	Max	Min	Max	Min	Max
A		0.079 (2)	-	0.079 (2)		0.079 (2)	0.095 (2.41)	0.110 (2.79)
A_1	0.002 (0.05)		0.002 (0.05)		0.002 (0.05)		0.008 (0.2)	0.016 (0.406)
B	0.0087 (0.22)	0.013 (0.33)	0.0087 (0.22)	0.013 (0.33)	0.0087 (0.22)	0.013 (0.33)	0.008 (0.2)	0.0135 (0.342)
C		0.008 (0.21)		0.008 (0.21)		0.008 (0.21)		0.010 (0.25)
D	0.27 (6.9)	0.295 (7.5)	0.31 (7.9)	0.33 (8.5)	0.39 (9.9)	0.42 (10.5)	0.62 (15.75)	0.63 (16.00)
E	0.2 (5.0)	0.22 (5.6)	0.2 (5.0)	0.22 (5.6)	0.2 (5.0)	0.22 (5.6)	0.291 (7.39)	0.299 (7.59)
e	0.025 BSC (0.635 BSC)		0.025 BSC (0.635 BSC)		0.025 BSC (0.635 BSC)		0.025 BSC (0.635 BSC)	
A_2	0.065 (1.65)	0.073 (1.85)	0.065 (1.65)	0.073 (1.85)	0.065 (1.65)	0.073 (1.85)	0.089 (2.26)	0.099 (2.52)
H	0.29 (7.4)	0.32 (8.2)	0.29 (7.4)	0.32 (8.2)	0.29 (7.4)	0.32 (8.2)	0.395 (10.03)	0.42 (10.67)
L	0.022 (0.55)	0.037 (0.95)	0.022 (0.55)	0.037 (0.95)	0.022 (0.55)	0.037 (0.95)	0.02 (0.51)	0.04 (1.02)

Small Shrink Outline Package (SSOP) - N Suffix

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DIM	16-Pin		18-Pin		20-Pin		24-Pin		28-Pin	
	Min	Max	Min	Max	Min	Max	Min	Max	Min	Max
A	0.093 (2.35)	0.104 (2.65)	0.093 (2.35)	0.104 (2.65)	0.093 (2.35)	0.104 (2.65)	0.093 (2.35)	0.104 (2.65)	0.093 (2.35)	0.104 (2.65)
A_1	0.004 (0.10)	0.012 (0.30)	0.004 (0.10)	0.012 (0.30)	0.004 (0.10)	0.012 (0.30)	0.004 (0.10)	0.012 (0.30)	0.004 (0.10)	0.012 (0.30)
B	0.013 (0.33)	0.020 (0.51)	0.013 (0.33)	0.030 (0.51)	0.013 (0.33)	0.020 (0.51)	0.013 (0.33)	0.020 (0.51)	0.013 (0.33)	0.020 (0.51)
C	0.009 (0.231)	0.013 (0.318)	0.009 (0.231)	0.013 (0.318)	0.009 (0.231)	0.013 (0.318)	0.009 (0.231)	0.013 (0.318)	0.009 (0.231)	0.013 (0.318)
D	0.398 (10.1)	0.413 (10.5)	0.447 (11.35)	0.4625 (11.75)	0.496 (12.60)	0.512 (13.00)	0.5985 (15.2)	0.614 (15.6)	0.697 (17.7)	0.7125 (18.1)
E	0.291 (7.40)	0.299 (7.40)	0.291 (7.40)	0.299 (7.40)	0.291 (7.40)	0.299 (7.40)	0.291 (7.40)	0.299 (7.40)	0.291 (7.40)	0.299 (7.40)
e	0.050 BSC (1.27 BSC)		0.050 BSC (1.27 BSC)		0.050 BSC (1.27 BSC)		0.050 BSC (1.27 BSC)		0.050 BSC (1.27 BSC)	
H	0.394 (10.00)	0.419 (10.65)	0.394 (10.00)	0.419 (10.65)	0.394 (10.00)	0.419 (10.65)	0.394 (10.00)	0.419 (10.65)	0.394 (10.00)	0.419 (10.65)
L	0.016 (0.40)	0.050 (1.27)	0.016 (0.40)	0.050 (1.27)	0.016 (0.40)	0.050 (1.27)	0.016 (0.40)	0.050 (1.27)	0.016 (0.40)	0.050 (1.27)

Lead SOIC Package - S Suffix

NOTES: 1. Controlling dimensions in parenthesis ( ) are in millimeters.
2. Converted inch dimensions are not necessarily exact.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

19-0094; Rev 8; 12/99

MAXIM

Microprocessor Supervisory Circuits

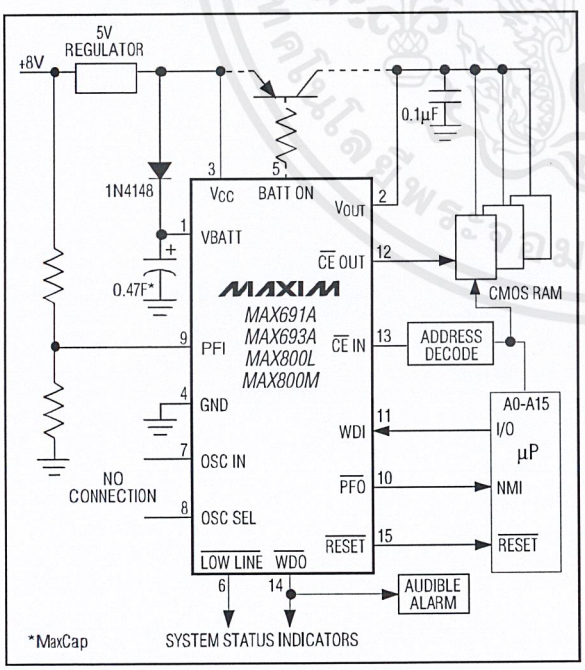
General Description

The MAX691A/MAX693A/MAX800L/MAX800M microprocessor (µP) supervisory circuits are pin-compatible upgrades to the MAX691, MAX693, and MAX695. They improve performance with 30µA supply current, 200ms typ reset active delay on power-up, and 6ns chip-enable propagation delay. Features include write protection of CMOS RAM or EEPROM, separate watchdog outputs, backup-battery switchover, and a $\overline{\text{RESET}}$ output that is valid with V_{CC} down to 1V. The MAX691A/MAX800L have a 4.65V typical reset-threshold voltage, and the MAX693A/MAX800Ms' reset threshold is 4.4V typical. The MAX800L/MAX800M guarantee power-fail accuracies to ±2%.

Applications

Computers
Controllers
Intelligent Instruments
Automotive Systems
Critical µP Power Monitoring

Typical Operating Circuit



Features

- ♦ **200ms Power-OK/Reset Timeout Period**
- ♦ **1µA Standby Current, 30µA Operating Current**
- ♦ **On-Board Gating of Chip-Enable Signals, 10ns max Delay**
- ♦ **MaxCap™ or SuperCap™ Compatible**
- ♦ **Guaranteed $\overline{\text{RESET}}$ Assertion to V_{CC} = +1V**
- ♦ **Voltage Monitor for Power-Fail or Low-Battery Warning**
- ♦ **Power-Fail Accuracy Guaranteed to ±2% (MAX800L/M)**
- ♦ **Available in 16-Pin Narrow SO, Plastic DIP, and TSSOP Packages**

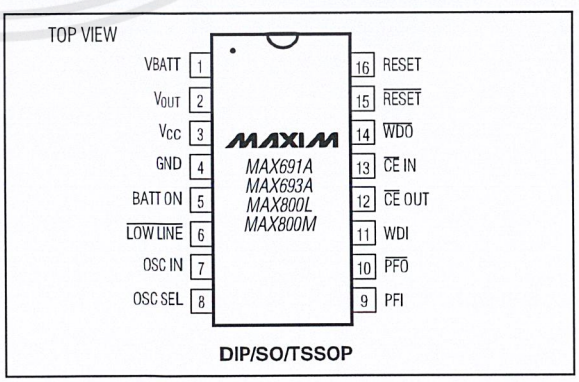
Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX691ACUE	0°C to +70°C	16 TSSOP
MAX691ACSE	0°C to +70°C	16 Narrow SO
MAX691ACWE	0°C to +70°C	16 Wide SO
MAX691ACPE	0°C to +70°C	16 Plastic DIP
MAX691AC/D	0°C to +70°C	Dice*
MAX691AEUE	0°C to +70°C	16 TSSOP
MAX691AESE	-40°C to +85°C	16 Narrow SO
MAX691AEWE	-40°C to +85°C	16 Wide SO
MAX691AEPE	-40°C to +85°C	16 Plastic DIP
MAX691AEJE	-40°C to +85°C	16 CERDIP
MAX691AMJE	-55°C to +125°C	16 CERDIP

Ordering Information continued on last page.

**Dice are specified at T_A = +25°C, DC parameters only.*

Pin Configuration



SuperCap is a registered trademark of Baknor Industries. MaxCap is a registered trademark of The Carborundum Corp.

For free samples and the latest literature, visit www.maxim-ic.com or phone 1-800-998-8800. For small orders, phone 1-800-835-8769.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

Terminal Voltage (with respect to GND)
- V_{CC} ..... -0.3V to +6V
- VBATT ..... -0.3V to +6V
- All Other Inputs ..... -0.3V to (V_{OUT} + 0.3V)

Input Current
- V_{CC} Peak 1.0A
- V_{CC} Continuous 250mA
- VBATT Peak 250mA
- VBATT Continuous 25mA
- GND, BATT ON 100mA
- All Other Outputs 25mA

Continuous Power Dissipation (T_A = +70°C)
- TSSOP (derate 6.70mW/°C above +70°C) 533mW
- Narrow SO (derate 8.70mW/°C above +70°C) 696mW
- Wide SO (derate 9.52mW/°C above +70°C) 762mW
- Plastic DIP (derate 10.53mW/°C above +70°C) 842mW
- CERDIP (derate 10.00mW/°C above +70°C) 800mW

Operating Temperature Ranges
- MAX69_AC_ _/MAX800_C_ _ ..... 0°C to +70°C
- MAX69_AE_ _/MAX800_E_ _ ..... -40°C to +85°C
- MAX69_AMJE ..... -55°C to +125°C

Storage Temperature Range ..... -65°C to +160°C

Lead Temperature (soldering, 10s) ..... +300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(MAX691A, MAX800L: V_{CC} = +4.75V to +5.5V; MAX693A, MAX800M: V_{CC} = +4.5V to +5.5V; VBATT = 2.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS			MIN	TYP	MAX	UNITS
Operating Voltage Range, V_{CC}, VBATT (Note 1)				0		5.5	V
V_{OUT} Output	V_{CC} = 4.5V	I_{OUT} = 25mA			V_{CC} - 0.02	V_{CC} - 0.05	V
		I_{OUT} = 250mA	MAX69_AC		V_{CC} - 0.2	V_{CC} - 0.3	
			MAX69_AE, MAX800_C/E		V_{CC} - 0.2	V_{CC} - 0.35	
			MAX69_A/M			V_{CC} - 0.40	
		I_{OUT} = 210mA	MAX69_AC/AE, MAX800_C/E		V_{CC} - 0.17	V_{CC} - 0.3V	
V_{CC}-to-V_{OUT} On-Resistance	V_{CC} = 4.5V	MAX69_AC, MAX800_C			0.8	1.2	Ω
		MAX69_AE, MAX800_E			0.8	1.4	
		MAX69_A/M			0.8	1.6	
V_{OUT} in Battery-Backup Mode	VBATT = 4.5V, I_{OUT} = 20mA			VBATT - 0.3			V
	VBATT = 2.8V, I_{OUT} = 10mA			VBATT - 0.25			
	VBATT = 2.0V, I_{OUT} = 5mA			VBATT - 0.15			
VBATT-to-V_{OUT} On-Resistance	VBATT = 4.5V					15	Ω
	VBATT = 2.8V					25	
	VBATT = 2.0V					30	
Supply Current in Normal Operating Mode (excludes I_{OUT})	V_{CC} > VBATT - 1V				30	100	µA
Supply Current in Battery-Backup Mode (excludes I_{OUT}) (Note 2)	V_{CC} < VBATT - 1.2V, VBATT = 2.8V	T_A = +25°C			0.04	1	µA
		T_A = T_{MIN} + T_{MIN}				5	
VBATT Standby Current (Note 3)	VBATT + 0.2V ≤ V_{CC}	T_A = +25°C		-0.1		0.02	µA
		T_A = T_{MIN} + T_{MIN}		-1.0		0.02	
Battery Switchover Threshold	Power-up				VBATT + 0.3		V
	Power-down				VBATT - 0.3		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued)

(MAX691A, MAX800L: V_{CC} = +4.75V to +5.5V; MAX693A, MAX800M: V_{CC} = +4.5V to +5.5V; VBATT = 2.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Battery Switchover Hysteresis			60		mV
BATT ON Output Low Voltage	I_{SINK} = 3.2mA		0.1	0.4	V
	I_{SINK} = 25mA		0.7	1.5	
BATT ON Output Short-Circuit Current	Sink current		60		mA
	Source current	1	15	100	µA
RESET AND WATCHDOG TIMER					
Reset Threshold Voltage	MAX691A, MAX800L	4.50	4.65	4.75	V
	MAX693A, MAX800M	4.25	4.40	4.50	
	MAX800L, T_A = +25°C, V_{CC} falling	4.55		4.70	
	MAX800M, T_A = +25°C, V_{CC} falling	4.30		4.45	
Reset Threshold Hysteresis			15		mV
V_{CC} to RESET Delay	Power-down		80		µs
LOW LINE-to-RESET Delay			800		ns
Reset Active Timeout Period, Internal Oscillator	Power-up	140	200	280	ms
Reset Active Timeout Period, External Clock (Note 4)	Power-up		2048		Clock Cycles
Watchdog Timeout Period, Internal Oscillator	Long period	1.0	1.6	2.25	sec
	Short period	70	100	140	ms
Watchdog Timeout Period, External Clock (Note 4)	Long period		4096		Clock Cycles
	Short period		1024		
Minimum Watchdog Input Pulse Width	V_{IL} = 0.8V, V_{IH} = 0.75 x V_{CC}	100			ns
RESET Output Voltage	I_{SINK} = 50µA, V_{CC} = 1V, VBATT = 0V, V_{CC} falling		0.004	0.3	V
	I_{SINK} = 3.2mA, V_{CC} = 4.25V		0.1	0.4	
	I_{SOURCE} = 1.6mA, V_{CC} = 5V	3.5			
RESET Output Short-Circuit Current	Output source current		7	20	mA
RESET Output Voltage Low (Note 5)	I_{SINK} = 3.2mA	0.1	0.4		V
LOW LINE Output Voltage	I_{SINK} = 3.2mA, V_{CC} = 4.25V			0.4	V
	I_{SOURCE} = 1µA, V_{CC} = 5V	3.5			
LOW LINE Output Short-Circuit Current	Output source current	1	15	100	µA
WDO Output Voltage	I_{SINK} = 3.2mA			0.4	V
	I_{SOURCE} = 500µA, V_{CC} = 5V	3.5			
WDO Output Short-Circuit Current	Output source current		3	10	mA
WDI Threshold Voltage (Note 6)	V_{IH}	0.75 x V_{CC}			V
	V_{IL}			0.8	
WDI Input Current	WDI = 0V	-50	-10		µA
	WDI = V_{OUT}		20	50	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued)

(MAX691A, MAX800L: V_{CC} = +4.75V to +5.5V; MAX693A, MAX800M: V_{CC} = +4.5V to +5.5V; VBATT = 2.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
POWER-FAIL COMPARATOR					
PFI Input Threshold	MAX69_AC/AE/AM, V_{CC} = 5V	1.2	1.25	1.3	V
	MAX800_C/E, V_{CC} = 5V	1.225	1.25	1.275	
PFI Leakage Current			±0.01	±25	nA
$\overline{PFO}$ Output Voltage	I_{SINK} = 3.2mA			0.4	V
	I_{SOURCE} = 1µA, V_{CC} = 5V	3.5			
$\overline{PFO}$ Output Short-Circuit Current	Output source current	1	15	100	µA
PFI-to-PFO Delay	V_{IN} = -20mV, V_{OD} = 15mV		25		µs
	V_{IN} = 20mV, V_{OD} = 15mV		60		
CHIP-ENABLE GATING					
$\overline{CE}$ IN Leakage Current	Disable mode		±0.005	±1	µA
$\overline{CE}$ IN-to-$\overline{CE}$ OUT Resistance (Note 7)	Enable mode		75	150	Ω
$\overline{CE}$ OUT Short-Circuit Current (Reset Active)	Disable mode, $\overline{CE}$ OUT = 0V	0.1	0.75	2.0	mA
$\overline{CE}$ IN-to-$\overline{CE}$ OUT Propagation Delay (Note 8)	50Ω source impedance driver, C_{LOAD} = 50pF		6	10	ns
$\overline{CE}$ OUT Output Voltage High (Reset Active)	V_{CC} = 5V, I_{OUT} = -100µA	3.5			V
	V_{CC} = 0V, VBATT = 2.8V, I_{OUT} = 1µA	2.7			
RESET-to-$\overline{CE}$ OUT Delay	Power-down		12		µs
INTERNAL OSCILLATOR					
OSC IN Leakage Current	OSC SEL = 0V		0.10	±5	µA
OSC IN Input Pull-Up Current	OSC SEL = V_{OUT} or floating, OSC IN = 0V		10	100	µA
OSC SEL Input Pull-Up Current	OSC SEL = 0V		10	100	µA
OSC IN Frequency Range	OSC SEL = 0V		50		kHz
OSC IN External Oscillator Threshold Voltage	V_{IH}	V_{OUT} - 0.3	V_{OUT} - 0.6		V
	V_{IL}		3.65	2.00	
OSC IN Frequency with External Capacitor	OSC SEL = 0V, COSC = 47pF		100		kHz

Note 1: Either V_{CC} or VBATT can go to 0V, if the other is greater than 2.0V.

Note 2: The supply current drawn by the MAX691A/MAX800L/MAX800M from the battery excluding I_{OUT} typically goes to 10µA when (VBATT - 1V) < V_{CC} < VBATT. In most applications, this is a brief period as V_{CC} falls through this region.

Note 3: "+" = battery-discharging current, "--" = battery-charging current.

Note 4: Although presented as typical values, the number of clock cycles for the reset and watchdog timeout periods are fixed and do not vary with process or temperature.

Note 5: RESET is an open-drain output and sinks current only.

Note 6: WDI is internally connected to a voltage divider between V_{OUT} and GND. If unconnected, WDI is driven to 1.6V (typ), disabling the watchdog function.

Note 7: The chip-enable resistance is tested with V_{CC} = +4.75V for the MAX691A/MAX800L and V_{CC} = +4.5V for the MAX693A/MAX800M. $\overline{CE}$ IN = $\overline{CE}$ OUT = V_{CC} / 2.

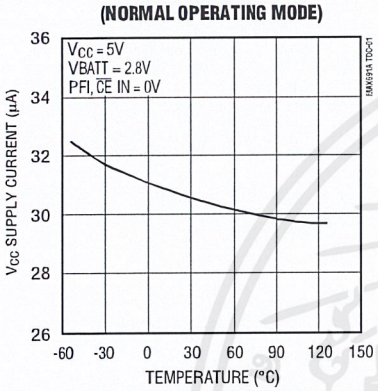
Note 8: The chip-enable propagation delay is measured from the 50% point at $\overline{CE}$ IN to the 50% point at $\overline{CE}$ OUT.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

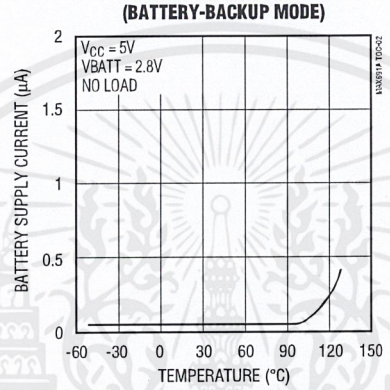
Typical Operating Characteristics

(T_A = +25°C, unless otherwise noted.)

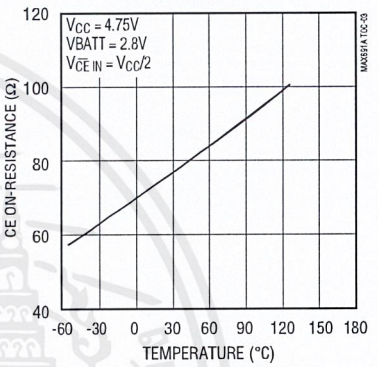
V_{CC} SUPPLY CURRENT vs. TEMPERATURE (NORMAL OPERATING MODE)



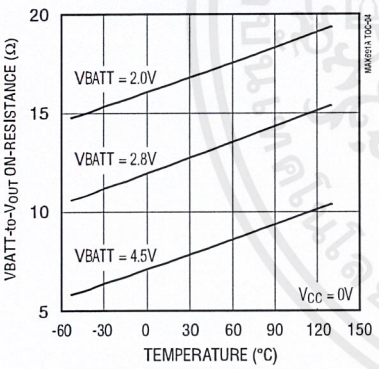
BATTERY SUPPLY CURRENT vs. TEMPERATURE (BATTERY-BACKUP MODE)



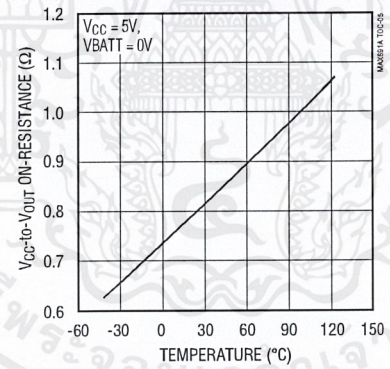
CHIP-ENABLE ON-RESISTANCE vs. TEMPERATURE



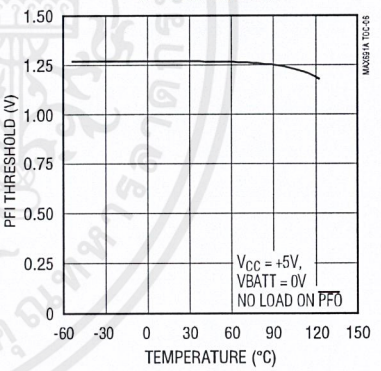
VBATT to V_{OUT} ON-RESISTANCE vs. TEMPERATURE



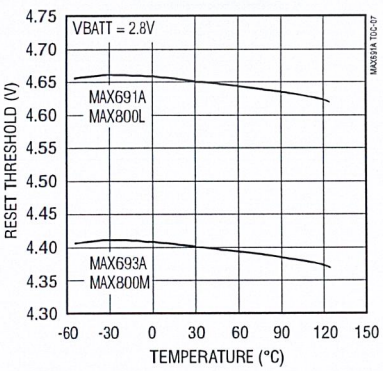
V_{CC} to V_{OUT} ON-RESISTANCE vs. TEMPERATURE



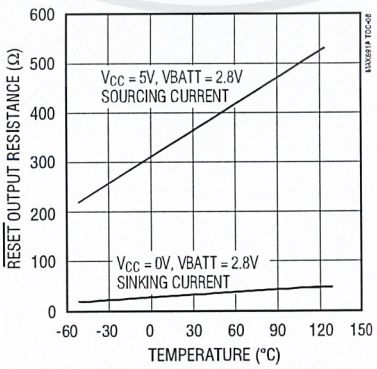
PFI THRESHOLD vs. TEMPERATURE



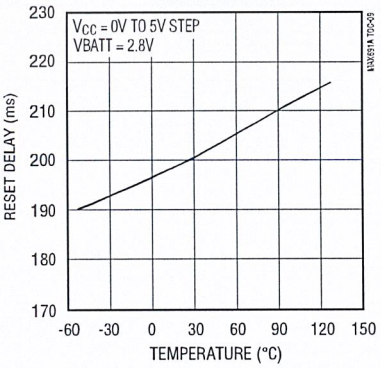
RESET THRESHOLD vs. TEMPERATURE



$\overline{RESET}$ OUTPUT RESISTANCE vs. TEMPERATURE



RESET DELAY vs. TEMPERATURE



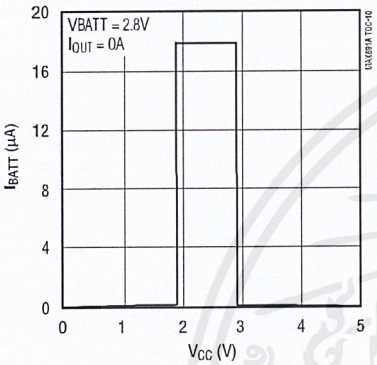
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

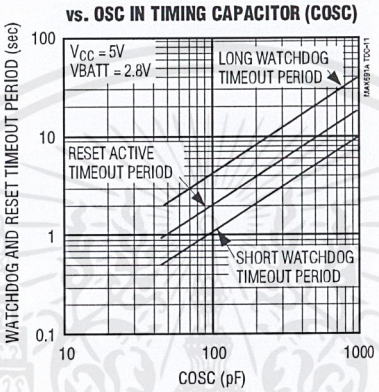
Typical Operating Characteristics (continued)

(T_A = +25°C, unless otherwise noted.)

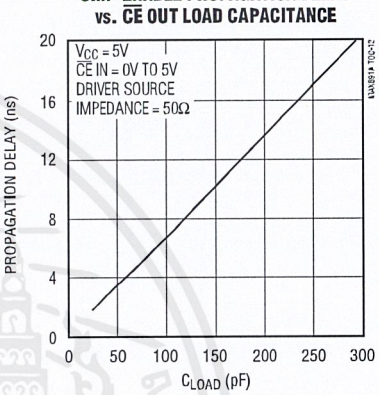
BATTERY CURRENT vs. INPUT SUPPLY VOLTAGE



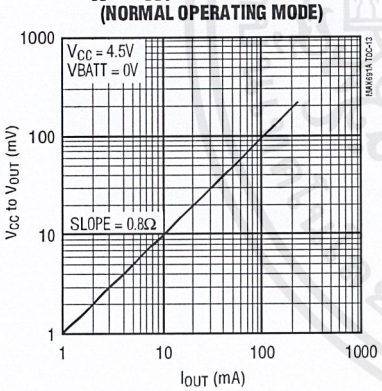
WATCHDOG AND RESET TIMEOUT PERIOD vs. OSC IN TIMING CAPACITOR (COSC)



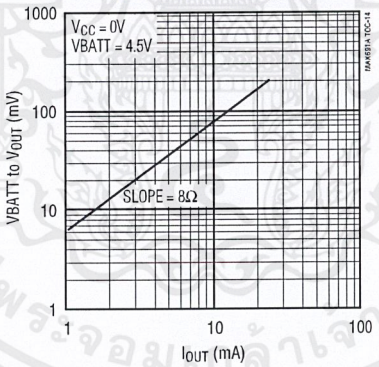
CHIP-ENABLE PROPAGATION DELAY vs. $\overline{CE}$ OUT LOAD CAPACITANCE



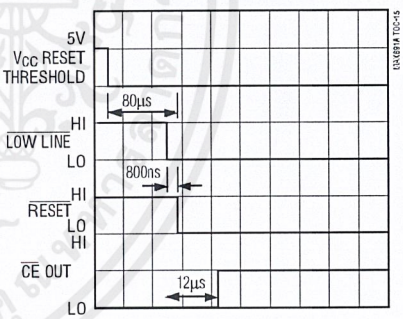
V_{CC} to V_{OUT} vs. OUTPUT CURRENT (NORMAL OPERATING MODE)



VBATT to V_{OUT} vs. OUTPUT CURRENT (BATTERY-BACKUP MODE)



V_{CC} to $\overline{LOW\ LINE}$ AND $\overline{CE}$ OUT DELAY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description

PIN	NAME	FUNCTION
1	VBATT	Battery-Backup Input. Connect to external battery or capacitor and charging circuit. If backup battery is not used, connect to GND.
2	V_{OUT}	Output Supply Voltage. When V_{CC} is greater than VBATT and above the reset threshold, V_{OUT} connects to V_{CC}. When V_{CC} falls below VBATT and is below the reset threshold, V_{OUT} connects to VBATT. Connect a 0.1µF capacitor from V_{OUT} to GND. Connect V_{OUT} to V_{CC} if no backup battery is used.
3	V_{CC}	Input Supply Voltage, 5V input.
4	GND	Ground. 0V reference for all signals.
5	BATT ON	Battery On Output. When V_{OUT} switches to VBATT, BATT ON goes high. When V_{OUT} switches to V_{CC}, BATT ON goes low. Connect the base of a PNP through a current-limiting resistor to BATT ON for V_{OUT} current requirements greater than 250mA.
6	$\overline{\text{LOW LINE}}$	$\overline{\text{LOW LINE}}$ output goes low when V_{CC} falls below the reset threshold. It returns high as soon as V_{CC} rises above the reset threshold.
7	OSC IN	External Oscillator Input. When OSC SEL is unconnected or driven high, a 10µA pull-up connects from V_{OUT} to OSC IN, the internal oscillator sets the reset and watchdog timeout periods, and OSC IN selects between fast and slow watchdog timeout periods. When OSC SEL is driven low, the reset and watchdog timeout periods may be set either by a capacitor from OSC IN to ground or by an external clock at OSC IN (Figure 3).
8	OSC SEL	Oscillator Select. When OSC SEL is unconnected or driven high, the internal oscillator sets the reset delay and watchdog timeout period. When OSC SEL is low, the external oscillator input (OSC IN) is enabled (Table 1). OSC SEL has a 10µA internal pull-up.
9	PFI	Power-Fail Input. This is the noninverting input to the power-fail comparator. When PFI is less than 1.25V, $\overline{\text{PFO}}$ goes low. When PFI is not used, connect PFI to GND or V_{OUT}.
10	$\overline{\text{PFO}}$	Power-Fail Output. This is the output of the power-fail comparator. $\overline{\text{PFO}}$ goes low when PFI is less than 1.25V. This is an uncommitted comparator, and has no effect on any other internal circuitry.
11	WDI	Watchdog Input. WDI is a three-level input. If WDI remains either high or low for longer than the watchdog timeout period, $\overline{\text{WDO}}$ goes low and reset is asserted for the reset timeout period. $\overline{\text{WDO}}$ remains low until the next transition at WDI. Leaving WDI unconnected disables the watchdog function. WDI connects to an internal voltage divider between V_{OUT} and GND, which sets it to mid-supply when left unconnected.
12	$\overline{\text{CE}}$ OUT	Chip-Enable Output. $\overline{\text{CE}}$ OUT goes low only when $\overline{\text{CE}}$ IN is low and V_{CC} is above the reset threshold. If CE IN is low when reset is asserted, $\overline{\text{CE}}$ OUT will stay low for 15µs or until $\overline{\text{CE}}$ IN goes high, whichever occurs first.
13	$\overline{\text{CE}}$ IN	Chip-Enable Input. The input to chip-enable gating circuit. If $\overline{\text{CE}}$ IN is not used, connect $\overline{\text{CE}}$ IN to GND or V_{OUT}.
14	$\overline{\text{WDO}}$	Watchdog Output. If WDI remains high or low longer than the watchdog timeout period, $\overline{\text{WDO}}$ goes low and reset is asserted for the reset timeout period. $\overline{\text{WDO}}$ returns high on the next transition at WDI. $\overline{\text{WDO}}$ remains high if WDI is unconnected.
15	$\overline{\text{RESET}}$	$\overline{\text{RESET}}$ Output goes low whenever V_{CC} falls below the reset threshold. $\overline{\text{RESET}}$ will remain low typically for 200ms after V_{CC} crosses the reset threshold on power-up.
16	RESET	RESET is an active-high output. It is open drain, and the inverse of $\overline{\text{RESET}}$.

Detailed Description

$\overline{\text{RESET}}$ and RESET Outputs

The MAX691A/MAX693A/MAX800L/MAX800M's $\overline{\text{RESET}}$ and RESET outputs ensure that the µP (with reset inputs asserted either high or low) powers up in a known state, and prevents code-execution errors during power-down or brownout conditions.

The $\overline{\text{RESET}}$ output is active low, and typically sinks 3.2mA at 0.1V saturation voltage in its active state. When deasserted, $\overline{\text{RESET}}$ sources 1.6mA at typically V_{OUT} - 0.5V. RESET output is open drain, active high, and typically sinks 3.2mA with a saturation voltage of 0.1V. When no backup battery is used, $\overline{\text{RESET}}$ output is guaranteed to be valid down to V_{CC} = 1V, and an external 10kΩ pull-down resistor on $\overline{\text{RESET}}$ insures that it will be valid with V_{CC} down to GND (Figure 1). As V_{CC} goes below 1V, the gate drive to the $\overline{\text{RESET}}$ output switch reduces accordingly, increasing the $R_{DS(ON)}$ and the saturation voltage. The 10kΩ pull-down resistor insures the parallel combination of switch plus resistor is around 10kΩ and the output saturation voltage is below 0.4V while sinking 40µA. When using a 10kΩ external pull-down resistor, the high state for $\overline{\text{RESET}}$ output with V_{CC} = 4.75V will be 4.5V typical. For battery voltages ≥ 2V connected to VBATT, RESET and $\overline{\text{RESET}}$ remain valid for V_{CC} from 0V to 5.5V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

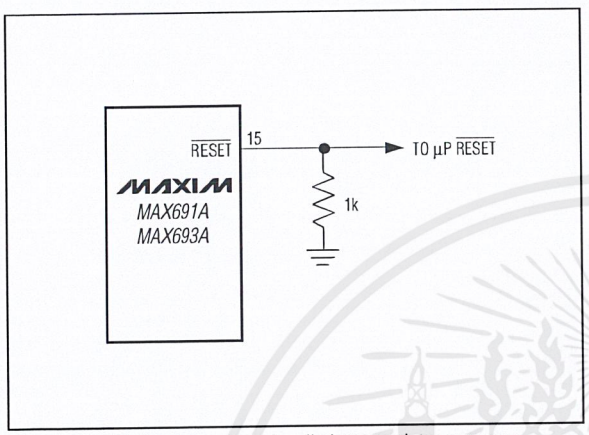


Figure 1. Adding an external pull-down resistor ensures RESET is valid with V_{CC} down to GND.

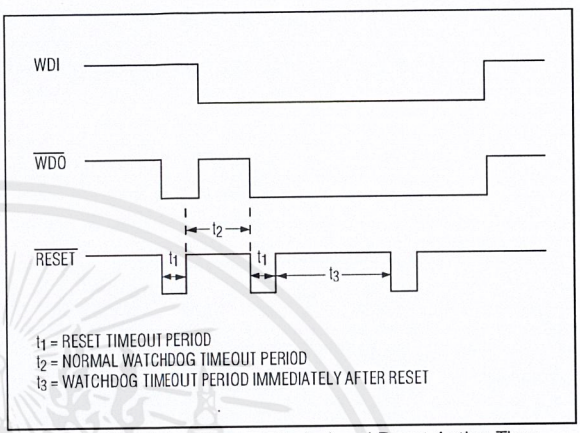


Figure 2. Watchdog Timeout Period and Reset Active Time

RESET and RESET are asserted when V_{CC} falls below the reset threshold (4.65V for the MAX691A/MAX800L, 4.4V for the MAX693A/MAX800M) and remain asserted for 200ms typ after V_{CC} rises above the reset threshold on power-up (Figure 5). The devices' battery-switchover comparator does not affect reset assertion. However, both reset outputs are asserted in battery-backup mode since V_{CC} must be below the reset threshold to enter this mode.

Watchdog Function

The watchdog monitors µP activity via the Watchdog Input (WDI). If the µP becomes inactive, RESET and RESET are asserted. To use the watchdog function, connect WDI to a bus line or µP I/O line. If WDI remains high or low for longer than the watchdog timeout period (1.6sec nominal), WDO, RESET, and RESET are asserted (see *RESET and RESET Outputs* section, and the *Watchdog Output* discussion on this page).

Watchdog Input

A change of state (high to low, low to high, or a minimum 100ns pulse) at the WDI during the watchdog period resets the watchdog timer. The watchdog default timeout is 1.6sec.

To disable the watchdog function, leave WDI floating. An internal resistor network (100kΩ equivalent impedance at WDI) biases WDI to approximately 1.6V. Internal comparators detect this level and disable the watchdog timer. When V_{CC} is below the reset threshold, the watchdog function is disabled and WDI is disconnected from its internal resistor network, thus becoming high impedance.

Watchdog Output

The Watchdog Output (WDO) remains high if there is a transition or pulse at WDI during the watchdog timeout period. The watchdog function is disabled and WDO is a logic high when V_{CC} is below the reset threshold, battery-backup mode is enabled, or WDI is an open circuit. In watchdog mode, if no transition occurs at WDI during the watchdog timeout period, RESET and RESET are asserted for the reset timeout period (200ms typical). WDO goes low and remains low until the next transition at WDI (Figure 2). If WDI is held high or low indefinitely, RESET and RESET will generate 200ms pulses every 1.6sec. WDO has a 2 x TTL output characteristic.

Selecting an Alternative Watchdog and Reset Timeout Period

The OSC SEL and OSC IN inputs control the watchdog and reset timeout periods. Floating OSC SEL and OSC IN or tying them both to V_{OUT} selects the nominal 1.6sec watchdog timeout period and 200ms reset timeout period. Connecting OSC IN to GND and floating or connecting OSC SEL to V_{OUT} selects the 100ms normal watchdog timeout delay and 1.6sec delay immediately after reset. The reset timeout delay remains 200ms (Figure 2). Select alternative timeout periods by connecting OSC SEL to GND and connecting a capacitor between OSC IN and GND, or by externally driving OSC IN (Table 1 and Figure 3). OSC IN is internally connected to a ±100nA (typ) current source that charges and discharges the timing capacitor to create the oscillator frequency, which sets the reset and watchdog timeout periods (see *Connecting a Timing Capacitor at OSC IN* in the *Applications Information* section).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Reset Pulse Width and Watchdog Timeout Selections

OSC SEL	OSC IN	Watchdog Timeout Period		Reset Timeout Period
		Normal	Immediately After Reset	
Low	External Clock Input	1024 clks	4096 clks	2048 clks
Low	External Capacitor	(600/47pF x C)ms	(2.4/47pF x C)sec	(1200/47pF x C)ms
Floating	Low	100ms	1.6sec	200ms
Floating	Floating	1.6sec	1.6sec	200ms

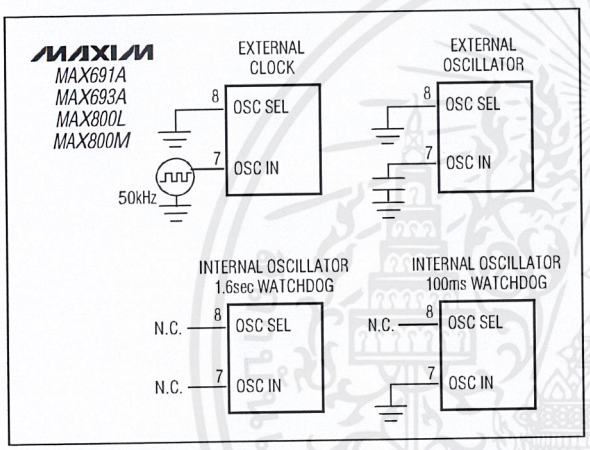


Figure 3. Oscillator Circuits

Chip-Enable Signal Gating

The MAX691A/MAX693A/MAX800L/MAX800M provide internal gating of chip-enable (CE) signals to prevent erroneous data from being written to CMOS RAM in the event of a power failure. During normal operation, the CE gate is enabled and passes all CE transitions. When reset is asserted, this path becomes disabled, preventing erroneous data from corrupting the CMOS RAM. All these parts use a series transmission gate from $\overline{CE}$ IN to $\overline{CE}$ OUT (Figure 4).

The 10ns max CE propagation delay from $\overline{CE}$ IN to $\overline{CE}$ OUT enables the parts to be used with most µPs.

Chip-Enable Input

The Chip-Enable Input ($\overline{CE}$ IN) is high impedance (disabled mode) while RESET and $\overline{RESET}$ are asserted.

During a power-down sequence where V_{CC} falls below the reset threshold or a watchdog fault, $\overline{CE}$ IN assumes a high-impedance state when the voltage at $\overline{CE}$ IN goes high or 15µs after reset is asserted, whichever occurs first (Figure 5).

During a power-up sequence, $\overline{CE}$ IN remains high impedance, regardless of $\overline{CE}$ IN activity, until reset is deasserted following the reset timeout period.

In the high-impedance mode, the leakage currents into this terminal are ±1µA max over temperature. In the low-impedance mode, the impedance of $\overline{CE}$ IN appears as a 75Ω resistor in series with the load at $\overline{CE}$ OUT.

The propagation delay through the CE transmission gate depends on both the source impedance of the drive to $\overline{CE}$ IN and the capacitive loading on the Chip-Enable Output ($\overline{CE}$ OUT) (see Chip-Enable Propagation Delay vs. $\overline{CE}$ OUT Load Capacitance in the *Typical Operating Characteristics*). The CE propagation delay is production tested from the 50% point of $\overline{CE}$ IN to the 50% point of $\overline{CE}$ OUT using a 50Ω driver and 50pF of load capacitance (Figure 6). For minimum propagation delay, minimize the capacitive load at $\overline{CE}$ OUT, and use a low output-impedance driver.

Chip-Enable Output

In the enabled mode, the impedance of $\overline{CE}$ OUT is equivalent to 75Ω in series with the source driving $\overline{CE}$ IN. In the disabled mode, the 75Ω transmission gate is off and $\overline{CE}$ OUT is actively pulled to V_{OUT}. This source turns off when the transmission gate is enabled.

$\overline{LOW\ LINE}$ Output

$\overline{LOW\ LINE}$ is the buffered output of the reset threshold comparator. $\overline{LOW\ LINE}$ typically sinks 3.2mA at 0.1V. For normal operation (V_{CC} above the $\overline{LOW\ LINE}$ threshold), $\overline{LOW\ LINE}$ is pulled to V_{OUT}.

Power-Fail Comparator

The power-fail comparator is an uncommitted comparator that has no effect on the other functions of the IC. Common uses include low-battery indication (Figure 7), and early power-fail warning (see *Typical Operating Circuit*).

Power-Fail Input

Power Fail Input (PFI) is the input to the power-fail comparator. It has a guaranteed input leakage of ±25nA max over temperature. The typical comparator delay is 25µs from V_{IL} to V_{OL} (power failing), and 60µs from V_{IH} to V_{OH} (power being restored). If PFI is not used, connect it to ground.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

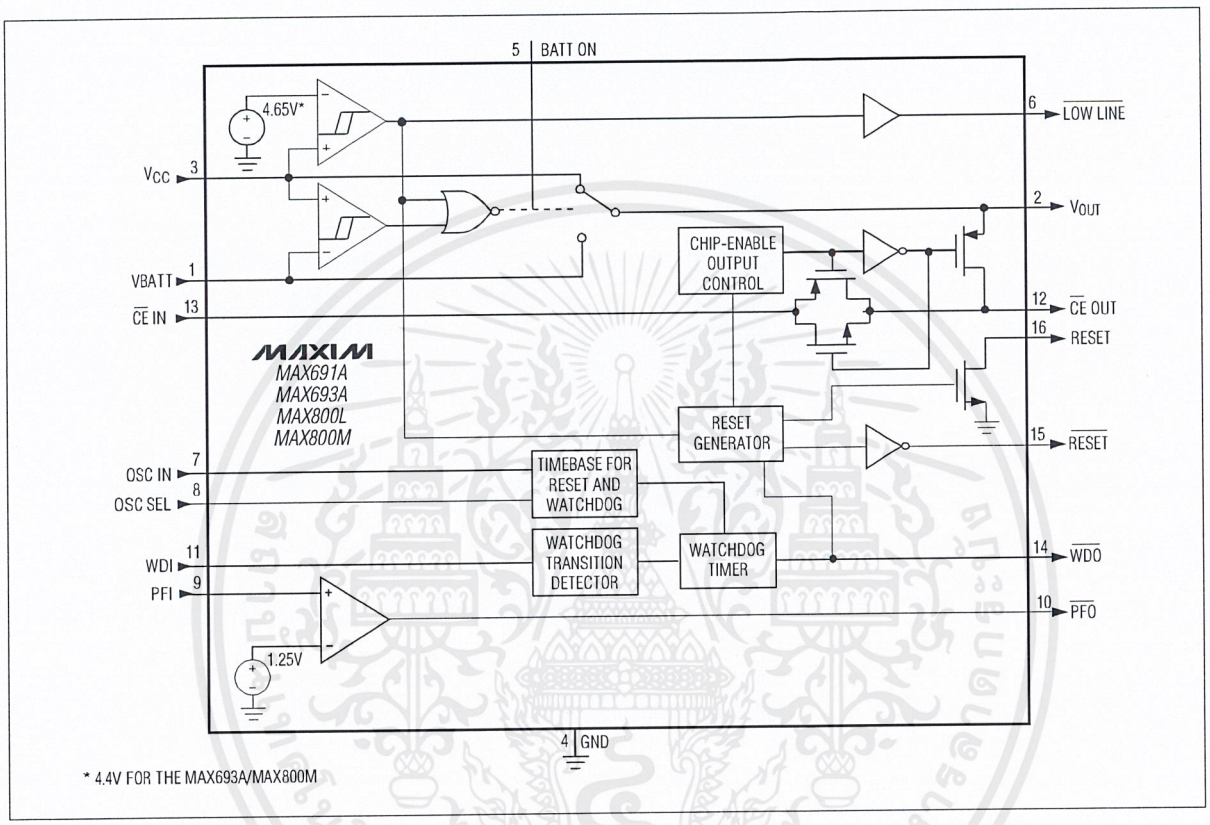


Figure 4. MAX691A/MAX693A/MAX800L/MAX800M Block Diagram

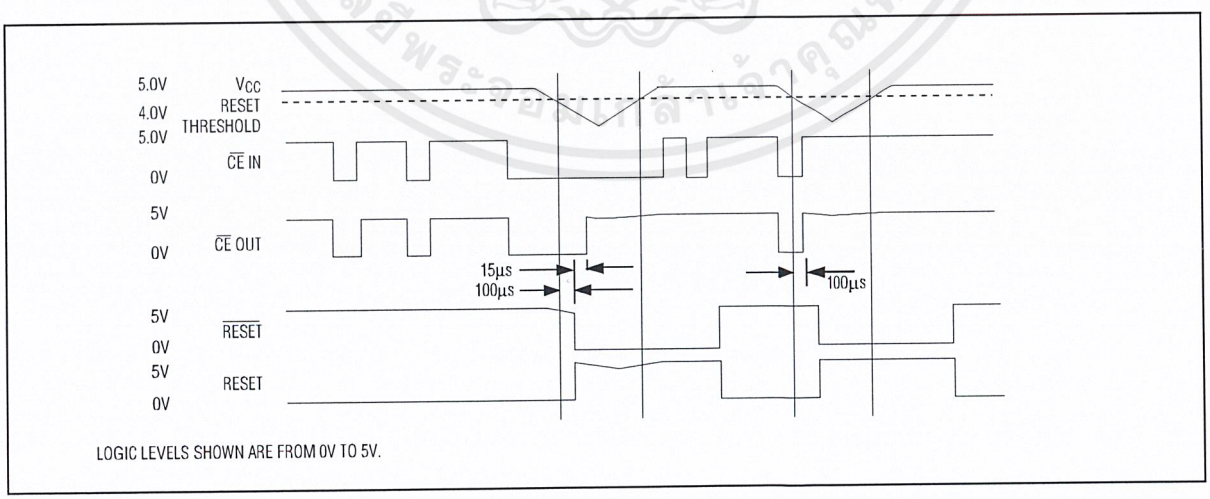


Figure 5. Reset and Chip-Enable Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

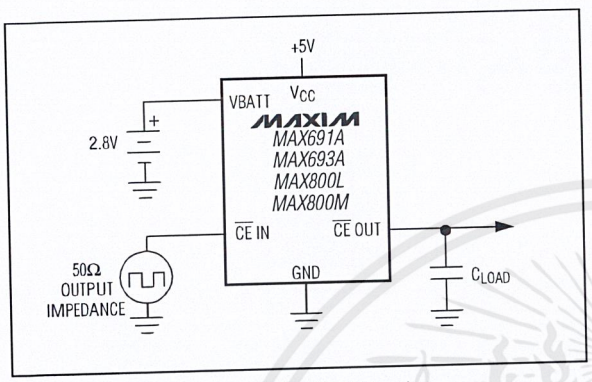


Figure 6. CE Propagation Delay Test Circuit

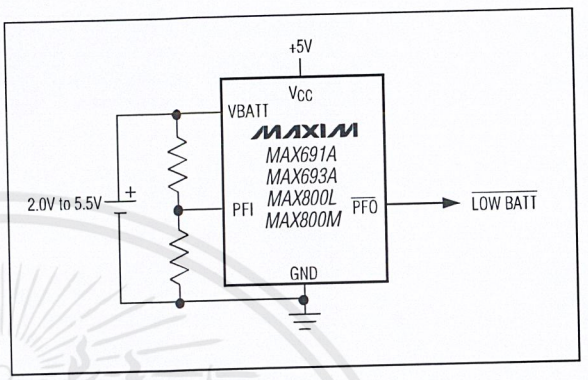


Figure 7. Low-Battery Indicator

Table 2. Input and Output Status in Battery-Backup Mode

PIN	NAME	STATUS
1	VBATT	Supply current is 1µA max.
2	V_{OUT}	V_{OUT} is connected to VBATT through an internal PMOS switch.
3	V_{CC}	Battery switchover comparator monitors V_{CC} for active switchover.
4	GND	GND 0V, 0V reference for all signals.
5	BATT ON	Logic high. The open-circuit output is equal to V_{OUT}.
6	$\overline{\text{LOWLINE}}$	Logic low*
7	OSC IN	OSC IN is ignored.
8	OSC SEL	OSC SEL is ignored.
9	PFI	The power-fail comparator remains active in the battery-backup mode for $V_{CC} \geq$ VBATT - 1.2V typ.
10	$\overline{\text{PFO}}$	The power-fail comparator remains active in the battery-backup mode for $V_{CC} \geq$ VBATT - 1.2V typ. Below this voltage, PFO is forced low.
11	WDI	Watchdog is ignored.
12	$\overline{\text{CE OUT}}$	Logic high. The open-circuit voltage is equal to V_{OUT}.
13	$\overline{\text{CE IN}}$	High impedance
14	$\overline{\text{WDO}}$	Logic high. The open-circuit voltage is equal to V_{OUT}.
15	$\overline{\text{RESET}}$	Logic low*
16	RESET	High impedance*

** V_{CC} must be below the reset threshold to enter battery-backup mode.*

Power-Fail Output

The Power-Fail Output ($\overline{\text{PFO}}$) goes low when PFI goes below 1.25V. It typically sinks 3.2mA with a saturation voltage of 0.1V. With PFI above 1.25V, $\overline{\text{PFO}}$ is actively pulled to V_{OUT}.

Battery-Backup Mode

Two conditions are required to switch to battery-backup mode: 1) V_{CC} must be below the reset threshold, and 2) V_{CC} must be below VBATT. Table 2 lists the status of the inputs and outputs in battery-backup mode.

Battery On Output

The Battery On (BATT ON) output indicates the status of the internal V_{CC}/battery-switchover comparator, which controls the internal V_{CC} and VBATT switches. For V_{CC} greater than VBATT (ignoring the small hysteresis effect), BATT ON typically sinks 3.2mA at 0.1V saturation voltage. In battery-backup mode, this terminal sources approximately 10µA from V_{OUT}. Use BATT ON to indicate battery-switchover status or to supply base drive to an external pass transistor for higher-current applications (see *Typical Operating Circuit*).

Input Supply Voltage

The Input Supply Voltage (V_{CC}) should be a regulated 5V. V_{CC} connects to V_{OUT} via a parallel diode and a large PMOS switch. The switch carries the entire current load for currents less than 250mA. The parallel diode carries any current in excess of 250mA. Both the switch and the diode have impedances less than 1Ω each. The maximum continuous current is 250mA, but power-on transients may reach a maximum of 1A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

Battery-Backup Input

The Battery-Backup Input (VBATT) is similar to the V_{CC} input except the PMOS switch and parallel diode are much smaller. Accordingly, the on-resistances of the diode and the switch are each approximately 10Ω. Continuous current should be limited to 25mA and peak currents (only during power-up) limited to 250mA. The reverse leakage of this input is less than 1µA over temperature and supply voltage (Figure 8).

Output Supply Voltage

The Output Supply Voltage (V_{OUT}) pin is internally connected to the substrate of the IC and supplies current to the external system and internal circuitry. All open-circuit outputs will, for example, assume the V_{OUT} voltage in their high states rather than the V_{CC} voltage. At the maximum source current of 250mA, V_{OUT} will typically be 200mV below V_{CC}. Decouple this terminal with a 0.1µF capacitor.

Applications Information

The MAX691A/MAX693A/MAX800L/MAX800M are not short-circuit protected. Shorting V_{OUT} to ground, other than power-up transients such as charging a decoupling capacitor, destroys the device.

All open-circuit outputs swing between V_{OUT} and GND rather than V_{CC} and GND.

If long leads connect to the chip inputs, insure that these leads are free from ringing and other conditions that would forward bias the chip's protection diodes.

There are three distinct modes of operation:

1) Normal operating mode with all circuitry powered up. Typical supply current from V_{CC} is 35µA while only leakage currents flow from the battery.
2) Battery-backup mode where V_{CC} is typically within 0.7V below VBATT. All circuitry is powered up and the supply current from the battery is typically less than 60µA.
3) Battery-backup mode where V_{CC} is less than VBATT by at least 0.7V. VBATT supply current is 1µA max.

Using SuperCap or MaxCap with the MAX691A/MAX693A/MAX800L/MAX800M

VBATT has the same operating voltage range as V_{CC}, and the battery switchover threshold voltages are typically ±30mV centered at VBATT, allowing use of a SuperCap and a simple charging circuit as a backup source (Figure 9).

If V_{CC} is above the reset threshold and VBATT is 0.5V above V_{CC}, current flows to V_{OUT} and V_{CC} from VBATT until the voltage at VBATT is less than 0.5V above V_{CC}. For example, with a SuperCap connected to VBATT and through a diode to V_{CC}, if V_{CC} quickly changes from 5.4V to 4.9V, the capacitor discharges through V_{OUT} and V_{CC} until VBATT reaches 5.1V typ. Leakage current through the SuperCap charging diode and the internal power diode eventually discharges the SuperCap to V_{CC}. Also, if V_{CC} and VBATT start from 0.1V above the reset threshold and power is lost at V_{CC}, the SuperCap on VBATT discharges through V_{CC} until VBATT reaches the reset threshold; then the battery-backup mode is initiated and the current through V_{CC} goes to zero.

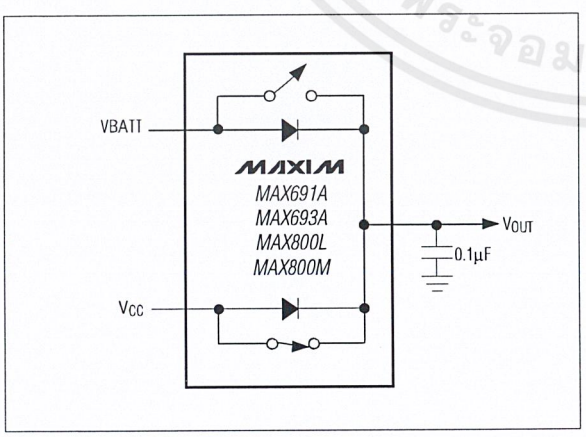


Figure 8. V_{CC} and VBATT to V_{OUT} Switch

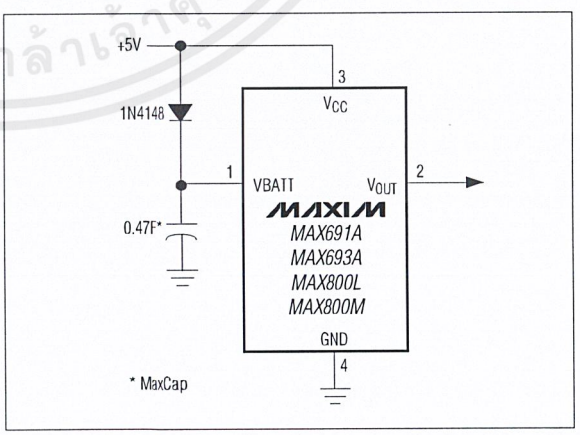


Figure 9. SuperCap or MaxCap on VBATT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

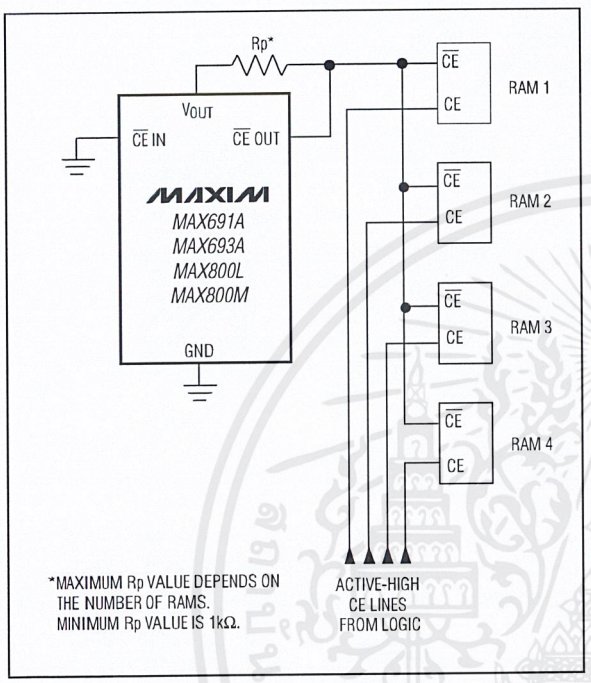


Figure 10. Alternate CE Gating

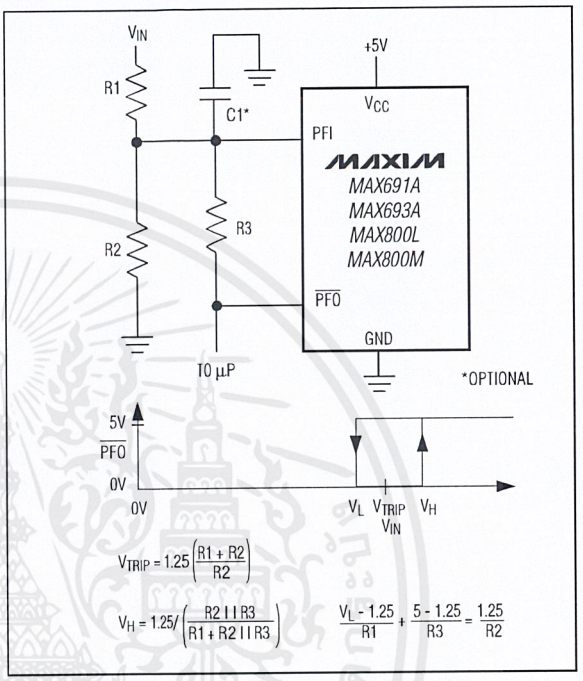


Figure 11. Adding Hysteresis to the Power-Fail Comparator

Using Separate Power Supplies for VBATT and V_{CC}

If using separate power supplies for V_{CC} and VBATT, VBATT must be less than 0.3V above V_{CC} when V_{CC} is above the reset threshold. As described in the previous section, if VBATT exceeds this limit and power is lost at V_{CC}, current flows continuously from VBATT to V_{CC} via the VBATT-to-V_{OUT} diode and the V_{OUT}-to-V_{CC} switch until the circuit is broken (Figure 8).

Alternate Chip-Enable Gating

Using memory devices with both CE and $\overline{CE}$ inputs allows the CE loop to be bypassed. To do this, connect $\overline{CE}$ IN to ground, pull up $\overline{CE}$ OUT to V_{OUT}, and connect $\overline{CE}$ OUT to the $\overline{CE}$ input of each memory device (Figure 10). The CE input of each part then connects directly to the chip-select logic, which does not have to be gated.

Adding Hysteresis to the Power-Fail Comparator

Hysteresis adds a noise margin to the power-fail comparator and prevents repeated triggering of $\overline{PFO}$ when V_{IN} is near the power-fail comparator trip point. Figure 11 shows how to add hysteresis to the power-fail com-

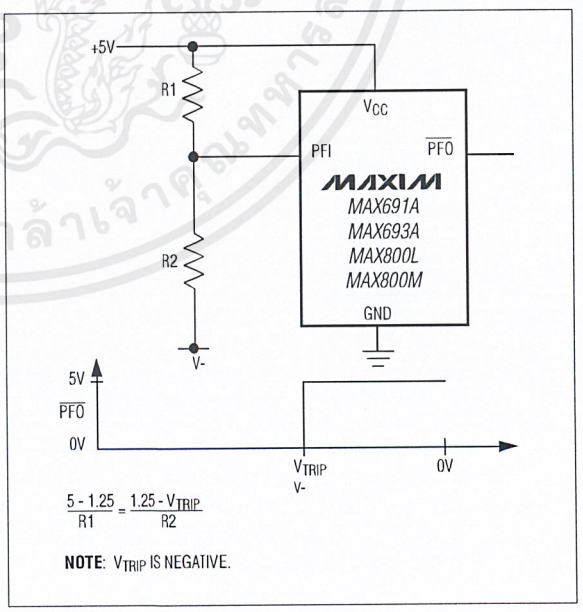


Figure 12. Monitoring a Negative Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

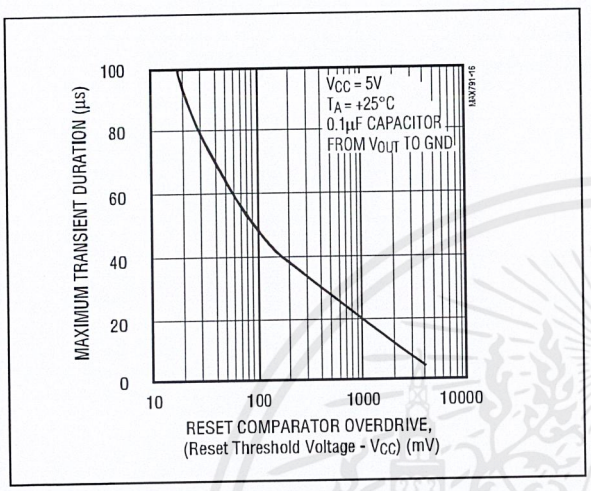


Figure 13. Maximum Transient Duration without Causing a Reset Pulse vs. Reset Comparator Overdrive

parator. Select the ratio of R1 and R2 such that PFI sees 1.25V when V_{IN} falls to the desired trip point (V_{TRIP}). Resistor R3 adds hysteresis. It will typically be an order of magnitude greater than R1 or R2. The current through R1 and R2 should be at least 1µA to ensure that the 25nA (max) PFI input current does not shift the trip point. R3 should be larger than 10kΩ to prevent it from loading down the $\overline{PFO}$ pin. Capacitor C1 adds noise rejection.

Monitoring a Negative Voltage

The power-fail comparator can be used to monitor a negative supply voltage using Figure 12's circuit. When the negative supply is valid, $\overline{PFO}$ is low. When the negative supply voltage drops, $\overline{PFO}$ goes high. This circuit's accuracy is affected by the PFI threshold tolerance, the V_{CC} voltage, and resistors R1 and R2.

Backup-Battery Replacement

The backup battery may be disconnected while V_{CC} is above the reset threshold. No precautions are necessary to avoid spurious reset pulses.

Negative-Going V_{CC} Transients

While issuing resets to the µP during power-up, power-down, and brownout conditions, these supervisors are relatively immune to short-duration, negative-going V_{CC} transients (glitches). It is usually undesirable to reset the µP when V_{CC} experiences only small glitches.

Figure 13 shows maximum transient duration vs. reset-comparator overdrive, for which reset pulses are **not** generated. The graph was produced using negative-going V_{CC} pulses, starting at 5V and ending below the reset threshold by the magnitude indicated (reset comparator overdrive). The graph shows the maximum pulse width a negative-going V_{CC} transient may typically have without causing a reset pulse to be issued. As the amplitude of the transient increases (i.e., goes farther below the reset threshold), the maximum allowable pulse width decreases. Typically, a V_{CC} transient that goes 100mV below the reset threshold and lasts for 40µs or less will not cause a reset pulse to be issued.

A 100nF bypass capacitor mounted close to the V_{CC} pin provides additional transient immunity.

Connecting a Timing Capacitor at OSC IN

When OSC SEL is connected to ground, OSC IN disconnects from its internal 10µA (typ) pull-up and is internally connected to a ±100nA current source. When a capacitor is connected from OSC IN to ground (to select alternative reset and watchdog timeout periods), the current source charges and discharges the timing capacitor to create the oscillator that controls the reset and watchdog timeout period. To prevent timing errors or oscillator start-up problems, minimize external current leakage sources at this pin, and locate the capacitor as close to OSC IN as possible. The sum of PC-board leakage plus OSC capacitor leakage must be small compared to ±100nA.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Maximum Vcc Fall Time

The V_{CC} fall time is limited by the propagation delay of the battery switchover comparator and should not exceed 0.03V/µs. A standard rule of thumb for filter capacitance on most regulators is on the order of 100µF per amp of current. When the power supply is shut off or the main battery is disconnected, the associated initial V_{CC} fall rate is just the inverse or 1A/100µF = 0.01V/µs. The V_{CC} fall rate decreases with time as V_{CC} falls exponentially, which more than satisfies the maximum fall-time requirement.

Watchdog Software Considerations

A way to help the watchdog timer keep a closer watch on software execution involves setting and resetting the watchdog input at different points in the program, rather than "pulsing" the watchdog input high-low-high or low-high-low. This technique avoids a "stuck" loop where the watchdog timer continues to be reset within the loop, keeping the watchdog from timing out. Figure 14 shows an example flow diagram where the I/O driving the watchdog input is set high at the beginning of the program, set low at the beginning of every subroutine or loop, then set high again when the program returns to the beginning. If the program should "hang" in any subroutine, the I/O is continually set low and the watchdog timer is allowed to time out, causing a reset or interrupt to be issued.

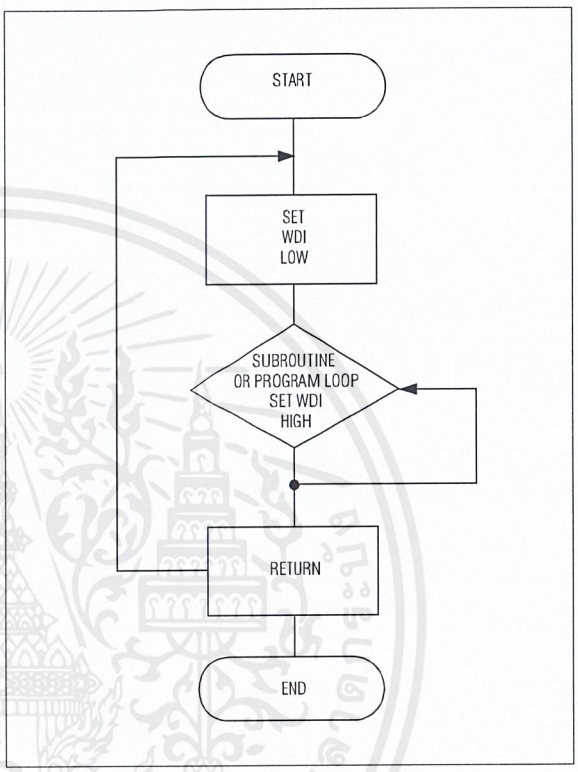


Figure 14. Watchdog Flow Diagram

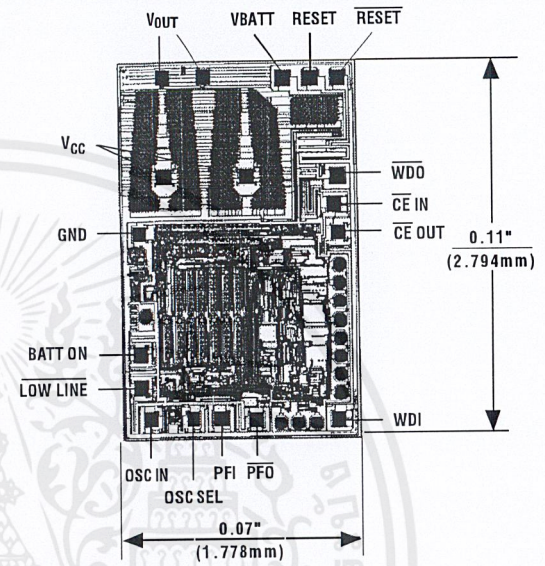
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX693ACUE	0°C to +70°C	16 TSSOP
MAX693ACSE	0°C to +70°C	16 Narrow SO
MAX693ACWE	0°C to +70°C	16 Wide SO
MAX693ACPE	0°C to +70°C	16 Plastic DIP
MAX693AC/D	0°C to +70°C	Dice*
MAX693AEUE	-40°C to +85°C	16 TSSOP
MAX693AESE	-40°C to +85°C	16 Narrow SO
MAX693AEWE	-40°C to +85°C	16 Wide SO
MAX693AEPE	-40°C to +85°C	16 Plastic SO
MAX693AEJE	-40°C to +85°C	16 CERDIP
MAX693AMJE	-55°C to +125°C	16 CERDIP
MAX800LCUE	0°C to +70°C	16 TSSOP
MAX800LCSE	0°C to +70°C	16 Narrow SO
MAX800LCPE	0°C to +70°C	16 Plastic DIP
MAX800LEUE	-40°C to +85°C	16 TSSOP
MAX800LESE	-40°C to +85°C	16 Narrow SO
MAX800LEPE	-40°C to +85°C	16 Plastic DIP
MAX800MCUE	0°C to +70°C	16 TSSOP
MAX800MCSE	0°C to +70°C	16 Narrow SO
MAX800MCPE	0°C to +70°C	16 Plastic DIP
MAX800MEUE	-40°C to +85°C	16 TSSOP
MAX800MESE	-40°C to +85°C	16 Narrow SO
MAX800MEPE	-40°C to +85°C	16 Plastic DIP

**Dice are specified at T_A = +25°C, DC parameters only.*

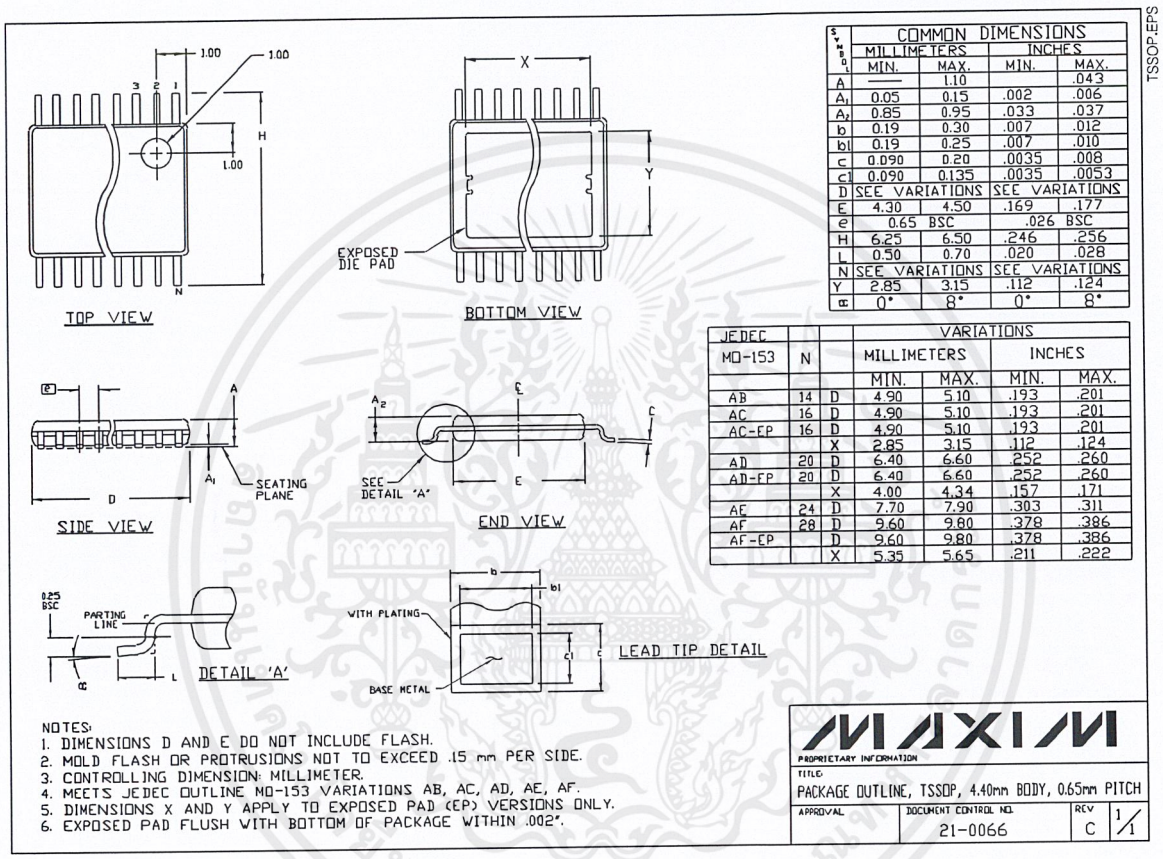
Chip Topography



TRANSISTOR COUNT: 729
SUBSTRATE CONNECTED TO VOUT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Package Information



TSSOP.EPS

SYMBOL	COMMON DIMENSIONS			
	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	———	1.10		.043
A_1	0.05	0.15	.002	.006
A_2	0.85	0.95	.033	.037
b	0.19	0.30	.007	.012
b1	0.19	0.25	.007	.010
c	0.090	0.20	.0035	.008
c1	0.090	0.135	.0035	.0053
D	SEE VARIATIONS		SEE VARIATIONS	
E	4.30	4.50	.169	.177
e	0.65 BSC		.026 BSC	
H	6.25	6.50	.246	.256
L	0.50	0.70	.020	.028
N	SEE VARIATIONS		SEE VARIATIONS	
Y	2.85	3.15	.112	.124
α	0°	8°	0°	8°

JEDEC			VARIATIONS			
MO-153	N		MILLIMETERS		INCHES	
			MIN.	MAX.	MIN.	MAX.
AB	14	D	4.90	5.10	.193	.201
AC	16	D	4.90	5.10	.193	.201
AC-EP	16	D	4.90	5.10	.193	.201
		X	2.85	3.15	.112	.124
AD	20	D	6.40	6.60	.252	.260
AD-EP	20	D	6.40	6.60	.252	.260
		X	4.00	4.34	.157	.171
AE	24	D	7.70	7.90	.303	.311
AF	28	D	9.60	9.80	.378	.386
AF-EP		D	9.60	9.80	.378	.386
		X	5.35	5.65	.211	.222

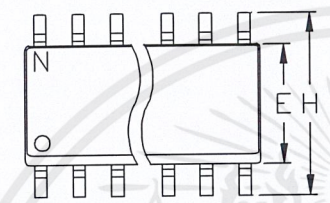
NOTES:
1. DIMENSIONS D AND E DO NOT INCLUDE FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15 mm PER SIDE.
3. CONTROLLING DIMENSION: MILLIMETER.
4. MEETS JEDEC OUTLINE MO-153 VARIATIONS AB, AC, AD, AE, AF.
5. DIMENSIONS X AND Y APPLY TO EXPOSED PAD (EP) VERSIONS ONLY.
6. EXPOSED PAD FLUSH WITH BOTTOM OF PACKAGE WITHIN .002".

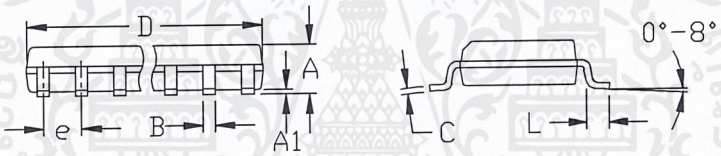
MAXIM
PROPRIETARY INFORMATION
TITLE: PACKAGE OUTLINE, TSSOP, 4.40mm BODY, 0.65mm PITCH
APPROVAL | DOCUMENT CONTROL NO. 21-0066 | REV C | 1/1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Microprocessor Supervisory Circuits

Package Information (continued)





	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A1	0.004	0.010	0.10	0.25
B	0.014	0.019	0.35	0.49
C	0.007	0.010	0.19	0.25
e	0.050		1.27	
E	0.150	0.157	3.80	4.00
H	0.228	0.244	5.80	6.20
h	0.010	0.020	0.25	0.50
L	0.016	0.050	0.40	1.27

	INCHES		MILLIMETERS			
	MIN	MAX	MIN	MAX	N	MS012
D	0.189	0.197	4.80	5.00	8	A
D	0.337	0.344	8.55	8.75	14	B
D	0.386	0.394	9.80	10.00	16	C

NOTES:
1. D&E DO NOT INCLUDE MOLD FLASH
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
4. CONTROLLING DIMENSION: MILLIMETER
5. MEETS JEDEC MS012-XX AS SHOWN IN ABOVE TABLE
6. N = NUMBER OF PINS

MAXIM 120 SAN GABRIEL DR SUNNYVALE CA 94086 FAX (408) 737 7194
PROPRIETARY INFORMATION

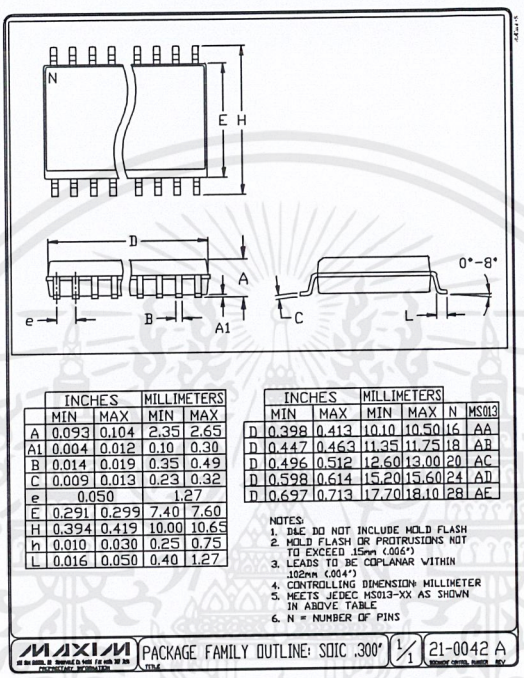
PACKAGE FAMILY OUTLINE: SOIC .150"
TITLE

1/1

21-0041 A
DOCUMENT CONTROL NUMBER REV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Package Information (continued)



	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.093	0.104	2.35	2.65
A1	0.004	0.012	0.10	0.30
B	0.014	0.019	0.35	0.49
C	0.009	0.013	0.23	0.32
e	0.050		1.27	
E	0.291	0.299	7.40	7.60
H	0.394	0.419	10.00	10.65
h	0.010	0.030	0.25	0.75
L	0.016	0.050	0.40	1.27

	INCHES		MILLIMETERS			
	MIN	MAX	MIN	MAX	N	MS013
D	0.398	0.413	10.10	10.50	16	AA
D	0.447	0.463	11.35	11.75	18	AB
D	0.496	0.512	12.60	13.00	20	AC
D	0.598	0.614	15.20	15.60	24	AD
D	0.697	0.713	17.70	18.10	28	AE

NOTES:
1. D&E DO NOT INCLUDE MOLD FLASH
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
4. CONTROLLING DIMENSION: MILLIMETER
5. MEETS JEDEC MS013-XX AS SHOWN IN ABOVE TABLE
6. N = NUMBER OF PINS

MAXIM | PACKAGE FAMILY OUTLINE: SOIC .300" | 1/1 | 21-0042 A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สามารถจัดทำให้สำเร็จลุล่วงได้ด้วยดี ก็เพราะได้รับคำแนะนำและคำปรึกษาจาก ท่าน รศ.ดร. ถวิล พึ่งมา และท่าน ศ.มนูญ สุขเกษม คณะผู้จัดทำจึงขอขอบพระคุณเป็นอย่างสูง

คณะผู้จัดทำขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ที่ให้กำลังใจและเป็นผู้ซึ่งให้โอกาสทางการศึกษา และทุกสิ่งทุกอย่างมาโดยตลอด

ขอขอบคุณพี่ พิสิฐ บุญศรีเมือง , สายัณห์ พวงเงิน, นิวัฒน์ เย็นกาย ที่คอยให้คำปรึกษา คำแนะนำ และให้การช่วยเหลือแก้ปัญหาเกี่ยวกับปริญญานิพนธ์ฉบับนี้

ขอขอบคุณ พี่ๆ เพื่อนๆ และน้องๆ ทุกคนที่คอยเป็นกำลังใจในการทำปริญญานิพนธ์มาโดยตลอด

คณะผู้จัดทำ

นาย วิทยา หวังประโยชน์

นาย วีรวัตร์ สีหาเสน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

[1] ชัยวัฒน์ ลิ้มพรจิตรวิไล, “สื่อสารและโทรคมนาคม”, คู่มือนักอิเล็กทรอนิกส์, บริษัท ซีเอ็ด ยูเคชั่น จำกัด(มหาชน), หน้า 200 – 208, 2538.

[2] น.ต.ธวัชชัย เลื่อนฉวี, “หลักการเบื้องต้นของเครื่องโทรศัพท์”, เทคโนโลยีโทรศัพท์, บุ๊คเซ็นเตอร์, หน้า 14-17, 2533.

[3] กมลมาศ กำจรกิจการ. “คู่มือพัฒนาโปรแกรมด้วย Delphi 4”, บริษัทโปรวิชันจำกัด, พิมพ์ครั้งที่ 1, 2542

[4] กฤษดา ใจเย็น. “เรียนรู้และปฏิบัติการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอกผ่านพอร์ตอนุกรม”, บริษัท อินโนเวตีฟเอ็กเพอริเมนต์จำกัด, 2543

[5] ชัยวัฒน์ ลิ้มพรจิตรวิไล. “เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51”, บริษัท อินโนเวตีฟเอ็กเพอริเมนต์จำกัด, 2543

[6] สมยศ จุณณะปิยะ. “การใช้งานไมโครคอนโทรลเลอร์ตระกูล MCS-51”,คณะวิศวกรรมศาตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กทม,พิมพ์ครั้งที่ 3, 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้