

การสื่อสารระบบดิจิทัลผ่านเคเบิลใยแก้วนำแสง

DIGITAL COMMUNICATION OPTICAL FIBER SYSTEM



นายสรายุทธ โปบุตร
นายสุพล สาวินัย

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

สาขาเทคโนโลยีโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหมึก.....
เลขทะเบียน..... 37115
วัน, เดือน, ปี..... 4 ก.ย. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIGITAL COMMUNICATION OPTICAL FIBER SYSTEM

Mr.Sarayut Phobutr

Mr.Suphol Savinai

Project Report Submitted in Partial Fulfillment of Requirements for The Bachelor 's Degree

Department of Industrial Technology in Telecommunication

Faculty of Engineering

King Mongkut 's Institute of Technology Ladkrabang

1999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้สำเร็จไปได้ด้วยดี ต้องขอขอบคุณสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่เอื้อเพื่อให้สถานที่ในการทดลองและค้นคว้าวิจัย

ขอกราบขอบพระคุณผู้ช่วยศาสตราจารย์ อรลภก แสงอรุณ และรองศาสตราจารย์ ดร. กนก เงินจระพงศ์เวช เป็นอย่างสูง ที่ให้ความช่วยเหลือในด้านเครื่องมือที่ใช้ในการทดลอง ตลอดจนให้ข้อคิดและคำแนะนำต่างๆ อันเป็นประโยชน์อย่างมากต่อปริญญาานิพนธ์ฉบับนี้

ขอกราบขอบพระคุณคณาจารย์ภาควิชาเทคนิคอุตสาหกรรมทุกท่าน ที่ได้ให้การประสิทธิ์ประสาทวิชา การจนทำให้มีความรู้และแนวคิดในการทำปริญญาานิพนธ์ฉบับนี้ขึ้นมา

ขอกราบขอบพระคุณ บิดา มารดา ที่ให้ความสนับสนุนการศึกษาและให้กำลังใจมาโดยตลอด

สุดท้ายขอขอบคุณเจ้าหน้าที่ภาควิชาเทคนิคอุตสาหกรรม รวมทั้งเพื่อนๆ ที่มีส่วนร่วมในการทำปริญญาานิพนธ์ครั้งนี้จนสำเร็จลุล่วง

คณะผู้จัดทำ

นายสรายุทธ โปนบุตร

นายสุพล สาวิสัย

สารบัญ

	หน้า
บทคัดย่อ	จ
Abstract	ฉ
กิตติกรรมประกาศ	ช
สารบัญ	๗
สารบัญรูปภาพ	ฎ
สารบัญตาราง	ฅ
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์ของปริญญาานิพนธ์	1
1.2 เนื้อหาของปริญญาานิพนธ์	1
1.3 ประโยชน์ที่ได้รับจากปริญญาานิพนธ์	2
บทที่ 2 การแนะนำเรื่องการสื่อสารทางแสง	3
2.1 รูปแบบการสื่อสารทางแสง	3
2.2 การสื่อสารด้วยเส้นใยแสง	9
2.3 อุปกรณ์การเชื่อมโยงการส่งผ่านเส้นใยแสง	12
2.4 ระบบเส้นใยแสง	15
บทที่ 3 การสื่อสารโดยผ่านเส้นใยแสง	17
3.1 การลดทอน (Attenuation)	17
3.2 แบนด์วิดท์ (Bandwidth)	18
3.3 แบนด์วิดท์ของการสื่อสารผ่านเส้นใยแสง (Bandwidth of Optical Fiber Link)	20
3.4 การกำหนดประเภทเส้นใยแสง (Concept of Fiber Category)	22
บทที่ 4 ตัวกำเนิดแสง (Light Source)	24
4.1 คุณสมบัติตัวกำเนิดแสงที่ดี	24
4.2 ไดโอดเปล่งแสง (Light Emitting Diode)	28
4.3 เลเซอร์ไดโอด (Light Amplification by Stimulated Emission of Radiation)	35
4.3.1 พื้นฐานขบวนการทำงานของเลเซอร์ไดโอด	35
4.3.2 เลเซอร์กึ่งตัวนำ (Semiconductor laser)	43
4.4 เปรียบเทียบระหว่าง LD กับ LED	47
4.5 การต่อแหล่งกำเนิดแสงเข้ากับเส้นใยแสง	49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
บทที่ 5 ตัวรับแสง (Photo detector)	50
5.1 คุณสมบัติของตัวรับแสงที่ดี	50
5.2 หลักการเบื้องต้นของโฟโตไดโอด (Photodiode)	51
5.2.1 พินโฟโตไดโอด (Pin Photodiode)	51
5.2.2 แอ็พวะลานซ์โฟโตไดโอด (Avalanche Photodiode)	54
5.3 โฟโตดีเทคเตอร์นอยส์ (Photo Detector Noise)	58
5.4 ช่วงเวลาผลตอบสนองของการดีเทคเตอร์ (Detector Response Time)	58
บทที่ 6 หลักการออกแบบ	62
6.1 วิธีการถ่ายโอนข้อมูล	62
6.1.1 การถ่ายโอนข้อมูลแบบขนาน	62
6.1.2 การถ่ายโอนข้อมูลแบบอนุกรม	63
6.2 รูปแบบของการส่งสัญญาณข้อมูล	64
6.3 วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล (Analog to Digital Conversion)	64
6.4 หลักการเบื้องต้นในการซิงโครไนซ์ (Synchronization)	68
6.4.1 หลักการของบิตซิงโครไนซ์	70
6.4.2 การซิงโครไนซ์ของสัญญาณ	70
6.4.3 หลักการทำงานของเฟสล็อกคูล (Phase Lock Loop)	71
6.4.4 การใช้เฟสล็อกคูลสังเคราะห์ความถี่	72
6.5 ชิฟต์รีจิสเตอร์ (Shift Register)	73
6.6 วงจรภาคส่งแสง	76
6.6.1 วงจรขับสัญญาณ (Driver Circuit)	76
6.6.2 ตัวแปลงสัญญาณไฟฟ้าเป็นสัญญาณแสง (Electrical to Optical Converter)	76
6.7 หลักการทำงานของวงจร	79
6.7.1 วงจรภาคส่ง	79
6.7.2 วงจรภาครับ	82
บทที่ 7 การทดลองและผลการทดลอง	88
7.1 จุดประสงค์การทดลอง	88
7.2 ทฤษฎีพื้นฐาน	88
7.3 ผลการทดลอง	90
7.3.1 สรุปลผลการทดลอง	97
7.4 บทสรุปคุณสมบัติของชุดทดลอง	97

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8 บทวิจารณ์และบทสรุป

เอกสารอ้างอิง

ภาคผนวก ก แผ่นวงจรพิมพ์

ภาคผนวก ข คุณสมบัติของอุปกรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
บทที่.2 การแนะนำเรื่องการสื่อสารทางแสง	3
รูปที่2.1 รูปแบบของการสื่อสารทางแสง	4
รูปที่2.2 การพัฒนาการสื่อสารทางแสง	7
รูปที่2.3 เส้นใยแสงชนิดมัลติโหมด	10
รูปที่2.4 เส้นใยแสงขนาด 24 Core	10
รูปที่2.5 อุปกรณ์หลักการเชื่อมโยงส่งผ่านเส้นใยแสง	12
รูปที่2.6 การลดทอนของเส้นใยแสงขึ้นอยู่กับความยาวคลื่น	13
บทที่.3 การสื่อสารโดยผ่านเส้นใยแสง	17
รูปที่3.1 กราฟแสดงคุณสมบัติการลดทอนแบบ Absorption และ Reyleight scattering	19
รูปที่3.2 การลดทอนของเส้นใยแสง	21
บทที่.4 ตัวกำเนิดแสง	24
รูปที่4.1 โครงสร้างพื้นฐานที่ทำให้เกิด Injection Iuminescence	28
รูปที่4.2 ความสัมพันธ์ระหว่างกระแสและแรงดันของLED	29
รูปที่4.3 (a) สเปกตรัมของ SI-dope GaAs diode	30
(b) สเปกตรัมของ InGaAsP	
รูปที่4.4 โครงสร้างแสดงสาเหตุการสูญเสียทางแสงในLED	32
รูปที่4.5 ลักษณะการแพร่กระจายตามทฤษฎีของแลมเบอร์ต	32
รูปที่4.6 โครงสร้าง Surface Emitting LED	33
รูปที่4.7 โครงสร้าง Edge Emitting LED	33
รูปที่4.8 ผลตอบสนองความถี่สำหรับเส้นใยแสง	34
รูปที่4.9 แสดงความสัมพันธ์ระหว่างประชากรและระดับพลังงาน	37
รูปที่4.10 การปั๊มระดับพลังงาน 3 ระดับ	37
รูปที่4.11 การปั๊มระดับพลังงาน 4 ระดับ	38
รูปที่4.12 โครงสร้างพื้นฐานการรวมแสงจากแผ่นกระจก	39
รูปที่4.13 (a) ลักษณะการเปล่งแสงเลเซอร์	41
(b) คาร์วิตี้โหมด (Cavity Mode)	
(c) เอ็กเซียลโหมด (Axial Mode)	
รูปที่4.14 คุณสมบัติทางออปติคัลของอินเจคชันเลเซอร์(Injection Laser)	42
รูปที่4.15 แสดงการ โต้ประหว่างรอยต่อ P-N เมื่อ (a) ก่อนการ โต้ป,(b) หลังการ โต้ป	43
รูปที่4.16 แสดงโครงสร้างแบบ Double Heterjunction	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่4.17 แสดงการมอดูเลชันพื้นที่รอยต่อของเลเซอร์	44
รูปที่4.18 กราฟแสดงคุณสมบัติช่วงทำงานของ LED และ Laser	45
รูปที่4.19 ช่วงกระแสการทำงานของ Laser	46
รูปที่4.20 แผนการออกแบบการทำงานของ Laser	46
รูปที่4.21-1 แสดงการเปรียบเทียบแหล่งกำเนิดแสงทั้งสอง LED,Laser	47
รูปที่4.21-2 แสดงการเปรียบเทียบแหล่งกำเนิดแสงทั้งสอง LED,Laser	47
รูปที่4.22 คุณลักษณะกระแสที่มีผลต่อแสงของ Laser และ LED ที่ $T_1=25^{\circ}\text{C}, T_2=60^{\circ}\text{C}$	48
รูปที่4.23 แสดงจุดไบอัสและอัตราการขยายการมอดูเลชัน สำหรับการใช้อินพุตของ LED และ Laser	
บทที่.5 ตัวรับแสง(Photo detector)	50
รูปที่5.1 โครงสร้างของ Pin Photodiode ขณะไบอัสย้อนกลับ	51
รูปที่5.2 การทำงานของ โฟโอดีไดโอดขณะไบอัสย้อนกลับ	52
รูปที่5.3 การเปรียบเทียบผลตอบสนองและผลกระทบทาง Quantums ขณะทำงานที่ Q.Wavelength	53
รูปที่5.4 (a) แสดงขอบเขตอัตราการขยายของ Avalanche photodiode (b) การเพิ่มวิคูมของคู่ตัวพาหะในขอบเขตอัตราการขยาย	54
รูปที่5.5 กราฟแสดงคุณลักษณะการทำงานของ APD	56
รูปที่5.6 แสดงความไวต่อการทำงานของ PIN และ APD	57
รูปที่5.7 ลักษณะการทำงานของ Pin photodiode และ ไบอัสย้อนกลับ	59
รูปที่5.8 (a) รูปแบบพื้นฐานของ Photo detector Receiver (b) วงจรสมมูลย์ของ Photo detector Receiver	60
รูปที่5.9 ผลตอบสนองของโฟโอดีไดโอดต่อรูปคลื่นทางอินพุตที่ Rise Time 10%-90%	61
รูปที่5.10 รูปคลื่นที่มีผลต่อ โฟโอดีไดโอด	61
บทที่.6 หลักการออกแบบ	62
รูปที่6.1 การส่งข้อมูลแบบขนาน	62
รูปที่6.2 การส่งข้อมูลแบบอนุกรม	63
รูปที่6.3 (a) ระบบพื้นฐานการเปรียบเทียบสัญญาณ (b) วงจรเปรียบเทียบระดับแรงดัน	64
รูปที่6.4 การเปรียบเทียบขนานแบบ “แฟลช”	65

	หน้า
รูปที่ 6.5 บล็อกไดอะแกรมไอซีเบอร์ CA3306	67
รูปที่ 6.6 (a) หลักการเบื้องต้น TDM (b) หลักการเบื้องต้น TDM	68
รูปที่ 6.7 ระบบมัลติเพล็กซ์แบ่งตามเวลา 4 ช่องสัญญาณ	69
รูปที่ 6.8 บิตซิงโครไนซ์เซชัน	70
รูปที่ 6.9 บล็อกไดอะแกรมวงจรพื้นฐานเฟสล็อกคูล VCO	71
รูปที่ 6.10 วงจรสังเคราะห์ความถี่	72
รูปที่ 6.11 วงจรชิฟต์รีจิสเตอร์ขนาด 5บิต (IC 7496)	73
รูปที่ 6.12 วงจรไดรเวอร์ LED แบบคิจิคอล	76
รูปที่ 6.13 วงจรภาคส่ง – รับ ที่เชื่อมต่อกับสายใยแก้วนำแสง	78
รูปที่ 6.14 รูปบล็อกไดอะแกรมทางภาคส่ง	79
รูปที่ 6.15 วงจรภาคส่ง	80
รูปที่ 6.16 รูปบล็อกไดอะแกรมทางภาครับ	82
รูปที่ 6.17 วงจรภาครับ	83
รูปที่ 6.18 โครงสร้างภายในไอซี เบอร์ 74122	84
รูปที่ 6.19 รูปตารางการทำงานของไอซีเบอร์ 74122	84
รูปที่ 6.20 การซิงโครไนซ์สัญญาณข้อมูล	85
รูปที่ 6.21 ชิฟต์รีจิสเตอร์	86
บทที่ 7 การทดลองและผลการทดลอง	88
รูปที่ 7 (a) , (b) แสดงการวางตำแหน่งของอุปกรณ์แต่ละตัว	89
รูปที่ 7.1 สัญญาณ Clock ขนาด 2 MHz ของ 74LS193 (U1) ขา 2	90
รูปที่ 7.2 สัญญาณ Clock ขนาด 250 kHz ของ 74LS193 (U2) ขา 6	91
รูปที่ 7.3 เปรียบเทียบสัญญาณที่ขา 6 ของ 74LS13 (CH1) กับขา 13 ของ 74LS166 (CH2)	91
รูปที่ 7.4 เปรียบเทียบสัญญาณ sine wave ด้านอินพุต (CH1) กับสัญญาณของ 74LS166 ขา 13 (CH2)	92
รูปที่ 7.5 เปรียบเทียบสัญญาณ sine wave ด้านอินพุต (CH1) กับทางด้านเอาต์พุต (CH2) ที่ความถี่ 1 kHz	92
รูปที่ 7.6 เปรียบเทียบสัญญาณ sine wave ด้านอินพุต (CH1) กับทางด้านเอาต์พุต (CH2) ที่ความถี่ 20 kHz	93
รูปที่ 7.7 เปรียบเทียบสัญญาณ saw tooth ด้านอินพุต (CH1) กับทางด้านเอาต์พุต (CH2) ที่ความถี่ 1 kHz	93

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 7.8 เปรียบเทียบสัญญาณ saw tooth ด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 20 kHz	94
รูปที่ 7.9 เปรียบเทียบสัญญาณ square wave ด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 1 kHz	94
รูปที่ 7.10 เปรียบเทียบสัญญาณ square wave ด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 50 kHz	95
รูปที่ 7.11 เปรียบเทียบการรับส่งสัญญาณ Digital ด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 15 kHz	95
รูปที่ 7.12 เปรียบเทียบการรับส่งสัญญาณ Digital ด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 37 kHz	96
รูปที่ 7.13 เปรียบเทียบการรับส่งสัญญาณ Digital ด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 100 kHz	96

สารบัญตาราง

	หน้า
ตารางที่ 3.1 แสดงค่าของ Concatenation Factor (r) ใน 3 กรณี	20
ตารางที่ 3.2 ประเภทของเส้นใยแสง Multimode ขนาด 50/125	22
ตารางที่ 3.3 แสดงค่า Concatenation Factor ของทั้ง 4 ประเภท	22
ตารางที่ 3.4 แสดงค่า Bandwidth เส้นใยแสงที่แปรผันตามฟังก์ชันต่าง ๆ	23
ตารางที่ 4.1 คุณสมบัติความต้องการของระบบเส้นใยแสง	25
ตารางที่ 6.1 แสดงการเปรียบเทียบค่าแรงดันจากวงจรเปรียบเทียบแบบ “เฟลช ”	65
ตารางที่ 6.2 ตารางเปรียบเทียบวิธีการแปลงสัญญาณ A/D ชนิดต่าง ๆ	66
ตารางที่ 6.3 แสดงการป้อนข้อมูลแบบอนุกรมในชิพตรีจิสเตอร์ (Shift Register)	74
ตารางที่ 6.4 แสดงชิพตรีจิสเตอร์ในตระกูล TTL ซึ่งมีคุณสมบัติต่างกัน	75



บทที่ 1

บทนำ

1.1 วัตถุประสงค์ของปริญญานิพนธ์

ในปัจจุบันการติดต่อสื่อสารยุคใหม่กำลังมีวิวัฒนาการที่ก้าวหน้าไปอย่างรวดเร็วมาก โดยเฉพาะการสื่อสารด้วยแสง ทั้งนี้เพราะระบบการสื่อสารด้วยแสง มีข้อได้เปรียบเหนือการสื่อสารที่ใช้สัญญาณไฟฟ้าอยู่หลายประการ ยกตัวอย่างเช่น มีขนาดเล็กและน้ำหนักเบา มีแบนด์วิดท์(Bandwidth)กว้าง มีการลดทอนของสัญญาณต่ำ ปราศจากการรบกวนจากสนามแม่เหล็ก เป็นต้น นอกจากนี้ปัจจุบันจะเห็นได้ว่าการส่งสัญญาณข้อมูลด้วยระบบดิจิทัล (Digital) กำลังเป็นที่นิยมแพร่หลาย อันเนื่องมาจากเมื่อมีสัญญาณรบกวนเข้ามารบกวนสัญญาณดิจิทัล สัญญาณดิจิทัลนั้นจะมีภูมิคุ้มกันต่อสัญญาณรบกวนมากกว่าสัญญาณอนาล็อก(Analog) กล่าวคือเราสามารถที่จะแยกเอาสัญญาณอนาล็อก ออกจากสัญญาณรบกวนนั้นได้สะดวก และ แน่นอนถูกต้องยิ่งกว่าการที่จะแยกเอาสัญญาณอนาล็อก ออกจากสัญญาณรบกวน

ปริญญานิพนธ์ฉบับนี้จึงได้รวบรวมรายละเอียดต่างๆ ที่เกี่ยวกับการสื่อสารระบบดิจิทัลผ่านเคเบิลใยแก้วนำแสง (Fiber Optic) เพื่อเป็นพื้นฐานแนวทางในการศึกษาและสามารถนำไปปฏิบัติงานได้อย่างเข้าใจ

1.2 เนื้อหาของปริญญานิพนธ์

ปริญญานิพนธ์ฉบับนี้ จัดทำขึ้นมาเพื่อศึกษาการรับส่งสัญญาณระบบดิจิทัลผ่านเคเบิลใยแก้วนำแสง ซึ่งได้รวบรวมรายละเอียดต่างๆ เช่น การแนะนำการสื่อสารทางแสง ตลอดจนกล่าวถึงคุณสมบัติของอุปกรณ์ต่างๆที่เกี่ยวข้องกับระบบของการสื่อสารทางแสงทั้งหมด เช่น สายใยแก้วนำแสง (Fiber Optic), ตัวกำเนิดแสง(Light Source), ตัวรับแสง (Photo Detector) เป็นต้นรวมทั้งการออกแบบวงจรชุดทดลองและผลการทดลองซึ่งชุดทดลองดังกล่าวนี้เป็นการสื่อสารแบบทางเดียว(Simplex) ที่สามารถรับส่งสัญญาณข้อมูลเป็น 2 ส่วนด้วยกัน คือ.

ส่วนแรกใช้ในการส่งสัญญาณเสียง , สัญญาณไซน์ (Sine Wave) ซึ่งเป็นสัญญาณอนาล็อก (Analog Signal) โดยทำการแปลงสัญญาณอนาล็อกเป็นแบบดิจิทัล (A/D) แล้วส่งผ่านสายเคเบิลใยแก้วนำแสง (Fiber Optic) ภาครับก็จะแปลงสัญญาณดิจิทัล ให้เป็นสัญญาณอนาล็อกตามเดิม

ส่วนที่สองใช้ส่งสัญญาณแบบดิจิทัล (Digital Signal) ซึ่งสามารถประยุกต์ใช้งานกับการส่งผ่านข้อมูลดิจิทัลทางคอมพิวเตอร์ โดยผ่านเคเบิลใยแก้วนำแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ประโยชน์ที่ได้รับจากปริญญาโท

- (1). ได้ทราบถึงขั้นตอนการทำงานของระบบการสื่อสารดิจิทัลผ่านทางเคเบิลใยแก้วนำแสง เพื่อเป็นพื้นฐานในการศึกษา
- (2). ได้ทราบถึงชนิด และคุณสมบัติต่าง ๆ ของอุปกรณ์ภายในระบบ เพื่อนำมาพัฒนาสร้างโครงการให้ทันสมัยขึ้น
- (3). สามารถนำไปประยุกต์ใช้งานในการสื่อสารข้อมูลเบื้องต้นที่ใช้เคเบิลใยแก้วนำแสง เป็นสื่อกลางได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

การแนะนำเรื่องการสื่อสารทางแสง

2.1 รูปแบบของการสื่อสารทางแสง

การสื่อสารทางแสงคืออะไร

ทุกคนคงจะเคยใช้การส่งข่าวในรูปของ “ไฟฟ้า” โดยผ่านทางโทรศัพท์, คาวเทียม, คลื่นวิทยุ, ไมโครเวฟ และอื่นๆ อย่างไรก็ตามยังมีระบบสื่อสารชนิดใหม่รวมทั้งคลื่นแสงที่ได้รับการพัฒนาจากห้องปฏิบัติการ และได้มีการนำมาใช้กันอย่างกว้างขวางแต่ “การสื่อสารทางแสง” คืออะไร

การพยายามตอบคำถามสำหรับบุคคลที่ยังไม่เคยมีความรู้เกี่ยวกับเรื่องนี้มาก่อนจะต้องกระทำดังต่อไปนี้

ในรอบหลายปีที่ผ่านมาการพัฒนาการสื่อสารทางไฟฟ้าได้ดำเนินรุดหน้าไปอย่างรวดเร็ว ปัจจุบันเป็นสิ่งธรรมดาที่พบเห็นกันได้ทั่วไป เช่น การแข่งขันกีฬา Asian Games ครั้งที่ 13 ที่ผ่านมามีการถ่ายทอดสัญญาณโทรทัศน์โดยการส่งผ่านสายไฟเบอร์ออปติก(ใยแก้วนำแสง), ไมโครเวฟ, รวมทั้งคาวเทียมด้วยไปสู่ยังประเทศต่าง ๆ

ในอนาคตชีวิตประจำวันสำหรับครอบครัวจะขึ้นอยู่กับ การติดต่อสื่อสารมากขึ้น เช่น การติดต่อข้อมูลข่าวสารผ่าน E-MAIL, บริการทางการแพทย์, และข่าวสารการศึกษา และหนังสือพิมพ์ ผลที่ได้รับคือ การประหยัดเวลา และ ทรัพยากรทางธรรมชาติเป็นอันมาก ถึงแม้ว่าการส่งข่าวสาร และ โทรศัพท์ภาพอาจจะจัดหาได้ง่าย เพื่อที่จะให้มีการบริการในสิ่งเหล่านี้ การส่งจะต้องมีประสิทธิภาพเป็นหลายเท่าของระบบที่มีอยู่ในปัจจุบัน

สำหรับการส่งข่าวสารที่มีจำนวนมาก ๆ มันเป็นผลสืบเนื่องจากหลักการสื่อสารอย่างง่าย ๆ คือ คลื่นสนามแม่เหล็กไฟฟ้าที่เป็นคลื่นพหุนั้นจำเป็นต้องใช้ความถี่สูงมาก การพัฒนาวิธีการเป็นสิ่งจำเป็นสำหรับการทำงานในย่านความถี่ใหม่ที่สูงขึ้น ซึ่งเป็นเป้าหมายหลักของวิศวกรการสื่อสารและนักวิจัย

ในปี พ.ศ. 2503 ได้มีการประดิษฐ์เลเซอร์ (แหล่งกำเนิดแสง) ที่สามารถให้กำเนิดแสงธรรมชาติ (เช่นมีสีเดียว) แหล่งกำเนิดแสงจะมีความถี่สูงกว่า $10^4 - 10^5$ เท่าของแหล่งกำเนิดความถี่ไมโครเวฟ (ความถี่ 10^{10} Hz) ที่มีอยู่เดิม ตั้งแต่ได้มีการปรากฏตัวของเลเซอร์ได้มีความพยายามอยู่หลายครั้งที่จะใช้เลเซอร์สำหรับการสื่อสาร เพราะว่ามันมีข้อดีอยู่หลายประการ ถ้านำมาใช้เป็นคลื่นพาห้ของระบบ การสื่อสารได้ เช่นมันจะกำเนิดแสงสีเดียวได้ดีที่สุด และมีลำแสงที่ปรับให้แคบที่สุดได้ตามหลักการแล้วจะมีแบนด์วิธกว้างมาก

เริ่มแรกการทำงานของระบบการสื่อสารที่ความถี่แสง ถึงแม้ว่าจะเพิ่มประสิทธิภาพการส่งข่าวสารได้มากถึง 100,000 เท่า เมื่อเปรียบเทียบกับระบบที่มีใช้อยู่ อย่างไรก็ตามก่อนที่จะนำมาใช้งานในทางปฏิบัติก็ยังมีปัญหาอีกหลายอย่างที่จะต้องนำไปแก้ไข เช่น เลเซอร์ต้องมีประสิทธิภาพ และขนาดต้องเล็ก, ซึ่งสามารถรักษาคุณภาพให้อยู่ในระดับสูงตลอดไปต้องมีการควบคุมทางเอาท์พุท, อุปกรณ์มอดูเลชันและเอกซาร์นี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดิมคุณเลเซอร์ที่ความเร็วสูงยังไม่ได้ผลตามที่ต้องการทั้งหมดนี้มีความสำคัญมากที่สุด สิ่งที่ต้องการสำหรับสายรับ – ส่ง ชนิดใหม่ คือต้องมีการสูญเสียต่ำ และที่ยืดหยุ่นได้, ประหยัด, และมีแบนด์วิธกว้างปรากฏว่า ในตอนแรกนั้นปัญหาเหล่านี้เอาชนะได้ยากมาก

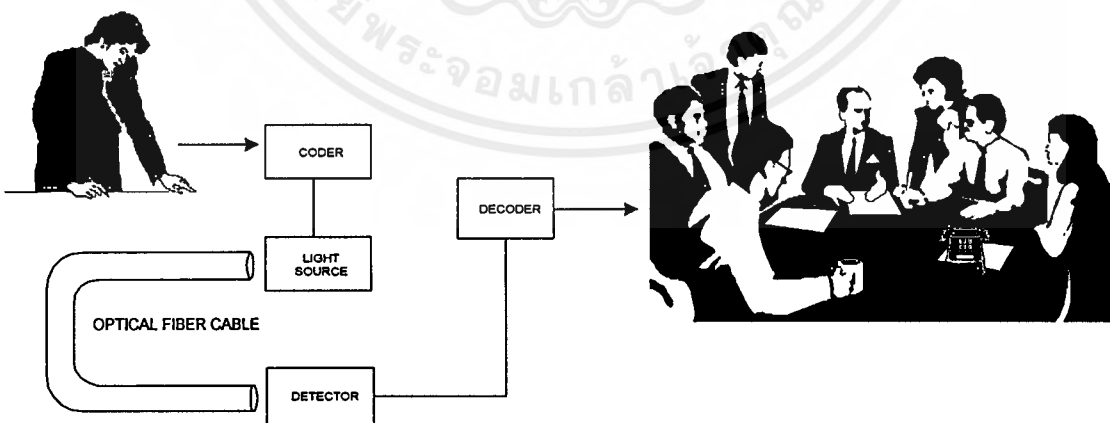
ประมาณปี พ.ศ. 2509 ได้มีการพิจารณาถึงความเหมาะสมที่จะนำเส้นใยแก้วนำแสงมาใช้เป็นสายรับ – ส่ง อย่างจริงจัง แต่ในเวลานั้นการสูญเสียยังสูงอยู่ จึงยังไม่นำมันมาใช้

ในปี พ.ศ. 2513 ได้พบวิธีการที่จะลดการสูญเสียลงได้เป็นจำนวนมาก และการทำงานของเลเซอร์สารกึ่งตัวนำสามารถทำงานได้อย่างต่อเนื่องที่อุณหภูมิห้อง เนื่องจากอายุการใช้งานของเลเซอร์สามารถเพิ่มมากขึ้น และสามารถผลิตเส้นใยแสงให้มีการสูญเสียต่ำได้ ทำให้การสื่อสารด้วยเส้นใยแสงได้รับการยอมรับในทางปฏิบัติ

เรายังเพิ่งเริ่มต้นในยุคของการสื่อสาร แต่ขณะนี้มีความเป็นไปได้อย่างมากว่า หน่อเล็ก ๆ นี้จะเติบโตเป็นต้นไม้ขนาดใหญ่ในอนาคตอันใกล้

อีกประการหนึ่งความถี่ของแสงอุลตราไวโอเล็ตและ รังสีเอ็กซ์ – เรย์ สูงกว่า Optical Ray มาก และมีความเหมือนกันคือ การรวมตัวของโปรตอนทำให้พลังงานเพิ่มขึ้นผลที่ตามมาคือ Quantum Noise สูงมาก และการเชื่อมติดกับสายรับ – ส่ง และ รีฟเลคเตอร์ทำได้ยากมาก ในหลักการแล้วความถี่เหล่านี้ไม่เหมาะที่จะใช้ส่งข้อมูลเพราะฉะนั้นคลื่นแสงที่มองเห็นได้อาจเป็นประเภทสุดท้ายของคลื่นแม่เหล็กไฟฟ้าที่จะนำมาใช้กับระบบโทรคมนาคมได้

ในหลักสูตรนี้ ระบบการสื่อสารทางแสงส่วนใหญ่จะใช้เส้นใยแสง และใช้สารกึ่งตัวนำเป็นแหล่งกำเนิดแสง ที่จะกล่าวถึงเป็นระบบทั่ว ๆ ไป



รูปที่ 2.1 รูปแบบของการสื่อสารทางแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปแบบของการสื่อสารทางแสงนั้นในขั้นตอนแรก สัญญาณ (เสียง) ที่ผู้ใช้ต้องการจะส่งจะถูกเปลี่ยนเป็นสัญญาณไฟฟ้าในเครื่องส่ง ซึ่งมันจะถูกมอดูเลทกับ ความเข้มของแสงที่กำเนิดแสง ซึ่งอาจจะ เป็นเลเซอร์หรือไดโอดเปล่งแสง (วิธีการนี้เรียกว่ามอดูเลชัน)

สัญญาณแสงถูกส่งผ่านเข้าไปในทางเดินของแสงในเส้นใยแสง และถูกตรวจรับที่ปลายทางด้วย ตรวจจับด้วยโฟโตดีเทคเตอร์ซึ่งสัญญาณแสงจะถูกเปลี่ยนกลับเป็นสัญญาณไฟฟ้าตามเดิม(เรียกว่าดีมอดูเลชัน)

สุดท้ายสัญญาณไฟฟ้าจะถูกเปลี่ยนกลับมาเป็นสัญญาณเดิมที่ผู้ใช้สามารถเข้าใจได้ เช่น เสียงคำพูด (คลื่นเสียง)

การพัฒนาอุปกรณ์ไฟฟ้าที่ใช้ทำงานเป็นแหล่งกำเนิดแสง โดยอาศัยข้อมูลการวิจัยในยุโรป และอเมริกา เป้าหมายของการพัฒนาของหลอดคายประจุและหลอดไฟฟ้า หรือปรากฏการณ์ของแสงที่เปล่งออกมาจากแท่งเรืองแสง โดยเฉพาะการเปล่งแสงที่ได้โดยการให้กระแสไฟฟ้าไหลผ่านจุดเชื่อมต่อของสารกึ่งตัวนำ ในผลึกเชิงเดี่ยวของสารกึ่งตัวนำ เช่น ซิลิคอน หรือ เยอรมันเนียม การเปล่งแสงอ่อนมาก แต่ในสารประกอบผลึกกึ่งตัวนำ เช่น แกลเลียมอาร์เซไนด์ (GaAs) การเปล่งแสงสูงกว่ามาก เพราะฉะนั้นจึงได้มีการพัฒนาวิธีการผลิตผลึกสารกึ่งตัวนำให้เหมาะสมที่จะให้เป็นแหล่งกำเนิดแสง

ในอดีตแนวความคิดของการส่งสัญญาณแสง ในสมัยกรีกโบราณ ซึ่งเทคโนโลยีของการผลิตแก้วได้เริ่มขึ้น ได้สังเกตเห็นว่าแสงสามารถผ่านแท่งแก้วได้ ในทำนองเดียวกันในประเทศอังกฤษ ซึ่งมีความรู้เกี่ยวกับแสงรุ่งเรืองมาก ในศตวรรษที่ 19 ได้สังเกตเห็นแสงที่ส่งผ่านท่อน้ำที่มีรูแคบมาก การทดลองเรื่องการส่งแสงผ่านเส้นใยแก้วได้กระทำเป็นครั้งแรกที่ประเทศเยอรมันนี ในปี พ.ศ. 2473

ในปี พ.ศ. 2501 ประเทศอังกฤษได้เสนอแนะรูปร่างของเส้นใย ซึ่งประกอบด้วยส่วนในสุดเป็นแก้ว แล้วหุ้มด้วยส่วนประกอบของแก้วที่คล้ายกัน ในตอนต้นปี พ.ศ. 2503 ที่ประเทศญี่ปุ่น ได้ประดิษฐ์เส้นใยแก้วขึ้นมา เพื่อวัตถุประสงค์ของการส่ง Optical pictures แต่การส่งมีการสูญเสียของแสงสูงมาก เพราะว่าการที่ความเข้มของแสงที่ผ่านเส้นใยที่มีความยาวไม่ถึง 1 เมตร ได้ลดลงเป็นจำนวนมาก เพราะฉะนั้นการส่งสัญญาณแสงผ่านเส้นใยก็ถูกทิ้งไว้

ประมาณปี พ.ศ.2503 ประเทศสหรัฐอเมริกาได้ทำการทดลองที่เกี่ยวกับสายส่งประเภทต่าง ๆ โดยการใช้อยู่ในรูปแบบของ Optical waveguide ที่ต่างกัน และประกอบด้วย เลนส์ที่รวมแสงเข้าหากันตรงจุดที่แสงอ่อนลงเป็นช่วงๆเรียงกันไปตามลำดับรูปแบบหนึ่งของระบบนำแสงประกอบด้วยเลนส์ 10 ชุด แต่ละจุดรวมแสงยาว 50 เมตร และระยะห่างเป็นช่วง ๆ ละ 100 เมตร ภายในท่อขยายให้ยาวได้ถึง 1 กิโลเมตร แหล่งกำเนิดแสงที่ใช้ในตอนแรกก็คือ หลอดซินอน

ในปี พ.ศ. 2503 เป็นช่วงเวลาเดียวกันที่สหรัฐได้ทำการวิจัยอย่างคร่ำเคร่งผลที่ได้รับเป็นความสำเร็จครั้งแรกคือการทำงานของ โซลิต – สเตท รูบี้เลเซอร์, ซีเลียม/นีออนก๊าซเลเซอร์ในปี พ.ศ. 2504 และสารกึ่งตัวนำ เลเซอร์ แกลเลียมอาร์เซไนด์ ในปี พ.ศ. 2505 โดยทั่วไปได้เข้าใจว่าสิ่งที่ปรากฏขึ้นของสิ่งใหม่ ๆ เหล่านี้ และแหล่งกำเนิดแสงที่มีความยาวคลื่นสีเดียว ถือว่าเป็นนิมิตที่ดีของการสื่อสารทางแสงที่จะให้ระบบของการสื่อสารที่มีคุณภาพระดับสูงหลังจากที่ได้มีการวิจัยกันอย่างต่อเนื่องของคุณ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมบัติที่เป็นไปได้ของแหล่งกำเนิดแสงเฟบริ – พิรอต (Fabry – perot Resonator) ซึ่งคลื่นแสงถูกจำกัดอยู่ระหว่างกระจก 2 แผ่น ผลที่ได้รับคือ หลักฐานทางทฤษฎีได้เป็นที่ยอมรับกันในหลักการของการส่งลำแสงที่คงที่ จากแหล่งกำเนิดเลเซอร์ผ่านอวกาศ

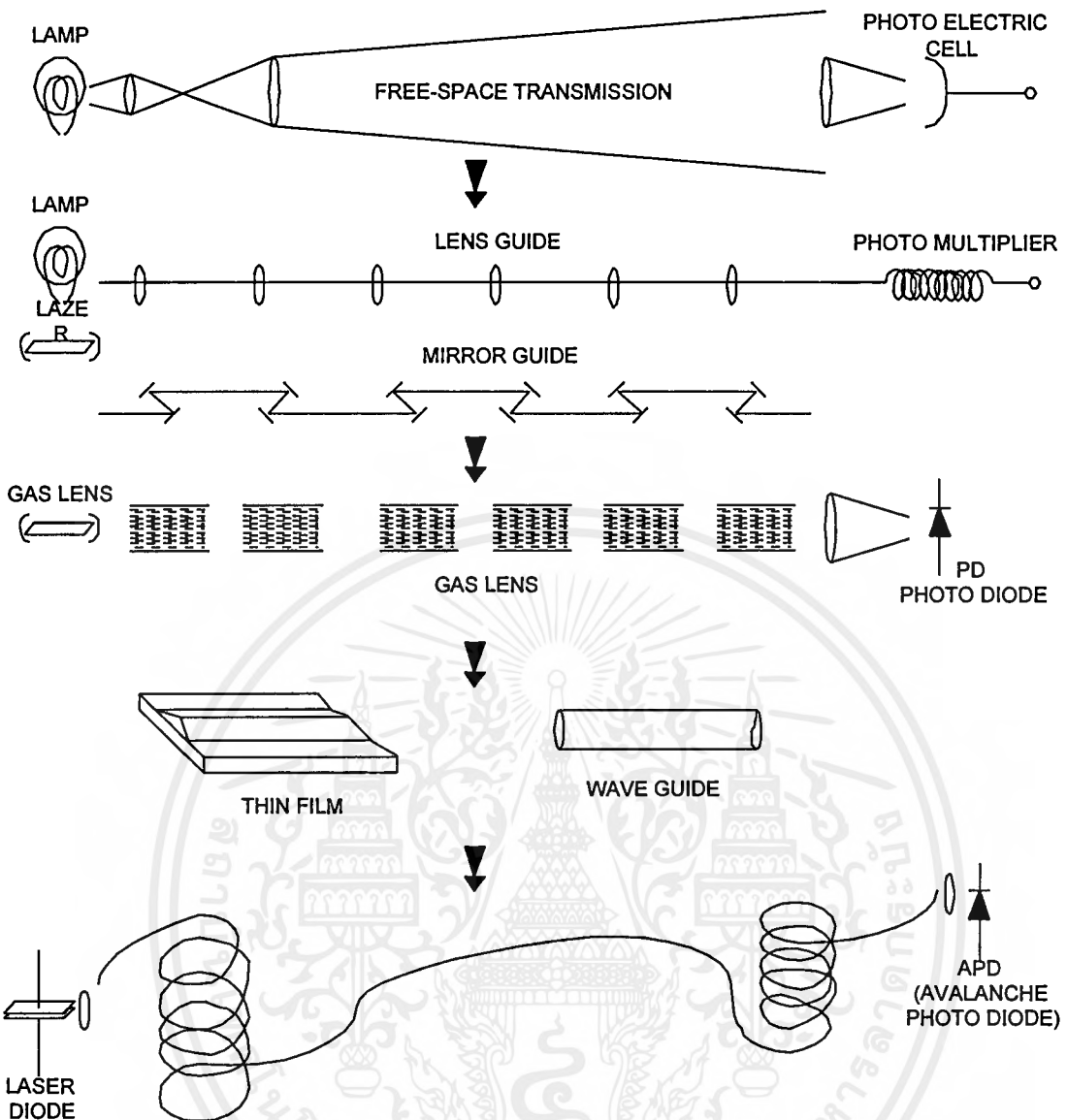
ในปี พ.ศ. 2507 – 2508 ได้มีการเสนอให้ใช้ก๊าซเลเซอร์ เป็นตัวนำแสง และในเวลาเดียวกันก็ได้มีการนำมาทดสอบ อุปกรณ์ก๊าซเลเซอร์ ที่มีการสูญเสียต่ำเนื่องจากดัชนีหักเหของแสงลดลงจากแกนกลางของเส้นใย ดังนั้น ลำแสงของแสงจะถูกจำกัดให้อยู่ใกล้กับแกนกลาง ในเวลาเดียวกัน หลักการทางคณิตศาสตร์ของทางเดินของแสงที่เคลื่อนที่ไปเรียกว่า Lenslike – medium ซึ่งเป็นที่ยอมรับกันทั่วไป เนื่องจากเป็นระบบที่ต้องการเพาเวอร์เป็นจำนวนมากที่จะทำให้เกิด Refractive – index Profile ในปริมาตรของก๊าซจำนวนมาก และเหตุผลอย่างอื่น ๆ อีก ความคิดที่จะใช้ก๊าซเลเซอร์มาเป็นทางเดินของแสงก็หยุดชะงักลง ถึงแม้จะได้รับผลประโยชน์หลายอย่างในเวลานั้นก็ตาม รวมทั้งความเชื่อว่าคลื่นแสงถูกจำกัดให้อยู่ใกล้กับแกนกลาง ข้อคิดเห็นที่ว่าดัชนีที่แผ่กระจายในรูปของพาราโบลา ในเส้นใยจะชดเชยกลุ่มความเร็วของโหมดที่เคลื่อนที่ในชั้นต่าง ๆ และวิธีที่จะใช้คำนวณเกี่ยวกับทางเดินของแสง

อีกประการหนึ่งในปี พ.ศ. 2509 ได้มีการประยุกต์ใช้เลเซอร์กับการสื่อสารทางแสง ทำให้เกิดการสนใจทั้งในอเมริกาและญี่ปุ่น และทราบว่าวิธีการมอดูเลชันที่ความถี่สูงมากนั้นมีความเป็นไปได้ เช่นเดียวกับความคิดที่จะนำเส้นใยแก้วนำแสงมาเป็นสายรับ – ส่ง ได้เริ่มขึ้นอีกครั้งหนึ่งทั้งในประเทศอังกฤษและญี่ปุ่น และความพยายามที่จะลดการสูญเสียจากการส่งให้ต่ำลง และการวิจัยเรื่องที่เกี่ยวข้องกับแบนด์วิดท์ก็ได้เริ่มขึ้น

ประมาณปี พ.ศ. 2513 ผลจากการวิจัยทั้งสองอย่างมีความสำคัญมากต่อการสื่อสารทางแสง อย่างแรกคือการทำงานอย่างต่อเนื่องของเลเซอร์ที่อุณหภูมิห้องในอเมริกา ต่อไปก็คือการปรับปรุงเรื่องอายุการใช้งานทั้งในอเมริกาและญี่ปุ่น อีกอย่างก็คือการลดลงอย่างมากของการสูญเสียจากการส่ง จากที่อังกฤษได้ทำไว้ระหว่าง 150 เดซิเบลต่อกิโลเมตร ได้ลดลงเหลือประมาณ 20 เดซิเบลต่อกิโลเมตร ทั้งในอเมริกาและญี่ปุ่น เมื่อไม่นานมานี้ได้มีการพัฒนาเกี่ยวกับอุปกรณ์ทางแสงและสาย รับ – ส่ง เส้นใยแสงเป็นหลัก ปัจจุบันนี้ในทางปฏิบัติได้พิสูจน์ให้เห็นว่ามีความเป็นไปได้อย่างมากที่จะนำการสื่อสารทางแสงมาใช้กันอย่างกว้างขวางขึ้น สายรับ – ส่ง เส้นใยแสงได้มีการปรับปรุงกันอย่างรวดเร็ว บางส่วนได้นำวิธีการผลิตสารกึ่งตัวนำมาใช้ซึ่งได้มีการพัฒนาอย่างดี ซึ่งให้ทั้งการสูญเสียต่ำและมีแบนด์วิดท์กว้างกว่าสายรับ - ส่ง อย่างอื่น ๆ

ได้มีข้อเสนอแนะที่แตกต่างกันหลายประการที่ใช้กับการส่งสำหรับการสื่อสารทางแสง เพราะว่าบางวิธีอาจจะใช้บางโอกาสในอนาคต ซึ่งเราจะได้ศึกษากันอย่างย่อ ๆ และเปรียบเทียบวิธีเหล่านั้นกับเส้นใยแสง รูปที่ 2.2 ข้างล่างนี้ แสดงให้เห็นถึงวิธีการพัฒนาของการสื่อสารทางแสง เริ่มต้นด้วยการเดินทางของลำแสงจากหลอดไฟแสงสว่างผ่านไปใพอากาศ การนำทางของแสงจากเลเซอร์ไดโอดไปตามเส้นใยแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 การพัฒนาของการสื่อสารทางแสง

การเดินทางเป็นเส้นตรงของลำแสงเลเซอร์ผ่านชั้นบรรยากาศ

ลำแสงของเลเซอร์ที่แผ่กระจายในอากาศมีทิศทางที่แน่นอนมาก ดังนั้น มันจึงถูกส่งไปได้เป็นระยะทางไกลๆ ตอนนี้ให้มาพิจารณาถึงสิ่งที่เรียกว่า Gaussian คลื่นลำแสงที่มีความเข้มของแสงแผ่กระจายออกไป $I(r)$ ตามขวาง กำหนดจาก

$$I(r) = I(0) \exp(-r^2/w^2_0)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง r คือระยะทางจากแกนลำแสง และ W_0 คือค่าคงที่ เรียกว่า Spot Size ของ Gaussian Beam และตรงกับรัศมีที่ความเข้มของแสงลดลงที่ $1/\lambda$ ($\lambda = 2.718$) ของค่ายอดของมัน (บางครั้ง Spot Size กำหนดจากรัศมีของลำแสง W' ซึ่งเป็นขอบเขตของแอมพลิจูด และไม่ใช้ความเข้มของลำแสงต่างจาก $1/\lambda$ ของ ค่ายอดในกรณีนี้ $W' = 2W_0$) ความกว้างของมุมที่แผ่ออกของลำแสง $\Delta\theta$ กำหนดจาก

$$\Delta\theta = \lambda / 2\pi W_0 = 0.32 (\lambda / 2W_0) \text{ rad.}$$

เส้นผ่านศูนย์กลาง D' ของลำแสงที่จุดใด ๆ ขึ้นอยู่กับ $\Delta\theta$ จะเห็นได้ว่า $\Delta\theta$ มีมุมที่แคบมากเมื่อ Spot Size W_0 เพิ่มขึ้นที่จุดแผ่กระจายจากศูนย์กลาง และมีความยาวคลื่นสั้นมากด้วยเหมือนกัน

เช่น ตัวอย่างที่ความยาวคลื่น $\lambda = 0.63$ และ 10.6 ไมโครเมตร กับ $W_0 = 1$ มิลลิเมตร $\Delta\theta$ คือ $0.006^\circ = 10^{-4}$ rad และ $0.01^\circ = 1.7 \times 10^{-3}$ rad ตามลำดับ ซึ่งเป็นมุมที่แคบมาก เนื่องจากมุมเหล่านี้แคบลง หลังจากที่มันเดินทางไปได้ระยะทาง 1 กิโลเมตร เส้นผ่านศูนย์กลางของลำแสงที่กระจายไปมีขนาดเพียง 10 เซนติเมตร และ 1.7 เมตร ตามลำดับ ในอวกาศภายนอกชั้นบรรยากาศของโลก ลำแสงที่มีมุมแคบนี้ทำให้มันเดินทางไปได้ระยะทางไกลมาก

ภายในชั้นบรรยากาศของโลก การสูญเสียที่เกิดจากการดูดซึมขึ้นอยู่กับความยาวคลื่นแสง จึงจำเป็นต้องเลือกใช้ความยาวคลื่นแสง จึงจำเป็นต้องเลือกใช้ความยาวคลื่นแสงที่มีการดูดซึมต่ำ ตรงกับที่เรียกชั้นบรรยากาศนี้ว่า “Window” นอกจากนั้นในสายฝนหรือภาวะของอากาศที่เกิดเป็นหมอกลำแสงของแสงจะถูกดูดซึมมาก และทำให้แสงเกิดการละลาย และมีการสูญเสียมากกว่า 20 – 30 เดซิเบลต่อกิโลเมตร ในสภาพที่เลว ถึงแม้ว่าอากาศจะดี และไม่มีกระแสลมลำแสงก็เคลื่อนที่อย่างไม่มีทิศทาง เนื่องจาก “ปรากฏการณ์ภาพลวงตา” (Mirage Phenomenon) ซึ่งเป็นสาเหตุจากอุณหภูมิและดัชนีหักเหลดลง) และทำให้ลำแสงไม่คงที่ เช่นเดียวกัน ถ้าเลนส์ทางด้านส่งและด้านรับเกิดการสั่น จะทำให้เพาเวอร์ที่ได้รับเกิดการผันแปรอย่างมาก เนื่องจากผลที่เกิดขึ้นเหล่านี้ เช่น ไม่มีการป้องกันลำแสงขณะที่กำลังเดินทางไป ในชั้นบรรยากาศ ฉะนั้น มันจึงไม่เหมาะสมที่จะใช้ส่งในระยะทางไกลได้ อย่างไรก็ตาม สำหรับระยะทางใกล้ ๆ ที่มีระยะทางไม่กี่สิบลเมตร วิธีการสื่อสารแบบง่าย ๆ นี้ก็เชื่อถือได้ และยังสามารถใช้ประโยชน์ได้อีกหลายเรื่องด้วยกัน

วิธีการที่เกี่ยวข้องกับ Lens Waveguide

ได้เคยกล่าวมาแล้วว่าระบบ Waveguide ซึ่งลำแสงจะถูกนำทางโดยเลนส์ หรือจากการกระเจกที่วางอยู่ภายในท่อที่ได้มีการทดสอบไปแล้ว วิธีนี้สามารถส่งลำแสงที่มีจุดขนาดเล็กได้ตลอดโดยการโฟกัสมันเป็นช่วง ๆ และป้องกันไม่ให้ถูกรบกวนจากสภาพอากาศภายนอก

สำหรับเลนส์ที่ใช้เป็นตัวนำแสงเป็นเลนส์บาง ๆ (Thin Lense) ระยะศูนย์กลางจากเลนส์ไปยังจุดรวมแสง (Focal length) F , และระยะห่าง $2L$, ขนาด จุบรวมแสง W ที่อยู่ในระนาบเดียวกับเลนส์จะมีขนาดเล็กที่สุดที่ตำแหน่ง $f=L$ จาก

$$W = \sqrt{L\lambda/\pi}$$

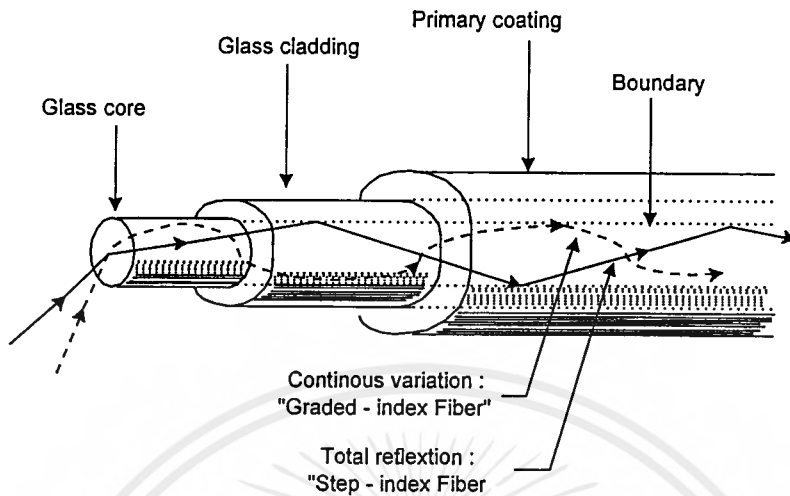
เช่น ตัวอย่าง $W = 3.2$ มิลลิเมตร สำหรับ $2L = 100$ เมตร และ $\lambda = 0.63$ ไมโครเมตร เพราะฉะนั้นเพื่อความเหมาะสมสำหรับเลนส์แต่ละชุด ซึ่งเป็นจบรวมแสงยอมให้ตำแหน่งของเลนส์นี้แปรผันได้เล็กน้อย เส้นผ่าศูนย์กลางของเลนส์ต้องมีขนาดหลายเซนติเมตร ถ้าใช้เลนส์เคลือบน้ำยา เพื่อป้องกันการสะท้อน จะทำให้ได้ค่าการสูญเสียในสายส่ง (Transmission Loss) ต่ำประมาณ 0.5 db/km

อย่างไรก็ตามในระบบ Waveguide นี้ตำแหน่งของเลนส์อาจคลาดเคลื่อนได้เล็กน้อยเนื่องจากการสั่นสะเทือนของแผ่นดิน รวมทั้งแผ่นดินไหวและอื่น ๆ ในทำนองนั้น ดังนั้น จิตชั้นทางโครงสร้างจะลดลง ทำให้ลำแสงไม่ตรงตัว เช่นเดียวกัน ถ้าอุณหภูมิที่มีอยู่ระหว่างตอนต้นและตอนปลายของท่อแตกต่างกัน จะเป็นเหตุให้ลำแสงเกิดการเบี่ยงเบน เนื่องจากอากาศภายในท่อทำให้เกิดปริมาตรขึ้น เพราะฉะนั้นส่วนปลายของท่อต้องมีฉนวนมาปิดหรือ ต้องขจัดอากาศออกไป จากเหตุผลเหล่านี้และอื่น ๆ อีก จะไม่ใช่เลนส์เป็นตัวนำแสง หรือพูดโดยทั่วไปว่าไม่เหมาะสมที่ใช้เป็นสายรับ – ส่ง อีกประการหนึ่ง ถ้าโครงสร้างมีการปรับปรุงแต่งโดยอัตโนมัติรวมกันเข้าเป็นระบบก็สามารถใช้มันเป็นเครื่องตรวจสอบการสั่นสะเทือนของแผ่นดินไหวได้ ซึ่งก็เป็นการใช้งานอีกวิธีหนึ่งของระบบนี้

2.2 การสื่อสารด้วยเส้นใยแสง

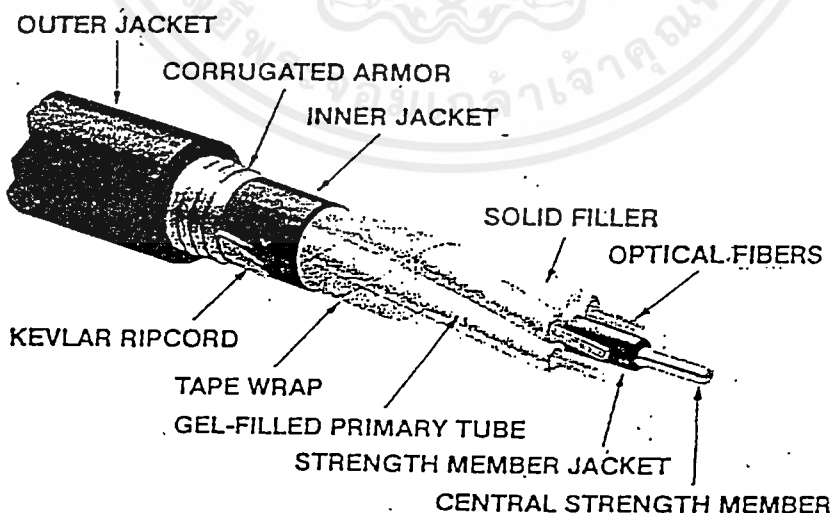
สายรับ – ส่ง เส้นใยแสง

โครงสร้างของสายรับ – ส่ง เส้นใยแสง ประกอบด้วยส่วนตรงกลางที่เรียกว่า Core มีดัชนีหักเหของแสง n_1 , หุ้มรอบด้วยวัสดุที่เรียกว่า Cladding มีดัชนีหักเหของแสง n_2 , ต่ำกว่า n_1 ดังนั้น คลื่นแม่เหล็กไฟฟ้าจะถูกจำกัดอยู่ในส่วนของ Core และถูกส่งต่อโดยหลักการสะท้อนกลับตรงเขตแดนระหว่าง Core และ Cladding ที่อยู่ภายในทั้งหมด เส้นใยแสงเป็นรูปแบบของ Dielectric Waveguide ซึ่งเป็นชนิดซิลิกาแก้ว และมัดลิตคอมโพเนนท์กลาส ปกติส่วนประกอบของฉนวนไฟฟ้า ในบางกรณีอาจใช้สารพลาสติก หรือของเหลวก็สามารถนำมาเป็นส่วนประกอบอย่างหนึ่งของสารประกอบเหล่านี้ได้ในวงจรแสงที่เคลือบด้วยแผ่นฟิล์มบาง ๆ ซึ่งมีความหนาเพียง $2-3$ มิลลิเมตรวัสดุอื่น ๆ ที่สามารถนำมาใช้ได้ เช่น แก้ว, พลาสติก, วัสดุที่มีองค์ประกอบอย่างเดียวกัน, ผลึกแสง หรือสารกึ่งตัวนำ



รูปที่ 2.3 เส้นใยแสงชนิดมัลติโหมด

เส้นผ่าศูนย์กลางของ Core ของเส้นใยแสง ปกติจะอยู่ในย่าน 2 – 3 ไมโครเมตร ถึง 20 – 30 ไมโครเมตร และเส้นผ่าศูนย์กลางรอบนอกของ Cladding อยู่ระหว่าง 100 – 200 ไมโครเมตร อย่างไรก็ตามเส้นใยแสงที่ไม่ได้หุ้มมีความเปราะมาก และเป็นเหตุเริ่มต้นให้เกิดปฏิกิริยาทางเคมีจากความชื้น ดังนั้น เส้นใยจึงถูกกำหนดให้มีการหุ้มครั้งแรกเสีชั้นหนึ่งก่อด้วยพลาสติก ต่อไปหุ้มทับด้วยไนลอนอีกชั้นหนึ่ง ยิ่งกว่านั้นยังจัดเป็นกลุ่มรวมเข้าด้วยกันในรูปเคเบิลใยแสง ซึ่งทำให้เคเบิลมีเส้นใยแสงเป็นร้อยเส้นได้



รูปที่ 2.4 เส้นใยแสงขนาด 24 core

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปัจจุบัน ซิลิก้ากลาสเป็นส่วนประกอบที่ทำให้การสูญเสียต่ำมาก โดยการทำให้ซิลิก้ากลาสมีความบริสุทธิ์มากขึ้น ทำให้สามารถผลิตเส้นใยแสงที่มีการลดทอนประมาณ 0.2 เดซิเบลต่อกิโลเมตร ที่ความยาวคลื่น 1.55 ไมโครเมตรได้ ประกอบมีแบนด์วิดท์ กว้างและการสูญเสียต่ำ จึงเชื่อได้ว่าเส้นใยแสงจะเป็นสายรับ – ส่ง ที่เหมาะที่สุด

ในตอนนี้จะกล่าวถึงรายละเอียดที่เกี่ยวกับความยาวคลื่น 0.85 ไมโครเมตร ที่ให้การสูญเสียต่ำ ซึ่งเป็นข้อกำหนดอย่างหนึ่งที่เรียกว่า “Optical Fiber Windows” บังเอิญสารกึ่งตัวนำเลเซอร์ที่ประกอบด้วยแกเลียมอาร์เซไนด์ (GaAs) และซิลิคอน (Si) โฟโตนิกเทคเตอร์มีความไวสูง ที่ความยาวคลื่นนี้ ในทางตรงกันข้ามเส้นใยแสงมีความสูญเสียต่ำมาก จะอยู่ช่วงความยาวคลื่น 1.0 – 1.6 ไมโครเมตร การวิจัยเกี่ยวกับเลเซอร์ และตัวรับแสงความไวสูงที่กำลังทำกันอยู่ในปัจจุบัน และอนาคตถือเป็นกุญแจสำคัญที่ต้องพัฒนาต่อไปในการสื่อสารด้วยเส้นใยแสง

ข้อดีของการสื่อสารด้วยเส้นใยแสงคืออะไร

การส่งสัญญาณแสงผ่านเส้นใยแสงมีข้อดีเหนือกว่าระบบ Optical Waveguide อื่น ๆ ทั้งหมด และมีคุณสมบัติ ดังต่อไปนี้

1. มีการสูญเสียต่ำตลอดช่วงความยาวคลื่นที่ใช้งาน (น้อยกว่า 1 เดซิเบลต่อกิโลเมตร)
2. มีแบนด์วิดท์กว้าง (1 – 10 GHz, สำหรับ Multimode และ Single – mode Fiber ตลอดความยาว 1 กิโลเมตร ตามลำดับ)
3. มีความยืดหยุ่น
4. ขนาดเล็ก (เส้นใยแก้วมีขนาดเส้นผ่าศูนย์กลางประมาณ 100 ไมโครเมตร และ เส้นผ่าศูนย์กลางทั้งหมด ซึ่งรวมทั้งที่หุ้มด้วยพลาสติก ประมาณ 1 – 2 มิลลิเมตร)
5. น้ำหนักเบา
6. ไม่มีสิ่งรบกวนจากแม่เหล็กไฟฟ้า
7. Crosstalk ต่ำ และมีมาตรการการป้องกันสูง
8. ส่วนประกอบของแก้วที่ใช้เป็นวัตถุดิบธรรมชาติมีเป็นจำนวนมาก โดยเฉพาะความเข้มข้นของซิลิก้า มีสูงมาก
9. มีความต้านทานต่อการเกิดปฏิกิริยาทางเคมี และการเปลี่ยนแปลงทางอุณหภูมิสูงมาก

เนื่องจากเส้นใยแสงมีข้อดีเหล่านี้ จึงมีความพยายามที่จะปรับปรุงคุณสมบัติที่ได้กล่าวไปแล้วอย่างต่อเนื่องต่อไป โดยเฉพาะการวิจัยที่จะดำเนินการตามทิศทางต่อไปนี้

1. อะไรคือลักษณะรูปร่างที่ดีที่สุดของดัชนีหักเหของแสง นำเอาปัจจัยทั้งหมดมาพิจารณา
2. อะไรคือการกระทำที่ทำให้ได้การสูญเสียต่ำที่สุด
3. ความยาวคลื่นที่เหมาะสมที่สุดของการทำงาน อยู่ทางด้านไหน

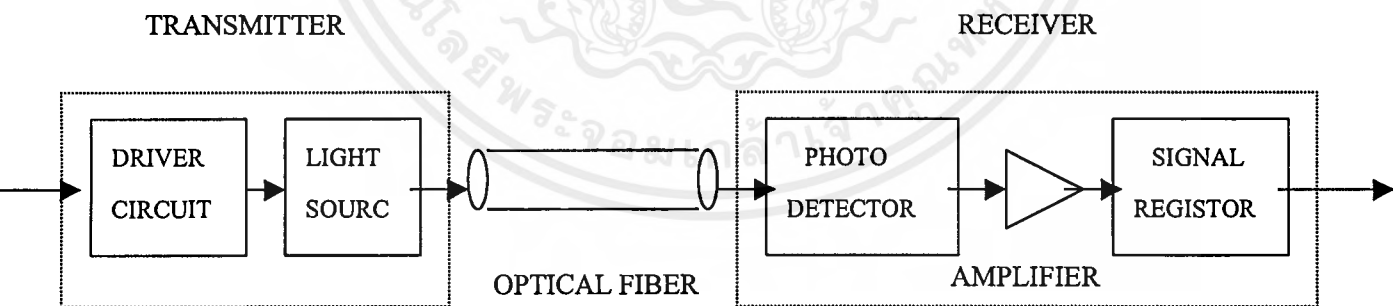
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. อะไรเป็นส่วนสำคัญที่กำหนดแบนด์วิดธ์
5. สาเหตุใดที่ทำให้คุณลักษณะการเดินทางของแสงเปลี่ยนไปโดย Mechanical Effects เช่นการโค้งงออย่างนั้นหรือ
6. อายุการใช้งานจะเป็นสาเหตุให้คุณลักษณะเปลี่ยนไปหรือไม่
7. ปัญหาทางเทคนิคของการวาง และการต่อเคเบิลสามารถแก้ไขปรับปรุงได้หรือไม่
8. ต้นเหตุที่เพิ่มขึ้นจะทำให้ลดลงโดยการผลิตเป็นจำนวนมาก ๆ ได้หรือไม่

2.3 อุปกรณ์เชื่อมโยงการส่งผ่านเส้นใยแสง

ในการเชื่อมโยงการส่งผ่านเส้นใยแสง ส่วนสำคัญต่าง ๆ คือ เครื่องส่งที่ประกอบด้วยแหล่งกำเนิดแสง และร่วมกับวงจรกระตุ้น (Drive Circuit), เคเบิลเส้นใยแสง, และเครื่องรับที่ประกอบด้วยโฟโอดีทีเทคเตอร์ ร่วมกับวงจรขยายสัญญาณ และวงจรที่ทำให้สัญญาณกลับคืนสู่สภาพเดิม

เคเบิลใยแสงเป็นอุปกรณ์ที่สำคัญมากอย่างหนึ่งในการเชื่อมต่อเส้นใยแสงนอกจากจะได้มีการป้องกันเส้นใยแก้วระหว่างในการติดตั้ง และการให้บริการ ภายในเคเบิลอาจจะบรรจุสายทองแดงสำหรับเพาเวอร์ที่จะจ่ายให้กับส่วนทวนสัญญาณ ซึ่งต้องการสำหรับการขยายสัญญาณ และการสร้างสัญญาณขึ้นมาใหม่เป็นช่วงๆ เมื่อต้องการขยายระยะทางให้ไกลออกไปอีก เคเบิลโดยทั่วไปแล้วประกอบด้วยเส้นใยแก้วรูปทรงกระบอกที่มีขนาดเท่าเส้นผมเป็นจำนวนมากแต่ละเส้นไม่ขึ้นอยู่กับจำนวนวงจรของการสื่อสาร

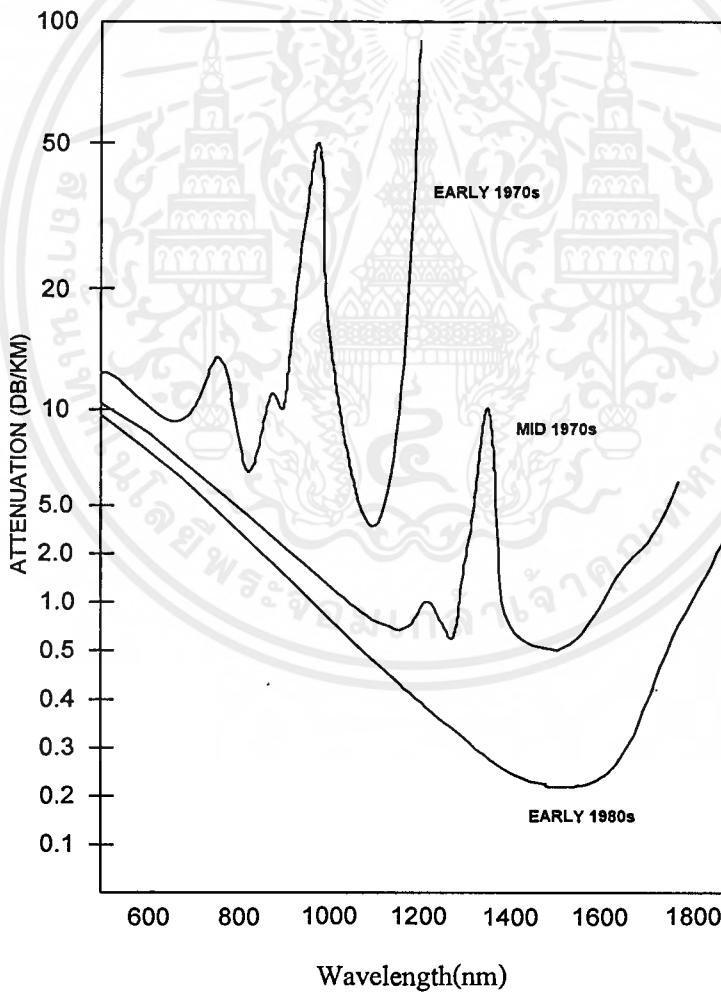


รูปที่ 2.5 อุปกรณ์หลักการเชื่อมโยงส่งผ่านเส้นใยแสง

การติดตั้งเคเบิลใยแสงสามารถติดตั้งได้ทั้งในอากาศ, ในท่อร้อยสาย, ใต้ทะเล หรือฝังดินโดยตรง ทำนองเดียวกันกับเคเบิลทองแดง ความยาวของเคเบิลแต่ละเส้นจะมีความยาวตั้งแต่หลายร้อยเมตรจนถึงหลายกิโลเมตร สำหรับการใช้งานทางไกล ขึ้นอยู่กับการติดตั้งและหรือข้อจำกัดของการผลิต ความยาวเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จริง ๆ ของเคเบิลในช่วงหนึ่ง ๆ กำหนดจากการพิจารณาในทางใช้งาน เช่นขนาดของระวิง และน้ำหนักของเคเบิล ถ้าการวางเคเบิลผ่านท่อร้อยสาย มักจะใช้เคเบิลที่มีความยาวสั้นกว่า ส่วนเคเบิลที่มีความยาวมาก ๆ มักจะใช้แขวนในอากาศ หรือฝังดินโดยตรง ถ้าจะให้มีความยาวที่จะใช้งานกับทางไกลจริง ๆ นั้น ต้องนำเคเบิลแต่ละช่วงความยาวมาต่อเข้าด้วยกัน ถึงจะได้ความยาวที่สมบูรณ์ตามต้องการ

คุณสมบัติอันดับแรกของเส้นใยแสงคือการลดทอนซึ่งขึ้นอยู่กับความยาวคลื่น เทคโนโลยีในตอนต้น ๆ นั้นใช้ความยาวคลื่นแถบ 800 – 900 นาโนเมตรอย่างเดียว เนื่องจากในแถบความยาวคลื่นนี้เส้นใยที่ผลิตได้ในเวลานั้นแสดงค่าการลดทอนต่ำสุด และแหล่งกำเนิดแสง และโฟโตดีเท็คเตอร์ที่ทำงานในย่านความยาวคลื่นนี้จัดหาได้ง่าย โดยการลดความเข้มข้นประจุของ ไฮดรอกซิล (Hydroxyl ions) และประจุของโลหะ (Metalic ions) ที่เจือปนอยู่ในส่วนประกอบของเส้นใย ทำให้ผู้ผลิตเส้นใยแสงที่มีการสูญเสียต่ำมากในย่านความยาวคลื่น 1100 – 1600 นาโนเมตรได้



รูปที่ 2.6 การลดทอนของเส้นใยแสงขึ้นอยู่กับความยาวคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปกติ Spectral bandwidth จะอ้างถึงในย่าน long – wavelength ลักษณะสำคัญที่เพิ่มขึ้นหลังจากได้พัฒนาที่ความยาวคลื่น 1300 นาโนเมตรแล้ว เนื่องจากในย่านนี้เส้นใยซิลิกาบริสุทธิ์มีความเพี้ยนต่ำมาก

ได้มีการเริ่มต้นวิจัยส่วนประกอบของเส้นใยชนิดใหม่ ๆ สำหรับใช้ย่านความยาวคลื่น 3 – 5 ไมโครเมตร เริ่มต้นจากจุดสำคัญที่น่าสนใจเกี่ยวกับโลหะฮาไลด์ ที่มีผลึกมากกว่าหลายผลึก เช่น ซิงค์เทลลูไรด์ (SnC12), ธอลเลียมโบรไมด์ (TlBr), และธอลเลียมโบรไมโอไอโอได (KPS – 5) การพยากรณ์เป็นเพียงสมมติฐานคาดว่าเส้นใยเหล่านี้มีการลดน้อยกว่า 0.01 เดซิเบลต่อกิโลเมตร ความสำเร็จจากการผลิตเส้นใยที่มีการสูญเสียต่ำเหล่านี้จะก่อให้เกิดผลต่อการสื่อสารทางไกลอย่างมาก เมื่อเคเบิลได้ติดตั้งไปแล้วแหล่งกำเนิดแสงที่เป็นส่วนสำคัญที่จะใช้ส่งถ่ายพลังงานของแสงเข้าไปในเส้นใยจะต้องมีขนาดที่เหมาะสมกับคอร์ของเส้นใย

สารกึ่งตัวนำไดโอดเปล่งแสง(LEDs) และเลเซอร์ไดโอดเหมาะสมที่จะใช้เป็นแหล่งกำเนิดเครื่องส่งเพื่อจุดประสงค์นี้ เนื่องจากเอาต์พุตของแสงสามารถมอดูเลทโดยตรงกับกระแสไฟไบอัสที่แปรค่าได้อย่างรวดเร็ว สัญญาณไฟฟ้าที่ป้อนให้กับเครื่องส่งอาจเป็นอนาล็อก หรือดิจิทัลอย่างหนึ่งอย่างใดก็ได้ที่เครื่องส่ง จะมีวงจรเปลี่ยนสัญญาณไฟฟ้านี้ให้เป็นสัญญาณแสง จากการแปรค่ากระแสไฟที่ไหลผ่านแหล่งกำเนิดแสง แหล่งกำเนิดแสงเป็น Square law device ซึ่งหมายความว่า การแปรผันเป็นเส้นตรง (linear) ในวงจรขับกระแสจะมีผลตรงกันกับการเปลี่ยนแปลงเป็นเส้นตรงในวงจรออฟติคัล เอาต์พุตเพาเวอร์ ในย่านความยาวคลื่น 800 – 900 นาโนเมตร โดยทั่วไปแหล่งกำเนิดแสงเป็นโลหะผสมของ GaAlAs ที่ความยาวคลื่นที่ยาวกว่า 1100 – 1600 นาโนเมตร ส่วนประกอบที่สำคัญของแหล่งกำเนิดแสงเป็นโลหะผสมของ InGaAsP หลังจากสัญญาณแสงถูกส่งเข้าไปในเส้นใยแก้ว การลดทอนและความเพี้ยนจะเพิ่มขึ้นตามระยะทางไปตามลำดับ เนื่องจากการ กระจาย , การดูดซึม , และโครงสร้างที่ทำให้แสงกระจายในทางเดิมของแสง ทางด้านรับ การลดทอนและความเพี้ยนของออฟติคัลเพาเวอร์เอาต์พุตจะถูกตรวจรับโดยโฟโตดีเทคเตอร์

ในทำนองเดียวกันกับแหล่งกำเนิดแสง โฟโตดีเทคเตอร์เป็น Square – law device ด้วยเหมือนกัน เนื่องจากมันเปลี่ยนพลังงานแสงที่ได้รับเป็นกระแสไฟฟ้าทางเอาต์พุต (Photo – current)

สารกึ่งตัวนำ PIN และ APD โฟโตดีเทคเตอร์ทั้งสองตัวนี้ส่วนใหญ่ใช้ในการเชื่อมโยงการสื่อสารทางแสง อุปกรณ์ทั้งสองชนิดนี้ให้ประสิทธิภาพและการตอบสนองต่อความเร็วสูงมากสำหรับการใช้งาน โดยปกติ APD โฟโตดีเทคเตอร์จะใช้กับสัญญาณแสงที่รับได้ที่มีเพาเวอร์ระดับต่ำเนื่องจากมีความไวสูงและโครงสร้างภายในมีการขยาย ซึ่งเป็นคุณสมบัติประจำตัวของมัน ซิลิคอนโฟโตดีเทคเตอร์ใช้ในย่านความยาวคลื่น 800 – 900 นาโนเมตร ออฟติคัลดีเทคเตอร์ชนิดต่าง ๆ สามารถนำมาใช้กับความยาวคลื่นที่ยาวกว่าได้ ส่วนประกอบที่ถูกเลือกมาใช้ตอนแรกในย่านความยาวคลื่น 1100 – 1600 นาโนเมตร ก็คือโลหะผสม InGaAs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบเครื่องรับมีความยุ่งยากมากกว่าของเครื่องเนื่องจากมันต้องมีการขยายสัญญาณ และมีการสร้างสัญญาณขึ้นมาใหม่จากสัญญาณที่ได้รับจากโฟโตนิกเทคโนโลยีที่มีระดับสัญญาณต่ำ ๆ ที่มีอยู่เป็นประจำ คุณภาพของเครื่องรับที่ต้องการเป็นอันดับแรก คือ ค่า Optical power ต่ำสุดที่จำเป็นต้องใช้ในการคงค่า Error probability สำหรับระบบ Digital หรือ S/N สำหรับระบบ Analog ให้ได้ตามกำหนด สำหรับแต่ละ Data rate ที่ต้องการ เราจะเห็นได้ว่า ความสามารถของเครื่องรับที่จะบรรลุผลในระดับที่ต้องการนั้นขึ้นอยู่กับชนิดของโฟโตนิกเทคโนโลยี, สิ่งรบกวนที่ก่อให้เกิดขึ้นในระบบ, และคุณสมบัติของภาคขยายในเครื่องรับ

เมื่อสัญญาณแสงเดินทางไปตามเส้นใยในระยะทางพอสมควร สัญญาณจะถูกลดทอน และเกิดความเพี้ยนจนถึงองศา (Degree of distortion เป็น %) ที่ต้องการทวนสัญญาณในสาย รับ – ส่ง เพื่อที่จะทำการขยายสัญญาณ, สร้างสัญญาณขึ้นมาใหม่ สถานีทวนสัญญาณแสงประกอบด้วยเครื่องรับ และเครื่องส่ง คิดตั้งแบบหลังชนกัน ภาคเครื่องรับตรวจรับสัญญาณแสง และเปลี่ยนเป็นสัญญาณไฟฟ้า ซึ่งต้องทำการขยายสัญญาณขึ้นมาใหม่ และส่งสัญญาณไฟฟ้าให้กับภาคเครื่องส่ง ภาคเครื่องส่งเปลี่ยนสัญญาณไฟฟ้ากลับเป็นสัญญาณแสงใหม่ และส่งเข้าไปในเส้นใยแสง เงื่อนไขที่จะเป็นตัวกำหนดรายละเอียดว่าเมื่อไรจึงจะต้องการสถานีทวนสัญญาณแสงในระบบเชื่อมโยงทางแสงจะได้กล่าวพร้อมกันกับระบบ Wavelength division multiplexing และระบบการจัดการเรื่อง Line – coding

2.4 ระบบเส้นใยแสง

แรกเริ่มการนำเทคโนโลยีของเส้นใยแสงมาใช้มีจุดประสงค์เพื่อการเชื่อมโยงระบบโทรคมนาคมแบบดิจิทัลระหว่างจุดต่อจุด การเชื่อมโยงที่กำเนิดขึ้นครั้งแรก ส่วนใหญ่ได้ออกแบบสำหรับขนาดบิตจาก 2 – 50 Mb/s อุปกรณ์ไฟฟ้า – แสง ที่ใช้ระบบเหล่านี้ทำงานในย่านความยาวคลื่น 810 – 890 นาโนเมตร ซึ่งการสูญเสียจากการส่งผ่านเคเบิลใยแสงมีค่าที่กำหนดให้ 4 – 6 เดซิเบลต่อกิโลเมตร หลังจากการวางและต่อเคเบิลเข้าด้วยกันแล้ว ทำให้ได้ระยะทางระหว่างเทอร์มินอล 5 – 10 กิโลเมตร โดยไม่ต้องมีสถานีทวนสัญญาณ ซึ่งทำให้ไม่ต้องใช้บ่อพักสำหรับสถานีทวนสัญญาณในพื้นที่ ที่มีชุมชนหนาแน่น และทำให้ลดจำนวนของสถานีทวนสัญญาณในโครงข่ายโทรคมนาคมในนครหลวงให้ไกลออกไปอีก ในยุคที่สองระบบทำงานความยาวคลื่น 1.3 ไมโครเมตรซึ่งการสูญเสียจากการส่งผ่านเคเบิลใยแสงประมาณ 0.5 เดซิเบลต่อกิโลเมตร ซึ่งสามารถขยายการส่งสัญญาณให้ไกลออกไปอีก โดยไม่ต้องใช้สถานีทวนสัญญาณ

นอกจากการใช้งานด้านโทรคมนาคมแล้ว ก็ได้มีการติดตั้งเชื่อมโยงเส้นใยแสงในโรงไฟฟ้ากำลัง การเชื่อมโยงเหล่านี้ใช้เพื่อการส่งข่าวสารสำหรับระบบการป้องกัน, การอำนวยความสะดวก, และการควบคุม ซึ่งมีความสำคัญที่สุดในโรงไฟฟ้าขนาดใหญ่และประกอบด้วยเครื่องมือทันสมัย ข่าวสารดังกล่าวนี้จะถูกส่งโดยระบบสื่อสารไมโครเวฟธรรมดาาร่วมกันกับสายส่งกำลังต่าง ๆ และกับระบบการสื่อสาร อย่งไรก็

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามในเมืองใหญ่ ๆ สิ่งรบกวนที่เกิดจากการวางโครงข่ายสายไฟฟ้าแรงสูง ขนาด 275 กิโลโวลต์ ระบบการสื่อสารด้วยไมโครเวฟที่มีคุณภาพสูง ไม่สามารถที่จะดำเนินการด้วยความมั่นใจได้ อาคารสูง ๆ ก็เป็นอุปสรรคสำหรับการส่งสัญญาณไมโครเวฟด้วยเส้นใยแสงมีภูมิคุ้มกันต่อการเหนี่ยวนำสิ่งรบกวน ทำให้มีการส่งข้อมูลที่มีความจุสูง ๆ ได้ ด้วยเหตุนี้จึงเป็นอีกระบบหนึ่งของการสื่อสารที่ดีมาก

การประยุกต์ใช้เทคโนโลยีเส้นใยขยายเข้าไปในชุมสายวงจรผู้เช่า นี่เป็นส่วนหนึ่งของโครงข่ายโทรคมนาคมที่เชื่อมต่อกับเครื่องปลายทาง ของผู้เช่าสายที่ตั้งอยู่ใกล้กับชุมสายกลางสื่อ้นำการส่งที่ใช้กันมานานในโครงข่ายนี้คือ สายคู่ไขว้ทองแดง สายคู่ไขว้ทองแดงเหล่านี้ได้มีการปรับปรุงเป็นอย่างดี, อายุการใช้งานนาน, และการลงทุนสำหรับการใช้งานอย่างคุ้มค่าเป็นเวลาหลายสิบปีเพื่อใช้ส่งสัญญาณเสียงคำพูด อย่างไรก็ตามยังไม่เพียงพอสำหรับความต้องการที่เพิ่มขึ้นสำหรับการใช้บริการหลายอย่างที่กว้างขึ้นอยู่กับที่อยู่อาศัยหรือสำนักงาน เช่น การชำระเงิน หรือการศึกษาทางโทรทัศน์, ห้องสมุดและการค้นหาข่าวสาร, การประมวลผลทางวิดีโอ, อิเล็กทรอนิกส์เมลล์, การธนาคาร, และการซื้อของ

นี่คือสิ่งที่น่าสนใจเป็นอย่างมากที่จะนำไปสู่การประยุกต์ใช้เทคโนโลยีเส้นใยแสงกับวงจรผู้เช่าจากชุมสายท้องถิ่นกับที่อยู่อาศัยหรือสำนักงาน ในทางตรงข้ามกับสายคู่ไขว้ทองแดง เส้นใยแสงจะให้การลดทอนต่ำ, ส่งข้อมูลได้จำนวนมาก, มีภูมิคุ้มกันต่อการฟ้าผ่าและการรบกวนจากสนามแม่เหล็กไฟฟ้า, ไม่มีการรบกวนระหว่างเส้นใย และไม่ขึ้นอยู่กับสัญญาณความถี่จริง ๆ ซึ่งไม่จำเป็นต้องมีวงจรอีควอไลซ์ ซึ่งตรงกันข้ามกับสายคู่ไขว้ทองแดง โดยการนำลักษณะเด่น ๆ เหล่านี้มาใช้เส้นใยแสงสำหรับวงจรผู้เช่าจะต้องออกแบบไว้ล่วงหน้าทั้งปัจจุบันและอนาคต สำหรับความต้องการการบริการหลาย ๆ อย่างที่เพิ่มมากขึ้น

บทที่ 3

การสื่อสารโดยผ่านเส้นใยแสง

กล่าวนำ

เส้นใยแสง มีคุณสมบัติเฉพาะตัวเช่นเดียวกับสายรับส่งประเภทอื่น ๆ พารามิเตอร์พื้นฐานที่เป็นตัวแสดงคุณลักษณะเฉพาะตัวของเส้นใยแสง มี 2 ชนิด คือ

- ATTENUATION : ความหมายเทียบได้กับการลดทอนของสายลวดทองแดง
- BANDWIDTH : เป็นตัวแสดงค่า Transmission Capacity

3.1 การลดทอน (ATTENUATION)

คำจำกัดความข้อที่ 1 (CCITT)

การลดทอน A (λ) สำหรับความยาวคลื่นระหว่างระนาบส่วนที่ 1 และ 2 ของเส้นใยแสง ซึ่งห่างกันเป็นระยะ L กำหนดไว้ดังนี้

$$A(\lambda) = 10 \log P_1/P_2 \text{ in dB} \dots\dots\dots(3.1)$$

เมื่อ P1 เป็นกำลังงานแสง (Optical Power) ที่เดินทางผ่านระนาบส่วนที่ 1 ของเส้นใยแสง

P2 เป็นกำลังงานแสง (Optical Power) ที่เดินทางผ่านระนาบส่วนที่ 2 ของเส้นใยแสง

คำจำกัดความข้อที่ 2

สำหรับ Homogeneous Fiber (ภายใต้สภาวะ Mode Equilibrium) การลดทอนต่อหน่วยความยาว a (λ) คือ :

$$a(\lambda) = A(\lambda)/L \text{ dB/km} \dots\dots\dots(3.2)$$

ข้อสังเกต : CCITT ไม่ได้ให้ข้อเสนอแนะใด ๆ แต่ได้แสดงค่าของการลดทอนในย่านที่มีใช้กันอยู่คือ

- ที่ $\lambda = 850$ นาโนเมตร การลดทอนควรจะน้อยกว่า 4 dB/km และค่าการลดทอนต่ำที่สุดที่ทำได้ขึ้นอยู่กับกรรมวิธีการผลิตและมีค่าประมาณ 2 – 2.5 dB/km
- ที่ $\lambda = 1,300$ นาโนเมตร การลดทอนควรจะน้อยกว่า 2 dB/km และค่าการลดทอนต่ำสุดที่มีใช้กันอยู่มีค่า 0.8 – 0.9 dB/km

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าเหล่านี้ขึ้นอยู่กับความยาวของ Homogeneous Fiber ซึ่งการลดทอนมีสาเหตุมาจากปรากฏการณ์ 2 อย่าง ซึ่งเราจะได้ศึกษาในรายละเอียดกันต่อไป

Absorption

คือ การลดทอนกำลังที่เกิดจากการแลกเปลี่ยนพลังงานระหว่างโฟตอนกับ อิเล็กตรอนในเชลล์ (Shell) ที่อยู่รอบนอกของอะตอมของธาตุที่นำมาทำเป็นตัวกลางรับส่ง

Scattering

เป็นการลดทอนที่ซับซ้อนมาก ส่วนใหญ่เกิดจากความบกพร่องของเส้นใยแสงเอง (การผลิตและการใช้งาน)

3.2 แบนด์วิธ (BANDWIDTH)

เราได้ทราบมาแล้วว่า Bandwidth ของเส้นใยแสงถูกจำกัดโดย Intrinsic Characteristics

2 ประการคือ

1. Intermodal Dispersion
2. Chromatic Dispersion

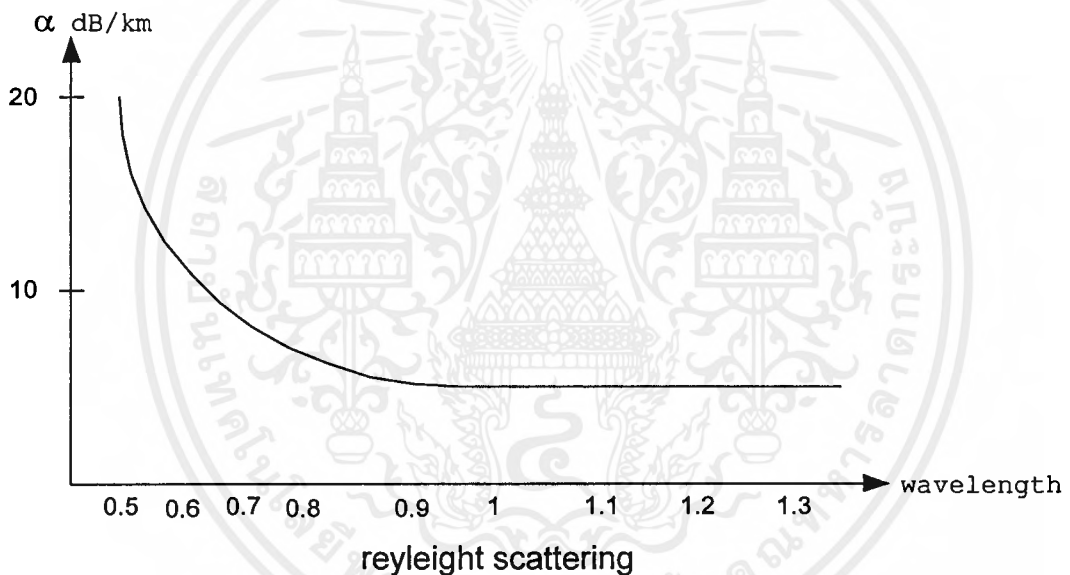
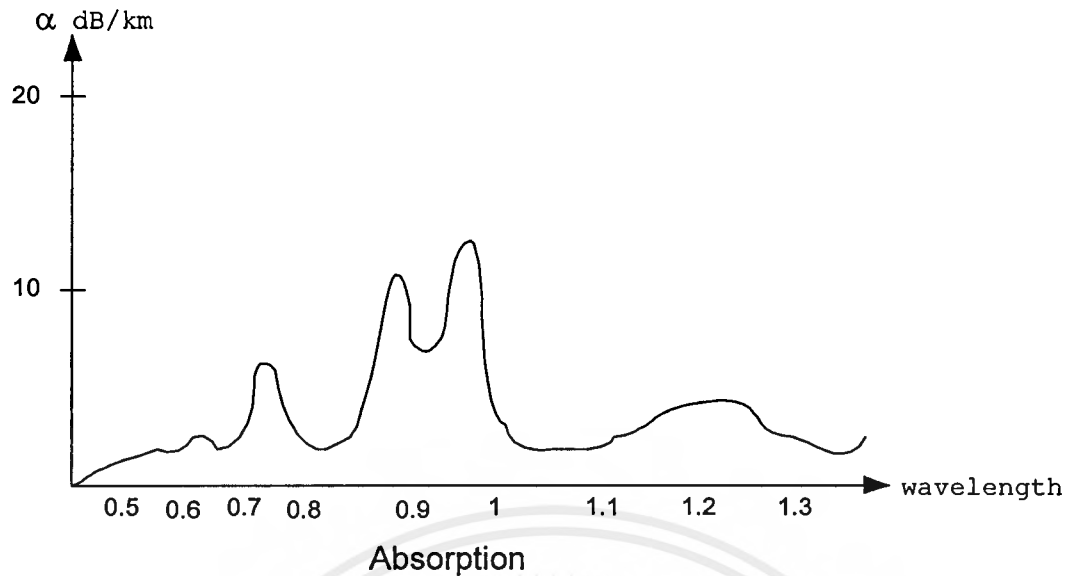
Intermodal Dispersion

แต่ละ propagation Modes ที่ต่างกันจะมีความเร็วกลุ่ม (Group Speed) ต่างกัน ทำให้เกิดการเพี้ยนของสัญญาณที่เดินทางไปในเส้นใยแสง

Chromatic Dispersion

ค่าดัชนีหักเหของวัสดุที่แปรผันตามความยาวคลื่นร่วมกับ Spectral width ของแหล่งกำเนิดแสง เป็นตัวการทำให้เกิดการเพี้ยนของสัญญาณที่เดินทางไปในเส้นใยแสง

Intermodal Dispersion เป็นลักษณะพิเศษที่สำคัญของ Multimode Fibres ในขณะที่ Chromatic Dispersion เป็นลักษณะพิเศษที่สำคัญของ Monomode Fibres



รูปที่ 3.1 กราฟแสดงคุณสมบัติการลดทอนแบบ Absorption และ Rayleigh Scattering

ข้อสังเกต : CCITT กำหนดไว้ว่า ค่า Bandwidth โดยทั่วไป ควรจะมีค่ามากกว่า 200 MHz.km (ในปัจจุบัน ค่า Bandwidth ทำได้มากกว่า 1000 MHz.km ที่ความยาวคลื่น 850 nm และมากกว่า 2000 MHz.km ที่ความยาวคลื่น 1300 nm)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 แบนด์วิดท์การสื่อสารผ่านเส้นใยแสง (BANDWIDTH OF OPTICAL FIBRE LINK)

Bandwidth (B_L) ของ Optical Fibre Link ความยาว L ที่เกิดจากการต่อปลายของเส้นใยแสง ประเภทเดียวกัน 2 เส้น หรือมากกว่าเข้าด้วยกัน (มีความยาวอย่างน้อยที่สุด 2400 m) สามารถคำนวณได้โดยใช้สูตร

$$B_L = B (1/r)^L$$

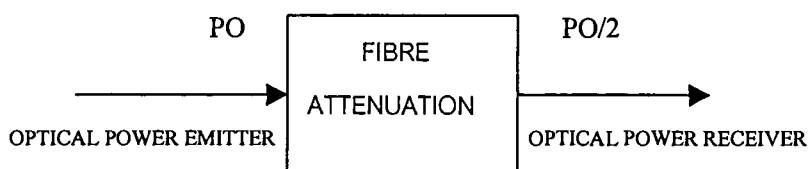
- B คือ Bandwidth สำหรับความยาว 1 km
- r คือ Concatenation Factor : $0.5 < r < 1$
- L คือ ความยาวของ Route

ปัจจัยที่เป็นตัวกำหนดที่ได้จากการทดลองเนื่องจาก ผลของ Mode Coupling และตำแหน่งของ Index – profile ในเส้นใยที่ต่อเข้าด้วยกันนั้นแตกต่างกัน

ตารางที่ 3.1 แสดงค่าของ Concatenation Factor (r) ใน 3 กรณี

λ (nm)	MHz.km	r
850	> 350	0.75
1300	> 2000	0.6
1300	> 1200	0.9

ข้อสังเกต : เพื่อหลีกเลี่ยงความสับสนที่อาจเกิดขึ้นได้ จึงจำเป็นต้องแสดงให้เห็นถึงความแตกต่างระหว่าง Optical dB และ Electrical dB เมื่อ Optical Power ที่เดินทางไปตามเส้นใยแสงถูกลดทอนไปครึ่งหนึ่งของค่าความถี่ศูนย์ การลดทอนนี้มีค่าเท่ากับ 3 dB โฟโตดีเทคเตอร์ จะให้กระแสเอาท์พุทที่เป็นสัดส่วนโดยตรงกับ Electrical Power ฉะนั้น การลดทอน 3 dB ทางด้าน Optical จะเท่ากับ การลดทอน 6 dB ทาง Electrical เพราะว่า dB คือ อัตราส่วนของจำนวนประเภทเดียวกัน ดังนั้น จึงควรเป็นค่าการลดทอนมากกว่าที่จะพูดถึงในเทอมของ ‘Optical’ หรือ ‘Electrical’



รูปที่ 3.2 การลดทอนของเส้นใยแสง

ให้ P_o เป็น Optical Power

การลดทอนกำลังงานของแสงลงครึ่งหนึ่งจะเท่ากับการลดทอนในหน่วย dB คือ

$$10 \log P_o / (P_o / 2) = 10 \log 2 = 3 \text{ dB}$$

ให้ P_e เป็น Electrical Power

สมมติว่า Optical Power P_o เทียบได้กับกระแสไฟฟ้า kI

Optical Power $P_o/2$ เทียบได้กับกระแสไฟฟ้า $kI/2$

เมื่อ k เป็นค่าคงที่ใด ๆ แต่กระแสไฟฟ้า kI เทียบได้กับ Electrical Power $P_e = kI^2$ ในทำนองเดียวกัน กระแสไฟฟ้า $kI/2$ ย่อมเทียบได้กับ Electrical Power $kI^2/4$ ซึ่งมีค่าเท่ากับ $P_e/4$

การลดทอนกำลังงานของแสงลงครึ่งหนึ่ง จะเหมือนกับการลดทอนกำลังงานไฟฟ้า (ในหน่วย dB) ลงเท่ากับ

$$10 \log P_e / P_e / 4 = 10 \log 4 = 6 \text{ dB}$$

อย่างไรก็ตาม เกี่ยวกับการใช้ถ้อยคำในภาษาที่ยอมรับกันทั่วไปในงาน Optical Transmission เป็นที่เข้าใจตรงกันว่า แบนด์วิธ (Bandwidth) ที่อ้างถึงนั้นหมายถึง 3 dB ทาง Optical หรือ 6 dB ทาง Electrical นั่นเอง

เส้นใยแสงต่างจากสายรับส่งแบบโลหะตรงที่ว่าคุณลักษณะทางด้านรับส่งจะขึ้นอยู่กับความยาวคลื่นของแสง

ขอให้สังเกตว่า Bandwidth ไม่ใช่ Intrinsic Characteristic ของเส้นใยแสง เพราะมันมีสิ่งโน้มน้ำหนักขึ้นอยู่กับแหล่งกำเนิดแสง (เช่น รังสีที่ใช้เป็นตัวกระตุ้น, ความยาวคลื่นที่ส่ง เป็นต้น)

ในทางตรงกันข้าม ปรากฏการณ์ทั่วไป (Intermodal Dispersion และ Chromatic Dispersion) เป็น Intrinsic Characteristics ของเส้นใยแสง

3.4 ข้อกำหนดประเภทของเส้นใยแสง (CONCEPT OF FIBER CATEGORY)

French PTT ได้กำหนดประเภทของเส้นใยแสง Multimode 50/125 Graded – index Fibre ดังแสดงในตารางข้างล่างนี้

CATEGORY	$\lambda = 850 \text{ nm}$		$\lambda = 1300 \text{ nm}$	
	A DB/km	MHz.km	A dB/km	MHz.km
I			1	1000
II	3.2	350	1.2	750
III			1.2	500
IV	4	300		

ตารางที่ 3.2 ประเภทของเส้นใยแสง Multimode ขนาด 50/125

ค่า Concatenation Factor (r) ของทั้ง 4 ประเภท ดังแสดงในตารางที่ 3.3

CATEGORY	$\lambda = 0.85 \text{ um}$	$\lambda = 1.3 \text{ um}$
I		0.9
II	0.85	0.9
III		0.9
IV	0.75	

ตารางที่ 3.3 แสดงค่า Concatenation Factor ของทั้ง 4 ประเภท

ในตารางที่ 3.4 แสดงถึง Bandwidth ของเส้นใยที่แปรผันขึ้นอยู่กับฟังก์ชันต่อไปนี้

- ระยะทาง (Length)
- ประเภทของเส้นใย (Category)
- ความยาวคลื่น (Wavelength)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Optical Fiber Bandwidth as a Function of Wavelength

L	Bandwidth in MHz at 6 dB Electrical				
	In	$\lambda = 0.85 \text{ um}$		$\lambda = 1.3 \text{ um}$	
Metre	II	IV	I	II	III
500	630	478	1866	1399	933
1000	<u>350</u>	<u>300</u>	<u>1000</u>	<u>750</u>	<u>500</u>
1500	247	225	594	520	347
2000	194	184	535	401	287
2500	160	157	438	328	219
3000	137	139	372	297	186
3500	120	124	323	242	161
4000	107	113	287	215	143
4500	97	104	258	193	129
5000	89	97	234	176	117
6000	76	85	119	149	99
7000	66	76	137	130	86
8000	59	69	153	115	76
9000	54	64	138	103	69
10000	49	59	125	94	62
12000	42	52	106	80	53
14000	37	47	93	69	46
16000	33	43	82	61	41
18000	29	39	74	55	37
20000	27	36	67	50	33
22000	25	34	61	46	30
24000	23	32	57	42	28

ตารางที่ 3.4 แสดงค่า Bandwidth เส้นใยแสงที่แปรผันตามฟังก์ชันต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ตัวกำเนิดแสง (Light Source)

ในด้านการสื่อสาร อุปกรณ์ที่ให้กำเนิดพลังงานแม่เหล็กไฟฟ้าแบบความยาวคลื่นที่ตามองเห็น และ แถบอินฟราเรด เรียกว่า “ตัวกำเนิดแสง” พลังงานที่กำเนิดออกมา นี้เป็นตัวพาข่าวสาร (Information-Carrier) ถ้าแสงที่เกิดขึ้นมีความยาวคลื่น หรือความถี่เดียว และยังคงมี Phase Front สม่าเสมอ เราเรียกแหล่งกำเนิดแสงนั้นว่า Coherent Source อย่างไรก็ตามตัวกำเนิดแสงส่วนมากจะให้กำเนิดแสงที่มีความยาวคลื่นแตกต่างกัน และ Phase Front ไม่สม่าเสมอตัวกำเนิดแสงแบบนี้เรียกว่า Incoherent Source

4.1 คุณสมบัติตัวกำเนิดแสงที่ดี

อุปกรณ์ Solid - State เช่น ทรานซิสเตอร์ ฟังก์ชันไดโอดมีรูปร่างกะทัดรัดและสามารถออกแบบให้มีกำลังสูง ประสิทธิภาพสูงได้ ถ้านำมาทดแทนโครงข่ายและอุปกรณ์ไฟฟ้าในระบบการสื่อสาร ต้องดำเนินไปด้วยดีหรือดีมาก ดังนั้น คุณสมบัติของตัวกำเนิดแสง จึงมีความสำคัญมาก มีความแตกต่างกันบางอย่างในคุณสมบัติที่เหมาะสมที่สุด เช่น Output Intensity และความยาวคลื่นเมื่อนำมาประยุกต์ใช้กับการสื่อสารทางแสงผ่านบรรยากาศ และ เส้นใยแสง แต่ในที่นี้จะได้พิจารณาถึงเฉพาะคุณสมบัติที่ต้องการสำหรับระบบเส้นใยแสง ดังสรุปในตารางที่ 4.1

ตัวกำเนิดแสงที่ดีควรมีคุณสมบัติพอสรุปได้ดังนี้ คือ

1. Output Power กำลังงานต่ำสุดที่ควรได้รับจากแหล่งกำเนิดแสงพิจารณาได้จากการสูญเสียของเส้นใยแสง (A) และกำลังงานต่ำสุดที่ตัวรับแสงสามารถตรวจรับได้ (S) เช่น $A = 45\text{dB}$ และ $S = -45\text{dB}$ พลังงานจากแหล่งกำเนิดแสงจะต้องมากกว่า 1 mW ในทางปฏิบัติตัวกำเนิดแสงที่ดีควรสามารถให้กำเนิดแสงที่มีกำลังงานระหว่าง 10 ถึง 100 mW

2. Power Efficiency

ประสิทธิภาพของอุปกรณ์หาได้จาก

$$\eta = (P_o / P_e) * 100 \% \quad \dots\dots\dots(4.1)$$

เมื่อ P_e คือ Input power

P_o คือ Output power

ในปัจจุบันต้องการให้ประสิทธิภาพมากกว่า 10% แต่ในอนาคตอาจจะได้ประสิทธิภาพสูงถึง 50%

PROPERTY	REQUIREMENT	TARGET
Primary Characteristics Wavelength	It must operate at a wavelength Which gives low loss and low Dispersion in fiber	0.85 , 1.3 , 1.6
Reliability	Long life , good stability of Operation , and good reproducti- Lity of output characteristics are Necessary	Life = 10^6 h
Output power	System demand must be met	< 1 mW
Power efficiency	It must operate with an electric Power supply requiring only a Low power and low voltage , And the amount of waste heat Generated must be small.	> 10 %
Desirable Propertys Spectral width (temporal, coherence)	It must have a spectral width enables the maximum bandwidth Of the optical fiber to be realized System.	Target must be determined by the scale of the
Focusing effect	It should be possible to focus the Output on to the fiber and to obtain High coupling efficiency.	
Modulation	Direct modulation must be possible Or coupling to an external modulation Made easy.	
Size & weight cost	It must be small and light . Mass production and low cost are Desirable.	

ตาราง 4.1 คุณสมบัติความต้องการของระบบเส้นใยแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) Operating Wavelength

ตัวกำเนิดแสงที่มีความยาวคลื่นประมาณ $0.95 \mu\text{m}$ หรือ $1.0 - 1.6 \mu\text{m}$ ซึ่งเส้นใยแสงมีการสูญเสียต่ำโดยเฉพาะอย่างยิ่งที่มีความยาวคลื่นใกล้เคียง $1.3 \mu\text{m}$ เส้นใยแสงจะไม่มี Material Dispersion และมี Bandwidth กว้าง

4) Spectral Width

Spectral Width มีผลต่อ Transmission Bandwidth อย่างมากในระบบ Low-capacity ที่ต้องการ Bandwidth หลายเมกะเฮิรตซ์ แหล่งกำเนิดแสงอาจให้กำเนิดแสงที่มี Spectral Width หลายสิบนานาเมตร แต่ส่วนมากถ้าต้องการ Bandwidth กว้าง ต้องลด Spectral Width ลงอย่างไรก็ตามก็ขึ้นอยู่กับความยาวคลื่นที่ใช้ด้วยเหมือนกัน

ในระบบที่ใช้ Single Mode Fiber ส่วนใหญ่ Spectral Width จะเป็นตัวจำกัด Transmission Bandwidth เพราะดัชนีหักเหของ Core เปลี่ยนตามความยาวคลื่น

ดังนั้น เมื่อตัวกำเนิดแสงมี Spectral Width ที่จำกัดการ Broaden ของ Pulse ที่ส่งไปเนื่องจากความยาวคลื่นจะขึ้นอยู่กับเวลาที่เคลื่อนที่ ในเส้นใยแสงต่างๆไป องค์ประกอบของความยาวคลื่นที่ต่างกันจะมี Delay Time ต่างกันประมาณ 100 ps/nm ตลอดระยะทางยาว 1 km ที่ความยาวคลื่น $0.85 \mu\text{m}$

5) Modulation

ปัจจัยสำคัญในการกำหนดความสำเร็จหรือล้มเหลวของตัวกำเนิดแสงที่ใช้ในระบบสื่อสารทางแสง คือ แสงสามารถมอดูเลตกับสัญญาณไฟฟ้าได้อย่างมีประสิทธิภาพมากน้อยเพียงไรความสำคัญของการมอดูเลชันอยู่ที่ว่าวงจรมอดูเลเตอร์และแหล่งกำเนิดแสงสามารถเชื่อมต่อนซึ่งกันและกันได้

6) Reliability

อายุการใช้งานเป็นสิ่งจำเป็น ในปัจจุบันต้องการอายุการใช้งานยาวนาน เหตุผลที่ต้องการให้มีอายุการใช้งานยาวนานก็คือ สมมติว่าระบบหนึ่งใช้ตัวกำเนิดแสง 10 ชุด และระบบทั้งหมดจะใช้งานไม่ได้ ถ้าชุดใดชุดหนึ่งของระบบหยุดทำงาน ตามลักษณะความน่าจะเป็น แหล่งกำเนิดแสงแต่ละชุดอาจจะใช้งานไม่ได้หลังจาก ชั่วโมงหรือเร็วกว่านี้ ยิ่งแหล่งกำเนิดแสงมีจำนวนมากก็ดูเหมือนว่าจะมีโอกาสเกิดการผิดพลาดก่อนอายุการใช้งานจริงเร็วขึ้น

7) รูปร่างและน้ำหนัก

น้ำหนักของอุปกรณ์รวมทั้งแหล่งจ่ายกำลัง โดยปกติต้องสามารถจ่ายกำลังได้อย่างสม่ำเสมอ และสามารถใช้งานกับอุปกรณ์เครื่องส่งและสถานีทวนสัญญาณได้

8) ราคา

ระบบใหม่ต้องประหยัดกว่าระบบที่มีใช้อยู่แล้วความแข็งแรงทนทานขึ้นอยู่กับอายุการใช้งาน การบำรุงรักษาง่าย

ตัวกำเนิดแสงที่ใช้ในระบบสื่อสารด้วยเส้นใยแสง ได้แก่ Injection laser Diodes (ILDS) และ Light-emitting Diodes (LEDS) อุปกรณ์ทั้งสองประเภทนี้เหมาะสมกับระบบส่งเส้นใยแสงเพราะมี Out put power ที่มีสูงพอและกำลังงานแสงที่ส่งออกมาสามารถมอดูเลตได้โดยตรง โดยการเปลี่ยนค่ากระแสที่ป้อนให้กับอินพุทของอุปกรณ์ นอกจากนี้ยังมีประสิทธิภาพสูง และขนาดเหมาะสมกับเส้นใยแสง

บริเวณที่มีการเปล่งแสงของทั้ง LEDs และ Laser Diodes ประกอบด้วย p-n junction ที่เกิดจากสารกึ่งตัวนำรูป 3, 4 ในตารางธาตุ เมื่อ junction ได้รับ Forward Bias อิเล็กตรอนและ Hole จะถูกฉีดเข้าไปในด้าน p และ n ตามลำดับและ เกิดการรวมตัวซึ่งอาจจะเป็นในลักษณะ Radiative Recombination ภายโฟตอนที่มิพลังงาน ออกมา หรือ nonradiative recombination ภายพลังงานออกมาในรูปของความร้อน บริเวณรอยต่อนี้คือ Active หรือ Recombination Region

ข้อแตกต่างระหว่าง LEDs และ Laser Diodes ก็คือกำลังงานแสงที่เปล่งออกจาก LEDs เป็น Incoherent แต่กำลังงานแสงที่เปล่งออกจาก Laser Diodes เป็น Coherent ใน Coherent source กำลังงานถูกสร้างขึ้นใน optical resonant cavity พลังงานแสงที่เปล่งออกมาจาก Cavity นี้จะมีความเป็น Monochromatic สูง และลำแสงที่ส่งออกมาจะมีทิศทางเฉพาะ ใน Incoherent LED Source จะไม่มี Optical Cavity เป็นตัวเลือกความยาวคลื่น ทำให้แสงที่เปล่งออกมามี Spectral Width กว้าง นอกจากนี้แล้วแสงที่เปล่งออกมายังมี Beam Divergent กว้างอีกด้วย

ในการเลือกตัวกำเนิดแสงให้เหมาะสมกับเส้นใยแสงจะต้องพิจารณาคุณลักษณะหลายๆอย่างของ เส้นใยแสงประกอบด้วย เช่น การลดทอน Bandwidth และ Modal Characteristics นอกจากนี้ยังต้อง คำนึงถึง power, spectral width, radiation pattern และ modulation capacity ของตัวกำเนิดแสงเอง ด้วย สำหรับเส้นใยแสงแต่ละชนิดต้องการขนาดของจุดรวมแสง (light spot) ที่จะส่งเข้าไปในเส้นใย แตกต่างกัน grade-index fiber มีการกระจายความเข้มของแสง (light-intensity distribution) เป็น รูปคล้าย Gaussian Shape ดังนั้น เส้นใยแสงแบบนี้จะสามารถ couple กับตัวกำเนิดแสง ที่มีการ กระจายความเข้มของแสงแบบเดียวกันได้อย่างมีประสิทธิภาพ single mode fiber เป็นเส้นใยชนิดที่มี core เล็กมาก ดังนั้นถ้าแหล่งกำเนิดแสงมีบริเวณที่เปล่งแสง (emission region) ใหญ่กว่า core ของเส้น ใยมากก็จะทำให้แสงมีบางส่วนสูญเสียไป ยิ่งกว่านั้น light acceptance angle ยังถูกจำกัดโดย

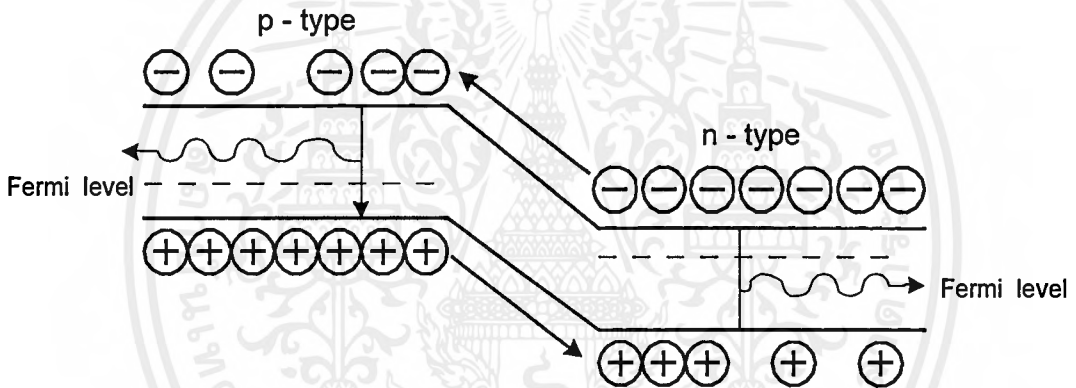
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่โดยไม่ผ่านการ อนุญาตจากเจ้าของลิขสิทธิ์แล้ว

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

numerical aperture ของเส้นใยแสง ดังนั้น ตัวกำเนิดแสงที่มี radiation patterns กว้าง จะไม่สามารถ couple ได้อย่างมีประสิทธิภาพ กำลังแสงที่เปล่งออกมาจาก laser diodes สามารถ couple เข้าไปใน single - mode fiber หรือ multi - mode fiber ก็ได้ แต่กำลังงานแสงที่เปล่งออกจาก LEDs ต้อง couple เข้าไปใน multi - mode fiber เท่านั้นจึงจะมีกำลังงานมากพอที่จะนำไปใช้ประโยชน์ได้

4.2 Light Emitting Diode (LED)

โครงสร้างพื้นฐานที่ทำให้เกิด Injection luminescence คือ p - n junction ภายใต้สถานะ Forward Bias ภายใต้สถานะนี้ พาหะส่วนใหญ่จากทั้งสองด้านของรอยต่อ จะข้ามกำแพงความต่างศักย์เข้าไปในด้านตรงข้ามและกลายเป็น Minority Carrier ทำให้จำนวน Minority Carrier มีมากขึ้นไปสภาวะการณืแบบนี้รู้จักกันในเทอมของ Minority Carrier Injection Minority Carriers ดังแสดงในรูป 4.1



รูปที่ 4.1 โครงสร้างพื้นฐานที่ทำให้เกิด Injection luminescence

ในทางอุดมคติอิเล็กตรอนทุกตัว ที่ถูกฉีดเข้าไป จะมีส่วนในการทำให้เกิด Radiative Recombination ดังนั้น จำนวนโฟตอนที่ปล่อยออกมาจึงมีมากขึ้น แต่ในทางปฏิบัติจะไม่เป็นเช่นนั้น ประสิทธิภาพของอุปกรณ์จะอธิบายในรูปของ Quantum Efficiency ซึ่งเป็นอัตราส่วนระหว่างอัตราการปลดปล่อยโฟตอนกับอัตราการป้อนอิเล็กตรอนให้ในสภาวะ Reverse Bias จะไม่มี Carrier Injection เกิดขึ้นจึงไม่มีการเปล่งแสงออกมา ความสัมพันธ์ระหว่างกระแสและแรงดัน LED ดังแสดงในสมการที่ 4.12 และ 4.13 โดยที่

$$i = i_0 [\exp (eV / BkT) - 1] \dots\dots\dots(4.2)$$

เมื่อ i_0 คือ Reverse Saturation Current

T คือ อุณหภูมิ °K

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

B คือ Electron – hole Generation Efficiency Factor

k คือ Boltzmann ' s Constant = 1.38×10^{-23} j/k

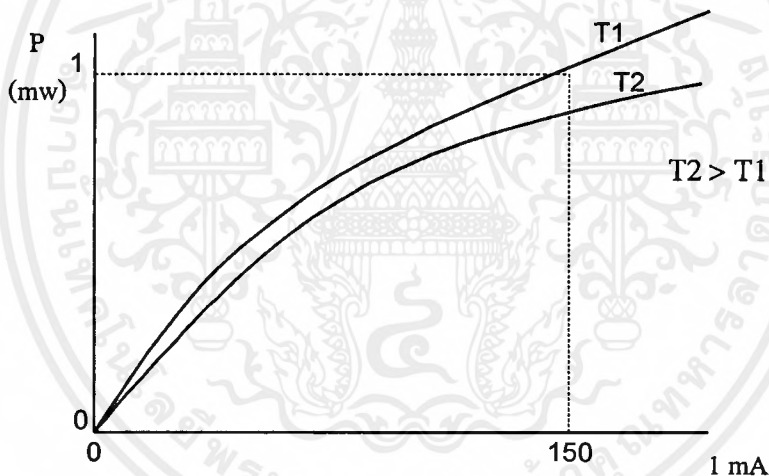
ความยาวคลื่นที่เปล่งออกมากำหนดโดย

$$\begin{aligned}\lambda_g &= hc / E_g \\ &= 1.24 (\mu\text{m}) / E_g (\text{eV}) \quad \dots\dots\dots(4.3)\end{aligned}$$

เช่น GaAs มี $E_g = 1.44$ eV จะเปล่งแสงที่มีความยาวคลื่น $0.86 \mu\text{m}$

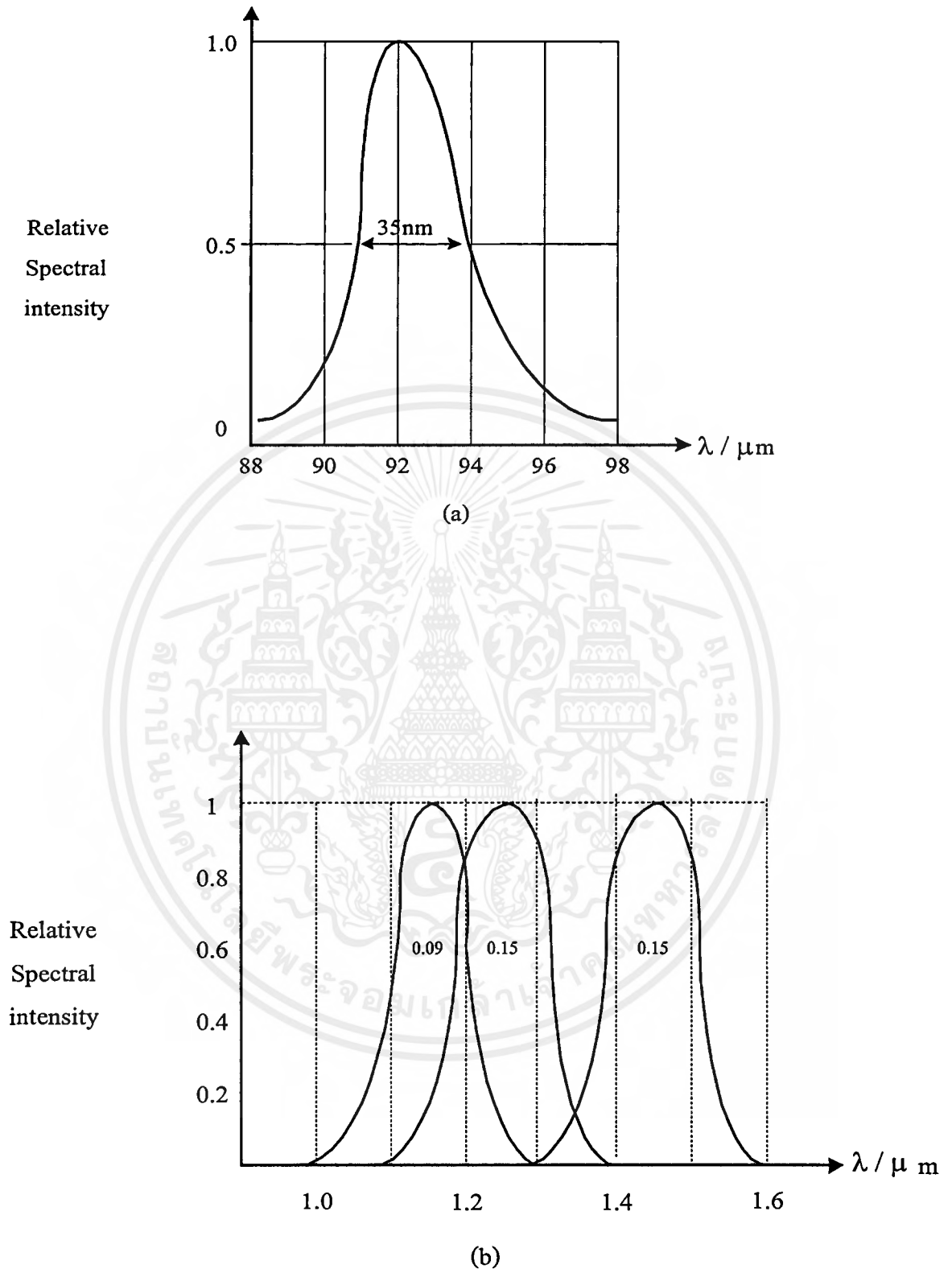
รูปที่ 4.2 แสดงตัวอย่างของ Spectral Emission Pattern ของ LEDs

$\Delta\lambda$ คือ Spectral width ซึ่งเป็นความกว้างที่ Intensity เป็นครึ่งหนึ่งของค่าสูงสุด



รูปที่ 4.2 ความสัมพันธ์ระหว่างกระแสและแรงดันของ LED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 a) สเปกตรัมของ SI - dope GaAs diode , b) สเปกตรัมของ InGaAsP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Quantum Efficiency

ตั้งได้กล่าวมาแล้วข้างต้น การรวมตัวของ Carriers อาจจะเป็นแบบ Radiative หรือ nonradiative recombination ก็ได้ internal quantum efficiency ใน active region คือ อัตราส่วนของ electron-hole pairs ที่รวมตัวกันแบบ radiative reconrecombination

ถ้า R_r = radiative recombination rate ต่อหนึ่งหน่วยปริมาตร

R_{nr} = nonradiative recombination rate ต่อหนึ่งหน่วยปริมาตร

ดังนั้น Internal Quantum Efficiency (η_{int}) หาได้จาก

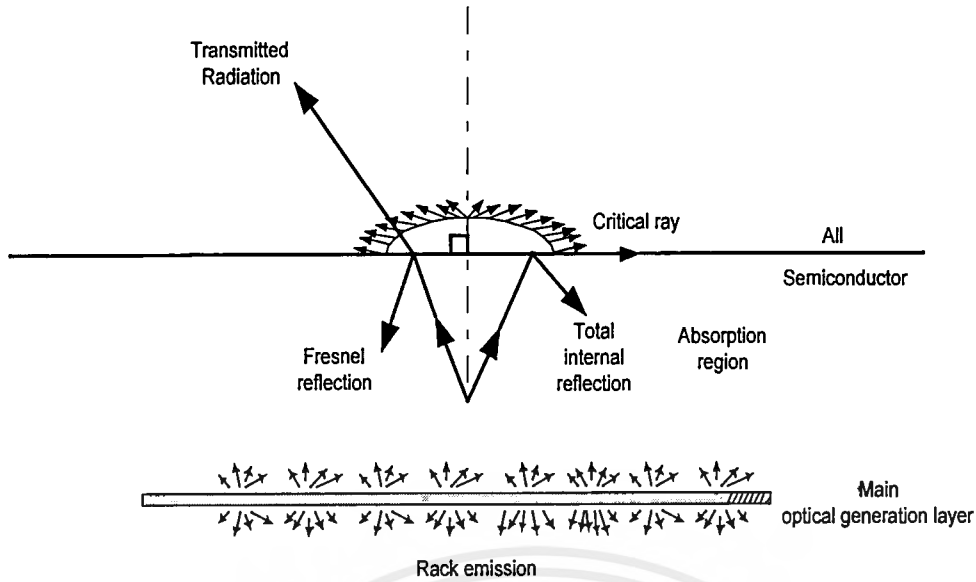
$$\eta_{int} = R_r / (R_r + R_{nr}) \dots\dots\dots(4.4)$$

ถึงแม้ว่าแหล่งกำเนิดแสงกึ่งตัวนำจะมี internal quantum efficiency สูง แต่ก็ไม่สามารถรับ ประกันได้ว่าประสิทธิภาพสำเร็จในการทำงาน การเปล่งรังสีจะเกิดขึ้นในทุกทิศทางรอบ active region จึงจำเป็นต้องให้แสงเปล่งออกมาภายนอกมากที่สุดเท่าที่จะมากได้ อัตราส่วนของจำนวนโฟตอนที่ส่ง ออกมาภายนอกต่อจำนวนพาหะที่ข้ามรอยต่อมา เรียกว่า External Quantum Efficiency (η_{ext})

External Quantum Efficiency (η_{ext})

รูปที่ 4.4 แสดงให้เห็นสาเหตุใหญ่ๆที่ทำให้ η_{ext} มีค่าน้อยกว่า η_{int} คือ

1. Back Emission เนื่องจากเกิดการเปล่งแสงในทุกทิศทาง แต่เฉพาะแสง ที่เปล่งออกมาในทิศทางรอยต่อระหว่างสารกึ่งตัวนำกับอากาศเท่านั้นที่นำมาใช้ประโยชน์ได้
2. Critical Angle (θ_c) แสงที่มาถึงรอยต่อระหว่างสารกึ่งตัวนำกับ อากาศจะต้องทำมุมน้อยกว่า θ_c จึงจะไม่เกิดการสะท้อนกลับหมด
3. Fresnel Reflection แสงบางส่วนจะสะท้อนกลับที่รอยต่อของสารกึ่งตัว นำกับอากาศ
4. Absorption แสงบางส่วนถูกดึงไปในบริเวณที่อยู่ระหว่าง Active Region กับรอยต่อสารกึ่งตัวนำ – อากาศ



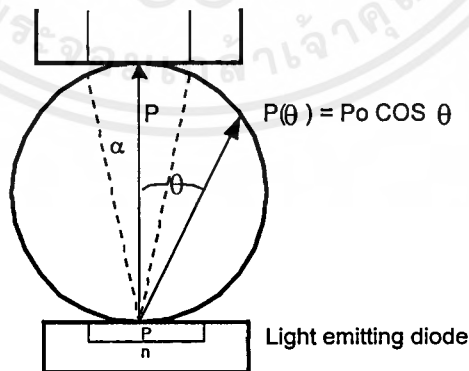
รูปที่ 4.4 โครงสร้างแสดงสาเหตุการสูญเสียทางแสงใน LED

LED Structures

เนื่องจากการเปล่งแสงใน LED เป็นแบบการเปล่งแสงโดยตนเอง ฉะนั้นแสงที่เปล่งออกมา จะมี radiation diagram กว้างมาก เป็นไปตามกฎของ Lambert คือ

$$P(\theta) = P \cos \theta \dots\dots\dots(4.5)$$

ทำให้มีเพียงบางส่วนของแสงที่สามารถส่งเข้าไปในเส้นใยแสง ซึ่งมี NA จำกัดได้ ดังแสดงในรูป 4.5 ทำให้เกิด coupling loss สูง



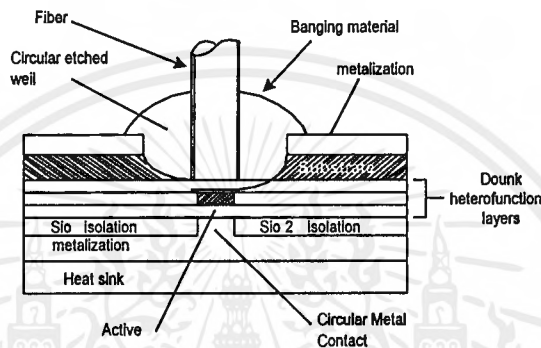
รูปที่ 4.5 ลักษณะการแพร่กระจายตามทฤษฎีของแลมเบิร์ต

ดังนั้นเพื่อให้ได้ LED ที่มีประสิทธิภาพสูง frequency response สูง spectral width แคบ และความเชื่อถือได้สูงจึงได้มีการปรับปรุงโครงสร้างของ LED โครงสร้างสองแบบ ที่นิยมใช้ในระบบเส้นใยแสง คือ

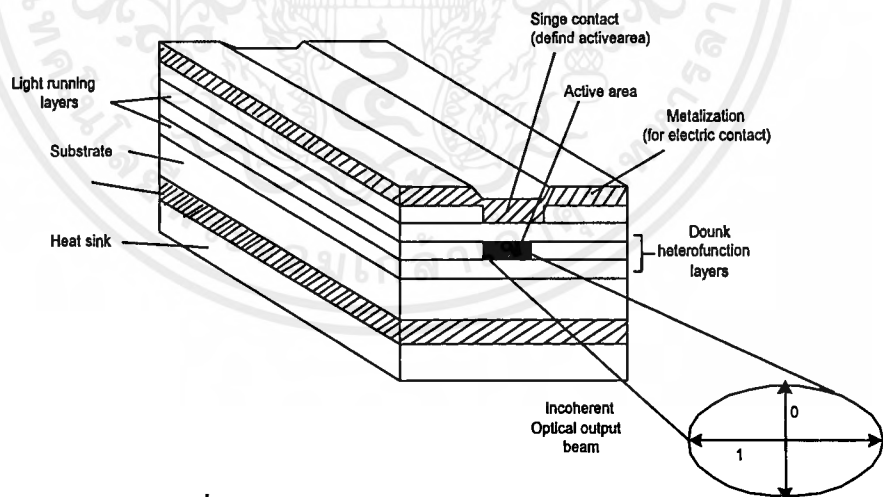
1. Surface Emitting LED

2. Edge Emitting LED

โครงสร้างทั้งสองแบบถูกออกแบบให้สามารถ Coupling เข้ากับเส้นใยแสงได้อย่างมีประสิทธิภาพ ลักษณะของโครงสร้างทั้งสองแบบ ดังแสดงในรูปที่ 4.6 และ 4.7



รูปที่ 4.6 โครงสร้าง Surface Emitting LED



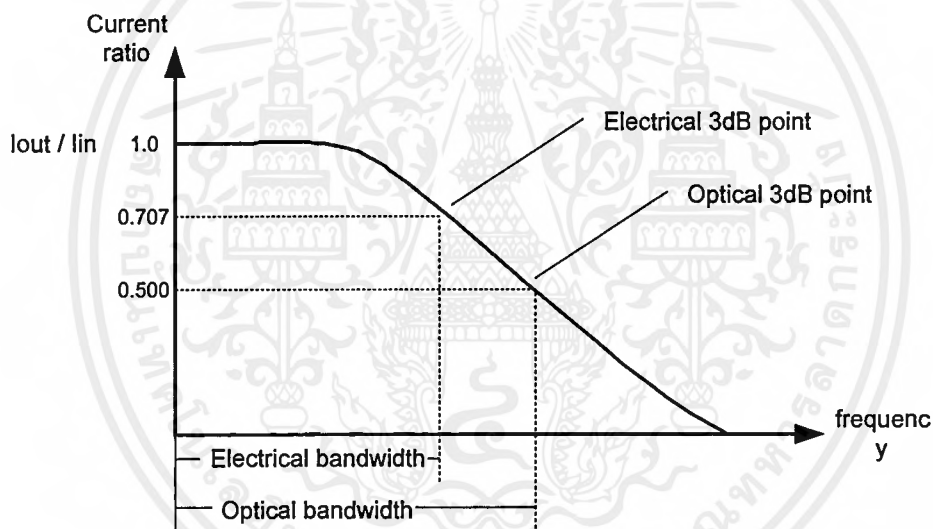
รูปที่ 4.7 โครงสร้างของ Edge Emitting LED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Modulation และ Modulation Bandwidth

Information จะถูกส่งไปกับ Optical Carrier ได้โดยขบวนการ modulation เนื่องจากตัวกำเนิดแสงส่วนใหญ่จะเป็น incoherent source ดังนั้นจึงไม่ใช่ phase หรือ frequency modulation แต่ใช้ intensity modulation ทั้งแบบ analog หรือ digital แทน มีแหล่งกำเนิดแสงเพียง 2-3 ชนิดที่สามารถมอดูเลทได้โดยตรงโดยการเปลี่ยนแปลง drive current คือสารกึ่งตัวนำเลเซอร์ และ LEDs

Modulation bandwidth ทางด้านการสื่อสารทางแสง อาจจะหมายถึง bandwidth ทางแสง หรือทางไฟฟ้าก็ได้ แต่อย่างไรก็ตาม การใช้ electrical bandwidth จะเหมาะสมกว่าเพราะเราต้องเกี่ยวข้องกับวงจรไฟฟ้า modulation bandwidth จะหมายถึงย่านความถี่ระหว่าง 0 และความถี่สูงสุดที่จุด 3 dB ดังแสดงในรูปที่ 4.8



รูปที่ 4.8 ผลตอบสนองความถี่สำหรับระบบเส้นใยแสง

จากรูปจะเห็นว่า Optical bandwidth จะกว้างกว่า electrical bandwidth ความแตกต่างระหว่าง bandwidth ทั้งสอง (ในเทอมของความถี่) จะขึ้นอยู่กับรูปร่างของ frequency response ของระบบนั้นๆ

การ modulation ทางความเข้มของแสงทำได้ง่ายโดยการควบคุม forward current ของ LED ให้เป็น ON และ OFF modulation bandwidth ของ LEDs ขึ้นอยู่กับ lifetime ของ minority carriers LEDs ที่มีใช้งานอยู่ในปัจจุบันมี modulation bandwidth 100 ถึง 200 MHz

4.3 เลเซอร์ LASER (Light Amplification by Stimulated Emission of Radiation)

ในปี ค.ศ. 1917 Albert Einstein ได้แสดงให้เห็นว่าขบวนการเปล่งแสงโดยการกระตุ้นต้องเกิดขึ้นจนกระทั่งในปีค.ศ. 1960 P.H. Maiman พบความสำเร็จครั้งแรกในการทำให้เกิด laser action ที่ความถี่แสงในผลึกทับทิม หลักการและการสร้างเลเซอร์สัมพันธ์กันโดยตรง เป็นที่น่าแปลกใจว่าการประดิษฐ์เลเซอร์นั้นล่าช้ามาก การวิเคราะห์กายภาพของเลเซอร์นั้นเป็นเรื่องยากมาก ในบทเรียนนี้จะ เป็นเพียงหลักการเบื้องต้นเท่านั้น การพัฒนาเลเซอร์ตั้งแต่ปี ค.ศ. 1960 เป็นไปอย่างรวดเร็ว ถึงแม้ว่าการประยุกต์ใช้งานในช่วง 10 ปีแรกจะเริ่มค่อนข้างช้า ในปัจจุบันการนำเลเซอร์มาประยุกต์ใช้งานพบเห็นได้เกือบทุกวัน

4.3.1 The Basic Principles of Laser Action

จากสมการ $R = \exp(hV/kT) - 1$ เราสามารถหาอัตราส่วนระหว่างการเปล่งแสงโดยตัวเองต่อ อัตราการเปล่งแสงโดยการกระตุ้นได้ ยกตัวอย่างเช่น หลอดไฟทังสเตนทำงานที่อุณหภูมิ 2000°K ความถี่ $5 \times 10^{14} \text{ Hz}$ จะมีค่า R เป็น

$$R = \exp(hV/kT) - 1$$

$$h = 6.6 \times 10^{-34} \text{ j.s.}$$

$$V = 5 \times 10^{14} \text{ Hz}$$

$$k = 1.38 \times 10^{-23} \text{ JK}^{-1}$$

$$T = 2000^{\circ} \text{K}$$

$$\begin{aligned} \therefore R &= \exp(6.6 \times 10^{-34} \times 5 \times 10^{14}) / (1.38 \times 10^{-23} \times 2000) \\ &= e^{12} \\ &= 1.5 \times 10^5 \end{aligned}$$

ตัวอย่างนี้มี $R \cong 1.5 \times 10^5$ ซึ่งแสดงให้เห็นว่าภายใต้สภาวะสมดุลจะมีการเปล่งแสงโดยตัวเองเกิดขึ้นในอัตราที่สูงกว่าการเปล่งแสงโดยการกระตุ้นและถ้าตัวกำเนิดแสงทำงานอุณหภูมิต่ำและความถี่สูงกวานี้ อัตราการเกิดการเปล่งแสงโดยการกระตุ้นก็จะยิ่งน้อยมาก

จะเห็นว่าขบวนการเปล่งแสงโดยการกระตุ้นจะต้องพยายามเอาชนะขบวนการเปล่งแสงโดยตนเองและการดูดกลืนแสง ดังนั้น ถ้าเราต้องการให้เกิดการขยายแสงด้วยการเปล่งแสงโดยการกระตุ้น เราจะต้องเพิ่มอัตราการเปล่งแสงโดยกระตุ้นให้สูงกว่าอีกสองกระบวนการ ซึ่งทำได้โดยการเพิ่ม Radiation density และ Population ระดับพลังงานสูงให้สัมพันธ์กับ Population ของระดับพลังงานต่ำ หมายถึง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความว่าทำให้เกิด Laser action เราจะต้องสร้างสถานะที่ $N_2 > N_1$ ถึงแม้ว่า $E_2 > E_1$ ก็ตาม หรืออีกนัยหนึ่งเราต้องทำให้เกิด Population inversion นั่นเอง

นอกจากสร้าง Population inversion เพื่อให้อัตราการเปล่งแสงโดยการกระตุ้นสูงแล้ว ยังมีองค์ประกอบที่สำคัญอีกอย่างหนึ่งที่ช่วยให้พลังงานแสงที่สร้างขึ้นในเลเซอร์ มีพลังงานสูง คือ Optical Feedback

Population Inversion

ในสถานะสมดุลย์ population ของแต่ละระดับพลังงานภายในระบบจะเป็นไปตาม Boltzmann Statistics คือ

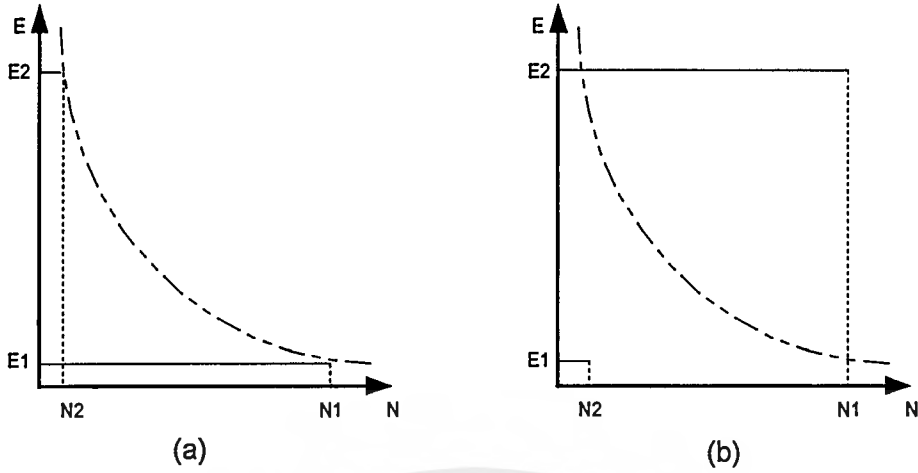
$$N_j = g_j N_0 \exp(-E_j/kT) / g_1 \exp(-E_1/kT) \dots\dots\dots(4.6)$$

N_0 คือ จำนวนอะตอมทั้งหมด

g_j คือ Degeneracy ของ Level ที่ j

ความสัมพันธ์ระหว่างจำนวนประชากรและระดับพลังงานตามสมการ (4.6) ดังแสดงในรูปที่ 4.9 (a) ซึ่งจะเห็นว่ายิ่ง E มีค่ามากขึ้น จำนวนประชากรจะลดลง ขอให้สังเกตว่า ถ้าความแตกต่างระหว่าง E_1 และ E_2 มีค่ามากพอ ($\cong 2.0 \text{ eV}$) ก็จะทำให้เกิดการเปล่งแสงที่ตามองเห็นได้

ถ้าเราต้องการให้เกิด population inversion ดังแสดงในรูปที่ 4.9 b เราจะต้องป้อนพลังงานจำนวนมากให้แก่อะตอมเพื่อ excite อะตอมให้ไปอยู่ในระดับพลังงาน E_2 ขบวนการ excitation นี้เรียกว่า Pumping และเทคโนโลยีของเลเซอร์ส่วนมากจะเกี่ยวข้องกับวิธีการป้อนพลังงานให้กับระบบ โดย pumping ขบวนการ pumping จะทำให้เกิดสถานะไม่สมดุลย์ และมี population inversion ตามมา



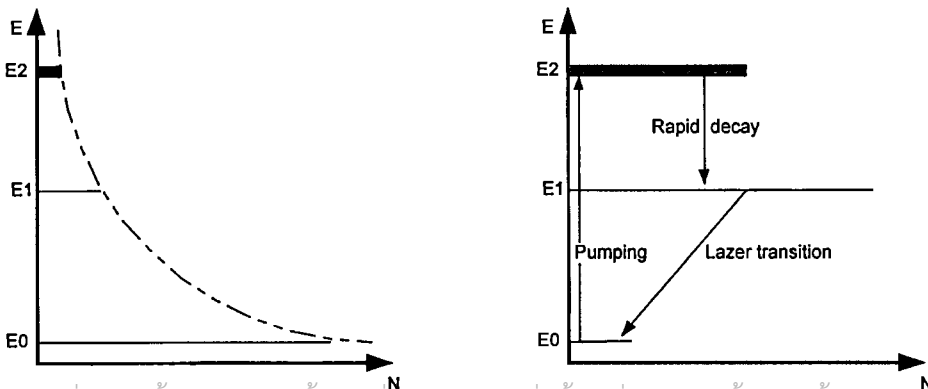
รูปที่ 4.9 แสดงความสัมพันธ์ระหว่างจำนวนประชากรและระดับพลังงาน

วิธีการ pumping ทำได้โดยการป้อน intense radiation จาก optical flash tube ให้แก่อะตอม อะตอมจะดูดกลืนแสงนี้แล้วขึ้นไป อยู่ในระดับพลังงานสูง อย่างไรก็ตาม ระบบที่มีระดับพลังงานเพียง 2 ระดับ ไม่เหมาะสมในการสร้าง population inversion พิจารณาจากสมการที่ 4.7

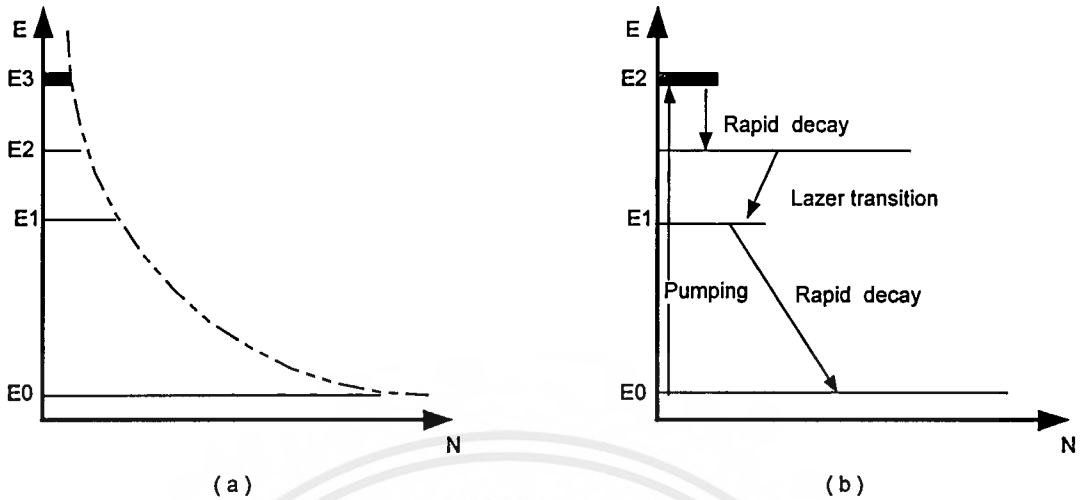
$$g_1 B_{12} = g_2 B_{21} \dots\dots\dots(4.7)$$

จะเห็นว่า ถ้า $g_1 = g_2$ (ระดับพลังงานทั้งสองมีการ degenerate เท่าๆกัน) ดังนั้น $B_{12} = B_{21}$ ซึ่งหมายความว่าโอกาสที่จะเกิด การดูดกลืนแสงและการเปลี่ยนแปลงแสงโดยการกระตุ้นจะมีเท่าๆกัน ทำให้จำนวน population ของระดับพลังงานทั้งสองมีโอกาสเท่ากันได้มาก

อย่างไรก็ตามเราสามารถทำให้เกิด population inversion ในระบบที่มี 3 หรือ 4 ระดับพลังงานได้ energy level diagram ของทั้งสองระบบดังแสดงในรูปที่ 4.10 และ 4.11 เพื่อให้สามารถสร้าง population inversion ได้ระบบทั้งสองจะมีพลังงานอยู่ระดับหนึ่ง เรียกว่า metastable state ซึ่งเป็น state ที่อิเล็กตรอน มีอายุยาวนานผิดจาก state อื่นๆมาก และ state นี้เองที่มีการเปลี่ยนแสงโดยการกระตุ้นหรือ lasing เกิดขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า. ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงหรือทำซ้ำโดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์ เอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 การปั๊มพลังงาน 4 ระดับ

ใน three level system ประกอบด้วย ground level E_0 metastable level E_1 และอีกหนึ่ง level เหนือ E_1 คือ E_2 เริ่มแรกจะเป็นไปตาม Boltzmann Law แต่เมื่อมีการ pumping เพียงพอ อิเล็กตรอนในบางอะตอมจะกระโดดจาก ground level ขึ้นไปอยู่ในระดับพลังงาน E_2 แต่เนื่องจาก E_2 เป็น normal level ซึ่งอิเล็กตรอนจะ decay อย่างรวดเร็วโดย nonradiative combination ตกกลับมาใน level E_1 หรือ E_0 ดังนั้น E_2 จะมี empty state เกิดขึ้นอยู่ตลอดเวลา เนื่องจาก E_1 มี lifetime ยาวนานกว่า E_2 มาก ดังนั้น จะเกิดการสะสมของอิเล็กตรอน ขึ้นใน E_1 จนถึงช่วงเวลา N_1 จะเพิ่มขึ้นจนมากกว่า N_0 เกิด population inversion ระหว่าง level ทั้งสอง (level E_1 กับ level E_0)

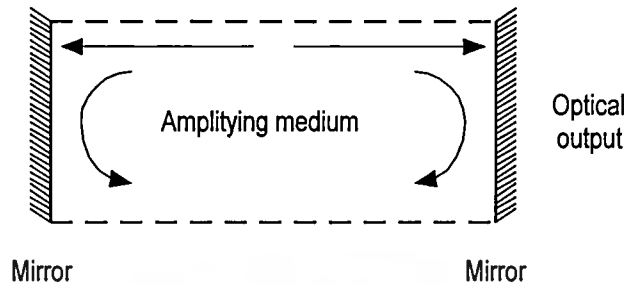
ใน four level system การ pumping จะกระตุ้นอะตอมจาก ground state ให้ขึ้นไปอยู่ใน E_3 และเกิดการ delay อย่างรวดเร็วมายัง metastable level E_2 อย่างไรก็ตามเนื่องจาก Population ของ E_3 และ E_1 ยังคงไม่เปลี่ยนแปลง จำนวนอิเล็กตรอนที่เพิ่มขึ้นเพียงเล็กน้อยใน E_2 ทำให้เกิด population inversion และการ lasing ระหว่าง E_2 และ E_1 เกิดขึ้นตามมา

Optical Feedback และ Laser Oscillation

การขยายแสงในเลเซอร์เกิดขึ้นเมื่อโฟตอนตัวหนึ่งไปชนกับอะตอมที่ถูก Excited แล้วกระตุ้นปล่อยโฟตอนตัวที่สองออกมาไปชนทั้งสองตัวนี้ จะไปกระตุ้นให้มีการปล่อยโฟตอนอื่นอีกสองตัว ขบวนการนี้จะเกิดขึ้นอย่างต่อเนื่อง และทำให้เกิด avalanche multiplication และเมื่อ electromagnetic wave ที่สัมพันธ์กับโฟตอนเหล่านี้มี phase ตรงกัน เราจะได้ coherent emission ที่ถูกขยายแล้ว ออกมา การทำให้เกิด laser action จำเป็นจะต้องบรรจุโฟตอนเหล่านี้ไว้ใน laser medium และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รักษาสภาพ coherent ไว้ซึ่งทำได้โดยการวางกระจก (ราบหรือโค้ง) ที่ปลายแต่ละด้านของ Amplifying medium ให้เป็น optical cavity หรือ resonator ดังแสดงในรูปที่ 4.12



รูปที่ 4.12 โครงสร้างพื้นฐานการรวมแสงจากแผ่นกระจก

Optical cavity นี้มีคุณภาพดีกว่า amplifying เพราะเกิด positive feedback จากการที่โฟตอนสะท้อนกลับไปมาระหว่างกระจกสองแผ่นที่ปลายแต่ละด้านของ cavity ดังนั้น optical signal จะถูกป้อนกลับไปมาหลายครั้ง และแต่ละครั้งที่ผ่าน amplifying medium สัญญาณแสงเหล่านี้ก็จะได้รับการขยายเพียงเล็กน้อยยิ่งกว่านั้น ถ้ากระจกด้านหนึ่งยอมให้แสงบางส่วนผ่านได้ เราก็สามารถเอาแสงส่วนนั้นมาใช้ประโยชน์ได้

ภายใน cavity มีการสูญเสียเกิดขึ้นจากหลายสาเหตุด้วยกัน เช่น การดูดกลืนและ scattering ใน amplifying medium การดูดกลืน scattering และ diffraction ที่กระจก oscillations เกิดขึ้นใน laser cavity ครอบคลุมย่านความถี่แคบๆ ซึ่ง cavity gain มีมากพอที่จะเอาชนะ losses เหล่านี้ได้ ดังนั้นอุปกรณ์นี้จะไม่ใช่ monochromatic source ที่สมบูรณ์แต่จะเปล่งแสงที่มี spectral band เป็นผลมาจากความเปลี่ยนแปลงทางความถี่อันเนื่องมาจาก thermal motion ของอะตอมภายใน amplifying medium และ atomic collision ดังนั้น amplifying medium จะให้ gain curve ดังแสดงในรูปที่ 4.13

เนื่องจากโครงสร้างแบบนี้เป็น resonant cavity ดังนั้นเมื่อมี population inversion เกิดขึ้นเพียงพอใน amplifying medium การ radiation จะเกิดขึ้นและกลายเป็น standing waves ระหว่างกระจกทั้งสอง standing waves เหล่านี้จะเกิดขึ้นเฉพาะบางความถี่ ซึ่งระยะห่างระหว่างกระจกทั้งสองเป็นจำนวนเต็มของ $\lambda/2$ ดังนั้นเมื่อ optical spacing ระหว่างกระจกทั้งสองเป็น L resonant condition ตามแนวแกนของ cavity หาได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$L = (\lambda/2) \times (q/n)$$

n คือ ดัชนีหักเหของ Amplifying Medium

q คือ จำนวนเต็ม

หรือในเทอมของความถี่ (ซึ่งไม่ต่อเนื่อง)

$$f = qC / 2nL \quad \dots\dots\dots (4.8)$$

เมื่อ C คือ ความยาวเร็วของแสงที่เปล่งออกมาความถี่ต่างๆ ของการ Oscillation นี้ แต่ละความถี่ทำให้เกิด resonant หรือ mode เนื่องจากสมการ (4.7) และ (4.8) ใช้สำหรับกรณีที่ L เป็นระยะทางตามแนวแกนของโครงสร้างรูป 4.2 ความถี่ตามสมการ (4.8) นี้จะเรียกว่า longitudinal หรือ axial modes และจากสมการ (4.7) จะสังเกตได้ว่า modes เหล่านี้จะห่างกันช่วงความถี่

$$\text{โดยที่ } \delta f = C / 2nL \quad \dots\dots\dots (4.9)$$

ตัวอย่าง

RUBY LASER มีความยาวของผลึก 4cm ดัชนีหักเห 1.78 เปล่งแสงที่มี peak emission length เป็น 0.55 จงหาจำนวนของ axial modes และ frequency separation วิธีทำ

จากสมการ 4.7 จำนวน Axial Mode ; q

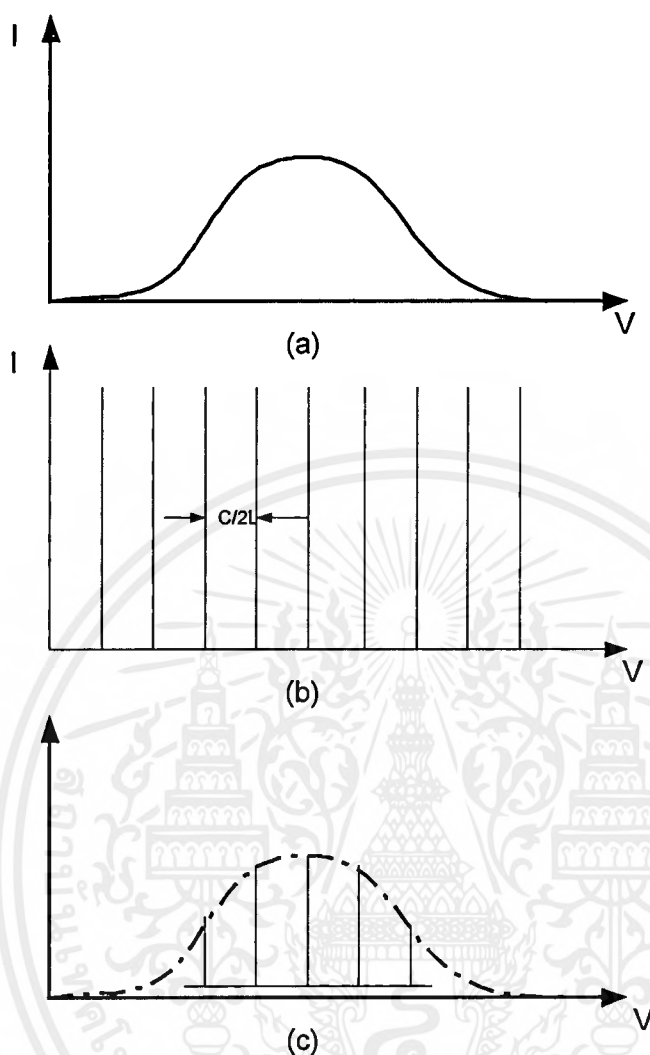
$$= 2nL / \lambda = 2 \times 1.78 \times 0.04 / 0.55 \times 10^{-6}$$

จากสมการ 3.19 Frequency Separation

$$\delta f = C / 2nL = 3 \times 10^8 / (2 \times 1.7 \times 0.04)$$

$$= 2.1 \text{ GHz}$$

ถึงแม้ว่าตัวอย่างนี้จะแสดงให้เห็นว่ามีจำนวน modes เกิดขึ้นมากมายภายใน laser cavity แต่จะมีเฉพาะบาง mode ที่อยู่ภายใต้ gain curve เท่านั้นที่ส่งออกมาทาง output ดังแสดงในรูปที่ 4.13 เลเซอร์ที่ให้ output ออกมาหลายๆ modes นี้เรียกว่า multimode laser

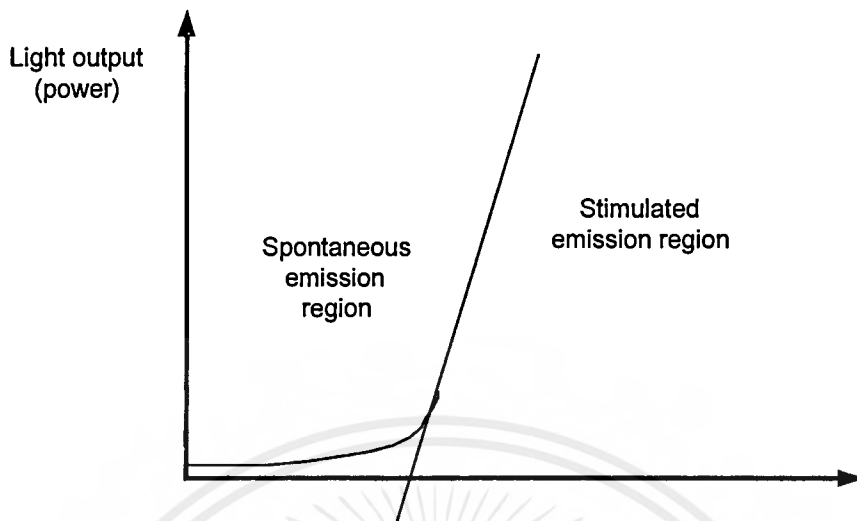


รูปที่ 4.13 a) ลักษณะการเปล่งแสงเลเซอร์, b) คาวิตีโหมด (Cavity Mode)
c) เอ็กเซียลโหมด (Axial Mode)

Threshold Condition for Laser Oscillation

ดังได้กล่าวมาแล้วข้างต้นว่า Laser Oscillation จะเกิดขึ้นเมื่อ gain ใน amplifying medium สามารถเอาชนะ loss ทั้งหมดได้ ดังนั้นถึงแม้ว่า population inversion จะเป็นปัจจัยสำคัญในการเกิด laser oscillation แต่ก็ยังไม่เพียงพอให้เกิด lasing ได้จนกว่าจะมีค่าถึงจุด threshold ซึ่ง gain มีค่ามากพอที่จะเอาชนะ loss และทำให้เกิด lasing ขึ้นเป็นเวลานาน รูปที่ 4.14 แสดง current characteristic ของเลเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



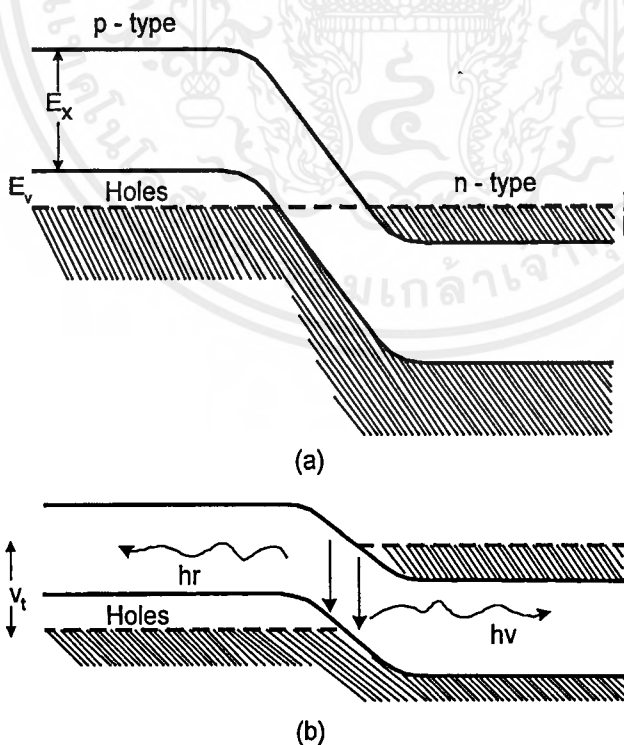
รูปที่ 4.14 คุณสมบัติทางอุณหพลศาสตร์ของอินเจคชันเลเซอร์ (Injunction laser)

- สรุป** การเกิด laser operation จะต้องมีองค์ประกอบที่สำคัญ 3 อย่าง คือ
1. จะต้องมี active medium ที่เปล่งแสงในช่วงความยาวคลื่นที่ต้องการ
 2. มีการสร้าง population inversion ภายใน active medium ซึ่งมีระดับพลังงานที่เหมาะสมสำหรับการ pumping
 3. สำหรับ laser oscillation ที่แท้จริงจะต้องมี optical feedback ที่ปลายของ medium เพื่อสร้าง rasonant cavity (องค์ประกอบข้อ 1 และ 2) ทำให้เกิด light amplification ได้ แต่แสงที่ได้ไม่เป็น monochromatic

4.3.2 เลเซอร์สารกึ่งตัวนำ (semiconductor lasers)

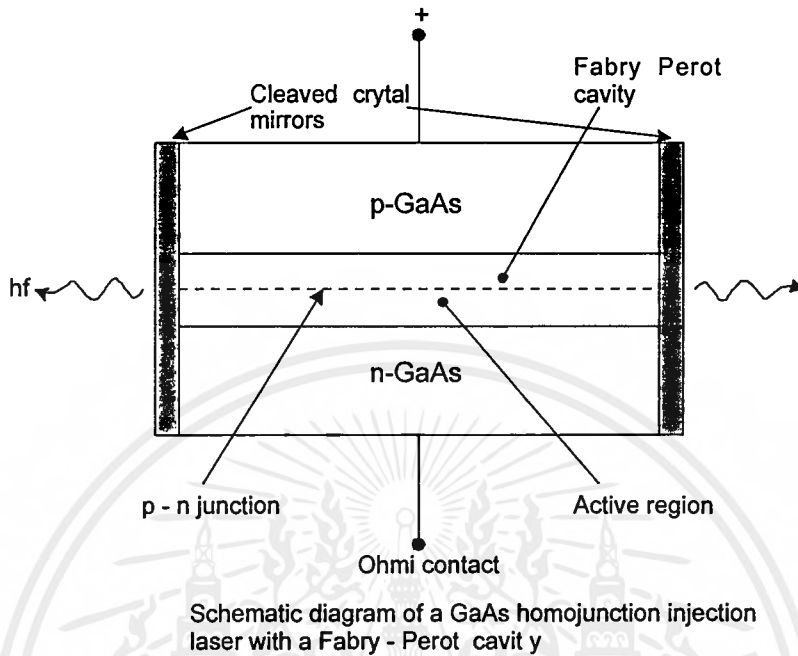
ในระยะ 20 ปี ตั้งแต่ Maiman ได้รายงานการสังเกต laser action ในผลึกทับทิมเป็นครั้งแรก ทำให้มีเลเซอร์แบบต่างๆ เพิ่มขึ้นมากมาย เช่น doped insulator, semiconductor, และ dye lasers ในที่นี้จะกล่าวถึงเฉพาะ laser diodes ซึ่งเป็น semiconductor lasers ที่เหมาะสมกับระบบสื่อสารเส้นใยแสง

เลเซอร์สารกึ่งตัวนำไม่แตกต่างจาก LED มากนัก p-n junction เป็น active feedback เพื่อให้เกิด laser active โดยการเปล่งแสงโดยการกระตุ้นภายใน devices จะต้องมีบริเวณที่อิเล็กตรอนถูกกระตุ้นและ holes อยู่รวมกันซึ่งทำได้โดยการให้ forward bias แก่ junction ที่มีกร doped อย่างหนักเมื่อ junction ได้รับ forward bias ที่แรงดันเท่ากับ energy gap อิเล็กตรอนและ hole จะถูกฉีดข้าม junction เป็นจำนวนมากพอที่จะทำให้เกิด population inversion ในบริเวณ active region ในสารกึ่งตัวนำบางชนิด เช่น GaAs การรวมตัวกันของอิเล็กตรอนและ hole แบบ radiative recombination มีความเป็นไปได้สูง โฟตอนที่ได้จากการรวมตัว อาจทำปฏิกิริยากับ valence อิเล็กตรอนและถูกดูดกลืนไป หรือทำปฏิกิริยากับอิเล็กตรอนใน conduction band ทำให้เกิดโฟตอนที่มีความถี่เดียวกัน ($V = E_g/h$) ออกมาอีก ดังแสดงในรูปที่ 4.15 ถ้า injection carrier concentration มีค่ามากพอ stimulation emission จะสามารถเอาชนะ absorption ได้นั่นคือ gain ใน active region ถึงจุด threshold

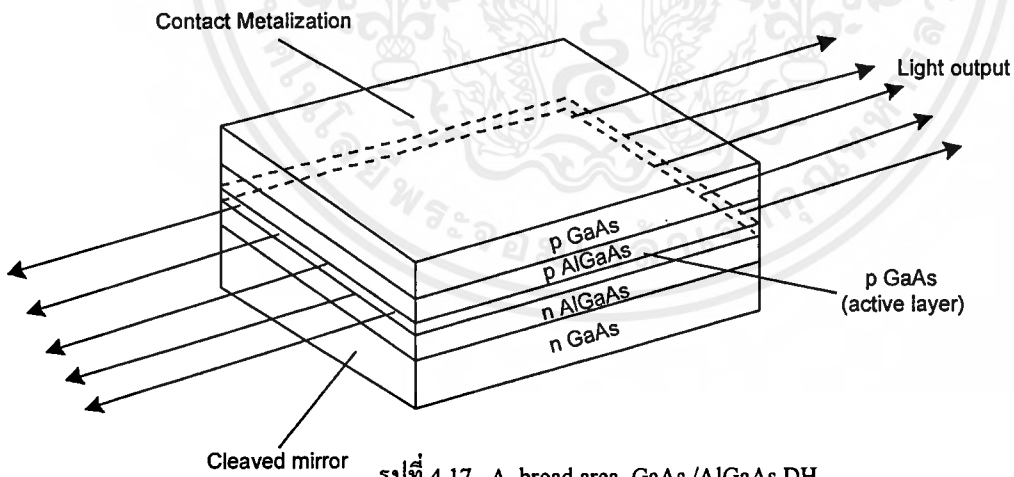


รูปที่ 4.15 แสดงการโต้ประหว่างรอยต่อ P - n เมื่อ a) ก่อนการโต้ป b) หลังการโต้ป เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีของ LDs จำเป็นต้องมีกระจกภายนอก เพื่อสร้าง optical feedback ดังแสดงในรูปที่ 4.16



รูปที่ 4.16 แสดง โครงสร้างแบบ Double Heterjunction



รูปที่ 4.17 แสดงการมอดูเลชันพื้นที่รอยต่อของเลเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

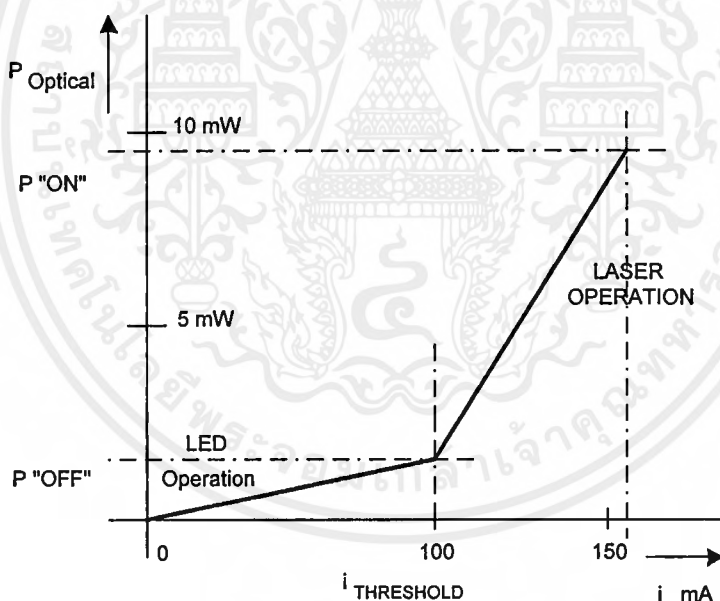
Modulation of LDs

การ modulation ใน laser diode จะกระทำได้ดีตั้งแต่จุด threshold ขึ้นไป (intensity modulation) ที่ hint intensity จะได้พลังงานแสงออกมาเต็มกำลังที่ low intensity จะได้พลังงานแสงออกมาบ้างเล็กน้อย

สมมติ characteristic curve ของ LD เป็นดังรูปที่ 4.18 การทำ on – off modulation ด้วยกระแส $I = 0$ mA และ $I = 150$ mA จะกระทำได้ดีโดย speed ที่ช้า เนื่องจากต้องให้กระแสผ่านจุด threshold ก่อนจึงจะเกิดการทํางานแบบ laser ขึ้น

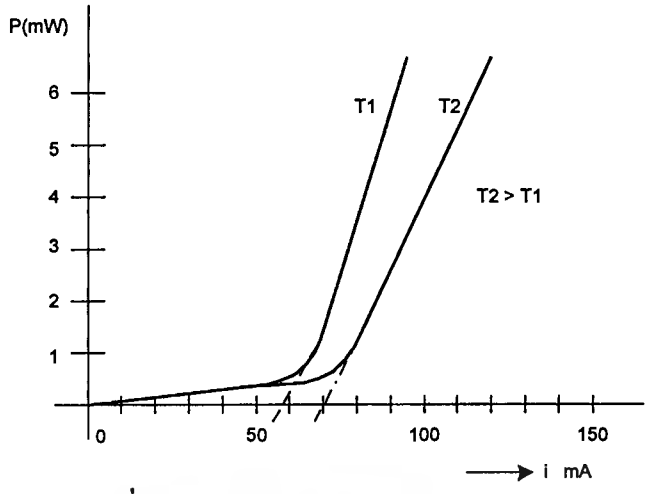
ถ้าทำ on – off modulation ด้วยกระแส $I = 100$ mA และ $I = 150$ mA จะทำได้โดย speed ที่ไวมาก แต่ light output ในขณะ off (P_{off}) จะไม่เป็นศูนย์ modulation speed ของ LD มีค่าประมาณ 1-5 GHz

ใน LD พลังงานไฟฟ้าจำนวนมากและพลังงานแสงที่เกิดขึ้น จะมารวมกันที่วัตถุตัวนำชิ้นเล็กๆ ดังนั้น จึงต้องให้มีการระบายความร้อนอย่างเพียงพอให้กับเลเซอร์ด้วย



รูปที่ 4.18 กราฟแสดงคุณสมบัติช่วงทํางานของ LED และ Laser

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

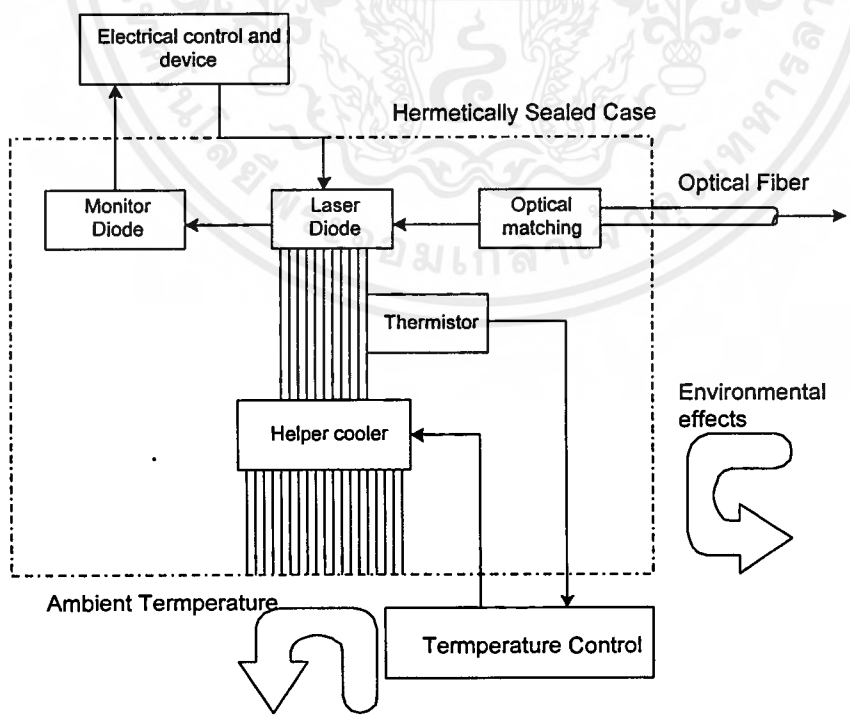


รูปที่ 4.19 ช่วงกระแสการทำงานของ LD

Temperature Effect

Light Output จะแปรค่าตามอุณหภูมิ ดังแสดงในรูปที่ 4.19 ซึ่งทำให้ theshold current เปลี่ยนตามอุณหภูมิด้วย ดังนั้น จึงต้องตรวจระดับ light output และคอยควบคุมให้มี light output ให้เพียงพอแก่การใช้งานอยู่ตลอดเวลา

ในทางปฏิบัติการทำงานของ laser diode ต้องการองค์ประกอบอื่นๆ องค์ประกอบเหล่านี้จะรวมอยู่ใน module เดียวกัน ดังแสดงในรูปที่ 4.20



Schematic of the Modular Design of a Laser Module

รูปที่ 4.20 แผนการออกแบบการทำงานของ Laser

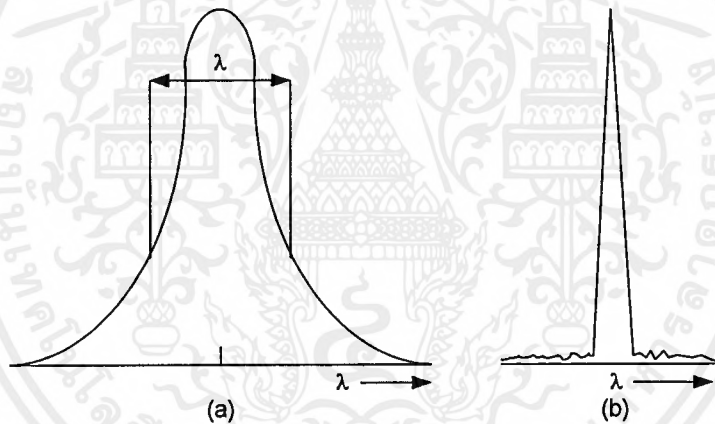
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 เปรียบเทียบระหว่าง LD กับ LED

ทั้ง LEDs และ LDs เป็นแหล่งกำเนิดแสงที่เหมาะสมสำหรับระบบสื่อสารทางแสงเพราะมีขนาดเหมาะสมกับเส้นใย เปล่งแสงในช่วงความยาวคลื่น 0.8-0.9 และ 1.3-1.6 m ซึ่งเป็นบริเวณที่เส้นใยแสงมีการสูญเสียต่ำ output ของทั้ง LEDs และ LDs สามารถควบคุมได้โดยการเปลี่ยนค่า bias current ทำให้ง่ายต่อการ modulate ความเร็วสูง อายุการใช้งานยาวนานถึง 10^6 ชั่วโมง

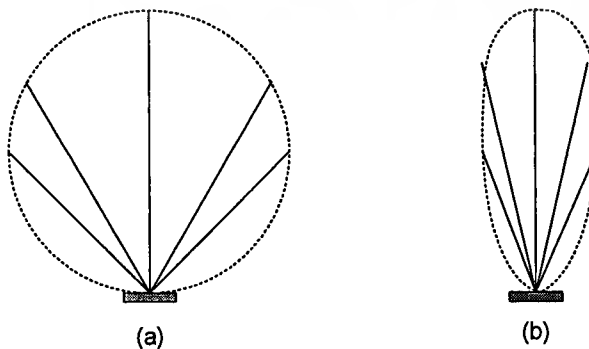
ถึงแม้ว่า LEDs และ LDs จะมีคุณสมบัติคล้ายคลึงกัน แต่ก็ยังมีความแตกต่างบางประการระหว่างตัวกำเนิดแสงทั้งสองชนิด คือ LDs เปล่งแสงที่มี spectral width แคบกว่า LEDs ซึ่งมีผลต่อปริมาณของแสงที่สามารถ coupled เข้าไปในเส้นใยแสง และ chromatic dispersion ในเส้นใยแสง ความแตกต่างประการที่สองคือ LDs จะมี speed เร็วกว่า LEDs นอกจากนี้ LDs ยังเป็น threshold devices ซึ่ง output มีค่าสูงเมื่อถึงจุด threshold

รูปที่ 4.21 แสดงการเปรียบเทียบระหว่างแหล่งกำเนิดแสงของ LED และ LD



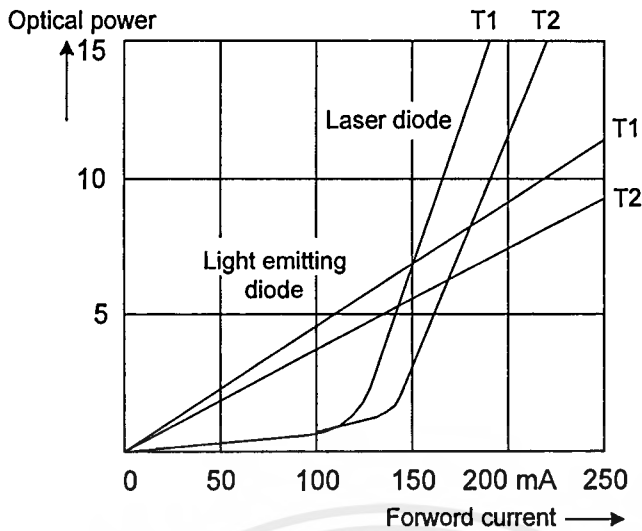
รูปที่ 4.21-1 แสดงการเปรียบเทียบแหล่งกำเนิดทั้งสอง

รูปที่ 4.21-1 Spectral Distribution of the Emission of (a) LED (b) LASER

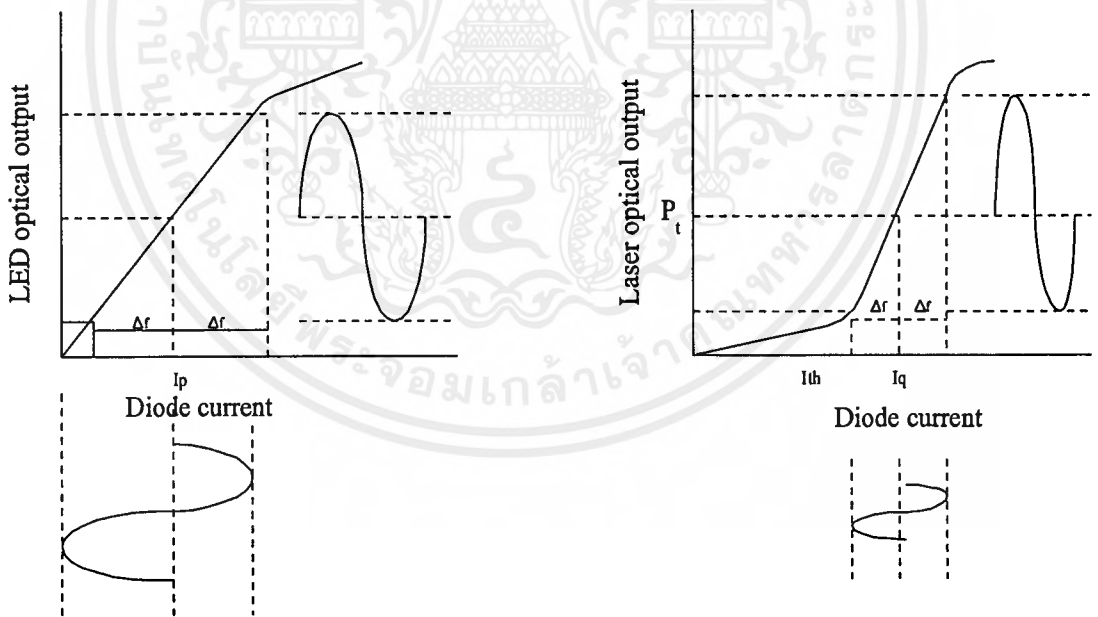


รูปที่ 4.21-2 แสดงการเปรียบเทียบแหล่งกำเนิดทั้งสอง

รูปที่ 4.21-2 Spectral Distribution of the Emission of (a) LED (b) LASER



รูปที่ 4.22 คุณลักษณะกระแสที่มีผลต่อแสงของ Laser และ LED ที่อุณหภูมิ $T_1 = 25\text{ }^{\circ}\text{C}$ และ $T_2 = 60\text{ }^{\circ}\text{C}$



รูปที่ 4.23 แสดงจุดไบอัสและอัตราขยายการมอดูเลชันสำหรับการใช้อานาลอกของ LED และ Laser

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 Source Coupling into an Optical Fiber

ในหัวข้อนี้จะได้พิจารณาถึงองค์ประกอบต่างๆ ที่มีผลต่อการ coupling จากแหล่งกำเนิดเข้าไปในเส้นใยแสง coupling efficiency (η_c) หาได้จาก

$$\eta = P_F / P_S$$

เมื่อ P_F คือ Power ที่ถูกส่งเข้าไปในเส้นใยแสง

P_S คือ Output Power ของตัวกำเนิดแสง

องค์ประกอบที่มีผลต่อ สามารถแบ่งออกเป็นสองประเภทใหญ่ๆคือ

1. Unintercepted Illumination Loss มีสาเหตุมาจาก

a) พื้นที่หน้าตัดของ core กับขนาดจุดรวมแสง (spot size) ของตัวกำเนิดแสงไม่พอดีกัน

b) แนวแกนของ core กับตัวกำเนิดแสงไม่ตรงกัน หรือตัวกำเนิดแสงกับปลายของเส้นใยด้านรับแสงอยู่ห่างกันเกินไป ทำให้แสงบางส่วนตกบริเวณนอก core แล้วสูญเสียพลังงานไปหมด

2. Numerical Aperture Loss มีสาเหตุมาจากบางส่วนของ emission profile ของแหล่งกำเนิดแสงเปล่งแสงภายนอก acceptance cone ของเส้นใยแสง

ระบบรับส่งในทางปฏิบัติ ควรให้เกิด coupling loss น้อยที่สุด ดังนั้น ในการ coupling จากแหล่งกำเนิดแสงเข้าไปในเส้นใยแสงจะต้องคำนึงถึงขนาด beam divergence ของแหล่งกำเนิดแสงด้วย LEDs และ LDs มี beam divergence ค่อนข้างกว้าง ดังนั้นในการ coupling สัญญาณ output จาก LEDs หรือ LDs เข้าไปในเส้นใยแสง เราจะต้องบังคับทิศทางให้แสงมาตกภายใน Na ของเส้นใยแสง

บทที่ 5

ตัวรับแสง (Photo detector)

5.1 คุณสมบัติของตัวรับแสงที่ดี

ที่ปลายด้าน Output ของเส้นใยแสง จะต้องมีอุปกรณ์รับแสง เพื่อแปลง Information ที่บรรจุมาใช้ สัญญาณแสง อุปกรณ์ชิ้นแรกของเครื่องรับก็คือ Photo detector ซึ่งจะรับรู้กำลังงานแสงที่มาตกกระทบ และเปลี่ยนให้อยู่ในรูปของกระแสไฟฟ้า (เนื่องจากการลดทอนในเส้นใยแสง) ดังนั้น Photo detector จะต้องมีความสามารถในการทำงานสูง คุณสมบัติของตัวรับแสงที่เหมาะสมกับระบบเส้นใยแสงคือ

1. มีการตอบสนอง (Response) หรือ การรับรู้ (Sensitivity) สูงต่อแสงในช่วงความคลื่นที่ใช้งาน
2. มี Noise ต่ำ
3. มี Bandwidth เพียงพอสำหรับ Data Rate สูง ๆ
4. ไม่ควรแปรเปลี่ยนตามอุณหภูมิ
5. มีขนาดเหมาะสมกับเส้นใยแสง
6. มีราคาถูกเมื่อเปรียบเทียบกับอุปกรณ์อื่น ๆ
7. อายุการใช้งานยาวนาน

อุปกรณ์ Photo detector มีหลายชนิด เช่น Photo multipliers, Semiconductor Based Photo conductors, Phototransistors และ Photodiodes แต่อย่างไรก็ตาม ตัวรับแสงเหล่านี้บางตัวมีคุณสมบัติไม่ เป็นไปตามต้องการ Photo multiplier ประกอบด้วย Photo cathode และ Electron Multiplier รวมอยู่ใน หลอดสุญญากาศ มีอัตราขยายสูง และ Noise ต่ำ แต่มีขนาดใหญ่ต้องการแรงดันไฟฟ้าสูง จึงไม่เหมาะสม กับระบบเส้นใยแสง สำหรับ Photo detector ที่เป็นสารกึ่งตัวนำ, Photodiode เป็นตัวรับแสงที่เหมาะสมกับ ระบบเส้นใยแสงเพราะมีขนาดเล็ก วัสดุเหมาะสมมีความไวสูง และการตอบสนองเร็ว Photodiodes ที่ใช้ งานมี 2 ชนิด คือ

1. PIN Diode
2. APD (Avalanche Photodiode)

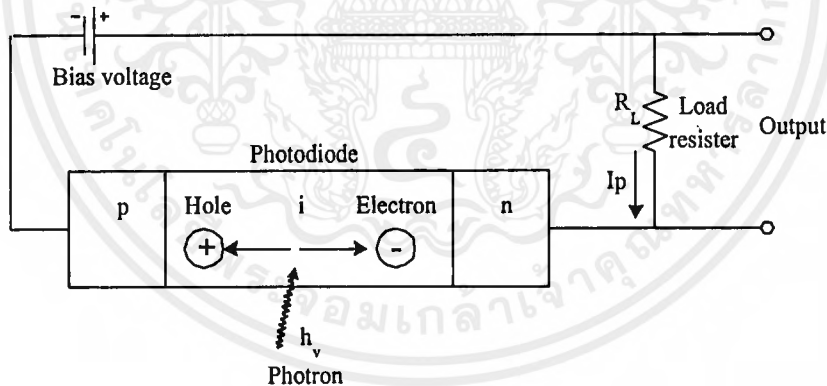
5.2 หลักการเบื้องต้นของโฟโตไดโอด (Photodiodes)

5.2.1 PIN Photo detector

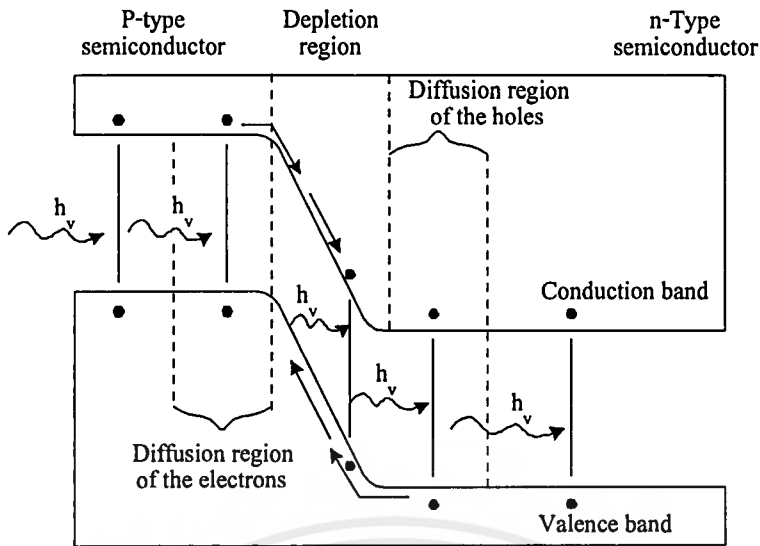
รูปที่ 5.1 แสดงโครงสร้างของ Pin Diode ซึ่งประกอบด้วย P และ n Region ที่แยกจากกันโดย Intrinsic (i) Region ในสภาวะการทำงานปกติ จะต้องป้อนแรงดัน Reverse Bias ให้มากพอที่จะทำให้บริเวณ i Region ไม่มี Carriers เหลืออยู่เลย เมื่อโฟตอนที่มีพลังงานเท่ากันหรือมากกว่า Energy Gap มาตกกระทบโฟตอนจะถ่ายเทพลังงานให้แก่อิเล็กตรอน และกระตุ้นให้อิเล็กตรอนจาก Valence Band ขึ้นไปอยู่ใน Conduction Band ขบวนการดูดกลืนแสงนี้ทำให้เกิด Electron – hole Pairs ที่เรียกว่า “Photo carriers” เพราะเป็นโฟตอนที่ทำให้เกิด Charge Carriers ดังแสดงในรูปที่ 5.2 Photo detector นี้ถูกออกแบบ เพื่อให้การสร้าง Carriers ส่วนใหญ่เกิดขึ้นบริเวณ Depletion Region ซึ่งมีการดูดกลืนโฟตอน สนามไฟฟ้าที่เกิดขึ้นบริเวณ Depletion Region มีค่าสูงทำให้ Carriers ถูกแยกออกจากกัน และเกิดกระแสไฟฟ้าไหลในวงจรรภายนอก เรียกว่า “Photo current”

คุณลักษณะที่สำคัญสองประการของ Photo detector ก็คือ

1. Quantum Efficiency
2. Response Speed



รูปที่5.1 โครงสร้างของPinPhotodiode
ขณะไบอัสย้อนกลับ



รูปที่ 5.2 การทำงานของโฟโตรีซิสเตอร์ไบอัสย้อนกลับ

พารามิเตอร์ทั้งสองตัวนี้ขึ้นอยู่กับ Energy Gap ของวัสดุที่ใช้, ความยาวคลื่นที่ใช้งาน, การ Loping และความหนาของ p, i และ n region Quantum Efficiency (η) หาได้จาก

$$\eta = \frac{\text{จำนวน Electron - hole Pairs ที่เกิดขึ้น}}{\text{จำนวนโฟตอนที่มาตกกระทบ}}$$

$$= \frac{I_p / q}{P_0 / h\nu} \dots\dots\dots(5.1)$$

I_p คือ Average Photocurrent ที่เกิดขึ้น

P_0 คือ Steady - state Average optical Power ที่มาตกกระทบ

สำหรับ Photodiode ในทางปฏิบัติ โฟตอน 100 ตัว จะทำให้เกิด Electronhole pairs ระหว่าง 30 - 95 คู่ ดังนั้น quantum Efficiency มีค่าประมาณ 30 - 95 % เพื่อให้ได้ Quantum Efficiency สูง ต้องให้ Depletion Layer หนาพอ จะได้มีการดูดกลืนแสงได้มาก แต่อย่างไรก็ตาม ยิ่ง Depletion layer หนาเวลาที่ Carriers ที่ถูกสร้างขึ้น จะ Drift ข้าม reverse - biased Junction ก็ยิ่งยาวนานเนื่องจากเวลาที่ใช้ในการ Drift ของ Carriers มีผลต่อ Response Speed ของ Photodiode ดังนั้น จะต้องให้เกิดความพอดีกันระหว่าง Response Speed กับ Quantum Efficiency

responsivity (R) มีความสัมพันธ์กับ Quantum Efficiency โดย

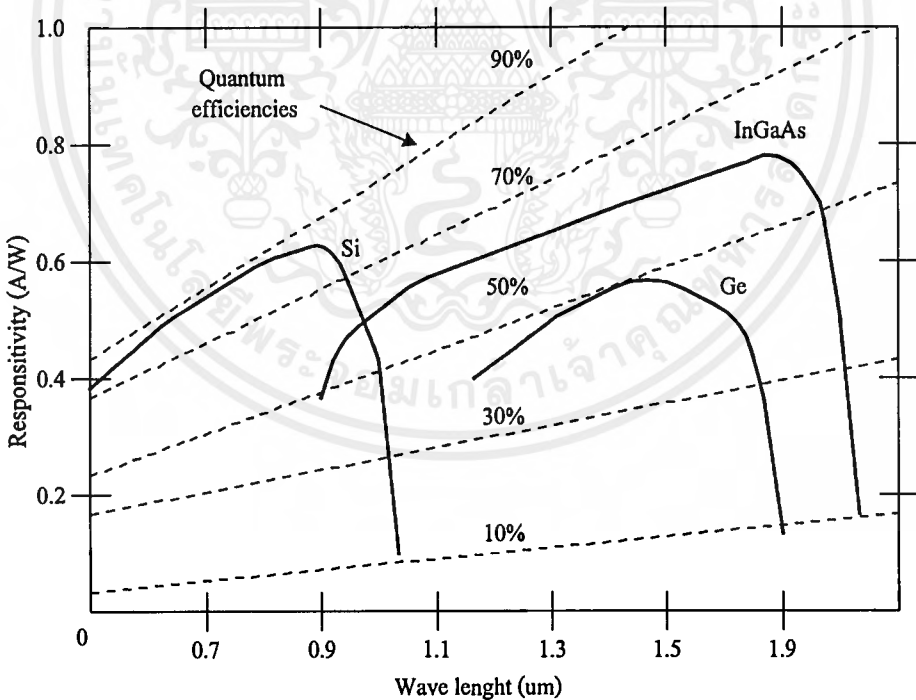
$$R = I_p / P_o = \eta e / h\nu \dots\dots\dots(5.2)$$

พารามิเตอร์ตัวนี้มีประโยชน์เพราะเป็นตัวแสดงถึง Photo current ที่เกิดขึ้นต่อหนึ่งหน่วยของ กำลังงานแสง รูปที่ 5.3 แสดงค่า Responsivities mujgxHo Function ของความยาวคลื่น จากรูป Si มี R = 0.65 μ A / μ W ที่ความยาวคลื่น 800 nm, Ge มี R = 0.45 μ A / μ W ที่มีความยาวคลื่น 1.3 μ m และ InGaAs มี R = 0.6 μ A / μ W ที่มีความยาวคลื่น 1.3 μ m

PIN Diode ที่มี I Layer ทำจาก Si จะมีความไวต่อแสงความยาวคลื่น 800 – 1,100 nm. ส่วน I Layer ที่ทำจาก InGaAs จะมีความไวต่อแสงความยาวคลื่น 1,300 nm.

ความถี่สูงสุดของการ Modulation ที่ตรวจจับได้จะขึ้นอยู่กับระยะเวลาในการเคลื่อนที่ของอิเล็กตรอน และ Hole ผ่านส่วนที่เป็น I-layer ความถี่ที่ทำให้ประสิทธิภาพของการเปลี่ยนพลังงานแสงลดลงไป 3 dB เรียกว่า Cut-off Frequency

PIN Diode สามารถทำให้มี Cut-off Frequency ได้หลาย GHz



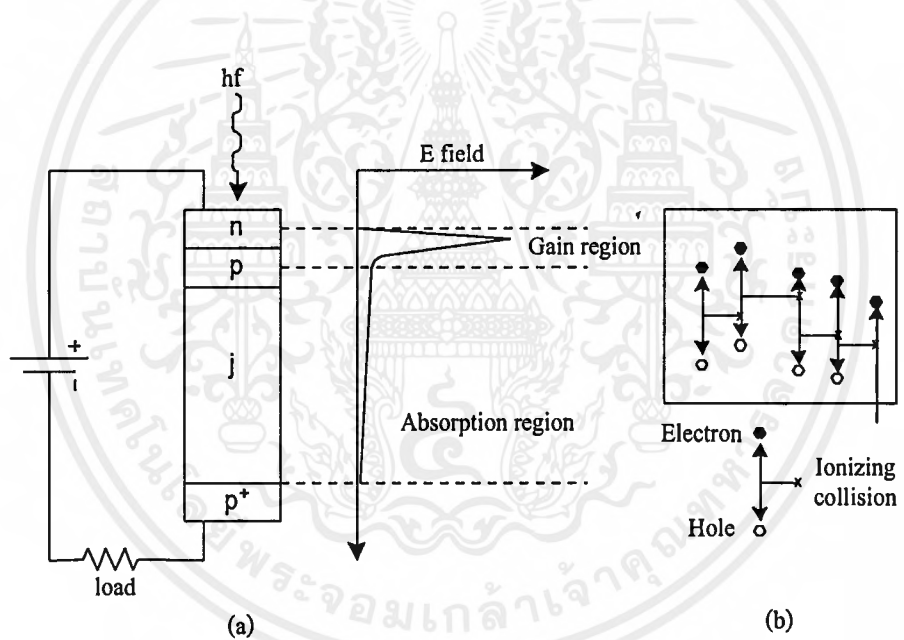
รูปที่ 5.3 การเปรียบเทียบผลตอบสนองและผลกระทบทาง Quantums ขณะทำงานที่ Q wavelength ของ Pin Photodiode ชนิดต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.1 แอ็พวอลานซ์โฟโต้ไดโอด (Avalanche photodiodes)

ใน APDs Photocurrent ที่เกิดขึ้นจะได้รับการขยายใน APD เองก่อนที่จะออกไปสู่วงจรขยายภายนอก ทำให้ Receiver Sensitivity เพิ่มขึ้น เพราะ Photo current ได้รับการขยายก่อนที่จะมี Noise มารบกวน ในการทำให้เกิด Carrier Multiplication, Carriers ที่ถูกสร้างขึ้นจะเดินทางผ่านเข้าไปในบริเวณที่มีสนามไฟฟ้าสูงและในบริเวณที่มีสนามไฟฟ้าสูงนี้เอง อิเล็กตรอน และ Hole ที่เกิดขึ้นจะได้รับพลังงานสูงและวิ่งไปชนอิเล็กตรอนตัวอื่น ทำให้มี Electron – hole pair เกิดขึ้นใหม่ ซึ่งจะถูกร่งให้ไปชนกับอิเล็กตรอนตัวอื่น ๆ ได้อีก ปรากฏการณ์นี้เรียกว่า “Avalanche effect” โดยวิธีนี้พลังงานแสงเพียงหนึ่งโฟตอนจะทำให้เกิด Electron – hole pair ได้มากถึง 80 – 100 คู่ และทำให้เกิดกระแสไฟฟ้าในวงจรเป็นจำนวนมาก

โครงสร้างของ APD ที่ทำให้เกิด Carrier Multiplication เป็น โครงสร้างแบบ Reach – through construction ดังแสดงในรูปที่ 5.4



รูปที่ 5.4 (a) แสดงขอบเขตอัตราขยายของ Avalanche photodiode
 (b) การเพิ่มทวีคูณของคู่ตัวพาหะในขอบเขตอัตราขยาย

RAPD (Reach – through Avalanche Photodiode) ประกอบด้วย High – resistivity p – type, p+ (Heavily Doped p – type) , n + (Heavily Doped n – type) และ i (Intrinsic) โครงสร้างแบบนี้เรียกว่า “p+ πpn+ Reach – through Structure”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Responsivity ของ APD สามารถคำนวณได้จาก

$$APD = \eta e M / h\nu$$

$$= R \cdot M$$

เมื่อ R คือ Unity Gain Responsivity

และ Multiplication Factor ของ APD (M) หาได้จาก

$$M = I / I_p \quad \dots\dots\dots(5.3)$$

เมื่อ I คือ Total Output Current at Operating Voltage

I_p คือ Initial or Primary Photocurrent

ตัวอย่าง Quantum Efficiency ของ Si R APD = 80% ตรวจรับแสงความยาวคลื่น 0.9 μm
กำลังงานแสงที่ตกกระทบ = 0.5 μW Output Current (หลังจาก Avalanche Gain)
= 11 μA จงหา M ของ RAPD ตัวนี้

วิธีทำ จากสมการ (5.2)

$$R = \eta e / h\nu$$

$$= \eta e \lambda / hc$$

$$= \frac{0.80 \times 1.6 \times 10^{-19} \times 0.9 \times 10^{-6}}{6.626 \times 10^{-34} \times 2.998 \times 10^8}$$

$$= 0.581 \text{ AW}^{-1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (5.2)

$$\begin{aligned} I_p &= R P_o \\ &= 0.5 \times 10^{-6} \times 0.581 \\ &= 0.291 \mu\text{A} \end{aligned}$$

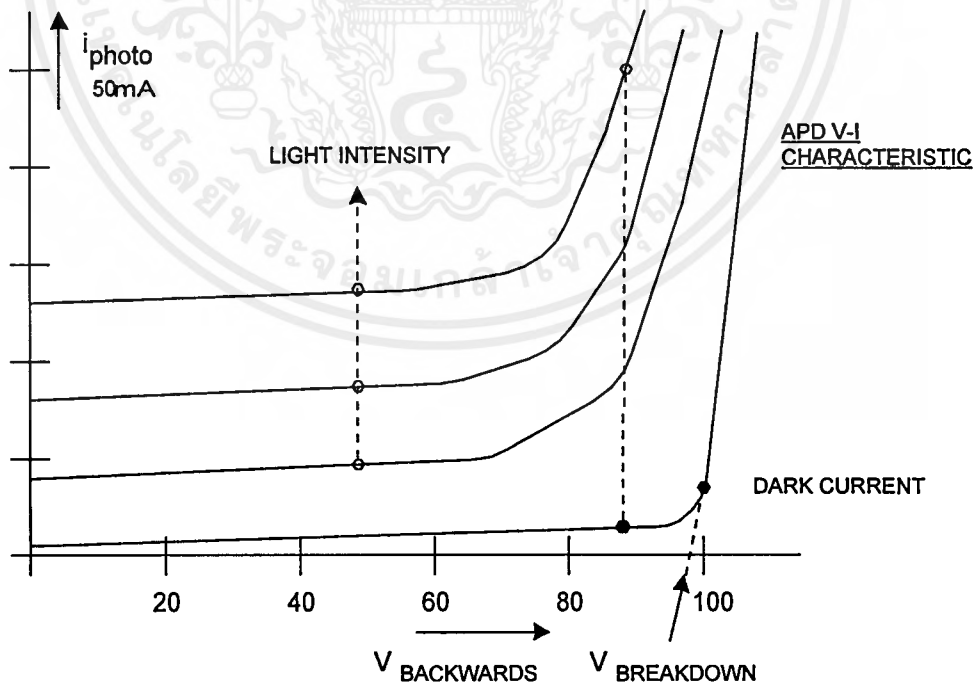
จากสมการ (5.3)

$$\begin{aligned} M &= I/I_p = \frac{11 \times 10^{-6}}{0.291 \times 10^{-6}} \\ &= 37.8 \end{aligned}$$

เพราะฉะนั้น Multiplication Factor มีค่าประมาณ 38

รูปที่ 5.5 แสดง Characteristic Curve ของ APD ซึ่งไวต่ออุณหภูมิเป็นอย่างมาก ดังนั้นในการใช้งานของ APD จึงต้องมีวงจรพิเศษเพื่อใช้ควบคุมการทำงานของ APD ด้วย

ในรูปที่ 5.6 APD จะมี Sensitivity สูงมาก ถ้าให้แรงดัน Reverse Bias มีค่าใกล้เคียงกับ Break Down Voltage แต่ในช่วงการทำงานนี้ APD จะมีค่า Noise มากขึ้นด้วย

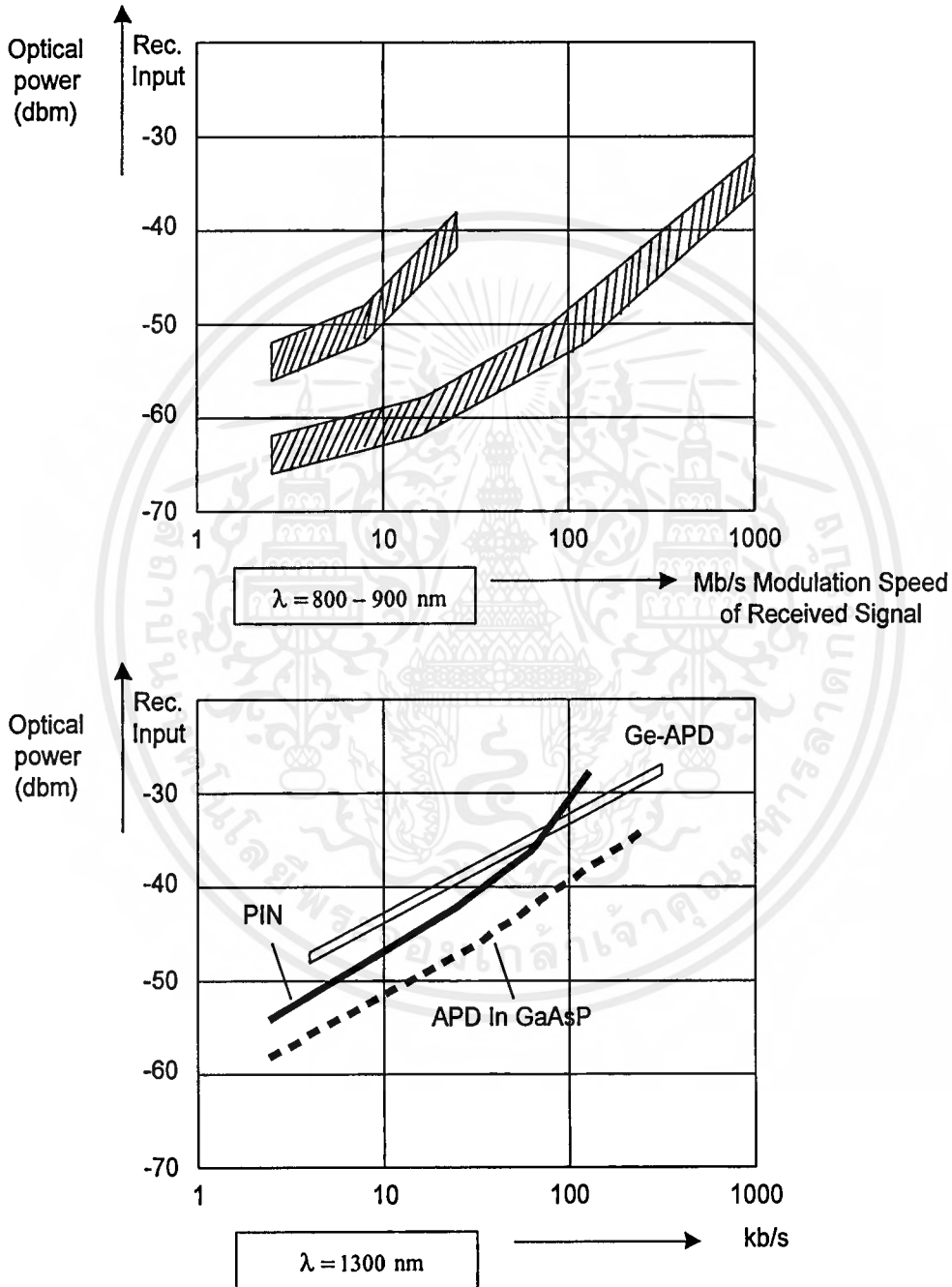


รูปที่ 5.5 กราฟแสดงคุณลักษณะการทำงานของ APD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.6 แสดง Sensitivity ของ PIN และ APD เมื่อทำงานร่วมกับ Pre – amplifier โดยกำหนดความไวเอาไว้เมื่อ BER มีค่าเป็น 1×10^{-9}

APD ที่ทำด้วย Si จะใช้ได้กับแสงความยาวคลื่น 800 – 900 nm ส่วน APD ที่ทำด้วย Ge จะใช้กับแสงความยาวคลื่น 1,300 nm



รูปที่ 5.6 แสดงความไวต่อการทำงานของ PIN และ APD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 โฟโอดีทีเทคเตอร์นอยส์ (Photo detector Noise)

ในระบบสื่อสารเส้นใยแสง Photodiode จำเป็นต้องตรวจรับสัญญาณแสงที่มีความแรงต่ำๆ ในการตรวจรับสัญญาณแสงที่มีความแรงต่ำที่สุดนั้น Photo detector และวงจรขยายจำเป็นต้องคงค่า Signal – to – noise Ratio ที่กำหนดไว้ให้ได้ power Signal – to – noise Ratio (S/N) ที่ Output ของเครื่องรับคือ

$$S/N = \frac{\text{Signal Power From Photo current}}{\text{Photo detector Noise Power + Amplifier Noise Power}}$$

Noise Sources ในเครื่องรับเกิดจาก Photo detector Noise ซึ่งเกิดขึ้นในขบวนการ Photon – to – electron Conversion และ Thermal Noise ซึ่งเกิดขึ้นในวงจรขยาย

เงื่อนไขที่จะทำให้ S/N มีค่าสูงคือ

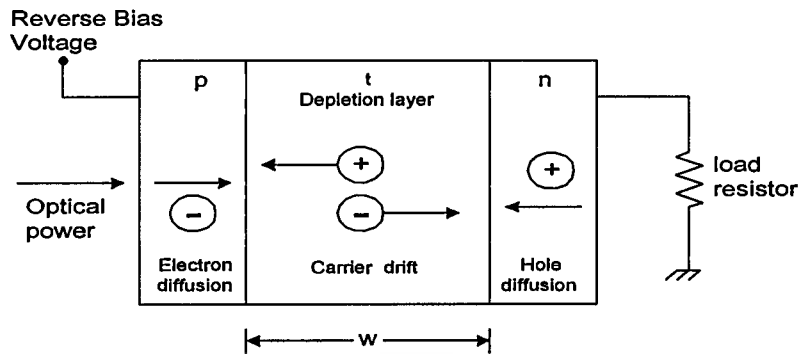
1. Photo detector จะต้องมีความ Quantum Efficiency สูงเพื่อสามารถให้กำเนิดสัญญาณที่มีกำลังแรงได้
2. จะต้องรักษาระดับ Noise ที่เกิดจาก Photo detector และ Amplifier ให้ต่ำที่สุดเท่าที่จะเป็นไปได้

ในการประยุกต์ใช้งานส่วนใหญ่ Noise Currents จะเป็นตัวกำหนดระดับพลังงานแสงสูงสุดที่สามารถตรวจรับได้ เพราะโดยทั่วๆ ไปแล้ว Quantum Efficiency ของ Photodiode จะมีค่าใกล้เคียงกับค่าสูงสุด

Sensitivity ของ Photo detector ในระบบสื่อสารเส้นใยแสงจะอธิบายในเทอมของกำลังงานแสงต่ำสุดที่สามารถตรวจรับได้ ซึ่งหมายถึงกำลังงานแสงที่จำเป็นต้องใช้ในการทำให้เกิด Photo current มีขนาดเท่ากับค่า RMS (Root Mean Square) ของ Total Noise Current หรือ $S/N = 1$

5.4 ช่วงเวลาผลตอบสนองของการดีเทคเตอร์ (Detector Response time)

เพื่อให้สามารถเข้าใจ Frequency Response ของ Photodiodes เราลองมาพิจารณา Reverse-biased PIN Photodiode ในรูปที่ 5.7



รูปที่ 5.7 ลักษณะการทำงานของ Pin photo diode ขณะไบอัสย้อนกลับ

แสงที่ผ่านอุปกรณ์เข้ามาทาง p-layer และถูกดูดกลืนในสารกึ่งตัวนำ จะทำให้เกิด Electron hole pairs Electron – hole pairs ที่เกิดขึ้นภายใน Depletion Region หรือภายใน Depletion Region หรือภายใน Diffusion Length จะถูกแยกออกจากกันโดยสนามไฟฟ้าที่เกิดจากการ Reverse – bias ดังแสดงในรูปที่ 5.7 การ Drift ของ Carriers ข้าม Depletion layer ทำให้เกิดกระแสไฟฟ้าไหลในวงจรภายนอกได้สถานะ Steady – state ความหนาแน่นกระแส (J_{tot}) ที่ไหลผ่าน Reverse – biased Depletion layer ทั้งหมด คือ

$$J_{tot} = J_{dr} + J_{diff}$$

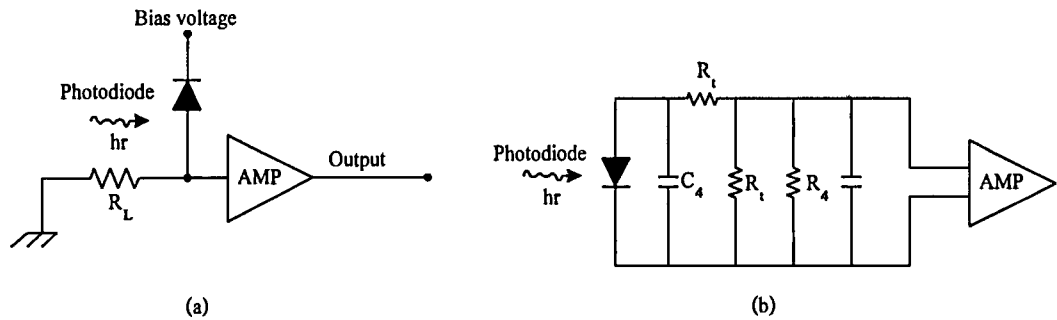
J_{tot} คือ Total Current Density

J_{dr} คือ Drift Current Density ซึ่งเป็นผลมาจาก Carriers ที่ถูกสร้างขึ้นใน Depletion

Region

J_{diff} คือ Diffusion Current Density ซึ่งเป็นผลมาจาก Carriers ที่ถูกสร้างขึ้นภายนอก

Depletion Region (คือ n และ p Region) และ Diffuse เข้ามาใน Reverse – biased Junction



รูปที่ 5.8 (a) รูปแบบพื้นฐานของ Photo detector Receiver

(b) วงจรสมมูลของ Photo detector Receiver

รูปที่ 5.8 แสดง Simple Receiver model และวงจรสมมูล ซึ่งประกอบด้วย

- R_s - Series Resistance ของ Photodiode
- C_{dep} - Junction and Packaging Capacitance ของ Photodiode
- R_L - Load (Bias) Resistor
- C_a - Input Capacitance ของ Amplifier
- R_a - Input Resistance ของ Amplifier

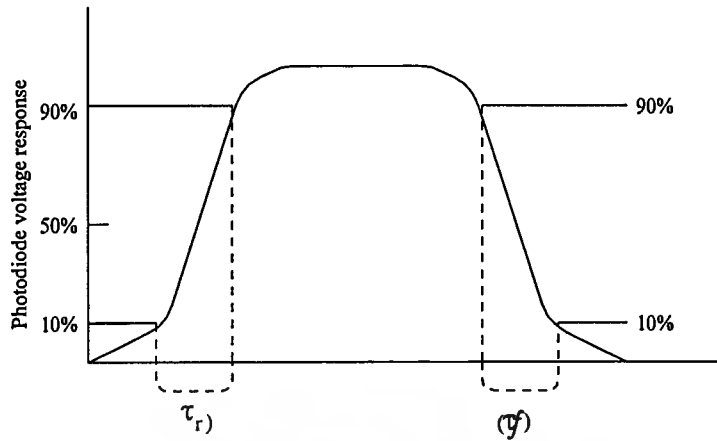
ในทางปฏิบัติ $R_s \ll R_a$ สามารถละทิ้งได้

Response time ของ Photodiode ขึ้นอยู่กับองค์ประกอบ 3 อย่าง คือ

1. Transit time ของ Photocarriers ใน Depletion Region
2. Diffusion time ของ Photocarriers ภายนอก Depletion Region
3. RC time Constant ของ Photodiode และวงจรที่เกี่ยวข้อง

พารามิเตอร์ต่าง ๆ ของ Photodiode ที่ตอบสนองต่อองค์ประกอบทั้ง 3 นี้คือ (Absorption coefficient), Depletion Region Width W_d , C_{dep} , C_a , R_L และ R_a

Response Time มักจะอธิบายในเทอมของ Rise time และ Fall time ของ Detector Output เมื่อได้รับ Input ที่เป็น Step ดังแสดงในรูปที่ 5.8 Rise Time (τ_r) วัดจากจุด 10 – 90 % ของ Leading edge ของ Output Pulse และ Fall Time (τ_f) วัดจากจุด 90 – 10 % ของ Falling Edge ของ Output Pulse



รูปที่ 5.9 ผลตอบสนองของโฟโอดีโคโอดต่อรูปคลื่นทางอินพุตที่ RISE TIME 10%-90% และ FALL TIME 90%-10%

Service Parameters	Response to Impulse	Response to long pulse
$L^a \ll W_d$ C_{dope}^a small		
$L^a \ll W_d$ C_{dope}^a larger		
$L^a < W_d$ C_{dope}^a small τ_{re} small		
$L^a < W_d$ C_{dope}^a small τ_{re} larger		

รูปที่ 5.10 รูปคลื่นที่มีผลต่อโฟโอดีโคโอด L_a = Absorption length; W_d = Depletion layer Capacitance; T_{re} = Semiconductor Recombination Line.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

หลักการออกแบบ

6.1 วิธีการถ่ายโอนข้อมูล

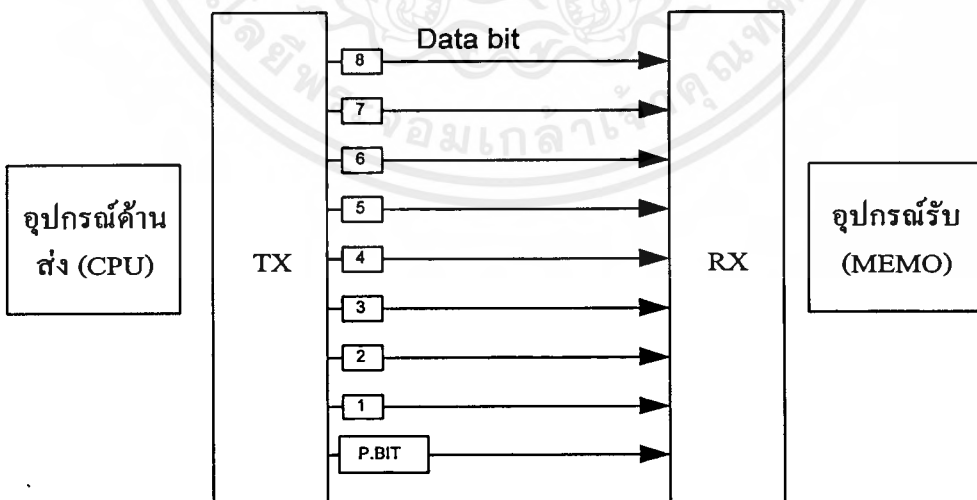
วิธีการถ่ายโอนข้อมูลในทางการสื่อสารสามารถทำได้ 2 วิธีคือ

1. การถ่ายโอนข้อมูลแบบขนาน
2. การถ่ายโอนข้อมูลแบบอนุกรม

6.1.1 การถ่ายโอนข้อมูลแบบขนาน

การถ่ายโอนข้อมูลแบบขนาน จะเป็นการส่งข้อมูลเป็นชุดของบิต(Bit) เรียกว่า ไบต์(Byte) จำนวนบิตในแต่ละไบต์ ขึ้นอยู่กับจำนวนสายข้อมูล (Data Line) เช่น ถ้าสายสื่อสารมีสายข้อมูล 8 สาย ดังนั้นในการส่งข้อมูลที่ละ 1 บิตต่อครั้งต่อสายสื่อสาร จะได้จำนวนข้อมูลทั้งหมด เท่ากับ 8 บิตหรือ 1 ไบต์ โดยมีการแปลงรหัส (Code) ของบิตแทนตัวอักขระ (Character) ก่อนทำการส่งออกไปยังอุปกรณ์รับ โดยส่วนใหญ่สายสื่อสารจะประกอบด้วย สายข้อมูล สายสัญญาณควบคุมและสายกราวด์ ซึ่งสายสื่อสารที่ใช้ส่วนใหญ่จะเป็นสายทองแดงมากกว่าจะเป็นตัวกลางชนิดอื่น

ด้านประสิทธิภาพการส่งข้อมูลแบบขนาน แม้จะสามารถส่งข้อมูลได้เป็นจำนวนมากกว่าและเร็วกว่าการส่งข้อมูลแบบอนุกรม แต่โอกาสผิดพลาดก็สามารถเกิดขึ้นได้มากด้วยเช่นกัน โดยเฉพาะในการส่งข้อมูลระยะทางไกลๆ สัญญาณอาจจะผิดเพี้ยนไปกับความต้านทานของสายส่งได้ ดังนั้นจึงเหมาะกับการส่งข้อมูลในระยะใกล้คือน้อยกว่า100ฟุต เช่น ระหว่างเครื่องคอมพิวเตอร์กับเครื่องพิมพ์ เป็นต้น

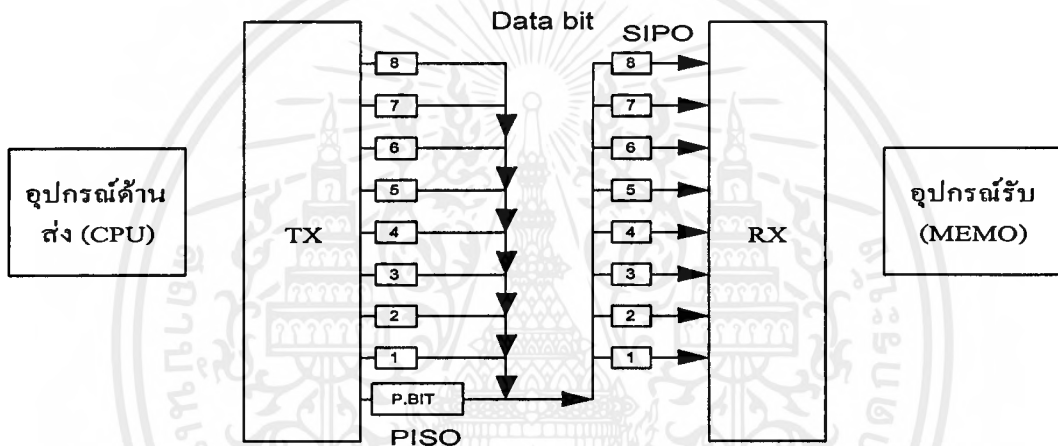


รูปที่ 6.1 การส่งข้อมูลแบบขนาน

6.1.2 การถ่ายโอนข้อมูลแบบอนุกรม

การถ่ายโอนข้อมูลแบบอนุกรม จะทำการส่งข้อมูลทีละ 1 บิต (Bit) ต่อครั้งผ่านทางสายสื่อสารไปยังด้านรับ จึงทำให้ความผิดพลาดของข้อมูลเป็นไปได้้น้อยมาก เหมาะสำหรับการส่งข้อมูลไประยะไกลๆ เช่น จากไมโครคอมพิวเตอร์ไปยังเทอร์มินอลที่อยู่คนละชั้น หรือคนละอาคารหรือไกลกว่านั้น

การส่งข้อมูลแบบนี้ จะช้ากว่าการส่งข้อมูลแบบขนาน แต่เหตุผลประการสำคัญที่ต้องมีการส่งข้อมูลแบบอนุกรมก็คือ ตัวกลางที่ใช้ในการสื่อสารมีเพียงช่องทางเดียว หรือสายเพียงคู่เดียว ทำให้ง่ายในการสื่อสารแบบอนุกรมจึงถูกกว่าแบบขนาน ซึ่งโครงการนี้เป็นการสื่อสารผ่านเส้นใยแก้วนำแสง (Fiber - Optic Communication) จึงเหมาะสำหรับการส่งข้อมูลแบบอนุกรม



รูปที่ 6.2 การส่งข้อมูลแบบอนุกรม

จากรูปที่ 6.2 แสดงให้เห็นการส่งข้อมูลแบบอนุกรม ข้อมูลที่ออกจากอุปกรณ์ส่งจะถูกเปลี่ยนจากขนานให้เป็นอนุกรมเสียก่อน แล้วค่อยส่งออกมาทีละบิตไปยังด้านรับ ณ จุดรับจะต้องมีกลไกในการเปลี่ยนข้อมูลที่ส่งมาทีละบิตให้เป็นสัญญาณแบบขนานซึ่งต้องลงตัวพอดี นั่นคือ บิตที่ 1 ลงที่บัสข้อมูลเส้นที่ 1 บิตที่ 8 ลงที่บัสข้อมูลเส้นที่ 8 พอดี

6.2 รูปแบบของการส่งสัญญาณข้อมูล

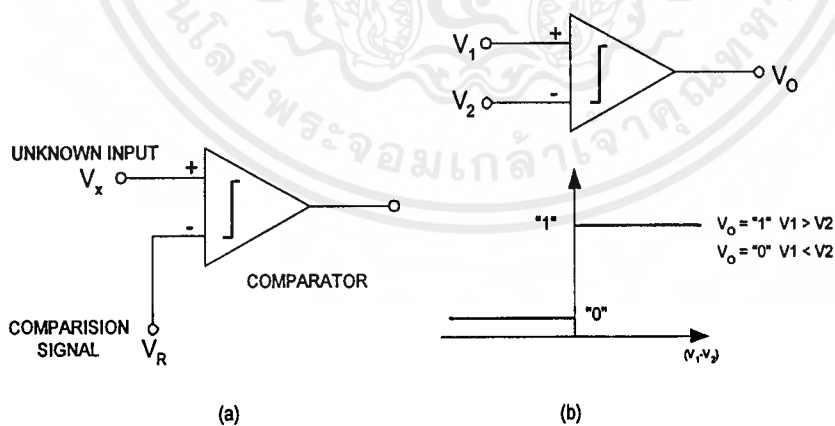
เราสามารถจัดแบ่งรูปแบบของการส่งสัญญาณข้อมูลได้เป็น 4 รูปแบบดังนี้

1. แบบทิศทางเดียว (Simplex) การส่งสัญญาณข้อมูลจะถูกส่งไปในทางเดียวเท่านั้น และตลอดเวลา
2. แบบกึ่งทางคู่ (Half Duplex) การส่งสัญญาณข้อมูลสวนทางกันได้แต่ต้องสลับกันจะทำได้ในเวลาเดียวกันไม่ได้
3. แบบทางคู่ (Full Duplex) ในการส่งแบบนี้เราสามารถส่งข้อมูลได้พร้อมๆกันในเวลาเดียวกันทั้งทางด้านรับและด้านส่ง
4. แบบสะท้อนสัญญาณ (Echo Flex) เหมาะสำหรับการส่งข้อมูลจากคีย์บอร์ดไปแสดงยังจอภาพ โดยจะมีการสะท้อนสัญญาณข้อมูลที่ป้อนจากคีย์บอร์ดกลับไปยังหน้าจอภาพ

6.3 วงจรแปลงสัญญาณอนาลอกเป็นดิจิทัล (Analog to Digital Conversion)

ระบบพื้นฐานโดยทั่วไป ของการแปลงสัญญาณอนาลอกเป็นดิจิทัล ดังแสดงให้เห็นดังรูปที่ 6.3 a จากรูปจะมีแรงดัน V_x คือแรงดันไม่ทราบค่าเป็นอินพุตตัวที่ 1 ต่อเข้ากับวงจรเปรียบเทียบสัญญาณอนาลอกมาเปรียบเทียบกับอินพุตตัวที่ 2 ที่เป็นแรงดันอ้างอิง V_R

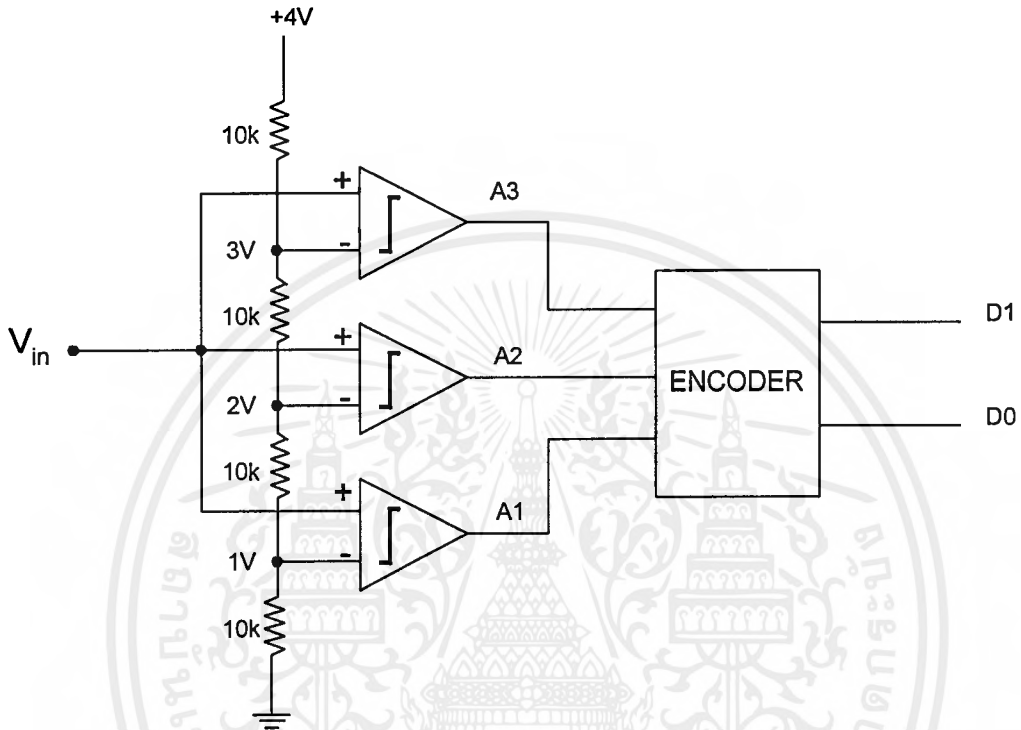
ในวงจรการเปรียบเทียบจะได้ค่าดังรูปที่ 6.3 b ถ้าอินพุต V_1 มากกว่า V_2 เอาท์พุทโวลเตจจะมีค่าระดับสูง ซึ่งแทนเป็นลอจิก “1” ถ้าอินพุต V_2 มากกว่า V_1 เอาท์พุทโวลเตจ จะมีระดับต่ำ ซึ่งแทนเป็นลอจิก “0”



รูปที่ 6.3 (a) ระบบพื้นฐานการเปรียบเทียบสัญญาณ

รูปที่ 6.3 (b) วงจรเปรียบเทียบระดับแรงดัน

หลักการทํางานของวงจร A/D แบบใช้วงจรเปรียบเทียบขนานหรือแบบ “เฟลช” วงจร A/D แบบนี้ใช้หลักการง่ายๆ อีกทั้งเป็นวิธีการแปลงสัญญาณที่เร็วที่สุด คือใช้วงจรเปรียบเทียบที่ต่อขนานกัน ดังรูปที่ 6.4 ประกอบด้วย แอมป์ที่ต่อเป็นวงจรเปรียบเทียบและตัวต้านทานที่ต่อไว้เพื่อแบ่งแรงดันที่มีขนาดต่างๆกัน สำหรับเป็นแรงดันอ้างอิงเปรียบเทียบกับแรงดันอินพุท



รูปที่ 6.4 การเปรียบเทียบขนานแบบ “เฟลช”

ตารางที่ 6.2 แสดงการเปรียบเทียบค่าแรงดันจากวงจรเปรียบเทียบแบบ “เฟลช”

INPUT	OUTPUT			OUTPUT	
	A1	A2	A3	D0	D1
V _{IN}					
0-1	0	0	0	0	0
1-2	1	0	0	0	1
2-3	1	1	0	1	0
3-4	1	1	1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหลักการวงจรเปรียบเทียบทั่วไป เมื่อแรงดันอินพุทที่ขาอินพุทแบบไม่กลับเฟส (Non - Inverting) แรงดันอ้างอิงที่ขาอินพุทแบบกลับเฟส (Inverting) แรงดันเอาต์พุทที่ได้จะมีค่าสูงๆ ต่ำๆ ได้จากตารางการเปรียบเทียบแรงดัน ซึ่งจะเห็นว่าระดับแรงดันอินพุทที่ค่าต่างๆกัน จะมีผลต่อเอาต์พุทของวงจรเปรียบเทียบแต่ละตัว และเอาต์พุทที่ได้จากวงจรเปรียบเทียบนี้จะนำเข้ารหัสเป็นเลขฐานสองต่อไป

สำหรับวงจรพื้นฐานการแปลงสัญญาณอนาลอกเป็นดิจิทัล แบ่งออกเป็น 6 วิธีคือ

1. Counter Ramp Converter
2. Tracking ADC
3. Successive Approximation ADC
4. Single – ramp converter
5. Dual – Ramp Converter
6. Parallel Converter [flash]

โดยทั้ง 6 วิธีนี้จะมีคุณลักษณะการทำงานแตกต่างกัน ดังแสดงในตารางที่ 5.2 ซึ่งอัตราการเร็วในการเปลี่ยนแปลงสัญญาณ A/D และราคาอุปกรณ์ เป็นสิ่งที่จะต้องพิจารณาในการเลือกใช้ในระบการควบคุมสัญญาณดิจิทัล

ตารางที่ 6.2 ตารางการเปรียบเทียบวิธีการแปลงสัญญาณ A/D ชนิดต่าง ๆ

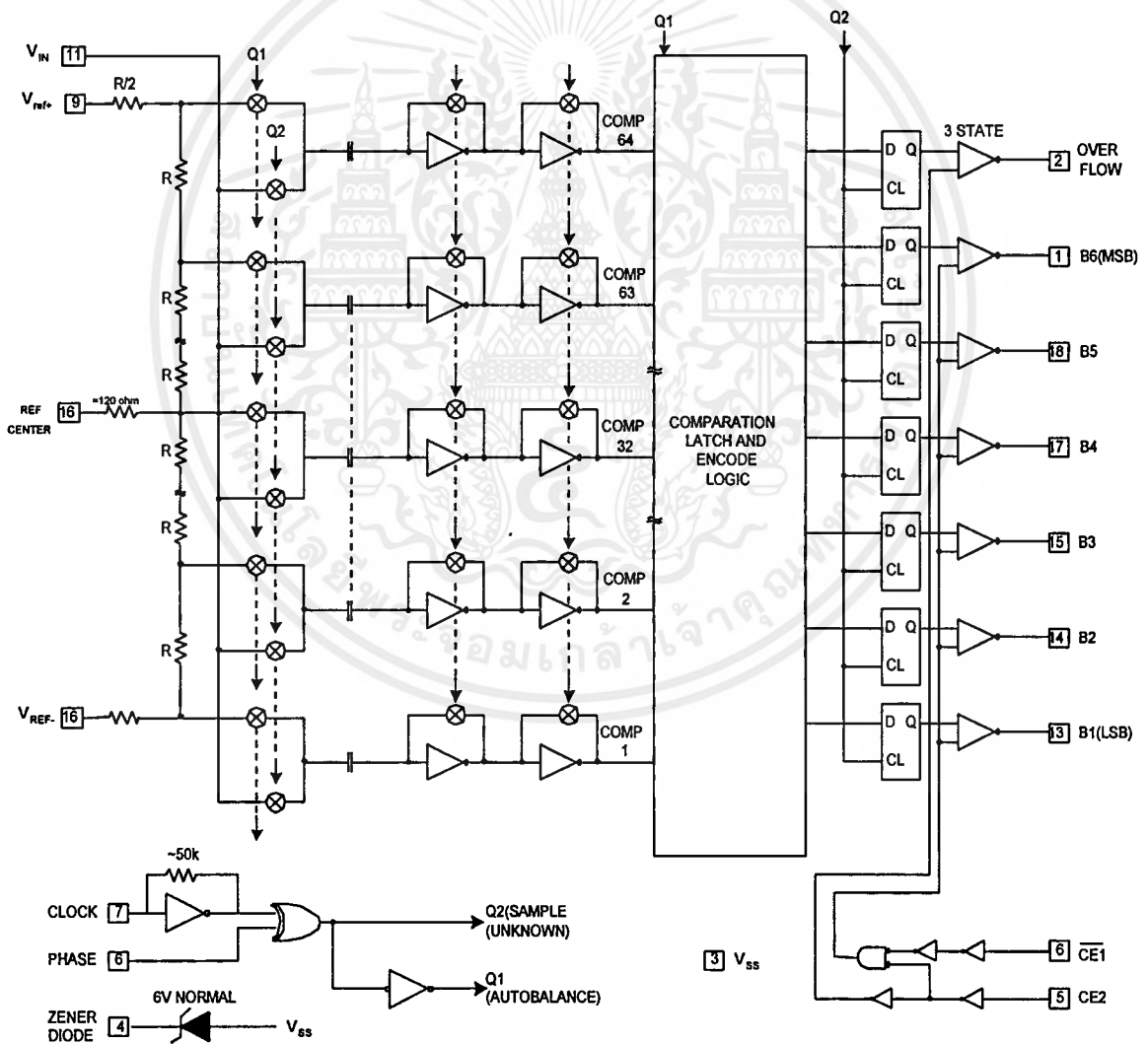
Converter type	Conversion rate at 12 -bit	Cost/complexity	Comment
Counter ramp	Low speed – up to 1000/s	Low	Need stable input
Tracking		Low	Need slowly varying input signal ; output always available
Successive Approximation	Medium to high – up to 10^6 /s	Medium	100,000 counts/s at up to 14-to15-bit resolution need stable input
Single ramp	Low - up to 1000/s	Low	Low speed at 12- bit resolution lacks stability with time and temperature
Dual ramp	Low – up to 1000/s	Medium	Integrates input signal; can be used at high resolution – 20bits or more
Parallel “ flash”	Fastest – 10^6 - 10^8 /s	High	Output always available

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

* หมายเหตุ การแปลงสัญญาณ A/D แบบ Ramp มีเวลาการแปลงสัญญาณแตกต่างกัน
การแปลงสัญญาณ A/D แบบ Successive Approximation และแบบ Parallel มี
เวลาการแปลงสัญญาณที่แน่นอน

จากข้อมูลดังกล่าวข้างต้น โครงงานนี้จึงถูกออกแบบให้ใช้กับวงจร A/D แบบใช้วงจรเปรียบเทียบขนานหรือแบบ “แฟลช” (Parallel Comparator simultaneous “Flash” A/D Converter)

จากตารางการเปรียบเทียบชนิดของวงจร A/D Converter เราจึงเลือกวงจร A/D Converter แบบ Parallel มาใช้ในโครงงานนี้ เพราะมีความเร็วในการแปลงสัญญาณเป็นดิจิทัลที่ 12 บิตในเวลา 10^{-6} – 10^{-8} วินาที และมีเอาต์พุตออกมาอย่างสม่ำเสมอแต่มีข้อเสียคือราคาแพง ซึ่งโครงงานนี้จะใช้ ไอซีเบอร์ CA3306 เป็น A/D Converter ซึ่งมีโครงสร้างตามบล็อกไดอะแกรมข้างล่างนี้



BLOCK DIAGRAM OF CA3306

รูปที่ 6.5 บล็อกไดอะแกรม ไอซี CA3306

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

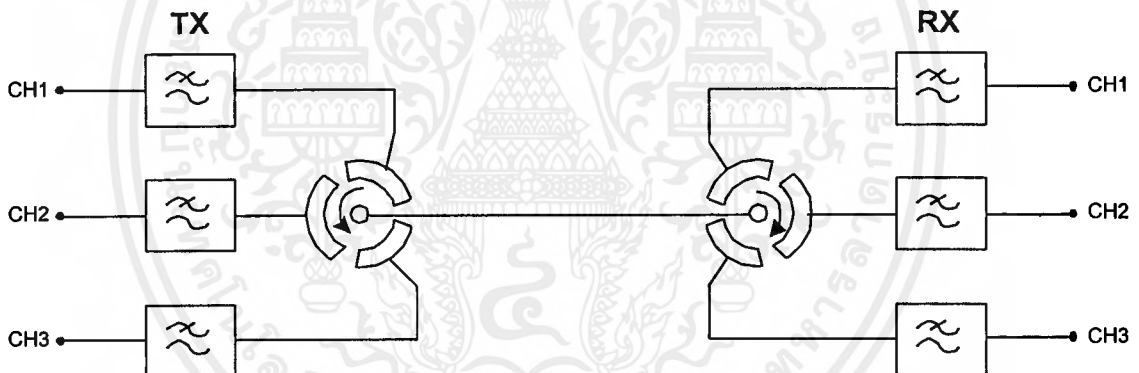
6.4 หลักการเบื้องต้นในการชิงโครไนซ์

ก่อนอื่นจะกล่าวถึงหลักการเบื้องต้นของระบบมัลติเพลกซ์ แบ่งตามเวลา (TDM) ซึ่งแสดงให้เห็นดังรูป 6.6 (a) ทางด้านส่งและทางด้านรับจะมีสวิตช์หมุนด้านละ 1 ตัว อาศัยหลักการนี้แชนเนลพัลส์ ที่ส่งมาจากทุกช่องสัญญาณทางด้านส่ง ก็สามารถส่งผ่านสายส่งเพียงคู่เดียวและสามารถกระจายไปยังช่องสัญญาณที่สอดคล้องกันได้ที่ทางด้านรับ

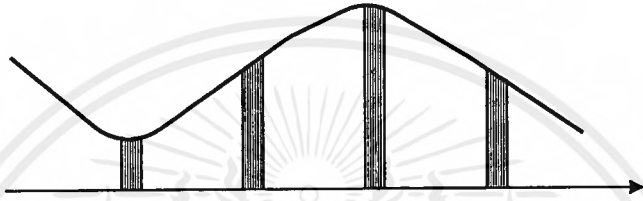
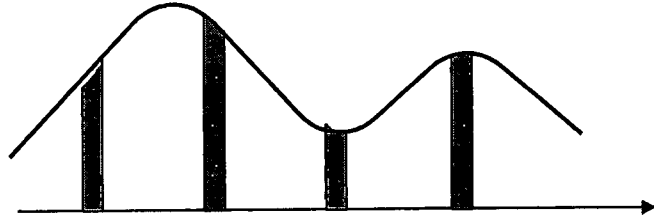
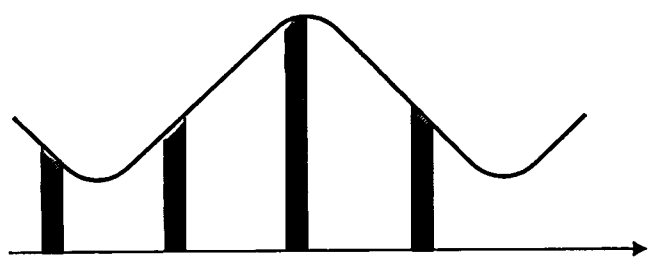
จากรูป 6.6 (b) แสดงพัลส์ที่มาจากทุกช่องสัญญาณซึ่งมีเฟสเคลื่อนไปเล็กน้อยและมาแทรกกันไว้ระหว่างกันตามแกนเวลา กล่าวคือแชนเนลเปิดตัวแรกและตัวที่สองของช่องสัญญาณที่ 1 โดยแบ่งตามเวลาดังนั้นวิธีการนี้จึงเรียกว่าระบบมัลติเพลกซ์แบบแบ่งตามเวลา

การสื่อสารระบบ TDM โดยเฉพาะระบบ PCM นั้นเป็นสิ่งที่แน่นอนว่าเมื่อทางด้านรับได้รับสัญญาณแล้วทำให้แน่ใจว่าสัญญาณแต่ละบิตของช่องสัญญาณเดียวกันมีความถูกต้องและยังต้องแยก

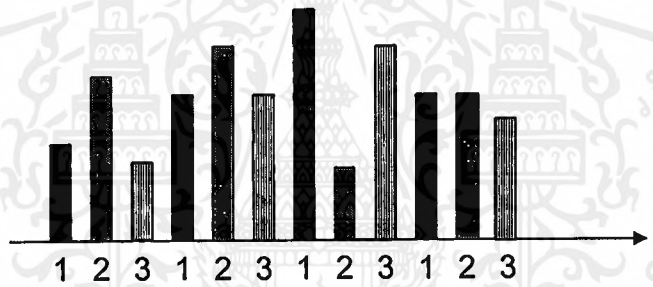
สัญญาณพัลส์แต่ละกลุ่มไปสู่ช่องสัญญาณที่สอดคล้องกันได้อย่างถูกต้องด้วย ด้วยเหตุนี้จึงมีกระบวนการหนึ่งที่ทำให้สวิตช์หมุนทำงานตามที่ได้กล่าวมาแล้ว กระบวนการนี้เรียกว่าการชิงโครไนซ์ (Synchronization) ตามรูปที่ 6.6



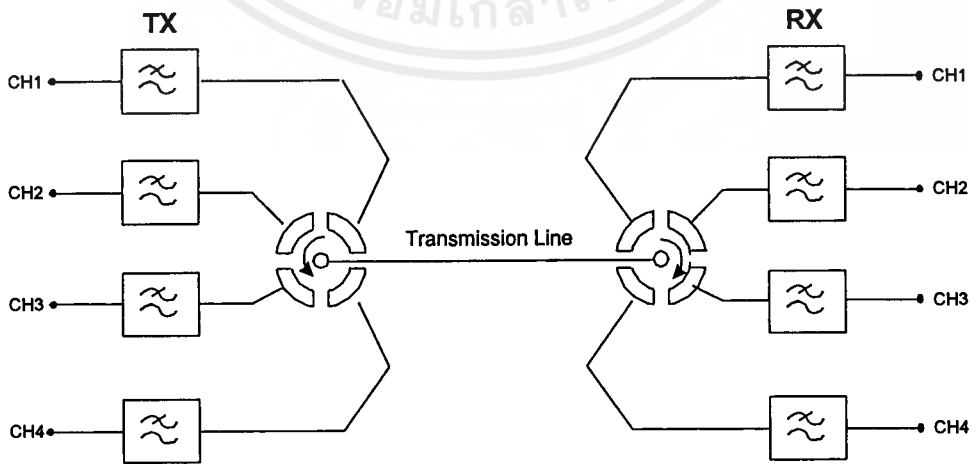
รูปที่ 6.6 (a)



CH1+CH2+CH3



รูปที่ 6.6 หลักการเบื้องต้น TDM
รูปที่ 6.6 (b)



รูปที่ 6.7 ระบบมัลติเพล็กซ์แบ่งตามเวลา 4 ช่องสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

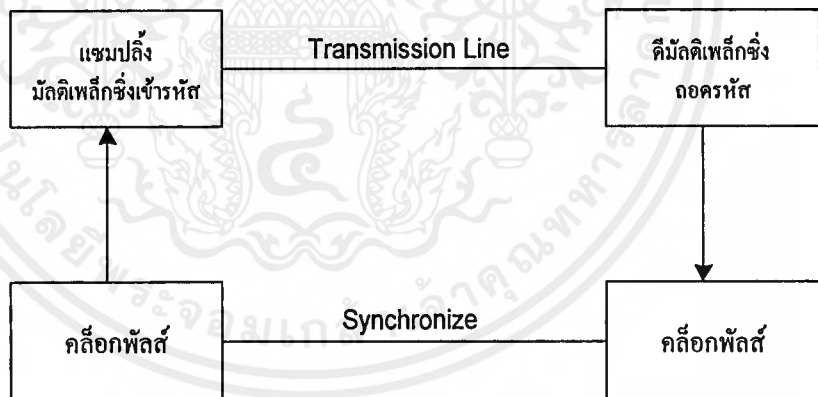
รูปที่ 6.7 สวิทช์จะหมุนไปพร้อมกัน เพื่อต่อสายให้กับช่องสัญญาณด้านส่ง และด้านรับให้ตรงช่องกับการซิงโครไนซ์ ของสัญญาณในส่วนของสายส่งแบ่งออกได้เป็นสองชนิดได้แก่

1. บิตซิงโครไนซ์เซชัน (Bit synchronization)
2. เฟรมซิงโครไนซ์เซชัน (Frame synchronization)

โครงการนี้เป็นโครงการทดลองการส่งสัญญาณเพียงช่องสัญญาณเดียวจึงเลือกการใช้ ซิงโครไนซ์ของสัญญาณเป็นแบบ บิตซิงโครไนซ์เซชัน (Bit synchronization)

6.4.1 หลักการของบิตซิงโครไนซ์

กระบวนการแซมปลิง การเข้ารหัสและการมัลติเพล็กซ์ และ การถอดรหัสทางด้านรับจะต้องมี คล็อกพัลส์ (Clock Pulse) เป็นตัวควบคุมให้สอดคล้องกันอย่างบิตต่อบิต ตามบล็อกไดอะแกรม อย่างกว้างๆ ดังรูป 6.8 และการที่จะได้บิตซิงโครไนซ์ ที่ถูกต้องนั้น โดยทั่วไปทางด้านรับจะมีวงจรสร้าง คล็อกพัลส์ ขึ้นใหม่ โดยอาศัยกระบวนการ พัลส์ ที่ได้รับดังนั้น จะทำให้กระบวนการด้านส่ง และด้านรับ เป็นไปด้วยความถูกต้องในช่วงเวลาเดียวกัน



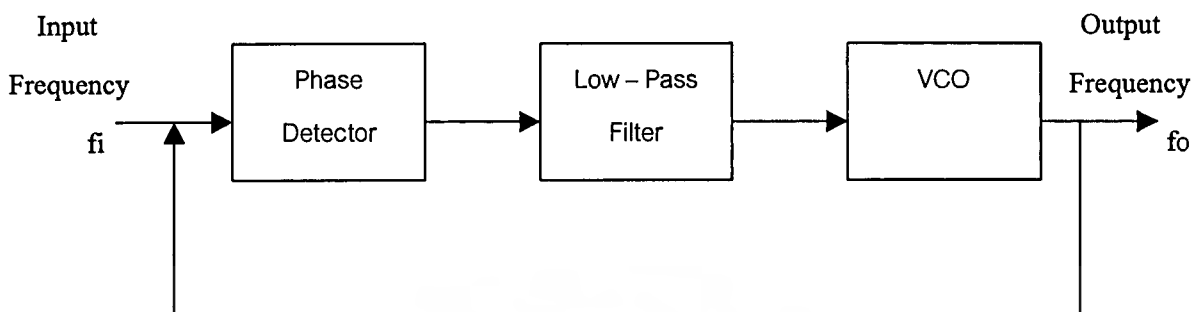
รูปที่ 6.8 บิตซิงโครไนซ์เซชัน

6.4.2 การซิงโครไนซ์ของสัญญาณ

อาศัยหลักการของวงจรถ่วงเฟสล็อกคูล (Phase Lock Loop) หรือ PLL เป็นวงจรที่มีรูปของการป้อนกลับ (Feed Back Loop) เพื่อนำสัญญาณที่เอาท์พุท บางส่วนกลับมาเปรียบเทียบกับสัญญาณที่ด้านอินพุท โดยวัตถุประสงค์หลักของวงจร PLL คือเป็นวงจรติดตามสัญญาณความถี่ใด ๆ ที่เราต้องการ (Desire

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Signal) ซึ่งเราเรียกววงจรแบบนี้ว่า “Frequency Tracking Circuit” โดยโครงสร้างพื้นฐานของวงจร PLL ประกอบด้วยวงจรต่าง ๆ ดังรูป



รูปที่ 6.9 บล็อกไดอะแกรมวงจรพื้นฐานเฟสล็อกคูลูป VCO

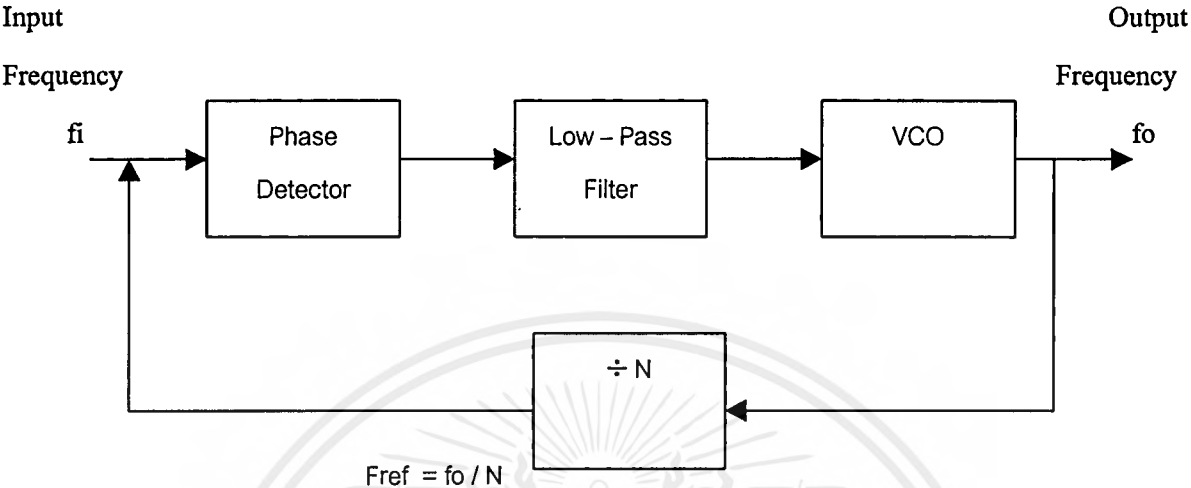
- 1). Phase Detector (PD) มีหน้าที่ในการเปรียบเทียบผลความแตกต่างของสัญญาณที่อินพุตของวงจร PLL กับสัญญาณที่ถูกป้อนกลับจากด้านเอาต์พุต
- 2). Low – Pass Filter เป็นวงจรกรองความถี่ผ่านเฉพาะความถี่ต่ำ ที่มีหน้าที่ในการกำจัดสัญญาณที่มีความถี่สูง ๆ ออกไปให้ผ่านได้เฉพาะสัญญาณ DC Error Voltage (V_e)
- 3). Voltage Control Oscillator (VCO) มีหน้าที่ในการกำเนิดสัญญาณ โดยสามารถเปลี่ยนแปลงความถี่ได้ตามการเปลี่ยนแปลงของ V_e

6.4.3 หลักการทำงานของเฟสล็อกคูลูป (Phase Lock Loop)

เมื่อไม่มีอินพุตป้อนให้กลับ VCO มันจะอยู่ในสภาวะฟรี รันนิง ออสซิลเลเตอร์ (Free Running Oscillator) จากนั้นความถี่ของ VCO หรือ f_o จะถูกป้อนกลับไปยังเฟสดีเทกเตอร์ เพื่อทำการเปรียบเทียบ f_o กับ f_i เอาต์พุตที่ได้คือค่าผิดพลาดของโวลต์เตจ (Error Voltage) ซึ่งมี แอ็พเวอเรจ ดีซี โวลต์เตจ (Average DC Voltage)แปรผันความแตกต่างความถี่ ($f_i - f_o$) และเฟสของอินพุตกับ VCO

ค่าผิดพลาดของโวลต์เตจ (Error Voltage) จะถูกกรอง เพื่อขจัดความถี่สูงออกไปและป้อนสัญญาณที่เหลือให้กับ VCO ขบวนการนี้ดำเนินไปจนกระทั่งความถี่ของของ VCO เท่ากับความถี่อินพุต แสดงว่าลูปซิงโครไนซ์(Loop Synchronize)หรือเฟสล็อกแล้ว ในขณะที่ทำการล๊อคนั้นความถี่ VCO จะเท่ากับสัญญาณอินพุตแต่เฟสยังต่างกันอยู่ ความต่างเฟสมีความจำเป็นต่อการผลิตแรงดันคลาดเคลื่อนที่จะค่อยไปปรับความถี่ VCO จากค่าฟรี รันนิง (Free – Running) ให้เท่ากับความถี่ที่ใส่เข้ามา (f_i) ดังนั้น PLL สามารถติดตามความถี่ที่เปลี่ยนไปของสัญญาณที่เข้าไปให้อยู่ในสภาพล๊อคเช่นเดิม

6.4.4 การใช้เฟสล็อกสังเคราะห์ความถี่



รูปที่ 6.10 วงจรสังเคราะห์ความถี่

การใช้เฟสล็อกสังเคราะห์ความถี่ คือ การนำเอาเฟสล็อกมาประยุกต์เป็นวงจรสังเคราะห์ความถี่ ทำให้วงจรดีขึ้น ซึ่งขณะนี้ใช้กันแพร่หลายมาก เช่น อุปกรณ์สื่อสารใช้แบบมอดูเลชันโปรแกรมความถี่ที่ต้องการรับและส่ง ทำให้การใช้งานสะดวกเร็วขึ้นมาก แต่ที่สำคัญก็คือคุณภาพในการสื่อสารที่ดีขึ้น เช่น ความถี่ที่รับและส่งแม่นยำ แบนด์วิดท์แคบ สัญญาณรบกวนต่ำและอื่น ๆ ที่เป็นข้อดีของเฟสล็อก

วิธีประยุกต์เฟสล็อกให้เป็นวงจรสังเคราะห์ความถี่นั้นมีหลายวิธี แต่ที่ใช้ในโครงการนี้ก็คือเฟสล็อกสังเคราะห์ความถี่เริ่มต้น จากหลักการของเฟสล็อกที่ว่า เมื่อลูปล็อกความถี่ป้อนกลับจากเอาต์พุตต้องเท่ากับอินพุต เมื่อเพิ่มวงจรหาร N ที่วงจรป้อนกลับ ความถี่ป้อนกลับจะมีค่าเท่ากับขาออกหารด้วย N หรือ f_o / N แล้วป้อนให้กลับเฟสดีเทกเตอร์ ดังรูปที่ 6.10 เมื่อเฟสล็อกความถี่นั้นจะเท่ากับขาเข้า (F_{ref}) ดังนั้นเขียนสมการได้ว่า

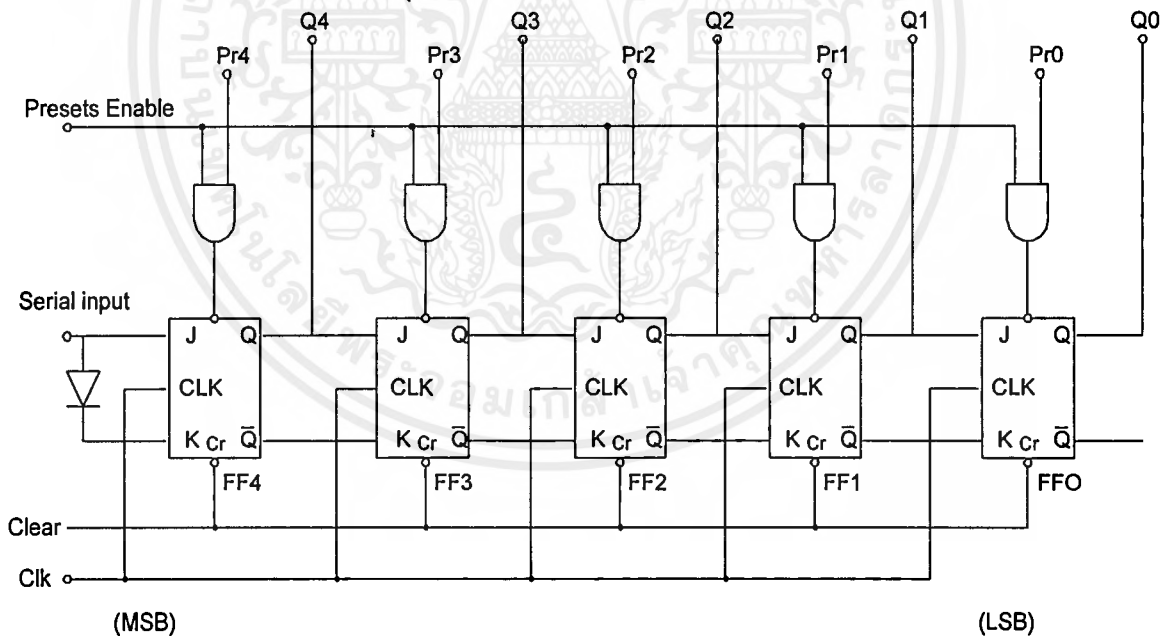
$$f_o = N \times F_{ref} \dots\dots\dots(6.1)$$

จากสมการ 6.1 จะเห็นได้ว่าเมื่อเปลี่ยนแปลงค่า N ความถี่ขาออกก็จะเปลี่ยนไปด้วย เป็นจำนวนเท่าของความถี่อ้างอิง ซึ่งในโครงการนี้ต้องการความถี่ของขาออก 4 MHz สำหรับการส่งข้อมูล 4 Mbit/S และ 2 MHz สำหรับการส่งข้อมูล 2 Mbit/S ใช้ค่า N เท่ากับ 16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.5 ชิฟต์รีจิสเตอร์ (Shift Register)

การต่อกันระหว่างฟลิปฟล็อป (Flip-Flop) ชนิด 1 บิต เราสามารถสร้าง Storage device เก็บรักษา บิตจำนวนหลาย ๆ บิตเรียกว่า รีจิสเตอร์ (Register) การนำเอาข้อมูลออกจากรีจิสเตอร์นั้น ทำได้ทั้งวิธี อนุกรมและขนาน ในกรณีที่ใช้อนุกรมข้อมูลจะเลื่อนเข้า/ออกทีละบิต วงจรสามารถเลื่อนข้อมูลได้ตาม จังหวะของพัลส์นาฬิกา เรียกว่า ชิฟต์รีจิสเตอร์ รูปที่ 6.11 แสดงวงจร ชิฟต์รีจิสเตอร์ ขนาด 5 บิต (IC7496) วงจรนี้ประกอบด้วย JK Flip-Flop 5 ตัว ต่อพ่วงกัน ฟลิปฟล็อปตัวแรกซึ่งทำหน้าที่เป็น D Flip-Flop (โดยการต่อ อินเวอร์เตอร์ ระหว่าง J กับ K) เป็นตัวเก็บข้อมูลหลักสูงสุด (MSB) การป้อนข้อมูลใน กรณีนี้ ทำได้ 2 แบบ คือ ป้อนแบบขนาน เข้าทาง $P_0 - P_4$ ในขณะที่สัญญาณ Enable เป็นหนึ่งหรือป้อน แบบอนุกรมเข้าทาง Serial input เราอธิบายการป้อนข้อมูลแบบอนุกรมได้ตามตาราง 6.3 สมมุติข้อมูล 5 บิต ที่จะป้อนคือ 01011 (LSB อยู่ทางขวา) ในขณะที่เริ่มต้น (Clock Pulse #0) เราจะเคลียร์รีจิสเตอร์ให้เป็น 00000 ก่อน ข้อมูลตัวแรกจะปรากฏที่ Serial Pulse #1 Q_4 จะเป็น 1 ส่วน Q_3 ถึง Q_0 ยังเป็น 0 อยู่ ต่อมาใน ระหว่าง Clock Pulse #2 จะทำให้ข้อมูลทุกบิตเลื่อนไปทางขวา 1 ตำแหน่ง นั่นคือข้อมูลที่ Serial input จะ ไปอยู่ที่ Q_4 ข้อมูลที่อยู่ที่ Q_3 เดิม จะเลื่อนไปอยู่ที่ Q_4 การเลื่อนจะเกิดขึ้นเช่นนี้เรื่อย ๆ ไปจนถึงสิ้นสุด Clock Pulse #5 ข้อมูลทั้ง 5 บิต จะบรรจุอยู่ในตำแหน่ง $Q_4 - Q_0$



รูปที่ 6.11 วงจรชิฟต์รีจิสเตอร์ขนาด 5 บิต (IC7496)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial data in	Clock Pulse	Q ₄	Q ₃	Q ₂	Q ₁	Q ₀
-	0	0	0	0	0	0
1	1	1	0	0	0	0
1	2	1	1	0	0	0
0	3	0	1	1	0	0
1	4	0	0	1	1	0
0	5	0	0	0	1	1

ตารางที่ 6.3 แสดงการป้อนข้อมูลแบบอนุกรมในชิพตรีจิสเตอร์

การอ่านเอาต์พุตจากชิพตรีจิสเตอร์นี้ อ่านได้ 2 แบบเช่นเดียวกันคือ อ่านแบบขนานจาก Q₄ - Q₀ พร้อมกันทุกบิต หรืออ่านแบบอนุกรมที่ Q₀ โดยการเลื่อน (Shift) ออกมาทีละบิต ซึ่งต้องใช้เวลาเพิ่มอีก 4 Clock Pulse จึงอ่านได้ครบ 5 บิต

ไอซีเบอร์ 7496 จัดได้ว่าเป็น MSI เพราะมีจำนวนเกตค่อนข้างมาก เนื่องจากชิพตรีจิสเตอร์นี้ สามารถรับ/ส่ง ข้อมูลได้ทั้งแบบขนานและอนุกรมจึงสามารถทำหน้าที่แปลงข้อมูลจากขนานเป็นอนุกรม หรือจากอนุกรมเป็นขนานได้

นอกจากนี้ ชิพตรีจิสเตอร์ บางแบบยังมีวงจรเกต ซึ่งทำหน้าที่ให้เลือกทิศทางของการเลื่อนข้อมูลว่าจะไปทางขวาหรือไปทางซ้าย วงจรแบบนี้มีประโยชน์ในการคูณหรือหารด้วย

ตารางที่ 6.4 แสดง ชิฟต์รีจิสเตอร์ ในตระกูล TTL ซึ่งมีคุณสมบัติต่างกัน

เบอร์	จำนวนบิต	PARALLEL OUT	PARALLEL LOAD	DIRECTION	CLEAR
7491	8	ไม่มี	ไม่มี	ขวา	ไม่มี
7494	4	ไม่มี	Preset เท่านั้น	ขวา	ไม่มี
7495	4	มี	Synchronous	ขวา/ซ้าย	ไม่มี
7496	5	มี	Preset เท่านั้น	ขวา	ไม่มี
74164	8	มี	ไม่มี	ขวา	มี
74165	8	ไม่มี	มี	ขวา	มี
74194	4	มี	-	ขวา/ซ้าย	มี
74195	4	มี	-	ขวา	มี

บทบาทของ ชิฟต์รีจิสเตอร์ อีกอย่างหนึ่งก็คือ ทำให้เกิดการหน่วงเวลาของข้อมูล ในระบบ Parallel-in และ Series-out ชิฟต์รีจิสเตอร์ ขนาด n บิต จะหน่วงเวลา $(n-1) T$ และในระบบ Series-in /Series-out ชิฟต์รีจิสเตอร์จะหน่วงเวลา $n+(n-1)T = (2n-1) T$ ในเมื่อ T เป็นคาบเวลาพัลส์นาฬิกา การใช้งาน ชิฟต์รีจิสเตอร์ในลักษณะนี้เรียกว่า Digital Delay Line

ชิฟต์รีจิสเตอร์ แบบ Parallel – in / Series-out สามารถทำหน้าที่เป็น Sequence Generator ซึ่งให้เอาต์พุตเป็น Binary Word ตามที่กำหนดตัวอย่างวงจรลักษณะนี้ได้แก่ ภาคเอาต์พุตของวงจรกำเนิดอักษร (Character Generator) สำหรับแสดงบนจอภาพของคอมพิวเตอร์

ถ้าเอาต์พุต Q_0 ของ ชิฟต์รีจิสเตอร์ ป้อนกลับเข้าทาง Series-input ข้อมูลจะหมุนเวียนอยู่ใน ชิฟต์รีจิสเตอร์โดยจะเลื่อนไป 1 ตำแหน่งทุกครั้งที่มีการคล็อกพัลส์เข้ามา ถ้าข้อมูลมี 1 อยู่บิตเดียว นอกนั้นเป็น 0 หมด วงจรนี้จะทำหน้าที่ เป็นวงจรนับ Ring counter ถ้าวงจรประกอบด้วย ฟลิปฟลอป n ตัว จะนับ 0 ถึง $n-1$ และเนื่องจากเอาต์พุตจากตำแหน่งใดตำแหน่งหนึ่ง จะเป็นหนึ่งครั้งเดียวในคาบ nT วงจรนี้จึงเป็น วงจรหารด้วย n ซึ่งจะให้พัลส์ที่เอาต์พุต 1 ลูกต่อ 1 พัลส์ นาฬิกาซึ่งเข้ามาทางอินพุต n ลูก ถ้าข้อมูลเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลขฐาน 2 ใด ๆ จำนวน m บิต โดยที่ $m < n$ วงจรนี้จะทำหน้าที่เป็น Circulating Memory ข้อมูลซึ่งถูกกักให้หมุนวนอยู่ในหน่วยความจำแบบนี้ สามารถถูก ‘อ่าน’ ออกมาแบบอนุกรมได้ 1 ครั้งต่อคาบ nT

โครงการนี้จะใช้ชิพรีจิสเตอร์เบอร์ 74166 ซึ่งเป็นชิพรีจิสเตอร์แบบ Parallel – in / Series-out ทำหน้าที่เป็น Sequence Generator ซึ่งให้เอาต์พุตเป็น Binary Word ตามที่กำหนดจากวงจร A/D

6.6 วงจรภาคส่งแสง

วงจรภาคส่งแสงจะประกอบไปด้วย 2 องค์ประกอบหลัก ได้แก่

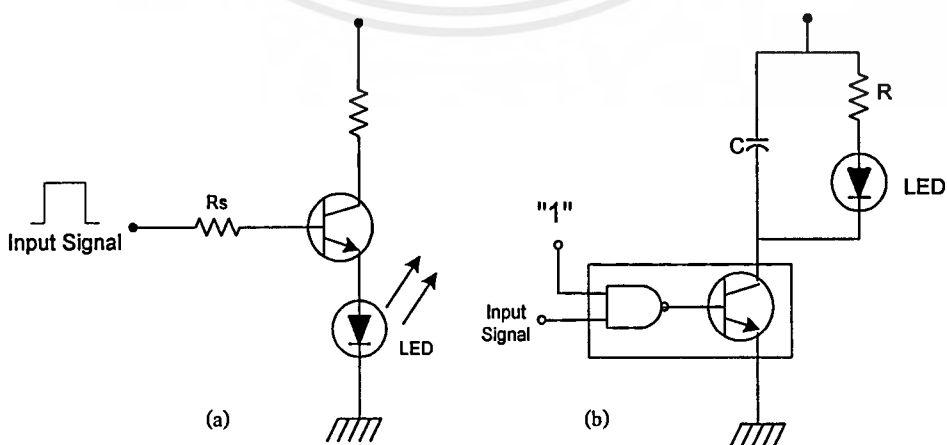
1. วงจรขับสัญญาณ (Driver Circuit)
2. ตัวแปลงสัญญาณไฟฟ้าเป็นสัญญาณแสง (Electrical to Optical Converter)

6.6.1 วงจรขับสัญญาณ (Driver Circuit)

วงจรขับสัญญาณเป็นส่วนสำคัญที่ช่วยให้แหล่งกำเนิดแสงที่เป็นไดโอดเปล่งแสง (LED) หรือ เลเซอร์ไดโอด (LD) ทำงานได้อย่างมีประสิทธิภาพ ดูได้จากรูปที่ 6.12 ลักษณะวงจรขับสัญญาณสำหรับ ไดโอดเปล่งแสง (LED) ก่อนข้างจะแตกต่างจากวงจรเลเซอร์ไดโอด (LD) ทั้งนี้เนื่องจากไดโอดเปล่งแสง (LED) มีคุณสมบัติความเป็นเชิงเส้นในการเปล่งแสงตามค่ากระแสไบอัสตรง ทำให้เหมาะสำหรับระบบการสื่อสาร ที่ใช้ในข้อมูล อนาลอก ในขณะที่พลังงานแสง ที่ปล่อยออกมาจากเลเซอร์ไดโอด (LD) มักมีการเปลี่ยนแปลงสูงมาก อย่างรวดเร็วทั้ง ๆ ที่ กระแสไบอัส สูงกว่ากระแสเทรชโฮลด์ (I_{th}) เพียงเล็กน้อยจึงนิยมใช้วงจรเลเซอร์ไดโอด กับวงจรขับสัญญาณที่มีข้อมูลแบบดิจิทัล

6.6.2 ตัวแปลงสัญญาณไฟฟ้าเป็นสัญญาณแสง (Electrical to Optical Converter)

ตัวแปลงสัญญาณไฟฟ้าเป็นสัญญาณแสงที่ใช้ในระบบการติดต่อสื่อสารผ่านทางเส้นใยแก้วนำแสงได้แก่ ไดโอดเปล่งแสง (LED) และ เลเซอร์ไดโอด (LD)



รูปที่ 6.12 วงจรไดเวอร์ LED แบบดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แม้ว่าไดโอดเปล่งแสง (LED) จะเหมาะสำหรับการส่งสัญญาณ อนาล็อก (Analog) แต่ในระบบสื่อสารไกล ๆ สามารถใช้ส่งข้อมูลที่เป็นดิจิทัลได้ ดังเช่นวงจรในรูปที่ 6.12 ซึ่งเป็นวงจรขับสัญญาณแบบง่าย วงจรในรูป 6.12 (a) ใช้สำหรับส่งข้อมูลที่มีค่าเป็น 1 ทางดิจิทัล โดยค่าของกระแสที่ไหลผ่านถูกกำหนดโดยกระแสคอลเลกเตอร์ ของทรานซิสเตอร์ Q1 สามารถคำนวณได้จากสมการ

$$I_F = I_C = V_{CC} - V_F / R_S \quad \dots\dots\dots(6.2)$$

เมื่อ V_F เป็นแรงดันตกคร่อม LED ขณะไบอัสตรง มีค่าตามสเปคที่กำหนด กระแสเบส I_B เป็นตัวควบคุมกระแส I_C อีกทีหนึ่งตามสมการ $I_B = I_C / \beta$ เมื่อ β คือกำลังขยายของทรานซิสเตอร์และ I_B คำนวณได้จาก

$$I_B = (V_{I(MAX)} - V_{BE} - V_F) / R_B \quad \dots\dots\dots(6.3)$$

เมื่อ $V_{I(MAX)}$ คือค่าแรงดันสูงสุดของสัญญาณเข้าหรือระดับแรงดันทางดิจิทัล “1” วงจรรูปที่ 6.13(b) เป็นอีกลักษณะหนึ่งของการส่งข้อมูลดิจิทัลที่มีเสถียรภาพมากกว่าวงจรในรูปที่ 6.13(a) โดยใช้ไอซีเบอร์ 75451 เพียงบางส่วนที่ขา1 ของเนนค์เกิดถูกกำหนดให้มีสภาวะลอจิกเป็น “1” มีค่าเป็น +5V ขาที่เหลือใช้สำหรับส่งข้อมูลโดยในขณะที่ข้อมูลเป็น “1” จะไม่ทำงาน และเมื่อส่งข้อมูลเป็น “0” จะส่งสัญญาณแสงออกมา ส่วนตัวเก็บประจุ C ทำหน้าที่คัปปลิ่งสัญญาณเอซี ตัวต้านทาน R_S กำหนดการนำกระแส I_F และแรงดันจ่ายไฟ V_{CC} จะเป็นไบอัสตรงให้กับ LED ความสัมพันธ์ระหว่างความต้านทานและกระแสไดโอดในสมการ

$$R_S = V_{CC} - V_F / I_F \quad \dots\dots\dots(6.4)$$

โครงการนี้จะใช้ไอซีเบอร์ 75451 เป็นวงจรขับสัญญาณ โดยกำหนดสเปคดังต่อไปนี้

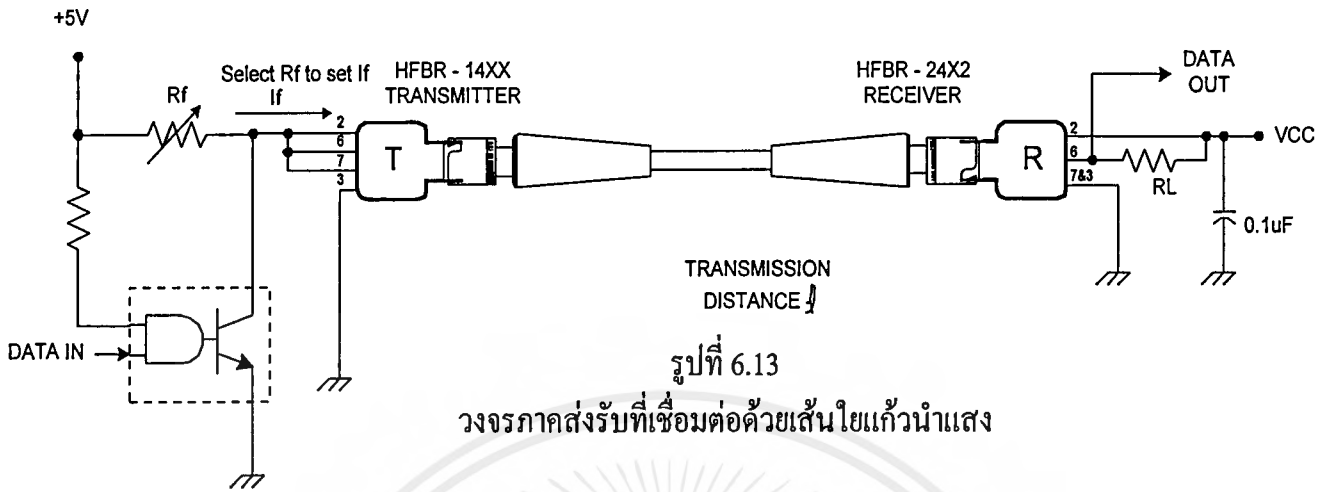
$$V_{CC} = 5V, V_F = 1.62V, I_F = 48 \text{ mA}$$

สามารถคำนวณหา R_S ได้ ดังนี้ $R_S = 5V - 1.62 / 48 \text{ mA}$

$$R_S = 70.4 \Omega$$

ตัวแปลงสัญญาณไฟฟ้าเป็นสัญญาณแสงของโครงการนี้ใช้ไดโอดเปล่งแสง (LED) เบอร์ HFBR-1402 เป็นการส่งข้อมูลแบบ Series โดยมีคุณสมบัติดังต่อไปนี้ สามารถส่งข้อมูลได้สูงสุด 5MBd ซึ่งมีความยาวคลื่น 820 nm กระแสไบอัส (I_F) มีค่ากระแสสูงสุด 100 mA ต่อกับสายใยแก้วนำแสงขนาด 62.5/125 μm มีค่า NA เท่ากับ 0.275 เมื่อวัดพลังงานแสงส่งออกมาที่ความยาวสาย 1 เมตรจะได้พลังงานแสงออกมา -14 dBm หรือ 40 μW การต่อวงจรภาคส่งไปยังภาครับโดยผ่านสายใยแก้วนำแสงสามารถดูได้จากรูปที่ 6.13

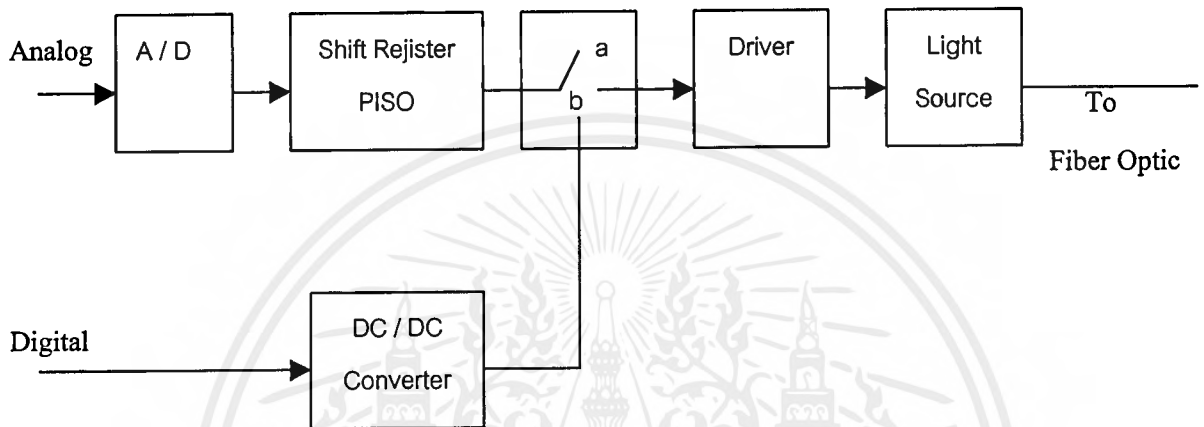
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.7 หลักการทำงานของวงจร

6.7.1 วงจรภาคส่ง

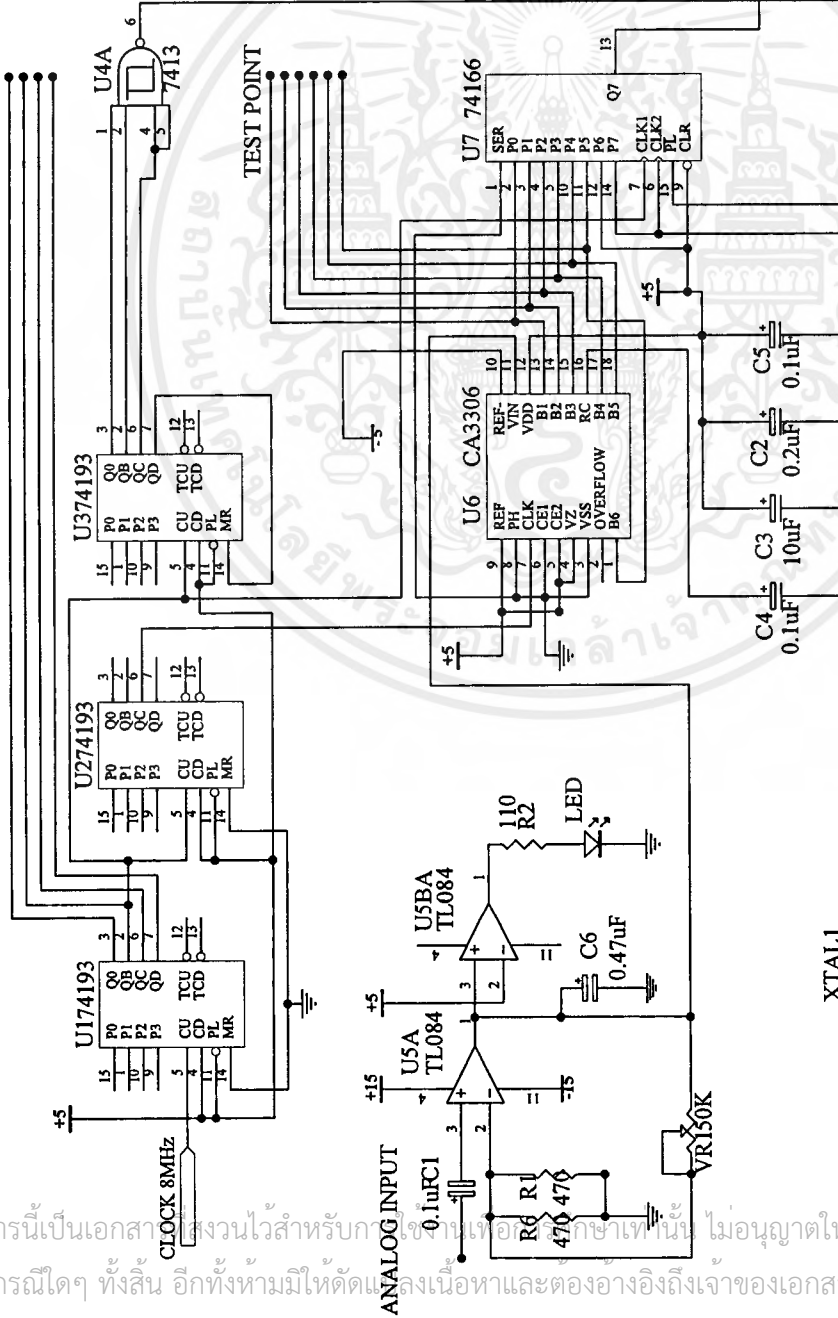


รูปที่ 6.14 บล็อกไดอะแกรมทางภาคส่ง

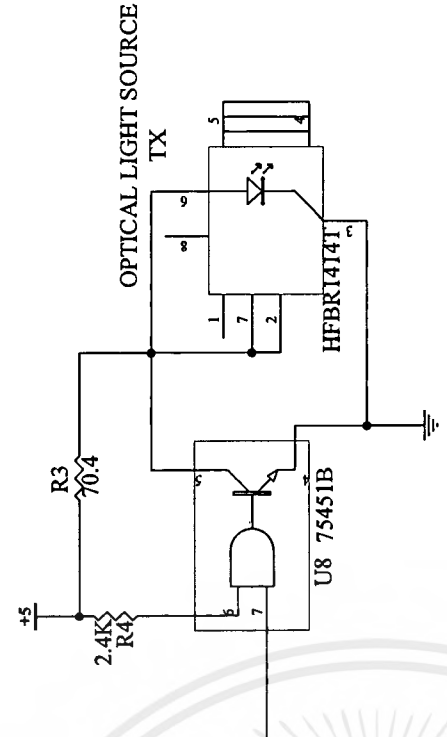
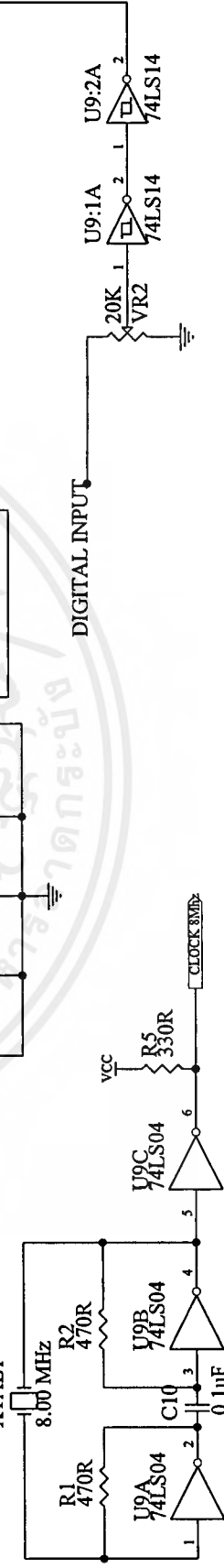
วงจรนี้สามารถจะส่งสัญญาณได้ 2 ลักษณะคือ

- (1). สัญญาณอนาลอก (Analog Signal)
- (2). สัญญาณดิจิทัล (Digital Signal)

TEST POINT



DIGITAL INPUT



OPTICAL LIGHT SOURCE TX

รูปที่ 6.15 วงจรภาคส่งแสง (TRANSMITTER)

Title		TRANSMITTER	
Size	Number	Mr. Sarayut Phobuir	40013386
B	Mr. Supol Savinal	40013392	Revision
Date:	27-MAR-2000	Sheet of	
File:	C:\WINDOWS\DESKTOP\TRANSMITTER	Sheet of	

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับบุคลากรภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและเผยแพร่เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

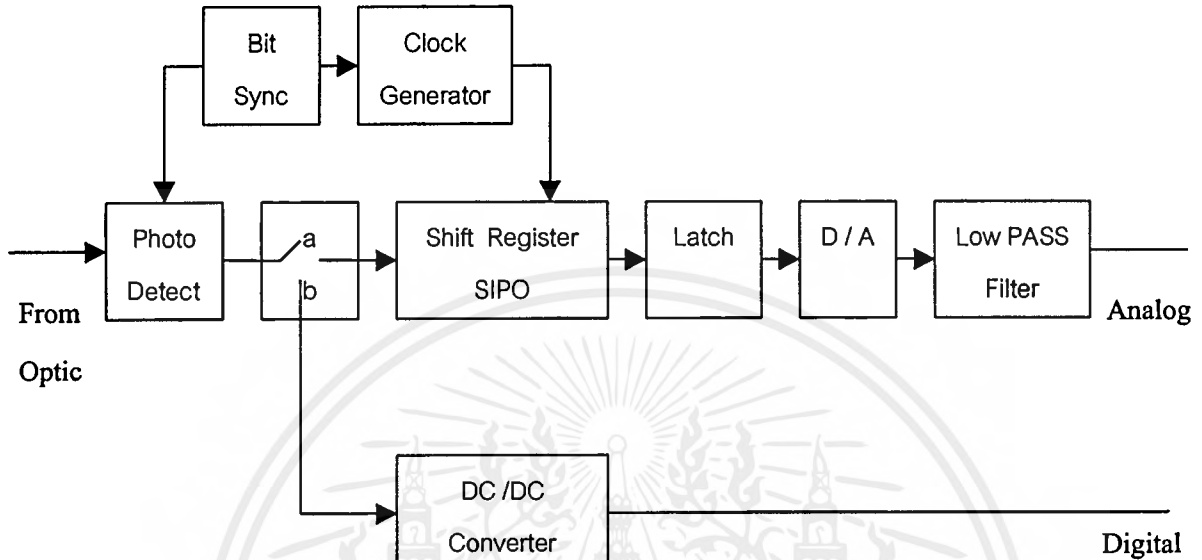
ในวงจรภาคส่งสัญญาณสามารถเลือกส่งได้ โดยการปรับสวิทช์ S1 ซึ่งสามารถทำได้ 2 กรณี
กรณีที่ 1 จากวงจร TX ถ้าเลือก S1 ไปที่ a แสดงว่าเราต้องการส่งข้อมูลสัญญาณอนาลอก โดยที่
 ข้อมูล สัญญาณอนาล็อกจะถูกส่งผ่านไปยัง U5 ซึ่งเป็น OP-AMP ต่อขยายแบบไม่กลับเฟสสัญญาณ
 (Non-Inverting Amplifier) ทำหน้าที่ขยายสัญญาณอินพุต ซึ่งอินพุตนี้ใช้กับสัญญาณอนาลอก เช่น เสียง
 พุด เสียงดนตรี สัญญาณชาชนัน เราจะควบคุมเอาต์พุต ของ U5:1 ให้มีระดับไม่เกิน $\pm 5V$ เพราะวงจรนี้
 ออกแบบระดับแรงดันอ้างอิง (V_{ref}) ของ A/D ไว้ $\pm 5V$ ส่วน U5:3 ทำหน้าที่เป็นตัวแสดงผลเมื่อระดับ
 แรงดันเกิน $\pm 5V$ คือถ้าเกิน 5 V จะทำให้ LED ติด

เอาต์พุตของ U5 จะถูกส่งต่อไปยัง U6 ซึ่งเป็น A/D แบบแฟลช (Flash) ทำหน้าที่แปลง
 สัญญาณอนาลอกเป็นสัญญาณดิจิทัลแบบขนาน 6 บิต สัญญาณที่เข้า CLK ทำหน้าที่ควบคุมอัตราการ
 สุ่มตัวอย่าง (Sampling) ซึ่งได้ออกแบบไว้ที่ 250 kHz สัญญาณที่ขา B1-B6 จะถูกเชื่อมต่อเข้ากับขา
 P0-P5 ของ U7 (74LS166) ซึ่ง U7 เป็นชิพรีจิสเตอร์ (Shift Register) 8 บิต ทำหน้าที่เลื่อน (Shift) ข้อมูล
 ของ P0-P7 จากขนานเป็นแบบอนุกรมออกที่ขา Q7 โดยจะส่งข้อมูล P7 \rightarrow P6 \rightarrow P5.....P0 ตามลำดับ
 โดยที่ P7 คือ MSB และ P0 คือ LSB ขา CLK1 เป็นขาชิฟ / โหลด (Shift / Load) การทำงานคือ เมื่อขา
 นี้เป็น "High" แสดงว่าขณะนี้มันพร้อมที่จะเลื่อนข้อมูลออกไป เมื่อสัญญาณนาฬิกา (Clock) ขอบขาขึ้น
 เข้าที่ CLK1 U7 จะเลื่อนข้อมูลออกไปทันที ส่วนขา P6 ต่อ "1" และ P7 ต่อ "0" ได้ออกแบบไว้เพื่อเป็น
 บิตใช้ในการซิงโครไนซ์ (Synchronize) ข้อมูลระหว่างภาครับและภาคส่ง ซึ่งหลักการจะอธิบายในส่วน
 ของภาครับ

กรณีที่ 2 ถ้าปรับ S1 ไปที่ b แสดงว่าเราต้องการส่งข้อมูลทางดิจิทัล โดยเราต้องแปลง
 สัญญาณให้อยู่ในระดับ +5 กับ 0 V โดยใช้ VR2 และ NOT GATE สัญญาณก็จะถูกส่งไปยัง 75451
 ซึ่งทำหน้าที่แปลงสัญญาณดิจิทัลให้เหมาะสมที่จะส่งเข้าไปยังวงจรไดรเวอร์ (Driver) LED ซึ่งแปลง
 สัญญาณไฟฟ้าให้เป็นสัญญาณแสงต่อไป

U1 และ U2 เป็นไบนารี เคาน์เตอร์ (Binary Counter) 4 บิต U1 ทำหน้าที่เป็นวงจรหารความถี่
 โดยสัญญาณนาฬิกาเข้า (Clock IN) เท่ากับ 8 MHz มาจากผลึก (Crystal) ขนาดความถี่ 8MHz ความถี่ที่
 ต้องการคือ 2 MHz ซึ่งได้มาจาก QB ส่วน U2 จะทำหน้าที่หาร 8 จากความถี่ที่ผ่าน U1 เพื่อนำไปใช้ใน
 การสุ่มตัวอย่าง (Sampling) ของ U6 ซึ่งเป็น A/D โดยที่ U3 และ U4:A ทำหน้าที่สร้างสัญญาณ
 ชิฟ / โหลด (Shift / Load) เพื่อป้อนให้กับ U7 ต่อไป

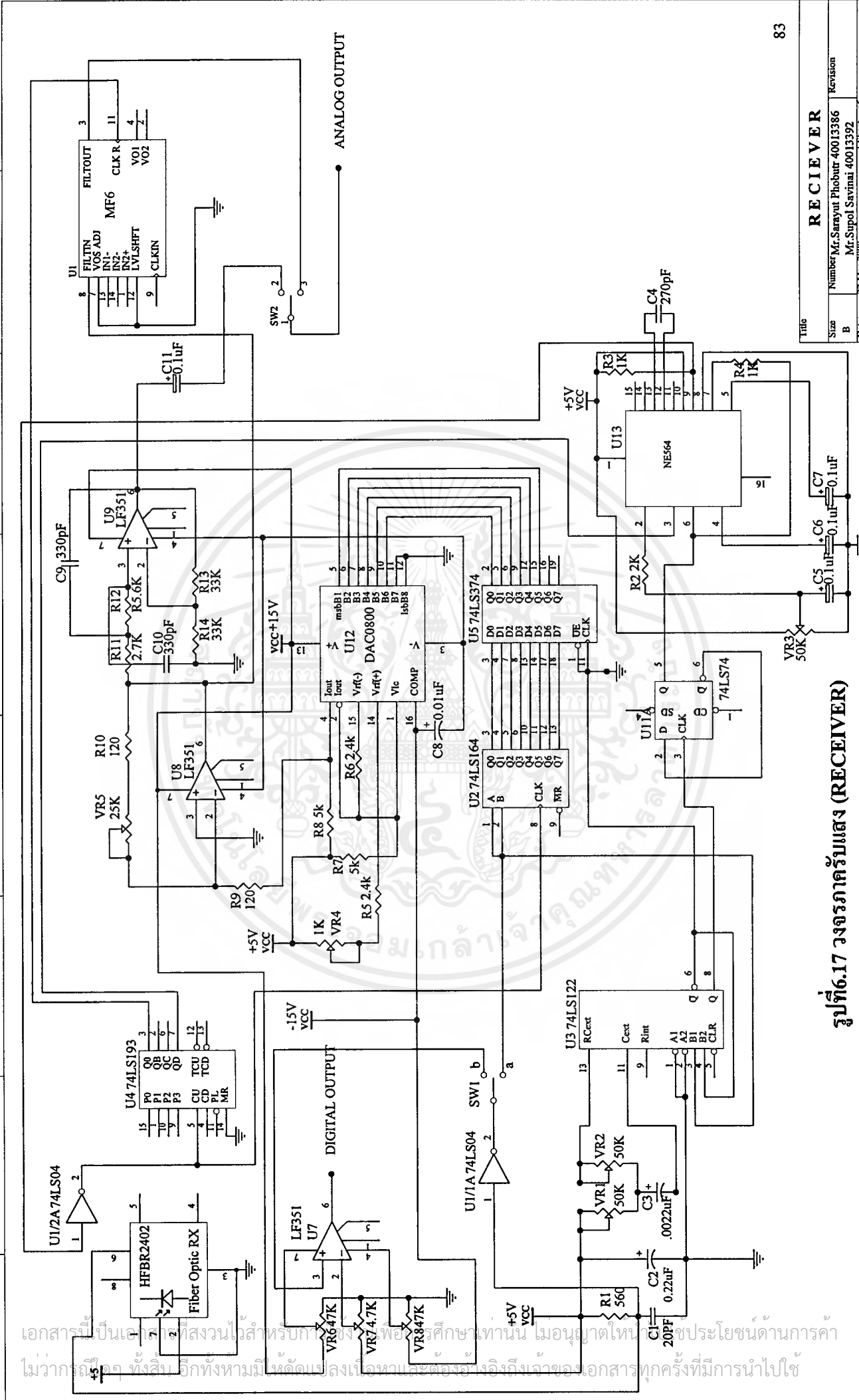
6.7.2 วงจรภาครับ



รูปที่ 6.16 บล็อกไดอะแกรมทางด้านรับ

จากวงจร RX ตัวอุปกรณ์รับแสง (Photo Detector) HFBR 2404 ทำหน้าที่เปลี่ยนสัญญาณแสงจากสายไฟเบอร์ออฟติก กลับมาเป็นสัญญาณไฟฟ้าที่ขา 6 ของอุปกรณ์รับแสง (Photo Detector) จากนั้นผ่าน NOT Gate เพราะใน HFBR 2402 มีภาคขยายกลับเฟสสัญญาณ (Inverting Amplifier) เราจึงได้สัญญาณที่ถูกต้องกับภาคส่ง S1 ถ้าโยกไปที่ a แสดงว่าเราต้องการนำสัญญาณดิจิทัล ไปแปลงกลับเป็นสัญญาณอนาลอก ใช้ในกรณีที่ภาคส่ง ส่งสัญญาณอนาลอกมา เช่น เสียงพูด เสียงดนตรี สัญญาณชาชน และจะโยกไปที่ b เมื่อภาคส่ง ส่งสัญญาณเป็นแบบดิจิทัล เช่น สัญญาณจากคอมพิวเตอร์ เป็นต้น เพื่อใช้ในการโอนถ่ายข้อมูล

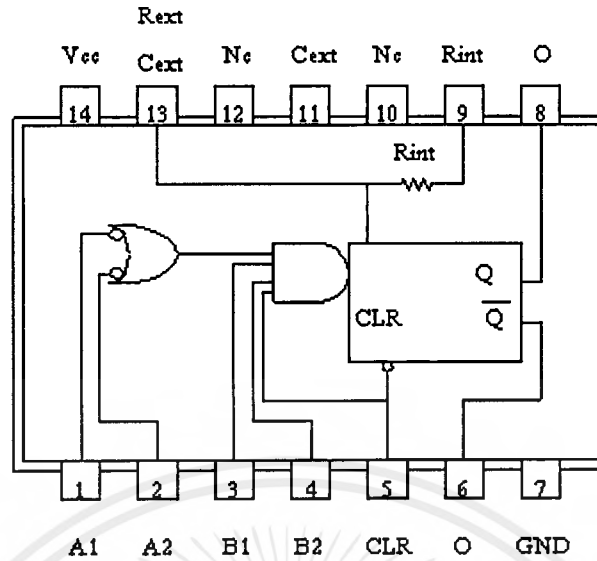
ถ้าโยก S1 ไปที่ a นั่นคือเราต้องการส่งสัญญาณอนาลอก จากนั้นสัญญาณอนาลอกจะถูกส่งไปยัง 74LS122 ซึ่งทำหน้าที่เป็นวงจรโมโนสเตเบิล (Mono Stable) กำเนิดสัญญาณพัลส์ ความกว้างของพัลส์ขึ้นอยู่กับ ค่า VR1,VR2 และ C3 เราจะเริ่มพิจารณาที่ลักษณะของสัญญาณข้อมูลของเราก่อน



รูปที่ 6.17 วงจรภาครับแสง (RECEIVER)

Title		RECEIVER	
Size	Number	Mr. Sarayut Phobutr 40013386	Revision
B	Mr. Supol Savinai 40013392		
Date:	27-Mar-2000	Sheet of	8
File:	C:\WINDOWS\DESKTOP\RECEIVER.BY:	Drawn by:	

Pin Assignment (Top View)



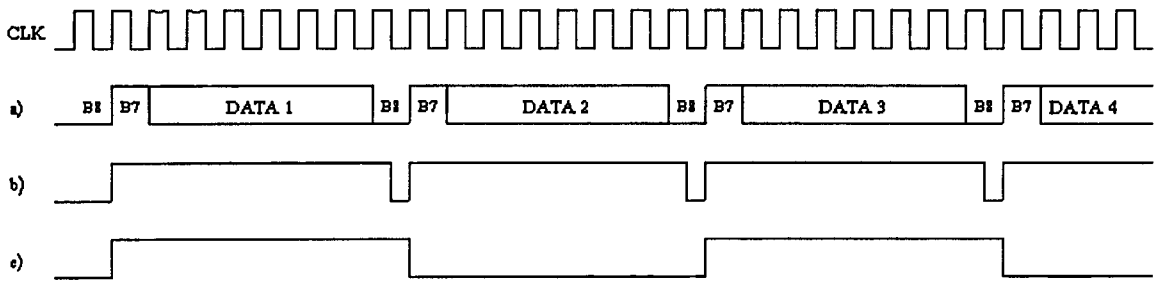
รูปที่ 6.18 โครงสร้างภายในไอซีเบอร์ 74122

Function Table of IC 74122

Input					Output	
CLEAR	A1	A2	B1	B2	Q	\bar{Q}
L	X	X	X	X	L	H
X	H	H	X	X	L	H
X	X	X	L	X	L	H
X	X	X	X	L	L	H
X	L	X	H	H	L	H
H	L	X	↑	H	⏏	⏏
H	L	X	H	↑	⏏	⏏
H	X	L	H	H	L	H
H	X	L	↑	H	⏏	⏏
H	X	L	H	↑	⏏	⏏
H	H	↑	H	H	⏏	⏏
H	↑	↑	H	H	⏏	⏏
H	↑	H	H	H	⏏	⏏
↑	L	X	H	H	⏏	⏏
↑	X	L	H	H	⏏	⏏

รูปที่ 6.19 ตารางการทำงานของไอซีเบอร์ 74122

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.20 การซิงโครไนซ์สัญญาณข้อมูล

จากรูปที่ 6.20 (a) คือลักษณะของสัญญาณข้อมูล B8 เป็น “0” B7 เป็น “1” ตั้งจากทางด้านส่ง เพื่อใช้ในการส่งสัญญาณนาฬิกา (Clock) ทางด้านภาครับให้มีความถี่สัญญาณเท่ากับสัญญาณนาฬิกาทางภาคส่ง ภาครับและภาคส่งจะได้ซิงโครไนซ์เซซัน (Synchronization) กัน

การทำงานของวงจรโมโนสเตเบิล (Mono Stable) ใช้ตารางบรรทัดที่ 9 จากรูปที่ 6.19(b) เมื่อขา 3 ได้รับสัญญาณข้อมูลบิต 8 เท่ากับ “0” บิต 7 เท่ากับ “1” เกิดการเปลี่ยนแปลงจาก 0 เป็น 1 จะเกิดสัญญาณพัลส์ ที่ขา 8 เป็น “1” และขา 6 จะเป็น “0” ของขาไอซี 74LS122 เราต่อกับขา 4 เพื่อป้องกันความผิดพลาดขณะ วงจรโมโนสเตเบิลกำลังสร้างสัญญาณพัลส์ เพราะในขณะที่ขา 8 เป็น “1” ขา 6 จะเป็น “0” ด้วยทำให้ขณะนั้นมันไม่สามารถสร้างสัญญาณพัลส์ขึ้นมาได้ซึ่งอาจเกิดจาก B6 และ B5 เท่ากับ “0” และ “1” ตามลำดับ

เราจะปรับค่า VR1 และ VR2 ให้เหมาะสมที่จะทำให้วงจรโมโนสเตเบิล (Mono Stable) กำเนิดสัญญาณพัลส์จาก B8 เท่ากับ “0” และ B7 เท่ากับ “1” เท่านั้น เราจะได้สัญญาณตามรูปที่ 6.20 (b)

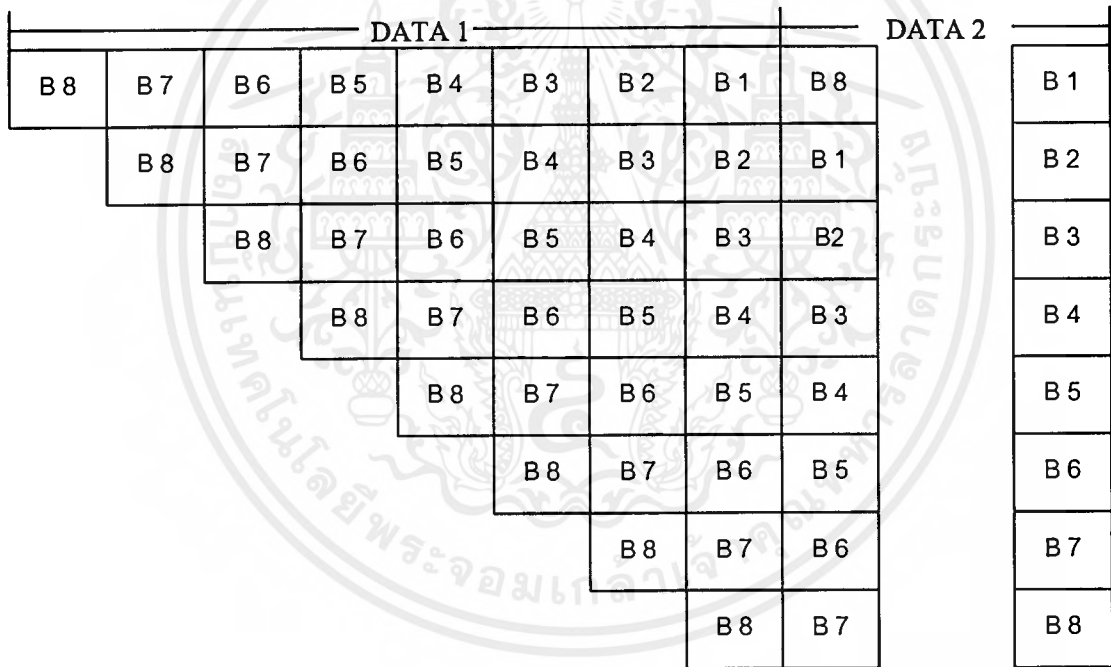
สัญญาณที่ได้จากวงจรโมโนสเตเบิล ออกที่ขา Q ของไอซี 74LS74 ทำหน้าที่หารความถี่ลง 2 เท่า ดังรูปที่ 6.20 (c) เหลือความถี่เท่ากับ Bit Rate / 16 สัญญาณที่ได้จะผ่านเข้าสู่ วงจรเฟสล็อกคูลูป (Phase Lock Loop) หรือ PLL โดยใช้ไอซี NE564 ซึ่งสามารถใช้กับความถี่สูงถึง 50 MHz วงจร PLL นี้ต้องใช้งานเป็นวงจรจูนความถี่ โดย NE564 พยายามรักษาความถี่อินพุท ขา 6 กับ ขา 3 ให้มีความถี่เท่ากัน ส่วน 74LS193 ทำหน้าที่หารความถี่ลง 16 เท่า เอาท์พุทออกที่ขา 7 (QD) ต่อฟีดแบ็ค (Feedback) เข้ากับขา 3 ของ NE564

เราจะได้ความถี่ที่ขา 3 ของ NE564 = ความถี่ที่ขา 9/16

∴ ความถี่ที่ขา 9 = ความถี่ที่อินพุต x16

= ความเร็ว(Bit Rate) ของการส่งข้อมูล


จากขา 9 ของ NE564 ผ่าน NOT Gate เพื่อให้ได้สัญญาณนาฬิกา (Clock) ที่มีความแหลมคมและนำไปใช้งานต่อไป



Latch Clock

รูปที่ 6.21 ชิฟรีจิสเตอร์ (Shift Register : Serial Input to Parallel Output)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อมาคือที่ 74LS164 ซึ่งทำหน้าที่เป็นชิฟริจิสเตอร์ (Shift Register : Serial Input to Parallel Output) ส่งเข้าภาคแลช (Latch) โดยใช้ไอซี 74LS374 ซึ่งทำหน้าที่เลขค้ำข้อมูลเอาไว้ที่ขา Q0 – Q7 ข้อมูลจะ ค้างไว้เมื่อสัญญาณนาฬิกา (Clock) ขอบขาขึ้น () 74LS374 ก็จะรับข้อมูลทาง D0 – D7 แล้วเลข ค้างเอาไว้ที่ขา Q0 – Q7 ส่งไปที่ภาค D/A ที่ใช้ไอซี DAC0800 เราก็จะได้สัญญาณอนาลอกออกมาที่ ขา 4 ของ DAC0800 ส่งเข้าสู่ ไอซี LF351A ซึ่งทำหน้าที่เปลี่ยนกระแสให้เป็นแรงดัน ส่วน LF351B ได้ ออกแบบเป็นวงจรกรองสัญญาณความถี่ต่ำ (Low Pass Filter) ออกแบบ $f_c = 20 \text{ kHz}$ ส่วน S3 ทำหน้าที่ เลือกรูขดวงจรกรองสัญญาณความถี่ต่ำ เพื่อให้ได้สัญญาณอนาลอกให้ได้ใกล้เคียงกับสัญญาณทางภาคส่ง ให้มากที่สุด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

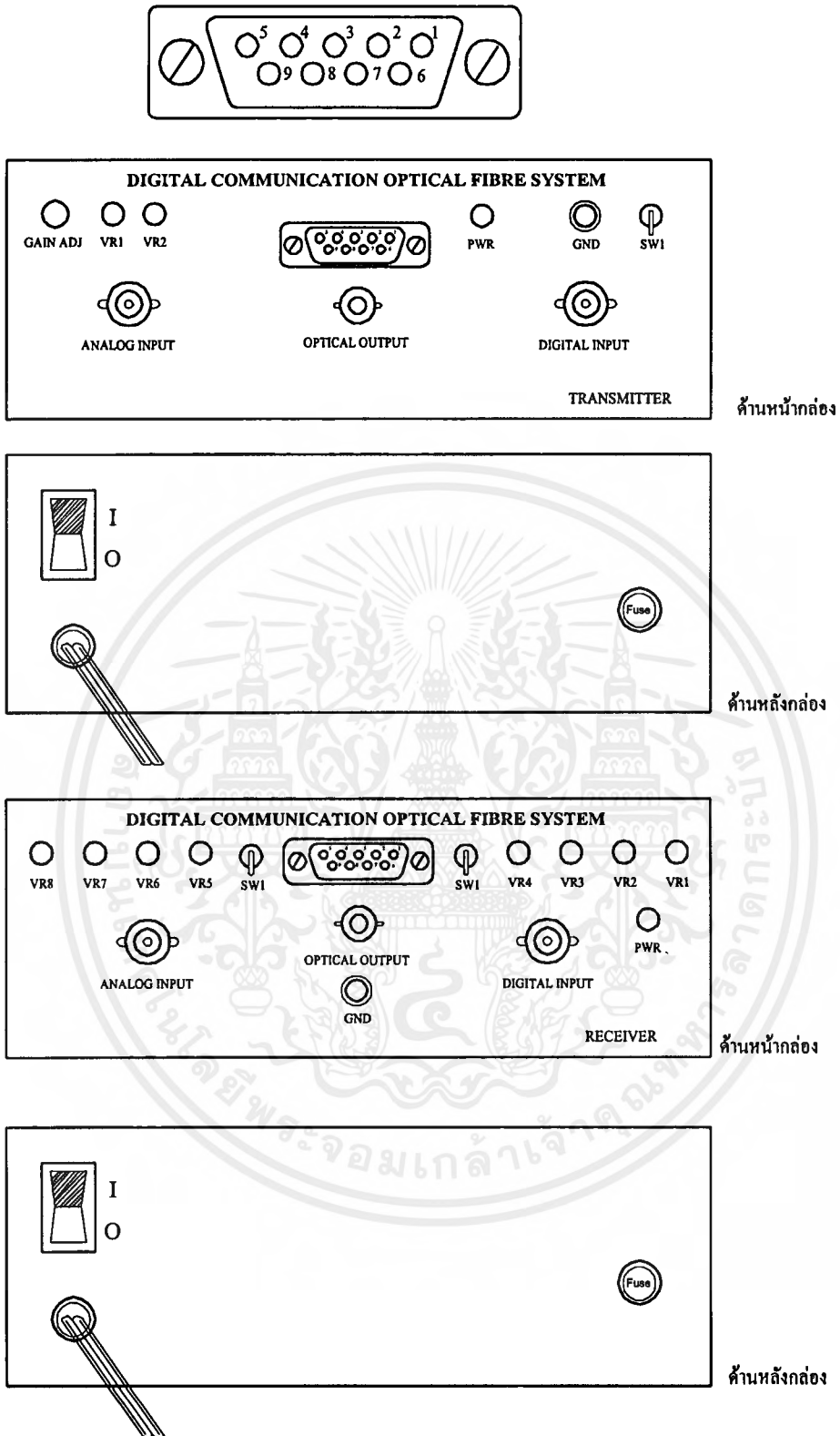
การทดลองและผลการทดลอง

7.1 จุดประสงค์การทดลอง

1. เพื่อศึกษาการแปลงสัญญาณจากสัญญาณอนาลอกเป็นดิจิทัล และ แปลงสัญญาณจากสัญญาณดิจิทัลเป็นอนาลอก
2. เพื่อศึกษาการรับส่งข้อมูลระบบ Simplex ผ่านเคเบิลใยแก้วนำแสง
3. เพื่อศึกษารูปร่างลักษณะของสัญญาณทางด้าน Input และ Output ว่ามีรูปร่างลักษณะของสัญญาณเหมือนกันหรือแตกต่างกันหรือไม่
4. เพื่อศึกษาคุณสมบัติอุปกรณ์รับส่งทางแสงว่ามีคุณสมบัติการทำงานอย่างไรบ้าง

7.2 ทฤษฎีพื้นฐาน

การสื่อสารข้อมูลสัญญาณดิจิทัล ผ่านเคเบิลใยแก้วนำแสง ในทางภาคส่งที่ต้องการส่งสัญญาณข้อมูลที่เป็นสัญญาณอนาลอก จะถูกเปลี่ยนเป็นสัญญาณดิจิทัลก่อนที่จะส่งต่อไปที่อุปกรณ์แปลงสัญญาณไฟฟ้าเป็นสัญญาณแสง (Electrical to Optical) อุปกรณ์ดังกล่าวที่ใช้ในชุดทดลองก็คือ LED จากนั้นจะถูกส่งผ่านเคเบิลใยแก้วนำแสง (Fiber Optic Cable) ไปยังภาครับ โดยจะมีโฟโตไดโอด (Photo diode) ทำหน้าที่เป็นอุปกรณ์แปลงสัญญาณแสงเป็นสัญญาณไฟฟ้า (Optical to Electrical) ตามเดิม เพื่อให้ภาครับทำการเปลี่ยนสัญญาณที่เป็นดิจิทัลกลับไปเป็นสัญญาณข้อมูลอนาลอกตามเดิม

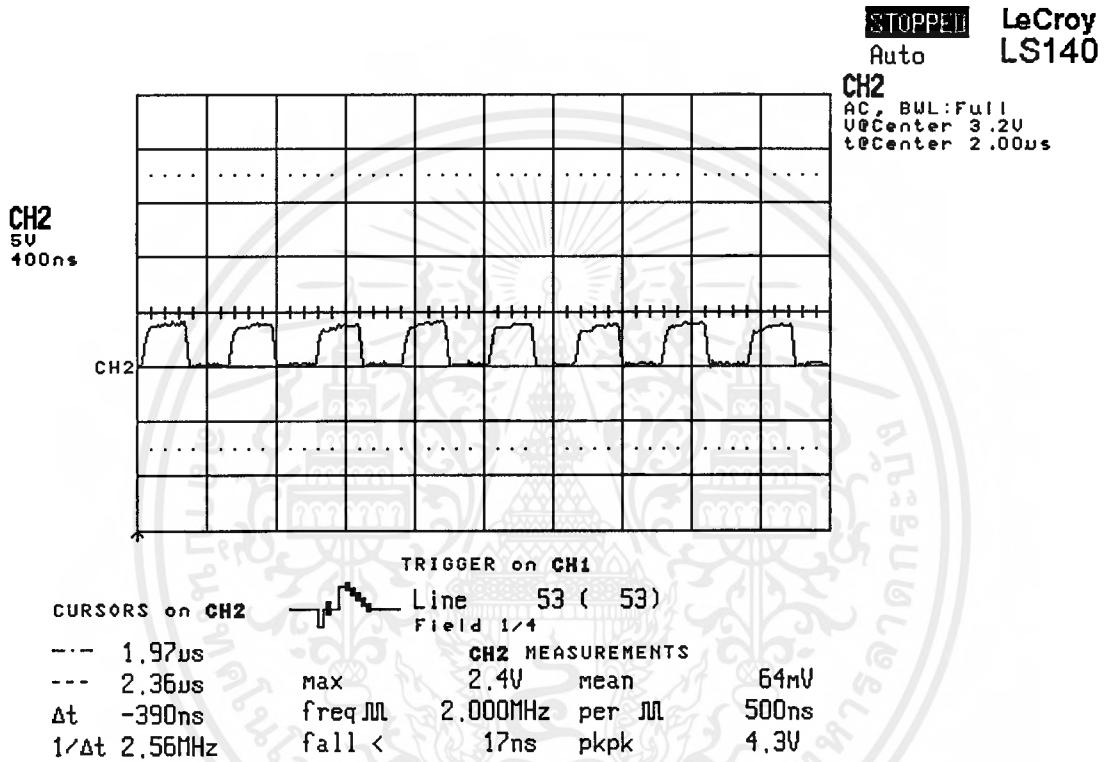


รูปที่ 7 (a),(b) แสดงการวางตำแหน่งของอุปกรณ์แต่ละตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3 ผลการทดลอง

จากการทดลองการส่งสัญญาณดิจิทัลผ่านเคเบิลใยแก้วนำแสง เราสามารถวัดสัญญาณได้ดังรายละเอียดต่อไปนี้



รูปที่ 7.1 สัญญาณ Clock ขนาด 2 MHz ของ 74LS193(U1) ขา 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

STOPPED

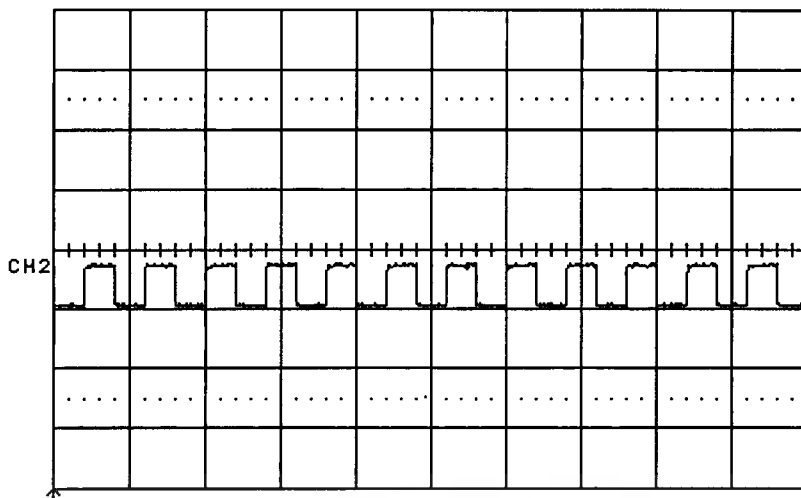
LeCroy
LS140

Auto

CH2

AC, BUL: Full
V@Center 3.2V
t@Center 25.0us

CH2
5V
5us



TRIGGER on CH1

CURSORS on CH2



Line 53 (53)
Field 1/4

-- 24.6us
--- 29.5us
Δt -4.9us
1/Δt 205kHz

CH2 MEASUREMENTS			
max	2.1V	mean	16mV
freq μ L	250.0kHz	per μ L	4.00us
fall <	213ns	pkpk	4.0V

รูปที่ 7.2 สัญญาณ Clock ขนาด 250 kHz ของ 74LS193 (U2) ขา 6

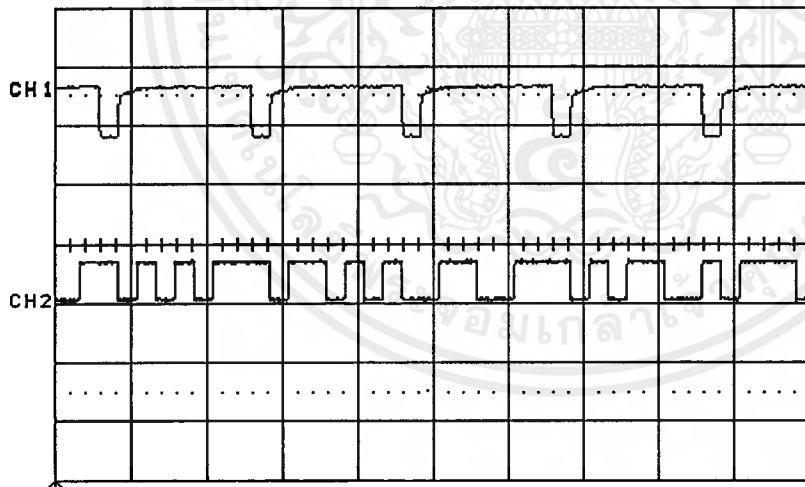
STOPPED

LeCroy
LS140

Auto

CH1
5V
2us

CH2
5V
2us



CH1

AC, BUL: Full
V@Center -12.6V
t@Center 10.00us

CH2

AC, BUL: Full
V@Center 3.2V
t@Center 10.00us

TRIGGER on CH1

CURSORS on CH2



Line 53 (53)
Field 1/4



CH1

-- 9.85us
--- 11.80us
Δt -1.95us
1/Δt 513kHz

CH2 MEASUREMENTS			
max	1.9V	mean	240mV
freq μ L	662.4kHz	per μ L	1.510us
fall <	85ns	pkpk	3.7V

รูปที่ 7.3 เปรียบสัญญาณที่ ขา 6 ของ 74LS13 (CH1) กับ ขา 13 ของ 74LS166 (CH2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

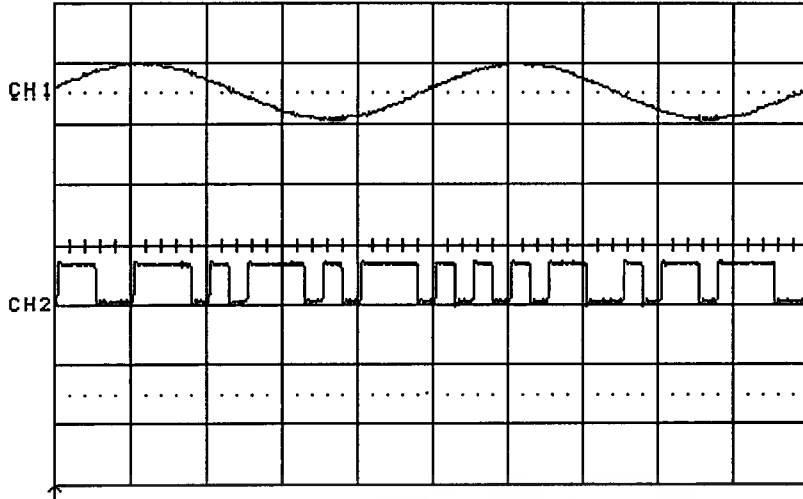
STOPPED

LeCroy
LS140⁹²

Auto

CH1
5V
2μs

CH2
5V
2μs



CH1

AC, BWL:Full
V@Center -12.6V
t@Center 10.00μs

CH2

AC, BWL:Full
V@Center 3.2V
t@Center 10.00μs

TRIGGER on CH1

Cursors on CH2



Line 53 (53)
Field 1/4



CH1

CH2 MEASUREMENTS			
-- 9.85μs	max	1.9V	mean 272mV
-- 11.80μs	freq	663.5kHz	per 1.505μs
Δt -1.95μs	fall <	75ns	pkpk 4.0V
1/Δt 513kHz			

รูปที่ 7.4 เปรียบเทียบสัญญาณ sine wave ด้านอินพุต (CH1) กับ สัญญาณของ 74LS166 ขา 13 (CH2)

08-Feb-00
11:56:23

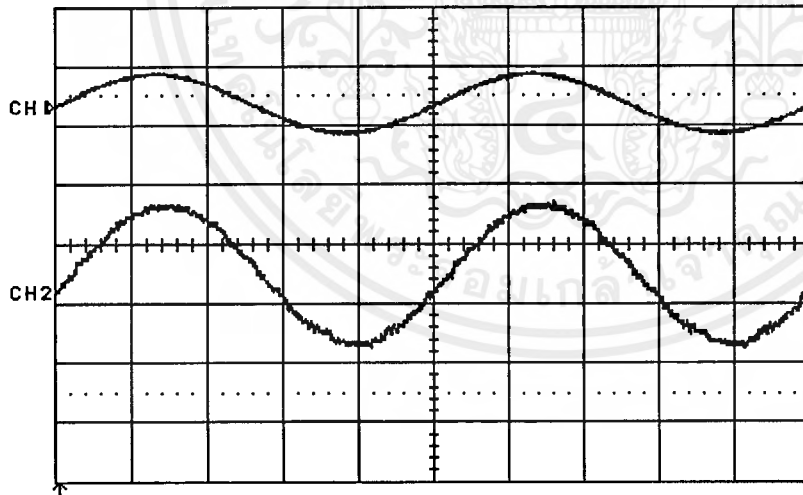
STOPPED

LeCroy
LS140

Auto

CH1
5V
200μs

CH2
5V
200μs



CH1

08 Feb, 11:51:53
AC, BWL:Full
V@Center -11.7V
t@Center 990μs

CH2

08 Feb, 11:51:53
AC, BWL:Full
V@Center 2.7V
t@Center 990μs

TRIGGER on CH1



Line 162 (162)
Field 1/2

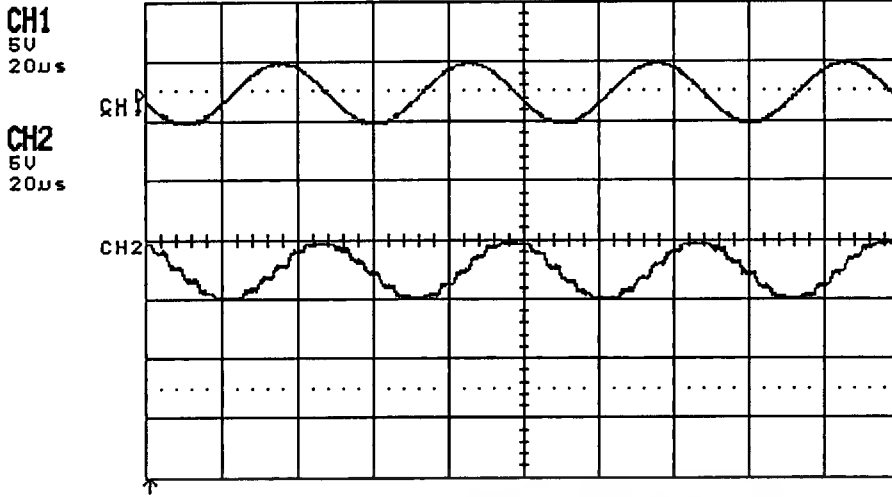


CH1

CH2 MEASUREMENTS			
max	6.4V	mean	160mV
freq	999.3Hz	per	1.0007ms
fall	335.1μs	pkpk	12.5V

รูปที่ 7.5 เปรียบเทียบสัญญาณ sine wave ทางด้านอินพุต (CH1) กับทางด้านเอาต์พุต (CH2) ที่ความถี่ 1kHz

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

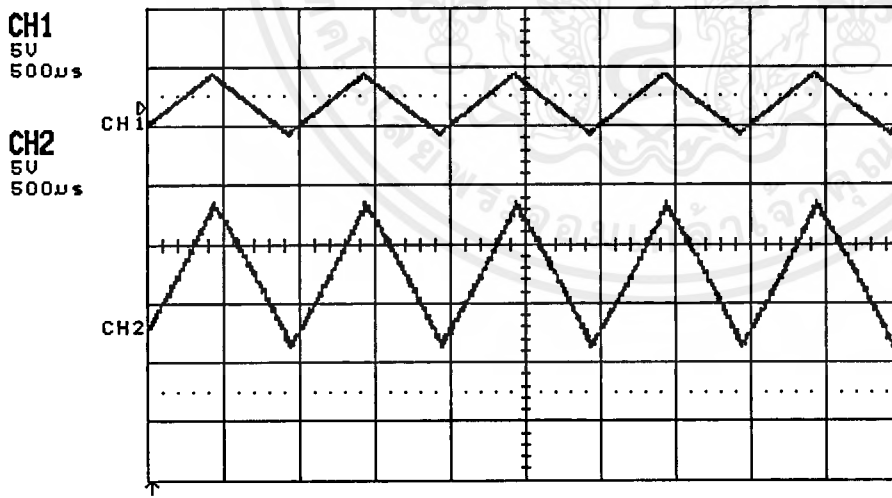


CH1 08 Feb, 12:16:49
AC, BUL:Full
V@Center -12.3V
t@Center 99.0µs
CH2 08 Feb, 12:16:49
AC, BUL:Full
V@Center 2.7V
t@Center 99.0µs

TRIGGER on CH1
Line 162 (162)
Field 1/2

CH2 MEASUREMENTS			
max	2.6V	mean	96mV
freq μ	19.99kHz	per μ	50.03µs
fall μ	14.63µs	pkpk	5.0V

รูปที่ 7.6 เปรียบเทียบสัญญาณ sine wave ทางด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 20 kHz



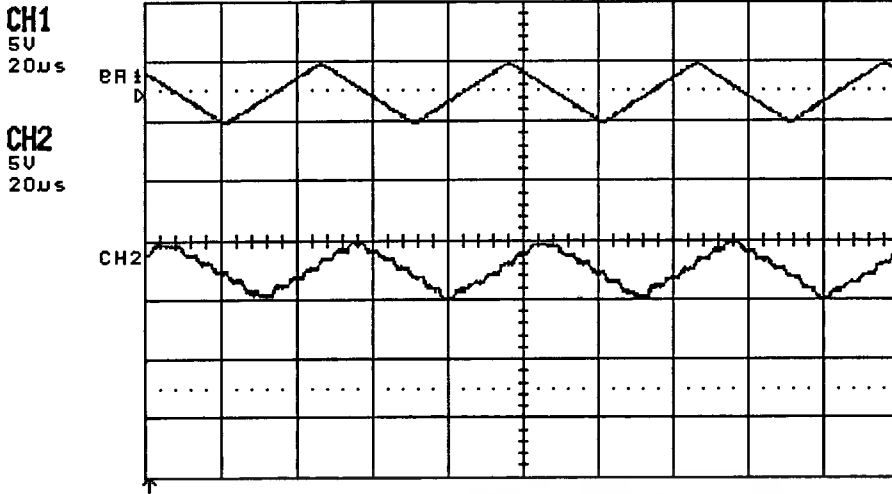
CH1 08 Feb, 11:57:55
AC, BUL:Full
V@Center -11.7V
t@Center 2.475ms
CH2 08 Feb, 11:57:55
AC, BUL:Full
V@Center 2.7V
t@Center 2.475ms

TRIGGER on CH1
Line 162 (162)
Field 1/2

CH2 MEASUREMENTS			
max	6.4V	mean	128mV
freq μ	1.000kHz	per μ	999.8µs
fall μ	410.8µs	pkpk	12.5V

รูปที่ 7.7 เปรียบเทียบสัญญาณ saw tooth ทางด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 1 kHz

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

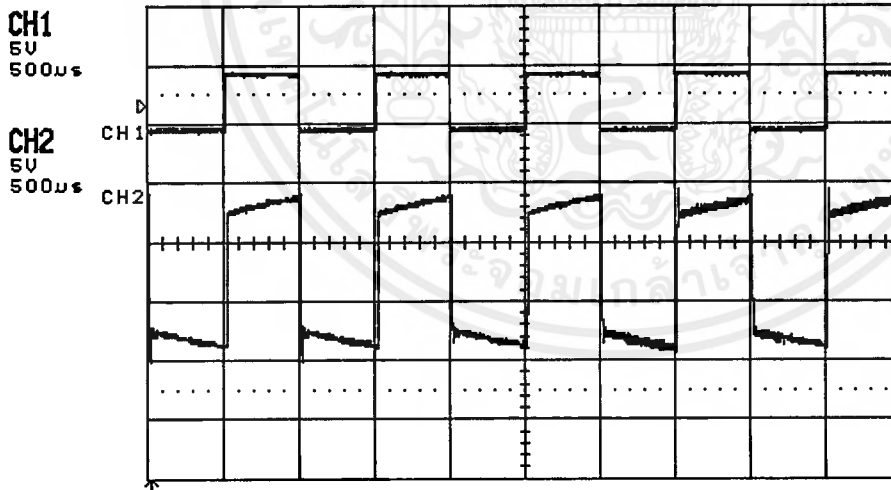


CH1 08 Feb, 12:27:17
AC, BWL: Full
V@Center -12.3V
t@Center 99.0µs
CH2 08 Feb, 12:27:17
AC, BWL: Full
V@Center 2.6V
t@Center 99.0µs

TRIGGER on CH1
Line 162 (162)
Field 1/2

CH2 MEASUREMENTS			
max	2.6V	mean	128mV
freq	19.99kHz	per	50.03µs
fall	- ?- -	pkpk	5.1V

รูปที่ 7.8 เปรียบเทียบสัญญาณ saw tooth ทางด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 20 kHz



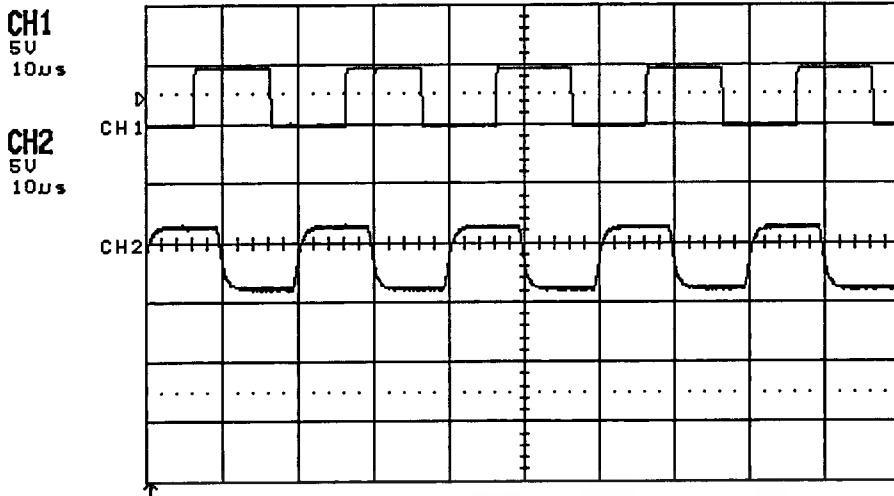
CH1 08 Feb, 12:01:21
AC, BWL: Full
V@Center -11.7V
t@Center 2.475ms
CH2 08 Feb, 12:01:21
AC, BWL: Full
V@Center 2.7V
t@Center 2.475ms

TRIGGER on CH1
Line 162 (162)
Field 1/2

CH2 MEASUREMENTS			
max	7.2V	mean	112mV
freq	- ?- -	per	- ?- -
fall	- ?- -	pkpk	14.7V

รูปที่ 7.9 เปรียบเทียบสัญญาณ square wave ทางด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2)

เอกสารนี้เป็นเอกสารหนึ่งซึ่งจะสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

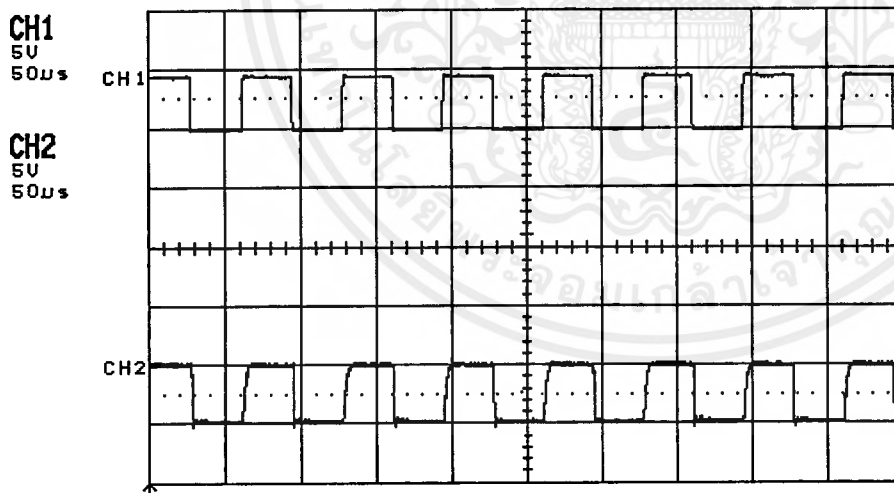


CH1 08 Feb, 12:45:34
AC, BUL: Full
V@Center -12.3V
t@Center 49.50µs
CH2 08 Feb, 12:45:34
AC, BUL: Full
V@Center 2.6V
t@Center 49.50µs

TRIGGER on CH1
Line 162 (162)
Field 1/2

CH2 MEASUREMENTS
max 4.2V mean 1.31V
freq μ 49.98kHz per μ 20.005µs
fall μ 1.675µs pkpk 5.8V

รูปที่ 7.10 เปรียบเทียบสัญญาณ square wave ทางด้านอินพุต (CH1) กับทางด้านเอาต์พุต (CH2) ที่ความถี่ 50 kHz



STOPPED LeCroy
Auto LS140

CH1
AC, BUL: Full
V@Center -12.0V
t@Center 250µs
CH2
AC, BUL: Full
V@Center 12.6V
t@Center 250µs

TRIGGER on CH1
Line 53 (53)
Field 1/4

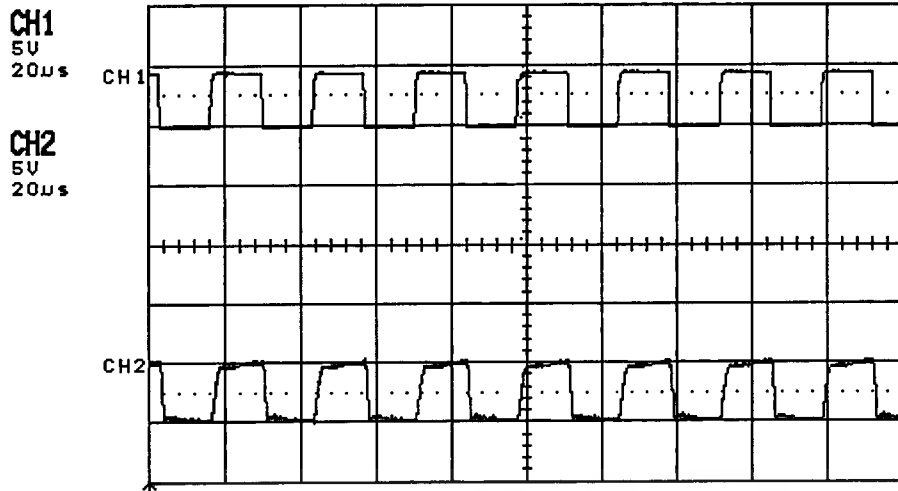
CURSORS on CH2
--- 246µs
--- 295µs
 Δt -49µs
1/4t 20.5kHz

CH2 MEASUREMENTS
max 2.9V mean 176mV
freq μ 15.03kHz per μ 66.5µs
fall < 2.1µs pkpk 5.6V

รูปที่ 7.11 เปรียบเทียบการรับส่งสัญญาณ Digital ทางด้านอินพุต (CH1) กับทางด้านเอาต์พุต (CH2)

ที่ความถี่ 15 kHz

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CH1
AC, BWL:Full
V@Center -12.0V
t@Center 100.0us

CH2
AC, BWL:Full
V@Center 12.6V
t@Center 100.0us

TRIGGER on CH1



CURSORS on CH2

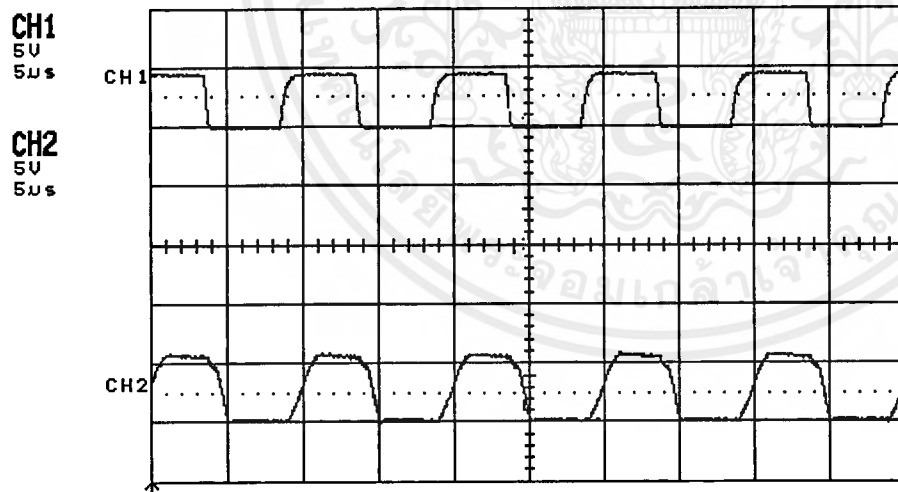


Line 53 (53)
Field 1/4

CH1

---	98.5us				
---	118.0us	max	3.0V	mean	32mV
Δt	-19.5us	freq	37.00kHz	per	27.05us
1/Δt	51kHz	fall	-?--	pkpk	5.6V

รูปที่ 7.12 เปรียบเทียบการรับส่งสัญญาณ Digital ทางด้านอินพุท (CH1) กับ ทางด้านเอาต์พุท (CH2) ที่ความถี่ 37 kHz



CH1
AC, BWL:Full
V@Center -12.0V
t@Center 25.0us

CH2
AC, BWL:Full
V@Center 12.5V
t@Center 25.0us

TRIGGER on CH1



CURSORS on CH2



Line 53 (53)
Field 1/4

CH1

---	24.6us				
---	29.5us	max	3.4V	mean	48mV
Δt	-4.9us	freq	100.1kHz	per	10.00us
1/Δt	205kHz	fall	1.13us	pkpk	6.1V

รูปที่ 7.13 เปรียบเทียบการรับส่งสัญญาณ Digital ทางด้านอินพุท (CH1) กับทางด้านเอาต์พุท (CH2) ที่ความถี่ 100 kHz

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3.1 สรุปผลการทดลอง

ผลจากการวัดสัญญาณของชุดทดลอง พบว่าเมื่อทำการส่งสัญญาณอนาลอกไปยังภาครับ จะมีการแปลงสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัลก่อน จากนั้นสัญญาณดิจิทัลก็จะถูกแปลงสัญญาณ กลับเป็นสัญญาณอนาลอกตามเดิม

สัญญาณข้อมูลที่จะส่งผ่านเคเบิลใยแก้วนำแสง จะถูกเปลี่ยนสัญญาณไฟฟ้าเป็นสัญญาณ แสงจากอุปกรณ์ LED แล้วผ่านเคเบิลใยแก้วนำแสงมายังโฟโอดีโอด (Photodiode) ที่ทำหน้าที่เปลี่ยน สัญญาณแสงมาเป็นสัญญาณไฟฟ้า

การวัดสัญญาณอินพุตเทียบกับสัญญาณเอาต์พุตจะได้รูปร่างของสัญญาณใกล้เคียงกัน แต่ ขนาดและตำแหน่งของสัญญาณจะขึ้นอยู่กับความถี่ของสัญญาณที่ป้อน ถ้าขนาดความถี่สัญญาณที่ส่งมี ความถี่ต่ำ รูปร่างสัญญาณที่ได้จะมีอัตราขยายของขนาดและตำแหน่งของสัญญาณจะใกล้เคียงกัน ถ้า ขนาดความถี่สัญญาณที่ส่งมีความถี่สูง รูปร่างสัญญาณที่ได้จะมีการลดทอนของสัญญาณและตำแหน่งของ สัญญาณจะเพี้ยนไปจากเดิม

การปรับความคมชัดของสัญญาณ ถ้าเป็นการส่งสัญญาณอนาลอกเราสามารถปรับได้ที่ปุ่ม VR1,VR2,VR3,VR4และVR5 ส่วนถ้าเป็นการส่งสัญญาณดิจิทัลโดยตรงเราสามารถปรับได้ที่ปุ่ม VR6, VR7 และVR8

7.4 บทสรุป

โครงการนี้ถูกสร้างขึ้นมา เพื่อเป็นชุดทดลองศึกษาการสื่อสารระบบดิจิทัลผ่านเคเบิลใย แก้วนำแสง โดยชุดทดลองดังกล่าวมีคุณสมบัติดังต่อไปนี้

1. การสื่อสารเป็นระบบแบบทิศทางเดียว (Simplex)
2. จำกัดขนาดแอมพิจูดของสัญญาณข้อมูลอนาลอก ที่ 5 โวลท์
3. สามารถเลือกรับส่งสัญญาณได้ 2 ระบบ คือ สัญญาณอนาลอก และสัญญาณดิจิทัล
4. อัตราความเร็วในการรับส่งสัญญาณข้อมูลอยู่ในช่วง 2 MHz
5. รับส่งสัญญาณผ่านเคเบิลใยแก้วนำแสง ชนิดมัลติโหมด(Multimode)
6. ใช้วงจรเฟสล็อกคูล (Phase lock loop) ในการสร้างสัญญาณซิงโครไนซ์ (Synchronization)
7. สามารถนำไปประยุกต์ใช้กับการสื่อสารทางคอมพิวเตอร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

บทวิจารณ์และบทสรุป

ปริญญาโทฉบับนี้ เป็นการศึกษาเกี่ยวกับส่งข้อมูลประเภทเสียง และข้อมูลทางดิจิทัล ผ่านเส้นใยแก้วนำแสง ที่มีรูปแบบการสื่อสารแบบ Simplex ซึ่งเปรียบเทียบกับวิธีการสื่อสารรูปแบบต่าง ๆ ได้แก่ แบบ Half Duplex และ Full Duplex แล้ว จะได้ว่าวิธีการสื่อสารในรูปแบบ Simplex นั้นจะมีประสิทธิภาพในการใช้สายส่งต่ำที่สุด เนื่องจากระบบ Simplex จะเป็นระบบส่งข้อมูลที่จัดส่งข้อมูลได้เพียงด้านเดียว ไม่สามารถผลิตกันรับส่งเหมือนแบบ Half Duplex หรือ รับส่งข้อมูลได้ในเวลาเดียวกันเหมือน Full Duplex

ในส่วนของการศึกษาการส่งสัญญาณที่ได้จากการทดลอง พบว่าสัญญาณมีการเลื่อนทางด้านเฟส และความถี่ด้วย เนื่องมาจากการคู่สัญญาณนาฬิกาในภาครับที่ส่งสัญญาณข้อมูลแบบ Asynchronous นั้นยังไม่สามารถล๊อคสัญญาณนาฬิกาได้เที่ยงตรงแม่นยำ ทำให้เกิดการผิดพลาดของข้อมูลที่ส่งขึ้นได้

นอกจากนี้สัญญาณข้อมูลที่ได้ยังเกิดการผิดเพี้ยน ซึ่งอาจเกิดจากหลายสาเหตุ เช่น อุปกรณ์ตัวรับและตัวส่งทางแสง ซึ่งชุดทดลองที่ใช้ LED เป็นตัวส่งแสง และ Photo diode เป็นตัวรับแสง โดยอุปกรณ์ดังกล่าวจะมีข้อจำกัดทางเทคนิค โดยเฉพาะ LED นั้นให้แสงที่มีความยาวคลื่นกว้างกว่า Laser Diode ทำให้ลำแสงที่ส่งไปมีการแพร่กระจายกว้าง ทำให้เกิดการสูญเสียทางแสงได้ง่าย นอกจากนี้แล้วยังมีสาเหตุที่เกิดจากรอยต่อของตัวส่งแสง และตัวรับแสง ที่ต่อเข้ากับเส้นใยแก้วนำแสง ที่ทำให้เกิดการสูญเสียทางแสงได้เช่นกัน

ดังนั้นปริญญาโทฉบับนี้เป็นแนวทางพื้นฐาน สำหรับการพัฒนาการส่งข้อมูลให้มีประสิทธิภาพที่สูงขึ้น เพื่อให้ทันต่อความก้าวหน้าทางเทคโนโลยีในอนาคต

เอกสารอ้างอิง

NO.

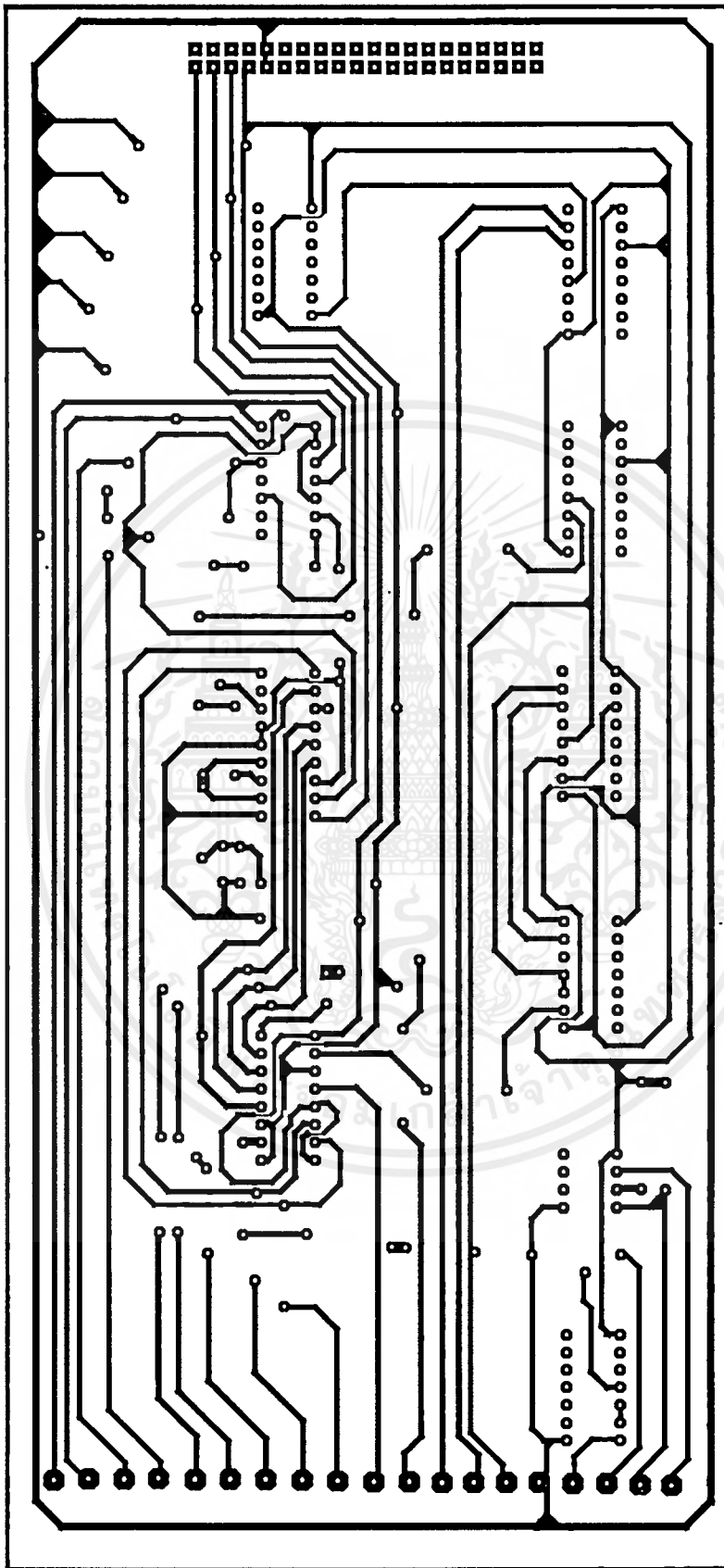
- [1] เอกสารประกอบการเรียน., “ตัวกำเนิดแสงและตัวรับแสง,” (รหัส 76/27)
สาขาวิชา มัลติมีเดีย
ศูนย์การอบรมวิชาชีพ ทศท.
- [2] ร.ศ.ถวิล กิ่งทอง., “เทคโนโลยีการส่งสัญญาณดิจิทัล,”
ภาควิชา วิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- [4] Lennart Lija., “Basic theory Fiber Optic Communication,” Ericsson,1981.
- [5] Gred Keiser., “Optical Fiber Communications,” McGraw - Hill. Series in electrical -
engineering.
- [6] Allen H.Chern., “An introduction to optical Fiber,” McGraw - Hill Book Company,1988.
- [7] Technical Staff of CSELT., “Optical Fiber Communications ,” McGraw - Hill.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



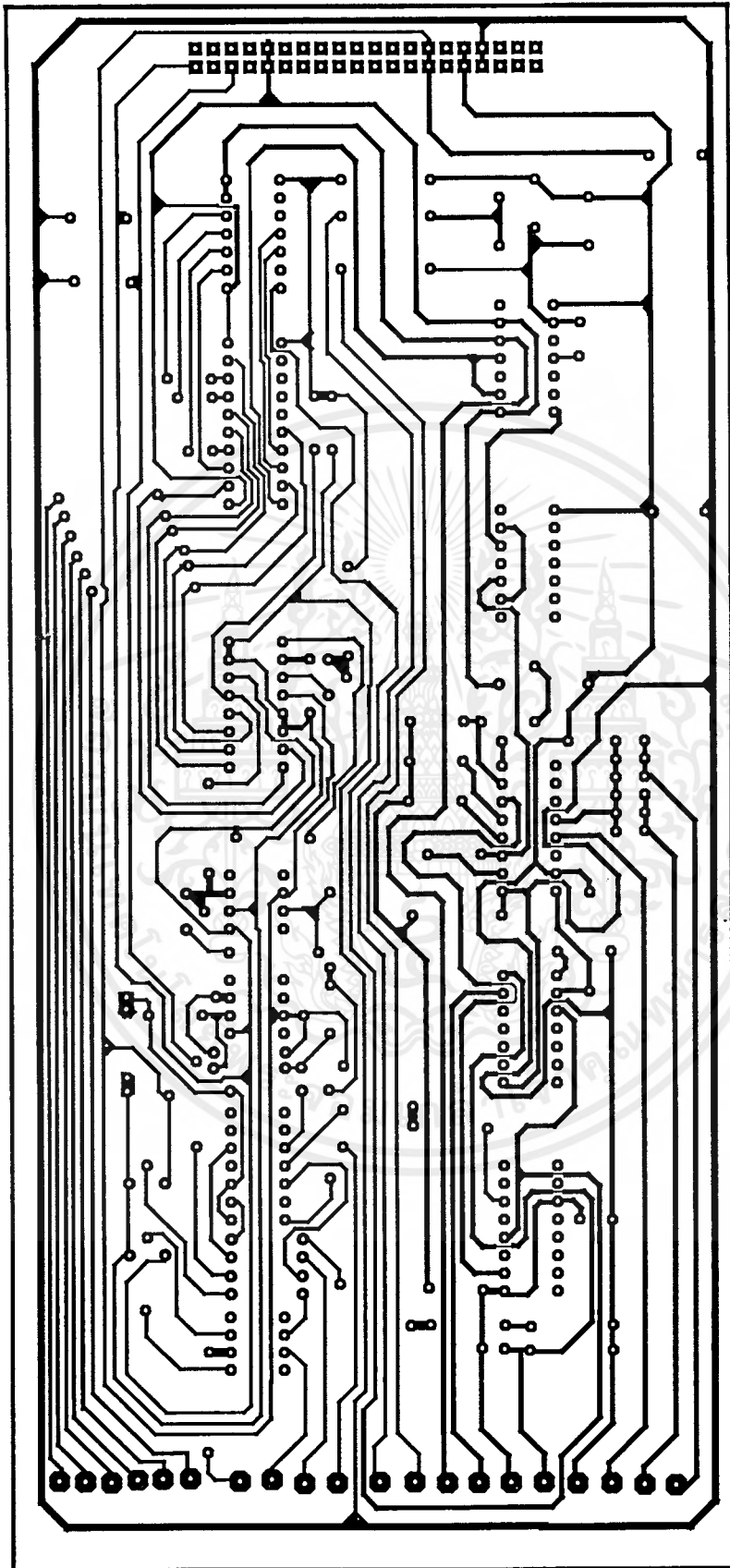
ภาคผนวก ก.
แผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



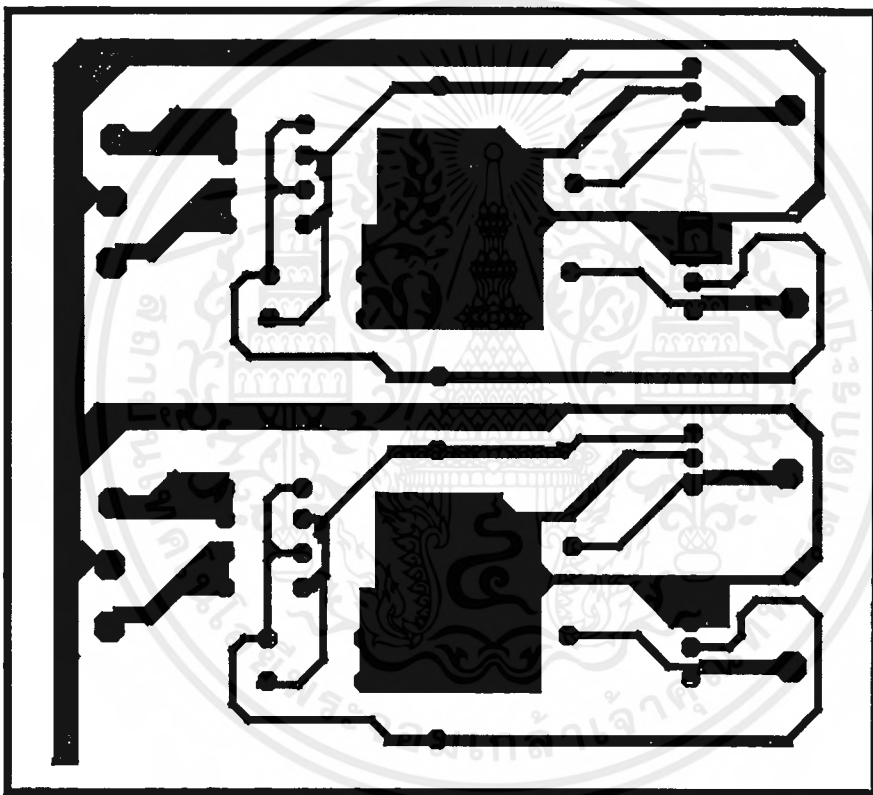
ลายทองแดงวงจรพิมพ์ส่วนของภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



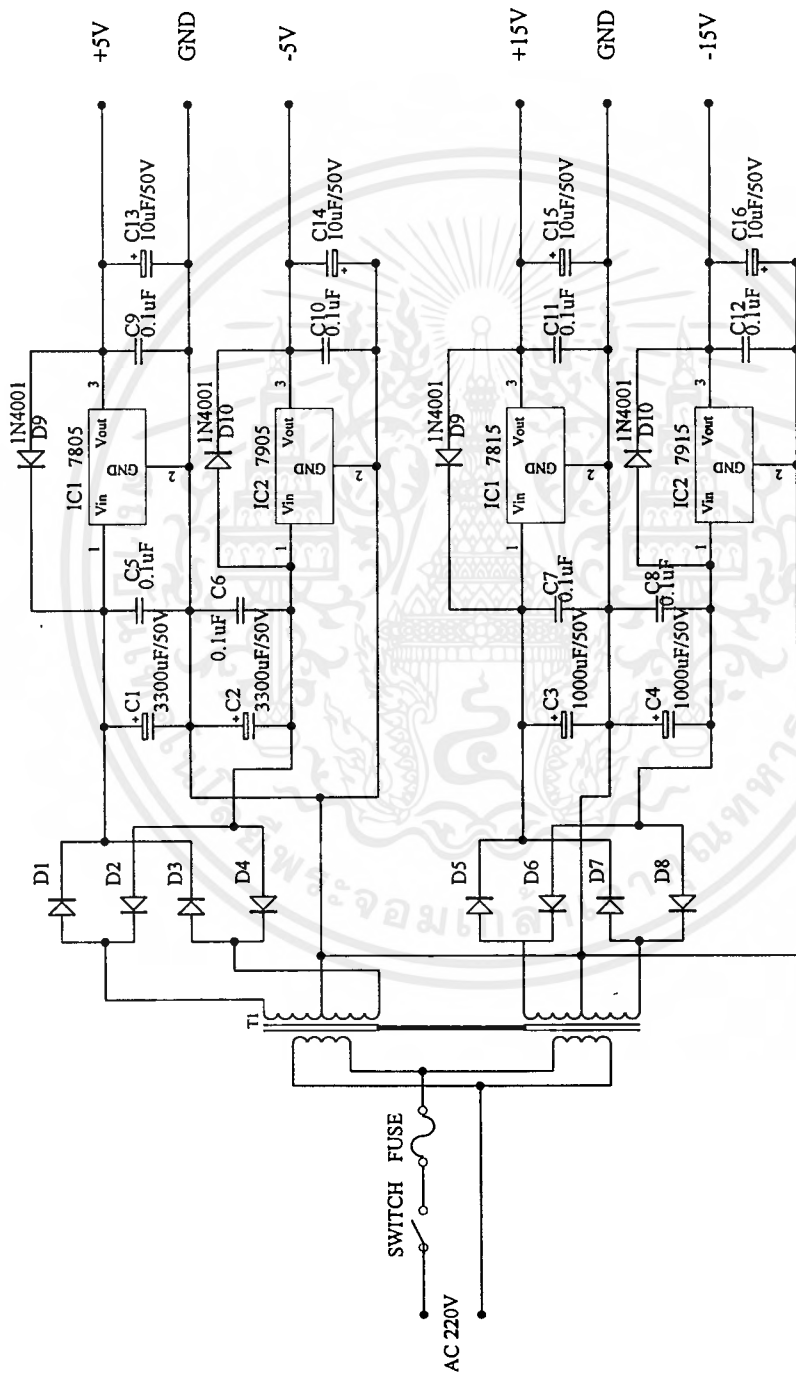
ลายทองแดงวงจรพิมพ์ส่วนของภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ลายทองแดงวงจรพิมพ์ในส่วนของภาคแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปร่างภาคแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Title		SUPPLY	
Size	Number	Mr. Sarayut Phobutr	40013386
B	Mr. Supol Savinai	40013392	
DATE:	Z/MSZ/000	Sheet - of	
FILE:	C:\PFW\SC\SUPPLY.SCH	Drawn By:	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Link Data

HFBR-0400 Series

Description

The following technical data is taken from 4 popular links using the HFBR-0400 series: the 5 MBd link, Ethernet 20 MBd link, Token Ring 32 MBd link, and the 155 MBd link. The data given

corresponds to transceiver solutions combining the HFBR-0400 series components and various recommended transceiver design circuits using off-the-shelf electrical components. This data is meant to be regarded as an

example of typical link performance for a given design and does not call out any link limitations. Please refer to the appropriate application note given for each link to obtain more information.

5 MBd Link (HFBR-14XX/24X2)

Link Performance -40°C to +85°C unless otherwise specified

Parameter	Symbol	Min.	Typ.	Max.	Units	Conditions	Reference
Optical Power Budget with 50/125 μm fiber	OPB ₅₀	4.2	9.6		dB	HFBR-14X4/24X2 NA = 0.2	Note 1
Optical Power Budget with 62.5/125 μm fiber	OPB _{62.5}	8.0	15		dB	HFBR-14X4/24X2 NA = 0.27	Note 1
Optical Power Budget with 100/140 μm fiber	OPB ₁₀₀	8.0	15		dB	HFBR-14X2/24X2 NA = 0.30	Note 1
Optical Power Budget with 200 μm fiber	OPB ₂₀₀	12	20		dB	HFBR-14X2/24X2 NA = 0.37	Note 1
Date Rate Synchronous		dc		5	MBd		Note 2
Asynchronous		dc		2.5	MBd		Note 3, Fig. 7
Propagation Delay LOW to HIGH	t _{PLH}		72		ns	T _A = 25°C, P _R = -21 dBm Peak Fiber cable length = 1 m	Figs. 6, 7, 8
Propagation Delay HIGH to LOW	t _{PHL}		46		ns		
System Pulse Width Distortion	t _{PLH} -t _{PHL}		26		ns		
Bit Error Rate	BER			10 ⁻⁹		Data Rate <5 Bd P _R > -24 dBm Peak	

Notes:

- OPB at T_A = -40 to 85°C, V_{CC} = 5.0 V dc, I_{F ON} = 60 mA. P_R = -24 dBm peak.
- Synchronous data rate limit is based on these assumptions: a) 50% duty factor modulation, e.g., Manchester I or BiPhase Manchester II; b) continuous data; c) PLL Phase Lock Loop demodulation; d) TTL threshold.
- Asynchronous data rate limit is based on these assumptions: a) NRZ data; b) arbitrary timing-no duty factor restriction; c) TTL threshold.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 MBd Logic Link Design

If resistor R_1 in Figure 2 is 70.4Ω , a forward current I_F of 48 mA is applied to the HFBR-14X4 LED transmitter. With $I_F = 48$ mA the HFBR-14X4/24X2 logic link is guaranteed to work with $62.5/125 \mu\text{m}$ fiber optic cable over the entire range of 0 to 1750 meters at a data rate of dc to 5 MBd, with arbitrary data format and pulse width distortion typically less than 25%. By setting $R_1 = 115 \Omega$, the transmitter can be driven with $I_F = 30$ mA, if it is desired to economize on power or achieve lower pulse distortion.

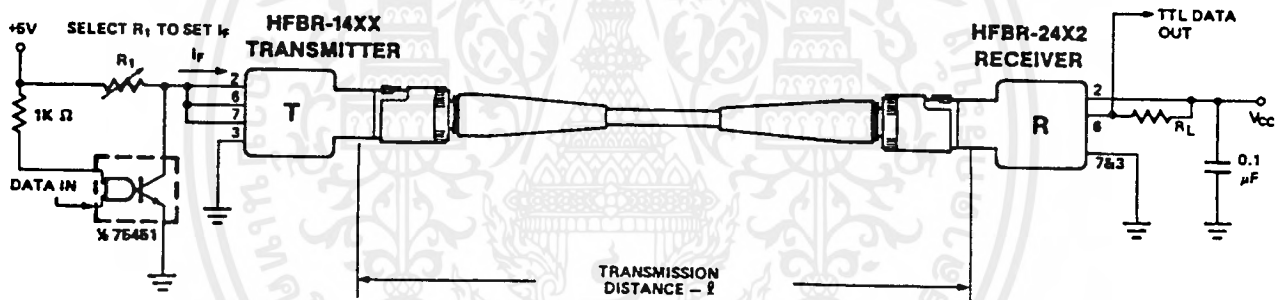
The following example will illustrate the technique for selecting the appropriate value of I_F and R_1 .

Maximum distance required = 400 meters. From Figure 3 the drive current should be 15 mA. From the transmitter data $V_F = 1.5$ V (max.) at $I_F = 15$ mA as shown in Figure 9.

$$R_1 = \frac{V_{CC} - V_F}{I_F} = \frac{5 \text{ V} - 1.5 \text{ V}}{15 \text{ mA}}$$

$$R_1 = 233 \Omega$$

The curves in Figures 3, 4, and 5 are constructed assuming no in-line splice or any additional system loss. Should the link consist of any in-line splices, these curves can still be used to calculate link limits provided they are shifted by the additional system loss expressed in dB. For example, Figure 3 indicates that with 48 mA of transmitter drive current, a 1.75 km link distance is achievable with $62.5/125 \mu\text{m}$ fiber which has a maximum attenuation of 4 dB/km. With 2 dB of additional system loss, a 1.25 km link distance is still achievable.



NOTE:
IT IS ESSENTIAL THAT A BYPASS CAPACITOR (0.01 μF TO 0.1 μF CERAMIC) BE CONNECTED FROM PIN 2 TO PIN 7 OF THE RECEIVER. TOTAL LEAD LENGTH BETWEEN BOTH ENDS OF THE CAPACITOR AND THE PINS SHOULD NOT EXCEED 20 mm.

Figure 2. Typical Circuit Configuration.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

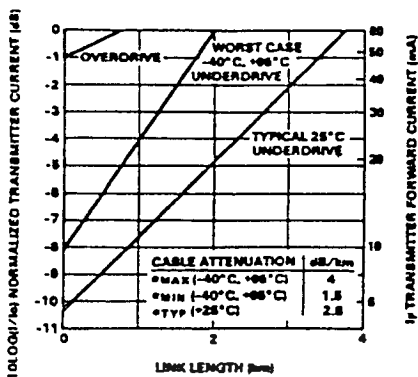


Figure 3. HFBR-1414/HFBR-2412 Link Design Limits with 62.5/125 μm Cable.

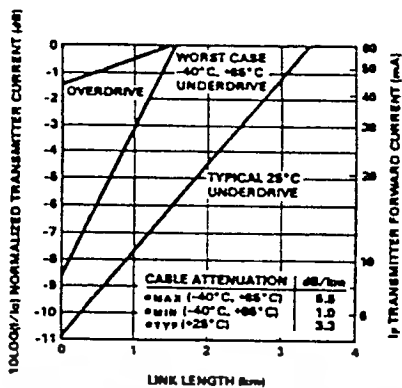


Figure 4. HFBR-14X2/HFBR-24X2 Link Design Limits with 100/140 μm Cable.

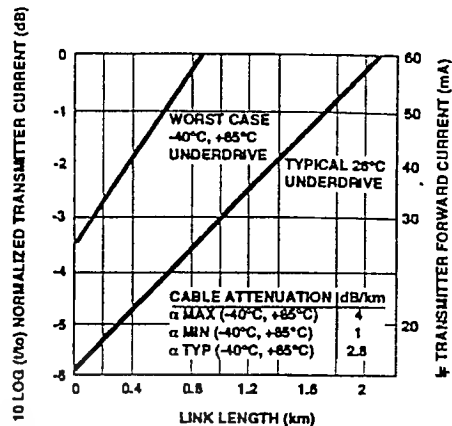


Figure 5. HFBR-14X4/HFBR-24X2 Link Design Limits with 50/125 μm Cable.

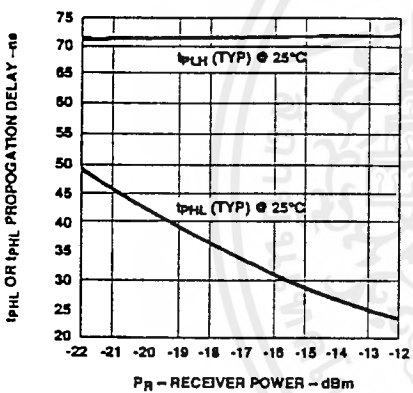


Figure 6. Propagation Delay through System with One Meter of Cable.

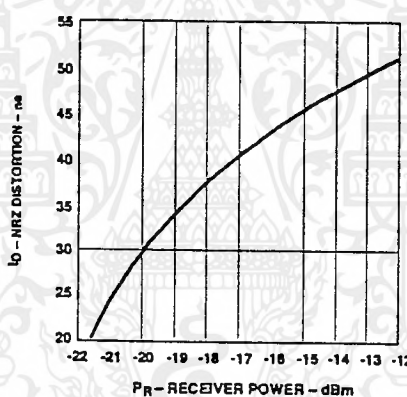


Figure 7. Typical Distortion of Pseudo Random Data at 5 Mb/s.

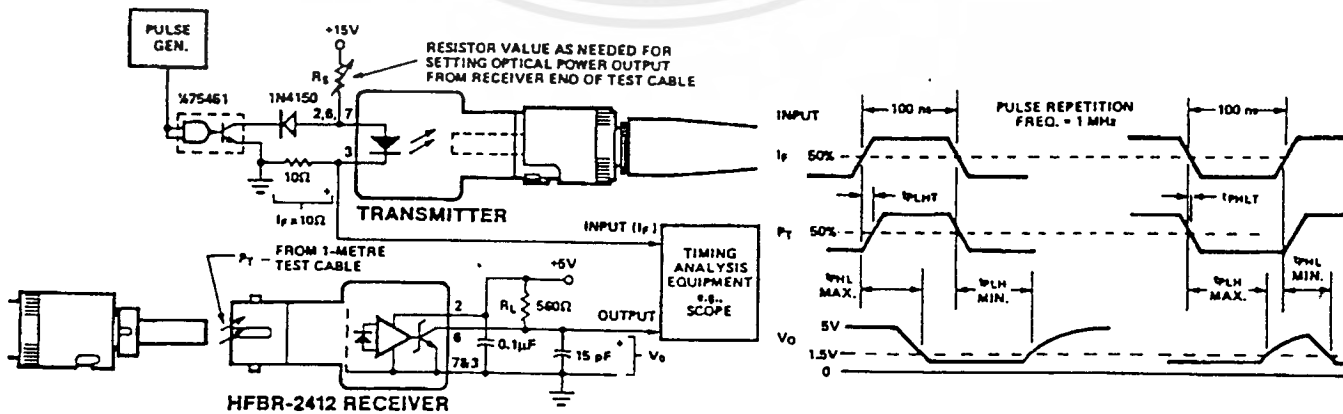


Figure 8. System Propagation Delay Test Circuit and Waveform Timing Definitions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ethernet 20 MBd Link (HFBR-14X4/24X6)

(refer to Application Note 1038 for details)

Typical Link Performance

Parameter	Symbol	Typ.[1,2]	Units	Conditions
Receiver Sensitivity		-34.4	dBm average	20 MBd D2D2 Hexadecimal Data 2 km 62.5/125 μ m fiber
Link Jitter		7.56	ns pk-pk	ECL Out Receiver
		7.03	ns pk-pk	TTL Out Receiver
Transmitter Jitter		0.763	ns pk-pk	20 MBd D2D2 Hexadecimal Data
Optical Power	P_T	-15.2	dBm average	20 MBd D2D2 Hexadecimal Data Peak $I_{F,ON}$ = 60 mA
LED rise time	t_r	1.30	ns	1 MHz Square Wave Input
LED fall time	t_f	3.08	ns	
Mean difference	$ t_r - t_f $	1.77	ns	
Bit Error Rate	BER	10^{-10}		
Output Eye Opening		36.7	ns	At AUI Receiver Output
Data Format 50% Duty Factor		20	MBd	

Notes:

1. Typical data at $T_A = 25^\circ\text{C}$, $V_{CC} = 5.0$ V dc.
2. Typical performance of circuits shown in Figure 1 and Figure 3 of AN-1038 (see applications support section).

Token Ring 32 MBd Link (HFBR-14X4/24X6)

(refer to Application Note 1065 for details)

Typical Link Performance

Parameter	Symbol	Typ.[1,2]	Units	Conditions
Receiver Sensitivity		-34.1	dBm average	32 MBd D2D2 Hexadecimal Data 2 km 62.5/125 μ m fiber
Link Jitter		6.91	ns pk-pk	ECL Out Receiver
		5.52	ns pk-pk	TTL Out Receiver
Transmitter Jitter		0.823	ns pk-pk	32 MBd D2D2 Hexadecimal Data
Optical Power Logic Level "0"	$P_{T,ON}$	-12.2	dBm peak	Transmitter TTL in $I_{F,ON} = 60$ mA, $I_{F,OFF} = 1$ mA
Optical Power Logic Level "1"	$P_{T,OFF}$	-82.2		
LED Rise Time	t_r	1.3	nsec	1 MHz Square Wave Input
LED Fall Time	t_f	3.08	nsec	
Mean Difference	$ t_r - t_f $	1.77	nsec	
Bit Error Rate	BER	10^{-10}		
Data Format 50% Duty Factor		32	MBd	

Notes:

1. Typical data at $T_A = 25^\circ\text{C}$, $V_{CC} = 5.0$ V dc.
2. Typical performance of circuits shown in Figure 1 and Figure 3 of AN-1065 (see applications support section)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

155 MBd Link (HFBR-14X4/24X6)

(refer to Application Bulletin 78 for details)

Typical Link Performance

Parameter	Symbol	Typ. ^[1,2]	Units	Max.	Units	Conditions	Ref.
Optical Power Budget with 50/125 μm fiber	OPB ₅₀	7.9	13.9		dB	NA = 0.2	Note 2
Optical Power Budget with 62.5/125 μm fiber	OPB ₆₂	11.7	17.7		dB	NA = 0.27	
Optical Power Budget with 100/140 μm fiber	OPB ₁₀₀	11.7	17.7		dB	NA = 0.30	
Optical Power Budget with 200 μm HCSFiber	OPB ₂₀₀	16.0	22.0		dB	NA = 0.35	
Data Format 20% to 80% Duty Factor		1		175	MBd		
System Pulse Width Distortion	$ t_{PLH} - t_{PHL} $		1		ns	PR = -7 dBm Peak 1 meter 62.5/125 μm fiber	
Bit Error Rate	BER		10^{-9}			Data Rate < 100 MBaud PR > -31 dBm Peak	Note 2

- Notes:**
1. Typical data at $T_A = 25^\circ\text{C}$, $V_{CC} = 5.0\text{ V dc}$, PECL serial interface.
 2. Typical OPB was determined at a probability of error (BER) of 10^{-9} . Lower probabilities of error can be achieved with short fibers that have less optical loss.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HFBR-14X2/14X4 Low-Cost High-Speed Transmitters

Description

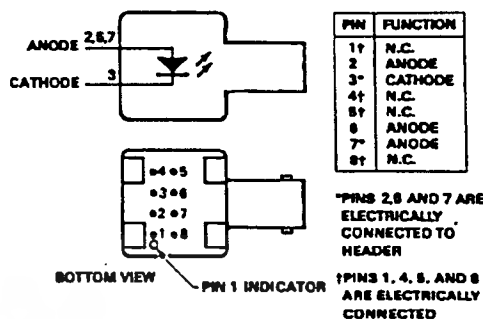
The HFBR-14XX fiber optic transmitter contains an 820 nm AlGaAs emitter capable of efficiently launching optical power into four different optical fiber sizes: 50/125 μm , 62.5/125 μm , 100/140 μm , and 200 μm HCS®. This allows the designer flexibility in choosing the fiber size. The HFBR-14XX is designed to operate with the Hewlett-Packard HFBR-24XX fiber optic receivers.

The HFBR-14XX transmitter's high coupling efficiency allows the emitter to be driven at low current levels resulting in low power consumption and increased reliability of the transmitter. The HFBR-14X4 high power transmitter is optimized for small size

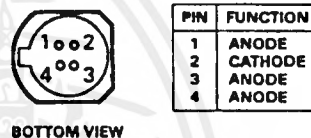
fiber and typically can launch -15.8 dBm optical power at 60 mA into 50/125 μm fiber and -12 dBm into 62.5/125 μm fiber. The HFBR-14X2 standard transmitter typically can launch -12 dBm of optical power at 60 mA into 100/140 μm fiber cable. It is ideal for large size fiber such as 100/140 μm . The high launched optical power level is useful for systems where star couplers, taps, or inline connectors create large fixed losses.

Consistent coupling efficiency is assured by the double-lens optical system (Figure 1). Power coupled into any of the three fiber types varies less than 5 dB from part to part at a given drive current and temperature. Consistent coupling efficiency reduces receiver dynamic range requirements which allows for longer link lengths.

Housed Product



Unhoused Product



Absolute Maximum Ratings

Parameter	Symbol	Min.	Max.	Units	Reference
Storage Temperature	T _S	-55	+85	°C	
Operating Temperature	T _A	-40	+85	°C	
Lead Soldering Cycle	Temp.		+260	°C	
	Time		10	sec	
Forward Input Current	Peak	I _{FPK}	200	mA	Note 1
	dc	I _{Fdc}	100	mA	
Reverse Input Voltage	V _{BR}		1.8	V	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical/Optical Specifications -40°C to +85°C unless otherwise specified.

Parameter	Symbol	Min.	Typ. ^[2]	Max.	Units	Conditions	Reference
Forward Voltage	V _F	1.48	1.70	2.09	V	I _F = 60 mA dc	Figure 9
			1.84			I _F = 100 mA dc	
Forward Voltage Temperature Coefficient	ΔV _F /ΔT		-0.22		mV/°C	I _F = 60 mA dc	Figure 9
			-0.18			I _F = 100 mA dc	
Reverse Input Voltage	V _{BR}	1.8	3.8		V	I _F = 100 μA dc	
Peak Emission Wavelength	λ _P	792	820	865	nm		
Diode Capacitance	C _T		55		pF	V = 0, f = 1 MHz	
Optical Power Temperature Coefficient	ΔP _T /ΔT		-0.006		dB/°C	I = 60 mA dc	
			-0.010			I = 100 mA dc	
Thermal Resistance	θ _{JA}		260		°C/W		Notes 3, 8
14X2 Numerical Aperture	NA		0.49				
14X4 Numerical Aperture	NA		0.31				
14X2 Optical Port Diameter	D		290		μm		Note 4
14X4 Optical Port Diameter	D		150		μm		Note 4

HFBR-14X2 Output Power Measured Out of 1 Meter of Cable

Parameter	Symbol	Min.	Typ. ^[2]	Max.	Unit	Conditions		Reference
50/125 μm Fiber Cable NA = 0.2	P _{T50}	-21.8	-18.8	-16.8	dBm peak	T _A = 25°C	I _F = 60 mA dc	Notes 5, 6, 9
		-22.8		-15.8			I _F = 60 mA dc	
		-20.3	-16.8	-14.4		T _A = 25°C	I _F = 100 mA dc	
		-21.9		-13.8		I _F = 100 mA dc		
62.5/125 μm Fiber Cable NA = 0.275	P _{T62}	-19.0	-16.0	-14.0	dBm peak	T _A = 25°C	I _F = 60 mA dc	
		-20.0		-13.0			I _F = 60 mA dc	
		-17.5	-14.0	-11.6		T _A = 25°C	I _F = 100 mA dc	
		-19.1		-11.0		I _F = 100 mA dc		
100/140 μm Fiber Cable NA = 0.3	P _{T100}	-15.0	-12.0	-10.0	dBm peak	T _A = 25°C	I _F = 60 mA dc	
		16.0		-9.0			I _F = 60 mA dc	
		-13.5	-10.0	-7.6		T _A = 25°C	I _F = 100 mA dc	
		-15.1		-7.0		I _F = 100 mA dc		
200 μm HCS Fiber Cable NA = 0.37	P _{T200}	-10.7	-7.1	-4.7	dBm peak	T _A = 25°C	I _F = 60 mA dc	
		-11.7		-3.7			I _F = 60 mA dc	
		-9.2	-5.2	-2.3		T _A = 25°C	I _F = 100 mA dc	
		-10.8		-1.7		I _F = 100 mA dc		

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HFBR-14X4 Output Power Measured Out of 1 Meter of Cable

Parameter	Symbol	Min.	Typ. ^[2]	Max.	Unit	Conditions		Reference
50/125 μm Fiber Cable NA = 0.2	PT50	-18.8	-15.8	-13.8	dBm peak	$T_A = 25^\circ\text{C}$	$I_F = 60 \text{ mA dc}$	Notes 5, 6, 9
		-19.8		-12.8				
		-17.3	-13.8	-11.4		$T_A = 25^\circ\text{C}$	$I_F = 100 \text{ mA dc}$	
		-18.9		-10.8				
62.5/125 μm Fiber Cable NA = 0.275	PT62	-15.0	-12.0	-10.0	dBm peak	$T_A = 25^\circ\text{C}$	$I_F = 60 \text{ mA dc}$	
		-16.0		-9.0				
		-13.5	-10.0	-7.6		$T_A = 25^\circ\text{C}$	$I_F = 100 \text{ mA dc}$	
		-15.1		-7.0				
100/140 μm Fiber Cable NA = 0.3	PT100	-9.5	-6.5	-4.5	dBm peak	$T_A = 25^\circ\text{C}$	$I_F = 60 \text{ mA dc}$	
		-10.5		-3.5				
		-8.0	-4.5	-2.1		$T_A = 25^\circ\text{C}$	$I_F = 100 \text{ mA dc}$	
		-9.6		-1.5				
200 μm HCS Fiber Cable NA = 0.37	PT200	-5.2	-3.7	+0.8	dBm peak	$T_A = 25^\circ\text{C}$	$I_F = 60 \text{ mA dc}$	
		-6.2		+1.8				
		-3.7	-1.7	+3.2		$T_A = 25^\circ\text{C}$	$I_F = 100 \text{ mA dc}$	
		-5.3		+3.8				

14X2/14X4 Dynamic Characteristics

Parameter	Symbol	Min.	Typ. ^[2]	Max.	Units	Conditions	Reference
Rise Time, Fall Time (10% to 90%)	t_r, t_f		4.0	6.5	nsec No Pre-bias	$I_F = 60 \text{ mA}$ Figure 12	Note 7,
Rise Time, Fall Time (10% to 90%)	t_r, t_f		3.0		nsec	$I_F = 10 \text{ to } 100 \text{ mA}$	Note 7, Figure 11
Pulse Width Distortion	PWD		0.5		nsec		Figure 11

Notes:

1. For $I_{Fpk} > 100 \text{ mA}$, the time duration should not exceed 2 ns.
2. Typical data at $T_A = 25^\circ\text{C}$.
3. Thermal resistance is measured with the transmitter coupled to a connector assembly and mounted on a printed circuit board.
4. D is measured at the plane of the fiber face and defines a diameter where the optical power density is within 10 dB of the maximum.
5. P_T is measured with a large area detector at the end of 1 meter of mode stripped cable, with an ST[®] precision ceramic ferrule (MIL-STD-83522/13) for HFBR-1412/1414, and with an SMA 905 precision ceramic ferrule for HFBR-1402/1404.
6. When changing μW to dBm, the optical power is referenced to 1 mW (1000 μW). Optical Power P (dBm) = $10 \log P (\mu\text{W})/1000 \mu\text{W}$.
7. Pre-bias is recommended if signal rate $> 10 \text{ MBd}$, see recommended drive circuit in Figure 11.
8. Pins 2, 6 and 7 are welded to the anode header connection to minimize the thermal resistance from junction to ambient. To further reduce the thermal resistance, the anode trace should be made as large as is consistent with good RF circuit design.
9. Fiber NA is measured at the end of 2 meters of mode stripped fiber, using the far-field pattern. NA is defined as the sine of the half angle, determined at 5% of the peak intensity point. When using other manufacturer's fiber cable, results will vary due to differing NA values and specification methods.

All HFBR-14XX LED transmitters are classified as IEC 825-1 Accessible Emission Limit (AEL) Class 1 based upon the current proposed draft scheduled to go in to effect on January 1, 1997. AEL Class 1 LED devices are considered eye safe. See Hewlett-Packard Application Note XXXXX for more information.

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Recommended Drive Circuits

The circuit used to supply current to the LED transmitter can significantly influence the optical switching characteristics of the LED. The optical rise/fall times and propagation delays can be improved by using the appropriate circuit techniques. The LED drive circuit shown in

Figure 11 uses frequency compensation to reduce the typical rise/fall times of the LED and a small pre-bias voltage to minimize propagation delay differences that cause pulse-width distortion. The circuit will typically produce rise/fall times of 3 ns, and a total jitter including pulse-width distortion of less than 1 ns. This circuit is recommended for applications requiring low edge jitter

or high-speed data transmission at signal rates of up to 155 MBd. Component values for this circuit can be calculated for different LED drive currents using the equations shown below. For additional details about LED drive circuits, the reader is encouraged to read Hewlett-Packard Application Bulletin 78 and Application Note 1038.

$$R_y = \frac{(V_{CC} - V_F) + 3.97 (V_{CC} - V_F - 1.6 \text{ V})}{I_{F \text{ ON}} (\text{A})}$$

$$R_y = \frac{(5 - 1.84) + 3.97 (5 - 1.84 - 1.6)}{0.100}$$

$$R_{X1} = \frac{1}{2} \left(\frac{R_y}{3.97} \right)$$

$$R_y = \frac{3.16 + 6.19}{0.100} = 93.5 \ \Omega$$

$$R_{EQ2} (\Omega) = R_{X1} - 1$$

$$R_{X1} = \frac{1}{2} \left(\frac{93.5}{3.97} \right) = 11.8 \ \Omega$$

$$R_{X2} = R_{X3} = R_{X4} = 3(R_{EQ2})$$

$$R_{EQ2} = 11.8 - 1 = 10.8 \ \Omega$$

$$C (\text{pF}) = \frac{2000 (\text{ps})}{R_{X1} (\Omega)}$$

$$R_{X2} = R_{X3} = R_{X4} = 3(10.8) = 32.4 \ \Omega$$

Example for $I_{F \text{ ON}} = 100 \text{ mA}$: V_F can be obtained from Figure 9 (= 1.84 V).

$$C = \frac{2000 \text{ ps}}{11.8 \ \Omega} = 169 \text{ pF}$$

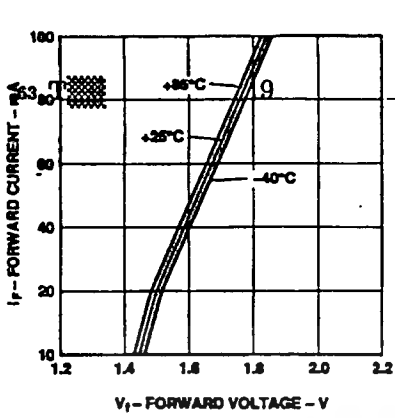


Figure 9. Forward Voltage and Current Characteristics.

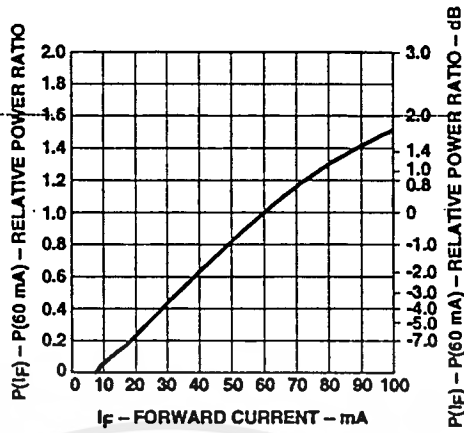


Figure 10. Normalized Transmitter Output vs. Forward Current.

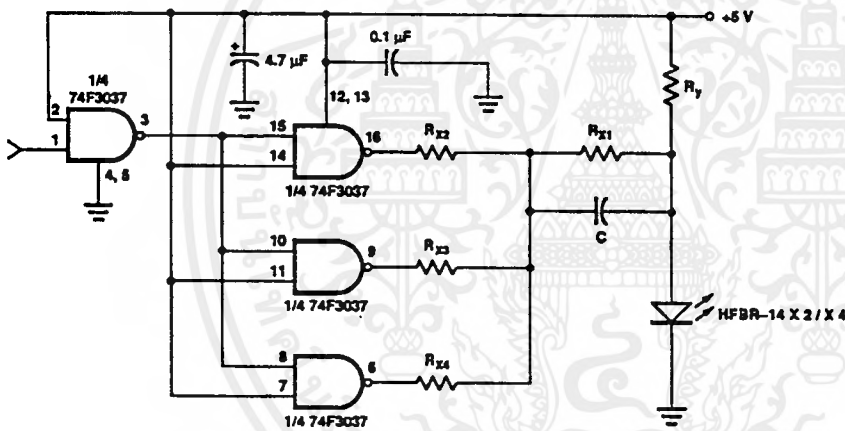


Figure 11. Recommended Drive Circuit.

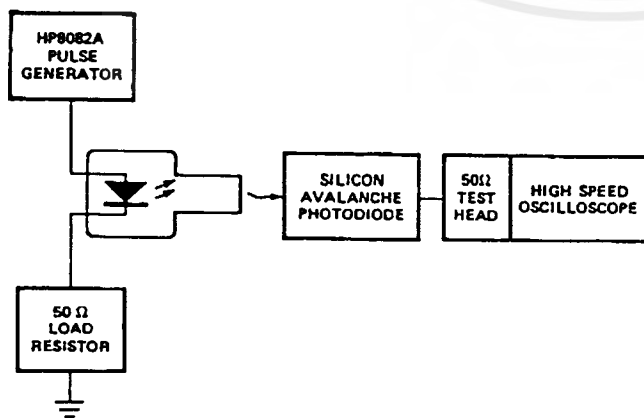


Figure 12. Test Circuit for Measuring t_r , t_f .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HFBR-24X2 Low-Cost 5MBd Receiver

Description

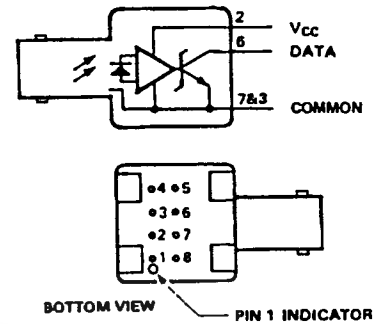
The HFBR-24X2 fiber optic receiver is designed to operate with the Hewlett-Packard HFBR-14XX fiber optic transmitter and 50/125 μm , 62.5/125 μm , 100/140 μm , and 200 μm HCS® fiber optic cable. Consistent coupling into the receiver is assured by the lensed optical system (Figure 1). Response does not vary with fiber size $\leq 0.100 \mu\text{m}$.

The HFBR-24X2 receiver incorporates an integrated photo IC containing a photodetector and dc amplifier driving an open-collector Schottky output

transistor. The HFBR-24X2 is designed for direct interfacing to popular logic families. The absence of an internal pull-up resistor allows the open-collector output to be used with logic families such as CMOS requiring voltage excursions much higher than V_{CC} .

Both the open-collector "Data" output Pin 6 and V_{CC} Pin 2 are referenced to "Com" Pin 3, 7. The "Data" output allows busing, strobing and wired "OR" circuit configurations. The transmitter is designed to operate from a single +5 V supply. It is essential that a bypass capacitor (0.1 μF ceramic) be connected from Pin 2 (V_{CC}) to Pin 3 (circuit common) of the receiver.

Housed Product



PIN	FUNCTION
1†	N.C.
2	V_{CC} (5 V)
3*	COMMON
4†	N.C.
5†	N.C.
6	DATA
7*	COMMON
8†	N.C.

*PINS 3 AND 7 ARE ELECTRICALLY CONNECTED TO HEADER
 †PINS 1, 4, 5, AND 8 ARE ELECTRICALLY CONNECTED

Unhoused Product



PIN	FUNCTION
1	V_{CC} (5 V)
2	COMMON
3	DATA
4	COMMON

Absolute Maximum Ratings

Parameter	Symbol	Min.	Max.	Units	Reference
Storage Temperature	T_S	-55	+85	$^{\circ}\text{C}$	
Operating Temperature	T_A	-40	+85	$^{\circ}\text{C}$	
Lead Soldering Cycle	Temp.		+260	$^{\circ}\text{C}$	Note 1
	Time		10	sec	
Supply Voltage	V_{CC}	-0.5	7.0	V	
Output Current	I_O		25	mA	
Output Voltage	V_O	-0.5	18.0	V	
Output Collector Power Dissipation	P_{OAV}		40	mW	
Fan Out (TTL)	N		5		Note 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical/Optical Characteristics -40°C to +85°C unless otherwise specified

Fiber sizes with core diameter $\leq 100 \mu\text{m}$ and $\text{NA} \leq 0.35$, $4.75 \text{ V} \leq V_{\text{CC}} \leq 5.25 \text{ V}$

Parameter	Symbol	Min.	Typ. ^[3]	Max.	Units	Conditions	Reference
High Level Output Current	I_{OH}		5	250	μA	$V_{\text{O}} = 18$ $P_{\text{R}} < -40 \text{ dBm}$	
Low Level Output Voltage	V_{OL}		0.4	0.5	V	$I_{\text{O}} = 8 \text{ mA}$ $P_{\text{R}} > -24 \text{ dBm}$	
High Level Supply Current	I_{CCH}		3.5	6.3	mA	$V_{\text{CC}} = 5.25 \text{ V}$ $P_{\text{R}} < -40 \text{ dBm}$	
Low Level Supply Current	I_{CCL}		6.2	10	mA	$V_{\text{CC}} = 5.25 \text{ V}$ $P_{\text{R}} > -24 \text{ dBm}$	
Equivalent N.A.	NA		0.50				
Optical Port Diameter	D		400		μm		Note 4

Dynamic Characteristics

-40°C to +85°C unless otherwise specified; $4.75 \text{ V} \leq V_{\text{CC}} \leq 5.25 \text{ V}$; $\text{BER} \leq 10^{-9}$

Parameter	Symbol	Min.	Typ. ^[3]	Max.	Units	Conditions	Reference
Peak Optical Input Power Logic Level HIGH	P_{RH}			-40	dBm pk	$\lambda_{\text{P}} = 820 \text{ nm}$	Note 5
				0.1	$\mu\text{W pk}$		
Peak Optical Input Power Logic Level LOW	P_{RL}	-25.4		-9.2	dBm pk	$T_{\text{A}} = +25^{\circ}\text{C}$, $I_{\text{OL}} = 8 \text{ mA}$	Note 5
		2.9		120	$\mu\text{W pk}$		
		-24.0		-10.0	dBm pk	$I_{\text{OL}} = 8 \text{ mA}$	
		4.0		100	$\mu\text{W pk}$		
Propagation Delay LOW to HIGH	t_{PLHR}		65		ns	$T_{\text{A}} = 25^{\circ}\text{C}$, $P_{\text{R}} = -21 \text{ dBm}$, Data Rate = 5 MBd	Note 6
Propagation Delay HIGH to LOW	t_{PHLR}		49		ns		

Notes:

- 2.0 mm from where leads enter case.
- 8 mA load (5 x 1.6 mA), $R_{\text{L}} = 560 \Omega$.
- Typical data at $T_{\text{A}} = 25^{\circ}\text{C}$, $V_{\text{CC}} = 5.0 \text{ Vdc}$.
- D is the effective diameter of the detector image on the plane of the fiber face. The numerical value is the product of the actual detector diameter and the lens magnification.
- Measured at the end of 100/140 μm fiber optic cable with large area detector.
- Propagation delay through the system is the result of several sequentially-occurring phenomena. Consequently it is a combination of data-rate-limiting effects and of transmission-time effects. Because of this, the data-rate limit of the system must be described in terms of time differentials between delays imposed on falling and rising edges.
- As the cable length is increased, the propagation delays increase at 5 ns per meter of length. Data rate, as limited by pulse width distortion, is not affected by increasing cable length if the optical power level at the receiver is maintained.

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HFBR-24X6 Low-Cost 125 MHz Receiver

Description

The HFBR-24X6 fiber optic receiver is designed to operate with the Hewlett-Packard HFBR-14XX fiber optic transmitters and 50/125 μm , 62.5/125 μm , 100/140 μm and 200 μm HCS® fiber optic cable. Consistent coupling into the receiver is assured by the lensed optical system (Figure 1). Response does not vary with fiber size for core diameters of 100 μm or less.

The receiver output is an analog signal which allows follow-on circuitry to be optimized for a variety of distance/data rate requirements. Low-cost external components can be used to convert the analog output to logic compatible signal levels for various data formats and data rates up to 175 MBd. This distance/data rate tradeoff results in increased optical power budget at lower data rates which can be used for additional distance or splices.

The HFBR-24X6 receiver contains a PIN photodiode and low noise

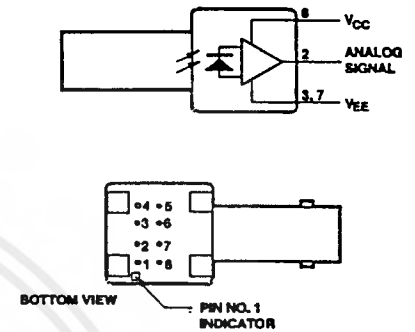
transimpedance pre-amplifier integrated circuit. The HFBR-24X6 receives an optical signal and converts it to an analog voltage. The output is a buffered emitter-follower. Because the signal amplitude from the HFBR-24X6 receiver is much larger than from a simple PIN photodiode, it is less susceptible to EMI, especially at high signaling rates. For very noisy environments, the conductive or metal port option is recommended. A receiver dynamic range of 23 dB over temperature is achievable (assuming 10^{-9} BER).

The frequency response is typically dc to 125 MHz. Although the HFBR-24X6 is an analog receiver, it is compatible with digital systems. Please refer to Application Bulletin 78 for simple and inexpensive circuits that operate at 155 MBd or higher.

The recommended ac coupled receiver circuit is shown in Figure 12. It is essential that a 10 ohm resistor be connected between pin 6 and the power supply, and a 0.1 μF ceramic bypass capacitor be connected between the power supply and ground. In addition, pin

6 should be filtered to protect the receiver from noisy host systems. Refer to AN 1038, 1065, or AB 78 for details.

Housed Product

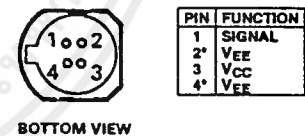


PIN	FUNCTION
1†	N.C.
2	SIGNAL
3*	VEE
4†	N.C.
5†	N.C.
6	VCC
7*	VEE
8†	N.C.

* PINS 3 AND 7 ARE ELECTRICALLY CONNECTED TO THE HEADER.

† PINS 1, 4, 5, AND 8 ARE ISOLATED FROM THE INTERNAL CIRCUITRY, BUT ARE ELECTRICALLY CONNECTED TO EACH OTHER.

Unhoused Product



PIN	FUNCTION
1	SIGNAL
2*	VEE
3	VCC
4*	VEE

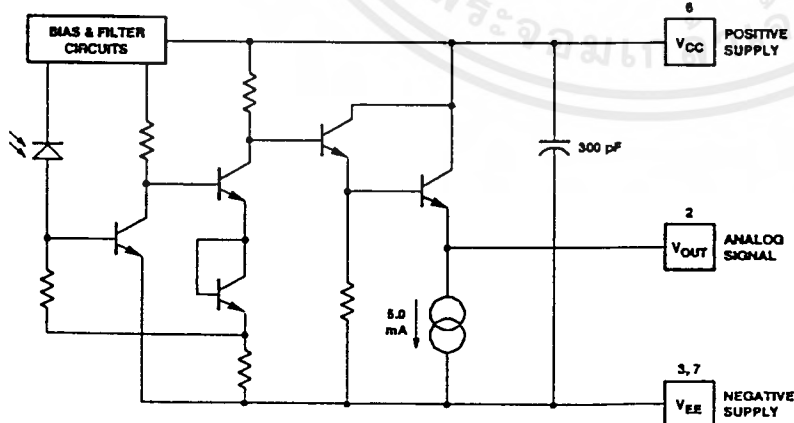


Figure 11. Simplified Schematic Diagram.

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Parameter	Symbol	Min.	Max.	Units	Reference
Storage Temperature	T_S	-55	+85	°C	
Operating Temperature	T_A	-40	+85	°C	
Lead Soldering Cycle	Temp.		+260	°C	Note 1
	Time		10	s	
Supply Voltage	V_{CC}	-0.5	6.0	V	
Output Current	I_O		25	mA	
Signal Pin Voltage	V_{SIG}	-0.5	V_{CC}	V	

Electrical/Optical Characteristics -40°C to +85°C; 4.75 V ≤ Supply Voltage ≤ 5.25 V,
 $R_{LOAD} = 511 \Omega$, Fiber sizes with core diameter ≤ 100 μm, and N.A. ≤ 0.35 unless otherwise specified

Parameter	Symbol	Min.	Typ. ^[2]	Max.	Units	Conditions	Reference
Responsivity	R_p	5.3	7	9.6	mV/μW	$T_A = 25^\circ\text{C}$ @ 820 nm, 50 MHz	Note 3, 4 Figure 16
		4.5		11.5	mV/μW	@ 820 nm, 50 MHz	
RMS Output Noise Voltage	V_{NO}		0.40	0.59	mV	Bandwidth Filtered @ 75 MHz $P_R = 0 \mu\text{W}$	Note 5
				0.70	mV	Unfiltered Bandwidth $P_R = 0 \mu\text{W}$	Figure 13
Equivalent Input Optical Noise Power (RMS)	P_N		-43.0	-41.4	dBm	Bandwidth Filtered @ 75 MHz	
			0.050	0.065	μW		
Optical Input Power (Overdrive)	P_R			-7.6	dBm pk	$T_A = 25^\circ\text{C}$	Figure 14 Note 6
				175	μW pk		
				-8.2	dBm pk		
				150	μW pk		
Output Impedance	Z_o		30		Ω	Test Frequency = 50 MHz	
dc Output Voltage	$V_{o\ dc}$	-4.2	-3.1	-2.4	V	$P_R = 0 \mu\text{W}$	
Power Supply Current	I_{EE}		9	15	mA	$R_{LOAD} = 510 \Omega$	
Equivalent N.A.	NA		0.35				
Equivalent Diameter	D		324		μm		Note 7

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dynamic Characteristics -40°C to +85°C; 4.75 V ≤ Supply Voltage ≤ 5.25 V; R_{LOAD} = 511 Ω, C_{LOAD} = 5 pF unless otherwise specified

Parameter	Symbol	Min.	Typ. ^[2]	Max.	Units	Conditions	Reference
Rise/Fall Time 10% to 90%	t _r , t _f		3.3	6.3	ns	P _R = 100 μW peak	Figure 15
Pulse Width Distortion	PWD		0.4	2.5	ns	P _R = 150 μW peak	Note 8, Figure 14
Overshoot			2		%	P _R = 5 μW peak, t _r = 1.5 ns	Note 9
Bandwidth (Electrical)	BW		125		MHz	-3 dB Electrical	
Bandwidth - Rise Time Product			0.41		Hz • s		Note 10

Notes:

- 2.0 mm from where leads enter case.
- Typical specifications are for operation at T_A = 25°C and V_{CC} = +5 V dc.
- For 200 μm HCS fibers, typical responsivity will be 6 mV/μW. Other parameters will change as well.
- Pin #2 should be ac coupled to a load ≥ 510 ohm. Load capacitance must be less than 5 pF.
- Measured with a 3 pole Bessel filter with a 75 MHz, -3 dB bandwidth. Recommended receiver filters for various bandwidths are provided in Application Bulletin 78.
- Overdrive is defined at PWD = 2.5 ns.
- D is the effective diameter of the detector image on the plane of the fiber face. The numerical value is the product of the actual detector diameter and the lens magnification.
- Measured with a 10 ns pulse width, 50% duty cycle, at the 50% amplitude point of the waveform.
- Percent overshoot is defined as:

$$\left(\frac{V_{PK} - V_{100\%}}{V_{100\%}} \right) \times 100\%$$
- The conversion factor for the rise time to bandwidth is 0.41 since the HFBR-24X6 has a second order bandwidth limiting characteristic.

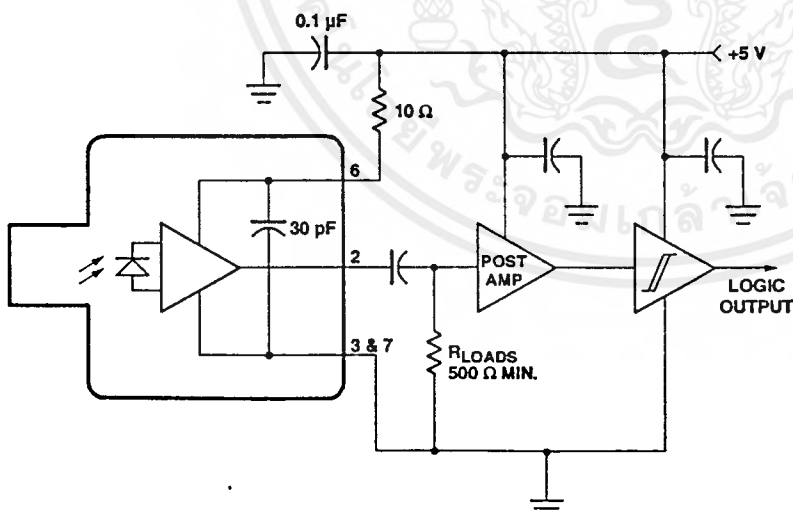


Figure 12. Recommended ac Coupled Receiver Circuit. (See AB 78 and AN 1038 for more information.)

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

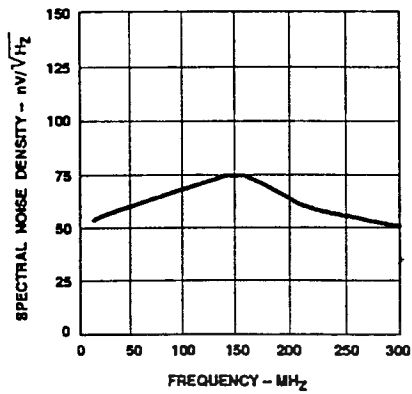


Figure 13. Typical Spectral Noise Density vs. Peak Input Power.

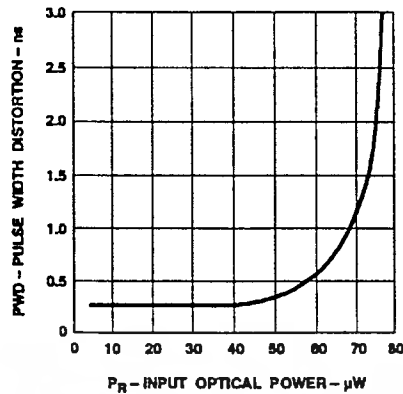


Figure 14. Typical Pulse Width Density vs. Frequency.

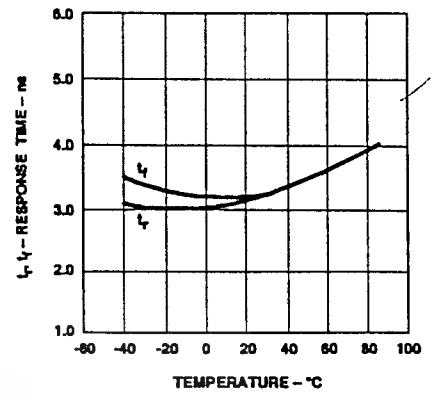


Figure 15. Typical Rise and Fall Times vs. Temperature.

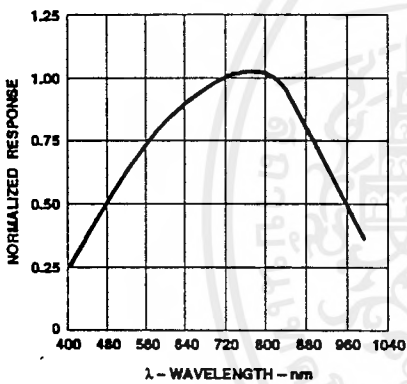
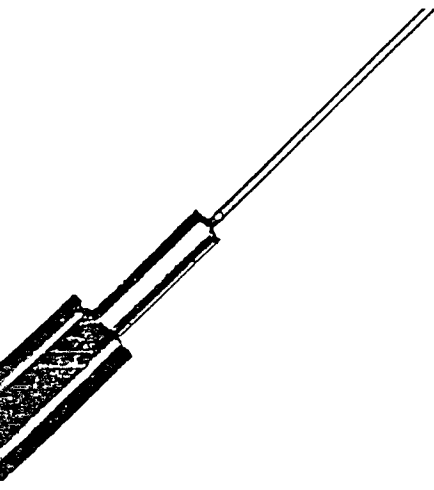


Figure 16. Receiver Spectral Response Normalized to 820 nm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Optical fiber



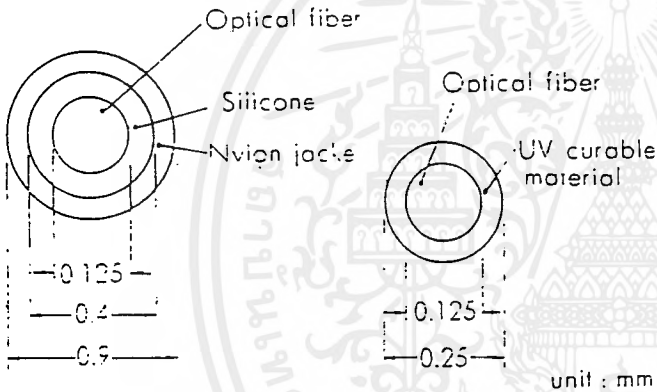
Optical fibers consist of a silica glass covered with a silicone buffer layer and a Nylon jacket.

Designation

SM · 10/125 · 05 · UV

1
 2
 3
 4
 5

Structure



① Nylon jacket fiber

② UV curable material coated fiber

- 1** Optical fiber type
DSM : Dispersion shifted single mode type ($\lambda = 1.55\mu\text{m}$)
SM : Single mode type ($\lambda = 1.3\mu\text{m}$)
G : Gradec index type
- 2** Core (Mode field) diameter
- 3** Cladding diameter
- 4** Attenuation (dB/km)
- 5** UV curable material coat type

Mechanical properties

Item	Property
Proof level	0.5% × 1sec
Permissible bending radius	min.30mm

Specifications

Fiber type	Designation	Coating	Core dia. (μm)	Cladding dia. (μm)	Wavelength (μm)	Attenuation (dB/km)	Dispersion (ps/km·nm)	Bandwidth (MHz·km)	Numerical Aperture	Weight (kg/km)
DSM	DSM·8/125·03	① Silicone + Nylon (0.9mm ϕ) or ② UV curable material (0.25mm ϕ)	8*	125	1.55	0.3	max.3.5 (1.525~1.575 μm)	—	—	① 0.7 or ② 0.07
SM	SM·10/125·05		9.5*	125	1.3	0.5	max.3.5 (1.285~1.330 μm)	—	—	
GI	G·50/125·1005	50	125	1.3	1.0	—	500	0.2		
	G·50/125·1002	50	125	1.3	1.0	—	200	0.2		
GI	G·50/125·3005	50	125	0.85	3.0	—	500	0.2		
	G·50/125·3002	50	125	0.85	3.0	—	200	0.2		

* : Mode field diameter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Optical fiber cord

Optical fiber cords are composed of an optical fiber or an optical fiber ribbon surrounded by an aramid yarn and covered with PVC sheath

They are very durable. These cords are generally used with connectors for indoor use and interface wiring for short distances.

Designation:

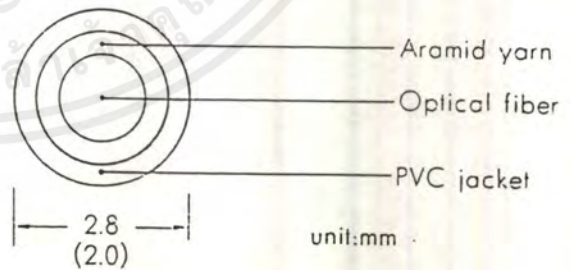
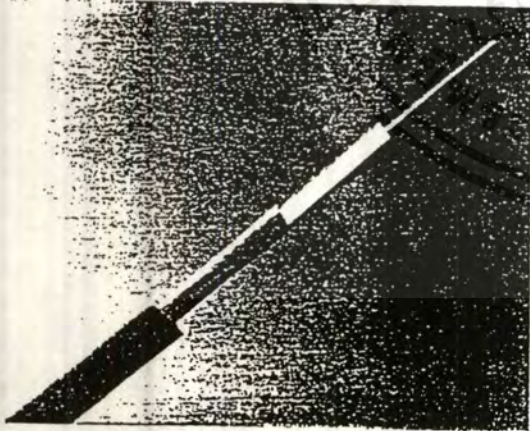
SMC • 10/125 • 05-4T

1
2
3
4
5
6

- 1** Optical fiber type
DSM : Dispersion shifted single mode type
($\lambda = 1.55\mu\text{m}$)
SM : Single mode type ($\lambda = 1.3\mu\text{m}$)
G : Graded index type
- 2** Cord
- 3** Core (Mode field) diameter
- 4** Cladding diameter
- 5** Attenuation
- 6** Cord type
Blank : Single cord
2R : Twin cord
4T : Ribbon cord
S : Thin single cord

Structure

Single optical fiber cord

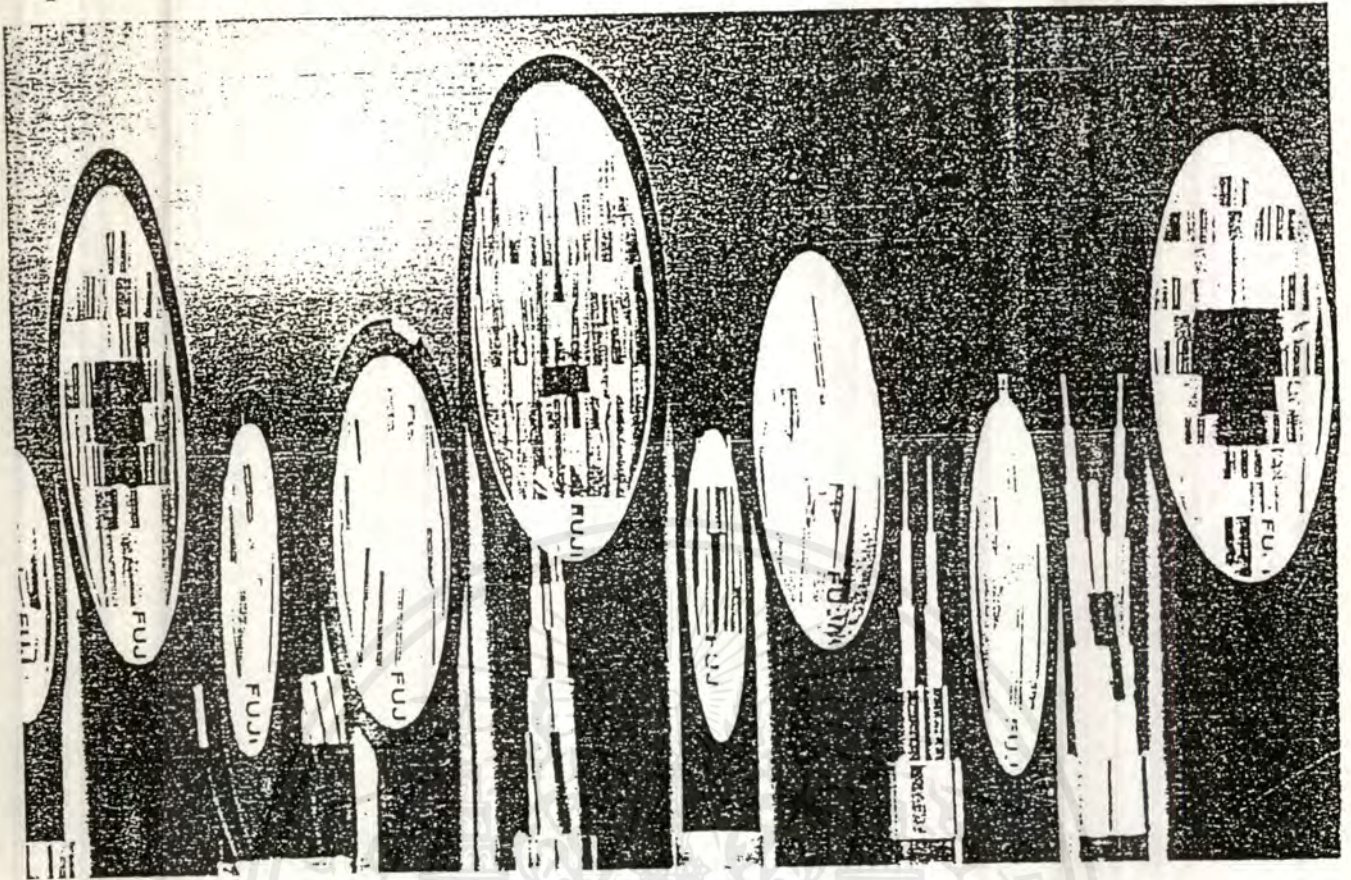


Designation	Cord diameter	Weight	Permissible tensile force	Permissible bending radius
DSMC•8/125•03	2.8mm (2.0mm)	7kg/km (4kg/km)	max.100N	min.30mm
SMC•10/125•05				
GC•50/125•1002				
GC•50/125•3002				

() : Value of thin single cord

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Optical Fiber Cables for Telecommunication



Features

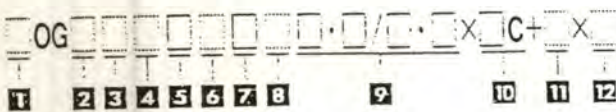
The cable central strength member protects the optical fibers from tensile stress during installation.

FUJIKURA optical fiber cables maintain good telecommunication characteristics for long terms.

FUJIKURA optical fiber cables are widely selectable for many purposes.

- 5** Cable core construction
 - Blank Layered type
 - "U" Unit type
 - "S" Slotted type
 - "L" Loose tube type
- 6** "JF" Jelly filled type
- 7** Cable sheath type
 - "LAP" Laminated aluminium polyethylene
 - "E" Polyethylene
 - "V" PVC
- 8** Optional
 - "-CM" Corrugated metal armored
 - "-SS" Self supporting
 - "-W" Colored sheath
- 9** Optical fiber type
- 10** Number of optical fiber core
- 11** Copper wire size
- 12** Number of copper wire
 - "□C" Single core
 - "□P" Pair
 - "□Q" Quad

Designation

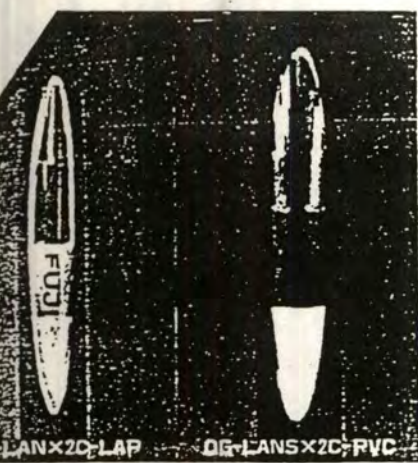


□ Means optional design

Ex. FR-OGJFLAP SM • 10/125 • 05 × 48C

- 1** "FR-" Flame retardant type.
- 2** "NM" Non-metallic type.
- 3** "T" Ribbon fiber type.
- 4** "C" Cord type

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

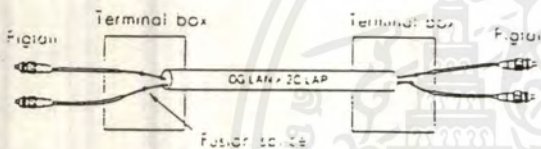


Standard optical fiber cable For LAN OG-LAN series

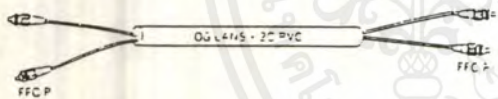
OG-LAN Cables are convenient for optical Local Area Networks and several kinds of links. Standard items are always in stock for fast delivery and cheaper than ordinary cables.

Application

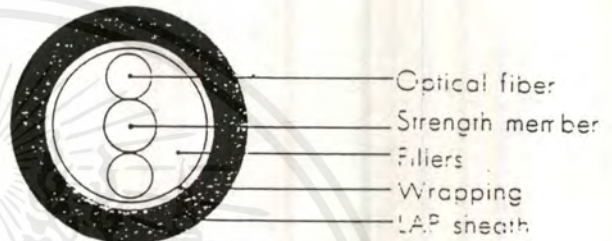
- (EX.1) OG-LAN x 2C-LAP (Field splice)



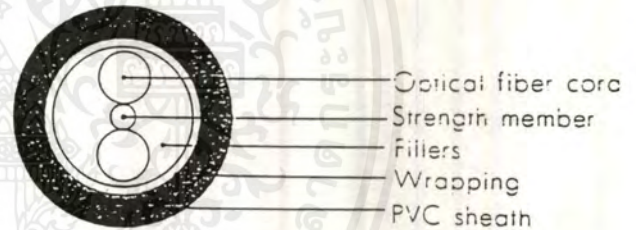
- (EX.2) OG-LANS x 2C-PVC (With connectors)



Structure



OG-LAN x 2C-LAP

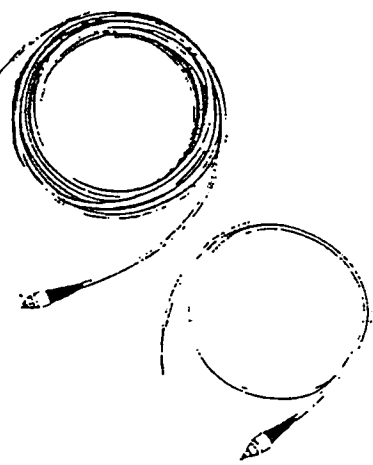


OG-LANS x 2C-PVC

Specifications

	OG-LAN x 2C-LAP	OG-LANS x 2C-PVC
Fiber type	G·50/125·3002	G·50/125·3002
Number of fibers	2	2
Cable diameter	9mm	11mm
Weight	60kg/km	110kg/km
Permissible tensile force	max. 800N	max. 300N
Permissible bending radius	min. 90mm	min. 110mm
Permissible compression stress	max. 1000N/50mm	max. 750N/50mm
Standard length	200m, 500m, 1000m	100m, 200m
Sheath	LAP	PVC
Use	General	Short distance with connectors

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Pig-tail, jumper cord

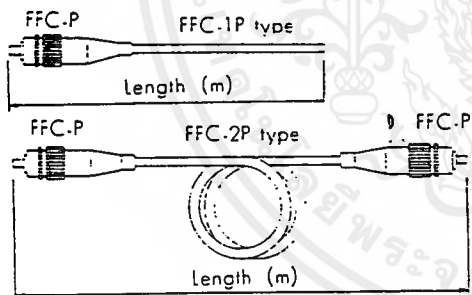
Connector terminated optical fiber cords for terminating and interconnecting between testing and other equipments.

Features

- Strain-resistant and pressure-resistant.
- High performance to repeated bending.
- Easy to connect and disconnect, and it is easily repeatable.

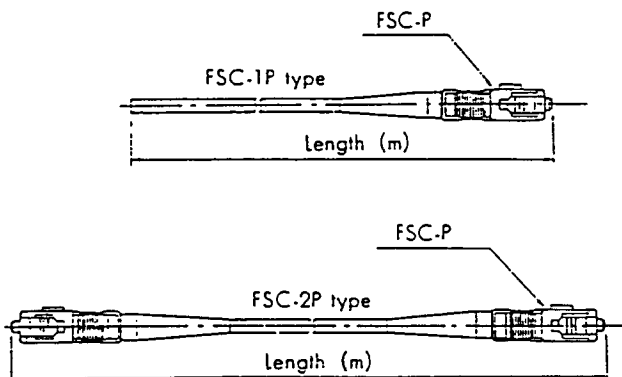
Construction

Type of FFC-P connector



Standard length: 2m, 5m

Type of FSC-P connector



Designation

FFC-1P-PC()M-

Type of optical fiber cord None : GC • 50/125 SM : SMC • 10/125
Length of optical fiber cord. Standard length 1P type 2m,5m : 2P type 2m,5m
Polishing method None: flat PN: Angular PC: Convex
P : Multi-mode PS : Single-mode
1 : One end terminated 2 : Both ends terminated
Type of optical connector plug FFC-P FSC-P

Specifications

Fiber cord length	Polishing method	Transmission Loss	
		Pig-tail cord	Jumper cord
<10m	Flat/Angular	max.0.7dB	max.1.4dB
	Convex	max.0.5dB	max.1.0dB
≥10m	Flat/Angular	max.0.7+fiber loss	max.1.4+fiber loss
	Convex	max.0.5+fiber loss	max.1.0+fiber loss

※Note : Please consult other connectors.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

CMOS Video Speed 6-Bit Flash Analog-to-Digital Converter

For Use in Low-Power Consumption, High-Speed
Digitization Applications

Features:

- CMOS low power with speed
- Parallel conversion technique
- 15-MHz sampling rate (66-ns conversion time)
- 6-bit latched 3-state output with overflow bit
- $\pm 1/2$ LSB accuracy
- Single supply voltage (3 to 10 V)
- 2 units in series allow 7-bit output
- 2 units in parallel allow 30-MHz sampling rate
- Internal V_{REF} with ext V_{REF} option
- Available with EVP processing for improved reliability

The RCA-CA3300 types are CMOS 50-mW parallel (FLASH) analog-to-digital converters designed for applications demanding both low-power consumption and high-speed digitization.

The CA3300 types operate over a wide full-scale input-voltage range of 2.4 volts up to the dc supply voltage with maximum power consumption as low as 50 to 200 mW, depending upon the clock frequency selected. When operated from a 5-volt supply at a clock frequency of 11 MHz, the power consumption of the CA3300 is less than 50 mW. When operated from an 8-volt supply at a frequency of 15 MHz, the power consumption is less than 150 mW.

The intrinsic high conversion rate makes the CA3300 types ideally suited for digitizing high-speed signals. The overflow bit makes possible the connection of two or more CA3300's in series to increase the resolution of the conversion system. A series connection of two CA3300's may be used to produce a 7-bit high-speed converter. Operation of two CA3300's in parallel doubles the conversion speed (i.e., increases the sampling rate from 15 to 30 MHz). CA3300's in parallel may be combined with a high-speed 6-bit D/A converter, a binary adder, control logic, and an op amp to form a very-high-speed A/D converter.

Sixty-four paralleled auto-balanced voltage comparators measure the input voltage with respect to a known reference to produce the parallel-bit outputs in the CA3300. Sixty-three comparators are required to quantize all input voltage levels in this 6-bit converter, and the additional comparator is required for the overflow bit.

The CA3300 types are available as follows: Types CA3300D and CA3300DX in an 18-lead dual-in-line ceramic package (D suffix), types CA3300E and CA3300CE in an 18-lead dual-in-line plastic package (E suffix), or in chip form (H suffix). The CA3300DX offers the additional advantage of improved reliability as a result of EVP (Extra Value Program) processing. For further information on EVP, see RCA publication EVP-300B or contact your RCA representative.

Applications:

- The CA3300 types are especially suited for high-speed conversion applications where low power is also important
- TV video digitizing (industrial/security)
- High-speed A/D conversion
- Ultrasound signature analysis
- Transient signal analysis
- High-energy physics' research
- High-speed oscilloscope storage/display
- General-purpose hybrid ADC's
- Optical character recognition
- Radar pulse analysis
- Motion signature analysis



92CS-32263RM

TERMINAL ASSIGNMENT

File Number 1316

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

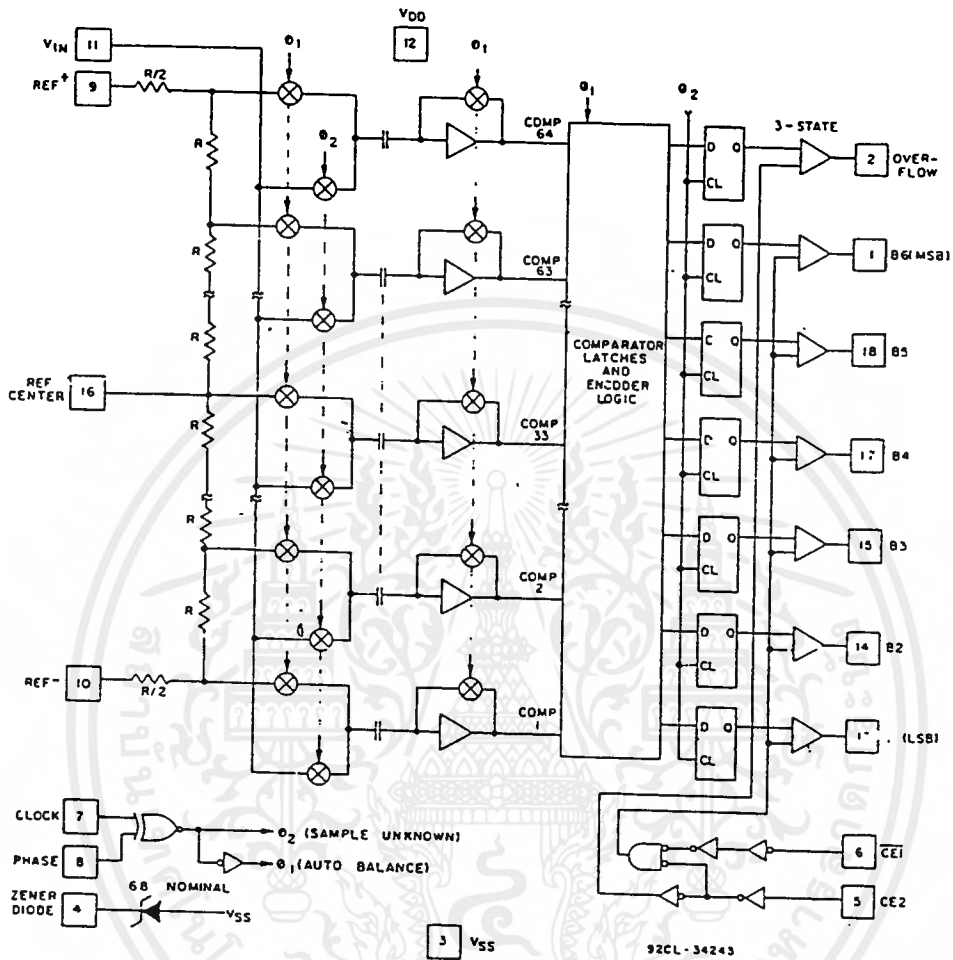


Fig. 1 - Block diagram for the CA3300.

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY VOLTAGE RANGE (V_{DD}) (VOLTAGE REFERENCED TO V_{SS} TERMINAL)	-0.5 to 10 V
INPUT VOLTAGE RANGE ALL INPUTS EXCEPT ZENER (PIN 4)	-0.5 to $V_{DD} + 0.5$ V
DC INPUT CURRENT CLK, PH, $\overline{CE1}$, CE2, V_{in}	± 10 mA
POWER DISSIPATION PER PACKAGE (P_D) FOR $T_A = -55$ to -55°C FOR $T_A = -55^\circ\text{C}$ to -125°C	315 mW Derate linearly at 3.3 mW/ $^\circ\text{C}$
TEMPERATURE RANGE OPERATING (CA3300DX, Refer to Fig. 3) OPERATING (CA3300D, E, CE) STORAGE	-55 to $+125^\circ\text{C}$ -40 to $+85^\circ\text{C}$
LEAD TEMPERATURE (DURING SOLDERING) At distance $1/16 \pm 1/32$ in. (1.59 ± 0.79 mm) from case for 10 s max.	$+265^\circ\text{C}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

ELECTRICAL CHARACTERISTICS

CHARACTERISTIC	TEST CONDITIONS @ 25°C	LIMITS			UNITS
		CA3300D, DX, E			
		MIN.	TYP.	MAX.	
Resolution		—	—	6	Bits
Linearity Error	$V_{DD}=8\text{ V}$, $V_{REF}=7.68\text{ V}$ CLK=15 MHz, gain adjusted	—	± 0.5	± 0.8	LSB
Differential Linearity Error	$V_{DD}=8\text{ V}$, $V_{REF}=7.68\text{ V}$ CLK=15 MHz	—	± 0.5	± 0.8	
Quantizing Error		$-\frac{1}{2}$	—	$\frac{1}{2}$	
Analog Input:	$V_{DD}=8\text{ V}$				
Full Scale Range	CLK=15 MHz	2.4	—	$V_{DD}+0.5$	V
Input Capacitance		—	50	—	pF
Input Current		—	600	1000	μA
Gain Temperature Coefficient	$V_{DD}=8\text{ V}$, CLK=15 MHz	—	0.016	—	LSB/°C
Maximum Conversion Speed	$V_{DD}=5\text{ V}$ $V_{DD}=8\text{ V}$	— 15M	12M 19M	— —	SPS
Device Current (Excludes I_{REF} , I_Z)	$V_{DD}=5\text{ V}$ (CLK=11 MHz) $V_{DD}=8\text{ V}$ (CLK=15 MHz) $V_{DD}=5\text{ V}$ (Auto Balance State) $V_{DD}=8\text{ V}$ (Auto Balance State)	— — — —	7 22 6.4 24	— — 16 40	mA
Ladder Impedance		1000	1400	1800	Ω
Digital Inputs:					
Low Voltage	$V_{DD}=5\text{ V}$ $V_{DD}=8\text{ V}$	— —	— —	1.5 2.5	V
High Voltage	$V_{DD}=5\text{ V}$ $V_{DD}=8\text{ V}$	3.5 5.5	— —	— —	V
Input Current	$V_{DD}=8\text{ V}$	—	± 1	—	μA
Digital Outputs:					
Output Low (Sink) Current	$V_{DD}=5\text{ V}$, $V_O=0.4\text{ V}$ $V_{DD}=8\text{ V}$, $V_O=0.5\text{ V}$	1.6 3.2	10 15	— —	mA
Output High (Source) Current	$V_{DD}=5\text{ V}$, $V_O=4.6\text{ V}$ $V_{DD}=8\text{ V}$, $V_O=7.5\text{ V}$	-0.8 -1.6	6 9	— —	
Zener Voltage	$I_Z=10\text{ mA}$	6.2	6.8	7.4	V
Zener Dynamic Impedance	$I_Z=10\text{ mA}$	—	10	30	Ω
Zener Temperature Coefficient		—	0.5	—	mV/°C
Digital Output Delay, t_d	$V_{DD}=8\text{ V}$	—	20	—	ns
Aperture Time	$V_{DD}=8\text{ V}$	—	25	—	

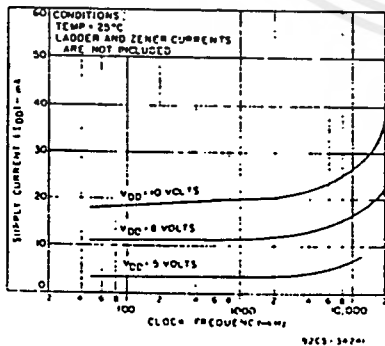


Fig. 2 - Typical current drain versus sampling rate as a function of supply voltage.

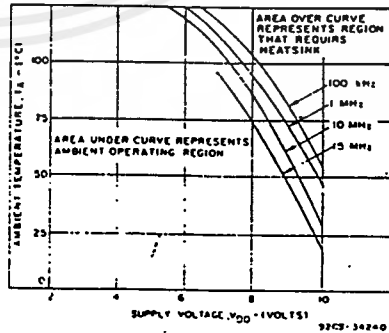


Fig. 3 - Maximum ambient temperature versus supply voltage. (Above curve includes ladder dissipation but not the zener dissipation.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

ELECTRICAL CHARACTERISTICS

CHARACTERISTIC	TEST CONDITIONS @ 25°C	LIMITS			UNITS
		CA3300CE			
		MIN.	TYP.	MAX.	
Resolution		—	—	6	Bits
Linearity Error	V _{DD} =8 V, V _{REF} =7.68 V CLK=9 MHz, gain adjusted	—	±0.5	±0.8	LSB
Differential Linearity Error	V _{DD} =8 V, V _{REF} =7.68 V CLK=9 MHz	—	±0.5	±0.8	
Quantizing Error		-½	—	½	
Analog Input:	V _{DD} =8 V				
Full Scale Range	CLK=9 MHz	2.4	—	V _{DD} +0.5	V
Input Capacitance		—	50	—	pF
Input Current		—	450	1000	µA
Gain Temperature Coefficient	V _{DD} =8 V, CLK=9 MHz	—	0.016	—	LSB/°C
Maximum Conversion Speed	V _{DD} =5 V	6M	—	—	SPS
	V _{DD} =8 V	9M	19M	—	
Device Current (Excludes I _{REF} , I _Z)	V _{DD} =5 V (CLK=7 MHz)	—	4	—	mA
	V _{DD} =8 V (CLK=9 MHz)	—	12	—	
	V _{DD} =5 V (Auto Balance State)	—	6.4	16	
	V _{DD} =8 V (Auto Balance State)	—	24	40	
Ladder Impedance		1000	1400	1800	Ω
Digital Inputs:					
Low Voltage	V _{DD} =5 V	—	—	1.5	V
	V _{DD} =8 V	—	—	2.5	
High Voltage	V _{DD} =5 V	3.5	—	—	V
	V _{DD} =8 V	5.5	—	—	
Input Current	V _{DD} =8 V	—	±1	—	µA
Digital Outputs:					
Output Low (Sink) Current	V _{DD} =5 V, V _O =0.4 V	1.6	10	—	mA
Output High (Source) Current	V _{DD} =8 V, V _O =0.5 V	3.2	15	—	
	V _{DD} =5 V, V _O =4.6 V	-0.8	6	—	
	V _{DD} =8 V, V _O =7.5 V	-1.6	9	—	
Zener Voltage	I _Z =10 mA	6.2	6.8	7.4	V
Zener Dynamic Impedance	I _Z =10 mA	—	10	30	Ω
Zener Temperature Coefficient		—	0.5	—	mV/°C
Digital Output Delay, t _d	V _{DD} =6 V	—	20	—	ns
Aperture Time	V _{DD} =8 V	—	25	—	

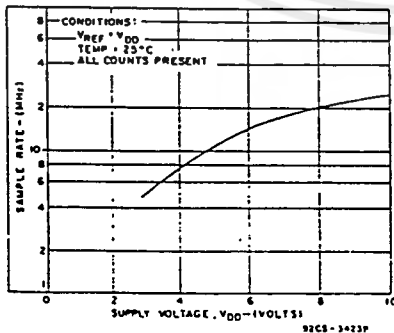


Fig. 4 - Typical maximum sample rate versus supply voltage.

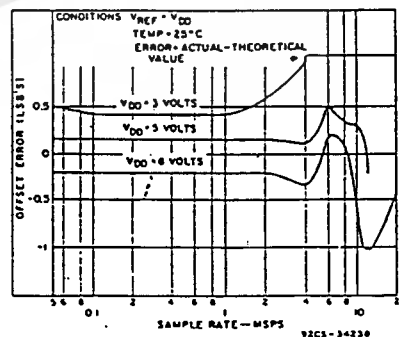


Fig. 5 - Typical offset error versus sample rate as a function of supply voltage. (See literature for offset trim.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

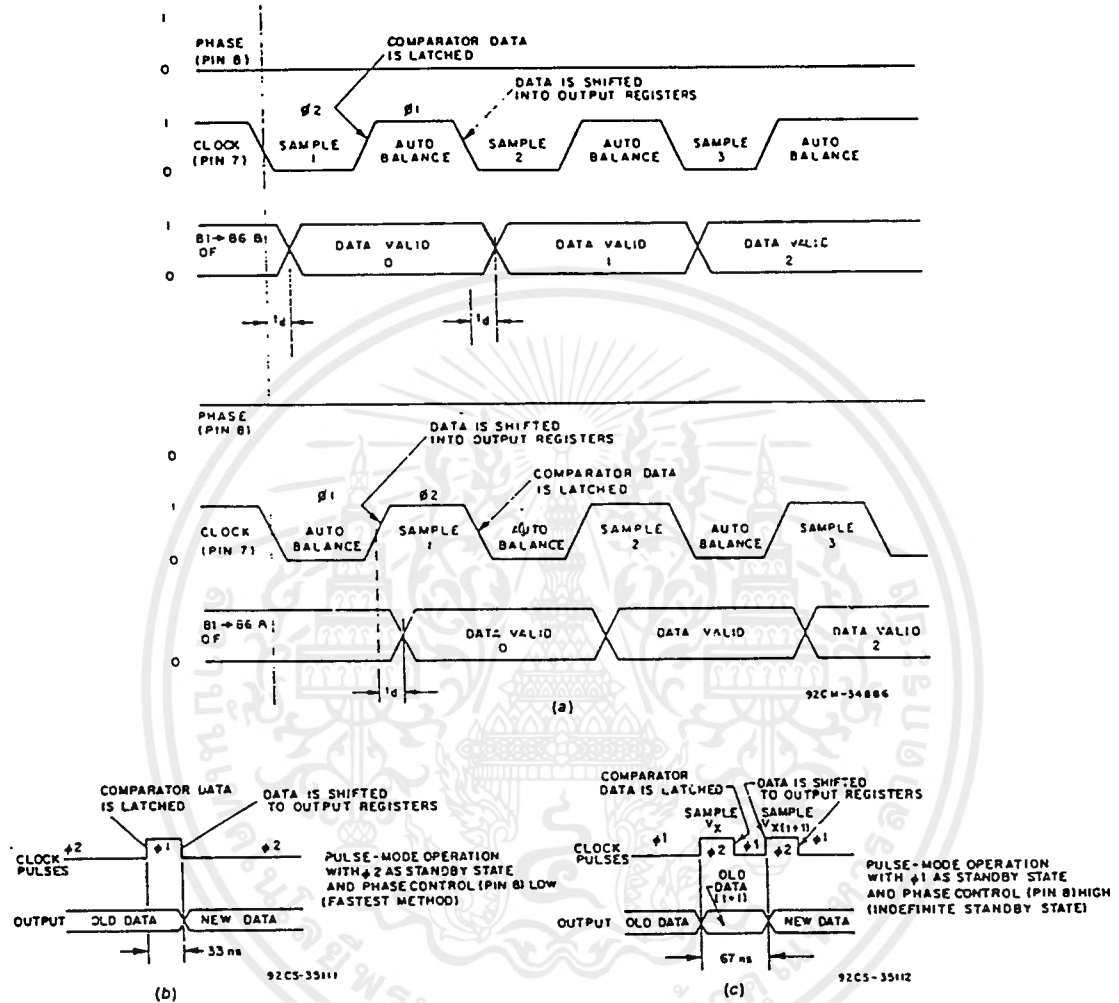


Fig. 6 - Timing diagrams for the CA3300.

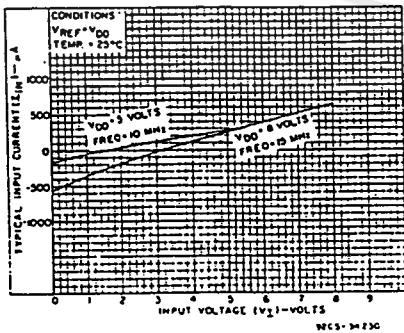


Fig. 7 - Typical input current versus input voltage as a function of supply voltage.

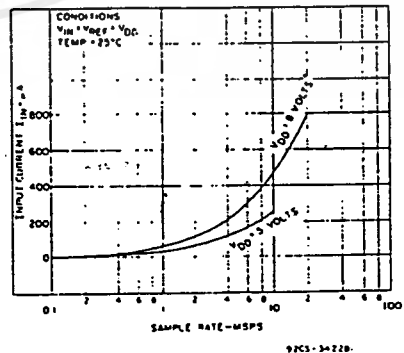


Fig. 8 - Typical input current versus sample rate as a function of supply voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

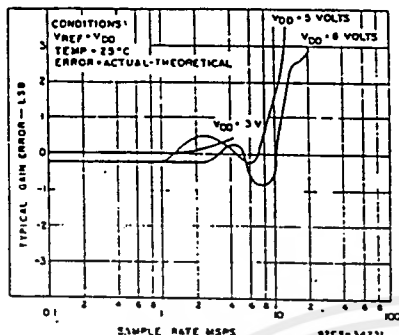


Fig. 9 - Typical gain error versus sample rate as a function of supply voltage. (See literature for gain trim.)

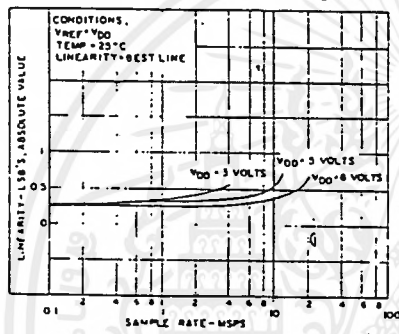


Fig. 10 - Typical linearity versus sample rate as a function of supply voltage.

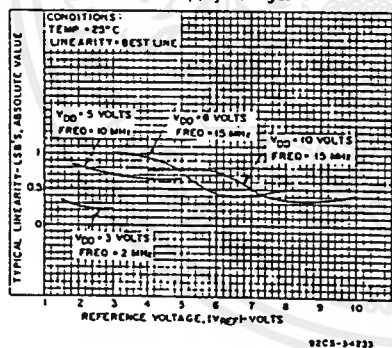


Fig. 11 - Typical linearity versus reference voltage as a function of supply voltage.

Device Operation

A sequential parallel technique is used by the CA3300 converter to obtain its high-speed operation. The sequence consists of the "Auto Balance" phase $\phi 1$ and the "Sample Unknown" phase $\phi 2$. (Refer to the circuit diagram.) Each conversion takes one clock cycle. With the phase control (pin 8) low, the "Auto Balance" ($\phi 1$) occurs during the High period of the clock cycle, and the "Sample Unknown" ($\phi 2$) occurs during the low period of the clock cycle.

During the "Auto Balance" phase, a transmission switch is used to connect each of 64 commutating capacitors to their

This device requires only a single phase clock. The terminology of $\phi 1$ and $\phi 2$ refers to the High and Low periods of the same clock.

associated ladder reference tap. Those tap voltages will be as follows:

$$V_{tap}(N) = [(V_{REF}/64) \times N] - [V_{REF}/(2 \times 64)]$$

$$= V_{REF}[(2N - 1)/128]$$

Where: $V_{tap}(n)$ = reference ladder tap voltage at point n

V_{REF} = voltage across R^- to R^+

N = tap number (1 through 64)

The other side of the capacitor is connected to a single stage amplifier whose output is shorted to its input by a switch. This biases the amplifier at its intrinsic trip point, which is approximately, $(V_{DD} - V_{SS})/2$. The capacitors now charge to their associated tap voltages, priming the circuit for the next phase.

In the "Sample Unknown" phase, all ladder tap switches are opened, the comparator amplifiers are no longer shorted, and V_{IN} is switched to all 64 capacitors. Since the other end of the capacitor is now looking into an effectively open circuit, any voltage that differs from the previous tap voltage will appear as a voltage shift at the comparator amplifiers. All comparators with tap voltages greater than V_{IN} will drive the comparator outputs to a "low" state, all comparators with tap voltage lower than V_{IN} will drive the comparator outputs to a "high" state.

The status of all these comparator amplifiers are stored at the end of this phase ($\phi 2$), by a secondary latching amplifier stage. Once latched, the status of the 64 comparators is decoded by a 64-to 7-bit decode array and the results are clocked into a storage register at the rising edge of the next $\phi 2$.

A 3-state buffer is used at the output of the 7 storage registers which are controlled by two chip-enable signals. $CE1$ will independently disable B1 through B6 when it is in a high state. $CE2$ will independently disable B1 through B6 and the OF buffers when it is in the low state.

To facilitate usage of this device a phase-control input is provided which can effectively complement the clock as it enters the chip. Also, an on-board zener is provided for use as a reference voltage.

Continuous Clock Operation

One complete conversion cycle can be traced through the CA3300 via the following steps. (Refer to timing diagram Fig. 6a.) With the phase control in a 'High' state, the rising edge of the clock input will start a "sample" phase. During this entire 'High' state of the clock, the 64 comparators will track the input voltage and the 64 latches will track the comparator outputs. At the falling edge of the clock, all 64 comparator outputs are captured by the 64 latches. This ends the "sample" phase and starts the "auto balance" phase for the comparators. During this 'Low' state of the clock the output of the latches propagates through the decode array and a 7-bit code appears at the D inputs of the output registers. On the next rising edge of the clock, this 7-bit code is shifted into the output registers and appears with time delay t_d as valid data at the output of the 3-state drivers. This also marks the start of a new "sample" phase, thereby repeating the conversion process for this next cycle.

Pulse Mode Operation

For sampling high-speed nonrecurrent or transient data, the converter may be operated in a pulse mode in one of two ways. The fastest method is to keep the converter in the Sample Unknown phase, $\phi 2$, during the standby state. The

CA3300

device can now be pulsed through the Auto Balance phase with as little as 33 ns. The analog value is captured on the leading edge of ϕ_1 and is transferred into the output registers on the trailing edge of ϕ_1 . We are now back in the standby state, ϕ_2 , and another conversion can be started within 33 ns, but not later than 5 μ s due to the eventual droop of the commutating capacitors. Another advantage of this method is that it has the potential of having the lowest power drain. The larger the time ratio between ϕ_2 and ϕ_1 , the lower the power consumption. (See timing diagram Fig. 6b.)

The second method uses the Auto Balance phase, ϕ_1 , as the standby state. In this state the converter can stay indefinitely waiting to start a conversion. A conversion is performed by strobing the clock input with two ϕ_2 pulses. The first pulse starts a Sample Unknown phase and captures the analog value in the comparator latches on the trailing edge. A second ϕ_2 pulse is needed to transfer the data into the output registers. This occurs on the leading edge of the second pulse. The conversion now takes place in 67 ns, but the repetition rate may be as slow as desired. The disadvantage to this method is the higher device dissipation due to the low ratio of ϕ_2 to ϕ_1 . (See timing diagram Fig. 6c.)

Increased Accuracy

In most cases the accuracy of the CA3300 should be sufficient without any adjustments. In applications where accuracy is of utmost importance, three adjustments can be made to obtain better accuracy: i.e., offset trim, gain trim, and midpoint trim.

Offset Trim

In general offset correction can be done in the preamp circuitry by introducing a dc shift to V_{IN} or by the offset trim of the op amp. When this is not possible the R^- (pin 10) input can be adjusted to produce an offset trim. The theoretical input voltage to produce the first transition is $\frac{1}{2}$ LSB. The equation is as follows:

$$V_{IN} (0 \text{ to } 1 \text{ transition}) = \frac{1}{2} \text{ LSB} = \frac{1}{2}(V_{REF}/64) \\ = V_{REF}/128$$

If V_{IN} for the first transition is less than the theoretical, then a single-turn 50-ohm pot connected between R^- and ground will accomplish the adjustment. Set V_{IN} to $\frac{1}{2}$ LSB and trim the pot until the 0 to 1 transition occurs.

If V_{IN} for the first transition is greater than the theoretical, then the 50-ohm pot should be connected between R^- and a negative voltage of about 2 LSB's. The trim procedure is as stated previously.

Gain Trim

In general the gain trim can also be done in the preamp circuitry by introducing a gain adjustment for the op amp. When this is not possible, then a gain adjustment circuit should be made to adjust the reference voltage. To perform this trim, V_{IN} should be set to the 63 to overflow transition. That voltage is $\frac{1}{2}$ LSB less than V_{REF} and is calculated as follows:

$$V_{IN} (63 \text{ to } 64 \text{ transition}) = V_{REF} - V_{REF}/128 \\ = V_{REF} (127/128)$$

To perform the gain trim, first do the offset trim and then apply the required V_{IN} for the 63 to overflow transition. Now adjust V_{REF} until that transition occurs on the outputs.

Midpoint Trim

The reference center (RC), pin 16, is available to the user as the approximate midpoint of the resistor ladder. The actual count that is brought out is count 33. To trim the midpoint,

the offset and gain trims should be done first. The theoretical transition from count 32 to 33 occurs at $32\frac{1}{2}$ LSB's. That voltage is as follows:

$$V_{IN} (32 \text{ to } 33 \text{ transition}) = 32.5 (V_{REF}/64)$$

An adjustable voltage follower can be connected to the RC pin or a 2-K pot can be connected between R^+ and R^- with the wiper connected to RC. Set V_{IN} to the 32 to 33 transition voltage, then adjust the voltage follower or the pot until the transition occurs on the output bits.

The Reference Center point can also be used to create some unique transfer functions. For example, if R^- is grounded, RC is connected to 3.25 volts, and R^+ is connected to 4.8 volts then the lower order counts, 1 through 33, will have an LSB value of 100 mV while the upper order counts, 34 through Overflow, will have an LSB value of 50 mV. This effectively provides twice the sensitivity in the upper counts as compared to the lower counts.

7-Bit Resolution

To obtain 7-bit resolution, two CA3300's can be wired together. Necessary ingredients include an open-ended ladder network, an overflow indicator, three-state outputs, and chip-enabler controls—all of which are available on the CA3300.

The first step for connecting a 7-bit circuit is to totem-pole the ladder networks, as illustrated in Fig. 13. Since the absolute resistance value of each ladder may vary, external trim of the mid-reference voltage may be required.

The overflow output of the lower device now becomes the seventh bit. When it goes high, all counts must come from the upper device. When it goes low, all counts must come from the lower device. This is done simply by connecting the lower overflow signal to the CE1 control of the lower A/D converter and the CE2 control of the upper A/D converter. The three-state outputs of the two devices (bits 1 through 6) are now connected in parallel to complete the circuitry. The complete circuit for a 7-bit A/D converter is shown in Fig. 14.

8-Bit to 12-Bit Conversion Techniques

To obtain 8 to 12-bit resolution and accuracy, use a feed-forward conversion technique. Two A/D converters will be needed to convert up to 11 bits; three A/D converters to convert 12 bits. The high speed of the CA3300 allows 12-bit conversions in the 500 to 900-ns range.

The circuit diagram of a high-speed 12-bit A/D converter is shown in Fig. 15. In the feed-forward conversion method two sequential conversions are made. Converter A first does a coarse conversion to 6 bits. The output is applied to a 6-bit D/A converter whose accuracy level is good to 12 bits. The D/A converter output is then subtracted from the input voltage, multiplied by 32, and then converted by a second flash A/D converter, which is connected in a 7-bit configuration. The answers from the first and second conversions are added together with bit 1 of the first conversion overlapping bit 7 of the second conversion.

When using this method, take care that:

- The linearity of the first converter is better than $\frac{1}{2}$ LSB.
- An offset bias of 1 LSB (1/64) is subtracted from the first conversion since the second conversion is unipolar.
- The D/A converter and its reference are accurate to the total number of bits desired for the final conversion (the A/D converter need only be accurate to 6 bits).

The first converter can be offset-biased by adding a 20- Ω resistor at the bottom of the ladder and increasing the reference voltage by 1 LSB. If a 6.40-voltage reference is used in the system, for example, then the first CA3300 will require a 6.5-V reference.



CA3300

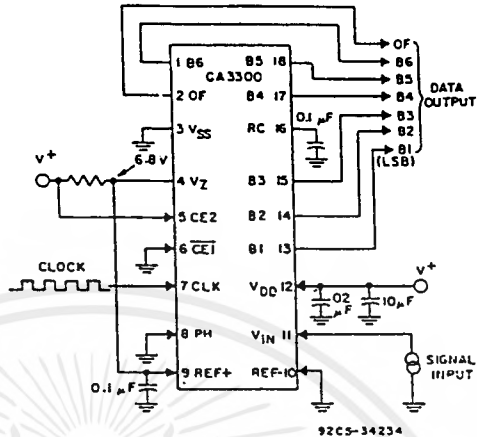


Fig. 12 - Typical CA3300 6-bit configuration 15-MHz sampling rate.

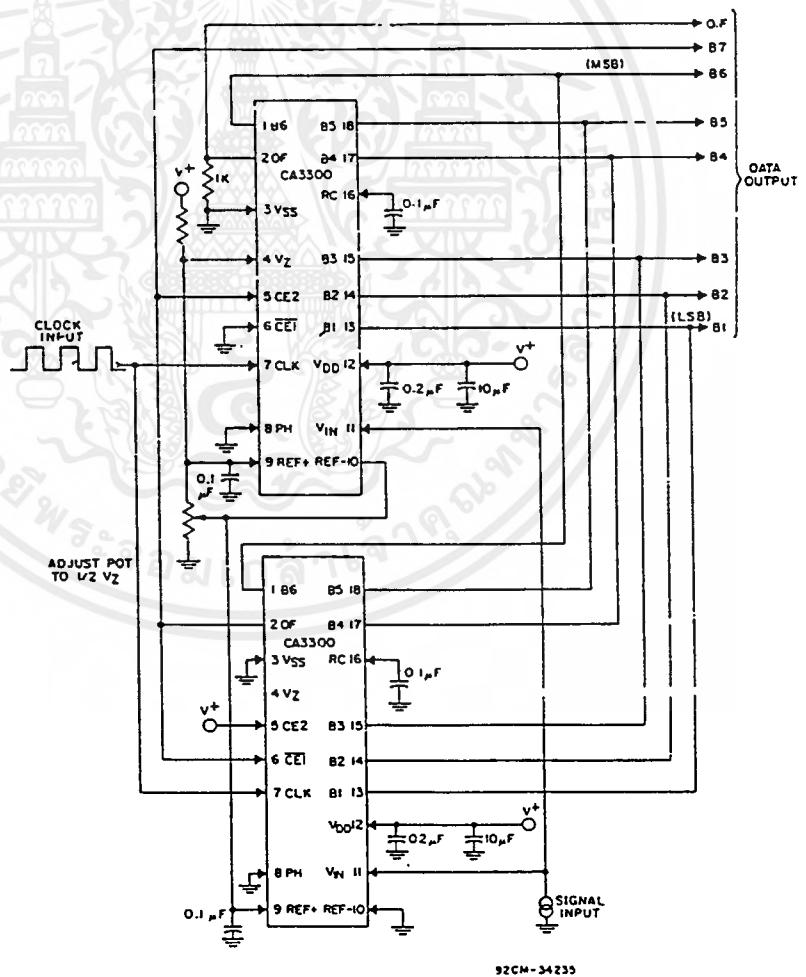


Fig. 13 - Typical CA3300 7-bit resolution configuration 15-MHz sampling rate.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

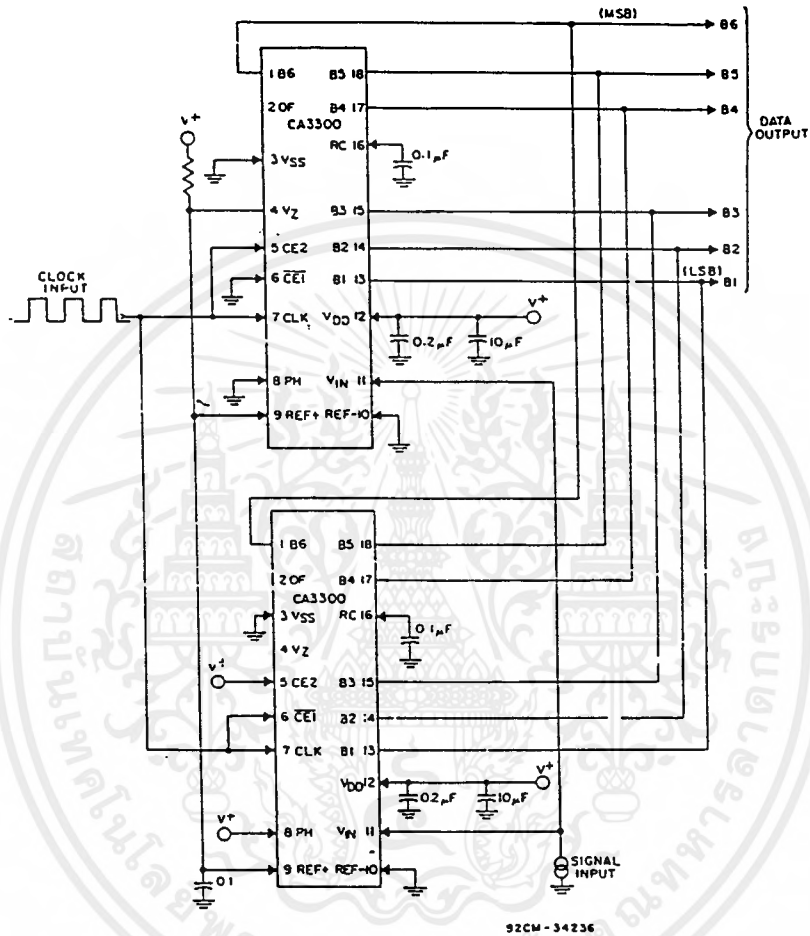


Fig. 14 - Typical CA3300 6-bit resolution configuration
30-MHz sampling rate.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

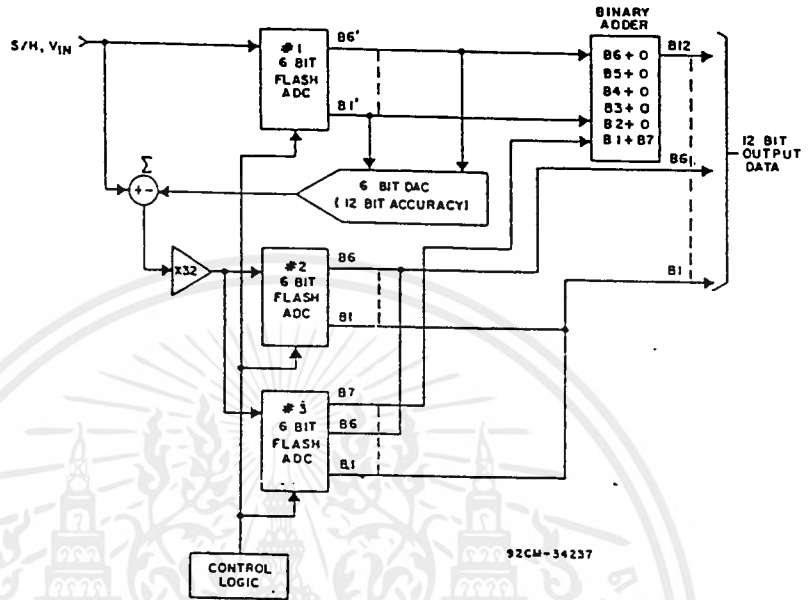
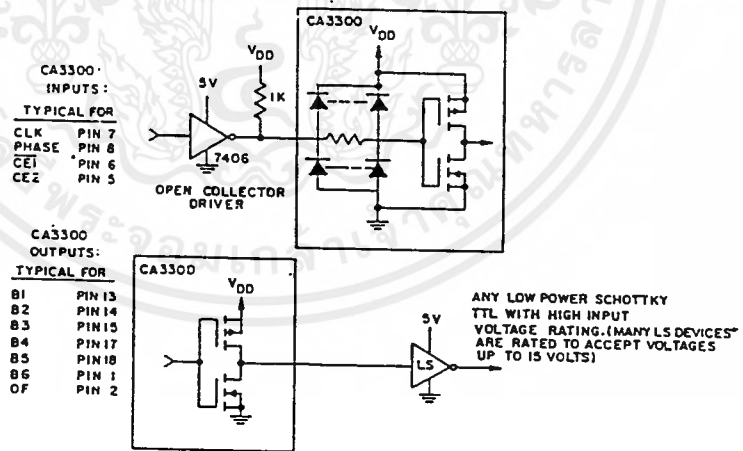


Fig. 15 - Typical CA3300 800-ns 12-bit ADC system.



92CM-34229R1

Fig. 16 - TTL interface circuit for $V_{DD} > 5.5$ volts.

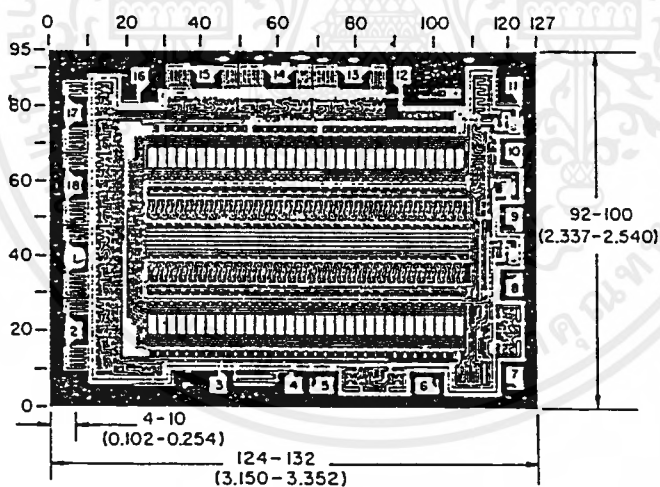
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3300

OUTPUT CODE TABLE

CODE DESCRIPTION	INPUT VOLTAGE*				BINARY OUTPUT CODE (LSB)							DECIMAL COUNT
	V _{REF} 7.68 (V)	V _{REF} 6.40 (V)	V _{REF} 5.12 (V)	V _{REF} 3.20 (V)	B7	B6	B5	B4	B3	B2	B1	
Zero	0.00	0.00	0.00	0.00	0	0	0	0	0	0	0	0
1 LSB	0.12	0.10	0.08	0.05	0	0	0	0	0	0	1	1
2 LSB	0.24	0.20	0.16	0.10	0	0	0	0	0	1	0	2
"	"	"	"	"	"	"	"	"	"	"	"	"
"	"	"	"	"	"	"	"	"	"	"	"	"
"	"	"	"	"	"	"	"	"	"	"	"	"
1/2 Full Scale - 1 LSB	3.72	3.10	2.48	1.55	0	0	1	1	1	1	1	31
1/2 Full Scale	3.84	3.20	2.56	1.60	0	1	0	0	0	0	0	32
1/2 Full Scale + 1 LSB	3.96	3.30	2.64	1.65	0	1	0	0	0	0	1	33
"	"	"	"	"	"	"	"	"	"	"	"	"
"	"	"	"	"	"	"	"	"	"	"	"	"
"	"	"	"	"	"	"	"	"	"	"	"	"
Full Scale - 1 LSB	7.44	6.20	4.96	3.10	0	1	1	1	1	1	0	62
Full Scale	7.56	6.30	5.04	3.15	0	1	1	1	1	1	1	63
Overflow	7.68	6.40	5.12	3.20	1	1	1	1	1	1	1	127

*The voltages listed below are the ideal centers of each output code shown as a function of its associated reference voltage.



92CM-3332*

Dimensions and pad layout for CA3300H.

Dimensions in parentheses are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

The photographs and dimensions of each CMOS chip represent a chip when it is part of the wafer. When the wafer is cut into chips, the cleavage angles are 57° instead of 90° with respect to the face of the chip. Therefore, the isolated chip is actually 7 mils (0.17 mm) larger in both dimensions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Product Preview

CA3306, CA3306A, CA3306C

CMOS High-Speed 6-Bit Flash A/D Converter

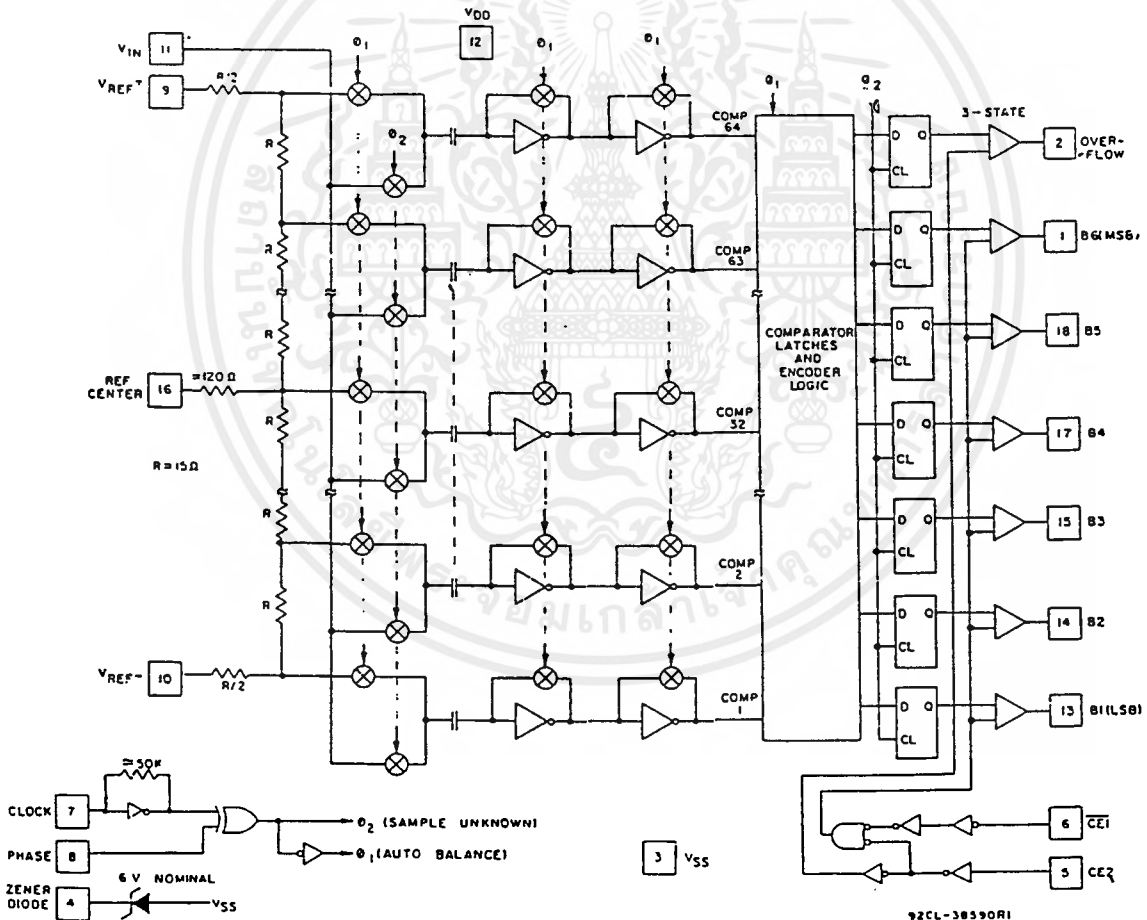
Features:

- Improved pin-for-pin retrofits for CA3300
- CMOS/SOS low power
- Flash (Parallel) conversion technique
- 15 MSPS conversion rate at 5 V
- 1/4 LSB accuracy
- Single 3 to 6 V supply
- 6 latched-bit outputs plus overflow
- May be stacked for higher resolution
- May be parallel for double speed

The CA3306 family members are pin-for-pin retrofits for the CA3300 (File 1316), but offering improved speed and linearity. All functions of the CA3300 are carried over: the ability to stack devices for higher resolution, parallel devices for doubled speed, and the availability of a built-in zener reference. Accurate digitizing at video speeds is now possible with only a

single 5 volt supply (8 volts required for CA3300), and a tighter linearity is guaranteed at a lower reference (full scale) range.

The CA3306-series devices are supplied in 18-lead dual-in-line plastic packages (E suffix) and in 18-lead dual-in-line ceramic packages (D suffix).



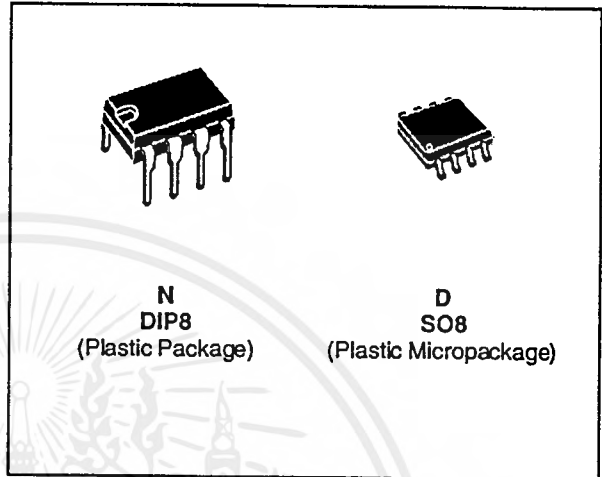
Block Diagram of the CA3306

Preview Data only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WIDE BANDWIDTH
SINGLE J-FET OPERATIONAL AMPLIFIERS

- LOW POWER CONSUMPTION
- WIDE COMMON-MODE (UP TO V_{CC}^+) AND DIFFERENTIAL VOLTAGE RANGE
- LOW INPUT BIAS AND OFFSET CURRENT
- OUTPUT SHORT-CIRCUIT PROTECTION
- HIGH INPUT IMPEDANCE J-FET INPUT STAGE
- INTERNAL FREQUENCY COMPENSATION
- LATCH UP FREE OPERATION
- HIGH SLEW RATE : $16V/\mu s$ (typ)



DESCRIPTION

These circuits are high speed J-FET input single operational amplifiers incorporating well matched, high voltage J-FET and bipolar transistors in a monolithic integrated circuit.

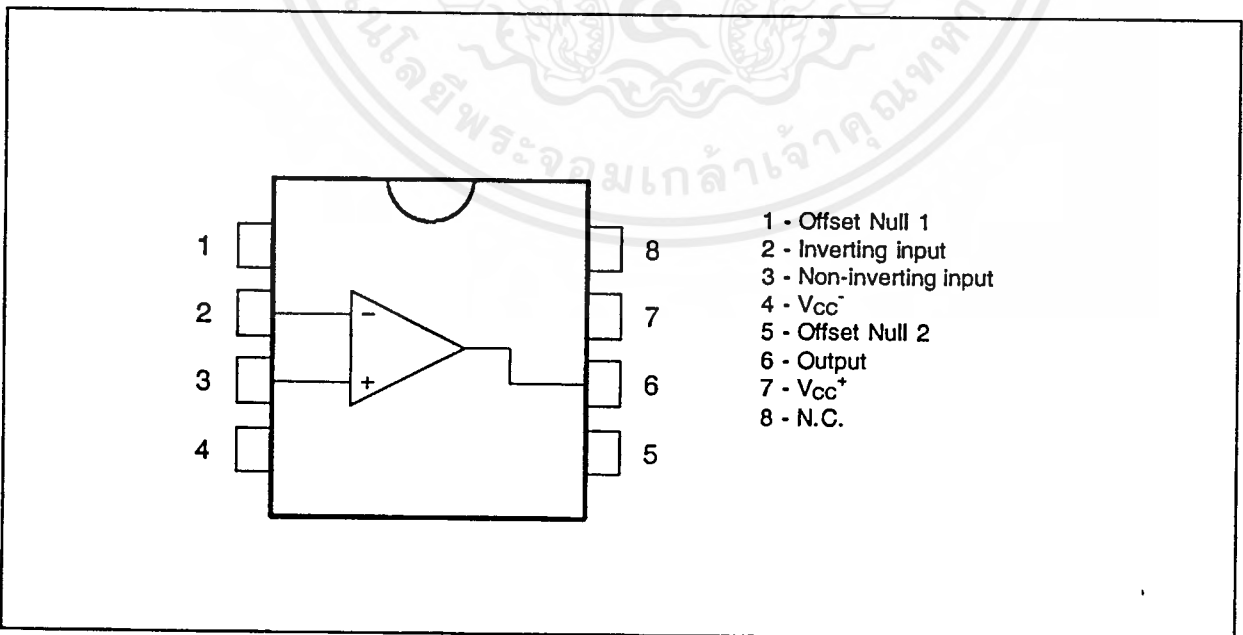
The devices feature high slew rates, low input bias and offset currents, and low offset voltage temperature coefficient.

ORDER CODES

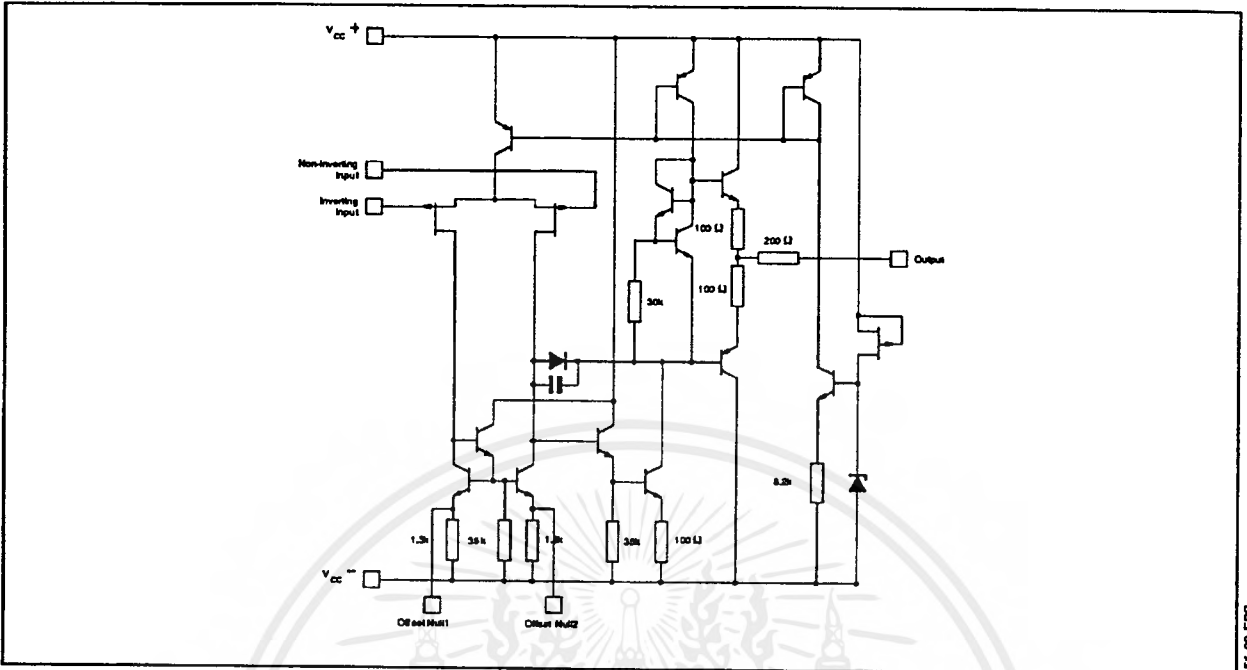
Part Number	Temperature	Package	
		N	D
LF351	0°C, +70°C	•	•
LF251	-40°C, +105°C	•	•
LF151	-55°C, +125°C	•	•

151-01.TBL

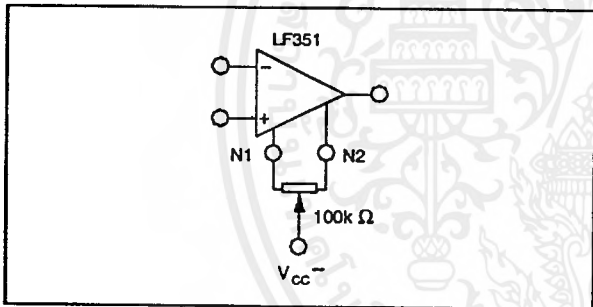
PIN CONNECTIONS (top view)



SCHEMATIC DIAGRAM



INPUT OFFSET VOLTAGE NULL CIRCUITS

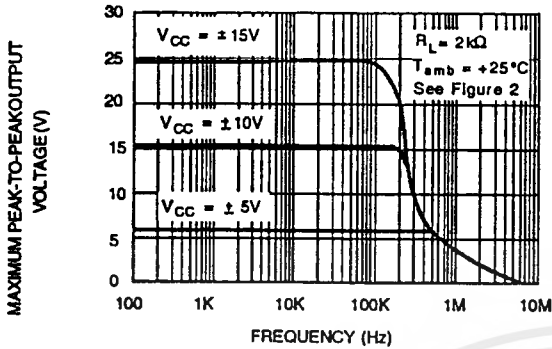


ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{cc}	Supply Voltage - (note 1)	±18	V
V _i	Input Voltage - (note 3)	±15	V
V _{id}	Differential Input Voltage - (note 2)	±30	V
P _{tot}	Power Dissipation	680	mW
	Output Short-circuit Duration - (note 4)	Infinite	
T _{oper}	Operating Free Air Temperature Range	LF351 LF251 LF151	°C
T _{stg}	Storage Temperature Range	-65 to 150	°C

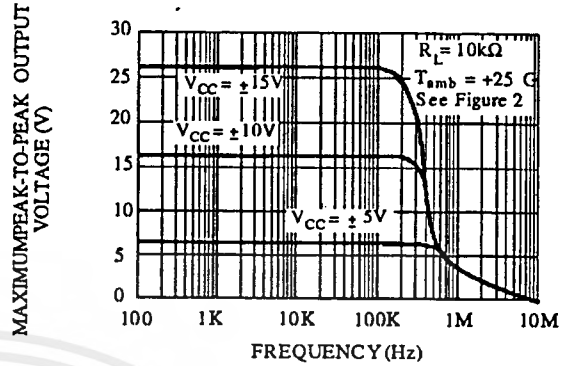
- Notes :
1. All voltage values, except differential voltage, are with respect to the zero reference level (ground) of the supply voltages where the zero reference level is the midpoint between V_{cc} and V_{cc}.
 2. Differential voltages are at the non-inverting input terminal with respect to the inverting input terminal.
 3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.
 4. The output may be shorted to ground or to either supply. Temperature and /or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE VERSUS FREQUENCY



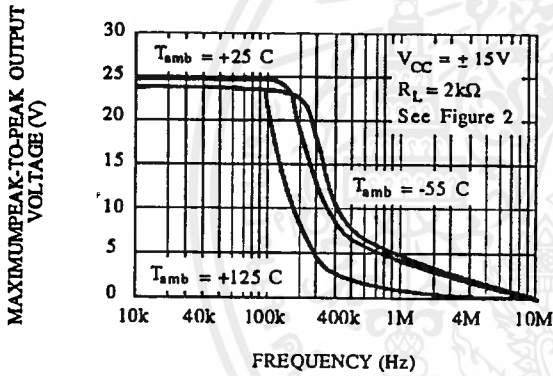
151-06.EPS

MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE VERSUS FREQUENCY



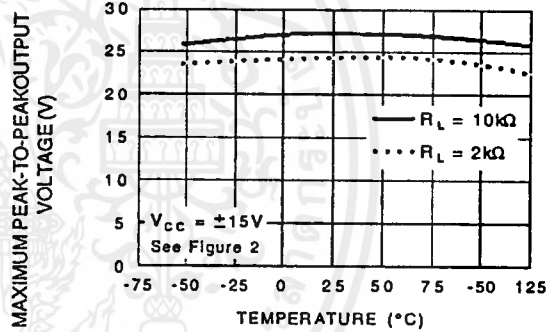
151-06.EPS

MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE VERSUS FREQUENCY



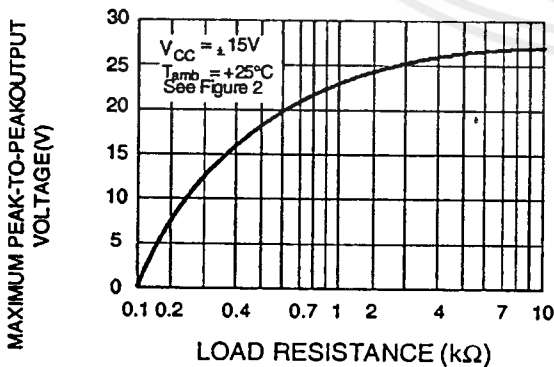
151-07.EPS

MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE VERSUS FREE AIR TEMP.



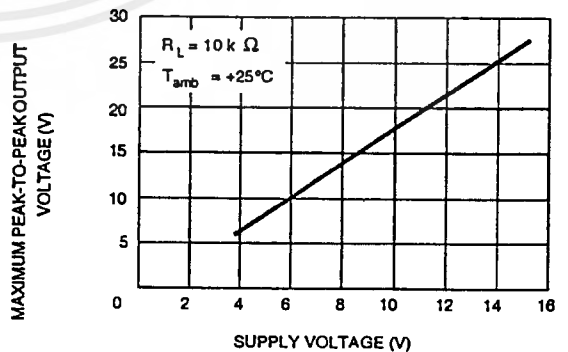
151-06.EPS

MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE VERSUS LOAD RESISTANCE



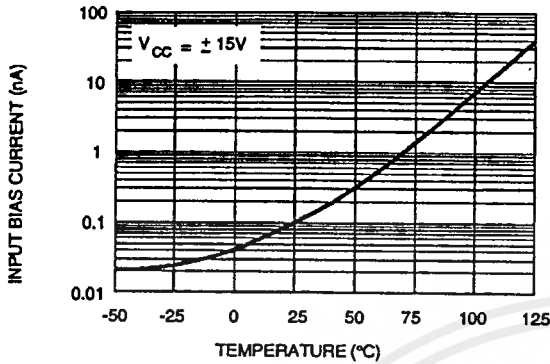
151-08.EPS

MAXIMUM PEAK-TO-PEAK OUTPUT VOLTAGE VERSUS SUPPLY VOLTAGE



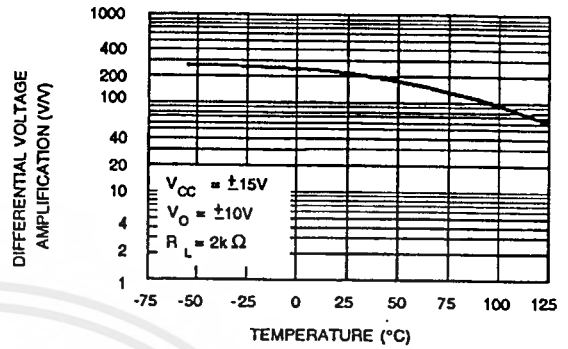
151-10.EPS

INPUT BIAS CURRENT VERSUS FREE AIR TEMPERATURE



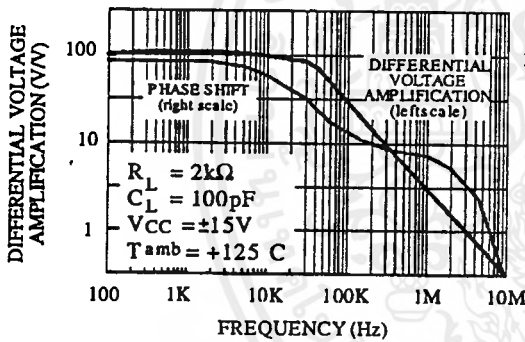
151-11.EPS

LARGE SIGNAL DIFFERENTIAL VOLTAGE AMPLIFICATION VERSUS FREE AIR TEMPERATURE



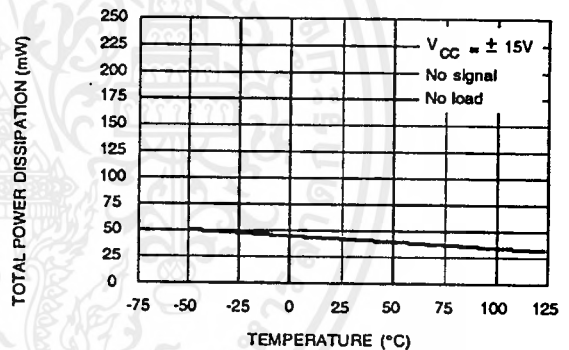
151-12.EPS

LARGE SIGNAL DIFFERENTIAL VOLTAGE AMPLIFICATION AND PHASE SHIFT VERSUS FREQUENCY



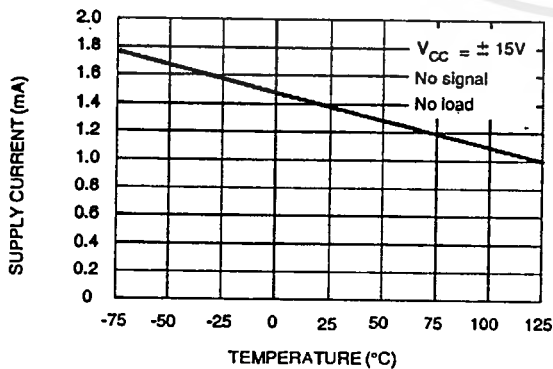
151-13.EPS

TOTAL POWER DISSIPATION VERSUS FREE AIR TEMPERATURE



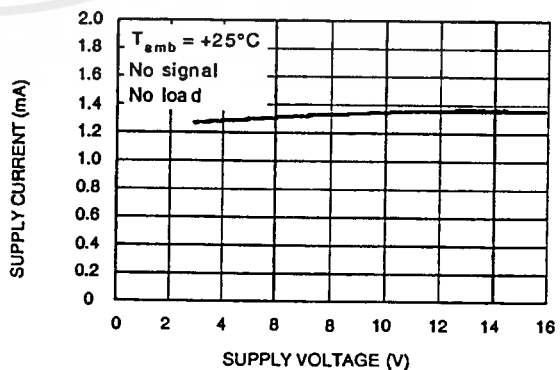
151-14.EPS

SUPPLY CURRENT PER AMPLIFIER VERSUS FREE AIR TEMPERATURE



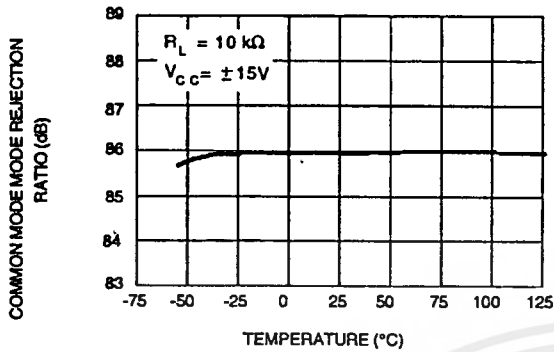
151-15.EPS

SUPPLY CURRENT PER AMPLIFIER VERSUS SUPPLY VOLTAGE

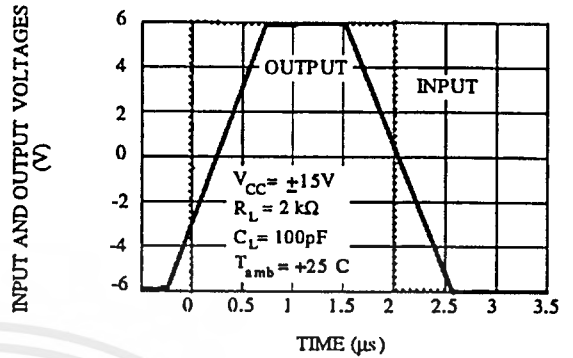


151-16.EPS

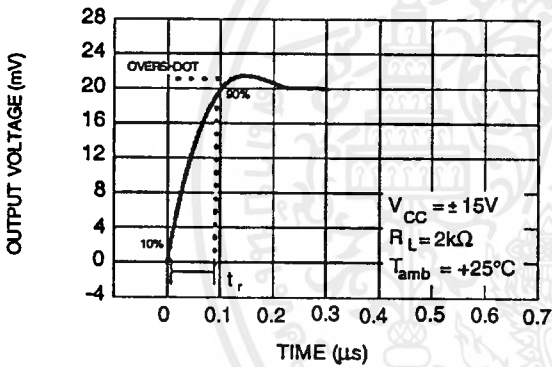
COMMON MODE REJECTION RATIO VERSUS FREE AIR TEMPERATURE



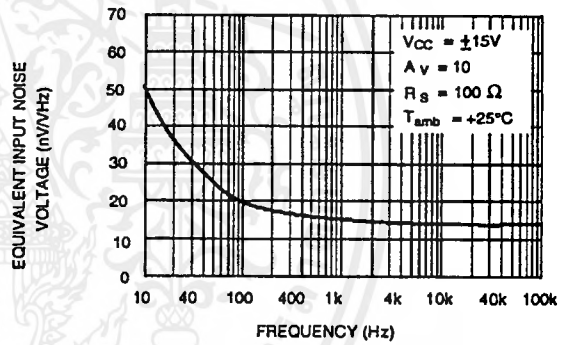
VOLTAGE FOLLOWER LARGE SIGNAL PULSE RESPONSE



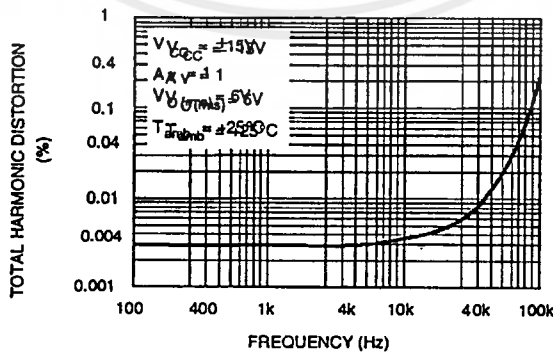
OUTPUT VOLTAGE VERSUS ELAPSED TIME



EQUIVALENT INPUT NOISE VOLTAGE VERSUS FREQUENCY

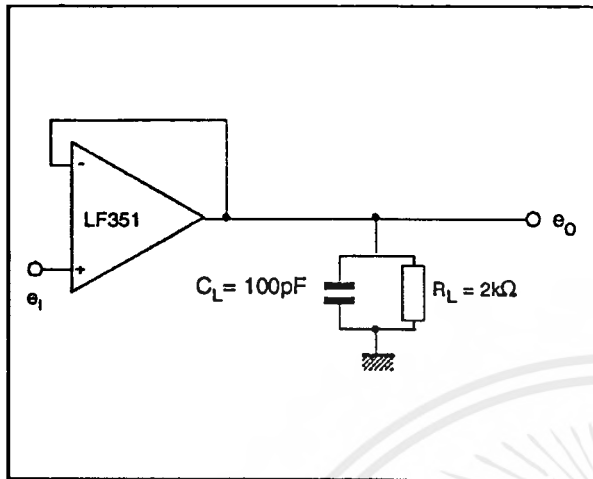


TOTAL HARMONIC DISTORTION VERSUS FREQUENCY



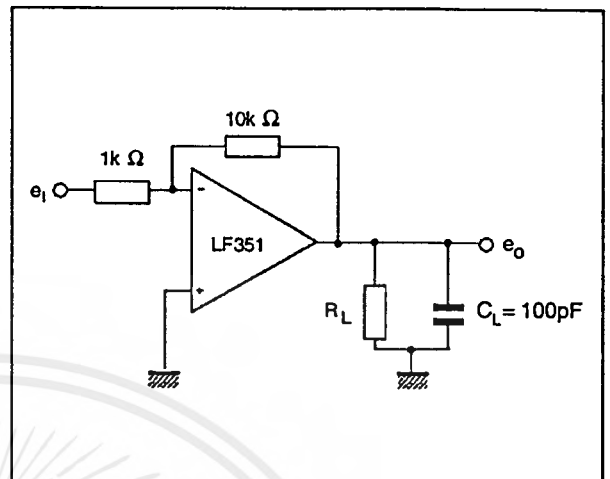
PARAMETER MEASUREMENT INFORMATION

Figure 1 : Voltage Follower



151-22.EPS

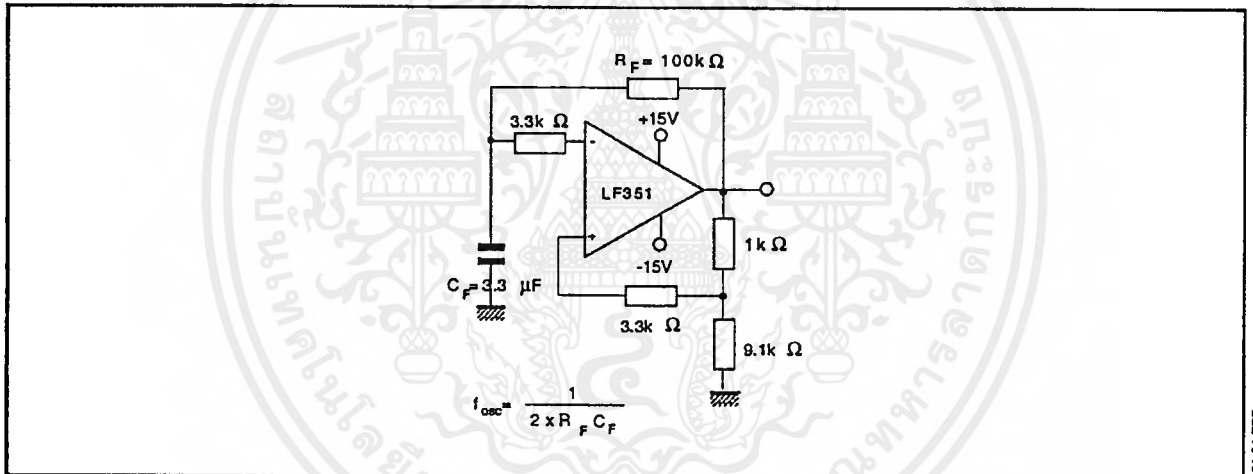
Figure 2 : Gain-of-10 Inverting Amplifier



151-23.EPS

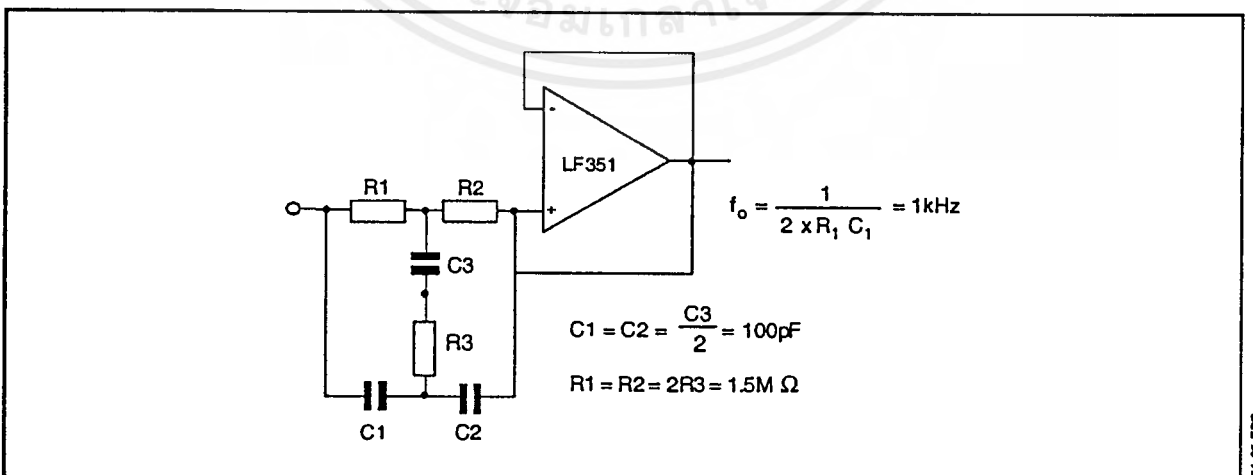
TYPICAL APPLICATIONS

(0.5Hz) SQUARE WAVE OSCILLATOR



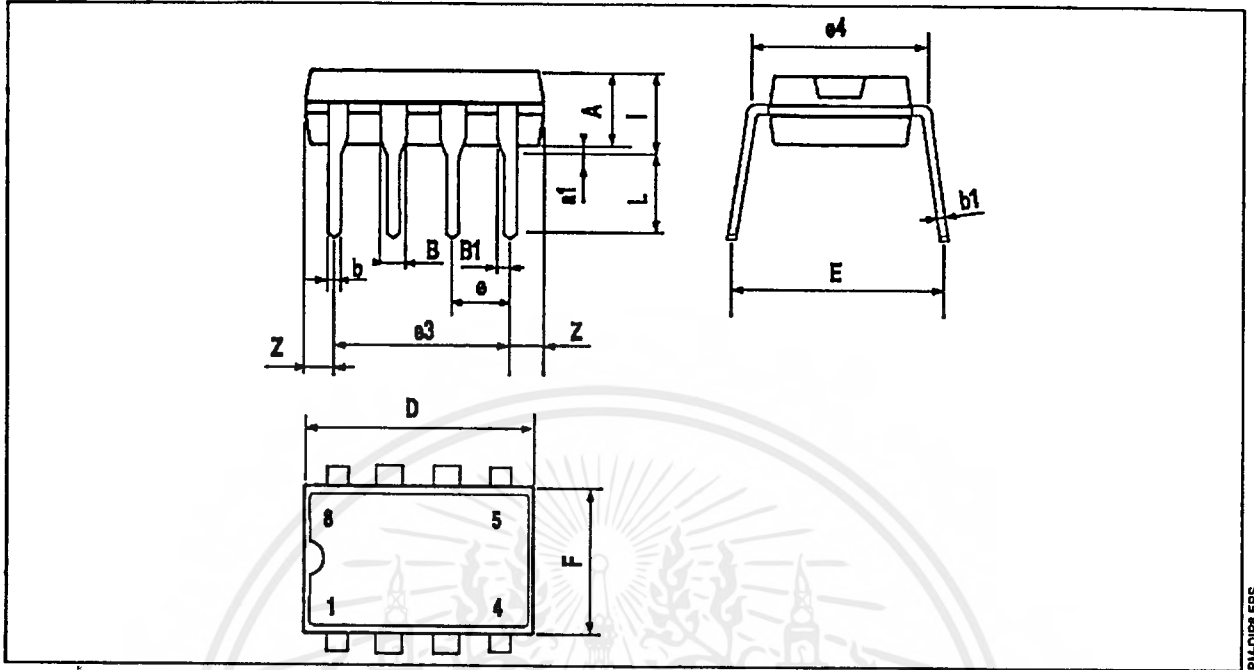
151-24.EPS

HIGH Q NOTCH FILTER



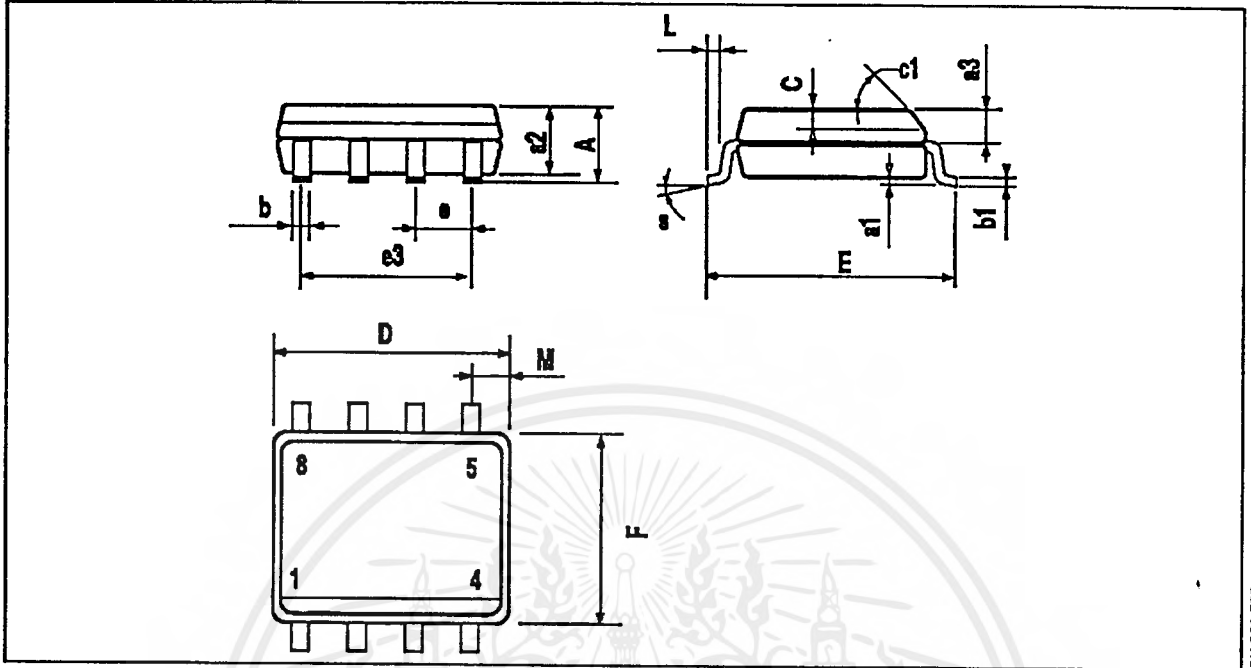
151-25.EPS

PACKAGE MECHANICAL DATA
8 PINS - PLASTIC DIP



Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.65	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			6.6			0.260
i			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060

PACKAGE MECHANICAL DATA
8 PINS - PLASTIC MICROPACKAGE (SO)



PM-SO8LEPS

Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A			1.75			0.069
a1	0.1		0.25	0.004		0.010
a2			1.65			0.065
a3	0.65		0.85	0.026		0.033
b	0.35		0.48	0.014		0.019
b1	0.19		0.25	0.007		0.010
C	0.25		0.5	0.010		0.020
c1	45° (typ.)					
D	4.8		5.0	0.189		0.197
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		3.81			0.150	
F	3.8		4.0	0.150		0.157
L	0.4		1.27	0.016		0.050
M			0.6			0.024
S	8° (max.)					

SO8.TBL

Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No licence is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1994 SGS-THOMSON Microelectronics - All Rights Reserved

SGS-THOMSON Microelectronics GROUP OF COMPANIES

Australia - Brazil - France - Germany - Hong Kong - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands
 Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A.

ORDER CODE :



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JFET INPUT OPERATIONAL AMPLIFIERS

These low-cost JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar products. Devices with an "M" suffix are specified over the military operating temperature range of -55°C to +125°C and those with a "C" suffix are specified from 0°C to +70°C.

- Input Offset Voltage Options of 6.0, and 15 mV Max
- Low Input Bias Current — 30 pA
- Low Input Offset Current — 5.0 pA
- Wide Gain Bandwidth — 4.0 MHz
- High Slew Rate — 13 V/μs
- Low Supply Current — 1.4 mA per Amplifier
- High Input Impedance — 10¹² Ω
- Industry Standard Pinouts

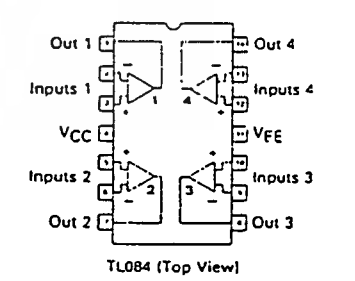
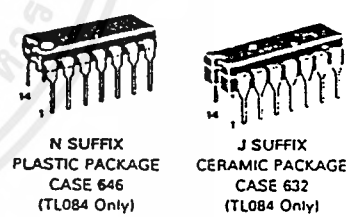
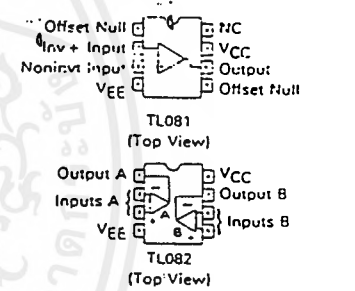
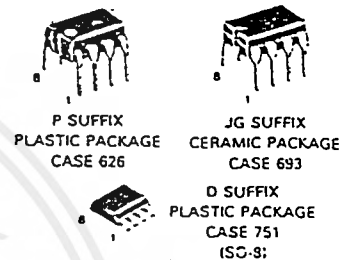
ORDERING INFORMATION

Op Amp Function	Device	Temperature Range	Package
Single	TL081ACD, CD	0 to +70°C	SO-8
	TL081ACJG, CJG		Ceramic DIP
	TL081ACP, CP		Plastic DIP
	TL081MJG		Ceramic DIP
Dual	TL082ACD, CD	0 to -70°C	SO-8
	TL082ACJG, CJG		Ceramic DIP
	TL082ACP, CP		Plastic DIP
	TL082MJG		Ceramic DIP
Quad	TL084ACJ, CJ	0 to -70°C	Ceramic DIP
	TL084ACN, CN		Plastic DIP
	TL084MJ		Ceramic DIP

TL081
TL082
TL084

JFET INPUT
OPERATIONAL AMPLIFIERS

SILICON MONOLITHIC
INTEGRATED CIRCUITS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL081, TL082, TL084

2

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = +25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	TL08_M			TL08_C TL08_AC			Unit
		Min	Typ	Max	Min	Typ	Max	
Slew Rate (See Figure 1) $V_{in} = 10\text{ V}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	SR	8.0	13	—	—	13	—	$\text{V}/\mu\text{s}$
Rise Time (See Figure 1)	t_r	—	0.1	—	—	0.1	—	μs
Overshoot Factor $V_{in} = 20\text{ mV}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	—	—	10	—	—	10	—	%
Equivalent Input Noise Voltage $R_S = 100\ \Omega$, $f = 1000\text{ Hz}$	e_n	—	25	—	—	25	—	$\text{nV}/\sqrt{\text{Hz}}$
Channel Separation $A_V = 100$	—	—	120	—	—	120	—	dB

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = T_{low}$ to T_{high} [Note 3])

Characteristic	Symbol	TL08_M			TL08_C TL08_AC			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S = 10\text{ k}$, $V_{CM} = 0$) TL081, TL082 TL084 TL08_A	V_{IO}	—	—	9.0 15	—	—	20 20 7.5	mV
Input Offset Current ($V_{CM} = 0$) [Note 4] TL08_— TL08_A	I_{IO}	—	—	20	—	—	5.0 3.0	nA
Input Bias Current ($V_{CM} = 0$) [Note 4] TL08_— TL08_A	I_{IB}	—	—	50	—	—	10 7.0	nA
Large-Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L \geq 2.0\text{ k}$) TL08_— TL08_A	A_{VOL}	15	—	—	15	—	—	V/mV
Output Voltage Swing (Peak-to-Peak) ($R_L \geq 10\text{ k}$) ($R_L \geq 2.0\text{ k}$)	V_O	24 20	—	—	24 20	—	—	V

NOTES (continued):

3. $T_{low} = -55^\circ\text{C}$ for TL081M, TL082M, TL084M $T_{high} = +125^\circ\text{C}$ for TL081M, TL082M, TL084M
 $= 0^\circ\text{C}$ for TL081C, TL081AC $= -70^\circ\text{C}$ for TL081C, TL081AC
 TL082C, TL082AC TL082C, TL082AC
 TL084C, TL084AC TL084C, TL084AC

4. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain Junction Temperature as close to ambient temperatures as possible, pulse techniques must be used during test.

TEST CIRCUITS

FIGURE 1 — UNITY GAIN VOLTAGE FOLLOWER

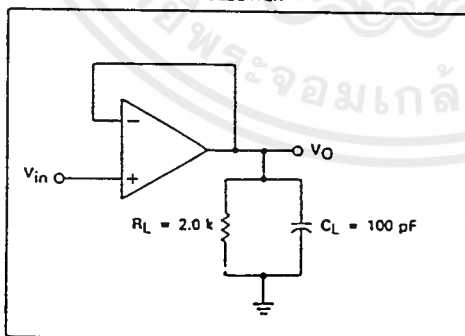
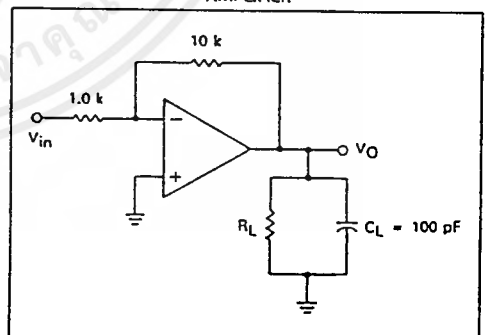


FIGURE 2 — INVERTING GAIN OF 10 AMPLIFIER



MOTOROLA LINEAR/INTERFACE DEVICES

2-376

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL081, TL082, TL084

FIGURE 3 — INPUT BIAS CURRENT
versus TEMPERATURE

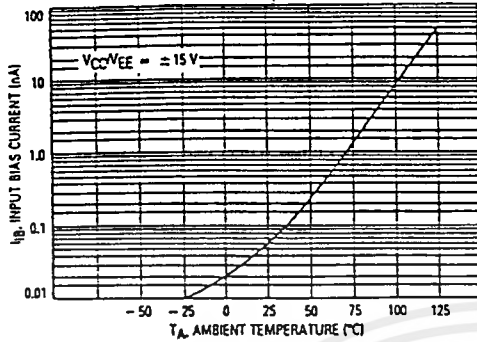


FIGURE 4 — OUTPUT VOLTAGE SWING
versus FREQUENCY

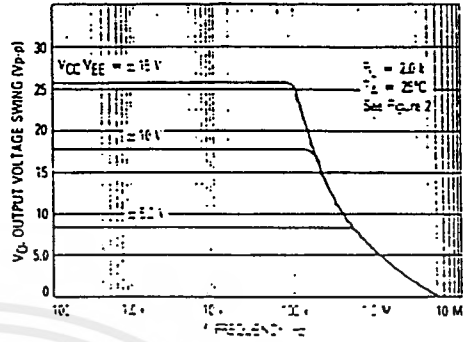


FIGURE 5 — OUTPUT VOLTAGE SWING
versus LOAD RESISTANCE

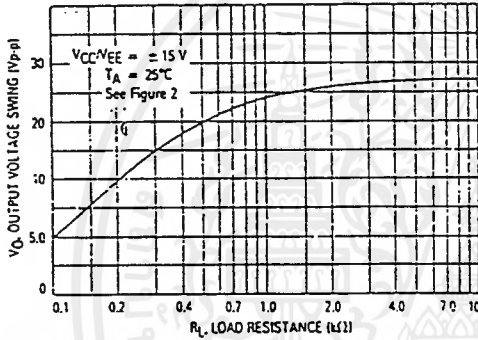


FIGURE 6 — OUTPUT VOLTAGE SWING
versus SUPPLY VOLTAGE

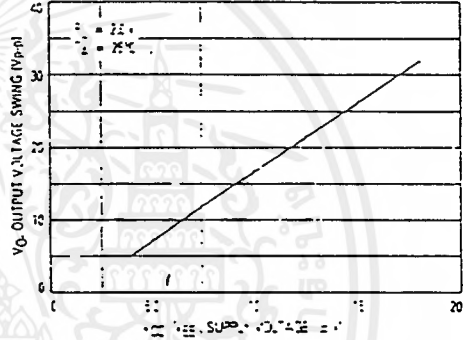


FIGURE 7 — OUTPUT VOLTAGE SWING
versus TEMPERATURE

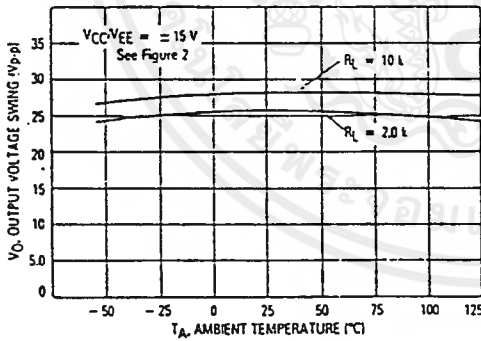
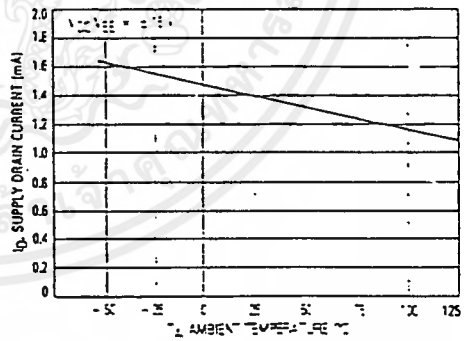


FIGURE 8 — SUPPLY CURRENT PER AMPLEPER
versus TEMPERATURE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2

FIGURE 9 — LARGE-SIGNAL VOLTAGE GAIN AND PHASE SHIFT versus FREQUENCY

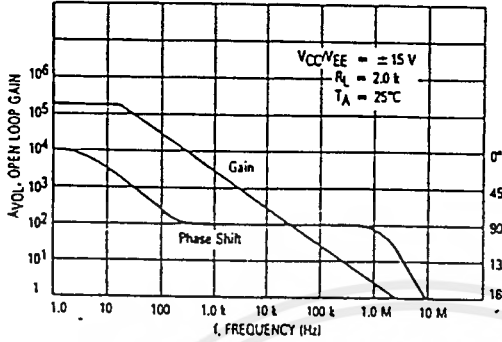


FIGURE 10 — LARGE-SIGNAL VOLTAGE GAIN versus TEMPERATURE

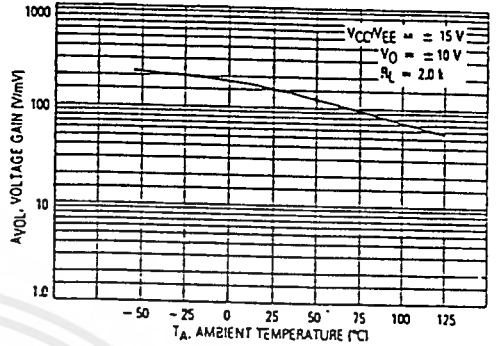


FIGURE 11 — NORMALIZED SLEW RATE versus TEMPERATURE

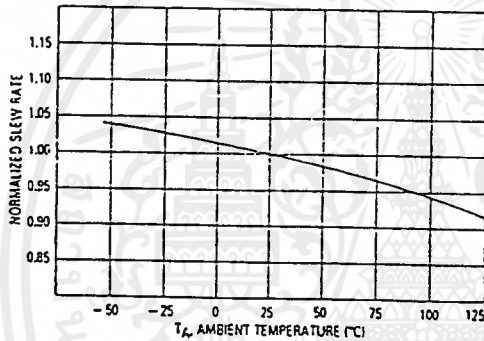


FIGURE 12 — EQUIVALENT INPUT NOISE VOLTAGE versus FREQUENCY

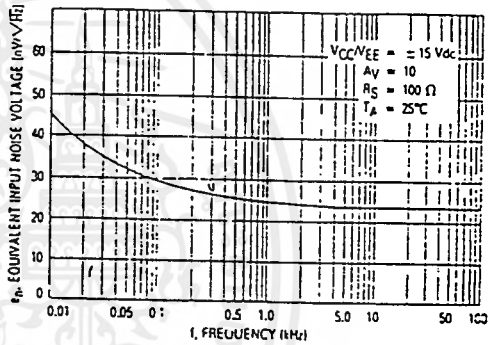
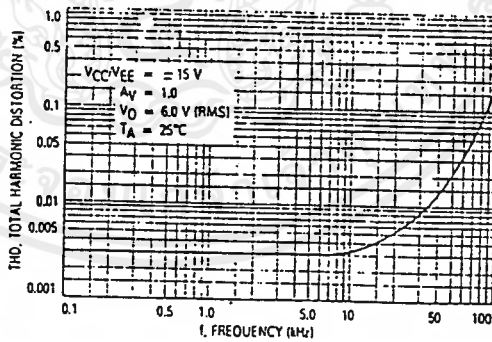


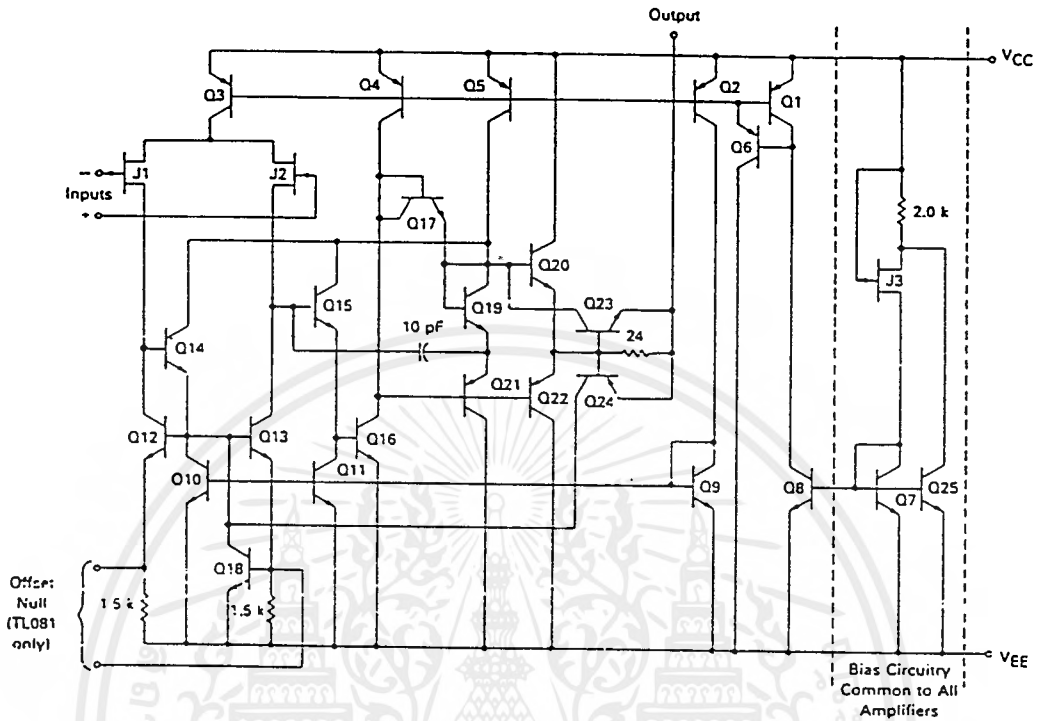
FIGURE 13 — TOTAL HARMONIC DISTORTION versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL081, TL082, TL084

REPRESENTATIVE CIRCUIT SCHEMATIC
(Each Amplifier)



2

TYPICAL APPLICATIONS

FIGURE 14 — OUTPUT CURRENT TO VOLTAGE TRANSFORMATION FOR A D-TO-A CONVERTER

MSB A1: 5
A2 6
A3 7
A4 8
A5 9
A6 10
A7 11
LSB A8 12

V_{CC} = 5.0 V
V_{EE} = -15 V

V_{ref}
V_{CC} = 15 V
V_{EE} = -15 V

V_O

MC1508 Series
TL081

Settling time to within 1/2 LSB (≈ 19.5 mV) is approximately 4.0 μ s from the time all bits are switched.

*The value of C may be selected to minimize overshoot and ringing (C = 58 pF).

Theoretical V_O

$$V_O = \frac{V_{ref}}{R_1} (R_O) \left[\frac{A1}{2} + \frac{A2}{4} + \frac{A3}{8} + \frac{A4}{16} + \frac{A5}{32} + \frac{A6}{64} + \frac{A7}{128} + \frac{A8}{256} \right]$$

Adjust V_{ref}, R₁ or R_O so that V_O with all digital inputs at high level is equal to 9.961 volts.

V_{ref} = 2.0 Vdc
R₁ = R₂ = 1.0 k Ω
R_O = 5.0 k Ω

$$V_O = \frac{2.0 \text{ V}}{1.0 \text{ k}} (5.0 \text{ k}) \left[\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{128} + \frac{1}{256} \right]$$

$$= 10 \text{ V} \left[\frac{255}{256} \right] = 9.961 \text{ V}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL081, TL082, TL084

FIGURE 15 — POSITIVE PEAK DETECTOR

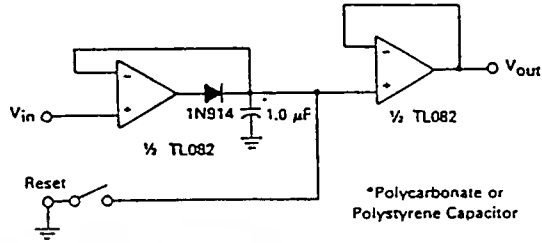
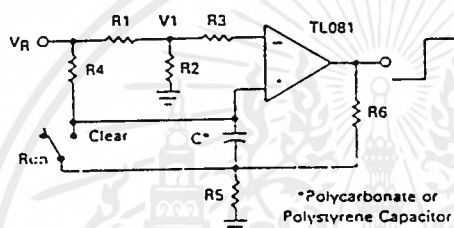
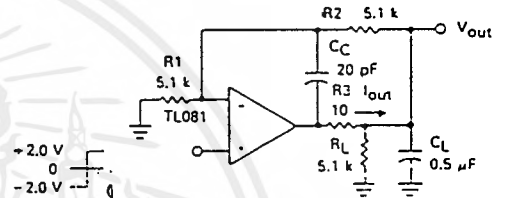


FIGURE 16 — LONG INTERVAL RC TIMER



Time (t) = $R_4 C \ln(V_R/V_R - V_1)$, $R_3 = R_4$, $R_5 = 0.1 R_6$
 If $R_1 = R_2$: $t = 0.693 R_4 C$
 Design Example: 100 Second Timer
 $V_R = 10 \text{ V}$ $C = 1.0 \mu\text{F}$ $R_3 = R_4 = 144 \text{ M}$
 $R_6 = 20 \text{ k}$ $R_5 = 2.0 \text{ k}$ $R_1 = R_2 = 1.0 \text{ k}$

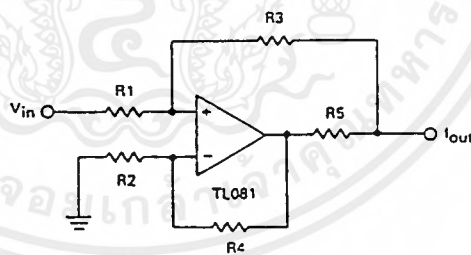
FIGURE 17 — ISOLATING LARGE CAPACITIVE LOADS



- Overshoot < 10%
- $t_s = 10 \mu\text{s}$
- When driving large C_L , the V_{out} slew rate is determined by C_L and $I_{out(max)}$:

$$\frac{\Delta V_{out}}{\Delta t} = \frac{I_{out}}{C_L} \approx \frac{0.02}{0.5} \text{ V}/\mu\text{s} = 0.04 \text{ V}/\mu\text{s} \text{ (with } C_L \text{ shown)}$$

FIGURE 18 — VOLTAGE CONTROLLED CURRENT SOURCE



If R_1 through $R_4 \gg R_5$ then $I_{out} = \frac{V_{in}}{R_5}$

DAC0800 (LMDAC08) 8-Bit Digital-to-Analog Converter

General Description

The DAC08 is a monolithic 8-bit high-speed current-output digital-to-analog converter (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC08 also features high compliance complementary current outputs to allow differential output voltages of 20 V_{pp} with simple resistor loads as shown in *Figure 1*. The reference-to-full-scale current matching of better than ±1 LSB eliminates the need for full scale trims in most applications while the nonlinearities of better than ±0.1% over temperature minimizes system error accumulations.

The noise immune inputs of the DAC08 will accept TTL levels with the logic threshold pin, V_{LC}, pin 1 grounded. Simple adjustments of the V_{LC} potential allow direct interface to all logic families. The performance and characteristics of the device are essentially unchanged over the full ±4.5V to ±18V power supply range; power dissipation is only 33 mW with ±5V supplies and is independent of the logic input states.

The DAC0800L, DAC0802L, DAC0800LC, DAC0801LC and DAC0802LC are a direct replacement for the DAC08, DAC08A, DAC08C, DAC08E and DAC08H, respectively

Features

- Fast settling output current 100 ns
- Full scale error ±1 LSB
- Nonlinearity over temperature ±0.1%
- Full scale current drift ±10 ppm/°C
- High output compliance -10V to +18V
- Complementary current outputs
- Interface directly with TTL, CMOS, PMOS and others
- 2-quadrant wide range multiplying capability
- Wide power supply range ±4.5V to ±18V
- Low power consumption 33 mW at ±5V
- Low cost

Typical Applications

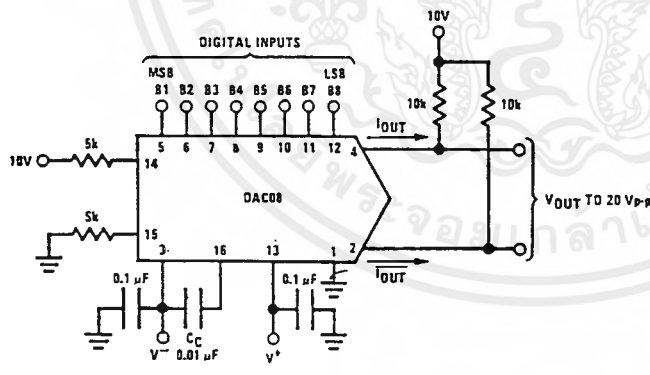
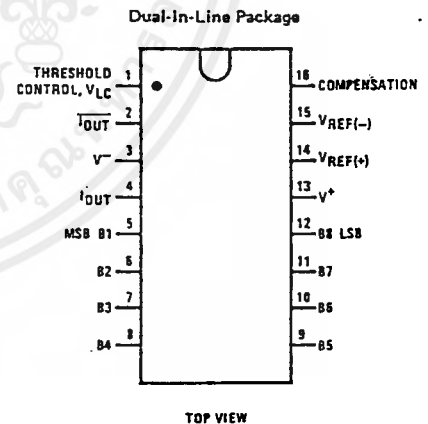


FIGURE 1. ±20 V_{pp} Output Digital-to-Analog Converter

Connection Diagram



Ordering Information

NON LINEARITY	TEMPERATURE RANGE	ORDER NUMBERS*					
		D PACKAGE (D16C)		J PACKAGE (J16A)		N PACKAGE (N16A)	
±0.1% FS	-55°C ≤ T _A ≤ +125°C	DAC0802LD	LMDAC08AD	DAC0802LCJ	LMDAC08HJ	DAC0802LCN	LMDAC08HN
±0.1% FS	0°C ≤ T _A ≤ +70°C						
±0.19% FS	-55°C ≤ T _A ≤ +125°C	DAC0800LD	LMDAC08D	DAC0800LCJ	LMDAC08EJ	DAC0800LCN	LMDAC08EN
±0.19% FS	0°C ≤ T _A ≤ +70°C			DAC0801LCJ	LMDAC08CJ	DAC0801LCN	LMDAC08CN
±0.39% FS	0°C ≤ T _A ≤ +70°C						

* Note. Devices may be ordered by using either order number.

Absolute Maximum Ratings

Supply Voltage	±18V or 36V
Power Dissipation (Note 1)	500 mW
Reference Input Differential Voltage (V14 to V15)	V ⁻ to V ⁺
Reference Input Common-Mode Range (V14, V15)	V ⁻ to V ⁺
Reference Input Current	5 mA
Logic Inputs	V ⁻ to V ⁻ plus 36V
Analog Current Outputs	Figure 24
Storage Temperature	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Conditions

	MIN	MAX
Temperature (T _A)		
DAC0802LA, LMDAC08A	-55	+125
DAC0800L, LMDAC08	-55	+125
DAC0800LC, LMDAC08E,	0	+70
DAC0801LC, LMDAC08C,	0	+70
DAC0802LC, LMDAC08H	0	+70

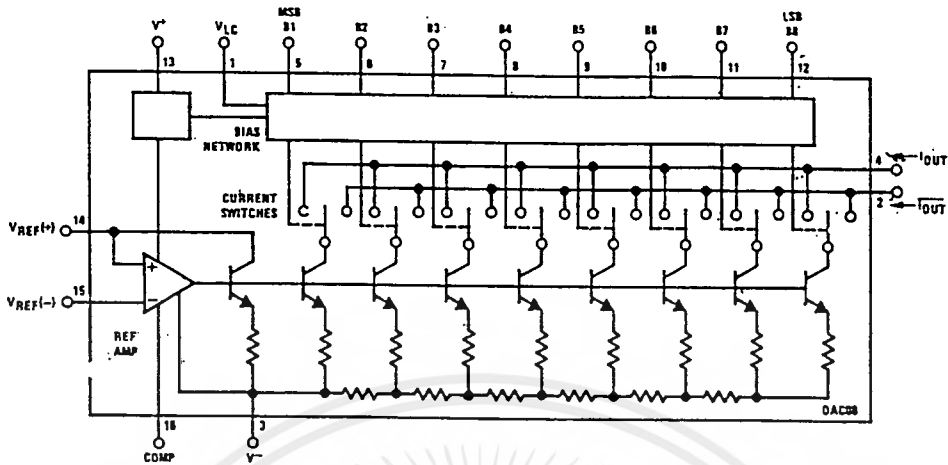
Electrical Characteristics (V_S = ±15V, I_{REF} = 2 mA, T_{MIN} ≤ T_A ≤ T_{MAX} unless otherwise specified. Output characteristics refer to both I_{OUT} and I_{OUT})

PARAMETER	CONDITIONS	DAC0802L/ DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			UNITS	
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX		
Resolution		8	8	8	8	8	8	8	8	8	Bits	
Monotonicity		8	8	8	8	8	8	8	8	8	Bits	
Nonlinearity				±0.1			±0.19			±0.39	%FS	
Settling Time	To ±1/2 LSB, All Bits Switched "ON" or "OFF", T _A = 25°C		100	135				100	150		ns	
t _{PLH} t _{PHL}	Propagation Delay Each Bit All Bits Switched T _A = 25°C					100	135				ns	
						100	150				ns	
TCFS	Full Scale Tempo		±10	±50		±10	±50		±10	±80	ppm/°C	
VOC	Output Voltage Compliance	-10		18	-10		18	-10		18	V	
I _{FS4}	Full Scale Current	1.984	1.992	2.000	1.94	1.99	2.04	1.94	1.99	2.04	mA	
I _{FSS}	Full Scale Symmetry		±0.5	±4.0		±1	±8.0		±2	±15	μA	
I _{ZS}	Zero Scale Current		0.1	1.0		0.2	2.0		0.2	4.0	μA	
I _{FSR}	Output Current Range	V _S ⁻ = -5V	0	2.0	2.1	0	2.0	2.1	0	2.0	2.1	mA
		V _S ⁻ = -8V to -18V	0	2.0	4.2	0	2.0	4.2	0	2.0	4.2	mA
V _{IL}	Logic Input Levels Logic "0"										V	
V _{IH}	Logic Input Levels Logic "1"	2.0		0.8			0.8			0.8	V	
I _{IL}	Logic Input Current Logic "0"		-2.0	-10		-2.0	-10		-2.0	-10	μA	
I _{IH}	Logic Input Current Logic "1"		0.002	10		0.002	10		0.002	10	μA	
V _{IS}	Logic Input Swing	-10		18	-10		18	-10		18	V	
V _{THR}	Logic Threshold Range	-10		13.5	-10		13.5	-10		13.5	V	
I _{IS}	Reference Bias Current		-1.0	-3.0		-1.0	-3.0		-1.0	-3.0	μA	
di/dt	Reference Input Slew Rate (Figure 24)		8.0			8.0			8.0		mA/μs	
PSSI _{FS+}	Power Supply Sensitivity	4.5V ≤ V _S ⁺ ≤ 18V	0.0001	0.01	0.0001	0.01	0.0001	0.01	0.0001	0.01	%/%	
PSSI _{FS-}		-4.5V ≤ V _S ⁻ ≤ 18V	0.0001	0.01	0.0001	0.01	0.0001	0.01	0.0001	0.01	%/%	
I ₊	Power Supply Current	V _S = ±5V, I _{REF} = 1 mA		2.3	3.8		2.3	3.8		2.3	3.8	mA
				-4.3	-5.8		-4.3	-5.8		-4.3	-5.8	mA
I ₋		V _S = 5V, -15V, I _{REF} = 2 mA		2.4	3.8		2.4	3.8		2.4	3.8	mA
				-6.4	-7.8		-6.4	-7.8		-6.4	-7.8	mA
I ₊		V _S = ±15V, I _{REF} = 2 mA		2.5	3.8		2.5	3.8		2.5	3.8	mA
				-6.5	-7.8		-6.5	-7.8		-6.5	-7.8	mA
PD	Power Dissipation	±5V, I _{REF} = 1 mA	33	48	33	48	33	48	33	48	mW	
		5V, -15V, I _{REF} = 2 mA	108	136	108	136	108	136	108	136	mW	
		±15V, I _{REF} = 2 mA	135	174	135	174	135	174	135	174	mW	

Note 1: The maximum junction temperature of the DAC0800, DAC0801 and DAC0802 is 100°C. For operating at elevated temperatures, devices in the dual-in-line J or D package must be derated based on a thermal resistance of 100°C/W, junction to ambient, 175°C/W for the molded dual-in-line N package.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



Equivalent Circuit

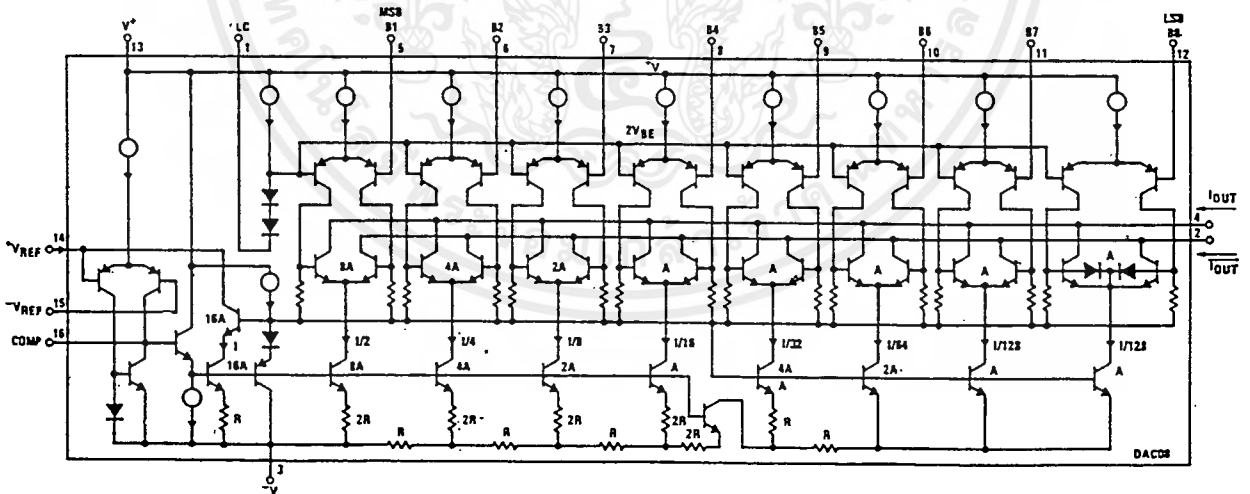


FIGURE 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

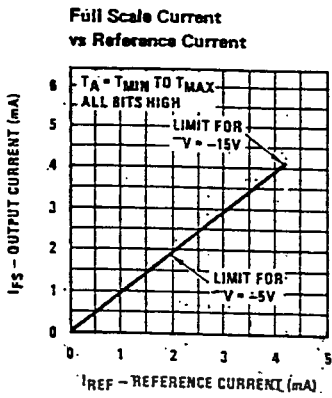


FIGURE 3

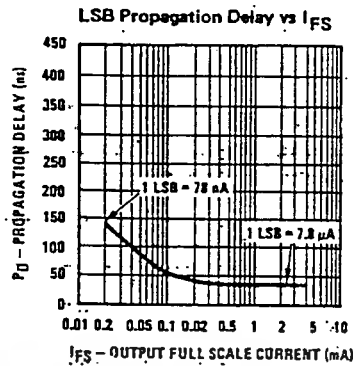
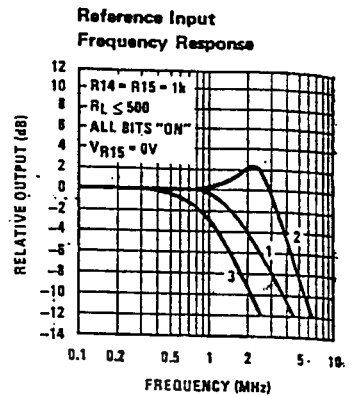
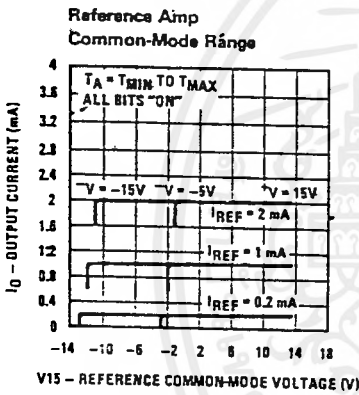


FIGURE 4



Curve 1: $C_C = 15 \text{ pF}$, $V_{IN} = 2 \text{ Vp-p}$ centered at 1V.
 Curve 2: $C_C = 15 \text{ pF}$, $V_{IN} = 50 \text{ mVp-p}$ centered at 200 mV.
 Curve 3: $C_C = 0 \text{ pF}$, $V_{IN} = 100 \text{ mVp-p}$ at 0V and applied through 50 Ω connected to pin 14. 2V applied to R14.

FIGURE 5



Note. Positive common-mode range is always $(V+) - 1.5\text{V}$

FIGURE 6.

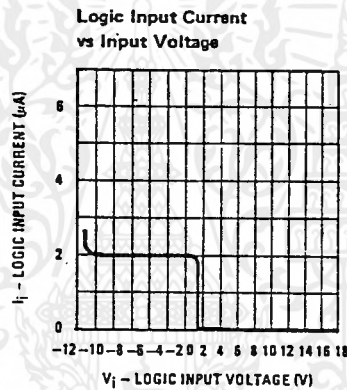


FIGURE 7

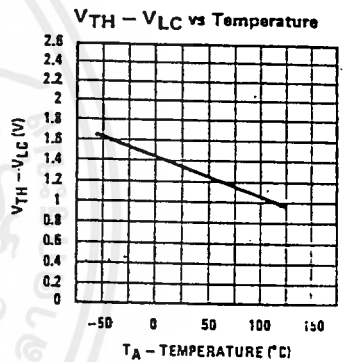


FIGURE 8

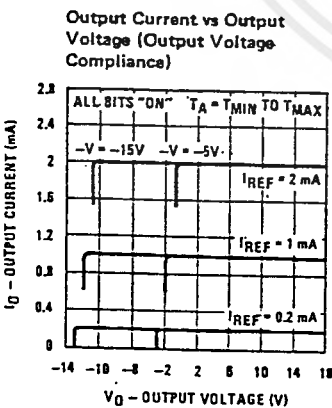


FIGURE 9

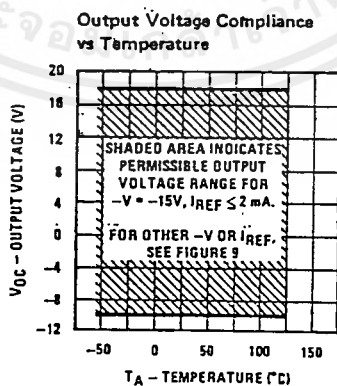
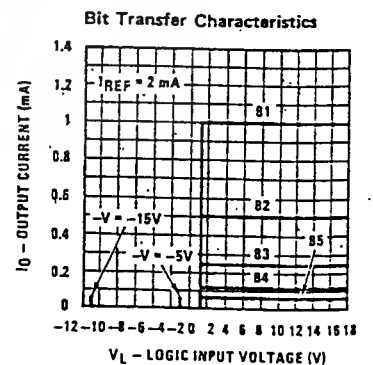


FIGURE 10



Note. B1-B8 have identical transfer characteristics. Bits are fully switched with less than 1/2 LSB error, at less than $\pm 100 \text{ mV}$ from actual threshold. These switching points are guaranteed to lie between 0.8V and 2V over the operating temperature range ($V_{LC} = 0\text{V}$).

FIGURE 11

Typical Performance Characteristics (Continued)

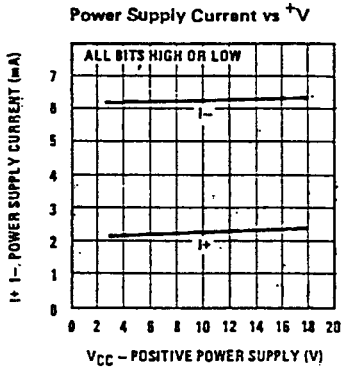


FIGURE 12

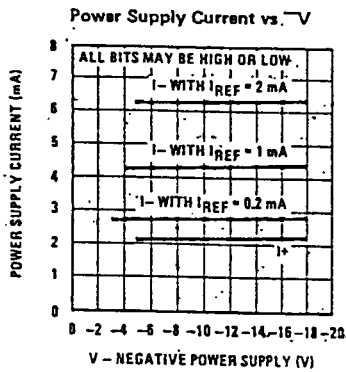


FIGURE 13

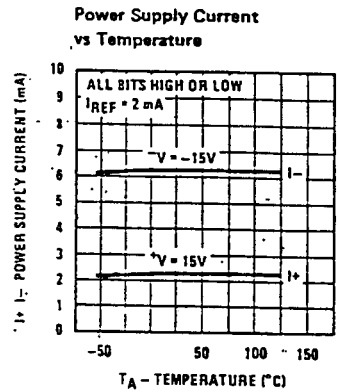


FIGURE 14

Typical Applications (Continued)

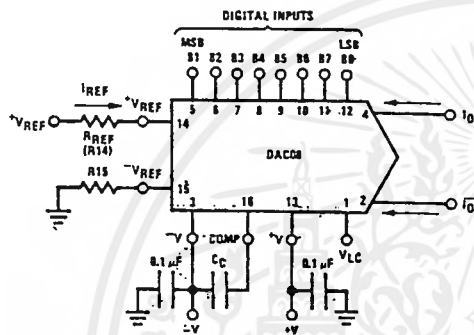


FIGURE 15. Basic Positive Reference Operation

$$I_{FS} \approx \frac{+V_{REF}}{R_{REF}} \times \frac{255}{256}$$

$I_0 + \bar{I}_0 = I_{FS}$ for all logic states

For: fixed reference, TTL operation

typical values are:

$V_{REF} = 10.000V$

$R_{REF} = 5.000k$

$R_{15} \approx R_{REF}$

$C_C = 0.01 \mu F$

$V_{LC} = 0V$ (Ground)

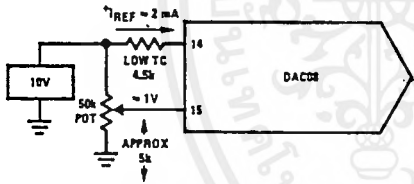
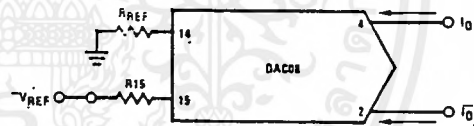


FIGURE 16. Recommended Full Scale Adjustment Circuit



$$I_{FS} \approx \frac{-V_{REF}}{R_{REF}} \times \frac{255}{256}$$

Note: R_{REF} sets I_{FS} ; R_{15} is for bias current cancellation

FIGURE 17. Basic Negative Reference Operation

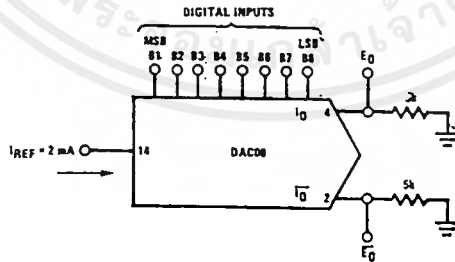


FIGURE 18. Basic Unipolar Negative Operation

	B1	B2	B3	B4	B5	B6	B7	B8	I_0 mA	\bar{I}_0 mA	E_0	\bar{E}_0
Full Scale	1	1	1	1	1	1	1	1	1.992	0.000	-9.960	0.000
Full Scale-LSB	1	1	1	1	1	1	1	0	1.984	0.008	-9.920	-0.040
Half Scale+LSB	1	0	0	0	0	0	0	1	1.008	0.984	-5.040	-4.920
Half Scale	1	0	0	0	0	0	0	0	1.000	0.992	-5.000	-4.960
Half Scale-LSB	0	1	1	1	1	1	1	1	0.992	1.000	-4.960	-5.000
Zero Scale+LSB	0	0	0	0	0	0	0	1	0.008	1.984	-0.040	-9.920
Zero Scale	0	0	0	0	0	0	0	0	0.000	1.992	0.000	-9.960

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

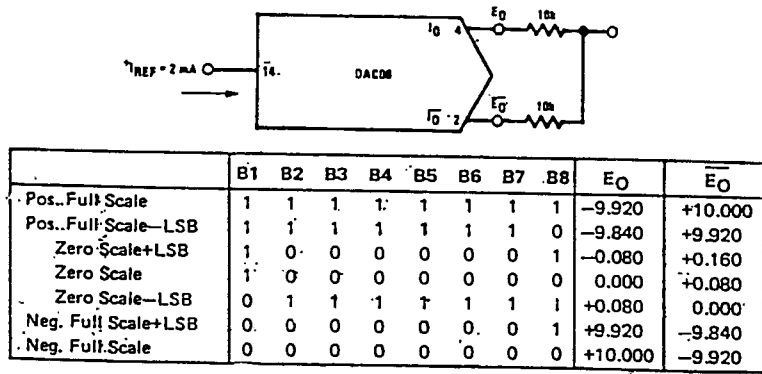
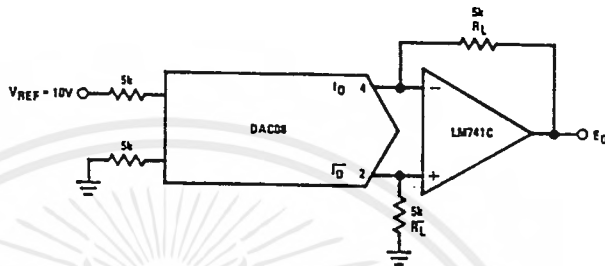


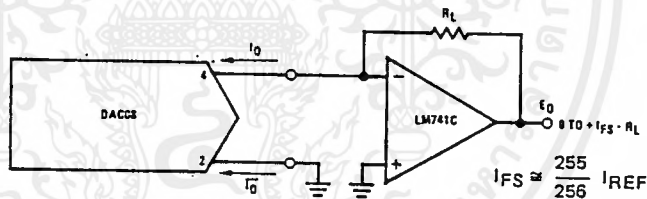
FIGURE 19. Basic Bipolar Output Operation



If $R_L = \bar{R}_L$ within $\pm 0.05\%$, output is symmetrical about ground

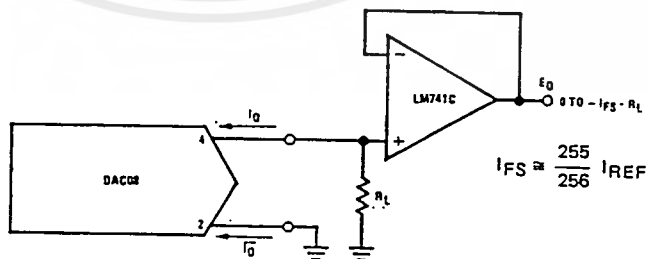
	B1	B2	B3	B4	B5	B6	B7	B8	E _O
Pos. Full Scale	1	1	1	1	1	1	1	1	+9.920
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	+9.840
(+) Zero Scale	1	0	0	0	0	0	0	0	+0.040
(-) Zero Scale	0	1	1	1	1	1	1	1	-0.040
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	-9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	-9.920

FIGURE 20. Symmetrical Offset Binary Operation



For complementary output (operation as negative logic DAC), connect inverting input of op amp to \bar{I}_O (pin 2); connect I_O (pin 4) to ground.

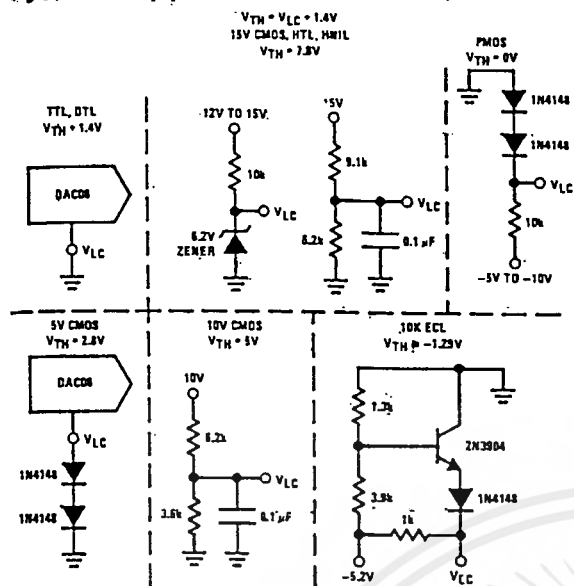
FIGURE 21. Positive Low Impedance Output Operation



For complementary output (operation as a negative logic DAC) connect non-inverting input of op amp to \bar{I}_O (pin 2); connect I_O (pin 4) to ground.

FIGURE 22. Negative Low Impedance Output Operation

Typical Applications (Continued)



Note. Do not exceed negative logic input range of DAC.

FIGURE 23. Interfacing with Various Logic Families

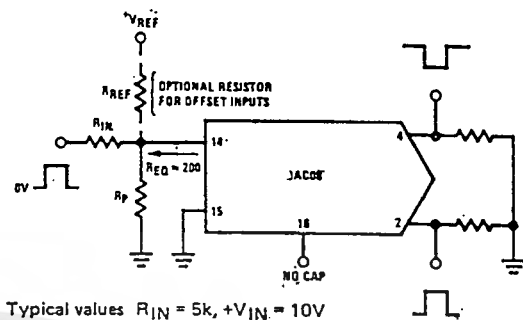
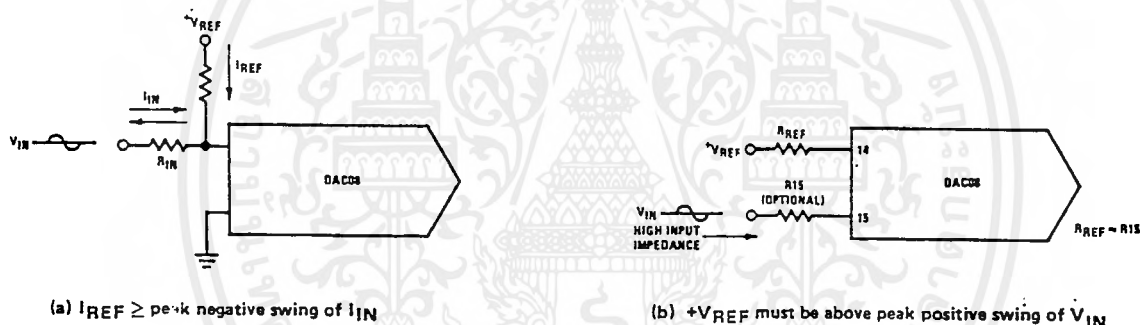


FIGURE 24. Pulsed Reference Operation



(a) $I_{REF} \geq$ peak negative swing of I_{IN}

(b) $+V_{REF}$ must be above peak positive swing of V_{IN}

FIGURE 25. Accommodating Bipolar References

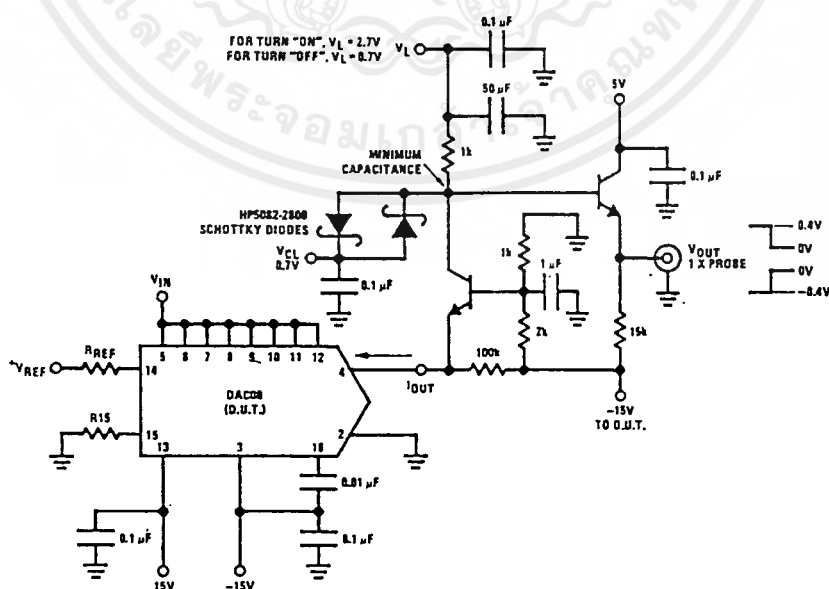
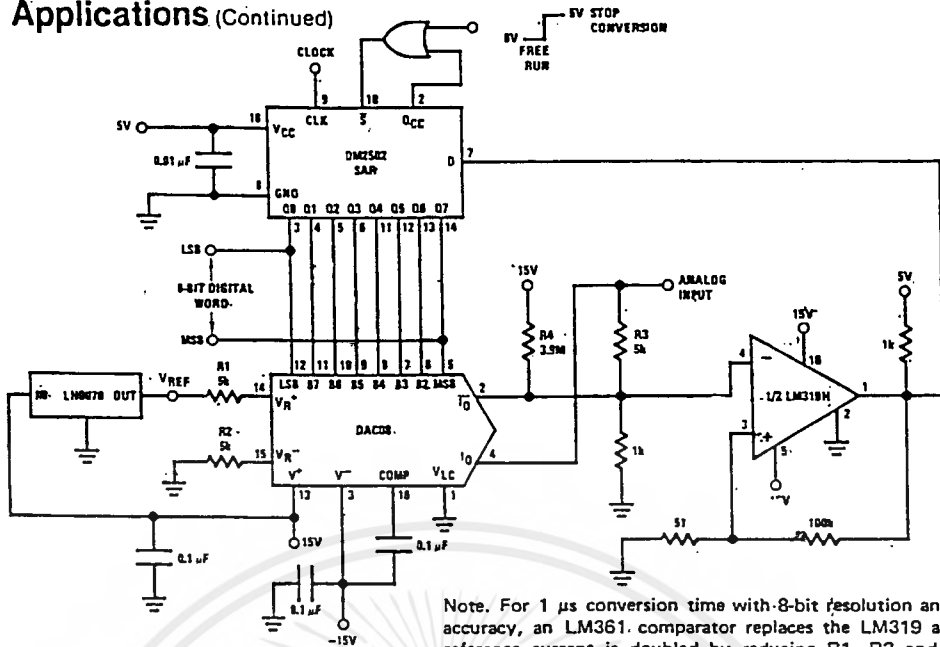


FIGURE 26. Settling Time Measurement

Typical Applications (Continued)



Note. For 1 μ s conversion time with 8-bit resolution and 7-bit accuracy, an LM361 comparator replaces the LM319 and the reference current is doubled by reducing R1 R2 and R3 to 2.5 k Ω and R4 to 2 M Ω .

FIGURE 27. A Complete 2 μ s Conversion Time, 8-Bit A/D Converter



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MF6 6th Order Switched Capacitor Butterworth Lowpass Filter

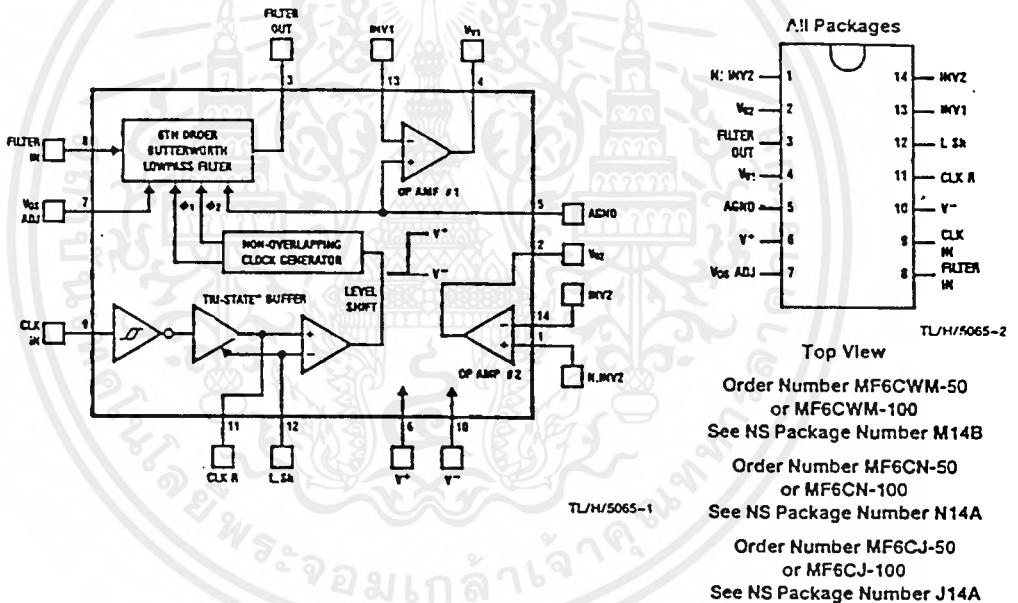
General Description

The MF6 is a versatile easy to use, precision 6th order Butterworth lowpass active filter. Switched capacitor techniques eliminate external component requirements and allow a clock tunable cutoff frequency. The ratio of the clock frequency to the lowpass cutoff frequency is internally set to 50 to 1 (MF6-50) or 100 to 1 (MF6-100). A Schmitt trigger clock input stage allows two clocking options, either self-clocking (via an external resistor and capacitor) for stand-alone applications, or an external TTL or CMOS logic compatible clock can be used for tighter cutoff frequency control. The maximally flat passband frequency response together with a DC gain of 1 V/V allows cascading MF6 sections for higher order filtering. In addition to the filter, two independent CMOS op amps are included on the die and are useful for any general signal conditioning applications.

Features

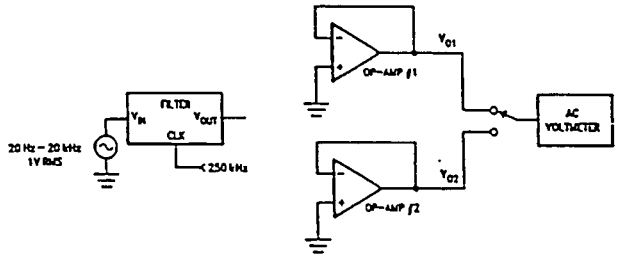
- No external components
- 14-pin DIP or 14-pin wide-body S.O. package
- Cutoff frequency accuracy of $\pm 0.3\%$ typical
- Cutoff frequency range of 0.1 Hz to 20 kHz
- Two uncommitted op amps available
- 5V to 14V total supply voltage
- Cutoff frequency set by external or internal clock

Block and Connection Diagrams



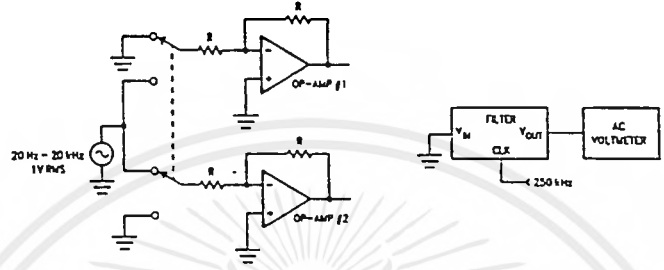
Crosstalk Test Circuits

From Filter to Opamps



TL/H/5065-10

From Either Opamp to Filter Output



TL/H/5065-11

Pin Descriptions (Pin Numbers)

Pin	Description	Pin	Description
FILTER OUT (3)	The output of the lowpass filter. It will typically sink 0.9 mA and source 3 mA and swing to within 1V of each supply rail.	V _{O2} (2), INV2 (14), NINV2 (1)	V _{O2} is the output, INV2 is the inverting input, and NINV2 is the non-inverting input of Op-Amp # 2.
FILTER IN (8)	The input to the lowpass filter. To minimize gain errors the source impedance that drives this input should be less than 2k (see section 1.4). For single supply operation the input signal must be biased to mid-supply or AC coupled.	V ⁺ (6), V ⁻ (10)	The positive and negative supply pins. The total power supply range is 5V to 14V. Decoupling these pins with 0.1 μF capacitors is highly recommended.
V _{OS} ADJ (7)	This pin is used to adjust the DC offset of the filter output; if not used it must be tied to the AGND potential. (See section 1.3)	CLK IN (9)	A CMOS Schmitt-trigger input to be used with an external CMOS logic level clock. Also used for self-clocking Schmitt-trigger oscillator (see section 1.1).
AGND (5)	The analog ground pin. This pin sets the DC bias level for the filter section and the non-inverting input of Op-Amp # 1 and must be tied to the system ground for split supply operation or to mid-supply for single supply operation (see section 1.2). When tied to mid-supply this pin should be well bypassed.	CLK R (11)	A TTL logic level clock input when in split supply operation (±2.5V to ±7V) and L Sh tied to system ground. This pin becomes a low impedance output when L Sh is tied to V ⁻ . Also used in conjunction with the CLK IN pin for a self clocking Schmitt-trigger oscillator (see section 1.1).
V _{O1} (4), INV1 (13)	V _{O1} is the output and INV1 is the inverting input of Op-Amp # 1. The non-inverting input of this Op-Amp is internally connected to the AGND pin.	L Sh (12)	Level shift pin, selects the logic threshold levels for the desired clock. When tied to V ⁻ it enables an internal tri-state buffer stage between the Schmitt trigger and the internal clock level shift stage thus enabling the CLK IN Schmitt-trigger input and making the CLK R pin a low impedance output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Descriptions (Pin Numbers) (Continued)

Pin	Description
L Sh (cont.)	When the voltage level at this input exceeds $[25\%(V^+ - V^-) + V^-]$ the internal tri-state buffer is disabled allowing the CLK R pin to become the clock input for the internal clock level shift stage. The CLK R threshold level is now 2V above the voltage applied to the L Sh pin. Driving the CLK R pin with TTL logic levels can be accomplished through the use of split supplies and by tying the L Sh pin to system ground.

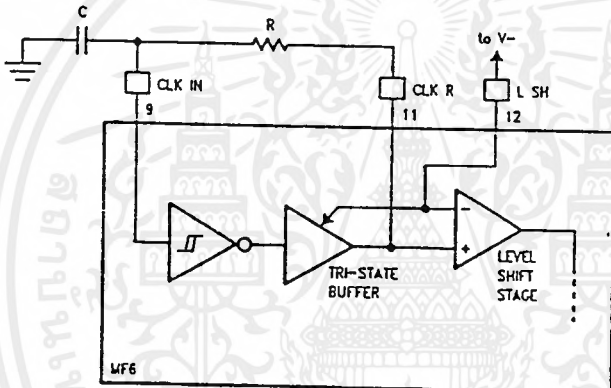
3.01 dB below the DC gain) a direct ratio (100:1 or 50:1) of the clock frequency supplied to the lowpass filter. Internal integrator time constants set the filter's cutoff frequency. The resistive element of these integrators is actually a capacitor which is "switched" at the clock frequency (for a detailed discussion see Input Impedance Section). Varying the clock frequency changes the value of this resistive element and thus the time constant of the integrators. The clock to cutoff frequency ratio (f_{CLK}/f_c) is set by the ratio of the input and feedback capacitors in the integrators. The higher the clock to cutoff frequency ratio (or the sampling rate) the closer this approximation is to the theoretical Butterworth response. The MF6 is available in f_{CLK}/f_c ratios of 50:1 (MF6-50) or 100:1 (MF6-100).

1.0 MF6 Application Hints

The MF6 is comprised of a non-inverting unity gain lowpass sixth order Butterworth switched capacitor filter section and two undedicated CMOS Op-Amps. The switched capacitor topology makes the cutoff frequency (where the gain drops

1.1 CLOCK INPUTS

The MF6 has a Schmitt-trigger inverting buffer which can be used to construct a simple R/C oscillator. The oscillator's frequency is dependent on the buffer's threshold levels as well as on the resistor/capacitor tolerance (see Figure 1).



$$f_{CLK} = \frac{1}{RC \ln \left[\frac{(V_{CC} - V_{T-}) V_{T+}}{(V_{CC} - V_{T+}) V_{T-}} \right]}$$

Typically for $V_{CC} = V^+ - V^- = 10V$:

$$f_{CLK} \approx \frac{1}{1.69 RC}$$

FIGURE 1. Schmitt Trigger R/C Oscillator

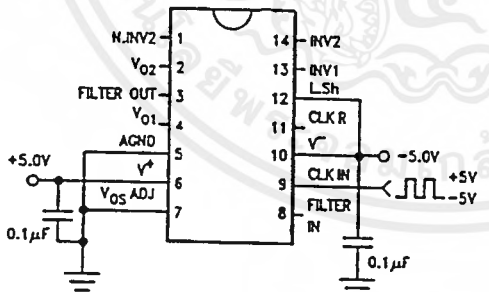


FIGURE 2. Dual Supply Operation
MF6 Driven with CMOS Logic Level Clock
($V_{IH} \geq 0.8 V_{CC}$ and $V_{IL} \leq 0.2 V_{CC}$ where $V_{CC} = V^+ - V^-$)

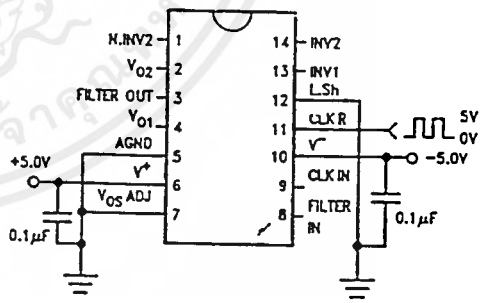
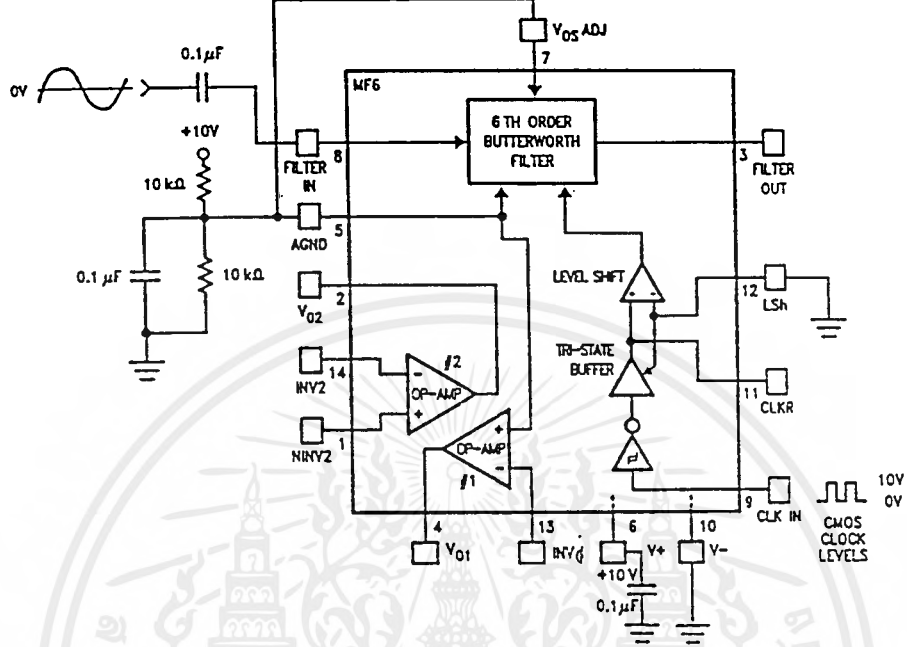


FIGURE 3. Dual Supply Operation
MF6 Driven with TTL Logic Level Clock

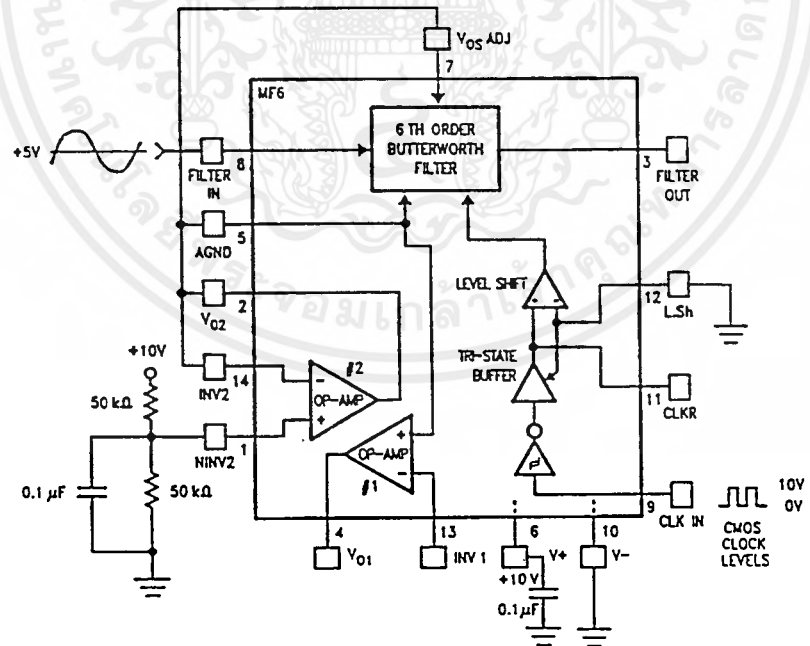
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)



a) Resistor Biasing of AGND

TL/H/5065-14



b) Using Op-Amp 2 to Buffer AGND

TL/H/5065-15

FIGURE 4. Single Supply Operation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5404/7404 Hex Inverter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL								
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package								
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF					
T.L	SN54S04	J	Q		W	SN54H04	J	Q		W	SN54LS04	J	Q		W	SN5404	J	Q		W	SN54L04	J	Q		W
FAIRCHILD	SN74S04	J	Q	ND		SN74H04	J	Q	ND		SN74LS04	J	Q	ND		SN7404	J	Q	ND		SN74L04	J	Q	ND	
MOTOROLA	FM54S04/FM9S04	DD				FM54H04/FM9H04	DD			FZ	FM54LS04/FM9LS04	DD			FZ	FM5404/FM904	DD			FZ	FM7404/FC904	DD			FZ
NEC	DM74S04			ND		DM74H04			ND		DM74LS04			ND		DM5404			ND		DM7404			ND	
PHILIPS	N74S04			Q		N74H04			Q		N74LS04			Q		FH241/7404			Q						
SIEMENS	5S4S04	F	Q	AD	W	5S4H04	F	Q	AD	WZ					5S404	F	Q	AD	WZ						
SIEMENS	N74S04	F	Q	AD	W	N74H04	F	Q	AD	WZ	N74LS04	A	Q		N7404	F	Q	AD	WZ						
SIEMENS																FLH211			Q						
FUJITSU											74LS04	M	Q		MB418			Q	AD						
HITACHI	HD74S04			Q	PD						HD74LS04			P	Q	HD7404/HD2322			Q	PD					
MITSUBISHI	M55004				PD						M74LS04			P	Q	M53204			P	Q					
NEC	74S04			C	Q						74LS04			C	Q	μP8235			D	Q					
TOSHIBA																TD3404A			P	Q					

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

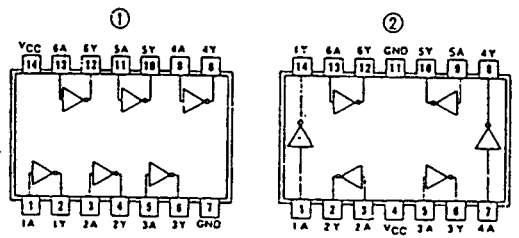
recommended operating conditions

	SN54LS04			SN74LS04			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	mA
Low-level output current, I _{OL}			4			4	mA
Operating free-air temperature, T _a	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

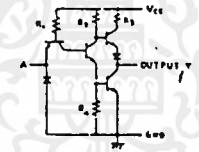
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _I L = V _I L MAX, I _{OH} = MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _I H = 2V, I _{OL} = 4 mA		0.4	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _I H = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I L = 0.4V		-0.4	mA	
I _{OS}	Short-circuit output current *	V _{CC} = MAX	-20	-100	mA	
I _{CC1}	Supply current	V _{CC} = MAX	Total, outputs high	1.2	2.4	mA
I _{CC2}	Supply current	V _{CC} = MAX	Total, outputs low	3.6	6.6	mA
I _{CC}	Supply current	V _{CC} = 5V	Average per gate (50% duty cycle)	0.4		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _a = 25°C, C _L = 15 pF, P _L = 2 kΩ	9	15	ns	
t _{PHL}	Propagation delay time, high-to-low-level output	V _{CC} = 5V, T _a = 25°C, C _L = 15 pF, P _L = 2 kΩ	10	15	ns	

Pin Assignments (Top View)



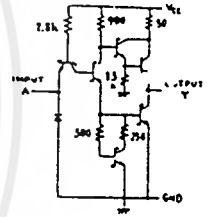
positive logic:
Y = A

Schematics (each gate)

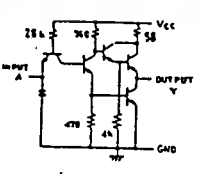


CIRCUIT	R1	R2	R3	R4
'04	4k	1.5k	10k	1k
'L04	1.4k	20k	150k	12k

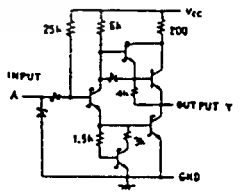
Input clamp diodes not on SN54L75/74L75 circuits.



'S04 CIRCUIT



'M04 CIRCUIT



'L504 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_a = 25°C.
* Not more than one output should be shorted at a time, and for SN54H/SN74H and SN54S/SN74S, duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5414/7414 Hex Schmitt-Trigger Inverter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T.I.									SN54LS14	J	T	W	SN5414	J	T	W				
FAIRCHILD									SN74LS14	J	T	W	SN7414	J	T	W				
MOTOROLA									DM54LS14/DM74LS14	Q	P		DM5414/DM7414	Q	P					
N.S.C.									DM74LS14				DM7414							
PHILIPS									N74LS14				N7414							
SIGNETICS									N74LS14				N7414							
SIEMENS																				
FUJITSU									74LS14											
HITACHI									HD74LS14				HD7414							
MITSUBISHI									M74LS14				M7414							
NEC																				
TOSHIBA																				

Electrical Characteristics SN54LS14-SN74LS14

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54LS14	-55°C to 125°C
Input voltage	TV	Temperature range	SN74LS14	0°C to 70°C
		Storage temperature range		-65°C to 150°C

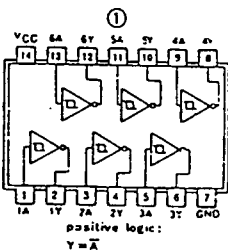
recommended operating conditions

	SN54LS14			SN74LS14			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	mA
Low-level output current, I _{OL}			4			4	mA
Operating free-air temperature, T _A	-55	125				70	°C

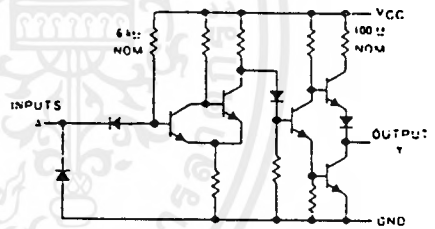
electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{T+}	Positive-going threshold voltage	V _{CC} =5V	1.4	1.6	1.9	V
V _{T-}	Negative-going threshold voltage	V _{CC} =5V	0.5	0.8	1	V
	Hysteresis (V _{T+} - V _{T-})	V _{CC} =5V	0.4	0.8		V
V _I	Input clamp voltage	V _{CC} =MIN., I _I =-18mA		-1.5		V
V _{OH}	High-level output voltage	V _{CC} =MIN., V _I =V _{T-} , min. I _{OH} =MAX.	2.7	3.4		V
V _{OL}	Low-level output voltage	V _{CC} =MIN., V _I =V _{T+} , max. I _{OL} =4mA	0.25	0.4		V
I _{T+}	Input current at positive-going threshold	V _{CC} =5V., V _I =V _{T+}	-0.14			mA
I _{T-}	Input current at negative-going threshold	V _{CC} =5V., V _I =V _{T-}	-0.16			mA
I _I	Input current at maximum input voltage	V _{CC} =MAX., V _I =TV		0.1		mA
I _{IH}	High-level input current	V _{CC} =MAX., V _I =2.7V		20		μA
I _{IL}	Low-level input current	V _{CC} =MAX., V _I =0.4V		-0.4		mA
I _{OS}	Short-circuit output current †	V _{CC} =MAX.	-20	-100		mA
I _{CC}	Supply current	Total, output high		8.6	16	mA
		Total, output low		12	21	mA
		Average per gate	V _{CC} =5V., 50% duty cycle		1.72	
IP _{LH}	Propagation delay time, low-to-high-level output	V _{CC} =5V. T _A =25°C.		15	22	nS
IP _{HL}	Propagation delay time, high-to-low-level output	C _L =15PF., R _L =2kΩ		15	22	nS

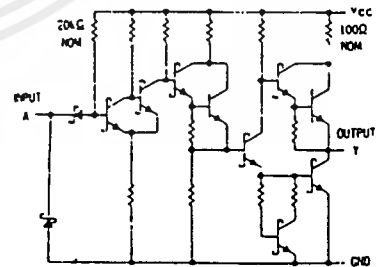
Pin Assignment (Top View)



Schematics (each gate)



14 CIRCUIT



LS14 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ All typical values are at V_{CC}=5V, T_A=25°C.
 § Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5474/7474 Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T.I.	SN54S74	J	D	WD	SN54H74	J	D	WD	SN54LS74	J	D	WD	SN5474	J	D	WD	SN54L74	J	D	WD
FAIRCHILD	FMS4S74/FMS74	J	D	WD	FMS4H74/FMS74	J	D	WD	FMS4LS74/FMS74	J	D	WD	FMS474/FMS74	J	D	WD	FMS4L74/FMS74	J	D	WD
MOTOROLA	FC74S74/FC3S74	J	D	WD	FC74H74/FC3H74	J	D	WD	FC74LS74/FC3LS74	J	D	WD	FC7474/FC374	J	D	WD	FC74L74/FC3L74	J	D	WD
N.S.C.	DM74S74	J	D	WD	DM74H74	J	D	WD	DM74LS74	J	D	WD	DM7474	J	D	WD	DM74L74	J	D	WD
PHILIPS	N74S74	J	D	WD	GJJ131/74H74	J	D	WD	N74LS74	J	D	WD	FJJ131/7474	J	D	WD	N74L74	J	D	WD
SIGNETICS	S54S74	J	D	WD	S54H74	J	D	WD	S54LS74	J	D	WD	S5474	J	D	WD	S54L74	J	D	WD
SIEMENS	N74S74	J	D	WD	N74H74	J	D	WD	N74LS74	J	D	WD	N7474	J	D	WD	N74L74	J	D	WD
FUJITSU									74LS74	J	D	WD	MB420	J	D	WD				
HITACHI	HD74S74	J	D	WD	HD74H74	J	D	WD	HD74LS74	J	D	WD	HD7474/HD74S10	J	D	WD	HD74L74	J	D	WD
MITSUBISHI	M74S74	J	D	WD	M74H74	J	D	WD	M74LS74	J	D	WD	M5327/M5374	J	D	WD	M74L74	J	D	WD
NEC	74S74	J	D	WD	74H74	J	D	WD	74LS74	J	D	WD	μPB214	J	D	WD	74L74	J	D	WD
TOSHIBA													TC3474A	J	D	WD				

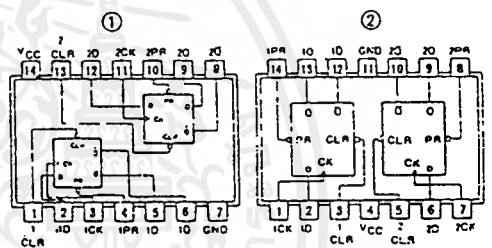
Electrical Characteristics SN54LS74/SN74LS74

absolute maximum ratings over operating free-air temperature range			
Supply voltage V _{CC}	5V	Operating power temperature range	SN54LS -55°C to 125°C
Input voltage	5.5V	Storage temperature range	SN74LS -65°C to 150°C
recommended operating conditions			
		SN54LS74	SN74LS74
Supply voltage V _{CC}	4.5 to 5.5	4.5 to 5.5	4.5 to 5.5
High-level output current I _{OH}	-400	-400	-400
Low-level output current I _{OL}	4	4	4
Propagation delay t _{pd}	25	25	25
Setup time t _{su}	25	25	25
Hold time t _h	25	25	25
Operating temperature T _A	-55 to 125	-55 to 125	-55 to 125

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH}	High-level input voltage	2			V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage			-1.5	V
V _{OH}	High-level output voltage	V _{CC} - MIN.	2.7	3.6	V
V _{OL}	Low-level output voltage	V _{CC} - MIN.	0.25	0.4	V
I _I	Input current at maximum input voltage			0.1	mA
I _{IH}	High-level input current			20	μA
I _{IL}	Low-level input current			-0.4	mA
I _{OS}	Short-circuit output current †			-20 to -100	mA
I _{CC}	Supply current (Average per flip-flop)			4	mA
f	clock frequency			25	MHz
t _{PLH}	propagation delay time, low-to-high-level output			13	ns
t _{PHL}	propagation delay time, high-to-low-level output			25	ns

Pin Assignments (Top View)

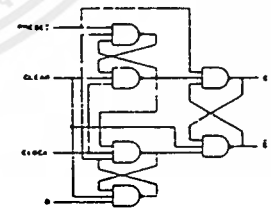


Functional Table

74, 7474, LS74, 7474 (See Note 2)

INPUTS			OUTPUTS		
PRESET	CLEAR	CLOCK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H	H
H	H	↓	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	Q̄ ₀

Functional Block Diagram



74, 7474, LS74, 7474 DUAL D-TYPE FLIP-FLOP WITH CLEAR AND PRESET

NOTES: 1 With all outputs open, I_{CC} is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is grounded.
 2 H=high level (steady state), L=low level (steady state), X=irrelevant, ↓=transition from low to high level.
 Q₀=the level of Q before the indicated input conditions were established.
 * This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ All typical values are at V_{CC}=5V, T_A=25°C.
 † Not more than one output should be shorted at a time.
 ‡ t_{PLH}=propagation delay time, low-to-high-level output;
 ‡ t_{PHL}=propagation delay time, high-to-low-level output;
 ‡ The arrow indicates the edge of the clock pulse used for reference; ↓ for the rising edge.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54164/74164 8-Parallel-Out Serial Shift Register

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL							
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package					
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF				
T.I.									SN54LS164	J	Q	W	SN54164	J	Q	W	SN54L164	J	Q	W	SN74L164	J	Q	W
FAIRCHILD									SN74LS164	J	Q	W	SN74164	J	Q	W								
MOTOROLA									PM54164/PM53164	J	Q	W	FMS4164/FM53164	J	Q	W								
									PM74164/PM53164	J	Q	W	FC74164/FC53164	J	Q	W								
N.S.C.									SN74LS164	P	Q	W	MC74164	P	Q	W					DM54L164	J	Q	W
									DM74LS164	P	Q	W	DM74164	P	Q	W					DM74L164	J	Q	W
PHILIPS									N74LS164	P	Q	W	N74164	P	Q	W								
SIGNETICS									N74LS164	A	Q	W	S54164	F	Q	W								
									N74LS164	A	Q	W	N74164	F	Q	W								
SIEMENS													FL3441	P	Q	W								
FUJITSU									74LS164	M	Q	W												
HITACHI									HD74LS164	P	Q	W	HD74164	P	Q	W								
MITSUBISHI									M74LS164	P	Q	W	M53364	P	Q	W								
NEC									LM74LS	C	Q	W	μPB2164	D	Q	W								
TOSHIBA																								
AMD									Am74LS164															

Electrical Characteristics SN54LS164/SN74LS164

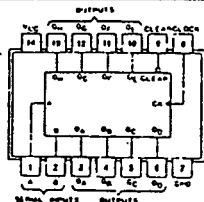
absolute maximum ratings over operating free-air temperature range								
Supply voltage, V _{CC}	1 V	Operating free-air temperature range	SN54 ¹ -55°C to 125°C					
Input voltage	1 V	SN74 ²	0°C to 70°C					
		Storage temperature range	-65°C to 150°C					
recommended operating conditions								
		SN54LS164	SN74LS164	UNIT				
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}				-400			-400	μA
Low-level output current, I _{OL}				4			4	mA
Clock frequency, f _{clock}		0	25	0	25	0	25	MHz
Width of clock or clear input pulse, t _w		20		20				ns
Data setup time, t _{setup}		15		15				ns
Data hold time, t _{hold}		5		5				ns
Operating free-air temperature, T _A		-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS 1	MIN	TYP 2	MAX 3	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OH} = -400 μA	2.7	3.5	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OL} = 8 mA	0.35	0.5	V	
I _I	Input current maximum input voltage	V _{CC} = MAX, V _I = 7 V		0.1	μA	
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7 V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4 V		0.4	mA	
I _{OS}	Short-circuit output current	V _{CC} = MAX	SN54LS -20	100	mA	
I _{CC}	Supply current	V _{CC} = MAX, See Note 1		16	27	μA
f _{max}	Maximum clock frequency		C _L = 150 pF	25	36	MHz
t _{PHL}	Propagation delay time, high-to-low level 0 outputs from clear input	V _{CC} = 5 V, T _A = 25°C, R _L = 2 kΩ	C _L = 150 pF	24	36	ns
t _{PLH}	Propagation delay time, low-to-high level 0 outputs from clock input		C _L = 150 pF	17	27	ns
t _{PHL}	Propagation delay time, high-to-low level 0 outputs from clock input		C _L = 150 pF	21	32	ns

Pin Assignment (Top View)

①



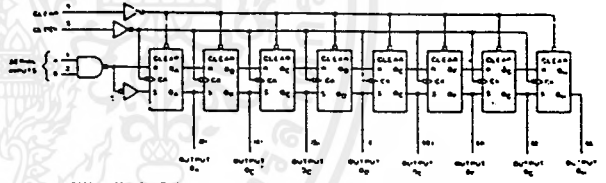
positive logic: see function table

Function Table

*164, LS164, L164 (see Note 2)

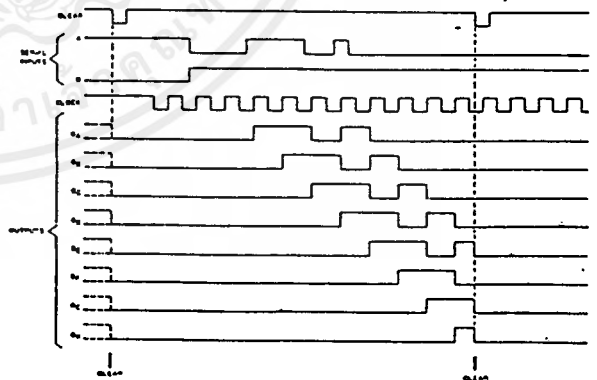
INPUTS		OUTPUTS			
CL	EAS	A	B	QA	QB ... QH
L	X	X	X	L	L ... L
H	L	X	X	O _{A0}	O _{B0} ... O _{H0}
H	↑	H	H	O _{A1}	O _{B1} ... O _{H1}
H	↑	L	X	L	O _{A1} ... O _{G1}
H	↑	X	L	L	O _{A1} ... O _{G1}

Functional Block Diagram



74, LS164, L164 8-BIT PARALLEL-OUT SHIFT REGISTER

typical clear, shift, and clear sequences



- NOTES: 1. I_{CC} is measured with outputs open, serial inputs grounded, and a momentary ground, then 4.5V, applied to clear.
 2. H = high level (steady state), L = Low-level (steady state)
 X = irrelevant (any input, including transitions)
 ↑ = transition from low to high level.
 O_{A0}, O_{B0}, O_{H0} = the level of O_A, O_B, or O_H, respectively, before the indicated steady-state input conditions were established.
 O_{A1}, O_{G1} = the level of O_A or O_G before the most-recent ↑ transition of the clock; indicates a one-bit shift.

¹ For conditions shown at MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
² All typical values are at V_{CC} = 5 V, T_A = 25°C.
³ Not more than two outputs should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54166/74166 8-Bit Shift Register (Parallel-In, Parallel-Out)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF	
T.I.											J0										
FAIRCHILD											J0	N0									
MOTOROLA																					
N.S.C.																					
PHILIPS																					
SIGNETICS																					
SIEMENS																					
FUJITSU																					
HITACHI																					
MITSUBISHI																					
NEC																					
TOSHIBA																					

Electrical Characteristics SN54LS166 SN74LS166

absolute maximum ratings over operating free-air temperature range

Supply voltage, VCC	7V	Operating free-air temperature range	SN54LS166	-55°C to 125°C
Input voltage	1V	temperature range	SN74LS166	0°C to 70°C
		Storage temperature range		-65°C to 150°C

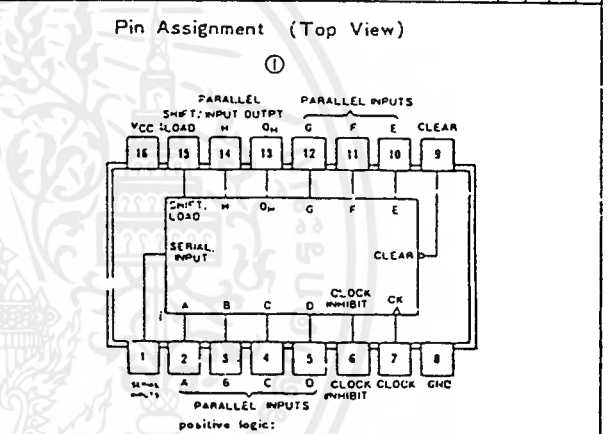
recommended operating conditions

	SN54166			SN74166			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, VCC	4.5	5	5.5	4.75	5	5.25	V
High-level output current, IOH			400			-400	μA
Low-level output current, IOL			4			8	mA
Clock frequency, fCLOCK	0	25	0	25	0	25	MHz
Width of clock or clear pulse, tw		20		20			ns
Mode-control setup time, tsetup		30		30			ns
Data setup time, tsetup		20		20			ns
Hold time at any input, thold		0		0			ns
Operating free-air temperature, TA (M: No. 1)	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS 1	MIN	TYP	MAX	UNIT	
VIH	High-level input voltage		2		V	
VIL	Low-level input voltage			0.8	V	
VI	Input clamp voltage	VCC = MIN, II = -18 mA		-1.5	V	
VOH	High-level output voltage	VCC = MIN, VIH = 2V, VIL = 0.8V, IOH = -100 μA	2.7	3.4	V	
VOL	Low-level output voltage	VCC = MIN, VIH = 2V, VIL = 0.8V, IOL = 8 mA	0.35	0.5	V	
II	Input current at maximum input voltage	VCC = MAX, VI = 1V		0.1	mA	
IiH	High-level input current	VCC = MAX, VI = 2.7V		20	μA	
IiL	Low-level input current	VCC = MAX, VI = 0.4V		0.4	mA	
IOS	Short-circuit output current 2	VCC = MAX	SN54LS166 -20	100	mA	
			SN74LS166 -20	100		
ICC	Supply current	VCC = MAX, See Note 2	SN54LS166 22	38	mA	
			SN74LS166 22	38		
fmax	Maximum clock frequency		25	35	MHz	
tPHL	Propagation delay time, high-to-low-level output from clear			19	30	ns
tPHL	Propagation delay time, high-to-low-level output from clock	VCC = 5V, TA = 25°C, CL = 150f, RL = 2k	8	23	35	ns
tPLH	Propagation delay time, low-to-high-level output from clock		8	24	35	ns

1 For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 2 I/O typical values are at VCC = 5V, TA = 25°C.
 3 No more than one output should be shorted at a time.



Function Table

*166 (see Note 3)

CLEAR	INPUTS					INTERNAL OUTPUTS		OUTPUT Qn
	SHIFT/LOAD	CLOCK INHIBIT	CLOCK	SERIAL	PARALLEL A...H	QA	QB	
L	X	X	X	X	X	L	L	L
H	X	L	L	X	X	QA0	QB0	QH0
H	L	L	!	X	A...H	a	b	h
H	L	L	!	H	X	H	QA _n	QH _n
H	H	L	!	L	X	L	QA _n	QH _n
H	X	H	!	X	X	QA0	QB0	QH0

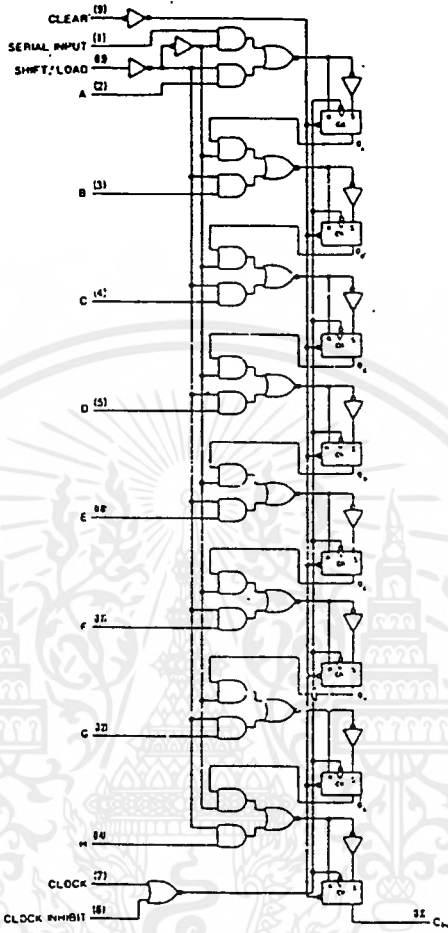
- NOTES
1. An SN54166 in the N package operating at free-air temperatures above 122°C requires a heat-sink that provides a thermal resistance from case to free-air, RθCA, of not more than 48°C/W.
 2. With all outputs open, 4.5V applied to the serial input, all other inputs except the clock grounded, ICC is measured after a momentary ground, then 4.5V is applied to clock.
 3. H = high level (steady state), L = low level (steady state)
 X = irrelevant (any input, including transitions)
 ! = transition from low to high level
 A...H = the level of steady-state input at inputs A thru H, respectively.
 QA0, QB0 = the level of QA, QB, or QH, respectively, before the indicated steady-state input conditions were established.
 QA_n, QH_n = the level of QA or QH, respectively, before the most-recent transition of the clock.

CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

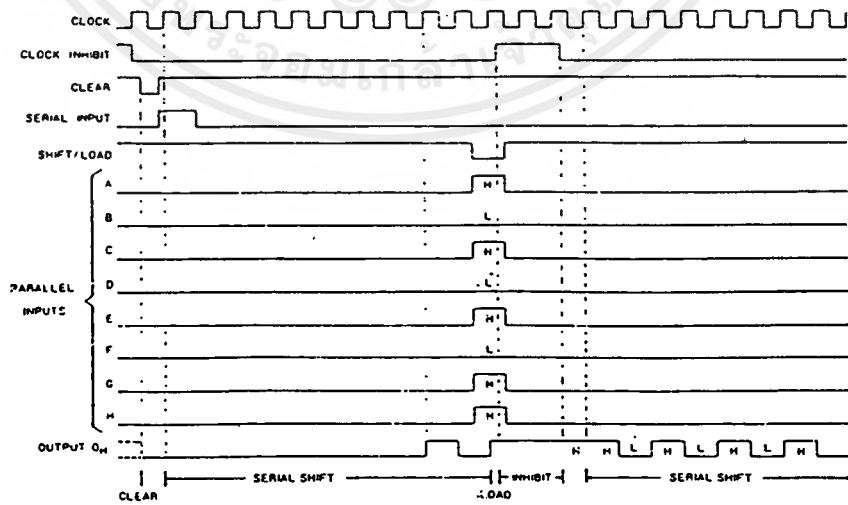
54166/74166(CONTINUED)

Functional Block Diagram



166 8-BIT SHIFT REGISTER

typical clear, shift, load, inhibit, and shift sequences



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54193/74193 Synchronous 4-Bit Binary Up/Down Counter (Dual clock with clear)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL						
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package				
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF			
T. I.									SN54LS193	J	Q		WD	SN54193	J	Q		WD	SN54L193	J	Q		
FAIRCHILD									SN74LS193	J	Q	ND		SN74193	J	Q	ND		SN74L193	J	Q	ND	
MOTOROLA									MS4193L/MS4193	ND	ND		FD	FM54193/FM9366	ND	ND		FD	FC74193/FC9366	ND	ND	PD	
N. S. C.									SN74LS193		P	Q		MC74193		P	Q						
PHILIPS									DM54LS193		C			DM74193		N	Q		DM54L193	J	Q	ND	FC
SIGNETICS									DM74LS193										DM74L193	J	Q	ND	FC
SIEMENS									N74LS193		Q			N74193		Q							
FUJITSU														SS4193		F	Q	B	Q				
HTACHI														N74193		F	Q	B	Q				
MITSUBISHI									74LS193		M	Q											
NEC									HD74LS193		P	Q		HD74193		Q	P	Q					
TOSHIBA									M74LS193		P	Q		MS3393		P	Q						
AMD									74LS193		C	Q		μP62193		O	Q						
									Am54LS193					TD14193		Q	P	Q					
									Am74LS193														

Electrical Characteristics SN54LS193/SN74LS193

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54LS193	-55°C to 125°C
Input voltage	5.5V	Storage temperature range	SN74LS193	0°C to 70°C
				-65°C to 150°C

recommended operating conditions

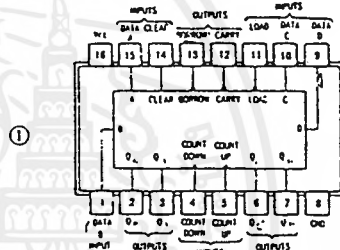
	SN54LS193			SN74LS193			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Count frequency, f _{count}	0		25	0		25	MHz
Width of any input pulse, t _w	20			20			ns
Data setup time, t _{setup}	20			20			ns
Data hold time, t _{hold}	0			0			ns
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = -400 μA	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 8 mA	0.35	0.5	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 1V	0	1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.4V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V		0.4	mA	
I _{OS}	Short-circuit output current*	V _{CC} = MAX	SN54LS193 -20 SN74LS193 -20	100 100	mA	
I _{CC}	Supply current	V _{CC} = MAX, See Note 1	SN54LS193 13 SN74LS193 19	34 34	mA	
f _{max}	maximum clock frequency		25	32	MHz	
t _{PLH}	from Count-up to output Carry	V _{CC} = 5V, T _A = 25°C		17	26	ns
t _{PHL}	from Count-down to output Borrow			18	24	ns
t _{PLH}	from Either Count to output 0			16	24	ns
t _{PHL}	from Load to output 0	C _L = 150pF, R _L = 2k		15	24	ns
t _{PLH}	from Load to output 0			27	36	ns
t _{PHL}	from Clear to output 0			30	47	ns
t _{PLH}	from Clear to output 0			24	40	ns
t _{PHL}	from Clear to output 0			25	40	ns
t _{PHL}	from Clear to output 0			23	35	ns

NOTES: 1. I_{CC} is measured with all outputs open, clear and load inputs grounded, and all other inputs at 4.5V.
 A. Clear overrides load, data, and count inputs.
 B. When counting up, count-down input must be high; when counting down, count-up input must be high.

Pin Assignment (Top View)



†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
 ‡All typical values are at V_{CC} = 5V, T_A = 25°C.
 *Not more than one output should be shorted at a time.
 †t_{PLH} = propagation delay time, low-to-high-level output
 †t_{PHL} = propagation delay time, high-to-low-level output

CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54374/74374 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops.

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF	
T.I.	SN54LS374	J	N								SN54LS374	J	N								
	SN74LS374	J	N								SN74LS374	J	N								
FAIRCHILD																					
MOTOROLA																					
N.S.C.																					
PHILIPS																					
SIGNETICS																					
SIEMENS																					
FUJITSU																					
HITACHI																					
mitsubishi																					
NEC																					
TOSHIBA																					

Electrical Characteristics SN54LS374/SN74LS374

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS374		SN74LS374		UNIT		
	MIN	NOM	MAX	MIN		NOM	MAX
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, V _{OH}			-420			-400	μA
High-level output current, I _{OH}			16			16	mA
Width of clock enabling pulse, t _w	High	15		15			ns
	Low	15		15			
Data hold time, t _{hold}		0		0			ns
Setup time, t _{setup}		20		20			ns
Operating free-air temperature, T _A		-55	125	0	70		°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

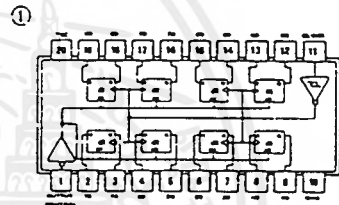
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _{IK}	Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{II} = V _{IH} max, I _{OH} = MAX	2.4	3.1	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{II} = V _{IL} max, I _{OL} = 24mA	0.35	0.5	V	
I _{OZH}	Off-state output current, high-level voltage applied	V _{CC} = MAX, V _{IH} = 2V, V _O = 2.7V		20	μA	
I _{OZL}	Off-state output current, low-level voltage applied	V _{CC} = MAX, V _{IH} = 2V, V _O = 0.4V		-20	μA	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V		-0.4	mA	
I _{OS}	Short-circuit output current ‡	V _{CC} = MAX		-30	mA	
I _{CC}	Supply current	V _{CC} = MAX, Output control at 4.5V	LS374	27	40	mA

switching characteristics, V_{CC} = 5V, T_A = 25°C

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{max}				35	50		MHz
t _{PLH}	Data	Any 0	C _L = 45pF, R _L = 667Ω. See Notes 2 and 3				
t _{PHL}							
t _{PLH}	Clock or enable	Any 0		15	28		ns
t _{PZH}	Output Control	Any 0		19	28		
t _{PZL}				20	28		ns
t _{PHZ}	Output Control	Any 0	C _L = 50pF, R _L = 667Ω. See Note 3	21	28		ns
t _{PLZ}				12	20		
t _{LZ}	Output Control	Any 0		14	25		ns

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ As typical values are at V_{CC} = 5V, T_A = 25°C
 § Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

Pin Assignment (Top View)



SN54LS374 (J) SN74LS374 (J, N)
 SN54S374 (J) SN74S374 (J, N)

LS374, S374
 FUNCTION TABLE

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q ₀
H	X	X	Z

NOTES. 2. Maximum clock frequency is tested with all outputs loaded.
 3. See load circuits and waveforms on page 3-11.
 t_{max} = maximum clock frequency
 t_{PLH} = propagation delay time, low-to-high-level output
 t_{PHL} = propagation delay time, high-to-low-level output
 t_{PZH} = output enable time to high level
 t_{PZL} = output enable time to low level
 t_{PHZ} = output disable time from high level
 t_{PLZ} = output disable time from low level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้