

การออกแบบวงจรควบคุมไฟจราจรโดยใช้หลักการของวงจรซีควีนเชียล

Traffic Control Design Using Sequential Circuit



เลขที่.....
เลขทะเบียน 42670
วัน, เดือน, ปี 6 ส.ย. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Traffic Control Design Using Sequential Circuit

Mr. Tanongsuk Kimkratok 42015474

Mr. Ekkhaphong Sawcansook 42015499



Project Report Submitted in Partial Fulfillment of the Requirement

For the Bachelor's Degree

Department of Industrial Technology

Faculty of Engineering

King Mongkut's Institute of Technology Ladkrabang

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาบัตร

การออกแบบวงจรควบคุมไฟจราจร โดยใช้หลักการของวงจรซี
เควินเซียล

จัดทำโดย

นายทนงศักดิ์ ชิมกระโทก 42015474

นายเอกพงษ์ แสงสุข 42015499

ภาควิชา

เทคนิคอุตสาหกรรม

อาจารย์ที่ปรึกษา

รศ. ขวลิต เบนจางคประเสริฐ

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้รับปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตร
บัณฑิต

คณะกรรมการสอบ




ปริญญาบัตรเป็นลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report Traffic Control Design by Sequential Circuit
 By Mr. Tanongsuk Kimkratok 42015474
 Mr. Ekkhaphong Sawcansook 42015499
 Project Report Advisor Associate Professor Chawalit Benjangkprasert
 Department Industrial Technology
 Academic Year 2000

Accepted by the Faculty of Engineering , King Monkut’s Institute of technology , Ladkrabang
 in partial fulfillment of the requirements for the bachelor’s degree

Project Report Committee



..... Chairman
 ()
 Member
 ()
 Member
 ()
 Member
 ()
 Member
 ()

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ การออกแบบวงจรควบคุมไฟจราจร โดยใช้หลักการของวงจรซีเควนเซียล

ชื่อนักศึกษา นาย ทนงศักดิ์ จิมกระโทก 42015474

นาย เอกพงษ์ แสงสุข 42015499

อาจารย์ที่ปรึกษา รศ.ชวลิต เบญจางคประเสริฐ

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2543

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ ได้อธิบายถึงการออกแบบวงจรควบคุมไฟจราจร โดยใช้หลักการของวงจรซีเควนเซียล ซึ่งสามารถควบคุมสัญญาณไฟจราจรในแยกที่มีการจราจรเบาบางโดยอัตโนมัติ ซึ่งลักษณะของวงจรควบคุมไฟจราจร โดยใช้หลักการของวงจรซีเควนเซียล ประกอบด้วย ภาควิชาจ่ายไฟ ภาควิชาเซนเซอร์ ภาควิชาควบคุมสถานะที่ใช้การ โปรแกรมลงบน ไอซี PAL และภาควิชาแสดงผลเป็นไฟจราจรแสดงด้วยหลอด LED

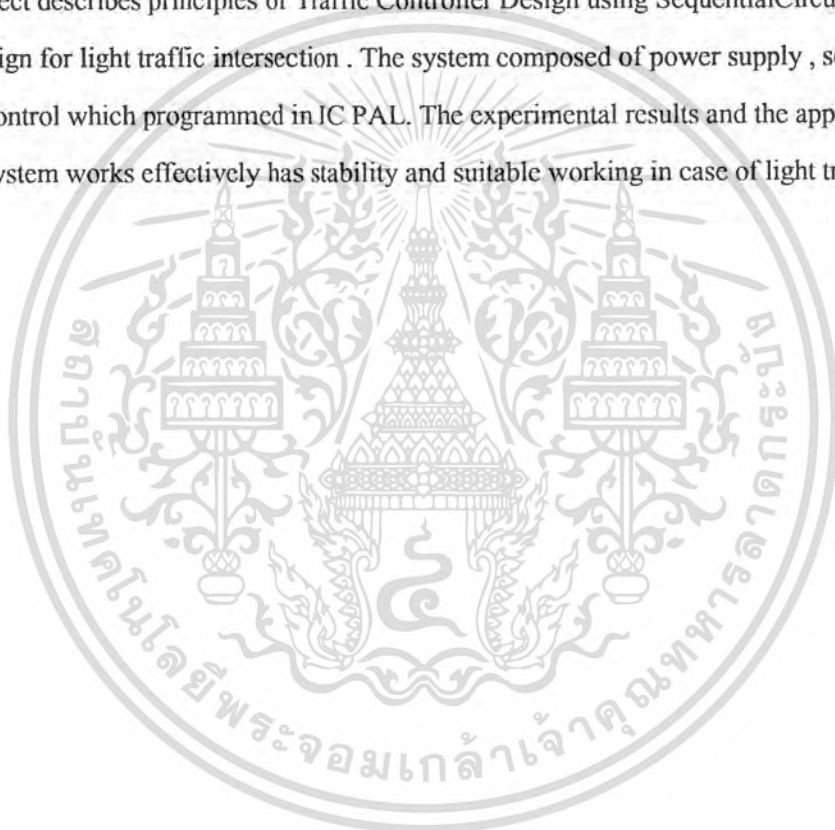
ผลการทดลองและการนำไปใช้งานแสดงให้เห็นว่าวงจรควบคุมไฟจราจรที่ใช้หลักการของวงจรซีเควนเซียลนั้น ทำงาน ได้ดีมีเสถียรภาพและเหมาะสมอย่างมากกับการใช้ในการควบคุมแยกที่มีการจราจรเบาบาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report Traffic Control Design by Sequential Circuit
By Mr. Tanongsuk Kimkratok 42015474
 Mr. Ekkhaphong Saweansook 42015499
Project Report Advisor Associate Professor Chawalit Benjangkaprasert
Department Industrial Technology
Academic Year 2000

Abstract

This Project describes principles of Traffic Controller Design using Sequential Circuit. The objective is design for light traffic intersection . The system composed of power supply , sensor unit and state control which programmed in IC PAL. The experimental results and the application show that the system works effectively has stability and suitable working in case of light traffic



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการทำปฏิญานิพนธ์ เรื่องต้องขอขอบคุณท่านอาจารย์ ที่ได้คำปรึกษาแนะนำในการจัดทำที่เป็นประโยชน์และจัดหาเครื่องมือต่างๆ เพื่อใช้ในการจัดทำปฏิญานิพนธ์นี้รวมทั้งคณาจารย์ ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ฉะนั้น โอกาสอันเหมาะสมนี้ คณะผู้จัดทำขอได้กล่าวขอบพระคุณในความรู้ และปรารถนาดีที่ผู้จัดทำได้รับจาก รศ. ชวลิต เบญจางคประเสริฐ และอาจารย์ ไพศาล สิทธิโยภาสกุล ที่ได้รับความช่วยเหลือทางด้านอุปกรณ์การทำผลงาน มา ณ. ที่นี้ด้วยความสำนึกในพระคุณอย่างสูง ส่วนข้อผิดพลาดหรือแนวทางที่ผิดนั้น คณะผู้จัดขออน้อมรับไว้เพื่อแก้ไขต่อไปในอนาคต

คณะผู้จัดทำ

23 มีนาคม 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
สารบัญ	ค
สารบัญรูป	ง
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	2
บทที่ 3 การออกแบบ	13
3.1 หลักการทำงาน	13
3.2 การออกแบบวงจรอินพุทซีควนเชียล 1	14
3.3 รูปสแตทไดอะแกรม และสแตทเทเบิลของวงจรถีควนเชียล 1	16
3.4 รูปไอซีต่างๆในวงจรถีควนเชียลที่ 1 สมการของวงจรและ ไฟล์ในการโปรแกรมลงใน PAL	27
3.5 การออกแบบวงจรถีควนเชียลที่ 2	50
3.6 สแตทไดอะแกรมและสแตทเทเบิลของวงจรถีควนเชียลที่ 2	57
3.7 ไอซีทริกเกอร์	58
3.8 รูปวงจรต่างๆของซีควนเชียล 1และซีควนเชียล 2	60
บทที่ 4 การทดลอง	69
สรุปผลการทดลองของรูปแบบที่ 1	70
สรุปผลการทดลองของรูปแบบที่ 2	71
สรุปผลการทดลองของรูปแบบที่ 3	72
สรุปผลการทดลอง	73
บทที่ 5 บทสรุปและข้อเสนอแนะ	74
เอกสารอ้างอิง	75
ภาคผนวก	76

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป

หน้า

บทที่ 2		
รูปที่ 2.1	โมเดลของวงจรซีควีนเชียล	2
รูปที่ 2.2(a)	สเตทเทเบิลของมัลติโมเดล	3
รูปที่ 2.2 (b)	สเตทไดอะแกรมของมัลติโมเดล	3
รูปที่ 2.3 (a)	สเตทไดอะแกรม	3
รูปที่ 2.3 (b)	สเตทเทเบิลของมัลติโมเดล	3
รูปที่ 2.4	สัญญาณอินพุทของวงจรซีควีนเชียล	5
รูปที่ 2.5	วงจรพัลส์ซิงโครนัส	6
รูปที่ 2.6	วงจรเลเวลซิงโครนัส	8
รูปที่ 2.7	วงจร Completely Specified	9
รูปที่ 2.8	วงจร Incompletely Specified	10
บทที่ 3		
รูปที่ 3.1	ไดอะแกรมของวงจร	13
รูปที่ 3.2	ตารางแสดงสถานะ (สมมติว่าเป็นแยกที่ 1)	15
รูปที่ 3.3	ตารางการกำหนดสถานะแยกแต่ละแยกที่เข้ามาทางด้านอินพุท	16
รูปสเตทไดอะแกรม		
รูปที่ 1	สเตทที่ 1,2,3,4 ได้รับอินพุทเป็นลอจิก “1” จำนวน 1 เส้น	17
รูปที่ 2	สเตทที่ 1,2,3,4 ได้รับอินพุทเป็นลอจิก “1” จำนวน 2 เส้น	18
รูปที่ 3	สเตทที่ 1,2,3,4 ได้รับอินพุทเป็นลอจิก “1” จำนวน 2 เส้น	19
รูปที่ 4	สเตทที่ 1,2,3,4 ได้รับอินพุทเป็นลอจิก “1” จำนวน 3 เส้น	20
รูปที่ 5	สเตทที่ 1,2,3,4 ได้รับอินพุทเป็นลอจิก “1” จำนวน 4 เส้น	21
รูปที่ 6	สเตทที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุทเป็นลอจิก “1” จำนวน 1 เส้น	22
รูปที่ 7	สเตทที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุทเป็นลอจิก “1” จำนวน 2 เส้น	23
รูปที่ 8	สเตทที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุทเป็นลอจิก “1” จำนวน 3 เส้น	24
รูปที่ 9	สเตทที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุทเป็นลอจิก “1” จำนวน 4 เส้น	25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 10	สเตทที่ 1,2,3,4,12,13,14,21,23,24,31,32,34,41,42,43 ได้รับลอจิก “0” ทั้งหมด	26
รูปที่ 3.4	แสดงบล็อกไดอะแกรมของวงจรมัลติเพล็กซ์	27
รูปที่ 3.5	แสดงภาครับและภาคส่งวงจรมัลติเพล็กซ์	27
รูปที่ 3.6	วงจรมัลติเพล็กซ์ทางด้านการรับและส่ง	28
รูปที่ 3.7	ไอซีมัลติเพล็กซ์	28
รูปที่ 3.8	ไอซี 5	31
รูปที่ 3.9	ไอซี 1	33
รูปที่ 3.10	ไอซี 6	36
รูปที่ 3.11	ไอซี ZD	38
รูปที่ 3.12	ไอซี 3	40
รูปที่ 3.13	ไอซี 4	43
รูปที่ 3.14	ไอซี 2	46
รูปที่ 3.15	วงจรมัลติเพล็กซ์ในซีเควนซ์ที่ 1	49
รูปที่ 3.16	การรับอินพุตของวงจรมัลติเพล็กซ์ที่ 2	50
รูปที่ 3.17	ภายในวงจรมัลติเพล็กซ์ที่ 2	51
รูปที่ 3.18	ไอซี 5	51
รูปที่ 3.19	ไอซี 22	54
รูปที่ 3.20	สเตทไดอะแกรมของวงจรมัลติเพล็กซ์ที่ 2	57
รูปที่ 3.21	ไอซีทริกเกอร์	58
รูปที่ 3.22	ตารางแสดงสถานะของวงจรมัลติเพล็กซ์ 1	61
รูปที่ 3.23	ตารางแสดงสถานะของวงจรมัลติเพล็กซ์ 1	62
รูปที่ 3.24	ตารางแสดงสถานะของวงจรมัลติเพล็กซ์ 2	63
รูปที่ 3.25	วงจรมัลติเพล็กซ์ไฟจากร โดยวงจรมัลติเพล็กซ์	64
รูปที่ 3.26	วงจรมัลติเพล็กซ์ทำงานจริงทางด้านอินพุต	65
รูปที่ 3.27	วงจรมัลติเพล็กซ์ทำงานจริงทางด้านเอาต์พุต	66
รูปที่ 3.28	วงจรมัลติเพล็กซ์และภาคแสดงผลเป็นสัญญาณจากร	67
รูปที่ 3.29	วงจรมัลติเพล็กซ์ทำงานจริงของวงจรมัลติเพล็กซ์ไฟจากร โดยวงจรมัลติเพล็กซ์	68
บทที่ 4		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.1	ประกอบกรทศลง	69
รูปที่ 4.2	ตารางแสดงรูปแบบที่ 1	70
รูปที่ 4.3	ตารางแสดงรูปแบบที่ 2	71
รูปที่ 4.4	ตารางแสดงรูปแบบที่ 3	72



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของปัญหา

ปัจจุบันนี้มีการพัฒนาทางเทคโนโลยีสื่อสารทางคมนาคม ทันสมัยใหม่กระทั่งการเจริญเติบโตของจำนวนรถยนต์ ที่มีจำนวนมากมายิ่งบนท้องถนน ซึ่งก็เป็นปัญหาอยู่จนทุกวันนี้ การแก้ไขจึงเป็นเรื่องที่ต้องตระหนักถึงปัญหาอย่างมาก โดยเฉพาะในกรุงเทพฯ การเดินทางไปมาค่อนข้างลำบาก มากกว่าในต่างจังหวัด

1.2 วัตถุประสงค์

จากประเด็นปัญหาที่กล่าวมาแล้วข้างต้นวัตถุประสงค์หลัก คือ ไข้แก้ปัญหาจราจรที่มีการจราจรไม่คับคั่งจนเกินไป และใช้เป็นแนวทางต่อไปในการแก้ปัญหาการจราจรที่คับคั่งเช่น ในกรุงเทพฯ หรือเมืองท่องเที่ยวต่างๆ ที่มีการจราจรมาก

1.3 ขอบเขตของวิทยานิพนธ์

เราใช้ลักษณะการทำงานของวงจรซีเควนเซียล และวงจรดิจิทัลบางประเภทมาร่วมกัน โดยหลักการแล้วใช้วงจรซีเควนเซียลในการควบคุมไฟจราจร ให้ปล่อยรถวิ่ง และให้รถหยุดตามกฎจราจรทุกอย่าง และสุดท้ายเราสามารถนำไปแสดงการทำงานแก้ปัญหาจราจรได้

จากที่กล่าวมาแล้ว ข้างต้นนี้จึงได้ทำการรวบรวมข้อมูลรายละเอียดทั้งทฤษฎีวงจรและเทคนิคต่างในการสร้างและประยุกต์ วงจรซีเควนเซียลไปใช้งานจริง โดยมีรายละเอียดดังที่กล่าวในบทต่อไป

บทที่ 2

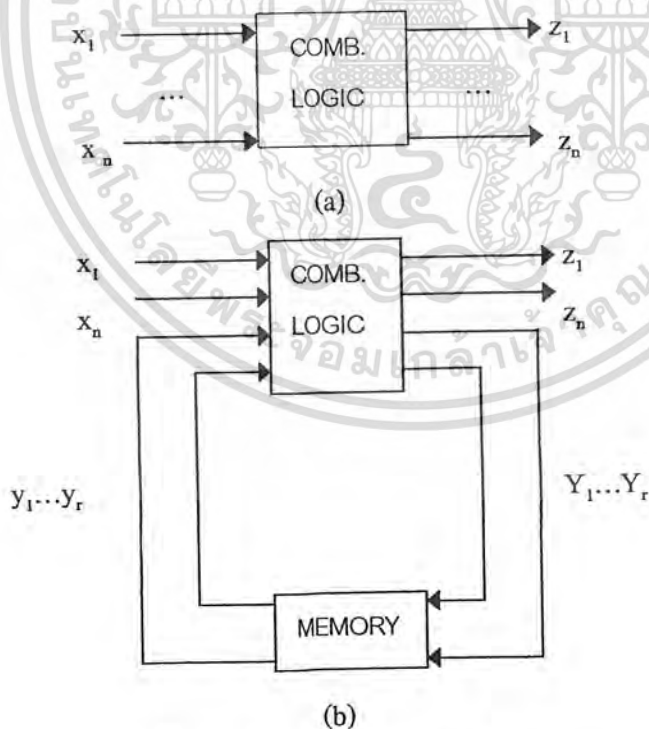
ทฤษฎีการออกแบบวงจร

หลักพื้นฐานของซีควนเชียล (sequential) มีความสำคัญกับการออกแบบวงจรดิจิทัล ซีควนเชียลหมายถึง ลำดับการปฏิบัติงานต่างๆ ยกตัวอย่างง่ายๆ เช่น การทำงานของลิฟท์ เป็นต้น

สภาวะปัจจุบัน (present state) สภาวะต่อไป (next state) สัญญาณเข้า (input) ซึ่งต่อไปจะเรียกทับศัพท์ ว่าอินพุตและการเปลี่ยนสภาวะ (state transition) เป็นหลักพื้นฐานของวงจรซีควนเชียล

2.1 แบบจำลอง (โมเดล) ของวงจรซีควนเชียล

เราสามารถแสดงแบบจำลองของวงจรเพื่อใช้ในการวิเคราะห์หรือออกแบบได้คือ บล็อกไดอะแกรม (Block diagram)



รูปที่ 2.1 โมเดลของวงจรซีควนเชียล

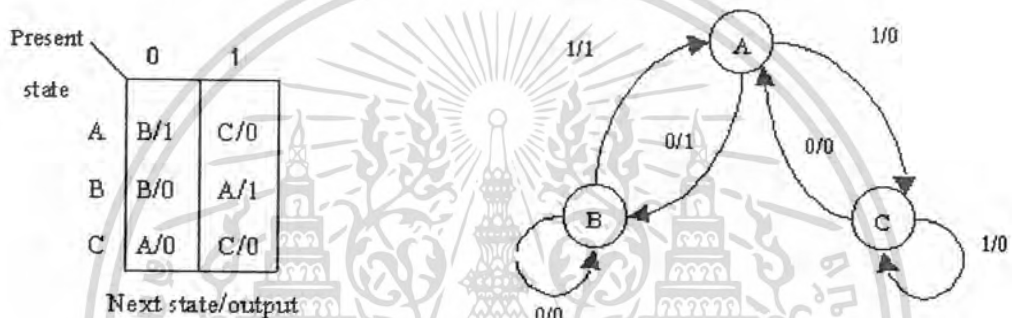
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าการออกแบบซีควেনซ์เชียนในรูป 2.1(b) แตกต่างกับกับรูป 2.1(a) ที่วงจรซีควেনซ์เชียนมีการนำเอาเอาท์พุทมาเก็บไว้ในหน่วยความจำและส่งเป็นอินพุทต่อไปโดยวงจรคอมบินชันทั่วไปจะไม่มีการป้อนกลับมายังอินพุท

แบ่งชนิดของการออกแบบซีควেনซ์เชียนได้ 2 วิธีคือ

2.2 มีลดี โมเดล (Mealy model)

โมเดลแบบมีลดี ของวงจรซีควেনซ์เชียน ดังแสดงในรูป 1.4 จะเห็นว่ามี เอาท์พุทรวมอยู่กับการเปลี่ยนสถานะจากสถานะหนึ่งไปอีกสถานะหนึ่ง เช่น จากสถานะ A ไป B จะมีลูกศรเป็นตัวชี้และที่มีลูกศร มีตัวเลขกำกับ 0/1



รูปที่ 2.2(a) แสดงเทเบิลของมีลดี โมเดล

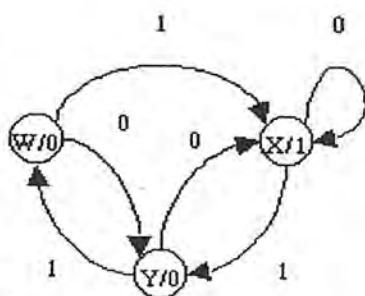
รูปที่ 2.2 (b) แสดงไดอะแกรมของมีลดี โมเดล

Inputs: 0,1 States: A,B,C Outputs: 0,1

หมายถึงเมื่ออินพุทเป็น 0 จะได้เอาท์พุท 1 และสถานะเปลี่ยนจาก A ไป B

2.3 มัวร์โมเดล (Moore Model)

แบบจำลองอีกแบบหนึ่งเรียกว่า มัวร์ โมเดล ซึ่งแสดงเอาท์พุทให้อยู่ร่วมกับสถานะปัจจุบัน คืออยู่ในวงกลมเดียวกัน โมเดล แบบนี้ใช้ในกรณี ที่เอาท์พุทขึ้นอยู่กับสถานะปัจจุบันเท่านั้น (ไม่ได้ขึ้นอยู่กับอินพุทเหมือนแบบมีลดี) ตารางสถานะสเตตไดอะแกรมจึงแตกต่างจากแบบมีลดี ดังรูปที่ 1.5



รูปที่ 2.3 (a) แสดงไดอะแกรม

Present states	Inputs		output
	Y	X	
W	X	Y	0
X	X	W	1
Y	X	W	0

รูปที่ 2.3 (b) แสดงเทเบิลของมัวร์โมเดล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าเอาท์พุท เป็นฟังก์ชันของสถานะปัจจุบันเท่านั้น ถ้าดูตัวอย่างต่อไปนี้ เมื่อกำหนดให้มีลำดับของอินพุทเป็น 000111 และให้สถานะเริ่มแรกอยู่ที่ W, วงจรแบบมัวร์ข้างบนนี้ จะให้เอาท์พุท และการเปลี่ยนแปลง สถานะดังนี้

อินพุท :	0	0	0	1	1	1
สถานะปัจจุบัน :	W	Y	X	X	Y	W
สถานะต่อไป :	Y	X	X	Y	W	X
เอาท์พุท :	0	0	1	1	0	0

2.4 การวิเคราะห์วงจรซีควีนเชียล

ในตอนก่อนๆเราได้ ศึกษาแบบจำลองแบบต่างๆ ของวงจรซีควีนเชียล ซึ่งจะนำมาใช้ วิเคราะห์วงจรต่อไป

การวิเคราะห์ ก็ คือ กระบวนการหา เอาท์พุท ของวงจร โดยกำหนดลำดับของอินพุทมาไว้ในขั้นแรกสุดเราต้องวิเคราะห์ ว่าเป็นวงจรแบบไหนก่อน วงจรในรูป 1.1b ที่ผ่านมาแล้วนั้น ยังแบ่งออกได้เป็น 2 แบบคือ แบบที่มีสัญญาณนาฬิกา (clock) ควบคุมการทำงานของหน่วยความจำ เราเรียกว่าเป็น แบบซิงโครนัสซีควีนเชียล ส่วนวงจรที่ไม่มีสัญญาณนาฬิกาควบคุมเราเรียกว่า อซิงโครนัสซีควีนเชียล

2.4.1 ประเภทวงจรซีควีนเชียล

เราสามารถแบ่งแยกประเภทของวงจรซีควีนเชียลได้ตามลักษณะอินพุท เอาท์พุทและหน่วยความจำของวงจร

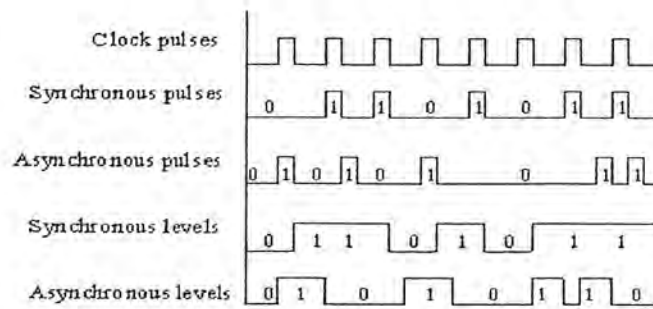
ถ้าเราแยกประเภท ตามลักษณะของหน่วยความจำก็แยกได้เป็นสองกรณีคือ

1. มีนาฬิกา (Clocked)
2. ไม่มีนาฬิกา (Unclocked)

ถ้าแยกประเภทตามลักษณะของหน่วยความจำ ก็แยกได้เป็น 4 กรณี คือ ดังรูปที่ 2.4 คือ

1. ซิงโครนัสพัลส์ (Synchronous pulses)
2. ซิงโครนัสเลเวล (Synchronous levels)
3. อซิงโครนัสพัลส์ (Asynchronous pulses)
4. อซิงโครนัสเลเวล (Asynchronous levels)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 สัญญาณอินพุทของวงจรซีเควนเขียล

อินพุทเหล่านี้ คือสัญญาณ x_i ที่ถูกป้อนเข้าวงจรในรูปที่ 2.1(b) นั้นเองความหมายของสัญญาณเชิงโคโรนัสก์ คือสัญญาณที่เข้าจังหวะกันกับสัญญาณนาฬิกา

ถ้าแยกประเภทตามลักษณะของเอาต์พุท จะเป็นสองกรณี คือ

1. เลเวล (levels)
2. พัลส์ (pulses)

สรุปคือถ้าจับเอากรณีของอินพุท และหน่วยความจำมาผสมกัน จะทำให้แยกประเภทของวงจรซีเควนเขียลได้เป็น 4แบบคือ

- | | |
|------------------------|---|
| 1. พัลส์เชิงโคโรนัสก์ | มีอินพุทเป็นพัลส์ และหน่วยความจำมีนาฬิกา |
| 2. เลเวลเชิงโคโรนัสก์ | มีอินพุทเป็นเลเวล และหน่วยความจำมีนาฬิกา |
| 3. พัลส์อเชิงโคโรนัสก์ | มีอินพุทเป็นพัลส์ และหน่วยความจำไม่มีนาฬิกา |
| 4. เลเวลอเชิงโคโรนัสก์ | มีอินพุทเป็นเลเวล และหน่วยความจำไม่มีนาฬิกา |

ส่วนเอาต์พุทนั้น วงจรแบบที่ 1,2,3 จะให้อาต์พุทเป็นได้ ทั้งพัลส์และเลเวล ส่วนแบบที่ 4จะให้เอาต์พุทเป็นแบบเลเวลเท่านั้น เพราะไม่มีพัลส์สำหรับใช้เป็นตัวอ้างอิงในวงจรเลย

2.4.2 หลักการวิเคราะห์

1. จากวงจรถ้าสมการลอจิก (Logic Equation) ของ Output และของ Input ของฟลิปฟลอปทุกขา ทุกอินพุท
2. สร้างแผนผังคาร์โน (Karnaugh map) จากสมการลอจิก ในข้อ 1
3. จากแผนผังคาร์โน ข้อ 2 เขียนรวมลงในตารางกระตุ้น (Excitation Table)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. จากตารางกระตุ้นที่ได้มาวิเคราะห์หา ตารางการเปลี่ยนสถานะ (Transition Table) โดยพิจารณาจาก truth table ของลักษณะฟลิปฟล็อปนั้นๆ

จะได้ state table และ state diagram ถ้าจำ next state equation ก็ข้าม ข้อ 2 และ 3 ได้

ในทางวงจรที่เราออกแบบเป็นวงจรพัลซิ่งซิงโครนัสและเดเวลอปซิงโครนัส จึงกล่าวเฉพาะที่จำเป็นในการออกแบบเท่านั้น

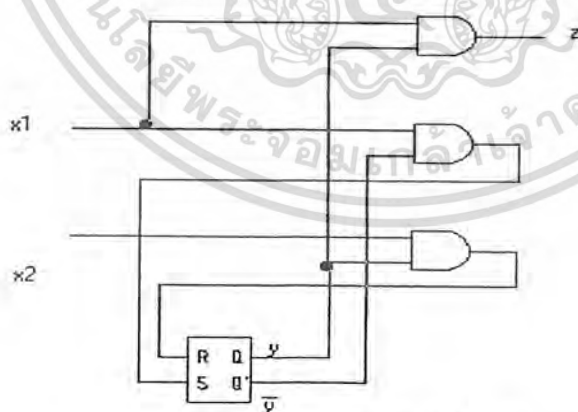
2.4.3 วงจรพัลซิ่งซิงโครนัส (แบบที่ 3)

เนื่องจากไม่มีสัญญาณ Clock เป็นตัวกำหนด การเปลี่ยนแปลง States ของวงจร ดังนั้น States ของวงจรจะเปลี่ยนแปลงทันที เมื่อ Input ที่เข้ามาเปลี่ยนแปลง วงจรประเภทนี้มีข้อกำหนดดังนี้

1. จะไม่มีสัญญาณ pulse เข้ามาพร้อมกัน 2 เส้นหรือ มากกว่า
2. การเปลี่ยน States ของหน่วยความจำ จะเกิดจาก Input pulse เท่านั้น
3. Input จะมีค่าในแกนเดียวเท่านั้น

จากข้อกำหนดข้อแรก หมายความว่าถ้าวงจรมี Input n เส้น จะมี States ของ Input ที่ จะเป็นไปได้ $n+1$ อย่างเท่านั้น ซึ่งในวงจร Synchronous จะมี 2^n อย่าง

ตัวอย่าง จงวิเคราะห์หา State Table และ State Diagram ของวงจร Asynchronous Sequential



รูปที่ 2.5 วงจรพัลซิ่งซิงโครนัส

วิธีทำ

1. หา logic equation

$$Z = x_1 y \quad S = x_1 \bar{y} \quad R = x_2 y$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. สร้าง k-map

		x1x2			
		00	01	11	10
y	0	0	0	-	1
	1	0	0	-	0

$S = x_1 \bar{y}$

		x1x2			
		00	01	11	10
y	0	0	0	-	0
	1	0	1	-	0

$R = x_2 y$

		x1x2			
		00	01	11	10
y	0	0	0	-	0
	1	0	0	-	1

$Z = x_1 y$

3.11 Excitation Table

จากข้อกำหนดที่ 2 ค่า $x_1 x_2 = 00$

		x1x2			
		00	01	11	10
y	0	00	00	-	10
	1	00	00	-	00

SR

		x1x2			
		00	01	11	10
y	0	0	0	-	1
	1	1	0	-	1

Y

		x1x2			
		00	01	11	10
y	0	0/0	0/0	-	1/0
	1	1/0	0/0	-	1/1

Y/Z

ไม่ทำให้เกิดการเปลี่ยนแปลงใดๆในวงจรถึงไม่จำเป็น ต้องเอาค่า logic ในช่วงนี้มาเขียน

		x1	x2
		1	1
y	0	1/0	0/0
	1	1/1	0/0

Y/Z

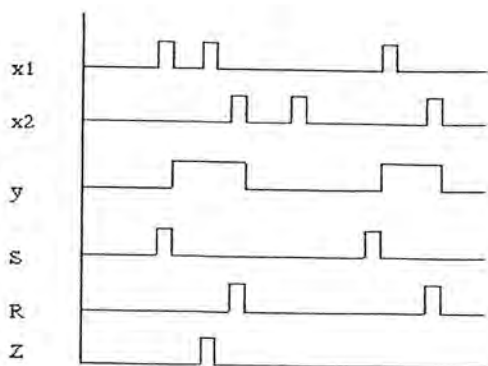
		x1	x2
		A	B
y	A	B/0	A/0
	B	B/1	A/1

Ns/output

ดังนั้น Transition Table จะเหลือแต่กรณี $x_1=1$ หรือ $x_2=1$

Timing Diagram สามารถแสดงได้ดังรูป โดยกำหนดลักษณะของรูป pulse x_1 และ x_2 มาให้และ y เริ่มต้น

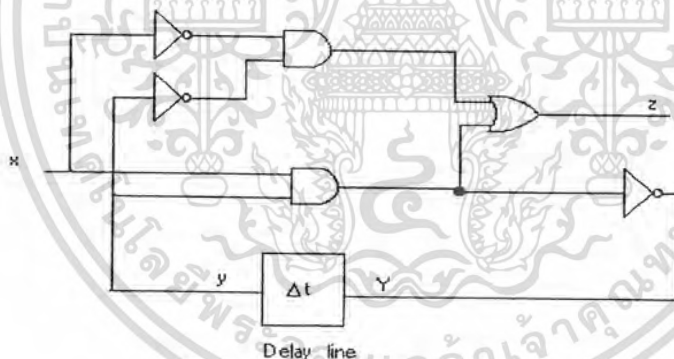
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.4.4 วงจรเลเวลอซิงโครนัส (แบบที่ 4)

เป็นวงจรที่มี Input เป็น level และไม่มี clock ควบคุมหน่วยความจำ เป็นแบบที่วิเคราะห์ได้ยาก เพราะไม่มี pulse หรือ clock เป็นตัวอ้างอิงการเปลี่ยน States เลย

ตัวอย่าง จงวิเคราะห์วงจร Level Asynchronous ดังรูป



รูปที่ 2.6 วงจรเลเวลอซิงโครนัส

วิธีทำ

1. หา logic equation ของวงจร

$$y = \overline{xy} = \overline{x} + \overline{y} \quad Z = \overline{xy} + xy$$

2. เขียน k-map

	x	0	1
y	0	1	1
	1	1	0
		y	

	x	0	1
y	0	1	0
	1	0	1
		z	

กรณีใช้ Delay line จะไม่มี excitation table

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.11 Transition Table

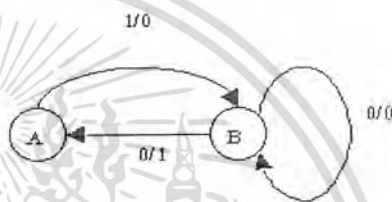
		x	
		0	1
y	0	1/1	1/0
	1	1/0	0/1

4. กำหนด

A=0 B=1

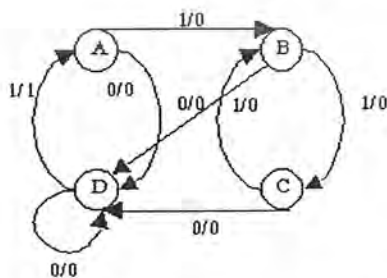
		x	
		0	1
y	A	B/1	B/0
	B	B/0	A/1

Y/z



2.5 การออกแบบ Synchronous Sequential

สำหรับการวิเคราะห์ วงจรซีควเอนเชียลทั้ง 4 แบบ เราก็ได้ทราบถึงขั้นตอนว่ามีอะไรบ้างทั้ง 4 แบบ ต่อไปเราจะพิจารณา การออกแบบ Synchronous Sequential ซึ่งการออกแบบนี้เองจะได้ไปประยุกต์ใช้งานต่างๆ ที่เราต้องการ การออกแบบ Synchronous Sequential จะมีลักษณะตรงกันข้ามกับการวิเคราะห์วงจร แต่มีข้อยุ่งยากกว่า เพราะต้องวิเคราะห์จุดประสงค์ของวงจรที่ต้องการออกแบบ แล้วแปลงออกมาเป็น State Diagram ให้ได้



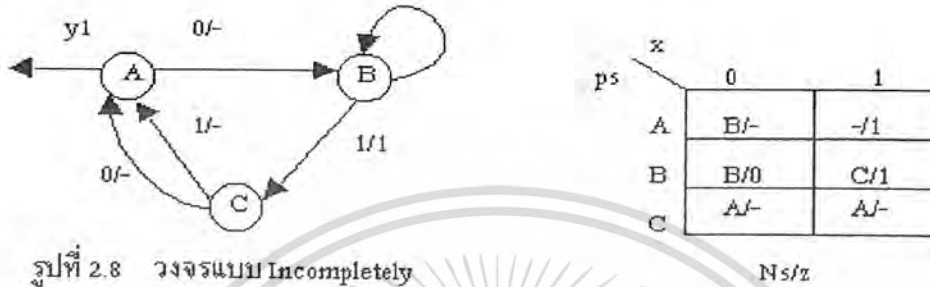
รูปที่ 2.7 วงจร Completely Specified

		x	
		0	1
p5	A	D/0	B/0
	B	D/0	C
	C	D/0	B/0
	D	D/0	A/1

Ns/z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร Synchronous Sequential สามารถแยกได้ 2 ประเภท คือ วงจรแบบ Completely specified และวงจรแบบ Incompletely Specified ดังแสดงในรูป



รูปที่ 2.8 วงจรแบบ Incompletely

ขั้นตอนการออกแบบวงจร

1. จากจุดประสงค์หรือปัญหาสร้าง State Diagram และ State table
2. ตรวจสอบ State table ว่ามี Redundant State หรือไม่ ถ้ามีให้ Reduce State table
3. กำหนด State Assignment ที่เหมาะสม คือกำหนด Logic ให้กับ State ต่างๆ ด้วยเลข binary
4. หา Transition Table โดยการแทน State Assignment ลงใน State Table
5. เลือกหน่วยความจำที่ใช้
6. หา Excitation Table แล้วสร้าง Excitation Map ขึ้นเพื่อหา Logic Equation ของ Input ของ FlipFlop รวมทั้ง Output ของวงจร
7. จาก Logic Diagram

ตัวอย่าง จงออกแบบ Synchronous Sequential ซึ่งมี 1 อินพุต (x) และ 1 เอาต์พุต (z) สมมติให้ Input Sequence ถูกป้อนเข้ามาในวงจรอย่างต่อเนื่อง วงจรจะให้ output เป็น logic 1 ก็ต่อเมื่อมันสามารถ detect ได้ว่ามี Input Sequence (x) = 1111 ถูกป้อนเข้ามาในวงจรและสามารถ overlap ถึงกันได้ นอกจากเงื่อนไขนี้ วงจรจะให้ output เป็น Logic 0 ตลอดเช่น

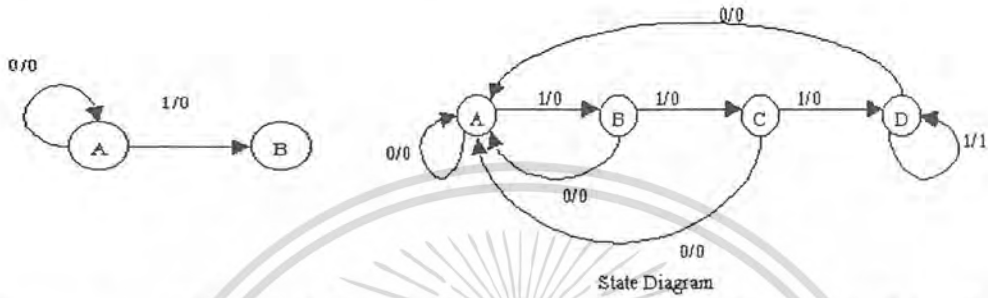
Input Sequence (x) = 110111111010

Output Sequence (z) = 0000001111000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีทำ

กำหนดสเตตเริ่มต้นอะไรก็ได้ขึ้นมาก่อน ถ้าเป็นตัวที่ไม่ต้องการหรือไม่ถูกต้องให้วนที่เดิม แต่ถ้าต้องการให้เปลี่ยน states ต่อไป ดังรูป



การทำงาน B และ C เป็นสถานะที่เช็ค 1 ติดกัน 2 ครั้ง ส่วน A ทำหน้าที่ สถานะที่ 1 ไม่ต่อเนื่องกัน จะกลับมาทำที่ A สเตต D จะเช็คอินพุต 3 ตัวถ้า 1 ติดกันมาแล้ว 3 ตัวพอถึงสเตต D จะทำหน้าที่เช็คนั่นเอง

แทน State Assignment ลงใน State table จะได้ ตารางแสดงการเปลี่ยนสถานะ (Transition Table)

		x	
		0	1
y1y2	00	00/0	01/0
	01	00/0	10/0
	11	00/0	11/0
	10	00/0	11/1
		Y1Y2/Z	

Transition Table

ทำการเลือก F/F เป็นหน่วยความจำ เช่น JK-F/F จะได้ Excitation Table

		x			
		0	1		
y1y2	00	0 d	0 d	0 d	1 d
	01	0 d	d 1	1 d	d 1
	11	d 1	0 d	d 0	1 d
	10	d 1	d 1	d 0	d 0
		J1K1	J2K2	J1K1	J2K2

Excitation Table

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		x	
		0	1
y1y2	00	0	0
	01	0	1
	11	d	d
	10	d	d

J1

		x	
		0	1
y1y2	00	d	d
	01	d	d
	11	1	0
	10	1	0

K1

		x	
		0	1
y1y2	00	0	1
	01	d	d
	11	d	d
	10	0	1

J2

		x	
		0	1
y1y2	00	d	d
	01	1	1
	11	1	0
	10	d	d

K2

		x	
		0	1
y1y2	00	0	0
	01	0	0
	11	0	1
	10	0	0

Z

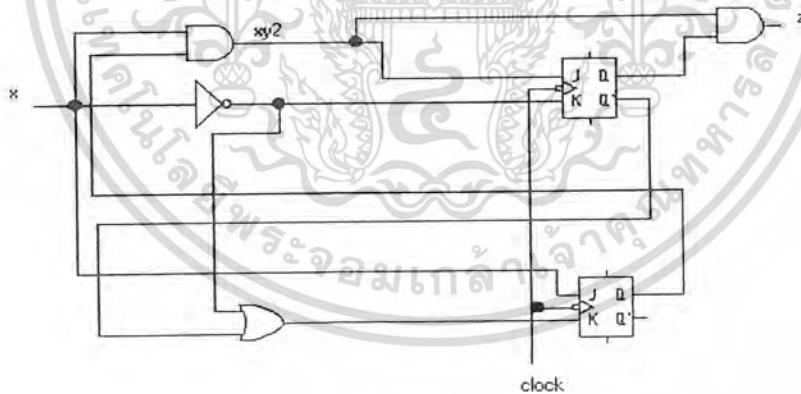
$$J1 = xy_2$$

$$K1 = \bar{x}$$

$$J2 = x$$

$$K2 = \bar{x} + y_1$$

$$Z = xy_1y_2$$



Logic Diagram

วงจรชนิดไม่สมบูรณ์ คือ วงจร Sequential ที่ state ประกอบด้วย

1. Don't care state คือ Input บางตัวจะไม่เกิดขึ้น หรือไม่มีความสำคัญ
2. Don't care output คือ ที่ state ใดๆบางครั้งจะไม่สนใจว่า output เป็นอย่างไร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

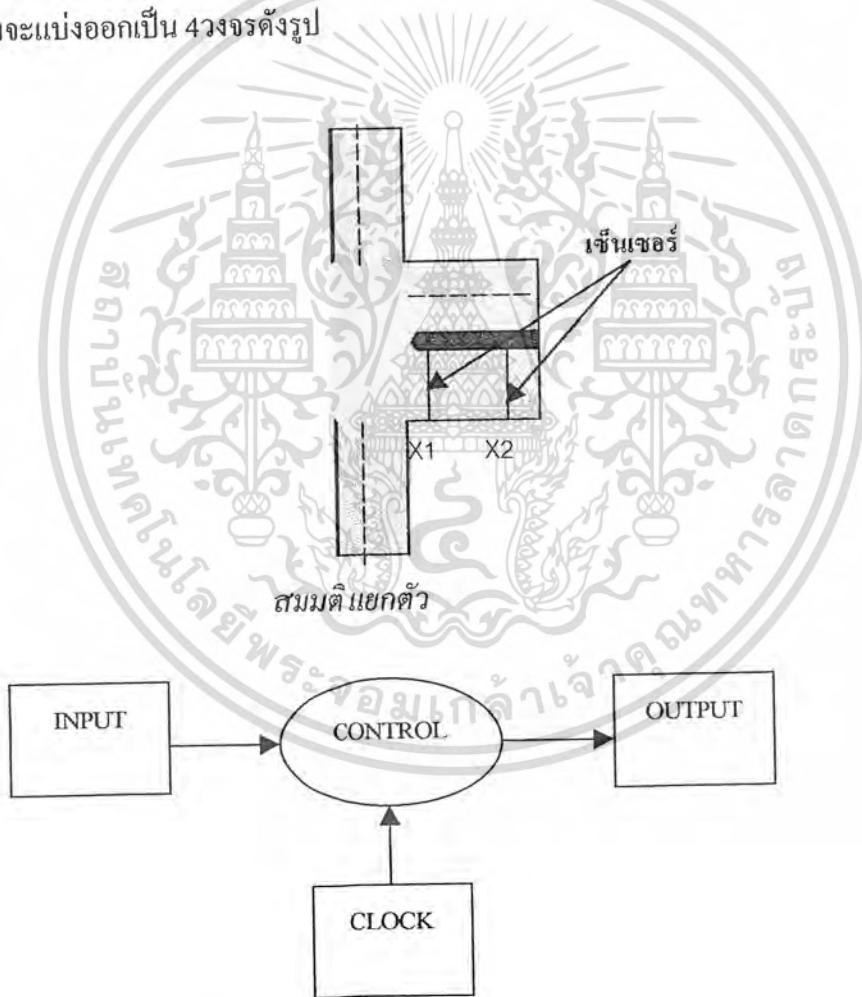
บทที่ 3

การออกแบบ

เนื่องจากโครงงานสัญญาณไฟจราจรอัตโนมัติแบบมีเซ็นเซอร์นี้ มีจุดประสงค์ที่จะนำมาใช้ในตอนกลางคืนขณะที่บนถนนมีการสัญจรจราจรเบาบาง ซึ่งต้องการให้รถแล่นอยู่ในขณะนั้นมีความคล่องตัว

3.1 หลักการทำงาน

การทำงานของโครงงานนี้จะอาศัยการทำงานของวงจรซีเคาน์เช็ล แบบอซิง โครนัสเป็นหลัก ซึ่งวงจรโดยรวมจะแบ่งออกเป็น 4 วงจรดังรูป



รูปที่ 3.1 ไลอะแกรมของวงจร

3.1.1 การทำงานทางด้านอินพุตนั้นจะมีเซ็นเซอร์คอยตรวจจับรถตามแยกต่างๆถึง 8 ชุด ดังแสดงในรูป ซึ่งในแยกจะมีการเข้ารหัสให้เอาท์พุทออกมา 1 เส้น หากมีรถผ่านมาในแยกใดแยกหนึ่งจะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้อาห์พุทออกมาเส้นนั้น ถ้าหากผ่านมาทั้ง 4 แยก ก็ให้อาห์พุทออกมา 4 เส้น ส่งไปยังวงจรซีเควนเซียล

3.1.2 การทำงานของวงจรซีเควนเซียลนั้นจะแบ่งออกเป็นวงจรซีเควนเซียล 2 วงจรคือ

วงจรที่ 1 การทำงานของวงจรซีเควนเซียลนี้คือ จะทำหน้าที่ตรวจจับสัญญาณทั้ง 4 เส้นของอาห์พุทเพื่อที่จะกำหนดสภาวะการปล่อยรอดให้ออกทางอาห์พุท ซึ่งมี 4 เส้น (เปรียบเสมือนแยกทั้ง 4)

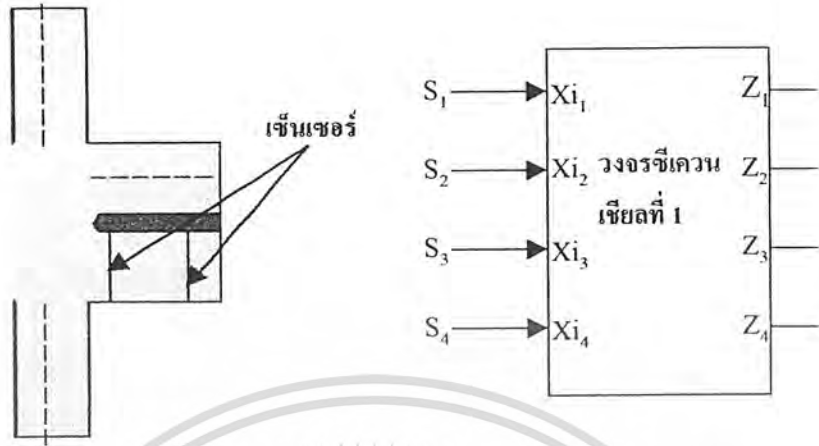
วงจรที่ 2 การทำงานของวงจรซีเควนเซียลนี้คือ จะทำหน้าที่ให้สัญญาณไฟจราจร ไฟเขียว ไฟเหลือง และ ไฟแดง หากทางด้านอาห์พุทของวงจรซีเควนเซียล 1 ปล่อยลอคิก “1” ให้กับอินพุท เส้นที่ 1 (แยกที่ 1) อาห์พุทของวงจรมีก็จะให้สัญญาณไฟเหลืองของแยกที่ทำในขณะนั้น 2 วินาที หลังจากนั้นจะให้ไฟเขียวซึ่งเป็นของแยกที่ 1

3.1.3 การทำงานทางด้านอาห์พุทนั้นเป็นการนำสัญญาณทางด้านอาห์พุทของวงจรซีเควนเซียลที่ 2 มาแสดงผลเป็นสัญญาณไฟจราจรตามแยกต่างๆ

3.1.4 การทำงานของวงจรคล็อก ซึ่งวงจรมีจะทำหน้าที่เป็นตัวกำหนดการเปลี่ยนสภาวะของวงจรซีเควนเซียล โดยวงจรซีเควนเซียลที่ 2 นั้นจะให้คล็อก 1 เฮิร์ตซ์ เข้าที่ขาคล็อกของวงจรซีเควนเซียลที่ 2 อยู่ตลอดเวลาแต่วงจรซีเควนเซียลที่ 1 นั้นการให้สัญญาณจะแตกต่างจากวงจรซีเควนเซียลที่ 2 คือวงจรซีเควนเซียลที่ 1 ในขณะที่อาห์พุทของวงจรซีเควนเซียลที่ 2 ให้สัญญาณไฟเขียวที่แยกใดแยกหนึ่งวงจรคล็อกชุดนี้ก็จะทำงานและนับไปจนถึง 1 นาที แล้วจึงจะทำให้วงจรซีเควนเซียลที่ 1 เปลี่ยนสภาวะในอีกกรณี คือ ในขณะที่ปล่อยสัญญาณไฟเขียวที่แยกหนึ่งแยกใดนั้น และวงจรคล็อกชุดนี้ยังทำงานไม่ครบ 1 นาที ถ้าหากรถที่สัญจรผ่านแยกนั้นหมดสิ้น (ไม่เหลือรถอยู่แยกนั้นเลย) วงจรคล็อกชุดนี้จะหยุดทำงานและทำให้วงจรซีเควนเซียลที่ 1 เกิดการเปลี่ยนสภาวะถัดไป

3.2 การออกแบบวงจรอินพุทซีเควนเซียล 1

จากรูปแสดงการวางเซ็นเซอร์ แบ่งออกเป็น 4 แยก ในหนึ่งแยกจะมีเซ็นเซอร์ 2 ชุด ดังรูป ซึ่งจะกำหนดให้ 1 แยกมีสัญญาณ ไฟ 1 เส้นเข้าที่อินพุทของเซ็นเซอร์ ดังนั้นจึงกำหนดให้มีความสำคัญกับเซ็นเซอร์ทั้ง 2 ตัวในแยกนั้นออกมาเป็นสภาวะที่จะส่งให้กับวงจรซีเควนเซียลที่ 1 จำนวน 1 เส้นดังตารางแสดงสภาวะ โดยยกตัวอย่างมา 1 แยก ซึ่งอีก 3 แยกจะมีลักษณะของสภาวะเช่นเดียวกัน



สมมติ แยกตัวอย่าง

วงจรรหัสเลขทศนิยม เซลล์ที่ 1

X_1	X_2	Output sequential				S_1
		S_1	S_2	S_3	S_4	
0	0	d	d	d	d	0
0	1	d	0	0	0	1
0	1	d	1	d	d	0
0	1	d	d	1	d	0
0	0	d	d	d	1	0
1	0	d	d	d	d	1
1	1	d	d	d	d	1

รูปที่ 3.2 ตารางแสดงสถานะ (สมมติว่าเป็นแยกที่ 1)

$$\text{จะได้สมการ } S_1 = X_1 + X_2(Z_2 + Z_3 + Z_4)$$

3.2.1 การออกแบบวงจรรหัสเลขทศนิยมเซลลวงจรรหัสที่ 1

จากที่ผ่านมามาทำให้วงจรรหัสเลขทศนิยมเซลลวงจรรหัสที่ 1 ได้อินพุทของวงจรรหัสทางด้านเซ็นเซอร์มา 4 เส้น ซึ่งความหมายของแต่ละเส้นก็คือเส้นที่ 1 (X_{1i}) เป็นแยกที่ 1 หากมีลอจิก "0" คือไม่มีรอตอยู่ที่แยกนั้น และ "1" คือมีรอตอยู่แยกนั้น ดังนั้นเส้นที่ 2 (X_{2i}), 3 (X_{3i}), 4 (X_{4i}) เป็นแยกที่ 2,3 และ 4 ตามลำดับ

เพื่อลดความยุ่งยากในการออกแบบจึงกำหนดให้มีเอาต์พุทเพียง 4 เส้น (Z_1, Z_2, Z_3, Z_4) ซึ่งในเส้น Z_1, Z_2, Z_3 และ Z_4 มีความหมายโดยนัยว่า ปลั๊กอรรถแยกที่ 1,2,3 และ 4 ตามลำดับ

เนื่องจากจุดประสงค์ของโครงการนี้ต้องการให้เกิดการจราจรที่สะดวกที่สุดจากการปล่อยสัญญาณไฟจราจร ดังนั้นความยุ่งยากของสเตทไดอะแกรม จึงมีมาก ด้วยเหตุนี้จึงได้แยกการแสดงการออกแบบสเตทไดอะแกรมตามจำนวนเส้นของอินพุตที่มีลอจิก "1" เข้ามา ซึ่งสามารถเข้ามาได้ตั้งแต่ 1 เส้น, 2 เส้น, 3 เส้น และ 4 เส้น และตามกลุ่มของสเตท ซึ่งแบ่งออกเป็น 2 กลุ่ม คือ กลุ่มที่ 1 มีสเตท 1, 2, 3, 4 กลุ่มที่ 2 มีสเตท 12, 13, 14, 21, 23, 24, 31, 32, 34, 41, 42, 43 ดังแสดง

จะกำหนดอินพุต $X_{i4}, X_{i3}, X_{i2}, X_{i1}$ ที่ได้รับลอจิก "1" เป็นค่าอินพุตที่แสดงในสเตทไดอะแกรม และในสเตทเทเบิล ดังนี้

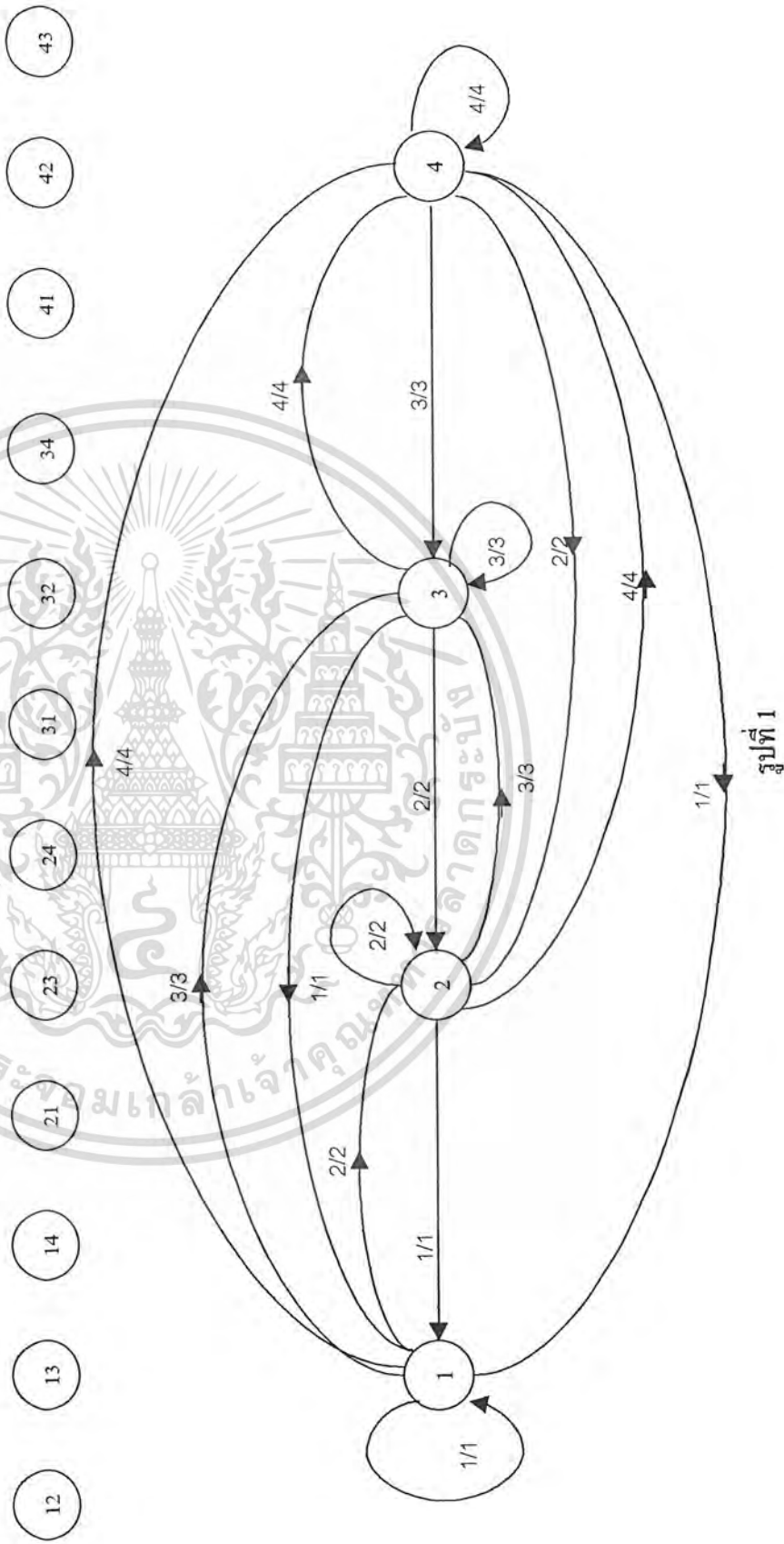
X_{i4}	X_{i3}	X_{i2}	X_{i1}	กำหนดเป็น	X_{i4}	X_{i3}	X_{i2}	X_{i1}	กำหนดเป็น
0	0	0	0	0	1	0	0	0	4
0	0	0	1	1	1	0	0	1	14,41
0	0	1	0	2	1	0	1	0	24,42
0	0	1	1	12,21	1	0	1	1	421
0	1	0	0	3	1	1	0	0	34,43
0	1	0	1	13,31	1	1	0	1	431
0	1	1	0	23,32	1	1	1	0	432
0	1	1	1	123	1	1	1	1	1234

รูปที่ 3.3 ตารางการกำหนดสถานะแยกแต่ละแยกที่เข้ามาทางด้านอินพุต

3.3 รูปสเตทไดอะแกรม และสเตทเทเบิลของวงจรถีแควนเชียล 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

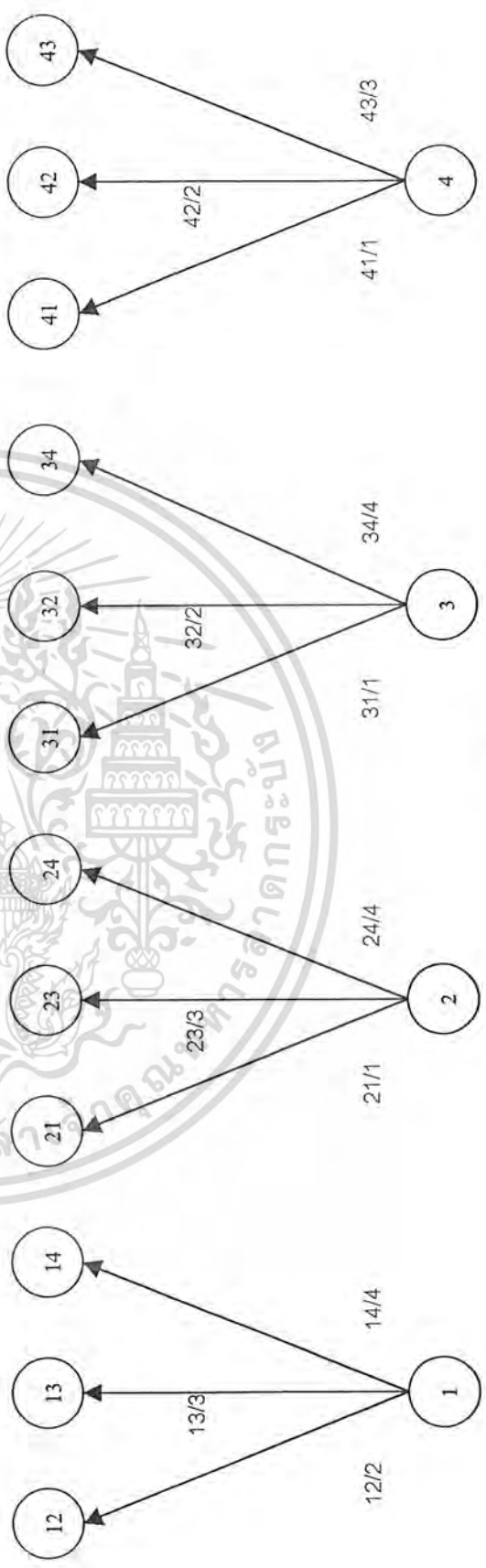
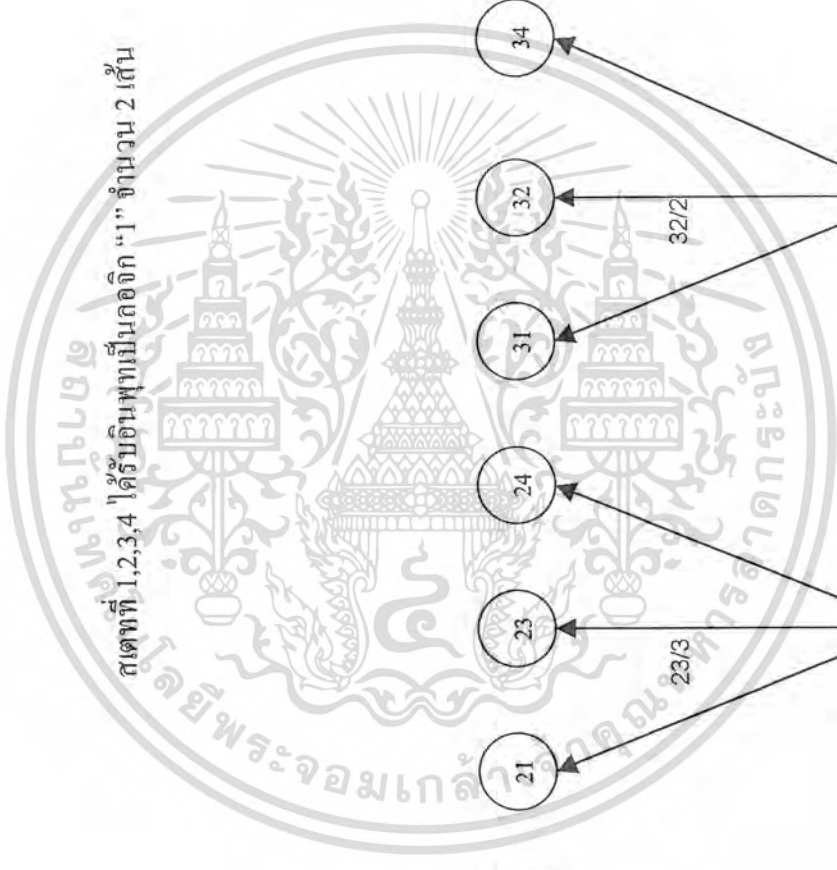
สตตที่ 1,2,3,4 ได้รับอิทธิพลเป็นลูกจิก "1" จำนวน 1 เส้น



รูปที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

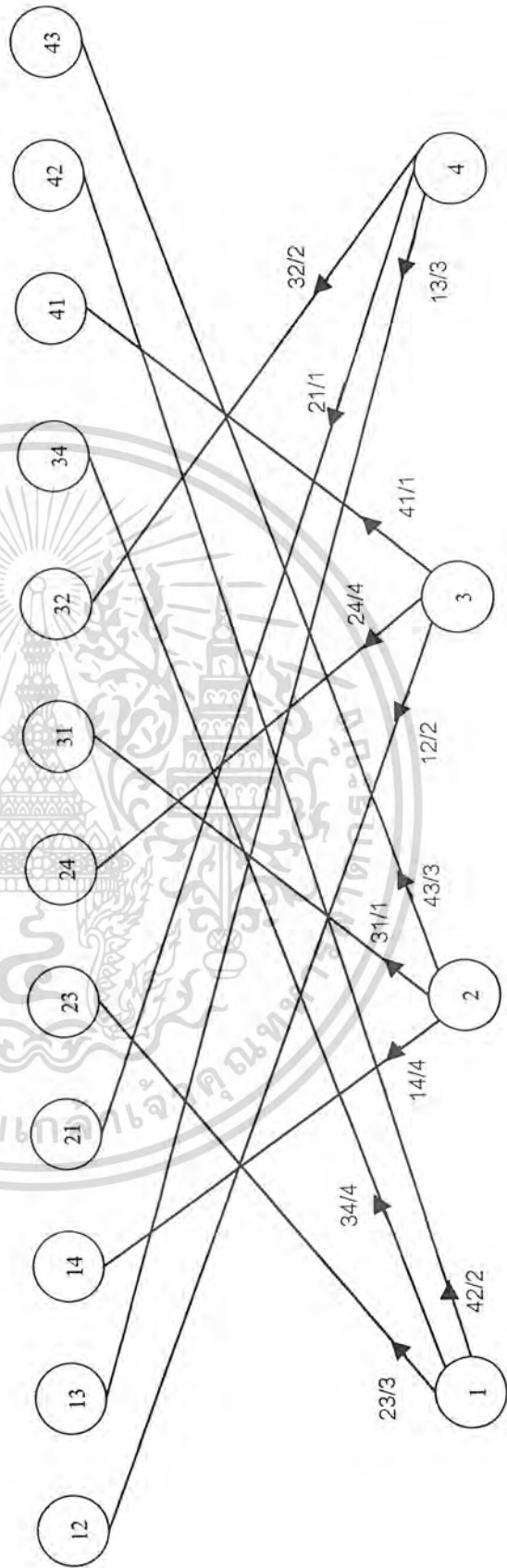
สตตที่ 1,2,3,4 ได้รับอิทธิพลเป็นลำดับ "1" จำนวน 2 เส้น



รูปที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

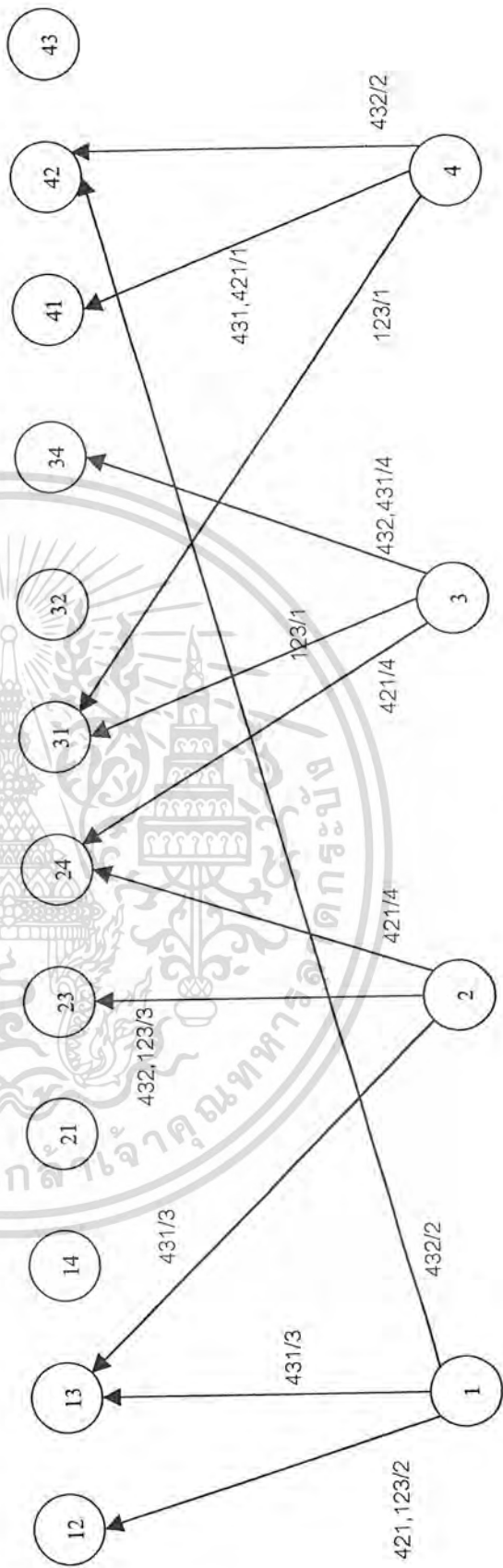
สตอปที่ 1,2,3,4 ได้รับเงินพุงเป็นลจจิก "1" จำนวน 2 ล้าน



รูปที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

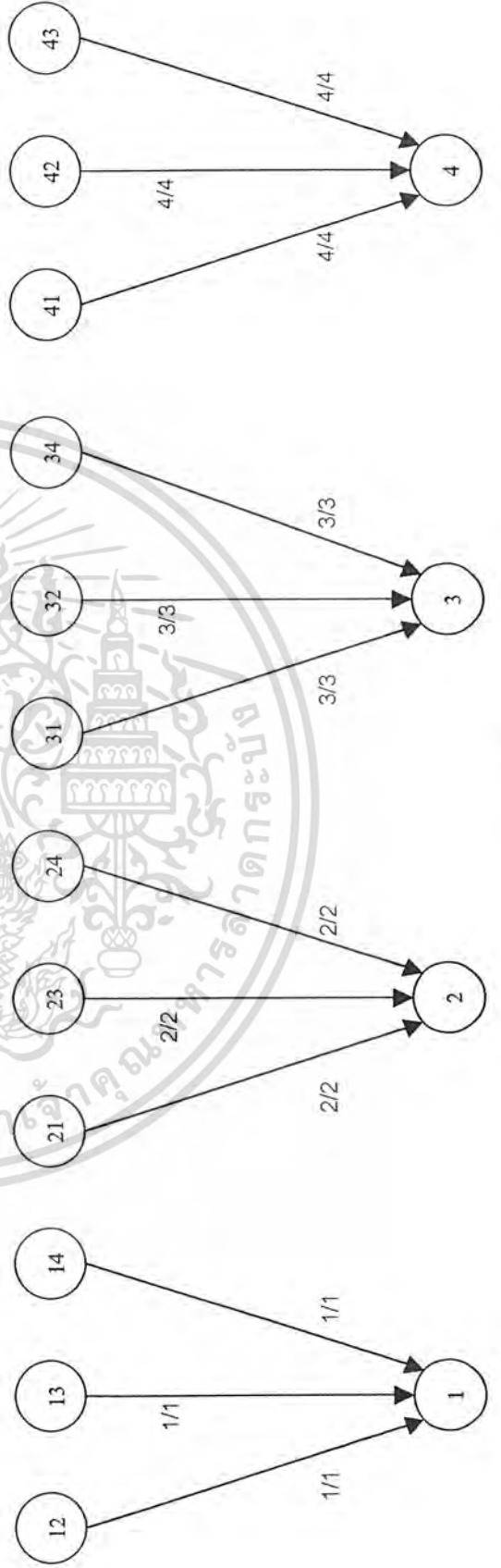
สเตตที่ 1,2,3,4 ได้รับอินพุตเป็นดอจิก "1" จำนวน 3 เส้น



รูปที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

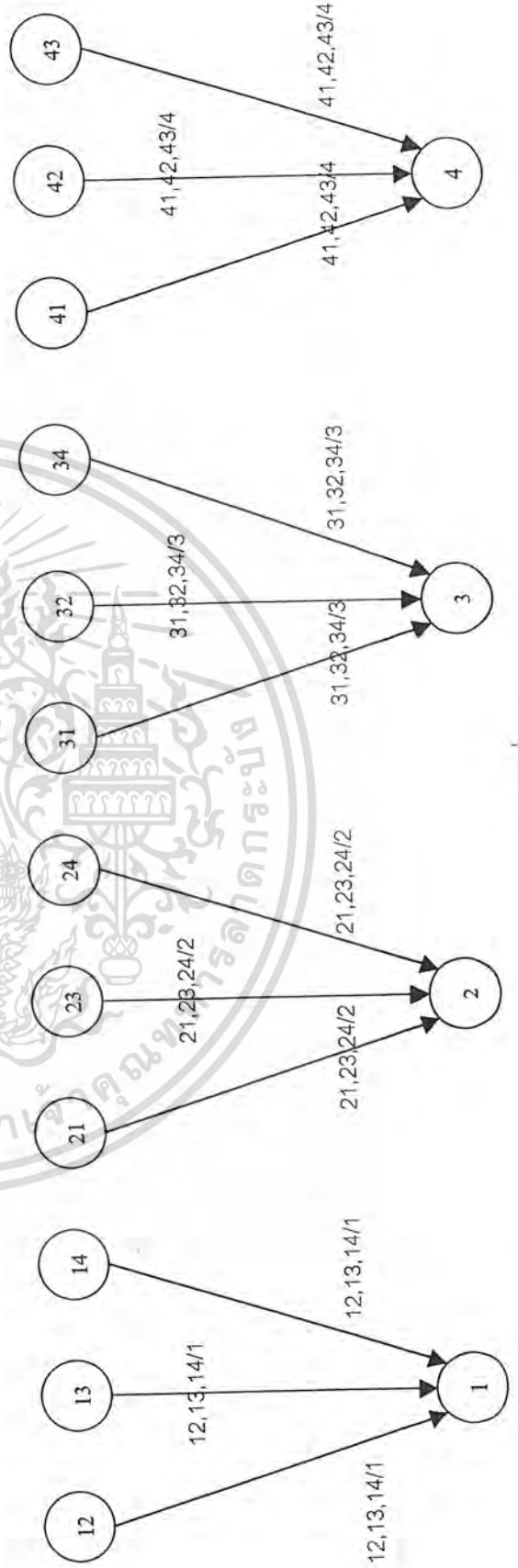
สตทที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุตเป็นลจิก "1" จำนวน 1 เส้น



รูปที่ 6

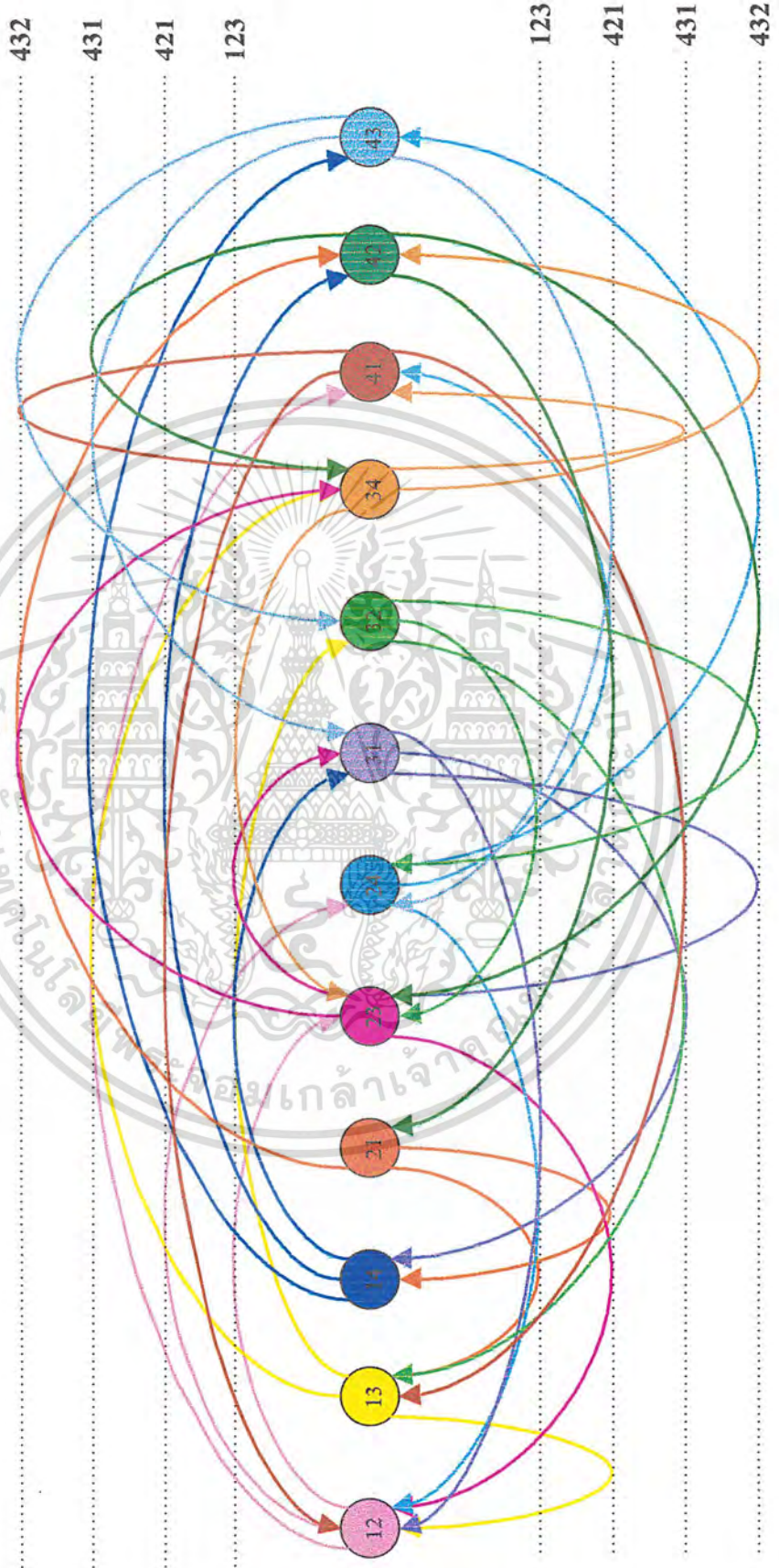
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สตทที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุทเป็นลจิก "1" จำนวน 2 เค้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สตทที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุทเป็นลอจิก "1" จำนวน 3 เส้น

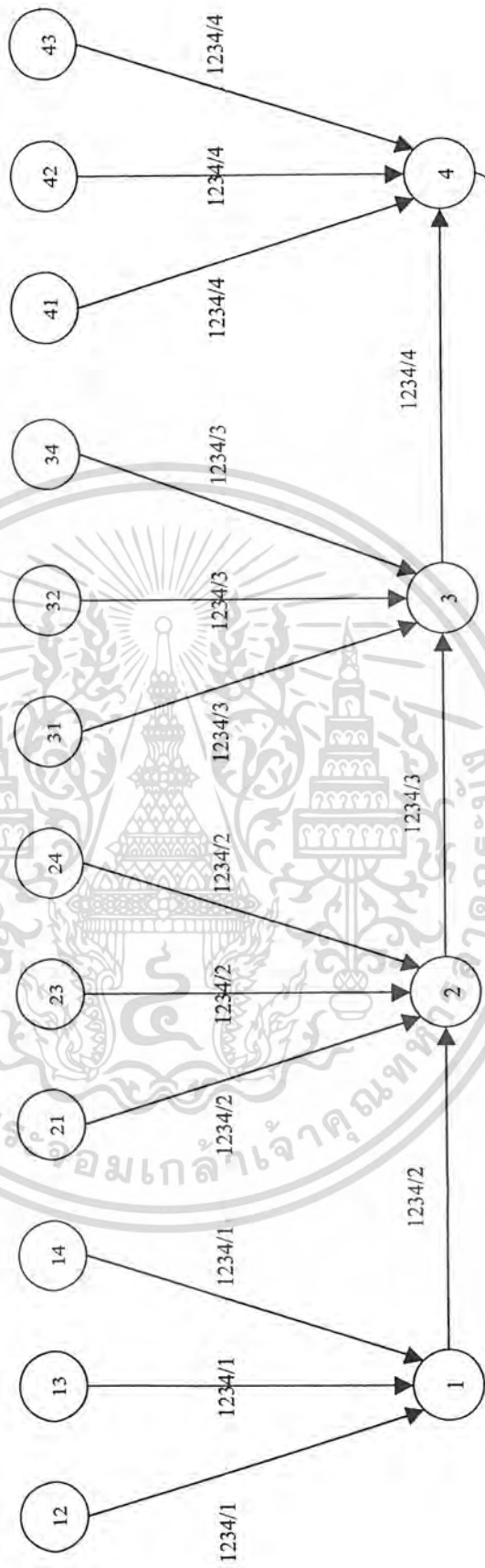


รูปที่ 8

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า
 432
 431
 421
 123
 123
 421
 431
 432

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สตตพที่ 12,13,14,21,23,24,31,32,34,41,42,43 ได้รับอินพุทที่เป็นสตจิก "1" จำนวน 4 เส้น

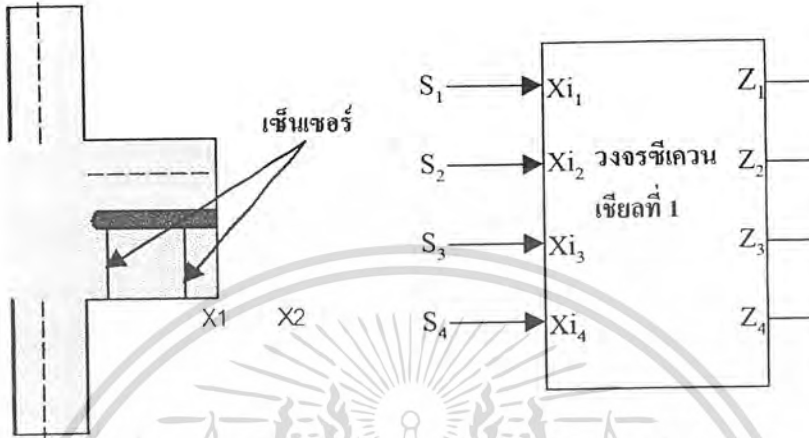


1234/1

รูปที่ 9

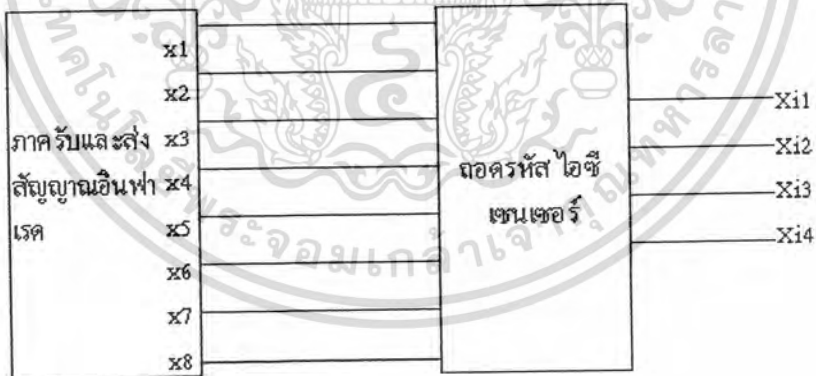
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 รูปไอซีต่างๆในวงจรซีเควนเจียลที่ 1 สมการของวงจรและไฟล์ในการโปรแกรมลงใน PAL



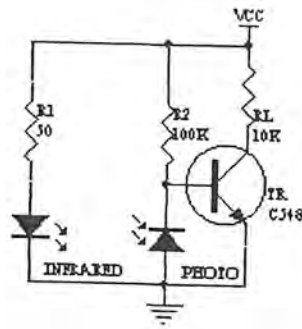
รูปที่ 3.4 แสดงบล็อกไดอะแกรมของวงจรซีเควนเจียลที่ 1

3.4.1 การออกแบบทางด้านวงจรเซนเซอร์



รูปที่ 3.5 แสดงภาครับและภาคส่งวงจรอินฟาเรด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



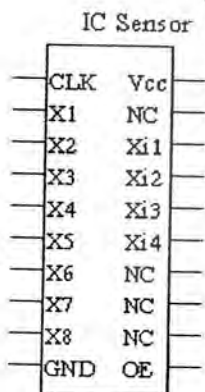
รูปที่ 3.6 วงจรเซนเซอร์ทางค้ำรับและส่ง

วงจรเซนเซอร์นี้ใช้ตัวส่งเป็นอินฟราเรดและตัวรับเป็นโฟโตไดโอด โอดทางด้านอินพุตเมื่อมีรูดผ่านมัน จะทำการตรวจจับและส่งไปประมวลตามวงจรซีเควนเซียลที่ 1 ที่เราออกแบบไว้ ซึ่งจะมีทั้งหมด 8 ตัวแต่ตัวอย่างนี้แสดง 1 ชุดแล้วที่เหลือมีลักษณะเหมือนกันหมด

3.4.2 สมการของไอซีแต่ละตัวและไฟล์โปรแกรมของวงจร

ในรูปไอซีแต่ละตัวเป็นการรวมวงจรเกทต่างๆ ไว้ในไอซีตัวเดียวเพื่อความสะดวกในการออกแบบ ไฟล์โปรแกรมจะใช้ในการ โปรแกรมไอซี pal และการต่อวงจร มีไอซีต่างๆดังต่อไปนี้

1. ไอซีเซนเซอร์



$$Xi1 = X1 + (X2 \overline{Xi2} \overline{Xi3} \overline{Xi4}) \quad Xi3 = X5 + (X6 \overline{Xi1} \overline{Xi2} \overline{Xi4})$$

$$Xi2 = X3 + (X4 \overline{Xi1} \overline{Xi3} \overline{Xi4}) \quad Xi4 = X7 + (X8 \overline{Xi1} \overline{Xi2} \overline{Xi3})$$

รูปที่ 3.7 ไอซีเซนเซอร์

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงในไอซี PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC SENSOR

PALCE16V8H/Q

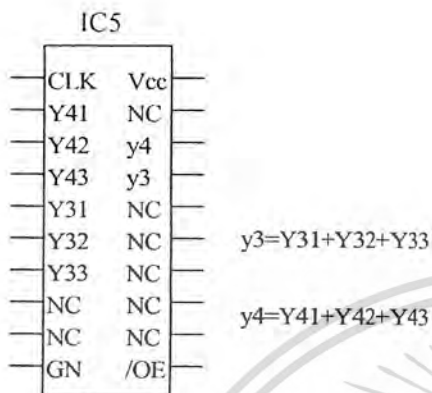
Fuse map produced by universal device programmer*

L.00000 00000000000000000000000000000000*
 L.00032 00000000000000000000000000000000*
 L.00064 00000000000000000000000000000000*
 L.00096 00000000000000000000000000000000*
 L.00128 00000000000000000000000000000000*
 L.00160 00000000000000000000000000000000*
 L.00192 00000000000000000000000000000000*
 L.00224 00000000000000000000000000000000*
 L.00256 11111111111111111111111111111101*
 L.00288 01111111111111111111111111111111*
 L.00320 1111011111011101110111011111111111*
 L.00352 00000000000000000000000000000000*
 L.00384 00000000000000000000000000000000*
 L.00416 00000000000000000000000000000000*
 L.00448 00000000000000000000000000000000*
 L.00480 00000000000000000000000000000000*
 L.00512 11111111111111111111111111111101*
 L.00544 11111110111111111111111111111111*
 L.00576 1111111011110110110111011111111111*
 L.00608 00000000000000000000000000000000*
 L.00640 00000000000000000000000000000000*
 L.00672 00000000000000000000000000000000*
 L.00704 00000000000000000000000000000000*
 L.00736 00000000000000000000000000000000*
 L.00768 11111111111111111111111111111101*
 L.00800 1111111111111111110111111111111111*
 L.00832 1111111011101111111100111111111111*
 L.00864 00000000000000000000000000000000*
 L.00896 00000000000000000000000000000000*
 L.00928 00000000000000000000000000000000*
 L.00960 00000000000000000000000000000000*
 L.00992 00000000000000000000000000000000*
 L.01024 111111111111111111111111111111101*
 L.01056 111111111111111111111111111110111111*
 L.01088 1111111011101110111111111111110111*
 L.01120 00000000000000000000000000000000*
 L.01152 00000000000000000000000000000000*
 L.01184 00000000000000000000000000000000*
 L.01216 00000000000000000000000000000000*
 L.01248 00000000000000000000000000000000*
 L.01280 00000000000000000000000000000000*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ไอซี 5



รูปที่ 3.8 ไอซี 5

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรถอยจิกลงใน ไอซี PAL

IC 5

PALCE16V8H/Q

Fuse map produced by universal device programmer*

```

L00000 00000000000000000000000000000000*
L00032 00000000000000000000000000000000*
L00064 00000000000000000000000000000000*
L00096 00000000000000000000000000000000*
L00128 00000000000000000000000000000000*
L00160 00000000000000000000000000000000*
L00192 00000000000000000000000000000000*
L00224 00000000000000000000000000000000*
L00256 00000000000000000000000000000000*
L00288 01111111111111111111111111111111*
L00320 11110111111111111111111111111111*
L00352 11111110111111111111111111111111*
L00384 00000000000000000000000000000000*
L00416 00000000000000000000000000000000*
L00448 00000000000000000000000000000000*
L00480 00000000000000000000000000000000*
L00512 00000000000000000000000000000000*
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- L.00544 111111111110111111111111111111*
- L.00576 111111111111111111111111111111*
- L.00608 111111111111111111111111111111*
- L.00640 000000000000000000000000000000*
- L.00672 000000000000000000000000000000*
- L.00704 000000000000000000000000000000*
- L.00736 000000000000000000000000000000*
- L.00768 000000000000000000000000000000*
- L.00800 11111111111111111111111111111111*
- L.00832 11111111111111111111111111111111*
- L.00864 000000000000000000000000000000*
- L.00896 000000000000000000000000000000*
- L.00928 000000000000000000000000000000*
- L.00960 000000000000000000000000000000*
- L.00992 000000000000000000000000000000*
- L.01024 000000000000000000000000000000*
- L.01056 000000000000000000000000000000*
- L.01088 000000000000000000000000000000*
- L.01120 000000000000000000000000000000*
- L.01152 000000000000000000000000000000*
- L.01184 000000000000000000000000000000*
- L.01216 000000000000000000000000000000*
- L.01248 000000000000000000000000000000*
- L.01280 000000000000000000000000000000*
- L.01312 000000000000000000000000000000*
- L.01344 000000000000000000000000000000*
- L.01376 000000000000000000000000000000*
- L.01408 000000000000000000000000000000*
- L.01440 000000000000000000000000000000*
- L.01472 000000000000000000000000000000*
- L.01504 000000000000000000000000000000*
- L.01536 000000000000000000000000000000*
- L.01568 000000000000000000000000000000*
- L.01600 000000000000000000000000000000*
- L.01632 000000000000000000000000000000*
- L.01664 000000000000000000000000000000*
- L.01696 000000000000000000000000000000*
- L.01728 000000000000000000000000000000*
- L.01760 000000000000000000000000000000*
- L.01792 000000000000000000000000000000*
- L.01824 000000000000000000000000000000*
- L.01856 000000000000000000000000000000*
- L.01888 000000000000000000000000000000*
- L.01920 000000000000000000000000000000*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC 1

PALCE16V8II/Q

Fuse map produced by universal device programmer*

L.00000 11111111111111111111111111111101*

L.00032 011111110111011011101110111011*

L.00064 0111111101110111011011110111011*

L.00096 101101110111111111111111110111011*

L.00128 1111011101110110111111110111011*

L.00160 00000000000000000000000000000000*

L.00192 00000000000000000000000000000000*

L.00224 00000000000000000000000000000000*

L.00256 11111111111111111111111111111101*

L.00288 101101111111011111111111110111011*

L.00320 0111111101101111111011110111111*

L.00352 1011111101110111111111111111011*

L.00384 1111101101110111111101111111011*

L.00416 1111011101110111011011111111011*

L.00448 11110111101101111011111101111011*

L.00480 1111101101110111111111110111011*

L.00512 11111111111111111111111111111101*

L.00544 01111111011101110110110110111*

L.00576 0111011110110111011111110111111*

L.00608 0111011101110111111101101111111*

L.00640 0111101101110111101111110111111*

L.00672 011101111011111011011111110111*

L.00704 0111101101110111111011101111111*

L.00736 1011011101110111111111111111111*

L.00768 11111111111111111111111111111101*

L.00800 0111111101110111011101110111011*

L.00832 0111111101101111011101101111111*

L.00864 1011011111101111011101111111011*

L.00896 011101111011101111111111110111011*

L.00928 0111101101111111011101111111011*

L.00960 0111011110110111101101110111011*

L.00992 00000000000000000000000000000000*

L.01024 11111111111111111111111111111101*

L.01056 11110111101101110111011110111111*

L.01088 1111011110110111011101110111011*

L.01120 1111101101110111111111111111011*

L.01152 0111111101111011011101110111111*

L.01184 0111111110110111011101111111011*

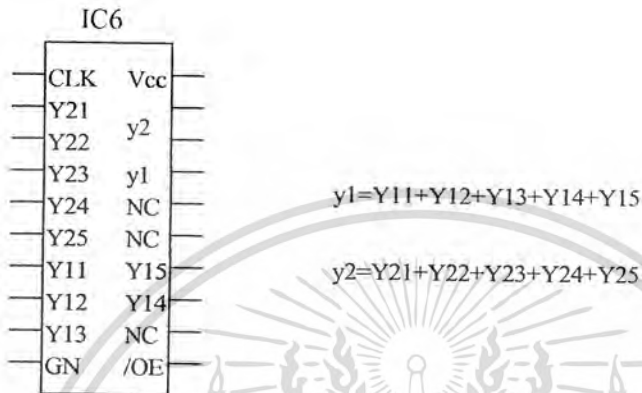
L.01216 1011111101110111111011111111011*

L.01248 0111111101110111011110111111011*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ไอซี 6



รูปที่ 3.10 ไอซี 6

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงในไอซี PAL

IC 6

PALCE16V8H/Q

Fuse map produced by universal device programmer*

```

L00000 00000000000000000000000000000000*
L00032 00000000000000000000000000000000*
L00064 00000000000000000000000000000000*
L00096 00000000000000000000000000000000*
L00128 00000000000000000000000000000000*
L00160 00000000000000000000000000000000*
L00192 00000000000000000000000000000000*
L00224 00000000000000000000000000000000*
L00256 00000000000000000000000000000000*
L00288 00000000000000000000000000000000*
L00320 00000000000000000000000000000000*
L00352 00000000000000000000000000000000*
L00384 00000000000000000000000000000000*
L00416 00000000000000000000000000000000*
L00448 00000000000000000000000000000000*

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- L00480 00000000000000000000000000000000*
- L00512 00000000000000000000000000000000*
- L00544 00000000000000000000000000000000*
- L00576 01111111111111111111111111111111*
- L00608 11110111111111111111111111111111*
- L00640 11111011111111111111111111111111*
- L00672 11111110111111111111111111111111*
- L00704 00000000000000000000000000000000*
- L00736 00000000000000000000000000000000*
- L00768 00000000000000000000000000000000*
- L00800 00000000000000000000000000000000*
- L00832 11111111111011111111111111111111*
- L00864 11111111111110111111111111111111*
- L00896 11111111111111111011111111111111*
- L00928 11111111111111111111111011111111*
- L00960 1111111111111111111111111111101111*
- L00992 00000000000000000000000000000000*
- L01024 00000000000000000000000000000000*
- L01056 00000000000000000000000000000000*
- L01088 00000000000000000000000000000000*
- L01120 00000000000000000000000000000000*
- L01152 00000000000000000000000000000000*
- L01184 00000000000000000000000000000000*
- L01216 00000000000000000000000000000000*
- L01248 00000000000000000000000000000000*
- L01280 00000000000000000000000000000000*
- L01312 00000000000000000000000000000000*
- L01344 00000000000000000000000000000000*
- L01376 00000000000000000000000000000000*
- L01408 00000000000000000000000000000000*
- L01440 00000000000000000000000000000000*
- L01472 00000000000000000000000000000000*
- L01504 00000000000000000000000000000000*
- L01536 00000000000000000000000000000000*
- L01600 00000000000000000000000000000000*
- L01632 00000000000000000000000000000000*
- L01664 00000000000000000000000000000000*
- L01696 00000000000000000000000000000000*
- L01728 00000000000000000000000000000000*
- L01760 00000000000000000000000000000000*
- L01792 00000000000000000000000000000000*
- L01824 00000000000000000000000000000000*
- L01856 00000000000000000000000000000000*
- L01888 00000000000000000000000000000000*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- L.00192 000000000000000000000000*
- L.00224 000000000000000000000000*
- L.00256 000000000000000000000000*
- L.00288 11111111110111111111111111*
- L.00320 11111111111111011111111111*
- L.00352 1111111111111111101111111111*
- L.00384 00000000000000000000000000*
- L.00416 00000000000000000000000000*
- L.00448 00000000000000000000000000*
- L.00480 00000000000000000000000000*
- L.00512 00000000000000000000000000*
- L.00544 1111111111111111111101111111*
- L.00576 111111111111111111111111011111*
- L.00608 1111111111111111111111111101*
- L.00640 0000000000000000000000000000*
- L.00672 0000000000000000000000000000*
- L.00704 0000000000000000000000000000*
- L.00736 0000000000000000000000000000*
- L.00768 0000000000000000000000000000*
- L.00800 111111111111111110111111111111*
- L.00832 111111111111111111110111111111*
- L.00864 111111111111111111111110111111*
- L.00896 0000000000000000000000000000*
- L.00928 0000000000000000000000000000*
- L.00960 0000000000000000000000000000*
- L.00992 0000000000000000000000000000*
- L.01024 0000000000000000000000000000*
- L.01056 0000000000000000000000000000*
- L.01088 0000000000000000000000000000*
- L.01120 0000000000000000000000000000*
- L.01152 0000000000000000000000000000*
- L.01184 0000000000000000000000000000*
- L.01216 0000000000000000000000000000*
- L.01248 0000000000000000000000000000*
- L.01280 0000000000000000000000000000*
- L.01312 0000000000000000000000000000*
- L.01344 0000000000000000000000000000*
- L.01376 0000000000000000000000000000*
- L.01408 0000000000000000000000000000*
- L.01440 0000000000000000000000000000*
- L.01472 0000000000000000000000000000*
- L.01504 0000000000000000000000000000*
- L.01536 0000000000000000000000000000*
- L.01568 0000000000000000000000000000*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Z11 = \overline{Y4 Y3 Y1 X4 X3 X1+Y4 Y2 Y1 X4 X3 X1+Y4 Y3 Y2 Y1 X4 X1+Y4 Y3 Y2 Y1 X2X1+ Y4 Y2 Y1 X4 X3 X2}$$

$$Z12 = \overline{Y4 Y3 Y2 Y1 X2+Y4 Y3 Y2 X4 X3+Y2 Y1 X4 X2 X1+Y4 Y3 Y2 X3 X2+Y4 Y3 Y2 X4 X3 X2+Y4 Y3 Y2 Y1 X4+Y4 Y2 X3 X2 X1}$$

$$Z13 = \overline{Y4 Y3 Y1 X4 X3 X2+Y4 Y3 Y2 Y1 X4 X3 X1+Y4 Y3 Y1 X4 X3 X1+Y3 Y2 Y1 X4 X2 X1+Y3 Y2 Y1 X4 X2 X1+Y4 Y2 Y1 X3 X2 X1+Y3 Y2 Y1 X3 X2 X1}$$

$$Z21 = \overline{Y4 Y3 Y2 Y1 X4 X2+Y4 Y3 Y2 Y1 X2 X1+Y3 Y2 Y1 X4 X3 X1+Y3 Y2 Y1 X4 X3X2+Y4 Y3 Y2 Y1 X4 X3 X2}$$

$$Z22 = \overline{Y4 Y3 Y2 Y1 X4 X3+Y4 Y2 X4 X2 X1+Y4 Y2 Y1 X2 X1+Y4 Y3 Y2 Y1 X4 X3+ Y3 Y1 X4 X3 X2+Y3 Y2 Y1X3 X2+Y4 Y3 Y2 X4 X1}$$

$$Z23 = \overline{Y4 Y3 Y2 Y1 X4+Y4 Y3 Y2 X3 X1+Y4 Y3 Y2 X4 X3 X1+Y4 Y2 Y1 X4 X2 X1+ Y3 Y2 Y1 X4 X2 X1+Y3 Y2 Y1 X4 X3 X2 X1+Y3 Y2 Y1 X3 X2 X1}$$

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงในไอซี PAL

IC 3

PALCE16V8H/Q

Fuse map produced by universal device programmer

- L00000 11111111111111111111111111111111*
- L00032 011111110111011011111110111011*
- L00064 011101111111011101101111111011*
- L00096 0111111111101110111011110111011*
- L00128 0111011111111110111011110111011*
- L00160 11111011101110111011101111111011*
- L00192 11111111111111111111111111111111*
- L00224 11111111111111111111111111111111*
- L00256 11111111111111111111111111111111*
- L00288 111110111111111111011101101111011*
- L00320 11111111011101111111101101111011*
- L00352 01111011111110110111101111111111*
- L00384 111110111011111111111110110111011*
- L00416 11110111011101111111101101111011*
- L00448 11111111111110111011011101111011*
- L00480 01111011101111111111101111111011*
- L00512 11111111111111111111111111111111*
- L00544 11110111011101111011111101111011*
- L00576 01111111011110111011101110111011*
- L00608 0111111110110111011111111011011*
- L00640 01110111111110110111011110111111*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L00672 01111011111101111011101101111111*
 L00704 01110111101111111011011111101111*
 L00736 011110110111111110111011101111111*
 L00768 11111111111111111111111111111111*
 L00800 11111111111111111111111111111111*
 L00832 11111111111111111111111111111111*
 L00864 11111111111111111111111111111111*
 L00896 11111111111111111111111111111111*
 L00928 11111111111111111111111111111111*
 L00960 11111111111111111111111111111111*
 L00992 11111111111111111111111111111111*
 L01024 11111111111111111111111111111111*
 L01056 11111111111111111111111111111111*
 L01088 11111111111111111111111111111111*
 L01120 11111111111111111111111111111111*
 L01152 11111111111111111111111111111111*
 L01184 11111111111111111111111111111111*
 L01216 11111111111111111111111111111111*
 L01248 11111111111111111111111111111111*
 L01280 11111111111111111111111111111111*
 L01312 11110111111011111011101110111011*
 L01344 011101111111111111011101110111011*
 L01376 1011111101110110111101110111011111*
 L01408 111101110111110110111101101111111*
 L01440 1111011101101111011011101110111011*
 L01472 11111111111111111111111111111111*
 L01504 11111111111111111111111111111111*
 L01536 11111111111111111111111111111111*
 L01568 1111111101110110111011101110111011*
 L01600 10110111111110111110111111111011*
 L01632 1011011111111101110111111111011*
 L01664 11111111011101110111011101110111011*
 L01696 111101111011101110111111110111111*
 L01728 111101111011111110111011101111111*
 L01760 10111111111110111111011101101111*
 L01792 11111111111111111111111111111111*
 L01824 1111111111110110111101110110110111*
 L01856 101111111011111111111101110110111*
 L01888 01111110111011111111011101101111*
 L01920 01110111111110111011011111110111*
 L01952 10110111111101111011101101111111*
 L01984 01110111101101110111101101111111*
 L02016 10110111011111110111011101111111*
 L02048 11111111*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงในไอซี PAL

IC4

PALCE16V8H/Q

Fuse map produced by universal device programmer*

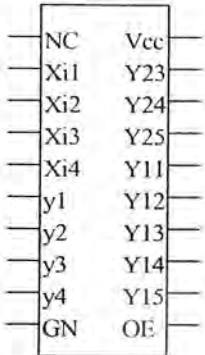
- L00000 1111111111111111111111111111*
- L00032 0111101101111111011101110111111*
- L00064 10111110111011111110111111011*
- L00096 0111101101110111111101110111111*
- L00128 1111011101111111011101110111011*
- L00160 1011101101111111011111111111011*
- L00192 1111101101110111111101110111011*
- L00224 1111111111111111111111111111111*
- L00256 1111111111111111111111111111111*
- L00288 0111111011101101110111011111111*
- L00320 101111101110110111011101110111111*
- L00352 1011101111110111011101110111111*
- L00384 10111111111111111011011110110111*
- L00416 1111101101111011011101111111111*
- L00448 1011111111111011111101111011011*
- L00480 11111011111111111011101111011011*
- L00512 1111111111111111111111111111111*
- L00544 0111011111110111111101111011011*
- L00576 1111101101111011111111111111011*
- L00608 1111011101110111011101110111111*
- L00640 1011101111111111101110110111011*
- L00672 0111011111111111101110110111011*
- L00704 0111101101111111011110111111011*
- L00736 1011011101111111101101110111111*
- L00768 1111111111111111111111111111111*
- L00800 1111111111111111111111111111111*
- L00832 1111111111111111111111111111111*
- L00864 1111111111111111111111111111111*
- L00896 1111111111111111111111111111111*
- L00928 1111111111111111111111111111111*
- L00960 1111111111111111111111111111111*
- L00992 1111111111111111111111111111111*
- L01024 1111111111111111111111111111111*
- L01056 1111111111111111111111111111111*
- L01088 1111111111111111111111111111111*
- L01120 1111111111111111111111111111111*
- L01152 1111111111111111111111111111111*
- L01184 1111111111111111111111111111111*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. ไอซี 2

IC2



รูปที่ 3.14 ไอซี 2

$$\begin{aligned}
 Y21 &= /Y4*/Y2*/Y1*X4*X2*/X1+/Y3*/Y2*Y1*/X4*X3*/X2+/Y3*/Y2*X4*/X3*/X2+/Y4*/Y3*/Y2*Y1*X4*X3*X2*X1+ \\
 & \quad /Y4*/Y3*Y2*/Y1*/X4*/X3+/Y4*/Y3*Y2*Y1*/X3*X2*X1+/Y4*/Y3*Y1*/X4*/X3*X2*X1+/Y4*/Y3*Y2*Y1*X4*/X1 \\
 Y22 &= /Y4*Y2*/Y1*/X4*X3*X2+/Y4*Y3*Y2*X4*X3*/X2+/Y4*Y3*Y2*X4*/X3*X2*X1+/Y4*Y3*X4*X3*/X1+ \\
 & \quad Y4*/Y3*/Y2*/Y1*/X4*X3*X1+Y4*/Y3*/Y2*Y1*X4*X3*/X1+Y4*/Y3*/Y1*X3*/X2+/Y3*Y2*/X3*/X2*/X1 \\
 Y23 &= /Y3*Y2*/X4*X3*/X1+/Y3*Y2*Y1*/X4*X2*X1+Y1*X3*/X2*/X1+/X4*X3*/X2*/X1+ \\
 & \quad Y4*/X4*/X2*X1+Y3*/Y2*/Y1*X2*/X1+Y3*/Y2*Y1*/X4*X3*X2+Y4*Y3*X4*X3*X2*X1 \\
 Y24 &= Y3*Y2*/Y1*X4*/X3*X2+Y4*/X3*/X2*X1+Y4*Y3*/X3*/X1+Y4*Y3*/X2*/X1+ \\
 & \quad Y4*Y3*Y2*Y1*X3+Y4*Y2*X4*X3*X2*X1 \\
 Y11 &= /Y3*/Y2*/Y1*X3*/X2*X1+Y2*/Y1*/X3*X2*/X1+/Y4*/Y2*/Y1*X4*X3*X2*X1+/Y4*/Y3*Y1*/X4*/X3*/X1+ \\
 & \quad /Y3*Y1*/X4*/X3*X2+/Y3*Y2*X4*/X3*X1+/Y4*/Y3*Y1*X4*X3*/X2+/Y4*Y2*Y1*X3*/X2*X1 \\
 Y12 &= Y3*/Y2*/Y1*X4*/X3*X2+/Y4*Y3*/Y1*X4*X3*/X2+Y3*Y2*Y1*/X4+/Y4*Y2*/X4*X2*/X1+ \\
 & \quad Y3*Y1*/X4*X3*X2+/Y4*Y3*Y2*Y1*X3*X1+Y4*/X4*/X3*X1+Y4*/X3*X2*/X1 \\
 Y13 &= Y3*/Y2*/Y1*X4*X3*X1+/X4*/X3*X2*/X1+Y4*/Y3*/Y2*/X4*/X1+/Y3*/Y2*Y1*/X3*X2+ \\
 & \quad Y4*/Y3*/Y2*Y1*X4+Y4*Y2*Y1*/X4*X2*X1+/Y3*Y1*X4*X3*/X2*X1+/Y2*/Y1*X4*X3*/X2*X1
 \end{aligned}$$

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงในไอซี PAL

IC 2

PALCE16V8H/Q

Fuse map produced by universal device programmer*

L00000 1111111111111111111111111111111101*

L00032 11111011011111111011111110110111*

L00064 1011101110111111111110111101111111*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- L.00096 1011111011110111111011110111111*
- L.00128 01110111111110110111011110111111*
- L.00160 10111011011111110111111111111111*
- L.00192 10111011011110111111111111111111*
- L.00224 011110111111101111111111111110111*
- L.00256 11111111111111111111111111111101*
- L.00288 101101111111111111011101101111111*
- L.00320 011101110111011111111111101110111*
- L.00352 111101111011011110110111011111111*
- L.00384 01111011101111111111111111110111*
- L.00416 1011111110111111111111101110111*
- L.00448 10111011111111111111111101110111*
- L.00480 1111111011111110111011101110111*
- L.00512 11111111111111111111111111111101*
- L.00544 01110111011101111111011111110111*
- L.00576 10110111101101110111011110111011*
- L.00608 00000000000000000000000000000000*
- L.00640 00000000000000000000000000000000*
- L.00672 00000000000000000000000000000000*
- L.00704 00000000000000000000000000000000*
- L.00736 00000000000000000000000000000000*
- L.00768 11111111111111111111111111111101*
- L.00800 011110110111111110111011101111111*
- L.00832 101101111011111110110111111111111*
- L.00864 01110111011101111011111110111011*
- L.00896 1011111101110110111111101110111*
- L.00928 11110111101110110111111110111111*
- L.00960 0111111101110111111101110111111*
- L.00992 11111011011101110111111110111011*
- L.01024 11111111111111111111111111111101*
- L.01056 0111101101111110111011111111011*
- L.01088 11110111101101111011101101111111*
- L.01120 11111011011101111011111110111011*
- L.01152 11111111111110110111011101111111*
- L.01184 1011011111111011111101111111011*
- L.01216 1111011101110110111111101111111*
- L.01248 01111111011111110111011101111011*
- L.01280 11111111111111111111111111111101*
- L.01312 0111111110111011111111111111011*
- L.01344 1011011110111111111111111111011*
- L.01376 01111111011101111011101110111111*
- L.01408 10110111101110111111111111111111*
- L.01440 10111111111110111111101110110111*
- L.01472 11110111101111110111101110111111*



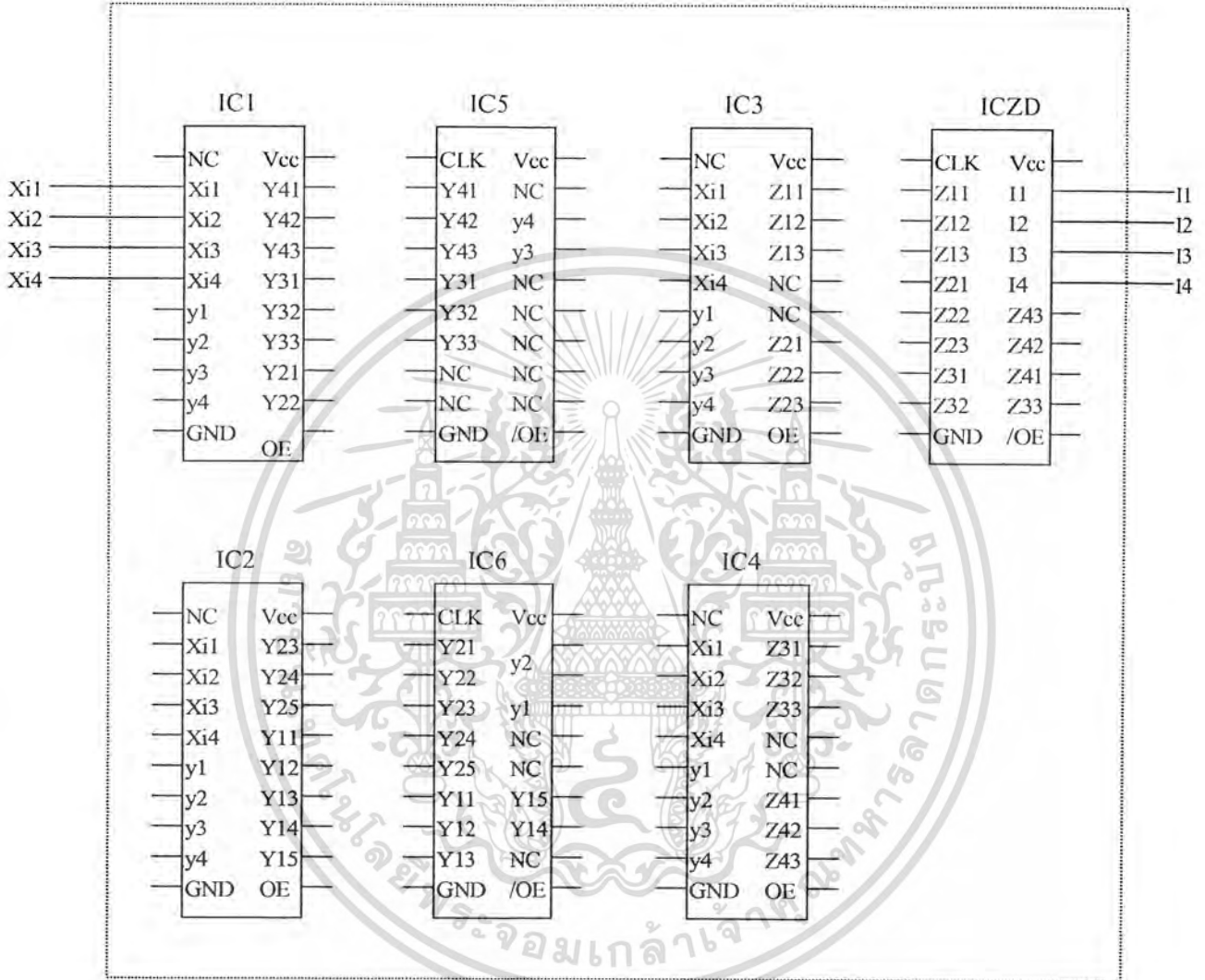
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L01504 111111111110111011101110110111*
 L01536 111111111111111111111111111101*
 L01568 01110111111110110111011111110111*
 L01600 01111011011101110111111111011111*
 L01632 01111011011101111011101111111111*
 L01664 10110111101111111111111110111111*
 L01696 11111011111111110111101111110111*
 L01728 0111111011101110111101111110111*
 L01760 10111011101101111111111111111111*
 L01792 11111111111111111111111111111101*
 L01824 1111111101111111111011101110111*
 L01856 10111011011111111111101110111111*
 L01888 10110111111101110111011111110111*
 L01920 011101111111111111111011101110111*
 L01952 000000000000000000000000000000*
 L01984 000000000000000000000000000000*
 L02016 000000000000000000000000000000*
 L02048 11111111*
 L02056 00*
 L02120 11111111*
 L02128 11*
 L02192 11*
 CDC0A*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. วงจรภายในวงจรซีเควนเซียล 1

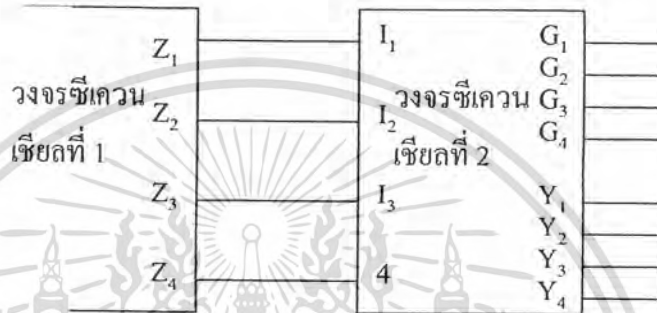


รูปที่ 3.15 วงจรภายในซีเควนเซียลที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 การออกแบบวงจรซีเควนเขี่ยลที่ 2

จากการออกแบบวงจรซีเควนเขี่ยลวงจรที่ 1 ทำให้ได้อินพุตเข้าที่วงจรซีเควนเขี่ยลวงจรที่ 2 จำนวน 4 เส้น ซึ่งความหมายของแต่ละเส้นคือ เส้นที่ 1 (I_1) เป็นแยกที่ 1 หากที่สภาวะเป็นลอจิก “1” คือต้องการที่จะให้เกิดไฟเขียวแยกนั้น (G_1) เช่นเดียวกันคือเส้นที่ 2 (I_1), (I_2), (I_3) และ (I_4) หากเส้นใดเส้นหนึ่งซึ่งจะไม่เกิดพร้อมกันเป็นลอจิก “1” คือต้องการให้เกิดไฟเขียว (G_1), (G_2), (G_3) และ (G_4) ตามลำดับ

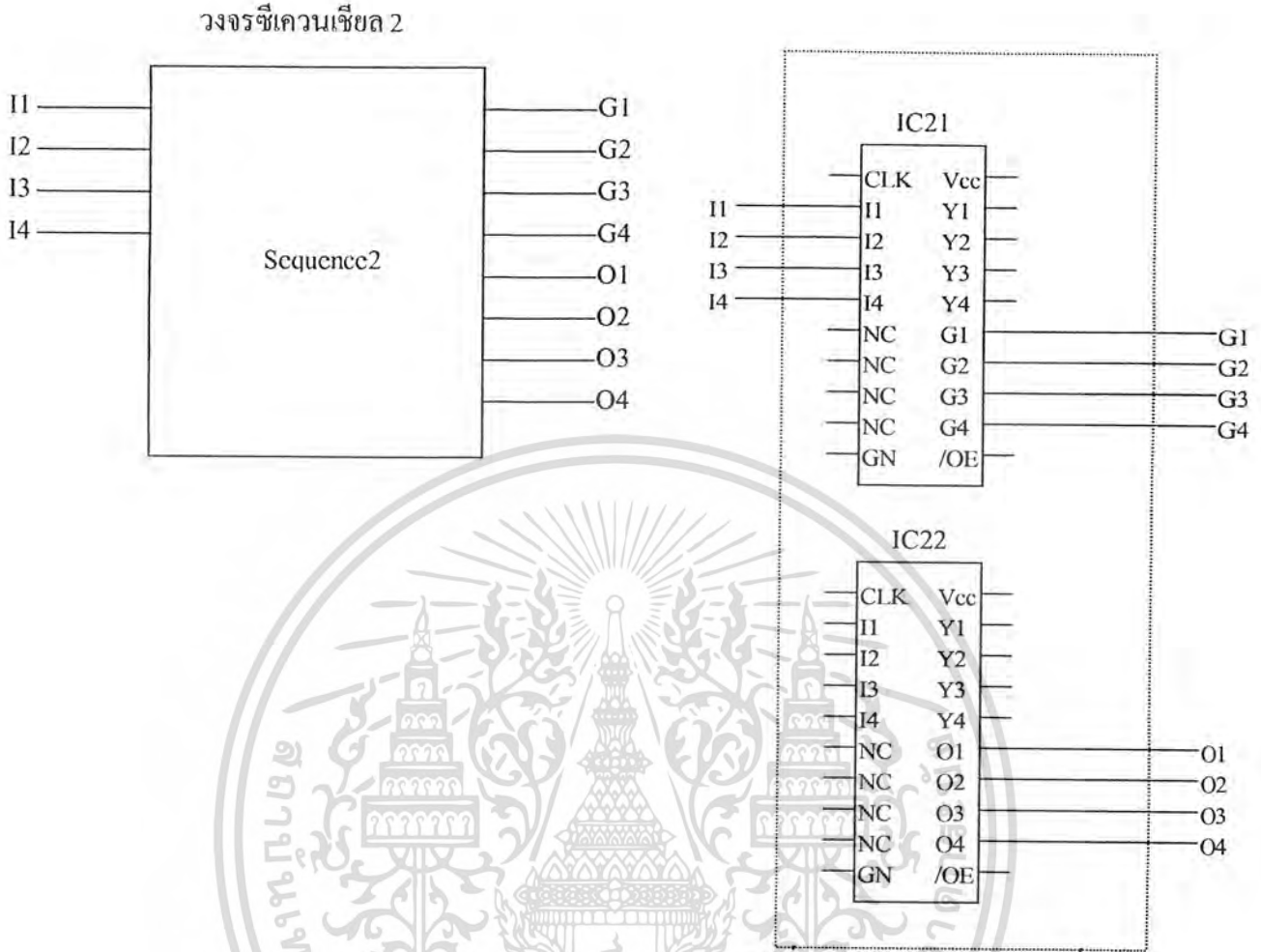


รูปที่ 3.16 การรับอินพุตของวงจรซีเควนเขี่ยลวงจรที่ 2

การออกแบบวงจรซีเควนเขี่ยลวงจรที่ 2 นี้มีจุดประสงค์คือ หากการปล่อยสัญญาณไฟเขียวสิ้นสุดลงก่อนที่จะเปลี่ยนสภาวะไปเป็นไฟแดง นั้นทำให้เกิดเป็นไฟเหลืองเสียก่อนระยะหนึ่งในที่นี้กำหนดให้ 2 วินาที ดังนั้นวงจรซีเควนเขี่ยลวงจรที่ 2 จะมีเอาต์พุตทั้งหมด 8 เส้น คือ สัญญาณไฟเขียว (G_1), (G_2), (G_3), (G_4) และ สัญญาณไฟเหลือง (Y_1), (Y_2), (Y_3), (Y_4) ซึ่งสามารถออกแบบสเตทไดอะแกรมได้ดังนี้

Z1Z2Z3Z4	กำหนดเป็น
0001	I1
0010	I2
0100	I3
1000	I4

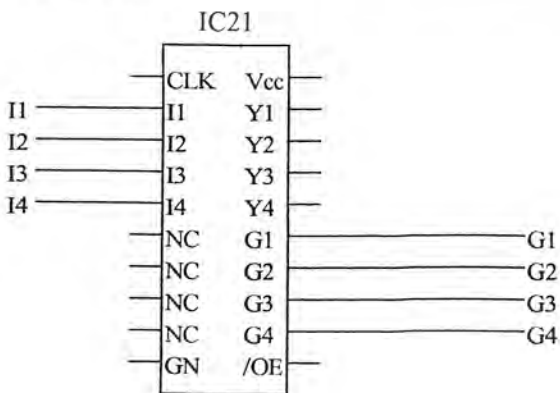
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.17 ภายในวงจรซีเควนที่ 2

วงจรซีเควนเจียลที่ 2 จะทำหน้าที่ให้แสดงผลเป็นสัญญาณไฟจราจร โดยประกอบไปด้วยไอซีต่อไปนี้

1. ไอซี 21



รูปที่ 3.18 ไอซี 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการของไอซี 5

$$y4 = y4 \overline{y2+y4} \overline{y3} \overline{y2} \overline{x4+y4} \overline{y3} \overline{y1} \overline{x3+y4} \overline{y2} \overline{y1}$$

$$y3 = \overline{y2+y4} \overline{y3} \overline{x2+y1+y3}$$

$$y2 = \overline{y4} \overline{y2+y4} \overline{x1+y3} \overline{x2+y4} \overline{y3} \overline{y2} \overline{y1} \overline{x3+y1}$$

$$y1 = \overline{y4} \overline{y1+y4} \overline{y3} \overline{x2+y4} \overline{y2}$$

$$G1 = \overline{y3} \overline{y2} \overline{y1} \overline{x1}$$

$$G2 = \overline{y4} \overline{y2} \overline{y1} \overline{x2}$$

$$G3 = \overline{y4} \overline{y3} \overline{y1} \overline{x3}$$

$$G4 = \overline{y4} \overline{y3} \overline{y2} \overline{x4}$$

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงในไอซี PAL

IC 21

PALCE16V8H/Q

Fuse map produced by universal device programmer*

L00000 00000000000000000000000000000000*

L00032 11101111111011111111111111110111*

L00064 11011101110101111111111111110111*

L00096 110111010111111101111111111110111*

L00128 11010111110111101111111111110111*

L00160 00000000000000000000000000000000*

L00192 00000000000000000000000000000000*

L00224 00000000000000000000000000000000*

L00256 00000000000000000000000000000000*

L00288 11111111110111111111111111110111*

L00320 11011001111111111111111111110111*

L00352 11111111111101111111111111110111*

L00384 01111101111111111111111111110111*

L00416 00000000000000000000000000000000*

L00448 00000000000000000000000000000000*

L00480 00000000000000000000000000000000*

L00512 00000000000000000000000000000000*

L00544 11101111111011111111111111110111*

L00576 01101111111111111111111111110111*

L00608 11110110111111111111111111110111*

L00640 11011101100111101111111111110111*

L00672 11111111111010111111111111110111*

L00704 00000000000000000000000000000000*

L00736 00000000000000000000000000000000*

L00768 00000000000000000000000000000000*

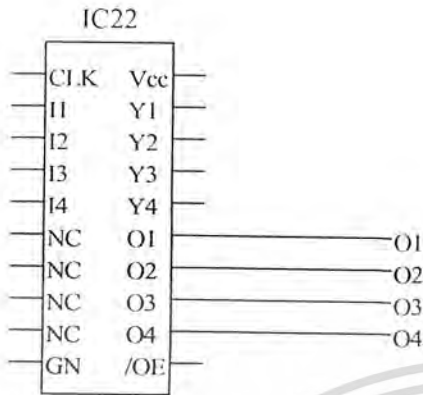
L00800 11011111111101111111111111110111*

L00832 11011010111111111111111111110111*

L00864 11011111101011111111111111110111*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ไอซี 22



รูปที่ 3.19 ไอซี 22

สมการของไอซี 22

$$y4 = \overline{y4} \overline{y2+y4} \overline{y3} \overline{y2} \overline{x4+y4} \overline{y3} \overline{y1} \overline{x3+y4} \overline{y2} \overline{y1}$$

$$y3 = \overline{y2+y4} \overline{y3} \overline{x2+y1+y3}$$

$$y2 = \overline{y4} \overline{y2+y4} \overline{x1+y3} \overline{x2+y4} \overline{y3} \overline{y2} \overline{y1} \overline{x3+y1}$$

$$y1 = \overline{y4} \overline{y1+y4} \overline{y3} \overline{x2+y4} \overline{y2}$$

$$O1 = \overline{y4} \overline{y3} \overline{y1+y4} \overline{y2} \overline{x1}$$

$$O2 = \overline{y3} \overline{y1+y4} \overline{y3} \overline{x2}$$

$$O3 = \overline{y3} \overline{y2} \overline{y1} \overline{x3}$$

$$O4 = \overline{y3} \overline{y1} \overline{x4}$$

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงในไอซี PAL

IC 22

PALCE16V8H/Q

Fuse map produced by universal device programmer*

L00000 00000000000000000000000000000000*

L00032 111011111110111111111111111110111*

L00064 110111011101011111111111111110111*

L00096 110111010111111011111111111110111*

L00128 110101111101111011111111111110111*

L00160 00000000000000000000000000000000*

L00192 00000000000000000000000000000000*

L00224 00000000000000000000000000000000*

L00256 00000000000000000000000000000000*

L00288 111111111110111111111111111110111*

L00320 110110011111111111111111111110111*

L00352 111111111111101111111111111110111*

L00384 011111011111111111111111111110111*

L00416 00000000000000000000000000000000*

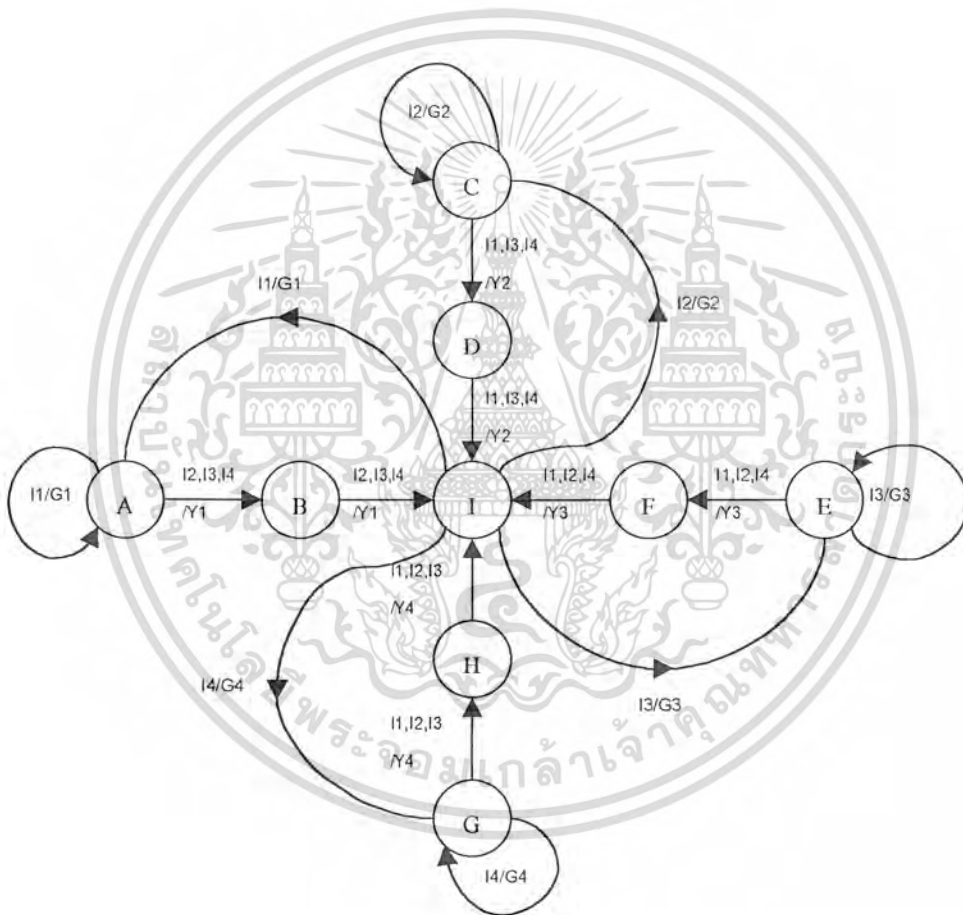
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- L.00448 00000000000000000000000000000000*
- L.00480 00000000000000000000000000000000*
- L.00512 00000000000000000000000000000000*
- L.00544 11101111111011111111111111111111*
- L.00576 01101111111111111111111111111111*
- L.00608 11110110111111111111111111111111*
- L.00640 11011101100111101111111111111111*
- L.00672 11111111111101011111111111111111*
- L.00704 00000000000000000000000000000000*
- L.00736 00000000000000000000000000000000*
- L.00768 00000000000000000000000000000000*
- L.00800 11011111111111011111111111111111*
- L.00832 11011010111111111111111111111111*
- L.00864 11011111111010111111111111111111*
- L.00896 00000000000000000000000000000000*
- L.00928 00000000000000000000000000000000*
- L.00960 00000000000000000000000000000000*
- L.00992 00000000000000000000000000000000*
- L.01024 11111111111111111111111111111111*
- L.01056 00000000000000000000000000000000*
- L.01088 11101110111111111111111111111111*
- L.01120 10101111111011111111111111111111*
- L.01152 00000000000000000000000000000000*
- L.01184 00000000000000000000000000000000*
- L.01216 00000000000000000000000000000000*
- L.01248 00000000000000000000000000000000*
- L.01280 11111111111111111111111111111111*
- L.01312 00000000000000000000000000000000*
- L.01344 11111110111111011111111111111111*
- L.01376 11011010111111111111111111111111*
- L.01408 00000000000000000000000000000000*
- L.01440 00000000000000000000000000000000*
- L.01472 00000000000000000000000000000000*
- L.01504 00000000000000000000000000000000*
- L.01536 11111111111111111111111111111111*
- L.01568 00000000000000000000000000000000*
- L.01600 11111101101011101111111111111111*
- L.01632 00000000000000000000000000000000*
- L.01664 00000000000000000000000000000000*
- L.01696 00000000000000000000000000000000*
- L.01728 00000000000000000000000000000000*
- L.01760 00000000000000000000000000000000*
- L.01792 11111111111111111111111111111111*
- L.01824 00000000000000000000000000000000*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 สเตตไดอะแกรมและสเตตเทเบิลของวงจรซีเควนเซียลที่ 2



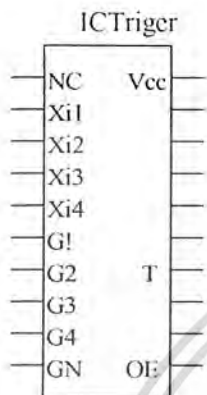
STATE DIAGRAM

รูปที่ 3.20 สเตตไดอะแกรมของวงจรซีเควนเซียลที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 ไอซีทริกเกอร์

เป็นไอซีที่คอยทริกสัญญาณเกลือคซึ่งในวงจรจะใช้เกลือค 2 แบบคือ คเกลือค 1 เฮอร์ตซ์ และ วงจรนับ 60 ครั้ง โดยให้ความถี่ 1 เฮอร์ตซ์



รูปที่ 3.21 ไอซีทริกเกอร์

สมการของ ไอซีทริกเกอร์

$$T = Xi1 G1 + Xi2 G2 + Xi3 G3 + Xi4 G4 + \frac{Xi1 Xi2 Xi3 Xi4}{G1 G2 G3 G4}$$

ผลของ JEDEC File ที่สร้างขึ้นเพื่อนำไปโปรแกรมวงจรลอจิกลงใน ไอซี PAL

IC TRIGGER

PALCE16V8H/Q

Fuse map produced by universal device programmer*

L00000 00000000000000000000000000000000*

L00032 00000000000000000000000000000000*

L00064 00000000000000000000000000000000*

L00096 00000000000000000000000000000000*

L00128 00000000000000000000000000000000*

L00160 00000000000000000000000000000000*

L00192 00000000000000000000000000000000*

L00224 00000000000000000000000000000000*

L00256 00000000000000000000000000000000*

L00288 00000000000000000000000000000000*

L00320 00000000000000000000000000000000*

L00352 00000000000000000000000000000000*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- L.00384 0000000000000000000000000000*
- L.00416 0000000000000000000000000000*
- L.00448 0000000000000000000000000000*
- L.00480 0000000000000000000000000000*
- L.00512 0000000000000000000000000000*
- L.00544 0000000000000000000000000000*
- L.00576 0000000000000000000000000000*
- L.00608 0000000000000000000000000000*
- L.00640 0000000000000000000000000000*
- L.00672 0000000000000000000000000000*
- L.00704 0000000000000000000000000000*
- L.00736 0000000000000000000000000000*
- L.00768 0000000000000000000000000000*
- L.00800 0000000000000000000000000000*
- L.00832 0000000000000000000000000000*
- L.00864 0000000000000000000000000000*
- L.00896 0000000000000000000000000000*
- L.00928 0000000000000000000000000000*
- L.00960 0000000000000000000000000000*
- L.00992 0000000000000000000000000000*
- L.01024 0000000000000000000000000000*
- L.01056 0000000000000000000000000000*
- L.01088 0000000000000000000000000000*
- L.01120 0000000000000000000000000000*
- L.01152 0000000000000000000000000000*
- L.01184 0000000000000000000000000000*
- L.01216 0000000000000000000000000000*
- L.01248 0000000000000000000000000000*
- L.01280 111111111111111111111111111101*
- L.01312 011111111111110111111111111111*
- L.01344 111101111111111111011111111111*
- L.01376 111111101111111111111110111111*
- L.01408 111111111110111111111111111011*
- L.01440 101110111011101111111111111111*
- L.01472 000000000000000000000000000000*
- L.01504 000000000000000000000000000000*
- L.01536 000000000000000000000000000000*
- L.01568 000000000000000000000000000000*
- L.01600 000000000000000000000000000000*
- L.01632 000000000000000000000000000000*
- L.01664 000000000000000000000000000000*
- L.01696 000000000000000000000000000000*
- L.01728 000000000000000000000000000000*
- L.01760 000000000000000000000000000000*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.22 ตารางแสดงสภาวะของวงจรมัลติเพล็กซ์

x4x3x2x1

y4y3y2y1

	000	000	001	001	010	010	010	011	011	100	100	101	101	110	110	111	111
A	A/0001	A/0001	B/0010	E/0010	C/0100	F/0100	I/0100	E/0010	D/1000	G/1000	O/0010	E/0010	M/1000	F/0100	O/0010	B/0010	
B	B/0010	A/0001	B/0010	H/0001	C/0100	K/0001	I/0100	I/0100	D/1000	G/1000	J/1000	J/0010	P/0100	F/0100	I/0100	C/0100	
C	C/0100	A/0001	B/0010	E/0010	C/0100	K/0001	L/0010	K/0001	D/1000	N/0001	J/1000	J/1000	M/1000	M/1000	M/0010	D/1000	
D	D/1000	A/0001	B/0010	H/0001	C/0100	F/0100	L/0010	K/0001	D/1000	N/0001	O/0010	N/0001	P/0100	N/0001	O/0010	A/0001	
E	A/0001	A/0001	-/-	A/0001	-/-	A/0001	-/-	I/0100	-/-	A/0001	-/-	J/1000	-/-	N/0001	-/-	A/0001	
F	A/0001	A/0001	-/-	A/0001	-/-	A/0001	-/-	L/0010	-/-	A/0001	-/-	F/0010	-/-	M/1000	-/-	A/0001	
G	A/0001	A/0001	-/-	A/0001	-/-	A/0001	-/-	K/0001	-/-	A/0001	-/-	O/0010	-/-	P/0100	-/-	A/0001	
H	B/0010	-/-	B/0010	B/0010	-/-	-/-	B/0010	F/0100	-/-	-/-	B/0010	G/1000	-/-	-/-	O/0010	B/0010	
I	B/0010	-/-	B/0010	B/0010	-/-	-/-	B/0010	K/0001	-/-	-/-	B/0010	F/0010	-/-	-/-	M/1000	B/0010	
J	B/0010	-/-	B/0010	B/0010	-/-	-/-	B/0010	E/0010	-/-	-/-	B/0010	N/0001	-/-	-/-	P/0100	B/0010	
K	C/0100	-/-	-/-	-/-	C/0100	C/0100	C/0100	E/0010	-/-	-/-	-/-	-/-	C/0100	G/1000	I/0100	C/0100	
L	C/0100	-/-	-/-	-/-	C/0100	C/0100	C/0100	H/0001	-/-	-/-	-/-	-/-	C/0100	F/0010	J/1000	C/0100	
M	C/0100	-/-	-/-	-/-	C/0100	C/0100	C/0100	I/0100	-/-	-/-	-/-	-/-	C/0100	N/0001	O/0010	C/0100	
N	D/1000	-/-	-/-	-/-	-/-	-/-	-/-	-/-	D/1000	D/1000	D/1000	E/0010	D/1000	F/0100	M/1000	D/1000	
O	D/1000	-/-	-/-	-/-	-/-	-/-	-/-	-/-	D/1000	D/1000	D/1000	H/0001	D/1000	M/1000	I/0100	D/1000	
P	D/1000	-/-	-/-	-/-	-/-	-/-	-/-	-/-	D/1000	D/1000	D/1000	J/1000	D/1000	K/0001	L/0010	D/1000	

Y4Y3Y2Y1/Z4Z3Z2Z1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.23 ตารางแสดงสภาวะของวงจรถึ่งความยืด 1

x4x3x2x1

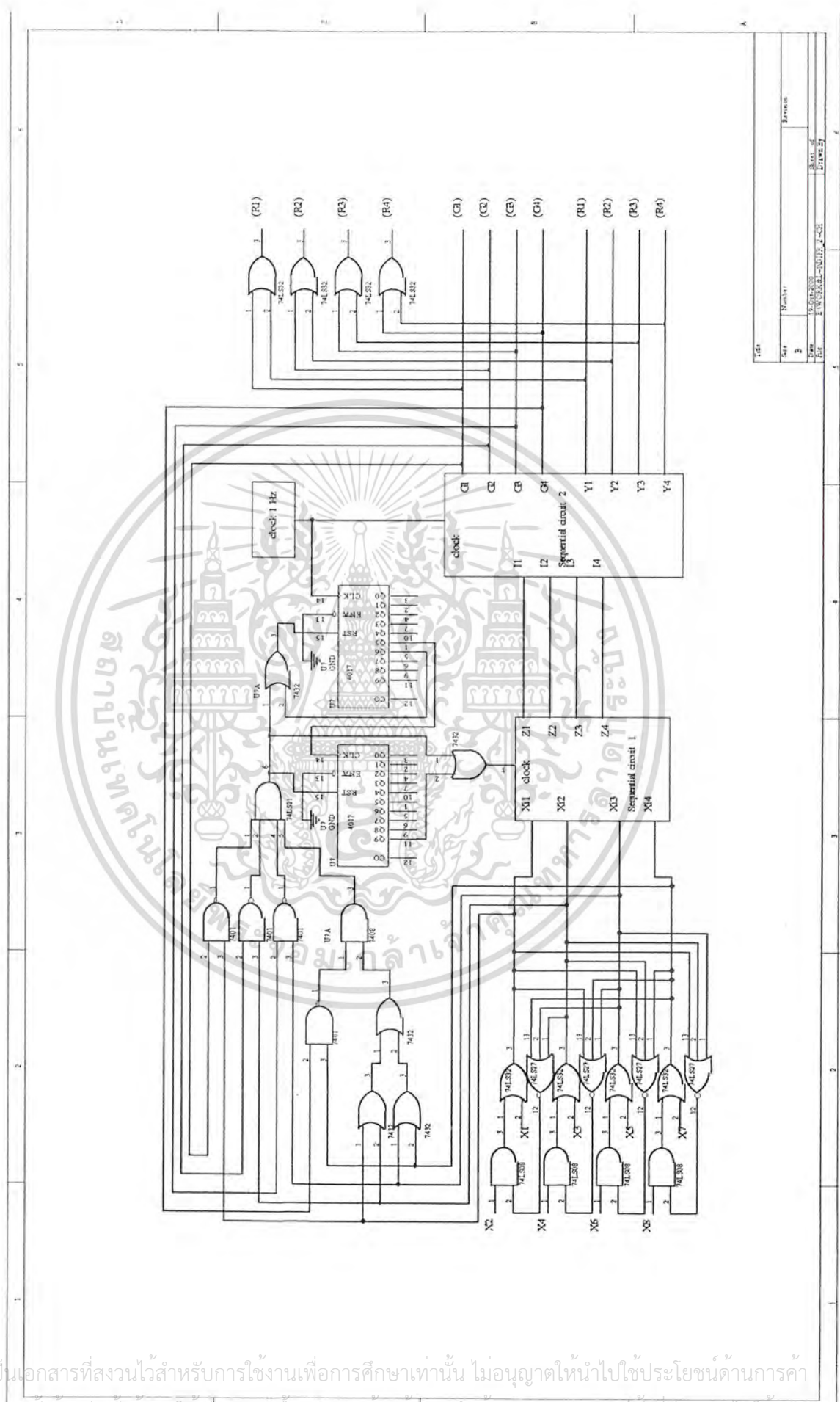
y4y3y2y1

1 A	1/1	1/1	2/2	12/2	3/3	13/3	23/3	12/2	4/4	14/4	42/2	12/2	34/4	13/3	42/2	2/2
2 B	2/2	1/1	2/2	21/1	3/3	31/1	23/3	23/3	4/4	14/4	24/4	24/4	43/3	13/3	23/3	3/3
3 C	3/3	1/1	2/2	12/2	3/3	31/1	32/2	31/1	4/4	41/1	24/4	24/4	34/4	34/4	34/4	4/4
4 D	4/4	1/1	2/2	21/1	3/3	13/3	32/2	31/1	4/4	41/1	42/2	41/1	43/3	41/1	42/2	1/1
12 E	1/1	1/1	-/-	1/1	-/-	1/1	-/-	23/3	-/-	1/1	-/-	24/4	-/-	41/1	-/-	1/1
13 F	1/1	1/1	-/-	1/1	-/-	1/1	-/-	32/2	-/-	1/1	-/-	12/2	-/-	34/4	-/-	1/1
14 G	1/1	1/1	-/-	1/1	-/-	1/1	-/-	31/1	-/-	1/1	-/-	42/2	-/-	43/3	-/-	1/1
21 H	2/2	-/-	2/2	2/2	-/-	-/-	2/2	13/3	-/-	-/-	2/2	14/4	-/-	-/-	42/2	2/2
23 I	2/2	-/-	2/2	2/2	-/-	-/-	2/2	31/1	-/-	-/-	2/2	12/2	-/-	-/-	34/4	2/2
24 J	2/2	-/-	2/2	2/2	-/-	-/-	2/2	12/2	-/-	-/-	2/2	41/1	-/-	-/-	43/3	2/2
31 K	3/3	-/-	-/-	-/-	3/3	3/3	3/3	12/2	-/-	-/-	-/-	-/-	3/3	14/4	23/3	3/3
32 L	3/3	-/-	-/-	-/-	3/3	3/3	3/3	21/1	-/-	-/-	-/-	-/-	3/3	13/3	24/4	3/3
34 M	3/3	-/-	-/-	-/-	3/3	3/3	3/3	23/3	-/-	-/-	-/-	-/-	3/3	41/1	42/2	3/3
41 N	4/4	-/-	-/-	-/-	-/-	-/-	-/-	-/-	4/4	4/4	4/4	12/2	4/4	13/3	34/4	4/4
42 O	4/4	-/-	-/-	-/-	-/-	-/-	-/-	-/-	4/4	4/4	4/4	21/1	4/4	34/4	23/3	4/4
43 P	4/4	-/-	-/-	-/-	-/-	-/-	-/-	-/-	4/4	4/4	4/4	24/4	4/4	31/1	32/2	4/4

Y4Y3Y2Y1/Z4Z3Z2Z1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

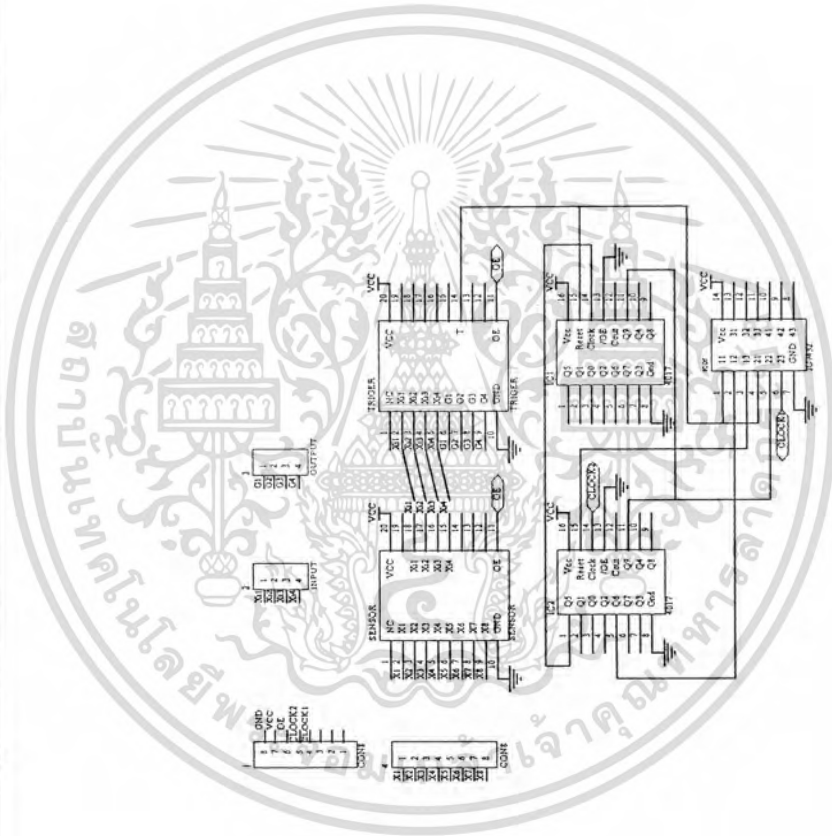
รูปที่ 3.25 วงจรควบคุมไฟจราจรโดยวงจรีควมเชิงค



Idr	Number	Revision
Bar		
Page	16-01-2008	Sheet of
File	E:\WORKS\1-10712_3-CH	Drawn by

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่สามารถแก้ไขใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งทั้งในการนำไปใช้

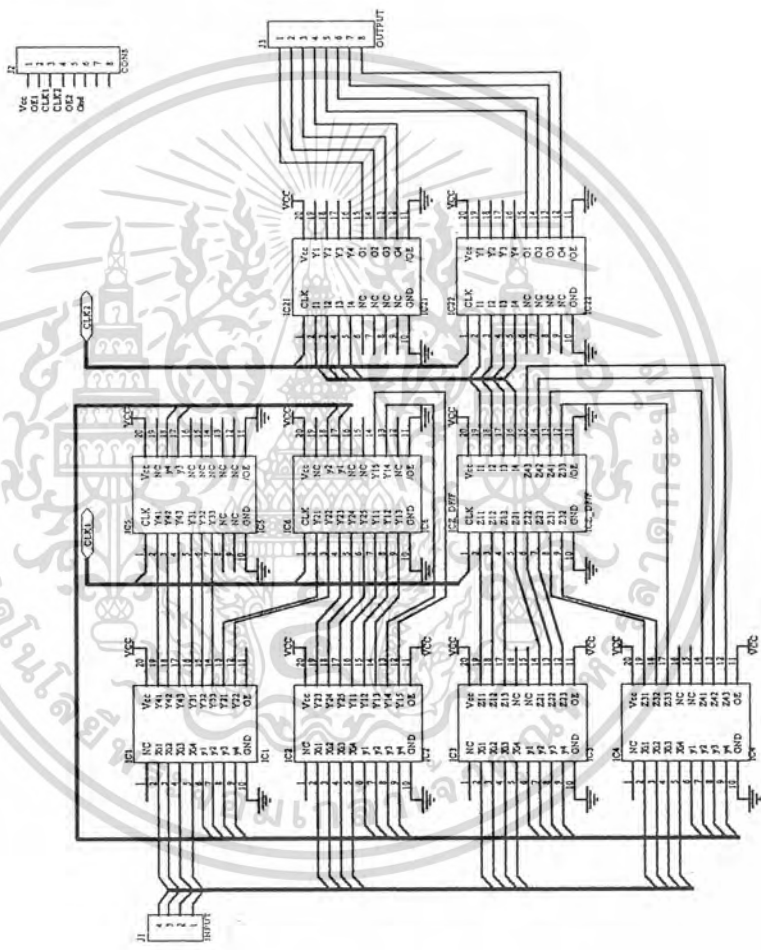
รูปที่ 3.26 วงจรทำงานจริงของทางด้านอินพุท



Gr			
Size	Number	Version	
Doc	11 Nov 2001	Doc #1	
File	C:\WORK\01-052001\Fig_3.26	Drawn	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

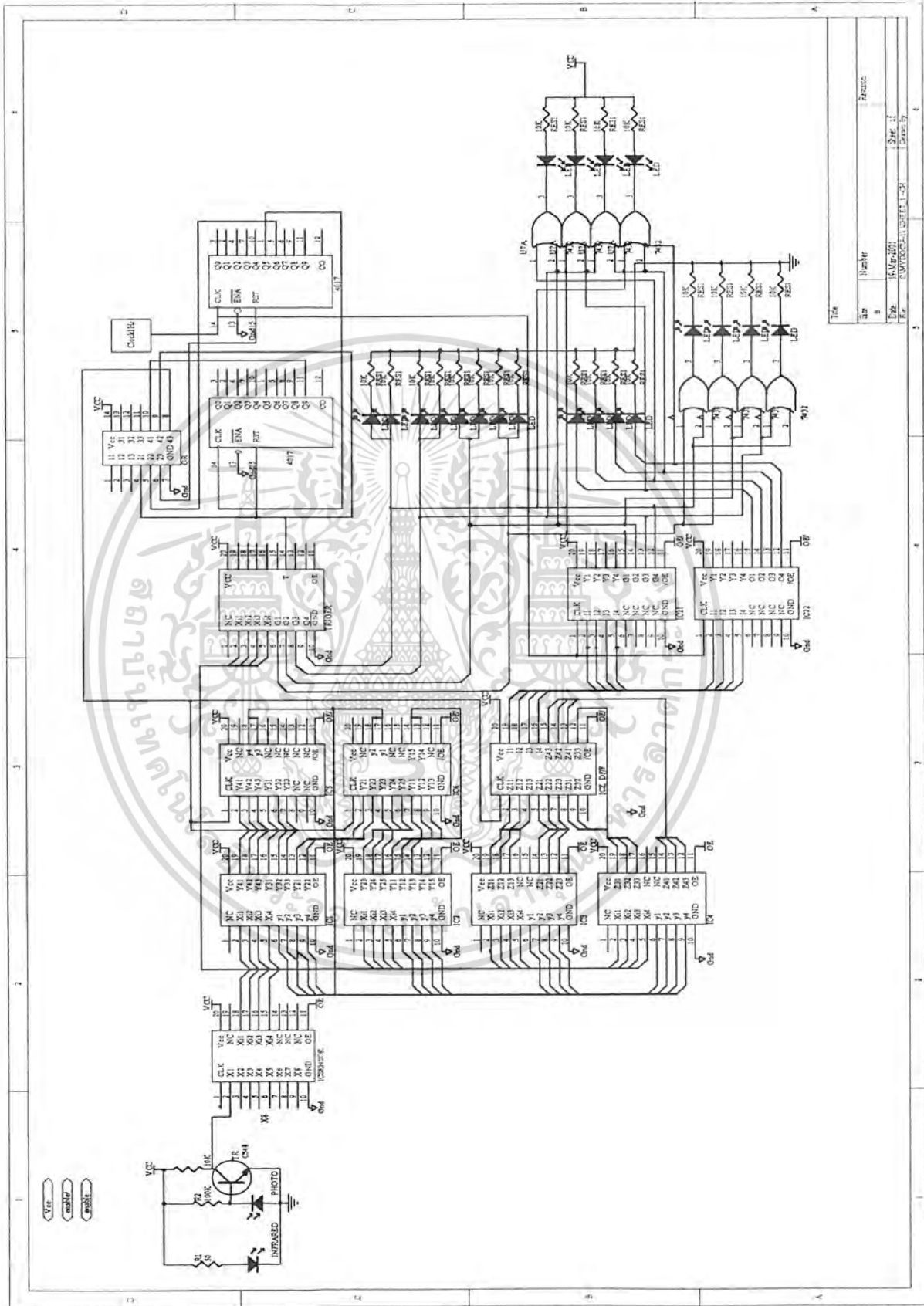
รูปที่ 3.27 วงจรทำงานจริงทางด้านเอาท์พุท



Title	
Order Number	Revision
Date	Drawn By
File	Checked By

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.29 วงจรทำงานจริงของวงจรควบคุมไฟจราจรโดยวงจรถ่ายเทรนซียล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

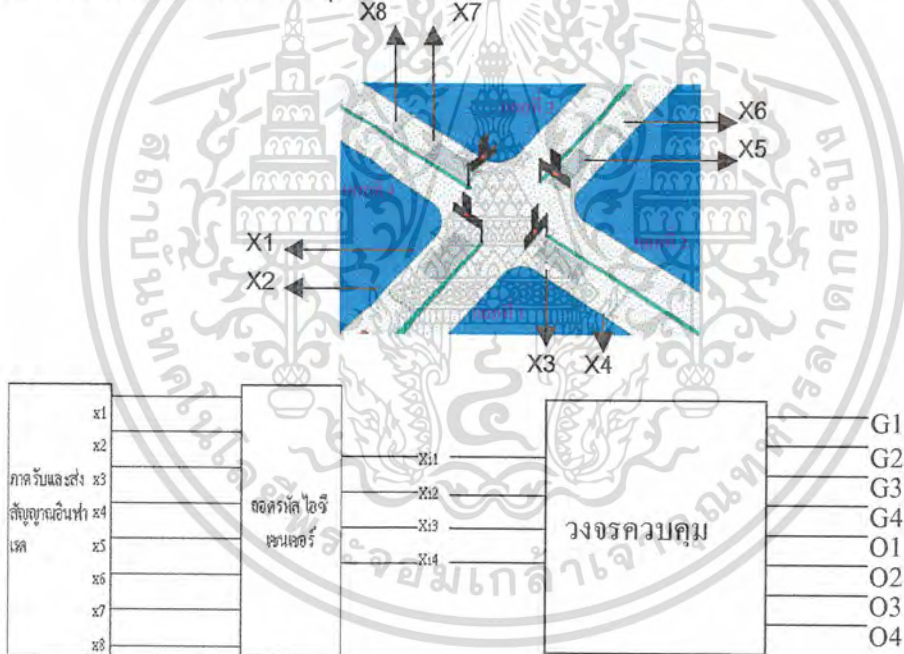
การทดลอง

วัตถุประสงค์

เพื่อทำการตรวจสอบการทำงานของวงจรควบคุมไฟจราจรที่ละลำดับขั้นว่าสามารถนำมาใช้งานจริงได้มากน้อยเพียงใดและเหมาะสมกับการนำไปใช้แยกการจราจรที่มีการจราจรหนาแน่นหรือการจราจรที่มีการจราจรเบาบาง

ขั้นตอนการทดลอง

ในการทดลองจะมีการกำหนดหรือสมมติให้มีรถแล่นผ่านแยกต่าง ๆ ในรูปแบบต่าง ๆ ซึ่งสามารถกำหนดได้หลากหลายรูปแบบ จึงขอยกตัวอย่างคร่าว ๆ เพียงเพื่อให้เห็นถึงข้อดีและข้อเสีย และประโยชน์ที่สามารถจะสรุปได้



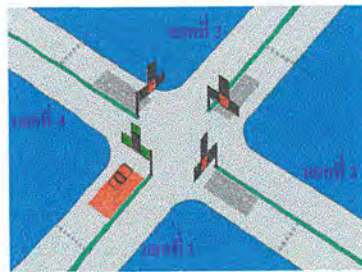
รูปที่ 4.1 ประกอบการทดลอง

สิ่งที่ควรทราบ

x1 - x8 เป็นชุดเซ็นเซอร์ G1- G4 เป็นชุดแสดงไฟเขียวแต่ละแยกตามลำดับ O1- O2 เป็นชุดแสดงไฟเหลืองแต่ละแยกตามลำดับ การปล่อยสัญญาณไฟเขียวจะปล่อยนานถึง 60 วินาที ถึงจะมีการเปลี่ยนสภาวะการทำงาน การปล่อยไฟเหลืองจะปล่อยนานถึง 2 วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบที่ 1



มีรถผ่านเพียงแยกละคันทีละแยกจะได้ผลการทดลองตามตารางทดลองที่ 1

ตารางที่ 1

ขั้นที่	Xi1	Xi2	Xi3	Xi4	G1	G2	G3	G4	O1	O2	O3	O4	หมายเหตุ
1	0	0	0	0	0	0	0	0	0	0	0	0	เริ่มต้น
2	1	0	0	0	1	0	0	0	0	0	0	0	ไฟเขียว แยกที่ 1
3	0	0	0	0	1	0	0	0	0	0	0	0	รถหมด
4	0	1	0	0	0	0	0	0	1	0	0	0	ไฟเหลือง แยกที่ 1
5	0	1	0	0	0	1	0	0	0	0	0	0	ไฟเขียว แยกที่ 2
6	0	0	0	0	0	1	0	0	0	0	0	0	รถหมด
7	0	0	1	0	0	0	0	0	0	1	0	0	ไฟเหลือง แยกที่ 2
8	0	0	1	0	0	0	1	0	0	0	0	0	ไฟเขียว แยกที่ 3
9	0	0	0	0	0	0	1	0	0	0	0	0	รถหมด
10	0	0	0	1	0	0	0	0	0	0	1	0	ไฟเหลือง แยกที่ 3
11	0	0	0	1	0	0	0	1	0	0	0	0	ไฟเขียว แยกที่ 4
12	0	0	0	0	0	0	0	1	0	0	0	0	รถหมด

รูปที่ 4.2 ตารางแสดงรูปแบบที่ 1

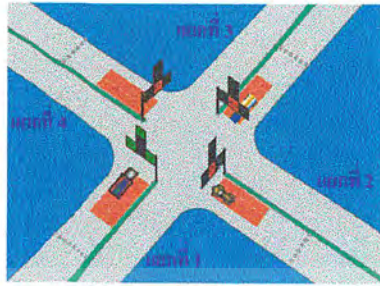
สรุปผลการทดลองรูปแบบที่ 1

จากการทดลองในรูปแบบที่ 1 นั้นจะเห็นว่าเมื่อแยกทั้งสี่มีรถเดินผ่านอยู่เพียงแยก

เดียวการทำงานของวงจรควบคุมไฟจราจรก็จะปล่อยไฟเขียว (G1) ให้กับแยกนั้นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบที่ 2



กำหนดโดยมีรถแล่นผ่านแยกที่ 1 แยกที่ 2 แยกที่ 3 โดยแต่ละแยกมีรถแล่นเพียง 1 คัน และกำหนดอีกว่าให้แยกที่ 1 แล่นผ่านเซ็นเซอร์ก่อน (x2) จึงทำให้ชั้นที่ 2 จึงมีลอคจิก "1" ที่ X_{i1}

ตารางที่ 2

ชั้นที่	X_{i1}	X_{i2}	X_{i3}	X_{i4}	G1	G2	G3	G4	O1	O2	O3	O4	หมายเหตุ
1	0	0	0	0	0	0	0	0	0	0	0	0	เริ่มต้น
2	1	0	0	0	1	0	0	0	0	0	0	0	ไฟเขียว แยกที่ 1
3	1	1	1	0	1	0	0	0	0	0	0	0	ไฟเขียว แยกที่ 1
4	0	1	1	0	0	0	0	0	1	0	0	0	ไฟเหลือง แยกที่ 1
5	0	1	1	0	0	0	1	0	0	0	0	0	ไฟเขียว แยกที่ 3
6	0	1	0	0	0	0	0	0	0	0	1	0	ไฟเหลือง แยกที่ 3
7	0	1	0	0	0	1	0	0	0	0	0	0	ไฟเขียว แยกที่ 2
8	0	0	0	0	0	1	0	0	0	0	0	0	รถหมดมี ไฟเขียว แยกที่ 3

รูปที่ 4.3 ตารางแสดงรูปแบบที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลองของรูปแบบที่ 2

จากการทดลองจะเห็นว่าเมื่อปล่อยรถแยกที่ 1 หมด ก็จะปล่อยรถแยกที่ 3 และแยกที่ 2 ตามลำดับ ซึ่งก็หมายความว่าวงจรควบคุมไฟจราจรนี้จะไม่ทำการปล่อยแยกที่ไม่มีรถแล่นอยู่

รูปแบบที่ 3



กำหนดโดยให้มีการจราจรแบบหนาแน่น คือในทุกแยกมีรถแล่นผ่านอยู่หลายคันมาติดต่อกัน โดยสมมุติว่ารถแล่นผ่านตลอดไม่มีหมด (กำหนดให้แยกที่ 2 ในขณะที่นั้นปล่อยให้มีไฟเขียวและรถแล่นอยู่ เป็นขั้นการทดลองที่ 1 ของตาราง)

ขั้นที่	Xi1	Xi2	Xi3	Xi4	G1	G2	G3	G4	O1	O2	O3	O4	หมายเหตุ
1	1	1	1	1	0	1	0	0	0	0	0	0	ไฟเขียวแยกที่ 2
2	1	1	1	1	0	0	0	0	0	1	0	0	ปล่อยไฟแยกที่ 2 ครบ 60 วินาที
3	1	1	1	1	0	0	1	0	0	0	0	0	ไฟเขียวแยกที่ 3
4	1	1	1	1	0	0	0	0	0	0	1	0	ปล่อยไฟแยกที่ 3 ครบ 60 วินาที
5	1	1	1	1	0	0	0	1	0	0	0	0	ไฟเขียวแยกที่ 4
6	1	1	1	1	0	0	0	0	0	0	0	1	ปล่อยไฟแยกที่ 4 ครบ 60 วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7	1	1	1	1	1	0	0	0	0	0	0	0	ไฟเขียวเขต ที่ 1
8	1	1	1	1	0	0	0	0	1	0	0	0	ปล่อยไฟ แดงที่ 1 ครบ 60 วินาที
9	1	1	1	1	0	1	0	0	0	0	0	0	ไฟเขียวเขต ที่ 2
ขั้นต่อไปจะกลับเป็นเหมือนขั้นที่ 2 หากทุกๆ แยกยังคงมีรถหนาแน่นอยู่													

รูปที่ 4.4 ตารางแสดงรูปแบบที่ 3

สรุปผลการทดลองของรูปแบบที่ 3

จากการทดลองที่มีการกำหนดให้มีการจราจรที่หนาแน่นมากๆ จะเห็นถึงการปล่อยสัญญาณไฟจราจรจะมีรูปแบบการปล่อยสัญญาณวนจากแยกที่ 2 ไปแยกที่ 3 ไปแยกที่ 4 ไปแยกที่ 1 แล้ววนกลับมาแยกที่ 2 ตามเดิม แล้ววนต่อไปข้างหน้าต้นถ้าในแยกนั้นยังคงมีการจราจรที่หนาแน่นอยู่

สรุปผลการทดลอง

จากการทดลองทั้ง 3 รูปแบบจะเห็นว่าวงจรควบคุมไฟจราจรชุดนี้เหมาะที่จะนำมาใช้กับแยกจราจรที่มีการจราจรเบาบางหรือในช่วงเวลาที่แยกนั้นมีรถจราจรเบาบาง เพราะจากการทดลองของรูปแบบที่ 1 และรูปแบบที่ 2 นั้นแสดงให้เห็นว่าเมื่อไม่มีรถแล่นอยู่ที่ใดแยกนั้นก็จะมี การปล่อยสัญญาณไฟเขียวเลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุปและข้อเสนอแนะ

5.1 บทสรุป

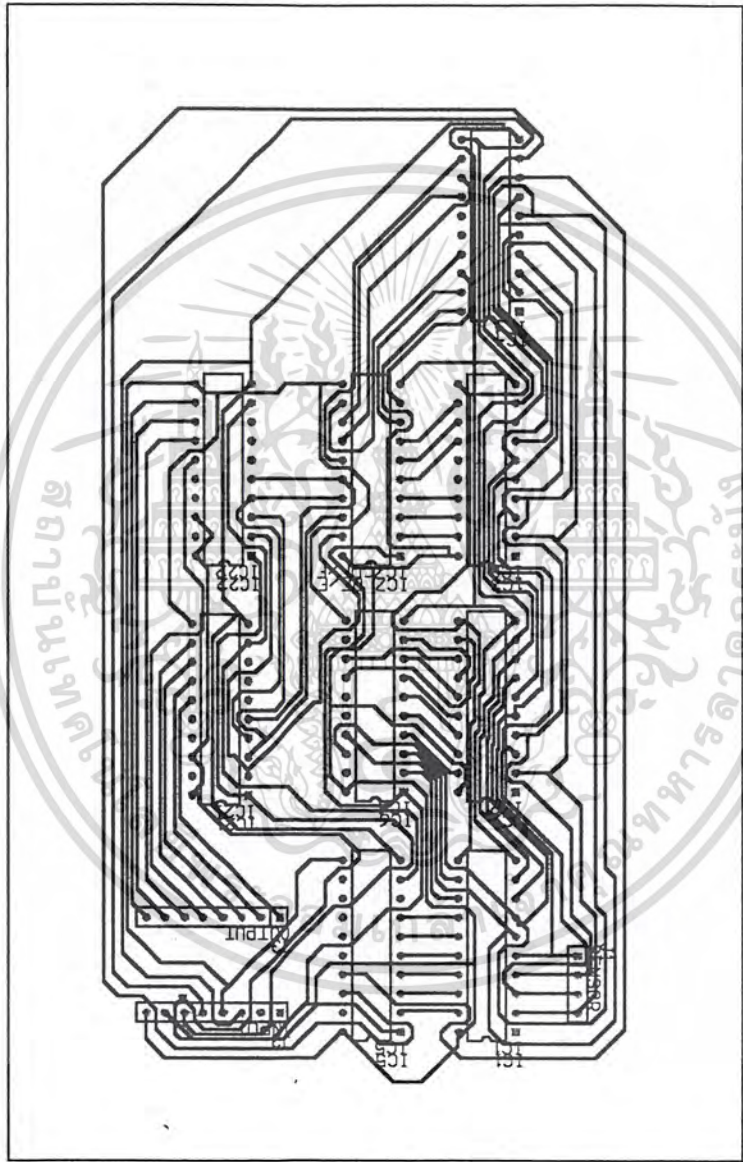
จากผลการทดลองพบว่าวงจรไฟจราจรที่ใช้หลักการการออกแบบของวงจรซีเควนเจียลนี้ จะปล่อยสัญญาณไฟเขียวในแยกใดแยกหนึ่งนั้นก็ต่อเมื่อในแยกนั้นมีรถแล่นหรือจอดรออยู่ในช่วงของเซ็นเซอร์ทั้งสองตัวในแยกนั้นเท่านั้น และข้อดีของการใช้หลักการการออกแบบโดยวงจรซีเควนเจียลนี้คือ มีเสถียรภาพต่อการเปลี่ยนแปลงสถานะในวงจร และอุปกรณ์ (IC PAL) มีอายุการใช้งานที่ยาวนาน ข้อเสียที่พบได้จากการออกแบบและสร้างวงจร โดยหลักการของวงจรซีเควนเจียลคือมีขั้นตอนในการสร้างที่ยุงยาก

5.2 ปัญหาที่พบ

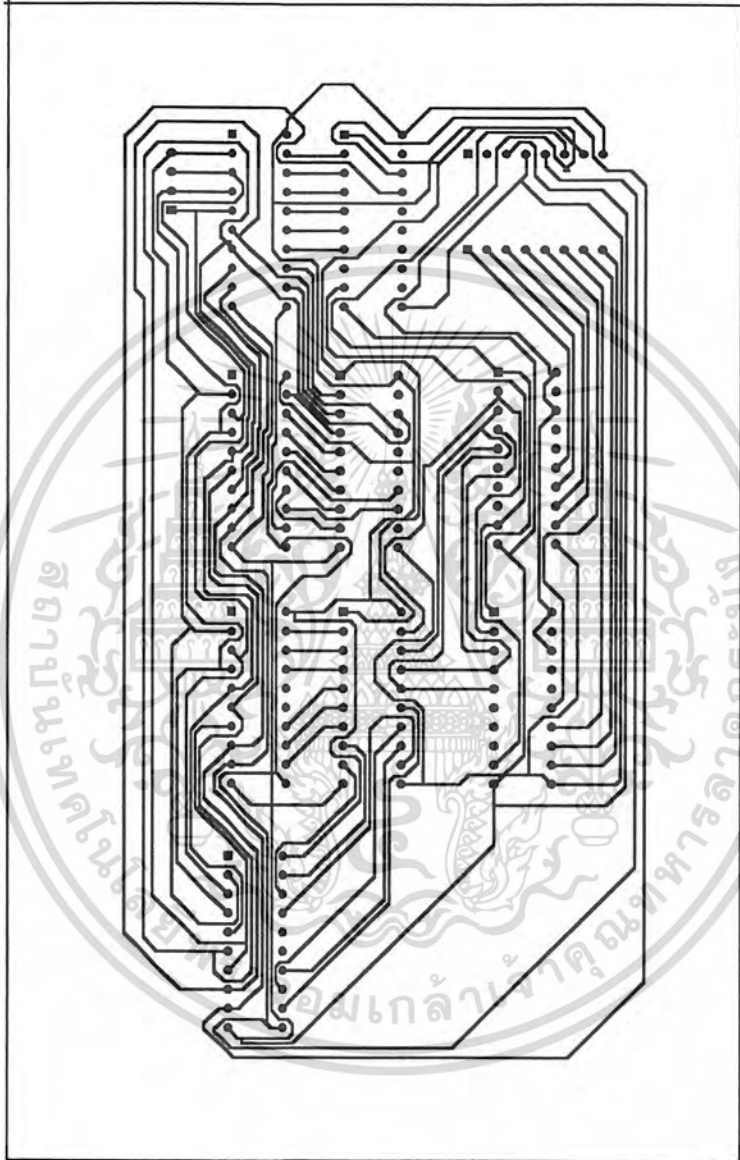
- เนื่องจากวงจรที่ออกแบบโดยใช้หลักการของวงจรซีเควนเจียลจึงไม่สามารถออกแบบให้มีการคำนวณที่ซับซ้อนได้
- การกำหนดระยะเวลาทางในการวางเซ็นเซอร์ยังมีความไม่แน่นอนเพราะยังไม่ได้นำไปติดตั้งจริง

5.3 ข้อเสนอแนะ

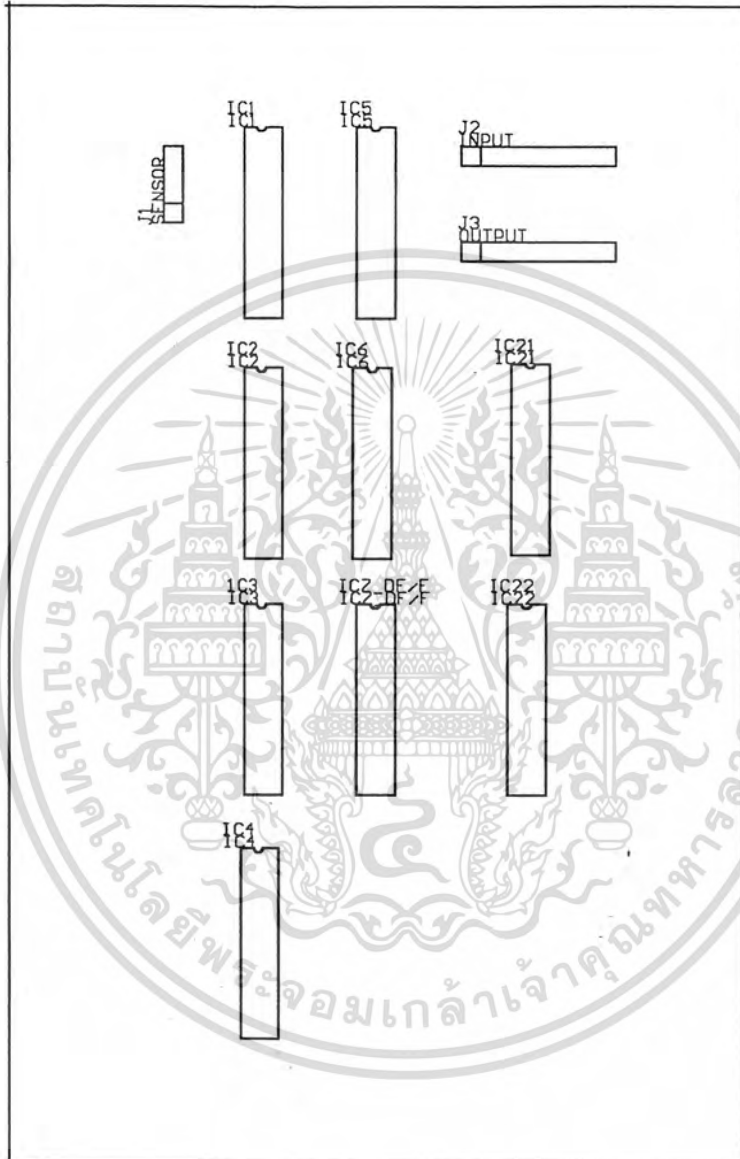
- ควรมีการติดตั้งเซ็นเซอร์แบบที่สามารถฝังลงบนพื้นถนน
- ควรมีชุดแสดงผลและวงจรที่สามารถนำไปติดตั้งได้จริง
- ควรมีการทดลองการกำหนดระยะเวลาของการวางเซ็นเซอร์



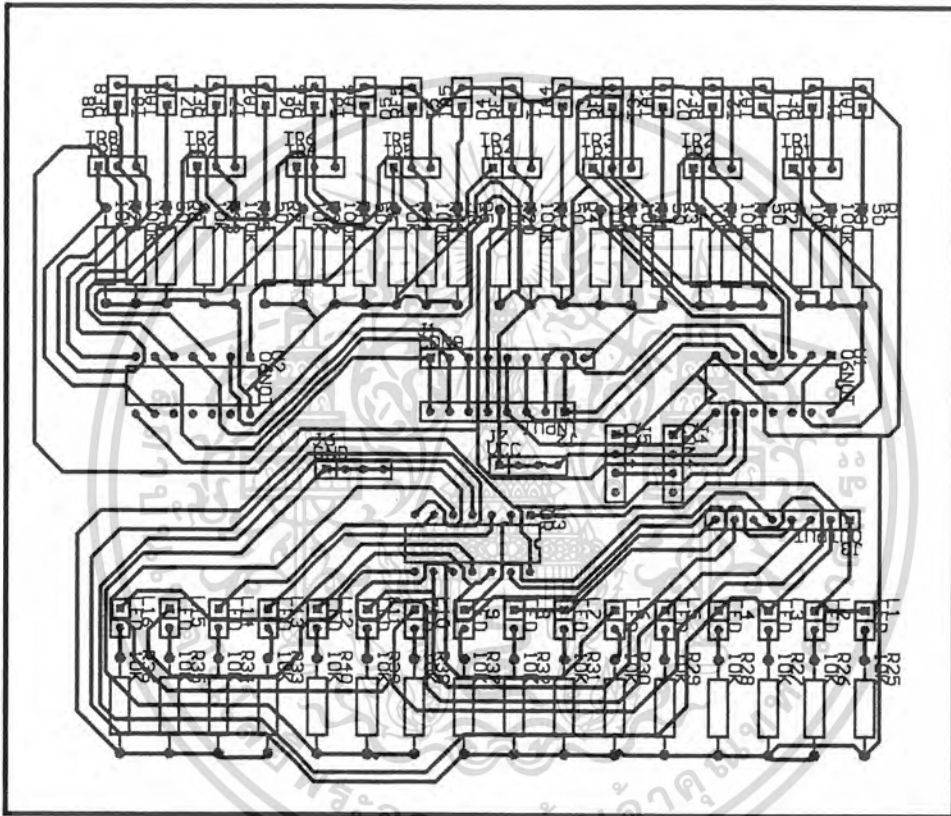
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



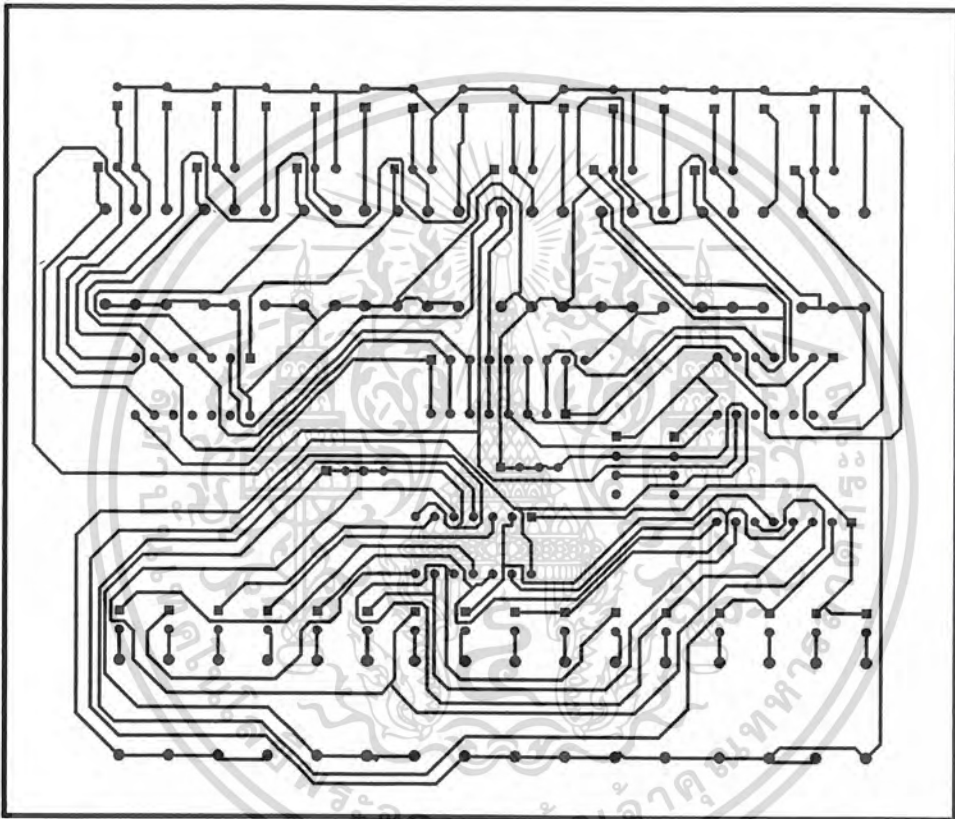
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



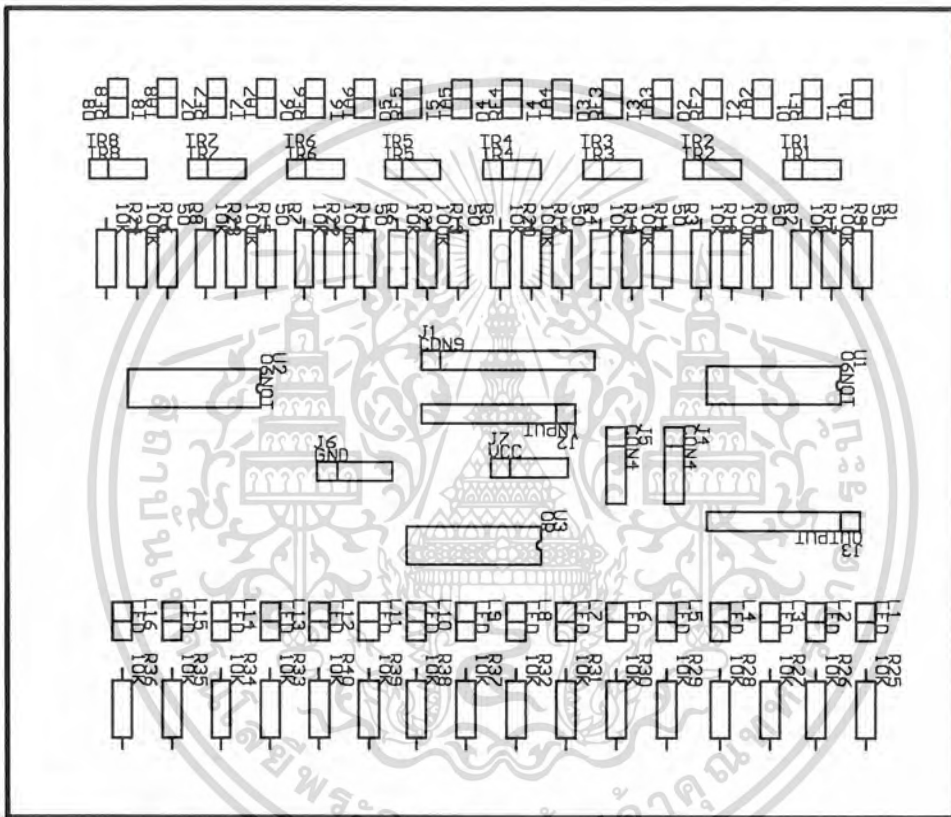
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



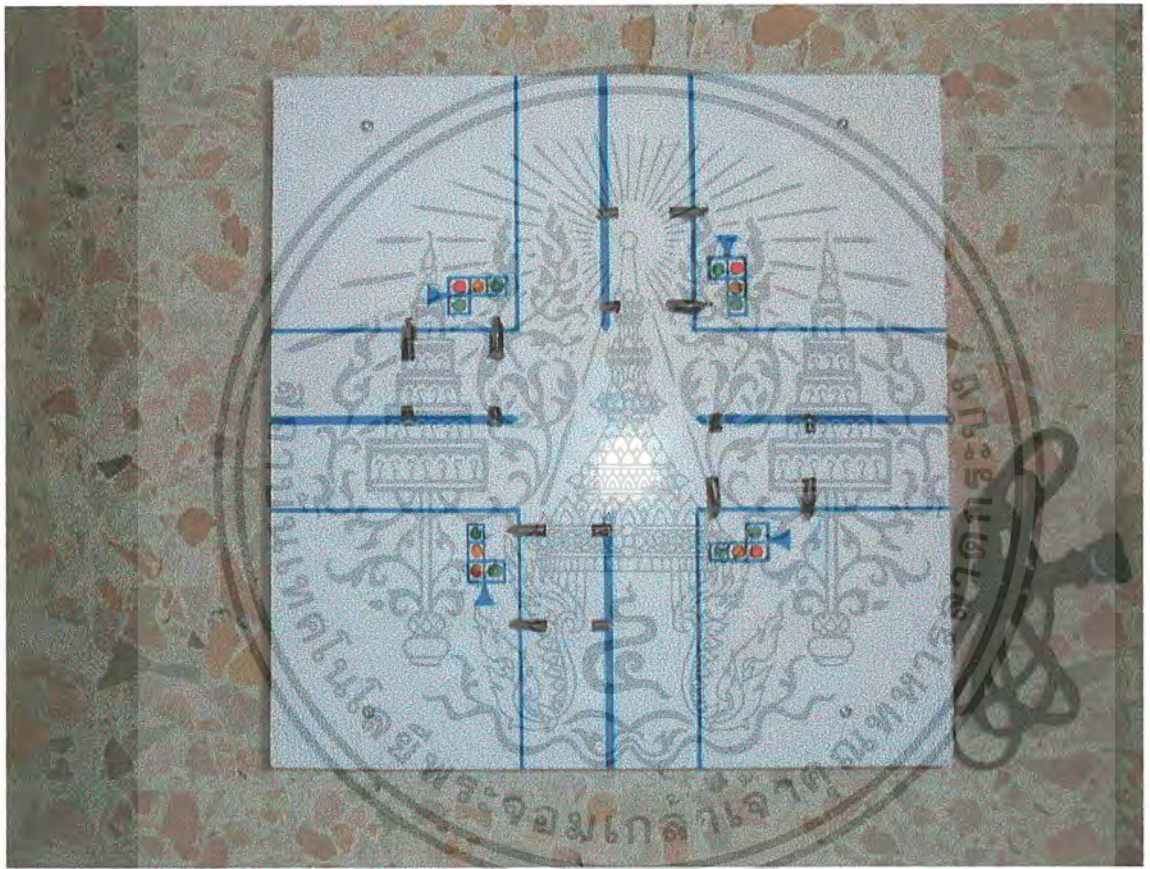
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. คู่มือไอซี TTL
2. คู่มือไอซี CMOS
3. ศรรัชิต ไผตรี “การวิเคราะห์และออกแบบวงจรซีเควนเขียน” สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก
คุณสมบัติของไอซี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PALCE16V8

EE CMOS 20-Pin Universal Programmable Array Logic

Advanced
Micro
Devices

DISTINCTIVE CHARACTERISTICS

- Pin, function and fuse-map compatible with all 20-pin GAL[®] devices
- Electrically erasable CMOS technology provides reconfigurable logic and full testability
- High speed CMOS technology
 - 10 ns propagation delay for "-10" version
 - 15 ns propagation delay for "-15" version
 - 25 ns propagation delay for "-25" version
- Direct plug-in replacement for the PAL16R8 series and most of the PAL10H8 series
- Outputs programmable as registered or combinatorial in any combination
- Programmable output polarity
- Programmable enable/disable control
- Preloadable output registers for testability
- Automatic register reset on power up
- Cost-effective 20-pin plastic DIP and PLCC packages
- Programmable on standard device programmers
- Supported by PALASM[®] software
- Fully tested for 100% programming and functional yields and high reliability

GENERAL DESCRIPTION

The PALCE16V8 is an advanced PAL[®] device built with low-power, high-speed, electrically-erasable CMOS technology. It is functionally compatible with all 20-pin GAL devices. The macrocells provide a universal device architecture. The PALCE16V8 will directly replace the PAL16R8 and PAL10H8 series devices, with the exception of the PAL16C1.

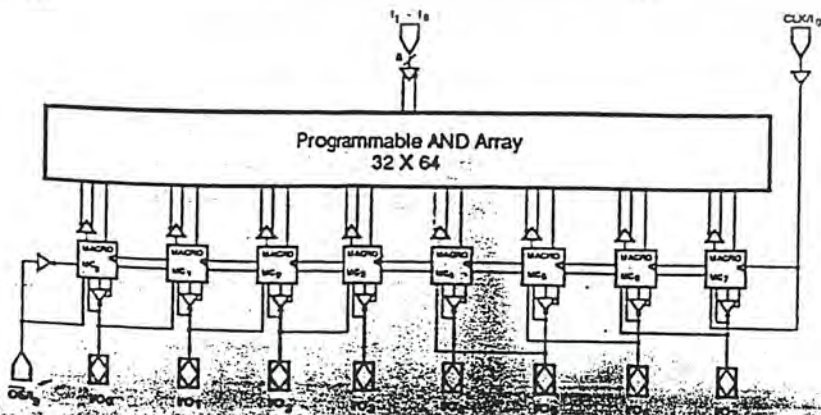
Device logic is automatically configured according to the user's design specification. Design is simplified by PALASM design software, allowing automatic creation of a programming file based on Boolean or state equations. PALASM software also verifies the design and can provide test vectors for the finished device. Programming can be accomplished on standard PAL device programmers.

The PALCE16V8 utilizes the familiar sum-of-products

(AND/OR) architecture that allows users to implement complex logic functions easily and efficiently. Multiple levels of combinatorial logic can always be reduced to sum-of-products form, taking advantage of the very wide input gates available in PAL devices. The equations are programmed into the device through floating-gate cells in the AND logic array that can be erased electrically.

The fixed OR array allows up to eight data product terms per output for logic functions. The sum of these products feeds the output macrocell. Each macrocell can be programmed as registered or combinatorial with an active-high or active-low output. The output configuration is determined by two global bits and one local bit controlling four multiplexers in each macrocell.

BLOCK DIAGRAM



12467-001A

These are registered trademarks of Advanced Micro Devices.
used by various U.S. and foreign patents owned by Advanced Micro Devices.

Publication's 12015 Rev. C and Amendment/D
Issue Date: January 1990



FEATURES

- ◆ 10 Decoded Decimal Outputs
- ◆ Direct Reset
- ◆ Trigger from either Edge of Clock Input
- ◆ Carry Output for Cascading Stages
- ◆ Fully Static Operation - DC to 5MHz @ 10Vdc

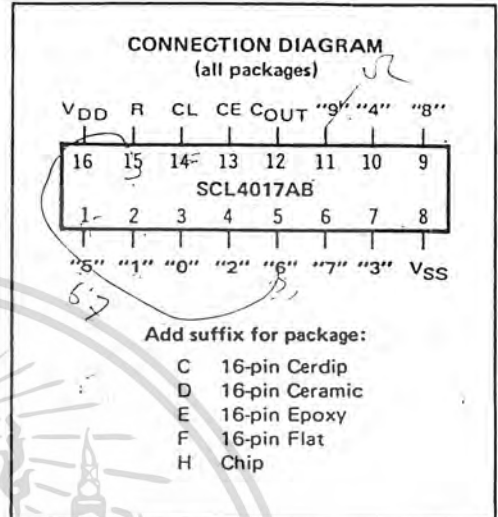
DESCRIPTION

The SCL4017AB consists of a 5-stage Johnson Decade Counter and an Output Decoder. Inputs include Clock, Reset, and Clock Enable signals.

The counter has interchangeable Clock and Clock Enable lines for incrementing on either a positive-going or negative-going transition, respectively. A high Reset signal clears the counter to its zero count.

Use of the Johnson decade counter configuration permits high-speed operation, 2-input decode gating, and spike-free decoded outputs. Anti-lock gating is provided, thus assuring proper counting sequence. The 10 decoded outputs are normally low and go high only at their respective decoded time slot. Each decoded output remains high for one full clock cycle. A Carry-out (COUT) signal completes one cycle every 10 clock input cycles and is used to directly clock the succeeding counter in multi-stage applications.

This part can be used in frequency division circuits as well as decade counter or decimal decode display applications.



RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	VDD - VSS	3 to 15	Vdc
Operating Temperature	TA	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

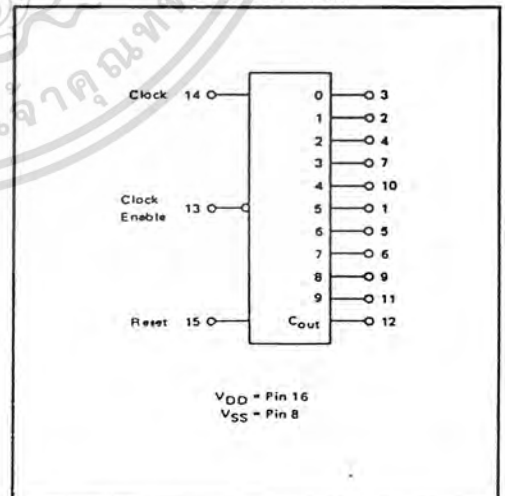
FUNCTIONAL TRUTH TABLE (Positive Logic)

Clock	Clock Enable	Reset	Decode Output = n
0	X	0	n
X	1	0	n
X	X	1	"0"
	0	0	n + 1
	X	0	n
X		0	n
1		0	n + 1

x = Don't Care

If n < 5 Carry = "1", Otherwise = "0"

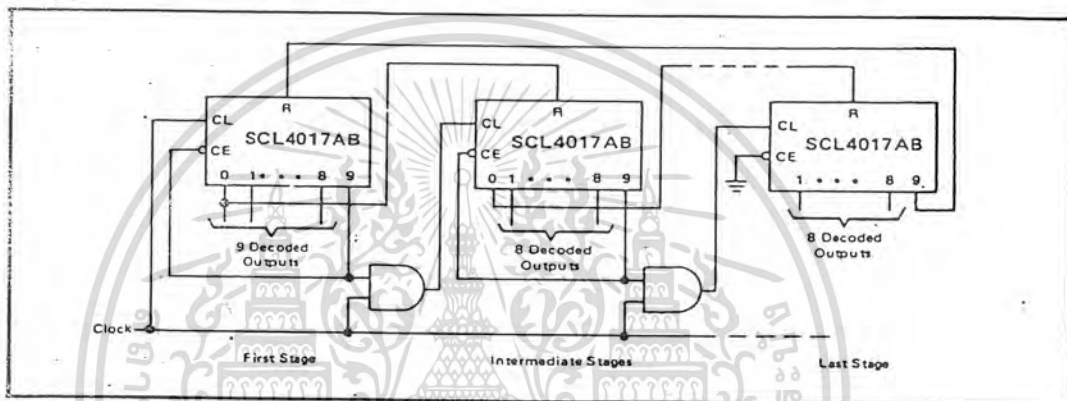
BLOCK DIAGRAM



APPLICATIONS INFORMATION

COUNTER EXPANSION

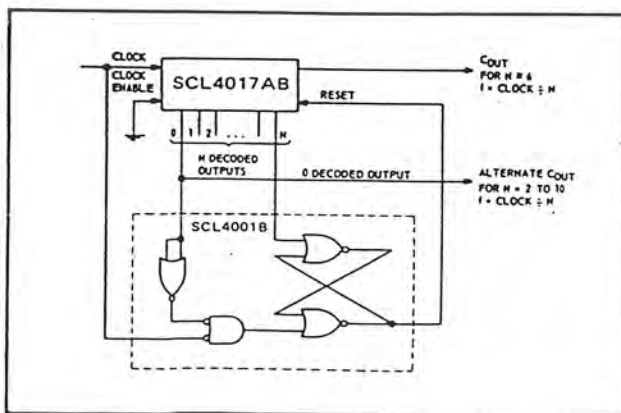
This figure shows a technique for extending the number of decoded output states for the SCL4017AB. Decoded outputs are sequential within each stage and from stage to stage, with no dead time (except propagation delay).



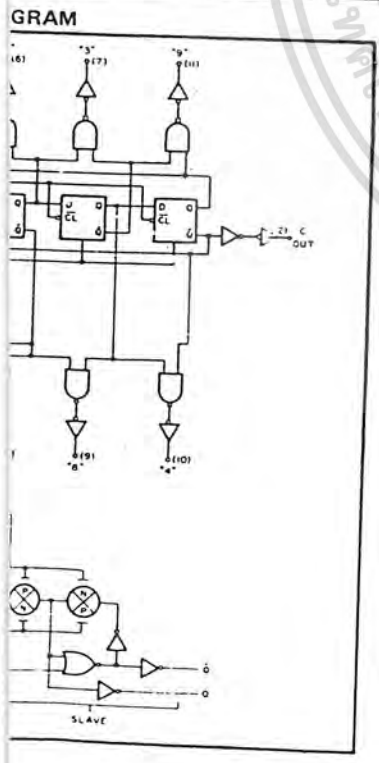
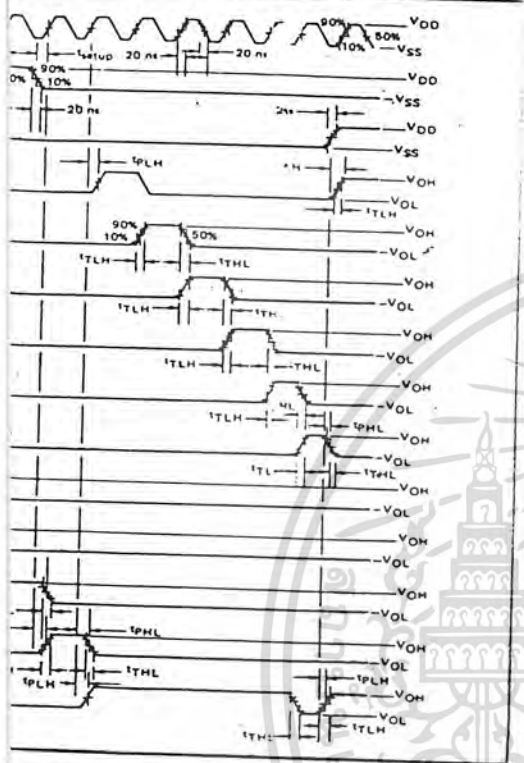
DIVIDE-BY-N COUNTER

When the Nth decoded output is reached (Nth clock pulse), the S-R flip-flop (constructed from the SCL4001B) generates a reset pulse which clears the SCL4017AB to its zero count. At this time, if the Nth decoded output is greater than or equal to 6, the C_{OUT} line goes high to clock the next counter section. The "0" decoded output also goes high at this time. Coincidence of the clock "low" and decoded "0" output "high" resets the S-R flip-flop to enable the SCL4017AB.

If the Nth decoded output is less than 6, the C_{OUT} line will not go high, and, therefore, cannot be used. In this case, the "0" decoded output may be used to perform the clock function for the next counter.



AND FUNCTIONAL WAVEFORMS



ELECTRICAL CHARACTERISTICS

VDD (Vdc)	CONDITIONS	T _{LOW} ¹		+25°C			T _{HIGH} ¹		Units
		Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
5 10 15	V _{IN} =V _{SS} or V _{DD} All valid input combinations	-	5 10 20	-	0.05 0.1 0.2	5 10 20	-	150 300 600	μAdc
5 10 15	V _{OH} =4.6V V _{OH} =9.5V V _{OH} =13.5V V _{IN} =V _{SS} or V _{DD}	-0.05 -0.125 -0.375	-	-0.04 -0.1 -0.3	-0.3 -0.75 -2.5	-	-0.028 -0.07 -0.21	-	mAdc
5 10 15	V _{OH} =4.6V V _{OH} =9.5V V _{OH} =13.5V V _{IN} =V _{SS} or V _{DD}	-0.25 -0.62 -1.9	-	-0.2 -0.5 -1.5	-0.75 -1.1 -3.5	-	-0.14 -0.35 -1.1	-	mAdc
5 10 15	V _{OH} =4.6V V _{OH} =9.5V V _{OH} =13.5V V _{IN} =V _{SS} or V _{DD}	-0.048 -0.12 -0.36	-	-0.04 -0.1 -0.3	-0.3 -0.75 -2.5	-	-0.032 -0.08 -0.24	-	mAdc
5 10 15	V _{OH} =4.6V V _{OH} =9.5V V _{OH} =13.5V V _{IN} =V _{SS} or V _{DD}	-0.24 -0.6 -1.8	-	-0.2 -0.5 -1.5	-0.75 -1.1 -3.5	-	-0.16 -0.4 -1.2	-	mAdc
5 10 15	V _{OL} =0.4V V _{OL} =0.5V V _{OL} =1.5V V _{IN} =V _{SS} or V _{DD}	0.05 0.125 0.375	-	0.04 0.1 0.3	0.4 1.0 3.0	-	0.028 0.07 0.21	-	mAdc
5 10 15	V _{OL} =0.4V V _{OL} =0.5V V _{OL} =1.5V V _{IN} =V _{SS} or V _{DD}	0.25 0.62 1.9	-	0.2 0.5 1.5	0.75 1.3 4.0	-	0.14 0.35 1.1	-	mAdc
5 10 15	V _{OL} =0.4V V _{OL} =0.5V V _{OL} =1.5V V _{IN} =V _{SS} or V _{DD}	0.048 0.12 0.36	-	0.04 0.1 0.3	0.4 1.0 3.0	-	0.032 0.08 0.24	-	mAdc
5 10 15	V _{OL} =0.4V V _{OL} =0.5V V _{OL} =1.5V V _{IN} =V _{SS} or V _{DD}	0.24 0.6 1.8	-	0.2 0.5 1.5	0.75 1.3 4.0	-	0.16 0.4 1.2	-	mAdc

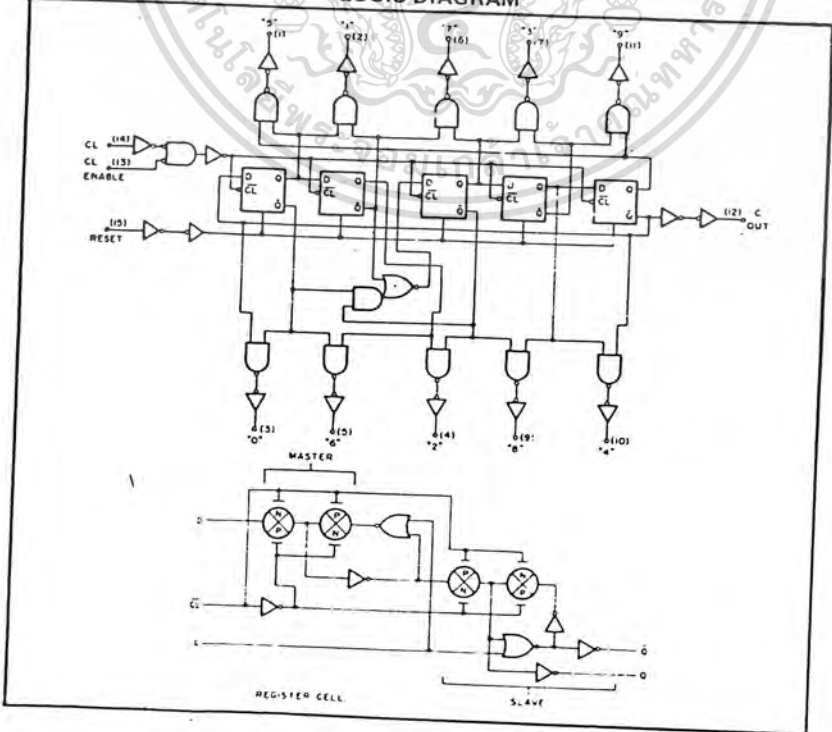
Characteristics are listed under "SCL4000B Series Family Specifications".
 H device.
 1. F, H device.
 ice.

AC MEASUREMENT DEFINITION AND FUNCTIONAL WAVEFORMS

SCL4017AB



LOGIC DIAGRAM



ELECTRICAL CHARACTERISTICS (Continued)

DYNAMIC CHARACTERISTICS ($C_L = 50\text{pF}$, $T_A = 25^\circ\text{C}$)

PARAMETER		V_{DD} (Vdc)	Min.	Typ.	Max.	Units
CLOCKED OPERATION						
PROPAGATION DELAY TIME To Decoded Outputs	t_{PLH}, t_{PHL}	5	—	600	1200	ns
		10	—	240	480	
		15	—	180	360	
To Carry Output	t_{PLH}, t_{PHL}	5	—	500	1000	ns
		10	—	200	400	
		15	—	150	300	
OUTPUT TRANSITION TIME Decoded Outputs	t_{TLH}, t_{THL}	5	—	250	500	ns
		10	—	125	250	
		15	—	90	180	
Carry Output	t_{TLH}, t_{THL}	5	—	180	360	ns
		10	—	90	180	
		15	—	65	130	
MINIMUM CLOCK PULSE WIDTH	PW_{CL}	5	—	200	400	ns
		10	—	100	200	
		15	—	80	160	
MAXIMUM CLOCK FREQUENCY	f_{CL}	5	1.25	2.5	—	MHz
		10	2.5	5.0	—	
		15	3.0	6.0	—	
MAXIMUM CLOCK OR ENABLE RISE AND FALL TIME	t_{rCL}, t_{fCL}	5	15	—	—	μs
		10	15	—	—	
		15	5	—	—	
MINIMUM ENABLE SETUP TIME	t_{setup}	5	—	175	350	ns
		10	—	75	150	
		15	—	55	110	
MINIMUM ENABLE REMOVAL TIME	t_{rem}	5	—	250	500	ns
		10	—	100	200	
		15	—	75	150	
RESET OPERATION						
PROPAGATION DELAY TIME To Decoded Outputs	t_{PLH}, t_{PHL}	5	—	500	1000	ns
		10	—	200	400	
		15	—	140	280	
To Carry Output	t_{PLH}	5	—	400	800	ns
		10	—	150	300	
		15	—	110	220	
MINIMUM RESET PULSE WIDTH	PW_R	5	—	150	300	ns
		10	—	75	150	
		15	—	60	120	
RESET REMOVAL TIME	t_{rem}	5	—	250	500	ns
		10	—	100	200	
		15	—	80	160	