

การควบคุมระบบไฟฟ้าในอาคารด้วยมาตรฐาน DMX-512  
BUILDING ELECTRICAL CONTROL SYSTEM USING DMX-512



เลขหม.....  
เลขทะเบียน **42669**  
วัน, เดือน, ปี-**6** ส.ย. 2545

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต  
สาขาเทคโนโลยีอิเล็กทรอนิกส์ ภาควิชาเทคนิคอุตสาหกรรม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ **๖๑๑๒๑๖๒๐**

หัวข้อปริญญานิพนธ์

การควบคุมระบบไฟฟ้าในอาคารด้วยมาตรฐาน DMX-512

โดย

นายกำแพงเพชร อ่ำไพบุญ

นางสาวอัมพร ทองหล่อ

อาจารย์ที่ปรึกษา

ศศ. อุทัย ศรีธีระวิโรจน์

อาจารย์สมภพ แก้วมีชัย

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2543

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้  
ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การควบคุมระบบไฟฟ้าในอาคารด้วยมาตรฐาน DMX-512

โดย นายกำแพงเพชร อ้าไพบูลย์ รหัส 42015464  
นางสาวอัมพร ทองหล่อ รหัส 42015498

อาจารย์ที่ปรึกษา ผศ. อุทัย ศรีธีระวีโรจน์  
อ. สมภพ แก้วมีชัย

ปีการศึกษา 2543

### บทคัดย่อ

ปริญญานิพนธ์นี้ เป็นการศึกษาการควบคุมการปิด-เปิด อุปกรณ์ไฟฟ้าโดยใช้มาตรฐาน DMX-512 ซึ่งสามารถควบคุมอุปกรณ์ไฟฟ้าได้ถึง 512 จุด โดยมีการควบคุมการสั่งงานผ่าน PC สัญญาณที่ควบคุมจะถูกมัลติเพล็กซ์ และเชื่อมต่อผ่านพอร์ตอนุกรม RS-485 ด้วยการ์ด Interface 1512B/LC ซึ่งสามารถส่งได้ไกลถึง 1 กิโลเมตรไปยังภาครับ ส่วนภาครับประกอบด้วยวงจรตีมัลติเพล็กซ์ ที่ใช้ไมโครคอนโทรลเลอร์ MCS-51 โดยใช้ภาษาแอสเซมบลีในการเขียนโปรแกรมควบคุมการทำงาน และมีชุดรีเลย์ในการปิด-เปิดไฟ ส่วนการเขียนโปรแกรมควบคุมการทำงานบน PC ใช้โปรแกรม Delphi ซึ่งสามารถตั้งเวลาปิด-เปิดได้ตามต้องการและมีเมนูที่ง่ายต่อการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## **BUILDING ELECTRICAL CONTROL SYSTEM USING DMX-512**

**BY** Mr. Kamphaengphet Umpaibun ID. 42015464

Miss. Amporn Thonglore ID. 42015498

**ADVISOR** Asst.Prof. Uthai Sritheeravirojana

Mr. Sompope Keawmeechai

**ACADEMIC YEAR** 2000

### **ABSTRACT**

This project describes the method of controlling the electrical equipment by using DMX-512 standard, used to control 512 point of equipment under the PC controlled. The control signal is multiplexing and connected to RS-485 serial port by 1512B/LC interface card, which can sent data for 1 km. of distance. The control signal will be sent to the receiver. The receiver composite of demultiplex circuit by using MCS-51 microcontroller and assembly control program to set the relay to turn on/off the electrical equipment. Herein, the control program for PC is Delphi. The main menu have console panel and many functions for convenience in various applications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ขอขอบพระคุณ ผศ.อุทัย ศรีธีระวิโรจน์และอาจารย์สมภพ แก้วมีชัย อาจารย์ที่ปรึกษาที่  
คอยให้คำแนะนำและให้คำปรึกษาเกี่ยวกับโครงการนี้ตลอด ทำให้สามารถทำโครงการนี้จนสำเร็จ  
ขอบคุณอาจารย์เกียรติวรรณ ภาคระบบควบคุมที่สอนการใช้งานเกี่ยวกับไมโครคอนโทรลเลอร์ซึ่ง  
เป็นส่วนสำคัญส่วนหนึ่งในโครงการนี้ ขอขอบคุณคุณสรพงษ์ แซ่เตีย ที่ให้คำแนะนำที่มีประโยชน์  
เสมอมา ขอขอบคุณบิดา มารดาที่คอยเป็นกำลังใจตลอดเวลา และขอบคุณเพื่อนๆทุกคนที่ให้คำ  
ปรึกษาและคอยให้กำลังใจ จนทำให้ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดีทุกประการ

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูปภาพ	ฉ
สารบัญตาราง	ช
บทที่ 1 บทนำ	
1.1 หลักการนำไปใช้งานเบื้องต้น	2
1.2 ประโยชน์และการนำไปใช้งาน	2
บทที่ 2 ทฤษฎีมาตรฐาน DMX-512	
2.1 ลักษณะของโปรโตคอลของ DMX-512	3
2.2 DMX-512 PACKET	4
2.3 DMX-512 PHYSICALS	6
2.4 ลักษณะของมาตรฐานการสื่อสารข้อมูล	8
2.5 มาตรฐานที่ใช้ในการส่งสัญญาณ DMX-512	9
บทที่ 3 โครงสร้างและสถาปัตยกรรมของไมโครคอนโทรลเลอร์ MCS-51แบบแฟลช	
3.1 พอร์ตของ MCS-51	11
3.2 พอร์ตสื่อสารข้อมูลแบบอนุกรม	12
3.3 ไทมเมอร์/เคาน์เตอร์ (Timer/Counter)	14
3.4 การอินเตอร์รัพท์	20
บทที่ 4 วงจรคิมัลติเพล็กซ์ของช่องสัญญาณ DMX-512	
4.1 กล่าวนำ	21
4.2 การทำงานของวงจรคิมัลติเพล็กซ์	22
4.3 โครงสร้างโปรแกรม (Flow Chart)	25
4.4 ส่วนของโปรแกรมของคิมัลติเพล็กซ์และภาคแสดงผล	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

เรื่อง	หน้า
4.4.1 โปรแกรมควบคุมภาคคิมัลติเพิล็กซ์	28
4.4.2 โปรแกรมควบคุมภาคแสดงผล	36
บทที่ 5 โปรแกรมควบคุมการทำงาน	
5.1 กล่าวนำ	47
5.2 โปรแกรมควบคุมอุปกรณ์ไฟฟ้าโดยโปรแกรม Delphi	47
บทที่ 6 การทดลองและผลการทดลอง	
6.1 วัตถุประสงค์	52
6.2 เครื่องมือและอุปกรณ์ที่ใช้ในการทดลอง	52
6.3 การทดลองและผลการทดลอง	52
บทที่ 7 สรุปผลและแนวทางการพัฒนาโครงการ	
7.1 ปัญหาที่พบและการแก้ไข	58
7.2 แนวทางการพัฒนา	59
ภาคผนวก ก. แสดงวงจรภาคคิมัลติเพิล็กซ์	
ภาคผนวก ข. ข้อมูลของอุปกรณ์ในวงจรคิมัลติเพิล็กซ์	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ

รูปภาพ	หน้า
บทที่ 1 บทนำ	
รูปที่ 1.1 แสดงบล็อกไดอะแกรมแสดงหลักการนำ DMX-512 ประยุกต์ใช้งาน	1
บทที่ 2 ทฤษฎีมาตรฐาน DMX-512	
รูปที่ 2.1 แสดงลักษณะของสัญญาณข้อมูล DMX-512	3
รูปที่ 2.2 แสดงลักษณะสัญญาณ DMX-512 PACKET	6
รูปที่ 2.3 แสดงลักษณะสัญญาณทาง Physical เมื่อเอาต์พุตเป็น 1	7
รูปที่ 2.4 แสดงลักษณะสัญญาณทาง Physical เมื่อเอาต์พุตเป็น 0	7
บทที่ 3 โครงสร้างและสถาปัตยกรรมของไมโครคอนโทรลเลอร์ MCS-51แบบแฟลช	
รูปที่ 3.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช	10
รูปที่ 3.2 แสดงขาของ MCS-51	11
รูปที่ 3.3 แสดงชุดข้อมูลในโหมด 1	13
บทที่ 4 วงจรคีมัลติเพล็กซ์ของช่องสัญญาณ DMX-512	
รูปที่ 4.1 แสดงการใช้งาน IC Key Encoder	22
รูปที่ 4.2 แสดงการทำงานของ Timer/Counter ในโหมด 2	23
รูปที่ 4.3 แสดงรูปบล็อกไดอะแกรมโดยรวมของวงจรคีมัลติเพล็กซ์	24
รูปที่ 4.4 แสดงรูปบล็อกไดอะแกรมการต่อวงจรคีมัลติเพล็กซ์	24
รูปที่ 4.5 แสดงรูปบล็อกไดอะแกรมการต่อวงจรคีมัลติเพล็กซ์ 32 ชุดจำนวน 512 ช่องสัญญาณ	25
รูปที่ 4.6 แสดงโพลัวริตี้ในส่วนของโปรแกรมคีมัลติเพล็กซ์ 16 ช่อง	26
รูปที่ 4.7 แสดงโพลัวริตี้ในส่วนของโปรแกรมย่อย SCAN KEY	27
บทที่ 5 โปรแกรมควบคุมการทำงาน	
รูปที่ 5.1 แสดงเมนูหลักของโปรแกรม	47
รูปที่ 5.2 แสดงการใช้เมนูควบคุมอุปกรณ์ไฟฟ้าแบบ MANUAL	48
รูปที่ 5.3 แสดงเมนูการรายงานสถานะการทำงานของอุปกรณ์ไฟฟ้าภายในอาคาร	49
รูปที่ 5.4 แสดงเมนูควบคุมการตั้งเวลา ปิด-เปิดอัตโนมัติ	50
รูปที่ 5.5 แสดงเมนูการกำหนดชื่ออุปกรณ์	51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ( ต่อ )

รูปภาพ	หน้า
บทที่ 6 การทดลองและผลการทดลอง	
รูปที่ 6.1 แสดงสัญญาณ DMX บวก ที่วัดจากขา 6 ของไอซีเบอร์ 75176	53
รูปที่ 6.2 แสดงสัญญาณ DMX ลบ ที่วัดจากขา 7 ของไอซีเบอร์ 75176	53
รูปที่ 6.3 แสดงสัญญาณที่เข้าขา 10 ของ Microcontroller	54
รูปที่ 6.4 แสดงการเปรียบเทียบสัญญาณต่าง ๆ คือ DMX+, DMX- และ UART	55
รูปที่ 6.5 แสดงสัญญาณเอาต์พุตเมื่ออยู่ในสภาวะปิด	55
รูปที่ 6.6 แสดงสัญญาณเอาต์พุตเมื่ออยู่ในสภาวะปิด	56
รูปที่ 6.7 แสดงส่วนประกอบภายในชิ้นงาน	56
รูปที่ 6.8 แสดงส่วนด้านหลังของชิ้นงาน	57
รูปที่ 6.9 แสดงส่วนด้านหน้าของชิ้นงาน	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

### ตาราง

	หน้า
ตารางที่ 3.1 แสดงตารางรายละเอียดบางส่วนของไมโครคอนโทรลเลอร์	10
ตารางที่ 4.1 แสดงตารางความจริงของ IC Key Encoder	21

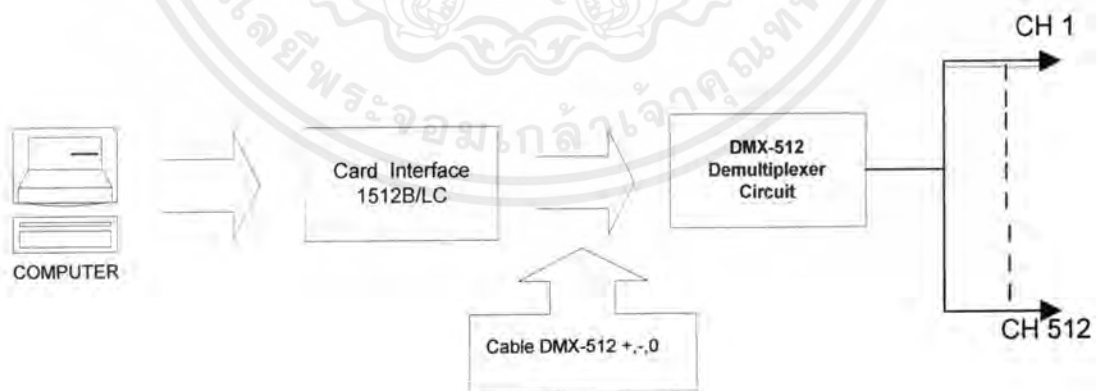


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

ในปัจจุบันความเจริญก้าวหน้าทางด้านเทคโนโลยีมีพัฒนาเป็นไปอย่างรวดเร็วอย่างมาก โดยเฉพาะเทคโนโลยีสารสนเทศ การสื่อสาร เครื่องมือวัดและในการควบคุมระบบไฟฟ้าต่างๆ โดยมีการพัฒนาอย่างต่อเนื่อง ทำให้เข้ามามีบทบาทในชีวิตประจำวันของเราทุกคน จึงจำเป็นอย่างมากที่เราทุกคนต้องรับรู้และศึกษาเรียนรู้ด้านเทคโนโลยีต่างๆ ที่เข้ามาเพื่อนำไปใช้งานให้เกิดประโยชน์มากที่สุด ซึ่งในวิทยานิพนธ์จะกล่าวถึงเทคโนโลยีในการควบคุมอุปกรณ์ไฟฟ้าและการประยุกต์การใช้งานให้เหมาะสมกับงานที่ใช้ เมื่อก้าวถึงการควบคุมอุปกรณ์ไฟฟ้าต่างๆ ในสมัยก่อนจะมีการควบคุมที่ล่าช้า ความแม่นยำของอุปกรณ์ควบคุมจะน้อย เมื่อนำมาเปรียบเทียบกับในปัจจุบันน้อยมากหรือแทบจะไม่มีเลย ขนาดของอุปกรณ์ที่นำมาใช้ควบคุมค่อนข้างจะมีขนาดเล็กและน้อยชิ้น อาทิเช่น สายสัญญาณที่ใช้ในการควบคุม ในที่นี้จะกล่าวถึงสายเคเบิล ซึ่งมีความสำคัญอย่างมากในการเชื่อมต่อกับอุปกรณ์ไฟฟ้าต่างๆ ที่มีจำนวนมาก ก็จะใช้สายเคเบิลจำนวนมากเช่นกัน ทำให้เสียค่าใช้จ่ายจำนวนมากในการควบคุมไม่ใช่เหตุ จึงทำให้มีการคิดค้น วงจรมัลติเพล็กซ์และวงจรดีมัลติเพล็กซ์ ต่อมาจึงได้มีการกำหนดมาตรฐานในการส่งขึ้นมา ที่เรียกว่ามาตรฐาน DMX-512 เป็นมาตรฐานในการส่งสัญญาณอย่างหนึ่ง เราจะกล่าวถึงรายละเอียดต่อไป



รูปที่ 1.1 บล็อกไดอะแกรมแสดงหลักการนำ DMX-512 ประยุกต์ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.1 หลักการนำไปใช้งานเบื้องต้น

จากรูปบล็อกไดอะแกรม รูปที่ 1.1 โดยภาพรวมของการทำงานของบล็อกไดอะแกรม จุดประสงค์หลักก็คือ

ควบคุมอุปกรณ์ไฟฟ้าภายในอาคารด้วย DMX-512 จำนวน 512 อุปกรณ์ไฟฟ้า ซึ่งจะเห็นว่าเป็นการควบคุมที่มากพอสมควรในการควบคุมอุปกรณ์ไฟฟ้าหลักการทำงานก็คือเริ่มตั้งแต่คอมพิวเตอร์ การใช้คอมพิวเตอร์ควบคุม เป็นควบคุมที่ง่ายต่อการออกแบบและการแก้ไขให้เหมาะสมกับงานที่จะนำ DMX-512 ไปใช้งาน เพื่อไปควบคุมการ์ดอินเตอร์เฟส ซึ่งในวิทยานิพนธ์จะใช้การ์ดอินเตอร์เฟสรุ่น 1512B/LC ผลิตโดยบริษัท SOUNDLIGHT โปรแกรมสามารถควบคุมการทำงานได้ทั้งหมด 512 channel จากนั้นการ์ดอินเตอร์เฟสก็จะมีสัญญาณไฟออกมา 3 เส้น คือ +5 โวลต์ -5 โวลต์ และ 0 โวลต์ ก็คือกราวด์ เมื่อเทียบกับสายไฟฟ้า 3 เส้นและจากนั้นสายไฟ 3 เส้นจะส่งสัญญาณ +, -, 0 ไปที่วงจรภาครับ ซึ่งเป็นส่วนสำคัญที่สุดในการนำ DMX-512 ไปใช้งานให้เหมาะสมกับงาน ในที่นี้เรานำไปควบคุมอุปกรณ์ไฟฟ้าภายในอาคาร 512 อุปกรณ์ไฟฟ้า

## 1.2 ประโยชน์และการนำไปใช้งาน

1. ใช้ควบคุม DIMER ซึ่งเป็นมาตรฐานเดิมในการใช้งาน
2. ควบคุมอุปกรณ์ไฟฟ้า ที่มีการใช้งานจำนวนมาก ซึ่งทำให้ดูแลไม่ทั่วถึง เช่น อุปกรณ์ไฟฟ้าภายในอาคาร โรงแรม เป็นต้น
3. ประหยัดค่าใช้จ่าย อาทิเช่น สายเคเบิล
4. สามารถจะเก็บข้อมูลในการใช้งานแต่ละอุปกรณ์ไฟฟ้าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

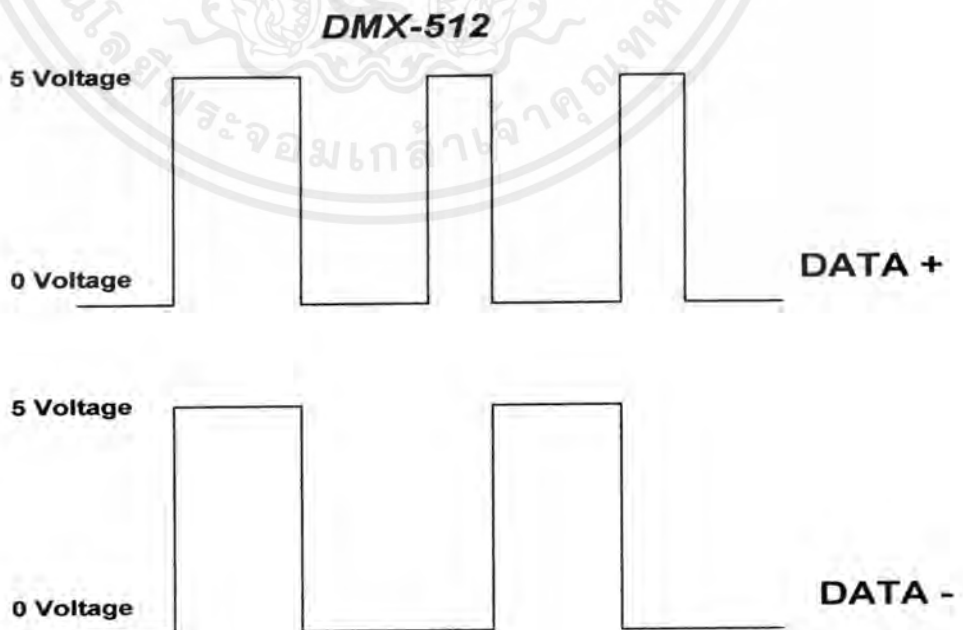
## บทที่ 2

### ทฤษฎีมาตรฐาน DMX-512

#### 2.1 ลักษณะของโปรโตคอล ของ DMX-512

แต่เดิมมาตรฐาน DMX-512 ถูกออกแบบไว้ใช้เป็นมาตรฐานเพื่อใช้ในการควบคุมอุปกรณ์ทางด้านแสง แต่ในการใช้งานจริงเราสามารถนำสัญญาณ DMX-512 ไปใช้งานในด้านต่างๆ ได้ ซึ่งในการออกแบบเราจะต้องออกแบบการใช้งานในส่วนของโปรแกรมให้เหมาะสมที่จะนำไปใช้งานหรือส่วนที่เราจะไปควบคุม สามารถเขียนโปรแกรมควบคุมได้หลายภาษา อาทิ เช่น โปรแกรม Visual Basic , Delphi เป็นต้น ในวิทยานิพนธ์ใช้โปรแกรม Delphi ในการควบคุม การ์ดอินเตอร์เฟสใช้ส่งสัญญาณ DMX-512 อีกส่วนหนึ่งในการออกแบบคือส่วนวงจรทางด้านรับ การทำงานของวงจรทำหน้าที่เป็นวงจรมัลติเพล็กซ์สัญญาณข้อมูลแต่ละ channel เพื่อแยกออกไปควบคุมอุปกรณ์ไฟฟ้า 512 อุปกรณ์ไฟฟ้า ในข้างต้นที่กล่าวมานี้ยังคงลักษณะสัญญาณที่ใช้ในการส่งสัญญาณคือใช้มาตรฐานของสัญญาณ DMX-512 ส่งไปยังปลายทาง

การส่งสัญญาณ DMX-512 จะถูกส่งไปบนสาย 3 เส้น พร้อมๆ กัน ลักษณะและคุณสมบัติที่จะใช้งานร่วมกับสัญญาณ DMX-512 จะกล่าวถึงรายละเอียดในหัวข้อต่อไป สำหรับในมาตรฐานของ DMX-512 จะใช้สายไฟจำนวน 3 เส้นเท่านั้น คือ มีเส้นสัญญาณข้อมูลไฟบวก 5 โวลต์ เส้นสัญญาณข้อมูลไฟลบ 5 โวลต์ และ เส้นสัญญาณกราวด์ร่วมซึ่งมีค่าแรงดันที่ 0 โวลต์



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ผู้อ่านผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ภาคส่งจะส่งสัญญาณ 2 เส้น คือ สัญญาณข้อมูลที่เป็นแรงดันบวกและสัญญาณแรงดันลบเข้ามาทางด้านภาครับแล้วจะทำการเปรียบเทียบระดับความแตกต่างของระดับแรงดัน โดยใช้อุปกรณ์ Op-Amp ใช้ในการเปรียบเทียบแรงดัน ซึ่งในลักษณะทั่วไปเราจะพบเป็นแบบดิเฟอเรนเชียลและสัญญาณทั้ง 2 สัญญาณที่เข้ามาจะทำการเปรียบเทียบแล้วจะถูกเปลี่ยนรหัสเป็นสัญญาณดิจิทัลเมื่อสัญญาณทั้ง 2 สัญญาณมีแรงดันแตกต่างกัน ในทางตรงกันข้ามเมื่อสัญญาณทั้ง 2 สัญญาณไม่มีความแตกต่างของระดับแรงดันก็จะไม่มีการถอดรหัสเป็นสัญญาณดิจิทัล แต่ในขณะเดียวกันบังเอิญมีสัญญาณรบกวนเข้ามา สัญญาณที่เข้ามารบกวนนั้นจะไม่มีผลต่อสัญญาณ DMX-512 ในระยะยาวเพราะว่าสัญญาณจะถูกส่งไปควบคุมอุปกรณ์ทั้ง 512 อุปกรณ์ไฟฟ้า จะมีการส่งแบบต่อเนื่องและจะถูกส่งซ้ำๆ ตามทางการไหลของข้อมูล ขณะที่ข้อมูลที่มีการเปลี่ยนแปลงจะได้รับข้อเดิมขณะนั้น

อุปกรณ์ทางด้านรับจะมีวงจรคิมัลติเพล็กซ์ที่ทำหน้าที่เลือกสัญญาณข้อมูลออกมาว่าให้มูลไหนออกตำแหน่งใดและข้อมูลมีค่าเท่าใด ก่อนที่จะได้สัญญาณข้อมูลนี้จะต้องทำการวิเคราะห์เปรียบเทียบสัญญาณทั้ง 2 สัญญาณก่อน เพื่อเปรียบเทียบความแตกต่าง หากสัญญาณข้อมูล 2 สัญญาณ มีสัญญาณระดับแรงดันที่ไต่ขึ้น (Voltage rise) และอีกสัญญาณหนึ่งมีระดับแรงดันที่ไต่ลงมา (Voltage fall) ซึ่งจะทำให้เกิดความแตกต่างระหว่างระดับแรงดันทั้ง 2 สัญญาณ ทำให้เกิดการแปลความหมายเป็นสัญญาณข้อมูลดิจิทัล แต่ถ้าระดับแรงดันสัญญาณทั้ง 2 สัญญาณเท่ากันจะทำให้ไม่มีการแปลความหมายสัญญาณเป็นข้อมูลดิจิทัลออกมา

## 2.2 DMX-512 PACKET

DMX-512 PACKETS จะมีอัตราการไหลของข้อมูลที่ 250 KBit/s ซึ่งแต่ละบิตของสัญญาณ DMX-512 ก็จะมีควมกว้าง 4 us แต่แต่ละบิตจะมีหน้าที่ในการทำงานที่แตกต่างกันดังนี้

### 1. IDLE or NO DMX Situation

DMX Packet จะถูกต้องที่ Output ของสาย DMX จะส่งสัญญาณระดับแรงดันสูง ก่อนที่จะส่งสัญญาณข้อมูลใน Packet แรก ของการส่งสัญญาณ

### 2. BREAK

เป็นการเริ่มสัญญาณข้อมูล DMX Packet โดยที่ Output มีสัญญาณระดับแรงดันต่ำสำหรับ period ต่ำสุด ประมาณ 88 us หรือถ้าคิดเป็นจำนวนบิตเท่ากับ 22 บิต ในสัญญาณระดับแรงดันต่ำ และค่าเวลาที่มากที่สุดที่เวลา 1 us ( $BREAK > 88us$  or 22 pulses)

### 3. MARK AFTER BREAK ( MAB )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต MAB จะไหลต่อเนื่องกับบิต BREAK โดยที่ output มีสัญญาณระดับแรงดันสูง สำหรับค่า period ประมาณเท่ากับ 8 us หรือ 2 pules บิต MAB จะมีปัญหาในเรื่องการออกแบบที่แตกต่างกันของค่า period คือ ในการออกแบบครั้งแรก บิต MAB ของ DMX จะใช้ 4 us หรือ 1 pule ต่อมาในปี 1990 ได้มีการปรับปรุงแก้ไขโดยออกแบบไว้ที่ 8 us หรือ 2 pules จะมีปัญหาในการใช้ console เก่า จะทำให้มีการทำงานผิดพลาดเมื่อเปลี่ยนวงจรทางภาครับ

#### 4. START CODE (SC)

FRAME WIDTH ของ START CODE จะมี SC จำนวน 8 บิต มี DATA = 0 เสมอ มี START 1บิต และ STOP บิต รวมเป็น 11 บิต หรืออาจจะกำหนดให้ SC เป็น CHANNEL 0 ในส่วนของ CHANNEL 1 – 512 จะมี FRAME จำนวน 11 pules หรือ 11 บิต เหมือนกับ START CODE จะแตกต่างตรงที่ SC = 0 เสมอ ส่วน CHANNEL ที่ 1 - 512 จะสามารถกำหนดข้อมูลได้ 0 - 255 สถานะหรือจำนวน 11 บิตข้อมูล

#### 5. MARK TIME BETWEEN FRAMES ( MTBF )

บิต MTBF จะมีคาบเวลาอยู่ระหว่าง 0 - 1 us เป็นค่าบิตอยู่ระหว่างแต่ละ CHANNEL ถ้าในการใช้งานควรกำหนดไว้บ่อยๆ จะมีลักษณะของสัญญาณแรงดันสูง

#### 6. MARK TIME BETWEEN PACKETS ( MTBP )

บิต MTBP จะมีคาบเวลาอยู่ระหว่าง 0 - 1 us เป็นบิตอยู่ระหว่างแต่ละ PACKETS จะเกิดขึ้นเมื่อทำการส่ง PACKET แรก เสร็จสมบูรณ์แล้ว

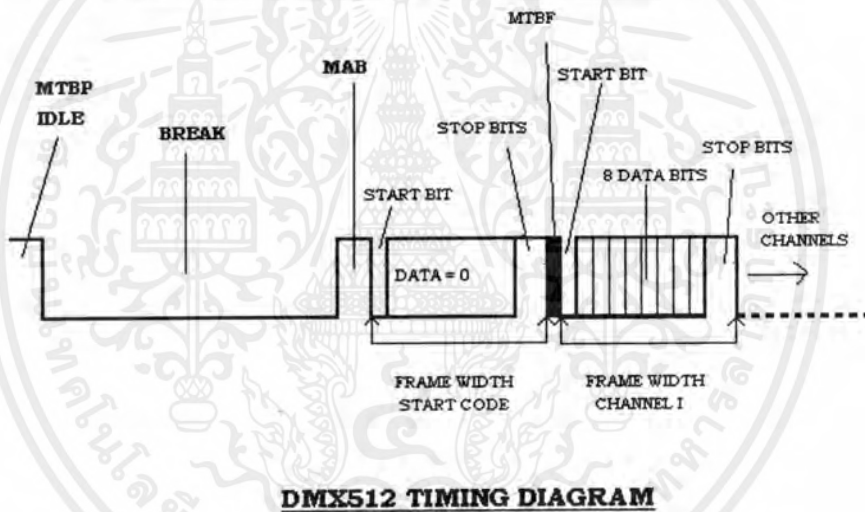
### DATA

ในการส่งสัญญาณข้อมูลของ DMX-512 จะสามารถส่งสัญญาณข้อมูลได้ด้วยอัตราเร็วสูงสุดถึง 250,000 บิตต่อวินาที ที่อัตราเร็วการส่งสัญญาณข้อมูลสูงสุดสามารถส่งได้สูงสุดได้ถึง 44.11 เฟรมในหนึ่งวินาที แต่ถึงอย่างไรก็ตามปกติมาตรฐานของ DMX-512 ไม่จำเป็นที่จะต้องส่งข้อมูลที่ความเร็วสูงสุด โดยที่แผงควบคุมจะส่งข้อมูลด้วยอัตราส่ง 250,000 บิตต่อวินาที ในการส่งสัญญาณข้อมูลของ DMX-512 จะส่งในรูปแบบของ PACKETS ข้อมูล DMX ซึ่งในการส่งแต่ละ PACKETS จะส่งด้วยอัตราข้อมูล 1 PACKETS ต่อวินาที

## DMX512 (1990) timing chart

Description	MIN	TYP	MAX	UNIT
BREAK	88	88	1000000	usec
MAB		4		usec
FRAME WIDTH		44		usec
START/DATA/STOP BITS		4		usec
MTBF	0	NS	1000000	usec
MTBP	0	NS	1000000	usec

Note: NS means Not Specified and is designer definable



รูปที่ 2.2 แสดงสัญญาณ DMX-512 PACKETS

### 2.3 DMX-512 PHYSICALS

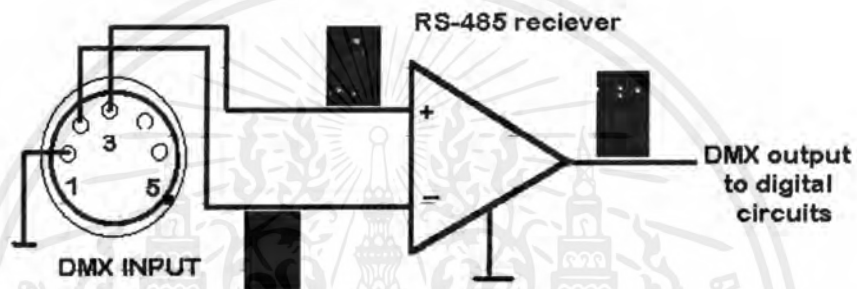
รูปแบบสัญญาณ DMX-512 จะส่งสัญญาณข้อมูลระหว่างวงจรภาคส่งและวงจรภาครับรูปแบบในการส่งได้อธิบายไว้ในเนื้อหา DMX-512 PACKET แต่ในทางสัญญาณ Physical DMX-512 ในการส่งสัญญาณ DMX-512 จะต้องมีความรู้พื้นฐาน EIA 485 ซึ่งส่วนมากเราจะคุ้นเคยในชื่อ RS 485 มากกว่า EIA 485 แต่จะมีความแตกต่างกับพอร์ต RS 232 ที่พวกเรารู้จักซึ่งอยู่ด้านหลังของ Desktop แต่อย่างไรก็ตามลักษณะทางกายภาพไม่เหมือนกันอย่างแน่นอน

ในมาตรฐาน RS 485 จะใช้สายไฟ 2 หรือ 3 เส้นในการส่งสัญญาณดิจิทัล ในระดับแรงดันสูงและระดับแรงดันต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

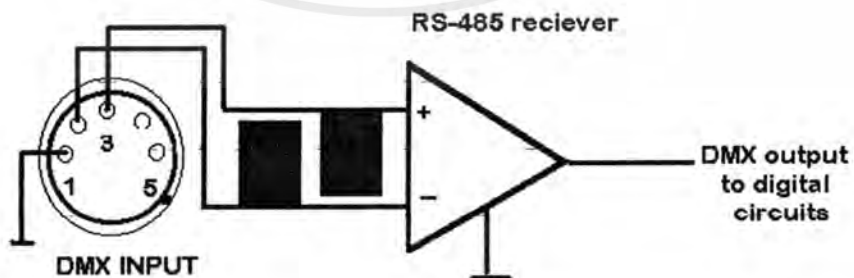
- 1) สายสัญญาณบวก (+S)
- 2) สายสัญญาณลบ (-S)
- 3) สายสัญญาณ 0 หรือ สายสัญญาณ (0 V)

สัญญาณที่ output จะเป็น 1 ได้ ก็ต่อเมื่อ สายสัญญาณบวก (+S) มีศักย์สูงกว่าสายสัญญาณลบ (-S)



รูปที่ 2.3 แสดงลักษณะสัญญาณทาง Physical เมื่อ Output เป็น 1

สัญญาณที่ output จะเป็น 0 ได้ ก็ต่อเมื่อ สายสัญญาณบวก (+S) มีศักย์ต่ำกว่าสายสัญญาณลบ (-S)



รูปที่ 2.4 แสดงลักษณะสัญญาณทาง Physical เมื่อ Output เป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสำคัญของความแตกต่างระหว่างสัญญาณข้อมูล 2 สายสัญญาณ คือ จะไม่มีความแตกต่างระหว่างของสัญญาณ เมื่อนำกราวด์เป็นจุดอ้างอิง สายกราวด์อาจจะไม่ต้องใช้ในการติดตั้ง EIA 485 ระดับความต่างศักย์ Hi หรือ Low จะถูกกำหนดขอบเขตพื้นฐานในการเชื่อมต่อ RS 485 สายสัญญาณทั้ง 2 เส้นสามารถใช้ได้สูงถึง +12 Voltage ( เทียบกับ Ground ) หรือต่ำลงมาที่ -7 Voltage ( เทียบกับ Ground )

เมื่อก้าวถึง EIA 485 ควรจะใช้ระดับแรงดันต่ำสุดที่ 200 mV หรือ 1/5 ของแรงดัน การปฏิบัติการเกี่ยวกับโหนดร่วมนั้นมีความสัมพันธ์ของความแตกต่างของแรงดันระหว่างสาย 2 เส้น เป็นสำคัญ ส่วนมากในการใช้งานสายกราวด์จะใช้เป็นสายชิลด์เท่านั้น ซึ่งจะใช้ในการส่งสัญญาณ DMX-512 ส่วนมากจะทำให้เกิดประโยชน์ 2 อย่างคือ

1. Noise จะเกิดขึ้นเมื่อสายสัญญาณทั้งคู่มีค่าเท่ากันและเฟสเหมือนกัน
2. ถ้าสัญญาณเริ่มส่งออกจาก Console โดยกำหนดให้เป็น +/- 5 Voltage และสัญญาณข้อมูลจะเกิดความผิดพลาดเนื่องจากความล่าช้าของเคเบิลทั้ง 2 เส้น จะต้องมีความต้านทานของเคเบิลเท่ากันแต่ละเส้นถ้าค่าระดับแรงดันต่ำสุดจะลงมาที่ + / - 100mV ทางวงจรด้านรับจะตรวจจับความแตกต่างและตรวจสอบข้อมูลเพราะฉะนั้นความแตกต่างของสัญญาณข้อมูลจะมีระดับแรงดันที่ 200mV

#### 2.4 ลักษณะของมาตรฐานการสื่อสารข้อมูล

1. มาตรฐานการสื่อสารข้อมูลแบบ RS-232 ลักษณะการเชื่อมต่อตามมาตรฐาน RS 232 จะใช้สายเพียงคู่เดียวในการส่งสัญญาณ โดยสามารถส่งสัญญาณทิศทางเดียว อัตราเร็วสูงสุดในการส่งข้อมูลเท่ากับ 20 กิโลบิตต่อวินาทีและระยะทางที่ในการส่งข้อมูลควรไม่เกิน 15 เมตร(50 ฟุต) แต่ในทางปฏิบัติ ถ้าต้องการส่งข้อมูลมากกว่า 20 กิโลบิตต่อวินาทีที่สามารถทำได้แต่ต้องใช้สายเคเบิลสั้นกว่า 15 เมตร สำหรับการส่งข้อมูลจะใช้ระดับแรงดันแทนค่าทางตรรก (Logic) ของข้อมูลโดยระดับแรงดันที่มีค่าระหว่าง-3 โวลท์ ถึง -25 โวลท์จะแทนค่าสถานะ 0 และระดับแรงดันที่ +3 โวลท์ ถึง +25 โวลท์แทนสถานะ 1

2. มาตรฐานการสื่อสารข้อมูลแบบ RS-422A การพยายามที่จะออกแบบให้การสื่อสารข้อมูลให้ได้เร็วยิ่งขึ้นและมีระยะทางในการสื่อสารข้อมูลที่ไกลขึ้น ซึ่งที่ผ่านมากการสื่อสารข้อมูลตามมาตรฐาน RS-232 ได้ออกแบบมาเพื่อใช้เชื่อมโยงกับโมเด็มจึงไม่ได้คำนึงถึงความเร็วและระยะทางในการสื่อสาร แต่ปัจจุบันมีการออกแบบมาเพื่อรองรับความต้องการของการใช้งานที่ต้องการการให้รับ-ส่งข้อมูลได้ไกลขึ้น คือมาตรฐาน RS-422A ซึ่งจะใช้สัญญาณแบบดิฟเฟอเรนเชียล คือสัญญาณที่รับและส่งจะเป็นการเปรียบเทียบระหว่างสัญญาณ 2 เส้น ซึ่งในการสื่อสารในระยะทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไกลๆ เมื่อมีการลดทอนของสัญญาณจะมีการลด ทอนสัญญาณทั้งสองสายด้วยค่าที่เท่ากันหรือใกล้เคียงกัน จึงทำให้ผลการลดทอนต่อสัญญาณที่ระยะการสื่อสารไกลมีผลต่อสัญญาณคิฟเฟอเรนเชียลน้อยมาก การสื่อสารข้อมูลแบบนี้จึงสามารถส่งข้อมูลได้ไกลกว่าและมีอัตราเร็วในการส่งข้อมูลสูงกว่า RS-232

3. **มาตรฐานการสื่อสารข้อมูลแบบ RS-485** เป็นมาตรฐานที่ได้รับการพัฒนามาจากมาตรฐาน RS-422 ให้มีประสิทธิภาพในการสื่อสารเพิ่มขึ้น โดยมีการพัฒนาให้วงจรของตัวขับสัญญาณเป็นแบบ 3 สถานะ (Tri State) ทำให้สามารถส่งข้อมูลได้สองทิศทางบนสายคู่เคเบิลและสามารถต่อเครือข่ายแบบ Multidrop คือ สามารถสื่อสารระหว่างอุปกรณ์ทั้งการรับและการส่งได้สูงสุดถึง 32 ตัว ซึ่งเป็นการรับและส่งข้อมูลแบบ (Half-duplex) บนสายสัญญาณคู่เคเบิล

## 2.5 มาตรฐานที่ใช้ในการส่งสัญญาณ DMX-512

ในการส่งสัญญาณ DMX 512 ใช้มาตรฐาน RS 485 ( EIA RS 485) เป็นมาตรฐานการเชื่อมต่อ ระหว่างอุปกรณ์ส่งปลายทาง ( Data Terminal Equipment :DTE ) กับอุปกรณ์สื่อสารข้อมูล (Data Circuit-terminating Equipment : DCE ) เพื่อใช้ในการส่งทอดข้อมูลไบนารี (binary) แบบอนุกรม ( serial ) เป็นมาตรฐานการเชื่อมต่อ ที่ใช้การรับส่งสัญญาณแบบสมมูล ซึ่งแต่ละสัญญาณที่ส่งไปบนสายนำสัญญาณจะมีความสมบูรณ์ของวงจรไฟฟ้า จะมีกระแสไฟฟ้าในสายนำสัญญาณไหลสวนทางกับกระแสไฟฟ้าที่ไหลในสายกราวด์ ทำให้สามารถใช้ความเร็วในการรับส่งข้อมูลได้สูงถึง ประมาณ 10 เมกะบิตต่อวินาที และส่งข้อมูลได้ไกลที่สุดถึง 1200เมตร (4000ฟุต) ซึ่งสามารถใช้ได้ดีกับมาตรฐาน DMX 512 ที่มีการส่งสัญญาณข้อมูลด้วยความเร็วสูงสุดถึง 250 กิโลบิตต่อวินาที และ RS 485 ยัง สามารถต่อใช้งานในภาครับ ( receiver ) ได้ถึง 32 ชุด ซึ่งเราจะต้องนำ Splitter หรือตัวแยกสัญญาณมาใช้งาน โดยที่ตัวแยกสัญญาณจะประกอบไปด้วยคอนเนคเตอร์อินพุตและคอนเนคเตอร์เอาต์พุต และค่าของความต้านทานที่ต่อคร่อมระหว่างคู่สายสัญญาณมีค่า 60 โอห์มหรือมากกว่า (ประมาณ 120 โอห์ม) ในการส่งสัญญาณข้อมูล สามารถส่งได้ทั้งสองทิศทางคือทั้งส่งและรับไปบนสาย twist pair ซึ่งมีสายชนิดที่ทำหน้าที่เสมือนเป็นกราวด์ของสายสัญญาณ มีคุณสมบัติช่วยป้องกันการเกิดสัญญาณรบกวนที่อาจเกิดขึ้นในขณะที่ส่งสัญญาณข้อมูลทั้งสองเส้น และเมื่อส่งในระยะทางไกลๆ จะทำให้การส่งมีประสิทธิภาพ ในการเชื่อมต่ออุปกรณ์การเชื่อมต่อแต่ละจุดสามารถติดต่อสื่อสารได้อย่างเป็นอิสระต่อกัน สัญญาณตามมาตรฐานของ DMX 512 นั้นจะมีส่วนประกอบทางไฟฟ้าอยู่ในย่านความถี่วิทยุ คุณลักษณะในสายเคเบิลของระบบ DMX 512 นั้น ควรจะมีคุณลักษณะทาง Impedance ที่มีค่าเท่ากับ 120 Ohms (ในมาตรฐาน DMX 512 ค่าความต้านทานที่ใช้ควรวอยู่ในระหว่าง 100-120 Ohms ) ซึ่งตามปกติเราอาจจะใช้คอตที่ปลายทางของสายสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### 3.1 พอร์ตของ MCS-51



รูปที่ 3.2 แสดงขาของ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีสถาปัตยกรรมและขาในงานพื้นฐานเหมือนกันดังนี้

VCC (ขา 40) ต่อกับ +5V

VSS (ขา 20) เป็นขาราวด์

พอร์ต 0 (ขา 32-39) มี 8 บิต คือ P0.7-P0.0 ใช้งานได้ 2 หน้าที คือ ADDRESS BUS และ DATA BUS เมื่อต้องการติดต่อกับหน่วยความจำภายนอกหรือเป็นไอโอพอร์ต ถ้าต้องการให้ทำงานเป็นอินพุตพอร์ตต้องส่งลอจิก "1" ไปยังพอร์ตนี้

พอร์ต 1 (ขา 1-8) มี 8 บิต คือ P1.0-P1.7 แต่ละขาสามารถกำหนดให้เป็นเอาต์พุตและอินพุตได้ ถ้าต้องการให้ทำงานเป็นอินพุตพอร์ตต้องส่งลอจิก "1" ไปยังพอร์ตนี้

พอร์ต 2 (ขา 21-28) มี 8 บิต คือ (P2.7-P2.0) แต่ละขาสามารถกำหนดให้เป็นเอาต์พุตและอินพุตได้ ถ้าต้องการให้ทำงานเป็นอินพุตพอร์ตต้องส่งลอจิก "1" ไปยังพอร์ตนี้

พอร์ต 3 (ขา 10-17) มี 8 บิต คือ P3.0-P3.7 มีโครงสร้างคล้ายพอร์ต 1 ทำงานได้ 2 หน้าทีคือเป็นไอโอพอร์ตถ้าจะใช้เป็นอินพุตพอร์ตต้องส่งลอจิก "1" มายังพอร์ตก่อน และอีกหน้าที่หนึ่งคือใช้ส่งสัญญาณควบคุมออกมาและรับสัญญาณเข้าไป ดังนี้

P3.0/RXD (Serial Input Port) เป็นขาใช้รับข้อมูลแบบอนุกรม (UART)

P3.1/TXD (Serial Output Port) เป็นขาใช้ส่งข้อมูลแบบอนุกรม (UART)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

P3.2/INT0 (External Interrupt 0) ใช้รับสัญญาณขัดจังหวะจากภายนอกที่ช่อง 0  
 P3.3/INT1 (External Interrupt 1) ใช้รับสัญญาณขัดจังหวะจากภายนอกที่ช่อง 1  
 P3.4/T0 (Counter0 External Input) เป็นขารับสัญญาณพัลส์อินพุตเข้าไปยังวงจร Counter 0  
 P3.5/ T1(Counter1 External Input) เป็นขารับสัญญาณพัลส์อินพุตเข้าไปยังวงจร Counter 1  
 P3.6/WR (External Data Memory Write Strobe) เป็นขาสัญญาณควบคุมการเขียนข้อมูลลงหน่วยความจำข้อมูลภายนอก

P3.7/RD (External Data Memory Read Strobe) เป็นขาสัญญาณควบคุมการอ่านข้อมูลลงหน่วยความจำข้อมูลภายนอก

*ALE* (ขา30) เป็นขาส่งสไตรบสำหรับใช้ในการแลตซ์แอดเดรสต่ำ(A7-A0) ที่ส่งออกมาจากพอร์ต 0 สัญญาณนี้จะแอดที่พุกๆ 2 ครั้งใน 1 แมซซึนไซเคล

*PSEN* (ขา29) เป็นขาสไตรบที่ใช้สำหรับอ่านข้อมูลจาก Program Memory ภายนอก สัญญาณนี้จะส่งออกมา 2 ครั้งในแต่ละแมซซึนไซเคลแต่ถ้าเป็นการอ่านInternal Program Memory จะไม่มีสัญญาณออกที่ขานี้

*EA* (ขา31) ใช้เลือกหน่วยความจำโปรแกรมภายนอก ถ้าป้อน “0” จะอ่านโปรแกรมจากภายนอกชิพ และถ้าป้อน “1” จะอ่าน โปรแกรมจากภายในชิพ

*RST* (ขา 9) เป็นขารีเซต จะรีเซตได้ก็ต่อเมื่อป้อนลอจิก “1” เข้าที่ขานี้ นานอย่างน้อย 2 แมซซึนไซเคล

*XTAL1* (ขา19) ใช้ต่อคริสตอลภายนอกโดยเป็นอินพุตเข้าสู่วงจรออสซิลเลเตอร์ภายใน

*XTAL2* (ขา18) ใช้ต่อคริสตอลภายนอกโดยเป็นเอาต์พุตของวงจรออสซิลเลเตอร์ภายใน

### 3.2 พอร์ตสื่อสารข้อมูลแบบอนุกรม

การใช้งานพอร์ตสื่อสารข้อมูลอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 นั้น MCS-51 สามารถกำหนดอัตราความเร็วในการติดต่อหรือรับส่งข้อมูล ( baud rate ) ได้ รูปแบบในการใช้งานพอร์ตสื่อสารข้อมูลอนุกรมของ MCS-51 สามารถที่จะจัดรูปแบบการใช้งานได้ถึง 4 รูปแบบ ซึ่งแต่ละแบบสามารถควบคุมเลือกการใช้งานได้โดยรีจิสเตอร์ใช้งานเฉพาะ SCON ภายในชิพ การใช้งานที่แตกต่างกัน 4 ประเภทนี้มีจุดประสงค์เพื่อความคล่องตัวในการรับและส่งข้อมูลแบบอนุกรม รูปแบบการใช้งานพอร์ตสื่อสารข้อมูลอนุกรม แต่ละประเภทจะมีลักษณะเป็นโหมด ดังนี้

**Mode 0** การทำงานของพอร์ตสื่อสารข้อมูลอนุกรมในโหมด 0 เป็นการใช้งานขา P3.0 ( RXD ) ในการรับและส่งข้อมูลและใช้ขา P3.1 ( TXD ) สำหรับสร้างสัญญาณ shift clock เพื่อ

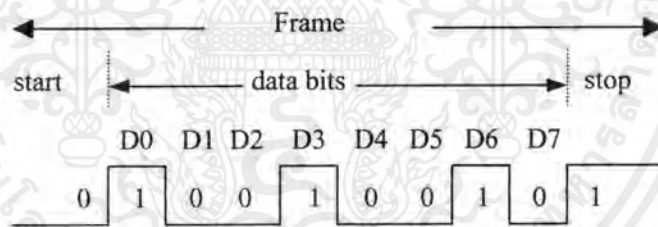
กำหนดจังหวะในการรับและส่งข้อมูล ซึ่งข้อมูลที่ขา RXD จะเป็นการรับส่งข้อมูล 8 บิต โดยเริ่มรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และส่งบิตต่ำสุดก่อน ในโหมด 0 นี้จะไม่มีบิตเริ่มต้นข้อมูล (start bit) และบิตสิ้นสุดของข้อมูล(stop bit) เพราะจังหวะการรับส่งข้อมูลเพราะจังหวะการรับส่งข้อมูลถูกกำหนดจากสัญญาณ shift clock แล้ว โหมด 0 นี้ไม่สามารถกำหนดอัตราความเร็วในการรับส่งข้อมูล( baud rate )ได้ซึ่งความเร็วในการรับส่งข้อมูลที่โหมด 0 จะกำหนดไว้ที่ 1/12 ของความถี่ X-TAL Oscillator ที่ใช้ โดยสามารถคำนวณได้จากสมการ

$$\text{Baud Rate Mode 0} = \frac{X - \text{TAL}}{12}$$

**Mode 1** การทำงานของพอร์ตสื่อสารข้อมูลอนุกรมในโหมด 1 มีการรับและส่งข้อมูลครั้งละ 10 บิต โดยจะมีบิตเริ่มต้นของชุดข้อมูล ( Start Bit ) จำนวน 1 บิต (มีค่าเป็น 0 เสมอ) ตามด้วยข้อมูลจำนวน 8 บิต และมีบิตสุดท้ายของชุดข้อมูล ( Stop Bit ) จำนวน 1 บิต(มีค่าเป็น 1 เสมอ) ข้อมูลจะถูกส่งออกไปภายนอกผ่านทางขา TXD และรับข้อมูลเข้ามาทาง RXD อัตราความเร็วในการส่งข้อมูลของการทำงานในโหมด 1 นี้สามารถ กำหนดหรือเปลี่ยนแปลงได้โดยใช้ Timer ภายในตัว MPU เป็นตัวควบคุม



รูปที่ 3.3 แสดงชุดข้อมูลในโหมด 1

**Mode 2** การทำงานของพอร์ตสื่อสารข้อมูลอนุกรมในโหมด 2 มีลักษณะของชุดข้อมูลจำนวน 11 บิต โดยจะมีบิตเริ่มต้นของชุดข้อมูล ( Start Bit ) 1 บิต(มีค่าเป็น 0 เสมอ) ตามด้วยข้อมูลจำนวน 8 บิต จะมีบิตที่ 9 เพิ่มมา เป็นบิตที่สามารถกำหนดให้มีค่าเป็น 0 หรือ 1 ได้ ซึ่งใช้ในการตรวจสอบความผิดพลาดในการรับส่งข้อมูล และมีบิตสุดท้ายของชุดข้อมูล ( Stop Bit ) 1 บิต(มีค่าเป็น 1 เสมอ) โดยโหมด 2 ไม่สามารถกำหนดอัตราความเร็วในการรับส่งข้อมูลได้ ซึ่งอัตราเร็วในการส่งข้อมูลถูกกำหนดไว้ที่ 1/32 หรือ 1/64 ของความถี่ X-TAL Oscillator โดยสามารถคำนวณได้จากสมการ

$$\text{Baud Rate Mode 2} = \frac{X - \text{TAL}}{32 \text{ or } 64}, \text{ SMOD} = 1 \text{ OR } 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Mode 3** เป็นโหมดสุดท้ายของการใช้งานของพอร์ตสื่อสารข้อมูลอนุกรม จะมีชุดการรับส่งข้อมูลจำนวน 11 บิต โดยส่งผ่านขา TXD และรับเข้ามาทางขา RXD ซึ่งจะมีการรับส่งข้อมูลเช่นเดียวกับโหมด 1 โดยองค์ประกอบของชุดข้อมูลจะเหมือนกับในโหมด 2 ทุกประการ โดยโหมด 3 นี้สามารถจะกำหนดอัตราความเร็วในการรับส่งข้อมูลได้ โดยใช้ Timer ภายใน MPU เป็นตัวควบคุมซึ่งเขียนเป็นสมการที่ใช้คำนวณหา Baud Rate ได้ดังนี้

การใช้ Timer 1 เป็นตัวสร้าง Baud Rates

$$\text{BaudRate ในโหมด1,3} = \frac{2^{\text{SMOD}}}{32} \times (\text{Timer1OverflowRate})$$

$$\text{Baud Rate ในโหมด1,3} = \frac{2^{\text{SMOD}}}{32} \times \frac{\text{Osillator Frequency}}{12 \times [256 - (\text{TH1})]}$$

การใช้ Timer 2 เป็นตัวสร้าง Baud Rates

$$\text{Baud Rate ในโหมด1,3} = \frac{(\text{Timer2 Overflow Rate})}{16}$$

$$\text{Baud Rate ในโหมด1,3} = \frac{\text{Oscillator Frequency}}{32 \times [65535 - (\text{RCAP2H, RCAP2L})]}$$

### 3.3 ไทเมอร์ / เคาน์เตอร์ ( Timer/Counter )

ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเบอร์ AT89C51 มีวงจร Timer/Counter ขนาด 16 บิต 2 ตัวโดยค่าของวงจร Timer/Counter จะเก็บไว้ในรีจิสเตอร์ขนาด 16 บิต ที่ชื่อว่า Timer 0 และ Timer 1 เรียกสั้นๆ ว่า T0 และ T1 ส่วนเบอร์ AT89C52 จะมี Timer/Counter 3 ตัว Timer 0 Timer 1 และ Timer 2 การนับค่าของ Timer/Counter ในไมโครคอนโทรลเลอร์ MCS-51 จะเป็นการนับขึ้นหรือเพิ่มค่าเพียงอย่างเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานเป็นไทมเมอร์ ค่าของรีจิสเตอร์จะถูกเพิ่มค่าทุกๆ แมซินไซเกิล ดังนั้นจึงเสมือนกับว่าเป็นการนับ แมซินไซเกิล และเนื่องจาก 1 แมซินไซเกิลประกอบไปด้วย 12 คาบของสซิคิลเลเตอร์ ดังนั้นอัตราเร็วในการนับ (Counter Rate) จึงมีค่าเป็น 1/12ของความถี่ของสซิคิลเลเตอร์ที่ใช้ในระบบ

การทำงานเป็นคาน์เตอร์ ค่าในรีจิสเตอร์ที่ถูกเพิ่มค่าทีละหนึ่งตามการเปลี่ยนสถานะที่ขา T0, T1 และ T2 โดยการตรวจสอบการเปลี่ยนค่าจาก 1 เป็น 0

### รีจิสเตอร์ควบคุมการทำงานของ Timer/Counter หรือ TCON (Timer/Counter Control Register)

เป็นรีจิสเตอร์ขนาด 8 บิตมีแอดเดรสอยู่ที่ 88H ในรีจิสเตอร์ SFR สามารถเข้าถึงได้ในระดับบิต มีรายละเอียดดังนี้

บิต 7	6	5	4	3	2	1	0
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

*TF1* (Timer1 overflow flag) บิตแฟล็กแสดงการโอเวอร์โฟลว์ของ Timer1 จะเซตโดยฮาร์ดแวร์และเคลียร์โดยซอฟต์แวร์

*TR1* (Timer 1 run control bit) บิตควบคุมการปิด เปิด Timer1 เซตและเคลียร์โดยซอฟต์แวร์

*TF0* (Timer0 overflow flag) บิตแฟล็กแสดงการโอเวอร์โฟลว์ของ Timer0 จะเซตโดยฮาร์ดแวร์และเคลียร์โดยซอฟต์แวร์

*TR0* (Timer 0 run control bit) บิตควบคุมการปิด เปิด Timer1 เซตและเคลียร์โดยซอฟต์แวร์

*IE1* (External Interrupt1 edge flag) บิตแฟล็กแสดงการอินเตอร์รัพท์ INT1 จะเซตโดย ฮาร์ดแวร์และเคลียร์โดยซอฟต์แวร์

*IT1* (Interup1 type control bit) บิตเลือกชนิดของสัญญาณอินเตอร์รัพท์ จากภายนอก INT1 สามารถเซตและเคลียร์โดยซอฟต์แวร์

*IE0* (External Interrupt1 edge flag) บิตแฟล็กแสดงการอินเตอร์รัพท์ INTO จะเซตโดย ฮาร์ดแวร์และเคลียร์โดยซอฟต์แวร์

*IT0* (Interup1 type control bit) บิตเลือกชนิดของสัญญาณอินเตอร์รัพท์ จากภายนอก INTO สามารถเซตและเคลียร์โดยซอฟต์แวร์

### โหมดการทำงานของ Timer/Counter 0 และ 1

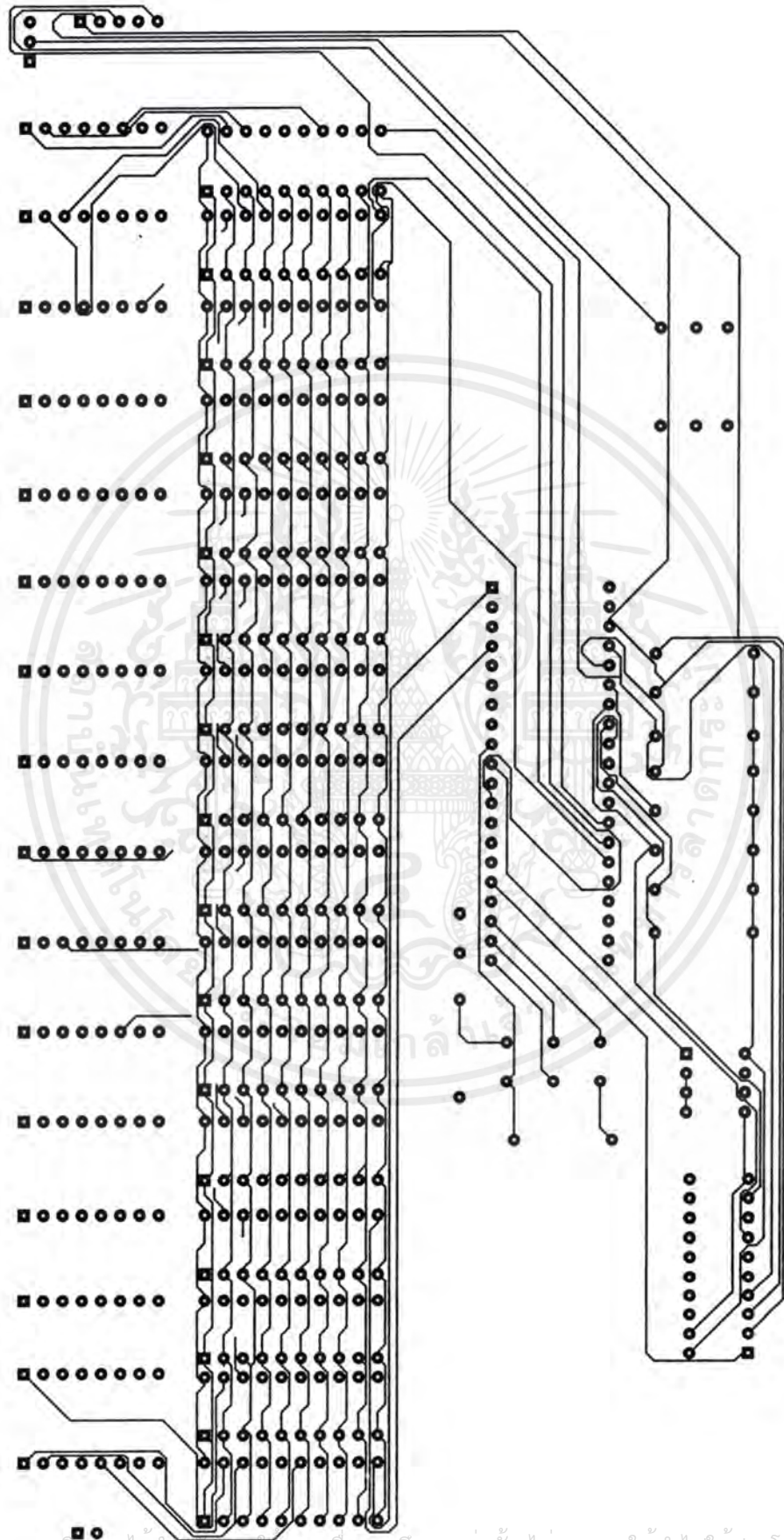
เมื่อใช้ Timer 0 และ Timer1 จะต้องใช้รีจิสเตอร์คู่ TLx และ THx โดยค่า x จะเป็นตัวบอกว่าเป็น Timer 0 หรือ Timer1 การใช้ Timer สามารถใช้งานได้หลายโหมดซึ่งสามารถเซตค่าโหมดการทำงานได้โดยการโปรแกรมในรีจิสเตอร์ TMOD(Timer/Counter Mode Control Register)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



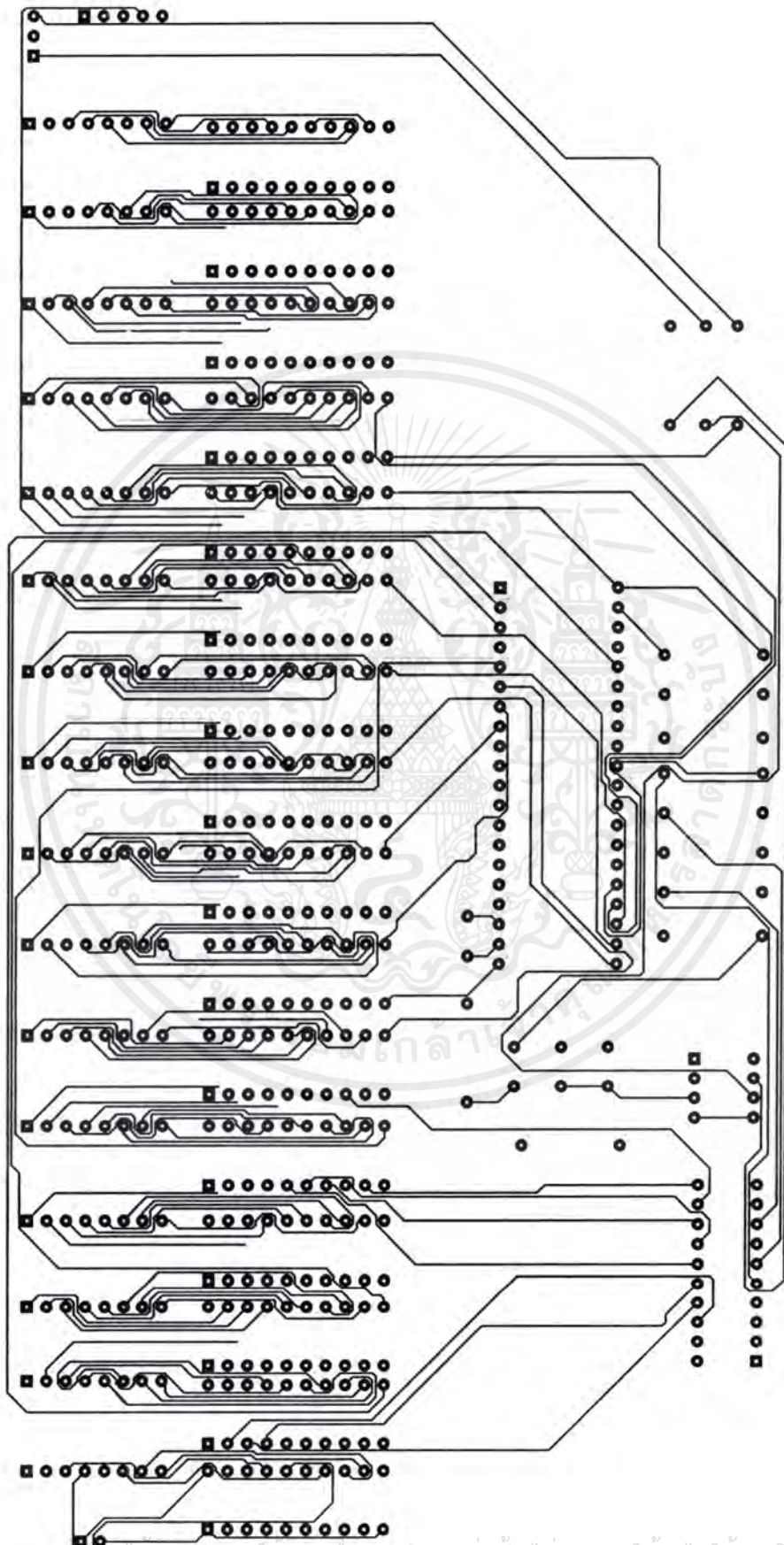
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูปแสดงลาย PCB ด้านบนของวงจรถูก Demultiplex

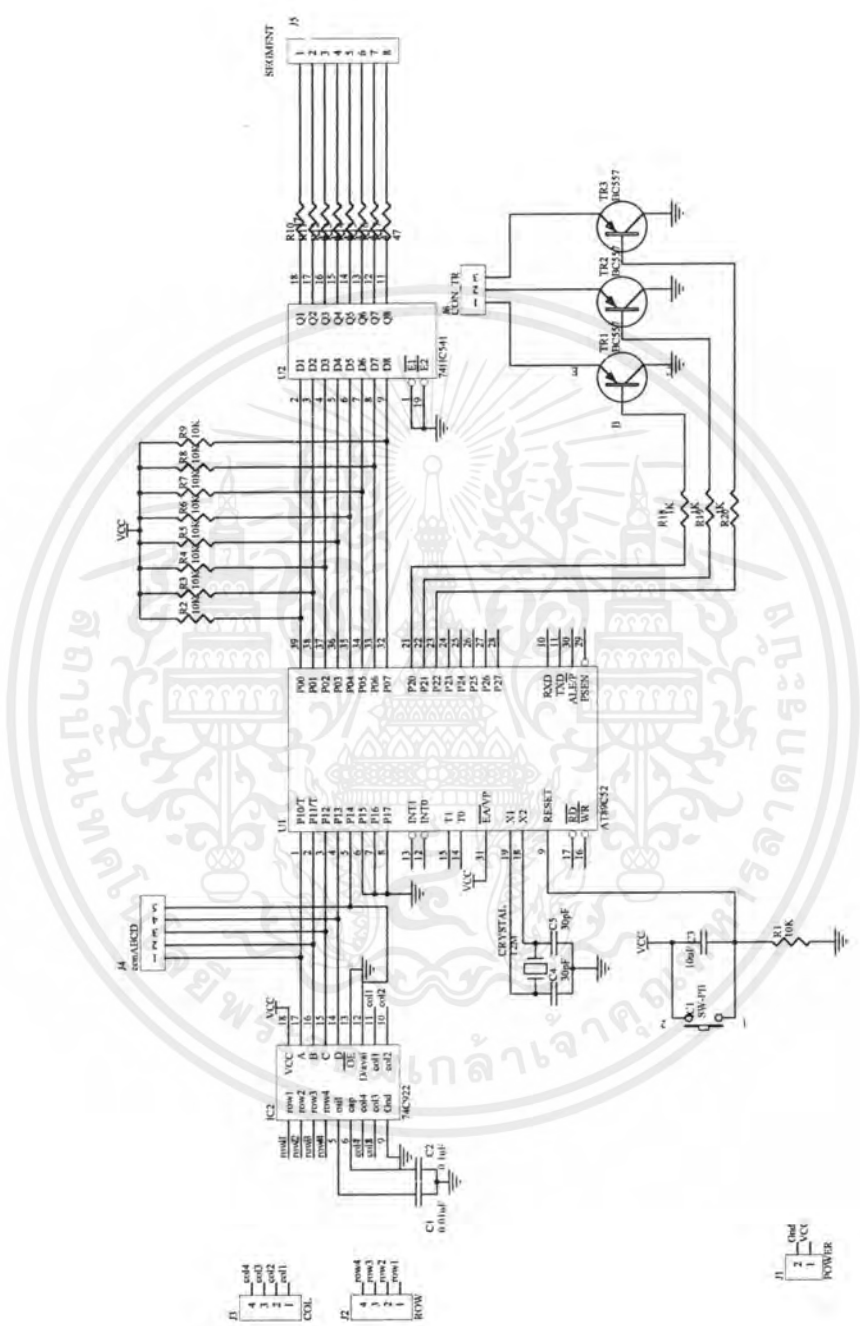
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงลาย PCB ด้านล่างของวงจรถูกภาค Demultiplexs

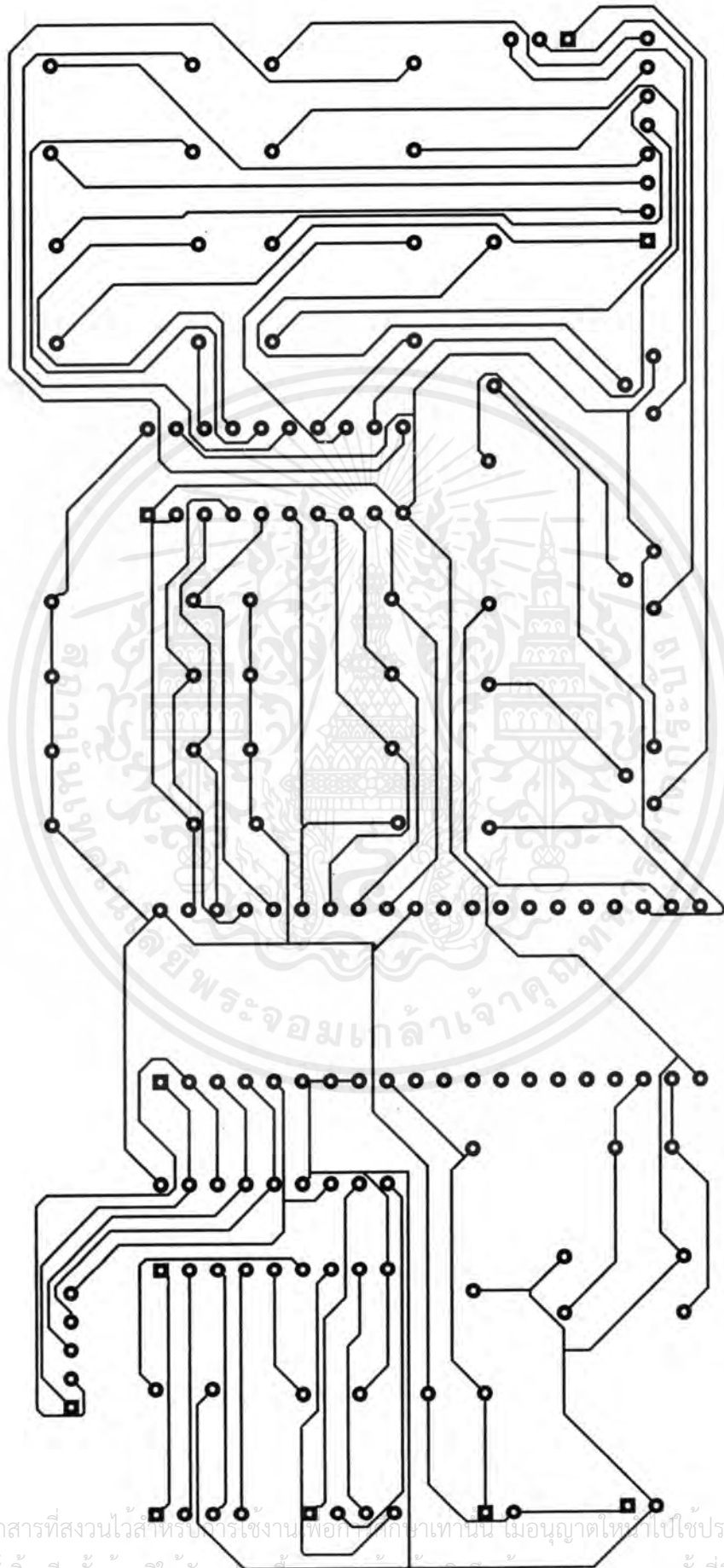
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





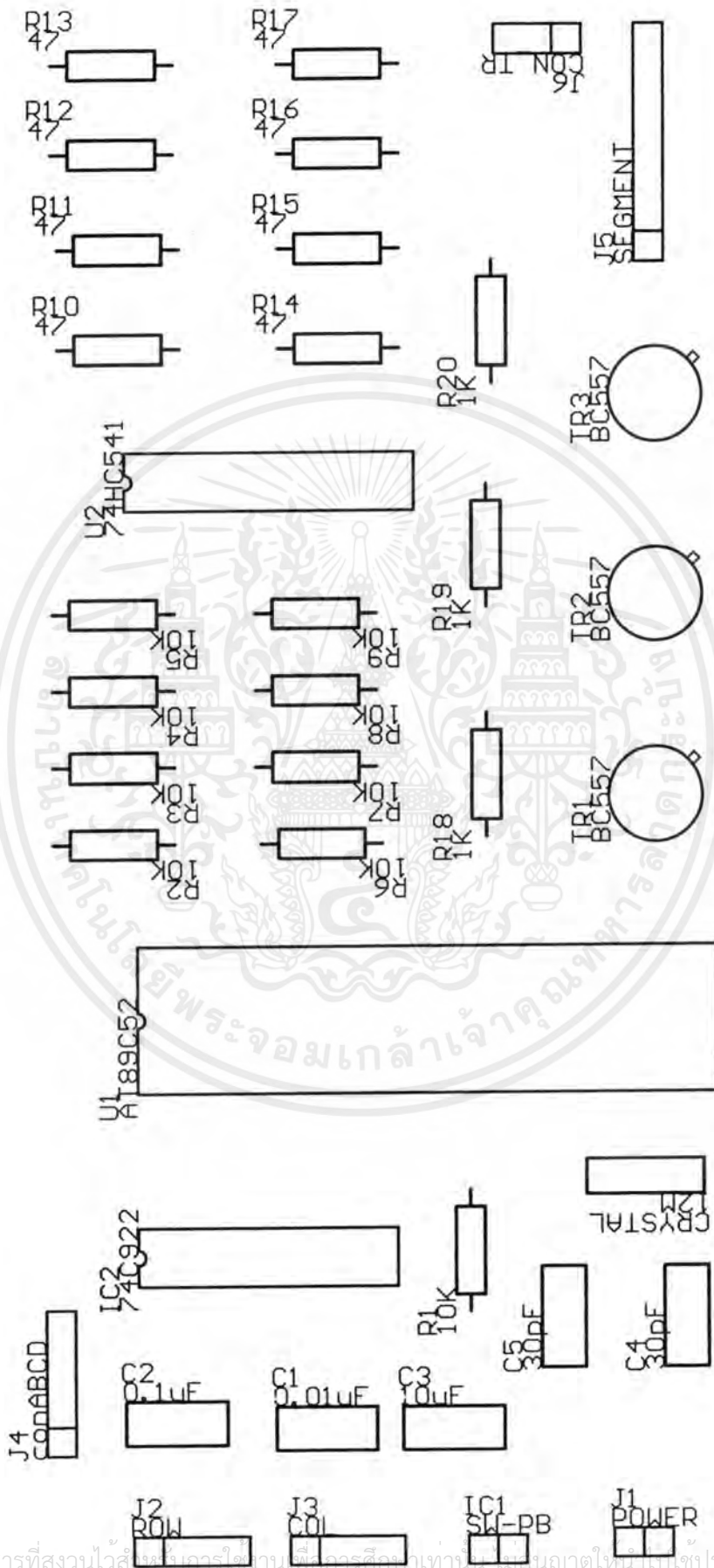
รูปแสดงวงจรมาก Key Switch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



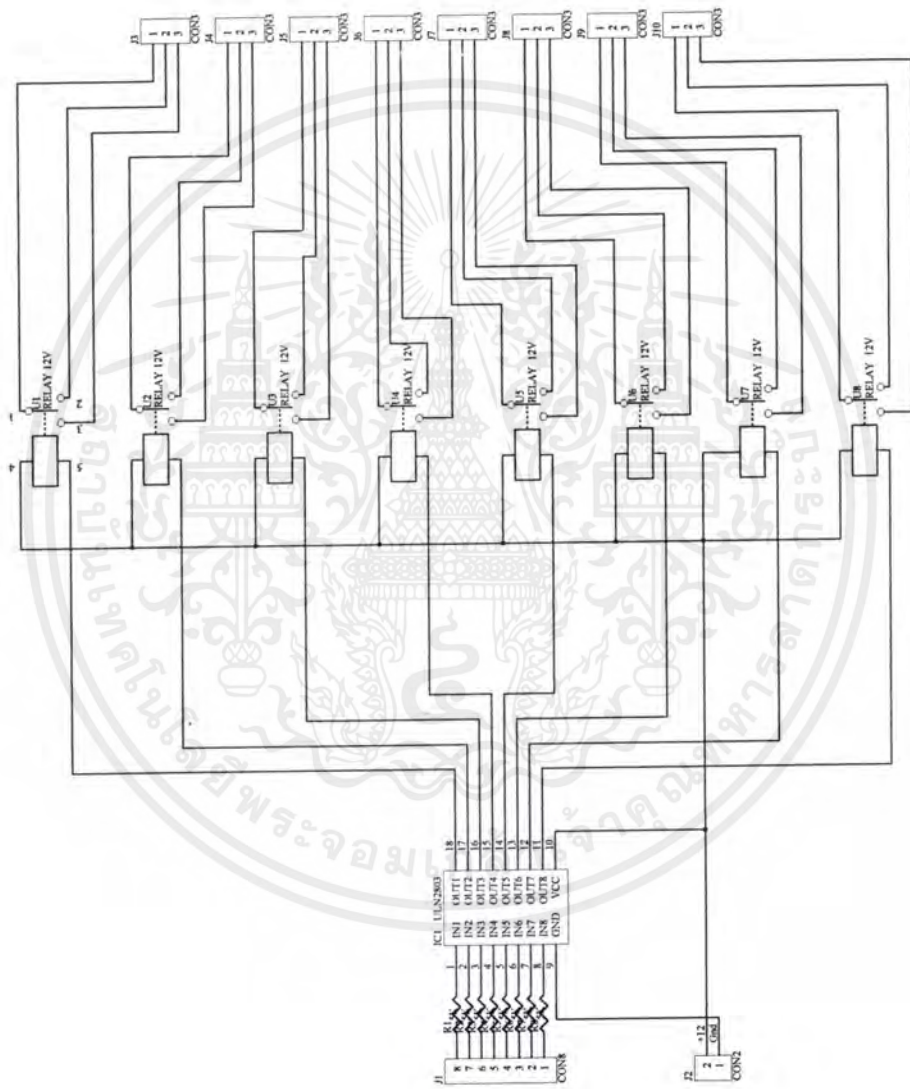
รูปแสดงลาย PCB ของวงจรถรภาค Key Switch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เข้าไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



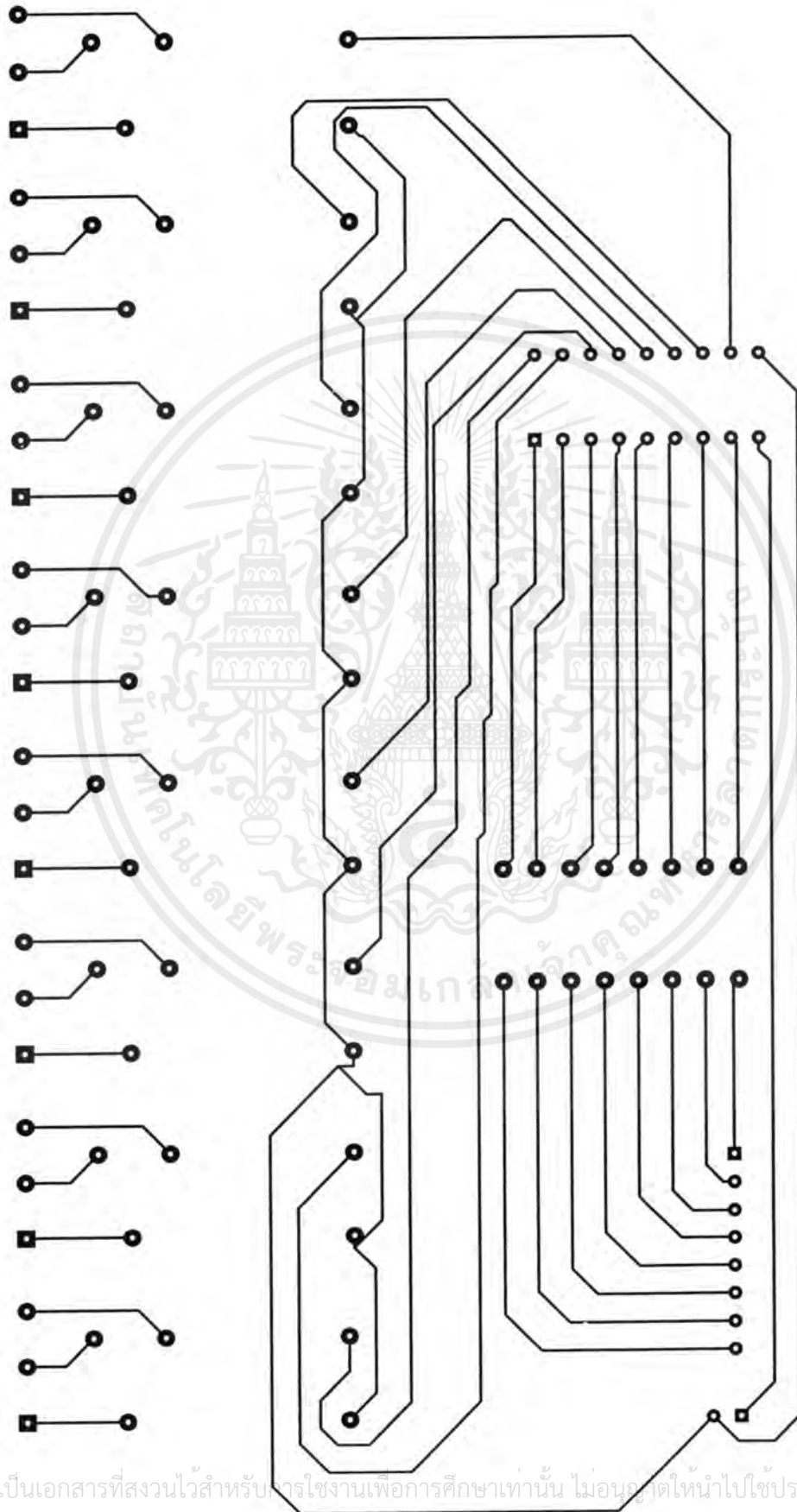
รูปแสดงการวางอุปกรณ์ของวงจรรภาค Key Switch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



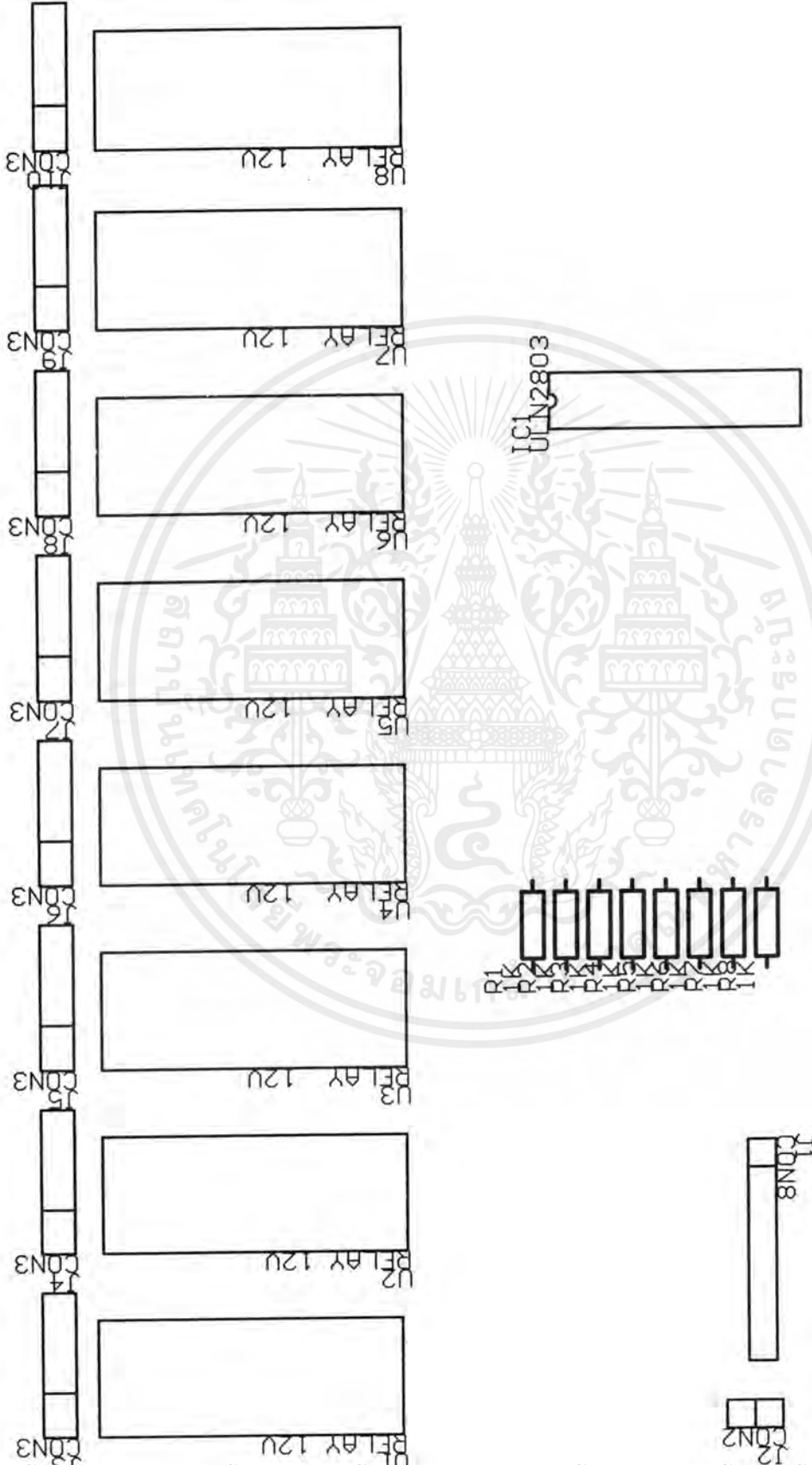
รูปแสดงวงจรควบคุม Relay

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงกาย PCB ของวงจรชุดควบคุม Relay

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงการวางอุปกรณ์ของวงจรชุดควบคุม Relay

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข.

ข้อมูลของอุปกรณ์ในวงจรตีพิมพ์อิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

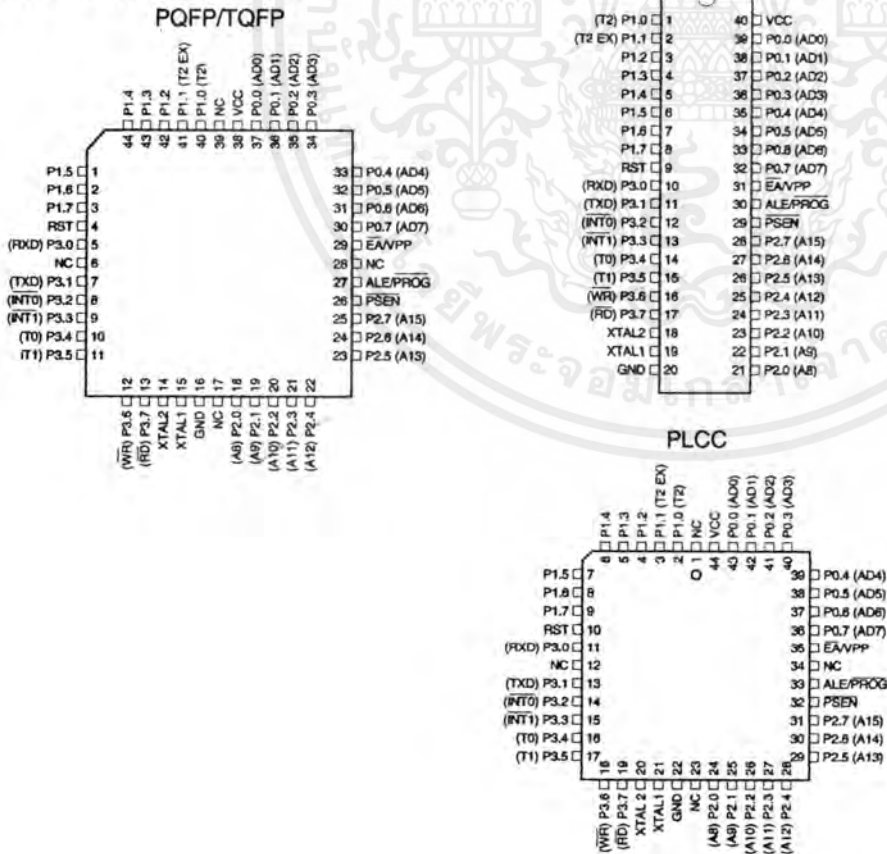
## Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

## Description

The AT89C52 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 and 80C52 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C52 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

## Pin Configurations



## 8-bit Microcontroller with 8K Bytes Flash

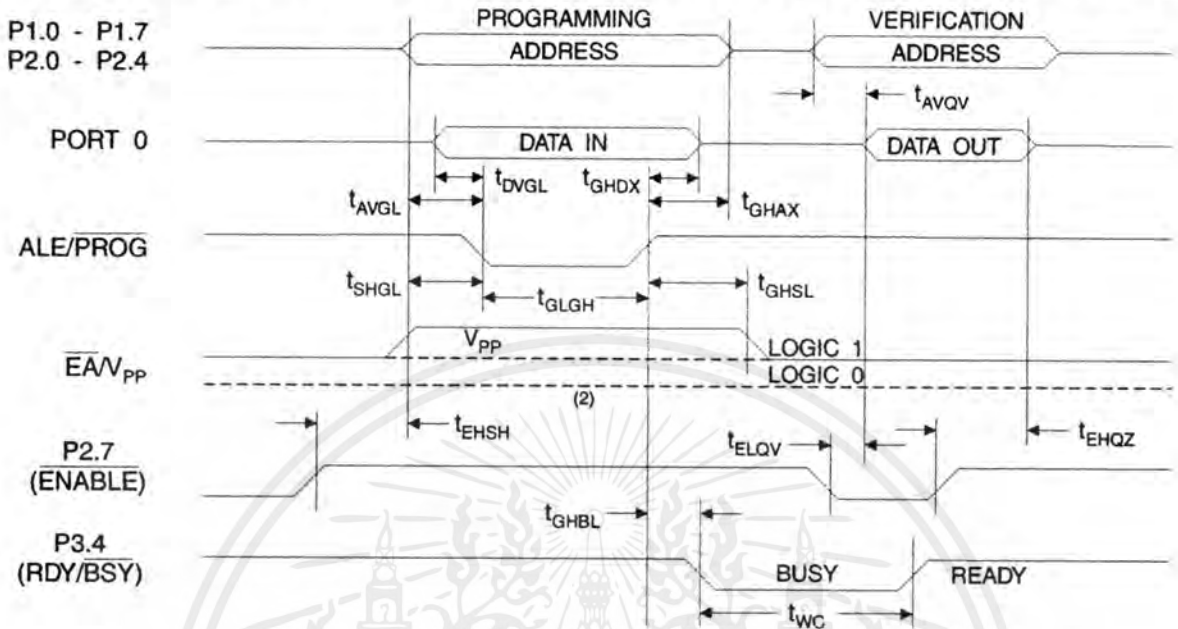
## AT89C52

Rev. 0313H-02/00

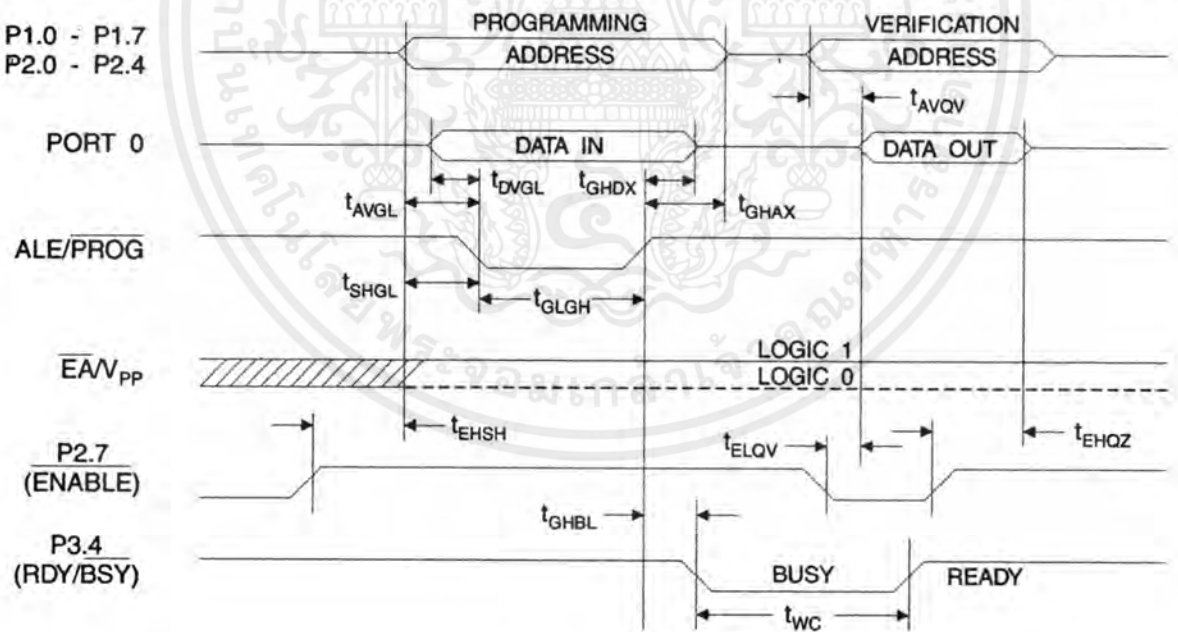


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Flash Programming and Verification Waveforms - High-voltage Mode ( $V_{pp}=12V$ )



### Flash Programming and Verification Waveforms - Low-voltage Mode ( $V_{pp}=5V$ )



## Absolute Maximum Ratings\*

Operating Temperature .....	-55°C to +125°C
Storage Temperature .....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground .....	-1.0V to +7.0V
Maximum Operating Voltage .....	6.6V
DC Output Current.....	15.0 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC Characteristics

The values shown in this table are valid for  $T_A = -40^\circ\text{C}$  to  $85^\circ\text{C}$  and  $V_{CC} = 5.0\text{V} \pm 20\%$ , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
$V_{IL}$	Input Low-voltage	(Except $\overline{EA}$ )	-0.5	$0.2 V_{CC} - 0.1$	V
$V_{IL1}$	Input Low-voltage ( $\overline{EA}$ )		-0.5	$0.2 V_{CC} - 0.3$	V
$V_{IH}$	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
$V_{IH1}$	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
$V_{OL}$	Output Low-voltage <sup>(1)</sup> (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
$V_{OL1}$	Output Low-voltage <sup>(1)</sup> (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
$V_{OH}$	Output High-voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
$V_{OH1}$	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
$I_{IL}$	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	$\mu\text{A}$
$I_{TL}$	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	$\mu\text{A}$
$I_{LI}$	Input Leakage Current (Port 0, $\overline{EA}$ )	$0.45 < V_{IN} < V_{CC}$		$\pm 10$	$\mu\text{A}$
RRST	Reset Pull-down Resistor		50	300	$\text{K}\Omega$
$C_{IO}$	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
$I_{CC}$	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode <sup>(1)</sup>	$V_{CC} = 6\text{V}$		100	$\mu\text{A}$
		$V_{CC} = 3\text{V}$		40	$\mu\text{A}$

Notes: 1. Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:

Maximum  $I_{OL}$  per port pin: 10 mA

Maximum  $I_{OL}$  per 8-bit port:

Port 0: 26 mA      Ports 1, 2, 3: 15 mA

Maximum total  $I_{OL}$  for all output pins: 71 mA

If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum  $V_{CC}$  for Power-down is 2V.





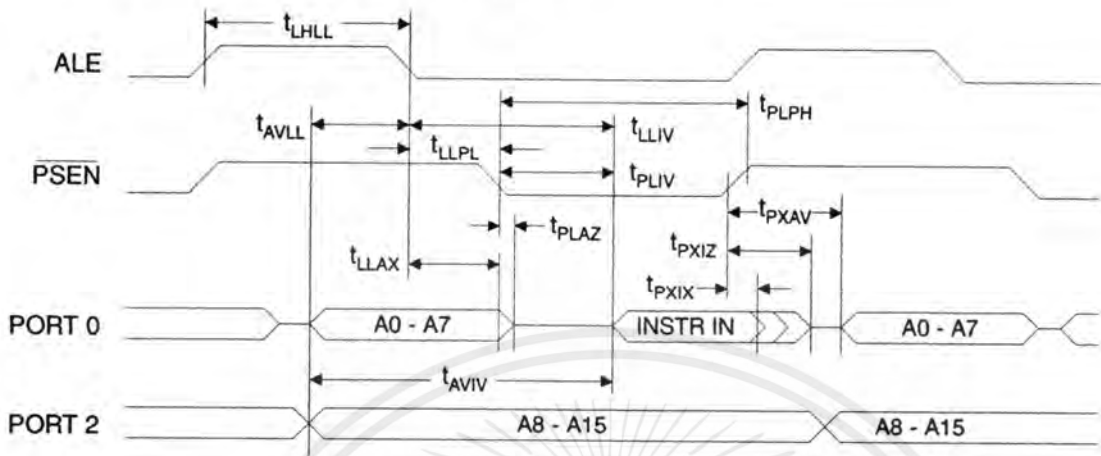
## AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$ , and  $\overline{\text{PSEN}}$  = 100 pF; load capacitance for all other outputs = 80 pF.

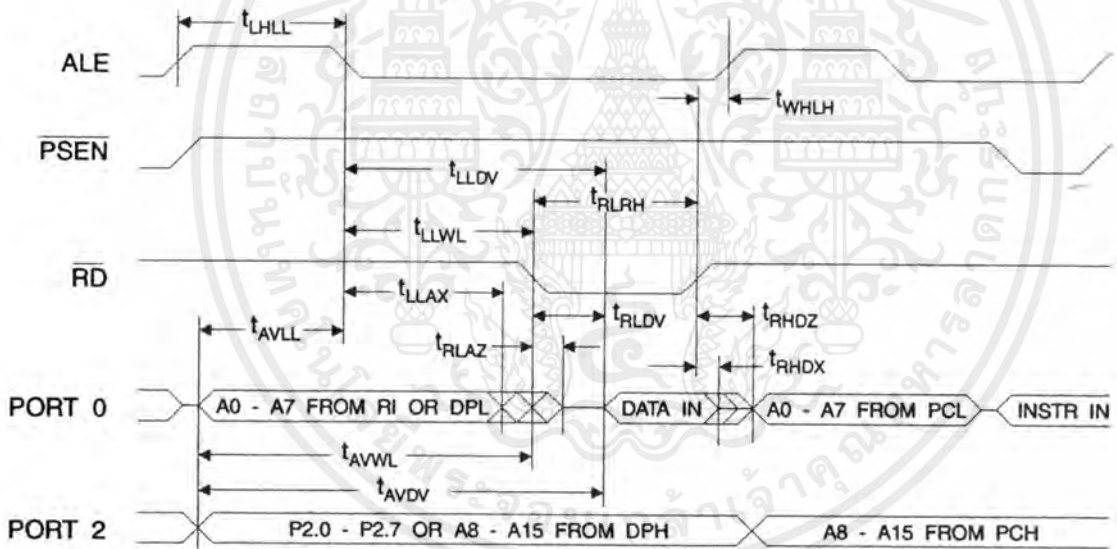
## External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency			0	24	MHz
$t_{\text{LHLL}}$	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
$t_{\text{AVLL}}$	Address Valid to ALE Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{LLAX}}$	Address Hold After ALE Low	48		$t_{\text{CLCL}}-20$		ns
$t_{\text{LLIV}}$	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
$t_{\text{LLPL}}$	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{PLPH}}$	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-20$		ns
$t_{\text{PLIV}}$	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-45$	ns
$t_{\text{PXIX}}$	Input Instruction Hold after $\overline{\text{PSEN}}$	0		0		ns
$t_{\text{PXIZ}}$	Input Instruction Float after $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-10$	ns
$t_{\text{PXAV}}$	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
$t_{\text{AVIV}}$	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-55$	ns
$t_{\text{PLAZ}}$	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
$t_{\text{RLRH}}$	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{WLWH}}$	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{RLDV}}$	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
$t_{\text{RHDX}}$	Data Hold After $\overline{\text{RD}}$	0		0		ns
$t_{\text{RHDX}}$	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
$t_{\text{LLDV}}$	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
$t_{\text{AVDV}}$	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
$t_{\text{LLWL}}$	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
$t_{\text{AVWL}}$	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
$t_{\text{QVWX}}$	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-20$		ns
$t_{\text{QVWH}}$	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-120$		ns
$t_{\text{WHQX}}$	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-20$		ns
$t_{\text{RLAZ}}$	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
$t_{\text{WHLH}}$	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-20$	$t_{\text{CLCL}}+25$	ns

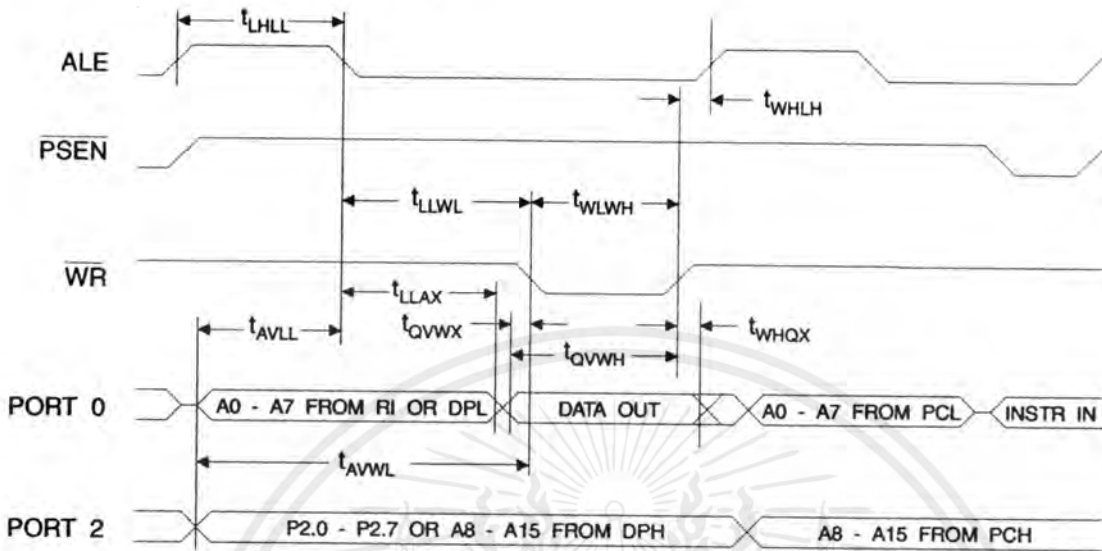
External Program Memory Read Cycle



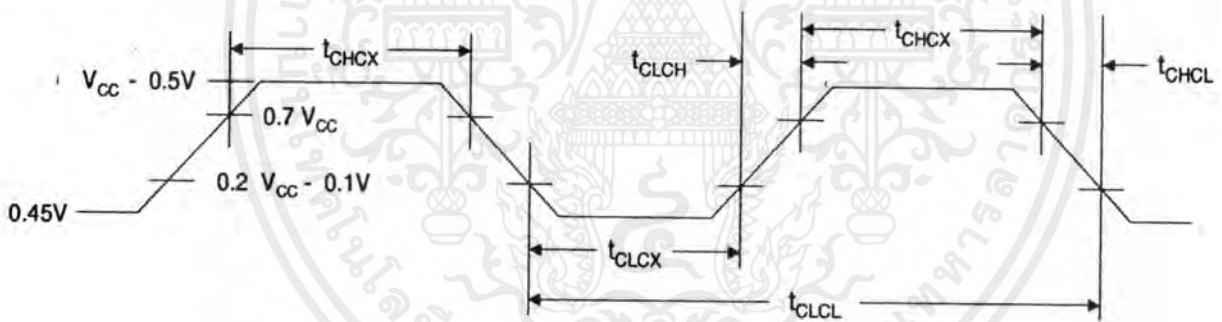
External Data Memory Read Cycle



## External Data Memory Write Cycle



## External Clock Drive Waveforms



## External Clock Drive

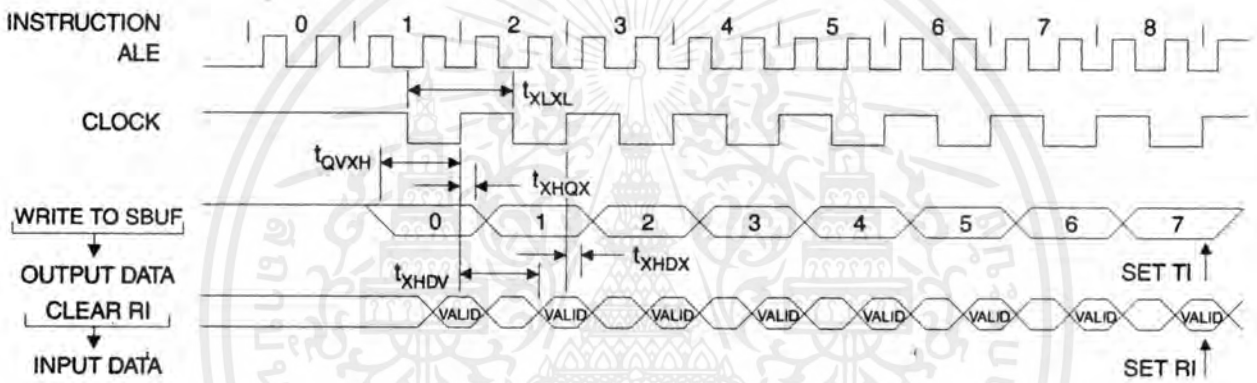
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
$t_{CLCL}$	Clock Period	41.6		ns
$t_{CHCX}$	High Time	15		ns
$t_{CLCX}$	Low Time	15		ns
$t_{CLCH}$	Rise Time		20	ns
$t_{CHCL}$	Fall Time		20	ns

**Serial Port Timing: Shift Register Mode Test Conditions**

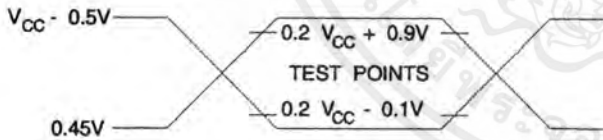
The values in this table are valid for  $V_{CC} = 5.0V \pm 20\%$  and Load Capacitance = 80 pF.

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
$t_{XLXL}$	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		$\mu s$
$t_{QVXH}$	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
$t_{XHGX}$	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-117$		ns
$t_{XHDX}$	Input Data Hold After Clock Rising Edge	0		0		ns
$t_{XHGV}$	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

**Shift Register Mode Timing Waveforms**

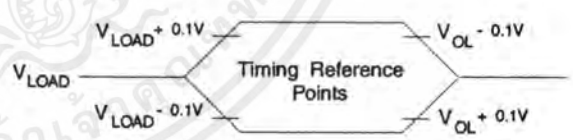


**AC Testing Input/Output Waveforms<sup>(1)</sup>**



Note: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5V$  for a logic 1 and  $0.45V$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

**Float Waveforms<sup>(1)</sup>**



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded  $V_{OH}/V_{OL}$  level occurs.





## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range	
12	5V ± 20%	AT89C52-12AC	44A	Commercial (0°C to 70°C)	
		AT89C52-12JC	44J		
		AT89C52-12PC	40P6		
		AT89C52-12QC	44Q		
			AT89C52-12AI	44A	Industrial (-40°C to 85°C)
			AT89C52-12JI	44J	
			AT89C52-12PI	40P6	
			AT89C52-12QI	44Q	
16	5V ± 20%	AT89C52-16AC	44A	Commercial (0°C to 70°C)	
		AT89C52-16JC	44J		
		AT89C52-16PC	40P6		
		AT89C52-16QC	44Q		
			AT89C52-16AI	44A	Industrial (-40°C to 85°C)
			AT89C52-16JI	44J	
			AT89C52-16PI	40P6	
			AT89C52-16QI	44Q	
20	5V ± 20%	AT89C52-20AC	44A	Commercial (0°C to 70°C)	
		AT89C52-20JC	44J		
		AT89C52-20PC	40P6		
		AT89C52-20QC	44Q		
			AT89C52-20AI	44A	Industrial (-40°C to 85°C)
			AT89C52-20JI	44J	
			AT89C52-20PI	40P6	
			AT89C52-20QI	44Q	
24	5V ± 20%	AT89C52-24AC	44A	Commercial (0°C to 70°C)	
		AT89C52-24JC	44J		
		AT89C52-24PC	40P6		
		AT89C52-24QC	44Q		
			AT89C52-24AI	44A	Industrial (-40°C to 85°C)
			AT89C52-24JI	44J	
			AT89C52-24PI	40P6	
			AT89C52-24QI	44Q	

Package Type	
<b>44A</b>	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
<b>44J</b>	44-lead, Plastic J-leaded Chip Carrier (PLCC)
<b>40P6</b>	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
<b>44Q</b>	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

**ULN2801**  
**ULN2802**  
**ULN2803**  
**ULN2804**

**OCTAL**  
**PERIPHERAL**  
**DRIVER ARRAYS**

**SILICON MONOLITHIC**  
**INTEGRATED CIRCUITS**

**OCTAL HIGH VOLTAGE, HIGH CURRENT**  
**DARLINGTON TRANSISTOR ARRAYS**

The eight NPN Darlington connected transistors in this family of arrays are ideally suited for interfacing between low logic level digital circuitry (such as TTL, CMOS or PMOS/NMOS) and the higher current/voltage requirements of lamps, relays, printer hammers or other similar loads for a broad range of computer, industrial, and consumer applications. All devices feature open-collector outputs and free wheeling clamp diodes for transient suppression.

The ULN2801 is a general purpose device for use with CMOS, PMOS or TTL logic. The ULN2802 contains a zener diode and resistor in series with the input to limit input currents and assure compatibility with 14 to 25 volt PMOS logic. The ULN2803 is designed to be compatible with standard TTL families while the ULN2804 is optimized for 6 to 15 volt high level CMOS or PMOS.



A SUFFIX  
 PLASTIC PACKAGE  
 CASE 707

**MAXIMUM RATINGS** ( $T_A = 25^\circ\text{C}$  and rating apply to any one device in the package unless otherwise noted.)

Rating	Symbol	Value	Unit
Output Voltage	$V_O$	50	V
Input Voltage (Except: ULN2801)	$V_I$	30	V
Collector Current — Continuous	$I_C$	500	mA
Base Current — Continuous	$I_B$	25	mA
Operating Ambient Temperature Range	$T_A$	0 to +70	$^\circ\text{C}$
Storage Temperature Range	$T_{stg}$	-55 to +150	$^\circ\text{C}$
Junction Temperature	$T_J$	125	$^\circ\text{C}$

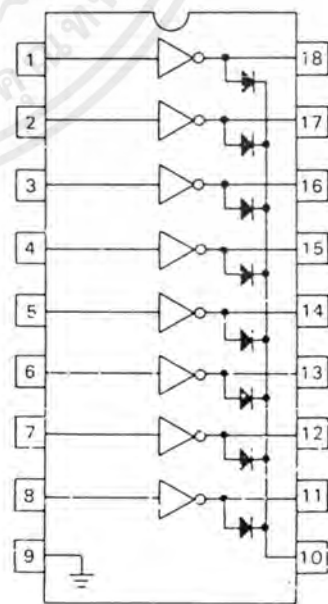
$R_{\theta JA} = 55^\circ\text{C/W}$

Do not exceed maximum current limit per driver.

**ORDERING INFORMATION**

Device	Characteristics		
	Input Compatibility	$V_{CE}(\text{Max})/I_C(\text{Max})$	$T_A$
ULN2801A	General Purpose CMOS, PMOS	50 V/500 mA	0 to +70 $^\circ\text{C}$
ULN2802A	14-25 Volt PMOS		
ULN2803A	TTL, 5.0 V CMOS		
ULN2804A	6-15 V CMOS, PMOS		

**PIN CONNECTIONS**



# ULN2801, ULN2802, ULN2803, ULN2804

ELECTRICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$  unless otherwise noted)

Characteristic		Fig.	Symbol	Min	Typ	Max	Unit
Output Leakage Current ( $V_O = 50\text{ V}$ , $T_A = +70^\circ\text{C}$ ) ( $V_O = 50\text{ V}$ , $T_A = +25^\circ\text{C}$ ) ( $V_O = 50\text{ V}$ , $T_A = +70^\circ\text{C}$ , $V_I = 6.0\text{ V}$ ) ( $V_O = 50\text{ V}$ , $T_A = +70^\circ\text{C}$ , $V_I = 1.0\text{ V}$ )	All Types All Types ULN2802 ULN2804	1	$I_{CEX}$	—	—	100 50 500 500	$\mu\text{A}$
Collector-Emitter Saturation Voltage ( $I_C = 350\text{ mA}$ , $I_B = 500\text{ }\mu\text{A}$ ) ( $I_C = 200\text{ mA}$ , $I_B = 350\text{ }\mu\text{A}$ ) ( $I_C = 100\text{ mA}$ , $I_B = 250\text{ }\mu\text{A}$ )	All Types All Types All Types	2	$V_{CE(sat)}$	—	1.1 0.95 0.85	1.6 1.3 1.1	V
Input Current — On Condition ( $V_I = 17\text{ V}$ ) ( $V_I = 3.85\text{ V}$ ) ( $V_I = 5.0\text{ V}$ ) ( $V_I = 12\text{ V}$ )	ULN2802 ULN2803 ULN2804 ULN2804	4	$I_{I(on)}$	—	0.82 0.93 0.35 1.0	1.25 1.35 0.5 1.45	mA
Input Voltage — On Condition ( $V_{CE} = 2.0\text{ V}$ , $I_C = 300\text{ mA}$ ) ( $V_{CE} = 2.0\text{ V}$ , $I_C = 200\text{ mA}$ ) ( $V_{CE} = 2.0\text{ V}$ , $I_C = 250\text{ mA}$ ) ( $V_{CE} = 2.0\text{ V}$ , $I_C = 300\text{ mA}$ ) ( $V_{CE} = 2.0\text{ V}$ , $I_C = 125\text{ mA}$ ) ( $V_{CE} = 2.0\text{ V}$ , $I_C = 200\text{ mA}$ ) ( $V_{CE} = 2.0\text{ V}$ , $I_C = 275\text{ mA}$ ) ( $V_{CE} = 2.0\text{ V}$ , $I_C = 350\text{ mA}$ )	ULN2802 ULN2803 ULN2803 ULN2803 ULN2804 ULN2804 ULN2804 ULN2804	5	$V_{I(on)}$	—	—	13 2.4 2.7 3.0 5.0 6.0 7.0 8.0	V
Input Current — Off Condition ( $I_C = 500\text{ }\mu\text{A}$ , $T_A = -70^\circ\text{C}$ )	All Types	3	$I_{I(off)}$	50	100	—	$\mu\text{A}$
DC Current Gain ( $V_{CE} = 2.0\text{ V}$ , $I_C = 350\text{ mA}$ )	ULN2801	2	$h_{FE}$	1000	—	—	—
Input Capacitance			$C_I$	—	15	25	pF
Turn-On Delay Time (50% $E_I$ to 50% $E_O$ )			$t_{on}$	—	0.25	1.0	$\mu\text{s}$
Turn-Off Delay Time (50% $E_I$ to 50% $E_O$ )			$t_{off}$	—	0.25	1.0	$\mu\text{s}$
Clamp Diode Leakage Current ( $V_R = 50\text{ V}$ )	$T_A = -25^\circ\text{C}$ $T_A = -70^\circ\text{C}$	6	$I_R$	—	—	50 100	$\mu\text{A}$
Clamp Diode Forward Voltage ( $I_F = 350\text{ mA}$ )		7	$V_F$	—	1.5	2.0	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้ง MOTOROLA LINEAR/INTERFACE DEVICES ขอสงวนสิทธิ์ในเอกสารทุกครั้งที่มีการนำไปใช้

# ULN2801, ULN2802, ULN2803, ULN2804

## TEST FIGURES

(SEE FIGURE NUMBERS IN ELECTRICAL CHARACTERISTICS TABLES)

FIGURE 1

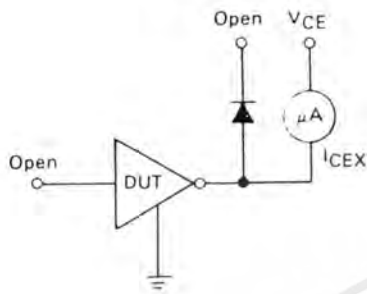


FIGURE 2

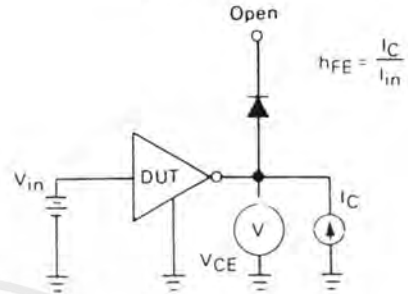


FIGURE 3

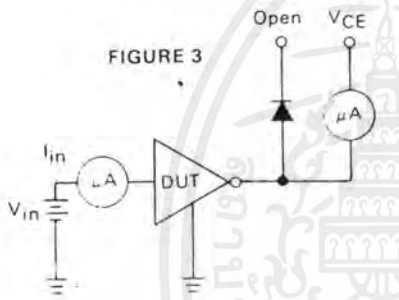


FIGURE 4

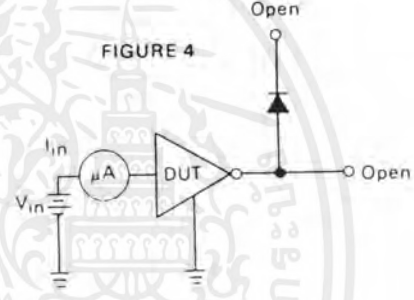


FIGURE 5

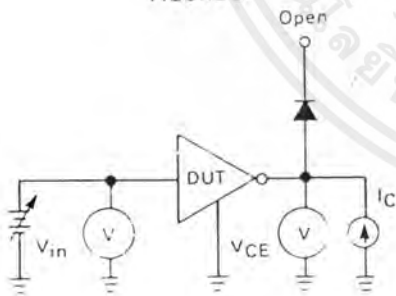


FIGURE 6

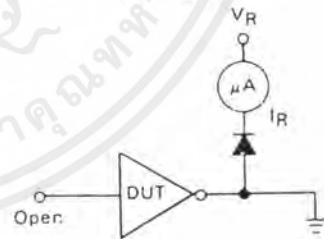
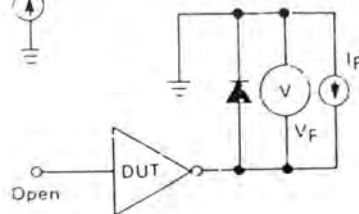


FIGURE 7



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 MOTGROLA LINEAR/INTERFACE DEVICES  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อสาธารณะและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ULN2801, ULN2802, ULN2803, ULN2804

TYPICAL CHARACTERISTIC CURVES —  $T_A = 25^\circ\text{C}$   
(unless otherwise noted)

## OUTPUT CHARACTERISTICS

FIGURE 8 — OUTPUT CURRENT versus SATURATION VOLTAGE

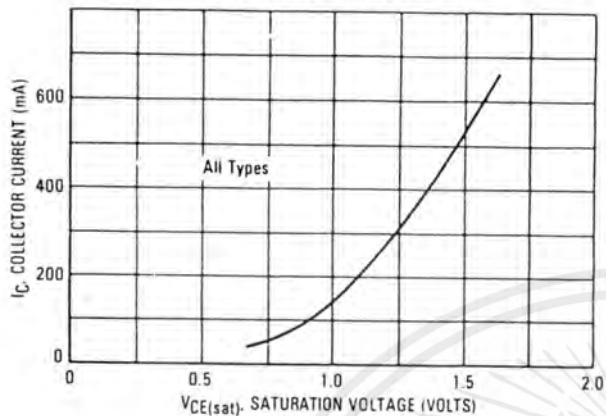
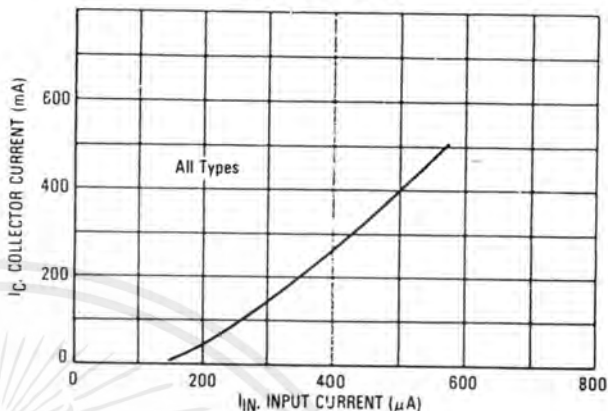


FIGURE 9 — OUTPUT CURRENT versus INPUT CURRENT



## INPUT CHARACTERISTICS

FIGURE 10 — ULN2802 INPUT CURRENT versus INPUT VOLTAGE

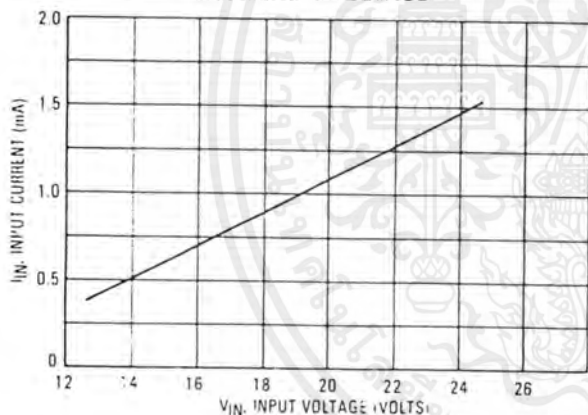


FIGURE 11 — ULN2803 INPUT CURRENT versus INPUT VOLTAGE

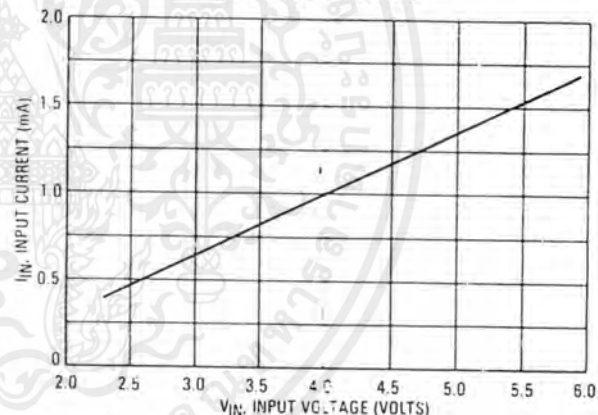
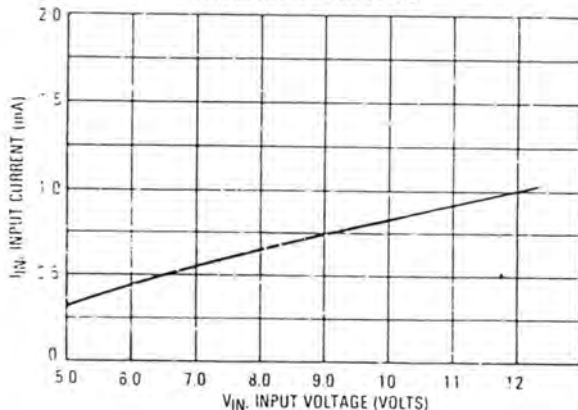


FIGURE 12 — ULN2804 INPUT CURRENT versus INPUT VOLTAGE



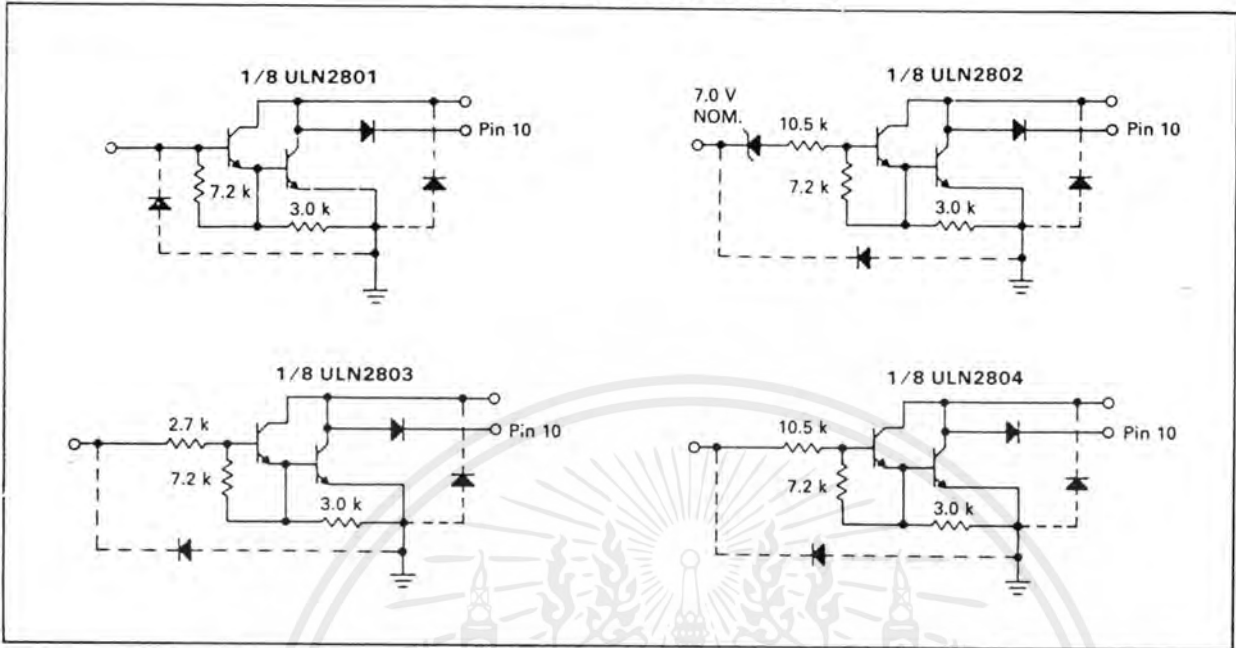
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

MOTOROLA LINEAR/INTERFACE DEVICES

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ULN2801, ULN2802, ULN2803, ULN2804

## REPRESENTATIVE CIRCUIT SCHEMATICS



# CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573

## High Speed CMOS Logic Octal Transparent Latch, Three-State Output

### Features

- Common Latch Enable Control
- Common Three-State Output Enable Control
- Buffered Inputs
- Three-State Outputs
- Bus Line Driving Capacity
- Typical Propagation Delay = 12ns at  $V_{CC} = 5V$ ,  $C_L = 15pF$ ,  $T_A = 25^\circ C$  (Data to Output for HC373)
- Fanout (Over Temperature Range)
  - Standard Outputs . . . . . 10 LSTTL Loads
  - Bus Driver Outputs . . . . . 15 LSTTL Loads
- Wide Operating Temperature Range . . .  $-55^\circ C$  to  $125^\circ C$
- Balanced Propagation Delay and Transition Times
- Significant Power Reduction Compared to LSTTL Logic ICs
- HC Types
  - 2V to 6V Operation
  - High Noise Immunity:  $N_{IL} = 30\%$ ,  $N_{IH} = 30\%$  of  $V_{CC}$  at  $V_{CC} = 5V$
- HCT Types
  - 4.5V to 5.5V Operation
  - Direct LSTTL Input Logic Compatibility,  $V_{IL} = 0.8V$  (Max),  $V_{IH} = 2V$  (Min)
  - CMOS Input Compatibility,  $I_I \leq 1\mu A$  at  $V_{OL}$ ,  $V_{OH}$

### Description

The Harris CD74HC373, CD74HCT373, CD54HC573, CD74HC573, and CD74HCT573 are high speed Octal Transparent Latches manufactured with silicon gate CMOS technology. They possess the low power consumption of standard CMOS integrated circuits, as well as the ability to drive 15 LSTTL devices. The CD74HCT373 and CD74HCT573 are functionally as well as pin compatible with the standard 74LS373 and 74LS573.

The outputs are transparent to the inputs when the latch enable ( $\overline{LE}$ ) is high. When the latch enable ( $\overline{LE}$ ) goes low the data is latched. The output enable ( $\overline{OE}$ ) controls the three-state outputs. When the output enable ( $\overline{OE}$ ) is high the outputs are in the high impedance state. The latch operation is independent to the state of the output enable. The 373 and 573 are identical in function and differ only in their pinout arrangements.

### Ordering Information

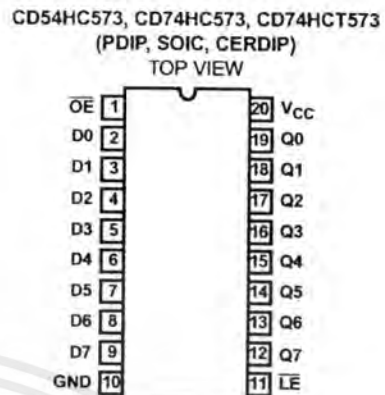
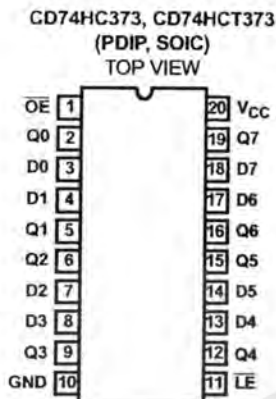
PART NUMBER	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
CD54HC573F	-55 to 125	20 Ld CERDIP	F20.3
CD74HC373E	-55 to 125	20 Ld PDIP	F20.3
CD74HCT373E	-55 to 125	20 Ld PDIP	E20.3
CD74HC573E	-55 to 125	20 Ld PDIP	E20.3
CD74HCT573E	-55 to 125	20 Ld PDIP	E20.3
CD74HC373M	-55 to 125	20 Ld SOIC	M20.3
CD74HCT373M	-55 to 125	20 Ld SOIC	M20.3
CD74HC573M	-55 to 125	20 Ld SOIC	M20.3
CD74HCT573M	-55 to 125	20 Ld SOIC	M20.3

#### NOTES:

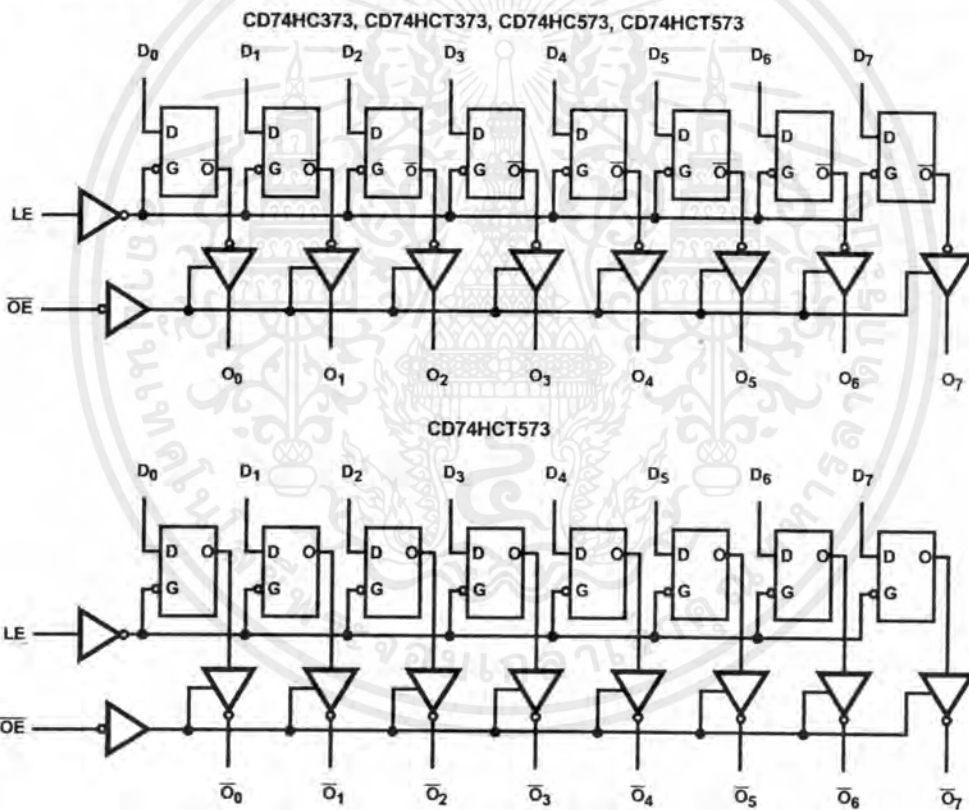
1. When ordering, use the entire part number. Add the suffix 96 to obtain the variant in the tape and reel.
2. Wafer or die for this part number are available which meets all electrical specifications. Please contact your local sales office or Harris customer service for ordering information.

CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573

Pinout



Functional Block Diagrams



TRUTH TABLE

OUTPUT ENABLE	LATCH ENABLE	DATA	OUTPUT
L	H	H	H
L	H	L	L
L	L	l	L
L	L	h	H
H	X	X	Z

NOTE: H = High Voltage Level, L = Low Voltage Level, X = Don't Care, Z = High Impedance State, l = Low voltage level one set-up time prior to the high to low latch enable transition, h = High voltage level one set-up time prior to the high to low latch enable transition.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573**

**Absolute Maximum Ratings**

DC Supply Voltage, $V_{CC}$	-0.5V to 7V
DC Input Diode Current, $I_{IK}$	
For $V_I < -0.5V$ or $V_I > V_{CC} + 0.5V$	$\pm 20mA$
DC Output Diode Current, $I_{OK}$	
For $V_O < -0.5V$ or $V_O > V_{CC} + 0.5V$	$\pm 20mA$
DC Drain Current, per Output, $I_O$	
For $-0.5V < V_O < V_{CC} + 0.5V$	$\pm 35mA$
DC Output Source or Sink Current per Output Pin, $I_O$	
For $V_O > -0.5V$ or $V_O < V_{CC} + 0.5V$	$\pm 25mA$
DC $V_{CC}$ or Ground Current, $I_{CC}$	$\pm 50mA$

**Thermal Information**

Thermal Resistance (Typical, Note 3)	$\theta_{JA}$ ( $^{\circ}C/W$ )	$\theta_{JA}$ ( $^{\circ}C/W$ )
PDIP Package	125	N/A
CERDIP Package	85	24
SOIC Package	120	N/A
Maximum Junction Temperature (Plastic Package)	150 $^{\circ}C$	
Maximum Storage Temperature Range	-65 $^{\circ}C$ to 150 $^{\circ}C$	
Maximum Lead Temperature (Soldering 10s)	300 $^{\circ}C$ (SOIC - Lead Tips Only)	

**Operating Conditions**

Temperature Range, $T_A$	-55 $^{\circ}C$ to 125 $^{\circ}C$
Supply Voltage Range, $V_{CC}$	
HC Types	.2V to 6V
HCT Types	4.5V to 5.5V
DC Input or Output Voltage, $V_I, V_O$	0V to $V_{CC}$
Input Rise and Fall Time	
2V	1000ns (Max)
4.5V	500ns (Max)
6V	400ns (Max)

*CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.*

**NOTE:**

- $\theta_{JA}$  is measured with the component mounted on an evaluation PC board in free air.

**DC Electrical Specifications**

PARAMETER	SYMBOL	TEST CONDITIONS			25 $^{\circ}C$			-40 $^{\circ}C$ TO 85 $^{\circ}C$		-55 $^{\circ}C$ TO 125 $^{\circ}C$		UNITS
		$V_I$ (V)	$I_O$ (mA)	$V_{CC}$ (V)	MIN	TYP	MAX	MIN	MAX	MIN	MAX	
<b>HC TYPES</b>												
High Level Input Voltage	$V_{IH}$	-	-	2	1.5	-	-	1.5	-	1.5	-	V
				4.5	3.15	-	-	3.15	-	3.15	-	V
				6	4.2	-	-	4.2	-	4.2	-	V
Low Level Input Voltage	$V_{IL}$	-	-	2	-	-	0.5	-	0.5	-	0.5	V
				4.5	-	-	1.35	-	1.35	-	1.35	V
				6	-	-	1.8	-	1.8	-	1.8	V
High Level Output Voltage CMOS Loads	$V_{OH}$	$V_{IH}$ or $V_{IL}$	-0.02	2	1.9	-	-	1.9	-	1.9	-	V
			-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
			-0.02	6	5.9	-	-	5.9	-	5.9	-	V
High Level Output Voltage TTL Loads	$V_{OH}$	$V_{IH}$ or $V_{IL}$	-6	4.5	3.98	-	-	3.84	-	3.7	-	V
			-7.8	6	5.48	-	-	5.34	-	5.2	-	V
Low Level Output Voltage CMOS Loads	$V_{OL}$	$V_{IH}$ or $V_{IL}$	0.02	2	-	-	0.1	-	0.1	-	0.1	V
			0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
			0.02	6	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads	$V_{OL}$	$V_{IH}$ or $V_{IL}$	6	4.5	-	-	0.26	-	0.33	-	0.4	V
			7.8	6	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	$I_I$	$V_{CC}$ or GND	-	6	-	-	$\pm 0.1$	-	$\pm 1$	-	$\pm 1$	$\mu A$
Quiescent Device Current	$I_{CC}$	$V_{CC}$ or GND	0	6	-	-	8	-	80	-	160	$\mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573**

**DC Electrical Specifications (Continued)**

PARAMETER	SYMBOL	TEST CONDITIONS		V <sub>CC</sub> (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
		V <sub>I</sub> (V)	I <sub>O</sub> (mA)		MIN	TYP	MAX	MIN	MAX	MIN	MAX	
Three-State Leakage Current	-	V <sub>IL</sub> or V <sub>IH</sub>	V <sub>O</sub> = V <sub>CC</sub> or GND	6	-	-	±0.5	-	±5	-	±10	μA
<b>HCT TYPES</b>												
High Level Input Voltage	V <sub>IH</sub>	-	-	4.5 to 5.5	2	-	-	2	-	2	-	V
Low Level Input Voltage	V <sub>IL</sub>	-	-	4.5 to 5.5	-	-	0.8	-	0.8	-	0.8	V
High Level Output Voltage CMOS Loads	V <sub>OH</sub>	V <sub>IH</sub> or V <sub>IL</sub>	-0.02	4.5	4.4	-	-	4.4	-	4.4	-	V
High Level Output Voltage TTL Loads			-6	4.5	3.98	-	-	3.84	-	3.7	-	V
			-7.8	6	5.48	-	-	5.34	-	5.2	-	V
Low Level Output Voltage CMOS Loads	V <sub>OL</sub>	V <sub>IH</sub> or V <sub>IL</sub>	0.02	4.5	-	-	0.1	-	0.1	-	0.1	V
Low Level Output Voltage TTL Loads			6	4.5	-	-	0.26	-	0.33	-	0.4	V
			7.8	6	-	-	0.26	-	0.33	-	0.4	V
Input Leakage Current	I <sub>I</sub>	V <sub>CC</sub> to GND	-	5.5	-	-	±0.1	-	±1	-	±1	μA
Quiescent Device Current	I <sub>CC</sub>	V <sub>CC</sub> or GND	0	5.5	-	-	8	-	80	-	160	μA
Three-State Leakage Current	-	V <sub>IL</sub> or V <sub>IH</sub>	V <sub>O</sub> = V <sub>CC</sub> or GND	6	-	-	±0.5	-	±5	-	±10	μA
Additional Quiescent Device Current Per Input Pin: 1 Unit Load (Note 4)	ΔI <sub>CC</sub>	V <sub>CC</sub> -2.1	-	4.5 to 5.5	-	100	360	-	450	-	490	μA

NOTE:

4. For dual-supply systems theoretical worst case (V<sub>I</sub> = 2.4V, V<sub>CC</sub> = 5.5V) specification is 1.8mA.

**HCT Input Loading Table**

INPUT	UNIT LOADS	
	HCT373	HCT573
$\overline{OE}$	1.5	1.25
Dn	0.4	0.3
$\overline{LE}$	0.6	0.65

NOTE: Unit Load is ΔI<sub>CC</sub> limit specified in DC Electrical Specifications table, e.g., 360μA max at 25°C.

**CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573**

**Prerequisite For Switching Specifications**

PARAMETER	SYMBOL	TEST CONDITIONS	V <sub>CC</sub> (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
<b>HC TYPES</b>											
LE Pulse Width	t <sub>w</sub>	-	2	80	-	-	100	-	120	-	ns
			4.5	16	-	-	20	-	24	-	ns
			6	14	-	-	17	-	20	-	ns
Set-up Time Data to LE	t <sub>su</sub>	-	2	50	-	-	65	-	75	-	ns
			4.5	10	-	-	13	-	15	-	ns
			6	9	-	-	11	-	13	-	ns
Hold Time, Data to LE (573)	t <sub>H</sub>	-	2	40	-	-	50	-	60	-	ns
			4.5	8	-	-	10	-	12	-	ns
			6	7	-	-	9	-	10	-	ns
Hold Time, Data to LE (373)	t <sub>H</sub>	-	2	5	-	-	5	-	5	-	ns
			4.5	5	-	-	5	-	5	-	ns
			6	5	-	-	5	-	5	-	ns
<b>HCT TYPES</b>											
LE Pulse Width	t <sub>w</sub>	-	4.5	16	-	-	20	-	24	-	ns
Set-up Time Data to LE	t <sub>w</sub>	-	4.5	13	-	-	16	-	20	-	ns
Hold Time, Data to LE	t <sub>H</sub>	-	4.5	10	-	-	13	-	15	-	ns

**Switching Specifications** Input t<sub>r</sub>, t<sub>f</sub> = 6ns

PARAMETER	SYMBOL	TEST CONDITIONS	V <sub>CC</sub> (V)	25°C		-40°C TO 85°C	-55°C TO 125°C	UNITS
				TYP	MAX	MAX	MAX	
<b>HC TYPES</b>								
Propagation Delay, Data to Qn (HC/HCT373)	t <sub>PLH</sub> , t <sub>PHL</sub>	C <sub>L</sub> = 50pF	2	-	150	190	225	ns
			4.5	-	30	38	45	ns
		C <sub>L</sub> = 15pF	6	-	26	33	38	ns
			5	12	-	-	-	ns
Propagation Delay, Data to Qn (HC/HCT573)	t <sub>PLH</sub> , t <sub>PHL</sub>	C <sub>L</sub> = 50pF	2	-	175	220	265	ns
			4.5	-	35	44	53	ns
		C <sub>L</sub> = 15pF	6	-	30	37	45	ns
			5	14	-	-	-	ns
Propagation Delay, LE to Qn	t <sub>PLH</sub> , t <sub>PHL</sub>	C <sub>L</sub> = 50pF	2	-	175	220	265	ns
			4.5	-	35	44	53	ns
		C <sub>L</sub> = 15pF	6	-	30	37	45	ns
			5	14	-	-	-	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ 5รศศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573**

**Switching Specifications** Input  $t_r, t_f = 6\text{ns}$  (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS	V <sub>CC</sub> (V)	25°C		-40°C TO 85°C	-55°C TO 125°C	UNITS
				TYP	MAX	MAX	MAX	
Output Enabling Time	$t_{PZL}, t_{PZH}$	$C_L = 50\text{pF}$	2	-	150	190	225	ns
			4.5	-	30	38	45	ns
			6	-	26	33	38	ns
		$C_L = 15\text{pF}$	5	12	-	-	-	ns
Output Disabling Time	$t_{PLZ}, t_{PHZ}$	$C_L = 50\text{pF}$	2	-	150	190	225	ns
			4.5	-	30	38	45	ns
			6	-	26	33	38	ns
		$C_L = 15\text{pF}$	5	12	-	-	-	ns
Output Transition Time	$t_{TLH}, t_{THL}$	$C_L = 50\text{pF}$	2	-	60	75	90	ns
			4.5	-	12	15	18	ns
			6	-	10	13	15	ns
Input Capacitance	$C_I$	-	-	-	10	10	10	pF
Three-State Output Capacitance	$C_O$	-	-	-	20	20	20	pF
Power Dissipation Capacitance (Notes 5, 6)	$C_{PD}$	-	5	51	-	-	-	pF
<b>HCT TYPES</b>								
Propagation Delay, Data to Qn (HC/HCT373)	$t_{PLH}, t_{PHL}$	$C_L = 50\text{pF}$	4.5	-	32	40	48	ns
		$C_L = 15\text{pF}$	5	13	-	-	-	ns
Propagation Delay, Data to Qn (HC/HCT573)	$t_{PLH}, t_{PHL}$	$C_L = 50\text{pF}$	4.5	-	35	44	53	ns
		$C_L = 15\text{pF}$	5	17	-	-	-	ns
Propagation Delay, $\overline{LE}$ to Qn	$t_{PLH}, t_{PHL}$	$C_L = 50\text{pF}$	4.5	-	35	44	53	ns
		$C_L = 15\text{pF}$	5	14	-	-	-	ns
Output Enabling Time	$t_{PZL}, t_{PZH}$	$C_L = 50\text{pF}$	4.5	-	35	44	53	ns
		$C_L = 15\text{pF}$	5	14	-	-	-	ns
Output Disabling Time	$t_{PLZ}, t_{PHZ}$	$C_L = 50\text{pF}$	4.5	-	35	44	53	ns
		$C_L = 15\text{pF}$	5	14	-	-	-	ns
Output Transition Time	$t_{TLH}, t_{THL}$	$C_L = 50\text{pF}$	4.5	-	12	15	18	ns
Input Capacitance	$C_I$	-	-	-	10	10	10	pF
Three-State Output Capacitance	$C_O$	-	-	-	20	20	20	pF
Power Dissipation Capacitance (Notes 5, 6)	$C_{PD}$	-	5	53	-	-	-	pF

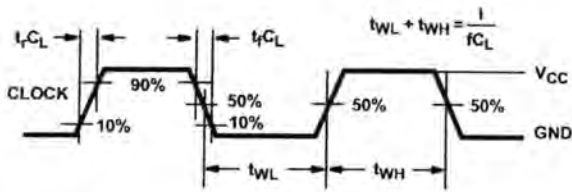
**NOTES:**

- $C_{PD}$  is used to determine the no-load dynamic power consumption, per latch.
- $P_D$  (total power per latch) =  $V_{CC}^2 f_i (C_{PD} + C_L)$  where  $f_i$  = Input Frequency,  $C_L$  = Output Load Capacitance,  $V_{CC}$  = Supply Voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

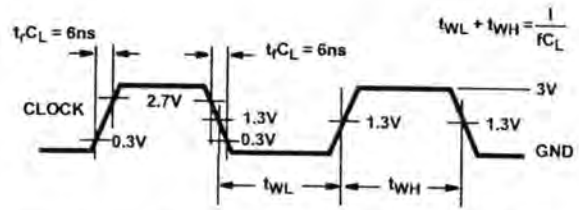
CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573

Test Circuits and Waveforms



NOTE: Outputs should be switching from 10%  $V_{CC}$  to 90%  $V_{CC}$  in accordance with device truth table. For  $f_{MAX}$ , input duty cycle = 50%.

FIGURE 1. HC CLOCK PULSE RISE AND FALL TIMES AND PULSE WIDTH



NOTE: Outputs should be switching from 10%  $V_{CC}$  to 90%  $V_{CC}$  in accordance with device truth table. For  $f_{MAX}$ , input duty cycle = 50%.

FIGURE 2. HCT CLOCK PULSE RISE AND FALL TIMES AND PULSE WIDTH

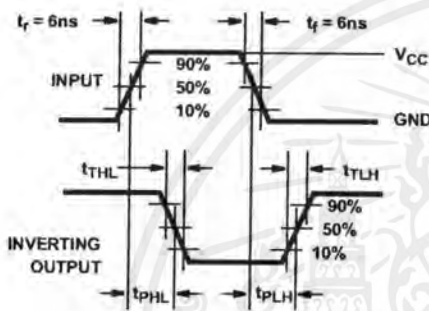


FIGURE 3. HC TRANSITION TIMES AND PROPAGATION DELAY TIMES, COMBINATION LOGIC

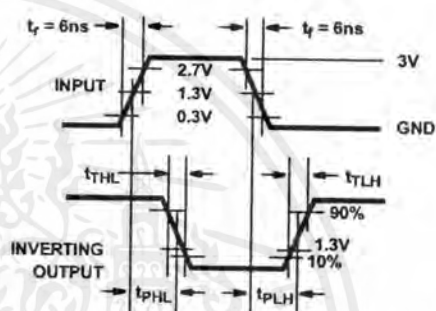


FIGURE 4. HCT TRANSITION TIMES AND PROPAGATION DELAY TIMES, COMBINATION LOGIC

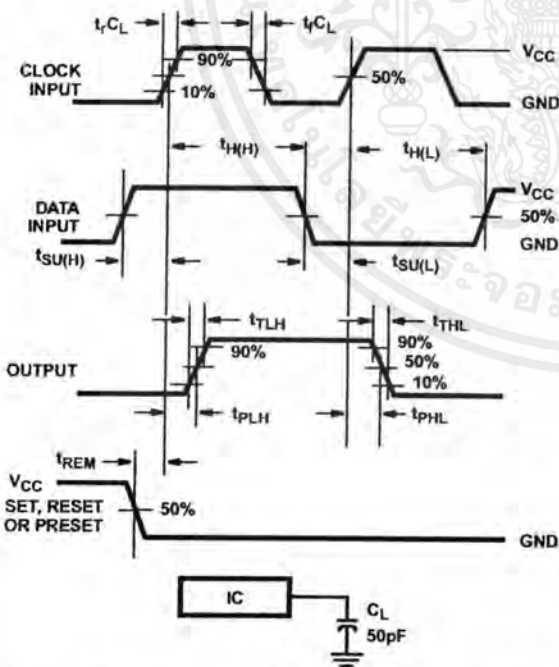


FIGURE 5. HC SETUP TIMES, HOLD TIMES, REMOVAL TIME, AND PROPAGATION DELAY TIMES FOR EDGE TRIGGERED SEQUENTIAL LOGIC CIRCUITS

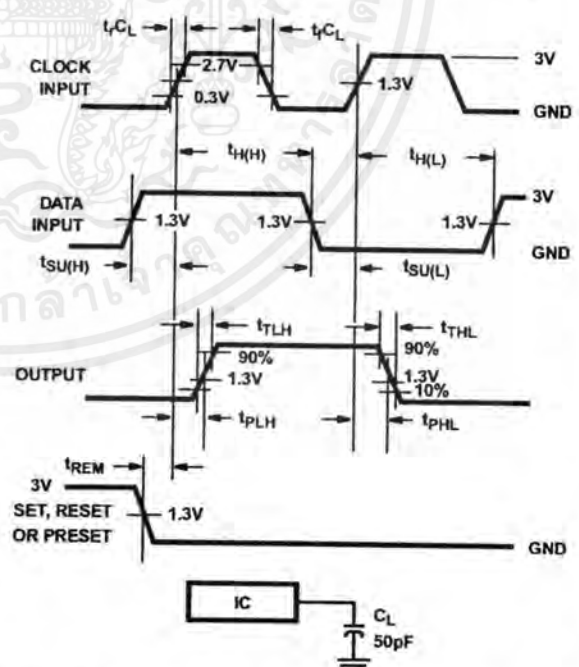


FIGURE 6. HCT SETUP TIMES, HOLD TIMES, REMOVAL TIME, AND PROPAGATION DELAY TIMES FOR EDGE TRIGGERED SEQUENTIAL LOGIC CIRCUITS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD74HC373, CD74HCT373, CD54HC573, CD74HC573, CD74HCT573

Test Circuits and Waveforms (Continued)

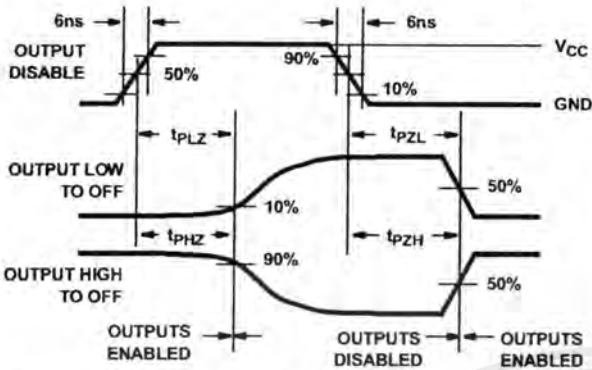


FIGURE 7. HC THREE-STATE PROPAGATION DELAY WAVEFORM

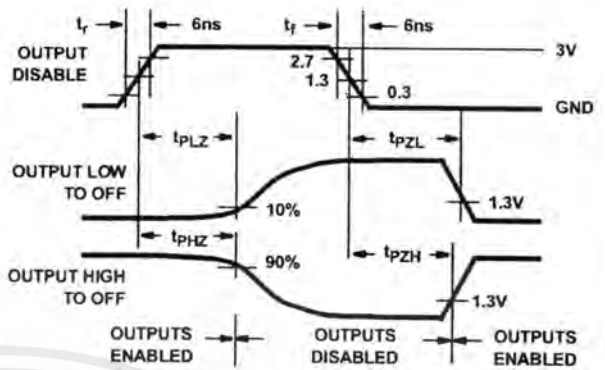
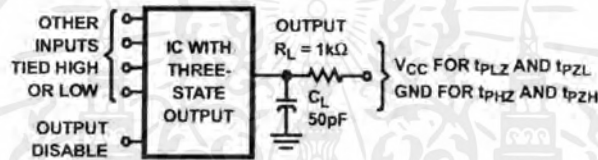


FIGURE 8. HCT THREE-STATE PROPAGATION DELAY WAVEFORM



NOTE: Open drain waveforms  $t_{pLZ}$  and  $t_{pZL}$  are the same as those for three-state shown on the left. The test circuit is Output  $R_L = 1k\Omega$  to  $V_{CC}$ ,  $C_L = 50pF$ .

FIGURE 9. HC AND HCT THREE-STATE PROPAGATION DELAY TEST CIRCUIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1999, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

### General Description

The MAX481, MAX483, MAX485, MAX487-MAX491, and MAX1487 are low-power transceivers for RS-485 and RS-422 communication. Each part contains one driver and one receiver. The MAX483, MAX487, MAX488, and MAX489 feature reduced slew-rate drivers that minimize EMI and reduce reflections caused by improperly terminated cables, thus allowing error-free data transmission up to 250kbps. The driver slew rates of the MAX481, MAX485, MAX490, MAX491, and MAX1487 are not limited, allowing them to transmit up to 2.5Mbps.

These transceivers draw between 120 $\mu$ A and 500 $\mu$ A of supply current when unloaded or fully loaded with disabled drivers. Additionally, the MAX481, MAX483, and MAX487 have a low-current shutdown mode in which they consume only 0.1 $\mu$ A. All parts operate from a single 5V supply.

Drivers are short-circuit current limited and are protected against excessive power dissipation by thermal shutdown circuitry that places the driver outputs into a high-impedance state. The receiver input has a fail-safe feature that guarantees a logic-high output if the input is open circuit.

The MAX487 and MAX1487 feature quarter-unit-load receiver input impedance, allowing up to 128 MAX487/MAX1487 transceivers on the bus. Full-duplex communications are obtained using the MAX488-MAX491, while the MAX481, MAX483, MAX485, MAX487, and MAX1487 are designed for half-duplex applications.

### Applications

Low-Power RS-485 Transceivers  
Low-Power RS-422 Transceivers  
Level Translators  
Transceivers for EMI-Sensitive Applications  
Industrial-Control Local Area Networks

### Features

- ◆ In  $\mu$ MAX Package: Smallest 8-Pin SO
- ◆ Slew-Rate Limited for Error-Free Data Transmission (MAX483/487/488/489)
- ◆ 0.1 $\mu$ A Low-Current Shutdown Mode (MAX481/483/487)
- ◆ Low Quiescent Current:  
120 $\mu$ A (MAX483/487/488/489)  
230 $\mu$ A (MAX1487)  
300 $\mu$ A (MAX481/485/490/491)
- ◆ -7V to +12V Common-Mode Input Voltage Range
- ◆ Three-State Outputs
- ◆ 30ns Propagation Delays, 5ns Skew (MAX481/485/490/491/1487)
- ◆ Full-Duplex and Half-Duplex Versions Available
- ◆ Operate from a Single 5V Supply
- ◆ Allows up to 128 Transceivers on the Bus (MAX487/MAX1487)
- ◆ Current-Limiting and Thermal Shutdown for Driver Overload Protection

### Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX481CPA	0°C to +70°C	8 Plastic DIP
MAX481CSA	0°C to +70°C	8 SO
MAX481CUA	0°C to +70°C	8 $\mu$ MAX
MAX481C/D	0°C to +70°C	Dice*

Ordering information continued at end of data sheet.

\* Contact factory for dice specifications.

### Selection Table

PART NUMBER	HALF/FULL DUPLEX	DATA RATE (Mbps)	SLEW-RATE LIMITED	LOW-POWER SHUTDOWN	RECEIVER/ DRIVER ENABLE	QUIESCENT CURRENT ( $\mu$ A)	NUMBER OF TRANSMITTERS ON BUS	PIN COUNT
MAX481	Half	2.5	No	Yes	Yes	300	32	8
MAX483	Half	0.25	Yes	Yes	Yes	120	32	8
MAX485	Half	2.5	No	No	Yes	300	32	8
MAX487	Half	0.25	Yes	Yes	Yes	120	128	8
MAX488	Full	0.25	Yes	No	No	120	32	8
MAX489	Full	0.25	Yes	No	Yes	120	32	14
MAX490	Full	2.5	No	No	No	300	32	8
MAX491	Full	2.5	No	No	Yes	300	32	14
MAX1487	Half	2.5	No	No	Yes	230	128	8

MAXIM

Maxim Integrated Products 1

For free samples & the latest literature: <http://www.maxim-ic.com>, or phone 1-800-998-8800

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## ABSOLUTE MAXIMUM RATINGS

Supply Voltage (V <sub>CC</sub> ).....	12V	14-Pin SO (derate 8.33mW/°C above +70°C).....	667mW
Control Input Voltage (RE, DE).....	-0.5V to (V <sub>CC</sub> + 0.5V)	8-Pin μMAX (derate 4.1mW/°C above +70°C).....	830mW
Driver Input Voltage (DI).....	-0.5V to (V <sub>CC</sub> + 0.5V)	8-Pin CERDIP (derate 8.00mW/°C above +70°C).....	640mW
Driver Output Voltage (A, B).....	-8V to +12.5V	14-Pin CERDIP (derate 9.09mW/°C above +70°C).....	727mW
Receiver Input Voltage (A, B).....	-8V to +12.5V	Operating Temperature Ranges	
Receiver Output Voltage (RO).....	-0.5V to (V <sub>CC</sub> + 0.5V)	MAX4_C_/MAX1487C_A.....	0°C to +70°C
Continuous Power Dissipation (T <sub>A</sub> = +70°C)		MAX4_E_/MAX1487E_A.....	-40°C to +85°C
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C)....	727mW	MAX4_MJ_/MAX1487MJA.....	-55°C to +125°C
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C)...	800mW	Storage Temperature Range.....	
8-Pin SO (derate 5.88mW/°C above +70°C).....	471mW	-65°C to +160°C	
		Lead Temperature (soldering, 10sec).....	
		+300°C	

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub> = 5V ±5%, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Driver Output (no load)	V <sub>OD1</sub>				5	V
Differential Driver Output (with load)	V <sub>OD2</sub>	R = 50Ω (RS-422)	2			V
		R = 27Ω (RS-485), Figure 4	1.5		5	V
Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	ΔV <sub>OD</sub>	R = 27Ω or 50Ω, Figure 4			0.2	V
Driver Common-Mode Output Voltage	V <sub>OC</sub>	R = 27Ω or 50Ω, Figure 4			3	V
Change in Magnitude of Driver Common-Mode Output Voltage for Complementary Output States	ΔV <sub>OC</sub>	R = 27Ω or 50Ω, Figure 4			0.2	V
Input High Voltage	V <sub>IH</sub>	DE, DI, RE	2.0			V
Input Low Voltage	V <sub>IL</sub>	DE, DI, RE			0.8	V
Input Current	I <sub>IN1</sub>	DE, DI, RE			±2	μA
Input Current (A, B)	I <sub>IN2</sub>	DE = 0V; V <sub>CC</sub> = 0V or 5.25V, all devices except MAX487/MAX1487	V <sub>IN</sub> = 12V		1.0	mA
			V <sub>IN</sub> = -7V		-0.8	
		MAX487/MAX1487, DE = 0V, V <sub>CC</sub> = 0V or 5.25V	V <sub>IN</sub> = 12V		0.25	mA
			V <sub>IN</sub> = -7V		-0.2	
Receiver Differential Threshold Voltage	V <sub>TH</sub>	-7V ≤ V <sub>CM</sub> ≤ 12V	-0.2		0.2	V
Receiver Input Hysteresis	ΔV <sub>TH</sub>	V <sub>CM</sub> = 0V		70		mV
Receiver Output High Voltage	V <sub>OH</sub>	I <sub>O</sub> = -4mA, V <sub>ID</sub> = 200mV	3.5			V
Receiver Output Low Voltage	V <sub>OL</sub>	I <sub>O</sub> = 4mA, V <sub>ID</sub> = -200mV			0.4	V
Three-State (high impedance) Output Current at Receiver	I <sub>OZR</sub>	0.4V ≤ V <sub>O</sub> ≤ 2.4V			±1	μA
Receiver Input Resistance	R <sub>IN</sub>	-7V ≤ V <sub>CM</sub> ≤ 12V, all devices except MAX487/MAX1487	12			kΩ
		-7V ≤ V <sub>CM</sub> ≤ 12V, MAX487/MAX1487	48			kΩ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

## DC ELECTRICAL CHARACTERISTICS (continued)

( $V_{CC} = 5V \pm 5\%$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
No-Load Supply Current (Note 3)	$I_{CC}$	MAX488/MAX489, DE, DI, RE = 0V or $V_{CC}$		120	250	$\mu A$	
		MAX490/MAX491, DE, DI, RE = 0V or $V_{CC}$		300	500		
		MAX481/MAX485, RE = 0V or $V_{CC}$	DE = $V_{CC}$		500		900
			DE = 0V		300		500
		MAX1487, RE = 0V or $V_{CC}$	DE = $V_{CC}$		300		500
			DE = 0V		230		400
MAX483/MAX487, RE = 0V or $V_{CC}$	DE = 5V	MAX483		350	650		
		MAX487		250	400		
	DE = 0V		120	250			
Supply Current in Shutdown	$I_{SHDN}$	MAX481/483/487, DE = 0V, RE = $V_{CC}$		0.1	10	$\mu A$	
Driver Short-Circuit Current, $V_O = \text{High}$	$I_{OSD1}$	$-7V \leq V_O \leq 12V$ (Note 4)	35		250	mA	
Driver Short-Circuit Current, $V_O = \text{Low}$	$I_{OSD2}$	$-7V \leq V_O \leq 12V$ (Note 4)	35		250	mA	
Receiver Short-Circuit Current	$I_{OSR}$	$0V \leq V_O \leq V_{CC}$	7		95	mA	

## SWITCHING CHARACTERISTICS—MAX481/MAX485, MAX490/MAX491, MAX1487

( $V_{CC} = 5V \pm 5\%$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	$t_{PLH}$	Figures 6 and 8, $R_{DIFF} = 54\Omega$ , $C_{L1} = C_{L2} = 100pF$	10	30	60	ns
	$t_{PHL}$		10	30	60	
Driver Output Skew to Output	$t_{SKEW}$	Figures 6 and 8, $R_{DIFF} = 54\Omega$ , $C_{L1} = C_{L2} = 100pF$		5	10	ns
Driver Rise or Fall Time	$t_r, t_f$	Figures 6 and 8, $R_{DIFF} = 54\Omega$ , $C_{L1} = C_{L2} = 100pF$	3	15	40	ns
		MAX481, MAX485, MAX1487				
		MAX490C/E, MAX491C/E MAX490M, MAX491M	5	15	25	
Driver Enable to Output High	$t_{ZH}$	Figures 7 and 9, $C_L = 100pF$ , S2 closed		40	70	ns
Driver Enable to Output Low	$t_{ZL}$	Figures 7 and 9, $C_L = 100pF$ , S1 closed		40	70	ns
Driver Disable Time from Low	$t_{LZ}$	Figures 7 and 9, $C_L = 15pF$ , S1 closed		40	70	ns
Driver Disable Time from High	$t_{HZ}$	Figures 7 and 9, $C_L = 15pF$ , S2 closed		40	70	ns
Receiver Input to Output	$t_{PLH}, t_{PHL}$	Figures 6 and 10, $R_{DIFF} = 54\Omega$ , $C_{L1} = C_{L2} = 100pF$	20	90	200	ns
		MAX481, MAX485, MAX1487				
		MAX490C/E, MAX491C/E MAX490M, MAX491M	20	90	150	
$ t_{PLH} - t_{PHL} $ Differential Receiver Skew	$t_{SKD}$	Figures 6 and 10, $R_{DIFF} = 54\Omega$ , $C_{L1} = C_{L2} = 100pF$		13		ns
Receiver Enable to Output Low	$t_{ZL}$	Figures 5 and 11, $C_{RL} = 15pF$ , S1 closed		20	50	ns
Receiver Enable to Output High	$t_{ZH}$	Figures 5 and 11, $C_{RL} = 15pF$ , S2 closed		20	50	ns
Receiver Disable Time from Low	$t_{LZ}$	Figures 5 and 11, $C_{RL} = 15pF$ , S1 closed		20	50	ns
Receiver Disable Time from High	$t_{HZ}$	Figures 5 and 11, $C_{RL} = 15pF$ , S2 closed		20	50	ns
Maximum Data Rate	$f_{MAX}$		2.5			Mbps
Time to Shutdown	$t_{SHDN}$	MAX481 (Note 5)	50	200	600	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

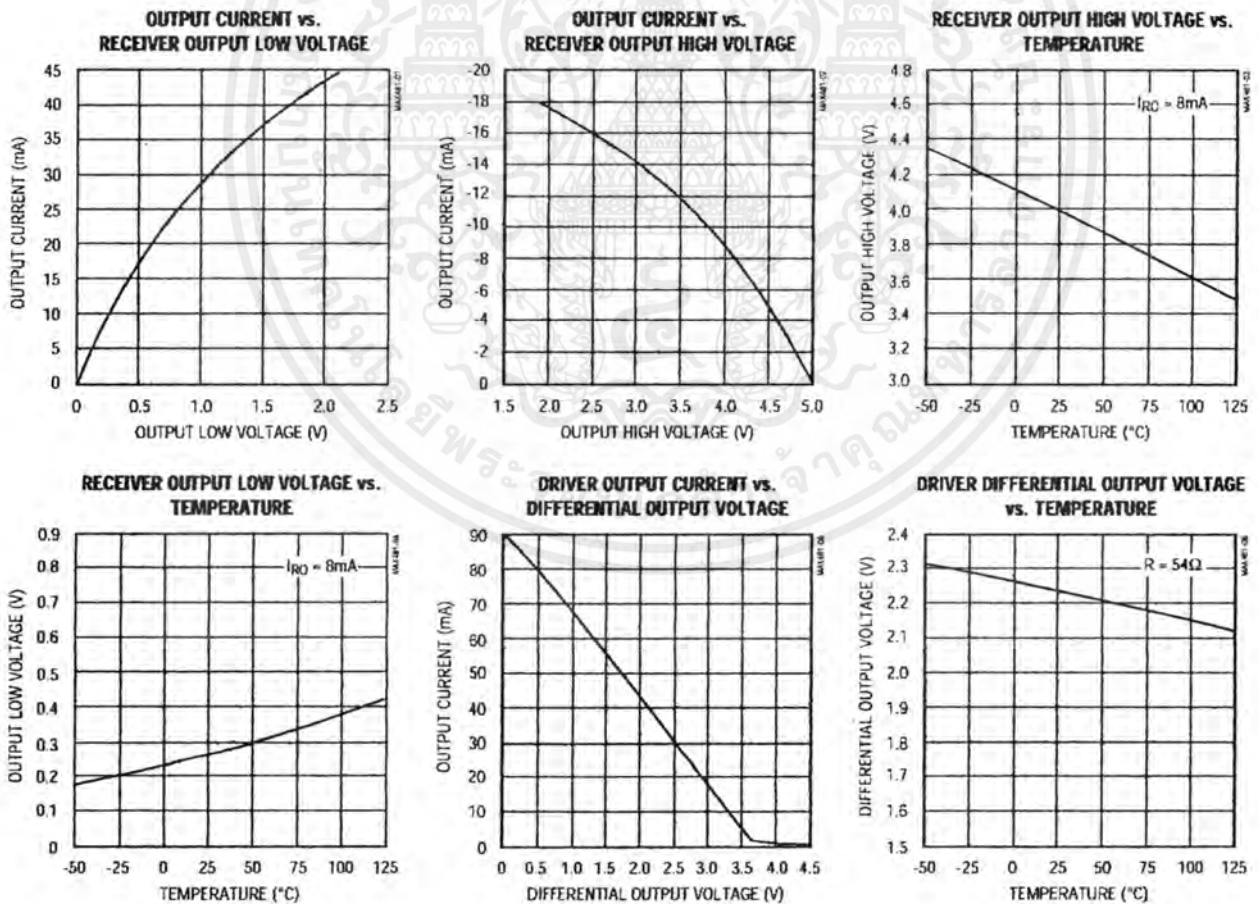
MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

## NOTES FOR ELECTRICAL/SWITCHING CHARACTERISTICS

- Note 1:** All currents into device pins are positive; all currents out of device pins are negative. All voltages are referenced to device ground unless otherwise specified.
- Note 2:** All typical specifications are given for  $V_{CC} = 5V$  and  $T_A = +25^\circ C$ .
- Note 3:** Supply current specification is valid for loaded transmitters when  $DE = 0V$ .
- Note 4:** Applies to peak current. See *Typical Operating Characteristics*.
- Note 5:** The MAX481/MAX483/MAX487 are put into shutdown by bringing  $\overline{RE}$  high and  $DE$  low. If the inputs are in this state for less than 50ns, the parts are guaranteed not to enter shutdown. If the inputs are in this state for at least 600ns, the parts are guaranteed to have entered shutdown. See *Low-Power Shutdown Mode* section.

## Typical Operating Characteristics

( $V_{CC} = 5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

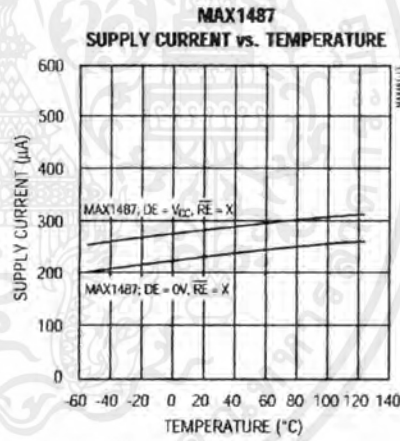
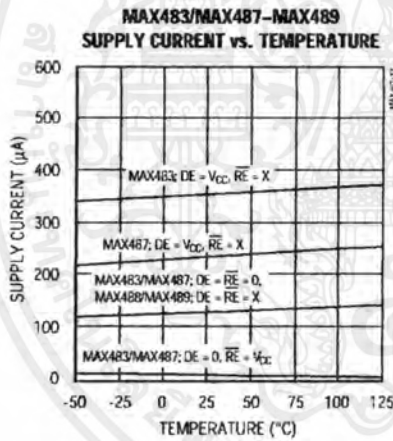
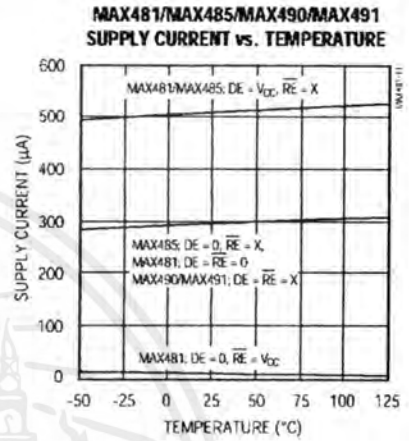
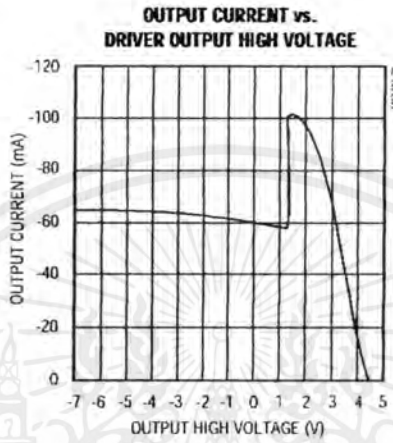
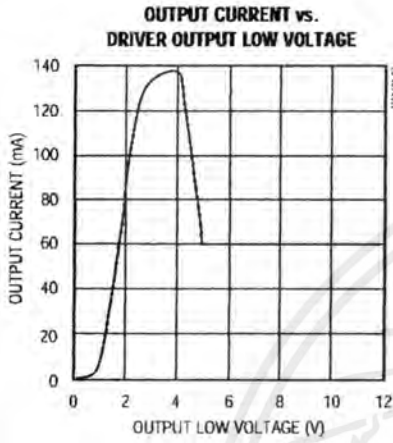


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## Typical Operating Characteristics (continued)

( $V_{CC} = 5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## Pin Description

PIN					NAME	FUNCTION
MAX481/MAX483/ MAX485/MAX487/ MAX1487		MAX488/ MAX490		MAX489/ MAX491		
DIP/SO	μMAX	DIP/SO	μMAX	DIP/SO		
1	3	2	4	2	RO	Receiver Output: If $A > B$ by 200mV, RO will be high; If $A < B$ by 200mV, RO will be low.
2	4	—	—	3	RE	Receiver Output Enable. RO is enabled when RE is low; RO is high impedance when RE is high.
3	5	—	—	4	DE	Driver Output Enable. The driver outputs, Y and Z, are enabled by bringing DE high. They are high impedance when DE is low. If the driver outputs are enabled, the parts function as line drivers. While they are high impedance, they function as line receivers if RE is low.
4	6	3	5	5	DI	Driver Input. A low on DI forces output Y low and output Z high. Similarly, a high on DI forces output Y high and output Z low.
5	7	4	6	6, 7	GND	Ground
—	—	5	7	9	Y	Noninverting Driver Output
—	—	6	8	10	Z	Inverting Driver Output
6	8	—	—	—	A	Noninverting Receiver Input and Noninverting Driver Output
—	—	8	2	12	A	Noninverting Receiver Input
7	1	—	—	—	B	Inverting Receiver Input and Inverting Driver Output
—	—	7	1	11	B	Inverting Receiver Input
8	2	1	3	14	Vcc	Positive Supply: $4.75V \leq V_{CC} \leq 5.25V$
—	—	—	—	1, 8, 13	N.C.	No Connect—not internally connected

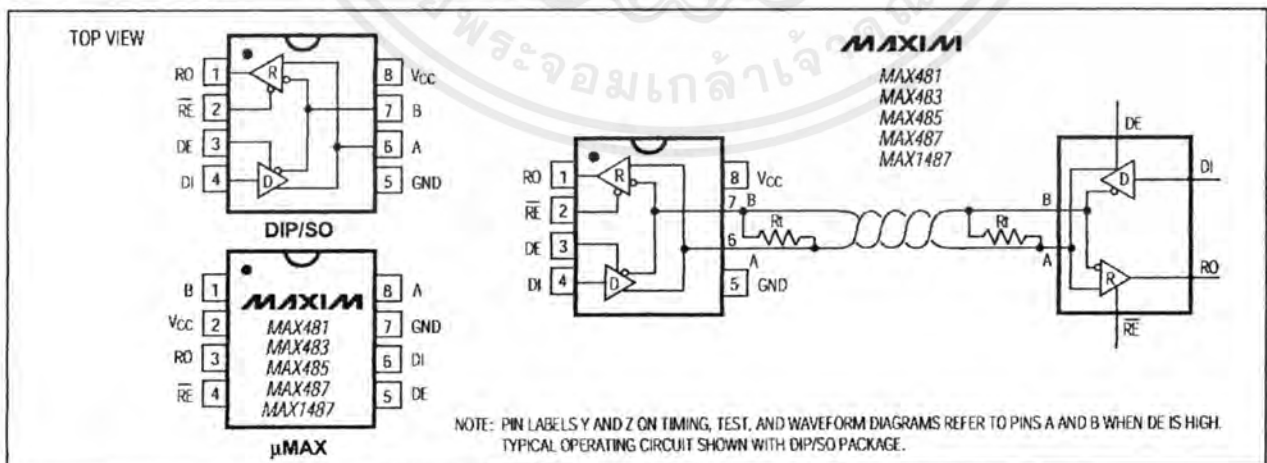


Figure 1. MAX481/MAX483/MAX485/MAX487/MAX1487 Pin Configuration and Typical Operating Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

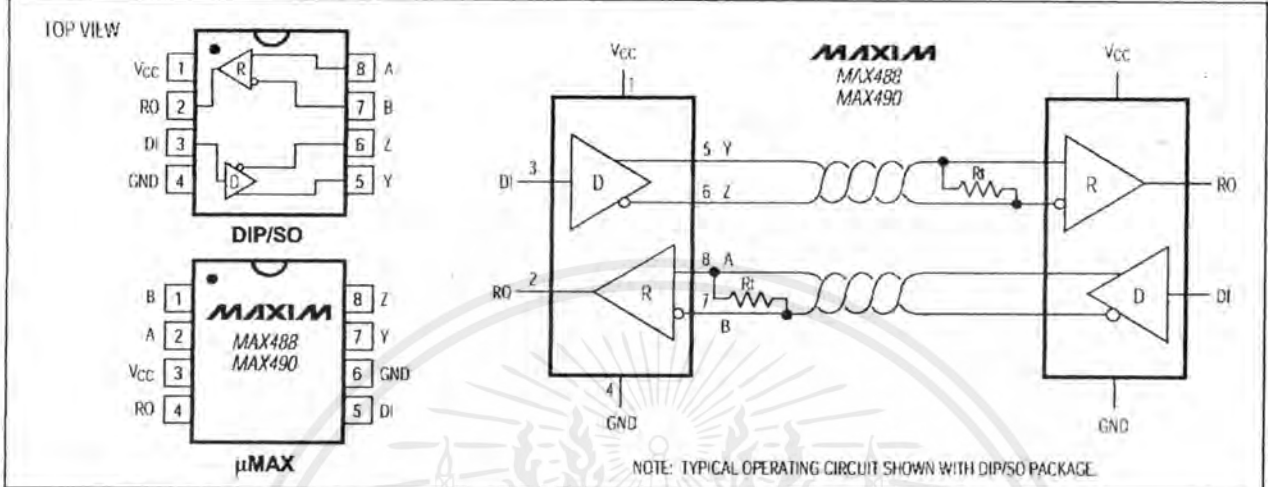


Figure 2. MAX488/MAX490 Pin Configuration and Typical Operating Circuit

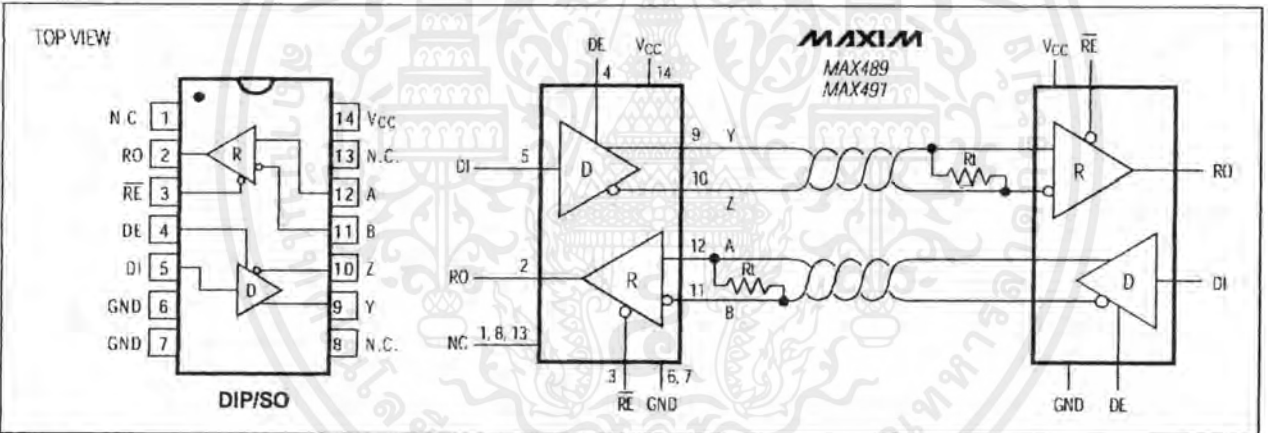


Figure 3. MAX489/MAX491 Pin Configuration and Typical Operating Circuit

## Applications Information

The MAX481/MAX483/MAX485/MAX487-MAX491 and MAX1487 are low-power transceivers for RS-485 and RS-422 communications. The MAX481, MAX485, MAX490, MAX491, and MAX1487 can transmit and receive at data rates up to 2.5Mbps, while the MAX483, MAX487, MAX488, and MAX489 are specified for data rates up to 250kbps. The MAX488-MAX491 are full-duplex transceivers while the MAX481, MAX483, MAX485, MAX487, and MAX1487 are half-duplex. In addition, Driver Enable (DE) and Receiver Enable ( $\overline{RE}$ ) pins are included on the MAX481, MAX483, MAX485, MAX487, MAX489, MAX491, and MAX1487. When disabled, the driver and receiver outputs are high impedance.

## MAX487/MAX1487: 128 Transceivers on the Bus

The 48k $\Omega$ , 1/4-unit-load receiver input impedance of the MAX487 and MAX1487 allows up to 128 transceivers on a bus, compared to the 1-unit load (12k $\Omega$  input impedance) of standard RS-485 drivers (32 transceivers maximum). Any combination of MAX487/MAX1487 and other RS-485 transceivers with a total of 32 unit loads or less can be put on the bus. The MAX481/MAX483/MAX485 and MAX488-MAX491 have standard 12k $\Omega$  Receiver Input impedance.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## Test Circuits

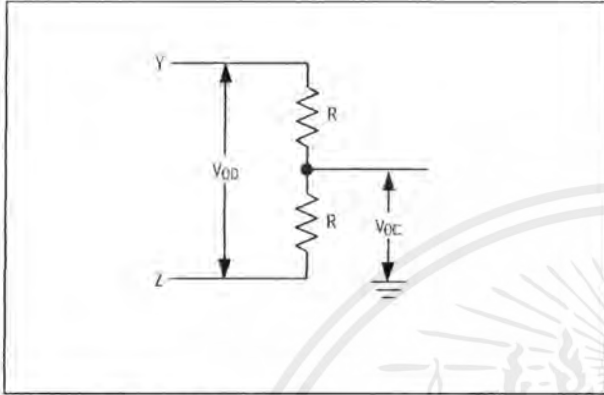


Figure 4. Driver DC Test Load

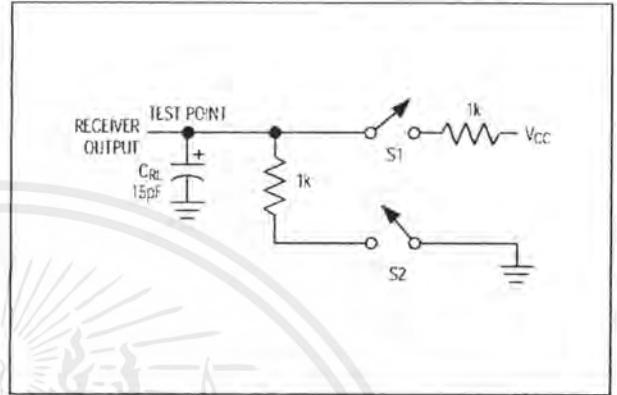


Figure 5. Receiver Timing Test Load

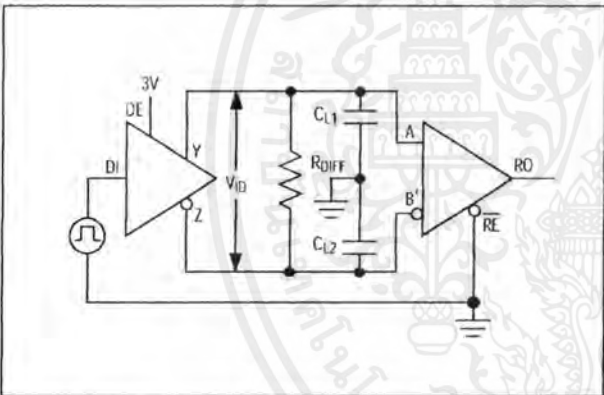


Figure 6. Driver/Receiver Timing Test Circuit

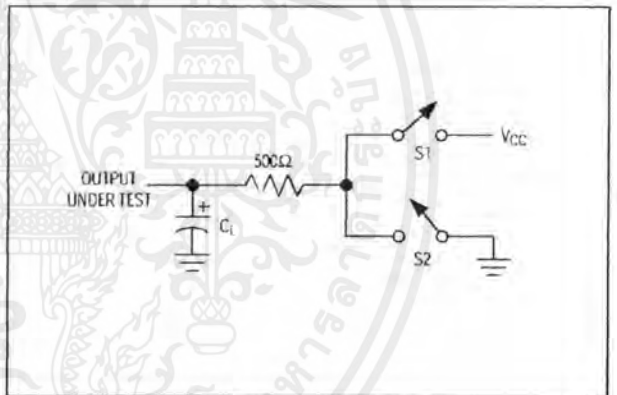


Figure 7. Driver Timing Test Load

### MAX483/MAX487/MAX488/MAX489: Reduced EMI and Reflections

The MAX483 and MAX487–MAX489 are slew-rate limited, minimizing EMI and reducing reflections caused by improperly terminated cables. Figure 12 shows the driver output waveform and its Fourier analysis of a 150kHz signal transmitted by a MAX481, MAX485, MAX490, MAX491, or MAX1487. High-frequency har-

monics with large amplitudes are evident. Figure 13 shows the same information displayed for a MAX483, MAX487, MAX488, or MAX489 transmitting under the same conditions. Figure 13's high-frequency harmonics have much lower amplitudes, and the potential for EMI is significantly reduced.

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## Switching Waveforms

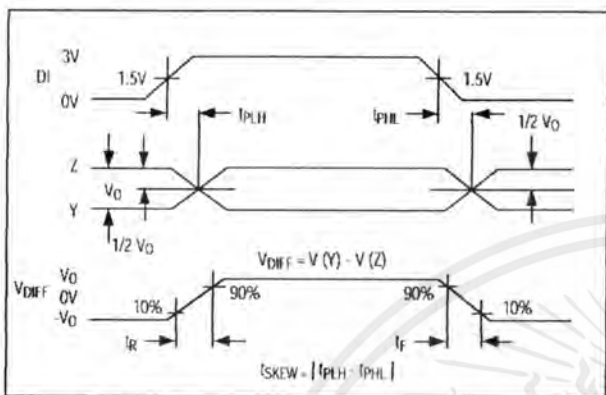


Figure 8. Driver Propagation Delays

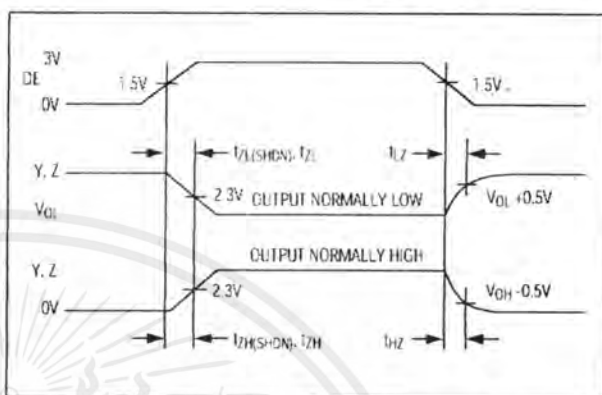


Figure 9. Driver Enable and Disable Times (except MAX488 and MAX490)

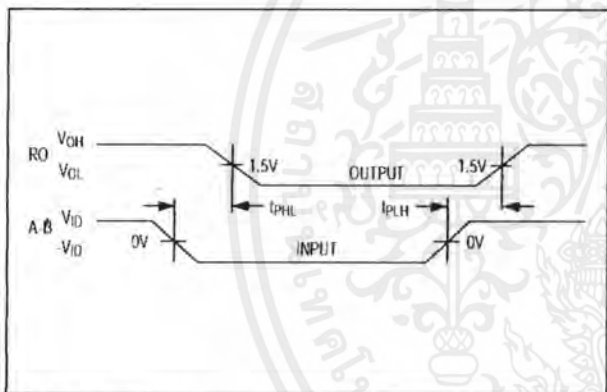


Figure 10. Receiver Propagation Delays

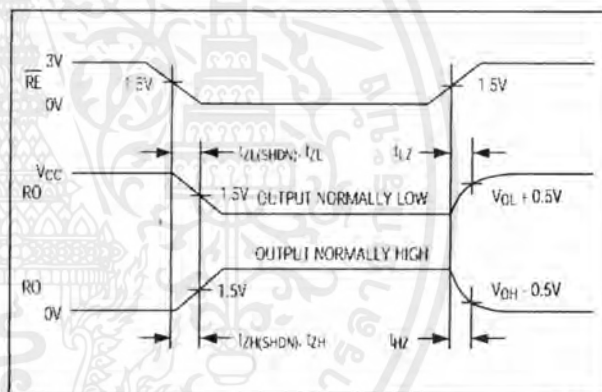


Figure 11. Receiver Enable and Disable Times (except MAX488 and MAX490)

## Function Tables (MAX481/MAX483/MAX485/MAX487/MAX1487)

Table 1. Transmitting

INPUTS			OUTPUTS	
$\overline{RE}$	DE	DI	Z	Y
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	High-Z*	High-Z*

X = Don't care  
High-Z = High impedance  
\* Shutdown mode for MAX481/MAX483/MAX487

Table 2. Receiving

INPUTS			OUTPUT
$\overline{RE}$	DE	A-B	RO
0	0	$\geq +0.2V$	1
0	0	$\leq -0.2V$	0
0	0	Inputs open	1
1	0	X	High-Z*

X = Don't care  
High-Z = High impedance  
\* Shutdown mode for MAX481/MAX483/MAX487

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

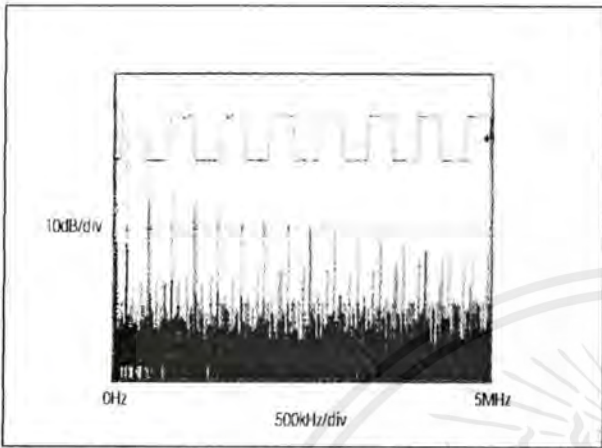


Figure 12. Driver Output Waveform and FFT Plot of MAX481/MAX485/MAX490/MAX491/MAX1487 Transmitting a 150kHz Signal

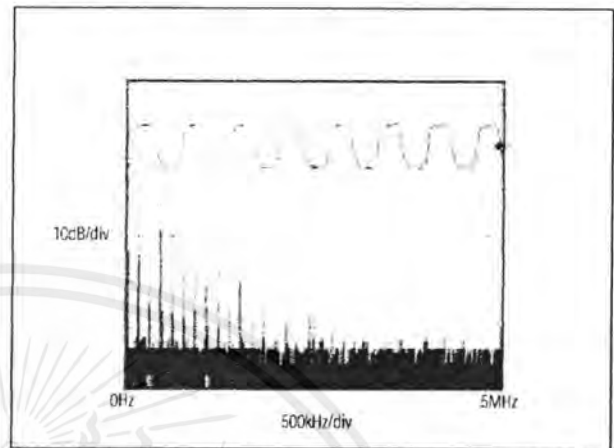


Figure 13. Driver Output Waveform and FFT Plot of MAX483/MAX487-MAX489 Transmitting a 150kHz Signal

### Low-Power Shutdown Mode (MAX481/MAX483/MAX487)

A low-power shutdown mode is initiated by bringing both  $\overline{RE}$  high and DE low. The devices will not shut down unless both the driver and receiver are disabled. In shutdown, the devices typically draw only 0.1  $\mu$ A of supply current.

$\overline{RE}$  and DE may be driven simultaneously; the parts are guaranteed not to enter shutdown if  $\overline{RE}$  is high and DE is low for less than 50ns. If the inputs are in this state for at least 600ns, the parts are guaranteed to enter shutdown.

For the MAX481, MAX483, and MAX487, the  $t_{ZH}$  and  $t_{ZL}$  enable times assume the part was not in the low-power shutdown state (the MAX485/MAX488-MAX491 and MAX1487 can not be shut down). The  $t_{ZH}(SHDN)$  and  $t_{ZL}(SHDN)$  enable times assume the parts were shut down (see *Electrical Characteristics*).

It takes the drivers and receivers longer to become enabled from the low-power shutdown state ( $t_{ZH}(SHDN)$ ,  $t_{ZL}(SHDN)$ ) than from the operating mode ( $t_{ZH}$ ,  $t_{ZL}$ ). (The parts are in operating mode if the  $\overline{RE}$ , DE inputs equal a logical 0,1 or 1,1 or 0, 0.)

### Driver Output Protection

Excessive output current and power dissipation caused by faults or by bus contention are prevented by two mechanisms. A foldback current limit on the output stage provides immediate protection against short circuits over the whole common-mode voltage range (see *Typical Operating Characteristics*). In addition, a thermal shutdown circuit forces the driver outputs into a high-impedance state if the die temperature rises excessively.

### Propagation Delay

Many digital encoding schemes depend on the difference between the driver and receiver propagation delay times. Typical propagation delays are shown in Figures 15-18 using Figure 14's test circuit.

The difference in receiver delay times,  $|t_{PLH} - t_{PHL}|$ , is typically under 13ns for the MAX481, MAX485, MAX490, MAX491, and MAX1487 and is typically less than 100ns for the MAX483 and MAX487-MAX489.

The driver skew times are typically 5ns (10ns max) for the MAX481, MAX485, MAX490, MAX491, and MAX1487, and are typically 100ns (800ns max) for the MAX483 and MAX487-MAX489.

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

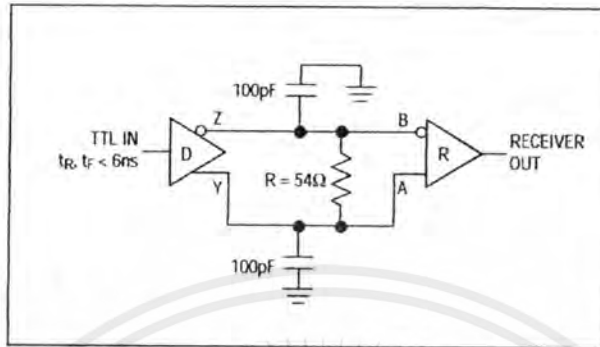


Figure 14. Receiver Propagation Delay Test Circuit

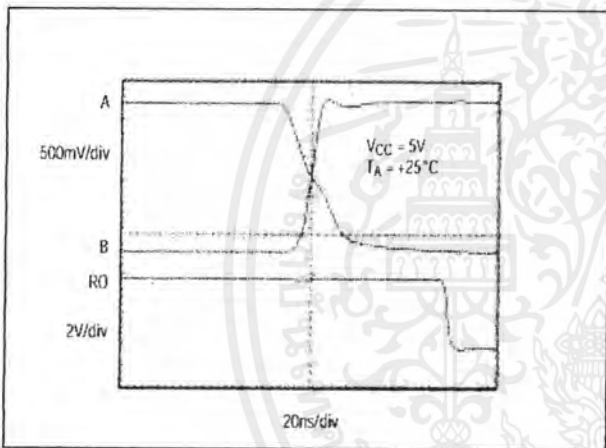


Figure 15. MAX481/MAX485/MAX490/MAX491/MAX1487 Receiver tPHL

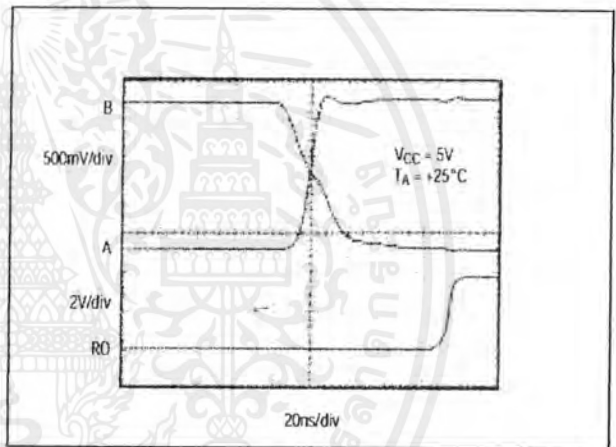


Figure 16. MAX481/MAX485/MAX490/MAX491/MAX1487 Receiver tPLH

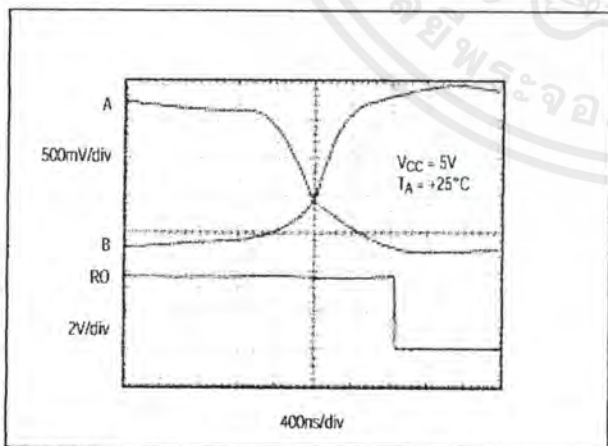


Figure 17. MAX483, MAX487-MAX489 Receiver tPHL

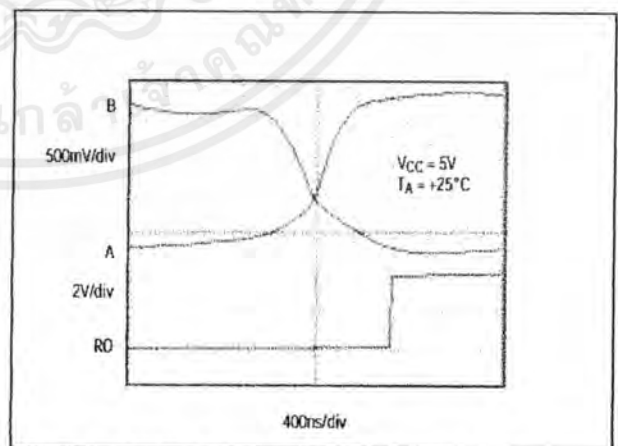


Figure 18. MAX483, MAX487-MAX489 Receiver tPLH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## Line Length vs. Data Rate

The RS-485/RS-422 standard covers line lengths up to 4000 feet. For line lengths greater than 4000 feet, see Figure 23.

Figures 19 and 20 show the system differential voltage for the parts driving 4000 feet of 26AWG twisted-pair wire at 110kHz into 120Ω loads.

## Typical Applications

The MAX481, MAX483, MAX485, MAX487-MAX491, and MAX1487 transceivers are designed for bidirectional data communications on multipoint bus transmission lines.

Figures 21 and 22 show typical network applications circuits. These parts can also be used as line repeaters, with cable lengths longer than 4000 feet, as shown in Figure 23.

To minimize reflections, the line should be terminated at both ends in its characteristic impedance, and stub lengths off the main line should be kept as short as possible. The slew-rate-limited MAX483 and MAX487-MAX489 are more tolerant of imperfect termination.

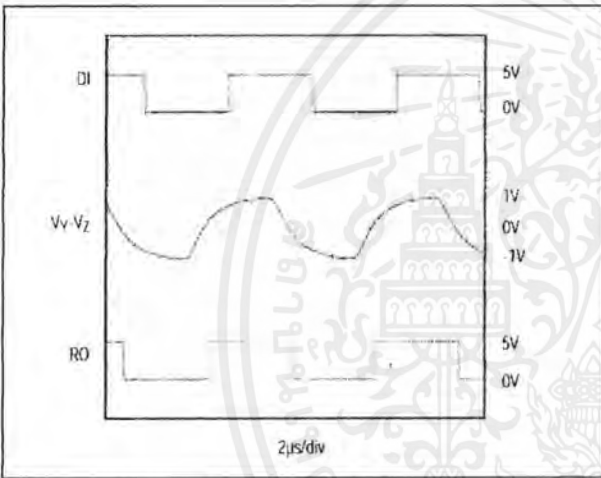


Figure 19. MAX481/MAX485/MAX490/MAX491/MAX1487 System Differential Voltage at 110kHz Driving 4000ft of Cable

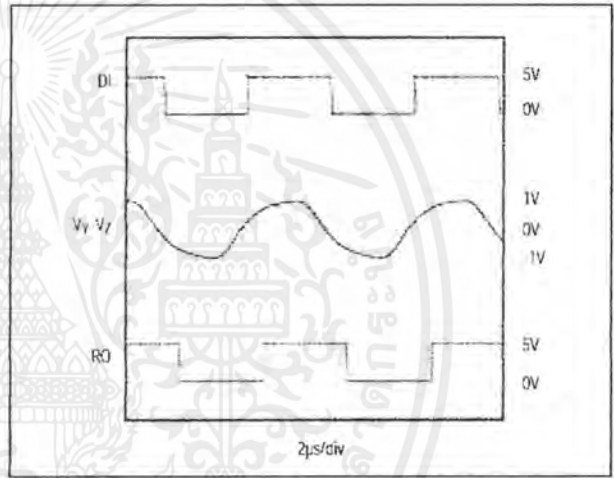


Figure 20. MAX483, MAX487-MAX489 System Differential Voltage at 110kHz Driving 4000ft of Cable

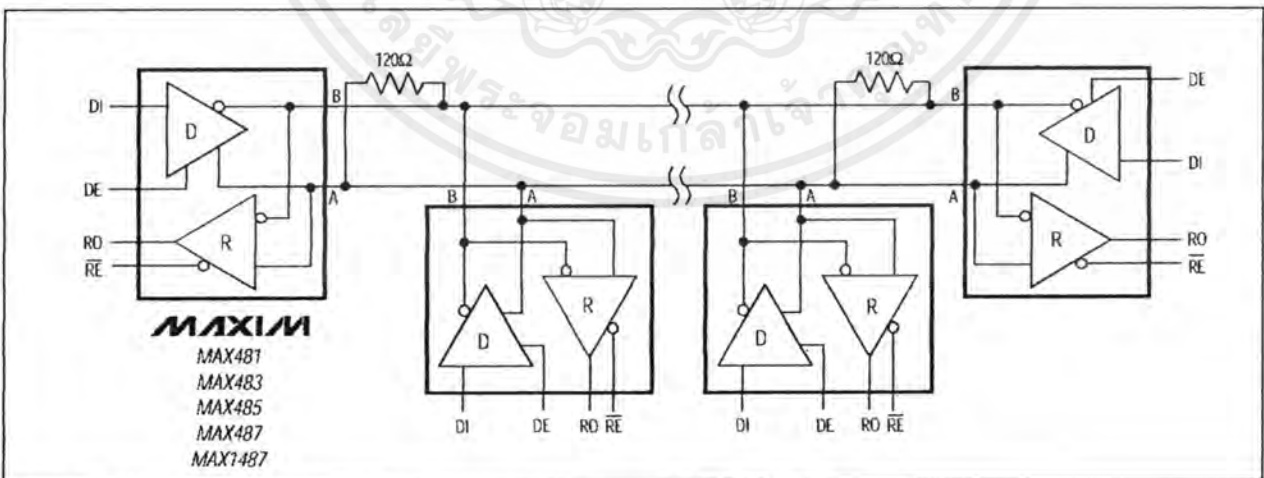


Figure 21. MAX481/MAX483/MAX485/MAX487/MAX1487 Typical Half-Duplex RS-485 Network

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

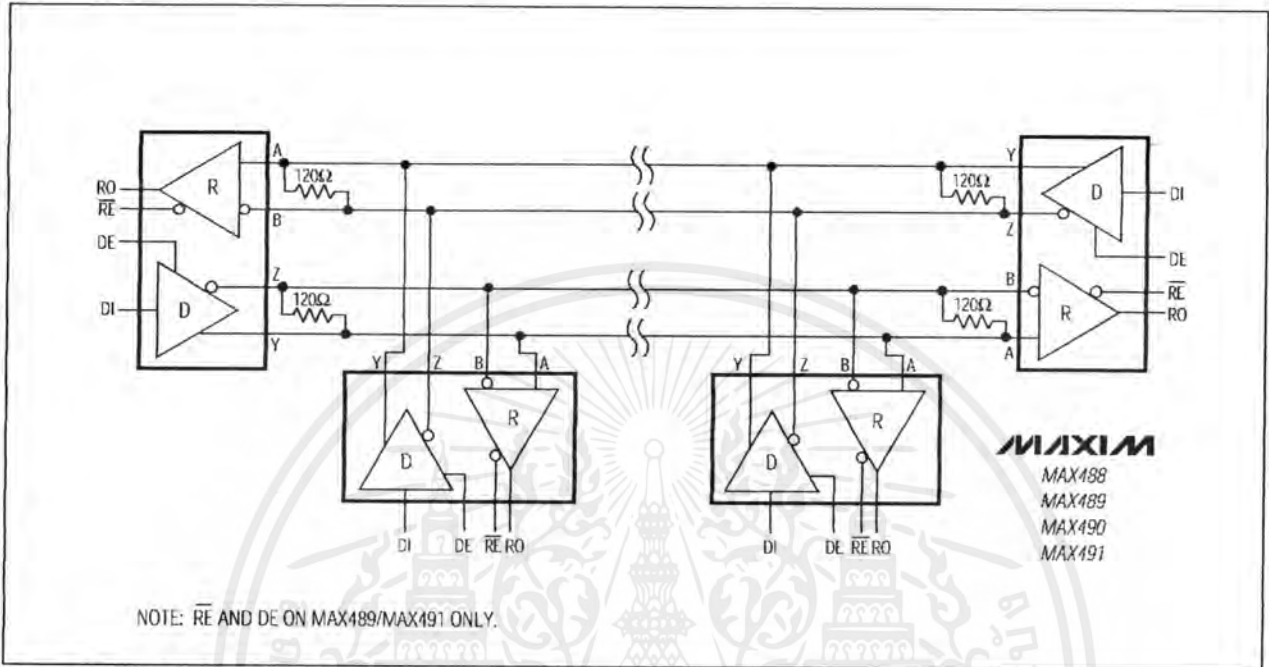


Figure 22. MAX488-MAX491 Full-Duplex RS-485 Network

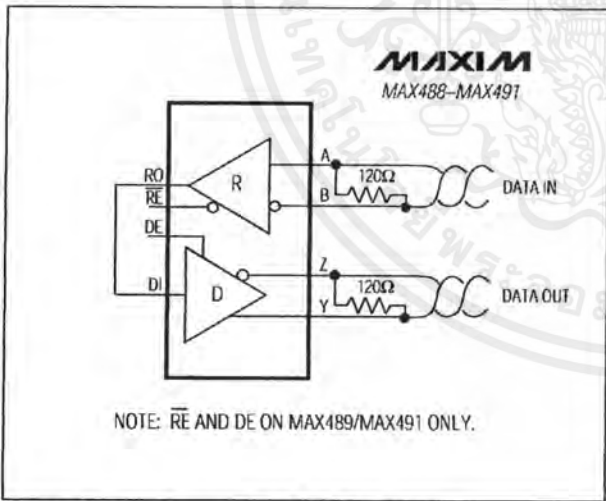


Figure 23. Line Repeater for MAX488-MAX491

### Isolated RS-485

For isolated RS-485 applications, see the MAX253 and MAX1480 data sheets.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX481EPA	-40°C to +85°C	8 Plastic DIP
MAX481ESA	-40°C to +85°C	8 SO
MAX481MJA	-55°C to +125°C	8 CERDIP
<b>MAX483</b> CPA	0°C to +70°C	8 Plastic DIP
MAX483CSA	0°C to +70°C	8 SO
MAX483CUA	0°C to +70°C	8 μMAX
MAX483C/D	0°C to +70°C	Dice*
MAX483EPA	-40°C to +85°C	8 Plastic DIP
MAX483ESA	-40°C to +85°C	8 SO
MAX483MJA	-55°C to +125°C	8 CERDIP
<b>MAX485</b> CPA	0°C to +70°C	8 Plastic DIP
MAX485CSA	0°C to +70°C	8 SO
MAX485CUA	0°C to +70°C	8 μMAX
MAX485C/D	0°C to +70°C	Dice*
MAX485EPA	-40°C to +85°C	8 Plastic DIP
MAX485ESA	-40°C to +85°C	8 SO
MAX485MJA	-55°C to +125°C	8 CERDIP
<b>MAX487</b> CPA	0°C to +70°C	8 Plastic DIP
MAX487CSA	0°C to +70°C	8 SO
MAX487CUA	0°C to +70°C	8 μMAX
MAX487C/D	0°C to +70°C	Dice*
MAX487EPA	-40°C to +85°C	8 Plastic DIP
MAX487ESA	-40°C to +85°C	8 SO
MAX487MJA	-55°C to +125°C	8 CERDIP
<b>MAX488</b> CPA	0°C to +70°C	8 Plastic DIP
MAX488CSA	0°C to +70°C	8 SO
MAX488CUA	0°C to +70°C	8 μMAX
MAX488C/D	0°C to +70°C	Dice*
MAX488EPA	-40°C to +85°C	8 Plastic DIP
MAX488ESA	-40°C to +85°C	8 SO
MAX488MJA	-55°C to +125°C	8 CERDIP
<b>MAX489</b> CPD	0°C to +70°C	14 Plastic DIP
MAX489CSD	0°C to +70°C	14 SO
MAX489C/D	0°C to +70°C	Dice*
MAX489EPD	-40°C to +85°C	14 Plastic DIP
MAX489ESD	-40°C to +85°C	14 SO
MAX489MJD	-55°C to +125°C	14 CERDIP

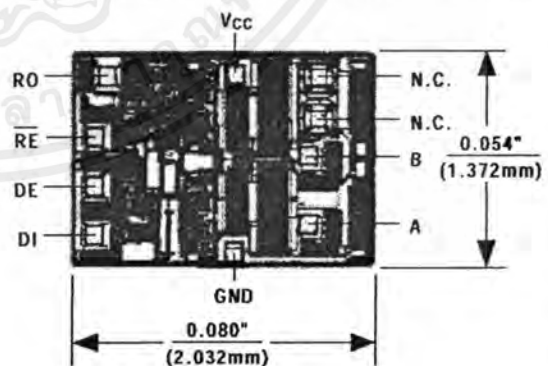
## Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
<b>MAX490</b> CPA	0°C to +70°C	8 Plastic DIP
MAX490CSA	0°C to +70°C	8 SO
MAX490CUA	0°C to +70°C	8 μMAX
MAX490C/D	0°C to +70°C	Dice*
MAX490EPA	-40°C to +85°C	8 Plastic DIP
MAX490ESA	-40°C to +85°C	8 SO
MAX490MJA	-55°C to +125°C	8 CERDIP
<b>MAX491</b> CPD	0°C to +70°C	14 Plastic DIP
MAX491CSD	0°C to +70°C	14 SO
MAX491C/D	0°C to +70°C	Dice*
MAX491EPD	-40°C to +85°C	14 Plastic DIP
MAX491ESD	-40°C to +85°C	14 SO
MAX491MJD	-55°C to +125°C	14 CERDIP
<b>MAX1487</b> CPA	0°C to +70°C	8 Plastic DIP
MAX1487CSA	0°C to +70°C	8 SO
MAX1487CUA	0°C to +70°C	8 μMAX
MAX1487C/D	0°C to +70°C	Dice*
MAX1487EPA	-40°C to +85°C	8 Plastic DIP
MAX1487ESA	-40°C to +85°C	8 SO
MAX1487MJA	-55°C to +125°C	8 CERDIP

\* Contact factory for dice specifications.

## Chip Topographies

MAX481/MAX483/MAX485/MAX487/MAX1487

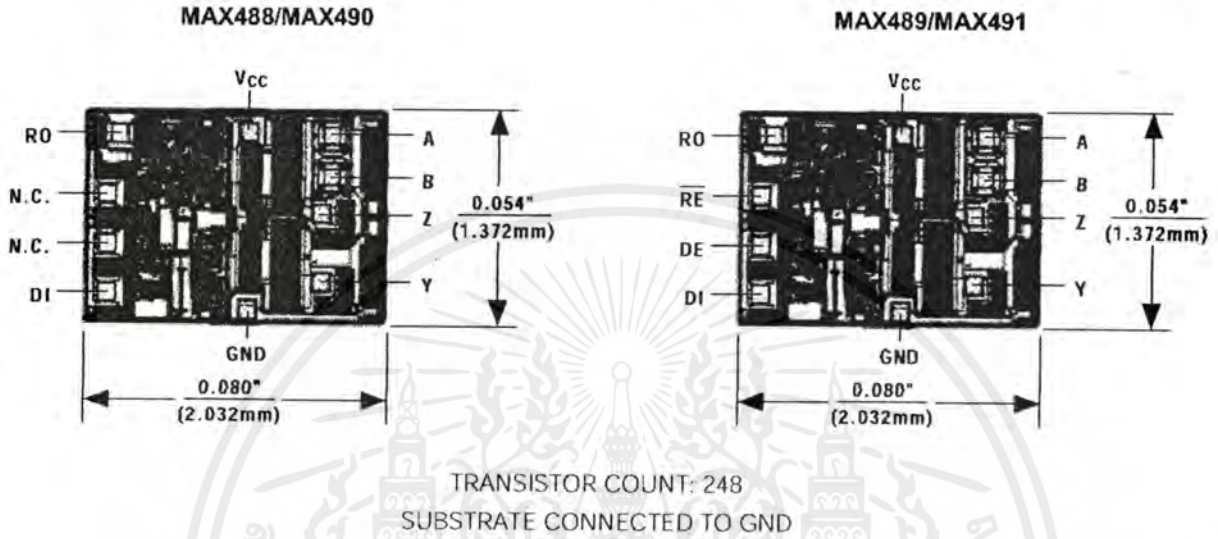


MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

# Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

## Chip Topographies (continued)



## Package Information

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.036	0.044	0.91	1.11
A1	0.004	0.008	0.10	0.20
B	0.010	0.014	0.25	0.36
C	0.005	0.007	0.13	0.18
D	0.116	0.120	2.95	3.05
E	0.116	0.120	2.95	3.05
e	0.0256		0.65	
H	0.188	0.198	4.78	5.03
L	0.016	0.026	0.41	0.66
α	0°	6°	0°	6°

21-0036D

**8-PIN μMAX  
MICROMAX SMALL-OUTLINE  
PACKAGE**

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

16 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 1996 Maxim Integrated Products Printed USA MAXIM is a registered trademark of Maxim Integrated Products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้