

เครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่อง ด้วยระบบอินฟราเรด

8 Channels Infrared Remote Control Switch



นายสุภกิจ สิริบุญไพศาล

นายเอกราช สุวรรณบุบผา

เลขหมึ.....
เลขทะเบียน..... 42674
วัน, เดือน, ปี..... 6 ส.ย. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีอิเล็กทรอนิกส์ ภาควิชาเทคนิคอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

611213693

หัวข้อปริญญานิพนธ์

เครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่องด้วยระบบอินฟราเรด
8 Channels Infrared Remote Control Switch

นักศึกษา

นายสุภกิจ สิริบุญไพศาล เลขประจำตัว 41013474

นายเอกราช สุวรรณบุบผา เลขประจำตัว 41013482

อาจารย์ที่ปรึกษา

ผศ. วิชัย สุรพัฒน์

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2543

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้
นับปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

อาจารย์ที่ปรึกษา

(ผศ. วิชัย สุรพัฒน์)

กรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่องด้วยระบบอินฟราเรด
	8 Channels Infrared Remote Control Switch
นักศึกษา	นายสุภกิจ สิทธิบุญไพศาล เลขประจำตัว 41013474
	นายเอกราช สุวรรณบุบผา เลขประจำตัว 41013482
อาจารย์ที่ปรึกษา	ผศ. วิชัย สุรพัฒน์
ภาควิชา	เทคนิคอุตสาหกรรม
ปีการศึกษา	2543

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ ได้นำเสนอเครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่องด้วยระบบอินฟราเรด ซึ่งจะช่วยให้ผู้ใช้มีความสะดวกสบายมากยิ่งขึ้น ในการควบคุมการเปิด-ปิด เครื่องใช้ไฟฟ้าที่นำมาต่อเข้ากับเครื่องควบคุมนี้ โดยใช้รีโมทโทรทัศน์เป็นตัวควบคุม มีระยะการทำงานของรีโมท 10 เมตร สามารถรับโหลดสูงสุด 500 วัตต์ต่อช่อง (8 ช่อง)

เครื่องควบคุมนี้ใช้ไมโครคอนโทรลเลอร์ เบอร์ AT89C2051 ซึ่งเป็นไอซีตระกูล MCS-51 เป็นส่วนประกอบหลักที่สำคัญ มีคุณสมบัติที่น่าสนใจ คือ ขนาดเล็ก ราคาถูก นอกจากนี้ยังมีความคล่องตัวในการพัฒนาโปรแกรมได้ง่าย โดยไมโครคอนโทรลเลอร์จะทำงานตามโปรแกรมที่เขียนขึ้น และสามารถที่จะพัฒนาโปรแกรมใหม่ๆ ได้ในอนาคต

Thesis Title	8 Channels Infrared Remote Control Switch
Student	Mr. Supakij Sittiboonpibal ID 41013474 Mr. Aekgarach Suwannabubpha ID 41013482
Advisor	Asst. Prof. Vichai Surapat
Department	Industrial Technology
Academic Year	2000

ABSTRACT

This thesis proposed 8 Channels Infrared Remote Control Switch.

The user of the system feels more easier and comfortable than ever in controlling the “on and off switch” connected with the controller.

It has working radiation of 10 meters and has maximum loading capacity of 500 watts per one channel.

The most important component of the system is the micro controller no. AT89C2051 which is the series of MCS-51

The considerable qualities of the system are smaller one and cheaper price and also flexible for programmer development. It work in accordance with the programmers designed and can be more developed in the future.

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี จากคำแนะนำและให้คำปรึกษาเกี่ยวกับการทำปริญญานิพนธ์ จาก ผศ. วิชัย สุรพัฒน์ ซึ่งเป็นอาจารย์ที่ปรึกษา ผู้จัดทำรู้สึกซาบซึ้งในความอนุเคราะห์จากท่าน และขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบคุณ ครู อาจารย์ ทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้ อบรม จนมีความรู้ขึ้นมาในทุกวิถีทาง เพื่อน ๆ ที่ ๆ น้อง ๆ ตลอดจนบุคคลต่าง ๆ ที่ได้คอยเป็นกำลังใจ กำลังกาย ด้วยความจริงใจ ซึ่งมีส่วนทำให้ปริญญานิพนธ์ฉบับนี้สำเร็จได้

คุณค่าและประโยชน์ที่ได้รับจากปริญญานิพนธ์ฉบับนี้ ผู้จัดทำขอมอบให้แก่ผู้มีพระคุณทุกท่าน ด้วยความเต็มใจอย่างยิ่ง

นายสุกกิจ สิทธิบุญไพศาล
นายเอกราช สุวรรณบุบผา

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญตาราง	จ
สารบัญรูป	ฉ
บทที่ 1 บทนำ	1
1.1 แนวความคิดและที่มาของโครงการ	1
1.2 ความมุ่งหมายและวัตถุประสงค์	1:
1.3 ขอบเขตของการทำปริญญานิพนธ์	2
บทที่ 2 ทฤษฎีที่สำคัญ	3
2.1 รีโมตคอนโทรล	3
2.2 ไมโครโปรเซสเซอร์	8
2.3 เอสซีอาร์และไตรแอก	29
2.4 ตัวเชื่อมต่อทางแสง	33
2.5 ฟลิปฟลอป	36
บทที่ 3 การออกแบบ	40
3.1 การออกแบบฮาร์ดแวร์	40
3.2 การออกแบบซอฟต์แวร์	45
บทที่ 4 การทดลอง	46
4.1 การตรวจวัดสัญญาณที่ออกมาจากรีโมต	46
4.2 โปรแกรมคำสั่ง	47
4.3 ภาคขับโหลด	54
บทที่ 5 บทสรุป	55
บรรณานุกรม	56
ภาคผนวก	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่าง ๆ	10
2.2 แสดงบิตและหน้าที่ต่าง ๆ ของพอร์ท 3	13
2.3 แสดงบิตและหน้าที่ต่าง ๆ ใน PSW	18
2.4 แสดงค่าต่าง ๆ ที่เกิดหลังจากการรีเซต	23
2.5 รีจิสเตอร์ที่ใช้เป็น Timer	24
2.6 รีจิสเตอร์ TMOD (Timer mode)	25
2.7 การใช้ Timer โหมดต่าง ๆ	25
2.8 แสดงคุณสมบัติที่สำคัญของเอสซีอาร์ที่นิยมใช้	31
2.9 แสดงคุณสมบัติที่สำคัญของไครแอกที่นิยมใช้	33
2.10 Truth table ของ D Flip Flop	37
2.11 Truth table ของ T Flip Flop	38
4.1 ค่าที่แตกต่างกันซึ่งใช้ในการแยกความแตกต่างของแต่ละปุ่ม	48

สารบัญรูป

รูปที่	หน้า
2.1 รูปแบบของสัญญาณพัลส์ที่มีการเข้ารหัสโดยใช้ความกว้างของพัลส์	3
2.2 รูปแบบของสัญญาณพัลส์ที่มีการเข้ารหัสโดยใช้ช่องว่างของพัลส์	4
2.3 รูปแบบของสัญญาณพัลส์ที่มีการเข้ารหัสโดยใช้ช่องการเลื่อนของพัลส์	4
2.4 ลักษณะทางลอจิกในระบบสแกนพัลส์	5
2.5 ลักษณะของคาต้าสตรึม	6
2.6 บล็อกไดอะแกรมของภาคส่งรีโมตอินฟราเรด	7
2.7 รูปแบบของสัญญาณพีพีเอ็ม	8
2.8 โครงสร้างภายในของ MCS-51	11
2.9 ขาต่าง ๆ ของ 8051	12
2.10 วงจรออสซิลเลเตอร์และเวลา	14
2.11 โครงสร้างพอร์ตทั้ง 4 ของ MCS-51	15
2.12 การต่อพอร์ตเข้ากับระบบบัสภายในของ MCS-51	16
2.13 การจัดหน่วยความจำของ MCS-51	16
2.14 การต่อ MCS-51 กับหน่วยความจำโปรแกรมภายนอก	21
2.15 การรีเซต MCS-51	22
2.16 การทำงานของ Timer ในโหมดต่าง ๆ	26
2.17 ความถี่ของสัญญาณนาฬิกาที่จะเข้า Timer	28
2.18 การใช้บิตควบคุม TR	29
2.19 ระบบทั้งหมดของ Timer 1	29
2.20 สัญลักษณ์, วงจรเสมือน, ตัวอย่างการใช้เอสซีอาร์	30
2.21 สัญลักษณ์ของไตรแอก	32
2.22 ตัวเชื่อมโยงทางแสงแบบทั่วไป	34
2.23 เป็นชิ้นส่วนอินพุทของตัวเชื่อมโยงทางแสง	35
2.24 D Flip Flop	36
2.25 Timing Diagram สำหรับ D Flip Flop	37
2.26 สัญลักษณ์ของ T Flip Flop	38

สารบัญรูป (ต่อ)

รูปที่	หน้า
2.7 Timing diagram T ของ Flip Flop	38
2.8 T Flip Flop คัดแปลงจาก RS Flip Flop	39
3.1 บล็อกไดอะแกรมของฮาร์ดแวร์	40
3.2 ตำแหน่งต่าง ๆ ของ AT89C2051	41
3.3 โครงสร้าง CPU เบอร์ AT89C2051	42
3.4 ภาจจ่ายไฟของฮาร์ดแวร์	44
4.1 ลักษณะของสัญญาณที่ออกจากรีโมค	46
4.2 โฟลว์ชาร์ตโปรแกรมหลัก	49
4.3 โฟลว์ชาร์ตโปรแกรมย่อยตรวจรับสัญญาณอินฟราเรด	50
4.4 โฟลว์ชาร์ตโปรแกรมส่วนรับสัญญาณอินฟราเรดเพื่อหาค่าเลขฐาน 16	51
4.5 โฟลว์ชาร์ตโปรแกรมนำค่ามาเปรียบเทียบ	52
4.6 ไอซี CD 4013B ต่อแบบ T ฟลิปฟลอป	54

1.3 ขอบเขตของการทำปฏิญานិพนธ์

สร้างเครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่อง ด้วยระบบอินฟราเรด โดยรีโมตจะใช้รีโมตสำเร็จรูป (รีโมตโทรทัศน์) ส่วนเครื่องควบคุมใช้ไมโครคอนโทรลเลอร์ เป็นตัวประมวลผลสัญญาณที่รับจากรีโมต และทำการควบคุมการเปิด-ปิดอุปกรณ์เครื่องใช้ไฟฟ้าที่นำต่อเข้ากับเครื่องควบคุม ตามช่องสัญญาณจากรีโมต ซึ่งไมโครคอนโทรลเลอร์จะต้องมีการโปรแกรมคำสั่งให้ประมวลผลสัญญาณจากรีโมตก่อน จากนั้นไมโครคอนโทรลเลอร์จะตัดสินใจว่าจะสั่งให้อุปกรณ์เครื่องใช้ไฟฟ้าใด เปิดหรือปิด ตามช่องสัญญาณจากรีโมตได้



บทที่ 2

ทฤษฎีที่สำคัญ

2.1 รีโมตคอนโทรล

รีโมตคอนโทรลประเภทที่ใช้แสงอินฟราเรดทุกชนิดจะมีการส่งข้อมูลหรือสัญญาณพัลส์ผ่านตัวส่งอินฟราเรด (LED IR) โดยจะใช้ค่าความถี่ในช่วง 30-40 กิโลเฮิร์ตซ์ สาเหตุที่ต้องใช้ค่าความถี่สูงเพื่อเป็นการป้องกันแสงจากแหล่งกำเนิดแสงแหล่งอื่น ๆ มารบกวน โดยสัญญาณที่ส่งมาจากรีโมตอินฟราเรดจะมีรูปแบบเหมือนเลขฐานสอง

เนื่องจากผู้ผลิตรีโมตคอนโทรลมีอยู่หลายบริษัท ซึ่งจะทำให้การเข้ารหัสของรีโมตแต่ละยี่ห้อไม่เหมือนกัน แต่จะอยู่ในพื้นฐานเดียวกันคือ จะใช้รหัสเลขฐานสองและความกว้างความแคบของพัลส์ในช่วง “High” และในช่วง “Low” เป็นตัวกำหนดการทำงาน

2.1.1 ความแตกต่างกันของการเข้ารหัส

1. Pluse – Width – Code Signals (ใช้ความกว้างของพัลส์กำหนดรหัส) จะใช้หลักการกำหนดความกว้างของพัลส์แทนลอจิก “0” หรือ “1” โดยทั่วไปแล้วจะให้ลอจิก “0” มีความกว้างของพัลส์ประมาณ 550 ไมโครวินาที และให้ลอจิก “1” มีความกว้างของพัลส์ประมาณ 2,200 ไมโครวินาที

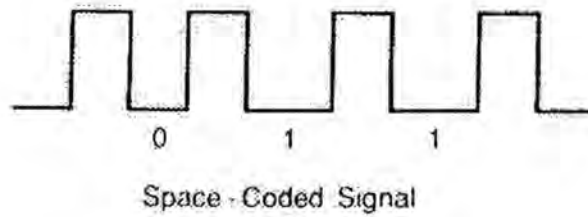


Pulse - Coded Signal

รูปที่ 2.1 รูปแบบของสัญญาณพัลส์ที่มีการเข้ารหัสโดยใช้ความกว้างของพัลส์

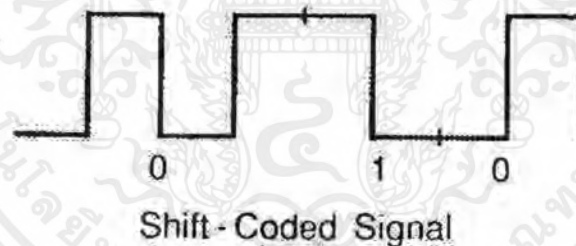
2. Space – Code Signal (ใช้ช่องว่างของพัลส์กำหนดรหัส) จะใช้หลักการกำหนดช่องว่างของสัญญาณแทนลอจิก “0” หรือ “1” โดยทั่วไปแล้วจะให้ลอจิก “0” มีความกว้างของช่องว่างประมาณ 550 ไมโครวินาที และให้ลอจิก “1” มีความกว้างของช่องว่างประมาณ 1,650 ไมโครวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 รูปแบบของสัญญาณพัลส์ที่มีการเข้ารหัสโดยใช้ช่องว่างของพัลส์

3. Shift - Code Signal (ใช้ช่องการเลื่อนของพัลส์กำหนดรหัส) จาก 2 แบบข้างต้นนำไปสู่แบบที่ 3 จะใช้การกำหนดทั้งความกว้างของพัลส์และความกว้างของช่องว่างของพัลส์เป็นตัวกำหนดลอจิก “0” หรือ “1” โดยถ้าความกว้างของช่องว่างของพัลส์แคบ (ประมาณ 550 ไมโครวินาที) และความกว้างของพัลส์ยาว (ประมาณ 1,100 ไมโครวินาที) จะสื่อความหมายว่าเป็นลอจิก “1” แต่ถ้าความกว้างของช่องว่างยาว และความกว้างของพัลส์แคบจะแทนความหมายว่าเป็นลอจิก “0”



รูปที่ 2.3 รูปแบบของสัญญาณพัลส์ที่มีการเข้ารหัสโดยใช้ช่องการเลื่อนของพัลส์

2.1.2 ซีดความสามารถของข้อมูล

หากใช้จำนวนบิตมากจำนวนฟังก์ชันการทำงานก็จะมีมากตามไปด้วย นั่นคือเรื่องของจำนวนความเป็นไปได้ เช่น ข้อมูลบิตเดียวความเป็นไปได้จะมีแค่ 2 อย่าง คือ 0 กับ 1 หากข้อมูลเพิ่มขึ้นเป็น 4 บิต ความเป็นไปได้จะเพิ่มเป็น 00, 01, 10 และ 11 จากจำนวนความเป็นไปได้ที่เราสามารถกำหนดเป็นจำนวนฟังก์ชันในการควบคุมรีโมตคอนโทรล จากหลักการของความเป็นไปได้ สามารถสรุปจำนวนฟังก์ชันการใช้งานของระบบข้อมูลได้ดังนี้

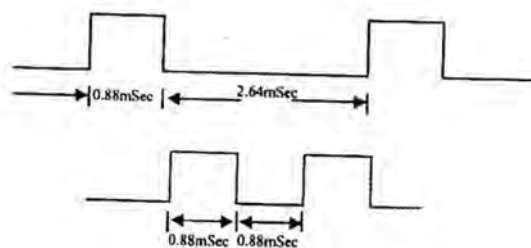
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ข้อมูล 1 บิต	ความเป็นไปได้ 2^1	เท่ากับ 2
- ข้อมูล 2 บิต	ความเป็นไปได้ 2^2	เท่ากับ 4
- ข้อมูล 3 บิต	ความเป็นไปได้ 2^3	เท่ากับ 8
- ข้อมูล 4 บิต	ความเป็นไปได้ 2^4	เท่ากับ 16
- ข้อมูล 5 บิต	ความเป็นไปได้ 2^5	เท่ากับ 64
- ข้อมูล n บิต	ความเป็นไปได้ 2^n	

2.1.3 การทำงานของวงจรและระบบดาต้าไลน์

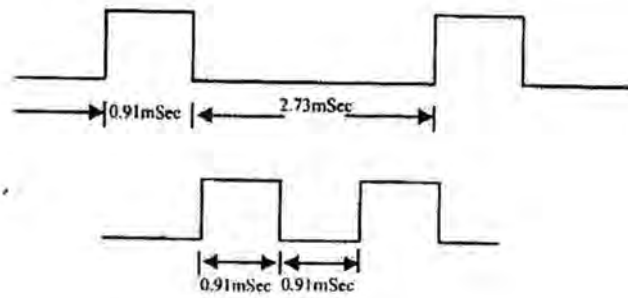
ข้อมูลหลาย ๆ บิต การแยกจะแยกออกมาอย่างชัดเจนว่าอันไหนคือลอจิก 0 อันไหนคือลอจิก 1 จำเป็นต้องใช้ฐานเวลาเข้ามาเป็นตัวแยก ในทางปฏิบัติเป็นเรื่องที่ค่อนข้างยุ่งยาก เนื่องจากบางครั้งผู้ใช้รีโมทคอนโทรลอาจจะกดซ้ำนานแต่ละครั้งไม่เท่ากัน บางคนกดแช่ไว้, บางคนกดคีย์แล้วปล่อย ระบบสแกนพัลส์ซึ่งเป็นรูปแบบของการกวาดข้อมูลมาทดแทนเพื่อแก้ปัญหาเรื่องการที่จะต้องกำหนดฐานเวลา โดยหากเป็นลอจิก 0 เราจะใช้ระยะเวลาของพัลส์ที่ทอดยาวออกไป การกำหนดฟังก์ชันทำได้โดยการใช้หลักการคีย์แบบแมตริกซ์ เพื่อลดค่าใช้จ่ายของไอซีและสายโยงต่าง ๆ ให้น้อยลง

เมื่อกำหนดลักษณะทางพัลส์ในลักษณะดังที่กล่าวมา มีผลทำให้ฐานเวลาของข้อมูล (Data/Time) แต่ละตัวมีความแตกต่างกันออกไป ยกตัวอย่างเช่น ในกรณีที่ข้อมูลนั้น ๆ มีสภาพลอจิก 0 เป็นจำนวนมากบิต จะมีผลทำให้เวลาของข้อมูลสั้นและหากมีสภาพทางลอจิก 1 มากกว่าจะมีผลทำให้เวลาของข้อมูลยาวนานขึ้น ในยุคปัจจุบันที่มีการใช้ข้อมูลหลาย ๆ บิต จะเกิดปัญหาในเรื่องของความเหลื่อมของเวลาขึ้น ปัญหาดังกล่าวนี้มีผลต่อการรับข้อมูลในเครื่องรับเป็นอันมาก รวมไปถึงหากใส่ข้อมูลอื่นฝากไปด้วยจะทำได้ลำบาก จะพบว่ารีโมทคอนโทรลในปัจจุบันนี้สามารถผสมข้อมูลพิเศษเข้าไปมากมายทีเดียว เครื่องรับหรือตัวรับจะแยกได้อย่างไร หากเวลาไม่แน่นอน จึงต้องมีกร “อินเวิร์ต” (Invert) ข้อมูลทั้งหมดให้กลายเป็นตรงกันข้าม เพื่อรักษาเวลาให้คงที่และเพื่อไม่ต้องส่งสัญญาณเชิงโครโนซ์ไปควบคุมเครื่องรับ ซึ่งนับเป็นความยุ่งยาก



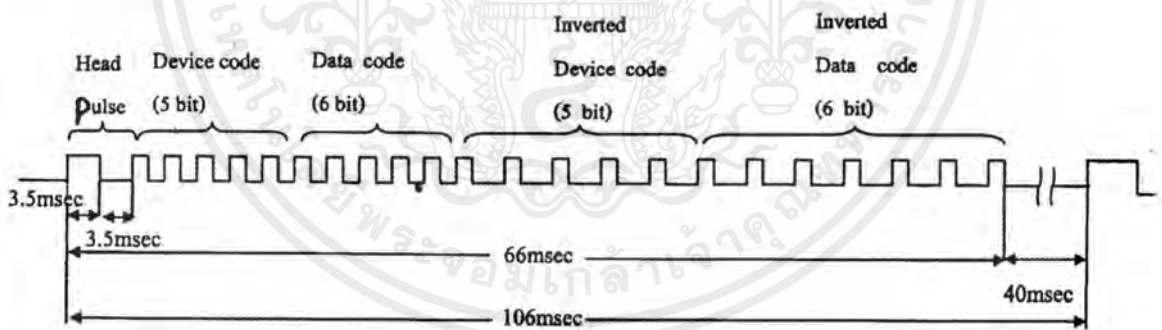
ก. ลักษณะทางลอจิกของเบอร์ MN6030

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ข. ลักษณะทางลอจิกของเบอร์ MN6030B
รูปที่ 2.4 ลักษณะทางลอจิกในระบบสแกนพัลส์

ยกตัวอย่างเช่น ข้อมูลหรือคาล์คูล์ เป็นข้อมูลขนาด 6 บิต เป็นดังนี้ 000001 จะพบว่าเมื่อถูกแปรสภาพเป็นพัลส์แล้ว ลอจิก 0 มีจำนวน 5 บิต ลอจิก 1 มีจำนวน 1 บิต เวลารวมของพัลส์จะสั้นมากและหากเราส่งข้อมูลเป็น 111111 เวลารวมของพัลส์จะยาวมากที่สุด แต่ถ้านำมาอินเวิร์ตจะพบว่าเวลารวมทั้งหมดจะเท่ากัน นั่นคือข้อมูล 000001 เมื่ออินเวิร์ตแล้วจะเป็น 111110 ข้อมูลรวมคือ 000001111110 (แยกเป็นลอจิก 0 รวม 6 บิต และลอจิก 1 รวม 6 บิต) เวลาของข้อมูลจะเท่ากันโดยอัตโนมัติ ดังนั้นวิธีการอินเวิร์ตข้อมูลคือ วิธีการแก้ปัญหาฐานเวลาที่เกิดขึ้นกับเครื่องรับหรือตัวรับ



รูปที่ 2.5 ลักษณะของคาล์คูล์

2.1.4 สัญญาณที่ส่งออกมาจากรีโมต

1. คาล์คูล์ (Data Code) เป็นข้อมูลหลักที่จะส่งออกไปควบคุมวงจรในส่วนองภาครับ โดยคีย์แมตริกซ์ จะเป็นตัวส่งงานเข้าสู่ระบบการเข้ารหัสข้อมูล กำหนดความเป็นไปได้ของแต่ละฟังก์ชัน

2. อินเวิร์ตคาล์คูล์ (Invert Data Code) เป็นการกลับลอจิกของข้อมูลหลักเพื่อรักษาฐานเวลาให้คงที่ทุกข้อมูล ซึ่งเป็นข้อมูลที่มีจำนวนบิตเท่ากับคาล์คูล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

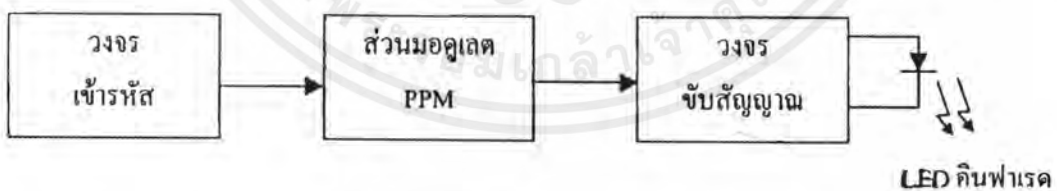
3. ดีไวส์โค้ด (Device Code) หรือบางครั้งใช้คำว่า “คัสตอมโค้ด” เนื่องจากในปัจจุบันเครื่องใช้ไฟฟ้าต่าง ๆ ล้วนเป็นระบบรีโมตคอนโทรลแบบอินฟราเรดทั้งนั้น การส่งงานจากรีโมตคอนโทรลอาจมีการรบกวนอุปกรณ์ไฟฟ้าอย่างอื่นได้ เช่น ทีวีที่พ่วงอยู่กับวิดีโอ, จูนเนอร์พ่วงอยู่กับเครื่องขยายเสียงและคอมแพ็คดิสก์ กรณีเช่นนี้หากส่งเครื่องหนึ่งเครื่องใด เครื่องที่ต่อร่วมอยู่ด้วยก็สามารถรับเอาข้อมูลฟังก์ชันการทำงานเข้าไปด้วย จึงมีการสร้างรหัสข้อมูลของอุปกรณ์แต่ละอย่างให้แตกต่างกันออกไป เช่น ทีวี ดีไวส์โค้ดใช้ระบบข้อมูล 00000 (5 บิต) ในขณะที่วิดีโอใช้ ดีไวส์โค้ด 11111 (5 บิต)

4. อินเวิร์ต ดีไวส์โค้ด (Inverted Device Code) เป็นการกลับข้อมูลดีไวส์โค้ดเพื่อรักษาเวลา เช่นเดียวกับกับระบบข้อมูลหลัก ข้อมูลดังกล่าวต้องมี 5 บิต เหมือนดีไวส์โค้ด

5. เฮดพัลส์ (Head Pulse) การกลับข้อมูลหรือการอินเวิร์ตเป็นเพียงการรักษาเวลาของข้อมูล แต่การใส่เฮดพัลส์เป็นกรรมวิธีที่สามารถตรวจเช็คข้อมูลเพิ่มความแน่นอนของข้อมูล เพราะบางครั้งอาจกดคีย์แช่ไว้นาน ๆ ความต่อเนื่องของข้อมูลจะมีติดต่อกัน นั่นหมายความว่า จะแยกแยะอย่างไรว่าอะไรเป็นข้อมูลหลัก อะไรเป็นข้อมูลรอง จึงต้องใส่เฮดพัลส์เพิ่มเข้ามา โดยเฮดพัลส์จะเป็นสัญญาณนำร่องก่อนจะมีข้อมูลต่าง ๆ ส่งออกมา และในขณะที่เราส่งข้อมูลอย่างต่อเนื่อง จะมีเฮดพัลส์ส่งออกมาเป็นช่วง ๆ ให้เครื่องรับสามารถแยกกลุ่มข้อมูลออกได้

2.1.5 การส่งรหัสควบคุมแบบพีพีเอ็ม

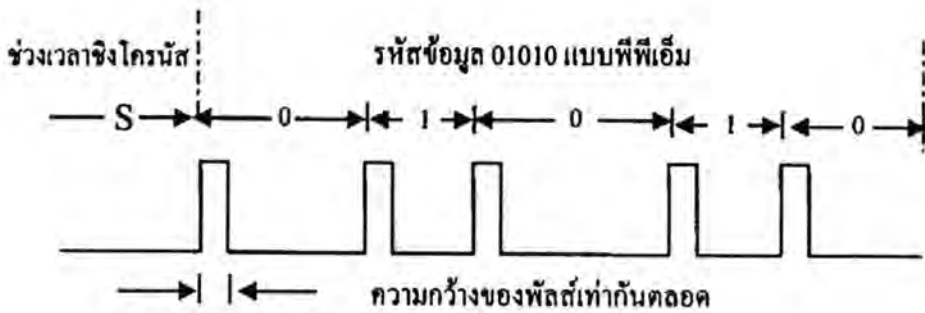
รีโมตโทรทัศน์ที่ใช้อยู่ในปัจจุบันนี้ ใช้หลักการส่งสัญญาณควบคุมแบบพีพีเอ็ม โดยในภาคส่งสัญญาณควบคุม ที่ทำหน้าที่จัดแบบของรหัสควบคุมตามที่กำหนด จากนั้นทำการมอดูเลตให้เป็นสัญญาณพีพีเอ็ม ก่อนส่งไปยังวงจรขับสัญญาณ เพื่อแปลงให้เป็นแสงสำหรับส่งออกไปดังรูปที่ 2.6



รูปที่ 2.6 บล็อกไดอะแกรมของภาคส่งรีโมตอินฟราเรด

รูปแบบสัญญาณชนิดพีพีเอ็ม (PPM : Pulse Position Modulation) เกิดจากการมอดูเลตสัญญาณในลักษณะของตำแหน่งพัลส์ กล่าวคือ ขนาดความกว้างของสัญญาณ พัลส์จะมีค่าเท่ากันตลอดและไม่มีความสำคัญในการบ่งบอกชนิดของข้อมูล แต่จะใช้คาบเวลาหรือพีริอด (Period) ของพัลส์แต่ละถูกเป็นตัวกำหนดชนิดของข้อมูล เช่น ข้อมูลที่เป็น “1” แทนด้วยพัลส์ที่มีคาบเวลาคงที่ค่าหนึ่ง ซึ่งแตกต่างจากคาบเวลาของพัลส์ที่แสดงข้อมูลที่เป็น “0” ดังแสดงในรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 รูปแบบของสัญญาณพีทีเอ็ม

โดยหลักการแล้ว การมอดูเลตสัญญาณแบบพีทีเอ็มจะใช้การแบ่งช่วงสัญญาณด้วยคาบเวลาที่เท่ากัน แต่จุดเวลาที่แสดงสัญญาณพัลส์ต่างกัน เช่นหากสัญญาณเป็นศูนย์ สัญญาณพัลส์จะปรากฏ ณ ตำแหน่งกึ่งกลางของคาบเวลาที่กำหนด ถ้าหากสัญญาณมีแอมพลิจูดเป็นบวก สัญญาณพัลส์จะปรากฏในตำแหน่งที่ลึกไปทางขวาของจุดกึ่งกลางคาบเวลา โดยมีระยะห่างขึ้นกับค่าของแอมพลิจูดในลักษณะเป็นสัดส่วนกัน

ในทำนองกลับกัน หากสัญญาณมีแอมพลิจูดเป็นลบ สัญญาณพัลส์จะปรากฏอยู่ในครึ่งช่วงแรกของคาบเวลา ดังนั้นการมอดูเลตแบบพีทีเอ็มจึงสามารถใช้ได้ทั้งสัญญาณที่เป็นอะนาล็อกและดิจิทัล เพียงแต่ในสัญญาณแบบดิจิทัลเราจะเห็นระยะห่างของพัลส์ได้แน่นอนกว่า เพราะมีขนาดสัญญาณเพียง 2 ระดับ

2.2 ไมโครโปรเซสเซอร์

หน่วยประมวลผลกลางของระบบคอมพิวเตอร์ (Central Processing Unit : CPU) จะถูกสร้างเป็นไอซีแบบ LSI ซึ่งสามารถทำการคำนวณได้ภายใต้การควบคุมของโปรแกรม ซึ่งอาจจะเรียกไมโครโปรเซสเซอร์อีกอย่างหนึ่งว่า หน่วยประมวลผลข้อมูล (Data Processing Unit) ดังนั้นหากจะสร้างระบบคอมพิวเตอร์ขึ้นมาจะต้องมีไอซีไมโครโปรเซสเซอร์ ตัวไมโครโปรเซสเซอร์ที่มีหน่วยจำอยู่ภายในตัว และบางรุ่นมีระบบอินพุทเอาต์พุทอยู่ภายในด้วย ซึ่งเรียกว่า ไมโครคอนโทรลเลอร์ (Microcontroller)

ไมโครโปรเซสเซอร์จะทำงานได้จะต้องมีสัญญาณนาฬิกา (Clock) ไปกระตุ้น เพื่อให้ไอซีไปอ่านรหัสคำสั่ง (Fetch) และปฏิบัติตามคำสั่ง (Execute) เพื่อให้ได้เอาต์พุตตามรูปแบบที่ต้องการ ซึ่งคำสั่งของมันจะเก็บอยู่ในรูปแบบของเลขฐานสอง สำหรับคำสั่งที่จะให้ไมโครโปรเซสเซอร์ทำงานนั้นจะเป็นชุดคำสั่ง (Instruction Set) ซึ่งออกแบบมาเฉพาะซีพียูแต่ละเบอร์ สำหรับความ

สามารถของไมโครโปรเซสเซอร์นั้น จะพิจารณาจากความสามารถในการประมวลผลข้อมูลได้ 3 วิธี คือ

1. ความยาวของเวิร์ดข้อมูล
2. ขนาดของหน่วยความจำที่ไมโครโปรเซสเซอร์อ้างได้
3. ความเร็วในการกระทำตามคำสั่ง

ความยาวของเวิร์ดข้อมูล มีตั้งแต่ 4 บิต 8 บิต 16 บิต 32 บิต และ 64 บิต โดย 1 ไบต์ เท่ากับ 8 บิต โดยแบ่งออกเป็นไบต์บน (Upper Byte) หรือ Hi-byte คือ บิต 8 ถึง บิต 15 และไบต์ล่าง (Lower Byte) หรือ Lo-byte คือ บิต 0 ถึง 7

ถ้ามีการประมวลผลแบบมีความยาวเวิร์ดข้อมูลสูง จะทำให้การประมวลผลแต่ละครั้งอ้างตัวเลขได้มากกว่า ในอดีตไมโครโปรเซสเซอร์ขนาด 4 บิต ถูกนำมาใช้เป็นอันดับแรก เพราะข้อมูลขนาด 4 บิต นี้สามารถใช้แทนเลข BCD ได้ ต่อมาได้มีการพัฒนาเป็น 8 บิต เนื่องจากขนาด 8 บิต จะมีความยาวเวิร์ดเป็น 2 เท่าของขนาด 4 บิต และขนาด 8 บิต นี้สามารถแทนรหัส BCD ได้ 2 ตัว นอกจากนี้ ขนาด 8 บิต ยังมีขนาดพอที่จะเก็บรหัสอักขระ 1 ตัว ที่แทนรหัสแอสกีได้อีกด้วย ถ้าเวิร์ดมีขนาดสูงขึ้นความเร็วในการคำนวณ และความเร็วในการประมวลผลจะสูงขึ้น เช่น ไมโครโปรเซสเซอร์ ขนาด 32 บิต สามารถอ้างข้อมูลได้ถึง 4,000 ล้านตำแหน่ง ซึ่งจะได้ความละเอียดถึง 1 ส่วนใน 4,000 ล้าน แต่ถ้าเป็นไมโครโปรเซสเซอร์ 8 บิต จะมีความละเอียดเพียง 1 ส่วนใน 256 ส่วนเท่านั้น อีกประการหนึ่ง ไมโครโปรเซสเซอร์ที่มีบิตสูง สามารถอ่านข้อมูลแต่ละครั้งจากหน่วยความจำได้มากกว่า เช่น ไมโครโปรเซสเซอร์ขนาด 32 บิต จะอ่านข้อมูลได้มากกว่าแบบ 8 บิต ถึง 4 เท่า เพราะแบบ 32 บิต อ่านข้อมูลได้ที่ละ 4 ไบต์ แต่แบบ 8 บิต อ่านได้ที่ละไบต์

สำหรับขนาดของหน่วยความจำที่ไมโครโปรเซสเซอร์อ้างถึง จะเป็นตัวบอกว่าการคอมพิวเตอร์สามารถติดต่อกับหน่วยความจำได้มากที่สุดเท่าใด โดยปกติแล้วการพัฒนาไมโครโปรเซสเซอร์ให้ดีขึ้น นอกจากจะพัฒนาให้ความยาวเวิร์ดข้อมูลสูงแล้ว จะพัฒนาให้สามารถอ้างถึงหน่วยความจำให้มากขึ้นด้วย

สำหรับความเร็วของไมโครโปรเซสเซอร์ หมายถึง ความเร็วในการปฏิบัติตามคำสั่งซึ่งจะวัดจากความเร็วของสัญญาณนาฬิกา (Clock Speed) ที่ให้กับไมโครโปรเซสเซอร์โดยทั่วไปจะมีหน่วยเป็นเมกะเฮิร์ตซ์ หรือวัดความเร็วจากจำนวนคำสั่งที่ไมโครโปรเซสเซอร์เอกซีกิวต์ได้ในหนึ่งวินาที โดยทั่วไปจะใช้หน่วยล้านคำสั่งในหนึ่งวินาที (Million of Instructions Per Second) หรือ MIPS ถ้าให้สัญญาณนาฬิกากับไมโครโปรเซสเซอร์สูง จะทำให้เวลาในการทำงานแต่ละคำสั่งทำงานได้เร็วขึ้น เช่น ไมโครโปรเซสเซอร์ตัวหนึ่ง ถ้าบอกเลขจะต้องใช้สัญญาณนาฬิกาสองลูก ถ้าให้ความถี่ของสัญญาณนาฬิกาสูงขึ้น จะทำให้เวลาในแต่ละลูกของสัญญาณนาฬิกาล้นลง

2.2.1 โครงสร้างของ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีด้วยกันหลายเบอร์ ขึ้นกับโครงสร้างภายในของมัน บางเบอร์จะมีหน่วยความจำภายในเป็นแบบ ROM บางเบอร์เป็นแบบ EPROM บางเบอร์มี RAM ภายใน 128 ไบต์ บางเบอร์มี 256 ไบต์ ซึ่งรายละเอียดจะศึกษาได้จากคู่มือของมันโดยตรง และลักษณะของขาต่าง ๆ จะเหมือนกัน คุณสมบัติที่สำคัญของ MCS-51 มีดังนี้

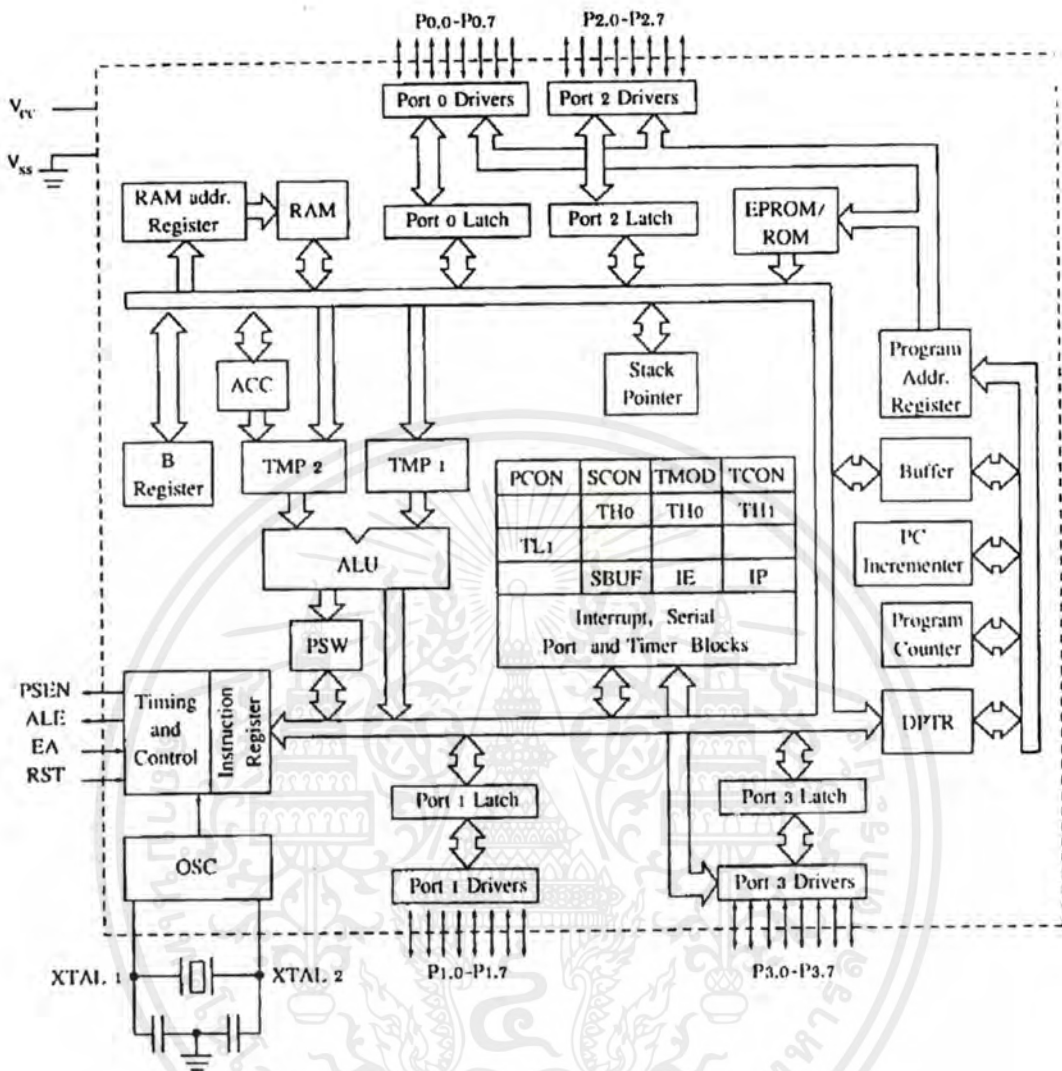
- มีหน่วยความจำ ROM 4 K bytes
- มีหน่วยความจำ RAM 128 bytes
- มีพอร์ต I/O ขนาด 8 บิต 4 พอร์ต
- มี Timer 16 บิต 2 ตัว
- สามารถอินเทอร์รัพท์ได้ 5 แหล่ง
- มีวงจรออสซิลเลเตอร์และวงจรมานาฬิกาบนชิพ
- มีพอร์ตอนุกรมที่สามารถรับส่งข้อมูลแบบ Full Duplex ความเร็วสูง
- อ้างหน่วยความจำโปรแกรมภายนอกได้ 64K
- อ้างหน่วยความจำข้อมูลภายนอกได้ 64K
- สามารถประมวลผลทีละบิตได้
- สามารถอ้างหน่วยความจำแบบบิตได้ 210 ตำแหน่ง
- หนึ่งวัฏจักรคำสั่งกินเวลาประมาณ 1 ไมโครวินาที ขณะทำงานด้วย Clock 12 MHz

ตัวอย่างไมโครคอนโทรลเลอร์ตระกูล MCS-51 และลักษณะต่าง ๆ แสดงได้ในตารางที่ 2.1

ตารางที่ 2.1 แสดงไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่าง ๆ

เบอร์	หน่วยความจำโปรแกรมบนชิพ	หน่วยความจำข้อมูลบนชิพ	TIMERS
8051	4K ROM	128 bytes	2
8031	-	128 bytes	2
8751	4K EPROM	128 bytes	2
8052	8K ROM	256 bytes	3
8032	-	256 bytes	3
8752	8K EPROM	256 bytes	3
AT89C2051	2K Flash Memory	128 bytes	2

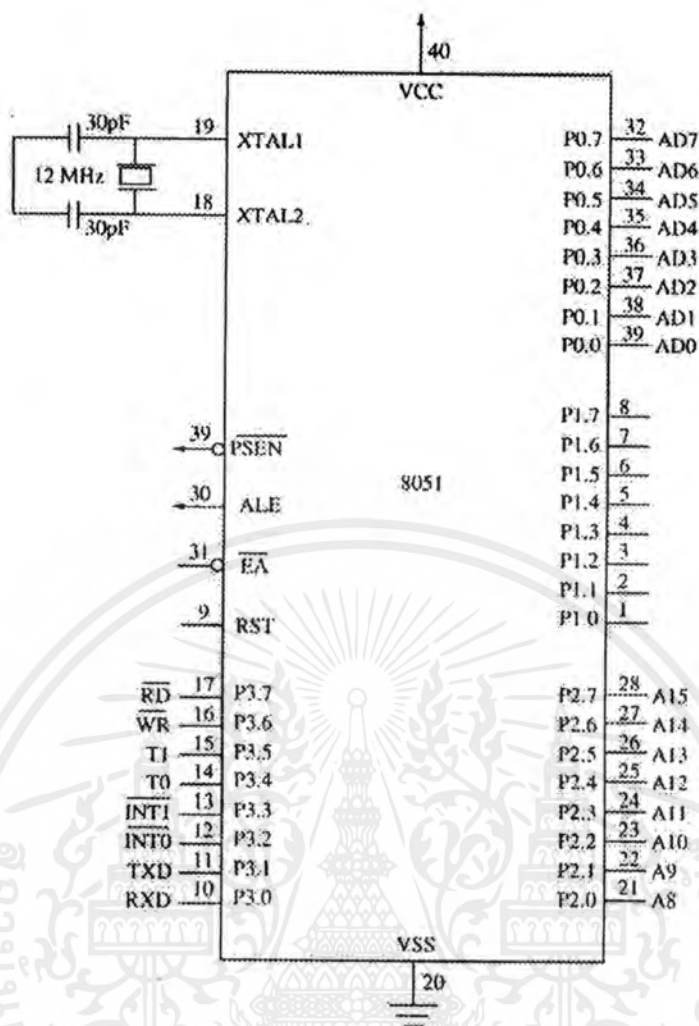
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 โครงสร้างภายในของ MCS-51

2.2.2 การจัดขาต่าง ๆ ของ MCS-51 ไอซี ไมโครคอนโทรลเลอร์ 8051 โครงสร้าง IC เป็นแบบ DIP มีขาทั้งหมด 40 ขา โดยขาต่าง ๆ จะใช้ขาพอร์ทอินพุต, เอาต์พุต, ขาสัญญาณควบคุม, ขาดำเนินงานหน่วยความจำ และขาข้อมูลดังรูปที่ 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดงขาต่าง ๆ ของ 8051

ความหมายของขาต่าง ๆ มีดังนี้

1. พอร์ต 0 (Port 0)

พอร์ต 0 ได้แก่ขาที่ 32-39 ของ MCS-51 สามารถใช้เป็นอินพุทเอาต์พุทได้ นอกจากนี้ในการติดต่อกับหน่วยความจำภายนอกยังใช้เป็นขา Address Bus และ Data Bus อีกด้วย

2. พอร์ต 1 (Port 1)

พอร์ต 1 ได้แก่ขาที่ 1-8 เป็นพอร์ต 8 บิต สามารถอ้างทีละบิตได้ คือ P1.0, P1.1, ... etc

3. พอร์ต 2 (Port 2)

พอร์ต 2 ได้แก่ขาที่ 21-28 จะใช้งาน 2 หน้าที่ คือ ใช้เป็นพอร์ต 8 บิต กับใช้เป็นขาแอดเดรส 8 บิตในการอ้างหน่วยความจำนอก

4. พอร์ต 3 (Port 3)

พอร์ต 3 ได้แก่ขาที่ 10-17 จะใช้งานสองหน้าที่ คือ เป็นพอร์ตอินพุตและเอาต์พุต และใช้เป็นขาควบคุมต่าง ๆ ดังตารางที่ 2.2

ตารางที่ 2.2 แสดงบิตและหน้าที่ต่าง ๆ ของพอร์ต 3

บิต	ชื่อ	หน้าที่พิเศษ
P3.0	RXD	ใช้รับข้อมูลทางพอร์ตอนุกรม
P3.1	TXD	ใช้ส่งข้อมูลทางพอร์ตอนุกรม
P3.2	INT0	อินเทอร์รัพท์ภายนอกหมายเลข 0
P3.3	INT1	อินเทอร์รัพท์ภายนอกหมายเลข 1
P3.4	T0	ตัวจับเวลา / ตัวนับ ตัวที่ 0
P3.5	T1	ตัวจับเวลา / ตัวนับ ตัวที่ 1
P3.6	WR	สัญญาณเขียนข้อมูลหน่วยความจำภายนอก
P3.7	RD	สัญญาณอ่านข้อมูลหน่วยความจำภายนอก

5. PSEN (Program Store Enable)

ขา PSEN เป็นขาที่ส่งสัญญาณออกคือขา 29 ขานี้จะแอกทีฟเมื่อ MCS-51 ต้องการอ่าน Code โปรแกรมภายนอก โดยปกติถ้าหน่วยความจำภายนอกเป็น EPROM ขา PSEN จะต่อกับขา Output Enable (OE) ของ EPROM

6. ALE (Address Latch Enable)

เนื่องจากพอร์ต 0 สามารถใช้เป็นขาอ้างตำแหน่ง และขาข้อมูล MCS-51 จะมีขา ALE ได้แก่ขา 30 ขานี้จะใช้ Multiplex สัญญาณ Address Bus ของ Port 0 ในการใช้งานระบบ MCS-51 นั้นจะต้องมีอุปกรณ์มาต่อกับ Port 0 ที่ทำหน้าที่ Latch สัญญาณ Address Bus เมื่อ MCS-51 ต้องการติดต่อกับหน่วยความจำภายนอก MCS-51 จะส่งสัญญาณ Address Bus ออกมาก่อนทาง Port 0 จากนั้นจะส่งสัญญาณ ALE มา Latch อุปกรณ์ภายนอก ให้เก็บค่า Address Bus ของ Port 0 ไว้เพื่อใช้ Port 0 เป็น Data Bus ต่อไป

7. EA (External Access)

ขา EA ได้แก่ขาที่ 31 ถ้าขานี้เป็นลอจิก “1” จะใช้กับเบอร์ 8051/8052 เพื่อบอกว่าให้อ่านโปรแกรมจากหน่วยความจำโปรแกรมภายใน แต่ถ้าเป็นลอจิก “0” จะบอกให้ MCS-51 ทำโปรแกรมโดยอ่านจากหน่วยความจำโปรแกรมภายนอก (ถ้าขา EA เป็น “0” ขา PSEN จะแอกทีฟ)

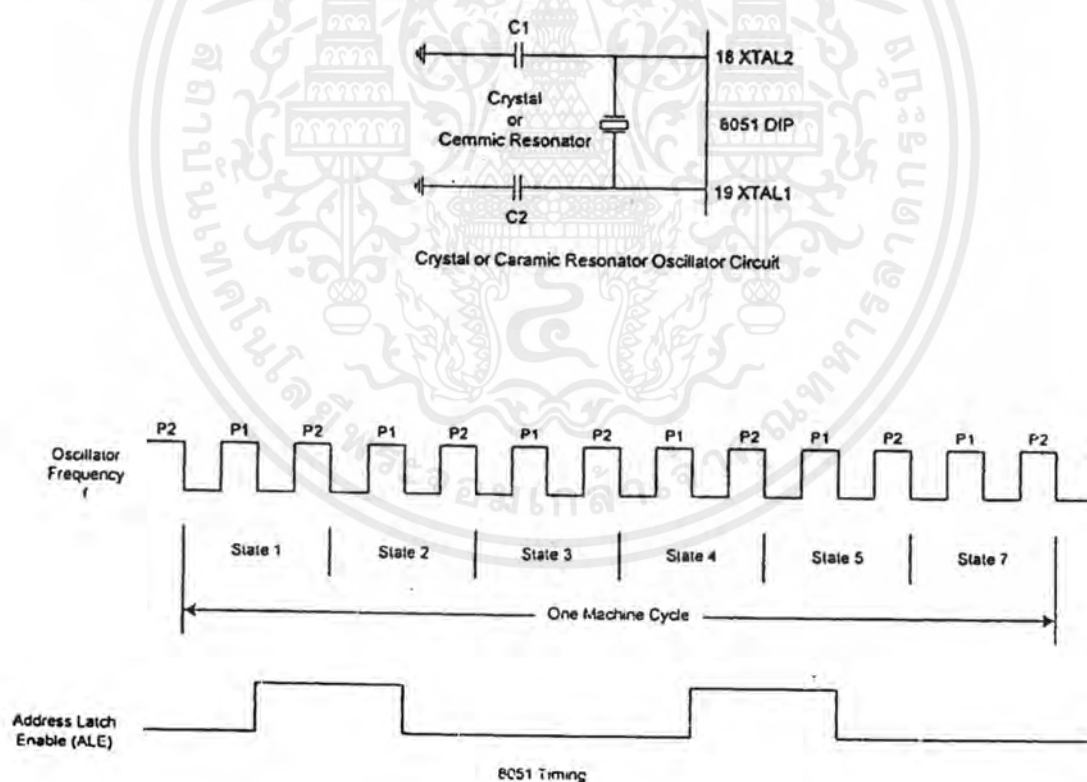
ถ้าหากเป็นเบอร์ 8031 หรือ 8032 ขา EA จะเป็น “0” เสมอ เพราะที่ไม่มีโปรแกรมหน่วยความจำภายใน แต่ถ้าใช้เบอร์ 8051/8052 ซึ่งมีหน่วยความจำโปรแกรมภายในและให้ขา EA เป็น “0” ซึ่งจะ Disabled ROM ภายในจะอ่านโปรแกรมจาก EPROM ภายนอกแทน

8. RST (Reset)

ขา RST ได้แก่ขา 9 จะใช้ในการรีเซ็ต MCS-51 โดยจะให้ขานี้เป็นลอจิก “1” อย่างน้อย 2 Machine Cycles จึงจะรีเซ็ตระบบได้

2.2.3 ความถี่สัญญาณนาฬิกาบนชิพ (On-chip Oscillator Inputs)

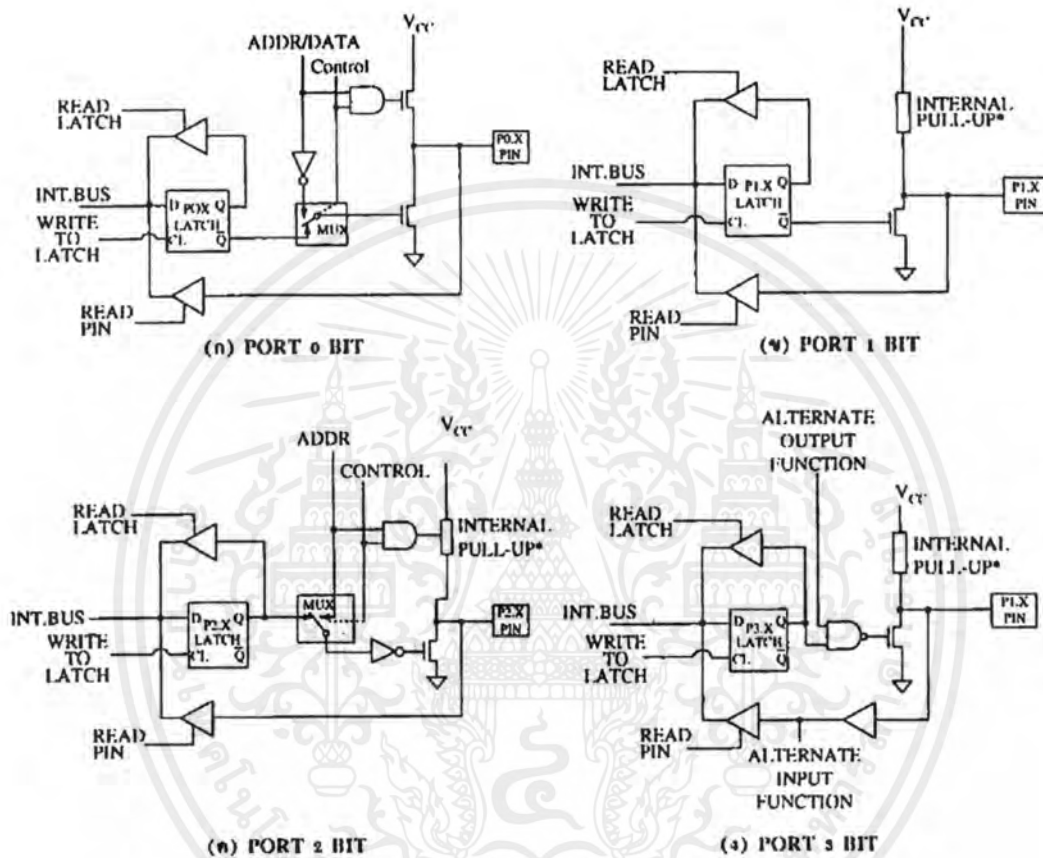
เป็นวงจร Oscillator บนชิพ ได้แก่ขา 18-19 โดยต่อ Crystal เข้ากับขานี้ โดยปกติมักจะใช้ Crystal ความถี่ 12 MHz กับตัวเก็บประจุหรืออาจใช้สัญญาณนาฬิกาจาก TTL Clock Source ต่อกับ XTAL1 และ XTAL2 ดังรูปที่ 2.10



รูปที่ 2.10 วงจรออสซิลเลเตอร์และเวลา

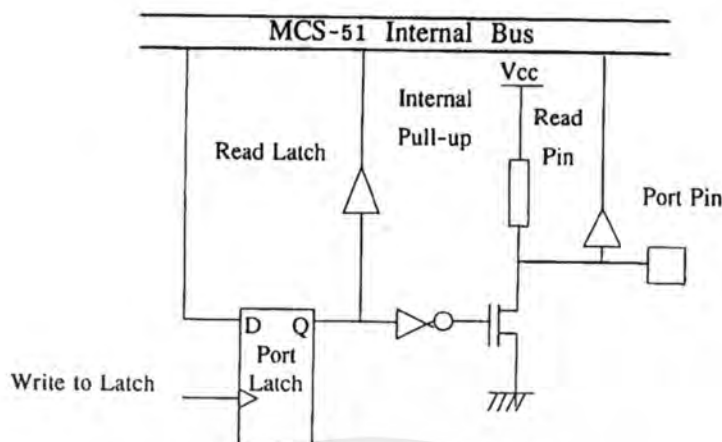
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาของพอร์ตจะแสดงโครงสร้างภายในได้ ดังรูปที่ 2.11 โดยจะมีโครงสร้างเป็น Field-effect Transistor ต่ออยู่กับขาภายนอก และมีความต้านทานต่อ Pull-up อยู่สำหรับพอร์ต 1, 2, 3 แต่ถ้าเป็นพอร์ต 0 จะไม่มีตัวต้านทาน Pull-up ภายใน เพราะต้องใช้เป็นขา Address Bus และ Data Bus



รูปที่ 2.11 โครงสร้างพอร์ตทั้ง 4 ของ MCS-51

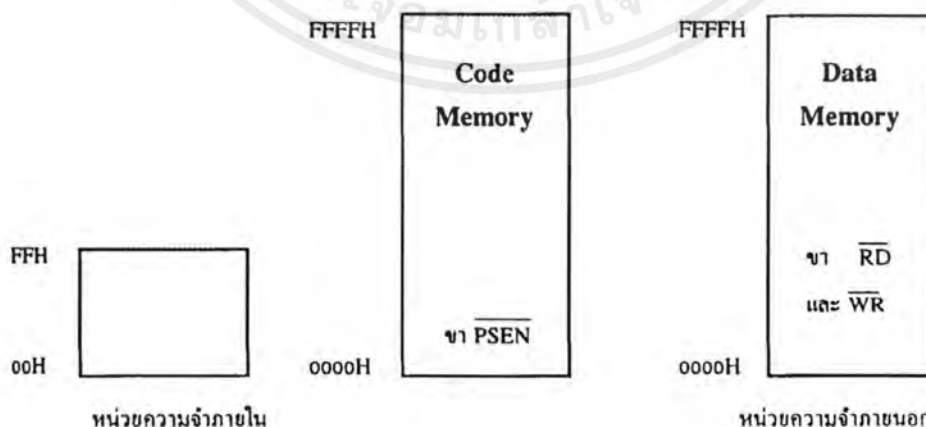
พอร์ตนี้สามารถใช้เป็นอินพุทเอาต์พุทกับอุปกรณ์ภายนอกได้ ในการอ่านข้อมูลจากพอร์ตจะอ่านได้สองแบบคือ Read Latch และ Read Pin โดย Read Latch หมายถึงการอ่านข้อมูลที่ถูกลatch เอาไว้เข้าสู่บัสภายในของ MCS-51 เช่นการทำคำสั่ง CPL P1.5 แต่ถ้าเป็นการ Read Pin จะเป็นการใช้พอร์ตเป็นอินพุท โดยจะอ่านค่าจากขาของไอซีเข้าสู่บัสภายในโดยการอ่านแบบ Read Latch และ Read Pin จะมีสัญญาณมาควบคุมที่บัพเฟอร์ดังรูปที่ 2.12



รูปที่ 2.12 การต่อพอร์ทเข้ากับระบบบัสภายในของ MCS-51

2.2.5 โครงสร้างหน่วยความจำ

หน่วยความจำสำหรับ MCS-51 จะมี 2 ชนิดคือ หน่วยความจำที่ใช้เก็บโปรแกรม (ROM) กับหน่วยความจำที่ใช้เก็บข้อมูลในการประมวลผล (RAM) MCS-51 บางเบอร์เช่น 8051, 8052 จะมีหน่วยความจำโปรแกรมภายในชิพ และ MCS-51 ทุกเบอร์สามารถอ้างหน่วยความจำโปรแกรมภายนอกได้มากที่สุด 64K และอ้างหน่วยความจำข้อมูลภายนอกได้มากที่สุด 64K สำหรับหน่วยความจำ RAM ภายใน จะประกอบไปด้วยพื้นที่ใช้งานทั่วไป, รีจิสเตอร์แบงก์, พื้นที่ใช้งานระดับบิต และ รีจิสเตอร์ฟังก์ชันพิเศษ เราอาจเขียนไดอะแกรมของหน่วยความจำของ 8031 ได้ดังรูปที่ 2.13 โดยในรูปจะบอกด้วยว่าขาใดจะแอกทีฟ



รูปที่ 2.13 การจัดหน่วยความจำของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใน 8031 จะมีหน่วยความจำภายในตั้งแต่ตำแหน่ง 00H ถึง FFH และสามารถอ้างหน่วยความจำโปรแกรมภายนอกได้ 64K ตำแหน่ง ถ้าอ่านข้อมูลจากหน่วยความจำโปรแกรมขา PSEN จะแอกทีฟ นอกจากนี้ 8031 สามารถอ้างหน่วยความจำข้อมูลภายนอกได้ 64K ตำแหน่ง โดยการติดต่อกับหน่วยความจำนี้ ขา RD และ WR จะแอกทีฟ สำหรับหน่วยความจำข้อมูลภายในนั้นจะแบ่งออกได้ดังนี้

- 1) ชุดรีจิสเตอร์ 4 ชุด แต่ละชุดเรียกว่ารีจิสเตอร์แบงก์ที่ตำแหน่ง 00H ถึง 1FH โดยแต่ละชุดประกอบด้วยรีจิสเตอร์ R0 ถึง R7
- 2) หน่วยความจำที่สามารถเข้าถึงข้อมูลระดับบิตได้ ตำแหน่ง 20H ถึง 2FH
- 3) หน่วยความจำใช้งานทั่วไปตำแหน่ง 30H ถึง 7FH
- 4) รีจิสเตอร์ฟังก์ชันพิเศษ ตำแหน่ง 80H ถึง FFH

2.2.5.1 หน่วยความจำใช้งานทั่วไป

จะเห็นว่าใน 8031 จะมีหน่วยความจำ RAM สำหรับใช้งานทั่วไปจำนวน 80 ไบต์ ตั้งแต่ตำแหน่ง 30H ถึง 7FH ตำแหน่งเหล่านี้สามารถอ้างตำแหน่งแบบ Direct Addressing Mode หรือ Indirect Addressing Mode การย้ายข้อมูลจากตำแหน่งที่เก็บโดยตรง (ตำแหน่ง 5FH) เรียกว่าการอ้างตำแหน่งแบบ Direct Addressing Mode นอกจากนี้ยังสามารถอ่านข้อมูลโดยใช้รีจิสเตอร์ R0 หรือ R1 การดึงที่ตำแหน่งได้ เรียกว่าการอ้างตำแหน่งแบบ Indirect Addressing Mode

2.2.5.2 Bit – addressable RAM

ใน MCS-51 จะมีหน่วยความจำที่สามารถอ้างข้อมูลในระดับบิตได้ตั้งแต่ตำแหน่ง 20H ถึง 2FH รวม 16 ไบต์ โดยสามารถ SET, CLEAR, AND, OR ทางลอจิกได้ จำนวนบิตที่ใช้งานได้ทั้งหมดมีจำนวน 128 บิต (8 บิต x 16 ไบต์)

2.2.6 รีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register)

ใน MCS-51 รีจิสเตอร์จะใช้หน่วยความจำ RAM ภายในชิพ โดยส่วนหนึ่งเป็นรีจิสเตอร์พิเศษ (Special Function Register : SFR) ซึ่งมีทั้งหมด 21 ตัว โดยรีจิสเตอร์พิเศษต่าง ๆ จะเริ่มที่หน่วยความจำตั้งแต่ 80H ถึง FFH ซึ่งมีทั้งหมด 128 ตำแหน่ง แต่จะเป็นรีจิสเตอร์ฟังก์ชันพิเศษเพียง 21 ตำแหน่ง แต่ถ้าเป็น 8032/8051 จะใช้ 26 ตำแหน่งหรือมี SFR 26 ตัว

2.2.6.1 Program Status World

รีจิสเตอร์ตัวนี้เรียกย่อ ๆ ว่า PSW จะอยู่ที่ตำแหน่ง D0H ซึ่งสามารถเข้าถึงข้อมูลระดับบิตได้โดยรีจิสเตอร์นี้จะเป็นตัวบอกสภาวะต่าง ๆ ของไมโครคอนโทรลเลอร์ ความหมายของแต่ละบิตแสดงได้ดังตารางที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 แสดงบิตและหน้าที่ต่าง ๆ ใน PSW

บิต	ชื่อบิต	ตำแหน่ง	ความหมาย
PSW.7	CY	D7H	Carry Flag
PSW.	AC	D7H	Auxiliary Carry Flag
PSW.	F0	D7H	Flag 0
PSW.	RS1	D7H	บิตสำหรับเลือก Register Bank 1
PSW.	RS0	D7H	บิตสำหรับเลือก Register Bank 0
			00 = Bank 0 ; Address 00H – 07H 01 = Bank 1 ; Address 08H – 0FH 10 = Bank 2 ; Address 10H – 17H 11 = Bank 3 ; Address 18H – 1FH
PSW.	OV	D7H	Overflow Flag
PSW.	-	D7H	Reserved
PSW.	P	D7H	Even Parity Flag

1. แพลกตัวทศ Carry Flag (CF) บิตนี้เป็นบิตที่ 7 ของ PSW บิตนี้จะมีค่าสำคัญหากมีการกระทำทางคณิตศาสตร์โดยบิตนี้จะ Set เมื่อเกิดการทศของบิตที่ 7 ขณะทำการบวกเลข หรือ Set เมื่อเกิดการข้มของบิตที่ 7 เมื่อเกิดการลบเลข

2. แพลกตัวช่วยทศ Auxiliary Carry Flag เมื่อมีการบวกแบบ Binary – Code – Decimal (BCD) บิต Auxiliary Carry Flag (AC) หรือบิตตัวช่วยทศจะถูก Set เมื่อมีการทศจากบิตที่ 3 ไปบิตที่ 4 หรือถ้าใน Lower Nibble มีค่าระหว่าง 0AH – 0FH เนื่องจากรหัส BCD นี้มีค่าได้มากที่สุดแค่ 9 ถ้าหากมีการบวกเลขแบบ BCD จะต้องตามด้วยคำสั่ง DAA (Decimal Adjust Accumulator) เพื่อปรับค่าที่มีค่าเกิน 9 โดยบวกเลข 6 เข้าไป จะทำให้เป็นรหัส BCD ที่แทนเลขฐานสิบได้

3. แพลกศูนย์ Flag 0 เป็น Flag ที่ผู้ใช้สามารถใช้งานทั่วไปได้

4. บิตเลือกกรีจิสเตอร์แบงก์ (Register Bank Select Bits) ตามที่เราทราบมาแล้วว่าใน MCS-51 จะมีชุดกรีจิสเตอร์อยู่ 4 ชุด ถ้าจะเลือกให้ชุดใดแอกทีฟจะกำหนดได้ในบิต RS1 และ RS2 ของ PSW และจะ Clear ตัวเองเมื่อระบบถูกรีเซต

5. แพลกโอเวอร์โฟลว์ Overflow Flag แพลก OV จะถูก Set หลังจากการกระทำทางคณิตศาสตร์แล้วเกิด Overflow คือ จำนวนที่เกิดจากการบวกหรือการลบ มีค่าเกินกว่าที่จำนวนไบต์จะเป็นไปได้คือ มากกว่า +128 หรือน้อยกว่า -128

6. บิตพาริตี (Parity Bit) พาริตีบิต (P) เป็นบิตที่บอกค่าพาริตีของรีจิสเตอร์ Accumulator ซึ่งอาจเป็นตัวตรวจสอบความถูกต้องของข้อมูลได้ โดยจะเซตหรือเคลียร์ ขึ้นกับผลที่เกิดขึ้นกับ Accumulator

2.2.6.2 รีจิสเตอร์ B (B Register)

รีจิสเตอร์ B จะอยู่ตำแหน่ง FOH ของหน่วยความจำข้อมูลภายใน เป็นรีจิสเตอร์ที่สามารถใช้งานทั่วไปได้ โดยทั่วไปรีจิสเตอร์นี้จะใช้คูณหรือหารกับรีจิสเตอร์ Accumulator เช่น การทำคำสั่ง MUL AB ซึ่งเป็นการคูณแบบ 8 บิตโดยผลลัพธ์ที่ได้จะมีขนาด 16 บิต ซึ่งรีจิสเตอร์ A จะเก็บค่า 8 บิตต่ำ และรีจิสเตอร์ B จะเก็บค่า 8 บิตสูง สำหรับการหารโดยการทำคำสั่ง DIV AB โดยค่าใน A จะถูกหารด้วย B ผลลัพธ์ที่ได้จะเก็บใน รีจิสเตอร์ AB โดย B จะเก็บค่า 8 บิตต่ำและ A จะเก็บค่า 8 บิตสูง รีจิสเตอร์ B นี้สามารถเข้าถึงข้อมูลระดับบิตได้ โดยตำแหน่งของบิตคือตำแหน่ง FOH ถึง F7H

2.2.6.3 ตัวชี้สแตค (Stack Pointer)

Stack Pointer (SP) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ที่ตำแหน่ง 81H การเขียนค่าเข้าไปในตำแหน่งที่ SP ชื่ออยู่ เรียกว่า “Pushing” สำหรับการอ่านค่าที่ SP ชื่ออยู่ เรียกว่า “Popping” ค่าของ SP จะเพิ่มขึ้นหนึ่งก่อนที่จะเขียนข้อมูลลงไป และจะลดลงหนึ่งเมื่ออ่านข้อมูลออกมาแล้ว หากโปรแกรมทำคำสั่ง CALL จะใช้รีจิสเตอร์สแตคนี้เก็บค่าตำแหน่งเดิมของโปรแกรม (PC) ก่อนที่จะทำโปรแกรมย่อยเมื่อทำโปรแกรมย่อยเสร็จแล้วจะคืนค่าในสแตคให้กับ PC ตามเดิม โดยปกติค่า PC จะกำหนดให้อยู่ใน RAM ภายใน

2.2.6.4 รีจิสเตอร์ Data Pointer (DPTR)

รีจิสเตอร์นี้ใช้สำหรับชี้ตำแหน่งรหัสโปรแกรมหรือข้อมูลในหน่วยความจำ โดยเป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งประกอบด้วยรีจิสเตอร์ 2 ตัว คือ DPL ตำแหน่งที่ 82H โดยจะเก็บเป็น 8 บิตต่ำ และ DPH ตำแหน่งที่ 83H โดยจะเก็บค่า 8 บิตสูง รีจิสเตอร์ทั้งสองตัวนี้จะรวมกันกลายเป็นรีจิสเตอร์ 16 บิต

2.2.6.5 รีจิสเตอร์พอร์ต (Port Registers)

ใน MCS-51 ค่าของพอร์ตจะหมายถึงค่าของหน่วยความจำด้วย หากต้องการส่งข้อมูลออกไปที่พอร์ต ก็เพียงแต่เขียนข้อมูลไปที่หน่วยความจำตำแหน่งที่พอร์ตนั้นอยู่ และถ้าหากต้องการจะอ่านข้อมูลจากพอร์ต ก็เพียงอ่านค่าจากตำแหน่งที่หน่วยความจำที่พอร์ตนั้นอยู่ ใน MCS-51 พอร์ต 0 จะอยู่ที่ตำแหน่ง 80H, พอร์ต 1 จะอยู่ที่ตำแหน่ง 90H, พอร์ต 2 จะอยู่ที่ตำแหน่ง A0H และพอร์ต 3 จะอยู่ที่ ตำแหน่ง B0H พอร์ต 0, 2 และ 3 โดยทั่วไปแล้วจะไม่ใช่ถ้าหากมีการติดต่อกับหน่วยความจำภายนอกหรือใช้เป็นพอร์ตพิเศษ (เช่น Interrupts, Serial Port, ฯลฯ) โดยปกติแล้วจะใช้พอร์ต 1 ในการติดต่อกับอุปกรณ์ภายนอก พอร์ตทุกพอร์ตสามารถอ้างข้อมูลในระดับบิตได้

2.2.6.6 รีจิสเตอร์เวลา (Timer Registers)

ใน MCS-51 เบอร์ 8051 จะมีรีจิสเตอร์ที่ใช้นับและจับเวลาขนาด 16 บิต 2 ตัว คือ Timer 0 อยู่ที่ตำแหน่ง 8AH และ 8CH โดยตำแหน่ง 8AH หมายถึง TLO ซึ่งจะเป็น 8 ไบต์ต่ำ และ 8CH หมายถึง 8 ไบต์สูง TH0 รีจิสเตอร์อีกตัวคือ Timer 1 โดยแบ่งเป็น TL1 อยู่ที่ตำแหน่ง 8BH เป็นไบต์ต่ำ และ TH1 อยู่ที่ตำแหน่ง 8DH เป็นไบต์สูง การใช้ Timer จะต้องกำหนดการทำงานในรีจิสเตอร์ TMOD (Timer/Counter Mode Control Register) ซึ่งอยู่ในตำแหน่ง 88H เสียก่อน ซึ่งจะได้กล่าวในบทต่อไป

2.2.6.7 รีจิสเตอร์พอร์ทอนุกรม (Serial Port Registers)

MCS-51 จะมีพอร์ทสื่อสารอนุกรม (Serial Port) อยู่ภายในชิพ ซึ่งสามารถจะรับหรือส่งข้อมูลได้โดยติดต่อผ่านรีจิสเตอร์ SBUF (Serial Data Buffer) ซึ่งอยู่ในตำแหน่ง 99H โดยถ้าต้องการส่งข้อมูลแบบอนุกรมให้เขียนข้อมูลไปที่รีจิสเตอร์นี้ ตัว Serial Port สามารถโปรแกรมให้ทำงานได้ 4 โหมด โดยโปรแกรมผ่านรีจิสเตอร์ SCON (Serial Port Control Register) ตำแหน่ง 98H ซึ่งจะกล่าวต่อไปภายหลัง

2.2.6.8 รีจิสเตอร์อินเทอร์รัพท์ (Interrupt Port Registers)

MCS-51 สามารถ Interrupt ได้ 5 ตำแหน่ง โดยมี 2 - Priority ตัว Interrupt นี้จะถูก Disable หลังจากกระบบบูทรีเซต และจะ Enabled หลังจากเขียนข้อมูลไปที่รีจิสเตอร์ IE หรือตำแหน่ง A8H ถ้าดับความสำคัญสามารถเซตได้ที่รีจิสเตอร์ IP หรือตำแหน่ง B8H ซึ่งจะกล่าวต่อไปภายหน้า

2.2.6.9 Power Control Register (PCON)

รีจิสเตอร์ PCON อยู่ที่ตำแหน่ง 87H ใช้หยุดการทำงานของ MCS-51 โดยจะหยุดจ่ายสัญญาณนาฬิกาให้ระบบ ทำให้ข้อมูลต่าง ๆ ภายใน MCS-51 ไม่มีการเปลี่ยนแปลงนอกจากนี้ยังลดพลังงานไฟฟ้าที่จ่ายให้ MCS-51 ลงด้วย

2.2.7 หน่วยความจำภายนอก (External Memory)

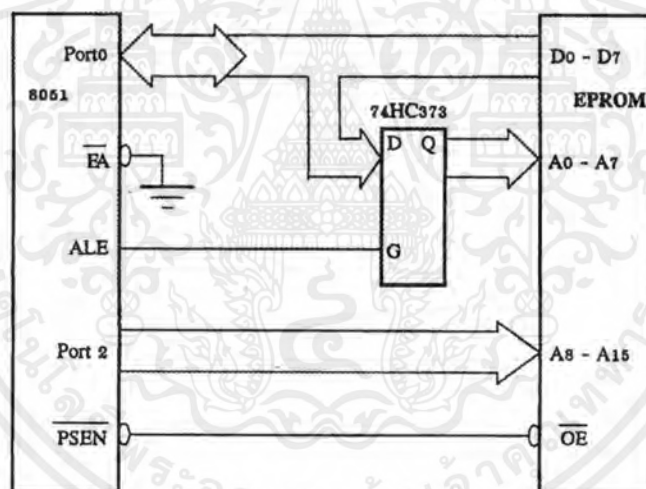
MCS-51 สามารถอ้างหน่วยความจำข้อมูลภายนอกได้ 64K และอ้างหน่วยความจำโปรแกรมภายนอกได้ 64K MCS-51 จะใช้พอร์ท 0 ในการอ้างตำแหน่งหน่วยความจำ 8 บิตล่าง และใช้พอร์ท 0 เป็นพอร์ทข้อมูล (DATA) ด้วย โดยใช้ขา ALE มาเป็น Latch ข้อมูลพอร์ท 0 และใช้พอร์ท 2 เป็นขาอ้างตำแหน่ง 8 บิตบน (รวมขาอ้างตำแหน่ง 16 เส้น ซึ่งอ้างได้ 64K)

เนื่องจากพอร์ท 0 จะใช้งาน 2 หน้าที่ในการติดต่อกับหน่วยความจำ จะใช้วิธี Multiplex ระหว่าง Address กับ Data พิจารณาจากรูป ถ้าต้องการติดต่อกับหน่วยความจำที่เก็บข้อมูล 8 บิต และเก็บได้ 64K จะต้องใช้สายสัญญาณ 24 เส้น คือ เป็นขา Address 16 เส้น และขาข้อมูล 8 เส้น

2.2.7.1 การติดต่อกับหน่วยความจำโปรแกรมภายนอก

ในการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก MCS-51 จะส่งค่าตำแหน่งของหน่วยความจำออกไปก่อน ซึ่งค่าตำแหน่งจะเก็บอยู่ใน PC โดยส่งออกไปทางพอร์ท 0 และพอร์ท 2 จากนั้นเวลาต่อมาจะส่งขา ALE ให้เป็นลอจิก “0” เพื่อ Latch ขา Address ของ 8 บิตค่า คือ พอร์ท 0 จากนั้นจะส่งสัญญาณทางขา PSEN ให้เป็นลอจิก “0” เพื่ออ่านข้อมูลซึ่งจะได้ Opcode เข้าไปทางขา Data Bus คือพอร์ท 0

สำหรับการต่อหน่วยความจำกับ MCS-51 แสดงได้ดังรูปที่ 2.14 โดยขา EA จะต่อเป็น “0” เพื่อบอก MCS-51 ว่าให้อ่านหน่วยความจำโปรแกรมภายนอก สำหรับการ Multiplex จะใช้ฟลิปฟลอป 8 ตัวเบอร์ 74373 เก็บค่าตำแหน่ง 8 บิตค่าเอาไว้ เมื่อ MCS-51 ส่งค่าตำแหน่งพอร์ทออกไป เวลาต่อมาจะส่งขา ALE ให้เป็น “0” ซึ่งจะใช้นี้ต่อกับ 74373 เพื่อให้ Latch ข้อมูลสำหรับขา PSEN จะต่อกับขา Output Enable (OE) ของหน่วยความจำดังรูปที่ 2.14



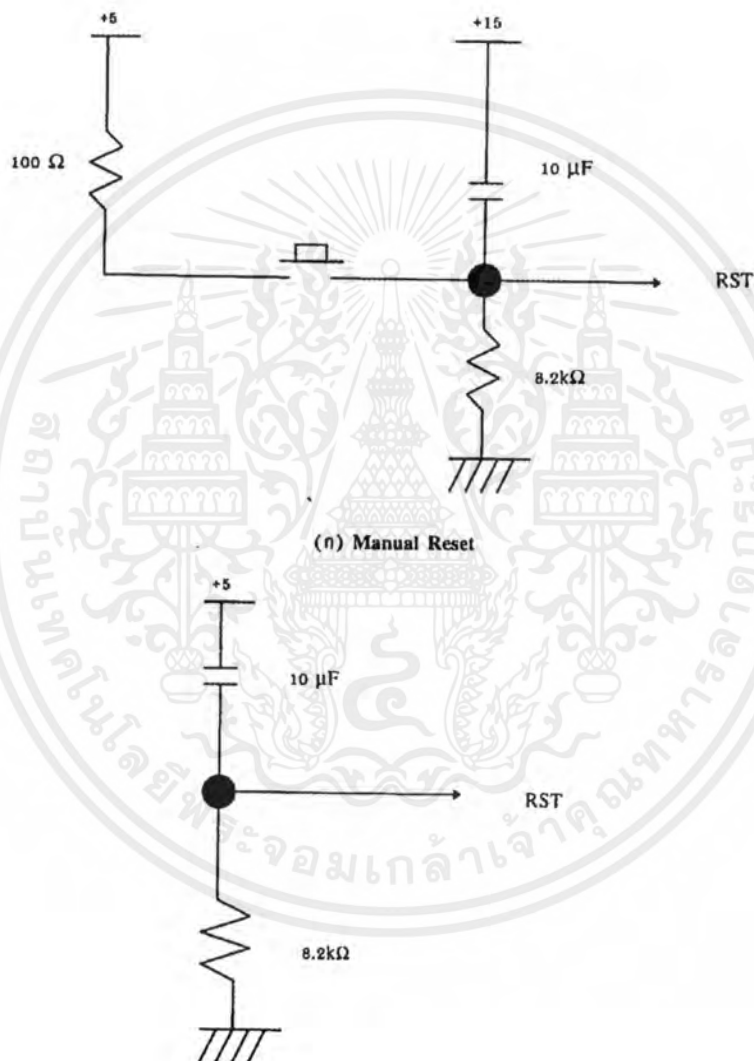
รูปที่ 2.14 การต่อ MCS-51 กับหน่วยความจำโปรแกรมภายนอก

2.2.7.2 การติดต่อกับหน่วยความจำข้อมูลภายนอก

หน่วยความจำข้อมูลภายนอก MCS-51 สามารถอ่านและเขียนได้ ในการติดต่อกับหน่วยความจำข้อมูลภายนอก MCS-51 จะส่งขา Address ออกไปทางพอร์ท 0 และพอร์ท 2 จากนั้นจะส่งขา ALE เพื่อไป Latch Address 8 บิตค่า โดยการอ่านเขียนข้อมูลนั้นจะใช้ขา RD หรือ P3.7 และขา WR หรือ P3.6 ตามลำดับ

2.2.8 Reset Operation

การรีเซ็ตหรือเริ่มต้นทำงานใหม่ของ MCS-51 จะต้องให้ลอจิก “1” ที่ขา RST เป็นเวลา 2 Machine Cycles (1 Machine Cycle เท่ากับ 12 Clock) จากนั้นให้กลับเป็นลอจิก “0” การรีเซ็ตอาจทำได้โดยใช้สวิตช์กด ดังรูปที่ 2.15 (ก) หรือใช้วิธี Power-up โดยใช้ตัว R-C ต่อเป็นวงจรดังรูป 2.15 (ข)



รูปที่ 2.15 การรีเซ็ต MCS-51

เมื่อ MCS-51 ถูกรีเซ็ต คำรีจิสเตอร์ต่าง ๆ จะถูกกำหนดค่าดังตาราง โดย PC จะชี้ไปอยู่ที่ตำแหน่งเริ่มต้น คือ 0000H เมื่อขา RST กลับเป็น “0” MCS-51 จะเริ่มทำโปรแกรมที่ตำแหน่งแรก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 แสดงค่าต่าง ๆ ที่เกิดหลังจากการรีเซ็ต

Register (S)	Counter
Program Counter	0000H
Accumulator	00H
B Register	00H
PSW	00H
SP	07H
DPTR	0000H
Ports 0-3	FFH
IP (8031/8051)	xx0000B
IP (8032/8052)	xx0000B
IE (8031/8051)	0xx0000B
IE (8032/8052)	0x00000B
Timer Registers	00H
SCON	00H
SBUF	00H
PCON (HMOS)	0xxxxxxxB
PCON (CMOS)	0xxx0000B

2.2.9 TIMER

ตัว Timer อาจพิจารณาได้ง่าย ๆ ว่าเป็นตัวฟลิปฟลอปมาต่อเรียงกัน โดยมี Clock เป็นอินพุต สำหรับเอาท์พุตที่ออกมาจากฟลิปฟลอปแต่ละตัวจะถูกหารด้วย 2 พิจารณาการต่อฟลิปฟลอป ถ้าใส่ Clock เข้าไปในฟลิปฟลอปตัวแรก ความถี่ของ Clock ที่ออกมาจากเอาท์พุตตัวแรกจะถูกหารด้วย 2 และเอาท์พุตนี้จะต่อกับฟลิปฟลอปตัวที่สอง และสัญญาณที่ออกมาจะถูกหารด้วย 2 อีก ดังนั้นถ้า มีฟลิปฟลอปต่ออยู่ n Stages จะหารสัญญาณนาฬิกาได้ 2^n ถ้าให้เอาท์พุต Stage สุดท้ายของ Timer เป็น Overflow Flip-Flop หรือ Flag และจะให้เอาท์พุตออกมาเมื่อการนับเป็น Overflow เช่น ถ้าเป็น ตัวนับแบบ 16 บิต (มีฟลิปฟลอปต่ออยู่ 16 ตัว) วงจรจะนับตั้งแต่ 0000H ถึง FFFFH เมื่อฟลิปฟลอป เปลี่ยนจาก FFFFH เป็น 0000H จะให้บิต Overflow ออกมา

ใน MCS-51 จะมีตัวจับเวลาอยู่ภายในชิพ ถ้าเป็นเบอร์ 8051 หรือ 8031 จะมี 2 ตัว คือ Timer 0 และ Timer1 แต่ถ้าเป็นเบอร์ 8052 จะมีเพิ่มอีกหนึ่งตัวคือ Timer2 รีจิสเตอร์ต่าง ๆ ที่เกี่ยวข้องกับ การใช้ Timer แสดงได้ดังตารางที่ 2.5 ซึ่งจะเห็นว่า มีรีจิสเตอร์บางตัวสามารถเข้าถึงข้อมูลระดับ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิตได้ด้วย นอกจากนี้ตัว Timer สามารถใช้เป็นตัวนับ (Counter) ได้อีกด้วย โดยการโปรแกรมในรีจิสเตอร์ TMOD

ตารางที่ 2.5 รีจิสเตอร์ที่ใช้เป็น Timer

รีจิสเตอร์	หน้าที่	ตำแหน่ง	สามารถอ้างตำแหน่งบิต
TCON	Control	88H	Yes
TMOD	Mode	89H	No
TL0	Timer 0 Low-byte	8AH	No
TL1	Timer 1 Low-byte	8BH	No
TH0	Timer 0 High-byte	8CH	No
TH1	Timer 1 High-byte	8DH	No
T2CON*	Timer 2 Control	C8H	Yes
RCAP2L*	Timer 2 Low-byte Capture	CAH	No
RCAP2H*	Timer 2 High-byte Capture	CBH	No
TL2*	Timer 2 Low-byte	CCH	No
TH2*	Timer 2 High-byte	CDH	No

* มีในเบอร์ 8032/8052

2.2.9.1 Timer Mode Register (TMOD)

ตัวรีจิสเตอร์ TMOD เป็นรีจิสเตอร์ควบคุม Timer จะแบ่งออกเป็น 2 กลุ่ม กลุ่มละ 4 บิต โดย 4 บิตบนจะเป็นการควบคุม Timer1 ส่วน 4 บิตล่างจะเป็นการควบคุม Timer0 ความหมายของแต่ละบิตดูในตารางที่ 2.6 ซึ่งตัวรีจิสเตอร์นี้เป็นตัวเลือกการทำงานว่าจะให้ตัว Timer/Counter ทำงานในโหมดใดและเป็น Timer หรือ Counter รีจิสเตอร์ TCON ไม่สามารถจะโปรแกรมเข้าไปในระดับบิตได้ (Not Bit Addressable) ซึ่งการใช้งานมักจะโปรแกรมเข้าไปครั้งเดียวในตำแหน่งเริ่มต้นของโปรแกรม

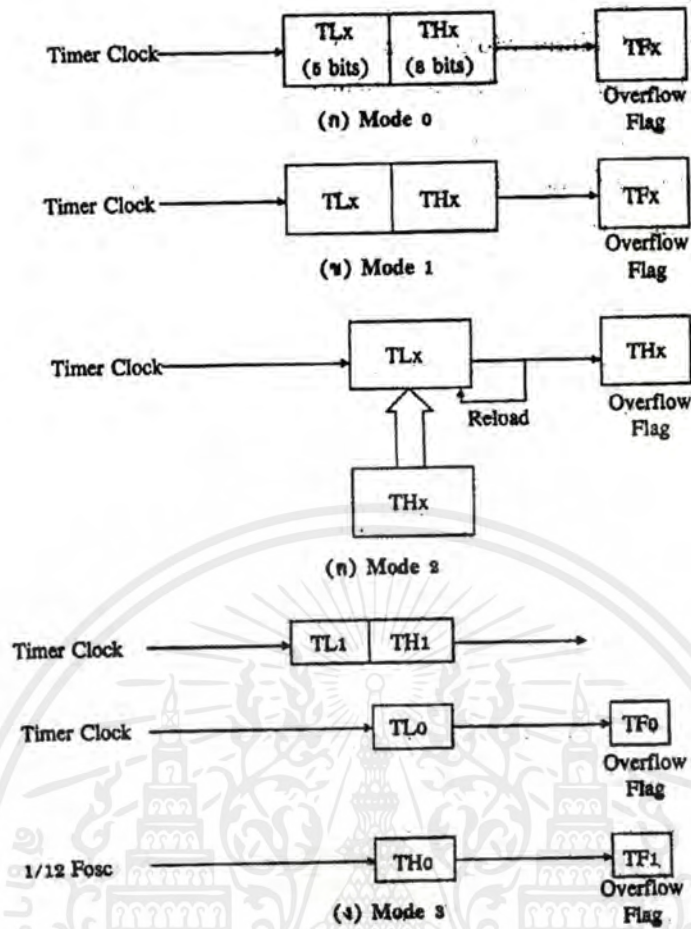
ตารางที่ 2.6 รีจิสเตอร์ TMOD (Timer Mode)

บิต	ชื่อ	Timer	ความหมาย
7	GATE	1	Gate bit ถ้าบิตนี้เซตวงจรถะทำงานเมื่อ INT1 เป็น High
6	C/T	1	เป็นบิตเลือก Counter/Timer 1 = ใช้เป็น Counter 0 = ใช้เป็น Timer
5	M1	1	Mode bit 1 (ดูตาราง 2.7)
4	M0	1	Mode bit 0 (ดูตาราง 2.7)
3	GATE	0	บิต Gate ของ Timer 0
2	C/T	0	บิตเลือก Counter/Timer ของ Timer 0
1	M1	0	Timer 0 M1 bit
0	M0	0	Timer 0 M0 bit

ตารางที่ 2.7 การใช้ Timer โหมดต่างๆ

M1	M0	Mode	ความหมาย
0	0	0	ใช้เป็น Timer แบบ 13-bit (8048 Mode)
0	1	1	ใช้เป็น Timer แบบ 16-bit
1	0	2	ใช้เป็น Timer แบบ 8-bit Auto-reload Mode
1	1	3	Split Timer Mode : แยก Timer 0 ออกเป็น Timer 8 บิตสองตัวคือ TLO และ TH0 โดยไม่ใช้ Timer 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 การทำงานของ Timer ในโหมดต่าง ๆ

2.2.10 Timer Mode And Overflow Flag

เมื่อใช้ Timer0 และ Timer1 จะต้องใช้รีจิสเตอร์คู่ TLx และ THx โดยค่า x จะเป็นตัวเลขว่าเป็น Timer0 หรือ Timer1 การใช้ Timer สามารถใช้งานได้หลายโหมด ดังแสดงในรูปที่ 2.16 ซึ่งเราสามารถเซตค่าโหมดการทำงานได้ โดยการโปรแกรมในรีจิสเตอร์ TMOD

2.2.10.1 13-Bit Timer Mode (Mode 0)

การทำงานในโหมด 0 นี้ จะเป็นการใช้ Timer แบบ 13 บิต ดังแสดงในรูป 2.16 ซึ่งจะใช้ 5 บิตต่างของ TLx โดยไม่สนใจ 3 บิตที่เหลือ และ 8 บิต ของ THx การทำงานในโหมดนี้ เมื่อบิตของ TLx นับไปจนเป็น "1" ทุกบิตจะส่ง Clock 1 ลูกให้ THx นับต่อและเมื่อนับเป็น "1" ทุกบิต และเปลี่ยนกลับเป็น "0" จะเกิด Overflow Flag เกิดขึ้น

2.2.10.2 16-Bit Timer Mode (Mode 1)

การทำงานในโหมดนี้จะเหมือนกับการทำงานในโหมด 0 แต่เป็น Timer แบบ 16 บิต ซึ่งการนับจะเริ่มตั้งแต่ 0000H, 0001H, 0002H ไปเรื่อย ๆ และจะเกิด Overflow ขึ้น เมื่อมีการเปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก FFFFH เป็น 0000H ดังรูปที่ 2.16 (ข) ซึ่งเป็นการเซต Overflow Flag และค่านี้จะเกิดขึ้นในบิต TFX ของรีจิสเตอร์ TCON ซึ่งสามารถอ่านและเขียนด้วยโปรแกรม

การใช้ตัว Timer นี้ค่าของบิตสูงสุด (MSB) คือค่าบิต 7 ของ THx ส่วนบิตต่ำสุด (LSB) คือบิต 0 ของ TLx บิต LSB จะเป็น Toggles เมื่อมีสัญญาณอินพุตเข้ามา ถูกหารด้วย 2 ดังนั้นจะพบว่าบิต MSB จะ Toggles ด้วยค่าความถี่ของสัญญาณอินพุตหารด้วย $65,536 (2^{16})$ และค่า Timer รีจิสเตอร์นี้ (TLx/THx) สามารถอ่านและเขียนได้ด้วยการโปรแกรม ดังนั้นสามารถนำไปประยุกต์ใช้งานได้ตามต้องการ

2.2.10.3 8 Bit Auto-Reload Mode (Mode 2)

การทำงานในโหมด 2 เรียกอีกอย่างหนึ่งว่า 8-bit Auto-reload Mode โดยใช้ Timer ไบต์ต่ำ (TLx) เป็น Timer แบบ 8 บิต เมื่อไบต์ต่ำเกิด Overflows หรือเกิดการเปลี่ยนแปลงจาก FFH เป็น 00H จะมีการโหลดค่าที่เก็บไว้ในไบต์สูง (THx) ไปเก็บไว้ในไบต์ต่ำ (TLx) ซึ่งจะเป็นค่าเริ่มต้นของการนับครั้งต่อไป นิยมใช้สร้างเป็นฐานเวลาที่สามารถโปรแกรมได้ การทำงานในโหมดนี้แสดงดังรูปที่ 2.16 (ค)

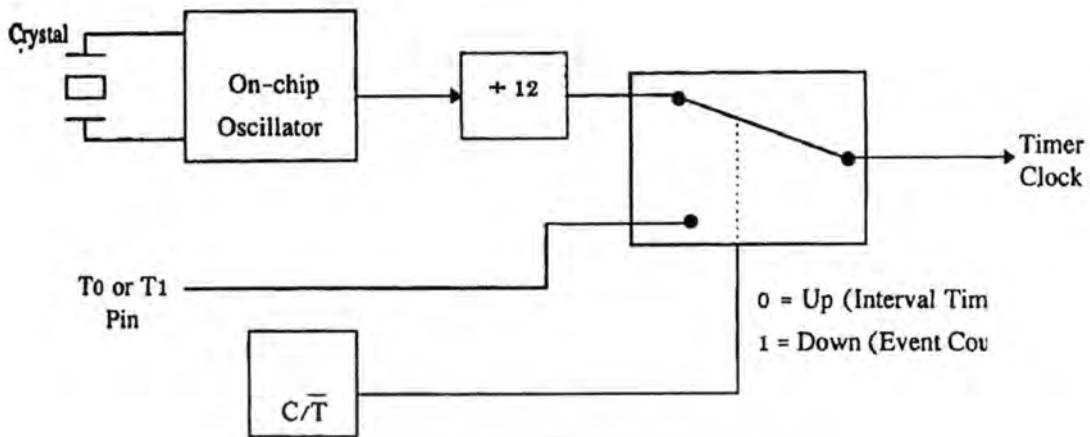
2.2.10.4 Split Timer Mode (Mode 3)

การทำงานในโหมด 3 นี้ ตัว Timer 1 จะไม่ทำงาน 1 ตัว Timer 0 จะแยกเป็น 2 ตัว ตัวละ 8 บิต คือ TL0 และ TH0 เมื่อ Timer เกิด Overflows จะมีการเซตบิต TF0 และ TF1 ดังแสดงในรูปที่ 2.16 (ง)

การทำงานในโหมด 3 นี้ Timer1 จะไม่ถูกใช้งานแต่เราสามารถสวิตช์ให้ Timer1 ไปทำงานในโหมดอื่นได้ แต่การทำงานของ Timer1 จะไม่มีการอินเทอร์รัพท์เกิดขึ้น เพราะบิต TF1 ถูกใช้ในการนับของ TH0 ในการทำงานของโหมด 3 ไปแล้ว เราอาจมองว่าถ้าให้ Timer ทำงานในโหมด 3 ทำให้เรามี Timer เพิ่มขึ้น คือ TH0 และ TL0 ใน Timer0 โหมด 3 และโปรแกรมให้ Timer1 ไปทำงานในโหมดอื่น ๆ

2.2.11 การใช้เป็นตัวจับเวลา (Timer)

ถ้าบิต C/T ใน TMOD เป็นลอจิก “0” จะเป็นการเลือกให้ Timer นำ Clock มาจากวงจร Oscillator ในชิพ ซึ่งสัญญาณนาฬิกาจะเข้ามาทุก ๆ Machine Cycle หรืออาจกล่าวได้ว่าค่าใน THx และ TLx จะมีค่าเพิ่มขึ้นด้วยอัตราการนับแต่ละครั้งใช้เวลาเท่ากับ $1/12$ ของความถี่ของสัญญาณนาฬิกาที่ใช้บนชิพ ดังแสดงในรูปที่ 2.17 ถ้า MCS-51 ใช้สัญญาณนาฬิกา 12 MHz การนับจะมีความถี่เท่ากับ 1 MHz



รูปที่ 2.17 ความถี่ของสัญญาณนาฬิกาที่จะเข้า Timer

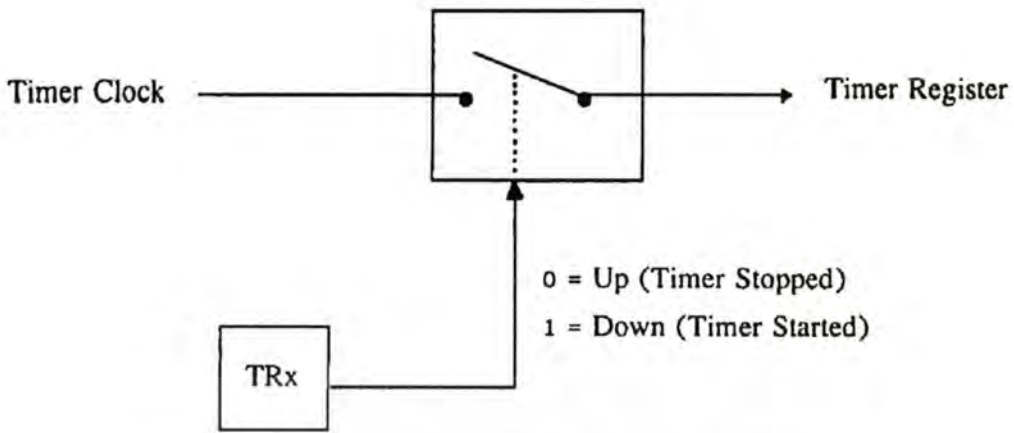
2.2.12 การใช้เป็นตัวนับ (Counter)

ถ้าบิต C/T เป็น “1” ตัว Timer จะนำ Clock มาจากภายนอกโดยใช้เวลา P3.4 หรือ T0 เป็น Input Clock ให้กับ Timer 0 และใช้เวลา P3.5 หรือ T1 เป็น Input Clock ให้กับ Timer 1 ดังรูปที่ 2.17 หรืออาจมองว่า ถ้าจะให้ให้นับอะไรสัญญาณที่จะนับให้ต่อกับขา T0 และ T1 ในการใช้เป็นตัวนับ สัญญาณที่เข้ามาจะมีการเปลี่ยนแปลงจาก “1” เป็น “0” จะทำให้วงจรนับ TLx มีค่าเพิ่มขึ้น 1 ภายใน MCS-51 นี้จะตรวจสอบขาอินพุต T0 และ T1 ในช่วงเวลาเฟส 2 ของ State 5 (S5P2) ถ้าพบว่ามีค่าเป็น “1” ต่อมาในอีกหนึ่ง Machine Cycle ที่เฟส 2 ของ State 5 (S5P2) ลอจิกอินพุตเปลี่ยนเป็น “0” จะทำให้ค่าใน Timer เพิ่มขึ้น 1 ดังนั้น จะเห็นได้ว่า การนับ 1 ครั้งจะต้องใช้เวลา 2 Machine Cycle ดังนั้นความถี่สูงสุดที่จะให้ Timer ทำงานเป็นตัวนับได้ จะมีค่ามากที่สุด 500 kHz ถ้า MCS-51 ทำงานที่ความถี่สัญญาณนาฬิกา 12 MHz

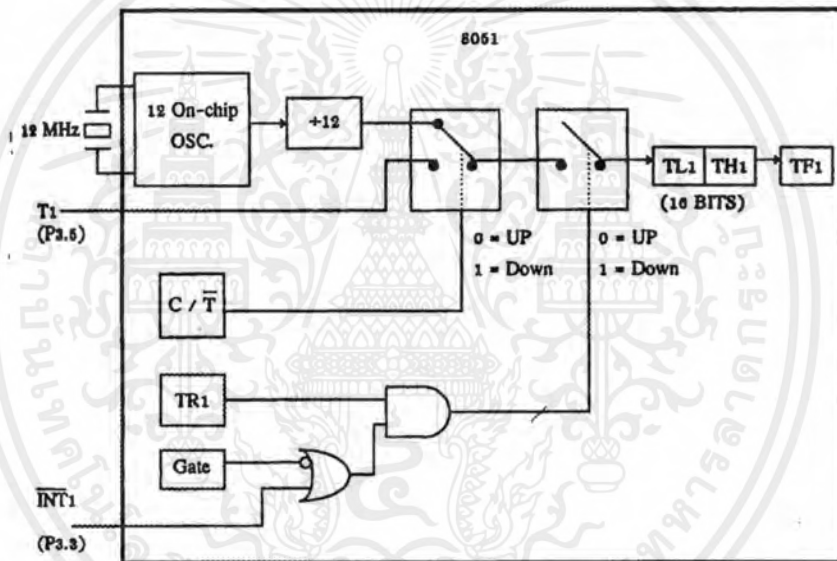
2.2.13 การเริ่ม, หยุด และ การควบคุม Timer

ในรูปที่ 2.16 จะแสดงลักษณะของ Timer Registers ซึ่งจะเห็นว่าประกอบด้วย TLx และ THx และเมื่อเกิด Overflow จะเกิดเอาท์พุทที่บิต TFx สำหรับสัญญาณนาฬิกาที่จะเข้าไปใน Timer จะมาจาก 2 ส่วน ดังแสดงในรูป 2.17 ต่อไปจะกล่าวถึงว่าเราจะควบคุมให้เริ่ม, หยุดตัว Timer ได้อย่างไร

วิธีเริ่มและหยุดตัว Timers สามารถควบคุมได้ที่บิต TRx ในรีจิสเตอร์ TCON โดยปกติแล้ว TRx จะเคลียร์หลังจากที่ระบบถูกรีเซ็ต ซึ่งจะเป็นการให้ Timer ไม่นับและ TRx นี้จะเซตได้จากชุดคำสั่ง หรือการโปรแกรม พิจารณารูปที่ 2.18



รูปที่ 2.18 การใช้บิตควบคุม TR

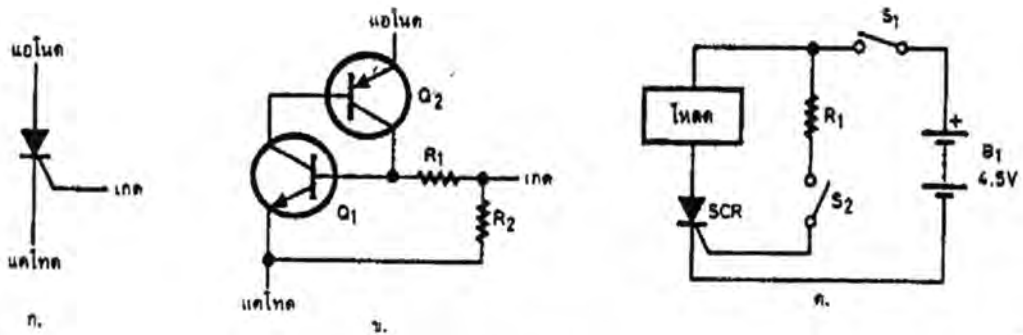


รูปที่ 2.19 ระบบทั้งหมดของ Timer 1

2.3 เอสซีอาร์และไตรแอก

ทั้งเอสซีอาร์และไตรแอกเป็นอุปกรณ์ที่เรียกรวม ๆ ว่าไทรสเตอร์ (thyristor) เอสซีอาร์เป็นคำย่อมาจากคำว่า Silicon Controlled Rectifier ภายในของเอสซีอาร์ประกอบด้วยชั้นของสารกึ่งตัวนำ 4 ชั้นที่ประกบติดกันอยู่ (PNPN) โดยสัญลักษณ์ที่ใช้และวงจรเสมือนภายในได้แสดงไว้ในรูปที่ 2.20 ก. และ 2.20 ข. ตามลำดับ ในวงจรเสมือนนี้จะเห็นได้ว่าประกอบขึ้นด้วยทรานซิสเตอร์ 2 ตัว Q_1 เป็นแบบ NPN ที่รับกระแสเบสจากคอลเลคเตอร์ของ Q_2 ที่เป็นแบบ PNP ในทำนองเดียวกัน Q_2 ก็รับกระแสเบสมาจากคอลเลคเตอร์ ของ Q_1 เช่นกัน ส่วนหลักการทำงานที่ทำให้เอสซีอาร์ สามารถทำหน้าที่เป็นสวิทช์ได้นั้นจะขอกกล่าวถึงในภายหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 ก. สัญลักษณ์ 2.20 ข. วงจรเสมือน 2.20 ค. ตัวอย่างการใช้เอสซีอาร์จ่ายไฟตรงให้โหลด

ในรูปที่ 2.20 ค. แสดงถึงวงจรแบบพื้นฐานในการใช้งานของเอสซีอาร์ เพื่อให้ทำหน้าที่เป็นสวิตช์ควบคุมกำลังไฟตรงที่จะป้อนให้แก่โหลด การทำงานของวงจรเป็นดังนี้ เมื่อป้อนไฟให้แก่เอสซีอาร์โดยเปิดวงจรสวิตช์ S_1 เอสซีอาร์จะยังไม่ทำงาน คือจะยังไม่ยอมให้กระแสไหลผ่านตัวมัน เนื่องจากยังไม่มีสัญญาณทรiggerเกอร์เพื่อไปกระตุ้นที่ขาเกต

ขอให้อ่านกลับไปดูวงจรในรูป 2.20 ข. ขาเบสของ Q_1 จะต่ออยู่กับขาแคโทดภายนอก โดยมี R_1 และ R_2 ต่ออนุกรมอยู่ ดังนั้น Q_1 จึงยังไม่ทำงาน เนื่องจากยังไม่มีกระแสเบส ซึ่งเป็นผลทำให้ Q_2 ไม่ทำงานด้วย จะมีก็แต่กระแสรั่วไหลเกิดขึ้นเพียงเล็กน้อยระหว่างขั้วแอโนดและแคโทด การที่จะทำให้เอสซีอาร์เกิดการนำกระแสขึ้นได้นั้น สามารถทำได้โดยการป้อนกระแสบวกให้แก่เกต นั่นคือทำการปิดวงจรสวิตช์ S_2 ในวงจรรูปที่ 2.20 ค. จะทำให้เอสซีอาร์นำกระแสในทันที

การที่จะทำให้เอสซีอาร์นำกระแสได้นั้น ค่ากระแสที่ป้อนให้แก่ขาเกตต้องมากพอที่จะทำให้ทรานซิสเตอร์ Q_1 ทำงาน เมื่อเป็นเช่นนั้นก็จะเป็นการป้อนกระแสให้แก่ขาเบสของ Q_2 ทำให้ Q_2 ทำงานเช่นกัน ในทำนองเดียวกัน Q_2 ก็จะป้อนกระแสกลับมาให้แก่ขาเบสของ Q_1 จึงเกิดการป้อนกระแสกลับไปกลับมาทำให้ Q_1 และ Q_2 ทำงานต่อไปได้เรื่อย ๆ

หลังจากที่เอสซีอาร์เริ่มทำงานแล้ว นั่นคือ การยอมให้กระแสไหลผ่านตัวมัน เอสซีอาร์นั้นก็จะสามารถคงสภาพการทำงานอยู่เช่นนั้นได้ แม้ว่าจะหยุดการป้อนกระแสให้แก่ขาเกตแล้วก็ตาม ทั้งนี้เนื่องจากการป้อนกระแสกลับไปกลับมาระหว่าง Q_1 และ Q_2 ดังกล่าวข้างต้น ดังนั้นกระแสที่ป้อนให้แก่ขาเกตนั้น จึงเป็นเพียงพัลส์ที่ไปกระตุ้นให้เอสซีอาร์เกิดการทำงานขึ้น และคงสภาพการทำงานเช่นนั้นต่อไป

R_1 และ R_2 ที่อยู่ในวงจรในรูปที่ 2.20 ข. นั้น เป็นตัวที่ทำให้ไม่สามารถที่จะทำการหยุดการทำงานของเอสซีอาร์นี้ลงได้ แม้ว่าจะให้ไบแอสกลับแก่ขาเกตและแคโทดก็ตาม

การหยุดการทำงานของเอสซีอาร์นี้ จะทำได้เพียงทางเดียวเท่านั้น คือลดค่ากระแสที่ไหลผ่านแอโนดลง จนต่ำกว่าค่าที่เรียกว่า กระแสโฮลดิ้ง (holding current) หรือเรียกว่า I_H และในกรณีที่เอสซีอาร์ถูกใช้งานโดยการป้อนกระแสกลับผ่านตัวมัน การหยุดทำงานของมันจะเกิดขึ้นโดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตโนมัติ เมื่อค่าแรงดันไฟสลับที่ให้นั้นใกล้กับจุดที่เรียกว่า “จุดตัดศูนย์” (Zero-crossing point) ซึ่งเกิดขึ้นทุก ๆ ครึ่งคาบเวลาของสัญญาณไฟสลับที่ให้แก่วงจรนั้น

การทำงานของเอสซีอาร์ดังกล่าวข้างต้นเป็นเพียงโดยทฤษฎีเท่านั้น แต่ในทางปฏิบัติแล้ว บางครั้งเอสซีอาร์ จะมีการทำงานผิดพลาดเกิดขึ้นนั่นคือ แม้ว่าจะไม่ได้ป้อนสัญญาณทริกให้แก่ขาเกตเอสซีอาร์ก็เกิดการนำกระแสขึ้นเองได้ เหตุที่เป็นเช่นนี้เนื่องจากค่าความจุไฟฟ้าภายใน ที่เกิดขึ้นระหว่างแอนโอดและเกตของเอสซีอาร์นั่นเอง

ในกรณีที่แรงดันที่ให้แก่ออนโอดนั้นมีการเพิ่มขึ้นอย่างรวดเร็วมาก ๆ ความจุไฟฟ้าดังกล่าวข้างต้น จะเป็นตัวส่งผ่านสัญญาณบางส่วนของแรงดันนั้นให้แก่เกตภายใน ซึ่งจะป้อนทริกให้เอสซีอาร์นั้นเกิดการนำกระแสขึ้นได้ ปรากฏการณ์นี้ทางเทคนิคจะเรียกว่า rate effect โดยปกติปรากฏการณ์นี้จะเกิดขึ้นเนื่องจากมีทรานเซียนต์ขึ้นในแหล่งจ่าย ทรานเซียนต์ที่ว่านี้ก็คือการที่แหล่งจ่ายนั้นเกิดมีพัลส์ขนาดสูง เกิดขึ้นเป็นช่วงบางขณะ ปัญหาที่เกิดขึ้นนี้สามารถแก้ไขได้ โดยการใช้ตัวต้านทานและตัวเก็บประจุมาต่อเป็นวงจรกรองความถี่สูงผ่าน คร่อมระหว่างขาแอนโอดและแคโทด

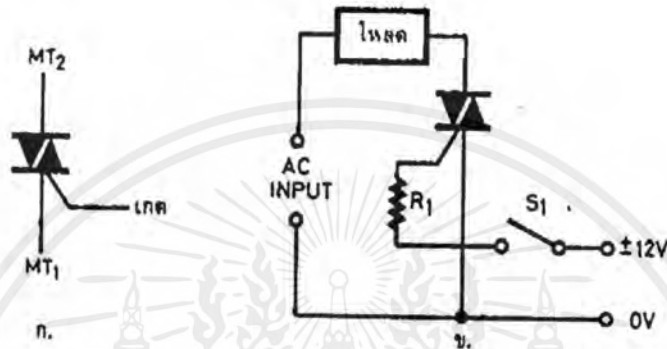
สิ่งที่กล่าวมาข้างต้นเป็นเพียงหลักการงานพื้นฐานของเอสซีอาร์ ซึ่งจะเห็นได้ว่า เป็นอุปกรณ์ที่สามารถนำไปใช้งานได้อย่างง่าย ๆ แต่ข้อสำคัญคือการเลือกใช้เอสซีอาร์ให้เหมาะกับงานที่ต้องการ ซึ่งจะพบว่าในการเลือกใช้เอสซีอาร์แต่ละเบอร์นั้น ขึ้นอยู่กับคุณสมบัติเฉพาะของแต่ละเบอร์ เช่นค่าแรงดันและกระแสสูงสุดที่จะทนได้ ค่าความไวของเกตและค่ากระแสโหนดคิง ในตารางที่ 2.8 ได้แสดงถึงคุณสมบัติต่าง ๆ เหล่านี้ของเอสซีอาร์เบอร์ต่าง ๆ ที่นิยมใช้โดย PIV คือค่าแรงดันสูงสุดที่จะทนได้, V_{GT}/I_{GT} คือแรงดัน/กระแสที่ใช้ในการทริกที่เกิดและ I_H คือกระแสโหนดคิง

ตารางที่ 2.8 แสดงคุณสมบัติที่สำคัญของเอสซีอาร์ที่นิยมใช้

เบอร์	PIV	กระแส	V_{GT} (สูงสุด)	I_{GT} (สูงสุด)	I_H (สูงสุด)
C106D	400 v	4 A/2.5 A	0.8 V	0.2 mA	3 mA
2N3525	400 v	5 A/3.2 A	2V	15 mA	20 mA
BT109	500 v	6.5 A/4 A	2V	15 mA	3 mA
IR122A	100 v	8 A/5 A	1.5V	25 mA	30 mA
IR122D	400 v	8 A/5 A	1.5V	25 mA	30 mA
C116D	400 v	8 A/5 A	1.5V	20 mA	35 mA
C126M	600 v	12 A/7.5 A	1.5V	30 mA	35 mA

2.3.1 ทฤษฎีพื้นฐานของไทรแอก

ลักษณะโครงสร้างของไทรแอกนี้เหมือนกับการนำเอาเอสซีอาร์ 2 ตัว มาต่อขนานกันในลักษณะกลับขั้วส่วนขาเกตต่อร่วมเข้าด้วยกัน ดังนั้น ไทรแอกจะทำหน้าที่เป็นตัวควบคุมระบบไฟได้ทั้งแบบไฟตรง และไฟสลับ นั่นคือความสามารถในการนำกระแสได้ทั้งสองทิศทาง โดยการทริกที่เกตนั่นก็สามารถกระทำได้ทั้งสองทิศทางเช่นกัน



รูปที่ 2.21 ก. สัญลักษณ์ของไทรแอก ข. การใช้งานพื้นฐาน

ในรูปที่ 2.21 ก. และ 2.21 ข แสดงถึงสัญลักษณ์และการใช้งานแบบพื้นฐานของไทรแอก โดยทำหน้าที่คล้ายกับสวิตช์ของแหล่งจ่ายไฟสลับ โหลดจะถูกต่ออยู่ที่ขั้วด้านหนึ่งของไทรแอก ส่วนสวิตช์ S_1 ใช้ป้อนสัญญาณทริกให้เกต ต่อไปจะขอกกล่าวถึงคุณสมบัติพื้นฐานเป็นข้อของไทรแอกซึ่งมีดังนี้

1. โดยปกติ ถ้าไม่มีสัญญาณทริกที่เกต ไทรแอกจะไม่ทำงานโดยจะมีลักษณะเหมือนกับสวิตช์ที่ถูกเปิดวงจร
2. ถ้าในกรณีที่มี MT_2 และ MT_1 ถูกป้อนด้วยแรงดันบวกและลบตามลำดับ ไทรแอกจะถูกกระตุ้นให้ทำงานได้โดยการป้อนสัญญาณพัลส์เพียงสั้น ๆ ที่เกตของมัน ไทรแอกใช้เวลาเพียง $2-3 \times 10^{-6}$ วินาทีเท่านั้นในการทำงานในขณะที่ไทรแอกทำงานนั้น จะมีแรงดันตกคร่อมตัวมัน มีค่าประมาณ 1 หรือ 2 โวลต์ เท่านั้น และที่เช่นกันคือเมื่อไทรแอกเริ่มทำงานแล้ว ก็จะสามารถคงสภาพการทำงานอยู่เช่นนั้นต่อไปเรื่อย ๆ ตรวจจับที่ยังมีกระแสไหลผ่านตัวมันอย่างต่อเนื่อง
3. หลังจากที่ไทรแอกคงสภาพการทำงานอยู่นั้น ทางเดียวที่จะหยุดการทำงานลงได้ ก็โดยการลดปริมาณกระแสที่ไหลผ่านตัวมันลง ให้มีค่าต่ำกว่ากระแสโฮลดิ้งของมัน ในกรณีที่ใช้ไทรแอกในการจ่ายกระแส AC การหยุดทำงานจะเกิดขึ้นอย่างอัตโนมัติ เมื่อแรงดันของไฟสลับเข้าใกล้จุดตัดศูนย์ที่เกิดขึ้น ทุก ๆ ครั้งคลื่น นั่นคือกระแสจะลดลงเป็นศูนย์
4. ไทรแอกถูกกระตุ้นให้ทำงานได้ ทั้งสัญญาณแบบบวกและลบที่ป้อนให้แก่ขาเกต โดยไม่คำนึงถึงขั้วที่ต่ออยู่ที่ MT_1 และ MT_2 ดังนั้น การทำงานของไทรแอกนี้จะมีอยู่ 4 โหมดเมื่อเปรียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทียบกับชั่วแรงแรงดันที่ป้อนให้แก่ขาต่าง ๆ ของมัน ข้อแตกต่างกันเล็กน้อยของการทำงานในโหมดต่าง ๆ คือในกรณีของโหมดที่ชั่วแรงแรงดันที่ให้แก่ขา MT_2 และเกิดเหมือนกัน (ทั้งบวกและลบ) จะทำให้มีค่าความไวที่เกิดสูงขึ้น

5. ไตรแอกสามารถทนการกระชากของกระแสได้สูง เช่น โดยปกติสำหรับไตรแอกที่ทนกระแสปกติได้ 10 แอมแปร์ (rms) สามารถทนการกระชากของกระแสในช่วงหนึ่งคาบเวลาของไฟ 60 เฮิร์ตซ์ได้สูงถึง 100 แอมแปร์ เป็นต้น

ตารางที่ 2.9 แสดงคุณสมบัติที่สำคัญของไตรแอกที่นิยมใช้

เบอร์	PIV	กระแส อาร์เอ็มเอส	V_{GT} (สูงสุด)	I_{GT} (สูงสุด)	I_H (สูงสุด)
C206D	400 V	3 A	2 V	5 mA	30 mA
2N6073	400 V	4 A	2.5 V	30 mA	70 mA
C226D	400 V	8 A	2.5 V	50 mA	60 mA
SC146D	400 V	10 A	2.5 V	50 mA	75 mA
TIC246D	400 V	15 A	2.5 V	50 mA	50 mA

ในตารางที่ 2.9 แสดงถึงคุณสมบัติเฉพาะตัวที่สำคัญของไตรแอกที่นิยมใช้กันมาก จากคุณสมบัตินี้จะช่วยให้เลือกใช้ไตรแอกได้เหมาะสมกับงานที่ต้องการ

2.4 การเชื่อมโยงทางแสง (optocoupler)

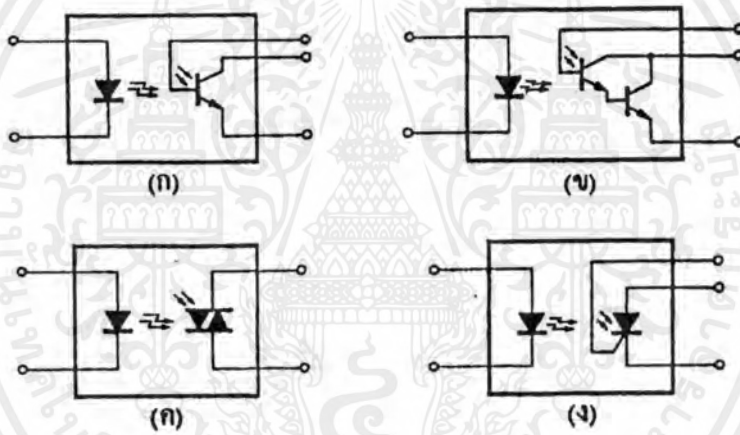
สามารถใช้ในงานที่ต้องการแยกระบบไฟฟ้าของทั้งสองวงจรออกจากกัน เช่น เมื่อใช้เอาต์พุตที่เป็นแรงดันต่ำของวงจรทางดิจิตอลไปควบคุมการทำงานของมอเตอร์ไฟสลัป ทั้งนี้เนื่องจากวงจรทางด้านดิจิตอล ไม่สามารถส่งเอาต์พุตออกเป็นแรงดันไฟกระแสสลับได้ นอกจากนี้ กระแสไฟสลัปที่เหนี่ยวนำขึ้นในวงจรทางด้านดิจิตอลนั้น สามารถทำให้เกิดข้อยุ่งยากต่าง ๆ ได้ ดังนั้น มอเตอร์และวงจรทางด้านดิจิตอลจึงต้องแยกจากกันทางไฟฟ้า ซึ่งเป็นหน้าที่หลักของตัวเชื่อมโยงทางแสงที่สำคัญ

ตัวเชื่อมโยงทางแสงอาจจะถูกนำไปใช้งานซึ่งเอาต์พุตที่มีแรงดันสูงของอุปกรณ์ที่ใช้ตรวจวัดถูกป้อนเข้าสู่วงจรควบคุมที่ใช้ไมโคร โปรเซสเซอร์ในการควบคุมการเริ่มต้นและสิ้นสุดของการทำงาน เมื่อถึงจุดที่ต้องการอย่างอัตโนมัติ (ยกตัวอย่าง เช่น ในสายการผลิตที่ใช้หุ่นยนต์)

พื้นฐานของตัวเชื่อมโยงทางแสง

ตัวเชื่อมโยงทางแสง บางครั้งเรียกว่า ตัวแยกโดยใช้แสง (optoisolator) เป็นอุปกรณ์เดี่ยวที่ประกอบด้วยแหล่งกำเนิดแสงและตัวตรวจจับแสง โดยที่ทั้งสองชิ้นส่วนนี้แยกจากกันและกันโดยมีฉนวนที่โปร่งใสคั่นกลาง และชิ้นส่วนทั้งหมดจะถูกบรรจุอยู่ในตัวถังที่บดแสง

แหล่งกำเนิดแสงสำหรับตัวเชื่อมโยงทางแสงส่วนมากแล้วจะใช้ไดโอดเปล่งแสงอินฟราเรด (Infrared Emitting Diode) ที่ทำจากสารกึ่งตัวนำอาร์เซไนด์ (Gallium arsenide : GaAs) ส่วนตัวตรวจจับหรืออุปกรณ์ภาคเอาต์พุตนั้น อาจจะเป็นโฟโตทรานซิสเตอร์, โฟโตคาร์ดิ้งตัน, สวิตช์สองทิศทางซึ่งทำงานเมื่อมีแสงมากระตุ้นและ SCR ที่ถูกกระตุ้นด้วยแสง ในรูปที่ 2.22 ได้แสดงให้เห็นถึงสัญลักษณ์ของวงจรชนิดต่าง ๆ ที่กล่าวมาแล้ว ถึงแม้ว่าจะมีหลายชนิดมากกว่านี้ แต่รูปที่แสดงก็นำมาเฉพาะที่พบเห็นกันบ่อย ๆ เท่านั้น



รูปที่ 2.22 ตัวเชื่อมโยงทางแสงแบบต่างๆ ไป

ในรูป ก มีเอาต์พุตเป็นโฟโตทรานซิสเตอร์ รูป ข เอาต์พุตเป็นโฟโตคาร์ดิ้งตัน รูป ค มี เอาต์พุตเป็นสวิตช์สองทิศทางซึ่งทำงาน เมื่อมีแสงมากระตุ้น รูป ง มีเอาต์พุตเป็น SCR ที่ถูกกระตุ้นด้วยแสง

สัญญาณจะถูกส่งระหว่างชิ้นส่วนทั้งสองชิ้นที่แยกจากกันทางไฟฟ้า โดยอยู่ในรูปของสัญญาณแสง โดยที่ชิ้นส่วนทั้งสองนี้ไม่สามารถสลับหน้าที่กันได้ และไม่มีการเชื่อมโยงทางไฟฟ้าระหว่างชิ้นส่วนทั้งสองนี้ สัญญาณที่ถูกส่งผ่านจึงมีได้ในทิศทางเดียวเท่านั้น

คุณสมบัติต่างๆที่น่าสนใจ

เพื่อที่จะประสบความสำเร็จในการออกแบบโดยใช้ตัวเชื่อมโยงทางแสงนี้ จึงควรทำความเข้าใจถึงตัวแปรต่าง ๆ ที่สำคัญ เนื่องจากเราสนใจเฉพาะวงจรความถี่ต่ำ จึงจะจำกัดวงเฉพาะตัวแปรเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางด้านไฟฟ้ากระแสตรงของอุปกรณ์เหล่านี้ ตัวแปรทางด้านไฟฟ้ากระแสตรงสามารถแบ่งออกเป็นอินพุท เอาท์พุทและอัตราส่วนของการส่งผ่านกระแส (current transfer ratio)

อัตราส่วนของการส่งผ่านกระแส หรือ CTR นั้นเป็นอัตราส่วนระหว่างกระแสอินพุทต่อกระแสเอาท์พุทของตัวเชื่อมต่อโยงทางแสง (หรือเรียกกันว่าไบแอส) ส่วนใหญ่จะแทนด้วยตัวอักษรกรีก คือ อีต้า (η) ซึ่งค่านี้จะขึ้นอยู่กับประสิทธิภาพของไดโอดเปล่งแสงอินฟราเรด และช่องว่างระหว่างชั้นส่วนทางอินพุทและเอาท์พุท โดยที่พื้นที่, ความไว (sensitivity) และอัตราขยายของตัวตรวจรับก็มีบทบาทที่สำคัญเช่นกัน

ตัวแปรอินพุททางด้านไฟฟ้ากระแสตรงซึ่งเป็นตัวกำหนดตัวแปรทางด้านไฟฟ้าของไดโอดเปล่งแสงอินฟราเรด ได้แก่ กระแสของไดโอดเมื่อได้รับไบแอสตรง (I_F) แรงดันตกคร่อมไดโอดเมื่อได้รับไบแอสตรง (V_F) และแรงดันสูงสุดที่ทนได้ เมื่อได้รับไบแอสกลับ (V_R) ดังแสดงในรูปที่ 2.23



รูปที่ 2.23 เป็นชิ้นส่วนอินพุทของตัวเชื่อมต่อโยงทางแสงโดยส่วนใหญ่ซึ่งเป็นไดโอดเปล่งแสงอินฟราเรด ทำมาจากสารกึ่งตัวนำแกลเลียมอาร์เซไนด์ (GaAs)

เนื่องจากตัวแปรเอาท์พุททางด้านไฟฟ้ากระแสตรงและตัวแปรส่งถ่าย (transfer parameter) นั้นจะแตกต่างกันโดยขึ้นอยู่กับชนิดของชิ้นส่วนที่เป็นตัวตรวจรับที่ใช้ในตัวเชื่อมต่อโยงทางแสง ในที่นี้จะแจกแจงรายละเอียดและกำหนดความหมายของมันต่างหาก ทั้งนี้ขึ้นอยู่กับตัวตรวจรับนั้น ๆ

ตัวเชื่อมต่อโยงทางแสงที่ใช้โฟโตรีซิสเตอร์ และโฟโตคาร์ลิงตันนั้น มีหลักการทำงานเหมือนกัน รอยต่อระหว่างขาคอลเลกเตอร์ กับขาเบสถูกทำให้กว้างขึ้น แสงที่ตกกระทบบนรอยต่อจะทำให้เกิดคู่อิเล็กตรอนและโฮลขึ้นมา เกิดการนำกระแสได้ ตัวแปรสำหรับตัวเชื่อมต่อโยงทางแสงชนิดโฟโตคาร์ลิงและโฟโตรีซิสเตอร์ มีดังนี้

- I_C : เป็นกระแสสูงสุดที่ไหลต่อเนื่องผ่านขาคอลเลกเตอร์ (เอาท์พุท)
- $V_{(BR)CBO}$: เป็นแรงดันพังทลายสูงสุด จากขาคอลเลกเตอร์ไปยังขาเบส
- $V_{(BR)CEO}$: เป็นแรงดันพังทลายสูงสุด จากขาคอลเลกเตอร์ไปยังขาอิมิตเตอร์
- $V_{(BR)ECO}$: เป็นแรงดันพังทลายสูงสุด จากขา อิมิตเตอร์เตอร์ไปยังขาคอลเลกเตอร์

ตัวเชื่อมต่อโยงทางแสงที่ใช้สวิตช์สองทิศทางซึ่งทำงานเมื่อมีแสงมากกระตุ้นเป็นภาคเอาท์พุท นั้นถูกออกแบบมาสำหรับใช้ในงานซึ่งต้องการแยกการทรานส์มิชชันหรือกระตุ้นตัวไดรแอด การแยกการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิตช์ทางด้านไฟกระแสสลับที่มีขนาดกระแสต่ำและการแยกกันทางไฟฟ้ามีค่าสูง สำหรับอุปกรณ์ชนิดนี้ มีตัวแปรที่สำคัญดังนี้คือ

- $I_{T(RMS)}$: เป็นค่ากระแส RMS สูงสุด ขณะอยู่ในสถานะที่ทำงาน (on-state)
- V_{DRM} : เป็นค่าแรงดันซ้ำ ๆ ระหว่างขั้วเอาต์พุต เมื่ออยู่ในสถานะหยุดทำงาน

(repetitive off-state output terminal voltage)

- V_{TM} : เป็นแรงดันยอดสูงสุด (peak voltage) เมื่ออยู่ในสถานะที่ทำงาน

ตัวเชื่อมโยงทางแสงที่ใช้ SCR ที่ถูกกระตุ้นด้วยแสงนั้น ถูกออกแบบมาสำหรับใช้ในงานที่ต้องการแยกกันทางไฟฟ้าที่มีค่าสูงระหว่างวงจรด้านแรงดันต่ำ (ซึ่งใช้ไอซี) และทางด้านไฟฟ้ากระแสสลับแรงดันสูง ตัวแปรที่สำคัญสำหรับอุปกรณ์ที่ใช้ SCR ที่ถูกกระตุ้นด้วยแสง มีดังนี้

- $I_{T(RMS)}$: เป็นค่ากระแส RMS สูงสุด เมื่ออยู่ในสถานะที่ทำงาน
- V_{DRM} : เป็นค่าแรงดันซ้ำ ๆ ระหว่างขั้วเอาต์พุต เมื่ออยู่ในสถานะหยุดทำงาน
- V_{RM} : เป็นค่าแรงดันย้อนกลับสูงสุด

ตัวแปรของการส่งผ่านของตัวเชื่อมโยงทางแสงนั้น (ดังที่กล่าวมาข้างต้น) เป็นการวัดอัตราส่วนของการส่งกระแสระหว่างชิ้นส่วนอินพุตและเอาต์พุตสำหรับตัวเชื่อมโยงทางแสงที่ใช้โฟโตทรานซิสเตอร์และโฟโตไดโอดถึงต้นนั้นมีค่าตัวแปรที่สำคัญคือ

- $CTR(\eta)$: เป็นอัตราส่วน (เป็นเปอร์เซ็นต์) ต่ำสุดระหว่างกระแสเอาต์พุตของคอลเลกเตอร์สูงสุดต่อกระแสไดโอดที่ค่า V_{CE} และ I_F ที่กำหนด

- $V_{CE(sat)}$: เป็นแรงดันอิ่มตัวระหว่างขาคอลเลกเตอร์และขาอีมีเตอร์

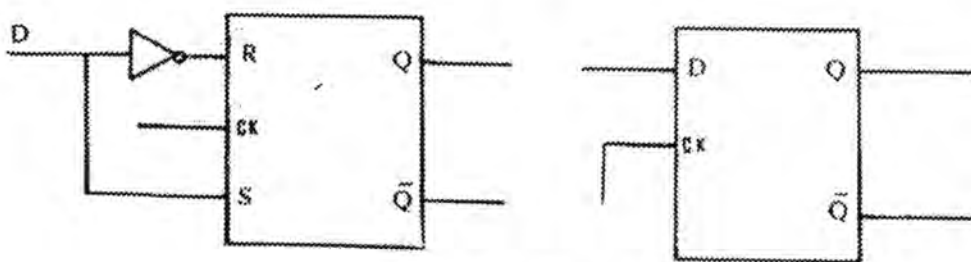
- I_{FT} : เป็นค่ากระแสกระตุ้นไดโอดเปล่งแสงอินฟราเรดสูงสุด ซึ่งต้องการใช้เพื่อคงสถานะให้เอาต์พุตค้าง (latch) ไว้

- I_H : เป็นกระแสฮีด ซึ่งต้องการสำหรับเอาต์พุตเพื่อจะยังคงสถานะค้างเอาไว้

2.5 Flip Flop

2.5.1 D Flip Flop

ถ้าเราต่อวงจรดังรูปที่ 2.24 RS Flip Flop ก็จะเป็น D Flip Flop ซึ่งอธิบายได้ดังนี้



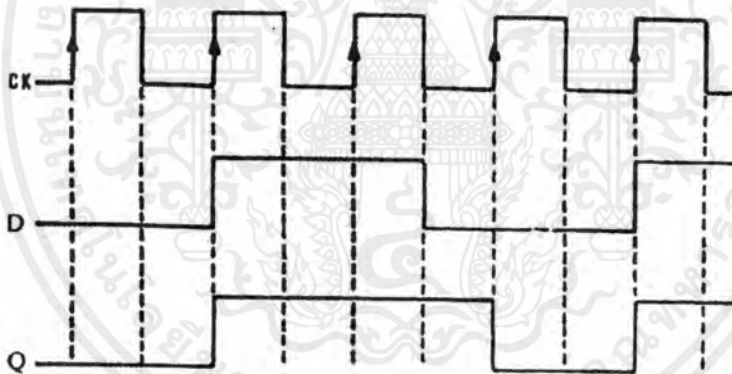
รูปที่ 2.24 D Flip Flop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.10 Truth table ของ D Flip Flop

CK	D	Q_{n+1}
↑	0	0
↑	1	1
0	x	Q_n

เมื่อ $D = 0$ ทำให้ $R = 1, S = 0$ หลังจาก CK เปลี่ยนสถานะจาก Logic 0 เป็น Logic 1 Q ในสถานะต่อไป (Q_{n+1}) จะเป็น Logic 0 และเมื่อ $D = 1$ ทำให้ $R = 0, S = 1$ หลังจาก CK เปลี่ยนสถานะจาก Logic 0 เป็น Logic 1 Q_{n+1} จะเป็น Logic 1 เราจึงสรุปได้ว่า เมื่อมี CK ที่ขอบขาขึ้น Q_{n+1} จะปฏิบัติตาม Logic ของ D สำหรับกรณี CK เป็น Logic 0 D จะเป็น Logic 0 หรือ 1 ก็ตาม Q_{n+1} จะไม่มีการเปลี่ยนสถานะหรือ $Q_{n+1} = Q_n$ เราสามารถเขียน Timing diagram ได้ดังนี้



รูปที่ 2.25 Timing Diagram สำหรับ D Flip Flop

2.5.2 T Flip Flop

สัญลักษณ์ของ T Flip Flop แสดงไว้ตามรูปที่ 2.26 ลักษณะการทำงานของ T Flip Flop คือ จะเปลี่ยนสถานะทุกครั้งที่มี Clock pulse ป้อนเข้ามาที่ Clock input เช่น ถ้า Flip Flop อยู่ในสถานะ Logic 0 เมื่อมี Clock pulse ป้อนเข้ามา มันจะเปลี่ยนสถานะเป็น Logic 1 และถ้า Clock pulse อันต่อไป ถูกป้อนเข้ามาอีก มันก็จะเปลี่ยนสถานะจาก Logic 1 กลับไปเป็น Logic 0 อีก หรืออาจกล่าวได้ว่าเมื่อมี Clock pulse ป้อนเข้ามาที่ขา T จะทำให้ Output Q เปลี่ยนสถานะเป็นสถานะตรงข้าม

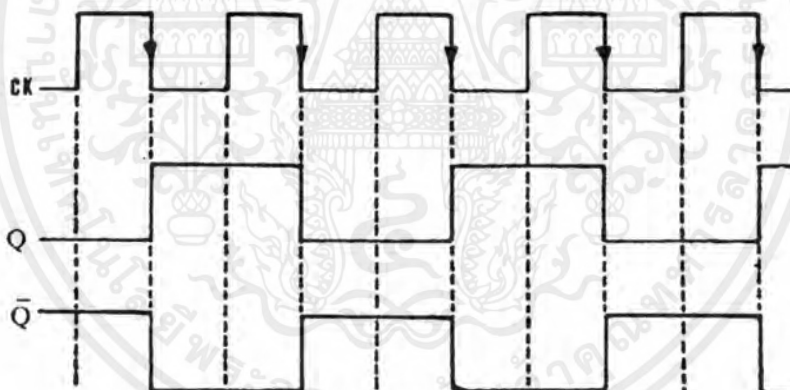


(ก) Trigger ที่ Leading edge ของ clock pulse (ข) Trigger ที่ Trailing edge ของ clock pulse

รูปที่ 2.26 สัญลักษณ์ของ T Flip Flop

ตารางที่ 2.11 Truth table ของ T Flip Flop

CK	Q_{n+1}
↑ หรือ ↓	Q_n

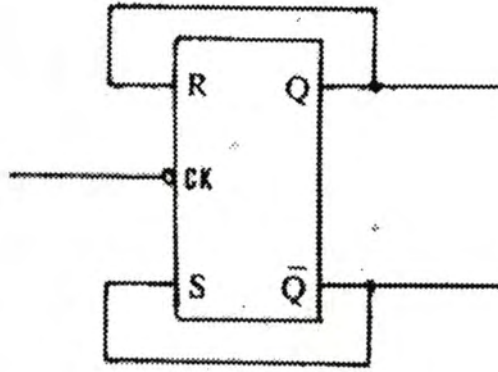


รูปที่ 2.27 Timing diagram ของ T Flip Flop เมื่อ Trigger ที่ขอบล่างของ Clock pulse

จากรูปที่ 2.27 จะเห็นว่า Flip Flop จะเปลี่ยนสถานะตรงขอบล่างของ Clock pulse หนึ่ง ๆ จะสังเกตว่า Flip Flop จะกลับไปสู่สถานะเดิมทุก ๆ 2 Clock pulse ดังนั้น Output Frequency จึงเป็นครึ่งหนึ่งของ Input Frequency นั่นคือ T Flip Flop จึงทำหน้าที่เหมือนตัวหารความถี่ด้วย 2 ทุก ๆ Flip Flop 1 ตัว

เราสามารถดัดแปลง Flip Flop แบบอื่น ๆ เป็น T Flip Flop ได้ เช่นต้องการดัดแปลง RS Flip Flop ให้เป็น T Flip Flop ก็สามารถทำได้โดยการเชื่อมโยงสายให้ถึงกันดังแสดงตามรูปที่ 2.28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.28 T Flip Flop ดัดแปลงจาก RS Flip Flop

T Flip Flop อาจมีขา Clear และ Preset เพื่อควบคุมสถานะเริ่มแรกตามที่ต้องการได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบ

ในการออกแบบโครงงาน เครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่องด้วยระบบอินฟราเรด ได้แบ่งการออกแบบเป็น 2 ส่วนหลัก คือ

1. ฮาร์ดแวร์
2. ซอฟต์แวร์

3.1 การออกแบบฮาร์ดแวร์



รูปที่ 3.1 บล็อกไดอะแกรมของฮาร์ดแวร์

3.1.1 รีโมตคอนโทรล

ทำหน้าที่ควบคุมการทำงาน โดยเลือกใช้รีโมตสำเร็จรูปที่หาได้ง่าย (เลือกใช้รีโมตโทรทัศน์ เพราะมีฟังก์ชันในการกำหนดการควบคุมเอาต์พุต) เพื่อความสะดวกในการกำหนดช่องสัญญาณที่ใช้ควบคุมในการกำหนดช่องสัญญาณที่ใช้ควบคุมการเปิด - ปิด อุปกรณ์เครื่องใช้ไฟฟ้าที่ต่ออยู่ทางด้านเอาต์พุต

3.1.2 ภาครับสัญญาณ

ทำหน้าที่รับสัญญาณที่ส่งจากรีโมต (สัญญาณอินฟราเรด) โดยทำการรอกความถี่ 38 กิโลเฮิร์ต หรือพาห์ของสัญญาณที่รับมาออกให้เหลือแต่รหัสของรีโมตส่งไปยังส่วนประมวลผล

3.1.3 ส่วนประมวลผล

ถือได้ว่าเป็นหัวใจสำคัญของโครงงาน ซึ่งเลือกใช้ไอซีไมโครคอนโทรลเลอร์ตระกูล MCS - 51 ซึ่งเป็นไอซีที่ได้รับความนิยมอย่างแพร่หลาย สามารถเขียนโปรแกรมเก็บไว้ในไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยในโครงการนี้ใช้ไอซี เบอร์ AT89C2051 ของบริษัท ATMEL ซึ่งมีคุณสมบัติโดดเด่น คือ มีขนาดเล็ก ราคาถูก อุปกรณ์ที่ต่อร่วนน้อย ซึ่งจะเป็นการประหยัดด้วยอีกทางหนึ่ง

3.1.3.1 คุณสมบัติของ AT89C2051

- มีโครงสร้างและชุดคำสั่งเหมือนกันกับไมโครคอนโทรลเลอร์ในตระกูล MCS-51

- มีหน่วยความจำโปรแกรมชนิด Flash Memory ขนาด 2 Kbyte สามารถโปรแกรมซ้ำได้ 1000 ครั้ง

- มีหน่วยความจำแบบ RAM 8-bit ขนาด 128 Byte (Internal RAM)

- ทำงานที่แรงดัน 2.7 - 6 โวลต์

- Run ความเร็วสัญญาณนาฬิกา 0-24 MHz

- มีพอร์ต I/O 15 บิต (พอร์ต 1 และพอร์ต 3)

- พอร์ตสามารถ Sink กระแสได้ 20 mA และใช้เป็นเอาต์พุตขับ LED

ได้โดยตรง

- มีพอร์ตการสื่อสารแบบอนุกรม 1 Channel (UART)

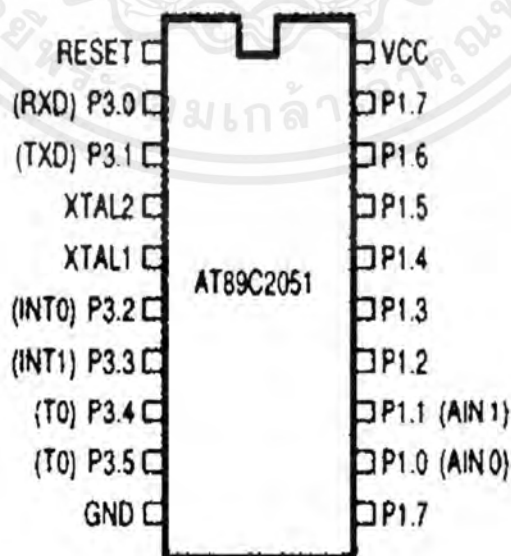
- สามารถโปรแกรมข้อมูล เพื่อป้องกันการอ่านเขียน (คัดลอก

โปรแกรม) ได้ 2 ระดับ

- มีวงจรเปรียบเทียบสัญญาณอะนาล็อก (Analog Comparator Input

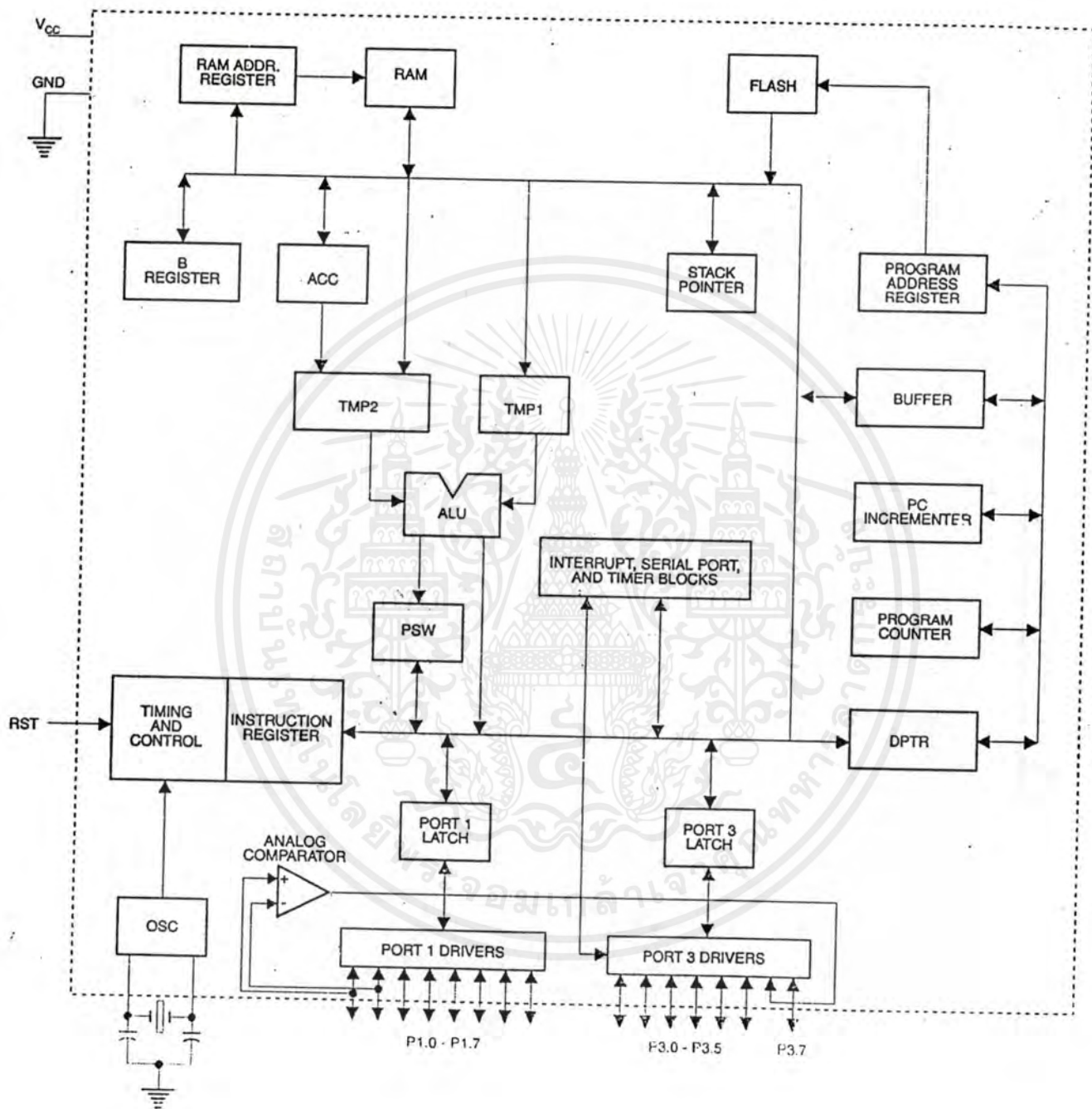
1 Channel

- มีระบบประหยัดพลังงาน (Low Poer Idel and Power Down Modes)



รูปที่ 3.2 ตำแหน่งขาต่างๆ ของ AT89C2051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 โครงสร้างของ CPU เบอร์ AT89C2051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.3.2 หน่วยความจำของ AT89C2051 แบ่งได้เป็น 2 ส่วน

1. หน่วยความจำโปรแกรม (Program Memory) ใช้โปรแกรมและเก็บข้อมูลต่าง ๆ ที่มีค่าคงที่ เป็นประเภท Flash Memory สามารถเขียนซ้ำได้โดยผ่านเครื่องมือเฉพาะ ซึ่งโดยทั่วไปไอซีตระกูล MCS - 51 จะมีทั้งหน่วยความจำโปรแกรมภายนอก แต่ AT89C2051 จะใช้งานได้เฉพาะหน่วยความจำโปรแกรมภายในเท่านั้นไม่สามารถต่อหน่วยความจำโปรแกรมภายนอกได้ เนื่องจากไม่มีขา EA

2. หน่วยความจำของ Data Memory

เป็นลักษณะ RAM สามารถที่จะเขียนหรืออ่านข้อมูลได้ใช้เก็บข้อมูลที่มีลักษณะเปลี่ยนแปลงค่าได้

3.1.3.3 I/O Port

มีทั้งหมด 15 บิต โดยแบ่งออกเป็น 2 พอร์ต คือ พอร์ต 1 (P1.0 – P1.7) และพอร์ต 3 (P3.0 – P3.7) โดยพอร์ต 1 เป็นพอร์ต I/O ขนาด 8 บิต แบบ 2 ทิศทาง ซึ่งมี P1.2 – P1.7 จะมี Internal Pull – UP ให้ส่วน P1.0 และ P1.1 นั้นต้องต่อ Pull – UP จากภายนอก พอร์ต 3 นั้นเราใช้ P3.0 - P3.5 และ P3.7 เป็น I/O แบบ 2 ทิศทาง ซึ่งมี Internal Pull – Up ให้ส่วน P3.6 จะไม่ต่อขาออกมามากภายนอกแต่เราสามารถใช้เป็นพอร์ตอินพุตเพื่ออ่านผลลัพธ์ของวงจร Comparator จากพอร์ต P1.0 และ P1.1 ได้

3.1.3.4 การต่อใช้งานขาต่างๆ

ขา 1 เป็นขารีเซ็ต เพื่อเริ่มต้นทำงานของโปรแกรมใหม่ทั้งหมด
 ขา 4,5 ต่อคริสตอล โดยความถี่ของคริสตอลเป็นตัวกำหนดฐานเวลา
 ขา 6 ทำหน้าที่เป็นขาอินพุต ใช้รับสัญญาณอินฟราเรด จากรีโมต เพื่อเข้าสู่การประมวลผล

ขา 7 ใช้ต่อ LED เพื่อบอกสถานะการทำงานว่าพร้อมรับสัญญาณ

ขา 10 ต่อกราวด์

ขา 12 – 19 เป็นขาพอร์ต 1.0 - 1.7 ใช้เป็นเอาต์พุต เพื่อไปปรับภาคไดร์เวอร์

ขา 20 ต่อกับแหล่งจ่ายไฟขนาด 5 โวลต์

3.1.4 ภาคไดร์เวอร์

ทำหน้าที่รับสัญญาณที่ได้จากส่วนประมวลผล มาเพื่อไปใช้งานร่วมกับอุปกรณ์อื่น ๆ เพื่อที่จะขับโหลดได้ ซึ่งประกอบด้วยส่วนย่อยดังนี้

3.1.4.1 ฟลิปฟลอป

จะรับสัญญาณจากส่วนประมวลผลก่อนที่จะส่งสัญญาณไปที่ออปโตไอโซเลเตอร์

(ไอซี CD4013 B เป็น D ฟลิปฟลอป ที่นำมาต่อใหม่เป็น T ฟลิปฟลอป ซึ่งทำงาน โดยอาศัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พัลส์เข้ามาที่ขา 3 จะทำให้เอาท์พุท Q เปลี่ยนสถานะจาก 1 เป็น 0 หรือ 0 เป็น 1 สลับกันไป ตามสัญญาณที่ออกมาจากส่วนประมวลผล)

3.1.4.2 ออปโตไอโซเลต

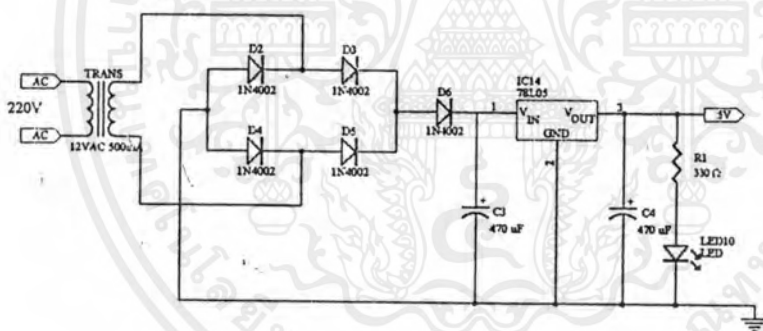
ทำหน้าที่แยกแรงดันไฟฟ้าสูง กับไฟต่ำออกจากกัน และยังใช้สัญญาณเพื่อไป ทริกไทรแอกให้เปิดหรือปิดไฟ โดยใช้ (MOC3022) เป็นออปโตไอโซเลต ชนิด PHOTO-TRIAC

3.1.4.3 ไทรแอก

ใช้ในการควบคุมการจ่ายกำลังไฟฟ้าให้แก่อุปกรณ์ในการเปิด - ปิด ใช้เบอร์ BT136 - 500

3.1.5 การจ่ายไฟ

ทำหน้าที่จ่ายไฟเลี้ยงวงจร ใช้ไอซีเรกูเลต (Regulate) เบอร์ 7805 ป้อนแรง ดันให้กับวงจรทั้งหมด



รูปที่ 3.4 ภาคจ่ายไฟของฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การออกแบบซอฟต์แวร์

3.2.1 ทำการออกแบบส่วนของการอ่านค่าจากภาครับสัญญาณของรีโมต เก็บในรูปแบบของเลขฐาน 16 ของแต่ละปุ่มตั้งแต่ 1 – 8

3.2.2 นำค่าเลขฐาน 16 ที่ได้จากการอ่านค่าสัญญาณรีโมตมาทำการเปรียบเทียบหาช่วงที่มีค่าแตกต่างกัน เพื่อนำไปแยกในการเขียนโปรแกรม

3.2.3 ทำการออกแบบโปรแกรมที่ใช้ควบคุม ประกอบด้วย

- ส่วนอ่านค่าสัญญาณที่รีโมตรับเข้ามา จากนั้นนำไปเก็บไว้ใน RAM
- ส่วนของการนำค่าที่เก็บไว้ใน RAM ออกมาทำการเปรียบเทียบกับค่าที่กำหนดไว้
- ส่วนของการส่งค่าออกไปที่พอร์ต

ได้กำหนดไว้



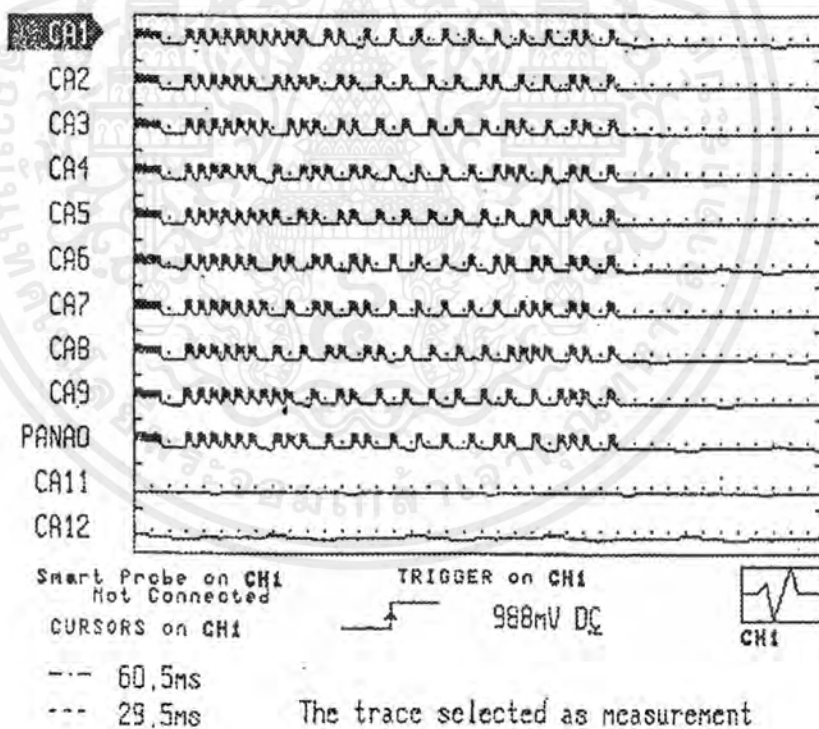
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลอง

41. การตรวจวัดสัญญาณที่ออกมาจากรีโมต

ประกอบด้วยรีโมตคอนโทรล (รีโมตทีวี) กับ ตัวรับสัญญาณอินฟราเรดชนิดโมดูล ทำการจ่ายไฟให้กับตัวรับสัญญาณอินฟราเรดชนิดโมดูล ทำการจ่ายไฟให้กับตัวรับสัญญาณอินฟราเรดจากนั้นวัดสัญญาณที่ออกมาจากเอาต์พุตของตัวรับสัญญาณ ในขณะที่กดปุ่มต่าง ๆ ของตัวส่ง (รีโมต) สัญญาณที่ได้มีลักษณะเป็นพัลส์ที่ต่อเนื่อง นำสัญญาณที่ได้ไปทำการวิเคราะห์ ลักษณะของสัญญาณแสดงในรูปที่ 4.1



รูปที่ 4.1 ลักษณะของสัญญาณที่ออกมาจากรีโมต

4.2 โปรแกรมคำสั่ง

ใช้ภาษา Assemble ซึ่งเป็นภาษาที่ใช้เขียนโปรแกรมควบคุมการทำงานของไมโครคอนโทรลเลอร์ตระกูล MCS - 51 แบ่งการเขียนโปรแกรมออกเป็น 3 ส่วนการทดลอง

4.2.1 ส่วนรับสัญญาณ

เนื่องจากสัญญาณอินฟราเรดเป็นสัญญาณลักษณะที่ต่อเนื่อง (Pulse Train) มีระดับลอจิก 1 กับ 0 สลับกัน การออกแบบโปรแกรมในลักษณะตรวจจับคำสั่งสัญญาณ 1 กับ 0 สลับกันไป โดยออกแบบให้ไมโครคอนโทรลเลอร์ทำงานโดยใช้ไทม์เมอร์เป็นตัวนับ ค่าของเวลาระหว่าง 1 กับ 0 เมื่อสัญญาณ 1 เข้ามา ก็ตั้งให้ไทม์เมอร์ทำงานจนกระทั่งมีการเปลี่ยนสถานะของพัลส์ จึงหยุดไทม์เมอร์ แล้วนำค่าของไทม์เมอร์ไปบันทึกผล เก็บไว้ในหน่วยความจำ แล้วไทม์เมอร์จะเริ่มทำงานอีกเพื่อเก็บค่าของพัลส์ 0 ที่เข้ามาจนเปลี่ยนสภาวะทำเช่นนี้ไป (ตั้งแต่แอดเดรส 30H - 80H) ทำการตรวจวัดสัญญาณทั้ง 8 บิตใช้งาน (ใช้บิตหมายเลข 1-8)

4.2.2 ส่วนแสดงค่าที่เก็บ

เมื่อไมโครคอนโทรลเลอร์ทำการเก็บค่าของสัญญาณอินฟราเรดที่เข้ามาเสร็จแล้วก็ทำการนำค่านั้นแสดง เพื่อให้ทราบค่าการใช้ไทม์เมอร์จริงว่าวัดได้เท่าไร โดยสั่งให้นำค่าออกมาแสดงทีละข้อมูลเป็นเลขฐาน 16 ตั้งแต่ที่แอดเดรส 30H - 80H ของทั้ง 8 บิต

4.2.3 ส่วนเปรียบเทียบ

เมื่อทราบค่าที่ไมโครคอนโทรลเลอร์อ่านได้ ก็นำมาทำการเปรียบเทียบปรากฏว่าจะมีอยู่ช่วงหนึ่งที่ทั้ง 8 บิต เหมือนกัน และอีกช่วงหนึ่งที่ไม่เหมือนกัน ซึ่งทำให้การแยกความแตกต่างของแต่ละบิตได้ เพื่อนำไปใช้เป็นฐานข้อมูลในการอ้างอิง

จากค่าของข้อมูลที่แตกต่างกันนำไปเขียนโปรแกรมการทำงานดังไฟล์ชาร์ตในรูปที่ 4.2

การทำงานของไมโครคอนโทรลเลอร์ เมื่อรับสัญญาณเข้ามาแล้วจะทำการตรวจสอบว่าตรงกับค่าที่เราได้ทำการกำหนดหรือไม่ ถ้าตรงก็จะทำการส่งสัญญาณในลักษณะพัลส์ออกไป เพื่อนำไปป้อนแก่ภาคขับโหลด ถ้าไม่ตรงจะกลับไปเริ่มใหม่ในลักษณะรอสัญญาณอินฟราเรดที่เข้ามา

ตารางที่ 4.1 ค่าที่แตกต่างกันซึ่งใช้ในการแยกความแตกต่างของแต่ละกลุ่ม

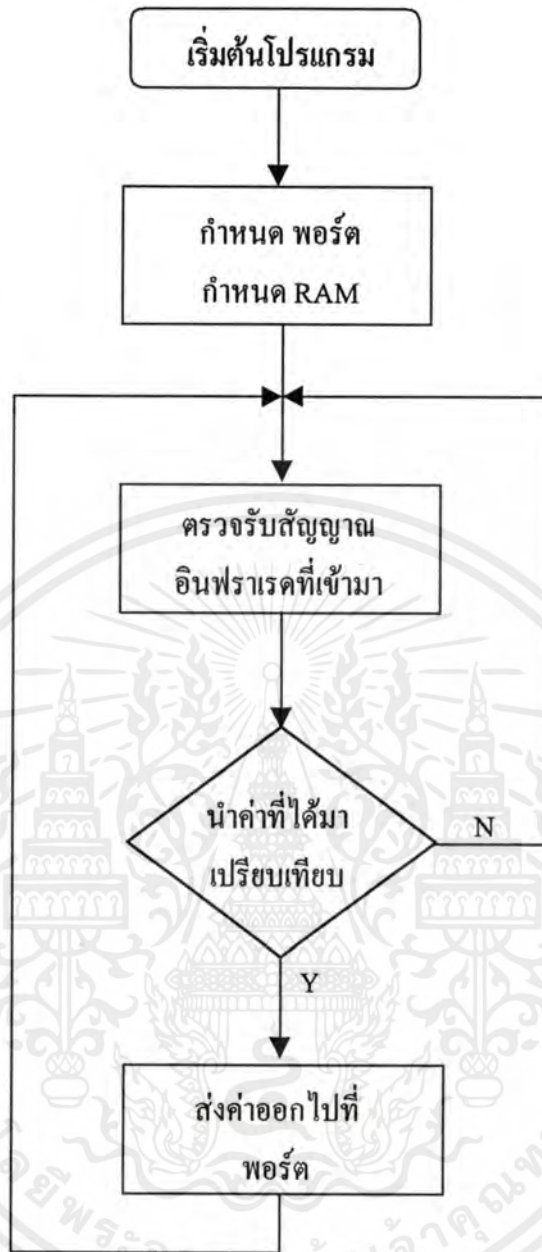
Channel Address	1	2	3	4	5	6	7	8
30	C0	C0	C0	C0	C0	C0	C0	C0
31	B7	B7	B7	B7	B8	B8	B7	B8
32	B4	B4	B4	B4	B4	B3	B4	B3
33	B3	B4	B4	B3	B3	B3	B4	B3
34	B4	B4	B4	B4	B3	B4	B3	B4
35	B6	B6	B6	B6	B6	B6	B6	B6
36	B3	B3	B4	B3	B3	B4	B3	B4
37	B3	B3	B3	B3	B3	B3	B3	B3

4D	B6	B6	B6	B6	B6	B6	B6	B6
4E	B3	B3	B3	B3	B3	B3	B3	B3
4F	B3	B3	B3	B3	B3	B3	B3	B3

61	B6	B6	B6	B6	B6	B6	B6	B6
62	B3	B3	B3	B3	B3	B3	B3	B3

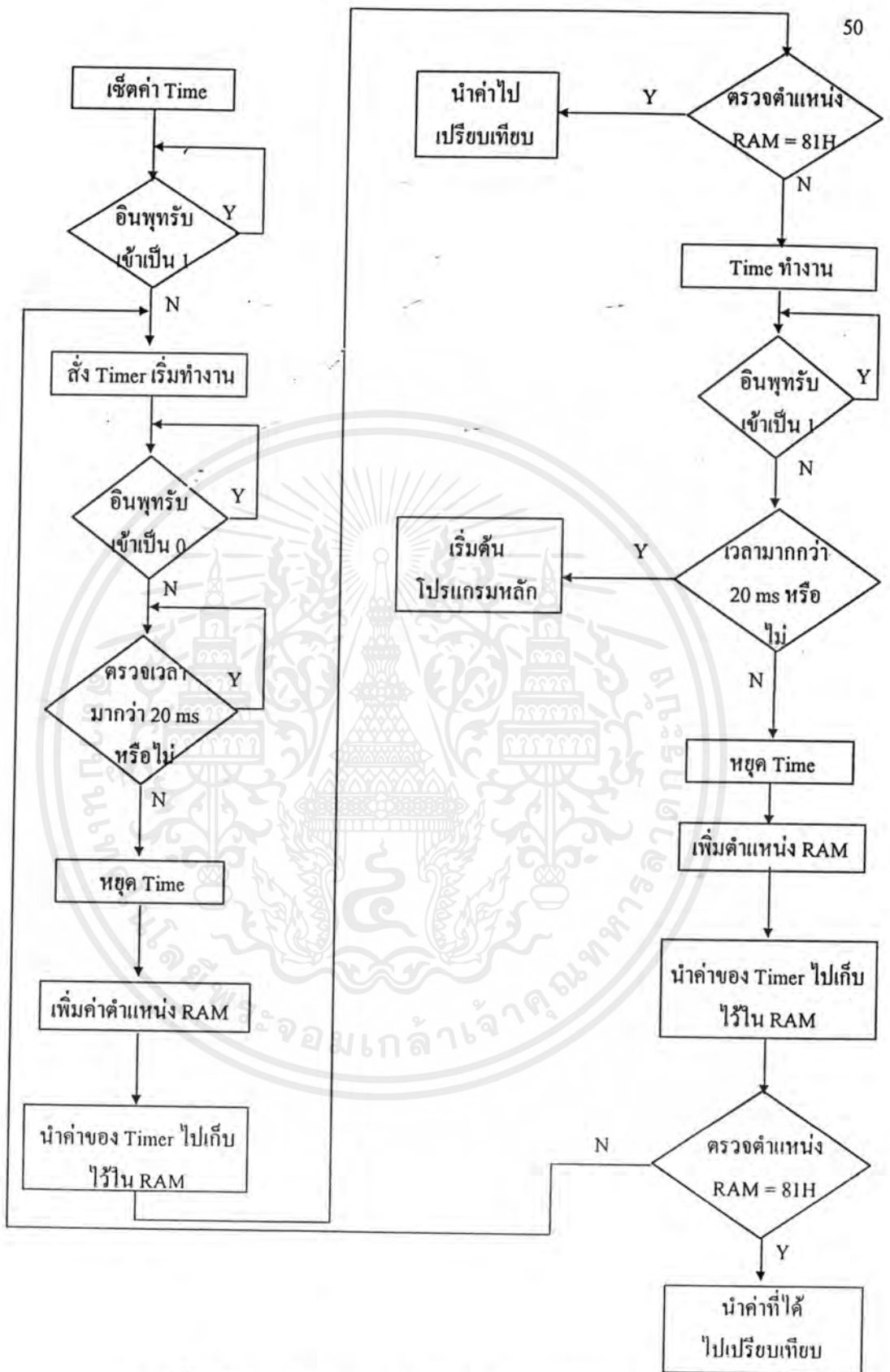
73	B3	B6	B3	B6	B3	B6	B3	B6
74	B3	B3	B3	B3	B3	B3	B3	B3
75	B3	B3	B6	B6	B3	B3	B6	B6
76	B3	B3	B3	B3	B3	B3	B3	B3
77	B3	B3	B3	B3	B6	B6	B6	B6
78	B3	B3	B3	B3	B3	B3	B3	B3
79	B3	B3	B3	B3	B3	B3	B3	B3
7A	B3	B3	B3	B3	B3	B3	B3	B3
7B	B6	B6	B6	B6	B6	B6	B6	B6
7C	B3	B3	B3	B3	B3	B3	B3	B6
7D	B3	B3	B3	B3	B3	B3	B3	B3
7E	B3	B3	B3	B3	B3	B3	B3	B3
7F	B3	B3	B3	B3	B3	B3	B3	B3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



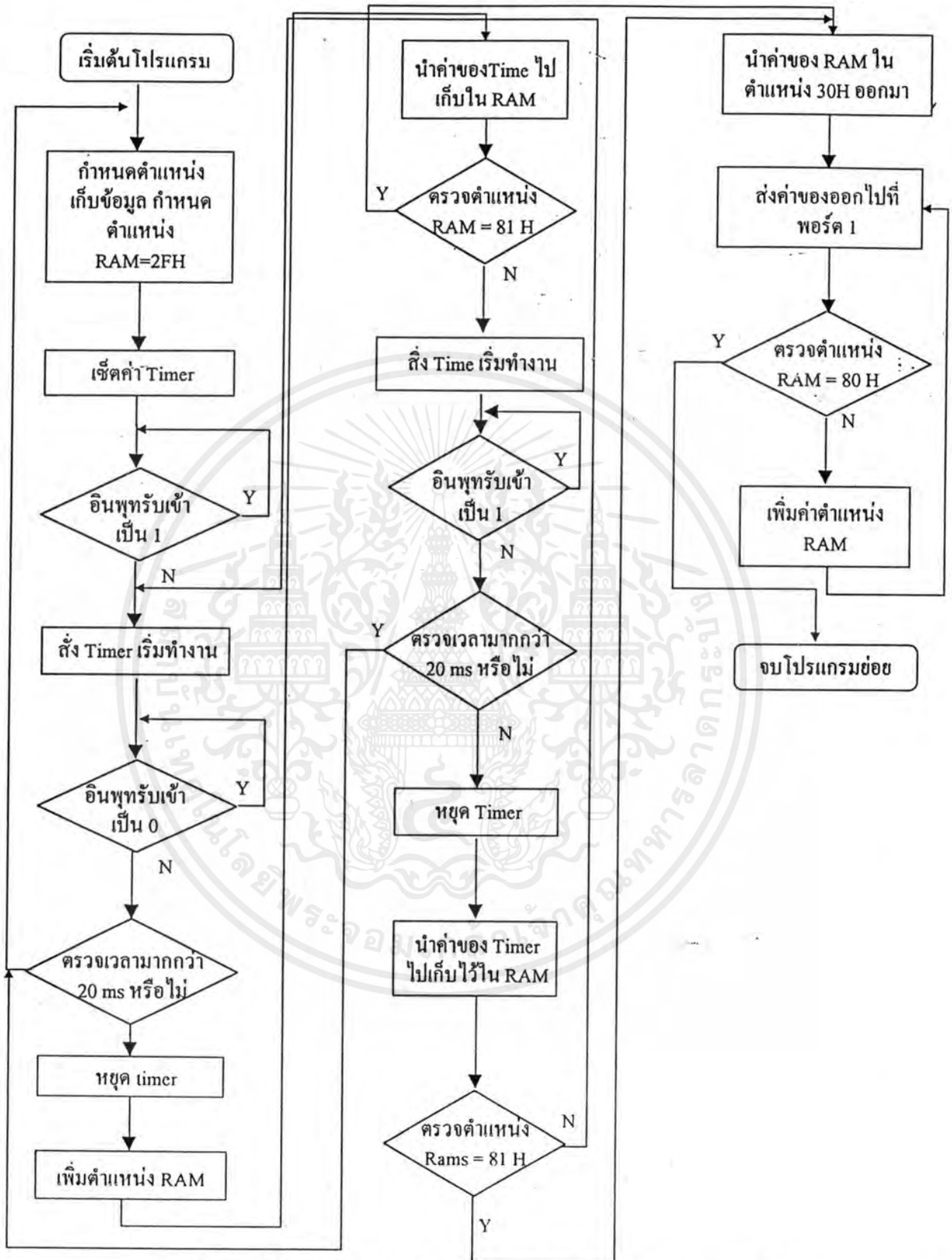
รูปที่ 4.2 โฟลว์ชาร์ตโปรแกรมหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



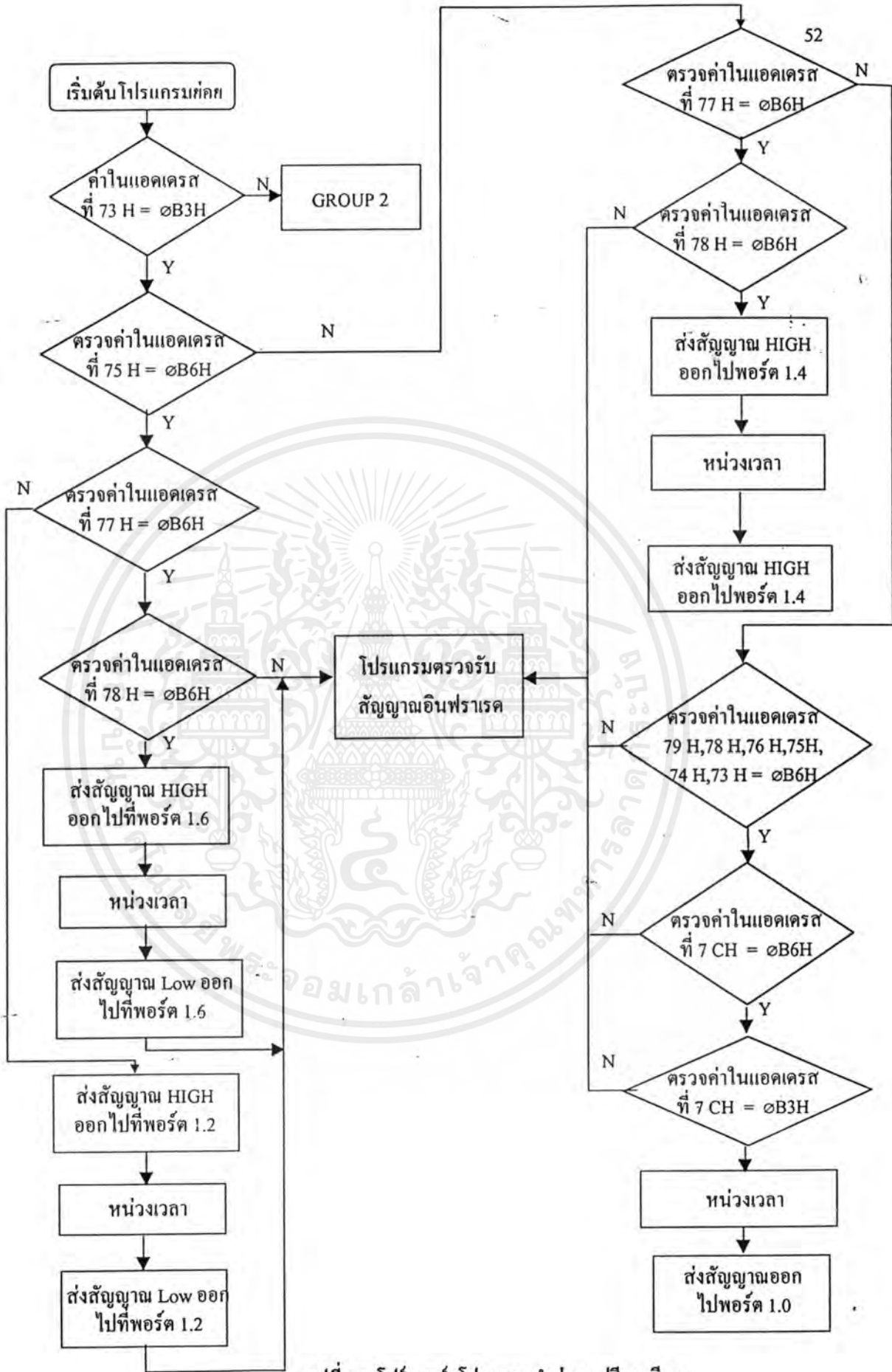
รูปที่ 4.3 โฟลว์ชาร์ตโปรแกรมย่อยตรวจรับสัญญาณอินฟราเรดที่เข้ามา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



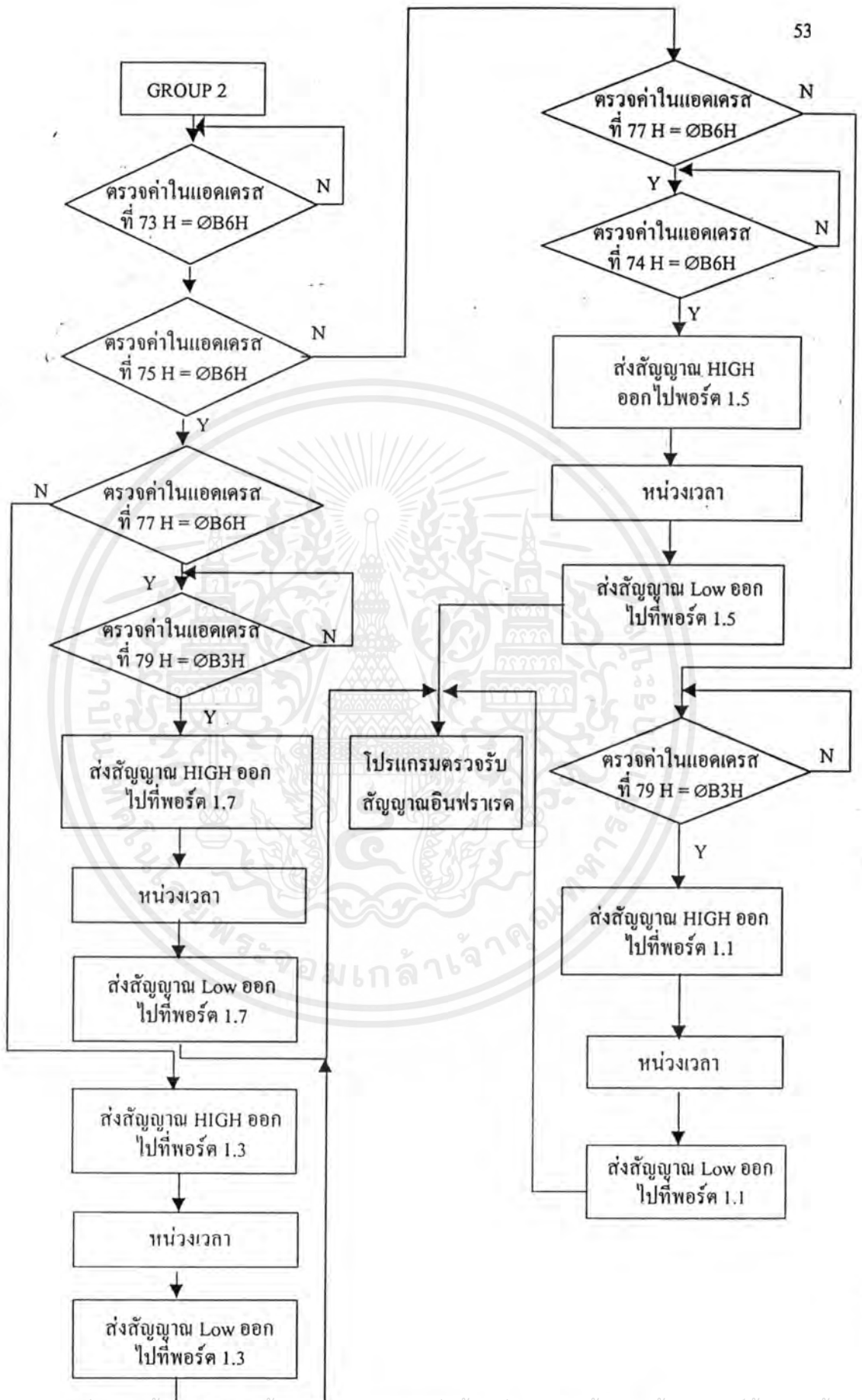
รูปที่ 4.4 โฟลว์ชาร์ตโปรแกรมส่วนรับสัญญาณอินฟราเรดเพื่อหาค่าเลขฐาน 16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 ไฟล์ชาร์ตโปรแกรมนำค่ามาเปรียบเทียบ

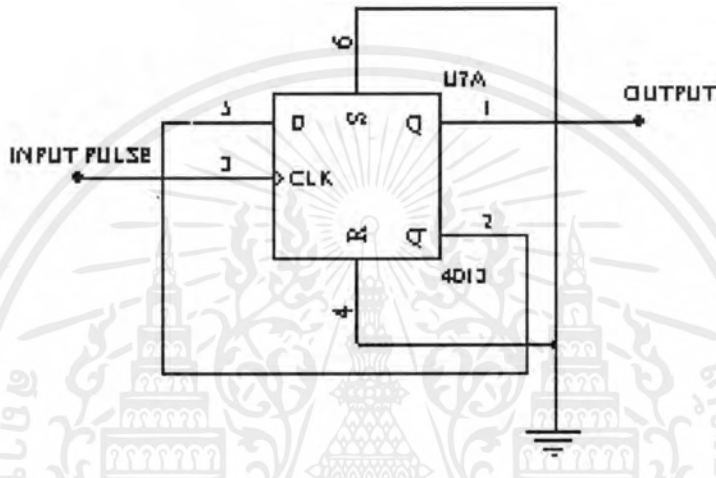
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รวมเพื่อวัตถุประสงค์เฉพาะเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.5 โฟลว์ชาร์ตโปรแกรมนำค่ามาเปรียบเทียบ (ต่อ)
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ภาคขับโหลด

จะใช้ไอซี CD 4013 B ที่เป็น D ฟลิปฟลอป มาต่อในลักษณะที่เป็น T ฟลิปฟลอป เมื่อมีสัญญาณพัลส์เข้ามา 1 ลูก ก็จะทำให้เอาท์พุทออกไป และจะคงลักษณะเอาท์พุทไว้จนกว่าจะมีสัญญาณพัลส์ เข้ามา ชั่งไอซี CD 4013B นี้จะส่งสัญญาณไปเข้าออปโตไอโซเลเตอร์ เพื่อ ทริกไคร แยกป้อนกระแสให้กับโหลด ที่นำมาต่อใช้งานได้



รูปที่ 4.6 ไอซี CD 4013B ต่อแบบ T ฟลิปฟลอป

เมื่อทุกส่วนการทำงานมารวมกันก็สามารถควบคุมอุปกรณ์ไฟฟ้า (เปิด-ปิด) ผ่านปุ่ม 1-8 ของรีโมตได้

บทที่ 5

บทสรุป

การทำงานของเครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่องด้วยระบบอินฟราเรด เมื่อนำไปใช้งาน จะนำอุปกรณ์เครื่องใช้ไฟฟ้า มาต่อเข้ากับเครื่องควบคุมทาง AC เอาท์เลททางด้านหลัง เมื่อเครื่องพร้อมที่จะรับสัญญาณจะแสดงสัญญาณไฟฟ้าเขียวที่ด้านหน้า การควบคุมการทำงาน (เปิด-ปิด) ของช่องต่าง ๆ จะใช้ปุ่มหมายเลข 1-8 โดยปุ่มอื่นจะไม่มีผล เนื่องจากได้กำหนดค่าเฉพาะปุ่มหมายเลข 1-8 เท่านั้น ซึ่งขีดความสามารถในการรับภาระของโหลดในแต่ละช่องจะไม่เกิน 500 วัตต์

ในการทดลองก่อนจะสร้างจริงนั้น ปรากฏว่าค่าของสัญญาณอินฟราเรดจากรีโมตที่วัดได้ เมื่อนำมาคำนวณเป็นฐาน 16 แล้วป้อนให้กับไมโครคอนโทรลเลอร์นั้น ไม่ตรงกับค่าที่ไมโครคอนโทรลเลอร์อ่านได้ จึงไม่นำค่าของสัญญาณที่วัดได้จากเครื่องเป็นค่าอ้างอิงแต่จะใช้ค่าจริง จากที่ไมโครคอนโทรลเลอร์อ่านได้เป็นค่าอ้างอิง

ข้อเสนอแนะในการพัฒนาต่อไป

เนื่องจากเครื่องควบคุมอุปกรณ์ไฟฟ้า 8 ช่องด้วยระบบอินฟราเรดนี้สามารถใช้ควบคุมการเปิด-ปิด อุปกรณ์ไฟฟ้าจากรีโมตคอนโทรลด์นแบบอื่นที่หือเคียวเท่านั้น ควรจะได้รับการพัฒนาให้สามารถรับสัญญาณจากรีโมตหลากหลายยี่ห้อ นอกจากนั้นควรเพิ่มฟังก์ชันในการควบคุมการหรี่ไฟ และเพิ่มฟังก์ชันในการตั้งเวลาเปิดปิดของแต่ละช่อง โดยพัฒนาในส่วนของโปรแกรมที่ควบคุมการทำงานของเครื่องควบคุม

บรรณานุกรม

ธวัชชัย เกื้ออนฉวี. 2532 ดิจิตอลเทคนิค. 1. กรุงเทพฯ : ศุกถัย มีเดีย

พลผดุง ผดุงกุล. 2538. “ไมโครแอกและเอสซีอาร์”.

รวมบทความทฤษฎีและการประยุกต์ใช้งานอุปกรณ์สารกึ่งตัวนำ : 54-62

ชัชวาล โชติวารินทร์. 2538. “ออปโตคัพเพเตอร์ ตัวเชื่อมโยงทางแสง”.

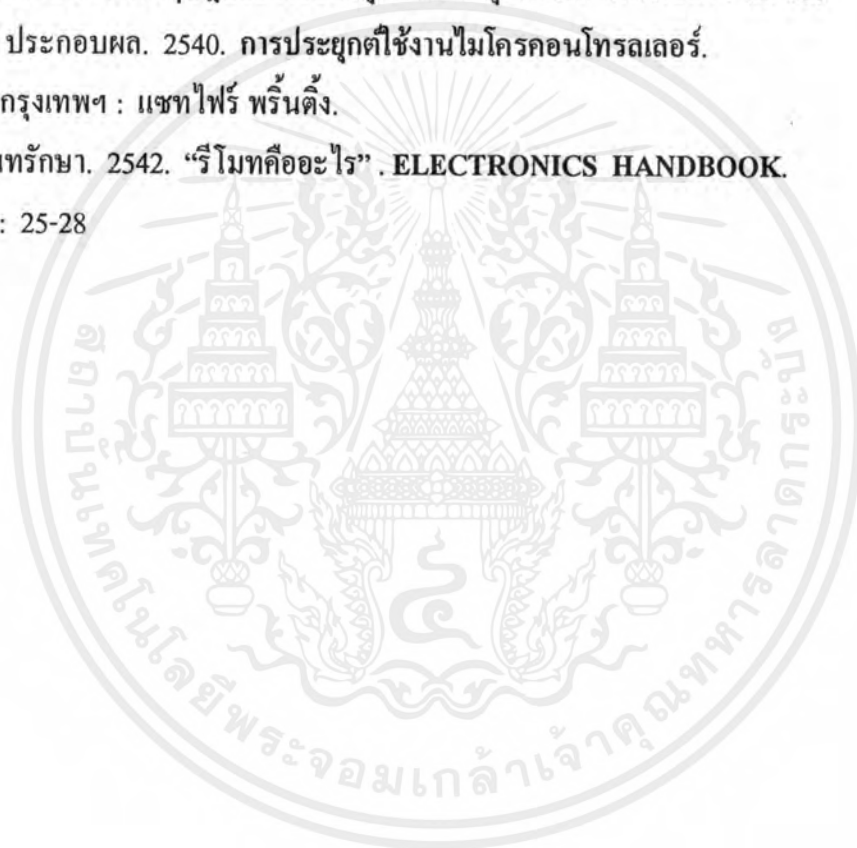
รวมบทความทฤษฎีและการประยุกต์ใช้งานอุปกรณ์สารกึ่งตัวนำ : 93-100

ธีรวัฒน์ ประกอบผล. 2540. การประยุกต์ใช้งานไมโครคอนโทรลเลอร์.

กรุงเทพฯ : แชนไฟร์ พรินติ้ง.

จรัญ จันทรักษา. 2542. “รีโมทคืออะไร” .ELECTRONICS HANDBOOK.

: 25-28



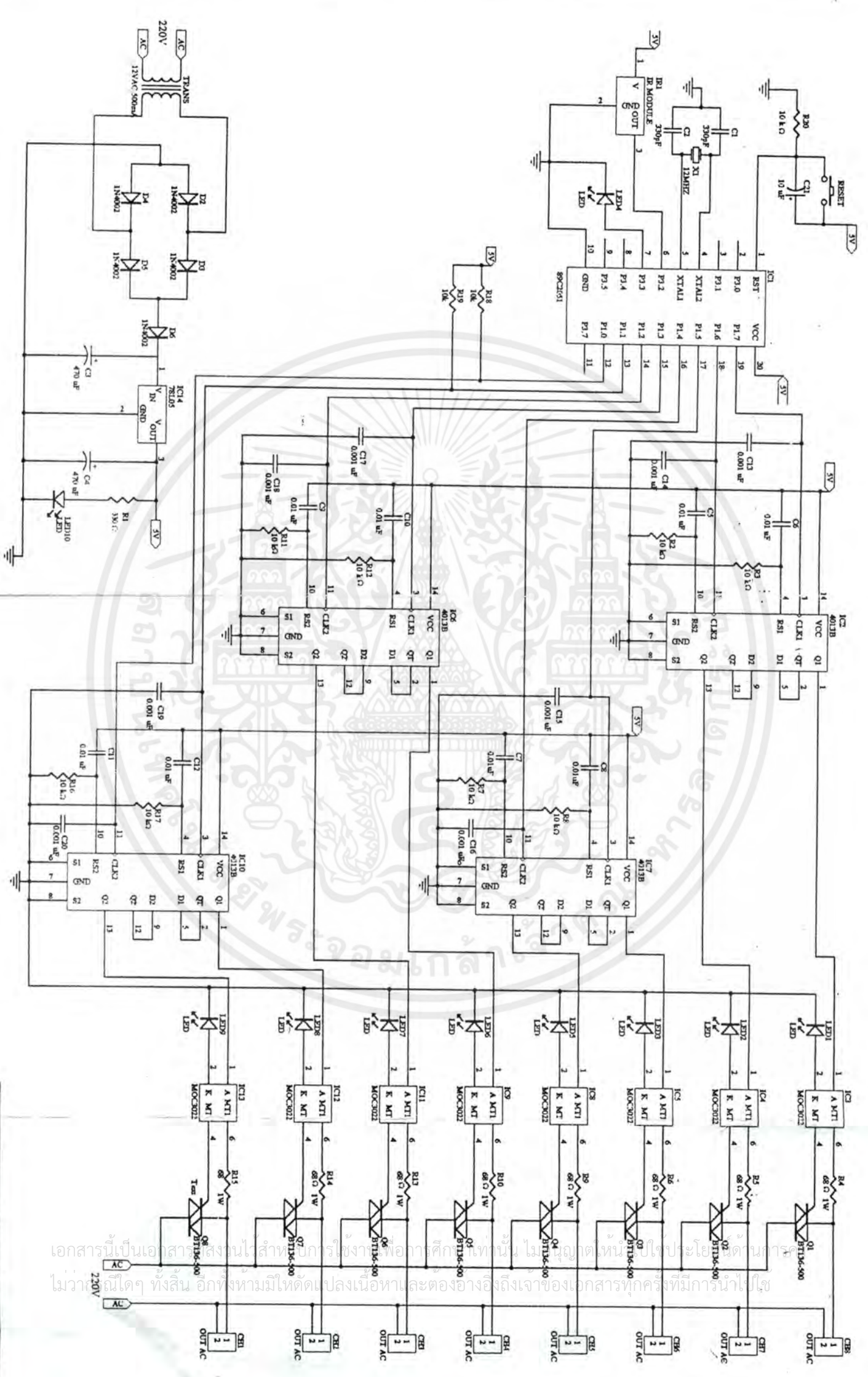
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



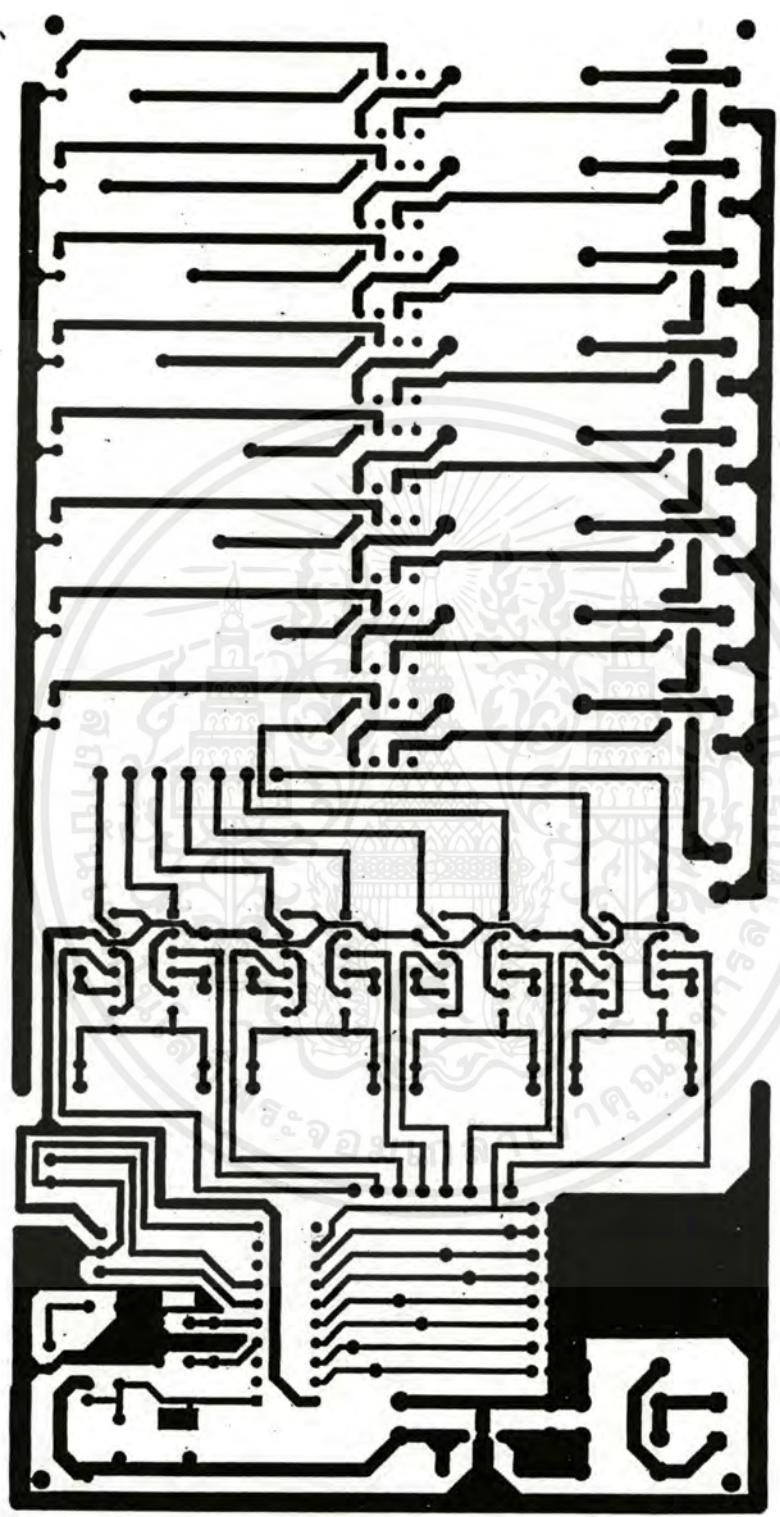
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



8 Channels Infrared Control Switch

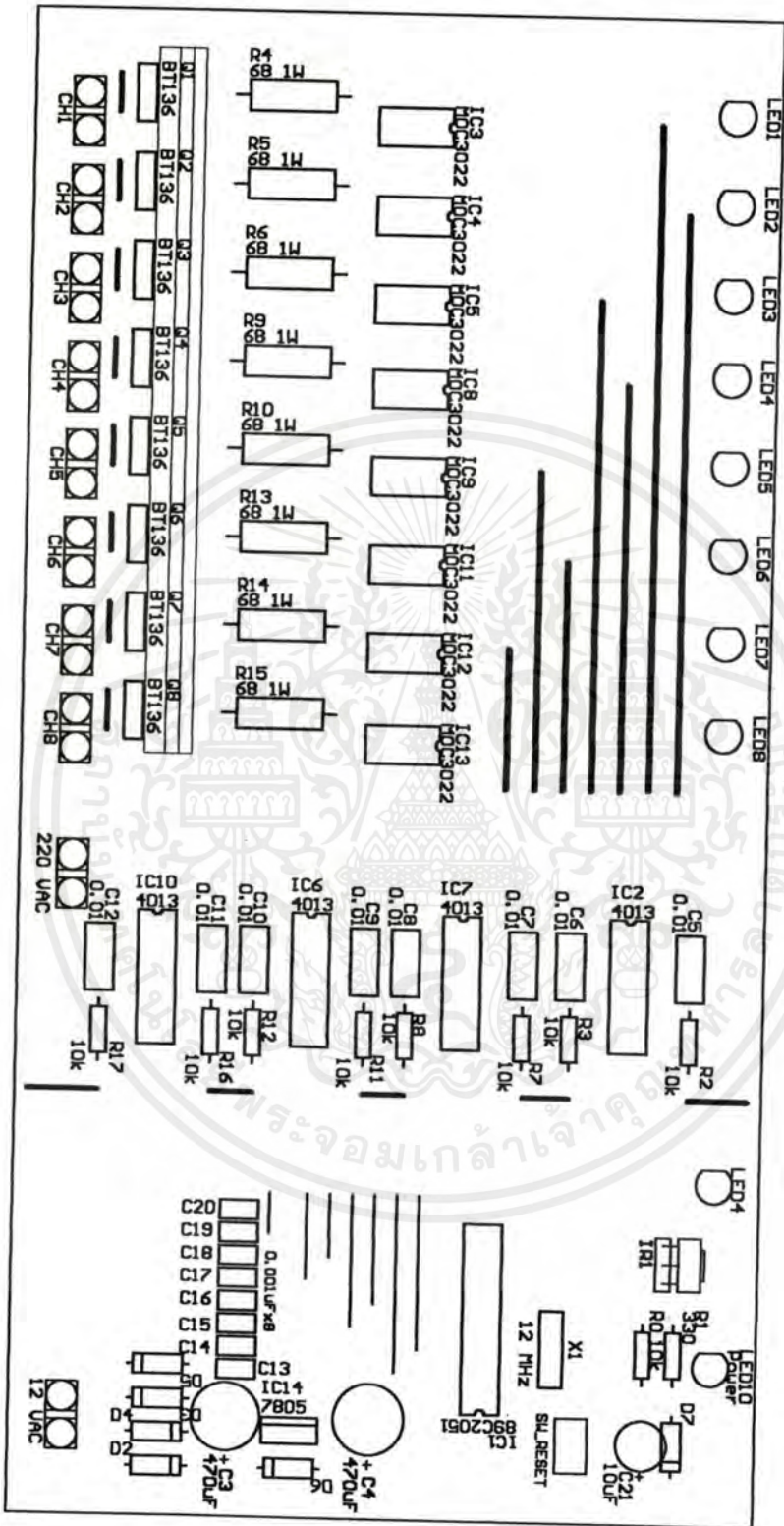
Task	Number	Revision
Size	A1	
Date	16-Dec-2020	Sheet of 5 APP/GRAB/CH
File	D:\Project 488	Drawn By

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานที่การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
 ไม่ว่าในใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



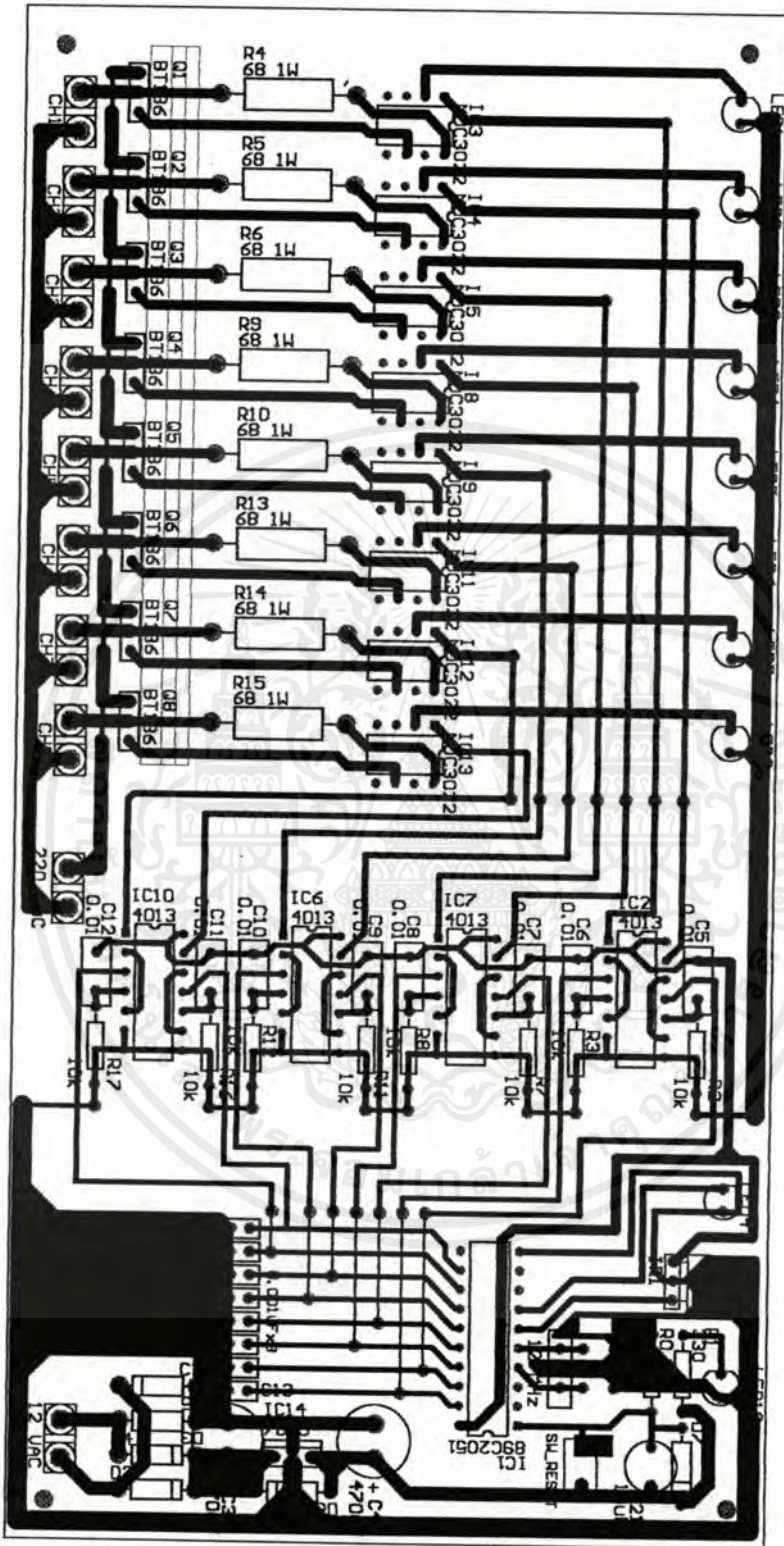
รูปลายทองแดงของแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปตำแหน่งของการวางอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปการลงอุปกรณ์บนแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology

Page 1

IR9.ASM

```

1      ;** 8 CHANNELS INFRARED REMOTE CONTROL SWITCH **
2      ;
3      ;           B.Tech.Ind Major Electronic
4      ;           Mr.SUPAKIJ      SITTIBOONPISAL  ID.41013474
5      ;           Mr.AEKGARACH  SUWANNABUBPHA  ID.41013482
6      ;
7      ;*****SET PORT *****
00B2=  8      IRRX      BIT P3.2
00B3=  9      LED_STATUS BIT P3.3
0090= 10      OUT       BIT P1
11     ; SAVE DATA OF IR SIGNAL IN RAM ADDRESS 30H-80H
12     ;***** MAIN PROGRAME *****
0000   13      ORG 0000H
0000 758901 14      MOV TMOD,#01H
0003 D2B3   15      SETB LED_STATUS
0005 120182 16      CALL DELAY_1
0008 C2B3   17      CLR LED_STATUS
000A D2B4   18  REMOTE_IN:  SETB P3.4
000C 7400   19      MOV A,#00H
000E F590   20      MOV OUT,A
0010 7830   21  REMOTE_IN_1: MOV R0,#30H
0012 20B2FD 22      JB IRRX,$           ; WAIT IR SIGNAL
23     ;----- PULSE_L -----; START CHECK PULSE
0015 120175 24  CHECK_PULSE_L: CALL TIMER
0018 30B2FD 25      JNB IRRX,$
001B 208DF2 26      JB TF0,REMOTE_IN_1
001E C28C   27      CLR TR0
0020 A68C   28      MOV @R0,TH0
0022 08     29      INC R0
0023 B88102 30      CJNE R0,#81H,CHECK_PULSE_H
0026 8011   31      SJMP TT
32     ;-----PULSE_H-----
0028 120175 33  CHECK_PULSE_H:CALL TIMER
002B 20B2FD 34      JB IRRX,$

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

002E 208DDF 35          JB TF0,REMOTE_IN_1
0031 C28C   36          CLR TR0
0033 A68C   37          MOV @R0,TH0
0035 08     38          INC R0
0036 B881DC 39          CJNE R0,#81H,CHECK_PULSE_L
                40 ;-----CHECK REMOTE Y/N-----
0039 7830   41 TT:          MOV R0,#30H
003B B6C0CC 42          CJNE @R0,#0C0H,REMOTE_IN
003E 08     43          INC R0
003F B6B703 44          CJNE @R0,#0B7H,SS
0042 02004A 45          JMP RR
0045 B6B8C2 46 SS:          CJNE @R0,#0B8H,REMOTE_IN
0048 E6     47          MOV A,@R0
0049 F6     48          MOV @R0,A
004A 787D   49 RR:          MOV R0,#7DH
004C B6B61D 50          CJNE @R0,#0B6H,START_CHECK
004F E6     51          MOV A,@R0
0050 F6     52          MOV @R0,A
0051 7879   53          MOV R0,#79H
0053 B6B6B4 54          CJNE @R0,#0B6H,REMOTE_IN
0056 E6     55          MOV A,@R0
0057 F6     56          MOV @R0,A
0058 7877   57          MOV R0,#77H
005A B6B6AD 58          CJNE @R0,#0B6H,REMOTE_IN
005D E6     59          MOV A,@R0
005E F6     60          MOV @R0,A
005F C2B4   61          CLR P3.4 ;SEND SIGNAL FOR CLEAR
0061 D2B3   62          SETB LED_STATUS
0063 12018F 63          CALL DELAY_2
0066 12019C 64          CALL STATUS
0069 02000A 65          LJMP REMOTE_IN
                66 ;-----COMPARSION WITH DATA-----
006C 7873   67 START_CHECK: MOV R0,#73H
006E B6B33F 68          CJNE @R0,#0B3H,TO_GROUP2
0071 E6     69          MOV A,@R0
0072 F6     70          MOV @R0,A
0073 7875   71          MOV R0,#75H
0075 B6B61D 72          CJNE @R0,#0B6H,CH5
0078 E6     73          MOV A,@R0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0079 F6	74		MOV @R0,A	
007A 7877	75		MOV R0,#77H	
007C B6B634	76		CJNE @R0,#0B6H,CH3	
007F E6	77		MOV A,@R0	
0080 F6	78		MOV @R0,A	
0081 787B	79	CH7:	MOV R0,#7BH	;COMPARSION WITH CH7
0083 B6B67C	80		CJNE @R0,#0B6H,JMP	
0086 E6	81		MOV A,@R0	
0087 F6	82		MOV @R0,A	
0088 D296	83		SETB P1.6	;SEND SIGNAL TO CH7
008A D2B3	84		SETB LED_STATUS	
008C 120168	85		CALL DELAY	
008F 12019C	86		CALL STATUS	
0092 02000A	87		LJMP REMOTE_IN	
0095 7877	88	CH5:	MOV R0,#77H	;COMPARSION WITH CH5
0097 B6B626	89		CJNE @R0,#0B6H,CH1	
009A E6	90		MOV A,@R0	
009B F6	91		MOV @R0,A	
009C 787B	92		MOV R0,#7BH	
009E B6B661	93		CJNE @R0,#0B6H,JMP	
00A1 E6	94		MOV A,@R0	
00A2 F6	95		MOV @R0,A	
00A3 D294	96		SETB P1.4	;SEND SIGNAL TO CH5
00A5 D2B3	97		SETB LED_STATUS	
00A7 120168	98		CALL DELAY	
00AA 12019C	99		CALL STATUS	
00AD 02000A	100		LJMP REMOTE_IN	
00B0 020105	101	TO_GROUP2:	JMP GROUP2	
00B3 D292	102	CH3:	SETB P1.2	;SEND SIGNAL TO CH3
00B5 D2B3	103		SETB LED_STATUS	
00B7 120168	104		CALL DELAY	
00BA 12019C	105		CALL STATUS	
00BD 02000A	106		LJMP REMOTE_IN	
00C0 7879	107	CH1:	MOV R0,#79H	;COMPARSION WITH CH1
00C2 B6B33D	108		CJNE @R0,#0B3H,JMP	
00C5 E6	109		MOV A,@R0	
00C6 F6	110		MOV @R0,A	
00C7 7878	111		MOV R0,#78H	
00C9 B6B3	112		CJNE @R0,#0B3H,JMP	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00CC E6	113		MOV A,@R0
00CD F6	114		MOV @R0,A
00CE 7876	115		MOV R0,#76H
00D0 B6B32F	116		CJNE @R0,#0B3H,JMP
00D3 E6	117		MOV A,@R0
00D4 F6	118		MOV @R0,A
00D5 7875	119		MOV R0,#75H
00D7 B6B328	120		CJNE @R0,#0B3H,JMP
00DA E6	121		MOV A,@R0
00DB F6	122		MOV @R0,A
00DC 7874	123		MOV R0,#74H
00DE B6B321	124		CJNE @R0,#0B3H,JMP
00E1 E6	125		MOV A,@R0
00E2 F6	126		MOV @R0,A
00E3 787A	127		MOV R0,#7AH
00E5 B6B31A	128		CJNE @R0,#0B3H,JMP
00E8 E6	129		MOV A,@R0
00E9 F6	130		MOV @R0,A
00EA 787B	131		MOV R0,#7BH
00EC B6B613	132		CJNE @R0,#0B6H,JMP
00EF E6	133		MOV A,@R0
00F0 F6	134		MOV @R0,A
00F1 787C	135		MOV R0,#7CH
00F3 B6B30C	136		CJNE @R0,#0B3H,JMP
00F6 E6	137		MOV A,@R0
00F7 F6	138		MOV @R0,A
00F8 D290	139		SETB P1.0 ;SEND SIGNAL TO CH1
00FA D2B3	140		SETB LED_STATUS
00FC 120168	141		CALL DELAY
00FF 12019C	142		CALL STATUS
0102 02000A	143	JMP:	LJMP REMOTE_IN
	144		;
0105 B6B6FA	145	GROUP2:	CJNE @R0,#0B6H,JMP
0108 E6	146		MOV A,@R0
0109 F6	147		MOV @R0,A
010A 7875	148		MOV R0,#75H
010C B6B61D	149		CJNE @R0,#0B6H,CH6
010F E6	150		MOV A,@R0
0110 F6	151		MOV @R0,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0111 7877	152		MOV R0,#77H	
0113 B6B631	153		CJNE @R0,#0B6H,CH4	
0116 E6	154		MOV A,@R0	
0117 F6	155		MOV @R0,A	
0118 7879	156	CH8:	MOV R0,#79H	;COMPARSION WITH CH8
011A B6B3E5	157		CJNE @R0,#0B3H,JMP	
011D E6	158		MOV A,@R0	
011E F6	159		MOV @R0,A	
011F D297	160		SETB P1.7	;SEND SIGNAL TO CH8
0121 D2B3	161		SETB LED_STATUS	
0123 120168	162		CALL DELAY	
0126 12019C	163		CALL STATUS	
0129 02000A	164		LJMP REMOTE_IN	
012C 7877	165	CH6:	MOV R0,#77H	;COMPRASION WITH CH6
012E B6B623	166		CJNE @R0,#0B6H,CH2	
0131 E6	167		MOV A,@R0	
0132 F8	168		MOV R0,A	
0133 787B	169		MOV R0,#7BH	
0135 B6B6CA	170		CJNE @R0,#0B6H,JMP	
0138 E6	171		MOV A,@R0	
0139 F6	172		MOV @R0,A	
013A D295	173		SETB P1.5	;SEND SIGNAL TO CH6
013C D2B3	174		SETB LED_STATUS	
013E 120168	175		CALL DELAY	
0141 12019C	176		CALL STATUS	
0144 02000A	177		LJMP REMOTE_IN	
0147 D293	178	CH4:	SETB P1.3	;SEND SIGNAL TO CH4
0149 D2B3	179		SETB LED_STATUS	
014B 120168	180		CALL DELAY	
014E 12019C	181		CALL STATUS	
0151 02000A	182		LJMP REMOTE_IN	
0154 7879	183	CH2:	MOV R0,#79H	;COMPRASION WITH CH2
0156 B6B3A9	184		CJNE @R0,#0B3H,JMP	
0159 E6	185		MOV A,@R0	
015A F6	186		MOV @R0,A	
015B D291	187		SETB P1.1	;SEND SIGNAL TO CH2
015D D2B3	188		SETB LED_STATUS	
015F 120168	189		CALL DELAY	
0162 12019C	190		CALL STATUS	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0165 02000A 191                LJMPL REMOTE_IN
                192 ;-----
0168 7904   193 DELAY:      MOV R1,#04H
016A 7A02   194 DELAY1:    MOV R2,#02H
016C 7BFF   195 DELAY2:    MOV R3,#0FFH
016E DBFE   196 DELAY3:    DJNZ R3,DELAY3
0170 DAFA   197                DJNZ R2,DELAY2
0172 D9F6   198                DJNZ R1,DELAY1
0174 22     199                RET
0175 C28C   200 TIMER:     CLR TR0                ;TIMER FOR CHECK PULSE
0177 C28D   201                CLR TF0
0179 758CB1 202                MOV TH0,#0B1H
017C 758AE0 203                MOV TL0,#0E0H
017F D28C   204                SETB TR0
0181 22     205                RET
0182 7903   206 DELAY_1:   MOV R1,#03H
0184 7A5F   207 DELAY4:    MOV R2,#05FH
0186 7BFF   208 DELAY5:    MOV R3,#0FFH
0188 DBFE   209 DELAY6:    DJNZ R3,DELAY6
018A DAFA   210                DJNZ R2,DELAY5
018C D9FA   211                DJNZ R1,DELAY6
018E 22     212                RET
018F 7907   213 DELAY_2:   MOV R1,#07H
0191 7A5F   214 DELAY7:    MOV R2,#05FH
0193 7BFF   215 DELAY8:    MOV R3,#0FFH
0195 DBFE   216 DELAY9:    DJNZ R3,DELAY9
0197 DAFA   217                DJNZ R2,DELAY8
0199 D9F6   218                DJNZ R1,DELAY7
019B 22     219                RET
019C D2B3   220 STATUS:   SETB LED_STATUS      ;SHOW LED STATUS
019E 3182   221                CALL DELAY_1
01A0 C2B3   222                CLR LED_STATUS
01A2 22     223                RET

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology

```

ch1 = 00C0      ch2 = 0154      ch3 = 00B3      ch4 = 0147
ch5 = 0095
ch6 = 012C      ch7 = 0081      ch8 = 0118      check_pulse_h = 0028
check_pulse_l = 0015
delay = 0168     delay1 = 016A    delay2 = 016C    delay3 = 016E
delay4 = 0184
delay5 = 0186    delay6 = 0188    delay7 = 0191    delay8 = 0193
delay9 = 0195
delay_1 = 0182   delay_2 = 018F   group2 = 0105    irrx = 00B2
jmp = 0102
led_status = 00B3 out = 0090      remote_in = 000A remote_in_1 = 0010
rr = 004A
ss = 0045      start_check = 006C status = 019C    timer = 0175
to_group2 = 00B0
tt = 0039

```



ภาคผนวก ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

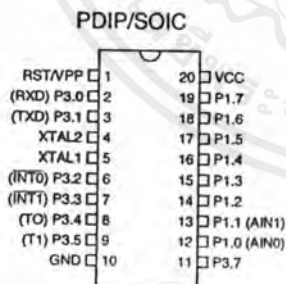
- Compatible with MCS-51™ Products
- 2K Bytes of Reprogrammable Flash Memory
 - Endurance: 1,000 Write/Erase Cycles
- 2.7V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Two-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 15 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial UART Channel
- Direct LED Drive Outputs
- On-chip Analog Comparator
- Low-power Idle and Power-down Modes

Description

The AT89C2051 is a low-voltage, high-performance CMOS 8-bit microcomputer with 2K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard MCS-51 instruction set. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C2051 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89C2051 provides the following standard features: 2K bytes of Flash, 128 bytes of RAM, 15 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, a precision analog comparator, on-chip oscillator and clock circuitry. In addition, the AT89C2051 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The power-down mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Configuration



**8-bit
Microcontroller
with 2K Bytes
Flash**

AT89C2051

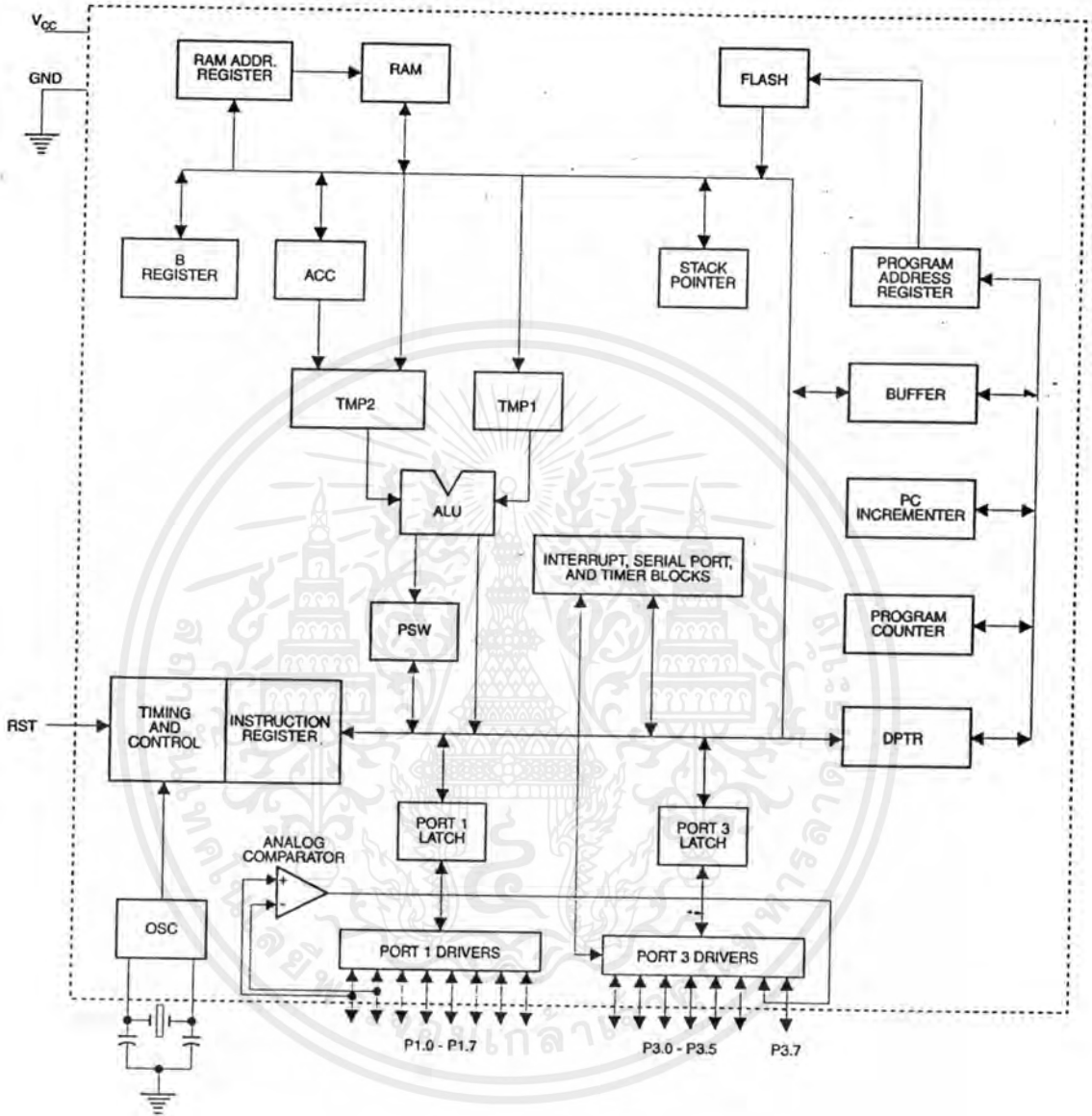
Rev. 0368E-02/00



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C2051

Pin Description

VCC

Supply voltage.

GND

Ground.

Port 1

Port 1 is an 8-bit bi-directional I/O port. Port pins P1.2 to P1.7 provide internal pullups. P1.0 and P1.1 require external pullups. P1.0 and P1.1 also serve as the positive input (AIN0) and the negative input (AIN1), respectively, of the on-chip precision analog comparator. The Port 1 output buffers can sink 20 mA and can drive LED displays directly. When 1s are written to Port 1 pins, they can be used as inputs. When pins P1.2 to P1.7 are used as inputs and are externally pulled low, they will source current (I_{IL}) because of the internal pullups.

Port 1 also receives code data during Flash programming and verification.

Port 3

Port 3 pins P3.0 to P3.5, P3.7 are seven bi-directional I/O pins with internal pullups. P3.6 is hard-wired as an input to the output of the on-chip comparator and is not accessible as a general purpose I/O pin. The Port 3 output buffers can sink 20 mA. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C2051 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)

Port 3 also receives some control signals for Flash programming and verification.

RST

Reset input. All I/O pins are reset to 1s as soon as RST goes high. Holding the RST pin high for two machine cycles while the oscillator is running resets the device.

Each machine cycle takes 12 oscillator or clock cycles.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

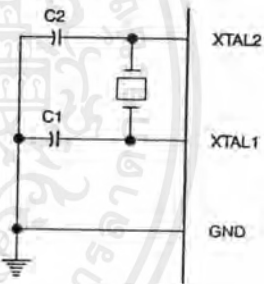
XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

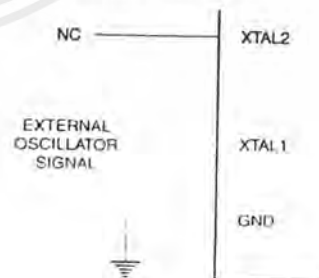
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 1. Oscillator Connections



Note: C1, C2 = 30 pF \pm 10 pF for Crystals
= 40 pF \pm 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in the table below.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return

random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Table 1. AT89C2051 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000								0D7H
0C8H									0CFH
0C0H									0C7H
0B8H	IP XXX00000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0XX00000								0AFH
0A0H									0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111								97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H		SP 00000111	DPL 00000000	DPH 00000000				PCON 0XXX0000	87H

AT89C2051

Restrictions on Certain Instructions

The AT89C2051 is an economical and cost-effective member of Atmel's growing family of microcontrollers. It contains 2K bytes of flash program memory. It is fully compatible with the MCS-51 architecture, and can be programmed using the MCS-51 instruction set. However, there are a few considerations one must keep in mind when utilizing certain instructions to program this device.

All the instructions related to jumping or branching should be restricted such that the destination address falls within the physical program memory space of the device, which is 2K for the AT89C2051. This should be the responsibility of the software programmer. For example, LJMP 7E0H would be a valid instruction for the AT89C2051 (with 2K of memory), whereas LJMP 900H would not.

1. Branching instructions:

LCALL, LJMP, ACALL, AJMP, SJMP, JMP @A+DPTR

These unconditional branching instructions will execute correctly as long as the programmer keeps in mind that the destination branching address must fall within the physical boundaries of the program memory size (locations 00H to 7FFH for the 89C2051). Violating the physical space limits may cause unknown program behavior.

CJNE [...], DJNZ [...], JB, JNB, JC, JNC, JBC, JZ, JNZ With these conditional branching instructions the same rule above applies. Again, violating the memory boundaries may cause erratic execution.

For applications involving interrupts the normal interrupt service routine address locations of the 80C51 family architecture have been preserved.

2. MOVX-related instructions, Data Memory:

The AT89C2051 contains 128 bytes of internal data memory. Thus, in the AT89C2051 the stack depth is limited to 128 bytes, the amount of available RAM. External DATA memory access is not supported in this device, nor is external PROGRAM memory execution. Therefore, no MOVX [...] instructions should be included in the program.

A typical 80C51 assembler will still assemble instructions, even if they are written in violation of the restrictions mentioned above. It is the responsibility of the controller user to know the physical features and limitations of the device being used and adjust the instructions used correspondingly.

Program Memory Lock Bits

On the chip are two lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

Lock Bit Protection Modes⁽¹⁾

Program Lock Bits			Protection Type
	LB1	LB2	
1	U	U	No program lock features.
2	P	U	Further programming of the Flash is disabled.
3	P	P	Same as mode 2, also verify is disabled.

Note: 1. The Lock Bits can only be erased with the Chip Erase operation.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

P1.0 and P1.1 should be set to "0" if no external pullups are used, or set to "1" if external pullups are used.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power-down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

P1.0 and P1.1 should be set to "0" if no external pullups are used, or set to "1" if external pullups are used.





Programming The Flash

The AT89C2051 is shipped with the 2K bytes of on-chip PEROM code memory array in the erased state (i.e., contents = FFH) and ready to be programmed. The code memory array is programmed one byte at a time. *Once the array is programmed, to re-program any non-blank byte, the entire memory array needs to be erased electrically.*

Internal Address Counter: The AT89C2051 contains an internal PEROM address counter which is always reset to 000H on the rising edge of RST and is advanced by applying a positive going pulse to pin XTAL1.

Programming Algorithm: To program the AT89C2051, the following sequence is recommended.

1. Power-up sequence:
Apply power between V_{CC} and GND pins
Set RST and XTAL1 to GND
2. Set pin RST to "H"
Set pin P3.2 to "H"
3. Apply the appropriate combination of "H" or "L" logic levels to pins P3.3, P3.4, P3.5, P3.7 to select one of the programming operations shown in the PEROM Programming Modes table.

To Program and Verify the Array:

4. Apply data for Code byte at location 000H to P1.0 to P1.7.
5. Raise RST to 12V to enable programming.
6. Pulse P3.2 once to program a byte in the PEROM array or the lock bits. The byte-write cycle is self-timed and typically takes 1.2 ms.
7. To verify the programmed data, lower RST from 12V to logic "H" level and set pins P3.3 to P3.7 to the appropriate levels. Output data can be read at the port P1 pins.
8. To program a byte at the next address location, pulse XTAL1 pin once to advance the internal address counter. Apply new data to the port P1 pins.
9. Repeat steps 5 through 8, changing data and advancing the address counter for the entire 2K bytes array or until the end of the object file is reached.
10. Power-off sequence:
set XTAL1 to "L"
set RST to "L"
Turn V_{CC} power off

Data Polling: The AT89C2051 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P1.7. Once the write cycle has been completed, true data is valid on all outputs, and

the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The Progress of byte programming can also be monitored by the RDY/BSY output signal. Pin P3.1 is pulled low after P3.2 goes High during programming to indicate BUSY. P3.1 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed code data can be read back via the data lines for verification:

1. Reset the internal address counter to 000H by bringing RST from "L" to "H".
2. Apply the appropriate control signals for Read Code data and read the output data at the port P1 pins.
3. Pulse pin XTAL1 once to advance the internal address counter.
4. Read the next code data byte at the port P1 pins.
5. Repeat steps 3 and 4 until the entire array is read.

The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire PEROM array (2K bytes) and the two Lock Bits are erased electrically by using the proper combination of control signals and by holding P3.2 low for 10 ms. The code array is written with all "1"s in the Chip Erase operation and must be executed before any non-blank memory byte can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 001H, and 002H, except that P3.5 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(001H) = 21H indicates 89C2051

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

AT89C2051

Flash Programming Modes

Mode		RST/VPP	P3.2/PROG	P3.3	P3.4	P3.5	P3.7
Write Code Data ⁽¹⁾⁽³⁾		12V		L	H	H	H
Read Code Data ⁽¹⁾		H	H	L	L	H	H
Write Lock	Bit - 1	12V		H	H	H	H
	Bit - 2	12V		H	H	L	L
Chip Erase		12V		H	L	L	L
Read Signature Byte		H	H	L	L	L	L

- Notes: 1. The internal PEROM address counter is reset to 000H on the rising edge of RST and is advanced by a positive pulse at XTAL 1 pin.
 2. Chip Erase requires a 10 ms PROG pulse.
 3. P3.1 is pulled Low during programming to indicate RDY/BSY.

Figure 3. Programming the Flash Memory

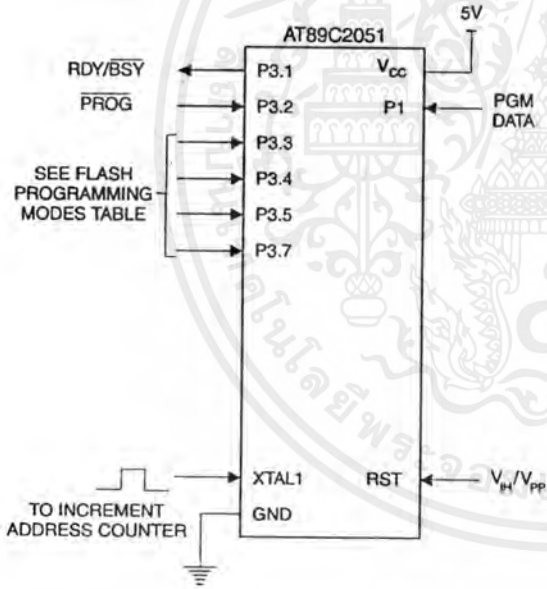
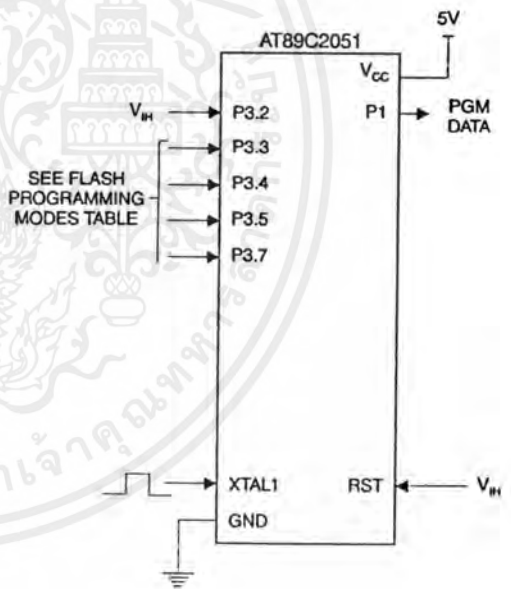


Figure 4. Verifying the Flash Memory



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



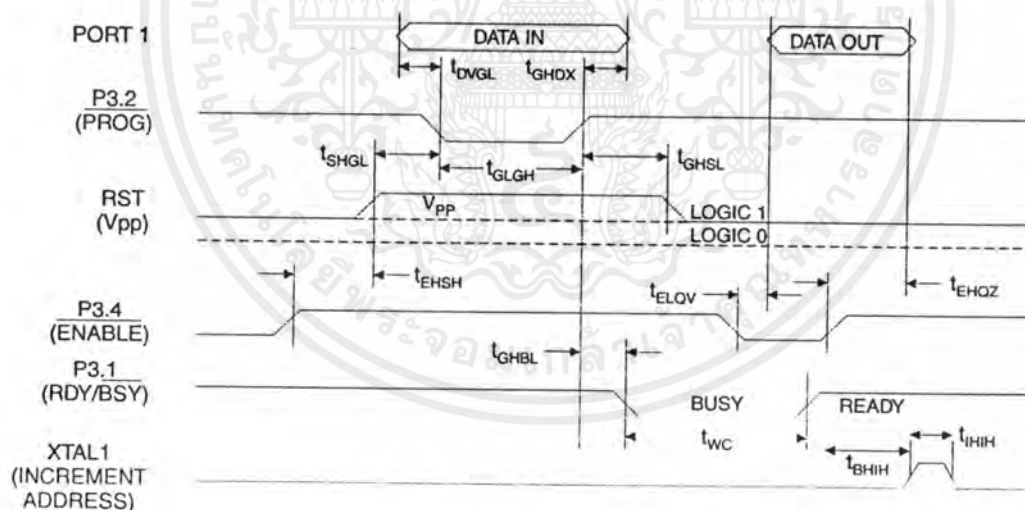
Flash Programming and Verification Characteristics

$T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		250	μA
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	1.0		μs
t_{GHDX}	Data Hold after $\overline{\text{PROG}}$	1.0		μs
t_{EHS}	P3.4 ($\overline{\text{ENABLE}}$) High to V_{PP}	1.0		μs
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{GHSL}	V_{PP} Hold after $\overline{\text{PROG}}$	10		μs
$t_{C'GH}$	$\overline{\text{PROG}}$ Width	1	110	μs
t_{ELOV}	$\overline{\text{ENABLE}}$ Low to Data Valid		1.0	μs
t_{EHOZ}	Data Float after $\overline{\text{ENABLE}}$	0	1.0	μs
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		50	ns
t_{WC}	Byte Write Cycle Time		2.0	ms
t_{BHIH}	$\overline{\text{RDY}}/\overline{\text{BSY}}$ to Increment Clock Delay	1.0		μs
t_{IHIL}	Increment Clock High	200		ns

Note: 1. Only used in 12-volt programming mode.

Flash Programming and Verification Waveforms



AT89C2051

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current.....	25.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

$T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 2.0\text{V}$ to 6.0V (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage		-0.5	$0.2 V_{CC} - 0.1$	V
V_{IH}	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{IH1}	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low-voltage ⁽¹⁾ (Ports 1, 3)	$I_{OL} = 20\text{ mA}$, $V_{CC} = 5\text{V}$ $I_{OL} = 10\text{ mA}$, $V_{CC} = 2.7\text{V}$		0.5	V
V_{OH}	Output High-voltage (Ports 1, 3)	$I_{OH} = -80\ \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -30\ \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -12\ \mu\text{A}$	$0.9 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1, 3)	$V_{IN} = 0.45\text{V}$		-50	μA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1, 3)	$V_{IN} = 2\text{V}$, $V_{CC} = 5\text{V} \pm 10\%$		-750	μA
I_U	Input Leakage Current (Port P1.0, P1.1)	$0 < V_{IN} < V_{CC}$		± 10	μA
V_{OS}	Comparator Input Offset Voltage	$V_{CC} = 5\text{V}$		20	mV
V_{CM}	Comparator Input Common Mode Voltage		0	V_{CC}	V
RRST	Reset Pull-down Resistor		50	300	K Ω
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz, $V_{CC} = 6\text{V}/3\text{V}$		15/5.5	mA
		Idle Mode, 12 MHz, $V_{CC} = 6\text{V}/3\text{V}$ P1.0 & P1.1 = 0V or V_{CC}		5/1	mA
	Power-down Mode ⁽²⁾	$V_{CC} = 6\text{V}$ P1.0 & P1.1 = 0V or V_{CC}		100	μA
		$V_{CC} = 3\text{V}$ P1.0 & P1.1 = 0V or V_{CC}		20	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 20 mA

Maximum total I_{OL} for all output pins: 80 mA

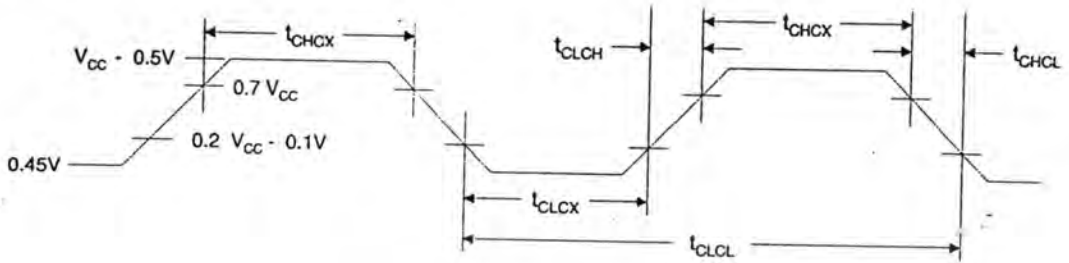
If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V.





External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	$V_{CC} = 2.7V \text{ to } 6.0V$		$V_{CC} = 4.0V \text{ to } 6.0V$		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	12	0	24	MHz
t_{CLCL}	Clock Period	83.3		41.6		ns
t_{CHCX}	High Time	30		15		ns
t_{CLCX}	Low Time	30		15		ns
t_{CLCH}	Rise Time		20		20	ns
t_{CHCL}	Fall Time		20		20	ns

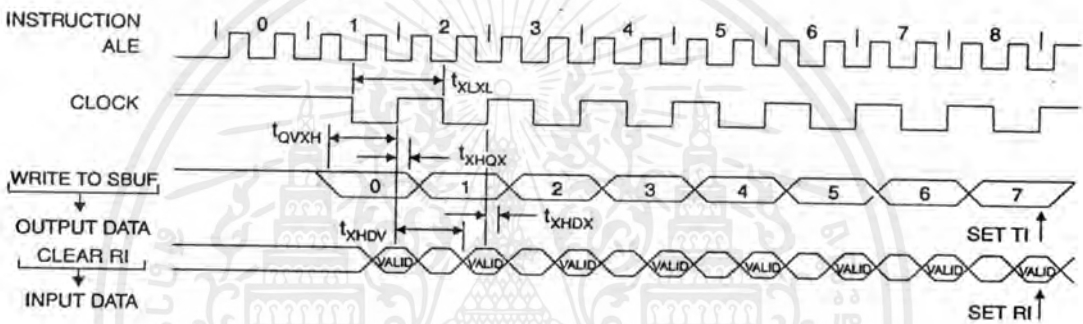
AT89C2051

Serial Port Timing: Shift Register Mode Test Conditions

$V_{CC} = 5.0V \pm 20\%$; Load Capacitance = 80 pF

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{XHDX}	Output Data Hold after Clock Rising Edge	50		$2t_{CLCL}-117$		ns
t_{XHDV}	Input Data Hold after Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms



AC Testing Input/Output Waveforms⁽¹⁾ Float Waveforms⁽¹⁾



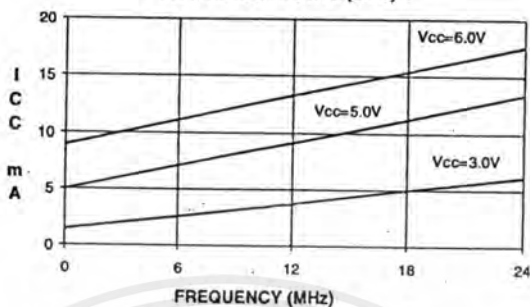
Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

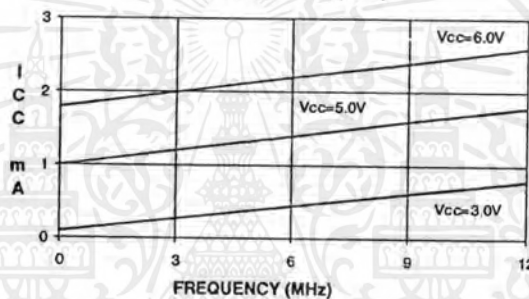




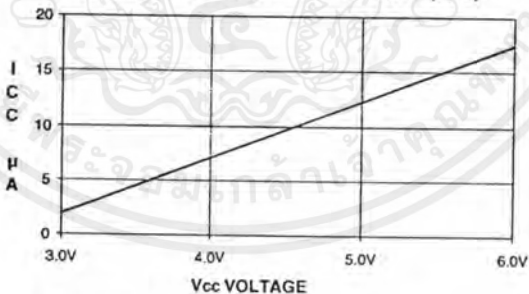
AT89C2051
TYPICAL I_{CC} - ACTIVE (85°C)



AT89C2051
TYPICAL I_{CC} - IDLE (85°C)



AT89C2051
TYPICAL I_{CC} vs. VOLTAGE - POWER DOWN (85°C)



- Notes:
1. XTAL1 tied to GND for I_{CC} (power-down)
 2. P1.0 and P1.1 = V_{CC} or GND
 3. Lock bits programmed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C2051

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	2.7V to 6.0V	AT89C2051-12PC	20P3	Commercial (0°C to 70°C)
		AT89C2051-12SC	20S	
		AT89C2051-12PI	20P3	Industrial (-40°C to 85°C)
		AT89C2051-12SI	20S	
24	4.0V to 6.0V	AT89C2051-24PC	20P3	Commercial (0°C to 70°C)
		AT89C2051-24SC	20S	
		AT89C2051-24PI	20P3	Industrial (-40°C to 85°C)
		AT89C2051-24SI	20S	



Package Type	
20P3	20-lead, 0.300" Wide, Plastic Dual In-line Package (PDIP)
20S	20-lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)

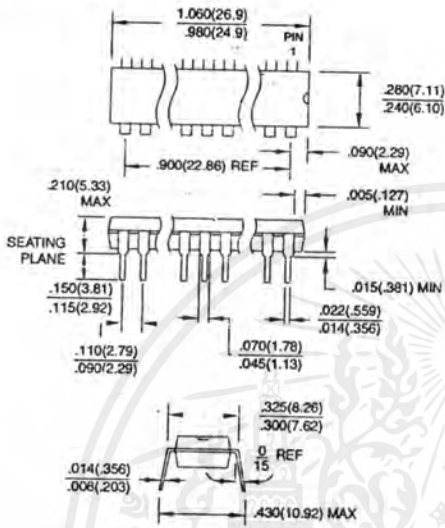


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

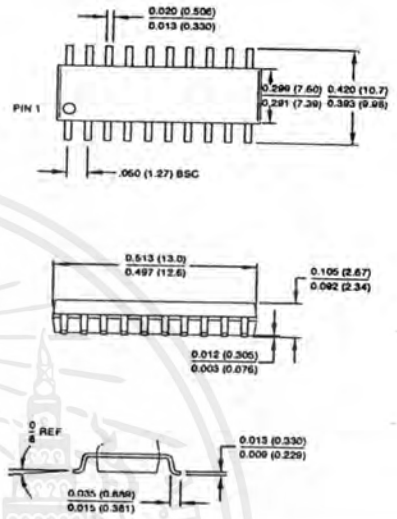


Packaging Information

20P3, 20-lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
 Dimensions in Inches and (Millimeters)
 JEDEC STANDARD MS-001 AD



20S, 20-lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)
 Dimensions in Inches and (Millimeters)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Atmel Headquarters

Corporate Headquarters

2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe

Atmel U.K., Ltd.
Coliseum Business Centre
Riverside Way
Camberley, Surrey GU15 3YL
England
TEL (44) 1276-686-677
FAX (44) 1276-686-697

Asia

Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9773
FAX (852) 2722-1369

Japan

Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Operations

Atmel Colorado Springs

1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Rousset

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Fax-on-Demand

North America:
1-(800) 292-8635

International:
1-(408) 441-0732

e-mail

literature@atmel.com

Web Site

<http://www.atmel.com>

BBS

1-(408) 436-4309

© Atmel Corporation 2000.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing [®] and/or [™] are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

0368E 02/00.M

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTEGRATED CIRCUITS

DATA SHEET

For a complete data sheet, please also download:

- The IC04 LOC MOS HE4000B Logic Family Specifications HEF, HEC
- The IC04 LOC MOS HE4000B Logic Package Outlines/Information HEF, HEC

HEF4013B flip-flops Dual D-type flip-flop

Product specification
File under Integrated Circuits, IC04

January 1995

Philips
Semiconductors



PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dual D-type flip-flop

HEF4013B
flip-flops

DESCRIPTION

The HEF4013B is a dual D-type flip-flop which features independent set direct (S_D), clear direct (C_D), clock inputs (CP) and outputs (O, \bar{O}). Data is accepted when CP is LOW and transferred to the output on the positive-going edge of the clock. The active HIGH asynchronous clear-direct (C_D) and set-direct (S_D) are independent and override the D or CP inputs. The outputs are buffered for best system performance. Schmitt-trigger action in the clock input makes the circuit highly tolerant to slower clock rise and fall times.

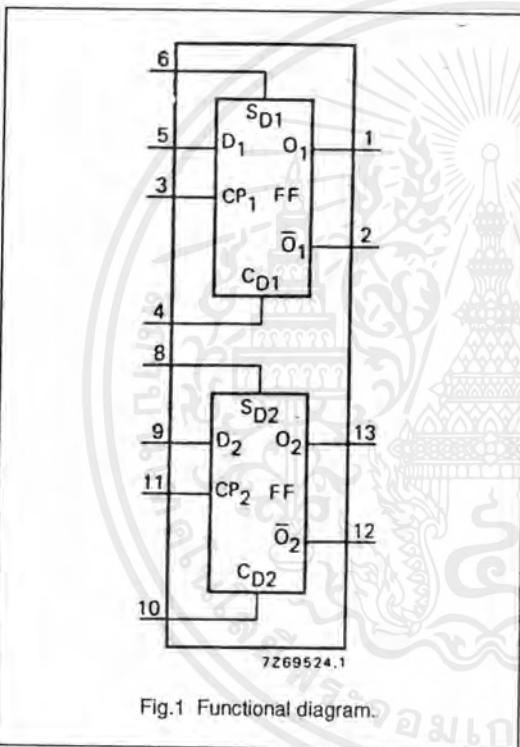


Fig.1 Functional diagram.

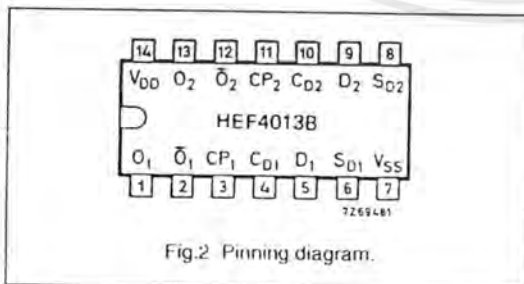


Fig.2 Pinning diagram.

FUNCTION TABLES

INPUTS				OUTPUTS	
S_D	C_D	CP	D	O	\bar{O}
H	L	X	X	H	L
L	H	X	X	L	H
H	H	X	X	H	H

INPUTS				OUTPUTS	
S_D	C_D	CP	D	$O_n + 1$	$\bar{O}_n + 1$
L	L		L	L	H
L	L		H	H	L

Notes

- 1. H = HIGH state (the more positive voltage)
- L = LOW state (the less positive voltage)
- X = state is immaterial

= positive-going transition

$O_n + 1$ = state after clock positive transition

PINNING

- D data inputs
- CP clock input (L to H edge-triggered)
- S_D asynchronous set-direct input (active HIGH)
- C_D asynchronous clear-direct input (active HIGH)
- O true output
- \bar{O} complement output

HEF4013BP(N): 14-lead DIL; plastic (SOT27-1)

HEF4013BD(F): 14-lead DIL; ceramic (cerdip) (SOT73)

HEF4013BT(D): 14-lead SO; plastic (SOT108-1)

(); Package Designator North America

FAMILY DATA, I_{DD} LIMITS category FLIP-FLOPS

See Family Specifications

Dual D-type flip-flop

HEF4013B
flip-flops

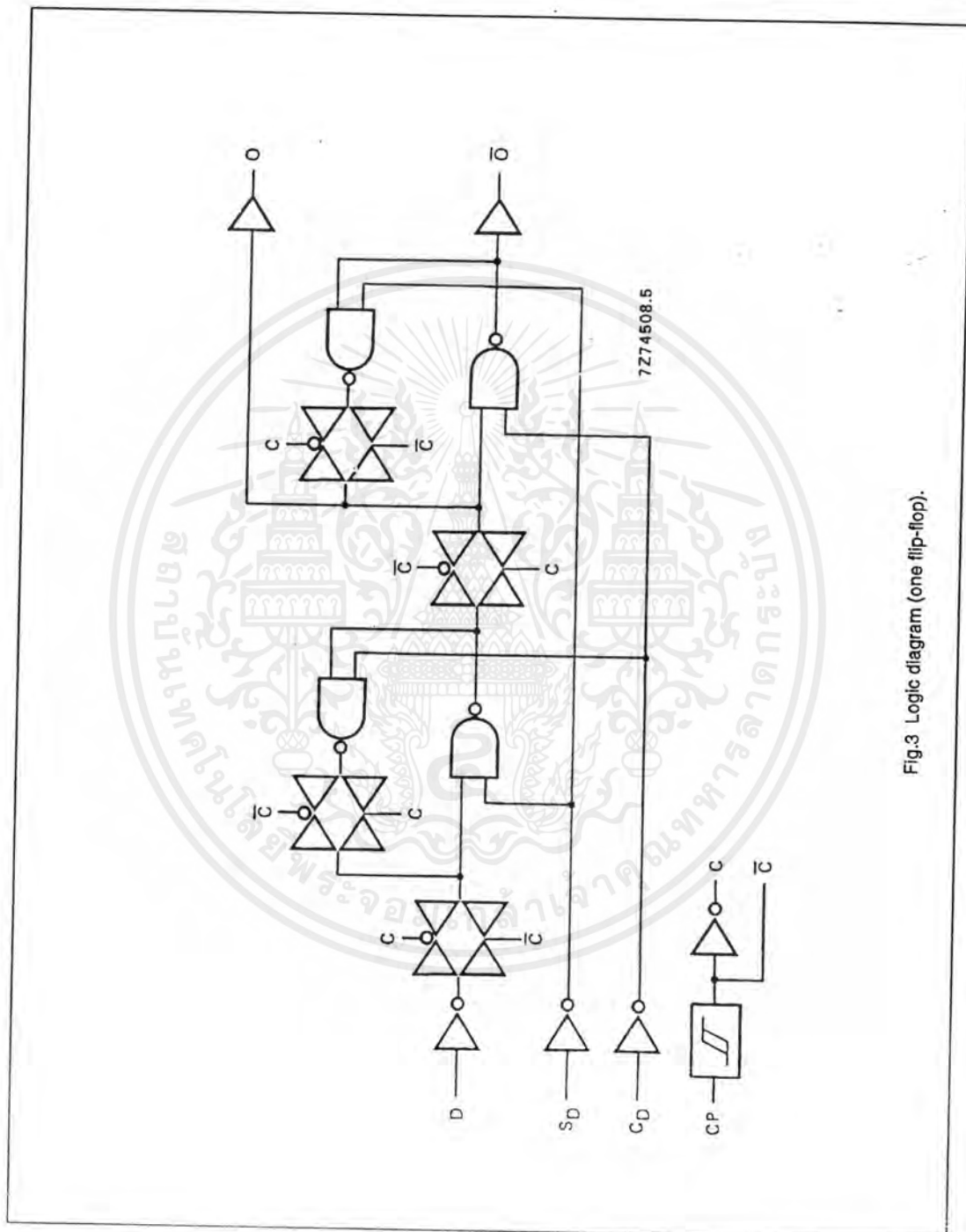


Fig.3 Logic diagram (one flip-flop).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dual D-type flip-flop

HEF4013B
flip-flops

AC CHARACTERISTICS

 $V_{SS} = 0 \text{ V}$; $T_{amb} = 25 \text{ }^\circ\text{C}$; $C_L = 50 \text{ pF}$; input transition times $\leq 20 \text{ ns}$

	V_{DD} V	SYMBOL	MIN.	TYP.	MAX.	TYPICAL EXTRAPOLATION FORMULA	
Propagation delays $C_P \rightarrow O, \bar{O}$ HIGH to LOW	5	t_{PHL}		110	220	ns	$83 \text{ ns} + (0,55 \text{ ns/pF}) C_L$
	10		45	90	ns	$34 \text{ ns} + (0,23 \text{ ns/pF}) C_L$	
	15		30	60	ns	$22 \text{ ns} + (0,16 \text{ ns/pF}) C_L$	
LOW to HIGH	5	t_{PLH}		95	190	ns	$68 \text{ ns} + (0,55 \text{ ns/pF}) C_L$
	10		40	80	ns	$29 \text{ ns} + (0,23 \text{ ns/pF}) C_L$	
	15		30	60	ns	$22 \text{ ns} + (0,16 \text{ ns/pF}) C_L$	
$S_D \rightarrow \bar{O}$ HIGH to LOW	5	t_{PHL}		100	200	ns	$73 \text{ ns} + (0,55 \text{ ns/pF}) C_L$
	10		40	80	ns	$29 \text{ ns} + (0,23 \text{ ns/pF}) C_L$	
	15		30	60	ns	$22 \text{ ns} + (0,16 \text{ ns/pF}) C_L$	
$S_D \rightarrow O$ LOW to HIGH	5	t_{PLH}		75	150	ns	$48 \text{ ns} + (0,55 \text{ ns/pF}) C_L$
	10		35	70	ns	$24 \text{ ns} + (0,23 \text{ ns/pF}) C_L$	
	15		25	50	ns	$17 \text{ ns} + (0,16 \text{ ns/pF}) C_L$	
$C_D \rightarrow O$ HIGH to LOW	5	t_{PHL}		100	200	ns	$73 \text{ ns} + (0,55 \text{ ns/pF}) C_L$
	10		40	80	ns	$29 \text{ ns} + (0,23 \text{ ns/pF}) C_L$	
	15		30	60	ns	$22 \text{ ns} + (0,16 \text{ ns/pF}) C_L$	
$C_D \rightarrow \bar{O}$ LOW to HIGH	5	t_{PLH}		60	120	ns	$33 \text{ ns} + (0,55 \text{ ns/pF}) C_L$
	10		30	60	ns	$19 \text{ ns} + (0,23 \text{ ns/pF}) C_L$	
	15		20	40	ns	$12 \text{ ns} + (0,16 \text{ ns/pF}) C_L$	
Output transition times HIGH to LOW	5	t_{THL}		60	120	ns	$10 \text{ ns} + (1,0 \text{ ns/pF}) C_L$
	10		30	60	ns	$9 \text{ ns} + (0,42 \text{ ns/pF}) C_L$	
	15		20	40	ns	$6 \text{ ns} + (0,28 \text{ ns/pF}) C_L$	
LOW to HIGH	5	t_{TLH}		60	120	ns	$10 \text{ ns} + (1,0 \text{ ns/pF}) C_L$
	10		30	60	ns	$9 \text{ ns} + (0,42 \text{ ns/pF}) C_L$	
	15		20	40	ns	$6 \text{ ns} + (0,28 \text{ ns/pF}) C_L$	

Dual D-type flip-flop

HEF4013B
flip-flops

AC CHARACTERISTICS

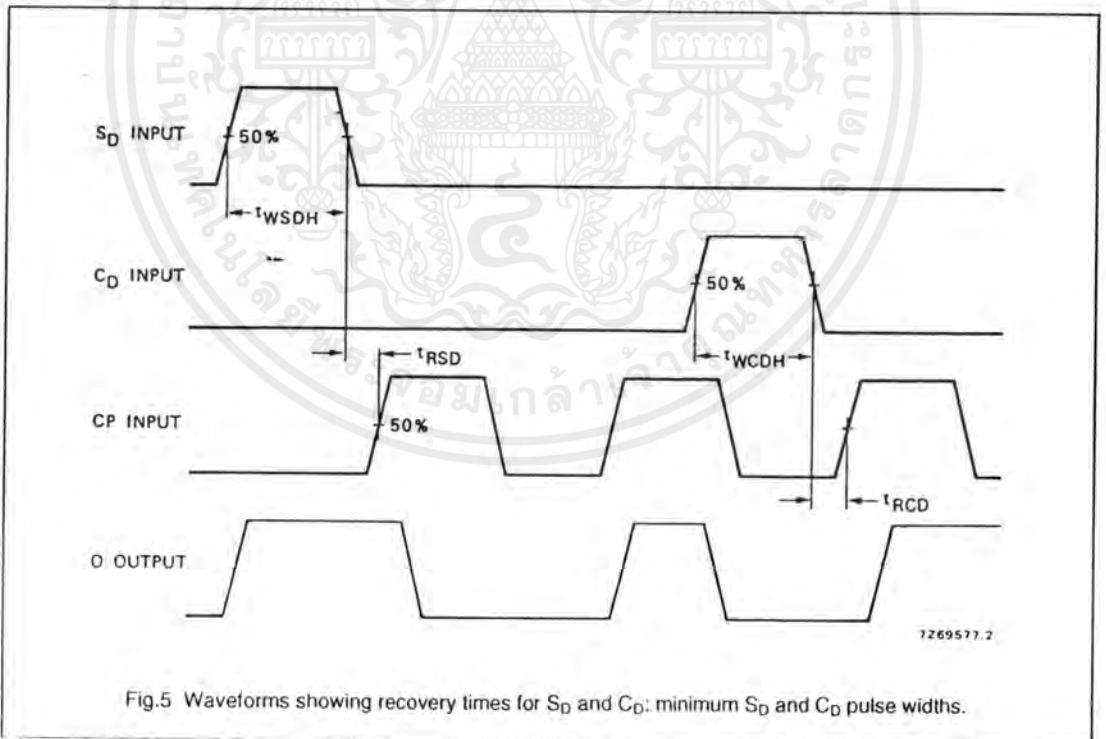
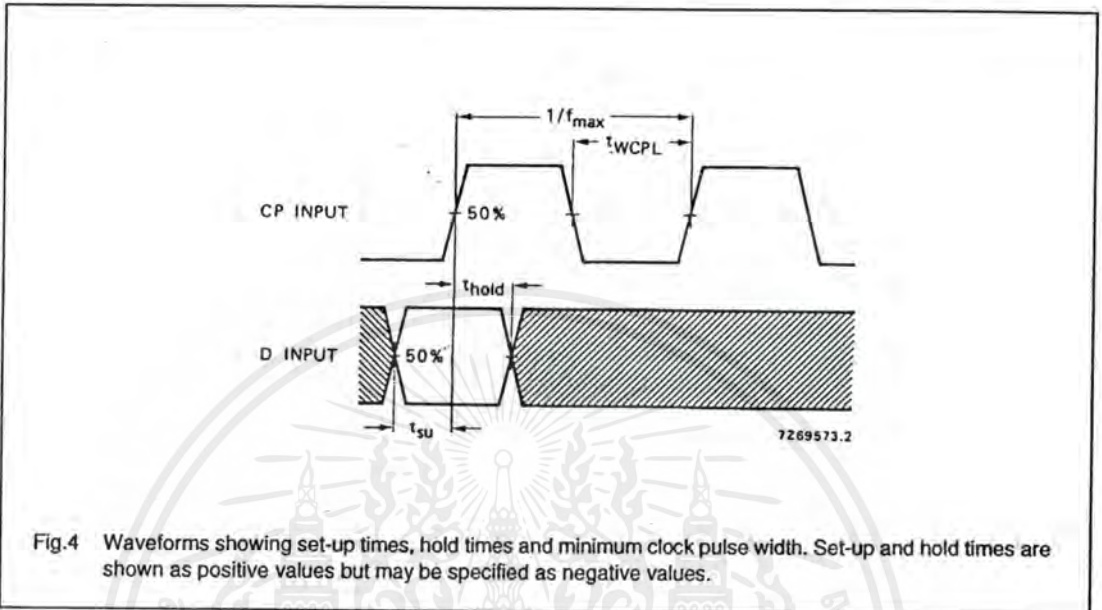
 $V_{SS} = 0 \text{ V}$; $T_{amb} = 25 \text{ }^\circ\text{C}$; $C_L = 50 \text{ pF}$; input transition times $\leq 20 \text{ ns}$

	V_{DD} V	SYMBOL	MIN.	TYP.	MAX.	
Set-up time D \rightarrow CP	5	t_{su}	40	20	ns	see also waveforms Figs 4 and 5
	10		25	10	ns	
	15		15	5	ns	
Hold time D \rightarrow CP	5	t_{hold}	20	0	ns	
	10		20	0	ns	
	15		15	0	ns	
Minimum clock pulse width; LOW	5	t_{WCPL}	60	30	ns	
	10		30	15	ns	
	15		20	10	ns	
Minimum S_D pulse width; HIGH	5	t_{WSDH}	50	25	ns	
	10		24	12	ns	
	15		20	10	ns	
Minimum C_D pulse width; HIGH	5	t_{WCDH}	50	25	ns	
	10		24	12	ns	
	15		20	10	ns	
Recovery time for S_D	5	t_{RSD}	15	-5	ns	
	10		15	0	ns	
	15		15	0	ns	
Recovery time for C_D	5	t_{RCD}	40	25	ns	
	10		25	10	ns	
	15		25	10	ns	
Maximum clock pulse frequency	5	f_{max}	7	14	MHz	
	10		14	28	MHz	
	15		20	40	MHz	

	V_{DD} V	TYPICAL FORMULA FOR P (μW)		
Dynamic power dissipation per package (P)	5	$850 f_i + \sum (f_o C_L) \times V_{DD}^2$	where f_i = input freq. (MHz) f_o = output freq. (MHz) C_L = total load cap. (pF) $\sum (f_o C_L)$ = sum of outputs V_{DD} = supply voltage (V)	
	10			$3\,600 f_i + \sum (f_o C_L) \times V_{DD}^2$
	15			$9\,000 f_i + \sum (f_o C_L) \times V_{DD}^2$

Dual D-type flip-flop

HEF4013B
flip-flops



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dual D-type flip-flop

HEF4013B
flip-flops

APPLICATION INFORMATION

Some examples of applications for the HEF4013B are:

- Counters/dividers
- Registers
- Toggle flip-flops

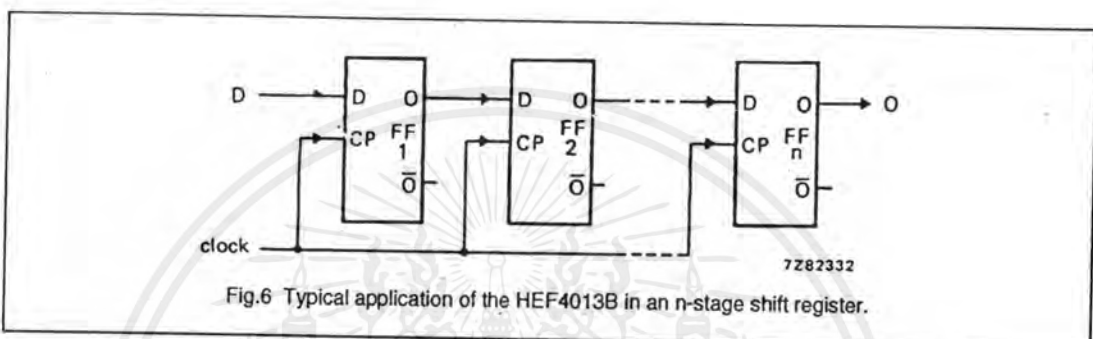


Fig.6 Typical application of the HEF4013B in an n-stage shift register.

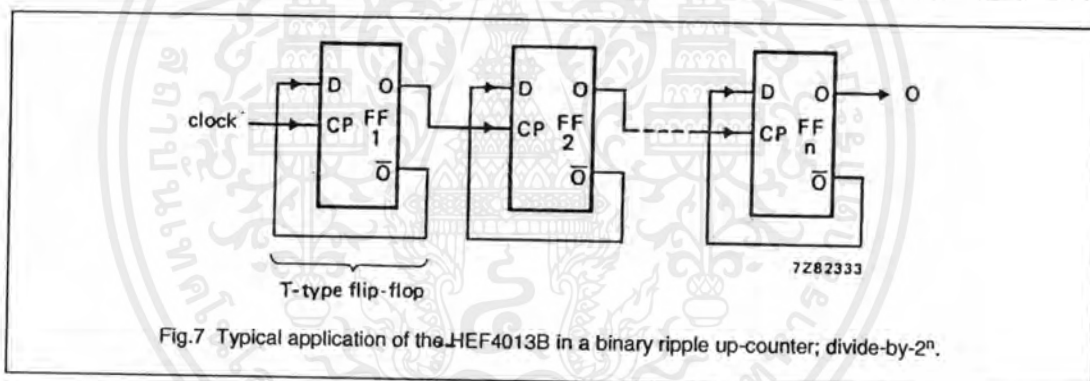


Fig.7 Typical application of the HEF4013B in a binary ripple up-counter; divide-by- 2^n .

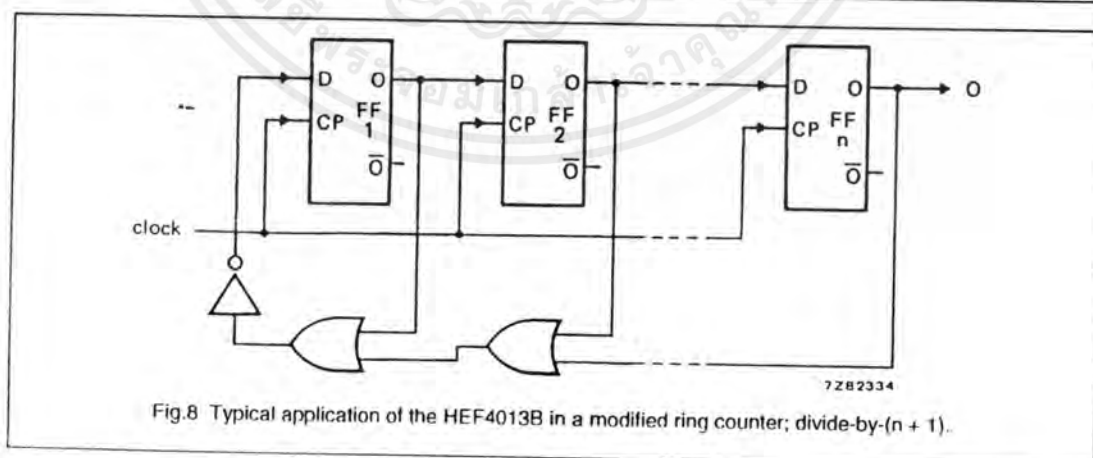


Fig.8 Typical application of the HEF4013B in a modified ring counter; divide-by- $(n + 1)$.

MOC3020 THRU MOC3023 OPTOCOUPLEDERS/OPTOISOLATORS

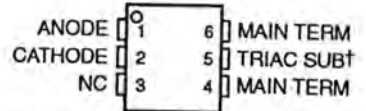
SOES025A - OCTOBER 1986 - REVISED APRIL 1998

- 400 V Phototriac Driver Output
- Gallium-Arsenide-Diode Infrared Source and Optically-Coupled Silicon Triac Driver (Bilateral Switch)
- UL Recognized . . . File Number E65085
- High Isolation . . . 7500 V Peak
- Output Driver Designed for 220 Vac
- Standard 6-Terminal Plastic DIP
- Directly Interchangeable with Motorola MOC3020, MOC3021, MOC3022, and MOC3023

typical 115/240 Vac(rms) applications

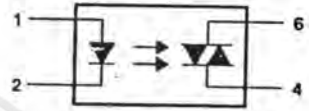
- Solenoid/Valve Controls
- Lamp Ballasts
- Interfacing Microprocessors to 115/240 Vac Peripherals
- Motor Controls
- Incandescent Lamp Dimmers

MOC3020 - MOC3023 . . . PACKAGE (TOP VIEW)



† Do not connect this terminal
NC - No internal connection

logic diagram



absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)†

Input-to-output peak voltage, 5 s maximum duration, 60 Hz (see Note 1)	7.5 kV
Input diode reverse voltage	3 V
Input diode forward current, continuous	50 mA
Output repetitive peak off-state voltage	400 V
Output on-state current, total rms value (50-60 Hz, full sine wave): $T_A = 25^\circ\text{C}$	100 mA
$T_A = 70^\circ\text{C}$	50 mA
Output driver nonrepetitive peak on-state current ($t_w = 10$ ms, duty cycle = 10%, see Figure 7)	1.2 A
Continuous power dissipation at (or below) 25°C free-air temperature:	
Infrared-emitting diode (see Note 2)	100 mW
Phototriac (see Note 3)	300 mW
Total device (see Note 4)	330 mW
Operating junction temperature range, T_J	-40°C to 100°C
Storage temperature range, T_{stg}	-40°C to 150°C
Lead temperature 1,6 (1/16 inch) from case for 10 seconds	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES:
1. Input-to-output peak voltage is the internal device dielectric breakdown rating.
 2. Derate linearly to 100°C free-air temperature at the rate of 1.33 mW/°C.
 3. Derate linearly to 100°C free-air temperature at the rate of 4 mW/°C.
 4. Derate linearly to 100°C free-air temperature at the rate of 4.4 mW/°C.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1998, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3020 THRU MOC3023 OPTOCOUPLEDERS/OPTOISOLATORS

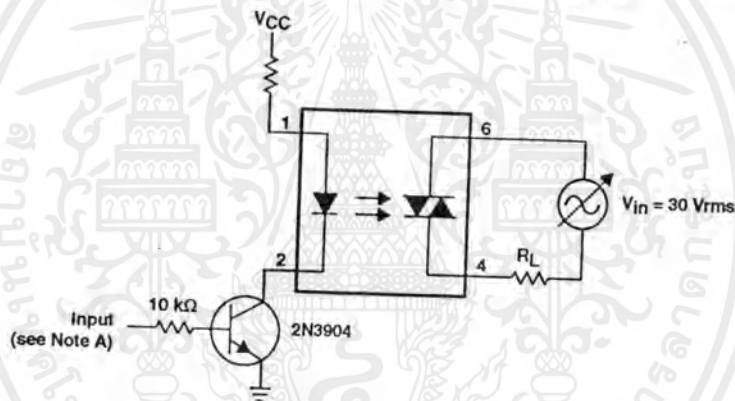
SOES025A - OCTOBER 1986 - REVISED APRIL 1998

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT	
I_R	Static reverse current	$V_R = 3\text{ V}$		0.05	100	μA	
V_F	Static forward voltage	$I_F = 10\text{ mA}$		1.2	1.5	V	
$I_{(DRM)}$	Repetitive off-state current, either direction	$V_{(DRM)} = 400\text{ V}$, See Note 5		10	100	nA	
dv/dt	Critical rate of rise of off-state voltage	See Figure 1		100		V/ μs	
$dv/dt(c)$	Critical rate of rise of commutating voltage	$I_O = 15\text{ mA}$, See Figure 1		0.15		V/ μs	
I_{FT}	Input trigger current, either direction	Output supply voltage = 3 V	MOC3020		15	30	mA
			MOC3021		8	15	
			MOC3022		5	10	
			MOC3023		3	5	
V_{TM}	Peak on-state voltage, either direction	$I_{TM} = 100\text{ mA}$		1.4	3	V	
I_H	Holding current, either direction				100	μA	

NOTE 5: Test voltage must be applied at a rate no higher than 12 V/ μs .

PARAMETER MEASUREMENT INFORMATION



NOTE A: The critical rate of rise of off-state voltage, dv/dt , is measured with the input at 0 V. The frequency of V_{in} is increased until the phototriac turns on. This frequency is then used to calculate the dv/dt according to the formula:

$$dv/dt = 2\sqrt{2} \pi f V_{in}$$

The critical rate of rise of commutating voltage, $dv/dt(c)$, is measured by applying occasional 5-V pulses to the input and increasing the frequency of V_{in} until the phototriac stays on (latches) after the input pulse has ceased. With no further input pulses, the frequency of V_{in} is then gradually decreased until the phototriac turns off. The frequency at which turn-off occurs may then be used to calculate the $dv/dt(c)$ according to the formula shown above.

Figure 1. Critical Rate of Rise Test Circuit

 TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**MOC3020 THRU MOC3023
OPTOCOUPERS/OPTOISOLATORS**

SOES025A - OCTOBER 1986 - REVISED APRIL 1998

TYPICAL CHARACTERISTICS

**EMITTING-DIODE TRIGGER CURRENT (NORMALIZED)
vs
FREE-AIR TEMPERATURE**

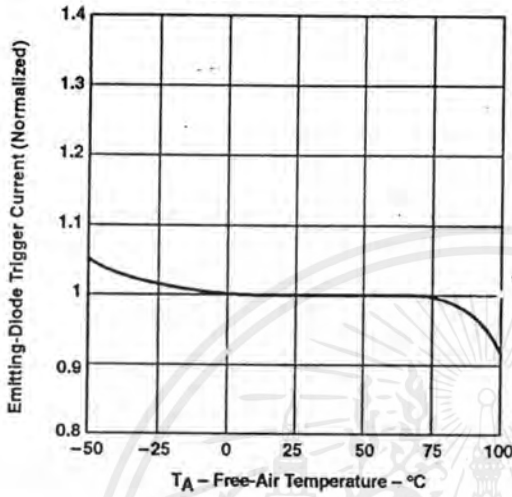


Figure 2

ON-STATE CHARACTERISTICS

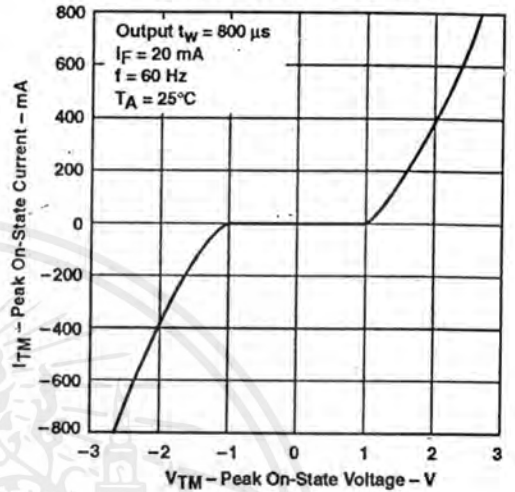


Figure 3

**NONREPETITIVE PEAK ON-STATE CURRENT
vs
PULSE DURATION**

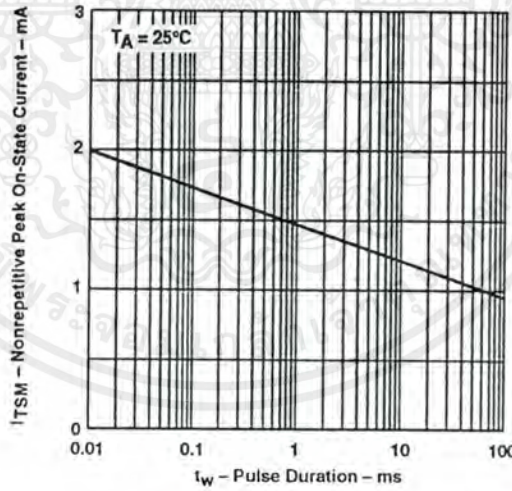


Figure 4



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3020 THRU MOC3023 OPTOCOUPLEDERS/OPTOISOLATORS

SOES025A - OCTOBER 1986 - REVISED APRIL 1998

APPLICATIONS INFORMATION

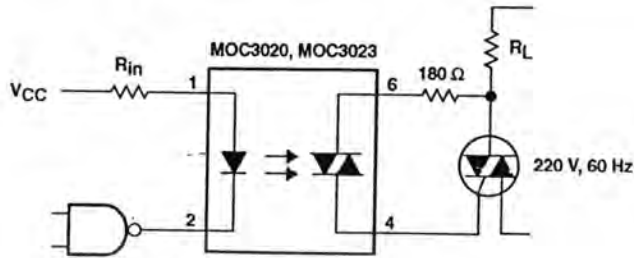


Figure 5. Resistive Load

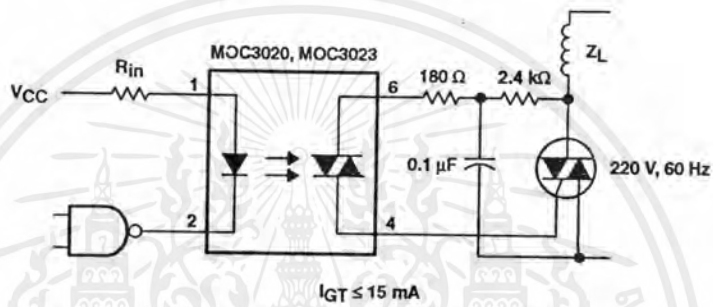


Figure 6. Inductive Load With Sensitive-Gate Triac

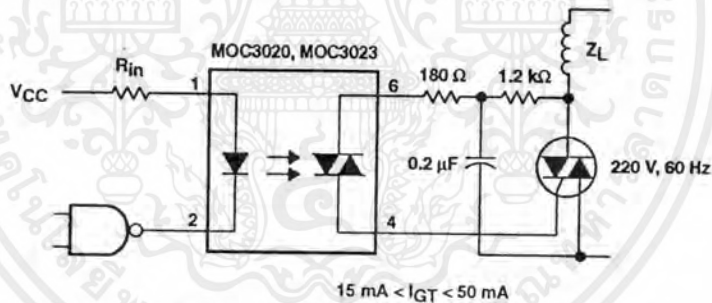


Figure 7. Inductive Load With Nonsensitive-Gate Triac

 **TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

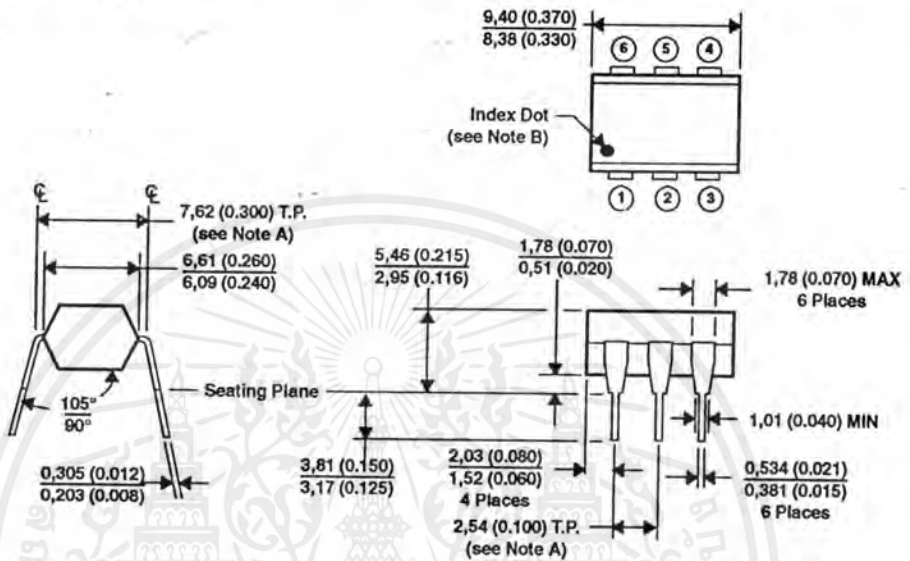
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOC3020 THRU MOC3023
OPTOCOUPLEDERS/OPTOISOLATORS**

SOES025A - OCTOBER 1986 - REVISED APRIL 1998

MECHANICAL INFORMATION

Each device consists of a gallium-arsenide infrared-emitting diode optically coupled to a silicon phototriac mounted on a 6-terminal lead frame encapsulated within an electrically nonconductive plastic compound. The case can withstand soldering temperature with no deformation and device performance characteristics remain stable when operated in high-humidity conditions.



- NOTES: A. Leads are within 0,13 (0.005) radius of true position (T.P.) with maximum material condition and unit installed.
 B. Pin 1 identified by index dot.
 C. The dimensions given fall within JEDEC MO-001 AM dimensions.
 D. All linear dimensions are given in millimeters and parenthetically given in inches.

Figure 8. Packaging Specifications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Triacs

BT136 series

GENERAL DESCRIPTION

Glass passivated triacs in a plastic envelope, intended for use in applications requiring high bidirectional transient and blocking voltage capability and high thermal cycling performance. Typical applications include motor control, industrial and domestic lighting, heating and static switching.

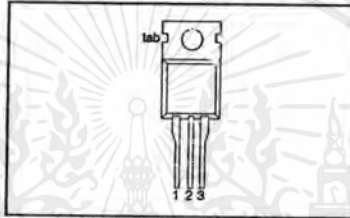
QUICK REFERENCE DATA

SYMBOL	PARAMETER	MAX.	MAX.	MAX.	UNIT
V_{DRM}	Repetitive peak off-state voltages	500 500F 500G 500	600 600F 600G 600	800 800F 800G 800	V
$I_{T(RMS)}$	RMS on-state current	4	4	4	A
I_{TSM}	Non-repetitive peak on-state current	25	25	25	A

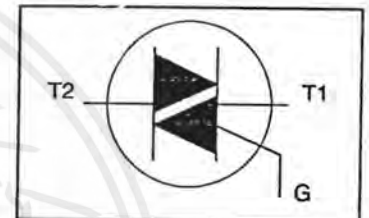
PINNING - TO220AB

PIN	DESCRIPTION
1	main terminal 1
2	main terminal 2
3	gate
tab	main terminal 2

PIN CONFIGURATION



SYMBOL



LIMITING VALUES

Limiting values in accordance with the Absolute Maximum System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.			UNIT
				-500 500 ¹	-600 600 ¹	-800 800	
V_{DRM}	Repetitive peak off-state voltages		-	-500 500 ¹	-600 600 ¹	-800 800	V
$I_{T(RMS)}$	RMS on-state current	full sine wave; $T_{mb} \leq 107^\circ\text{C}$	-	4			A
I_{TSM}	Non-repetitive peak on-state current	full sine wave; $T_1 = 25^\circ\text{C}$ prior to surge	-	25			A
I^2t	I^2t for fusing	$t = 20\text{ ms}$	-	27			A ² s
di_T/dt	Repetitive rate of rise of on-state current after triggering	$t = 16.7\text{ ms}$	-	3.1			A ² s
		$t = 10\text{ ms}$	-	3.1			A ² s
		$I_{TM} = 6\text{ A}; I_G = 0.2\text{ A}; di_G/dt = 0.2\text{ A}/\mu\text{s}$	-	3.1			A ² s
I_{GM}	Peak gate current	T2+ G+	-	50			A/ μs
V_{GM}	Peak gate voltage	T2+ G-	-	50			A/ μs
P_{GM}	Peak gate power	T2- G-	-	50			A/ μs
$P_{G(AV)}$	Average gate power	T2- G+	-	10			A/ μs
T_{stg}	Storage temperature		-	2			A
T_J	Operating junction temperature		-	5			V
			-	5			W
		over any 20 ms period	-	0.5			W
			-40	150			$^\circ\text{C}$
			-	125			$^\circ\text{C}$

¹ Although not recommended, off-state voltages up to 800V may be applied without damage, but the triac may switch to the on-state. The rate of rise of current should not exceed 3 A/ μs .

Triacs

BT136 series

THERMAL RESISTANCES

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$R_{th\ j-mb}$	Thermal resistance junction to mounting base	full cycle	-	-	3.0	K/W
$R_{th\ j-a}$	Thermal resistance junction to ambient	half cycle in free air	-	60	3.7	K/W

STATIC CHARACTERISTICS

 $T_j = 25\text{ }^\circ\text{C}$ unless otherwise stated

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.			UNIT
I_{GT}	Gate trigger current	BT136- $V_D = 12\text{ V}; I_T = 0.1\text{ A}$ T2+ G+ T2+ G- T2- G- T2- G+	-	5	35	25	50	mA
I_L	Latching current	$V_D = 12\text{ V}; I_{GT} = 0.1\text{ A}$ T2+ G+ T2+ G- T2- G- T2- G+	-	7	20	20	30	mA
I_H	Holding current	$V_D = 12\text{ V}; I_{GT} = 0.1\text{ A}$ T2+ G- T2- G- T2- G+	-	5	20	20	30	mA
V_T	On-state voltage	$I_T = 5\text{ A}$	-	1.4	1.70			V
V_{GT}	Gate trigger voltage	$V_D = 12\text{ V}; I_T = 0.1\text{ A}$ $V_D = 400\text{ V}; I_T = 0.1\text{ A};$ $T_j = 125\text{ }^\circ\text{C}$	0.25	0.4	1.5			V
I_D	Off-state leakage current	$V_D = V_{DRM(max)}$ $T_j = 125\text{ }^\circ\text{C}$	-	0.1	0.5			mA

DYNAMIC CHARACTERISTICS

 $T_j = 25\text{ }^\circ\text{C}$ unless otherwise stated

SYMBOL	PARAMETER	CONDITIONS	MIN.			TYP.	MAX.	UNIT
dV_D/dt	Critical rate of rise of off-state voltage	BT136- $V_{DM} = 67\% V_{DRM(max)}$ $T_j = 125\text{ }^\circ\text{C}$; exponential waveform; gate open circuit	100	50	200	250	-	V/ μs
dV_{com}/dt	Critical rate of change of commutating voltage	$V_{DM} = 400\text{ V}; T_j = 95\text{ }^\circ\text{C};$ $I_{T(RMS)} = 4\text{ A};$ $di_{com}/dt = 1.8\text{ A/ms}$; gate open circuit	-	-	10	50	-	V/ μs
t_{gt}	Gate controlled turn-on time	$I_{TM} = 6\text{ A}; V_D = V_{DRM(max)}$ $I_G = 0.1\text{ A}; di_G/dt = 5\text{ A}/\mu\text{s}$	-	-	-	2	-	μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Triacs

BT136 series

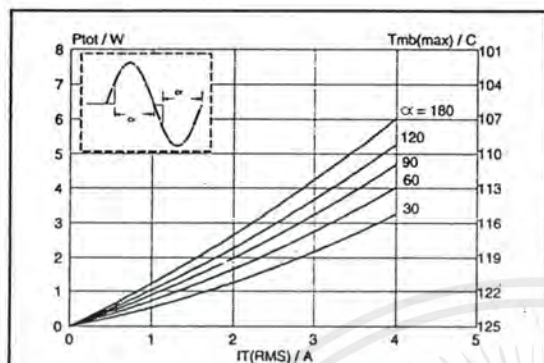


Fig. 1. Maximum on-state dissipation, P_{tot} , versus rms on-state current, $I_{T(RMS)}$, where α = conduction angle.

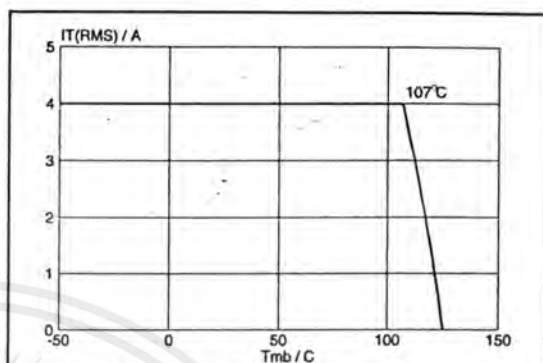


Fig. 4. Maximum permissible rms current $I_{T(RMS)}$, versus mounting base temperature T_{mb} .

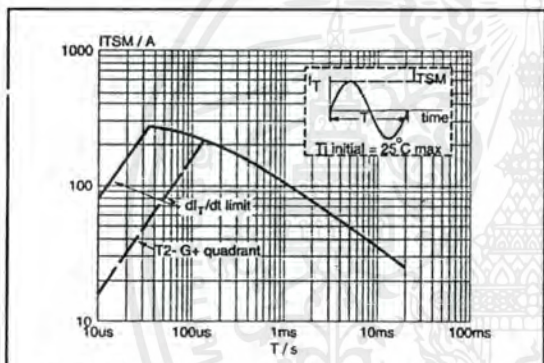


Fig. 2. Maximum permissible non-repetitive peak on-state current I_{TSM} , versus pulse width t_p , for sinusoidal currents, $t_p \leq 20ms$.

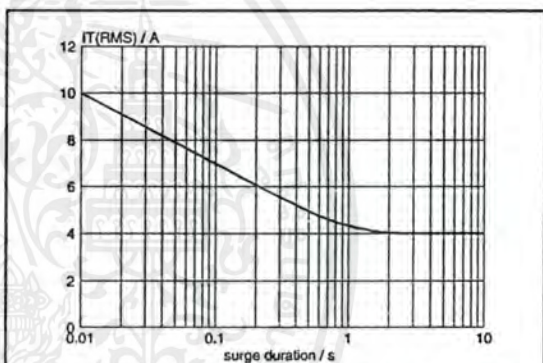


Fig. 5. Maximum permissible repetitive rms on-state current $I_{T(RMS)}$, versus surge duration, for sinusoidal currents, $f = 50 Hz$; $T_{mb} \leq 107^\circ C$.

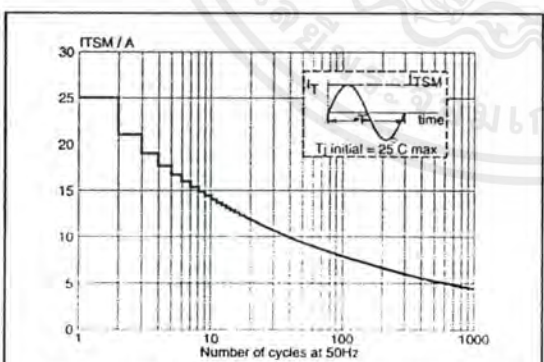


Fig. 3. Maximum permissible non-repetitive peak on-state current I_{TSM} , versus number of cycles, for sinusoidal currents, $f = 50 Hz$.

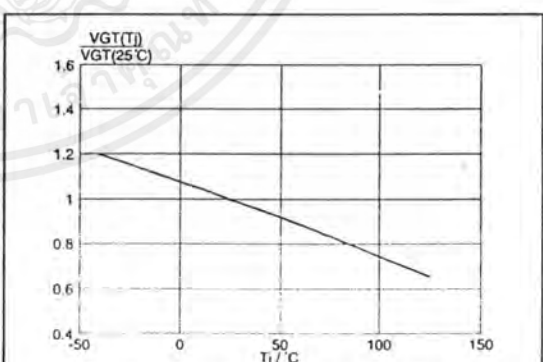
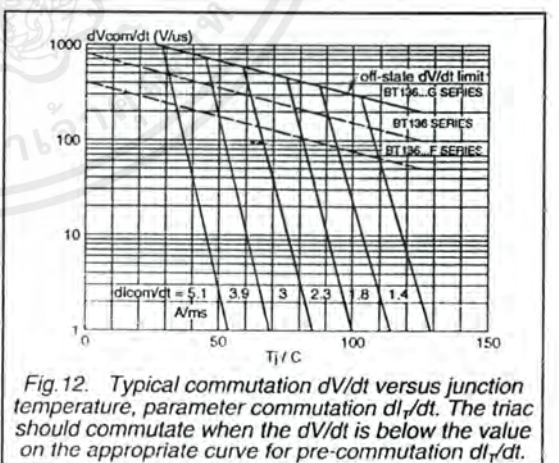
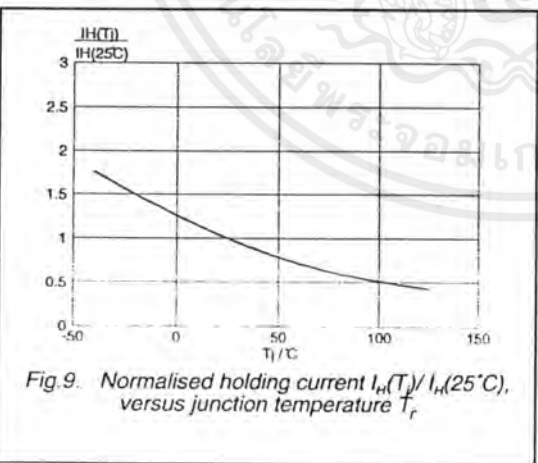
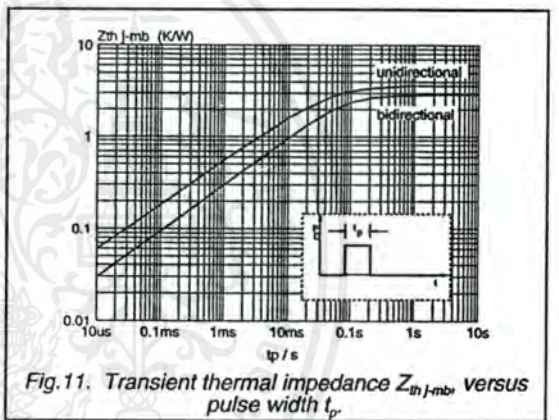
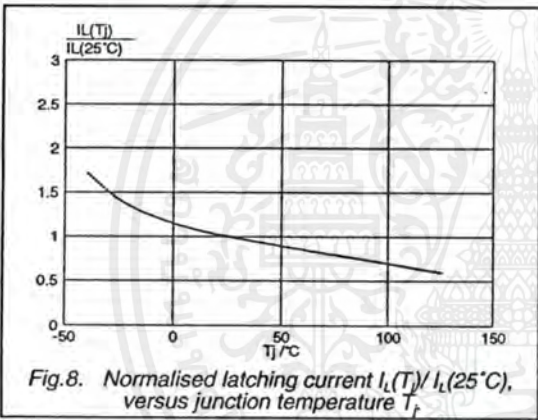
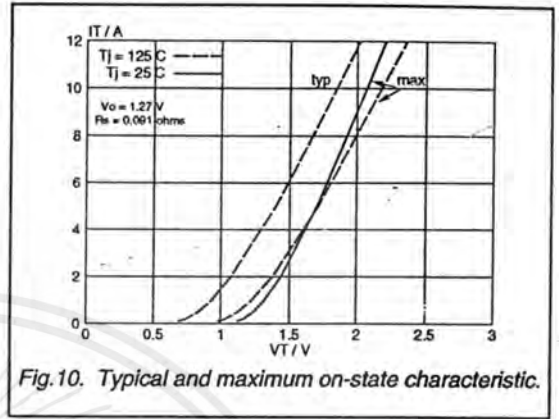
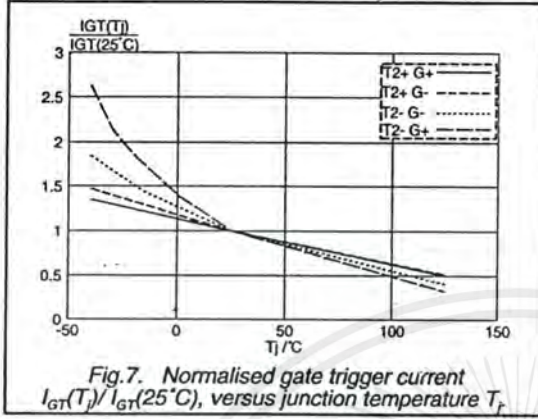


Fig. 6. Normalised gate trigger voltage $V_{G1}(T_j)/V_{G1}(25^\circ C)$, versus junction temperature T_j .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Triacs

BT136 series



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEFINITIONS

Data sheet status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values are given in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of this specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	
© Philips Electronics N.V. 1997	
All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.	
The information presented in this document does not form part of any quotation or contract, it is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent or other industrial or intellectual property rights.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices or systems where malfunction of these products can be reasonably expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.