

ชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์
ELECTRICAL DEVICES CONTROLLED BY CONTROLLER



โดย
นายจักรพงศ์ ขวัญแก้ว
นายวิเชียร ตันรัตน์วงศ์



เลขหมู่.....
เลขทะเบียน..... 42347
วัน, เดือน, ปี..... 17 พ.ค. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
ภาควิชาเทคนิคอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

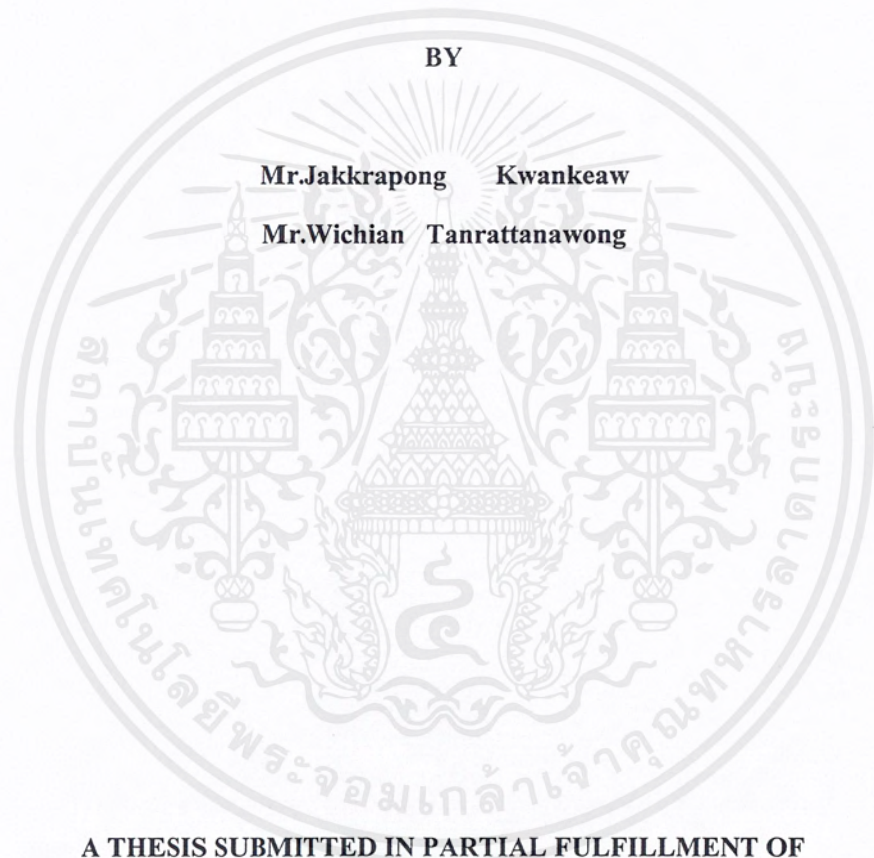
๒๑๑๖๖๓๒๔

ELECTRICAL DEVICES CONTROLLED BY CONTROLLER

BY

Mr.Jakkrapong Kwankeaw

Mr.Wichian Tanrattanawong



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT OF
THE REQUIREMENT FOR THE DEGREE OF
BACHELOR IN DEPARTMENT OF INDUSTRIAL TECHNOLOGY
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	ชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์	
โดย	นายจักรพงษ์ ขวัญแก้ว	รหัสประจำตัว 42015468
	นายวิเชียร ดันรัตน์วงศ์	รหัสประจำตัว 42015487
อาจารย์ที่ปรึกษา	ผศ. ประดิษฐ์ วัชรพิบูลย์	
ระดับการศึกษา	ผศ.ไพศาล สิริธโยภาสกุล	
	ปริญญาตรีอุตสาหกรรมศาสตรบัณฑิต	
ภาควิชา	สาขาเทคโนโลยีอิเล็กทรอนิกส์	
ปีการศึกษา	เทคนิคอุตสาหกรรม	
	2543	

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้
ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

-----	อาจารย์ที่ปรึกษา
())
-----	อาจารย์ที่ปรึกษา
())
-----	กรรมการ
())
-----	กรรมการ
())
-----	กรรมการ
())

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title ELECTRICAL DEVICES CONTROLLED BY MICROCONTROLLER
Student Mr.Jakkrapong Kwankeaw ID. 42015468
Mr.Wichien Tanrattawong ID. 42015487
Advisor Asst.Prof.Pradit Vatcharapibool
Asst.Prof.Pisan Sidthiyopasakul
Graduate Level Bachelor's degree of industrial technology electronics
Department Industrial Technology
Academic Year 2000

Accepted by the faculty of Engineering, King Mongkut's Institute of Technology
Ladkrabang in partial fulfillment of the requirement for the bachelor's degree

Project Report Committee

----- Advisor
(Asst.Prof.Pradit Vatcharapibool)
----- Advisor
(Asst.Prof.Pisan Sidthiyopasakul)
----- (Committee)
()
----- (Committee)
()
----- (Committee)
()

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	ชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์
ชื่อนักศึกษา	นายจักรพงษ์ ขวัญแก้ว รหัสประจำตัว 42015468
	นายวิเชียร ตันรัตนวงศ์ รหัสประจำตัว 42015487
อาจารย์ที่ปรึกษา	ผศ. ประดิษฐ์ วัชรพิบูลย์
	ผศ. ไพศาล สิทธิโยภาสกุล
ระดับการศึกษา	ปริญญาตรีอุตสาหกรรมศาสตรบัณฑิต สาขาเทคโนโลยีอิเล็กทรอนิกส์
ภาควิชา	เทคนิคอุตสาหกรรม
ปีการศึกษา	2543

บทคัดย่อ

ในปริญญานิพนธ์นี้กล่าวถึงการออกแบบ และสร้างชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์จะแบ่งการทำงานเป็น 2 ส่วนหลักๆ คือส่วนของภาคส่งข้อมูลไปควบคุมและตัวรับข้อมูลเพื่อควบคุมอุปกรณ์ไฟฟ้า ส่วนที่เป็นภาคส่งนั้นจะรับข้อมูลเข้ามาทางสวิทช์ต่างๆแล้วส่งออกผ่านทางพอร์ตอนุกรม เพื่อส่งให้ภาครับ ส่วนชุดควบคุมทางภาครับนั้นอาจจะมีได้หลายชุด โดยแต่ละชุดจะมีหมายเลขประจำชุดควบคุมภาครับไม่เหมือนกัน ชุดควบคุมภาครับจะทำงานเมื่อข้อมูลในส่วนที่เป็นหมายเลขชุด ตรงกับภาครับในแต่ละชุดนั้นๆ ในการควบคุมอุปกรณ์ไฟฟ้าที่กล่าวถึงในที่นี้จะเป็นการควบคุมทิศทางและความเร็วในการหมุนของมอเตอร์ และควบคุมหลอดไฟให้เป็นไปตามชุดควบคุมหลักทางภาคส่ง

Thesis Title ELECTRICAL DEVICES CONTROLLED BY MICROCONTROLLER
Student Mr.Jakkrapong Kwankeaw ID. 42015468
Mr.Wichien Tanrattawong ID. 42015487
Advisor Asst.Prof.Pradit Vatcharapibool
Asst.Prof.Pisan Sidthiyopasakul
Graduate Level Bachelor's degree of industrial technology electronics
Department Industrial Technology
Academic Year 2000

ABSTRACT

In this thesis described the designing of electrical devices controlled by AT89S8252 microcontroller. There are two main parts of this project.

- 1.Master controlled (Encoder) for sending the controlling data via a pair of wire
- 2.Slave controlled (decoder) for control the electrical devices.

By above controller the lamp and the direction of rotate and speed of D.C. motor can be controlled us desire.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

คณะผู้จัดทำใคร่ขอขอบพระคุณ ผศ.ประดิษฐ์ วัชรพิบูลย์ และ ผศ.ไพศาล สิริธิโยภาสกุล ที่ให้คำแนะนำในการทำโครงการชิ้นนี้ และให้คำปรึกษาเพื่อเป็นแนวทางในการแก้ไขปัญหาต่างๆ และได้ให้ความช่วยเหลือ ตลอดจนดูแลตรวจสอบโครงการวิศวกรรมฉบับนี้สำเร็จลุล่วงลงได้ด้วยดี รวมทั้งเพื่อนร่วมสถาบันและต่างสถาบันที่ให้การช่วยเหลือในการทำงาน ตลอดจนขอขอบคุณภาควิชาเทคนิคอุตสาหกรรมที่ให้โอกาสและสนับสนุนการศึกษามาอย่างสม่ำเสมอ

ท้ายนี้ ผู้จัดทำขอกราบขอบพระคุณ บิดา – มารดา และคณะอาจารย์ทุกท่านที่คอยให้กำลังใจและสนับสนุนมาโดยตลอดจนสำเร็จการศึกษาไปได้ด้วยดี

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่ออังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูป	ฉ
สารบัญตาราง	ช
บทที่ 1 บทนำ	1
1.1 ขอบเขตโครงการในภาคเรียนที่ 1	1
1.2 แผนผังของชุดควบคุมมอเตอร์	2
1.3 เนื้อหาแต่ละบท	3
บทที่ 2 ทฤษฎีทั่วไปไมโครคอนโทรลเลอร์ในตระกูล MCS – 51	4
2.1 คุณสมบัติไมโครคอนโทรลเลอร์เบอร์ AT89S8252	4
2.1.1 หน่วยความจำของ AT89S8252	5
2.1.2 หน้าที่ของขาต่างๆของ AT89S8252	7
2.1.3 โครงสร้างทั่วไปของไมโครคอนโทรลเลอร์	9
2.1.4 รีจิสเตอร์ทำหน้าที่พิเศษ	13
2.1.5 การสื่อสารอนุกรม	16
2.2 ทฤษฎี การแปลงสัญญาณอนาล็อกเป็นดิจิตอล	22
2.2.1 A/D Converter แบบที่ใช้อินทิเกรต (Integrating)	22
2.2.2 A/D Converter แบบที่ใช้วงจรนับและวงจร D/A ประกอบกัน	24
2.2.3 A/D Converter แบบใช้วงจรเปรียบเทียบขนานหรือแบบ “แฟลช”	25
2.2.4 A/D Converter แบบใช้การประมาณค่า	26
2.3 หลักการทำงานของมอเตอร์ไฟฟ้ากระแสตรง	27
2.3.1 การแยกประเภทของมอเตอร์ไฟฟ้ากระแสตรง	28
2.3.2 ข้อดีของมอเตอร์แบบฟีดแบ็คแม่เหล็กถาวร	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

บทที่ 3 การออกแบบและการสร้างชุดควบคุมภาคส่งและภาครับ	32
3.1 การออกแบบ HARD WARE ชุดควบคุมภาคส่ง	32
3.2 การออกแบบ HARD WARE ชุดควบคุมภาครับ	37
3.3 การออกแบบโปรแกรม	39
บทที่ 4 คุณสมบัติและการใช้งานของชุดควบคุมอุปกรณ์ไฟฟ้าและผลการทดลอง	41
4.1 คุณสมบัติชุดควบคุมอุปกรณ์ไฟฟ้า	41
4.2 ขั้นตอนการใช้ชุดควบคุมอุปกรณ์ไฟฟ้า	41
4.3 วงจรภาคจ่ายไฟ (POWER SUPPLY)	42
4.4 วงจรชุดควบคุมทางภาคส่ง (KEY CONTROL)	43
4.5 วงจรขับเคลื่อนกระแสไฟมอเตอร์ (DRIVE)	44
4.6 โปรแกรม	46
บทที่ 5 บทสรุป	47
บรรณานุกรม	
ภาคผนวก	
- วงจรรวมของโครงการทั้งหมด	
- โปรแกรมชุดควบคุมอุปกรณ์ไฟฟ้าภาคส่งและรับ	
- แผนภาพลายทองแดงและการวางอุปกรณ์ของโครงการ	
- รายละเอียดข้อมูลของไมโครคอนโทรลเลอร์ AT89S8252	
- รายละเอียดข้อมูลของวงจรขับเคลื่อนมอเตอร์ L293D	
- รายละเอียดข้อมูลของวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล ADC0804	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 1.1 แผนผังชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์	2
รูปที่ 2.1 สถาปัตยกรรมภายในไมโครคอนโทรลเลอร์	6
รูปที่ 2.2 ไดอะแกรมขาของ AT89S8252	7
รูปที่ 2.3 วงจรออสซิลเลเตอร์และเวลา	9
รูปที่ 2.4 รีจิสเตอร์ PSW	11
รูปที่ 2.5 หน่วยย่อยต่างๆของแรมภายใน	12
รูปที่ 2.6 การทำงานของสแตค	13
รูปที่ 2.7 รีจิสเตอร์ที่ใช้การควบคุมรับ - ส่ง	15
รูปที่ 2.8 ชุดข้อมูลอนุกรมในโหมด 1	16
รูปที่ 2.9 ชุดข้อมูลอนุกรมในโหมด 2	17
รูปที่ 2.10 รีจิสเตอร์การเลือกโหมดของไทม์เมอร์	17
รูปที่ 2.11 รีจิสเตอร์ที่บอกสถานะและการควบคุมไทม์เมอร์	18
รูปที่ 2.12 รีจิสเตอร์การควบคุมไทม์เมอร์ 2	19
รูปที่ 2.13 แหล่งกำเนิดสัญญาณจักระหวะ	21
รูปที่ 2.14 วงจรเปลี่ยนสัญญาณ A/D แบบสโโลปเดี่ยว	22
รูปที่ 2.15 วงจรเปลี่ยนสัญญาณ A/D แบบสโโลปคู่	23
รูปที่ 2.16 A/D แบบวงจรรีบและวงจรถูก D/A ประกอบกัน	24
รูปที่ 2.17 การต่อวงจร Parallel Comparator A/D Converter	25
รูปที่ 2.18 Successive Approximation A/D Converter	26
รูปที่ 2.19 เกิดแรงบิดในตัวมอเตอร์ไฟฟ้ากระแสตรง	28
รูปที่ 2.20 มอเตอร์ไฟฟ้ากระแสตรงแบบอาร์มาเจอร์ต่ออนุกรมกับขดลวดสนามแม่เหล็ก	29
รูปที่ 2.21 คุณสมบัติระหว่างความเร็วและแรงบิดของมอเตอร์ไฟฟ้ากระแสตรง อนุกรมภายใต้ภาวะแรงดันคงที่	29
รูปที่ 2.22 มอเตอร์ไฟฟ้ากระแสตรงแบบแยกปรับสนามแม่เหล็กได้	30
รูปที่ 2.23 แสดงคุณสมบัติระหว่างความเร็วและแรงบิดของมอเตอร์ขนานภายใต้ ภาวะอาร์มาเจอร์แรงดันคงที่และการกระตุ้นสนามแม่เหล็กคงที่	30
รูปที่ 2.24 มอเตอร์ไฟฟ้ากระแสตรงแบบฟิลด์เป็นแม่เหล็กถาวร	31
รูปที่ 3.1 การต่อขาใช้งานของไมโครคอนโทรลเลอร์ภาคส่ง	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 3.2 รูปคีย์สวิตช์เลือก Slave	33
รูปที่ 3.3 รูปคีย์สวิตช์ควบคุมอุปกรณ์ไฟฟ้า	33
รูปที่ 3.4 วงจรภาคจ่ายไฟ +5V	34
รูปที่ 3.5 วงจรภาคจ่ายไฟ +15 V และ -15V	34
รูปที่ 3.6 วงจรควบคุมความเร็วมอเตอร์	36
รูปที่ 3.7 การต่อวงส่วนแสดงผลชุดควบคุมภาคส่ง	36
รูปที่ 3.8 การต่อขาใช้งานของไมโครคอนโทรลเลอร์ภาครับ	37
รูปที่ 3.9 วงจรขับกำลังงานมอเตอร์	38
รูปที่ 3.10 FLOWCHAT การออกแบบโปรแกรมชุดควบคุมภาคส่ง	39
รูปที่ 3.11 FLOWCHAT การออกแบบโปรแกรมชุดควบคุมภาครับ	40
รูปที่ 4.1 แรงดันไฟที่วงจรจ่ายไฟ +5V	42
รูปที่ 4.2 แรงดันไฟที่วงจรจ่ายไฟ +15V	42
รูปที่ 4.3 แรงดันไฟที่วงจรจ่ายไฟ -15V	43
รูปที่ 4.4 สัญญาณที่ได้อินพุตมาทางสวิตช์และส่งออกทางพอร์ตอนุกรม	43
รูปที่ 4.5 สัญญาณ PWM ที่ออกมาทางที่วงจรขับกระแสขณะปรับ SPEED น้อยที่สุด	44
รูปที่ 4.6 สัญญาณ PWM ที่ออกมาทางที่วงจรขับกระแสขณะปรับ SPEED ปานกลาง	44
รูปที่ 4.6 สัญญาณ PWM ที่ออกมาทางที่วงจรขับกระแสขณะปรับ SPEED มากสุด	45
รูปที่ 4.7 รูปสัญญาณที่ออกมาทางที่วงจรขับกระแสขณะไม่มีสัญญาณ PWM	45
รูปที่ 4.8 ขณะที่ไม่เปิดสวิตช์ไฟ L1 และ L2	46
รูปที่ 4.9 ขณะที่เปิดสวิตช์ไฟ L1 และ L2	46

สารบัญตาราง

	หน้า
ตารางที่ 2.1 ตารางแสดงรีจิสเตอร์	13
ตารางที่ 2.2 แสดงการเลือกโหมคการทำงานของพอร์ทอนุกรม	16
ตารางที่ 2.3 แสดงโหมคการทำงานของ ไทม์เมอร์ 2	19
ตารางที่ 2.4 ตารางความสัมพันธ์ระหว่างอินพุตที่เป็นอะนาลอกกับเอาต์พุตที่เป็นดิจิตอล	25



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เนื่องจากปัจจุบันนี้งานทางด้านอุตสาหกรรมต่างๆ และการขนส่งมวลชนบางชนิดได้มีนำการใช้มอเตอร์ในงานกันอย่างแพร่หลาย ซึ่งมอเตอร์มีทั้งแบบใช้ไฟกระแสสลับ และใช้ไฟกระแสตรงซึ่งมอเตอร์ทั้งสองระบบมีการควบคุมที่แตกต่างกันไป แต่เพื่อใช้ในการทำงานที่แตกต่างกันเราจำเป็นต้องมีการควบคุมความเร็วในการหมุนของมอเตอร์ตัวต่างๆ ซึ่งเป็นการยุ่งยากหากจะใช้บุคลากรหลายคนในการควบคุมความเร็วของมอเตอร์แต่ละตัว ดังนั้นจะเป็นการง่ายถ้าเราใช้ชุดควบคุมความเร็วมอเตอร์ซึ่งเป็นระบบกึ่งอัตโนมัติ มาใช้ในการควบคุมความเร็วมอเตอร์ในงานอุตสาหกรรมต่างๆ ซึ่งทำให้สะดวกและประหยัด

1.1 ขอบเขตของโครงการ

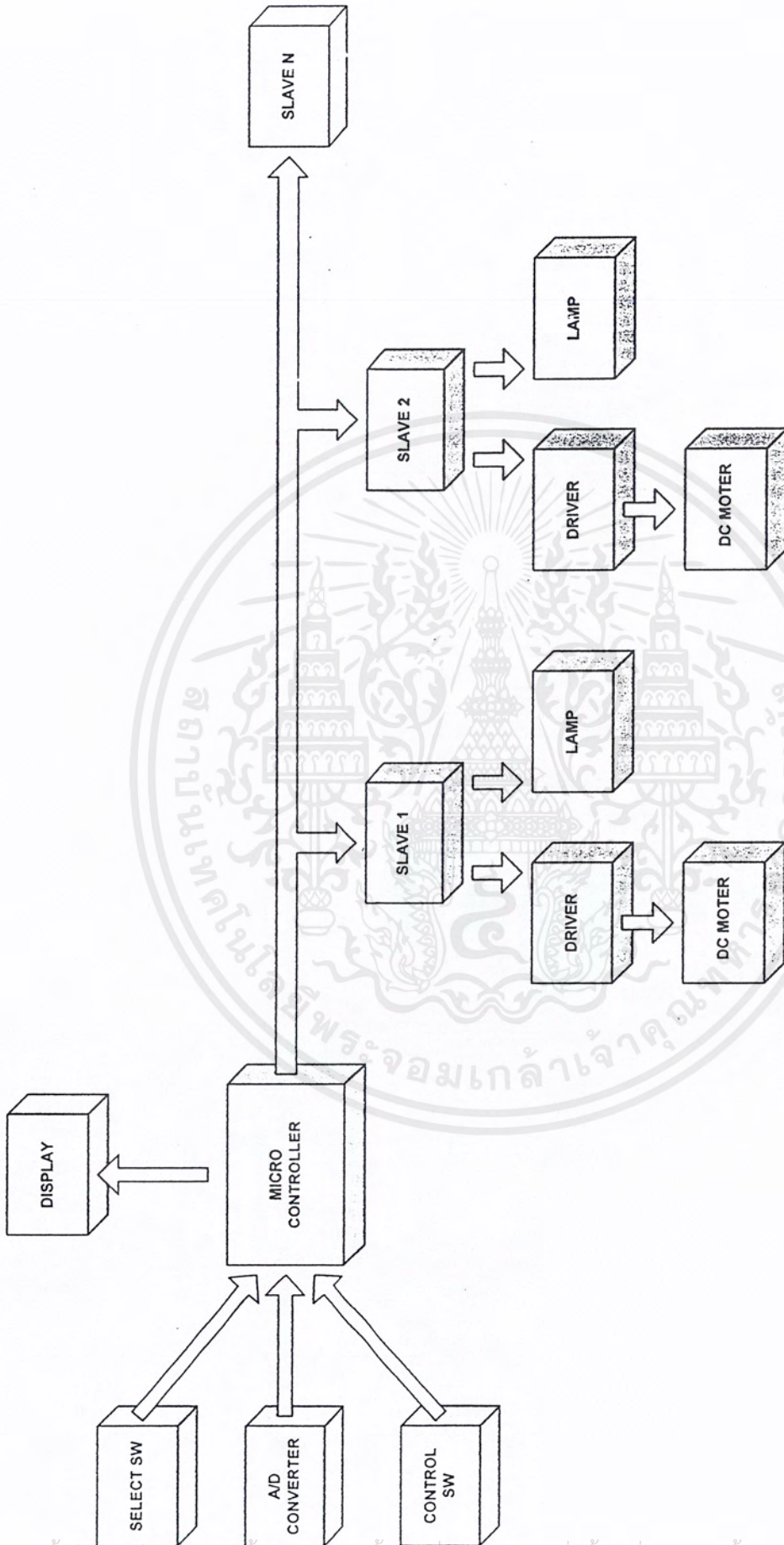
- 1.สามารถโปรแกรมไมโครคอนโทรลเลอร์ควบคุมการทำงานของโครงการได้
- 2.โครงการมีการเข้าและถอดรหัสข้อมูลอย่างไม่ผิดพลาด
- 3.สามารถควบคุมทิศทางการหมุนของมอเตอร์ไฟฟ้ากระแสตรง ได้โดย การสั่งการผ่านพอร์ตอนุกรมของไมโครคอนโทรลเลอร์
- 4.สามารถควบคุมความเร็วในการหมุนของมอเตอร์ไฟฟ้ากระแสตรงได้โดยการสั่งการผ่านพอร์ตอนุกรมของไมโครคอนโทรลเลอร์

1.2 โครงสร้างของโครงการ

โครงการนี้จะประกอบไปด้วยส่วนหลักๆ อยู่ 2 ส่วนด้วยกัน คือ

1. ส่วนของชุดควบคุมภาคส่ง
2. ส่วนของชุดควบคุมภาครับ

โดยที่แต่ละส่วนจะมีส่วนย่อยๆ ในการทำงานอีกที การทำงานในส่วนของชุดควบคุมภาคส่งจะทำหน้าที่รับข้อมูลที่อยู่ในส่วนของภาคส่งซึ่งมี รหัสประจำตัวของชุดควบคุมภาครับและข้อมูลที่รับจากสวิทช์ต่างๆ แล้วส่งออกผ่านพอร์ตอนุกรมส่งไปยังชุดควบคุมภาครับ แล้วชุดควบคุมภาครับจะทำการถอดรหัสเลขประจำตัวและทำการประมวลผลข้อมูลที่ส่งมา ดังที่แสดงในรูปที่ 1.1



รูปที่ 1.1 แผนผังควบคุมอุปกรณ์ไฟฟ้าที่ใช้ไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 เนื้อหาของแต่ละบท

- บทที่ 1 เป็นการกล่าวถึง ขอบเขตของโครงการ และเนื้อหาในแต่ละบท
- บทที่ 2 เป็นทฤษฎีทั่วไปทางด้านไมโครคอนโทรลเลอร์ โครงสร้างที่สำคัญในไมโครคอนโทรลเลอร์บอร์ดที่โครงการนี้เลือกใช้ ทฤษฎีวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล ทฤษฎีมอเตอร์ไฟฟ้ากระแสตรง
- บทที่ 3 การออกแบบและการสร้างโครงการมีอยู่ 2 ส่วนคือ ส่วนแรกเป็นการออกแบบทางด้านฮาร์ดแวร์ (HARD WARE) โดยทางด้านฮาร์ดแวร์อธิบายถึงการออกแบบวงจรทั้งทางด้านภาคส่งและภาครับในส่วนต่างๆและหน้าที่ในส่วนนั้นๆ ในส่วนที่สองจะเป็นการออกแบบทางด้านซอฟต์แวร์ (SOFT WARE) โดยทางด้านซอฟต์แวร์อธิบายถึงการออกแบบโปรแกรมหลักและโปรแกรมน้อยๆทั้งในภาคส่งและภาครับเพื่อใช้ในการควบคุมฮาร์ดแวร์ในส่วนต่างๆ
- บทที่ 4 คุณสมบัติ การใช้งานและผลการทดลอง กล่าวถึง คุณสมบัติของชุดควบคุมอุปกรณ์ไฟฟ้า การใช้งาน และผลการวัดสัญญาณที่จุดต่างๆของโครงการ
- บทที่ 5 บทสรุป

ภาคผนวก

- วงจรรวมของโครงการทั้งหมด
- โปรแกรมชุดควบคุมอุปกรณ์ไฟฟ้าภาคส่งและรับ
- แผนภาพสายทองแดงและการวางอุปกรณ์ของโครงการ
- รายละเอียดข้อมูลของไมโครคอนโทรลเลอร์ AT89S8252
- รายละเอียดข้อมูลของวงจรขับกระแสมอเตอร์ L293D
- รายละเอียดข้อมูลของวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล ADC0804

บทที่ 2

ทฤษฎีทั่วไป

2.1 สถาปัตยกรรมของ AT89S8252

บทนำ

ไมโครคอนโทรลเลอร์เบอร์ AT89S8252 เป็นส่วนที่ใช้ประมวลผลที่รับคำสั่งมาจากชุดสวิตช์ เนื่องจากไมโครคอนโทรลเลอร์ตระกูลนี้สามารถประยุกต์ใช้งานได้ง่าย และครอบคลุมการใช้งานได้อย่างกว้างขวาง ซึ่งภายในประกอบด้วย หน่วยประมวลผล หน่วยความจำ พอร์ตอินพุต และเอาต์พุต โดยใช้อุปกรณ์ภายนอกน้อยมาก ทำให้ประหยัดและสะดวกในการใช้งาน โดยโครงงานนี้เลือกใช้ไมโครคอนโทรลเลอร์เบอร์ AT89S8252

2.1.1 ทฤษฎีไมโครคอนโทรลเลอร์ตระกูล MCS-51

ในการออกแบบการควบคุมนั้นเรา IC ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 เป็นหัวใจในการควบคุมโดยไมโครคอนโทรลเลอร์ตระกูลนี้สามารถประยุกต์ใช้งานได้ง่ายและครอบคลุมการนำไปใช้งานได้อย่างกว้างขวาง ซึ่งภายในประกอบด้วย หน่วยการทำงานหลักของระบบคอมพิวเตอร์อย่างครบถ้วน เช่นหน่วยประมวลผล CPU หน่วยความจำ พอร์ตอินพุต และพอร์ตเอาต์พุตโดยใช้อุปกรณ์ภายนอกมาต่อร่วมน้อยมาก ทำให้ประหยัดและสะดวกในการใช้งานโดยที่ชุดควบคุมนี้ใช้ ไมโครคอนโทรลเลอร์เบอร์ AT89S8252 ของบริษัท ATMEL

2.1.2 คุณสมบัติไมโครคอนโทรลเลอร์เบอร์ AT89S8252

- มีโครงสร้างและชุดคำสั่งเหมือนกันกับไมโครคอนโทรลเลอร์ในตระกูล MCS-51
- มีหน่วยความจำโปรแกรมชนิด Flash Memory ขนาด 8 Kbytes สามารถโปรแกรมซ้ำได้มากกว่าพันครั้ง
 - สามารถต่อกับหน่วยความจำโปรแกรมภายนอกได้ถึง 64 Kbytes
 - มีหน่วยความจำแบบแรม (RAM) 8 บิต ขนาด 256 Byte (Internal RAM)
 - ทำงานที่แรงดัน 2.7-6 โวลต์
 - รั้นความเร็วที่สัญญาณนาฬิกา 0-24 MHz
 - มีพอร์ต I/O 4 พอร์ต (P0-P4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- มีพอร์ตสื่อสารจ่ายอนุกรม 1 แชนแนล (UART)
- มีวงจรถ่ายโอนและวงจรถ่ายโอนเตอร์ขนาด 16 บิต 3 ชุด เลือกการทำงานได้ 4 โหมด
- มีสัญญาณอินเทอร์รัปต์ 6 แหล่ง แบ่งลำดับความสำคัญได้ 2 ระดับ

2.1.3 หน่วยความจำของ AT89S8252

ไมโครคอนโทรลเลอร์เบอร์ AT89S8252 ประกอบด้วยหน่วยความจำ 2 ส่วนคือ หน่วยความจำโปรแกรม (Program Memory) และหน่วยความจำข้อมูล (Data Memory) หน่วยความจำทั้งสองนี้มีหน้าที่แตกต่างกัน และใช้วิธีการอ้างแอดเดรสสัญญาณการติดต่อแยกออกจากกัน

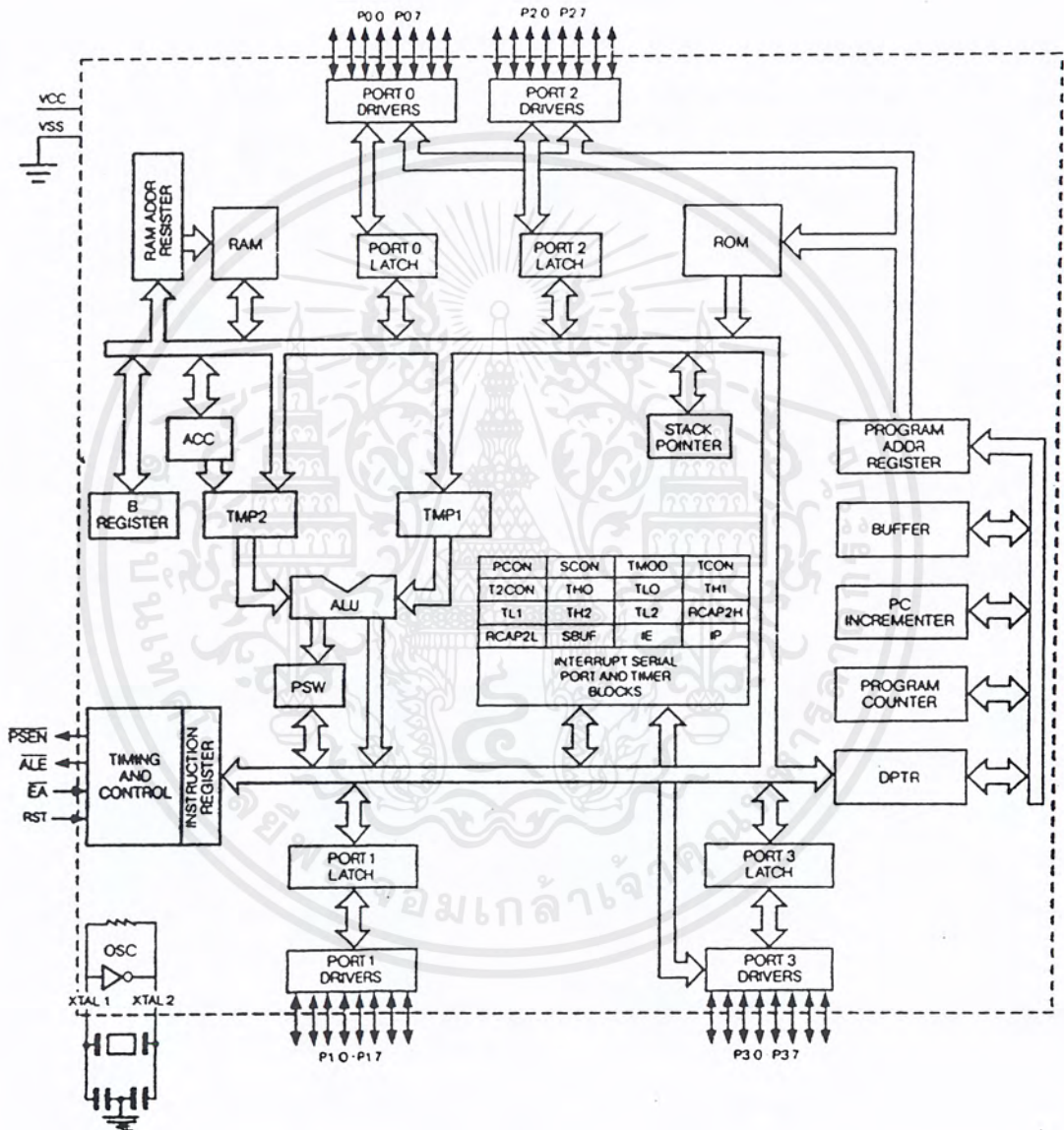
หน่วยความจำโปรแกรม

เป็นหน่วยความจำที่ใช้เก็บคำสั่งในรูปแบบภาษาเครื่อง (Machine Language) ซึ่งต้องการให้ไมโครคอนโทรลเลอร์ทำงานเมื่อไมโครคอนโทรลเลอร์ทำงานก็จะอ่านข้อมูลที่เก็บในหน่วยความจำประเภทนี้เข้าไปถอดรหัสแล้วสร้างสัญญาณควบคุมส่วนอื่นๆ ตามการทำงานของแต่ละคำสั่งนั้น หน่วยความจำนี้เป็นแบบ Read Only Memory (ROM) และผู้ใช้ต้องเขียนข้อมูลในแต่ละตำแหน่งของหน่วยความจำเป็นรหัสภาษาเครื่องของ MCS-51 ตามลำดับการทำงานที่ต้องการแล้วทำการโปรแกรมลงในไมโครคอนโทรลเลอร์ด้วยเครื่องมือพิเศษซึ่งในระหว่างการใช้งานของ MCS-51 ผู้ใช้จะไม่สามารถเขียนโปรแกรมลงในหน่วยความจำได้ จำนวนตำแหน่งสูงสุดของหน่วยความจำแบบนี้ที่ไมโครคอนโทรลเลอร์เบอร์ AT89S8252 จะใช้งานได้คือ 64 Kbytes ค่าของตำแหน่ง (Address) จะเขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H ถึง FFFFH หน่วยความจำตำแหน่ง 0000H ถึง 0FFFH จำนวน 8 Kbytes นั้นผู้ใช้จะเลือกได้ว่าเป็นตำแหน่งของ ROM ที่อยู่ภายในหรือภายนอก ถ้าต้องการให้ทำงานใน ROM ภายในก็ให้ป้อน Logic "1" เข้าที่ขา EA แต่ถ้าต้องการให้ทำงานในโปรแกรมที่เก็บไว้ใน ROM ภายนอกก็ให้ต่อ Logic "0" เข้าที่ขา EA ส่วนหน่วยความจำที่ตำแหน่ง 2FFFH ถึง FFFFH ต่ออยู่ภายนอกเสมอ

หน่วยความจำข้อมูล

เป็นหน่วยความจำที่ไมโครคอนโทรลเลอร์สามารถเขียนหรืออ่านข้อมูลได้ ใช้สำหรับเก็บข้อมูลตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลชั่วคราว ซึ่งโดยพื้นฐานแล้วจะเป็นแบบสแตติกแรม การอ่านหรือเขียนข้อมูลจากหน่วยความจำจะกระทำโดยคำสั่งที่เก็บไว้ใน Program Memory หน่วยความจำแบบนี้เป็นประเภท Random Access Memory (RAM) ถ้ามีไฟเลี้ยงอยู่ข้อมูลที่เก็บไว้จะไม่สูญ

หายแต่ถ้าปิดเครื่องหรือไม่จ่ายไฟให้แก่ RAM แล้วข้อมูล RAM จะสูญหายไป การสูญหายของข้อมูลไม่ได้หมายความว่าไม่มีอะไรอยู่เลยแต่เป็นการที่มีข้อมูลใหม่ซึ่งไม่ใช่ข้อมูลเดิมมาแทนที่หน่วยความจำแบบ Data Memory ของไมโครคอนโทรลเลอร์เบอร์ AT89S8252 จะมีอยู่ 2 ชุด ชุดหนึ่งอยู่ภายในจำนวน 256 ไบท์อยู่ที่ตำแหน่ง 00H ถึง FFH ที่ตำแหน่ง 80H ถึง FFH ยังเป็นตำแหน่งของรีจิสเตอร์พิเศษด้วย(SFR) และอีกชุดหนึ่งจะต้องต่ออยู่ภายนอกของวงจรรวมแล้วมีได้สูงสุด 64 Kbytes



รูปที่ 2.1 สถาปัตยกรรมภายในไมโครคอนโทรลเลอร์ตระกูล MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(T2) P1.0	1	40	VCC
(T2 EX) P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
(\overline{SS}) P1.4	5	36	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	\overline{EA}/VPP
(TXD) P3.1	11	30	ALE/ \overline{PROG}
($\overline{INT0}$) P3.2	12	29	\overline{PSEN}
($\overline{INT1}$) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(\overline{WR}) P3.6	16	25	P2.4 (A12)
(\overline{RD}) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

รูปที่ 2.2 ไลอะแกรมขาของ AT89S8252

2.1.4 หน้าที่ของขาต่างๆของ AT89S8252 มีดังนี้

Vcc : ขา 40 เป็นขาที่ต้องป้อนไฟเลี้ยง +5 โวลต์เข้าไปเพื่อให้วงจรรวมทำงานได้ ระดับโวลต์เตจของลอจิก 0 และ 1 จึงต่อเข้ากับอุปกรณ์ได้โดยตรง

Vss : ขา 20 เป็นขาที่ต้องต่อกับกราวด์(Ground) ของแหล่งจ่ายไฟ การต่ออุปกรณ์ทั้งหมดจะต้องมีกราวด์ของอุปกรณ์ต่อเข้าด้วยกัน

Port 0: เป็นพอร์ตขนานขนาด 8 บิต อยู่ที่ขา 39-32 เริ่มจากบิต 0-7 ตามลำดับ พอร์ต 0 นี้ใช้ได้ทั้งการรับ-ส่งตำแหน่งและข้อมูลกับหน่วยความจำหรือใช้เป็นพอร์ตรับ-ส่งข้อมูลก็ได้

Port 1: เป็นพอร์ตขนานขนาด 8 บิต อยู่ที่ขา 1-8 เริ่มจากบิต 0-7 ตามลำดับ พอร์ต 1 นี้ใช้เป็นพอร์ตรับ-ส่งข้อมูลเท่านั้น

Port 2: เป็นพอร์ตขนานขนาด 8 บิต อยู่ที่ขา 21-28 เริ่มจากบิต 0-7 ตามลำดับ พอร์ต 2 นี้ใช้เพียง 2 ลักษณะคือใช้ส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อกับตำแหน่งนี้ เป็น 8 บิตบนของค่าตำแหน่งใช้เป็นพอร์ตรับและส่งข้อมูลกับภายนอก

Port 3: เป็นพอร์ตขนานขนาด 8 บิต อยู่ที่ขา 10-17 เริ่มจากบิต 0-7 ตามลำดับมีหน้าที่เป็นพอร์ตรับ - ส่งข้อมูล และแต่ละบิตของพอร์ต 3 จะมีฟังก์ชันอื่นอีกคือ

P3.0/RXD (Serial Input Port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม

P3.1/TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม

P3.2/INT0 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P3.3/INT1 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P3.4/T0 (Timer/Counter 0 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 0 ที่ทำหน้าที่นับจำนวนไซเคิลของสัญญาณ T0 นี้หรือสัญญาณนาฬิกาที่ได้

P3.5/T1 (Timer/Counter 1 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 1 ซึ่งมีการทำงานเหมือนกับ T0

P3.6/WR (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอก AT89S8252

P3.7/RD (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำสำหรับข้อมูลภายนอก

RST: ขารับสัญญาณนี้จะใช้ทำการทำงานของ AT89S8252 ที่ขา RST ภายใน AT89S8252 จะมีตัวต้านทานต่อระหว่างขา RST กับกราวด์(Ground) ถ้าป้อนสัญญาณที่มีสถานะลอจิก 1 เข้าไปที่ขานี้จะเป็นการรีเซ็ตการทำงานของ AT89S8252

ALE: Address Latch Enable ขานี้จะส่งสัญญาณที่มีความถี่ 1/6 เท่าของสัญญาณนาฬิกาจากออสซิลเลเตอร์ สัญญาณนี้จะส่งออกมาตลอดเวลาทุกวินาทีบางครั้งที่การติดต่อกับหน่วยความจำสำหรับข้อมูลภายนอก AT89S8252 สัญญาณนี้จะใช้บอกกับอุปกรณ์ภายนอก AT89S8252 ว่าขณะนี้สัญญาณนี้ Active (เป็นลอจิก 1) จะมีการส่งข้อมูลที่เป็น 8 บิตล่างของตำแหน่งหน่วยความจำภายนอก AT89S8252 ที่ต้องการติดต่อกับทางพอร์ต 0 อุปกรณ์ภายนอกจะใช้สัญญาณนี้ในการ Latch ข้อมูลไว้เพราะพอร์ต 0 จะส่งค่าตำแหน่งหน่วยความจำออกมาเพียงชั่วขณะเท่านั้น ซึ่งในเวลาต่อมาพอร์ต 0 จะใช้รับ-ส่งข้อมูลกับหน่วยความจำภายนอก สัญญาณ ALE จะสามารถต่อเข้ากับอุปกรณ์ TTL ชนิด LS ได้ถึง 8 อินพุต

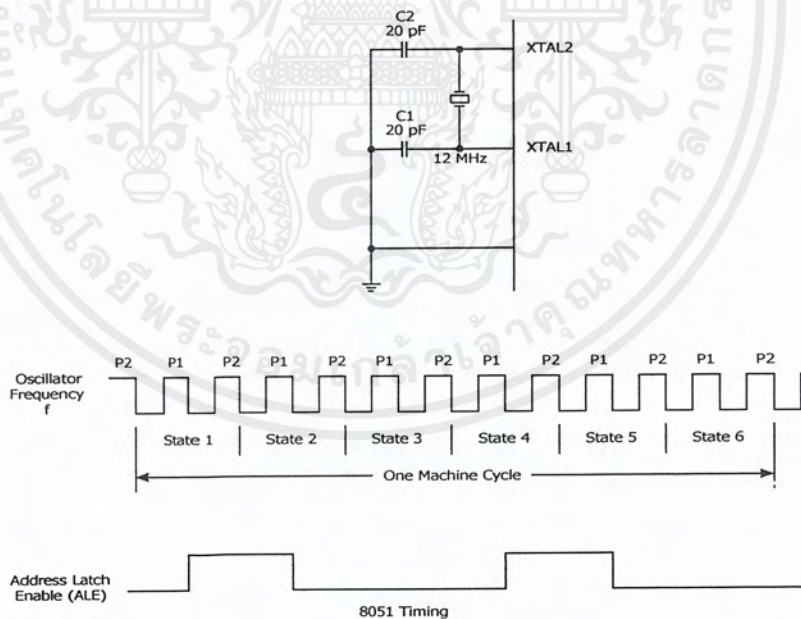
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PSEN: Program Store Enable เป็นขาที่ 29 ขานี้ปกติจะให้ลอจิก 1 แต่จะส่งลอจิก 0 เมื่อต้องการอ่านคำสั่ง(Fetch Instruction) ที่จะนำไปทำงานมาจากหน่วยความจำสำหรับโปรแกรมภายนอก AT89S8252 ในกรณีที่อ่านคำสั่งซึ่งเก็บอยู่ในหน่วยความจำสำหรับโปรแกรมภายใน AT89S8252 แล้วสัญญาณนี้จะไม่เปลี่ยนลอจิกเป็น 0 ขา PSEN นี้สามารถต่อไปยังขาอินพุทของ TTL ชนิด LS ได้ถึง 8 อินพุท

EA: External Access ขา 31 ขานี้เป็นขาอินพุทที่ต่อเข้าไปยังวงจร Timing and Control เพื่อควบคุมการสร้างสัญญาณ PSEN ถ้าป้อนสัญญาณลอจิก 0 เข้าไปที่ขา EA นี้แสดงว่าโปรแกรมในตำแหน่ง 0000H ถึง 0FFFH ที่ต้องการให้ทำงานถูกเก็บไว้ภายนอก AT89S8252 จะต้องสร้างสัญญาณ PSEN ออกไปยังภายนอก เพื่อทำการ FETCH คำสั่งเข้ามาทำงาน แต่ถ้าสัญญาณที่ป้อนให้ขา EA เป็น 1 หมายความว่าโปรแกรมในตำแหน่ง 0000H ถึง 0FFFH ถูกเก็บไว้ใน AT89S8252 การทำงานในตำแหน่งหน่วยความจำช่วงนี้จะอ่านคำสั่งต่างๆจาก ROM ภายใน AT89S8252

XTAL1, XTAL2: ขาที่ 19-20 2 ขานี้จะต่อเข้ากับวงจรออสซิลเลเตอร์ที่ประกอบไปด้วย CRYSTAL และCAPACITOR

2.1.5 โครงสร้างทั่วไปของไมโครคอนโทรลเลอร์ออสซิลเลเตอร์



รูปที่ 2.3 วงจรออสซิลเลเตอร์และเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณเวลาที่ใช้ในเวลาที่ใช้ในหนึ่งคำสั่ง หรือเวลาของโปรแกรมหนึ่งเวลาเราต้องทราบความถี่ของพัลส์นาฬิกาที่ต่อให้กับไมโครคอนโทรลเลอร์การต่อวงจรกำเนิดพัลส์นาฬิกา XTAL1, XTAL2 ต่อกับวงจรรีโซแนนซ์เป็นออสซิลเลเตอร์ เช่น ใช้คริสตัล(Crystal) และตัวเก็บประจุ ความถี่คริสตัลเป็นความถี่นาฬิกาภายในของไมโครคอนโทรลเลอร์

เซรามิกรีโซแนนซ์อาจถูกนำมาใช้เพราะมีราคาต่ำ แต่เสถียรภาพทางความถี่จะลดลงและความแน่นอนไม่ดี ถ้าเป็นการสื่อสารอนุกรมด้วยความเร็วสูงก็อาจเกิดภาวะวิกฤตขึ้นได้

ออสซิลเลเตอร์ที่เป็นคริสตัล, ตัวเก็บประจุ และอินเวอร์เตอร์บนชิพ จะสร้างขบวนพัลส์ความถี่คริสตัล ความถี่นาฬิกาต้องมีช่วงเวลาของไมโครคอนโทรลเลอร์ที่น้อยที่สุดเรียกว่า ช่วงเวลาพัลส์ช่วงเวลาที่น้อยที่สุดที่สามารถทำคำสั่งง่าย หรือซับซ้อน เรียกว่า Machine cycle ซึ่งประกอบด้วย 6 สถานะ แต่ละสถานะเป็นช่วงเวลาสำหรับการทำงาน ที่แยกจากกันของไมโครคอนโทรลเลอร์ เช่น เฟซคำสั่ง, ทำคำสั่ง หรือเขียนข้อมูลแต่ละสถานะมีสองพัลส์

โปรแกรมคำสั่งอาจเป็น 1, 2 หรือ 4 Machine cycle ขึ้นอยู่กับชนิดคำสั่ง คำสั่งจะถูกเฟซและทำโดยไมโครคอนโทรลเลอร์แบบอัตโนมัติ โดยเริ่มต้นที่ตำแหน่งคำสั่งที่ 0000H ที่เวลาเกิดการรีเซ็ตครั้งแรก

โปรแกรมเคาท์เตอร์ และคาต้าพอยต์เตอร์

AT89S8252 ประกอบด้วยรีจิสเตอร์ขนาด 16 บิต 2 ตัว คือ PC (Program Count) และ DPTR (Data Pointer) แต่ละตัวที่เก็บค่าแอดเดรสขนาด 1 ไบต์ โปรแกรมคำสั่งจะถูกเฟซจากตำแหน่งแอดเดรสใน Program Counter รอบบนชิพอาจมีแอดเดรส 0000h ถึง 0FFFh รอบภายนอกแอดเดรสจะมากกว่า 0FFFh โดย Program Counter จะเพิ่มค่าอัตโนมัติ หลังจากเฟซคำสั่ง และอาจเปลี่ยนโดยบางคำสั่ง Program Counter เป็นรีจิสเตอร์ตัวเดียวที่ไม่มีแอดเดรสภายใน Data Pointer (DPTR) ประกอบด้วยรีจิสเตอร์ 8 บิตสองตัวเรียกว่า DPH และ DPL จะเก็บค่าแอดเดรสสุดท้ายหลังจากเข้าถึงโค้ดทั้งภายในและภายนอกชิพ ข้อมูลก็เช่นกัน DPTR อยู่ภายใต้การควบคุมของโปรแกรมคำสั่งและอ้างอิงโดยชื่อของมัน (DPTR) หรือแต่ละไบต์ย่อย DPH และ DPL

รีจิสเตอร์ A และ B

AT89S8252 มีรีจิสเตอร์ที่ใช้งานทั่วไป 34 ตัว และ 2 ตัวในนี้คือ รีจิสเตอร์ A และ รีจิสเตอร์ B ใช้เป็นตัวหลักในทางคณิตศาสตร์ของ AT89S8252 ที่เหลือ 32 ตัว ถูกจัดเป็นช่วงของแรมภายใน 4 แบนก์ คือ B0-B3 แบนก์ละ 8 ตัว (R0-R7) รีจิสเตอร์ A หรือแอดคิวมูลเตอร์เป็นตัวที่ใช้มากที่สุด เช่น

การบวก , การลบ , การคูณ , การหารเลขจำนวนเต็ม , การทำบูลีน รีจิสเตอร์ A ใช้เคลื่อนย้ายข้อมูลระหว่าง MCS-51 และหน่วยความจำภายนอก รีจิสเตอร์ B ใช้กับรีจิสเตอร์ A สำหรับการคูณและการหารและไม่มีหน้าที่อื่นนอกเหนือจากเก็บข้อมูล

แฟลกและโปรแกรมสเตตัสเวิร์ด (PSW:Program Status Word)

แฟลกเป็นรีจิสเตอร์ 1 บิต ที่เก็บผลลัพธ์ของบางคำสั่ง คำสั่งอื่นสามารถทดสอบสถานะของแฟลก และตัดสินใจ แฟลกสามารถที่จะเป็นแอดเดรสที่ต้องการได้ และอยู่ร่วมกันเป็นกลุ่ม PSW และ PCONMCS-51 มีแฟลกทางคณิตศาสตร์ 4 แฟลก ซึ่งให้ผลลัพธ์โดยอัตโนมัติ เมื่อมีการทำงานทางคณิตศาสตร์ และมี 3 แฟลกที่ใช้งานทั่วไปซึ่งสามารถเซต 1 หรือ เคลียร์ 0 ได้ตามต้องการ (P) แฟลกที่ใช้งานทั่วไปมีชื่อว่า FO, GF0 ,GF1 ซึ่งโปรแกรมเมอร์สามารถใช้กำหนดโปรแกรมได้ ควรจำไว้ว่าแฟลกทั้งหมดสามารถเซต หรือรีเซต โดยโปรแกรม ส่วนแฟลกคณิตศาสตร์มีผลโดยคำสั่งทางคำสั่งทางคณิตศาสตร์PSW ในรูปประกอบด้วยแฟลกคณิตศาสตร์ แฟลกสำหรับผู้ใช้ (FO) และแฟลกเลือกรีจิสเตอร์ในแบงก์แฟลก 2 ตัวที่เหลือ (GF0 , GF1) เก็บใน PSW ในรูป

7	6	5	4	3	2	1	0
CY	AC	FO	RS1	RS0	OV	-	P

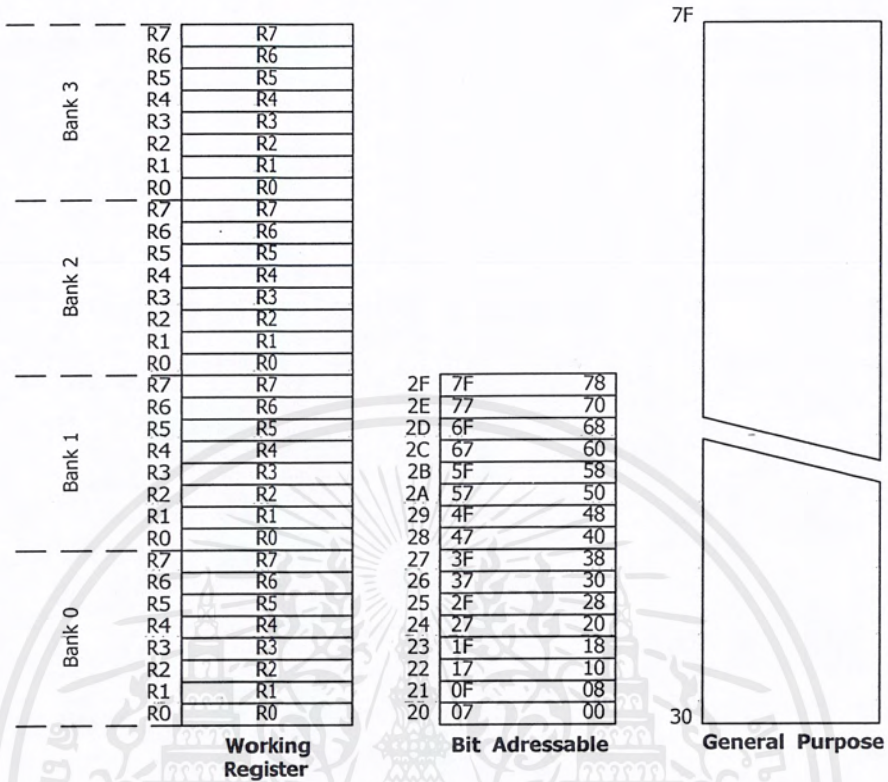
รูปที่ 2.4 รีจิสเตอร์ PSW

สแตคและสแตคพอยน์เตอร์

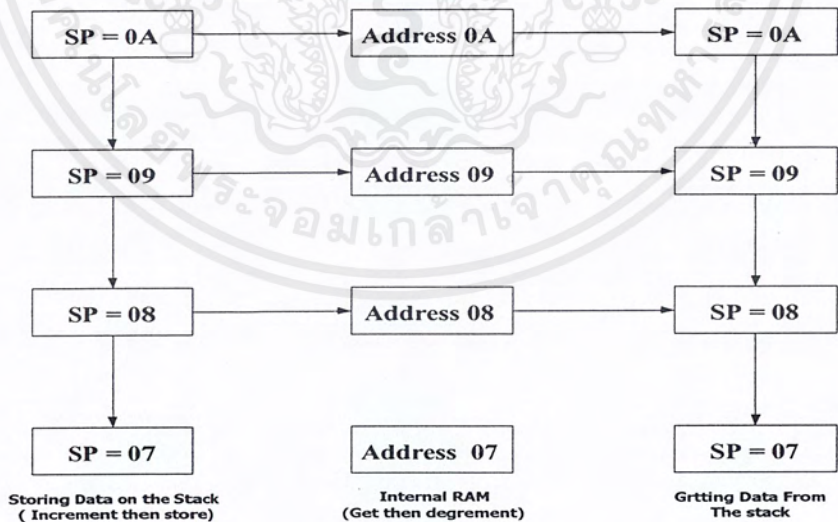
สแตคเป็นพื้นที่ของแรมภายในที่ใช้เก็บข้อมูลและส่งออกอย่างรวดเร็ว SP 8 บิตของ AT89S8252 ใช้เก็บแอดเดรสของแรมภายใน โดยเป็นแอดเดรสสุดท้ายของการกำหนดบนสแตคเมื่อข้อมูลเก็บบนสแตค SP จะเพิ่มค่าก่อนเก็บข้อมูลออกจากสแตค ข้อมูลจะถูกอ่านก่อน และ SP จะลดค่าลงเพื่อให้ข้อมูลสามารถเก็บได้

การทำงานของสแตค และ SP แสดงในรูปที่ 2.6 เซตที่ 07H เมื่อ AT89S8252 รีเซตและสามารถเปลี่ยนแอดเดรสได้โดยโปรแกรมเมอร์สแตคถูกจำกัดด้วยขนาดของแรมภายในถ้าโปรแกรมเมอร์ไม่ระวังสแตคอาจเก็บข้อมูลเกินพื้นที่แรมที่แอดเดรสบิตได้ และพื้นที่แรมใช้งานทั่วไปโปรแกรมเมอร์ต้องมั่นใจว่าสแตคจะไม่เกินขอบเขตที่กำหนดไว้ก่อน โดยปกติสแตคจะอยู่ส่วนบนของ

แรมภายใน โดยเลือกจำนวนที่อยู่บน SP เพื่อหลีกเลี่ยงการเกินขอบเขตของแรมภายใน ควรจำไว้ว่า PC ไม่ใช่ส่วนของ SFR และไม่มีแอดเดรสแรมภายใน



รูปที่ 2.5 หน่วยย่อยต่างๆของแรมภายใน



รูปที่ 2.6 การทำงานของสแตค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ทำหน้าที่พิเศษ

การทำงานของ MCS-51 จะไม่ใช่แรมภายใน 128 ไบต์ ตำแหน่ง 00h ถึง 7Fh ซึ่งเป็นกลุ่มของรีจิสเตอร์พิเศษภายใน (SFR) ซึ่งอาจทำเป็นแอดเดรสเหมือนกับแรมภายใน โดยใช้แอดเดรสจาก 80H ถึง FFH ชื่อของ SFR แอดเดรสของแรมภายในอยู่ในตาราง

ตารางที่ 2.1 ตารางแสดงรีจิสเตอร์พิเศษ

NAME	FUNCTION	INTERNAL RAM ADDRESS (HEX)
A	Accumulator	0E0
B	Arithmetic	0F0
DPH	Addressing external memory	83
DPL	Addressing external memory	82
IE	Interrupt enable control	0A8
IP	Interrupt priority	0B8
P0	Input/output port latch	80
P1	Input/output port latch	90
P2	Input/output port latch	A0
P3	Input/output port latch	0B0
PCON	Power control	87
PSW	Program status word	0D0
SCON	Serial port control	98
SBUF	Serial port data buffer	99
SP	Stack pointer	81
TMOD	Time/counter mode control	89
TCON	Time/counter control	88
TLO	Time 0 low byte	8A
THO	Time 0 high byte	8C
TL1	Time 1 low byte	8B
RH1	Time 1 high byte	8D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SFRs เป็นชื่อของบางออปโค้ดตามชื่อของฟังก์ชัน เช่น A หรือ TH0 และถูกอ้างอิงโดยแอดเดรสของมัน เช่น 0E0H หรือ 8CH ควรสังเกตว่าแอดเดรสที่ใช้จะเริ่มต้นด้วยตัวเลข ดังนั้นแอดเดรส E0H สำหรับ A SFR จึงต้องเริ่มต้นด้วย 0 ข้อผิดพลาดในการใช้ตัวเลขจะมีผลต่อความผิดพลาดของแอสเซมบลีเมื่อโปรแกรมนำมาใช้งานร่วมกัน

TIMER

ถ้าเคาน์เตอร์ถูกตั้งเป็นไทม์เมอร์ ก็นับความถี่นาฬิกาภายใน AT89S8252 ออสซิลเลเตอร์หารด้วย 12 เช่น ความถี่คริสตัล 12MHz จะได้ไทม์เมอร์ 500kHz

วงจรรนาฬิกา นับที่นับ จะถูกเก็บไปที่ไทม์เมอร์โดยการใช้วงจรตั้งรูป สัญญาณนาฬิกาของออสซิลเลเตอร์จะพักเป็นพัลส์มาสู่ไทม์เมอร์ บิต C/T ใน TMOD ต้องเป็น 0 บิต TRX ใน TCON ต้องเป็น 1 (ไทม์เมอร์ทำงาน) และบิตเกตใน TMOD ต้องเป็น 0 และขา INTX ต้องเป็น 1 ในทางตรงกันข้าม เคาน์เตอร์ทำหน้าที่เป็นตัวนับได้โดยเก็บไปที่เคาน์เตอร์ โดยบิตทำงาน (run bit) และ บิตเกต (Gate bit) หรือ INTX

PORT 0 ถึง 3

Special Function Register ชื่อ P0, P1, P2 และ P3 เป็นรีจิสเตอร์ขนาด 8 บิตของหน่วยความจำ สำหรับข้อมูลภายใน AT89S8252 ที่ตำแหน่ง 80H, 90H, 0B0H ตามลำดับ การเขียน ข้อมูลลงไปยังหน่วยความจำแต่ละตำแหน่งเป็นการส่งข้อมูลไปยังพอร์ทนั้นๆของ AT89S8252 ข้อมูลที่เขียนออกไปจะถูก LATCH ค้างไว้และปรากฏที่แต่ละบิตของพอร์ท เช่น MOV 80H, #18H จะปรากฏสถานะลอจิก LLLHLLL ที่ขาบิต 7 ถึง 0 ของพอร์ท 0 ตามลำดับในการอ่านข้อมูลจากรีจิสเตอร์แต่ละตัวก็จะเป็นการอ่านสถานะลอจิกของสัญญาณที่ปรากฏอยู่ที่แต่ละขาของพอร์ทนั้นๆ เช่น MOV A, 80H เป็นการอ่านสถานะลอจิกจากพอร์ท 0 เข้ามายัง Accumulator การอ่านข้อมูลจากพอร์ทจะต้องเขียนข้อมูล 1111111B ไปไว้ที่พอร์ทนั้นๆเสียก่อน ทุกบิตของพอร์ท 0 ถึง 3 จะสามารถแก้ไขเปลี่ยนแปลงได้โดยคำสั่ง SETB bit และ CLR bit

Serial Data Buffer

รีจิสเตอร์นี้มีขนาด 8 บิตและมีตำแหน่งของหน่วยความจำสำหรับข้อมูลภายในไมโครคอนโทรลเลอร์เบอร์ AT89S8252 เท่ากับ 99H โครงสร้างภายในแล้วรีจิสเตอร์นี้มี 2 ตัวที่มีชื่อเดียวกัน

ตัวหนึ่งสำหรับเก็บข้อมูลที่จะส่งแบบอนุกรมออกจาก AT89S8252 และอีกตัวหนึ่งสำหรับข้อมูลแบบอนุกรมที่เข้ามา ดังนั้น Serial Port จึงมีการทำงานแบบ Full Duplex เพราะสามารถส่งและรับข้อมูลได้ในเวลาเดียวกันเนื่องจากรีจิสเตอร์แยกออกจากกัน ข้อมูลที่ต้องการส่งออกก็ให้เขียนไปยัง SBUF แล้วสั่งให้ข้อมูลออกมา จะเริ่มส่งจากบิต 0-7 ข้อมูลที่เข้ามาทางขา RXD บิตแรกคือบิต 0

SCON (Serial Port Control Register)

เป็นรีจิสเตอร์ 8 บิต ใช้ควบคุมการรับ-ส่งข้อมูลทาง Serial Port แต่ละบิตมีความหมายของข้อมูลในรีจิสเตอร์นี้มีความหมายเฉพาะดังในรูปที่

SCON: SERIAL PORT CONTROL REGISTER. BIT ADDRESSABLE

7	6	5	4	3	2	1	0
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

รูปที่ 2.7 รีจิสเตอร์ที่ใช้ควบคุมการรับ - ส่งอนุกรม

RI (Receive Interrupt Flag)

จะถูกกำหนดโดย ฮาร์ดแวร์ให้มีค่าเป็น 0 หรือ 1 โดยที่ในการรับข้อมูลโหมด 0 นั้น RB8 จะมีค่าเป็น 1 ส่วนโหมดอื่นๆ จะเป็น 1 ได้ก็ต่อเมื่อ ข้อมูลเข้ามาถึงครึ่งหนึ่งของ Stop bit สามารถ Clear ให้เป็น 0 ได้ บิตนี้มีประโยชน์ เพื่อให้รู้ว่าข้อมูลที่เข้ามาที่ SBUF นั้นครบแล้ว

TI (Transmit Interrupt Flag)

จะถูกกำหนดโดย ฮาร์ดแวร์ให้มีค่าเป็น 0 หรือ 1 โดยที่ในการส่งข้อมูลโหมด 0 นั้น RB8 จะมีค่าเป็น 1 ส่วน โหมดอื่นๆ จะเป็น 1 ได้ก็ต่อเมื่อ เริ่มการส่ง Stop bit สามารถ Clear ให้เป็น 0 ได้ บิตนี้มีประโยชน์ เพื่อให้รู้ว่าส่งข้อมูลออกไปครบแล้ว

RB8

ในการส่งข้อมูลแบบอนุกรมโหมด 2 และ 3 จะใช้บิตนี้สำหรับเก็บข้อมูลบิตที่ 9 ที่ออกมาทางพอร์ตอนุกรม ส่วนโหมด 1 นั้นบิตนี้จะเก็บ Stop bit ซึ่งมีค่าเป็น 1 นั่นเองในโหมด 0 บิตนี้จะไม่ถูกใช้งานค่าตำแหน่งของบิตนี้คือ 9AH

TB8

ในการส่งข้อมูลแบบอนุกรมโหมด 2 และ 3 จะใช้บิตนี้เก็บข้อมูลบิตที่ 9 ส่วนโหมดอื่น

จะไม่ใช้งานในบิตนี้สามารถทำได้โดยใช้คำสั่ง SETB bit หรือ CLR bit ค่าตำแหน่งของบิตนี้คือ 9BH

REN (Receive Enable)

เป็นบิตที่ใช้กำหนดให้ทำการรับข้อมูลจาก Serial Port ถ้าเป็น 1 ก็จะรับข้อมูลเข้ามา ถ้าเป็น 0 จะไม่รับที่ขา RXD

SM2

เป็นบิตควบคุมการทำงานของฮาร์ดแวร์ที่จะทำให้ RI เป็น 1 หรือไม่ ถ้าเป็น 0 จะเป็นไปตามปกติ แต่ถ้าเป็น 1 ในโหมด 2 และ 3 RI จะเป็น 1 เมื่อข้อมูลบิตที่ 9 เข้ามา เป็น 1 ในโหมด 1 RI จะเป็น 1 เมื่อ มี Stop bit เข้ามา โหมด 0 เป็น 0 เสมอ

SM0, SM1

ใช้ร่วมกัน เพื่อเลือกการทำงานว่าจะทำงานโหมดไหน กำหนดได้ตามตารางดังนี้

ตารางที่ 2.2 แสดงการเลือกโหมดการทำงานของพอร์ทอนุกรม

SM0	SM1	MODE	Description
0	0	0	Shift register
0	1	1	8-bit UART
1	0	2	9-bit UART
1	1	3	9-bit UART

TMOD (Timer/Counter mode register)

เป็นรีจิสเตอร์ขนาด 8 บิต มีหน้าที่ควบคุมการทำงานของ Timer 0 และ Timer 1

7	6	5	4	3	2	1	0
GATE	C/T	M1	M0	GATE	C/T	M1	M0

รูปที่ 2.10 รีจิสเตอร์การเลือกโหมดของทามเมอร์

ในรูป รีจิสเตอร์นี้จะแบ่งเป็น 2 ชุด ๆละ 4 บิต ซึ่งมีหน้าที่เหมือนกัน

GATE

เป็นบิตที่ใช้ควบคุมว่า Timer ทำงานหรือไม่ ถ้าเป็น 1 จะทำงานเมื่อ INTx และ บิต TRx เป็น 1 ด้วย

C/T

ใช้เลือกการทำงานว่าจะใช้งานเป็น Timer หรือ Counter โดยเป็น 1 เป็น Counter

M0,M1

เป็น 2 บิต ที่ใช้ร่วมกันเพื่อเลือกโหมดการทำงานของ การทำงานของโหมด01และ2 ของ จะเหมือนกับ แต่ในโหมด3 การทำงานของทั้งสองจะต่างกัน ค่าใน และ จะเลือกโหมดการทำงานดังนี้

TCON (Timer control Register)

เป็นรีจิสเตอร์ขนาด 8 บิต ใช้บอกสถานะของ Timer 0 และ Timer 1 ประกอบไปด้วย

TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
-----	-----	-----	-----	-----	-----	-----	-----

รูปที่ 2.11 รีจิสเตอร์ที่บอกสถานะและควบคุมไทม์เมอร์

IT0

ใช้กำหนดวิธีการขัดจังหวะจากสัญญาณที่เข้ามาทาง INTO ถ้าเป็น 0 จะดูที่สถานะที่เป็น 0 ถ้าเป็น 1 ดูที่ขอบขาลง

IE0

จะเป็น 1 เมื่อ เกิดการขัดจังหวะ เมื่อเสร็จแล้วบิตนี้จะกลับเป็น 0 โดยดูที่ INTO

IT1

เหมือนกับ IT0 แต่จะดูสัญญาณที่เข้ามาทาง INT1

IE1

เหมือนกับ IE0 แต่จะดูสัญญาณที่เข้ามาทาง INT1

TR0

ถ้าบิตนี้เป็น 0 Timer 0 จะไม่ทำการนับไม่ว่ากรณีใดๆ แต่ถ้าเป็น 1 จะขึ้นอยู่กับสัญญาณ GATE, INTO

TF0

เมื่อการนับ ใน Timer 0 เกิด Overflow ขึ้น จะทำให้บิตนี้เป็น 1 แล้วทำการขัดจังหวะ จะทำให้บิตนี้กลับเป็น 0

TR1

เหมือนกับ TR0 แต่จะทำงานกับ Timer 1

TF1

เหมือนกับ TF0 แต่จะทำงานกับ Timer 1

T2 CON (Timer 2 control Register) เป็นรีจิสเตอร์ขนาด 8 บิต

TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
7	6	5	4	3	2	1	0

รูปที่ 2.12 รีจิสเตอร์การควบคุม ไทม์เมอร์

TF2

เป็นบิตแสดงการเกิด โอเวอร์โฟลว์ของไทม์เมอร์ 2 ถูกเซตโดยฮาร์ดแวร์และเคลียร์โดยใช้คำสั่งในโปรแกรมเท่านั้น และจะไม่ถูกเซตเองเมื่อใช้เป็นตัวกำหนดค่า บอร์ดเรต

EXF2

บิตแสดงการอินเตอร์รัปต์จากภายนอกของไทม์เมอร์ 2 ระหว่างการทำงานในโหมด ออโตรีโพลด และ แลปเตอร์ หากบิต EXEN2 เป็น 1 และมีการเปลี่ยนสถานะที่ขา T2EX จะทำให้บิตนี้เซตเมื่อบิตควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 2 และบิต EXF2 เซต จะกระโดดไปทำงานที่โปรแกรมอินเตอร์รัปต์ทันที

RCLK

บิตเลือกใช้ไทม์เมอร์ 2 เป็นตัวกำหนด บอร์ดเรต ในการรับข้อมูล

1 ใช้ไทม์เมอร์ 2 เป็นตัวกำหนด

0 ใช้ไทม์เมอร์ 1 เป็นตัวกำหนด

TCLK

บิตเลือกใช้ไทม์เมอร์ 2 เป็นตัวกำหนด บอร์ดเรต ในการส่งข้อมูล

1 ใช้ไทม์เมอร์ 2 เป็นตัวกำหนด

0 ใช้ไทม์เมอร์ 1 เป็นตัวกำหนด

EXEN2

บิตเลือกการทำงานจากสัญญาณที่ขา T2EX

1 พิจารณาสัญญาณที่ขา T2EX

0 ไม่พิจารณาสัญญาณที่ขา T2EX

TR2

บิตที่ใช้ควบคุมการทำงานของไทม์เมอร์ 2

1 เริ่มทำการนับของไทม์เมอร์ 2

0 หยุดทำการนับของไทม์เมอร์ 2

C/T2

บิตเลือกการทำงาน

1 เลือกทำงานเป็นเคาน์เตอร์

0 เลือกทำงานเป็นไทม์เมอร์

CP/RL2

บิตเลือกการทำงาน

1 เลือกทำงานแบบ แคปเตอร์

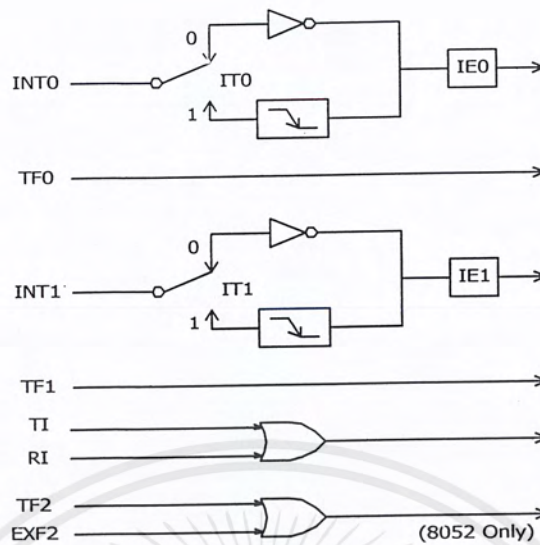
0 เลือกทำงานแบบ ออโต้รีโหลด

ตารางที่ 2.3 แสดงโหมดการทำงานของไทม์เมอร์ 2

RCLK+TCLK	CP/RL2	TR2	MODE
0	0	1	16 bit Auto-reload
0	1	1	16 bit Capture
1	x	1	Baud Rate Generator
x	x	0	(Off)

IE Interrupt Enable Register ตำแหน่งหน่วยความจำภายในเท่ากับ 0A8H

การขจัดจังหวะการทำงาน เป็นการที่มีสัญญาณหนึ่งหรือคำสั่งหนึ่งที่ (ไม่ใช่คำสั่ง หรือ) ที่จะทำให้การทำงานการปกติของ โปรแกรมถูกขจัดจังหวะ แล้วข้ามไปทำงานยังตำแหน่งที่ตั้งตำแหน่งใดตำแหน่งหนึ่งที่กำหนดไว้ เมื่อทำงานเสร็จแล้วก็จะกลับมาทำงานใน โปรแกรมที่ตำแหน่งถัดไปไมโครคอนโทรลเลอร์สามารถรับสัญญาณ INTERRUPT ได้อย่างน้อย 5 ชนิดด้วยกัน แต่บางเบอร์สามารถรับได้ 6 ชนิดส่วน ไมโครคอนโทรลเลอร์ที่ใช้ในโครงการนี้สามารถรับสัญญาณของการ INTERRUPT ได้ 6 ชนิด แหล่งกำเนิดสัญญาณ INTERRUPT ทั้ง 5 ชนิดมีดังนี้



รูปที่ 2.13 แสดงแหล่งกำเนิดสัญญาณขัดจังหวะ

2.1.6 การทำงานในโหมดต่างๆของ TIMER

โหมด 0

ในโหมดนี้สามารถใช้ได้ทั้ง Timer 0 และ Timer 1 จะทำหน้าที่เป็นตัวนับ 13 บิต โดยมี 5 บิตล่างของ TLx และ THx ในการควบคุมการนับโดยการกำหนดบิต GATE เมื่อเป็น 1 จะถูกควบคุมโดยใช้สัญญาณที่เข้ามาทางขา INTx เป็นตัวเริ่มนับ (จะต้องทำการเซต TRx ก่อน) แต่ถ้าเป็น 0 จะใช้ TRx เป็นตัวควบคุมถ้าเป็น 1 จะเริ่มนับและเป็น 0 จะหยุดนับเมื่อทำการนับจนกระทั่งเกิดการโอเวอร์โฟลว์จะทำให้ TFx เป็น 1 จะเกิดการอินเตอร์รัปท์ ที่ตำแหน่งของการอินเตอร์รัปท์ที่กำหนด

โหมด 1

ในโหมดนี้จะเหมือนกับโหมด 0 ทุกประการแต่จะมีตัวนับเป็น 16 บิต

โหมด 2

เป็นโหมด Auto Reload การนับสูงสุดจะทำได้เพียง 8 บิต เท่านั้นแต่จะมรข้อดีคือเราสามารถจะโหลดข้อมูลที่ THx เข้าไปยัง TLx ได้โดยอัตโนมัติ เมื่อการนับเกิดการโอเวอร์โฟลว์เพื่อทำการรอนับครั้งต่อไป และในส่วนอื่นๆ จะไม่แตกต่างกัน

โหมด 3

Timer 1 จะไม่มีการทำงานในโหมดนี้และโหมด 0 จะมีตัวนับ 2 ตัวคือ TLO และ TH0 โดย TLO จะใช้การควบคุมเช่นเดิมแต่ใน TH0 สัญญาณการนับจะได้ 1/12 ของความถี่ OSC และใช้ TR1

เป็นตัวควบคุมเท่านั้นและเมื่อเกิดการโอเวอร์โพล์จะแยกเป็น 2 ตัวคือที่ TF0 และ TF1 จาก TLO และ TH0 ตามลำดับ

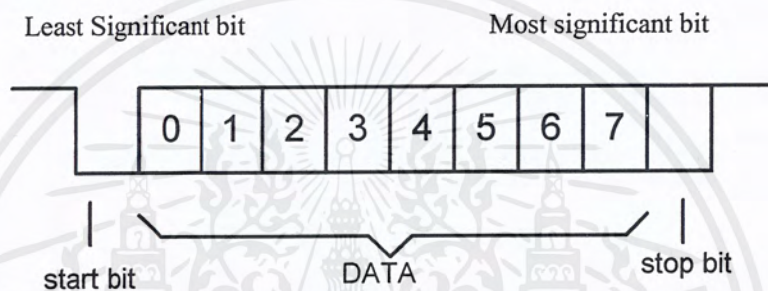
2.1.7 มาตรฐานการสื่อสารข้อมูลแบบอนุกรม (UART)

แบ่งการทำงานได้ 4 โหมด โดยกำหนดในรีจิสเตอร์ SCON ดังนี้

MODE 0 : โหมดนี้จะส่งสัญญาณ Clock ที่ใช้สำหรับเลื่อนข้อมูล 1 ชุด ซึ่งจะมีเพียง 8 บิตเท่านั้น อัตราการส่งจะเท่ากับ 1/12 เท่าของความถี่สัญญาณนาฬิกา

MODE 1 : ข้อมูล 1 ชุดจะมี 10 บิต เริ่มต้นด้วย Start bit (เป็น 0) ,ข้อมูล 8บิต , Stop bit (เป็น

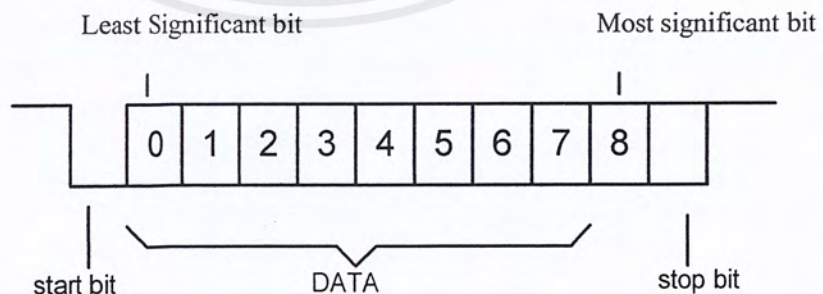
1) การส่งข้อมูลมีดังรูป



รูปที่ 2.8 ชุดข้อมูลอนุกรมในโหมด 1

เมื่อรับข้อมูลเข้ามา ข้อมูล 8 บิต จะถูกเก็บไว้ใน SBUF และ Stop bit ถูกเก็บไว้ในบิต RB8 ใน SCON ในการส่งข้อมูลออกก็จะเขียนข้อมูลที่ต้องการส่งไปยังรีจิสเตอร์ SBUF อัตราการส่งข้อมูลในโหมดนี้สามารถกำหนดได้โดยจะขึ้นกับการเกิด Overflow ใน Timer 1

MODE 2 : ในโหมด 2 จะมี 11 บิต เริ่มด้วย Start bit (เป็น 0) ,ข้อมูล 8บิต(เริ่มจากบิต 0) ข้อมูลบิตที่ 9 และ Stop bit บิตที่ 9 นี้ที่จะส่งออกสามารถกำหนดได้ว่าจะเป็น 1 หรือ 0 โดยการกำหนดบิต RB8 เมื่อรับข้อมูลเข้ามา บิตที่ 9 ก็จะถูกส่งไปเก็บไว้ใน RB8 ดังรูป



รูปที่ 2.9 ชุดข้อมูลอนุกรมในโหมด 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MODE 3 : จะมี 11 บิต เหมือนโหมด 2 แต่ต่างกันตรงที่อัตราการส่งข้อมูลเท่านั้น ก็จะกำหนดได้เหมือนกับโหมด 1

2.2 การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (Analog to digital Conversion)

บทนำ

ในปัจจุบันในการที่จะให้ไมโครคอนโทรลเลอร์ รับรู้สัญญาณอนาล็อกที่ป้อนเข้ามาได้นั้นจะต้องมีการแทนสัญญาณอนาล็อกที่ระดับค่าหนึ่งๆ ด้วยค่าของตัวเลขไบนารี ซึ่งเราเรียกว่าการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล ในตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล บางชนิดจะมีการแปลงเป็นดิจิทัล(D/A Conversion) อยู่ในตัวแปลงด้วยวิธีการใช้ในการแปลง A/D มีหลายวิธีที่มีใช้ในปัจจุบันอาจแยกได้ 4 วิธีดังนี้

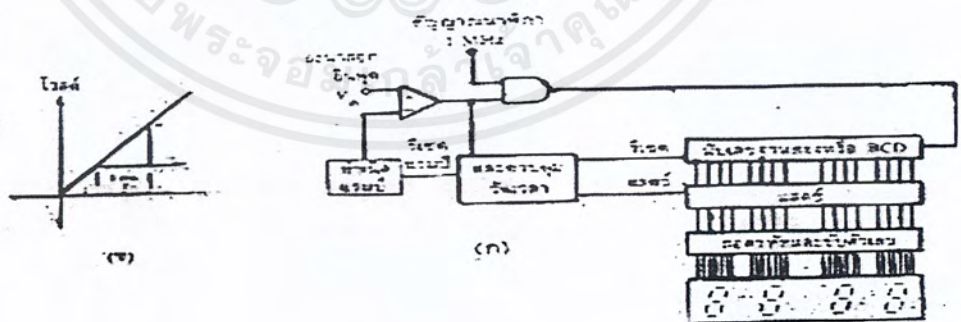
1. แบบอินทิเกรท (Integrating)
2. แบบที่ใช้วงจรรนับและวงจรร D/A ประกอบกัน
3. แบบขนาน (Flash)
4. แบบประมาณค่าอย่างต่อเนื่อง (Successive Approximation)

2.2.1 A/D Converter แบบที่ใช้อินทิเกรท (Integrating)

วงจรถ่าย A/D ที่ใช้เทคนิคการอินทิเกรทมี 3 แบบคือ

แบบสโลปเดี่ยวหรือแบบแรมป์ (Single Ramp หรือ Single Slope A/D Converter)

วงจรร A/D แบบนี้แสดงไว้ในรูป 2.14 ประกอบด้วยวงจรรกำเนิดสัญญาณแรมป์, วงจรถ่ายเทียบ, วงจรรนับ BCD หรือ นับเลขฐานสอง



รูปที่ 2.14 วงจรถ่ายสัญญาณ A/D แบบสโลปเดี่ยว

(ก) แสดงบล็อกไดอะแกรม (ข) แสดงความชันของสัญญาณแรมป์

เมื่อเริ่มทำการเปลี่ยนสัญญาณ สัญญาณแรมป์และวงจรมับจะถูกรีเซทให้เป็น 0 แรงดันอนาล็อกถูกป้อนไปยังวงจรถ่ายเทียบทางขาอินพุทแบบไม่กลับ เมื่อแรงดันอินพุทที่ขานี้เป็นบวกมากกว่าที่ขาอินพุทแบบกลับ วงจรถ่ายเทียบก็จะให้เอาต์พุทระดับเป็น “High” ทำให้แอนด์เกตปล่อยสัญญาณนาฬิกาผ่านไปยังวงจรมับได้ และทำให้เริ่มเกิดสัญญาณแรมป์

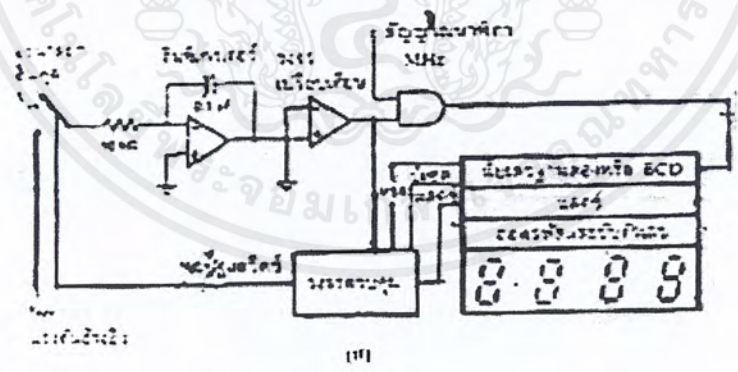
สัญญาณแรมป์มีแรงดันเป็นบวกขึ้นเรื่อยๆ จนมากกว่าระดับแรงดันอินพุท เอาต์พุทของวงจรถ่ายเทียบก็ตกลงมาเป็นระดับ “Low” ส่งผลทำให้แอนด์เกตไม่มีสัญญาณผ่านไปให้วงจรมับ

วงจรมับจะหยุดนับและจะเก็บค่าไว้ที่วงจรถ่ายเทียบ จากนั้นจึงทำการรีเซทวงจรมับและวงจรถ่ายเทียบสัญญาณแรมป์

ข้อเสียของวงจรมับนี้คือไม่ควรใช้งานกับงานที่ต้องการความถูกต้องสูง เนื่องจากการเปลี่ยนแปลงในแหล่งกำเนิดสัญญาณแรมป์ขึ้นกับอุณหภูมิและผลตอบสนองต่อสัญญาณอินพุททำให้ไม่มีความคงที่ ดังนั้นจึงมีการปรับปรุงให้ดีขึ้นเป็นแบบสโลปคู่ (dual-slop)

แบบสโลปคู่ (Dual-Slop A/D converter)

ผังรูปที่ 2.15 บล็อกไดอะแกรมของวงจรถ่ายเทียบสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล แบบสโลปคู่ซึ่งวงจรถ่ายเทียบส่วนใหญ่คล้ายวงจรถ่ายเทียบแบบสโลปเดี่ยว แต่มีสวิตช์ที่อินพุทเพิ่มขึ้นเพื่อทำการเลือกระหว่างแรงดันอินพุทกับแรงดันอ้างอิง (วงจรถ่ายเทียบต่อขาสัญญาณอินพุทกลับกันกับแบบสโลปเดี่ยว)



รูปที่ 2.15 วงจรถ่ายเทียบสัญญาณ A/D แบบสโลปคู่

ส่วนประกอบของวงจรมับมี วงจรถ่ายเทียบสัญญาณแรมป์หรือวงจรถ่ายเทียบอินทิเกรเตอร์ ซึ่งจะกำเนิดสัญญาณแรมป์ที่เป็นเชิงเส้น แต่มีสโลปเป็นลบ ซึ่งวงจรถ่ายเทียบจะได้รับแรงดันเป็นลบเข้ามาแล้วให้เอาต์พุทเป็นบวกทำการเปิดแอนด์เกตให้สัญญาณนาฬิกาผ่านเข้าสู่วงจรมับไปจนถึงค่าคงที่ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดไว้ แล้วสับสวิทช์ต่อเข้ากับแรงดันอ้างอิง ซึ่งจะให้แรมป์ที่สโลปเป็นบวกจนมีค่าเป็น 0 วงจร
นับจะเก็บค่าที่เวลานั้นไว้ ซึ่งค่าในวงจรมันจะเป็นสัดส่วนโดยตรงกับแรงดันอินพุท

ข้อดี ของวงจรแบบนี้ คือ ความถูกต้องสูง,ราคาถูก,เสถียรภาพทางด้านอุณหภูมิดี

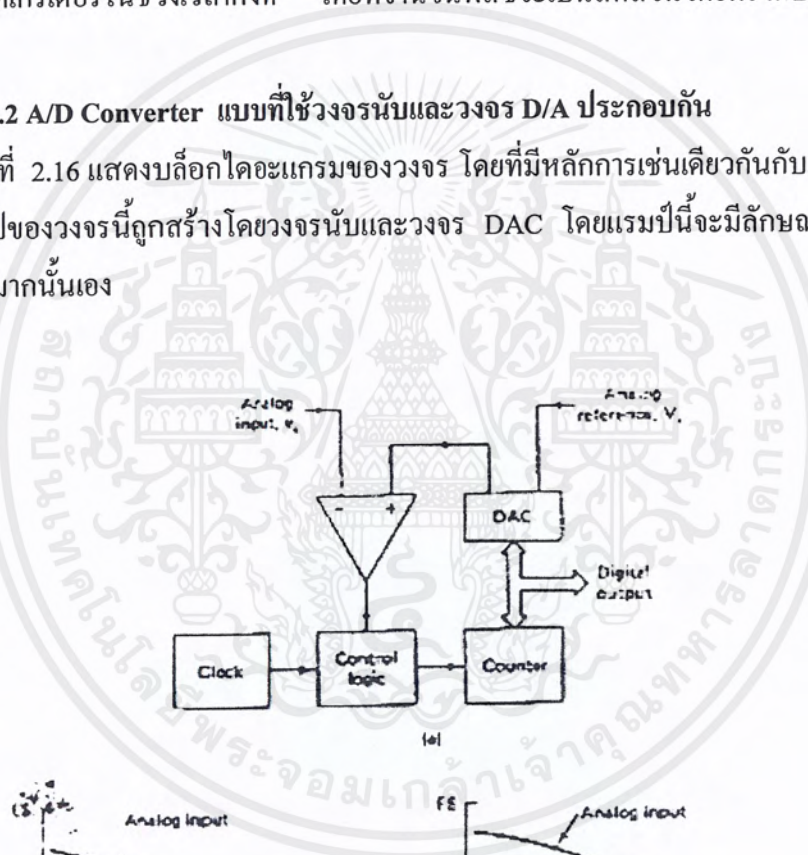
ข้อเสีย คือความเร็วต่ำ ในการเปลี่ยนสัญญาณ 1 ครั้งอาจใช้เวลาถึง 100 ms

แบบชารจ์บาลานซ์ (Charge Balance A/D Converter)

วงจรแบบชารจ์บาลานซ์นี้คล้ายกับแบบสโลปคู่ แต่แทนที่จะให้อินพุท สวิตช์ไปมาระหว่าง
แรงดันที่มีค่าแรงดันอ้างอิง ก็ทำการแทรกพัลส์ของกระแสอ้างอิงมา ตรงๆ ที่จุดรวม (Summing Point)
ของวงจรถ่ายอินทิเกรเตอร์ในช่วงเวลาที่ โดยที่จำนวนพัลส์จะเป็นสัดส่วนโดยตรงกับแรงดันอินพุทที่
ไม่รู้ค่า

2.2.2 A/D Converter แบบที่ใช้วงจรมันและวงจร D/A ประกอบกัน

รูปที่ 2.16 แสดงบล็อกไดอะแกรมของวงจร โดยที่มีหลักการเช่นเดียวกับแบบสโลปเดี่ยว
เพียงแต่สโลปของวงจรมันถูกสร้างโดยวงจรมันและวงจร DAC โดยแรมป์นี้จะมีลักษณะเป็นขั้นบันได
เล็กๆจำนวนมากนั่นเอง



รูปที่ 2.16 A/D แบบวงจรมันและวงจร D/A ประกอบกัน

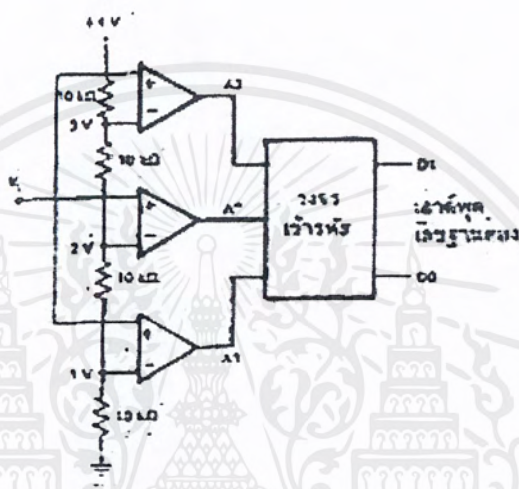
(a)แสดงบล็อกไดอะแกรม(b) แสดงรูปคลื่นแบบวงจรมัน(c) รูปคลื่นแบบ tracking

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 A/D Converter แบบใช้วงจรเปรียบเทียบขนานหรือแบบ “แฟลช” (Parallel

Comparator Simultaneous “Flash” A/D Converter)

วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลแบบนี้ใช้วงจรเปรียบเทียบที่ต่อขนานกัน ดังรูป 2.17 ประกอบด้วยอปแอมป์ที่ต่อเป็นวงจรเปรียบเทียบ และตัวต้านทานต่อไว้เพื่อแบ่งแรงดันที่ขาอินพุทแบบกลับให้มีขนาดต่างๆ



รูปที่ 2.17 การต่อวงจร Parallel Comparator A/D Converter

จากหลักการของวงจรเปรียบเทียบทั่วไป เมื่อแรงดันอินพุทที่ขาอินพุทแบบไม่กลับ มีค่าสูงกว่าที่ขาอินพุทแบบกลับ เอาต์พุทจะได้ค่าสูง ดังตาราง 1.4 แสดงความสัมพันธ์ระหว่างแรงดันอินพุทที่เป็นอนาลอกกับเอาต์พุทที่เป็นดิจิทัล

ตารางที่ 2.4 ตารางความสัมพันธ์ระหว่างอินพุทที่เป็นอนาลอกกับเอาต์พุทที่เป็นดิจิทัล

แรงดันอินพุท Volt (โวลต์)	เอาต์พุทวงจรเปรียบเทียบ			เลขฐานสอง	
	A1	A2	A3	D1	D0
0-1	0	0	0	0	0
1-2	1	0	0	0	1
2-3	1	1	0	1	0
3-4	1	1	1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

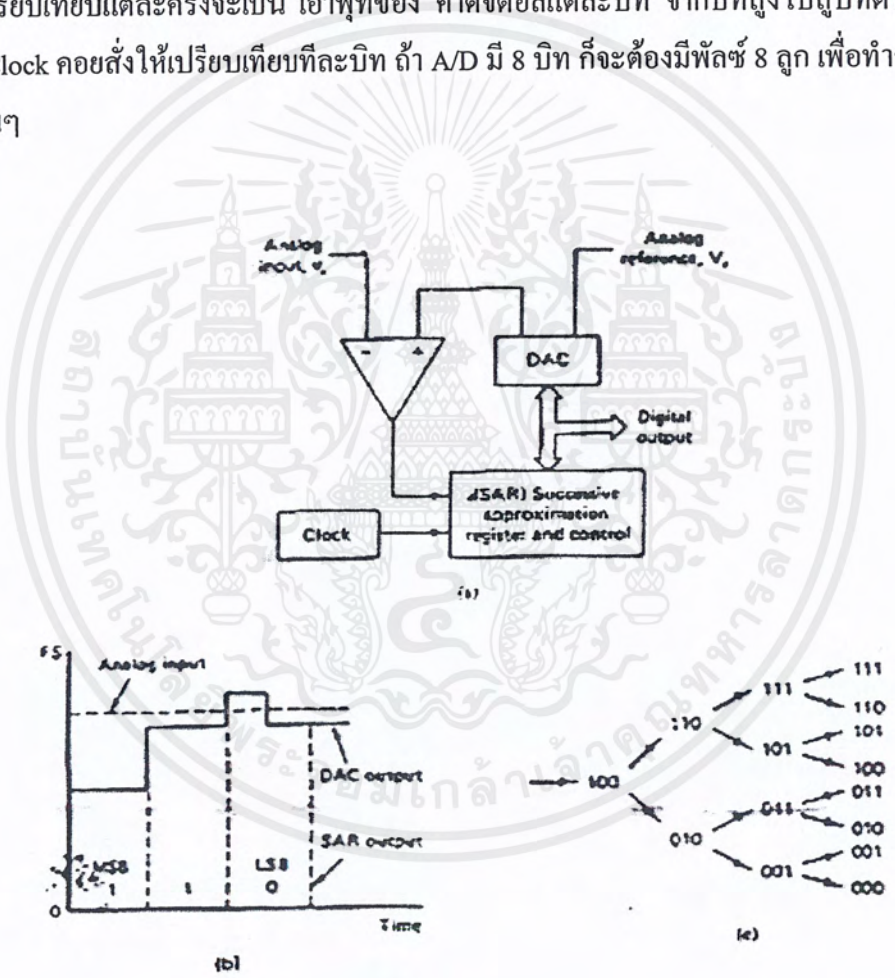
เมื่อต้องการวงจรที่มีความละเอียดสูงขึ้นจำเป็นต้องใช้วงจรเปรียบเทียบมากขึ้น เป็น (2 ยกกำลัง N)-1 เมื่อ N แทนจำนวนบิตหรือความละเอียดที่ต้องการ

ข้อเสียของวงจรแบบนี้ คือจะใช้ตัวเปรียบเทียบมาก เช่น ใช้ 255 ตัว เมื่อต้องการความละเอียด 8 บิต

ข้อดีของวงจรแบบนี้ คือมีความเร็วสูงมาก คือ ใช้เวลาในการแปลงได้เร็วในระดับนาโนวินาที

2.2.4 A/D Converter แบบใช้การประมาณค่า(Successive Approximation A/D Converter)

ประกอบด้วยวงจร A/D ซึ่งแปลง Voltage เปรียบเทียบ มาเปรียบเทียบกับสัญญาณ Input โดยค่าที่เปรียบเทียบแต่ละครั้งจะเป็น เอาพุทของ ค่าดิจิทัลแต่ละบิต จากบิตสูงไปสู่อบิตต่ำ โดยจะมีพัลส์จาก Clock คอยสั่งให้เปรียบเทียบทีละบิต ถ้า A/D มี 8 บิต ก็จะต้องมีพัลส์ 8 ลูก เพื่อทำการเปรียบเทียบค่านั้นๆ



รูปที่ 2.18 Successive Approximation A/D Converter (a)แสดงบล็อกโคอะแกรม(b)แสดงรูปคลื่นวงจร(c)แสดง logic การทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.18 แสดงตัวอย่างการทำงานของ A/D ขนาด 3 บิตโดยที่พัลส์ลูกแรก ค่าจาก D/A จะมีค่าเท่ากับค่ากลางของ Voltage Reference (คือ 100) ซึ่งน้อยกว่า Input ค่าในรีจิสเตอร์ภายในจึงเป็น “1” เมื่อมีพัลส์ลูกที่ 2 D/A จะเพิ่มค่าเป็น 110 ซึ่งน้อยกว่า Input อยู่อีก ค่าบิตที่ 2 จึงเป็น “1” เมื่อพัลส์ลูกที่ 3 D/A จะเพิ่มค่าเป็น 111 มากกว่าค่า 3 จึงเป็น “0” สังเกตว่า ความจริงสัญญาณ Input จะมีค่ามากกว่า 110 แต่น้อยกว่า 111 ซึ่ง A/D ขนาด 3 บิตมีความละเอียดไม่พอที่จะเปรียบเทียบได้ ต้องทำการเพิ่มขนาดของบิตของ D/A จึงจะได้เอาท์พุทที่มีค่าใกล้เคียงกับค่าอินพุท

2.3 หลักการทำงานของมอเตอร์ไฟฟ้ากระแสตรง

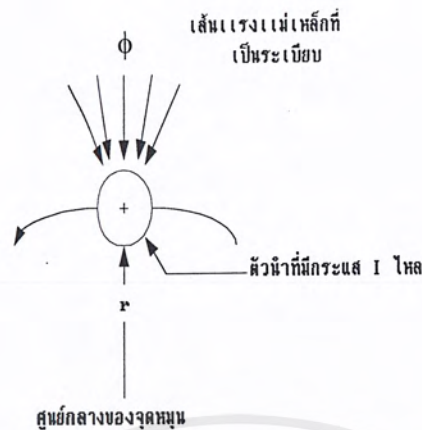
มอเตอร์ไฟฟ้ากระแสตรงเป็นทรานควิเซอร์แรงบิด ซึ่งมีการออกแบบให้มีคุณลักษณะพิเศษคือ แรงบิดของเพลลาของมอเตอร์ไฟฟ้ากระแสตรงจะเป็นสัดส่วนโดยตรงกับกระแสอาร์มาเจอร์แรงบิดของเพลลาของมอเตอร์ไฟฟ้ากระแสตรงจะได้จากผลระหว่างสนามแม่เหล็กและขดลวดตัวนำหลักการนี้แสดงได้ในรูปที่ 2.1 ในที่นี้กระแสที่ไหลในขดลวดตัวนำจะสร้างฟิลด์ที่ประกอบด้วยเส้นแรงแม่เหล็ก (ϕ) และขดลวดตัวนำเหล่านั้นอยู่ห่างจากศูนย์กลางการหมุนเท่ากับ r ความสัมพันธ์ระหว่างแรงบิดของเพลลาและกระแสเท่ากับ

$$T = K\phi I \quad \text{--(2-1)}$$

เมื่อ T คือ แรงบิดของเพลลา มีหน่วยเป็นนิวตัน-เมตร
 ϕ คือ เส้นแรงแม่เหล็ก มีหน่วยเป็นเวเบอร์
 I คือ กระแสเป็นแอมแปร์
 K คือ ค่าคงที่

ดังนั้นแรงบิดของเพลลาจะเป็นสัดส่วนโดยตรงกับผลคูณของเส้นแรงแม่เหล็กและกระแส เมื่อขดลวดตัวนำเคลื่อนที่ในสนามแม่เหล็กก็จะทำให้เกิดแรงดันตกคร่อมตัวมันเอง แรงดันนี้จะเป็นสัดส่วนกับความเร็วของเพลลาของมอเตอร์และด้านการไหลของกระแส ความสัมพันธ์ระหว่างแรงดันย้อนกลับนี้และความเร็วของเพลลามอเตอร์คือ

$$E = K\phi \omega \quad \text{--(2-2)}$$



รูปที่ 2.19 เกิดแรงบิดในตัวมอเตอร์ไฟฟ้ากระแสตรง

เมื่อ E คือ แรงดันย้อนกลับ (emf) มีหน่วยเป็น โวลต์

ϕ คือ เส้นแม่เหล็กมีหน่วยเป็นเวเบอร์

ω คือ ความเร็วของมอเตอร์มีหน่วยเป็นเรเดียนต่อวินาที

สมการที่ (2.1) และ (2.2) เป็นสมการที่แสดงถึงหลักการทำงานพื้นฐานของมอเตอร์ไฟฟ้ากระแสตรง

2.3.1 การแยกประเภทของมอเตอร์ไฟฟ้ากระแสตรง

มอเตอร์ไฟฟ้ากระแสตรงสามารถแบ่งออกได้เป็นหลายประเภทขึ้นอยู่กับลักษณะวิธีการสร้างสนามแม่เหล็กของตัวมอเตอร์และขึ้นอยู่กับพื้นฐานการออกแบบ โครงสร้างของอาร์มาเจอร์การแบ่งประเภทตามลักษณะการจ่ายสนามแม่เหล็กแยกออกได้เป็น 2 แบบคือ

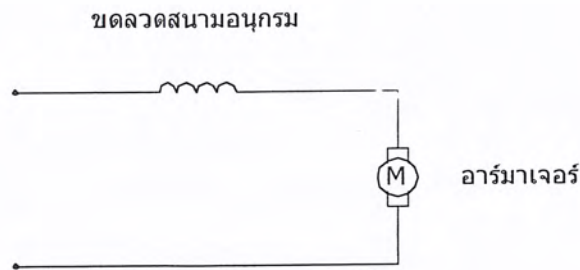
2.3.1.1 มอเตอร์ไฟฟ้ากระแสตรงแบบปรับเส้นแรงแม่เหล็กได้

มอเตอร์ไฟฟ้ากระแสตรงแบบปรับเส้นแรงแม่เหล็กได้แบ่งแยกได้เป็น 2 แบบคือ

แบบขดลวดสนามแม่เหล็กต่ออนุกรมกับขดลวดอาร์มาเจอร์

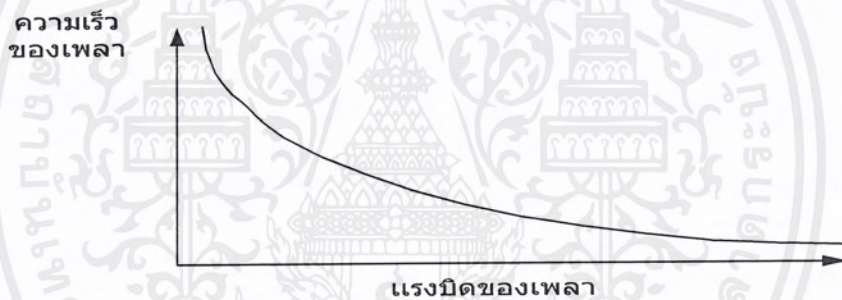
แบบขดลวดสนามแม่เหล็กแยกกระตุ่น

ตัวอย่างของมอเตอร์แบบขดลวดสนามแม่เหล็กต่ออนุกรมแสดงดังในรูปที่ 2.2 มอเตอร์



รูปที่ 2.20 มอเตอร์ไฟฟ้ากระแสตรงแบบอาร์มาเจอร์ต่ออนุกรมกับขดลวดสนามแม่เหล็ก

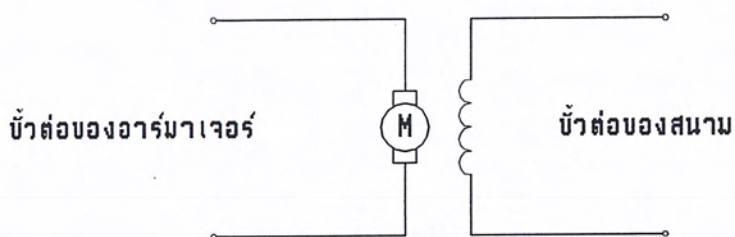
แบบนี้จะมีเส้นแรงแม่เหล็กเป็นสัดส่วนกับกระแส ดังนั้นเส้นแรงของสนามแม่เหล็กจึงสามารถปรับค่าได้ และเราจะได้ความสัมพันธ์ระหว่างความเร็วและแรงบิดเป็นแบบไม่เชิงเส้น (non linear) ดังแสดงในรูปที่ 2.3



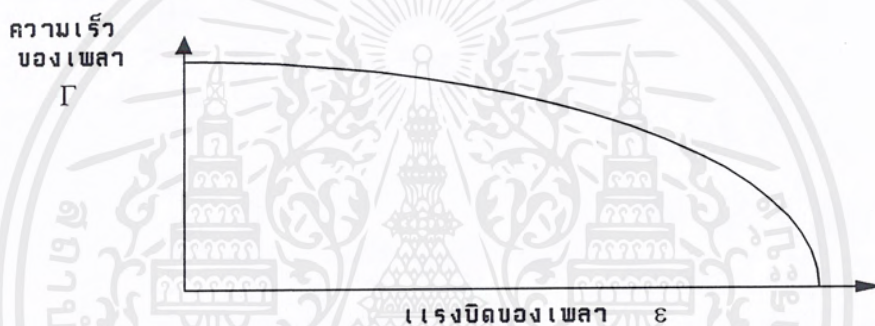
รูปที่ 2.21 คุณสมบัติระหว่างความเร็วและแรงบิดของมอเตอร์ไฟฟ้ากระแสตรงอนุกรมภายใต้ภาวะแรงดันคงที่

มอเตอร์ดังกล่าวจะใช้งานในภาวะเฉพาะเมื่อต้องการแรงบิดสูงที่ความเร็วต่ำ และแรงบิดต่ำที่ความเร็วสูง เช่น ระบบการขับเคลื่อนของรถลาก ตัวอย่างของมอเตอร์แบบขดลวดสนามแม่เหล็กกระตุ้นแสดงดังในรูปที่ 2.4 มอเตอร์ไฟฟ้ากระแสตรงแบบนี้มักนิยมเรียกกันว่า มอเตอร์ชานาน (shunt motor) มอเตอร์แบบนี้สามารถปรับเส้นแรงแม่เหล็กได้อย่างอิสระต่อกระแสของอาร์มาเจอร์

ผลให้สามารถควบคุมพารามิเตอร์ของมอเตอร์ให้มีค่าคงที่ได้ตลอดช่วงพิสัยที่กว้าง มอเตอร์นี้มักจะใช้งานในกรณีระบบบังคับการเคลื่อนที่ที่ต้องการแรงบิดสูง ในรูปที่ 2.5 แสดงถึงคุณสมบัติระหว่างแรงบิดกับความเร็วของมอเตอร์ชานานภายใต้ภาวะการกระตุ้นสนามแม่เหล็กคงที่และอาร์มาเจอร์แรงดันคงที่



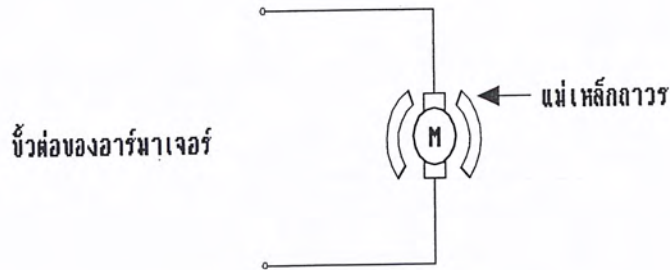
รูปที่ 2.22 มอเตอร์ไฟฟ้ากระแสตรงแบบแยกปรับสนามแม่เหล็กได้



รูปที่ 2.23 แสดงคุณสมบัติระหว่างความเร็วและแรงบิดของมอเตอร์ชานานภายใต้ภาวะอาร์มาเจอร์แรงดันคงที่และการกระตุ้นสนามแม่เหล็กคงที่

2.3.1.2 มอเตอร์ไฟฟ้ากระแสตรงแบบเส้นแรงแม่เหล็กมีค่าคงที่

ระบบการกระตุ้นฟลด์ของมอเตอร์โดยทั่วไปในปัจจุบันมักใช้เป็นแบบ แม่เหล็กถาวรดังแสดงในรูปที่ 2.6 ในระบบนี้เส้นแรงของฟลด์มีค่าคงที่ดังนั้น อัตราส่วนระหว่างกระแสอาร์มาเจอร์และแรงบิดจะมีค่าคงที่ ระบบนี้จะให้ความสัมพันธ์ระหว่าง กระแสอาร์มาเจอร์ แรงบิดและความเร็วอยู่ในลักษณะเชิงเส้น



รูปที่ 2.24 มอเตอร์ไฟฟ้ากระแสตรงแบบฟิวด์เป็นแม่เหล็กถาวร

2.3.2 ข้อดีของมอเตอร์แบบฟิวด์แม่เหล็กถาวรซึ่งเหนือกว่ามอเตอร์แบบมีโครงสร้างของฟิวด์

ด้วยการพันของขดลวดคือ ไม่มีกำลังสูญเสียในฟิวด์ มีประสิทธิภาพสูงกว่าและมีขนาดเล็กกว่าเมื่อเทียบกับมอเตอร์ที่มีขนาดของกำลังแรงม้าเท่ากัน นอกจากนี้ความสัมพันธ์เชิงเส้นในสมการที่ 2 ยังให้ค่ากระแสอาร์มาเจอร์ที่สูงกว่ามอเตอร์ไฟฟ้ากระแสตรงแบบฟิวด์เป็นขดลวด การประยุกต์ใช้งานเหมาะกับระบบที่ต้องการแรงบิดของ โหลดสูง

ถ้าพิจารณาแยกประเภทตามลักษณะการออกแบบ โครงสร้างอาร์มาเจอร์สามารถแยกออกได้เป็น 3 แบบ คือ

- มอเตอร์ไฟฟ้ากระแสตรงแบบอาร์มาเจอร์เป็นแกนเหล็ก
- มอเตอร์ไฟฟ้ากระแสตรงแบบอาร์มาเจอร์ที่มีขดลวดพันอยู่บนพื้นผิว
- มอเตอร์ไฟฟ้ากระแสตรงแบบอาร์มาเจอร์เป็นขดลวดหมุน

นอกจากนี้ยังมีมอเตอร์ไฟฟ้ากระแสตรงชนิดพิเศษอีกแบบหนึ่งคือ แบบไม่มีแปรงถ่าน (brushless dc motor) ซึ่งมีหลักการทางเทคโนโลยีเหมือนกับมีมอเตอร์ไฟฟ้ากระแสตรงชนิดมีแปรงถ่าน ยกเว้นการคอมมิวเตชัน (commutation) กระทำโดยทางเทคนิคทางอิเล็กทรอนิกส์แทนที่จะกระทำโดยวิธีเชิงกล

บทที่ 3

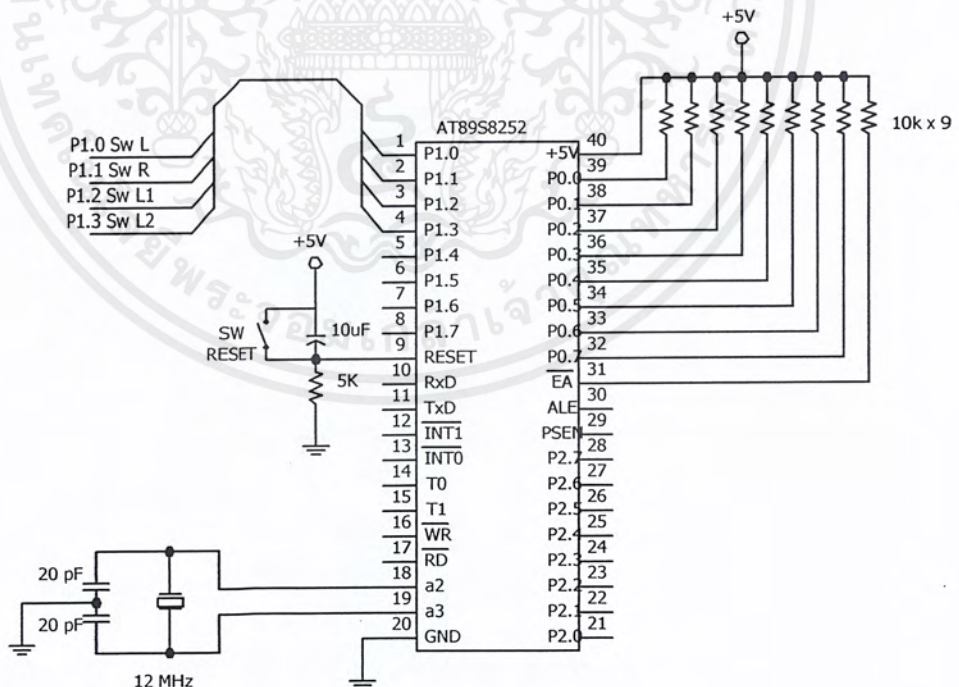
การออกแบบและสร้างโครงงาน

การออกแบบวงจรของชุดควบคุมในส่วนของภาคส่งนี้ แบ่งการออกแบบเป็น 2 ส่วนใหญ่ๆ คือ ส่วนที่เป็นฮาร์ดแวร์วงจรและซอฟต์แวร์ควบคุมวงจร โดยฮาร์ดแวร์จะใช้ไมโครคอนโทรลเลอร์เป็นอุปกรณ์สำคัญในการประมวลผลและควบคุมการทำงาน ส่วนไมโครคอนโทรลเลอร์ที่ใช้ในโครงงานนี้จะเลือกใช้ไมโครคอนโทรลเลอร์เบอร์ AT89S8252 เนื่องจากเบอร์นี้มีหน่วยความจำโปรแกรม 8 Kbytes ซึ่งเพียงพอกับโครงงานนี้ ส่วนทางด้านซอฟต์แวร์ควบคุมวงจรมันใช้ภาษาแอสเซมบลีของ MCS - 51 ในการเขียนโปรแกรม

3.1 การออกแบบชุดควบคุม HARD WARE ภาคส่ง

วงจรของชุดควบคุมภาคส่งประกอบไปด้วยส่วนต่างๆ ดังนี้

3.1.1 ส่วนประมวลผล



รูปที่ 3.1 การต่อขาใช้งานของไมโครคอนโทรลเลอร์ภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่และการต่อขาต่างๆกับอุปกรณ์ภายนอกของไมโครคอนโทรเลอร์ ในส่วนของภาคส่งที่ ทำหน้าที่เป็นตัวควบคุมนั้นจะมีดังนี้

ขา 1 P1.0 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ L เพื่อกำหนดให้มอเตอร์มีทิศทางการหมุนไปทางซ้าย

ขา 2 P1.1 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ R เพื่อกำหนดให้มอเตอร์มีทิศทางการหมุนไปทางขวา

ขา 3 P1.2 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ L1 เพื่อกำหนดการเปิดหรือปิด ไฟดวงที่ 1

ขา 4 P1.3 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ L2 เพื่อกำหนดการเปิดหรือปิด ไฟดวงที่ 2

ขา 5 P1.4 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ STOP เพื่อกำหนดให้หยุดการส่งข้อมูลแบบอนุกรม

ขา 6 P1.5 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ START เพื่อกำหนดให้ มีการเริ่มส่งข้อมูลแบบอนุกรม

ขา 7 P1.6 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ DECREASE เมื่อกดแล้ว จะทำหน้าที่ในการลดค่าตำแหน่งของภาครับ

ขา 8 P1.7 บิตนี้ทำหน้าที่เป็นอินพุทเพื่อรับคำสั่งจากสวิตช์ INCREASE เมื่อกดแล้ว จะทำหน้าที่ในการเพิ่มค่าตำแหน่งของภาครับ

ขา 9 RESET เป็นขารีเซ็ตของวงจร โดยจะต่อตัวต้านทานลงกราวด์ และต่อตัวเก็บประจุคร่อมสวิตช์ที่ต่อกับไฟ +5V

ขา 11 TXD ใช้ทำหน้าที่เป็นตัวส่งข้อมูลอนุกรม เพื่อส่งไปยังตัวภาครับ

ขา 17 RD เป็นขา READ โดยต่อกับขา 2 ของวงจร A/D

ขา 18 XTAL1 เป็นขาที่ต่อกับชุด OSILATOR โดยใช้ CRYSTAL 12MHz และต่อ C 20PF ลงกราวด์

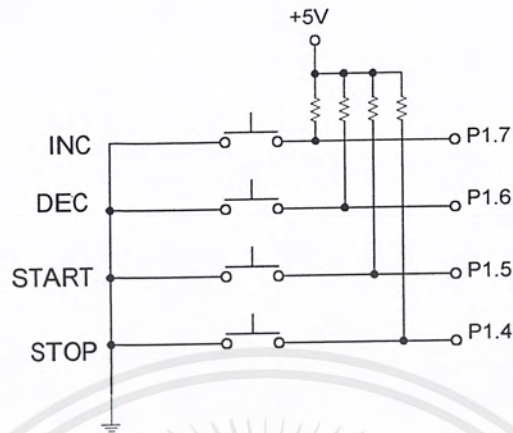
ขา 19 XTAL2 เป็นขาที่ต่อกับชุด OSILATOR โดยใช้ CRYSTAL 12MHz และต่อ C 20PF ลงกราวด์

ขา 32-39 PORT 0 เป็น I/P พอร์ตที่ รับข้อมูลมาจากวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล โดยการปรับ VR และต่อตัวต้านทาน PULL UP ไว้

ขา 21-28 PORT 2 ทำหน้าที่ เป็น O/P เพื่อ ไปยังส่วนของวงจรแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

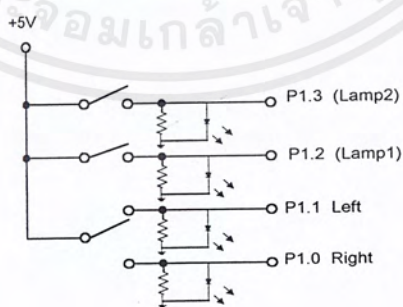
3.1.2 ภาคลิย้สวิตช์ ของด้านอินพุทของภาครับ



รูปที่ 3.2 รูปลิย้สวิตช์เลือก Slave

ในรูปที่ 3.2 นั้นได้แสดงสวิตช์ ชุดควบคุมภาครับ โดยมีสวิตช์ INCREASE ต่อที่ขา P1.7 จะเป็นเพิ่มค่าตำแหน่งในการเลือกชุดควบคุมภาครับ และสวิตช์ DECREASE ต่อที่ขา P1.6 จะเป็นการลดค่าในการเลือกชุดควบคุมภาครับ

เมื่อทำการเลือกตำแหน่งของภาครับได้แล้วก็จะทำการกดสวิตช์ START อยู่ที่ ขา P1.5 เพื่อให้เริ่มมีการเริ่มส่งข้อมูลผ่านทางพอร์ตอนุกรมเพื่อส่งข้อมูลไปยังชุดควบคุมภาครับ ณ ตำแหน่งที่กำหนดไว้ โดยการส่งข้อมูลอนุกรมจะใช้ในมาตรฐานการรับส่งแบบ UART เมื่อต้องการสั่งให้มีการหยุดการส่งข้อมูลผ่านทางพอร์ตอนุกรมทำได้โดยการกดสวิตช์ STOP ที่อยู่ที่ ขา P1.4 จะกดเพื่อให้มีการหยุดส่งข้อมูลผ่านทางพอร์ตอนุกรมเพื่อต้องการจะเปลี่ยนตำแหน่งของภาครับ



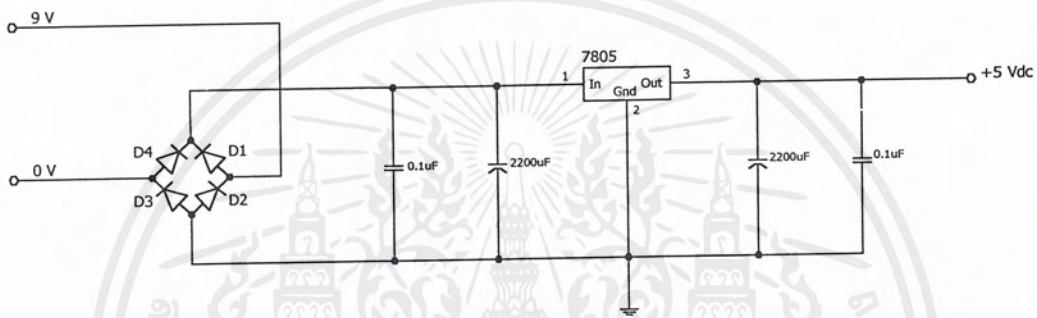
รูปที่ 3.3 ลิย้สวิตช์ควบคุมอุปกรณ์ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

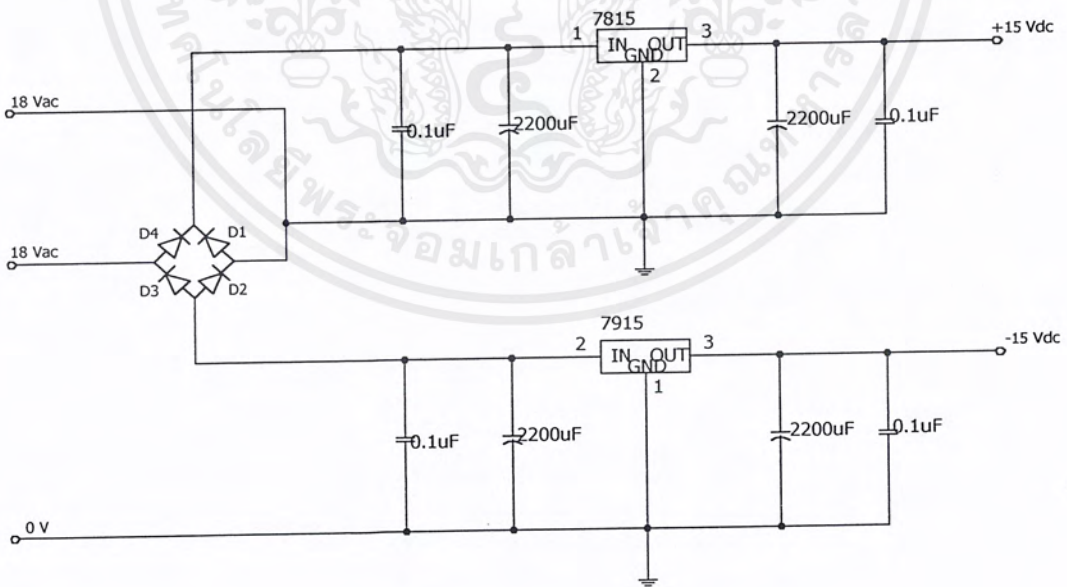
สวิตช์อีก 4 ตัวที่เหลือจะเป็นสวิตช์ที่ใช้กำหนดการทำงานของภาครับซึ่งจะประกอบไปด้วย สวิตช์ L, R, L1, L2 จะเป็นสวิตช์เลือกให้มอเตอร์หมุนซ้าย หมุนขวา เปิด-ปิด ไฟดวงที่ 1 และ 2 ตามลำดับ

3.1.3 ภาคจ่ายไฟ

ในชุดควบคุมส่วนของภาคส่งนี้จะแบ่งชุดเป็นแหล่งจ่ายไฟ 3 ชุดได้แก่ +5V, +15V และ -15V ซึ่งจะใช้ IC Regulate 3 ตัวคือ #7805, #7815, #7915 ตามลำดับเพื่อแปลงแรงดัน 18 โวลต์จากหม้อแปลงให้เป็นแรงดัน โดยที่ +5V ใช้สำหรับเป็นไฟเลี้ยงให้กับวงจรต่างๆและ +15V ใช้สำหรับมอเตอร์



รูปที่3.4 วงจรภาคจ่ายไฟ +5V

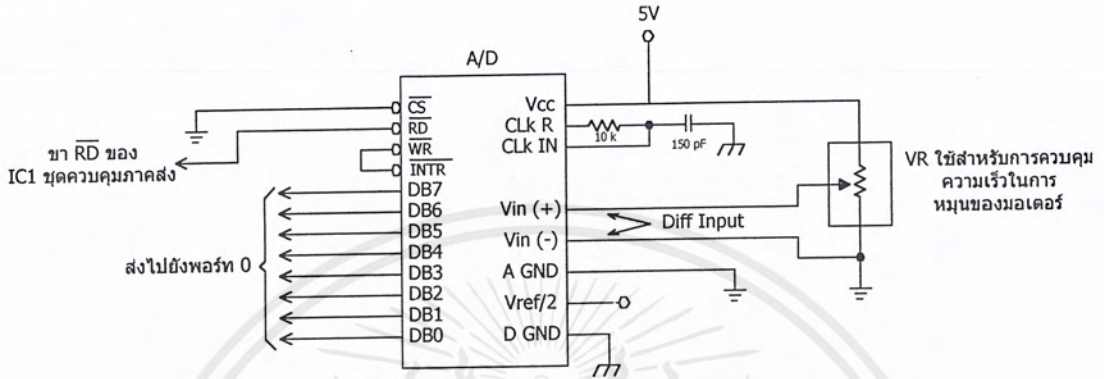


รูปที่3.5 วงจรภาคจ่ายไฟ +15V และ -15V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

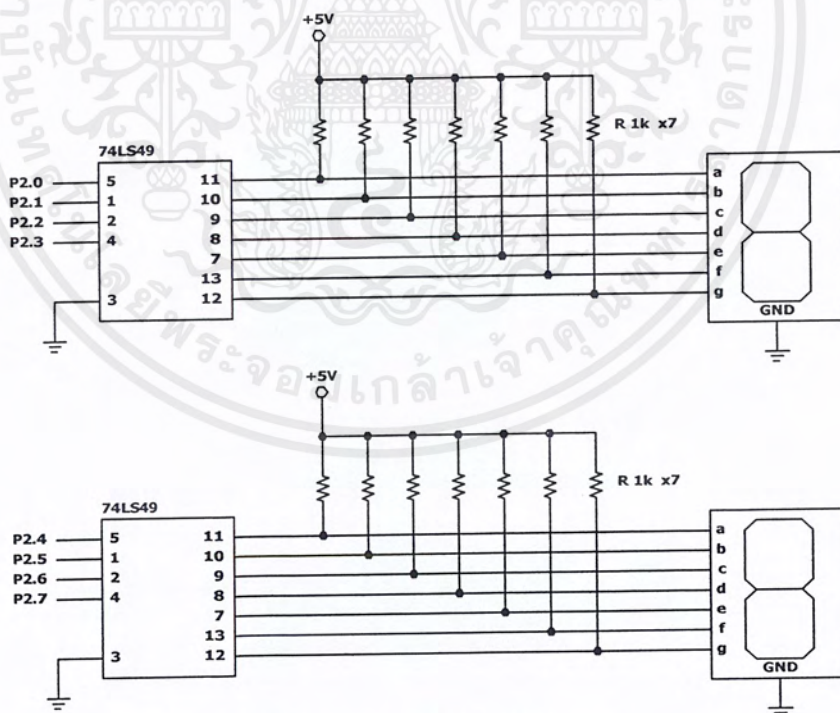
3.1.4 ภาควควบคุมความเร็วมอเตอร์

ในส่วนของภาคนี้จะเป็นส่วนการควบคุมความเร็วของมอเตอร์ โดยที่มีตัวต้านทานปรับค่าได้เป็นตัวปรับความเร็วโดยจะเปลี่ยนค่าแรงดันไฟ เข้าไปยังวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลแล้วส่งผ่านไปยังไมโครคอนโทรลเลอร์



รูปที่ 3.6 วงจรควบคุมความเร็วมอเตอร์

3.1.5 ส่วนแสดงผลของภาคส่ง



รูปที่ 3.6 ส่วนแสดงผลของชุดควบคุมภาคส่ง

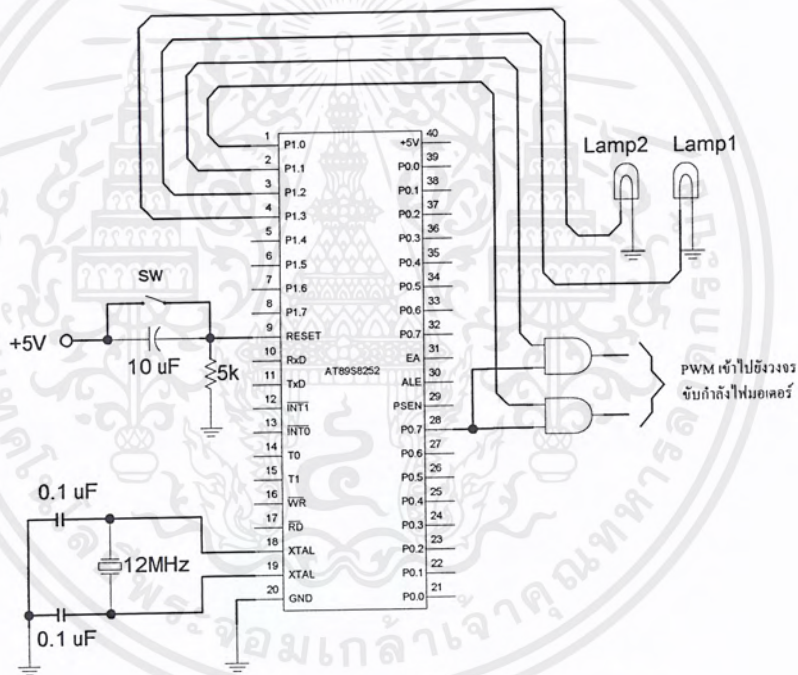
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของวงจรนี้จะเป็นการแสดงผลออกทาง 7-SEGMENT เพื่อเป็นตัวบอกตำแหน่งให้กับผู้ใช้ได้ทราบว่า มีค่าเป็นเท่าไร หลังจากที่ทำการกดสวิทช์เพิ่ม-ลดแล้วจะผ่านส่วนของโปรแกรมที่ทำหน้าที่เปลี่ยนจากเลขฐาน 2 เป็นรหัส BCD แล้วส่งออกเอาต์พุต จากนั้นสัญญาณที่ได้จะส่งไปยังวงจรแปลงจากรหัส BCD เป็น 7-SEGMENT โดยใช้ 74LS 49 แล้วจึงนำไปออกที่ LED 7-SEGMENT 2 หลัก

3.2 การออกแบบ HARD WARE ชุดควบคุมภาครับ

วงจรของชุดควบคุมภาครับประกอบไปด้วยส่วนต่างๆ ดังนี้

3.2.1 ส่วนประมวลผล



รูปที่ 3.8 ขาการต่อใช้งานของไมโครคอนโทรลเลอร์ภาครับ

ขา 1 P1.0 ขานี้จะถูกต่อกับขา 1 ของ 74LS08 เพื่อทำหน้าที่เป็นตัวกำหนดทิศทางการหมุนให้กับมอเตอร์ว่าจะต้องไปทางซ้าย ซึ่งกำหนดโดยการโยกสวิทช์ที่ภาคส่ง

ขา 2 P1.1 ขานี้จะถูกต่อกับขา 5 ของ 74LS08 เพื่อทำหน้าที่เป็นตัวกำหนดทิศทางการหมุนให้กับมอเตอร์ว่าจะต้องไปทางขวา ซึ่งกำหนดโดยการโยกสวิทช์ที่ภาคส่ง

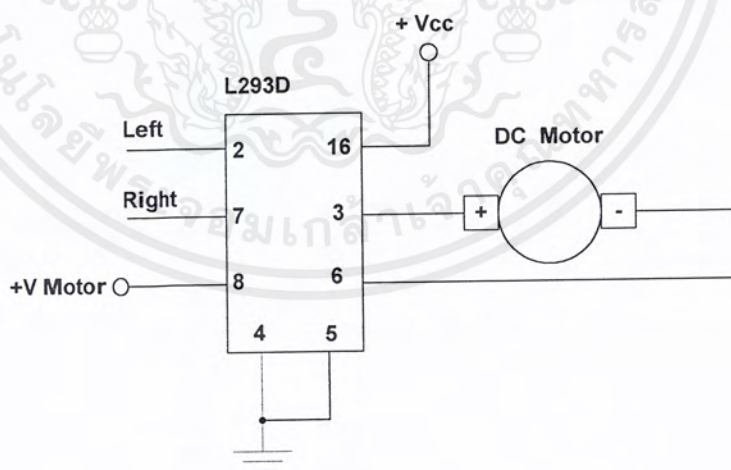
ขา 3 P1.2 ใช้เป็นขา O/P ที่จะนำไปต่อกับไฟดวงที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา 4 P1.3 ใช้เป็นขา O/P ที่จะนำไปต่อกับไฟดวงที่ 2
- ขา 9 RESET เป็นขารีเซ็ตของวงจร โดยจะต่อตัวต้านทานลงกราวด์ และต่อตัวเก็บประจุพร้อมสวิทช์ที่ต่อกับไฟ +5V
- ขา 10 RXD เป็นขาที่ใช้รับข้อมูลอนุกรมที่ส่งมาจากภาคส่ง
- ขา 18 XTAL1 เป็นขาที่ต่อกับชุด OSILATOR โดยใช้ CRYSTAL 12MHz และต่อ C 20PF ลงกราวด์
- ขา 19 XTAL2 เป็นขาที่ต่อกับชุด OSILATOR โดยใช้ CRYSTAL 12MHz และต่อ C 20PF ลงกราวด์
- ขา 31 EA จะต่อ +5V เพื่อบอกว่า CPU จะติดต่อกับหน่วยความจำภายในเท่านั้น
- ขา 21 P2.0 เป็นเอาต์พุตของ PULSE WITH MODULATION ที่ได้จากการประมวลผลของโปรแกรมและจะนำไปเข้าที่อินพุตของวงจร AND GATE ใน PORT นี้บิตอื่นไม่มีการใช้งาน จะถูกต่ออยู่กับขา 2 และ 4 ของ 74LS08

3.2.2 ส่วนของวงจร DRIVER

วงจรส่วนนี้จะใช้ IC # L293D ทำหน้าที่เป็นตัวขับกระแสให้กับมอเตอร์ โดยจะนำเอาขา 3 กับ 6 ของ 74LS08 ที่เป็นเอาต์พุตของวงจร AND GATE มาเข้ากับขาอินพุต คือขา 2 และ 7 ตามลำดับที่ขา 3 และ 6 จะถูกนำไปต่อกับมอเตอร์



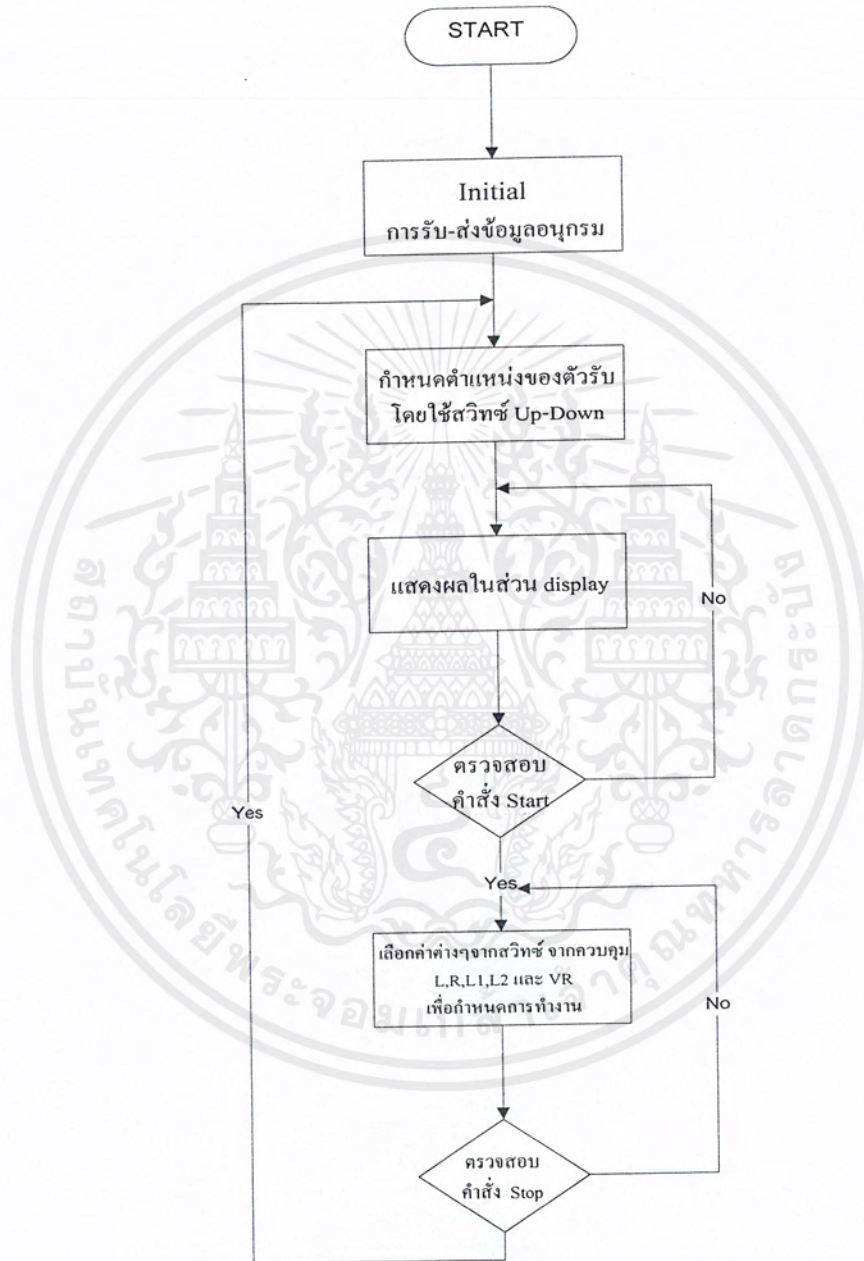
รูปที่ 3.9 วงจรขับกำลังงานมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 การออกแบบโปรแกรม

ในส่วนของการออกแบบโปรแกรมนั้นได้แบ่งเป็น 2 ส่วนคือ โปรแกรมในส่วนของภาครับ และในส่วนของภาคส่ง

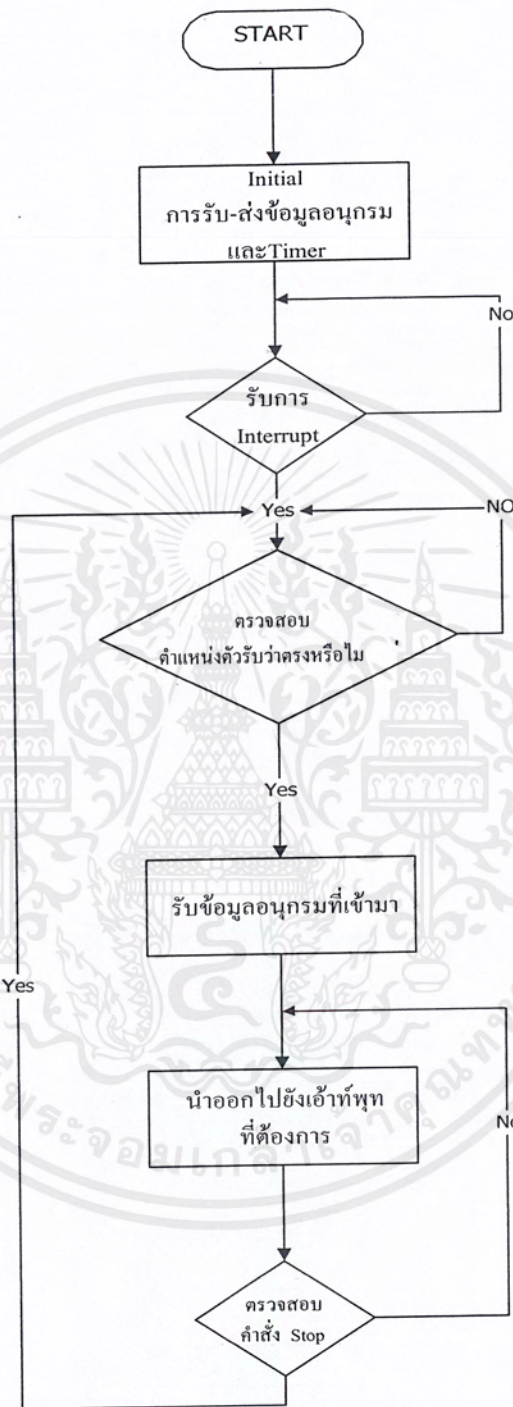
3.3.1 การออกแบบโปรแกรมชุดควบคุมภาคส่ง



รูปที่ 3.10 FLOWCHAT การออกแบบโปรแกรมชุดควบคุมภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 การออกแบบโปรแกรมชุดควบคุมภาครับ



รูปที่ 3.11 FLOWCHAT การออกแบบ โปรแกรมชุดควบคุมภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

คุณสมบัติ การใช้งานและผลการทดลอง

ชุดควบคุมอุปกรณ์ไฟฟ้า

4.1 คุณสมบัติชุดควบคุมอุปกรณ์ไฟฟ้า

ชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์นี้สามารถที่จะควบคุมอุปกรณ์ไฟฟ้าได้ คือ สามารถควบคุมทิศทางในการหมุนและความเร็วในการหมุนของมอเตอร์ และสามารถควบคุมการเปิดไฟในชุดควบคุมตัวรับการรับ – ส่งข้อมูลผ่านพอร์ตอนุกรม โดยจะสามารถเลือกได้ว่าจะให้ชุดควบคุมอุปกรณ์ไฟฟ้าภาครับชุดไหนทำงาน และสามารถที่จะให้การทำงานของแต่ละชุดเป็นอิสระต่อกัน โดยเมื่อเลือกชุดควบคุมอุปกรณ์ภาครับชุดหนึ่งแล้ว ไปเลือกอีกชุดหนึ่ง ชุดที่สั่งให้ทำก่อนนั้น ก็ยังคงสถานะการทำงานได้อยู่เหมือนสถานะสุดท้ายที่ทำงานอยู่ก่อนที่จะเลือกชุดควบคุมอุปกรณ์ไฟฟ้าภาครับชุดต่อไป

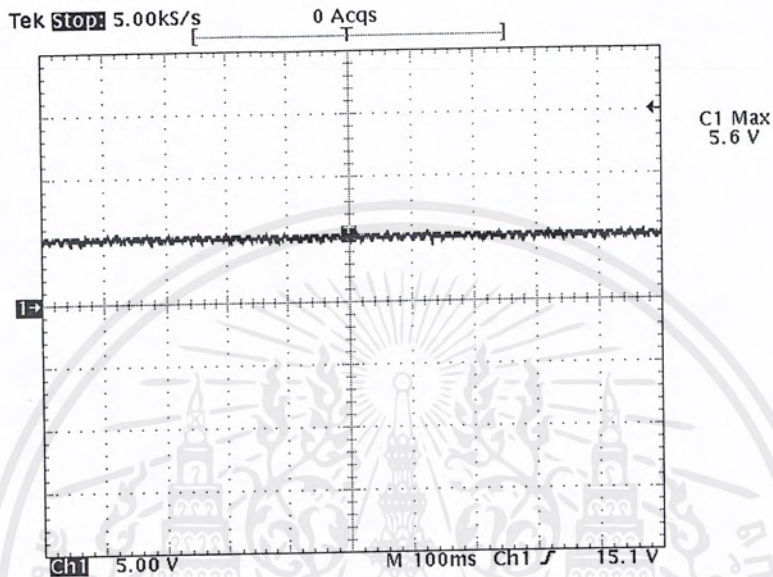
4.2 ขั้นตอนการใช้งานชุดควบคุมอุปกรณ์ไฟฟ้า

1. เปิดสวิตช์ไฟ POWER ไปที่ ON
2. เลือกคีย์สวิตช์ว่าจะให้ตำแหน่งของชุดควบคุมภาครับตัวใดทำงาน โดยการ เลือกสวิตช์ดังนี้
 - INC เพื่อที่จะเพิ่มค่าตำแหน่งชุดควบคุมภาครับให้ทำงาน
 - DEC เพื่อที่จะลดค่าตำแหน่งชุดควบคุมภาครับให้ทำงาน
3. เลือกคีย์สวิตช์ว่าให้มอเตอร์หมุนไปในทิศทางซ้ายหรือขวา
4. ปรับตัวต้านทานปรับค่าได้เพื่อเลือกว่าจะให้มอเตอร์หมุนเร็วเท่าไร ชุดนี้จะเป็นชุดที่รับส่งข้อมูลผ่านพอร์ตอนุกรมตลอดเวลาที่ทำการเปลี่ยนแปลงค่าที่ ตัวต้านทานปรับค่าได้
5. เลือกเปิดสวิตช์ไฟว่าให้ไฟดวงไหนติด
6. กดคีย์สวิตช์ START เพื่อที่จะทำการส่งข้อมูลที่ได้รับมาจากคีย์สวิตช์ต่างๆ ที่ควบคุมอุปกรณ์ไฟฟ้าผ่านออกไปยังพอร์ตอนุกรมเพื่อส่งให้ภาครับ
7. เลือกการควบคุมตามที่ต้องการในข้อ 3 ข้อ 4. และข้อ 5. ว่าจะให้เป็นอย่างไรร
8. หากจะทำการหยุดส่งหรือทำการเปลี่ยนชุดควบคุมภาครับก็ให้ทำการกดคีย์สวิตช์ STOP เพื่อที่จะทำเริ่มขั้นตอนในข้อ 2. ใหม่

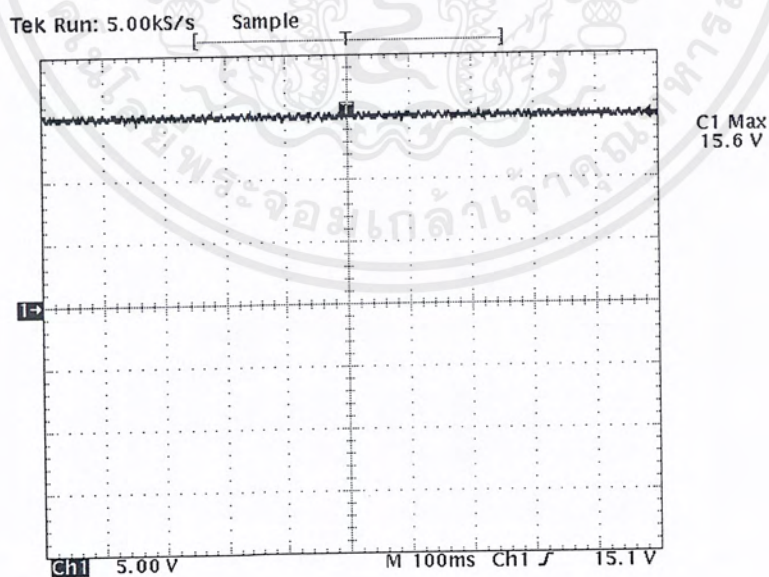
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 วงจรภาคจ่ายไฟ (POWER SUPPLY)

หลังจากที่ทำการประกอบวงจร ทดลองวัดสัญญาณว่ามีออกมาทางเอาต์พุตตรงตามที่ต้องการหรือไม่ในที่นี้จะเป็น ไฟ +5 โวลต์ , + 15 โวลต์ และ - 15 โวลต์ ดังในรูปที่ 4.1 ถึงรูปที่ 4.3

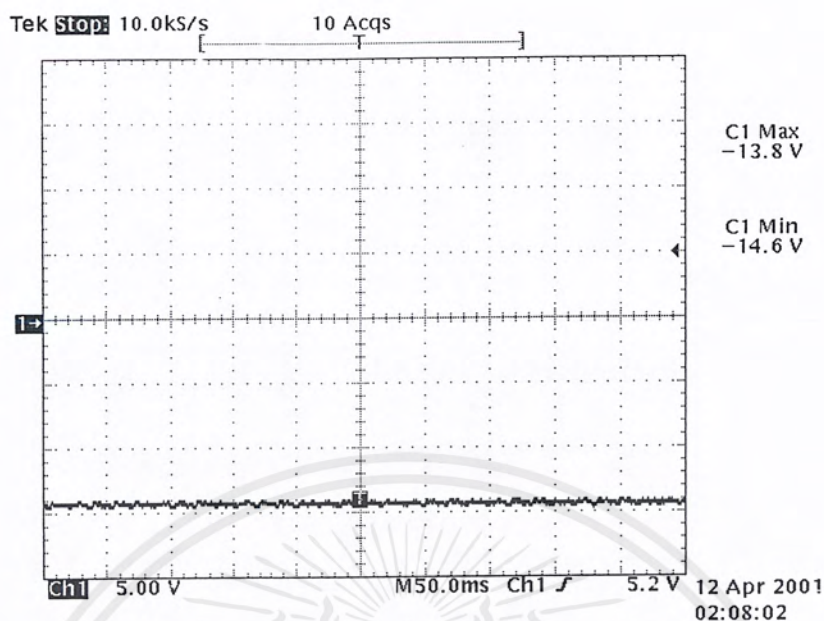


รูปที่ 4.1 แรงดันไฟที่วงจรจ่ายไฟ +5V



รูปที่ 4.2 แรงดันไฟที่วงจรจ่ายไฟ +15V

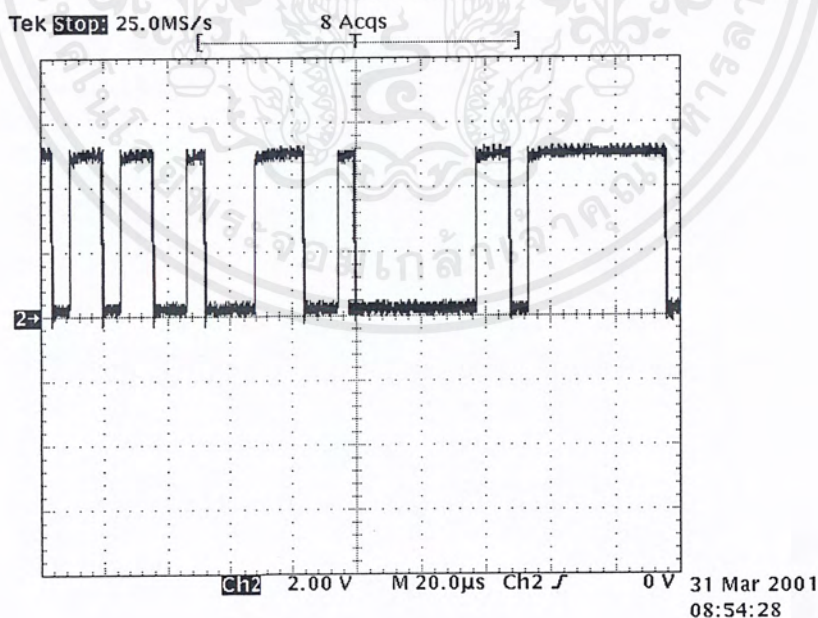
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 แรงดันไฟที่วงจรจ่ายไฟ -15V

4.4 วงจรชุดควบคุมทางภาคส่ง

ทำการลองปรับค่าตัวต้านทานปรับค่าได้ว่ามีผลเปลี่ยนแปลงอย่างไรทางอินพุทของ พอร์ต 0 ของไมโครคอนโทรลเลอร์โดยคาร์ดู LED ที่ต่อไว้ในการทำงานว่าเป็นอย่างไร

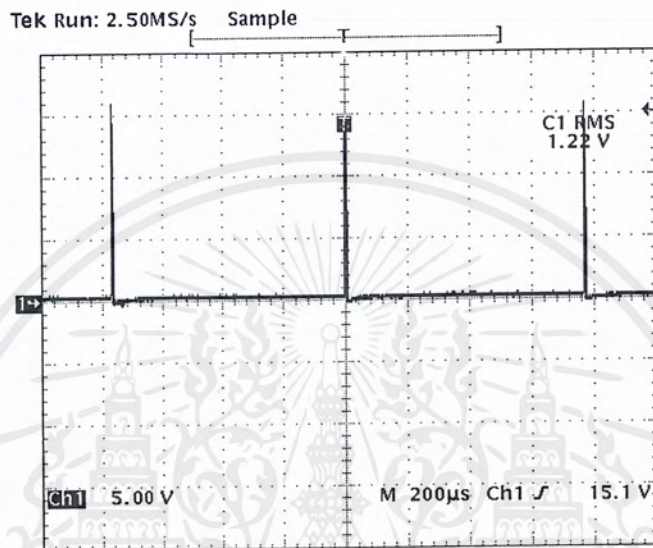


รูปที่ 4.4 สัญญาณที่ได้อินพุทมาทางสวิทซ์และส่งออกทางพอร์ตอนุกรม

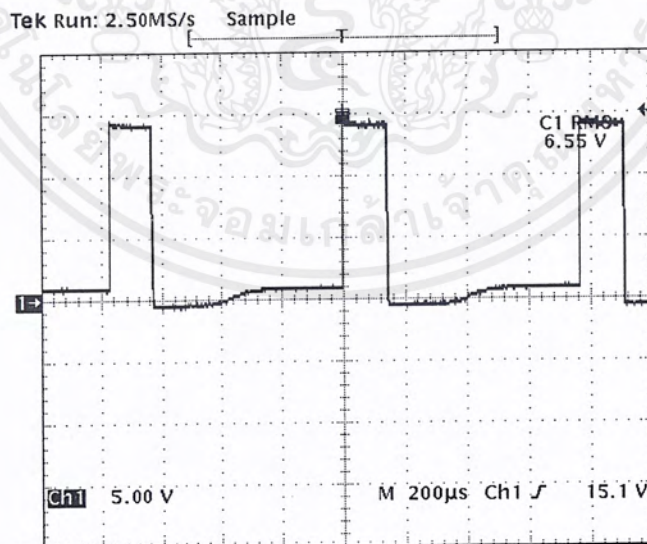
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 วงจรขับกระแสไฟมอเตอร์ (DRIVE)

ทดลองจ่ายไฟให้กับ วงจรขับกำลังงานไฟของ IC L239D ซึ่งเป็นวงจรขับกระแสไฟได้โดยประมาณ 1 แอมป์ ดูผลการทดลองว่ามอเตอร์ว่าสามารถหมุนได้หรือไม่ หากไม่ได้ก็ให้ทำการต่อทรานซิสเตอร์คาร์ลิงตันแบบบริดจ์เพื่อเพิ่มกระแสไฟก็ได้

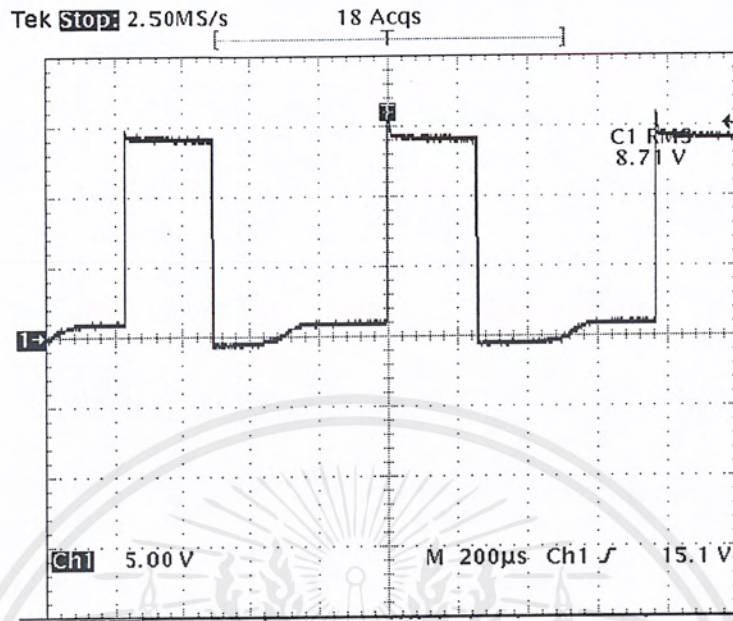


รูปที่ 4.5 สัญญาณ PWM ที่ออกมาทางที่วงจรขับกระแสขณะปรับ SPEED น้อยที่สุด

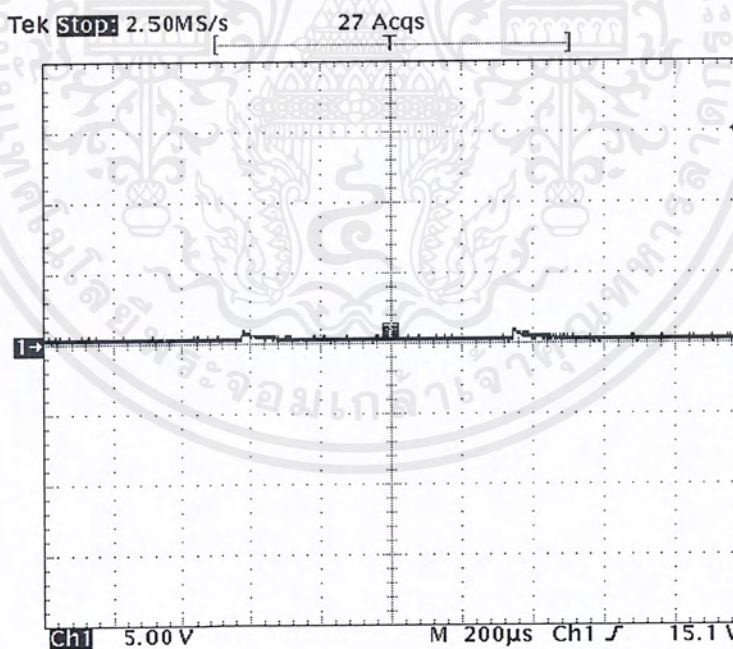


รูปที่ 4.6 สัญญาณ PWM ที่ออกมาทางที่วงจรขับกระแสขณะปรับ SPEED ปานกลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 สัญญาณ PWM ที่ออกมาทางที่วงจรขับเคลื่อนที่ปรับ SPEED มากสุด

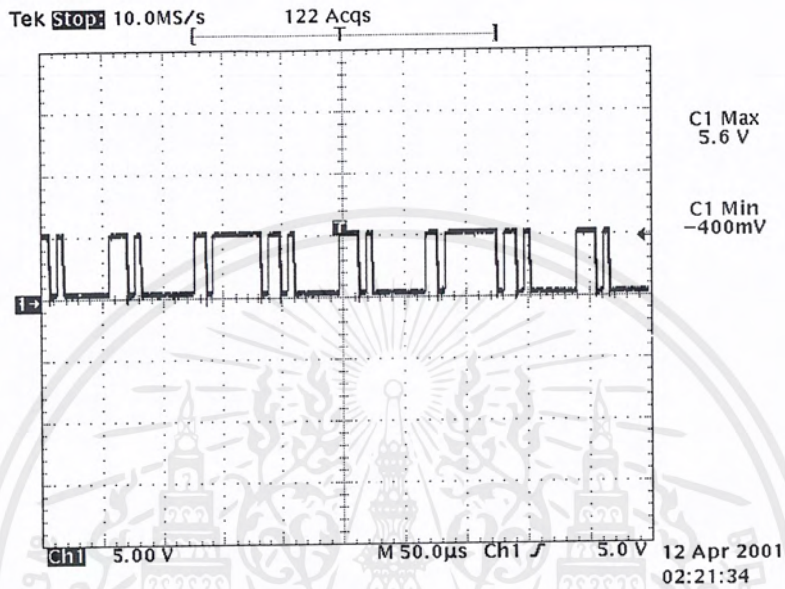


รูปที่ 4.7 รูปสัญญาณที่ออกมาทางที่วงจรขับเคลื่อนที่ไม่มีสัญญาณ PWM

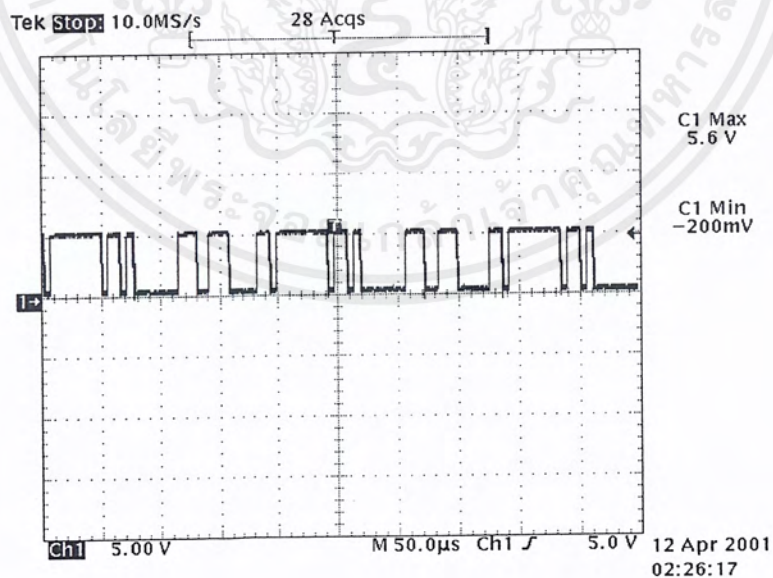
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 โปรแกรม

ทำการทดลองรันโปรแกรมว่าเป็นไปตามเงื่อนไขที่เขียนหรือไม่ ถ้าไม่เป็นไปตามที่เขียนให้ทำการลงเขียนโปรแกรมใหม่แล้วรันใหม่



รูปที่ 4.8 ขณะที่ไม่เปิดสวิตซ์ไฟ L1 และ L2



รูปที่ 4.9 ขณะที่เปิดสวิตซ์ไฟ L1 และ L2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุป

สรุปผลการทดลอง

ผลการทดลองจากการใช้ชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์ยังมีการผิดพลาดของฮาร์ดแวร์เนื่องจากว่าอุปกรณ์บางตัวนั้นมีความผิดพลาดเกิดขึ้นรวมไปจนถึงการใช้อุปกรณ์ที่เป็นของเก่าแล้วซึ่งอาจมีการผิดพลาดครั้งนี้ได้แต่อย่างไรก็ดีชุดควบคุมเครื่องนี้สามารถควบคุมทั้งทิศทางและความเร็วในการหมุนของมอเตอร์ 2 ตัวหรือมากกว่านั้นก็ได้ในกรณีที่ต้องการชุดควบคุมภาครับเพิ่มขึ้น แต่อย่างไรก็ดี ชุดควบคุมอุปกรณ์ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์ชุดนี้มีขีดความสามารถในการควบคุมชุดควบคุมภาครับได้ 256 ชุด

แนวทางในการพัฒนาโครงการ

แนวทางในการพัฒนาโครงการ สามารถนำไปประยุกต์ใช้กับการควบคุมทิศทางในการหมุนและความเร็วในการหมุนของมอเตอร์ในโรงงานอุตสาหกรรมหรืออาจจะนำไปประยุกต์ใช้กับการขนส่ง อาทิ เช่น รถราง รถไฟฟ้าเพราะโครงการนี้ส่งผ่านพอร์ตอนุกรมทำให้ใช้สายสัญญาณในการควบคุมมีเพียงแค่ 2 เส้น และไม่ต้องจำเป็นต้องมีคนควบคุมบนตัวรถเพราะสามารถที่จะควบคุมที่สถานีใหญ่ได้เลย

บรรณานุกรม

- 1.อุดม จีนประดับ. ไมโครคอนโทรลเลอร์ MCS-51.กรุงเทพฯ: ศูนย์ผลิตตำรา สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ, พิมพ์ครั้งที่ 1
- 2.สุเจตน์ จันทรัมย์.ไมโครคอนโทรลเลอร์ชิพเดี่ยว 8051.กรุงเทพฯ: โครงการตำราวิชาการ วิทยาลัยมหานคร, พิมพ์ครั้งที่ 1
- 3.National Data Acquisition Databook. National Semiconductor
- 4.Texus Instrument: <http://www.ti.com>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

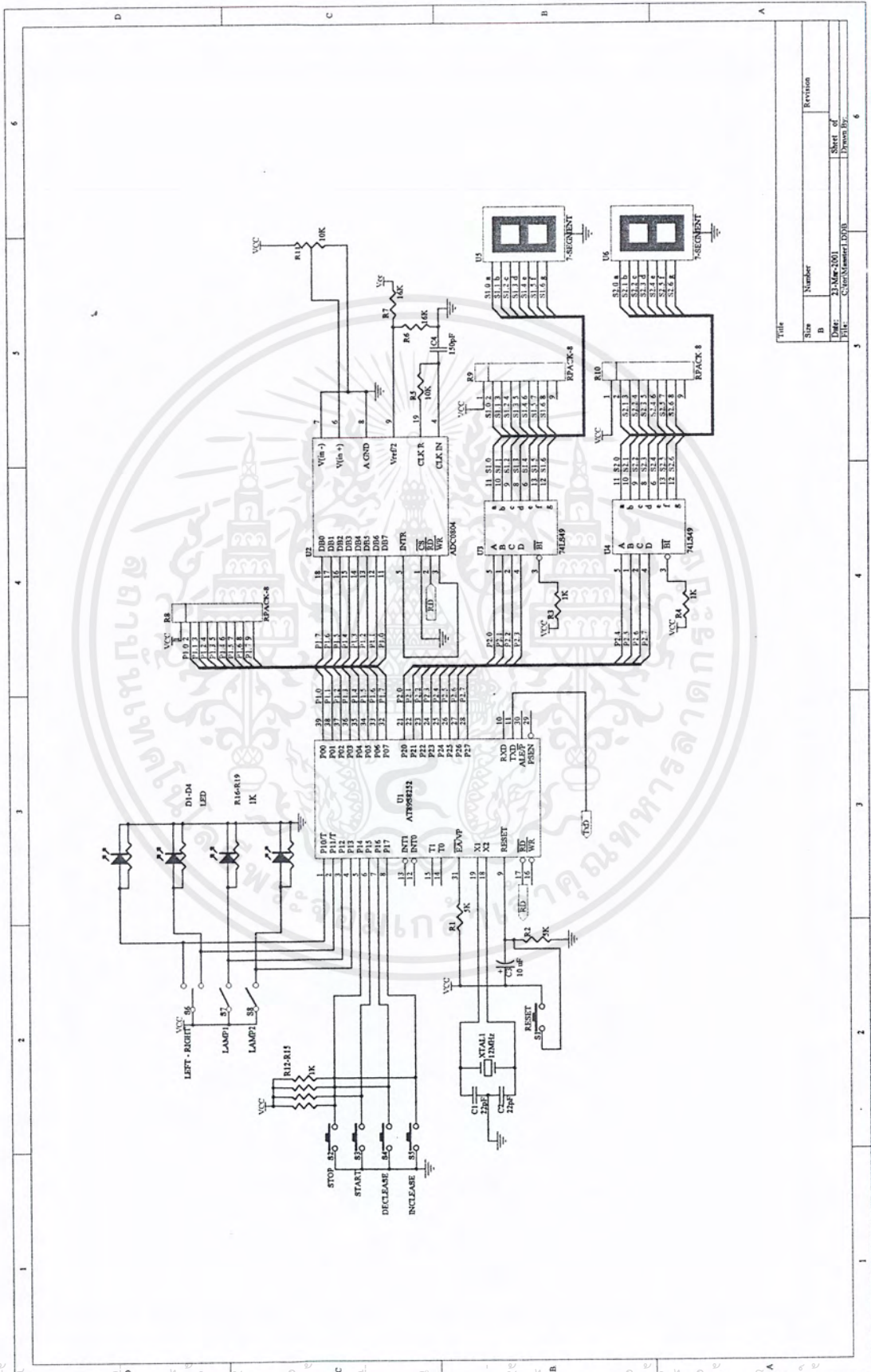


ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



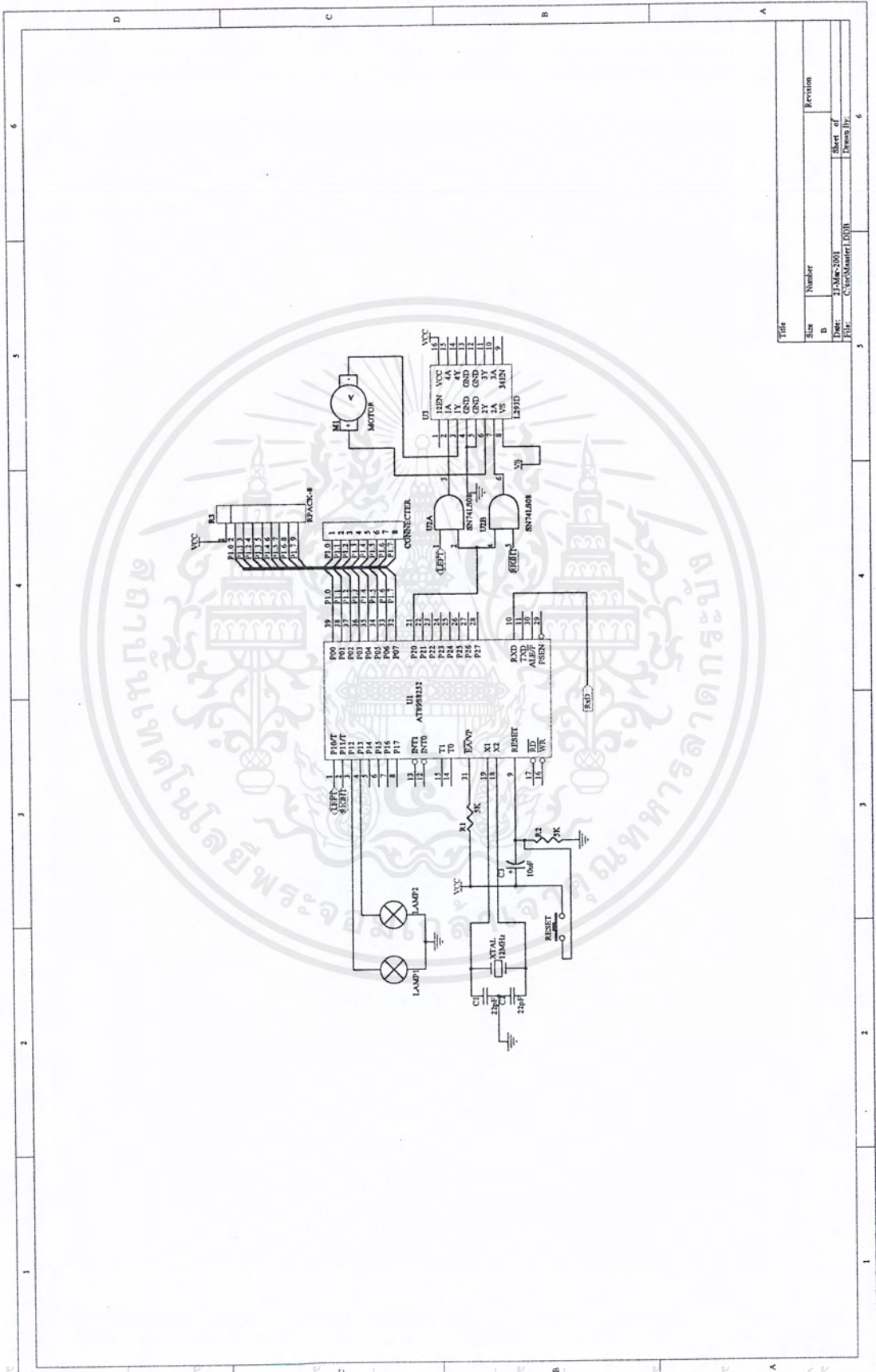
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	
Size	Number
B	Revision
Date:	21-Aug-2001
Drawn by:	Sheet of
	Drawn by:

วงจรควบคุมอุปกรณ์ไฟฟ้าภาคส่ง

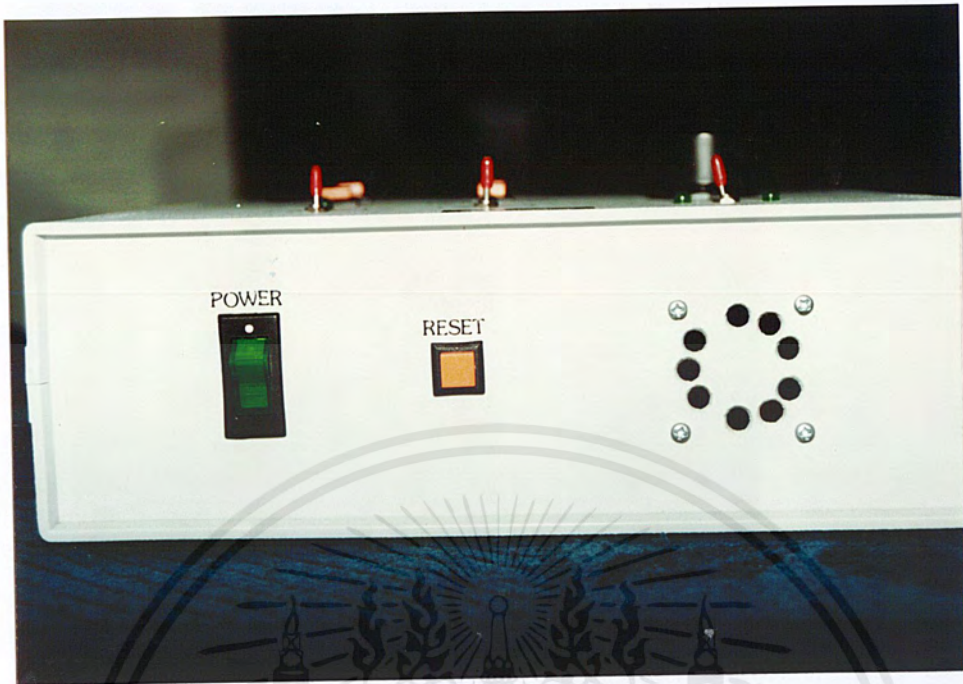
เอกสารนี้เป็นเอกสารที่ส่วนเราสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



File	Size	Number	Revision
D	2.5Kb	3001	
Draw	2.5Kb	3001	Sheet of
File	2.5Kb	3001	Page 1/3

วงจรควบคุมมอเตอร์ไฟฟ้ากรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้拿去ไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1 ด้านหน้าของชุดควบคุมภาคส่ง

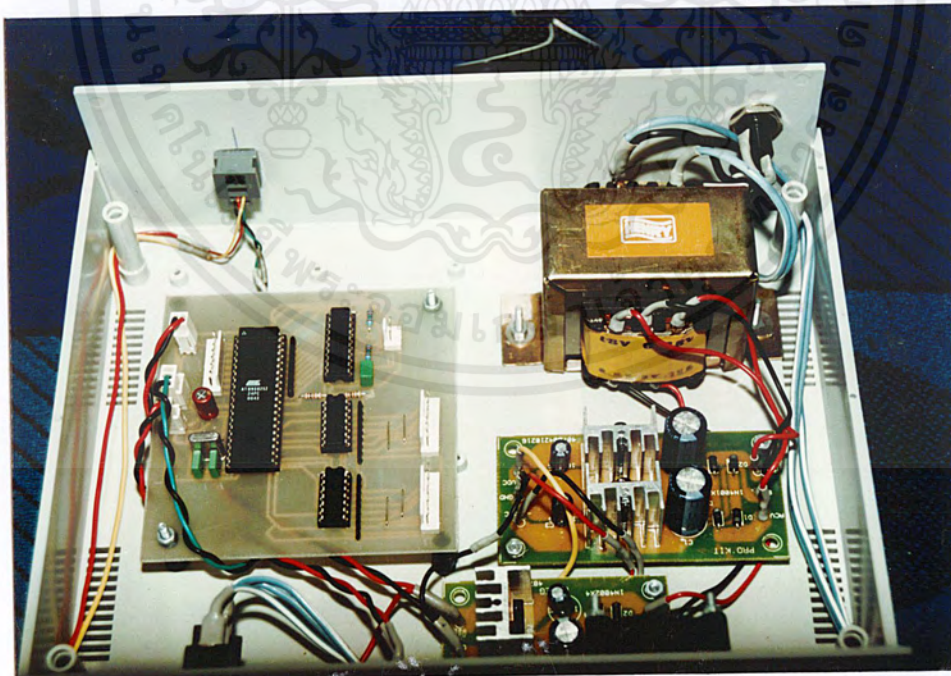


รูปที่ 2 ด้านหลังของชุดควบคุมภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

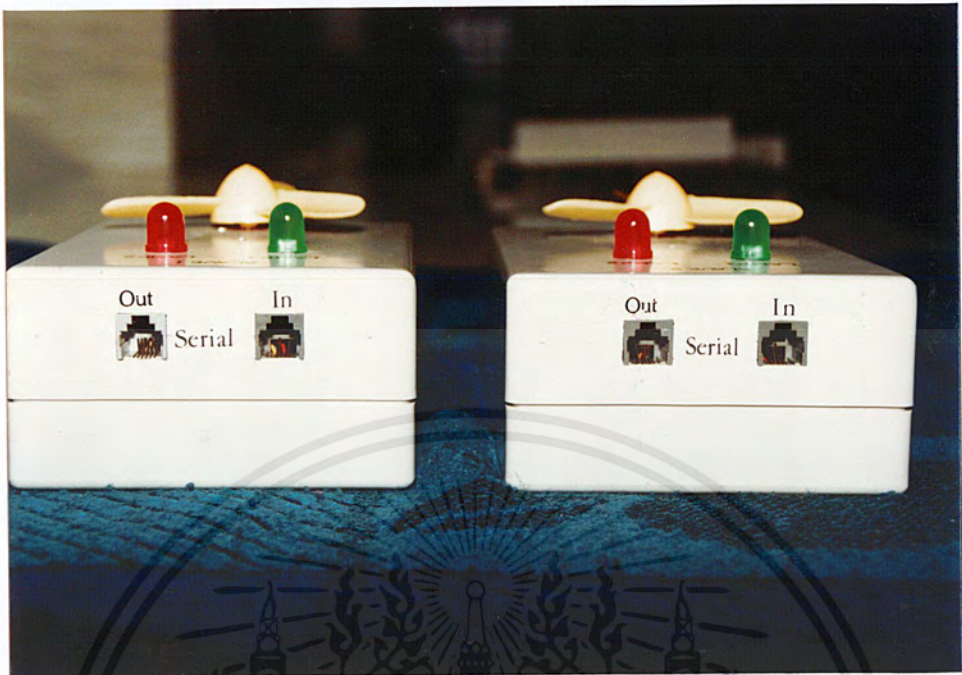


รูปที่ 3 ด้านบนของชุดควบคุมภาคส่ง



รูปที่ 4 ด้านในของชุดควบคุมภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

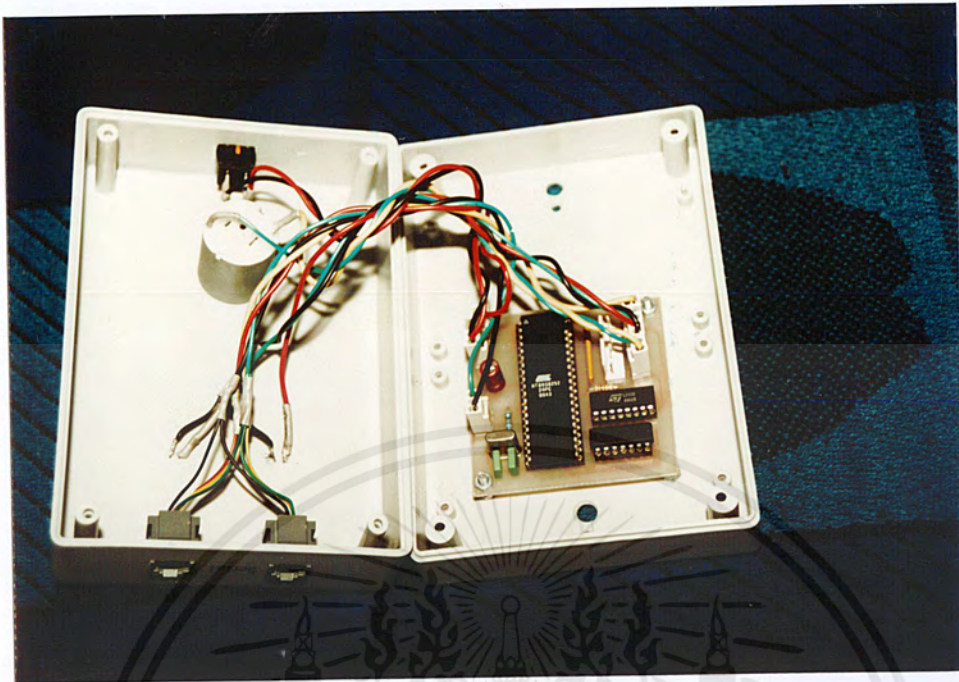


รูปที่ 5 ด้านหลังของชุดควบคุมภาครับ

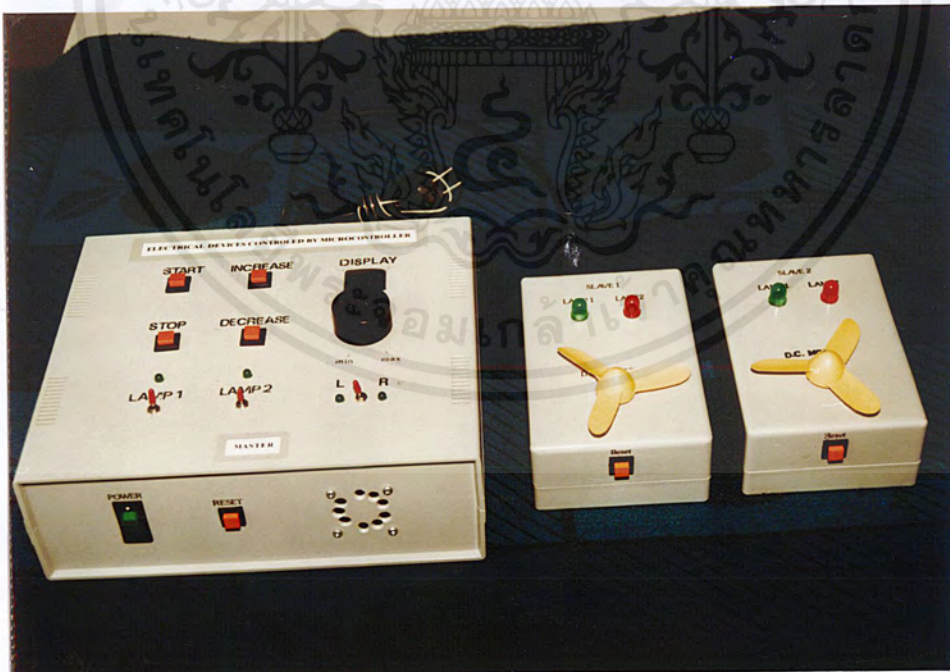


รูปที่ 6 ด้านบนของชุดควบคุมภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 7 ด้านในของชุดควบคุมภาครับ



รูปที่ 8 การต่อชุดควบคุมระหว่างภาครับและภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข.
โปรแกรมชุดควบคุมอุปกรณ์ไฟฟ้าภาคส่งและภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมใช้งานในส่วนของภาคส่ง

```
ETX      EQU  03
DCON     EQU  21
ATD      EQU  22
        SJMP  MAIN

        ORG  0050H
MAIN:    CLR  EA
        MOV  SCON,#90H
        ANL  PCON,#7FH
        MOV  P0,#0FFH
        MOV  P1,#0FFH
        MOV  P2,#00H
        CLR  TI
        CLR  C
        MOV  A,#00H
        MOV  P2,A
KEY:     JNB  P1.7,COUNT_UP
        JNB  P1.6,COUNT_DOWN
        JNB  P1.5,START
        JNB  P1.4,STOP
        SJMP KEY
SWITCH:  JNB  P1.7,COUNT_UP
        JNB  P1.6,COUNT_DOWN
        JNB  P1.5,START
        JNB  P1.4,STOP
        RET
DISPLAY: MOV  P2,R0
        LCALL DELAY
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

COUNT_UP:  INC  A
              LCALL UDIGIT_2
              LCALL EXCHANG
C1:          LCALL DISPLAY
              JNB  P1.7,C1
              SJMP KEY

```

```

COUNT_DOWN: DEC  A
              LCALL DDIGIT_2
              LCALL EXCHANG
C2:          LCALL DISPLAY
              JNB  P1.6,C2
              SJMP KEY

```

```

START:      SJMP SEND_ADDR
STOP:       CLR  TB8
              MOV  SBUF,#ETX
              JNB  TI,$
              CLR  TI
              SJMP KEY

```

```

UDIGIT_2:   ADD  A,#9CH
              JNC  UD
              MOV  A,#00H
              RET

```

```

UD:         SUBB A,#9CH
              RET

```

```

DDIGIT_2:   ADD  A,#9CH
              JNC  UD
              MOV  A,#63H
              RET

```

```

DATA_CON:  MOV  DCON,P1
           ANL  DCON,#0FH
           RET

SEND_ADDR: SETB  TB8
           MOV  SBUF,A
           JNB  TI,$
           CLR  TI
           LCALL SWITCH
           LCALL SEND_DATA

SEND_DATA: CLR  TB8
           LCALL DATA_CON
           MOV  SBUF,DCON
           JNB  TI,$
           CLR  TI

SEND_ATOD: MOVX  @DPTR,A
           JB   IE0,$
           MOVX A,@DPTR
           MOV  SBUF,A
           JNB  TI,$
           CLR  TI
           MOV  R3,#0FH

WAIT:      DJNZ  R3,WAIT
           LCALL SWITCH
           SJMP SEND_DATA

DELAY:     MOV  R1,#0FFH

D2:        MOV  R2,#0FFH

D1:        DJNZ  R2,D1
           DJNZ  R1,D2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

EXCHANG: CJNE A,#00H,N01
          MOV  R0,#00H
          RET

N01:     CJNE A,#01H,N02
          MOV  R0,#01H
          RET

N02:     CJNE A,#02H,N03
          MOV  R0,#02H
          RET

N03:     CJNE A,#03H,N04
          MOV  R0,#03H
          RET

N04:     CJNE A,#04H,N05
          MOV  R0,#04H
          RET

N05:     CJNE A,#05H,N06
          MOV  R0,#05H
          RET

N06:     CJNE A,#06H,N07
          MOV  R0,#06H
          RET

N07:     CJNE A,#07H,N08
          MOV  R0,#07H
          RET

N08:     CJNE A,#08H,N09
          MOV  R0,#08H
          RET

N09:     CJNE A,#09H,N10
          MOV  R0,#09H
          RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

N10:      CJNE  A,#0AH,N11
          MOV   R0,#10H
          RET

N11:      CJNE  A,#0BH,N12
          MOV   R0,#11H
          RET

N12:      CJNE  A,#0CH,N13
          MOV   R0,#12H
          RET

N13:      CJNE  A,#0DH,N14
          MOV   R0,#13H
          RET

N14:      CJNE  A,#0EH,N15
          MOV   R0,#14H
          RET

N15:      CJNE  A,#0FH,N16
          MOV   R0,#15H
          RET

N16:      CJNE  A,#10H,N17
          MOV   R0,#16H
          RET

N17:      CJNE  A,#11H,N18
          MOV   R0,#17H
          RET

N18:      CJNE  A,#12H,N19
          MOV   R0,#18H
          RET

N19:      CJNE  A,#13H,N20
          MOV   R0,#19H
          RET

N20:      CJNE  A,#14H,N21
          MOV   R0,#20H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET
N21:    CJNE  A,#15H,N22
        MOV   R0,#21H
        RET
N22:    CJNE  A,#16H,N23
        MOV   R0,#22H
        RET
N23:    CJNE  A,#17H,N24
        MOV   R0,#23H
        RET
N24:    CJNE  A,#18H,N25
        MOV   R0,#24H
        RET
N25:    CJNE  A,#19H,N26
        MOV   R0,#25H
        RET
N26:    CJNE  A,#1AH,N27
        MOV   R0,#26H
        RET
N27:    CJNE  A,#1BH,N28
        MOV   R0,#27H
        RET
N28:    CJNE  A,#1CH,N29
        MOV   R0,#28H
        RET
N29:    CJNE  A,#1DH,N30
        MOV   R0,#29H
        RET
N30:    CJNE  A,#1EH,N31
        MOV   R0,#30H
        RET
N31:    CJNE  A,#1FH,N32

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R0,#31H
RET
N32: CJNE A,#20H,N33
MOV R0,#32H
RET
N33: CJNE A,#21H,N34
MOV R0,#33H
RET
N34: CJNE A,#22H,N35
MOV R0,#34H
RET
N35: CJNE A,#23H,N36
MOV R0,#35H
RET
N36: CJNE A,#24H,N37
MOV R0,#36H
RET
N37: CJNE A,#25H,N38
MOV R0,#37H
RET
N38: CJNE A,#26H,N39
MOV R0,#38H
RET
N39: CJNE A,#27H,N40
MOV R0,#39H
RET
N40: CJNE A,#28H,N41
MOV R0,#40H
RET
N41: CJNE A,#29H,N42
MOV R0,#41H
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

N42:      CJNE  A,#2AH,N43
          MOV   R0,#42H
          RET

N43:      CJNE  A,#2BH,N44
          MOV   R0,#43H
          RET

N44:      CJNE  A,#2CH,N45
          MOV   R0,#44H
          RET

N45:      CJNE  A,#2DH,N46
          MOV   R0,#45H
          RET

N46:      CJNE  A,#2EH,N47
          MOV   R0,#46H
          RET

N47:      CJNE  A,#2FH,N48
          MOV   R0,#47H
          RET

N48:      CJNE  A,#30H,N49
          MOV   R0,#48H
          RET

N49:      CJNE  A,#31H,N50
          MOV   R0,#49H
          RET

N50:      CJNE  A,#32H,N51
          MOV   R0,#50H
          RET

N51:      CJNE  A,#33H,N52
          MOV   R0,#51H
          RET

N52:      CJNE  A,#34H,N53
          MOV   R0,#52H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET
N53:    CJNE  A,#35H,N54
        MOV   R0,#53H
        RET
N54:    CJNE  A,#36H,N55
        MOV   R0,#54H
        RET
N55:    CJNE  A,#37H,N56
        MOV   R0,#55H
        RET
N56:    CJNE  A,#38H,N57
        MOV   R0,#56H
        RET
N57:    CJNE  A,#39H,N58
        MOV   R0,#57H
        RET
N58:    CJNE  A,#3AH,N59
        MOV   R0,#58H
        RET
N59:    CJNE  A,#3BH,N60
        MOV   R0,#59H
        RET
N60:    CJNE  A,#3CH,N61
        MOV   R0,#60H
        RET
N61:    CJNE  A,#3DH,N62
        MOV   R0,#61H
        RET
N62:    CJNE  A,#3EH,N63
        MOV   R0,#62H
        RET
N63:    CJNE  A,#3FH,N64

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R0,#63H
RET
N64: CJNE A,#40H,N65
MOV R0,#64H
RET
N65: CJNE A,#41H,N66
MOV R0,#65H
RET
N66: CJNE A,#42H,N67
MOV R0,#66H
RET
N67: CJNE A,#43H,N68
MOV R0,#67H
RET
N68: CJNE A,#44H,N69
MOV R0,#68H
RET
N69: CJNE A,#45H,N70
MOV R0,#69H
RET
N70: CJNE A,#46H,N71
MOV R0,#70H
RET
N71: CJNE A,#47H,N72
MOV R0,#71H
RET
N72: CJNE A,#48H,N73
MOV R0,#72H
RET
N73: CJNE A,#49H,N74
MOV R0,#73H
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

N74:      CJNE  A,#4AH,N75
          MOV   R0,#74H
          RET

N75:      CJNE  A,#4BH,N76
          MOV   R0,#75H
          RET

N76:      CJNE  A,#4CH,N77
          MOV   R0,#76H
          RET

N77:      CJNE  A,#4DH,N78
          MOV   R0,#77H
          RET

N78:      CJNE  A,#4EH,N79
          MOV   R0,#78H
          RET

N79:      CJNE  A,#4FH,N80
          MOV   R0,#79H
          RET

N80:      CJNE  A,#50H,N81
          MOV   R0,#80H
          RET

N81:      CJNE  A,#51H,N82
          MOV   R0,#81H
          RET

N82:      CJNE  A,#52H,N83
          MOV   R0,#82H
          RET

N83:      CJNE  A,#53H,N84
          MOV   R0,#83H
          RET

N84:      CJNE  A,#54H,N85
          MOV   R0,#84H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

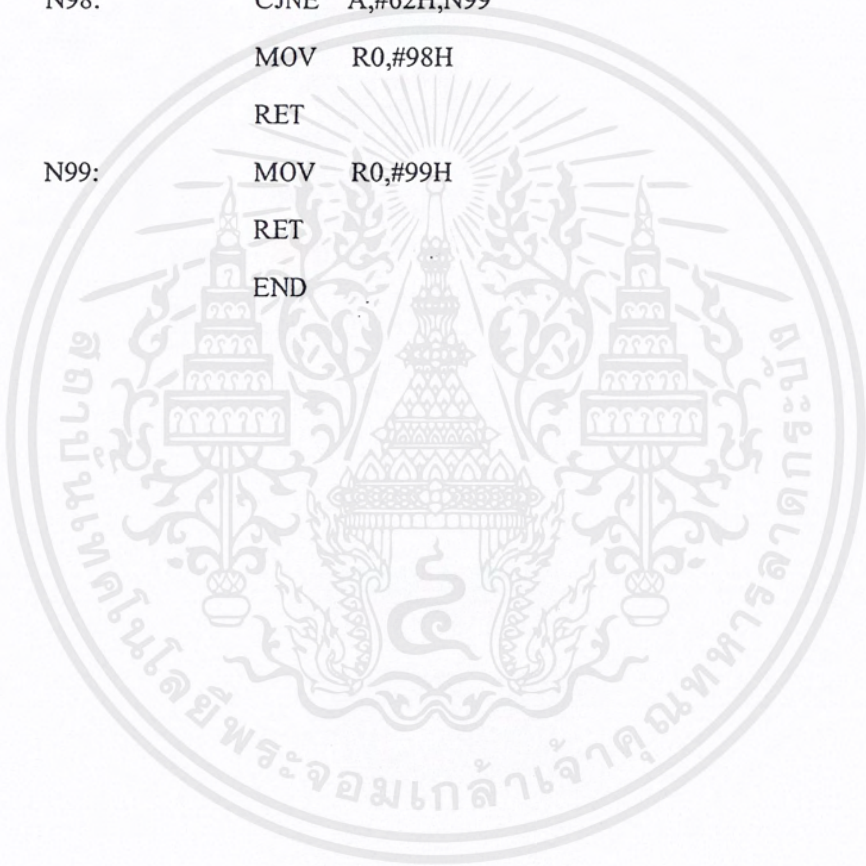
```

RET
N85:    CJNE  A,#55H,N86
        MOV   R0,#85H
        RET
N86:    CJNE  A,#56H,N87
        MOV   R0,#86H
        RET
N87:    CJNE  A,#57H,N88
        MOV   R0,#87H
        RET
N88:    CJNE  A,#58H,N89
        MOV   R0,#88H
        RET
N89:    CJNE  A,#59H,N90
        MOV   R0,#89H
        RET
N90:    CJNE  A,#5AH,N91
        MOV   R0,#90H
        RET
N91:    CJNE  A,#5BH,N92
        MOV   R0,#91H
        RET
N92:    CJNE  A,#5CH,N93
        MOV   R0,#92H
        RET
N93:    CJNE  A,#5DH,N94
        MOV   R0,#93H
        RET
N94:    CJNE  A,#5EH,N95
        MOV   R0,#94H
        RET
N95:    CJNE  A,#5FH,N96

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV R0,#95H
RET
N96: CJNE A,#60H,N97
MOV R0,#96H
RET
N97: CJNE A,#61H,N98
MOV R0,#97H
RET
N98: CJNE A,#62H,N99
MOV R0,#98H
RET
N99: MOV R0,#99H
RET
END
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมใช้งานที่ภาครับ

	ORG	0000H
ETX	EQU	03
	SJMP	MAIN
MAIN:	ORG	0050H
	ANL	PCON,#7FH
	MOV	SCON,#0B0H
	MOV	TMOD,#22H
	MOV	TCON,#00H
	MOV	P0,#0FFH
	MOV	P1,#00H
	MOV	P2,#00H
	SETB	REN
	SETB	SM2
	CLR	EA
	SETB	P3.0
RCV:	JNB	RI,\$
	MOV	A,SBUF
	CLR	RI
	CJNE	A,#01H,RCV
	CLR	SM2
	JNB	RI,\$
	MOV	A,SBUF
	MOV	R0,A
	CLR	RI
	JNB	RI,\$
	MOV	A,SBUF
	MOV	R1,A
	SJMP	RUN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```


DELAY:  MOV    R2,#07FH
D1:     DJNZ   R2,D1
        RET

```

```

RUN:    MOV    P1,R0
        LCALL  DELAY
        MOV    TL0,#00H
        MOV    TH0,#00H
        MOV    TL1,R1
        MOV    TH1,R1
        SETB   TR0
        SETB   TR1
        SETB   P2.0
        JNB    TF1,$
        CLR    TR1
        CLR    TF1
        CLR    P2.0
        JNB    TF0,$
        CLR    TR0
        CLR    TF0
        SETB   SM2
        CLR    RI
        SJMP   RCV
        END

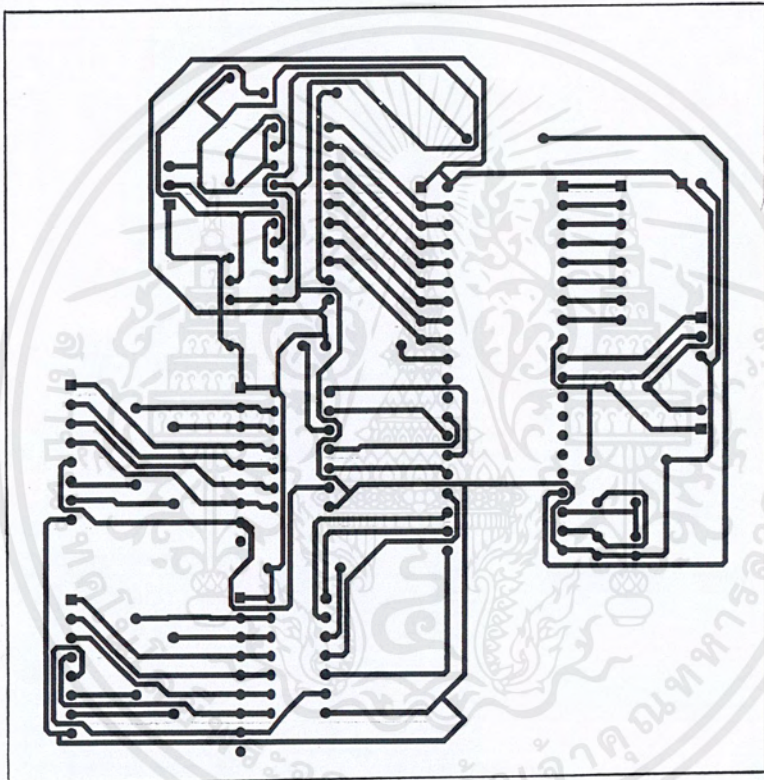
```



ภาคผนวก ค.

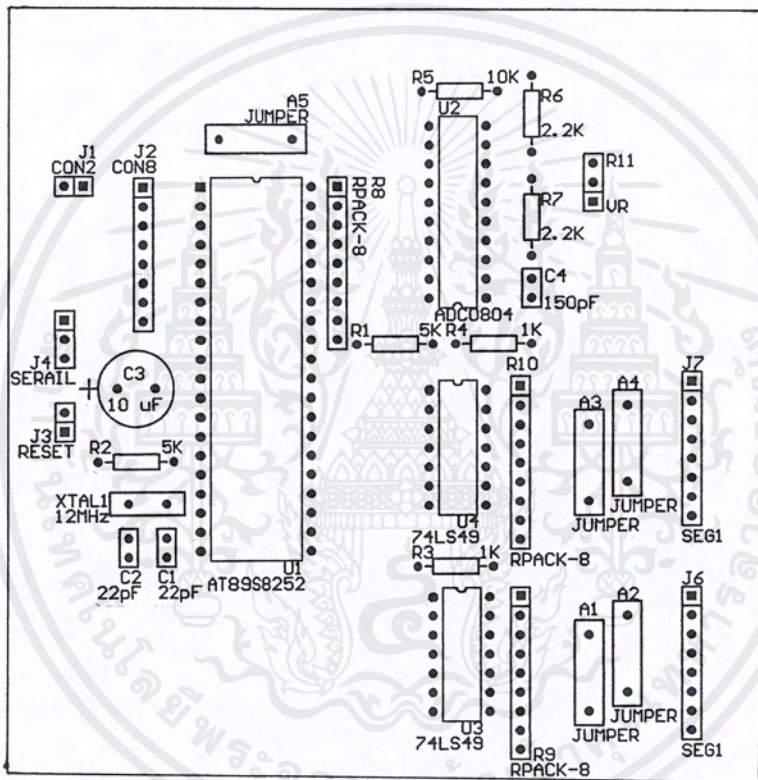
ลายวงจรและการวางอุปกรณ์ของชุดควบคุมอุปกรณ์ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



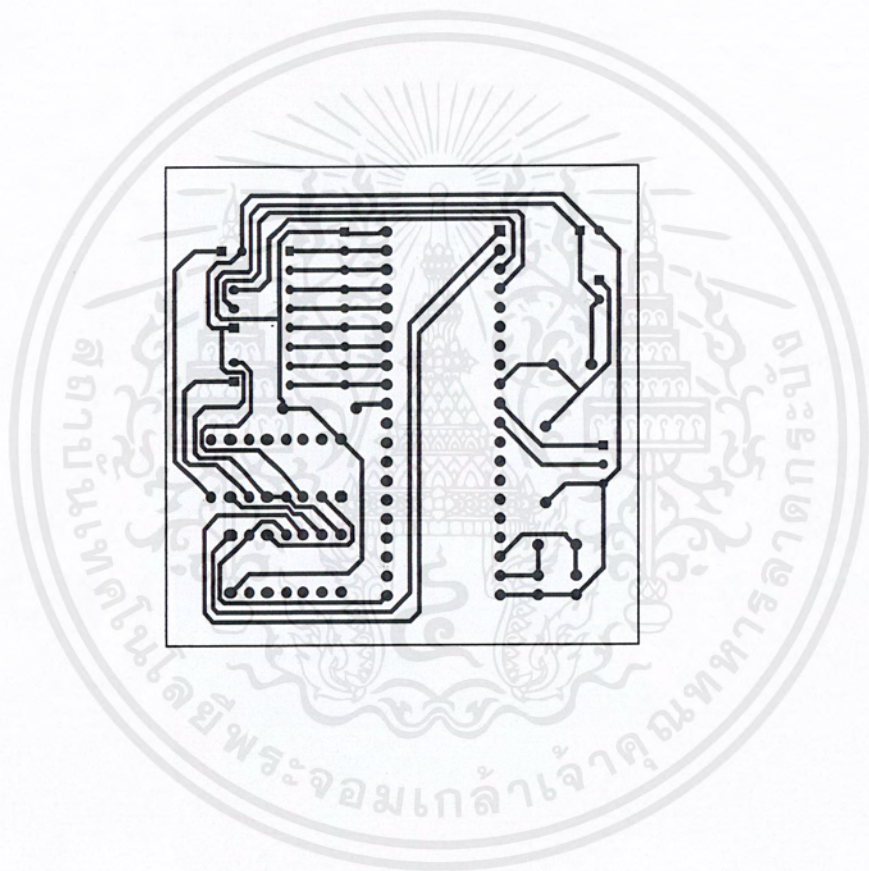
ลายทองแดงของวงจรชุดควบคุมภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




การวางอุปกรณ์ของวงจรชุดควบคุมภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ลายทองแดงของวงจรชุดควบคุมภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ง.
ถายระเอียดข้อมูลของไมโครคอนโทรลเลอร์ AT89S8252

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Downloadable Flash Memory
 - SPI Serial Interface for Program Downloading
 - Endurance: 1,000 Write/Erase Cycles
- 2K Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
- 4V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low-power Idle and Power-down Modes
- Interrupt Recovery From Power-down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power-off Flag

Description

The AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S8252 provides the following standard features: 8K bytes of downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two data pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.



**8-bit
Microcontroller
with 8K Bytes
Flash**

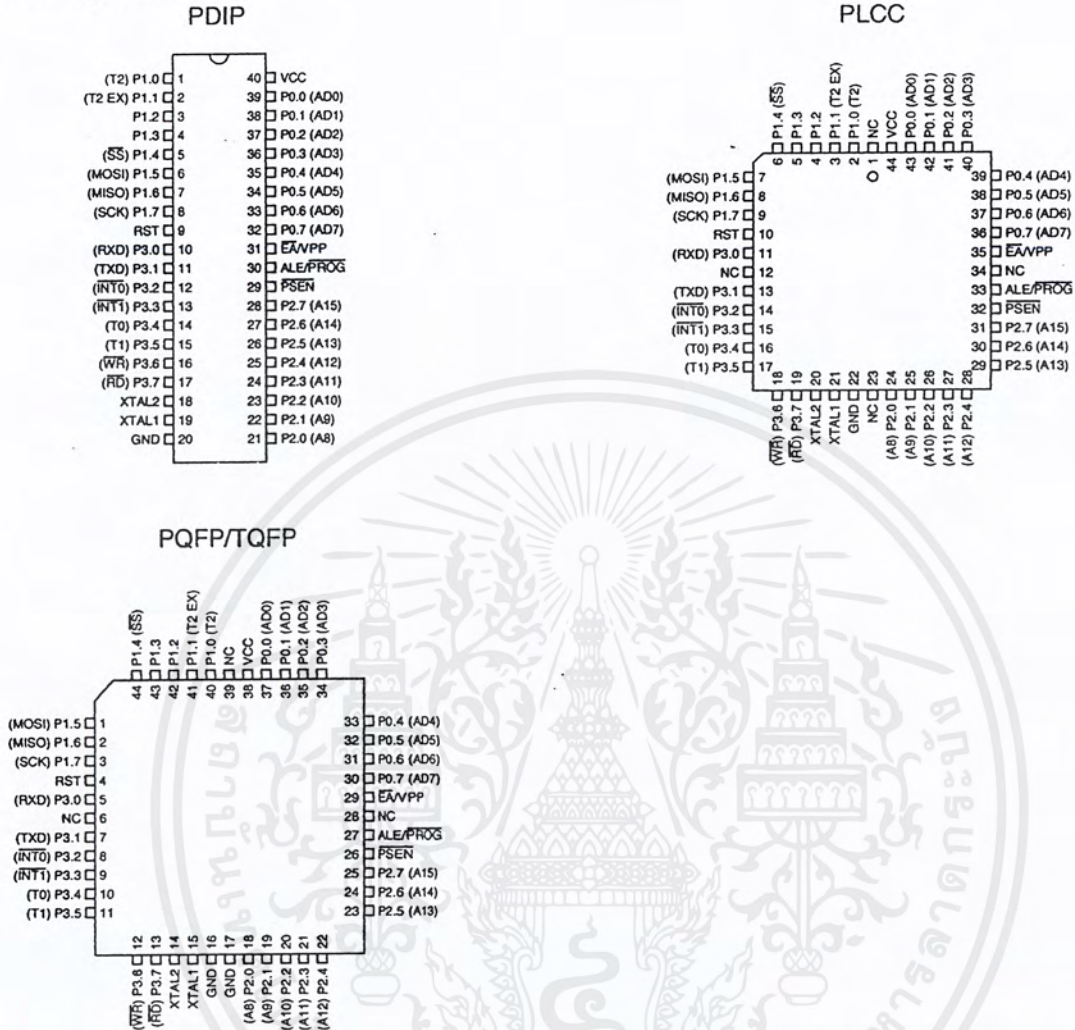
AT89S8252

Rev. 0401E-02/00



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Configurations



Pin Description

VCC

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external

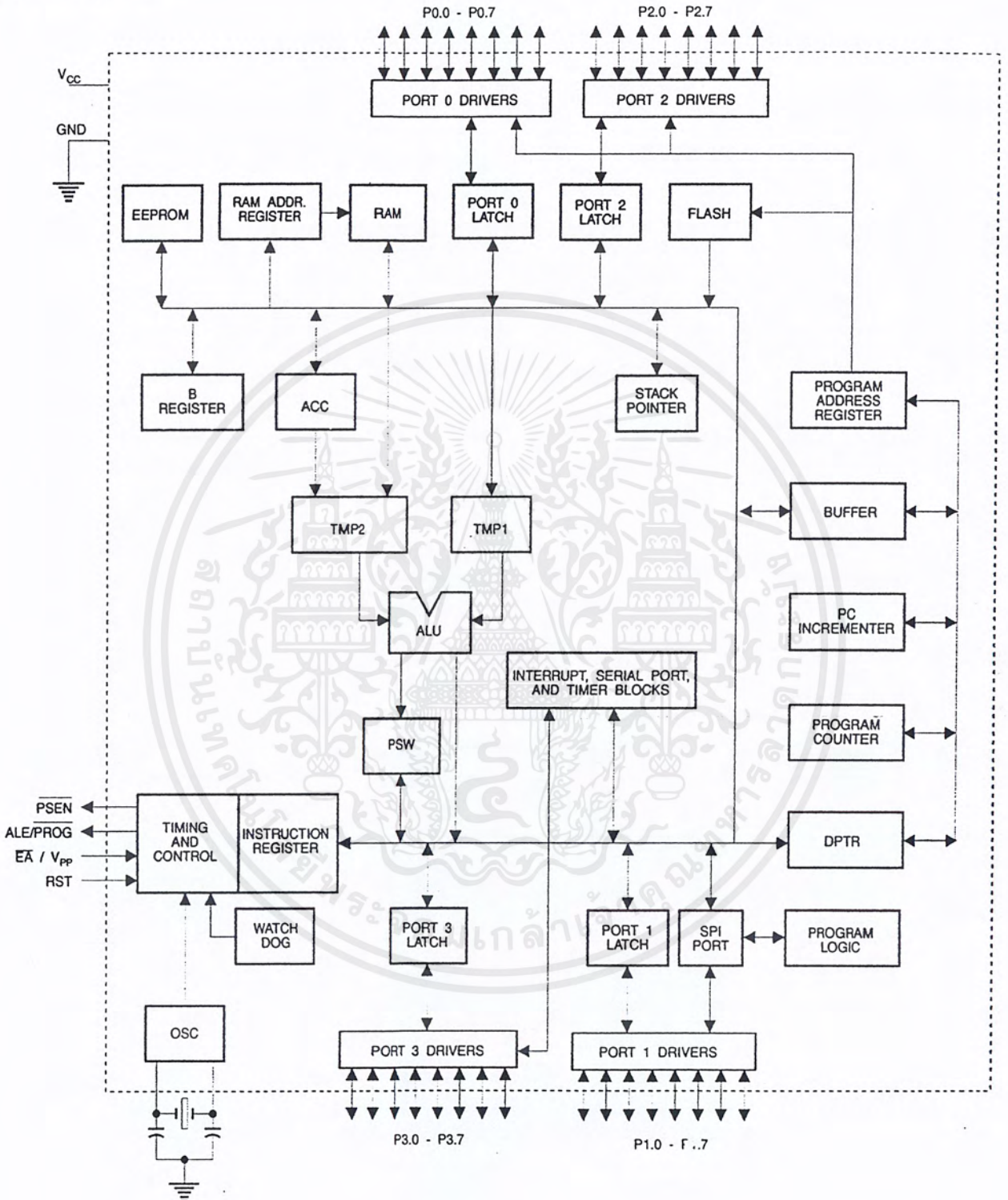
program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

Pin Description

Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	\overline{SS} (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8 bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs,

Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVX instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory, \overline{PSEN} is activated twice each machine cycle, except that two \overline{PSEN} activations are skipped during each access to external data memory.

\overline{EA}/VPP

External Access Enable. \overline{EA} must be strapped to GND in order to enable the device to fetch code from external pro-

gram memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, \overline{EA} will be internally latched on reset.

\overline{EA} should be strapped to V_{CC} for internal program executions. This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89S8252 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000					SPCR 000001XX			0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000		SPSR 00XXXXXX						0AFH
0A0H	P2 11111111								0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111						WMCON 00000010		97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXXXX	PCON 0XXX0000	87H





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted

locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16-bit auto-reload mode.

Table 2. T2CON—Timer/Counter 2 Control Register

T2CON Address = 0C8H		Reset Value = 0000 0000B						
Bit Addressable								
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T $\bar{2}$	CP/RL $\bar{2}$
Bit	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/T $\bar{2}$	Timer or counter select for Timer 2. C/T $\bar{2}$ = 0 for timer function. C/T $\bar{2}$ = 1 for external event counter (falling edge triggered).
CP/RL $\bar{2}$	Capture/Reload select. CP/RL $\bar{2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL $\bar{2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

Data Memory – EEPROM and RAM

The AT89S8252 implements 2K bytes of on-chip EEPROM for data storage and 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

The on-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address location 96H. The EEPROM address range is from 000H to 7FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to "0".

The EEMWE bit in the WMCON register needs to be set to "1" before any byte location in the EEPROM can be written. User software should reset EEMWE bit to "0" if no further EEPROM write is required. EEPROM write cycles in the serial programming mode are self-timed and typically take 2.5 ms. The progress of EEPROM write can be monitored by reading the RDY/BSY bit (read-only) in SFR WMCON. RDY/BSY = 0 means programming is still in progress and RDY/BSY = 1 means EEPROM write cycle is completed and another write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the

actual timer periods (at V_{CC} = 5V) are within ±30% of the nominal.

The WDT is disabled by Power-on Reset and during Power-down. It is enabled by setting the WDTEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDTRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

Table 7. Watchdog Timer Period Selection

WDT Prescaler Bits			Period (nominal)
PS2	PS1	PS0	
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

Timer 2

Timer 2 is a 16 bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/T2 in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

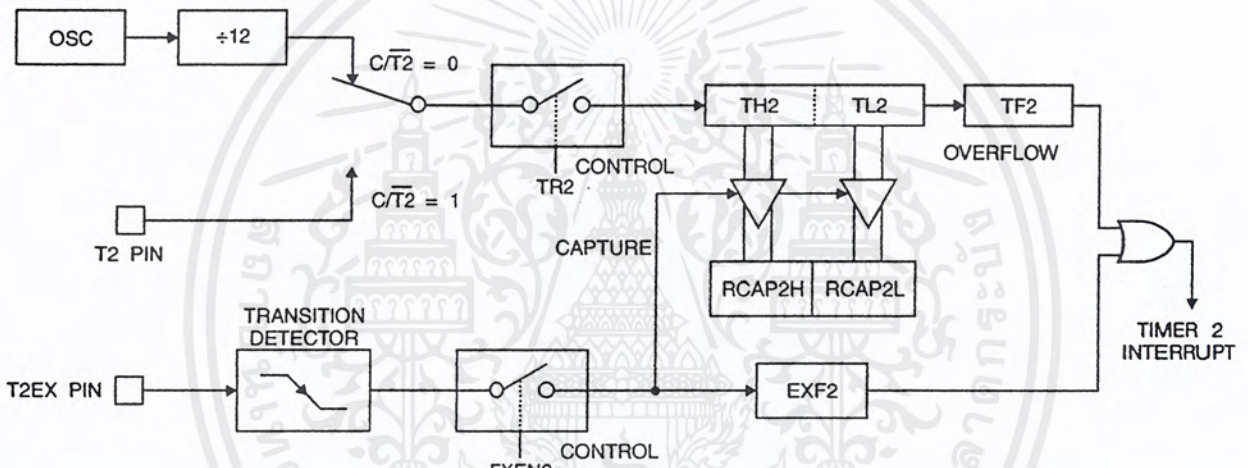
Table 8. Timer 2 Operating Modes

RCLK + TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16 bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Figure 1. Timer 2 in Capture Mode



Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16 bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16 bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16 bit reload can be triggered either by an overflow or

by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16 bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 in Auto Reload Mode (DCEN = 0)

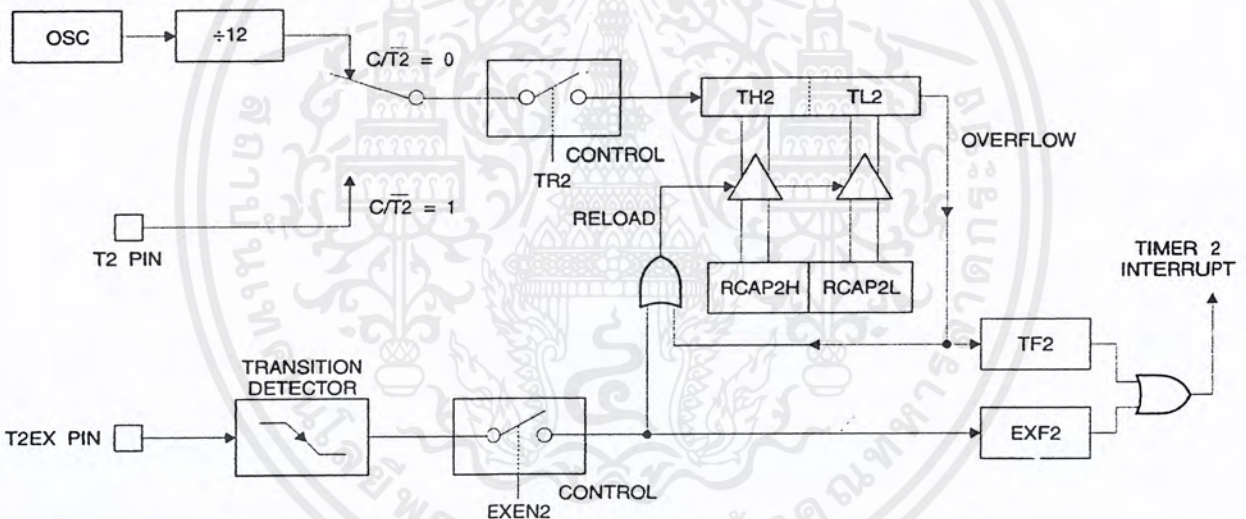


Table 9. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H							Reset Value = XXXX XX00B	
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	T2OE	DCEN

Symbol	Function
-	Not implemented, reserved for future use.
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.



Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

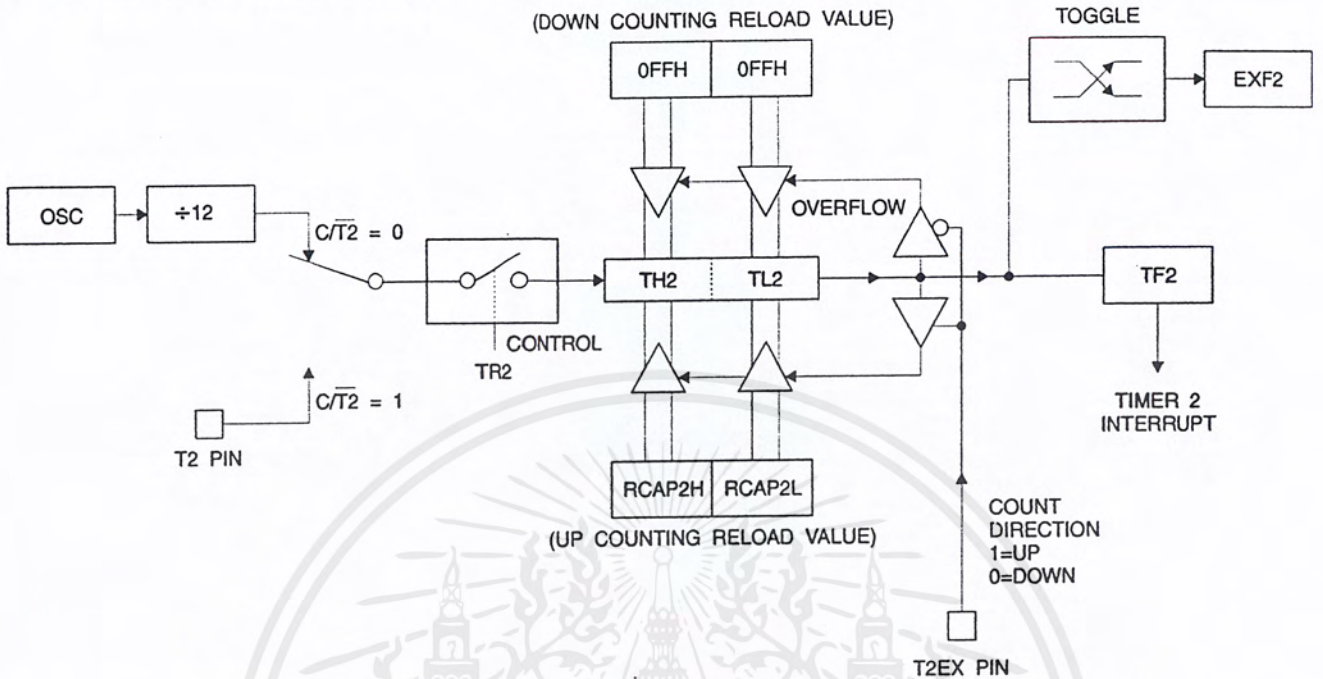
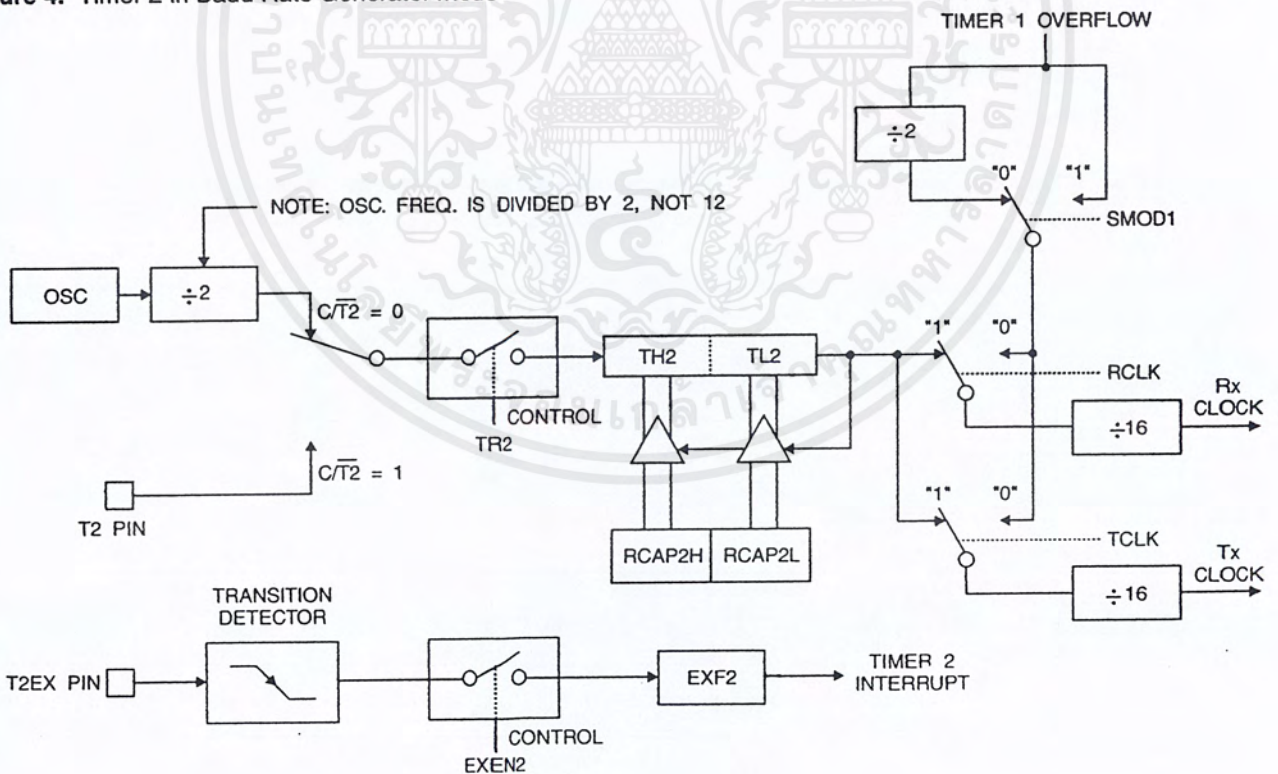


Figure 4. Timer 2 in Baud Rate Generator Mode



Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16 bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($CP/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16 bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer

2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ($TR2 = 1$) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit C/T2 (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In the clock-out mode, Timer 2 rollovers will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.



UART

The UART in the AT89S8252 operates the same way as the UART in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-49, section titled, "Serial Interface."

Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S8252 and peripheral devices or between several AT89S8252 devices. The AT89S8252 SPI features include the following:

- Full-Duplex, 3-Wire Synchronous Data Transfer
- Master or Slave Operation
- 1.5 MHz Bit Frequency (max.)
- LSB First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag

- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MISO pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input, $\overline{SS}/P1.4$, is set low to select an individual SPI device as a slave. When $\overline{SS}/P1.4$ is set high, the SPI port is deactivated and the MOSI/P1.5 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figure 8 and Figure 9.

Figure 7. SPI Master-slave Interconnection

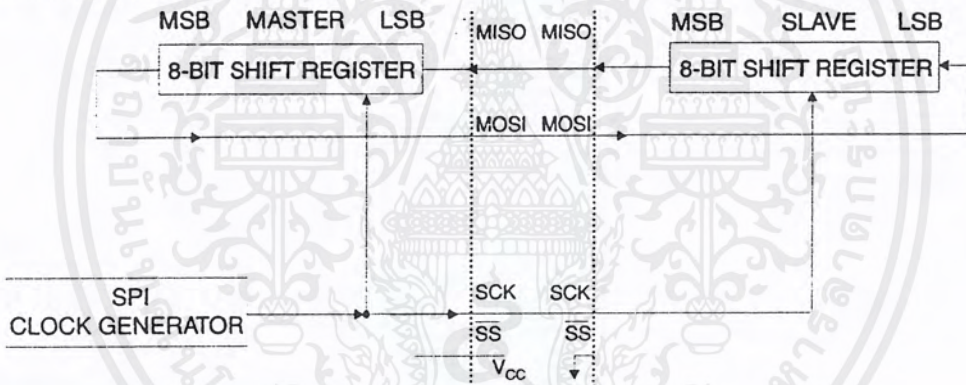
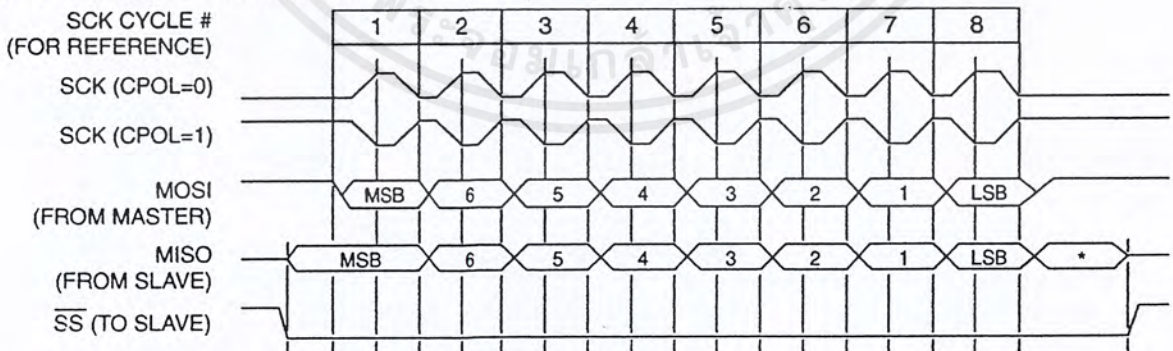


Figure 8. SPI transfer Format with CPHA = 0

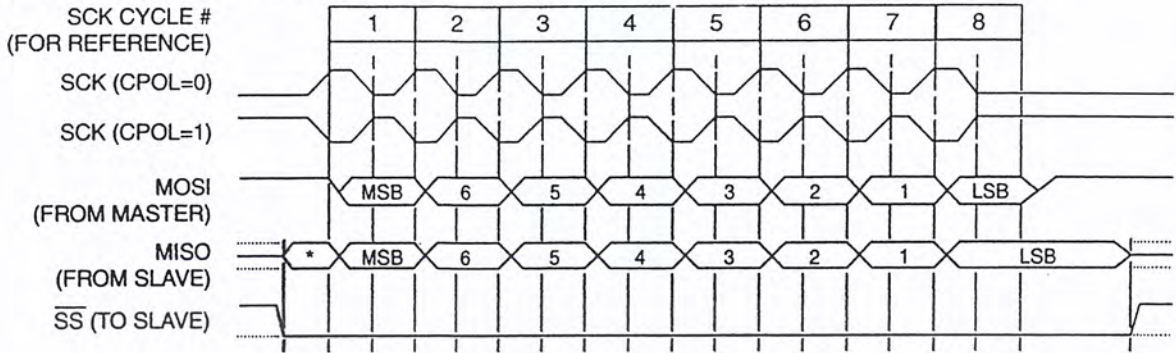


*Not defined but normally MSB of character just received



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. SPI Transfer Format with CPHA = 1



*Not defined but normally LSB of previously transmitted character

Interrupts

The AT89S8252 has a total of six interrupt vectors: two external interrupts (INT0 and INT1), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Table 10. Interrupt Enable (IE) Register

(MSB)(LSB)							
EA	—	ET2	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							
Symbol	Position	Function					
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.					
—	IE.6	Reserved.					
ET2	IE.5	Timer 2 interrupt enable bit.					
ES	IE.4	SPI and UART interrupt enable bit.					
ET1	IE.3	Timer 1 interrupt enable bit.					
EX1	IE.2	External interrupt 1 enable bit.					
ET0	IE.1	Timer 0 interrupt enable bit.					
EX0	IE.0	External interrupt 0 enable bit.					
User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.							

Figure 10. Interrupt Sources

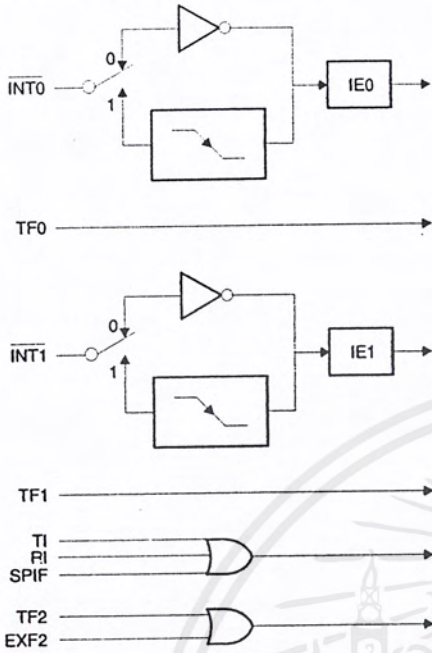
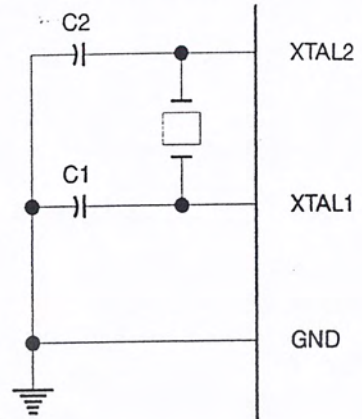
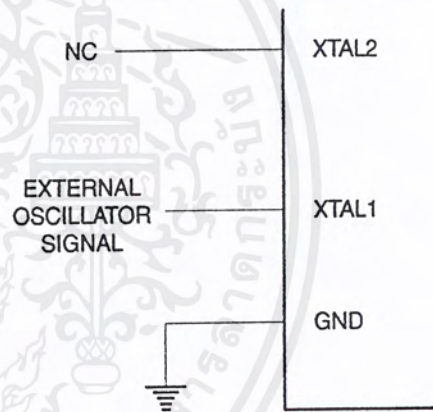


Figure 11. Oscillator Connections



Note: Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 12. External Clock Drive Configuration



Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 5.0\text{V} \pm 20\%$, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
V_{IL1}	Input Low-voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
V_{IH}	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{IH1}	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low-voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.5	V
V_{OL1}	Output Low-voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.5	V
V_{OH}	Output High-voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
I_{LI}	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RRST	Reset Pull-down Resistor		50	300	K Ω
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽²⁾	$V_{CC} = 6\text{V}$		100	μA
		$V_{CC} = 3\text{V}$		40	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA
 Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V

AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other outputs = 80 pF.

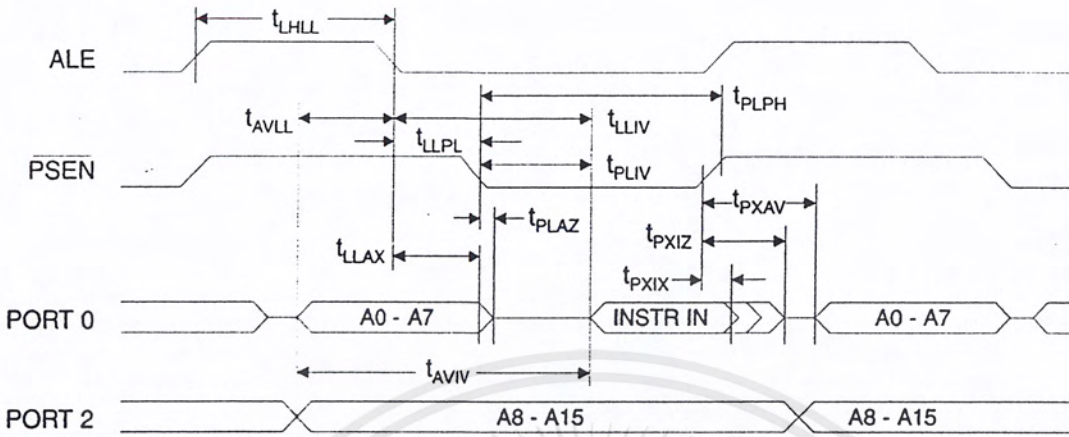
External Program and Data Memory Characteristics

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency	0	24	MHz
t_{LHLL}	ALE Pulse Width	$2t_{\text{CLCL}} - 40$		ns
t_{AVLL}	Address Valid to ALE Low	$t_{\text{CLCL}} - 13$		ns
t_{LLAX}	Address Hold after ALE Low	$t_{\text{CLCL}} - 20$		ns
t_{LLIV}	ALE Low to Valid Instruction In		$4t_{\text{CLCL}} - 65$	ns
t_{LLPL}	ALE Low to $\overline{\text{PSEN}}$ Low	$t_{\text{CLCL}} - 13$		ns
t_{PLPH}	$\overline{\text{PSEN}}$ Pulse Width	$3t_{\text{CLCL}} - 20$		ns
t_{PLIV}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		$3t_{\text{CLCL}} - 45$	ns
t_{PXIX}	Input Instruction Hold after $\overline{\text{PSEN}}$	0		ns
t_{PXIZ}	Input Instruction Float after $\overline{\text{PSEN}}$		$t_{\text{CLCL}} - 10$	ns
t_{PXAV}	$\overline{\text{PSEN}}$ to Address Valid	$t_{\text{CLCL}} - 8$		ns
t_{AVIV}	Address to Valid Instruction In		$5t_{\text{CLCL}} - 55$	ns
t_{PLAZ}	$\overline{\text{PSEN}}$ Low to Address Float		10	ns
t_{RLRH}	$\overline{\text{RD}}$ Pulse Width	$6t_{\text{CLCL}} - 100$		ns
t_{WLWH}	$\overline{\text{WR}}$ Pulse Width	$6t_{\text{CLCL}} - 100$		ns
t_{RLDV}	$\overline{\text{RD}}$ Low to Valid Data In		$5t_{\text{CLCL}} - 90$	ns
t_{RHDX}	Data Hold after $\overline{\text{RD}}$	0		ns
t_{RHDZ}	Data Float after $\overline{\text{RD}}$		$2t_{\text{CLCL}} - 28$	ns
t_{LLDV}	ALE Low to Valid Data In		$8t_{\text{CLCL}} - 150$	ns
t_{AVDV}	Address to Valid Data In		$9t_{\text{CLCL}} - 165$	ns
t_{LLWL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	$3t_{\text{CLCL}} - 50$	$3t_{\text{CLCL}} + 50$	ns
t_{AVWL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	$4t_{\text{CLCL}} - 75$		ns
t_{QVWX}	Data Valid to $\overline{\text{WR}}$ Transition	$t_{\text{CLCL}} - 20$		ns
t_{QVWH}	Data Valid to $\overline{\text{WR}}$ High	$7t_{\text{CLCL}} - 120$		ns
t_{WHOX}	Data Hold after $\overline{\text{WR}}$	$t_{\text{CLCL}} - 20$		ns
t_{RLAZ}	$\overline{\text{RD}}$ Low to Address Float		0	ns
t_{WHLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	$t_{\text{CLCL}} - 20$	$t_{\text{CLCL}} + 25$	ns

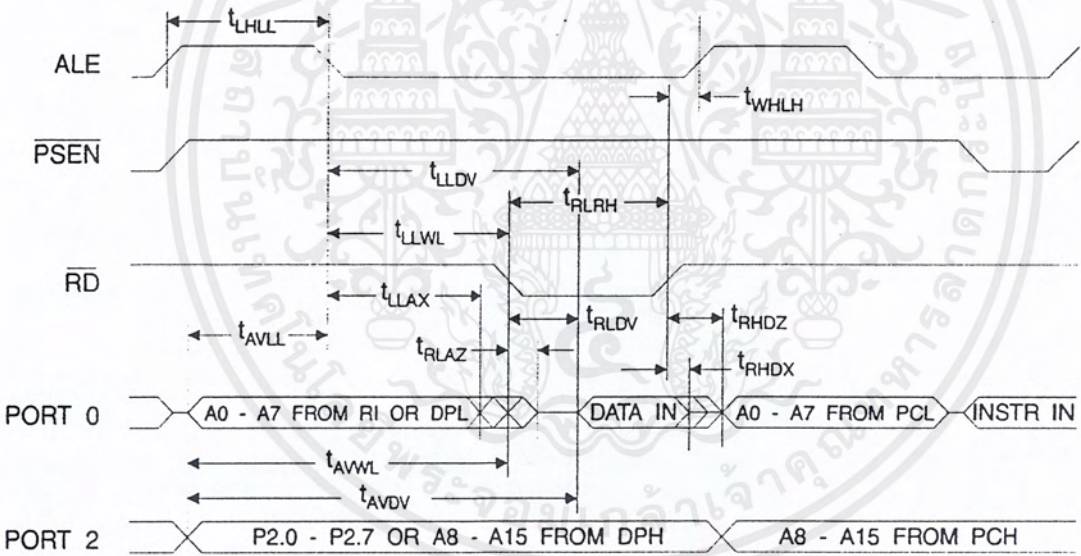


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

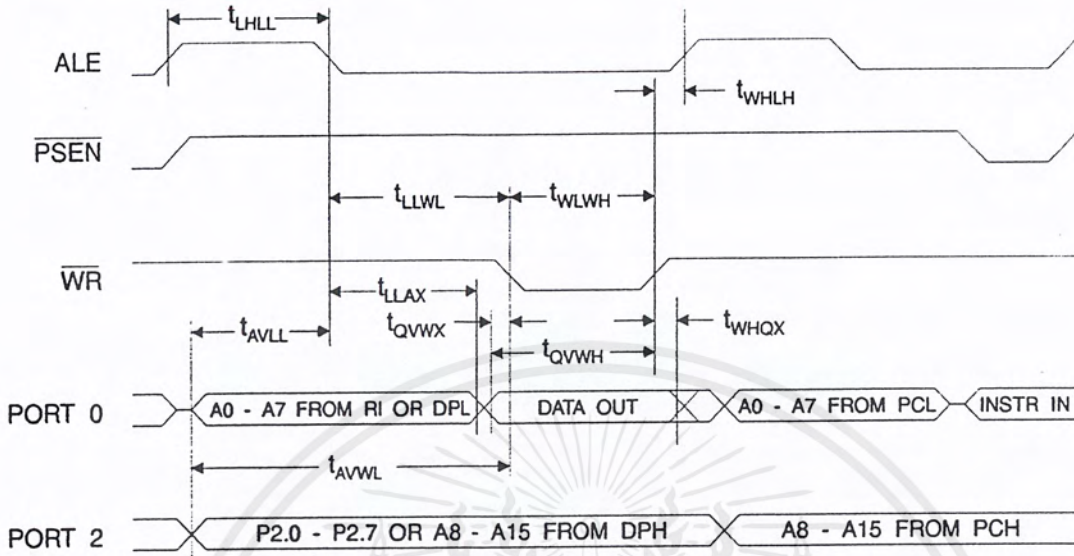


External Data Memory Read Cycle

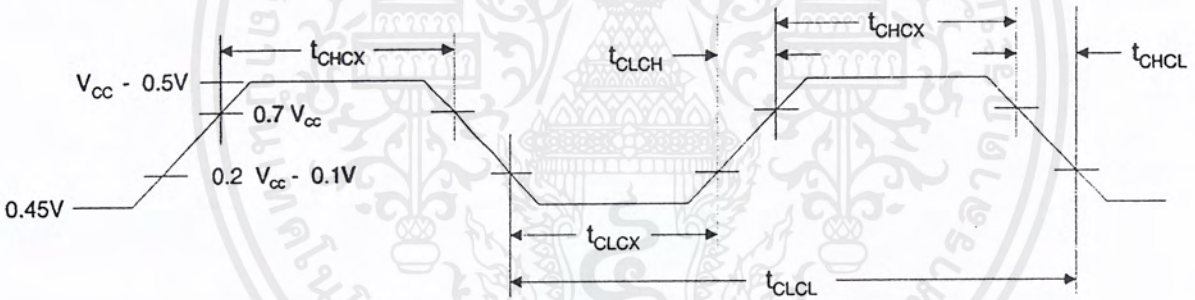


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	$V_{CC} = 4.0V \text{ to } 6.0V$		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns



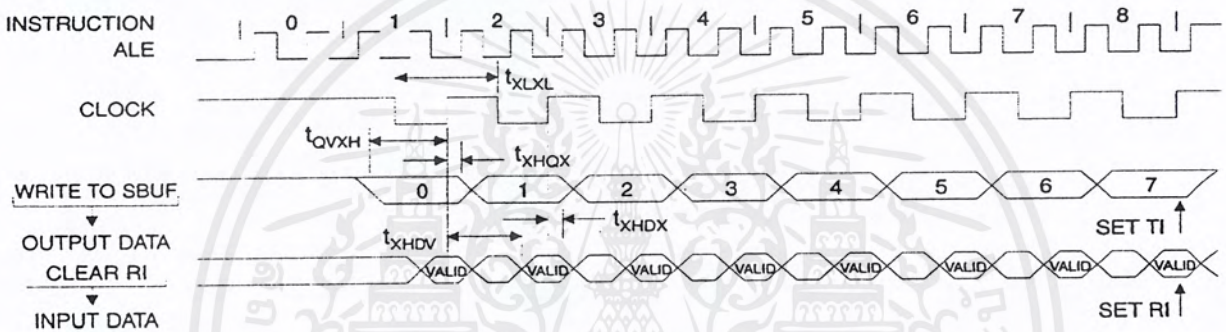
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

The values in this table are valid for $V_{CC} = 4.0V$ to $6V$ and Load Capacitance = 80 pF .

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	$10t_{CLCL} - 133$		ns
t_{XHGX}	Output Data Hold after Clock Rising Edge	$2t_{CLCL} - 117$		ns
t_{XHDX}	Input Data Hold after Clock Rising Edge	0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		$10t_{CLCL} - 133$	ns

Shift Register Mode Timing Waveforms

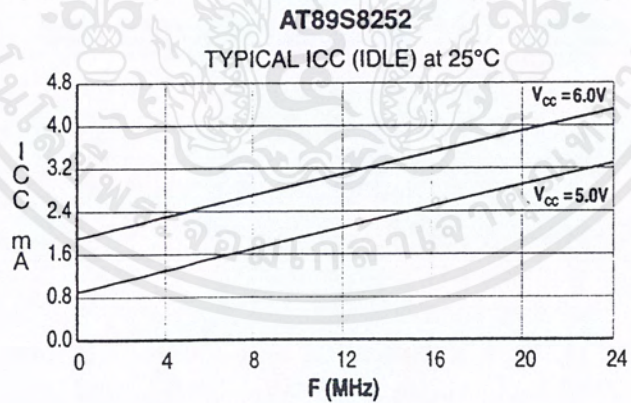
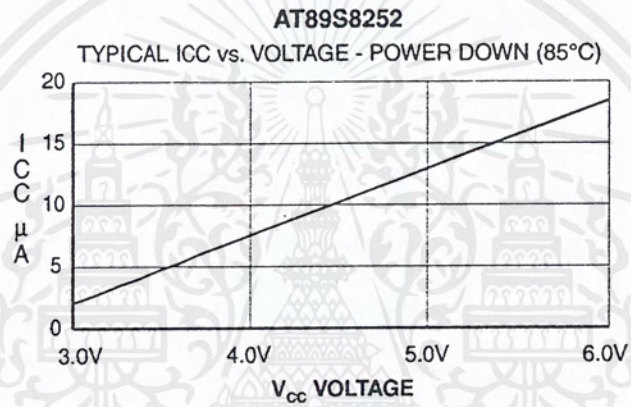
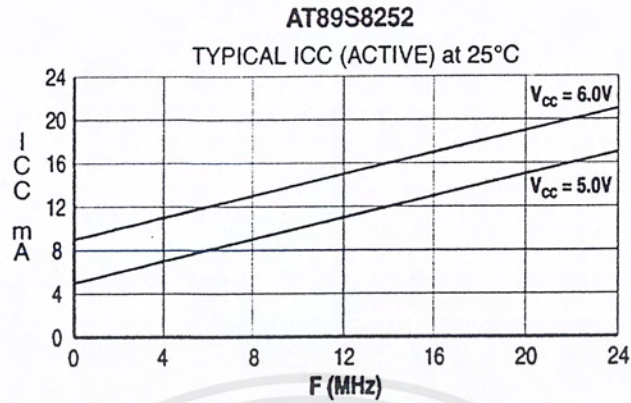


AC Testing Input/Output Waveforms⁽¹⁾ Float Waveforms⁽¹⁾



Notes: 1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Notes: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.



- Notes:
1. XTAL1 tied to GND for I_{cc} (power-down)
 2. Lock bits programmed



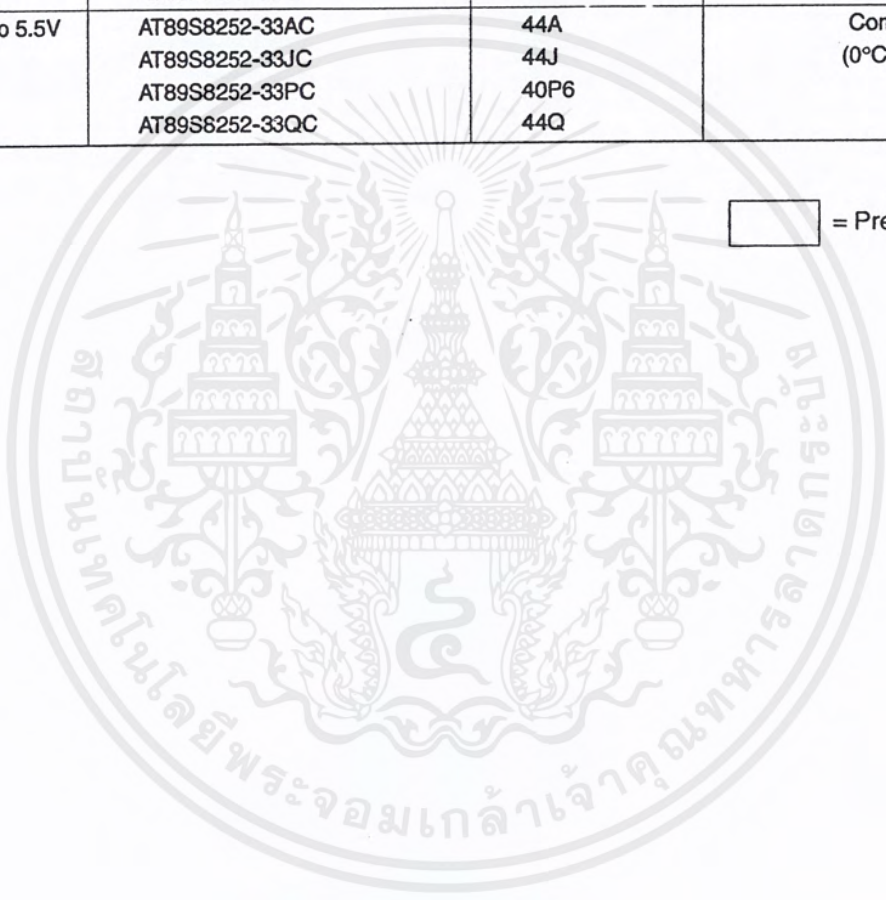
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 6.0V	AT89S8252-24AC AT89S8252-24JC AT89S8252-24PC AT89S8252-24QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
	4.0V to 6.0V	AT89S8252-24AI AT89S8252-24JI AT89S8252-24PI AT89S8252-24QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
33	4.5V to 5.5V	AT89S8252-33AC AT89S8252-33JC AT89S8252-33PC AT89S8252-33QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)

= Preliminary Information

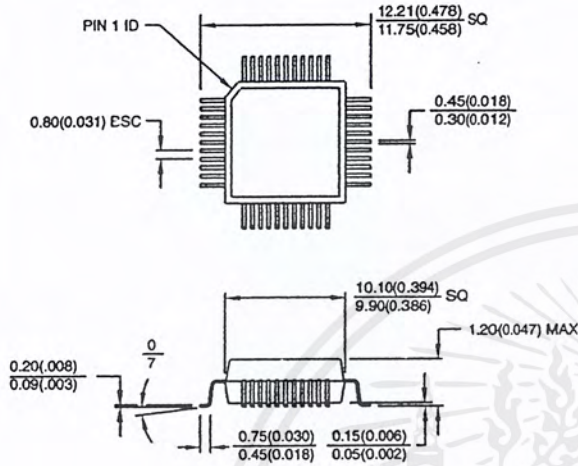


Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

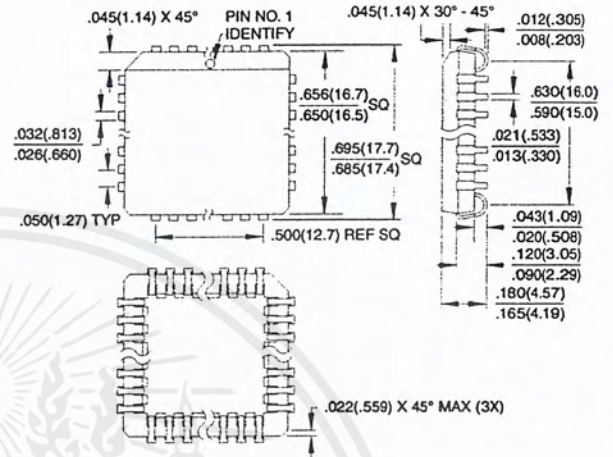
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)
 Dimensions in Millimeters and (Inches)*
 JEDEC STANDARD MS-026 ACB

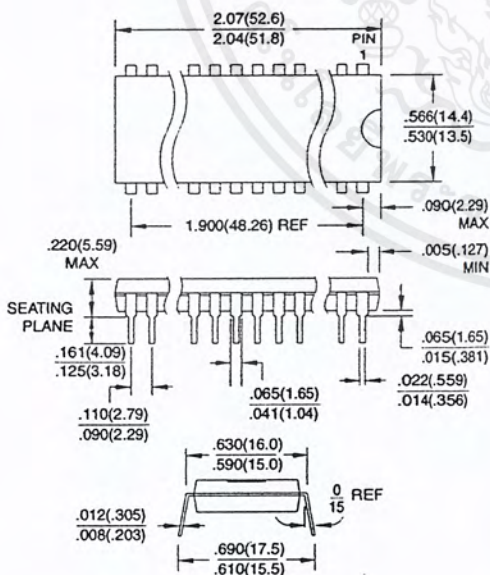


44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
 Dimensions in Inches and (Millimeters)
 JEDEC STANDARD MS-018 AC

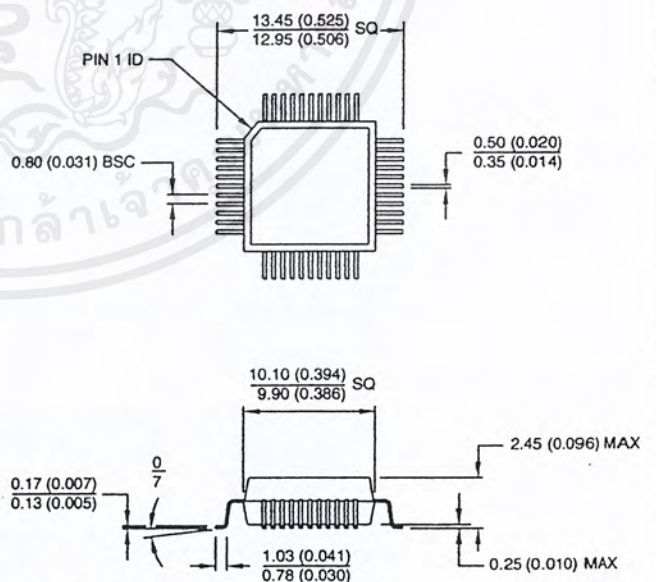


Controlling dimension: millimeters

40P6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
 Dimensions in Inches and (Millimeters)



44Q, 44-lead, Plastic Quad Flat Package (PQFP)
 Dimensions in Millimeters and (Inches)*
 JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Atmel Headquarters

Corporate Headquarters

2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe

Atmel U.K., Ltd.
Coliseum Business Centre
Riverside Way
Camberley, Surrey GU15 3YL
England
TEL (44) 1276-686-677
FAX (44) 1276-686-697

Asia

Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan

Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Operations

Atmel Colorado Springs

1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Rousset

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Fax-on-Demand

North America:
1-(800) 292-8635
International:
1-(408) 441-0732

e-mail

literature@atmel.com

Web Site

<http://www.atmel.com>

BBS

1-(408) 436-4309

© Atmel Corporation 2000.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

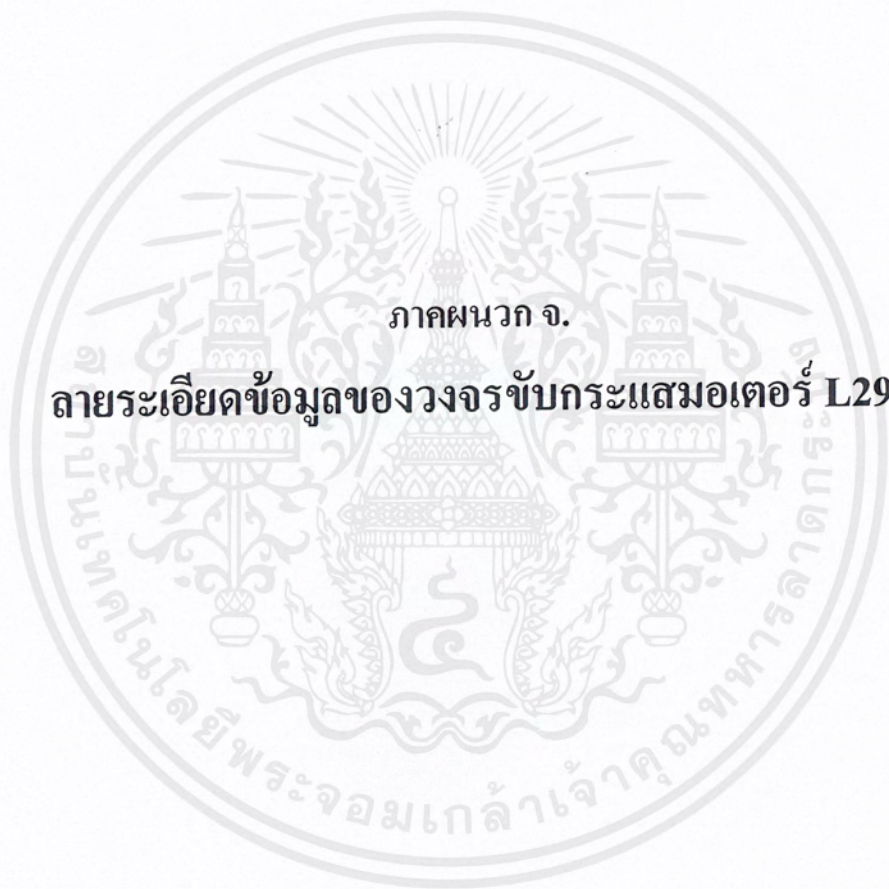
Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

0401E-02/00/xM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก จ.

ลายระเอียดข้อมูลของวงจรขับเคลื่อนมอเตอร์ L293

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L293D QUADRUPLE HALF-H DRIVER

SLRS008A—SEPTEMBER 1986—REVISED MAY 1990

- 600-mA Output Current Capability Per Driver
- Pulsed Current 1.2-A Per Driver
- Output Clamp Diodes for Inductive Transient Suppression
- Wide Supply Voltage Range 4.5 V to 36 V
- Separate Input-Logic Supply
- Thermal Shutdown
- Internal ESD Protection
- High-Noise-Immunity Inputs
- Functional Replacement for SGS L293D

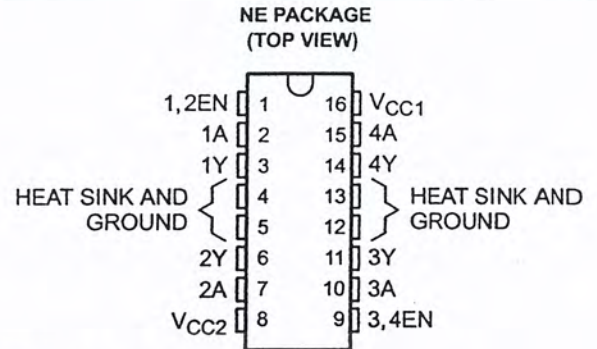
description

The L293D is a quadruple high-current half-H driver designed to provide bidirectional drive currents of up to 600-mA at voltages from 4.5 V to 36 V. It is designed to drive inductive loads such as relays, solenoids, dc and bipolar stepping motors, as well as other high-current/high-voltage loads in positive-supply applications.

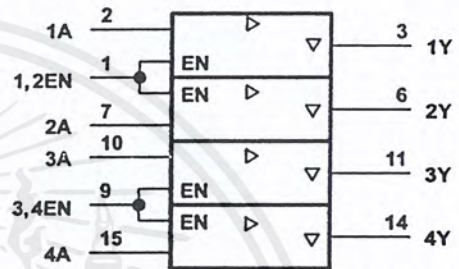
All inputs are TTL-compatible. Each output is a complete totem-pole drive circuit with a Darlington transistor sink and a pseudo-Darlington source. Drivers are enabled in pairs with drivers 1 and 2 enabled by 1,2EN and drivers 3 and 4 enabled by 3,4EN. When an enable input is high, the associated drivers are enabled, and their outputs are active and in phase with their inputs. External high-speed output clamp diodes should be used for inductive transient suppression. When the enable input is low, those drivers are disabled, and their outputs are off and in a high-impedance state. With the proper data inputs, each pair of drivers form a full-H (or bridge) reversible drive suitable for solenoid or motor applications.

A V_{CC1} terminal, separate from V_{CC2} , is provided for the logic inputs to minimize device power dissipation.

The L293D is designed for operation from 0°C to 70°C.

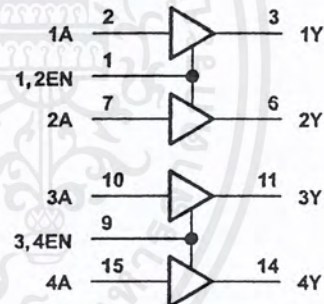


logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram



FUNCTION TABLE
(each driver)

INPUTS‡		OUTPUT
A	EN	Y
H	H	H
L	H	L
X	L	Z

H = high-level, L = low level,
X = irrelevant, Z = high-impedance (off)
‡ In the thermal shutdown mode, the output is in the high-impedance state regardless of the input levels.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1990, Texas Instruments Incorporated

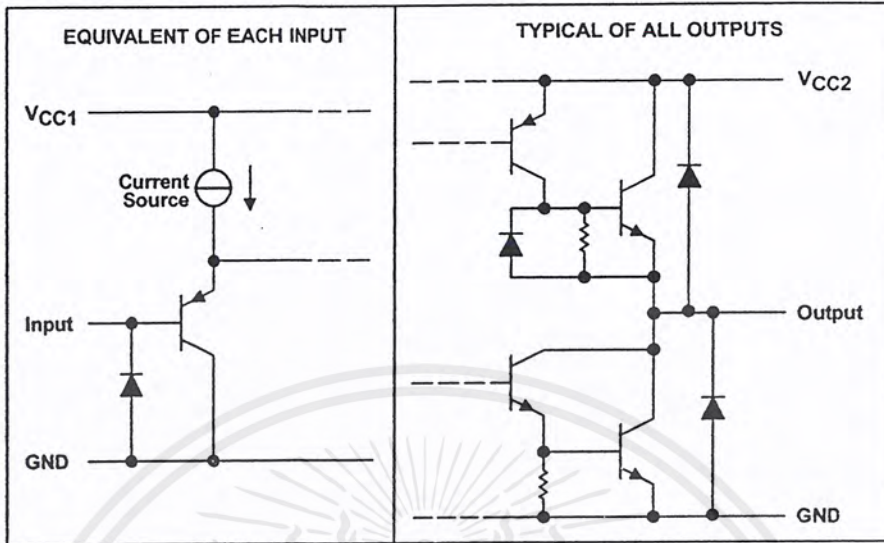
3-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L293D QUADRUPLE HALF-H DRIVER

SLRS008A – SEPTEMBER 1986 – REVISED MAY 1990

schematics of inputs and outputs



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Logic supply voltage range, V_{CC1} (see Note 1)	36 V
Output supply voltage range, V_{CC2}	36 V
Input voltage range, V_I	7 V
Output voltage range, V_O	-3 V to $V_{CC2} + 3 V$
Peak output current (nonrepetitive, $t \leq 100 \mu s$)	$\pm 1.2 A$
Continuous output current, I_O	$\pm 600 mA$
Continuous total dissipation at (or below) 25°C free-air temperature (see Notes 2 and 3)	2075 mW
Continuous total dissipation at 80°C case temperature (see Note 3)	5000 mW
Operating case or virtual junction temperature range, T_J	-40°C to 150°C
Storage temperature range, T_{stg}	-65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

- NOTES: 1. All voltage values are with respect to the network ground terminal.
 2. For operation above 25°C free-air temperature, derate linearly at the rate of 16.6 mW/°C.
 3. For operation above 25°C case temperature, derate linearly at the rate of 71.4 mW/°C. Due to variations in individual device electrical characteristics and thermal resistance, the built-in thermal overload protection may be activated at power levels slightly above or below the rated dissipation.

recommended operating conditions

	MIN	MAX	UNIT
Logic supply voltage, V_{CC1}	4.5	7	V
Output supply voltage, V_{CC2}	V_{CC1}	36	V
High-level input voltage, V_{IH}	$V_{CC1} \leq 7 V$	2.3	V_{CC1} V
	$V_{CC1} \geq 7 V$	2.3	
Low-level input voltage, V_{IL}	-0.3†	1.5	V
Operating free-air temperature, T_A	0	70	°C

† The algebraic convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L293D QUADRUPLE HALF-H DRIVER

SLRS008A – SEPTEMBER 1986 – REVISED MAY 1990

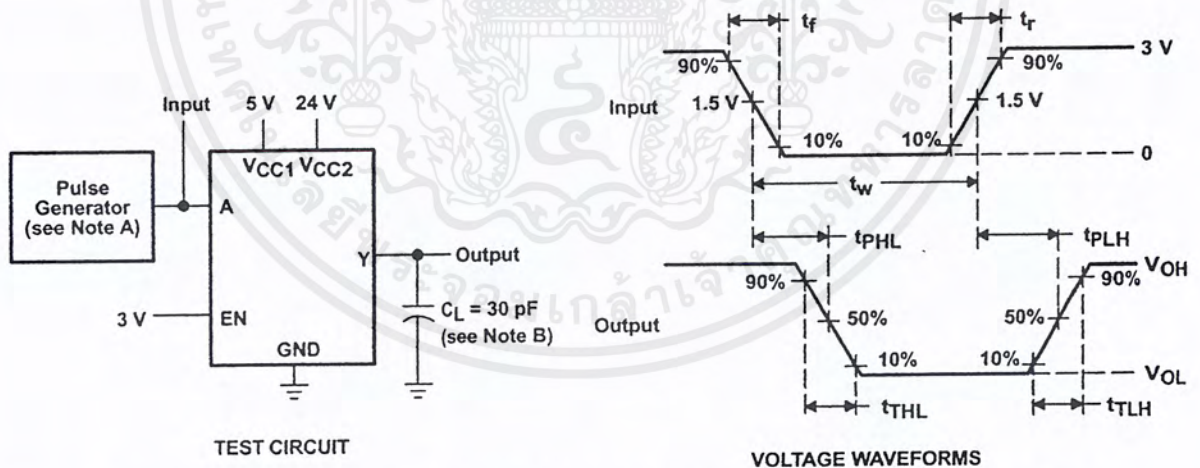
electrical characteristics, $V_{CC1} = 5\text{ V}$, $V_{CC2} = 24\text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
V_{OH}	High-level output voltage	$I_{OH} = -0.6\text{ A}$	$V_{CC2} - 1.8$	$V_{CC2} - 1.4$		V
V_{OL}	Low-level output voltage	$I_{OL} = 0.6\text{ A}$		1.2	1.8	V
V_{OKH}	High-level output clamp voltage	$I_{OK} = -0.6\text{ A}$		$V_{CC2} + 1.3$		V
V_{OKL}	Low-level output clamp voltage	$I_{OK} = -0.6\text{ A}$		1.3		V
I_{IH}	High-level input current	A	$V_I = 7\text{ V}$	0.2	100	μA
		EN		0.2	± 10	
I_{IL}	Low-level input current	A	$V_I = 0$	-3	-10	μA
		EN		-2	-100	
I_{CC1}	Logic supply current	$I_O = 0$	All outputs at high level	13	22	mA
			All outputs at low level	35	60	
			All outputs at high impedance	8	24	
I_{CC2}	Output supply current	$I_O = 0$	All outputs at high level	14	24	mA
			All outputs at low level	2	6	
			All outputs at high impedance	2	4	

switching characteristics, $V_{CC1} = 5\text{ V}$, $V_{CC2} = 24\text{ V}$, $T_A = 25^\circ\text{C}$

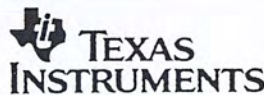
PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output from A input	$C_L = 30\text{ pF}$, See Figure 1		800		ns
t_{PHL}	Propagation delay time, high-to-low-level output from A input			400		ns
t_{TLH}	Transition time, low-to-high-level output			300		ns
t_{THL}	Transition time, high-to-low-level output			300		ns

PARAMETER MEASUREMENT INFORMATION



- NOTES: A. The pulse generator has the following characteristics: $t_r \leq 10\text{ ns}$, $t_f \leq 10\text{ ns}$, $t_w = 10\text{ }\mu\text{s}$, $\text{PRR} = 5\text{ kHz}$, $Z_O = 50\text{ }\Omega$.
 B. C_L includes probe and jig capacitance.

Figure 1. Test Circuit and Voltage Waveforms



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L293D QUADRUPLE HALF-H DRIVER

SLRS008A – SEPTEMBER 1986 – REVISED MAY 1990

APPLICATION INFORMATION

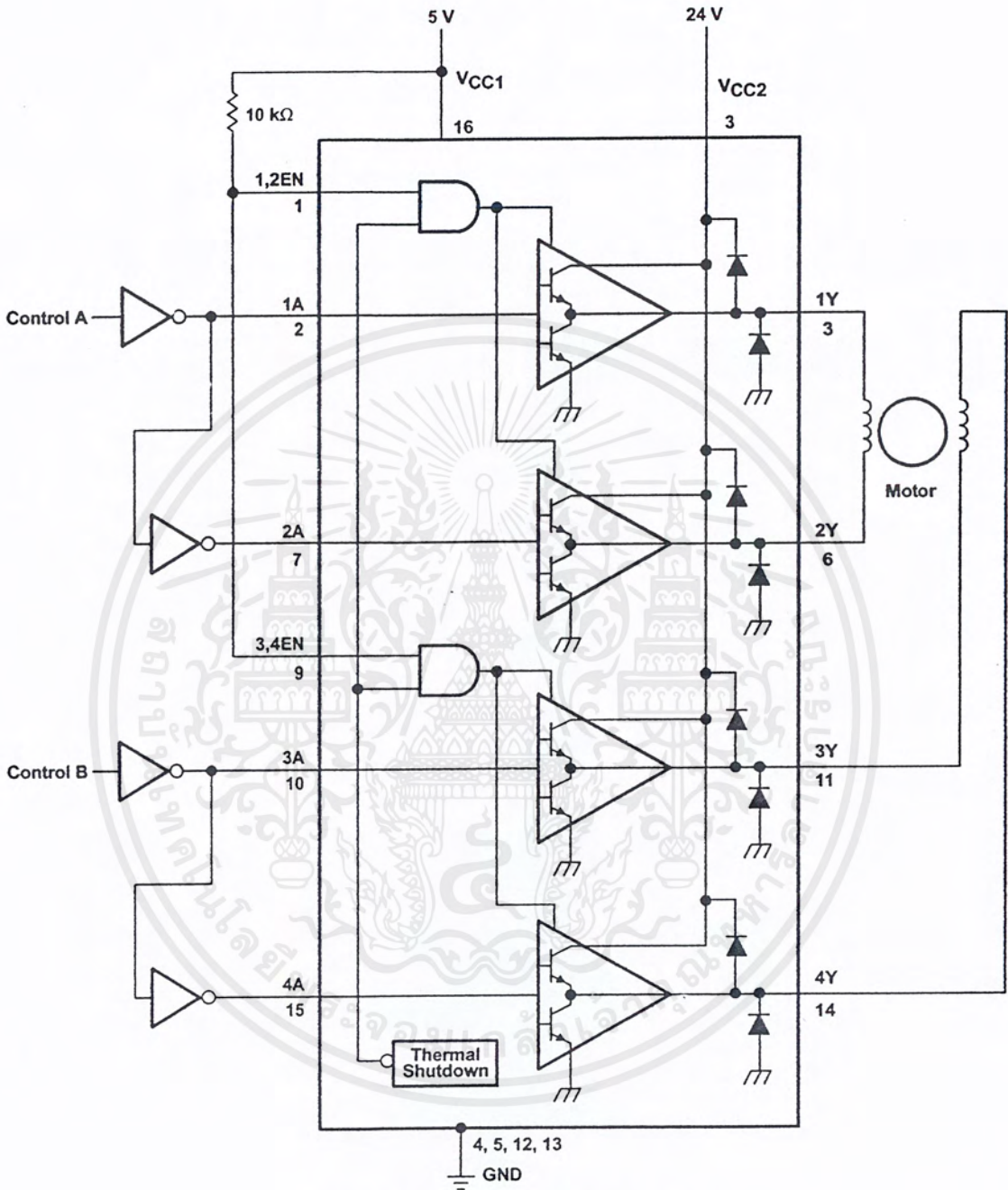


Figure 2. Two-Phase Motor Driver



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1998, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ฉ.
ลายระเอียดข้อมูลของวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล
ADC0804

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE® output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

- Compatible with 8080 μ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

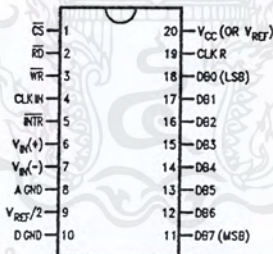
- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5 V_{DC} , 2.5 V_{DC} , or analog span adjusted voltage reference

Key Specifications

- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Connection Diagram

ADC080X
Dual-In-Line and Small Outline (SO) Packages



See Ordering Information

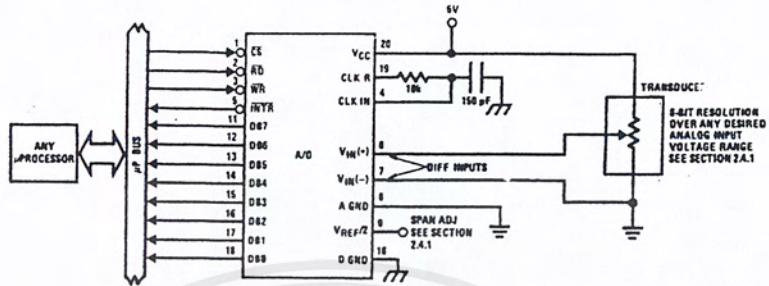
Ordering Information

TEMP RANGE		0°C TO 70°C	0°C TO 70°C	-40°C TO +85°C
ERROR	$\pm 1/4$ Bit Adjusted			ADC0801LCN
	$\pm 1/2$ Bit Unadjusted	ADC0802LCWM		ADC0802LCN
	$\pm 1/2$ Bit Adjusted			ADC0803LCN
	± 1 Bit Unadjusted	ADC0804LCWM	ADC0804LCN	ADC0805LCN/ADC0804LCJ
PACKAGE OUTLINE		M20B—Small Outline	N20A—Molded DIP	

TRI-STATE® is a registered trademark of National Semiconductor Corp.
Z-80® is a registered trademark of Zilog Corp.

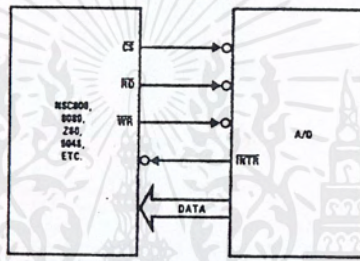
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications



DS000571-1

8080 Interface



DS000571-31

Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)

Part Number	Full-Scale Adjusted	V _{REF/2} =2.500 V _{DC} (No Adjustments)	V _{REF/2} =No Connection (No Adjustments)
ADC0801	±¼ LSB		
ADC0802		±½ LSB	
ADC0803	±½ LSB		
ADC0804		±1 LSB	
ADC0805			±1 LSB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1, 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage	
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to ($V_{CC}+0.3V$)
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C

Infrared (15 seconds)	220°C
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
ESD Susceptibility (Note 10)	800V

Operating Ratings (Notes 1, 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0804LCJ	-40°C $\leq T_A \leq$ +85°C
ADC0801/02/03/05LCN	-40°C $\leq T_A \leq$ +85°C
ADC0804LCN	0°C $\leq T_A \leq$ +70°C
ADC0802/04LCWM	0°C $\leq T_A \leq$ +70°C
Range of V_{CC}	4.5 V_{DC} to 6.3 V_{DC}

Electrical Characteristics

The following specifications apply for $V_{CC}=5 V_{DC}$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK}=640$ kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/4$	LSB
ADC0802: Total Unadjusted Error (Note 8)	$V_{REF/2}=2.500 V_{DC}$			$\pm 1/2$	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/2$	LSB
ADC0804: Total Unadjusted Error (Note 8)	$V_{REF/2}=2.500 V_{DC}$			± 1	LSB
ADC0805: Total Unadjusted Error (Note 8)	$V_{REF/2}$ -No Connection			± 1	LSB
$V_{REF/2}$ Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 0.75	8.0 1.1		k Ω k Ω
Analog Input Voltage Range	(Note 4) $V(+)$ or $V(-)$	Gnd-0.05		$V_{CC}+0.05$	V_{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		$\pm 1/16$	$\pm 1/2$	LSB
Power Supply Sensitivity	$V_{CC}=5 V_{DC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4)		$\pm 1/16$	$\pm 1/2$	LSB

AC Electrical Characteristics

The following specifications apply for $V_{CC}=5 V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T_C	Conversion Time	$f_{CLK}=640$ kHz (Note 6)	103		114	μs
T_C	Conversion Time	(Notes 5, 6)	66		73	$1/f_{CLK}$
f_{CLK}	Clock Frequency	$V_{CC}=5V$, (Note 5)	100	640	1460	kHz
	Clock Duty Cycle		40		60	%
CR	Conversion Rate in Free-Running Mode	INTR tied to WR with $\overline{CS}=0 V_{DC}$, $f_{CLK}=640$ kHz	8770		9708	conv/s
$t_{W(WR)}$	Width of WR Input (Start Pulse Width)	$\overline{CS}=0 V_{DC}$ (Note 7)	100			ns
t_{ACC}	Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid)	$C_L=100$ pF		135	200	ns
t_{IH} , t_{OH}	TRI-STATE Control (Delay from Rising Edge of \overline{RD} to Hi-Z State)	$C_L=10$ pF, $R_L=10k$ (See TRI-STATE Test Circuits)		125	200	ns
t_{WH} , t_{RI}	Delay from Falling Edge of WR or RD to Reset of INTR			300	450	ns
C_{IN}	Input Capacitance of Logic Control Inputs			5	7.5	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Continued)

The following specifications apply for $V_{CC}=5 V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
C_{OUT}	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF
CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]						
$V_{IN}(1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=5.25 V_{DC}$	2.0		15	V_{DC}
$V_{IN}(0)$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=4.75 V_{DC}$			0.8	V_{DC}
$I_{IN}(1)$	Logical "1" Input Current (All Inputs)	$V_{IN}=5 V_{DC}$		0.005	1	μA_{DC}
$I_{IN}(0)$	Logical "0" Input Current (All Inputs)	$V_{IN}=0 V_{DC}$	-1	-0.005		μA_{DC}
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	V_{DC}
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	V_{DC}
V_H	CLK IN (Pin 4) Hysteresis (V_{T+})-(V _{T-})		0.6	1.3	2.0	V_{DC}
$V_{OUT}(0)$	Logical "0" CLK R Output Voltage	$I_O=360 \mu A$ $V_{CC}=4.75 V_{DC}$			0.4	V_{DC}
$V_{OUT}(1)$	Logical "1" CLK R Output Voltage	$I_O=-360 \mu A$ $V_{CC}=4.75 V_{DC}$	2.4			V_{DC}
DATA OUTPUTS AND INTR						
$V_{OUT}(0)$	Logical "0" Output Voltage Data Outputs INTR Output	$I_{OUT}=1.6 mA, V_{CC}=4.75 V_{DC}$ $I_{OUT}=1.0 mA, V_{CC}=4.75 V_{DC}$			0.4	V_{DC} V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O=-360 \mu A, V_{CC}=4.75 V_{DC}$	2.4			V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O=-10 \mu A, V_{CC}=4.75 V_{DC}$	4.5			V_{DC}
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT}=0 V_{DC}$ $V_{OUT}=5 V_{DC}$	-3		3	μA_{DC} μA_{DC}
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A=25^\circ C$	4.5	6		mA_{DC}
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A=25^\circ C$	9.0	16		mA_{DC}
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current)	$f_{CLK}=640 kHz$, $V_{REF}/2=NC, T_A=25^\circ C$ and $\overline{CS}=5V$				
	ADC0801/02/03/04LCJ/05			1.1	1.8	mA
	ADC0804LCN/LCWM			1.9	2.5	mA
<p>Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.</p> <p>Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.</p> <p>Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of 7 V_{DC}.</p> <p>Note 4: For $V_{IN}(-) \geq V_{IN}(+)$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.950 V_{DC} over temperature variations, initial tolerance and loading.</p> <p>Note 5: Accuracy is guaranteed at $f_{CLK} = 640 kHz$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.</p> <p>Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 4 and section 2.0.</p>						

AC Electrical Characteristics (Continued)

Note 7: The \overline{CS} input is assumed to bracket the \overline{WR} strobe input and therefore timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see timing diagrams).

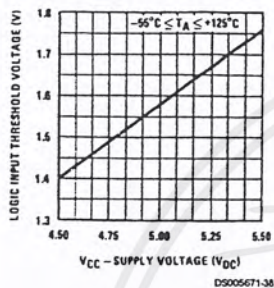
Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 7.

Note 9: The $V_{REF/2}$ pin is the center point of a two-resistor divider connected from V_{CC} to ground. In all versions of the ADC0801, ADC0802, ADC0803, and ADC0805, and in the ADC0804.LCJ, each resistor is typically 16 k Ω . In all versions of the ADC0804 except the ADC0804.LCJ, each resistor is typically 2.2 k Ω .

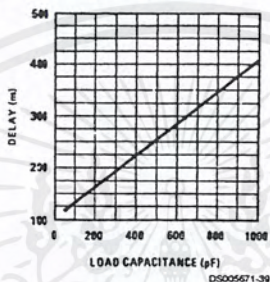
Note 10: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Typical Performance Characteristics

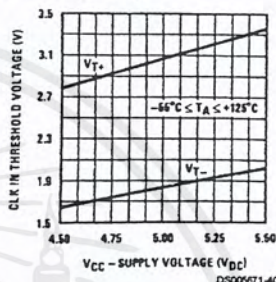
Logic Input Threshold Voltage vs. Supply Voltage



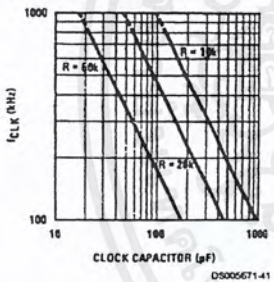
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



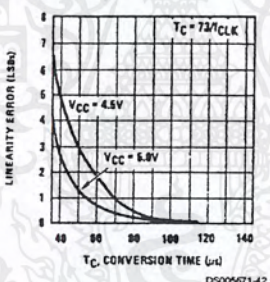
CLK IN Schmitt Trip Levels vs. Supply Voltage



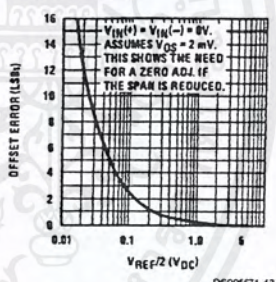
f_{CLK} vs. Clock Capacitor



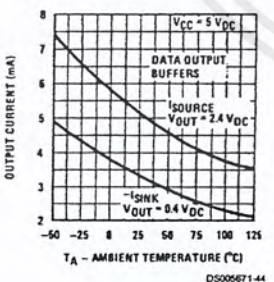
Full-Scale Error vs Conversion Time



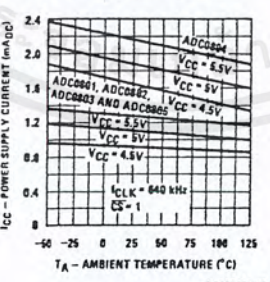
Effect of Unadjusted Offset Error vs. V_{REF/2} Voltage



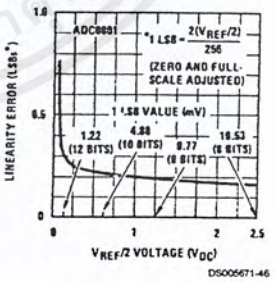
Output Current vs Temperature



Power Supply Current vs Temperature (Note 9)

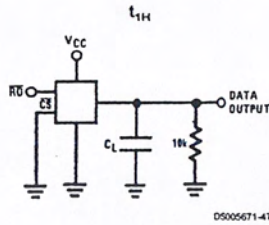


Linearity Error at Low V_{REF/2} Voltages



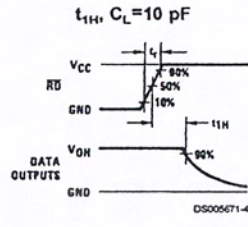
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRI-STATE Test Circuits and Waveforms

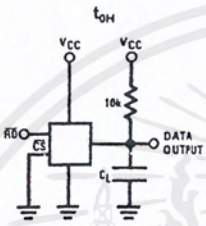


DS0005671-47

$t_f = 20 \text{ ns}$

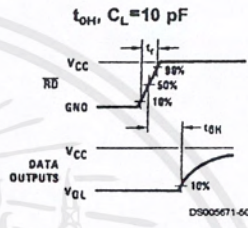


DS0005671-48



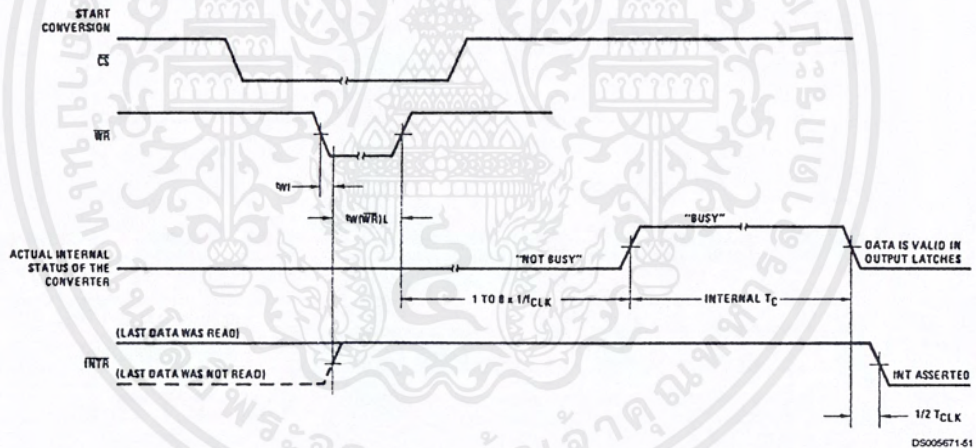
DS0005671-49

$t_f = 20 \text{ ns}$



DS0005671-50

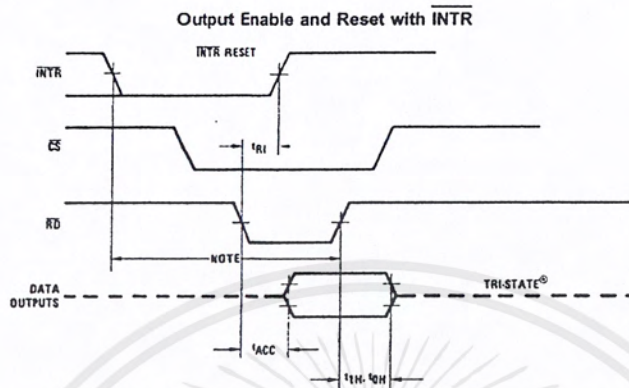
Timing Diagrams (All timing is measured from the 50% voltage points)



DS0005671-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

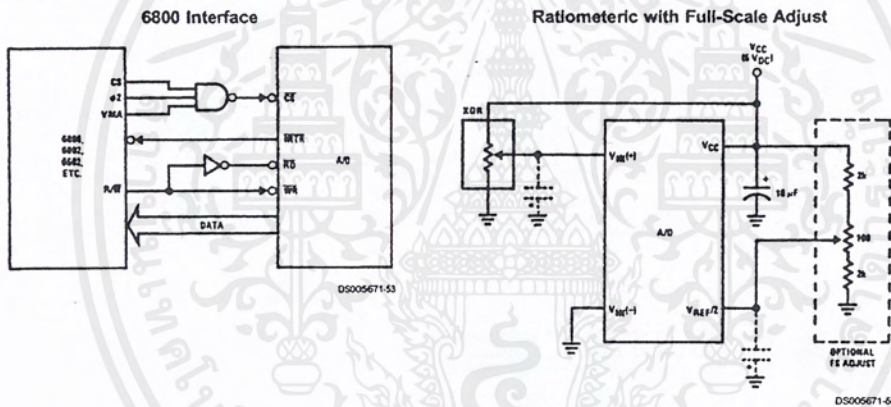
Timing Diagrams (All timing is measured from the 50% voltage points) (Continued)



Note: Read strobe must occur 8 clock periods ($8t_{CLK}$) after assertion of interrupt to guarantee reset of \overline{INTR} .

DS0005671-52

Typical Applications



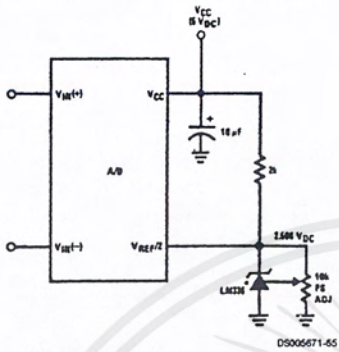
Note: before using caps at V_{IN} or $V_{REF/2}$, see section 2.3.2 Input Bypass Capacitors.

DS0005671-54

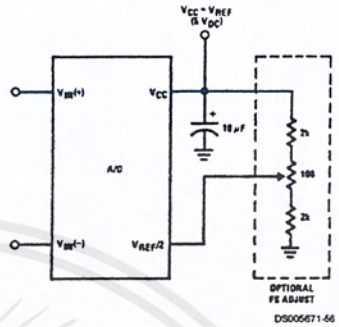
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Absolute with a 2.500V Reference

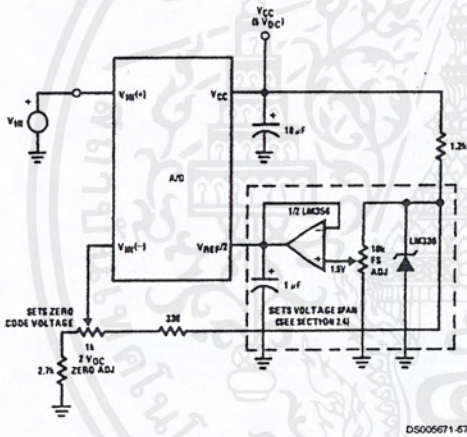


Absolute with a 5V Reference

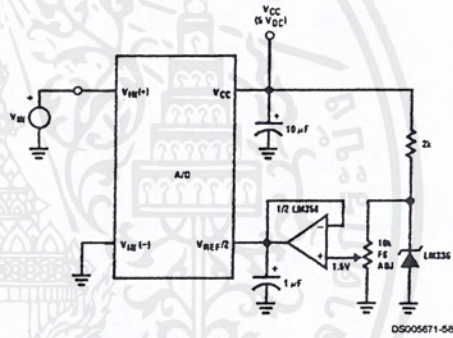


*For low power, see also LM385-2.5

Zero-Shift and Span Adjust: $2V \leq V_{IN} \leq 5V$



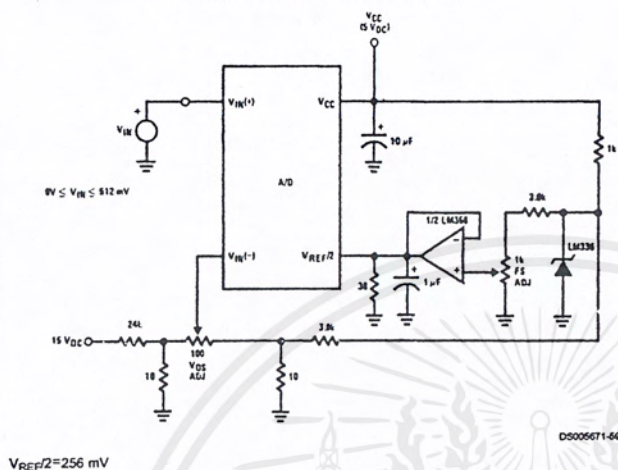
Span Adjust: $0V \leq V_{IN} \leq 3V$



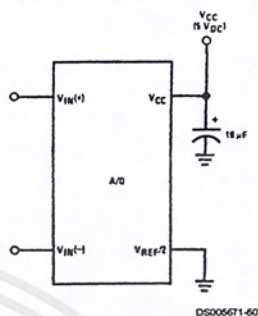
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Directly Converting a Low-Level Signal

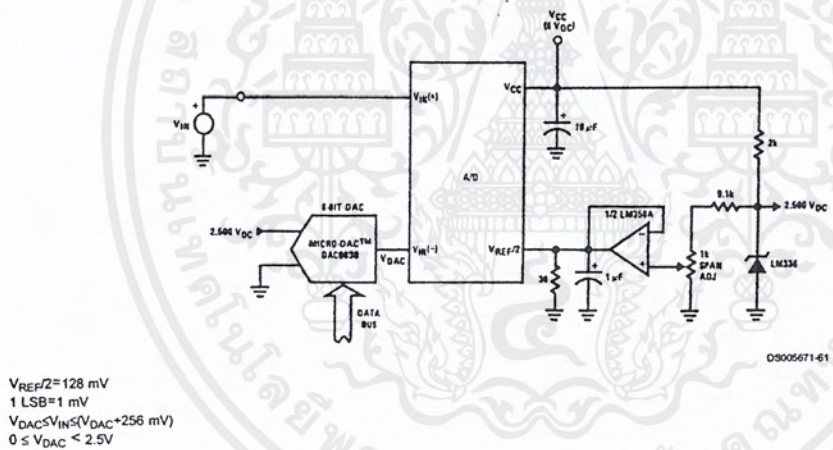


A µP Interfaced Comparator



For:
 $V_{IN(+)} > V_{IN(-)}$
 Output = FF_{HEX}
 For:
 $V_{IN(+)} < V_{IN(-)}$
 Output = 00_{HEX}

1 mV Resolution with µP Controlled Range

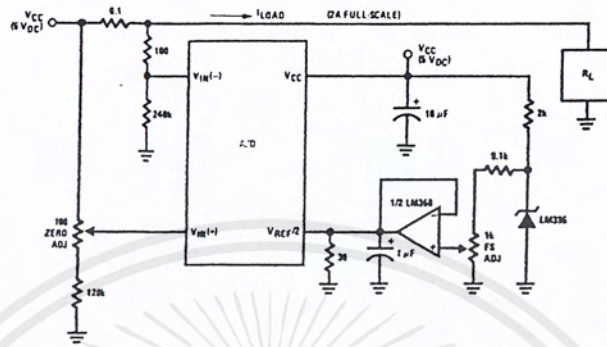


$V_{REF/2} = 128 \text{ mV}$
 1 LSB = 1 mV
 $V_{DAC} \leq V_{IN} \leq (V_{DAC} + 256 \text{ mV})$
 $0 \leq V_{DAC} < 2.5 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

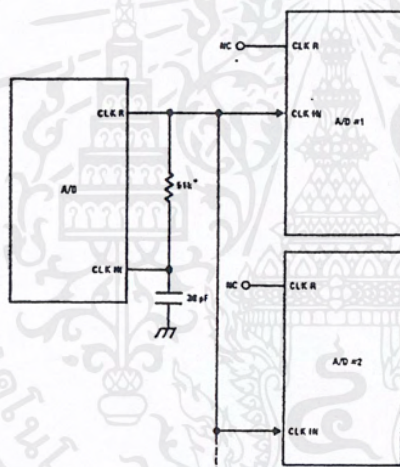
Typical Applications (Continued)

Digitizing a Current Flow



DS005671-62

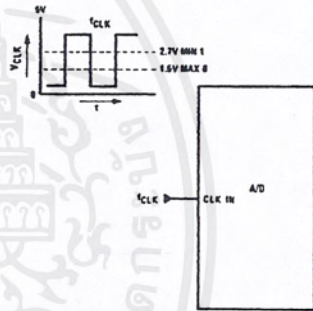
Self-Clocking Multiple A/Ds



IF MORE THAN 5 ADDITIONAL A/Ds, USE A CMOS BUFFER (NOT 74C12)

DS005671-63

External Clocking



100 kHz ≤ CLK IN ≤ 1460 kHz

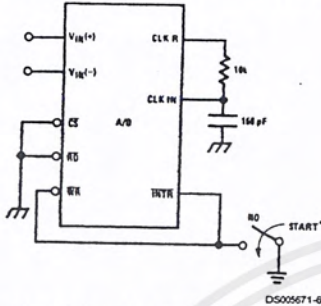
DS005671-64

* Use a large R value to reduce loading at CLK R output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

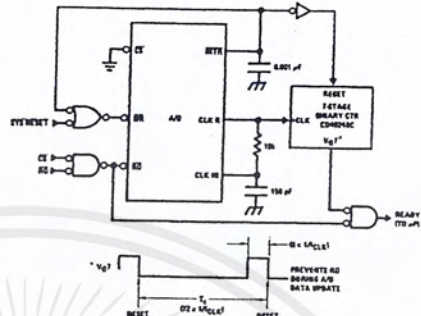
Self-Clocking in Free-Running Mode



*After power-up, a momentary grounding of the WR input is needed to guarantee operation.

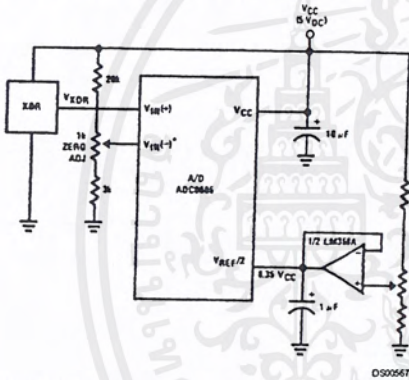
DS005671-65

µP Interface for Free-Running A/D



DS005671-66

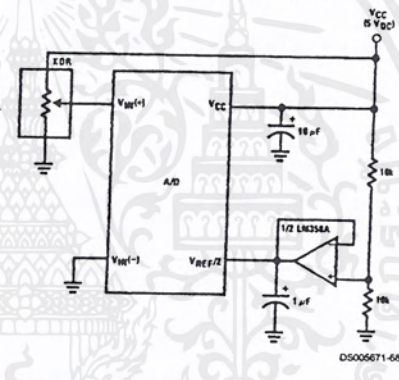
Operating with "Automotive" Ratiometric Transducers



* $V_{IN(-)} = 0.15 V_{CC}$
15% of $V_{CC} < V_{XDR} < 85\%$ of V_{CC}

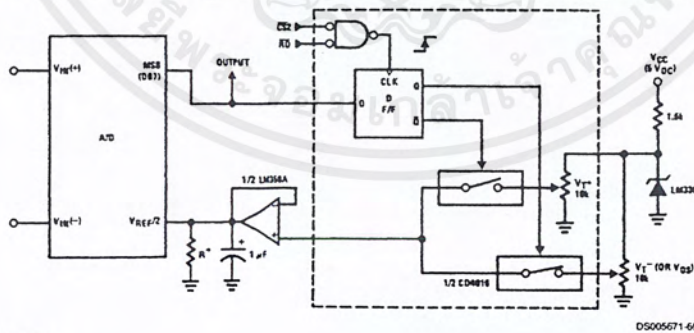
DS005671-67

Ratiometric with $V_{REF/2}$ Forced



DS005671-68

µP Compatible Differential-Input Comparator with Pre-Set V_{OS} (with or without Hysteresis)



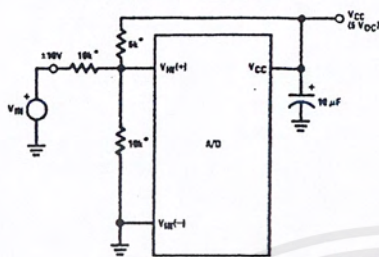
DS005671-69

*See Figure 5 to select R value
DB7="1" for $V_{IN(+)} > V_{IN(-)} + (V_{REF/2})$
Omit circuitry within the dotted area if
hysteresis is not needed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

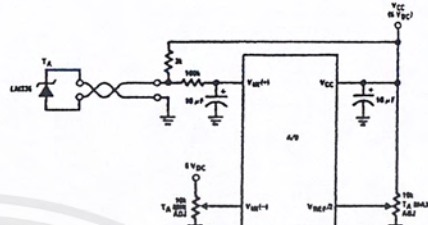
Handling $\pm 10V$ Analog Inputs



DS005671-70

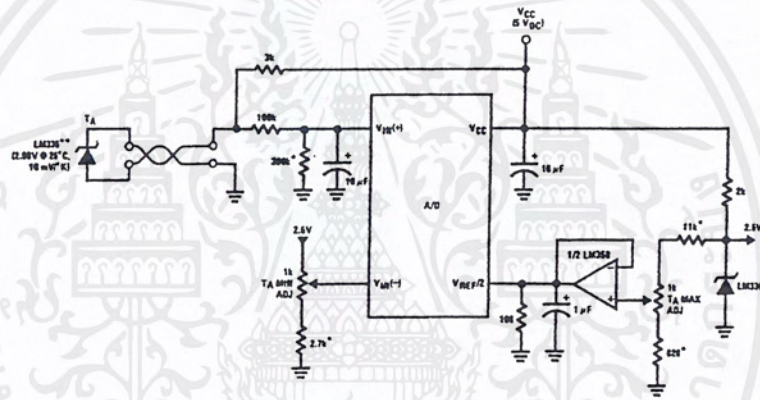
*Beckman Instruments #694-3-R10K resistor array

Low-Cost, μP Interfaced, Temperature-to-Digital Converter



DS005671-71

μP Interfaced Temperature-to-Digital Converter



DS005671-72

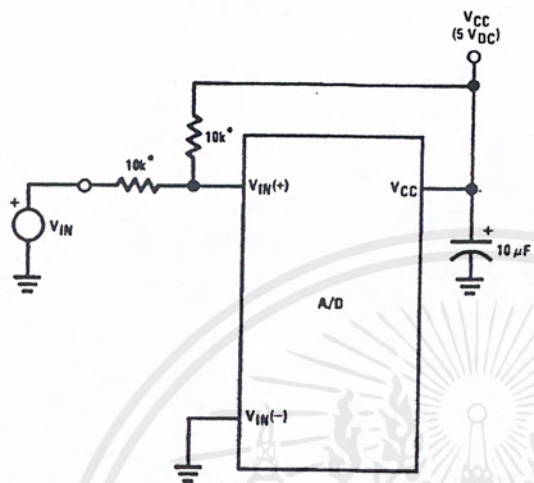
*Circuit values shown are for $0^\circ C \leq T_{AS} \leq +128^\circ C$

***Can calibrate each sensor to allow easy replacement, then A/D can be calibrated with a pre-set input voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

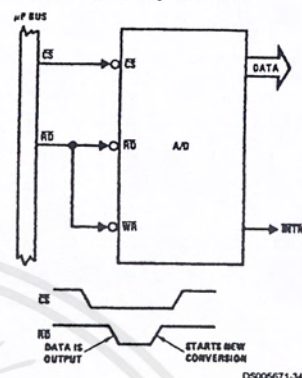
Handling $\pm 5V$ Analog Inputs



DS0005671-33

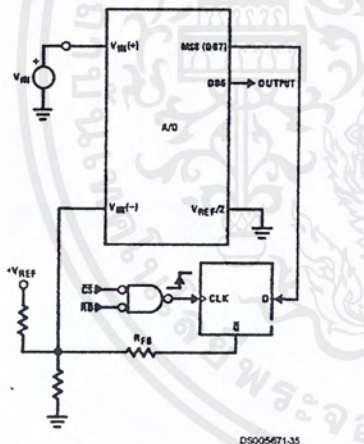
*Beckman Instruments #694-3-R10K resistor array

Read-Only Interface



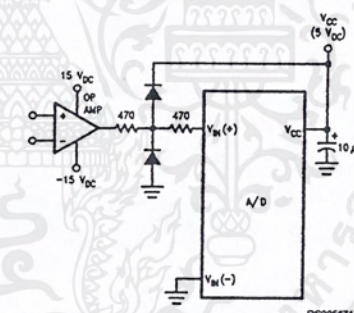
DS0005671-34

μP Interfaced Comparator with Hysteresis



DS0005671-35

Protecting the Input

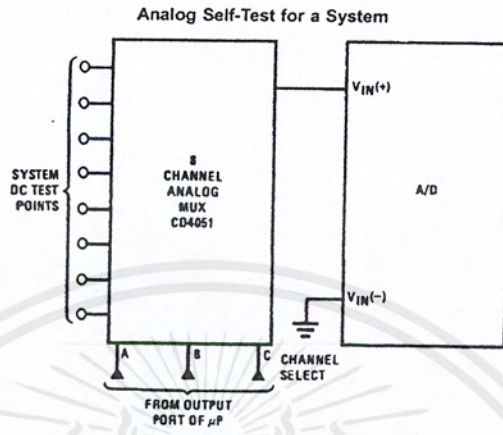


Diodes are 1N914

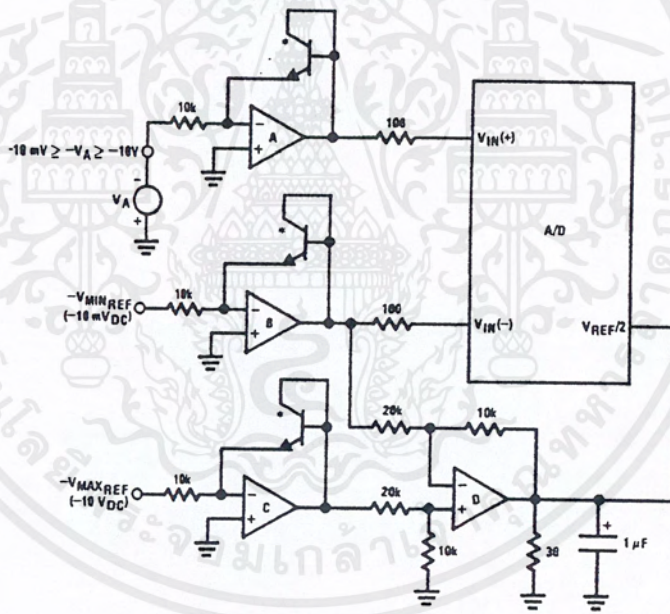
DS0005671-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



A Low-Cost, 3-Decade Logarithmic Converter

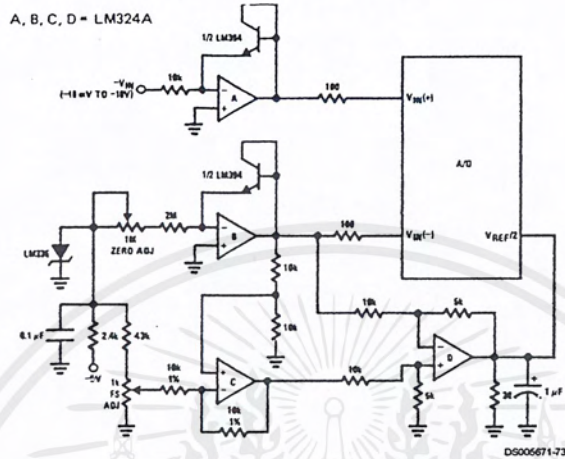


*LM389 transistors
A, B, C, D = LM324A quad op amp

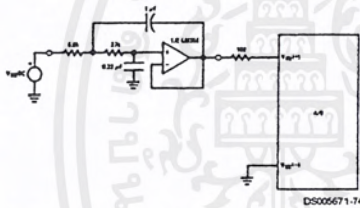
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

3-Decade Logarithmic A/D Converter

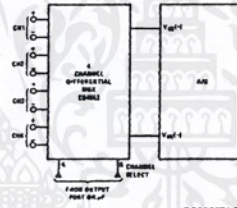


Noise Filtering the Analog Input

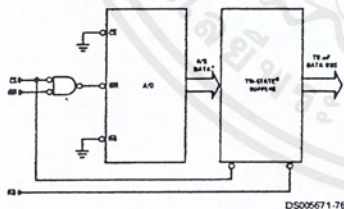


$f_c = 20$ Hz
 Uses Chebyshev implementation for steeper roll-off unity-gain, 2nd order, low-pass filter
 Adding a separate filter for each channel increases system response time if an analog multiplexer is used

Multiplexing Differential Inputs

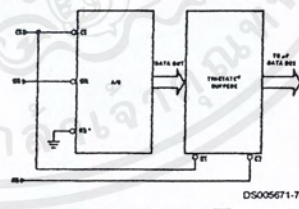


Output Buffers with A/D Data Enabled



*A/D output data is updated 1 CLK period prior to assertion of INTR

Increasing Bus Drive and/or Reducing Time on Bus



*Allows output data to set-up at falling edge of \overline{CS}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้