

เครื่องวัดความถี่

FREQUENCY COUNTER



นายชวลิต เรืองฉิม

นายโชคชัย ศุภโชคเจริญสิน

เลขที่.....
เลขทะเบียน 42535
วัน, เดือน, ปี 24 พ.ศ. 2545

b.....
i.....

ปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

21/01/2002

FREQUENCY COUNTER



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING
DEPARTMENT OF INDUSTRIAL INSTRUMENTATION TECHNOLOGY
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญาโท

หัวข้อปริญญาโท เครื่องวัดความถี่

FREQUENCY COUNTER

นักศึกษาผู้จัดทำ นายชวลิต เรืองฉิม รหัสประจำตัว 40010169

นายโชคชัย ศุภโชคเจริญสิน รหัสประจำตัว 40010190

ปริญญา วิศวกรรมศาสตรบัณฑิต

สาขาวิชา วิศวกรรมการวัดคุม

ปีการศึกษา 2543

อาจารย์ผู้ควบคุมปริญญาโท	ลายมือชื่อ
ผศ. สักริยา ชิตวงศ์	

วัน/เดือน/ปี ที่สอบ วันอังคารที่ 10 เมษายน พ.ศ. 2544

สถานที่สอบ ณ. ห้องสอบปริญญาโท ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชารับรองแล้ว



(ผศ.ประสิทธิ์ จุลเสรีวงศ์)

หัวหน้าภาควิชาฯ

หัวข้อปริญญานิพนธ์ เครื่องวิเคราะห์ค่าพารามิเตอร์ของตัวควบคุม PID แบบอัตโนมัติ
FREQUENCY COUNTER
นักศึกษาผู้จัดทำ นายชวลิต เรืองฉิม
นายโชคชัย สุภโชคเจริญสิน
อาจารย์ที่ปรึกษา ผศ. สักริยา ชิตวงศ์
ปีการศึกษา 2543

บทคัดย่อ

โครงการเครื่องวัดความถี่ที่อ่านความถี่สูง เกิดจากแนวความคิดที่ต้องการวัดความถี่สูง ๆ ซึ่งโดยทั่วไปสามารถวัดได้ค่าความถี่ไม่สูงมาก หรือวัดได้แต่จำเป็นต้องอาศัยเครื่องมือที่มีราคาค่อนข้างสูง หลักการของวงจร คือ ใช้วงจรหารความถี่เป็นหลัก ความถี่ที่ต้องการวัดถูกหารให้มีค่าลดลงตามอัตราส่วนที่กำหนด ค่าความถี่ที่ได้จะถูกทำการถอดรหัสออกแล้วนำไปประมวลผลออกทางส่วนแสดงผล (DISPLAY) โดยมีส่วนสัญญาณเทียบเวลากำหนดเวลาการประมวลผลต่อการวัดความถี่หนึ่งครั้ง และสามารถวัดรูปคลื่น ได้หลายชนิดไม่จำเป็นต้องเป็นสี่เหลี่ยม

Thesis Title Frequency counter
Authers Mr. Chaovalit ROUNGCHIM
 Mr. Chokchai Supachokjaraonsin
Thesis Advisor Assoc.Prof. Sakkreeya Chittawong
Year 2000

ABSTRACT

The project frequency counter is happened of idea want to check the high frequency. The general frequency counter can be able to check at low frequency or can be able to check at high frequency but it is high price. The main of circuit used frequency divider circuit. The frequency is divider to follow the fix ratio. The frequency value is decoded by decoder bring to process and show on the display. The time comparator is to fix for checking at one time. This project can be able to measure another waveform do not fix square wave only.

กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดีเพราะได้รับความเมตตาจากผู้ช่วยศาสตราจารย์ สักกรียา จิตวงศ์ ที่ได้ให้คำแนะนำและคำปรึกษาเกี่ยวกับการออกแบบ และเอื้อเฟื้ออุปการะในการทำปริญญาานิพนธ์ฉบับนี้ อีกทั้งให้คำแนะนำในการแก้ไขปัญหาที่เกิดขึ้น ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์ของอาจารย์ และขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ อาจารย์ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรมทุกท่าน ที่ได้ให้คำแนะนำอันเป็นประโยชน์ต่อการทำปริญญาานิพนธ์ฉบับนี้

ขอขอบคุณเพื่อน ๆ ทุกคนที่ให้คำแนะนำและช่วยเหลือ และให้กำลังใจตลอดการทำปริญญาานิพนธ์ฉบับนี้

คุณค่าและประโยชน์อันพึงมีจากปริญญาานิพนธ์ฉบับนี้ ทางผู้วิจัยขอบแต่ผู้มีพระคุณทุกท่าน



คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและเหตุจูงใจของการวิจัย.....	1
1.2 วัตถุประสงค์ของปริญญานิพนธ์.....	1
1.3 ขอบเขตของปริญญานิพนธ์.....	1
1.4 ขั้นตอนการศึกษา.....	1
บทที่ 2 หลักการและทฤษฎีที่เกี่ยวข้อง.....	3
2.1 หลักการเบื้องต้นของเครื่องนับความถี่.....	3
2.2 ความถี่อ้างอิง (Frequency Reference).....	5
2.2.1 คริสตัล (Crystal).....	6
2.3 กระบวนการทางด้านอินพุท.....	8
2.3.1 ลิมิเตอร์ (Limiter).....	8
2.3.2 ตัวลดทอนสัญญาณ (Attenuator).....	9
2.3.3 บัฟเฟอร์ (Buffer).....	10
2.3.4 วงจรบัฟเฟอร์แรงดันไฟฟ้า.....	17
2.3.5 ชมิตทริกเกอร์ (Schmitt Trigger).....	18
2.3.5.1 การทำงานของวงจรชมิตทริกเกอร์.....	18
2.3.5.2 การหาค่าชั้ทริกเกอร์ที่ระดับสูง.....	20
2.3.5.3 การหาค่าชั้ทริกเกอร์ที่ระดับต่ำ.....	22
2.3.5.4 ฮิสเทอรีซิส (Hysteresis).....	24
2.4 การหารความถี่.....	25
2.4.1 วงจรนับ.....	26
2.4.2 วงจรหาร.....	28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่หรือดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 3 การออกแบบ.....	31
3.1 ส่วนของการปรับสัญญาณอินพุทให้เหมาะสม.....	31
3.1.1 วงจรลดทอนสัญญาณ.....	32
3.1.2 วงจรบีฟเฟอร์.....	32
3.1.3 วงจรชมิคทริกเกอร์.....	33
3.1.4 วงจรหารความถี่.....	34
3.1.5 ส่วนของภาคการแสดงผลที่ต่อกับภาคอินพุท.....	34
3.2 ส่วนของการประมวลผล.....	36
3.2.1 วงจรในส่วนการแสดงผล.....	37
3.3 ส่วนของภาคการจ่ายไฟ.....	39
บทที่ 4 ผลการทดลอง.....	40
4.1 ผลการทดลองในส่วนของการปรับสัญญาณทางอินพุท.....	40
4.2 ผลการทดลองในส่วนของการปรับสัญญาณทางอินพุท.....	42
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	49
5.1 สรุปผลการวิจัย.....	49
5.2 ข้อเสนอแนะ.....	49
บรรณานุกรม.....	50
ภาคผนวก.....	51

สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงค่าของ A_{vcc} และ V_o ของวงจรในตัวอย่าง ที่ RL ค่าต่าง ๆ.....	13
2.2 แสดงคุณสมบัติของวงจรขยาย.....	16
2.3 แสดงสถานะของวงจรนับ 4 บิต.....	26
4.1 แสดงค่าความถี่เมื่อจ่ายอินพุทเป็นสัญญาณ Square Wave.....	44
4.2 แสดงค่าความถี่เมื่อจ่ายอินพุทเป็นสัญญาณ Saw Tooth.....	45
4.3 แสดงค่าความถี่เมื่อจ่ายอินพุทเป็นสัญญาณ Triangle.....	46
4.4 แสดงค่าความถี่เมื่อจ่ายอินพุทเป็นสัญญาณ Sine Wave.....	47



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 บล็อกไดอะแกรมแสดงการทำงานพื้นฐานของเครื่องวัดความถี่.....	3
2.2 แสดงการเปิดและปิดของเกท (Gate).....	4
2.3 แสดงแผนผังเวลาการทำงานของการวัดความถี่.....	5
2.4 (ก.) แสดงสัญลักษณ์ของคริสตอล.....	6
2.4 (ข.) แสดงวงจรวงจรสมมูลของคริสตอล.....	6
2.5 แสดงกระบวนการทางอินพุท.....	8
2.6 แสดงวงจรขั้วคั่นของวงจรลิมิตเตอร์.....	9
2.7 แสดงวงจรพื้นฐานของวงจร Attenuator.....	9
2.8 แสดงวงจรบั่นทอนสัญญาณ.....	10
2.9 แสดงวงจรมอดูเลชันและวงจรไฟตรง.....	11
2.10 แสดงวงจรเสมือนและวงจรทางด้านเข้า.....	12
2.11 แสดงวงจรบัฟเฟอร์ Q2 มาแยก RL ออกจาก Q1.....	13
2.12 แสดงวงจรเสมือนสำหรับสัญญาณของรูปที่ 2.11 ที่ภาคขยาย Q2 (บัฟเฟอร์).....	14
2.13 แสดงการต่อออปแอมป์.....	17
2.14 แสดงการต่อออปแอมป์เป็นวงจรบัฟเฟอร์แรงดันไฟฟ้า.....	17
2.15 แสดงวงจรซิมูเลชัน.....	18
2.16 แสดงสัญญาณเอาต์พุตของวงจรซิมูเลชัน.....	19
2.17 แสดงส่วนของวงจรในรูปที่ 2.15 ขณะ T1 OFF และ T2 ON.....	20
2.18 แสดงส่วนวงจรสมมูลของรูปที่ 2.15 ในส่วนของ T2 ON ที่จุดอิมิตัว.....	21
2.19 แสดงส่วนของวงจรในรูปที่ 2.15 ขณะ T1 ON และ T2 OFF.....	22
2.20 แสดงส่วนวงจรสมมูลของรูปที่ 2.15 ในส่วนของ T1 ON ที่ค่าแอกทีฟ.....	23
2.21 แสดงกราฟ TIMING DIAGRAM ของ D – FLIP FLOP.....	25
2.22 แสดงวงจรนับ 4 บิต.....	27
2.23 แสดงรูปสัญญาณคลื่นเอาต์พุตของวงจรนับ.....	27
2.34 แสดงการใช้ฟลิปฟล็อปในการหารความถี่.....	28
2.35 แสดงการใช้ฟลิปฟล็อป 4 ตัวหารความถี่ได้ด้วย 16.....	28
2.36 แสดงความผิดพลาดในการเปิดเกทที่เวลาต่างกัน.....	29
3.1 แสดงวงจรการปรับสัญญาณอินพุท.....	31

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ภายใต้การสงวนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.2 แสดงวงจรลดทอนสัญญาณ.....	32
3.3 แสดงวงจรบัฟเฟอร์.....	32
3.4 แสดงวงจรสมิตทริกเกอร์.....	33
3.5 แสดงวงจรหารความถี่.....	34
3.6 แสดงวงจร 7 – Segment.....	34
3.7 แสดงขา ICM 7226A.....	35
3.8 แสดงฟังก์ชันการทำงานของ ICM7226A.....	36
3.9 แสดงวงจรการประมวลผล ส่วนที่ 1.....	37
3.10 แสดงวงจรการประมวลผล ส่วนที่ 2.....	38
3.11 แสดงวงจรภาคจ่ายไฟ.....	39
4.1 แสดงกราฟเอาต์พุตเมื่อจ่ายอินพุตเป็นสัญญาณ SquarWave.....	40
4.2 แสดงกราฟเอาต์พุตเมื่อจ่ายอินพุตเป็นสัญญาณ ไบอัสบวก.....	41
4.3 แสดงกราฟเอาต์พุตเมื่อจ่ายอินพุตเป็นสัญญาณ ไบอัสลบ.....	41
4.4 แสดงกราฟเอาต์พุตเมื่อจ่ายอินพุตเป็นสัญญาณ Sine Wave.....	42
4.5 แสดงกราฟค่าความผิดพลาดเมื่อจ่ายอินพุตเป็นสัญญาณ Square Wave.....	45
4.6 แสดงกราฟค่าความผิดพลาดเมื่อจ่ายอินพุตเป็นสัญญาณ Saw Tooth.....	46
4.7 แสดงกราฟค่าความผิดพลาดเมื่อจ่ายอินพุตเป็นสัญญาณ Triangle.....	47
4.8 แสดงกราฟค่าความผิดพลาดเมื่อจ่ายอินพุตเป็นสัญญาณ Sin Wave.....	48

บทที่ 1

บทนำ

1.1 ความเป็นมาและเหตุผลใจของการวิจัย

การทดลองทางอิเล็กทรอนิกส์โดยทั่วไปมีเครื่องมืออยู่หลายชนิดที่เราจำเป็นต้องใช้ เครื่องวัดความถี่ก็เป็นเครื่องมือชนิดหนึ่งที่เรามักใช้บ่อย ซึ่งโดยทั่วไปแล้วสามารถวัดได้ค่าความถี่ไม่สูงมากนัก หรือวัดได้แต่จำเป็นต้องอาศัยเครื่องมือที่มีราคาค่อนข้างสูง จึงเป็นการดีที่เราสามารถสร้างเครื่องมือที่ใช้วัดค่าความถี่ได้เพื่อใช้ในงานด้านต่าง ๆ อีกทั้งยังมีราคาที่ถูกลงกว่า

1.2 วัตถุประสงค์ของปริญญานิพนธ์

ปริญญานิพนธ์นี้จะเป็นการศึกษาและออกแบบเครื่องมือที่ใช้วัดความถี่ได้ตามต้องการ ทั้งในย่านความถี่ที่ต่ำจนถึงย่านความถี่ที่สูง และสามารถแสดงค่าออกมาได้อย่างละเอียดเพื่อง่ายในการนำไปใช้งานในสายงานทางด้านอิเล็กทรอนิกส์และลดความผิดพลาดจากค่าที่วัดได้เนื่องจากใช้การแสดงผลเป็นตัวเลข อีกทั้งยังช่วยในการลดค่าใช้จ่ายจากการนำไปซื้อเครื่องมือที่มีราคาแพง

1.3 ขอบเขตของปริญญานิพนธ์

ขอบเขตของปริญญานิพนธ์ฉบับนี้ คือ สามารถสร้างเครื่องวัดความถี่สัญญาณทางไฟฟ้า ตั้งแต่ย่านความถี่ต่ำจนถึงย่านความถี่สูง ๆ และรวมถึงการประยุกต์ใช้ในการวัดหาช่วงเวลา รวมถึงการนับจำนวน ซึ่งจะสามารถนำไปใช้ในงานด้านอุตสาหกรรม เช่น ใช้เป็นส่วนประกอบในการนับจำนวนผลิตภัณฑ์ในสายการผลิต โดยความถี่ต้องอยู่ในย่านที่กำหนด

1.4 ขั้นตอนการศึกษา

ปริญญานิพนธ์ฉบับนี้สามารถวัดค่าความถี่ได้ตั้งแต่ย่านความถี่ต่ำจนถึงความถี่สูง ๆ ซึ่งหลักการของวงจร คือ ใช้วงจรหารความถี่เป็นหลัก โดยค่าความถี่ที่ต้องการวัดถูกหารให้มีค่าลดลงตามอัตราส่วนที่กำหนด ค่าความถี่ที่ได้ถูกทำการถอดรหัสออกแล้วนำไปประมวลผลออกทางส่วนแสดงผล (DISPLAY) โดยมีส่วนสัญญาณเทียบเวลากำหนดเวลาการประมวลผลต่อการวัดความถี่หนึ่งครั้ง และสามารถวัดรูปคลื่นได้หลายชนิดโดยไม่จำเป็นต้องเป็นสี่เหลี่ยม

โครงการนี้จะศึกษาถึงหลักการและทำสร้างเครื่องวัดจริงโดยเนื้อหาที่จะทำมีส่วนประกอบหลัก ดังนี้

1.) ส่วนการปรับสัญญาณทางด้านอินพุท (INPUT CONDITION)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2.) ส่วนหารความถี่ (PRESCALER)

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 3.) ส่วนการประมวลผลวัดค่าความถี่ (FREQUENCY INSTRUMENT)
- 4.) ส่วนแสดงผล (DISPLAY BOARD)
- 5.) แหล่งจ่ายไฟ (POWER SUPPLY)

โดยเนื้อหาของโครงงานนี้จะอธิบายในบทที่ 2 – 3 ส่วนผลการทดลองจะแสดงในบทที่ 4



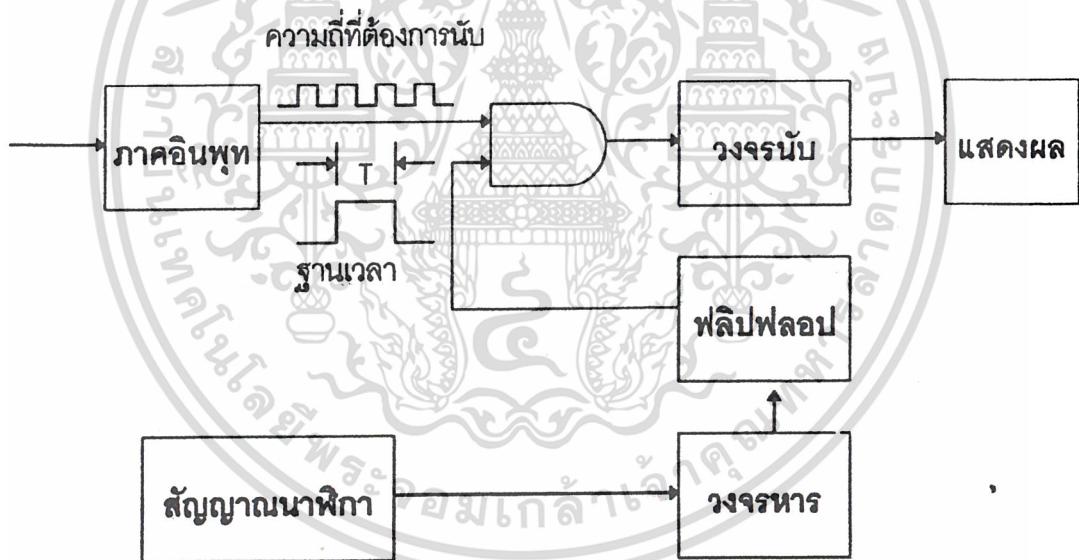
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

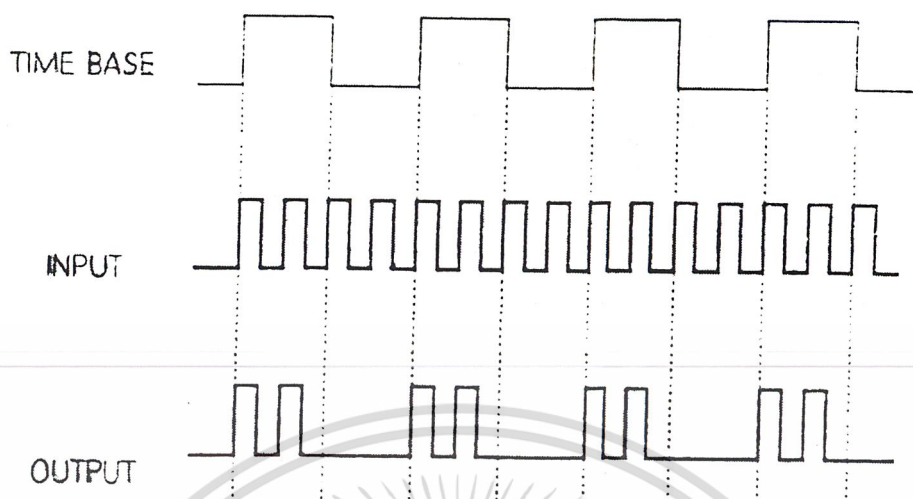
หลักการ และทฤษฎีที่เกี่ยวข้อง

2.1 หลักการเบื้องต้นของเครื่องนับความถี่

คำว่า “ไซเคิลต่อวินาที (cycle / second)” หมายถึง การเปลี่ยนแปลงของสัญญาณแล้วกลับมาตำแหน่งเดิมอีก 1 รอบพอดีในเวลา 1 วินาที ถ้าเรามีแอนด์เกต (and gate) 1 ตัวเราป้อนสัญญาณช่วงเวลาที่ เป็นบวก (positive period) 1 วินาที ดังนั้นเกต (gate) จะเปิดให้มีพัลส์ (pulse) สามารถผ่านเกต (gate) ได้เป็นระยะเวลา 1 วินาที นั่นคือ ถ้าเราสามารถสร้างสัญญาณฐานเวลา (time base) ค่าเวลาค่าหนึ่งแล้วป้อนที่ขาแอนด์เกต (and gate) แล้วเรานำค่าความถี่ที่เราต้องการแสดงผลมาป้อนที่ขาเกตอีกขาหนึ่ง เราจะได้ค่าสัญญาณของความถี่นั้นในช่วงของสัญญาณฐานเวลา (time base) ตามที่เรากำหนดไว้แล้วนำค่าที่ได้จากเอาต์พุต (output) ของแอนด์เกต (and gate) ไปประมวลผลออกทาง counter แสดงดังรูปที่ 2.1

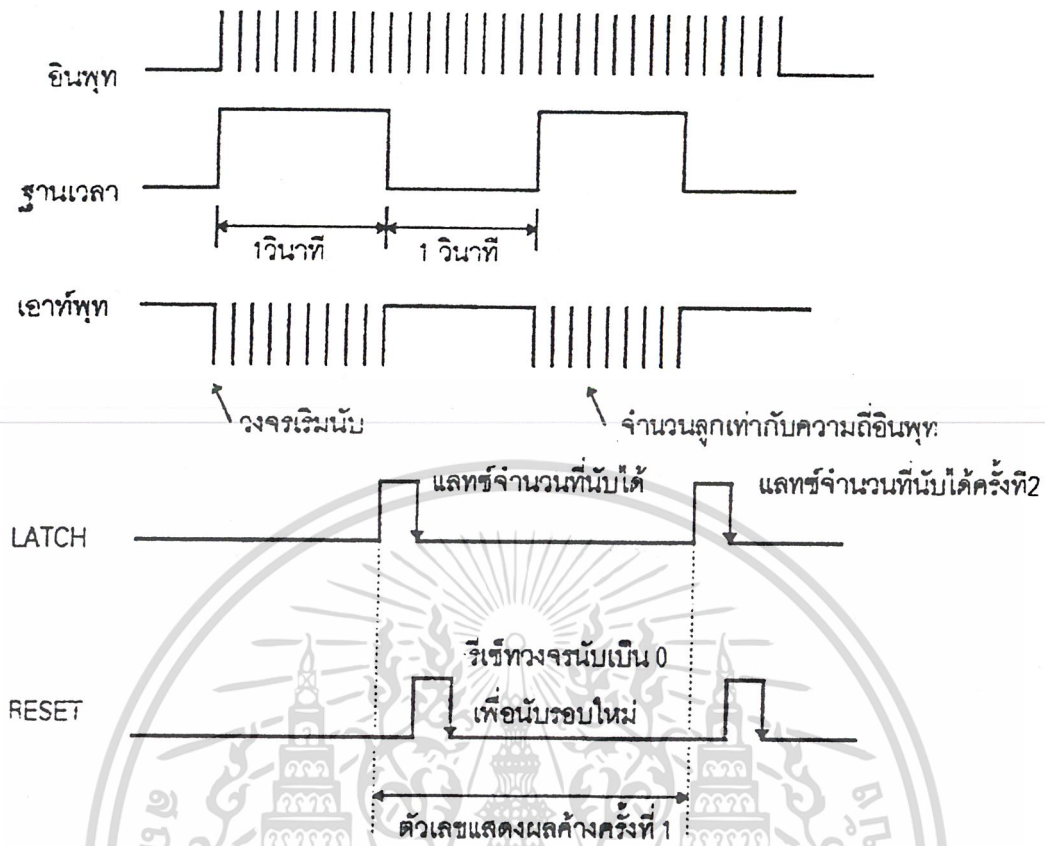


รูปที่ 2.1 บล็อกไดอะแกรมแสดงการทำงานพื้นฐานของเครื่องวัดความถี่



รูปที่ 2.2 แสดงการเปิดและปิดของเกท (Gate)

จากรูปที่ 2.1 วงจรที่นับอยู่ Output จะออกจากเกทไปสู่ display ตลอดเวลา และก็เปลี่ยนแปลงตลอดเวลาเช่นกัน ทำให้ไม่สามารถอ่านค่าได้ต้องรอนหมดช่วงเวลาของฐานเวลา (Time Base) ภาคแสดงผลจะค้างอยู่จนกว่าจะมี reset เข้ามา ถ้าหากว่าเราใช้เวลาในการเปิดเกท 1 วินาที ซึ่งจะทำให้เราไม่สามารถอ่านค่าได้ทันเพราะว่าตัวเลขจะเปลี่ยนกลับไปมาทุกวินาที เพื่อแก้ไขปัญหานี้เราใช้สัญญาณค้างค่า (Hold) ต่อเข้าไปเพื่อล็อกโค้ด (lock code) ของเคาท์เตอร์ทุก ๆ ครั้งที่นับเสร็จ หลังจากที่ยังวนนับแล้ว อินพุทจะเปลี่ยนไปเท่าไร เอาท์พุทจะไม่เปลี่ยนจนกว่าจะมีสัญญาณรีเซ็ต (Reset Signal) เข้ามาใหม่ ทุก ๆ ครั้งหลังจากสัญญาณค้างค่าทุกครั้งจะมีสัญญาณ จะต้องทำการให้สัญญาณรีเซ็ตป้อนเข้าวงจรเพื่อให้มันเตรียมตัวนับในช่วงเวลา (period) ต่อไปดังรูปที่ 2.3

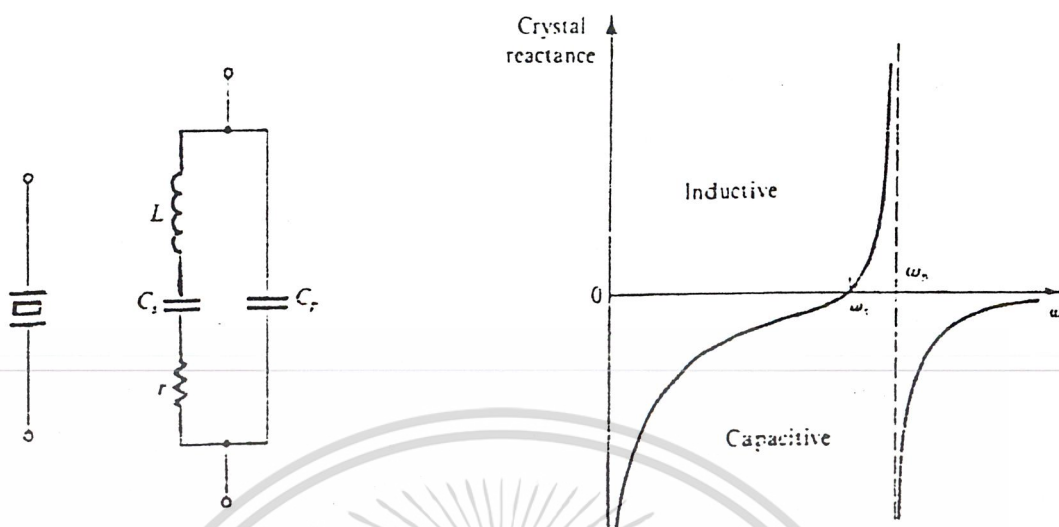


รูปที่ 2.3 แสดงแผนผังเวลาการทำงานของกรวัดความถี่

2.2 ความถี่อ้างอิง (Frequency Reference)

ค่าความถี่อ้างอิงนี้มีความสำคัญมากที่สุดทีเดียว เพราะจะเป็นตัวเปรียบเทียบกับค่าความถี่ที่ต้องการวัด หากว่าค่าความถี่อ้างอิง (Frequency reference) ไม่เที่ยงตรงจะทำให้การเปรียบเทียบระหว่างเฟสผิดพลาดไป ความถี่เอาต์พุทที่ได้ก็จะผิดพลาดไปด้วยทำให้ได้ค่าไม่ตรงกับความเป็นจริง ดังนั้นส่วนผลิตความถี่ควรเลือกใช้ค่า X-TAL เพราะมีความเสถียรกว่าวงจรกำเนิดความถี่แบบอื่น ค่า X-TAL ใช้ค่า 2 MHz ในวงจรกำเนิดความถี่นี้ แนนท์เกททำหน้าที่เสมือนเป็นอินเวอร์เตอร์ โดยมี VC เป็นตัวรับค่าความถี่ออสซิลเลตของวงจรมินนับ แต่ความถี่ที่ต้องการนำมาเป็นฐานเวลาจริง ๆ คือ 1 MHz ต้องนำความถี่ที่ได้ 2 MHz มาหารด้วยวงจรหารความถี่ หาร 2000000 ค่าความถี่ที่ได้จะได้ออกมา 1 Hz ตามที่ต้องการ

2.2.1 คริสตอล (Crystal)



รูปที่ 2.4 (ก.) แสดงสัญลักษณ์ของคริสตอล

รูปที่ 2.4 (ข.) แสดงวงจรวงจรสมมูล

ชิ้นผลึกที่ใช้ในการผลิตความถี่ในที่นี้เป็นแบบเปียโซอิเล็กทริก (quartz piezoelectric) การสั่นไหวของมันจะทำให้เกิดความถี่ขึ้น โดยอาศัยคุณสมบัติของสารเปียโซอิเล็กทริก

ปรากฏการณ์ของเปียโซอิเล็กทริกถูกค้นพบโดยสองพี่น้อง J.Curie และ P.Curie ในปี ค.ศ. 1880 โดยทำการป้อนแรงจากภายนอกเข้าที่ด้านข้างทั้งสองของวงจรมีเปียโซอิเล็กทริก แล้วจะได้ประจุไฟฟ้าทั้งประจุบวกและประจุลบออกมา เป็นสัดส่วนตรงกับแรงภายนอกที่ป้อนเข้าไปในทางกลับกัน เมื่อทำการป้อนศักดาไฟฟ้าเข้าทั้งสองข้างของชิ้นผลึก ชิ้นผลึกจะเกิดการยืดหรือหดตัว โดยมีขนาดของแรงเครียด (Stain) เป็นสัดส่วน โดยตรงกับศักดาไฟฟ้าที่ป้อนเข้าไป

โดยอาศัยคุณสมบัติของชิ้นผลึกที่มีค่าความยืดหยุ่นได้นี้ ถ้าป้อนแรงกดดันทันทีทันใดให้กับชิ้นผลึกแล้วเอาแรงกดดันนี้ออกไป ชิ้นผลึกจะเริ่มสั่นตามคุณสมบัติความถี่ของมัน ในลักษณะกลับไปมา (บวกและลบ) การสั่นนี้จะทำให้เกิดศักดาบวกและลบเป็นสัดส่วนตรงกับความเร็วของการไหวตัวและเกิดขึ้นทั้งสองข้างของชิ้นผลึก นั่นคือศักดาไฟฟ้าสลับซึ่งมีความถี่เท่ากับคุณสมบัติด้านความถี่ของชิ้นผลึก

ต่อมาเมื่อป้อนศักดาที่มีความถี่สอดคล้องกับคุณสมบัติด้านความถี่ของชิ้นผลึกเข้าไปให้ชิ้นผลึก จะทำให้ชิ้นผลึกเกิดการกำธรรด้านทางกลและการสั่นจะเกิดสูงสุด ที่จุดนี้ศักดาที่ได้จากชิ้นผลึกจะมีค่ามากที่สุด และกระแสที่ไหลเข้าชิ้นผลึกจากแหล่งกำเนิดสัญญาณความถี่จะมีค่ามากที่สุดด้วย เนื่องจากกระแสในวงจรที่เพิ่มขึ้นอย่างทันทีทันใดที่ความถี่ที่กำหนดซึ่งลักษณะของวงจรจะเหมือนกับวงจรกำธรรที่มีการต่อแบบอนุกรม ดังนั้นวงจรที่เทียบทางด้านไฟฟ้าของชิ้นผลึกจะเป็นดังรูป 2.4 (ข.)

เมื่อค่าคงที่ทางไฟฟ้าของวงจรขึ้นผลึกส่วนที่เป็นตัวกำรคือ L, C_s, r เราสามารถหาค่าความถี่กำร f_s และค่า Q ได้เป็นค่า (ค่า C_s เป็นค่าความจุที่เกิดจากแผ่นอิเล็กโทรดภายในซึ่งเราไม่นำมาคำนวณด้วย)

$$f_s = 1 / 2\pi\sqrt{LC_s} \quad (2.1)$$

โดยทั่ว ๆ ไปแล้ว ส่วนกำรของผลึกจะมีค่า Q ประมาณ 104 ถึง 106 เมื่อขึ้นผลึกเกิดการกำรที่ความถี่ที่ถูกต้อง f_s แล้ว วงจรกำรแบบอนุกรมของขึ้นผลึกจะมีผลเป็นอิมพีแดนซ์ของค่าความจุที่ความถี่ต่ำกว่า f_s และจะเป็นอิมพีแดนซ์ของความเหนี่ยวนำที่ความถี่สูงกว่า f_s เมื่อไม่สนใจต่อค่าความต้านทาน r เมื่อความถี่มีค่าเพิ่มขึ้นจนมีค่าสูงมาก และค่ารีแอกแตนซ์ของความเหนี่ยวนำและตัวเก็บประจุ C_p จะประกอบกันขึ้นเป็นวงจรกำรแบบขนาน โดยกำรที่ความถี่ f_p ที่จุดนี้ อิมพีแดนซ์ของวงจรจะเป็นอิมพีแดนซ์ของตัวเหนี่ยวนำคือ $-\alpha$ ค่า f_p เราสามารถคำนวณหาค่า $Z(s)$ ได้โดยสามารถละเลยค่าของ r เมื่อ Q มีค่าสูงมาก ๆ จากสมการ

$$Z(s) = 1 / \{ sC_p + (sL + 1/sC_s) \} \quad (2.2)$$

หรือ

$$Z(s) = s^2 + (1/LC_s) / (sC_p) \{ s^2 + (C_p + C_s) / LC_s C_p \} \quad (2.3)$$

จากสมการข้างต้นเราจะเห็นว่า คริสตอลจะได้ค่าความถี่เรโซแนนซ์ 2 ค่าความถี่คือความถี่เรโซแนนซ์ขนาน W_p

$$W_p = 1 / \sqrt{\{L(C_s C_p / C_s + C_p)\}} \quad (2.4)$$

$$f_s = 1 / 2\pi \sqrt{\{L(C_s C_p / C_s - C_p)\}} \quad (2.5)$$

ความถี่เรโซแนนซ์อนุกรม W_s (2.6)

$$W_s = 1 / \sqrt{LC} \quad (2.7)$$

$$f_s = 1 / 2\pi\sqrt{LC} \quad (2.8)$$

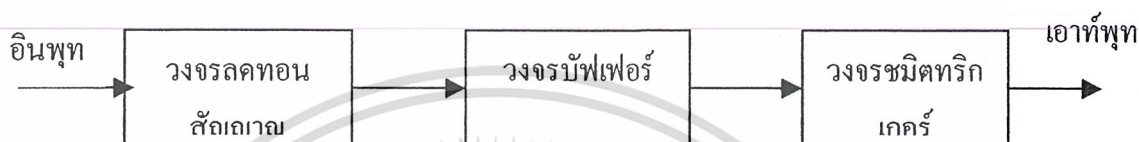
ถ้าเราแทน $S = jw$ เราสามารถเขียน

$$Z(jw) = -j(1/WC_p)(W^2 - W_s^2) / (W^2 - W_p^2) \quad (2.9)$$

สมการของ W_s และ W_p ค่าที่คำนวณได้จะได้ค่า $W_p > W_s$ และค่า $C_p \gg C_s$

2.3 กระบวนการทางด้านอินพุท

ส่วนของการปรับสัญญาณทางอินพุทเพื่อให้เข้ากับรูปแบบการประมวลผล เนื่องจากสัญญาณที่เราทำการวัดนั้นมีรูปแบบสัญญาณที่แตกต่างกัน เช่น อาจจะเป็นพัลส์ สัญญาณชานส์ สัญญาณรูปสามเหลี่ยม หรืออื่น ๆ ซึ่งสัญญาณเหล่านี้ไม่สามารถวัดค่าได้โดยตรง ต้องผ่านกระบวนการที่เราเรียกว่า อินพุทคอนดิชัน (INPUT CONDITION) คือ การปรับสัญญาณอินพุท โดยมีกระบวนการดังนี้



รูปที่ 2.5 แสดงกระบวนการทางอินพุท

เงื่อนไขแรกที่ต้องการทราบ คือ เลือกแบบการส่งผ่านว่าต้องการในลักษณะใด ไฟตรง หรือ ไฟสลับ หลังจากเลือกการส่งผ่านแล้วสัญญาณจะถูกลดทอนด้วยวงจรลดทอน (Attenuator) เพื่อให้ขนาดของสัญญาณที่ได้พอเหมาะ หลังจากนั้นจะถูกจำกัดสัญญาณโดยวงจรมีเพอร์ (Limiter) และบัพเฟอร์ให้อยู่ในระดับที่ต้องการ และทำการปรับระดับอิมพีแดนซ์ให้เหมาะสมเพื่อป้อนเข้าวงจรมิตทริกเกอร์ เพื่อให้รูปคลื่นเป็นลูกคลื่นมาตรฐาน (Square Wave) และผ่านวงจรมิตทริกเกอร์ (Prescaler) เพื่อให้เหมาะกับช่วงการทำงานของ IC7226A ซึ่งเป็นไอซีที่เราเลือกใช้ใน ส่วนของการประมวลผล

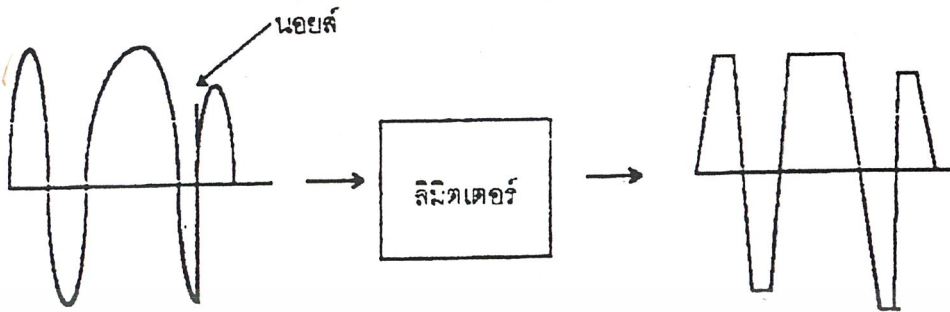
รายละเอียดของส่วนการปรับสัญญาณอินพุทที่เราใช้ในโครงการ เป็นดังนี้

2.3.1 ลิมิเตอร์ (Limiter)

สัญญาณที่เข้ามาเพื่อวัดอาจจะมีสัญญาณนอยส์ปะปนเข้ามาด้วย วงจรลิมิเตอร์มีหน้าที่ ขลิบสัญญาณทั้งทางด้านบวกและทางลบ รวมทั้งนอยส์ก็จะถูกจำกัดทิ้งไป จากรูปที่ 2.6 สังเกตว่า ความถี่ของสัญญาณก่อนเข้าวงจรมิตเตอร์และหลังจากผ่านวงจรแล้ว จะไม่เปลี่ยนแปลงเพียงแต่ ถูกขลิบเท่านั้น หลักการทำงานของลิมิเตอร์ คือ การป้อนสัญญาณที่มีแอมพลิจูดเกินช่วงการทำงานของวงจร (Overdrive) จนกระทั่งวงจรขยายเกิดการอิ่มตัว หรือ คัทออฟ ถ้าสัญญาณที่ป้อนเข้ามามีแอมพลิจูดน้อย เอาต์พุทจากลิมิเตอร์จะมีนอยส์ปนออกมาทางเอาต์พุท ถ้าสัญญาณที่เข้ามา มีแอมพลิจูดแรง ๆ นอยส์จะเงียบหายไป ปรากฏการณ์นี้มีความสัมพันธ์กับค่า “Quieting” ของภาค

เอาต์พุท ทำให้ นอยส์จากวงจรขยายลดลง 20 เดซิเบล การที่จะลดนอยส์ให้ได้ก็คือ การขยาย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

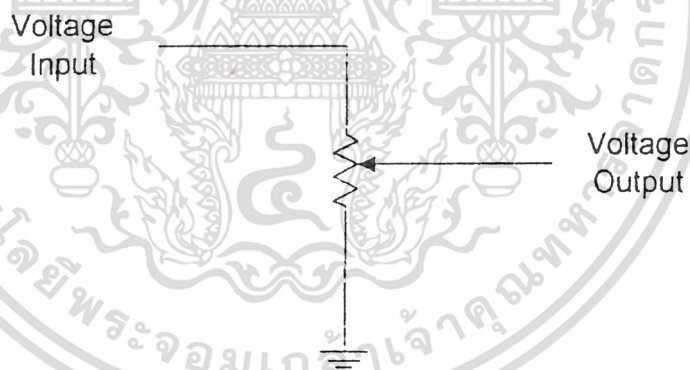
สัญญาณอินพุทให้มาก ๆ พอที่จะขับให้วงจรลิมิตเตอร์ชดสิบสัญญาณเพื่อกำจัดนอยส์ที่เข้ามาบนสัญญาณตามหลักการของลิมิตเตอร์



รูปที่ 2.6 แสดงวงจรขจัดนอยส์ของวงจรลิมิตเตอร์

2.3.2 ตัวลดทอนสัญญาณ (Attenuator)

ทำหน้าที่ในการลดขนาดสัญญาณอินพุทที่เข้ามาให้มีขนาดเหมาะสมกับส่วนของการประมวลผล จะใช้ลักษณะการต่อวงจรแบบแบ่งแรงดัน (Voltage divider) การแบ่งแรงดันอินพุทที่เข้ามาออกทางเอาต์พุทที่เราต้องการซึ่งมีการต่อวงจรดังรูป



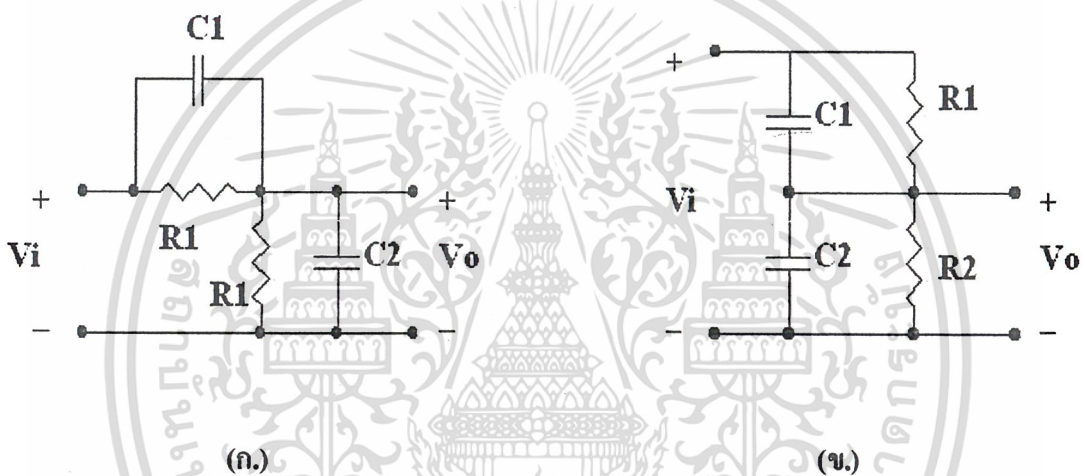
รูปที่ 2.7 แสดงวงจรพื้นฐานของวงจร Attenuator

ตัวต้านทาน R_1 และ R_2 ในรูปที่ 2.8 (ก.) ประกอบกันขึ้นเป็นตัวบั่นทอนสัญญาณที่เรียกว่าตัวแบ่งแรงดัน จากลักษณะนี้แรงดันเอาต์พุทจะแบ่งค่าแรงดันอินพุทด้วยค่าแฟคเตอร์ $R_2 / R_1 + R_2$ อัตราส่วนนี้จะไม่ขึ้นอยู่กับการค่าความถี่ ถ้าหากว่าไม่มีส่วนของตัวเก็บประจุเข้ามาผสมอยู่ แต่ในขณะที่ใช้งานจริง ๆ แล้ว เรามักพบว่าจะมีค่าตัวเก็บประจุแทรกแซง (Stray Capacitance) ผสมอยู่ด้วย ค่า C_2 นี้มักคร่อมตัวต้านทาน R_2 อยู่ ดังนี้ ผลการบั่นทอนที่เกิดขึ้นจึงขึ้นอยู่กับการค่าความถี่ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.8 (ก.) เป็นวงจรที่เราเพิ่มค่า $C1$ เข้าไปเพื่อชดเชยค่าที่เกิดขึ้นจากตัวเก็บประจุ $C2$ ซึ่งถ้าทำการเขียนวงจรเสียใหม่ เราจะเห็นว่าลักษณะของวงจรที่ต่อเหมือนเป็นวงจรบริดจ์ ดังรูปที่ 2.3.2 (ข.) ถ้าหากว่าบริดจ์สมดุล อาจเสมือนปัดเส้นวงจร XY ได้ นั่นคือ แรงดัน $V0$ จะเสมือนกับเป็น $(R2 / R1 + R2) V1$ วิธีการที่จะกระทำให้บริดจ์สมดุลเราจะต้องให้ค่า $R1C1 = R2C2$ หรือ $R1 / R2 = C1 / C2$ ดังนั้นในวงจรบั่นทอนสัญญาณถ้าเรารู้ค่าตัวเก็บประจุ $C2$ เราก็สามารถชดเชยได้ โดยการคำนวณหาค่า $C1$

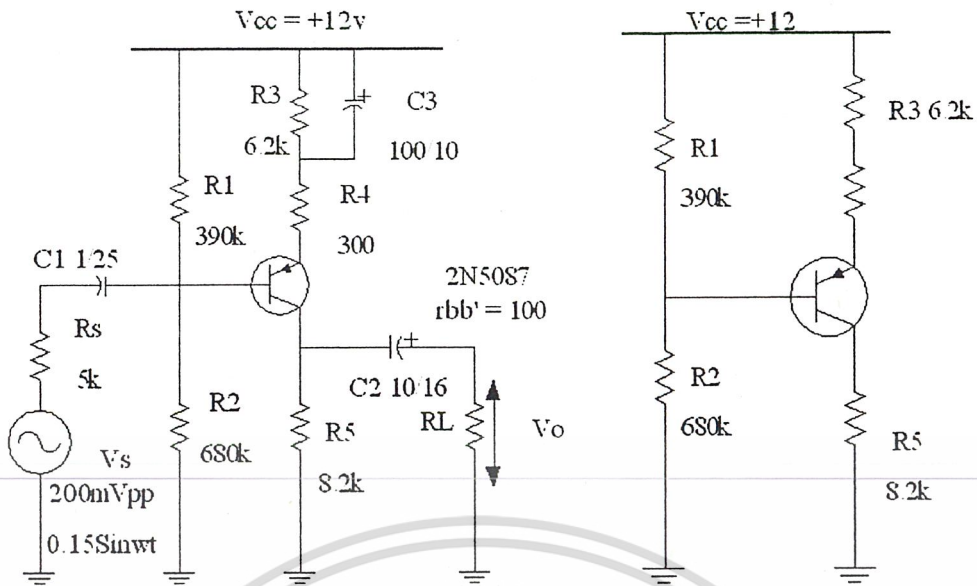
จากหลักการนี้เอง เราจะนำเอาไปใช้ในการทำสายวัด (Probe) ที่ใช้กับออสซิลโลสโคปที่มีการชดเชยเพื่อใช้วัดสัญญาณที่มีความถี่สูงเพื่อให้สัญญาณที่วัดได้ไม่ผิดเพี้ยนไปจากรูปสัญญาณเดิม



รูปที่ 2.8 แสดงวงจรลดทอนสัญญาณ

2.3.3 บัฟเฟอร์ (Buffer)

ในระบบที่แหล่งกำเนิดสัญญาณมีอิมพีแดนซ์สูง เมื่อนำไปต่อโหลดที่มีอิมพีแดนซ์ต่ำ จะเกิดแรงดันสูญเสียที่ความต้านทานของแหล่งกำเนิดสัญญาณอย่างมาก ในกรณีเช่นนี้เรามักจะมีวงจร “กันชน” หรือ บัฟเฟอร์ ต่ออยู่ระหว่างแหล่งกำเนิดสัญญาณกับโหลด เพื่อทำการลดค่าแรงดันไฟฟ้าที่สูญเสียไปที่ R_S วงจรที่ใช้เป็นวงจรบัฟเฟอร์จะต้องเป็นวงจรที่มีความต้านทานที่ทางเข้าสูง และความต้านทานที่ทางออกต่ำ ซึ่งเป็นคุณสมบัติของวงจรขยาย อิมิตเตอร์ตาม ด้วยเหตุนี้วงจรขยายคอลเลคเตอร์ร่วมจึงเหมาะกับการใช้งานเป็นบัฟเฟอร์ ดังตัวอย่างของวงจรที่จะแสดงต่อไปนี้



(ก.)

(ข) วงจรไฟตรงของรูป (ก)

รูปที่ 2.9 แสดงวงจรขยาย

จากวงจรขยายในรูปที่ 2.9 โดยที่ $R_L = 20k, 10k, 5k$ และ $2k$ ค่าของสัญญาณจากแหล่งกำเนิดมีค่า 200 mVpp ความต้านทานของแหล่งกำเนิด 5 k กำหนดค่าของ

- อัตราขยายของวงจรที่ R_L ค่าต่าง ๆ
- ขนาดของสัญญาณที่ทางออกที่ R_L ค่าต่าง ๆ
- อัตราขยายแรงดันของระบบ

จากวงจรในรูป 2.9 (ก) จะได้วงจรไฟตรงดังรูปที่ 2.9 (ข) สามารถกำหนดค่าของไบอัสไฟตรงได้ดังต่อไปนี้

$$V_{BBT} = V_{CC} R_1 / (R_1 + R_2) = 4.374 \text{ V} \quad (2.10)$$

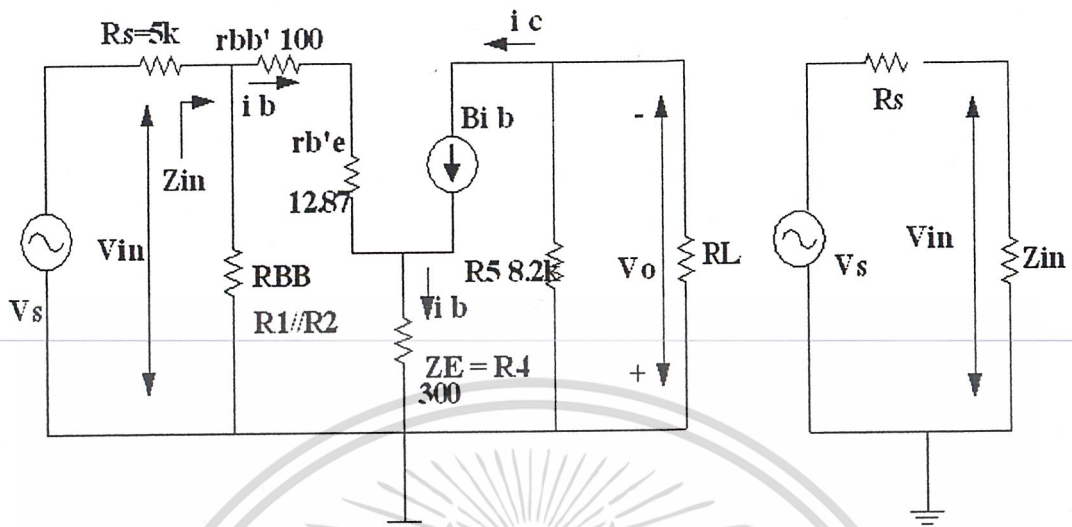
$$R_{BBT} = R_1 // R_2 = 247.9 \text{ K}\Omega \quad (2.11)$$

$$I_{CQ} = (\beta (V_{BBT} - 0.6)) / (R_{BBT} + (\beta + 1)(R_3 + R_4)) = 502 \text{ }\mu\text{A} \quad (2.12)$$

จะได้

$$r_{b'e} = V_{T\beta} / I_{CQ} = (25.85 \times 10^{-3} \times 250) / 502 \times 10^{-6} = 12.87 \text{ K}\Omega \quad (2.13)$$

วงจรเสมือนสำหรับสัญญาณจะเป็นดังรูป 2.10



(ก.)

(ข.) วงจรเสมือนที่ทางด้านเข้า

รูปที่ 2.10 วงจรเสมือน

วงจรเสมือนที่ด้านทางเข้าของวงจรใดใด จะเป็นดังในรูปที่ 2.10 (ข.) ซึ่งจะได้

$$V_{in} = V_s Z_{in} / (Z_{in} + R_s) \quad (2.14)$$

ค่าความต้านทานที่ทางเข้าของวงจรขยายอิมิตเตอร์ร่วมจะไม่เปลี่ยนแปลงตาม R_L จากสมการ (2.14) จะได้

$$Z_{in} = (R_1 // R_2) // [r_{bb'} + r_{b'e} + (\beta + 1)R_4] = 65.09 \text{ K}\Omega \quad (2.15)$$

จะได้

$$V_{in} = (0.15 \sin \omega t \times 65.09 \text{ K}) / (5 \text{ K} + 65.09 \text{ K}) = 92.87 \sin \omega t \quad (2.16)$$

ขนาดของสัญญาณที่ทางออกของวงจรขยายใดใด จะเป็น

$$V_o = A_{vcct}(R_L) \times V_{in} \quad (2.17)$$

ซึ่งค่าอัตราขยายแรงดันของวงจร คำนวณได้จาก

$$A_{vcct} = (-\beta Z_c) / [r_{bb'} + r_{b'e} + (\beta + 1)R_4] \quad (2.18)$$

$$Z_c = R_5 // R_L \quad (2.19)$$

จากค่า V_{in} , Z_{in} และ A_{vcct} จะได้ค่าของอัตราขยายแรงดันของวงจรที่ R_L ต่าง ๆ

ดังตารางที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรเอาไปใช้ประโยชน์ด้านการค้า โดยที่ (V3 = 0.1 Vp, R3 = 5K, Zin = 65.09K, Vin = 92.87 mV) ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$R_L(\Omega)$	$Z_c(\Omega)$	$A_{V_{CCCT}}(V/V)$	$V_o(\Omega)$	$\%A_{V_{CCCT}}(\%)$
α	8.2 K	- 23.22	- 2.157	0
20 K	5.816 K	- 16.47	- 1.530	- 29.07
10 K	4.503 K	- 12.76	- 1.185	- 45.05
5 K	3.106 K	- 8.797	- 0.8169	- 62.11
2 K	1.608 K	- 4.554	- 0.4229	- 80.39

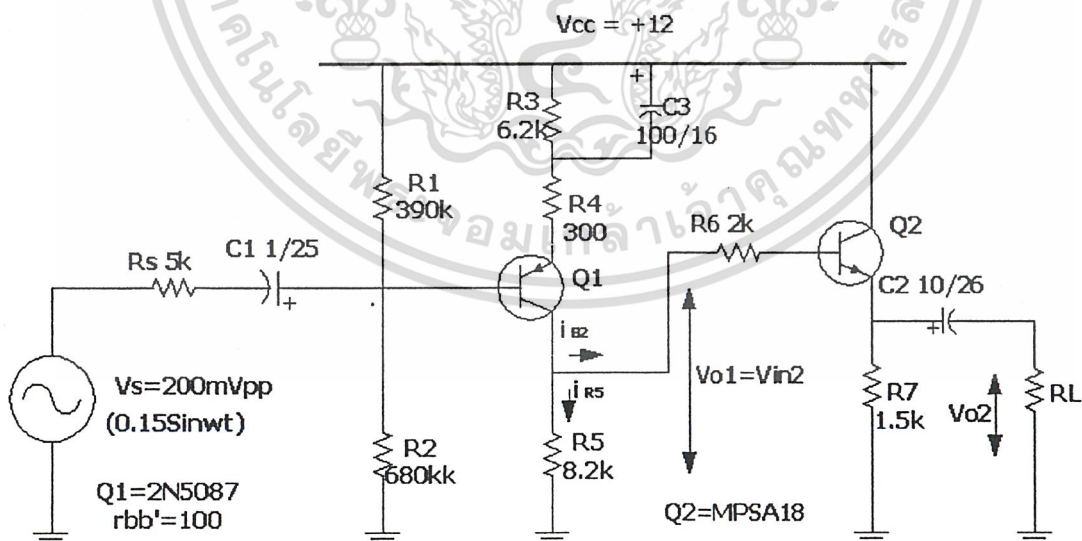
ตารางที่ 2.1 ค่าของ $A_{v_{cct}}$ และ V_o ของวงจรในตัวอย่าง ที่ R_L ค่าต่าง ๆ

$$\text{โดยที่ } \% \Delta A_{v_{cct}} = (I_{A_{v_{cct}}}(R_L) - I_{A_{v_{cct}}}(R_{L=\alpha}) \times 100) / I_{A_{v_{cct}}}(R_{L=\alpha})$$

จากตาราง 2.1 จะเห็นได้อย่างชัดเจนว่า ค่าอัตราขยายแรงดันของวงจร และขนาดของสัญญาณที่ทางออก ลดลงอย่างมากเมื่อ โหลดเพิ่มขึ้น (ความต้านทานของ โหลดลดลง)

ถ้าเราทำการเพิ่มวงจรบัฟเฟอร์ระหว่างภาคขยายกับที่ R_L ดังแสดงในรูปที่ 2.10 Q2 คือ วงจรขยายอิมิตเตอร์ตาม ทำหน้าที่เป็นบัฟเฟอร์ ทำให้ค่าอัตราขยายแรงดันของวงจรจะมีค่าเพิ่มขึ้นสูงกว่าวงจรในรูป 2.8 ถึงแม้ว่าอัตราขยายแรงดันของบัฟเฟอร์มีค่าน้อยกว่า 1.00

นำวงจรบัฟเฟอร์ Q2 มาแยก R_L ออกจาก Q1 จะได้



รูปที่ 2.11 นำวงจรบัฟเฟอร์ Q2 มาแยก R_L ออกจาก Q1

(หมายเหตุ ในวงจรใช้งานจริงไม่จำเป็นต้องใช้ R_6 R_6 ที่ต่อไว้ในรูปที่ 2.11 นี้ เพื่อเป็นตัวอย่างใน

เอกสารที่คำนวณเท่านั้น) ไม่สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 2.11 จะเห็นได้ว่า การที่ Q2 ต่ออยู่กับขา C และ Q1 นั้นมิได้ทำให้ I_{BQ1} เปลี่ยนแปลงเลย ดังนั้นกระแสไบอัสไฟตรงของ Q1 จะมีค่าคงเดิม (แต่กระแสไฟตรงที่ไหลผ่าน R5 จะเปลี่ยนแปลง)

กระแสไบอัสไฟตรงของ Q2 หาได้จาก

$$(I_{CQ1} - I_{BQ2})R5 = I_{BQ2} R6 + V_{BE2} + I_{EQ2} R7 \tag{2.20}$$

ดังนั้น

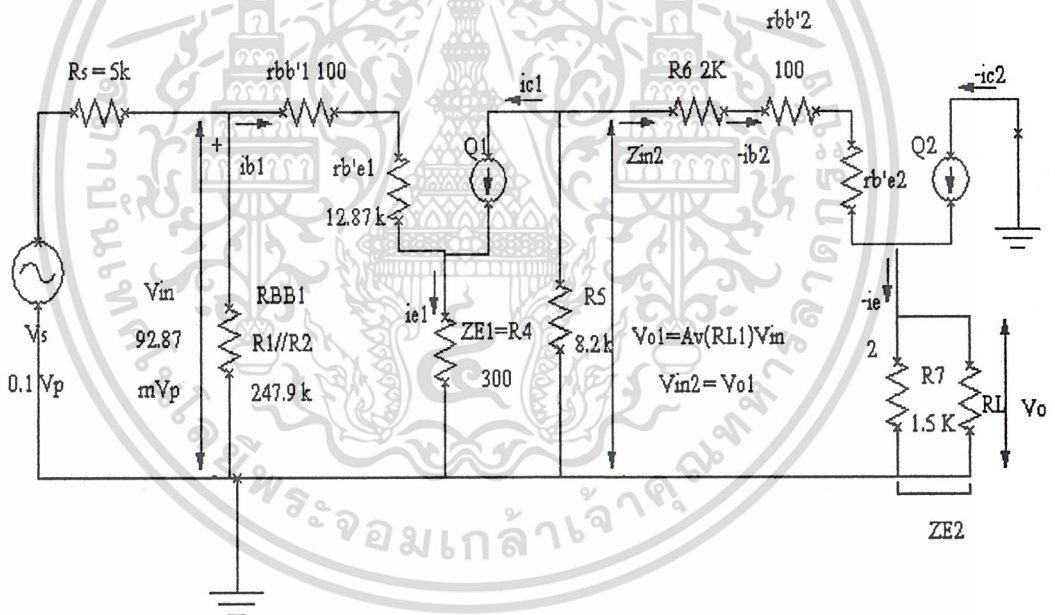
$$I_{CQ2} = [\beta_2 (I_{CQ1} R5 - V_{BE2})] / [R5 + R6 + (\beta_2 + 1)] \tag{2.21}$$

จะได้

$$I_{CQ2} = 2.308 \text{ mA} , I_{CQ1} = 502 \text{ } \mu\text{A}$$

$$r_{b'e1} = 12.87 \text{ K} , r_{b'e1} = 5.60 \text{ K}$$

วงจรเสมือนสำหรับสัญญาณจะเป็นดังรูปที่ 2.12



รูปที่ 2.12 วงจรเสมือนสำหรับสัญญาณของรูปที่ 2.11 ที่ภาคขยาย Q2 (บัฟเฟอร์)

จากรูปจะได้สมการ

$$A_{vcct} (R_L) = [(\beta_2 + 1) Z_{E2}] / [R6 + r_{bb'} + r_{b'e} + (\beta + 1) Z_{E2}] \tag{2.22}$$

โดยที่ $Z_{E2} = R7 // RL$ (2.23)

จะได้

$$Z_{in2} (R_L) = R6 + r_{bb'} + r_{b'e} + (\beta + 1) Z_{E2} \tag{2.24}$$

ที่ภาคขยาย Q1

$$A_{vicct} (R_L) = \beta_1 Z_{C1} / [r_{bb'} + r_{b'e} + (\beta + 1) R4] \tag{2.25}$$

โหลดของภาคขยาย Q1 คือ ภาคขยาย Q2 ดังนั้น

$$Z_{C1} = R_5 // Z_{in2} (R_L) \quad (2.26)$$

เนื่องจากความต้านทานที่ทางเข้าของวงจรขยาย Q1 (CE) มีค่าคงที่ไม่เปลี่ยนแปลงตาม R_L Z_{in1} จึงมีค่าเท่าเดิม ซึ่งจะทำให้ขนาดของสัญญาณที่ทางเข้าของภาคขยาย Q1 มีค่า 92.87 mVp เท่าเดิม

ขนาดของสัญญาณที่ทางออกของ Q1 จะเป็น

$$V_{o1} = V_{c1} = A_{VICCT}(R_L) \times V_{in} \quad (2.27)$$

และขนาดของสัญญาณที่ทางออกของวงจรทั้งระบบจะเป็น

$$V_{OCCT} = V_{o2} = A_{V2CCT}(R_L) \times V_{in2} \quad (2.28)$$

ซึ่ง

$$V_{o1} = V_{in2} \quad (\text{โหนดเดียวกัน})$$

ดังนั้น

$$V_{OCCT}(R_L) = V_{o1} \times A_{V2CCT}(R_L) \quad (2.29)$$

แทนค่า V_{o1} จากสมการ (2.28) ในสมการ (2.29) ได้

$$V_{OCCT}(R_L) = A_{VICCT}(R_L) \times V_{in} \times A_{V2CCT}(R_L) \quad (2.30)$$

หรือ

$$V_{OCCT} / V_{in} = A_{VICCT} = A_{VICCT} \times A_{V2CCT} \quad (2.31)$$

จากสมการ (2.14) – (2.31) จะได้ค่าของอัตราขยายแรงดันของบัพเฟอร์; $A_{V2CCT}(R_L)$, อัตราขยายแรงดันของภาคขยาย Q1; $A_{VICCT}(R_L)$, ขนาดของสัญญาณที่ทางออกของภาคขยาย Q1 และของวงจรทั้งระบบที่ R_L ค่าต่าง ๆ ในตารางที่ 2.1

โดยที่

$$I_{CQ1} = 502 \text{ mA}, \quad \beta_1 = 250, \quad Z_{E1} = 300\Omega : Q1 = \text{CE Amp}$$

$$I_{CQ2} = 2.308 \text{ mA}, \quad \beta_2 = 500 : Q2 = \text{CC Amp}$$

$$V_s = 0.1 \text{ Vp}, \quad R_s = 5K, \quad Z_{in} = 65.09 K, \quad V_{in} = 92.87 \text{ mVp}$$

$R_L (\Omega)$	α	20K	10K	5K	2K
$Z_{E2} (\Omega)$	1.5 K	1.395 K	1.304 K	1.154 K	857.1 K
$A_{V_{2CCT}} (V/V)$	0.9899	0.9891	0.9884	0.9869	0.9824
$Z_{in2} (\Omega)$	759.2 K	706.8 K	661.2 K	585.8 K	437.1 K
$Z_{C1} (\Omega)$	8.112 K	8.106 K	8.100 K	8.087 K	8.049 K
$A_{V_{ICCT}} (V/V)$	- 22.97	- 22.96	- 22.94	- 22.90	- 22.80
$A_{V_{TCCT}} (V/V)$	- 22.74	- 22.71	- 22.67	- 22.60	- 22.39
$\% \Delta A_{V_{TCCT}} (\%)$	0	- 0.1552	- 0.3098	- 0.6177	- 1.530
$V_{o1}=V_{in2} (V_p)$	- 2.134	- 2.132	- 2.130	- 2.137	- 2.117
$V_{occt}=V_{o2} (V_p)$	- 2.112	- 2.109	- 2.106	- 2.099	- 2.080

ตารางที่ 2.2 คุณสมบัติของวงจรขยายในรูปแบบที่ 2.12

$$\text{โดยที่ } \% \Delta A_{V_{CCT}} = (|A_{V_{CCT}}(R_L)| - |A_{V_{CCT}}(R_L - \alpha)| \times 100) / |A_{V_{CCT}}(R_L - \alpha)|$$

จากผลที่คำนวณได้ในตารางที่ 2.2 จะเห็นได้อย่างชัดเจนว่า ภาควงจรขยาย Q2 ซึ่งทำหน้าที่เป็นวงจรบัฟเฟอร์ เป็นวงจรที่มีค่าความต้านทานก่อนข้างสูง ทำให้ Q1 แทบจะเสมือนไม่มีโหลด ถึงแม้ว่าค่าอัตราขยายแรงดันของ Q2 มีค่าน้อยกว่า 1 ก็ยังทำให้อัตราการขยายแรงดันของวงจรมีค่าตกลงไปเพียง 1.53 % โดยเทียบกับค่าอัตราขยายแรงดันเปิดวงจร

ในการพิจารณาค่าอัตราขยายแรงดันของวงจร เราสนใจเพียงอัตราส่วนของขนาดของสัญญาณที่ทางออก และทางเข้าของวงจร โดยไม่พิจารณาว่าจะมีสัญญาณสูญเสียที่ความต้านทานของแหล่งกำเนิดมากน้อยเพียงใด

ค่าอัตราขยายแรงดันของระบบ นิยาม โดย

$$A_{V_{SYS}(R_L)} = V_o / V_s \quad (2.32)$$

ซึ่ง
$$V_{o(R_L)} = A_{V_{CCT}}(R_L) \times V_{in} \quad (2.33)$$

จากสมการ (2.22) เราสามารถคำนวณหารค่าอัตราขยายแรงดันของระบบใดก็ได้เป็น

$$A_{V_{SYS}(R_L)} = A_{V_{CCT}}(R_L) \times [Z_{in}(R_L) / (Z_{in}(R_L) + R_s)] \quad (2.34)$$

ในวงจรขยายบางแบบ ค่าความต้านทานที่ทางเข้าอาจไม่เปลี่ยนแปลงตาม R_L ก็ได้ เช่น

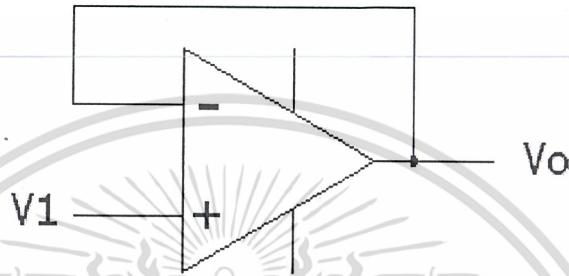
วงจรขยายอิมิตเตอร์ร่วม เป็นต้น

วงจรในตัวอย่างนี้ ค่า $Z_{in} \gg R_s$ ค่าอัตราขยายแรงดันของระบบจะมีค่าเป็น

$$A_{vsys}(R_L) = 0.9287 \times A_{vcc1}(R_L) \quad (2.35)$$

2.3.4 วงจรบัฟเฟอร์แรงดันไฟฟ้า (Voltage Buffer)

วงจรบัฟเฟอร์แรงดันไฟฟ้า เป็นวงจรที่นำเอาแอมป์มาต่อแล้ว ทำให้อัตราขยายแรงดันเท่ากับ 1 และสัญญาณเอาต์พุตไม่มีการกลับเฟสหรือกลับขั้วกับสัญญาณอินพุต

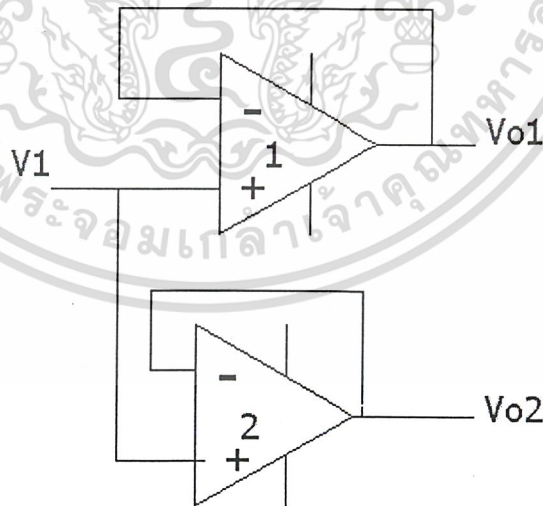


รูปที่ 2.13 แสดงการต่อแอมป์เป็นวงจรบัฟเฟอร์แรงดันไฟฟ้า

และหาค่า V_o ได้จาก

$$V_o = V_1$$

(2.36)



รูปที่ 2.14 แสดงการต่อแอมป์เป็นวงจรบัฟเฟอร์แรงดันไฟฟ้าอีกแบบหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สังเกตว่าสัญญาณอินพุตเพียงสัญญาณเดียวสามารถจะสร้างสัญญาณเอาต์พุตได้ 2 สัญญาณ ข้อดีของการต่อวงจรแบบนี้ คือ โพลดที่ต่อคร่อมกับขั้วเอาต์พุตขั้วใดขั้วหนึ่งไม่มีผลกระทบ (หรือ มีแต่น้อย) ต่อขั้วเอาต์พุตที่เหลือ

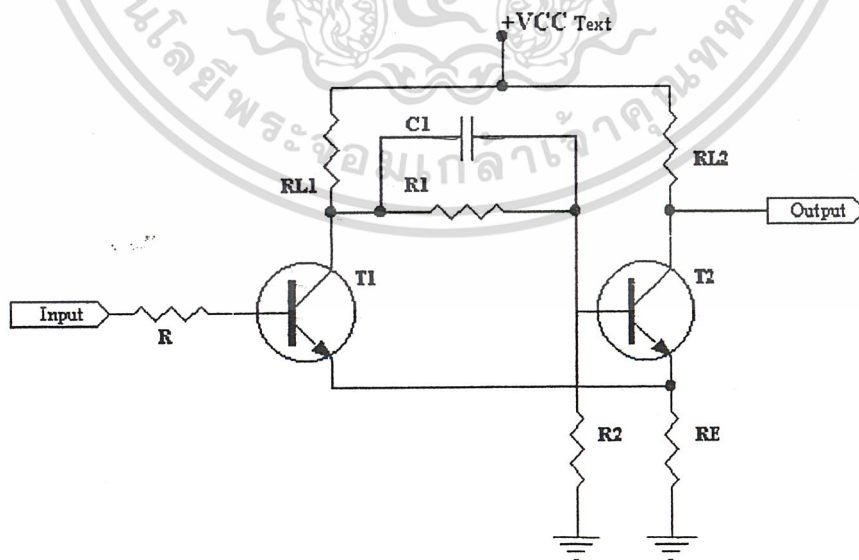
2.3.5 ชมิตทริกเกอร์ (Schmitt Trigger)

วงจรชมิตทริกเกอร์ (Schmitt Trigger Circuit) เป็นวงจรพิเศษแบบหนึ่งของวงจรไบสแตเบิลชนิดควิเบรเตอร์แบบอิมิตเตอร์คัทเบิรล สถานะเสถียรภาพของวงจรในครั้งแรกหาค่าโดยขนาดของแรงดันอินพุต ส่วนสถานะเสถียรภาพครั้งหลังหาได้โดยสัญญาณทริกเกอร์พัลส์ที่ป้อนเข้ามา ดังนั้นวงจรชมิตทริกเกอร์จะใช้ระดับแรงดันอินพุต 2 ค่าในการควบคุมการเปลี่ยนสถานะเสถียรภาพของวงจร (Compare Circuit) หรืออาจนำไปใช้สร้างพัลส์สี่เหลี่ยมมุมฉากได้โดยอินพุตเป็นสัญญาณอะไรก็ตาม เอาต์พุตจะเป็นสัญญาณสี่เหลี่ยมเสมอ

วงจรชมิตทริกเกอร์สามารถสร้างได้จากการใช้ทรานซิสเตอร์ และการที่จะใช้ไอซีจำพวกออปแอมป์ จะกล่าวในรายละเอียดในแต่ละเรื่องต่อไป

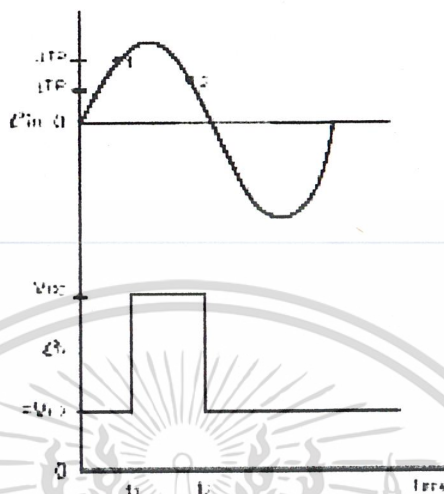
2.3.5.1 การทำงานของวงจรชมิตทริกเกอร์

วงจรชมิตทริกเกอร์และการทำงานแสดงดังรูปที่ 2.15 ลักษณะของวงจรประกอบด้วยทรานซิสเตอร์สองตัวคือ T1 และ T2 มีความต้านทานอิมิตเตอร์ร่วมกัน อินพุตที่เบสของทรานซิสเตอร์ T2 ได้รับจากวงจรแบ่งแรงดัน R_1 และ R_2 ส่วนอินพุตที่เบสของทรานซิสเตอร์ T1 มาจากสัญญาณภายนอกที่ป้อนเข้ามา สถานะการทำงานของวงจรทรานซิสเตอร์ทั้งสองตัวจะทำงานสลับกันคือ ตัวหนึ่งอิมิตตัวอีกตัวหนึ่งคัทออฟ



รูปที่ 2.15 แสดงวงจรชมิตทริกเกอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 แสดงสัญญาณออกเอาต์พุตของวงจรมิตริกเกอร์

จากรูปที่ 2.15 และ 2.16 วงจรมิตริกเกอร์และสัญญาณออกเอาต์พุต สามารถอธิบายการทำงานได้ดังนี้ ขณะไม่มีแรงดันอินพุตจ่ายให้วงจร ทรานซิสเตอร์ T1 คัดออฟ ทรานซิสเตอร์ T2 ทำงานถึงจุดอิ่มตัว ขณะที่ทรานซิสเตอร์ T2 ทำงานที่จุดอิ่มตัว แรงดันตกคร่อม R_E มีค่าเท่ากับ V_E แรงดันออกเอาต์พุตที่ป้อนเข้าที่เวลา t_1 มีค่า $V_{E2} + V_{CE(sat)}$ การที่ทรานซิสเตอร์ T1 จะนำกระแสได้ แรงดันอินพุตที่ป้อนเข้ามาจะต้องมีค่ามากกว่า V_{E2} ขนาดของแรงดันอินพุตที่ทำให้ ทรานซิสเตอร์ T1 นำกระแสเรียกว่า ศักย์ทริกเกอร์ที่ระดับสูง (Upper Trigger Potential) หรือ U.T.P ดังนั้น U.T.P จะมีค่าดังนี้

$$U.T.P = V_{E2} + V_{Bea} \quad (2.36)$$

เมื่อ V_{E2} = แรงดันตกคร่อม R_E เมื่อทรานซิสเตอร์ Q_2 นำกระแสที่จุดอิ่มตัว

V_{Bea} = จำนวนแรงดันไบอัสตรงที่จำเป็นในการทำให้ทรานซิสเตอร์ทำงานใน ย่านแอกทีฟทรานซิสเตอร์ชนิดซิลิคอนประมาณ 0.5 V

แรงดันที่ขา คอลเล็กเตอร์ของทรานซิสเตอร์ T1 (V_{C1}) จะมีค่า V_{CC} เมื่อทรานซิสเตอร์ T1 เริ่มนำกระแส การลดลงของแรงดัน V_{C1} ทำให้แรงดันไบอัสตรงของทรานซิสเตอร์ T2 ลดลงตามไปด้วย ในช่วงจังหวะนี้ทรานซิสเตอร์ทั้งสองตัวจะนำกระแสในย่านแอกทีฟ การทำงานของวงจรถือเป็นเช่นนี้จนกระทั่งทรานซิสเตอร์ T2 คัดออฟ ดังนั้นที่เวลา $t+1$ แรงดันออกเอาต์พุตมีค่า V_{CC} และ

ทรานซิสเตอร์ T1 จะนำกระแสจนถึงจุดอิ่มตัว ถ้าสัญญาณอินพุตที่ป้อนเข้ามามีขนาดแรงดันต่ำกว่าค่าที่จะทำให้ทรานซิสเตอร์ T1 ทำงานถึงจุดอิ่มตัว ทรานซิสเตอร์ T1 ก็จะทำงานในย่านแอกทีฟ

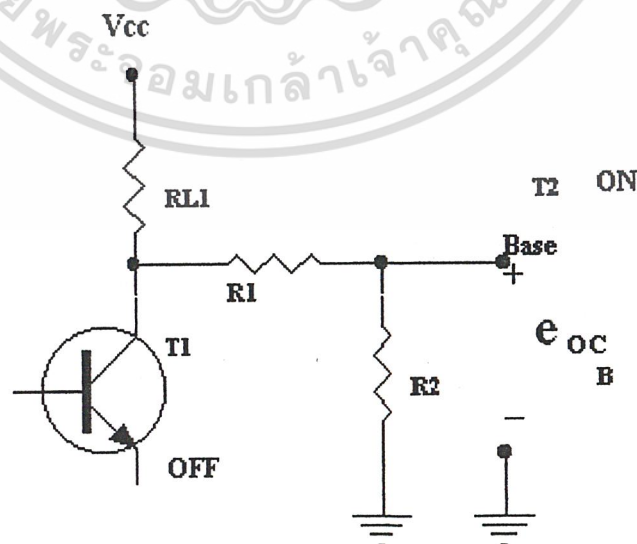
ทรานซิสเตอร์ T2 จะอยู่ในสถานะคัตออฟจนกระทั่งแรงดันอินพุตมีค่าลดลงต่ำกว่าค่า UTP ในช่วงเวลานี้ทรานซิสเตอร์ Q2 จะกลับไปอยู่ในสถานะเสถียรภาพและนำกระแสจนถึงจุดอิ่มตัว ขนาดของแรงดันอินพุตที่ทำให้ทรานซิสเตอร์ Q2 นำกระแสจนถึงจุดอิ่มตัวอีกครั้งเรียกว่า ศักย์ทริกเกอร์ที่ระดับต่ำ (Lower Trigger Potential) หรือ L.T.P

วงจรมิตริกเกอร์จะไม่กลับไปอยู่ในสถานะเสถียรภาพเดิม ขึ้นอยู่กับขนาดของแรงดันตกคร่อม R_2 ที่มีค่าเท่ากับขนาดของแรงดันตกคร่อม R_E เมื่อทรานซิสเตอร์ Q1 นำกระแส (V_{E1})

ขนาดของแรงดันอินพุตที่ทำให้เกิดการเปลี่ยนสถานะการทำงานจะต้องไม่น้อยกว่าค่า U.T.P เพราะแรงดันที่ตกคร่อม R_2 เป็นสัดส่วนกับขนาดของแรงดันอินพุตที่มาจาก V_{C1} เทียบกับกราวด์ ค่าระดับแรงดัน U.T.P และ L.T.P ไม่จำเป็นจะต้องมีค่าเท่ากัน โดยปกติค่าระดับแรงดัน U.T.P มักมีค่ามากกว่าระดับแรงดัน L.T.P และสัญญาณอินพุตที่ป้อนเข้าเพื่อมาควบคุมการทำงานของวงจรมิตริกเกอร์ไม่จำเป็นต้องเป็นสัญญาณไซน์เท่านั้น อาจจะเป็นสัญญาณสามเหลี่ยม สัญญาณสี่เหลี่ยม สัญญาณฟันเลื่อยก็ได้

2.3.5.2 การหาศักย์ทริกเกอร์ที่ระดับสูง (UTP)

การหาศักย์ทริกเกอร์ที่ระดับสูง (U.T.P) ของวงจรในรูปที่ 2.15 โดยสมมติให้ขณะที่ยังไม่มีการนำแรงดันอินพุตเข้ามา ทรานซิสเตอร์ Q₁ ไม่นำกระแส (OFF) และทรานซิสเตอร์ Q₂ นำกระแส (ON) ไปอัสที่เบสของทรานซิสเตอร์ Q₂ เขียนในรูปของวงจรสมมูลโดยใช้ทฤษฎีของเทวินิน (Thevenin's theorem) แสดงดังรูปที่ 2.17



รูปที่ 2.17 ส่วนของวงจรในรูปที่ 2.15 ขณะ T1 OFF และ T2 ON

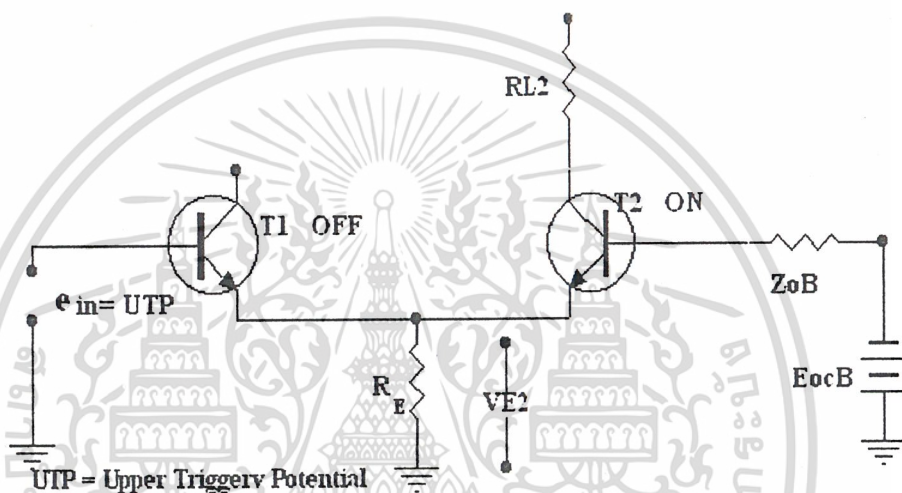
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.17 เป็นส่วนของวงจรในรูปที่ 2.15 ขณะทรานซิสเตอร์ T1 ไม่ทำงาน (OFF) และทรานซิสเตอร์ T2 ทำงาน (ON) สามารถเขียนสมการของวงจรออกมาได้ดังนี้ โดยถือแรงดันที่ตกคร่อมระหว่างรอยต่อของทรานซิสเตอร์น้อยมากตัดทิ้งได้

$$e_{OCB} = R_2 V_{CC} / R_1 + R_2 + R_{L1} \quad (2.37)$$

$$Z_O = R_2 (R_1 + R_{L1}) / R_1 + R_2 + R_{L1} \quad (2.38)$$

วงจรสมมูลของไบอัสที่เบสในตัวทรานซิสเตอร์ Q_2 คือ e_{OCB} และ Z_{OB} เขียนแทนค่า R_1 , R_2 และ R_{L1} ในรูปที่ 2.15 จะได้วงจรดังรูปที่ 2.18



รูปที่ 2.18 วงจรสมมูลของรูปที่ 2.15 ในส่วนของ T2 ON ที่จุดอิมิตัว

ใช้สมการแรงดันของเคอร์ชอฟฟ์ (Kirchhoff's voltage equation) เขียนจากวงจรสมมูลของรูปที่ 2.18 ได้ดังนี้

$$V_{E2} + e_{ZOB} = e_{OCB} \quad (2.39)$$

$$V_{E2} = e_{OCB} - I_{B2} Z_{OB} \quad (2.40)$$

แทนค่า e_{OCB} และ Z_{OB} จะได้

$$V_{E2} = (R_2 V_{CC}) / (R_1 + R_2 + R_3) - I_{B2} (R_2 (R_1 + R_{L1})) / (R_1 + R_2 + R_{L1}) \quad (2.41)$$

$$\text{แต่} \quad V_{E2} = I_{E2} R_E \quad (2.42)$$

$$\text{และ} \quad I_{E2} = (h_{FE} + 1) I_{B2} \quad (2.43)$$

$$\text{ดังนั้น} \quad V_{E2} = (h_{FE} + 1) I_{B2} R_E \quad (2.44)$$

$$I_{B2} = V_{E2} / (h_{FE} + 1) R_E \quad (2.45)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อผู้อื่นและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{E2} = (R_2 V_{CC} - I_{B2} R_2 (R_1 + R_2)) / (R_1 + R_2 + R_{L1}) \quad (2.46)$$

$$\begin{aligned}
&= \{ R_2 V_{cc} - (V_{E2} R_2 (R_1 + R_{L1})) / ((h_{FE} + 1) R_E) \} / (R_1 + R_2 + R_{L1}) \\
&= \{ R_2 R_E (h_{FE} + 1) V_{cc} \} / \{ R_E (R_1 + R_2 + R_{L1}) (h_{FE} + 1) + R_2 (R_1 + R_{L1}) \} \\
&= V_{cc} / \{ ((R_1 + R_2 + R_{L1}) / R_2) + ((R_1 + R_L) / (h_{FE} + 1) R_E) \} \quad (2.47)
\end{aligned}$$

ค่าแรงดันระหว่างรอยต่อของทรานซิสเตอร์น้อยมากตัดทิ้งได้ ทรานซิสเตอร์ Q_1 จะเริ่มนำกระแสได้เมื่อแรงดันอินพุตที่ป้อนเข้ามามีค่าเท่ากับ V_{E2} แรงดันที่ทรานซิสเตอร์ Q_1 เริ่มนำกระแสคือแรงดัน U.T.P. ดังนี้

$$U.T.P = V_{E2} \quad (2.48)$$

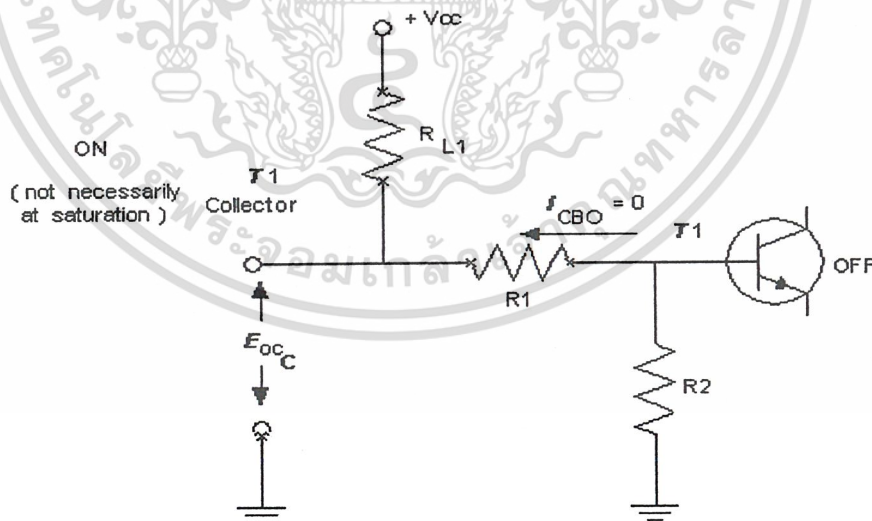
นั่นคือ

$$U.T.P = V_{cc} / \left(\left(\frac{R_1 + R_2 + R_{L1}}{R_2} \right) + \left(\frac{R_1 + R_L}{(h_{FE} + 1) R_E} \right) \right) \quad (2.49)$$

2.3.5.3 การหาค่าที่ทรานซิสเตอร์ที่ระดับต่ำ (L.T.P)

สัณยัที่ทำให้ทรานซิสเตอร์ T1 กลับมาอยู่ในสภาวะคัตออฟอีกครั้งเรียกว่าสัณยัที่ทรานซิสเตอร์ที่ระดับต่ำ (L.T.P) การหาค่า L.T.P หาได้ด้วยวงจรดังรูปที่ 2.19

วงจรที่ขาคอลเล็กเตอร์ของทรานซิสเตอร์ T1 เขียนในรูปของวงจรสมมูลโดยใช้ทฤษฎีของเทวินิน และถือว่าแรงดันตกคร่อมระหว่างรอยต่อของทรานซิสเตอร์น้อยมากตัดทิ้งได้



รูปที่ 2.19 ส่วนของวงจรในรูปที่ 2.15 ขณะ T1 ON และ T2 OFF

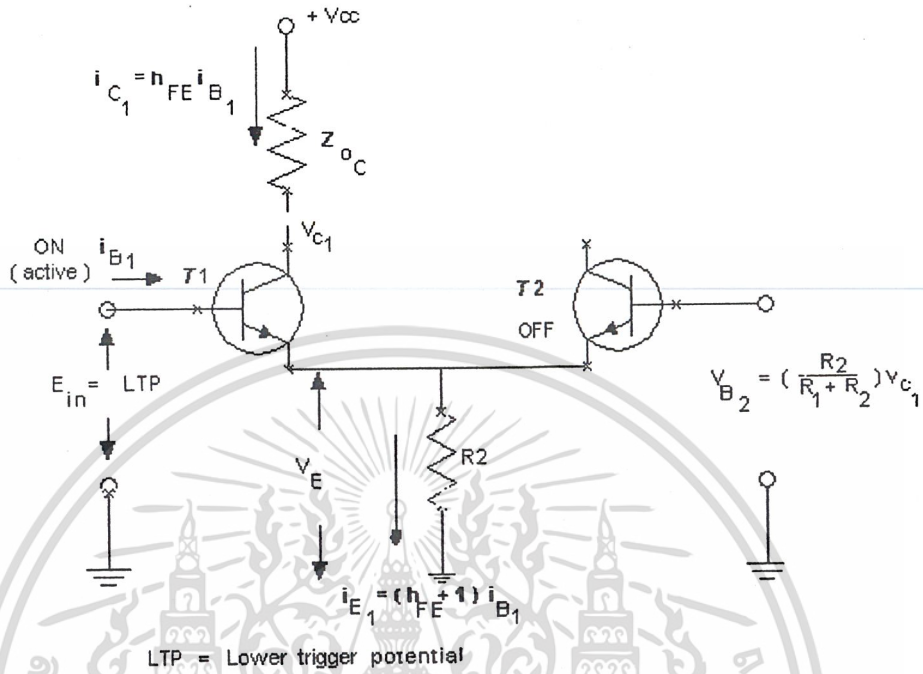
$$\text{ดังนั้น } e_{ocC} = (R_1 + R_2) V_{cc} / (R_1 + R_2 + R_{L1}) \quad (2.50)$$

$$Z_{oc} = (R_1 + R_2) R_{L1} / (R_1 + R_2 + R_{L1}) \quad (2.51)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเคมขาคอลเล็กเตอร์ของทรานซิสเตอร์ T1 เขียนในรูปของวงจรสมมูลเมื่อนำค่า

e_{OCC} และ Z_{oc} จะได้วงจรดังรูปที่ 2.20



รูปที่ 2.20 วงจรสมมูลของรูปที่ 2.15 ในส่วนของ T1 ON ที่ค่าแอกทิฟ

ใช้สมการแรงดันของเคอร์ชอฟฟ์ (Kirchoff's volatage law) เขียนจากวงจรสมมูลตามรูปที่ 2.20 ได้ดังนี้

$$e_{OCC} = V_{C1} + E_{Z_{OC}} \tag{2.52}$$

$$e_{OCC} = V_{C1} + h_{FE} I_{B1} Z_{OC} \tag{2.53}$$

แต่ $I_{E1} = V_{E1} / R_E$

$$= (h_{FE} + 1) I_{B1} \tag{2.54}$$

$$I_{B1} = V_{E1} / R_E (h_{FE} + 1) \tag{2.55}$$

$$E_{OCC} = V_{C1} + (h_{FE} V_{E1} Z_{OC}) / (R_E (h_{FE} + 1)) \tag{2.56}$$

แต่ $E_{OC} = (R_1 + R_2) V_{CC} / (R_1 + R_2 + R_{L1}) \tag{2.57}$

และ $Z_{OC} = R_{L1} (R_1 + R_2) / (R_1 + R_2 + R_{L1}) \tag{2.58}$

ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(R_1 + R_2) V_{CC} / (R_1 + R_2 + R_{L1})$$

$$= ((h_{FE} V_{E1} R_{L1} (R_1 + R_2) / (R_1 + R_2 + R_{L1})) / R_E (h_{FE} + 1)) + V_{C1} \quad (2.59)$$

แต่ $V_{E1} = V_{C1} (R_2 / (R_1 + R_2))$

$$V_{C1} = (V_{E1} (R_1 + R_2)) / R_2 \quad (2.60)$$

แทนค่า V_{C1} ลงไป

$$(R_1 + R_2) V_{CC} / (R_1 + R_2 + R_{L1})$$

$$= ((h_{FE} V_{E1} R_{L1} (R_1 + R_2) / (R_1 + R_2 + R_{L1})) / R_E (h_{FE} + 1)) + (V_{E1} (R_1 + R_2)) / R_2 \quad (2.61)$$

$$V_{E1} = (R_2 R_E (h_{FE} + 1) V_{CC}) / (h_{FE} R_2 R_{L1} + ((R_1 + R_2 + R_{L1}) R_E (h_{FE} + 1)))$$

$$= V_{CC} / (((R_1 + R_2 + R_{L1}) / R_2) + (h_{FE} R_{L1} / R_E (h_{FE} + 1))) \quad (2.62)$$

ค่าแรงดันระหว่างรอยต่อที่ทรานซิสเตอร์น้อยมากตัดทิ้งได้ ทรานซิสเตอร์ T1 จะเริ่มตัดออฟเมื่อแรงดันอินพุตตกคร่อมมีค่าเท่ากับ V_{E1} แรงดันที่ทรานซิสเตอร์ T เริ่มตัดออฟคือแรงดัน L.T.P นั่นคือ

$$L.T.P = V_{E1}$$

$$= V_{CC} / (((R_1 + R_2 + R_{L1}) / R_2) + (h_{FE} R_{L1} / R_E (h_{FE} + 1))) \quad (2.63)$$

2.3.5.4 ฮิสเทอรีซิส (Hysteresis)

ฮิสเทอรีซิส (Hysteresis) ที่เกิดขึ้นในวงจรมัลติวิเบรเตอร์ คือการทำให้เกิดการหน่วงเวลาในการเปลี่ยนสภาวะการทำงานของวงจร ค่าเวลาดำหน่วงนี้เกิดจากการป้อนแรงดันกลับมาใหม่ จะเกิดจากแรงดันที่ตกคร่อมตัวต้านทานที่ต่อกับขั้วเบส (R_E) ป้อนกลับไปปรากฏเป็นแรงดันอินพุต L.T.P มีค่าแรงดันต่ำกว่าการเปลี่ยนสภาวะในครั้งแรก U.T.P การเปลี่ยนสภาวะที่เกิดการหน่วงเวลานี้มีค่าจนกระทั่งแรงดันอินพุตที่ป้อนเข้ามาถึง L.T.P

อัตราขยายแรงดันหาได้จากเวลาที่แรงดันอินพุตเปลี่ยนแปลงไปถึงค่า L.T.P อัตราขยายดังกล่าวจะต้องมีค่ามากกว่าหนึ่ง หรือมากกว่าค่าที่ไม่สามารถกระตุ้นการทำงานของวงจรได้จึงจะทำงานได้จริง การปรับเปลี่ยนอัตราขยายสามารถทำได้หลายวิธีการ วิธีหนึ่งคือปรับอัตราส่วนของค่าความต้านทานของ R₁ และ R_{L1} ความสัมพันธ์ระหว่างการกำหนดค่าของความต้านทานทั้งสองตัว

จำเป็นต้องแน่นอนในค่าแรงดันที่เพิ่มขึ้น เพื่อให้ค่าฮิสเตอร์ซิสเป็นศูนย์ จะได้ค่า $U.T.P = L.T.P$ ดังนั้นถ้าให้ค่า $U.T.P$ เท่ากับค่า $L.T.P$ ความสัมพันธ์ระหว่าง R_1 และ R_{L1} จะมีค่าแน่นอน

$$U.T.P = L.T.P \quad (2.64)$$

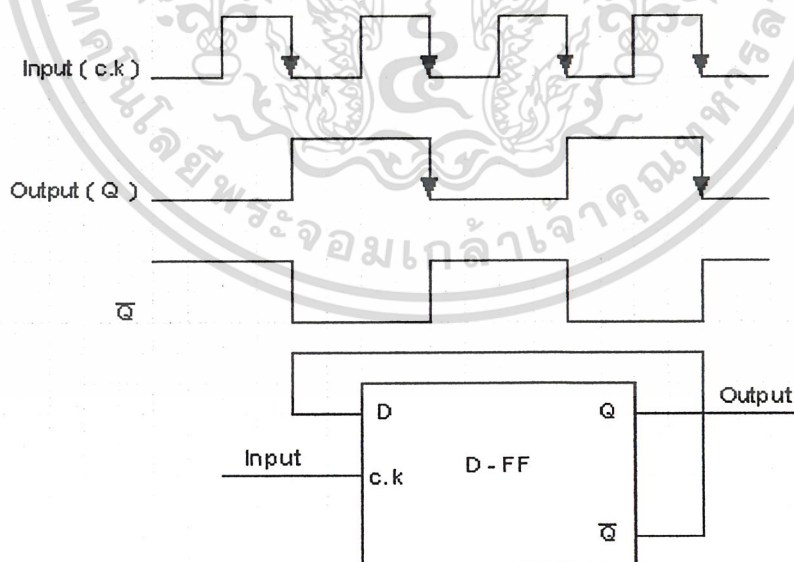
ดังนั้นในวงจรขั้วทรานซิสเตอร์ อัตราขยายแรงดันจะต้องมีค่ามากกว่าหนึ่งเสมอ คือ

$$e_{in} = e_o \quad (2.65)$$

พิจารณาในรูปที่ 2.15 ตัวต้านทาน R_B ที่ต่อร่วมกับขาเบสของทรานซิสเตอร์ $T1$ จะทำหน้าที่จำกัดกระแสเบสที่ไหลเข้าทรานซิสเตอร์ $T1$ เมื่อทรานซิสเตอร์ $T1$ นำกระแส ตัวต้านทานนี้ จะไม่มีผลต่อค่า $U.T.P$ เพราะว่าจะไม่มีกระแสไหลผ่าน R_B จนกว่าทรานซิสเตอร์ $T1$ เริ่มนำกระแส ค่า $L.T.P$ จะมีค่าเพิ่มขึ้นเมื่อทำการเพิ่มค่าความต้านทาน R_B ค่าความต้านทาน R_B จะไม่มีผลต่อสัคย์ของทรานซิสเตอร์ ถ้า R_B มีค่าน้อยกว่า $h_{FE} R_E$ ด้วยเหตุนี้ค่าความต้านทาน R_B จึงควรปรับให้อัตราขยายแรงดันเป็นหนึ่งหรือค่าฮิสเตอร์ซิสเป็นศูนย์

2.4 การหาความถี่

ขอทำความเข้าใจการทำงานของ D-FLIP FLOP



รูปที่ 2.21 กราฟแสดง TIMING DIAGRAM ของ D-FLIP FLOP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

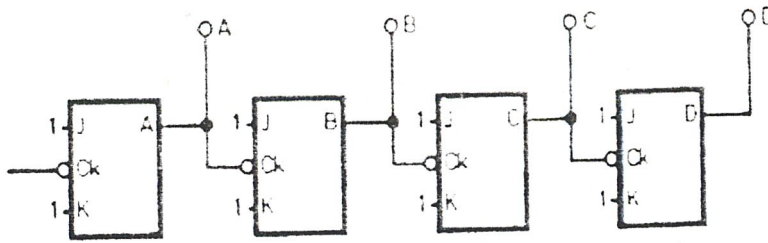
การทำงาน FLIP – FLOP จะเปลี่ยนสถานะทุกครั้งที่มี PULSE เข้ามา ถ้าหากว่า Q มีค่าเดิมเป็น 0 ถ้ามี PULSE ลูกใหม่เข้ามาก็จะทำให้ Q เปลี่ยนสถานะจาก 0 ไปเป็น 1 สลับกันไปเช่นนี้ตามค่าอินพุตที่เข้ามา กล่าวได้ว่าเมื่อมี PULSE ป้อนเข้ามาที่ขา ck จะทำให้เอาต์พุตของ Q เปลี่ยนสถานะเป็นตรงกันข้ามทันทีตาม TIMING DIAGRAM

2.4.1 วงจรนับ

วงจรรนับหรือเคาน์เตอร์ (COUNTER) หมายถึง วงจรที่ให้นับจำนวนพัลส์ของสัญญาณดิจิทัล ซึ่งวงจรถิ่นิยมใช้คือ วงจรรนับชนิดรีปเปิล (RIPPLE COUNTER) เป็นวงจรรนับพัลส์ชนิดที่มีการทำงานโดยไม่ต้องใช้สัญญาณนาฬิกาแบบบังคับจึงเหมาะการเปลี่ยนสถานะของ FLIP – FLOP ดังรูปเป็นวงจรรนับขนาดสี่บิต

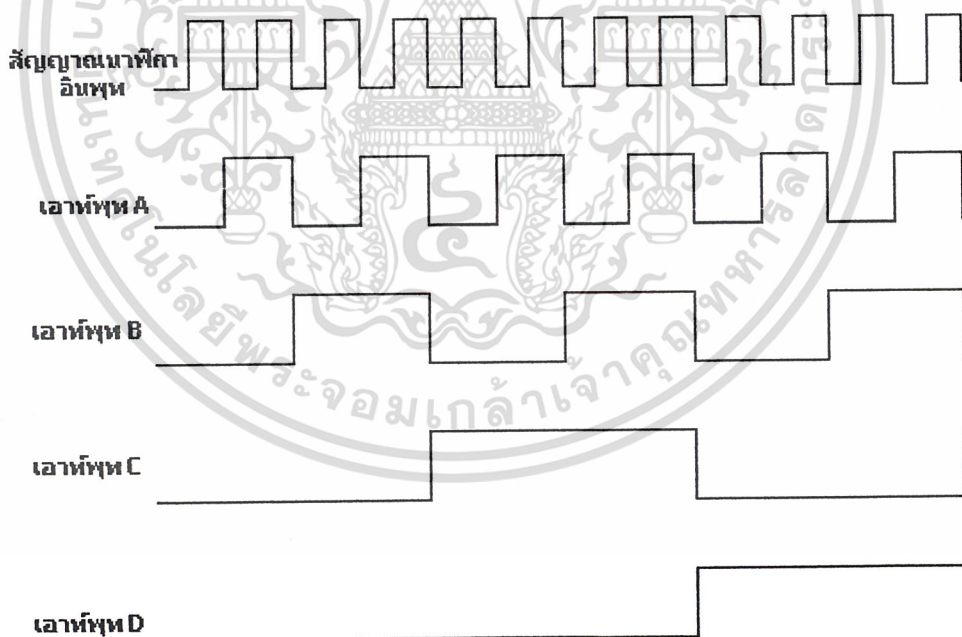
จำนวนพัลส์ที่เข้า อินพุต	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

เอกสารตำราที่ 2.3 แสดงสถานะของวงจรรนับ 4 บิต การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 แสดงวงจรนับ 4 บิต

การป้อนอินพุตเราจะป้อนเข้าทางขา Ck และทุกครั้งที่สำคัญนาฬิกาเปลี่ยนจาก ลอจิก “1” ไปเป็น “0” จะทำให้ฟลิปฟลอปเปลี่ยนสถานะ ลักษณะของลูกคลื่นและการเปลี่ยนสถานะของฟลิปฟลอปแสดงให้เห็นดังรูปที่ 2.23 ถ้าพิจารณาจากลูกคลื่นเอาต์พุตของฟลิปฟลอปทั้ง 4 ตัว คือ A B C และ D จะมีลักษณะของการนับค่าจำนวนพัลส์ตามเลข ไบนารี นั่นคือ เมื่อพัลส์แรกผ่านไปอินพุตก็แสดงค่า 0001 และพัลส์ต่อมา ก็จะแสดงค่าเป็น 0001, 0011 จนถึง 1111 และจะกลับมา 0000 อีกครั้ง ดังรูป



รูปที่ 2.23 รูปสัญญาณคลื่นที่เอาต์พุตของวงจรนับ

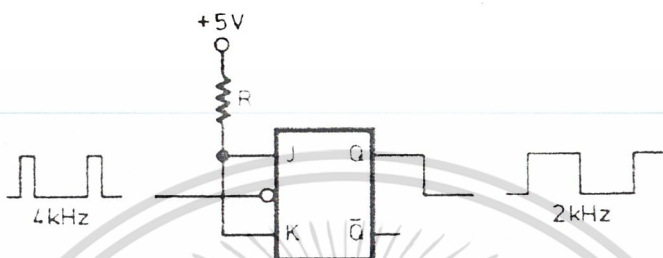
วงจรมีการใช้ฟลิปฟลอป 4 ตัวเราอาจเรียกได้ว่าเป็นวงจร MOD - 4 และถ้าใช้

ฟลิปฟลอป N ตัวเราเรียกว่าวงจร MOD - N เราอาจเรียกลักษณะของวงจร MOD - N ว่า วงจรหาร

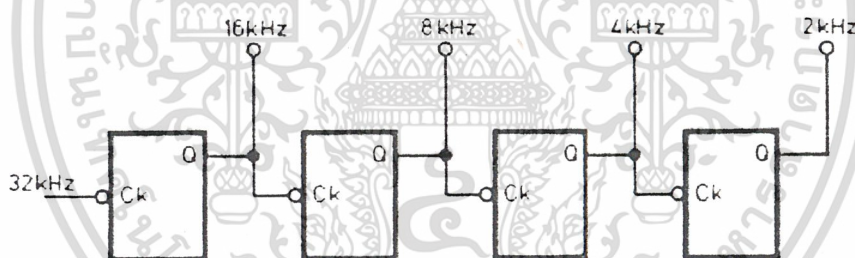
เอกสารนี้เป็นเอกสารที่วางไว้ให้บริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 วงจรหาร

ฟลิปฟล็อปมีคุณสมบัติพิเศษ คือ ตัวมันสามารถหาความถี่ของสัญญาณนาฬิกาที่อินพุตได้ แต่อย่างไรก็ตามการหารความถี่ของวงจรฟลิปฟล็อปจะเกิดขึ้นได้ก็ต่อเมื่อต่อขา J และ K ของฟลิปฟล็อปมาอยู่ที่ลอจิก “1” ดังรูป



รูปที่ 2.24 แสดงการใช้ฟลิปฟล็อปในการหารความถี่



รูปที่ 2.25 แสดงการใช้ฟลิปฟล็อป 4 ตัวหารความถี่ได้ด้วย 16

จะสังเกตได้ว่าคาบเวลาของเอาต์พุตที่ได้จะมีค่าเป็น 2 เท่าของ PLUSE ที่ป้อนเข้ามาในทางกลับกันทำให้มีค่าความถี่ที่ได้มีค่าเป็น 0.5 เท่าของค่าความถี่ที่ป้อนเข้ามา จากสูตร $F = 1 / T$ และจาก TIMING DIAGRAM การต่อ FLIP – FLOP แบบอนุกรมจะทำงานเป็นทั้งวงจรรนับและวงจรรหารความถี่ในเวลาเดียวกันขึ้นอยู่กับการนำเอาต์พุตออกไปใช้งาน ซึ่ง FLIP – FLOP 1 ตัวสามารถหารได้ 2 ดังนั้นสูตรการหาจำนวนตัว เพื่อใช้ในการนับ คือ

$$2^N \text{ เมื่อ } N = \text{จำนวน FLIP – FLOP}$$

เช่น ถ้าต้องการนับ 16 จะต้องใช้ FLIP – FLOP เท่ากับ 4 ตัว เพราะว่า $2^4 = 16$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

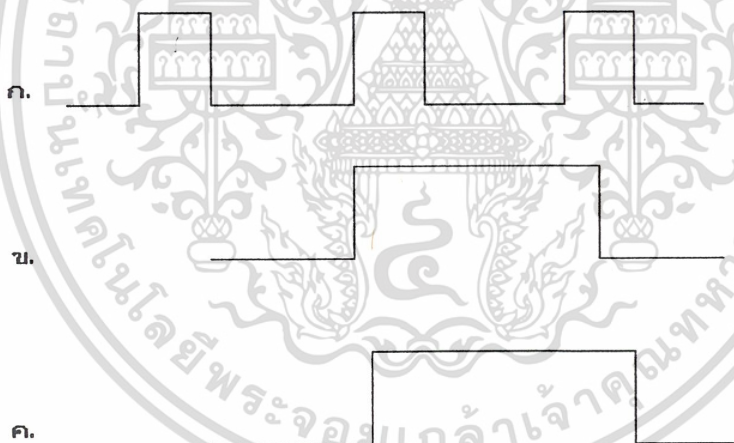
ตามปกติแล้ว เครื่องมือวัดความถี่จะมีขีดจำกัดในการวัดอยู่ที่ค่า ๆ หนึ่ง ที่สามารถทำการวัดได้อย่างถูกต้อง แต่ในบางกรณีมีความจำเป็นที่จะต้องวัดค่าความถี่ที่สูงกว่าขีดจำกัดนั้น จึงต้องมีการสร้างวงจรหารความถี่ที่ต้องการวัดให้ลดลงอยู่ในขีดจำกัดที่เครื่องวัดความถี่สามารถวัดได้อย่างถูกต้อง วงจรส่วนนี้เราเรียกว่า 프리สเกลเลอร์ (Prescaler)

ฟรีสเกลเลอร์จะหารค่าสัญญาณเอาต์พุตที่เข้ามาด้วยอัตราส่วน N ที่ต้องการ แล้วส่งไปยังเกตเพื่อรอเข้าสู่วงจรมับ ในส่วนของสัญญาณนาฬิกาที่จะนำมาสร้างฐานเวลาก็ต้องมีการหารด้วย N เช่นกัน ความเที่ยงตรงของฟรีสเกลเลอร์จะมีค่าลดลงเมื่อจำนวนตัวหาร N มีค่ามากขึ้น เนื่องจากการทำงานที่ย่านความถี่สูง ๆ นั้นมีโอกาสผิดพลาดได้ง่าย และตัวฟรีสเกลเลอร์ก็มีขีดจำกัดของตัวเองเช่นกัน

2.5 ความผิดพลาดที่เกิดขึ้นในเครื่องวัดความถี่

ความผิดพลาดที่เกิดขึ้นในเครื่องวัดความถี่สามารถแยกเป็นหัวข้อหลัก ๆ ได้ 4 หัวข้อ

1. ความผิดพลาดจากการเปิดเกต (Quantizing Error)



รูปที่ 2.26 แสดงความผิดพลาดในการเปิดเกตที่เวลาต่างกัน

- ก) สัญญาณอินพุต
- ข) สัญญาณเปิดเกตลูกที่หนึ่ง
- ค) สัญญาณเปิดเกตลูกที่สอง

พิจารณาจากรูปที่ 2.26 (ก.) เป็นสัญญาณที่ต้องการวัด (ข.) เป็นสัญญาณเปิดเกตเมื่อเปิดเกตแล้วสามารถนับสัญญาณได้ 1 ลูก (ค.) เป็นสัญญาณเปิดเกตในช่วงเวลาต่อมามีคาบเวลาเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเปิดเกทอันแรก การเปิดเกทครั้งหลังนี้สามารถนับสัญญาณได้ 2 ลูก แสดงให้เห็นว่าแม้คาบเวลาในการเปิดเกทจะเท่ากันแต่ว่า ความถี่ที่ได้อาจจะไม่เท่ากันทุกครั้งในการวัด ความผิดพลาดเหล่านี้ทำให้เครื่องวัดค่าความถี่ผิดพลาดจากความเป็นจริง

2. ความผิดพลาดจากทริกเกอร์ (Trigger Error)

สาเหตุความผิดพลาดแบบนี้ เกิดจากสัญญาณรบกวนที่เข้ามาปนกับสัญญาณอินพุตที่ต้องการวัด ซึ่งทำให้เกิดการเปิดและปิดเกทโดยไม่ต้องการได้ ทำให้การวัดค่าที่นั้นได้เกิดความผิดพลาด

3. ความผิดพลาดจากระบบ (System Error)

ความผิดพลาดจากระบบ เกิดขึ้นเนื่องจากอุปกรณ์ส่วนต่าง ๆ ของระบบเครื่องมือวัดนั่นเอง เช่น การหน่วงเวลาที่เกิดจากอุปกรณ์ภายใน ความยาวของสายที่ทำการวัดทำให้ไม่แมตซ์กันระหว่างสายโพรบกับเครื่องวัด สิ่งเหล่านี้ทำให้เกิดความผิดพลาดทั้งสิ้น

4. ความผิดพลาดจากฐานเวลา (Time-base Error)

ฐานเวลาเป็นส่วนสำคัญมากในเครื่องมือวัดค่าความถี่ หากเกิดค่าความผิดพลาดเพียงเล็กน้อย แต่ผลการวัดจะผิดพลาดไปมาก ในเครื่องมือวัดค่าความถี่ทั่วไป มักใช้วงจรกำเนิดด้วยแร่คริสตอล (X-TAL) เพราะมีความเที่ยงตรงสูงกว่าในแบบอื่น ๆ วงจรกำเนิดความถี่ด้วยแร่คริสตอลที่พบเห็นมีด้วยกัน 3 แบบคือ

- คริสตอลออสซิลเลเตอร์ที่อุณหภูมิห้อง
- คริสตอลออสซิลเลเตอร์ที่ควบคุมอุณหภูมิ
- คริสตอลออสซิลเลเตอร์ที่มีการชดเชยอุณหภูมิ

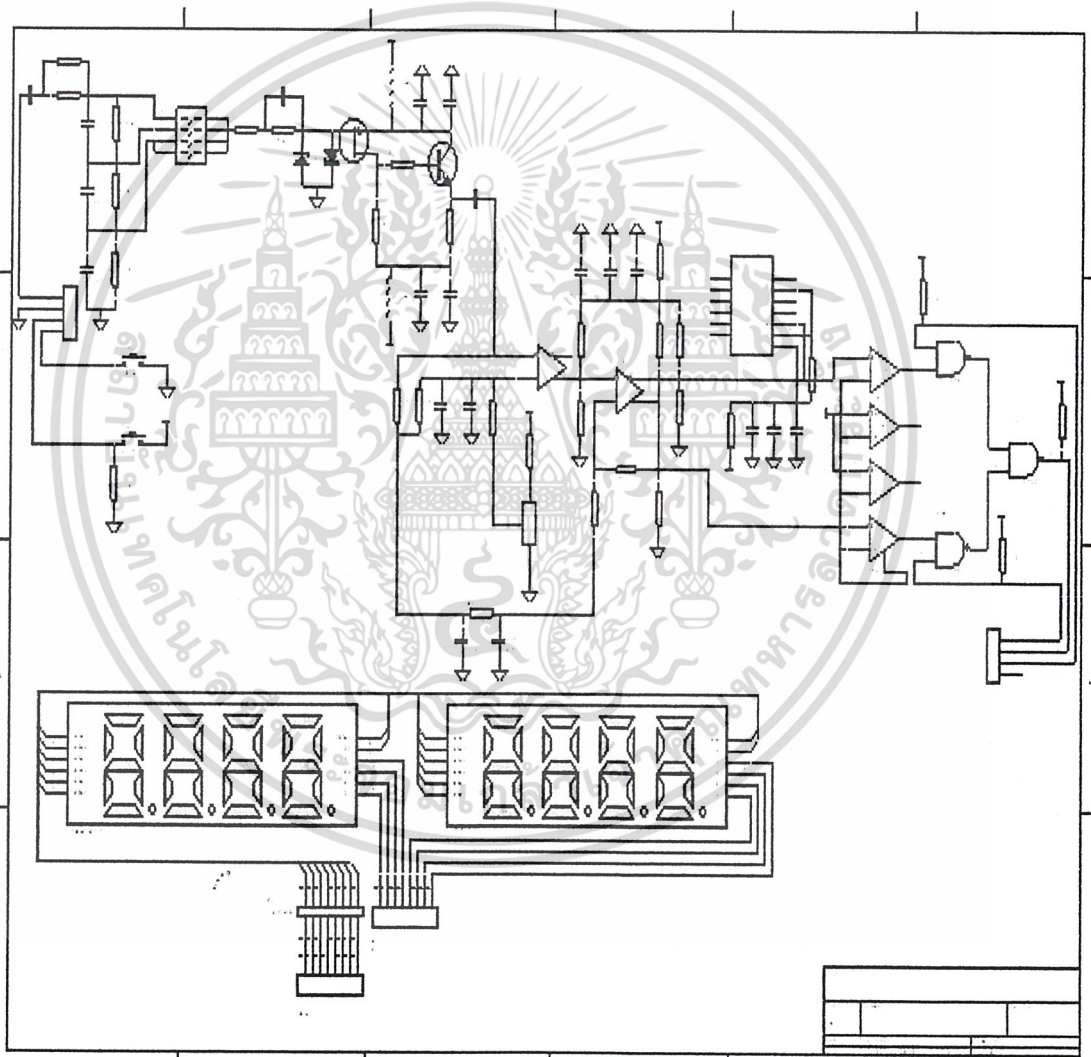
ออสซิลเลเตอร์แบบแรกเป็นแบบง่าย ๆ ออกแบบโดยไม่คำนึงถึงการเปลี่ยนแปลงของอุณหภูมิและสภาพแวดล้อมต่าง ๆ เลย ออสซิลเลเตอร์แบบที่สองมีการควบคุมอุณหภูมิภายในวงจร ส่วนในแบบที่สามเป็นการออกแบบที่มีการพยายามที่จะปรับและชดเชยอุณหภูมิที่แปรเปลี่ยนไปเพื่อลดผลของอุณหภูมิตั้งแต่จะทำให้การกำเนิดค่าความถี่ผิดพลาดได้

บทที่ 3

การออกแบบ

จากหลักการของการนับความถี่เราได้ทำการออกแบบวงจรในส่วนของการทำงานออกเป็น

3.1 ส่วนของการปรับสัญญาณอินพุตให้เหมาะสม

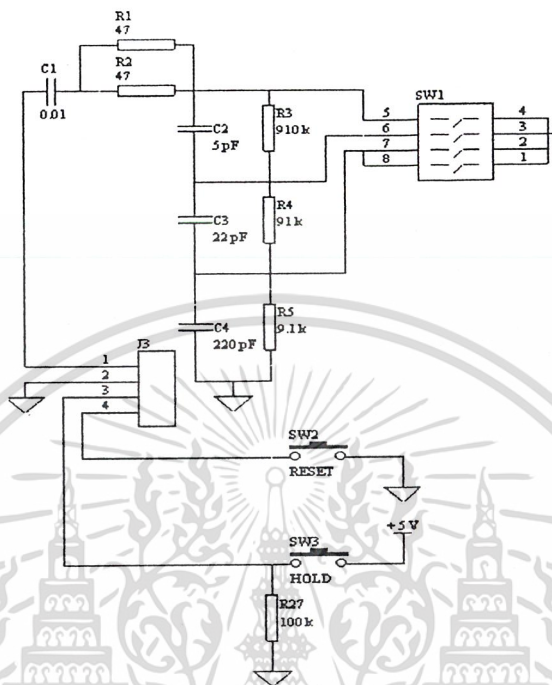


รูปที่ 3.1 แสดงวงจรการปรับสัญญาณอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

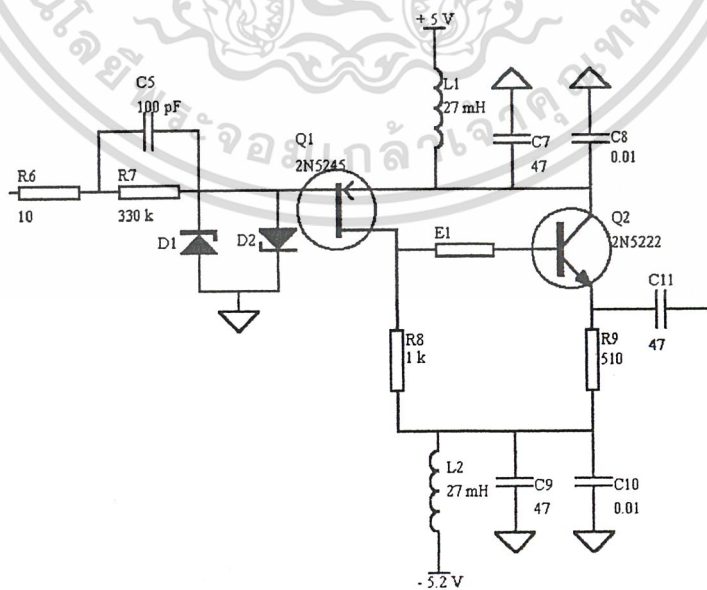
แบ่งเป็นส่วนต่าง ๆ ได้ดังนี้

3.1.1 วงจรลดทอนสัญญาณ



รูปที่ 3.2 แสดงวงจรลดทอนสัญญาณ

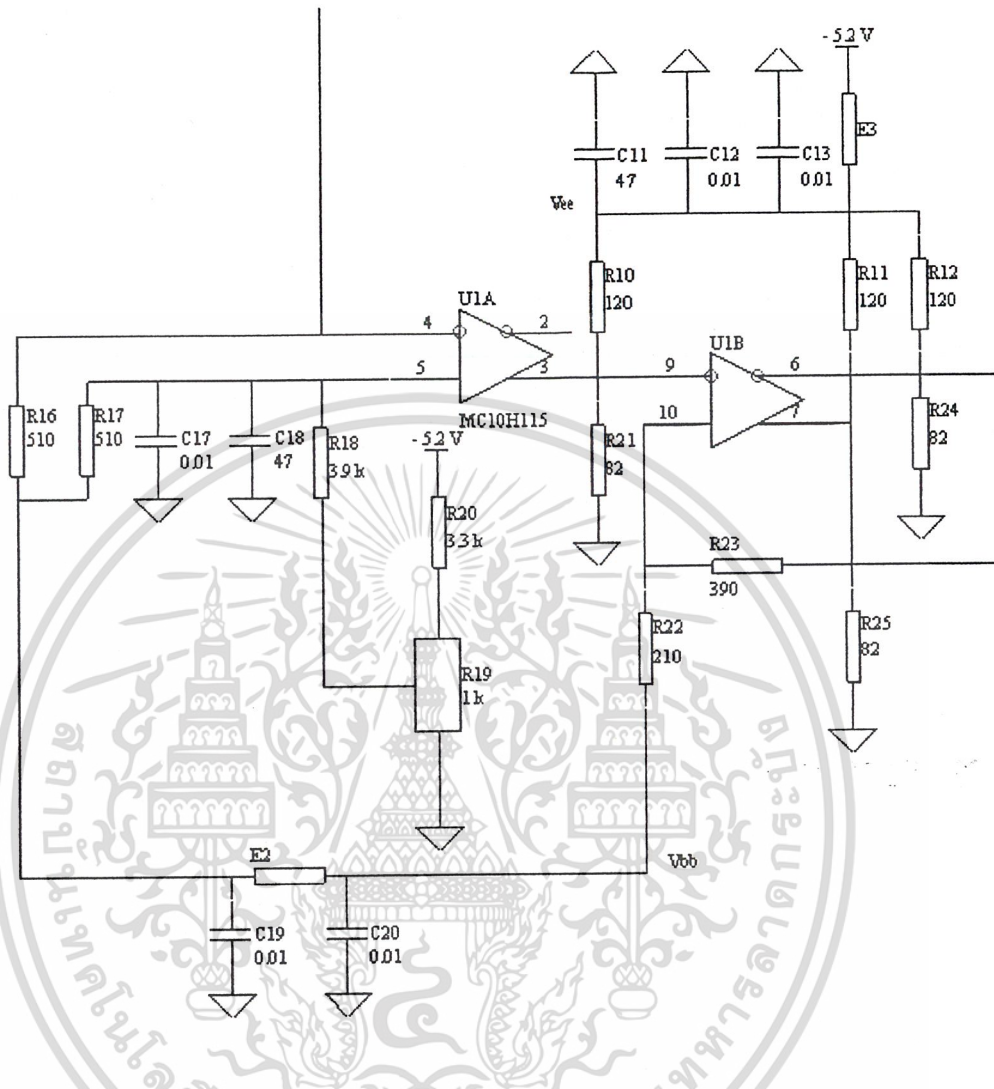
3.1.2 วงจรบัฟเฟอร์



รูปที่ 3.3 แสดงวงจรบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.3 วงจรขมิตทริกเกอร์



รูปที่ 3.4 แสดงวงจรขมิตทริกเกอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

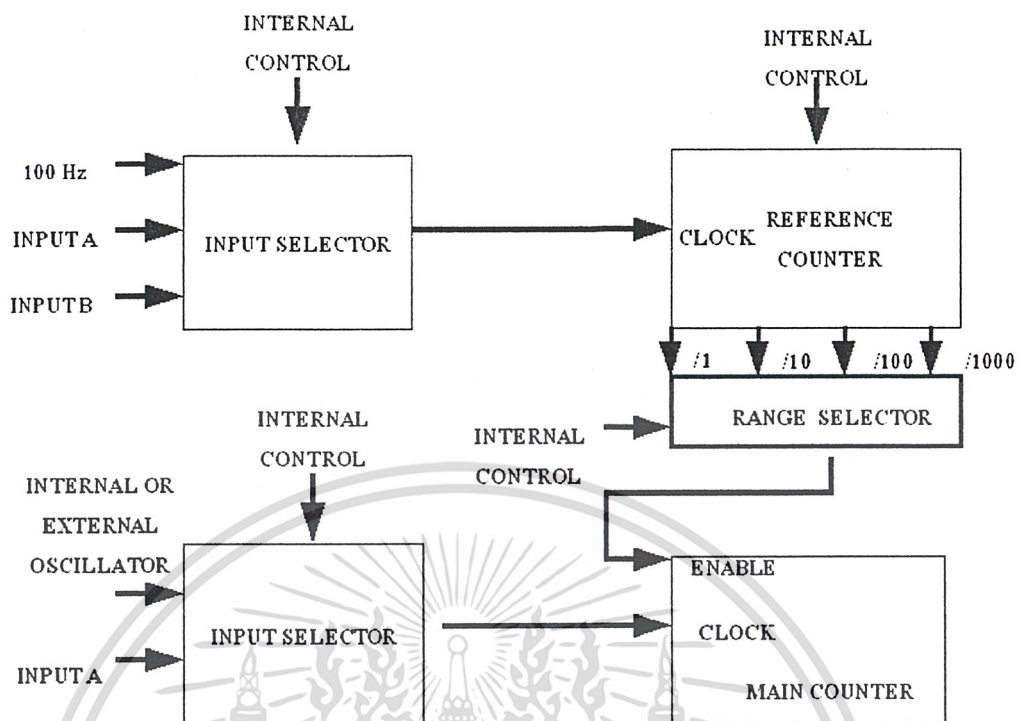
3.2 ส่วนของการประมวลผล

ใช้ IC เบอร์ 7226A ในการทำหน้าที่นับสัญญาณความถี่และประมวลผลของข้อมูล

CONTROL INPUT		INPUT A	
INPUT B	1	40	HOLD
MEASUREMENT IN PROGRESS	2	39	BUF OSC OUT
FUNCTION	3	38	NC (NOTE 1)
STORE	4	37	OSC OUT
BCD 4	5	36	OSC IN
BCD 8	6	35	NC (NOTE1)
DP	7	34	EXT OSC IN
SEG e	8	33	RST OUT
SEG g	9	32	EXT RANGE
SEG a	10	31	D1
V _{SS}	11	30	D2
SEG d	12	29	D3
SEG b	13	28	D4
SEG c	14	27	D5
SEG f	15	26	VDD
BCD 2	16	25	D6
BCD 1	17	24	D7
RST INPUT	18	23	D8
EXT DP IN	19	24	RANGE
	20	21	

รูปที่ 3.7 แสดงขาของ ICM 7226A

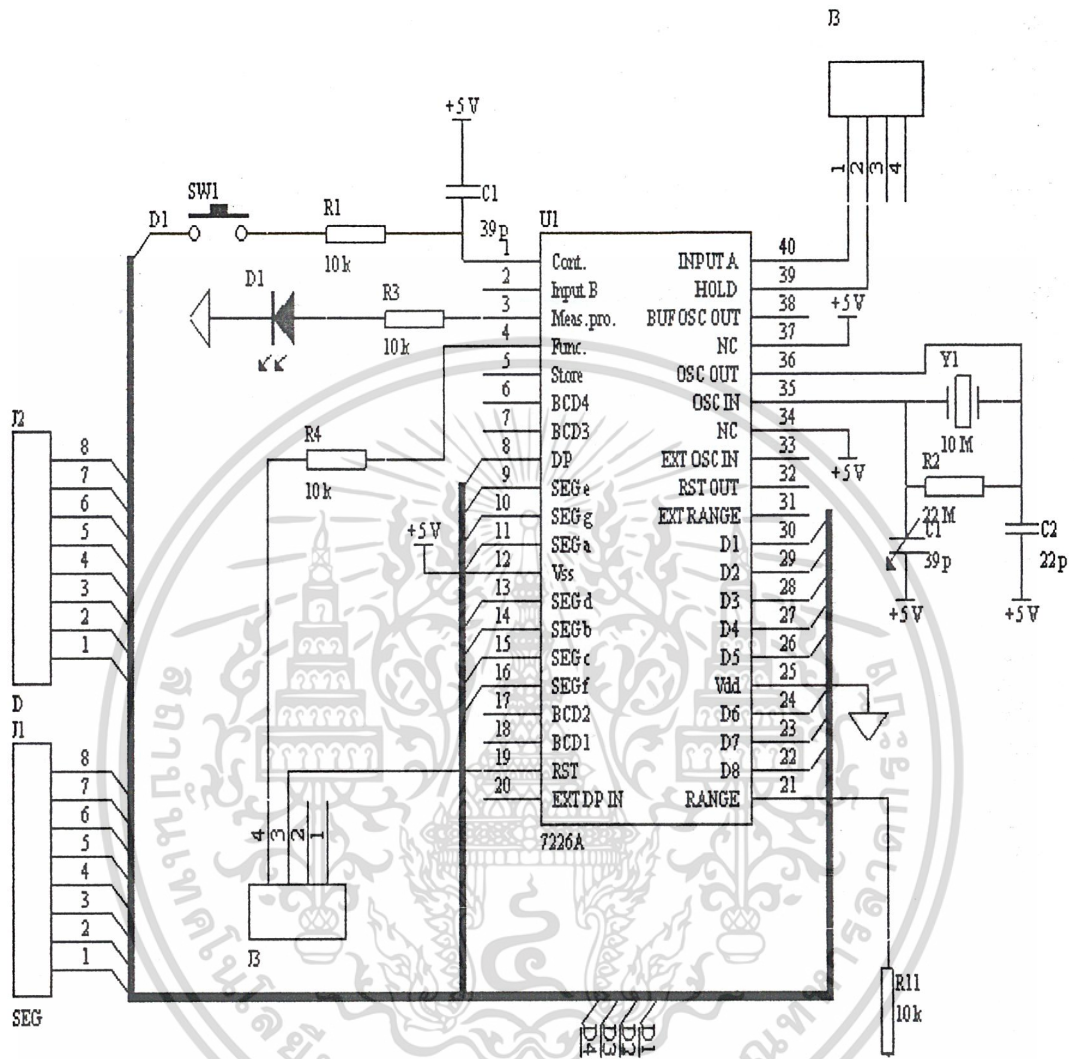
การทำงานภายใน ICM7226A นี้แบ่งการทำงานของวงจรนับออกเป็น 2 ส่วน คือวงจรนับหลักและวงจรนับย่อย เอาท์พุทที่ออกมาจากวงจรนับย่อยจะผ่านเข้าสู่ส่วนของการเลือกช่วงความถี่ โดยจะถูกหารความถี่ด้วย 1 10 100 1000 โดยค่าความถี่ที่ได้จะถูกเลือกออกมาเพียงค่าเดียว จากนั้นจะเข้าสู่วงจรนับหลักเพื่อทำการนับความถี่และประมวลผลที่ได้เข้าสู่ส่วนของการแสดงผลต่อไป บล็อกโคอะแกรมแสดงฟังก์ชันการทำงานแสดงได้ดังรูป



รูปที่ 3.8 แสดงฟังก์ชันการทำงานของ ICM7226A

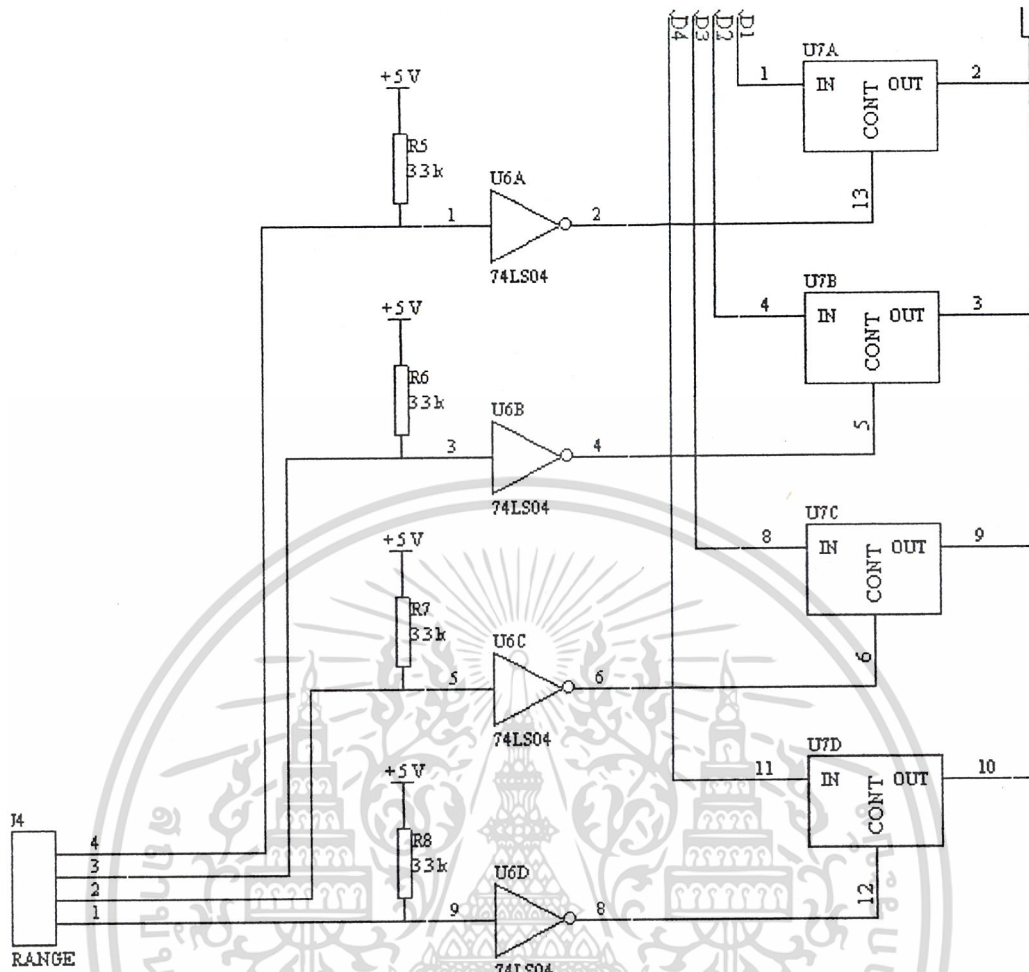
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 วงจรในส่วนของภาคการประมวลผล



รูปที่ 3.9 แสดงวงจรการประมวลผล ส่วนที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

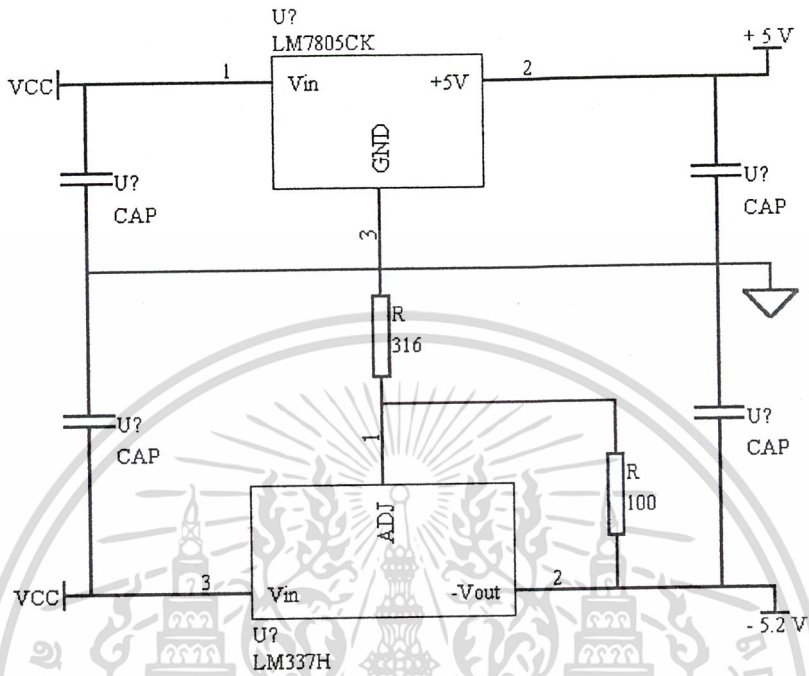


รูปที่ 3.10 แสดงวงจรการประมวลผล ส่วนที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 วงจรในภาคของการจ่ายไฟ

ต่อวงจรดังรูป



รูปที่ 3.11 แสดงวงจรภาคจ่ายไฟ

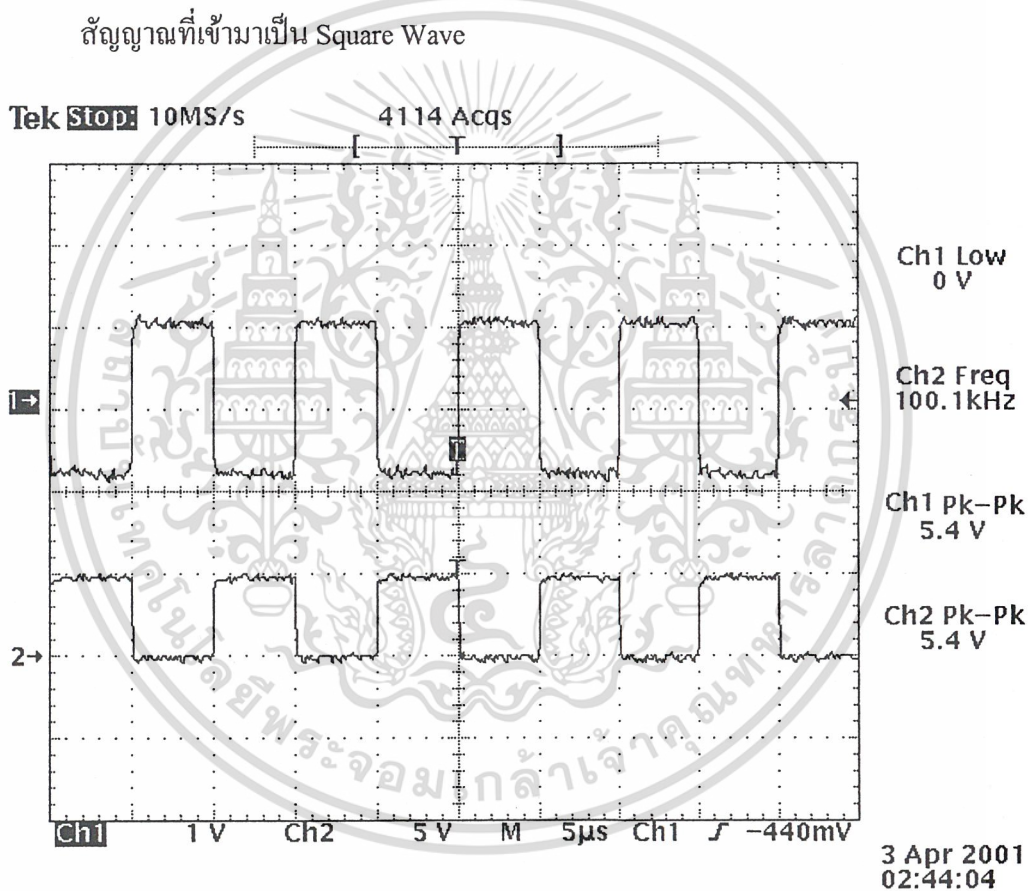
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

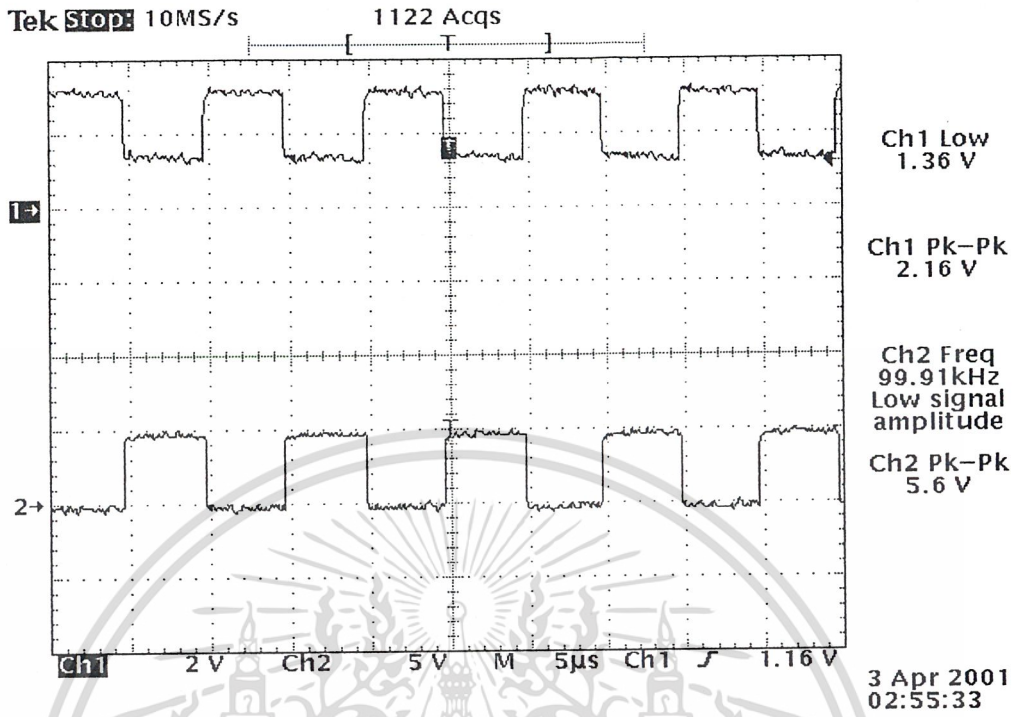
4.1 ผลการทดลองในส่วนของการปรับสัญญาณทางอินพุท

เมื่อทำการนำอินพุทที่มีลักษณะสัญญาณต่าง ๆ กันเข้าสู่ส่วนของการปรับสัญญาณ สัญญาณที่ออกมาจะเป็นสัญญาณรูปคลื่น SQUARE WAVE ที่มีความเหมาะสมกับส่วนของการประมวลผล



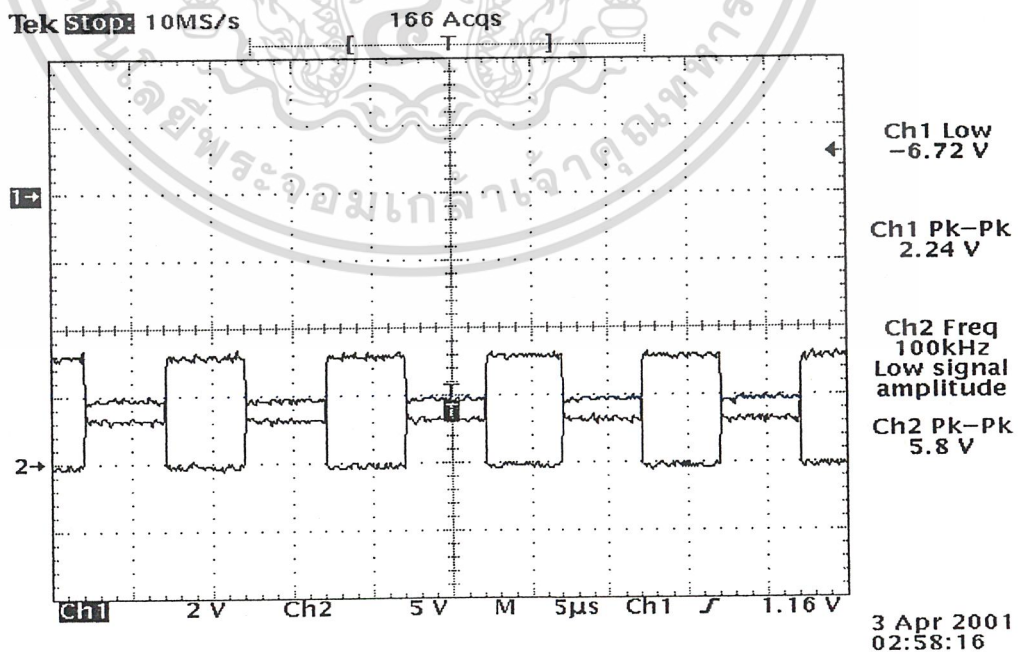
รูปที่ 4.1 แสดงกราฟเอาต์พุทเมื่อจ่ายอินพุทเป็นสัญญาณ Square Wave

สัญญาณที่เข้ามาเป็น ไบอัสบวก



รูปที่ 4.2 แสดงเอาต์พุตเมื่อจ่ายอินพุตเป็นสัญญาณ ไบอัสบวก

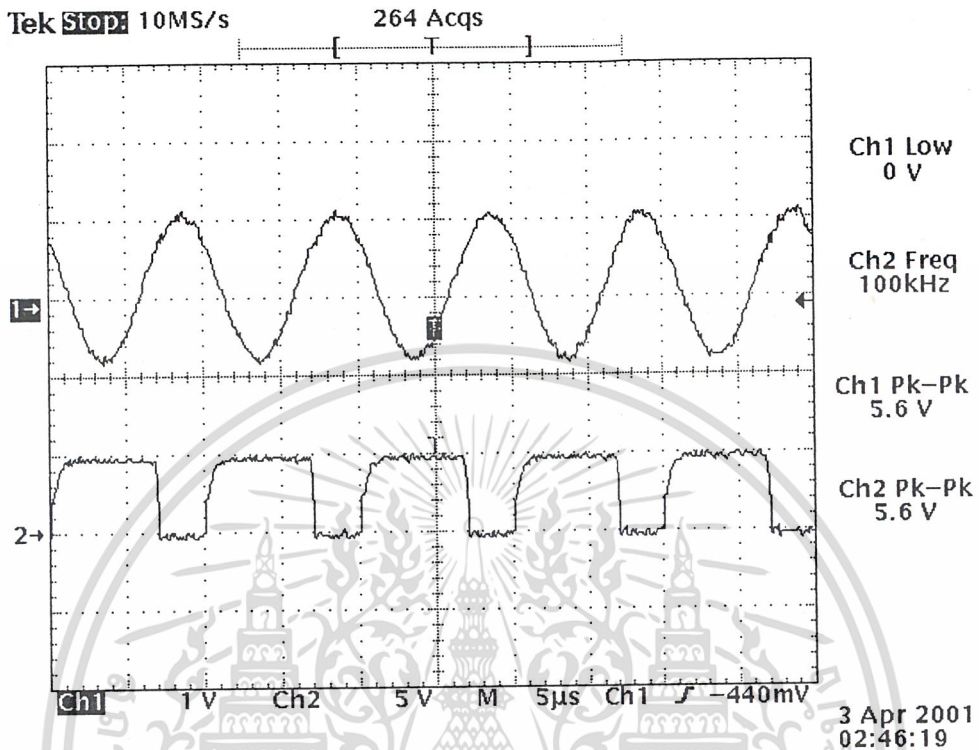
สัญญาณที่เข้ามาเป็น ไบอัสลบ



เอกสารนี้รูปที่ 4.3 แสดงเอาต์พุตเมื่อจ่ายอินพุตเป็นสัญญาณ ไบอัสลบ

ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่เข้ามาเป็น Sine Wave



รูปที่ 4.4 แสดงเอาต์พุตเมื่อจ่ายอินพุตเป็นสัญญาณ Sine Wave

4.2 การทดลองและผลการทดลองของส่วนการประมวลผล

วิธีการสอบเทียบเครื่องวัดความถี่

1. ทำการเตรียมเครื่องกำเนิดสัญญาณความถี่ (Function Generator) โดยทำการปรับค่าแรงดันสัญญาณเอาต์พุต ให้มีรูปคลื่นเป็นรูปสี่เหลี่ยม และมีค่าแรงดันสัญญาณประมาณ 3 – 5 โวลต์ (Voltage) และมีแรงดันออฟเซต (Offset Voltage) ประมาณ + 700 มิลลิโวลต์ (mV) โดยทำการวัดสัญญาณเอาต์พุต (Output Voltage) ด้วยออสซิโลสโคป (Oscilloscope)
2. ทำการต่อเครื่องวัดความถี่ (Frequency Counter) เข้ากับเครื่องกำเนิดสัญญาณความถี่ และทำการวัดสัญญาณความถี่ด้วยเครื่องวัดความถี่
3. ทำการสอบเทียบ โดยการปรับค่าตัวเก็บประจุ และทำการวัดค่าความถี่จนค่าที่แสดงออกมาทางภาคแสดงผลมีค่าใกล้เคียงค่าความถี่ ที่ได้ทำการตั้งไว้ที่เครื่องกำเนิดสัญญาณ

วิธีการทดลอง

1. ทำการปรับเครื่องกำเนิดสัญญาณความถี่ให้ได้ค่าแรงดันสัญญาณเอาต์พุต ให้มีค่าประมาณ 3 – 5 โวลต์ โดยมีรูปคลื่นเป็นรูปสี่เหลี่ยม และจะต้องมีค่าแรงดันออฟเซตอยู่ในช่วง 0 - 750 mV
2. ทำการต่อวงจรเครื่องวัดความถี่เข้ากับเครื่องกำเนิดสัญญาณความถี่
3. ทำการวัดความถี่โดยปรับความถี่ 1 – 10 เมกกะเฮซต์ (MHz) และทำการวัดสัญญาณที่ความถี่ 0.1 Hz, 0.5 Hz, 1 Hz, 5 Hz, 10Hz, 50 Hz, 100 Hz, 500 Hz, 1 kHz, 5 kHz, 10 kHz, 50 kHz, 100 kHz, 500 kHz, 1 MHz, 5 MHz และ 10 MHz และทำการบันทึกผลการทดลอง และทำการหาค่าความคลาดเคลื่อนของเครื่องวัดความถี่ สำหรับการวัดความถี่ของรูปคลื่นสี่เหลี่ยม
4. ทำการเปลี่ยนรูปคลื่นสัญญาณเอาต์พุตของเครื่องกำเนิดสัญญาณให้เป็น รูปคลื่นไซน์ (Sine), รูปสามเหลี่ยม (Triangle), รูปฟันเลื่อย (Saw tooth) และทำการทดลองเช่นเดิม แต่ทำการวัดความถี่ในช่วงความถี่ 1 kHz, 5 kHz, 10 kHz, 50 kHz และ 100 kHz สำหรับรูปคลื่นสามเหลี่ยม และรูปคลื่นฟันเลื่อย แต่สำหรับรูปคลื่นไซน์จะมีการวัดที่ความถี่ 500 Hz, 500 kHz, 1 MHz, 5 MHz และ 10 MHz และทำการบันทึกผลการทดลอง และหาค่าความคลาดเคลื่อนของเครื่องวัดความถี่ต่อการวัดความถี่ของรูปคลื่นต่างๆ

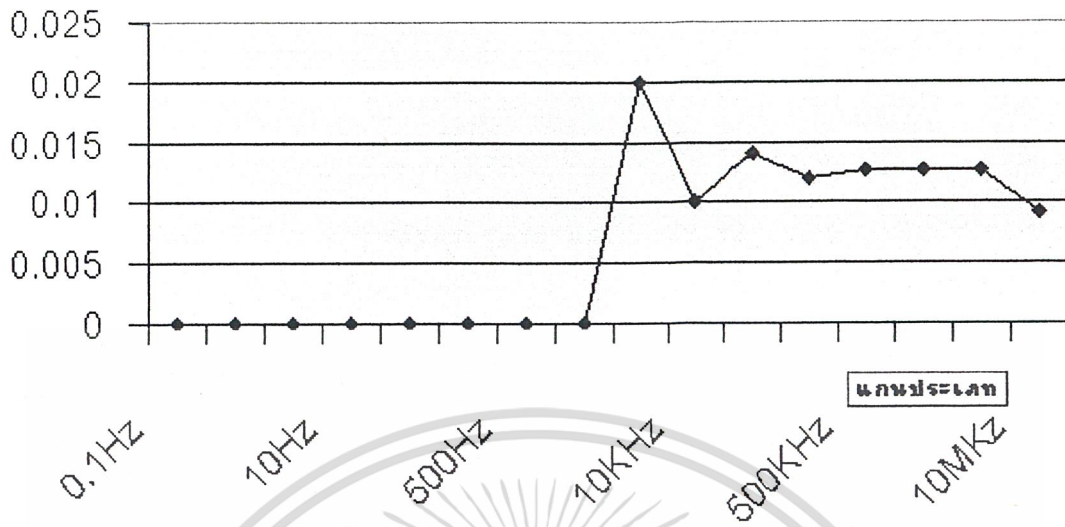
สัญญาณอินพุทเป็น Square Wave ที่แรงดันสัญญาณ 4 โวลต์ และแรงดันออฟเซต + 200 มิลลิโวลต์

ค่าความถี่จาก Function Generator	ค่าความถี่ที่วัดได้			ค่าความผิดพลาด เฉลี่ย	%Error
	ครั้งที่ 1	ครั้งที่ 2	ครั้งที่ 3		
0.1 Hz	0.1 Hz	0.1 Hz	0.1 Hz	0	0
0.5 Hz	0.5 Hz	0.5 Hz	0.5 Hz	0	0
1 Hz	1 Hz	1 Hz	1 Hz	0	0
5 Hz	5 Hz	5 Hz	5 Hz	0	0
10 Hz	10 Hz	10 Hz	10 Hz	0	0
50 Hz	50 Hz	50 Hz	50 Hz	0	0
100 Hz	100 Hz	100 Hz	100 Hz	0	0
500 Hz	500 Hz	500 Hz	500 Hz	0	0
1 KHz	1 KHz	1 KHz	1 KHz	0	0
5 KHz	5.001 KHz	5.001KHz	5.001KHz	0.001KHz	0.02 %
10 KHz	10.001 KHz	10.002 KHz	10.001 KHz	0.0013 KHz	0.013 %
50 KHz	50.007 KHz	50.007 KHz	50.007 KHz	0.007 KHz	0.014 %
100 KHz	100.013 KHz	100.013 KHz	100.013 KHz	0.013 KHz	0.013 %
500 KHz	500.063 KHz	500.063KHz	500.063KHz	0.063 KHz	0.0126 %
1 MHz	1.000128 MKz	1.000128 MHz	1.000128Mz	0.000128MHz	0.0128 %
5 MHz	5.000637 MHz	5.000640 MHz	5.000640Mz	0.000639MHz	0.0127 %
10 MHz	1.0000922MHz	1.0000998MHz	1.000928Mz	0.0000949MHz	0.0094 %

ตารางที่ 4..1 แสดงค่าความถี่เมื่อจ่ายอินพุทเป็นสัญญาณ Square Wave

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงค่าความผิดพลาดของ Square Wave



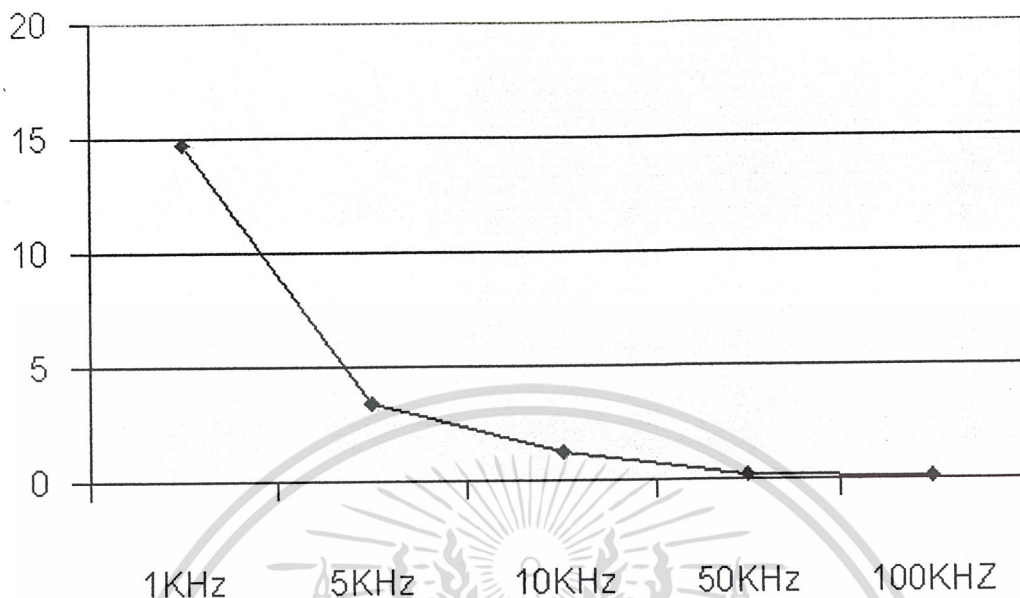
รูปที่ 4.5 กราฟแสดงค่าความผิดพลาดเมื่อจ่ายอินพุตเป็นสัญญาณ Square Wave

สัญญาณอินพุตเป็น Saw Tooth ที่แรงดันสัญญาณ 4 โวลต์ และแรงดันออฟเซต +200 มิลลิโวลต์

ค่าความถี่จาก Function Generator	ค่าความถี่ที่วัดได้			ค่าความผิดพลาดเฉลี่ย	%Error
	ครั้งที่ 1	ครั้งที่ 2	ครั้งที่ 3		
1 KHz	1.129 KHz	1.170 KHz	1.142 KHz	0.147 KHz	14.7 %
5 KHz	5.196 KHz	5.184 KHz	5.129 KHz	0.169 KHz	3.39 %
10 KHz	10.118 KHz	10.118 KHz	10.129 KHz	0.121 KHz	1.21 %
50 KHz	50.093 KHz	50.096 KHz	50.093 KHz	0.095 KHz	0.191 %
100 KHz	100.083KHz	100.078Kz	100.079KHz	0.080KHz	0.080 %

ตารางที่ 4.2 แสดงค่าความถี่เมื่อจ่ายอินพุตเป็นสัญญาณ Saw Tooth

กราฟแสดงค่าความผิดพลาดของ Saw Tooth



รูปที่ 4.6 กราฟแสดงค่าความผิดพลาดเมื่อจ่ายอินพุตเป็นสัญญาณ Saw Tooth

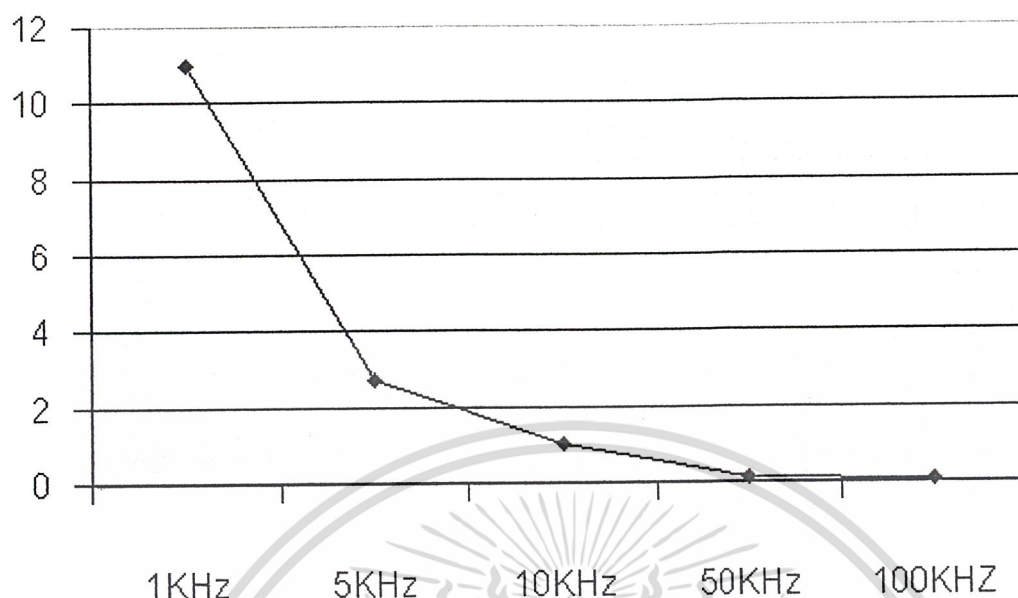
สัญญาณอินพุตเป็น Triangle ที่แรงดันสัญญาณ 4 โวลต์ และแรงดันออฟเซต + 200 มิลลิโวลต์

ค่าความถี่จาก Function Generator	ค่าความถี่ที่วัดได้			ค่าความผิดพลาดเฉลี่ย	%Error
	ครั้งที่ 1	ครั้งที่ 2	ครั้งที่ 3		
1 KHz	1.1 KHz	1.1 KHz	1.1 KHz	1.1 KHz	11 %
5 KHz	5.177 KHz	5.127 KHz	5.106 KHz	0.136 KHz	2.73 %
10 KHz	10.100 KHz	10.105 KHz	10.097 KHz	0.10 KHz	1.0 %
50 KHz	50.070 KHz	50.068 KHz	50.066 KHz	0.068 KHz	0.136 %
100 KHz	100.054KHz	100.052KHz	100.052KHz	0.052 KHz	0.052 %

ตารางที่ 4.3 แสดงค่าความถี่เมื่อจ่ายอินพุตเป็นสัญญาณ Triangle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงค่าความผิดพลาดของ Triangle



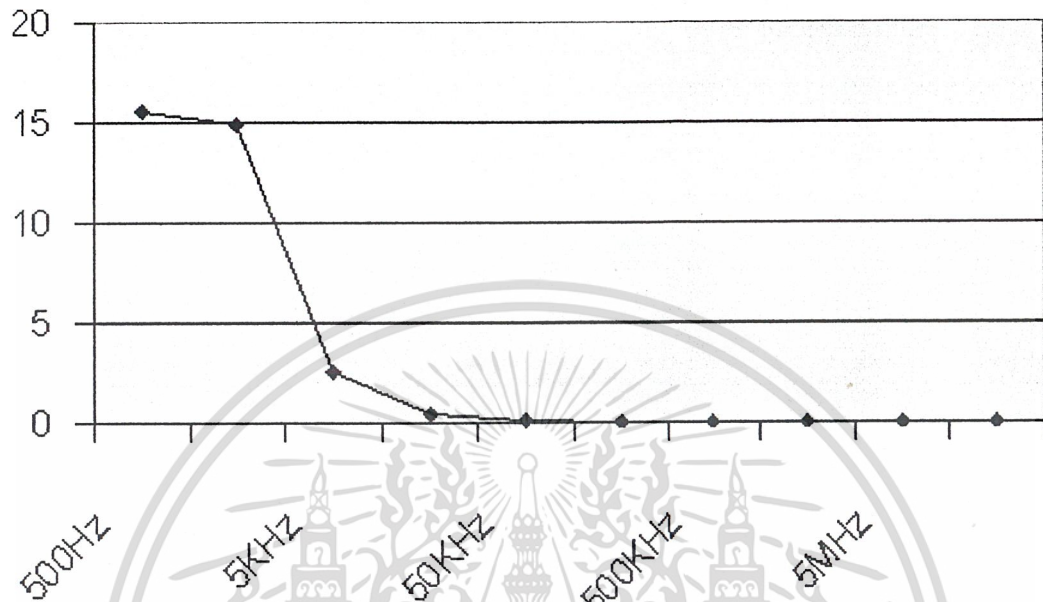
รูปที่ 4.7 กราฟแสดงค่าความผิดพลาดเมื่อย้ายอินพุตเป็นสัญญาณ Triangle

อินพุตเป็น Sine Wave แรงดันสัญญาณ 4 โวลต์ และแรงดันออฟเซต + 200 มิลลิโวลต์

ค่าความถี่จาก Function Generator	ค่าความถี่ที่วัดได้			ค่าความผิดพลาด เฉลี่ย	%Error
	ครั้งที่ 1	ครั้งที่ 2	ครั้งที่ 3		
500 Hz	578 Hz	579 Hz	576 Hz	77.6 Hz	15.53 %
1 KHz	1.166 KHz	1.150 KHz	1.123 KHz	0.149 KHz	14.90 %
5 KHz	5.144 KHz	5.139 KHz	5.094 KHz	0.125 KHz	2.51 %
10 KHz	10.030 KHz	10.060 KHz	10.060 KHz	0.05 KHz	0.5 %
50 KHz	50.059 KHz	50.062 KHz	50.063 KHz	0.061 KHz	0.122 %
100 KHz	100.044 KHz	100.043 KHz	100.042 KHz	0.043 KHz	0.043 %
500 KHz	500.063 KHz	500.063 KHz	500.063 KHz	0.063 KHz	0.0126 %
1 MHz	1.000125 MHz	1.000125 MHz	1.000125 MHz	0.000125 MHz	0.0125 %
5 MHz	5.000533 MHz	5.000540 MHz	5.000540 MHz	0.000537 MHz	0.0107 %
10 MHz	10.00010 MHz	10.000118 MHz	10.000132 MHz	0.000116 MHz	0.00116 %

เอกสารนี้ **ตารางที่ 4.4** แสดงค่าความถี่เมื่อย้ายอินพุตเป็นสัญญาณ Sine Wave ญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงค่าความผิดพลาดของ Sin Wave



รูปที่ 4.8 กราฟแสดงค่าความผิดพลาดเมื่อจ่ายอินพุตเป็นสัญญาณ Sin Wave

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปผลการวิจัย

ส่วนประกอบของโครงงานนี้ที่ออกแบบไว้มีด้วยกัน 3 ส่วนหลัก คือ

1. ส่วนของการปรับสัญญาณอินพุท
2. ส่วนของการประมวลผล
3. ส่วนของการแสดงผล

อีกทั้งยังมีส่วนของภาคจ่ายไฟด้วย

จากการทำงานและผลการทดลองที่ได้จะเห็นว่าส่วนสำคัญของการวัดจะอยู่ที่ภาคอินพุทของเครื่องวัดความถี่ โดยถ้ารูปสัญญาณที่ผ่านภาคอินพุทออกมามีรูปสัญญาณที่เหมาะสมกับส่วนของการแสดงผล คือ เป็นสัญญาณ Square Wave แล้วจะทำให้สามารถวัดค่าความถี่ได้อย่างแม่นยำ

สรุปความถูกต้องของค่าความถี่ที่วัดขึ้นอยู่กับ

1. ชนิดของรูปคลื่นและช่วงของการวัด เพราะการตอบสนองของภาคอินพุทจะสามารถตอบสนองรูปสัญญาณอินพุทได้ไม่เท่ากันทุกรูปแบบคลื่น โดยที่สัญญาณอินพุท Square Wave จะสามารถตอบสนองสัญญาณอินพุทได้ดีตลอดย่านการวัด (0 Hz – 10 MHz) จะเห็นว่าถ้าเป็นคลื่นรูปฟันเลื่อยหรือรูปสามเหลี่ยมจะไม่สามารถวัดที่ความถี่ต่ำมากได้ และถ้าเป็นคลื่น Sine Wave สามารถวัดที่ย่านความถี่สูงได้ดี แต่ที่ความถี่ต่ำกว่า 1K ไม่สามารถวัดได้อย่างถูกต้อง

2. ขนาดของแรงดันสัญญาณ (Vp-p) โดยที่แรงดันสัญญาณที่มีขนาดต่ำจะไม่สามารถทำการวัดได้หรือถ้าวัดได้ก็จะมีผลผิดพลาดสูง

3. ความผิดพลาดของอุปกรณ์ เป็นความผิดพลาดที่ไม่สามารถแก้ไขได้

5.2 ข้อเสนอแนะ

ในการวัดความถี่นั้นจะต้องอาศัยความแม่นยำของเครื่องมือในการวัดสูงเพื่อให้เกิดความผิดพลาดน้อยที่สุด ควรมีข้อระวังดังนี้

1. เรื่องอุณหภูมิ อุปกรณ์ของเครื่องวัดส่วนใหญ่ ใช้อุปกรณ์อิเล็กทรอนิกส์ซึ่งมีความไวต่ออุณหภูมิ ส่วนใหญ่ทำงานช่วง 0 – 55 องศาเซลเซียส ถ้าหากอุณหภูมิสูงกว่าปกติ การวัดค่าอาจจะไม่เที่ยงตรง

2. ข้อควรระวังเรื่องของการต่อสายกราวด์ในการวัดความถี่ เช่น ถ้าใช้สายไฟแบบสามสาย (Three-wire power line) สายชิลด์ (Shield) ไม่ควรนำมาต่อกับเครื่องวัดความถี่ เมื่อวัดค่าความถี่ในสายไฟ เพราะอาจเกิดการช็อตผ่านสายชิลด์ ผ่านตัวถัง และสายกราวด์ได้ ควรคำนึงไว้เสมอว่า เครื่องวัด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่นี้บอบบาง เวลาใช้จึงต้องตรวจดูว่าความต่างศักย์ระหว่างจุกกราวด์ทั้งสองด้วยโวลต์มิเตอร์ ก่อนจะต่อสายกราวด์

3. ข้อควรระวังเกี่ยวกับการเกิดออสซิลเลทในสายวัดกรณีใช้สายไฟแบบขอกเกี่ยว (Hook-up cables) เมื่อวัดพัลส์ที่มีขนาดสูงกว่า 200 mV และเวลาขึ้นสั้นกว่า 50 ns อาจเกิด Dampened oscillation ในสายต่อ ซึ่งอาจทำให้เกิดค่าผิดพลาดในค่าที่อ่านได้ ดังนั้นต้องใช้ความต้านทาน 10 K อนุกรมกับสายอินพุทของเครื่องวัดความถี่เพื่อแก้ปัญหา

4. ข้อควรระวังเกี่ยวกับการวัดค่าความถี่ของเครื่องส่ง สำหรับเครื่องมือหรืออุปกรณ์ที่มีค่าเอาท์พุทเพาเวอร์สูงกว่านี้ต้องใช้เอาท์พุทเพาเวอร์น้อยกว่า 0.5 วัตต์ สามารถต่อสายวัดได้โดยตรงถ้าหากเอาท์พุทเพาเวอร์มีกำลังส่งสูงจะทำการวัดความถี่จาก masteroscillator แทนโดยการใส่คัปปีงคอยล์วางใกล้กับ master oscillator ข้อควรระวังอีกข้อหนึ่งคือ เครื่องส่งที่วัดจะเกิดพลังงานสะท้อนกลับทำให้เครื่องส่งเสียหายได้ ถ้าการต่อโหลดของเครื่องส่งนั้นไม่ถูกต้อง จึงจำเป็นต้องใช้คัมมิโหลดที่มีค่าอิมพีแดนซ์ตรงกับเครื่องส่งต่อแทนเสาอากาศของเครื่องส่งในกรณีที่จะวัดความถี่

จากการสร้างและการวิจัยผลการทดลอง จะเห็นว่า ส่วนสำคัญของเครื่องอยู่ที่ภาคอินพุทและชุดนับความถี่ ซึ่งชุดนับความถี่สามารถดัดแปลงให้สามารถวัดค่าความถี่ให้ได้มากขึ้น ซึ่งอาจจะมากกว่า 10 MHz โดยการต่อภาค Prescaler เข้าไปเพื่อทำการหารค่าความถี่ลงซึ่งอาจจะวัดได้ถึง 1 GHz ซึ่งเราต้องหาไอซีที่สามารถหารค่าความถี่ที่เป็น GHz ให้ได้แล้วนำมาต่อกับด้านอินพุทก่อนที่จะเข้าสู่ส่วนของการนับความถี่ต่อไป

บรรณานุกรม

จิตชัย สุทราสารุณ. *วงจรพัลส์เบื้องต้น*. กรุงเทพมหานคร : บริษัท ซีระฟิล์ม และ ไซเทกซ์, 2540

มนัส สัจวรศิลป์ และ สมเกียรติศุลเดช . *ทฤษฎีและการออกแบบวงจรพัลส์*. กรุงเทพมหานคร, 2538.

Sedra.W .*Microelectronic*.: McGraw – Hill ; 1997 : Edition 2

A.K. Sawhney. *Eletrical and Electronic Measurements and Instrumentation*. Dhanpat Rai & Sons



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

August 1997

Features

- CMOS Design for Very Low Power
- Output Drivers Directly Drive Both Digits and Segments of Large 8-Digit LED Displays
- Measures Frequencies from DC to 10MHz; Periods from 0.5 μ s to 10s
- Stable High Frequency Oscillator uses either 1MHz or 10MHz Crystal
- Both Common Anode and Common Cathode Available
- Control Signals Available for External Systems Interfacing
- Multiplexed BCD Outputs

Applications

- Frequency Counter
- Period Counter
- Unit Counter
- Frequency Ratio Counter
- Time Interval Counter

Ordering Information

PART NUMBER	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICM7226AIJL	-25 to 85	40 Ld CERDIP	F40.6
ICM7226BIPL	-25 to 85	40 Ld PDIP	E40.6

Description

The ICM7226 is a fully integrated Universal Counter and LED display driver. It combines a high frequency oscillator, a decade timebase counter, an 8-decade data counter and latches, a 7-segment decoder, digit multiplexer and segment and digit drivers which can directly drive large LED displays. The counter inputs accept a maximum frequency of 10MHz in frequency and unit counter modes and 2MHz in the other modes. Both inputs are digital inputs. In many applications, amplification and level shifting will be required to obtain proper digital signals for these inputs.

The ICM7226 can function as a frequency counter, period counter, frequency ratio (f_A/f_B) counter, time interval counter or as a totalizing counter. The devices require either a 10MHz or 1MHz quartz crystal timebase, or if desired an external timebase can also be used. For period and time interval, the 10MHz timebase gives a 0.1 μ s resolution. In period average and time interval average, the resolution can be in the nanosecond range. In the frequency mode, the user can select accumulation times of 0.01s, 0.1s, 1s and 10s. With a 10s accumulation time, the frequency can be displayed to a resolution of 0.1Hz. There is 0.2s between measurements in all ranges. Control signals are provided to enable gating and storing of prescaler data.

Leading zero blanking has been incorporated with frequency display in kHz and time in μ s. The display is multiplexed at a 500Hz rate with a 12.2% duty cycle for each digit. The ICM7226A is designed for common anode displays with typical peak segment currents of 25mA, and the ICM7226B is designed for common cathode displays with typical segment currents of 12mA. In the display off mode, both digit drivers and segment drivers are turned off, allowing the display to be used for other functions.

CAUTION: These devices are sensitive to electrostatic discharge; follow proper IC Handling Procedures.

<http://www.intersil.com> or 407-727-9207 | Copyright © Intersil Corporation 1999

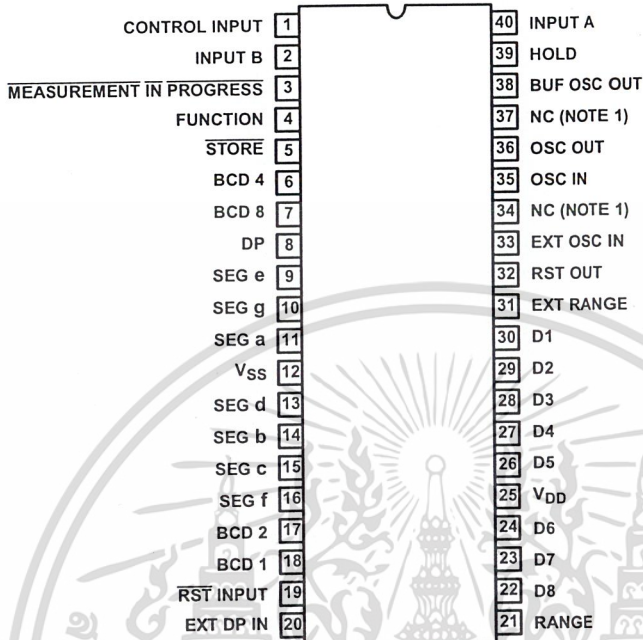
File Number **3169.1**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

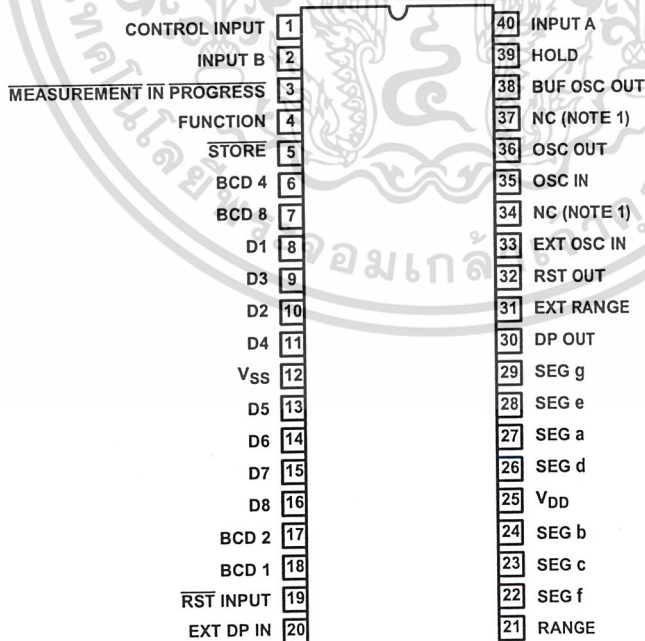
ICM7226A, ICM7226B

Pinouts

**ICM7226A
COMMON ANODE (CERDIP)
TOP VIEW**



**ICM7226B
COMMON CATHODE (PDIP)
TOP VIEW**

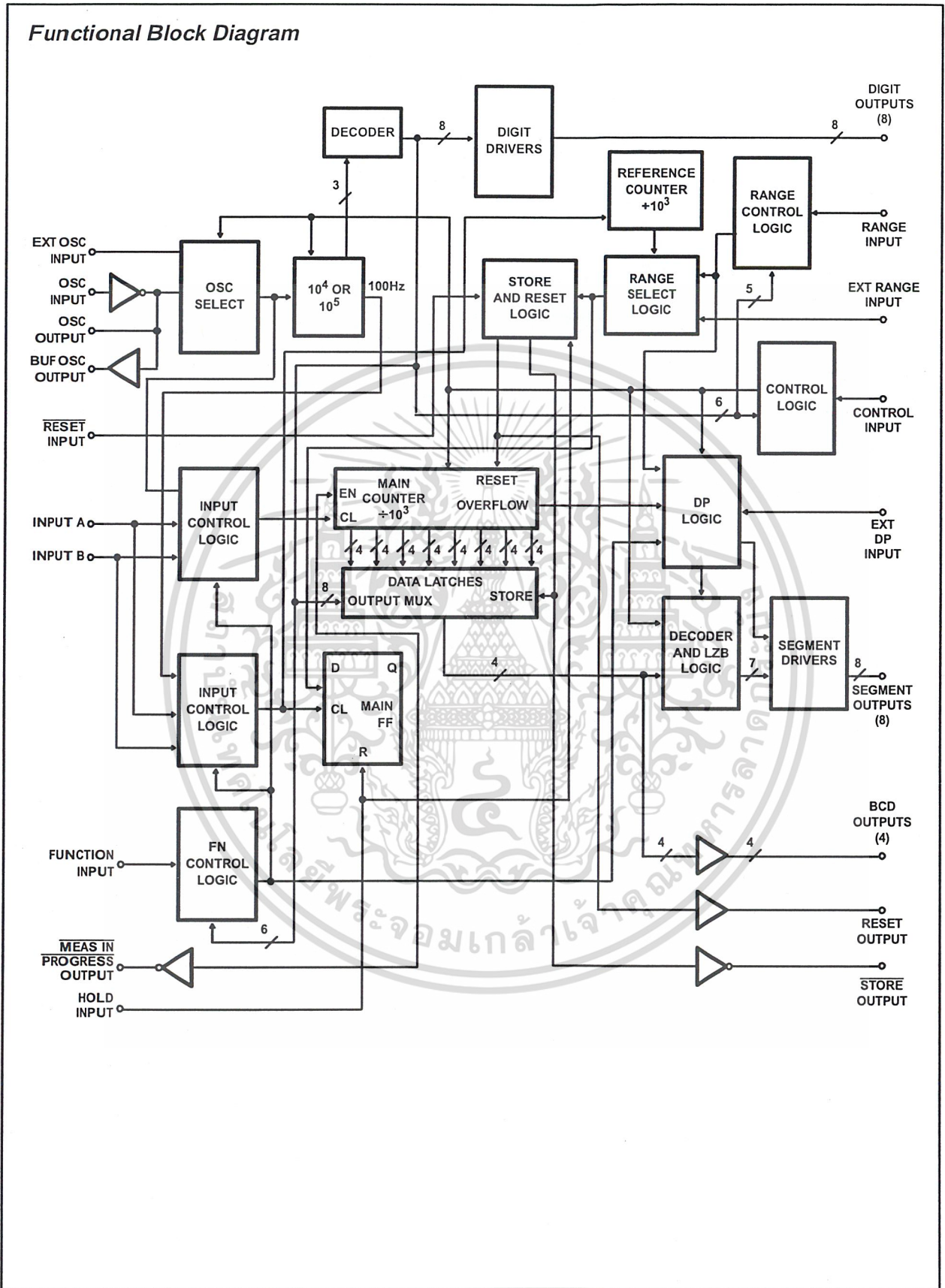


NOTE:

1. For maximum frequency stability, connect to V_{DD} or V_{SS}.

ICM7226A, ICM7226B

Functional Block Diagram



ICM7226A, ICM7226B

Absolute Maximum Ratings

Maximum Supply Voltage ($V_{DD} - V_{SS}$)	6.5V
Maximum Digit Output Current	400mA
Maximum Segment Output Current	60mA
Voltage On Any Input or Output Terminal (Note 1)	$V_{DD} + 0.3V$ to $V_{SS} - 0.3V$

Operating Conditions

Temperature Range	-25°C to 85°C
-------------------	---------------

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

1. Destructive latchup may occur if input signals are applied before the power supply is established or if inputs or outputs are forced to voltages exceeding V_{DD} or V_{SS} by 0.3V.
2. θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Thermal Information

Thermal Resistance (Typical, Note 2)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
CERDIP Package	45	9
PDIP Package	50	N/A
Maximum Junction Temperature		
CERDIP Package		175°C
PDIP Package		150°C
Maximum Storage Temperature Range		-55°C to 150°C
Maximum Lead Temperature (Soldering 10s)		300°C

Electrical Specifications $V_{DD} = 5.0V$, $T_A = 25^\circ C$, Unless Otherwise Specified

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS	
Operating Supply Current, I_{DD}	Display Off, Unused Inputs to V_{SS}	-	2	5	mA	
Supply Voltage Range ($V_{DD} - V_{SS}$), V_{SUPPLY}	-25°C to 85°C, INPUT A, INPUT B Frequency at f_{MAX}	4.75	-	6.0	V	
Maximum Frequency INPUT A, Pin 40, $f_A(MAX)$	-25°C to 85°C 4.75V < V_{DD} < 6.0V, Figure 9 Function = Frequency, Ratio, Unit Counter	10	14	-	MHz	
	Function = Period, Time Interval	2.5	-	-	MHz	
Maximum Frequency INPUT B, Pin 2, $f_B(MAX)$	-25°C to 85°C 4.75V < V_{DD} < 6.0V, Figure 10	2.5	-	-	MHz	
Minimum Separation INPUT A to INPUT B, Time Interval Function	-25°C to 85°C 4.75V < V_{DD} < 6.0V, Figure 1	250	-	-	ns	
Oscillator Frequency and External Oscillator Frequency, f_{OSC}	-25°C to 85°C 4.75V < V_{DD} < 6.0V	0.1	-	10	MHz	
Oscillator Transconductance, g_M	$V_{DD} = 4.75V$, $T_A = 85^\circ C$	2000	-	-	μS	
Multiplex Frequency, f_{MUX}	$f_{OSC} = 10MHz$	-	500	-	Hz	
Time Between Measurements	$f_{OSC} = 10MHz$	-	200	-	ms	
Input Rate of Charge, dV_{IN}/dt	Inputs A, B	-	15	-	mV/ μs	
Input Voltages: Pins 2, 19, 33, 39, 40, 35	Input Low Voltage, V_{IL}	-25°C to 85°C	-	-	1.0	V
	Input High Voltage, V_{IH}		3.5	-	-	V
Pins 2, 39, 40, Input Leakage, A, B, I_{ILK}		-	-	20	μA	
Input Resistance to V_{DD} Pins 19, 33, R_{IN}	$V_{IN} = V_{DD} - 1.0V$	100	400	-	k Ω	
Input Resistance to V_{SS} Pin 31, R_{IN}	$V_{IN} = +1.0V$	50	100	-	k Ω	
Output Current	Low Output Current, Pins 3, 5-7, 17, 18, 32, 38, I_{OL}	$V_{OL} = +0.4V$	400	-	-	μA
	High Output Current, Pins 5-7, 17, 18, 32, I_{OH}	$V_{OH} = +2.4V$	100	-	-	μA
	High Output Current, Pins 3, 38, I_{OH}	$V_{OH} = V_{DD} - 0.8V$	265	-	-	μA
ICM7226A						
Segment Driver: Pins 8-11, 13-16	Low Output Current, I_{OL}	$V_O = +1.5V$	25	35	-	mA
	High Output Current, I_{OH}	$V_O = V_{DD} - 1.0V$	-	100	-	μA

ICM7226A, ICM7226B

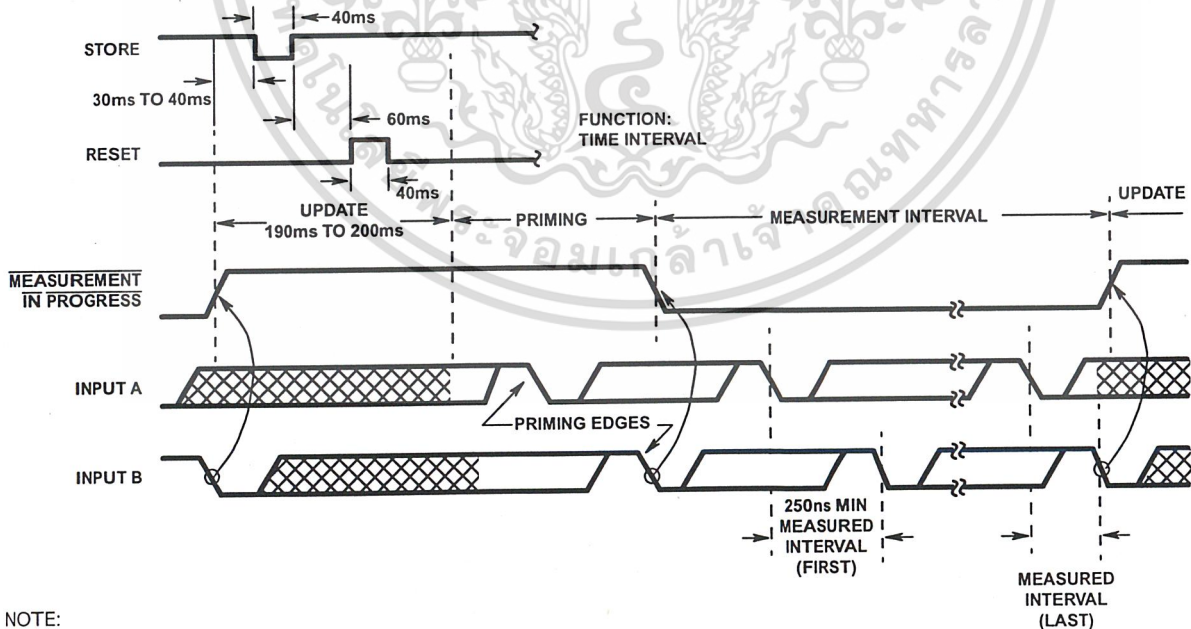
Electrical Specifications $V_{DD} = 5.0V$, $T_A = 25^\circ C$, Unless Otherwise Specified (Continued)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Multiplex Inputs: Pins 1, 4, 20, 21					
Input Low Voltage, V_{IL}		-	-	0.8	V
Input High Voltage, V_{IH}		2.0	-	-	V
Input Resistance to V_{SS} , R_{IN}	$V_{IN} = +1.0V$	50	100	-	$k\Omega$
Digit Driver: Pins 22-24, 26-30					
Low Output Current, I_{OL}	$V_O = +1.0V$	-	-0.3	-	mA
High Output Current, I_{OH}	$V_O = V_{DD} - 2.0V$	150	180	-	mA
ICM7226B					
Segment Driver: Pins 22-24, 26-30					
Leakage Current, I_L	$V_O = V_{SS}$	-	-	10	μA
High Output Current, I_{OH}	$V_O = V_{DD} - 2.0V$	10	15	-	mA
Multiplex Inputs: Pins 1, 4, 20, 21					
Input Low Voltage, V_{IL}		-	-	$V_{DD} - 2.0$	V
Input High Voltage, V_{IH}		$V_{DD} - 0.8$	-	-	V
Input Resistance to V_{SS} , R_{IN}	$V_{IN} = V_{DD} - 1.0V$	100	360	-	$k\Omega$
Digit Driver: Pins 8-11, 13-16					
Low Output Current, I_{OL}	$V_O = +1.0V$	50	75	-	mA
High Output Current, I_{OH}	$V_O = V_{DD} - 2.5V$	-	100	-	μA

NOTES:

- Assumes all leads soldered or welded to PC board and free air flow.
- Typical values are not tested.

Timing Waveform



NOTE:

- If range is set to 1 event, first and last measured interval will coincide.

FIGURE 1. WAVEFORMS FOR TIME INTERVAL MEASUREMENT (OTHERS ARE SIMILAR, BUT WITHOUT PRIMING PHASE)

Typical Performance Curves

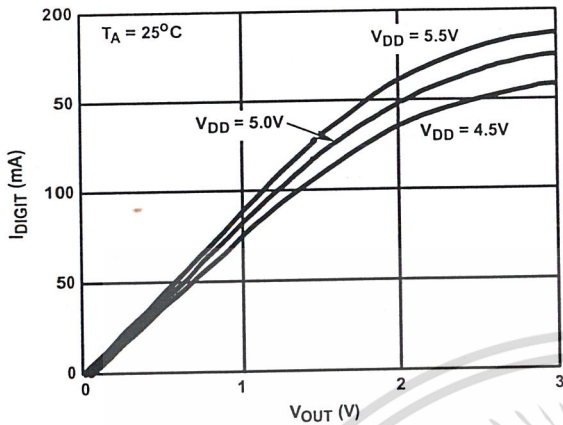


FIGURE 2. ICM7226B TYPICAL I_{DIGIT} vs V_{OUT}

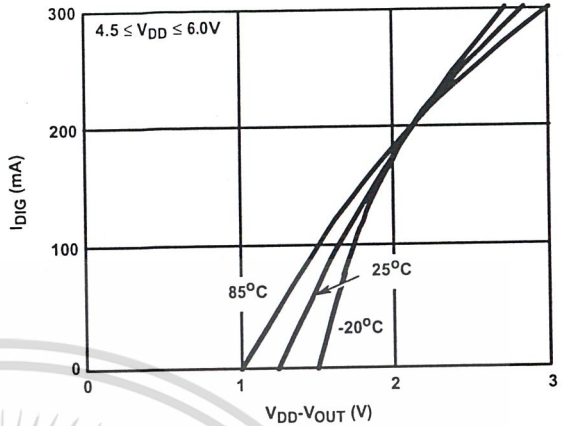


FIGURE 3. ICM7226A TYPICAL I_{DIG} vs $V_{DD}-V_{OUT}$

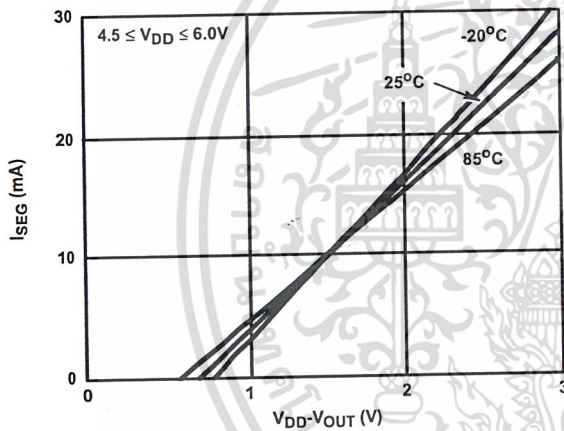


FIGURE 4. ICM7226B TYPICAL I_{SEG} vs $V_{DD}-V_{OUT}$

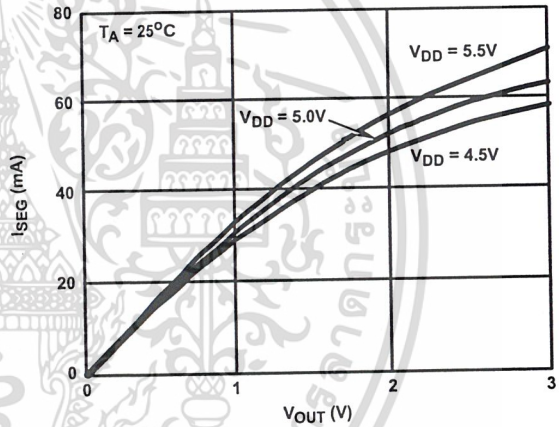


FIGURE 5. ICM7226A TYPICAL I_{SEG} vs V_{OUT}

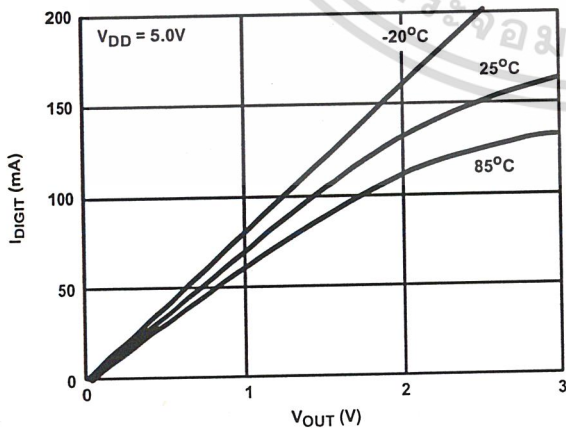


FIGURE 6. ICM7226B TYPICAL I_{DIGIT} vs V_{OUT}

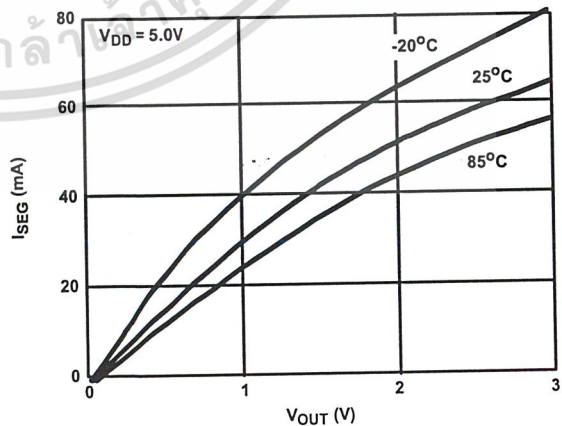


FIGURE 7. ICM7226A TYPICAL I_{SEG} vs V_{OUT}

High Speed Dual Type D Master-Slave Flip-Flop

The MC10231 is a dual master-slave type D flip-flop. Asynchronous Set (S) and Reset (R) override Clock (C) and Clock Enable (C_E) inputs. Each flip-flop may be clocked separately by holding the common clock in the low state and using the enable inputs for the clocking function. If the common clock is to be used to clock the flip-flop, the Clock Enable inputs must be in the low state. In this case, the enable inputs perform the function of controlling the common clock.

The output states of the flip-flop change on the positive transition of the clock. A change in the information present at the data (D) input will not affect the output information at any other time due to master-slave construction.

P_D = 270 mW typ/pkg (No Load)
t_{pd} = 2 ns typ
t_{Tog} = 225 MHz typ
t_r, t_f = 2.0 ns typ (20%–80%)

MC10231



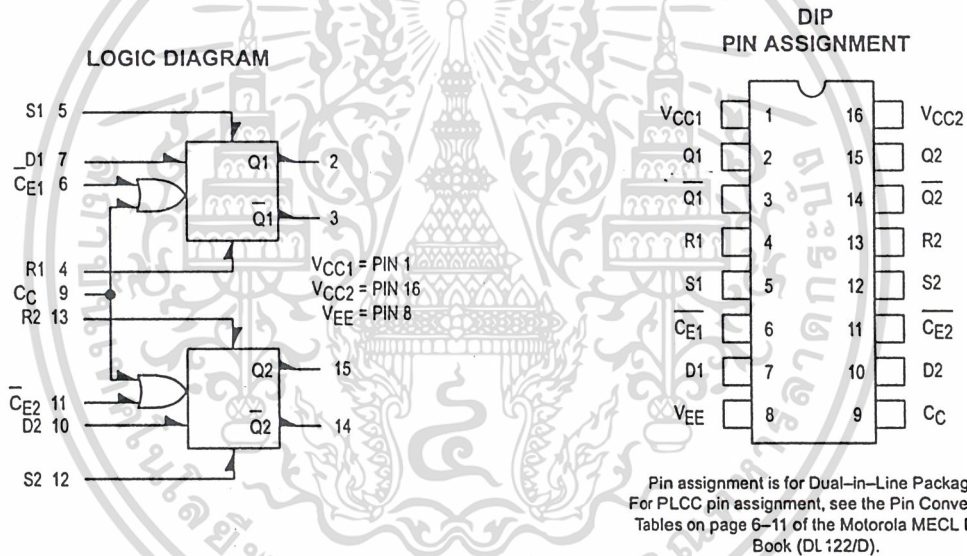
L SUFFIX
CERAMIC PACKAGE
CASE 620-10



P SUFFIX
PLASTIC PACKAGE
CASE 648-08



FN SUFFIX
PLCC
CASE 775-02



CLOCKED TRUTH TABLE

C	D	Q _{n+1}
L	X	Q _n
H	L	L
H	H	H

C = C_E + C_C. A clock H is a clock transition from a low to a high state.

R-S TRUTH TABLE

R	S	Q _{n+1}
L	L	Q _n
L	H	H
H	L	L
H	H	N.D.

N.D. = Not Defined



ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	Pin Under Test	Test Limits						Unit	
			-30°C		+25°C		+85°C			
			Min	Max	Min	Typ	Max	Min		Max
Power Supply Drain Current	I _E	8		72		52	65		72	mAdc
Input Current (Measure with pin under test)	I _{in}	4		650			410		410	μAdc
		5		650			410		410	
		6		350			220		220	
		7		350			220		220	
		9		460			290		290	
	I _{inL}	4, 5* 6, 7, 9*			0.5 0.5					μAdc
Output Voltage Logic 1	V _{OH}	2	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700	Vdc
		2†	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700	
Output Voltage Logic 0	V _{OL}	3	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615	Vdc
		3†	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615	
Threshold Voltage Logic 1	V _{OHA}	2	-1.080		-0.980			-0.910		Vdc
		2†	-1.080		-0.980			-0.910		
Threshold Voltage Logic 0	V _{OLA}	3		-1.655			-1.630		-1.595	Vdc
		3†		-1.655			-1.630		-1.595	
Switching Times (50Ω Load) Clock Input										ns
Propagation Delay	t _{p2+} t _{p2+}	2 2	1.5 1.5	3.4 3.4	1.5 1.5	2.0 2.0	3.3 3.3	1.6 1.6	3.7 3.7	
Rise Time (20 to 80%)	t ₂₊	2	0.9	3.3	1.0	1.3	3.1	1.0	3.6	
Fall Time (20 to 80%)	t ₂₋	2	0.9	3.3	1.0	1.3	3.1	1.0	3.6	
Set Input										ns
Propagation Delay	t ₅₊₂₊ t ₅₊₃₋ t ₁₂₊₁₄₋	2 3 14	1.1 1.1 1.1	3.4 3.4 3.4	1.1 1.1 1.1	2.0 2.0 2.0	3.3 3.3 3.3	1.2 1.2 1.2	3.7 3.7 3.7	
Reset Input										ns
Propagation Delay	t ₄₊₂₋ t ₁₃₊₁₅₋ t ₄₊₃₋ t ₁₃₊₁₄₊	2 15 3 14	1.1 1.1 1.1 1.1	3.4 3.4 3.4 3.4	1.1 1.1 1.1 1.1	2.0 2.0 2.0 2.0	3.3 3.3 3.3 3.3	1.2 1.2 1.2 1.2	3.7 3.7 3.7 3.7	
Setup Time	t _{setup}	7	1.5					1.5		ns
Hold Time	t _{hold}	7	0.9		0.75			0.9		ns
Toggle Frequency (100% duty cycle)										MHz

* Individually test each input; apply V_{Imin} to pin under test.

† Output level to be measured after a clock pulse has been applied to the CE Input (Pin 6)



บริษัท มอเตอร์โรล จำกัด

ศูนย์บริการลูกค้าสัมพันธ์

เลขที่ 3-203

3-203

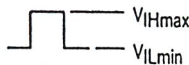
MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued)

			TEST VOLTAGE VALUES (Volts)					(V _{CC}) Gnd
			V _{IHmax}	V _{ILmin}	V _{IHAmin}	V _{ILAmax}	V _{EE}	
@ Test Temperature								
-30°C			-0.890	-1.890	-1.205	-1.500	-5.2	
+25°C			-0.810	-1.850	-1.105	-1.475	-5.2	
+85°C			-0.700	-1.825	-1.035	-1.440	-5.2	
Characteristic	Symbol	Pin Under Test	TEST VOLTAGE APPLIED TO PINS LISTED BELOW					
			V _{IHmax}	V _{ILmin}	V _{IHAmin}	V _{ILAmax}	V _{EE}	
Power Supply Drain Current	I _E	8					8	1, 16
Input Current	I _{inH}	4	4				8	1, 16
		5	5				8	1, 16
		6	6				8	1, 16
		7	7				8	1, 16
		9	9				8	1, 16
	I _{inL}	4, 5* 6, 7, 9*	*	*			8 8	1, 16 1, 16
Output Voltage Logic 1	V _{OH}	2	5				8	1, 16
		2†	7				8	1, 16
Output Voltage Logic 0	V _{OL}	3	5				8	1, 16
		3†	7				8	1, 16
Threshold Voltage Logic 1	V _{OHA}	2		5			8	1, 16
		2†		7	9		8	1, 16
Threshold Voltage Logic 0	V _{OLA}	3		5			8	1, 16
		3†		7	9		8	1, 16
Switching Times (50Ω Load) Clock Input	Propagation Delay		+1.11Vdc		Pulse In	Pulse Out	-3.2 V	+2.0 V
		t _{g+2-}	2		9	2	8	1, 16
Rise Time (20 to 80%)	t ₂₊	2	7		6	2	8	1, 16
		2	7		9	2	8	1, 16
Fall Time (20 to 80%)	t ₂₋	2			9	2	8	1, 16
		2			9	2	8	1, 16
Set Input	Propagation Delay	t ₅₊₂₊	2		5	2	8	1, 16
		t ₁₂₊₁₅₊	15	6	12	15	8	1, 16
		t ₅₊₃₋	3		5	3	8	1, 16
		t ₁₂₊₁₄₋	14	9	12	14	8	1, 16
Reset Input	Propagation Delay	t ₄₊₂₋	2		4	2	8	1, 16
		t ₁₃₊₁₅₋	15	6	13	15	8	1, 16
		t ₄₊₃₋	3		4	3	8	1, 16
		t ₁₃₊₁₄₊	14	9	13	14	8	1, 16
Setup Time	t _{setup}	7		6, 7	2	8	1, 16	
Hold Time	t _{hold}	7		6, 7	2	8	1, 16	
Toggle Frequency (Max)	f _{tog}	2	*	*	6	2	8	1, 16

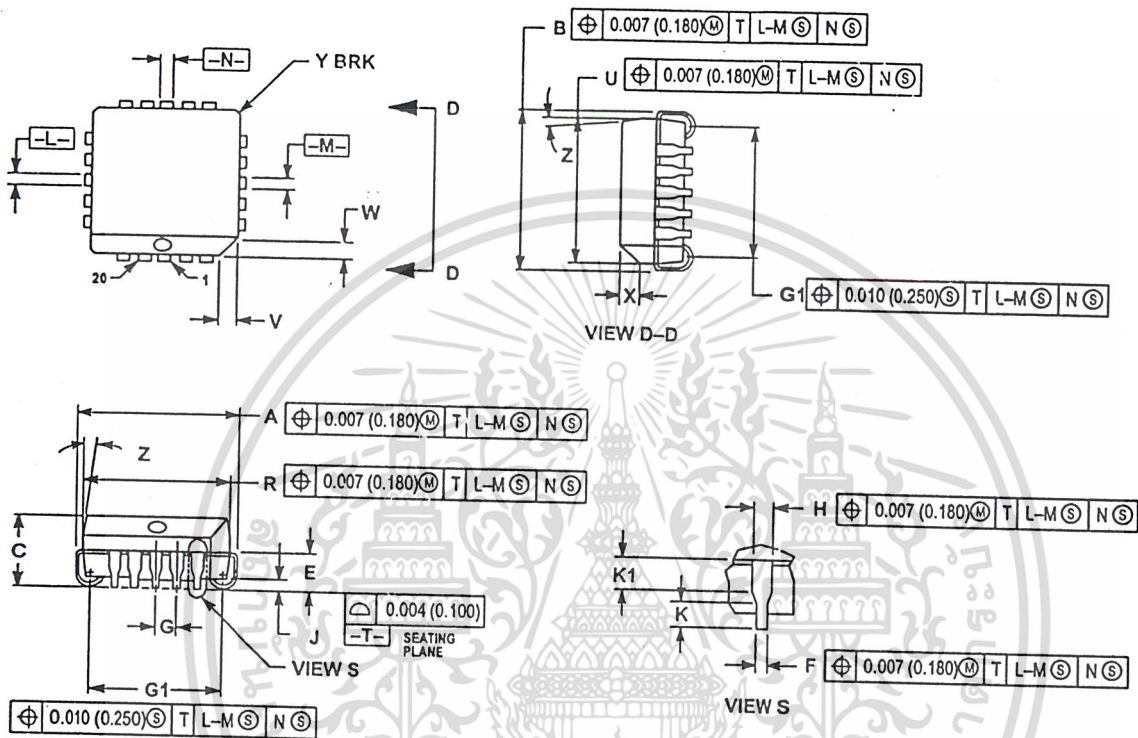
* Individually test each input applying V_{IH} or V_{IL} to input under test.

† Output level to be measured after a clock pulse has been applied to the C_E Input (Pin 6) 

Each MECL 10,000 series circuit has been designed to meet the dc specifications shown in the test table, after thermal equilibrium has been established. The circuit is in a test socket or mounted on a printed circuit board and transverse air flow greater than 500 linear fpm is maintained. Outputs are terminated through a 50-ohm resistor to -2.0 volts. Test procedures are shown for only one gate. The other gates are tested in the same manner.

OUTLINE DIMENSIONS

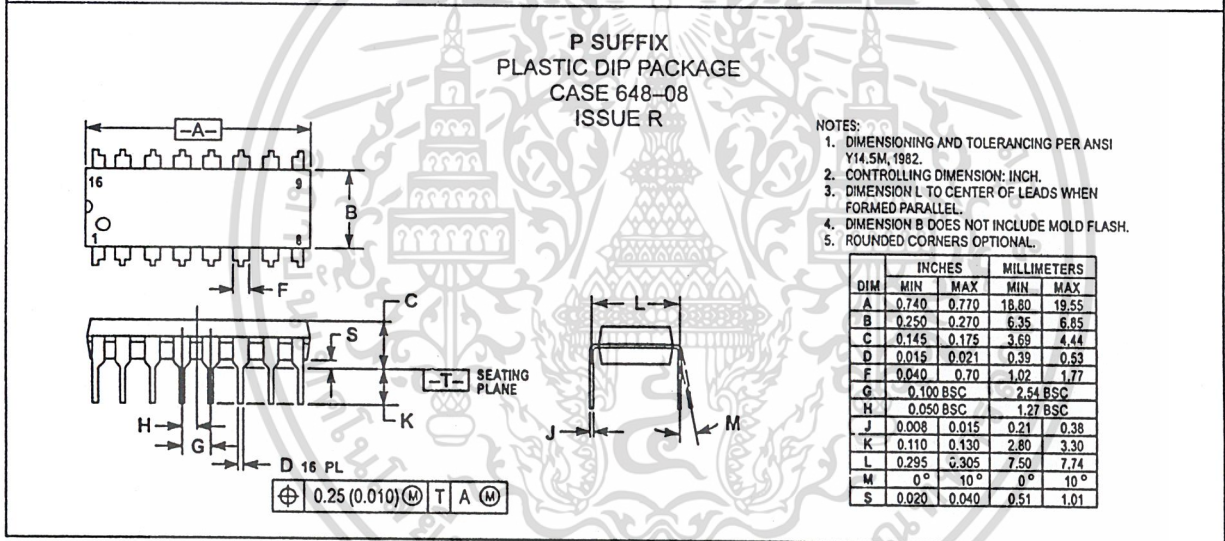
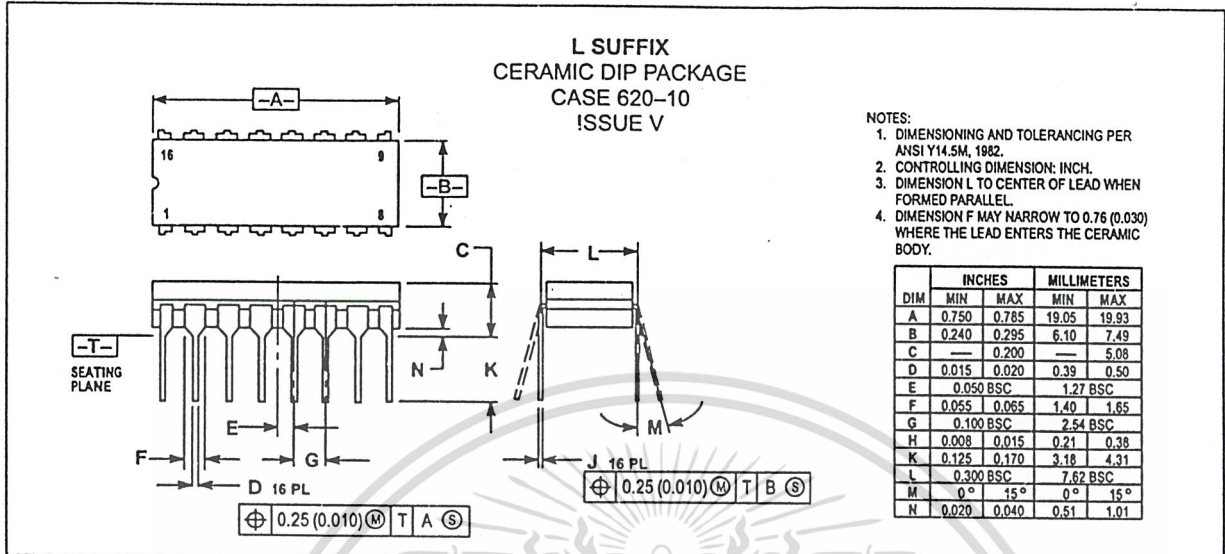
FN SUFFIX
 PLASTIC PLCC PACKAGE
 CASE 775-02
 ISSUE C



- NOTES:
1. DATUMS -L-, -M-, AND -N- DETERMINED WHERE TOP OF LEAD SHOULDER EXITS PLASTIC BODY AT MOLD PARTING LINE.
 2. DIMENSION G1, TRUE POSITION TO BE MEASURED AT DATUM -T-, SEATING PLANE.
 3. DIMENSIONS R AND U DO NOT INCLUDE MOLD FLASH. ALLOWABLE MOLD FLASH IS 0.010 (0.250) PER SIDE.
 4. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 5. CONTROLLING DIMENSION: INCH.
 6. THE PACKAGE TOP MAY BE SMALLER THAN THE PACKAGE BOTTOM BY UP TO 0.012 (0.300). DIMENSIONS R AND U ARE DETERMINED AT THE OUTERMOST EXTREMES OF THE PLASTIC BODY EXCLUSIVE OF MOLD FLASH, TIE BAR BURRS, GATE BURRS AND INTERLEAD FLASH, BUT INCLUDING ANY MISMATCH BETWEEN THE TOP AND BOTTOM OF THE PLASTIC BODY.
 7. DIMENSION H DOES NOT INCLUDE DAMBAR PROTRUSION OR INTRUSION. THE DAMBAR PROTRUSION(S) SHALL NOT CAUSE THE H DIMENSION TO BE GREATER THAN 0.037 (0.940). THE DAMBAR INTRUSION(S) SHALL NOT CAUSE THE H DIMENSION TO BE SMALLER THAN 0.025 (0.635).

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.365	0.395	9.28	10.03
B	0.365	0.395	9.28	10.03
C	0.165	0.180	4.20	4.57
E	0.090	0.110	2.29	2.79
F	0.013	0.019	0.33	0.48
G	0.050 BSC		1.27 BSC	
H	0.026	0.032	0.66	0.81
J	0.020	—	0.51	—
K	0.025	—	0.64	—
R	0.350	0.356	8.89	9.04
U	0.350	0.356	8.89	9.04
V	0.042	0.048	1.07	1.21
W	0.042	0.048	1.07	1.21
X	0.042	0.056	1.07	1.42
Y	—	0.020	—	0.50
Z	2°	10°	2°	10°
G1	0.310	0.330	7.88	8.38
K1	0.040	—	1.02	—

OUTLINE DIMENSIONS



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:
USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado 80217. 303-675-2140 or 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center,
3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 81-3-3521-8315

Mfax™: RMFAX0@email.sps.mct.com – TOUCHTONE 602-244-6609
INTERNET: http://Design-NET.com

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



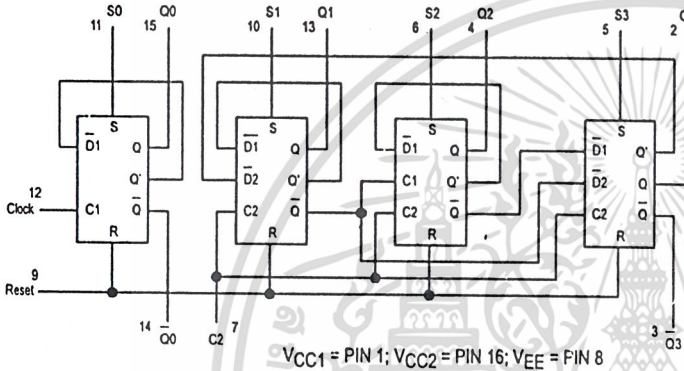
Bi-Quinary Counter

The MC10138 is a four bit counter capable of divide by two, five, or ten functions. It is composed of four set-reset master-slave flip-flops. Clock inputs trigger on the positive going edge of the clock pulse.

Set or reset input override the clock, allowing asynchronous "set" or "clear." Individual set and common reset inputs are provided, as well as complementary outputs for the first and fourth bits.

$P_D = 370 \text{ mW typ/pkg (No Load)}$
 $f_{tog} = 150 \text{ MHz typ}$
 $t_r, t_f = 2.5 \text{ ns typ (20\%–80\%)}$

LOGIC DIAGRAM



COUNTER TRUTH TABLES

BI-QUINARY
(Clock connected to C2
and Q3 connected to C1)

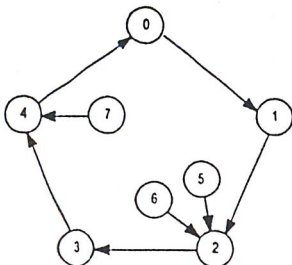
COUNT	Q1	Q2	Q3	Q0
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	L	L	L	H
6	H	L	L	H
7	L	H	L	H
8	H	H	L	H
9	L	L	H	H

BCD
(Clock connected to C1
and Q0 connected to C2)

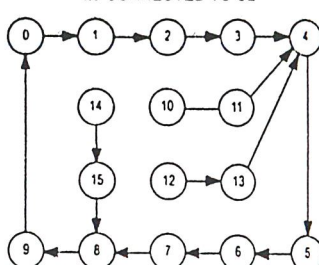
COUNT	Q0	Q1	Q2	Q3
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H

COUNTER STATE DIAGRAM — POSITIVE LOGIC

CLOCK CONNECTED TO C2



Q0 CONNECTED TO C2



MC10138



L SUFFIX
CERAMIC PACKAGE
CASE 620-10

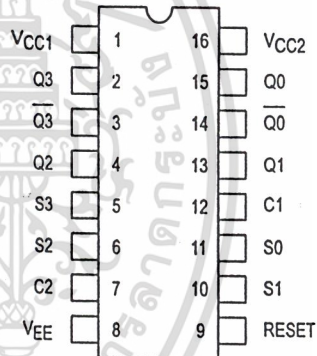


P SUFFIX
PLASTIC PACKAGE
CASE 648-08



FN SUFFIX
PLCC
CASE 775-02

DIP PIN ASSIGNMENT

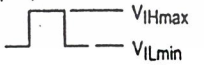
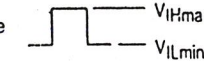


Pin assignment is for Dual-in-Line Package.
For PLCC pin assignment, see the Pin Conversion
Tables on page 6-11 of the Motorola MECL Data
Book (DL122/D).



ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	Pin Under Test	Test Limits						Unit			
			-30°C		+25°C		+85°C					
			Min	Max	Min	Typ	Max	Min		Max		
Power Supply Drain Current	I_E	8		97		70	88		97	mAdc		
Input Current	I_{inH}	12		350			220		220	μ Adc		
		5,6,10,11		390			245		245			
		7		460			290		290			
		9		650			410					
	I_{inL}	All	0.5		0.5			0.3		μ Adc		
Output Voltage Logic 1	V_{OH}	3,14 (3.)	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700	Vdc		
		2,4,13,15 (2.)	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700			
Output Voltage Logic 0	V_{OL}	3,14 (2.)	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615	Vdc		
		2,4,13,15 (3.)	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615			
Threshold Voltage Logic 1	V_{OHA}	2,4,13,15 (2.)	-1.080		-0.980			-0.910		Vdc		
		3,14 (3.)	-1.080		-0.980			-0.910				
		13,15 (2.)	-1.080		-0.980			-0.910				
Threshold Voltage Logic 0	V_{OLA}	2,4,13,15 (3.)		-1.655			-1.630		-1.595	Vdc		
		3,14 (2.)		-1.655			-1.630		-1.595			
		13,15 (3.)		-1.655			-1.630		-1.595			
Switching Times (50Ω Load)										ns		
Propagation Clock Delays	t_{12+15+}	15	1.4	5.0	1.5	3.5	4.8	1.5	5.3			
		14	1.4	5.0	1.5	3.5	4.8	1.5	5.3			
		13	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		4	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		2	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		3	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		15	1.4	5.0	1.5	3.5	4.8	1.5	5.3			
		14	1.4	5.0	1.5	3.5	4.8	1.5	5.3			
		13	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		4	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		2	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		3	1.4	5.2	1.5	3.5	5.0	1.5	5.5			
		Set Delay	t_{11+15+}	15	1.4	5.2	1.5		5.0		1.5	5.5
				14	1.4	5.2	1.5		5.0		1.5	5.5
Reset Delay	t_{9+14+}	14	1.4	5.2	1.5		5.0	1.5	5.5			
		15	1.4	5.2	1.5		5.0	1.5	5.5			
Rise Time (20 to 80%)	t_{14+}	14	1.1	4.7	1.1	2.5	4.5	1.1	5.0			
		15	1.1	4.7	1.1	2.5	4.5	1.1	5.0			
Fall Time (20 to 80%)	t_{14-}	14	1.1	4.7	1.1	2.5	4.5	1.1	5.0			
		15	1.1	4.7	1.1	2.5	4.5	1.1	5.0			
Counting Frequency	f_{count}	2	125		125	150		125		MHz		
		15	125		125	150		125				

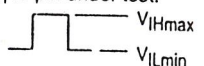
1. Individually test each input; apply V_{ILmin} to pin under test.
2. Set all four flip-flops by applying pulse  to pins 5, 6, 10, and 11 prior to applying test voltage indicated.
3. Reset all four flip-flops by applying pulse  to pin 9 prior to applying test voltage indicated.

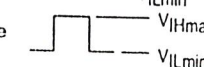
ELECTRICAL CHARACTERISTICS (continued)

NOTE: Each MECL 10,000 series circuit has been designed to meet the dc specifications shown in the test table, after thermal equilibrium has been established. The circuit is in a test socket or mounted on a printed circuit board and transverse air flow greater than 500 linear fpm is maintained. Outputs are terminated through a 50-ohm resistor to -2.0 volts. Test procedures are shown for only one gate. The other gates are tested in the same manner.

Characteristic	Symbol	Pin Under Test	TEST VOLTAGE VALUES (Volts)					(V _{CC}) Gnd
			V _{IHmax}	V _{ILmin}	V _{IHAmin}	V _{ILAmax}	V _{EE}	
			@ Test Temperature					
			-0.890	-1.890	-1.205	-1.500	-5.2	
			-0.810	-1.850	-1.105	-1.475	-5.2	
			-0.700	-1.825	-1.035	-1.440	-5.2	
			TEST VOLTAGE APPLIED TO PINS LISTED BELOW					
			V _{IHmax}	V _{ILmin}	V _{IHAmin}	V _{ILAmax}	V _{EE}	
Power Supply Drain Current	I _E	8	9				8	1, 16
Input Current	I _{inH}	12	12				8	1, 16
		5,6,10,11	5,6,10,11				8	1, 16
		7	7				8	1, 16
		9	9				8	1, 16
	I _{inL}	All		Note 1.			8	1, 16
Output Voltage	Logic 1	V _{OH}	3,14 (3.) 2,4,13,15 (2.)	9 5,6,10,11			8 8	1, 16 1, 16
Output Voltage	Logic 0	V _{OL}	3,14 (2.) 2,4,13,15 (3.)	5,6,10,11 9			8 8	1, 16 1, 16
Threshold Voltage	Logic 1	V _{OHA}	2,4,13,15 (2.) 3,14 (3.) 13,15 (2.)		5,6,10,11 9 7,12		8 8 8	1, 16 1, 16 1, 16
Threshold Voltage	Logic 0	V _{OLA}	2,4,13,15 (3.) 3,14 (2.) 13,15 (3.)			5,6,10,11 9 7,12	8 8 8	1, 16 1, 16 1, 16
Switching Times (50Ω Load)								
Propagation Delay	Clock Delays				Pulse In	Pulse Out	-3.2 V	+2.0 V
		t ₁₂₊₁₅₊	15		12	15	8	1, 16
		t ₁₂₊₁₄₊	14		12	14	8	1, 16
		t ₇₊₁₃₊	13		7	13	8	1, 16
		t ₇₊₄₊	4		7	4	8	1, 16
		t ₇₊₂₊	2		7	2	8	1, 16
		t ₇₊₃₊	3		7	3	8	1, 16
		t ₁₂₊₁₅₋	15		12	15	8	1, 16
		t ₁₂₊₁₄₋	14		12	14	8	1, 16
		t ₇₊₁₃₋	13		7	13	8	1, 16
		t ₇₊₄₋	4		7	4	8	1, 16
		t ₇₊₂₋	2		7	2	8	1, 16
		t ₇₊₃₋	3		7	3	8	1, 16
		Set Delay	t ₁₁₊₁₅₊	15		11	15	8
t ₁₁₊₁₄₋	14			11	14	8	1, 16	
Reset Delay	t ₉₊₁₄₊	14		9	14	8	1, 16	
	t ₉₊₁₅₋	15		9	15	8	1, 16	
Rise Time (20 to 80%)	t ₁₄₊	14		11	14	8	1, 16	
	t ₁₅₊	15		11	15	8	1, 16	
Fall Time (20 to 80%)	t ₁₄₋	14		9	14	8	1, 16	
	t ₁₅₋	15		9	15	8	1, 16	
Counting Frequency	f _{count}	2		7	2	8	1, 16	
		15		12	15	8	1, 16	

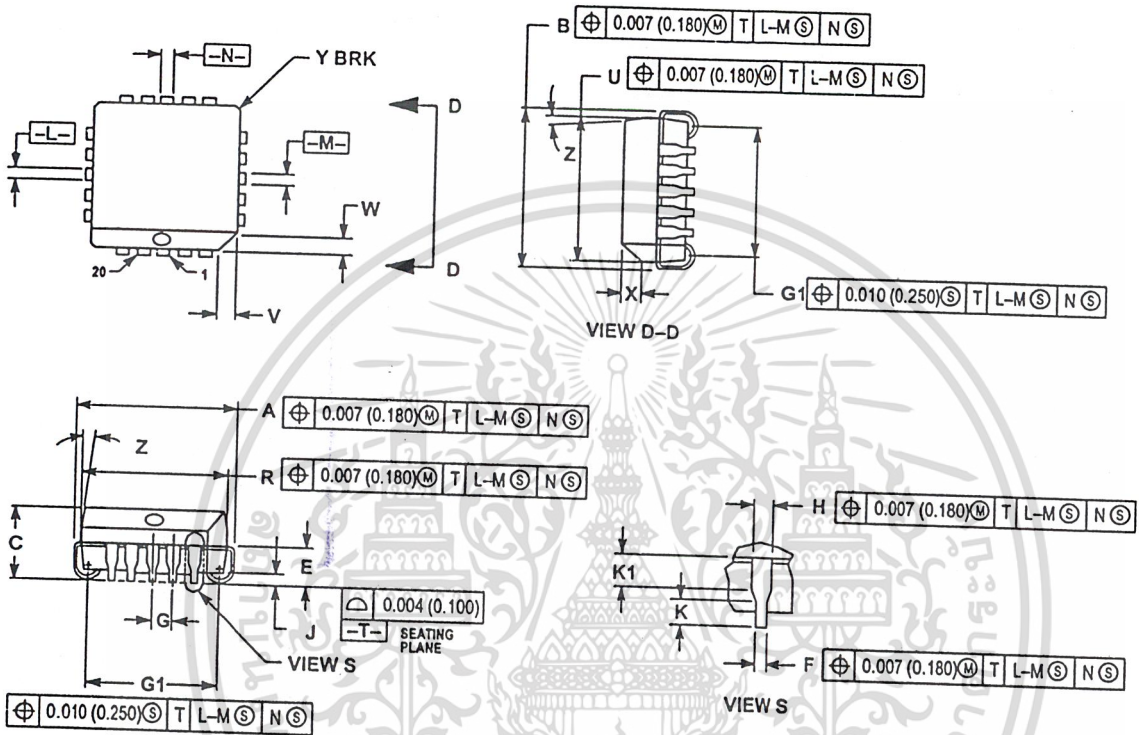
1. Individually test each input; apply V_{ILmin} to pin under test.

2. Set all four flip-flops by applying pulse  to pins 5, 6, 10, and 11 prior to applying test voltage indicated.

3. Reset all four flip-flops by applying pulse  to pin 9 prior to applying test voltage indicated.

OUTLINE DIMENSIONS

FN SUFFIX
 PLASTIC PLCC PACKAGE
 CASE 775-02
 ISSUE C

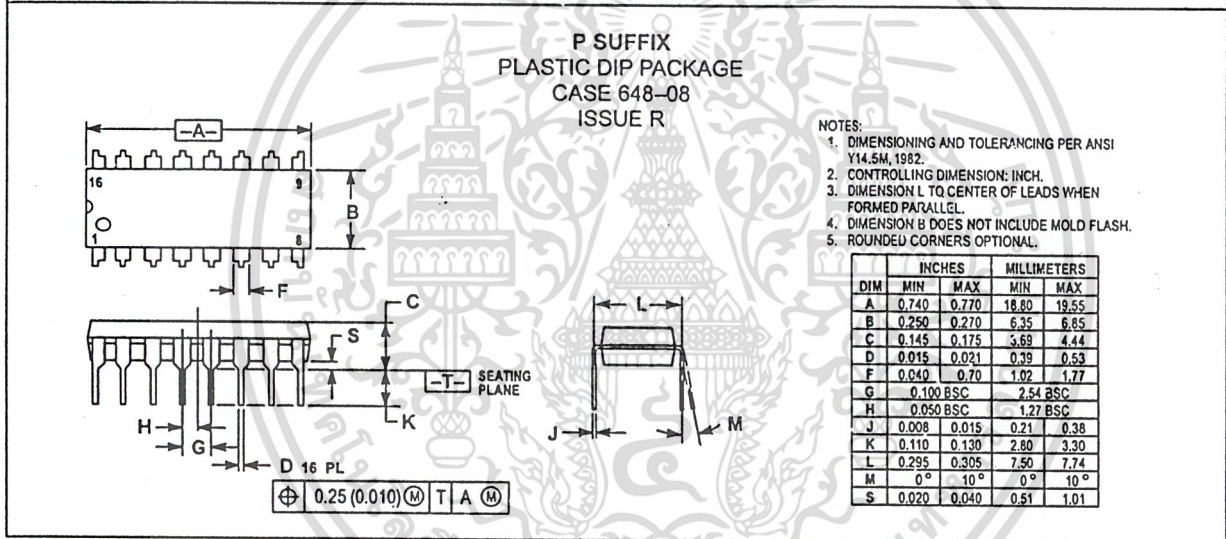
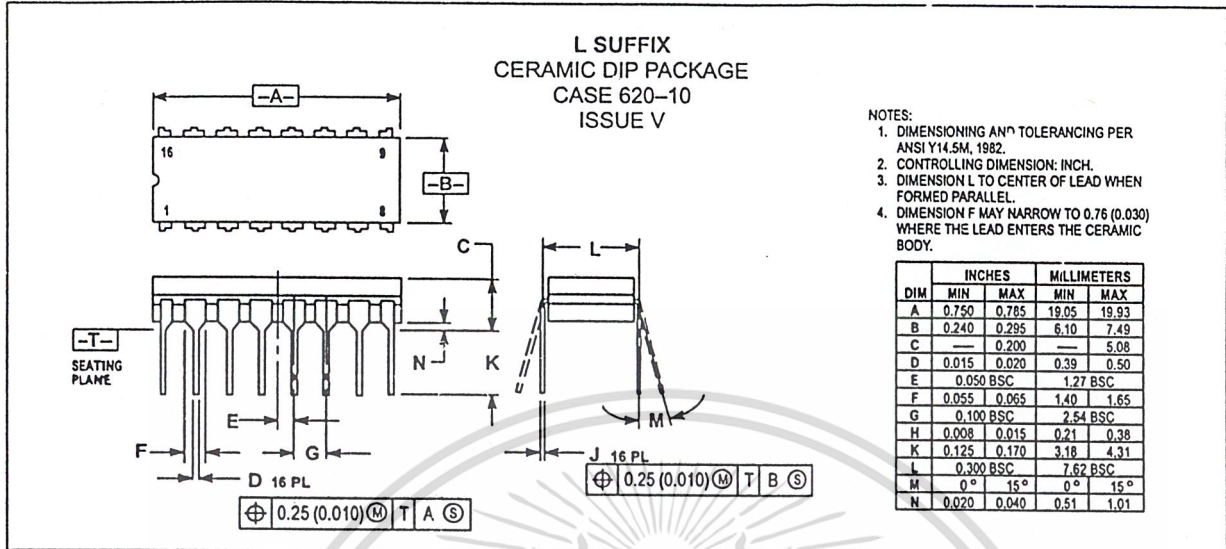


NOTES:

- DATUMS -L-, -M-, AND -N- DETERMINED WHERE TOP OF LEAD SHOULDER EXITS PLASTIC BODY AT MOLD PARTING LINE.
- DIMENSION G1, TRUE POSITION TO BE MEASURED AT DATUM -T-, SEATING PLANE.
- DIMENSIONS R AND U DO NOT INCLUDE MOLD FLASH. ALLOWABLE MOLD FLASH IS 0.010 (0.250) PER SIDE.
- DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
- CONTROLLING DIMENSION: INCH.
- THE PACKAGE TOP MAY BE SMALLER THAN THE PACKAGE BOTTOM BY UP TO 0.012 (0.300). DIMENSIONS R AND U ARE DETERMINED AT THE OUTERMOST EXTREMES OF THE PLASTIC BODY EXCLUSIVE OF MOLD FLASH, THE BAR BURRS, GATE BURRS AND INTERLEAD FLASH, BUT INCLUDING ANY MISMATCH BETWEEN THE TOP AND BOTTOM OF THE PLASTIC BODY.
- DIMENSION H DOES NOT INCLUDE DAMBAR PROTRUSION OR INTRUSION. THE DAMBAR PROTRUSION(S) SHALL NOT CAUSE THE H DIMENSION TO BE GREATER THAN 0.037 (0.940). THE DAMBAR INTRUSION(S) SHALL NOT CAUSE THE H DIMENSION TO BE SMALLER THAN 0.025 (0.635).

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.385	0.395	9.78	10.03
B	0.385	0.395	9.78	10.03
C	0.165	0.180	4.20	4.57
E	0.090	0.110	2.29	2.79
F	0.013	0.019	0.33	0.48
G	0.050 BSC		1.27 BSC	
H	0.026	0.032	0.66	0.81
J	0.020	—	0.51	—
K	0.025	—	0.64	—
R	0.350	0.356	8.89	9.04
U	0.350	0.356	8.89	9.04
W	0.042	0.048	1.07	1.21
X	0.042	0.056	1.07	1.42
Y	—	0.020	—	0.50
Z	2°	10°	2°	10°
G1	0.310	0.330	7.88	8.38
K1	0.040	—	1.02	—

OUTLINE DIMENSIONS



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution; P.O. Box 5405, Denver, Colorado 80217, 303-675-2140 or 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 81-3-3521-8315

Mfax™: RMFAX0@email.sps.mot.com – TOUCHTONE 602-244-6609
INTERNET: http://Design-NET.com

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park, 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Triple Line Receiver

The MC10H116 is a functional/pinout duplication of the MC10116, with 100% improvement in propagation delay and no increase in power—supply current.

- Propagation Delay, 1.0 ns Typical
- Power Dissipation 85 mW Typ/Pkg (same as MECL 10K)
- Improved Noise Margin 150 mV (Over Operating Voltage and Temperature Range)
- Voltage Compensated
- MECL 10K-Compatible

MAXIMUM RATINGS

Characteristic	Symbol	Rating	Unit
Power Supply ($V_{CC} = 0$)	V_{EE}	-8.0 to 0	Vdc
Input Voltage ($V_{CC} = 0$)	V_I	0 to V_{EE}	Vdc
Output Current — Continuous	I_{out}	50	mA
— Surge		100	
Operating Temperature Range	T_A	0 to +75	°C
Storage Temperature Range — Plastic	T_{stg}	-55 to +150	°C
— Ceramic		-55 to +165	°C

ELECTRICAL CHARACTERISTICS ($V_{EE} = -5.2 \text{ V} \pm 5\%$) (2)

Characteristic	Symbol	0°		25°		75°		Unit
		Min	Max	Min	Max	Min	Max	
Power Supply Current	I_E	—	23	—	21	—	23	mA
Input Current High	I_{inH}	—	150	—	95	—	95	μA
Input Leakage Current	I_{CBO}	—	1.5	—	1.0	—	1.0	μA
Reference Voltage	V_{BB}	-1.38	-1.27	-1.35	-1.25	-1.31	-1.19	Vdc
High Output Voltage	V_{OH}	-1.02	-0.84	-0.98	-0.81	-0.92	-0.735	Vdc
Low Output Voltage	V_{OL}	-1.95	-1.63	-1.95	-1.63	-1.95	-1.60	Vdc
High Input Voltage (1)	V_{IH}	-1.17	-0.84	-1.13	-0.61	-1.07	-0.735	Vdc
Low Input Voltage (1)	V_{IL}	-1.95	-1.48	-1.95	-1.48	-1.95	-1.45	Vdc
Common Mode Range (3)	V_{CMR}	—	—	-2.85 to -0.8		—	—	Vdc
Input Sensitivity (4)	V_{PP}	—	—	150 typ		—	—	mV _{PP}

AC PARAMETERS

Parameter	Symbol	0.4	1.3	0.4	1.3	0.45	1.45	ns
Propagation Delay	t_{pd}							
Rise Time	t_r	0.5	1.5	0.5	1.6	0.5	1.7	ns
Fall Time	t_f	0.5	1.5	0.5	1.6	0.5	1.7	ns

NOTES:

1. When V_{BB} is used as the reference voltage.
2. Each MECL 10H series circuit has been designed to meet the specifications shown in the test table, after thermal equilibrium has been established. The circuit is in a test socket or mounted on a printed circuit board and transverse air flow greater than 500 linear fpm is maintained. Outputs are terminated through a 50-ohm resistor to -2.0 volts.
3. Differential input not to exceed 1.0 Vdc.
4. 150 mV_{PP} differential input required to obtain full logic swing on output.

MC10H116



L SUFFIX
CERAMIC PACKAGE
CASE 620-10



P SUFFIX
PLASTIC PACKAGE
CASE 648-08

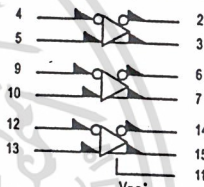


D SUFFIX
PLASTIC SOIC
CASE 751B-05



FN SUFFIX
PLCC
CASE 775-02

LOGIC DIAGRAM



$V_{CC1} = \text{Pin 1}$
 $V_{CC2} = \text{Pin 16}$
 $V_{EE} = \text{Pin 8}$

When input pin with bubble goes positive its respective output pin with bubble goes positive.

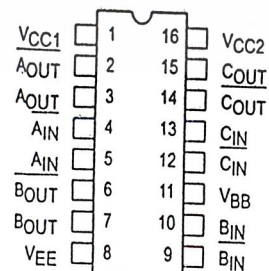
V_{BB} to be used to supply bias to the MC10H116 only and bypassed (when used) with 0.01 μF to 0.1 μF capacitor to ground (0 V). V_{BB} can source < 1.0 mA. The MC10H116 is designed to be used in sensing differential signals over long lines. The bias supply (V_{BB}) is made available to make the device useful as a Schmitt trigger, or in other applications where a stable reference voltage is necessary.

Active current sources provide these receivers with excellent common-mode noise rejection. If any amplifier in a package is not used, one input of that amplifier must be connected to V_{BB} to prevent unbalancing the current-source bias network.

The MC10H116 does not have internal-input pull-down resistors. This provides high impedance to the amplifier input and facilitates differential connections.

- Applications:
- Low Level Receiver
 - Schmitt Trigger
 - Voltage Level Interface

DIP PIN ASSIGNMENT

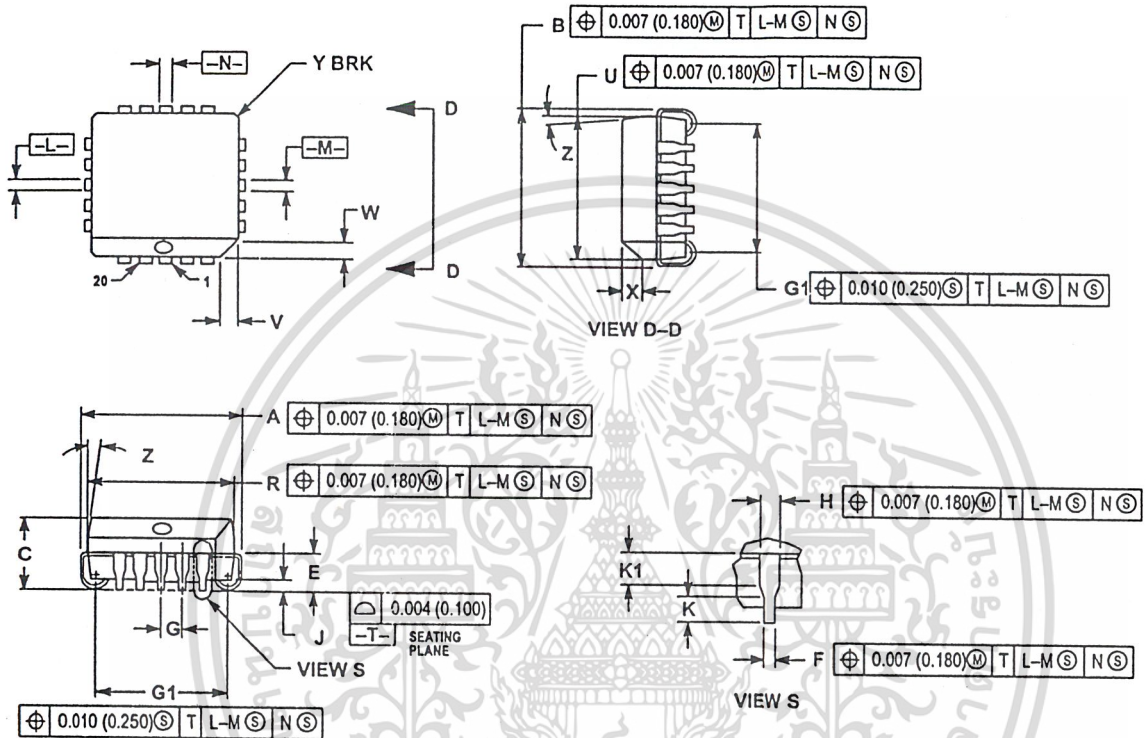


Pin assignment is for Dual-in-Line Package. For PLCC pin assignment, see the Pin Conversion Tables on page 6-11 of the Motorola MECL Data Book (DL122/D).



OUTLINE DIMENSIONS

FN SUFFIX
PLASTIC PLCC PACKAGE
CASE 775-02
ISSUE C



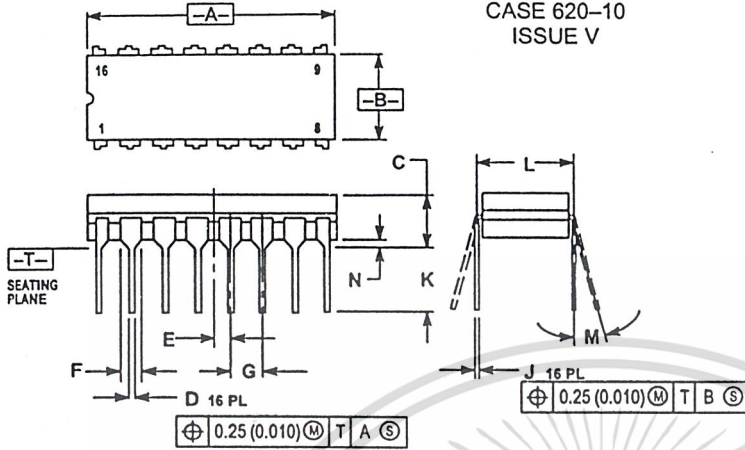
NOTES:

- DATUMS -L-, -H-, AND -N- DETERMINED WHERE TOP OF LEAD SHOULDER EXITS PLASTIC BODY AT MOLD PARTING LINE.
- DIMENSION G1, TRUE POSITION TO BE MEASURED AT DATUM -T-, SEATING PLANE.
- DIMENSIONS R AND U DO NOT INCLUDE MOLD FLASH. ALLOWABLE MOLD FLASH IS 0.010 (0.250) PER SIDE.
- DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
- CONTROLLING DIMENSION: INCH.
- THE PACKAGE TOP MAY BE SMALLER THAN THE PACKAGE BOTTOM BY UP TO 0.012 (0.300). DIMENSIONS R AND U ARE DETERMINED AT THE OUTERMOST EXTREMES OF THE PLASTIC BODY EXCLUSIVE OF MOLD FLASH, THE BAR BURRS, GATE BURRS AND INTERLEAD FLASH, BUT INCLUDING ANY MISMATCH BETWEEN THE TOP AND BOTTOM OF THE PLASTIC BODY.
- DIMENSION H DOES NOT INCLUDE DAMBAR PROTRUSION OR INTRUSION. THE DAMBAR PROTRUSION(S) SHALL NOT CAUSE THE H DIMENSION TO BE GREATER THAN 0.037 (0.940) THE DAMBAR INTRUSION(S) SHALL NOT CAUSE THE H DIMENSION TO BE SMALLER THAN 0.025 (0.635).

DIM.	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.385	0.395	9.78	10.03
B	0.385	0.395	9.78	10.03
C	0.165	0.180	4.20	4.57
E	0.090	0.110	2.29	2.79
F	0.013	0.019	0.33	0.48
G	0.050 BSC		1.27 BSC	
H	0.026	0.032	0.66	0.81
J	0.020	—	0.51	—
K	0.025	—	0.64	—
R	0.350	0.356	8.89	9.04
U	0.350	0.356	8.89	9.04
V	0.042	0.046	1.07	1.21
W	0.042	0.048	1.07	1.21
X	0.042	0.056	1.07	1.42
Y	—	0.020	—	0.50
Z	2° 10°		2° 10°	
G1	0.310	0.330	7.88	8.38
K1	0.040	—	1.02	—

OUTLINE DIMENSIONS

L SUFFIX
CERAMIC DIP PACKAGE
CASE 620-10
ISSUE V

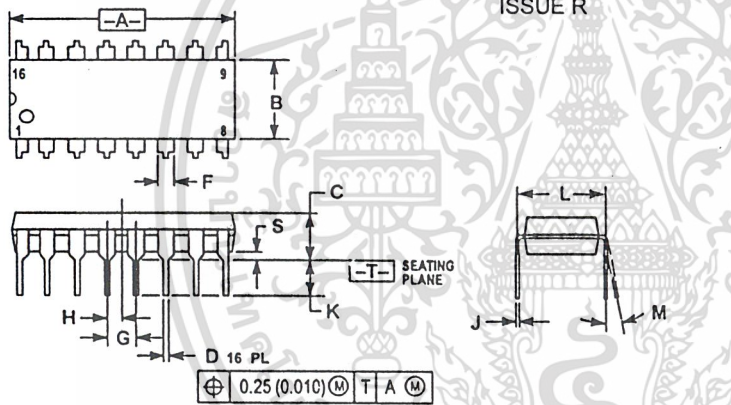


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
4. DIMENSION F MAY NARROW TO 0.76 (0.030) WHERE THE LEAD ENTERS THE CERAMIC BODY.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.750	0.785	19.05	19.93
B	0.240	0.295	6.10	7.49
C	—	0.200	—	5.08
D	0.015	0.020	0.39	0.50
E	—	0.050 BSC	—	1.27 BSC
F	0.055	0.065	1.40	1.65
G	—	0.100 BSC	—	2.54 BSC
H	0.008	0.015	0.21	0.38
K	0.125	0.170	3.18	4.31
L	—	0.300 BSC	—	7.62 BSC
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

P SUFFIX
PLASTIC DIP PACKAGE
CASE 648-08
ISSUE R



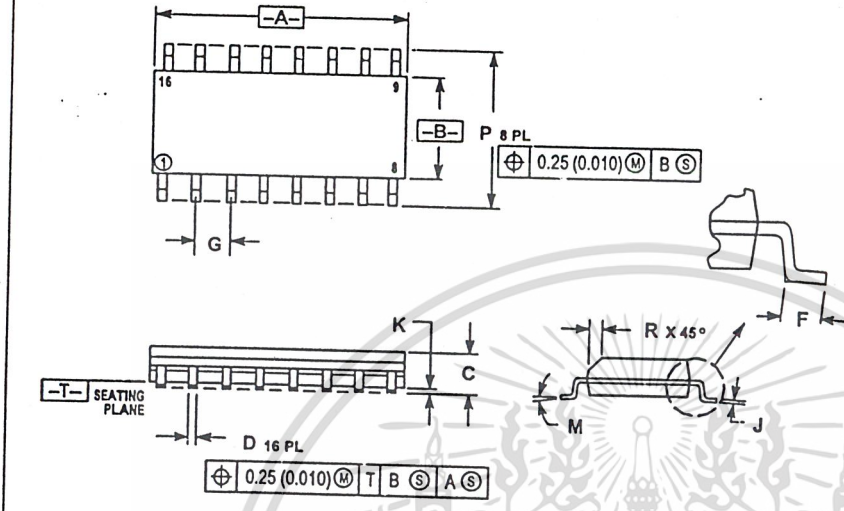
NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	—	0.100 BSC	—	2.54 BSC
H	—	0.050 BSC	—	1.27 BSC
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

OUTLINE DIMENSIONS

D SUFFIX
PLASTIC SOIC PACKAGE
CASE 751B-05
ISSUE J



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: MILLIMETER.
 3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
 5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.18	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:
USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-5454
MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE 602-244-6609
INTERNET: http://Design-NET.com

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center,
3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้เชิงพาณิชย์ การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Quad MECL to TTL Translator

The MC10125 is a quad translator for interfacing data and control signals between the MECL section and saturated logic sections of digital systems. The MC10125 incorporates differential inputs and Schottky TTL "totem pole" outputs. Differential inputs allow for use as an inverting/non-inverting translator or as a differential line receiver. The V_{BB} reference voltage is available on pin 1 for use in single-ended input biasing. The outputs of the MC10125 go to a low logic level whenever the inputs are left floating.

Power supply requirements are ground, +5.0 Volts and -5.2 Volts. Propagation delay of the MC10125 is typically 4.5 ns. The MC10125 has fanout of 10 TTL loads. The dc levels are MECL 10,000 in and Schottky TTL, or TTL out. This device has an input common mode noise rejection of ± 1.0 Volt.

An advantage of this device is that MECL level information can be received, via balanced twisted pair lines, in the TTL equipment. This isolates the MECL logic from the noisy TTL environment. This device is useful in computers, instrumentation, peripheral controllers, test equipment and digital communications systems.

MC10125



L SUFFIX
CERAMIC PACKAGE
CASE 620-10

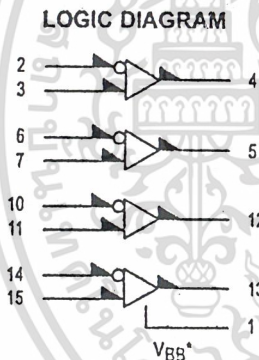


P SUFFIX
PLASTIC PACKAGE
CASE 648-08



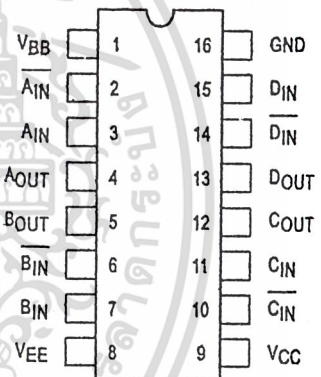
FN SUFFIX
PLCC
CASE 775-02

$P_D = 380$ mW typ/pkg (No Load)
 $t_{pd} = 4.5$ ns typ (50% to + 1.5 Vdc out)
 $t_r, t_f = 2.5$ ns typ (1.0 V to 2.0 V)



Gnd = PIN 16
 V_{CC} (+5.0Vdc) = PIN 9
 V_{EE} (-5.2Vdc) = PIN 8

DIP PIN ASSIGNMENT



Pin assignment is for Dual-in-Line Package.
For PLCC pin assignment, see the Pin Conversion
Tables on page 6-11 of the Motorola MECL Data
Book (DL122/D).

* V_{BB} to be used to supply bias to the MC10125 only and bypassed (when used) with 0.01 μ F to 0.1 μ F capacitor to ground (0 V). V_{BB} can source < 1.0 mA.

When the input pin with the bubble goes positive, the output goes negative.



ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	Pin Under Test	Test Limits							Unit	
			-30°C		+25°C			+85°C			
			Min	Max	Min	Typ	Max	Min	Max		
Negative Power Supply Drain Current	I _E	8		-44				-40		-44	mAdc
Positive Power Supply Drain Current	I _{CCH}	9		52				52		52	mAdc
	I _{CCL}	9		39				39		39	mAdc
Input Current	I _{inH} ¹	2		180				115		115	μAdc
Input Leakage Current	I _{CBO}	2		1.5				1.0		1.0	μAdc
High Output Voltage	V _{OH}	4	2.5		2.5				2.5		Vdc
Low Output Voltage	V _{OL}	4		0.5				0.5		0.5	Vdc
High Threshold Voltage	V _{OHA}	4	2.5		2.5				2.5		Vdc
Low Threshold Voltage	V _{OLA}	4		0.5				0.5		0.5	Vdc
Indeterminate Input Protection Tests	V _{OLS1}	4		0.5				0.5		0.5	Vdc
	V _{OLS2}	4		0.5				0.5		0.5	Vdc
Short Circuit Current	I _{OS}	4	40	100	40			100	40	100	mAdc
Reference Voltage	V _{BB}	1	-1.420	-1.280	-1.350			-1.230	-1.295	-1.150	Vdc
Common Mode Rejection Tests	V _{OH}	4	2.5		2.5				2.5		Vdc
		4	2.5		2.5				2.5		Vdc
	V _{OL}	4		0.5				0.5		0.5	Vdc
		4		0.5				0.5		0.5	Vdc
Switching Times (50Ω Load)											ns
Propagation Delay (50% to +1.5Vdc)	t ₆₊₅₋	5	1.0	6.0	1.0	4.5	6.0	1.0	6.0	6.0	
	t ₆₋₅₊	5	1.0	6.0	1.0	4.5	6.0	1.0	6.0	6.0	
	t ₂₊₄₋	4	1.0	6.0	1.0	4.5	6.0	1.0	6.0	6.0	
	t ₂₋₄₊	4	1.0	6.0	1.0	4.5	6.0	1.0	6.0	6.0	
Rise Time (+1.0V to 2.0V)	t ₄₊	4		3.3				3.3		3.3	
Fall Time (+1.0V to 2.0V)	t ₄₋	4		3.3				3.3		3.3	

1. Individually test each output, apply V_{IHmax} to pin under test.

ELECTRICAL CHARACTERISTICS (continued)

@ Test Temperature			TEST VOLTAGE VALUES (Volts)						Gnd	Output Condition
			V _{IHmax}	V _{ILmin}	V _{IHAmin}	V _{ILAmax}	V _{IHH}	V _{ILH}		
-30°C			-0.890	-1.890	-1.205	-1.500	+0.110	-0.890		
+25°C			-0.810	-1.850	-1.105	-1.475	+0.190	-0.850		
+85°C			-0.700	-1.825	-1.035	-1.440	+0.300	-0.825		
Characteristic	Symbol	Pin Under Test	TEST VOLTAGE APPLIED TO PINS LISTED BELOW						Gnd	Output Condition
			V _{IHmax}	V _{ILmin}	V _{IHAmin}	V _{ILAmax}	V _{IHH}	V _{ILH}		
Negative Power Supply Drain Current	I _E	8							16	
Positive Power Supply Drain Current	I _{CCH}	9	2,6,10,14						16	
	I _{CCL}	9		2,6,10,14					16	
Input Current	I _{inH} ¹	2	2,6,10,14						16	
Input Leakage Current	I _{CBO}	2							16	
High Output Voltage	V _{OH}	4		2,6,10,14					16	-2.0mA
Low Output Voltage	V _{OL}	4	2,6,10,14						16	-2.0mA
High Threshold Voltage	V _{OHA}	4		6,10,14		2			16	20mA
Low Threshold Voltage	V _{OLA}	4	6,10,14		2				16	-2.0mA
Indeterminate Input Protection Tests	V _{OLS1}	4							16	20mA
	V _{OLS2}	4							16	20mA
Short Circuit Current	I _{OS}	4		2,6,10,14					16	20mA
Reference Voltage	V _B	1		2,6,10,14					4, 16	
Common Mode Rejection Tests	V _{OH}	4					3	2	16	-2.0mA
		4							16	-2.0mA
	V _{OL}	4					2	3	16	20mA
		4							16	20mA
Switching Times (50Ω Load)			Pulse In	Pulse Out	C _L (pF)					
Propagation Delay (50% to +1.5Vdc)	t ₆₊₅₋	5	6	5	25				16	
	t ₆₋₅₊	5	6	5	25				16	
	t ₂₊₄₋	4	2	4	25				16	
	t ₂₋₄₊	4	2	4	25				16	
Rise Time (+1.0V to 2.0V)	t ₄₊	4	2	4	25				16	
Fall Time (+1.0V to 2.0V)	t ₄₋	4	2	4	25				16	

1. Individually test each output, apply V_{IHmax} to pin under test.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

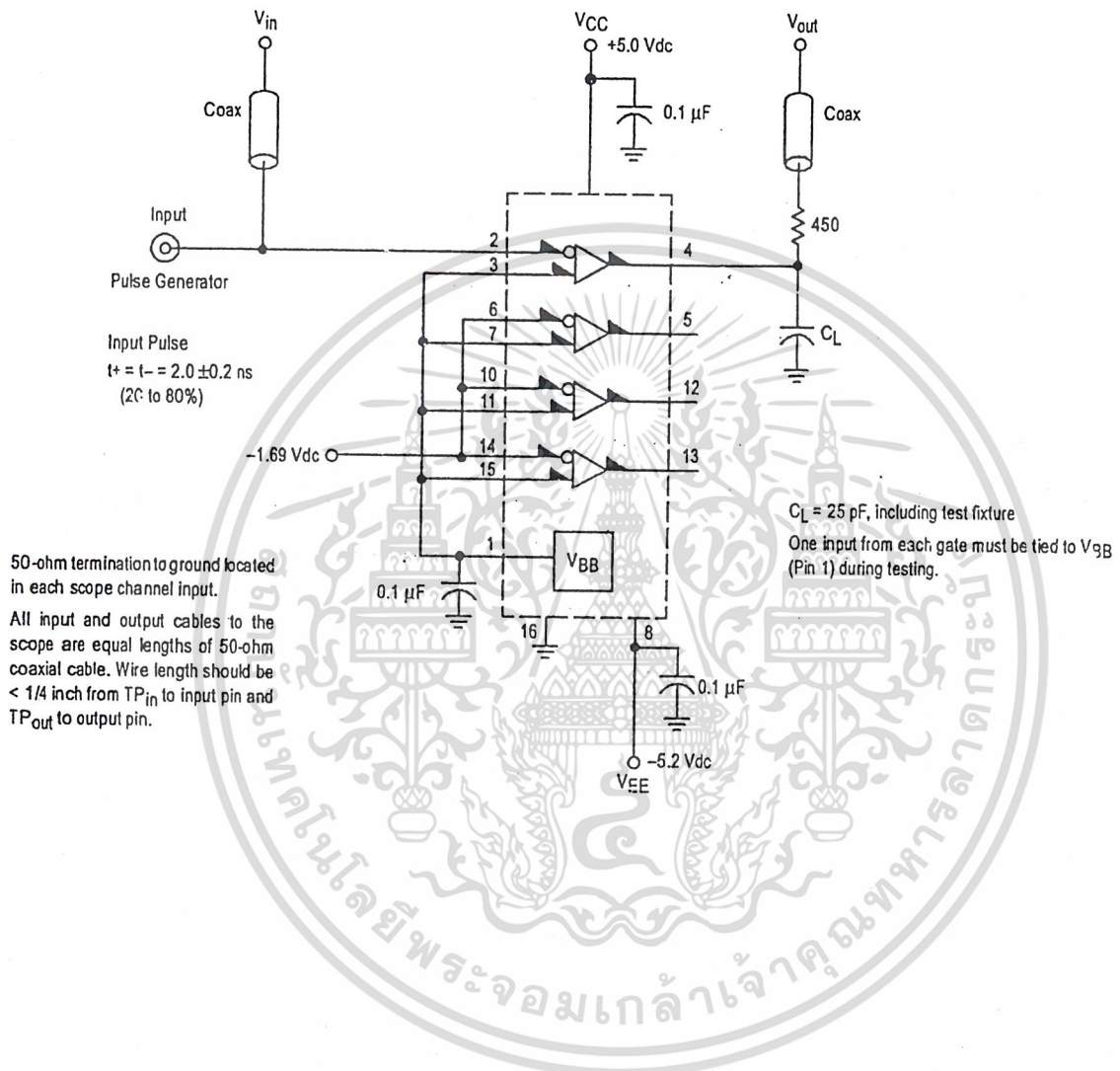
ELECTRICAL CHARACTERISTICS (continued)

			TEST VOLTAGE VALUES (Volts)					Gnd	Output Condition	
			V _{IHH}	V _{ILH}	V _B	V _{CC}	V _{EE}			
@ Test Temperature										
			-30°C	-1.890	-2.890	From Pin 1	+5.0	-5.2		
			+25°C	-1.810	-2.850		+5.0	-5.2		
			+85°C	-1.700	-2.825		+5.0	-5.2		
Characteristic	Symbol	Pin Under Test	TEST VOLTAGE APPLIED TO PINS LISTED BELOW					Gnd	Output Condition	
			V _{IHH}	V _{ILH}	V _B	V _{CC}	V _{EE}			
Negative Power Supply Drain Current	I _E	8			3,7,11,15	9	8	16		
Positive Power Supply Drain Current	I _{CCH}	9			3,7,11,15	9	8	16		
	I _{CCL}	9			3,7,11,15	9	8	16		
Input Current	I _{inH} ¹	2			3,7,11,15	9	8	16		
Input Leakage Current	I _{CBO}	2			3,7,11,15	9	2,6,8,10,14	16		
High Output Voltage	V _{OH}	4			3,7,11,15	9	8	16	-2.0mA	
Low Output Voltage	V _{OL}	4			3,7,11,15	9	8	16	20mA	
High Threshold Voltage	V _{OHA}	4			3,7,11,15	9	8	16	-2.0mA	
Low Threshold Voltage	V _{OLA}	4			3,7,11,15	9	8	16	20mA	
Indeterminate Input Protection Tests	V _{OLS1}	4				9	2,3,6,7,8,10,11,14,15	16	20mA	
	V _{OLS2}	4				9	8	16	20mA	
Short Circuit Current	I _{OS}	4			3,7,11,15	9	8	4, 16		
Reference Voltage	V _B	1			3,7,11,15					
Common Mode Rejection Tests	V _{OH}	4				9	8	16	-2.0mA	
		4	3	2		9	8	16	-2.0mA	
	V _{OL}	4				9	8	16	20mA	
		4	2	3		9	8	16	20mA	
Switching Times (50Ω Load)										
Propagation Delay (50% to +1.5Vdc)	t ₆₊₅₋	5			3,7,11,15	9	8	16		
	t ₆₋₅₊	5			3,7,11,15	9	8	16		
	t ₂₊₄₋	4			3,7,11,15	9	8	16		
	t ₂₋₄₊	4			3,7,11,15	9	8	16		
Rise Time (+1.0V to 2.0V)	t ₄₊	4			3,7,11,15	9	8	16		
Fall Time (+1.0V to 2.0V)	t ₄₋	4			3,7,11,15	9	8	16		

1. Individually test each output, apply V_{IHmax} to pin under test.

Each MECL 10,000 series circuit has been designed to meet the dc specifications shown in the test table, after thermal equilibrium has been established. The circuit is in a test socket or mounted on a printed circuit board and transverse air flow greater than 500 linear fpm is maintained. Outputs are terminated through a 50-ohm resistor to -2.0 volts. Test procedures are shown for only one gate. The other gates are tested in the same manner.

SWITCHING TIME TEST CIRCUIT



50-ohm termination to ground located in each scope channel input.

All input and output cables to the scope are equal lengths of 50-ohm coaxial cable. Wire length should be < 1/4 inch from TP_{in} to input pin and TP_{out} to output pin.

$C_L = 25 \text{ pF}$, including test fixture
One input from each gate must be tied to V_{BB} (Pin 1) during testing.