

เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านทางโทรศัพท์และอินเตอร์คอม

Electrical Equipment Control via Telephone System and Intercom



โดย
นายณรงค์ศักดิ์ วิโรจวานิช
นายยุทธนา วาสุทธิ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหมู่.....
เลขทะเบียน... 37131
วัน, เดือน, ปี- 4 ก.ย. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านทางโทรศัพท์และอินเตอร์คอม

Electrical Equipment Control via Telephone System and Intercom



โดย
นายณรงค์ศักดิ์ วิโรจวานิช 40013006
นายยุทธนา วาฤทธิ์ 40013017

อาจารย์ที่ปรึกษา
รศ.ดร.กอบชัย เดชหาญ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2542

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านทางโทรศัพท์และอินเตอร์คอม

Electrical Equipment Control via Telephone System and Intercom

ผู้จัดทำ

1. นายณรงค์ศักดิ์ วิโรจวานิช 40013006

2. นายยุทธนา วาฤทธิ์ 40013017

Nowe
.....อาจารย์ที่ปรึกษา
(รศ.ดร. กอบชัย เดชหาญ)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านทางโทรศัพท์และอินเตอร์คอม

Electrical Equipment Control via Telephone System and Intercom

โดย นายณรงค์ศักดิ์ วิโรจวานิช 40013006

นายยุทธนา วาฤทธิ์ 40013017

อาจารย์ที่ปรึกษา รศ.ดร.กอบชัย เดชหาญ

บทคัดย่อ

ปริญญานิพนธ์นี้ นำเอาการสื่อสารทางโทรศัพท์มาประยุกต์ใช้ในการควบคุมการปิด-เปิดอุปกรณ์ไฟฟ้าและอินเตอร์คอม โดยใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นหน่วยประมวลผลกลาง อุปกรณ์ไฟฟ้าภายในบ้านถูกควบคุมจากภายนอกได้ด้วยสัญญาณโทรศัพท์แบบกดปุ่มและถูกควบคุมจากภายในบ้านด้วยคีย์บอร์ดขนาด 12 คีย์ ผู้ใช้สามารถสั่งปิด-เปิดเครื่องใช้ไฟฟ้าได้โดยจะมีเสียงแนะนำขั้นตอนต่างๆให้ ในส่วนประมวลผลกลางจะถูกโปรแกรมไว้ให้ตรวจนับสัญญาณโทรศัพท์เรียกเข้ามาและไม่มีคนรับสาย เมื่อจำนวนครั้งโทรศัพท์ครบตามที่กำหนดไว้โทรศัพท์ก็จะถูกตัดเข้าสู่ระบบการควบคุมอุปกรณ์ไฟฟ้า การจะเข้าไปสั่งให้อุปกรณ์ไฟฟ้าปิดหรือเปิดได้นั้นจะต้องใส่รหัสผ่านก่อนจึงจะสามารถเข้าไปสั่งงานอุปกรณ์ต่างๆได้ ปริญญานิพนธ์นี้ยังเป็นอินเตอร์คอมผ่านโทรศัพท์ การเรียกเข้าจากภายนอกสามารถพักสายและโอนย้ายสายให้กับสถานีในสถานีหนึ่งได้ เมื่อมีการใช้คู่สายหรือคู่สายไม่ว่างจะมี LED แสดงสถานะในทุกๆสถานี

ABSTRACT

This thesis presents the use of telephone technology applying with the electrical on-off equipments incorporating with intercom. The microcontroller MCS-51 family is used as central processing unit. The electrical equipments in the house will be controlled from the outside via telephone signal by using push buttons and controlled from the 12 keyboard inside the house. The user is able to on-off control the desired electrical equipments. The introducing sound will advise the using steps. The central processing unit is programmed in order to count the called telephone signaling and no body response. As the number of telephone signaling is equal to the set value, The user can pass to the control system and the password is needed to control the equipment. This thesis also proposes to use this project as intercom via telephone. The called from outside can be waited and transferred to another station. LEDs are used to show the status of each station for using or nonusing the lines.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการทำงาน	2
2.1 เครื่องรับโทรศัพท์	2
2.2 ระบบโทรศัพท์ในปัจจุบัน	4
2.3 การส่งรหัสหมายเลขโดยการใช้ไอซีสำเร็จรูป	8
2.4 วงจรถอดรหัสหมายเลขแบบคิตีเอ็มเอฟ	10
2.5 ไอซีถอดรหัสสัญญาณหมายเลขแบบคิตีเอ็มเอฟ MT8870	12
2.6 ลักษณะของสัญญาณติดต่อระหว่างเครื่องรับและชุมสายโทรศัพท์	16
2.7 วงจรส่วนบันทึกและเล่นกลับ ISD2590(เสียงแนะนำ)	17
2.8 ไมโครคอนโทรลเลอร์ตระกูล MCS-51	22
2.9 AT89C51/52 และ AT89C1051/2051	27
บทที่ 3 การคำนวณและการสร้าง	34
3.1 บล็อกไดอะแกรม	34
3.2 แผนผังการทำงานของส่วนการปิด-เปิดเครื่องใช้ไฟฟ้าโดยใช้โทรศัพท์	35
3.3 ภาค Line Interface & Detect Ring	37
3.4 วงจรการใช้งานของ ISD2590	40
3.5 วงจรควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า	42
3.6 การออกแบบวงจรรวมของวงจรรวมของการควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า	42
3.7 การออกแบบและการทำงานของส่วนอินเตอร์คอม	47
บทที่ 4 การทดลองและผลการทดลอง	58
4.1 ส่วนของวงจรกำเนิด DTMF	58
4.2 ส่วนของการถอดรหัสสัญญาณ DTMF	64
4.3 ส่วนดีเทคเสียงกริ่ง	65
4.4 ส่วนของอินเตอร์คอม	65
บทที่ 5 บทวิจารณ์และบทสรุป	67
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงโลคอสถูป	2
รูปที่ 2.2 ส่วนประกอบของกระแสไฟตรงและกระแสสลับ	3
รูปที่ 2.3 แสดงบล็อกไดอะแกรมของโทรศัพท์	4
รูปที่ 2.4 ก) แสดงถึงวงจรหมุนหมายเลขแบบพัลส์อย่างง่าย	5
ข) แสดงไดอะแกรมของเวลาคร่าวๆ ของสัญญาณที่เกิดจากการหมุนหมายเลข “4”	5
รูปที่ 2.5 เป็นกคหมายเลขและค่าความถี่ในแนวนอนและแนวตั้งของหมายเลขต่างๆ	7
รูปที่ 2.6 วงจรพื้นฐานที่ใช้อุปกรณ์แบบแยกชิ้นของโทรศัพท์ที่ใช้ระบบคิตีเอ็มเอฟ	7
รูปที่ 2.7 บล็อกไดอะแกรมของระบบคิตีเอ็มเอฟ	8
รูปที่ 2.8 แสดงชนิดของปุ่มกดและรูปสัญญาณ	9
รูปที่ 2.9 ผลตอบสนองควรูปที่ มก๊ของวงจรกรองความถี่	10
รูปที่ 2.10 บล็อกไดอะแกรมของวงจรถอดรหัสหมายเลขแบบคิตีเอ็มเอฟ	11
รูปที่ 2.11 แสดงรายละเอียดขาของ MT8870	12
รูปที่ 2.12 แสดงโครงสร้างภายในของ MT8870	13
รูปที่ 2.13 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและแสดงการกำหนดเวลาการ์ดใหม่ (gard time) พร้อมวิธีคำนวณ	15
รูปที่ 2.14 แสดงการต่อวงจรภาคอินพุท	15
รูปที่ 2.15 แสดงการต่อวงจรผลิตความถี่	16
รูปที่ 2.16 บล็อกไดอะแกรมภายใน ไอซี ISD 2590	18
รูปที่ 2.17 แสดงไทม์มิ่งไดอะแกรมของการบันทึก	21
รูปที่ 2.18 แสดงไทม์มิ่งไดอะแกรมของการเล่นกลับ	21
รูปที่ 2.19 การจัดวางขาของ 8051	25
รูปที่ 2.20 แสดงการจดขาใช้งานของ AT89C51/52 และ AT89C1051/52	30
รูปที่ 2.21 การต่อใช้งานขณะโปรแกรมเข้าไปใน AT89C51/52	32
รูปที่ 2.22 การทดสอบการโปรแกรมใน	33
รูปที่ 3.1 บล็อกไดอะแกรมแสดงส่วนประกอบของโครงการ	34
รูปที่ 3.2 แผนผังการทำงานหลักการของส่วนการปิด-เปิดเครื่องใช้ไฟฟ้าโดยใช้โทรศัพท์	35
รูปที่ 3.3 แสดงบล็อกไดอะแกรมโครงสร้างการทำงานภายใน ไอซี MH88632	37
รูปที่ 3.4 แสดงตำแหน่งขาของไอซี MH88632	38
รูปที่ 3.5 แสดงการต่อไอซี MH 88632	38
รูปที่ 3.6 วงจรถอดรหัสหมายเลขคิตีเอ็มเอฟ	39
รูปที่ 3.7 แสดงวงจรการ ใช้งานที่ต่อร่วมกับอุปกรณ์ภายนอกของ ISD2590	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

	หน้า
รูปที่ 3.8 แสดงวงจรควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า	41
รูปที่ 3.9 แสดงวงจรการทำงานของส่วนควบคุมการทำงานและส่วนควบคุมเสียงแนะนำการใช้	44
รูปที่ 3.10 แสดงวงจรการทำงานของภาค Line Interface และภาค DTMF Decoder	45
รูปที่ 3.11 แสดงวงจรการทำงานของภาคควบคุม โขลิตสแดงเพื่อใช้ในการปิด-เปิดเครื่องใช้ไฟฟ้า	46
รูปที่ 3.12 วงจรไฟเลี้ยง	47
รูปที่ 3.13 วงจรภาคตรวจสอบสัญญาณกริ่ง	48
รูปที่ 3.14 วงจรภาคควบคุมการตัดต่อคู่สายภายนอกและภายใน	49
รูปที่ 3.15 บล็อกไดอะแกรมของ MC145436	51
รูปที่ 3.16 แสดง Timing diagram ของ MC145436	52
รูปที่ 3.17 แสดงวงจรปลดคู่สาย	53
รูปที่ 3.18 แสดงวงจรการพีกคู่สายโทรศัพท์	54
รูปที่ 3.19 วงจรถอดรหัสภาครีโมตสแตชั่น	56
รูปที่ 3.20 วงจรส่วนส่งสัญญาณกริ่ง	56
รูปที่ 3.21 วงจรส่งสัญญาณไปภาคเบสสแตชั่น	57
รูปที่ 4.1 แสดงสัญญาณการกดคีย์เลข 1	58
รูปที่ 4.2 แสดงสัญญาณการกดคีย์เลข 2	58
รูปที่ 4.3 แสดงสัญญาณการกดคีย์เลข 3	59
รูปที่ 4.4 แสดงสัญญาณการกดคีย์เลข 4	59
รูปที่ 4.5 แสดงสัญญาณการกดคีย์เลข 5	60
รูปที่ 4.6 แสดงสัญญาณการกดคีย์เลข 6	60
รูปที่ 4.7 แสดงสัญญาณการกดคีย์เลข 7	61
รูปที่ 4.8 แสดงสัญญาณการกดคีย์เลข 8	61
รูปที่ 4.9 แสดงสัญญาณการกดคีย์เลข 9	62
รูปที่ 4.10 แสดงสัญญาณการกดคีย์เลข 0	62
รูปที่ 4.11 แสดงสัญญาณการกดคีย์เลข *	63
รูปที่ 4.12 แสดงสัญญาณการกดคีย์เลข #	63
รูปที่ 4.13 แสดงสัญญาณ OUTPUT วงจรวงจรดีเทคเสียงกริ่ง	65
รูปที่ 4.14 แสดงสัญญาณอินพุตที่กระตุ้นให้วงจรสัญญาณกริ่ง	65
รูปที่ 4.15 แสดงสัญญาณขมิตทริกเกอร์ของ Busy Line ขณะใช้คู่สายโทรศัพท์	66
รูปที่ 4.16 แสดงสัญญาณเอาท์พุทของวงจรตรวจจับสัญญาณกริ่ง	66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ	14
ตารางที่ 2.2 แสดงโหมมการทำงานของ ISD2590	21
ตารางที่ 2.3 แสดงความแตกต่างของสมาชิกไมโครคอนโทรลเลอร์ตระกูล	23
ตารางที่ 2.4 คุณสมบัติทางไฟฟ้าของ AT89C1051/2051 และ AT89C51/52	29
ตารางที่ 2.5 ตารางสื่อบิตเพื่อป้องกันการเขียนแบบโปรแกรมของ AT89C51/52	31
ตารางที่ 2.6 ตารางการเส้ค่าสัญญาณขณะทำการโปรแกรม AT89C51/52	31
ตารางที่ 3.1 การใช้งานและควบคุมการทำงานของ ISD 2590	40
ตารางที่ 3.2 แสดงการบันทึกเสียงใน ISD 2590	41
ตารางที่ 3.3 แสดงค่าที่ถอดรหัสได้จากค่าความถี่ต่างๆ	52
ตารางที่ 4.1 แสดงลอจิกที่ได้จาก OUTPUT ของวงจรถอดรหัสสัญญาณ DTMF	64



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปัจจุบันนี้ เทคโนโลยีสื่อสารทางด้านโทรคมนาคมได้เจริญก้าวหน้าไปอย่างรวดเร็วและโทรศัพท์ก็ได้กลายมาเป็นสิ่งที่จำเป็นต่อการสื่อสารในชีวิตประจำวัน ไม่ว่าจะเป็นการใช้งานในบ้านพักอาศัยหรือการใช้งานในสำนักงานทั่วไป และชีวิตความเป็นอยู่ของผู้คนในสังคมขณะนี้จำเป็นต้องมีความรีบเร่งเพื่อหารายได้ในการดำรงชีวิต จนในบางครั้งเราออกไปนอกบ้านแล้วอาจจะลืมปิดเครื่องใช้ไฟฟ้า เช่น โทรทัศน์, วิทยุ, หลอดไฟ เป็นต้น เป็นการสิ้นเปลืองพลังงานโดยไม่จำเป็น โครงการนี้จึงได้มีส่วนของการควบคุมการปิด-เปิดเครื่องใช้ไฟฟ้าผ่านทางคู่สายโทรศัพท์ และอีกส่วนเป็นการประยุกต์ใช้โทรศัพท์เป็นอินเตอร์คอม คือ ถ้าบ้านมีโทรศัพท์ที่อยู่เบอร์เดียวแต่ต่อไว้หลายห้อง ในขณะที่มีคนโทรศัพท์เข้ามาและมีคนรับสาย แต่คนรับสายไม่ใช่ผู้ที่จะคุยด้วย สามารถหักสายจากผู้เรียกภายนอกและโอนย้ายสายภายในไปยังห้องอื่นได้ภายในบ้าน

โครงการนี้จะแบ่งออกเป็น 2 ส่วนใหญ่ๆ ดังนี้

1. ส่วนของฮาร์ดแวร์ ประกอบด้วย

1.1 ส่วนของวงจรควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า

1.1.1 ส่วนของภาคกำเนิดสัญญาณDTMF

1.1.2 ส่วนของภาคถอดรหัสสัญญาณDTMF

1.1.3 ส่วนของภาคตรวจจับสัญญาณ โทรศัพท์

1.1.4 ส่วนของระบบไมโครคอนโทรลเลอร์

1.1.5 ส่วนของวงจรควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า

1.2 ส่วนของวงจรอินเตอร์คอม

1.2.1 ส่วนของภาคเบสสเตชัน

1.2.2 ส่วนของภาครีโมตสเตชัน

2. ส่วนของซอฟต์แวร์ควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า

ขั้นตอนในการดำเนินงาน

ภาคการศึกษาที่ 1/2542 ทำในส่วนของฮาร์ดแวร์

- ส่วนของวงจรอินเตอร์คอม
- ส่วนภาคกำเนิดสัญญาณDTMF
- ส่วนของวงจรควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า
- ส่วนตรวจจับสัญญาณ โทรศัพท์

ภาคการศึกษาที่ 2/2542 ทำในส่วนฮาร์ดแวร์ที่เหลือทั้งหมด และทำการเขียน โปรแกรมควบคุม

บทที่ 2

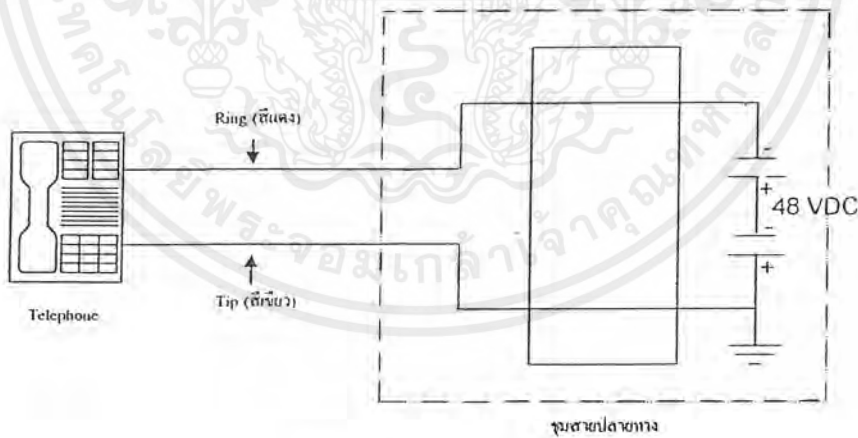
ทฤษฎีและหลักการทำงาน

2.1 เครื่องรับโทรศัพท์

โทรศัพท์เป็นอุปกรณ์ปลายทางอีกชนิดหนึ่งในการสื่อสารโทรคมนาคมซึ่งกันและกัน หน้าที่ของเครื่องรับโทรศัพท์ คือ ทำหน้าที่ในการรับส่งสัญญาณเสียงพูดไปมาระหว่างผู้เช่าปลายทางทั้งสอง โดยจะทำการแปลงพลังเสียงให้เป็นพลังงานไฟฟ้าก่อน แล้วจึงส่งไปตามสายโทรศัพท์ผ่านชุมสาย และถึงปลายทาง จากนั้นจะแปลงสัญญาณไฟฟ้าให้กลับคืนเป็นพลังงานเสียงตามเดิม นอกจากหน้าที่ดังกล่าวแล้ว ยังมีหน้าที่อื่นๆ อีก ดังนี้

1. ทำหน้าที่ส่งสัญญาณเรียกไปยังชุมสายท้องถิ่น (Local-Exchange)
2. ทำหน้าที่ส่งสัญญาณ โคลด์ (code) ที่ใช้แทนหมายเลขของผู้ถูกเรียก (B-scriber)
3. ทำหน้าที่รับเสียงโทน (Tone) ที่ตอบรับจากชุมสาย ตลอดจนสัญญาณเรียก (Ringing Tone)
4. ทำหน้าที่ส่งสัญญาณยกเลิกการติดต่อเรียกไปยังชุมสาย (Hook-on)

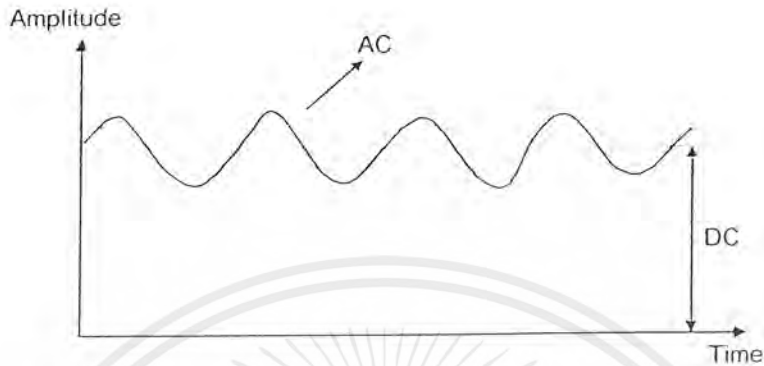
สายที่ใช้ในการส่งสัญญาณจากเครื่องโทรศัพท์ไปยังชุมสายจะใช้สายส่ง 2-wire หรือ โลกคอลลูป (Local Loop) ซึ่งมีค่าอิมพีแดนซ์ (Impedance) ของสายประมาณ 500-1000 โอห์ม แต่ค่าที่ใช้โดยทั่วไปคือ 600 โอห์ม ถ้าในชุมสายปลายทางมีการติดตั้งแหล่งจ่ายไฟร่วมคิซี ขนาด 48 โวลต์ให้แก่ตะลูปของผู้ใช้โทรศัพท์ ลวดตัวนำ 2 เส้น ในลูปมีชื่อว่า ทิป (Tip) และริง (Ring) โดยริงจะต่อกับ -48 โวลต์ ทิปจะต่อกับกราวด์ ดังรูปที่ 2.1



รูปที่ 2.1 แสดงโลกคอลลูป

เมื่อผู้ใช้โทรศัพท์ยกหูโทรศัพท์ มีผลทำให้ฮุกสวิทช์ (Hook Switch) ปิดลง (Hook off) จากนั้นกระแสไฟตรงขนาด 20 มิลลิแอมป์ ไหลวนอยู่ในลูป ซึ่งสภาวะยกหูโทรศัพท์นี้ ระดับแรงดันไฟฟ้าระหว่างทิปกับริงมีค่าลดลงเหลือ 6-10 โวลต์

สัญญาณเสียงพูดจากเครื่องโทรศัพท์จะถูกส่งไปในทิศทางใดทิศทางหนึ่งในรูป โดยทำให้เกิดการเปลี่ยนแปลงเล็กน้อยภายในกระแสรูป (20 มิลลิแอมป์) ซึ่งเกิดจากสัญญาณเอซี ทับบนกระแสรูปคิซี ดังรูปที่ 2.2



รูปที่ 2.2 ส่วนประกอบของกระแสไฟตรงและกระแสสลับ

ส่วนประกอบหลักของเครื่องโทรศัพท์ แบ่งได้เป็น

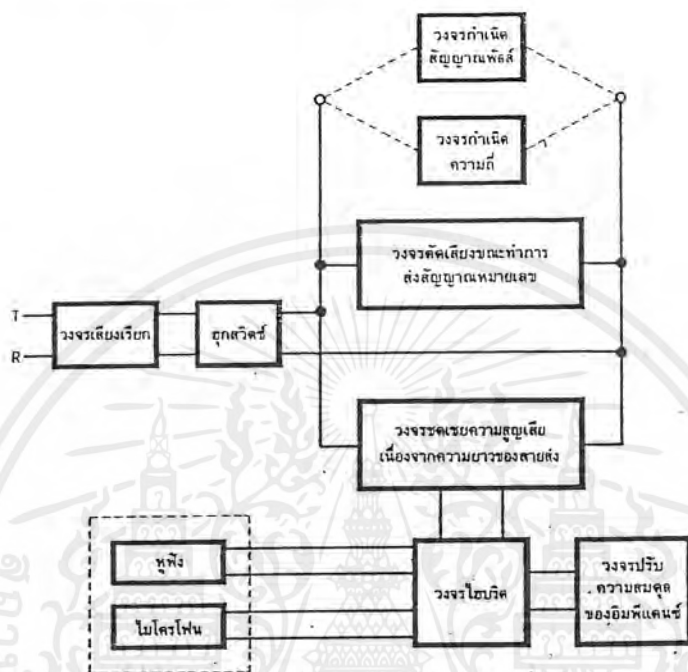
1. ส่วนรับ-ส่งสัญญาณเสียงพูด (Speech Transmission)
2. ส่วนกำเนิดสัญญาณ (Generator Tone) และ ใ้ค้คหมายเลขของผู้เรียก
3. ส่วนที่รับสัญญาณเรียกจากชุมสาย (Ringing Tone)

ในรูปที่ 2.3 เป็นบล็อกไดอะแกรมของส่วนต่างๆ ที่จำเป็นในเครื่องโทรศัพท์ โดยจะเชื่อมต่อกับชุมสายด้วยสาย T (tip) และ R (ring) วงจรแรกที่เชื่อมต่อระหว่างวงจรภายในเครื่องโทรศัพท์กับอุปกรณ์ของชุมสาย ก็คือ วงจรกำเนิดเสียงเรียก (ringer) ซึ่งจะส่งสัญญาณเรียก (Ringing signal) เมื่อมีการติดต่อมาจากผู้อื่น เหตุผลประการสำคัญที่ต้องนำวงจรส่วนนี้มาเชื่อมต่อกับชุมสายโดยตรงก็คือ เมื่อวางหูโทรศัพท์ไว้กับที่วางคามปกติ สุกสวิทช์จะถูกเปิดวงจร ทำให้ไม่มีแรงดันจากชุมสายผ่านไปยังวงจรส่วนที่อยู่หลังสุกสวิทช์ได้ ดังนั้นถ้าวงจรกำเนิดสัญญาณเรียกอยู่หลังจากสุกสวิทช์ ก็จะไม่สามารถสร้างสัญญาณเรียกได้ในเวลาที่มีผู้ติดต่อเข้ามา

เมื่อมีการยกหูโทรศัพท์ขึ้น สุกสวิทช์ S_1 และ S_2 ในรูปที่ 2.4 (ก) ก็จะปิดวงจร ทำให้มีกระแสจากชุมสายไหลครบวงจรผ่านเครื่องโทรศัพท์ได้ ในขณะที่เดียวกันกระแสค่าเดียวกันนี้จะไหลผ่านขดลวดของรีเลย์ที่ชุมสายด้วย ทำให้หน้าสัมผัสของรีเลย์ที่ชุมสายถูกปิดลง เพื่อที่จะให้อุปกรณ์ต่างๆ ในชุมสายพร้อมที่จะทำการติดต่อกับเครื่องโทรศัพท์ได้ จากนั้นชุมสายก็จะส่งสัญญาณหมุนหมายเลข (dial tone) ไปยังผู้ที่ยกหูโทรศัพท์ เพื่อให้ผู้นั้นส่งหมายเลขโทรศัพท์ของผู้ที่ต้องการจะติดต่อ

ค้ำขมายังชุมสาย หลังจากที่ชุมสายได้รับหมายเลขแรกที่ถูกส่งมาแล้ว ชุมสายก็จะเลิกส่งสัญญาณหมุน ซึ่งกระบวนการตอนนี้จะเกิดขึ้นอย่างรวดเร็ว

การส่งหมายเลขโทรศัพท์ไปยังชุมสายนั้นสามารถกระทำได้ 2 วิธี วิธีแรกเป็นการส่งสัญญาณพัลส์ที่แสดงถึงค่าของหมายเลขต่างๆ และอีกวิธีหนึ่งคือการส่งสัญญาณเป็นความถี่ต่างๆ กัน โดยค่าของตัวเลขจะถูกแทนด้วยค่าความถี่ 2 ความถี่ที่มีอยู่เสถียรกัน

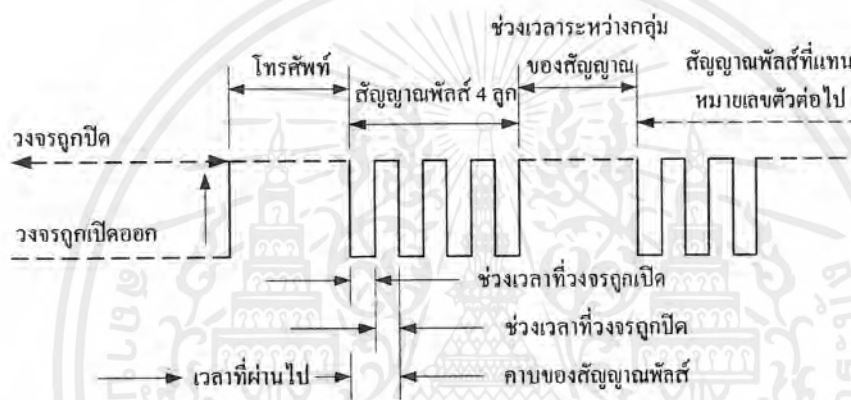
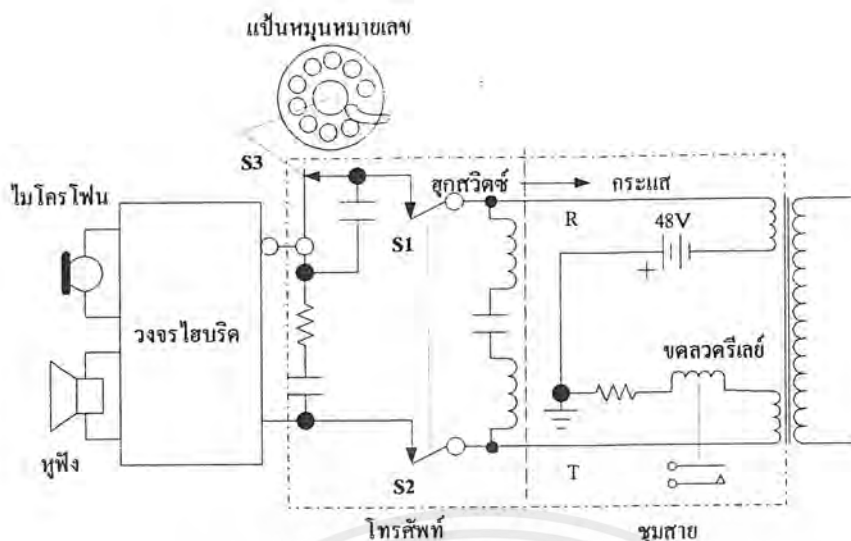


รูปที่ 2.3 แสดงบล็อกโคอะแกรมของโทรศัพท์

2.2 ระบบโทรศัพท์ในปัจจุบัน แบ่งออกเป็น 2 ระบบ

2.2.1 ระบบโทรศัพท์แบบหมุนหมายเลข (Rotating-type)

ในรูปที่ 2.4 (ก) จะเป็นวงจรที่ใช้การส่งหมายเลขโทรศัพท์ในแบบหมุน จะเห็นว่า สวิตช์ S_3 จะถูกเปิดวงจรออกเมื่อมีการหมุนหมายเลขโทรศัพท์ เมื่อสวิตช์ S_3 ถูกเปิดวงจรออกก็จะไม่มีกระแสไหลผ่านเข้าไปในวงจรส่วนที่อยู่ถัดไปได้ จึงเสมือนว่าเป็นการขัดจังหวะ (interruption) การไหลของกระแส สำหรับจำนวนครั้งที่สวิตช์ S_3 ถูกเปิดออกจะขึ้นอยู่กับระยะห่างของแป้นหมุน (dialer) ที่ถูกหมุนไป กับตำแหน่งปกติในขณะที่ไม่มีการหมุนหมายเลขใดๆ เป็นต้นว่า ถ้าหมุนหมายเลข 4 สวิตช์ S_3 ก็จะถูกเปิดออก 4 ครั้ง หรือว่าหมุนหมายเลข 7 สวิตช์ S_3 ก็จะถูกเปิดออก 7 ครั้ง ซึ่งสวิตช์ S_3 จะถูกเปิดวงจรในช่วงที่เป็นหมุนกลับสู่ตำแหน่งเดิมเท่านั้น ไม่ได้เกิดขึ้นในระหว่างที่ทำการหมุนหมายเลขอยู่



รูปที่ 2.4 (ก) แสดงถึงวงจรหมุนหมายเลขแบบพัลส์อย่างง่าย
 (ข) แสดงไคอะแกรม ของเวลาคร่าวๆของสัญญาณที่เกิดจากการหมุนหมายเลข "4"

รูปที่ 2.4 (ข) จะแสดงถึงลักษณะของรูปสัญญาณเมื่อมีการหมุนหมายเลข โทรศัพท์ จาก รูปนี้ จะเห็นว่าในตอนแรกโทรศัพท์ที่อยู่ในสภาวะออนฮุก (On-hook) คือ หูโทรศัพท์จะถูกวางอยู่บนที่วางหู โทรศัพท์ตามปกติจะไม่มีกระแสจากชุมสายเข้าสู่โทรศัพท์ เพราะขณะนี้วงจรถูกเปิดออกโดยสวิตช์ แต่เมื่อมีการยกหูโทรศัพท์ขึ้น โทรศัพท์จะอยู่ในสภาวะออฟฮุก (off-hook) สวิตช์จะถูกปิดวงจรลง ทำให้มีกระแสไหลครบวงจรได้ และเมื่อมีการหมุนหมายเลข โดยในรูปจะเป็นการหมุนหมายเลข "4" ก็จะทำให้วงจรถูกเปิดออกด้วยสวิตช์ S_3 เป็นจำนวน 4 ครั้ง ก็จะได้รูปสัญญาณออกมาอย่างที่เห็น

ในระบบโทรศัพท์แบบที่ส่งสัญญาณด้วยจำนวนพัลส์นี้ จะถูกกำหนดให้สามารถส่งสัญญาณในอัตรา 10 พัลส์ต่อวินาที หรือ 10 pps (pulsers per second) และเพื่อความเข้าใจที่ตรงกันในการพิจารณาสัญญาณที่เกิดขึ้น จึงควรที่จะทราบความหมายของคำต่อไปนี้

- คาบของสัญญาณพัลส์ (Pulse period) = ช่วงเวลาที่วงจรถูกเปิด (break duration) + ช่วงเวลาที่วงจรถูกปิด (make duration) ซึ่งคาบของสัญญาณพัลส์จะถูกออกแบบให้มีค่าอย่างต่ำ 100 มิลลิวินาที
- อัตราการส่งสัญญาณพัลส์ (Pulse rate) = จำนวนพัลส์ที่ถูกส่งออกไปใน 1 วินาที = $1000 /$ คาบเวลาของสัญญาณพัลส์ (เป็นมิลลิวินาที)
- เปอร์เซ็นต์ของการเปิดวงจร (Percent break) = $100 \times$ อัตราส่วนการเปิดวงจร (break ratio) = $100 \times$ ช่วงเวลาที่วงจรถูกเปิด/คาบของสัญญาณพัลส์
- ช่วงเวลาระหว่างกลุ่มของสัญญาณ (interdigit interval) ถูกกำหนดให้มีค่าอย่างต่ำ 700 มิลลิวินาที

สำหรับในสหรัฐอเมริกาจะกำหนดค่ามาตรฐานของสัญญาณไว้แน่นอน เช่น ช่วงเวลาที่วงจรถูกเปิดจะต้องไม่ต่ำกว่า 60 มิลลิวินาที หรืออัตราการเปิดวงจรเท่ากับ 60% สำหรับประเทศอื่นๆ มักจะใช้ที่อัตรา 67% เป็นส่วนใหญ่

ความเพี้ยนแปลงของสัญญาณเนื่องจากอุปกรณ์แปลง

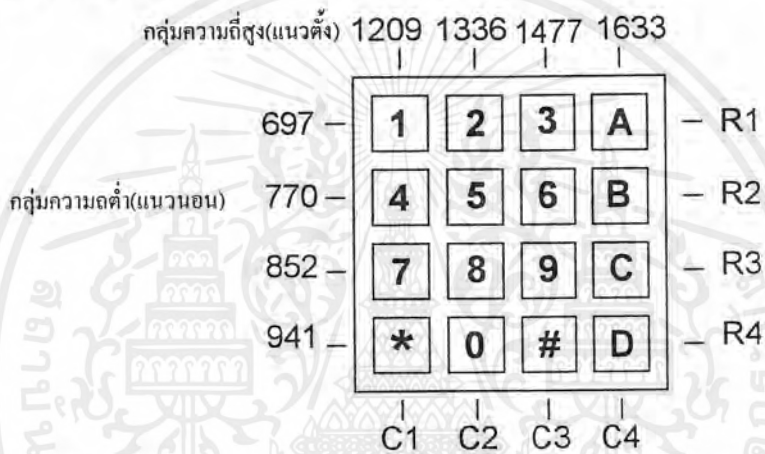
ตามปกติในสัญญาณที่เชื่อมต่อระหว่างชุมสายกับเครื่องโทรศัพท์ จะมีค่าความต้านทานตัวเก็บประจุและขดลวดเหนี่ยวนำแฝงอยู่ โดยเฉลี่ยแล้วทุกๆ ระยะทาง 1 ไมล์ที่เพิ่มขึ้นของสายส่ง จะเสมือนว่ามีตัวเก็บประจุต่อคร่อมอยู่ระหว่างสายส่ง มีค่าประมาณ 0.07 ไมโครฟารัด และมีตัวต้านทานกับขดลวดเหนี่ยวนำต่ออนุกรมกันอยู่ โดยจะมีค่าประมาณ 42 โอห์ม และ 1 มิลลิเฮนรี ตามลำดับ ซึ่งอุปกรณ์แปลงพวกนี้จะมีผลทำให้สัญญาณพัลส์ที่ถูกส่งไปตามสายส่งเกิดความเพี้ยนทั้งขนาด (Amplitude) และ คาบเวลา (period) ดังนั้นชุมสายจึงจำเป็นต้องมีวงจรที่สามารถจะรับรู้สัญญาณที่เพี้ยนเหล่านี้ไว้และไม่ทำให้เกิดความผิดพลาดในการติดต่อ

2.2.2 ระบบโทรศัพท์แบบส่งสัญญาณความถี่คู่ (Dual tone multifrequency- type)

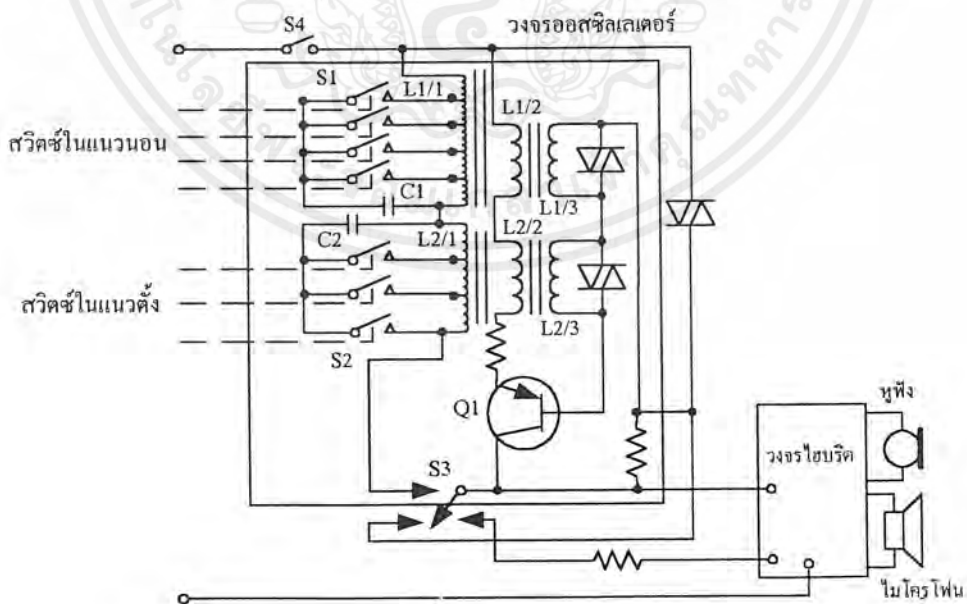
เป็นระบบการส่งสัญญาณอีกแบบหนึ่ง ซึ่งพบได้มากกว่าระบบการส่งเป็นสัญญาณพัลส์ ระบบนี้หรือเรียกชื่อย่อว่าดีทีเอ็มเอฟ (DTMF) มีวิธีส่งหมายเลขของผู้ที่ต้องการจะติดต่อด้วยโดยการส่งสัญญาณความถี่ 2 ความถี่มอดูเลตกันไป ซึ่งจะเป็นตัวแทนของหมายเลขที่กด ความถี่ที่ถูกส่งออกไปจะอยู่ในย่านความถี่ของเสียงพูด (0-4 กิโลเฮิรตซ์) ซึ่งค่าความถี่ที่ต่ำกว่าจะเป็นความถี่ที่แสดงในแนวนอน และอีกค่าหนึ่งก็จะเป็นความถี่ในแนวตั้ง ค่าต่างๆ ได้แสดงไว้ในรูปที่ 2.5 ตัวอย่างเช่น เมื่อมีการกดหมายเลข 5 ก็จะมีค่าความถี่ 770 เฮิรตซ์ และ 1336 เฮิรตซ์ มอดูเลตกันออกมา

สำหรับวงจรออสซิลเลเตอร์ที่สร้างความถี่เหล่านี้ขึ้นมาก็คือวงจรในรูปที่ 2.6 เป็นวงจรที่ยังคงใช้อุปกรณ์ต่างๆ มาต่อรวมกันเป็นวงจรอยู่ ซึ่งปัจจุบันมีการใช้อุปกรณ์ที่ผลิตในรูปไอซีสำเร็จรูปมาใช้งานมากกว่า แต่เนื่องจากต้องการให้เข้าใจถึงหลักการของระบบจึงนำวงจรพื้นฐานมาประกอบคำอธิบาย

การทำงานของวงจรนี้เริ่มจากสวิตช์ S_1 (สวิตช์ในแนวนอน), S_2 (สวิตช์ในแนวตั้ง) และ S_3 จะถูกเปิดวงจรอยู่เมื่อมีการกดปุ่มโทรศัพท์ขึ้น กระแสจากชุมสายจะผ่าน RV_1 , $L_{1/1}$ และ $L_{2/1}$ ทรานซิสเตอร์ Q_1 จะไม่นำกระแส เมื่อมีการกดหมายเลข สวิตช์ S_1 , S_2 จะถูกปิดลงตามตำแหน่งของหมายเลขที่ถูกกด C_1 , C_2 จะถูกต่อเข้ากับ $L_{1/1}$ และ $L_{2/1}$ ตามลำดับ เกิดเป็นวงจรออสซิลเลเตอร์ขึ้น โดย $L_{1/1}$ และ C_1 จะเป็นออสซิลเลเตอร์ที่ผลิตความถี่ที่ต่ำกว่าความถี่ที่เกิดจาก $L_{2/1}$ และ C_2 และสวิตช์ S_3 จะถูกปิดลงเช่นกัน ทำให้ทรานซิสเตอร์ Q_1 ทำหน้าที่มอดูเลตสัญญาณจากออสซิลเลเตอร์ทั้งสองเข้าด้วยกันและส่งไปยังชุมสาย ในขณะที่กดหมายเลขอยู่นั้น ส่วนของหูฟังและไมโครโฟนจะถูกต่อขนานกัน จึงทำให้ได้ยินสัญญาณที่เกิดขึ้นจากวงจรออสซิลเลเตอร์ด้วย สำหรับทางชุมสายก็จะมีการตรวจจับสัญญาณเอาไปประมวลผลต่อไป และยังคงมีวงจรกรองความถี่ป้องกันไม่ให้ความถี่แปลกปลอมอื่นๆ เข้าไปในชุมสายด้วย



รูปที่ 2.5 เป็นกดหมายเลขและค่าความถี่ในแนวนอนและแนวตั้งของหมายเลขต่างๆ



รูปที่ 2.6 วงจรพื้นฐานที่ใช้อุปกรณ์แบบแยกชิ้นของโทรศัพท์ที่ใช้ระบบคิตที่เอ็มเอฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อเปรียบเทียบระหว่างระบบทั้งสอง

ในตอนต้นทราบแล้วว่า การส่งสัญญาณแบบพัลส์ 1 ลูก ต้องใช้เวลาอย่างน้อย 100 มิลลิวินาที (60 มิลลิวินาทีสำหรับช่วงการเปิดวงจร และ 40 มิลลิวินาทีสำหรับช่วงการปิดวงจร) และยังคงมีเวลาที่แยกสัญญาณแต่ละกลุ่มออกอีกอย่างน้อย 700 มิลลิวินาที และยิ่งถ้าหมายเลขที่ต้องการติดต่อด้วยมีค่ามากและยาวมากขึ้นเท่าใด ย่อมต้องทำให้เสียเวลาในการส่งสัญญาณมากยิ่งขึ้น

ตัวอย่างเช่น หมายเลข 555-5555

จะใช้เวลาในการส่งสัญญาณพัลส์ = 5 (พัลส์ / มิลลิวินาที) \times 100 (มิลลิวินาที / พัลส์) \times 7 (หมายเลข) = 3.5 วินาที

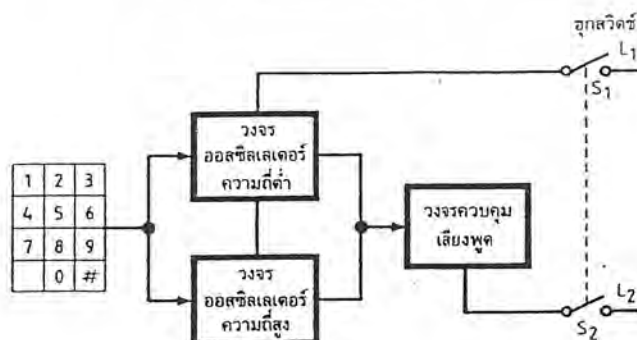
และระยะเวลาของช่องว่างระหว่างกลุ่มสัญญาณ = 700 (มิลลิวินาที) \times 6 = 4.6 วินาที จะใช้เวลาในการส่งทั้งหมด = 3.5 + 4.2 = 7.7 วินาที

แต่ถ้าเป็นโทรศัพท์ที่ใช้การส่งระบบคิตีเอ็มเอฟ จะใช้เวลา 7×100 มิลลิวินาที = 0.7 วินาที เท่านั้น

ดังนั้นจะเห็นได้ชัดเจนประการหนึ่งแล้วว่าระบบคิตีเอ็มเอฟ จะสามารถประหยัดเวลาในการส่งหมายเลขไปยังชุมสายได้มากกว่าระบบที่ใช้การส่งสัญญาณพัลส์ ซึ่งเป็นผลให้ชุมสายสามารถใช้อุปกรณ์ประเภทหน่วยความจำได้อย่างมีประสิทธิภาพมากขึ้นตามไปด้วย

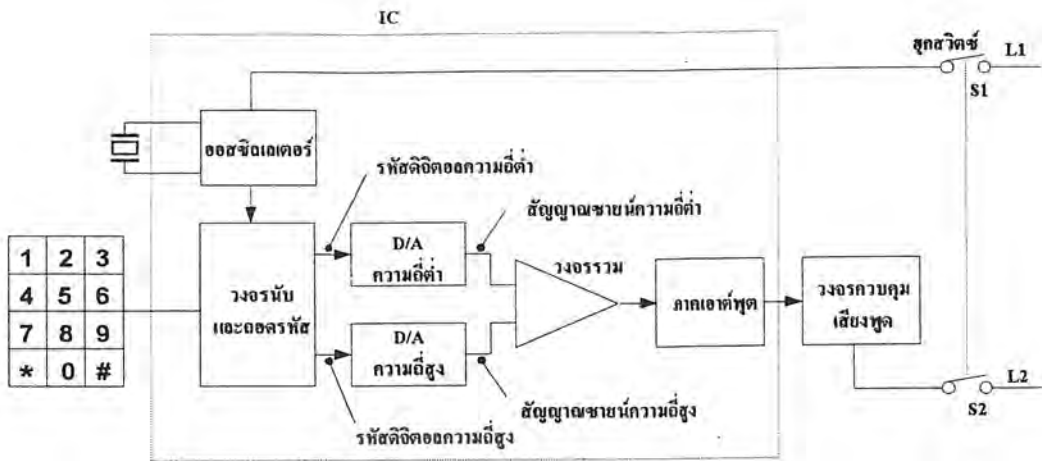
ในปัจจุบันนี้ การส่งสัญญาณแบบคิตีเอ็มเอฟได้รับความนิยมมากกว่าระบบพัลส์ ทั้งในด้านความเร็ว ความสะดวกสบาย และการนำไปประยุกต์ใช้งานกับอุปกรณ์ต่างๆ ดังนั้นเพื่อความสะดวกสบายจึงได้มีการผลิต ไอซีสำเร็จรูปขึ้น การส่งสัญญาณแบบคิตีเอ็มเอฟด้วยการใช้ไอซีสำเร็จรูปในปัจจุบันจะเหมาะสมกว่าการนำอุปกรณ์มาต่อกันในการผลิตสัญญาณที่มีความถี่ต่างๆ เพื่อแทนรหัสหมายเลขของผู้ที่ต้องการจะติดต่อด้วย หลักการทำงานของไอซีพวกนี้ย่อมจะต้องมีหลักการเช่นเดียวกัน นั่นก็คือ การนำความถี่ที่มีค่าแตกต่างกัน 2 ความถี่ ซึ่งเกิดจากการตีคอร์ดปุ่มกดหมายเลขให้เป็นสัญญาณความถี่ที่เกิดจากการถอดรหัสได้ในแนวแถวและแนวคอลัมน์ จากนั้นก็นำสัญญาณทั้งสองมาออกคู่เสถกันแล้วจึงถูกส่งไปยังชุมสายต่อไป

2.3 การสร้างรหัสหมายเลขโดยการใช้ไอซีสำเร็จรูป



รูปที่ 2.7 (ก) วงจรแบบแรกๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

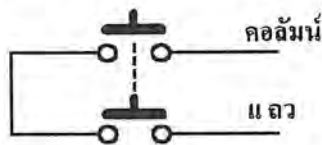


รูปที่ 2.7 (ข) วงจรที่ถูกพัฒนาในรูปแบบของไอซีสำเร็จรูป
รูปที่ 2.7 บล็อกไดอะแกรมของระบบคิตที่เอ็มเอฟ

ในรูปที่ 2.7 (ก) เป็นบล็อกไดอะแกรมของการส่งสัญญาณแบบคิตที่เอ็มเอฟ ซึ่งในระบบนี้ยังคงต้องใช้อุปกรณ์จำพวกพาสซีฟ (Passive elements) ในการนำมาสร้างวงจรออสซิลเลเตอร์ ซึ่งแน่นอนว่าปัญหาที่จะพบสำหรับวงจรที่ใช้อุปกรณ์เหล่านี้จะมีความคลาดเคลื่อน เนื่องจากสภาวะแวดล้อมที่เปลี่ยนไปและอายุการใช้งาน ผลที่จะตามมาคือความถี่ที่ผลิตออกมาขอมมีค่าเปลี่ยนแปลงไปคืบ ซึ่งจะทำให้ขุมสายเกิดการทำงานผิดพลาดในการติดต่อกับผู้ที่ถูกเรียก ดังนั้นการสร้างไอซีสำเร็จรูปมาใช้งานแทนอุปกรณ์พาสซีฟขอมที่จะต้องแก้ไขปัญหาเหล่านี้ได้ในระดับหนึ่ง

ในรูปที่ 2.7 (ข) เป็นบล็อกไดอะแกรมของไอซีที่นำมาใช้สร้างสัญญาณในระบบคิตที่เอ็มเอฟ ซึ่งวงจรภายในประกอบคืบด้วยวงจรรนับและถอดรหัส (counter and decoder) ซึ่งวงจรถอดรหัสก็จะแยกว่าการกดหมายเลขแต่ละครั้งจะตรงกับตำแหน่งใดบ้างในแนวแถวและแนวคอลัมน์ เมื่อทำการถอดรหัสจากการกดได้แล้วก็นำค่าในแนวแถวและแนวคอลัมน์ไปหารจากค่าความถี่หลัก สัญญาณที่ออกจากวงจรรนับและถอดรหัสก็จะได้สัญญาณดิจิทัล 2 สัญญาณที่มีความถี่แตกต่างกัน จากนั้นก็นำสัญญาณทั้งสองไปผ่านวงจรแปลงสัญญาณจากดิจิทัลไปเป็นอนาล็อก (D/A converter) และนำมารวมกันโดยการนำไปผ่านวงจรรวมและขยายสัญญาณ (summing amp) แล้วจึงถูกส่งผ่านไปยังวงจรควบคุมเสียงพูด (speech network) และผ่านต่อไปยังขุมสายโทรศัพท์ในที่สุด

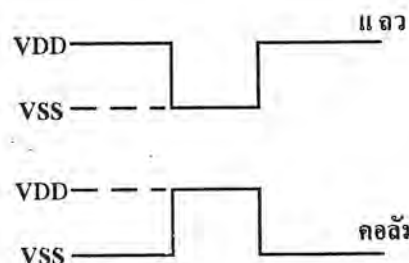
ปุ่มกดชนิด DPST



ปุ่มกดชนิด DPST



(ก) แผนภาพ



(ข) รูปสัญญาณ

รูปที่ 2.8 แสดงชนิดของปุ่มกดและรูปสัญญาณ

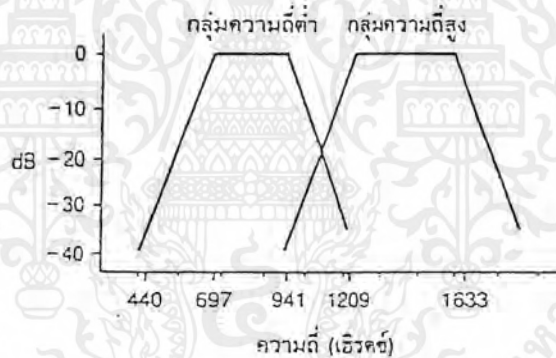
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซีอาจจะถูกออกแบบมาให้ใช้ร่วมกับแป้นพิมพ์หมายเลข (Key pad) ชนิด DPST (dual-pole single throw) ซึ่งจะมีหน้าสัมผัส 2 หน้า หรืออาจจะเป็นชนิด SPST (single-pole single throw) ก็ได้ ในรูปที่ 2.8 เป็นแผนภาพและรูปของสัญญาณเมื่อมีการกดปุ่มหมายเลขใดๆ จะสังเกตว่าในการดีโค็คของแนวแถวจะแอกทีฟที่ลอจิก “0” แคนในแนวคอลัมน์นี้จะแอกทีฟที่ลอจิก “1”

หลังจากที่ทำการเข้ารหัสของสัญญาณแล้ว ก็จะเข้าสู่หลักการของการถอดรหัสหมายเลขที่ถูกส่งมาแบบดีทีเอ็มเอฟ ซึ่งเป็นวงจรที่มีการใช้งานกันมากในปัจจุบัน

2.4 วงจรถอดรหัสหมายเลขดีทีเอ็มเอฟ

วงจรที่ทำหน้าที่ถอดรหัสหมายเลขที่ส่งมาแบบดีทีเอ็มเอฟ (DTMF receiver) ในช่วงแรกๆ จะใช้วงจรถอดรหัส 1 วงจรต่อ 1 คู่สาย เมื่อมีการขยายการใช้งานโทรศัพท์กันมากขึ้น ภายในชุมสายจะมีคู่สายภายใต้การควบคุมเป็นจำนวนมาก การใช้งานของวงจรถอดรหัสหมายเลขแบบดีทีเอ็มเอฟจึงเปลี่ยนมาเป็นลักษณะของการใช้งานร่วมกันระหว่างหลายๆ คู่สาย ดังนั้นจึงเกิดความซับซ้อนในการสร้างวงจรในลักษณะเช่นนี้ แต่ปัจจุบันมีวงจรถอดรหัสที่อยู่ในรูปไอซีสำเร็จรูป ซึ่งมีราคาถูกและง่ายต่อการใช้งาน จึงไม่เป็นการลงทุนที่สูงจนเกินไปในการที่จะใช้วงจรถอดรหัส 1 วงจรต่อ 1 คู่สาย



รูปที่ 2.9 ผลตอบสนองความถี่ของวงจรกรองความถี่

การสร้างสัญญาณดีทีเอ็มเอฟ ซึ่งจะประกอบไปด้วยสัญญาณที่มีความถี่ต่างกัน 2 สัญญาณตามตำแหน่งคอลัมน์และแถวของปุ่มกดหมายเลข และทำการมอดูเลตเข้าด้วยกันก่อนที่จะส่งออกไป เมื่อกดปุ่มหมายเลขใดๆ ไปแล้วจะมีสัญญาณความถี่ค่าเท่าไรบ้างที่ถูกผลิตออกมา ซึ่งเป็นค่าที่กำหนดไว้เป็นมาตรฐานของระบบการเข้ารหัสแบบดีทีเอ็มเอฟอยู่แล้ว ส่วนในรูป 2.9 จะเป็นกราฟที่เป็นผลตอบสนองความถี่ของวงจรกรองความถี่ภายในวงจรถอดรหัส ซึ่งที่ชุมสายหลังจากที่รับสัญญาณดีทีเอ็มเอฟมาแล้วก็จะนำไปผ่านวงจรกรองความถี่ที่มีผลตอบสนองตามรูปนี้ เมื่อสัญญาณดีทีเอ็มเอฟผ่านวงจรกรองความถี่มาแล้วก็จะได้สัญญาณความถี่ 2 ค่า ซึ่งก็จะเป็นความถี่เดียวกับความถี่มาตรฐานก่อนที่จะทำการมอดูเลตนั่นเอง

2.4.1 ข้อกำหนดของวงจรอครหัสหมายเลขแบบดีทีเอ็มเอฟ

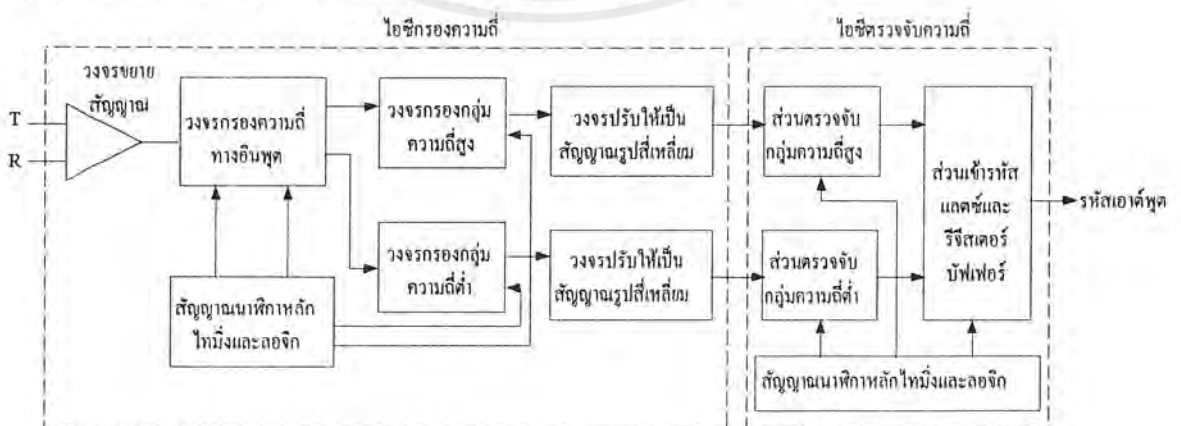
ข้อกำหนดต่างๆ ที่จำเป็นเพื่อที่จะไม่ทำให้การอครหัสสัญญาณดีทีเอ็มเอฟ เกิดการผิดพลาดขึ้น ซึ่งมีรายละเอียดดังต่อไปนี้

1. วงจรจะยังคงสามารถอครหัสได้อย่างถูกต้อง ถึงแม้สัญญาณที่รับเข้ามาจะมีความเบี่ยงเบนไปจากค่าที่กำหนดไว้เป็นมาตรฐาน แต่ต้องไม่เกิน $\pm 2\%$ และจะไม่ยอมสัญญาณที่มีค่าเบี่ยงเบนมากกว่า $\pm 3\%$ จากค่ามาตรฐาน ผ่านวงจรรองความถี่ไปได้
2. วงจรอครหัสจะสามารถอครหัสได้ ก็ต่อเมื่อได้รับสัญญาณเข้ามามีระยะเวลาอย่างน้อย 40 มิลลิวินาที
3. วงจรอครหัสจะทำการอครหัสได้ถูกต้อง ก็ต่อเมื่อสัญญาณดีทีเอ็มเอฟที่รับเข้ามาในวงจรจะต้องมีช่วงเวลาเท่ากับสัญญาณดีทีเอ็มเอฟที่รับเข้ามาก่อนหน้านี้ เป็นเวลาอย่างน้อย 35 มิลลิวินาที
4. วงจรอครหัส จะต้องสามารถอครหัสดีทีเอ็มเอฟที่มีโคนามิกเรนจ์สูงกว่า 27.5 เดซิเบลได้ โดยไม่เกิดความผิดพลาด และยังสามารถทำงานได้ในกรณีที่สัญญาณทั้ง 2 ความถี่ที่ประกอบกันขึ้นเป็นสัญญาณดีทีเอ็มเอฟ มีแอมพลิจูดแตกต่างกันมากกว่า 6 เดซิเบล
5. วงจรอครหัสยังคงทำงานได้ตลอดเวลา ไม่ว่าจะขณะนั้นจะปรากฏเสียงพูดหรือมีสัญญาณรบกวนจากภายนอกเข้ามายังวงจรอครหัสก็ไม่ทำให้การอครหัสผิดพลาด

2.4.2 วงจรรองความถี่และวงจรตรวจจับ (Filter and detector)

ในรูปที่ 2.9 จะเห็นว่าวงจรรองความถี่เป็นส่วนสำคัญของวงจรอครหัสจากรูปกราฟที่แสดงผลตอบสนองความถี่ วงจรรองความถี่ชนิดที่ใช้สำหรับการทำงานให้ได้ผลตอบสนองตามรูป 2.9 จะต้องใช้เวลารองความถี่ชนิดแยกย่านความถี่ (Bandsplit filter) ดังนั้นสัญญาณดีทีเอ็มเอฟที่ผ่านวงจรรองความถี่ออกมาแล้วก็จะแยกได้เป็นกลุ่มความถี่ที่สูง (high group) กับกลุ่มความถี่ที่ต่ำ (low group) ส่วนสัญญาณความถี่ที่อยู่นอกเหนือย่านนี้ ซึ่งไม่ตรงกับค่าความถี่มาตรฐานหรือมีค่าเบี่ยงเบนเกิน 2% ก็จะไม่สามารถผ่านวงจรรองความถี่นี้ไปได้

จากนั้นสัญญาณความถี่ที่ผ่านออกมาก็จะถูกนำไปผ่านวงจรตรวจจับ เพื่อที่จะทำการประมวลต่อไป ในรูปที่ 2.10 เป็นบล็อกโคอะแกรมของวงจรรองความถี่และวงจรตรวจจับ ซึ่งในปัจจุบันทั้งสองวงจรได้ถูกผลิตไว้ให้อยู่ในรูปไอซีเพียงตัวเดียว ได้แก่ เบอร์ 751201



รูปที่ 2.10 บล็อกโคอะแกรมของวงจรอครหัสหมายเลขแบบดีทีเอ็มเอฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

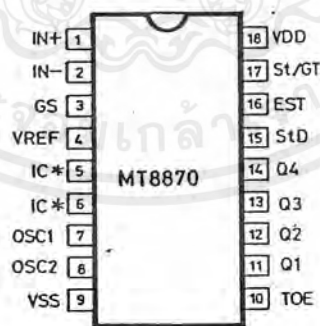
สำหรับการทำงานของวงจรตรวจจับความถี่ตามรูปที่ 2.10 นั้น เมื่อสัญญาณความถี่ทั้งสองย่านที่ผ่านมาจากวงจรกรองความถี่แล้ว จะถูกนำไปผ่านวงจรสร้างสัญญาณรูปสี่เหลี่ยม (Squaring circuits) เพื่อทำให้เป็นสัญญาณในระบบดิจิทัล จากนั้นวงจรตรวจจับก็จะทำการประมวลผลสัญญาณซึ่งจะใช้วิธีการนับจำนวนพัลส์ซึ่งมาจากวงจรออสซิลเลเตอร์หลัก โดยจะทำการนับจำนวนพัลส์ภายใน 1 คาบสัญญาณรูปสี่เหลี่ยม วิธีการเช่นนี้จะทำให้วงจรตรวจจับความถี่สามารถหาค่าความถี่ของสัญญาณที่เข้ามาได้ ซึ่งก็จะทำให้ทราบถึงค่าของความถี่ที่ประกอบกันขึ้นเป็นสัญญาณดิจิทัลที่เอ็มเอฟได้ และทำการถอดรหัสออกมาเป็นหมายเลขโทรศัพท์ที่ได้ในที่สุด

แต่ปัญหาที่สำคัญ คือ การที่มีเสียงพุดเข้ามาในวงจรซึ่งไม่ใช่ความถี่ที่เอ็มเอฟ ซึ่งอาจทำให้เกิดความผิดพลาดในการถอดรหัสหมายเลขได้ ดังนั้นจึงต้องมีการกำหนดระยะเวลาในการประมวลผลแต่ละครั้งไว้ประมาณ 10 มิลลิวินาที ซึ่งถ้าเวลาในการประมวลผลน้อยกว่านี้จะทำให้เกิดความผิดพลาดในการถอดรหัสได้

2.5 ไอซีวงจรถอดรหัสสัญญาณหมายเลขแบบดิจิทัลที่เอ็มเอฟ MT8870

2.5.1 โครงสร้างของ MT8870

โครงสร้างภายในของ MT8870 ประกอบไปด้วยวงจรกรองความถี่และวงจรถอดรหัสฟังก์ชันทางดิจิทัล เป็นไอซีที่สร้างโดยใช้เทคโนโลยีซีมอส (ISO-CMOS) ในส่วนของวงจรกรองความถี่ใช้เทคนิคของสวิทช์คาปาซิเตอร์ฟิลเตอร์สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิทัลเพื่อตรวจจับและถอดรหัสทั้ง 16 ความถี่ออกเป็นเลขฐานสองขนาด 4 บิต และเข้ารหัสเวลาที่สัญญาณเข้ามา ส่วนภาคอินพุตเป็นออปแอมป์ซึ่งสามารถปรับอัตราขยายได้โดยต่ออุปกรณ์ภายนอกเอาต์พุตเป็นวงจรเสตซ์ 3 สถานะ



* ต่อกับ VSS

MT8870BE 18 PIN PLASTIC
MT8870BC 18 PIN CERDIP

รูปที่ 2.11 แสดงรายละเอียดของ MT8870

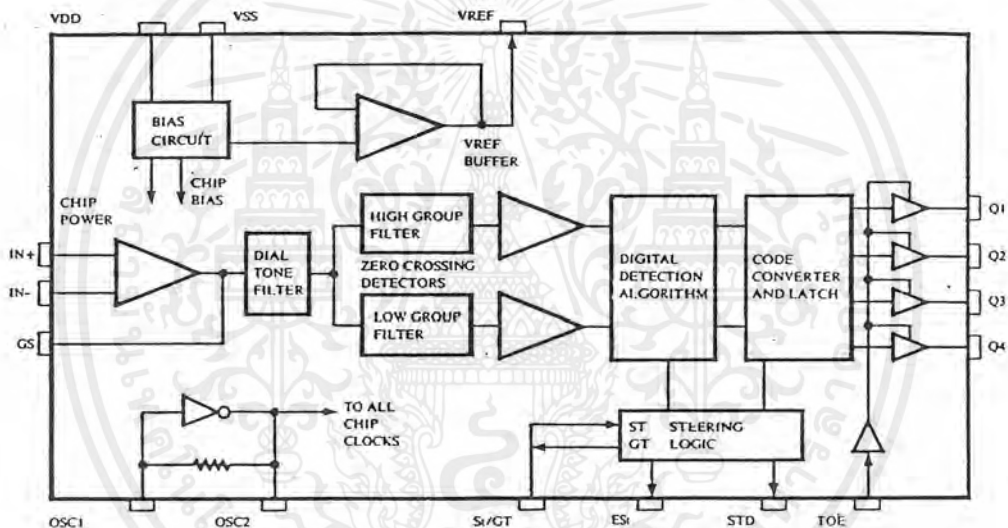
2.5.2 ฟังก์ชันการทำงานภายใน MT8870

ภายใน MT8870 ประกอบด้วยส่วนสำคัญ 5 ส่วน คือ

- ภาคกรองความถี่ (Filter section)
- ภาคถอดรหัส (Decoder section)
- ภาคตรวจสอบสัญญาณ (Steering circuit)
- ภาคขยายสัญญาณความแตกต่าง (Differential input)
- ภาคกำเนิดความถี่ (Oscillator)

2.5.3 ภาคกรองสัญญาณความถี่

ในส่วนนี้จะแยกสัญญาณดีทีเอ็มเอฟที่เข้ามาออกเป็น 2 กลุ่มความถี่ คือ ช่วงความถี่สูง และช่วงความถี่ต่ำ โดยใช้วงจรกรองแถบความถี่อันดับ 6 ชนิดสวิตซ์คาปาซิเตอร์ (six-order switched capacitor band pass filter) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือ ช่วงความถี่สูงและช่วงความถี่ต่ำ



รูปที่ 2.12 แสดงโครงสร้างภายในของ MT8870

2.5.4 ภาคถอดรหัส

ความถี่ดีทีเอ็มเอฟที่ถูกกรองเรียบร้อยแล้ว จะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิทัล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐานดีทีเอ็มเอฟหรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบแล้วว่าความถี่ที่เข้ามานั้นถูกต้อง สัญญาณที่ขา EST (early steering) ก็จะแอกทีฟ สำหรับค่าที่ถอดรหัสได้จากความถี่ต่างๆ นั้นแสดงในตารางที่ 2.1

2.5.5 ภาคการตรวจสอบสัญญาณ

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาท์พุท จะมีการตรวจสอบความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

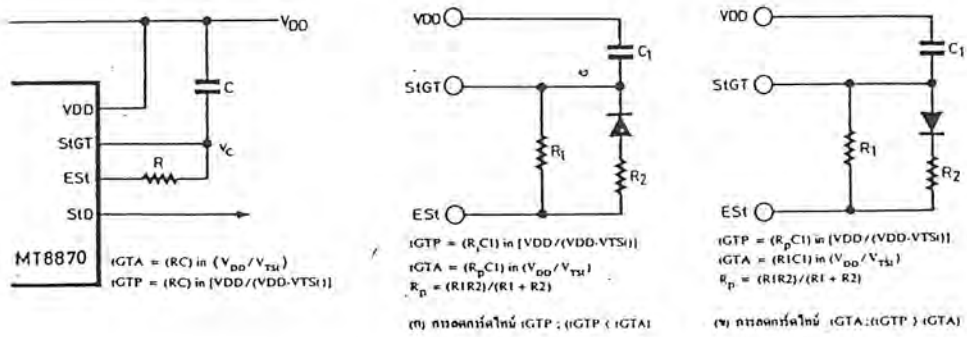
ความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรส่วนนี้จะไม่รับโดยถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใด สามารถตั้งได้โดยใช้ตัวต้านทานและตัวเก็บประจุ (RC) ต่อภายนอก สัญญาณที่ขา EST จะเป็นสถานะสูง (high) นานใกล้เคียงกับระยะเวลาที่มีความถี่ที่เอ็มเอฟเข้ามา จากรูปที่ 2.13 เมื่อขา EST เป็นสถานะสูง ทำให้แรงดันคร่อมตัวเก็บประจุสูงขึ้น ตัวเก็บประจุจะคายประจุทำให้แรงดันคร่อมตัวเก็บประจุสูงขึ้นจนถึงค่าเทรซโฮลด์ วงจรถอดรหัสจึงจะถอดรหัสออกเป็นตัวเลขขนาด 4 บิต

สำหรับคำว่าการ์ดไทม์ (Guard time) นั้นหมายถึง ช่วงคาบเวลาของความถี่ที่เข้ามา ซึ่งจะต้องนานเท่ากับหรือมากกว่าช่วงเวลาที่เรที่ตั้งไว้ จึงจะได้รับการยอมรับว่าสัญญาณความถี่นั้นถูกต้อง หรือกล่าวได้ว่าเวลาที่เรที่ตั้งไว้โดยตัวต้านทานและตัวเก็บประจุก็คือการ์ดไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามานานเท่ากับหรือมากกว่าเวลาที่ตั้งไว้จึงสามารถแปลงเป็นตัวเลขได้ ถ้าสัญญาณความถี่ที่เข้ามาสั้นกว่าก็จะไม่มีการถอดรหัสเป็นตัวเลขออกไป การตั้งเวลาและจำนวนเวลาดูได้จากรูปที่ 2.13

ตารางที่ 2.1 แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ

F _{low}	F _{high}	NO.	TOE	Q ₄	Q ₃	Q ₂	Q ₁
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

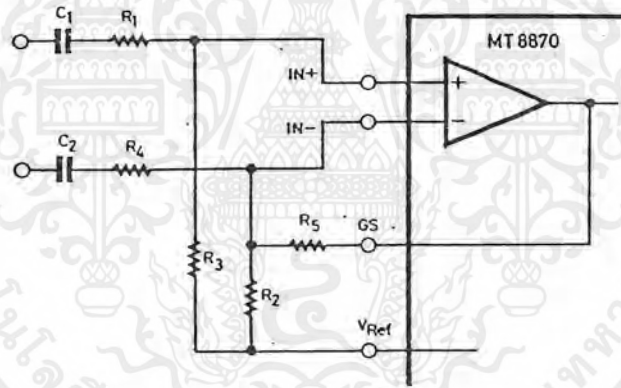
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและแสดงการกำหนดเวลาการ์ดใหม่ (Gard time) พร้อมวิธีการคำนวณ

2.5.6 ภาคขยายสัญญาณความแตกต่าง

วงจรส่วนอินพุตของ MT8870 เป็นภาคขยายออปแอมป์ที่สามารถปรับอัตราขยาย โดยต่อวงจรภายนอกเพิ่มเข้าไป



รูปที่ 2.14 แสดงการต่อวงจรภาคอินพุต

รูปที่ 2.14 แสดงการต่อวงจรภายนอกเข้ากับอินพุต ซึ่งสามารถคำนวณอัตราขยายความแตกต่างของอินพุตและอิมพีแดนซ์ได้ดังนี้

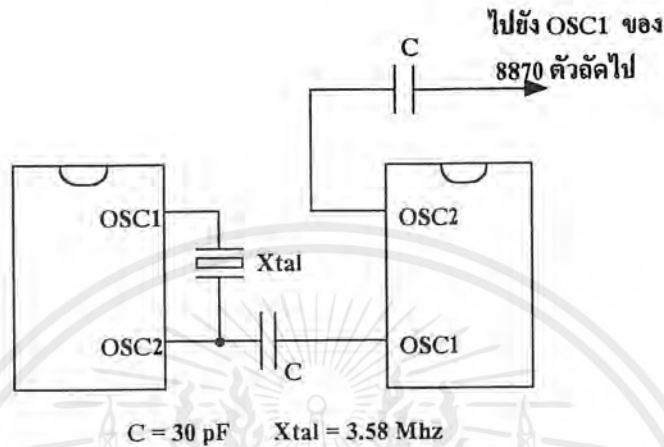
$$\text{อัตราขยาย } (A_{v,diff}) = \frac{R_5}{R_1}$$

$$\text{อินพุตอิมพีแดนซ์ } (Z_{in,diff}) = 2 \sqrt{R_1^2 + \left(\frac{1}{\omega c} \right)^2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.7 ภาคกำเนิดความถี่

ในภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอลขนาด 3.58 เมกกะเฮิร์ตซ์ก็สามารถใช้งานได้ทันที



รูปที่ 2.15 แสดงการต่อวงจรผลิตความถี่

2.6 ลักษณะของสัญญาณติดต่อระหว่างเครื่องรับและชุมสายโทรศัพท์

2.6.1 สัญญาณที่ส่งจากเครื่องโทรศัพท์ไปยังชุมสาย

- (1) ออฟฮุก (Off Hook) คือ สภาพที่ผู้เข้ากดหูโทรศัพท์ สายจะมีสภาพเป็นโคลอสลูป (Close Loop)
- (2) ออนฮุก (On Hook) คือ สภาพที่ผู้เข้ากดหูโทรศัพท์หรือสภาพว่างลักษณะของวงจรถจะเป็นโอเพ่นลูป (Open loop)
- (3) ไดอัลลิ่ง (Dialling) คือ สภาพที่ผู้เข้าหมุนหมายเลข เครื่องแบบหมุนหมายเลขสัญญาณจะเป็นพัลส์ ค่าอิมพีแดนซ์จะสูงๆ ต่ำๆ สลับกันไปตามที่หมุนหมายเลข ถ้าเป็นเครื่องแบบกดปุ่มก็จะส่งสัญญาณออกไปเป็นความถี่สี่ที่เอ็มเอฟส่งออกไปยังชุมสาย

2.6.2 สัญญาณที่ส่งมาจากชุมสายโทรศัพท์

- (1) สัญญาณหมุนหมายเลข คือ สัญญาณที่บอกให้ทราบว่าจะในขณะนี้อุปกรณ์ที่ชุมสายปลายทางพร้อมที่จะรับหมายเลขของเครื่องรับปลายทางจากผู้เรียกแล้ว ให้ผู้เรียกทำการส่งหมายเลขได้ สัญญาณหมุนหมายเลขนี้จะเป็นสัญญาณต่อเนื่องความถี่ 400 เฮิร์ตซ์ และทำการมอดูเลตด้วยความถี่ 25 เฮิร์ตซ์

(2) สัญญาณสายไม่ว่าง (Busy Tone) คือ สัญญาณจากชุมสายที่บอกให้ทราบว่า อุปกรณ์ชุมสายไม่ว่าง เช่น ถ้าผู้เข้ากดแล้วได้ยินเสียงนี้ แสดงว่าอุปกรณ์ในชุมสายไม่ว่าง แต่ถ้าได้ยินเสียงนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากหมุนหมายเลขไปแล้วก็แสดงว่าเครื่องรับปลายทางไม่ว่าง หรืออุปกรณ์สำหรับต่อออกไปยังชุมสายอื่นไม่ว่าง ลักษณะของสัญญาณนี้จะเป็นสัญญาณที่ขาดตอนเป็นช่วงๆ ส่ง 0.5 วินาที หยุด 0.5 วินาที และความถี่ของสัญญาณ 400 เฮิรตซ์ เป็นคลื่นรูปไซน์ (Sine Wave)

(3) สัญญาณเรียกกลับ (Ring Back Tone : RBT) คือ สัญญาณที่ชุมสายส่งไปยังเครื่องรับหลังจากที่ทำการหมุนหมายเลขครบแล้ว เพื่อบอกให้ทราบว่าขณะนี้การต่อหมายเลขได้กระทำสำเร็จแล้ว โดยชุมสายจะทำการส่งสัญญาณเรียกไปยังผู้ถูกเรียก ลักษณะของสัญญาณจะเป็นสัญญาณคลื่นรูปไซน์ ความถี่ 400 เฮิรตซ์ โดยจะส่ง 1 วินาที และหยุด 4 วินาที

(4) สัญญาณเรียก คือ สัญญาณที่ชุมสายส่งมายังผู้ถูกเรียก ซึ่งจะได้ยินเป็นเสียงกระดิ่งหรือเสียงโทนต่างๆ แล้วแต่เครื่องรับโทรศัพท์ ลักษณะของสัญญาณจะเป็นคลื่นรูปไซน์ ขนาดแรงดันประมาณ 100 โวลต์พีคทูพีค หรือประมาณ 70-90 โวลต์อาร์เอ็มเอส ความถี่ 25 เฮิรตซ์ โดยจะส่ง 1 วินาที และหยุด 4 วินาที

(5) สัญญาณนูโทน (Number Unobtainable Tone) คือ สัญญาณที่บอกให้เราทราบว่าเลขหมายที่หมุนมาไม่มีการใช้งานอยู่

2.7 วงจรส่วนบันทึกและเล่นกลับ ISD 2590

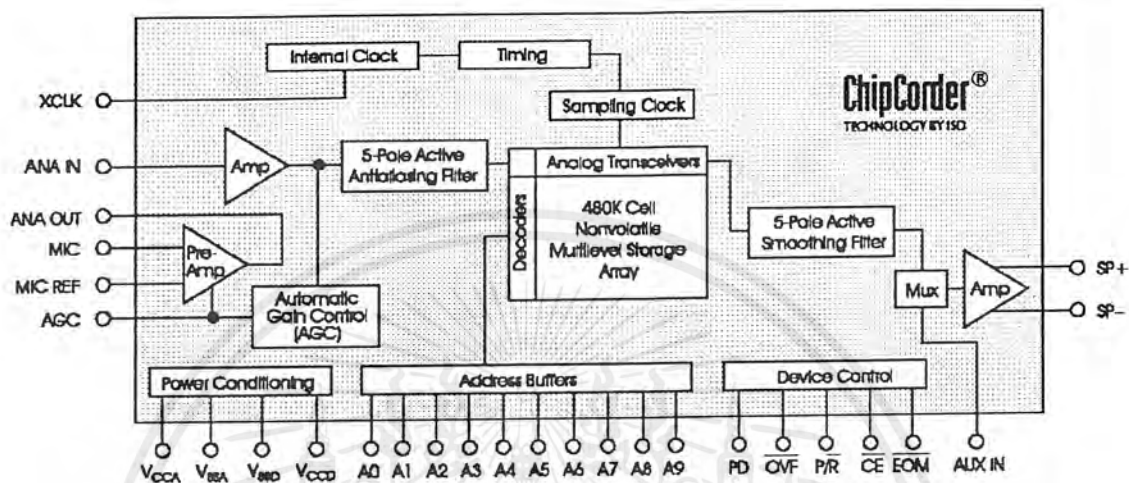
ไอซี ISD 2590 รูปที่ 2.23 เป็นไอซีที่สามารถบันทึกเสียงลงไปในตัวไอซีได้โดยไม่ต้องต่อกับหน่วยความจำภายนอก เป็นอุปกรณ์อยู่ในตระกูลซีมอส สามารถบันทึกเสียงและเล่นกลับได้นาน 90 วินาที

2.7.1 คุณสมบัติโดยทั่วไปของ ISD 2590

1. ใช้งานง่ายในการบันทึกและเล่นกลับบนตัวไอซี
2. สัญญาณเสียงที่ถูกบันทึกเมื่อถูกเล่นกลับจะมีคุณภาพเสียงที่ดี
3. สามารถควบคุมการทำงานโดยใช้สวิทช์โดยทั่วไป หรือใช้ไมโครคอนโทรลเลอร์ควบคุมก็ได้
4. ไอซีหนึ่งตัวสามารถบันทึกเสียงได้นาน 90 วินาที
5. สามารถต่อแอสเซตได้โดยตรงเพื่อให้การบันทึกและเล่นกลับมีเวลานานขึ้น
6. ไม่ต้องใช้แบตเตอรี่ในการแบ็คอัพในขณะที่ไม่ได้ใช้งาน โดยไม่ทำให้ข้อมูลสูญหาย
7. มีวงรอบการบันทึกมากกว่า 100,000 ครั้ง
8. สามารถเก็บสัญญาณเสียงที่บันทึกไว้ได้นาน 100 ปี
9. มีสัญญาณนาฬิกาภายในตัวไอซี
10. ใช้แรงดันไฟตรง +5 โวลต์
11. สามารถกำหนดแอสเซตในการแบ่งช่วงเวลาของการบันทึกและเล่นกลับได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติต่างๆ ที่รวบรวมอยู่ในไอซีเพียงตัวเดียว ทำให้ง่ายแก่การใช้งานตั้งแต่ วงจรขยายสัญญาณจากไมโครโฟนจนถึงหน่วยจัดเก็บข้อมูลที่บันทึกและขับออกลำโพง ก็ถูกรวมไว้ใน ไอซีเพียงตัวเดียว ในโหมดการบันทึกจะจัดเก็บข้อมูลต่างๆ ไว้ในหน่วยความจำที่เป็นเซลล์แบบ ไม่ต้องการแรงดันสำรองเพื่อรักษาข้อมูลไม่ให้สูญหาย



รูปที่ 2.16 บล็อกไดอะแกรมภายในไอซี ISD2590

2.7.2 หน้าทีของขาอุปกรณ์

- ขา V_{CCA} , ขา V_{CCD} (Voltage Inputs)

เป็นขารับแรงดันที่จะต้องแยกกันต่างหากระหว่างขารับแรงดันของวงจรถ่ายเสียงและวงจรดิจิทัลที่ประกอบอยู่ในตัวไอซี ขารับแรงดันต้องการแรงดันไฟตรง +5 โวลต์ และต้องเป็นแรงดันไฟตรงที่มีสัญญาณรบกวนต่ำมาก

- ขา V_{SSA} , ขา V_{SSD} (Ground Inputs)

เป็นขากราวด์ของสัญญาณอนาล็อกและสัญญาณดิจิทัลตามลำดับ โดยขากราวด์ทั้งสองนี้จะถูกต่อและปิดไว้ภายในตัวถังของไอซี การใช้งานของขากราวด์ทั้งสองจะเลือกต่อกับกราวด์ของแหล่งจ่ายไฟในส่วนที่มีค่าอิมพีแดนซ์ต่ำ เพื่อไม่ต้องการให้เกิดค่าแรงดันที่แตกต่างกันระหว่างกราวด์ทั้งสอง

- ขา PD (Power Down Input)

ในขณะที่ไม่มีการบันทึกหรือเล่นกลับ ที่ขานี้จะมีสถานะเป็น “1” ก็จะเป็นการรักษาระดับการสิ้นเปลืองพลังงานในระดับต่ำมากๆ แต่เมื่อขา OVF มีสถานะเป็น “0” ที่แสดงถึงการเล่นกลับสิ้น

ชุดลงปรากฏขึ้น ขา PD ปกติจะเป็น “1” อยู่ในขณะนั้นจะถูกรีเซตและจะเริ่มกระบวนการบันทึกหรือเล่นกลับใหม่อีกครั้งหนึ่ง

- ขา \overline{CE} (Chip Enable Input)

ขา \overline{CE} จะต้องได้รับสัญญาณในสภาวะเป็น “0” เพื่อเข้าสู่สภาวะของการบันทึกหรือเล่นกลับที่ขาแอดแอสอินพุตและขา P/R อินพุตจะถูกแลตซ์จากพัลส์ขอบขาลงของพัลส์ที่ขา \overline{CE}

- ขา P/R (Playback / Record Input)

เมื่อขา $\overline{P/R}$ มีสภาวะเป็น “1” จะเป็นวงรอบของการเล่นกลับ และถ้ามีสภาวะเป็น “0” จะเป็นวงรอบของการบันทึก ถ้าหากได้รับพัลส์ที่ขอบขาลงของขา \overline{CE} จะเป็นการแลตซ์อินพุตที่ขา $\overline{P/R}$

- ขา EOM (End-of-Message / Run Output)

ขา \overline{EOM} นี้จะกำหนดหรือระบุการสิ้นสุดของการเก็บสัญญาณเสียงที่ทำการบันทึก โดยขา \overline{EOM} นี้จะให้เอาท์พุตออกมาเป็น “0” เมื่อข้อมูลที่ถูกบันทึกอยู่ถูกเล่นกลับออกมาหมดแล้ว

- ขา \overline{OVF} (Overflow Output)

สัญญาณพัลส์ “0” จะปรากฏออกทางขา \overline{OVF} เพื่อเป็นการแสดงว่าสิ้นสุดการเล่นกลับหรือหน่วยความจำภายในตัวไอซีได้ถูกอ่านออกมาหมดแล้ว และจะแสดงเป็นสภาวะหยุดการเล่นกลับพัลส์เอาท์พุตจากขา \overline{OVF} นี้จะจ่ายให้กับขา \overline{CE} จนกว่าขา \overline{OVF} นี้จะได้รับพัลส์ เพื่อทำการรีเซตและเริ่มวงรอบการเล่นกลับใหม่อีกครั้ง พัลส์ที่ขา \overline{OVF} นี้สามารถใช้เริ่มต้นการทำงานของ ISD2590 ในตัวถัดไปได้เมื่อถูกต่อแคสเคดกันหลายตัว

- ขา MIC (Microphone Input)

ขา \overline{MIC} นี้จะรับสัญญาณอินพุตที่ผ่านเข้ามายังไมโครโฟน แล้วส่งผ่านสัญญาณเข้าสู่วงจรปรีแอมป์ที่ประกอบอยู่ในตัวไอซี ซึ่งจะประกอบด้วยวงจรควบคุมอัตราขยายอัตโนมัติ โดยวงจรนี้จะทำหน้าที่ควบคุมอัตราขยายของวงจรปรีแอมป์ให้มีการขยายอยู่ในช่วง -15 ถึง 24 เดซิเบล ไมโครโฟนจากภายนอกจะถูกคัปปลิ่งผ่านตัวเก็บประจุในลักษณะอนุกรมกับขา \overline{MIC} ค่าความจุของตัวเก็บประจุจะถูกกำหนดโดยคำนึงถึงความต้านทานภายในของไอซีซึ่งมีค่า 10 กิโลโอห์ม เพื่อให้เกิดการคัตออฟที่ความถี่ต่ำ

- ขา MIC REF (Microphone Reference Input)

ขา $\overline{MIC REF}$ นี้จะต่อกับกราวด์อนาล็อก โดยต่ออนุกรมกับตัวเก็บประจุเพื่อทำหน้าที่กำจัดสัญญาณรบกวนทางอินพุตของขา MIC และเพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้ดีกว่า 10 เดซิเบล

- ขา AGC (Automatic Gain Control Input)

ขา \overline{AGC} นี้เป็นอินพุตเพื่อควบคุมอัตราขยายของปรีแอมป์ไมโครโฟน เพื่อให้เกิดความเหมาะสมกับระดับสัญญาณที่มีช่วงกว้างมากของสัญญาณทางด้านอินพุตจากไมโครโฟน และเพื่อให้ระดับสัญญาณที่ทำการอินพุตมีความผิดเพี้ยนน้อยที่สุด ขา \overline{AGC} นี้จะต่อร่วมกับอุปกรณ์ RC เพื่อกำหนดค่าเวลาคงที่โดยค่าความต้านทานภายใน 5 กิโลโอห์ม และจะต่อกับตัวเก็บประจุภายนอกอีกตัวหนึ่งเพื่อผ่านลงกราวด์อนาล็อก โดยค่าที่เหมาะสมจะกำหนดไว้ที่ $R = 470$ กิโลโอห์ม, $C = 4.7$ ไมโครฟารัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา ANA OUT (Analog Output)

ขานี้จัดเตรียมเพื่อต่อเข้ากับปริ๊อมป์เอาต์พุต โดยอัตราขยายแรงดันของปริ๊อมป์จะถูกกำหนดโดยระดับแรงดันที่ขา AGC

- ขา ANA IN (Analog Input)

สัญญาณจะถูกส่งผ่านเข้ามาที่ขานี้เมื่อใช้ในการบันทึก สำหรับการต่อระหว่างขา ANA IN กับขา ANA OUT ควรจะมีตัวเก็บประจุต่อขึ้นอยู่ด้วย ซึ่งค่าของตัวเก็บประจุจะต้องเหมาะสมกับค่าความต้านทานภายในของขา ANA IN โดยการเลือกให้ได้ค่าความถี่ตัดออฟในช่วงความถี่เสียงผ่าน ถ้าสัญญาณที่มาจากแหล่งอื่นที่ไม่ใช่จากไมโครโฟนสามารถที่จะป้อนเข้ามาโดยผ่านตัวเก็บประจุ และจากนั้นจึงผ่านเข้ามาที่ขา ANA IN ได้โดยตรง

- ขา XCLK (External Clock Input)

ขานี้เป็นขารับสัญญาณนาฬิกาจากภายนอก เพื่อกำหนดค่าความถี่สัญญาณนาฬิกาในการซิกค่าสัญญาณ แต่โดยปกติสัญญาณนาฬิกาในการซิกค่าสัญญาณจะถูกกำหนดไว้ภายในตัวไอซีซึ่งจะไม่ขึ้นกับอุณหภูมิภายนอกหรือขั้วแรงดันไฟตรงที่ไม่คงที่ การใช้ปกติแล้วจะต่อขานี้กับกราวด์

- ขา SP+ , ขา SP- (Speaker Outputs)

เป็นขาเอาต์พุตที่ต่อกับลำโพง ซึ่งในไอซีจะมีสัญญาณความแตกต่างเพื่อใช้ขับออกลำโพง (Differential speaker driver) ซึ่งสามารถขับลำโพงที่เอาต์พุตได้ 50 มิลลิวัตต์ เมื่อลำโพงมีอิมพีแดนซ์ 16 โอห์ม โดยที่ขานี้ไม่สามารถนำลำโพงมาต่อขนานกันหลายตัว ซึ่งอาจจะทำให้เกิดความเสียหายกับตัวไอซีได้

- ขา AUX IN (Auxiliary Input)

ขานี้จะรับสัญญาณอินพุตจากภายนอก ซึ่งเป็นการมีลิตเพิล็กซ์สัญญาณผ่านออกไปทางเอาต์พุตของวงจรขยายภายในและขับสู่ลำโพง โดยขั้นตอนการทำงานนี้จะเกิดขึ้นเมื่อขา CE มีสถานะเป็น "1" วงรอบของการเล่นกลับก็จะสิ้นสุดลง หรือเมื่อสัญญาณที่บันทึกไว้ถูกเล่นกลับจนหมด ถ้ามีการต่อแคสเคดหลายตัว ที่ขานี้จะถูกต่อเข้ากับสัญญาณเล่นกลับที่ออกมาจากขาเอาต์พุตลำโพงของตัวก่อนหน้าหรือจากตัวแรก

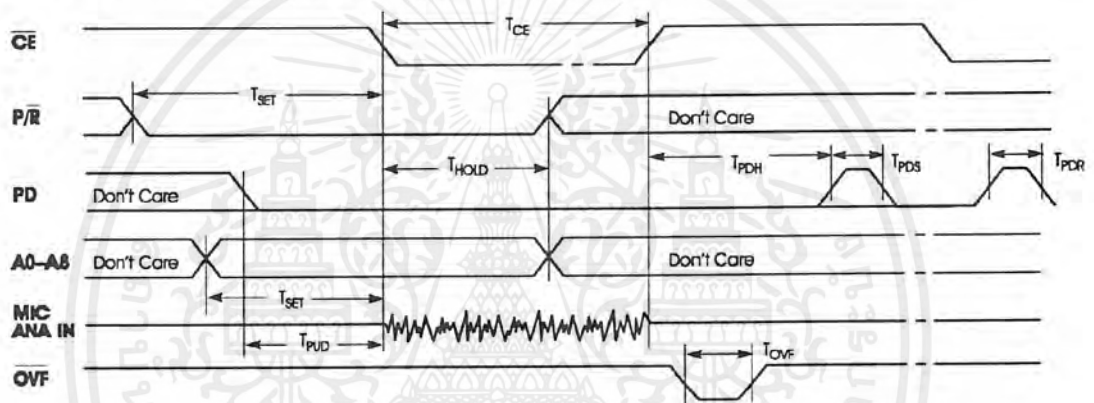
- ขา AX/MX (Address/ Mode Inputs)

ขาจะมีสองหน้าที่ซึ่งขึ้นอยู่กับของ 2MSB (Most Significant Bits) ของขาแอดเดรส A8 และ A9 ถ้าขาหนึ่งขาใดหรือทั้งสองขามีสถานะเป็น "0" ที่อินพุตทุกตัวจะทำหน้าที่เป็นอินพุตแอดเดรส และถูกใช้เป็นแอดเดรสเริ่มต้นสำหรับการบันทึกและเล่นกลับ โดยในขณะนี้จะป้อนอินพุตเท่านั้น ถ้าขา A8 และ A9 มีสถานะเป็น "1" ขาแอดเดรสทั้งหมดจะทำหน้าที่เป็นโหมดบิตตามโหมดการทำงานต่างๆ ดังแสดงในตารางที่ 2.2 โดยมีโหมดการทำงานทั้งหมด 6 โหมด

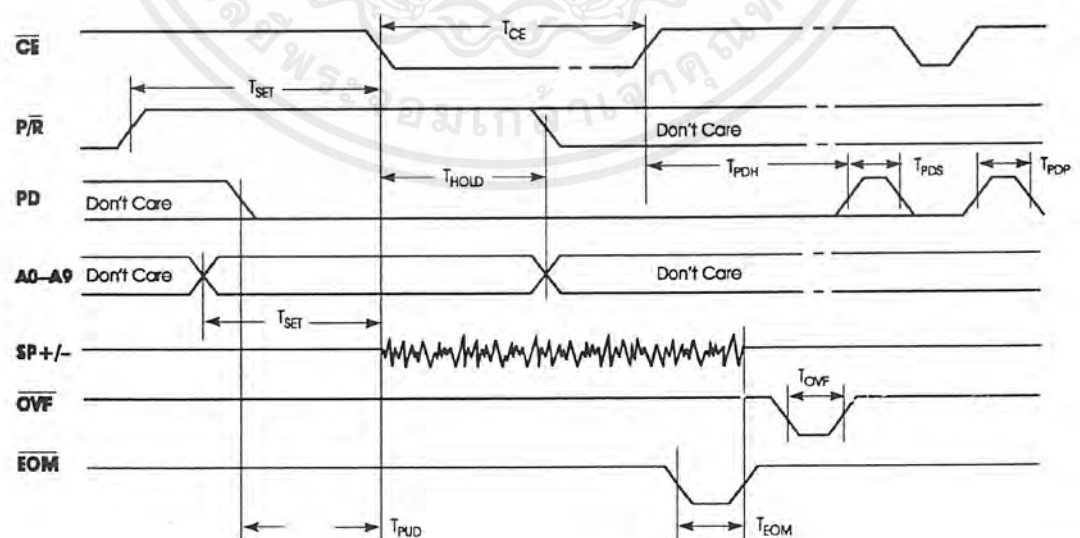
ตารางที่ 2.2 แสดงโหมดการทำงานของ ISD2590

โหมดควบคุม	หน้าที่	การใช้	ต่อใช้งานร่วมกับโหมด
M0	Message cueing	ข้อความเคลื่อนที่ไปยังหน้าอย่างรวดเร็ว	M4 , M5 , M6
M1	Delete EOM markers	ตำแหน่ง EOM marker ที่จุดปลายของข้อความที่แล้ว	M3 , M4 , M5 , M6
M2	Not applicable	สำรองไว้	N/A
M3	Looping	การเล่นกลับแบบต่อเนื่องจากแอดเดรส 0	M1 , M5 , M6
M4	Consecutive addressing	บันทึก/เล่นติดต่อกันหลายข้อความ	M0 , M1 , M5
M5	CE level-activated	ยอมให้หยุดข้อความ	M0 , M1 , M3 , M4
M6	Push-button control	อินเตอร์เฟซกับอุปกรณ์อื่น	M0 , M1 , M3

2.7.3 ไทม์มิ่งโคอะแกรมของสัญญาณต่างๆ



รูปที่ 2.17 แสดงไทม์มิ่งโคอะแกรมของการบันทึก



รูปที่ 2.18 แสดงไทม์มิ่งโคอะแกรมของการเล่นกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 ไมโครคอนโทรลเลอร์ตระกูล MCS - 51

2.8.1 คุณสมบัติของ MCS-51 คุณสมบัติที่สำคัญ ๆ ของชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีดังนี้

- ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว
- มีหน่วยความจำสำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ภายในชิปจำนวน 4 กิโลไบต์ (เบอร์ 8031, 8032 ไม่มีหน่วยความจำส่วนนี้ ส่วนเบอร์ 8052 มีหน่วยความจำส่วนนี้ 8 กิโลไบต์ และสำหรับเบอร์ 83C51FB จะมีหน่วยความจำส่วนนี้รวมทั้งสิ้น 16 กิโลไบต์)
- มีหน่วยความจำสำหรับโปรแกรมและข้อมูล (RAM) อยู่ภายในชิปจำนวน 128 ไบต์ (ในเบอร์ 8031, 8051) หรือ 256 ไบต์ (ในเบอร์ 8031, 8052)
- สามารถใช้หน่วยความจำสำหรับโปรแกรมและข้อมูลที่อยู่ภายนอกชิปได้ อย่างละ 64 กิโลไบต์ แยกจากกัน
- คำสั่งส่วนใหญ่ใช้เวลาทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกกะเฮิร์ตซ์
- มีพอร์ตที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ต ๆ ละ 8 บิต หรือสามารถใช้งานเป็นพอร์ตขนาด 1 บิตแยกจากกัน ทำให้เสมือนมีพอร์ตขนาด 1 บิตใช้งานรวมทั้งสิ้น 32 พอร์ต
- รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราเร็วในการรับและส่งข้อมูล (Baud Rate) ได้ตั้งแต่ 300 ถึง 375 กิโลบิตต่อวินาที
- จัดลำดับความสำคัญของสัญญาณอินเทอร์รัปต์ได้ 2 ระดับ
- มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์ เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนแปลงสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้วัดช่วงเวลา (ในเบอร์ 8052 จะมี 3 ตัว)
- หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วน สามารถเข้าถึงข้อมูลได้ทั้งระดับไบต์และระดับบิต เพื่อให้การออกแบบโปรแกรมและการควบคุมระบบทำได้ง่ายขึ้น
- มีคำสั่งคูณและหารเลขขนาด 8 บิตในตัวเอง
- สามารถประมวลผลแบบบูลีนเพื่อใช้ในงานควบคุมโดยเฉพาะ
- ใช้โปรแกรมของไมโครคอนโทรลเลอร์ตระกูล MCS-48 (upwardly compatible) ได้

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ที่จัดได้ว่าเป็นเบอร์พื้นฐานในตระกูลนี้คือ เบอร์ 8051, 8751 และ 8031 ซึ่งมีจำนวนขาภายนอก 40 ขาเหมือนกัน ใช้เวลาในการปฏิบัติคำสั่งแต่ละคำสั่งเท่ากัน (มีไทม์มิ่งโคเอแกรมเหมือนกัน) ใช้แรงดันไฟเท่ากัน สิ่งที่แตกต่างกันระหว่างสามเบอร์นี้ก็คือ ขนาดของหน่วยความจำสำหรับเก็บลงในชิป (on chip program memory) ซึ่งมีไว้เพื่อตอบสนองความต้องการที่ไม่เหมือนกัน ดังแสดงในตารางที่ 2.3

ตารางที่ 2.3 แสดงความแตกต่างของสมาชิกไมโครคอนโทรลเลอร์ตระกูล MCS-51

Device	ROMless Version	EPROM Version	ROM Bytes	RAM Bytes	8-Bit I/O Ports	16-Bit Timer/Counters	Programmable Counter Array (PCA)	UART	Serial Expansion port (SEP)	Global Serial Channel (GSC)	DMA Channels	A/D Channels	Interrupt Sources/Vectors	Power Down and Idle Modes
8051	8031	-	4K	128	4	2		✓					6/5	
8051AH	8031AH	8751H 8751BH	4K	128	4	2		✓					6/5	
8052AH	8032AH	8752BH	8K	256	4	3		✓					8/6	
80C51BH	80C31BH	87C51	4K	128	4	2		✓					6/5	✓
83C51FA	80C51FA	87C51FA	8K	256	4	3	✓	✓					14/7	✓
83C51FB	80C51FA	87C51FB	16K	256	4	3	✓	✓					14/7	✓
83C51GA	80C51GA	87C51GA	4K	128	4	2		✓	✓			8	8/7	✓
83C51JA	80C51GA	87C51GA	8K	256	5	2		✓		✓	2		19/11	✓
83C152JB	80C152JB	87C152JB	-	256	7	2		✓		✓	2		19/11	✓
83C152JC	80C152JC	87C152JC	8K	256	5	2		✓		✓	2		19/11	✓
83C152JD	80C152JD	87C152JD	-	256	7	2		✓		✓	2		19/11	✓
83C451	80C451	87C451	4K	128	7	2		✓					6/5	✓
83C452	80C452	87C452P	8K	256	5	2		✓					9/8	✓

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของไมโครคอนโทรลเลอร์ในตระกูล MCS-51

: เบอร์ 8751 มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM ขนาด 4 กิโลไบต์ ซึ่งจะสามารถทำการลบข้อมูลเดิมแล้วเขียนซ้ำลงไปใหม่ได้ ทั้งนี้เพื่อความสะดวกในการแก้ไขหรือปรับปรุงโปรแกรม

: เบอร์ 8051 หลังจากทดสอบโปรแกรมจนไม่พบข้อผิดพลาดแล้ว จะเป็นช่วงของการผลิตจริง ซึ่งต้องคำนึงถึงต้นทุนมาเป็นอันดับแรก ในการผลิตจริงจะใช้ไมโครคอนโทรลเลอร์เบอร์ 8051 ซึ่งมีหน่วยความจำภายในเป็น ROM ขนาด 4 กิโลไบต์แทน เพราะราคาต่ำกว่ามาก แต่มีข้อจำกัดที่ไม่สามารถทำการแก้ไขโปรแกรมที่บรรจุไปแล้วได้ ไม่ว่าจะด้วยวิธีใดก็ตาม

: เบอร์ 8031 เบอร์นี้จะไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป แต่สามารถใช้หน่วยความจำเพื่อเก็บโปรแกรมภายนอกชิปได้มากถึง 64 กิโลไบต์ ซึ่งอาจจะใช้เป็น ROM, PROM หรือ EPROM ตามความต้องการของผู้ใช้

: เบอร์ 8751 และ 8051 จะใช้โปรแกรมจากหน่วยความจำภายนอกได้เอง เมื่อโปรแกรมมีความยาวเกิน 4 กิโลไบต์ หรืออาจบังคับให้ไมโครคอนโทรลเลอร์ทั้งสองเบอร์ใช้โปรแกรมจากหน่วยความจำภายนอกเพียงอย่างเดียวด้วยการต่อขา 31 (EA) ลงกราวด์ ทำให้มีคุณสมบัติเหมือนกับเบอร์ 8031 ที่ไม่มีหน่วยความจำสำหรับโปรแกรมภายในชิป

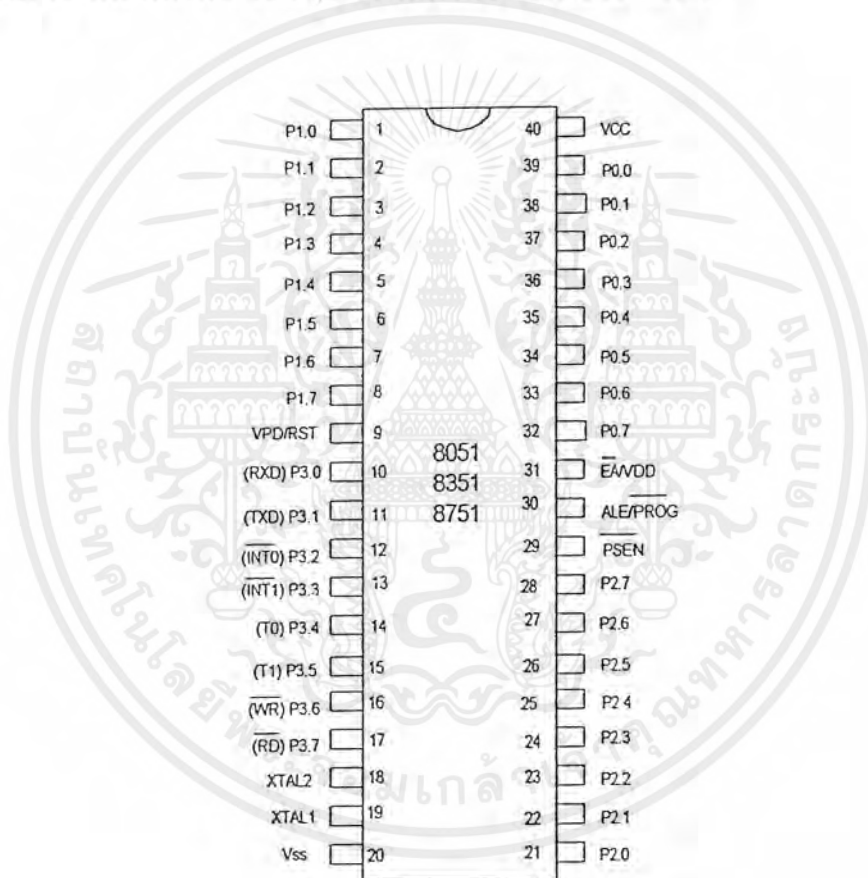
2.8.2 โครงสร้างของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีสมาชิกในตระกูลหลายเบอร์ด้วยกัน แต่ละเบอร์จะมีคุณสมบัติพิเศษบางอย่างแตกต่างกัน เช่น มีหน่วยความจำภายในสำหรับเก็บโปรแกรมและข้อมูลภายในชิปเพิ่มขึ้น มีวงจรเปลี่ยนค่าสัญญาณนาฬิกาเป็นดิจิทัลในตัว สามารถรับสัญญาณอินเตอร์รัปต์ได้หลายชนิด ทำกระบวนการ DMA (Direct Memory Access) ได้ในตัว มีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์เพิ่มขึ้น คุณสมบัติพิเศษที่แตกต่างกันของไมโครคอนโทรลเลอร์แต่ละเบอร์ในตระกูลนี้แสดงในตารางที่ผ่านมา

ไมโครคอนโทรลเลอร์เบอร์ที่นับได้ว่าเป็นเบอร์พื้นฐานสำหรับตระกูล MCS-51 นี้ ได้แก่ เบอร์ 8051, 8031, 8751 โดยเบอร์ 8051 จัดเป็นสมาชิกตัวแรกในตระกูล ซึ่งมีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป เป็น ROM ขนาด 4 กิโลไบต์ และหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายใน MCS-51 (RAM) เองจำนวน 128 ไบต์ มีพอร์ตขนาด 8 บิต 4 พอร์ต มีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ขนาด 16 บิตรวม 2 ตัว รับสัญญาณอินเตอร์รัปต์จากภายนอกได้ 2 ชนิด สามารถรับและส่งข้อมูลแบบอนุกรมผ่านทางพอร์ตสื่อสารข้อมูลแบบอนุกรม มีวงจรออสซิลเลเตอร์เพื่อสร้างสัญญาณนาฬิกาควบคุมการทำงานในตัวเอง ส่วนเบอร์ 8751 จะมีคุณสมบัติเหมือน เบอร์ 8051 ทุกอย่างต่างกันเพียงชนิดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป คือ เบอร์ 8751 จะเป็น EPROM แทนที่จะเป็น ROM ส่วนเบอร์ 8031 จะเหมือนกับเบอร์ 8051 ต่างกันเพียงในเบอร์ 8031 ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเท่านั้น

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ทุกเบอร์ใช้แรงดันไฟเพียง 5 โวลต์ในการทำงาน ส่วนกระแสไฟฟ้าที่ใช้จะแตกต่างกันไปตามชนิดของเทคโนโลยีที่ใช้ในการผลิต เบอร์ของไมโครคอนโทรลเลอร์ตระกูลนี้ที่มีตัวอักษร C อยู่ตรงกลางเบอร์ เช่น 80C31, 80C51 จะเป็นเบอร์ของชิปที่ผลิตโดยอาศัยเทคโนโลยี CHMOS ซึ่งใช้พลังงานในการทำงานน้อยกว่าและสามารถควบคุมการใช้พลังงานของตัวชิปได้จากโปรแกรมเพื่อการประหยัดพลังงานในระบบ

MCS-51 เป็นตระกูลของไมโครคอนโทรลเลอร์ที่ถูกพัฒนาขึ้นมาจากตระกูล MCS-48 ดังนั้นจึงมีความสามารถเหนือกว่าหลายอย่าง ข้อดีของ MCS-51 คือสามารถใช้ความถี่ได้ถึง 12 เมกะเฮิร์ตซ์ หรือสำหรับบางเบอร์ในตระกูลสามารถใช้ได้ถึง 16 เมกะเฮิร์ตซ์ ทำให้ช่วงเวลาในการทำงานแต่ละคำสั่งน้อยมาก เมื่อใช้ความถี่ 12 เมกะเฮิร์ตซ์ คำสั่งที่ใช้เวลาน้อยที่สุดจะใช้เวลาเพียง 1 ไมโครวินาที ส่วนคำสั่งที่ใช้เวลามากที่สุดจะใช้เวลาเพียง 4 ไมโครวินาทีเท่านั้น



รูปที่ 2.19 การจัดวางขาของ 8051

2.8.3 ตำแหน่งขาของ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ทุกเบอร์ จะมีตำแหน่งขาพื้นฐานที่เหมือนกันดังแสดงในรูปที่ 2.20

หน้าที่การใช้งานแต่ละขาของไมโครคอนโทรลเลอร์ในตระกูล MCS-51 มีดังนี้

- ขา VSS (ขา 20) สำหรับต่อลงกราวด์
- ขา VCC (ขา 40) สำหรับต่อแหล่งจ่ายแรงดันกระแสตรงขนาด 5 โวลต์ (DC. 5 volt)
- ขาพอร์ต 0 (ขา 32-39) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 0 ขนาด 8 บิต (PO.0-PO.7) แบบโอเพ่น เดรน ไบไดเรกชันแนล (Open Drain Bidirectional) พอร์ตนี้สามารถใช้งานเป็นอินพุต-เอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ตต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อบังคับให้ขาอยู่ในสถานะถูกปล่อยลอย (มีสถานะ high impedance) นอกจากนี้ใช้งานเป็นอินพุต-เอาต์พุตพอร์ตแล้ว พอร์ต 0 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกชิปได้ด้วย โดยส่งค่าแอดเดรสไบต์ต่ำ (A0-A7) และมีคิเฟล็กซ์กับการรับส่งข้อมูล (D0-D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรืออ่านข้อมูลโดยมีวงจรถูกอภัยใน

- ขาพอร์ต 1 (ขา 1-8) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต (P1.0- P1.7) สามารถใช้งานเป็นอินพุตหรือเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะถูกปล่อยลอย โดยมีวงจรถูกอภัยใน

- ขาพอร์ต 2 (ขา 21-28) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 2 (P2.0-P2.7) ขนาด 8 บิต แบบโอเพ่น เดรน ไบไดเรกชันแนล พอร์ตนี้สามารถใช้งานเป็นอินพุต-เอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อบังคับให้ขาอยู่ในสถานะถูกปล่อยลอยนอกจากจะใช้งานเป็นอินพุต-เอาต์พุตพอร์ตทั่วไปแล้ว พอร์ต 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกด้วย โดยใช้สำหรับส่งค่าแอดเดรสไบต์สูง (A8-A15) และมีวงจรถูกอภัยใน

- ขาพอร์ต 3 (ขา 10-17) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 3 (P3.0-P3.7) สามารถใช้งานเป็นอินพุต-เอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะถูกปล่อยลอย โดยใช้วงจรถูกอภัยใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่างๆ อีกหลายอย่างดังนี้

- : ขา P3.0 ใช้รับข้อมูลจากภายนอกแบบอนุกรม
- : ขา P3.1 ใช้ส่งข้อมูลออกไปภายนอกแบบอนุกรม
- : ขา P3.2 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 0
- : ขา P3.3 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 1
- : ขา P3.4 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 0
- : ขา P3.5 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 1
- : ขา P3.6 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูล

ภายนอกชิป

- : ขา P3.7 ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำ สำหรับเก็บข้อมูล

ภายนอกชิป

การใช้งานพอร์ต 3 ในหน้าที่พิเศษดังกล่าวนี้จะต้องโหลดค่า 1 ไปยังแต่ละบิตที่ต้องการใช้ก่อนทุกครั้ง

- ขา RST (ขา 9) ใช้สำหรับการรีเซ็ตวงจรทุกอย่างภายในชิปเพื่อเริ่มต้นการทำงานใหม่ การรีเซ็ตใช้เมื่อเริ่มจ่ายพลังงานหรือเมื่อโปรแกรมเกิดทำงานผิดพลาด เมื่อต้องการรีเซ็ตชิป MCS-51 ขานี้ต้องมีสถานะ 1 เป็นเวลาอย่างน้อย 2 แมกซ์อินไซเคิลระหว่างที่ออสซิลเลเตอร์ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์ม เพื่อทำหน้าที่พูลดาวน์ (รักษาค่าแรงดันไฟฟ้าให้มีสถานะเป็นกราวด์) และเพื่อให้ตัวชิปรีเซ็ตเองเมื่อเริ่มจ่ายพลังงานให้ต่อตัวเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่างขา RST กับ VCC

- ขา ALE/PROG (ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอก เพื่อควบคุมการแลตช์ค่าแอดเดรสไบต์ค่า (address latch enable) จากพอร์ต 0 ในระหว่างการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำภายนอก ขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิลเลเตอร์ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้ความถี่ที่ได้จากขานี้ไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่นอกชิป นอกจากนี้ขา ALE ยังใช้สำหรับควบคุมการเขียนโปรแกรมลงไปใน EPROM สำหรับ MCS-51 เบอร์ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM

- ขา EA/Vpp (ขา 31) เป็นขาสำหรับใช้เลือกให้ MCS-51 ทำงานจากโปรแกรมที่อยู่นอกชิปหรือภายในชิป โดยหากขานี้มีสถานะเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอก หากขานี้มีสถานะเป็น 1 หมายถึงบังคับให้ MCS-51 ใช้โปรแกรมจากหน่วยความจำ สำหรับเก็บโปรแกรมภายในชิป และสำหรับ MCS-51 ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปสามารถเลือกให้ทำงานได้ทั้งจากโปรแกรมที่เก็บในหน่วยความจำภายในชิปหรือจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวด์ตามลำดับ ส่วนใน MCS-51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปให้ต่อขานี้ลงกราวด์เสมอ

- ขา XTAL 1 (ขา 19) ใช้ต่อคริสตัลภายนอก โดยเป็นอินพุตเข้าสู่วงจรรอออสซิลเลเตอร์

- ขา XTAL 2 (ขา 18) ใช้ต่อคริสตัลภายนอก โดยเป็นเอาต์พุตออกจากวงจรรอออสซิลเลเตอร์

2.9 AT89C51/52 และ AT89C1051/2051

AT89C51/52 และ AT89C1051/2051 พลิกรูปแบบการใช้งานไมโครคอนโทรลเลอร์ขนาด 8 บิต (MCU) ที่สามารถใช้เครื่องคอมพิวเตอร์ PC ทำการลบและทำการเขียนโปรแกรมได้โดยตรง ไม่ต้องถอด MCU ออกจากการ์ดหรือแผงวงจรในลักษณะที่เรียกว่า in system programming หรือจะใช้เครื่องโปรแกรม (universal programmer) โดยตรงก็ได้โดยไม่ต้องใช้การลบด้วยแสงอัลตราไวโอเลต (UV eraser) เพื่อทำการลบโปรแกรมให้ยุ่งยากต่อไป ทำให้เวลาลบเพียงเสี้ยววินาทีและนั่นคือ AT89C51/52 ประสิทธิภาพสมบูรณ์ ไมโครคอนโทรลเลอร์ที่มีหน่วยความจำแบบแฟลชอยู่ภายในตัวขนาดตั้งแต่ 1 กิโลไบต์ถึง 8 กิโลไบต์ ที่สามารถโปรแกรมทับลงไปได้อีกนับเป็นพันครั้งเหมือนกับการโปรแกรมในลักษณะเดียวกันกับ EPROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไมโครคอนโทรลเลอร์ (MCU) โดยทั่วไปมักมีหน่วยความจำภายในตัวแบบ MASK ROM, OTP(one time programming) หรือ EPROM ซึ่งค่อนข้างยุ่งยากในการพัฒนาผลิตภัณฑ์ และพัฒนาโปรแกรมคำสั่งต่างๆ ที่ต้องการ โดยเฉพาะในแบบ OTP ซึ่งเป็นแบบโปรแกรมได้เพียงครั้งเดียวถ้ามีการเขียนโปรแกรมผิดพลาดเพียงนิดเดียวก็ต้องทิ้ง MCU ตัวนั้นไปเลยเป็นเพราะเป็นแบบโปรแกรมได้ครั้งเดียว ถ้าเป็นแบบ MASK ROM ถึงแม้ว่าจะมีราคาถูกกว่า แต่มีความยุ่งยากมากกว่าเนื่องจากผู้ผลิต MCU จะต้องเป็นผู้โปรแกรมให้เป็นเหตุทำให้ต้องสั่งผลิตจำนวนคราวละมากๆ และค่อนข้างจะเสียเวลาทำให้การวางแผนที่จะส่งผลิตภัณฑ์สู่ตลาดต้องใช้เวลา ส่วนแบบ EPROM นั้น มีราคาแพงและต้องใช้วิธีการลบด้วยแสงอัลตราไวโอเล็ตด้วยเครื่อง UV eraser ในกรณีที่จะต้องแก้ไขหรือโปรแกรมข้อมูลใหม่และจำนวนครั้งในการลบก็จำกัด ดังนั้นการเลือกใช้ MCU ที่ผ่านมามีักเกิดมีปัญหาในการเลือกเบอร์หรือเลือกชนิดที่ไว้ใจได้มาตลอด

ไมโครคอนโทรลเลอร์ตระกูล AT89C51 สามารถใช้งานร่วมและแทนกันได้กับไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ได้แก่เบอร์ 80C31, 80C51, 80C52 หรือ 87C51/52 เป็นต้น ซึ่ง AT89C51 เหมือนกับตระกูลเหล่านี้ของอินเทล (INTEL) ทั้งในด้านชุดคำสั่งและการจัดเรียงขา นั่นคือเราสามารถนำ AT89C51 ของแอตเมล (ATMEL) มาใช้งานแทนไมโครคอนโทรลเลอร์ของ INTEL ได้เลย

2.9.1 คุณสมบัติทั่วไป

ไมโครคอนโทรลเลอร์ของ AT89C51, AT89C52, AT89C1051 และ AT89C2052 โดยมีรายละเอียดทางเทคนิคดังตารางที่ 2.4

AT89C51 และ AT89C52 เป็น CMOS 8 บิต ไมโครคอนโทรลเลอร์ประสิทธิภาพสูงกินกำลังไฟต่ำมีหน่วยความจำแบบแฟลช บรรจุอยู่ในตัวขนาด 4 กิโลไบต์และ 8 กิโลไบต์ตามลำดับ ทั้งใช้งานร่วมและทดแทนไมโครเซนเนล กับ MCS-51 80C51 ได้ ทั้งทางด้านชุดคำสั่งและการจัดเรียงขา โดยมีรูปแบบตัวถังบรรจุและการจัดเรียงขาในแบบ DIP, PLCC และ QFP ดังแสดงไว้ในรูปที่ 2.20

การที่มีหน่วยความจำแบบแฟลชภายในตัวนั้นทำให้ MCU นี้ สามารถโปรแกรมใหม่ได้ในลักษณะ “In-System Programming” บนการ์ดคอนโทรลที่เราออกแบบขึ้นมาได้เลย หรือจะโปรแกรมใหม่โดยใช้เครื่องโปรแกรมต่างๆ ไป เช่น Hilio, Data I/O โดยไม่ต้องลบด้วยแสงอัลตราไวโอเล็ตอีกต่อไปเมื่อต้องการลบโปรแกรมเดิม กรณีที่มีการแก้ไขหรือปรับปรุงโปรแกรมเดิมหรือการโปรแกรมใหม่

ตารางที่ 2.4 คุณสมบัติทางไฟฟ้าของ AT89C1051/2051 และ AT89C51/52

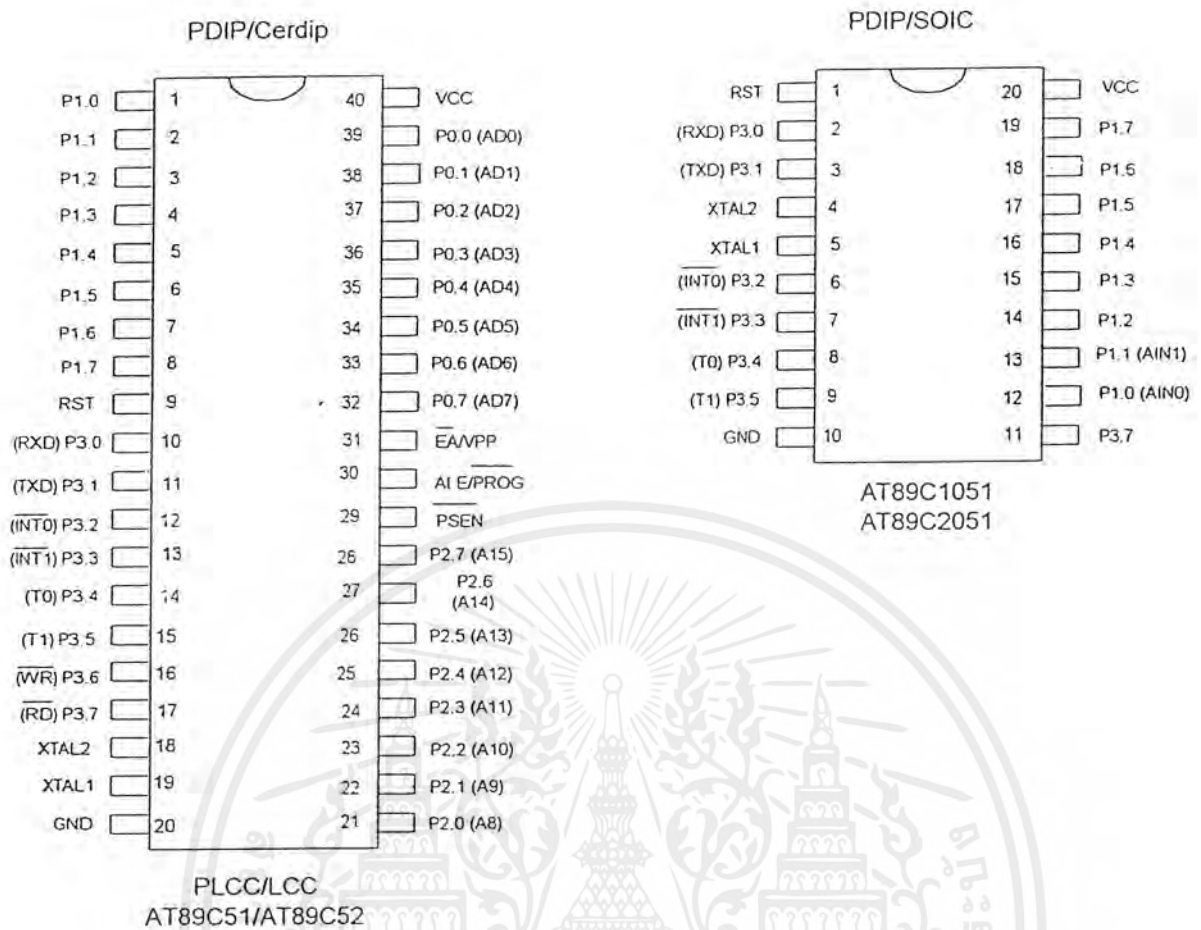
คุณสมบัติ	AT89C1051	AT89C2051	AT89C51	AT89C52
ขนาดหน่วยความจำแฟลช	1 กิโลไบต์	2 กิโลไบต์	4 กิโลไบต์	1 กิโลไบต์
ขนาดหน่วยความจำ RAM	64 ไบต์	128 ไบต์	128 ไบต์	64 ไบต์
จำนวนขาต่อใช้งาน	20 ขา	20 ขา	40 ขา	20 ขา
พอร์ตอินพุตเอาต์พุต (I/O)	15 I/O	15 I/O	32 I/O	15 I/O
รูปแบบตัวถังบรรจุ	PDIP,SOIC	PDIP,SOIC	PDIP,SOIC,QFP	PDIP,SOIC
คาบเวลาและชุดวงจรนับ	16 บิต 1 ชุด	16 บิต 1 ชุด	16 บิต 2 ชุด	16 บิต 1 ชุด
ย่านแรงดันไฟเลี้ยง	2.7 - 6.0 V	2.7 - 6.0 V	2.7(89LV52) - 6.0 V	2.7(89LV52) - 6.0 V
ระดับการล๊อคบิต	2ระดับ	2ระดับ	3 ระดับ	3 ระดับ
ย่านความถี่การทำงาน	0 - 24 MHz	0 - 24 MHz	0 - 24 MHz	0 - 24 MHz
วงจรเปรียบเทียบอนาล็อก	มี	มี	ไม่มี	ไม่มี
อินเทอร์รัปต์เอาต์พุต	3 เอาต์พุต	5 เอาต์พุต	5 เอาต์พุต	8 เอาต์พุต
โหมดสภาวะสงบ, ประหยัดกำลังงาน	มี	มี	มี	มี
ขับ LED ได้โดยตรง	ได้	ได้	ไม่ได้	ไม่ได้

AT89C1051 และ AT89C2051 MCU รุ่นประหยัด ขนาดเล็กเพียง 20 ขา แต่เปี่ยมไปด้วยคุณสมบัติพิเศษ ที่เหมาะแก่การนำไปประยุกต์ใช้งานได้หลายๆหน้าที่ควบคุม นอกจากนี้จะมีหน่วยความจำแบบแฟลชภายในขนาด 1 กิโลไบต์และ 2 กิโลไบต์ ตามลำดับแล้วยังมีวงจรเปรียบเทียบทางอนาล็อกและฟังก์ชันอื่นๆอีก

ไมโครคอนโทรลเลอร์ของ ATMEL ยังถูกพัฒนาด้วยเทคโนโลยีในแบบที่เป็น “Full Static Operation” ตั้งแต่ย่านถี่จนถึง 24 MHz ทำให้ MCU มีคุณสมบัติที่สามารถทำงานได้ในแบบสภาวะสงบ (Idle Mode) และโหมดประหยัดพลังงาน (Power Down Mode)

2.9.2 สภาวะสงบ

ในโหมดนี้ CPU จะหยุดการทำงานแต่อุปกรณ์ที่ทำงานในส่วนอื่นๆ เช่นหน่วยความจำ RAM , ส่วนที่นับเวลาและรีจิสเตอร์ฟังก์ชันพิเศษยังคงสภาวะการทำงานอยู่ที่สถานะสุดท้ายและจะวนลูปอยู่ในสถานะนี้จนกว่าจะถูกอินเทอร์รัปต์หรือถูกรีเซ็ต จะสังเกตได้ว่าโหมดนี้หยุดลงการทำงานของระบบจะกลับมาทำงานในคำสั่งสุดท้ายก่อนที่จะเข้าสู่สภาวะสงบ ในโหมดนี้สามารถลดการใช้พลังงานได้ถึง 4 เท่าของสภาวะปกติ



รูปที่ 2.20 แสดงการจัดขาใช้งานของ AT89C51/52 และ AT89C1051/2051

2.9.3 โหมดประหยัดพลังงาน

ส่วนในโหมดนี้ออสซิลเลเตอร์จะถูกหยุด ส่วน RAM และรีจิสเตอร์ฟังก์ชันพิเศษยังคงเก็บค่าต่างๆ ไว้จนกระทั่งสิ้นสุดการอยู่ในสภาวะนี้ การที่จะออกโหมดนี้ สามารถกระทำได้โดยการรีเซ็ตทางฮาร์ดแวร์ซึ่งการรีเซ็ตจะเป็นการกำหนดค่าใหม่ให้รีจิสเตอร์และควร์ทิงช่วงเวลาให้ออสซิลเลเตอร์กลับเข้าสู่สภาวะปกติและ Vcc อยู่ระดับปกติ ในโหมดนี้สามารถการกินกระแสได้มากถึง 200 เท่า

นอกจากนี้ไมโครคอนโทรลเลอร์ตระกูล AT89C51/52 ยังมีโหมดป้องกันการเขียนแบบคิ้ว “Program Memory Lock Bits” ดังแสดงการเซตรหัสการล็อกไว้ในตารางที่ 2.5 โดย AT89C51/52 จะสามารถใช้โหมดการป้องกันได้ 3 ระดับ ส่วน AT89C1051/2051 จะสามารถป้องกันได้ 2 ระดับ ซึ่งนับได้ว่าเพียงพอแล้ว






ความหมายในตารางที่ 2.5 นั้น อักษร U (unprogramed) หมายถึงการกำหนดไม่ให้ล็อก ส่วนอักษร P (Programed) คือ เป็นการใช้อุณหภูมิของการป้องกันแบบล็อกบิตและ LB₁, LB₂, LB₃ คือ การล็อกบิตที่ 1, 2 และ 3 ตามลำดับ ยกตัวอย่างเช่นเมื่อล็อกบิตที่ 1 (LB₁) ถูกโปรแกรมเป็น P ระดับลอจิกที่ขา EA จะถูกกำหนดให้มีสถานะถูกรีเซ็ตอยู่ตลอด ถ้ามีระดับลอจิกสูงเข้ามาที่ MCU โดยไม่มีการเซต การ

แต่ทว่าสัญญาณจะเริ่มทำการสุ่มและเลือกค่า หนึ่งไว้และเก็บค่านั้นๆ ไว้จนกว่าจะมีการรีเซ็ตซึ่งเป็นสิ่งสำคัญ

ตารางที่ 2.5 ตารางล๊อคบิตเพื่อป้องกันการเขียนแบบโปรแกรมของ AT89C51/52

การโปรแกรมการล๊อคบิต AT89C51/52				ประเภทของการป้องกัน	การโปรแกรมการล๊อคบิต AT89C1051/2052		
ระดับ การล๊อค	LB1	LB2	LB3		ระดับ การล๊อค	LB1	LB2
1	U	U	U	ไม่มีการตั้งโปรแกรมล๊อคใดๆ	1	U	U
2	P	U	U	ไม่สามารถใช้คำสั่ง MOVC จากโปรแกรมหน่วยความจำภายนอกมาอ่านรหัสคำสั่งภายในออกมาได้ นอกจากนี้การโปรแกรมหรือเขียนคำสั่งใดๆลงบนหน่วยความจำแฟลชจะทำได้ไม่ได้อีก	2	P	U
3	P	P	P	เช่นเดียวกับแบบที่ 2 และการตรวจสอบรหัส(Verify)จะทำได้	3	P	P
4	P	P	P	เช่นเดียวกับแบบที่ 3 และการอ่านจากภายนอกเช่น ROM ทำไม่ได้			

ตารางที่ 2.6 ตารางการเซ็ตค่าสัญญาณขณะทำการ โปรแกรม AT89C51/52

ขาต่อใช้งาน	RST	PSEN	ALE/ PROG	$\overline{\text{EA}}$ / Vpp	P2.6	P2.7	P3.6	P3.7
โหมดการทำงาน								
เขียนรหัสข้อมูล	H	L		H/12V ⁽¹⁾	L	H	H	H
อ่านรหัสข้อมูล	H	L	H	H	L	L	H	H
ล๊อคบิตการเขียน 1	H	L		H/12V	H	H	H	H
ล๊อคบิตการเขียน 2	H	L	 ⁽²⁾	H/12V	H	H	L	L
ล๊อคบิตการเขียน 3	H	L		H/12V	H	L	H	L
การลบข้อมูลในชิป	H	L		H/12V	H	L	L	L
กำหนดไบต์การอ่าน	H	L	H	H	L	L	L	L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

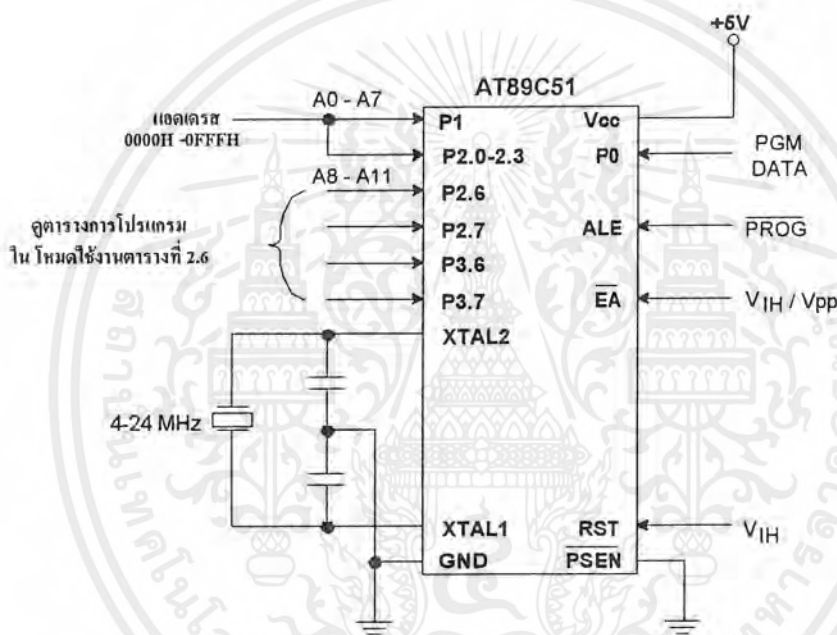
-- ขา \overline{EA} ถูกแลตซ์สัญญาณไว้ทำให้ไม่สามารถใช้คำสั่งภายนอกมาอ่านรหัสคำสั่งภายในได้ และการจะโปรแกรมแบบแฟลชเข้าไปใหม่ ก็ทำไม่ได้ส่วนการป้องกันแบบอื่นๆ ก็ได้ตามที่ระบุตามตาราง

หมายเหตุ (1) ระดับแรงดันในการเขียนและลบข้อมูลที่ระดับแรงดันค่าสูง (+12 โวลต์)

(2) คาบเวลาของพัลส์ในการลบข้อมูลในชิปเท่ากับ 10 มิลลิวินาที

2.9.4 ขั้นตอนการโปรแกรม

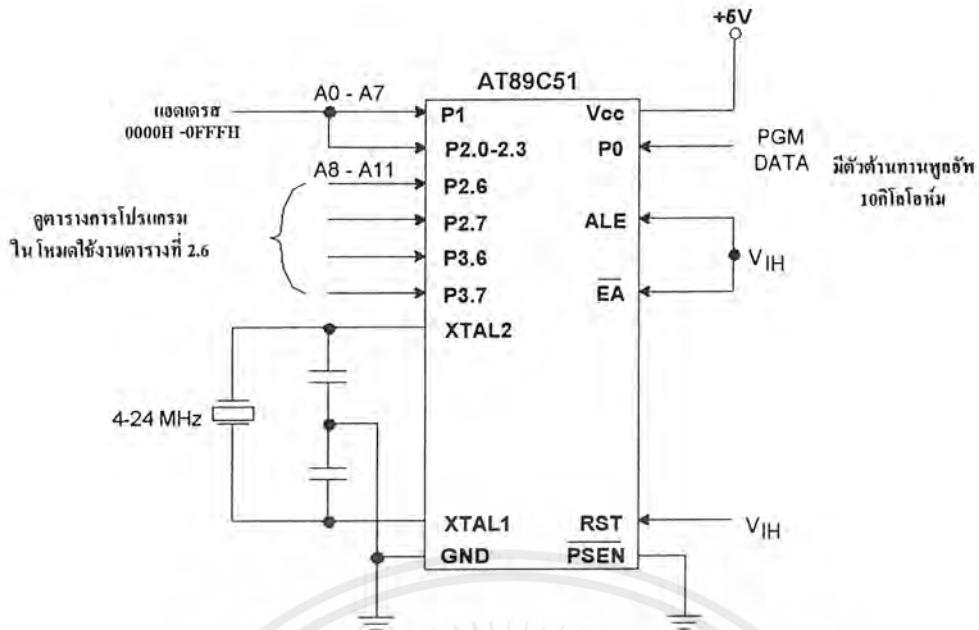
ก่อนโปรแกรม AT89C51/52 โล้แอดเดรสข้อมูลและสัญญาณควบคุม จะต้องกำหนดขึ้นตามตารางที่ 2.6 และจะต่อขาใช้งานและสัญญาณเข้าไปยัง MCU ตามรูปที่ 2.27 และการตรวจสอบโปรแกรมต่อตามรูปที่ 2.21 จากนั้นจะเริ่มกระทำตามขั้นตอนดังนี้



รูปที่ 2.21 การต่อใช้งานขณะโปรแกรมเข้าไปใน AT89C51/52

- 1) ป้อนตำแหน่งแอดเดรสบนไลน์แอดเดรส
- 2) ป้อนไบต์ข้อมูลทางไลน์ข้อมูล
- 3) กำหนดค่าสัญญาณควบคุมที่ถูกต้องเข้าทางขา P2.6, P2.7, P3.6, P3.7
- 4) กำหนดค่าแรงดันป้อนให้ขา \overline{EA} / V_{pp} ไว้ที่ +12 โวลต์ ในกรณีโปรแกรมที่ค่าแรงดันสูง
- 5) ป้อนพัลส์ที่ขา ALE / \overline{PROG} เมื่อจะโปรแกรมหนึ่งไบต์เข้าไปในหน่วยความจำแฟลชหรือในสล็อตบิต จากนั้นวงจรการเขียนข้อมูลจะเกิดขึ้นเองตามมาโดยในระยะเวลาใน 1 วงรอบ จะไม่เกิน 1.5 มิลลิวินาทีเสร็จแล้วเริ่มต้นทำขั้นตอนที่ 1 ถึง 5 โดยการเปลี่ยนแอดเดรสและข้อมูลชุดถัดไปจนครบทั้งหมดหรือได้รับ Object File ที่ต้องการแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 การทดสอบการโปรแกรมใน AT89C51/52

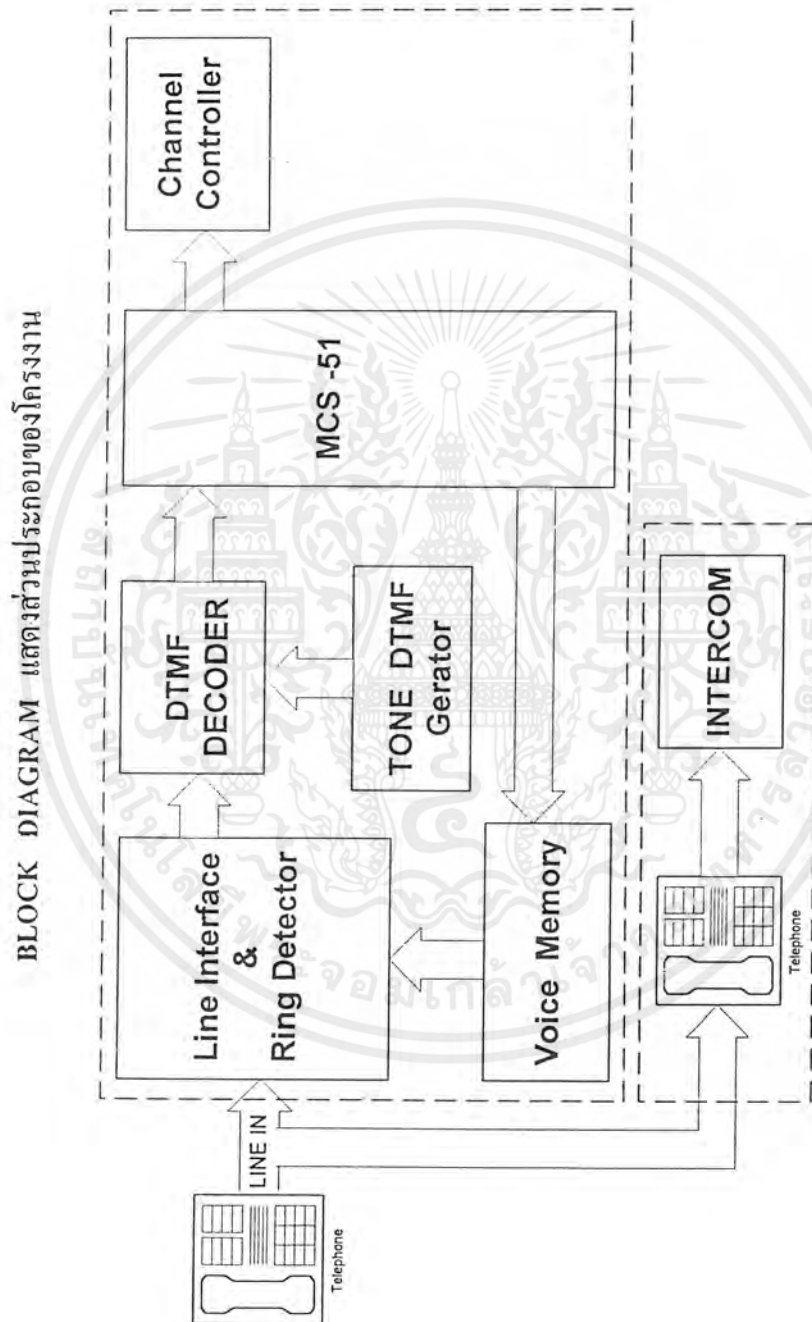
2.9.5 การโปรแกรม AT89C1051/2051

เนื่องจาก AT89C1051/2051 นี้มีอัลกอริทึมในการโปรแกรมที่แตกต่างในบางส่วน เพราะขาดลงถึง 20 ขา แม้ว่าจะมีความเข้ากันได้กับ MCS-51 ไมโครแกนเนล แต่ไม่สามารถเข้ากันได้ในด้านจำนวนขาจึงแนะนำว่าการโปรแกรมโดยใช้เครื่องโปรแกรมจะเป็นวิธีที่สะดวกกว่า อย่างไรก็ตามสามารถศึกษาขั้นตอนการโปรแกรมโดยตรงได้จากคู่มือของ AT89C1051/2051 เพื่อเข้าใจหลักการเพิ่มเติมได้

บทที่ 3

การคำนวณและการสร้าง

3.1 บล็อกไดอะแกรม



รูปที่ 3.1 บล็อกไดอะแกรมแสดงส่วนประกอบของโครงการ

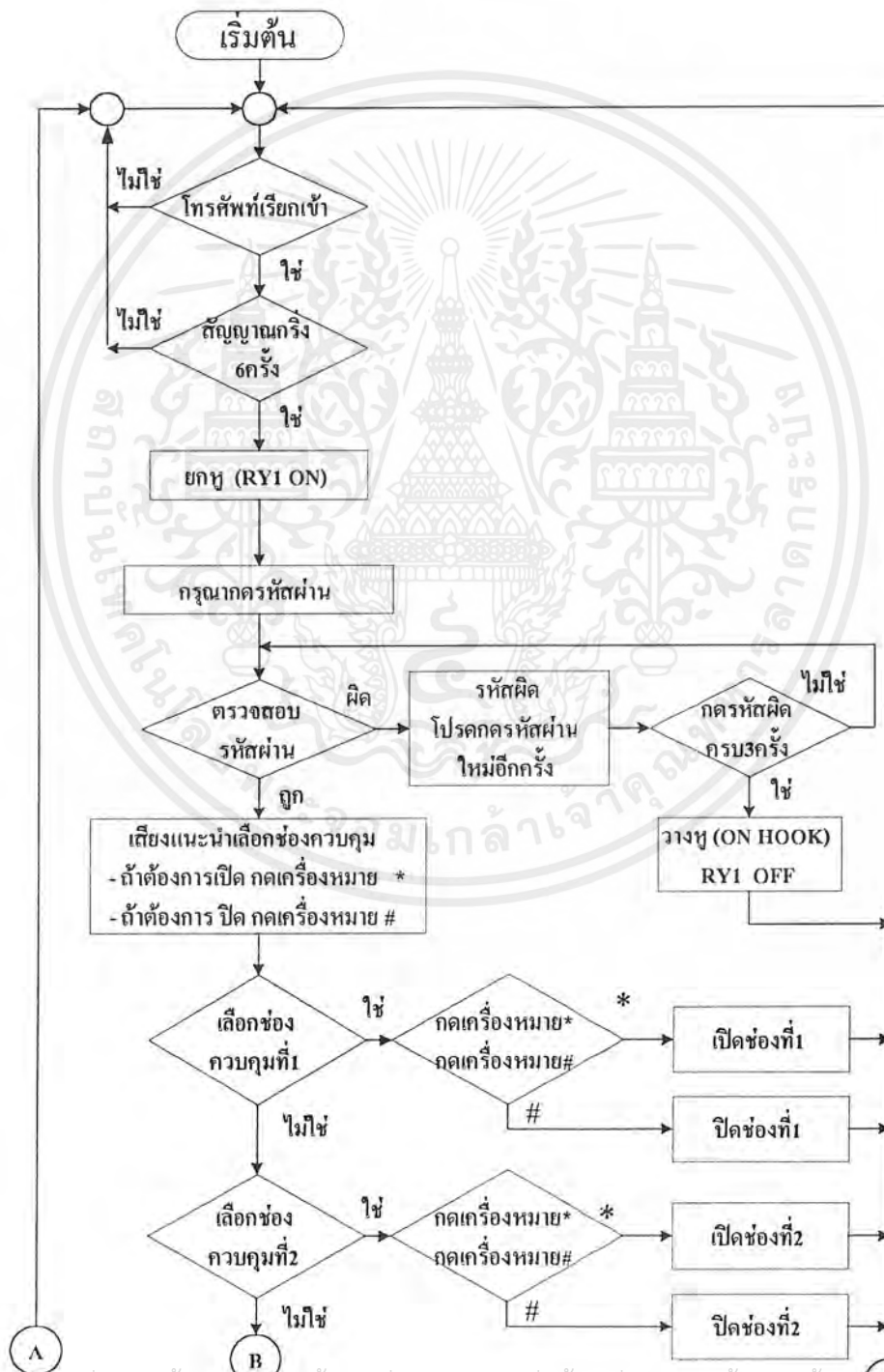
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1 หลักการทำงานของ โครงการงาน

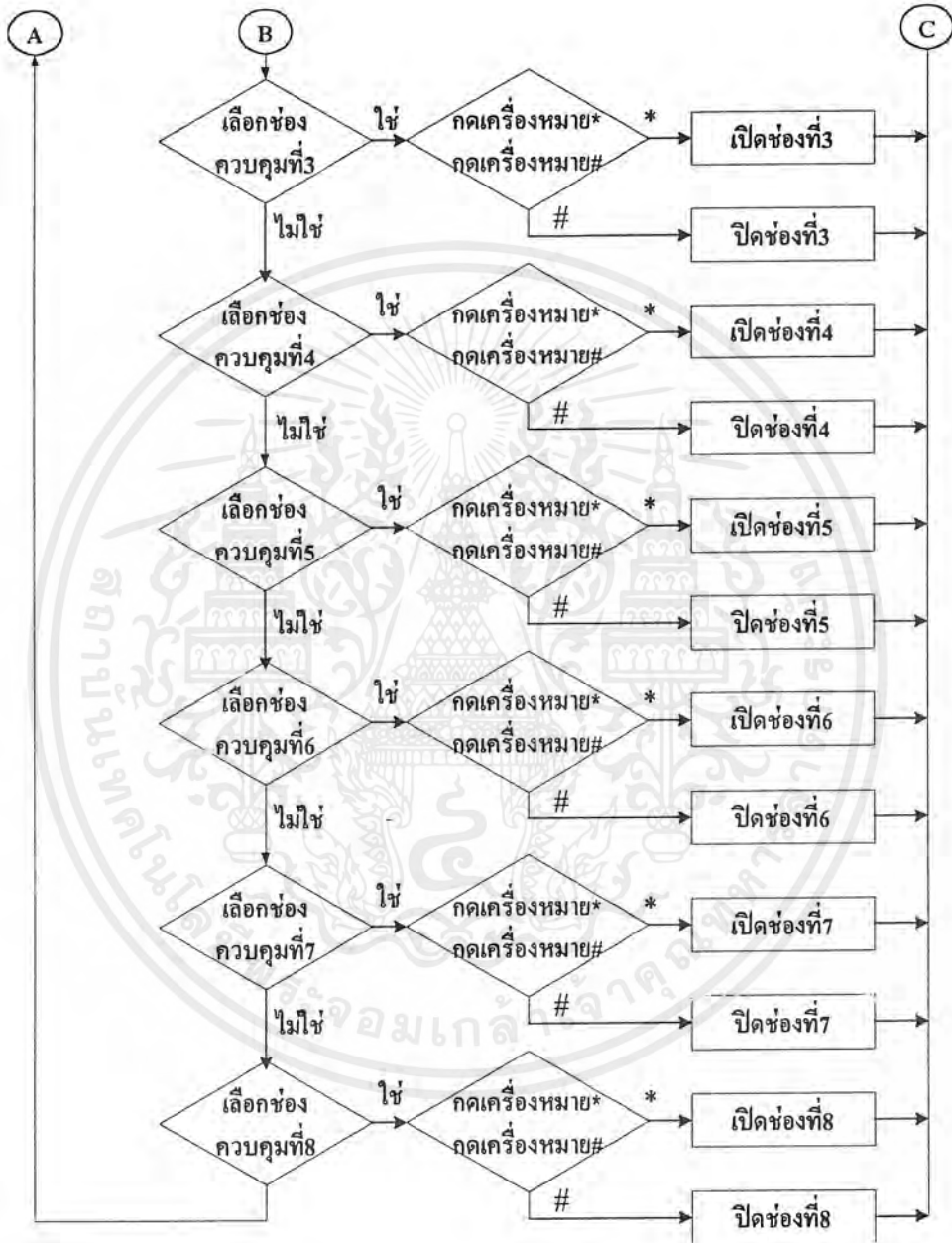
จากบล็อกไคอะแกรมเครื่องนี้จะทำการต่อเข้ากับโทรศัพท์ในลักษณะต่อขนาน จึงสะดวกสบายไม่ต้องไปแก้ไขส่วนใดส่วนหนึ่งในวงจรของเครื่องรับโทรศัพท์เลย ซึ่งหลักการทำงานเบื้องต้นของเครื่องนี้จะแบ่งการทำงานออกเป็น 2 ส่วน คือ

1. ส่วนของการควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า
2. ส่วนของอินเตอร์คอม

3.2 แผนผังการทำงานของส่วนการปิด-เปิดเครื่องใช้ไฟฟ้าโดยใช้โทรศัพท์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



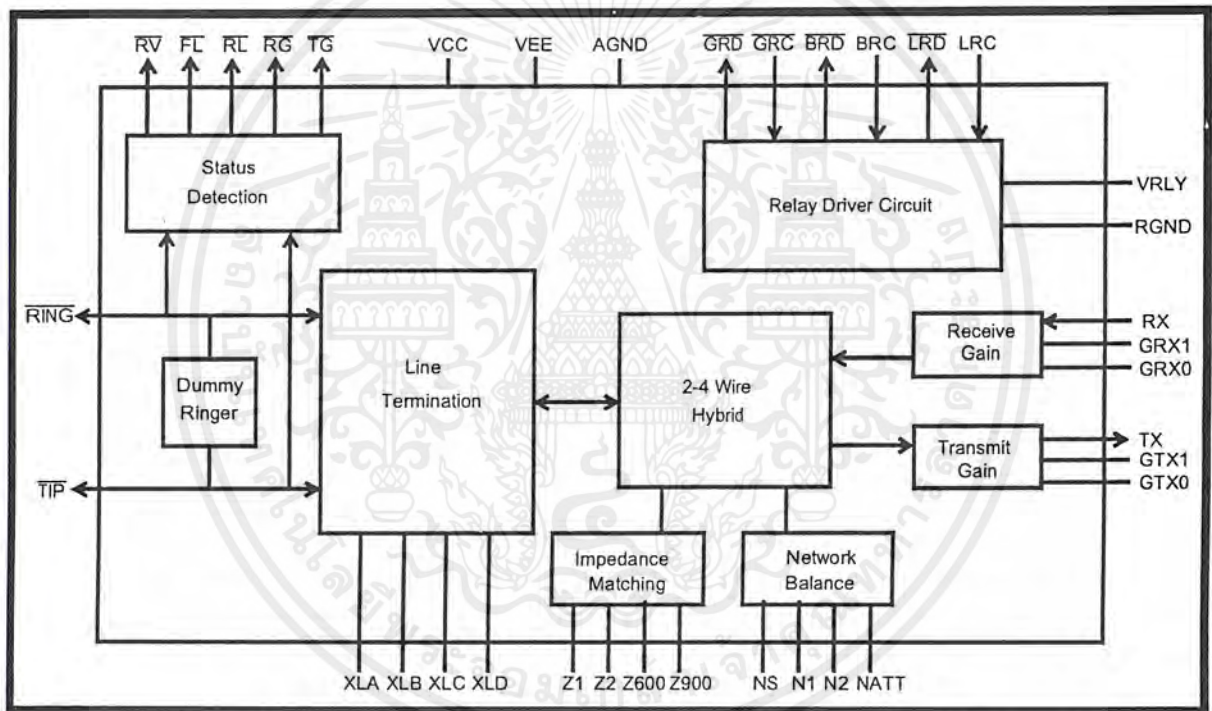
รูปที่ 3.2 แผนผังการทำงานหลักของส่วนการปิด-เปิดเครื่องใช้ไฟฟ้าโดยใช้โทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ภาค Line Interface & Detect Ring

ภาค Line Interface นี้ใช้ไอซีเบอร์ MH88632 ผลิตโดยบริษัท Mitel Corporation ซึ่งบรรจุอยู่ในแพ็คเกจขนาด 40 ขา สามารถใช้ไฟเลี้ยง (Power Supply) ขนาด 5 โวลต์ ซึ่งทำหน้าที่เป็น Interface Circuit ระหว่างชุมสายโทรศัพท์ที่อุปกรณ์ต่างๆ ของระบบ สำหรับเพื่อใช้งานด้านวงจรเสียง และส่วนของสัญญาณควบคุม (Signaling Link) โดยจะทำหน้าที่แปลงวงจรระหว่าง 2 Wire กับ 4 Wire สามารถเปลี่ยนแปลงอินพุตอิมพีแดนซ์ได้เป็น 600 โอห์มหรือ 900 โอห์ม และยังสามารถกำหนดอัตราขยาย (Gains) ได้

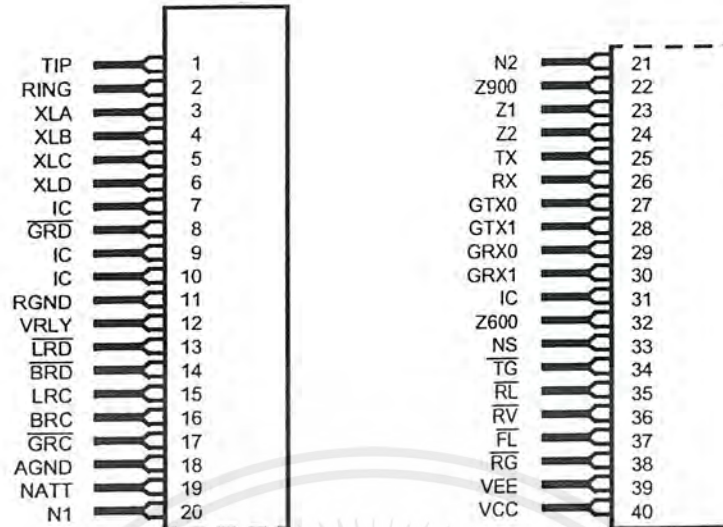
3.3.1 โครงสร้างของไอซี MH88632



รูปที่ 3.3 แสดงบล็อกไดอะแกรมโครงสร้างภายในไอซี MH 88632

จากรูปที่ 3.3 แสดงบล็อกไดอะแกรมแต่ละส่วนของ MH88632 ซึ่งประกอบด้วยส่วนที่สำคัญต่างๆ คือ Loop Terminal, 2-4 Wire Hybrid, Status Detection และ Loop Relay Driver

3.3.2 การนำไปใช้งาน



รูปที่ 3.4 แสดงตำแหน่งขาของ ไอซี MH88632

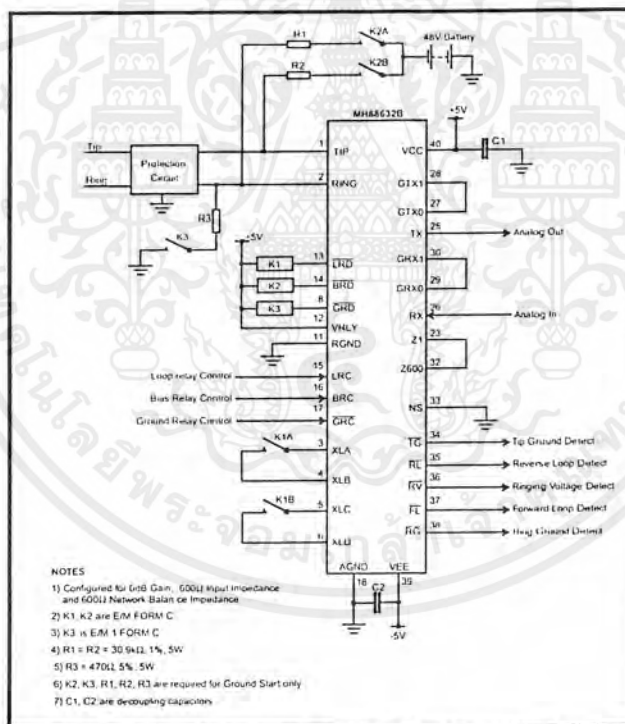


Figure 3 - Typical Combined Loop Start and Ground Start Application Circuit

รูปที่ 3.5 แสดงการต่อ ไอซี MH88632

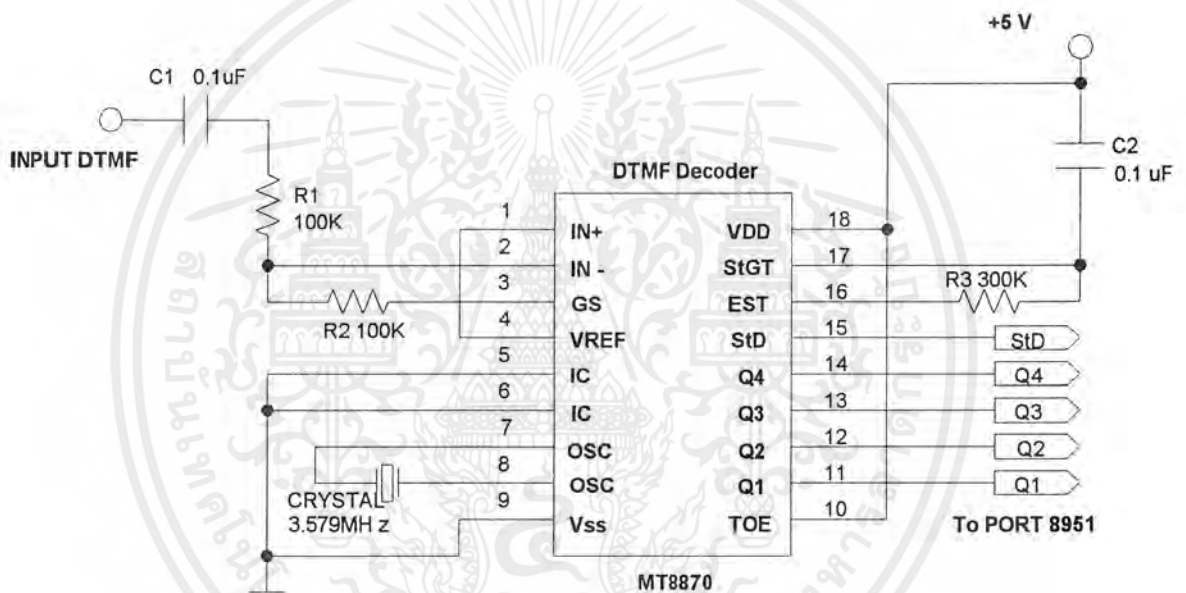
จากรูปที่ 3.4 จะเห็นได้ว่าไม่ต้องใช้อุปกรณ์ภายนอกมากนัก สามารถต่อขาต่างๆของ ไอซีมาใช้งานได้เลยมีดังนี้คือ

- ขา 1 (Tip) และขา 2 (Ring) เป็นขาสำหรับต่อเข้ากับสายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา 13 (LRD) เป็นขาที่ใช้ขับให้ Relay K1 ทำงานสำหรับการรับสายโดยการควบคุมจากขา 15 (LRC) ซึ่งเป็น Loop Relay Control
- ขา 22 (Z900) ขา 23 (Z1) และขา 32 (Z600) ใช้สำหรับกำหนดคอนดักทอิมพีแดนซ์ ถ้าเป็น 600 โอห์ม ใช้ขา 23 ต่อกับขา 32 หรือถ้า 900 โอห์ม ใช้ขา 22 ต่อกับขา 23
- ขา 25 (Tx) เป็น Audio Out และขา 26 (Rx) เป็น Audio In ทำหน้าที่รับส่งสัญญาณเสียง ซึ่งสามารถกำหนดอัตราขยายได้ โดยการต่ออุปกรณ์เพิ่มที่ขา 28 (GTX1) และขา 30 (GRX1)
- ขา 36 (RV) เป็น Ring Detect ทำหน้าที่ส่งสัญญาณพัลส์ตามจังหวะของสัญญาณกระดิ่งและนำมาต่ออุปกรณ์เพิ่มเติมเพื่อส่งให้ Relay K1 ที่ขา 13 ทำงาน

3.3.3 วงจรถอดรหัสหมายเลขคีทีเอ็มเอฟ (DTMF Decoder)

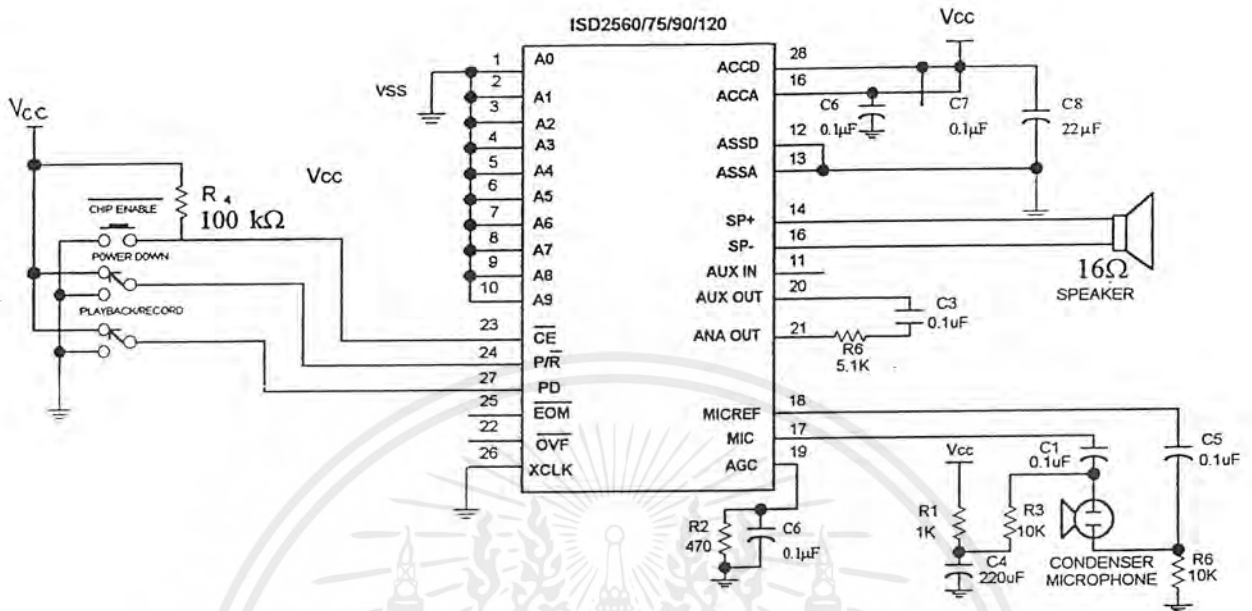


รูปที่ 3.6 วงจรถอดรหัสหมายเลขคีทีเอ็มเอฟ

จะใช้ไอซีสำเร็จรูปเบอร์ MT8870 ซึ่งจะทำหน้าที่ในการถอดรหัสความถี่คีทีเอ็มเอฟ ออกมาเป็นรหัสไบนารี 4 บิต ภายใน MT8870 ซึ่งจะประกอบไปด้วยภาคกรองความถี่ ภาคถอดรหัสภาคตรวจสอบสัญญาณ ภาคขยายสัญญาณความแตกต่าง และภาคกำเนิดความถี่ โดยจะใช้คริสตอล 3.579 เมกะเฮิร์ตซ์เป็นฐานเวลา จากวงจรจะใช้เมฆซึ่ง 600 โอห์มมาเป็นตัวคัปปลิงสัญญาณจากคู่สายโทรศัพท์เข้ามายังวงจรเฉพาะสัญญาณไฟสลับท่านั้น และยังทำหน้าที่ในการแยกกราวด์ของวงจรอีกด้วย เพราะในคู่สายโทรศัพท์จะมีสัญญาณรบกวนต่างๆ มากมาย ซึ่งอาจจะมีผลต่อการตีโค้ดสัญญาณได้ หลังจากที่ทำการถอดหมายเลขและไอซีทำการตีโค้ดรหัสแล้ว ก็จะส่งรหัสไบนารีมาที่เอาต์พุต Q1 - Q4 จากนั้น ไอซีก็จะทำการแลคซ์ค่าสัญญาณนั้นเอาไว้จนกว่าจะได้รับสัญญาณใหม่เข้ามา แล้วจึงค่อยเปลี่ยนเป็นรหัสตัวใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรการใช้งานของ ISD2590



รูปที่ 3.7 แสดงวงจรใช้งานที่ต่อร่วมกับอุปกรณ์ภายนอกของ ISD2590

3.4.1 ลำดับขั้นตอนในการบันทึกและเล่นกลับ แสดงดังตารางที่ 3.1

ตารางที่ 3.1 การใช้งานและควบคุมการทำงานของ ISD2590

ขั้นตอนการควบคุม	หน้าที่	การปฏิบัติ
1	จ่ายไฟเลี้ยงและเลือกโหมดการบันทึกหรือเล่นกลับ	(1) PD = "0" (2) เลือกบันทึก / เล่นกลับ
2	เซตจุดเริ่มต้นของการบันทึกหรือเล่นกลับ	เซตขาแอดเดรส A0 - A9
3A	เริ่มต้นการเล่นกลับ	P/R = "1", CE = พัลส์ "0"
3B	เริ่มต้นการบันทึก	P/R = "0", CE = "0"
4A	สิ้นสุดการเล่นกลับ	อัตรโนมิติ
4B	สิ้นสุดการบันทึก	PD หรือ CE = "1"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำหนดแอดเดรสในการบันทึกเสียง

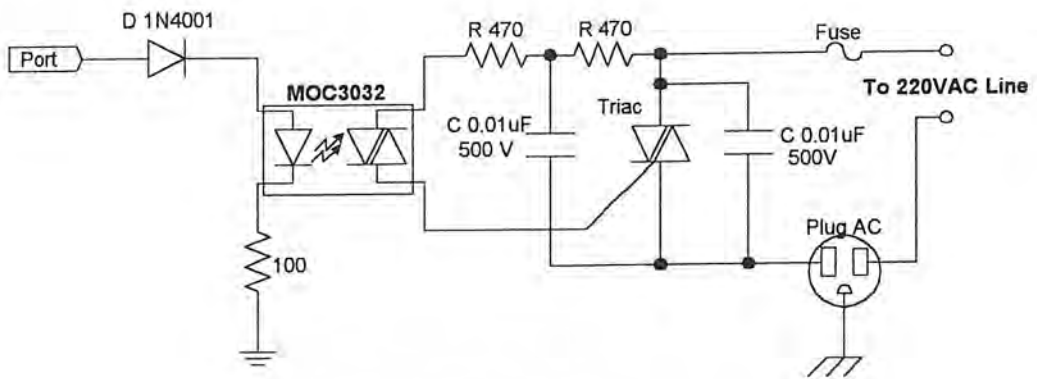
ส่วนของการกำหนดแอดเดรสในการบันทึกเสียงสามารถแสดงได้ดังตารางต่อไปนี้

ADDRESS	ข้อความ
00H	หนึ่ง
09H	สอง
10H	สาม
17H	สี่
1FH	ห้า
28H	หก
31H	เจ็ด
3AH	แปด
41H	ศูนย์
49H	กค
52H	ทั้งหมด
5AH	เลือก
60H	ปิด
67H	เปิด
99H	สี่เหลี่ยม
A2H	คอกจัน
ACH	ช่องควบคุม
B8H	ถ้าต้องการ
C4H	กรรณาคกรหัสผ่าน
D8H	รหัสผิดกรรณาคกรหัสใหม่อีกครั้ง
F2H	ออกจากโปรแกรม
FDH	กคเครื่องหมาย

ตารางที่ 3.2 แสดงการบันทึกเสียงใน ISD 2590

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 วงจรควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า



รูปที่ 3.8 แสดงวงจรควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า

หลักการการทำงานของวงจร ไอซี MC3032 เป็นไอซีเชื่อมโยงทางแสง (OPTO COPLER) เพื่อแยกไฟ 220 V และ ไฟ+5 V เมื่อป้อนไฟ +5 โวลต์ เข้ามา R100 โอห์ม จะควบคุมกระแสไฟให้กับ LED ใน ไอซีส่วนด้านไฟ 220 V จะไหลผ่าน R 470 โอห์ม มาเข้าขา 6 แล้วออกมายังขา 4 ของไอซีเข้าไปขา G ของไทรแอกเพื่อทริกให้ไทรแอกทำงาน เนื่องจาก เป็นไอซีแบบโคแอกและทำงานที่แรงดัน 0 โวลต์ ดังนั้นจึงขจัดปัญหาการบวมและซีดอายุการใช้งานของไทรแอกด้วย

3.6 การออกแบบวงจรรวมของการควบคุมปิด-เปิดเครื่องใช้ไฟฟ้า

จากการศึกษาการทำงานของอุปกรณ์แล้วสามารถนำมาออกแบบวงจรซึ่งได้แสดงดังบล็อกโคอะแกรมในรูปที่ 3.1 รวมทั้งส่วนประกอบของวงจรดังรูปที่ 3.9,3.10,3.11

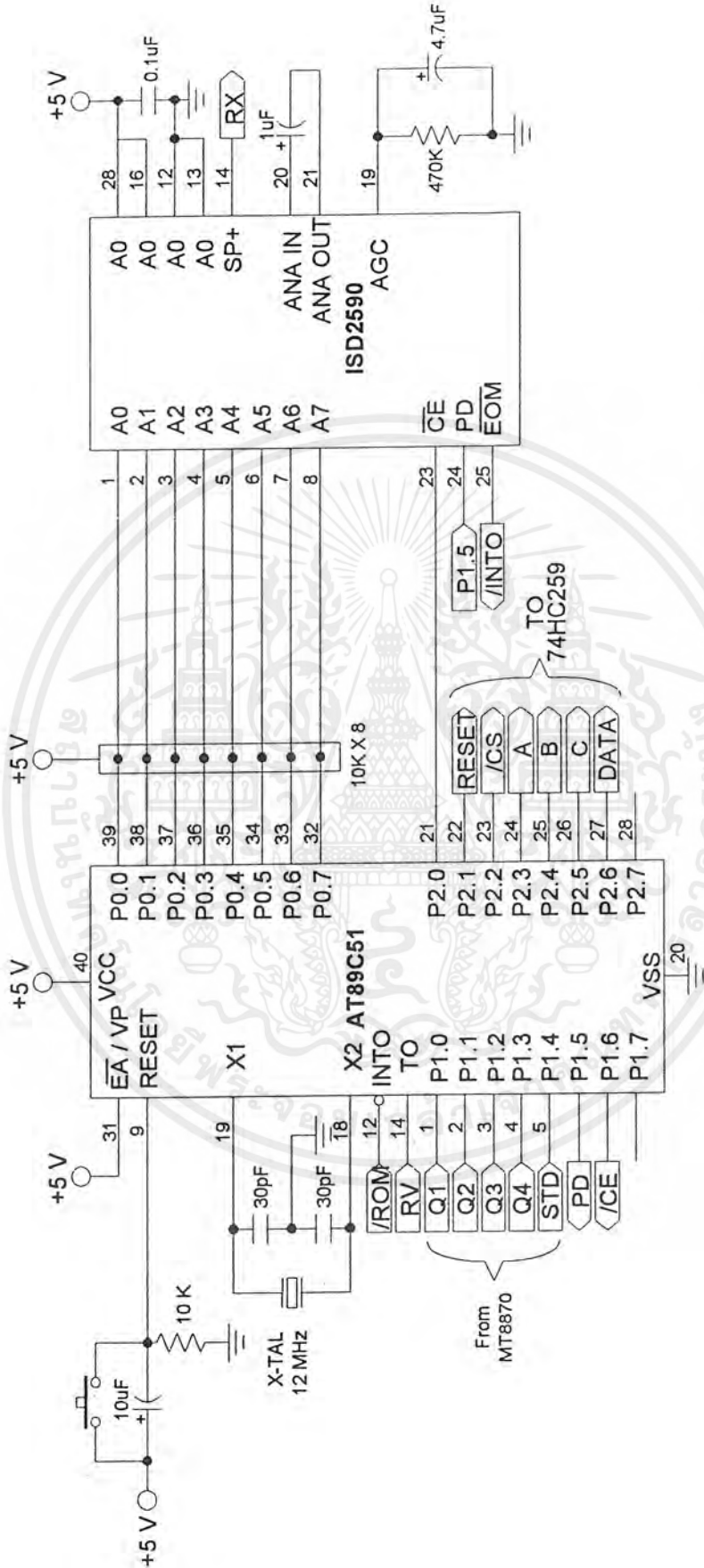
หลักการการทำงานของโครงงานนี้อาศัยสัญญาณโทน (Tone Signal) ที่ได้จากการกดเป็นโทรศัพท์มาทำการควบคุมการปิด-เปิดเครื่องใช้ไฟฟ้าโดยที่เริ่มแรกนั้นเครื่องควบคุมดังกล่าวจะทำการตรวจสอบสัญญาณกระดิ่ง เพื่อให้ส่วนไมโครคอนโทรลเลอร์เริ่มทำงาน กล่าวคือ เมื่อสัญญาณกระดิ่งเข้ามาในเครื่อง ไมโครคอนโทรลเลอร์จะทำการนับสัญญาณกระดิ่งประมาณ 6 ครั้ง ถ้าหากกรณีที่ไม่มีคนรับสาย ส่วนไมโครคอนโทรลเลอร์จะทำการตัดสายโทรศัพท์เข้าสู่ระบบควบคุม ซึ่งขั้นตอนดังกล่าวจะอยู่ในสภาวะขงหนู (Hook off) หลังจากนั้นจะมีเสียงที่ได้บันทึกไว้ เพื่อแจ้งให้กับผู้ใช้บริการทำการกดรหัสผ่าน และเมื่อผู้ใช้บริการทำการกดรหัสผ่านแล้ว ไมโครคอนโทรลเลอร์ก็จะทำการตรวจสอบรหัสผ่าน ถ้าหากว่าผู้ใช้บริการกดรหัสผ่านไม่ถูกต้องจำนวน 3 ครั้ง ไมโครคอนโทรลเลอร์จะตั้งให้ระบบดังกล่าวหยุดทำงานทันทีซึ่งจะอยู่ในสภาวะขงหนู (Hook On) แต่ในกรณีที่ผู้ใช้บริการกดรหัสผ่านได้ถูกต้อง ส่วนของไมโครคอนโทรลเลอร์จะทำการตัดเข้าสู่โหมดควบคุมทั้งหมดของระบบต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณโทน (Tone Signal) ที่ใช้ในการควบคุมจะเป็นสัญญาณ DTMF ที่ได้จากเป็นคีย์ของ โทรศัพท์ ซึ่งเมื่อผ่านเข้าสู่ระบบควบคุมอาศัยอุปกรณ์ถอดรหัส (Decoder) สัญญาณ DTMF เพื่อให้ได้เอาต์พุตออกมาเป็นเลขฐานสอง (BCD Code) เข้าสู่ระบบไมโครคอนโทรลเลอร์ หลังจากนั้นไมโครคอนโทรลเลอร์จะสั่งให้โซลิดสเตตรีเลย์ทางด้านเอาต์พุตทำงาน ทำให้สามารถปิด-เปิดเครื่องใช้ไฟฟ้าได้ตามต้องการ โดยทุกครั้งที่มีการสั่งงานในแต่ละหน้าที่เสร็จสิ้นลง จะมีสัญญาณเสียงตอบกลับมาจากเครื่องควบคุมเพื่อให้ผู้ใช้บริการ ได้รับทราบการทำงานทุกครั้ง

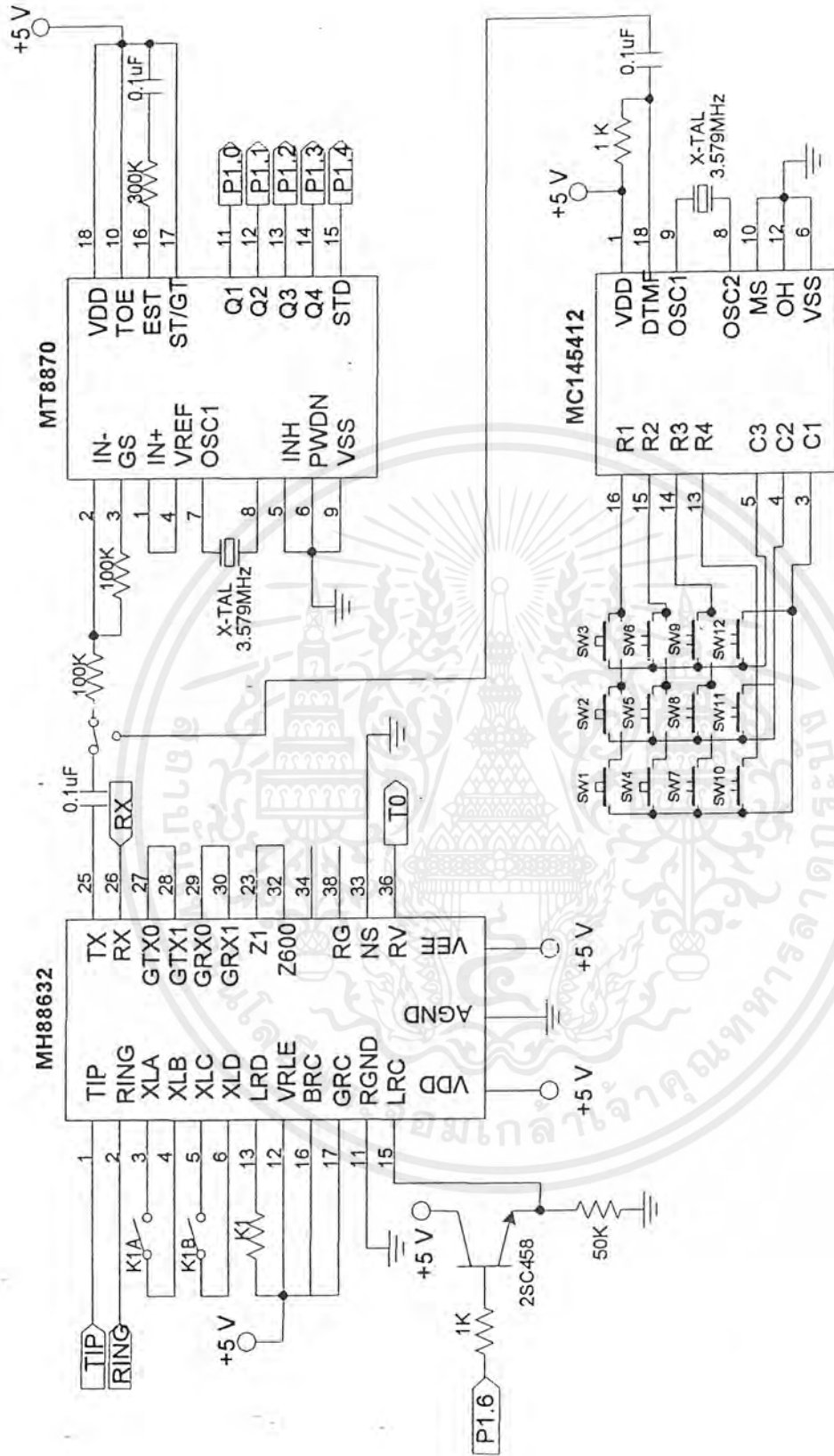
ในส่วนของโหมดควบคุมหลังจากกดรหัสผ่านแล้ว จะเข้าสู่โหมดการควบคุมโดยจะมีเสียงบอกให้ทำการกดเลือกช่องควบคุม เช่น หมายเลข “1” แสดงว่าเลือกช่องควบคุมที่ 1 หลังจากนั้นจะมีเสียงบอกให้ผู้ใช้บริการเลือกปิดหรือเปิดอุปกรณ์ไฟฟ้า กล่าวคือ หากผู้ใช้บริการต้องการเปิดอุปกรณ์ไฟฟ้าให้กดเครื่องหมาย “ * ” และหากต้องการปิดก็ให้กดที่เครื่องหมาย “ # ” ซึ่งหากมีการสั่งงานเสร็จสิ้นลง จะมีเสียงตอบกลับมาเป็นข้อความว่าอุปกรณ์ไฟฟ้างดแล้วอยู่ในลักษณะปิดหรือเปิดอยู่ โดยขั้นตอนการทำงานต่างๆ จะมีการหน่วงเวลาเพื่อรอคำสั่งประมาณ 10 วินาที ถ้าหากเลขช่วงเวลาที่หน่วงไปโดยที่ไม่มี การกดคีย์รหัสเพื่อสั่งการเครื่องควบคุมจะทำการวางหูโทรศัพท์โดยอัตโนมัติ

ในส่วนของการควบคุมที่ตัวเครื่อง เราสามารถทดสอบที่ตัวเครื่องเพื่อให้อุปกรณ์ถอดรหัสสัญญาณ DTMF ต่อกับชุดกำเนิดสัญญาณ โทน DTMF หลังจากนั้นเราก็สามารถควบคุมปิด-เปิดเครื่องใช้ไฟฟ้าได้ตามต้องการ โดยอาศัยเป็นคีย์ที่ติดอยู่กับชุดควบคุม โดยขั้นตอนต่างๆ จะเหมือนกับที่เรา โทรศัพท์เข้าไปควบคุมปิดหรือเปิดเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์ทุกประการ



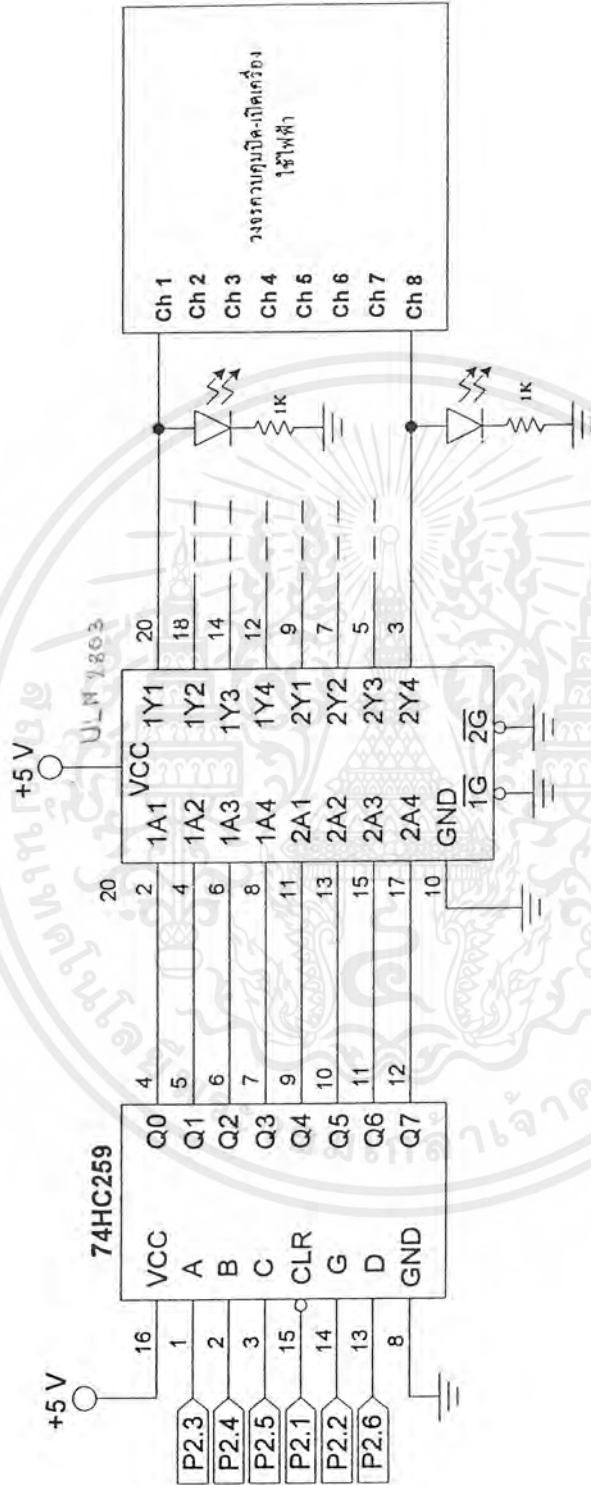
รูปที่ 3.9 แสดงวงจรการทำงานในส่วนควบคุมการทำงานและส่วนควบคุมเสียงแนะนำการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดงวงจรการทำงานของภาค LINE INTERFACE และภาค DTMF DECODER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 แสดงวงจรการทำงานของภาคควบคุม ใช้เกตต์ตรียลีย์เพื่อใช้ในการเปิด-ปิดเครื่องใช้ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

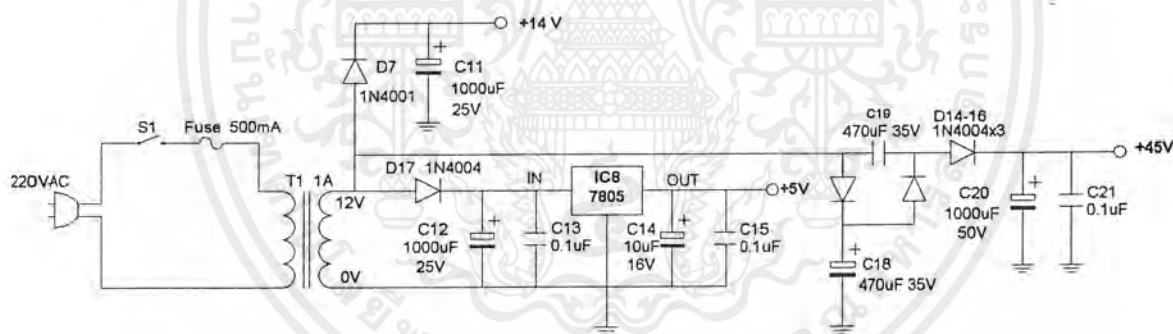
3.7 การออกแบบและการทำงานของส่วนอินเตอร์คอม

INTERCOM ประกอบไปด้วยส่วนต่างๆ ดังนี้

1. ภาคจ่ายไฟเลี้ยงวงจร(power supply)
2. ภาคเบสสเตชัน(base Station)
3. ภาครีโมทสเตชัน(remote Station)

ภาคจ่ายไฟเลี้ยงวงจร

ภาคจ่ายไฟเลี้ยงวงจรนี้ใช้หม้อแปลงขนาด 12 V_{AC} ป้อนให้กับภาคเรกติไฟร์แบบครึ่งคลื่น D₇ และ D₁₇ และทำการกรองแรงดันด้วยตัวเก็บประจุ C₁₁, C₁₂ และ C₁₃ วงจรเรกติไฟร์ทั้งสองชุดนี้สามารถวัดเป็นไฟตรงได้ประมาณ 15 โวลท์ แต่สำหรับแรงดันที่ผ่าน D₁₇ มาแล้ว ช้ถูกต่อกับ IC8 เบอร์ 7805 ด้วยซึ่งเป็นไอซีเรกูเลเตอร์ระดับแรงดันไว้ที่ 5 โวลท์ตลอดเวลา แรงดัน 5 โวลท์นี้ถูกนำไปต่อให้กับไอซีซีมอสทุกตัวในวงจร ส่วนแรงดัน 15 โวลท์จาก D₇ ถูกนำไปป้อนให้กับบริลย์ทั้งสองตัว



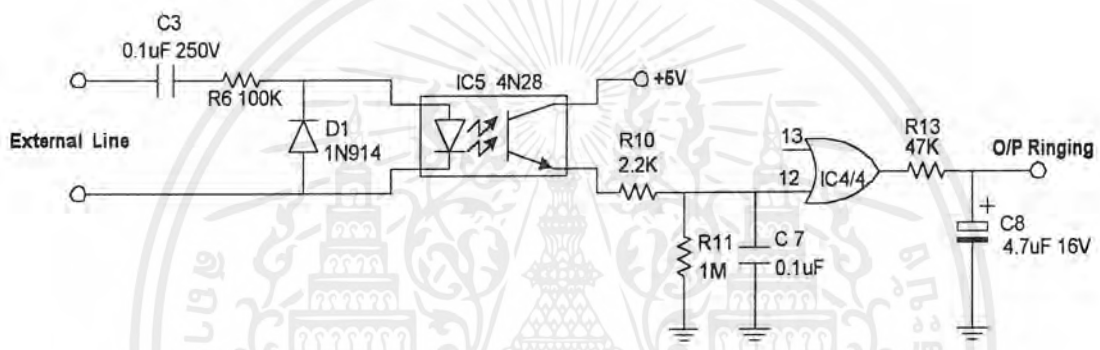
รูปที่ 3.12 วงจรไฟเลี้ยง

ไดโอด D₁₄, D₁₅ และ D₁₆ ต่อวงจรร่วมกับ C₁₈, C₁₉ และ C₂₀ เป็นวงจรทริเพิลแรงดัน 3 เท่า(voltage triple) วงจรในส่วนนี้จะผลิตแรงดันไฟตรงได้ประมาณ 45 โวลท์ และป้อนให้กับโทรศัพท์ภายในระบบทุกเครื่อง ด้วยเหตุนี้โทรศัพท์ภายในทุกเครื่องจึงใช้แรงดันไฟจากหม้อแปลง T₁ ทั้งสิ้น โดยไม่ได้อาศัยแรงดันจากคู่สายโทรศัพท์ภายนอกแต่อย่างใด

ภาคเบสเสตชั้น ประกอบไปด้วยรายละเอียด ดังนี้

- ภาคตรวจจับสัญญาณกริ่ง
- ภาคควบคุมการตัดต่อโทรศัพท์ภายนอกและภายใน
- ภาคหักงูสายโทรศัพท์
- ภาคแสดงสถานะของเครื่องขณะทำงาน
 - LED แสดงสถานะ on/off
 - LED แสดงสถานะการใช้คู่สาย
 - LED แสดงสถานะการโอนสาย

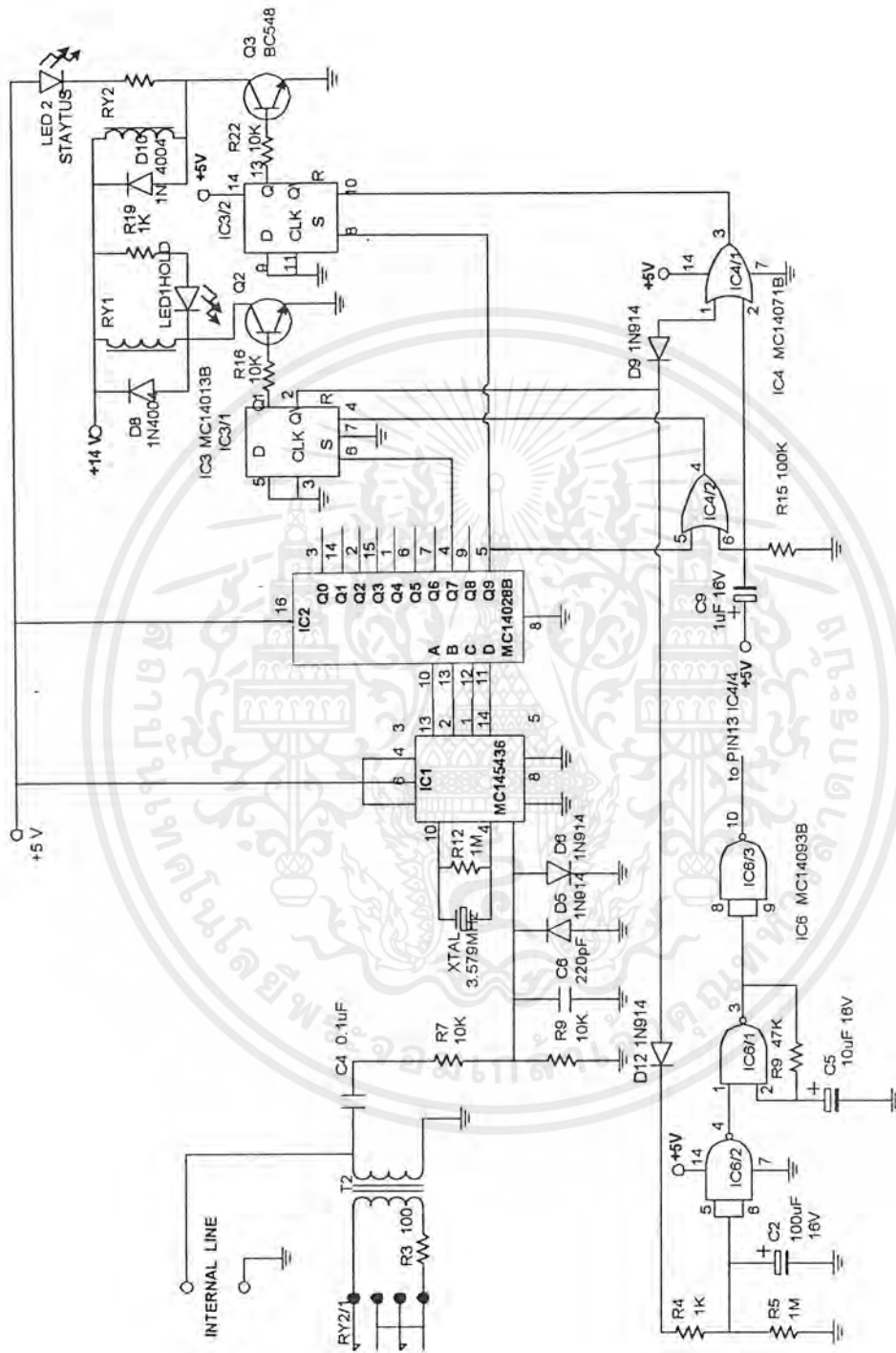
ภาคตรวจจับสัญญาณกริ่ง



รูปที่ 3.13 วงจรภาคตรวจสอบสัญญาณกริ่ง

จากรูปที่ 3.13 โครงสร้างบริเวณซ้ายมือของวงจร สังเกตเห็นว่ามีจุดต่อของคู่สายโทรศัพท์ ซึ่งต่อมาจากเครื่องข่ายโทรศัพท์ภายนอก(external line)ต่อให้กับ IC5 IC5 ทำหน้าที่ในการตรวจจับสัญญาณกริ่งโดยอาศัยการส่งผ่านทางแสงเพื่อแยกแรงดันไฟสูง 90 V_{AC} จากคู่สายโทรศัพท์ออกจากแรงดันไฟต่ำ 5 V_{DC} ในส่วนของเอาต์พุต เพื่อป้อนให้กับโทรศัพท์ภายในทุกเครื่องผลิตสัญญาณกริ่งออกมา การทำงานเมื่อแรงดัน 90 V_{AC} ปรากฏที่คู่สาย แรงดันในส่วนนี้จะทำให้ LED ภายใน IC5 ทำงานโดยผ่านทาง C₃ และ R₆ ไดโอด D₁₁ ทำหน้าที่ป้องกันไม่ให้ LED ภายใน IC5 เสียหาย อันเนื่องมาจากได้รับแรงดันไบแอสกลับของแรงดัน 90 V_{AC} จากคู่สายภายนอก ดังนั้น LED จึงทำงานติดบั้งดับบั้งตามความถี่ของสัญญาณไฟสลับที่ได้รับเข้ามา เมื่อ LED ภายใน IC5 ทำงานและหยุดทำงานสลับกันไป จึงทำให้เอาต์พุตขา 4 ของ IC5 ปรากฏเป็นรูปคลื่นสี่เหลี่ยม(square wave) ซึ่งมีความเท่ากับสัญญาณไฟสลับทางด้านอินพุต หลังจากนั้น R₁₀, R₁₁ และ C₇ ทำการกรองสัญญาณให้เป็นแรงดันไฟตรงป้อนให้กับขา 12 ของ IC_{4/4} ซึ่งเป็นชิพออร์เกต จึงทำให้ที่เอาต์พุตของ IC_{4/4} ขา 11 มีสัญญาณออกด้วย ซึ่งสัญญาณตัวนี้จะถูกส่งไปยังทุกๆ สถานะโทรศัพท์ภายในเพื่อกระตุ้นให้สัญญาณกริ่งทำงาน

ภาคควบคุมการตัดต่อตู้สายโทรศัพท์ภายนอกและภายใน



รูปที่ 3.14 วงจรภาคควบคุมการตัดต่อตู้สายภายนอกและภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

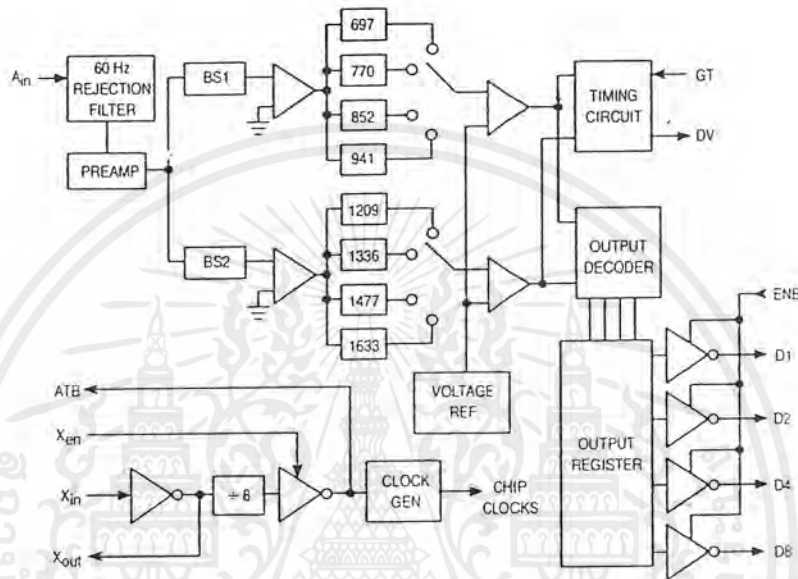
เมื่อไรก็ตามที่สถานีโทรศัพท์ภายในเครื่องใดเครื่องหนึ่งกดปุ่มบนหน้าปัด สัญญาณ DTMF จะปรากฏที่คู่สายภายใน (internal line) ซึ่งอยู่ใกล้หม้อแปลง T_2 สัญญาณนี้จะถูกตัดให้เหลือแอมพลิจูดเพียง ± 0.6 โวลต์ โดยไดโอด D_5 และ D_6 และป้อนเข้าขา 7 ของ IC1 เบอร์ MC145436 ซึ่งเป็นชิพที่ทำหน้าที่ในการถอดรหัสสัญญาณ DTMF ออกเป็นรหัส BCD ทางเอาต์พุต และรหัส BCD ที่ได้นี้จะถูกป้อนให้กับ IC2 เบอร์ 4028 ทำหน้าที่ถอดรหัส BCD ออกเป็น 10 เอาต์พุต (BCD to decimal decoder) อีกครั้งหนึ่ง เพื่อนำสัญญาณดังกล่าวไปควบคุมรีเลย์ในการตัดต่อสายภายนอกและภายใน การต่อวงเอาต์พุตของ IC1 ไปยังอินพุตของ IC2 เพื่อถอดรหัสนั้น ถ้าสังเกตให้ดีการต่อจะไม่เรียงรหัสตามปกติ ซึ่งโดยปกติการทำงานของ IC2 สามารถถอดรหัสจาก BCD เป็นฐานสิบได้ตั้งแต่ 0-9 เท่านั้น แต่สิ่งที่เราต้องการขณะนี้คือให้ IC2 สามารถถอดรหัสของปุ่ม # และ * บนหน้าปัดเครื่องโทรศัพท์ได้ เพื่อนำไปควบคุมการตัดต่อของ RY1 และ RY2 โดย RY1 จะทำงานเมื่อมีการกดปุ่ม * (hold) และ RY2 ทำงานเมื่อกดปุ่ม # (รับสาย) ซึ่งตามมาตรฐานปุ่ม # นี้เมื่อถอดรหัส DTMF เป็น BCD แล้วได้เท่ากับ 1100 (ฐานสิบเท่ากับ 12) จึงเกินความสามารถที่ IC2 จะถอดรหัสได้และปุ่ม * เมื่อถอดรหัสแล้วได้เป็น 1011 (ฐานสิบเท่ากับ 11) ซึ่งเกินความสามารถของ IC2 เช่นเดียวกัน ดังนั้นการเชื่อมต่อระหว่าง IC1 และ IC2 จึงจำเป็นต้องย้ายสายจากการต่อเพื่อถอดรหัสปกติมา 1 สาย ซึ่งเป็นตำแหน่ง MSB มาไว้ที่อินพุต C และ B, A ส่วน D เป็น LSB ทั้งนี้เพื่อให้ IC2 สามารถถอดรหัสของปุ่ม # และ * ได้

ผลจากการสลับสายทำให้ได้การถอดรหัสใหม่คือ เมื่อมีการกดปุ่ม # บนเครื่องโทรศัพท์ IC2 จะทำการถอดรหัสออกเป็นแรงดันระดับลอจิก "1" ที่ขา 5 ซึ่งเป็นเอาต์พุต Q_0 และเมื่อกดปุ่ม * IC2 ทำการถอดรหัสได้ระดับลอจิก "1" ออกขา 4 ซึ่งเป็นเอาต์พุต Q_7 จากวงจรที่เอาต์พุต Q_0 ถูกต่อกับ IC_{3,2} ไว้ด้วย ดังนั้นเมื่อกดปุ่ม # IC2 ถอดรหัสออกเอาต์พุต Q_0 แรงดันส่วนนี้จะไปเซตฟลิปฟล็อปให้ทำงานเอาต์พุตของ Q ของ IC_{3,2} เป็นระดับลอจิก "1" จึงทำให้ Q_3 ทำงานและทำให้ RY2 ทำงานต่อคู่สายโทรศัพท์ภายนอกเข้ากับขั้วปฐมภูมิของหม้อแปลงไอโซเลเตอร์ T_2 ทันที ดังนั้นคู่สายโทรศัพท์ภายนอกจะถูกต่อกับคู่สายภายในก็ต่อเมื่อมีเครื่องใดเครื่องหนึ่งยกหูโทรศัพท์ขึ้น และกดปุ่ม # บนหน้าปัทม์ ซึ่งโทรศัพท์ภายในเครื่องดังกล่าวจะปรากฏสัญญาณให้หมุน (dial tone) ให้ได้ยิน และพร้อมรับหมายเลขที่ต้องการติดต่อได้ทันที

จะเห็นว่าหัวใจของภาคควบคุมการตัดต่อคู่สายภายนอกและภายใน ก็คือ ไอซีเบอร์ MC145436 ซึ่งเป็น ไอซีถอดรหัสความถี่ของระบบโทรศัพท์ให้เป็นตัวเลขทางดิจิทัลขนาด 4 บิตจึงขอกกล่าวสักเล็กน้อย

โครงสร้างของ MC145436

โครงสร้างของ MC145436 เป็นอุปกรณ์ซีจิกอนเทกซ์มอส แอลเอสไอ ประกอบด้วยวงจรกรองความถี่และวงจรถอดรหัสความถี่ของมาตรฐาน DTMF ให้สัญญาณเอาต์พุตเป็นสัญญาณดิจิทัล ในการควบคุมฐานเวลาและเอาต์พุตของวงจรจะใช้เทคโนโลยีของสวิทซ์คาปาซิเตอร์



รูปที่ 3.15 บล็อกไดอะแกรมของ MC145436

จากบล็อกไดอะแกรมจะเห็นว่าประกอบไปด้วยส่วนที่สำคัญคือ

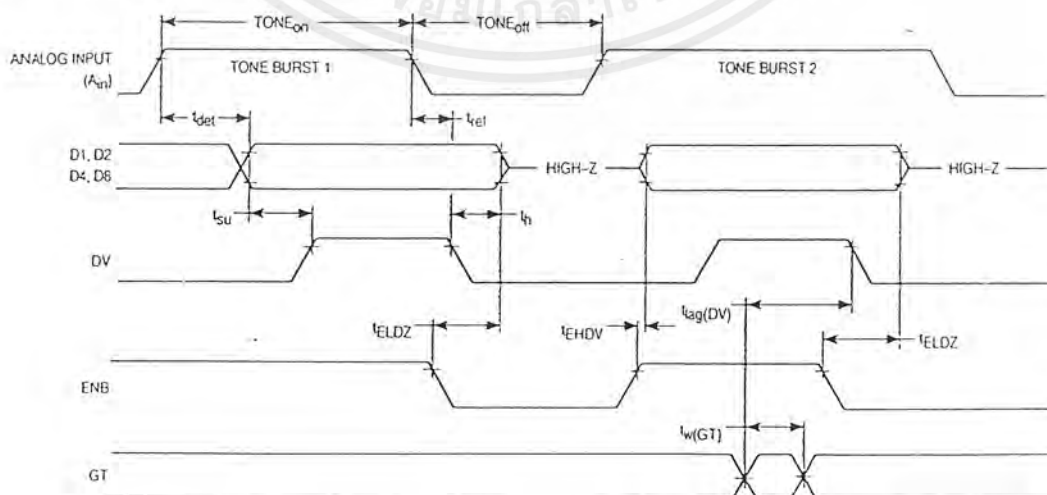
-ภาคกรองความถี่ จะทำหน้าที่แยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มคือ ช่วงความถี่สูง และช่วงความถี่ต่ำ โดยใช้วงจรกรองความถี่แบบสวิทซ์คาปาซิเตอร์

-ภาคถอดรหัส ความถี่ DTMF ที่กรองเรียบร้อยแล้วจะผ่านเข้าวงจรกรองความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิทัลและมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม สำหรับค่าที่ถอดรหัสได้จากค่าความถี่ต่าง ๆ นั้นแสดงดังตารางที่ 3.3

ตารางที่ 3.3 แสดงค่าที่ถอดรหัสได้จากค่าความถี่ต่างๆ

f(low)	f(high)	No.	Q4	Q3	Q2	Q1
697	1209	1	0	0	0	1
697	1336	2	0	0	1	0
697	1477	3	0	0	1	1
770	1209	4	0	1	0	0
770	1336	5	0	1	0	1
770	1477	6	0	1	1	0
852	1209	7	0	1	1	1
852	1336	8	1	0	0	0
852	1477	9	1	0	0	1
941	1336	0	1	0	1	0
941	1209	*	1	0	1	1
941	1477	#	1	1	0	0
697	1633	A	1	1	0	1
770	1633	B	1	1	1	0
852	1633	C	1	1	1	1
941	1633	D	0	0	0	0

-ภาคตรวจสอบสัญญาณ ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุตจะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควรมิฉะนั้นวงจรส่วนนี้จะไม่รับโดยถือว่าสัญญาณนั้นไม่ถูกต้อง รายละเอียดดูได้จาก Timing diagram



รูปที่ 3.16 แสดง Timing diagram ของ MCI45436

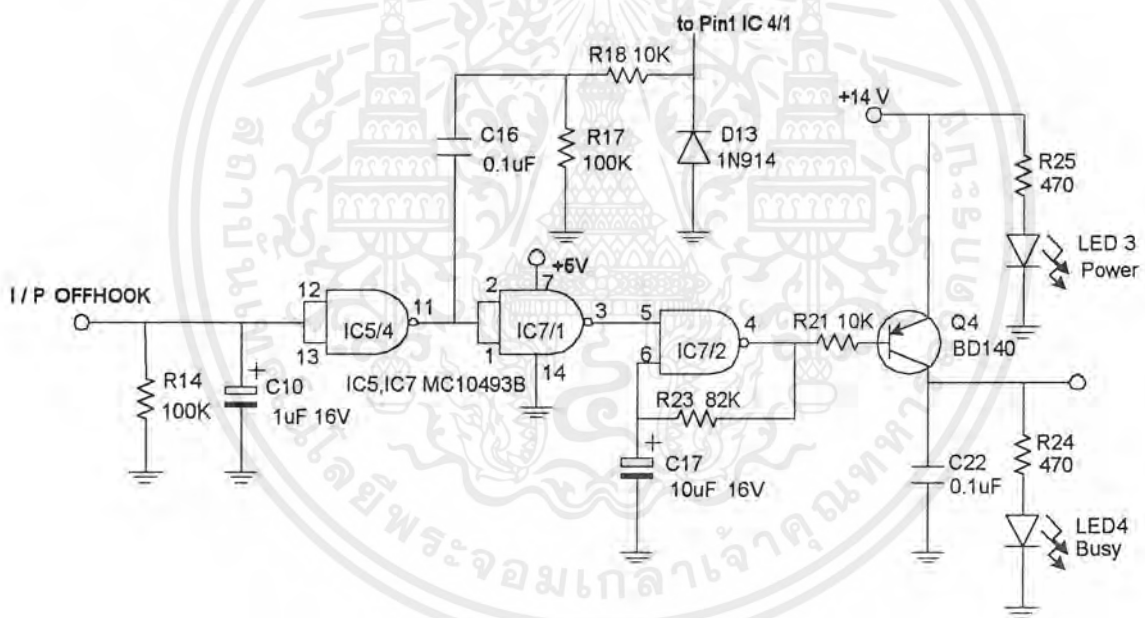
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ภาคกำเนิดความถี่ ในภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอลขนาด 3.58 M_{Hz} ก็สามารถใช้งานได้ทันที

การนำ MC145436 ไปประยุกต์ใช้งานด้านต่างๆ เช่น

- นำไปใช้งานทางด้านรีโมตคอนโทรล
- เครื่องป้องกันโทรศัพท์ทางไกล
- ใช้ในงานเกี่ยวกับเครดิตการ์ด
- ใช้งานร่วมกับคอมพิวเตอร์
- ใช้ในเครื่องชุมสายขนาดเล็กย่อย (PABX)
- ใช้ในด้านโทรศัพท์ทั่วไป
- การควบคุมอุปกรณ์ทางโทรศัพท์

และอื่นๆอีกแล้วแต่ประยุกต์ใช้งาน สำหรับรายละเอียดทางพารามิเตอร์ที่สำคัญสามารถดูได้จากภาคผนวกท้ายเล่ม



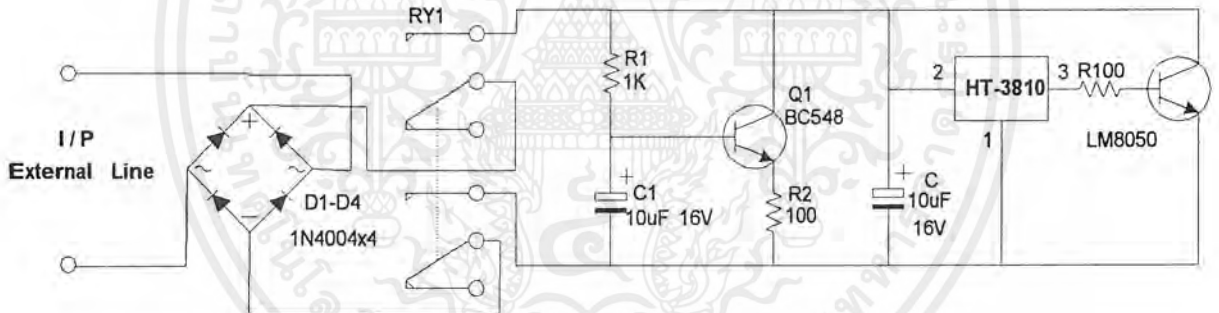
รูปที่3.17 แสดงวงจรปลกดุสาย

ทุกครั้งที่มีการยกหูโทรศัพท์ขึ้นจากสวิตช์ สัญญาณ OFF HOOK จะมีสถานะเป็น "1" ทันที แรงดันส่วนนี้ถูกป้อนให้กับขา 12,13 ของ IC₆₄ ที่เป็นวงจรเนกเกตซึ่งต่อเป็นวงจรอินเวอร์ตติ้ง ดังนั้นเอาต์พุตที่ขา 11 จึงได้ลอจิก "0" ผลจากการเปลี่ยนแปลงนี้ยังไม่ก่อให้เกิดผลใดๆ กับวงจรจนกระทั่งเมื่อวางหูโทรศัพท์ลงบนสวิตช์อีกครั้งหนึ่ง สายสัญญาณ OFF HOOK กลับสู่สภาพ "0" อีกครั้งทำให้เอาต์พุตของ IC₆₄ เป็น "1" ด้วย ซึ่งมีการหน่วงเวลาประมาณ 1 วินาทีก่อนเปลี่ยนสถานะโดย R₁₄ และ C₁₀ ผลจากการเปลี่ยนสถานะในครั้งนี้ทำให้เกิดพัลส์บวกสั้นๆ ขึ้น 1 พัลส์ และพัลส์ตัวนี้เองที่ถูกส่งไปรีเซ็ตเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟลิปฟล็อป IC₃₂ ให้หยุดทำงาน Q3 จะกลับสู่สภาพหยุดทำงานอีกครั้ง RY2หยุดทำงานและปลดจุดต่อระหว่างคู่สายจากระบบโทรศัพท์ภายนอกออกจากคู่สายภายใน

ภาคพิกคู่สายโทรศัพท์ (hold)

เครื่องอินเตอร์โฟนสามารถพิกสายจากผู้เรียกภายนอกและทำการโอนย้ายสายภายในเพื่อตามตัวผู้รับสายได้อย่างมีประสิทธิภาพมีหลักการทำงานคือ เมื่อมีผู้เรียกจากภายนอกโทรเข้ามาและมีสถานะใดสแตนด์หนึ่งรับสายแล้วปรากฏว่าไม่ใช่ผู้ที่ต้องการจะติดต่อด้วย ผู้รับสามารถโอนย้ายสายโดยกดปุ่ม * บนหน้าปัทม์ของเครื่อง สัญญาณ DTMF ของปุ่ม * จะปรากฏที่คู่สายภายในทันทีและถูกถอดรหัสโดย IC1 และ IC2 ผลที่ได้ตามมาก็คือ ที่ขา 4 ของ IC2 แสดงสถานะ “1” ซึ่งแรงดันตัวนี้ถูกส่งไปเซตให้ฟลิปฟล็อป IC₃₁ เปลี่ยนสถานะเอาต์พุต Q เป็น “1” และทำให้ทรานซิสเตอร์ Q2 ทำงาน รวมถึง RY1 ก็ทำงานด้วย โดยทำการต่อหน้าสัมผัสจากคู่สายภายนอกกับ Q1 และอุปกรณ์ต่อพร้อมเข้าหากัน จึงทำให้คู่สายภายนอกและภายในถูกแยกออกจากกัน ทรานซิสเตอร์ Q1 จะถูกไบแอสโดยกระแสจากคู่สายภายนอก และถูกต่อร่วมกับ IC#HT-3810 ซึ่งเป็นไอซีกำเนิดเสียงเพลงขณะทำการพิกสาย และคงสถานะเสมือนอยู่ในสภาวะสวิตช์ยังเปิดอยู่ คือสายยังไม่หลุด



รูปที่ 3.18 แสดงวงจรการพิกคู่สายโทรศัพท์

ในขณะนี้เครื่องอินเตอร์โฟนเข้าสู่โหมดอินเตอร์คอม สามารถที่จะเรียกหรือโอนย้ายสายได้ตามสะดวก โดยกดปุ่มหมายเลขสถานะที่ต้องการติดต่อด้วย เมื่อกดสถานะที่ต้องการแล้วบีบเซอร์ที่สถานะเป้าหมายจะดังทันที เมื่อผู้รับของสถานะเป้าหมายยกหูขึ้น ก็จะสามารถพูดคุยกันได้และเมื่อสถานะเป้าหมายกดปุ่ม # IC1 และ IC2 รับสัญญาณมาถอดรหัสอีกครั้งหนึ่ง ทำให้ IC₃₂ ถูกเซต และ IC₃₁ ถูกรีเซตไปในขณะเดียวกัน เป็นอันสิ้นสุดการพิกสายจากภายนอกและโอนสายย้ายเสร็จสมบูรณ์ ผู้รับจากสถานะใหม่สามารถพูดคุยกับสายภายนอกได้ทันที

การทำงานของวงจรถัดนี้มีลักษณะเป็นขั้นตอนดังนี้ เมื่อผู้เรียกจากภายนอกถูกพักสายโดยการกดปุ่ม * แล้วขา 2 ของฟลิปฟล็อป IC_{3,1} มีค่าเป็น "0" ไคโอด D₉ ได้รับไบแอสตรงซึ่งจะทำให้ออร์เกต IC_{4,1} แสดงเอาต์พุตเป็น "1" โดยถูกต่อเข้ากับฟลิปฟล็อป IC_{3,2} ที่ขริเซ็ทด้วย จึงทำให้ IC_{3,2} ถูกรีเซ็ทเข้าสู่อินเตอร์คอมโมด

ในขณะที่อยู่ในภาวะพักสาย ขา 2 ของ IC_{3,1} เป็น "0" ไคโอด D12 ถูกไบแอสกลับทำให้ C₂ คายประจุโดยใช้เวลาประมาณ 1 นาที 30 วินาที หลังจากนั้นจะทำให้ขา 4 ของ IC_{6,2} เป็น "1" และแรงดันตัวนี้จะเป็นตัวกระตุ้นให้ IC_{6,1} ทำงาน โดยในส่วนนี้ได้จัดวงจรเป็นซิมิตต์ทริกเกอร์ออสซิลเลเตอร์ผลิตความถี่ 1 Hz ขึ้นมา และถูกป้อนให้กับ IC_{6,3} และ IC_{4,4} เพื่อส่งสัญญาณให้กับบัสเซอร์ทุกสถานีตั้งเป็นจังหวะทุก 1 วินาที โดยในขณะที่เครื่องแสดงว่ามีการพักสายอยู่ให้เห็นด้วย LED1 ติดสว่างและเมื่อมีสถานีใดสถานีหนึ่งกดปุ่ม # เครื่องจึงจะทำงานต่อผู้เรียกภายนอกกับสถานีนั้นทันที

นั่นหมายความว่าเวลาที่โอนย้ายสายให้กับสถานีเป้าหมายต่อไปเป็นเวลาประมาณ 1 นาที 30 วินาที ซึ่งการโอนย้ายสายในขณะนี้จะทำให้บัสเซอร์เฉพาะสถานีนั้นทำงานเพียงสถานีเดียว แต่ถ้าทำการพักสายไว้เกิน 1 นาที 30 วินาที บัสเซอร์ของทุกสถานีจะทำงานเองโดยอัตโนมัติ

สำหรับ IC_{4,1}, IC_{4,2} และ D₉ นอกจากจะทำการควบคุมการรีเซ็ทฟลิปฟล็อป IC_{3,1} และ IC_{3,2} แล้ว ยังมีอีกหน้าที่หนึ่งคือคอยรีเซ็ทฟลิปฟล็อปทั้ง 2 ค้างกล่าวในขณะที่เปิดเครื่องครั้งแรกด้วย เพื่อให้เครื่องพร้อมที่จะใช้งานไคทันที และป้องกันไม่ให้บัสเซอร์ของทุกสถานีทำงานเองในขณะที่เปิดเครื่องครั้งแรกด้วย

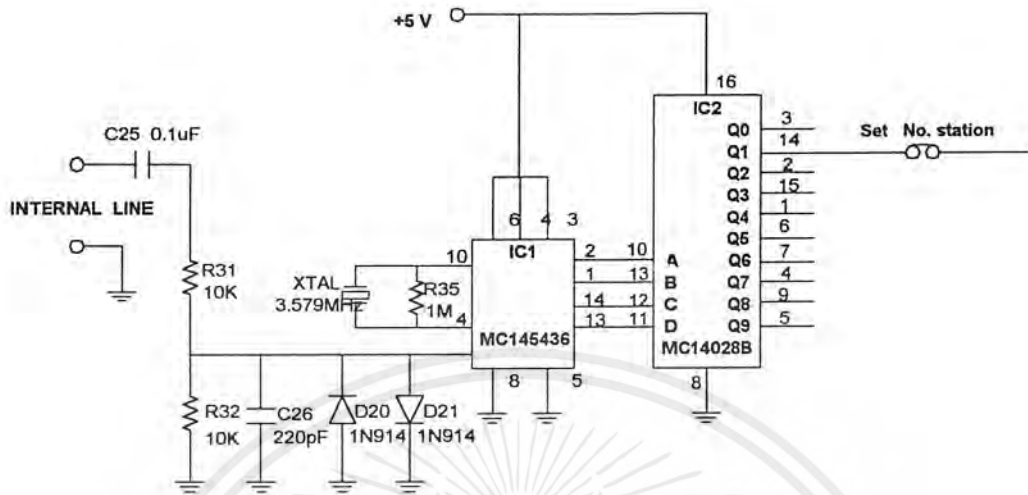
ภาครีโมตสเตชัน

ในการติดตั้งสถานีโทรศัพท์ภายใน 1 เครื่อง จำเป็นต้องมีส่วนรีโมตสเตชันประกอบด้วย 1 ชุด ซึ่งในเครื่องอินเตอร์โฟนนี้สามารถติดตั้งได้เต็มที่ 10 เครื่อง เหตุที่สามารถขยายได้สูงสุด 10 เครื่องนั้นก็เพราะว่าขีดความสามารถของไอซีเบอร์ MC4028 สามารถถอดรหัสได้เพียง 0-9 เท่านั้น โดยใน 1 รหัสสามารถระบุให้กับสถานีใดได้ 1 ตำแหน่ง จึงทำให้ติดตั้งได้สูงสุด 10 สถานี ซึ่งในเครื่องคั่นแบบได้ติดตั้งไว้ 2 สถานีด้วยกัน ถ้าต้องการติดตั้งเพิ่มเติมก็สามารถทำได้โดยตามต้องการ

ภาครีโมตสเตชัน ประกอบไปด้วยภาคย่อยต่างๆ คือ

- ภาคถอดรหัส DTMF
- ภาคควบคุมการส่งสัญญาณกริ่ง (บัสเซอร์)
- ภาคควบคุมการส่งสัญญาณกับภาคเบสสเตชัน

ภาคถอดรหัส DTMF

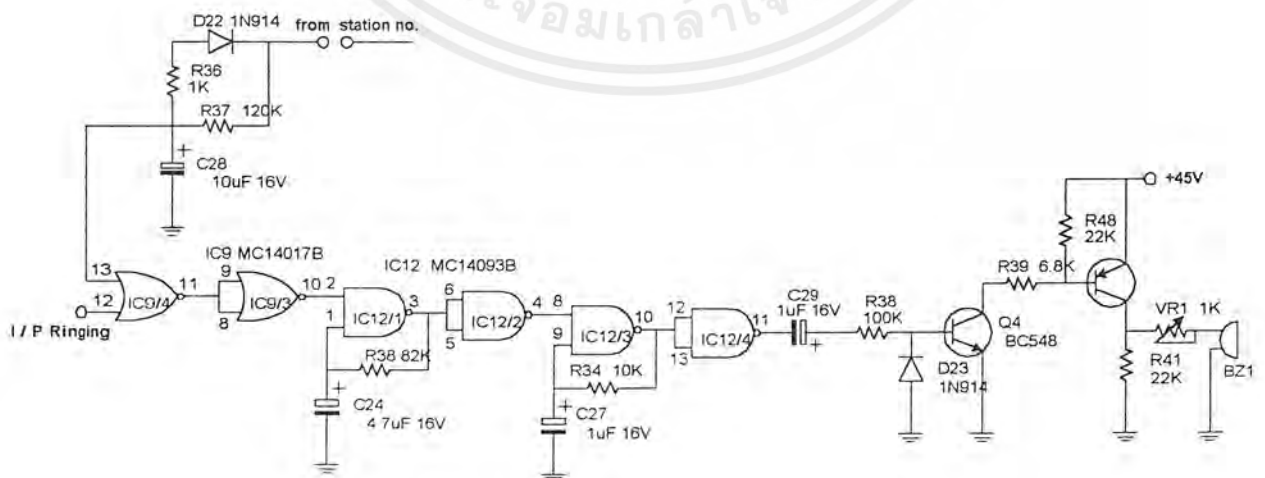


รูปที่ 3.19 วงจรถอดรหัสภาครีโมตเตชัน

IC10 และ IC11 ทำหน้าที่ถอดรหัสสัญญาณ DTMF จากคู่สายภายในเพื่อระบุหมายเลขประจำสถานี ซึ่งในชุดนี้ต่อวงจรให้มีการถอดรหัสตามปกติไม่เหมือนกับภาคเบสสเตชัน โดย IC11 สามารถถอดรหัสได้ 10 ตำแหน่งเท่านั้น และรหัสดังกล่าวผู้ใช้สามารถตั้งได้เอง โดยการจิ้มสายเข้ากับเอาต์พุตของ IC11

ตัวอย่างเช่น ถ้าชี้คหมายเลขไว้ที่ Q₅ หรือขา 6 ของ IC11 เมื่อมีการเรียกจากสเตรชันอื่นๆ ขา 6 ของ IC11 ทุกสเตรชันจะเป็น “1” แต่อย่างไรก็ตาม จะมีเพียงสเตรชันเดียวที่ชี้คไว้ทำงานเท่านั้น

ภาคควบคุมการส่งสัญญาณกริ่ง



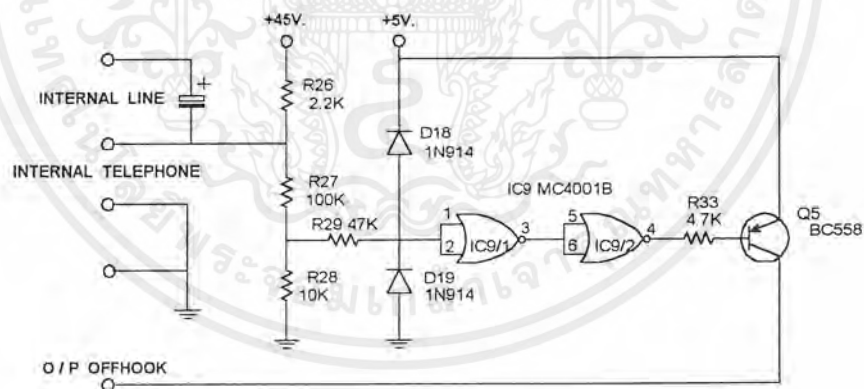
รูปที่ 3.20 วงจรส่วนส่งสัญญาณกริ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อชุดรีโมตสแตนด์รับรหัสสัญญาณและถอดรหัสตรงตามที่กำหนดไว้ C_{28} จะเริ่มทำการชาร์จประจุโดยผ่านทาง R_{37} ซึ่งในขณะนั้น D_{22} ถูกไบแอสกลับจึงไม่ทำงาน หลังจากนั้นอีกประมาณ 1 วินาทีขา 13 ของ $IC_{9/4}$ จะเป็น "1" ทำให้ขา 10 ของ $IC_{9/3}$ เป็น "1" ด้วย ซึ่งสัญญาณนี้ถูกนำไปอินเวิร์ตวงจรขมิตต์ทริกเกอร์ออสซิลเลเตอร์ $IC_{12/1}$ ให้ทำงานเอาท์พุทที่ได้นำไปอินเวิร์ตออสซิลเลเตอร์ $IC_{12/3}$ อีกครั้งหนึ่งโดยผ่านทาง $IC_{12/2}$ (เหตุผลที่ต้องหน่วงเวลา 1 วินาทีคือ ถ้าไม่หน่วงเวลาในส่วนนี้เมื่อกดปุ่มหมายเลขบนหน้าปัทม์ สมมติหมายเลข 5 ชุดรีโมตสแตนด์หมายเลข 5 ทำการถอดรหัสและบัสเซอร์คั้งทันที ฉะนั้นเมื่อกดปุ่มเลขใดก็ได้แล้วแต่ คั้งแต่ 0-9 ทุกหมายเลขจะทำให้บัสเซอร์คั้งสลับกันไปทุกสแตนด์ ซึ่งเป็นผลสืบเนื่องมาจากไม่มีการหน่วงเวลา ดังนั้นวงจรหน่วงเวลาจึงมีความสำคัญไม่น้อย) เอาท์พุทของ $IC_{12/3}$ จะมีลักษณะเป็นพัลส์ และถูกป้อนให้กับบัพเฟอร์ $IC_{12/4}$ ไปควบคุมให้กับชุดขับบัสเซอร์ทำงานและหยุดทำงานเป็นจังหวะๆ โดยบัสเซอร์นี้จะคั้งเฉพาะชุดรีโมตสแตนด์ที่ถอดรหัสได้ตรงกับที่เซตไว้เท่านั้น สำหรับ R_{38} และ D_{23} ทำหน้าที่ลดแรงดันที่ป้อนให้กับขาเบสของ Q6 ให้เหลือประมาณ 0.6 โวลท์

โดยปกติเรามักคุ้นเคยกับสัญญาณกริ่งโทรศัพท์มาตรฐานที่เราได้ยินอยู่ทุกวัน แต่สำหรับเครื่องอินเตอร์คอมนี้เราจำเป็นต้องใช้บัสเซอร์ เพราะว่าการที่จะสร้างสัญญาณกริ่งมาตรฐานนั้นต้องใช้ไฟสลับระดับสูงและวงจรถักสัญญาณ ซึ่งในเครื่องนี้ไม่สามารถทำได้ ฉะนั้นจึงออกแบบให้ Q7 ได้รับแรงดัน $45 V_{DC}$ มาขับบัสเซอร์

ภาคควบคุมการส่งสัญญาณกับภาคเบสสแตนด์



รูปที่ 3.21 วงจรส่งสัญญาณไปภาคเบสสแตนด์

$IC_{9/1}$ และ $IC_{9/2}$ ทำหน้าที่ตรวจจับสัญญาณเมื่อสวิตช์ปิดหรือยกหูโทรศัพท์ขึ้น ในขณะที่สวิตช์ขังเปิดอยู่แรงดันที่ขา 1 และขา 2 ของ $IC_{9/1}$ มีแรงดันตกคร่อมประมาณ +5.6 โวลท์ แต่เมื่อสวิตช์ปิดแรงดันที่ตกคร่อม R28 จะมีแรงดันลดลงอีก ซึ่งทำให้ขา 3 ของ $IC_{9/1}$ เป็น "1" และทำให้ขา 4 ของ $IC_{9/2}$ เป็น "0" จึงทำให้ Q5 ทำงาน เมื่อ Q5 ทำงานสาย OFF HOOK จะมีสัญญาณเป็น "1" ทันที และสัญญาณในส่วนนี้จะถูกป้อนกลับไปยังภาคเบสสแตนด์อีกครั้งหนึ่ง เพื่อควบคุมให้ LED แสดงเมื่อมีการใช้ตู้สายคิตสว่างทุกสแตนด์

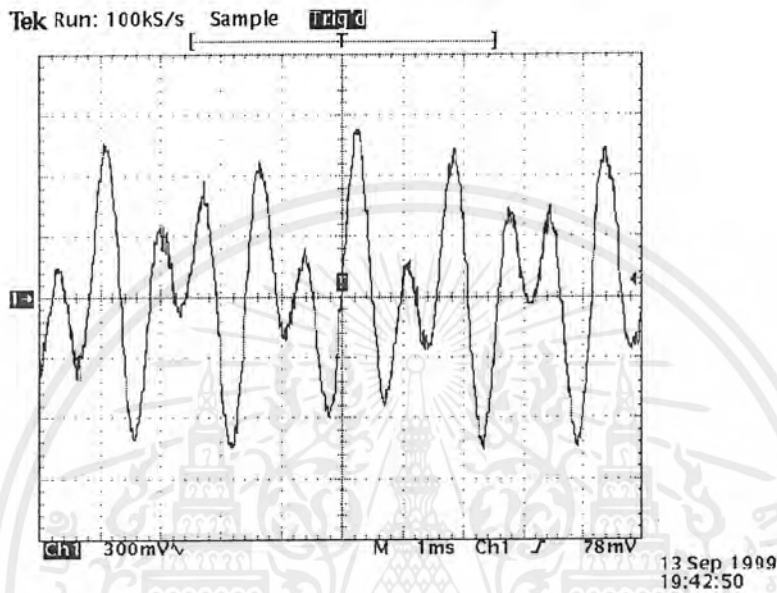
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

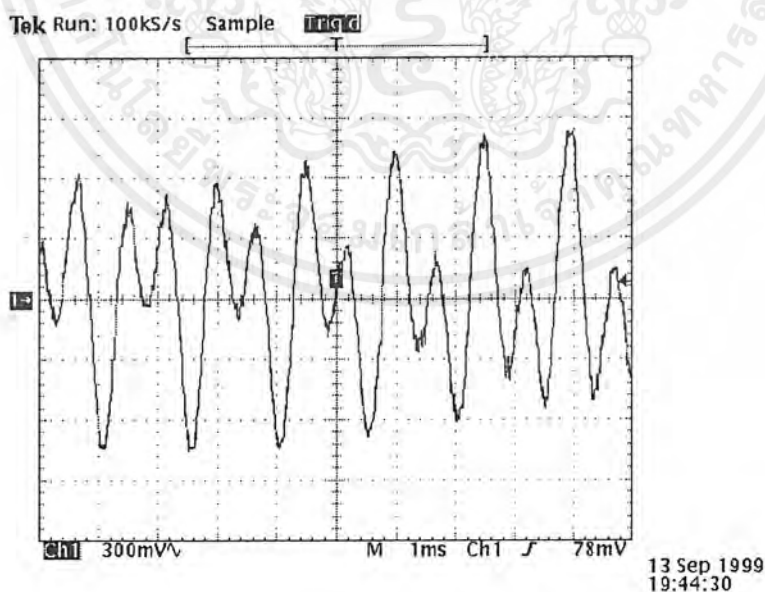
การทดลองและผลการทดลอง

4.1 ส่วนของวงจรกำเนิด DTMF

ในส่วนของวงจร DTMF จะใช้ไอซีเบอร์ MC 145412 เป็นตัวผลิตสัญญาณ DTMF ออกมา ซึ่งมีลักษณะสัญญาณของแต่ละหมายเลขแต่ละตัวดังผลการทดลองที่ได้ดังนี้

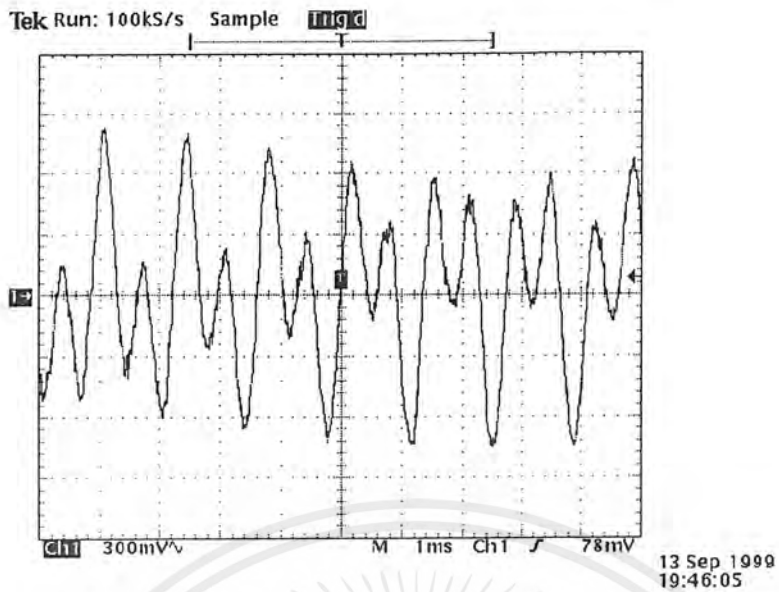


รูปที่ 4.1 แสดงสัญญาณการกดคีย์ เลข 1

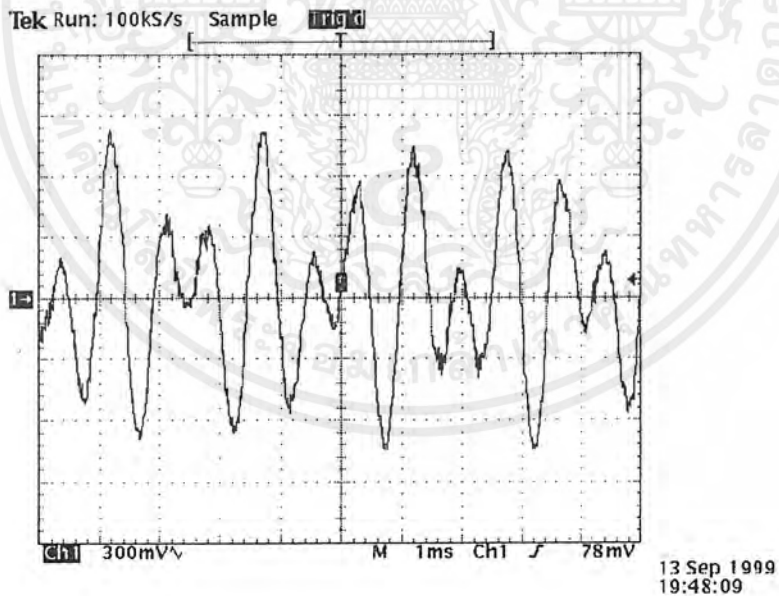


รูปที่ 4.2 แสดงสัญญาณการกดคีย์ เลข 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

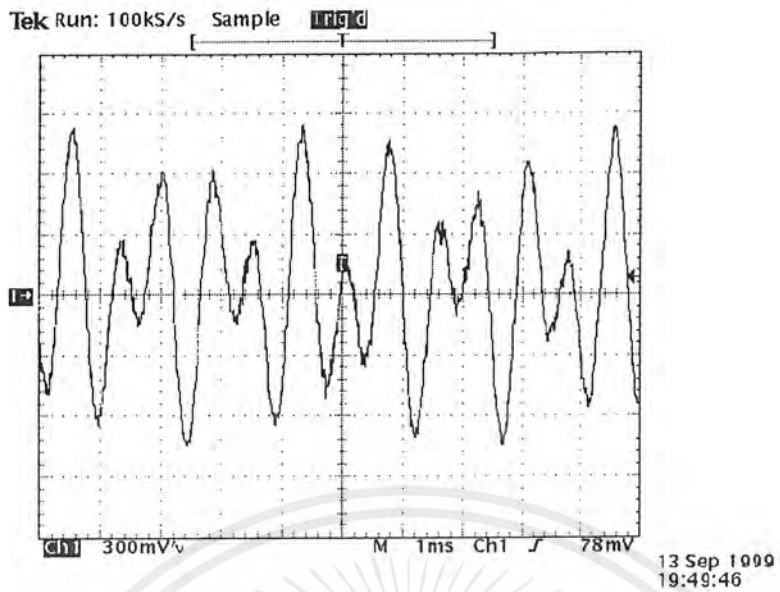


รูปที่ 4.3 แสดงสัญญาณการกคคยี่ เลข 3

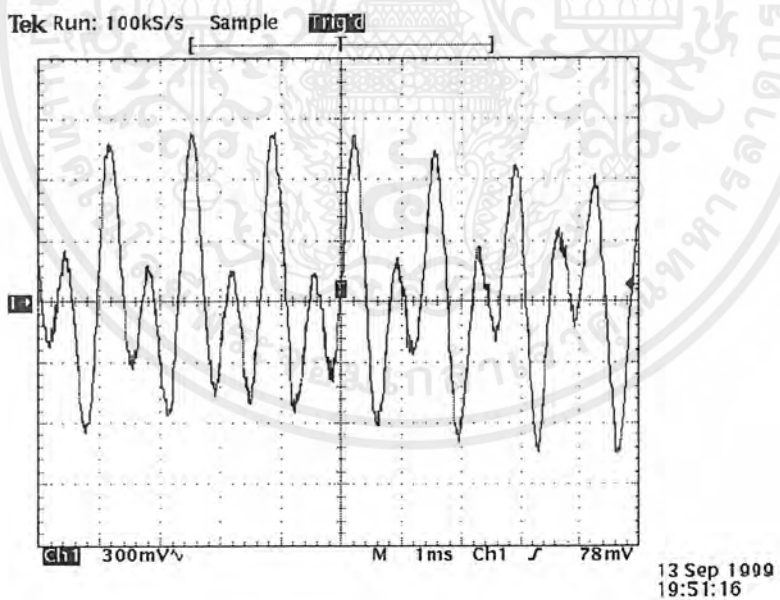


รูปที่ 4.4 แสดงสัญญาณการกคคยี่ เลข 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

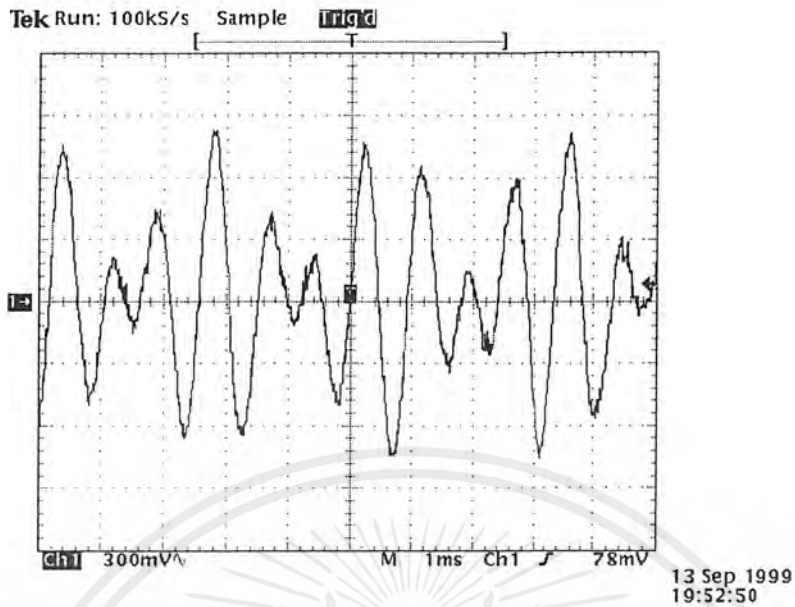


รูปที่ 4.5 แสดงสัญญาณการกคคิย เลข 5

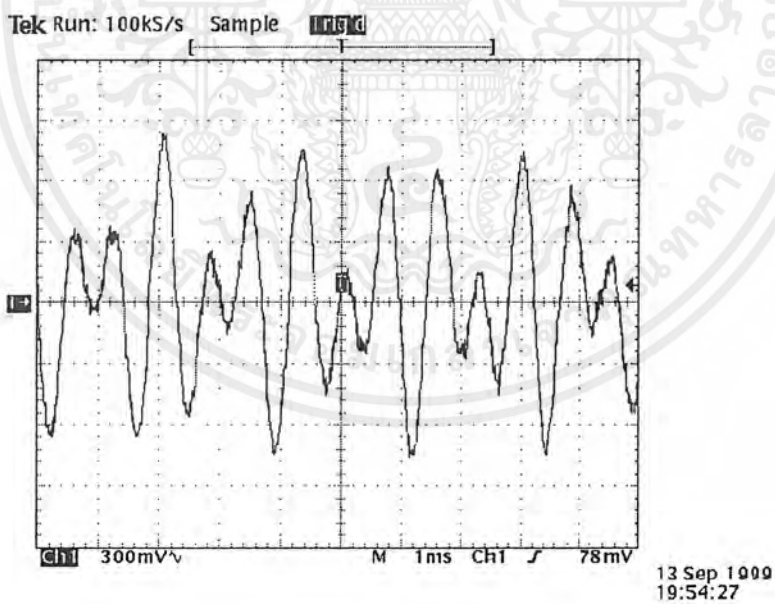


รูปที่ 4.6 แสดงสัญญาณการกคคิย เลข 6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

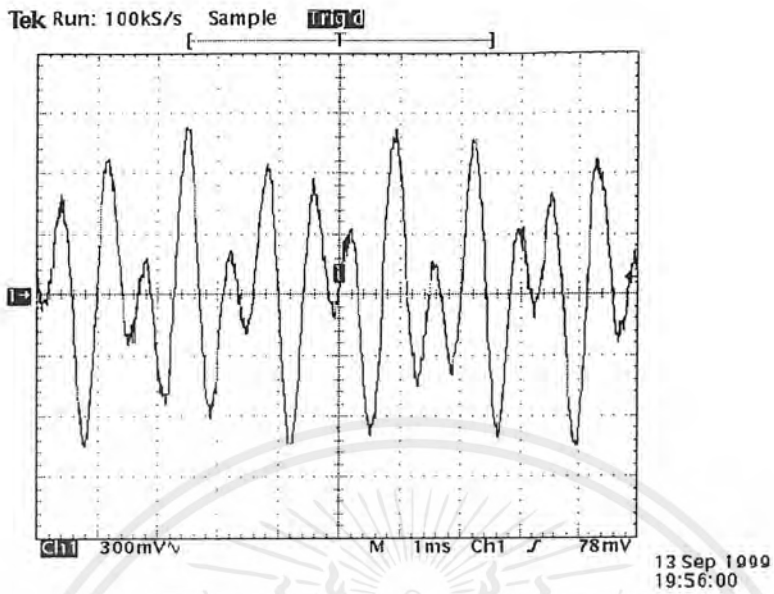


รูปที่ 4.7 แสดงสัญญาณการกคคย เลข 7

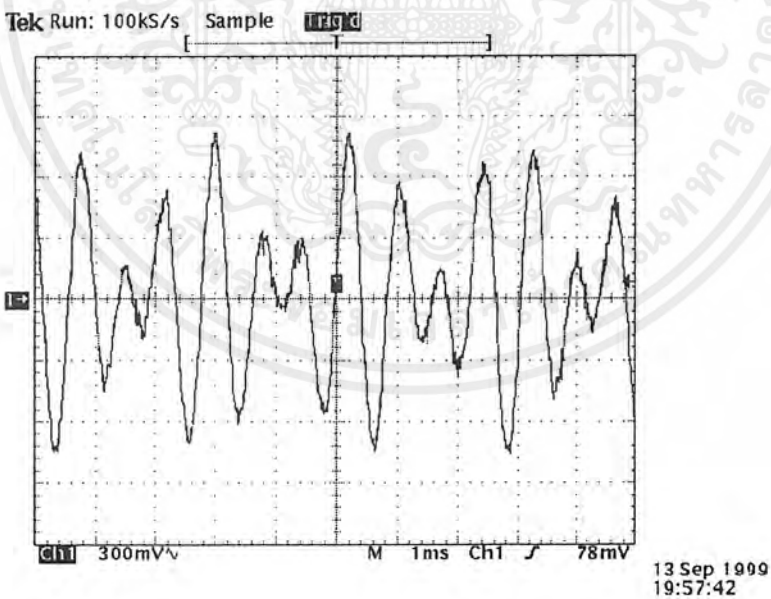


รูปที่ 4.8 แสดงสัญญาณการกคคย เลข 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

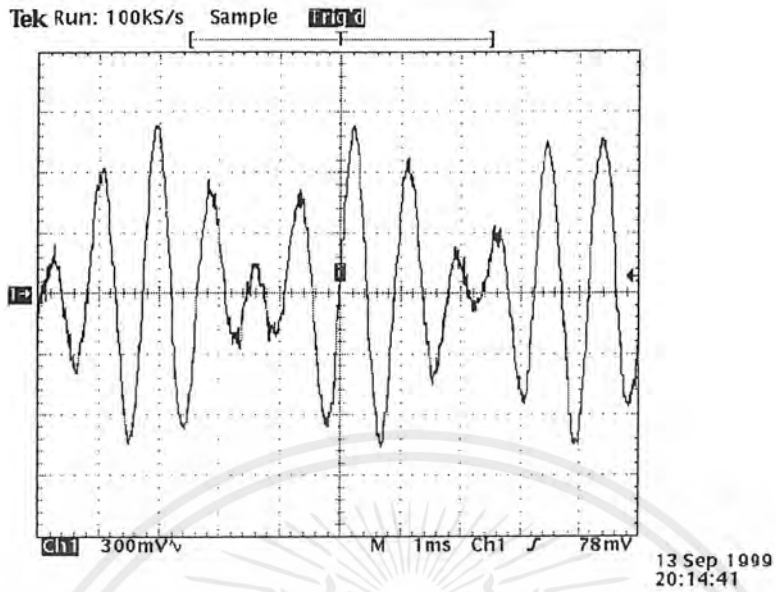


รูปที่ 4.9 แสดงสัญญาณการกคคีย์ เลข 9

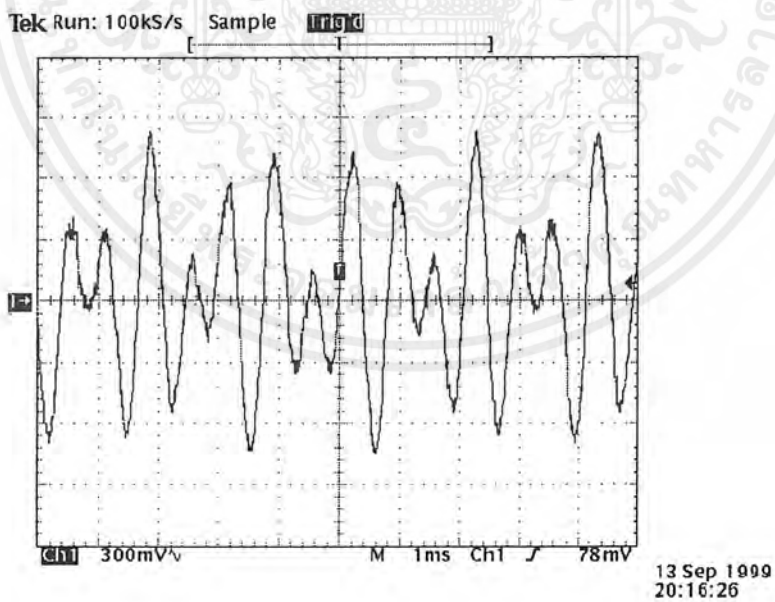


รูปที่ 4.10 แสดงสัญญาณการกคคีย์ เลข 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แสดงสัญญาณการกคคช้ เครื่องหมาย *



รูปที่ 4.12 แสดงสัญญาณการกคคช้ เครื่องหมาย #

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ส่วนของการถอดรหัสสัญญาณ DTMF

ส่วนของถอดรหัสสัญญาณ ตัวสัญญาณที่นำไปใช้ในการตรวจสอบการกดปุ่มต่าง ๆ นั้น คือ สัญญาณขา 15 (ขา SID) ซึ่งจะมีสัญญาณพัลส์เป็น “1” เมื่อมีการกดคีย์โทรศัพท์เท่านั้น และในส่วนสัญญาณไบนารีที่ตีเทคสัญญาณจากการกดปุ่มนั้นจะได้ผลตามตารางที่ 4.1

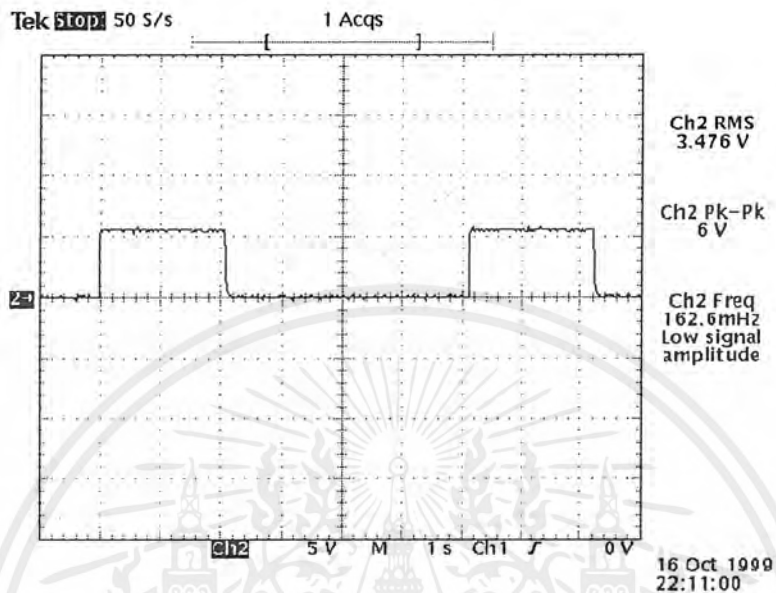
คีย์หมายเลข	สัญญาณที่ขา STD	Q4	Q3	Q2	Q1
1	HIGH	0	0	0	1
2	HIGH	0	0	1	0
3	HIGH	0	0	1	1
4	HIGH	0	1	0	0
5	HIGH	0	1	0	1
6	HIGH	0	1	1	0
7	HIGH	0	1	1	1
8	HIGH	1	0	0	0
9	HIGH	1	0	0	1
0	HIGH	1	0	1	0
*	HIGH	1	0	1	1
#	HIGH	1	1	0	0

ตารางที่ 4.1 แสดง ลอจิกที่ได้จาก OUTPUT ของวงจรถอดรหัสสัญญาณ DTMF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

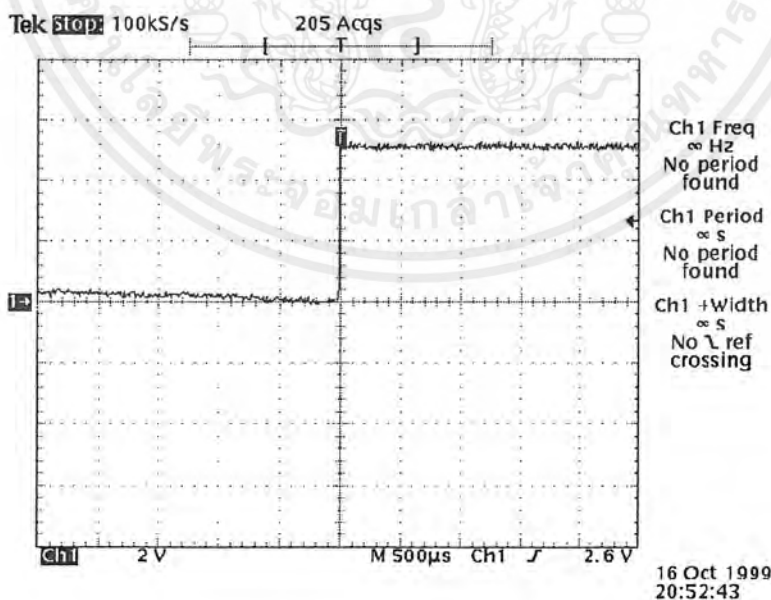
4.2 ส่วนตีเทคเสียงกริ่ง

เนื่องจากต้องการที่จะให้พัลส์ที่ออกจากวงจรนี้เป็นสัญญาณพัลส์ ที่มีสถานะเป็น “0” เมื่อตอนที่ไม่มีสัญญาณกริ่งเรีบกเข้า ดังนั้นจึงใช้สัญญาณที่ออกจากขาอิมิตอร์ของออปโต ซึ่งจะมีสถานะเป็น “1” ตามสัญญาณกริ่งคือเป็น “1” 1 วินาที และเป็น “0” 4 วินาที



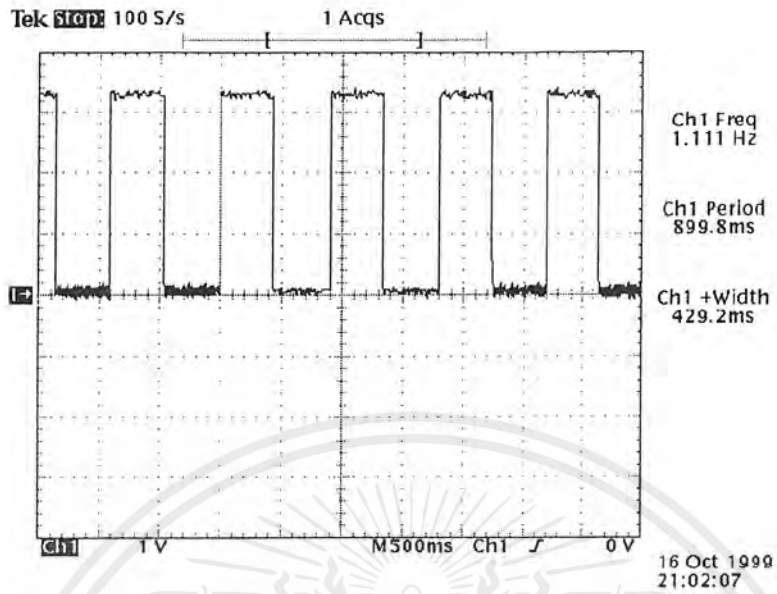
รูปที่ 4.13 แสดงสัญญาณ OUTPUT ของวงจรตีเทคเสียงกริ่ง

4.3 ส่วนของอินเตอร์คอม

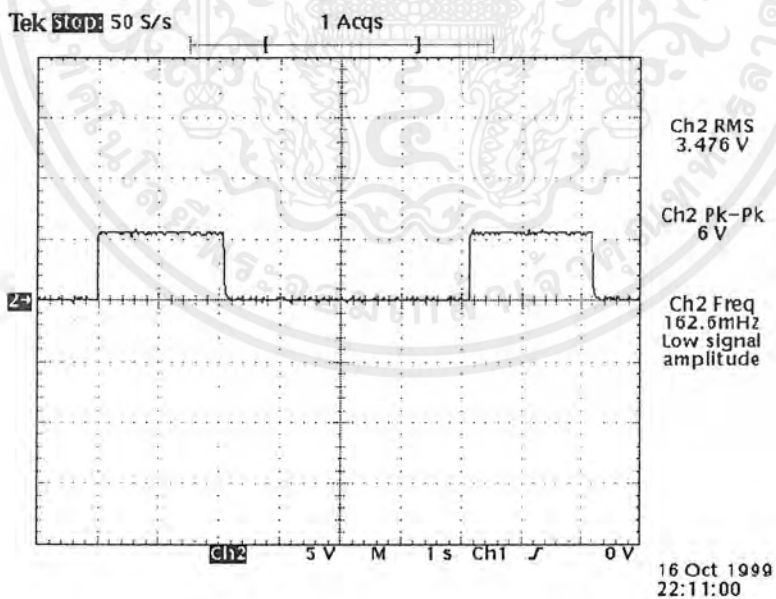


รูปที่ 4.14 แสดงสัญญาณอินพุตที่กระตุ้นให้วงจรสัญญาณกริ่งทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 แสดงสัญญาณขมิตริกเกอร์ของ Busy Line ขณะใช้คู่สายโทรศัพท์



รูปที่ 4.16 แสดงสัญญาณเอาต์พุตของวงจรตรวจจับสัญญาณกริ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และบทสรุป

5.1 ปัญหาในการทำโครงการ มีดังต่อไปนี้

ในการอัปเดตเชิงคำแนะนำ ในส่วนของการควบคุมปิด-เปิดเครื่องใช้ไฟฟ้าโดยใช้ IC ISD2590 เวลาเราอัปเดตเป็นประโยค เราต้องสุ่มแอดเดรสในการกำหนดเวลาซึ่งค่อนข้างยุ่งยาก และบางครั้งทำให้ข้อความที่เราบันทึกเป็นคำแนะนำในแอดเดรสหลายๆ ทับกับแอดเดรสก่อนหน้า

5.2 วิธีแก้ไขปัญหา

เราจะแก้ปัญหาโดยการอัปเดตเป็นเสียงคำแนะนำเป็นคำๆ แล้วนำมาต่อเป็นประโยคแทน

5.3 แนวทางการพัฒนาต่อไป

5.3.1 อาจจะเพิ่มส่วนที่ผู้ใช้ตอบรับและฝากข้อความขณะที่ไม่มีคนรับสาย เพราะบางที่อาจมีธุระสำคัญแต่ไม่สามารถติดต่อได้

5.3.2 ในโครงการนี้ในส่วนเปิด-ปิดเครื่องใช้ไฟฟ้าเวลาจะกดคีย์โทรศัพท์แต่ละคีย์จะต้องรอให้เสียงแนะนำการใช้เครื่องจบเสียก่อนถึงจะกดคีย์ได้ ตรงนี้จะค่อนข้างเสียเวลา ดังนั้นควรจะพัฒนาโปรแกรมให้กดคีย์ได้เลยโดยไม่ต้องรอให้เสียงแนะนำจบ

5.3.3 ในส่วนของเสียงกริ่งเรียกในส่วนอินเตอร์คอม ควรจะพัฒนาจากเสียงบีตเซอร์ให้เป็นเสียงกริ่งโทรศัพท์



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-----BANK REGISTER-----

```
DS      8
DS     24
DS      8
DS      8
DS      2

DLYBUF:  DS      2
KEYBUF:  DS      1
TIMECYC: DS      1
COUNT_SEC: DS    1
DTMFBUF: DS      4
C_SEC:   DS      1
KEY_COUNT: DS    1
```

-----SYSTEM FLAGS-----

```
STD      EQU     P1.4
PD       EQU     P1.5
CE_ISD   EQU     P2.0
CLR_ALL_RL EQU    P2.1
HOOK     BIT     40H
ERROR    BIT     41H
ON_RELAY BIT     42H
ENDSOUND BIT     43H
TIME     BIT     44H
LOOP_1   BIT     45H
LOOP_2   BIT     46H
LOOP_3   BIT     47H
CH1_SEL  BIT     50H
HOMEFLG  BIT     51H
OTFLG    BIT     52H      ;TIMER 1 OVER TIME FLAG
NO_PASS  BIT     53H
TIME_OUT BIT     54H
TIMEVAR  EQU     4096
```

```
ORG     0000H
LJMP    START

ORG     0003H
LJMP    STOP

ORG     000BH
LJMP    COUNTER
```

```
ORG     0100H
```

```
START:  MOV     DLYBUF,#05
        CALL  LDELAY
        CLR   EA
        SETB P2.1
        SETB P2.0
        SETB P2.2
        CLR   HOOK
        CLR   TIME_OUT
        CLR   LOOP_1
        CLR   LOOP_2
        CLR   LOOP_3
        CLR   HOMEFLG
        CLR   TIME
```

```

MAIN1:      SETB    EA
            SETB    IT1
            SETB    EX1
            LCALL   COUNT_RING
MAIN2:      JNB     HOOK,$
MAIN3:      LCALL   OFF_HOOK
            LCALL   PASSWORD
            JNB     NO_PASS,PASS_W
            LCALL   ON_HOOK
            LJMP    START
PASS_W:     LJMP    RD_KEY1
            LCALL   DELAY
            LJMP    MAIN2

COUNT_RING: SETB    ETO
            CLR     TIME
            MOV     TMOD,#00010110B
            MOV     TH0,#0FFH
            MOV     TL0,#0FAH
            SETB    TR0
            RET

TIMER:      SETB    TIME
            SETB    ETO
            CLR     TIME_OUT
            MOV     TMOD,#00010001B    ;T0 AS TIMER MODE 1
            MOV     TH0,#0ECH          ;T1 AS TIMER MODE 1
            MOV     TL0,#77H
            MOV     R6,#0
            MOV     R7,#200
            CLR     TF0
            SETB    TR0
            RET

COUNTER:    PUSH    ACC
            PUSH    PSW
            PUSH    DPH
            PUSH    DPL
            PUSH    00
            PUSH    01
            PUSH    02
            PUSH    03
            PUSH    04
            PUSH    05
            PUSH    06
            PUSH    07
            JB     TIME,COUNT
            SETB    HOOK
            CLR     ETO
            SJMP   CONT11
COUNT:     JNB     STD,CONT1
            MOV     R6,#00
CONT1:      DJNZ   R7,CONT
            MOV     R7,#200
            INC     R6
            CJNE   R6,#20,CONT
            MOV     R7,#200
            LCALL   ON_HOOK
            SETB    TIME_OUT
CONT:       MOV     TH0,#0ECH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      TL0,#77H
CLR      TF0
CONT11:  POP      07
         POP      06
         POP      05
         POP      04
         POP      03
         POP      02
         POP      01
         POP      00
         POP      DPL
         POP      DPH
         POP      PSW
         POP      ACC
         RETI

OFF_HOOK: CLR      EX1
          CLR      TR1
          CLR      TR0
          SETB     P1.7
          MOV      DLYBUF,#05
          CALL     LDELAY
          RET

ON_HOOK:  CLR      EA
          CLR      EX0
          CLR      EX1
          CLR      ET0
          CLR      ET1
          CLR      HOOK
          CLR      TIME
          CLR      OTFLG
          CLR      P1.7
          CALL     DELAY
          RET

PASSWORD: LCALL    TRACK1
          MOV      R4,#03
          MOV      C_SEC,#06 ;WAIT FOR PASSWORD 6 SEC
          CALL     WAIT_SEC
WAIT_PW:  JB       OTFLG,PW_OT

PW1:     JNB      STD,WAIT_PW
K_PW1_UP: JNB      STD,GET_PW1
          SJMP     K_PW1_UP
GET_PW1: CLR      TR1
          CLR      OTFLG
          MOV      A,P1
          ANL     A,#0FH
          MOV     DTMFBUF,A

PW2:     JNB      STD,$
K_PW2_UP: JNB      STD,GET_PW2
          SJMP     K_PW2_UP
GET_PW2: MOV      A,P1
          ANL     A,#0FH
          MOV     DTMFBUF+1,A

PW3:     JNB      STD,$
K_PW3_UP: JNB      STD,GET_PW3
          SJMP     K_PW3_UP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

GET_PW3:      MOV     A,P1
              ANL     A,#0FH
              MOV     DTMFBUF+2,A

PW4:         JNB     STD,$
K_PW4_UP:    JNB     STD,GET_PW4
              SJMP    K_PW4_UP
GET_PW4:     MOV     A,P1
              ANL     A,#0FH
              MOV     DTMFBUF+3,A

CHK_PW:      MOV     A,DTMFBUF
              CJNE    A,#1,WRONG
              MOV     A,DTMFBUF+1
              CJNE    A,#2,WRONG
              MOV     A,DTMFBUF+2
              CJNE    A,#3,WRONG
              MOV     A,DTMFBUF+3
              CJNE    A,#4,WRONG

CORRECT:     CLR     NO_PASS
              RET

WRONG:       DJNZ    R4,PWW
              SETB   NO_PASS
              RET

PW_OT:      CLR     TR1
              SETB   NO_PASS
              RET

PWW:        LCALL   TRACK2
              LJMP   PW1
              END CHECK PASSWORD
;
;-----
;          CONTROL  CH 1-8
;-----
;PRESS=>   1-8 => *  ON  CH
;PRESS=>   1-8 => #  OFF CH
;PRESS=>   0   => #  OFF ALL CH
;-----

RD_KEY1:    MOV     C_SEC,#06          ;WAIT KEY PRESS 6 SEC
RD_KEY2:    JB      LOOP_3,OTHER_CH
              LCALL   TRACK3
              CALL    WAIT_SEC
              SJMP    RD_KEY3
OTHER_CH:   LCALL   TRACK6
              CALL    WAIT_SEC
RD_KEY3:    JB      OTFLG,OUT_PROG

PRESS1:     JNB     STD,RD_KEY3
KEY_UP1:    JNB     STD,GET_KEY1
              SJMP    KEY_UP1
GET_KEY1:   CLR     TR1
              CLR     OTFLG
              SETB   LOOP_3
              SETB   LOOP_2
              MOV     A,P1
              ANL     A,#0FH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      DTMFBUF,A

PRESS2:  JNB      STD,$
KEY_UP2: JNB      STD,GET_KEY2
          SJMP    KEY_UP2
GET_KEY2: MOV     A,P1
          ANL    A,#0FH
          MOV    DTMFBUF+1,A

CHK_PRESS: MOV    A,DTMFBUF
          CJNE  A,#09,CHK_PRESS1
          LJMP  ERR

CHK_PRESS1: CJNE  A,#10,CHK_PRESS2
          MOV   A,DTMFBUF+1
          CJNE  A,#10,OFF_ALL_CH
          LJMP  OUT_PROG

OUT_PROG: LCALL  ON_HOOK
          LJMP  START

OFF_ALL_CH: CJNE  A,#12,ERR_CLR
          CLR   P2.1
          LCALL DELAY
          SETB  P2.1
          CALL  TRACK5
          MOV   DLYBUF,#01H
          CALL  LDELAY
          SETB  LOOP_3
          LJMP  RD_KEY1

ERR_CLR:  SETB   ERROR
          SETB   LOOP_3
          LJMP  RD_KEY1

CHK_PRESS2: CJNE  A,#11,CHK_PRESS3
          SJMP  ERR

CHK_PRESS3: CJNE  A,#12,GET_CH
          LJMP  ERR

GET_CH:  MOV    A,DTMFBUF+1
CH_ON:  CJNE  A,#11,OFF_CH      ;KEY = * THEN ON CH.
          SETB  ON_RELAY
          CALL  SET_RELAY
          SJMP  AS              ;ADD

OFF_CH:  CJNE  A,#12,ERR        ;KEY = # THEN OFF CH.
          CLR   ON_RELAY
          CALL  SET_RELAY
          CLR   ERROR

AS:      LCALL  TRACK4          ;ADD
          LCALL  DELAY
          SETB  LOOP_2
          LJMP  RD_KEY1

ERR:     SETB   ERROR
          SETB   LOOP_3
          LJMP  RD_KEY1

SET_RELAY: MOV   A,DTMFBUF
          DEC   A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JNB      ON_RELAY, SET_RELAY1
SETB     ACC.3
SET_RELAY1: MOV     P0,A
          CLR     P2.2
          CALL    DELAY
          SETB    P2.2
          CLR     ACC.3
          RET

WAIT_SEC: MOV     TMOD,#00010110H ;T0 AS COUNTER MODE 2
          MOV     TH1,#HIGH TIMEVAR ;T1 AS TIMER MODE 1
          MOV     TL1,#LOW TIMEVAR
          MOV     TIMECYC,#00
          MOV     COUNT_SEC,#00
          CLR     OTFLG
          SETB    ET1 ;ENABLE T_0 INTERRUPT
          SETB    TR1 ;START T_0 TIMER
          RET

```

```

;-----
DELAY:   PUSH    ACC
          PUSH    PSW
          PUSH    02
          PUSH    03
          MOV     R2,#00
DELAY1:  MOV     R3,#00
          DJNZ   R3,$
          DJNZ   R2,DELAY1
          POP     03
          POP     02
          POP     PSW
          POP     ACC
          RET

```

```

DELAY2:  PUSH    ACC
          PUSH    PSW
          PUSH    02
          MOV     R2,#00
          DJNZ   R2,$
          POP     02
          POP     PSW
          POP     ACC
          RET

```

```

LDELAY:  PUSH    ACC
          PUSH    PSW
          PUSH    05
          PUSH    06
          PUSH    07
          MOV     R5,DLYBUF
LD2:     MOV     R6,#0FFH
LD1:     MOV     R7,#0FFH
          DJNZ   R7,$
          DJNZ   R6,LD1
          DJNZ   R5,LD2
          POP     07
          POP     06
          POP     05
          POP     PSW
          POP     ACC
          RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

 ;
 ; VOICE PLAYBACK
 ;

```

PLAY:          SETB    PD
               LCALL   DELAY
               CLR     PD
               MOV     P0,A
               CLR     CE_ISD
               LCALL   DELAY2
               SETB    CE_ISD
               SETB    EA
               SETB    EX0
               JNB     ENDSOUND,$
               CLR     EX0
               CLR     ENDSOUND
               LCALL   DELAY
               RET

STOP:          SETB    ENDSOUND
               RETI

TRACK1:        PUSH    ACC
               PUSH    DPH
               PUSH    DPL
               MOV     A,#0C2H
               LCALL   PLAY
               POP     DPL
               POP     DPH
               POP     ACC
               RET

TRACK2:        PUSH    ACC
               PUSH    DPH
               PUSH    DPL
               MOV     A,#0D6H
               LCALL   PLAY
               POP     DPL
               POP     DPH
               POP     ACC
               RET

TRACK3:        PUSH    ACC
               PUSH    DPH
               PUSH    DPL
               MOV     R1,#00H

N1:            MOV     A,R1
               MOV     DPTR,#ANS3
               MOVC   A,@A+DPTR
               CJNE   A,#0FFH,N2
               SJMP   END_S3

N2:            LCALL   PLAY
               INC     R1
               SJMP   N1

END_S3:        POP     DPL
               POP     DPH
               POP     ACC
               RET

TRACK4:        PUSH    ACC
               PUSH    DPH
               PUSH    DPL
  
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

S42:      MOV     A,DTMFBUF
          MOV     DPTR,#ANS4
          MOVC   A,@A+DPTR
          LCALL  PLAY
          JB     ON_RELAY,S44
          MOV     A,#05EH                ;OFF
          SJMP   END_S4
S44:      MOV     A,#065H                ;ON
END_S4:   LCALL  PLAY
END_S41:  POP     DPL
          POP     DPH
          POP     ACC
          RET

TRACK5:   PUSH   ACC
          PUSH   DPH
          PUSH   DPL
          MOV     R1,#00H
N51:      MOV     A,R1
          MOV     DPTR,#ANS5
          MOVC   A,@A+DPTR
          CJNE   A,#0FFH,N52
          SJMP   END_S5
N52:      LCALL  PLAY
          INC     R1
          SJMP   N51
END_S5:   POP     DPL
          POP     DPH
          POP     ACC
          RET

TRACK6:   PUSH   ACC
          PUSH   DPH
          PUSH   DPL
          MOV     R1,#00H
N61:      MOV     A,R1
          MOV     DPTR,#ANS6
          MOVC   A,@A+DPTR
          CJNE   A,#0FFH,N62
          SJMP   END_S6
N62:      LCALL  PLAY
          INC     R1
          SJMP   N61
END_S6:   POP     DPL
          POP     DPH
          POP     ACC
          RET

ANS3:     DB     058H,0AAH,0B6H,065H,0FBH
          DB     0A0H,0B6H,05EH,0FBH,097H
          DB     0FFH

ANS4:     DB     000H,000H,007H,00EH,015H
          DB     01DH,026H,02FH,038H,0FFH

ANS5:     DB     05EH,0AAH,04FH,0FFH

ANS6:     DB     058H,0AAH,06DH,0B6H,0F0H
          DB     047H,03FH,03FH,0FFH

```

END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

ISSUE 3

September 1997

- Supports Loop Start and Ground Start protocols
- 2-4 Wire conversion
- Programmable Input Impedance, Network Balance Impedance and gains
- Three relay drivers
- Line state detection outputs
- 15mA operation allowing long line length capability
- On-hook reception for Caller Line Identification
- Meets FCC Part 68 Leakage Current Requirements

Ordering Information

MH88632B 40 Pin SIL Package
 MH88632BT 40 Pin 90° Package
 0°C to 70°C

Applications

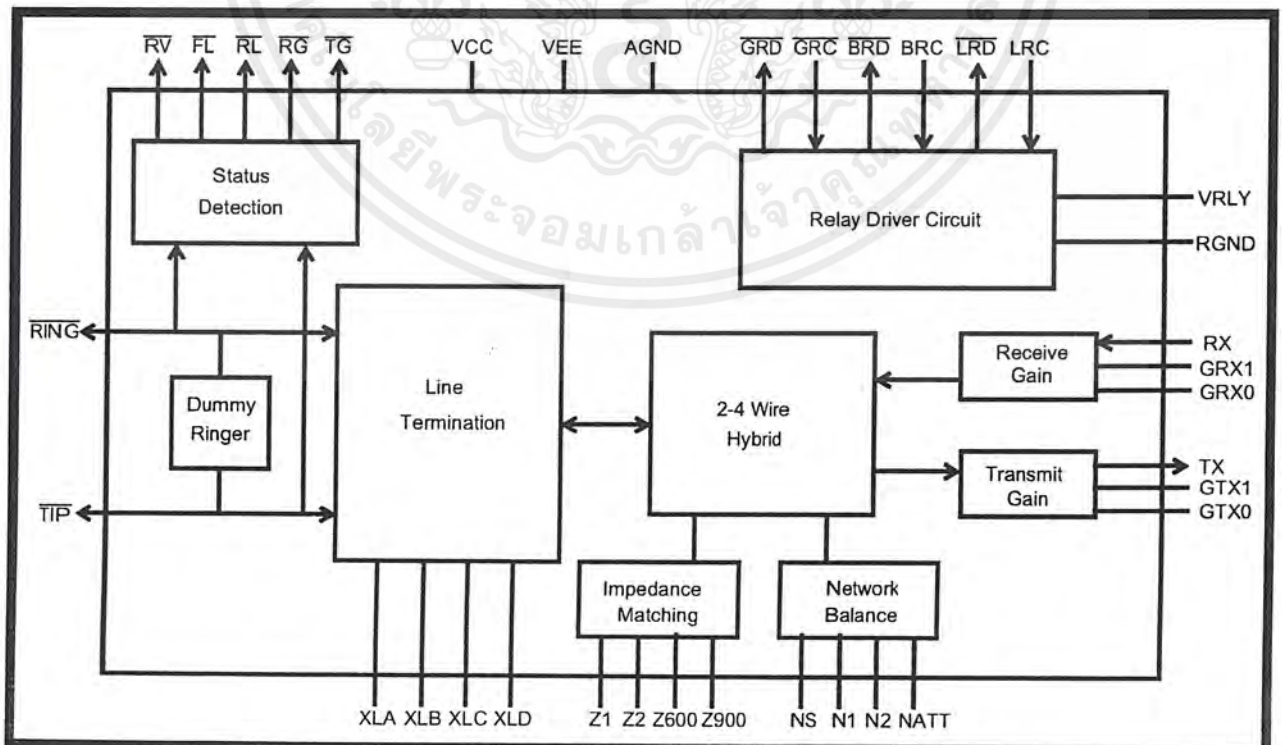
Interface to Central Office telephone line for

- PBX
- Key Telephone System
- Terminal Equipment
- Digital Loop Carrier
- Wireless Local Loop

Description

The Mitel MH88632B Central Office Interface Circuit provides a complete analog and signalling link between audio switching equipment and a subscriber line. The device is available in a single in line package for high packing densities or in a 90° package for reduced card clearance.

The device is fabricated using thick film hybrid technology for optimum circuit design and very high reliability.


Figure 1 - Functional Block Diagram

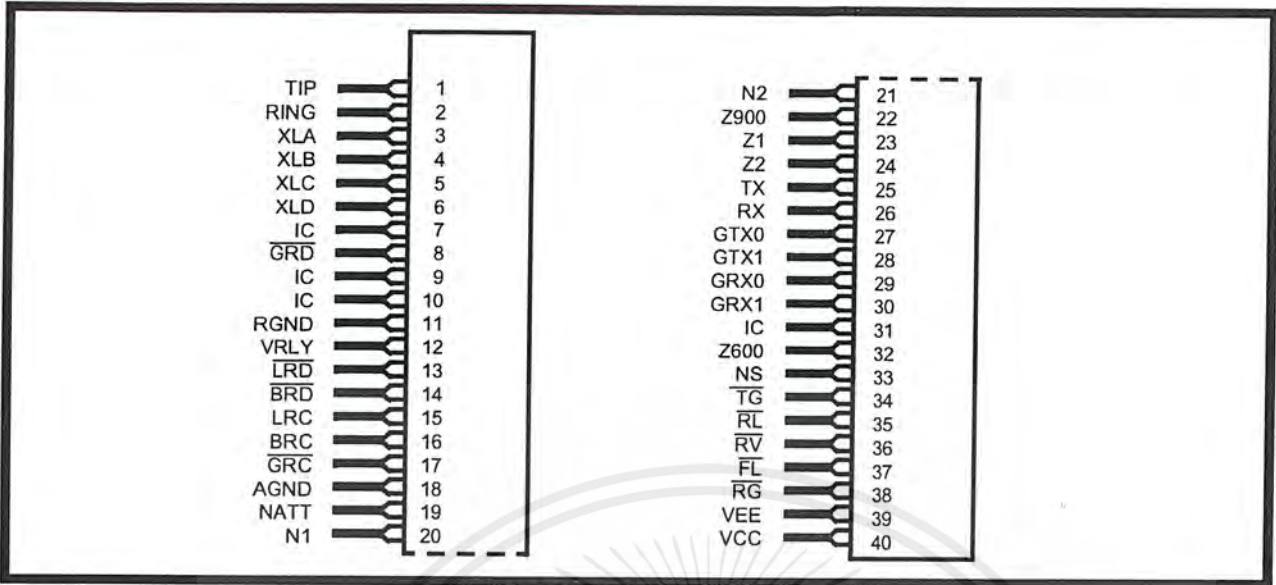


Figure 2 - Pin Connections

Pin Description

Pin #	Name	Description
1	TIP	Tip Lead. Connects to the Tip lead of a telephone line usually via an external protection circuit.
2	RING	Ring Lead. Connects to the Ring lead of a telephone line usually via an external protection circuit.
3	XLA	Loop Relay Contact A. Connects to XLB through relay contacts (K1A) when the relay is energized.
4	XLB	Loop Relay Contact B. Connects to XLA through relay contacts (K1A) when the relay is energized.
5	XLC	Loop Relay Contact C. Connects to XLD through relay contacts (K1B) when the relay is energized.
6	XLD	Loop Relay Contact D. Connects to XLC through relay contacts (K1B) when the relay is energized.
7	IC	Internal Connection. No connection should be made to this pin.
8	$\overline{\text{GRD}}$	Ground Ring Lead Relay Drive (Output). Connects to the Ground Ring Lead Relay coil (K3) and is controlled by $\overline{\text{GRC}}$.
9	IC	Internal Connection. No connection should be made to this pin.
10	IC	Internal Connection. No connection should be made to this pin.
11	RGND	Relay Ground. Return path for relay supply voltage.
12	VRLY	Relay Positive Supply Voltage. Normally +5V. Connects to all relay coils and the relay supply voltage.
13	$\overline{\text{LRD}}$	Loop Relay Drive (Output). Connects to the Loop Relay coil (K1) and is controlled by $\overline{\text{LRC}}$.
14	$\overline{\text{BRD}}$	Bias Relay Drive (Output). Connects to the Bias Relay coil (K2) and is controlled by $\overline{\text{BRC}}$.
15	LRC	Loop Relay Control (Input). A logic 1 activates $\overline{\text{LRD}}$. The Loop Relay (K1) is used for placing the Line Termination across Tip and Ring.

Pin Description (continued)

16	BRC	Bias Relay Control (Input). A logic 1 activates $\overline{\text{BRD}}$. The Bias Relay (K2) is used to connect Tip and Ring to -48V via bias resistors. This input should be connected to logic 0 when not used.
17	$\overline{\text{GRC}}$	Ground Ring Relay Control (Input). A logic 0 activates $\overline{\text{GRD}}$. The Ground Ring Lead Relay (K3) is used to connect Ring to AGND via a bias resistor. This input should be connected to logic 1 when not used.
18	AGND	Analog Ground. 4-Wire Ground. Normally connects to system ground. This pin must be connected to the system ground in Ground Start applications.
19	NATT	Network Balance AT&T Node. Used when setting the Network Balance Impedance to AT&T compromise network.
20	N1	Network Balance Node 1. Used when a Network Balance Impedance which differs from the Input Impedance is required or when NATT is used.
21	N2	Network Balance Node 2. Used when a Network Balance Impedance which differs from the Input Impedance is required.
22	Z900	Input Impedance 900Ω Node. Connects to Z1 when selecting an Input Impedance of 900 Ω .
23	Z1	Input Impedance Node 1. Used when setting the Input Impedance.
24	Z2	Input Impedance Node 2. Used when a user defined Input Impedance is required.
25	TX	Transmit (Output). 4-Wire ground (AGND) referenced analog output.
26	RX	Receive (Input). 4-Wire ground (AGND) referenced analog input.
27	GTX0	Transmit Gain Node 0. Connects to GTX1 for 0dB transmit gain.
28	GTX1	Transmit Gain Node 1. Connects to GTX0 for 0dB transmit gain or via a resistor to AGND for transmit gain programming.
29	GRX0	Receive Gain Node 0. Connects to GRX1 for 0dB receive gain.
30	GRX1	Receive Gain Node 1. Connects to GRX0 for 0dB receive gain or via a resistor to AGND for receive gain programming.
31	IC	Internal Connection. No connection should be made to this pin.
32	Z600	Loop Impedance 600Ω Node. Connects to Z1 when selecting an Input Impedance of 600 Ω .
33	NS	Network Balance Setting (Input). Used to select the Network Balance impedance.
34	$\overline{\text{TG}}$	Tip Lead Ground Detect (Output). A logic 0 output indicates that the Tip lead is at ground (AGND) potential.
35	$\overline{\text{RL}}$	Reverse Loop Detect (Output). In the on-hook state, a logic 0 output indicates that reverse loop battery is present. In the off-hook state, a logic 0 output indicates that reverse loop current is present.
36	$\overline{\text{RV}}$	Ring Voltage Detect (Output). A logic low indicates that ringing voltage is across the Tip and Ring leads.
37	$\overline{\text{FL}}$	Forward Loop Detect (Output). In the on-hook state, a logic 0 output indicates that forward loop battery is present. In the off-hook state, a logic 0 output indicates that forward loop current is present.
38	$\overline{\text{RG}}$	Ring Lead Ground Detect (Output). A logic 0 output indicates that the Ring lead is at ground (AGND) potential.
39	VEE	Negative Supply Voltage. -5V DC
40	VCC	Positive Supply Voltage. +5V DC

Functional Description

The MH88632B is a Central Office Interface Circuit (COIC). It is used to correctly terminate a Central Office 2-Wire telephone line. The device provides a signalling link and a 2-4 Wire line interface between the telephone line and subscriber equipment. The subscriber equipment can include Private Branch Exchanges (PBX's), Key Telephone Systems, Terminal Equipment, Digital Loop Carriers and Wireless Local Loops.

All descriptions assume that the device is connected as in the application circuit shown in Figure 3.

Isolation Barrier

The MH88632B provides an isolation barrier which is designed to meet FCC Part 68 (November 1987) Leakage Current Requirements.

External Protection

An external protection circuit may be required to assist in preventing overvoltage damage to the device and the subscriber equipment in which it is incorporated. The type of protection required is dependant on the application and the regulatory standards. Please contact the governing regulatory body and local approvals testing houses for more assistance.

This protection is shown in block form in Figure 3.

Suitable Markets

The programmability offered by the MH88632B enhances its suitability for use throughout the world. However, care should be taken that all regulatory requirements, e.g. isolation and DC termination, are being fulfilled for the particular application in which the device is intended to be used.

Line Termination

When LRC is at a logic 1, \overline{LRD} is taken to a logic 0 which energizes the Loop Relay (K1), connecting XLA to XLB and XLC to XLD. This places a line termination across Tip and Ring. The device can be considered to be in an off-hook state and DC loop current will flow. The line termination consists of a DC resistance and an AC impedance. When LRC is

at a logic 0, the Line Termination is removed from across Tip and Ring.

An internal Dummy Ringer is permanently connected across Tip and Ring which is a series AC load of (17kΩ+330nF). This represents a mechanical telephone ringer and allows ringing voltages to be sensed. This load can be considered negligible when the line has been terminated.

Depending on the Network Protocol being used the line termination can seize the line for an outgoing call, terminate an incoming call, or if applied and disconnected at the correct rate can be used to generate dial pulse signals.

The DC line termination circuitry provides the line with an active DC load which is equivalent to a DC resistance of between 190Ω and 290Ω dependant on the loop current.

AC Input Impedance

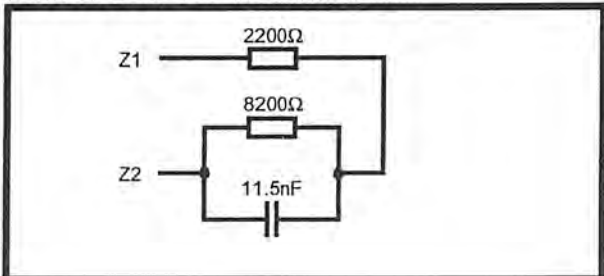
The Input Impedance (Z_{in}) is the AC impedance that the MH88632B places across Tip and Ring in order to terminate the telephone line. It can be user defined, set to 600Ω or set to 900Ω.

To select a 600Ω Input Impedance, Z1 should be connected directly to Z600. No connection should be made to Z2 or Z900.

To select a 900Ω Input Impedance, Z1 should be connected directly to Z900. No connection should be made to Z2 or Z600.

In order to user define the Input Impedance an impedance network should be placed between Z1 and Z2. This should be equivalent to 10 times the required Input Impedance and must be greater than 100Ω at 3.4kHz. No connection should be made to Z600 or Z900.

For example, to implement an Input Impedance of 220Ω+(820Ω//115nF) an impedance network of 2200Ω+(8200Ω//11.5nF) should be connected between Z1 and Z2 as shown below.



User defined Input Impedances can be used to satisfy most national requirements. See Table 1.

All connections should be kept as short as possible.

Network Balance Impedance

The MH88632B's Network Balance Impedance can be selected to mirror the Input Impedance, to be AT&T compromise or set to a user defined value. Thus, the Network Balance Impedance can comply with most national requirements.

With NS at logic 0, the Network Balance Impedance is selected to mirror the Input Impedance of the device. No connection should be made to NATT, N1 and N2.

To select a Network Balance Impedance equal to AT&T Compromise (i.e. $350\Omega + (1k\Omega // 210nF)$), NS should be set to a logic 1 and a direct connection made between NATT and N1. No connection should be made to N2.

To set a user defined Network Balance Impedance NS is set to a logic 1. An impedance network which is 10 times the required Network Balance Impedance must be placed between N1 and AGND. Another impedance network must be placed between N1 and N2 which is 10 times the selected input impedance of the device.

For example, to implement a Network Balance Impedance of $220\Omega + (820\Omega // 115nF)$, an impedance network of $2200\Omega + (8200\Omega // 11.5nF)$ must be connected between N1 and AGND. An impedance network equal to 10 times the selected Input Impedance must be connected between N1 and N2. See Table 2.

All connections should be kept as short as possible.

2-4 Wire Conversion

The device converts the balanced 2-Wire input, presented by the line at Tip and Ring, to a ground referenced signal at TX. This circuit operates with or without loop current; signal reception with no loop current is required for on-hook reception enabling the detection of Caller Line Identification signals.

Conversely the device converts the ground referenced signal input at RX, to a balanced 2-Wire signal across Tip and Ring.

The 4-Wire side (TX and RX) can be interfaced to a filter/codec, such as the Mitel MT896X, for use in digital voice switched systems.

During full duplex transmission, the signal at Tip and Ring consists of both the signal from the device to the line and the signal from the line to the device. The signal input at RX, being sent to the line, must not appear at the output TX. In order to prevent this, the device has an internal cancellation circuit. The measure of attenuation is Transhybrid Loss (THL).

Programmable Transmit and Receive Gain

The Transmit Gain (GTX) of the MH88632B is the gain from the balanced signal across Tip and Ring to the ground referenced signal at TX. It is programmed by making a connection to GTX1. A direct connection from GTX1 to GTX0 selects a gain of 0dB. A direct connection from GTX1 to AGND selects a gain of +6dB. Other gains can be programmed by connecting a resistor (R_{TX}) between GTX1 and AGND. The value of resistor is selected using the following formulae.

$$R_{TX} = \frac{5000}{10^{(-GTX/20)} - 0.5}$$

$$GTX = -20 \log\left(\frac{0.5 + 5000}{R_{TX}}\right)$$

The Receive Gain (GRX) of the MH88632B is the gain from the ground referenced signal at RX to the balanced signal across Tip and Ring. It is programmed by making a connection to GRX1. A direct connection from GRX1 to GRX0 selects a gain of 0dB. A direct connection from GRX1 to AGND selects a gain of +6dB. Other gains can be programmed by connecting a resistor (R_{RX}) between GRX1 and AGND. The value of resistor is selected using the following formulae.

$$R_{RX} = \frac{5000}{10^{(-GRX/20)} - 0.5}$$

$$GRX = -20 \log\left(\frac{0.5 + 5000}{R_{RX}}\right)$$

For the correct programming of Transmit and Receive Gains the selected Input Impedance must match the specified telephone line characteristic impedance.

Both Gains are programmable in the range -12dB to +6dB. This wide range is capable of accommodating most system loss plans. See Tables 3 and 4.

Caller Line Identification

Caller Line Identification (CLI) provides the called party with the calling party telephone number. The Central Office will utilize the voice path of a regular loop-start telephone line when the MH88632B is in the on-hook state. The CLI information is typically a Frequency Shift Keyed (FSK) data signal which is output at TX.

Supervisory Features

Line Status Detection Outputs

The MH88632B supervisory circuitry provides the signalling status outputs which are monitored by the system controller. The supervisory circuitry is capable of detecting; ringing; voltage; forward and reverse loop battery; forward and reverse loop current; grounded tip lead; and grounded ring lead.

If these Supervisory Features and the Control Features are used as indicated in Figure 3 they can implement common Network Protocols such as Loop-Start Signalling and Ground-Start Signalling.

1. Ringing Voltage Detect Output (\overline{RV})

The \overline{RV} output provides a logic 0 when ringing voltage is detected across Tip and Ring. This detector includes a filter which ensures that the output toggles at the ringing cadence and not at the ringing frequency. Typically this output switches to a logic 0 after 50ms of applied ringing voltage and remains at a logic 0 for 50ms after ringing voltage is removed.

2. Forward Loop and Reverse Loop Detect Outputs (\overline{FL} & \overline{RL})

The \overline{FL} output provides a logic 0 when either forward loop battery or forward loop current is detected, that is the Ring pin voltage is negative with respect to Tip pin voltage.

The \overline{RL} output provides a logic 0 when either reverse loop battery or reverse loop current is detected, that is the Tip pin voltage is negative with respect to Ring pin voltage.

3. Tip Ground and Ring Ground Detect Outputs (\overline{TG} & \overline{RG})

The \overline{TG} output provides a logic 0 when the Tip pin is at ground (AGND) potential.

The \overline{RG} output provides a logic 0 when the Ring pin is at ground (AGND) potential.

Control Inputs

The MH88632B accepts control signals from the system controller at the inputs Loop Relay Control (LRC), Bias Relay Control (BRC) and Ground Ring Relay Control (\overline{GRC}). These energize the relay drive outputs Loop Relay Drive (\overline{LRD}), Bias Relay Drive (\overline{BRD}) and Ground Ring Relay Drive (\overline{GRD}) respectively. Each output is active low and has an internal clamp diode to VRLY.

The intended use of each of these relay drivers is shown in Figure 3. LRC is being used to add and remove the Line Termination from across Tip and Ring. BRC is used to connect Tip and Ring to -48V via external bias resistors. \overline{GRC} is controlling the connection of Ring to AGND via an external bias resistor.

If these Control Features and the Supervisory Features are used as intended they can be used to implement common Network Protocols such as Loop-Start Signalling and Ground-Start Signalling.

Mechanical Information

See Figure 9 for mechanical specifications for the MH88632B and Figure 10 for mechanical specifications for the MH88632BT.

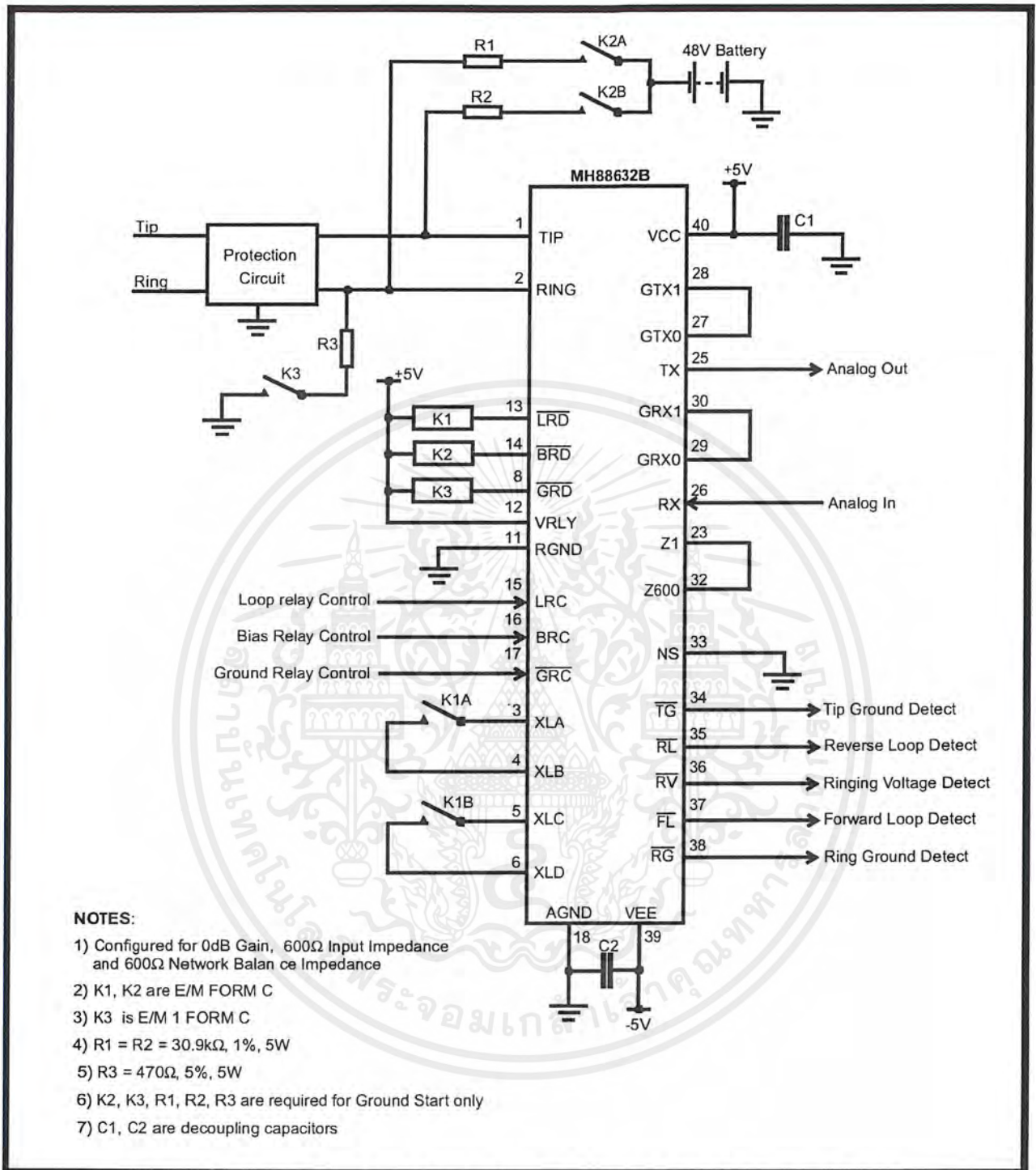


Figure 3 - Typical Combined Loop Start and Ground Start Application Circuit

Input Impedance Settings

Z2	Z1	Z600	Z900	Resulting input impedance (Zin)
NA	Connect Z1 to Z600		NA	600Ω
NA	Connect Z1 to Z900	NA	Connect Z1 to Z900	900Ω
Connect network from Z1 to Z2		NA	NA	0.1 x impedance between Z1 & Z2

Note: NA indicates high impedance (10kΩ) connection to this pin does not effect the resulting Input Impedance

Network Balance Settings

NS (Input)	N2	N1	NATT	Resulting input impedance (Zin)
Low	NA	NA	NA	Equivalent to Zin
High	NA	Connect N1 to NATT		AT&T compromise (350Ω + 1kΩ // 210nF) Zin must be 600Ω
High	Connect network from N1 to AGND equivalent to 10 x NETBAL. Connect network from N1 to N2 equivalent to 10 x Zin.		NA	0.1 x impedance between N1 & N2

Notes: NA indicates high impedance (10kΩ) connection to this pin does not effect the resulting Network Balance Impedance.

Low indicates Logic 0.

High indicates Logic 1.

Transmit Gain Programming

Transmit Gain (dB)	R _{TX} Resistor Value (Ω)	Notes
+6.0	No Resistor	
+4.0	38.3k	Results in 0dB overall gain when used with Mitel A-law codec (i.e. MT8967)
+3.7	32.4k	Results in 0dB overall gain when used with Mitel μ-law codec (i.e. MT8966)
0.0	GTX0 to GTX1	
-3.0	5.49k	
-6.0	3.32k	
-12.0	1.43k	

Note: Overall gain refers to the receive path of PCM to 2-Wire.

Receive Gain Programming

Receive Gain (dB)	R _{RX} Resistor Value (Ω)	Notes
+6.0	No Resistor	
0.0	GRX0 to GRX1	
-3.0	5.49k	
-3.7	4.87k	Results in 0dB overall gain when used with Mitel A-law codec (i.e. MT8967)
-4.0	4.64k	Results in 0dB overall gain when used with Mitel μ-law codec (i.e. MT8966)
-6.0	3.32k	
-12.0	1.43k	

Note: Overall gain refers to the transmit path of 2-wire to PCM.

Absolute Maximum Ratings*

	Parameter	Sym	Min	Max	Units	Comments
1	DC Supply Voltage	V_{CC} V_{EE}	-0.3 0.3	7 -7	V V	
2	DC Relay Voltage	V_{RLY}	-0.3	20	V	
3	Storage Temperature	T_S	-55	+125	°C	
4	Ring Trip Current	I_{TRIP}		180	mArms	250ms 10% duty cycle or 500ms single shot

*Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

Recommended Operating Conditions

	Parameter	Sym	Min	Typ [‡]	Max	Units	Comments
1	DC Supply Voltage	V_{CC} V_{EE}	4.75 -4.75	5 -5	5.25 -5.25	V V	
2	DC Relay Voltage	V_{RLY}		5	15	V	
3	Operating Temperature	T_{OP}	0	25	70	°C	

‡Typical figures are at 25 °C with nominal 5V supplies and are for design aid only.

DC Electrical Characteristics[†]

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Supply Current	I_{DD} I_{EE}		14 10	15 13	mA mA	
2	Power Consumption	PC			120 147	mW	
3	\overline{FL} \overline{RL} \overline{RG} \overline{TG} \overline{RV} Low Level Output Voltage High Level Output Voltage	V_{OL} V_{OH}		2.4		0.5 V	$I_{OL} = 4mA$ $I_{OH} = 0.4mA$
4	\overline{LRD} \overline{BRD} \overline{GRD} Sink Current, Relay to V_{CC} Clamp Diode Current	I_{OL} I_{CD}		100 150		mA mA	$V_{OL} = 0.35V$
5	NS LRC BRC GRC Low Level Input Voltage High Level Input Voltage	V_{IL} V_{IH}		2		0.8 V	
6	NS LRC BRC GRC High Level Input Current Low Level Input Current	I_{IH} I_{IL}				1 1	μA μA

†Electrical Characteristics are over recommended operating conditions unless otherwise stated.

‡Typical figures are at 25°C with nominal 5V supplies and are for design aid only.

Loop Electrical Characteristics[†]

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Ring Voltage	V_R	20	90	130	Vrms	
2	Ring Frequency		17	20	68	Hz	
4	Operating Loop Current		15		90	mA	
5	Off-Hook DC Resistance		190	275	290	Ω	
6	Leakage Current (Tip-Ring to AGND)				7	mArms	@1000VAC
7	\overline{FL} Threshold Tip-Ring Voltage Detect (On-hook) Tip-Ring Current Detect (Off-hook)		12 6		21 12	V mA	LRC = 0V LRC = 5V
8	\overline{RL} Threshold Tip-Ring Voltage Detect (On-hook) Tip-Ring Current Detect (Off-hook)		-12 -6		-21 -12	V mA	LRC = 0V LRC = 5V
9	\overline{TG} and \overline{RG} Detect Threshold		-12		-14	V	

[†]Electrical Characteristics are over recommended operating conditions unless otherwise stated.

[‡]Typical figures are at 25°C with nominal 5V supplies and are for design aid only.

AC Electrical Characteristics[†]

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	2-wire Input Impedance Note 1	Z_{in}		600 900 Ext.		Ω Ω Ω	
2	Return Loss at 2-Wire ($Z_{in} = 600\Omega$)	RL	20 26 20	40 48 46		dB dB dB	Test Circuit Fig. 6 200-500 Hz 500-1000 Hz 1000-3400 Hz
3	Return Loss at 2-Wire ($Z_{in} = 900\Omega$)	RL	22 26 24			dB dB dB	200-500 Hz 500-1000 Hz 1000-3400 Hz
4	Longitudinal to Metallic Balance Note 2		58 58 55 53 51	64 63 61 57 54		dB dB dB dB dB	Test Circuit Fig. 8 200 Hz 1000 Hz 2000 Hz 3000 Hz 4000 Hz
5	Metallic to Longitudinal Balance Note 2		60 40	62 62		dB dB	Test Circuit Fig. 7 200-1000 Hz 1000 -4000 Hz
6	Transhybrid Loss ($Z_{in} = \text{Net} = 600\Omega$)	THL	18 21	25 33		dB dB	200-3400 Hz 500-2500 Hz
7	Transhybrid Loss ($Z_{in} = \text{Net} = 900\Omega$)	THL	18 21			dB dB	200-3400 Hz 500 -2500 Hz
8	Transhybrid Loss ($Z_{in} = 600\Omega$, Net = AT&T)	THL	18 21	30		dB dB	200-3400 Hz 500-2500 Hz
9	Input Impedance At RX			10		k Ω	
10	Output Impedance at TX				5	Ω	
11	Transmit Gain, (2-Wire/TX): Default Gain(OdB) Programmable Range		-0.2 -12	0	0.2 6	dB dB	Test Circuit Fig. 5 Input 0.5V 1000Hz 1000Hz

AC Electrical Characteristics† (continued)

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
12	Frequency response gain (relative to gain at 1kHz) Note 2		-1.3 -0.3 -0.3 -0.7	0 0 0 0	0.1 0.1 0.1 0.1	dB dB dB dB	Test Circuit Fig. 5 Input 0.5V 200 Hz 300 Hz 3000 Hz 3400 Hz
13	Receive Gain, (RX/2-Wire): Default Gain (0dB) Programmable Range		-0.2 -12	0 	0.2 6	dB dB	Test Circuit Fig. 4 Input 0.5V 1000Hz 1000Hz
14	Frequency response gain (relative to gain at 1kHz) Note 2		-1.3 -0.3 -0.3 -0.7	0 0 0 0	0.1 0.1 0.1 0.1	dB dB dB dB	Test Circuit Fig. 4 Input 0.5V 200 Hz 300 Hz 3000 Hz 3400 Hz
15	Signal Output Overload Level at 2-wire at TX		4 4			dBm dBm	THD < 5% Ref. 600Ω Ref. 600Ω
16	Total Harmonic Distortion at 2-Wire at TX	THD		0.2 0.4	1 1	% %	Input 0.5V, 1kHz
17	Idle Channel Noise at 2-Wire at TX	Nc		10 11	13 13	dBm C dBm C	
18	Common Mode Rejection Ratio	CMRR	48	65		dB	540Hz Test Circuit Fig. 8
19	Power Supply Rejection Ratio at 2-Wire and TX V _{CC} V _{EE}	PSRR	20 20	42 28		dB dB	Ripple 0.1V, 1kHz
20	On-Hook Transmit Gain (2-Wire/TX) Default Gain 0dB Programmable Range		-1 -12	0 	1 6	dB dB	1000Hz 1000Hz
21	On-Hook frequency Response Gain (relative to off-hook gain)		-1	0	1	dB	Input 0.5V, 1kHz

†Electrical Characteristics are over recommended operating conditions unless otherwise stated

‡Typical figure are at 25°C with nominal 5V supplies and are for design aid only

*All test conditions use a test source impedance which matches the device's input impedance

dBm is referenced to 600Ω unless otherwise stated

Notes: Impedance set by external network equal to 10 times the required input impedance

Test conditions use a transmit and receive gain set to 0dB default

"Net" indicates network balance impedance

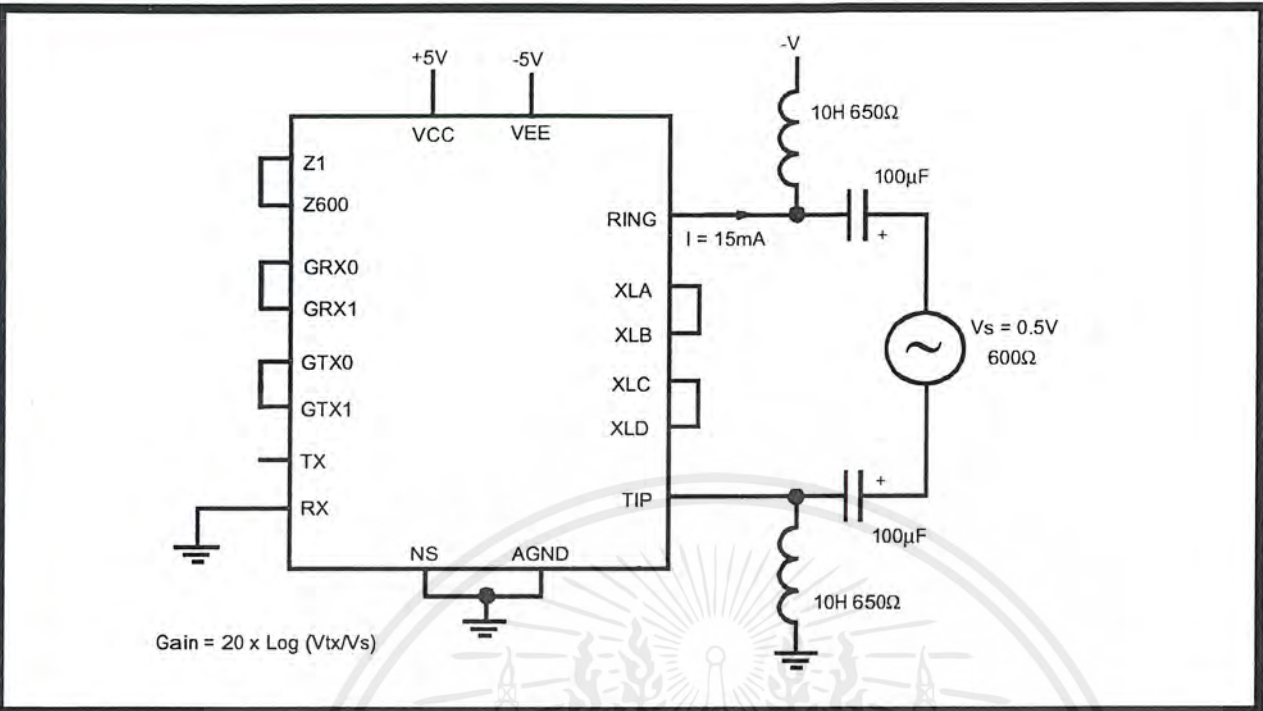


Figure 4 - 2-4 Wire Gain Test Circuit

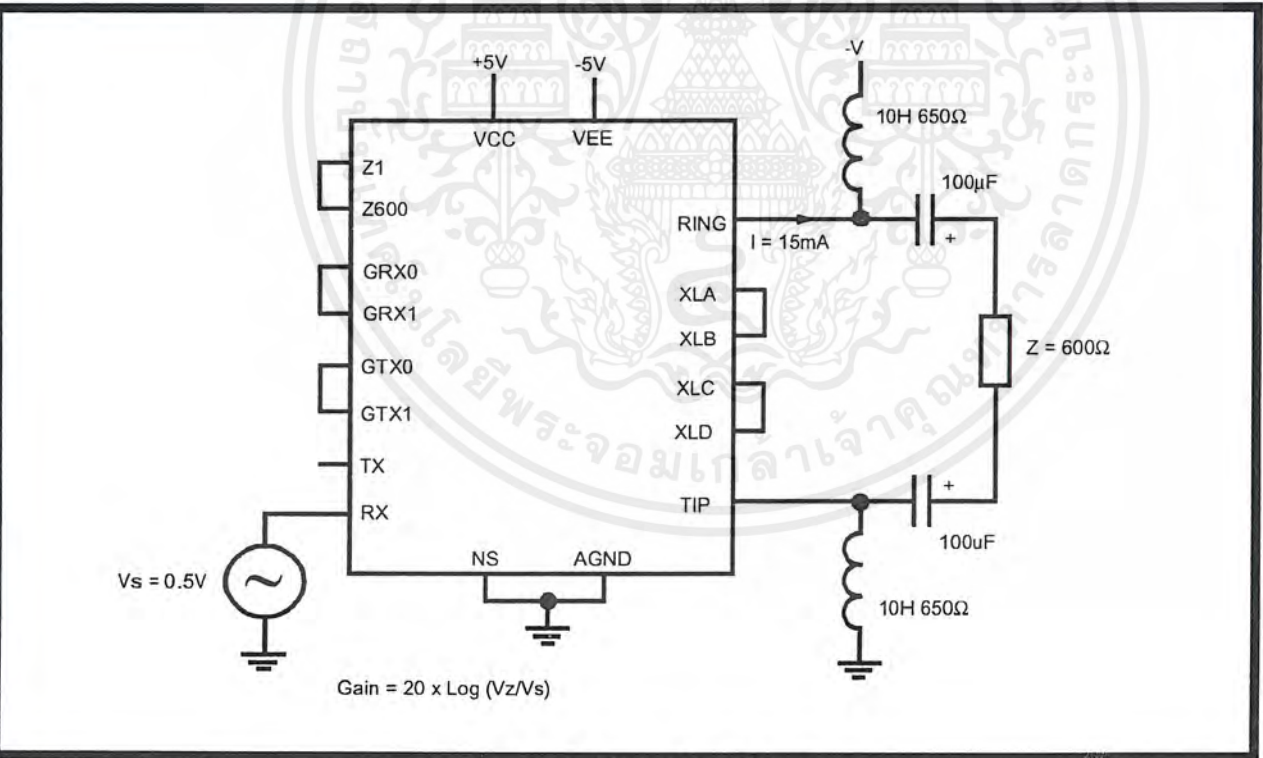


Figure 5 - 4-2 Wire Test Circuit

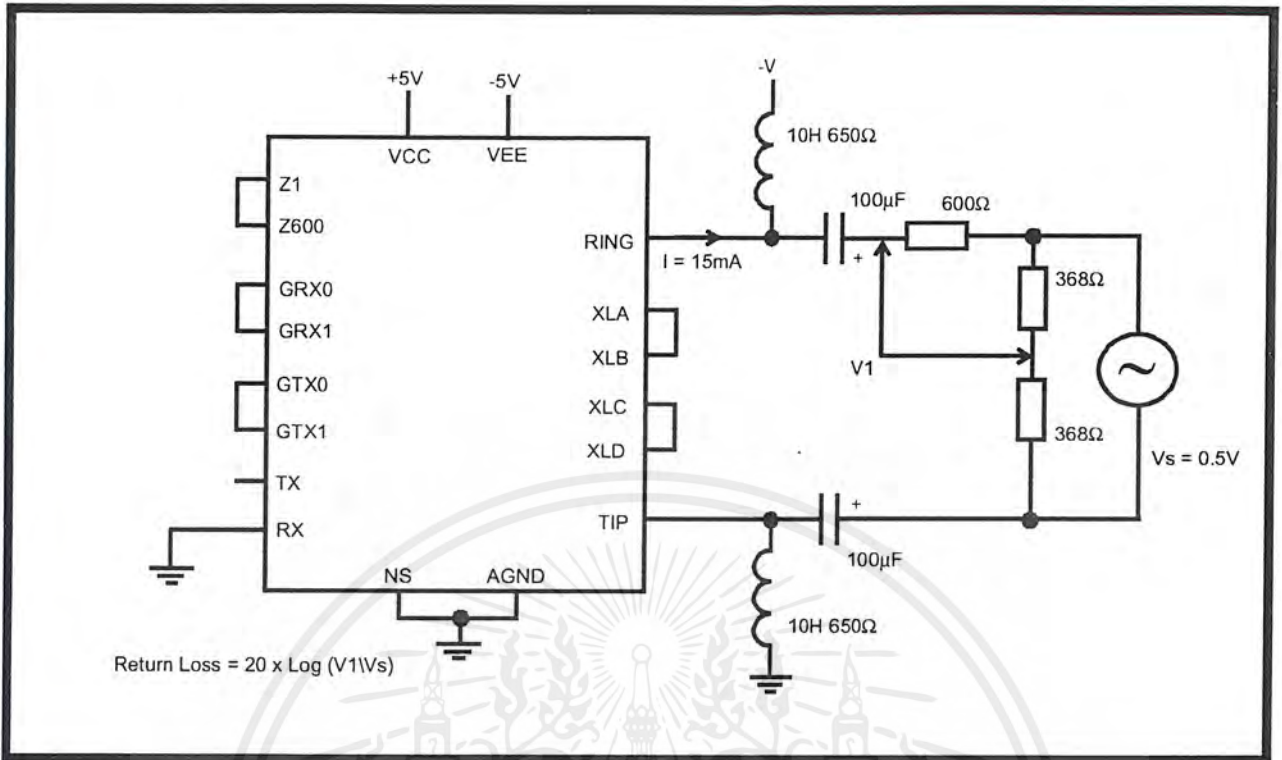


Figure 6 - Return Loss Test Circuit

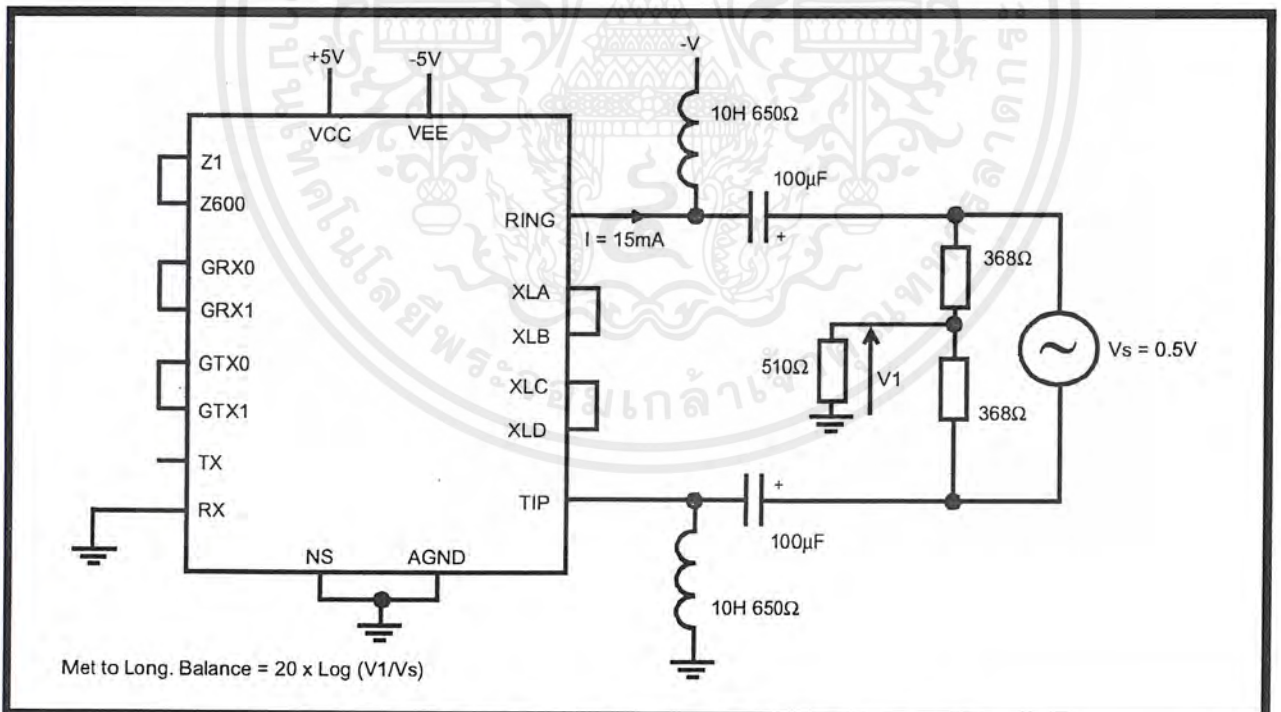


Figure 7 - Metallic to Longitudinal Balance Test Circuit

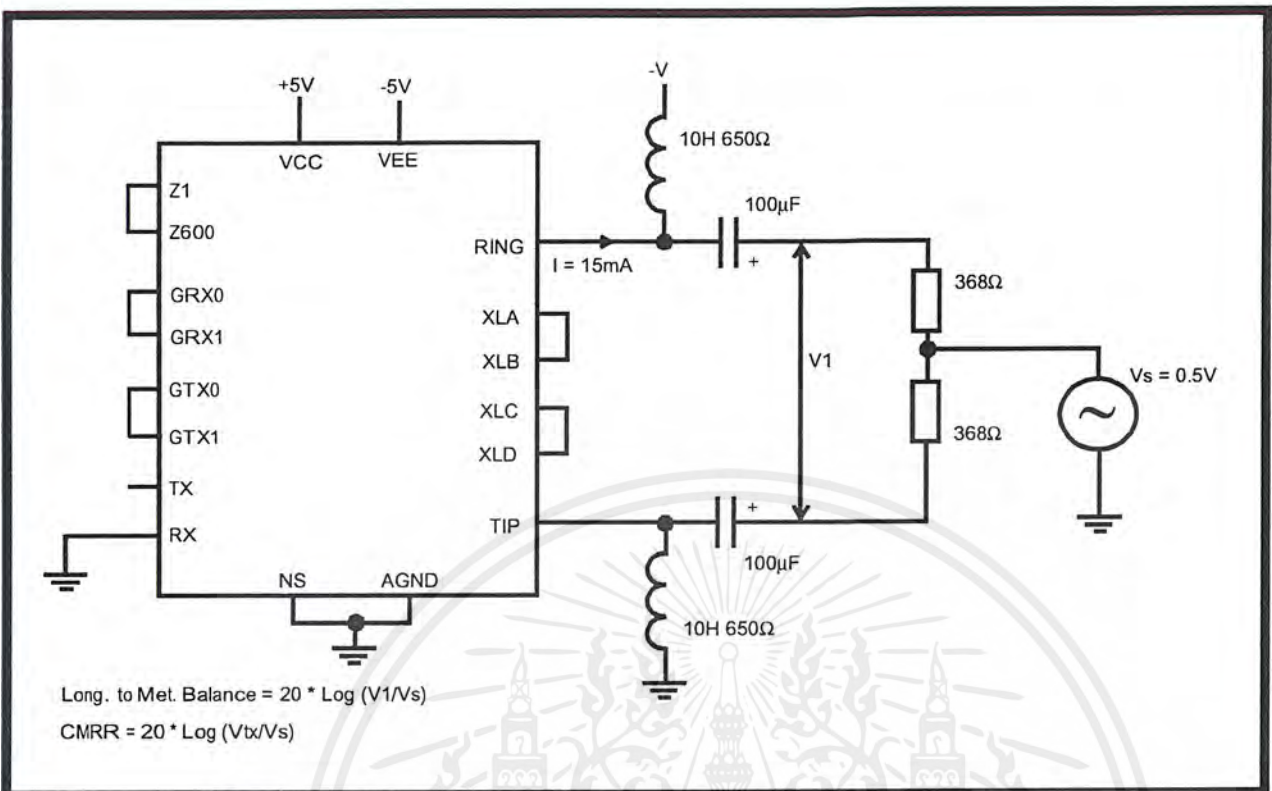


Figure 8 - Longitudinal to Metallic Balance and CMRR Test Circuit

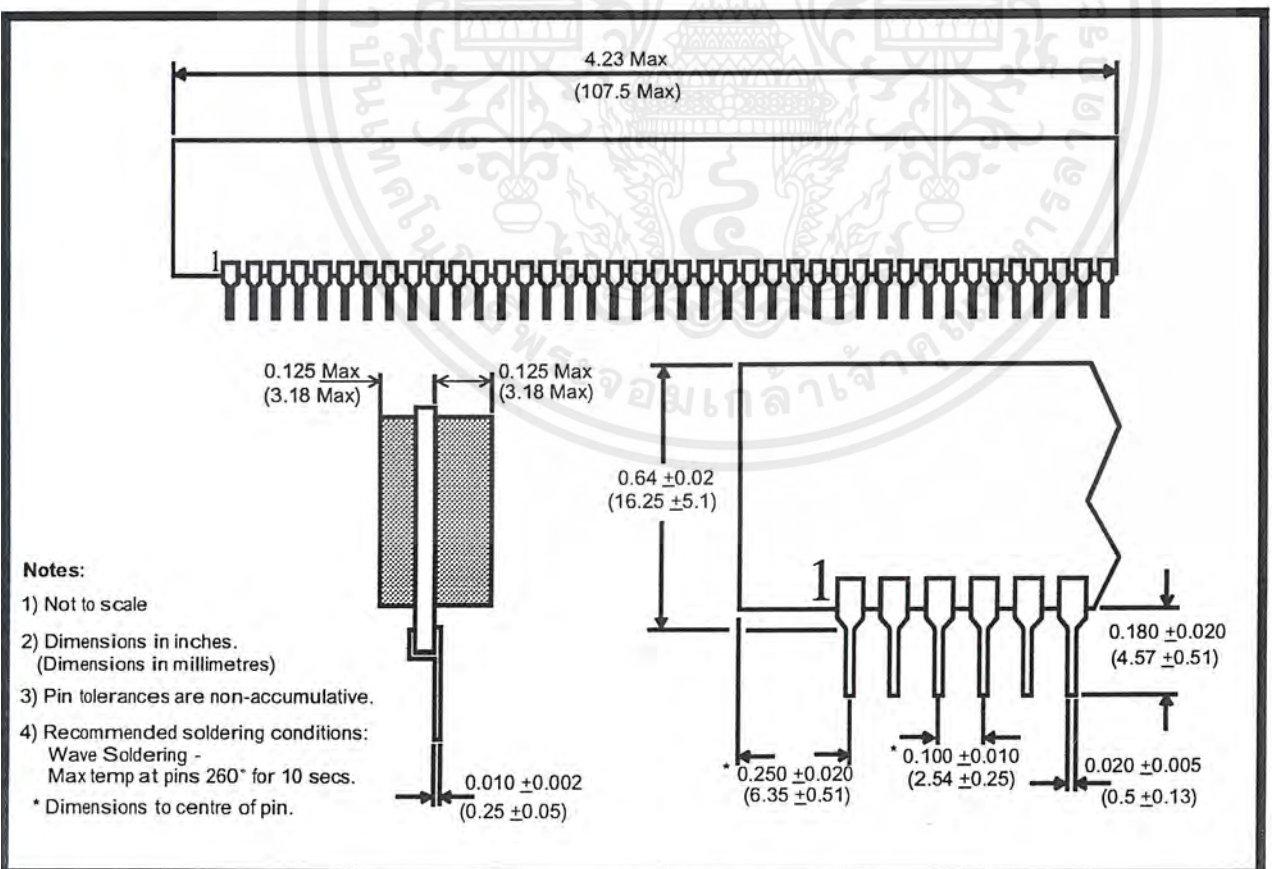


Figure 9 - MH88632B Mechanical Information

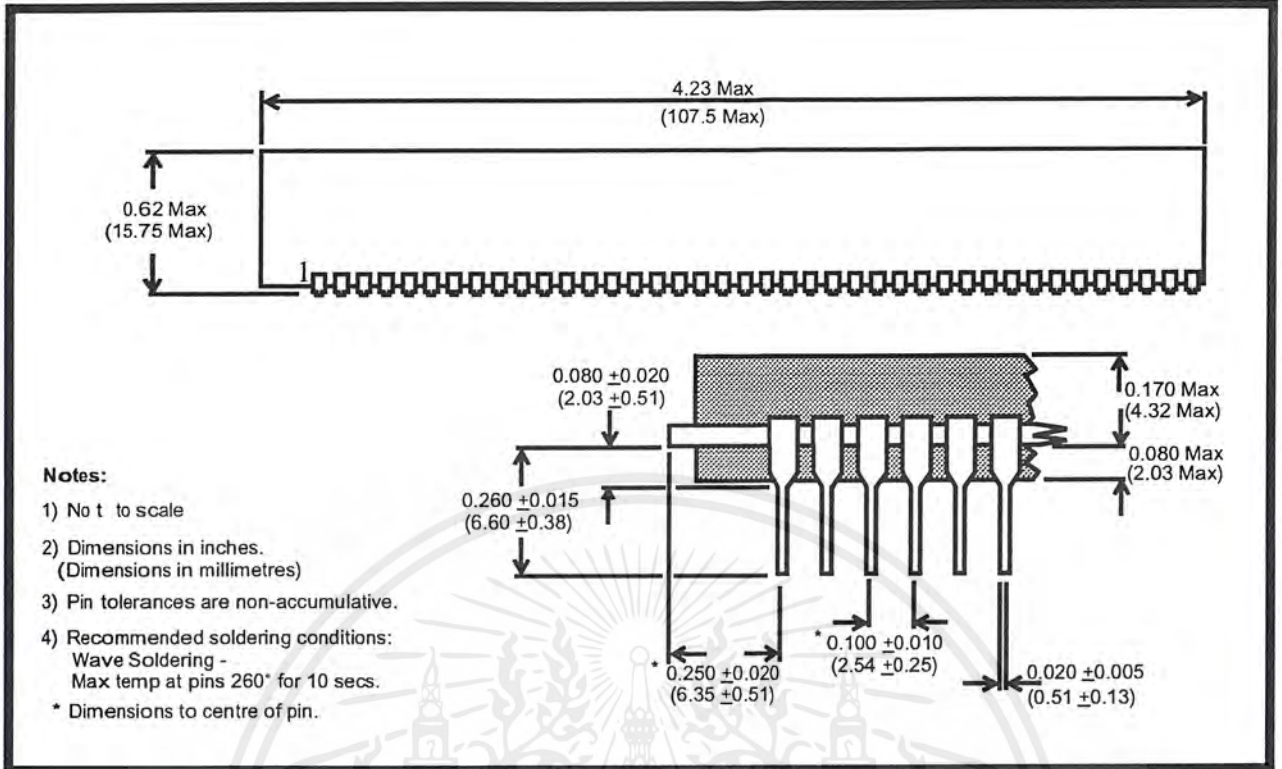


Figure 10 - MH88632BT Mechanical Information



ISD2560/75/90/120 Products

Single-Chip Voice Record/Playback Devices

60-, 75-, 90-, and 120-Second Durations

GENERAL DESCRIPTION

Information Storage Devices' ISD2500 ChipCorder® Series provides high-quality, single-chip Record/Playback solutions for 60- to 120-second messaging applications. The CMOS devices include an on-chip oscillator, microphone preamplifier, automatic gain control, antialiasing filter, smoothing filter, speaker amplifier, and high density multi-level storage array. In addition, the ISD2500 is microcontroller compatible, allowing complex messaging and addressing to be achieved.

Recordings are stored in on-chip nonvolatile memory cells, providing zero-power message storage. This unique, single-chip solution is made possible through ISD's patented multilevel storage technology. Voice and audio signals are stored directly into memory in their natural form, providing high-quality, solid-state voice reproduction.

FEATURES

- Easy-to-use single-chip voice Record/Playback solution
- High-quality, natural voice/audio reproduction
- Manual switch or microcontroller compatible Playback can be edge- or level-activated
- Single-chip durations of 60, 75, 90, and 120 seconds
- Directly cascadable for longer durations
- Automatic Power-Down (Push-Button Mode)
 - Standby current 1 μ A (typical)
- Zero-power message storage
 - Eliminates battery backup circuits
- Fully addressable to handle multiple messages
- 100-year message retention (typical)

2

Table 2-76: ISD2560/75/90/120 Product Summary

Part Number	Duration (Seconds)	Input Sample Rate (KHz)	Typical Filter Pass Band (KHz)
ISD2560	60	8.0	3.4
ISD2575	75	6.4	2.7
ISD2590	90	5.3	2.3
ISD25120	120	4.0	1.7

- 100K record cycles (typical)
- On-chip clock source
- Programmer support for play-only applications
- Single +5 volt power supply
- Available in die form, DIP, SOIC, and TSOP packaging
- Industrial temperature (-40°C to +85°C) versions available

Direct analog storage provides a very true, natural sounding reproduction of voice, music, tones, and sound effects not available with most solid-state digital solutions.

Duration

To meet end system requirements, the ISD2500 Series offers single-chip solutions at 60, 75, 90, and 120 seconds. Parts may also be cascaded together for longer durations.

EEPROM Storage

One of the benefits of ISD’s ChipCorder technology is the use of on-chip nonvolatile memory, providing zero-power message storage. The message is retained for up to 100 years typically without power. In addition, the device can be re-recorded typically over 100,000 times.

Microcontroller Interface

In addition to its simplicity and ease of use, the ISD2500 Series includes all the interfaces necessary for microcontroller-driven applications. The address and control lines can be interfaced to a microcontroller and manipulated to perform a variety of tasks, including message assembly, message concatenation, predefined fixed message segmentation, and message management.

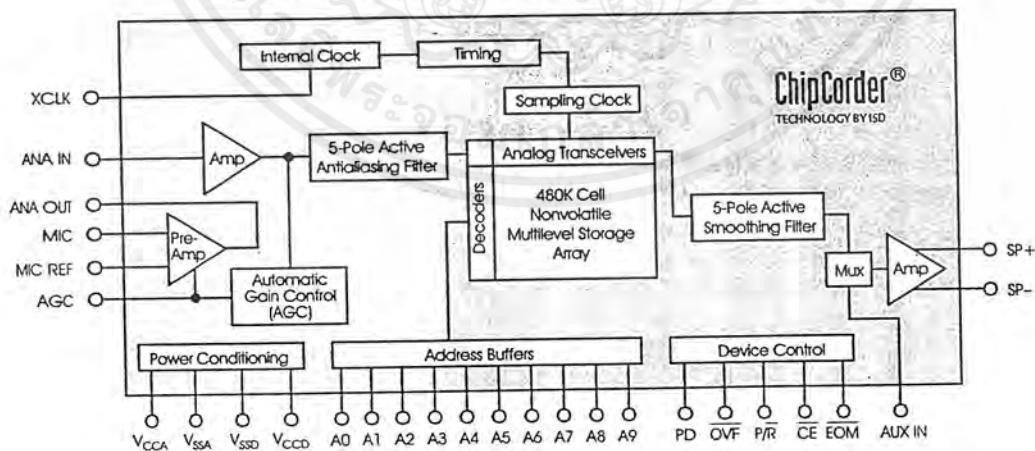
DETAILED DESCRIPTION

Speech/Sound Quality

The ISD2500 Series includes devices offered at 4.0, 5.3, 6.4, and 8.0 KHz sampling frequencies, allowing the user a choice of speech quality options. Increasing the duration within a product series decreases the sampling frequency and bandwidth, which affects sound quality. Please refer to the ISD2560/75/90/120 Product Summary table on the previous page to compare filter pass band and product durations.

The speech samples are stored directly into on-chip nonvolatile memory without the digitization and compression associated with other solutions.

Figure 2-33: ISD2560/75/90/120 Device Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programming

The ISD2500 Series is also ideal for playback-only applications, where single or multiple messages are referenced through buttons, switches, or a microcontroller. Once the desired message configuration is created, duplicates can easily be generated via an ISD programmer.

PIN DESCRIPTIONS

Voltage Inputs (V_{CCA} , V_{CCD})

To minimize noise, the analog and digital circuits in the ISD2500 Series devices use separate power busses. These voltage busses are brought out to separate pins and should be tied together as close to the supply as possible. In addition, these supplies should be decoupled as close to the package as possible.

Ground Inputs (V_{SSA} , V_{SSD})

The ISD2500 Series of devices utilizes separate analog and digital ground busses. These pins should be connected separately through a low-impedance path to power supply ground. The backside of the die is connected to V_{SS} through the substrate resistance. In a chip-on-board design the die attach area must be connected to V_{SS} or left floating.

Power Down Input (PD)

When not recording or playing back, the PD pin should be pulled HIGH to place the part in a very low power mode (see I_{SS} specification). When OVF pulses LOW for an overflow condition, PD should be brought HIGH to reset the address pointer back to the beginning of the Record/Playback space. The PD pin has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

Chip Enable Input (\overline{CE})

The \overline{CE} pin is taken LOW to enable all Playback and Record operations. The address inputs and Playback/Record input (P/R) are latched by the falling edge of \overline{CE} . \overline{CE} has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

Playback/Record Input (P/R)

The P/R input is latched by the falling edge of the \overline{CE} pin. A HIGH level selects a Playback cycle while a LOW level selects a Record cycle. For a Record cycle, the address inputs provide the starting address and recording continues until PD or \overline{CE} is pulled HIGH or an overflow is detected (i.e. the chip is full). When a Record cycle is terminated by pulling PD or \overline{CE} HIGH, an End-Of-Message (EOM) marker is stored at the current address in memory. For a Playback cycle, the address inputs provide the starting address and the device will play until an EOM marker is encountered. The device can continue past an EOM marker in an operational mode, or if \overline{CE} is held LOW in address mode. (See page 2-122 for more Operational Modes).

End-Of-Message / RUN Output (EOM)

A nonvolatile marker is automatically inserted at the end of each recorded message. It remains there until the message is recorded over. The EOM output pulses LOW for a period of T_{EOM} at the end of each message.

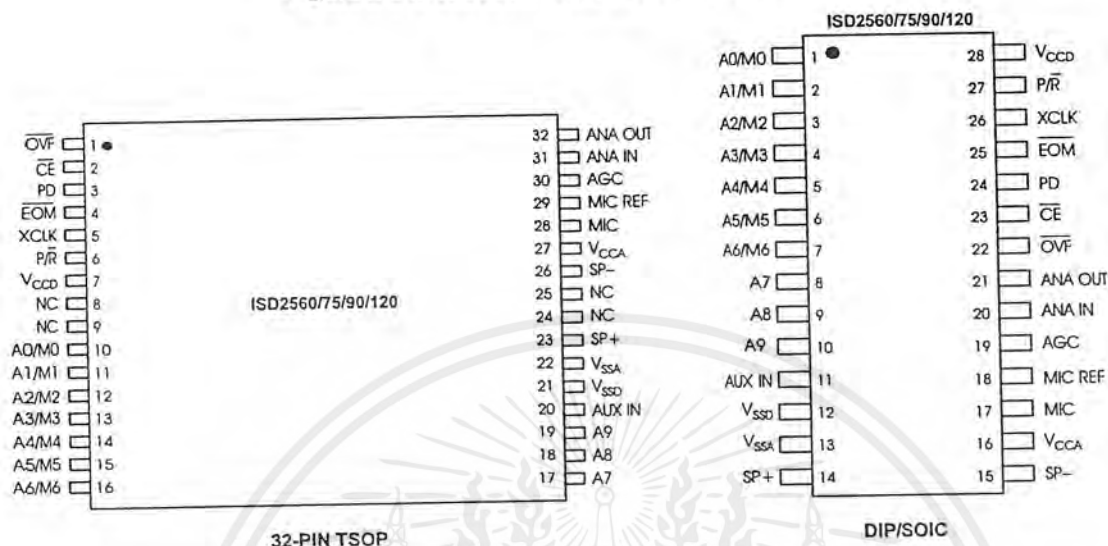
In addition, the ISD2500 Series has an internal V_{CC} detect circuit to maintain message integrity should V_{CC} fall below 3.5V. In this case, EOM goes LOW and the device is fixed in Playback-only mode.

When the device is configured in Operational Mode M6 (Push-Button Mode), this pin provides an active-HIGH RUN signal, indicating the device is currently recording or playing. This signal can conveniently drive an LED for a visual indicator of a Record or Playback operation in process.

Overflow Output (OVF)

This signal pulses LOW at the end of memory space, indicating the device has been filled and the message has overflowed. The OVF output then follows the \overline{CE} input until a PD pulse has reset the device. This pin can be used to cascade several ISD2500 devices together to increase Record/Playback durations.

Figure 2-34: ISD2560/75/90/120 Device Pinouts



2

Microphone Input (MIC)

The microphone input transfers its signal to the on-chip preamplifier. An on-chip Automatic Gain Control (AGC) circuit controls the gain of this preamplifier from -15 to 24 dB. An external microphone should be AC coupled to this pin via a series capacitor. The capacitor value, together with the internal 10 K ohm resistance on this pin, determines the low-frequency cutoff for the ISD2500 Series passband. See Chapter 5, Application Information for additional information on low-frequency cutoff calculation.

Microphone Reference Input (MIC REF)

The MIC REF input is the inverting input to the microphone preamplifier. This provides a noise-canceling or common-mode rejection input to the device when connected to a differential microphone.

Automatic Gain Control Input (AGC)

The AGC dynamically adjusts the gain of the preamplifier to compensate for the wide range of microphone input levels. The AGC allows the full range of whispers to loud sounds to be recorded with minimal distortion. The "attack" time is determined by the time constant of a 5 KΩ internal resistance and an external capacitor (C2 on the schematic on page 2-135) connected from the AGC pin to V_{SSA} analog ground. The "release" time is determined by the time constant of an external resistor (R2) and an external capacitor (C2) connected in parallel between the AGC Pin and V_{SSA} analog ground. Nominal values of 470 KΩ and 4.7 μF give satisfactory results in most cases.

Analog Output (ANA OUT)

This pin provides the preamplifier output to the user. The voltage gain of the preamplifier is determined by the voltage level at the AGC pin.

Analog Input (ANA IN)

The analog input pin transfers its signal to the chip for recording. For microphone inputs, the ANA OUT pin should be connected via an external capacitor to the ANA IN pin. This capacitor value, together with the 3.0 K Ω input impedance of ANA IN, is selected to give additional cutoff at the low-frequency end of the voice passband. If the desired input is derived from a source other than a microphone, the signal can be fed, capacitively coupled, into the ANA IN pin directly.

External Clock Input (XCLK)

The external clock input for the ISD2500 devices has an internal pull-down device. These devices are configured at the factory with an internal sampling clock frequency centered to $\pm 1\%$ of specification. The frequency is then maintained to a variation of $\pm 2.25\%$ over the entire commercial temperature and operating voltage ranges. The internal clock has a $\pm 5\%$ tolerance over the industrial temperature and voltage range. A regulated power supply is recommended for industrial temperature range parts. If greater precision is required, the device can be clocked through the XCLK pin as follows:

Table 2-77: External Clock Sample Rates

Part Number	Sample Rate	Required Clock
ISD2560	8.0 KHz	1024 KHz
ISD2575	6.4 KHz	819.2 KHz
ISD2590	5.3 KHz	682.7 KHz
ISD25120	4.0 KHz	512 KHz

These recommended clock rates should not be varied because the antialiasing and smoothing filters are fixed, and aliasing problems can occur if the sample rate differs from the one recommended. The duty cycle on the input clock is not critical, as the clock is immediately divided by two. **If the XCLK is not used, this input must be connected to ground.**

Speaker Outputs (SP+ /SP-)

All devices in the ISD2500 Series include an on-chip differential speaker driver, capable of driving 50 milliwatts into 16 Ω from AUX IN (12.2 mW from memory).

The speaker outputs are held at V_{SSA} levels during record and power down. It is therefore not possible to parallel speaker outputs of multiple ISD2500 devices or the outputs of other speaker drivers.

NOTE Connection of speaker outputs in parallel may cause damage to the device.

A single output may be used alone (including a coupling capacitor between the SP pin and the speaker). These outputs may be used individually with the output signal taken from either pin. Using the differential outputs results in a 4:1 improvement in output power.

NOTE Never ground or drive an unused speaker output.

Auxiliary Input (AUX IN)

The Auxiliary Input is multiplexed through to the output amplifier and speaker output pins when \overline{CE} is HIGH, P/\overline{R} is HIGH, and Playback is currently not active or if the device is in Playback overflow. When cascading multiple ISD2500 devices, the AUX IN pin is used to connect a Playback signal from a following device to the previous output speaker drivers. For noise considerations, it is suggested that the auxiliary input not be driven when the storage array is active.

Address/Mode Inputs (Ax/Mx)

The Address/Mode Inputs have two functions depending on the level of the two Most Significant Bits (MSB) of the address (A8 and A9).

Table 2-78: Operational Modes Table

Mode Control	Function	Typical Use	Jointly Compatible ¹
M0	Message cueing	Fast-forward through messages	M4, M5, M6
M1	Delete EOM markers	Position EOM marker at the end of the last message	M3, M4, M5, M6
M2	Not applicable	Reserved	N/A
M3	Looping	Continuous playback from Address 0	M1, M5, M6
M4	Consecutive addressing	Record/Play multiple consecutive messages	M0, M1, M5
M5	CE level-activated	Allows message pausing	M0, M1, M3, M4
M6	Push-button control	Simplified device interface	M0, M1, M3

1. Indicates additional operational modes which can be used simultaneously with the given mode.

2

If either or both of the two MSBs are LOW, the inputs are **all** interpreted as address bits and are used as the start address for the current Record or Playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of CE.

If both MSBs are HIGH, the Address/Mode Inputs are interpreted as Mode bits according to the Operational Mode table. There are six operational modes (M0..M6) available as indicated in the table. It is possible to use multiple operational modes simultaneously. Operational Modes are sampled on each falling edge of CE, and thus Operational Modes and direct addressing are mutually exclusive.

OPERATIONAL MODES

The ISD2500 Series is designed with several built-in operational modes that provide maximum functionality with minimum additional components. These are described in detail below. The operational modes use the address pins on the ISD2500 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH (A8 and A9), the remaining ad-

dress signals are interpreted as mode bits and not as address bits. Therefore, operational modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. First, all operations begin initially at address 0, which is the beginning of the ISD2500 address space. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from Record to Playback, Playback to Record (except M6 mode), or when a Power-Down cycle is executed.

Second, Operational Modes are executed when CE goes LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going CE signal, at which point the current address/mode levels are sampled and executed.

OPERATIONAL MODES DESCRIPTION

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

M0 — Message Cueing

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each \overline{CE} LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for Playback only, and is typically used with the M4 Operational Mode.

M1 — Delete EOM Markers

The M1 Operational Mode allows sequentially recorded messages to be combined into a single message with only one EOM marker set at the end of the final message. When this operational mode is configured, messages recorded sequentially are played back as one continuous message.

M2 — Unused

When operational modes are selected, the M2 pin should be LOW.

M3 — Message Looping

The M3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space. A message can completely fill the ISD2500 device and will loop from beginning to end without \overline{OVF} going LOW.

M4 — Consecutive Addressing

During normal operations, the address pointer will reset when a message is played through to an EOM marker. The M4 Operational Mode inhibits the address pointer reset on EOM, allowing messages to be played back consecutively.

M5 — \overline{CE} -Level Activated

The default mode for ISD2500 devices is for \overline{CE} to be edge-activated on Playback and level-activated on Record. The M5 Operational Mode causes the \overline{CE} pin to be interpreted as level-activated as opposed to edge-activated during Playback. This is specifically useful for terminating Playback operations using the \overline{CE} signal.

In this mode, \overline{CE} LOW begins a Playback cycle, at the beginning of the device memory. The Playback cycle continues as long as \overline{CE} is held LOW.

When \overline{CE} goes HIGH, Playback will immediately end. A new \overline{CE} LOW will restart the message from the beginning unless M4 is also HIGH.

M6 — Push-Button Mode

The ISD2500 Series of devices contain a Push-Button operational mode. The Push-Button mode is used primarily in very low-cost applications and is designed to minimize external circuitry and components, thereby reducing system cost. In order to configure the device in Push-Button operational mode, the two most significant address bits must be HIGH, and the M6 mode pin must also be HIGH. A device in this mode always powers down at the end of each Playback or Record cycle after \overline{CE} goes HIGH.

When this operational mode is implemented, several of the pins on the device have alternate functionality:

Table 2-79: Alternate Functionality in Pins

Pin Name	Alternate Functionality in Push-Button Mode
CE	Start/Pause Push-Button (LOW pulse-activated)
PD	Stop/Reset Push-Button (HIGH pulse activated)
EOM	Active-HIGH Run Indicator

 \overline{CE} Pin (START/PAUSE)

In Push-Button Operational Mode, \overline{CE} acts as a LOW-going pulse-activated START/PAUSE signal. If no operation is currently in progress, a LOW-going pulse on this signal will initiate a Playback or a Record cycle according to the level on the P/ \overline{R} pin. A subsequent pulse on the \overline{CE} pin, before an End-Of-Message is reached in Playback or an overflow condition occurs, will cause the device to pause. The address counter is not reset, and another \overline{CE} pulse will cause the device to continue the operation from the place where it was paused.

PD Pin (STOP/RESET)

In push-button Operational Mode, PD acts as a HIGH-going pulse-activated STOP/RESET signal. When a Playback or Record cycle is in progress and a HIGH-going pulse is observed on PD, the current cycle is terminated and the address pointer is reset to address 0, the beginning of the message space.

EOM Pin (RUN)

In Push-Button Operational Mode, EOM becomes an active-HIGH RUN signal which can be used to drive an LED or other external device. It is HIGH whenever a Record or Playback operation is in progress.

Recording in Push-Button Mode

1. The PD pin should be LOW, usually using a pull-down resistor.
2. The P/\bar{R} pin is taken LOW.
3. The \bar{CE} pin is pulsed LOW. Recording starts, EOM goes HIGH to indicate an operation in progress.
4. The \bar{CE} pin is pulsed LOW. Recording pauses, EOM goes back LOW. The internal address pointers are not cleared, but an EOM marker is stored in memory to point to the message end. The P/\bar{R} pin may be taken HIGH at this time. Any subsequent \bar{CE} would start a playback at address 0.
5. The \bar{CE} pin is pulsed LOW. Recording starts at the next address after the previous set EOM marker. EOM goes back HIGH.

NOTE If the M1 operational mode pin is also HIGH, the just previously written EOM bit is erased, and recording starts at that address.)

6. When the recording sequences are finished, the final \bar{CE} pulse LOW will end the last Record cycle, leaving a set EOM marker at the message end. Recording may also be terminated by a HIGH level on PD, which will leave a set EOM marker.

Playback in Push-Button Mode

1. The PD pin should be LOW.
2. The P/\bar{R} pin is taken HIGH.
3. The \bar{CE} pin is pulsed LOW. Playback starts, EOM goes HIGH to indicate an operation in progress.
4. If the \bar{CE} pin is pulsed LOW or an EOM marker is encountered during an operation, the part will pause. The internal address pointers are not cleared, and EOM goes back LOW. The P/\bar{R} pin may be changed at this time. A subsequent Record operation would not reset the address pointers and the recording would begin where Playback ended.
5. \bar{CE} is again pulsed LOW. Playback starts where it left off, with EOM going HIGH to indicate an operation in progress.
6. Playback continues as in steps 4 and 5 until PD is pulsed HIGH or overflow occurs.
7. If in overflow, pulling \bar{CE} LOW will reset the address pointer and start Playback from the beginning. After a PD pulse, the part is reset to address 0.

NOTE Push-button mode can be used in conjunction with modes M0, M1, and M3.

Good Audio Design Practices

ISD products are very high-quality single-chip voice Recording and Playback systems. To ensure the highest quality voice reproduction, it is important that good audio design practices on layout and power supply decoupling be followed. See the ISD Application Notes in this book for details.

ISD1000A COMPATIBILITY

The ISD2500 Series of devices is designed to provide upward compatibility with the ISD1000A family. When designing with the ISD2500 Series, the following differences should be noted.

Addressing

The ISD2560/75/90/120 devices have 480K storage cells designed to provide 60 seconds of storage at a sampling rate of 8.0 KHz. This is approximately four times the storage of the ISD1000A family. To enable the same addressing resolution, two additional address pins have been added. The address space of each device is divisible into 600 increments with valid addressing from 00 to 257 Hex. Some higher addresses are mapped into the Operational Modes. All other addresses are invalid.

Overflow

The ISD1000A Series combined two functions on the EOM pin: end-of-message indication and overflow. The ISD2500 separates these two functions. Pin 25 (PDIP package) remains as EOM, but outputs only the EOM signal indication. Pin 22 (PDIP package) becomes OVF and pulses LOW only when the device reaches its end of memory, or is "full." This change allows easy message cueing and addressability across device boundaries. This also means that the M2 operational mode found in the ISD1000A family is not implemented in the ISD2500 Series.

Push-Button Mode

The ISD2500 Series includes an additional Operational Mode called Push-Button mode. This provides an alternative interface to the Record and Playback functions of the part. The CE and PD pins become redefined as edge-activated "push-buttons." A pulse on CE initiates a cycle, and if triggered again, pauses the current cycle without resetting the address pointer (i.e., a Start or Pause function). PD stops any current cycle and resets the address pointer to the beginning of the message space (i.e., a Stop and Reset function). Additionally, the EOM pin functions as an active-HIGH run indicator, and can be used to drive an LED indicating a Record or Playback operation is in progress. Devices in the Push-Button mode cannot be cascaded.

Looping Mode

The ISD2500 Series can loop with a message that completely fills the memory space.

NOTE Additional descriptions of ISD2500 device functionality and application examples are provided in the ISD Application Notes in this book.

2

TIMING DIAGRAMS

Figure 2-35: Record

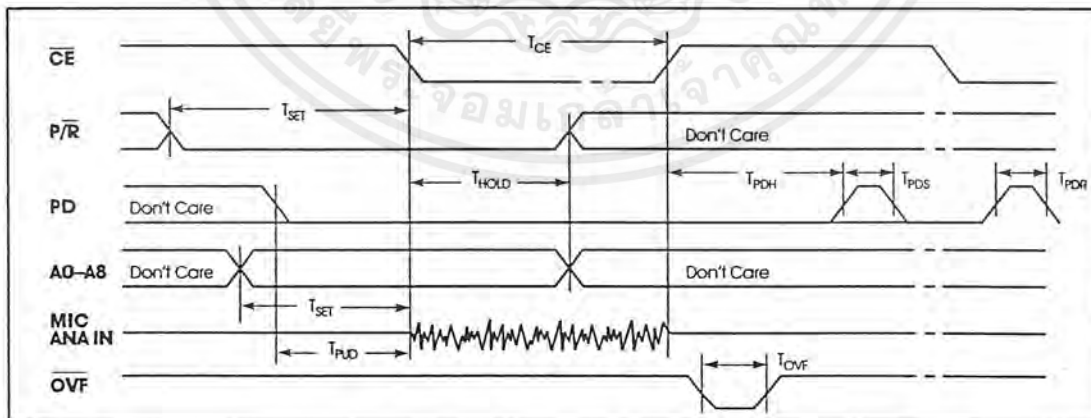
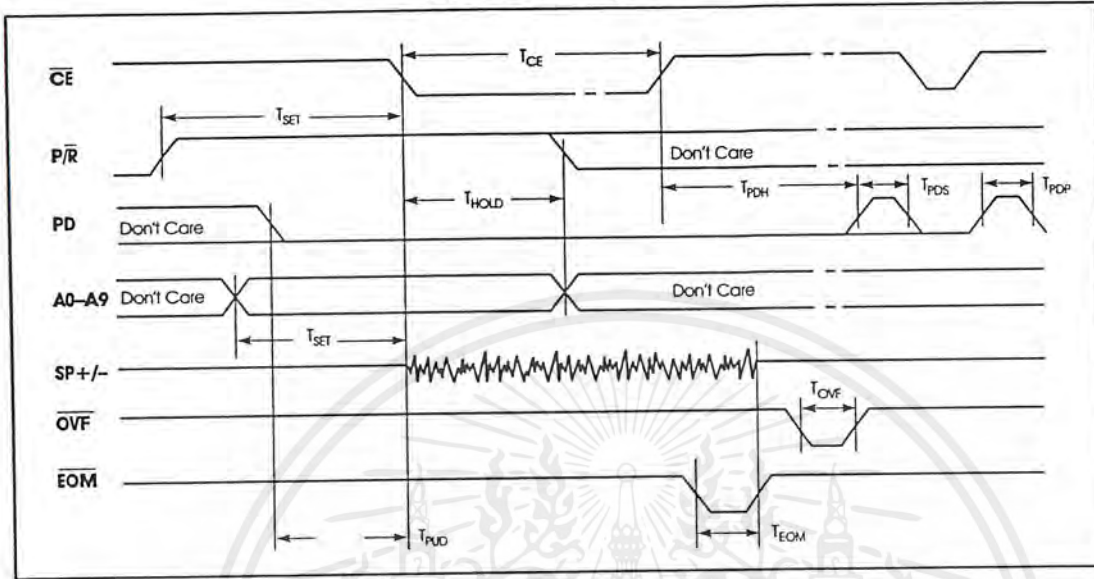


Figure 2-36: Playback



2

Table 2-80: Absolute Maximum Ratings (Packaged Parts)¹

Condition	Value
Junction temperature	150°C
Storage temperature range	-65°C to +150°C
Voltage applied to any pin	(V _{SS} - 0.3 V) to (V _{CC} + 0.3 V)
Voltage applied to any pin (Input current limited to ±20 mA)	(V _{SS} - 1.0 V) to (V _{CC} + 1.0 V)
Lead temperature (soldering - 10 seconds)	300° C
V _{CC} - V _{SS}	-0.3 V to + 7.0 V

1. Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

Table 2-81: Operating Conditions (Packaged Parts)

Condition	Value
Commercial operating temperature range ¹	0°C to +70°C
Industrial operating temperature range ¹	-40°C to +85°C
Supply voltage (V _{CC}) ²	+4.5 V to +5.5 V
Ground voltage (V _{SS}) ³	0 V

1. Case temperature.
 2. V_{CC} = V_{CCA} = V_{CCD}.
 3. V_{SS} = V_{SSA} = V_{SSD}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2-82: DC Parameters (Packaged Parts)

Symbol	Parameters	Min ²	Typ ¹	Max ²	Units	Conditions
V _{IL}	Input Low Voltage			0.8	V	
V _{IH}	Input High Voltage	2.0			V	
V _{OL}	Output Low Voltage			0.4	V	I _{OL} = 4.0 mA
V _{OH}	Output High Voltage	V _{CC} - 0.4			V	I _{OH} = -10 μA
V _{OH1}	OVF Output High Voltage	2.4			V	I _{OH} = -1.6 mA
V _{OH2}	EOM Output High Voltage	V _{CC} - 1.0	V _{CC} - 0.8		V	I _{OH} = -3.2 mA
I _{CC}	V _{CC} Current (Operating)		25	30	mA	R _{EXT} = ∞ ³
I _{SB}	V _{CC} Current (Standby)		1	10	μA	³
I _{IL}	Input Leakage Current			±1	μA	
I _{ILPD}	Input Current HIGH w/Pull Down			130	μA	Force V _{CC} ⁴
R _{EXT}	Output Load Impedance	16			Ω	Speaker Load
R _{MIC}	Preamp In Input Resistance	4	9	15	KΩ	MIC and MIC REF Pins
R _{AUX}	AUX INPUT Resistance	5	11	20	KΩ	
R _{ANA IN}	ANA IN Input Resistance	2.3	3	5	KΩ	
A _{PRE1}	Preamp Gain 1	21	24	26	dB	AGC = 0.0 V
A _{PRE2}	Preamp Gain 2		-15	5	dB	AGC = 2.5 V
A _{AUX}	AUX IN/SP+ Gain		0.98	1.0	V/V	
A _{ARP}	ANA IN to SP+/- Gain	21	23	26	dB	
R _{AGC}	AGC Output Resistance	2.5	5	9.5	KΩ	

1. Typical values @ T_A = 25°C and 5.0 V.

2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100% tested.

3. V_{CCA} and V_{CCD} connected together.

4. XCLK pin only.

2

Table 2-83: AC Parameters (Packaged Parts)

Symbol	Characteristic	Min ²	Typ ¹	Max ²	Units	Conditions	
F _s	Sampling Frequency	ISD2560	8.0		KHz	⁷	
		ISD2575	6.4		KHz	⁷	
		ISD2590	5.3		KHz	⁷	
		ISD25120	4.0		KHz	⁷	
F _{CF}	Filter Pass Band	ISD2560	3.4		KHz	3 dB Roll-Off Point ^{3, 8}	
		ISD2575	2.7		KHz	3 dB Roll-Off Point ^{3, 8}	
		ISD2590	2.3		KHz	3 dB Roll-Off Point ^{3, 8}	
		ISD25120	1.7		KHz	3 dB Roll-Off Point ^{3, 8}	
T _{REC}	Record Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation
		ISD2560	56.5	60.0	63.8	sec	Industrial Operation
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation
		ISD2575	70.7	75.0	79.7	sec	Industrial Operation
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation
T _{PLAY}	Playback Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation
		ISD2560	56.5	60.0	63.8	sec	Industrial Operation
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation
		ISD2575	70.7	75.0	79.7	sec	Industrial Operation
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation
T _{CE}	CE Pulse Width		100		nsec		
T _{SET}	Control/Address Setup Time		300		nsec		
T _{HOLD}	Control/Address Hold Time		0		nsec		
T _{PUD}	Power-Up Delay	ISD2560	24.1	25.0	27.8	msec	Commercial Operation
		ISD2560	23.5	31.3	28.5	msec	Industrial Operation
		ISD2575	30.2	31.3	34.3	msec	Commercial Operation
		ISD2575	29.3	37.5	35.2	msec	Industrial Operation
		ISD2590	36.2	50.0	40.8	msec	Commercial Operation
		ISD25120	48.2		53.6	msec	Commercial Operation
T _{PDR}	PD Pulse Width Record	ISD2560		25		msec	
		ISD2575		31.25		msec	
		ISD2590		37.5		msec	
		ISD25120		50.0		msec	
T _{PDP}	PD Pulse Width Play	ISD2560		12.5		msec	
		ISD2575		15.625		msec	
		ISD2590		18.75		msec	
		ISD25120		25.0		msec	
T _{PDS}	PD Pulse Width Static		100		nsec	⁶	
T _{PDH}	Power Down Hold		0		nsec		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2-83: AC Parameters (Packaged Parts)

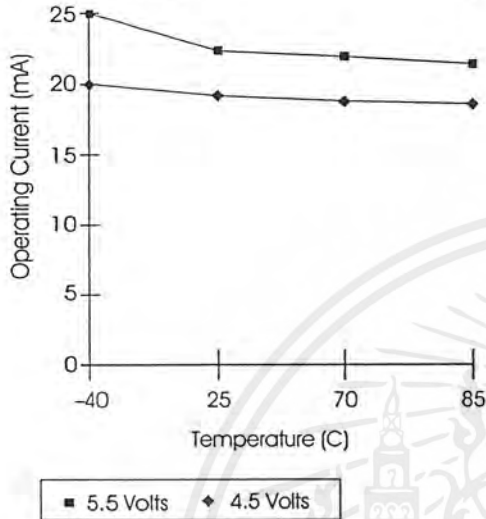
Symbol	Characteristic	Min ²	Typ ¹	Max ²	Units	Conditions
T _{ECOM}	EOM Pulse Width	ISD2560	12.5		msec	
		ISD2575	15.625		msec	
		ISD2590	18.75		msec	
		ISD25120	25.0		msec	
T _{OVF}	Overflow Pulse Width		6.5		μsec	
THD	Total Harmonic Distortion		1	2	%	@ 1 KHz
P _{OUT}	Speaker Output Power		12.2	50	mW	R _{EXT} = 16 Ω ⁴
V _{OUT}	Voltage Across Speaker Pins			2.5	V p-p	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁵
V _{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak
V _{IN3}	Aux Input Voltage			1.25	V	Peak-to-Peak; R _{EXT} = 16 Ω

1. Typical values @ T_A = 25°C and 5.0 V.
2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100% tested.
3. Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions).
4. From AUX IN; if ANA IN is driven at 50 mV p-p, the P_{OUT} = 12.2 mW, typical.
5. With 5.1 KΩ series resistor at ANA IN.
6. T_{PO5} is required during a static condition, typically overflow.
7. Sampling Frequency and Playback Duration can vary as much as ±2.25% over the commercial temperature range and voltage range and ±5% over the industrial temperature and voltage range. For greater stability, an external clock can be utilized (see Pin Descriptions).
8. Filter specification applies to both the antialiasing filter and the smoothing filter. Therefore, from input to output, expect a 6dB drop by nature of passing through both filters.

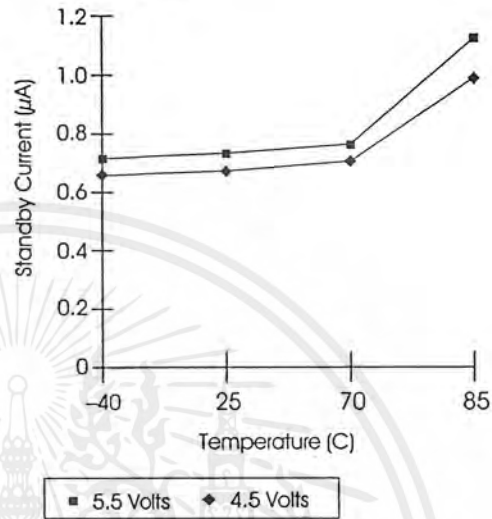
2

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (PACKAGED PARTS)

Graph 2-41: Record Mode Operating Current (I_{CC})

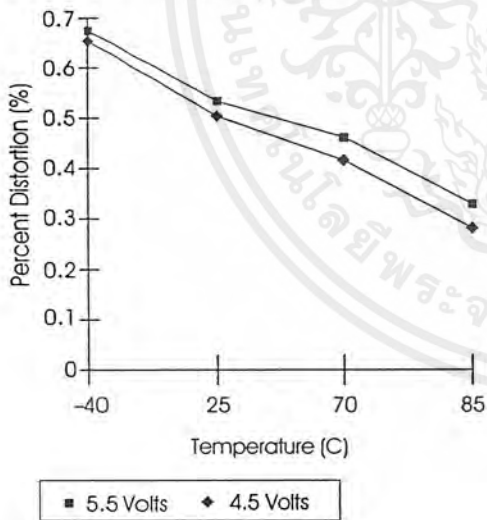


Graph 2-43: Standby Current (I_{SB})

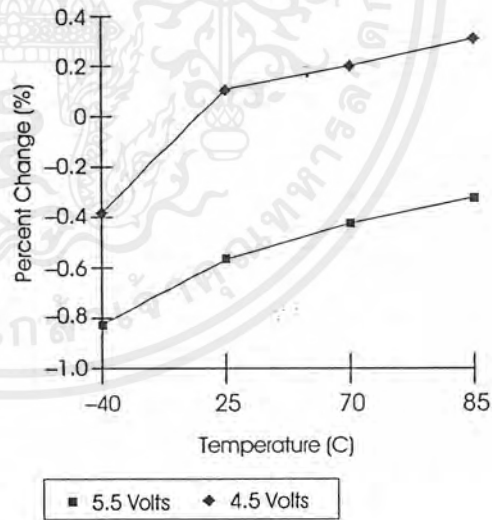


2

Graph 2-42: Total Harmonic Distortion



Graph 2-44: Oscillator Stability



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกํารนำไปใช้

Table 2-84: Absolute Maximum Ratings (Die)¹

Condition	Value
Junction temperature	150°C
Storage temperature range	-65°C to +150°C
Voltage applied to any pad	(V _{SS} - 0.3 V) to (V _{CC} + 0.3 V)
Voltage applied to any pad (Input current limited to ±20 mA)	(V _{SS} - 1.0 V) to (V _{CC} + 1.0 V)
V _{CC} - V _{SS}	-0.3 V to + 7.0 V

1. Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

Table 2-85: Operating Conditions (Die)

Condition	Value
Commercial operating temperature range	0°C to +50°C
Supply voltage (V _{CC}) ¹	+4.5 V to +6.5 V
Ground voltage (V _{SS}) ²	0 V

1. V_{CC} = V_{CCA} = V_{CCD}.

2. V_{SS} = V_{SSA} = V_{SSD}.

Table 2-86: DC Parameters (Die)

Symbol	Parameters	Min ²	Typ ¹	Max ²	Units	Conditions
V _{IL}	Input Low Voltage			0.8	V	
V _{IH}	Input High Voltage	2.0			V	
V _{OL}	Output Low Voltage			0.4	V	I _{OL} = 4.0 mA
V _{OH}	Output High Voltage	V _{CC} - 0.4			V	I _{OH} = -10 μA
V _{OH1}	OVF Output High Voltage	2.4			V	I _{OH} = -1.6 mA
V _{OH2}	EOM Output High Voltage	V _{CC} - 1.0	V _{CC} - 0.8		V	I _{OH} = -3.2 mA
I _{CC}	V _{CC} Current (Operating)		25	30	mA	R _{EXT} = ∞ ³
I _{SB}	V _{CC} Current (Standby)		1	10	μA	²
I _{IL}	Input Leakage Current			±1	μA	
I _{ILPD}	Input Current HIGH w/Pull Down			130	μA	Force V _{CC} ⁴
R _{EXT}	Output Load Impedance	16			Ω	Speaker Load
R _{MIC}	Preamplifier Input Resistance	4	9	15	KΩ	MIC and MIC REF Pads
R _{AUX}	AUX Input Resistance	5	11	20	KΩ	
R _{ANA IN}	ANA IN Input Resistance	2.3	3	5	KΩ	
A _{PRE1}	Preamplifier Gain 1	21	24	26	dB	AGC = 0.0 V
A _{PRE2}	Preamplifier Gain 2		-15	5	dB	AGC = 2.5 V

2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2-86: DC Parameters (Die)

Symbol	Parameters	Min ²	Typ ¹	Max ²	Units	Conditions
A _{AUX}	AUX IN/SP+ Gain		0.98	1.0	V/V	
A _{ARP}	ANA IN to SP+/- Gain	21	23	26	dB	
R _{AGC}	AGC Output Resistance	2.5	5	9.5	K Ω	

1. Typical values @ T_A = 25°C and 5.0 V.

2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100% tested.

3. V_{CCA} and V_{CCD} connected together.

4. XCLK pad only.

Table 2-87: AC Parameters (Die)

Symbol	Characteristic	Min ²	Typ ¹	Max ²	Units	Conditions	
F _S	Sampling Frequency	ISD2560	8.0		KHz	7	
		ISD2575	6.4		KHz	7	
		ISD2590	5.3		KHz	7	
		ISD25120	4.0		KHz	7	
F _{CF}	Filter Pass Band	ISD2560	3.4		KHz	3 dB Roll-Off Point ^{3,8}	
		ISD2575	2.7		KHz	3 dB Roll-Off Point ^{3,8}	
		ISD2590	2.3		KHz	3 dB Roll-Off Point ^{3,8}	
		ISD25120	1.7		KHz	3 dB Roll-Off Point ^{3,8}	
T _{REC}	Record Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation
T _{PLAY}	Playback Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation ⁷
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation ⁷
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation ⁷
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation ⁷
T _{CE}	CE Pulse Width		100		nsec		
T _{SET}	Control/Address Setup Time		300		nsec		
T _{HOLD}	Control/Address Hold Time		0		nsec		
T _{PUD}	Power-Up Delay	ISD2560	24.1	25.0	27.8	msec	Commercial Operation
		ISD2575	30.2	31.3	34.3	msec	Commercial Operation
		ISD2590	36.2	37.5	40.8	msec	Commercial Operation
		ISD25120	48.2	50.0	53.6	msec	Commercial Operation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก๊อมนำไปใช้

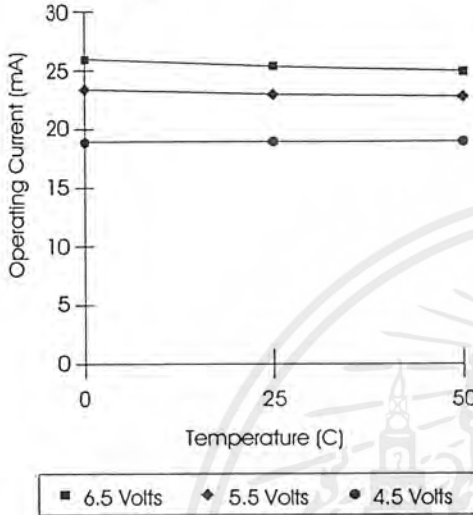
Table 2-87: AC Parameters (Die)

Symbol	Characteristic	Min ²	Typ ¹	Max ²	Units	Conditions
T _{PDR}	PD Pulse Width Record	ISD2560	25		msec	
		ISD2575	31.25		msec	
		ISD2590	37.5		msec	
		ISD25120	50.0		msec	
T _{PDP}	PD Pulse Width Play	ISD2560	12.5		msec	
		ISD2575	15.625		msec	
		ISD2590	18.75		msec	
		ISD25120	25.0		msec	
T _{PDS}	PD Pulse Width Static		100		nsec	⁶
T _{PDH}	Power Down Hold		0		nsec	
T _{EOM}	EOM Pulse Width	ISD2560	12.5		msec	
		ISD2575	15.625		msec	
		ISD2590	18.75		msec	
		ISD25120	25.0		msec	
T _{OVF}	Overflow Pulse Width		6.5		μsec	
THD	Total Harmonic Distortion		1	3	%	@ 1 KHz
P _{OUT}	Speaker Output Power		12.2	50	mW	R _{EXT} = 16 Ω ⁴
V _{OUT}	Voltage Across Speaker Pins			2.5	V p-p	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁵
V _{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak
V _{IN3}	Aux Input Voltage			1.25	V	Peak-to-Peak; R _{EXT} = 16 Ω

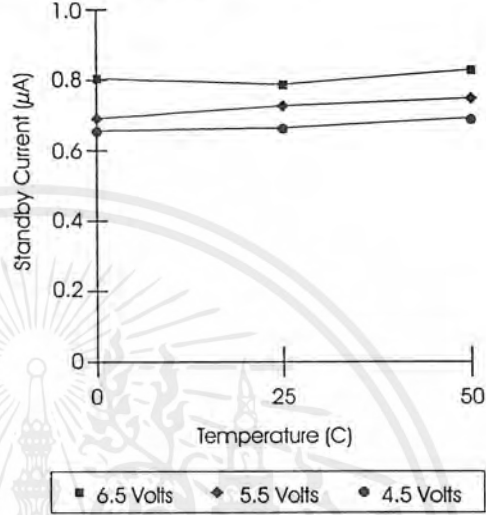
1. Typical values @ T_A = 25°C and 5.0 V.
2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100% tested.
3. Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions).
4. From AUX IN; if ANA IN is driven at 50 mV p-p, the P_{OUT} = 12.2 mW, typical.
5. With 5.1 kΩ series resistor at ANA IN.
6. T_{PDS} is required during a static condition, typically overflow.
7. Sampling Frequency and Playback Duration can vary as much as ±2.25% over the commercial temperature range and voltage range. For greater stability, an external clock can be utilized (see Pin Descriptions).
8. Filter specification applies to the antialiasing filter and the smoothing filter.

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (DIE)

Graph 2-45: Record Mode Operating Current (I_{CC})

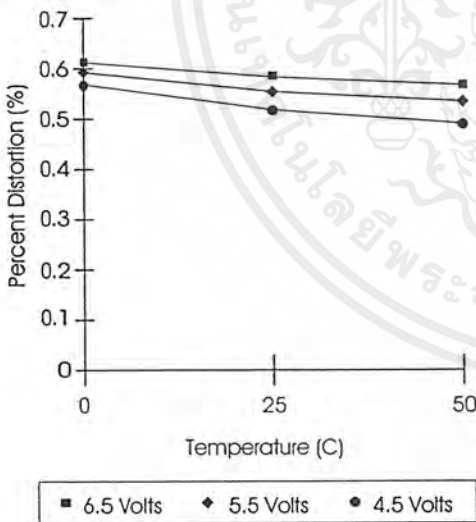


Graph 2-47: Standby Current (I_{SB})

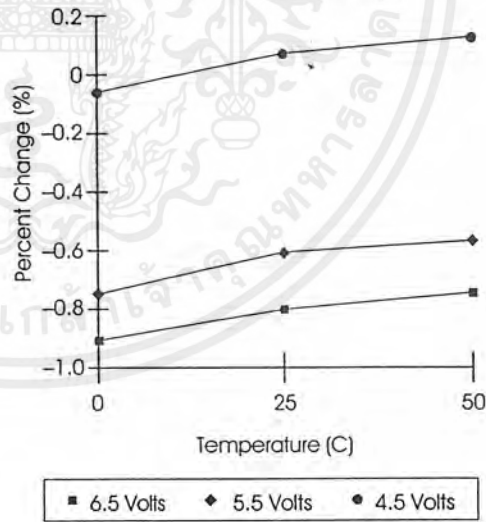


2

Graph 2-46: Total Harmonic Distortion

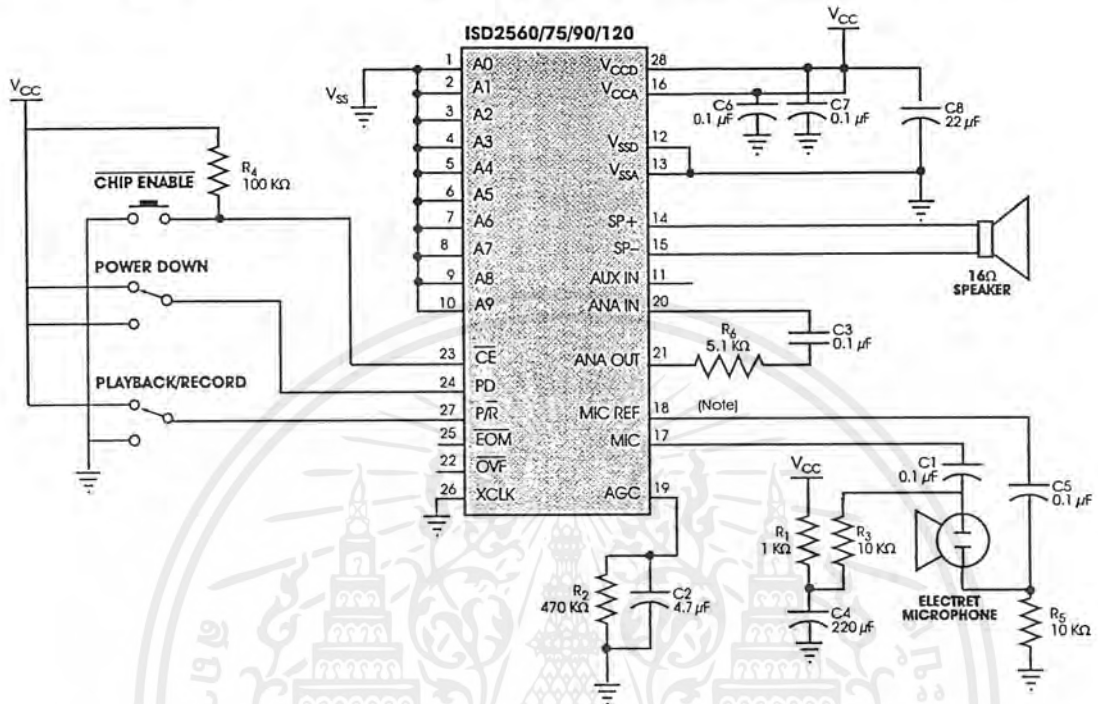


Graph 2-48: Oscillator Stability



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 2-37: ISD2560/75/90/120 Application Example—Design Schematic



NOTE: If desired, pin 18 (PDIP package) may be left unconnected (microphone preamplifier noise will be higher). In this case, pin 18 must not be tied to any other signal or voltage. Additional design example schematics are provided in the Application Notes in this book.

Table 2-88: Application Example—Basic Device Control

Control Step	Function	Action
1	Power up chip and select Record/Playback mode	1. PD = LOW, 2. P/R = As desired
2	Set message address for Record/Playback	Set addresses A0–A9
3A	Begin Playback	P/R = HIGH, CE = Pulsed LOW
3B	Begin Record	P/R = LOW, CE = LOW
4A	End Playback	Automatic
4B	End Record	PD or CE = HIGH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2-89: Application Example—Passive Component Functions

Part	Function	Comments
R1	Microphone power supply decoupling	Reduces power supply noise
R2	Release time constant	Sets release time for AGC
R3, R5	Microphone biasing resistors	Provides biasing for microphone operation
R4	Series limiting resistor	Reduces level to prevent distortion at higher supply voltages.
R6	Series limiting resistor	Reduces level to high supply voltages
C1, C5	Microphone DC-blocking capacitor Low-frequency cutoff	Decouples microphone bias from chip. Provides single-pole low-frequency cutoff and common mode noise rejection.
C2	Attack/Release time constant	Sets attack/release time for AGC
C3	Low-frequency cutoff capacitor	Provides additional pole for low-frequency cutoff
C4	Microphone power supply decoupling	Reduces power supply noise
C6, C7, C8	Power supply capacitors	Filter and bypass of power supply

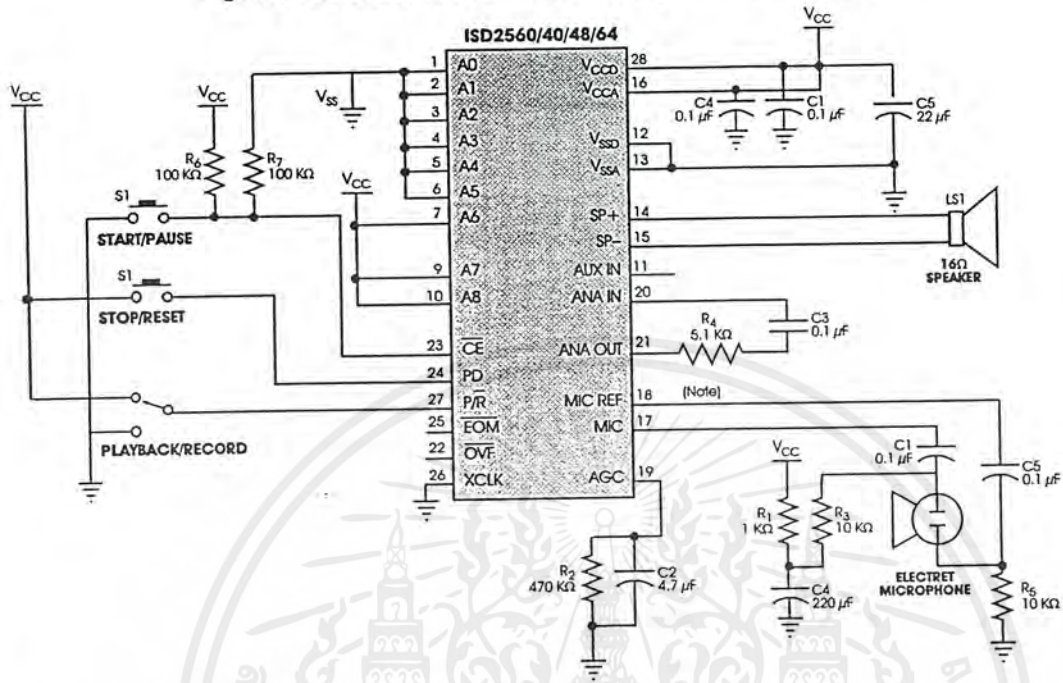
2

EXPLANATION

In this simplified block diagram of a microcontroller application, the Push-Button mode and message cueing are used. The microcontroller is a 16-pin version with enough port pins for buttons, an LED, and the ISD2500 Series device. The software can be written to use three buttons: one each for play and record, and one for message selection. Because the microcontroller is interpreting the buttons and commanding the ISD2500 device, software can be written for any functions desired in a particular application.

NOTE ISD does not recommend connecting address lines directly to a microprocessor bus. Address lines should be externally latched.

Figure 2-39: ISD2500 Application Example— Push-Button



NOTE: For more details, please refer to CHAPTER 5, Application Information.

Table 2-90: Application Example—Push-Button Control

Control Step	Function	Action
1	Select Record/Playback mode	P/R = As desired
2A	Begin Playback	P/R = HIGH CE = Pulsed LOW
2B	Begin Record	P/R = LOW CE = Pulsed LOW
3	Pause Record or Playback	CE = Pulsed LOW
4A	End Playback	Automatic at EOM marker or PD = Pulsed HIGH
4B	End Record	PD = Pulsed HIGH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING DIAGRAMS

Figure 2-40: Push-Button Mode Record

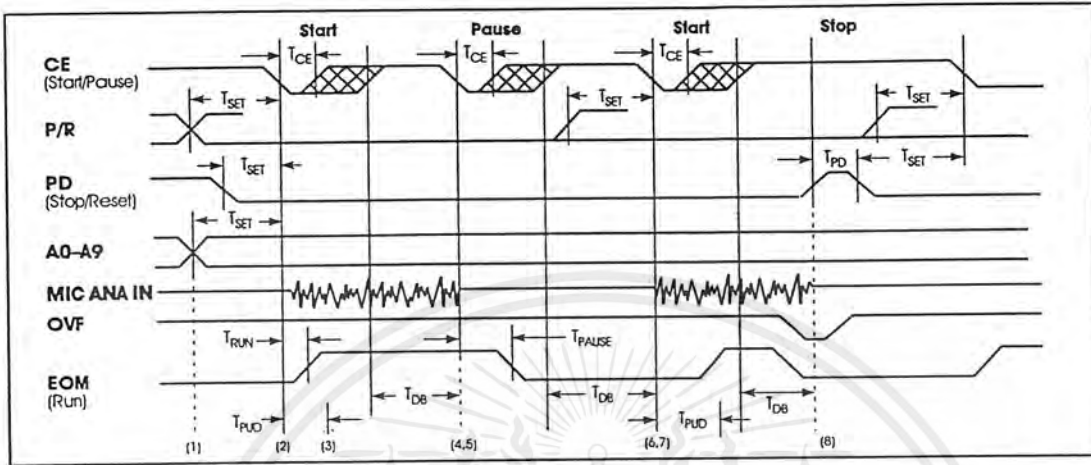
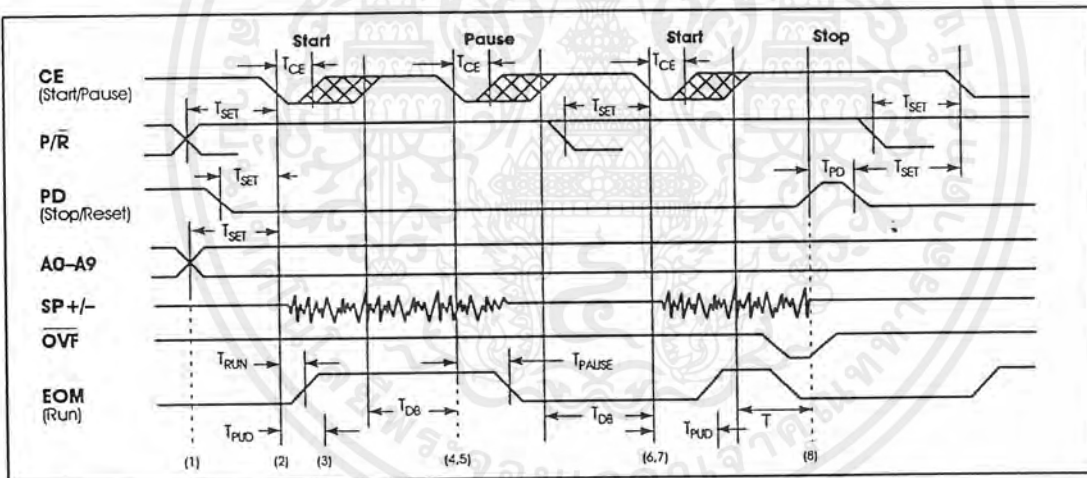


Figure 2-41: Push-Button Mode Playback

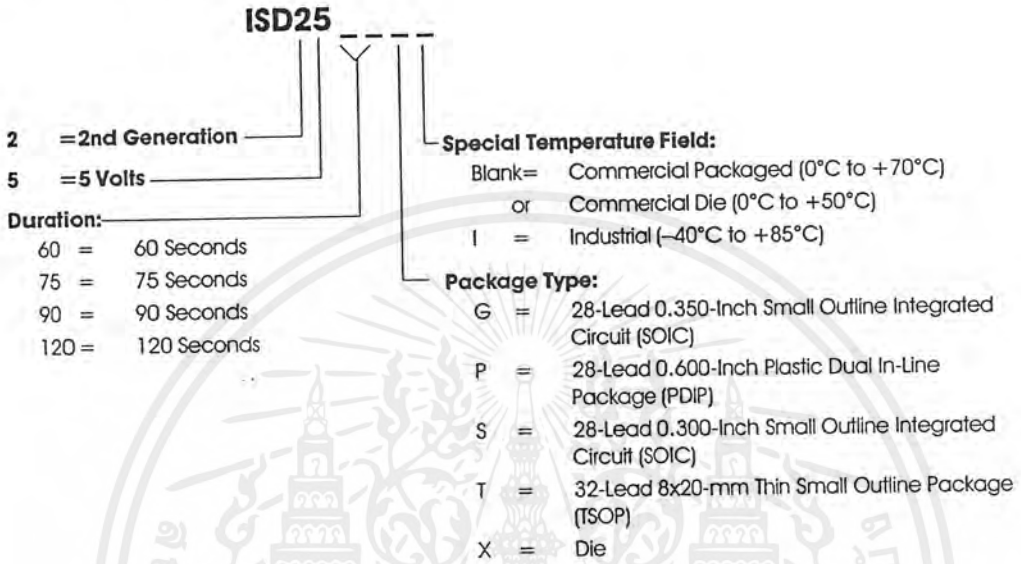


1. A9, A8, and A6 = 1 for push-button operation.
2. The first \overline{CE} LOW pulse performs a Start function.
3. The part will begin to play or record after a power-up delay T_{PUD} .
4. The part must have \overline{CE} HIGH for a debounce period T_{DB} before it will recognize another falling edge of \overline{CE} and pause.
5. The second \overline{CE} LOW pulse, and every even pulse thereafter, performs a Pause function.
6. Again, the part must have \overline{CE} HIGH for a debounce period T_{DB} before it will recognize another falling edge of \overline{CE} , which would restart an operation. In addition, the part will not do an Internal power down until \overline{CE} is HIGH for the T_{DB} time.
7. The third \overline{CE} LOW pulse, and every odd pulse thereafter, performs a Resume function.
8. At any time, a HIGH level on PD will stop the current function, reset the address counter, and power down the device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกานำไปใช้

ORDERING INFORMATION

Product Number Descriptor Key



When ordering ISD2560/75/90/120 products, please refer to the following valid part numbers.

Part Number	Part Number	Part Number	Part Number
ISD2560G	ISD2575G	ISD2590G	ISD25120G
ISD2560GI	ISD2575GI	ISD2590P	ISD25120P
ISD2560P	ISD2575P	ISD2590S*	ISD25120X
ISD2560PI	ISD2575PI	ISD2590T	
ISD2560S*	ISD2575S*	ISD2590X	
ISD2560SI*	ISD2575SI*		
ISD2560T	ISD2575T		
ISD2560TI	ISD2575TI		
ISD2560X	ISD2575X		

NOTE: The asterisk (*) indicates advance information

For the latest product information, access ISD's worldwide website at <http://www.isd.com>.

Advance Information
**Low-Power Dual Tone
Multiple Frequency Receiver**

The MC145436A is a low-power and improved input sensitivity version of the MC14LC5436.

The MC145436A is a silicon gate CMOS LSI device containing the filter and decoder for detection of a pair of tones conforming to the DTMF standard with outputs in hexadecimal. Switched capacitor filter technology is used together with digital circuitry for the timing control and output circuits. The MC145436A provides excellent power line noise and dial tone rejection and is suitable for applications in central office equipment, PABX, and keyphone systems, remote control equipment and consumer telephony products.

The MC145436A offers the following performance features:

- Single +5 V Power Supply
- Detects All 16 Standard Digits
- Uses Inexpensive 3.58 MHz Crystal
- Provides Guard Time Controls to Improve Speech Immunity
- Output in 4-Bit Hexadecimal Code
- Built-In 60 Hz and Dial Tone Rejection
- Pin Compatible with SSI-204, MC145436, and MC14LC5436
- Functional and Application Compatible with MC145436 and MC14LC5436

MC145436A



P SUFFIX
PLASTIC DIP
CASE 646



DW SUFFIX
SOG PACKAGE
CASE 751G

ORDERING INFORMATION

MC145436AP Plastic DIP
MC145436ADW SOG Package

PIN ASSIGNMENTS

PDIP

D2	1	14	D4
D1	2	13	D8
ENB	3	12	DV
V _{DD}	4	11	ATB
GT	5	10	X _{in}
X _{en}	6	9	X _{out}
A _{in}	7	8	GND

SOG

D2	1	16	D4
D1	2	15	D8
ENB	3	14	DV
V _{DD}	4	13	NC
NC	5	12	ATB
GT	6	11	X _{in}
X _{en}	7	10	X _{out}
A _{in}	8	9	GND

NC = NO CONNECTION

This document contains information on a new product. Specifications and information herein are subject to change without notice.

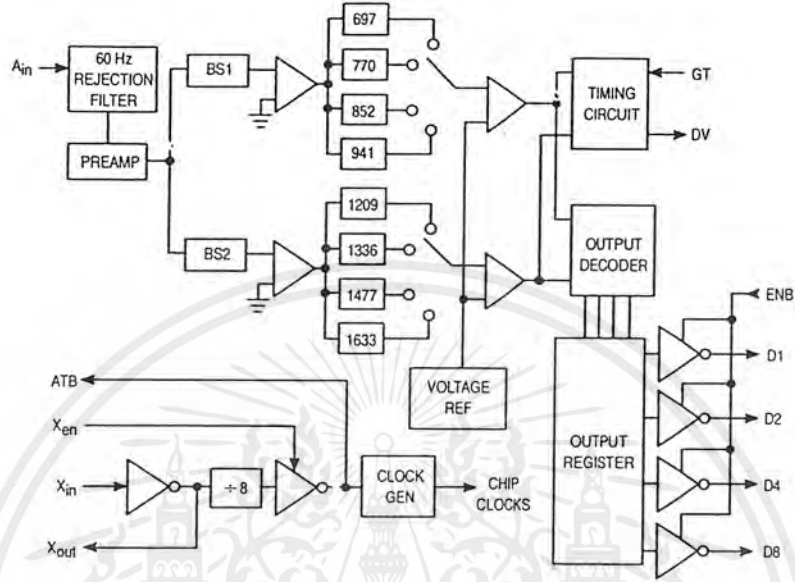
REV 0
7/95

MC145436A
2-982

MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

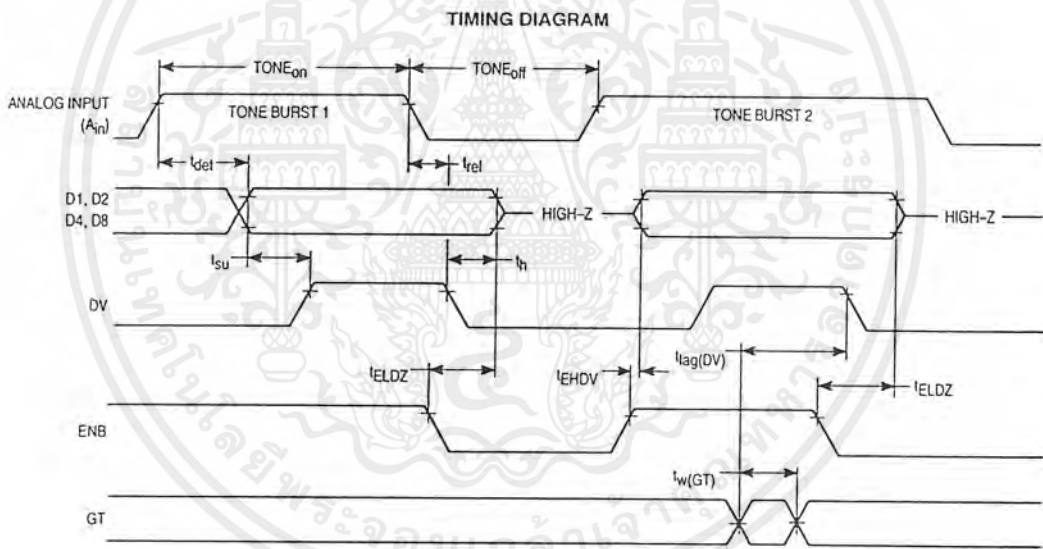
BLOCK DIAGRAM



AC CHARACTERISTICS ($V_{DD} = 5.0\text{ V} \pm 10\%$, $T_A = -40\text{ to } +85^\circ\text{C}$)

Characteristic		Symbol	Min	Typ	Max	Unit
Tone On Time	For Detection	$TONE_{on}$	40	—	—	ms
	For Rejection	—	—	—	20	ms
Pause Time	For Detection	$TONE_{off}$	40	—	—	ms
	For Rejection	—	—	—	20	ms
Detect Time	GT = 0	t_{det}	22	—	40	ms
	GT = 1	—	32	—	50	ms
Release Time	GT = 0	t_{rel}	28	—	40	ms
	GT = 1	—	18	—	30	ms
Data Setup Time		t_{su}	7	—	—	μs
Data Hold Time		t_h	4.2	4.6	5	ms
Pulse Width	GT	$t_w(GT)$	18	—	—	μs
DV Reset Lag Time		$t_{lag}(DV)$	—	—	5	ms
ENB High to Output DV*		t_{EHDV}	—	120	500	ns
ENB Low to Output High-Z*		t_{ELDZ}	—	110	300	ns

* Data out: $C_L = 35\text{ pF} \parallel R_L = 500\ \Omega$.



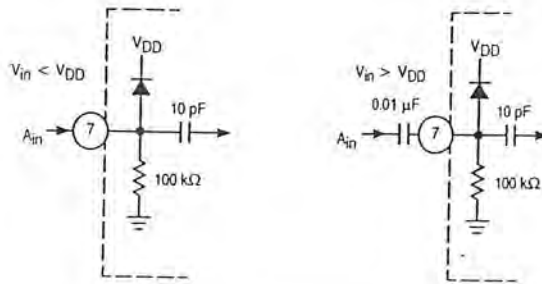


Figure 2. Analog Input (Operational Information Based on PDIP Package)

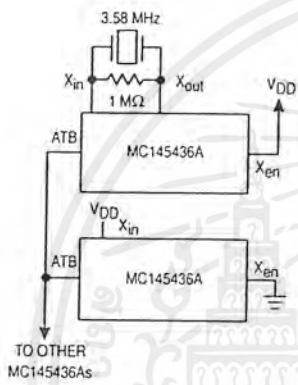


Figure 3. Multiple MC145436As

	COL 1	COL 2	COL 3	COL 4	
697	1	2	3	A	ROW 1
770	4	5	6	B	ROW 2
852	7	8	9	C	ROW 3
941	*	0	#	D	ROW 4
	1209	1336	1477	1633	STD DTMF (Hz)

Figure 4. 4 × 4 Keyboard Matrix

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้ จะไม่สามารถสำเร็จลุล่วงไปได้ด้วยดี ถ้าไม่มีผู้เกี่ยวข้องต่อไปนี้

- รศ.ดร. กอบชัย เกษมฉายา ที่คอยให้คำปรึกษาค้นคว้าที่เป็นประโยชน์จนทำให้โครงการสำเร็จลุล่วงไปได้ด้วยดี
- รศ.สมยศ จุณณะปิยะ ที่ให้ยืม Broad SPI LOAD
- อาจารย์สุรพล บุญจันทร์ ที่ให้ยืมเครื่องมือ
- พี่ๆ ปริญญาโทที่อยู่ในห้อง โปเรเจ็ดทุก ๆ คน ที่คอยอำนวยความสะดวกในด้านอุปกรณ์ต่าง ๆ
- เพื่อน ๆ ที่ห้อง โปเรเจ็ดที่คอยให้กำลังใจ
- ขอบขอบคุณพ่อและคุณแม่ที่สนับสนุนให้ลูกเรียนหนังสือ

จึงแสดงความขอบคุณอย่างสูงมา ณ ที่นี้

จาก คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

- [1] สุทธิพันธ์ พรศิริกุล. “ลึกลับกับโทรศัพท์” เซมิคอนดักเตอร์อิเล็กทรอนิกส์. ฉ.121 (ต.ค 2535). น.109-111
- [2] สุทธิพันธ์ พรศิริกุล. “ลึกลับกับโทรศัพท์” เซมิคอนดักเตอร์อิเล็กทรอนิกส์. ฉ.122 (พ.ย 2535). น. 52-60
- [3] ประเมษฐ์ ประณยานันท์และปิยพงษ์ เผ่าวานิช. คู่มือและการใช้งานไมโครคอนโทรลเลอร์ MCS-51 กรุงเทพมหานคร: ซีเอ็ดยูเคชั่น, 2539.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้