

เครื่องอ่านธนบัตร

Bank Note Reading Machine



โดย

นายทัยทูน สุริเย 2M 42015599

นายปณัฐ ชัยฉฐุมพันธ์ 2M 42015603

เลขหมู่.....
เลขทะเบียน 42300
วัน, เดือน, ปี 16 พ.ค. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาวิชาเทคโนโลยีโทรคมนาคม ภาควิชาเทคนิคอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Bank Note Reading Machine



Project Report submitted in Partial Fulfillment of the requirements for the Bachelor's Degree

Department of Industrial Technology

Faculty of Engineering

King Mongkut's Institute of Technology Ladkrabang

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|--------------------|------------------------------|----------|
| หัวข้อปริญญานิพนธ์ | เครื่องอ่านธนบัตร | |
| จัดทำโดย | นายทัฬหุณ สุริเย | 42015599 |
| | นายปณัฐ ชัยฉันทมพันธ์ | 42015603 |
| อาจารย์ที่ปรึกษา | อาจารย์นภพินท์ อนันตรศิริชัย | |
| | ผศ.ดร. ปิติเขต สุรักษา | |
| ปีการศึกษา | 2543 | |

บทคัดย่อ

ปริญญานิพนธ์นี้ เป็นการสร้างเครื่องอ่านค่าธนบัตรเฉพาะราคา 20 บาท พร้อมทั้งทำการตรวจสอบธนบัตรปลอมได้ โดยแสดงผลการตรวจสอบทาง LCD

หลักการที่ใช้ในการอ่านค่าธนบัตรจะใช้วิธีการตรวจสอบขนาดของธนบัตรซึ่งในอนาคตธนบัตรที่ใช้ในประเทศไทยในแต่ละค่าจะมีขนาดความกว้าง , ยาว เป็นมาตรฐานแน่นอน

สำหรับการตรวจสอบว่าปลอมหรือไม่จะใช้วิธีการตรวจจ็บจากการสะท้อนของแสงที่ตกกระทบบนธนบัตร ซึ่งทั้งหมดนี้จะถูกควบคุมโดยไมโครคอนโทรลเลอร์ MCS-51.

Project Report Banknote Reading Machine
By Mr. Thaitoon Suriye 42015599
 Mr. Panat Chayantamapan 42015603
Department Technology Telecommunication
Project Report Advisor Ms. Noppin Anantrasirichai
 Assistant Prof. Dr. Pitikhate Sooraksa
Academe Year 2000

ABSTRACT

This project presents Bank – Note Reading Machine for 20 Bahts which can check the counterfeit and display on LCD .

To practice of reading in value of paper money is check the size because in the future each value of paper money will be standand size in the width and long.

To checking in counterfeit is detection the reflected of incident light on the paper money. All of operation is controlled by MCS – 51 microcontroller.

กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้ ได้รับความช่วยเหลือในการให้คำแนะนำ และข้อมูลอย่างดียิ่งจาก อาจารย์ที่ปรึกษาปริญญาานิพนธ์ คือ อาจารย์ณภพินท์ อนันตรศิริชัย และ ผศ.ดร. ปิติเขต สุรักษา ซึ่งได้ให้คำแนะนำและสนับสนุนในการทำวิจัยมาด้วยดีตลอด และพนักงานธนาคารแห่งประเทศไทย แผนกการพิมพ์ธนบัตร ที่ได้ช่วยเหลือด้านข้อมูลของธนบัตร รวมทั้งแบบอย่างธนบัตรปลอมที่ใช้ในการศึกษา ขอขอบคุณ บิดา มารดา ที่ให้กำเนิดและเป็นกำลังใจให้ตลอดการทำงาน จึงได้ขอขอบคุณไว้ ณ ที่นี้

คณะผู้จัดทำ



สารบัญ

| เรื่อง | หน้า |
|--|------|
| บทที่ 1 บทนำ | 1 |
| บทที่ 2 ทฤษฎี | |
| 2.1 การออกแบบชนบัตร | 2 |
| 2.2 การทำแบบแม่พิมพ์ | 3 |
| 2.3 การพิมพ์ | 4 |
| 2.4 การตรวจสอบคุณภาพและการตรวจนับ | 5 |
| 2.5 ข้อแตกต่างระหว่างธนบัตรรัฐบาลกับธนบัตรปลอม | 7 |
| 2.6 ลักษณะรูปแบบธนบัตรชนิดราคา ๑๐ บาท | 8 |
| 2.7 ลักษณะรูปแบบธนบัตรชนิดราคา ๒๐ บาท | 8 |
| 2.8 ลักษณะรูปแบบธนบัตรชนิดราคา ๕๐ บาท | 9 |
| 2.9 ลักษณะรูปแบบธนบัตรชนิดราคา ๑๐๐ บาท | 11 |
| 2.10 ลักษณะรูปแบบธนบัตรชนิดราคา ๕๐๐ บาท | 11 |
| 2.11 ลักษณะรูปแบบธนบัตรชนิดราคา ๑๐๐๐ บาท | 12 |
| บทที่ 3 ทฤษฎี ไมโครคอนโทรลเลอร์ | |
| 3.1 โครงสร้างและสถาปัตยกรรมของ MCS-51 แบบเฟลช | 15 |
| 3.2 การจัดการของไมโครคอนโทรลเลอร์ MCS-51 | 18 |
| 3.3 โครงสร้างและการทำงานของพอร์ต | 21 |
| 3.4 การใช้งานเป็นพอร์ตอินพุต | 23 |
| 3.5 การใช้งานเป็นพอร์ตเอาต์พุต | 23 |
| 3.6 การอ่านค่าลอจิกจากพอร์ต | 24 |
| 3.7 หน่วยความจำโปรแกรม | 24 |
| 3.8 หน่วยความจำข้อมูล | 25 |
| 3.9 รีจิสเตอร์ฟังก์ชันพิเศษ | 25 |
| 3.10 รีจิสเตอร์แสดงสถานะของโปรแกรม | 27 |
| 3.11 ชุดควบคุมสเต็ปมอเตอร์ | 28 |
| 3.12 รายละเอียดเกี่ยวกับ LCD | 29 |
| 3.13 โครงสร้างภายในของตัวควบคุมโมดูล LCD | 30 |
| 3.14 โมดูล LCD ขนาด 16 ตัวอักษร 1 บรรทัด | 31 |
| 3.15 คำสั่งควบคุมโมดูล LCD | 32 |

สารบัญ (ต่อ)

| เรื่อง | หน้า |
|---|------|
| 3.16 การเขียนคำสั่งและข้อมูลให้แก่โมดูล LCD | 37 |
| 3.17 อุปกรณ์ตรวจจับแสง | 38 |
| 3.18 คุณสมบัติของออปแอมป์ | 39 |
| 3.19 วงจรเปรียบเทียบแรงดัน | 43 |
| 3.20 ออปโตคัปเจอร์ | 44 |
| 3.21 การใช้ไอซีขับ | 45 |
| บทที่ 4 หลักการและการออกแบบ | |
| 4.1 การออกแบบวงจรทางฮาร์ดแวร์ | 46 |
| 4.2 การออกแบบวงจรทางซอฟต์แวร์ | 47 |
| บทที่ 5 การทดลองและผลการทดลอง | 53 |
| บทที่ 6 บทสรุปและแนวทางการพัฒนา | 54 |
| ภาคผนวก ก | 56 |
| วงจรควบคุม, วงจรสเต็ปปีงมอเตอร์ และวงจรเซ็นเซอร์ | 57 |
| การวางอุปกรณ์บนแผ่นปริ้นวงจรควบคุม | 58 |
| การวางอุปกรณ์บนแผ่นปริ้นแหล่งจ่ายไฟ | 59 |
| แผ่นปริ้นวงจรแหล่งจ่ายไฟ | 60 |
| แผ่นปริ้นวงจรควบคุม, วงจรสเต็ปปีงมอเตอร์ และวงจรเซ็นเซอร์ | 61 |
| ชิ้นงานเครื่องอ่านธนบัตร | 62 |
| ภาคผนวก ข | |

สารบัญรูป

| เรื่อง | หน้า |
|--|------|
| รูปที่ 2.1 การออกแบบชนบัตร | 2 |
| รูปที่ 2.2 การทำแม่แบบแม่พิมพ์ | 4 |
| รูปที่ 2.3 การพิมพ์สีพื้นด้วยระบบออฟเซตแห้ง | 4 |
| รูปที่ 2.4 การพิมพ์เส้นนูนด้วยระบบอินเทลโย | 5 |
| รูปที่ 2.5 การพิมพ์เลขหมายลายเซ็นด้วยระบบเลตเตอร์เพรสส์ | 5 |
| รูปที่ 2.6 การตรวจสอบคุณภาพและการตรวจนับ | 6 |
| รูปที่ 2.7 ชนบัตรราคา 10 บาท | 8 |
| รูปที่ 2.8 ชนบัตรราคา 20 บาท | 9 |
| รูปที่ 2.9 ชนบัตรราคา 50 บาท | 10 |
| รูปที่ 2.10 ชนบัตรราคา 100 บาท | 11 |
| รูปที่ 2.11 ชนบัตรราคา 500 บาท | 12 |
| รูปที่ 2.12 ชนบัตรราคา 1000 บาท | 14 |
| รูปที่ 3.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MVS-51 แบบแฟลช ในอนุกรม At89Cxx | 16 |
| รูปที่ 3.2 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MVS-51 แบบแฟลช ในอนุกรม At89Sxx | 17 |
| รูปที่ 3.3 รายละเอียดโครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช | 19 |
| รูปที่ 3.4 การจัดมาตรฐานของไมโครคอนโทรลเลอร์ MCS-51 | 20 |
| รูปที่ 3.5 ไคอะแกรมการทำงานของโมดูล LCD แบบอักขระ | 30 |
| รูปที่ 3.6 รูปร่างและการจัดหาโมดูล LCD แบบอักขระ | 32 |
| รูปที่ 3.7 แสดงรูปโฟโต้เซล์ | 38 |
| รูปที่ 3.8 ลักษณะทั่วไปของออปแอมป์ | 40 |
| รูปที่ 3.9 ออปแอมป์อุดมคติ | 41 |
| รูปที่ 3.10 วงจรเปรียบเทียบแรงดัน | 43 |
| รูปที่ 3.11 สัญลักษณ์ของออปไดคัปเปอร์แบบต่าง ๆ | 44 |
| รูปที่ 4.1 Block diagram แสดงหลักการทำงาน | 46 |
| รูปที่ 4.2 โฟลวชาร์ทของโปรแกรมโดยรวม | 48 |
| รูปที่ 4.3 โฟลวชาร์ทของโปรแกรมห้ระบบ | 52 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

| เรื่อง | หน้า |
|---|------|
| ตาราง 3.1 ตารางรายละเอียดโดยสรุปบางส่วน ของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช | 18 |
| ตาราง 3.2 ตารางแสดงหน้าที่พิเศษของพอร์ต 1 ใน ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช | 22 |
| ตาราง 3.3 ตารางแสดงการเลือกเบงก์ของหน่วยความจำส่วนล่าง เพื่อติดต่อกับรีจิสเตอร์เบงก์ R0-R7 | 27 |
| ตาราง 3.4 ตารางแสดงความสัมพันธ์ของการทำงานร่วมกันระหว่าง ขา RS , R/W และ E ของโมดูล LCD แบบอักษร | 33 |

บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงการ

ในปัจจุบันประเทศไทยมีการแลกเปลี่ยนเงินตราที่สูงมากขึ้นตามจำนวนประชากรและสิ่งที่ใช้ในการแลกเปลี่ยนจะอยู่ในรูปของธนบัตรและเหรียญกษาปณ์ ซึ่งปัจจุบันมูลค่าของเงินตรามีหลายค่าตั้งแต่เหรียญชนิด 25 สตางค์ 50 สตางค์ 1 บาท 5 บาท 10 บาท และในรูปธนบัตรชนิด 10 บาท 20 บาท 50 บาท 100 บาท 500 บาท และ 1000 บาท

เครื่องใช้ต่าง ๆ ที่มีใช้ภายในประเทศที่ใช้วิธีการจ่ายเงินผ่านเครื่องนั้น มักจะใช้วิธีการหยอดเหรียญมากกว่าที่จะใช้ธนบัตร สังเกตได้จาก ตู้โทรศัพท์ ตู้น้ำอัดลม ในแบบหยอดเหรียญเป็นต้น แต่ในลักษณะของธนบัตรจะไม่มีให้พบเห็นมากนัก จะพบเห็นในต่างประเทศมากกว่าอาทิ เช่น ในญี่ปุ่นจะมีเครื่องทอนเงิน เครื่องขายตั๋ว จะสามารถรับธนบัตรได้และมีอยู่ทั่วไปตามสถานีรถไฟ หรือสนามบิน เป็นต้น ซึ่งในประเทศไทยจะมีแต่แบบเหรียญโดยส่วนใหญ่

เหตุผลที่ประเทศของเราไม่ค่อยจะมีเครื่องที่รับธนบัตรก็เพราะว่า ตัวเครื่องดังกล่าวมีราคาค่อนข้างแพงถ้าสั่งซื้อจากต่างประเทศ และธนบัตรในประเทศไทยยังไม่มีมาตรฐานที่แน่นอน

จากการศึกษาและค้นหาข้อมูลพบว่าในปัจจุบันธนาคารแห่งประเทศไทยได้กำหนดมาตรฐานของขนาดธนบัตรขึ้นมา กล่าวคือ ขนาดของธนบัตรทุกชนิดจะออกแบบให้มีความกว้างเท่ากัน ในขณะที่ความยาวของธนบัตรแต่ละชนิดจะมีความต่างกันเรียงตามชนิดราคาจากชนิด 20 บาท จนถึง 1000 บาท ซึ่งเป็นมาตรฐานที่สามารถนำมาพัฒนาเครื่องอ่านธนบัตรเพื่อการใช้งานได้ จึงเป็นแนวความคิดและที่มา ของโครงการนี้

1.2 วัตถุประสงค์ของโครงการ

- 1.2.1 เพื่อศึกษาการทำงานของอุปกรณ์ทางอิเล็กทรอนิกส์และนำมาประยุกต์ใช้งาน
- 1.2.2 เพื่อศึกษาการทำงานและ โปรแกรมควบคุมของไมโครคอนโทรลเลอร์
- 1.2.3 เพื่อศึกษารายละเอียดของธนบัตรอันเป็นผลให้สร้าง โครงการนี้ได้

1.3 ขอบเขตของโครงการ

- 1.3.1 ค้นหาหาข้อมูลของธนบัตรและออกแบบการทำงานของโครงการเพื่อเป็นพื้นฐาน
- 1.3.2 สร้างเครื่องมือที่ใช้ทำการอ่านค่าธนบัตรราคา 20 บาท
- 1.3.3 สามารถบ่งบอกราคาของธนบัตรได้
- 1.3.4 สามารถบ่งบอกว่าเป็นของจริงได้

1.4 ประโยชน์ที่คาดว่าจะได้รับ

- 1.4.1 สามารถมีความรู้ความเข้าใจเกี่ยวกับหลักการการทำงานของเครื่องอ่านค่าธนบัตร

- 1.4.2 สามารถสร้างเครื่องอ่านค่าธนบัตรได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

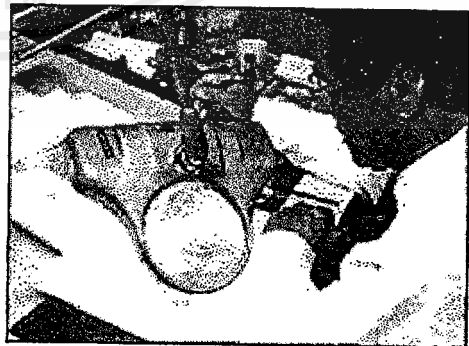
การออกใช้ธนบัตรเพื่อหมุนเวียนในระบบเศรษฐกิจ เป็นหน้าที่ของธนาคารแห่งประเทศไทย โดยการออกใช้ธนบัตรต้องเป็นไปตามที่กฎหมายกำหนด คือต้องมีทุนสำรองหนุนหลังเต็มมูลค่าของธนบัตรที่ออกใช้ ประเทศไทยได้เริ่มมีการนำธนบัตรออกใช้เป็นครั้งแรก เมื่อวันที่ 7 กันยายน 2445 ตามพระราชบัญญัติธนบัตรสยามรัตนโกสินทร์ศก 121 โดยในระยะแรกต้องสั่งพิมพ์จากต่างประเทศ ตั้งแต่แบบแรกจนถึงแบบที่ 10 จนกระทั่งปี 2512 โรงพิมพ์ธนบัตรของธนาคารแห่งประเทศไทยได้ จัดตั้งขึ้น โดยเริ่มพิมพ์ธนบัตรตั้งแต่แบบที่ 11 รวมทั้งแบบอื่น ๆ เป็นลำดับจนถึงปัจจุบัน

กระบวนการผลิตธนบัตร เป็นกระบวนการที่มีความซับซ้อนซึ่งสามารถแยกเป็นหัวดังนี้

2.1 การออกแบบธนบัตร

เพื่อให้ธนบัตรที่ออกใหม่มีความสมบูรณ์แบบทุกประการ การออกแบบธนบัตรจึงต้องอาศัย ความรู้ความชำนาญของบุคลากรทั้งทางด้านศิลปะและด้านเทคนิคการพิมพ์ โดยคำนึงถึงหลักต่อไปนี้

- ความสวยงามน่าใช้
- ความสะดวกในการพกพา
- เอกสิทธิ์
- ข้อจำกัดด้านเทคนิค
- ลักษณะต่อต้านการปลอมแปลง

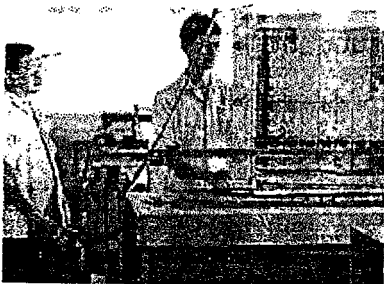
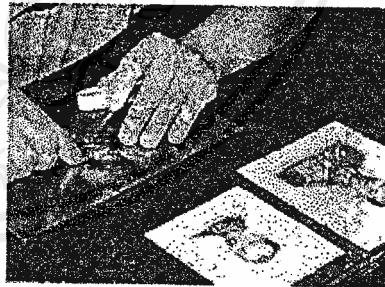
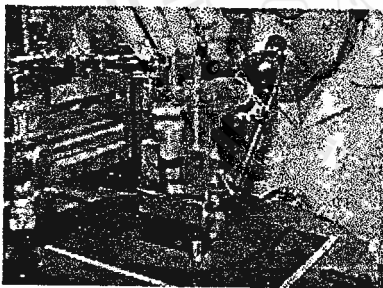
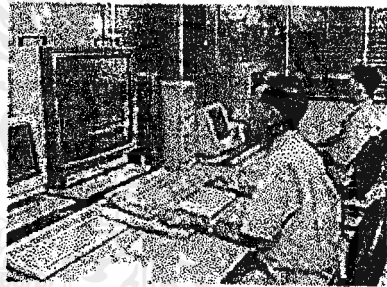
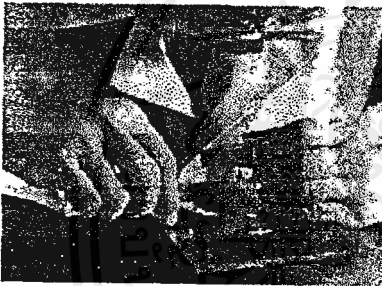


รูปที่ 2.1 การออกแบบธนบัตร

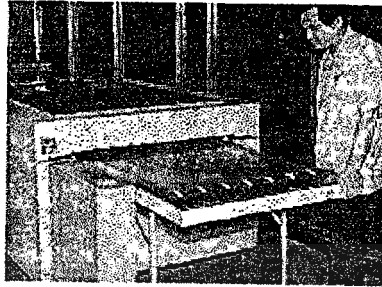
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การทำแม่แบบแม่พิมพ์

เมื่อแบบรณบัตรได้รับความเห็นชอบแล้ว งานขั้นตอนต่อไปคือ การทำต้นฉบับเพื่อเป็นแม่แบบสำหรับทำแม่พิมพ์ ซึ่งมีทั้งที่เป็นงานแกะ โลหะ งานเขียนลวดลายด้วยมือและด้วยเครื่องจักร รวมทั้งที่สร้างขึ้นด้วยระบบคอมพิวเตอร์ งานทำต้นฉบับนี้ ต้องอาศัยความประณีตและความอดทนของบุคลากรเป็นพิเศษ เพื่อให้ลวดลายทุกเส้นคมชัดสวยงาม โดยเฉพาะพนักงานแกะโลหะ ที่ต้องได้รับการฝึกฝนทักษะให้เกิดความชำนาญและ สังคมประสบการณ์นานปี กว่าจะสามารถแกะภาพได้งดงาม ถูกสัดส่วน ไม่ผิดเพี้ยน หลังจากนั้นจึงประกอบต้นฉบับทั้งหมดเข้าด้วยกันตามแบบ โดยเทคนิคการถ่ายภาพทางการพิมพ์ หรือด้วยระบบคอมพิวเตอร์ เพื่อใช้สำหรับทำแม่พิมพ์สีพื้น แม่พิมพ์เส้นนูน และแม่พิมพ์ลายเส้นต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

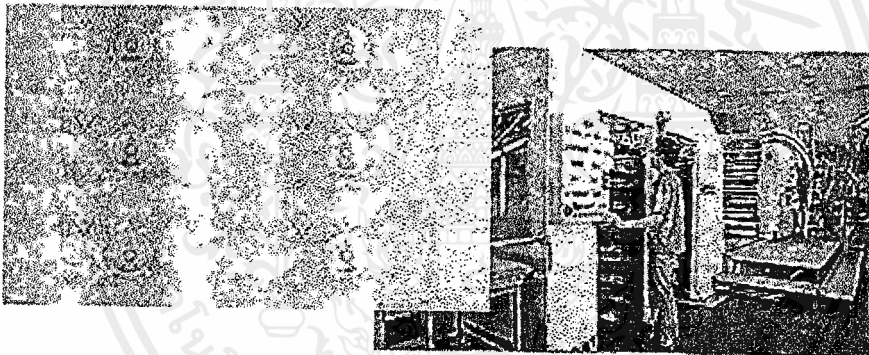


รูปที่ 2.2 การทำแบบแม่พิมพ์

2.3 การพิมพ์

ระบบการพิมพ์ที่ใช้มี 3 ระบบ คือ

1. การพิมพ์สีพื้น ด้วยระบบออฟเซตแห้ง (Dry-offset)



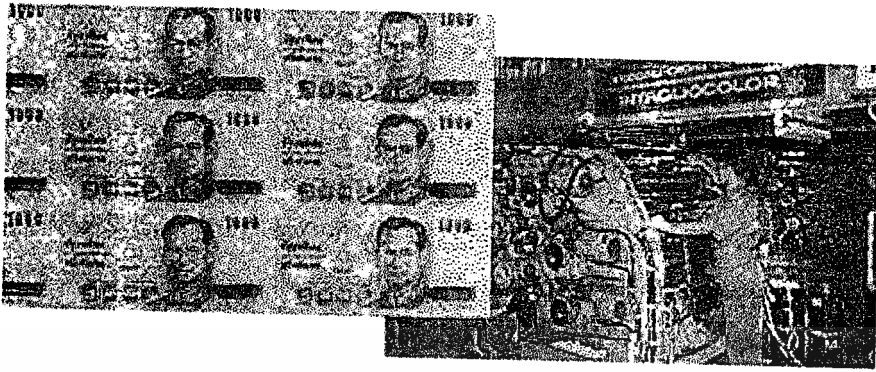
รูปที่ 2.3 การพิมพ์สี ด้วยระบบออฟเซตแห้ง (Dry- offset)

การพิมพ์สีพื้น เป็นงานพิมพ์ขั้นแรกของการผลิตธนบัตร โดยใช้เครื่องพิมพ์ที่สามารถพิมพ์ภาพได้ทั้งสองด้านในเวลาเดียวกัน จากคุณสมบัติข้อนี้ ทำให้ส่วนหนึ่งของภาพพิมพ์สีพื้น คือ พระครุฑพ่าห์บนด้านหน้าและด้านหลังทับกันสนิท นับเป็นลักษณะต่อต้านการปลอมแปลงอย่างหนึ่ง ซึ่งจะตรวจสอบได้ด้วยการยกส่องดูกับแสงสว่าง

2. การพิมพ์เส้นนูน ด้วยระบบอินเทลโย (Intaglio)

เป็นที่ยอมรับกันในวงการพิมพ์ธนบัตรว่า งานพิมพ์เส้นนูน เป็นลักษณะต่อต้านการปลอมแปลงที่สำคัญยิ่ง เนื่องจากต้องใช้เครื่องพิมพ์แบบพิเศษ ที่มีแรงกดพิมพ์สูง เพื่อให้หมึกพิมพ์กองนูนบนผิวกระดาษ ซึ่งสามารถให้รายละเอียดและความเข้มสูง เหมาะกับการพิมพ์ภาพประธานและส่วนที่ต้องการเน้นให้เด่นชัด เช่น พระบรมฉายาลักษณ์ และตัวเลขบอกชนิดราคา บนด้านหน้าของธนบัตร เป็นต้น ซึ่งหากใช้ปลายนิ้วสัมผัส หรือวัตถุปลายแหลมลากผ่านเบา ๆ จะรู้สึกนูนสะดุดมือ

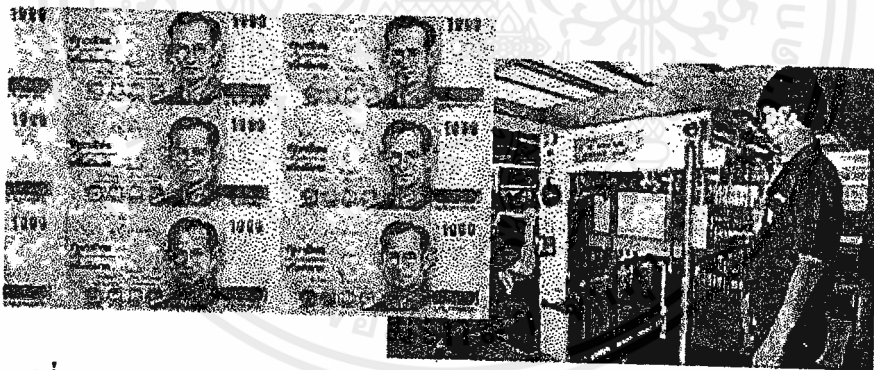
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 การพิมพ์เส้นนูนด้วยระบบอินทาลโย (Intaglio)

3. การพิมพ์เลขหมายลายเซ็น ด้วยระบบเลตเตอร์เพรสส์ (Letterpress)

การพิมพ์ขั้นตอนนี้ ใช้กรรมวิธีแบบ Letter-press มีวัตถุประสงค์หลัก เพื่อควบคุมการออกใช้ธนบัตร มากกว่าที่จะหวังผลในด้านการต่อต้านการปลอมแปลง โดยเลขหมายกำกับธนบัตรในแต่ละฉบับที่เป็นแบบและชนิดราคาเดียวกันนั้น จะไม่ซ้ำกันเป็นอันขาด

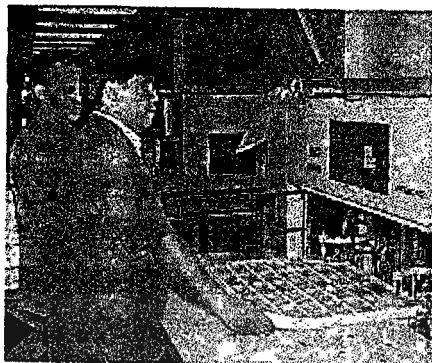


รูปที่ 2.5 การพิมพ์เลขหมายลายเซ็น ด้วยระบบเลตเตอร์เพรสส์ (Letterpress)

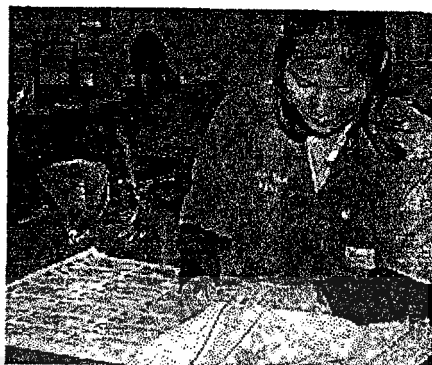
ระหว่างการพิมพ์ธนบัตรทั้ง 3 ระบบ จะมีการควบคุมคุณภาพการพิมพ์เพื่อให้เส้นลวดลายบนธนบัตรมีความคมชัดสม่ำเสมอทุกฉบับ

2.4 การตรวจสอบคุณภาพและการตรวจนับ

แผ่นพิมพ์ธนบัตร ที่ผ่านกรรมวิธีการพิมพ์ สีพื้น และพิมพ์เส้นนูนแล้ว จะได้รับการตรวจสอบคุณภาพ และการตรวจนับจำนวนต้องผ่านการตรวจนับจำนวนทุกขั้นตอน การผลิต ตั้งแต่กระดาษก่อนพิมพ์ จนตัดเป็นธนบัตรสำเร็จรูป



การตรวจสอบคุณภาพแผ่นพิมพ์ธนบัตร



การตรวจนับจำนวน

รูปที่ 2.6 การตรวจสอบคุณภาพและการตรวจนับ

2.5 การผลิตธนบัตรขั้นสำเร็จรูป

เมื่อแผ่นพิมพ์ธนบัตรผ่านการพิมพ์และการตรวจสอบคุณภาพแล้ว แผ่นพิมพ์ดีทั้งหมดจะนำไปผลิตเป็นธนบัตรสำเร็จรูปด้วยเครื่องจักรอัตโนมัติ สำหรับแผ่นพิมพ์ชำรุดบางส่วน จะนำไปตัดเป็นธนบัตรรายฉบับ ซึ่งมีขั้นตอนเพิ่มขึ้น คือการทดแทนธนบัตรที่ชำรุดด้วยธนบัตรหมวดพิเศษ ก่อนบรรจุห่อด้วยพลาสติก เพื่อเตรียมส่งมอบสายออกบัตรธนาคารต่อไป

ปัจจุบันวัสดุที่ใช้ในการพิมพ์ธนบัตรมี 2 ประเภท

กระดาษ ผลิตจากใยฝ้ายและผสมสารเคมีบางชนิด ทำให้มีความเหนียวแกร่งทนทานต่อการพับคี่ง ไม่เปื่อยหรือยุ่ยง่าย

วัสดุโพลีเมอร์ ผลิตจากวัสดุชนิดพิเศษทนต่อการฉีกขาด ไม่ดูดกลิ่นและความชื้น

จากคุณสมบัติของวัสดุดังกล่าว ทำให้ธนบัตรมีอายุการใช้งานที่ยืนนาน โดยปกติอายุการใช้งานของธนบัตรชนิดราคาสูงจะเฉลี่ยประมาณ 18 เดือน ชนิดราคาต่ำเฉลี่ยประมาณ 8 เดือน ส่วนธนบัตรพอลิเมอร์อายุการใช้งานจะยืนยาวกว่าธนบัตรกระดาษในชนิดราคาเดียวกันประมาณ 4 เท่า

ข้อแตกต่างระหว่างธนบัตรรัฐบาลกับธนบัตรปลอม

ธนบัตรรัฐบาล

1. กระดาษเหนียวแกร่ง ไม่เปื่อยหรือยุ่ยง่าย
2. มีเส้นใยใต้วงอยู่ในเนื้อกระดาษตามแนวยืน ซึ่งมองเห็นยากเมื่อวางราบแต่เมื่อยกส่องดูกับแสงสว่างจะเห็นได้อย่างชัดเจนและมีคำว่า "ประเทศไทย" หรือ "ทรงพระเจริญ" หรือ "100 บาท" หรือ "500 บาท" หรือ "1000 บาท"
3. มีลายน้ำพระบรมฉายาสาทิสลักษณ์ในเนื้อกระดาษส่วนที่ว่าง จะเห็นชัดเจนเมื่อส่องดูกับแสงสว่าง และลายประจายามโปร่งแสงเป็นพิเศษ
4. พิมพ์ด้วยระบบเส้นนูน เมื่อใช้ปลายนิ้วมือลูบสัมผัสตัวอักษร คำว่า "รัฐบาลไทย" หรือ "ธนบัตรเป็นเงินที่ชำระหนี้ได้ตามกฎหมาย" ตัวเลขบอกราคามุมขวาบนและตัวอักษรแจ้งราคาบนด้านหน้าของธนบัตรจะรู้สึกสะดุด
5. ธนบัตรชนิดราคา 100 500 และ 1000 บาท ที่ใช้อยู่ในปัจจุบันจะมี ตัวเลขแฝง ภายในลวดลายเส้นนูนที่มุมขวาด้านล่างเมื่อเอียงธนบัตรเข้าหาแสงสว่างให้ได้มุมมองที่เหมาะสม จะปรากฏตัวเลข 100 500 และ 1000 ตามชนิดราคานับ
6. ความชัดเจนของลวดลายของภาพ โดยเฉพาะที่พระบรมฉายาสาทิสลักษณ์จะมีลายเส้นละเอียดคมชัด

ธนบัตรปลอม

1. เนื้อกระดาษ ไม่เหนียวแกร่ง เปื่อยยุ่ยง่าย บางฉบับเนื้อกระดาษจะมันและสีส่วนใหญ่ไม่มีเส้นใยใต้วงอยู่ในเนื้อกระดาษแต่จะพิมพ์เป็นเส้นเห็นได้ชัดเจน แม้วางในแนวราบบางฉบับอาจมีเส้นใยใต้วงอยู่ในเนื้อกระดาษ แต่จะไม่มีตัวเลขหรือตัวอักษรใดๆ ปรากฏอยู่บนเส้นใย
2. อาจมีลายน้ำปลอมเห็นเป็นภาพพิมพ์อยู่ด้านหน้าหรือด้านหลังและต่างกับพระบรมฉายาสาทิสลักษณ์จริง เมื่อส่องดูกับแสงสว่างอาจเห็นเลือนลางและบางฉบับไม่มีลายน้ำเลย
3. พิมพ์ด้วยระบบออฟเซทธรรมดา หรือถ่ายเอกสารสอติเมื่อใช้ปลายนิ้วลูบหรือสัมผัส จะไม่มีจุดใดที่รู้สึกสะดุด
4. บางฉบับจะมองไม่เห็นตัวเลขแฝงเลย บางฉบับอาจมองเห็นได้โดยไม่ต้องเอียงธนบัตร
5. ลายเส้นและลวดลายประดิษฐ์ต่างๆ จะหยาบไม่คมชัด และสีซีดจางหรือสีดิสโตไม่เป็นมันลักษณะรูปแบบของธนบัตรแต่ละชนิดตามชนิดราคา

ธนบัตรแบบ ๑๒ ชนิดราคา ๑๐ บาท

ภาพประธานด้านหน้า พระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัวรัชกาลปัจจุบัน ทรง

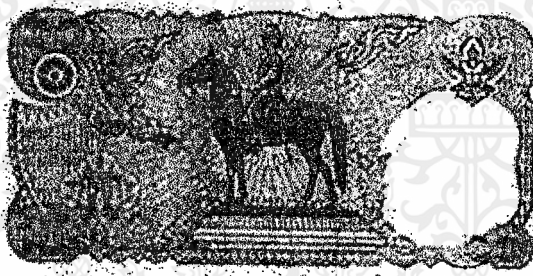
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพประธานด้านหลัง พระบรมรูปพระบาทสมเด็จพระจุลจอมเกล้าเจ้าอยู่หัว พระปิยมหาราช
จำลองจากพระบรมราชานุสรณ์ ณ ตานพระราชวังดุสิต
ลายน้ำ พระบรมฉายาลักษณ์
เส้นใยใต สีส้ม พิมพ์ตัวอักษรขนาดจิ๋ว คำว่า "ประเทศไทย"

ขนาด กว้าง ๖.๙ เซนติเมตร ยาว ๑๓.๒ เซนติเมตร

สีกระดาษ สีขาว



รูปที่ 2.7 ธนบัตรราคา 10 บาท

วันประกาศออกใช้

ประกาศ ณ วันที่ ๕ กันยายน พ.ศ. ๒๕๒๓

นำออกใช้ วันที่ ๒๐ กันยายน พ.ศ. ๒๕๒๓

ธนบัตรแบบ ๑๒ ชนิดราคา ๒๐ บาท

ภาพประธานด้านหลัง พระบรมรูปสมเด็จพระเจ้าตากสินมหาราช จำลองจากพระบรมราชานุสาวรีย์

ณ สวนสาธารณะทุ่งนาเขย อำเภอเมือง จังหวัดจันทบุรี

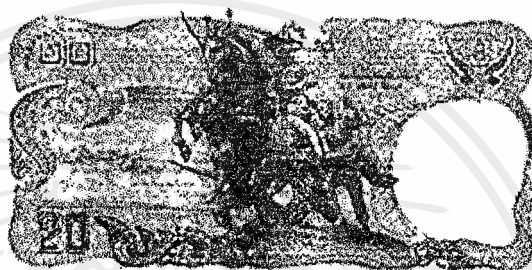
ลายน้ำ พระบรมฉายาลักษณ์

เส้นใยใต สีเหลือง พิมพ์ตัวอักษรขนาดจิ๋ว คำว่า "ประเทศไทย"

ขนาด กว้าง ๗.๒ เซนติเมตร ยาว ๑๓.๘ เซนติเมตร

สีกระดาษ สีขาว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 ธนบัตรราคา 20 บาท

วันประกาศออกใช้

ประกาศ ณ วันที่ ๒ พฤศจิกายน พ.ศ. ๒๕๖๔

นำออกใช้ วันที่ ๒๘ ธันวาคม พ.ศ. ๒๕๖๔

ธนบัตรแบบ ๑๔ ชนิดราคา ๕๐ บาท

การออกแบบธนบัตรแบบ ๑๕ ซึ่งพิมพ์บนวัสดุพอลิเมอร์ มีวัตถุประสงค์เพื่อให้ธนบัตรสามารถนำกลับมาใช้หมุนเวียนได้นานขึ้น เป็นการลดปริมาณการผลิตธนบัตรใหม่ เพื่อทดแทนธนบัตรเก่าหรือชำรุด และเป็นการประหยัดทรัพยากรธรรมชาติได้อีกทางหนึ่ง ธนาคารแห่งประเทศไทยจึงเห็นสมควรนำธนบัตรชนิดราคา ๕๐ บาท ออกจ่ายแลกสู่มือประชาชน ตั้งแต่วันที่ ๑๘ สิงหาคม ๒๕๕๐ เป็นต้นไป

ภาพประธานด้านหน้า พระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว รัชกาลปัจจุบัน ทรงเครื่องแบบจอมทัพ

ภาพประธานด้านหลัง พระบรมราชานุสาวรีย์พระบาทสมเด็จพระจอมเกล้าเจ้าอยู่หัว

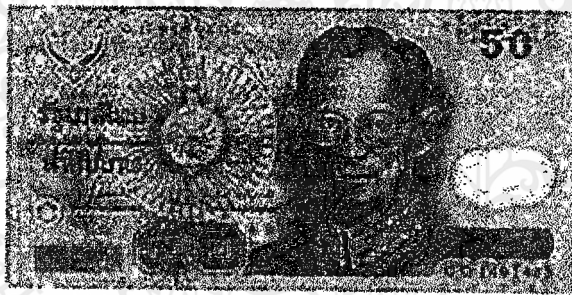
ภาพเงา พระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว รัชกาลปัจจุบัน อยู่ในบริเวณลายพื้นสีฟ้า ซึ่งมองเห็นได้ชัดเจนทั้งสองด้านเมื่อยกธนบัตรขึ้นส่องดูกับแสงสว่าง

ขนาด กว้าง ๑.๒ เซนติเมตร ยาว ๑๔.๔ เซนติเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ลักษณะพิเศษ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ก. พิมพ์บนวัสดุพอลิเมอร์ มีช่องโสมองเห็นทะลุได้ทั้งสองด้าน ตรงกลางคูนูนเป็นตัวเลขอารบิก 50 อ่านได้เฉพาะด้านหน้า
- ข. รูปพระครุฑพ่าห์บนด้านหน้า อยู่ในตำแหน่งตรงกับรูปพระครุฑพ่าห์บนด้านหลัง เมื่อยกส่องดูกับแสงสว่างจะเห็นซ้อนทับกันสนิท ไม่เหลื่อมล้ำ และรูปลายดอกกลอยบน ด้านหน้าอยู่ในตำแหน่งตรงกับรูปลายดอกกลอยบนด้านหลัง เมื่อยกส่องดูกับแสงสว่างจะเห็นเป็นรูปลายดอกกลอยที่สมบูรณ์
- ค. ภายในลายไทยสีม่วงเข้มในกรอบสี่เหลี่ยมมุมมน ได้ช่องใสด้านหน้ามีตัวเลขอารบิก 50 ซ่อนไว้ซึ่งมองเห็นได้เมื่อยกธนบัตรเอียงเข้าหาแสงสว่าง โดยมองผ่านลายไทยดังกล่าว จากมุมล่างด้านขวาของธนบัตรเอียงเข้าหาด้านซ้ายของช่องใส
- ลักษณะพิเศษที่ปรากฏภายใต้รังสีเหนือม่วง (แบล็กไลท์)**
- ก. บริเวณตรามหาจักรี บนด้านหน้าจะปรากฏอักษรพระปรมาภิไธยย่อ "ภ ป ร" เป็นสีเหลืองเรืองแสง
- ข. หมวดอักษร และเลขหมายสีแดงทั้ง ๒ ตำแหน่ง เปลี่ยนเป็นสีส้มเรืองแสง



รูปที่ 2.9 ธนบัตรราคา 50 บาท

วันประกาศออกใช้

ประกาศ ณ วันที่ ๗ พฤษภาคม พ.ศ. ๒๕๔๐

นำออกใช้ วันที่ ๑๘ สิงหาคม พ.ศ. ๒๕๔๐

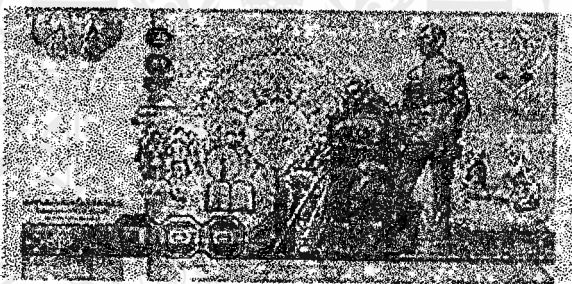
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ธนบัตรแบบ ๑๔ ชนิดราคา ๑๐๐ บาท

ภาพประธานด้านหน้า พระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว รัชกาลปัจจุบัน และตราอักษรพระปรมาภิไธยย่อ "ภ ป ร"

ภาพประธานด้านหลัง พระบรมราชานุสาวรีย์พระบาทสมเด็จพระจุลจอมเกล้าเจ้าอยู่หัว และพระบาทสมเด็จพระมงกุฎเกล้าเจ้าอยู่หัว ขณะดำรงพระอิสริยยศสยามมกุฎราชกุมาร และตราอักษรพระปรมาภิไธยย่อ "จ ป ร" และ "ว ป ร"

ขนาด กว้าง ๗.๒ เซนติเมตร ยาว ๑๕.๐ เซนติเมตร



รูปที่ 2.10 ธนบัตรราคา 100 บาท

วันประกาศออกใช้

ประกาศ ณ วันที่ ๒๐ ตุลาคม พ.ศ. ๒๕๓๖

ธนบัตรแบบ ๑๔ ชนิดราคา ๕๐๐ บาท

ภาพประธานด้านหน้า พระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว รัชกาลปัจจุบัน และภาพพระราชลัญจกร เป็นภาพประกอบ

ภาพประธานด้านหลัง พระบรมราชานุสาวรีย์พระบาทสมเด็จพระพุทธยอดฟ้าจุฬาโลกมหาราช และพระบาทสมเด็จพระพุทธเลิศหล้านภาลัย และมีภาพวัดพระศรีรัตนศาสดาราม และภาพเรื่องราวในบทพระราชนิพนธ์เรื่องรามเกียรติ์ เป็นภาพประกอบ

ขนาด กว้าง ๗.๒ เซนติเมตร ยาว ๑๕.๖ เซนติเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 ธนบัตรราคา 500 บาท

วันประกาศออกใช้

ประกาศ ณ วันที่ ๓ เมษายน พ.ศ. ๒๕๓๕

ธนบัตรแบบ ๑๕ ชนิดราคา ๑๐๐๐ บาท

ภาพประธานด้านหน้า พระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว รัชกาลปัจจุบัน ทรงเครื่องแบบจอมทัพ

ภาพประธานด้านหลัง พระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว ขณะทรงประกอบพระราชกรณียกิจ ทางซ้ายมีภาพเขื่อนป่าสักชลสิทธิ์

ลายน้ำ พระบรมฉายาสาทิสลักษณ์ มองเห็นชัดเจนเมื่อยกส่องดูกับแสงสว่าง และรูปลายพุ่มข้าวบิณฑ์โปร่งแสงเป็นพิเศษ

เส้นใยสีโลหะ ปรากฏให้เห็นเป็นระยะ เฉพาะที่ด้านหลังเมื่อยกส่องดูกับแสงสว่าง จะเห็นตัวเลขและตัวอักษรโปร่งแสง

ขนาด กว้าง ๗.๒ เซนติเมตร ยาว ๑๖.๒ เซนติเมตร

สีกระดาษ พิมพ์ด้วยสีน้ำตาลเข้มบนลายพื้นสีส้ม สีชมพูอมม่วง และลายประดิษฐ์สลัปลักษณะพิเศษ

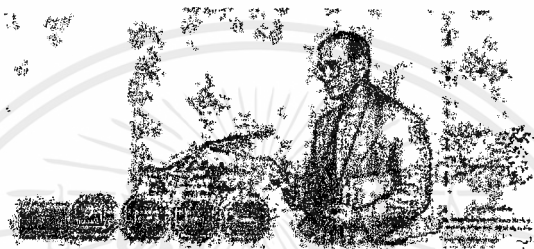
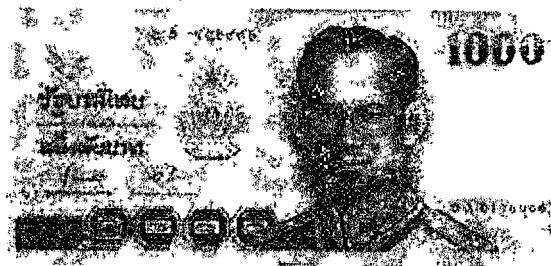
- เนื้อกระดาษสีฟ้าอ่อน มีลายน้ำพระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว รัชกาล

ปัจจุบัน ประดับด้วยลายน้ำรูปพุ่มข้าวบิณฑ์ ซึ่งมีความโปร่งแสงเป็นพิเศษ มองเห็นได้ชัด

เอกสารเงินทั้งสองด้านเมื่อยกธนบัตรขึ้นส่องดูกับแสงสว่าง จะเห็นภาพเหล่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ในเนื้อกระดาษรอยเส้นใยเรืองแสง ซึ่งมองไม่เห็นด้วยแสงธรรมชาติ แต่จะเห็นเรืองแสงเป็นสีแดง สีนํ้าเงิน และสีเหลือง ภายใต้รังสีเหนือม่วง
- ในเนื้อกระดาษฝังเส้นใยสีโลหะซ่อน ไว้ตามด้านกว้างของธนบัตร โดยมีบางส่วนของเส้นใย ปรากฏให้เห็นเป็นระยะที่ด้านหลังของธนบัตร ภายในเส้นใยสีโลหะมีตัวเลขอารบิก "1000" และตัวเลขอารบิกและตัวอักษรโรมันคำว่า "1000 BAHT" ขนาดเล็ก สามารถอ่านได้ทั้งสองด้านเมื่อยกธนบัตรขึ้นส่องดูกับแสงสว่าง
- รูปพระครุฑพ่าห์บนด้านหน้า อยู่ในตำแหน่งตรงกับรูปพระครุฑพ่าห์บนด้านหลังเมื่อยกส่องดูกับแสงสว่างจะเห็นซ้อนทับกันสนิท ไม่เหลื่อมล้ำ
- รูปกลีบดอกบัวบนด้านหน้าและด้านหลัง พิมพ์แยกไว้ในตำแหน่งต่างกัน เมื่อยกธนบัตรขึ้นส่องดูกับแสงสว่างจะเห็นเป็นลายรูปดอกบัวที่สมบูรณ์
- ตัวเลขอารบิก "1000" ที่ด้านหน้าเบื้องขวามุมบน พิมพ์ด้วยหมึกพิมพ์พิเศษสีทองเหลืองเขียวและสีเขียว เมื่อพลิกขอบล่างธนบัตรขึ้นจะเห็นเป็นสีเขียวทั้งหมด
- ลายประดิษฐ์รูปวงกลมและลายเส้นรัศมีสีเหลืองบนด้านหน้าตอนกลาง รวมทั้งลายพื้นสีเหลือง เบื้องหลังพระบรมฉายาสาทิสลักษณ์พระบาทสมเด็จพระเจ้าอยู่หัว บนด้านหลังพิมพ์ด้วยหมึกพิมพ์พิเศษสีเหลือง ซึ่งจะเปลี่ยนเป็นสีเหลืองเรืองแสงภายใต้รังสีเหนือม่วง
- หมวดอักษรและเลขหมายไทย กับหมวดอักษร โรมันและเลขหมายอารบิก พิมพ์ด้วยหมึกพิมพ์พิเศษสีแดง ซึ่งจะเปลี่ยนเป็นสีส้มเรืองแสงภายใต้รังสีเหนือม่วง



รูปที่ 2.12 ธนบัตรราคา 1000 บาท

วันประกาศออกใช้

ประกาศ วันที่ ๑ กันยายน พ.ศ. ๒๕๔๒

นำออกใช้ วันที่ ๑ พฤศจิกายน พ.ศ. ๒๕๔๒

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

โครงสร้างและหลักการทำงาน

3.1 โครงสร้างและสถาปัตยกรรมของ MCS-51 แบบแฟลช

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ที่ใช้เรียนรู้ในหนังสือเล่มนี้จะอ้างถึงไมโครคอนโทรลเลอร์ตระกูล MCS-51 ซึ่งมีหน่วยความจำภายในเป็นแบบแฟลช (Flash memory) ของ Atmel Corporation มีเบอร์ขึ้นต้นด้วย AT89 เหตุผลที่ใช้ไมโครคอนโทรลเลอร์แบบนี้ในการเรียนรู้เพื่อใช้งานไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีด้วยกันหลายประการ ดังนี้

หน่วยความจำโปรแกรมภายในตัวไมโครคอนโทรลเลอร์เป็นแบบแฟลช ทำให้สามารถลบและเขียนใหม่ได้นับพันครั้ง จึงสามารถใช้งานในรูปแบบของไมโครคอนโทรลเลอร์ชิปเดี่ยวไม่ต้องใช้หน่วยความจำภายนอกส่งผลให้สามารถใช้งานพอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ได้อย่างเต็มประสิทธิภาพ

ต้นทุนและเวลาในการพัฒนาระบบไมโครคอนโทรลเลอร์ลดลงอย่างมากเนื่องจากไม่ต้องใช้เครื่องมือพัฒนาจำพวกอิมูเลเตอร์และเครื่องโปรแกรมอีพรอม

บริษัทผู้ผลิตได้ทำการผลิตไมโครคอนโทรลเลอร์ตระกูลนี้ออกมาหลายเบอร์ และมีความสามารถแตกต่างกันไป ทำให้มีทางเลือกในการใช้งานสูง

ด้วยการใช้หน่วยความจำในตัวไมโครคอนโทรลเลอร์ทำให้สามารถป้องกันการคัดลอกข้อมูลของหน่วยความจำโปรแกรมได้เป็นอย่างดี

ในบางเบอร์ของไมโครคอนโทรลเลอร์ที่ผลิตโดย Atmel สามารถทำการโปรแกรมข้อมูลในหน่วยความจำโปรแกรมได้โดยไม่ต้องถอดตัวไมโครคอนโทรลเลอร์ออกมาทำการโปรแกรมใหม่หรือเรียกว่า การโปรแกรมในวงจรหรือในระบบ (In-system programming) โดยใช้ลักษณะการติดต่อแบบ SPI (Serial Peripheral Interface) ทำให้การพัฒนาหรือการซ่อมบำรุง ตลอดจนการปรับปรุงหรืออัปเดตข้อมูลในหน่วยความจำโปรแกรมทำได้สะดวกภายใต้งบประมาณที่ไม่สูงมากนัก

ชุดคำสั่งและสถาปัตยกรรมพื้นฐานเหมือนกับไมโครคอนโทรลเลอร์ MCS-51 ของผู้ผลิตอื่นไม่ว่าจะเป็นอินเทล, ซิเมนส์ หรือคัลลิส

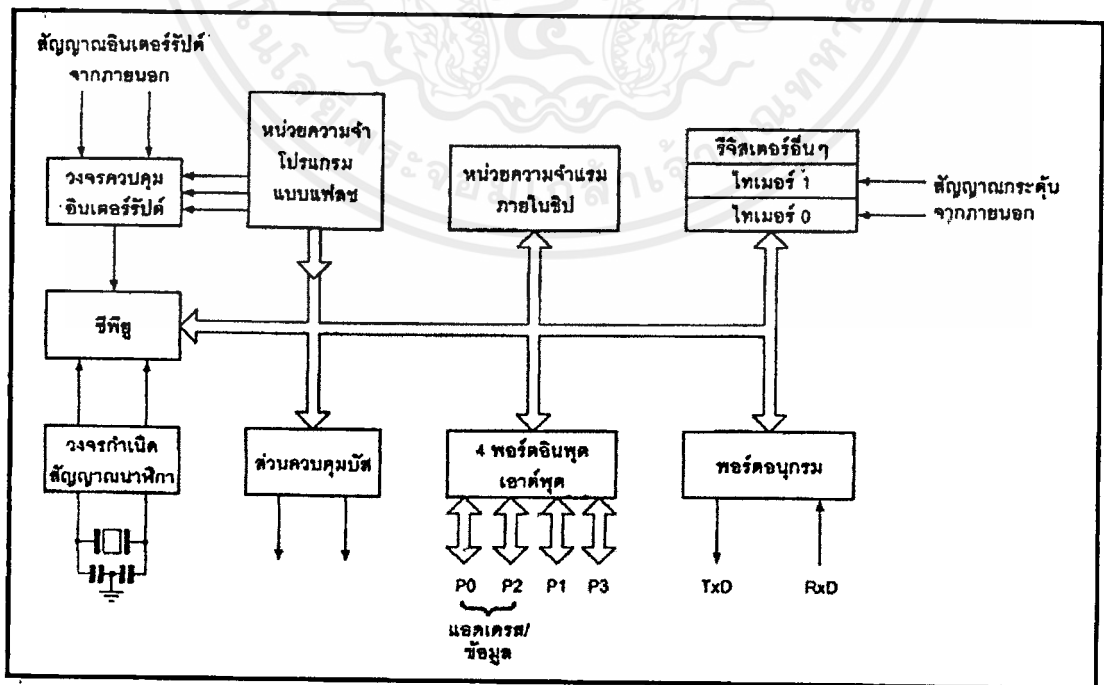
คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม AT89xx

- เป็นไมโครคอนโทรลเลอร์ที่ใช้ซีพียูขนาด 8 บิต
- ภายในมีหน่วยความจำโปรแกรมเป็นแบบแฟลชสามารถลบและเขียนใหม่ได้พันครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

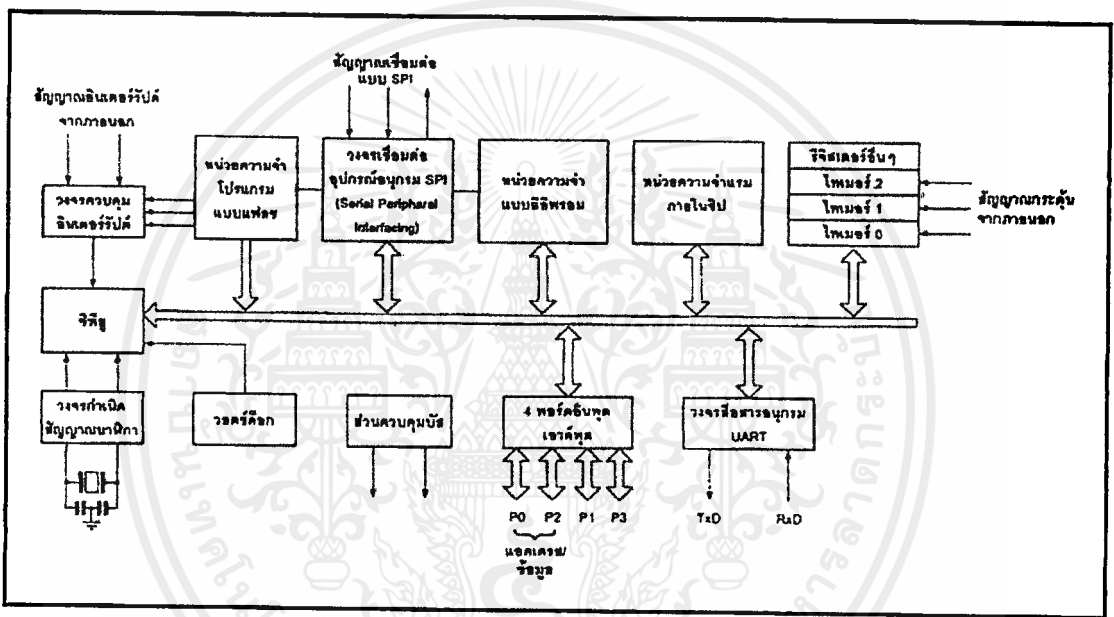
- หน่วยความจำข้อมูลพื้นฐานเป็นหน่วยความจำแบบแรมในบางเบอร์จะมีหน่วยความจำแบบอีพรอมเพิ่มเติม
- ขาพอร์ตเป็นแบบสองทิศทางสามารถใช้งานเป็นได้ทั้งอินพุตและเอาต์พุต
- มีวงจรถูกสื่อสารอนุกรมแบบฟลูอิดเฟล็กซ์
- ไทเมอร์/เคาร์เตอร์ขนาด 16 บิต อย่างน้อย 2 ตัว
- สามารถรองรับแหล่งกำเนิดอินเตอร์รัปต์ได้ 6 ประเภท
- สามารถขยายหน่วยความจำภายนอกเพิ่มเติมได้สูงสุด 64 กิโลไบต์
- มีวงจรถูกกำเนิดสัญญาณนาฬิกาอยู่ภายในชิป
- มีวงจรถูกสื่อสารอนุกรมแบบ SPI สำหรับในอนุกรม AT89Sxx
- มีวอตซ์ค็อกไทเมอร์ในตัว สำหรับในอนุกรม AT89Sxx

ในภาพที่ 3.1 เป็นโครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม AT89Cxx จะเห็นได้ว่า โครงสร้างของ AT89Cxx จะเหมือนกับไมโครคอนโทรลเลอร์ตระกูล MCS-51 พื้นฐานหากแต่แตกต่างกันเฉพาะหน่วยความจำโปรแกรมแบบแฟลชที่เพิ่มเติมเข้ามา หากเป็นไมโครคอนโทรลเลอร์ในอนุกรม 87xx หน่วยความจำโปรแกรมภายในจะเป็นแบบอีพรอมและบางเบอร์สามารถโปรแกรมได้เพียงครั้งเดียว



เอกสารรูปที่ 3.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89Cxx
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในภาพที่ 3.2 เป็นโครงสร้างพื้นฐานของอนุกรม AT89Sxx จะเห็นได้ว่า มีส่วนประกอบที่เพิ่มเติมแตกต่างจาก AT89Cxx อยู่หลายส่วน อาทิ วงจรเชื่อมต่ออนุกรมแบบ SPI ซึ่งในไมโครคอนโทรลเลอร์ ที่อนุกรมนี้ในการเขียนข้อมูลลงในหน่วยความจำโปรแกรมโดยไม่ต้องถอดตัวชิปออกไปจากระบบหรือเรียกว่าการโปรแกรมในวงจรไทมเมอร์/เคาร์เตอร์ขนาด 16 บิต ที่เพิ่มเติมเข้ามาอีกหนึ่งตัวเป็นไทมเมอร์ 2 และวงจรวอตช์ดีอกที่ใช้ในการตรวจสอบการทำงานผิดพลาดของซีพียู



รูปที่ 3.2 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89Sxx

| เบอร์ของไมโครคอนโทรลเลอร์ | หน่วยความจำโปรแกรม | หน่วยความจำข้อมูล | จำนวนไทมเมอร์/เคาร์เตอร์ 16 บิต |
|---------------------------|------------------------|-------------------|---------------------------------|
| AT89C1051 | แบบแฟลชขนาด 1 กิโลไบต์ | แรม 64 ไบต์ | 1 |
| AT89C2051 | แบบแฟลชขนาด 2 กิโลไบต์ | แรม 128 ไบต์ | 2 |
| AT89C51 | แบบแฟลชขนาด 4 กิโลไบต์ | แรม 128 ไบต์ | 3 |
| AT89C52 | แบบแฟลชขนาด 8 กิโลไบต์ | แรม 256 ไบต์ | 3 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | | |
|-----------|-------------------------------|------------------------------------|---|
| AT89C55 | แบบเฟลชขนาด 20 กิโลไบต์ | แรม 256 ไบต์ | 3 |
| AT89S8252 | แบบเฟลชขนาด 8 กิโลไบต์ | แรม 256 ไบต์ อีอีพรม 2 กิโลไบต์ | 3 |
| AT89S53 | แบบเฟลชขนาด 12 กิโลไบต์ | แรม 256 ไบต์ | 3 |

ตาราง 3.1 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แบบเฟลช

3.2 การจัดการของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีสถาปัตยกรรมและขาใช้งานพื้นฐานเหมือนกันดังแสดงในภาพที่ 3-3 และ 3-4 โดยมีรายละเอียดขั้นต้น ดังนี้

ขา Vcc ใช้สำหรับต่อไฟเลี้ยง +5V

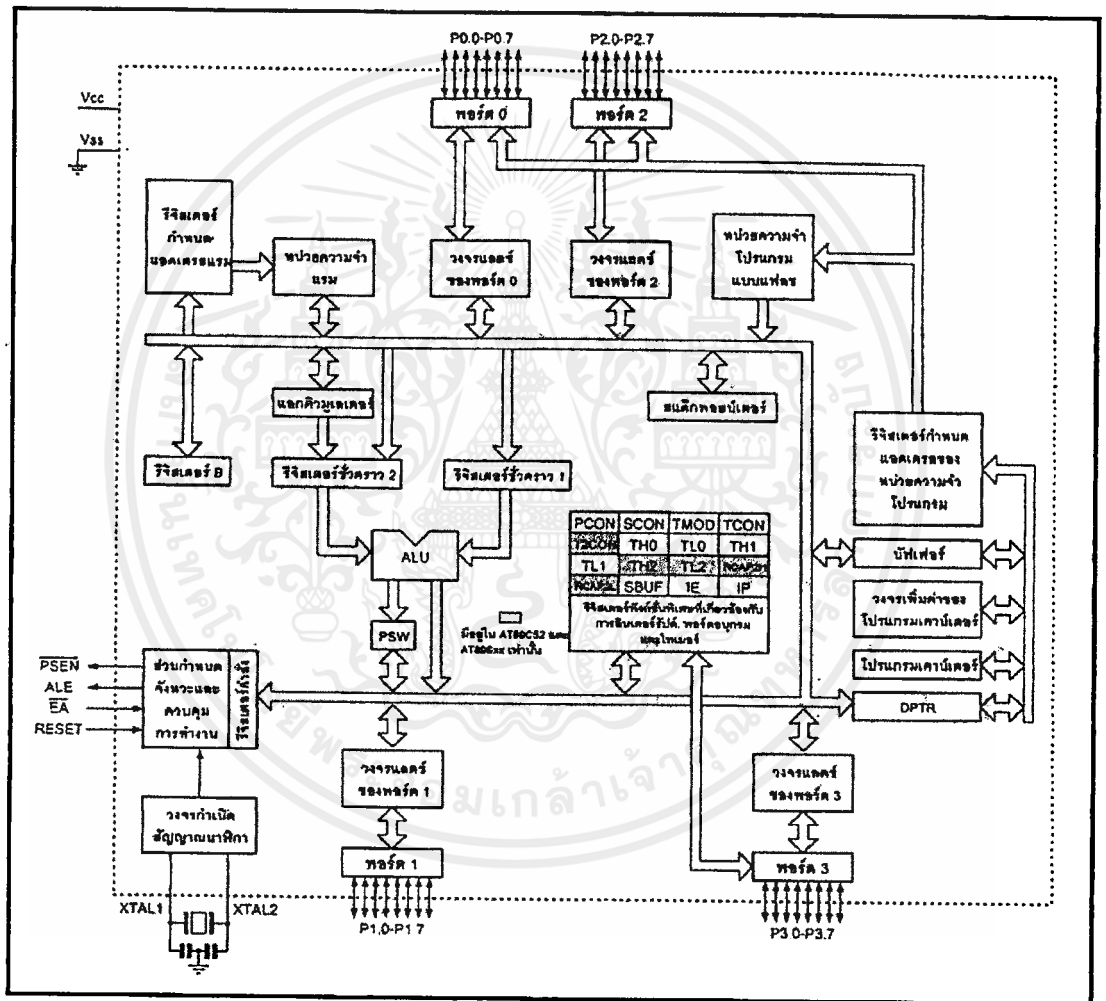
ขา GND เป็นขาราวด์ สำหรับต่อกราวด์ของระบบ

ขาพอร์ต 0 (P0, 0-P0.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์คนั้นมีสถานะปล่อยลอย (Float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนี้ขาพอร์ตนี้อย่างถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์ค่าของหน่วยความจำภายนอก (A0-A7) และขาข้อมูล (D0-D7) โดยใช้กระบวนการมัลติเพล็กซ์เข้าช่วย เพื่อสลับการทำงานให้เป็นได้ทั้งขาติดต่อกับแอดเดรสและขาข้อมูล

ขาพอร์ต (P1.0-P1.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับใช้งานทั่วไปถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย นอกจากนั้นในอนุกรม AT89Sxx จะใช้ขา P1.0 เป็นขาอินพุต สำหรับนับค่าของไทมเมอร์ 2 และ P1.1 เป็นขาอินพุตทริกเกอร์ของไทมเมอร์ 2 ในขณะที่ขา P1.4 ถึง P1.7 เป็นขาสำหรับเชื่อมต่อแบบ SPI เพื่อทำการโปรแกรมข้อมูลในระบบ

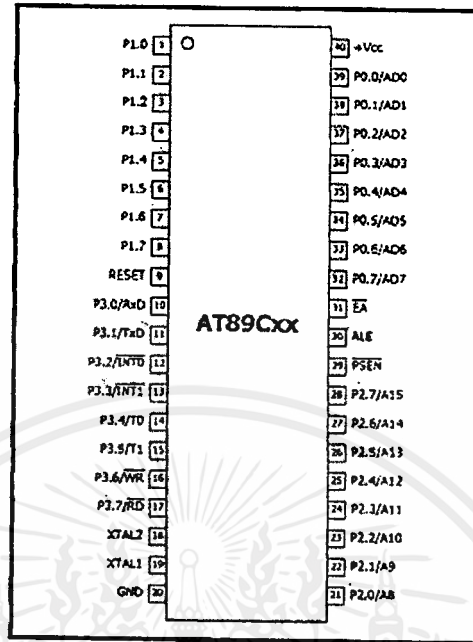
ขาพอร์ต (P2.0-P2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์คนั้นไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สถานะปลอยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนี้ขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์สูงของหน่วยความจำภายนอก(A8-15)



รูปที่ 3.3 รายละเอียดโครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบเฟลช

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 การจัดมาตรฐานของไมโครคอนโทรลเลอร์ MCS-51

ขาพอร์ต 3 (P3.0-P3.7) มี 8 ขาแต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อกับย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนั้นขาพอร์ต 3 ยังเป็นขาที่มีหน้าที่การใช้งานพิเศษ ดังมีรายละเอียดขั้นต้นต่อไปนี้

P3.0 ใช้เป็นขาอินพุตสำหรับรับข้อมูลจากการสื่อสารแบบอนุกรมหรือขา RxD

P3.1 ใช้เป็นขาอินพุตสำหรับส่งข้อมูลจากการสื่อสารแบบอนุกรมหรือขา TxD

P3.2 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่องที่ 0 หรือขา $\overline{INT0}$

P3.3 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่องที่ 1 หรือขา $\overline{INT1}$

P3.4 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทมเมอร์จากภายนอกช่องที่ 0 หรือขา T0

P3.5 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทมเมอร์จากภายนอกช่องที่ 1 หรือขา T1

P3.6 ใช้เป็นขาอินพุตสัญญาณ \overline{WR} ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

P3.7 ใช้เป็นขาอินพุตสัญญาณ \overline{RD} ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

ขาเรชต ใช้ในการรีเซตการทำงานของไมโครคอนโทรลเลอร์ โดยในการป้อนสัญญาณเพื่อรีเซตสถานะ ที่ขานี้ต้องอยู่ในระดับรีเซตอย่างน้อย 2 แมกซีนไซเกิล โดยที่วงจรกำเนิตสัญญาณนาฬิกายังคงทำงานต่อเนื่องไปอย่างเป็นปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา ALE/PROG (Address Latch/Program pulse input) เป็นขาที่ใช้ในการควบคุมการแลตช์ของขาพอร์ต 0 เมื่อมีการใช้งานหน่วยความจำภายนอก นอกจากนี้ขายังใช้เป็นขาสำหรับรับพัลส์ของการโปรแกรมสำหรับโปรแกรมข้อมูลลงในไมโครคอนโทรลเลอร์ MCS-51 ในรุ่นที่มีหน่วยความจำโปรแกรมเป็นแบบอีอีพรอม

ขา $\overline{\text{PSEN}}$ (Program Store Enable) ขานี้ใช้ในการส่งสัญญาณเพื่อร้องขอติดต่อกับหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์ ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก ตัวไมโครคอนโทรลเลอร์จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้ง ในแต่ละแมกซีนไซเคิล แต่ถ้าหากติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะ ไม่มีการส่งสัญญาณใดๆ ออกมา

ขา $\overline{\text{EA}}/V_{pp}$ (External Access enable/Programming voltage input) ใช้สำหรับเลือกการติดต่อกับหน่วยความจำโปรแกรมจากภายนอกหรือภายในตัวไมโครคอนโทรลเลอร์ ถ้าหากขานี้เป็น "0" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำโปรแกรมภายนอก แต่ถ้าหากขานี้เป็น "1" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์ นอกจากนี้ที่ขานี้ยังเป็นขาอินพุตสำหรับรับแรงดันไฟสูงสำหรับการโปรแกรมหน่วยความจำภายในไมโครคอนโทรลเลอร์ สำหรับในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช ต้องการแรงดันสำหรับการโปรแกรม +12V

ขา XTAL1 และ XTAL2 เป็นขาสำหรับต่อคริสตัลเพื่อสร้างสัญญาณนาฬิกาในการกำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์

3.3 โครงสร้างและการทำงานของพอร์ต

ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชมีพอร์ตให้ใช้งานทั้งสิ้น 4 พอร์ต คือ พอร์ต 0 ถึง พอร์ต 3 แต่ละพอร์ตมีขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง กล่าวคือ สามารถเป็นได้ทั้งอินพุตสำหรับรับสัญญาณข้อมูลเข้าและเอาต์พุตสำหรับส่งสัญญาณข้อมูลออก ทุกพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชมีวงจรถ่ายและวงจรถับตลอดจนบัฟเฟอร์อินพุต ดังแสดงให้เห็นในตาราง

| ขา | เบอร์ของไมโครคอนโทรลเลอร์ | หน้าที่พิเศษ |
|------|---------------------------|--|
| P1.0 | AT89C52/AT89Sxx | ขา T2 เป็นขาอินพุตนับค่าของไทเมอร์/เคาน์เตอร์ 2 และเป็นขาเอาต์พุตของการกำเนิดสัญญาณนาฬิกาโดยไทเมอร์ 2 (clock out) |
| P1.1 | AT89C52/AT89Sxx | ขา T2EX เป็นขาอินพุตทริกเกอร์สำหรับการแคปเจอร์/รีโหลด และควบคุมทิศทางของสัญญาณ |
| P1.4 | AT89Sxx | ขา \overline{SS} (Slave Select) เป็นขาเลือกการติดต่อในกรณีที่ไมโครคอนโทรลเลอร์เป็นอุปกรณ์สเลฟ ในระบบการติดต่อแบบ SPI |
| P1.5 | AT89Sxx | ขา MOSI (Master data output, Slave data data input) ใช้ในการติดต่อกับพอร์ต SPI |
| P1.6 | AT89Sxx | ขา MISO (Master data input, Slave data data input) ใช้ในการติดต่อกับพอร์ต SPI |
| P1.7 | AT89Sxx | ขา SCK (Master clock output) เป็นขาสัญญาณนาฬิกาของการติดต่อกับพอร์ต SPI |

ตาราง 3.2 แสดงหน้าที่พิเศษของพอร์ต 1 ในไมโครคอนโทรลเลอร์ MCS-51 แบบเฟลช

ที่พอร์ต 0 และพอร์ต 2 จะใช้งานเป็นพอร์ตอินพุตและเอาต์พุตสำหรับงานทั่วไป และใช้ในการติดต่อกับหน่วยความจำภายนอก สำหรับพอร์ต 3 ทั้งพอร์ตและพอร์ต 1 บางขานอกจากจะใช้เป็นขาพอร์ตอินพุตเอาต์พุตตามปกติแล้ว ยังสามารถใช้งานในหน้าที่พิเศษได้อีก ขึ้นอยู่กับว่าเป็นไมโครคอนโทรลเลอร์ MCS-51 แบบเฟลชเบอร์ใด ดังสรุปได้ในตารางที่ 2-2

วงจรภายในของแต่ละพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบเฟลชเป็นวงจรของพอร์ต 0 วงจรแลตซ์ของแต่ละบิตในแต่ละพอร์ตก็คือ วงจรดีฟลอป นั่นเอง การอ่านค่าสถานะของพอร์ตและสถานะของวงจรแลตซ์สามารถกระทำได้อย่างอิสระต่อกันด้วยสัญญาณที่แยกจากกัน นั่นคือ สัญญาณอ่านข้อมูลจากขาพอร์ตและสัญญาณอ่านข้อมูลจากวงจรแลตซ์ส่วนการเขียนข้อมูลมายังพอร์ตต้องส่งสัญญาณมายังขา CLK ของดีฟลอป ในขณะที่ข้อมูลจะส่งผ่านมายังขาบัลลูนข้อมูลภายในเข้าสู่ขา D ของดีฟลอป

ที่พอร์ตนี้มีวงจรมัลติเพล็กซ์สำหรับกำหนดลักษณะการทำงานของพอร์ตว่าต้องการใช้งานเป็นขาพอร์ตอินพุตเอาต์พุตปกติหรือใช้ในการติดต่อกับหน่วยความจำภายนอกไมโครคอนโทรลเลอร์

เนื่องจากที่ขาพอร์ต 0 ไม่มีวงจรพูลอัพภายในหากมีการนำพอร์ต 0 ไปใช้งานเป็นพอร์ตอินพุตจะต้องต่อตัวต้านทานพูลอัพภายนอกเข้าที่ขาพอร์ต 0 ทุกขาด้วย

3.4 การใช้งานเป็นพอร์ตอินพุต

เนื่องจากพอร์ตทั้งหมดของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชสามารถเป็นได้ทั้งอินพุตและเอาต์พุต ดังนั้นจึงมีความจำเป็นอย่างยิ่งต้องทำความเข้าใจถึงการกำหนดลักษณะการทำงานให้แก่พอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

ในการกำหนดให้เป็นพอร์ตอินพุตต้องเริ่มต้นด้วยการเขียนข้อมูล "1" มาที่แต่ละบิตของพอร์ตที่ต้องการใช้งานเป็นอินพุต เพื่อหยุดการทำงานของเฟลทที่ใช้ในการจับสัญญาณเอาต์พุตของบิตนั้นๆ ทำให้ขาสัญญาณของพอร์ตเชื่อมต่อกับวงจรพูลอัพภายในโดยตรง ส่งผลให้ขาพอร์ตนั้นมีลอจิกเป็น "1" สามารถรับสัญญาณลอจิก "0" จากอุปกรณ์ภายนอกได้ง่าย สัญญาณข้อมูลจากอุปกรณ์ภายนอกจะถูกส่งเข้ามาแล้วเก็บไว้ในวงจรบัฟเฟอร์ภายในพอร์ต แล้วรอให้ซีพียูมาอ่านค่าเข้าไป เมื่อเป็นเช่นนี้อุปกรณ์ภายนอกที่เชื่อมต่อกับพอร์ตอินพุตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชควรกำหนดให้ทำงานในสภาวะลอจิก "0" จะดีและสะดวกที่สุด (ซึ่งในปัจจุบันอุปกรณ์อินพุตที่เชื่อมต่อไมโครคอนโทรลเลอร์แทบทั้งหมดทำงานที่ลอจิก "0" แล้ว)

3.5 การใช้งานเป็นพอร์ตเอาต์พุต

โดยปกติแล้ว ขาพอร์ตจะกำหนดให้มีลักษณะเป็นเอาต์พุตอยู่แล้ว ดังนั้นจึงสามารถส่งข้อมูลออกไปได้อย่างง่ายดายและตรงไปตรงมากล่าวคือเมื่อต้องการส่งข้อมูล "0" ออกไปทางเอาต์พุตก็ให้เขียนข้อมูล "0" ไปยังวงจรแลตซ์ ซึ่งก็จะส่งต่อไปจับเฟลททำงาน ที่ขาพอร์ตที่กำหนดให้ทำงานก็จะเกิดลอจิก "0" ขึ้น ในทางตรงข้ามหากต้องการส่งข้อมูล "1" ออกไป ก็ให้เขียนข้อมูล "1" ไปยังวงจรแลตซ์ วงจรจับก็จะหยุดทำงาน ทำให้ที่ขาพอร์ตเชื่อมต่อกับวงจรพูลอัพภายในเกิดเป็นลอจิก "1" ที่ขาพอร์ตนั้น ซึ่งจะคล้ายกับการกำหนดให้เป็นขาอินพุตมากเพียงแต่แตกต่างกันที่กระบวนการในการเคลื่อนย้ายข้อมูล โดยถ้าเป็นอินพุตจะมีสัญญาณมาอ่านข้อมูลที่บัฟเฟอร์ แต่ถ้าเป็นเอาต์พุต

จะไม่มีการอ่านข้อมูลที่บัพเฟอร์แต่อย่างใด เว้นแต่ในกรณีที่ต้องการตรวจสอบข้อมูลที่ส่งออกมาทางเอาต์พุต

เมื่อใช้งานพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเป็นพอร์ตเอาต์พุตแต่ละขา (หรือแต่ละบิต) ของแต่ละพอร์ตมีความสามารถในการจ่ายกระแสหรือที่เรียกว่า กระแสซอร์ส (Source current) ได้สูงสุด 10 mA และทุกขารวมกันในแต่ละพอร์ต (ทั้ง 8 บิต) สูงสุด 26 mA สำหรับพอร์ต 0 และ 15 mA สำหรับพอร์ต 1-3 ในกรณีที่ใช้งานทุกพอร์ตเอาต์พุตจะสามารถจ่ายกระแสได้รวมกันสูงสุด 71 mA ดังนั้นในการใช้งานเป็นพอร์ตเอาต์พุตเพื่อไม่ให้เกิดปัญหาเกี่ยวกับความสามารถในการจ่ายกระแสจึงควรต่อวงจรบัพเฟอร์ทางเอาต์พุตเพื่อช่วยในการขับกระแสอีกทางหนึ่ง

3.6 การอ่านค่าลอจิกจากพอร์ต

ในไมโครคอนโทรลเลอร์ MCS-51แบบแฟลชสามารถอ่านค่าลอจิกจากพอร์ตได้ 2 ลักษณะ คือ อ่านจากขาพอร์ตโดยตรง และอ่านจากวงจรแลตช์ของแต่ละพอร์ต

ในกรณีที่พอร์ตต่อกับขาเบสทรานซิสเตอร์ชนิด NPN และขาอิมิตเตอร์ของทรานซิสเตอร์ตัวนั้นต่อลงกราวด์ หากมีการส่งข้อมูล "1" ไปยังทรานซิสเตอร์ จะทำให้ทรานซิสเตอร์ทำงานสถานะลอจิกที่ขาพอร์ตจะเป็น "0" เนื่องจากเมื่อทรานซิสเตอร์ทำงาน จะเสมือนว่าขาพอร์ตนั้นถูกต่อลงกราวด์ทำให้หากอ่านค่าลอจิกที่ขาพอร์ตจะได้ผลตรงข้ามกับที่ส่งออกมา แต่ถ้าหากทำงานอ่านค่าลอจิกที่วงจรแลตช์จะได้ค่าที่ตรงกับค่าที่ต้องการส่งจริง ดังนั้นในการอ่านค่าลอจิกพอร์ตจึงต้องเลือกวิธีการให้เหมาะสมกับอุปกรณ์ที่นำมาต่อด้วย

3.7 หน่วยความจำโปรแกรม (Program memory)

การจัดหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในเบอร์ต่างๆ ที่นิยมใช้งาน อันประกอบด้วยเบอร์ AT89X51 และ AT89C52 จะเห็นได้ว่าทั้งสองเบอร์สามารถติดต่อหน่วยความจำโปรแกรมได้สูงสุด 64 กิโลไบต์ โดยสามารถเลือกใช้หน่วยความจำโปรแกรมภายในอย่างเดียวหรือรวมกับภายนอกหรือเลือกใช้หน่วยความจำภายนอกอย่างเดียวก็ได้ โดยภายใน AT89C51 จะมีหน่วยความจำโปรแกรมภายใน 4 กิโลไบต์ ในขณะที่ AT89C52 จะมีขนาด 8 กิโลไบต์

ในกรณีที่ใช้หน่วยความจำภายในและภายนอกรวมกัน หากใช้ AT89C51 ก็สามารถติดต่อกับหน่วยความจำภายนอกได้ 60 กิโลไบต์ และถ้าใช้เบอร์ AT89C52 จะสามารถติดต่อกับหน่วยความจำโปรแกรมภายนอกได้ 56 กิโลไบต์

หน่วยความจำโปรแกรมมีแอดเดรสเริ่มต้นที่ 0000H เมื่อซีพียูได้รับการรีเซ็ตให้เริ่มดำเนินการทำงานจะต้องมาเริ่มต้นที่แอดเดรส 0000H นี้เสมอ อย่างไรก็ตามในพื้นที่ของหน่วยความจำโปรแกรมไม่ว่าจะใช้งานจากภายในหรือภายนอกก็ตาม ต้องมีการสงวนพื้นที่บางตำแหน่งเอาไว้สำหรับการบริการอินเตอร์รัปต์ 6 ประเภท ประเภทละ 8 ไบต์ ประกอบด้วย

พื้นที่สำหรับบริการอินเตอร์รัปต์ 0 จากภายนอก กำหนดไว้ที่แอดเดรส 0003H

พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทเมอร์ 0 กำหนดไว้ที่แอดเดรส 000BH

พื้นที่สำหรับบริการอินเตอร์รัปต์ 1 จากภายนอก กำหนดไว้ที่แอดเดรส 0013H

พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทเมอร์ 1 กำหนดไว้ที่แอดเดรส 001BH

พื้นที่สำหรับบริการอินเตอร์รัปต์ของการสื่อสารอนุกรม กำหนดไว้ที่แอดเดรส 000BH

พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทเมอร์ 2 กำหนดไว้ที่แอดเดรส 002BH

3.8 หน่วยความจำข้อมูล (Data memory)

มีด้วยกัน 2 แบบ คือ หน่วยความจำข้อมูลภายนอกและภายใน โดยไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89 สามารถติดต่อกับหน่วยความจำข้อมูลภายนอกได้สูงสุด 64 กิโลไบต์ โดยการใช้คำสั่ง MOVX ในการติดต่อกับหน่วยความจำข้อมูลภายนอก การติดต่อกับหน่วยความจำข้อมูลภายนอกของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช จะเห็นได้ว่า มีลักษณะคล้ายกับการติดต่อกับหน่วยความจำโปรแกรมภายนอกแตกต่างกันที่มีสัญญาณที่ใช้สำหรับการอ่านและเขียนหน่วยความจำข้อมูลภายนอก นั่นคือ \overline{RD} และ \overline{WR}

สำหรับ ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89 ทุกเบอร์จะมีหน่วยความจำข้อมูลภายในเป็นแบบแรม (RAM : Random Access Memory) โดยแต่ละเบอร์จะมีขนาดแตกต่างกันไป ในเบอร์ AT89C51 มีหน่วยความจำข้อมูลภายในขนาด 128 ไบต์ ในขณะที่เบอร์ AT89C-52 มีขนาด 256 ไบต์ สำหรับการจัดสรรความจำข้อมูลภายในแบ่งเป็น 3 ส่วน คือ หน่วยความจำข้อมูลส่วนล่าง (lower), ส่วนบน (upper) และรีจิสเตอร์ฟังก์ชันพิเศษ (SFR : Special Function Register) แต่ละส่วนมีขนาด 128 ไบต์

3.9 รีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register : SFR)

เป็นรีจิสเตอร์ที่ใช้ควบคุมการทำงานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชทั้งหมดมีด้วยกัน 22 ตัว สำหรับในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเบอร์ AT89C51 และ 28 ตัวในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเบอร์ AT89C92 และอนุกรม AT98Sxx ทั้งนี้เนื่องจากใน AT89C52 และ AT89Sxx มีจำนวนไทเมอร์เคาน์เตอร์มากกว่า AT89C51

รีจิสเตอร์ SFR มีแอดเดรสอยู่ระหว่าง 80H-FFH ในพื้นที่ของหน่วยความจำข้อมูลส่วนบน สามารถเข้าถึงได้โดยตรง (Direct addressing) ในภาพที่ 2-13 แสดงการจัดสรรพื้นที่ของรีจิสเตอร์ SFR แต่ละตัวในหน่วยความจำข้อมูลส่วนบน สำหรับรายละเอียดเบื้องต้นของรีจิสเตอร์ SFR มีดังนี้

| บิต7 | บิต6 | บิต5 | บิต4 | บิต3 | บิต2 | บิต1 | บิต0 |
|------|------|------|------|------|------|------|------|
| CY | AC | F0 | RS1 | RS0 | OV | - | P |

CY : แพลกทค (Carry flag) เป็น "1" เมื่อมีการกระทำคำสั่งทางคณิตศาสตร์และลอจิก แล้วค่าของแอกคิวมูลเตเตอร์เกิน 255 (ฐานสิบ) หรือ FFH

AC : แพลกทคเสริมเป็น (Auxiliary Carry flag) "1" เมื่อมีการกระทำคำสั่งทางคณิตศาสตร์ แล้วทำให้เกิดการทดข้ามจากบิต 3 มายังบิต 4 มักใช้ในการ แปลงค่าเป็นเลขฐานสิบ (BCD operation)

FO : แพลกใช้งานทั่วไป เมื่อผู้เขียน โปรแกรมกำหนดค่าที่บิตนี้แล้ว ไม่ว่าจะกระทำคำสั่งใด ๆ ที่บิตนี้จะไม่มีการเปลี่ยนแปลง

RS1 : บิตเลือกรีจิสเตอร์แบงก์ (Register Select1) ใช้งานร่วมกับบิต RS0 เพื่อเลือกแบงก์ของรีจิสเตอร์ R0-R7

RS0 : บิตเลือกรีจิสเตอร์แบงก์ (Register Select0) ใช้งานร่วมกับบิต RS1 เพื่อเลือกแบงก์ของรีจิสเตอร์ R0-R7

OV : บิตเกิน (Overflow) เป็น "1" เมื่อมีการกระทำคำสั่งทางคณิตศาสตร์และลอจิกแล้ว ทำให้เกิดการทดข้ามจากบิต 7 ของแอกคิวมูลเตเตอร์ หรือแอกคิวมูลเตเตอร์มีค่าเกิน 127 (ฐานสิบ)นอกจากนั้นยังใช้เป็นการแสดงค่าลบด้วย

- : บิตนี้ผู้ใช้งานสามารถกำหนดใช้งานได้อย่างอิสระ

P : บิตพาริตี (Parity) ใช้ในการตรวจสอบจำนวนค่า "1" ภายในแอกคิวมูลเตเตอร์ ถ้าหากในแอกคิวมูลเตเตอร์มีจำนวนบิตที่เป็น "1" รวมกันเป็นเลขคู่ บิตนี้จะเป็น "1"

| RS1 | RS0 | แบนก์ของรีจิสเตอร์ | ช่วงแอดเดรส |
|-----|-----|--------------------|-------------|
| 0 | 0 | แบนก์ 0 | 00H-07H |
| 0 | 1 | แบนก์ 1 | 08H-0FH |
| 1 | 0 | แบนก์ 2 | 10H-17H |
| 1 | 0 | แบนก์ 3 | 18H-1FH |

ตาราง 3.3 แสดงการเลือกแบนก์ของหน่วยความจำส่วนล่างเพื่อติดต่อกับรีจิสเตอร์แบนก์ R0-R7

3.10 รีจิสเตอร์แสดงสถานะของโปรแกรม (Program Status Word : PSW)

เป็นรีจิสเตอร์ขนาด 8 บิต สามารถเข้าถึงได้ในระดับบิต นั้นหมายความว่า สามารถกระทำคำสั่งหรือกำหนดค่าในแต่ละบิตของรีจิสเตอร์ตัวนี้ได้โดยอิสระ มีแอดเดรสอยู่ที่ 00H เป็นรีจิสเตอร์ที่เก็บสถานะของการทำงานของโปรแกรมในขณะนั้น จะเรียกสถานะต่างๆ ของโปรแกรมว่า แฟล็ก (flag) เมื่อซีพียูกระทำคำสั่งทางคณิตศาสตร์ และลอจิกแล้วเกิดการเปลี่ยนแปลงสถานะขึ้น ผลของการเปลี่ยนแปลงนั้นจะปรากฏที่บิตต่างๆ ของรีจิสเตอร์ PSW รายละเอียดของแต่ละบิตในรีจิสเตอร์ PSW

จะเห็นได้ว่านอกจากรีจิสเตอร์ PSW ถูกใช้ในการเก็บสถานะของโปรแกรมแล้วที่บิต RS0 และ RS1 ยังใช้ในการเลือกแบนก์ของหน่วยความจำส่วนล่าง ซึ่งเป็นพื้นที่ของรีจิสเตอร์ R0-R7 ด้วยดังมีรายละเอียดแสดงในตาราง โดยปกติแล้วในการใช้งานรีจิสเตอร์ R0-R7 มักนิยมเลือกใช้แบนก์ 0 เป็นลำดับแรก หากไม่เพียงพอจึงเลือกในแบนก์อื่นๆ มาใช้แต่ต้องระมัดระวังในการกำหนดค่าและลำดับการติดต่อให้ดี มิเช่นนั้นอาจทำให้การเขียนโปรแกรมเกิดความสับสน ดังนั้นสำหรับผู้เริ่มต้นใช้งานไมโครคอนโทรลเลอร์ MCS-51 จึงควรเลือกใช้รีจิสเตอร์ R0-R7 ในแบนก์ 0 เพียงแบนก์เดียวให้ชำนาญเสียก่อน

การกำหนดค่าของรีจิสเตอร์ PWS เพื่อเลือกใช้งานรีจิสเตอร์ R0-R7 ควรกำหนดไว้ที่ตอนต้นของโปรแกรมเสมอ เพื่อจะได้เขียนโปรแกรมติดต่อกับรีจิสเตอร์ R0-R7 ได้อย่างสะดวกและไม่เกิดความผิดพลาด

3.11 ชุดควบคุมสเต็ปป์มอเตอร์

โครงสร้างและการทำงานของสเต็ปป์มอเตอร์

โครงสร้างภายในประกอบด้วย สเตเตอร์, โรเตอร์ และขดลวดประกอบเข้าด้วยกันเนื่องจากสเต็ปป์มอเตอร์นี้ โรเตอร์เป็นเหล็กอ่อน ซึ่งมีคุณสมบัติพยายามปรับตัวเองให้อยู่ในแนวที่เส้นแรงแม่เหล็กผ่านมากที่สุด เมื่อเกิดเส้นแรงแม่เหล็กขึ้นที่สเตเตอร์ตัดผ่านโรเตอร์ ตัวโรเตอร์ก็พยายามปรับตัวเองให้เส้นแรงแม่เหล็กตัดผ่านตัวเองมากที่สุด โดยการหมุนตัวเองทำให้เกิดมุมของการหมุนขึ้น และมอเตอร์จะหยุดหมุนเมื่อเส้นแรงแม่เหล็กที่ตัดผ่านตัวมันถึงจุดที่มากที่สุด

การทำให้สเต็ปป์มอเตอร์หมุนทำได้โดยอาศัยหลักการนี้ แต่ต้องให้เส้นแรงแม่เหล็กเกิดขึ้นโดยรับช่วงต่อกันเรื่อย ๆ ซึ่งแสดงถึงการหมุนของมอเตอร์ โดยทิศทางขึ้นอยู่กับการขั้วกระแสเข้าขดลวดว่าจะให้ไปทางไหน และเมื่อต้องการให้มอเตอร์หยุดหมุนก็หยุดการขั้วโรเตอร์ มอเตอร์ก็จะหยุดหมุน ณ ตำแหน่งสุดท้ายที่มีการขั้วที่สเตเตอร์ ดังนั้นเราจึงสามารถรู้ตำแหน่งของมอเตอร์ได้ โดยการนับจำนวนพัลส์ที่ป้อนให้มอเตอร์โดยใช้สูตร

$$\text{มุมที่เปลี่ยนไป} = \text{ค่ามุมต่อสเต็ป} \times \text{จำนวนพัลส์ที่ป้อนให้}$$

การกระตุ้นเฟสขดลวดสเตเตอร์

ในการทำสเต็ปป์มอเตอร์ให้หมุนได้นั้น จะต้องกระตุ้นเฟสของขดลวดสเตเตอร์ให้เรียงกันไปเรื่อย ๆ ทางใดทางหนึ่ง ถ้าต้องการให้หมุนกลับก็กระตุ้นเฟสในทิศทางกลับกัน ซึ่งการกระตุ้นเฟสของมอเตอร์มีอยู่ 3 แบบ คือ

1. การกระตุ้นเฟสเดียวเรียกว่า **single phase excitation**
2. การกระตุ้นสองเฟสเรียกว่า **two phase excitation**
3. การกระตุ้นโดยใช้แบบ 1 และแบบ 2 สลับกันเรียกว่าแบบ **one – two – phase excitation** หรือแบบ **half step operation**

ในการขับแบบกระตุ้น 2 เฟส เส้นแรงแม่เหล็กจะไม่ผ่านแกนเหล็กเป็นเส้นตรงเลขที่เดียว แต่จะวกกลับเข้าสู่แกนทางด้านข้าง ๆ และเส้นแรงแม่เหล็กจะมาจากด้านตรงกันข้าม การขับสเต็ปป์มอเตอร์ แบบกระตุ้น 2 เฟสนี้ จะมีลักษณะเดียวกันกับการขับแบบกระตุ้นเฟสเดียว แต่ในการกระตุ้นแต่ละครั้งนั้นจะกระตุ้นที่เดียวพร้อมกันทั้ง 2 เฟส จะต่างกันตรงที่การขับแบบ 2 เฟสเข้าตำแหน่งแต่ละสเต็ปได้เร็วกว่าแบบเฟสเดียวและแรงบิดมากกว่าแบบเฟสเดียวด้วย ดังนั้นในโครงการนี้จึงใช้การขับแบบกระตุ้น 2 เฟส

LCD (Liquid Crystal Display) เป็นอุปกรณ์แสดงผลแบบหนึ่งที่น่าิยมใช้มาก โมดูล LCD สามารถแบ่งประเภทตามลักษณะของการแสดงผลได้ 3 แบบ คือ LCD แบบอักขระ (character LCD module), LCD แบบกราฟิก (graphic LCD module) และ LCD แบบเซกเมนต์ (segment LCD module)

LCD แบบอักขระ เป็นโมดูล LCD ที่สามารถแสดงตัวอักษร ตัวเลข และเครื่องหมายต่าง ๆ ได้โดยสร้างจากจุดเล็ก ๆ ทางแนวตั้งและแนวนอน หรือเรียกว่า คอตเมตริกซ์ (dot matrix) โดยทั่วไปมี 2 ขนาดคือ 5 x 10 จุด (ตัวเลขตัวแรกเป็นจำนวนจุดทางแนวนอน ส่วนตัวหลังเป็นจำนวนจุดทางแนวตั้ง) นอกจากนั้น LCD แบบนี้สามารถแสดงข้อความได้ 1 บรรทัดหรือมากกว่าก็ได้ขึ้นอยู่กับรุ่นของ LCD นั้น ๆ

LCD แบบกราฟิก มีลักษณะโครงสร้างคล้ายกับโมดูล LCD แบบอักขระ สามารถแสดงข้อมูลเป็นทั้งตัวอักษรและตัวเลข เครื่องหมายและรูปภาพได้ ความละเอียดของภาพก็จะขึ้นอยู่กับความละเอียดของคอตเมตริกซ์ของโมดูล LCD ตัวนั้น ๆ ขนาดของ LCD แบบนี้มีหลายขนาดให้เลือกใช้ ในปัจจุบันมีการพัฒนาเป็นสีแล้วด้วย

LCD แบบเซกเมนต์ เป็นโมดูล LCD แบบเล็กสุด มีลักษณะการแสดงผลเป็นเซกเมนต์คล้ายกับ LED 7 ส่วน โดยปกติมักจะมีมากกว่า 1 หลัก พบเห็นทั่วไปในดิจิตอลมิเตอร์

3.12 รายละเอียดเกี่ยวกับ LCD

ในโมดูล LCD จะมีส่วนประกอบหลัก ๆ 3 ส่วน ดังนี้

ตัวแสดงผล (display) ภายในเป็นผลึกเหลวที่สามารถแสดงผลให้เห็นโดยอาศัยแสงจากภายนอก ดังนั้นจึงต้องมีมุมในการมองข้อมูลที่แสดงผลบนจอ LCD

ตัวควบคุม (controller) เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมาควบคุมการทำงานของโมดูล LCD เช่น ลบจอภาพแสดงตัวอักษร หรือเลื่อนเคอร์เซอร์ เป็นต้น ตัวควบคุมนี้ใช้ชิปควบคุมโดยเฉพาะ ชิพที่นิยมใช้คือ เบอร์ HD44780 และ HD61830 โดย HD44780 จะใช้ควบคุม

LCD แบบอักขระ ส่วน HD61830 ใช้ควบคุม LCD แบบกราฟิก

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรมเก็บข้อมูลแสดงผล (Display Data RAM : DDRAM) เป็นหน่วยความจำแรมทำหน้าที่เก็บข้อมูลทีมาจากรีจิสเตอร์ DR ตัวควบคุมจะนำข้อมูลใน DDRAM นี้ไปเปิดตาราง (Look up-table) ของตัวอักษรที่เก็บไว้ในหน่วยความจำรวมและแรมเก็บตัวอักษรเพื่อนำไปแสดงที่ตัวแสดงผล

รวมเก็บตัวอักษร (Character Generator ROM : CGROM) เป็นหน่วยความจำรวมที่ใช้เก็บข้อมูลตัวอักษรหรือสัญลักษณ์ที่สามารถอ่านออกไปแสดงที่ตัวแสดงผลได้ มีขนาด 7,200 บิต โดยจะถูกอ่านด้วยค่าของข้อมูลใน DDRAM

แรมเก็บตัวอักษร (Character Generator RAM : CGRAM) เป็นหน่วยความจำแรมที่ใช้เก็บอักษรที่มีการสร้างเพิ่มเติมขึ้นใหม่ในกรณีที่ตัวอักษรใน CGROM ไม่เพียงพอ มีขนาด 512 บิต การเขียนและอ่านค่าใช้นั้นทำได้เช่นเดียวกับ CGROM คือ เขียนข้อมูลลงใน DDRAM แล้วตัวควบคุมจะมาอ่านค่าจาก CGRAM เอง

แฟลค BUSY เป็นส่วนที่ทำหน้าที่แจ้งสถานะการทำงานของตัวควบคุมให้อุปกรณ์ภายนอกทราบว่า ตัวควบคุมพร้อมที่จะรับข้อมูลหรือคำสั่งหรือไม่ ดังนั้นก่อนการส่งข้อมูลหรือคำสั่งมายังตัวควบคุมต้องตรวจสอบสถานะของแฟลค BUSY นี้เสียก่อน

3.14 โมดูล LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16 x 1)

สำหรับโมดูล LCD ที่ยกมาใช้ในการเรียนรู้ในการทดลอง เป็นขนาด 16 ตัวอักษร 1 บรรทัด เนื่องจากราคาถูก ง่าย และเป็นโมดูล LCD ที่มีโครงสร้างเป็นมาตรฐาน มีผู้ผลิตหลายราย และมีการระบุเบอร์แตกต่างกันออกไปตามผู้ผลิต อาทิ LM020L ของฮิตาชิ, DMC - 16117A ของคอปเทริก (Optrex) เป็นต้น แต่อย่างไรก็ตามคอนโทรลเลอร์ที่ใช้คือเบอร์เดียวกัน นั่นคือเบอร์ HD44750 ของ ฮิตาชิ

โมดูล LCD ขนาด 16 x 1 มีขาต่อใช้งานทั้งสิ้น 14 ขา มีการจัดขาตั้งในรูปแบบที่ 3.6 สำหรับรายละเอียดการทำงานของแต่ละขามีดังนี้

Vss (ขา 1) : ต่อกราวด์

VDD (ขา 2) : ต่อไฟเลี้ยง + 5 โวลต์

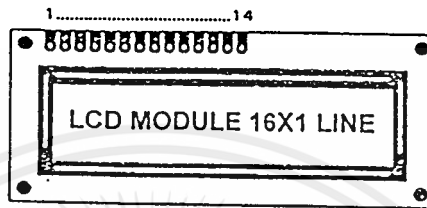
Vo (ขา 3) : เป็นขาอินพุทรับแรงดันเพื่อปรับความเข้มของการแสดงผล

RS (ขา 4) : เป็นขาอินพุทที่ใช้ในการแยกชนิดของข้อมูลที่ทำการประมวลผลในขณะนั้นว่าเป็นคำสั่งสำหรับรีจิสเตอร์ IR หรือเป็นข้อมูลสำหรับรีจิสเตอร์ DR โดยถ้าขานี้เป็น "0"

ข้อมูลที่ส่งมาจะเป็นคำสั่ง แต่ถ้าขาเป็น "1" ข้อมูลที่ส่งมาจะเป็นข้อมูลสำหรับการแสดงผล

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R/W (ขา 5) : เป็นขาที่ใช้เลือกการอ่านหรือเขียนข้อมูลกับ LCD ถ้าเป็น “0” เป็นการกำหนดให้เขียนข้อมูล แต่ถ้า “1” จะเป็นการอ่านข้อมูล



- ขา 1 : GND
- ขา 2 : +V
- ขา 3 : Brightness ปรับความสว่าง
- ขา 4 : R/W
- ขา 5 : RS
- ขา 6 : E
- ขา 7-14 : D0-D7

รูปที่ 3.6 รูปร่างและการจัดขาโมดูล LCD แบบอักษร

E (ขา 6) : เป็นขาอินาเปิด LCD ให้ทำงาน

D0-D7 (ขา 7-14) : เป็นขาที่ใช้เป็นทางผ่านของข้อมูลระหว่าง LCD กับอุปกรณ์ภายนอกขนาด 8 บิต

หนึ่งขา RS, R/W และ E จะใช้งานร่วมกันโดยมีความสัมพันธ์ดังตารางที่ 3.4

3.15 คำสั่งควบคุมโมดูล LCD

ในการเขียนคำสั่งลงในตัวควบคุม แน่แน่นอนว่าต้องกำหนดให้ขา RS และ R/W เป็น “0” แล้วเขียนคำสั่งตามไป คำสั่งควบคุมโมดูล LCD ของชิปควบคุม HD44780 ที่สำคัญมี 10 คำสั่งดังนี้

1. คำสั่งเคลียร์ตัวแสดงผล (clear display)

มีข้อมูลคำสั่งเป็น 0x01 เป็นคำสั่งที่ใช้เขียนข้อมูลช่องว่าง หรือ space เข้าไปใน DDRAM ทั้งหมด เมื่อตัวควบคุมเอ็กซ์คิวิต์คำสั่งนี้จะทำการกำหนดแอดเดรสของ DDRAM เป็น 0 เคอร์เซอร์จะกลับไปอยู่ที่ตำแหน่งซ้ายมือสุดของจอแสดงผลแล้วเซตบิต I/D ให้เป็น 1

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| RS | R/W | E | การทำงาน |
|----|-----|---|------------------|
| 0 | 0 | | เขียนคำสั่ง |
| 0 | 1 | | อ่านสถานะของ LCD |
| 1 | 0 | | เขียนข้อมูล |
| 1 | 1 | | อ่านข้อมูล |

ตารางที่ 3.4 แสดงความสัมพันธ์ของการทำงานร่วมกัน ระหว่าง ขา RS , R/W และ E ของโมดูล LCD แบบอักษร

2. คำสั่ง return home

ต้องกำหนดให้บิต 1 ของข้อมูลเป็น "1" เป็นคำสั่งให้เคอร์เซอร์เคลื่อนที่กลับไปยังตำแหน่งซ้ายสุดของจอแสดงผล แต่ข้อมูลบนจอแสดงผลไม่เปลี่ยนแปลง นั่นคือ ข้อมูลคำสั่งของคำสั่งนี้จะเป็น 0x02 หรือ 0x03 ก็ได้

3. คำสั่งเลือกโหมดการป้อนข้อมูล (Entry mode Set)

มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังนี้

| บิต 7 | บิต 6 | บิต 5 | บิต 4 | บิต 3 | บิต 2 | บิต 1 | บิต 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 | 1 | I/D | S |

บิต s เป็นบิตที่ใช้ในการกำหนดลักษณะของการแสดงผล เมื่อมีการป้อนข้อมูล ถ้าหากบิต s เป็น "1" เมื่อเกิดข้อมูลใหม่บนจอแสดงผล ตัวเคอร์เซอร์จะอยู่กับที่ แต่ตัวอักษรข้อมูลเดิมจะถูกดันไปทางซ้าย แต่ถ้าหากบิตนี้เป็น "0" เมื่อเกิดข้อมูลใหม่ตัวเคอร์เซอร์จะเลื่อนไปทางขวามือ

บิต I/D เป็นบิตที่ใช้ในการกำหนดว่า เมื่อเขียนหรืออ่านข้อมูลแล้วทำให้แอดเดรสของ DDRAM เพิ่มขึ้นหรือลดลงหนึ่งแอดเดรสโดยถ้าบิตนี้เป็น "1" แอดเดรสของ DDRAM จะเพิ่มขึ้น แต่ถ้าเป็น "0" แอดเดรสจะลดลง

ดังนั้น ข้อมูลคำสั่งที่เกิดขึ้นสำหรับคำสั่งนี้ได้แก่ $0x04-0x07$ และที่ใช้บ่อยคือ $0x06$ หมายถึง กำหนดให้เมื่อเกิดข้อมูลใหม่ เคอร์เซอร์จะเลื่อนไปทางขวามือ และแอดเดรสของ DDRAM เพิ่มขึ้น

4. คำสั่งควบคุมการแสดงผล

มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังนี้

| บิต 7 | บิต 6 | บิต 5 | บิต 4 | บิต 3 | บิต 2 | บิต 1 | บิต 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 1 | D | C | B |

บิต D ใช้ควบคุมการเปิดปิดจอแสดงผล ถ้าบิตนี้เป็น "1" จะเป็นการเปิดแสดงผล ถ้าเป็น "0" จะเป็นการปิดจอแสดงผล

บิต C ใช้ควบคุมการแสดงตัวเคอร์เซอร์บนจอแสดงผล ถ้าต้องการให้มีเคอร์เซอร์แสดงผลบนจอแสดงผล ต้องกำหนดให้บิตนี้เป็น "1" ถ้ากำหนดให้เป็น "0" จะเป็นการปิดเคอร์เซอร์หรือไม่แสดงเคอร์เซอร์

บิต B ใช้ควบคุมการกะพริบของเคอร์เซอร์ ถ้าบิตนี้เป็น "1" เคอร์เซอร์จะกะพริบ ดังนั้นจะมีข้อมูลคำสั่งได้ตั้งแต่ $0x08-0x0F$ (8 รูปแบบคำสั่ง) ที่ใช้บ่อยคือ $0x0C$ เป็นการสั่งให้เปิดจอแสดงผล แต่ไม่แสดงเคอร์เซอร์ และ $0x0F$ เป็นการสั่งให้เปิดจอแสดงผลกะพริบ

5. คำสั่งควบคุมการเลื่อนเคอร์เซอร์และข้อมูลตัวอักษร

มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังนี้

| บิต 7 | บิต 6 | บิต 5 | บิต 4 | บิต 3 | บิต 2 | บิต 1 | บิต 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 1 | S/C | R/L | * | * |

การควบคุมการเลื่อนเคอร์เซอร์และตัวอักษรบนจอแสดงผล ขึ้นอยู่กับการกำหนดบิต S/C และ R/L ซึ่งสามารถสรุปได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| S/C | R/L | ลักษณะการเลื่อน | ข้อมูลคำสั่ง |
|-----|-----|-----------------------------|-----------------|
| 0 | 0 | เลื่อนเคอร์เซอร์ไปทางซ้าย | 0 x 10 - 0 x 13 |
| 0 | 1 | เลื่อนเคอร์เซอร์ไปทางขวา | 0 x 14 - 0 x 17 |
| 1 | 0 | เลื่อนตัวอักษรใหม่ไปทางซ้าย | 0 x 18 - 0 x 1b |
| 1 | 1 | เลื่อนตัวอักษรใหม่ไปทางขวา | 0 x 1c - 0 x 1f |

6. คำสั่งกำหนดฟังก์ชันการทำงาน

มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังนี้

| บิต 7 | บิต 6 | บิต 5 | บิต 4 | บิต 3 | บิต 2 | บิต 1 | บิต 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 1 | DL | N | F | * | * |

บิต DL ใช้กำหนดจำนวนบิตที่ใช้ติดต่อส่งผ่านข้อมูล ถ้าบิตนี้เป็น "0" จะเป็นการติดต่อแบบ 4 บิต แต่ถ้าเป็น "1" จะเป็นแบบ 8 บิต

บิต N ใช้กำหนดจำนวนบรรทัดของการแสดงผล ถ้าเป็น "0" จะแสดงผล 1 บรรทัด ถ้าเป็น "1" จะแสดงผล 2 บรรทัดในกรณีที่จอแสดงผลสามารถแสดงได้มากกว่า 2 บรรทัด และต้องการให้แสดงผลมากกว่า 2 บรรทัด ก็กำหนดบิต N นี้เป็น "1"

บิต F ใช้เลือกความละเอียดของตัวอักษรให้การแสดงผลถ้าบิตนี้เป็น "0" จะเป็นการแสดงผลแบบ 5 x 7 จุดและถ้าเป็น "1" จะแสดงผลเป็นแบบ 5 x 10 จุด

ข้อมูลคำสั่งที่ใช้บ่อยคือ 0 x 38 เป็นการกำหนดให้โมดูล LCD ทำงานแบบ 8 บิต แสดงผล 2 บรรทัด และเลือกความละเอียดเป็น 5 x 7 จุด

จุดที่น่าสังเกตคือ โมดูล LCD แบบ 16 ตัวอักษร 1 บรรทัดแม้จะมีบรรทัดการแสดงผลเพียง 1 บรรทัด แต่จะต้องกำหนด N ให้เป็น "1" เนื่องจากแอดเดรสของ DDRAM แบ่งเป็น 2 ช่อง คือ 0 x 00 และ 0 x 40

7. คำสั่งแอดเดรสของ CGRAM

เมื่อต้องการกำหนดแอดเดรสของ CGRAM ต้องกำหนดให้บิต 7 เป็น “0” บิต 6 เป็น “1” ส่วนอีก 6 บิตที่เหลือจะแทนด้วยค่าแอดเดรสของ CGRAM จะต้องทำการกำหนดแอดเดรสด้วยคำสั่งนี้ก่อนที่จะอ่านหรือเขียนข้อมูลให้ CGRAM โดยแอดเดรสของ CGRAM อยู่ระหว่าง $0x00 - 0x3f$

8. คำสั่งเลือกแอดเดรสของ DDRAM

ใช้ในการเลือกแอดเดรสของ DDRAM ก่อนที่จะทำการอ่านหรือเขียนข้อมูลโดยบิต 7 ต้องเป็น “1” และข้อมูลอีก 7 บิตที่เหลือจะเป็นค่าแอดเดรสของ DRAM ซึ่งแอดเดรสของ DDRAM จะอยู่ระหว่าง $0x8C - 0xFF$ ทั้งนี้จำนวนแอดเดรสวิ่งขึ้นอยู่กับการกำหนดสถานะที่บิต N ด้วยหากบิต N เป็น “0” แอดเดรสของ DDRAM จะอยู่ระหว่าง $0x80 - 0xCF$ และถ้าบิต N เป็น “1” แอดเดรสของ DDRAM จะมี 2 ช่วง คือ $0x8c - 0x87$ และ $0xc0 - 0xc7$

9. คำสั่งอ่านแฟลก BUSY และแอดเดรส

มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังนี้

| บิต 7 | บิต 6 | บิต 5 | บิต 4 | บิต 3 | บิต 2 | บิต 1 | บิต 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| BF | A | A | A | A | A | A | A |

เป็นคำสั่งที่ใช้อ่านแฟลก BUSY (BF) โดยแฟลคนี้จะเป็นตัวบอกสถานะของตัวควบคุม LCD ว่าพร้อมจะรับข้อมูลอยู่หรือไม่ถ้าหากบิต BF เป็น “0” แสดงว่าตัวควบคุม LCD พร้อมรับข้อมูลหรือคำสั่ง แต่ถ้าเป็น “1” แสดงว่า ขณะนั้นตัวควบคุม LCD ยังอยู่ในกระบวนการทำงานภายในหรือกำลังประมวลผลข้อมูลอยู่ ยังไม่พร้อมรับข้อมูลหรือคำสั่ง

เมื่อต้องการอ่านแฟลกต้องกำหนดให้ขา R/W เป็น “1” ด้วยแต่สัญญาณที่ RS ยังต้องเป็น “0” อยู่เพราะข้อมูลนี้เป็นข้อมูลคำสั่ง

นอกจากนี้ยังใช้เป็นคำสั่งอ่านข้อมูลแอดเดรสของ CGRAM และ DDRAM ด้วย โดยบิต 0-6 เป็นค่าข้อมูลของแอดเดรสที่ต้องการอ่าน

3.16 การเขียนคำสั่งและข้อมูลให้แก่โมดูล LCD

ในการเขียนข้อมูลเพื่อควบคุมให้แก่โมดูล LCD แสดงผลตามที่ผู้ใช้งานต้องการคำสั่ง (instruction) แล้วกำหนดโหมดการทำงานให้แก่โมดูล LCD ก่อน จากนั้นจึงค่อยส่งข้อมูล (data) ที่ต้องการแสดงผลเนื่องจากบิตข้อมูลของโมดูล LCD มี 8 เส้นคือ D0 – D7 และใช้เป็นทางผ่านของทั้งคำสั่งและข้อมูล ดังนั้นในการส่งคำสั่งและข้อมูลจึงต้องอาศัยการกำหนดสัญญาณลจิกที่ขา RS ถ้าหากที่ขา RS ได้ลจิก “0” หมายความว่า ข้อมูลที่ป้อนให้แก่โมดูล LCD ขณะนั้นเป็นคำสั่ง ในทางตรงข้าม หากขา RS ได้รับลจิก “1” ข้อมูลที่ป้อนให้ขณะนั้นเป็นข้อมูลที่ใช้ในการแสดงผล

เมื่อต้องการเขียนหรืออ่านข้อมูลใน CGRAM และ DDRAM เริ่มต้นต้องกำหนดแอดเดรสที่ต้องการอ่านหรือเขียนก่อน โดยใช้คำสั่งเลือกแอดเดรส จากนั้นกำหนดให้ขา RS เป็น “1” เพื่อแจ้งให้ตัวควบคุมภายในโมดูล LCD ทราบว่าข้อมูลที่ปรากฏต่อไปนี้เป็นข้อมูลปกติไม่ใช่คำสั่ง

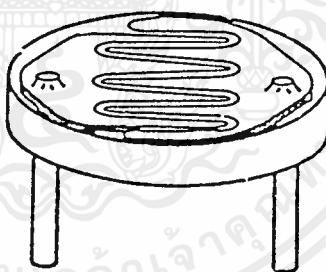
ในกรณีที่ต้องการอ่านค่าข้อมูลต้องกำหนดให้ขา R/W เป็น “1” ข้อมูลขนาด 8 บิต (หรือ 4 บิต) ก็จะปรากฏบนบิตข้อมูล โดยข้อมูลที่อ่านออกมาได้จะเป็นข้อมูลจากแอดเดรสของ CGRAM หรือ DDRAM ตามที่ต้องการ

ในกรณีที่ต้องการเขียนข้อมูล เมื่อกำหนดแอดเดรสและป้อนลจิก “1” ให้ขา RS แล้ว ต้องกำหนดให้ขา R/W เป็น “0” ข้อมูลที่อยู่บนบิตข้อมูลจะถูกเขียนลงในรีจิสเตอร์ DR จากนั้นจึงถ่ายทอกลงใน DDRAM ต่อไป

3.17 อุปกรณ์ตรวจจับแสง (LIGHT – SENSITIVE DEVICES)

โฟโตคอนดักทีฟเซลล์ (photo cell) คืออุปกรณ์ออปโตอิเล็กทรอนิกส์ที่เก่าแก่ที่สุด มันเป็นอุปกรณ์ตรวจจับแสงที่มีค่าความต้านทานภายในเปลี่ยนแปลงไปตามความเข้มของแสง แต่ค่าความต้านทานที่เปลี่ยนแปลงไปจะไม่เป็นสัดส่วนที่ส่งมาที่ตัวมัน สำหรับวัสดุที่ใช้โฟโตเซลล์ คือวัสดุที่มีความไวต่อแสงนั้นคือ แคดเมียมซัลไฟด์ (Cds) หรือ แคดเมียมเซเลไนด์ (CdSe)

จากรูปที่ 3.7 แสดงรูปแบบของโฟโตเซลล์ และที่สำคัญคือ โฟโตเซลล์เป็นอุปกรณ์ที่มีความไวต่อแสงมากกว่าอุปกรณ์อื่น ๆ และค่าความต้านทานสามารถแปรจากร้อยล้าน โอห์มไปเป็นร้อยโอห์ม มันมีประโยชน์สำหรับใช้งานกับแสงต่ำ มันจะถูกใช้กับแรงเคลื่อนไฟฟ้าประมาณ 200- 300 โวลต์ และกำลังไฟฟ้า 300 มิลลิวัตต์ขึ้นไป สำหรับข้อเสียของโฟโตเซลล์มันจะตอบสนองต่อการเปลี่ยนแปลงของแสงช้า



รูปที่ 3.7 แสดงรูปโฟโตเซลล์

3.18 คุณสมบัติของออปแอมป์

ออปแอมป์ คือ อุปกรณ์ชนิดหนึ่งซึ่งถูกออกแบบมาให้สามารถทำงานได้หลายรูปแบบ และ ยังเน้นความสะดวกในการนำไปใช้งานอีกด้วย โดยสามารถประกอบเป็นวงจรได้โดยการต่อร่วมกับอุปกรณ์ภายนอกเพียงไม่กี่ตัวเท่านั้น ในอดีตออปแอมป์จะประกอบขึ้นจากอุปกรณ์หลายตัวที่ถูกนำมาบรรจุไว้ในภาชนะชิ้นเดียวกัน ซึ่งนอกจากจะทำให้ออปแอมป์มีขนาดใหญ่แล้วยังอาจมีประสิทธิภาพค่อนข้างต่ำด้วย แต่ปัจจุบัน เราสามารถซื้อออปแอมป์ในรูปแบบของวงจรรวม (IC) ได้ตามท้องตลาด และจากคุณสมบัติ IC ออปแอมป์ที่ได้พัฒนาขึ้นทำให้อุปกรณ์ชนิดนี้เป็นที่รู้จักกันอย่างแพร่หลาย

คุณสมบัติทั่วไป

โดยทั่วไปแล้ว เราสามารถกล่าวได้ว่า ไอซีออปแอมป์ คือ อุปกรณ์โซลิดสเตท (SOLID STATE) ชนิดหนึ่ง ซึ่งสามารถตรวจวัดระดับสัญญาณ ไฟตรง และ ไฟสลับได้ และยังสามารถนำไปใช้ขยายสัญญาณได้อีกด้วย ไอซีออปแอมป์พื้นฐานจะต้องประกอบด้วยวงจรภายในภาคต่าง ๆ ดังนี้ คือ :

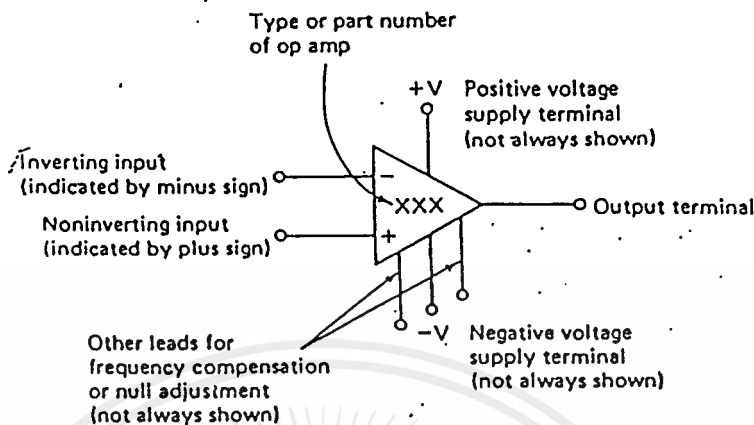
1. ดีฟเฟอเรนเชียลแอมป์ หรือ วงจรขยายผลต่าง (DIFFERENTIAL AMPLIFIER) ที่มีอินพุตอิมพีแดนซ์สูงมาก
2. วงจรขยายแรงดันซึ่งมีอัตราขยายสูงมาก
3. วงจรขยายภาคเอาต์พุตที่มี เอาต์พุตอิมพีแดนซ์ต่ำมาก

วงจรภายในภาคต่างๆ ของออปแอมป์ดังกล่าว และจากรูปจะสังเกตเห็นว่า แรงดันไฟตรงที่จ่ายให้แก่ออปแอมป์มักจะประกอบด้วยไฟบวกและลบ เพื่อให้เอาต์พุต สามารถสวิงได้ทั้งซีกบวกและลบเทียบกับกราวด์

จากคุณสมบัติของออปแอมป์ที่กล่าวมา ทำให้เราสามารถสรุปคุณสมบัติที่สำคัญบางประการของออปแอมป์ในอุดมคติ ดังนี้

1. เนื่องจากอินพุตอิมพีแดนซ์ของออปแอมป์มีค่าสูงเป็นอนันต์ กระแสเข้าที่อินพุตจะต่ำจนเกือบเท่าศูนย์ หรืออีกนัยหนึ่ง ไม่มีกระแสอินพุตเข้าสู่ออปแอมป์เลย
2. อัตราขยายขณะเปิดลูป A (ขณะที่ยังไม่มีกร็อบกลับ) จะมีค่าสูงมาก ซึ่งหมายความว่า แรงดันระหว่างขั้วอินพุตควรมีค่าใกล้
3. เอาต์พุตอิมพีแดนซ์มีค่าที่ต่ำมากจนไม่ทำตัวเป็นโหลดต่อภาคเอาต์พุตของวงจรขยาย รูปที่ 3.8 แสดงสัญลักษณ์ทั่วไปของออปแอมป์ ซึ่งประกอบด้วยขั้วอินพุต 2 ขั้ว ขั้วสำหรับแหล่งจ่ายไฟ 2 ขั้ว ขั้วเอาต์พุต 1 ขั้ว และขั้วสำหรับออฟเซ็ท หรือการชดเชยความถี่อีก 2 ขั้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ลักษณะทั่วไปของออปแอมป์

ขั้วอินพุตทั้งสองของออปแอมป์มีลักษณะต่างกันดังนี้ คือ สำหรับขั้วลบ เมื่อป้อนไฟตรงหรือไฟสลับเข้าไป ในขณะที่ขั้วบวกต่อกับจุดอ้างอิงจุดหนึ่ง สัญญาณที่ออกมาที่เอาต์พุตจะกลับเฟสกับอินพุต 180 ส่วนการป้อนสัญญาณที่ขั้วบวกเอาต์พุตจะมีเฟสตรงกับอินพุต ดังนั้นจึงกล่าวได้ว่าเครื่องหมายที่อินพุต คือ การแสดงเฟสของเอาต์พุตเทียบกับอินพุต ส่วนขั้วสำหรับปรับออฟเซ็ทหรือชดเชยความถี่นั้น โดยมากมักจะไม่มีถูกแสดง ในวงจรทั่วไป

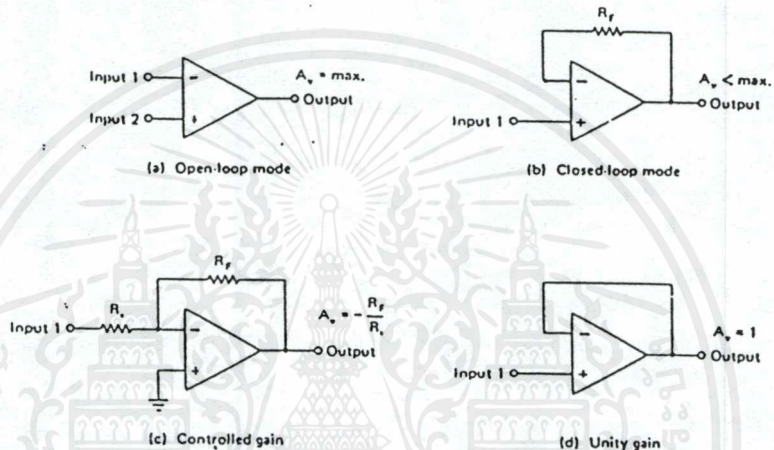
ในการนำออปแอมป์ไปใช้งานจริงนั้น เราอาจไม่จำเป็นต้องศึกษาให้ลึกซึ้งถึงวงจรภายในแต่อย่างไรก็ตาม ผู้สนใจสามารถศึกษารายละเอียดเพิ่มเติมจากสเป็ค หรือ รายละเอียดของผู้ผลิต

ลักษณะการทำงาน

ออปแอมป์ในอุดมคติจะมีอัตราขยายเป็นอนันต์ แต่ในทางปฏิบัติ อัตราการขยายอาจมีค่าสูงสุดเพียง 10000 หรือ 1000000 เท่านั้น ซึ่งเรียกว่า อัตราขยายขณะเปิดรูป (AV) ดังรูป 3.9a ในขณะที่เกิดความแตกต่างของแรงดันเพียงเล็กน้อยระหว่างขั้วอินพุตทั้งสอง เอาต์พุตจะสามารถให้สัญญาณสูงขึ้นหลายเท่า (ตามค่าอัตราขยาย AV) หากแต่จะถูกจำกัดด้วยขนาดของแหล่งจ่ายไฟเลี้ยงที่เราป้อนให้แก่ออปแอมป์ แต่ถึงเช่นนั้นก็ดี เอาท์พุตก็ไม่สามารถมีค่าสูงสุดเท่ากับแรงดันจากแหล่งจ่ายไฟเลี้ยงได้จริง ทั้งที่เกิดจากแรงดันที่ตกคร่อม Q14 R9 หรือ R10, Q20 ในรูปที่ 3.9 ทำให้แรงดันเอาต์พุตสูงสุดอาจมีค่าประมาณ 90 % ของแรงดันจากแหล่งจ่ายไฟเลี้ยงเท่านั้น

ส่วนนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติข้างต้น เราสามารถนำเอาออปแอมป์ในขณะเปิดloopไปใช้งานเป็นคอมพาราเตอร์ (COMPARATOR) หรือวงจรเปรียบเทียบแรงดันได้ โดยเอาที่พหุจะเปลี่ยนทันทีเมื่อมีการแตกต่างของแรงดันเกิดขึ้นระหว่างขั้วอินพุทของออปแอมป์



รูปที่ 3.9 ออปแอมป์อุดมคติ

แต่ทว่า การทำงานของออปแอมป์ยังไม่สิ้นสุดเพียงเท่านั้น นอกจากนี้ จะพบว่าการใช้ ออปแอมป์ในลักษณะของลูป (มีการป้อนกลับ) จะทำให้ออปแอมป์มีประโยชน์สูงมากขึ้น ดังรูป 3.9b การป้อนกลับในรูปใช้ตัวต้าน R_f เพียงตัวเดียว ซึ่งมีผลให้วงจรมีเสถียรภาพสูงขึ้น และมีสัญญาณรบกวนน้อยลง ในขณะที่เดียวกัน อัตราขยายแรงดันจะลดลงด้วย

วงจรในรูปที่ 3.9c แสดงการใช้ออปแอมป์โดยมีการป้อนสัญญาณเอาต์พุทกลับมายังอินพุท นอกจากนี้ยังสามารถควบคุมอัตราขยายแรงดัน ได้โดยการอาศัยตัวต้านทาน 2 ตัวเท่านั้นทำให้อัตราขยายแรงดัน

$$A_v = -R_f / R_i$$

โดยที่เครื่องหมายลบแสดงถึงการกลับเฟสของเอาต์พุทเทียบกับอินพุท ส่วนวงจรที่ 3.9d แสดงการป้อนกลับในกรณีที่มี $A_v = 1$ คุณสมบัติที่ได้กล่าวมาทั้งหมดนี้ คือ คุณสมบัติทั่วไปของออปแอมป์ที่จะนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ถ้าขั้ว - มีศักดาเป็นบวกสูงกว่าขั้ว + , เอาท์พุทเป็น -
2. ถ้าขั้ว - มีศักดาเป็นบวกต่ำกว่าขั้ว + , เอาท์พุทเป็น +

คุณสมบัติและพารามิเตอร์บางชนิดของออปแอมป์

1. อินพุทอิมพีแดนซ์

ในทางอุดมคติควรมีค่าเท่ากับอนันต์ แต่ในความเป็นจริง อินพุทอิมพีแดนซ์จะมีค่าประมาณ 1 เมกกะโอมห์ (1×10^6 โอห์ม) ค่าอินพุทอิมพีแดนซ์นี้มีค่ามากขึ้นเท่าใด ออปแอมป์ตัวนั้นก็ทำงานได้ดียิ่งขึ้น นอกจากนี้ เมื่อนำออปแอมป์ไปใช้งานในย่านความถี่สูง ควรระวังผลจากอินพุทคาปาซิแตนซ์ของวงจรถัดด้วย ซึ่งมักมีค่าประมาณ 2 พิโคฟารัด (2×10^{-12} ฟารัด) เมื่อขั้วอินพุทขั้วหนึ่งต่อกับกราวด์

2. เอาท์พุทอิมพีแดนซ์

ดังที่กล่าวมาแล้วว่า ออปแอมป์ในอุดมคติจะมีเอาท์พุทอิมพีแดนซ์เป็นศูนย์ แต่ในความเป็นจริง ค่านี้อาจมีได้ตั้งแต่ 25 ถึงหลายพันโอห์มขึ้นไป แต่อย่างไรก็ตาม เรามักสมมุติให้เอาท์พุทอิมพีแดนซ์ในวงจรมีค่าเป็นศูนย์ เพื่อง่ายต่อการคำนวณและวิเคราะห์

จากคุณสมบัติออปแอมป์ที่มีอินพุทอิมพีแดนซ์สูง และมีเอาท์พุทอิมพีแดนซ์ต่ำ ออปแอมป์จึงเปรียบเสมือนเป็นอุปกรณ์ซึ่งมีคุณสมบัติเป็นอิมพีแดนซ์เมทซิ่งที่ดีตัวหนึ่ง

3. กระแสไบอัสด้านอินพุท

เนื่องจากอินพุทอิมพีแดนซ์ของออปแอมป์ไม่เป็นค่าอนันต์ ดังนั้น จึงมีกระแสค่าน้อย ๆ มีหน่วยเป็น นาโน ถึง ไมโคร แอมแปร์ ไหลผ่านขั้วอินพุททั้งสอง ซึ่งค่าเฉลี่ยของกระแสดังกล่าวถูกเรียกว่าเป็น กระแสไบอัสด้านอินพุท กระแสจะก่อให้เกิดความไม่สมดุลในวงจรภายใน ซึ่งจะเป็นผลกระทบต่อภาคเอาท์พุท ดังนั้น กระแสนี้ควรถูกกำจัดให้มีค่าต่ำ

4. แรงดันออฟเซต ที่เอาท์พุท

แรงดันออฟเซตที่เอาท์พุทเกิดขึ้นจากกระแสไบอัสด้านอินพุท ซึ่งในอุดมคติ เมื่อแรงดันอินพุทระหว่างขั้วทั้งสองมีค่าเท่ากัน แรงดันที่เอาท์พุทควรเป็นศูนย์ แต่โดยทั่วไปมักไม่เป็นเช่นนั้นคือ มักมีแรงค่านิ่งปรากฏที่เอาท์พุทขณะที่อินพุทเป็นศูนย์ ซึ่งเราสามารถแก้ไขได้โดย รบ้อนแรงดัน หรือ กระแสออฟเซตที่อินพุท แล้วปรับจนได้ $V_{out} = 0$ โวลท์

5. กระแสออฟเซตที่อินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการปรับแรงดันออฟเซตที่เอาต์พุตให้มีค่าเป็นศูนย์ กระแสทั้งสองข้างควร แต่ในทางปฏิบัติ จะพบว่า เราต้องจ่ายกระแสให้แก่อินพุตข้างหนึ่งมากกว่าอีกข้างหนึ่ง เพื่อให้แรงดันเอาต์พุตมีค่าเป็นศูนย์ ซึ่งกระแสออฟเซตนี้ประมาณ 20 มิลลิแอมป์

6. แรงดันออฟเซตที่อินพุต

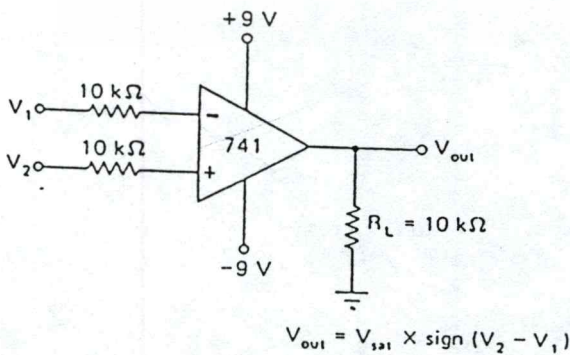
ในอุดมคติ แรงดันเอาต์พุตจะเท่ากับศูนย์ก็ต่อเมื่อแรงดันระหว่างขั้วอินพุตมีค่าเป็น เช่นกัน แต่ในทางปฏิบัติ ความไม่สมดุลภายในวงจรมักทำให้เราต้องป้อนแรงดันค่าหนึ่งแก่อินพุตใด ๆ เสมอ เพื่อให้แรงดันเอาต์พุตเป็นศูนย์

7. การปรับออฟเซตเป็นศูนย์

ในการปรับแรงดันเอาต์พุตให้เป็นศูนย์ หรือ การปรับแรงดันออฟเซตที่อินพุตให้เป็นศูนย์ นั้นเราอาจใช้ขั้ว OFF NULLING ที่ผู้ผลิตได้เตรียมไว้ให้แล้ว โดยให้ศึกษาข้อมูลรายละเอียดของออปแอมป์นั้น ๆ

3.19 วงจรเปรียบเทียบแรงดัน (คอมพาราเตอร์)

การทำงานเป็นคอมพาราเตอร์ในขณะเปิดลูปนั้น ออปแอมป์จะสามารถเปรียบเทียบระดับ สัญญาณระหว่างขั้วอินพุตทั้งสองได้ค่อนข้างแม่นยำ โดยใช้หลักเรื่องความสัมพันธ์ระหว่างขั้วอินพุตที่ได้กล่าวมาแล้ว ซึ่งในอธิบายได้ว่า เมื่อแรงดันขั้วลบมีค่าเป็นบวกสูงกว่าแรงดันอินพุตที่ขั้ว บวกสัญญาณที่เอาต์พุตจะลบเป็นลบ และมีขนาดเกือบเท่ากับ $-V_{cc}$ จากแหล่งจ่ายไฟ



| Input voltage | | Output voltage |
|---------------|----|----------------|
| V1 | V2 | - +Vsat |
| +1 | +2 | +8 |
| +2 | +1 | -8 |
| 0 | 0 | 0 |
| +1 | -1 | -8 |
| -1 | +1 | +8 |
| -1 | -2 | -8 |
| -2 | -1 | +8 |

รูปที่ 3.10 วงจรเปรียบเทียบแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.20 ออปโตคัปเปอร์

ออปโตคัปเปอร์เป็นอุปกรณ์ที่มีการแบ่งส่วนอินพุตและเอาต์พุตออกจากกันทางไฟฟ้าอย่างสิ้นเชิง การถ่ายทอดสัญญาณ ระหว่างส่วนอินพุตและส่วนเอาต์พุตจะใช้การเชื่อมโยงทางแสงเท่านั้นทำให้กราวด์ของอินพุตไม่เชื่อมต่อกัน ดังนั้นจึงสามารถกำหนดให้ทางอินพุตเป็นวงจรไฟฟ้ากระแสตรง และวงจรทางเอาต์พุตเป็นวงจรไฟฟ้ากระแสสลับได้

ภาคอินพุตของออปโตคัปเปอร์ โดยส่วนใหญ่จะเป็น LED อินฟราเรด ในขณะที่ภาคเอาต์พุตจะเป็นอุปกรณ์สารกึ่งตัวนำที่ทำงานเมื่อมีแสงมาตกกระทบ เช่น โฟโตทรานซิสเตอร์ โฟโตคาร์ลิงตัน โฟโตลอจิก และโฟโตไดโอดแอกหรือโฟโตไทรสเตอร์ ดังแสดงสัญลักษณ์ของออปโตคัปเปอร์แบบต่าง ๆ

การทำงานจะเริ่มต้นด้วยการจ่ายแรงดันไบอัสตรงให้แก่ LED อินฟราเรดภายในออปโตคัปเปอร์ เมื่อ LED นำกระแส ก็จะกำเนิดอินฟราเรดส่งไปตกกระทบที่ขาเบสของโฟโตทรานซิสเตอร์ (ในกรณีที่ภาคเอาต์พุตเป็นโฟโตทรานซิสเตอร์หรือโฟโตคาร์ลิงตัน) ทำให้โฟโตทรานซิสเตอร์นำกระแสจะเกิดไหลผ่านจากขาคอลเล็กเตอร์มายังอิมิตเตอร์ โดยแหล่งจ่ายแรงดันทางเอาต์พุตสามารถที่จะใช้แยกกับทางอินพุตได้อย่างอิสระ ไม่ต้องต่อกราวด์ถึงกันจึงสามารถต่อกับแหล่งกำเนิดแรงดันสูงหรือแหล่งกำเนิดไฟสลับได้ โดยไม่มีการรบกวนย้อนกลับมาทางอินพุตอย่างเด็ดขาดและยังสามารถป้องกันการรบกวนจากอินพุตโดยผ่านทางกราวด์ได้ด้วย

รูปที่ 3.11 สัญลักษณ์ของออปโตคัปเปอร์แบบต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้ไอซีขับ (Transistor driver ID)

ไอซีใช้ในการขับโหลดกระแสสูงมักมีวงจรทางเอาต์พุตเป็นแบบคอลเล็กเตอร์เปิด ทำให้สามารถใช้กับแรงดันไม่ต่ำกว่า 30 V ขึ้นไปอยู่กับไอซีในแต่ละเบอร์สำหรับไอซีขับหรือไอซีไครเวอร์ที่ยกมาอธิบายมีด้วยกัน 3 เบอร์คือ 74LS06 ซึ่งไอซีอินเวอร์เตอร์ไครเวอร์ ภายในบรรจุอินเวอร์เตอร์เกตแบบคอลเล็กเตอร์เปิด 6 ตัว 7407 เป็นไอซีบัฟเฟอร์ไครเวอร์ ภายในบรรจุบัฟเฟอร์แบบคอลเล็กเตอร์ 6 ตัว และ ULN 2003 เป็นไอซีอินเวอร์เตอร์ไครเวอร์เช่นเดียวกับ 74LS06 แต่ภายในบรรจุอินเวอร์เตอร์เกต 7 ตัว

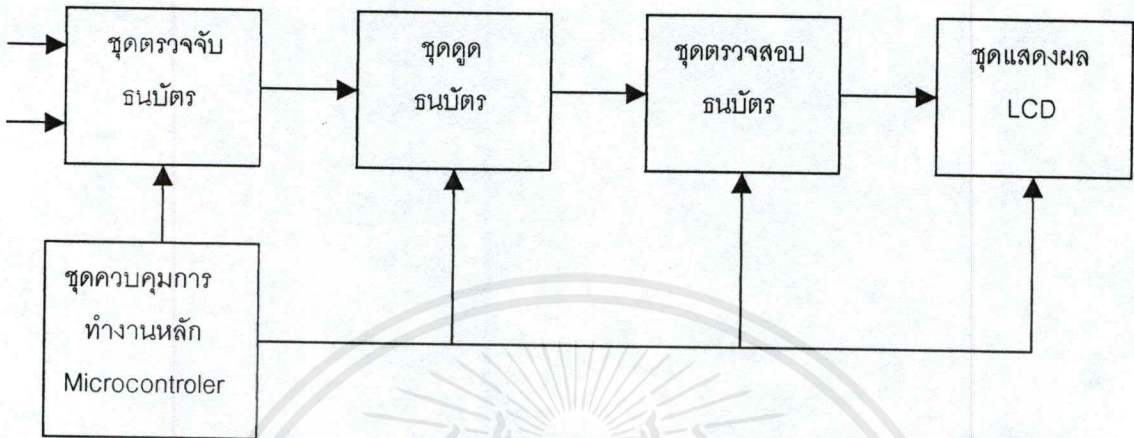
ULN2003

ไอซีไครเวอร์เบอร์นี้สามารถสูงกว่า 74LS06 และ 74LS07 โดยภายในบรรจุอินเวอร์เตอร์เกตแบบคอลเล็กเตอร์เปิด 7 ตัว สามารถใช้กับแรงดันได้สูงสุด +50 V กระแสเอาต์พุตสูงสุดในแต่ละขาเท่ากับ 500 mA นอกจากนั้นยังต่อไดโอดป้องกันไว้ที่ทุกขาเอาต์พุต ทำให้สามารถต่อโหลดที่เป็นขอลวดได้ทันที

บทที่ 4

หลักการและการออกแบบ

หลักการการทำงานและการออกแบบของ โครงงานนี้แสดงได้ดัง Block diagram นี้



รูปที่ 4.1 Block diagram แสดงหลักการการทำงาน

ในการออกแบบ โครงงานนี้แบ่งออกเป็น 2 ส่วน คือ

4.1 การออกแบบวงจรทางฮาร์ดแวร์ ประกอบด้วย

- ชุดประมวลผล ในส่วนนี้ใช้ไมโครคอนโทรลเลอร์เบอร์ AT89S8252 ของบริษัทATMEL มีพอร์ตใช้งานดังนี้

พอร์ต 0 (Port 0) ใช้เป็นเอาต์พุตพอร์ต ขับสแต็ปมอเตอร์ โดยมี ULN2003AN เป็นบัฟเฟอร์ต่ออยู่เพื่อเพิ่มกระแส

พอร์ต 1 (Port 1) ใช้เป็นอินพุตพอร์ต มีการใช้งาน 3 บิต คือ บิต 1.0 และบิต 1.1 เป็นอินพุตของตัวตรวจจับธนบัตร บิต 1.2 เป็นอินพุตของตัวตรวจสอบธนบัตร

พอร์ต 2 (Port 2) ใช้เป็นเอาต์พุตพอร์ต แสดงผลทาง LCD โดยมีบัฟเฟอร์เบอร์ 74HC541 ต่ออยู่เพื่อเพิ่มกระแสขับ

พอร์ต 3 (Port 3) ใช้เป็นพอร์ตควบคุมการทำงาน โดยใช้บิต 3.6 ต่อกับขา RS (Register Selection) ของ LCD เพื่อเป็นตัวเซตการทำงานภายใน LCD และบิต 3.7 ต่อกับขา E (Enable) ของ LCD เพื่อเป็นตัวกำหนดสถานะการรับเขียนอ่านข้อมูล

- ชุดตรวจจับธนบัตร ออกแบบใช้ออปโตคัปเปลอร์ 2 ตัว ทำงานเมื่อมีธนบัตรตัดแสงของออปโตคัปเปลอร์ จะส่งเอาต์พุตไป BC547 เป็นทรานซิสเตอร์ใช้เซตให้เป็นลอจิกไปใช้งานกับไมโครคอนโทรลเลอร์

- ชุดควบคุมบัตร ออกแบบใช้สเต็ปป์มอเตอร์ชนิด 4 สเต็ป โดยมี ULN2003AN เป็นตัวกลับลอจิกและขับกระแสเป็นสัญญาณไปทริก 2N3055 ให้ทำงาน 4 ตัว 4 สเต็ป พร้อมกับมีไดโอดป้องกันกระแสย้อนกลับที่ 2N3055 ทุกตัว

- ชุดตรวจสอบบัตร ออกแบบใช้ LDR ทำหน้าที่ตรวจสอบกระดาษบัตร โดยมีหลอดนีออนสีเขียวขนาดเล็กทำหน้าที่เปล่งแสงไปสะท้อนกับกระดาษ แล้วให้ LDR รับแสงที่ได้ไปเข้าไอซีออปแอมป์เบอร์ CA3130 ทำหน้าที่เปรียบเทียบความเข้มของแสงที่ได้รับจาก LDR ในลักษณะของแรงดันกับแรงดันอ้างอิงที่ตั้งไว้ แล้วส่งสัญญาณไปทริก BC547 เป็นทรานซิสเตอร์ใช้เซตให้เป็นลอจิกไปใช้งานกับไมโครคอนโทรลเลอร์

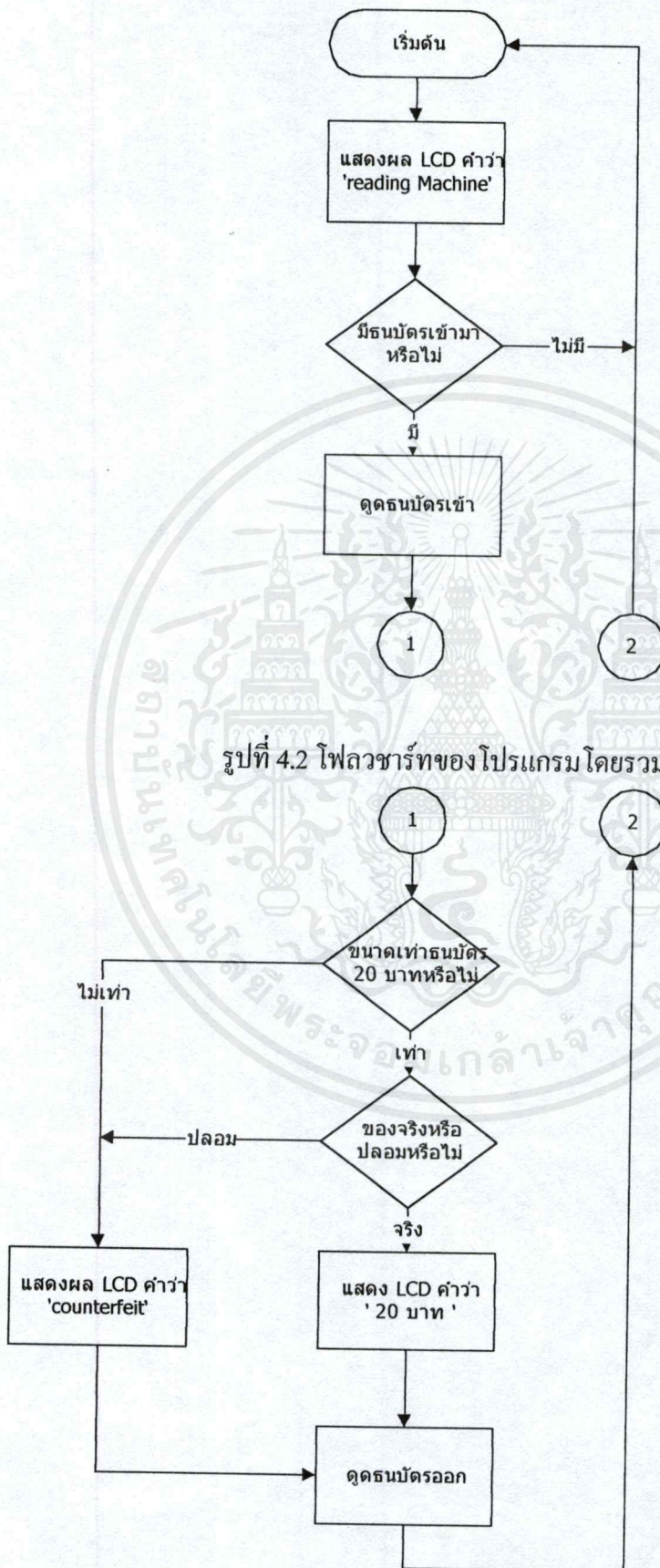
- ชุดแสดงผล ออกแบบใช้ LCD ขนาด 16 ตัวอักษร 1 บรรทัด ใช้บัฟเฟอร์เบอร์ 74HC541 ควบคุมค่าที่ออกมาจากพอร์ต 2 และใช้บิต 3.6 ต่อร่วมกับขา RS (Register Selection) ของ LCD เพื่อเป็นตัวเซตการทำงานภายใน LCD และบิต 3.7 ต่อร่วมกับขา E (Enable) ของ LCD เพื่อเป็นตัวกำหนดสถานะการรับเขียนอ่านข้อมูล

- ชุดแหล่งจ่ายไฟ แบ่งออกเป็น 3 ส่วน ส่วนแรกใช้ไอซีเร็กกูเลเตอร์ 7805 จ่ายไฟให้วงจรควบคุมและประมวลผลทั้งหมด ส่วนที่สองใช้ไอซีเร็กกูเลเตอร์ 7805 จ่ายไฟให้ หลอดนีออน และส่วนที่สาม ใช้ไอซี LM317M เป็นตัวปรับแรงดันให้เท่ากับแรงดันของสเต็ปป์มอเตอร์และใช้ทรานซิสเตอร์เบอร์ 2N3055 ทำหน้าที่ขยายกระแสเพิ่มให้สเต็ปป์มอเตอร์

การต่อวงจรทางฮาร์ดแวร์จะแสดงไว้ในภาคผนวก

4.2 การออกแบบทางซอฟต์แวร์

หลักการออกแบบการทำงานทางซอฟต์แวร์แสดงดัง โฟลวชาร์ตดังนี้



รูปที่ 4.2 โฟลวชาร์ทของ โปรแกรม โดยรวม

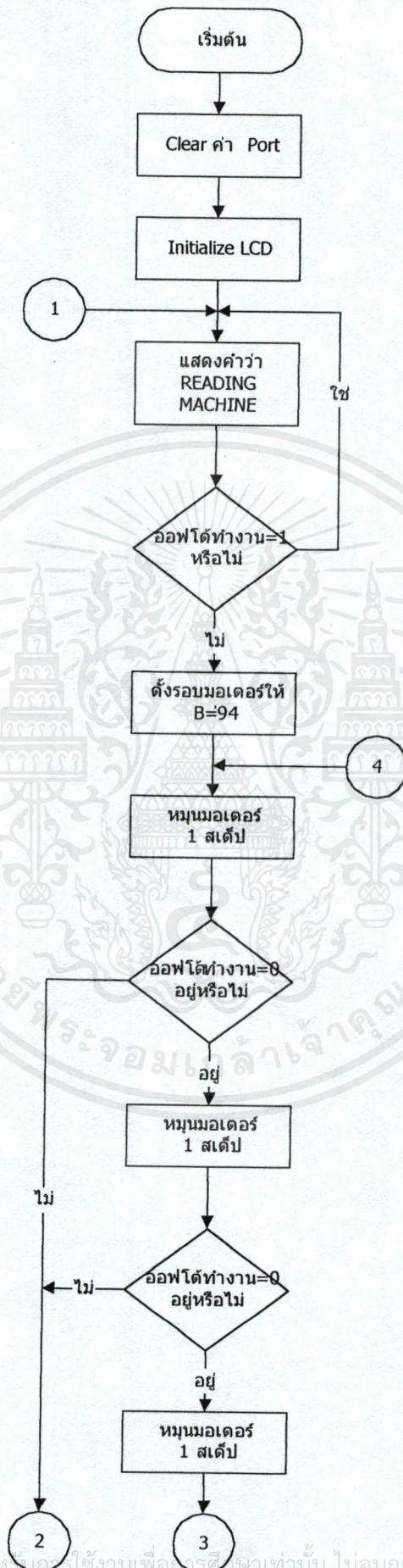
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

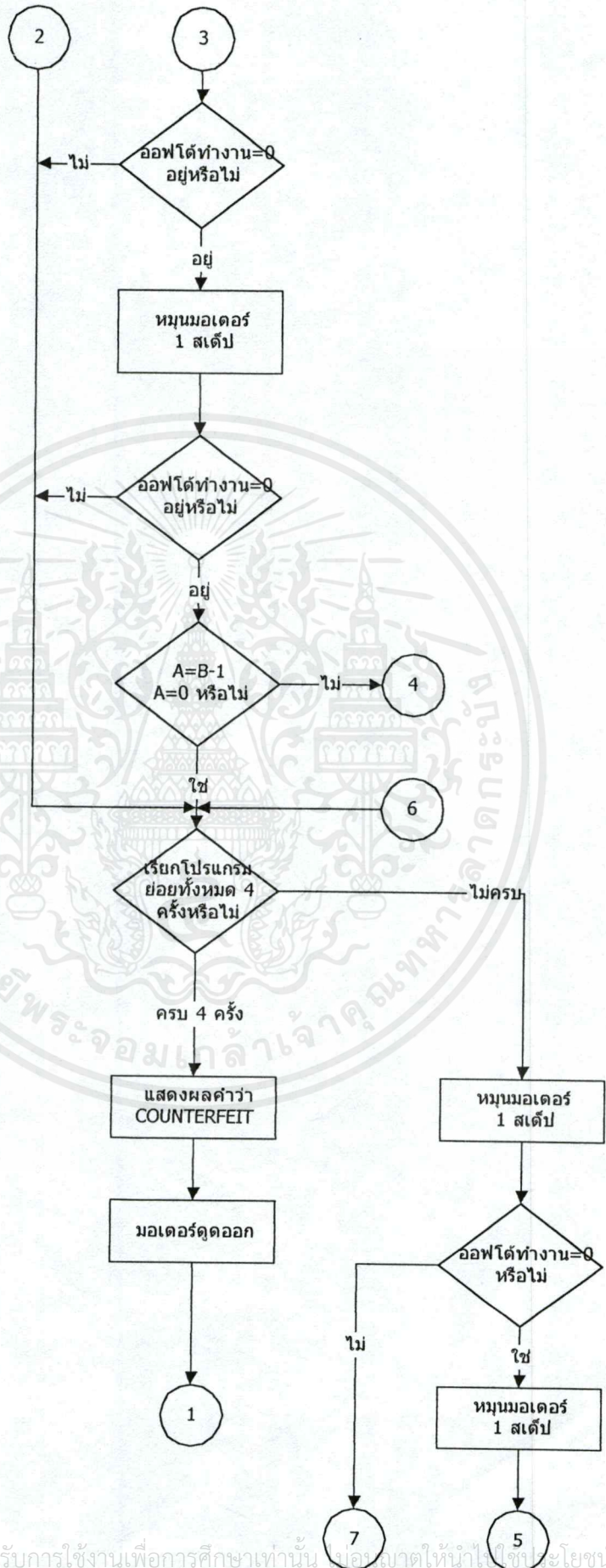
จากรูปมีการทำงานโดยรวมคือ เมื่อเปิดเครื่องจะแสดงคำว่า READING MACHINE ที่หน้าจอ LCD จากนั้นเมื่อมีธนบัตรเข้ามาทำให้ออฟโต้คัปเปิลอร์ทำงานจึงดูธนบัตรเข้า แล้วทำการตรวจสอบขนาดของธนบัตร ถ้ายาวไม่เท่ากับ 20 บาทจะแสดงคำว่า COUNTERFEIT (ปลอม) จากนั้นจึงดูคอก แต่เมื่อยาวเท่ากับ 20 บาท จะทำการตรวจสอบกระดาษว่าจริงหรือปลอม ถ้าจริงจะแสดงคำว่า 20 BAHT แล้วทำการดูคอก แต่ถ้าเป็นของปลอมจะแสดงคำว่า COUNTERFEIT แล้วดูคอก กลับไปรอธนบัตรเข้ามาใหม่

การออกแบบการทำงานข้างต้นมาเขียนเป็น โฟลวชาร์ททางโปรแกรมดังรูป

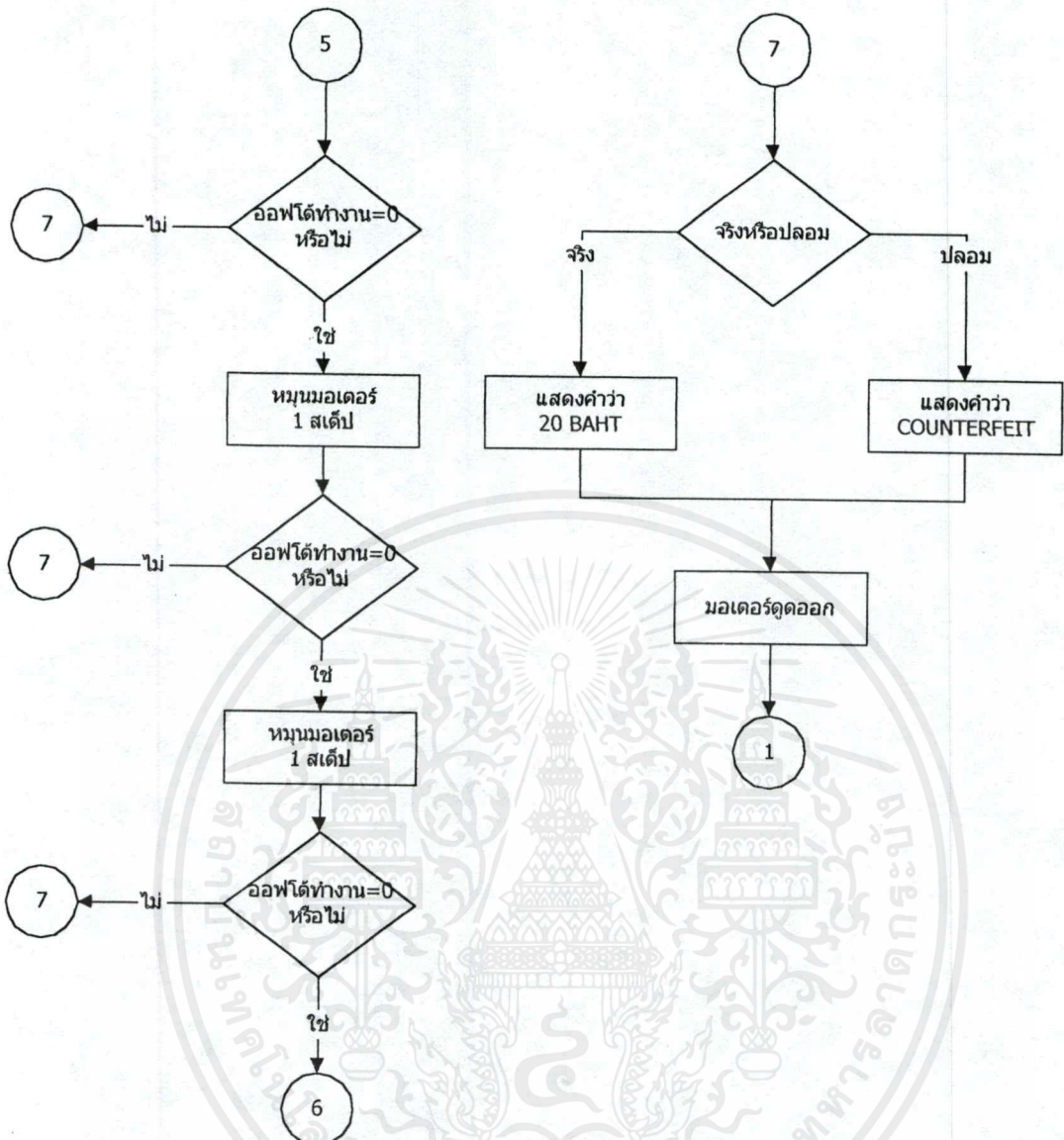


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำข้อมูลไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 โฟลวชาร์ทของโปรแกรมทั้งระบบ

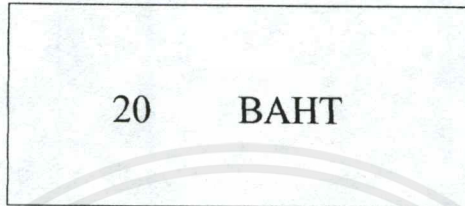
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

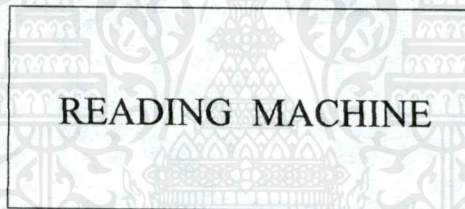
การทดลอง

วิธีการทดลอง 4 ขั้นตอน

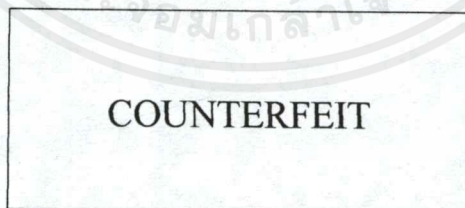
- นำธนบัตร 20 บาท ป้อนเข้าเครื่อง เครื่องจะทำงาน แล้วแสดงผลที่ LCD ว่า "20 BAHT"



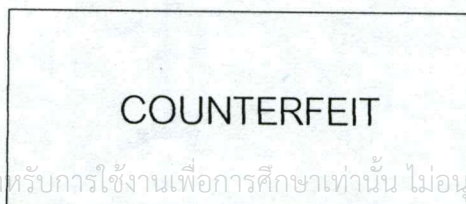
- นำกระดาษที่มีความกว้างไม่ถึง 7.2 เซนติเมตร ป้อนเข้าเครื่อง จะไม่มีการทำงานเกิดขึ้น ผลที่ LCD ปรากฏคำว่า "READING MACHINE"



- นำกระดาษที่มีความกว้าง 7.2 เซนติเมตร ความยาวมากกว่าขนาดธนบัตรจริง ป้อนเข้าเครื่อง เครื่องจะทำงาน แล้วแสดงผลที่ LCD คำว่า "COUNTERFEIT"



- นำธนบัตรปลอมขนาด 20 บาท ที่เป็นกระดาษธรรมดาป้อนเข้าเครื่อง เครื่องจะทำงาน แล้วแสดงผลที่ LCD คำว่า "COUNTERFEIT"



บทที่ 6

บทสรุปและแนวทางการพัฒนา

บทสรุป จากการทำโครงการเครื่องอ่านธนบัตร (Banknote Reading Machine) สามารถทำตามขอบเขตที่กำหนดคือ การอ่านธนบัตรราคา 20 บาท และตรวจสอบว่าจริงหรือปลอม

ปัญหาอุปสรรค

1. การหาข้อมูลในช่วงแรกเป็นการติดต่อกับทางราชการคือ สำนักพิมพ์ธนบัตรแห่งประเทศไทย ค่อนข้างใช้เวลาพอสมควรโดยประมาณแล้วประมาณ 2 เดือน ข้อมูลที่ได้ยังไม่ชัดเจนเพียงพอ เนื่องจากบางอย่างเป็นความลับของทางราชการ
2. ข้อมูลของธนบัตรที่ได้ไม่ครอบคลุมเนื้อหาที่ต้องการเท่าที่ควร เนื่องจากการผลิตธนบัตรของไทยแต่ก่อนนี้มีมาตรฐานที่ไม่แน่นอน แต่ขณะที่ทำการติดต่อหาข้อมูลพบว่าปัจจุบันกำลังเริ่มทำการปรับเปลี่ยนการผลิตธนบัตรให้มีมาตรฐานเดียวกันในเรื่องของ ขนาดและความกว้าง ซึ่งเป็นข้อมูลเดียวที่มีความชัดเจนที่สุดที่นำมาเป็นแนวทางของโครงการนี้ ในส่วนของลายต่าง ๆ ข้อมูลที่ได้พบว่าลายของแต่ละธนบัตรจะมีการเปลี่ยนอยู่เรื่อย ๆ เพื่อป้องกันการปลอมแปลงเกิดขึ้น โดยเฉพาะในราคา 500 และ 1000 บาท ซึ่งการตรวจจับลายนี้ทำได้ยาก
3. การออกแบบอุปกรณ์ทางฮาร์ดแวร์จะเป็นระบบแมคคาณิก ซึ่งมีการแก้ไขปรับเปลี่ยนให้สมบูรณ์บ่อยครั้ง ทำให้ใช้เวลาในการทำงานนานพอสมควร
4. การออกแบบทางซอฟต์แวร์ การเขียนโปรแกรมใช้งาน ร่วมกับฮาร์ดแวร์เป็นสิ่งใหม่ในการเรียนรู้จึงใช้เวลาพอสมควร

แนวทางการพัฒนา จากการทำโครงการนี้สามารถที่จะพัฒนาไปประยุกต์ใช้ได้ไปอีกหลายด้านอาทิเช่น เครื่องแลกธนบัตรหรือเครื่องขายตั๋ว เป็นต้น โดยมีจุดที่จะพัฒนาเป็นข้อๆดังนี้

1. จุดสำคัญของระบบนี้คือระบบแมคคาณิกในส่วนของการดูดที่ต้องมีแรงกดเพื่อรีดธนบัตรได้โดยไม่สะดุดเนื่องจากมีผลกับการคำนวณรอบของ โปรแกรม ซึ่งควรที่จะใช้สเต็ปป์มอเตอร์ที่ใหญ่และแรงกว่าจึงจะได้ผลที่สมบูรณ์
2. จากการทำโครงการนี้สามารถที่จะทำได้ทุกธนบัตร โดยการพัฒนาทางโปรแกรม เนื่องจากแต่ละธนบัตรจะมีขนาดต่างกัน 0.6 เซนติเมตร ในแต่ละระดับราคา
3. ในการตรวจสอบธนบัตรนั้น โครงการนี้ใช้การตรวจสอบความเข้มของสีกระดาษ ซึ่งในทางปฏิบัติแล้วยังไม่สามารถป้องกันได้ 100 เปอร์เซ็นต์ ผู้จัดทำจึงขอเสนอแนะให้ทำการตรวจสอบทางลายนำรูปพระบรมฉายาสาทิสลักษณ์ในเนื้อกระดาษส่วนที่ว่างเมื่อยกดูกับแสงสว่างจะปรากฏภาพ ในจุดนี้ข้อมูลที่ได้รับจากสำนักพิมพ์ธนบัตรแห่งประเทศไทยแนะนำว่ายังไม่มีการปลอม

แปลงได้เลย ถ้าตรวจสอบได้ จะได้ผลถึง 100 เปอร์เซ็นต์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

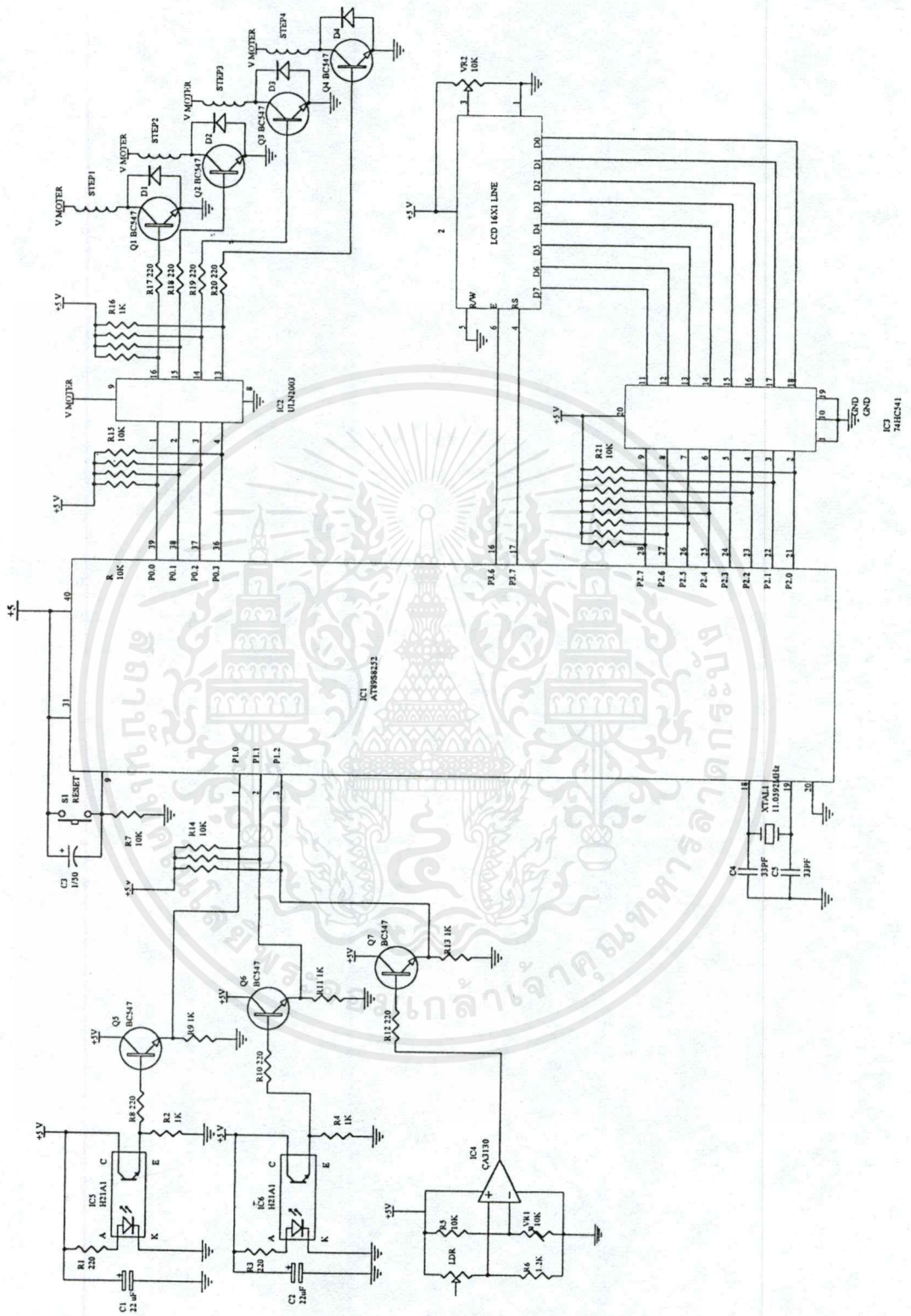
4. ควรพัฒนาโดยการนำ LASER DIODE ที่ส่งสัญญาณแสงได้เป็นจุดเล็ก ๆ และตัวรับมีความไวเพียงพอเพื่อตรวจสอบตำแหน่งที่ชนบัตรแสงสามารถผ่านได้มากและน้อยโดยเป็นตำแหน่งที่สามารถใช้กับชนบัตรทุกค่าที่ต้องการตรวจสอบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

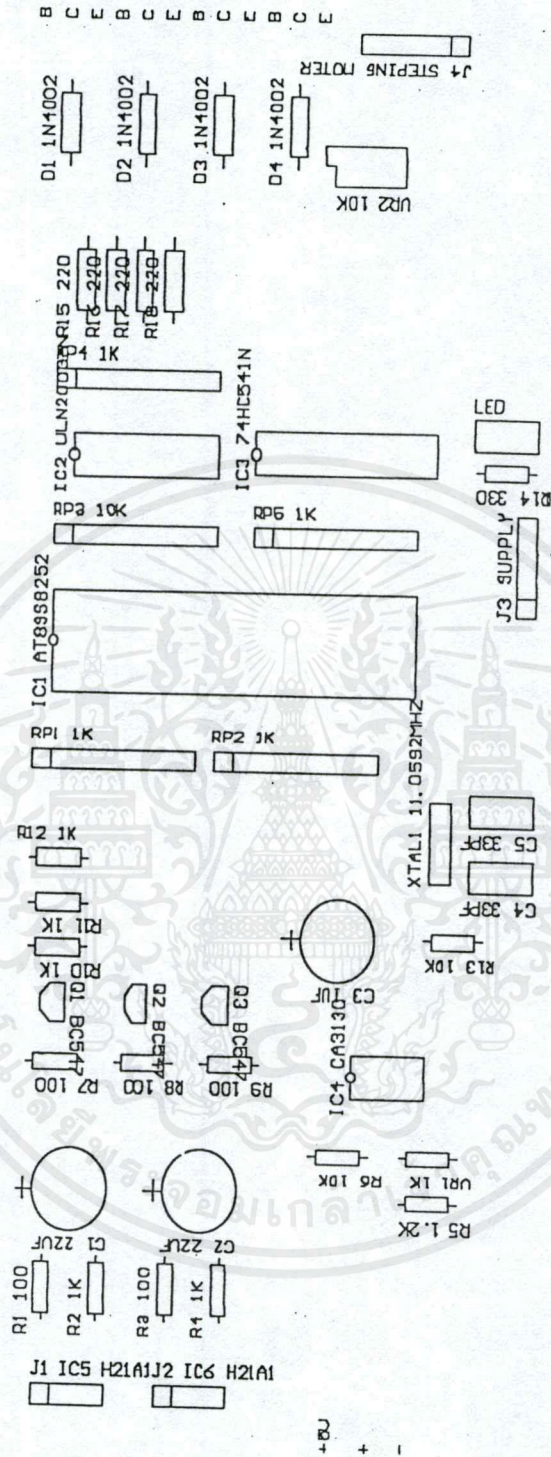


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



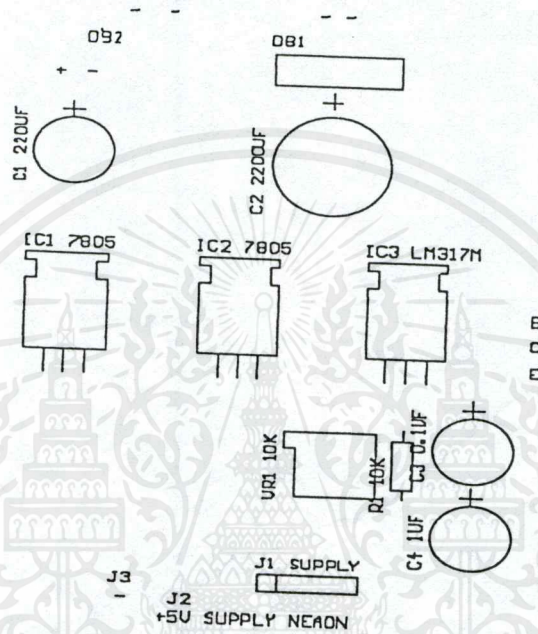
วงจรควบคุม, วงจรสแต็ปมอเตอร์ และวงจรเซนเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

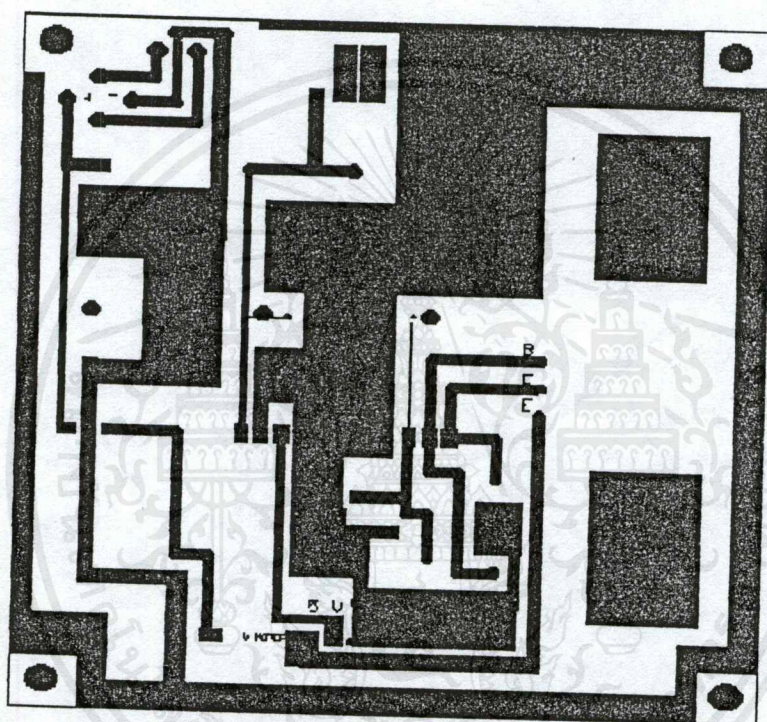


การวางอุปกรณ์บนแผ่นปริ้นของวงจรควบคุม, วงจรขับสเต็ปมอเตอร์ และวงจรเซนเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

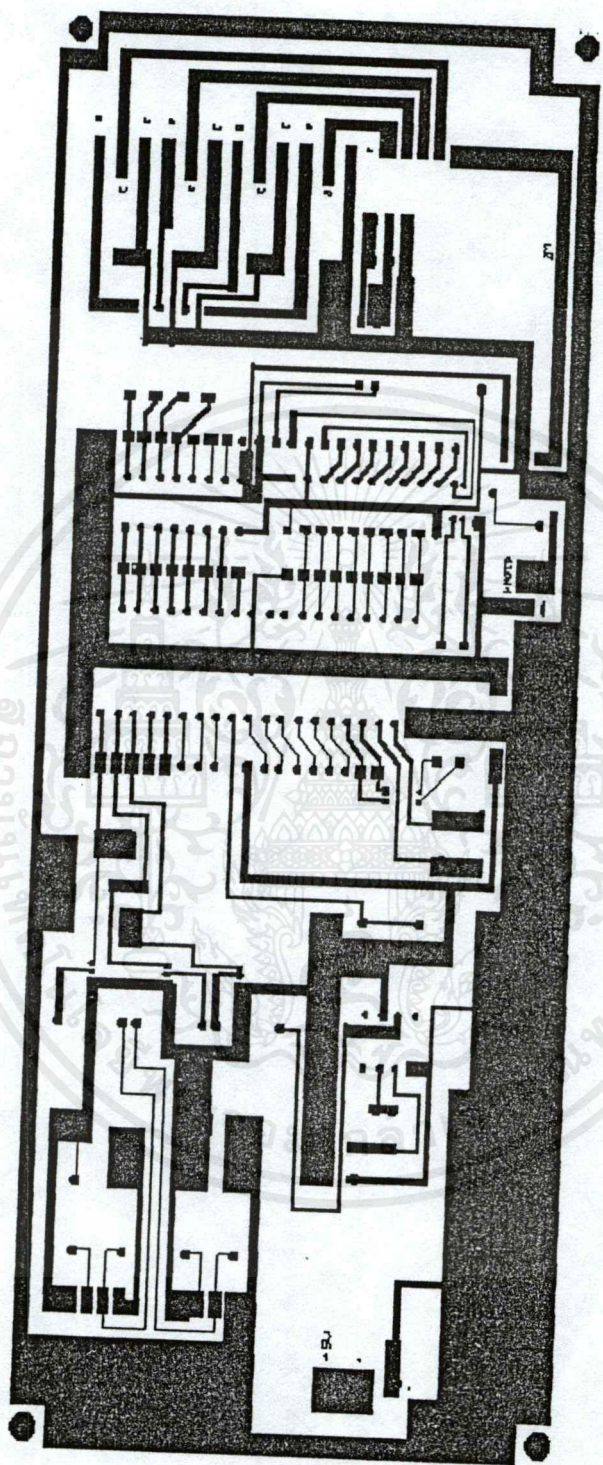


การวางอุปกรณ์บนแผ่นปริ้นแหล่งจ่ายไฟ



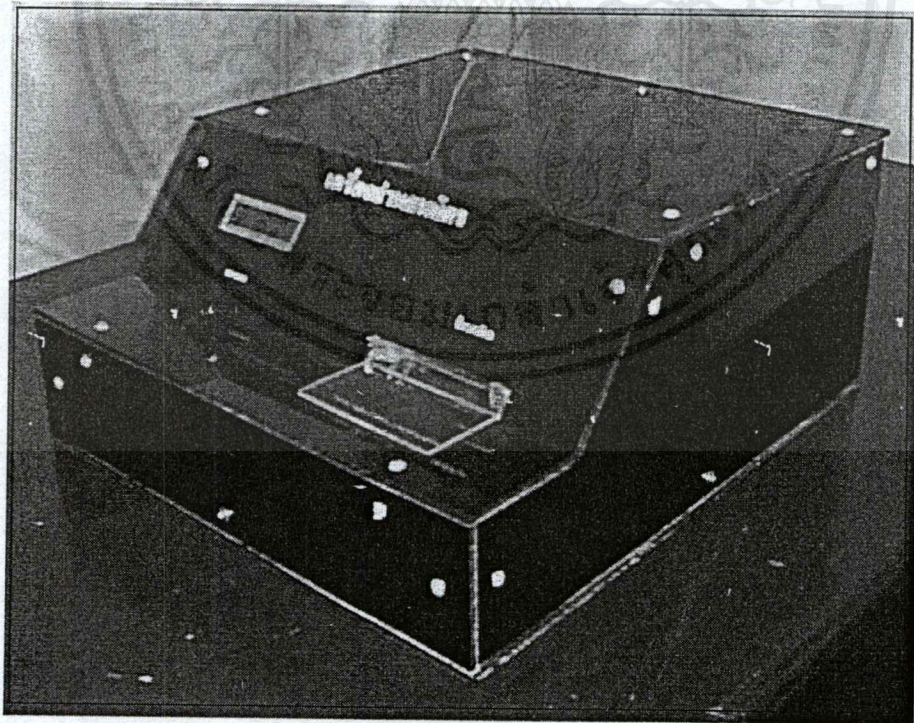
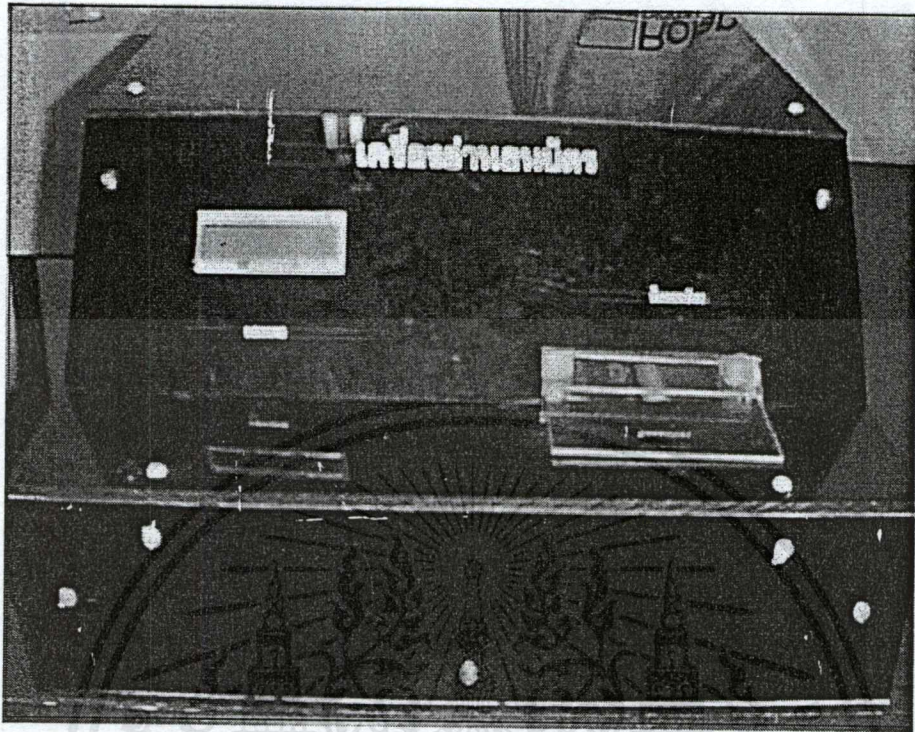
แผ่นปริ้นวงจรแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แผ่นปรินต์วงจรควบคุม , วงจรขับเคลื่อนปั๊มมอเตอร์ และวงจรเซนเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ชิ้นงานเครื่องอ่านธนบัตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;-----
;DEFINE PORT&PIN NAME
;-----
LCD_EN          BIT        P3.6
LCD_RS          BIT        P3.7
;-----
;DEFINE USER REGISTER
;-----
LCD_ADDR        EQU        030H
LCD_DATA        EQU        031H
;-----
;MAIN PROGRAM
;-----
                                ORG        0000H
                                MOV        P0,#000H
                                MOV        P1,#003H
                                MOV        P2,#000H
                                MOV        P3,#0FFH
IN:                            ACALL     INIT_LCD
                                ACALL     READING
                                MOV        A,P1
                                ANL        A,#00000011B
                                CJNE       A,#00000000B,IN
;-----
;20 BAHT
;-----
FWD1:                            MOV        R0,#94
                                MOV        P0,#10011100B
                                ACALL     DELAY
                                ACALL     CHECK_SHORT
                                MOV        P0,#00110110B
                                ACALL     DELAY
                                ACALL     CHECK_SHORT
                                MOV        P0,#01100011B
                                ACALL     DELAY
                                ACALL     CHECK_SHORT
                                MOV        P0,#11001001B
                                ACALL     DELAY
                                ACALL     CHECK_SHORT
                                DJNZ       R0,FWD1
                                ACALL     FWD3
                                ACALL     FWD3
                                ACALL     FWD3
                                ACALL     FWD3
                                ACALL     COUN
                                LJMP      RWD1
;-----
FWD3:                            MOV        P0,#10011100B
                                ACALL     DELAY
                                ACALL     CHECK_BAHT
                                MOV        P0,#00110110B
                                ACALL     DELAY
                                ACALL     CHECK_BAHT
                                MOV        P0,#01100011B
                                ACALL     DELAY
                                ACALL     CHECK_BAHT
                                MOV        P0,#11001001B
                                ACALL     DELAY
                                ACALL     CHECK_BAHT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

COUN:      ACALL    LCD_CLR
           MOV      LCD_ADDR,#000H           ;Set Address 00H
           ACALL   SET_ADDR_LCD
           MOV      DPTR,#VR1              ;Row_1 Show LCD 'COUNT'
           ACALL   WRLINE_LCD
           MOV      LCD_ADDR,#040H
           ACALL   SET_ADDR_LCD
           MOV      DPTR,#VR2              ;Row_1 Show LCD 'RFEIT'
           ACALL   WRLINE_LCD
           ACALL   DELAY_1s
           ACALL   DELAY_1s
           RET

```

```

BAHT:      ACALL    LCD_CLR
           MOV      LCD_ADDR,#000H           ;Set Address 00H
           ACALL   SET_ADDR_LCD
           MOV      DPTR,#VR3              ;Row_1 Show LCD ' 20 '
           ACALL   WRLINE_LCD
           MOV      LCD_ADDR,#040H
           ACALL   SET_ADDR_LCD
           MOV      DPTR,#VR4              ;Row_1 Show LCD ' BAHT '
           ACALL   WRLINE_LCD
           ACALL   DELAY_1s
           ACALL   DELAY_1s
           RET

```

```

READING:   ACALL    LCD_CLR
           MOV      LCD_ADDR,#000H           ;Set Address 00H
           ACALL   SET_ADDR_LCD
           MOV      DPTR,#VR5              ;Row_1 Show LCD 'READING'
           ACALL   WRLINE_LCD
           MOV      LCD_ADDR,#040H
           ACALL   SET_ADDR_LCD
           MOV      DPTR,#VR6              ;Row_1 Show LCD ' MACHINE '
           ACALL   WRLINE_LCD
           ACALL   DELAY_1s
           ACALL   DELAY_1s
           RET

```

;LCD MODEL

```

INIT_LCD:  LCALL   DELAY_100ms
           CLR    LCD_RS
           MOV    P2,#00111000B
           LCALL LCD_CLK
           LCALL DELAY_10ms
           MOV    P2,#00111000B
           LCALL LCD_CLK
           LCALL LCD_OFF
           LCALL LCD_CLR
           MOV    P2,#00000110B
           LCALL LCD_CLK
           LCALL LCD_HOME
LCD_CLR:   CLR    LCD_RS
           MOV    P2,#00000001B
           LCALL LCD_CLK
           RET
LCD_HOME: CLR    LCD_RS
           MOV    P2,#00000010B

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCD_OFF:          LCALL LCD_CLK
                 RET
                 CLR LCD_RS
                 MOV P2,#00001000B
                 LCALL LCD_CLK
                 RET
LCD_CLK:         SETB LCD_EN
                 LCALL LCD_DELAY
                 CLR LCD_EN
                 LCALL LCD_DELAY
                 RET
LCD_ON:          CLR LCD_RS
                 MOV P2,#00001100B
                 LCALL LCD_CLK
                 RET
LCD_BLINK:       CLR LCD_RS
                 MOV P2,#00001111B
                 LCALL LCD_CLK
                 RET
LCD_LSHF:        CLR LCD_RS
                 MOV P2,#00011000B
                 LCALL LCD_CLK
                 RET
LCD_RSHF:        CLR LCD_RS
                 MOV P2,#00011100B
                 LCALL LCD_CLK
                 RET
SET_ADDR_LCD:   CLR LCD_RS
                 MOV A,LCD_ADDR
                 SETB ACC.7
                 MOV P2,A
                 LCALL LCD_CLK
                 RET
WRCHAR_LCD:     SETB LCD_RS
                 MOV P2,LCD_DATA
                 LCALL LCD_CLK
                 LCALL LCD_ON
                 RET
WRLINE_LCD:     MOV R0,#0
WRLINE_LCD_1:   SETB LCD_RS
                 CLR A
                 MOVC A,@A+DPTR
                 MOV P2,A
                 LCALL LCD_CLK
                 INC DPTR
                 INC R0
                 CJNE R0,#8,WRLINE_LCD_1
                 LCALL LCD_ON
WRLINE_LCD_2:   SETB LCD_RS
                 CLR A
                 MOVC A,@A+DPTR
                 MOV P2,A
                 LCALL LCD_CLK
                 INC DPTR
                 INC R0
                 CJNE R0,#16,WRLINE_LCD_2
                 LCALL LCD_ON
                 RET
LCD_DELAY:      MOV 7,#002
LCD_DELAY_1:    MOV 6,#054H

```

```

LCD_DELAY_2:   NOP
               NOP
               DJNZ R6,LCD_DELAY_2
               DJNZ R7,LCD_DELAY_1
               RET

DELAY_10ms:   MOV 7,#010
DELAY_10ms_1: MOV 6,#0E6H
DELAY_10ms_2: NOP
               NOP
               DJNZ R6,DELAY_10ms_2
               DJNZ R7,DELAY_10ms_1
               RET

DELAY_100ms:  MOV 7,#080
DELAY_100ms_1: MOV 6,#0E6H
DELAY_100ms_2: NOP
               NOP
               DJNZ R6,DELAY_10ms_2
               DJNZ R7,DELAY_10ms_1
               RET

DELAY_1s:     MOV 5,#40
DELAY_1s_1:   LCALL DELAY_10ms
               DJNZ R5,DELAY_1s_1
               RET

DELAY_11s:    MOV 5,#050
DELAY_11s_1:  LCALL DELAY_10ms
               DJNZ R5,DELAY_11s_1
               RET

;-----
;DISPLAY TITLE
;-----
;          012345678
VR1:      DB '  COUNT'
VR2:      DB 'RFEIT  '
VR3:      DB '   20   '
VR4:      DB '  BAHT  '
VR5:      DB 'READING '
VR6:      DB ' MACHINE'
END
;-----

```

Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Downloadable Flash Memory
 - SPI Serial Interface for Program Downloading
 - Endurance: 1,000 Write/Erase Cycles
- 2K Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
- 4V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low-power Idle and Power-down Modes
- Interrupt Recovery From Power-down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power-off Flag

Description

The AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S8252 provides the following standard features: 8K bytes of downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two data pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.



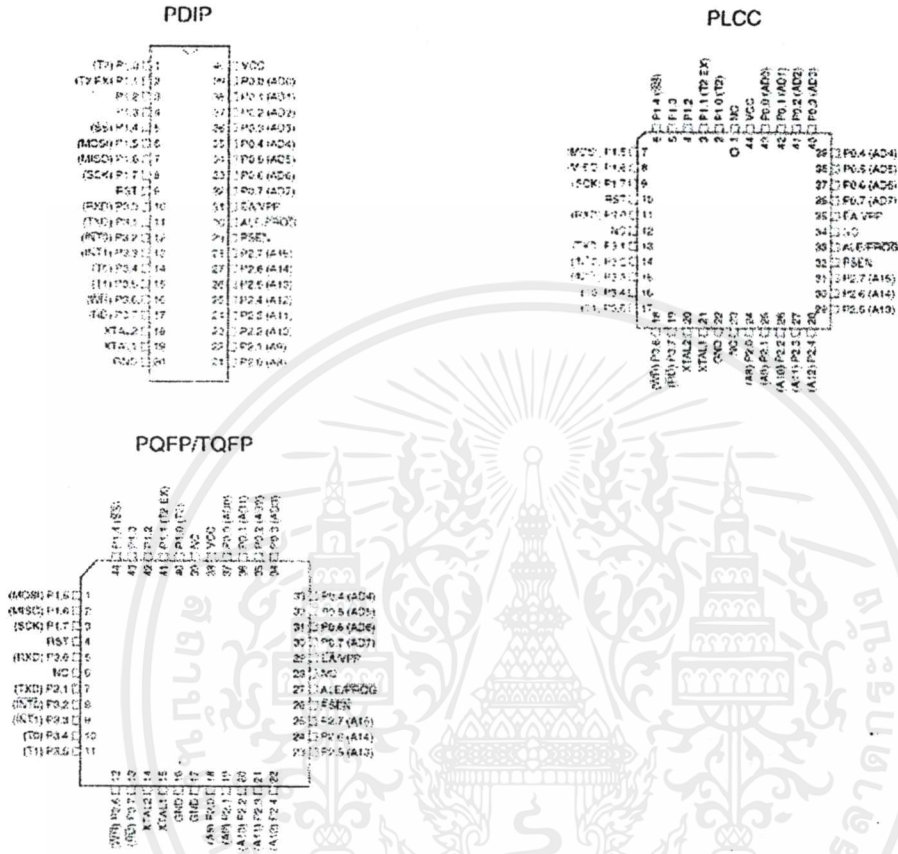
8-bit
Microcontroller
with 8K Bytes
Flash

AT89S8252

Rev. 0401E-02/00



Pin Configurations



Pin Description

VCC
Supply voltage.

GND
Ground.

Port 0

Port 0 is an 8-bit open drain *bbi*-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external

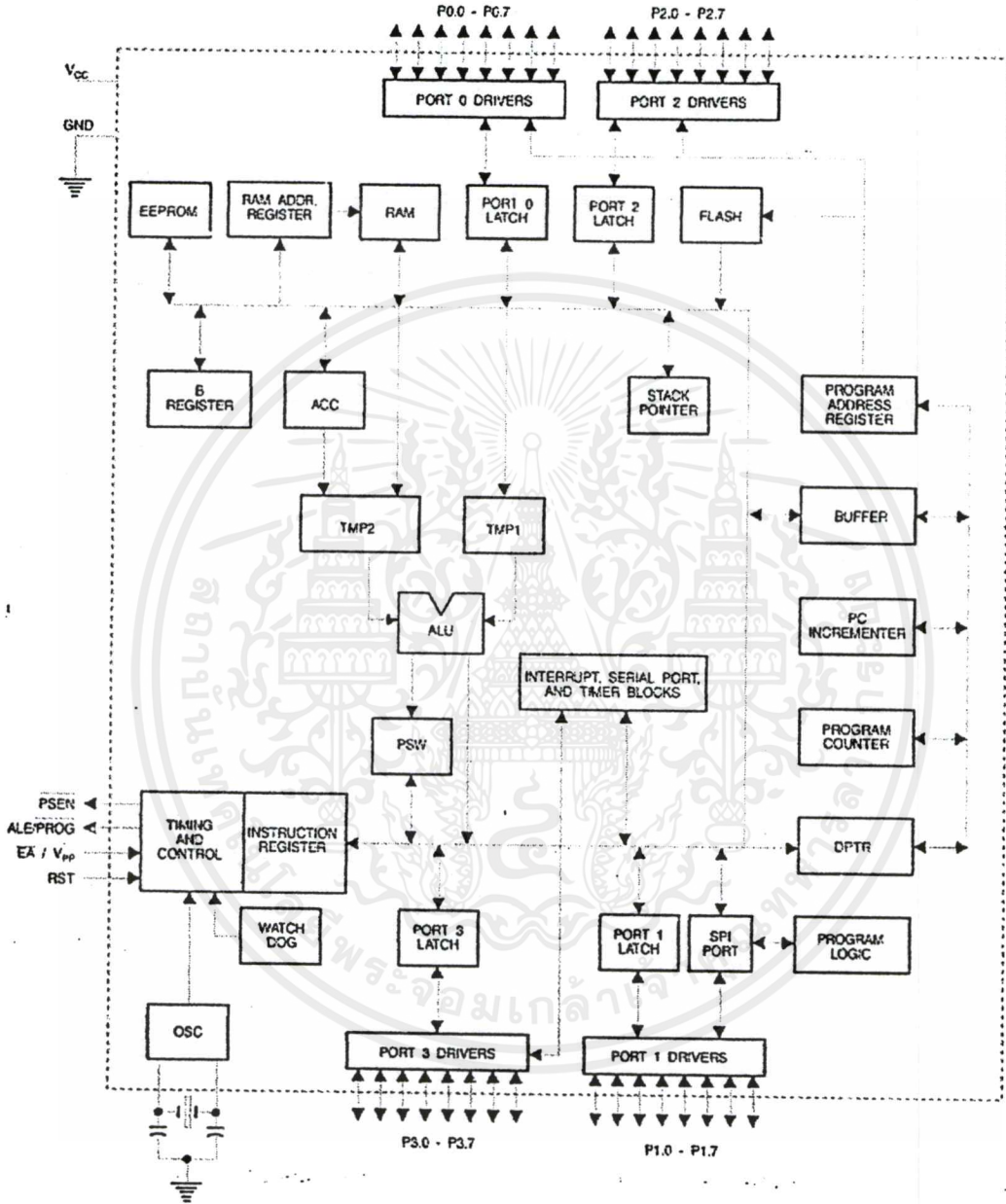
program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

Pin Description

Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

| Port Pin | Alternate Functions |
|----------|---|
| P1.0 | T2 (external count input to Timer/Counter 2; clock-out) |
| P1.1 | T2EX (Timer/Counter 2 capture/reload trigger and direction control) |
| P1.4 | SS (Slave port select input) |
| P1.5 | MOSI (Master data output, slave data input pin for SPI channel) |
| P1.6 | MISO (Master data input, slave data output pin for SPI channel) |
| P1.7 | SCK (Master clock output, slave clock input pin for SPI channel) |

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{OL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8 bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs,

Port 3 pins that are externally being pulled low will source current (I_{OL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

| Port Pin | Alternate Functions |
|----------|--|
| P3.0 | RXD (serial input port) |
| P3.1 | TXD (serial output port) |
| P3.2 | INT0 (external interrupt 0) |
| P3.3 | INT1 (external interrupt 1) |
| P3.4 | TC (timer 0 external input) |
| P3.5 | T1 (timer 1 external input) |
| P3.6 | WR (external data memory write strobe) |
| P3.7 | RD (external data memory read strobe) |

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

EA/PP

External Access Enable. EA must be strapped to GND in order to enable the device to fetch code from external pro-

AT89S8252

gram memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, \overline{EA} will be internally latched on reset.

\overline{EA} should be strapped to V_{CC} for internal program executions. This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89S8252 SFR Map and Reset Values

| | | | | | | | | | |
|------|-------------------|-------------------|--------------------|--------------------|------------------|------------------|-------------------|------------------|------|
| 0F8H | | | | | | | | | 0F1H |
| 0F0H | B 00000000 | | | | | | | | 0F7H |
| 0E8H | | | | | | | | | 0EFH |
| 0E0H | ACC 00000000 | | | | | | | | 0E7H |
| 0D8H | | | | | | | | | 0DFH |
| 0D0H | PSW 00000000 | | | | | | | SPCR 000011XX | 0D7H |
| 0C8H | T2CON 00000000 | T2MOD XXXXXX00 | RCAP2L 00000000 | RCAP2H 00000000 | TL2 00000000 | TH2 00000000 | | | 0CFH |
| 0C0H | | | | | | | | | 0C7H |
| 0B8H | IP XX000000 | | | | | | | | 0BFH |
| 0B0H | P3 11111111 | | | | | | | | 0B7H |
| 0A8H | IE 0X000000 | | SPSR 00XXXXXX | | | | | | 0AFH |
| 0A0H | P2 11111111 | | | | | | | | 0A7H |
| 98H | SCON 00000000 | SBUF XXXXXXXX | | | | | | | 9FH |
| 90H | P1 11111111 | | | | | | WMCON 00000010 | | 97H |
| 88H | TCON 00000000 | TMOD 00000000 | TL0 00000000 | TL1 00000000 | TH0 00000000 | TH1 00000000 | | | 8FH |
| 80H | P0 11111111 | SP 00000111 | DP0L 00000000 | DP0H 00000000 | DP1L 00000000 | DP1H 00000000 | SPDR XXXXXXXX | PCON 0XXX0000 | 87H |





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted

locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16-bit auto-reload mode.

Table 2. T2CON—Timer/Counter 2 Control Register

| T2CON Address = 0C8H | | Reset Value = 0000 000B | | | | | | |
|----------------------|--|-------------------------|------|------|-------|-----|------|--------|
| Bit Addressable | | | | | | | | |
| Bit | TF2 | EXF2 | RCLK | TCLK | EXEN2 | TR2 | C/T2 | CP/RL2 |
| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| Symbol | Function | | | | | | | |
| TF2 | Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1. | | | | | | | |
| EXF2 | Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1). | | | | | | | |
| RCLK | Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock. | | | | | | | |
| TCLK | Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock. | | | | | | | |
| EXEN2 | Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX. | | | | | | | |
| TR2 | Start/Stop control for Timer 2. TR2 = 1 starts the timer. | | | | | | | |
| C/T2 | Timer or counter select for Timer 2. C/T2 = 0 for timer function. C/T2 = 1 for external event counter (falling edge triggered). | | | | | | | |
| CP/RL2 | Capture/Reload select. CP/RL2 = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow. | | | | | | | |

Watchdog and Memory Control Register The WMCON register contains control bits for the Watchdog Timer (shown in Table 3). The EEMEN and EEMWE bits are used

to select the 2K bytes on-chip EEPROM, and to enable byte-write. The DPS bit selects one of two DPTR registers available.

Table 3. WMCON—Watchdog and Memory Control Register

| WMCON Address = 96H | | Reset Value = 0000 0010B | | | | | | |
|---------------------|-----|--------------------------|-----|-------|-------|-----|-------|-------|
| Bit | PS2 | PS1 | PS0 | EEMWE | EEMEN | DPS | WDRST | WDTEN |
| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |

| Symbol | Function |
|-------------------|--|
| PS2 PS1 PS0 | Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms. |
| EEMWE | EEPROM Data Memory Write Enable Bit. Set this bit to "1" before initiating byte write to on-chip EEPROM with the MOVX instruction. User software should set this bit to "0" after EEPROM write is completed. |
| EEMEN | Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory. |
| DPS | Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1. |
| WDRST RDY/BSY | Watchdog Timer Reset and EEPROM Ready/Busy Flag. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDRST bit is then automatically reset to "0" in the next instruction cycle. The WDRST bit is Write-Only. This bit also serves as the RDY/BSY flag in a Read-Only mode during EEPROM write. RDY/BSY = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/BSY bit equals "0" and is automatically reset to "1" when programming is completed. |
| WDTEN | Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer. |

SPI Registers Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

Interrupt Registers The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

Dual Data Pointer Registers To facilitate accessing both internal EEPROM and external data memory, two banks of 16 bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.





Table 4. SPCR—SPI Control Register

| SPCR Address = D5H | | | | | | | | Reset Value = 0000 01XXB |
|--------------------|------|-----|------|------|------|------|------|--------------------------|
| Bit | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| | SPIE | SPE | DORD | MSTR | CPOL | CPHA | SPR1 | SPR0 |

| Symbol | Function | | | | | | | | | | | | |
|--------------|--|-----|---|---|---|---|----|---|---|----|---|---|-----|
| SPIE | SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts. | | | | | | | | | | | | |
| SPE | SPI Enable. SPI = 1 enables the SPI channel and connects \overline{SS} , MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel. | | | | | | | | | | | | |
| DORD | Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission. | | | | | | | | | | | | |
| MSTR | Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode. | | | | | | | | | | | | |
| CPOL | Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control. | | | | | | | | | | | | |
| CPHA | Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control. | | | | | | | | | | | | |
| SPR0 SPR1 | SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, F_{osc} , is as follows: SPR1SPR0 SCK = F_{osc} divided by <table border="1" style="margin-left: 20px;"> <tr><td>0</td><td>0</td><td>4</td></tr> <tr><td>0</td><td>1</td><td>16</td></tr> <tr><td>1</td><td>0</td><td>64</td></tr> <tr><td>1</td><td>1</td><td>128</td></tr> </table> | 0 | 0 | 4 | 0 | 1 | 16 | 1 | 0 | 64 | 1 | 1 | 128 |
| 0 | 0 | 4 | | | | | | | | | | | |
| 0 | 1 | 16 | | | | | | | | | | | |
| 1 | 0 | 64 | | | | | | | | | | | |
| 1 | 1 | 128 | | | | | | | | | | | |

Table 5. SPSR – SPI Status Register

| SPSR Address = AAH | | | | | | | | Reset Value = 00XX XXXXB |
|--------------------|------|------|---|---|---|---|---|--------------------------|
| Bit | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| | SPIF | WCOL | - | - | - | - | - | - |

| Symbol | Function |
|--------|---|
| SPIF | SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register. |
| WCOL | Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register. |

Table 6. SPDR – SPI Data Register

| SPDR Address = 86H | | | | | | | | Reset Value = unchanged |
|--------------------|------|------|------|------|------|------|------|-------------------------|
| Bit | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| | SPD7 | SPD6 | SPD5 | SPD4 | SPD3 | SPD2 | SPD1 | SPD0 |

Data Memory – EEPROM and RAM

The AT89S8252 implements 2K bytes of on-chip EEPROM for data storage and 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

The on-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address location 96H. The EEPROM address range is from 000H to 7FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to "0".

The EEMWE bit in the WMCON register needs to be set to "1" before any byte location in the EEPROM can be written. User software should reset EEMWE bit to "0" if no further EEPROM write is required. EEPROM write cycles in the serial programming mode are self-timed and typically take 2.5 ms. The progress of EEPROM write can be monitored by reading the RDY/BSY bit (read-only) in SFR WMCON. RDY/BSY = 0 means programming is still in progress and RDY/BSY = 1 means EEPROM write cycle is completed and another write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the

actual timer periods (at V_{CC} = 5V) are within ±30% of the nominal.

The WDT is disabled by Power-on Reset and during Power-down. It is enabled by setting the WDEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

Table 7. Watchdog Timer Period Selection

| WDT Prescaler Bits | | | Period (nominal) |
|--------------------|-----|-----|------------------|
| PS2 | PS1 | PS0 | |
| 0 | 0 | 0 | 16 ms |
| 0 | 0 | 1 | 32 ms |
| 0 | 1 | 0 | 64 ms |
| 0 | 1 | 1 | 128 ms |
| 1 | 0 | 0 | 256 ms |
| 1 | 0 | 1 | 512 ms |
| 1 | 1 | 0 | 1024 ms |
| 1 | 1 | 1 | 2048 ms |

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

Timer 2

Timer 2 is a 16 bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/T2 in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which



the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

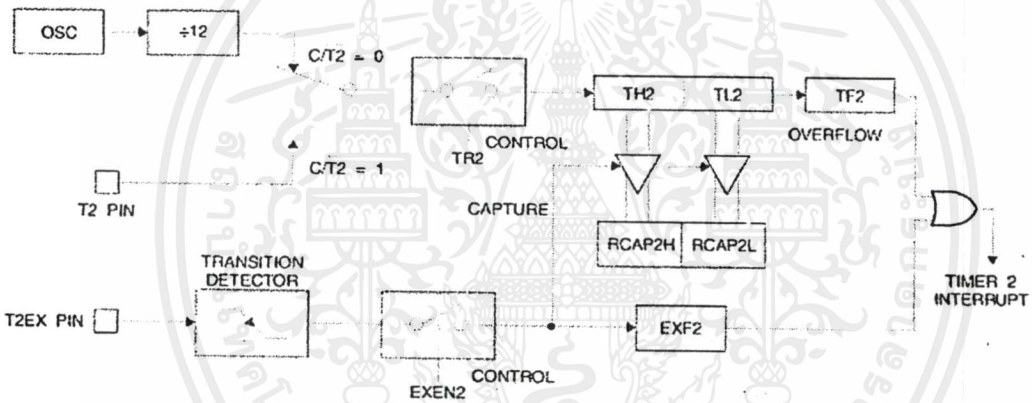
Table 8. Timer 2 Operating Modes

| RCLK + TCLK | CP/RL2 | TR2 | MODE |
|-------------|--------|-----|---------------------|
| C | 0 | 1 | 16-bit Auto-reload |
| C | 1 | 1 | 16-bit Capture |
| 1 | X | 1 | Baud Rate Generator |
| X | X | 0 | (Off) |

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16 bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Figure 1. Timer 2 in Capture Mode



Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16 bit auto-reload mode. This feature is invoked by the DCLN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16 bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16 bit reload can be triggered either by an overflow or

by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16 bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 in Auto Reload Mode (DCEN = 0)

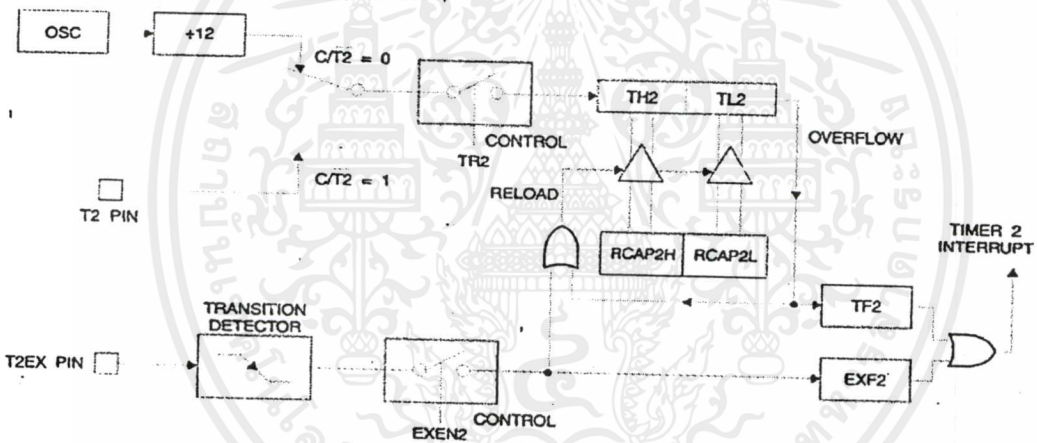


Table 9. T2MOD – Timer 2 Mode Control Register

| | | | | | | | | | |
|----------------------|---|---|---|---|---|---|------|--------------------------|--|
| T2MOD Address = 0C9H | | | | | | | | Reset Value = XXXX XX00B | |
| Not Bit Addressable | | | | | | | | | |
| Bit | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | |
| | - | - | - | - | - | - | T2OE | DCEN | |

| Symbol | Function |
|--------|---|
| - | Not implemented, reserved for future use. |
| T2OE | Timer 2 Output Enable bit. |
| DCEN | When set, this bit allows Timer 2 to be configured as an up/down counter. |



AT89S8252

Figure 13. Programming the Flash/EEPROM Memory

Figure 15. Flash/EEPROM Serial Downloading

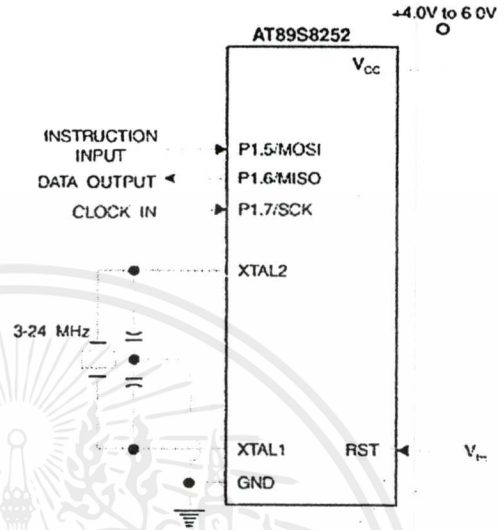
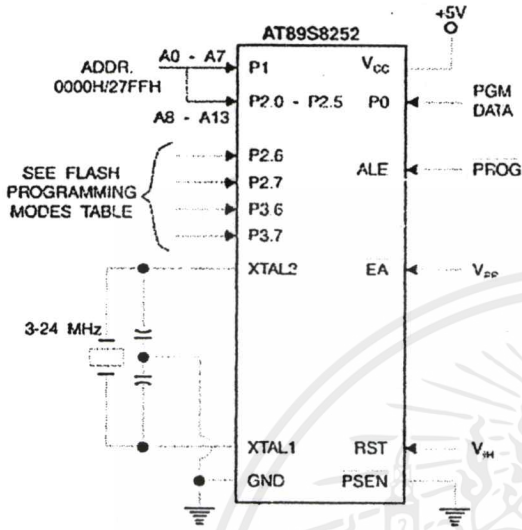
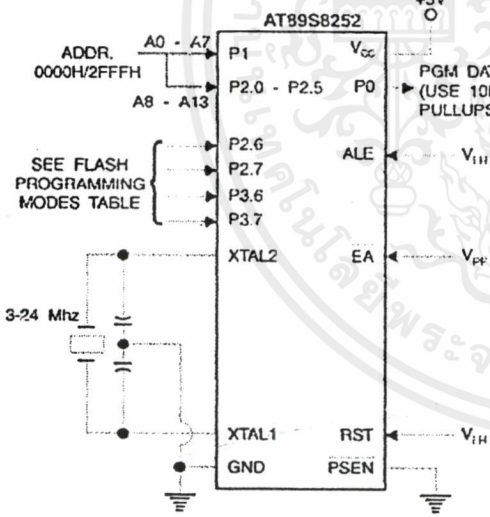
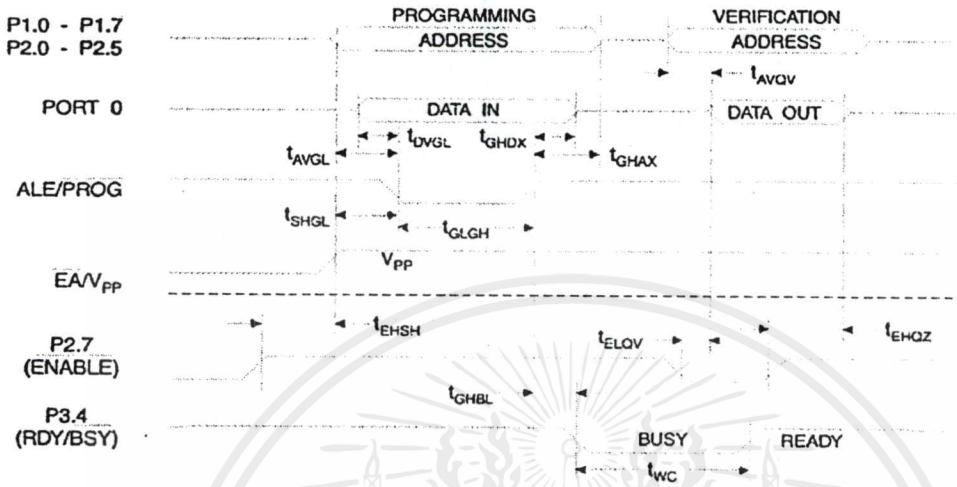


Figure 14. Verifying the Flash/EEPROM Memory

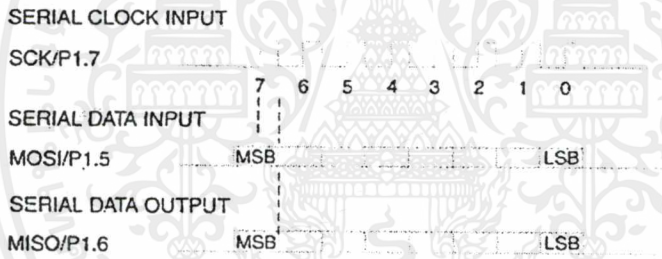


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash/EEPROM Programming and Verification Waveforms – Parallel Mode



Serial Downloading Waveforms





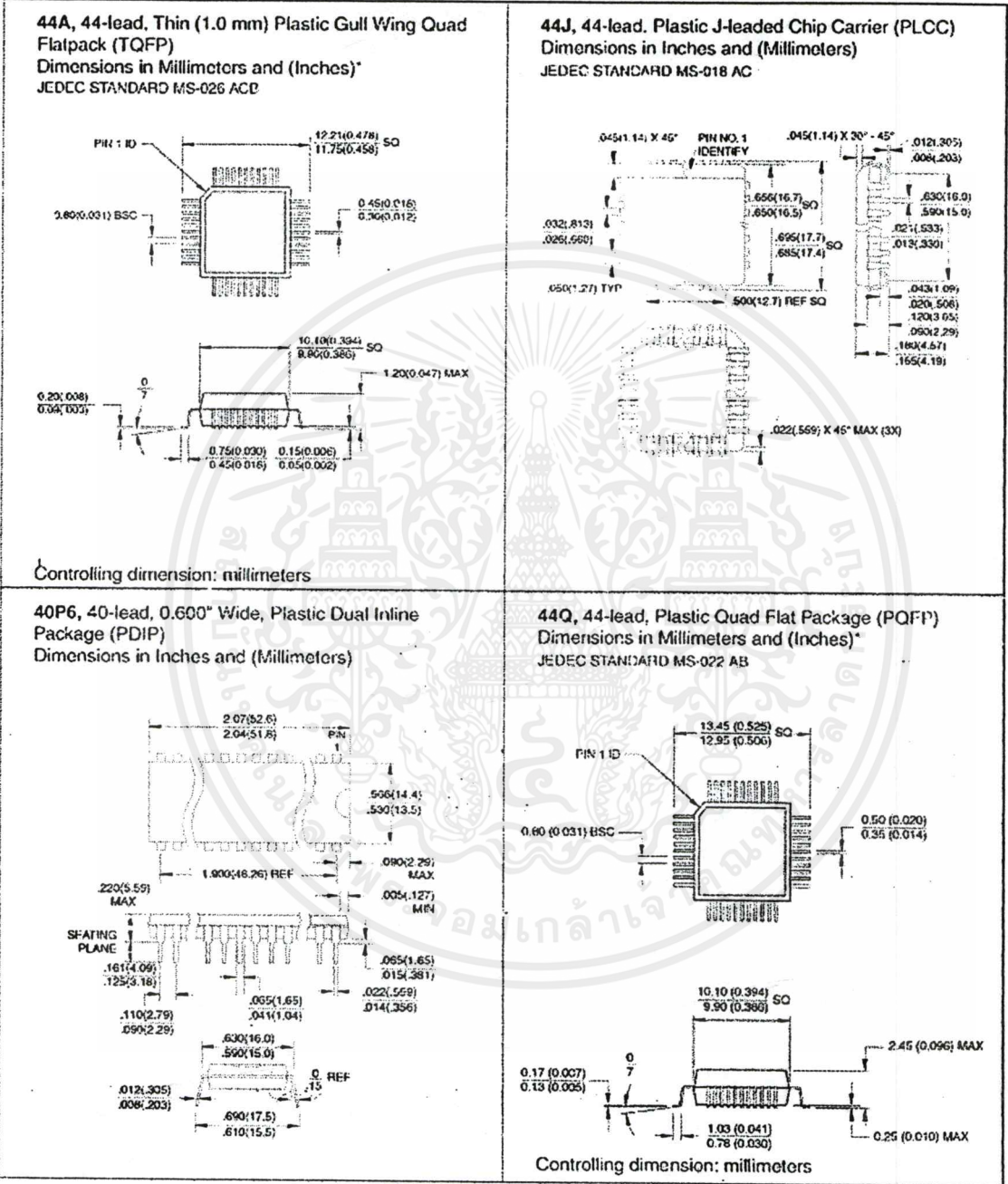
Ordering Information

| Speed (MHz) | Power Supply | Ordering Code | Package | Operation Range | |
|-------------|--------------|----------------|---------|-----------------------------|-------------------------------|
| 24 | 4.0V to 6.0V | AT89S8252-24AC | 44A | Commercial (0°C to 70°C) | |
| | | AT89S8252-24JC | 44J | | |
| | | AT89S8252-24PC | 40P6 | | |
| | | AT89S8252-24QC | 44Q | | |
| | 4.0V to 6.0V | AT89S8252-24AI | 44A | | Industrial (-40°C to 85°C) |
| | | AT89S8252-24JI | 44J | | |
| | | AT89S8252-24PI | 40P6 | | |
| | | AT89S8252-24QI | 44Q | | |
| 33 | 4.5V to 5.5V | AT89S8252-33AC | 44A | Commercial (0°C to 70°C) | |
| | | AT89S8252-33JC | 44J | | |
| | | AT89S8252-33PC | 40P6 | | |
| | | AT89S8252-33OC | 44Q | | |
| | | | | | |

 = Preliminary Information

| Package Type | |
|--------------|---|
| 44A | 44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP) |
| 44J | 44-lead, Plastic J-leaded Chip Carrier (PLCC) |
| 40P6 | 40-lead, 0.600" Wide, Plastic Dual In-line Package (PDIP) |
| 44Q | 44-lead, Plastic Gull Wing Quad Flatpack (PQFP) |

Packaging Information



Octal buffer/line driver; 3-state

74HC/HCT541

FEATURES

- Non-inverting outputs
- Output capability: bus driver
- I_{CC} category: MSI

The 74HC/HCT541 are octal non-inverting buffer/line drivers with 3-state outputs. The 3-state outputs are controlled by the output enable inputs \overline{OE}_1 and \overline{OE}_2 . A HIGH on \overline{OE}_n causes the outputs to assume a high impedance OFF-state.

The "541" is identical to the "540" but has non-inverting outputs.

GENERAL DESCRIPTION

The 74HC/HCT541 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

QUICK REFERENCE DATA

GND = 0 V; T_{amb} = 25 °C; t_r = t_f = 6 ns

| SYMBOL | PARAMETER | CONDITIONS | TYPICAL | | UNIT |
|------------------------------------|--|---|---------|-----|------|
| | | | HC | HCT | |
| t _{PHL} /t _{PLH} | propagation delay A _n to Y _n | C _L = 15 pF; V _{CC} = 5 V | 10 | 12 | ns |
| C _I | input capacitance | | 3.5 | 3.5 | pF |
| C _{PD} | power dissipation capacitance per buffer | notes 1 and 2 | 37 | 39 | pF |

Notes

1. C_{PD} is used to determine the dynamic power dissipation (P_D in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f_i = input frequency in MHz

f_o = output frequency in MHz

∑ (C_L × V_{CC}² × f_o) = sum of outputs

C_L = output load capacitance in pF

V_{CC} = supply voltage in V

2. For HC the condition is V_I = GND to V_{CC}
For HCT the condition is V_I = GND to V_{CC} - 1.5 V

ORDERING INFORMATION

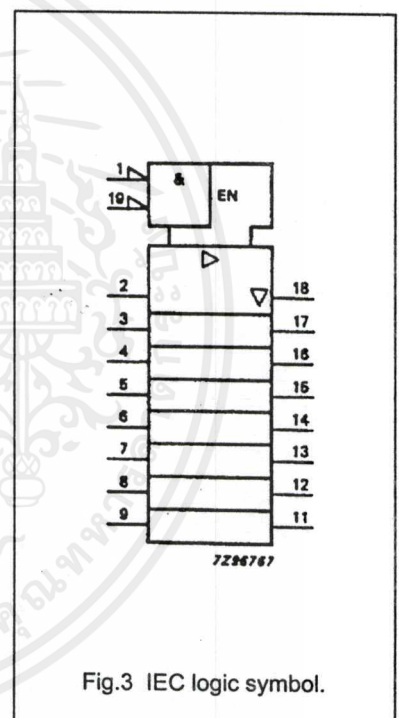
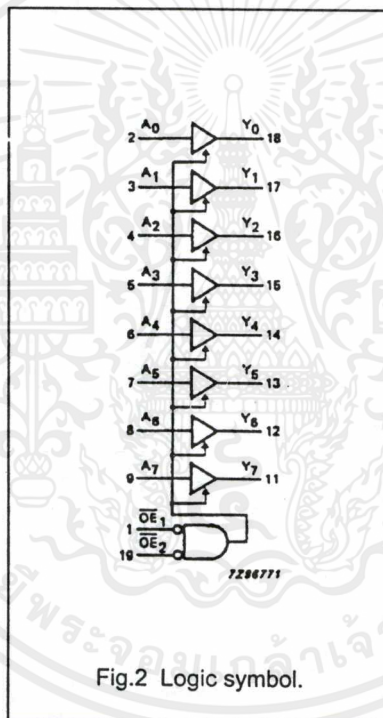
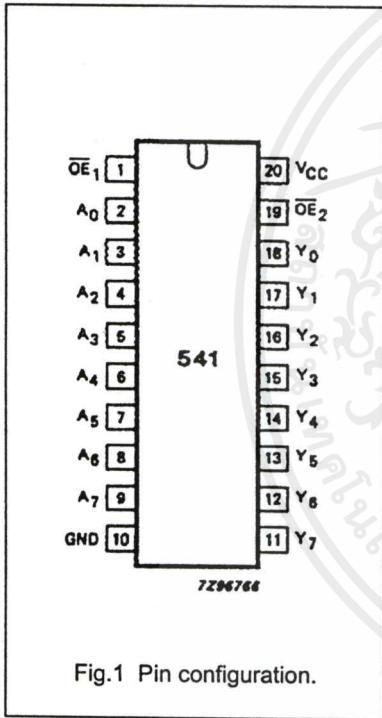
See "74HC/HCT/HCU/HCMOS Logic Package Information".

Octal buffer/line driver; 3-state

74HC/HCT541

PIN DESCRIPTION

| PIN NO. | SYMBOL | NAME AND FUNCTION |
|--------------------------------|------------------------------------|----------------------------------|
| 1, 19 | $\overline{OE}_1, \overline{OE}_2$ | output enable input (active LOW) |
| 2, 3, 4, 5, 6, 7, 8, 9 | A_0 to A_7 | data inputs |
| 10 | GND | ground (0 V) |
| 18, 17, 16, 15, 14, 13, 12, 11 | Y_0 to Y_7 | bus outputs |
| 20 | V_{CC} | positive supply voltage |



Octal buffer/line driver; 3-state

74HC/HCT541

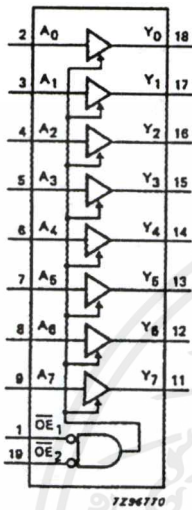


Fig.4 Functional diagram.

FUNCTION TABLE

| INPUTS | | | OUTPUT |
|-------------------|-------------------|----------------|----------------|
| \overline{OE}_1 | \overline{OE}_2 | A _n | Y _n |
| L | L | L | L |
| L | L | H | H |
| X | H | X | Z |
| H | X | X | Z |

Notes

1. H = HIGH voltage level
 L = LOW voltage level
 X = don't care
 Z = high impedance OFF-state

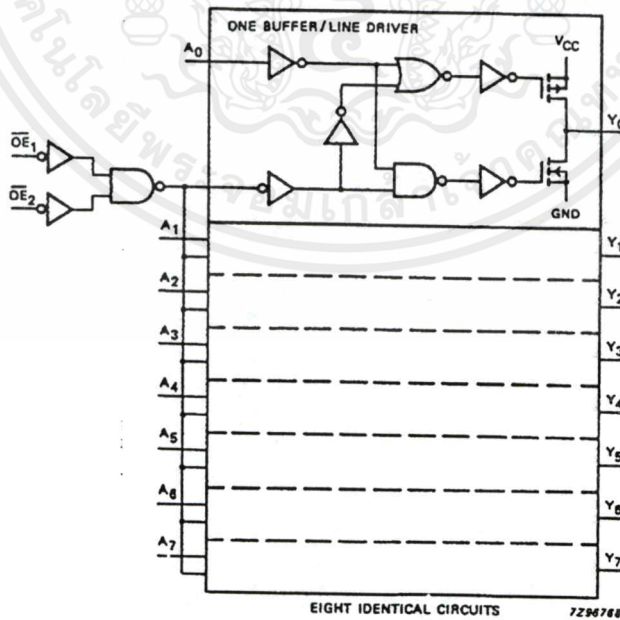


Fig.5 Logic diagram.

Octal buffer/line driver; 3-state

74HC/HCT541

DC CHARACTERISTICS FOR 74HC

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: bus driver

I_{CC} category: MSI

AC CHARACTERISTICS FOR 74HC

GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

| SYMBOL | PARAMETER | T _{amb} (°C) | | | | | | | | UNIT | TEST CONDITIONS | |
|-------------------------------------|---|-----------------------|------|------|------------|------|-------------|------|-----|-------|------------------------|-----------|
| | | 74HC | | | | | | | | | V _{CC} (V) | WAVEFORMS |
| | | +25 | | | -40 to +85 | | -40 to +125 | | | | | |
| | | min. | typ. | max. | min. | max. | min. | max. | | | | |
| t _{PHL} / t _{PLH} | propagation delay A _n to Y _n | 33 | 115 | | 145 | | 175 | ns | 2.0 | Fig.6 | | |
| | | 12 | 23 | | 29 | | 35 | | 4.5 | | | |
| | | 10 | 20 | | 25 | | 30 | | 6.0 | | | |
| t _{PZH} / t _{PZL} | 3-state output enable time \overline{OE} to Y _n | 55 | 160 | | 200 | | 240 | ns | 2.0 | Fig.7 | | |
| | | 20 | 32 | | 40 | | 48 | | 4.5 | | | |
| | | 16 | 27 | | 34 | | 41 | | 6.0 | | | |
| t _{PHZ} / t _{PLZ} | 3-state output disable time \overline{OE} to Y _n | 61 | 160 | | 200 | | 240 | ns | 2.0 | Fig.7 | | |
| | | 22 | 32 | | 40 | | 48 | | 4.5 | | | |
| | | 18 | 27 | | 34 | | 41 | | 6.0 | | | |
| t _{THL} / t _{TLH} | output transition time | 14 | 60 | | 75 | | 90 | ns | 2.0 | Fig.6 | | |
| | | 5 | 12 | | 15 | | 18 | | 4.5 | | | |
| | | 4 | 10 | | 13 | | 15 | | 6.0 | | | |

Octal buffer/line driver; 3-state

74HC/HCT541

DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: bus driver

I_{CC} category: MSI

Note to HCT types

The value of additional quiescent supply current (ΔI_{CC}) for a unit load of 1 is given in the family specifications. To determine ΔI_{CC} per input, multiply this value by the unit load coefficient shown in the table below.

| INPUT | UNIT LOAD COEFFICIENT |
|-------------------|-----------------------|
| \overline{OE}_1 | 1.50 |
| \overline{OE}_2 | 1.00 |
| A _n | 0.70 |

AC CHARACTERISTICS FOR 74HCT

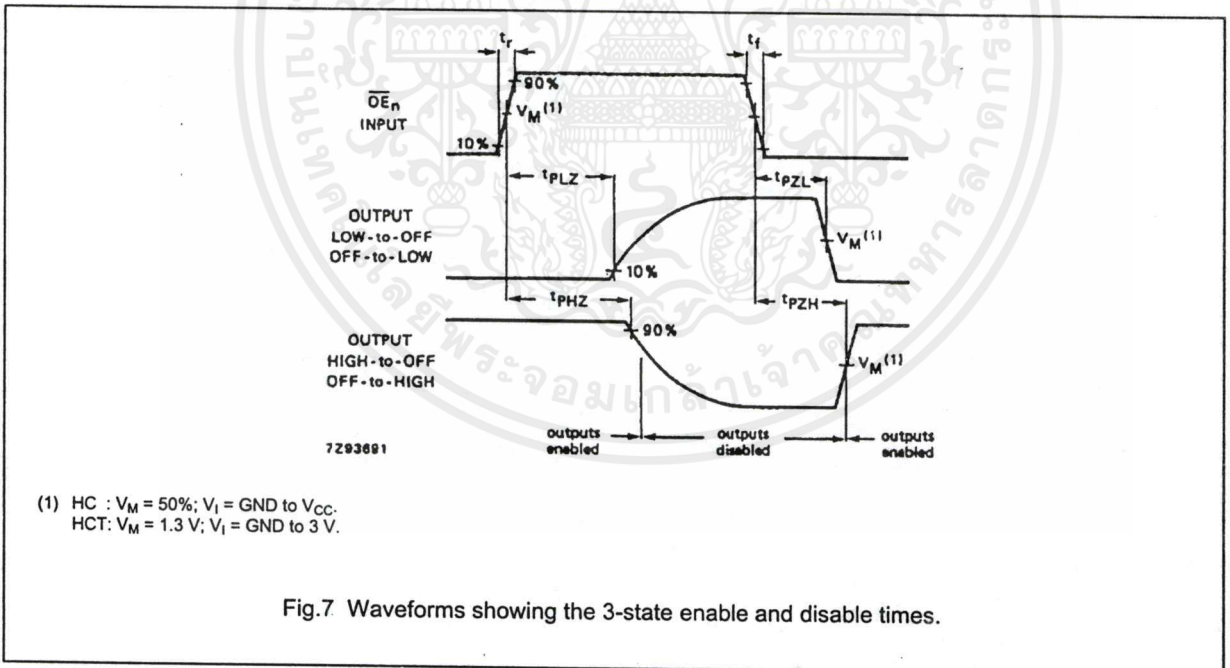
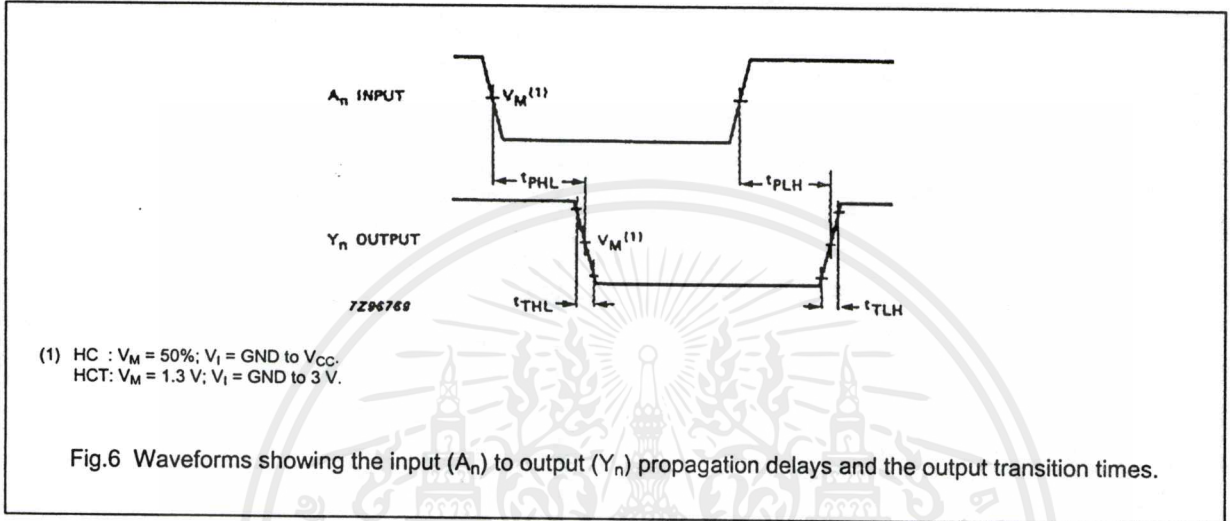
GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

| SYMBOL | PARAMETER | T _{amb} (°C) | | | | | | | | TEST CONDITIONS | | |
|-------------------------------------|--|-----------------------|------|------|------------|------|-------------|------|----|-----------------|------------------------|-----------|
| | | 74HCT | | | | | | | | UNIT | V _{CC} (V) | WAVEFORMS |
| | | +25 | | | -40 to +85 | | -40 to +125 | | | | | |
| | | min. | typ. | max. | min. | max. | min. | max. | | | | |
| t _{PHL} / t _{PLH} | propagation delay A _n to Y _n | | 15 | 28 | | 35 | | 42 | ns | 4.5 | Fig.6 | |
| t _{PZH} / t _{PZL} | 3-state output enable time \overline{OE} to Y _n | | 21 | 35 | | 44 | | 53 | ns | 4.5 | Fig.7 | |
| t _{PHZ} / t _{PLZ} | 3-state output disable time \overline{OE} to Y _n | | 21 | 35 | | 44 | | 53 | ns | 4.5 | Fig.7 | |
| t _{THL} / t _{TLH} | output transition time | | 5 | 12 | | 15 | | 18 | ns | 4.5 | Fig.6 | |

Octal buffer/line driver; 3-state

74HC/HCT541

AC WAVEFORMS

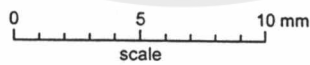
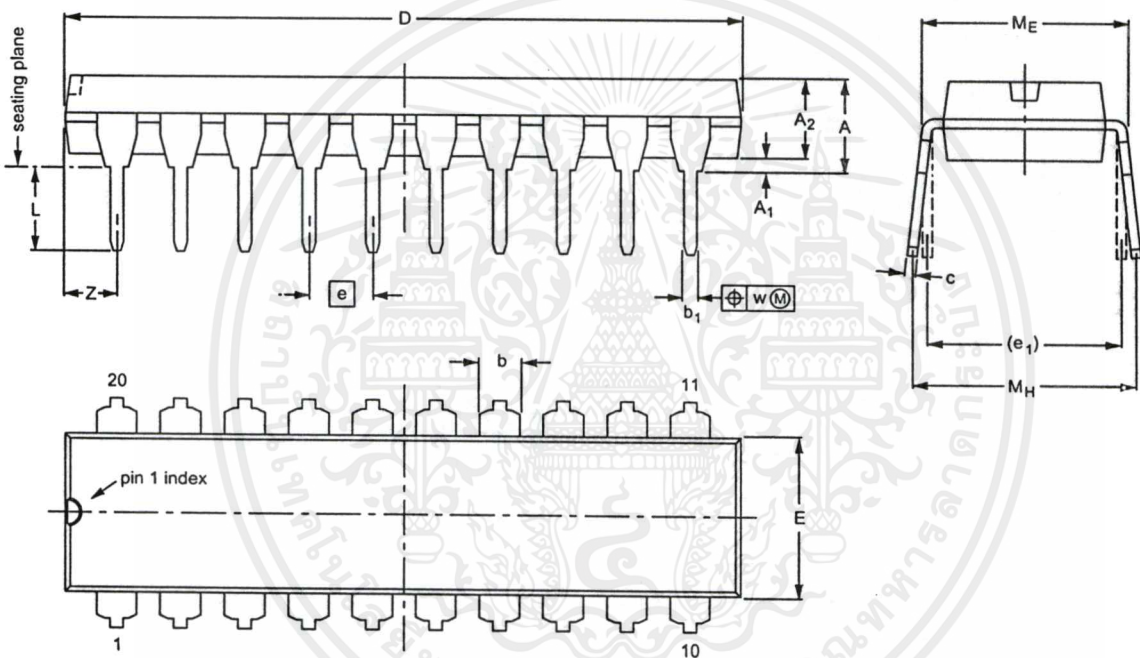


PACKAGE OUTLINES

See "74HC/HCT/HCU/HCMOS Logic Package Outlines".

DIP20: plastic dual in-line package; 20 leads (300 mil)

SOT146-1



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

| UNIT | A max. | A ₁ min. | A ₂ max. | b | b ₁ | c | D ⁽¹⁾ | E ⁽¹⁾ | e | e ₁ | L | M _E | M _H | w | Z ⁽¹⁾ max. |
|--------|--------|---------------------|---------------------|----------------|----------------|----------------|------------------|------------------|------|----------------|--------------|----------------|----------------|-------|-----------------------|
| mm | 4.2 | 0.51 | 3.2 | 1.73 1.30 | 0.53 0.38 | 0.36 0.23 | 26.92 26.54 | 6.40 6.22 | 2.54 | 7.62 | 3.60 3.05 | 8.25 7.80 | 10.0 8.3 | 0.254 | 2.0 |
| inches | 0.17 | 0.020 | 0.13 | 0.068 0.051 | 0.021 0.015 | 0.014 0.009 | 1.060 1.045 | 0.25 0.24 | 0.10 | 0.30 | 0.14 0.12 | 0.32 0.31 | 0.39 0.33 | 0.01 | 0.078 |

Note

1. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

| OUTLINE VERSION | REFERENCES | | | | EUROPEAN PROJECTION | ISSUE DATE |
|-----------------|------------|--------|--------|--|---------------------|----------------------|
| | IEC | JEDEC | EIAJ | | | |
| SOT146-1 | | MS-001 | SC-603 | | | 95-05-24 99-12-27 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. ชัยวัฒน์ ลิ้มพรจิตรวิไล และ วรพจน์ กรแก้ววัฒนกุล, "เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51 Flash Microcontroller", บริษัทอินโนเวทีฟ เอ็กเพอร์เมนต์ จำกัด หน้า, 47-149
2. ธนาคารแห่งประเทศไทย และโรงพิมพ์ธนบัตรแห่งประเทศไทย, www.bot.or.th
3. นภัทร วจนเทพินทร์, "อุปกรณ์อิเล็กทรอนิกส์", บริษัท สกายบุ๊กส์ จำกัด, หน้า, 97-99
4. กฤษดา ใจเย็น / ชัยวัฒน์ ลิ้มพรจิตรวิไล "เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ PIC 16F84 PIC 16F84 PRINCIPLE & PRACTICAL APPROACH" บริษัทอินโนเวทีฟ เอ็กเพอร์เมนต์ จำกัด หน้า, 183 – 251
5. OPAMP 741 อ. นรินทร์ เนาวประทีป หจก. สำนักพิมพ์ฟิสิกส์เซ็นเตอร์ หน้า, 1- 29

