

เครื่องเตือนความจำ

REMINDING MACHINE



โดย

นาย จักรวี ค่อยประเสริฐ

นาย ฉัตรชัย ชารีงาม



เลขที่.....
เลขทะเบียน...42731
วัน, เดือน, ปี... 7 ส.ย. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องเตือนความจำ
REMINDING MACHINE

โดย

นาย จักรวี ค่อยประเสริฐ

นาย ฉัตรชัย ชาริงาม

อาจารย์ที่ปรึกษา

ดร.กิตติพล ชิตสกุล

ปริญญานิพนธ์นี้สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2543

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง เครื่องเค้นความจำ

ผู้จัดทำ

1. นาย จักรวี ค่อยประเสริฐ รหัส 40010119
2. นาย ฉัตรชัย ชาริงาม รหัส 40010148



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องเตือนความจำ

นายจักรวี ค่อยประเสริฐ 40010119

นายฉัตรชัย ชาริงาม 40010148

ดร. กิตติพล ชิตสกุล อาจารย์ที่ปรึกษา

ปีการศึกษา 2543

บทคัดย่อ

โครงการนี้เป็นการออกแบบสร้างเครื่องเตือนความจำสำหรับผู้สูงอายุหรือผู้ที่มีความจำบกพร่อง โครงสร้างประกอบด้วยสองส่วนหลักคือ ส่วนนาฬิกาดิจิตอลและส่วนเก็บข้อมูลเสียงที่สามารถเปลี่ยนแปลงได้โดยผู้ใช้ ทำให้สามารถตั้งเวลาเพื่อส่งเสียงเตือนเป็นประโยชน์ต่อความได้การทำงานของเครื่องใช้ไมโครโปรเซสเซอร์ตระกูล MCS-51 ในการควบคุมโมดูลนาฬิกาเวลาจริงและการแสดงผลบนตัวแสดงผลแบบผลึกเหลว รวมทั้งการอัดเสียงเตือนผ่านไมโครโฟนและเล่นกลับผ่านวงจรขยายและลำโพงได้โดยไอซี ISD25120

REMINDING MACHINE

Mr. Jakrawee Khoiprasert 40010119

Mr. Chatchai Charingam 40010148

Dr. Kittipon Chitsakun Advisor

Academic Year 2000

Abstract

This project is the design and implementation of a reminding machine for the old or mild cognitive impairment persons. The machine consists of two main parts, a real time clock and speech recorder/play back module. The two modules operate under a microcontroller family MCS-51 to display current time on LCD and generate alarm sentences on a speaker at set time. An ISD25120 is used to record alarm sentences by a provided microphone.

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูป	V
สารบัญตาราง	VI
บทที่ 1 บทนำ	
1.1 ความเป็นมาของเครื่องเตือนความจำ	1
1.2 โครงสร้างของเครื่องเตือนความจำ	1
1.3 โครงสร้างปริญญาานิพนธ์	1
บทที่ 2 ทฤษฎี	
2.1 ไมโครคอนโทรลเลอร์ MCS-51	2
2.1.1 โครงสร้างของ 8051	2
2.1.2 สถาปัตยกรรมของ 8051	4
2.1.3 การทำงานของ 8051	12
2.2 โครงสร้างลักษณะภายนอกของ ISD-25120	16
2.3 ส่วนแสดงผล (LCD MODULE)	19
2.4 ส่วนตอบรับและบันทึกเสียง	27
2.5 การใช้งาน IC Key Encoder ร่วมกับ MCS-51	28
2.6 ทฤษฎีของ RTC (Real Time Clock)	28
2.7 การอินเตอร์เฟส MCS-51 กับ 8255 PPI	29
บทที่ 3 การสร้างและออกแบบ	31
บทที่ 4 การทดลอง	
4.1 การต่อ ISD25120 กับ MCS-51	37
4.2 การต่อใช้งาน IC Key Encoder	40
4.3 การต่อใช้งาน LCD กับ MCS-51	41
บทที่ 5 สรุปและวิจารณ์	44
บรรณานุกรม	
ภาคผนวก	

สารบัญรูป

	หน้า
รูปที่ 2.1 สถาปัตยกรรมภายในของ 8051	4
รูปที่ 2.2 ไคอะแกรมขาของ 8051 แบบ DIP	5
รูปที่ 2.3 โครงสร้างของพอร์ท 0	6
รูปที่ 2.4 โครงสร้างของพอร์ท 1	7
รูปที่ 2.5 โครงสร้างของพอร์ท 2	8
รูปที่ 2.6 โครงสร้างของพอร์ท 3	9
รูปที่ 2.7 วงจรออสซิลเลเตอร์ภายใน 8051	12
รูปที่ 2.8 8051 ที่ทำงาน โดยสัญญาณที่มาจากภายนอก	12
รูปที่ 2.9 ลำดับสถานะการทำงานใน MCS-51	14
รูปที่ 2.10 แสดงลักษณะภายนอกของไอซี ISD-25120	16
รูปที่ 2.11 รูปแสดงขา LCD DOT MATRIX แบบ CHARACTER	20
รูปที่ 2.12 โครงสร้างของ 8255	30
รูปที่ 3.1 วงจรของเครื่องเตือนความจำ	32
รูปที่ 3.2 บล็อกไคอะแกรมของเครื่องเตือนความจำ	33
รูปที่ 3.3 flow chart ของเครื่องเตือนความจำ	34
รูปที่ 3.4 flow chart ของเครื่องเตือนความจำ (ต่อ)	35
รูปที่ 3.5 flow chart ของเครื่องเตือนความจำ (ต่อ)	36
รูปที่ 4.1 แสดงสถานะ High ของขาไอซี ISD25120	37
รูปที่ 4.2 แสดงสถานะ Low ของขาไอซี ISD25120	38
รูปที่ 4.3 แสดงวงจร ISD25120 ที่ใช้ในการทดลอง	39
รูปที่ 4.4 แสดง Application การใช้งาน IC Key Encoder	40
รูปที่ 4.5 แสดงการต่อ LCD กับ MCS-51	43
รูปที่ 5.1 รูปเครื่องเตือนความจำค่านบน	45
รูปที่ 5.2 รูปเครื่องเตือนความจำ	46

สารบัญตาราง

	หน้า
ตารางที่ 2.1 ค่าของรีจิสเตอร์เมื่อเกิดการรีเซต 8051	10
ตารางที่ 2.2 แสดงหน้าที่และตำแหน่งขาของ โมดูล LCD เบอร์ 16416H ที่ใช้	19
ตารางที่ 2.3 Character Codes and Character Pattern	21
ตารางที่ 4.1 แสดงตารางความจริงของ IC Key Encoder	41



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

รายงานประกอบโครงการฉบับนี้สำเร็จลุล่วงไปได้ด้วยดีเป็นเพราะได้รับคำแนะนำและการตั้งสอนจากอาจารย์ ดร.กิตติพล ชิตสกุล และยังได้รับคำแนะนำจากเพื่อนๆ รวมทั้งอุปสรรคในการทำงานต่างๆอย่างครบครัน ผู้จัดทำจึงขอขอบคุณทุกท่านที่มีส่วนเกี่ยวข้องในความสำเร็จครั้งนี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของเครื่องเตือนความจำ

ในปัจจุบันเนื่องจากขนาดของครอบครัวของคนในเมืองใหญ่มีขนาดเล็กและต้องอยู่นอกบ้านเป็นส่วนใหญ่เนื่องจากความจำเป็นทางสภาพทางเศรษฐกิจ ทำให้วิถีชีวิตของผู้คน โดยเฉพาะผู้สูงอายุและผู้ที่มีความบกพร่องทางสมองต้องอยู่โดดเดี่ยวในบ้านนานขึ้น การเสื่อมสภาพทางสมองตามอายุหรือจากโรคภัยทำให้ต้องมีการย้ำเตือนในการปฏิบัติกิจกรรมที่จำเป็นอยู่เสมอเช่นการรับประทานยา ออกกำลังกาย หรือ อื่น ๆ หากไม่มีผู้ใกล้ชิดคอยย้ำเตือนแล้ว จะทำให้เกิดการลเลยได้โดยไม่ตั้งใจ จึงมีแนวความคิดว่าน่าจะมีเครื่องเตือนที่มีการใช้งานได้ยืดหยุ่นกว่านาฬิกาปลุกธรรมดาที่สามารถทวนความจำที่ตรงกับกิจกรรมในเวลาที่กำหนดของบุคคลดังกล่าว

1.2 โครงสร้างของเครื่องเตือนความจำ

จากแนวความคิดดังกล่าวข้างต้น จึงนำมาออกแบบระบบเตือนความจำสำหรับผู้สูงอายุและผู้ที่มีความบกพร่องทางความจำ เนื่องจากต้องการให้เป็นเครื่องมีขนาดเล็ก มีความซับซ้อนทางฮาร์ดแวร์น้อยที่สุดและ มีความยืดหยุ่นในการใช้งานสูง ในโครงงานนี้จึงได้นำเอา MCS-51 มาใช้ควบคุมการทำงานของระบบ โดยต่อร่วมกับ RTC (Real Time Clock) , LCD และ ISD25120 ซึ่งทำให้ผู้ใช้สามารถตั้งเวลาเตือน และสามารถอัดเสียงเตือนได้ด้วยตนเอง โดยโมดูล RTC นั้นจะเป็นตัวส่งค่าเวลาที่แท้จริงให้กับ MCS-51 แบบอนุกรม ส่วน LCD จะใช้แสดงผลเวลาที่ MCS-51 ได้รับมาจาก RCT เราจะใช้ ISD25120 เก็บบันทึกข้อความในการส่งเสียงเตือน มีวงจรที่ทำให้สามารถใช้งานได้ง่ายเพียงกดปุ่มเดียวเพื่ออัดเสียงและสามารถฟังเสียงที่เพิ่งอัดไปได้ทันที

1.3 โครงสร้างปริญญาานิพนธ์

ปริญญาานิพนธ์ฉบับนี้เป็นผลจากการศึกษาและทดลองตลอดสองภาคการศึกษา เพื่อออกแบบสร้าง เครื่องเตือนความจำ ซึ่งเนื้อหาของปริญญาานิพนธ์จะกล่าวถึงรายละเอียดต่าง ๆ โดยแยกเป็นบทตอนดังนี้

บทที่ 1 จะกล่าวถึง ความเป็นมาของ โครงงานและแนวคิดในการออกแบบระบบ

บทที่ 2 จะกล่าวถึง ทฤษฎีต่าง ๆ ที่จำเป็นในการทำความเข้าใจกับ โครงงาน

บทที่ 3 จะกล่าวถึง การสร้าง และการออกแบบเครื่อง

บทที่ 4 จะกล่าวถึง การทดสอบและผลการทดสอบ

บทที่ 5 เป็นบท สรุป

บทที่ 2

ทฤษฎี

2.1 ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ คือไมโครคอมพิวเตอร์แบบที่มีขนาดเล็กโดยบรรจุไว้ในแผงวงจรรวมเพียงชิพเดียวเหมาะสำหรับงานควบคุมอุปกรณ์อื่นแบบอัตโนมัติเพราะสามารถเขียนโปรแกรมควบคุมได้ตามต้องการ MCS-51 มีข้อดีดังนี้

1. สามารถนำข้อมูลมา AND, OR หรือทำการ COMPLEMENT ทั้งทีละ 8 บิต หรือ 1 บิต
2. สามารถใช้กับหน่วยความจำสำหรับเก็บโปรแกรมซึ่งเป็นหน่วยความจำที่ใช้เก็บชุดคำสั่งที่จะทำให้ MCS-51 ทำงานได้สูงสุด 64 กิโลไบต์ทำให้เขียนโปรแกรมควบคุมได้มาก
3. สามารถติดต่อหน่วยความจำสำหรับข้อมูล ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบต์
4. ใน 8051 และ 8751 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบต์ อยู่ในวงจรทำให้ไม่ต้องต่อหน่วยความจำสำหรับโปรแกรมภายนอก ระบบรวมทั้งหมดจึงมีขนาดเล็กและมีสัญญาณรบกวนภายนอกน้อย
5. มีพอร์ตแบบขนาน สำหรับข้อมูลเข้าและออกจำนวน 32 บิต ที่ข้อมูลแต่ละบิตเป็นอิสระต่อกัน
6. มีวงจร Timer/Counter ขนาด 16 บิต 2 ชุด ที่ทำงานได้ 4 โหมด
7. มีแหล่งกำเนิดสัญญาณขอ Interrupt 6 แหล่งซึ่งสามารถกระโดดไปทำงานได้ 5 ตำแหน่ง

ที่กล่าวมานี้ถูกบรรจุรวมอยู่ในวงจรรวมขนาด 40 ขา ซึ่งสามารถออกแบบระบบการทำงานให้มี

ขนาดเล็กและสามารถตรวจสอบข้อผิดพลาดได้ง่าย

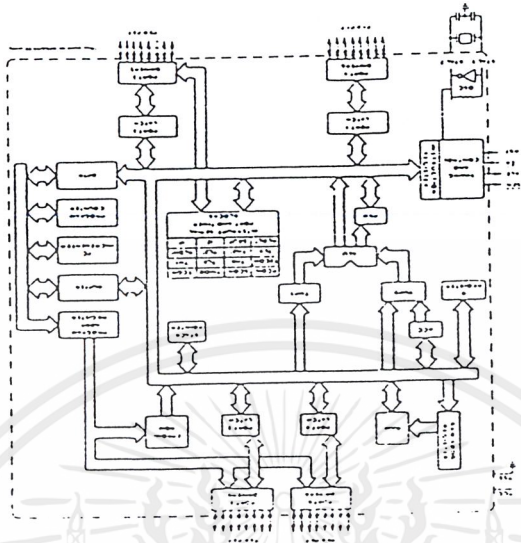
2.1.1 โครงสร้างของ 8051

ภายใน 8051 ประกอบด้วย gate ต่างๆ ซึ่ง gate เหล่านี้ถูกนำมาออกแบบให้มีหน้าที่การทำงานต่างๆ เช่น วงจรถอดรหัสคำสั่ง วงจรสร้างสัญญาณนาฬิกา โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อยๆ

โครงสร้างใหญ่ๆของ 8051 ประกอบด้วย ส่วนหลักๆ 3 ส่วนคือ

1. CPU(Central Processor Unit) หรือตัวประมวลผล ส่วนนี้จะมีส่วนที่ทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่นๆ เรียกว่าวงจรควบคุม สัญญาณที่สร้างจากวงจรควบคุมได้แก่สัญญาณสำหรับการติดต่อกับหน่วยความจำ, อุปกรณ์ รับข้อมูลหรือส่งข้อมูล ออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ(Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณควบคุมจากส่วน CPU นี้ จะทำการสร้างสัญญาณโดยการถอดรหัสจากคำสั่งที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรถอดสวิตช์เลเตอร์เพื่อให้ทุกส่วนในวงจรทำงานประสานกัน(Synchronize) อย่างถูกต้อง ใน CPU นี้ยังประกอบด้วยส่วนย่อยอีก ส่วนที่เรียกว่าส่วนประมวลผล(ALU) ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูลเช่น การบวก ลบ คูณ หรือหารแล้วนำผลที่ได้เก็บไว้ใน Register หรือหน่วยความจำที่ต้องการ
2. หน่วยความจำ มีไว้สำหรับจดจำข้อมูล ถ้าต้องการที่จะใช้หน่วยความจำ จำเป็นที่จะต้องรู้ ตำแหน่งของหน่วยความจำ การนำเอาข้อมูลไปเก็บในหน่วยความจำเรียกว่าการเขียนข้อมูล และการนำเอาข้อมูลออกจากหน่วยความจำเรียกว่าการอ่านข้อมูล ซึ่งแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้เพียงค่าเดียว ในไมโครโปรเซสเซอร์ทั่วไปรวมทั้ง 8051 นั้น ข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้เพียง 8 หลักของเลขฐาน 2 ดังนั้นในแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลมีค่าได้ตั้งแต่ 0-255 (00000000-11111111 ในเลขฐาน2) แต่จำนวนตำแหน่งที่จะเก็บข้อมูลได้ขึ้นกับไมโครโปรเซสเซอร์แต่ละเบอร์ การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่ม คือ
 - 1) ค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำใน 8051 จะติดต่อกับหน่วยความจำประเภท Program Memory หรือ Data Memory ได้สูงสุดชนิดละ 65536 ตำแหน่ง ดังนั้น การอ้างอิงแต่ละตำแหน่งของหน่วยความจำจะต้องใช้เส้นแสดงตำแหน่งในเลขฐาน 2 ทั้งหมด 16 เส้น
 - 2) ข้อมูลที่อ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อที่ 1
 - 3) สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ เพื่อบอกกับหน่วยความจำว่าต้องการอ่านหรือเขียนข้อมูล สัญญาณเหล่านี้จะถูกรวบรวมภายใน 8051 สร้างมาจากวงจรถอดรหัสดังคำสั่งที่ 8051 อ่านจากหน่วยความจำ Program Memory เข้าไปทำงานนั่นเอง
3. อุปกรณ์อินพุตและเอาต์พุต เป็นส่วนที่ใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้ อุปกรณ์อินพุตและเอาต์พุตได้แก่ 4 I/O Port,Timer0,Timer1,Serial Port การทำงานของแต่ละส่วนมีดังนี้

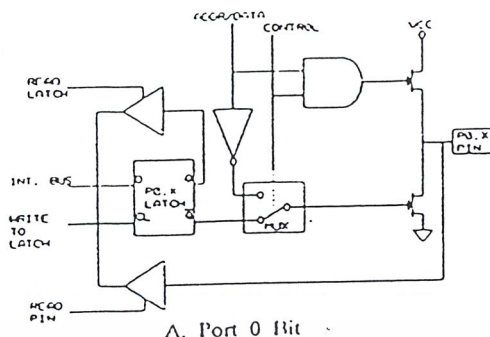
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 โค้ดแกรมขาของ 8051 แบบ DIP

8051 ที่บรรจุอยู่ในวงจรรวมแบบ Dual Inline Package (DIP) ซึ่งแต่ละข้างของ 8051 มีอยู่ข้างละ 20 ขารวมทั้งหมด 40 ขา จะใช้งานต่างกันดังนี้

- Vcc ขา 40 เป็นขาที่ต้องไฟเลี้ยง +5 โวลต์เข้าไปเพื่อให้วงจรรวมทำงานได้ ระดับของโวลเตจของลอจิก 0 และ 1 ของ 8051 จึงเชื่อมเข้ากับอุปกรณ์ลอจิกแบบ TTL โดยตรง
- Vss ขา 20 เป็นขาที่ต่อกับกราวด์ ของแหล่งจ่ายไฟ การต่ออุปกรณ์ทั้งหมดจะต้องมีกราวด์ของอุปกรณ์ต่อเข้าด้วยกัน
- Port 0 เป็น พอร์ทขนานขนาด 8 บิต อยู่ที่ขา 32-39 เริ่มจากบิตที่ 7-0 ตามลำดับดังรูปที่ 2.11 แต่ละขาจะเขียนว่า P0.0, P0.1,, P0.7 P0.7 หมายถึงบิตที่ 7 ของ พอร์ท 0 เป็นบิตนัยสำคัญสูงสุด และ P0.0 หมายถึงบิตที่ 0 พอร์ท 0 เป็นบิตที่มีนัยสำคัญต่ำสุด พอร์ท 0 นี้ใช้ได้ทั้งการรับการส่งตำแหน่งและข้อมูลกับหน่วยความจำหรือใช้เป็นพอร์ทรับส่งข้อมูลก็ได้ ข้อมูลที่ส่งออกจากพอร์ท 0 จะถูก Latch ไว้ที่ขาของพอร์ท โครงสร้างของแต่ละบิตของพอร์ท 0 เป็นแบบ Open Drain Bidirectional ดังรูปที่ 2.3



รูปที่ 2.3 โครงสร้างของพอร์ต 0

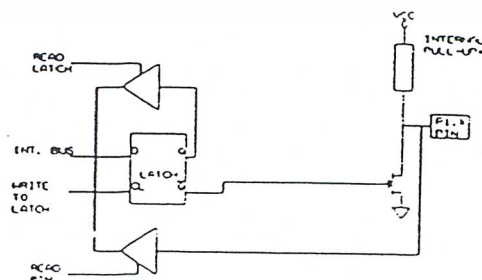
เมื่อมีคำสั่งการเขียนข้อมูลมายังพอร์ต 0 ข้อมูลจาก Internal Data Bus จะถูก Latch ไว้ที่ D-FF โดยสัญญาณ “Write to latch” ที่ถูกสร้างมาจากส่วน Timing and Control และในการอ่านข้อมูลจากพอร์ต 0 จะอ่านได้ 2 แบบคือการอ่านข้อมูลที่ส่งไปเก็บไว้ที่พอร์ตก็จะมีสัญญาณ Read Latch มาเพื่ออ่านข้อมูลจาก D-FF กลับเข้าไปยัง Internal Data Bus การอ่านข้อมูลอีกแบบก็คือการอ่านสถานะของสัญญาณที่เข้ามาทางพอร์ต 0 ก็จะมีสัญญาณ Read PIN มาควบคุมการอ่าน พอร์ต 0 จะใช้งานหลายอย่างดังนี้

1. ใช้สำหรับส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อกับ ตำแหน่งหน่วยความจำสูงสุดที่จะติดต่อก็คือ 64 กิโลไบต์ จึงมีค่าตำแหน่งหน่วยความจำ 16 บิต ของเลขฐาน 2 ค่าตำแหน่งหน่วยความจำ 8 บิตล่างจะถูกส่งออกไปทางพอร์ต 0 และ 8 บิตบนจะส่งออกไปทางพอร์ต 2
2. ใช้รับ-ส่งข้อมูลกับ Data Memory หรือใช้รับข้อมูลจาก Program Memory
3. ใช้รับ-ส่งข้อมูลทางพอร์ตโดยตรง ในกรณีที่ไม่มีการใช้หน่วยความจำของ Program Memory หรือ Data Memory ภายนอก

วงจรภายในส่วน Timing and Control จะเป็นตัวสร้างสัญญาณมาควบคุมในวงจร เพื่อการทำงานแต่อย่างข้างต้น เมื่อแต่ละบิตของพอร์ต 0 ทำงานตามข้อ 1 และข้อ 2 ข้างต้น วงจร Timing and Control จะทำให้สถานะของลอจิกของขา Control เป็น 1 ซึ่งทำให้สวิตช์ MUX อยู่ในตำแหน่งข้างบน เมื่อพอร์ต 0 จะส่งข้อมูลซึ่งเป็นค่าตำแหน่งหน่วยความจำหรือข้อมูลที่จะเขียนออกไปยังหน่วยความจำภายนอกก็จะค่าดังกล่าวมายัง ADDR/DATA ถ้าข้อมูลที่ส่งมาเป็น 1 จะทำให้สัญญาณที่ส่งออกมาจาก AND GATE เป็น 1 และสัญญาณที่ออกมาจาก Inverter เป็น 0 ดังนั้น FET ตัวบน ON ส่วน FET ตัวล่าง OFF สถานะลอจิกที่ขา P0.X PIN จะเป็น 1 แต่ถ้าข้อมูลที่ส่งออกมายัง ADDR/DATA เป็น 0 ก็จะทำให้สัญญาณจาก AND GATE เป็น 0 และสัญญาณที่ออกมาจาก Inverter เป็น 1 นั้น FET ตัวบนจะ OFF FET ตัวล่างจะ ON ทำให้สถานะลอจิกที่ขา P0.X PIN เป็น 0 เมื่อ

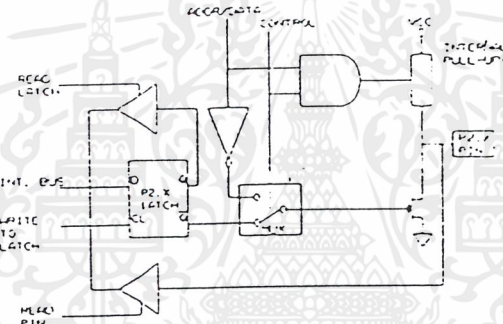
เป็น 1 นั้น FET ตัวบนจะ OFF FET ตัวล่างจะ ON ทำให้สถานะลอจิกที่ขา P0.X PIN เป็น 0 เมื่อ 8051 ต้องการใช้พอร์ท 0 สำหรับการอ่านข้อมูลจากหน่วยความจำภายนอก หรือใช้งานใน 3 ข้อข้างบนก็จะทำได้โดยวงจร Timing and Control ทำให้สถานะลอจิกของสัญญาณ Control เป็น 0 ทำให้เอาท์พุทจาก AND GATE เป็น 0 FET ตัวบนจะ OFF และสวิตช์ MUX จะอยู่ตำแหน่งข้างล่าง ดังนั้น FET ตัวข้างล่างจะ ON หรือ OFF ก็แล้วแต่ข้อมูลที่ขา Q ของ D-FF เมื่อมีการเขียนข้อมูลจาก Internal Data Bus มายัง D-FF ก็จะมีสัญญาณ "Write to latch" มายัง D-FF ด้วย ถ้าข้อมูลที่เขียนมาเป็น 1 ก็จะทำให้ขา Q มีสถานะลอจิกเป็น 0 ทำให้ FET ตัวล่าง OFF ดังนั้นขา P0.X จะอยู่สถานะ High Impedance เพราะ FET ทั้ง 2 ตัว OFF แต่ถ้าข้อมูลที่เขียนมายัง D-FF เป็น 0 ทำให้ FET ตัวล่าง ON แต่ตัวบน OFF ทำให้สถานะลอจิกที่ขา P0.X เป็น 1 ดังนั้นพอร์ท 0 เมื่อให้ทำงานเป็นพอร์ทส่งข้อมูลจะไม่สามารถแสดงสถานะลอจิกเป็น 1 ได้จึงต้องต่อตัวต้านทาน Pull Up ไว้ภายนอก ระหว่างขา P0.X กับไฟเลี้ยงวงจร ถ้าใช้พอร์ท 0 สำหรับรับข้อมูลเข้าจะต้องเขียน 1 เก็บไว้มายัง D-FF ก่อนเพื่อให้ขา P0.X อยู่ในสถานะ High Impedance แล้วจึงใช้คำสั่งอ่านสถานะลอจิกเข้าไปยัง Internal Data Bus ต่อไป โดยคำสั่งอ่านสถานะลอจิกทางพอร์ท 0 ก็จะทำให้วงจร Timing and Control สร้างสัญญาณ Read Pin สำหรับการสถานะลอจิกข้างต้น ถ้าไม่เขียน 1 มาเก็บไว้ที่ D-FF ก่อนที่จะอ่านข้อมูลแล้วอาจมีข้อมูลค้างอยู่ที่ D-FF ทำให้ Q เป็น 0 และ Q เป็น 1 ซึ่งทำให้ FET ตัวล่าง ON สัญญาณที่ต่อเข้ามาที่ขา P0.X ไม่ว่าจะ มีสถานะลอจิกใดจะถูกดึงลงกราวด์ ดังนั้นเมื่ออ่านข้อมูลเข้าไปก็พบว่าเป็น 0 เสมอ ในการอ่านข้อมูลจากหน่วยความจำภายนอกนั้นวงจร Timing and Control ก็จะเขียนข้อมูลมายัง D-FF ให้เป็น 1 และสร้างสัญญาณ Control ให้มีลอจิกเป็น 0 ก่อนอ่านข้อมูลเข้าไปด้วย

- Port1 เป็นพอร์ทขนานขนาด 8 บิต . ในรูปที่ 2.4 คือขา P1.0 ถึง P1.7 (ขา1-8) P1.0 หมายถึงบิต 0 พอร์ท 1 เป็นบิต Least Significant Bit และ P1.7 หมายถึงบิต 7 พอร์ท 1 เป็นบิต Most Significant Bit โครงสร้างของพอร์ท 1 แต่ละบิตมีดังรูปที่ 2.4



รูปที่ 2.4 โครงสร้างของพอร์ท 1

- ส่วนที่ 1 คือ Port 1 Latch ในรูปที่ 2.4 ซึ่งจะมีการทำงานเหมือนส่วนที่ 1 ของพอร์ท 0 ในรูปที่ 2.11 ส่วนที่ 2 คือ Port 1 Driver ในรูปที่ 2.4 Port 1 Driver นี้จะมีตัวต้านทานต่ออยู่เป็น Internal Pull Up พอร์ท 1 นี้จะใช้ทำหน้าที่เป็นตัวรับ-ส่งข้อมูลเท่านั้น ข้อมูลที่ส่งออกทางพอร์ท 1 จะถูก Latch ไว้ก่อนแล้วจึงส่งออกไปแต่ละขา ก่อนที่จะอ่านข้อมูลเข้าไปทางพอร์ท 1 จะต้องเขียน 1 ไปยังทุกบิตของพอร์ท 1 เสียก่อนเพื่อให้ FET อยู่ในสถานะ OFF ก่อน มิฉะนั้นถ้ามีข้อมูล 0 ส่งออกมาค้ำที่ D-FF จะทำให้ FET อยู่ในสถานะ ON ดังนั้นถ้าสัญญาณภายนอกส่งเข้ามาที่ขาที่ขานี้ก็จะถูกลัดวงจรลงกราวด์ โดยไม่สนใจว่าเป็นลอจิกอะไร ข้อมูลที่ผ่านจึงเป็น 0
- Port 2 เป็นพอร์ทขนานขนาด 8 บิต คือขา P2.0 ถึง P2.7 โครงสร้างของพอร์ท 2 จะมีดังรูปที่ 2.5



รูปที่ 2.5 โครงสร้างของพอร์ท 2

ลักษณะจะเหมือนกับ Port 0 แตกต่างกันใน พอร์ท 2 นั้น ภาค Driver จะใช้งานเพียง 2 ลักษณะคือ

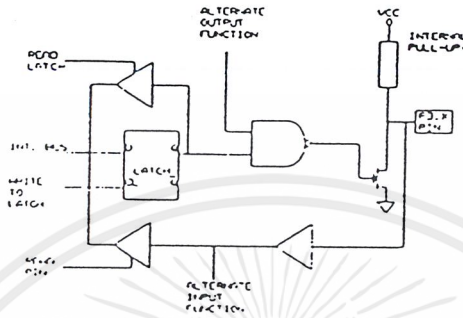
1. ใช้ส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อ ค่าตำแหน่งนี้เป็น 8 บิตบนของค่าตำแหน่ง
2. ใช้เป็นพอร์ทรับส่งข้อมูลจากภายนอก

ดังนั้นภาค Driver ของ พอร์ท 2 จึงแตกต่างจาก Driver ของ พอร์ท 0 โดยที่พอร์ท 2 นั้นจะมีเฉพาะ ADDR(ตำแหน่งหน่วยความจำ) เข้ามาที่ MUX (Multiplexer) เท่านั้น นอกนั้นการทำงานจะเหมือนกันและที่เอาท์พุทของพอร์ท 2 จะมี Internal Pull Up ซึ่งเป็นตัวต้านทานและจะทำให้เอาท์พุทของพอร์ท 2 แสดงสถานะลอจิกเป็น 1 ได้ถ้า FET อยู่ในสถานะ OFF บางครั้งเรียกว่า “Quasi-bidirectional” เมื่อใช้เป็นพอร์ทอินพุทก็สามารถทำได้โดยการต่อสัญญาณจากภายนอกเข้ามาโดยตรง ถ้าสัญญาณภายนอกเป็น 0 ก็จะมีกระแสไหลออกจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ท (Source Current) ในการที่จะใช้พอร์ทนี้เป็นพอร์ทข้อมูลเข้าจะต้องเขียน 1 ไปยังแต่ละบิตก่อน

- Port 3 คือขา P3.0-P3.7 หรือขา 10-17 มีโครงสร้างดังรูปที่ 2.6



รูปที่ 2.6 โครงสร้างของพอร์ท 3

ส่วนที่ 1 ในรูปที่ 2.6 เป็นส่วน Latch ข้อมูลที่เขียนมายังพอร์ท 3 ทาง Internal Data Bus เหมือนกับพอร์ทอื่นๆและพอร์ท 3 จะมี Internal Pull Up อยู่ทุกบิต แต่พอร์ท 3 นี้แต่ละบิตจะใช้ในการทำงานอื่นได้โดยใช้คำสั่งควบคุมการทำงาน ในส่วนที่ 2 จะมีสัญญาณ Alternative Output Function ที่สร้างมาจากส่วน Timing and Control สัญญาณ Alternative Output Function เป็นสัญญาณที่ส่งออกในกรณีที่ใช้พอร์ท 3 ในการทำงานฟังก์ชันอื่น และจุด Alternative Input Function เป็นจุดที่เอาสัญญาณไปเข้าตัวเอนตามการทำงานของบิตนั้น แต่ละบิตของพอร์ท 3 จะมีฟังก์ชันอื่นดังนี้

P3.0/RXD (Serial Input Port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม

P3.1/TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม

P3.2/INT0 (External Interrupt) .ใช้รับสัญญาณ Interrupt ภายนอก

P3.3/INT1 (External Interrupt) .ใช้รับสัญญาณ Interrupt ภายนอก

P3.4/T0 (Timer / Counter 0 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 0 ที่ทำหน้าที่นับจำนวนไทม์ของสัญญาณ T0 นี้หรือสัญญาณนาฬิกาได้

P3.5/T1 (Timer / Counter 1 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 1 ที่ทำหน้าที่นับจำนวนไทม์ของสัญญาณ T1 นี้หรือสัญญาณนาฬิกาได้

P3.6/WR (External Data Memory Write Strobe) ขารับสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอก 8051

P3.7/RD (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำสำหรับข้อมูลภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- RST ขา Reset จะใช้ทำการ Reset การทำงานของ 8051 ที่ขา Reset ภายใน 8051 จะมีตัวต้านทานต่อระหว่างขา RST กับกราวด์ ถ้าป้อนสัญญาณที่มีสภาวะลอจิกเป็น 1 ที่ขานี้จะเป็นการ Reset การทำงานของ 8051 ดังนั้นจึงสามารถต่อตัวเก็บประจุภายนอกระหว่างขา RST กับไฟเลี้ยง เพื่อให้เกิดการ Reset เมื่อเริ่มป้อนไฟเลี้ยงให้กับ 8051 ซึ่งเรียกว่า Power On Reset การ Reset จะทำให้ค่าใน Register ต่างๆ เปลี่ยนไปเป็นค่าหนึ่งดังตาราง

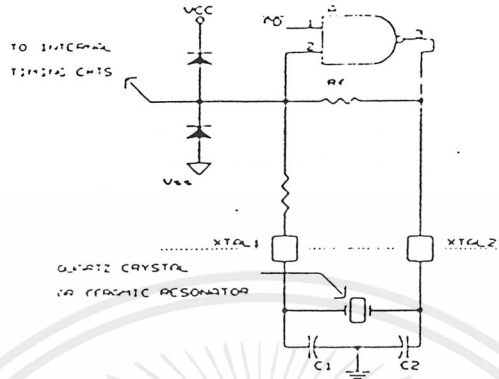
Register	มีค่าข้อมูลเป็น	Register	มีค่าข้อมูลเป็น
PC	00H	T2CON	00H
ACC	00H	TH0	00H
B	00H	TL0	00H
PSW	00H	TH1	00H
SP	07H	TL1	00H
DPTR	00H	TH2	00H
P0-P3	0FFH	TL2	00H
IP(8051)	XXX00000B	RLDH	00H
IP(8052)	XX000000B	RLDL	00H
IE(8051)	0XX00000B	SCAN	00H
IE(8052)	0X000000B	SBUF	INDETERMINATE
TMOD	00H	PCON(HMOS)	0XXXXXXXB
TCON	00H	PCON(CMOS)	0XXX0000B

ตารางที่ 2.1 ค่าของรีจิสเตอร์เมื่อเกิดการรีเซต 8051

ในตารางที่ 2.1 ช่องทางขวาเป็นค่าของ Register ที่อยู่ทางซ้ายสุดเมื่อเกิดการ Reset ใน Register SBUF เมื่อสิ้นสุดการ Reset จะมีค่าที่ไม่แน่นอน และพอร์ทจะอยู่ในสภาวะลอจิก 1 ทุกบิต ตลอดเวลาที่สัญญาณของขา RST เป็น HIGH อยู่

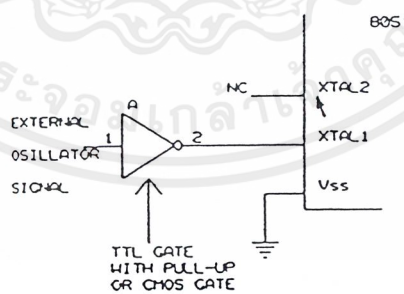
เมื่อสัญญาณที่ขา RST กลับเป็น 0 ก็ออกจากการ Reset 8051 จะเริ่มทำงานจากคำสั่งที่อยู่ใน Program Memory ตำแหน่ง 00H เพราะค่าของ Register PC (Program Counter) ซึ่งใช้ชี้ตำแหน่งโปรแกรมที่จะทำงานถูกเปลี่ยนให้เป็น 00H

- ALE Address Latch Enable ขานี้จะส่งสัญญาณที่มีความถี่ 1/6 เท่าของสัญญาณนาฬิกาจาก ออสซิลเลเตอร์ สัญญาณนี้จะส่งสัญญาณออกมาตลอดเวลายกเว้นบางครั้งของการติดขัดับ หน่วยความจำสำหรับข้อมูลภายนอก 8051 สัญญาณนี้จะบอกกับอุปกรณ์ภายนอก 8051 ว่า ขณะนี้สัญญาณนี้ Active จะมีการส่งข้อมูลที่เป็น 8 บิตล่างของตำแหน่งหน่วยความจำภายนอก 8051 ที่ต้องการติดต่อกออกไปทางพอร์ท 0 อุปกรณ์จะใช้สัญญาณนี้ในการ Latch ข้อมูลไว้เพราะพอร์ท 0 จะส่งค่าตำแหน่งหน่วยความจำเพียงชั่วขณะเท่านั้น ซึ่งในเวลาต่อมา พอร์ท 0 จะใช้รับ-ส่งข้อมูลกับหน่วยความจำภายนอก สัญญาณ ALE จะสามารถต่อเข้ากับ อุปกรณ์ TTL ชนิด LS ได้ถึง 8 อินพุท
- PSEN Program Strobe Enable เป็นขาที่ 29 ขานี้ปกติจะให้ลอจิกเป็น 1 แต่จะส่งลอจิก 0 เมื่อต้องการอ่านคำสั่งที่จะนำไปทำงานจากหน่วยความจำสำหรับโปรแกรมภายนอก 8051 ในกรณีที่อ่านคำสั่งซึ่งเก็บอยู่ในหน่วยความจำสำหรับเก็บโปรแกรมภายใน 8051 แล้ว สัญญาณนี้จะไม่เปลี่ยนลอจิกเป็น 0 ขา PSEN นี้สามารถต่อไปยังขาอินพุท TTL ชนิด LS ได้ถึง 8 อินพุท
- EA External Access เป็นขาที่ 31 ขานี้เป็นขาอินพุทที่ต่อเข้าไปยังวงจร Timming and Control เพื่อควบคุมการสร้างสัญญาณ PSEN ถ้าป้อนสัญญาณลอจิก 0 เข้าไปที่ขา EA นี้ แสดงว่าโปรแกรมในตำแหน่ง 0000H-0FFFH ที่ต้องการให้ทำงานถูกเก็บไว้ภายนอก 8051 จะต้องสร้างสัญญาณ PSEN ออกไปยังภายนอก เพื่อทำการ FETCH คำสั่งเข้ามาทำงาน แต่สัญญาณที่ป้อนให้ขา EA เป็น 1 หมายความว่าโปรแกรมในตำแหน่ง 0000H-0FFFH ถูกเก็บไว้ใน 8051 การทำงานในตำแหน่งหน่วยความจำช่วงนี้จะอ่านคำสั่งต่างๆจาก ROM ภายใน 8051
- XTAL 1 เป็นขาที่ 19 ขานี้จะต่อเข้ากับขาของ Inverting Amplifier ที่ประกอบเป็นวงจร ออสซิลเลเตอร์ ในรูปที่ 2.7 จะเห็นว่าวงจรภายในของออสซิลเลเตอร์ NAND GATE จะทำหน้าที่เป็นวงจรขยายแบบกลับเฟสของสัญญาณที่ควบคุมให้มีการออสซิลเลตหรือไม่ขึ้น กับสัญญาณ PD ซึ่งต่อมาจากบิต PD ของ Register PCON ถ้าต้องการใช้สัญญาณนาฬิกา จากภายนอกมาเป็นสัญญาณนาฬิกาควบคุมการทำงานของ 8051 ก็ให้ป้อนสัญญาณเข้ามาที่ จุดนี้ แต่ถ้าต้องการใช้วงจรออสซิลเลเตอร์ภายในก็ให้ต่อ Crystal หรือ เซรามิคโซเนเตอร์ดัง รูปที่ 2.7 ตัวเก็บประจุควรมีค่าประมาณ 20 pF



รูปที่ 2.7 วงจรออสซิลเลเตอร์ภายใน 8051

XTAL 2 เป็นขาที่ 18 ขานี้เป็นจุดเอาต์พุตของวงจรขยายแบบกลับเฟสสัญญาณที่ประกอบเป็นวงจรรออสซิลเลเตอร์ (อินพุตคือขา XTAL 1) ถ้าจะใช้สัญญาณนาฬิกาที่สร้างมาจากภายนอกมาเป็นสัญญาณนาฬิกาของ 8051 แล้ว ให้ปล่อยขานี้ลอยไว้แล้วป้อนสัญญาณนาฬิกาจากภายนอกเข้าที่ขา XTAL 1 ดังรูปที่ 2.8

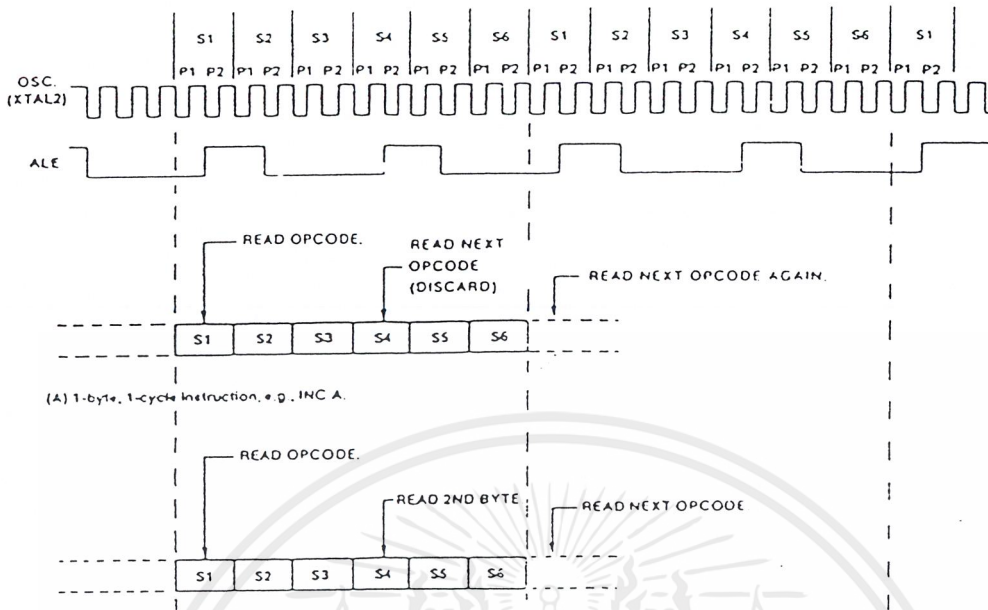


รูปที่ 2.8 8051 ที่ทำงาน โดยสัญญาณที่มาจากภายนอก

2.1.3 การทำงานของ 8051

จากรูปที่ 2.9 เมื่อป้อนไฟเลี้ยงให้กับ 8051 ซึ่งมีวงจร Power On Reset ต่ออยู่จะมีการ Reset เกิดขึ้น การทำงาน 8051 จะเริ่มจากบัสล็อก Program Counter ซึ่งเป็นวงจรนับชนิดหนึ่งส่งค่าตำแหน่งเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำสำหรับโปรแกรมลงบนบัสหมายเลขหนึ่ง บิตนี้มีขนาด 16 บิต ค่าตำแหน่งหน่วยความจำนี้จะถูกส่งไปเก็บไว้ที่ Program ADDR Register ที่เป็นวงจรถ่าย Latch ข้อมูลซึ่งเป็นค่าตำแหน่งหน่วยความจำจะปรากฏที่บิต 16 บิตหมายเลข 2 ถ้าเป็นค่าตำแหน่งหน่วยความจำแรกหลังจาก Reset ค่าตำแหน่งหน่วยความจำจะเป็น 0000H หน่วยความจำสำหรับโปรแกรมจะเลือกได้ว่าเป็น ROM ภายนอกหรือภายใน 8051 โดยการป้อนสถานะลอจิกเข้าไปที่ 8051 ขา EA ซึ่งอยู่กับส่วน Timing and Control ทำหน้าที่เป็นวงจรถ่ายแล้วสร้างสัญญาณควบคุมต่อไป ถ้าป้อนสัญญาณลอจิก 0 เข้าที่ขา EA จะเป็นการเลือกใช้ ROM ภายใน 8051 โดยที่วงจรถ่าย Timing and Control จะสร้างสัญญาณไปยัง ROM ภายในให้ส่งข้อมูลที่เป็นคำสั่งจากตำแหน่งที่ถูกชี้ด้วยค่าตำแหน่งที่ส่งมาจากบัสหมายเลข 2 ข้อมูลจาก ROM จะถูกส่งไปยังบัสหมายเลข 3 ที่เรียกว่า Internal Data Bus แล้วไปเก็บไว้ที่ Instruction Register (เป็นวงจรถ่าย Latch) เพื่อส่งต่อไปให้กับวงจรถ่าย Timing and Control ทำการถอดรหัสแล้วควบคุมการทำงานส่วนอื่นๆ ต่อไปแล้วแต่จะให้ทำอะไร ในกรณีที่เลือก ROM ภายนอก 8051 โดยการป้อนสัญญาณลอจิก 1 เข้าที่ขา EA จะทำให้วงจรถ่าย Timing and Control ส่งสัญญาณไปยังพอร์ท 0 และพอร์ท 2 เพื่อส่งค่าตำแหน่งหน่วยความจำบนบัสหมายเลข 2 ออกไปยังหน่วยความจำภายนอก จากนั้นจะอ่านข้อมูลที่เป็นคำสั่งกลับเข้ามาทางพอร์ท 0 ไปยัง Internal Data Bus แล้วไปเก็บไว้ที่ Instruction Register เพื่อทำงานต่อไปเหมือนกับตอนอ่านคำสั่งจาก ROM ภายในการทำงานในช่วงส่งค่าตำแหน่งหน่วยความจำไปยังหน่วยความจำแล้วอ่านข้อมูลที่เป็นคำสั่งกับเข้ามาเก็บไว้ใน Instruction Register เรียกว่าเป็นช่วงของการ Fetch Cycle ช่วงต่อไปจะเป็นช่วงของการทำงานตามคำสั่งเรียกว่า Execute Cycle เช่นถ้าเป็นคำสั่งให้บวกข้อมูลใน Register Accumulator กับข้อมูลจากหน่วยความจำ Data Memory ภายใน RAM ตำแหน่ง 23H วงจรถ่าย Timing and Control ก็จะส่งสัญญาณให้ Instruction Register ส่งค่าตำแหน่งหน่วยความจำ 23H ไปยัง Internal Data Bus แล้วนำข้อมูลไปเก็บไว้ที่ RAM ADDR Register เพื่อชี้ตำแหน่งหน่วยความจำ RAM จากนั้น Timing and Control จะสั่งให้ RAM ส่งข้อมูลที่เก็บอยู่ในหน่วยความจำตำแหน่ง 23H ลงมายัง Internal Data Bus แล้วนำข้อมูลไปเก็บไว้ที่ TMP1 (วงจรถ่าย Latch) ขณะเดียวกันวงจรถ่าย Timing and Control ก็จะส่งสัญญาณไปยัง ACC ให้ส่งข้อมูลไปยัง TMP 2 (วงจรถ่าย Latch) วงจรถ่าย ALU ซึ่งโครงสร้างเป็นวงจรถ่ายการคำนวณทางคณิตศาสตร์ (บวก,ลบ,คูณ,หาร) และยังสามารถทำงานทางลอจิก (AND,OR,NOT,XOR) จะทำการบวกเลขจาก TMP1 และ TMP2 เข้าด้วยกันผลลัพธ์ที่ได้จะส่งผ่าน Internal Data Bus กลับไปเก็บยัง ACC PSW (Program Status Word) ซึ่งจะทำหน้าที่เก็บสถานะผลลัพธ์ของการทำงานใน ALUเช่นผลลัพธ์การบวกมีค่าเกิน 8 บิตก็จะทำให้บิตหนึ่งใน PSW ถูก SET เป็น 1



รูปที่ 2.9 ลำดับสถานะการทำงานใน MCS-51

คำสั่งแต่ละคำสั่งใน 8051 จะใช้เวลาในการทำงาน 1,2 หรือ 3 ไชเคล็ดของเครื่อง (Machine Cycle) แล้วแต่ว่าเป็นคำสั่งประเภทใด 1 Machine Cycle จะใช้เวลา 12 Cycles ของสัญญาณนาฬิกา ดังนั้นในแต่ละคำสั่งของ 8051 จะใช้เวลาทำงาน 12,24หรือ 36 ไชเคล็ดของสัญญาณนาฬิกานั้นเอง แต่ละ Machine Cycle จะถูกแบ่งออกเป็น 6 State คือ S1,S2,S3,S4,S5 และ S6 แต่ละ State จะประกอบด้วย 2 ไชเคล็ดของสัญญาณนาฬิกา ในไชเคล็ดแรกเรียกว่าเฟส 1 (P1) และ ไชเคล็ดที่ 2 เรียกว่าเฟส 2 (P2) ในแต่ละเฟสจะนับตั้งแต่ขอบขาของสัญญาณนาฬิกาจนถึงขอบขาของสัญญาณนาฬิกาถัดไปดังที่เห็นในรูปที่ เมื่อ 8051 ทำงานเสร็จ 1 Machine Cycle ก็จะเริ่มทำงาน State1 Phase1(S1P1) ของไชเคล็ดต่อไปใน 1 ไชเคล็ดของวงจร Timing and Control จะสร้างสัญญาณ ALE ออกมา 2 ไชเคล็ดเพื่อ Fetch คำสั่งเข้าไป 2 ครั้งเสมอ ที่บริเวณขอบขาขึ้นของสัญญาณ ALE คำสั่งใดจะมีกี่ไบท์หรือใช้เวลากการทำงานกี่ไชเคล็ดสามารถดูได้จากตารางชุดคำสั่ง 8051

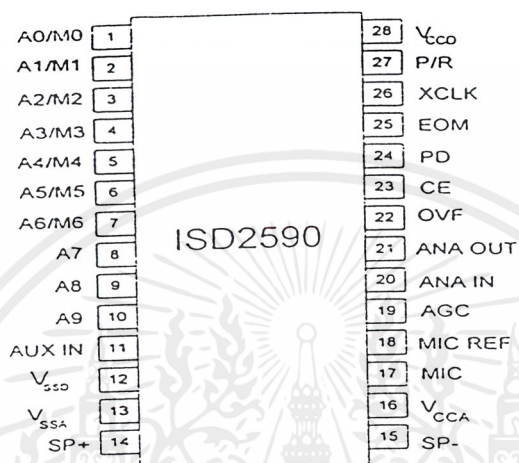
คำสั่งประเภท 1 ไบท์ 1 ไชเคล็ดของเครื่องได้แก่คำสั่ง INCA จะมีการอ่านคำสั่งจากหน่วยความจำสำหรับโปรแกรม 2 ครั้งเวลาที่เวลาประมาณขอบขาขึ้นของสัญญาณ ALE เมื่อคำสั่งแรกถูกอ่านเข้าไปที่เวลาขอบขาขึ้นของสัญญาณ ALE แรก แล้วนำไปเก็บที่ Instruction Register เพื่อให้วงจร Timing and Control ถอดรหัสและเข้าสู่การ Execute ขณะเดียวกันก็จะเริ่มการ Fetch คำสั่งที่อยู่ในหน่วยความจำตำแหน่งถัดไปเข้ามาและคำสั่งที่ 2 จะถูกอ่านเข้ามาที่เวลาขอบขาขึ้นของสัญญาณ ALE ถัดไป วงจร Timing and Control เมื่อถอดรหัสคำสั่งแรกก็จะทราบว่าการทำงานคำสั่งนี้ให้สั้น

หน่วยความจำตำแหน่งถัดไปเข้ามาและคำสั่งที่ 2 จะถูกอ่านเข้ามาที่เวลาขอบขาขึ้นของสัญญาณ ALE ถัดไป วงจร Timing and Control เมื่อถอดรหัสคำสั่งแรกก็จะทราบว่าการทำงานคำสั่งนี้ให้สิ้นสุดจะใช้คำสั่งเพียง 1 ไบท์ ดังนั้นคำสั่งที่ถูกอ่านมาในไบท์ที่ 2 จะไม่ถูกนำมาทำงานเพียงแต่อ่านเข้ามาแล้วทิ้งไป

คำสั่งประเภท 2 ไบท์ 1 ไซเคลของเครื่องได้แก่คำสั่ง ADD A,#Data ใน 1 Machine Cycle นี้ จะมีการคำสั่งเข้ามา 2 ไบท์ เหมือนกับคำสั่งประเภท 1 ไบท์ 1 ไซเคลของเครื่อง แตกต่างกันว่าไบท์ที่ 2 จะถูกนำมาใช้งานด้วยไม่ได้ถูกทิ้งไป ตัวอย่าง ADD A,#33H จะเขียนเป็นภาษาเครื่องได้ 2 ไบท์คือ 24 33 เมื่ออ่านคำสั่งไบท์แรกคือ 24 ไปเก็บไว้ที่ Instruction Register แล้ว Timing and Control จะถอดรหัสพบว่าเป็นคำสั่งบวกเลขก็จะส่งสัญญาณไปที่ Accumulator จากนั้นวงจร ALU จะนำเอาข้อมูล TMP1 และ TMP2 มาบวกกันผลที่ได้จาก ALU ไปยัง Internal Data Bus แล้วไปเก็บไว้ที่ Accumulator

คำสั่งประเภท 1,2 และ 3 ไบท์ที่ใช้เวลาการทำงาน 2 ไซเคลของเครื่อง ถ้าเป็นคำสั่งประเภท 1,2 และ 3 ไบท์ วงจร Timing and Control จะเอาคำสั่งประเภท 1,2 และ 3 ไบท์แรกเท่านั้นไปทำงานส่วนคำสั่งที่เหลือทิ้งไป ดังนั้นใน S5P2 ของไซเคลเครื่องแรกๆ ในคำสั่งอาจมีสถานะลอจิกที่ขา RST เป็น 1 แต่ที่ S5P2 ของไซเคลเครื่องสุดท้ายมีสถานะลอจิกที่ขา RST เป็น 0 ก็จะไม่เกิดการ Reset ขึ้นที่เวลา S5P2 เมื่อตรวจสอบสถานะสัญญาณที่ขา RST แล้วพบว่าเป็น 1 จะต้องรอจนถึงเวลา S4P2 ที่ตรวจพบสัญญาณ RST มีลอจิกเป็น 1 จนถึง S4P2 ของ Machine Cycle ถัดไปจะยังคงมีการ Fetch คำสั่งเข้าไปทำงานอีก 2 คำสั่งเมื่อสัญญาณ Reset ภายในเปลี่ยนเป็น 1 ก็เริ่ม Reset โดยการเขียนข้อมูล 0. ไปยัง Special Function Register ทุกตัว ยกเว้นพอร์ท 0 ถึงพอร์ท 3 Stack Pointer และ Register SBUF กังตารางที่ 2.1 ระหว่างนี้ข้อมูลใน RAM ภายใน 8051 จะไม่เปลี่ยนแปลงข้อมูลในระหว่างการเขียนข้อมูลลงไปยัง SFR จะมีการ Fetch คำสั่งเข้ามาทำงานอีก คำสั่งจนกว่าจะถึง S3P1 ของไซเคลที่ 2 ก็จะทำให้สถานะลอจิกที่ขา ALE และ PSEN ค้างอยู่ที่สถานะลอจิก 1 และจะเป็นอย่างนี้ไปจนกว่าสถานะลอจิกที่ขา RST เป็น 0 เวลานั้นนับตั้งแต่พบสัญญาณลอจิก 1 ที่ขา RST ที่เวลา S5P2 จนถึงเวลาที่ ALE และ PSEN ค้างอยู่ที่ 1 จะเท่ากับ 19 ไซเคลของ Oscillator เมื่อสัญญาณที่ขา RST ถูกเปลี่ยนกลับเป็นลอจิก 0 8051 จะรออีก 1- 2 ไซเคลของเครื่องสัญญาณ ALE และ PSEN จะเริ่มเปลี่ยนแปลงเพื่อเริ่มกระบวนการ Fetch คำสั่งเข้าไปทำงานเริ่มจากคำสั่งในหน่วยความจำสำหรับโปรแกรม ตำแหน่ง 0000H

ลักษณะโครงสร้างภายนอกของ ISD-2590 แสดงดังรูปที่ 2 ISD-2590 เป็นไอซี 40 ขา ซึ่งหน้าที่การใช้งานแต่ละขามีดังนี้



รูปที่ 2.10 แสดงลักษณะภายนอกของไอซี ISD-2590

1. Address/Mode Input (A0-A9/M0-M6) ขา 1-10 ขาแอดเดรสและโหมดอินพุต เราสามารถกำหนดค่าแอดเดรสเริ่มต้นได้ หากว่าค่าใดค่าหนึ่งหรือทั้งสองค่าของ MSB ของแอดเดรส (A0,A9) เป็น “0” ในทางตรงกันข้ามหากว่าค่าของทั้งคู่เป็น “1” เราจะไม่สามารถกำหนดค่าแอดเดรสเริ่มต้นของการอัดการเล่นได้ตามต้องการ การทำงานของไอซีจะเป็นไปตามโหมดของการทำงานที่ถูกเลือกเข้าไปซึ่งโหมดของการทำงานนี้มีหลายโหมดด้วยกันดังจะกล่าวถึงเป็นลำดับต่อไป หัวข้อต่อไป

2. Auxiliary Input (AUX IN) จะเป็นขารับอินพุตจากภายนอก ซึ่งเป็นการมัลติเพล็กซ์ สัญญาณผ่านออกไปทางเอาต์พุตของวงจรมอนิเตอร์ภายใน และขับออกสู่ขาเอาต์พุตลำโพง โดยขั้นตอนการทำงานนี้จะเกิดเมื่อขา CE มีสถานะเป็น “1” วงรอบของการเล่นกลับก็สิ้นสุดลง หรือเมื่อสัญญาณที่บันทึกไว้ถูกเล่นกลับจนหมดสิ้นแล้วมีการต่อคาสเซตกันหลาย ๆ ตัว ของ ISD-2590 ขา AUX IN จะถูกต่อเข้ากับสัญญาณเล่นกลับที่ออกมาจากขาเอาต์พุตลำโพงของตัวก่อนหน้า นี้หรือจากตัวอันดับแรก

3. Ground Input (V_{SSA}, V_{SSD}) ขา 12 และ 13 โดยคุณสมบัติของไอซี จะมีการแยกกัน ระหว่างกราวด์ของสัญญาณอนาล็อก และกราวด์ของสัญญาณดิจิทัล ขากราวด์ทั้งสองนี้จะถูกต่อ และปิดไว้ภายในตัวถังบรรจุของไอซี การใช้งานขากราวด์ทั้งสองนี้จะเลือกต่อกับกราวด์ของเพา เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และปิดไว้ภายในตัวถังบรรจุของไอซี การใช้งานขาราวด์ทั้งสองนี้จะเลือกต่อกับขาราวด์ของเพาเวอร์ซัพพลายในส่วนที่มีค่าอิมพีแดนซ์ต่ำ เพื่อไม่ต้องการให้เกิดค่าแรงดันที่แตกต่างกันระหว่างขาราวด์ทั้งสอง

4. Speaker Outputs (SP+,SP-) ขา 14 และ 15 เป็นขาเอาต์พุตต่อออกลำโพง ไอซีนี้จะมีวงจรขับสัญญาณความแตกต่างออกสู่ลำโพง ซึ่งประกอบอยู่ในตัวไอซีเรียบร้อยแล้ว โดยมีความสามารถในการขับลำโพงเอาต์พุตได้ 50 มิลลิวัตต์ ที่โหลดลำโพง 16 โอห์ม ขาต่อลำโพง เอาต์พุตทั้งสองนี้จะไม่คั่นกันโดยตรงเค็ดขาคเมื่อต้องถูกใช้ต่อคาสเคดกันหลาย ๆ ตัว โดยเฉพาะในบางครั้งขาเอาต์พุตลำโพงสามารถต่อคาสเคดกับไอซีอีกตัวได้โดยตรงเพราะมีตัวเก็บประจุ คัปปลิงอยู่ภายในเรียบร้อยแล้ว

5. Voltage Inputs (V_{CCA}, V_{CCD}) ขา 16 และ 28 เป็นขารับแรงดันที่จะต้องแยกกันต่างหากระหว่างขารับแรงดันของวงจรานาลอกและวงจรดิจิตอลซึ่งประกอบอยู่ในตัวไอซีแล้ว ขารับแรงดันต้องการแรงดันไฟเลี้ยง +54 โวลต์ และต้องเป็นแรงดันไฟเลี้ยงที่มีสัญญาณรบกวนต่ำมาก

6. Microphone Input (MIC) ขา 17 จะรับสัญญาณอินพุตที่ผ่านเข้ามายังไม่โครโฟนแล้วส่งผ่านสัญญาณเข้าสู่วงจรปรีแอมป์ที่ประกอบอยู่ในตัวไอซี ภายในประกอบด้วยวงจรควบคุมอัตราขยายอยู่ในช่วง -15 ถึง 24 เดซิเบล ไมโครโฟนภายนอกจะถูกคัปปลิงผ่านตัวเก็บประจุภายนอกในลักษณะอนุกรมกับขา 17 นี้ ค่าความจุของตัวเก็บประจุคัปปลิงจะกำหนดค่าโดยค่านึงถึงค่าความต้านทาน 10 กิโลโอห์ม ที่ต่ออยู่ภายในกับขา 17 ของไอซีเพื่อทำให้เกิดการคัทออฟที่ความถี่ต่ำ

7. Microphone Reference Input (MIC REF)ขา 18 จะต่อขา 18 นี้กับขาราวด์านาลอก (V_{CCA}) โดยมีตัวประจูดอออนุกรมอยู่ก่อน เพื่อทำหน้าที่จัดสัญญาณรบกวนอินพุตขา 17 เพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้ดีกว่า 10 เดซิเบล

8. Automatic Gain control Input (AGC) ขา 19 เป็นขาอินพุตเพื่อควบคุมการปรับอัตราขยายของปรีแอมป์ไมโครโฟนทางด้านไดนามิกเพื่อให้เกิดเหมาะสมกับระดับสัญญาณที่มีย่านของสัญญาณอินพุตจากไมโครโฟนและเพื่อให้ระดับสัญญาณที่บันทึกมีความผิดเพี้ยนน้อยที่สุดขานี้จะต้องต่อร่วมกับอุปกรณ์ RC เพื่อกำหนดค่าเวลาคงที่โดยมีค่าความต้านภายใน 5 กิโลโอห์มและจะต่อร่วมกับตัวเก็บประจุภายในอีกหนึ่งตัวผ่านลงานาลอก ค่าที่เหมาะสมบางครั้งกำหนดไว้ที่ค่าความต้านทาน 470 กิโลโอห์มและตัวเก็บประจุ 4.7 ไมโครฟารัด

9. Analog Input (ANA IN) ขา 20 จะรับสัญญาณที่ผ่านวงจรปรีแอมป์ออกมาทางขา 21 โดยผ่านตัวเก็บประจุคัปปลิงภายนอกคัปปลิงสัญญาณเข้าที่ขา 21 เพื่อผ่านสัญญาณเข้าไปทำการบันทึกได้ในตัวไอซีตัวเก็บประจุคัปปลิงภายในค่า 3 กิโลโอห์ม ซึ่งเป็นอินพุตอิมพีแดนซ์เพื่อที่จะทำให้

เป็นวงจรรองความถี่ค่านับคัทออฟการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. Analog Output (OVF) ขา 21 เป็นขาเอาต์พุตของวงจรปริแอมป์ขยายสัญญาณจากไมโครโฟนที่ได้ผ่านการควบคุมอัตราขยายจากวงจร AGC ภายในแล้ว

11. Overflow Output (OVF) ขา 22 สัญญาณพัลส์ “0” จะปรากฏออกมาจากขาเอาต์พุตนี้เพื่อเป็นการแสดงว่าสิ้นสุดการเล่นกลับหรือห้วงความจำภายในตัวไอซีได้ถูกอ่านออกมาหมดแล้วและจะแสดงเป็นสถานะหยุดการเล่นกลับพัลส์เอาต์พุตจากขา OVF นี้จะจ่ายให้กับขา CE อินพุตจนกว่าขา PD จะได้รับพัลส์เพื่อทำการรีเซต และเริ่มวงจรการเล่นกลับใหม่อีกครั้ง พัลส์ที่ขา OVF นี้สามารถจะเริ่มขั้นตอนการทำงานของ ISD-2590 ตัวถัดไปได้เมื่อถูกต้องอาศัยเคคกันอยู่หลายตัว

12. Chip Enable Input (CE) ขา 23 ขา CE จะต้องได้รับสัญญาณพัลส์ “0” เพื่อทำให้เกิดการเปลี่ยนแปลงระหว่างการเล่นกลับและการบันทึก ที่ขาแอสแตสอินพุต และขา P/R อินพุตจะถูกแลตซ์จากพัลส์ขอบขาลงของพัลส์ที่ขา CE

13. Power Down Input (PD) ขา 24 ในขณะที่ไม่มีการบันทึกหรือเล่น กลับที่ขา PD จะมีสถานะเป็น “1” ก็จะเป็นการรักษาระดับการสิ้นเปลืองกำลังงานในระดับต่ำมาก ๆ แต่เมื่อขา OVF มีสถานะเป็น “0” ที่แสดงถึงการเล่นกลับสิ้นสุดลงปรากฏขึ้นที่ขา PD ปกติจะเป็น “1” อยู่ในขณะนั้นก็จะถูกรีเซตและจะเริ่มกระบวนการบันทึกเล่นกลับใหม่อีกครั้ง

14. End-Of-Message/RUN Output (EOM) ขา 25 เป็นส่วนของอุปกรณ์ non-volatile ภายในตัวที่จะใช้กำหนดหรือระบุการสิ้นสุดของการเก็บข้อมูลที่ทำการบันทึกของ EOM นี้จะให้เอาต์พุตออกมาเป็น “0” เมื่อข้อมูลที่ถูกบันทึกไว้จะถูกเล่นกลับออกมาหมดแล้ว

15. External Clock Input (XCLK) ขา 26 เป็นขารับสัญญาณนาฬิกาภายนอกเพื่อกำหนดค่าความถี่สัญญาณนาฬิกาแต่โดยปกติได้ระบุไว้ว่าสัญญาณนาฬิกาถูกกำหนด อยู่ภายในแล้ว ซึ่งจะไม่ขึ้นกับอุณหภูมิภายนอกหรือย่านแรงดันไฟเลี้ยงที่ไม่คงที่ การใช้งานปกติแล้วจะต่อ ขา 25 นี้เข้ากับกราวด์ของไฟเลี้ยง

16. Playback/Record Input (P/R) ขา 27 เมื่อขาอินพุตควบคุมการเล่นกลับและบันทึก ได้รับพัลส์ “1”จะเป็นวงรอบของการเล่นกลับ และถ้าเป็นพัลส์ “0” จะเป็นการเลือกวงรอบการบันทึก ถ้าหากได้รับพัลส์ที่ขอขา CE จะเป็นการแลตซ์อินพุตที่ขา P/R

เมื่อการทำงานทุกอย่างเชื่อมโยงกันอยู่แค่ภายในตัวไอซีเพียงอย่างเดียว มีการต่ออุปกรณ์นอกวอร์มน้อยมากก็เป็นาง่ายที่จะประยุกต์เอาไอซีตระกูลนี้ไปใช้งาน

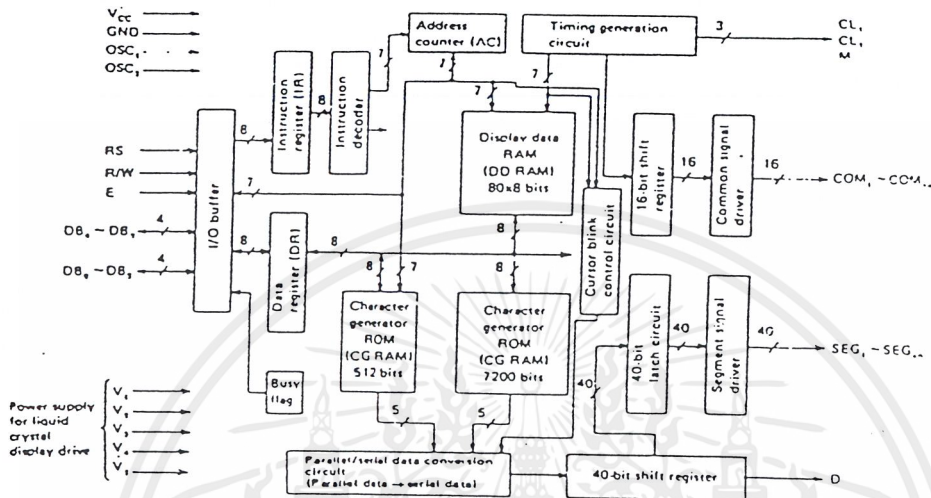
2.3 ส่วนแสดงผล (LCD MODULE)

ปัจจุบัน LCD เป็นที่นิยมใช้กันมาก สำหรับการแสดงผลในเครื่องมือเครื่องใช้ต่าง ๆ ทั้งนี้เนื่องจากมีความเหมาะสมด้วยประการทั้งปวงในด้านการกินกระแสต่ำ สามารถ แสดงผลเป็น ตัวอักษร และตัวเลขหรือแสดงกราฟฟิคได้ (เฉพาะรุ่น) เกี่ยวกับโมดูล LCD ที่ใช้

สำหรับ LCD ที่ใช้ คือ เบอร์ 16416H ซึ่งเป็นโมดูล LCD ที่มีการแสดงผลแบบ 16 ตัวอักษร 4 บรรทัด โดยที่ HD44780 เป็นคอนโทรลเลอร์ แต่ก็สามารถดัดแปลงให้ใช้กับ LCD เบอร์อื่นได้ แต่ต้องเป็นคอนโทรลเลอร์มีลักษณะเดียวกับคำสั่ง ในการควบคุมการทำงานก็จะเหมือนกัน แต่อาจจะต่างกันตรงที่ตำแหน่งของตัวอักษรเท่านั้น ส่วนการต่อวงจร , ตำแหน่งขาของ LCD และ สัญญาณในการควบคุมจะเหมือนกันทุกประการ

ตารางที่ 2.2 แสดงหน้าที่และตำแหน่งขาของโมดูล LCD เบอร์16416H ที่ใช้

ขาที่	ชื่อ	หน้าที่
1,2	V_{SS}, V_{DD}	กราวด์, ไฟเลี้ยง
3	V_0	อินพุตสำหรับป้อนแรงดันเพื่อปรับความเข้มของการแสดงผล
4	R_s	เป็นขาที่ใช้เลือกกรีตเตอร์คำสั่งกับรีจิสเตอร์ข้อมูล คือ ถ้า $R_s = 1$ เป็นการเลือกข้อมูล และ $R_s = 0$ เป็นการเลือกคำสั่ง
5	R/w	เป็นการเลือกว่าจะเขียนอ่านข้อมูลกับ LCD คือถ้า $R/w = 1$ ก็จะเป็นการอ่าน และถ้า $R/w = 0$ ก็จะเป็นการเขียน
6	E	เป็นตัวกำหนดสภาพการอ่าน หรือเขียนข้อมูลว่าจะใช้ร่วมกับขา s และ R/w ด้วย
7-14	DB0-DB7	เป็นขาที่หน้าที่เป็นทางผ่านของข้อมูลระหว่าง CPU



รูปที่ 2.11 รูปแสดงขงา LCD DOT MATRIX แบบ CHARACTER

ตำแหน่งของ LCD ที่ใช้งานประกอบด้วย

1. ตำแหน่งที่เป็น RAM เรียกว่า (CHARACTER GENERATOR RAM) ซึ่งเป็นตำแหน่งที่ให้ผู้สร้างอักขระขึ้นมาใช้งานเอง ได้จำนวน 8 อักขระ ซึ่ง 1 อักขระ จะใช้พื้นที่ RAM ขนาด 8 Bit จำนวน 8 BYTE นั่นก็คือจะมีพื้นที่ RAM บน LCD ขนาด 64 BYTE นั่นเอง ซึ่งเราสังเกตได้จากตาราง CHARACTER COLUMN แรกสุดซึ่งไม่มีอักขระแสดงมีแต่ตัวเลขซึ่งคือ ตำแหน่งที่ใช้สร้างข้อมูลใด ๆ ก็ได้

2. คัดแหน่งที่เป็น ROM ซึ่งในส่วนนี้จะมีอักขระคงที่ถูกบรรจุอยู่ในตำแหน่งต่าง ๆ เรียบร้อย และเราไม่สามารถแก้ไขอักขระเหล่านี้ได้ และการเรียกอักขระมาใช้ก็ให้คู้ที่ตำแหน่งอักขระนั้นอยู่แล้ว นำค่าทาง ROW ซึ่งเป็นเลข LOW 4 BIT และ COLUMN คือ HIGH 4 BIT มาประกอบกันเป็นเลข 1 BYTE เช่นเลข 0 ก็จะได้รหัสเป็น 3 OH ซึ่งก็คืออักขรนั้นมีรหัสเป็น ASCII CODE นั่นเอง จากนั้นก็จำค่านี้ออกไปยัง DD RAM ซึ่ง DD RAM นี้ก็คือ ตำแหน่งที่ใช้ DISPLAY ตัวอักขรของ LCD นั่นเอง

ตารางที่ 2.3 Character Codes and Character Pattern

Character Codes and Character Pattern

Higher 4 bit Lower 4 bit	0000	0010	0011	0100	0101	0110	0111	1010	1011	1100	1101	1110	1111
× × × × 0000	CG RAM (1)		0	1	P	\	P	-	3	3	0	P	
× × × × 0001	(2)	!	1	0	a	3	3	7	7	2	0	0	
× × × × 0010	(3)	"	2	0	b	r	7	7	7	7	P	0	
× × × × 0011	(4)	#	3	0	c	e	3	7	7	0	0	0	
× × × × 0100	(5)	\$	4	0	d	t	.	7	7	7	7	0	
× × × × 0101	(6)	%	5	0	e	u	=	7	7	7	0	0	
× × × × 0110	(7)	&	6	0	v	7	7	7	7	7	7	7	
× × × × 0111	(8)	'	7	0	w	0	w	7	7	7	7	7	
× × × × 1000	(1)	@	8	0	x	h	x	7	7	7	7	7	
× × × × 1001	(2)	~	9	0	i	h	0	7	7	7	7	7	
× × × × 1010	(3)	*	0	1	0	z	7	7	7	7	7	7	
× × × × 1011	(4)	+	1	0	k	0	7	7	7	7	7	7	
× × × × 1100	(5)	,	0	1	0	l	7	7	7	7	7	7	
× × × × 1101	(6)	-	0	1	0	m	7	7	7	7	7	7	
× × × × 1110	(7)	.	0	1	0	n	7	7	7	7	7	7	
× × × × 1111	(8)	/	0	1	0	o	7	7	7	7	7	7	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของคำสั่ง HD44780

1. CLEAR DISPLAY

clear display

	Rs	R/W	DB7							DB0
Code	0	0	0	0	0	0	0	0	0	1

คำสั่งนี้จะเป็นการเขียนช่องว่างหรือ SPACE (ASCII 20 H) DD RAM SET DO RAM ADDRESSER CURSOR SET I/D=1,5

2. RETURN HOME

Return home

	Rs	R/W	DB7							DB0
Code	0	0	0	0	0	0	0	0	0	●

● No = effect

คำสั่งนี้จะทำการ SET DD RAM ADDRESSER เป็นศูนย์ คิว CURSOR จะกลับไปอยู่ตำแหน่งบนสุดซ้ายมือของจอภาพข้อมูลในจอภาพไม่เปลี่ยน

3. ENTRY MGDE SET

Entry mode set

	Rs	R/W	DB7							DB0
Code	0	0	0	0	0	0	0	0	I/D	S

บิต I/D : โดยจะเป็นตัวกำหนดให้ว่า เมื่อเขียนหรืออ่านข้อมูลแล้วจะทำให้ DD RAM ADDRESS เพิ่มขึ้นหนึ่งหรือลดลงหนึ่งโดย

1 = เพิ่ม

0 = ลดลงหนึ่ง

บิต S: เป็นกำหนดแสดงผลโดยถ้า S=1 จะเป็นการใส่ข้อมูลแล้วคิว CURSOR อยู่ที่ข้อมูลที่ถูกดันไปทางซ้าย ถ้า S=0 CURSO จะถูกดันไปทาง ขวามือ

4. DISPLAY ON/OFF CONTROL

Display ON/OFF Control

	Rs	R/W		DB7			DB0			
Code	0	0	0	0	0	0	1	D	C	B

บิต D : เป็นบิต ให้เปิดปิดหน้าจอภาพโดยถ้า

D=1 จะ ON และ

D=0 จะ OFF

บิต C : CURSOR ให้บิต C=1 และถ้าไม่ต้อง แสดง CURSOR บิต C=0 โดยตัว CURSOR จะอยู่ที่ DOT LINE ที่ 8 ในแบบ 5 X7 DOT และจะอยู่ LINE ที่ 11 ในแบบ 5 x 10 DOT

บิต B : เป็นบิต SET การกระพริบของ CURSOR โดย B=1 การกระพริบ B=0 ไม่มี การกระพริบ โดยมีระยะเวลาการกระพริบประมาณ 379.2

5. CURSOR OR DISPLAY SHIFT

Cursor of display shift

	Rs	R/W		DB7			DB0				
Code	0	0	0	0	0	0	1	S/C	S/L	●	●

● No = effect

เป็นคำสั่งกำหนดให้ตำแหน่ง CURSOR หรือข้อมูลไปเกิดทางซ้ายหรือขวา โดยไม่ต้องใช้คำสั่งเขียนหรืออ่าน

S/C	R/L	
0	0	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปซ้ายมือ 1 ตำแหน่ง
0	0	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปขวามือ 1 ตำแหน่ง
1	0	เป็นการค้นตัวอักษรที่เกิดไปทางซ้าย
1	1	เป็นการค้นตัวอักษรที่เกิดไปทางขวามือ

6. FUNCTION SET

Function set

	Rs	R/W	DB7				DB0			
Code	0	0	0	0	1	DL	N	F	●	●

● No = effect

บิต DL : เป็นการ SET การคิดต่อว่าจะให้เป็นแบบ 8 บิต หรือ 4 บิต โดยถ้าต้องการคิดต่อ 4 บิต DL=0 DL=1

N : เป็นการ SET บรรทัดการแสดงผล N=0 แสดง 1 บรรทัด

N=1 แสดง 2 บรรทัด ในกรณีมากกว่า 2 บรรทัด ก็ให้ SET N=1

F: เป็นการ SET ขนาด DOT การแสดงผล 5 x7 หรือ 5 x 10 โดย

F=0 เป็นแบบ 5 x 7 และ F=1 เป็นแบบ 5 x 10

7. SET CG RAM ADDRESS

Set CG RAM address

	Rs	R/W	DB7				DB0			
Code	0	0	0	1	A	A	A	A	A	A

← Higher Order bits Lower Order Bits →

ใน HD 44780 นั้น จะมีหน่วยความจำอยู่ 2 ชุด คือ DISPLAY DATA RAM (DD RAM) จำนวน 80 x 8 บิต และ CHARACTER GENERATOR ROM CG RAM จำนวน 512 บิต และ 7200 บิต คำสั่งนี้จะเป็นการ SET ADDRESS ใน CG RAM โดยต้องทำการ SET ก่อนเขียนหรืออ่านข้อมูลจาก ADDRESS CG RAM ด้วย

8. SET DD RAM ADDRESS

Set DD RAM address RS R/W DB7

เป็นคำสั่ง SET ค่า ADDRESS ใน DD RAM ในการเขียนหรืออ่านค่าจาก DD RAM (DD RAM) คือส่วนที่จะแสดงผลหน้าจอ LCD) โดยจำนวน ADDRESS ที่จะเกิดขึ้นบนจอ LCD จะอยู่กับ SET ค่า N ด้วย

$N=0$ (1 บรรทัด) ADDRESS จะอยู่ 00H-4FH

$N=1$ (2 บรรทัด) ADDRESS จะอยู่ 00H – 27H สำหรับบรรทัดที่ 1 และ 40 H-67 H สำหรับ บรรทัดที่ 2

แบบการจัด ADDRESS ของ DD RAM หน้าจอ LCD แบบ 16 ตัวอักษร 1 บรรทัด 16 ตัวอักษร 2 บรรทัด 16 ตัวอักษร 4 บรรทัด 20 ตัวอักษร 2 บรรทัด และ 40 ตัวอักษร 2 บรรทัด

16 ตัวอักษร 1 บรรทัด

00 01 02 03 04 05 06 07 40 41 42 43 44 45 46

16 ตัวอักษร 1 บรรทัด

00 01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F
40 41 42 43 44 45 46 47 48 49 4A 4B 4C 4D 4E 4F

16 ตัวอักษร 4 บรรทัด

00 01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F
40 41 42 43 44 45 46 47 48 49 4A 4B 4C 4D 4E 4F
10 11 12 13 14 15 16 17 18 19 1A 1B 1C 1D 1E 1F
50 51 52 53 54 55 56 57 58 59 5A 5B 5C 5D 5E 5F

20 ตัวอักษร 1 บรรทัด

00 01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F 10 11 12 13

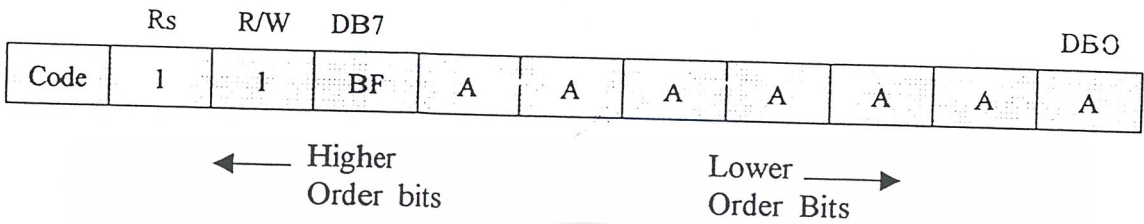
20 ตัวอักษร 2 บรรทัด

00 01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F 10 11 12 13
40 41 42 43 44 45 46 47 48 49 4A 4B 4C 4D 4E 4F 50 51 52 53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11. READ DATA FROM CG OR DD RAM

Read data from CG or DD RAM



เป็นคำสั่งอ่านข้อมูลจาก CG RAM หรือ DD RAM โดยก่อนอ่านค่าจาก DD RAM หรือ CG RAM นี้ ควรจะใช้คำสั่ง SET ADDRESS ก่อน เพื่อให้รู้ว่าข้อมูลที่อ่านได้นั้นเป็น DD หรือ CG RAM จากตารางการทำงานจะเห็นว่าการทำงานของ LCD MODULE นั้นง่าย เพียงแต่เราตั้งคำสั่งเริ่มแรก และ SET ความต้องการในขนาดตัวอักษร CURSOR หลังจากนั้นเราก็สามารถเขียนตัวอักษรเข้าไปใน DD RAM ตามตารางอักษรที่ให้มานั้น ก็จะเกิดอักษรในจอภาพ LCD

2.4 ส่วนตอบรับและบันทึกเสียง

โครงสร้างนี้ใช้ ไอซี ISD2590 เป็นตัวตอบรับ และบันทึกเสียง ซึ่ง ไอซี ISD2590 มีคุณสมบัติที่สำคัญดังต่อไปนี้

- สามารถบันทึก และเล่นกลับได้ในตัวเดียวกัน
- มีประสิทธิภาพในการบันทึกเสียง และ เล่นกลับได้เหมือนคั่นก้านิคเสียง
- ควบคุมการบันทึก และ เล่นกลับด้วยสวิทช์ หรือ ไมโครคอนโทรลเลอร์
- ปิดการทำงานอัตโนมัติเมื่อไม่มีการบันทึก และเล่นกลับเป็นเวลานานๆ
- สามารถเก็บความจำได้นาน 100ปี ไม่ต้องมีแบตเตอรี่สำรอง
- วงรอบการบันทึก 100,000ครั้ง และมีวงจรก้านิคสัญญาณนาฬิกาในตัวเอง

2.5 การใช้งาน IC Key Encoder ร่วมกับ MCS-51

โดย IC Key Encoder ที่เราใช้คือ IC เบอร์ 74C922 ซึ่งเป็นชนิด 16 Key Encoder ซึ่งเป็น IC ชนิด CMOS กินพลังงานต่ำ

รายละเอียดของอุปกรณ์ IC 74C922

-ขา 1-4 (row) จะเป็นขาในการต่อร่วมกับสวิตช์ชนิด SPST ซึ่งต่อแบบ Matrix กับขา 7,8,10 และ 11 โดยขา 1-4 นี้จะเป็นลักษณะ ของแถว (row)

-ขา 5 (osil) เป็นขาที่ใช้ในการรับสัญญาณนาฬิกาจากภายนอก

-ขา 6 (cap) เป็นขาที่ใช้ต่อกับตัวเก็บประจุภายนอกเพื่อใช้งานวงจร Debounce ภายในตัว IC

-ขา 7,8,9,10 และ 11 (column) เช่นเดียวกับขา 1-4 แต่จะเป็นในลักษณะของหลัก (column)

-ขา 9 (gnd) ขากราวด์

-ขา 12 เป็นขาแสดงสถานะเมื่อมีการกดสวิตช์ที่ขานี้จะมีสถานะเป็น High

-ขา 13 (OE) จะเป็นขาในการควบคุม Data Output ถ้าขานี้มีสถานะเป็น High จะทำให้ Data Output มีสถานะเป็น Low ทั้งหมดควรจะต้องลง Gnd ในการใช้งานปกติ

-ขา 14-17 จะเป็นขา Output 4 บิตเป็นสัญญาณ Binary 0000-1111B รวม 16 สัญญาณ

-ขา 20 (Vcc) ขาไฟเลี้ยงของ IC (3 Volt – 15 Volt)

2.6 ทฤษฎีของ RTC (Real Time Clock)

ในการนำไมโครโปรเซสเซอร์ไปใช้ในงานที่มีความเกี่ยวข้องกับเรื่องของเวลานั้น RTC เหมาะที่จะใช้กับงานลักษณะนี้เพราะสามารถบอกได้ทั้ง วัน,เดือน,ปี,ชั่วโมง,นาฬิกา และวินาที ในการติดต่อกับ RTC ตัวนับเวลากายในก็จะเดินตามเวลาที่ตั้งให้และเราก็สามารถอ่านข้อมูลจาก RTC ได้เช่นกัน

ในการทำงานตามบล็อกไดอะแกรมดังรูปที่ โดยมีชิพรีจิสเตอร์,คอนโทรลลอจิก,ออสซิลเลเตอร์,นาฬิกาจริงและหน่วยความจำสำรอง การเริ่มต้นของการส่งข้อมูลรีเซตจะทำให้เป็นลอจิก 1 และ 8 บิตจะถูกนำเข้าไปในชิพรีจิสเตอร์ซึ่งจะทำการแปลงทั้งแอดเดรสและคำสั่ง โดยที่ข้อมูลที่เป็นอินพุทจะเป็นแบบอนุกรมโดยใช้ 8 บิตแรกของ 32 ไบต์เป็นทางเข้าโดยไม่คำนึงรอบของการอ่าน/เขียน จะเกิดขึ้นหรือไม่หลังจากนั้น 8 คล็อกแรก จะเกิดขึ้นและจะนำคำสั่งไปยังชิพรีจิสเตอร์โดยจะใช้กับข้อมูลออกเมื่อมีการอ่าน หรือข้อมูลเข้าเมื่อมีการเขียน

2.7 การอินเตอร์เฟส MCS-51 กับ 8255 PPI

IC 8255 PPI ตัวนี้ เป็น IC ที่ผลิตมาโดยมีจำนวนพอร์ต I/O ขนาด 8 บิต จำนวน 3 พอร์ต ภายในตัว จึงสามารถนำมาใช้เพิ่มขยายพอร์ต I/O ให้กับ MCS-51 โดยมีรูปแบบและโครงสร้างคุณสมบัติต่าง ๆ ดังนี้

- เป็นชิปขนาด 40 ขา
- มีพอร์ตใช้งาน 3 พอร์ต แบ่งออกเป็น พอร์ต A, B และ C
- พอร์ตใช้งานมีลักษณะเป็นพอร์ต แลช (Latch) คงสถานะ
- ควบคุมการทำงานพอร์ตด้วยขา A0 และ A1
- สามารถโปรแกรมเลือกลักษณะการใช้งานพอร์ตทั้งในลักษณะ Input, Output และ Bi-Directional พอร์ต

คุณสมบัติที่สำคัญต่าง ๆ ของ 8255

- Vcc เป็นขารับไฟเลี้ยงของระบบ +5 Vdc
- GND เป็นขาค่อกราวด์ของระบบ
- D0-D7 เป็นขา Bi-Directional Bus โดยใช้เป็น Data Bus ของระบบ
- RESET เมื่อขานี้มีสถานะ High จะทำให้ 8255 ถูกรีเซ็ตผลทำให้ทุกพอร์ตเปลี่ยนเป็นอินพุตพอร์ตนทันที หรือในลักษณะอินพุตโหมด
- CS (Chip Select) เป็นขาที่ใช้เป็นตัวควบคุมการเลือกจังหวะการทำงานของ 8255 โดย 8255 จะทำงานเมื่อขาผู้อยู่ในสถานะ Low
- RD (Read) เมื่อขานี้มีสถานะ Low จะทำให้ MCS-51 อ่านข้อมูลผ่านทาง Data Bus ของ 8255 โดยขา CS ต้องมีสถานะ Low
- WR (Write) เมื่อขานี้มีสถานะ Low ทำให้ 8255 รับข้อมูลหรือ Control Word ที่ส่งมาจาก MCS-51 โดยขา CS ต้องมีสถานะ Low
- A0-A1 ใช้ในการรับสัญญาณควบคุมหรือเลือกใช้งานพอร์ต A, B และ C ของ 8255
- PA0-PA7 เป็นพอร์ต I/O ขนาด 8 บิต
- PB0-PB7 เป็นพอร์ต I/O ขนาด 8 บิต
- PC0-PC7 เป็นพอร์ต I/O ขนาด 8 บิต โดยสามารถแบ่งการใช้งานเป็น 4 บิตบน (C4-C7) และ 4 บิตล่าง (C0-C3)

8255 นั้นสามารถที่จะเลือกโหมดการใช้งานจากคำสั่งทาง Software จาก MCS-51 โดยผ่านทาง Data Bus ของ 8255 โดยมีโหมดการทำงาน 3 โหมด คือ

- โหมด 0 (Basic I/O) จะเป็นลักษณะการใช้งานพอร์ต A, B และ C ของ 8255 เป็น I/O ปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

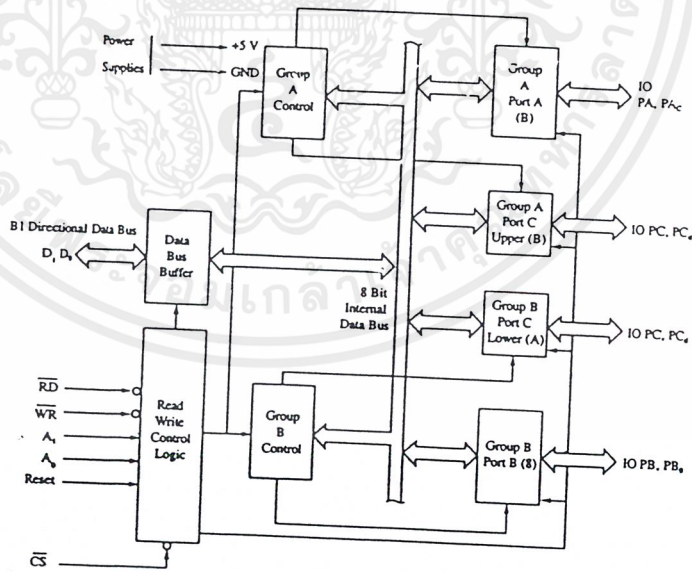
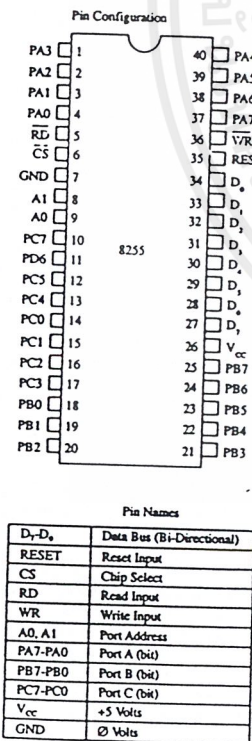
- โหมด 1 (Strobed I/O) จะมีลักษณะการตรวจสอบสัญญาณ Strobe ก่อนที่จะทำงาน
- โหมด 2 (Bi-Directional Bus) จะใช้งานพอร์ตในลักษณะ I/O แบบ 2 ทิศทาง (รับส่งข้อมูล)

โดยข้อมูลที่ถูกส่งไปควบคุมการทำงานของ 8255 ผ่านทาง Data Bus นั้นจะถูกเรียกว่า Control Word โดยมีรูปแบบดังรูปที่

ส่วนใหญ่ในการทำงานเราจะเลือกใช้โหมด 0 เป็นหลัก เราจึงสามารถสรุป Control Word . ในการใช้งาน 8255 ในโหมด 0 ดังตารางที่

การอินเทอร์เฟส MCS-51 กับ 8255

ในที่นี้เราจะใช้วงจรรูปที่ ในการอินเทอร์เฟส โดยมีการนำ IC 74LS373 เข้ามาใช้ในวงจร เพื่อใช้ในการ Latch แอคเตสไบต์ค่า แต่จะใช้เพียง 2 บิตเท่านั้น คือ P0.0 และ P0.1 เพื่อใช้เป็นบิตควบคุม A0 และ A1 ให้กับ 8255 โดยจะทำให้มี Memory Map ในการควบคุม 8255 แสดงดังตารางที่ ซึ่งจากการต่อวงจรดังรูปที่ จะทำให้มีพอร์ตใช้งานถึง 6 พอร์ต คือ PORT1 , PORT2 , PORT3, 8255 PORTA, PORTB, และ PORTC ซึ่งการใช้งานแต่ละพอร์ต สามารถใช้งานตามคุณสมบัติของมันได้เต็มที่



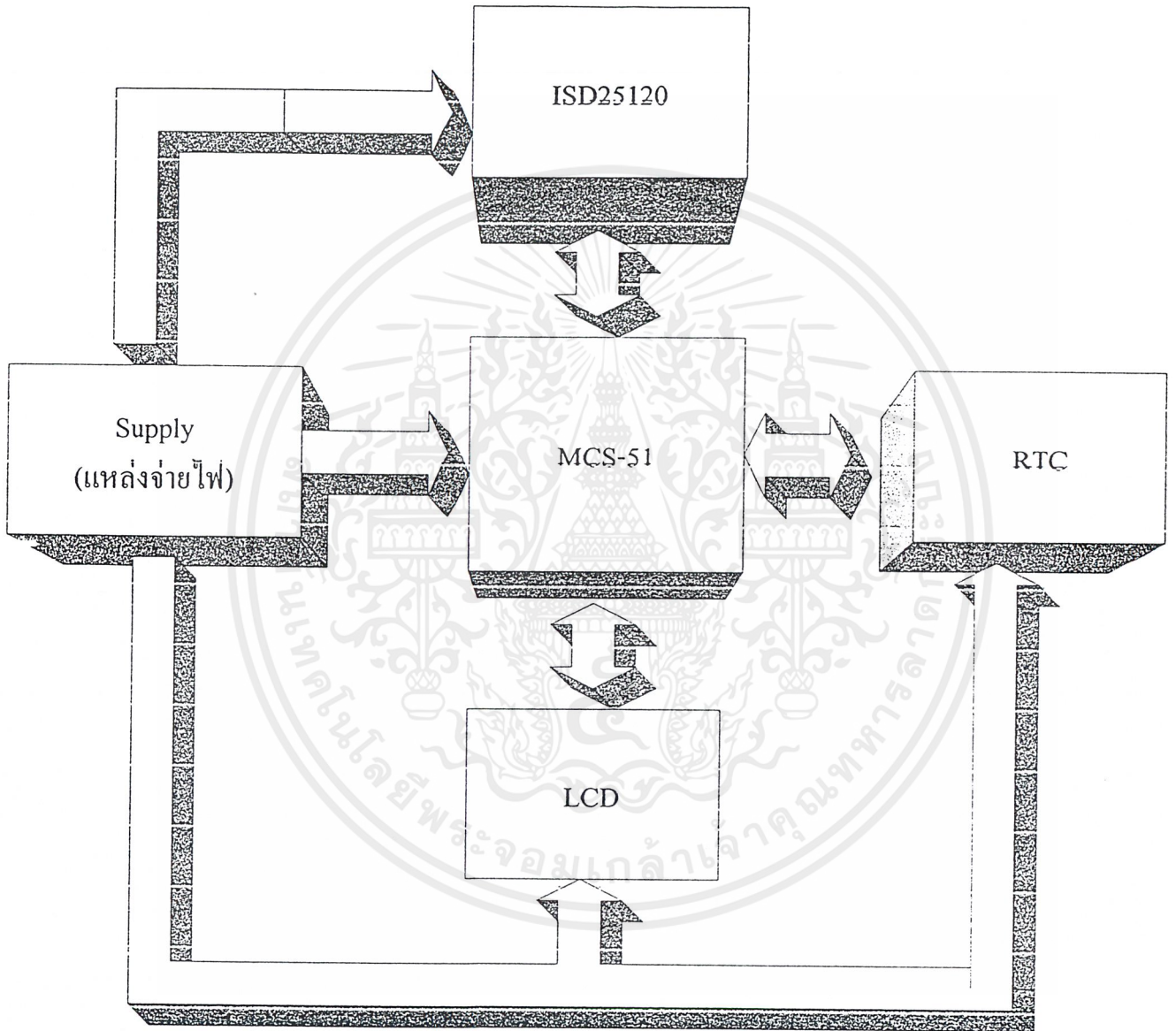
รูปที่ 2.12 โครงสร้างของ 8255

บทที่ 3

ออกแบบและสร้าง

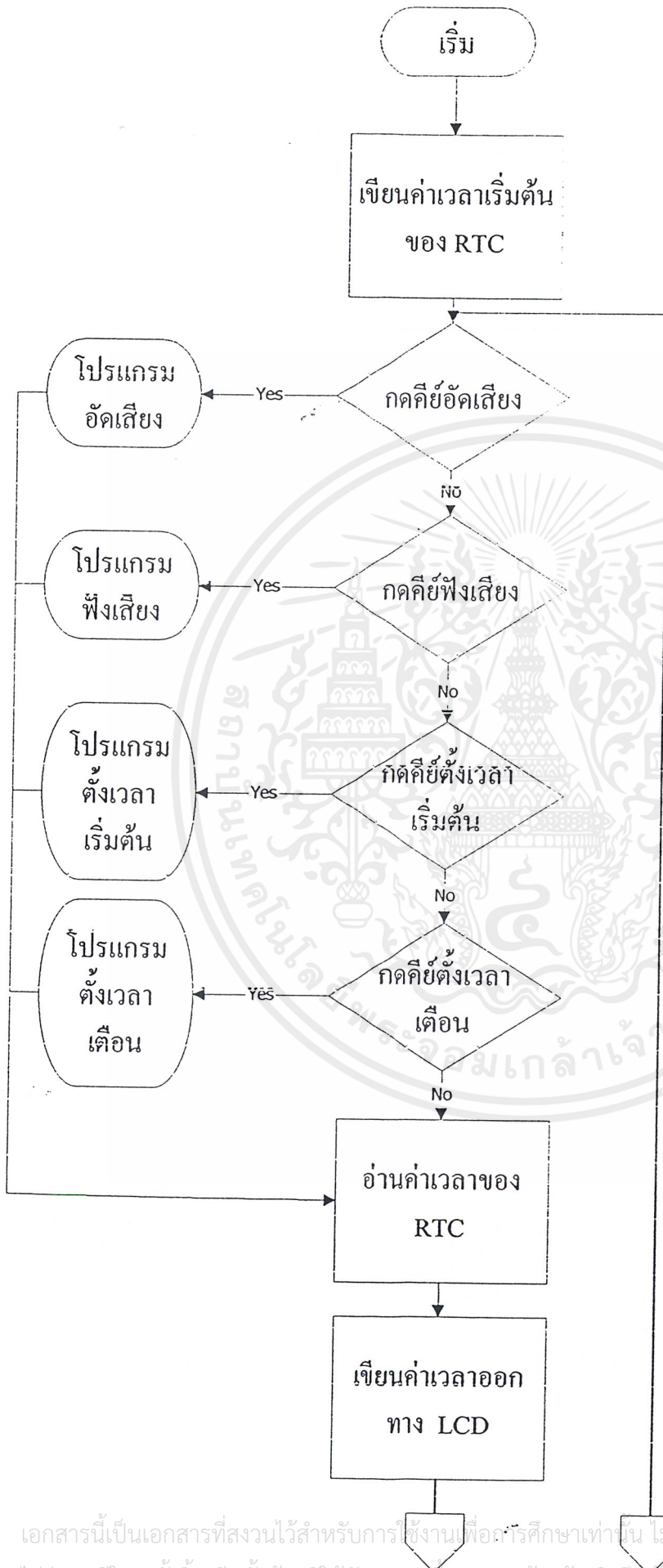
ในโครงการนี้ได้นำเอา MCS-51 มาใช้ควบคุมเครื่องเตือนความจำสำหรับผู้สูงอายุ โดยต่อร่วมกับ RTC (Real Time Clock) , LCD ,ISD25120 , 74C922 (IC Key Encoder) ซึ่งสามารถตั้งเวลาเตือน และสามารถอัปเดตเสียงเตือนได้ด้วยตนเอง โดยไอซี RTC นั้นจะเป็นตัวส่งค่าเวลาที่แท้จริงให้กับ MCS-51 โดยจะส่ง และรับข้อมูลแบบอนุกรม ส่วน LCD จะใช้แสดงผลเวลาที่ MCS-51 ได้รับมาจาก RCT และเราจะใช้ ISD25120 ในการส่งเสียงเตือน โดยวงจรที่จะทำให้สามารถกดปุ่มเพื่ออัปเดตเสียงได้ สามารถฟังเสียงที่เราเพิ่งอัดไปได้ทันที และยังมีปุ่มตั้งเวลาเพื่อให้เครื่องสามารถส่งเสียงเตือนได้ โดยวงจรทั้งหมดจะต่อได้ดังรูปที่ 3.1



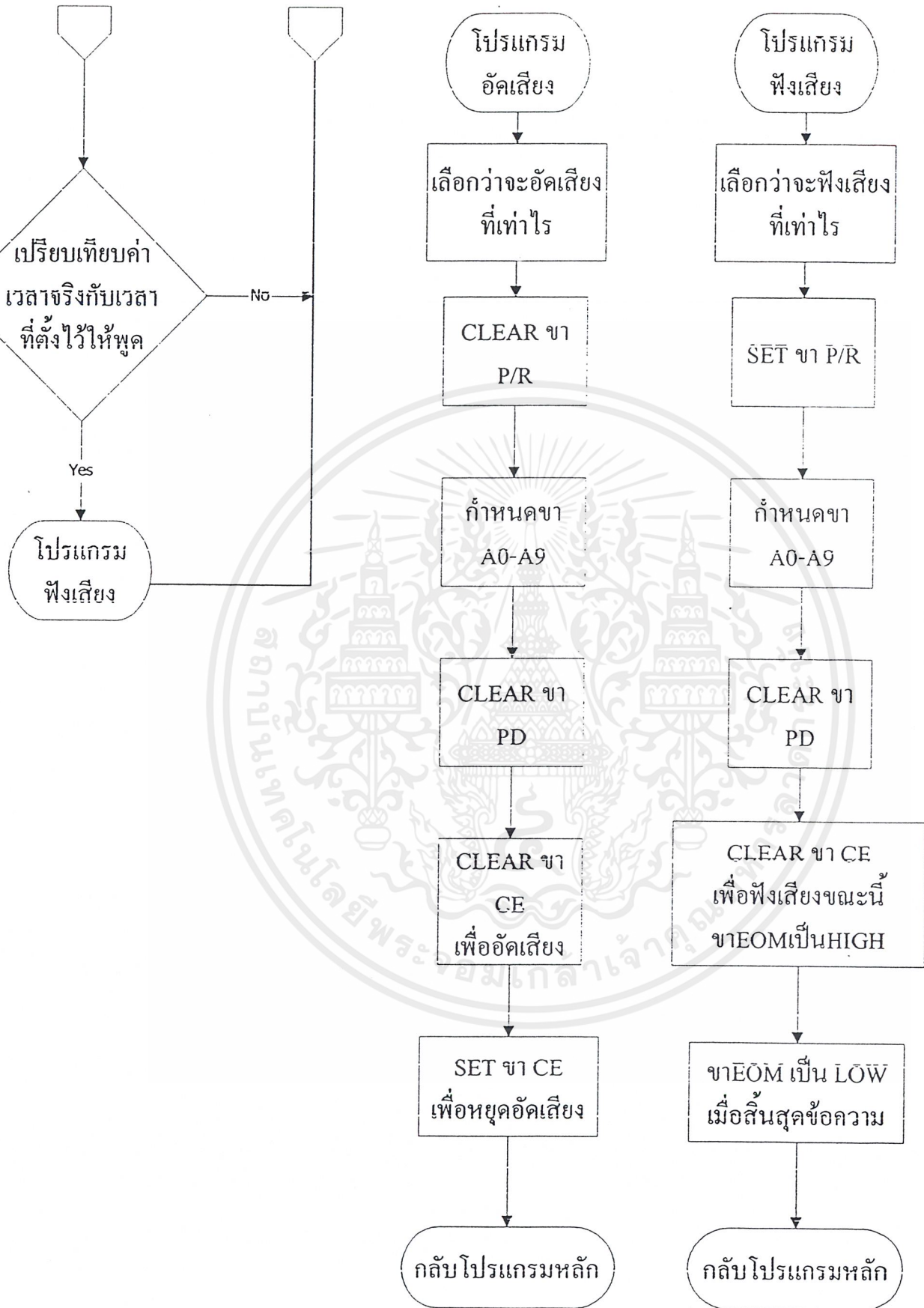


รูปที่ 3.2 บล็อกโคอะแกรมของเครื่องเตือนความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่ข้อมูลของเอกสาร (ต่อ) ไปถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

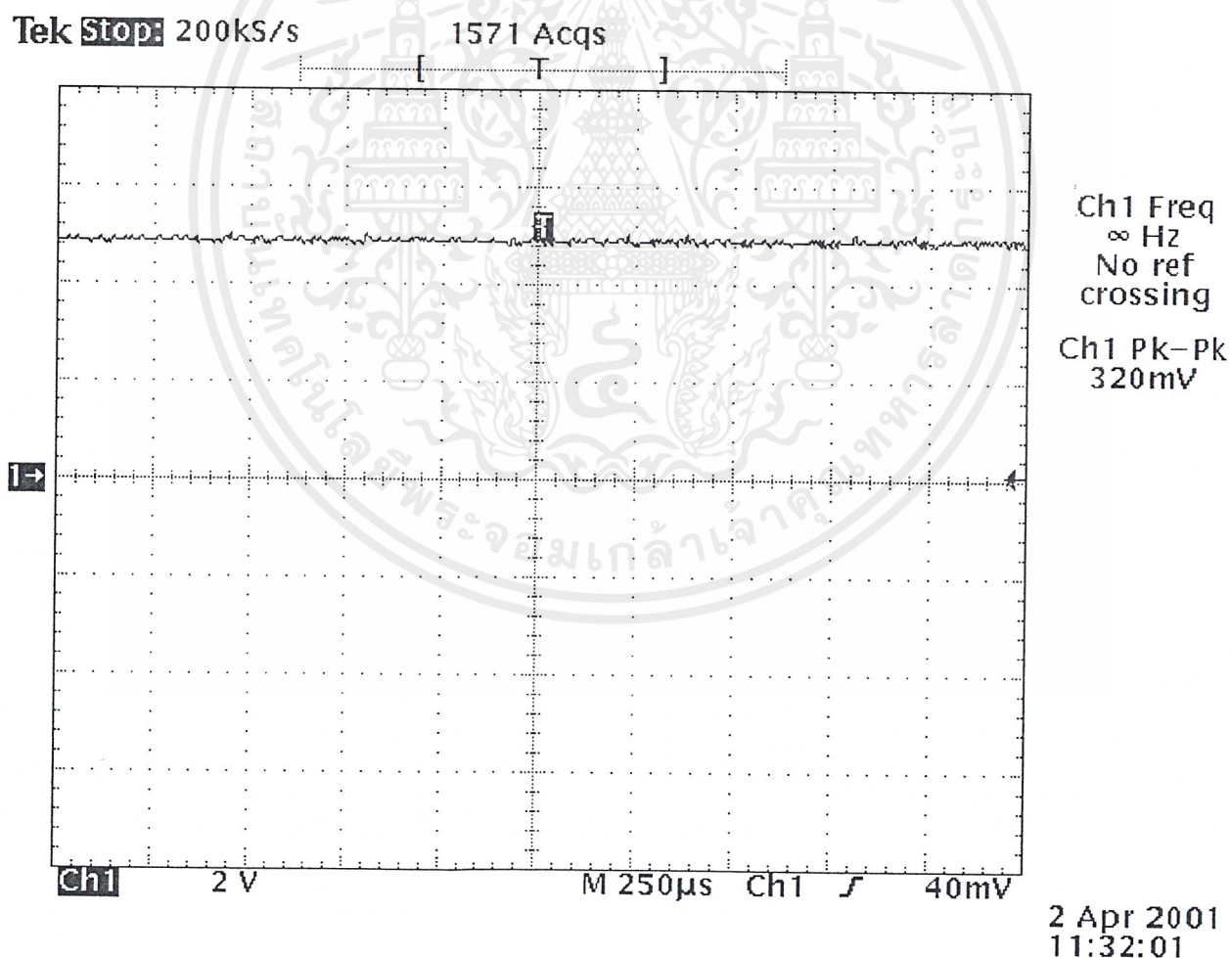
การทดลองและผลการทดลอง

เมื่อได้ประกอบวงจรและเขียนโปรแกรมควบคุมบนไมโครคอนโทรลเลอร์แล้วได้ทำการทดสอบในสองขั้นตอนคือในขั้นแรกทำการวัดสัญญาณต่าง ๆ ของวงจรแต่ละส่วนเพื่อดูว่าวงจรทำงานอย่างที่ต้องการหรือไม่ จากนั้นจะการทดสอบการใช้งานจริงว่าเป็นไปตามที่ต้องการหรือไม่อย่างไร

4.1 ทดสอบการเชื่อมต่อ ISD25120 กับ MCS-51

โดยการทดลองทำการต่อวงจรดังรูปที่ 4.3 และมีขั้นตอนการทดลองตามไทม์มิงไดอะแกรมดังรูปที่ 4.1 และรูปที่ 4.2

ไทม์มิงไดอะแกรมของการเล่นกลับ



รูปที่ 4.1 แสดงสถานะ High ของขาไอซี ISD25120

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนควบคุมการเล่นกลับ

-กำหนดให้ขาP/R เป็น High

-เซตค่าแอดเดรสที่ขา A0-A9

-ให้ขา PD เป็น Low

-กำหนดให้ขา CE เป็นพัลส์ Low จะทำให้เริ่มต้นการเล่นกลับและในขณะที่ขา EOM จะมี

สถานะเป็น High

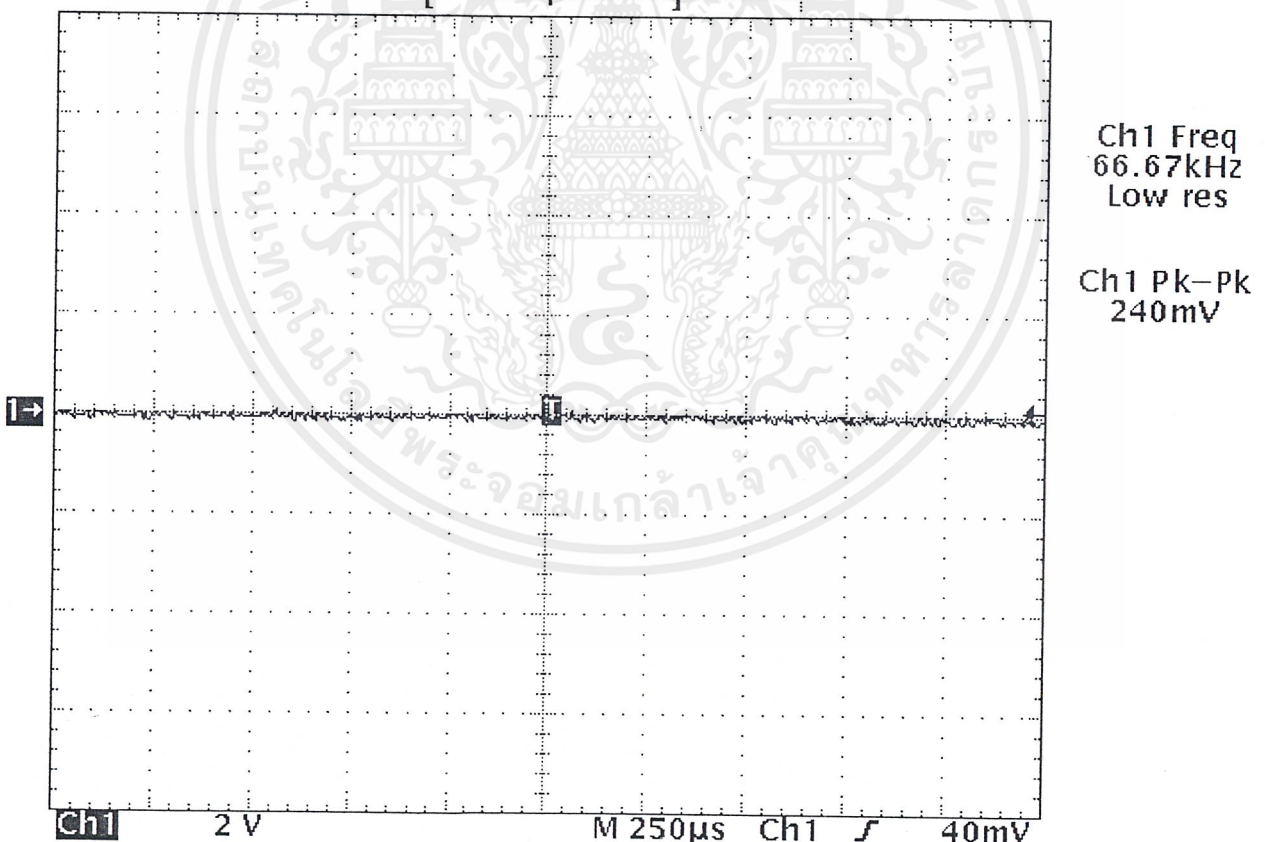
-เมื่อสิ้นสุดข้อความการเล่นกลับจะหยุดอัตโนมัติ และขา EOM จะเกิดพัลส์ Low

-เมื่อ CE มีพัลส์ Low เข้ามาจะทำให้เริ่มต้นการเล่นกลับ ที่ตำแหน่งแอดเดรสเดิมอีกครั้ง

โหม้มิ่งไคอะแกรมการบันทึก

Tek Stop: 200ks/s

69 Acqs



2 Apr 2001
11:32:45

รูปที่ 4.2 แสดงสถานะ Low ของขาไอซี ISD25120

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนควบคุมการบันทึก

-กำหนดให้ขา P/R เป็น Low

-เซตขาแอดเดรสที่ขา A0-A9

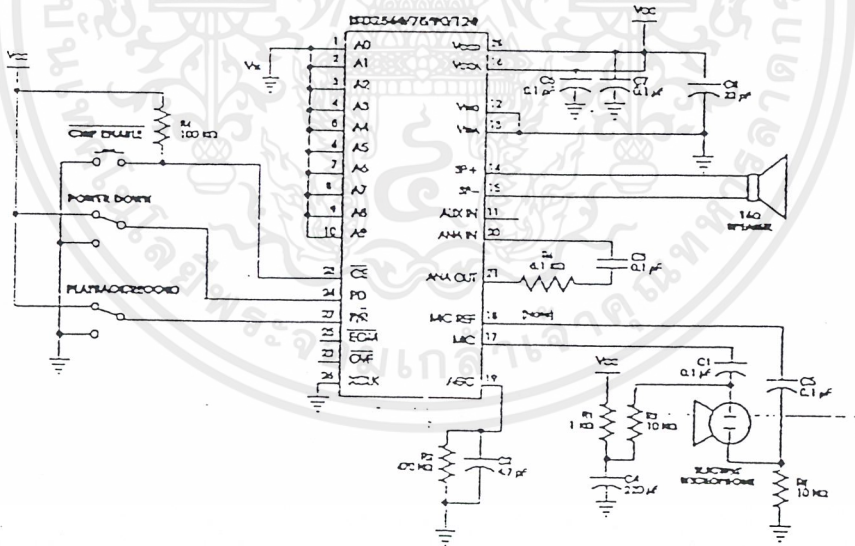
-ให้ขา PD เป็น Low

-กำหนดให้ขา CE เป็น Low จะทำให้เริ่มต้นการบันทึก และคงสถานะขา CE เป็น Low

ตลอดเวลาการบันทึก และขณะนี้ขา EOM จะเป็น High

-การสิ้นสุดการบันทึกจะทำได้โดยให้ขา CE กลับไปเป็น High และขา EOM จะเป็นพัลส์ Low และจะบันทึกในหน่วยความจำเพื่อแสดงจุดสิ้นสุดของข้อความที่บันทึก

-เมื่อ CE มีพัลส์ Low เข้ามาจะทำให้เริ่มต้นการบันทึกอีกครั้งในแอดเดรสที่ต่อจากการบันทึกครั้งก่อน โดยจาก EOM Marker และขา EOM จะเป็น High อีกครั้ง

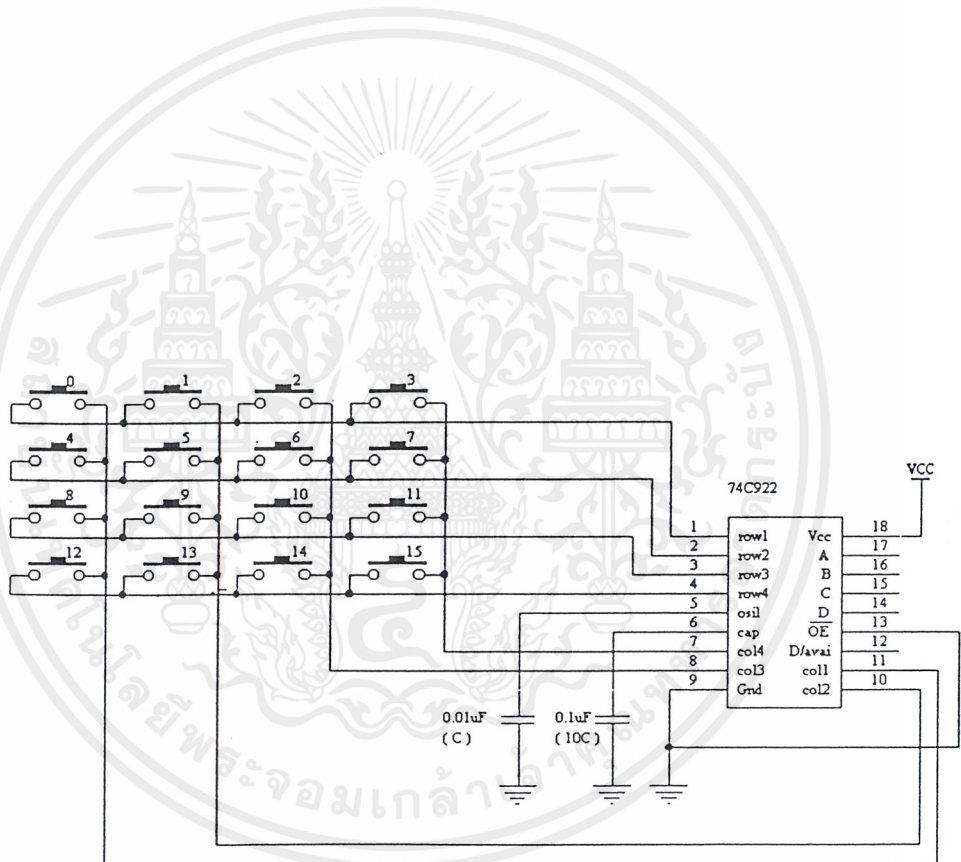


รูปที่ 4.3 แสดงวงจร ISD25120 ที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การต่อใช้งาน IC Key Encoder

การกด Key Switch จะทำให้มี Data Output ที่ขา 14-17 โดยจะมีสัญญาณ Binary ตามตำแหน่งของ Key Switch ที่กด พร้อมๆกันนั้นขา 12 หรือขา Data Available จะมีสถานะเปลี่ยนจาก Low เป็น High จนกว่าจะปล่อย Key Switch และขา 13 นั้นจะเป็นขาควบคุม Data Output ของ IC โดยถ้าขา 13 นี้มีสถานะ High จะทำให้ขาสัญญาณ Data Output ทั้งหมดมีสถานะ Low นั่นเอง กรณีไม่ใช้งานขา 13 นี้ควรต่อลงกราวด์ด้วยวงจรในรูปที่ 4.4



รูปที่ 4.4 แสดง Application การใช้งาน IC Key Encoder

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 แสดงตารางความจริงของ IC Key Encoder

(Pins 0 through 11)

Switch Position	0	1	2	3	4	5	6	7	8	9	10	11
	Y1,X1	Y1,X2	Y1,X3	Y1,X4	Y2,X1	Y2,X2	Y2,X3	Y2,X4	Y3,X1	Y3,X2	Y3,X3	Y3,X4
D												
A A	0	1	0	1	0	1	0	1	0	1	0	1
T B	0	0	1	1	0	0	1	1	0	0	1	1
A C	0	0	0	0	1	1	1	1	0	0	0	0
O D	0	0	0	0	0	0	0	0	1	1	1	1
U E (Note 1)	0	0	0	0	0	0	0	0	0	0	0	0
T												

(Pins 12 through 19)

Switch Position	12	13	14	15	16	17	18	19
	Y4,X1	Y4,X2	Y4,X3	Y4,X4	Y5(Note 1), X1	Y5 (Note 1), X2	Y5 (Note 1), X3	Y5 (Note 1), X4
D								
A A	0	1	0	1	0	1	0	1
T B	0	0	1	1	0	0	1	1
A C	1	1	1	1	0	0	0	0
O D	1	1	1	1	0	0	0	0
U E (Note 1)	0	0	0	0	1	1	1	1
T								

4.3 การต่อใช้งาน LCD กับ MCS-51

จากบทที่ 2 จะพบว่า LCD มีขาใช้งานทั้งหมด 14 ขา โดยเราจะต่อ LCD ตามวงจรรูปที่ 4.5 โดยจากวงจรจะสามารถเขียน โปรแกรมให้ LCD แสดงข้อความ Engineer ดัง โปรแกรมตัวอย่างที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมตัวอย่างที่ 4.1

```

RS EQU P3.2          MOV A,#'g'
RW EQU P3.3          LCALL LCDWRITE
E EQU P3.4           LCALL DELAY

ORG 0000H
MAIN:
CLR RS              MOV A,#'i'
CLR RW             LCALL LCDWRITE
CLR E              LCALL DELAY
LCALL DELAY        MOV A,#'e'
MOV A,#00111000B   LCALL LCDWRITE
LCALL LCDSET       LCALL DELAY
LCALL DELAY        MOV A,#'e'
MOV A,#00001100B   LCALL LCDWRITE
LCALL LCDSET       LCALL DELAY
LCALL DELAY        MOV A,#'r'
MOV A,#00000001B   LCALL LCDWRITE
LCALL LCDSET       LCALL DELAY
LCALL DELAY        JMP $
MOV A,#80H
LCALL LCDSET       ;****SUB FUNCTION LCDSET****
LCALL DELAY        LCDSET:
MOV A,#'E'         CLR RS
LCALL LCDWRITE     CLR RW
LCALL DELAY        MOV P1,A
MOV A,#'n'         LCALL ENABLE
LCALL LCDWRITE     LCALL DELAY
LCALL DELAY        RET

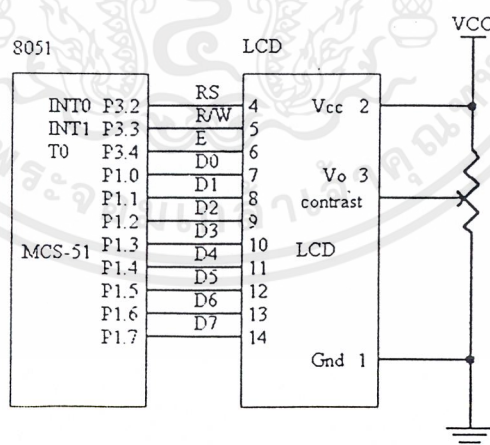
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

NOP
NOP
;****SUB FUNCTION LCDWRITE****
LCDWRITE:
SETB RS
CLR RW
MOV P1,A
LCALL ENABLE
LCALL DELAY
RET
;****SUB FUNCTION DELAY****
DELAY:
MOV R0,#0FFH
LOOP:
NOP
NOP
DJNZ R0,LOOP
RET
;****SUB FUNCTION ENABLE****
ENABLE:
SETB E
END

```



รูปที่ 4.5 แสดงการต่อ LCD กับ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุป

ได้กล่าวถึงความเป็นมาและแนวคิดในการทำโครงงานนี้ รวมถึงการออกแบบสร้างและทดสอบ การทำงานของเครื่อง จากข้อจำกัดของเวลาในการทำโครงงาน สามารถสร้างเตือนความจำที่มีลักษณะเฉพาะดังนี้

1. สามารถบันทึกเสียงเพื่อใช้ในการเตือนความจำได้ถึง 5 ข้อความ ข้อความละ 20 วินาที
2. สามารถตั้งเวลาเพื่อใช้ในการเตือนได้ 5 เวลา
3. เครื่องจะทำการร้องเตือนไปเรื่อยๆจนกว่าจะมีการกดปุ่ม stop
4. เมื่อทำการอัดข้อความเกิน 20 วินาทีโปรแกรมจะตัดเข้าสู่โปรแกรมหลักโดยอัตโนมัติ

ในรูปที่ 5.1 แสดงรูปจริงของเครื่องเตือนความจำที่ได้สร้างขึ้น โดยการใช้งานเขียนไว้ในภาคผนวก

ปัญหาจากการทำเครื่องเตือนความจำแบ่งออกเป็น 2 ส่วนคือ

1. ส่วนของ ฮาร์ดแวร์มักจะมีปัญหาที่เกิดขึ้นจาก

- การต่อวงจรลงบนไฟโตบอร์ด อาจเกิดความผิดพลาดได้
- การเชื่อม สายวงจรลงบนบอร์ดอาจมีสายไฟติดกันเป็นผลให้วงจรไม่ทำงาน
- การต่อ LCD ควรตรวจสอบสายไฟทุกสายว่าเชื่อมต่อกันดีหรือไม่ เพราะถ้าสายเชื่อมกันไม่ดีจะทำให้จอ LCD ไม่แสดงผล

2. ส่วนของ ซอฟต์แวร์จะมีปัญหาเกิดขึ้นจาก

- การรับค่าของ LCD จะต้องทำการเปลี่ยนขา Enable จาก High เป็น Low ในกรณีที่ใช้ LCD เป็นตัวเขียนข้อมูลจะต้องมี Delay 2 ไมโครวินาที
- การเล่นกลับของ ISD25120 เวลาที่มีการเปลี่ยนสถานะจาก High เป็น Low ของขา CE จะต้องมีการหน่วงเวลาก่อน
- การเขียนค่าของ LCD ต้องมี Delay ระหว่าง 2 ตัวอักษรที่ติดกันเพื่อไม่ให้เกิดการซ้อนทับระหว่างเขียน
- การรับสัญญาณนาฬิกาจะรับหรือส่งข้อมูลเมื่อ clock เปลี่ยนจาก High เป็น Low
- การใช้ RTC จะไม่ใช่ขา TXD และ RXD เป็นตัวรับส่งข้อมูล เพราะสัญญาณจาก RTC มี clock ในตัวมันเองอยู่แล้ว

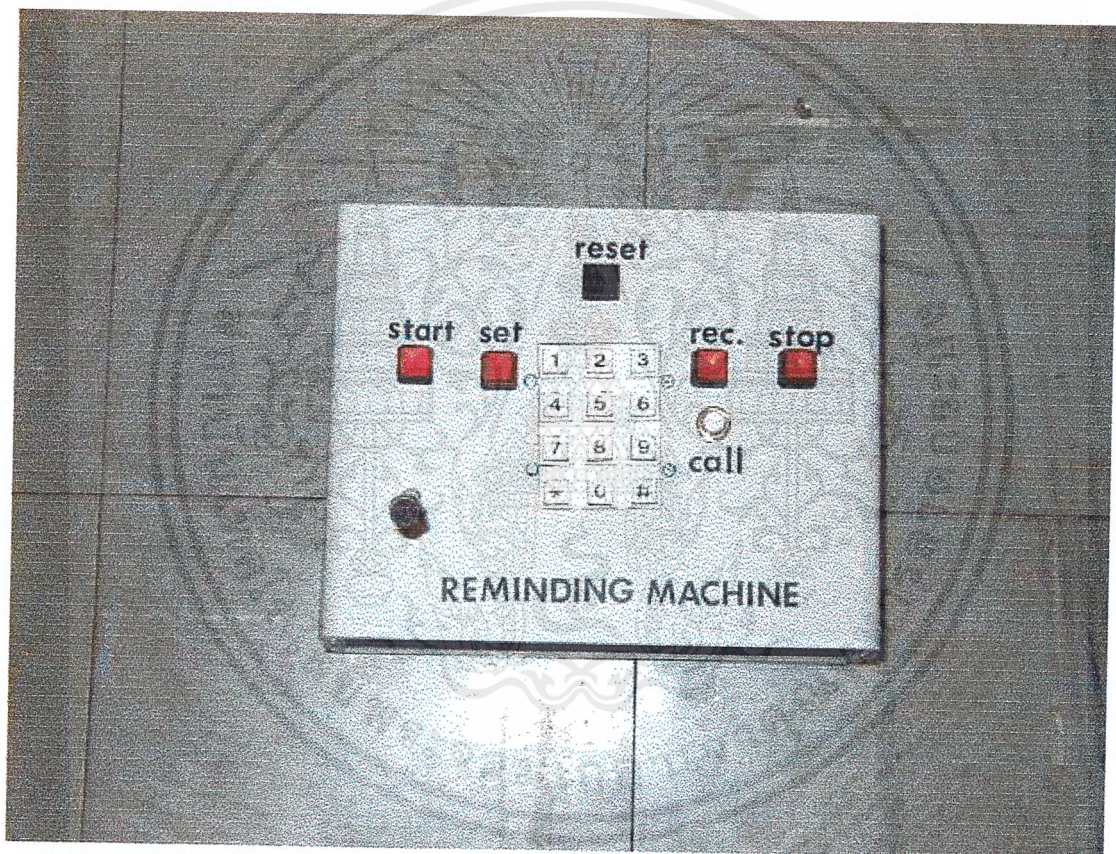
การพัฒนาที่สามารถทำได้ต่อไปนั้นสามารถทำได้โดยแก้ไขข้อบกพร่องต่อไปนี้

1. เปลี่ยนวงจรขยายเสียงให้มีกำลังขยายสูงขึ้นเพื่อให้สามารถขับลำโพงให้เสียงดังขึ้น
2. เพิ่มช่องเสียงไมโครโฟนเพื่อให้สามารถถอดไมโครโฟนออกมาเก็บหลังใช้งานเสร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ควรมีสวิตช์เปิด-ปิด ไฟเลี้ยงเพื่อประหยัดพลังงาน และสามารถเพิ่มเติมฟังก์ชันต่อไปนี้เข้าไปได้ เช่น

1. ควรมีวงจรรินฟารคาเพื่อใช้เป็นตัว sensor เวลามีคนเดินผ่าน
2. ควรมีสัญญาณไฟเตือนเมื่อใกล้สิ้นสุดการบันทึกเสียง
3. ควรสร้างให้ตัวเครื่องสามารถเคลื่อนไหวได้ เพื่อเป็นการดึงดูดความสนใจ



รูปที่ 5.1 รูปเครื่องเตือนความจำด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 รูปเครื่องเตือนความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. สมยศ จุณณะปิยะ การประยุกต์ใช้ไมโครคอนโทรลเลอร์ ตระกูล MCS-51 พิมพ์ครั้งที่ 2 (ชื่อสำนักพิมพ์) กรุงเทพฯ พ.ศ. 2541
2. ชีรวัฒน์ ประกอบผล การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ พิมพ์ครั้งที่ 3 (ชื่อสำนักพิมพ์) กรุงเทพฯ พ.ศ. 2542
3. วันสุระ ศรีใสดี ไมโครคอนโทรลเลอร์ภาคปฏิบัติ ตระกูล MCS-51 พิมพ์ครั้งที่ 1 (ชื่อสำนักพิมพ์) กรุงเทพฯ พ.ศ. 2542



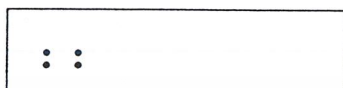
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

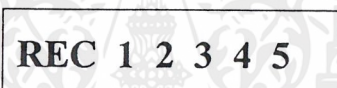
คู่มือการใช้งานเครื่องเตือนความจำ

1. ตอนเริ่มต้นการทำงานหน้าจอจะรอให้ตั้งเวลาเริ่มต้นก่อน เราต้องกดปุ่ม start ก่อนเพื่อจะทำการตั้งเวลาเริ่มต้น หน้าจอจะเป็นดังรูปที่ 1



รูปที่ 1

2. เมื่อเวลาเริ่มเดิน เราสามารถกดปุ่ม rec. เพื่อใช้ในการอัดเสียงได้ โดยหน้าจอจะเป็นดังรูปที่ 2 เพื่อให้เราสามารถเลือกว่าจะอัดเสียงเป็นข้อความที่เท่าไร



รูปที่ 2

3. เมื่อเลือกหมายเลขที่ต้องการจากคีย์บอร์ดเสร็จแล้ว เราจะใช้ไมโครโฟนทำการอัดเสียงลงไป โดยระหว่างการอัดข้อความหน้าจอจะเป็นดังรูปที่ 3 เมื่อเรากดเลข 2



รูปที่ 3

4. เมื่อสิ้นสุดการอัดข้อความ ให้กดปุ่ม stop เพื่อทำการหยุดอัด ถ้าไม่กดปุ่มหยุดอัดเมื่ออัดข้อความไปได้ 20 วินาที โปรแกรมก็จะตัดเข้าสู่โปรแกรมหลักโดยอัตโนมัติเมื่อเวลาปัจจุบันเป็น 12:25:00 ดังรูปที่ 4

12:25:00

รูปที่ 4

5. เมื่ออัปเดตความสำเร็จแล้ว เราสามารถกดปุ่ม call เพื่อฟังข้อความที่ได้อัปเดตไป โดยหน้าจอจะเป็น
คังรูปที่ 5 และจะเป็นคังรูปที่ 6 เมื่อเรากด 3

CALL 1 2 3 4 5

รูปที่ 5

WAIT3

รูปที่ 6

6. หน้าจอจะแสดงคังรูปที่ 6 พร้อมทั้งพุดซ้ำข้อความที่ 3 ไปเรื่อยๆจนกว่าเราจะกดปุ่ม reset
โปรแกรมจะกลับเข้าสู่โปรแกรมหลักเช่นเดียวกับรูปที่ 4

7. เมื่ออัปเดตความสำเร็จแล้วเราสามารถกดปุ่ม set เพื่อตั้งเวลา โดยหน้าจอจะเป็นคังรูปที่ 7 และเมื่อ
เรากดเลือกหมายเลขแล้วหน้าจอจะเป็นคังรูปที่ 1

SET 1 2 3 4 5

รูปที่ 7

Microprocessor Supervisory Circuits

ABSOLUTE MAXIMUM RATINGS

Terminal Voltage (with respect to GND)

V _{CC}	-0.3V to +6V
VBATT	-0.3V to +6V
All Other Inputs	-0.3V to (V _{OUT} + 0.3V)
Input Current	
V _{CC} Peak	1.0A
V _{CC} Continuous	250mA
VBATT Peak	250mA
VBATT Continuous	25mA
GND, BATT ON	100mA
All Other Outputs	25mA

Continuous Power Dissipation (T_A = +70°C)

Plastic DIP (derate 10.53mW/°C above +70°C)	842mW
Narrow SO (derate 8.70mW/°C above +70°C)	696mW
Wide SO (derate 9.52mW/°C above +70°C)	762mW
CERDIP (derate 10.00mW/°C above +70°C)	800mW
Operating Temperature Ranges	
MAX69_AC_/MAX800_C_	0°C to +70°C
MAX69_AE_/MAX800_E_	-40°C to +85°C
MAX69_AMJE	-55°C to +125°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(MAX691A, MAX800L: V_{CC} = 4.75V to 5.5V, MAX693A, MAX800M: V_{CC} = 4.5V to 5.5V, VBATT = 2.8V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Operating Voltage Range, V _{CC} , VBATT (Note 1)			0		5.5	V
V _{OUT} Output	V _{CC} = 4.5V	I _{OUT} = 25mA	V _{CC} - 0.05	V _{CC} - 0.02		V
		I _{OUT} = 250mA	MAX69_AC/AE, MAX800_C/E	V _{CC} - 0.3	V _{CC} - 0.2	
			MAX69_AM	V _{CC} - 0.40		
V _{CC} -to-V _{OUT} On-Resistance	V _{CC} = 4.5V	MAX69_AC/AE, MAX800_C/E		0.8	1.2	Ω
		MAX69_AM		0.8	1.6	
V _{OUT} in Battery-Backup Mode	VBATT = 4.5V, I _{OUT} = 20mA		VBATT - 0.3			V
	VBATT = 2.8V, I _{OUT} = 10mA		VBATT - 0.25			
	VBATT = 2.0V, I _{OUT} = 5mA		VBATT - 0.15			
VBATT-to-V _{OUT} On-Resistance	VBATT = 4.5V				15	Ω
	VBATT = 2.8V				25	
	VBATT = 2.0V				30	
Supply Current in Normal Operating Mode (Excludes I _{OUT})	V _{CC} > VBATT - 1V			30	100	μA
Supply Current in Battery-Backup Mode (Excludes I _{OUT}) (Note 2)	V _{CC} < VBATT - 1.2V VBATT = 2.8V	T _A = +25°C		0.04	1	μA
		T _A = T _{MIN} + T _{MIN}			5	
VBATT Standby Current (Note 3)	VBATT + 0.2V ≤ V _{CC}	T _A = +25°C	-0.1		0.02	μA
		T _A = T _{MIN} + T _{MIN}	-1.0		0.02	
Battery Switchover Threshold	Power-up			VBATT + 0.3		V
	Power-down			VBATT - 0.3		
Battery Switchover Hysteresis			60			mV
BATT ON Output Low Voltage	I _{SINK} = 3.2mA				0.1	V
	I _{SINK} = 25mA				0.7	
BATT ON Output Short-Circuit Current	Sink current				60	mA
	Source current		1	15	100	

Microprocessor Supervisory Circuits

ELECTRICAL CHARACTERISTICS (continued)

(MAX691A, MAX800L: $V_{CC} = 4.75V$ to $5.5V$, MAX693A, MAX800M: $V_{CC} = 4.5V$ to $5.5V$, $V_{BATT} = 2.8V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RESET AND WATCHDOG TIMER					
Reset Threshold Voltage	MAX691A, MAX800L	4.50	4.65	4.75	V
	MAX693A, MAX800M	4.25	4.40	4.50	
	MAX800L, $T_A = +25^\circ C$, V_{CC} falling	4.55		4.70	
	MAX800M, $T_A = +25^\circ C$, V_{CC} falling	4.30		4.45	
Reset Threshold Hysteresis			15		mV
V_{CC} to RESET Delay	Power-down		80		μs
LOW LINE-to-RESET Delay			800		ns
Reset Active Timeout Period, Internal Oscillator	Power-up	140	200	280	ms
Reset Active Timeout Period, External Clock (Note 4)	Power-up		2048		Clock Cycles
Watchdog Timeout Period, Internal Oscillator	Long period	1.0	1.5	2.25	sec
	Short Period	70	100	140	ms
Watchdog Timeout Period, External Clock (Note 4)	Long Period		4096		Clock Cycles
	Short Period		1024		
Minimum Watchdog Input Pulse Width	$V_{IL} = 0.8V$, $V_{IH} = 0.75 \times V_{CC}$	100			ns
RESET Output Voltage	$I_{SINK} = 50\mu A$, $V_{CC} = 1V$, $V_{BATT} = 0V$, V_{CC} falling		0.004	0.3	V
	$I_{SINK} = 3.2mA$, $V_{CC} = 4.25V$		0.1	0.4	
	$I_{SOURCE} = 1.6mA$, $V_{CC} = 5V$	3.5			
RESET Output Short-Circuit Current	Output source current		7	20	mA
RESET Output Voltage Low (Note 5)	$I_{SINK} = 3.2mA$	0.1	0.4		V
LOW LINE Output Voltage	$I_{SINK} = 3.2mA$, $V_{CC} = 4.25V$			0.4	V
	$I_{SOURCE} = 1\mu A$, $V_{CC} = 5V$	3.5			
LOW LINE Output Short-Circuit Current	Output source current	1	15	100	μA
WDO Output Voltage	$I_{SINK} = 3.2mA$			0.4	V
	$I_{SOURCE} = 500\mu A$, $V_{CC} = 5V$	3.5			
WDO Output Short-Circuit Current	Output source current		3	10	mA
WDI Threshold Voltage (Note 6)	V_{IH}	$0.75 \times V_{CC}$			V
	V_{IL}			0.8	
WDI Input Current	WDI = 0V	-50	-10		μA
	WDI = V_{OUT}		20	50	

MAX691A/MAX693A/MAX800L/MAX800M

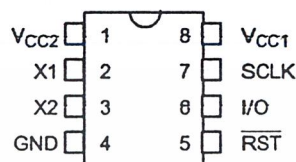
FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 31 x 8 RAM for scratchpad data storage
- Serial I/O for minimum pin count
- 2.5–5.5 volt full operation
 - Optional 2.0–5.5 volt full operation also available
- Uses less than 300 nA at 2.5 volts
- Single-byte or multiple-byte (burst mode) data transfer for read or write of clock or RAM data
- 8-pin DIP or optional 8-pin SOIC's for surface mount
- Simple 3-wire interface
- TTL-compatible ($V_{CC} = 5V$)
- Optional industrial temperature range $-40^{\circ}C$ to $+85^{\circ}C$
- DS1202 compatible
- Added features over DS1202
 - Optional trickle charge capability to V_{CC1}
 - Dual power supply pins for primary and backup power supplies
 - Backup power supply pin can be used for battery or super cap input
 - Additional scratchpad memory (7 bytes)

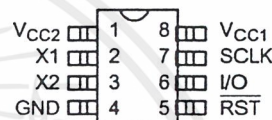
DESCRIPTION

The DS1302 Trickle Charge Timekeeping Chip contains a real time clock/calendar and 31 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The real time clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with an AM/PM indicator.

PIN ASSIGNMENT



DS1302
8-PIN DIP (300 MIL)



DS1302S 8-PIN SOIC (200 MIL)
DS1302Z 8-PIN SOIC (150 MIL)

PIN DESCRIPTION

X1, X2	– 32.768 kHz Crystal Pins
GND	– Ground
\overline{RST}	– Reset
I/O	– Data Input/Output
SCLK	– Serial Clock
V_{CC1} , V_{CC2}	– Power Supply Pins

ORDERING INFORMATION

PART #	DESCRIPTION
DS1302	Serial Timekeeping Chip; 8-pin DIP
DS1302S	Serial Timekeeping Chip; 8-pin SOIC (200 mil)
DS1302Z	Serial Timekeeping Chip; 8-pin SOIC (150 mil)

Interfacing the DS1302 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: (1) \overline{RST} (Reset), (2) I/O (Data line), and (3) SCLK (Serial clock). Data can be transferred to and from the clock/RAM one byte at a time or in a burst of up to 31 bytes. The DS1302 is designed to operate on very low power and retain data and clock information on less than 1 microwatt.

The DS1302 is the successor to the DS1202. In addition to the basic timekeeping functions of the DS1202, the DS1302 has the additional features of dual power pins for primary and back-up power supplies, programmable trickle charger for V_{CC1} , and seven additional bytes of scratchpad memory.

OPERATION

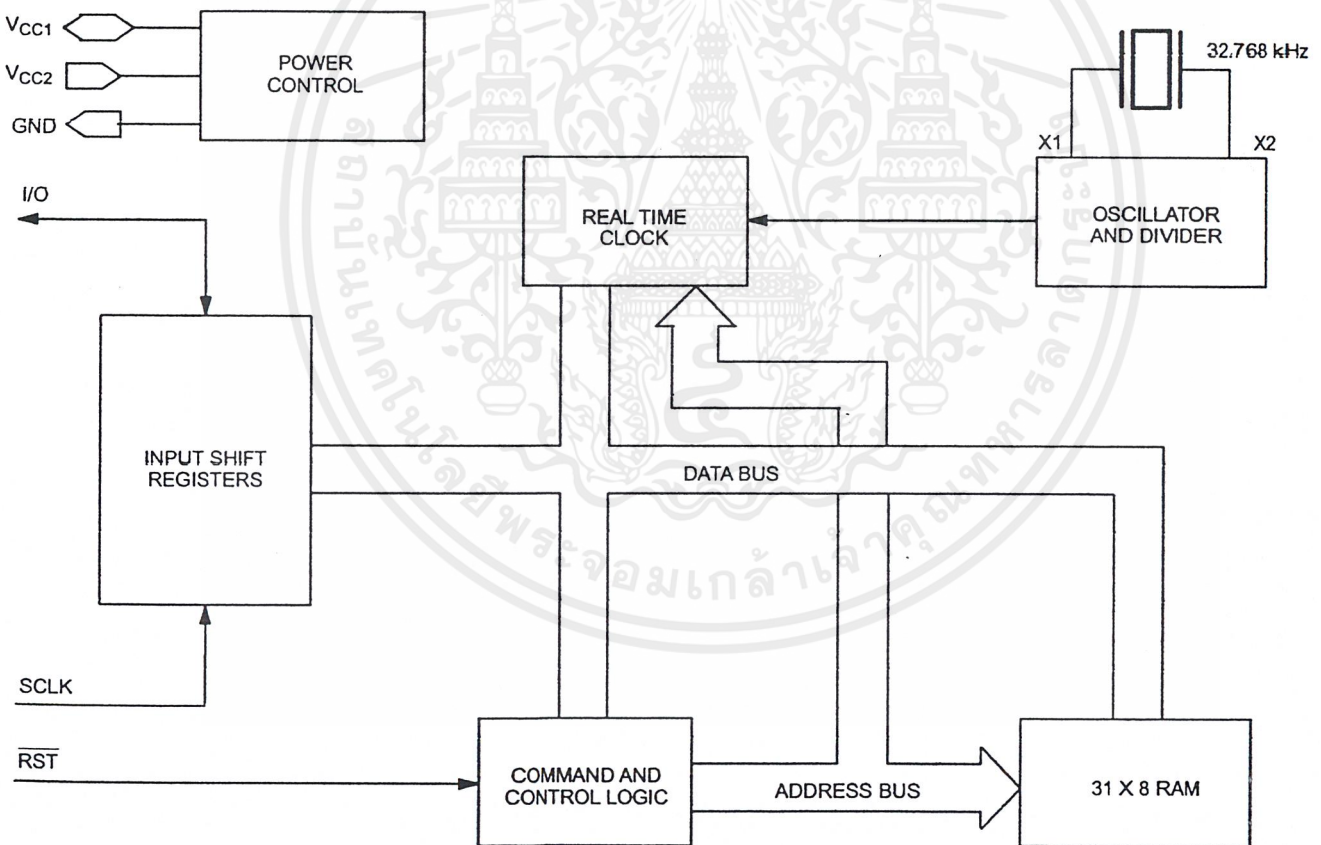
The main elements of the Serial Timekeeper are shown in Figure 1: shift register, control logic, oscillator, real time clock, and RAM. To initiate any transfer of data, \overline{RST} is taken high and eight bits are loaded into the shift register providing both address and command information. Data is serially input on the rising edge of the SCLK. The first eight bits specify which of 40 bytes will be accessed, whether a read or write cycle will take place, and whether a byte or burst mode transfer is to occur.

After the first eight clock cycles have loaded the command word into the shift register, additional clocks will output data for a read or input data for a write. The number of clock pulses equals eight plus eight for byte mode or eight plus up to 248 for burst mode.

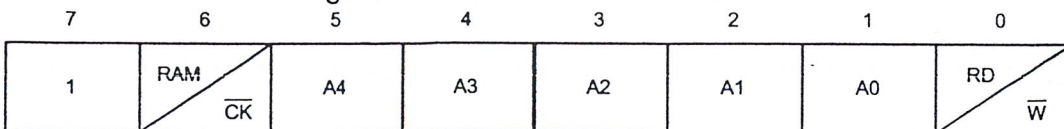
COMMAND BYTE

The command byte is shown in Figure 2. Each data transfer is initiated by a command byte. The MSB (Bit 7) must be a logic "1". If it is zero, writes to the DS1302 will be disabled. Bit 6 specifies clock/calendar data if logic "0" or RAM data if logic "1". Bits one through five specify the designated registers to be input or output, and the LSB (Bit 0) specifies a write operation (input) if logic "0" or read operation (output) if logic "1". The command byte is always input starting with the LSB (Bit 0).

DS1302 BLOCK DIAGRAM Figure 1



ADDRESS/COMMAND BYTE Figure 2



RESET AND CLOCK CONTROL

All data transfers are initiated by driving the $\overline{\text{RST}}$ input high. The $\overline{\text{RST}}$ input serves two functions. First, $\overline{\text{RST}}$ turns on the control logic which allows access to the shift register for the address/command sequence. Second, the $\overline{\text{RST}}$ signal provides a method of terminating either single byte or multiple byte data transfer.

A clock cycle is a sequence of a falling edge followed by a rising edge. For data inputs, data must be valid during the rising edge of the clock and data bits are output on the falling edge of clock. If the $\overline{\text{RST}}$ input is low all data transfer terminates and the I/O pin goes to a high impedance state. Data transfer is illustrated in Figure 3. At power-up, $\overline{\text{RST}}$ must be a logic "0" until $V_{CC} \geq 2.5$ volts. Also SCLK must be at a logic "0" when $\overline{\text{RST}}$ is driven to a logic "1" state.

DATA INPUT

Following the eight SCLK cycles that input a write command byte, a data byte is input on the rising edge of the next eight SCLK cycles. Additional SCLK cycles are ignored should they inadvertently occur. Data is input starting with bit 0.

DATA OUTPUT

Following the eight SCLK cycles that input a read command byte, a data byte is output on the falling edge of the next eight SCLK cycles. Note that the first data bit to be transmitted occurs on the first falling edge after the last bit of the command byte is written. Additional SCLK cycles retransmit the data bytes should they inadvertently occur so long as $\overline{\text{RST}}$ remains high. This operation permits continuous burst mode read capability. Also, the I/O pin is tri-stated upon each rising edge of SCLK. Data is output starting with bit 0.

BURST MODE

Burst mode may be specified for either the clock/calendar or the RAM registers by addressing location 31 decimal (address/command bits one through five = logical one). As before, bit six specifies clock or RAM and bit 0 specifies read or write. There is no data storage capacity at locations 9 through 31 in the Clock/Calendar Registers or location 31 in the RAM registers. Reads or writes in burst mode start with bit 0 of address 0.

As in the case with the DS1202, when writing to the clock registers in the burst mode, the first eight registers must be written in order for the data to be transferred.

However, when writing to RAM in burst mode it is not necessary to write all 31 bytes for the data to transfer. Each byte that is written to will be transferred to RAM regardless of whether all 31 bytes are written or not.

CLOCK/CALENDAR

The clock/calendar is contained in seven write/read registers as shown in Figure 4. Data contained in the clock/calendar registers is in binary coded decimal format (BCD).

CLOCK HALT FLAG

Bit 7 of the seconds register is defined as the clock halt flag. When this bit is set to logic "1", the clock oscillator is stopped and the DS1302 is placed into a low-power standby mode with a current drain of less than 100 nanoamps. When this bit is written to logic "0", the clock will start.

AM-PM/12-24 MODE

Bit 7 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20 – 23 hours).

WRITE PROTECT BIT

Bit 7 of the control register is the write protect bit. The first seven bits (bits 0 – 6) are forced to zero and will always read a zero when read. Before any write operation to the clock or RAM, bit 7 must be zero. When high, the write protect bit prevents a write operation to any other register.

TRICKLE CHARGE REGISTER

This register controls the trickle charge characteristics of the DS1302. The simplified schematic of Figure 5 shows the basic components of the trickle charger. The trickle charge select (TCS) bits (bits 4 – 7) control the selection of the trickle charger. In order to prevent accidental enabling, only a pattern of 1010 will enable the trickle charger. All other patterns will disable the trickle charger. The DS1302 powers up with the trickle charger disabled. The diode select (DS) bits (bits 2 – 3) select whether one diode or two diodes are connected between V_{CC2} and V_{CC1} . If DS is 01, one diode is selected or if DS is 10, two diodes are selected. If DS is 00 or 11, the trickle charger is disabled independent of

TCS. The RS bits (bits 0 – 1) select the resistor that is connected between V_{CC2} and V_{CC1} . The resistor selected by the resistor select (RS) bits is as follows:

RS Bits	Resistor	Typical Value
00	None	None
01	R1	2K Ω
10	R2	4K Ω
11	R3	8K Ω

If RS is 00, the trickle charger is disabled independent of TCS.

Diode and resistor selection is determined by the user according to the maximum current desired for battery or super cap charging. The maximum charging current can be calculated as illustrated in the following example. Assume that a system power supply of 5V is applied to V_{CC2} and a super cap is connected to V_{CC1} . Also assume that the trickle charger has been enabled with 1 diode and resistor R1 between V_{CC2} and V_{CC1} . The maximum current I_{max} would therefore be calculated as follows:

$$I_{max} = (5.0V - \text{diode drop}) / R1 \\ \sim (5.0V - 0.7V) / 2K\Omega \\ \sim 2.2 \text{ mA}$$

Obviously, as the super cap charges, the voltage drop between V_{CC2} and V_{CC1} will decrease and therefore the charge current will decrease.

CLOCK/CALENDAR BURST MODE

The clock/calendar command byte specifies burst mode operation. In this mode the first eight clock/calendar registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

If the write protect bit is set high when a write clock/calendar burst mode is specified, no data transfer will occur

to any of the eight clock/calendar registers (this includes the control register). The trickle charger is not accessible in burst mode.

RAM

The static RAM is 31 x 8 bytes addressed consecutively in the RAM address space.

RAM BURST MODE

The RAM command byte specifies burst mode operation. In this mode, the 31 RAM registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

REGISTER SUMMARY

A register data format summary is shown in Figure 4.

CRYSTAL SELECTION

A 32.768 kHz crystal can be directly connected to the DS1302 via pins 2 and 3 (X1, X2). The crystal selected for use should have a specified load capacitance (CL) of 6 pF.

POWER CONTROL

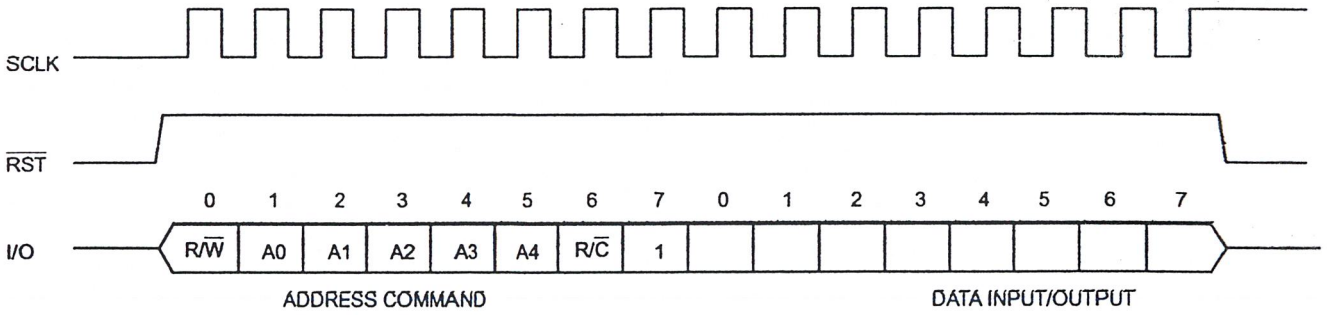
V_{CC1} provides low power operation in single supply and battery operated systems as well as low power battery backup.

V_{CC2} provides the primary power in dual supply systems where V_{CC1} is connected to a backup source to maintain the time and data in the absence of primary power.

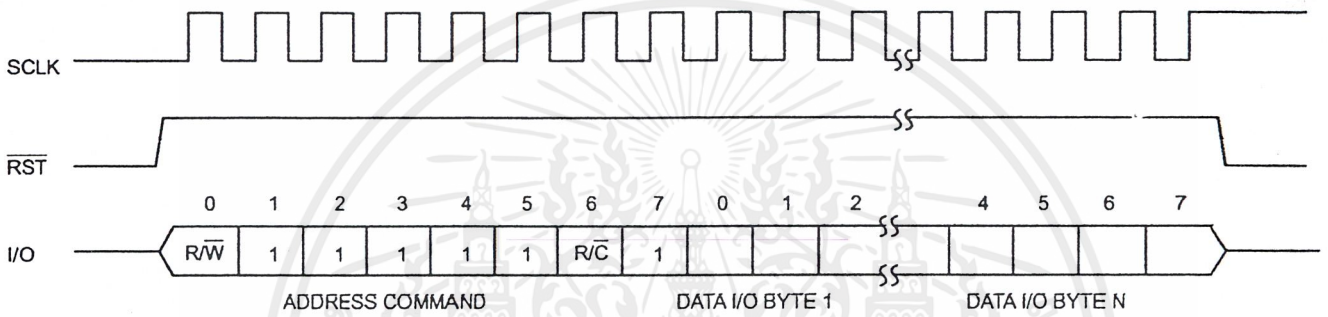
The DS1302 will operate from the larger of V_{CC1} or V_{CC2} . When V_{CC2} is greater than $V_{CC1} + 0.2V$, V_{CC2} will power the DS1302. When V_{CC2} is less than V_{CC1} , V_{CC1} will power the DS1302.

DATA TRANSFER SUMMARY Figure 3

SINGLE BYTE TRANSFER



BURST MODE TRANSFER



FUNCTION	BYTE N	SCLK n
CLOCK	8	72
RAM	31	256

REGISTER ADDRESS/DEFINITION Figure 4

REGISTER ADDRESS

A. CLOCK

	7	6	5	4	3	2	1	0
SEC	1	0	0	0	0	0	0	RD/W

MIN	1	0	0	0	0	0	1	RD/W
-----	---	---	---	---	---	---	---	------

HR	1	0	0	0	0	1	0	RD/W
----	---	---	---	---	---	---	---	------

DATE	1	0	0	0	0	1	1	RD/W
------	---	---	---	---	---	---	---	------

MONTH	1	0	0	0	1	0	0	RD/W
-------	---	---	---	---	---	---	---	------

DAY	1	0	0	0	1	0	1	RD/W
-----	---	---	---	---	---	---	---	------

YEAR	1	0	0	0	1	1	0	RD/W
------	---	---	---	---	---	---	---	------

CONTROL	1	0	0	0	1	1	1	RD/W
---------	---	---	---	---	---	---	---	------

TRICKLE CHARGER	1	0	0	1	0	0	0	RD/W
-----------------	---	---	---	---	---	---	---	------

CLOCK BURST	1	0	1	1	1	1	1	RD/W
-------------	---	---	---	---	---	---	---	------

REGISTER DEFINITION

00-59	CH	10 SEC	SEC
-------	----	--------	-----

00-59	0	10 MIN	MIN
-------	---	--------	-----

01-12 00-23	12/ 24	0	10 A/P	HR	HR
----------------	-----------	---	-----------	----	----

01-28/29 01-30 01-31	0	0	10 DATE	DATE
----------------------------	---	---	---------	------

01-12	0	0	0	10 M	MONTH
-------	---	---	---	---------	-------

01-07	0	0	0	0	0	DAY
-------	---	---	---	---	---	-----

00-99	10 YEAR	YEAR
-------	---------	------

WP	0	0	0	0	0	0	0
----	---	---	---	---	---	---	---

TCS	TCS	TCS	TCS	DS	DS	RS	RS
-----	-----	-----	-----	----	----	----	----

B. RAM

RAM 0	1	1	0	0	0	0	0	RD/W
-------	---	---	---	---	---	---	---	------

⋮

RAM 30	1	1	1	1	1	1	0	RD/W
--------	---	---	---	---	---	---	---	------

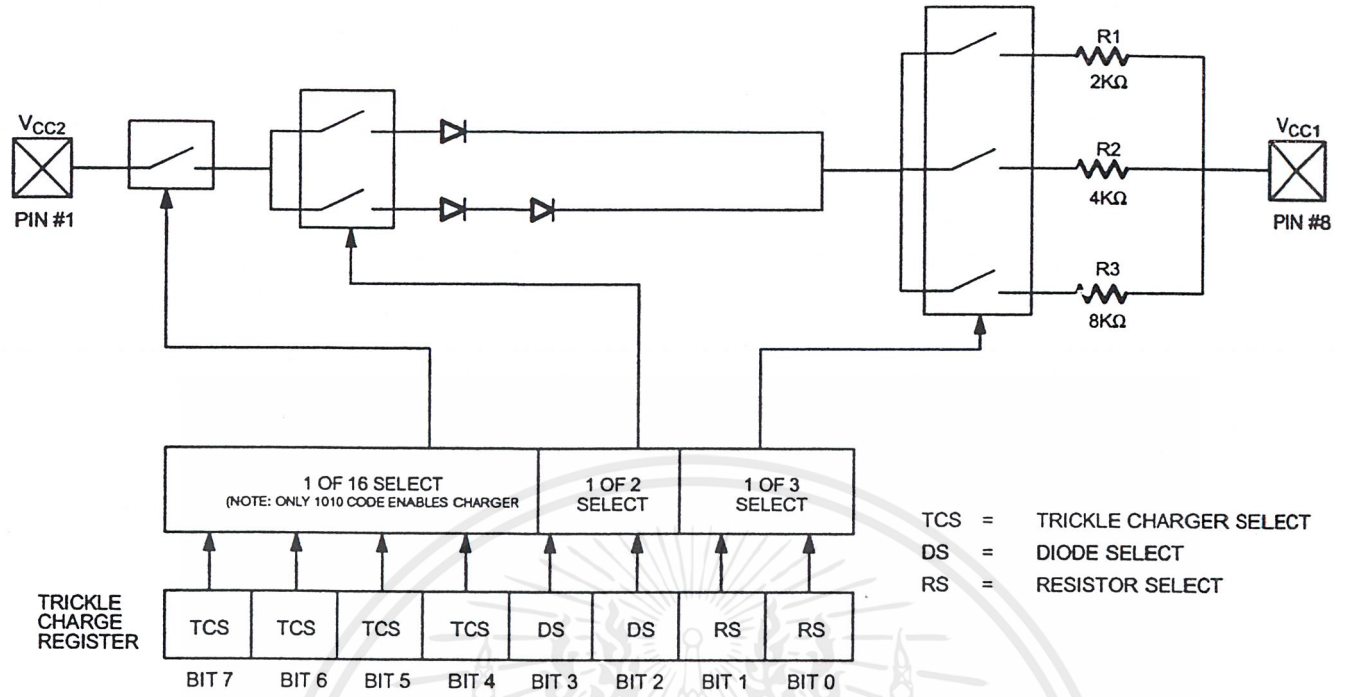
RAM BURST	1	1	1	1	1	1	1	RD/W
-----------	---	---	---	---	---	---	---	------

RAM DATA 0							
------------	--	--	--	--	--	--	--

⋮

RAM DATA 30							
-------------	--	--	--	--	--	--	--

DS1302 PROGRAMMABLE TRICKLE CHARGER Figure 5



ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	-0.5V to +7.0V
Operating Temperature	0°C to 70°C
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

The Dallas Semiconductor DS1302 is built to the highest quality standards and manufactured for long term reliability. All Dallas Semiconductor devices are made using the same quality materials and manufacturing methods. However, standard versions of the DS1302 are not exposed to environmental stresses, such as burn-in, that some industrial applications require. Products which have successfully passed through this series of environmental stresses are marked IND or N, denoting their extended operating temperature and reliability rating. For specific reliability information on this product, please contact the factory in Dallas at (972) 371-4448.

RECOMMENDED DC OPERATING CONDITIONS

(0°C to 70°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage V_{CC1}, V_{CC2}	V_{CC1}, V_{CC2}	2.5		5.5	V	1, 11
Logic 1 Input	V_{IH}	2.0		$V_{CC}+0.3$	V	1
Logic 0 Input	V_{IL}	$V_{CC}=2.5V$	-0.3	+0.3	V	1
		$V_{CC}=5V$	-0.3	+0.8		

DC ELECTRICAL CHARACTERISTICS(0°C to 70°C; $V_{CC} = 2.5$ to 5.5V*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage	I_{LI}			+500	μA	6
I/O Leakage	I_{LO}			+500	μA	6
Logic 1 Output	V_{OH}	$V_{CC}=2.5V$	1.6		V	2
		$V_{CC}=5V$	2.4			
Logic 0 Output	V_{OL}	$V_{CC}=2.5V$		0.4	V	3
		$V_{CC}=5V$		0.4		
Active Supply Current	I_{CC1A}	$V_{CC1}=2.5V$		0.4	mA	5, 12
		$V_{CC1}=5V$		1.2		
Timekeeping Current	I_{CC1T}	$V_{CC1}=2.5V$		0.3	μA	4, 12
		$V_{CC1}=5V$		1		
Standby Current	I_{CC1S}	$V_{CC1}=2.5V$	100		nA	10, 12, 14
		$V_{CC1}=5V$	100			
Active Supply Current	I_{CC2A}	$V_{CC2}=2.5V$		0.425	mA	5, 13
		$V_{CC2}=5V$		1.28		

*Unless otherwise noted.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต

DC ELECTRICAL CHARACTERISTICS (cont'd)

(0°C to 70°C; $V_{CC} = 2.5$ to 5.5V*)

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Timekeeping Current	I_{CC2T}	$V_{CC2}=2.5V$			25.3	μA	4, 13
		$V_{CC2}=5V$			81		
Standby Current	I_{CC2S}	$V_{CC2}=2.5V$			25	μA	10, 13
		$V_{CC2}=5V$			80		
Trickle Charge Resistors	R1			2		$K\Omega$	
	R2			4		$K\Omega$	
	R3			8		$K\Omega$	
Trickle Charger Diode Voltage Drop	V_{TD}			0.7		V	

*Unless otherwise noted.

CAPACITANCE

 $(t_A = 25^\circ C)$

PARAMETER	SYMBOL	CONDITION	TYP	MAX	UNITS	NOTES
Input Capacitance	C_I		10		pF	
I/O Capacitance	$C_{I/O}$		15		pF	
Crystal Capacitance	C_X		6		pF	

AC ELECTRICAL CHARACTERISTICS

(0°C to 70°C; $V_{CC} = +5V \pm 10\%$ *)

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Data to CLK Setup	t_{DC}	$V_{CC}=2.5V$	200			ns	7
		$V_{CC}=5V$	50				
CLK to Data Hold	t_{CDH}	$V_{CC}=2.5V$	280			ns	7
		$V_{CC}=5V$	70				
CLK to Data Delay	t_{CDD}	$V_{CC}=2.5V$			800	ns	7, 8, 9
		$V_{CC}=5V$			200		
CLK Low Time	t_{CL}	$V_{CC}=2.5V$	1000			ns	7
		$V_{CC}=5V$	250				
CLK High Time	t_{CH}	$V_{CC}=2.5V$	1000			ns	7
		$V_{CC}=5V$	250				
CLK Frequency	t_{CLK}	$V_{CC}=2.5V$			0.5	MHz	7
		$V_{CC}=5V$	DC		2.0		
CLK Rise and Fall	t_R, t_F	$V_{CC}=2.5V$			2000	ns	
		$V_{CC}=5V$			500		
\overline{RST} to CLK Setup	t_{CC}	$V_{CC}=2.5V$	4			μs	7
		$V_{CC}=5V$	1				

*Unless otherwise noted.

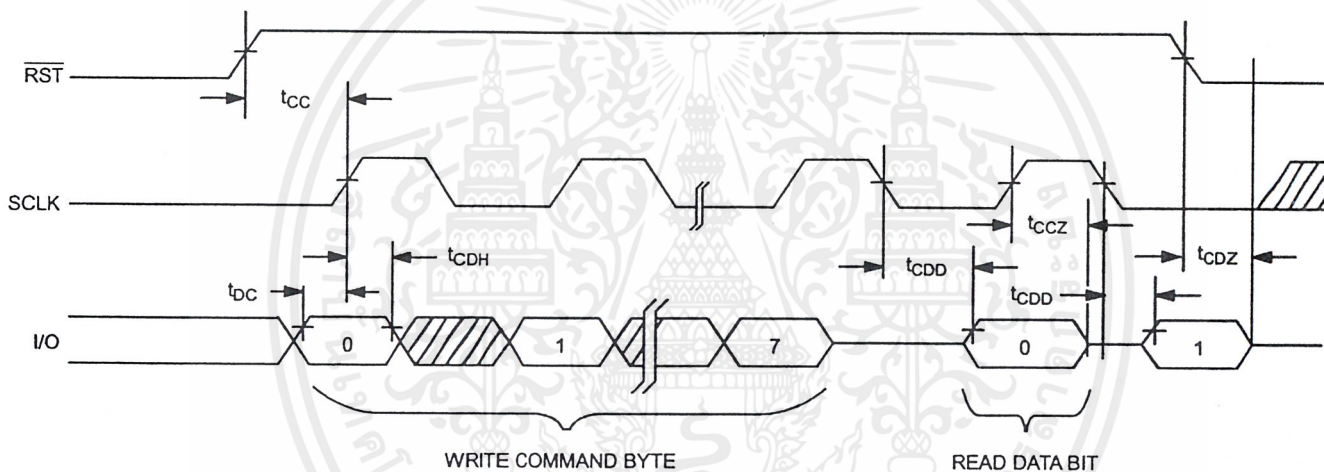
AC ELECTRICAL CHARACTERISTICS (cont'd)

(0°C to 70°C; V_{CC} = +5V ± 10%*)

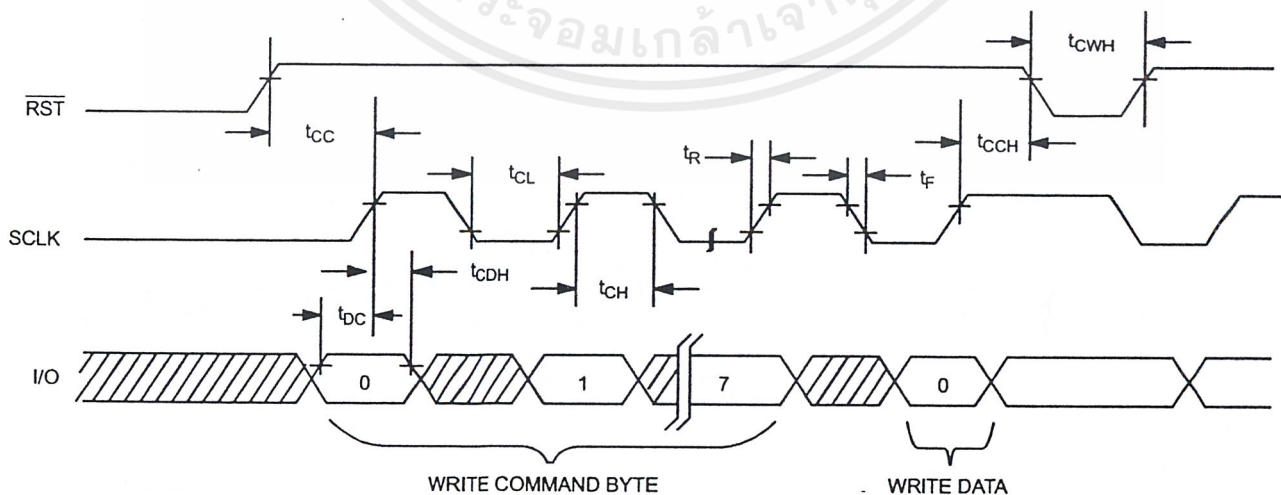
PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
CLK to $\overline{\text{RST}}$ Hold	t _{CCH}	V _{CC} =2.5V	240			ns	7
		V _{CC} =5V	60				
$\overline{\text{RST}}$ Inactive Time	t _{CWH}	V _{CC} =2.5V	4			μs	7
		V _{CC} =5V	1				
$\overline{\text{RST}}$ to I/O High Z	t _{CDZ}	V _{CC} =2.5V			280	ns	7
		V _{CC} =5V			70		
SCLK to I/O High Z	t _{CCZ}	V _{CC} =2.5V			280	ns	7
		V _{CC} =5V			70		

*Unless otherwise noted.

TIMING DIAGRAM: READ DATA TRANSFER Figure 5

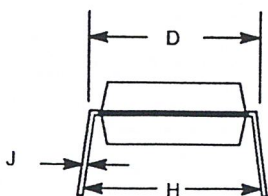
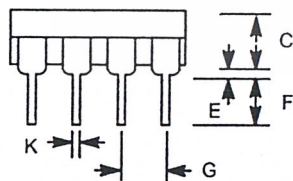
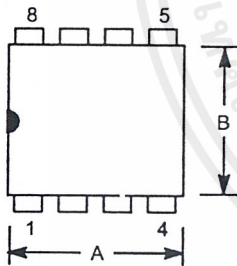


TIMING DIAGRAM: WRITE DATA TRANSFER Figure 6



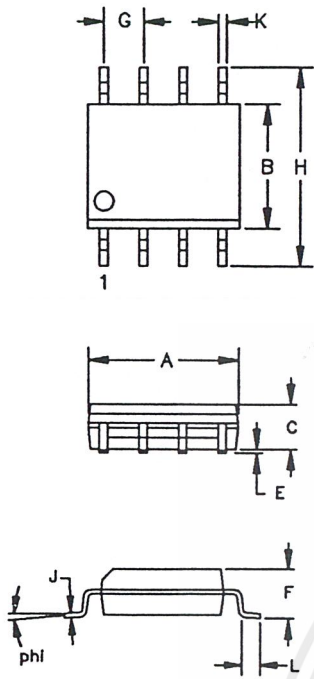
NOTES:

1. All voltages are referenced to ground.
2. Logic one voltages are specified at a source current of 1 mA at $V_{CC}=5V$ and 0.4 mA at $V_{CC}=2.5V$, $V_{OH}=V_{CC}$ for capacitive loads.
3. Logic zero voltages are specified at a sink current of 4 mA at $V_{CC}=5V$ and 1.5 mA at $V_{CC}=2.5V$, $V_{OL}=GND$ for capacitive loads.
4. I_{CC1T} and I_{CC2T} are specified with I/O open, \overline{RST} set to a logic "0", and clock halt flag=0 (oscillator enabled).
5. I_{CC1A} and I_{CC2A} are specified with the I/O pin open, \overline{RST} high, $SCLK=2$ MHz at $V_{CC}=5V$; $SCLK=500$ kHz, $V_{CC}=2.5V$ and clock halt flag=0 (oscillator enabled).
6. \overline{RST} , $SCLK$, and I/O all have 40K Ω pulldown resistors to ground.
7. Measured at $V_{IH}=2.0V$ or $V_{IL}=0.8V$ and 10 ms maximum rise and fall time.
8. Measured at $V_{OH}=2.4V$ or $V_{OL}=0.4V$.
9. Load capacitance = 50 pF.
10. I_{CC1S} and I_{CC2S} are specified with \overline{RST} , I/O, and $SCLK$ open. The clock halt flag must be set to logic one (oscillator disabled).
11. $V_{CC}=V_{CC2}$, when $V_{CC2}>V_{CC1}+0.2V$; $V_{CC}=V_{CC1}$, when $V_{CC1}>V_{CC2}$.
12. $V_{CC2}=0$ volts.
13. $V_{CC1}=0$ volts.
14. Typical values are at 25°C.

DS1302 SERIAL TIMEKEEPER 8-PIN DIP

PKG	8-PIN	
	MIN	MAX
A IN. MM	0.360 9.14	0.400 10.16
B IN. MM	0.240 6.10	0.260 6.60
C IN. MM	0.120 3.05	0.140 3.56
D IN. MM	0.300 7.62	0.325 8.26
E IN. MM	0.015 0.38	0.040 1.02
F IN. MM	0.120 3.04	0.140 3.56
G IN. MM	0.090 2.29	0.110 2.79
H IN. MM	0.320 8.13	0.370 9.40
J IN. MM	0.008 0.20	0.012 0.30
K IN. MM	0.015 0.38	0.021 0.53

DS1302S SERIAL TIMEKEEPER 8-PIN SOIC (150 MIL AND 200 MIL)



PKG	8-PIN (150 MIL)		8-PIN (200 MIL)	
	MIN	MAX	MIN	MAX
A IN. MM	0.188 4.78	0.196 4.98	0.203 5.16	0.213 5.41
B IN. MM	0.150 3.81	0.158 4.01	0.203 5.16	0.213 5.41
C IN. MM	0.048 1.22	0.062 1.57	0.070 1.78	0.074 1.88
E IN. MM	0.004 0.10	0.010 0.25	0.004 0.10	0.010 0.25
F IN. MM	0.053 1.35	0.069 1.75	0.074 1.88	0.084 2.13
G IN. MM	0.050 BSC 1.27 BSC			
H IN. MM	0.230 5.84	0.244 6.20	0.302 7.67	0.318 8.08
J IN. MM	0.007 0.18	0.011 0.28	0.006 0.15	0.010 0.25
K IN. MM	0.012 0.30	0.020 0.51	0.013 0.33	0.020 0.51
L IN. MM	0.016 0.41	0.050 1.27	0.019 0.48	0.030 0.76
phi	0°	8°	0°	8°

56-G2008-001
56-G4010-001