

ระบบโทรศัพท์เตือนภัยอัตโนมัติ

AUTOMATIC ALARM TELEPHONE SYSTEM



โดย
นายต่อลาภ วินิจมงคลสิน
นางสาวเทวรัตน์ คลังตระกูล

อาจารย์ที่ปรึกษา
ผศ.พลผดุง ผดุงกุล



เลขหมึก
เลขทะเบียน 42636
วัน, เดือน, ปี - 5 ส.ย. 2543

b.....
i.....

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโท ปีการศึกษา 2543

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบโทรศัพท์เคลื่อนที่อัตโนมัติ

ผู้จัดทำ

1. นายต่อลาภ วินิจมงคลสิน

2. นางสาวทวณันท์ คลังตระกูล



.....อาจารย์ที่ปรึกษา

(ผศ.พลผดุง ผดุงกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบโทรศัพท์เตือนภัยอัตโนมัติ

AUTOMATIC ALARM TELEPHONE SYSTEM

ผู้จัดทำ

- | | | |
|-------------------|--------------|----------------------|
| 1. นายต่อลาภ | วินิจมงคลสิน | เลขประจำตัว 40010254 |
| 2. นางสาวเทวนันท์ | คลังตระกูล | เลขประจำตัว 40010283 |

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้

ลงชื่อ..........อาจารย์ที่ปรึกษา

(ผศ.พลผดุง ผดุงกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการระบบโทรศัพท์เตือนภัยอัตโนมัติสำเร็จลงได้ด้วยดีก็เพราะความช่วยเหลือและคำแนะนำจาก ผศ.พศผดุง ผดุงกุล (อาจารย์ที่ปรึกษา) อาจารย์ประจำภาควิชาอิเล็กทรอนิกส์ทุกท่าน และเพื่อน ๆ ที่ได้ให้ความช่วยเหลือ ดูแลแนะนำอุปกรณ์ต่างๆ และให้ยืมหนังสือเพื่อเป็นประโยชน์ในโครงการนี้

ทางฝ่ายผู้จัดทำ จึงขอขอบพระคุณทุกๆท่านมา ณ ที่นี้

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบโทรศัพท์เตือนภัยอัตโนมัติ

นายต่อถาก วินิจมงคลสิน (40010254)
 นางสาวเทวนันท์ คลังตระกูล (40010283)
 ผศ.พลผดุง ผดุงกุล (อาจารย์ที่ปรึกษา)
 ปีการศึกษา 2543

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้เป็นการนำไมโครคอนโทรลเลอร์มาควบคุมการทำงานของโทรศัพท์ เพื่อประยุกต์ใช้กับการแจ้งภัยโดยอัตโนมัติ ระบบจะโทรศัพท์ไปยังหมายเลขต่าง ๆ ที่กำหนดไว้ล่วงหน้า เพื่อแจ้งเหตุโดยอัตโนมัติ โดยถ้าเป็นการเตือนภัยทางโทรศัพท์ระบบจะส่งสัญญาณเสียง แต่ถ้าเป็นการเตือนภัยทางเพจเจอร์ระบบจะส่งสัญญาณดีทีเอ็มเอฟ และผู้ใช้อย่างยังสามารถตรวจสอบสถานะในขณะนั้นได้โดยการโทรศัพท์เข้ามาที่ระบบ และใส่รหัสผ่านที่ถูกต้องแล้วระบบจะส่งสัญญาณเสียงแจ้งให้ทราบสถานะของระบบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AUTOMATIC ALARM TELEPHONE SYSTEM

Mr.Toalap Winijmongkolsin (40010254)

Miss Tewanun Kangtrakul (40010283)

Asst.Prof Polphadung Phadungkul (Adviser)

Educational year 2000

Abstract

This thesis is the application of the microcontroller to control a telephone. When it has an emergency situation, fire and/or piracy, the telephone will call to the numbers that we assign in order to inform the situation. If it warns by the telephone, the system will send out the voice signal. But if it warns by pager, the system will send out the DTMF signal. Users can check the status by calling to the system and put a correct password then the system will inform the status of the system by voice signal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

| | หน้า |
|---|------|
| กิตติกรรมประกาศ | I |
| บทคัดย่อ | II |
| Abstract | III |
| สารบัญ | IV |
| สารบัญรูปภาพ | VI |
| สารบัญตาราง | IX |
| บทที่ 1 บทนำ | 1 |
| บทที่ 2 ทฤษฎีที่เกี่ยวข้อง | 2 |
| 2.1 สัญญาณโทรศัพท์ | 2 |
| 2.2 ส่วนรับและแปลงสัญญาณดีทีเอ็มเอฟ | 3 |
| 2.2.1 การทำงานในโหมดของการกำเนิดสัญญาณดีทีเอ็มเอฟ | 3 |
| 2.2.2 การทำงานในหน้าที่ของการรับสัญญาณดีทีเอ็มเอฟ | 4 |
| 2.2.3 ส่วนตรวจสอบชนิดของสัญญาณที่ชุมสายส่งมาตามสาย (Call Progress) | 5 |
| 2.3 การเข้าและถอดรหัสแบบเดลต้า (Delta Modulation) | 6 |
| 2.3.1 หลักการทำงานของ การเข้าและถอดรหัสแบบเดลต้า | 6 |
| 2.3.2 การประยุกต์ใช้การเข้ารหัสแบบเดลต้า Adaptive Delta Modulation (ADM) | 8 |
| 1. Constant Factor Delta Modulation (CFDM) | 9 |
| 2. Continuously Variable Slope Delta Modulation (CVSDM) | 10 |
| บทที่ 3 หลักการออกแบบ | 13 |
| 3.1 โครงสร้างทางฮาร์ดแวร์ (Hardware) และ โครงสร้างของระบบ | 13 |
| 3.1.1 ส่วนหม้อแปลง 600-600 โอห์ม | 13 |
| 3.1.2 ส่วนวงจรตรวจจับสัญญาณกระดิ่ง | 13 |
| 3.1.3 วงจร โม โนสเตเบิล | 14 |
| 3.1.4 ส่วนเคลคัมออกคูลจัน | 14 |
| 1. องค์ประกอบภายใน ไอซีและขาของ ไอซี | 14 |
| 2. นิยามและขาต่าง ๆ ของ MC3418 | 15 |
| 3.1.5 ส่วนวงจรลดความถี่ต่ำผ่าน (Low Pass Filter) | 17 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

| | |
|---|----|
| 3.1.6 ส่วนสร้างและตรวจสอบสัญญาณ DTMF | 17 |
| 3.2 โครงสร้างทางซอฟต์แวร์ (Software) | 20 |
| บทที่ 4 ผลการทดลอง | 34 |
| 4.1 การรับสายเข้าอัตโนมัติ | 34 |
| 4.2 การกำเนิดสัญญาณคีย์เอ็มเอฟ | 34 |
| 4.3 การตรวจสอบชนิดของสัญญาณที่ชุมสายส่งมาตามสาย | 38 |
| 4.4 การส่งสัญญาณเสียง | 38 |
| บทที่ 5 สรุปและวิจารณ์ผลการทดลอง | 40 |
| 5.1 การรับสายเข้าอัตโนมัติ | 40 |
| 5.2 การโทรศัพท์ออกไปภายนอก | 40 |
| 5.3 การส่งสัญญาณเสียง | 40 |
| 5.4 การส่งเพจเจอร์ | 40 |
| ภาคผนวก | |
| เอกสารอ้างอิง | |

สารบัญรูปภาพ

| รูปที่ | หน้า |
|---|------|
| รูปที่ 2.1 บล็อกโคอะแกรมของเซลล์มอดคูเลชัน | 6 |
| รูปที่ 2.2 กราฟแสดงการทำงานของเซลล์มอดคูเลชัน | 6 |
| รูปที่ 2.3 การเกิดโอเวอร์โหลดทางความชัน (Slope Overload Distortion) | 7 |
| รูปที่ 2.4 สัญญาณรบกวนแบบเม็ด (Granular Noise) | 7 |
| รูปที่ 2.5 แสดงการเลือกค่าสเกลไพซี | |
| (a) แสดงการเลือกค่าสเกลไพซีที่เหมาะสมกับสัญญาณ | 8 |
| (b) แสดงการเลือกค่าสเกลไพซีที่น้อยเกินไปทำให้เกิดโอเวอร์โหลดทางความชัน | 8 |
| (c) แสดงการเลือกค่าสเกลไพซีที่มากเกินไปทำให้ไม่สามารถตรวจจับสัญญาณได้ | 8 |
| รูปที่ 2.6 บล็อกโคอะแกรมของการประยุกต์ใช้เซลล์มอดคูเลชัน | 8 |
| รูปที่ 2.7 บล็อกโคอะแกรมของการประยุกต์ใช้เซลล์มอดคูเลชันแบบ CFDM | 9 |
| รูปที่ 2.8 รูปคลื่นแสดงการทำงานของการทำงานของการประยุกต์ใช้เซลล์มอดคูเลชันแบบ CFDM | 9 |
| รูปที่ 2.9 ก. บล็อกโคอะแกรมของการประยุกต์ใช้เซลล์มอดคูเลชันแบบ CVSD ส่วนเข้ารหัส | 10 |
| รูปที่ 2.9 ข. บล็อกโคอะแกรมของการประยุกต์ใช้เซลล์มอดคูเลชันแบบ CVSD ส่วนถอดรหัส | 10 |
| รูปที่ 2.10 แสดงรูปคลื่นของการทำงานแบบเซลล์มอดคูเลชันแบบ CVSD | 10 |
| รูปที่ 2.11 แสดงให้เห็นองค์ประกอบโดยรวมของ MC3418 | 11 |
| รูปที่ 2.12 แสดงการทำงานของเซลล์มอดคูเลชัน | 11 |
| รูปที่ 2.13 แสดงสัญญาณอนาล็อกขาเข้าเปรียบเทียบกับสัญญาณที่ออกจากอินทิเกรเตอร์ | 12 |
| รูปที่ 2.14 แสดงสัญญาณอนาล็อกขาเข้าเปรียบเทียบกับสัญญาณอนาล็อกที่ผ่านการถอดรหัสแบบเซลล์ | 12 |
| รูปที่ 2.15 แสดงบล็อกโคอะแกรมตัวเข้ารหัสแบบ CVSD | 12 |
| รูปที่ 2.16 แสดงบล็อกโคอะแกรมตัวถอดรหัสแบบ CVSD | 12 |
| รูปที่ 3.1 แสดงวงจรโมโนสเตเบิล | 14 |
| รูปที่ 3.2 แสดงให้เห็นองค์ประกอบโดยรวมของ MC3418 | 14 |
| รูปที่ 3.3 แสดงขาสัญญาณต่าง ๆ ของวงจร | 15 |
| รูปที่ 3.4 วงจรรองความถี่ต่ำผ่าน | 17 |

สารบัญรูปภาพ (ต่อ)

| | | |
|-------------|---|----|
| รูปที่ 3.5 | ไทม์มิ่งการอ่านข้อมูลของไมโครคอนโทรลเลอร์ | 18 |
| รูปที่ 3.6 | ไทม์มิ่งการเขียนข้อมูลของไมโครคอนโทรลเลอร์ | 18 |
| รูปที่ 3.7 | สัญญาณ $\phi 2$ | 18 |
| รูปที่ 3.8 | วงจรการใช้งาน MT8880 | 18 |
| รูปที่ 3.9 | แสดงโครงสร้างทางฮาร์ดแวร์ (Hardware) | 19 |
| รูปที่ 3.10 | โฟลว์ชาร์ตแสดงการทำงานหลัก | 20 |
| รูปที่ 3.11 | โฟลว์ชาร์ตแสดงการทำงานย่อย | 21 |
| รูปที่ 3.12 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 22 |
| รูปที่ 3.13 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 23 |
| รูปที่ 3.14 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 24 |
| รูปที่ 3.15 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 25 |
| รูปที่ 3.16 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 26 |
| รูปที่ 3.17 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 27 |
| รูปที่ 3.18 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 28 |
| รูปที่ 3.19 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 29 |
| รูปที่ 3.20 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 30 |
| รูปที่ 3.21 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 31 |
| รูปที่ 3.22 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 32 |
| รูปที่ 3.23 | โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ) | 33 |
| รูปที่ 4.1 | แสดงรูปคลื่นของสัญญาณหมายเลข 0 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 941 เฮิรตซ์ และ 1336 เฮิรตซ์ | 34 |
| รูปที่ 4.2 | แสดงรูปคลื่นของสัญญาณหมายเลข 1 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 697 เฮิรตซ์ และ 1209 เฮิรตซ์ | 35 |
| รูปที่ 4.3 | แสดงรูปคลื่นของสัญญาณหมายเลข 2 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 697 เฮิรตซ์ และ 1336 เฮิรตซ์ | 35 |
| รูปที่ 4.4 | แสดงรูปคลื่นของสัญญาณหมายเลข 3 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 697 เฮิรตซ์ และ 1477 เฮิรตซ์ | 35 |
| รูปที่ 4.5 | แสดงรูปคลื่นของสัญญาณหมายเลข 4 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 770 เฮิรตซ์ และ 1209 เฮิรตซ์ | 36 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

| | |
|---|----|
| รูปที่ 4.6 แสดงรูปคลื่นของสัญญาณหมายเลข 5 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 770 เฮิรตซ์ และ 1336 เฮิรตซ์ | 36 |
| รูปที่ 4.7 แสดงรูปคลื่นของสัญญาณหมายเลข 6 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 770 เฮิรตซ์ และ 1477 เฮิรตซ์ | 36 |
| รูปที่ 4.8 แสดงรูปคลื่นของสัญญาณหมายเลข 7 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 852 เฮิรตซ์ และ 1209 เฮิรตซ์ | 37 |
| รูปที่ 4.9 แสดงรูปคลื่นของสัญญาณหมายเลข 8 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 852 เฮิรตซ์ และ 1336 เฮิรตซ์ | 37 |
| รูปที่ 4.10 แสดงรูปคลื่นของสัญญาณหมายเลข 9 ที่กำเนิดจาก MT8880 ซึ่งมีความถี่ 852 เฮิรตซ์ และ 1477 เฮิรตซ์ | 37 |
| รูปที่ 4.11 สัญญาณที่นำมาประมวลผลจาก MT8880 | 38 |
| รูปที่ 4.12 สัญญาณคิจิตอลอินพุท และ สัญญาณอนาล็อกเอาต์พุท | 38 |
| รูปที่ 4.13 สัญญาณคิจิตอลอินพุท และ สัญญาณอนาล็อกเอาต์พุท | 39 |
| รูปที่ 4.14 สัญญาณคิจิตอลอินพุท และ สัญญาณอนาล็อกเอาต์พุท | 39 |
| รูปที่ 4.15 สัญญาณคิจิตอลอินพุท และ สัญญาณอนาล็อกเอาต์พุท | 39 |

สารบัญตาราง

| ตารางที่ | หน้า |
|---|------|
| ตารางที่ 2.1 แสดงลักษณะของสัญญาณต่างๆที่ใช้ในการแจ้งสถานะการใช้งานทางโทรศัพท์ 2 | |
| ตารางที่ 2.2 แสดงระดับสัญญาณระหว่างคู่สายโทรศัพท์ในช่วงการใช้งานต่างๆ | 3 |
| ตารางที่ 2.3 แสดงการถอดรหัสของสัญญาณคิตีเอ็มเอฟ | 4 |
| ตารางที่ 2.4 แสดงโหมคการทำงานของรีจิสเตอร์ | 4 |
| ตารางที่ 2.5 แสดงรีจิสเตอร์ควบคุม A | 5 |
| ตารางที่ 2.6 แสดงรีจิสเตอร์ควบคุม B | 5 |
| ตารางที่ 2.7 แสดงหน้าที่การทำงานของรีจิสเตอร์ A | 5 |
| ตารางที่ 2.8 แสดงหน้าที่การทำงานของรีจิสเตอร์ B | 5 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

การติดต่อสื่อสารในปัจจุบันนับว่าเป็นสิ่งสำคัญยิ่ง โทรศัพท์ก็เป็นการติดต่อสื่อสารวิธีหนึ่งที่นิยมใช้กันอย่างแพร่หลาย เนื่องจากมีวิธีการใช้ไม่ยุ่งยากและสามารถติดต่อได้รวดเร็ว การนำสัญญาณดิจิตอลที่เอ็มเอฟมาประยุกต์ใช้งานจะทำให้โทรศัพท์สามารถใช้งานได้หลากหลายมากขึ้น

สำหรับโครงการนี้เป็นโครงการระบบโทรศัพท์เคลื่อนที่อัตโนมัติ กล่าวคือเมื่อเกิดเหตุไฟไหม้หรือขโมยเข้าบ้านระบบจะทำการโทรศัพท์แจ้งเหตุไปยังหมายเลขโทรศัพท์ที่ได้กำหนดไว้ล่วงหน้าและแจ้งเหตุร้ายที่เกิดขึ้น โดยหมายเลขโทรศัพท์และข้อความแจ้งเหตุสามารถเปลี่ยนแปลงได้

นอกจากนี้ยังสามารถนำโครงการนี้ไปประยุกต์ใช้กับงานอื่นได้ เช่น การส่งสัญญาณเสียงที่ได้บันทึกไว้ล่วงหน้าไปยังหมายเลขโทรศัพท์ต่างๆตามที่กำหนดไว้



บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

2.1 สัญญาณโทรศัพท์

ปัจจุบันการติดต่อสื่อสารได้เข้ามามีบทบาทอย่างมากในชีวิตประจำวัน และเครื่องมือในการติดต่อสื่อสารที่สำคัญมากอย่างหนึ่งคือโทรศัพท์ เครื่องโทรศัพท์ที่เห็นกันอยู่ทั่วไปโดยมากมักจะเป็นแบบกดปุ่ม เครื่องโทรศัพท์ชนิดนี้จะทำงานโดยการส่งสัญญาณที่มีความถี่แตกต่างกันออกไปในการกดแต่ละเลขหมายที่มีอยู่ 10 ตัว โดยความถี่ที่ส่งออกไปจะเป็นความถี่ที่อยู่ในย่านความถี่เสียง ในการกดแต่ละเลขหมายครั้งหนึ่งจะมีการส่งสัญญาณเสียงที่ได้มาจากการมอดูเลต(Modulate)สัญญาณที่มีความถี่แตกต่างกัน 2 สัญญาณออกไปยังชุมสายโทรศัพท์ หรือที่เรียกว่าสัญญาณดีทีเอ็มเอฟ(Dual Tone Multi-Frequency:DTMF)

สัญญาณต่างๆที่ทางชุมสายโทรศัพท์ส่งมาตามคู่สายโทรศัพท์จะเป็นสัญญาณแจ้งให้ผู้ใช้ทราบถึงสถานะการใช้งานโทรศัพท์ในขณะนั้น โดยสัญญาณนี้แบ่งออกเป็น 4 ประเภท คือ

1. สัญญาณพร้อมหมუნ (Dial Tone) เป็นสัญญาณที่ทางชุมสายแจ้งไปยังผู้เรียกใช้โทรศัพท์ว่าอุปกรณ์ต่างๆ ในชุมสายพร้อมที่จะทำการต่อโทรศัพท์ให้กับผู้ใช้โทรศัพท์
2. สัญญาณเรียกกลับ หรือ สัญญาณแจ้งว่าสายว่าง (Ringback Tone) เป็นสัญญาณที่บอกให้ผู้เรียกใช้ทราบว่า สายของผู้ที่ถูกเรียกว่าง และกำลังทำการเรียกอยู่
3. สัญญาณกระดิ่ง (Ringing Tone) เป็นสัญญาณที่ทางชุมสายส่งไปยังเครื่องผู้รับเพื่อบอกให้ทราบว่าขณะนี้มีการติดต่อมา
4. สัญญาณสายไม่ว่าง (Busy Tone) เป็นสัญญาณที่บอกให้ผู้เรียกใช้ทราบว่าไม่สามารถติดต่อกับเครื่องรับ โทรศัพท์เลขหมายที่กำลังติดต่อในขณะนั้นได้

ตารางที่ 2.1 แสดงลักษณะของสัญญาณต่างๆที่ใช้ในการแจ้งสถานะการใช้งานทางโทรศัพท์

| ชนิดของสัญญาณ | การส่งสัญญาณ | ความถี่สัญญาณ(เฮิรตซ์) |
|-------------------------|---|------------------------|
| สัญญาณพร้อมหมუნ | ต่อเนื่องไม่ขาดหาย | 350 มอดูเลตกับ 440 |
| สัญญาณเรียกกลับ | ดิ่ง 2 วินาที เียบ 4 วินาที | 25 |
| สัญญาณกระดิ่ง | ดิ่ง 2 วินาที เียบ 4 วินาที | 440 มอดูเลตกับ 480 |
| สัญญาณแจ้งว่าสายไม่ว่าง | <ul style="list-style-type: none"> • ขาดหาย 30 ครั้งต่อนาที เมื่อสายในชุมสายไม่ว่าง • ขาดหาย 60 ครั้งต่อนาที เมื่อเครื่องรับโทรศัพท์ที่ต้องการติดต่อถูกใช้งานอยู่ • ขาดหาย 120 ครั้งต่อนาที เมื่อโทรศัพท์ไม่ว่าง | 480 มอดูเลตกับ 620 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับสัญญาณระหว่างคู่สายโทรศัพท์นั้นมีทั้งสัญญาณที่เป็นไฟฟ้ากระแสตรง(DC)และสัญญาณที่เป็นไฟฟ้ากระแสสลับ (AC) ซึ่งระดับแรงดันไฟฟ้าของสัญญาณระหว่างคู่สายจะแตกต่างกันไป

ตารางที่ 2.2 แสดงระดับสัญญาณระหว่างคู่สายโทรศัพท์ในช่วงการใช้งานต่างๆ

| ช่วงเวลาการใช้งาน | ระดับสัญญาณไฟฟ้ากระแสตรง | ระดับสัญญาณไฟฟ้ากระแสสลับ |
|--------------------------------------|--------------------------|---------------------------|
| ไม่ได้ใช้งาน(ไม่ได้ยกหูฟังขึ้น) | 48 โวลต์ | - |
| ยกหูฟังขึ้น มีสัญญาณพร้อมหมุน | 10 โวลต์ | 600 มิลลิโวลต์ |
| ขณะกดหมายเลข | 10 โวลต์ | ไม่เกิน 0.5 โวลต์ |
| มีสัญญาณแจ้งว่าสายไม่ว่าง | 10 โวลต์ | 400 มิลลิโวลต์ |
| มีสัญญาณเรียกกลับ | 10 โวลต์ | 400 มิลลิโวลต์ |
| มีสัญญาณกระดิ่ง(สำหรับเครื่องผู้รับ) | 48 โวลต์ | 110 โวลต์ |
| มีการพูดระหว่างคู่สายโทรศัพท์ | 10 โวลต์ | ไม่เกิน 1 โวลต์ |

2.2 ส่วนรับและแปลงสัญญาณดีทีเอ็มเอฟ

MT8880 เป็นไอซี(Integrated Circuit : IC)ที่มีคุณสมบัติเด่นซึ่งรวมเอาการทำงานหลายๆหน้าที่เข้าไว้ภายใน หน้าที่ต่างๆมีดังนี้

1. ส่วนรับสัญญาณดีทีเอ็มเอฟ (DTMF Receiver) ทำหน้าที่แปลงสัญญาณดีทีเอ็มเอฟไปเป็นรหัสบีซีดี (Binary Code Decimal : BCD)
2. ส่วนกำเนิดสัญญาณดีทีเอ็มเอฟ (DTMF Transceiver) ทำหน้าที่แปลงรหัสบีซีดีไปเป็นสัญญาณดีทีเอ็มเอฟ
3. ส่วนตรวจสอบชนิดของสัญญาณที่หุ้มสายส่งมาตามสายโทรศัพท์ หรือ โหมดคอลโปรเกรส (Call Progress Mode) ทำหน้าที่ตรวจสอบสัญญาณ โทรศัพท์ชนิดต่างๆ

การต่ออินพุทของไอซีสามารถเลือกได้ว่าจะต่อเป็นอินพุทเดี่ยว (Single Ended Input) หรือ อินพุทแบบดิฟเฟอเรนเชียล (Differential Input) โดยอัตราขยาย (Gain) ทางด้านอินพุททั้ง 2 แบบสามารถปรับค่าได้

2.2.1 การทำงานในโหมดของการกำเนิดสัญญาณดีทีเอ็มเอฟ

สัญญาณดีทีเอ็มเอฟเป็นสัญญาณที่เกิดจากการมอดูเลตสัญญาณทางด้านความถี่ต่ำและความถี่สูงเข้าด้วยกัน สัญญาณที่ผลิตขึ้นจะถูกส่งออกไปยังขาโทน (Tone) และสัญญาณดีทีเอ็มเอฟที่ถูกส่งออกไปนั้นจะถูกกำหนดโดยค่ารหัสบีซีดีในตัว MT8880

2.2.2 การทำงานในหน้าที่ของการรับสัญญาณคีย์เอ็มเอฟ

สัญญาณคีย์เอ็มเอฟจะถูกส่งผ่านเข้ามาทางอินพุทของ MT8880 และจะผ่านวงจรถ่ายฟิลเตอร์ (Filter) แล้วจึงแปลงเป็นรหัสบีซีดีเก็บไว้ในรีจิสเตอร์(Register) และMT8880 จะส่งสัญญาณไปยังขา \overline{IRQ}/CP

ตารางที่ 2.3 แสดงการถอดรหัสของสัญญาณคีย์เอ็มเอฟ

| Digital | D3 | D2 | D1 | D0 | F _{low} | F _{high} |
|---------|----|----|----|----|------------------|-------------------|
| 1 | 0 | 0 | 0 | 1 | 697 | 1209 |
| 2 | 0 | 0 | 1 | 0 | 697 | 1336 |
| 3 | 0 | 0 | 1 | 1 | 697 | 1477 |
| 4 | 0 | 1 | 0 | 0 | 770 | 1209 |
| 5 | 0 | 1 | 0 | 1 | 770 | 1336 |
| 6 | 0 | 1 | 1 | 0 | 770 | 1447 |
| 7 | 0 | 1 | 1 | 1 | 852 | 1209 |
| 8 | 1 | 0 | 0 | 0 | 852 | 1336 |
| 9 | 1 | 0 | 0 | 1 | 852 | 1447 |
| 0 | 1 | 0 | 1 | 0 | 941 | 1209 |
| * | 1 | 0 | 1 | 1 | 941 | 1336 |
| # | 1 | 1 | 0 | 0 | 941 | 1477 |
| A | 1 | 1 | 0 | 1 | 697 | 1633 |
| B | 1 | 1 | 1 | 0 | 770 | 1633 |
| C | 1 | 1 | 1 | 1 | 852 | 1633 |
| D | 0 | 0 | 0 | 0 | 941 | 1633 |

การควบคุมการทำงานทั้ง 3 หน้าที่ สามารถทำได้โดยการควบคุมรีจิสเตอร์ภายใน ซึ่งมีอยู่ด้วยกัน 2 รีจิสเตอร์ คือ รีจิสเตอร์ A และรีจิสเตอร์ B

ตารางที่ 2.4 แสดงโหมดการทำงานของรีจิสเตอร์

| RS0 | $\overline{R/W}$ | หน้าที่การทำงาน |
|-----|------------------|----------------------------------|
| 0 | 0 | เขียนข้อมูลลงในรีจิสเตอร์ |
| 0 | 1 | อ่านข้อมูลจากรีจิสเตอร์ |
| 1 | 0 | เขียนข้อมูลลงในรีจิสเตอร์ควบคุม |
| 1 | 1 | อ่านข้อมูลจากรีจิสเตอร์แสดงสถานะ |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.5 แสดงรีจิสเตอร์ควบคุม A

| | | | |
|------|-----|----------------------|------|
| B3 | B2 | B1 | B0 |
| RSEL | IRQ | $\overline{CP/DTMF}$ | TOUT |

ตารางที่ 2.6 แสดงรีจิสเตอร์ควบคุม B

| | | | |
|------------------|------------------|------|-------|
| B3 | B2 | B1 | B0 |
| $\overline{C/R}$ | $\overline{S/D}$ | TEST | BURST |

ตารางที่ 2.7 แสดงหน้าที่การทำงานของรีจิสเตอร์ A

| บิต | ชื่อ | หน้าที่ | ลักษณะการทำงาน |
|-----|----------------------|------------------------|--|
| B0 | TOUT | โทนเอาต์พุต | เป็น 1 กำหนดให้มีสัญญาณ โทนออกที่เอาต์พุตได้ |
| B1 | $\overline{CP/DTMF}$ | โหมคคอนโทรล | เป็น 0 อยู่ในโหมคการรับและกำเนิดสัญญาณคิตีเอ็มเอฟ ถ้าเป็น 1 จะอยู่ในโหมคคอดโปรแกรม ใช้ร่วมกับ B2=1 |
| B2 | IRQ | อินเทอร์รัพท์อินาเบิ้ล | เป็น 1 กำหนดให้มีการอินเทอร์รัพท์เกิดขึ้นที่ขา $\overline{IRQ/CP}$ |
| B3 | RSEL | รีจิสเตอร์ซีเลคท์ | เป็น 1 เลือกการควบคุมรีจิสเตอร์ |

ตารางที่ 2.8 แสดงหน้าที่การทำงานของรีจิสเตอร์ B

| บิต | ชื่อ | หน้าที่ | ลักษณะการทำงาน |
|-----|------------------|-------------------------------|---|
| B0 | BURST | เบิร์สต์โหมค | เป็น 0 กำหนดให้ส่งสัญญาณจากคิตีเอ็มเอฟได้ แต่ถ้าเป็น 1 จะส่งสัญญาณคิตีเอ็มเอฟตลอดเวลา |
| B1 | TEST | เทสต์โหมค | เป็น 1 ทดสอบคุณสมบัติเทียบกับตารางคุณสมบัติ |
| B2 | $\overline{S/D}$ | ซิงเกิล/ดูอัล โทน เจนเนอเรชัน | เป็น 0 ส่งความถี่คิตีเอ็มเอฟออกมาเป็นความถี่รวม แต่ถ้าเป็น 1 จะแยกความถี่ออกโดยใช้งานร่วมกับ B3 |
| B3 | $\overline{C/R}$ | คอดัมน์/แฉว โทน | เป็น 1 กำหนดให้ส่งความถี่ด้านคอดัมน์ เป็น 0 กำหนดให้ส่งความถี่ด้านแฉว |

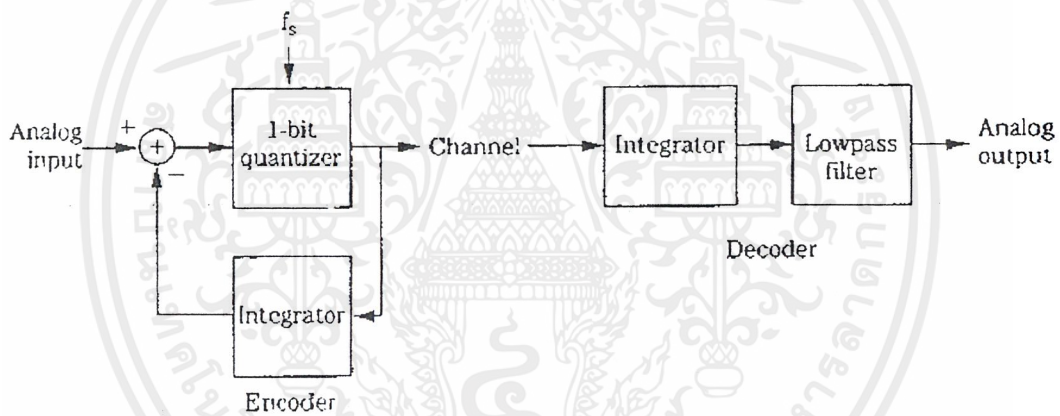
2.2.3 ส่วนตรวจสอบชนิดของสัญญาณที่ชุมสายส่งมาตามสายโทรศัพท์ (Call Progress)

สัญญาณที่ชุมสายส่งมาตามสายโทรศัพท์จะประกอบไปด้วย สัญญาณพร้อมหมุน(Dial Tone) สัญญาณแจ้งว่าสายไม่ว่าง(Busy Tone) และสัญญาณสายว่าง(Ring Back) เมื่อมีสัญญาณทั้ง 3 ชนิดเข้ามาที่อินพุตของ MT8880 แล้ว MT8880 จะสร้างสัญญาณรูปสี่เหลี่ยมโดยมีคาบเวลา 2.5 mS ที่ขา $\overline{IRQ/CP}$ ซึ่งจะสามารถนำไปประมวลผลต่อไปเพื่อบอกได้ว่าเป็นสัญญาณอะไรได้ต่อไป โดยช่วงความถี่ที่ MT8880 สามารถตรวจสอบได้จะอยู่ในช่วงความถี่ประมาณ 290 เฮิรตซ์ ถึงประมาณ 540 เฮิรตซ์

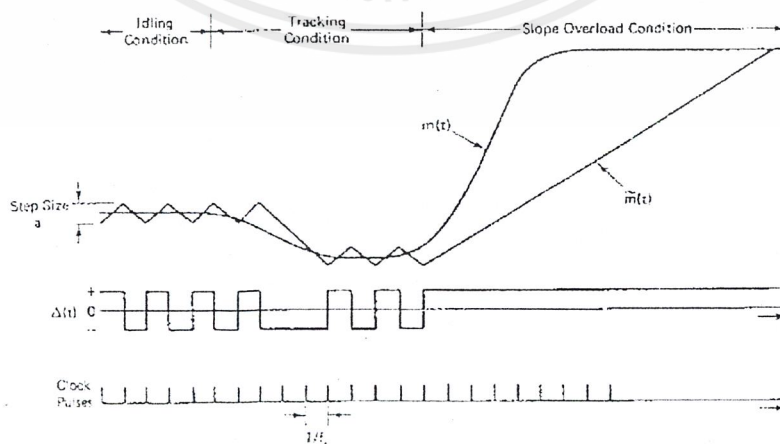
2.3 การเข้าและถอดรหัสแบบเดลต้า (Delta Modulation)

2.3.1 หลักการทำงานของ การเข้าและถอดรหัสแบบเดลต้า

เดลต้ามอดคูเลชันเป็นการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลแบบหนึ่ง ซึ่งนิยมใช้กับการสื่อสารดาวเทียม โทรศัพท์ และบางส่วนของโทรศัพท์ เนื่องจากสามารถสร้างได้ง่ายกว่า ราคาถูกกว่าการใช้พัลส์โคดีมอดคูเลชัน (PCM) อีกทั้งยังมีความผิดพลาดในการส่งน้อยกว่า โดยอาศัยความแตกต่างของสัญญาณอินพุตและสัญญาณเอาต์พุตที่ผ่านอินทิเกรเตอร์ในการเข้ารหัสสัญญาณ ในการเข้ารหัสนั้น ถ้าสัญญาณอินพุตมีขนาดมากกว่าสัญญาณที่ได้จากอินทิเกรเตอร์เอาต์พุตที่ได้จากวงจรเปรียบเทียบจะเป็นลอจิก “1” ถ้าสัญญาณอินพุตมีขนาดน้อยกว่าสัญญาณที่ได้จากอินทิเกรเตอร์เอาต์พุตที่ได้จากวงจรเปรียบเทียบจะเป็นลอจิก “0” และนำสัญญาณที่ได้จากวงจรเปรียบเทียบส่งผ่านทางช่องสัญญาณ (Channel) ส่วนการถอดรหัสสัญญาณจะกระทำได้โดยการนำสัญญาณที่ได้จากช่องสัญญาณไปผ่านวงจรอินทิเกรเตอร์ เดลต้ามอดคูเลชันมีบล็อกไดอะแกรมดังรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมของเดลต้ามอดคูเลชัน



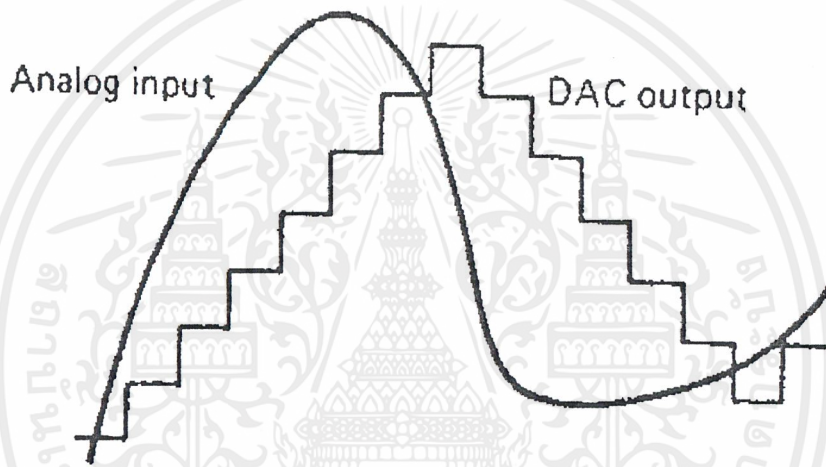
รูปที่ 2.2 กราฟแสดงการทำงานของเดลต้ามอดคูเลชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เคล็ดห้ามอดดูเลชันมีข้อดีคือ อัตราส่วนของสัญญาณต่อสัญญาณรบกวน (Signal to Noise Ratio) มีค่าคงที่โดยไม่ขึ้นกับระยะทางในการส่ง การมอดูเลชัน และการสวิตชิง รวมทั้งอุปกรณ์ที่ใช้ในการทวนสัญญาณยังมีราคาถูกลงและสามารถออกแบบได้ง่ายกว่าด้วย

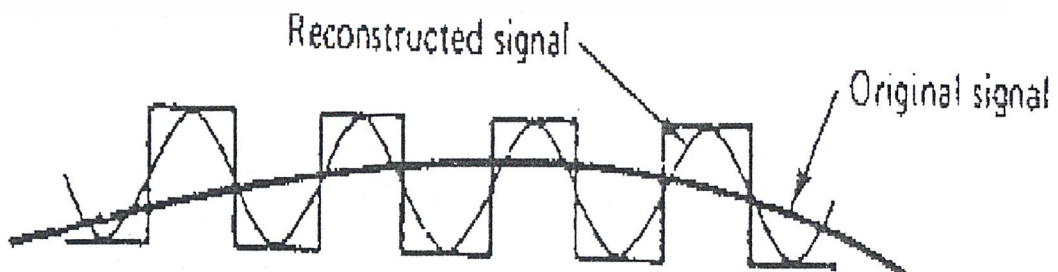
ความเพี้ยนของสัญญาณที่เกิดขึ้นจากการเข้ารหัสแบบเคล็ดห้ามอดดูเลชันแบ่งออกเป็น 2 แบบคือ

1. การเกิดโอเวอร์โหลดทางความชัน (Slope Overload Distortion) ซึ่งเกิดจากการที่ความถี่ที่ใช้ในการสุ่มค่าน้อยเกินไป ทำให้ไม่สามารถเปรียบเทียบกับสัญญาณขาเข้าได้ทันจึงทำให้เกิดความผิดเพี้ยนของสัญญาณเอาท์พุท ดังรูปที่ 2.3 สามารถแก้ไขได้โดยการเพิ่มความถี่ที่ใช้ในการสุ่ม หรือโดยการเพิ่มขนาดของการลดเพิ่มของระดับแรงดันในแต่ละคาบของการสุ่ม



รูปที่ 2.3 การเกิด โอเวอร์ โหลดทางความชัน (Slope Overload Distortion)

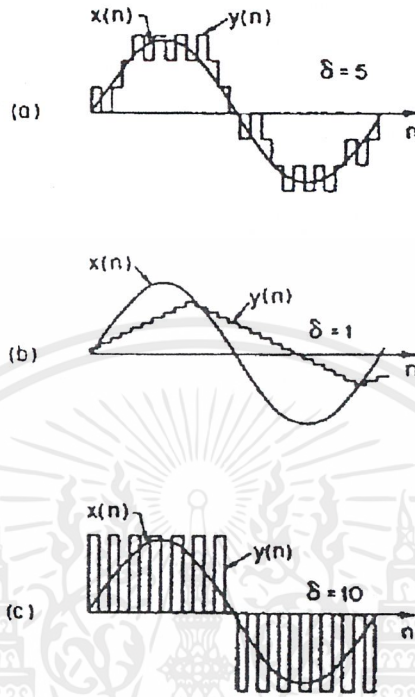
2. สัญญาณรบกวนแบบเม็ด (Granular Noise) ซึ่งเกิดจากการที่ขนาดการลดเพิ่มของระดับแรงดันในแต่ละคาบของการสุ่มมีค่ามากเกินไป ทำให้เกิดความคลาดเคลื่อนในการประมาณค่า ซึ่งความผิดพลาดนี้เรียกอีกอย่างว่าความผิดพลาดควอนไทส์ ดังรูปที่ 2.4 สามารถแก้ไขได้โดยการลดขนาดของการเพิ่มลดของระดับแรงดันในแต่ละคาบของการสุ่ม



รูปที่ 2.4 สัญญาณรบกวนแบบเม็ด (Granular Noise)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความแม่นยำของการเข้ารหัสสัญญาณขึ้นกับขนาดการลดและเพิ่มของระดับแรงดันในแต่ละคาบของการสุ่มซึ่งมีค่าคงที่ซึ่งเรียกว่า สเตปไซส์ (Step Size) ดังรูปที่ 2.5



รูปที่ 2.5 แสดงการเลือกค่าสเตปไซส์

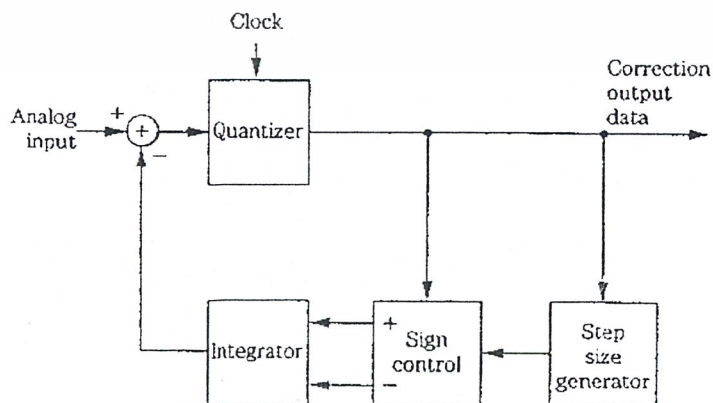
รูปที่ 2.5 (a) แสดงการเลือกค่าสเตปไซส์ที่เหมาะสมกับสัญญาณ

(b) แสดงการเลือกค่าสเตปไซส์ที่น้อยเกินไปทำให้เกิดโอเวอร์โหลคทางความชัน

(c) แสดงการเลือกค่าสเตปไซส์ที่มากเกินไปทำให้ไม่สามารถตรวจจับสัญญาณได้

2.3.2 การประยุกต์ใช้การเข้ารหัสแบบเดลต้า Adaptive Delta Modulation (ADM)

หลักการของการประยุกต์ใช้เดลต้ามอดูเลชันจะทำให้สามารถเปลี่ยนค่าระดับแรงดันในแต่ละคาบของการสุ่ม เพื่อปรับปรุงการตอบสนองของความถี่ของเดลต้ามอดูเลชันได้ ในขณะเดียวกันก็สามารถทำให้ค่าความผิดพลาดควอนไทส์ มีค่าในระดับที่เหมาะสม โดยมีบล็อกไดอะแกรมดังรูปที่ 2.6

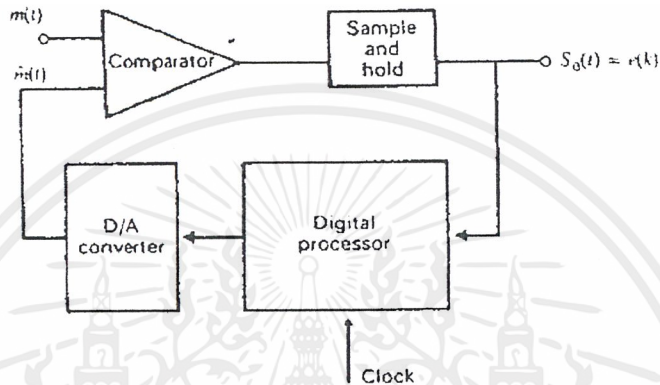


รูปที่ 2.6 บล็อกไดอะแกรมของการประยุกต์ใช้เดลต้ามอดูเลชัน

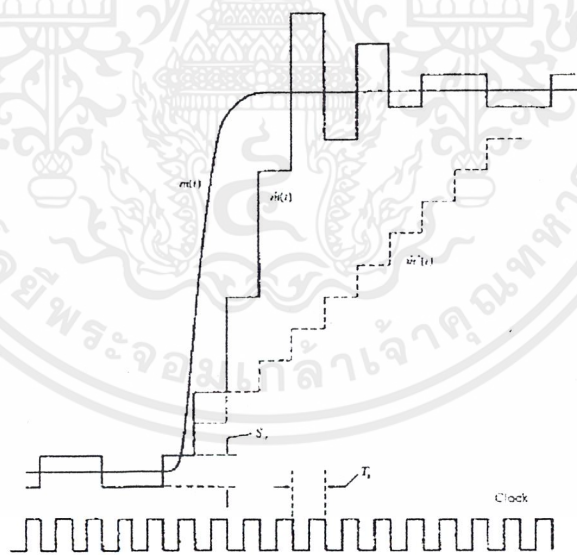
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประยุกต์ใช้การเข้ารหัสแบบเดลต้าแบ่งการทำงานได้เป็น 2 แบบคือ

1. **Constant Factor Delta Modulation (CFDM)** หลักการทำงานสามารถอธิบายได้จากบล็อกไดอะแกรม ดังรูปที่ 2.7 โดยส่วนประกอบหลักที่แตกต่างออกไป คือตัวประมวลผลซึ่งจะเป็นตัวกำหนดสเตปไซส์ว่าควรเพิ่มหรือลดขนาด โดยการเพิ่มขนาดของสเตปไซส์เป็นจำนวนเท่าของขนาดสเตปไซส์พื้นฐาน ผลของสัญญาณที่เกิดขึ้นจะมีลักษณะใกล้เคียงกับสัญญาณขาเข้า ทำให้ผลลัพธ์ที่ได้มีความถูกต้องสูงดังจะเห็นได้จากรูปที่ 2.8



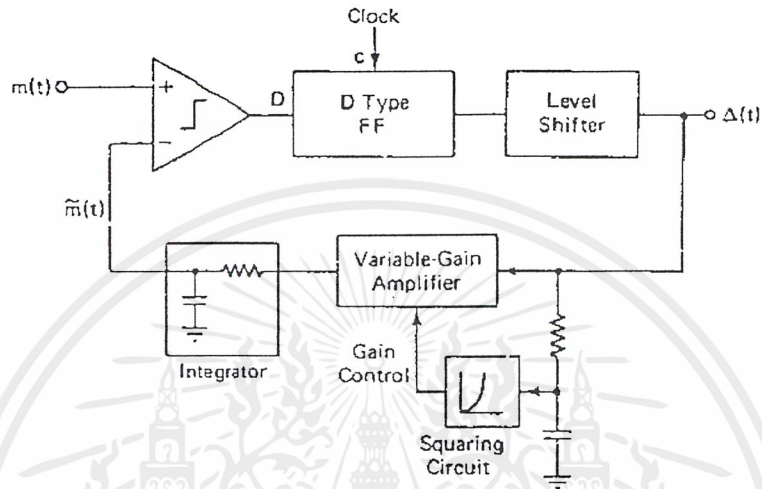
รูปที่ 2.7 บล็อกไดอะแกรมของการประยุกต์ใช้เดลต้ามอดูเลชันแบบ CFDM



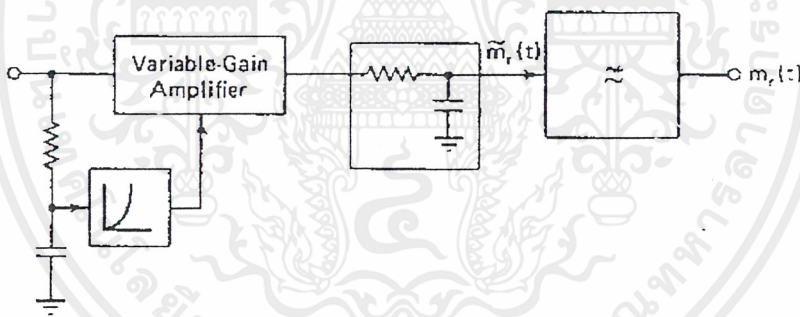
รูปที่ 2.8 รูปคลื่นแสดงการทำงานของ การประยุกต์ใช้เดลต้ามอดูเลชันแบบ CFDM

ซึ่งจะพบว่าการทำงานแบบ Constant Factor Delta Modulation (CFDM) ยังคงมีค่าความผิดพลาดเกิดขึ้น จึงมีการพัฒนาการเปลี่ยนแปลงระดับแรงดันในแต่ละคาบของการสุ่มอย่างต่อเนื่องเรียกว่า Continuously Variable Slope Delta Modulation (CVSDM) ซึ่งระดับแรงดันในแต่ละคาบของการสุ่มจะเป็นการเพิ่มอย่างต่อเนื่องทำให้ได้ค่าที่ใกล้เคียงมากขึ้น

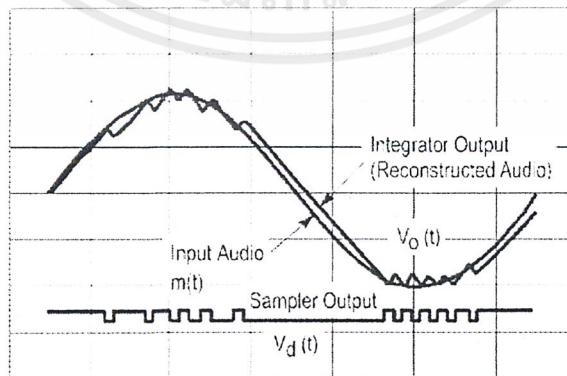
2. **Continuously Variable Slope Delta modulation (CVSDM)** การประยุกต์เคลด้ามอดคูเลชันแบบ CVSD มีหลักการการทำงานที่แตกต่างไปจาก CFDM คือ เป็นระบบที่สเกลไปไซล์เพิ่มขึ้นโดยการปรับค่าอัตราขยายที่ตัวขยายการเพิ่มอัตราขยายจะเป็นไปอย่างต่อเนื่องและเปลี่ยนแปลงอย่างช้า ๆ โดยมีบล็อกไดอะแกรมดังรูปที่ 2.9



รูปที่ 2.9 ก. บล็อกไดอะแกรมของการประยุกต์เคลด้ามอดคูเลชันแบบ CVSD ส่วนเข้ารหัส



รูปที่ 2.9 ข. บล็อกไดอะแกรมของการประยุกต์เคลด้ามอดคูเลชันแบบ CVSD ส่วนถอดรหัส



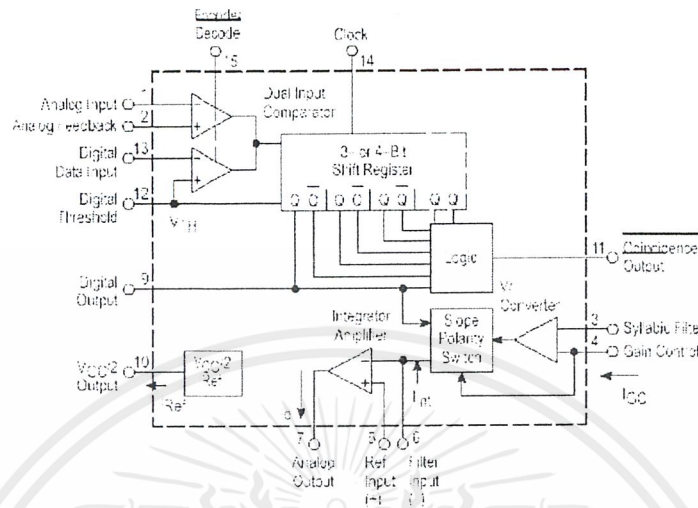
รูปที่ 2.10 แสดงรูปคลื่นของการทำงานแบบเคลด้ามอดคูเลชันแบบ CVSD

จากที่กล่าวมาข้างต้น จะเห็นได้ว่าเราอาจจะสรุปได้ว่าการใช้งานของ ADM แบบ CVSD

สามารถลดปัญหาของการเกิดโอเวอร์โหลดทางความชันได้ดีกว่าแบบ CFDM

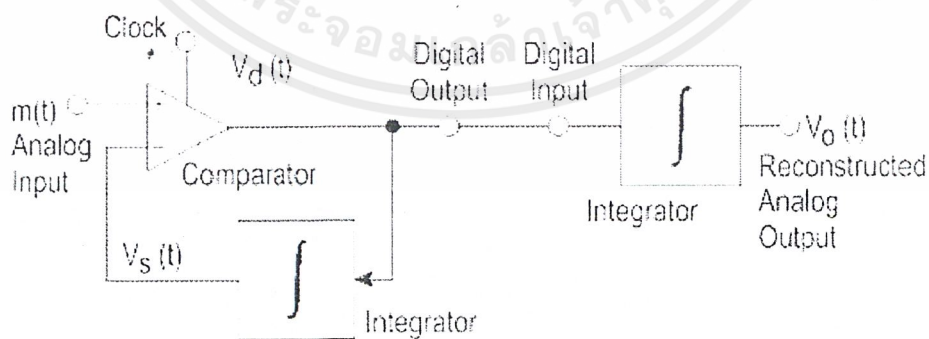
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งเราจะเลือกใช้ไอซีเบอร์ MC3418 ซึ่งเป็นไอซีสำเร็จรูปสำหรับการใช้งานเป็นเคลต้ามอดดูเล
ชั้นแบบ CVSD โดยมีองค์ประกอบภายในไอซีและขาของไอซีดังรูปที่ 2.11

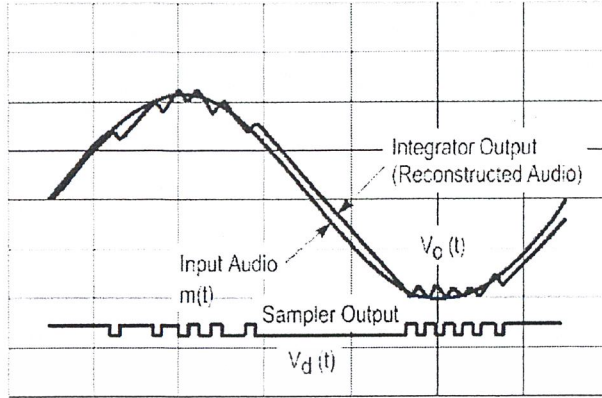


รูปที่ 2.11 แสดงให้เห็นองค์ประกอบโดยรวมของ MC3418

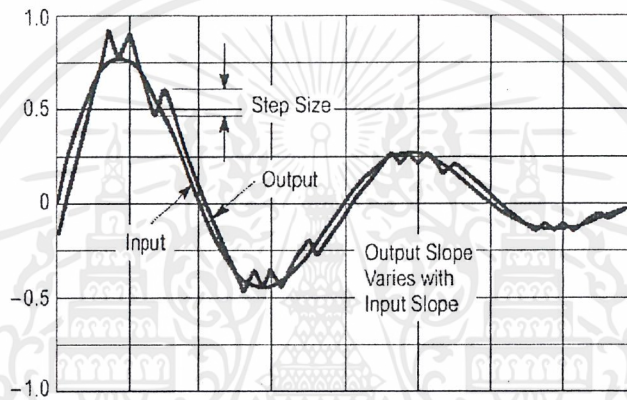
หลักการการทำงานของ MC3418 คือ สัญญาณอนาล็อกขาเข้า (m) จะถูกนำมาเปรียบเทียบกับสัญญาณที่ออกจากอินทิเกรเตอร์ (V_D) ถ้าสัญญาณที่ออกจากอินทิเกรเตอร์มีค่าน้อยกว่าสัญญาณอนาล็อกขาเข้า จะทำให้สัญญาณที่ออกจากอินทิเกรเตอร์มีค่าเพิ่มขึ้นซึ่งทำให้สัญญาณเอาต์พุตดิจิตอลมีค่าเป็นสูง ($V_D=1$) แต่ถ้าสัญญาณที่ออกจากอินทิเกรเตอร์มีค่ามากกว่าสัญญาณอนาล็อกขาเข้า จะทำให้สัญญาณที่ออกจากอินทิเกรเตอร์มีค่าลดลงซึ่งทำให้สัญญาณเอาต์พุตดิจิตอลมีค่าเป็นต่ำ ($V_D=0$) หลังจากนั้นถ้านำสัญญาณเอาต์พุตดิจิตอลนี้มาเข้าอินทิเกรเตอร์จะได้สัญญาณอนาล็อกออกมาอีกครั้งหนึ่ง ดังรูปที่ 2.12 อย่างไรก็ตามขนาดสูงสุดและความถี่สูงสุดของสัญญาณอนาล็อกขาเข้าจะถูกจำกัดโดยอัตราขยายของอินทิเกรเตอร์และโดยความถี่ของสัญญาณนาฬิกา ตามลำดับ



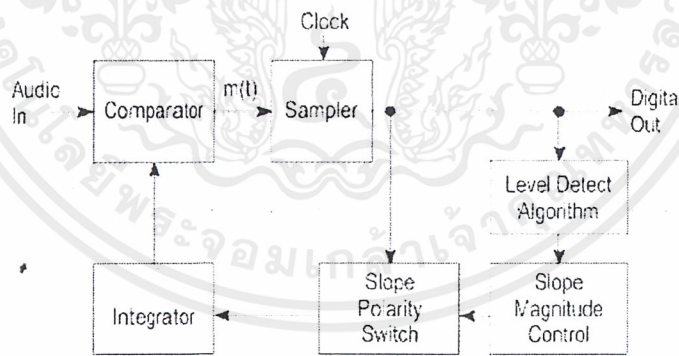
รูปที่ 2.12 แสดงการทำงานของเคลต้ามอดดูเลชั้น



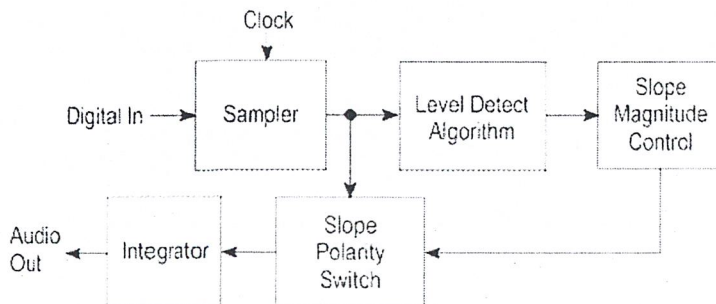
รูปที่ 2.13 แสดงสัญญาณอนาล็อกขาเข้าเปรียบเทียบกับสัญญาณที่ออกจากอินทิเกรเตอร์



รูปที่ 2.14 แสดงสัญญาณอนาล็อกขาเข้าเปรียบเทียบกับสัญญาณอนาล็อกที่ผ่านการถอดรหัสแบบเคลด้า



รูปที่ 2.15 แสดงบล็อกไดอะแกรมตัวเข้ารหัสแบบ CVSD



รูปที่ 2.16 แสดงบล็อกไดอะแกรมตัวถอดรหัสแบบ CVSD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

หลักการออกแบบ

3.1 โครงสร้างทางฮาร์ดแวร์ (Hardware) และโครงสร้างของระบบ

3.1.1 ส่วนหม้อแปลง 600-600 โอห์ม

ในการที่จะทำให้ระบบสามารถส่งเบอร์โทรศัพท์หรือสัญญาณดีทีเอ็มเอฟออกไปโดยอัตโนมัติ เครื่องโทรศัพท์จะต้องส่งสัญญาณดีทีเอ็มเอฟออกไปยังชุมสายโทรศัพท์ออกไปยังชุมสายโทรศัพท์ได้ โดยไม่ต้องยกหูโทรศัพท์

เมื่อยกหูโทรศัพท์ชุมสายจะมองเห็นเครื่องโทรศัพท์นั้นมีความต้านทานอยู่ 600 โอห์ม จากนั้นชุมสายจะจ่ายกระแสไฟฟ้าให้แก่เครื่องโทรศัพท์ ทำให้สามารถกำเนิดสัญญาณดีทีเอ็มเอฟเพื่อส่งหมายเลขโทรศัพท์ติดต่อสื่อสารกันได้ จากหลักการนี้เองจึงได้มีการนำหม้อแปลงขนาด 600-600 โอห์ม มาต่อในวงจร โดยปกติเมื่อระบบยังไม่ได้เข้าสู่โหมดการทำงานเพื่อโทรศัพท์ออกโดยอัตโนมัติ นั้นระบบจะต่อคู่สายโทรศัพท์เข้ากับชุมสายซึ่งจะสามารถใช้โทรศัพท์ได้ตามปกติ แต่เมื่อระบบเข้าสู่โหมดการทำงานเพื่อโทรศัพท์ออกโดยอัตโนมัติหม้อแปลงจะถูกต่อขานเข้ามาในระบบโดยที่เครื่องโทรศัพท์ไม่ได้ยกหู แต่ชุมสายจะมองเห็นโทรศัพท์เสมือนว่าได้ยกหูขึ้น ดังนั้นชุมสายจะจ่ายกระแสไฟฟ้าไปยังเครื่องโทรศัพท์และรอรับสัญญาณดีทีเอ็มเอฟจากเครื่องโทรศัพท์

3.1.2 ส่วนวงจรตรวจจับสัญญาณกระดิ่ง

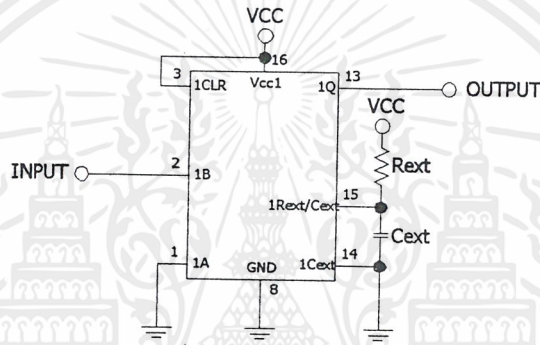
จากทฤษฎี เมื่อมีสัญญาณกระดิ่งจะมีระดับสัญญาณไฟฟ้ากระแสสลับขนาด $110 V_{pp}$ ดังนั้นการออกแบบวงจรตรวจจับอาจทำได้หลายแบบ คือ ใช้ไอซี (IC) ตรวจจับ หรือใช้ไดโอด (Diode) ต่อเป็นบริดจ์เรกติไฟร์ (Bridge Rectified) แล้วผ่านออปโตทรานซิสเตอร์ (Opto Transistor) แล้วนำเอาที่พุทไปใช้ในการคำนวณด้วยไมโครคอนโทรลเลอร์

ในการออกแบบนี้ ได้ใช้ไอซีตรวจจับสัญญาณกระดิ่ง โดยไอซีเบอร์ MC 34012 จะให้เอาท์พุทเป็นพัลส์ (Pulse) ขนาด $20 V_{pp}$ ดิวตี้ไซเคิล (Duty Cycle) 50% ความถี่ 1 กิโลเฮิร์ตซ์ หลังจากนั้นผ่านออปโตทรานซิสเตอร์ เพื่อทำให้ได้เอาท์พุทขนาด $5 V_{pp}$ ดิวตี้ไซเคิล 50% ความถี่ 1 กิโลเฮิร์ตซ์ แต่เนื่องจากการเขียนโปรแกรม (Program) แบบตรวจสอบระดับสัญญาณต้องใช้สัญญาณขนาด 0 โวลต์ และ 5 โวลต์ เมื่อมีสัญญาณกระดิ่งและเมื่อไม่มีสัญญาณกระดิ่ง ตามลำดับ ดังนั้นจึงนำเอาท์พุทที่ได้จากออปโตทรานซิสเตอร์ไปผ่านวงจรโมโนสเตเบิลเพื่อให้ได้สัญญาณเป็น 0 โวลต์ และ 5 โวลต์

3.1.3 วงจรโมโนสเตเบิล

จากสัญญาณเอาต์พุตที่ได้จากออปโตทรานซิสเตอร์มีความถี่ 1 กิโลเฮิร์ตซ์ แต่สัญญาณกระดิ่งจะขาดหายไปช่วงหนึ่งในสัญญาณกระดิ่ง 1 ครั้ง ดังนั้นต้องคำนวณให้ได้สัญญาณเอาต์พุตคงที่ทุกๆ คาบเวลา (T) ที่ T มากกว่าช่วงเวลาที่สัญญาณขาดหายไป (ประมาณ 125 มิลลิวินาที)

การทำงานของโมโนสเตเบิล คือ เมื่อมีสัญญาณอินพุตเข้ามาผ่านโมโนสเตเบิล ซึ่งสัญญาณที่เข้ามาจะมีคาบเวลาประมาณ 1 มิลลิวินาที แต่เนื่องจากสัญญาณขาดหายในช่วงเวลาสัญญาณกระดิ่ง 1 ครั้ง ดังนั้นสามารถคำนวณให้คาบเวลาหนึ่งของโมโนสเตเบิลเป็น 125 มิลลิวินาที ได้โดยสัญญาณเอาต์พุตที่ได้จะมีค่าเป็น 5 โวลต์ ตลอดเวลา แล้วนำเอาต์พุตที่ได้ไปต่อกับไมโครคอนโทรลเลอร์เพื่อใช้ในการวิเคราะห์สัญญาณต่อไป

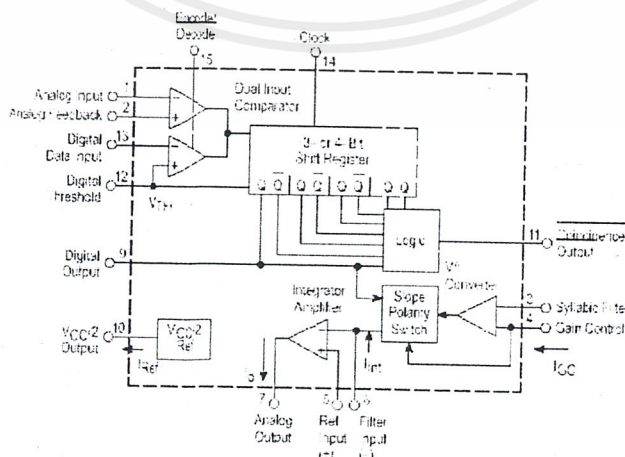


รูปที่ 3.1 แสดงวงจรโมโนสเตเบิล

3.1.4 ส่วนเคลต้ามอดคูลเลชั่น

ในส่วนนี้จะกล่าวถึงการใช้งานไอซีเบอร์ MC 3418 ซึ่งเป็นไอซีสำเร็จรูปสำหรับการใช้งานเป็นเคลต้ามอดคูลเลชั่นแบบ CVSD

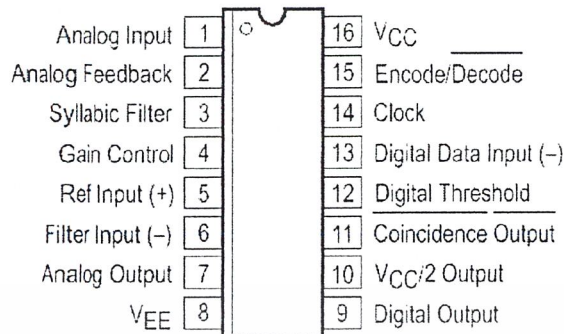
1. องค์ประกอบภายในไอซีและขาของไอซี



รูปที่ 3.2 แสดงให้เห็นองค์ประกอบโดยรวมของ MC3418

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. นิยามและขาต่าง ๆ ของ MC3418



รูปที่ 3.3 แสดงขาสัญญาณต่างๆ ของวงจรถ่าย

ขาที่ 1 สัญญาณอนาล็อกขาเข้า ประกอบด้วยตัวเปรียบเทียบที่ขบสัญญาณอนาล็อกที่เป็นสัญญาณอนาล็อกที่เป็นแบบอินเวอร์คอินพุท ซึ่งเป็นขาที่สำหรับใส่สัญญาณเสียงเข้ามา ค่าความต้านทานไบอัสระหว่างขาที่ 1 และ ขาที่ 10 ถูกกำหนดเพื่อใช้ในการยกระดับสัญญาณเสียงขาเข้า ให้มีระดับสูงขึ้นเท่ากับระดับแรงดันอ้างอิงภายใน

ขาที่ 2 สัญญาณอนาล็อกป้อนกลับ เป็นสัญญาณอนาล็อกที่เป็นแบบ นอนอินเวอร์คอินพุท ให้กับตัวเปรียบเทียบสัญญาณอนาล็อกซึ่งอยู่ภายในไอซี ขานี้จะถูกนำไปต่อกับขาที่ 7 สำหรับการใช้งานเป็นตัวเข้ารหัส

ขาที่ 3 ไชลาบิค ฟิลเตอร์ (Syllabic Filter) แรงดันของ ไชลาบิค ฟิลเตอร์ถูกส่งกลับมาจากไอซี เพื่อที่จะควบคุมขนาดของสเตปไฟส์ หรือระดับแรงดันที่เปลี่ยนแปลงได้ในแต่ละคาบของการสุ่มของอินติเกรเตอร์ ค่าเวลาคงที่ (Time Constant) จะมีค่าอยู่ระหว่าง 6.0 ถึง 50 มิลลิวินาทีสำหรับการเข้ารหัสและถอดรหัสสัญญาณเสียง สำหรับค่าเวลาคงที่ ที่แนะนำจะมีค่าอยู่ระหว่าง 6.0 ถึง 10 มิลลิวินาทีจะมีประสิทธิภาพที่ดีที่สุด

ขาที่ 4 สัญญาณขาเข้าเพื่อควบคุมอัตราขยายของวงจรถ่าย แรงดันของ ไชลาบิค ฟิลเตอร์ซึ่งตกคร่อมตัวเก็บประจุ C_s ของ ไชลาบิค ฟิลเตอร์ และแรงดันระหว่างไฟเลี้ยงวงจรถ่าย V_{CC} และ ขาที่ 3 ค่าความต้านทาน R_x ซึ่งสามารถปรับค่าได้เพื่อที่จะปรับอัตราขยายของวงจรถ่าย แต่ไม่ควรมีค่ามากเกินไปกว่า 5-กิโลโอห์ม ทั้งนี้เพื่อที่จะรักษาเสถียรภาพของวงจรถ่าย

ขาที่ 5 สัญญาณอ้างอิงขาเข้า เป็นขาของสัญญาณนอน อินเวอร์คอินพุท ของอินติเกรเตอร์ ใช้สำหรับการอ้างอิงระดับแรงดันไฟตรงของสัญญาณขาออก ในวงจรถ่ายรหัส แรงดันที่จุดนี้จะต้องมีค่าเท่ากับแรงดันที่ขาที่ 1 และขาที่ 10

ขาที่ 6 สัญญาณขาเข้าสำหรับฟิลเตอร์ สัญญาณขาเข้าสำหรับตัวขยายแบบอินเวอร์คจะใช้สำหรับการต่ออุปกรณ์ภายนอกของตัวอินติเกรเตอร์

ขาที่ 7 สัญญาณอนาล็อกขาออก เป็นขาของสัญญาณของสัญญาณขาออกที่อินทิเกรเตอร์ ซึ่งสามารถที่จะขับโหลด 600 โอห์ม ซึ่งอิมพีแดนซ์ที่ครั้งหนึ่งของแรงดันอ้างอิงได้ 6.0 dBm

ขาที่ 8 V_{EE} ไอซีตัวนี้ถูกออกแบบมาให้ใช้ได้กับ วงจรทั้งที่เป็น Single Supply และ Dual Supply และขานี้ต้องต่อกับจุดที่มีศักดาที่เป็นลบมากที่สุด

ขาที่ 9 สัญญาณดิจิตอลขาออก สัญญาณดิจิตอลขาออก เป็นผลลัพธ์ที่ได้จากการแปลงของเคลต้า มอดคูเลเตอร์

ขาที่ 10 สัญญาณขาออกที่มีค่าเท่ากับครึ่งของแรงดันอ้างอิง ความต้านทานภายในสำหรับส่วนนี้จะมีค่าต่ำซึ่งจะเป็นประโยชน์เมื่อนำไปใช้งานกับแหล่งจ่ายไฟแหล่งเดียว ขานี้จะถูกต่อกับความต้านทานที่มีค่า 1-กิโลโอห์ม และตัวเก็บประจุที่มีค่าเท่ากับ 0.1 μF เพื่อรักษาเสถียรภาพ

ขาที่ 11 ขาสัญญาณสำหรับสัญญาณโคอินซิเดนซ์ คาบการทำงาน(Duty Cycle) ที่ขานี้จะเป็นส่วนสำคัญกับแรงดันซึ่งตกคร่อมตัวเก็บประจุ C_S

ขาที่ 12 แรงดันขีดเริ่มสำหรับสัญญาณดิจิตอล เป็นขาสัญญาณสำหรับเป็นการกำหนดการสวิตช์ซึ่งสำหรับขาสัญญาณที่ 13 14 และ 15

ขาที่ 13 สัญญาณดิจิตอลขาเข้า เป็นขาสัญญาณที่ใช้สำหรับป้อนสัญญาณดิจิตอล สำหรับการใช้งานเป็นตัวถอดรหัส

ขาที่ 14 สัญญาณนาฬิกา เป็นขาสำหรับป้อนสัญญาณนาฬิกาเข้าสู่วงจร

ขาที่ 15 ขั้วรหัส หรือ ถอดรหัส เนื่องจาก MC3418 สามารถใช้งานเป็นตัวเข้ารหัส หรือ ตัวถอดรหัส แต่ไม่พร้อมกันจึง จำเป็นต้องมีขาสัญญาณนี้เพื่อเลือกการใช้งานของไอซี

ขาที่ 16 V_{CC} ไฟเลี้ยงที่มีศักดาเป็นบวก ซึ่งจะต้องมีความต่างศักย์ระหว่างขาสัญญาณ ไฟบวกและลบต่างกันอยู่ 4.75 ถึง 16.5 โวลท์

ในการใช้งาน MC3418 ขนาดของสเตปป์ไซส์และความถี่สัญญาณนาฬิกามีความเกี่ยวข้องกันดังนี้

ที่ F_s มีค่าต่ำ และ S มีค่าต่ำ มีโอกาสเกิดความผิดพลาดจากการโอเวอร์โหลดของความชันเนื่องจาก สเตปป์ไซส์มีค่าน้อยเกินไป ไม่สามารถตามค่าของสัญญาณอินพุททั้งหมดทั้งความถี่การแซมปลิงที่มีค่าต่ำทำให้ สเตปป์ไซส์ไม่ สามารถทำงานได้ทันอีกด้วย แต่เนื่องจากสเตปป์ไซส์มีค่าน้อยทำให้ ค่าความผิดพลาดควอนไทส์มีค่าน้อย

ที่ F_s มีค่าต่ำ และ S มีค่าสูง มีโอกาสเกิดความผิดพลาดจากการโอเวอร์โหลดของความชันได้ แต่น้อยกว่าแบบแรก แต่จะมีค่าความผิดพลาดควอนไทส์มากกว่า

ที่ F_s มีค่าสูง และ S มีค่าสูง มีโอกาสเกิดความผิดพลาดจากการโอเวอร์โหลดของความชันได้ แต่น้อยแต่จะมีค่าความผิดพลาดควอนไทส์สูงมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ Fs มีค่าสูง และ S มีค่าต่ำ เป็นแบบที่ดีที่สุด เนื่องจากเราสามารถลดค่าความผิดพลาดจากการโอเวอร์โหลคของความชันได้จากการเลือกค่าความถี่ซึ่งมีค่าสูง สำหรับค่าความผิดพลาดควอนไทส์จะสามารถลดได้ เนื่องจากสเกลไพซมีค่าต่ำ

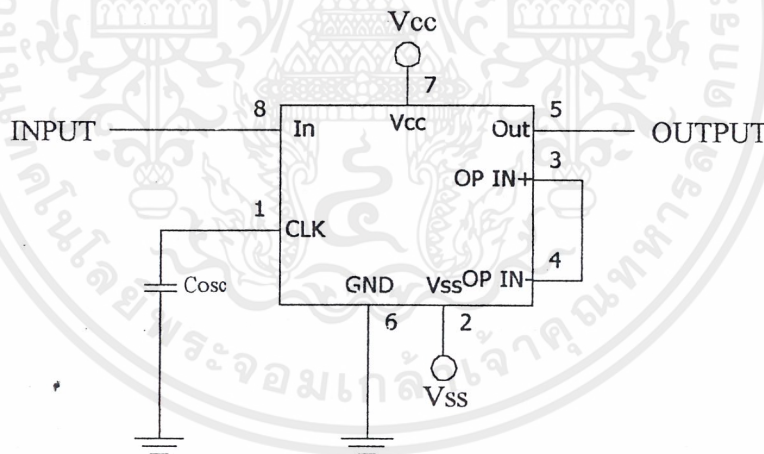
แต่การที่เลือกค่า Fs มีค่าสูงมาก และ S มีค่าต่ำมากจะทำให้เกิดความถี่เปลี่ยนแปลงถี่เก็บข้อมูลเสียง เพราะถ้าต้องการเก็บข้อมูลอนาล็อกที่มีความยาว 1 วินาที ต้องใช้ ROM ที่มีขนาดเท่ากับ Fs bit ซึ่งจะเห็นได้ว่าถ้าใช้ ROM ขนาด 32 Kbytes ที่ Fs 64 กิโลเฮิร์ตซ์ จะสามารถเก็บสัญญาณได้เพียง 4 วินาที ดังนั้นจึงเลือก Fs ที่ 16 กิโลเฮิร์ตซ์ เพื่อเก็บข้อมูลได้ 16 วินาที

3.1.5 ส่วนวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)

ส่วนนี้จะช่วยทำให้คุณภาพของสัญญาณเสียงที่ได้จากวงจรคิมอดคูลเตอร์ดีขึ้น โดยในส่วนนี้จะใช้ไอซีเบอร์ MAX295 ซึ่งเป็น Switch Capacitor Low Pass Filter แบบ 8th Order Butterworth

จุดคัทออฟของวงจรกรองความถี่ต่ำผ่านจะกำหนดได้ตามสมการ

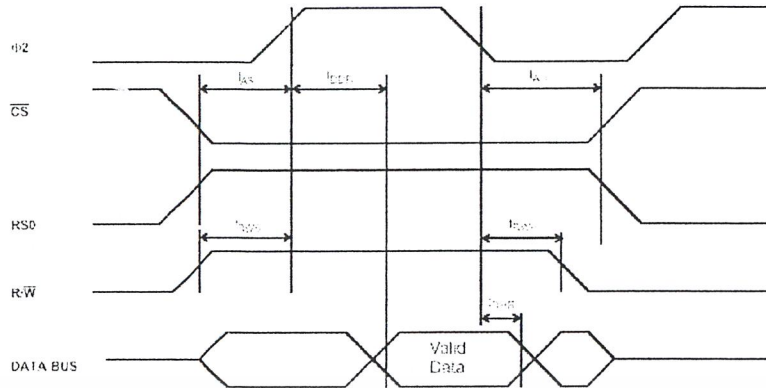
$$f_o = \frac{10^5}{150C_{osc} (pF)}$$



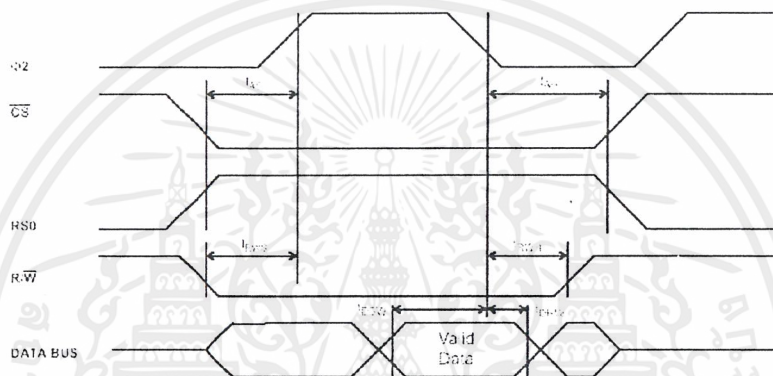
รูปที่ 3.4 วงจรกรองความถี่ต่ำผ่าน

3.1.6 ส่วนสร้างและตรวจสอบสัญญาณ DTMF

ในการออกแบบระบบไมโครคอนโทรลเลอร์ได้ใช้การอ้างอิงแอดเดรสแบบเมมโมรีแมป และในการอ่านและเขียนข้อมูลลงในรีจิสเตอร์ของ MT8880 สัญญาณที่ขา $\phi 2$ ต้องมีไทม์มิ่งดังรูปที่ 3.5 และรูปที่ 3.6 ดังนั้นนำสัญญาณ Read และ Write ของไมโครคอนโทรลเลอร์มา NAND กันเป็น $\phi 2$ ดังรูปที่ 3.7



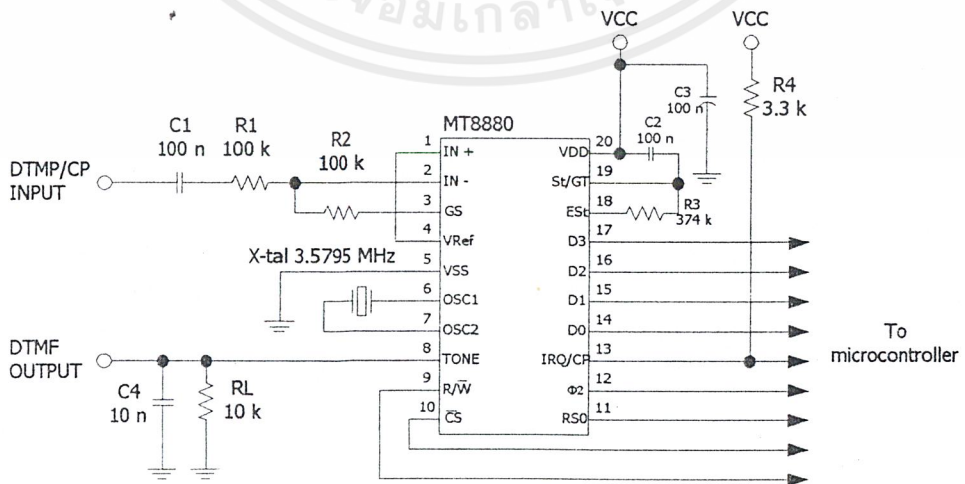
รูปที่ 3.5 ไทม์มิ่งการอ่านข้อมูลของไมโครคอนโทรลเลอร์



รูปที่ 3.6 ไทม์มิ่งการเขียนข้อมูลของไมโครคอนโทรลเลอร์

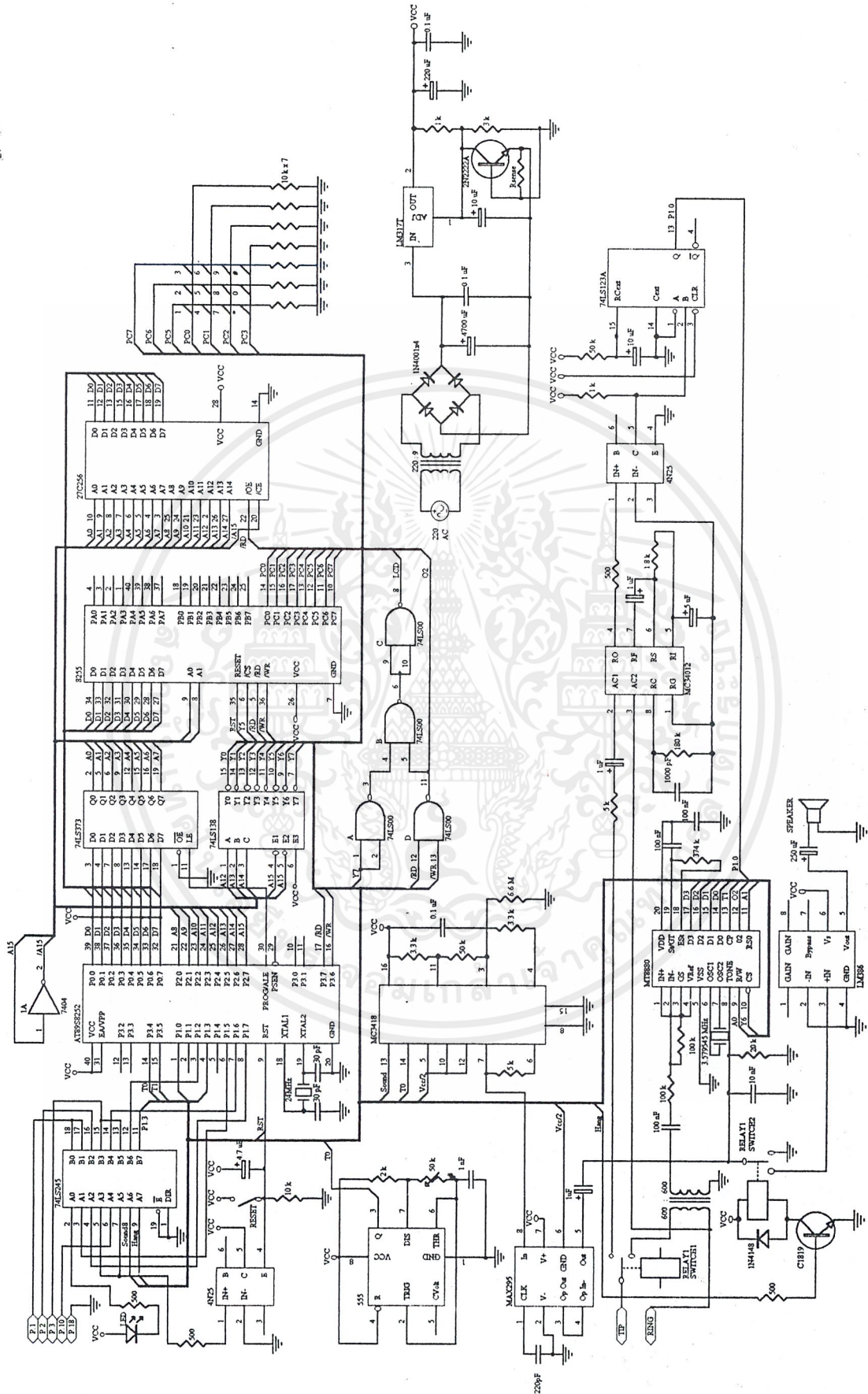


รูปที่ 3.7 สัญญาณ $\phi 2$



รูปที่ 3.8 วงจรการใช้งาน MT8880

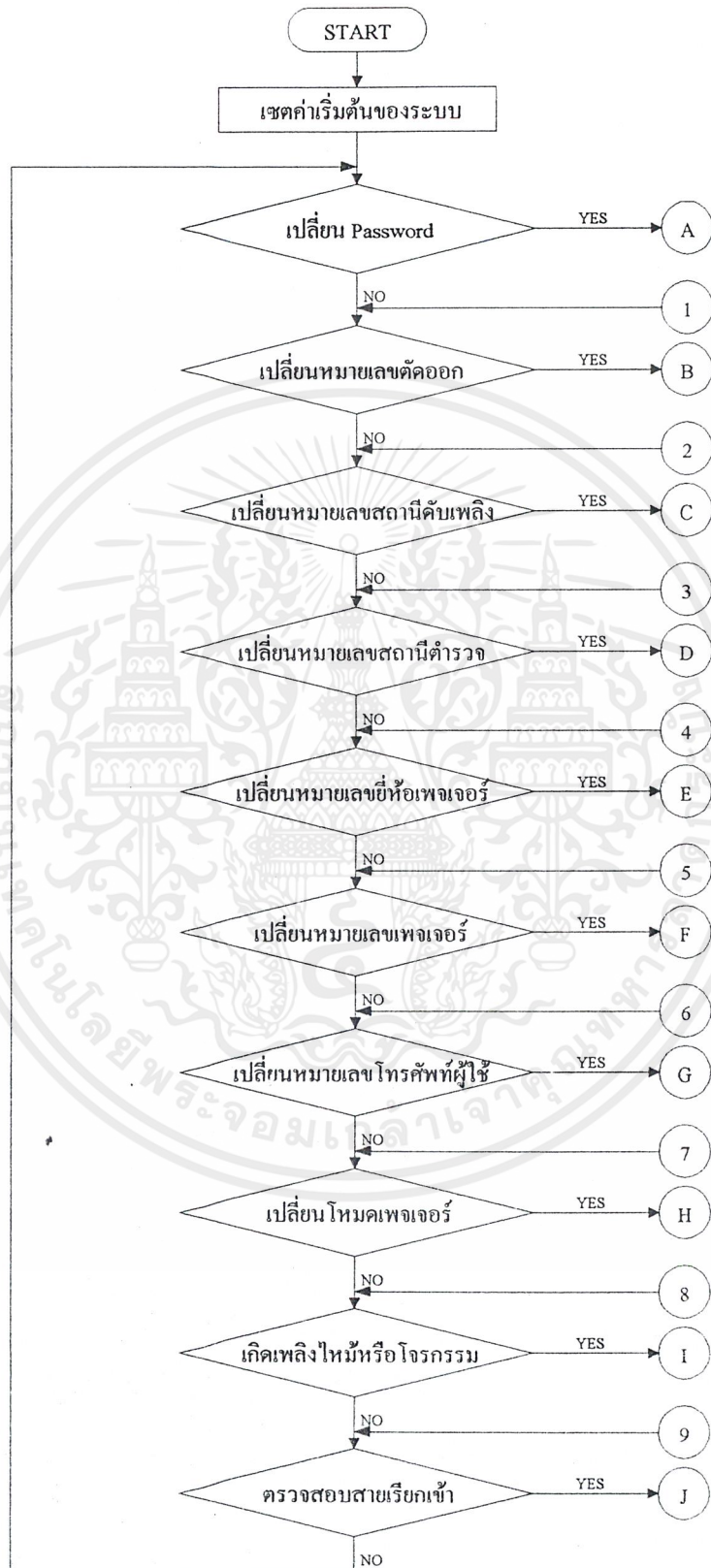
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงโครงสร้างทางฮาร์ดแวร์ (Hardware)

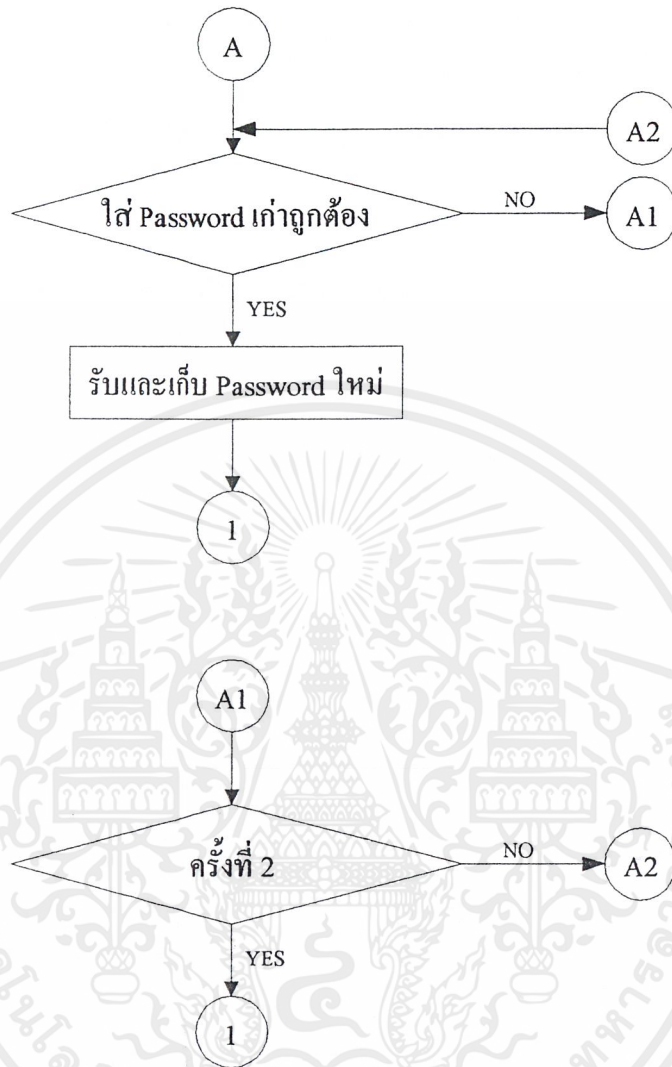
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิใช่ให้ท่านนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 โครงสร้างทางซอฟต์แวร์ (Software)



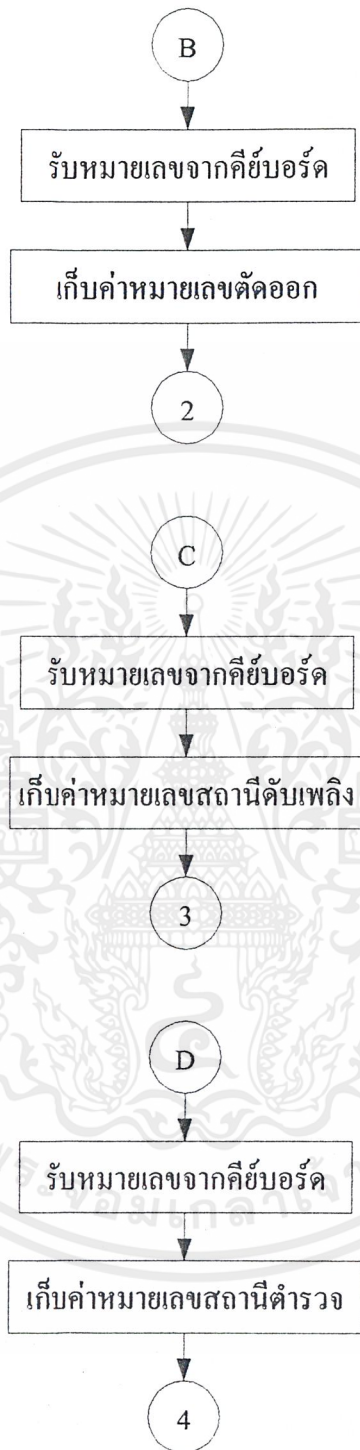
รูปที่ 3.10 โฟลว์ชาร์ตแสดงการทำงานหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



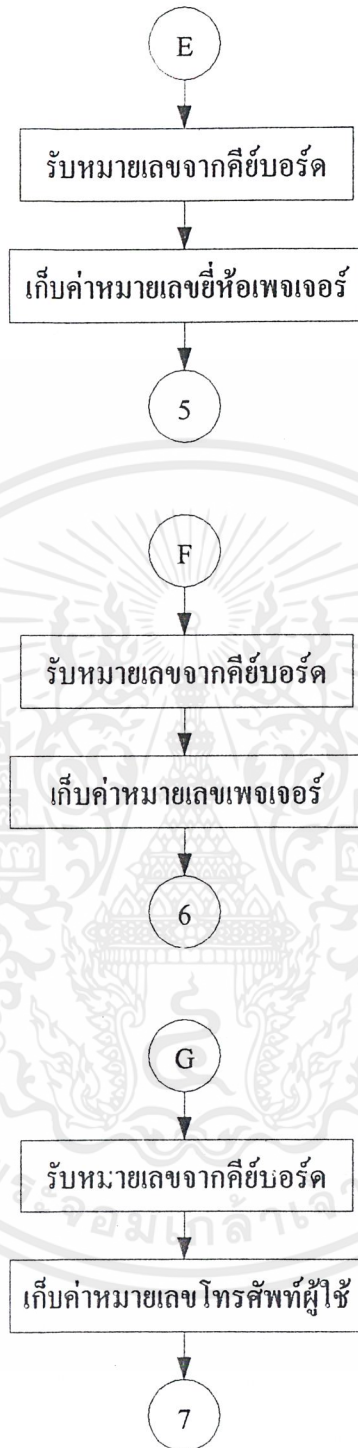
รูปที่ 3.11 โฟลว์ชาร์ตแสดงการทำงานย่อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



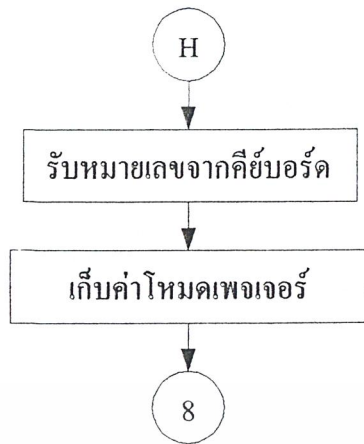
รูปที่ 3.12 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



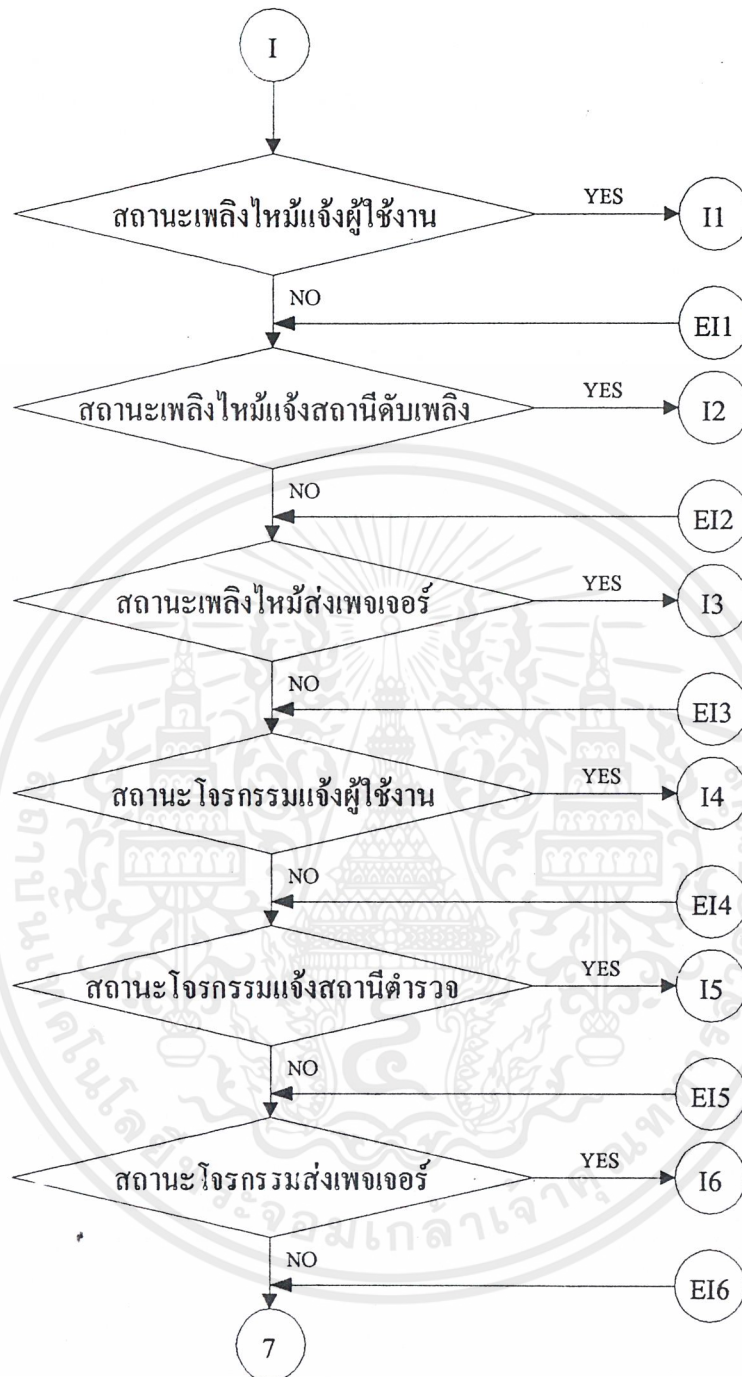
รูปที่ 3.13 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



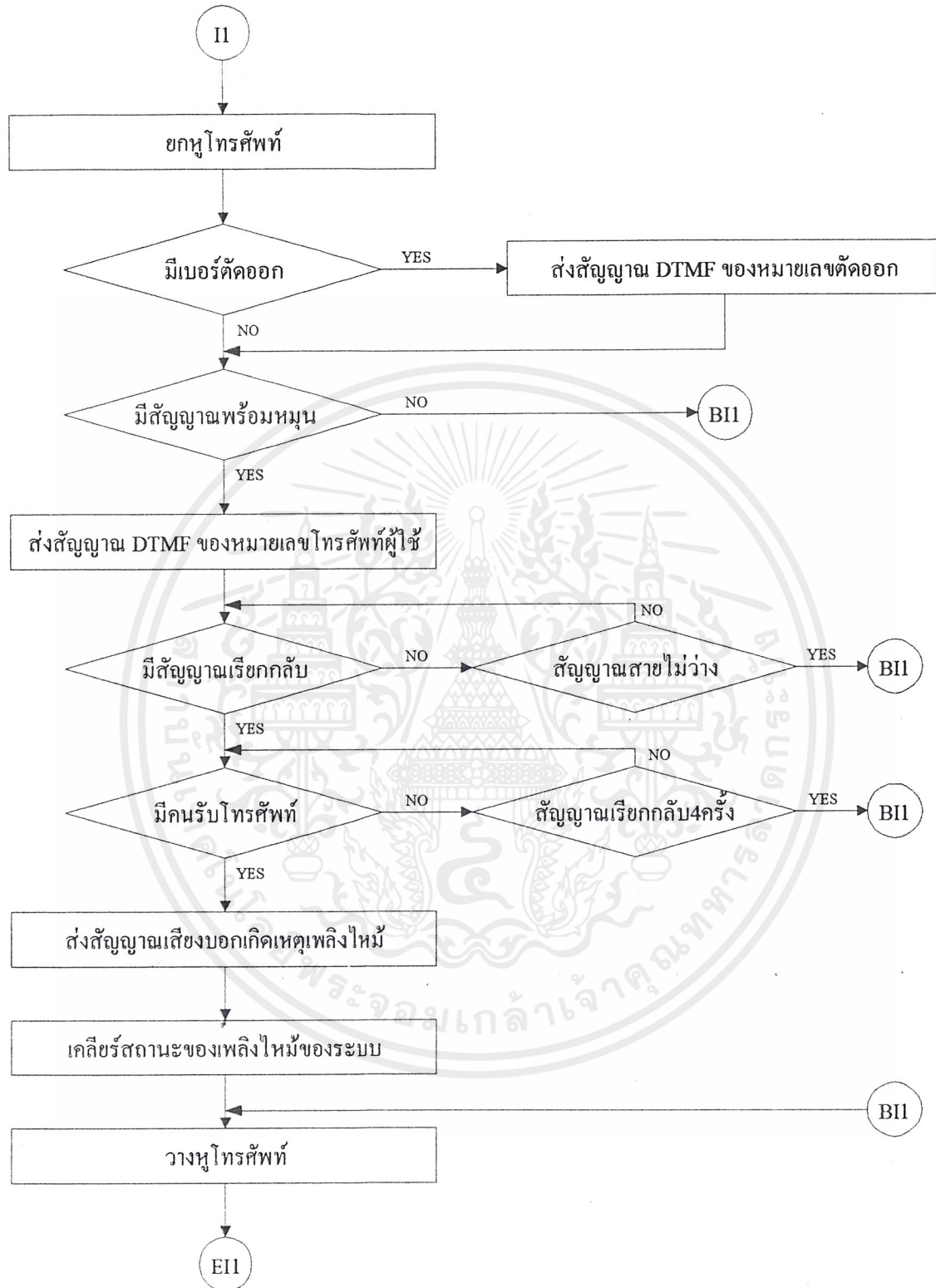
รูปที่ 3.14 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



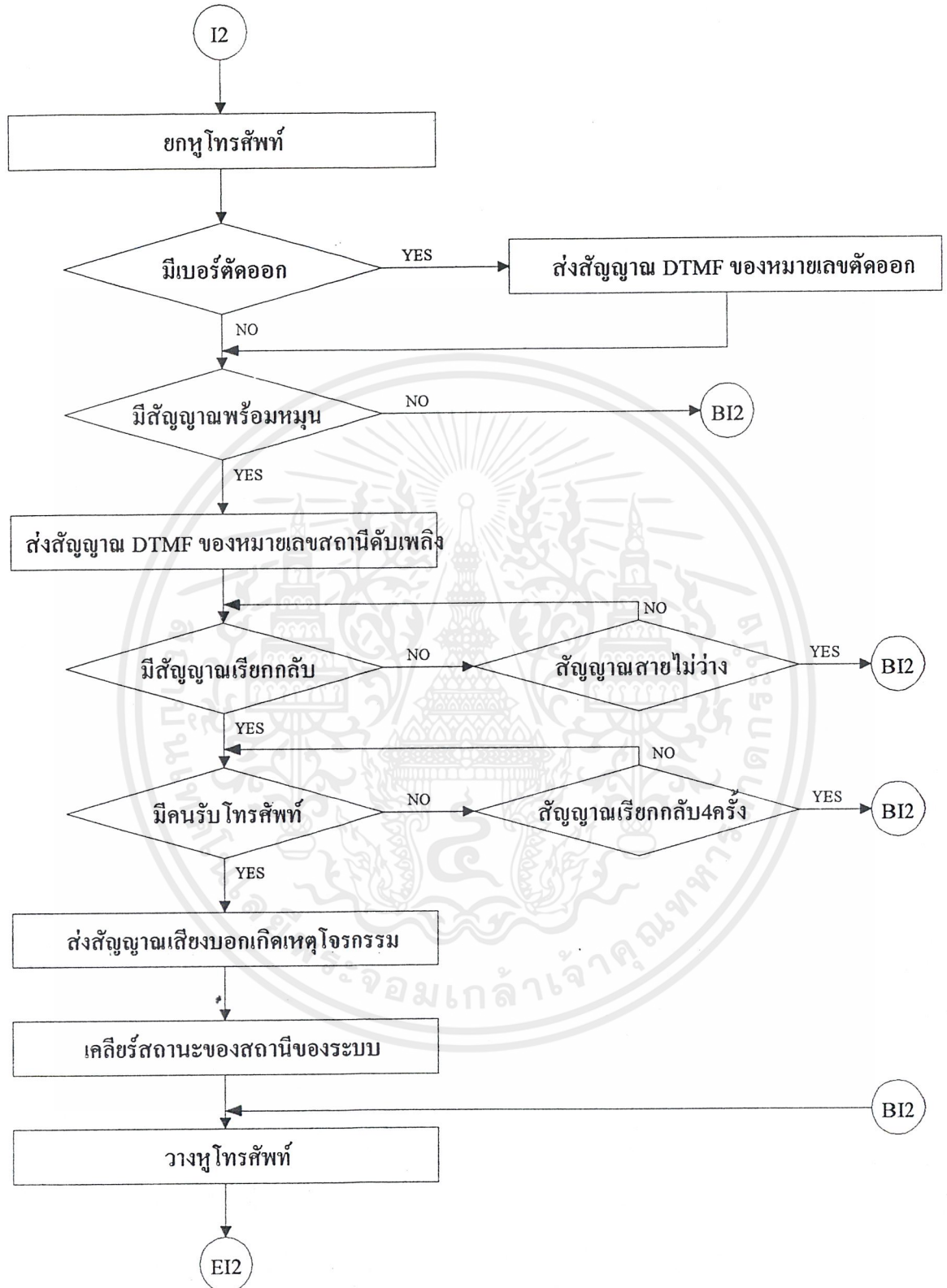
รูปที่ 3.15 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



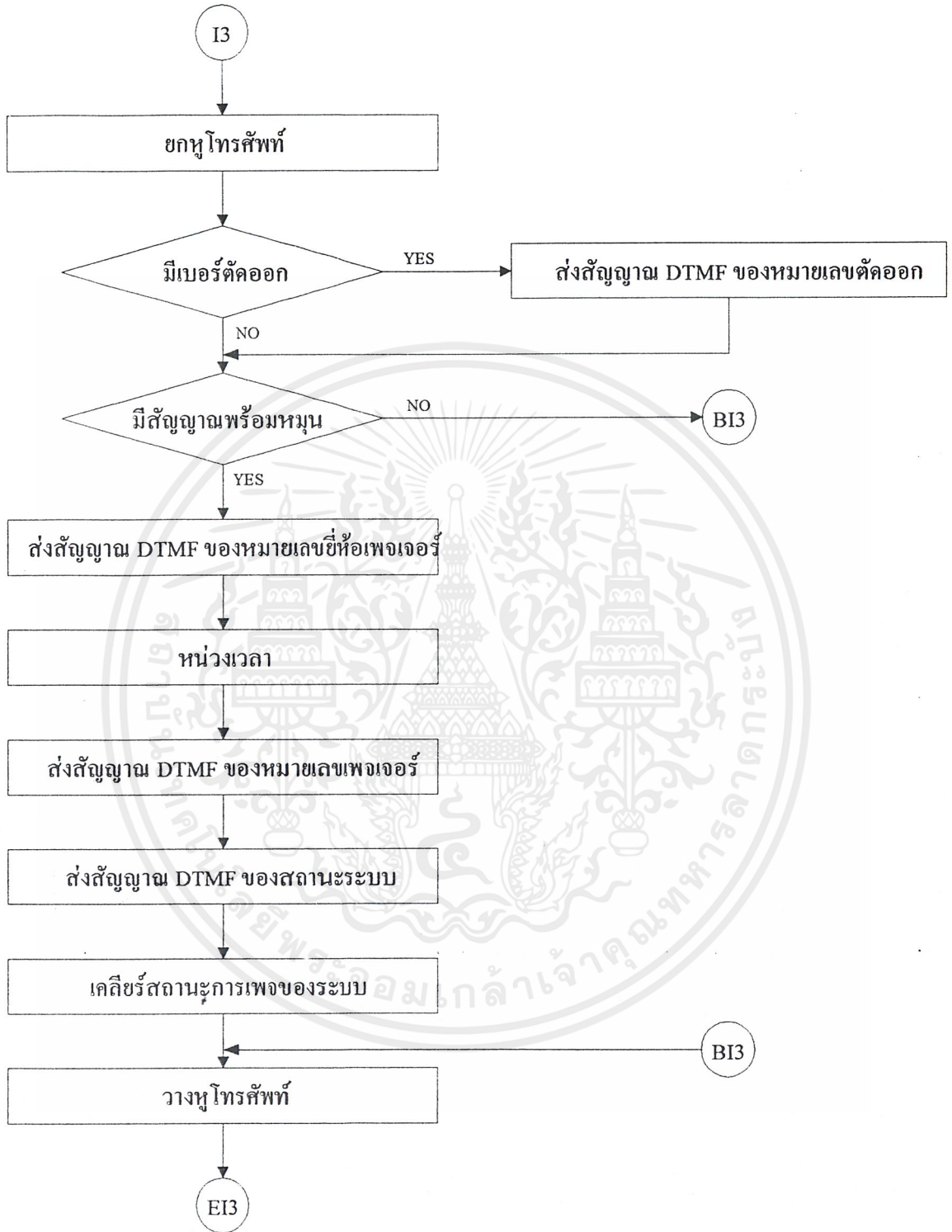
รูปที่ 3.16 โฟล์วชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



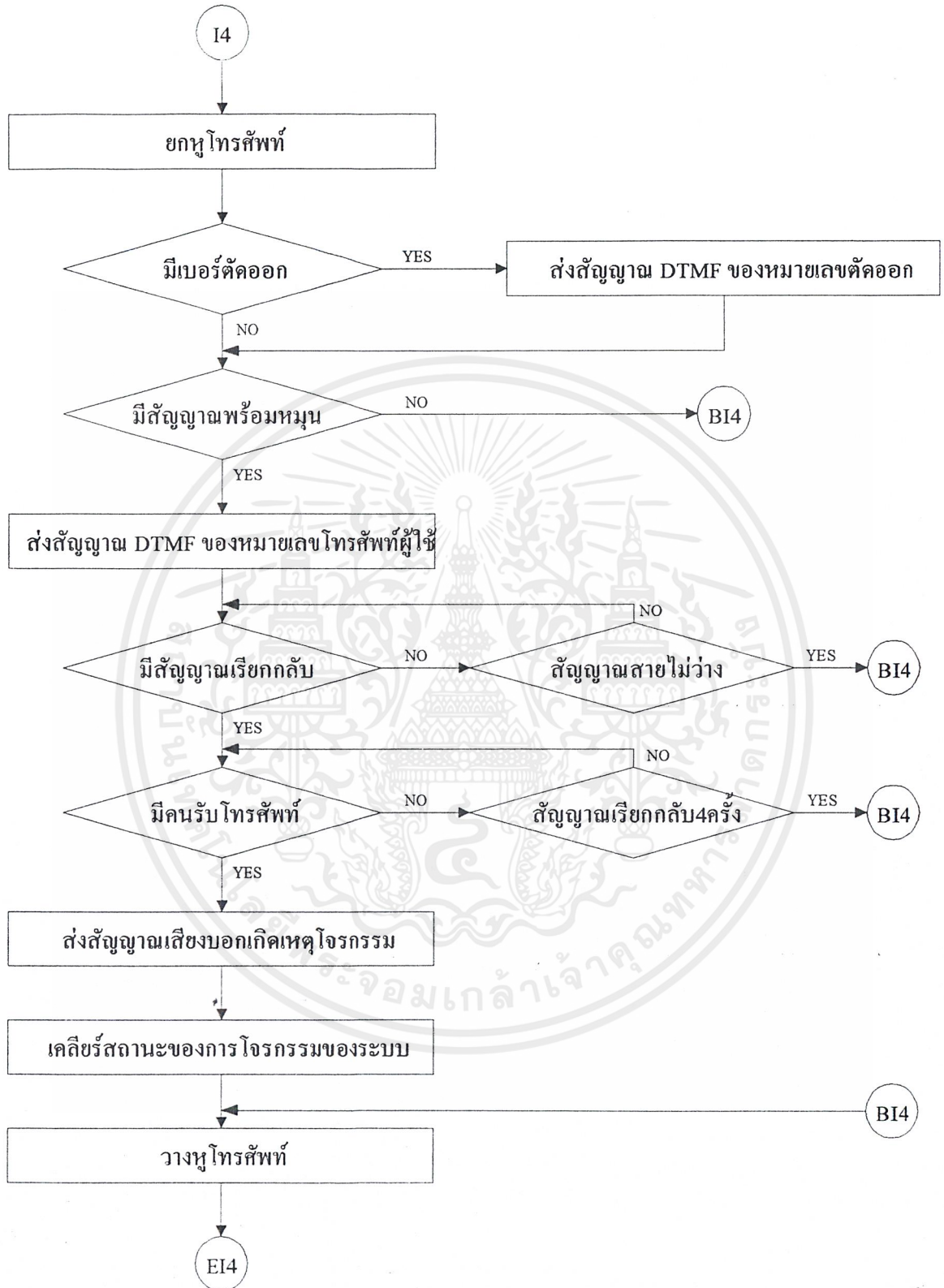
รูปที่ 3.17 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



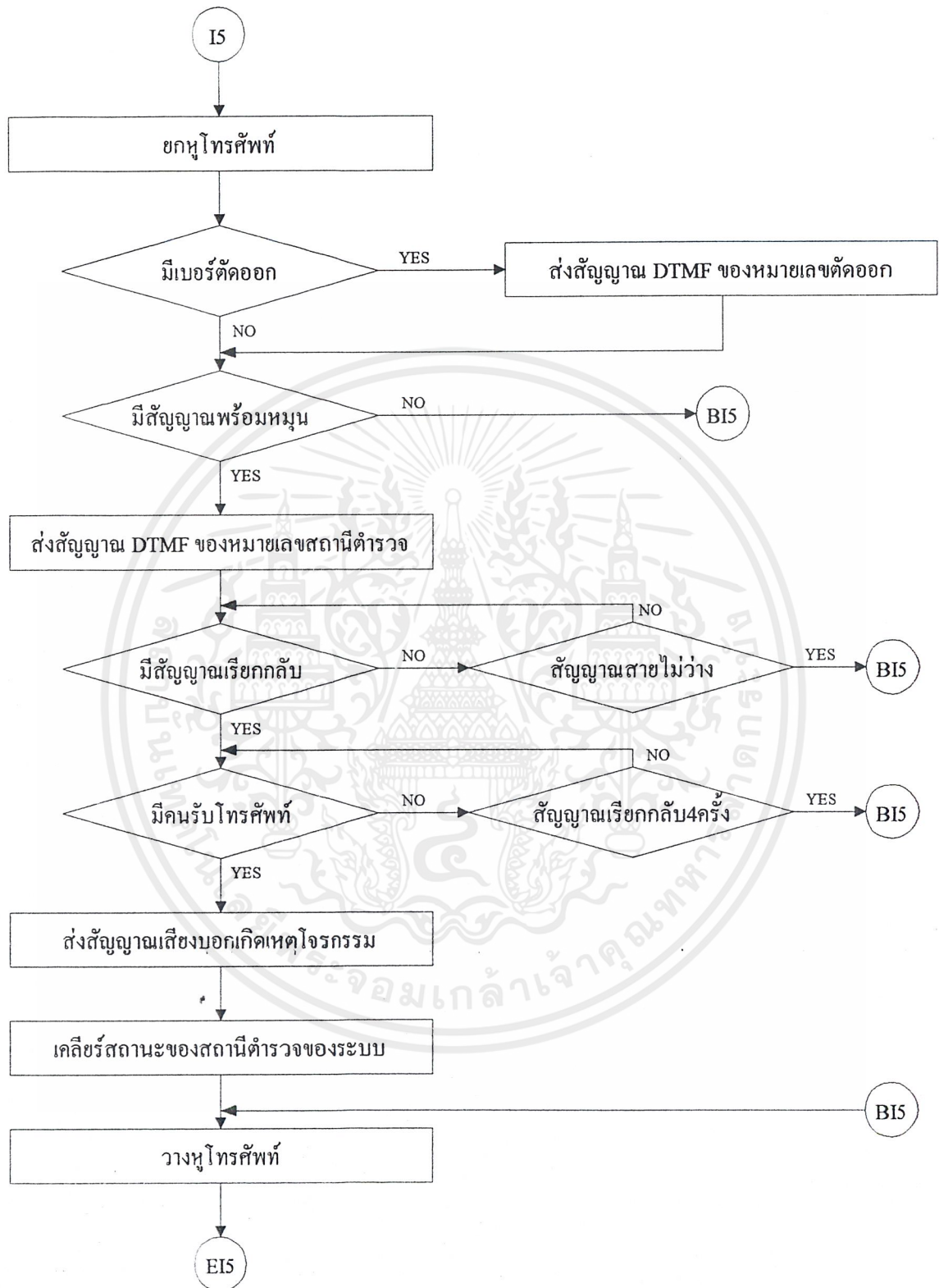
รูปที่ 3.18 ไฟล์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้.



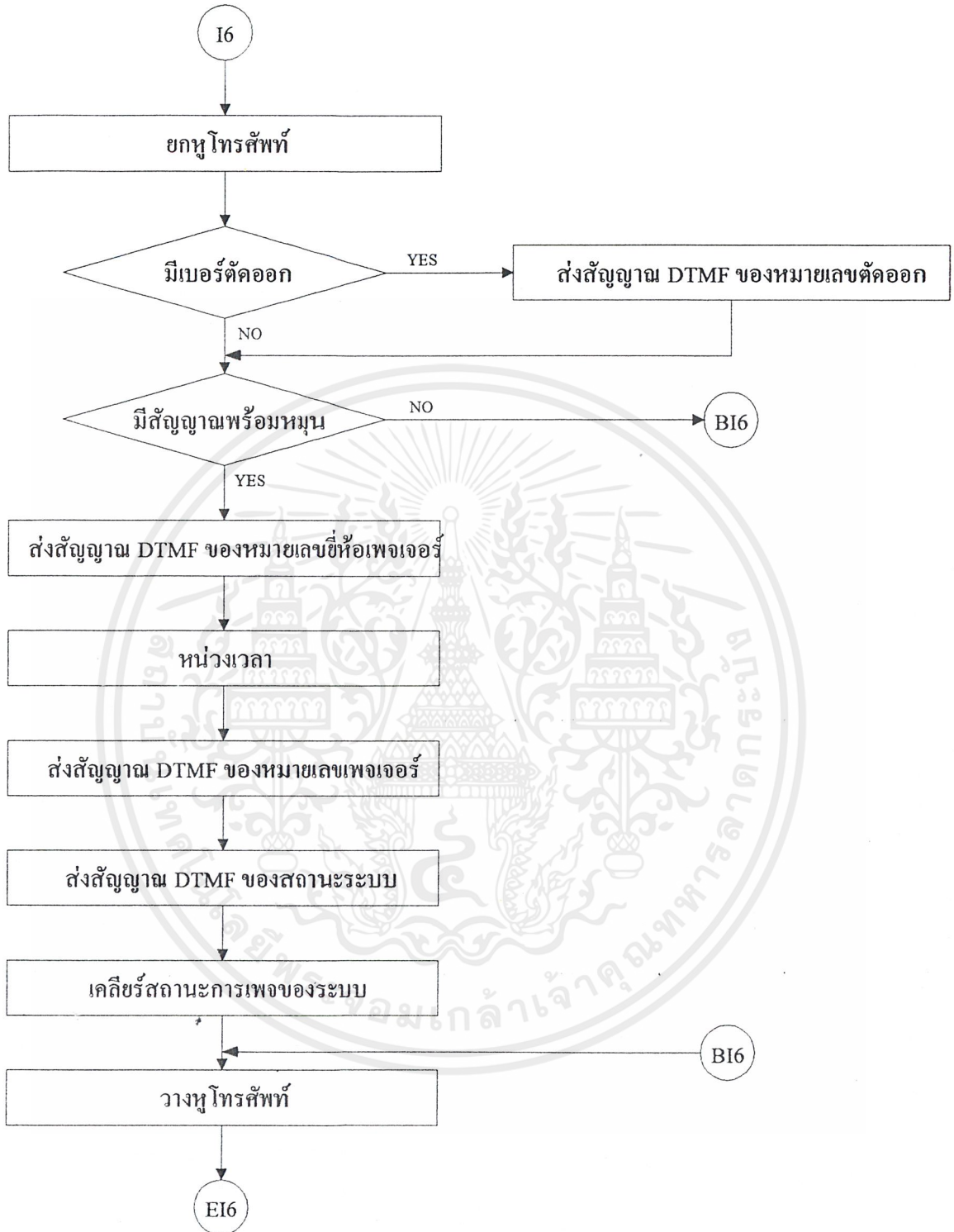
รูปที่ 3.19 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก้ารนำไปใช้



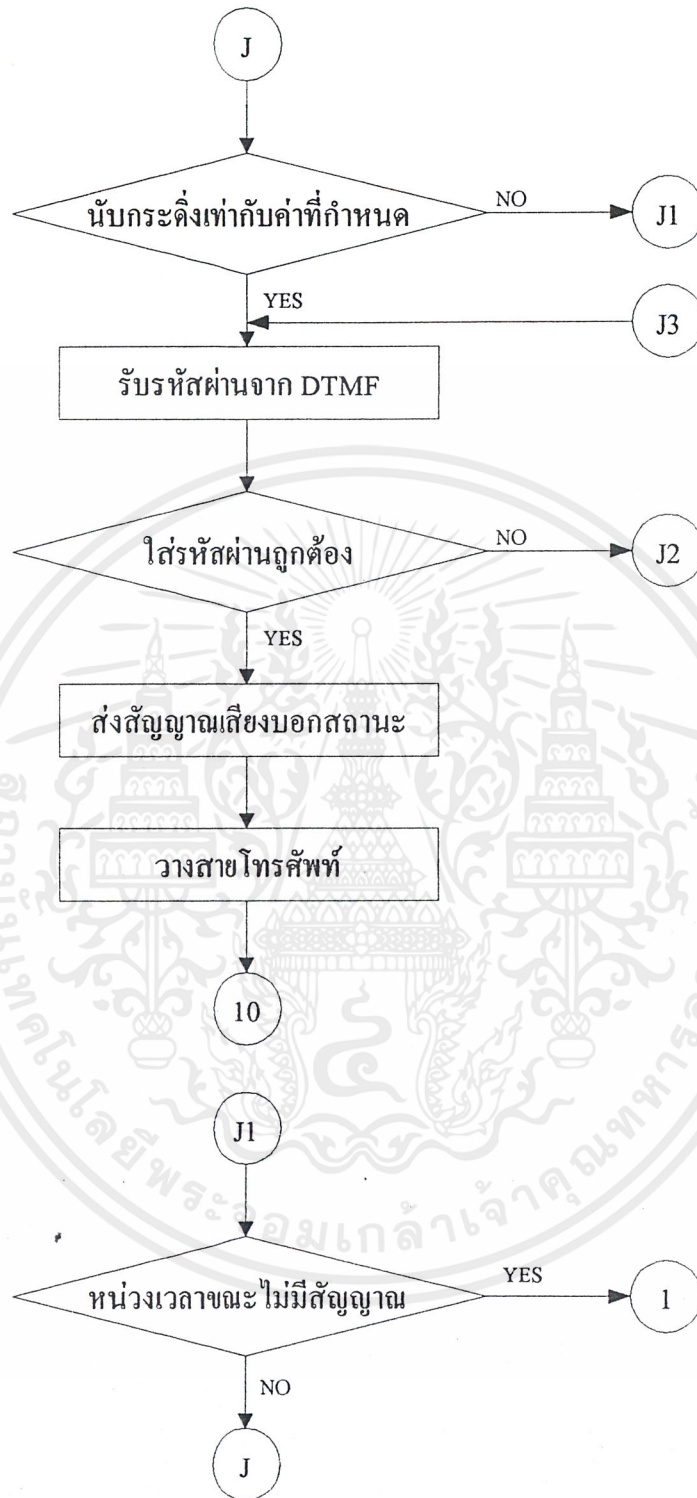
รูปที่ 3.20 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



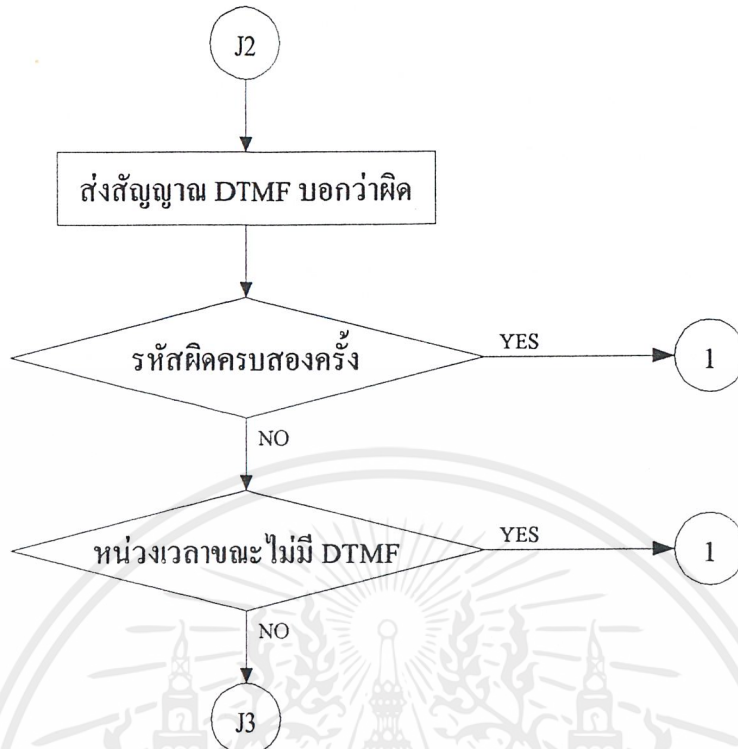
รูปที่ 3.21 โฟลว์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.22 ไฟล์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.23 ไฟล์ชาร์ตแสดงการทำงานย่อย (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มี करनाไปใช้

บทที่ 4

ผลการทดลอง

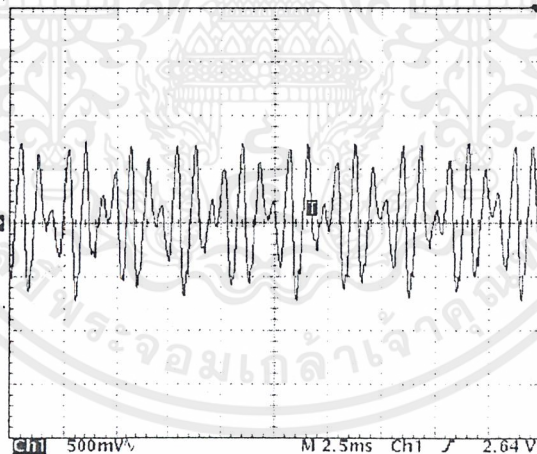
4.1 การรับสายเข้าอัตโนมัติ

เมื่อมีสายเรียกเข้ามาในระบบ ระบบจะขกหูเมื่อนับจำนวนครั้งของเสียงกระดิ่งได้ครบตามที่กำหนดไว้ หลังจากนั้นจะรอรับรหัสผ่าน เมื่อได้รับรหัสผ่านที่ถูกต้องระบบจะทำการแจ้งสถานะของสถานที่ในขณะนั้น

ถ้าหากขกหูโทรศัพท์ขึ้นมาก่อนที่ระบบนับจำนวนครั้งของเสียงกระดิ่งได้ครบ ระบบจะกลับไปยังสถานะพร้อมแล้วทำงานตามปกติ

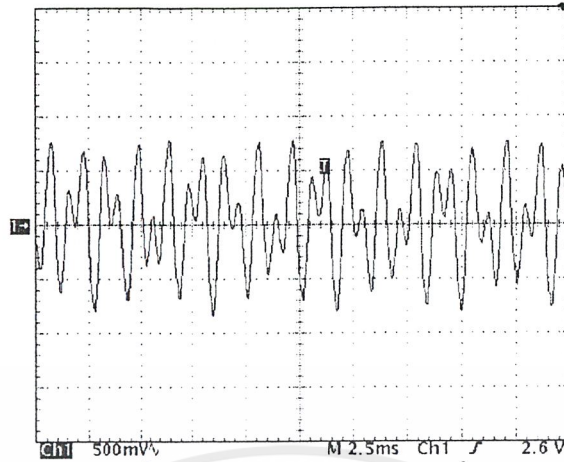
4.2 การกำเนิดสัญญาณคิตีเอ็มเอฟ

เมื่อระบบกำเนิดสัญญาณคิตีเอ็มเอฟจาก MT8880 ส่งออกไปยังสายโทรศัพท์ แล้วทำการวัดรูปคลื่นของสัญญาณที่ออกจาก MT8880 พบว่าสัญญาณที่ถูกส่งออกไปนั้นเป็นรูปคลื่นที่ประกอบด้วย 2 ความถี่ ดังผลการวัดการส่งหมายเลขตั้งแต่ 0 ถึง 9 ออกไป ในรูปที่ 4.1-4.10

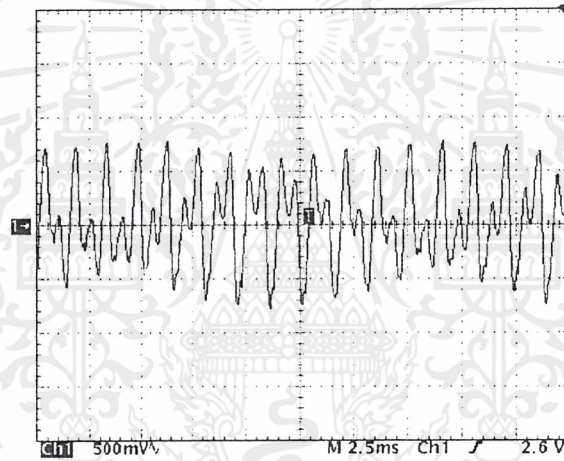


รูปที่ 4.1 แสดงรูปคลื่นของสัญญาณหมายเลข 0 ที่กำเนิดจาก MT8880

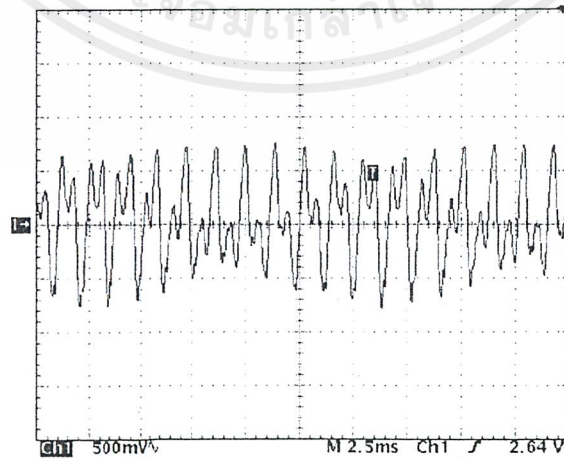
ซึ่งมีความถี่ 941 เฮิรตซ์ และ 1336 เฮิรตซ์



รูปที่ 4.2 แสดงรูปคลื่นของสัญญาณหมายเลข 1 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 697 เฮิรตซ์ และ 1209 เฮิรตซ์

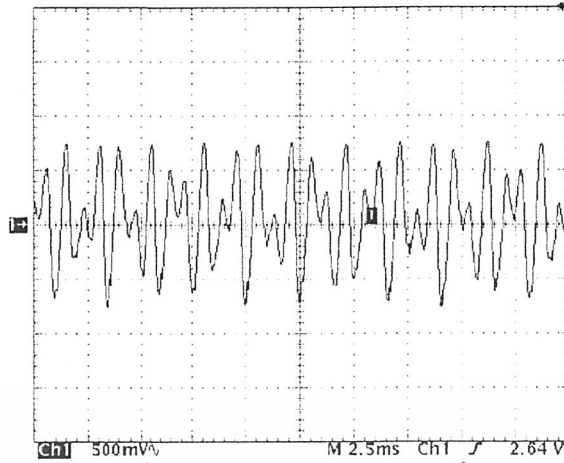


รูปที่ 4.3 แสดงรูปคลื่นของสัญญาณหมายเลข 2 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 697 เฮิรตซ์ และ 1336 เฮิรตซ์

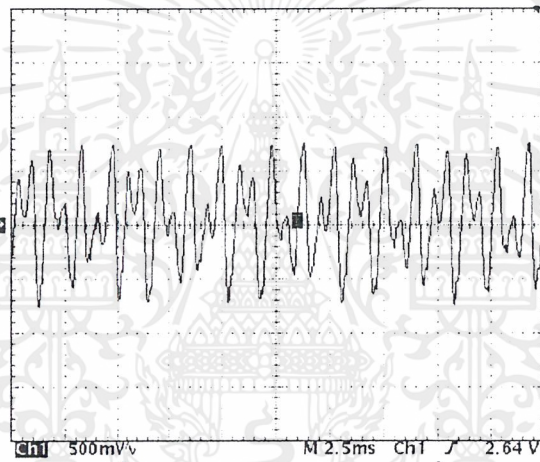


รูปที่ 4.4 แสดงรูปคลื่นของสัญญาณหมายเลข 3 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 697 เฮิรตซ์ และ 1477 เฮิรตซ์

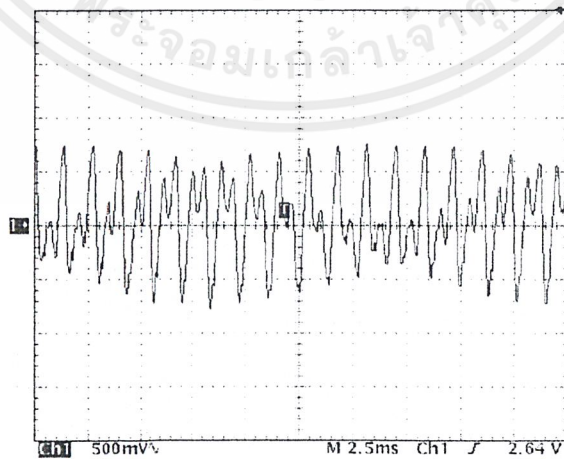
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงรูปคลื่นของสัญญาณหมายเลข 4 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 770 เฮิรตซ์ และ 1209 เฮิรตซ์

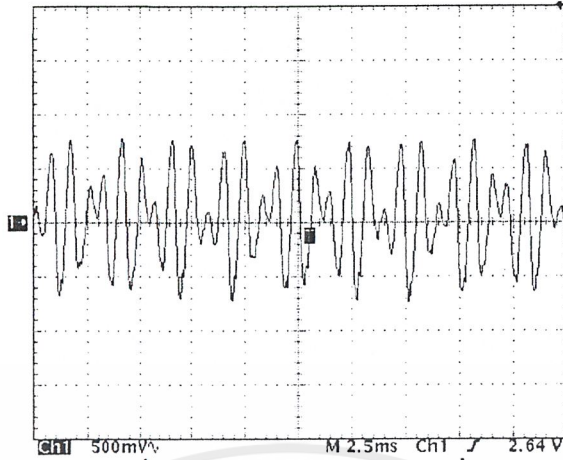


รูปที่ 4.6 แสดงรูปคลื่นของสัญญาณหมายเลข 5 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 770 เฮิรตซ์ และ 1336 เฮิรตซ์

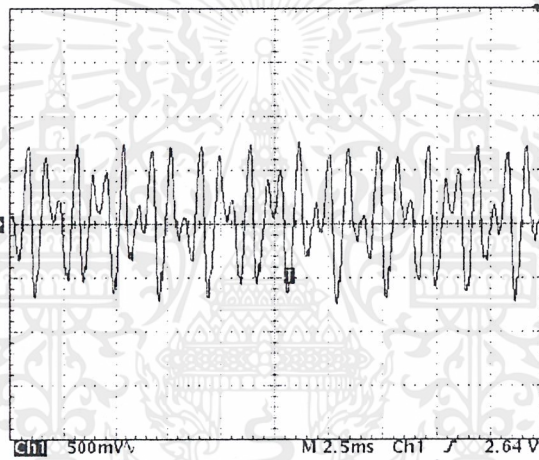


รูปที่ 4.7 แสดงรูปคลื่นของสัญญาณหมายเลข 6 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 770 เฮิรตซ์ และ 1477 เฮิรตซ์

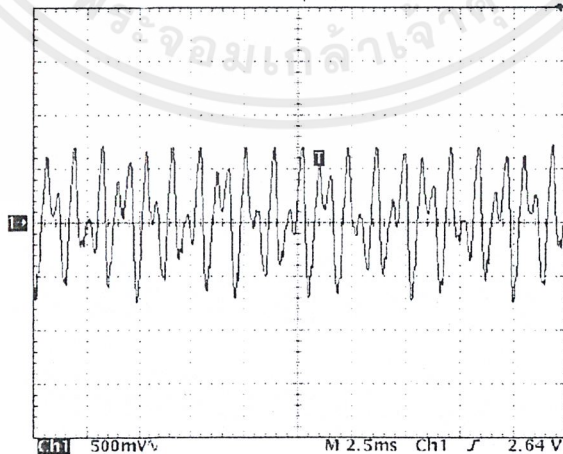
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงรูปคลื่นของสัญญาณหมายเลข 7 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 852 เฮิรตซ์ และ 1209 เฮิรตซ์



รูปที่ 4.9 แสดงรูปคลื่นของสัญญาณหมายเลข 8 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 852 เฮิรตซ์ และ 1336 เฮิรตซ์

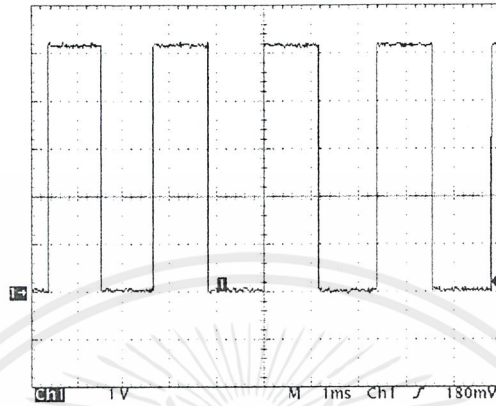


รูปที่ 4.10 แสดงรูปคลื่นของสัญญาณหมายเลข 9 ที่กำเนิดจาก MT8880
ซึ่งมีความถี่ 852 เฮิรตซ์ และ 1477 เฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การตรวจสอบชนิดของสัญญาณที่หุ้มสายส่งมาตามสาย

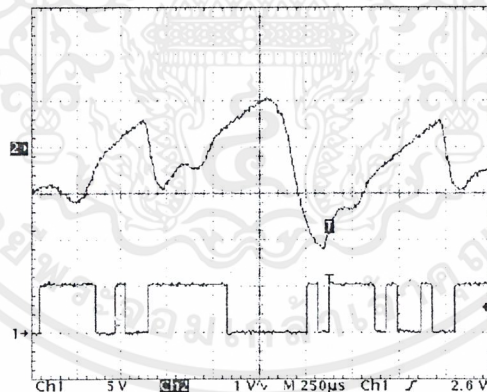
จากการทดลองวัดสัญญาณในโหมด Call Progress ของ MT8880 ในขณะที่มีสัญญาณที่หุ้มสายส่งมาตามสายนั้นจะได้สัญญาณรูปสี่เหลี่ยมที่มีขนาด $5 V_{p-p}$ ดังรูปที่ 4.11



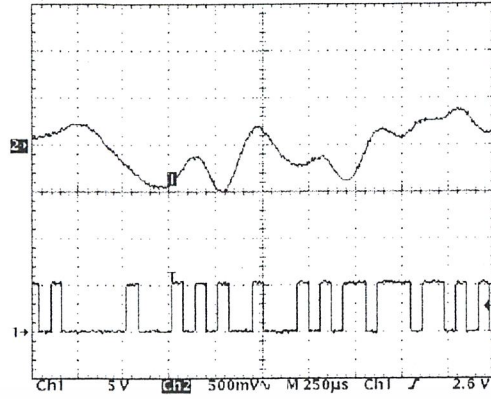
รูปที่ 4.11 สัญญาณที่นำมาประมวลผลจาก MT8880

4.4 การส่งสัญญาณเสียง

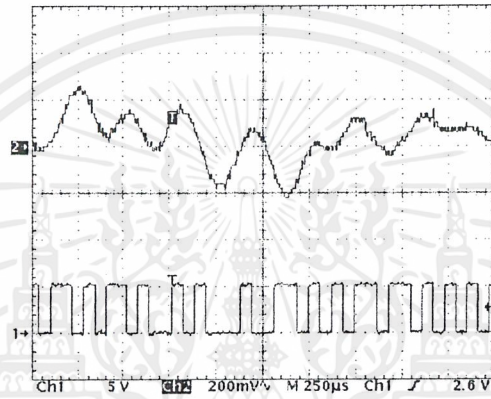
จากการทดลองเนื่องจากอัตราการสุ่มสัญญาณเสียงมีค่าน้อยมากจึงทำให้สัญญาณเสียงที่ได้มีความผิดเพี้ยน แต่สัญญาณเสียงที่ได้ก็สามารถฟังได้ข้อมูลที่ครบถ้วนและถูกต้องอยู่ในเกณฑ์ที่ยอมรับได้



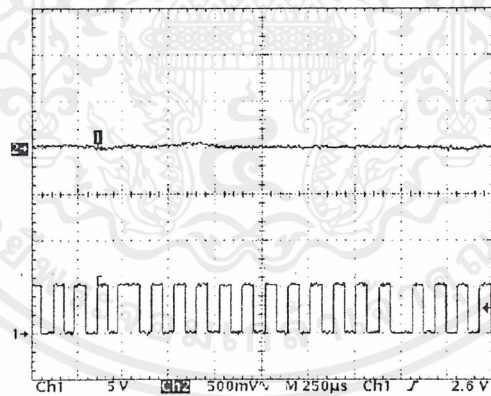
รูปที่ 4.12 สัญญาณดิจิตอลอินพุท และ สัญญาณอนาล็อกเอาต์พุท



รูปที่ 4.13 สัญญาณดิจิทัลอินพุท และ สัญญาณอนาล็อกเอาต์พุท



รูปที่ 4.14 สัญญาณดิจิทัลอินพุท และ สัญญาณอนาล็อกเอาต์พุท



รูปที่ 4.15 สัญญาณดิจิทัลอินพุท และ สัญญาณอนาล็อกเอาต์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

5.1 การรับสายเข้าอัตโนมัติ

จากผลการทดลองระบบจะยกหูเมื่อนับจำนวนครั้งของเสียงกระดิ่งครบตามที่กำหนด และสามารถตรวจสอบสถานะของระบบได้อย่างถูกต้องครบถ้วน

5.2 การโทรศัพท์ออกไปภายนอก

ระบบสามารถส่งสัญญาณดีทีเอ็มเอฟออกไปยังสายโทรศัพท์ได้อย่างถูกต้องเมื่อกดปุ่มหมายเลขโทรศัพท์

5.3 การส่งสัญญาณเสียง

ระบบสามารถส่งสัญญาณเสียงที่เก็บไว้ภายใน ROM ขนาด 32 Kbytes ได้ข้อมูลถูกต้องและครบถ้วน

5.4 การส่งเพจเจอร์

เนื่องจากการส่งเพจเจอร์นั้นแต่ละบริษัทมีการรับข้อมูลที่แตกต่างกัน จึงได้ทำการเขียนโปรแกรมเพื่อให้สามารถใช้ได้กับทุกบริษัท เนื่องจากบางบริษัทจะเข้าสู่การส่งเพจเลยโดยที่ไม่ส่งสัญญาณเรียกกลับ ดังนั้นระบบจะไม่สามารถตรวจสอบการยกหูได้จึงต้องใช้การหน่วงเวลาก่อนส่งสัญญาณ DTMF ของหมายเลขเพจเจอร์ ดังนั้นการส่งเพจเจอร์อาจล้มเหลวได้ในบางครั้งที่เครื่องรับของบริษัทเพจเจอร์นั้น ๆ สายไม่ว่าง จึงได้ทำการส่งเพจเจอร์สองครั้ง

จากการทดลองใช้งานพบว่าน้อยมากที่สามารถรับเพจเจอร์ได้เพียงแค่ครั้งเดียว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหมายรหัสเพจเจอร์ที่ใช้ในการส่งเพจเจอร์ทั้ง 8 บิต

- b7 : 1 หมายความว่า ขณะนี้เกิดการโจรกรรมขึ้นภายในบ้าน
0 หมายความว่า ขณะนี้ไม่เกิดการโจรกรรมขึ้นภายในบ้าน
- b6 : 1 หมายความว่า ขณะนี้เกิดเพลิงไหม้ขึ้นภายในบ้าน
0 หมายความว่า ขณะนี้ไม่เกิดเพลิงไหม้ขึ้นภายในบ้าน
- b5 : 1 หมายความว่า ขณะนี้เกิดการโจรกรรมขึ้นภายในบ้านกำลังทำการเพจ
0 หมายความว่า ขณะนี้ไม่เกิดการโจรกรรมขึ้นภายในบ้านทำการเพจเสร็จแล้ว
- b4 : 1 หมายความว่า ขณะนี้เกิดการโจรกรรมขึ้นภายในบ้านและยังไม่สามารถแจ้งสถานี
ตำรวจได้
0 หมายความว่า ขณะนี้ไม่เกิดการโจรกรรมขึ้นภายในบ้านและทำการโทรศัพท์แจ้ง
สถานีตำรวจเรียบร้อยแล้ว
- b3 : 1 หมายความว่า ขณะนี้เกิดการโจรกรรมขึ้นภายในบ้านและยังไม่สามารถแจ้งผู้ใช้ได้
0 หมายความว่า ขณะนี้ไม่เกิดการโจรกรรมขึ้นภายในบ้านและทำการโทรศัพท์แจ้ง
ผู้ใช้เรียบร้อยแล้ว
- b2 : 1 หมายความว่า ขณะนี้เกิดเพลิงไหม้ขึ้นภายในบ้านกำลังทำการเพจ
0 หมายความว่า ขณะนี้ไม่เกิดเพลิงไหม้ขึ้นภายในบ้านทำการเพจเสร็จแล้ว
- b1 : 1 หมายความว่า ขณะนี้เกิดเพลิงไหม้ขึ้นภายในบ้านและยังไม่สามารถแจ้งสถานี
ดับเพลิงได้
0 หมายความว่า ขณะนี้ไม่เกิดเพลิงไหม้ขึ้นภายในบ้านและทำการโทรศัพท์แจ้ง
สถานีดับเพลิงเรียบร้อยแล้ว
- b0 : 1 หมายความว่า ขณะนี้เกิดเพลิงไหม้ขึ้นภายในบ้านและยังไม่สามารถแจ้งผู้ใช้ได้
0 หมายความว่า ขณะนี้ไม่เกิดเพลิงไหม้ขึ้นภายในบ้านและทำการโทรศัพท์แจ้ง
ผู้ใช้เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISO²-CMOS

MT8880C

Integrated DTMF Transceiver

Features

ISSUE 6

March 1997

- Complete DTMF transmitter/receiver
- Central office quality
- Low power consumption
- Microprocessor port
- Adjustable guard time
- Automatic tone burst mode
- Call progress mode

| Ordering Information | |
|----------------------|--------------------|
| MT8880CE | 20 Pin Plastic DIP |
| MT8880CS | 20 Pin SOIC |
| MT8880CN | 24 Pin SSOP |
| MT8880CP | 28 Pin Plastic LCC |
| -40°C to +85°C | |

Applications

- Credit card systems
- Paging systems
- Repeater systems/mobile radio
- Interconnect dialers
- Personal computers

Description

The MT8880C is a monolithic DTMF transceiver with call progress filter. It is fabricated in Mitel's ISO²-CMOS technology, which provides low power dissipation and high reliability. The DTMF receiver is based upon the industry standard MT8870 monolithic DTMF receiver; the transmitter utilizes a switched capacitor D/A converter for low distortion, high accuracy DTMF signalling. Internal counters provide a burst mode such that tone bursts can be transmitted with precise timing. A call progress filter can be selected allowing a microprocessor to analyze call progress tones. A standard microprocessor bus is provided and is directly compatible with 6800 series microprocessors.

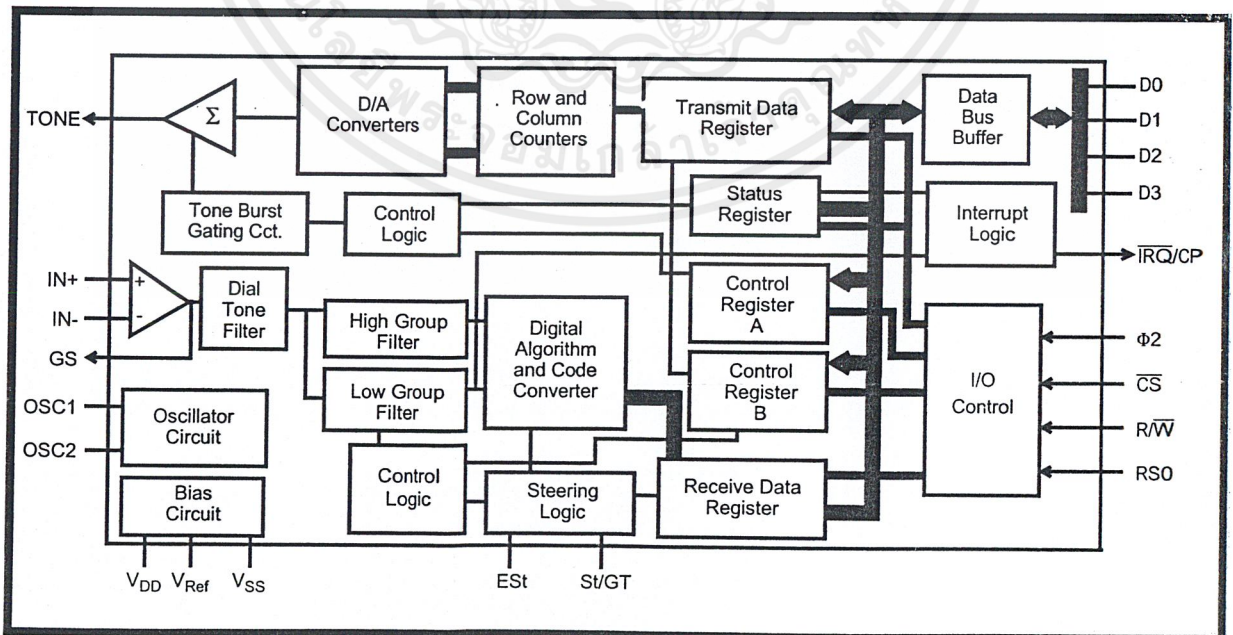


Figure 1 - Functional Block Diagram

MT8880C ISO²-CMOS

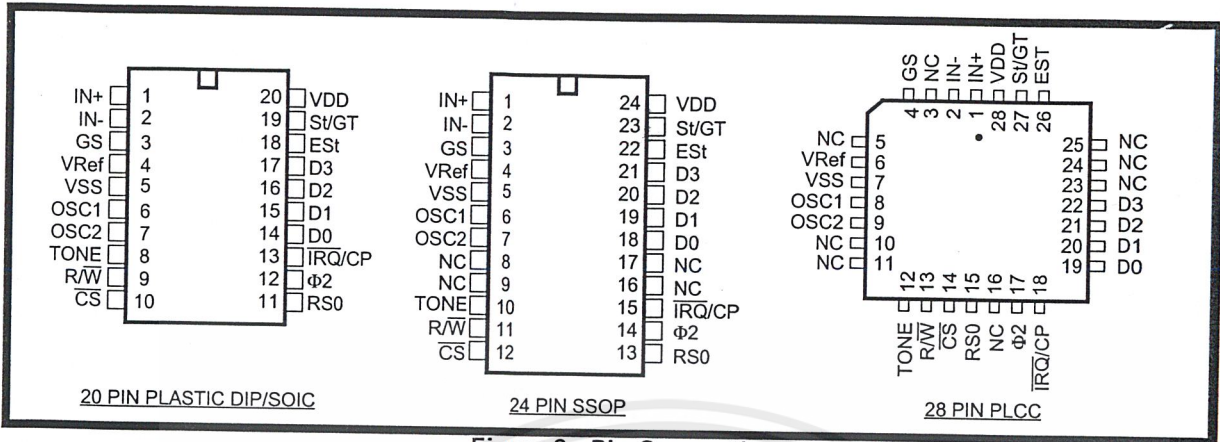


Figure 2 - Pin Connections

Pin Description

| Pin # | | | Name | Description |
|-------|-------------|------------------------|------------------|---|
| 20 | 24 | 28 | | |
| 1 | 1 | 1 | IN+ | Non-inverting op-amp input. |
| 2 | 2 | 2 | IN- | Inverting op-amp input. |
| 3 | 3 | 4 | GS | Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor. |
| 4 | 4 | 6 | V _{Ref} | Reference Voltage output, nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 13). |
| 5 | 5 | 7 | V _{SS} | Ground input (0V). |
| 6 | 6 | 8 | OSC1 | DTMF clock/oscillator input. |
| 7 | 7 | 9 | OSC2 | Clock output. A 3.579545 MHz crystal connected between OSC1 and OSC2 completes the internal oscillator circuit. Leave open circuit when OSC1 is clock input. |
| 8 | 10 | 12 | TONE | Tone output (DTMF or single tone). |
| 9 | 11 | 13 | R/W | Read/Write input. Controls the direction of data transfer to and from the MPU and the transceiver registers. TTL compatible. |
| 10 | 12 | 14 | CS | Chip Select , TTL input (CS=0 to select the chip). |
| 11 | 13 | 15 | RS0 | Register Select input. See register decode table. TTL compatible. |
| 12 | 14 | 17 | φ2 | System Clock input. TTL compatible. N.B. φ2 clock input need not be active when the device is not being accessed. |
| 13 | 15 | 18 | IRQ/CP | Interrupt Request to MPU (open drain output). Also, when call progress (CP) mode has been selected and interrupt enabled the IRQ/CP pin will output a rectangular wave signal representative of the input signal applied at the input op-amp. The input signal must be within the bandwidth limits of the call progress filter. See Figure 8. |
| 14-17 | 18-21 | 19-22 | D0-D3 | Microprocessor Data Bus (TTL compatible). High impedance when CS = 1 or φ2 is low. |
| 18 | 22 | 26 | Est | Early Steering output. Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause Est to return to a logic low. |
| 19 | 23 | 27 | S/VT | Steering Input/Guard Time output (bidirectional). A voltage greater than V _{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of Est and the voltage on St. |
| 20 | 24 | 28 | V _{DD} | Positive power supply input (+5V typical). |
| | 8,9, 16, 17 | 3,5, 10, 11, 16, 23-25 | NC | No Connection. |

Functional Description

The MT8880C Integrated DTMF Transceiver architecture consists of a high performance DTMF receiver with internal gain setting amplifier and a DTMF generator which employs a burst counter such that precise tone bursts and pauses can be synthesized. A call progress mode can be selected such that frequencies within the specified passband can be detected. A standard microprocessor interface allows access to an internal status register, two control registers and two data registers.

Input Configuration

The input arrangement of the MT8880C provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at $V_{DD}/2$. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 3.

Figure 4 shows the necessary connections for a differential input configuration.

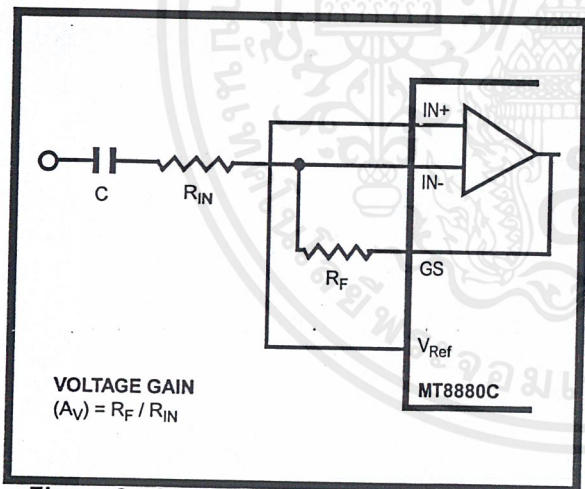


Figure 3 - Single-Ended Input Configuration

Receiver Section

Separation of the low and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies (see Fig. 7). These filters also incorporate notches at 350 Hz and 440 Hz for exceptional dial tone rejection. Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators

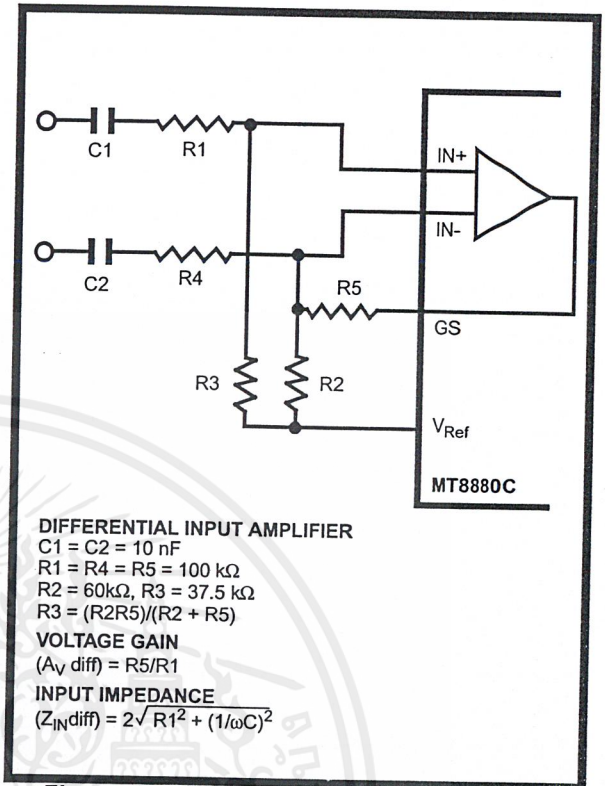


Figure 4 - Differential Input Configuration

which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (Est) output will go to an active state. Any subsequent loss of signal condition will cause Est to assume an inactive state.

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ESt. A logic high on ESt causes v_c (see Figure 5) to rise as the capacitor discharges. Provided that the signal condition is maintained (ESt remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TSt}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Figure 7) into the Receive Data Register. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive high as long as ESt remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag goes high, signalling that a received tone pair has been registered. The status of the delayed steering flag can be monitored by checking the appropriate bit in the status register. If Interrupt mode has been selected, the \overline{IRQ}/CP pin will pull low when the delayed steering flag is active.

The contents of the output latch are updated on an active delayed steering transition. This data is presented to the four bit bidirectional data bus when the Receive Data Register is read. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (drop out) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

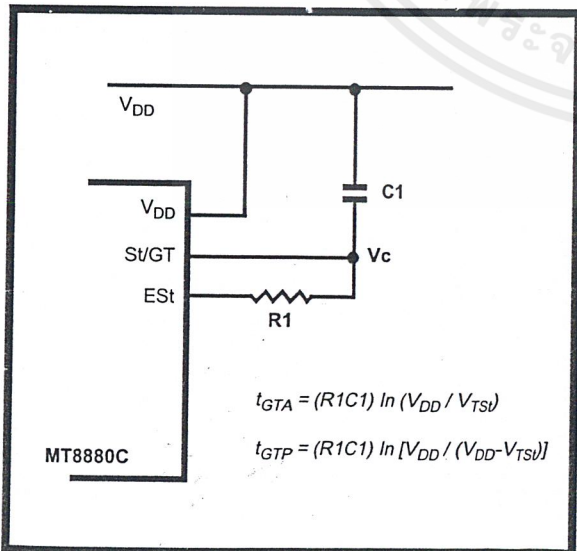


Figure 5 - Basic Steering Circuit

Guard Time Adjustment

The simple steering circuit shown in Figure 5 is adequate for most applications. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see AC Electrical Characteristics) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C1 of 0.1 μF is recommended for most applications, leaving R1 to be selected by the designer. Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity.

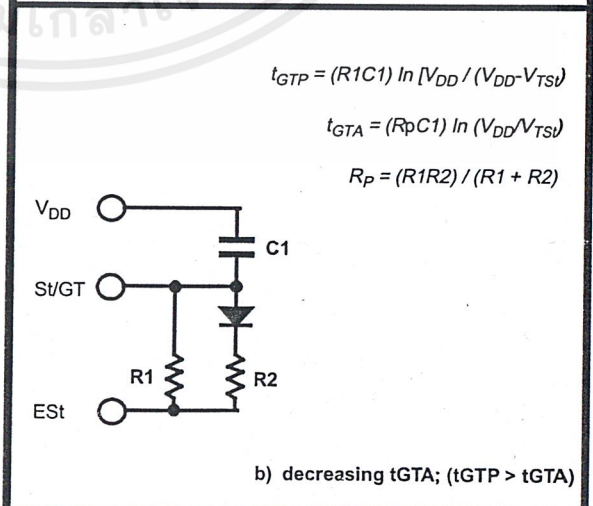
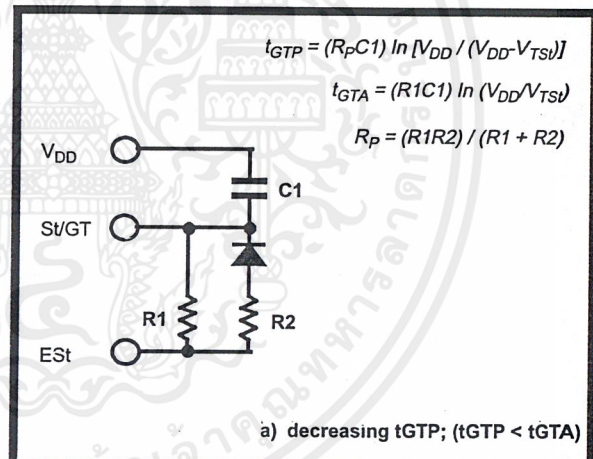


Figure 6 - Guard Time Adjustment

Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain a valid signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 6. The receiver timing is shown in Figure 9 with a description of the events in Figure 11.

Call Progress Filter

A call progress mode, using the MT8880C, can be selected allowing the detection of various tones which identify the progress of a telephone call on the network. The call progress tone input and DTMF input are common, however, call progress tones can only be detected when CP mode has been selected. DTMF signals cannot be detected if CP mode has been selected (see Table 5). Figure 8 indicates the useful detect bandwidth of the call progress filter. Frequencies presented to the input, which are within the 'accept' bandwidth limits of the filter, are hard-limited by a high gain comparator with the \overline{IRQ}/CP pin serving as the output. The squarewave output obtained from the schmitt trigger can be analyzed by a microprocessor or counter arrangement to determine the nature of the call progress tone being detected. Frequencies which are in the 'reject' area will not be detected and consequently the \overline{IRQ}/CP pin will remain low.

DTMF Generator

The DTMF transmitter employed in the MT8880C is capable of generating all sixteen standard DTMF tone pairs with low distortion and high accuracy. All frequencies are derived from an external 3.579545 MHz crystal. The sinusoidal waveforms for the individual tones are digitally synthesized using row and column programmable dividers and switched capacitor D/A converters. The row and column tones are mixed and filtered providing a DTMF signal with low total harmonic distortion and high accuracy. To specify a DTMF signal, data conforming to the encoding format shown in Figure 7 must be written to the transmit Data Register. Note that this is the same as the receiver output code. The individual tones which are generated (f_{LOW} and f_{HIGH}) are referred to as Low Group and High Group tones. As seen from the table, the low group frequencies are 697, 770, 852 and 941 Hz. The high group frequencies are 1209, 1336, 1477 and 1633 Hz. Typically, the high group to low group amplitude ratio (pre-emphasis) is 2dB to compensate for high group attenuation on long loops.

| F_{LOW} | F_{HIGH} | DIGIT | D_3 | D_2 | D_1 | D_0 |
|-----------|------------|-------|-------|-------|-------|-------|
| 697 | 1209 | 1 | 0 | 0 | 0 | 1 |
| 697 | 1336 | 2 | 0 | 0 | 1 | 0 |
| 697 | 1477 | 3 | 0 | 0 | 1 | 1 |
| 770 | 1209 | 4 | 0 | 1 | 0 | 0 |
| 770 | 1336 | 5 | 0 | 1 | 0 | 1 |
| 770 | 1477 | 6 | 0 | 1 | 1 | 0 |
| 852 | 1209 | 7 | 0 | 1 | 1 | 1 |
| 852 | 1336 | 8 | 1 | 0 | 0 | 0 |
| 852 | 1477 | 9 | 1 | 0 | 0 | 1 |
| 941 | 1336 | 0 | 1 | 0 | 1 | 0 |
| 941 | 1209 | * | 1 | 0 | 1 | 1 |
| 941 | 1477 | # | 1 | 1 | 0 | 0 |
| 697 | 1633 | A | 1 | 1 | 0 | 1 |
| 770 | 1633 | B | 1 | 1 | 1 | 0 |
| 852 | 1633 | C | 1 | 1 | 1 | 1 |
| 941 | 1633 | D | 0 | 0 | 0 | 0 |

0= LOGIC LOW, 1= LOGIC HIGH

Figure 7 - Functional Encode/Decode Table

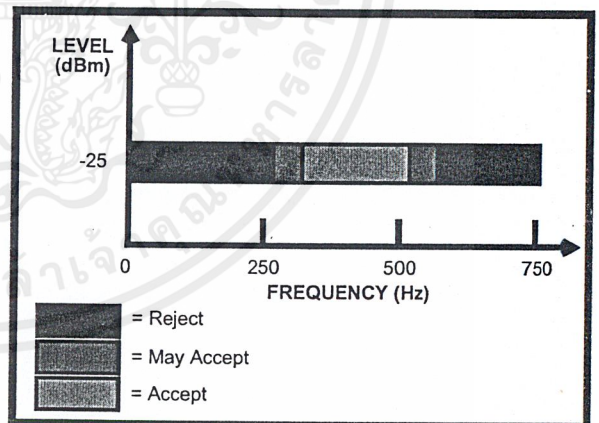


Figure 8 - Call Progress Response

The period of each tone consists of 32 equal time segments. The period of a tone is controlled by varying the length of these time segments. During write operations to the Transmit Data Register the 4 bit data on the bus is latched and converted to 2 of 8 coding for use by the programmable divider circuitry. This code is used to specify a time segment length which will ultimately determine the frequency of the tone. When the divider reaches the appropriate count, as determined by the input code, a reset pulse is issued and the counter starts again. The number

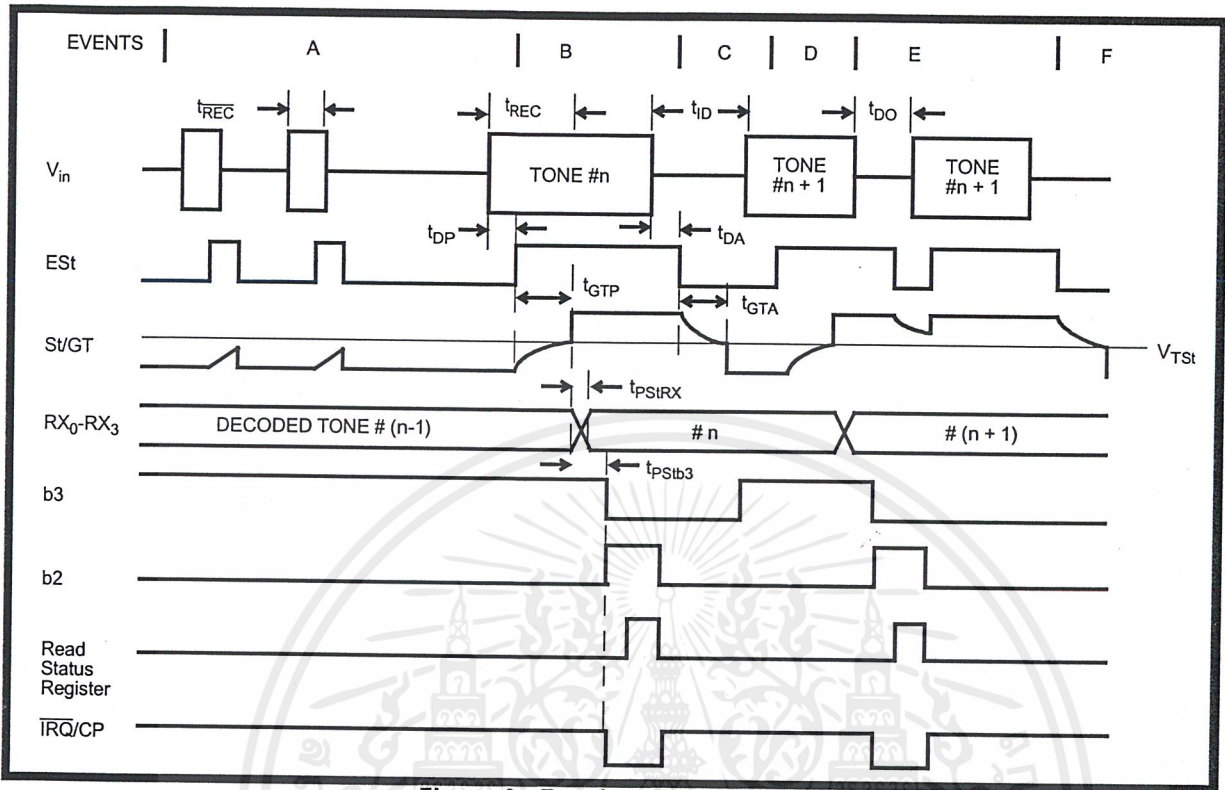


Figure 9 - Receiver Timing Diagram

of time segments is fixed at 32, however, by varying the segment length as described above the tone output signal frequency will be varied. The divider output clocks another counter which addresses the sinewave lookup ROM.

The lookup table contains codes which are used by the switched capacitor D/A converter to obtain discrete and highly accurate DC voltage levels. Two identical circuits are employed to produce row and

column tones which are then mixed using a low noise summing amplifier. The oscillator described needs no "start-up" time as in other DTMF generators since the crystal oscillator is running continuously thus providing a high degree of tone burst accuracy. A bandwidth limiting filter is incorporated and serves to attenuate distortion products above 8 kHz. It can be seen from Figure 10 that the distortion products are very low in amplitude.

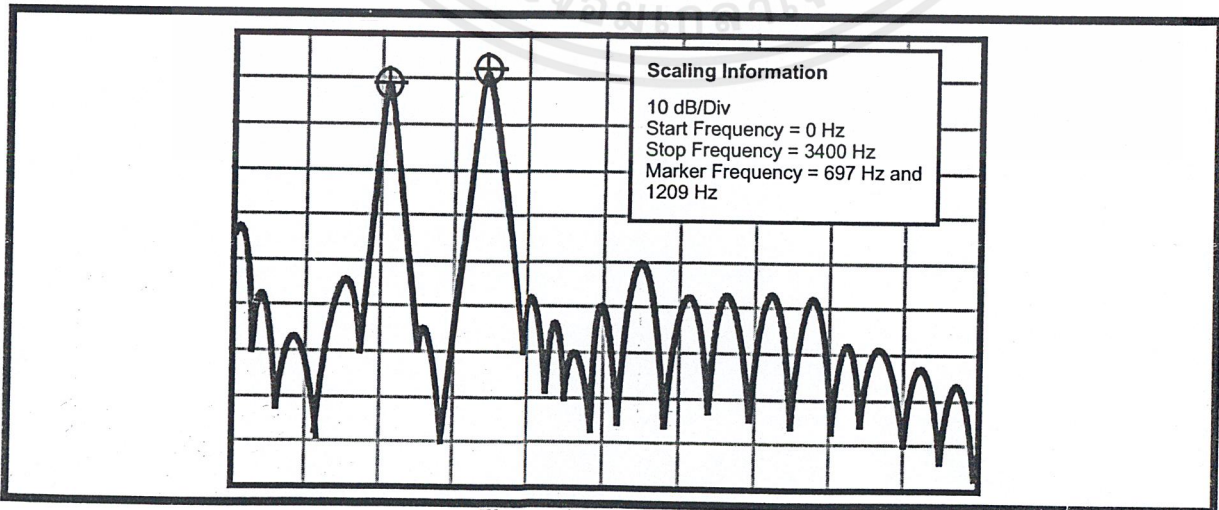


Figure 10 - Spectrum Plot

Burst Mode

In certain telephony applications it is required that DTMF signals being generated are of a specific duration determined either by the particular application or by any one of the exchange transmitter specifications currently existing. Standard DTMF signal timing can be accomplished by making use of the Burst Mode. The transmitter is capable of issuing symmetric bursts/pauses of predetermined duration. This burst/pause duration is $51 \text{ ms} \pm 1 \text{ ms}$ which is a standard interval for autodialer and central office applications. After the burst/pause has been issued, the appropriate bit is set in the Status Register indicating that the transmitter is ready for more data. The timing described above is available when DTMF mode has been selected. However, when CP mode (Call Progress mode) is selected, a second burst/pause time of $102 \text{ ms} \pm 2 \text{ ms}$ is available. This extended interval is useful when precise tone bursts of longer than 51 ms duration and 51 ms pause are desired. Note that when CP mode and Burst mode have been selected, DTMF tones may be transmitted only and *not* received.

In applications where a non-standard burst/pause duration is required, burst mode must be disabled

and the transmitter gated on and off by an external hardware or software timer.

Single Tone Generation

A single tone mode is available whereby individual tones from the low group or high group can be generated. This mode can be used for DTMF test equipment applications, acknowledgment tone generation and distortion measurements. Refer to Control Register B description for details.

Distortion Calculations

The MT8880C is capable of producing precise tone bursts with minimal error in frequency (see Table 1). The internal summing amplifier is followed by a first-order lowpass switched capacitor filter to minimize harmonic components and intermodulation products. The total harmonic distortion for a *single tone* can be calculated using Equation 1, which is the ratio of the total power of all the extraneous frequencies to the power of the fundamental frequency expressed as a percentage. The Fourier components of the tone output correspond to $V_{2f} \dots V_{nf}$ as measured on the output waveform. The total harmonic distortion for a *dual tone* can be calculated

EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, RX DATA REGISTER NOT UPDATED.
- B) TONE #*n* DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN RX DATA REGISTER.
- C) END OF TONE #*n* DETECTED, TONE ABSENT DURATION VALID, INFORMATION IN RX DATA REGISTER RETAINED UNTIL NEXT VALID TONE PAIR.
- D) TONE #*n*+1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN RX DATA REGISTER.
- E) ACCEPTABLE DROPOUT OF TONE #*n*+1, TONE ABSENT DURATION INVALID, DATA REMAINS UNCHANGED.
- F) END OF TONE #*n*+1 DETECTED, TONE ABSENT DURATION VALID, INFORMATION IN RX DATA REGISTER RETAINED UNTIL NEXT VALID TONE PAIR.

EXPLANATION OF SYMBOLS

- V_{in} DTMF COMPOSITE INPUT SIGNAL.
- Est EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- S/VT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- RX₀-RX₃ 4-BIT DECODED DATA IN RECEIVE DATA REGISTER
- b3 DELAYED STEERING. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL. ACTIVE LOW FOR THE DURATION OF A VALID DTMF SIGNAL.
- b2 INDICATES THAT VALID DATA IS IN THE RECEIVE DATA REGISTER. THE BIT IS CLEARED AFTER THE STATUS REGISTER IS READ.
- $\overline{\text{IRQ/CP}}$ INTERRUPT IS ACTIVE INDICATING THAT NEW DATA IS IN THE RX DATA REGISTER. THE INTERRUPT IS CLEARED AFTER THE STATUS REGISTER IS READ.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID.
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION.
- t_{ID} MINIMUM TIME BETWEEN VALID SEQUENTIAL DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROPOUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT VALID FREQUENCIES PRESENT.
- t_{DA} TIME TO DETECT VALID FREQUENCIES ABSENT.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Description of Timing Events

$$\text{THD}(\%) = 100 \frac{\left(\sqrt{V_{2f}^2 + V_{3f}^2 + V_{4f}^2 + \dots + V_{nf}^2} \right)}{V_{\text{fundamental}}}$$

Equation 1. THD (%) For a Single Tone

$$\text{THD}(\%) = 100 \frac{\left(\sqrt{V_{2L}^2 + V_{3L}^2 + \dots + V_{nL}^2 + V_{2H}^2 + V_{3H}^2 + \dots + V_{nH}^2 + V_{\text{IMD}}^2} \right)}{\sqrt{V_L^2 + V_H^2}}$$

Equation 2. THD (%) For a Dual Tone

| ACTIVE INPUT | OUTPUT FREQUENCY (Hz) | | %ERROR |
|--------------|-----------------------|--------|--------|
| | SPECIFIED | ACTUAL | |
| L1 | 697 | 699.1 | +0.30 |
| L2 | 770 | 766.2 | -0.49 |
| L3 | 852 | 847.4 | -0.54 |
| L4 | 941 | 948.0 | +0.74 |
| H1 | 1209 | 1215.9 | +0.57 |
| H2 | 1336 | 1331.7 | -0.32 |
| H3 | 1477 | 1471.9 | -0.35 |
| H4 | 1633 | 1645.0 | +0.73 |

Table 1. Actual Frequencies Versus Standard Requirements

using Equation 2. V_L and V_H correspond to the low group amplitude and high group amplitude, respectively, and V_{IMD}^2 is the sum of all the intermodulation components. The internal switched-capacitor filter following the D/A converter keeps distortion products down to a very low level as shown in Figure 10.

DTMF Clock Circuit

The internal clock circuit is completed with the addition of a standard television colour burst crystal. The crystal specification is as follows:

- Frequency: 3.579545 MHz
- Frequency Tolerance: ±0.1%
- Resonance Mode: Parallel
- Load Capacitance: 18pF

Maximum Series Resistance: 150 ohms
 Maximum Drive Level: 2mW

e.g. CTS Knights MP036S
 Toyocom TQC-203-A-9S

A number of MT8880C devices can be connected as shown in Figure 12 such that only one crystal is required. Alternatively, the OSC1 inputs on all devices can be driven from a TTL buffer with the OSC2 outputs left unconnected.

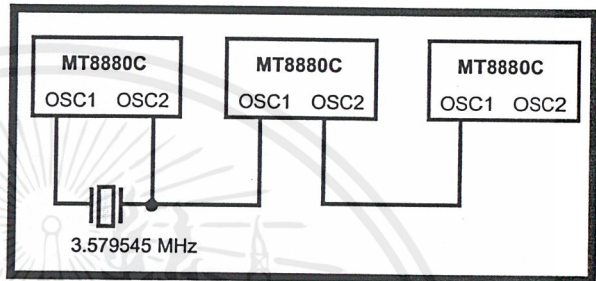


Figure 12 - Common Crystal Connection

Microprocessor Interface

The MT8880C employs a microprocessor interface which allows precise control of transmitter and receiver functions. There are five internal registers associated with the microprocessor interface which can be subdivided into three categories, i.e., data transfer, transceiver control and transceiver status. There are two registers associated with data transfer operations.

The Receive Data Register contains the output code of the last valid DTMF tone pair to be decoded and is a read only register. The data entered in the Transmit Data Register will determine which tone pair is to be generated (see Figure 7 for coding details). Data can only be written to the transmit register. Transceiver control is accomplished with two Control Registers (CRA and CRB) which occupy the same address space. A write operation to CRB can be executed by setting the appropriate bit in CRA. The following write operation to the same address will then be directed to CRB and subsequent write cycles will then be directed back to CRA. A software reset must be included at the beginning of all programs to initialize the control and status registers after power up or power reset (see Figure 16). Refer to Tables 3, 4, 5 and 6 for details concerning the Control Registers. The $\overline{\text{IRQ/CP}}$ pin can be programmed such that it will provide an interrupt request signal upon validation of DTMF signals or when the transmitter is ready for more data (Burst mode only). The $\overline{\text{IRQ/CP}}$ pin is configured as an open drain output device and as such requires a pull-up resistor (see Figure 13).

| RS0 | R/ \bar{W} | FUNCTION |
|-----|--------------|---------------------------------|
| 0 | 0 | Write to Transmit Data Register |
| 0 | 1 | Read from Receive Data Register |
| 1 | 0 | Write to Control Register |
| 1 | 1 | Read from Status Register |

Table 2. Internal Register Functions

| b3 | b2 | b1 | b0 |
|------|-----|---------|------|
| RSEL | IRQ | CP/DTMF | TOUT |

Table 3. CRA Bit Positions

| b3 | b2 | b1 | b0 |
|--------------|--------------|------|-------|
| C/ \bar{R} | S/ \bar{D} | TEST | BURST |

Table 4. CRB Bit Positions

| BIT | NAME | FUNCTION | DESCRIPTION |
|-----|---------|------------------|--|
| b0 | TOUT | TONE OUTPUT | A logic '1' enables the tone output. This function can be implemented in either the burst mode or non-burst mode. |
| b1 | CP/DTMF | MODE CONTROL | In DTMF mode (logic '0') the device is capable of generating and receiving Dual Tone Multi-Frequency signals. When the CP (Call Progress) mode is selected (logic '1') a 6th order bandpass filter is enabled to allow call progress tones to be detected. Call progress tones which are within the specified bandwidth will be presented at the $\bar{I}RQ/CP$ pin in rectangular wave format if the IRQ bit has been enabled (b2=1). Also, when the CP mode and BURST mode have both been selected, the transmitter will issue DTMF signals with a burst and pause of 102 ms (typ) duration. This signal duration is twice that obtained from the DTMF transmitter if DTMF mode had been selected. Note that DTMF signals cannot be decoded when the CP mode of operation has been selected. |
| b2 | IRQ | INTERRUPT ENABLE | A logic '1' enables the INTERRUPT mode. When this mode is active and the DTMF mode has been selected (b1=0) the $\bar{I}RQ/CP$ pin will pull to a logic '0' condition when either 1) a valid DTMF signal has been received and has been present for the guard time duration or 2) the transmitter is ready for more data (BURST mode only). |
| b3 | RSEL | REGISTER SELECT | A logic '1' selects Control Register B on the next Write cycle to the Control Register address. Subsequent Write cycles to the Control Register are directed back to Control Register A. |

Table 5. Control Register A Description

| BIT | NAME | FUNCTION | DESCRIPTION |
|-----|--------------------------|------------------------------|--|
| b0 | BURST | BURST MODE | A logic '0' enables the burst mode. When this mode is selected, data corresponding to the desired DTMF tone pair can be written to the Transmit Register resulting in a tone burst of a specific duration (see AC Characteristics). Subsequently, a pause of the same duration is induced. Immediately following the pause, the Status Register is updated indicating that the Transmit Register is ready for further instructions and an interrupt will be generated if the interrupt mode has been enabled. Additionally, if call progress (CP) mode has been enabled, the burst and pause duration is increased by a factor of two. When the burst mode is not selected (logic '1') tone bursts of any desired duration may be generated. |
| b1 | TEST | TEST MODE | By enabling the test mode (logic '1'), the $\overline{\text{IRQ}}/\text{CP}$ pin will present the delayed steering (inverted) signal from the DTMF receiver. Refer to Figure 9 (b3 waveform) for details concerning the output waveform. DTMF mode must be selected (CRA b1=0) before test mode can be implemented. |
| b2 | S/ $\overline{\text{D}}$ | SINGLE /DUAL TONE GENERATION | A logic '0' will allow Dual Tone Multi-Frequency signals to be produced. If single tone generation is enabled (logic '1'), either row or column tones (low group or high group) can be generated depending on the state of b3 in Control Register B. |
| b3 | C/ $\overline{\text{R}}$ | COLUMN/ROW TONES | When used in conjunction with b2 (above) the transmitter can be made to generate single row or single column frequencies. A logic '0' will select row frequencies and a logic '1' will select column frequencies. |

Table 6. Control Register B Description

| BIT | NAME | STATUS FLAG SET | STATUS FLAG CLEARED |
|-----|--|--|--|
| b0 | IRQ | Interrupt has occurred. Bit one (b1) or bit two (b2) is set. | Interrupt is inactive. Cleared after Status Register is read. |
| b1 | TRANSMIT DATA REGISTER EMPTY (BURST MODE ONLY) | Pause duration has terminated and transmitter is ready for new data. | Cleared after Status Register is read or when in non-burst mode. |
| b2 | RECEIVE DATA REGISTER FULL | Valid data is in the Receive Data Register. | Cleared after Status Register is read. |
| b3 | $\overline{\text{DELAYED STEERING}}$ | Set upon the valid detection of the absence of a DTMF signal. | Cleared upon the detection of a valid DTMF signal. |

Table 7. Status Register Description

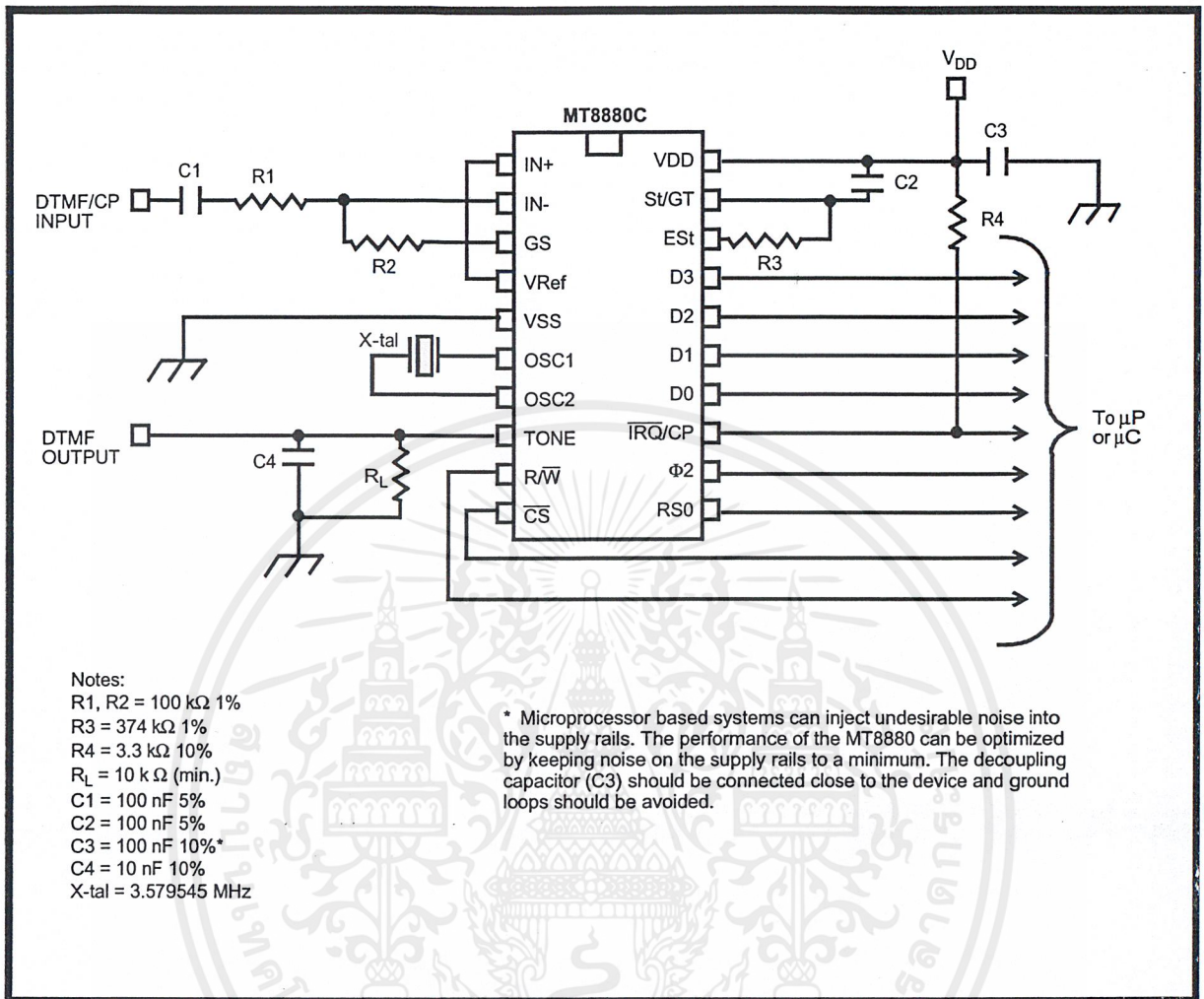


Figure 13 - Application Circuit (Single-Ended Input)

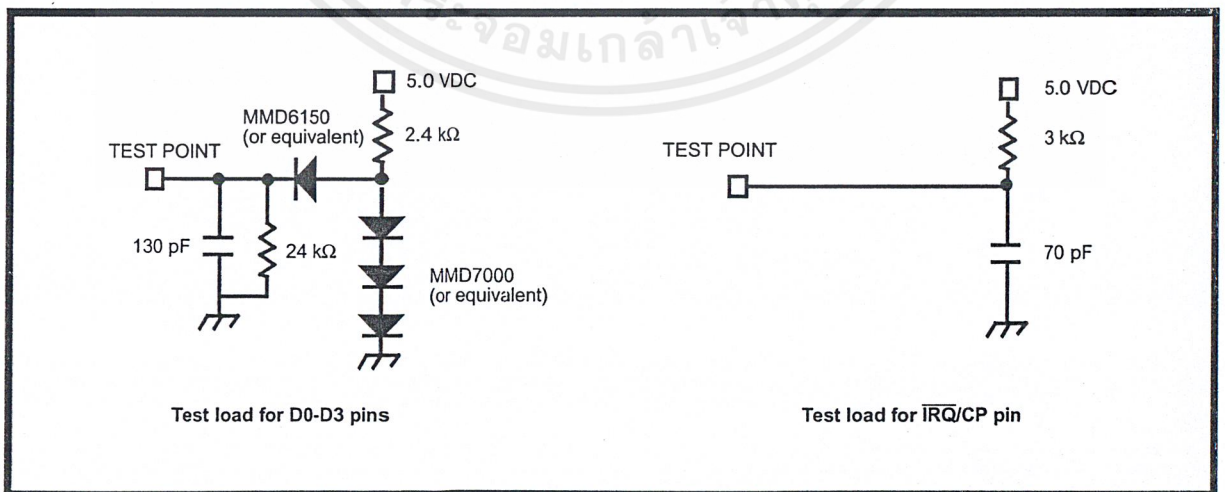


Figure 14 - Test Circuit

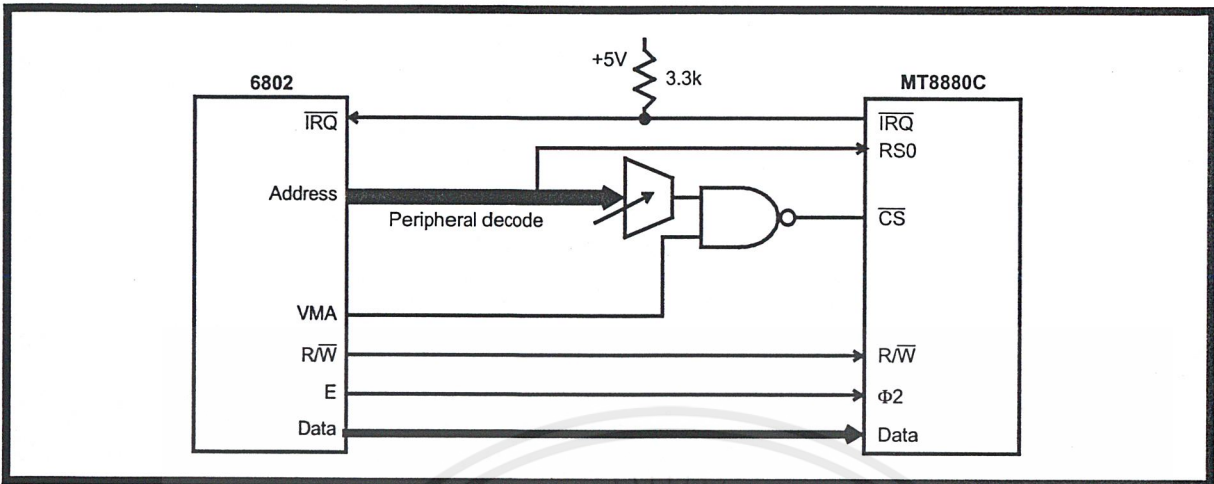


Figure 15 - MT8880C to 6802 Interface

EXAMPLE 1: A software reset must be included at the beginning of all programs to initialize the control registers after power up. The initialization procedure should be implemented 100ms after power up.

Description

| Description | Control | | | Data | | | |
|------------------------------|-----------------|-----|-----|------|----|----|----|
| | \overline{CS} | RS0 | R/W | b3 | b2 | b1 | b0 |
| 1) Read Status Register | 0 | 1 | 1 | X | X | X | X |
| 2) Write to Control Register | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 3) Write to Control Register | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 4) Write to Control Register | 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| 5) Write to Control Register | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 6) Read Status Register | 0 | 1 | 1 | X | X | X | X |

EXAMPLE 2: Transmit DTMF tones of 50 ms burst/50 ms pause and Receive DTMF Tones

Description

| Description | Control | | | Data | | | |
|--|-----------------|-----|-----|------|----|----|----|
| | \overline{CS} | RS0 | R/W | b3 | b2 | b1 | b0 |
| 1) Write to Control Register A (tone out, DTMF, IRQ, Select Control Register B) | 0 | 1 | 0 | 1 | 1 | 0 | 1 |
| 2) Write to Control Register B (burst mode) | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 3) Write to Transmit Data Register (send a digit 7) | 0 | 0 | 0 | 0 | 1 | 1 | 1 |
| -----wait for an interrupt or poll Status Register----- | | | | | | | |
| 4) Read the Status Register | 0 | 1 | 1 | X | X | X | X |

-if bit 1 is set, the Tx is ready for the next tone, in which case...

| | | | | | | | |
|--|---|---|---|---|---|---|---|
| Write to Transmit Register (send a digit 5) | 0 | 0 | 0 | 0 | 1 | 0 | 1 |
|--|---|---|---|---|---|---|---|

-if bit 2 is set, a DTMF tone has been received, in which case....

| | | | | | | | |
|--------------------------------|---|---|---|---|---|---|---|
| Read the Receive Data Register | 0 | 0 | 1 | X | X | X | X |
|--------------------------------|---|---|---|---|---|---|---|

-if both bits are set...

| | | | | | | | |
|---------------------------------|---|---|---|---|---|---|---|
| Read the Receive Data Register | 0 | 0 | 1 | X | X | X | X |
| Write to Transmit Data Register | 0 | 0 | 0 | 0 | 1 | 0 | 1 |

NOTE: IN THE TX BURST MODE, STATUS REGISTER BIT 1 WILL NOT BE SET UNTIL 100 ms (± 2 ms) AFTER THE DATA IS WRITTEN TO THE TX DATA REGISTER. IN EXTENDED BURST MODE THIS TIME WILL BE DOUBLED TO 200 ms (± 4 ms).

Figure 16 - Application Hints

Absolute Maximum Ratings*

| | Parameter | Symbol | Min | Max | Units |
|---|--|----------|--------------|--------------|-------|
| 1 | Power supply voltage $V_{DD}-V_{SS}$ | V_{DD} | | 6 | V |
| 2 | Voltage on any pin | V_I | $V_{SS}-0.3$ | $V_{DD}+0.3$ | V |
| 3 | Current at any pin (Except V_{DD} and V_{SS}) | | | 10 | mA |
| 4 | Storage temperature | T_{ST} | -65 | +150 | °C |
| 5 | Package power dissipation | P_D | | 1000 | mW |

* Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

| | Parameter | Sym | Min | Typ [‡] | Max | Units | Test Conditions |
|---|-------------------------|-----------|----------|------------------|----------|-------|-----------------|
| 1 | Positive power supply | V_{DD} | 4.75 | 5.00 | 5.25 | V | |
| 2 | Operating temperature | T_O | -40 | | +85 | °C | |
| 3 | Crystal clock frequency | f_{CLK} | 3.575965 | 3.579545 | 3.583124 | MHz | |

‡ Typical figures are at 25 °C and for design aid only; not guaranteed and not subject to production testing.

DC Electrical Characteristics[†] - $V_{SS}=0$ V.

| | | Characteristics | Sym | Min | Typ [‡] | Max | Units | Test Conditions |
|----|---------------------------------|----------------------------------|-----------|------|------------------|------|-------|-----------------------------|
| 1 | S U P | Operating supply voltage | V_{DD} | 4.75 | 5.0 | 5.25 | V | |
| 2 | | Operating supply current | I_{DD} | | 7.0 | 11 | mA | |
| 3 | | Power consumption | P_C | | | 57.8 | mW | |
| 4 | I N P U T S | High level input voltage (OSC1) | V_{IHO} | 3.5 | | | V | |
| 5 | | Low level input voltage (OSC1) | V_{ILO} | | | 1.5 | V | |
| 6 | | Steering threshold voltage | V_{Tst} | 2.2 | 2.3 | 2.5 | V | $V_{DD}=5V$ |
| 7 | O U T P U T S | Low level output voltage (OSC2) | V_{OLO} | | | 0.1 | V | No load |
| 8 | | High level output voltage (OSC2) | V_{OHO} | 4.9 | | | V | No load $V_{DD}=5$ V |
| 9 | | Output leakage current (IRQ) | I_{OZ} | | 1 | 10 | μA | $V_{OH}=2.4$ V |
| 10 | | V_{Ref} output voltage | V_{Ref} | 2.4 | 2.5 | 2.6 | V | No load, $V_{DD}=5V$ |
| 11 | | V_{Ref} output resistance | R_{OR} | | 1.3 | | kΩ | |
| 12 | D i g i t a l | Low level input voltage | V_{IL} | | | 0.8 | V | |
| 13 | | High level input voltage | V_{IH} | 2.0 | | | V | |
| 14 | | Input leakage current | I_{IZ} | | | 10 | μA | $V_{IN}=V_{SS}$ to V_{DD} |
| 15 | Data Bus | Source current | I_{OH} | -1.4 | -6.6 | | mA | $V_{OH}=2.4V$ |
| 16 | | Sink current | I_{OL} | 2.0 | 4.0 | | mA | $V_{OL}=0.4V$ |
| 17 | ESt and St/Gt | Source current | I_{OH} | -0.5 | -3.0 | | mA | $V_{OH}=4.6V$ |
| 18 | | Sink current | I_{OL} | 2 | 4 | | mA | $V_{OL}=0.4V$ |
| 19 | IRQ/CP | Sink current | I_{OL} | 4 | 16 | | mA | $V_{OL}=0.4V$ |

† Characteristics are over recommended operating conditions unless otherwise stated.

‡ Typical figures are at 25 °C, $V_{DD} = 5V$ and for design aid only; not guaranteed and not subject to production testing.

MT8880C ISO²-CMOS

Electrical Characteristics

Gain Setting Amplifier - Voltages are with respect to ground (V_{SS}) unless otherwise stated, $V_{SS} = 0V$.

| | Characteristics | Sym | Min | Typ | Max | Units | Test Conditions |
|----|--------------------------------|-----------|-----|-----|--------------|------------|------------------------------------|
| 1 | Input leakage current | I_{IN} | | | 100 | nA | $V_{SS} \leq V_{IN} \leq V_{DD}$ |
| 2 | Input resistance | R_{IN} | 10 | | | M Ω | |
| 3 | Input offset voltage | V_{OS} | | | 25 | mV | |
| 4 | Power supply rejection | PSRR | 50 | | | dB | 1 kHz |
| 5 | Common mode rejection | CMRR | 40 | | | dB | |
| 6 | DC open loop voltage gain | A_{VOL} | 40 | | | dB | $C_L = 20p$ |
| 7 | Unity gain bandwidth | BW | 1.0 | | | MHz | $C_L = 20p$ |
| 8 | Output voltage swing | V_O | 0.5 | | $V_{DD}-0.5$ | V | $R_L \geq 100 k\Omega$ to V_{SS} |
| 9 | Allowable capacitive load (GS) | C_L | | | 100 | pF | PM>40° |
| 10 | Allowable resistive load (GS) | R_L | 50 | | | k Ω | $V_O = 4V_{pp}$ |
| 11 | Common mode range | V_{CM} | 1.0 | | $V_{DD}-1.0$ | V | $R_L = 50k\Omega$ |

Figures are for design aid only: not guaranteed and not subject to production testing.

Characteristics are over recommended operating conditions unless otherwise stated.

MT8880C AC Electrical Characteristics[†] - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

| | Characteristics | Sym | Min | Typ [‡] | Max | Units | Notes* | |
|---|---|--------|-----|------------------|-----|-------------------|-------------------|-------------|
| 1 | Valid Input signal levels (each tone of composite signal) | R X | | -29 | | dBm | 1,2,3,5,6,9 | |
| | | | | 27.5 | | mV _{RMS} | 1,2,3,5,6,9 | |
| | | | | | | +1 | dBm | 1,2,3,5,6,9 |
| | | | | | | 869 | mV _{RMS} | 1,2,3,5,6,9 |

[†] Characteristics are over recommended operating conditions (unless otherwise stated) using the test circuit shown in Figure 13.

AC Electrical Characteristics[†] - Voltages are with respect to ground (V_{SS}) unless otherwise stated. $f_c = 3.579545$ MHz.

| | Characteristics | Sym | Min | Typ [‡] | Max | Units | Notes* |
|---|------------------------|-----|---------------------|------------------|-----|-------|----------------|
| 1 | Positive twist accept | | | | 8 | dB | 2,3,6,9 |
| 2 | Negative twist accept | | | | 8 | dB | 2,3,6,9 |
| 3 | Freq. deviation accept | | $\pm 1.5\% \pm 2Hz$ | | | | 2,3,5,9 |
| 4 | Freq. deviation reject | | $\pm 3.5\%$ | | | | 2,3,5 |
| 5 | Third tone tolerance | | | -16 | | dB | 2,3,4,5,9,10 |
| 6 | Noise tolerance | | | -12 | | dB | 2,3,4,5,7,9,10 |
| 7 | Dial tone tolerance | | | 22 | | dB | 2,3,4,5,8,9,11 |

[†] Characteristics are over recommended operating conditions unless otherwise stated.

[‡] Typical figures are at 25°C, $V_{DD} = 5V$, and for design aid only: not guaranteed and not subject to production testing.

* See "Notes" following AC Electrical Characteristics Tables.

AC Electrical Characteristics[†] - Call Progress - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

| | Characteristics | Sym | Min | Typ [‡] | Max | Units | Notes* |
|---|---|----------|-----|------------------|-----|-------|-----------|
| 1 | Lower freq. (ACCEPT) | f_{LA} | | 320 | | Hz | @ -25 dBm |
| 2 | Upper freq. (ACCEPT) | f_{HA} | | 510 | | Hz | @ -25 dBm |
| 3 | Lower freq. (REJECT) | f_{LR} | | 290 | | Hz | @ -25 dBm |
| 4 | Upper freq. (REJECT) | f_{HR} | | 540 | | Hz | @ -25 dBm |
| 5 | Call progress tone detect level (total power) | | -30 | | | dBm | |

[†] Characteristics are over recommended operating conditions unless otherwise stated

[‡] Typical figures are at 25°C, $V_{DD} = 5V$, and for design aid only: not guaranteed and not subject to production testing

* See "Notes" AC Electrical Characteristics Tables

AC Electrical Characteristics[†] - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

| | | Characteristics | Sym | Min | Typ [‡] | Max | Units | Conditions |
|----|--|--|-------------------|------|------------------|-----------|-------------|-------------------------------------|
| 1 | R X | Tone present detect time | t_{DP} | 3 | 11 | 14 | ms | Note 12 |
| 2 | | Tone absent detect time | t_{DA} | 0.5 | 4 | 8.5 | ms | Note 12 |
| 3 | | Tone duration accept | t_{REC} | | | 40 | ms | User adjustable [#] |
| 4 | | Tone duration reject | t_{REC} | 20 | | | ms | User adjustable [#] |
| 5 | | Interdigit pause accept | t_{ID} | | | 40 | ms | User adjustable [#] |
| 6 | | Interdigit pause reject | t_{DO} | 20 | | | ms | User adjustable [#] |
| 7 | | Delay St to b3 | t_{PStb3} | | | 13 | μs | |
| 8 | | Delay St to RX ₀ -RX ₃ | t_{PSIRX} | | | 8 | μs | |
| 9 | T X | Tone burst duration | t_{BST} | 50 | | 52 | ms | DTMF mode |
| 10 | | Tone pause duration | t_{PS} | 50 | | 52 | ms | DTMF mode |
| 11 | | Tone burst duration (extended) | t_{BSTE} | 100 | | 104 | ms | Call Progress mode |
| 12 | | Tone pause duration (extended) | t_{PSE} | 100 | | 104 | ms | Call Progress mode |
| 13 | T O N E O U T | High group output level | V_{HOUT} | -6.1 | | -2.1 | dBm | $R_L=10k\Omega$ |
| 14 | | Low group output level | V_{LOUT} | -8.1 | | -4.1 | dBm | $R_L=10k\Omega$ |
| 15 | | Pre-emphasis | dB _P | | 2 | 3 | dB | $R_L=10k\Omega$ |
| 16 | | Output distortion (Single Tone) | THD | | -35 | | dB | 25 kHz Bandwidth $R_L=10k\Omega$ |
| 17 | | Frequency deviation | f_D | | ± 0.7 | ± 1.5 | % | $f_C=3.579545$ MHz |
| 18 | | Output load resistance | R_{LT} | 10 | | 50 | k Ω | |
| 19 | M P U I N T E R F A C E | $\Phi 2$ cycle period | t_{CYC} | | 250 | | ns | |
| 20 | | $\Phi 2$ high pulse width | t_{CH} | | 115 | | ns | |
| 21 | | $\Phi 2$ low pulse width | t_{CL} | | 110 | | ns | |
| 22 | | $\Phi 2$ rise and fall time | t_R, t_F | | | 25 | ns | |
| 23 | | Address, R/W hold time | t_{AH}, t_{RWH} | 26 | | | ns | |
| 24 | | Address, R/W setup time (before $\Phi 2$) | t_{AS}, t_{RWS} | 23 | | | ns | |
| 25 | | Data hold time (read) | t_{DHR} | 22 | | | ns | * |
| 26 | $\Phi 2$ to valid data delay (read) | t_{DDR} | | | 100 | ns | 200 pF load | |
| 27 | | Data setup time (write) | t_{DSW} | 45 | | | ns | |

AC Electrical Characteristics[†] (Cont'd) - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

| | | Characteristics | Sym | Min | Typ [‡] | Max | Units | Notes* |
|----|------------------|---|-------------------|--------|------------------|--------|-------|------------|
| 28 | | Data hold time (write) | t _{DHW} | 10 | | | ns | |
| 29 | | Input Capacitance (data bus) | C _{IN} | | 5 | | pF | |
| 30 | | Output Capacitance ($\overline{\text{IRQ/CP}}$) | C _{OUT} | | | 5 | | pF |
| 31 | D T M F | Crystal/clock frequency | f _C | 3.5759 | 3.5795 | 3.5831 | MHz | |
| 32 | | Clock input rise time | t _{LHCL} | | | 110 | ns | Ext. clock |
| 33 | | Clock input duty cycle | t _{HLCL} | | | 110 | ns | Ext. clock |
| 34 | C L K | Clock input duty cycle | DC _{CL} | 40 | 50 | 60 | % | Ext. clock |
| 35 | | Capacitive load (OSC2) | C _{LO} | | | 30 | pF | |

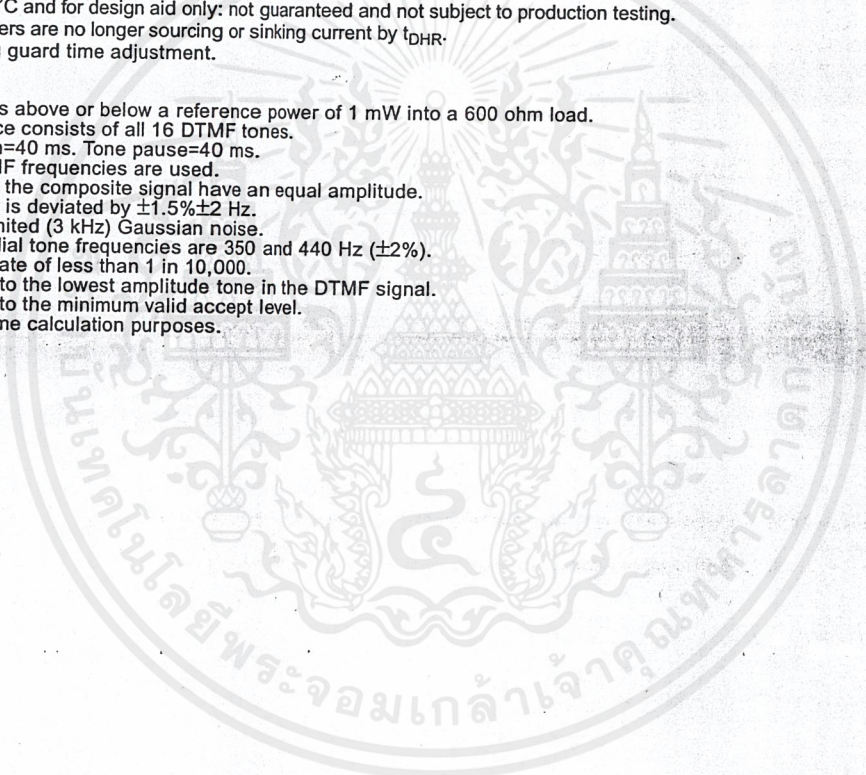
[†] Timing is over recommended temperature & power supply voltages.

[‡] Typical figures are at 25°C and for design aid only; not guaranteed and not subject to production testing.

* The data bus output buffers are no longer sourcing or sinking current by t_{DHR}.

See Figure 6 regarding guard time adjustment.

- NOTES: 1) dBm=decibels above or below a reference power of 1 mW into a 600 ohm load.
 2) Digit sequence consists of all 16 DTMF tones.
 3) Tone duration=40 ms. Tone pause=40 ms.
 4) Nominal DTMF frequencies are used.
 5) Both tones in the composite signal have an equal amplitude.
 6) The tone pair is deviated by ±1.5%±2 Hz.
 7) Bandwidth limited (3 kHz) Gaussian noise.
 8) The precise dial tone frequencies are 350 and 440 Hz (±2%).
 9) For an error rate of less than 1 in 10,000.
 10) Referenced to the lowest amplitude tone in the DTMF signal.
 11) Referenced to the minimum valid accept level.
 12) For guard time calculation purposes.



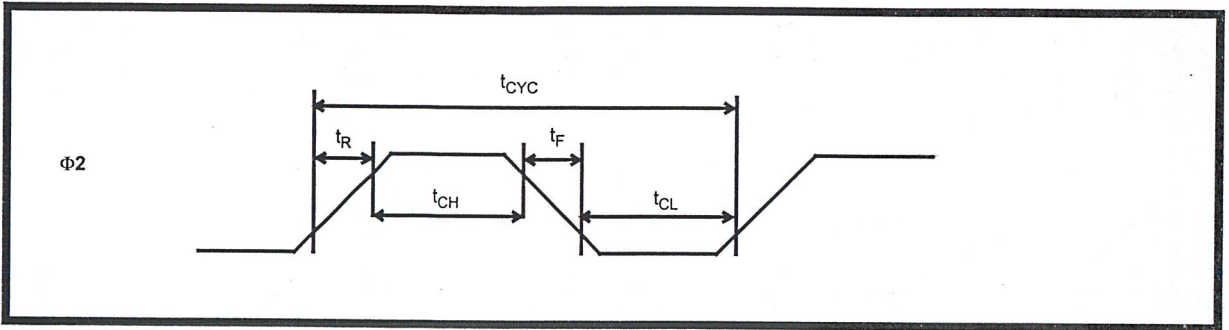


Figure 17 - Φ2 Pulse

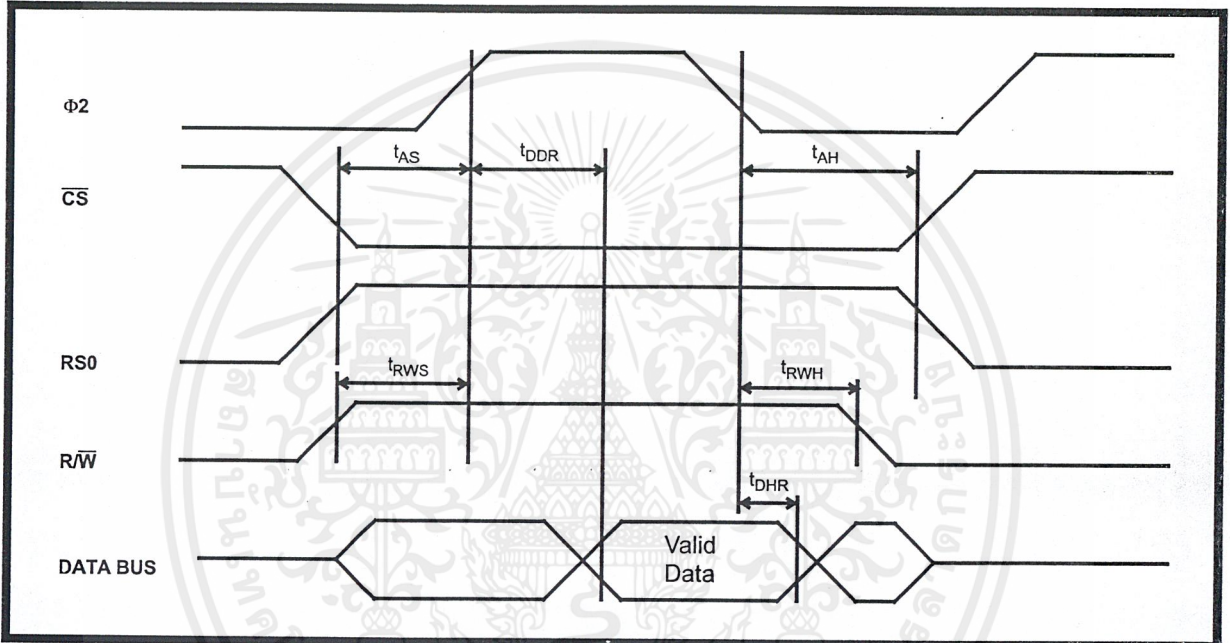


Figure 18 - MPU Read Cycle

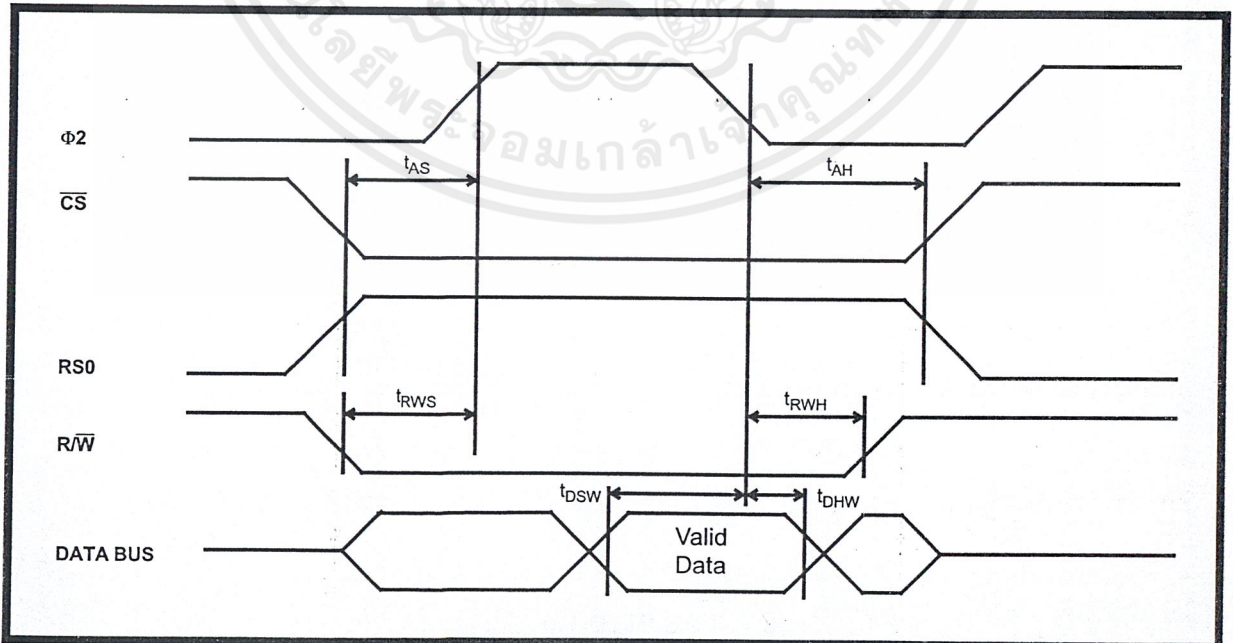


Figure 19 - MPU Write Cycle

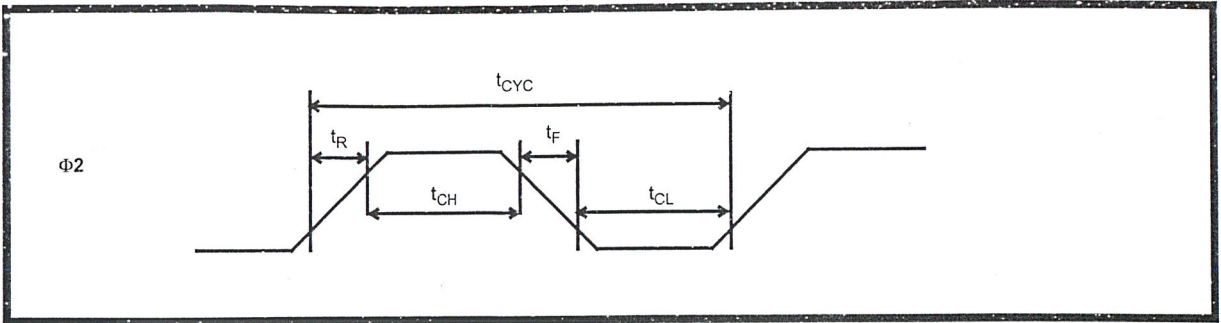


Figure 17 - Φ2 Pulse

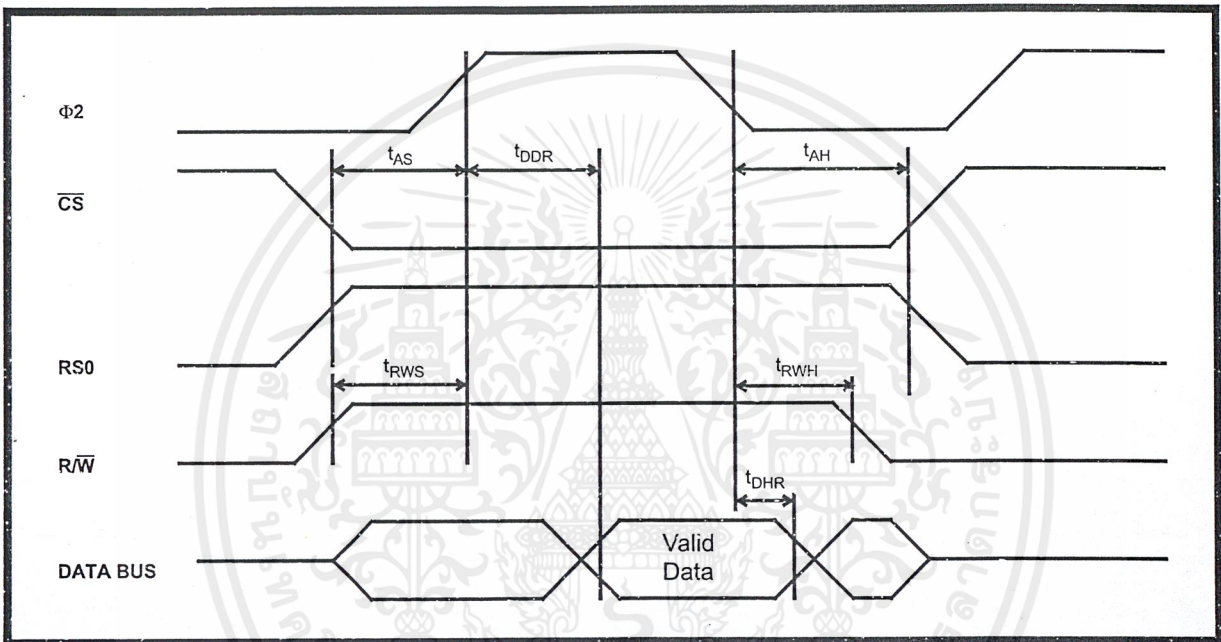


Figure 18 - MPU Read Cycle

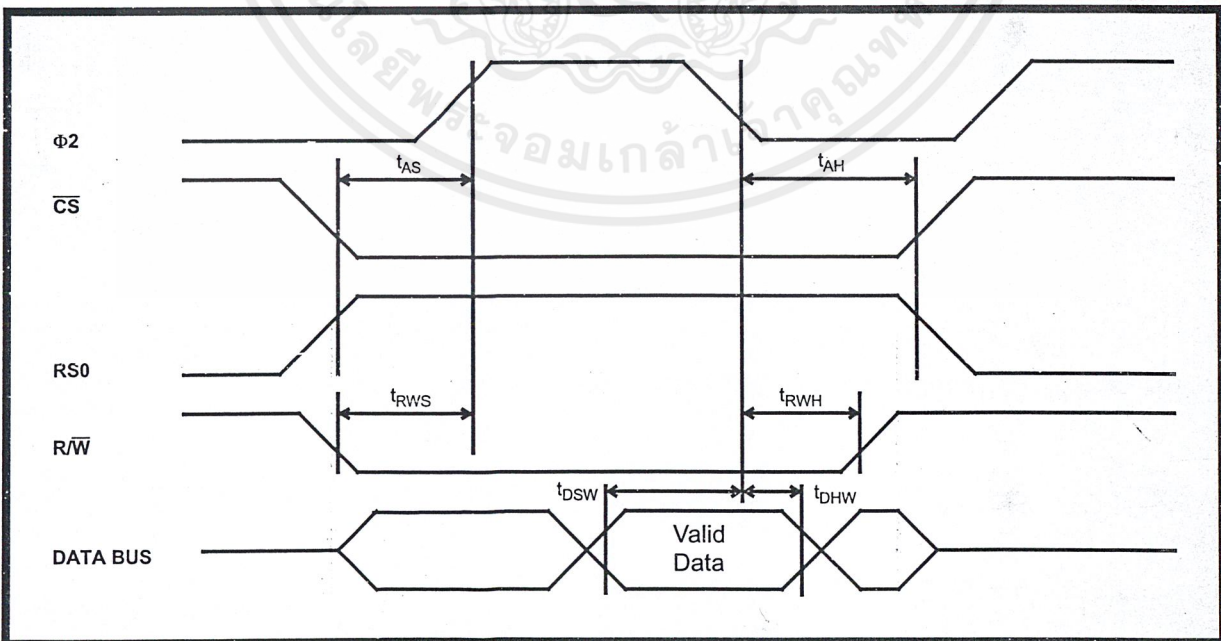


Figure 19 - MPU Write Cycle

หนังสืออ้างอิง

1. ประเมษฐ์ ประณยานันท์ และปิยพงศ์ เผ่าวณิช , “คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์ (MCS-51) ” , บริษัท ซีอีคยูเคชั่น จำกัด (มหาชน) , 2536
2. ศศ.สมยศ จุณปิยะ , “การใช้งานไมโครคอนโทรลเลอร์ตระกูล MCS-51 ” , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
3. <http://alds.stts.edu/datasheet/mt8880c.pdf>
4. <http://www.onsemi.com/pub/Collateral/sn74ls122rev6.pdf>
5. <http://www.spies.com/arcade/schematics/DataSheets/MC3418.pdf>
6. <http://www.onsemi.co.jp/products/pdf/AppNotes/an1544rev0.pdf>
7. <http://www.national.com/ds/LM/LM386.pdf>
8. <http://pdfserv.maxim-ic.com/apdf/1370.pdf>

