

เครื่องชั่งน้ำหนักดิจิทัล

DIGITAL WEIGHT MACHINE



นายสุรชาติ โชติยุทธ
นายอภิรักษ์ สีเขียว
นายอัสนธิ พยัคฆ์พงศ์



เลขหมู่ 2543
เลขทะเบียน 42531
วัน, เดือน, ปี 24 พ.ค. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมการวัดคุม
ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIGITAL WEIGHT MACHINE



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIRMENT FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING
DEPARTMENT OF INDUSTRIAL INSTRUMENTATION TECHNOLOGY
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญาานิพนธ์

หัวข้อปริญญาานิพนธ์

เครื่องชั่งน้ำหนักดิจิทัล

DIGITAL WEIGHT MACHINE

นักศึกษาผู้จัดทำ

นายสุรชาติ โชคดียุทธ รหัสประจำตัว 41012111

นายอภิรักษ์ สีเขียว รหัสประจำตัว 41012117

นายอัสนธิ พยัคฆ์พงศ์ รหัสประจำตัว 41012118

ปริญญา

วิศวกรรมศาสตรบัณฑิต

สาขาวิชา

วิศวกรรมการวัดคุม

ปีการศึกษา

2543

อาจารย์ผู้ควบคุมปริญญาานิพนธ์	ลายมือชื่อ
รศ. ดร. พุศักรดิ์ ชิวสุวิทย์	

วัน/เดือน/ปี ที่สอบ

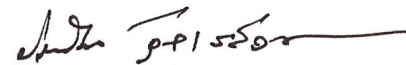
วันอังคารที่ 10 เมษายน พ.ศ. 2544

สถานที่สอบ

ณ. ห้องสอบปริญญาานิพนธ์

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชารับรองแล้ว



(ผศ. ประทีป จุลเสรีวงศ์)

หัวหน้าภาควิชา ฯ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

เครื่องชั่งน้ำหนักดิจิตอล

DIGITAL WEIGHT MACHINE

นักศึกษาผู้จัดทำ

นายสุรชาติ โชติบุตร

นายอภิรักษ์ สีเขียว

นายอัสสชิ พยัคฆ์พงศ์

อาจารย์ที่ปรึกษา

รศ. ดร. พุศศักดิ์ ชีวสุวิทย์

ปีการศึกษา

2543

บทคัดย่อ

เครื่องชั่งน้ำหนักแบบดิจิตอลใช้ Load Cell เป็นอุปกรณ์สำหรับรับน้ำหนักของวัตถุและเป็นอุปกรณ์ซึ่งทำหน้าที่แปลงน้ำหนักให้เป็นแรงดันไฟฟ้า แรงดันไฟฟ้าที่ได้จาก Load Cell มีค่าน้อยมาก วงจรขยายแรงดันสำหรับเครื่องมือวัดจึงถูกใช้ในการขยายแรงดันจาก Load Cell นี้ให้มีค่ามากพอ เพื่อใช้สำหรับการแปลงเป็นสัญญาณดิจิตอล และไมโครคอนโทรลเลอร์จะทำหน้าที่คำนวณสัญญาณนี้ให้เป็นค่าน้ำหนัก เพื่อแสดงบนอุปกรณ์แสดงผลแบบดิจิตอล

ปริญญานิพนธ์นี้คณะผู้จัดทำต้องการศึกษาหลักการการทำงานของเครื่องชั่งน้ำหนักแบบดิจิตอล โดยการทดลองสร้างเครื่องชั่งน้ำหนักแบบดิจิตอลที่สามารถชั่งน้ำหนักได้ถึง 20 กิโลกรัม และมีความละเอียด 1 กรัม แรงดันที่ได้จาก Load Cell จะถูกขยายให้มีค่า 0-5 โวลต์ เพื่อใช้สำหรับการแปลงเป็นสัญญาณดิจิตอลความละเอียด 16 บิต และใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ทำหน้าที่ในการคำนวณ ซึ่งใช้ภาษาซีในการเขียนโปรแกรม ผลการคำนวณจะถูกแสดงบน LCD

Thesis Title	Digital Weight Machine
Authers	Mr. Surachart Chotiyutta Mr. Apinan Seekiaw Mr. Assachi Payarkpong
Thesis Advisor	Assoc. Prof. Dr. Fusark Cheevasuvit
Year	2000

ABSTRACT

Digital Weight Machine used Load Cell which convert the weight to be analog output voltage by objects are put on Load Cell. Output voltage from Load Cell is too small. Instrumentation Amplifier circuit is used to amplify analog voltage from Load Cell and convert this signal to digital signal. Microcontroller calculate this signal to be value of weight and represent it on digital display

This project is Digital Weight Machine perform studying by making Digital Weight Machine which keep the weight to 20 kilograms and accuracy is 1 gram. Analog voltage from Load Cell is amplified to 0-5 volte for convert to 16 bits digital signal. And used MCS-51 microcontroller family to calculate this signal to be value of weight by using C language to program and display on LCD.

กิตติกรรมประกาศ

ผู้เขียนขอขอบพระคุณอาจารย์ที่ปรึกษา รศ. ดร. พุศักรดี จิวสุวิทย์ และ อาจารย์ประจำ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรมทุกท่านที่ให้คำปรึกษา และคำแนะนำต่างๆ ตลอดจน อุปกรณ์ต่างๆ ที่ให้ยืม จนช่วยให้การทำปริญญาโทสำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณเพื่อนๆ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรมที่ให้ความช่วยเหลือที่ดี และ ภาควิชาเทคนิคอุตสาหกรรม สาขาวิชาวิศวกรรมสารสนเทศ ทุกคนที่คอยให้คำแนะนำเกี่ยวกับการเขียน โปรแกรม และคอยอยู่ช่วยเป็นกำลังใจในทุกๆ เรื่อง

สุดท้ายนี้ คุณความดีที่พึงมีจากการทำปริญญาโทเล่มนี้ ข้าพเจ้าขอบอบแด่ บิดามารดา ครู-อาจารย์ และ ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ



สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญภาพ.....	VII
บทที่ 1 บทนำ.....	1
1.1 วัตถุประสงค์.....	1
1.2 ขอบเขตของปริญญานิพนธ์.....	1
1.3 ขั้นตอนการจัดทำปริญญานิพนธ์.....	2
1.4 ผลที่คาดว่าจะได้รับ.....	2
1.5 รายละเอียดปริญญานิพนธ์.....	2
บทที่ 2 ทฤษฎีและการใช้งานอุปกรณ์ที่เกี่ยวข้อง.....	3
2.1 ไมโครคอนโทรลเลอร์ตระกูล MCS-51.....	3
2.2 การเขียนโปรแกรมภาษาซีสำหรับ MCS-51.....	10
2.3 อุปกรณ์แสดงผล LCD.....	15
2.4 ไอซีแปลงแรงดันอะนาลอกเป็นสัญญาณดิจิทัล.....	18
2.5 ไอซีขยายแรงดันอินส์ทรูเมนเทชั่นแอมพลิไฟเออร์.....	20
2.6 โหลดเซลล์ (Load cell).....	22
บทที่ 3 วงจรและการทำงานของโปรแกรม.....	27
3.1 หลักการทำงานและส่วนประกอบของเครื่องขังดิจิทัล.....	27
3.2 วงจรที่ใช้งาน.....	28
3.3 โหลดเซลล์รุ่น FAD 30.....	31
3.4 การทำงานของโปรแกรม.....	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
บทที่ 4 ผลการทดลอง.....	34
4.1 วงจรขยายแรงดันอินส์ทรูเมนเทชั่นแอมพลิไฟเออร์.....	34
4.2 เครื่องชั่งน้ำหนักดิจิทัล.....	36
4.3 สรุปผลการทดลอง.....	39
บทที่ 5 สรุปผลการดำเนินงานและแนวทางการพัฒนา.....	40
5.1 สรุปผลการดำเนินงาน.....	40
5.2 แนวทางการพัฒนา.....	40
5.3 ข้อจำกัดของโครงการ.....	40
บรรณานุกรม.....	42
ภาคผนวก.....	43
ภาคผนวก ก.....	44
ภาคผนวก ข.....	57

สารบัญตาราง

	หน้า
ตารางที่ 2-1 สภาวะลอจิกของขา PSEN, RD และ WR	7
ตารางที่ 2-2 ขนาดบิตที่ใช้และช่วงค่าที่สามารถเก็บได้ของชนิดตัวแปร	11
ตารางที่ 2-3 เครื่องหมายการดำเนินการทางคณิตศาสตร์	12
ตารางที่ 2-4 เครื่องหมายดำเนินการทางบิต	12
ตารางที่ 2-5 ทิศทางและลำดับความสำคัญ	13
ตารางที่ 4-1 ผลการวัดเอาต์พุตของวงจรสตรูเมนเทชั่นแอมพลิไฟเออร์เมื่อทดลองชั่งน้ำหนัก	35
ตารางที่ 4-2 ผลการทดสอบเครื่องชั่งน้ำหนักดิจิทัล โดยชั่งน้ำหนักตั้งแต่ 0-15.0 กิโลกรัม	37



สารบัญญภาพ

ภาพที่	หน้า
2.1	โครงสร้างภายในของ MCS-51.....3
2.2	วงจรอย่างง่ายสำหรับการใช้งาน MCS-51.....4
2.3	การจัดขาของ 89C51RD+.....5
2.4	วงจรสำหรับการส่งโปรแกรมเข้าสู่ตัวไอซีเบอร์ 89C51RD+.....5
2.5	โปรแกรม INISP.....6
2.6	การจัดหน่วยความจำของ MCS-51.....7
2.7	การต่อหน่วยจำให้เป็นแบบ Combine.....8
2.8	ส่วนต่าง ๆ ของหน่วยความจำแรมภายใน.....8
2.9	การจัดหน่วยความจำแรมภายใน สำหรับใช้งานทั่วไปของ 8051/8031.....9
2.10	การจัดหน่วยความจำแรมภายใน ส่วน SFR ของ 8051/8031.....10
2.11	LCD แบบ 16 ตัวอักษร 1 แถว.....15
2.12	การจัดขาของ CS5525.....18
2.13	การส่งคำสั่งสำหรับควบคุมไอซี CS-5525.....18
2.14	การรับข้อมูลจากไอซี CS-5525.....18
2.15	วงจรใช้งาน CS5525 ร่วมกับ MCS-51.....19
2.16	วงจรสร้างแรงดันอ้างอิง 2.5 โวลต์.....20
2.17	การจัดขาของ AD524.....20
2.18	การเลือกอัตราขยายเท่ากับ 100 เท่า ของ AD524.....21
2.19	การเลือกอัตราขยายโดยการต่อตัวต้านทานภายนอก.....21
2.20	การเลือกอัตราขยายโดยการต่อตัวต้านทานแบบขนาน.....22
2.21	หลักการของสเตรนเกจ.....23
2.22	วงจรบริดจ์สำหรับสเตรนเกจ.....24
2.23	การจัดวางสเตรนเกจของโพลดเซล.....25
3.1	ส่วนประกอบของเครื่องชั่งน้ำหนักดิจิตอล.....27
3.2	วงจรแหล่งจ่ายไฟกระแสตรง.....28
3.3	วงจรขยายแรงดันสำหรับเครื่องมือวัด.....29
3.4	วงจรแปลงแรงดันอะนาลอกเป็นสัญญาณดิจิตอล.....30

เอกสารนี้เป็นเอกสารใช้งาน LCD ร่วมกับ MCS-51 ควรศึกษาอย่างถี่ถ้วน ไม่อนุญาติให้นำไปใช้ประโยชน์อื่นใดโดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

ภาพที่	หน้า
3.6 โพลลเซลล์รุ่น FAD 30.....	31
3.7 Flow Chart การทำงานของโปรแกรมหลัก.....	33
4.1 กราฟความสัมพันธ์ระหว่างอินพุตกับเอาต์พุตของวงจรสตรูเมนเทชั่นแอมพลิไฟเออร์.....	35
4.2 กราฟเปอร์เซ็นต์ความผิดพลาดจากการทดลองครั้งที่ 1.....	37
4.3 กราฟเปอร์เซ็นต์ความผิดพลาดจากการทดลองครั้งที่ 2.....	37
4.4 กราฟเปอร์เซ็นต์ความผิดพลาดจากการทดลองครั้งที่ 3.....	37
4.5 กราฟเปรียบเทียบเปอร์เซ็นต์ความผิดพลาดจากการทดลองทั้ง 3 ครั้ง.....	38
4.6 กราฟเปรียบเทียบน้ำจริงกับค่าที่ชั่งได้.....	38



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 วัตถุประสงค์

ในโรงงานอุตสาหกรรมส่วนใหญ่ เครื่องชั่งถูกชั่งถูกนำมาใช้ทั้งในกระบวนการผลิตและการบรรจุผลิตภัณฑ์สำเร็จ ในสมัยก่อนเครื่องชั่งที่ใช้จะอาศัยหลักการทางกลศาสตร์ และแสดงผลด้วยหน้าปัดที่มีเข็มชี้แสดงค่า ซึ่งให้ความละเอียดและความเที่ยงตรงไม่ดีพอ ปัจจุบันจึงได้มีการนำเครื่องชั่งที่อาศัยหลักการทางกลศาสตร์และไฟฟ้ามาใช้ซึ่งก็คือ เครื่องชั่งดิจิตอลนั่นเอง เครื่องชั่งดิจิตอลให้ความละเอียด ความเที่ยงตรงที่ดีกว่าและสะดวกรวดเร็วในการใช้งาน นอกจากนี้สัญญาณไฟฟ้า หรือสัญญาณดิจิตอลที่ได้ออกมายังสามารถนำไปประยุกต์ เพื่อใช้งานอย่างอื่นได้อีกด้วย แต่เครื่องชั่งเหล่านั้นล้วนแต่ต้องตั้งนำเข้าจากต่างประเทศ ซึ่งมีราคาแพง

ปัญญานิพนธ์นี้จัดทำขึ้นเพื่อประโยชน์ทางการศึกษา และพัฒนาเครื่องชั่งดิจิตอล ให้มีประสิทธิภาพดีเทียบเท่าหรือมากกว่าเครื่องชั่งดิจิตอลที่นำเข้าจากต่างประเทศ โดยมีต้นทุนในการผลิตที่ต่ำกว่า และสามารถผลิตขึ้นมาใช้ได้เอง โดยไม่ต้องนำเข้าจากต่างประเทศ เป็นการประหยัดและทำให้เงินไม่รั่วไหลออกไปยังต่างประเทศ ซึ่งวัตถุประสงค์หลักของโครงการมีดังนี้

1. เพื่อนำความรู้มาประยุกต์ใช้ในงานจริง
2. เพื่อเพิ่มทักษะทางด้านต่าง ๆ ทางด้านเครื่องมือวัด
3. เพื่อการศึกษาและใช้งาน โปรแกรมไมโครคอนโทรลเลอร์ (Microcontroller)
4. เพื่อการศึกษาคุณสมบัติการทำงานของอุปกรณ์ทรานสดิวเซอร์ (Transducer)

1.2 ขอบเขตของปัญญานิพนธ์

เครื่องชั่งน้ำหนักนี้สามารถชั่งน้ำหนักวัตถุที่มีน้ำหนักไม่เกิน 20 กิโลกรัม กำหนดความละเอียดในการชั่ง 1 กรัม แสดงผลผ่านหน้าจอ LCD แบบ 16 ตัวอักษร โดยแสดงผลเป็นทศนิยม 3 ตำแหน่ง ในหน่วยกิโลกรัม รายละเอียดของขอบเขตดังนี้

1. สามารถชั่งน้ำหนักได้สูงสุด 20 กิโลกรัม
2. สามารถแสดงผลการชั่งน้ำหนักเป็นตัวเลขบนจอแสดงผล
3. สามารถรองรับการทำงานกับไมโครคอนโทรลเลอร์ได้

1.3 ขั้นตอนการจัดทำปฏิญานิพนธ์

1. ศึกษาหลักการการทำงานของเครื่องชั่งแบบดิจิตอลว่าประกอบด้วยส่วนใดบ้าง
2. ศึกษาการใช้งานของอุปกรณ์ต่างที่มีความจำเป็นต้องใช้ในการจัดทำ
3. จัดหาอุปกรณ์ตามที่ต้องการหรือหาอุปกรณ์อื่นมาทดแทน
4. เลือกภาษาที่เหมาะสมสำหรับการพัฒนาโปรแกรม
5. ศึกษาการเขียนโปรแกรม
6. ออกแบบและจัดทำโครงงาน
7. ทดลองและปรับปรุงโครงงาน
8. สรุปผลการดำเนินงาน

1.4 ผลที่คาดว่าจะได้รับ

1. ได้นำความรู้และเพิ่มพูนทักษะจากการทดลองและประยุกต์ใช้งาน
2. ได้เห็นถึงปัญหาที่เกิดขึ้นจากการปฏิบัติงานจริงและสามารถแก้ไขปัญหาที่เกิดขึ้นได้
3. สามารถที่จะเลือกใช้อุปกรณ์ทรานสดิวเซอร์ที่เหมาะสมกับงาน
4. ได้เครื่องชั่งน้ำหนักที่มีประสิทธิภาพและมีค่าความผิดพลาดน้อย
5. ได้เรียนรู้วิธีการทำงานเป็นกลุ่ม

1.5 รายละเอียดปฏิญานิพนธ์

บทที่ 1 กล่าวถึงวัตถุประสงค์ ความเป็นมาของการจัดทำปฏิญานิพนธ์ และขอบเขตของปฏิญานิพนธ์

บทที่ 2 กล่าวถึงรายละเอียดของทฤษฎีที่เกี่ยวข้อง และรายละเอียดวิธีการ ใช้งานอุปกรณ์ที่ใช้สำหรับการจัดทำโครง ซึ่งเนื้อหาภายในจะมีเฉพาะส่วนที่ใช้งานจริงเท่านั้น

บทที่ 3 กล่าวถึงการทำงานของเครื่องชั่งแบบดิจิตอลและรายละเอียดของวงจรที่มีใช้รวมถึงหลักการการทำงานของโปรแกรม

บทที่ 4 กล่าวถึงขั้นตอนการทดลอง รายละเอียดของผลการทดลอง และสรุปผลการทดลอง

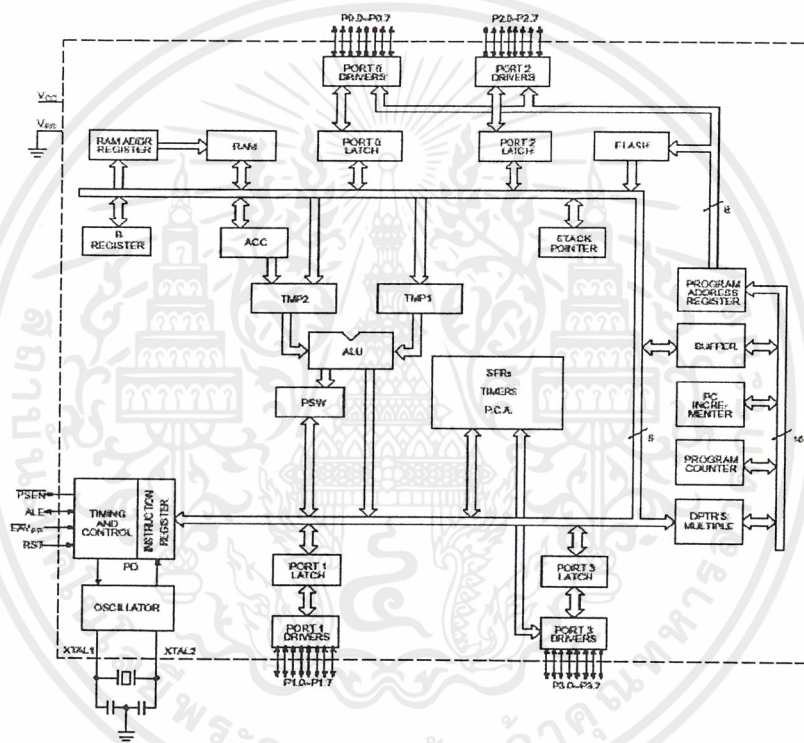
บทที่ 5 สรุปผลการดำเนินงานและกล่าวถึงแนวทางสำหรับการพัฒนาในอนาคต

บทที่ 2

ทฤษฎีและการทำงานของอุปกรณ์ที่เกี่ยวข้อง

2.1 ไมโครคอนโทรลเลอร์ตระกูล MCS-51

MCS-51 นั้นเป็นไมโครคอนโทรลเลอร์ตระกูลหนึ่งที่ได้รับคามนิยมมานาน สังเกตได้จากการทำงานในปัจจุบัน โครงสร้างหลักของไมโครคอนโทรลเลอร์ตระกูลนี้ยังคงเป็นเหมือนในอดีต โค้ดโปรแกรมเดิมนั้นยังคงนำมาใช้ได้กับไมโครคอนโทรลเลอร์รุ่นใหม่ ๆ ในปัจจุบัน



ภาพที่ 2.1 โครงสร้างภายในของ MCS-51

จะเห็นว่าปัจจุบันในตัวไมโครคอนโทรลเลอร์ตระกูล MCS-51 จะมีหน่วยความจำประเภทรอมแบบแฟลช (Flash) ในตัว แตกต่างจากในอดีตซึ่ง MCS-51 จะไม่มีหน่วยความจำนี้ แต่ คุณสมบัติอื่น ๆ ก็ยังเหมือนกับเบอร์อื่นทุกประการ คุณสมบัติพื้นฐานของ MCS-51 มีดังนี้

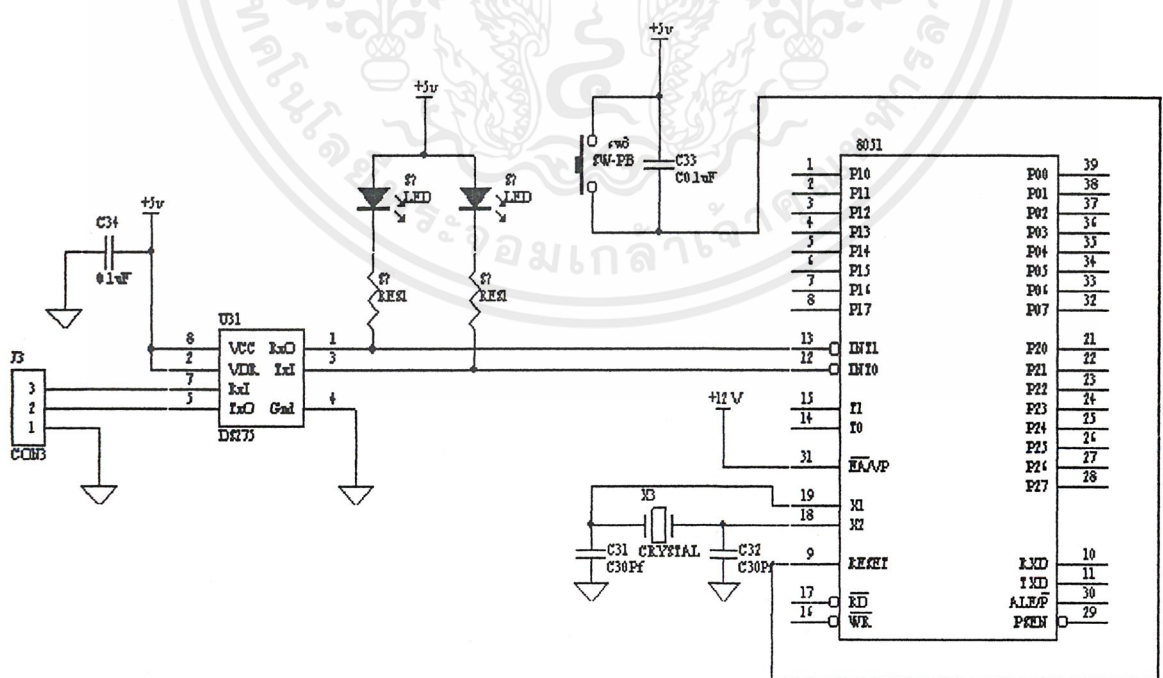
1. เป็นไมโครคอนโทรลเลอร์ที่ทำงานแบบ 8 บิต
2. รีจิสเตอร์ขนาด 8 บิต จำนวน 34 ตัว, รีจิสเตอร์ขนาด 16 บิต จำนวน 2 ตัว
3. มีหน่วยความจำแบบสแต็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาพนธ์นี้ใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 89C51RD+ ของบริษัท Philips semiconductor สามารถลบและเขียนโปรแกรมภายในตัวไมโครคอนโทรลเลอร์ด้วยระบบ In-System Programmable โดยไม่ต้องใช้เครื่องโปรแกรมใดๆ การจัดขาและหน้าที่ของแต่ละขาเหมือนกับ MCS-51 ยกเว้นในบางขาจะมีการกำหนดหน้าที่พิเศษ เพื่อใช้ลบและเขียนโปรแกรมภายในตัวไมโครคอนโทรลเลอร์ รายละเอียดและหน้าที่ของขาต่างเป็นดังนี้



ภาพที่ 2.3 การจัดขาของ 89C51RD+

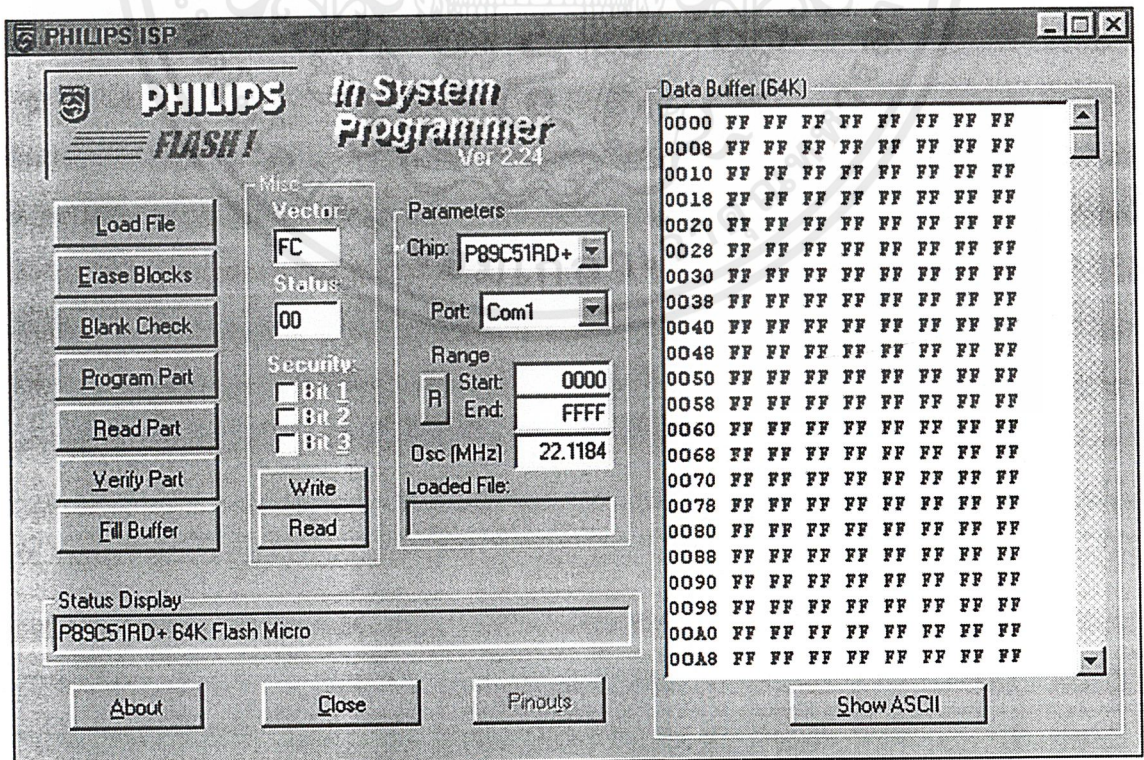


ภาพที่ 2.4 วงจรสำหรับการส่งโปรแกรมเข้าสู่ตัวไอซีเบอร์ 89C51RD+

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งโปรแกรมเข้าสู่ตัวชิพต้องใช้โปรแกรม winisp ของบริษัท Philips semiconductor ทำงานบนระบบปฏิบัติการวินโดวส์ใช้สำหรับการลบโปรแกรมภายในตัว 89C51RD+ และโหลดโปรแกรมเข้าสู่ตัว 89C51RD+ โดยใช้พอร์ทสื่อสารอนุกรม ขั้นตอนการทำงานมีดังนี้

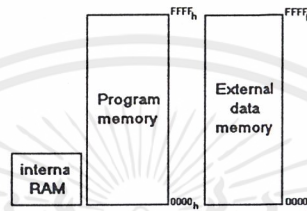
1. ทำการเลือก Chip เป็น 89C51RD+
2. กำหนด Port เป็น COM1 (ในกรณีที่ใช้พอร์ทอื่นในการทำงานก็ให้กำหนดตามจริง)
3. กำหนด OSC เป็น 22.1184
4. กำหนด Vector เป็น FC
5. กำหนด Status เป็น 00
6. จะต้องทำการลบข้อมูลเดิมซึ่งอยู่ในตัวชิพก่อนทุกครั้ง โดยใช้ฟังก์ชัน Erase Blocks กำหนดการลบเฉพาะ 8K แรกเท่านั้น ในกรณีที่ Hexadecimal file มีขนาดมากกว่า 8 K ก็ต้องกำหนด Block การลบให้ครอบคลุมด้วย หลังจากลบข้อมูลในหน่วยความจำเสร็จเรียบร้อยแล้วจะแสดงข้อความที่ Status Display ดังนี้ “The selected blocks have been erased” ถ้าไม่สามารถติดต่อกับชิพได้จะแสดงข้อความ “Invalid Response to ‘U’ →
7. โหลดไฟล์นามสกุล Hex ที่ต้องการ โดยใช้ฟังก์ชัน Load File
8. โหลดข้อมูลลงบนชิพ โดยใช้ฟังก์ชัน Program Part ถ้าการ โปรแกรมถูกต้องจะแสดงข้อความ “Flash Programming Successful”



เอกสารนี้เป็นเอกสารที่ 2.5 โปรแกรม WINISP ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบหน่วยความจำของ MCS-51 โดยทั่วไปแบ่งได้เป็น หน่วยความจำโปรแกรม (Program memory) และหน่วยความจำข้อมูล (Data memory) สามารถแสดงการแบ่งระบบหน่วยความจำของ MCS-51 ออกเป็น 3 แบบหลัก ๆ คือ

- หน่วยความจำชั่วคราวภายใน (Internal RAM) เข้าถึงแบบ Direct
- หน่วยความจำโปรแกรม มีได้สูงสุด 64 KB ($\text{movc } @A+DPTR$)
- หน่วยความจำข้อมูลภายนอก มีได้สูงสุด 64 KB ($\text{movx } @DPTR$)



ภาพที่ 2.6 การจัดหน่วยความจำของ MCS-51

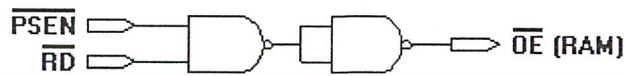
จากรูปหน่วยความจำโปรแกรมนิยมใช้ ROM (Read Only Memory) หรือ EPROM (Erasable Programming Read Only Memory) เพราะ MCS-51 ต้องการอ่านคำสั่งจากหน่วยความจำชนิดนี้เท่านั้น (จะไม่เขียนทับ) สำหรับหน่วยความจำข้อมูลเราก็จะใช้ RAM (Random Memory) เพราะสามารถเขียนและลบได้ ระบบแอดเดรสบิตของ MCS-51 มีขนาด 16 บิต อ้างอิงหน่วยความจำได้เพียง 64 KB เท่านั้น ดังนั้นหน่วยความจำโปรแกรมหักกับหน่วยความจำข้อมูลจะซ้อนทับกันอยู่ คือ มีแอดเดรสในช่วง $0000_{16} - FFFF_{16}$ สำหรับตัวที่แยกว่ากำลังอ้างอิงถึงหน่วยความจำประเภทใดอยู่ นั่นก็คือขา PSEN, ขา RD และ ขา WR แต่ถ้าเกิด MCS-51 ที่เราใช้นั้นมีหน่วยความจำโปรแกรมภายใน เช่น AT89C51, AT89C55, AT89S8252 หรือ AT89S33 เป็นต้น ถ้าขา EA ของ MCS-51 มีสถานะเป็น 0 ตัว ไมโครคอนโทรลเลอร์จะมองว่าหน่วยความจำโปรแกรมนั้นอยู่ภายนอกทั้งหมด ดังนั้นถ้าต้องการให้โปรแกรมในไมโครคอนโทรลเลอร์ทำงาน จะต้องทำให้สถานะของ EA เป็น 1

ตารางที่ 2.1 สภาวะลอจิกของขา \overline{PSEN} , \overline{RD} และ \overline{WR}

การทำงาน	\overline{PSEN}	\overline{WR}	\overline{RD}
อ่านข้อมูลโปรแกรมจากหน่วยความจำโปรแกรมภายนอก	HI	LOW	LOW
อ่านข้อมูลจากหน่วยความจำข้อมูลภายนอก	LOW	LOW	HI
เขียนข้อมูลเก็บในหน่วยความจำข้อมูลภายนอก	LOW	HI	LOW

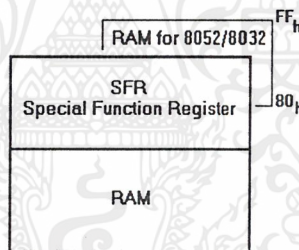
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า. ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าต้องการให้สามารถโหลดโปรแกรมจากเครื่องคอมพิวเตอร์ส่วนบุคคล แล้วให้โปรแกรมนั้นสามารถทำงานได้โดยใช้ RAM เป็นทั้งหน่วยความจำข้อมูลและหน่วยความจำโปรแกรมในตัวเองกัน หรือที่เรียกว่าการทำ Overlapped Memory หรือ Combine Memory จะต้องต่อขา PSEN กับขา RD ของไมโครคอนโทรลเลอร์เข้ากับแนนด์เกต (NAND GATE)



ภาพที่ 2.7 การต่อหน่วยจำให้เป็นแบบ Combine

หน่วยความจำแรมภายในตัวไมโครคอนโทรลเลอร์ เป็นพื้นที่หน่วยความจำชั่วคราว ซึ่งใช้สำหรับเก็บข้อมูลที่จะนำไปประมวลผลและเป็นที่ยึดผลลัพธ์จากการทำงานด้วย โดยสามารถเข้าถึงข้อมูลได้ทั้งแบบทางตรง (Direct) และทางอ้อม (Indirect)



ภาพที่ 2.8 ส่วนต่าง ๆ ของหน่วยความจำแรมภายใน

รายละเอียดของหน่วยความจำแรมภายในนั้น สามารถแบ่งออกได้เป็น 2 ส่วน คือ ส่วนแรก $00_{16} - 7F_{16}$ เป็นหน่วยความจำสำหรับใช้งานทั่วไป ครอบคลุมตำแหน่งการใช้งานระดับบิตสามารถเข้าถึงข้อมูลได้ทั้งแบบทางตรงและทางอ้อม ส่วนที่สอง $80_{16} - FF_{16}$ เป็นหน่วยความจำพิเศษใช้สำหรับกำหนดการทำงานของไมโครคอนโทรลเลอร์ เรียกว่า SFR (Special Function Registers) เป็นหน่วยความจำที่เข้าถึงข้อมูลแบบทางตรงได้เพียงอย่างเดียว มีขนาด 128 ไบต์ แต่ในการใช้งานนั้นใช้ได้เฉพาะในบางตำแหน่งที่กำหนดเท่านั้น หากผู้ใช้อ้างตำแหน่งนอกเหนือจากที่กำหนดนั้น จะทำให้ได้ข้อมูลที่ผิดพลาด สำหรับไมโครคอนโทรลเลอร์ตระกูล 8052 ในส่วนที่สองซึ่งเป็นหน่วยความจำพิเศษนั้น จะมีหน่วยความจำสำหรับใช้งานทั่วไปเข้าถึงแบบทางอ้อมร่วมอยู่ด้วย

00 ₁₆	R0	R1	R2	R3	R4	R5	R6	R7	Register Bank 0
08 ₁₆	R0	R1	R2	R3	R4	R5	R6	R7	Register Bank 1
10 ₁₆	R0	R1	R2	R3	R4	R5	R6	R7	Register Bank 2
18 ₁₆	R0	R1	R2	R3	R4	R5	R6	R7	Register Bank 3
20 ₁₆	00	08	10	18	20	28	30	38	Bits register (00 ₁₆ - 7F ₁₆)
28 ₁₆	40	48	50	58	60	68	70	78	
30 ₁₆	หน่วยความจำทั่วไป และใช้เป็นหน่วยความจำสแต็ก								
7F ₁₆									

ภาพที่ 2.9 การจัดหน่วยความจำแรมภายใน สำหรับใช้งานทั่วไปของ 8051/8031

0FH									0FH
0FH	B 0000000								0FH
0EH									0EH
0EH	ACC 0000000								0EH
0DH									0DH
0DH	PSW 0000000								0DH
0CH									0CH
0CH									0CH
0BH	IP XX00000								0BH
0BH	P3 1111111								0BH
0AH	IE 0000000								0AH
0AH	P2 1111111								0AH
9H	SCON 0000000	SBUF XXXXXXXX							9H
9H	P1 1111111								9H
8H	TCON 0000000	TMOD 0000000	TL0 0000000	TL1 0000000	TH0 0000000	TH1 0000000			8H
8H	P0 1111111	SP 111	DPL 0000000	DPH 0000000				PCON 0000000	8H

เอกสารนี้ภาพที่ 2.10 ที่การจัดหน่วยความจำแรมภายใน ส่วน SFR ของ 8051/8031 นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การเขียนโปรแกรมภาษาซีสำหรับ MCS-51

การเขียนโปรแกรมด้วยภาษาซีนั้น เป็นการเขียนโปรแกรมแบบโครงสร้างโดยการแบ่งโปรแกรมออกเป็น 2 ส่วน ได้แก่ ส่วนแรกฟังก์ชันที่เป็นโปรแกรมหลักซึ่งถูกกำหนดให้มีได้เพียงฟังก์ชันเดียว และส่วนที่สองเป็นโปรแกรมย่อยหรือฟังก์ชันย่อยสำหรับเรียกใช้ในโปรแกรมหลัก ซึ่งมีได้ไม่จำกัดจำนวน รูปแบบของฟังก์ชันอาจมีส่งค่ากลับหรือไม่มีก็ได้ โครงสร้างพื้นฐานมีดังนี้

```
#pragma small
#include<reg51.h>
#define
function1();

main()
{
    source program
    function1();
}

function1()
{
    return();
}
```

1. ทำการกำหนดส่วน preprocess โดยใช้คำสั่ง #pragma ตามด้วยโมเดลหน่วยความจำ เช่น
 - Small ตัวแปรที่ใช้งานจะถูกกำหนดอยู่ใน Internal Data Memory
 - Compact ตัวแปรจะถูกกำหนดอยู่ในพื้นที่ 256 ไบต์แรกของหน่วยความจำข้อมูลภายนอก
 - Large ตัวแปรทุกตัวจะถูกกำหนดให้อยู่ในพื้นที่หน่วยความจำข้อมูลภายนอกทั้ง 64 Kbyte
2. ทำการเรียกไฟล์ที่เก็บชื่อฟังก์ชันที่ต้องใช้ในโปรแกรม โดยสั่งว่า #include ชื่อไฟล์.h
3. ทำการสร้างตัวแปรภายนอกที่ต้องการ ใช้
4. ประกาศฟังก์ชันที่สร้างเอง
5. โปรแกรมหลัก ซึ่งมีชื่อกว่า main() โปรแกรมจะเริ่มทำงานในฟังก์ชันที่ชื่อว่า main ก่อน
6. เขียนฟังก์ชันที่สร้างขึ้นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในภาษาซีได้มีการแบ่งกลุ่มของชนิดตัวแปรออกเป็นกลุ่ม 3 กลุ่มด้วยกันคือข้อมูลที่เป็นเลขจำนวนเต็ม (Integer Type) ข้อมูลที่เป็นตัวอักษร (Character Type) ข้อมูลชนิดอื่น ๆ (Other Type) เป็นชนิดข้อมูลทีนอกเหนือไปจาก 3 ชนิดข้าง อันได้แก่ ตัวแปรแบบอะเรย์ (Array) และตัวแปรแบบพอยน์เตอร์ (Pointer)

ตารางที่ 2.2 ขนาดบิตที่ใช้และช่วงค่าที่สามารถเก็บได้ของชนิดตัวแปร

ชนิดตัวแปร	ขนาด (บิต)	ช่วงของค่าที่เก็บ
Int	16	-32,768 ถึง 32,767
Unsigned int	16	0 ถึง 65,535
Char	8	-128 ถึง 127 และใช้เก็บตัวอักษร
Unsigned char	8	0 ถึง 255 และใช้เก็บตัวอักษร

ส่วนตัวแปรแบบอื่น ๆ ที่มีใช้ในภาษาซีนั้นได้แก่

1. ชนิดข้อมูลแบบอะเรย์ (Array Type) โดยตัวแปรชนิดนี้จะมีขนาดเท่ากับจำนวนชุดของอะเรย์คูณกับขนาดของชนิดข้อมูลที่เก็บในอะเรย์นั้น
2. ชนิดของข้อมูลแบบพอยเตอร์ (Pointer Type) ตัวแปรชนิดนี้จะเป็นตัวแปรที่ทำหน้าที่ชี้หรือเรียกได้ว่าตัวแปรชนิดนี้จะเป็นตัวเก็บค่าของแอดเดรสของตัวแปรอื่น ๆ

การสร้างตัวแปรในภาษาซีนั้น คอมไพเลอร์จะจัดวางตัวแปรที่เราประกาศลงในตำแหน่งพื้นที่ที่สัมพันธ์กับชนิดของโมเดลหน่วยความจำที่ระบุในส่วน “ #pragma ” หรือกำหนดเป็นคำประกาศแบบเจาะจงภายในบรรทัดการประกาศตัวแปร รูปแบบคำประกาศแบบเจาะจง มีดังนี้

code	แทนพื้นที่ 64 Kbyte ที่จัดเก็บในหน่วยความจำของโปรแกรม (movc @A+DPTR)
data	แทนพื้นที่ในหน่วยความจำของข้อมูล 128 ไบต์ล่าง (00H-7FH) เข้าถึงแบบ Direct
bdata	แทนตัวแปรแบบบิตที่พื้นที่ของ Bit Address 128 บิต (20H-2FH)
xdata	แทนตัวแปรในหน่วยความจำของข้อมูลภายนอก 64 Kbyte (movx @DPTR)
pdata	แทน 256 ไบต์แรกของหน่วยความจำของข้อมูลภายนอก (movx @Rn)

การประกาศตัวแปรในภาษาซีนั้นมีรูปแบบในการกำหนดชนิดของตัวแปร ดังนี้คือ

ชนิดของตัวแปร	ชื่อของตัวแปร ;
ชนิดของตัวแปร	คำประกาศแบบเจาะจง ชื่อของตัวแปร ;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในภาษาซีนอกจากจะมีการสร้างตัวแปรแล้ว ยังสนับสนุนการสร้างค่าคงที่เอาไว้ใช้งานตามความต้องการได้อีกด้วย สามารถทำได้โดยการใช้คำสั่ง `#define` ซึ่งมีรูปแบบดังต่อไปนี้

`#define` ชื่อมาโคร ค่าคงที่

นิพจน์ (Expression) หรือประโยคกระทำการในภาษาซีนั้น เต็มไปด้วยเครื่องหมายพิเศษมากมายการเข้าใจเครื่องหมายต่างๆ นั้นมีส่วนทำให้สามารถประยุกต์ใช้ภาษาซีได้เหมาะสมมากขึ้น จึงได้ทำการแบ่งกลุ่มเครื่องหมายต่าง ๆ ออกเป็นกลุ่ม ๆ ดังต่อไปนี้

ตารางที่ 2.3 เครื่องหมายการดำเนินการทางคณิตศาสตร์

เครื่องหมาย	ความหมาย
+	บวก (add)
-	ลบ (subtract)
*	คูณ (multiply)
/	หาร (div)

ตารางที่ 2.4 เครื่องหมายดำเนินการทางบิต

เครื่องหมาย	ความหมาย
&	การ AND บิต
	การ OR บิต
^	การ XOR บิต
<<	เลื่อนบิตไปทางซ้าย (Left shift)
>>	เลื่อนบิตไปทางขวา (Right shift)
~	ทำ One's Complement (Inverse)

ตารางที่ 2.5 ทิศทางและลำดับความสำคัญ

เครื่องหมาย	ทิศทางการทำงาน
() []	ทำจากซ้ายไปขวา
* / %	ทำจากซ้ายไปขวา
+ -	ทำจากซ้ายไปขวา

คำสั่งเงื่อนไขในภาษาซีนั้น ประกอบด้วยคำสั่ง " if " และ " else " นั่นคือ เมื่อตรวจสอบเงื่อนไขของ if ถ้าได้ผลลัพธ์เป็นจริงก็จะทำในส่วนของ "คำสั่งที่ต้องการให้ทำเมื่อเงื่อนไขเป็นจริง" พอทำเสร็จก็จะออกจากการตรวจสอบเงื่อนไขแต่ถ้าเงื่อนไขของ if เป็นเท็จ โปรแกรมก็จะกระโดดมาทำในส่วนของ else หรือคำสั่งในส่วนของ "คำสั่งที่ต้องการให้ทำเมื่อเงื่อนไขเป็นเท็จ" รูปแบบคำสั่งเป็นดังนี้

if (เงื่อนไข)

```
{
    คำสั่งที่ทำ เมื่อเป็นจริง
}
else
{
    คำสั่งที่ทำ เมื่อเป็นเท็จ
}
```

คำสั่งการวนรอบ while ก็คือ ถ้าเงื่อนไขของคำสั่งเป็นจริง ก็จะทำคำสั่งตามที่กำหนดเอาไว้ เมื่อทำคำสั่งครบทุกคำสั่งแล้ว ก็จะกลับมาตรวจสอบเงื่อนไขใหม่อีกรอบหนึ่ง ถ้าเงื่อนไขเป็นจริงก็จะทำตามคำสั่งอีกรอบหนึ่ง จะทำอย่างนี้เรื่อย ๆ จนกว่าเงื่อนไขนั้นจะเป็นเท็จ มีรูปแบบดังนี้

while (เงื่อนไข)

```
{
    คำสั่งที่ทำ เมื่อเป็นจริง
}
```

คำสั่งการวนรอบ do...while การทำงานจะทำคำสั่งในเงื่อนไขก่อน 1 รอบ แล้วทำการตรวจสอบเงื่อนไข ถ้าเงื่อนไขเป็นจริงก็จะกลับไปทำคำสั่งในช่วงของ do...while อีกกรอบหนึ่ง และจะออกจากการวนรอบก็ต่อเมื่อเงื่อนไขหลัง do...while เป็นเท็จ รูปแบบของคำสั่งเป็นดังนี้

do

```
{
    คำสั่งที่ทำเมื่อเป็นจริง
```

```
} while (เงื่อนไข);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งการวนรอบ for จะมีการกำหนดว่าจะมีค่าเริ่มต้นด้วยค่าเท่าใด หยุดการวนรอบเมื่อใด และในแต่ละรอบจะมีการเพิ่มหรือลดค่าเป็นอัตราส่วนเท่าใด ทำให้เมื่อใช้คำสั่ง for ในการวนรอบ ผู้เขียน โปรแกรมนี้จะทำการวนรอบเป็นจำนวนครั้งเท่าใด แต่คำสั่ง while และ do...while นั้นจะทำการวนรอบไปเรื่อย ๆ จนกว่าเงื่อนไขจะเป็นเท็จ ซึ่งรูปแบบของคำสั่ง for เป็นดังนี้

for (ค่าเริ่มต้น ; เงื่อนไขการวนรอบ ; การเพิ่มลดค่าในแต่ละรอบ)

```
{
    คำสั่งที่ต้องทำ ถ้าเงื่อนไขการวนรอบยังเป็นจริง
}
```

คอมพิวเตอร์ภาษาซีสำหรับ MCS-51 ที่ใช้ในการจัดทำโครงการเป็นโปรแกรม C51 ของบริษัท Franklink V3.20 ซึ่งเป็นเวอร์ชันที่มีแพร่หลายทั่วไป การติดตั้งจะใช้พื้นที่หน่วยความจำประมาณ 8 Mb ขั้นตอนการติดตั้งซอฟต์แวร์ C51 ทำดังนี้

1. ทำการ copy ไฟล์โปรแกรม C51 ลงฮาร์ดดิสก์ โดยสร้างซับไดเรกทอรี C:\C51 เอาไว้
2. ใช้โปรแกรม edit ของ DOS เพื่อเปิดไฟล์ autoexec.bat พิมพ์ข้อมูล ดังนี้

```
PATH = C:\C51; C:\C51\BIN
```

```
SET C51TMP =
```

```
SET C51INC = C:\C51\INC
```

```
SET C51LIB = C:\C51\LIB
```

ขั้นตอนต่าง ๆ ของการคอมไพล์มีดังนี้

1. ทำการพิมพ์โปรแกรมด้านล่างและจัดเก็บไฟล์ในชื่อ lab1.c
2. ทำการคอมไพล์โปรแกรมโดยใช้โปรแกรม C51 (ในกรณีที่ติดตั้งโปรแกรม C51 ไว้ที่ C:\C51)


```
C:\C51\C51 lab1.c
```

ถ้าไม่มีข้อผิดพลาดจะได้ไฟล์ “lab1.obj” ถ้ามีข้อผิดพลาดต้องกลับไปแก้ไข Source File ใหม่

3. ทำการเชื่อมโปรแกรมโดยใช้โปรแกรม L51

```
C:\C51\L51 lab1.obj
```

ถ้าไม่มีข้อผิดพลาดจะได้ไฟล์ lab1 (ไม่มีนามสกุล) ถ้ามีข้อผิดพลาดต้องกลับไปแก้ไข Source File

4. ทำการเปลี่ยนเป็นไฟล์ Hexadecimal file โดยใช้โปรแกรม OHS51

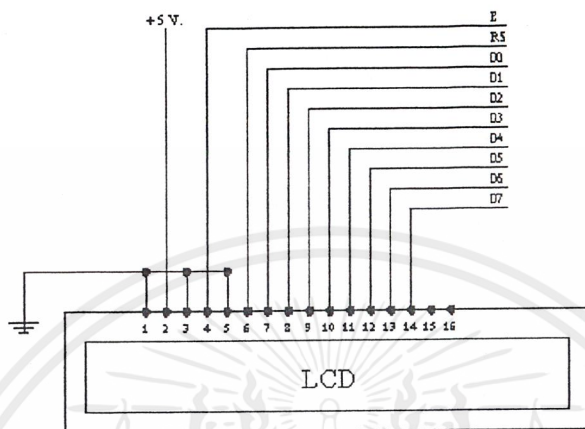
```
C:\C51\OHS51 lab1
```

จะได้ไฟล์ lab1.hex ที่อยู่ในรูปของ Intel format

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 อุปกรณ์แสดงผล LCD

อุปกรณ์แสดงผลข้อมูลแบบ LCD (Liquid Crystal Display) สามารถแสดงผลเป็นตัวอักษรที่มีความละเอียดได้ โครงการนี้ใช้ LCD แบบตัวอักษร ความละเอียดแบบ 16 ตัวอักษร 1 แถว



ภาพที่ 2.11 LCD แบบ 16 ตัวอักษร 1 แถว

โดยทั่วไป LCD มีองค์ประกอบด้วยกัน 3 ส่วน คือ ส่วนแสดงผลที่เป็นจอ LCD, ส่วนขับ (Drive) และส่วนควบคุมการทำงานของ LCD ในส่วนการควบคุมการทำงานของ LCD เป็นแบบ 16 ตัวอักษร 1 บรรทัดนั้น มีหน่วยความจำหลักๆ 3 ตัว คือ

1. Character Generator ROM (CGRAM) ทำหน้าที่เก็บตัวอักษรสำหรับใช้แสดงผล
2. Character Generator RAM ZCGRAM) มีไว้สำหรับสร้างตัวอักษรเองได้ มีพื้นที่ 512 ไบต์
3. Display Data RAM (DDRAM) เก็บค่าข้อมูลที่แสดงผลบนจอ LCD สำหรับ LCD ที่ใช้ใน

โครงการนี้ มีการจัด Address ของหน่วยความจำข้อมูล DD RAM ดังนี้

80	81	82	83	84	85	86	87	C0	C1	C2	C3	C4	C5	C6	C7
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

รายละเอียดของคำสั่งสำหรับการเขียนโปรแกรมควบคุมการแสดงผลของ LCD ดังนี้

1. ลบการแสดงผลที่มีอยู่ (Clear display)

E	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	0	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ย้ายเคอร์เซอร์ไปที่ตำแหน่งเริ่มต้น (Return home)

E	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	0	0	1	-

คำสั่งนี้ทำการย้ายเคอร์เซอร์ ให้มาอยู่ชิดด้านซ้ายของบรรทัดนั้น ส่วนที่เป็นเครื่องหมาย “-“ หมายความว่า ไม่มีผลกับการสั่งการ (จะมีค่าเป็นอะไรก็ได้)

3. เปิด/ปิด การแสดงผล (Display ON/OFF control)

E	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	0	0	C	B

คำสั่งนี้ควบคุมการทำงาน เปิด/ปิด การแสดงผล, การแสดงเคอร์เซอร์ และการกระพริบของเคอร์เซอร์ โดยมีค่ากำหนด ดังนี้

D เปิด/ปิดควบคุมการเปิด/ปิดการแสดงผล (display)

ถ้าเป็น 1 หมายความว่า เปิดจอแสดงผล

ถ้าเป็น 0 หมายความว่า ปิดจอแสดงผล

C เป็นบิตควบคุมการแสดงผลของเคอร์เซอร์

ถ้าเป็น 1 หมายความว่า เปิดการแสดงผลของเคอร์เซอร์

ถ้าเป็น 0 หมายความว่า ปิดจอแสดงผลของเคอร์เซอร์

B เป็นบิตควบคุมการกระพริบของเคอร์เซอร์

ถ้าเป็น 1 หมายความว่า เคอร์เซอร์กระพริบ

ถ้าเป็น 0 หมายความว่า เคอร์เซอร์ไม่กระพริบ

4. กำหนดวิธีการทำงานของ LCD (Function set)

E	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	1	DL	N	F	เป็นอะไรก็ได้	

คำสั่งเป็นการกำหนดวิธีการทำงานของ LCD ว่าใช้แบบ 1 บรรทัดหรือ 2 บรรทัด, ทำงานโหมด 8 บิต หรือ 4 บิต, ใช้ตัวอักษรแบบ 5x7 จุด โดยบิตต่าง มีค่า ดังนี้

DL เป็นการกำหนดว่าจะให้ LCD ทำงานในโหมดใด

ถ้าเป็น 1 หมายความว่า ทำงานโหมด 8 บิต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ถ้าเป็น 0 หมายความว่า ทำงานโหมด 4 บิต
- N เป็นการกำหนดว่าจะใช้ LCD โหมด 8 ตัวอักษร หรือ 16 ตัวอักษร
- ถ้าเป็น 1 หมายความว่า ทำงานโหมด 16 ตัวอักษร
- ถ้าเป็น 0 หมายความว่า ทำงานโหมด 8 ตัวอักษร
- F เป็นการกำหนดว่าจะให้ LCD ใช้ชุดตัวอักษรความละเอียดเท่าใด
- ถ้าเป็น 1 หมายความว่า ใช้ตัวอักษร 5x10 จุด
- ถ้าเป็น 0 หมายความว่า ใช้ตัวอักษร 5x7 จุด

5. เขียนข้อมูลไปที่ LCD (Write data to DD RAM)

E	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0
1	1	0	ข้อมูลขนาด 8 บิต							

คำสั่งนี้ใช้สำหรับเขียนข้อมูลไปที่ DD RAM ของ LCD การเขียนข้อมูลทำให้ค่าตำแหน่ง Address ของ DD RAM เพิ่มขึ้น การที่จะเขียนข้อมูลไปที่ DDRAM ได้ นั้น ก่อนอื่นจะต้องทำการกำหนดตำแหน่ง Address ของ DDRAM ก่อน ข้อมูลที่ส่งไปยัง DD RAM เป็นข้อมูลขนาด 8 บิต ถ้าทำงานในโหมด 4 บิต ต้องส่งข้อมูลบิตสูง (D4-D7) ออกไปก่อน แล้วตามด้วยบิตต่ำ (D0-D3)

6. กำหนดตำแหน่งของ DDRAM (Set DDRAM Address)

E	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	ค่าตำแหน่งของ DD RAM ขนาด 8 บิต							

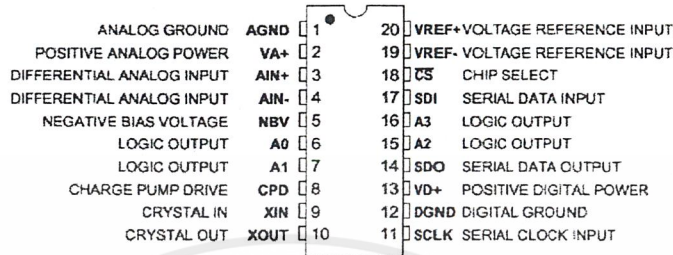
คำสั่งนี้ใช้สำหรับกำหนดตำแหน่ง Address ของ DDRAM ที่ต้องการเข้าถึง หลังจากนั้นค่อยใช้คำสั่งอ่านหรือเขียนข้อมูลจาก LCD

7. สั่งให้ LCD ทำการประมวลผล (Enable LCD)

การที่จะสั่งให้ LCD ทำงานนั้น จะต้องส่งแรงดันไฟฟ้าแก่ขา E แล้วเปลี่ยนเป็นแรงดันไฟสูง หรือเรียกได้ว่าต้องสัญญาณพัลส์ (Pulse) รูปเหลี่ยมไปที่ขา E ของ LCD นั้นเอง การสร้างคือส่งบิต 0 แล้วรอการทำงานของ LCD แล้วส่งบิต 1 ไปใหม่

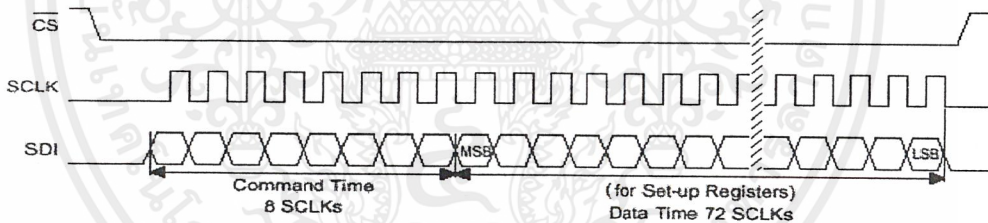
2.4 ไอซีแปลงแรงดันอะนาลอกเป็นสัญญาณดิจิทัล

ปริยญาณิพนธ์นี้ใช้ไอซีแปลงสัญญาณแรงดันอะนาลอกเป็นสัญญาณดิจิทัลขนาด 16 บิต เบอร์ CS5525 ของบริษัท Cirrus Logic รับสัญญาณแรงดันอะนาลอกอินพุตที่ 0-5 โวลต์

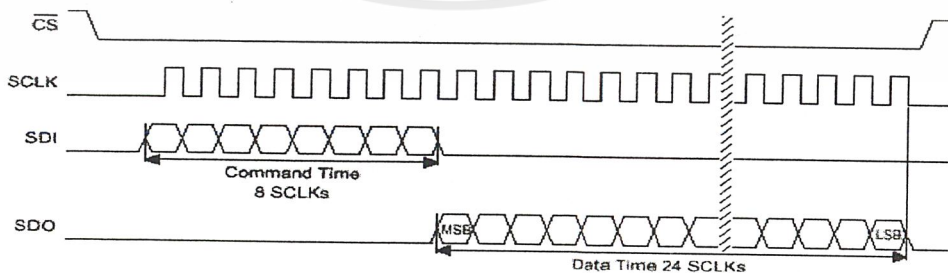


ภาพที่ 2.12 การจัดขาของ CS5525

การใช้งาน ไอซี CS5525 จะต้องมีการใช้งานร่วมกับไมโครโปรเซสเซอร์หรือไมโครคอนโทรลเลอร์ เนื่องจากสัญญาณดิจิทัลเอาต์พุตจาก CS5525 เป็นสัญญาณอนุกรม และการส่งคำสั่งที่ใช้ควบคุมการทำงานของ CS5525 จะต้องส่งเป็นสัญญาณอนุกรมด้วย



ภาพที่ 2.13 การส่งคำสั่งสำหรับควบคุมไอซี CS5525



ภาพที่ 2.14 การรับข้อมูลจากไอซี CS5525

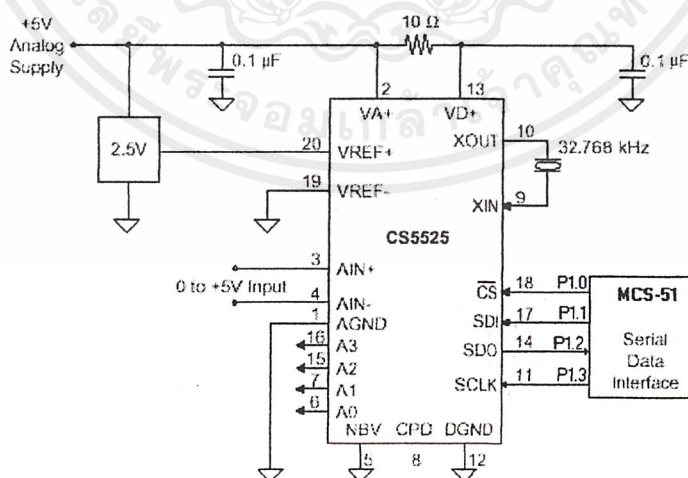
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเริ่มต้นทำงานของ CS5525 จะต้องทำการ Set-up Register ภายใน CS5525 ก่อน โดยส่งคำสั่งสำหรับการ Set-up Register เป็นสัญญาณดิจิทัลอนุกรม 8 บิต และตามด้วยข้อมูลสำหรับ Set-up Register ภายใน CS5525 เป็นสัญญาณดิจิทัลอนุกรม 72 บิตติดต่อกัน สำหรับการอ่านสัญญาณดิจิทัลเอาต์พุตจาก CS5525 ต้องทำการส่งคำสั่งสำหรับการ Convert ก่อนแล้วจึงส่งคำสั่งสำหรับการอ่านข้อมูลเอาต์พุตรายละเอียดของค่าคำสั่งทั้งหมดสามารถที่จะศึกษาได้จาก Data Sheet สำหรับคำสั่งที่ใช้งานเบื้องต้นนั้นมีดังนี้

Command	Value
Single Conversion	C0 (H)
Read Conversion Data Register	96 (H)
Set-up Registers (Offset, Gain, Configuration)	88 (H)

ข้อมูลสำหรับ Set-up Register ภายใน CS5525

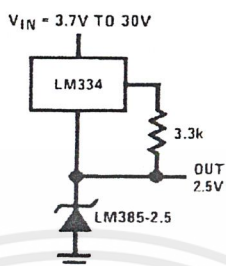
Register	Value
Offset Register	000000 (Hex)
Gain Register	800000 (Hex)
Configuration Register	00D800 (Hex)



ภาพที่ 2.15 วงจรใช้งาน CS5525 ร่วมกับ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

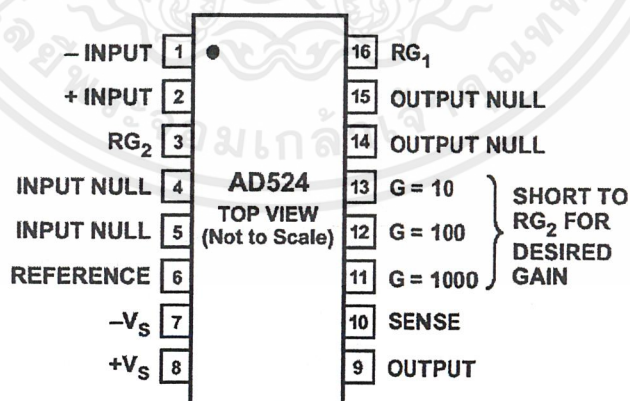
จากภาพเป็นตัวอย่างวงจรอย่างง่ายสำหรับการใช้งาน CS5525 ร่วมกับ MCS-51 โดยใช้การเขียนโปรแกรมควบคุมการทำงานของ MCS-51 ให้สามารถรับและส่งข้อมูลให้กับ CS5525 ได้เพื่อ MCS-51 จะนำข้อมูลที่รับได้จาก CS5525 มาประมวลผลและแสดงออกที่จอแสดงผล



ภาพที่ 2.16 วงจรสร้างแรงดันอ้างอิง 2.5 โวลท์

2.5 ไอซีขยายแรงดันอินสัทรูเมนเทชั่นแอมพลิไฟเออร์

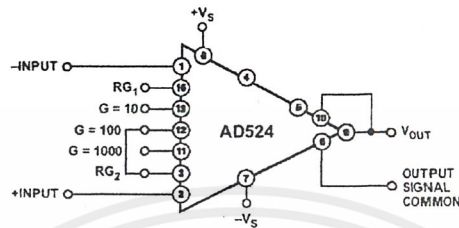
สัญญาณเอาต์พุตที่ได้จากอุปกรณ์ทรานสดิวเซอร์ต่าง ๆ จะมีขนาดเล็ก ไม่สามารถที่จะนำไปใช้งานได้ จึงต้องนำมาขยายสัญญาณเสียก่อน เพื่อให้สัญญาณมีขนาดใหญ่ วงจรที่ใช้ในการขยายสัญญาณจะใช้วงจรขยายแรงดันอินสัทรูเมนเทชั่นแอมพลิไฟเออร์ที่มีความเที่ยงตรง สำหรับวงจรขยายแรงดันอินสัทรูเมนเทชั่นแอมพลิไฟเออร์ที่ใช้ในการจัดทำปริญญาโทฉบับนี้ เป็นไอซีสำเร็จรูปเบอร์ AD524 ของบริษัท Analog Device ซึ่งสามารถเลือกค่าอัตราขยายได้



ภาพที่ 2.17 การจัดขาของ AD524

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเลือกค่าอัตราขยายทำได้โดยเลือกต่อขา 11 (อัตราขยายเท่ากับ 1000 เท่า) หรือขา 12 (อัตราขยายเท่ากับ 100 เท่า) หรือขา 13 (อัตราขยายเท่ากับ 10 เท่า) กับขา 3 (ขา RG2) ซึ่งเป็นอัตราขยายที่กำหนดมาตามคุณสมบัติและความสามารถของไอซีเอง



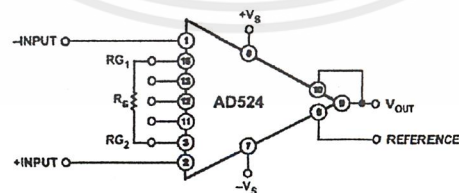
ภาพที่ 2.18 การเลือกอัตราขยายเท่ากับ 100 เท่า ของ AD524

นอกจากนั้นยังสามารถที่จะเลือกค่าอัตราขยายค่าอื่นๆ นอกเหนือจากที่กำหนดมาได้อีก ทำให้ผู้ใช้สามารถเลือกอัตราขยายได้ตามต้องการ ซึ่งมี 2 วิธี คือ วิธีที่หนึ่งต่อตัวต้านทานภายนอก ระหว่างขา 16 (ขา RG1) กับขา 3 (ขา RG2) จะได้อัตราขยายตามสมการ

$$G = \left[\frac{40000}{R_o} \right] + 1$$

เมื่อ R คือ ค่าความต้านทานที่นำมาต่อระหว่างขา 16 กับขา 3

G คือ อัตราขยายของวงจร



ภาพที่ 2.19 การเลือกอัตราขยายโดยการต่อตัวต้านทานภายนอก

วิธีที่สอง โดยการต่อตัวต้านทานภายนอกขนานกับตัวต้านทานภายใน ซึ่งก็คือการเลือกต่อขา 11, 12, และ 13 กับขา 3 เพื่อเลือกอัตราขยาย แล้วจึงต่อตัวต้านทานภายนอกระหว่างขา 16 กับขา 3 จะได้อัตราขยายตามสมการ รับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$G = \left[\frac{40000}{R_G // R_{in}} \right] + 1$$

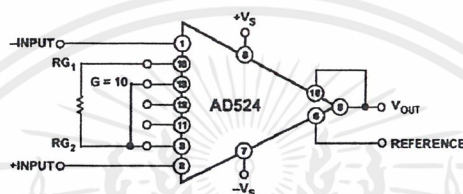
เมื่อ R คือ ค่าความต้านทานที่นำมาต่อระหว่างขา 16 กับขา 3

G คือ อัตราขยายของวงจร

เลือก G = 10 เท่า ค่าความต้านภายใน $R_{in} = 4444.44 \text{ ohm}$

เลือก G = 100 เท่า ค่าความต้านภายใน $R_{in} = 404.04 \text{ ohm}$

เลือก G = 1000 เท่า ค่าความต้านภายใน $R_{in} = 40.04 \text{ ohm}$



ภาพที่ 2.20 การเลือกอัตราขยายโดยการต่อตัวต้านทานแบบขนาน

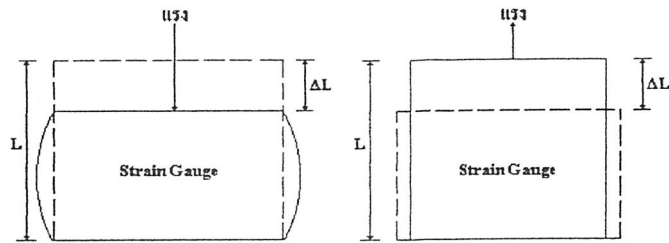
2.6 โหลดเซลล์ (Load cell)

โหลดเซลล์ (Load Cell) เป็นอุปกรณ์รับน้ำหนักของวัตถุ และเป็นอุปกรณ์ซึ่งทำหน้าที่แปลงน้ำหนักให้เป็นแรงดันไฟฟ้า โครงสร้างของโหลดเซลล์ประกอบด้วยส่วนต่าง ๆ ที่สำคัญ คือ สเตรนเกจแบบค่าความต้านทาน และชิ้นส่วนสำหรับรับน้ำหนักในตำแหน่งที่เหมาะสม ซึ่งสามารถแบ่งโหลดเซลล์ออกได้หลายแบบ ตามลักษณะการวาง และจำนวนของสเตรนเกจ เช่น โหลดเซลล์แบบลิงค์ (Link-Type Load Cell) โหลดเซลล์แบบคาน (Beam-Type Load Cell) โหลดเซลล์แบบวงแหวน (Ring-type Load Cell) โหลดเซลล์แบบแรงเฉือน (Shear-Web Type Load Cell) เป็นต้น

ทรานสดิวเซอร์แบบ Strain Gauge เป็นอุปกรณ์ที่ใช้สำหรับการวัดแรง, ความดันและน้ำหนัก เป็นต้น นิยมใช้วัสดุจำพวกโลหะตัวนำในการผลิต เรียกว่าสเตรนเกจแบบค่าความต้านทาน หลักการของทรานสดิวเซอร์ชนิดนี้อยู่บนพื้นฐานที่ว่า ถ้าตัวนำไฟฟ้าถูกขึงให้ตึงหรือถูกอัดตัว ค่าความต้านทานของมันจะเปลี่ยนแปลง เนื่องจากมีการเปลี่ยนแปลงในความยาว พื้นที่หรือพิกต์ค่าความต้านทาน (Resistivity) ของมัน และสามารถหาค่าความต้านทาน R ของตัวนำไฟฟ้าอันหนึ่ง ซึ่งมีพื้นที่หน้าตัด A มีความยาว L และมีพิกต์ค่าความต้านทานของวัสดุ ρ ได้จากสมการ

$$R = (\rho L) / A$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.21 หลักการของสเตรนเกจ

ΔL เกิดจากน้ำหนักในระบบกระทำลงบนพื้นที่หน้าตัดของตัวนำหรือสเตรนเกจ ถ้าเป็นแรงกดที่เกิดจากความดัน ขนาดความยาวด้าน L จะลดลง ส่งผลทำให้ขนาดเส้นผ่านศูนย์กลางของสเตรนเกจจะใหญ่ขึ้น ทำให้ความต้านทานลดต่ำลง แต่ถ้าเป็นแรงดึงขนาดของความยาวจะเพิ่มขึ้น ขนาดเส้นผ่านศูนย์กลางเล็กลง ทำให้ความต้านทานเพิ่มสูงขึ้น ความไวของเปลี่ยนแปลงของค่าความต้านทานของสเตรนเกจ หรือความไวในการวัดของสเตรนเกจ นั้นจะขึ้นอยู่กับอัตราส่วนของเกจแฟกเตอร์ (Gauge Factor)

$$\text{Gauge Factor} = \frac{\Delta R / R}{\xi}$$

เมื่อ ΔR คือ ค่าความต้านทานที่เปลี่ยนไป เนื่องจากความยาว L เปลี่ยนไป ΔL

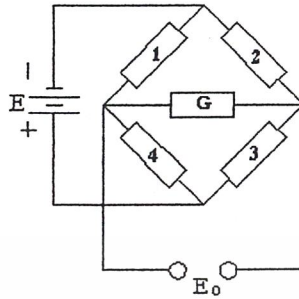
R คือ ค่าความต้านทานขณะความยาว L

ξ คือ ค่าความเครียดของวัสดุ $\xi = \Delta L / L$

สเตรนเกจแบบค่าความต้านทานแบ่งออกเป็น สเตรนเกจแบบเส้นลวด (Wire Resistance Strains Gauge) สเตรนเกจแบบแผ่นโลหะบาง (Foil Resistance Strains Gauge) และแบบชนิดของสารกึ่งตัวนำ (Semiconductor Strains Gauge) การประยุกต์ใช้งานสเตรนเกจแบบค่าความต้านทานสำหรับงานชั่งน้ำหนัก โดยทั่วไปนิยมเลือกใช้สเตรนเกจแบบแผ่นโลหะบาง เพราะมีขีดจำกัดความเครียดค่อนข้างสูง มีความต้านทานสูงให้เลือก ซึ่งใช้กระแสต่ำทำให้เกิดความร้อนน้อยขณะที่ใช้งาน ง่ายและราคาถูกกว่า ซึ่งเป็นที่นิยมใช้กันมากในปัจจุบัน

การใช้งานสเตรนเกจแบบค่าความต้านทานจะถูกยึดติดไว้กับพื้นผิวของชิ้นส่วนสำหรับรับน้ำหนักในตำแหน่งที่มีความเครียดเกิดขึ้นสูงสุด เพื่อที่จะให้เกิดการเปลี่ยนแปลงของค่าความต้านทานมากที่สุด อันเนื่องมาจากผลของการยืดหรือหดตัวของสเตรนเกจ และต่อสเตรนเกจเป็นวงจร

แบบ ทวิสต์ โคนบรีดจ์ (Wheatstone Bridge) เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.22 วงจรบริดจ์สำหรับสเตรนเกจ

แขนทั้งสี่ของบริดจ์มีเกจความเครียดต่อเชื่อมอยู่ส่งผลให้การเปลี่ยนแปลงค่าความต้านทานของสเตรนเกจ เนื่องจากสเตรนเกจเกิดความเครียด บริดจ์ซึ่งสมดุลในตอนต้นก็เกิดการไม่สมดุลทำให้เกิดกระแสไหลผ่านความต้านทาน R_G การเปลี่ยนแปลงนี้สามารถวัดได้ และถูกใช้สำหรับแสดงการเปลี่ยนแปลงค่าความต้านทานของสเตรนเกจ ซึ่งสัมพันธ์กับค่าความเครียด เพื่อแสดงถึงการได้มาของความสัมพันธ์ระหว่างกระแสเอาต์พุตกับการเปลี่ยนแปลงของค่าความต้านทานในตัวสเตรนเกจ สามารถเขียนสมการได้ดังนี้

$$I_G = \frac{E(R_2R_4 - R_1R_3)}{R_2(R_1 + R_4)(R_G + R_3 + R_4) + R_1R_3R_4 + R_2R_4^2 + R_GR_3(R_1 + R_4)}$$

ในกรณีที่บริดจ์สมดุลหรือ $I_G = 0$ จะได้เงื่อนไขของการสมดุลเป็น

$$\frac{R_1}{R_4} = \frac{R_2}{R_3}$$

และถ้าเกิดการเปลี่ยนแปลงค่าความต้านทานของสเตรนเกจ เนื่องจากสเตรนเกจเกิดความเครียดมีค่าเป็น $R_1 = R_1 + \Delta R_1$, $R_2 = R_2 + \Delta R_2$, $R_3 = R_3 + \Delta R_3$ และ $R_4 = R_4 + \Delta R_4$ เมื่อสภาวะเริ่มต้นเป็น $R_1 = R_2 = R_3 = R_4$ ดังนั้นแรงดันไฟฟ้าเอาต์พุตเมื่อ R_G มีค่าเป็น α จะได้เป็น

$$E_0 = \frac{EF(-\xi_1 + \xi_2 - \xi_3 + \xi_4)}{4}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ F เป็นเกจแฟลคเตอร์ของสเตรนเกจ

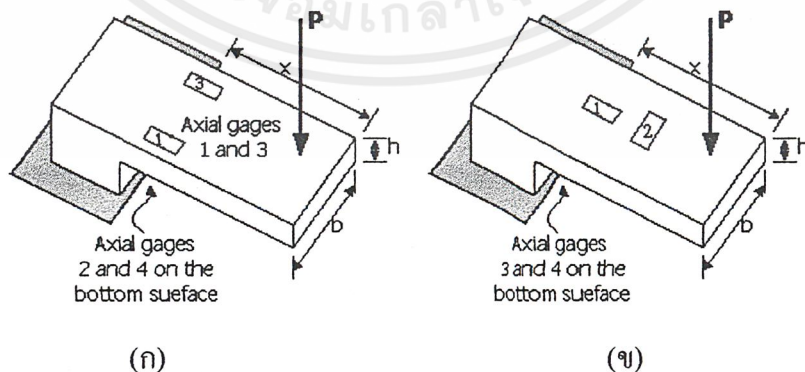
ξ_1 เป็นความเครียดที่เกิดจาก R_1

ξ_2 เป็นความเครียดที่เกิดจาก R_2

ξ_3 เป็นความเครียดที่เกิดจาก R_3

ξ_4 เป็นความเครียดที่เกิดจาก R_4

ด้วยเหตุนี้เราจะพบว่ากระแสเอาท์พุทจะเพิ่มขึ้น ถ้าการเปลี่ยนแปลงของค่าความต้านทาน ΔR_1 มีธรรมชาติที่ตรงกันข้ามกับ ΔR_2 และ ΔR_4 และมีธรรมชาติที่เหมือนกับ ΔR_3 ดังนั้นแกนที่อยู่ใกล้ซีกกันของบริดจ์จะต้องมีความเครียดในธรรมชาติที่ตรงกันข้ามกัน เพื่อให้เอาท์พุทมีขนาดใหญ่หรือเพิ่มความไวของบริดจ์ ซึ่งเราจะต้องให้ความสนใจกับการจัดวางติดตั้งเกจความเครียดบนพื้นที่ที่ต้องการวัดในลักษณะที่ว่า ถ้า R_1 เป็นความตึงเครียด R_2 ควรจะเป็นความอัดเครียด R_3 เป็นผลของความตึงเครียด และ R_4 เป็นความอัดเครียด ดังนั้นมันเป็นไปได้ที่จะให้คำนิยามของคำว่า “แฟลคเตอร์เพิ่มสัญญาณ (Signal enhancement factor) ของบริดจ์” เหมือนกับอัตราส่วนของเอาท์พุทสูงสุดเนื่องมาจากการเปลี่ยนแปลงในเกจความเครียดหลาย ๆ ตัวต่อเอาท์พุทสูงสุดที่ได้รับจากการใช้เกจความเครียดเพียงตัวเดียวบนพื้นที่ที่ต้องการวัด หรือกล่าวอีกนัยหนึ่งเกจที่มีมากกว่าหนึ่งตัว (ภายใต้ความเครียด) ถูกจัดวางไว้อย่างเหมาะสม สามารถทำให้ความไวเพิ่มมากขึ้นหรือทำให้สัญญาณเพิ่มสูงขึ้น นอกจากความเครียดแล้ว การเปลี่ยนแปลงของอุณหภูมิจะมีผลทำให้เกิดการเปลี่ยนแปลงของค่าความต้านทานในเกจความเครียดด้วย แต่มันไม่สะดวกที่จะใช้การคำนวณ เพื่อการแก้ไขอุณหภูมิ การแก้ไขและการชดเชยอุณหภูมิที่เพิ่มขึ้น โดยตัวของมันเองจะสะดวกกว่า ซึ่งได้โดยใช้เกจมากกว่าหนึ่งตัวที่มีการจัดวางอย่างเหมาะสมหรือใช้ดัมมี่ เกจ (Dummy gauge)



ภาพที่ 2.23 การจัดวางสเตรนเกจของโพลดเซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างการจัดวางสเตรนเกจของโพลีเอทิลีน ซึ่งแรง P สามารถวัดได้โดยใช้คานยืดหยุ่น (Elastic Cantilever) เกจความเครียดถูกยึดติดอยู่ที่โคนของคานตรงที่มีค่าความเครียดของการโค้งมากที่สุด R_1 และ R_3 มีความตึงเครียด ขณะที่ R_2 และ R_4 มีความอัดเครียด การจัดวางบริดจ์ของภาพที่ 2.23 (ก) จะให้เฟลคเตอร์สนับสนุนสัญญาณเป็น 4 และมีการชดเชยอุณหภูมิด้วย การจัดวางในลักษณะอื่น ๆ แสดงดังภาพที่ 2.23 (ข) ซึ่ง R_1 และ R_2 ถูกยึดติดตามการจัดวางของพอยสัน และใช้กับ R_3 และ R_4 ด้วย การจัดวางบริดจ์แบบนี้ที่ติดกันจะมีความเครียดในธรรมชาติที่ตรงกันข้ามกัน แม้ว่าจะมีขนาดไม่เท่ากันก็ตาม การจัดวางของภาพที่ 2.23 (ข) จะให้เฟลคเตอร์สนับสนุนสัญญาณเป็น $2(1 + \nu)$ เมื่อ ν เป็นอัตราส่วนของพอยสันและอุณหภูมิก็จะถูกชดเชยด้วย

ชิ้นส่วนรับน้ำหนัก ทำหน้าที่รับน้ำหนักของโพลีเอทิลีนที่กระทำต่อโพลีเอทิลีน ซึ่งจะเกิดการยืดหรือหดตัวขึ้นในเนื้อวัสดุส่งผลทำให้เกิดความเค้น และความเครียดขึ้น โดยทั่วไปแล้วชิ้นส่วนที่รับน้ำหนักต้องไม่มีการยืดหรือหดตัวอย่างถาวรขณะรับ โหลด จากกฎของฮุกจะให้ความสัมพันธ์ระหว่างแรง (น้ำหนัก) ที่กระทำต่อชิ้นส่วนรับน้ำหนักกับค่าความเครียดวัสดุที่ใช้เป็นชิ้นส่วนการรับน้ำหนัก มักจะใช้เหล็กคาร์บอนปานกลางผสมโครเมียมและโมลิบดีนัม ส่วนรูปร่างของชิ้นส่วนรับน้ำหนักที่นิยมใช้กันนั้นจะมีรูปร่างแตกต่างกันออกไปตามขนาดของโพลีเอทิลีนที่รับน้ำหนัก ซึ่งวัสดุที่ใช้นี้ควรมีสมบัติดังนี้

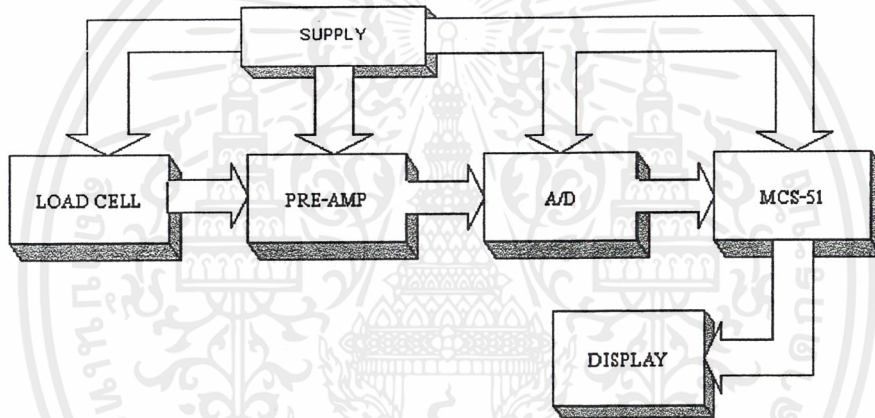
- มีความสัมพันธ์ระหว่างความเค้นและความเครียดเป็นเชิงเส้นในช่วงกว้าง ๆ
- มีสเตรนฮิสเทอรีซิส (Strain Hysteresis) ต่ำ เมื่อรับ โหลดซ้ำ ๆ กัน
- มีครีป (Creep) น้อย เมื่อรับ โหลดนาน ๆ กล่าวคือ มีการเปลี่ยนแปลงค่าของความเครียดต่อเวลาดำในขณะที่มีความเค้นคงที่

บทที่ 3

วงจรและการทำงานของโปรแกรม

3.1 หลักการทำงานและส่วนประกอบของเครื่องชั่งดิจิตอล

เครื่องชั่งน้ำหนักแบบดิจิตอลอาศัยหลักการทางกลศาสตร์และการนำเอาหลักการทางไฟฟ้า มาประยุกต์ใช้ร่วมกัน เป็นการแปลงค่าความเค้น และค่าความเครียด ให้เป็นแรงดันไฟฟ้า เมื่อมีแรง หรือน้ำหนักมากระทำต่อวัสดุตัวนำ แรงดันไฟฟ้าที่ได้จะสัมพันธ์กับแรงหรือน้ำหนักนั้น ซึ่งก็คือ หลักการของโพลคเซลล์ ดังนั้นเครื่องชั่งน้ำหนักแบบดิจิตอลจึงต้องใช้โพลคเซลล์เป็นอุปกรณ์หลัก ส่วนประกอบของเครื่องชั่งน้ำหนักแบบดิจิตอลมีดังนี้

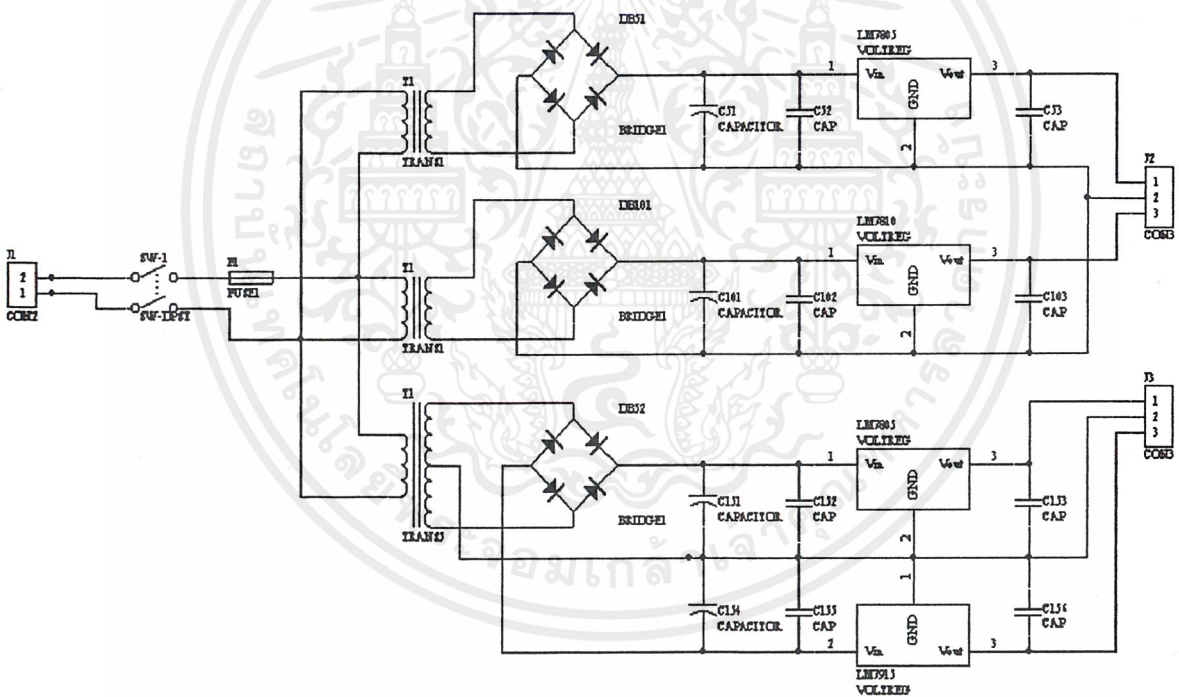


ภาพที่ 3.1 ส่วนประกอบของเครื่องชั่งน้ำหนักดิจิตอล

การทำงานของเครื่องชั่งน้ำหนักแบบดิจิตอล เริ่มจากใช้โพลคเซลล์เป็นส่วนที่รับแรงเนื่องจากน้ำหนักของวัตถุที่นำมาชั่ง ภายในโพลคเซลล์ สเตรนเกจถูกต่ออยู่ในรูปของวงจรบริดจ์ แรงดันไฟฟ้าเอาต์พุตของวงจรบริดจ์จะแปรผันตามแรงที่กระทำกับโพลคเซลล์ แรงดันไฟฟ้าเอาต์พุตนี้จะถูกขยายด้วยวงจรอินสทรูเมนเตชันแอมพลิไฟเออร์ให้มีขนาดใหญ่ขึ้น คือ 0-5 โวลต์ แรงดันไฟฟ้าที่ขยายแล้วจะถูกแปลงเป็นสัญญาณดิจิตอลด้วยวงจรแปลงอนาลอกเป็นดิจิตอล(ADC)ขนาด 16 บิต ไมโครคอนโทรลเลอร์จะรับสัญญาณดิจิตอลนี้ และประมวลผลเป็นค่าน้ำหนักเพื่อสำหรับแสดงผลที่บน LCD การประมวลผลและการคำนวณใช้วิธีหาค่าเฉลี่ยจากการอ่านค่าจากวงจรแปลงอนาลอกเป็นดิจิตอลหลาย ๆ ครั้ง

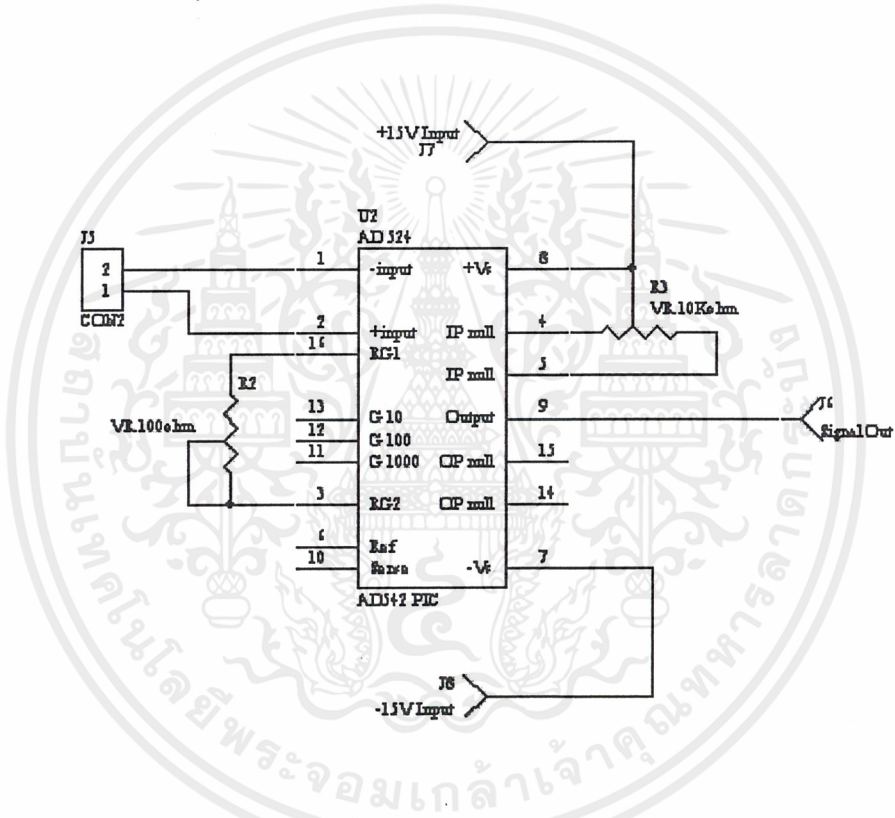
3.2 วงจรที่ใช้งาน

ในการออกแบบวงจรแหล่งจ่ายไฟกระแสตรงชนิดต่าง ๆ มีตั้งแต่แบบง่าย ๆ ไปจนถึงแบบที่มีวงจรรักษาระดับแรงดันให้คงที่ (Voltage Regulators) ทั้งแบบใช้ทรานซิสเตอร์จนถึงไอซี โดยที่จุดมุ่งหมายของการรักษาระดับให้คงที่ คือ การรักษาระดับแรงดันเอาต์พุตให้คงที่ ถึงแม้ว่ากระแสของโหลดเอาต์พุต ระดับแรงดันอินพุต หรือทั้งสองอย่างมีการเปลี่ยนแปลงไปก็ตาม วงจรรักษาระดับแรงดันที่นิยมมักใช้ไอซีแบบ 3 ขา ประกอบด้วยขาอินพุต เอาต์พุต และกราวด์ มีตัวเลขบอกชนิดทำให้ทราบคุณสมบัติของตัวมันด้วย ตัวเลขที่พิมพ์อยู่บนตัวถังจะบอกถึงขั้วแรงดันเอาต์พุตของไอซีนั่น ซึ่งมี 2 กลุ่มหลัก ๆ คือ แบบไฟบวกและแบบไฟลบ โดยจะกำหนดตัวเลขเป็น 4 แบบ คือ แบบให้แรงดันบวก 78XX ,แบบให้แรงดันลบ 79XX ค่า XX จะระบุถึงระดับแรงดันเอาต์พุต สำหรับโครงการนี้ใช้ไอซี 4 ตัว คือ เบอร์ LM7815 แรงดันเอาต์พุต +15V, เบอร์ LM7915 แรงดันเอาต์พุต -15V ,เบอร์ LM7810 แรงดันเอาต์พุต 10V, เบอร์ LM7805 แรงดันเอาต์พุต 5V



ภาพที่ 3.2 วงจรแหล่งจ่ายไฟกระแสตรง

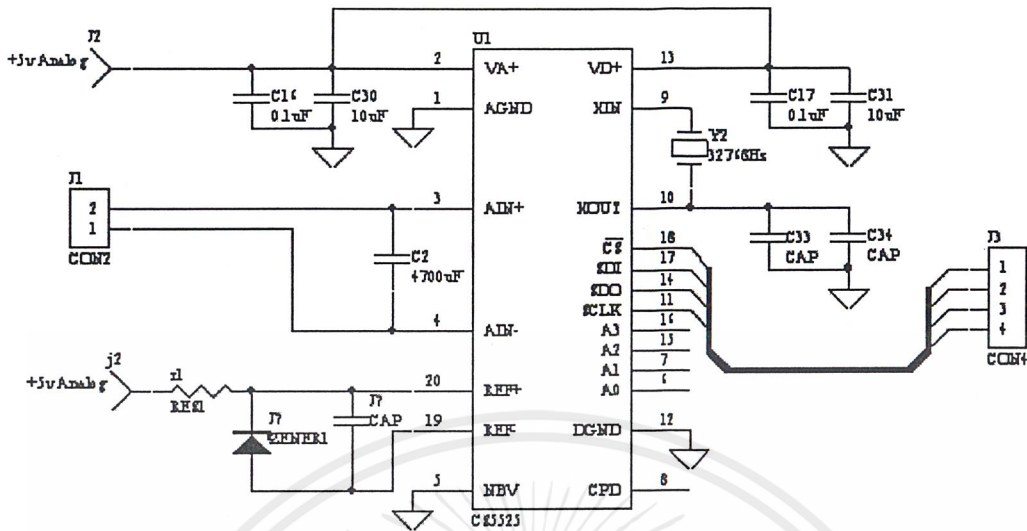
วงจรถ่ายแรงดันสำหรับเครื่องมือวัด (Instrumentation Amplifier) ใช้ไอซีเบอร์ AD524 เป็นอุปกรณ์หลัก เนื่องจากสัญญาณที่ได้จากโพลเซลล์มีค่าน้อยมาก จึงต้องขยายให้มีความมากขึ้น ด้วยวงจรถ่ายแรงดันสำหรับเครื่องมือวัด การทำงาน AD524 จะรับแรงดันที่ออกจากโพลเซลล์เข้าทางขา 1 และขา 2 และขยายแรงดันออกทางขา 9 การปรับอัตราขยายใช้ค่าความต้านทาน 100 โอห์ม ต่อระหว่างขา 16 กับขา 13 และการปรับให้ได้ศูนย์ตอนเริ่มต้นนั้นใช้ค่าความต้านทาน 10K โอห์ม ต่อระหว่างขา 4 และขา 5 และขา 8 ซึ่งการปรับอัตราขยายก็เพื่อทำให้วงจรถ่ายแรงดันออกมาเท่ากับ +5 โวลต์เมื่อชั่งน้ำหนัก 20 กิโลกรัม และการปรับให้ได้ศูนย์ตอนเริ่มต้นก็เพื่อทำให้วงจรถ่ายมีแรงดันเอาต์พุตเท่ากับ 0 โวลต์ เมื่อไม่ได้ชั่งน้ำหนักหรือน้ำหนักเท่ากับ 0 กิโลกรัม



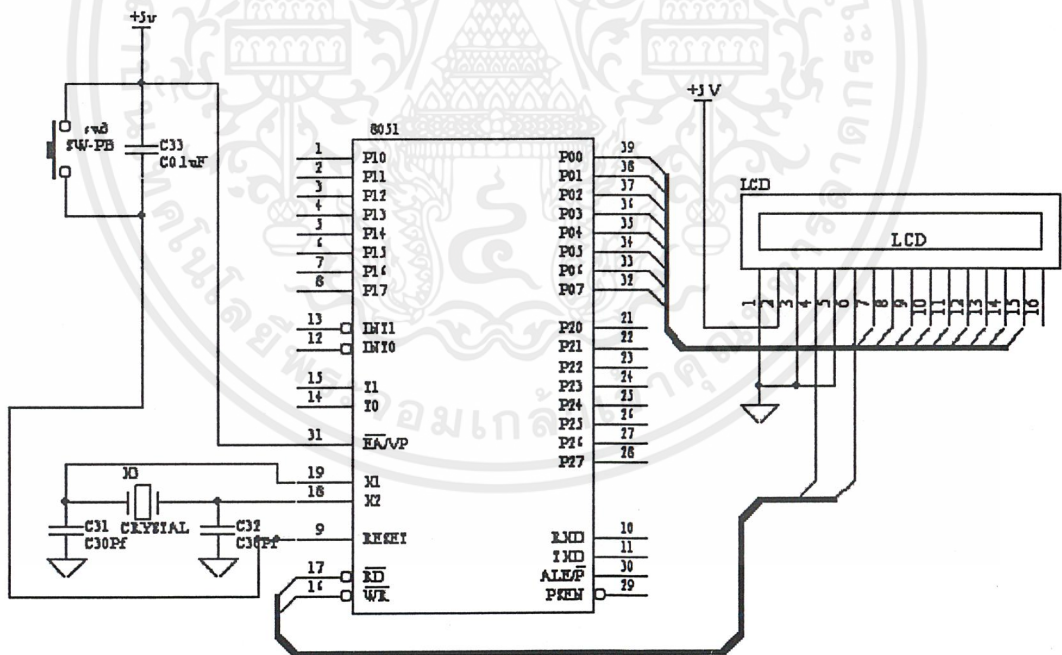
ภาพที่ 3.3 วงจรถ่ายแรงดันสำหรับเครื่องมือวัด

วงจรถ่ายแรงดันอะนาล็อกเป็นสัญญาณดิจิทัล (Analog to Digital converter) ใช้ไอซีเบอร์ CS5525 ซึ่งมีความละเอียด 16 บิต ซึ่งไอซีต้องการแหล่งจ่ายแรงดันไฟฟ้า +5 โวลต์ และต้องมีแรงดันอ้างอิง +2.5 โวลต์ การทำงาน CS5525 จะรับแรงดันอะนาล็อกจากวงจรถ่ายแรงดันสำหรับเครื่องมือวัดเข้าที่ขา 3 และขา 4 การแปลงสัญญาณต้องทำให้ขา 18 ของ CS5525 มีสถานะเป็นลอจิกศูนย์ก่อน แล้วจึงส่งคำสั่งสำหรับการแปลงสัญญาณ โดย CS5525 จะรับคำสั่งที่ขา 17 และส่งข้อมูลออกทางขา 14 การรับส่งข้อมูลจะทำงานตามสัญญาณนาฬิกาที่ป้อนให้ขา 11 ซึ่งขา 18 จะต่อกับ P1.0 ขา 17 ต่อกับ P1.1 ขา 14 ต่อกับ P1.2 และขา 11 ต่อกับ P1.3 ของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



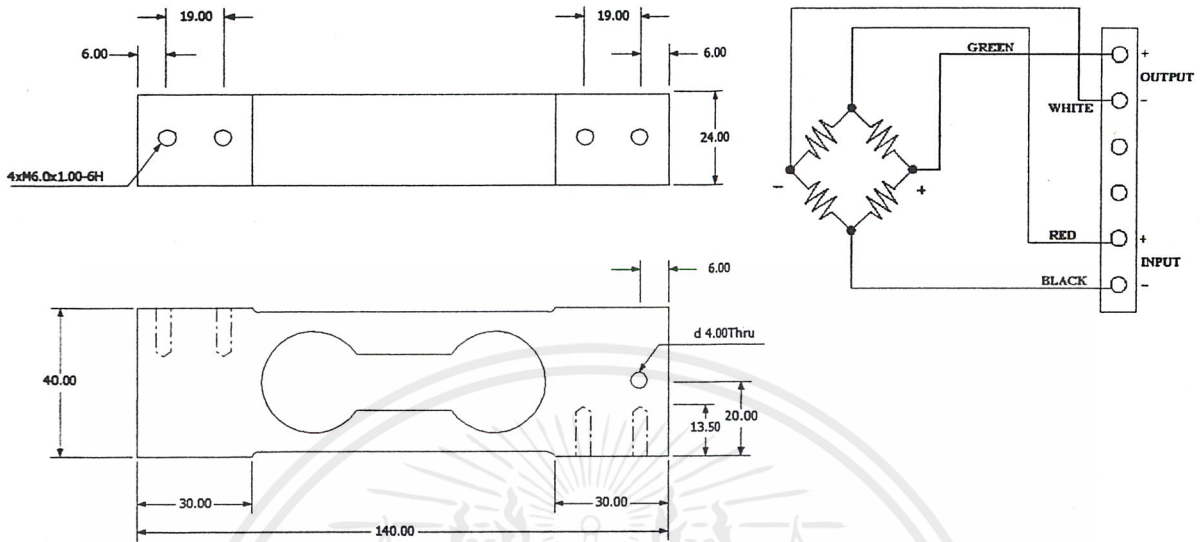
ภาพที่ 3.4 วงจรแปลงแรงดันอนาลอกเป็นสัญญาณดิจิทัล



ภาพที่ 3.5 วงจรใช้งาน LCD ร่วมกับ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 โหลดเซลล์รุ่น FAD 30



ภาพที่ 3.6 โหลดเซลล์รุ่น FAD 30

คุณสมบัติของ โหลดเซลล์รุ่น FAD 30

Full Scale Output :	1.6 mV/V \pm 10%
Creep after 20 minutes :	0.02% of FS output
Temp. Compensated :	(0 ^o to +40 ^o C)
Input Impedance :	400 Ω \pm 30 Ω
Output Impedance :	350 Ω \pm 3 Ω
Cable Length :	1 ft.
Nonlinearity	\pm 0.02% of rated output
Hysteresis	\pm 0.02% of rated output
Repeatability	\pm 0.02% of rated output
Temperature effect on output	0.002% of applied output/ ^o C
Temperature effect on zero	0.004% of rated output/ ^o C
Safe temperature range	-10 ^o C to + 80 ^o C
Recommended excitation	10 V DC/AC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การทำงานของโปรแกรม

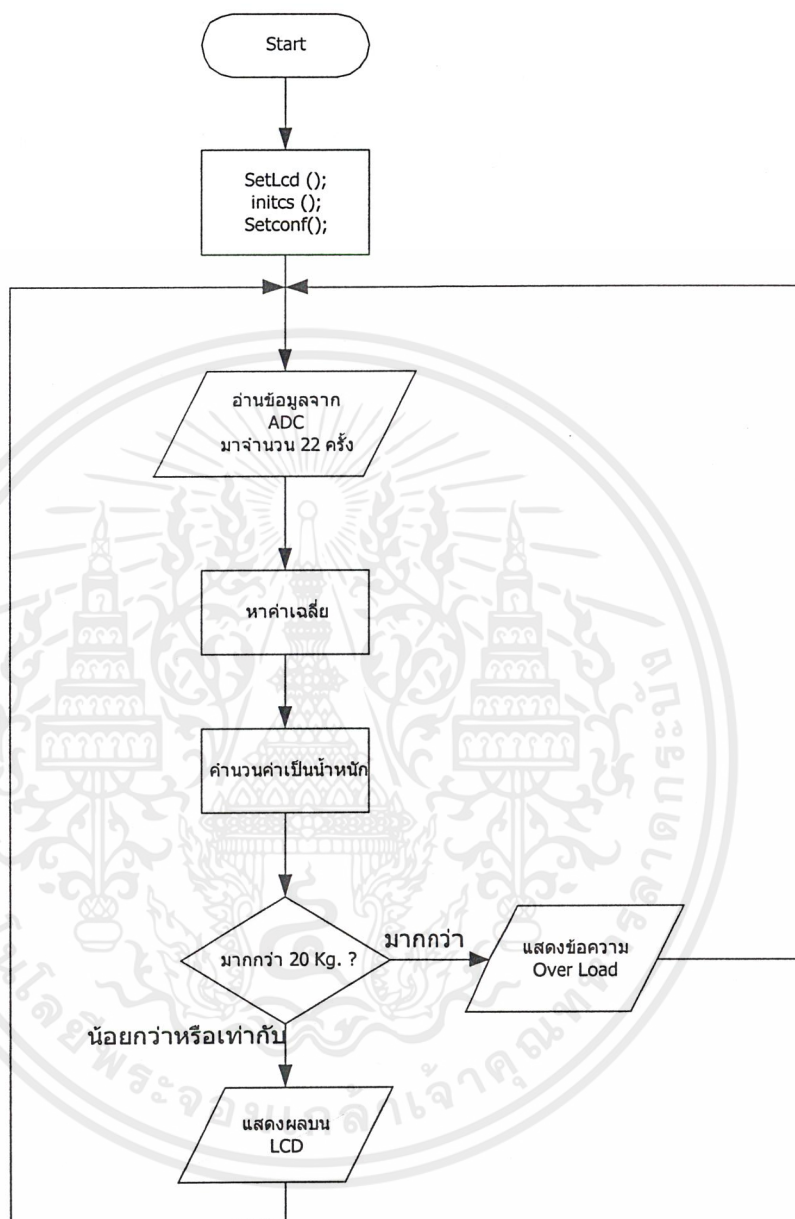
จากหลักของโพลคเซลล์ เมื่อมีน้ำหนักมากกระทำบนตาชั่ง โพลคเซลล์จะทำให้เกิดสัญญาณมิลลิโวลต์ที่ออกจากตัวโพลคเซลล์ เราสามารถให้หลักการทางทฤษฎีคำนวณหาปริมาณมิลลิโวลต์ของโพลคเซลล์ได้ เพื่อเปรียบเทียบกับการปฏิบัติว่าถูกต้องหรือไม่ ก่อนอื่นต้องทราบละเอียดต่าง ๆ ดังนี้ คือ ค่าสูงสุดที่โพลคเซลล์ สามารถรับน้ำหนักได้เท่ากับ 20 Kg โดยที่น้ำหนัก 0 g. เอาท์พุทจากวงจรแปลงแรงดันเป็นสัญญาณดิจิตอลต้องเท่ากับ 0 และที่น้ำหนัก 20 Kg.เอาท์พุทจากวงจรแปลงแรงดันเป็นสัญญาณดิจิตอลต้องเท่ากับโพลคเซลล์ต้องเท่ากับ 60,000 ดังนั้นเราสามารถคำนวณค่าน้ำหนักของโพลคที่นำมาชั่งได้จากสมการ

$$\text{Weight} = (\text{ADC Output}) / 3 \quad (\text{Grams})$$

สำหรับการหาค่าเฉลี่ยของน้ำหนัก ทำได้จากการอ่านค่าจากวงจรแปลงแรงดันอะนาลอกเป็นสัญญาณดิจิตอลทั้งหมด 22 ครั้งเก็บไว้ในตัวแปรแบบอะเรย์ และหาผลรวมของค่าทั้งเก็บไว้ในตัวแปร จากนั้นทำการหาค่ามากที่สุดและค่าน้อยที่สุดจากค่าในตัวแปรแบบอะเรย์ทั้งหมด 22 ค่าเพื่อนำมาลบออกจากรวมของผลรวมทั้งหมด และนำค่าที่ได้มาหาค่าเฉลี่ยโดยการหารด้วย 20 สามารถแสดงโปรแกรมย่อยสำหรับการหาค่าเฉลี่ยได้ดังนี้

```
unsigned long mean( unsigned long dat[22] )
{
    unsigned long sum,max,min;
    unsigned int i;
    max = 0;
    for(i=0; i<22; ++i) sum = sum + dat[i];
    for(i=0; i<22; ++i) if(dat[i] > max) max = dat[i];
    min = max;
    for(i=0; i<22; ++i) if(dat[i] < min) min = dat[i];
    sum = (sum - (max + min)) / 20;
    return (sum);
}
```

การทำงานของโปรแกรมหลักสามารถแสดงรายละเอียดได้จาก Flow Chart ดังต่อไปนี้



ภาพที่ 3.7 Flow Chart การทำงานของโปรแกรมหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

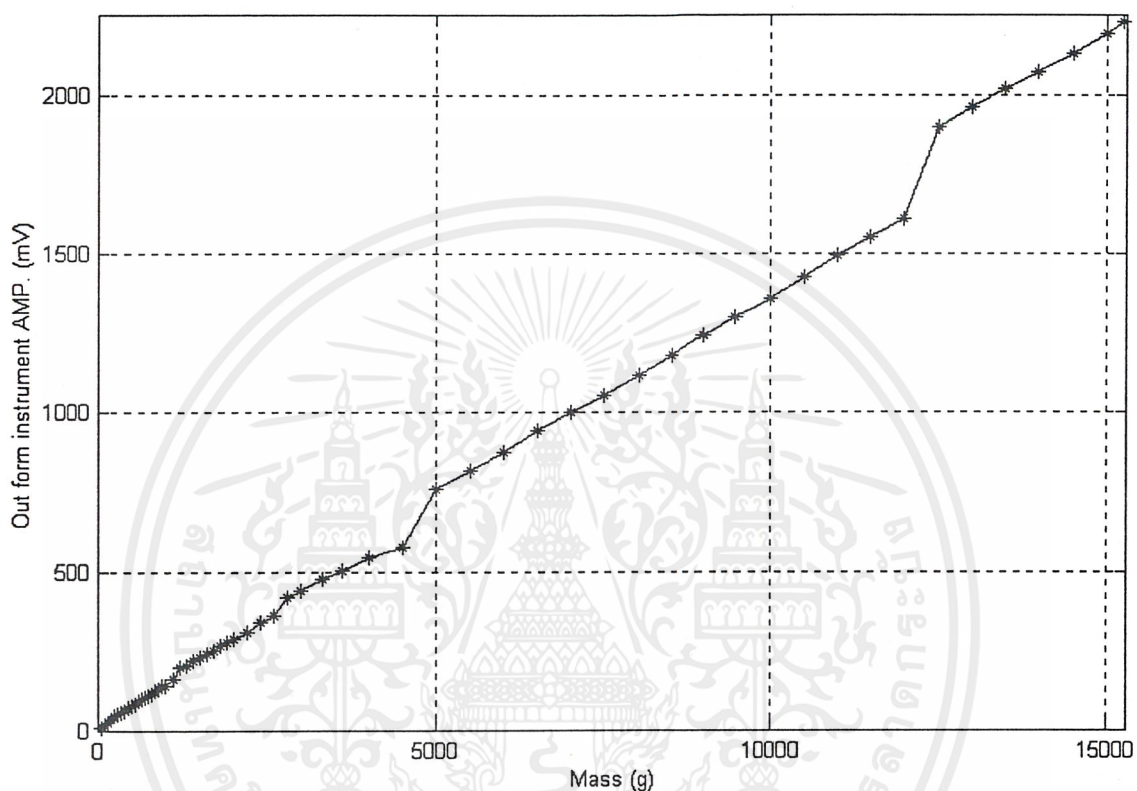
4.1 วงจรอินสตรูเมนเทชันแอมพลิไฟเออร์ (Instrumentation Amplifier Circuit)

ทำการต่อวงจรอินสตรูเมนเทชันแอมพลิไฟเออร์กับโหลดเซลล์ ขยายแรงดันเอาต์พุตจาก โหลดเซลล์ให้ได้แรงดันไฟฟ้าเอาต์พุต 0-5 โวลต์ วัดค่าเอาต์พุตและบันทึกค่าที่ดังตารางที่ 4.1

ตารางที่ 4.1 ผลการวัดเอาต์พุตของวงจรสตรูเมนเทชันแอมพลิไฟเออร์เมื่อทดลองชั่งน้ำหนัก

ค่าน้ำหนักจริง	ค่าที่วัดได้	ค่าน้ำหนักจริง	ค่าที่วัดได้
50 g	10.5 mv	1600 g	240 mv
100 g	22.0 mv	1800 g	265 mv
150 g	28.5 mv	2000 g	290 mv
200 g	34.6 mv	2500 g	349 mv
250 g	48.0 mv	3000 g	439 mv
300 g	53.7 mv	4000 g	560 mv
350 g	59.3 mv	5000 g	761 mv
400 g	65.5 mv	6000 g	878 mv
450 g	72.0 mv	7000 g	1.00 v
500 g	78.8 mv	8000 g	1.12 v
600 g	93.0 mv	9.0 kg	1.24 v
700 g	105 mv	10.0 g	1.36 v
800 g	117 mv	11.0 kg	1.49 v
900 g	132 mv	12.0 kg	1.61 v
1000 g	143 mv	13.0 kg	19.6 v
1200 g	197 mv	14.0 kg	2.07 v
1400 g	219 mv	15.0 kg	2.19 v

ค่าที่ได้จากตารางที่ 4-1 ซึ่งเป็นค่าเอาต์พุทของวงจรขยายจะนำไปเป็นค่าอินพุทของวงจรแปลงแรงดันอนาล็อกเป็นดิจิตอล นำค่าที่ได้ตามตารางมาทำการเขียนกราฟ ซึ่งจะเห็นว่าค่าที่ได้มีลักษณะเป็นเส้นตรงดังภาพที่ 4.1



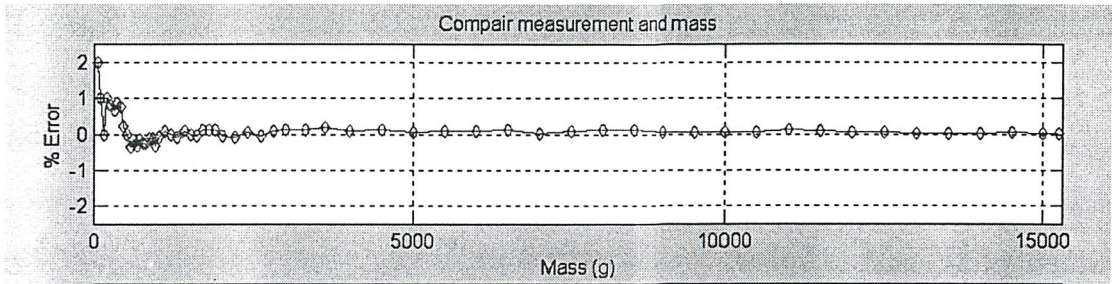
ภาพที่ 4.1 กราฟความสัมพันธ์ระหว่างอินพุทกับเอาต์พุทของวงจรสตรูเมนเทนซ์แอมพลิไฟเออร์

4.2 เครื่องชั่งน้ำหนักดิจิทัล

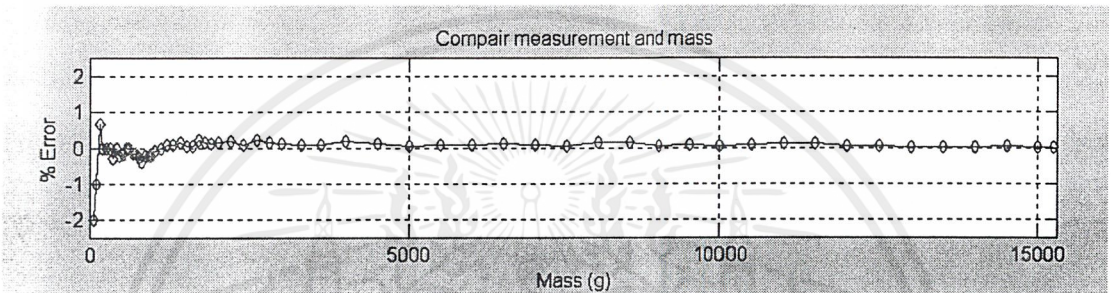
นำเครื่องชั่งน้ำหนักดิจิทัลที่ทำการสร้างเสร็จมาทำการทดสอบ โดยนำค้อนน้ำหนักมาชั่ง แล้วบันทึกค่าน้ำหนักที่จอ LCD แสดงค่า ทั้งนี้ให้ทำการทดสอบค่าน้ำหนักตั้งแต่ 0-15.0 กิโลกรัม โดยเพิ่มน้ำหนักขึ้นครั้งละ 50 กรัม ได้ผลการชั่งน้ำหนักดังแสดงในตารางที่ 4.2

ตารางที่ 4.2 ผลการทดสอบเครื่องชั่งน้ำหนักดิจิทัล โดยชั่งน้ำหนักตั้งแต่ 0-15.0 กิโลกรัม

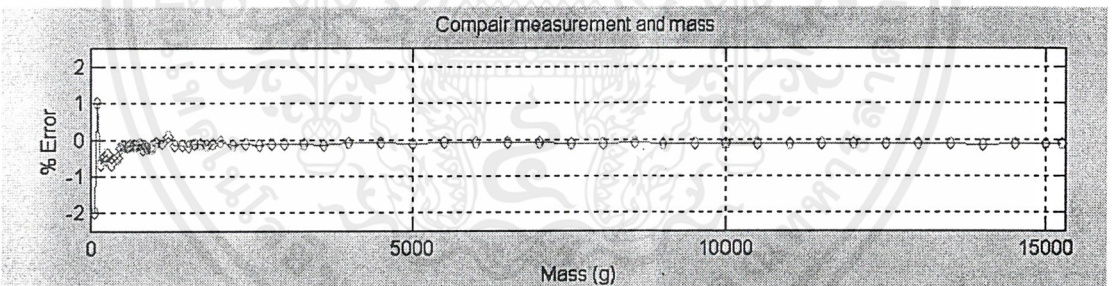
ค่าน้ำหนักจริง	ค่าที่วัดได้	ค่าผิดพลาด	ค่าน้ำหนักจริง	ค่าที่วัดได้	ค่าผิดพลาด
50 g	51 g	2%	1500 g	1500 g	0%
100 g	101 g	1%	1600 g	1599 g	-0.12%
150 g	150 g	0%	1700 g	1702 g	0.11%
200 g	202 g	1%	1800 g	1802 g	0.11%
250 g	252 g	0.8%	2000 g	1999 g	-0.15%
300 g	302 g	0.667%	2500 g	2503 g	0.12%
350 g	353 g	0.57%	3000 g	3004 g	0.13%
400 g	403 g	0.75%	4000 g	4004 g	0.1%
450 g	451 g	0.22%	5000 g	5003 g	0.13%
500 g	500 g	0%	6000 g	6002 g	0.04%
600 g	599 g	-0.16%	7000 g	7003 g	0.028%
700 g	699 g	-0.15%	8000 g	7996 g	0.125%
800 g	798 g	-0.25%	9000 g	9004 g	0.055%
900 g	899 g	-0.22%	10.0 kg	10.004 g	0.05%
1000 g	999 g	-0.1%	11.0 kg	11.002 g	0.109%
1100 g	1101 g	0.01%	12.0 kg	12.003 g	0.0416%
1200 g	1200 g	0%	13.0 kg	12.999 g	0.23%
1300 g	1299 g	-0.1%	14.0 kg	13.998 g	0.0214%
1400 g	1401 g	0.7%	15.0 kg	14.995 g	0.0266%



ภาพที่ 4.2 กราฟเปอร์เซ็นต์ความผิดพลาดจากการทดลองครั้งที่ 1

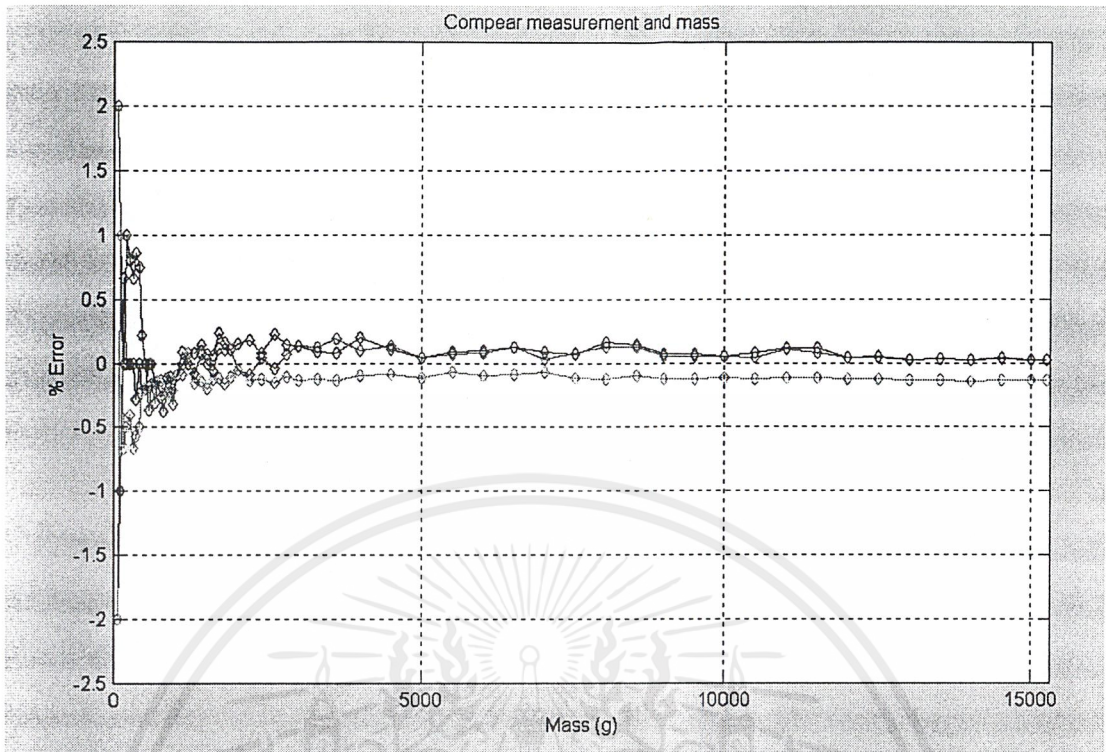


ภาพที่ 4.3 กราฟเปอร์เซ็นต์ความผิดพลาดจากการทดลองครั้งที่ 2

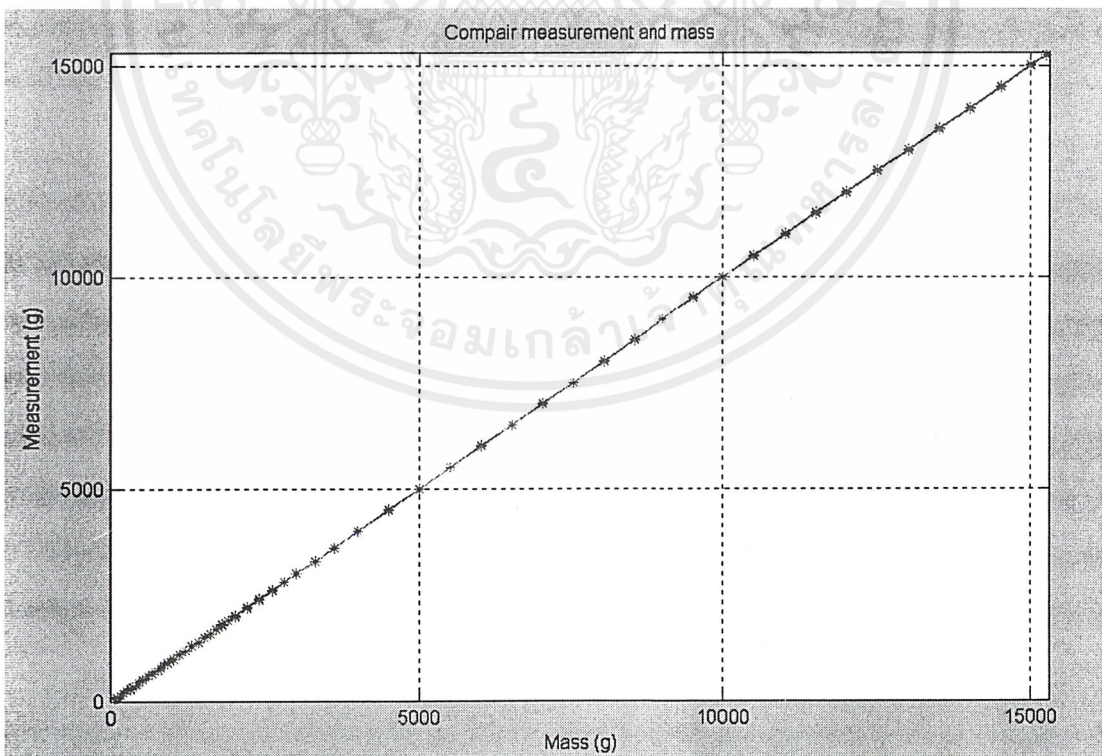


ภาพที่ 4.4 กราฟเปอร์เซ็นต์ความผิดพลาดจากการทดลองครั้งที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.5 กราฟเปรียบเทียบเปอร์เซ็นต์ความผิดพลาดจากการทดลองทั้ง 3 ครั้ง



ภาพที่ 4.6 กราฟเปรียบเทียบนำจริงกับค่าที่ชั่งได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 สรุปผลการทดลอง

จากผลการทดลองที่ได้จากการชั่งน้ำหนักมาตรฐาน และสังเกตผลการแสดงค่าน้ำหนักจากเครื่องชั่งดิจิตอลนั้นพบว่า เริ่มที่ค่าแรงดันที่ออกมาจากวงจรขยายสำหรับเครื่องมือวัด ซึ่งทำการขยายค่าแรงดันที่ออกมาจากโหนดเซลล์นั้น ค่าแรงดันที่ได้ออกมาค่อนข้างที่จะมีความเป็นเชิงเส้น และหลังจากผ่านวงจรแปลงแรงดันอนาลอกให้มาเป็นดิจิตอล และให้ไมโครคอนโทรลเลอร์ทำการคำนวณออกมาแล้วซึ่งจากการสังเกตนั้นพบว่าค่าความผิดพลาดค่อนข้างที่จะต่ำ แต่ก็ยังจะมีค่าของความผิดพลาดสูงที่ช่วงน้ำหนักต่ำ ๆ (50 g) และค่าความผิดพลาดต่ำกว่า 1% ที่ค่าน้ำหนักมากกว่า 1Kg ขึ้นไป



บทที่ 5

สรุปผลการดำเนินงานและแนวทางการพัฒนา

5.1 สรุปผลการดำเนินงาน

ในปัจจุบันโรงงานอุตสาหกรรมแทบทุกโรงงานได้มีการนำเครื่องชั่งเข้ามาใช้ในการทำงาน ซึ่งในอดีตเครื่องชั่งที่ใช้จะเป็นแบบสปริงที่มีการแสดงผลค่าน้ำหนักโดยใช้เข็มชี้ ซึ่งค่าที่วัดได้จะมีค่าความคลาดเคลื่อนและไม่ละเอียดพอที่จะวัดค่าน้อย ๆ ให้ได้ค่าความแม่นยำ ในปัจจุบันจึงมีการนำเครื่องชั่งดิจิตอลเข้ามาใช้งานมากขึ้น เพื่อที่จะชั่งน้ำหนักได้ถูกต้องแม่นยำยิ่งขึ้นและยังมีฟังก์ชันการทำงานต่าง ๆ มากขึ้นด้วย แต่ในปัจจุบันยังต้องสั่งนำเข้าจากต่างประเทศ จึงเป็นที่มาของปริญาณิพนธ์นี้ เพื่อทำการศึกษาและสร้างเครื่องชั่ง เพื่อการใช้งานหรือเป็นเครื่องค้นแบบในการพัฒนาต่อไปในอนาคต โดยไม่ต้องนำเข้าจากต่างประเทศ

จากที่ได้ดังกล่าวมาทั้งหมดนี้มีการอธิบายถึงหลักการทำงานและส่วนประกอบต่าง ๆ ของเครื่องชั่งดิจิตอล โดยแยกอธิบายเป็นส่วน ๆ ไป ซึ่งหวังว่าคงจะมีประโยชน์ในการนำไปใช้งานและพัฒนาใช้ในอุตสาหกรรมต่อไป

ซึ่งจากผลการทดลองที่ได้ ปริญาณิพนธ์นี้สำเร็จตามจุดประสงค์และเป้าหมายที่ตั้งไว้ คือสามารถแสดงค่าน้ำหนักของวัตถุที่นำมาชั่งได้ โดยมีความละเอียด 1 กรัม และมีการเตือนเมื่อมีค่าน้ำหนักที่นำมาชั่งเกินพิสัยที่กำหนด

5.2 แนวทางการพัฒนา

เนื่องจากในปัจจุบันมีการนำเครื่องชั่งดิจิตอลมาใช้กันอย่างมาก เพราะจะมีความเที่ยงตรงและสะดวกในการใช้งาน ในปัจจุบันเครื่องชั่งที่มีใช้กันอยู่ยังมีฟังก์ชันการใช้งานต่าง ๆ ไม่มากพอทำให้การใช้งานไม่สะดวกเท่าที่ควร เช่น เครื่องชั่งจะทำการอ่านค่าน้ำหนัก โดยต้องมีคนอ่านค่าของน้ำหนักแล้วจึงส่งงานต่อไป อาจจะมีการพัฒนาโดยการชั่งแล้วป้อนข้อมูลควบคุมที่เครื่องชั่งว่าเมื่อครบน้ำหนักตามที่ต้องการหรือครบจำนวนชิ้นตามที่ต้องการ ให้เครื่องชั่งสามารถส่งสัญญาณเพื่อใช้ในการควบคุมหรือส่งงานในการทำงานขั้นต่อไป เช่น สั่งให้มอเตอร์หมุนเพื่อให้สายพานทำงานหรืออาจสั่งให้ทำการแพ็ค เมื่อได้น้ำหนักหรือจำนวนตามที่ต้องการ

5.3 ข้อจำกัดของปริญาณิพนธ์

จะเห็นได้ว่าค่าของน้ำหนักที่แสดงผลออกมาจะมีค่าผิดพลาดไปบ้าง หรือค่าที่อ่านออกมาอาจจะมีค่าไม่นิ่ง มีการเปลี่ยนแปลงไปบ้าง ทั้งนี้เป็นเพราะค่าของเอาต์พุตที่ได้จากโหลดเซลล์มีค่าน้อยมาก ซึ่งมีหน่วยเป็นมิลลิโวลต์ ทำให้สัญญาณรบกวนเพียงเล็กน้อยจะมีผลกระทบอย่างมากการคำนวณเป็นเอกลีเนียร์ซึ่งมีผลทำให้การชั่งน้ำหนักไม่แม่นยำนัก นอกจากนี้ยังมีข้อจำกัดอื่น ๆ อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเมื่อผ่านวงจรมายออกมาสัญญานรบกวนนั้นก็จะถูกขยายออกมด้วย สัญญานรบกวนนี้จะทำให้ค่าของน้ำหนักที่อ่านได้คลาดเคลื่อนจากความเป็นจริง ผู้จัดทำปริญญานิพนธ์นี้ได้พยายามทำอย่างดีที่สุดแล้วที่จะขจัดสัญญาณรบกวนเหล่านี้ให้หมดไป แต่ก็ยังมีบางส่วนเหลืออยู่ จึงทำให้ค่าน้ำหนักที่แสดงออกมามีการเปลี่ยนแปลงอยู่บ้าง และข้อจำกัดอีกอย่าง คือ ดิจิตอลมิเตอร์ที่ใช้ในการทดลองมีความละเอียดไม่เพียงพอ ทำให้การวัดค่าอินพุต และค่าเอาต์พุตเกิดความคลาดเคลื่อนซึ่งในการทดลองบางอย่างเมื่อมีการวัดค่าคลาดเคลื่อนเพียงเล็กน้อย อาจทำให้ผลการทดลองที่ได้เกิดความคลาดเคลื่อนไปอย่างมาก ผู้จัดทำปริญญานิพนธ์นี้ได้พยายามทำอย่างดีที่สุดแล้วที่จะวัดผลการทดลองออกมาให้ได้ค่าถูกต้องที่สุด แต่ก็ยังมีความคลาดเคลื่อนอยู่บ้าง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. Thomas W. Schultz, “C AND THE 8051”, 2nd Edition, Prentice Hall PTR, 1998
2. เกษตร์ ศิริสันติสัมฤทธิ์, “หลักการของเครื่องมือวัดทางอุตสาหกรรม”, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2541
3. สมศักดิ์ กิริตวิมุติเศรษฐ์, “หลักการและการใช้งานเครื่องมือวัดอุตสาหกรรม”, สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น), 2540
4. ชัยวัฒน์ ลิ้มพรจิตรวิไล, วรพจน์ กรแก้ววัฒนกุล, “เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51”, บริษัท อินโนเวทีฟ เอ็กเพอริเมนต์ จำกัด, 2542



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#pragma small
#pragma symbols
#pragma code
#include <reg51.h>
#include <xinitlcd.h>
#include <xcs5525.h>
#include <xrddata.h>
#include <xsetreg.h>
#include <xhex2dec.h>

disp();
grams();
main()
{
    setlcd();
    initcs();
    gain();
    for(;;)
    {
        offset();
        disp();
    }
}

grams()
{
    unsigned char i;
    unsigned char code g[7] = " Grams ";
    for(i=0; i<0x7; ++i) disp_ch(g[i]);
}

disp()
{
    unsigned long cs_mean[3];
    unsigned long sum = 0;

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

unsigned int cs_hex;
unsigned long cs_data;
unsigned char digit;
signed int i,j;
for(i=0; i<3; ++i)
{
    cs_mean[i] = rd_data();
    cs_mean[i] = (cs_mean[i] >> 8);
    sum = sum + cs_mean[i];
    for(j=0; j<0x5700; ++j);
}
sum = sum / 3;
cs_hex = sum / 3;
cs_data = hex2dec(cs_hex);
gohome1();
disp_ch(' ');
for(i=16; i>-1; i=i-4)
{
    digit = (cs_data >> i);
    digit = (digit & 0x0F);
    digit = (digit | 0x30);
    if(digit > 0x39)
    {
        digit = digit+0x07;
        disp_ch(digit);
    }
    else disp_ch(digit);
}
gohome2();
grams();

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}

#define   databus   P0
#define   home1     0x80
#define   home2     0xC0
#define   clrdisp   0x01
#define   s8bit     0x38
#define   oncurs    0x0F

sbit rs  =  0xB6;
sbit e   =  0xB7;

delay();
epulse();
clrbus();
setlcd();
gohome1();
gohome2();
disp_ch(unsigned char ascii);
disp_ch(unsigned char ascii)
{
    databus = ascii;
    rs = 0x01;
    epulse();
    delay();
    clrbus();
}

gohome2()
{
    databus = home2;
    rs = 0x00;
    epulse();
    delay();
    clrbus();
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

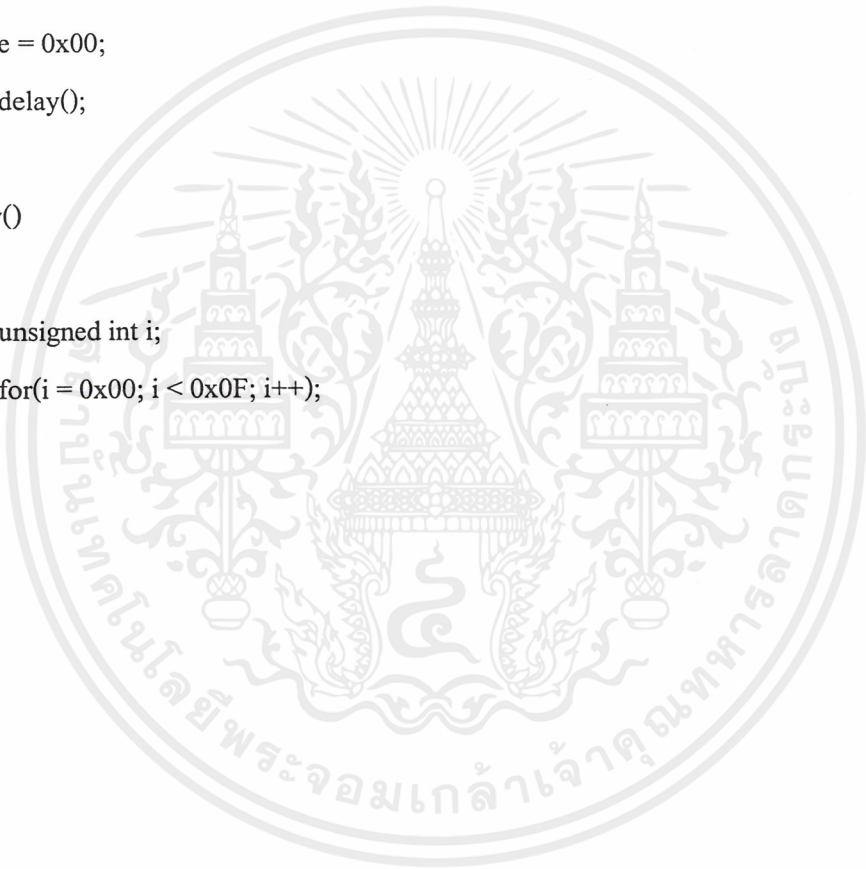
```

gohome1()
{
    databus = home1;
    rs = 0x00;
    epulse();
    delay();
    clrbus();
}
setlcd()
{
    clrbus();
    databus = s8bit;
    rs = 0x00;
    epulse();
    delay();
    databus = onkurs;
    rs = 0x00;
    epulse();
    delay();
    databus = clrdisp;
    rs = 0x00;
    epulse();
    delay();
    clrbus();
}
epulse()
{
    e = 0x00;
    delay();

```

เอกสารนี้เป็นเอกสารที่ **e = 0x01**; ไม่ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    delay();
    e = 0x00;
    delay();
}
clrbus()
{
    databus = 0x00;
    rs = 0x00;
    e = 0x00;
    delay();
}
delay()
{
    unsigned int i;
    for(i = 0x00; i < 0x0F; i++);
}
```



```

sbit xcs = 0x90;
sbit sdi = 0x91;
sbit sdo = 0x92;
sbit sclk = 0x93;

duty();
pulse();
wreg(unsigned long r);
initcs();
duty()
{
    unsigned int i;
    for(i = 0x00; i < 0x0F; i++);
}
pulse()
{
    sclk = 0x00;
    duty();
    sclk = 0x01;
    duty();
    sclk = 0x00;
    duty();
}
wreg(unsigned long r)
{
    unsigned char i;
    for(i=0; i<32; ++i)
    {
        sdi = (r & 0x80000000);
        pulse();

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
duty();
sdi = 0x00;
sdo = 0x01;
sclk = 0x00;
}
initcs()
{
    unsigned long code offset = 0x80000000;
    unsigned long code gain = 0x82800000;
    int count;
    P1 = 0xF4; /* start cs5525 */
    duty();
    for(count=0; count<2048; count++) pulse();
    sdi = 0x01;
    for(count=0; count<256; count++) pulse();
    sdi = 0x00;
    pulse();
    duty();
    wreg(gain);
    wreg(offset);
    duty();
    sdi = 0x00;
    sdo = 0x01;
    sclk = 0x00;
    duty();
}

```

```

s_comm(unsigned char comm);
unsigned long rd_3byte();
unsigned long rd_data();
unsigned long rd_data()
{
    unsigned long ddd;
    s_comm(0xC0);
    s_comm(0x96);
    ddd = rd_3byte();
    return(ddd);
}
unsigned long rd_3byte()
{
    unsigned char i;
    unsigned long data_3byte;
    data_3byte = 0x00000000;
    for(i=0; i<24; i++)
    {
        data_3byte = (data_3byte << 1);
        data_3byte = (data_3byte | sdo);

        pulse();
    }
    duty();
    sdi = 0x00;
    sdo = 0x01;
    sclk = 0x00;
    duty();
    return(data_3byte);
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
s_comm(unsigned char comm)
{
    unsigned char i;
    for(i=0; i<8; ++i)
    {
        sdi = (comm & 0x80);
        pulse();
        comm = (comm << 1);
    }
    duty();
    sdi = 0x00;
    sdo = 0x01;
    sclk = 0x00;
    duty();
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

gain();
offset();
unsigned long code grang2 = 0x84001B02;
unsigned long code orang2 = 0x84001B01;
gain()
{
    unsigned long conf;
    wreg(grang2);
    conf = 0;
    do
    {
        s_comm(0x94);
        conf = rd_3byte();
        conf = (conf & 0x8);
    }while(conf != 0x8);
    sdi = 0x00;
    sdo = 0x01;
    sclk = 0x00;
    duty();
}
offset()
{
    unsigned long conf;
    wreg(orang2);
    conf = 0;
    do
    {

```

เอกสารนี้เป็นเอกสาร s_comm(0x94); การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    conf = rd_3byte();  
    conf = (conf & 0x8);  
}while(conf != 0x8);  
sdi = 0x00;  
sdo = 0x01;  
sclk = 0x00;  
duty();  
}
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

unsigned long hex2dec(unsigned int x);
unsigned long hex2dec(unsigned int x)
{
    unsigned long count1;
    unsigned long count2;
    unsigned long count3;
    unsigned long count4;
    unsigned long dec;
    count1 = x / 0xA;
    count2 = count1 / 0xA;
    count3 = count2 / 0xA;
    count4 = count3 / 0xA;
    count1 = count1 * 6;
    count2 = count2 * 0x60;
    count3 = count3 * 0x600;
    count4 = count4 * 0x6000;
    dec = x + count1 + count2 + count3 + count4;
    return(dec);
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16-Bit/20-Bit Multi-Range ADC with 4-Bit Latch

Features

- Delta-Sigma A/D Converter
 - Linearity Error: 0.0015%FS
 - Noise Free Resolution: 18-bits
- Bipolar/Unipolar Input Ranges
 - 25 mV, 55 mV, 100 mV, 1 V, 2.5 V and 5 V
- Chopper Stabilized Instrumentation Amplifier
- On-Chip Charge Pump Drive Circuitry
- 4-Bit Output Latch
- Simple three-wire serial interface
 - SPI™ and Microwire™ Compatible
 - Schmitt Trigger on Serial Clock (SCLK)
- Programmable Output Word Rates
 - 3.76 Hz to 202Hz (XIN = 32.768 kHz)
 - 11.47 Hz to 616 Hz (XIN = 100 kHz)
- Output Settles in One Conversion Cycle
- Simultaneous 50/60 Hz Noise Rejection
- System and Self-Calibration with Read/Write Registers
- Single +5 V Analog Supply
+3.0 V or +5 V Digital Supply
- Low Power Mode Consumption: 4 mW
 - 1.8 mW in 1 V, 2.5 V, and 5 V Input Ranges

General Description

The 16-bit CS5525 and the 20-bit CS5526 are highly integrated $\Delta\Sigma$ A/D converters which include an instrumentation amplifier, a PGA (programmable gain amplifier), eight digital filters, and self and system calibration circuitry.

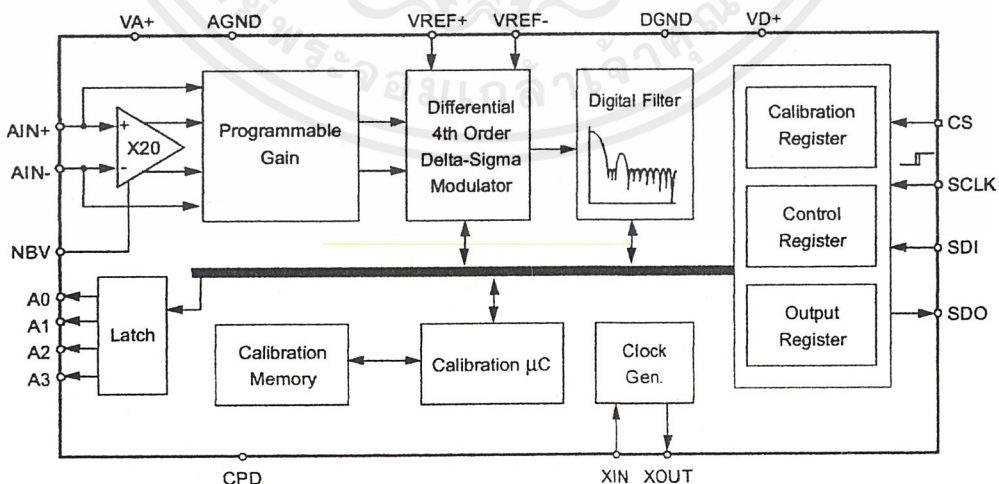
The converters are designed to provide their own negative supply which enables their on-chip instrumentation amplifiers to measure bipolar ground-referenced signals $\leq \pm 100$ mV. By directly supplying NBV with -2.5 V and with VA+ at 5 V, ± 2.5 V signals (with respect to ground) can be measured.

The digital filters provide programmable output update rates between 3.76 Hz to 202 Hz (XIN = 32.768 kHz). Output word rates can be increased by approximately 3X by using XIN = 100 kHz. Each filter is designed to settle to full accuracy for its output update rate in one conversion cycle. The filters with word rates of 15 Hz or less (XIN = 32.768 kHz) reject both 50 and 60 Hz (± 3 Hz) line interference simultaneously.

Low power, single conversion settling time, programmable output rates, and the ability to handle negative input signals make these single supply products ideal solutions for isolated and non-isolated applications.

ORDERING INFORMATION

See page 26.





ANALOG CHARACTERISTICS ($T_A = 25\text{ }^\circ\text{C}$; $V_{A+}, V_{D+} = 5\text{ V} \pm 5\%$; $V_{REF+} = 2.5\text{ V}$, $V_{REF-} = \text{AGND}$, $NB_V = -2.1\text{ V}$, $F_{CLK} = 32.768\text{ kHz}$, O_{WR} (Output Word Rate) = 15 Hz , Bipolar Mode, Input Range = $\pm 100\text{ mV}$; See Notes 1 and 2.)

Parameter	CS5525			CS5526			Unit	
	Min	Typ	Max	Min	Typ	Max		
Accuracy								
Linearity Error	-	± 0.0015	± 0.003	-	± 0.0007	± 0.0015	%FS	
No Missing Codes	16	-	-	20	-	-	Bits	
Bipolar Offset (Note 3)	-	± 1	± 2	-	± 16	± 32	LSB	
Unipolar Offset (Note 3)	-	± 2	± 4	-	± 32	± 64	LSB	
Offset Drift (Notes 3 and 4)	-	20	-	-	20	-	nV/°C	
Bipolar Gain Error	-	± 8	± 31	-	± 8	± 31	ppm	
Unipolar Gain Error	-	± 16	± 62	-	± 16	± 62	ppm	
Gain Drift (Note 4)	-	1	3	-	1	3	ppm/°C	
Voltage Reference Input								
Range (V_{REF+}) - (V_{REF-})	1	2.5	3.0	1	2.5	3.0	V	
Common Mode Rejection	dc	-	110	-	-	110	-	dB
	50, 60 Hz	-	130	-	-	130	-	dB
Input Capacitance	-	16	-	-	16	-	pF	
CVF Current (Note 5)	-	0.6	-	-	0.6	-	$\mu\text{A/V}$	

- Notes:
1. Applies after system calibration at any temperature within $-40\text{ }^\circ\text{C} \sim +85\text{ }^\circ\text{C}$.
 2. Specifications guaranteed by design, characterization, and/or test.
 3. Specification applies to the device only and does not include any effects by external parasitic thermocouples. $\text{LSB} = \text{LSB}_{16}$ for the CS5525, and LSB_{20} for the CS5526.
 4. Drift over specified temperature range after calibration at power-up at $25\text{ }^\circ\text{C}$.
 5. See the section of the data sheet which discusses input models on page 15.

RMS NOISE (Notes 6 and 7)

Output Rate (Hz)	-3 dB Filter Frequency	Input Range, (Bipolar/Unipolar Mode)					
		25 mV	55 mV	100 mV	1 V	2.5 V	5 V
3.76	3.27	90 nV	90 nV	130 nV	1.0 μV	2.0 μV	4.0 μV
7.51	6.55	110 nV	130 nV	190 nV	1.5 μV	3.0 μV	7 μV
15.0	12.7	170 nV	200 nV	250 nV	2.0 μV	5.0 μV	10 μV
30.1	25.4	250 nV	300 nV	500 nV	4.0 μV	10 μV	15 μV
60.0	50.4	500 nV	1.0 μV	1.5 μV	15 μV	45 μV	85 μV
123.2 (Note 8)	103.6	2.0 μV	4.0 μV	8.0 μV	72 μV	190 μV	350 μV
168.9 (Note 8)	141.3	10 μV	20.0 μV	30 μV	340 μV	900 μV	2.0 mV
202.3 (Note 8)	169.2	30 μV	55 μV	105 μV	1.1 mV	2.4 mV	5.3 mV

- Notes:
6. Wideband noise aliased into the baseband. Referred to the input. Typical values shown for $25\text{ }^\circ\text{C}$.
 7. For Peak-to-Peak Noise multiply by 6.6 for all ranges and output rates.
 8. For input ranges $< 100\text{ mV}$ and output word rates $> 60\text{ Hz}$, 32.768 kHz chopping frequency is used. Specifications are subject to change without notice.


ANALOG CHARACTERISTICS (Continued)

Parameter		Min	Typ	Max	Unit
Analog Input					
Common Mode + Signal on AIN+ or AIN- NBV = -1.8 to -2.5 V	Bipolar/Unipolar Mode Range = 25 mV, 55 mV, or 100 mV	-0.150	-	0.950	V
	Range = 1 V, 2.5 V, or 5 V	NBV	-	VA+	V
NBV = AGND	Range = 25 mV, 55 mV, or 100 mV	1.85	-	2.65	V
	Range = 1 V, 2.5 V, or 5 V	0.0	-	VA+	V
Common Mode Rejection	dc	-	120	-	dB
	50, 60 Hz	-	120	-	dB
Input Capacitance		-	10	-	pF
CVF Current on AIN+ or AIN- Range = 25 mV, 55 mV, or 100 mV Range = 1 V, 2.5 V, or 5 V	(Note 5)	-	100	300	pA
		-	1.2	-	μA/V
System Calibration Specifications					
Full Scale Calibration Range	Bipolar/Unipolar Mode (Note 9)				
25 mV		17.5	-	32.5	mV
55 mV		38.5	-	71.5	mV
100 mV		70	-	105	mV
1 V		0.70	-	1.30	V
2.5 V		1.75	-	3.25	V
5 V		3.50	-	VA+	V
Offset Calibration Range	Bipolar/Unipolar Mode				
25 mV		-	-	±12.5	mV
55 mV		-	-	±27.5	mV
100 mV	(Note 10)	-	-	±50	mV
1 V		-	-	±0.5	V
2.5 V		-	-	±1.25	V
5 V		-	-	±2.50	V
Power Supplies					
DC Power Supply Currents (Normal Mode)	I _{A+}	-	1.3	1.7	mA
	I _{D+}	-	15	30	μA
	I _{NBV}	-	400	550	μA
Power Consumption	Normal Mode (Note 11)	-	7.5	10	mW
	Low Power Mode	-	4.0	6.5	mW
	Standby	-	1.2	-	mW
	Sleep	-	500	-	μW
Power Supply Rejection	dc Positive Supplies	-	95	-	dB
	dc NBV	-	110	-	dB

- Notes: 9. The minimum Full Scale Calibration Range (FSCR) is limited by the maximum allowed gain register value (with margin). The maximum FSCR is limited by the $\Delta\Sigma$ modulator's 1's density range.
10. The maximum full scale signal can be limited by saturation of circuitry within the internal signal path.
11. All outputs unloaded. All input CMOS levels.



5 V DIGITAL CHARACTERISTICS (T_A = 25 °C; V_{A+}, V_{D+} = 5 V ±5%; GND = 0; See Notes 2 and 12.)

Parameter	Symbol	Min	Typ	Max	Unit
High-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	V _{IH}	0.6 V _{D+}	-	-	V
		3.5	-	V _{D+}	V
		(V _{D+}) - 0.45	-	-	V
Low-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	V _{IL}	-	-	0.8	V
		0.0	-	1.5	V
		-	-	0.6	V
High-Level Output Voltage All Pins Except CPD and SDO (Note 13) CPD, I _{out} = -4.0 mA SDO, I _{out} = -5.0 mA	V _{OH}	(V _{A+}) - 1.0	-	-	V
		(V _{D+}) - 1.0	-	-	V
		(V _{D+}) - 1.0	-	-	V
Low-Level Output Voltage All Pins Except CPD and SDO, I _{out} = 1.6 mA CPD, I _{out} = 2 mA SDO, I _{out} = 5.0 mA	V _{OL}	-	-	0.4	V
		-	-	0.4	V
		-	-	0.4	V
Input Leakage Current	I _{in}	-	±1	±10	µA
3-State Leakage Current	I _{OZ}	-	-	±10	µA
Digital Output Pin Capacitance	C _{out}	-	9	-	pF

Notes: 12. All measurements performed under static conditions.

13. I_{out} = -100 µA unless stated otherwise. (V_{OH} = 2.4 V @ I_{out} = -40 µA.)

3.0 V DIGITAL CHARACTERISTICS (T_A = 25 °C; V_{A+} = 5 V ±5%; V_{D+} = 3.0 V ±10%; GND = 0; See Notes 2 and 12.)

Parameter	Symbol	Min	Typ	Max	Unit
High-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	V _{IH}	0.6 V _{D+}	-	-	V
		0.54 V _{A+}	-	V _{D+}	V
		(V _{D+}) - 0.45	-	-	V
Low-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	V _{IL}	-	-	0.16 V _{D+}	V
		0.0	-	1.5	V
		-	-	0.6	V
High-Level Output Voltage All Pins Except CPD and SDO, I _{out} = -400 µA CPD, I _{out} = -4.0 mA SDO, I _{out} = -5.0 mA	V _{OH}	(V _{A+}) - 0.3	-	-	V
		(V _{D+}) - 1.0	-	-	V
		(V _{D+}) - 1.0	-	-	V
Low-Level Output Voltage All Pins Except CPD and SDO, I _{out} = 400 µA CPD, I _{out} = 2 mA SDO, I _{out} = 5.0 mA	V _{OL}	-	-	0.3	V
		-	-	0.4	V
		-	-	0.4	V
Input Leakage Current	I _{in}	-	±1	±10	µA
3-State Leakage Current	I _{OZ}	-	-	±10	µA
Digital Output Pin Capacitance	C _{out}	-	9	-	pF



DYNAMIC CHARACTERISTICS

Parameter	Symbol	Ratio	Unit
Modulator Sampling Frequency	f_s	XIN/2	Hz
Filter Settling Time to 1/2 LSB (Full Scale Step)	t_s	$1/f_{out}$	s

RECOMMENDED OPERATING CONDITIONS (AGND, DGND = 0 V; See Note 14.)

Parameter	Symbol	Min	Typ	Max	Unit	
DC Power Supplies	Positive Digital	VD+	2.7	5.0	5.25	V
	Positive Analog	VA+	4.75	5.0	5.25	V
Analog Reference Voltage	(VREF+) - (VREF-)	VRef _{diff}	1.0	2.5	3.0	V
Negative Bias Voltage	NBV	-1.8	-2.1	-2.5	V	

Notes: 14. All voltages with respect to ground.

ABSOLUTE MAXIMUM RATINGS (AGND, DGND = 0 V; See Note 14.)

Parameter	Symbol	Min	Max	Unit	
DC Power Supplies	(Note 15) Positive Digital	VD+	-0.3	+6.0	V
	Positive Analog	VA+	-0.3	+6.0	V
Negative Bias Voltage	Negative Potential	NBV	+0.3	-3.0	V
Input Current, Any Pin Except Supplies	(Note 16 and 17)	I _{IN}	-	±10	mA
Output Current		I _{OUT}	-	±25	mA
Power Dissipation	(Note 18)	PDN	-	500	mW
Analog Input Voltage	VREF pins	V _{INR}	-0.3	(VA+) + 0.3	V
	AIN Pins	V _{INA}	NBV - 0.3	(VA+) + 0.3	V
Digital Input Voltage		V _{IND}	-0.3	(VD+) + 0.3	V
Ambient Operating Temperature		T _A	-40	85	°C
Storage Temperature		T _{stg}	-65	150	°C

Notes: 15. No pin should go more negative than NBV - 0.3 V.

16. Applies to all pins including continuous overvoltage conditions at the analog input (AIN) pins.

17. Transient current of up to 100 mA will not cause SCR latch-up. Maximum input current for a power supply pin is ±50 mA.

18. Total power dissipation, including all input currents and output currents.

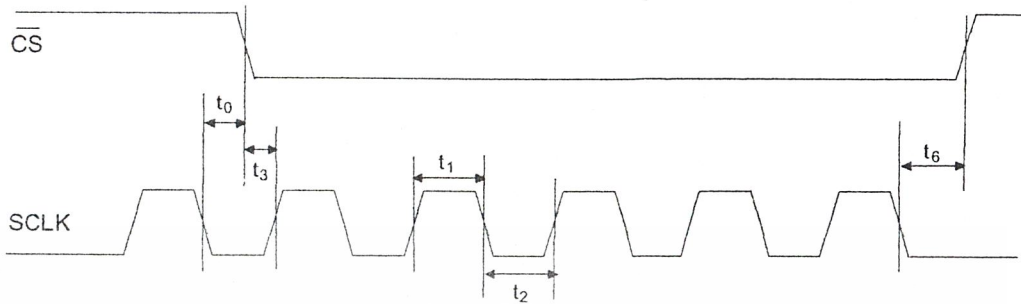
WARNING: Operation at or beyond these limits may result in permanent damage to the device.
Normal operation is not guaranteed at these extremes.



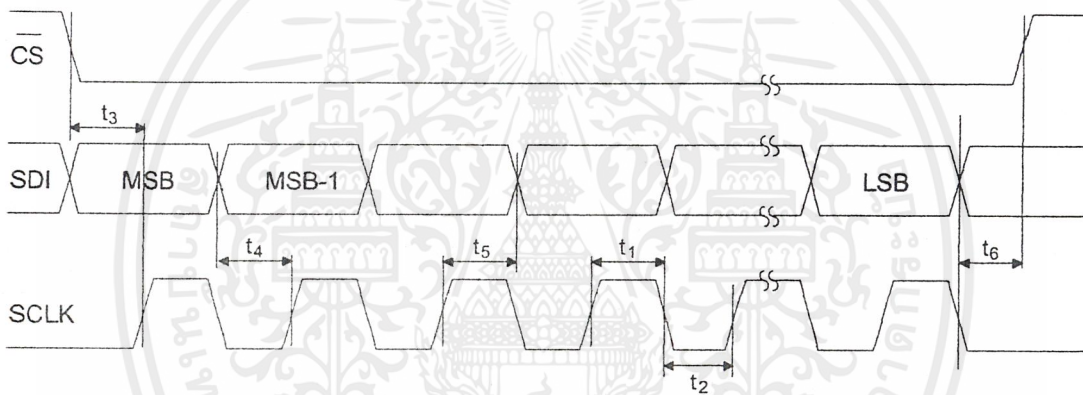
SWITCHING CHARACTERISTICS ($T_A = 25\text{ }^\circ\text{C}$; $V_{A+} = 5\text{ V} \pm 5\%$; $V_{D+} = 3.0\text{ V} \pm 10\%$ or $5\text{ V} \pm 5\%$; Input Levels: Logic 0 = 0 V, Logic 1 = V_{D+} ; $C_L = 50\text{ pF}$.)

Parameter	Symbol	Min	Typ	Max	Unit
Master Clock Frequency (Note 19)	XIN	30	32.768	36	kHz
		30	32.768	100	
Master Clock Duty Cycle		40	-	60	%
Rise Times (Note 20)	t_{rise}	-	-	1.0	μs
		-	-	100	μs
		-	50	-	ns
Fall Times (Note 20)	t_{fall}	-	-	1.0	μs
		-	-	100	μs
		-	50	-	ns
Start-up					
Oscillator Start-up Time XTAL = 32.768 kHz (Note 21)	t_{ost}	-	500	-	ms
Power-on Reset Period	t_{por}	-	1003	-	XIN cycles
Serial Port Timing					
Serial Clock Frequency	SCLK	0	-	2	MHz
SCLK Falling to $\overline{\text{CS}}$ Falling for continuous running SCLK (Note 22)	t_0	100	-	-	ns
Serial Clock	Pulse Width High	t_1	250	-	ns
	Pulse Width Low	t_2	250	-	ns
SDI Write Timing					
$\overline{\text{CS}}$ Enable to Valid Latch Clock	t_3	50	-	-	ns
Data Set-up Time prior to SCLK rising	t_4	50	-	-	ns
Data Hold Time After SCLK Rising	t_5	100	-	-	ns
SCLK Falling Prior to $\overline{\text{CS}}$ Disable	t_6	100	-	-	ns
SDO Read Timing					
$\overline{\text{CS}}$ to Data Valid	t_7	-	-	150	ns
SCLK Falling to New Data Bit	t_8	-	-	150	ns
$\overline{\text{CS}}$ Rising to SDO Hi-Z	t_9	-	-	150	ns

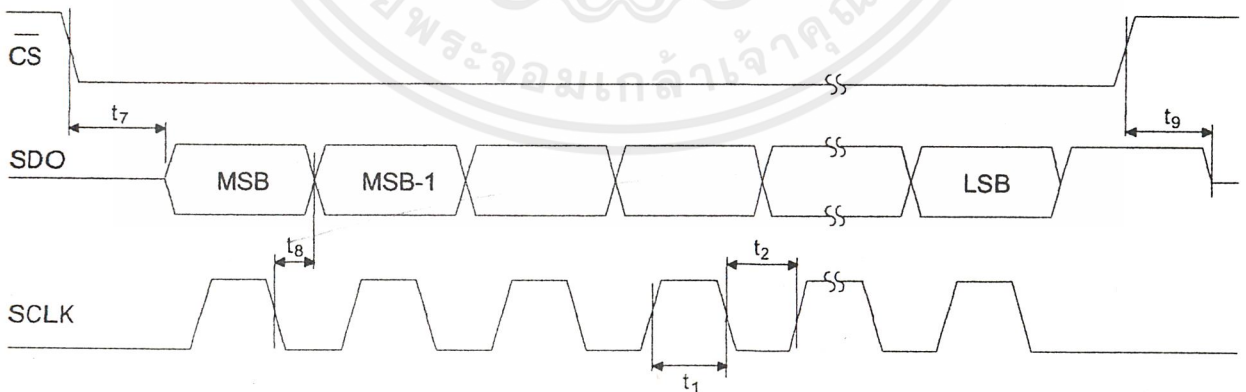
- Notes: 19. Device parameters are specified with a 32.768 kHz clock; however, clocks up to 100 kHz can be used for increased throughput.
20. Specified using 10% and 90% points on waveform of interest. Output loaded with 50 pF.
21. Oscillator start-up time varies with crystal parameters. This specification does not apply when using an external clock source.
22. Applicable when SCLK is continuously running.



Continuous Running SCLK Timing (Not to Scale)



SDI Write Timing (Not to Scale)



SDO Read Timing (Not to Scale)



GENERAL DESCRIPTION

The CS5525 and CS5526 are 16-bit and 20-bit pin compatible converters which include a chopper-stabilized instrumentation amplifier input, and an on-chip programmable gain amplifier. They are both optimized for measuring low-level unipolar or bipolar signals in process control and medical applications.

The CS5525/26 also include a fourth order delta-sigma modulator, a calibration microcontroller, eight digital filters, a 4-bit analog latch, and a serial port. The digital filters provide any one of eight different output update rates.

The CS5525/26 include a CPD (Charge Pump Drive) output (shown in Figure 1). CPD provides a negative bias voltage to the on-chip instrumentation amplifier when used with a combination of external diodes and capacitors. This enables the CS5525/26 to measure negative voltages with re-

spect to ground, making the converters ideal for thermocouple temperature measurements.

Theory of Operation

The CS5525/26 A/D converters are designed to operate from a single +5 V analog supply and provide several different input ranges. See the *Analog Characteristics* section on page 3 for details.

Figure 1 illustrates the CS5525/26 connected to generate their own negative bias supply using the on-chip CPD (Charge Pump Drive). This enables the CS5525/26 to measure ground referenced signals with magnitudes down to NBV (Negative Bias Voltage, approximately -2.1 V in this example). Figure 2 illustrates a charge pump circuit when the converters are powered from a +3.0 V digital supply. Alternatively, the negative bias supply can be generated from a negative supply voltage or a resistive divider as illustrated in Figure 3.

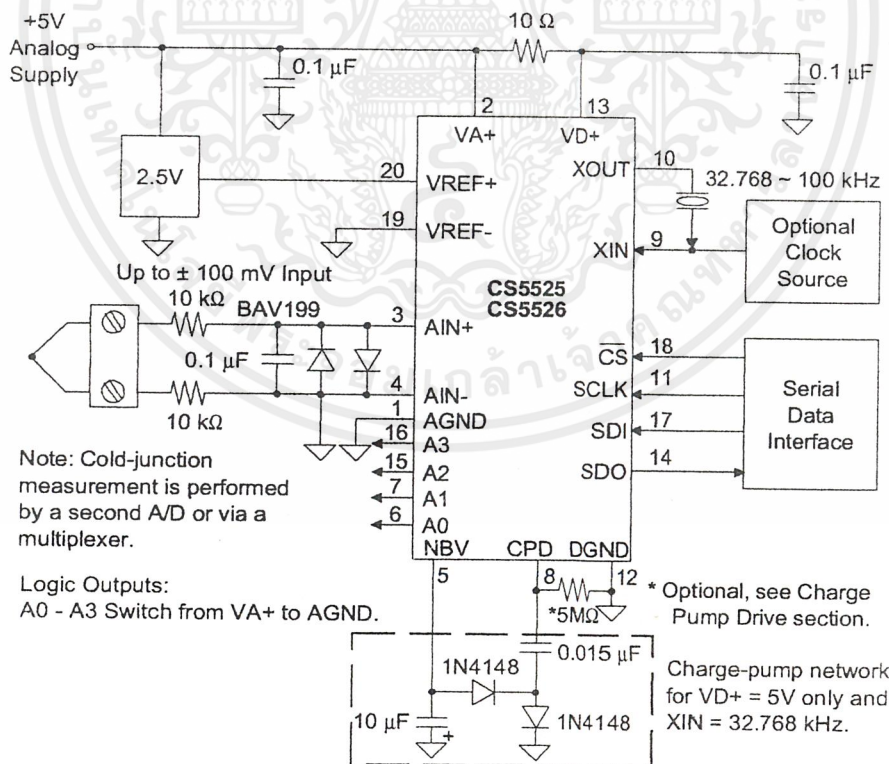


Figure 1. CS5525/26 Configured to use on-chip charge pump to supply NBV.

Figure 4 illustrates the CS5525/26 connected to measure ground referenced unipolar signals of a positive polarity using the 1 V, 2.5 V, and 5 V input voltage ranges on the converter. For the 25 mV, 55 mV, and 100 mV ranges the signal must have a common mode near +2.5 V (NBV = 0V).

The CS5525/26 are optimized for the measurement of thermocouple outputs, but they are also well suited for the measurement of ratiometric bridge transducer outputs. Figure 5 illustrates the CS5525/26 connected to measure the output of a ratiometric differential bridge transducer while operating from a single +5 V supply.

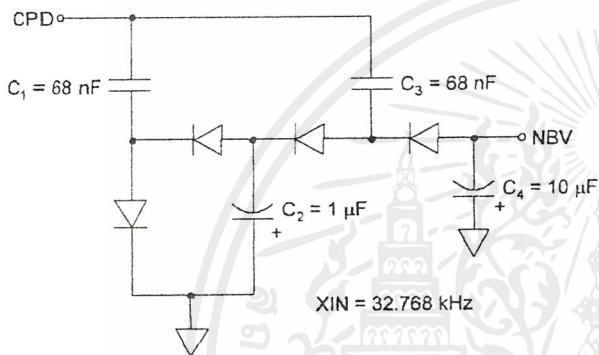


Figure 2. Charge Pump Drive Circuit for $V_{D+} = 3\text{ V}$.

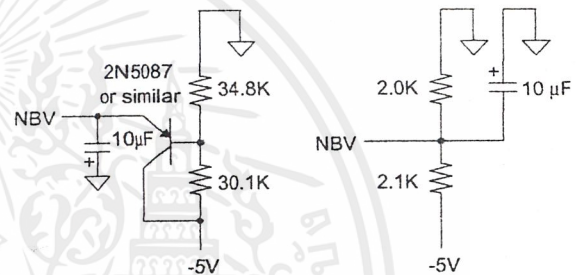


Figure 3. Alternate NBV Circuits.

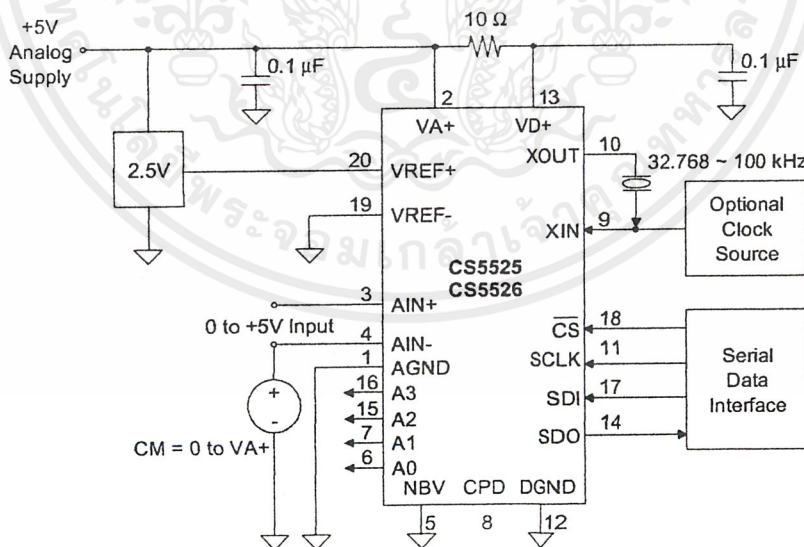


Figure 4. CS5525/26 Configured for ground-referenced Unipolar Signals.

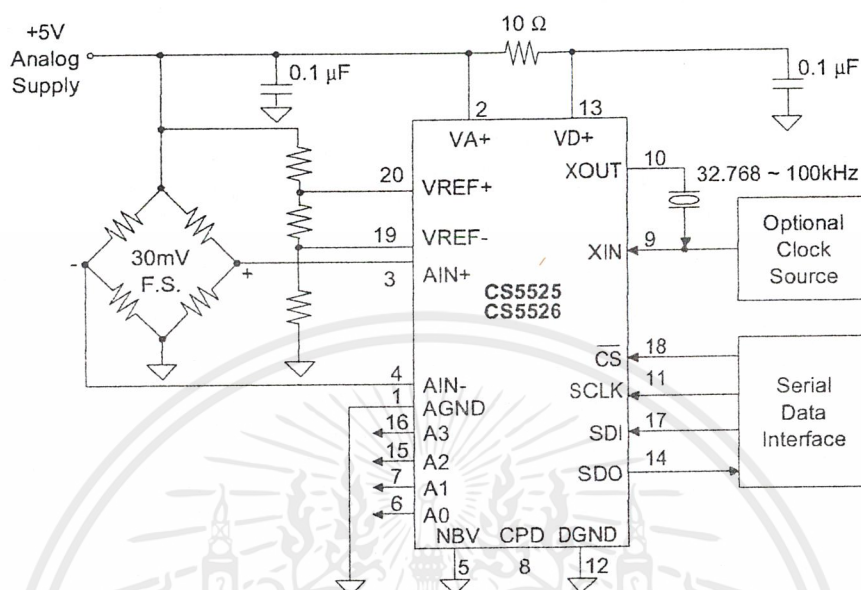


Figure 5. CS5525/26 Configured for Single Supply Bridge Measurement.

System Initialization

When power to the CS5525/26 is applied, they are held in a reset condition until their 32.768 kHz oscillators have started and their start-up counter-timer elapses. Due to the high Q of a 32.768 kHz crystal, the oscillators take 400-600 ms to start. The converter's counter-timer counts no more than 1024 oscillator clock cycles to make sure the oscillator is fully stable. During this time-out period the serial port logic is reset and the RV (Reset Valid) bit in the configuration register is set. A reset can be initiated at any time by writing a logic 1 to the RS (Reset System) bit in the configuration register. This automatically sets the RV bit until the RS bit is written to logic 0, and the configuration register is read. After a reset, the on-chip registers are initialized to the following states and the converters are ready to perform conversions.

configuration register:	000040(H)
offset register:	000000(H)
gain register:	800000(H)

Command Operation

The CS5525/26 include a microcontroller with five registers used to control the converter. Each register is 24-bits in length except the 8-bit command register (command, configuration, offset, gain, and conversion data). After a system initialization or reset, the serial port is initialized to the command mode and the converter stays in this mode until a valid 8-bit command is received (the first 8-bits into the serial port). Table 1 lists all the valid commands. Once a valid 8-bit command (a read or a write command word) is received and interpreted by the command register, the serial port enters the data mode. In data mode the next 24 serial clock pulses shift data either into or out of the serial port (72 serial clock pulses are needed if set-up register is selected). See Table 2 for configuring the CS5525/26.



Reading/Writing On-Chip Registers

The CS5525/26's offset, gain, and configuration registers are read/writable while the conversion data register is read only.

To perform a read from a specific register, the R/ \bar{W} bit of the command word must be a logic 1. The SC, CC, and PS/ \bar{R} bits must be logic 0 and the CB (MSB) bit must be a logic 1. The register to be written is selected with the RSB2-RSB0 bits of the command word.

To perform a write to a specific register, the R/ \bar{W} bit of the command word must be a logic 0. The SC,

CC, and PS/R bits must be logic 0 and the CB (MSB) bit must be a logic 1. The register to be written is selected with the RSB2-RSB0 bits of the command word. Figure 6 illustrates the serial sequence necessary to write to, or read from the serial port.

If the Set-up Registers are chosen with the RSB2-RSB0 bits, the registers are read or written in the following sequence: Offset, Gain and Configuration. This is accomplished by following one 8-bit command word with three 24-bit data words for a total of 72 data bits.

Command Register

D7(MSB)	D6	D5	D4	D3	D2	D1	D0
CB	SC	CC	R/W	RSB2	RSB1	RSB0	PS/R

BIT	NAME	VALUE	FUNCTION
D7	Command Bit, CB	0	Null command (no operation). All command bits, including CB must be 0.
		1	Logic 1 for executable commands.
D6	Single Conversion, SC	0	Single Conversion not active.
		1	Perform a conversion.
D5	Continuous Conversions, CC	0	Continuous Conversions not active.
		1	Perform conversions continuously.
D4	Read/Write, R/W	0	Write to selected register.
		1	Read from selected register.
D3-D1	Register Select Bit, RSB2-RSB0	000	Offset Register
		001	Gain Register
		010	Configuration Register
		011	Conversion Data Register (read only)
		100	Set-up Registers (Offset, Gain, Configuration)
		101	Reserved
		110	Reserved
		111	Reserved
D0	Power Save/Run, PS/R	0	Run
		1	Power Save

Table 1. Command Set



Configuration Register

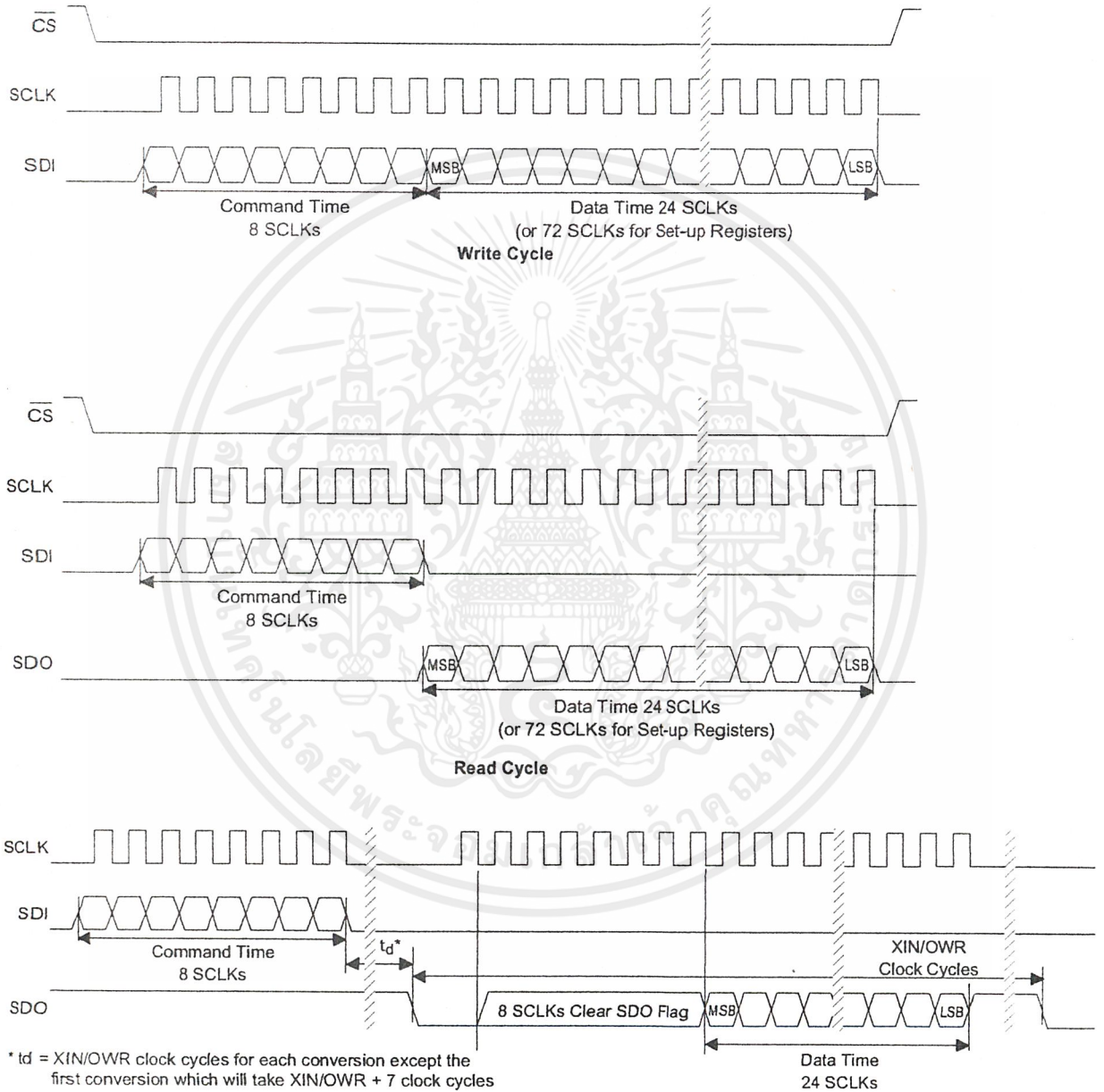
D23(MSB)	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12
A3	A2	A1	A0	NU	CFS	NU	LPM	WR2	WR1	WR0	U/B
D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
G2	G1	G0	PD	RS	RV	PF	PSS	DF	CC2	CC1	CC0

BIT	NAME	VALUE		FUNCTION
D23-D20	Latch Outputs, A3-A0	0000	R*	Latch Output Pins A3-A0 mimic the D23-D20 Register bits.
D19	Not Used, NU	0	R	Must always be logic 0.
D18	Chop Frequency Select, CFS	0 1	R	256 Hz Amplifier chop frequency 32768 Hz Amplifier chop frequency
D17	Not Used, NU	0	R	Must always be logic 0.
D16	Low Power Mode, LPM	0 1	R	Normal Mode Reduced Power mode
D15-D13	Word Rate, WR2-0 Note: For XIN = 32.768kHz	000 001 010 011 100 101 110 111	R	15.0 Hz (2182 XIN cycles) 30.1 Hz (1090 XIN cycles) 60.0 Hz (546 XIN cycles) 123.2 Hz (266 XIN cycles) 168.9 Hz (194 XIN cycles) 202.3 Hz (162 XIN cycles) 3.76 Hz (8722 XIN cycles) 7.51 Hz (4362 XIN cycles)
D12	Unipolar/Bipolar, U/B	0 1	R	Bipolar Measurement mode Unipolar Measurement mode
D11-D9	Gain Bits, G2-G0	000 001 010 011 100 101 110/111	R	100 mV (assumes VREF = 2.5V) 55 mV 25 mV 1 V 5.0 V 2.5 V Not Used.
D8	Pump Disable, PD	0 1	R	Charge Pump Enabled For PD = 1, the CPD pin goes to a Hi-Z output state.
D7	Reset System, RS	0 1	R	Normal Operation Activate a Reset cycle. To return to Normal Operation write bit to zero.
D6	Reset Valid, RV	0 1	R	No reset has occurred or bit has been cleared (read only). Valid Reset has occurred. (Cleared when read.)
D5	Port Flag, PF	0 1	R	Port Flag mode inactive Port Flag mode active
D4	Power Save Select, PSS	0 1	R	Standby Mode (Oscillator active, allows quick power-up) Sleep Mode (Oscillator inactive)
D3	Done Flag, DF	0 1	R	Done Flag bit is cleared (read only). Calibration or Conversion cycle completed (read only).
D2-D0	Calibration Control Bits, CC2-CC0	000 001 010 011 100 101 110 111	R	Normal Operation (no calibration) Offset – Self-Calibration Gain – Self-Calibration Offset Self-Calibration followed by Gain Self-Calibration Not used. Offset – System Calibration Gain – System Calibration Not Used.

* R indicates the bit value after the part is reset

Table 2. Configuration Register

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SDO Continuous Conversion Read (PF bit = 1)

Figure 6. Command and Data Word Timing.

Analog Input

Figure 7 illustrates a block diagram of the analog input signal path inside the CS5525/26. The front end consists of a chopper-stabilized instrumentation amplifier with 20X gain and a programmable gain section. The instrumentation amplifier is powered from VA+ and from the NBV (Negative Bias Voltage) pin allowing the CS5525/26 to be operated in either of two analog input configurations. The NBV pin can be biased to a negative voltage between -1.8 V and -2.5 V, or tied to AGND. The choice of the operating mode for the NBV voltage depends upon the input signal and its common mode voltage.

For the 25 mV, 55 mV, and 100 mV input ranges, the input signals to AIN+ and AIN- are amplified by the 20X instrumentation amplifier. For ground referenced signals with magnitudes less than 100 mV, the NBV pin should be biased with -1.8 V to -2.5 V. If NBV is tied between -1.8 V and -2.5 V, the (Common Mode + Signal) input on AIN+ and AIN- must stay between -0.150 V and 0.950 V to ensure proper operation. Alternatively, NBV can be tied to AGND where the input (Common Mode + Signal) on AIN+ and AIN- must stay between 1.85 V and 2.65 V to ensure that the amplifier operates properly.

For the 1 V, 2.5 V, and 5 V input ranges, the instrumentation amplifier is bypassed and the input signals are directly connected to the Programmable Gain block. With NBV tied between -1.8 V and -2.5 V, the (Common Mode + Signal) input on AIN+ and AIN- must stay between NBV and VA+.

Alternatively, NBV can be tied to AGND where the input (Common Mode + Signal) on AIN+ and AIN- pins can span the entire range between AGND and VA+.

The CS5525/26 can accommodate full scale ranges other than 25 mV, 55 mV, 100 mV, 1 V, 2.5 V and 5 V by performing a system calibration within the limits specified. See the **Calibration** section for more details. Another way to change the full scale range is to increase or to decrease the voltage reference to other than 2.5 V. See the **Voltage Reference** section for more details.

Three factors set the operating limits for the input span. They include: instrumentation amplifier saturation, modulator 1's density, and a lower reference voltage. When the 25 mV, 55 mV or 100 mV range is selected, the input signal (including the common mode voltage and the amplifier offset voltage) must not cause the 20X amplifier to saturate in either its input stage or output stage. To prevent saturation the absolute voltages on AIN+ and AIN- must stay within the limits specified (refer to the 'Analog Input' table on page 3). Additionally, the differential output voltage of the amplifier must not exceed 2.8 V. The equation

$$\text{ABS}(\text{VIN} + \text{VOS}) \times 20 = 2.8 \text{ V}$$

defines the differential output limit, where

$$\text{VIN} = (\text{AIN}+) - (\text{AIN}-)$$

is the differential input voltage and VOS is the absolute maximum offset voltage for the instrumentation amplifier (VOS will not exceed 40 mV). If the

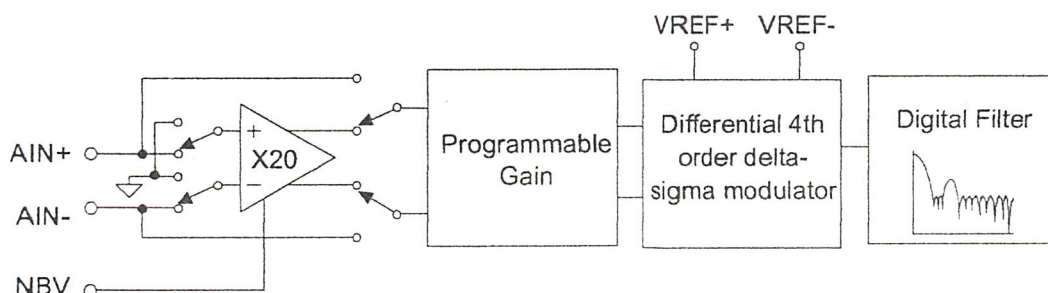


Figure 7. Block Diagram of Analog Signal Path

Input Range ⁽¹⁾	Max. Differential Output 20X Amplifier	VREF	Gain Factor	Δ - Σ Nominal ⁽¹⁾ Differential Input	Δ - Σ ⁽¹⁾ Max. Input
± 25 mV	2.8 V (2)	2.5V	5	± 0.5 V	± 0.75 V
± 55 mV	2.8 V (2)	2.5V	2.272727...	± 1.1 V	± 1.65 V
± 100 mV	2.8 V (2)	2.5V	1.25	± 2.0 V	± 3.0 V
± 1.0 V	-	2.5V	2.5	± 1.0 V	± 1.5 V
± 2.5 V	-	2.5V	1.0	± 2.5 V	± 5.0 V
± 5.0 V	-	2.5V	0.5	± 5.0 V	0V, VA+

Note: 1. The converter's actual input range, the delta-sigma's nominal full scale input, and the delta-sigma's maximum full scale input all scale directly with the value of the voltage reference. The values in the table assume a 2.5 V VREF voltage.

Table 3. Relationship between Full Scale Input, Gain Factors, and Internal Analog Signal Limitations

differential output voltage from the amplifier exceeds 2.8 V, the amplifier may saturate, which will cause a measurement error.

The input voltage into the modulator must not cause the modulator to exceed a low of 20 percent or a high of 80 percent 1's density. The nominal full scale input span of the modulator (from 30 percent to 70 percent 1's density) is determined by the VREF voltage divided by the Gain Factor. See Table 3 to determine if the CS5525/26 are being used properly. For example, in the 55 mV range to determine the nominal input voltage to the modulator, divide VREF (2.5 V) by the Gain Factor (2.2727).

When a smaller voltage reference is used, the resulting code widths are smaller causing the converter output codes to exhibit more changing codes for a fixed amount of noise. Table 3 is based upon a VREF = 2.5 V. For other values of VREF, the values in Table 3 must be scaled accordingly.

Figure's 8 and 9 illustrate the input models for the AIN and VREF pins. The dynamic input current for each of the pins can be determined from the models shown and is dependent upon the setting of the CFS (Chop Frequency Select) bit. The effective input impedance for the AIN+ and AIN- pins remains constant for the three low level measurement ranges (25 mV, 55 mV, and 100 mV). The input current is lowest with the CFS bit cleared to logic 0.

Note: Residual noise appears in the converter's baseband for output word rates greater than 60 Hz if CFS is logic 0. By setting CFS to logic 1, the amplifier's chop frequency chops at 32768 Hz eliminating the residual noise, but increasing the current. Note that C=48pF is for input current modeling only. For physical input capacitance see 'Input Capacitance' specification under 'Analog Characteristics' on page 3.

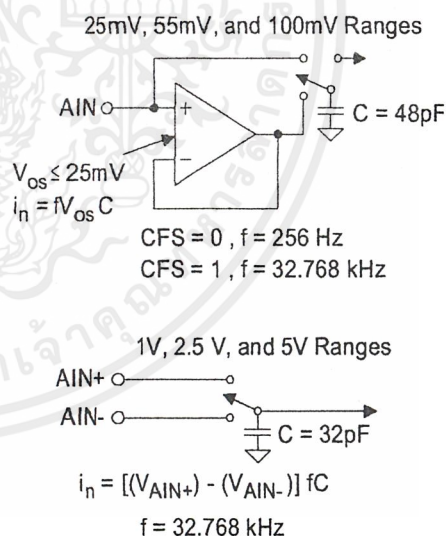


Figure 8. Input models for AIN+ and AIN- pins

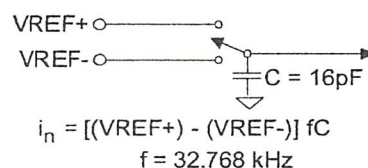


Figure 9. Input model for VREF+ and VREF- pins.

Charge Pump Drive

The CPD (Charge Pump Drive) pin of the converters can be used with external components (shown in Figure 1) to develop an appropriate negative bias voltage for the NBV pin. When CPD is used to generate the NBV, the NBV voltage is regulated with an internal regulator loop referenced to VA+. Therefore, any change on VA+ results in a proportional change on NBV. With VA+ = 5 V, NBV's regulation is set proportional to VA+ at approximately -2.1 V.

Figure 3 illustrates a means of supplying NBV voltage from a -5 V supply. For ground based signals with the instrumentation amplifier engaged (when in the 25mV, 55mV, or 100mV ranges), the voltage on the NBV pin should at no time be less negative than -1.8 V or more negative than -2.5 V. To prevent excessive voltage stress to the chip the NBV voltage should not be more negative than -3.0 V.

The components in Figure 1 are the preferred components for the CPD filter. However, smaller capacitors can be used with acceptable results. The 10 μ F ensures very low ripple on NBV. Intrinsic safety requirements prohibit the use of electrolytic capacitors. In this case, two 0.47 μ F ceramic capacitors in parallel can be used.

The CPD pin itself is a tri-state output and enters tri-state whenever the converters are placed into the Sleep Mode, Standby Mode, or when the charge pump is disabled (when the Pump Disable bit, bit D8 in the configuration register, is set). Once in tri-state, the digital current can increase if this CPD output floats near 1/2 digital supply. To ensure the CPD pin stays near ground and to minimize the digital current, add a 5M Ω resistor between it and DGND (see Figure 1). If the resistor is left out, the digital supply current may increase from 2 μ A to 10 μ A.

Voltage Reference

The CS5525/26 are specified for operation with a 2.5 V reference voltage between the VREF+ and VREF- pins of the devices. For a single-ended reference voltage, such as the LT1019-2.5, the reference's output is connected to the VREF+ pin of the CS5525/26. The ground reference for the LT1019-2.5 is connected to the VREF- pin.

The differential voltage between the VREF+ and VREF- can be any voltage from 1.0 V up to 3.0 V, however, the VREF- pin can not go below analog ground.

Calibration

The CS5525/26 offer five different calibration functions including self calibration and system calibration. However, after the CS5525/26 are reset, they can perform measurements without being calibrated. In this case, the converters will utilize the initialized values of the on-chip registers (Gain = 1.0, Offset = 0.0) to calculate output words for the ± 100 mV range. Any initial offset and gain errors in the internal circuitry of the chips will remain.

The gain and offset registers, which are used for both self and system calibration, are used to set the zero and full-scale points of the converter's transfer function. One LSB in the offset register is 2^{-24} proportion of the input span (bipolar span is 2 times the unipolar span). The MSB in the offset register determines if the offset to be trimmed is positive or negative (0 positive, 1 negative). The converters can typically trim ± 50 percent of the input span. The gain register spans from 0 to $(2 - 2^{-23})$. The decimal equivalent meaning of the gain register is

$$D = b_0 2^0 + b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N} = \sum_{i=0}^N b_i 2^{-i}$$

where the binary numbers have a value of either zero or one (b_0 corresponds to the MSB). Refer to Table 4 for details.

Offset Register

Register	MSB						LSB					
	Sign	2^{-2}	2^{-3}	2^{-4}	2^{-5}	2^{-6}	2^{-19}	2^{-20}	2^{-21}	2^{-22}	2^{-23}	2^{-24}
Reset (R)	0	0	0	0	0	0	0	0	0	0	0	0

One LSB represents 2^{-24} proportion of the input span (bipolar span is 2 times unipolar span)
Offset and data word bits align by MSB (bit MSB-4 of offset register changes bit MSB-4 of data)

Gain Register

Register	MSB						LSB					
	2^0	2^{-1}	2^{-2}	2^{-3}	2^{-4}	2^{-5}	2^{-18}	2^{-19}	2^{-20}	2^{-21}	2^{-22}	2^{-23}
Reset (R)	1	0	0	0	0	0	0	0	0	0	0	0

The gain register span is from 0 to $(2-2^{-23})$. After Reset the MSB = 1, all other bits are 0.

Table 4. Offset and Gain Registers

The offset and gain calibration steps each take one conversion cycle to complete. At the end of the calibration step, the calibration control bits will be set back to logic 0, and the DF (Done Flag) bit will be set to a logic 1. For the combination self-calibration (CC2-CC0= 011; offset followed by gain), the calibration will take two conversion cycles to complete and will set the DF bit after the gain calibration is completed. The DF bit will be cleared any time the data register, the offset register, the gain register, or the setup register is read. Reading the configuration register alone will not clear the DF bit.

of the modulator are connected together and then routed to the VREF- pin as shown in Figure 11.

For self-calibration of gain, the differential inputs of the modulator are connected to VREF+ and

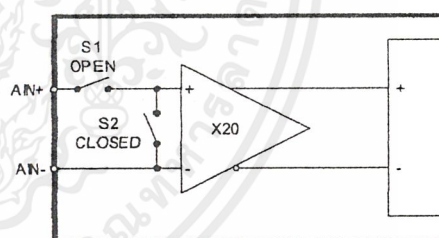


Figure 10. Self Calibration of Offset (Low Ranges).

Self Calibration

The CS5525/26 offer both self offset and self gain calibrations. For the self-calibration of offset in the 25 mV, 55 mV, and 100 mV ranges, the converter internally ties the inputs of the instrumentation amplifier together and routes them to the AIN- pin as shown in Figure 10. For proper self-calibration of offset to occur in the 25 mV, 55 mV, and 100 mV ranges, the AIN- pin must be at the proper common-mode-voltage (i.e. $AIN- = 0V$, NBV must be between -1.8 V to -2.5 V). For self-calibration of offset in the 1.0 V, 2.5 V, and 5 V ranges, the inputs

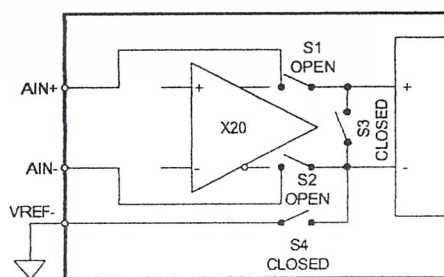


Figure 11. Self Calibration of Offset (High Ranges).

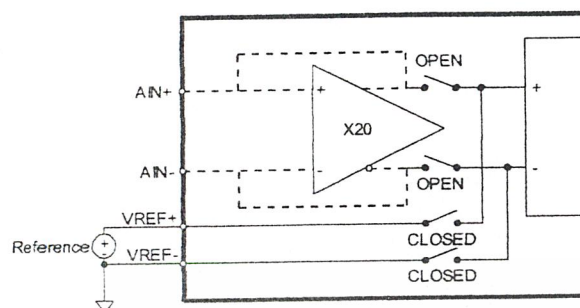


Figure 12. Self Calibration of Gain (All Ranges).

VREF- as shown in Figure 12. For any input range other than the 2.5 V range, the modulator gain error can not be completely calibrated out. This is due to the lack of an accurate full scale voltage internal to the chips. The 2.5 V range is an exception because the external reference voltage is 2.5 V nominal and is used as the full scale voltage. In addition, when self-calibration of gain is performed in the 25 mV, 55 mV, and 100 mV input ranges, the instrumentation amplifier's gain is not calibrated. These two factors can leave the converters with a gain error of up to $\pm 20\%$ after self-calibration of gain. Therefore, a system gain is required to get better accuracy, except for the 2.5 V range.

System Calibration

For the system calibration functions, the user must supply the converters calibration signals which represent ground and full scale. When a system offset calibration is performed, a ground reference signal must be applied to the converter. See Figures 13 and 14. As shown in Figures 15 and 16, the user must input a signal representing the positive full scale point to perform a system gain calibration. In either case, the calibration signals must be within the specified calibration limits for each specific calibration step (refer to the System Calibration Specifications).

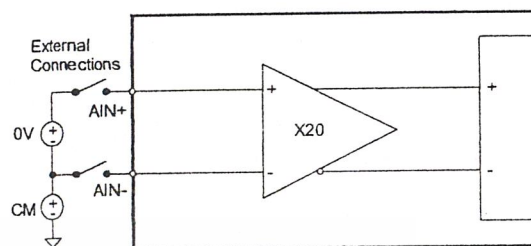


Figure 13. System Calibration of Offset (Low Ranges).

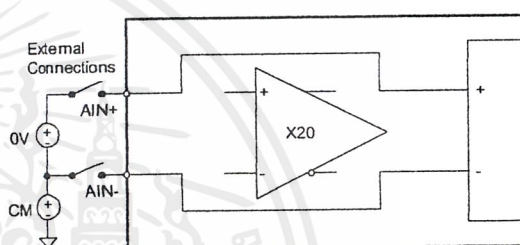


Figure 14. System Calibration of Offset (High Ranges).

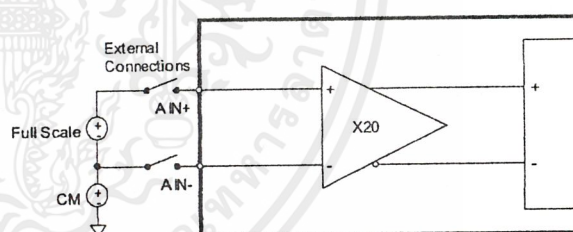


Figure 15. System Calibration of Gain (Low Ranges)

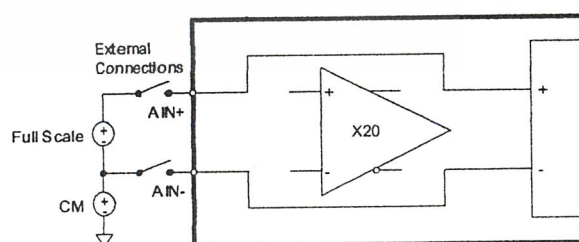


Figure 16. System Calibration of Gain (High Ranges).



Assuming a system can provide two known voltages, equations can allow the user to manually compute the calibration register's values based on two uncalibrated conversions. The offset and gain calibration registers are used to adjust a typical conversion as follows:

$$Rc = (Ru + Co \gg 4) * Cg / 2^{23}.$$

Calibration can be performed using the following equations:

$$Co = (Rc0/G - Ru0) \ll 4$$

$$Cg = 2^{23} * G$$

$$\text{where } G = (Rc1 - Rc0)/(Ru1 - Ru0).$$

Note: Uncalibrated conversions imply that the gain and offset registers are at default {gain register = 0x800000 (Hex) and offset register = 0x000000 (Hex)}.

The variables are defined below.

- V0 = First calibration voltage
- V1 = Second calibration voltage (greater than V0)
- Ru = Result of any uncalibrated conversion
- Ru0 = Result of uncalibrated conversion V0 (20-bit integer or 2's complement)
- Ru1 = Result of uncalibrated conversion of V1 (20-bit integer or 2's complement)
- Rc = Result of any conversion
- Rc0 = Desired calibration result of converting V0 (20-bit integer or 2's complement)
- Rc1 = Desired calibration result of converting V1 (20-bit integer or 2's complement)
- Co = Offset calibration register value (24-bit 2's complement)
- Cg = Gain calibration register value (24-bit integer)
- >> = The shift right operator (e.g. x >> 2 is x shifted right 2 bits)
- << = The shift left operator (e.g. x << 2 is x shifted left 2 bits)

Note: The shift operators are used here to align the decimal points of words of various lengths. Data to the right of the decimal point may be used in the calculations shown. For the CS5525 all conversion results (Ru, Rc...) are 16 bits instead

of 20 bits. To get the equations to work correctly pad the 16 bit results with four zeros (on the right).

Calibration Tips

Calibration steps are performed at the output word rate selected by the WR2-WR0 bits of the configuration register. Since higher word rates result in conversion words with more peak-to-peak noise, calibration should be performed at lower output word rates. Also, to minimize digital noise near the devices, the user should wait for each calibration step to be completed before reading or writing to the serial port.

For maximum accuracy, calibrations should be performed for offset and gain for each gain setting (selected by changing the G2-G0 bits of the configuration register). And if factory calibration is performed using the system calibration capabilities of the CS5525/26, the offset and gain register contents can be read by the system microcontroller and recorded in EEPROM. These same calibration words can then be uploaded into the offset and gain registers of the converters when power is first applied to the system, or when the gain range is changed.

Two final tips include two ways to determine when calibration is complete: 1) wait for SDO to fall. It falls to logic 0 if the PF (Port Flag) bit of the configuration register is set to logic 1; or 2) poll the DF (Done Flag) bit in the configuration register which is set at completion of calibration. Whichever method is used, the calibration control bits (CC2-CC0) will return to logic 0 upon completion of any calibration.

Limitations in Calibration Range

System calibration can be limited by signal headroom in the analog signal path inside the chip as discussed under the *Analog Input* section of this data sheet. System calibration can also be limited by the intrinsic gain errors of the instrumentation amplifier and the modulator. For gain calibrations



the input signal can be reduced to the point in which the gain register reaches its upper limit of 2.0 (decimal) [FFFFFF Hex] (this is most likely to occur with an input signal approximately 1/2 the nominal range). Alternatively, the input signal can be increased to a point in which the modulator reaches its one's density upper limit of 80% (this is most likely to occur with an input signal approximately 1.5 times the nominal range). Also, for full scale inputs larger than the nominal full scale value of the range selected, there is some voltage at which the various internal circuits may saturate due to limited amplifier headroom (this is most likely to occur on the 100 mV range setting when NBV = -1.8 V).

Analog Output Latch Pins

The A3-A0 pins of the converters mimic the D23-D20 bits of the configuration register. A3-A0 can be used to control multiplexers and other logic functions outside the converter. The outputs can sink or source at least 1 mA, but it is recommended to limit drive currents to less than 20 μ A to reduce self-heating of the chip. These outputs are powered from VA+, hence, their output voltage for a logic 1 will be limited to the VA+ voltage.

Serial Port Interface

The CS5525/26 serial interface consist of four pins, SCLK, SDO, SDI, and \overline{CS} . The \overline{CS} pin must be held low (logic 0) before SCLK transitions can be recognized by the port logic. The SDO output will be held at high impedance any time \overline{CS} is a logic 1.

If the \overline{CS} pin is tied low, the port can function as a three wire interface.

The SCLK input is designed with a Schmitt-trigger input to allow an optoisolator with slower rise and fall times to directly drive the pin.

The SDO output is capable of sinking or sourcing up to 5 mA to directly drive an optoisolator LED. SDO will have less than a 400 mV loss in the drive voltage when sinking or sourcing 5 mA.

Serial Port Initialization

The serial port is initialized to the command mode whenever a power-on reset is performed inside the converter, when the port initialization sequence is completed, or whenever a command byte, data word sequence is completed. The port initialization sequence involves clocking 15 (or more) bytes of all 1's, followed by one byte with the following bit contents (11111110). This sequence places the chips in the command mode where it waits for a valid command.

Performing Conversions (With PF bit = 0)

Setting the SC (Single Conversion) bit of the command word to a logic 1 with the CB bit = 1, all other command bits = 0, the CS5525/CS5526 will perform one conversion. At the completion of the conversion the DF (Done Flag) bit of the configuration register will be set to a logic 1. The user can read the configuration register to determine if the DF bit is set. If DF has been set, a command can be issued to read the conversion data register to obtain the conversion data word. The DF bit of the configuration register will be cleared to logic 0 when the data register, the gain register, the offset register, or the set-up registers are read. Reading only the configuration register will not clear the DF flag bit.

If an SC command is issued to the converters while they are performing a conversion, the filter will restart a convolution cycle to perform a new conversion.

Performing Conversions (With PF bit = 1)

Setting the PF bit of the configuration register to a logic 1 enables the SDO output pin to behave as a flag signal whenever conversions are completed. This eliminates the need for the user to read the DF flag bit of the configuration register to determine if the conversion data word is available.

If the SC (Single Conversion) command is issued (SC = 1, CB = 1, all other command bits = 0) the SDO pin will go low at the completion of a conver-

sion. The user would then issue 8 SCLKs (with SDI = logic 0) to clear the SDO flag. Upon the falling edge of the 8th SCLK, the SDO pin will present the first bit (MSB) of the conversion word. 24 SCLKs (high, then low) are required to read the conversion word from the port. The user must not give an explicit command to read the conversion data register when the PF bit is set to logic 1. The data conversion word must be read before a new command can be entered (if the SC command is used with PF = 1).

If the CC (Continuous Conversion) command is issued (CC = 1, CB = 1, all other command bits = 0) the SDO pin will go low at the completion of a conversion. The user would then issue 8 SCLKs (with SDI = logic 0) to clear the SDO flag. Upon the falling edge of the 8th SCLK, the SDO pin will present the first bit (MSB) of the conversion word. 24 SCLKs (high, then low) are required to read the conversion word from the port. The user must not give an explicit command to read the conversion data register when the PF bit is set to logic 1. When operating in the continuous conversion mode, the user need not read every conversion. If the user does nothing after SDO falls, SDO will rise one XIN clock cycle before the next conversion word is available and then fall again to signal that another conversion word is available. If the user begins to clear the SDO flag and read the conversion data, this action must be finished before the conversion cycle which is occurring in the background is complete if the user wants to be able to read the new conversion data.

To exit the continuous conversion mode, issue any valid command to the SDI input when the SDO flag falls. If a CC command is issued to the converter while it is performing a conversion, the filter will restart a convolution cycle to perform a new conversion.

Output Word Rate Selection

The WR2-WR0 bits of the configuration register set the output conversion word rate of the converters as shown in Table 2. The word rates indicated in the table assume a master clock of 32.768 kHz. Upon reset the converters are set to operate with an output word rate of 15.0 Hz.

Clock Generator

The CS5525/26 include a gate which can be connected with an external crystal to provide the master clock for the chips. They are designed to operate using a low-cost 32.768 kHz “tuning fork” type crystal. One lead of the crystal should be connected to XIN and the other to XOUT. Lead lengths should be minimized to reduce stray capacitance.

The converters will operate with an external (CMOS compatible) clock with frequencies up to three times the typical crystal frequency of 32.768 kHz. Figure 17 details the converter’s performance at increased clock rates.

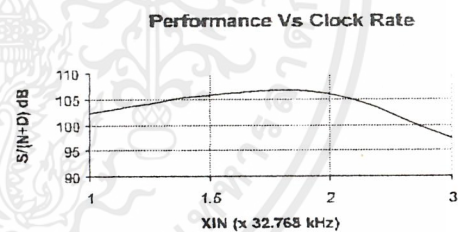


Figure 17. High Speed Clock Performance

The 32.768 kHz crystal is normally specified as a time-keeping crystal with tight specifications for both initial frequency and for drift over temperature. To maintain excellent frequency stability, these crystals are specified only over limited operating temperature ranges (i.e. -10 °C to +60 °C). However, applications with the CS5525/26 don’t generally require such tight tolerances. When 32.768 kHz surface mount crystals are used, it is recommended that protection components, an external resistor and capacitor as shown in Figure 18, be used.

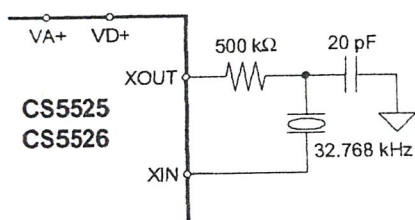


Figure 18. Surface Mount Crystal Connection Diagram

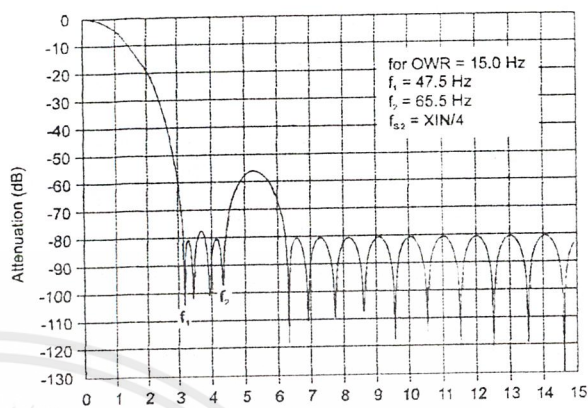


Figure 19. Filter Response
(Normalized to Output Word Rate = 1)

Digital Filter

The CS5525/26 have eight different linear phase digital filters which set the output word rates (OWRs) as stated in Table 2. These rates assume that XIN is 32.768 kHz. Each of the filters has a magnitude response similar to that shown in Figure 19. The filters are optimized to settle to full accuracy every conversion and yield better than 80 dB rejection for both 50 and 60 Hz with output word rates at or below 15.0 Hz.

The converter's digital filters scale with XIN. For example with an output word rate of 15 Hz, the filter's corner frequency is typically 12.7 Hz. If XIN is increased to 64.536 kHz the OWR doubles and the filter's corner frequency moves to 25.4 Hz.

Output Coding

The CS5525/26 output data in binary format when operating in unipolar mode and in two's complement when operating in bipolar mode.

The output conversion word is 24 bits, or three bytes long, as shown in Table 5. The MSB is output

first followed by the rest of the data bits in descending order. For the CS5525 the last byte is composed of bits D7-D4, which are always logic 1; D3-D2, which are always logic 0; and bits D1-D0 which are the two flag bits. For the CS5526 the last byte includes data bits D7-D4, D3-D2 which are always logic 0 and the two flag bits.

The OF (Overrange Flag) bit is set to a logic 1 any time the input signal is: 1) more positive than positive full scale, 2) more negative than zero (unipolar mode), 3) more negative than negative full scale (bipolar mode). It is cleared back to logic 0 whenever a conversion word occurs which is not overranged.

The OD (Oscillation Detect) bit is set to a logic 1 any time that an oscillatory condition is detected in the modulator. This does not occur under normal operating conditions, but may occur whenever the input

Output Conversion Data CS5525 (16 bits + flags)

D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
MSB	14	13	12	11	10	9	8	7	6	5	4	3	2	1	LSB	1	1	1	1	0	0	OD	OF

Output Conversion Data CS5526 (20 bits + flags)

D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
MSB	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	LSB	0	0	OD	OF

Table 5. Data Conversion Word



CS5525 16-Bit Output Coding

Unipolar Input Voltage	Offset Binary	Bipolar Input Voltage	Two's Complement
>(VFS-1.5 LSB)	FFFF	>(VFS-1.5 LSB)	7FFF
VFS-1.5 LSB	FFFF — FFFE	VFS-1.5 LSB	7FFF — 7FFE
VFS/2-0.5 LSB	8000 — 7FFF	-0.5 LSB	0000 — FFFF
+0.5 LSB	0001 — 0000	-VFS+0.5 LSB	8001 — 8000
<(+0.5 LSB)	0000	<(-VFS+0.5 LSB)	8000

CS5526 20-Bit Output Coding

Unipolar Input Voltage	Offset Binary	Bipolar Input Voltage	Two's Complement
>(VFS-1.5 LSB)	FFFFF	>(VFS-1.5 LSB)	7FFFF
VFS-1.5 LSB	FFFFF — FFFFE	VFS-1.5 LSB	7FFFF — 7FFFE
VFS/2-0.5 LSB	80000 — 7FFFF	-0.5 LSB	00000 — FFFFF
+0.5 LSB	00001 — 00000	-VFS+0.5 LSB	80001 — 80000
<(+0.5 LSB)	00000	<(-VFS+0.5 LSB)	80000

Note: VFS in the table equals the voltage between ground and full scale for any of the unipolar gain ranges, or the voltage between \pm full scale for any of the bipolar gain ranges. See text about error flags under overrange conditions.

Table 6. 5525/26 Output Coding

to the converters is extremely overranged. If the OD bit is set, the conversion data bits can be completely erroneous. The OD flag bit will be cleared to logic 0 when the modulator becomes stable. Table 6 illustrates the output coding for the CS5525/26.

Power Consumption

The CS5525/26 accommodate four power consumption modes: normal, low power, standby, and sleep. The normal mode, the default mode, is entered after a power-on-reset and typically consumes 7.5 mW. The low power mode is an alternate mode that reduces the consumed power to 4 mW. It is entered by setting bit D16 (the low power mode bit) in the configuration register to logic 1. Since the converter's noise performance improves with increased power consumption, slightly degraded noise or linearity performance should be expected in the low power mode. The final two modes are referred to as the power save modes. They power down most of the analog portion of the chips and stop filter convolutions. The power save modes are entered whenever the PS/ \bar{R} bit and the CB bit of the

command word are set to logic 1. The particular power save mode entered depends on state of bit D4 (the Power Save Select bit) in the configuration register. If D4 is logic 0, the converters enters the standby mode reducing the power consumption to 1.2mW. The standby mode leaves the oscillator and the on-chip bias generator running. This allows the converters to quickly return to the normal or low power mode once the PS/ \bar{R} bit is set back to a logic 1. If D4 in the configuration register and CB and PS/ \bar{R} in the command word are set to logic 1, the sleep mode is entered reducing the consumed power to less than 500 μ W. Since the sleep mode disables the oscillator, approximately a 500ms oscillator start-up delay period is required before returning to the normal or low power mode.

PCB Layout

The CS5525/26 should be placed entirely over an analog ground plane with both the AGND and DGND pins of the device connected to the analog plane. Place the analog-digital plane split immediately adjacent to the digital portion of the chip.



PIN DESCRIPTIONS

ANALOG GROUND	AGND	1	20	VREF+ VOLTAGE REFERENCE INPUT
POSITIVE ANALOG POWER	VA+	2	19	VREF- VOLTAGE REFERENCE INPUT
DIFFERENTIAL ANALOG INPUT	AIN+	3	18	\overline{CS} CHIP SELECT
DIFFERENTIAL ANALOG INPUT	AIN-	4	17	SDI SERIAL DATA INPUT
NEGATIVE BIAS VOLTAGE	NBV	5	16	A3 LOGIC OUTPUT
LOGIC OUTPUT	A0	6	15	A2 LOGIC OUTPUT
LOGIC OUTPUT	A1	7	14	SDO SERIAL DATA OUTPUT
CHARGE PUMP DRIVE	CPD	8	13	VD+ POSITIVE DIGITAL POWER
CRYSTAL IN	XIN	9	12	DGND DIGITAL GROUND
CRYSTAL OUT	XOUT	10	11	SCLK SERIAL CLOCK INPUT

Clock Generator

XIN; XOUT - Crystal In; Crystal Out, Pins 9, 10.

A gate inside the chip is connected to these pins and can be used with a crystal to provide the master clock for the device. Alternatively, an external (CMOS compatible) clock can be supplied into the XIN pin to provide the master clock for the device.

Control Pins and Serial Data I/O

\overline{CS} - Chip Select, Pin 18.

When active low, the port will recognize SCLK. When high the SDO pin will output a high impedance state. \overline{CS} should be changed when SCLK = 0.

SDI - Serial Data Input, Pin 17.

SDI is the input pin of the serial input port. Data will be input at a rate determined by SCLK.

SDO - Serial Data Output, Pin 14.

SDO is the serial data output. It will output a high impedance state if $\overline{CS} = 1$.

SCLK - Serial Clock Input, Pin 11.

A clock signal on this pin determines the input/output rate of the data for the SDI/SDO pins respectively. This input is a Schmitt trigger to allow for slow rise time signals. The SCLK pin will recognize clocks only when \overline{CS} is low.

A0, A1, A2, A3 - Logic Outputs, Pin 6, 7, 15, 16.

The logic states of A0-A3 mimic the states of the D20-D23 bits of the configuration register. Logic Output 0 = AGND, and Logic Output 1 = VA+.



Measurement and Reference Inputs

AIN+, AIN- - Differential Analog Input, Pins 3, 4.

Differential input pins into the device.

VREF+, VREF- - Voltage Reference Input, Pins 20, 19.

Fully differential inputs which establish the voltage reference for the on-chip modulator.

NBV - Negative Bias Voltage, Pin 5.

Input pin to supply the negative supply voltage for the 20X gain instrumentation amplifier. May be tied to AGND if AIN+ and AIN- inputs are centered around +2.5 V; or it may be tied to a negative supply voltage (-2.1 V typical) to allow the amplifier to handle low level signals more negative than ground.

CPD - Charge Pump Drive, Pin 8.

Square wave output used to provide energy for the charge pump.

Power Supply Connections

VA+ - Positive Analog Power, Pin 2.

Positive analog supply voltage. Nominally +5 V.

VD+ - Positive Digital Power, Pin 13.

Positive digital supply voltage. Nominally +3.0 V or +5 V.

AGND - Analog Ground, Pin 1.

Analog Ground.

DGND - Digital Ground, Pin 12.

Digital Ground.



SPECIFICATION DEFINITIONS

Linearity Error

The deviation of a code from a straight line which connects the two endpoints of the A/D Converter transfer function. One endpoint is located 1/2 LSB below the first code transition and the other endpoint is located 1/2 LSB beyond the code transition to all ones. Units in percent of full-scale.

Differential Nonlinearity

The deviation of a code's width from the ideal width. Units in LSBs.

Full Scale Error

The deviation of the last code transition from the ideal $\{[(V_{REF+}) - (V_{REF-})] - 3/2 \text{ LSB}\}$. Units are in LSBs.

Unipolar Offset

The deviation of the first code transition from the ideal (1/2 LSB above the voltage on the AIN- pin.). When in unipolar mode (U/B bit = 1). Units are in LSBs.

Bipolar Offset

The deviation of the mid-scale transition (111...111 to 000...000) from the ideal (1/2 LSB below the voltage on the AIN- pin). When in bipolar mode (U/B bit = 0). Units are in LSBs.

ORDERING GUIDE

Model Number	Linearity Error (Max)	Temperature Range	Package
CS5525-AP	±0.003%	-40°C to +85°C	20-pin 0.3" Plastic DIP
CS5525-AS	±0.003%	-40°C to +85°C	20-pin 0.2" Plastic SSOP
CS5526-BP	±0.0015%	-40°C to +85°C	20-pin 0.3" Plastic DIP
CS5526-BS	±0.0015%	-40°C to +85°C	20-pin 0.2" Plastic SSOP

Schematic & Layout Review Service

Confirm Optimum
Schematic & Layout
Before Building Your Board.

For Our Free Review Service
Call Applications Engineering.

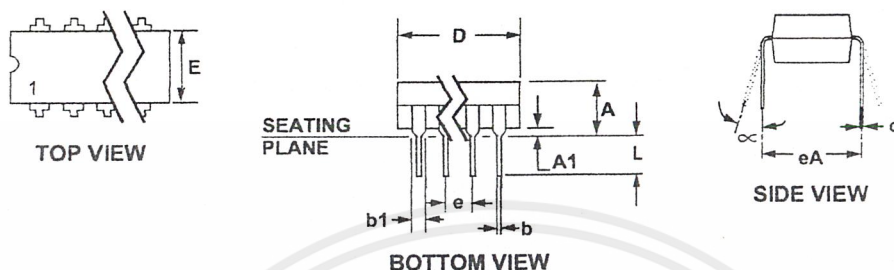


Call : (5 1 2) 4 4 5 - 7 2 2 2

SPI™ is a trademark of Motorola Inc., Microwire™ is a trademark of National Semiconductor Corp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

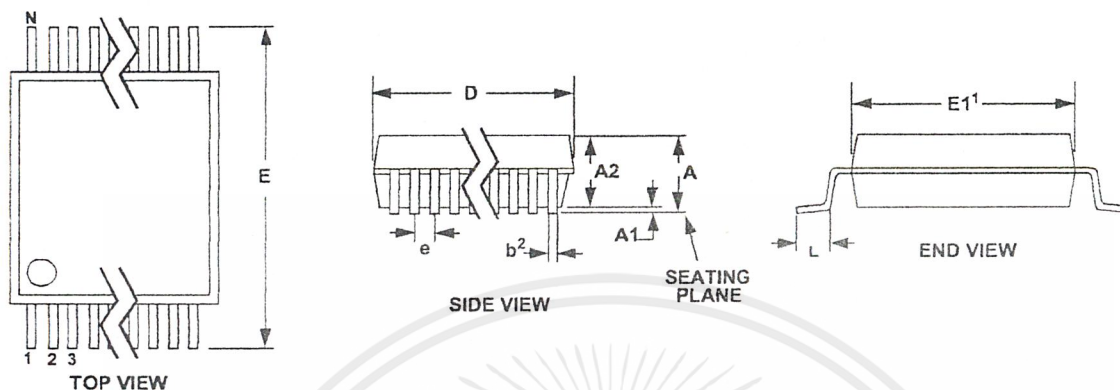
20 PIN PLASTIC (PDIP) PACKAGE DRAWING



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.155	0.180	3.94	4.57
A1	0.020	0.040	0.51	1.02
b	0.015	0.022	0.38	0.56
b1	0.050	0.065	1.27	1.65
c	0.008	0.015	0.20	0.38
D	0.960	1.040	24.38	26.42
E	0.240	0.260	6.10	6.60
e	0.095	0.105	2.41	2.67
eA	0.300	0.325	7.62	8.25
L	0.125	0.150	3.18	3.81
∞	0°	15°	0°	15°

- Notes:
1. Positional tolerance of leads shall be within 0.25 mm (0.010 in.) at maximum material condition, in relation to seating plane and each other.
 2. Dimension eA to center of leads when formed parallel.
 3. Dimension E does not include mold flash.

20 PIN SSOP PACKAGE DRAWING



DIM	INCHES		MILLIMETERS		NOTE
	MIN	MAX	MIN	MAX	
A	--	0.084	--	2.13	
A1	0.002	0.010	0.05	0.25	
A2	0.064	0.074	1.62	1.88	
b	0.009	0.015	0.22	0.38	2,3
D	0.272	0.295	6.90	7.50	1
E	0.291	0.323	7.40	8.20	
E1	0.197	0.220	5.00	5.60	1
e	0.024	0.027	0.61	0.69	
L	0.025	0.040	0.63	1.03	
α	0°	8°	0°	8°	

- Notes:
1. "D" and "E1" are reference datums and do not include mold flash or protrusions, but do include mold mismatch and are measured at the parting line, mold flash or protrusions shall not exceed 0.20 mm per side.
 2. Dimension "b" does not include dambar protrusion/intrusion. Allowable dambar protrusion shall be 0.13 mm total in excess of "b" dimension at maximum material condition. Dambar intrusion shall not reduce dimension "b" by more than 0.07 mm at least material condition.
 3. These dimensions apply to the flat section of the lead between 0.10 and 0.25 mm from lead tips.



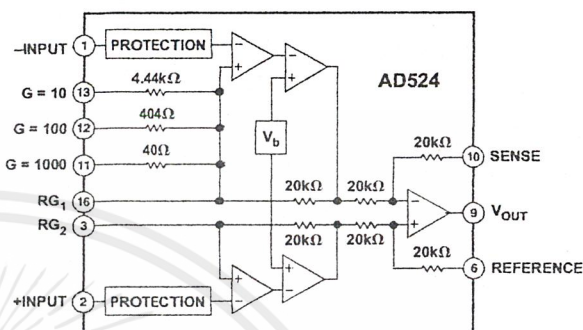
Precision Instrumentation Amplifier

AD524

FEATURES

Low Noise: 0.3 μV p-p 0.1 Hz to 10 Hz
Low Nonlinearity: 0.003% (G = 1)
High CMRR: 120 dB (G = 1000)
Low Offset Voltage: 50 μV
Low Offset Voltage Drift: 0.5 $\mu\text{V}/^\circ\text{C}$
Gain Bandwidth Product: 25 MHz
Pin Programmable Gains of 1, 10, 100, 1000
Input Protection, Power On–Power Off
No External Components Required
Internally Compensated
MIL-STD-883B and Chips Available
16-Lead Ceramic DIP and SOIC Packages and
20-Terminal Leadless Chip Carriers Available
Available in Tape and Reel in Accordance
with EIA-481A Standard
Standard Military Drawing Also Available

FUNCTIONAL BLOCK DIAGRAM



PRODUCT DESCRIPTION

The AD524 is a precision monolithic instrumentation amplifier designed for data acquisition applications requiring high accuracy under worst-case operating conditions. An outstanding combination of high linearity, high common mode rejection, low offset voltage drift and low noise makes the AD524 suitable for use in many data acquisition systems.

The AD524 has an output offset voltage drift of less than 25 $\mu\text{V}/^\circ\text{C}$, input offset voltage drift of less than 0.5 $\mu\text{V}/^\circ\text{C}$, CMR above 90 dB at unity gain (120 dB at G = 1000) and maximum nonlinearity of 0.003% at G = 1. In addition to the outstanding dc specifications, the AD524 also has a 25 kHz gain bandwidth product (G = 1000). To make it suitable for high speed data acquisition systems the AD524 has an output slew rate of 5 V/ μs and settles in 15 μs to 0.01% for gains of 1 to 100.

As a complete amplifier the AD524 does not require any external components for fixed gains of 1, 10, 100 and 1000. For other gain settings between 1 and 1000 only a single resistor is required. The AD524 input is fully protected for both power-on and power-off fault conditions.

The AD524 IC instrumentation amplifier is available in four different versions of accuracy and operating temperature range. The economical "A" grade, the low drift "B" grade and lower drift, higher linearity "C" grade are specified from -25°C to $+85^\circ\text{C}$. The "S" grade guarantees performance to specification over the extended temperature range -55°C to $+125^\circ\text{C}$. Devices are available in 16-lead ceramic DIP and SOIC packages and a 20-terminal leadless chip carrier.

PRODUCT HIGHLIGHTS

1. The AD524 has guaranteed low offset voltage, offset voltage drift and low noise for precision high gain applications.
2. The AD524 is functionally complete with pin programmable gains of 1, 10, 100 and 1000, and single resistor programmable for any gain.
3. Input and output offset nulling terminals are provided for very high precision applications and to minimize offset voltage changes in gain ranging applications.
4. The AD524 is input protected for both power-on and power-off fault conditions.
5. The AD524 offers superior dynamic performance with a gain bandwidth product of 25 MHz, full power response of 75 kHz and a settling time of 15 μs to 0.01% of a 20 V step (G = 100).

REV. E

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>
 Fax: 781/326-8703 © Analog Devices, Inc., 1999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD524—SPECIFICATIONS (@ $V_S = \pm 15\text{ V}$, $R_L = 2\text{ k}\Omega$ and $T_A = +25^\circ\text{C}$ unless otherwise noted)

Model	AD524A			AD524B			AD524C			AD524S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
GAIN													
Gain Equation (External Resistor Gain Programming)	$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$			$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$			$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$			$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$			
Gain Range (Pin Programmable)	1 to 1000			1 to 1000			1 to 1000			1 to 1000			
Gain Error ¹													
G = 1			± 0.05			± 0.03			± 0.02			± 0.05	%
G = 10			± 0.25			± 0.15			± 0.1			± 0.25	%
G = 100			± 0.5			± 0.35			± 0.25			± 0.5	%
G = 1000			± 2.0			± 1.0			± 0.5			± 2.0	%
Nonlinearity													
G = 1			± 0.01			± 0.005			± 0.003			± 0.01	%
G = 10, 100			± 0.01			± 0.005			± 0.003			± 0.01	%
G = 1000			± 0.01			± 0.01			± 0.01			± 0.01	%
Gain vs. Temperature													
G = 1			5			5			5			5	ppm/ $^\circ\text{C}$
G = 10			15			10			10			10	ppm/ $^\circ\text{C}$
G = 100			35			25			25			25	ppm/ $^\circ\text{C}$
G = 1000			100			50			50			50	ppm/ $^\circ\text{C}$
VOLTAGE OFFSET (May be Nulled)													
Input Offset Voltage vs. Temperature			250			100			50			100	μV
Output Offset Voltage vs. Temperature			2			0.75			0.5			2.0	$\mu\text{V}/^\circ\text{C}$
Offset Referred to the Input vs. Supply			5			3			2.0			3.0	mV
G = 1	70			75			80			75			dB
G = 10	85			95			100			95			dB
G = 100	95			105			110			105			dB
G = 1000	100			110			115			110			dB
INPUT CURRENT													
Input Bias Current vs. Temperature			± 100			± 50			± 100			± 15	nA
Input Offset Current vs. Temperature			± 100			± 35			± 100			± 10	pA/ $^\circ\text{C}$
INPUT													
Input Impedance													
Differential Resistance			10^9			10^9			10^9			10^9	Ω
Differential Capacitance			10			10			10			10	pF
Common-Mode Resistance			10^9			10^9			10^9			10^9	Ω
Common-Mode Capacitance			10			10			10			10	pF
Input Voltage Range													
Max Differ. Input Linear (V_{DL}) ²	± 10			± 10			± 10			± 10			V
Max Common-Mode Linear (V_{CM})	$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			V
Common-Mode Rejection dc to 60 Hz with 1 k Ω Source Imbalance													
G = 1	70			75			80			70			dB
G = 10	90			95			100			90			dB
G = 100	100			105			110			100			dB
G = 1000	110			115			120			110			dB
OUTPUT RATING													
V_{OUT} , $R_L = 2\text{ k}\Omega$			± 10			± 10			± 10			± 10	V
DYNAMIC RESPONSE													
Small Signal - 3 dB													
G = 1			1			1			1			1	MHz
G = 10			400			400			400			400	kHz
G = 100			150			150			150			150	kHz
G = 1000			25			25			25			25	kHz
Slew Rate			5.0			5.0			5.0			5.0	V/ μs
Settling Time to 0.01%, 20 V Step													
G = 1 to 100			15			15			15			15	μs
G = 1000			75			75			75			75	μs
NOISE													
Voltage Noise, 1 kHz													
R.T.I.			7			7			7			7	nV/ $\sqrt{\text{Hz}}$
R.T.O.			90			90			90			90	nV/ $\sqrt{\text{Hz}}$
R.T.I., 0.1 Hz to 10 Hz													
G = 1			15			15			15			15	μV p-p
G = 10			2			2			2			2	μV p-p
G = 100, 1000			0.3			0.3			0.3			0.3	μV p-p
Current Noise													
0.1 Hz to 10 Hz			60			60			60			60	pA p-p

AD524

Model	AD524A			AD524B			AD524C			AD524S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
SENSE INPUT													
R_{IN}		20			20			20			20		$k\Omega \pm 20\%$
I_{IN}		15			15			15			15		μA
Voltage Range	± 10			± 10			± 10			± 10			V
Gain to Output		1			1			1			1		%
REFERENCE INPUT													
R_{IN}		40			40			40			40		$k\Omega \pm 20\%$
I_{IN}		15			15			15			15		μA
Voltage Range	± 10			± 10			10			10			V
Gain to Output		1			1			1			1		%
TEMPERATURE RANGE													
Specified Performance	-25		+85	-25		+85	-25		+85	-55		+125	$^{\circ}C$
Storage	-65		+150	-65		+150	-65		+150	-65		+150	$^{\circ}C$
POWER SUPPLY													
Power Supply Range	± 6	± 15	± 18	± 6	± 15	± 18	± 6	± 15	± 18	± 6	± 15	± 18	V
Quiescent Current		3.5	5.0		3.5	5.0		3.5	5.0		3.5	5.0	mA

NOTES

¹ Does not include effects of external resistor R_G .

² V_{OL} is the maximum differential input voltage at $G = 1$ for specified nonlinearity.

V_{DL} at the maximum = 10 V/G.

V_D = Actual differential input voltage.

Example: $G = 10$, $V_D = 0.50$.

$V_{CM} = 12 V - (10/2 \times 0.50 V) = 9.5 V$.

Specification subject to change without notice.

All min and max specifications are guaranteed. Specifications shown in **boldface** are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels.

AD524

ABSOLUTE MAXIMUM RATINGS¹

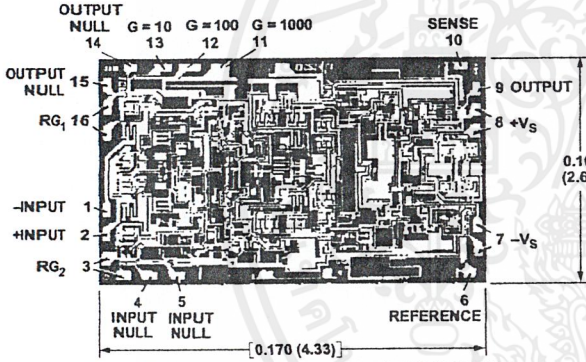
Supply Voltage	±18 V
Internal Power Dissipation	450 mW
Input Voltage ²	<36 V
(Either Input Simultaneously) $ V_{IN} + V_S $	
Output Short Circuit Duration	Indefinite
Storage Temperature Range	
(R)	-65°C to +125°C
(D, E)	-65°C to +150°C
Operating Temperature Range	
AD524A/B/C	-25°C to +85°C
AD524S	-55°C to +125°C
Lead Temperature (Soldering 60 secs)	+300°C

NOTES

- ¹Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those indicated in the operational section of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.
- ²Max input voltage specification refers to maximum voltage to which either input terminal may be raised with or without device power applied. For example, with ±18 volt supplies max V_{IN} is ±18 volts, with zero supply voltage max V_{IN} is ±36 volts.

METALIZATION PHOTOGRAPH

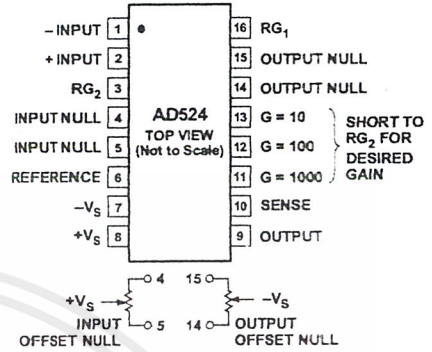
Contact factory for latest dimensions.
Dimensions shown in inches and (mm).



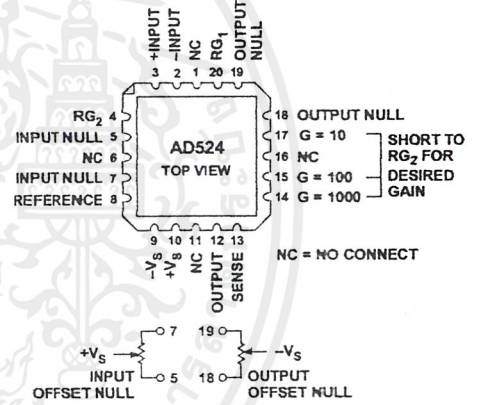
PAD NUMBERS CORRESPOND TO PIN NUMBERS FOR THE D-16 AND R-16 16-PIN CERAMIC PACKAGES.

CONNECTION DIAGRAMS

Ceramic (D) and SOIC (R) Packages



Leadless Chip Carrier



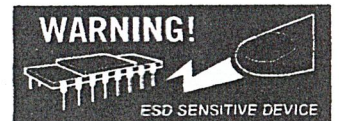
ORDERING GUIDE

Model	Temperature Ranges	Package Descriptions	Package Options
AD524AD	-40°C to +85°C	16-Lead Ceramic DIP	D-16
AD524AE	-40°C to +85°C	20-Terminal Leadless Chip Carrier	E-20A
AD524AR-16	-40°C to +85°C	16-Lead Gull-Wing SOIC	R-16
AD524AR-16-REEL	-40°C to +85°C	Tape & Reel Packaging 13"	
AD524AR-16-REEL7	-40°C to +85°C	Tape & Reel Packaging 7"	
AD524BD	-40°C to +85°C	16-Lead Ceramic DIP	D-16
AD524BE	-40°C to +85°C	20-Terminal Leadless Chip Carrier	E-20A
AD524CD	-40°C to +85°C	16-Lead Ceramic DIP	D-16
AD524SD	-55°C to +125°C	16-Lead Ceramic DIP	D-16
AD524SD/883B	-55°C to +125°C	16-Lead Ceramic DIP	D-16
5962-8853901EA*	-55°C to +125°C	16-Lead Ceramic DIP	D-16
AD524SE/883B	-55°C to +125°C	20-Terminal Leadless Chip Carrier	E-20A
AD524SCHIPS	-55°C to +125°C	Die	

*Refer to official DESC drawing for tested specifications.

CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the AD524 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



AD524—Typical Characteristics

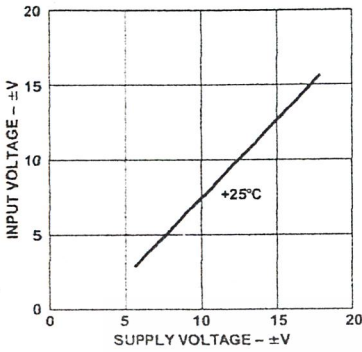


Figure 1. Input Voltage Range vs. Supply Voltage, $G = 1$

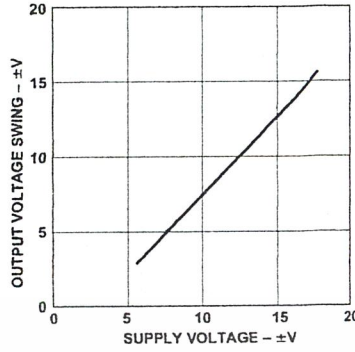


Figure 2. Output Voltage Swing vs. Supply Voltage

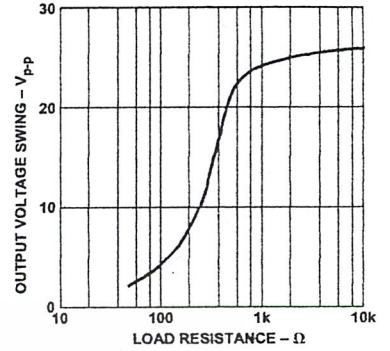


Figure 3. Output Voltage Swing vs. Load Resistance

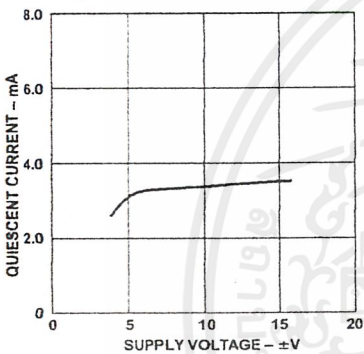


Figure 4. Quiescent Current vs. Supply Voltage

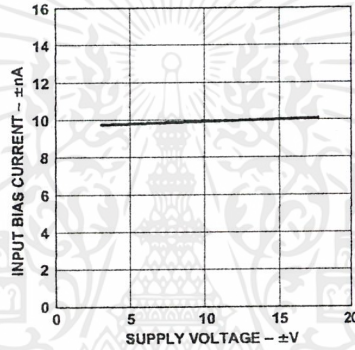


Figure 5. Input Bias Current vs. Supply Voltage

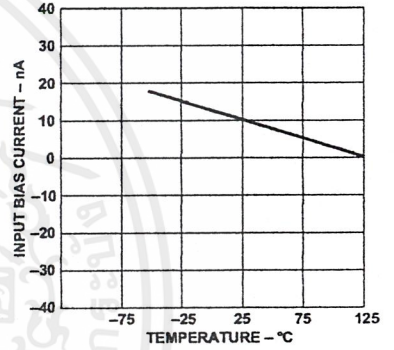


Figure 6. Input Bias Current vs. Temperature

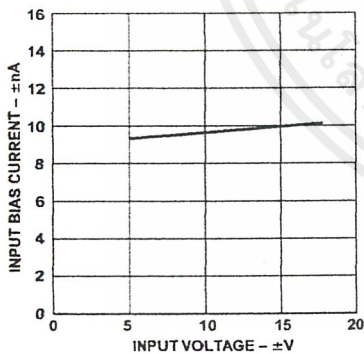


Figure 7. Input Bias Current vs. Input Voltage

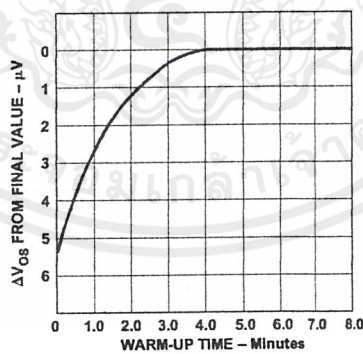


Figure 8. Offset Voltage, RTI, Turn On Drift

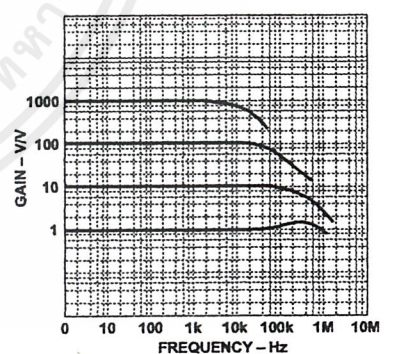


Figure 9. Gain vs. Frequency

AD524

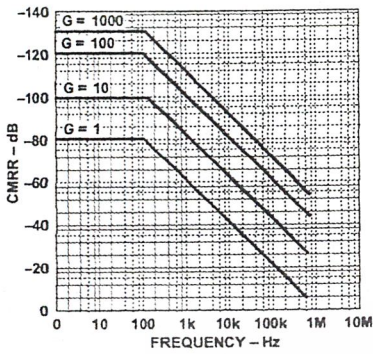


Figure 10. CMRR vs. Frequency RTI, Zero to 1k Source Imbalance

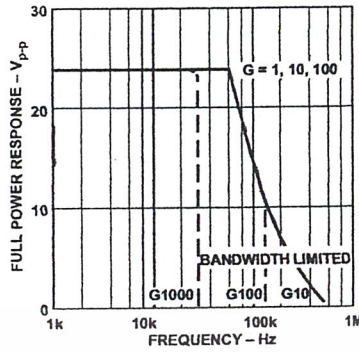


Figure 11. Large Signal Frequency Response

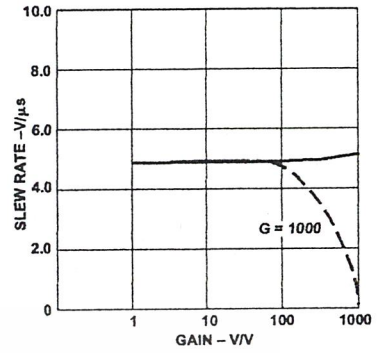


Figure 12. Slew Rate vs. Gain

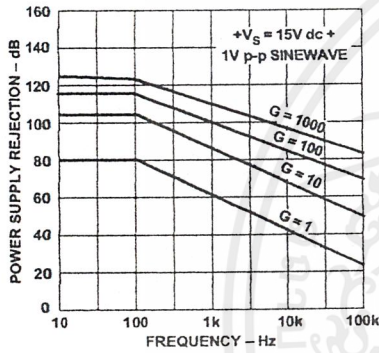


Figure 13. Positive PSRR vs. Frequency

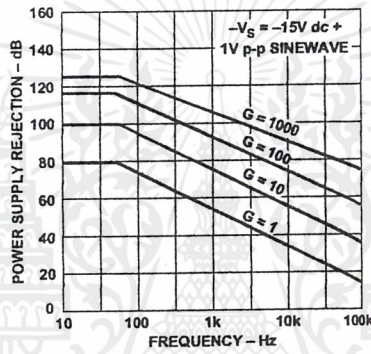


Figure 14. Negative PSRR vs. Frequency

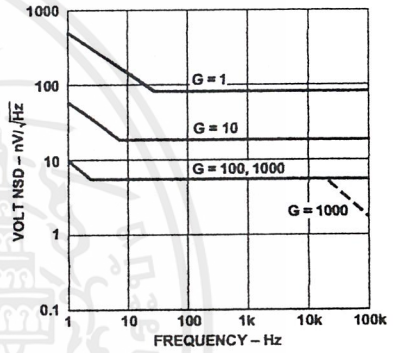


Figure 15. RTI Noise Spectral Density vs. Gain

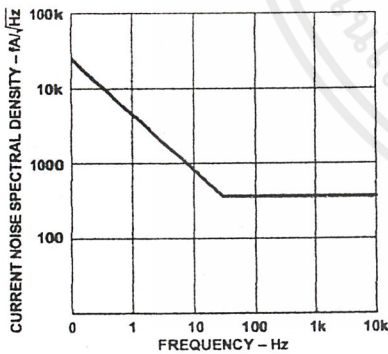


Figure 16. Input Current Noise vs. Frequency

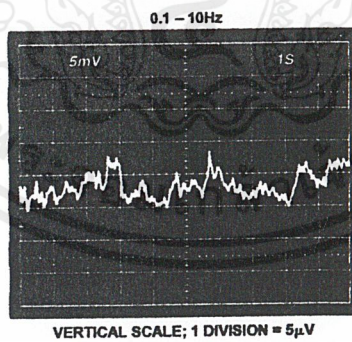


Figure 17. Low Frequency Noise - G = 1 (System Gain = 1000)

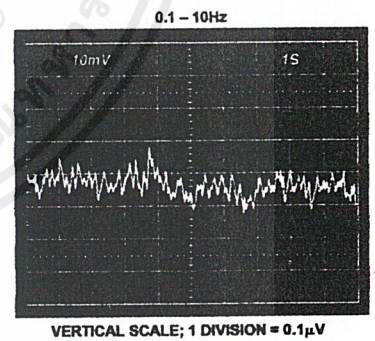


Figure 18. Low Frequency Noise - G = 1000 (System Gain = 100,000)

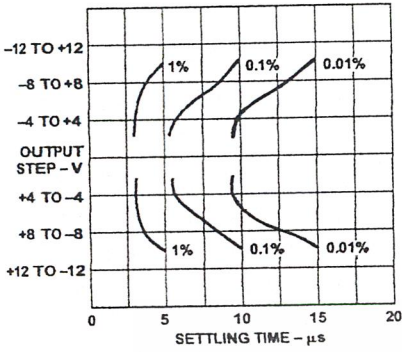


Figure 19. Settling Time Gain = 1

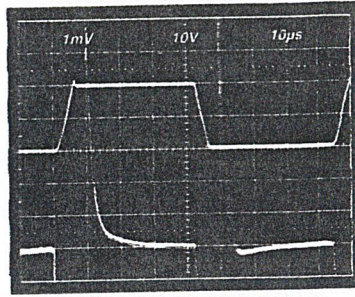


Figure 20. Large Signal Pulse Response and Settling Time - G = 1

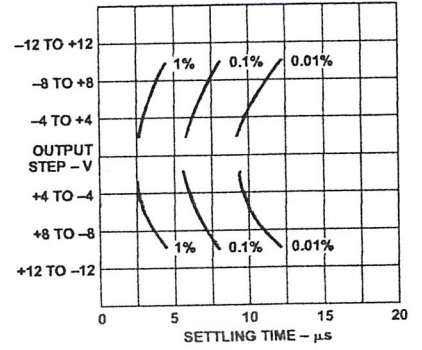


Figure 21. Settling Time Gain = 10

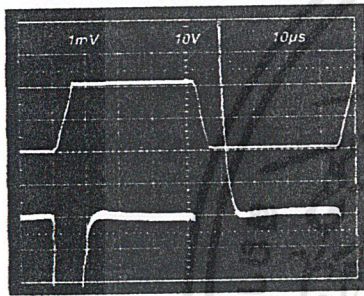


Figure 22. Large Signal Pulse Response and Settling Time G = 10

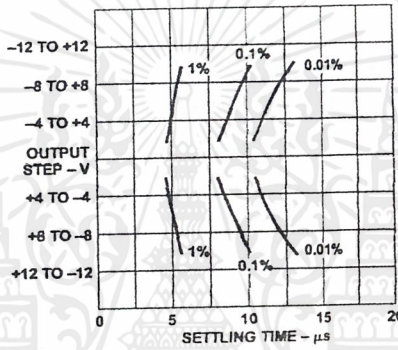


Figure 23. Settling Time Gain = 100

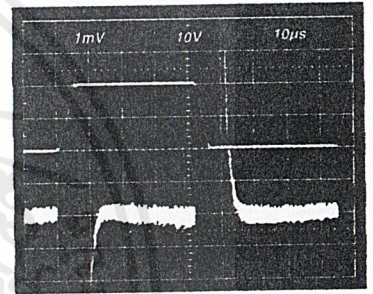


Figure 24. Large Signal Pulse Response and Settling Time G = 100

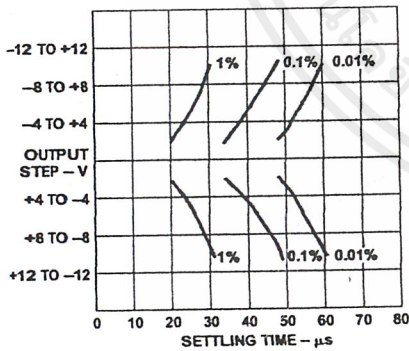


Figure 25. Settling Time Gain = 1000

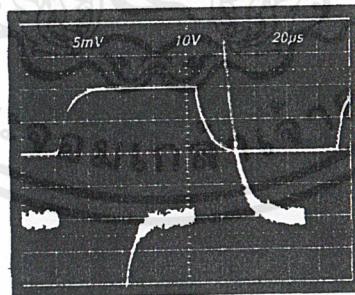


Figure 26. Large Signal Pulse Response and Settling Time G = 1000

AD524

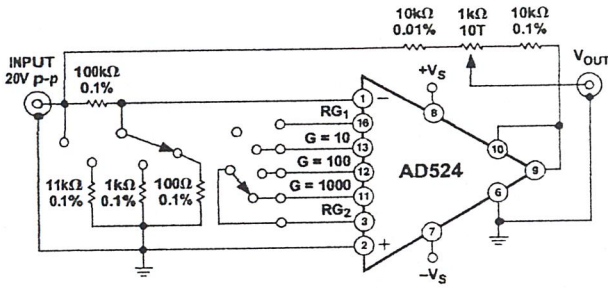


Figure 27. Settling Time Test Circuit

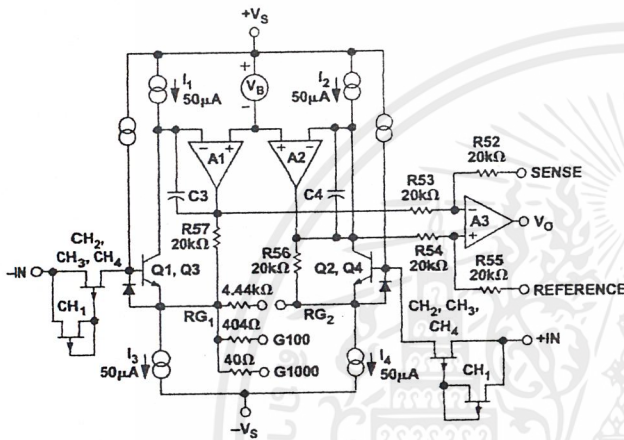


Figure 28 Simplified Circuit of Amplifier; Gain Is Defined as $((R56 + R57)/(R_G)) + 1$. For a Gain of 1, R_G Is an Open Circuit

Theory of Operation

The AD524 is a monolithic instrumentation amplifier based on the classic 3 op amp circuit. The advantage of monolithic construction is the closely matched components that enhance the performance of the input preamp. The preamp section develops the programmed gain by the use of feedback concepts. The programmed gain is developed by varying the value of R_G (smaller values increase the gain) while the feedback forces the collector currents Q1, Q2, Q3 and Q4 to be constant, which impresses the input voltage across R_G .

As R_G is reduced to increase the programmed gain, the transconductance of the input preamp increases to the transconductance of the input transistors. This has three important advantages. First, this approach allows the circuit to achieve a very high open loop gain of 3×10^8 at a programmed gain of 1000, thus reducing gain-related errors to a negligible 30 ppm. Second, the gain bandwidth product, which is determined by C3 or C4 and the input transconductance, reaches 25 MHz. Third, the input voltage noise reduces to a value determined by the collector current of the input transistors for an RTI noise of $7 \text{ nV}/\sqrt{\text{Hz}}$ at $G = 1000$.

INPUT PROTECTION

As interface amplifiers for data acquisition systems, instrumentation amplifiers are often subjected to input overloads, i.e., voltage levels in excess of the full scale for the selected gain range. At low gains, 10 or less, the gain resistor acts as a current limiting element in series with the inputs. At high gains the lower value of R_G will not adequately protect the inputs from excessive currents. Standard practice would be to place series limiting resistors in each input, but to limit input current to below 5 mA with a full differential overload (36 V) would require over 7k of resistance which would add $10 \text{ nV}/\sqrt{\text{Hz}}$ of noise. To provide both input protection and low noise a special series protect FET was used.

A unique FET design was used to provide a bidirectional current limit, thereby, protecting against both positive and negative overloads. Under nonoverload conditions, three channels CH_2 , CH_3 , CH_4 , act as a resistance ($\approx 1 \text{ k}\Omega$) in series with the input as before. During an overload in the positive direction, a fourth channel, CH_1 , acts as a small resistance ($\approx 3 \text{ k}\Omega$) in series with the gate, which draws only the leakage current, and the FET limits I_{DSS} . When the FET enhances under a negative overload, the gate current must go through the small FET formed by CH_1 and when this FET goes into saturation, the gate current is limited and the main FET will go into controlled enhancement. The bidirectional limiting holds the maximum input current to 3 mA over the 36 V range.

INPUT OFFSET AND OUTPUT OFFSET

Voltage offset specifications are often considered a figure of merit for instrumentation amplifiers. While initial offset may be adjusted to zero, shifts in offset voltage due to temperature variations will cause errors. Intelligent systems can often correct for this factor with an autozero cycle, but there are many small-signal high-gain applications that don't have this capability.

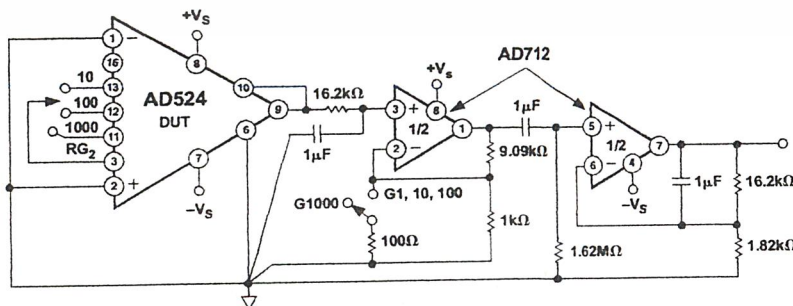


Figure 29. Noise Test Circuit

AD524

Voltage offset and drift comprise two components each; input and output offset and offset drift. Input offset is that component of offset that is directly proportional to gain i.e., input offset as measured at the output at $G = 100$ is 100 times greater than at $G = 1$. Output offset is independent of gain. At low gains, output offset drift is dominant, while at high gains input offset drift dominates. Therefore, the output offset voltage drift is normally specified as drift at $G = 1$ (where input effects are insignificant), while input offset voltage drift is given by drift specification at a high gain (where output offset effects are negligible). All input-related numbers are referred to the input (RTI) which is to say that the effect on the output is "G" times larger. Voltage offset vs. power supply is also specified at one or more gain settings and is also RTI.

By separating these errors, one can evaluate the total error independent of the gain setting used. In a given gain configuration both errors can be combined to give a total error referred to the input (R.T.I.) or output (R.T.O.) by the following formula:

$$\text{Total Error R.T.I.} = \text{input error} + (\text{output error}/\text{gain})$$

$$\text{Total Error R.T.O.} = (\text{Gain} \times \text{input error}) + \text{output error}$$

As an illustration, a typical AD524 might have a +250 μV output offset and a -50 μV input offset. In a unity gain configuration, the *total* output offset would be 200 μV or the sum of the two. At a gain of 100, the output offset would be -4.75 mV or: +250 μV + 100(-50 μV) = -4.75 mV.

The AD524 provides for both input and output offset adjustment. This simplifies very high precision applications and minimize offset voltage changes in switched gain applications. In such applications the input offset is adjusted first at the highest programmed gain, then the output offset is adjusted at $G = 1$.

GAIN

The AD524 has internal high accuracy pretrimmed resistors for pin programmable gain of 1, 10, 100 and 1000. One of the preset gains can be selected by pin strapping the appropriate gain terminal and RG_2 together (for $G = 1$ RG_2 is not connected).

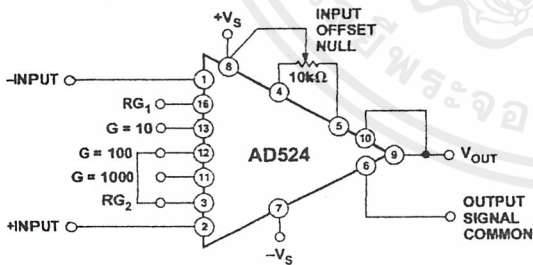


Figure 30. Operating Connections for $G = 100$

The AD524 can be configured for gains other than those that are internally preset; there are two methods to do this. The first method uses just an external resistor connected between pins 3 and 16, which programs the gain according to the formula

$$R_G = \frac{40k}{G - 1}$$

(see Figure 31).

For best results R_G should be a precision resistor with a low temperature coefficient. An external R_G affects both gain accuracy and gain drift due to the mismatch between it and the internal thin-film resistors. Gain accuracy is determined by the tolerance of the external R_G and the absolute accuracy of the internal resistors ($\pm 20\%$). Gain drift is determined by the mismatch of the temperature coefficient of R_G and the temperature coefficient of the internal resistors (-50 ppm/ $^{\circ}\text{C}$ typ).

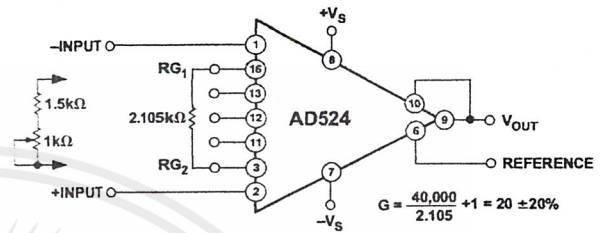


Figure 31. Operating Connections for $G = 20$

The second technique uses the internal resistors in parallel with an external resistor (Figure 32). This technique minimizes the gain adjustment range and reduces the effects of temperature coefficient sensitivity.

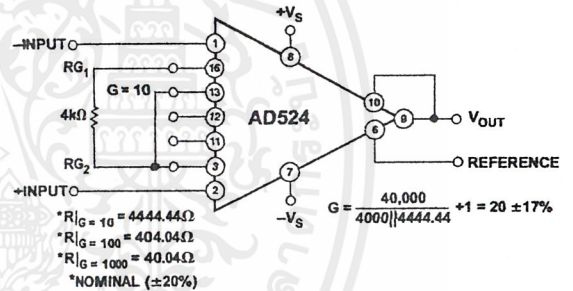


Figure 32. Operating Connections for $G = 20$, Low Gain T.C. Technique

The AD524 may also be configured to provide gain in the output stage. Figure 33 shows an H pad attenuator connected to the reference and sense lines of the AD524. R_1 , R_2 and R_3 should be made as low as possible to minimize the gain variation and reduction of CMRR. Varying R_2 will precisely set the gain without affecting CMRR. CMRR is determined by the match of R_1 and R_3 .

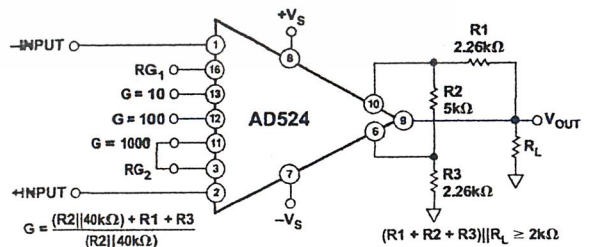


Figure 33. Gain of 2000

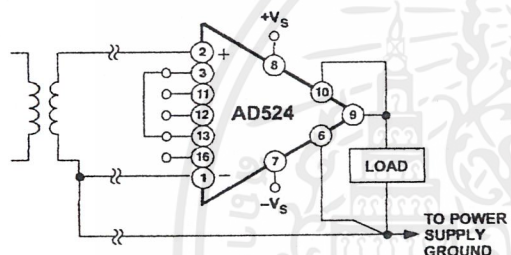
AD524

Table I. Output Gain Resistor Values

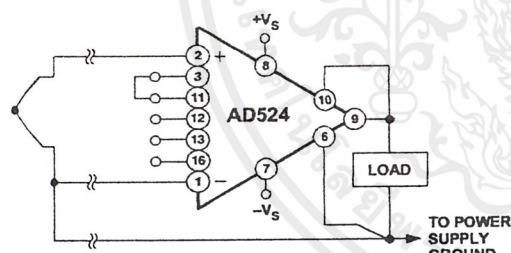
Output Gain	R2	R1, R3	Nominal Gain
2	5 kΩ	2.26 kΩ	2.02
5	1.05 kΩ	2.05 kΩ	5.01
10	1 kΩ	4.42 kΩ	10.1

INPUT BIAS CURRENTS

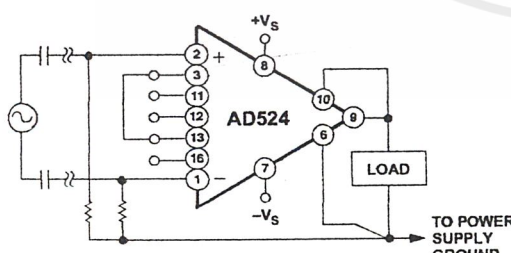
Input bias currents are those currents necessary to bias the input transistors of a dc amplifier. Bias currents are an additional source of input error and must be considered in a total error budget. The bias currents, when multiplied by the source resistance, appear as an offset voltage. What is of concern in calculating bias current errors is the change in bias current with respect to signal voltage and temperature. Input offset current is the difference between the two input bias currents. The effect of offset current is an input offset voltage whose magnitude is the offset current times the source impedance imbalance.



a. Transformer Coupled



b. Thermocouple



c. AC Coupled

Figure 34. Indirect Ground Returns for Bias Currents

Although instrumentation amplifiers have differential inputs, there must be a return path for the bias currents. If this is not provided, those currents will charge stray capacitances, causing the output to drift uncontrollably or to saturate. Therefore, when amplifying “floating” input sources such as transformers and thermocouples, as well as ac-coupled sources, there must still be a dc path from each input to ground.

COMMON-MODE REJECTION

Common-mode rejection is a measure of the change in output voltage when both inputs are changed equal amounts. These specifications are usually given for a full-range input voltage change and a specified source imbalance. “Common-Mode Rejection Ratio” (CMRR) is a ratio expression while “Common-Mode Rejection” (CMR) is the logarithm of that ratio. For example, a CMRR of 10,000 corresponds to a CMR of 80 dB.

In an instrumentation amplifier, ac common-mode rejection is only as good as the differential phase shift. Degradation of ac common-mode rejection is caused by unequal drops across differing track resistances and a differential phase shift due to varied stray capacitances or cable capacitances. In many applications shielded cables are used to minimize noise. This technique can create common mode rejection errors unless the shield is properly driven. Figures 35 and 36 shows active data guards that are configured to improve ac common mode rejection by “bootstrapping” the capacitances of the input cabling, thus minimizing differential phase shift.

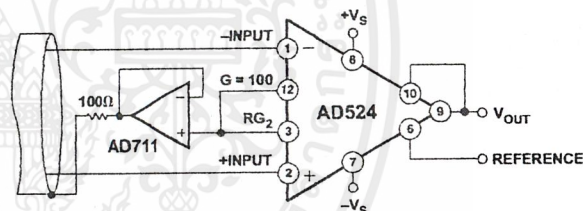


Figure 35. Shield Driver, $G \geq 100$

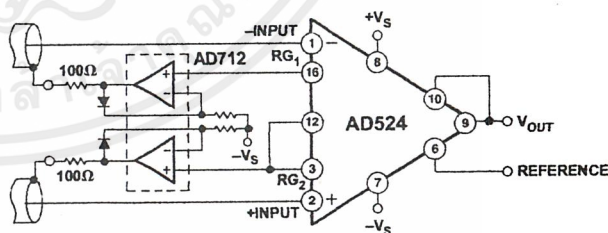


Figure 36. Differential Shield Driver

GROUNDING

Many data acquisition components have two or more ground pins that are not connected together within the device. These grounds must be tied together at one point, usually at the system power-supply ground. Ideally, a single solid ground would be desirable. However, since current flows through the ground wires and etch stripes of the circuit cards, and since these paths have resistance and inductance, hundreds of millivolts can be generated between the system ground point and the data

acquisition components. Separate ground returns should be provided to minimize the current flow in the path from the sensitive points to the system ground point. In this way supply currents and logic-gate return currents are not summed into the same return path as analog signals where they would cause measurement errors.

Since the output voltage is developed with respect to the potential on the reference terminal, an instrumentation amplifier can solve many grounding problems.

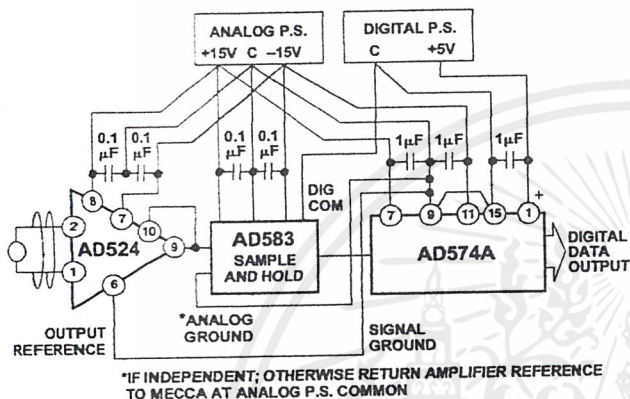


Figure 37. Basic Grounding Practice

SENSE TERMINAL

The sense terminal is the feedback point for the instrument amplifier's output amplifier. Normally it is connected to the instrument amplifier output. If heavy load currents are to be drawn through long leads, voltage drops due to current flowing through lead resistance can cause errors. The sense terminal can be wired to the instrument amplifier at the load, thus putting the $I \times R$ drops "inside the loop" and virtually eliminating this error source.

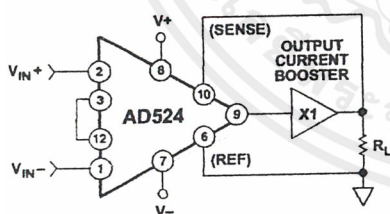


Figure 38. AD524 Instrumentation Amplifier with Output Current Booster

Typically, IC instrumentation amplifiers are rated for a full ± 10 volt output swing into $2 \text{ k}\Omega$. In some applications, however, the need exists to drive more current into heavier loads. Figure 38 shows how a high-current booster may be connected "inside the loop" of an instrumentation amplifier to provide the required current boost without significantly degrading overall performance. Nonlinearities, offset and gain inaccuracies of the buffer are minimized by the loop gain of the IA output amplifier. Offset drift of the buffer is similarly reduced.

REFERENCE TERMINAL

The reference terminal may be used to offset the output by up to $\pm 10 \text{ V}$. This is useful when the load is "floating" or does not share a ground with the rest of the system. It also provides a direct means of injecting a precise offset. It must be remembered that the total output swing is ± 10 volts to be shared between signal and reference offset.

When the IA is of the three-amplifier configuration it is necessary that nearly zero impedance be presented to the reference terminal.

Any significant resistance from the reference terminal to ground increases the gain of the noninverting signal path, thereby upsetting the common-mode rejection of the IA.

In the AD524 a reference source resistance will unbalance the CMR trim by the ratio of $20 \text{ k}\Omega/R_{\text{REF}}$. For example, if the reference source impedance is 1Ω , CMR will be reduced to 86 dB ($20 \text{ k}\Omega/1 \Omega = 86 \text{ dB}$). An operational amplifier may be used to provide that low impedance reference point as shown in Figure 39. The input offset voltage characteristics of that amplifier will add directly to the output offset voltage performance of the instrumentation amplifier.

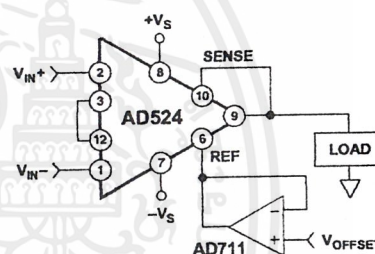
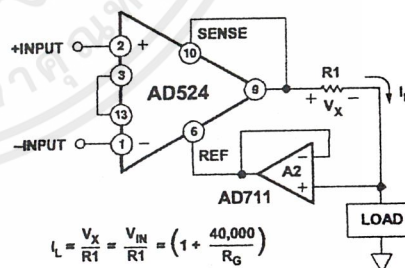


Figure 39. Use of Reference Terminal to Provide Output Offset

An instrumentation amplifier can be turned into a voltage-to-current converter by taking advantage of the sense and reference terminals as shown in Figure 40.



$$I_L = \frac{V_X}{R_1} = \frac{V_{IN}}{R_1} = \left(1 + \frac{40,000}{R_G}\right)$$

Figure 40. Voltage-to-Current Converter

By establishing a reference at the "low" side of a current setting resistor, an output current may be defined as a function of input voltage, gain and the value of that resistor. Since only a small current is demanded at the input of the buffer amplifier A_2 , the forced current I_L will largely flow through the load. Offset and drift specifications of A_2 must be added to the output offset and drift specifications of the IA.

AD524

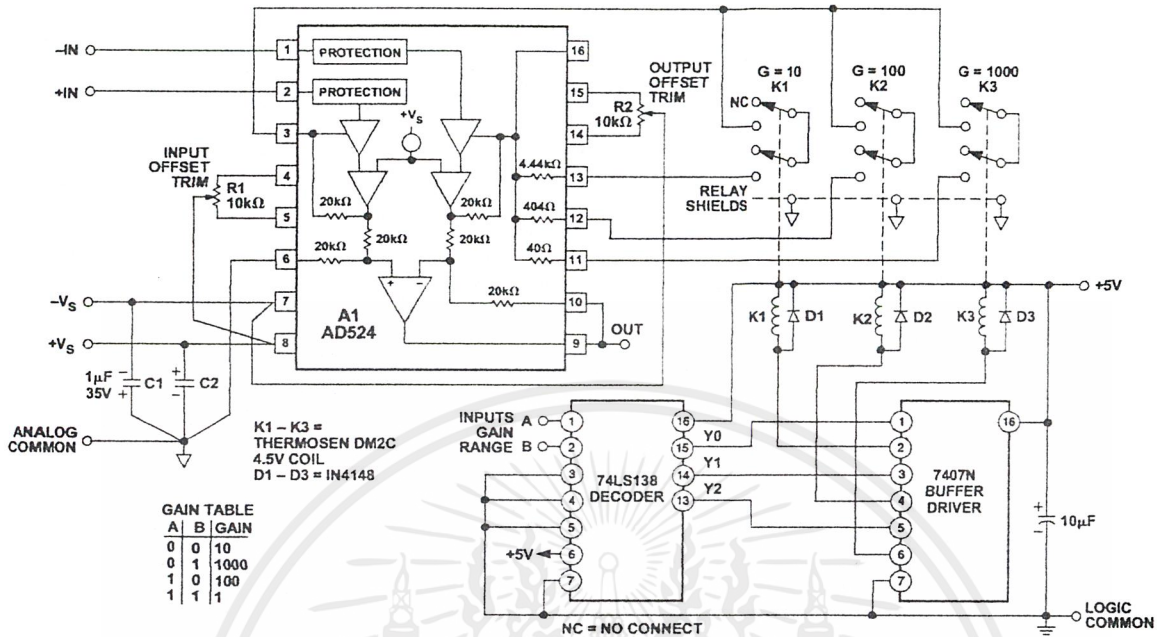


Figure 41. Three Decade Gain Programmable Amplifier

PROGRAMMABLE GAIN

Figure 41 shows the AD524 being used as a software programmable gain amplifier. Gain switching can be accomplished with mechanical switches such as DIP switches or reed relays. It should be noted that the "on" resistance of the switch in series with the internal gain resistor becomes part of the gain equation and will have an effect on gain accuracy.

The AD524 can also be connected for gain in the output stage. Figure 42 shows an AD711 used as an active attenuator in the output amplifier's feedback loop. The active attenuation presents a very low impedance to the feedback resistors, therefore minimizing the common-mode rejection ratio degradation.

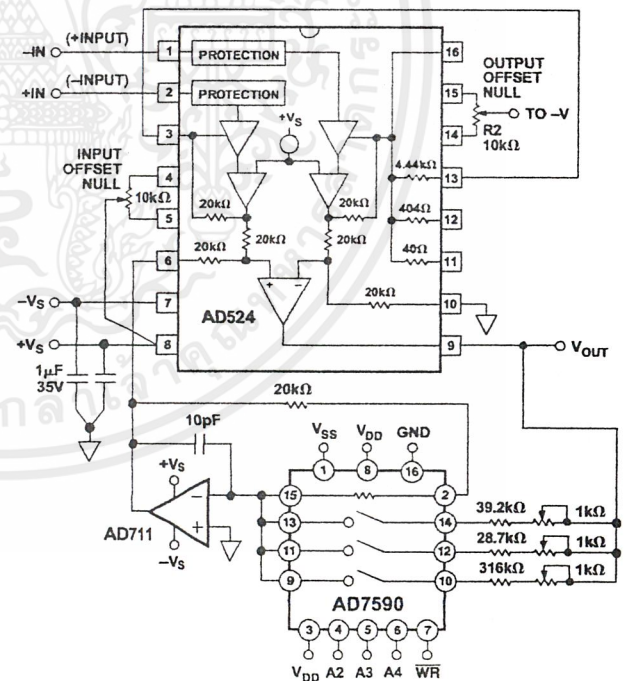


Figure 42. Programmable Output Gain

AD524

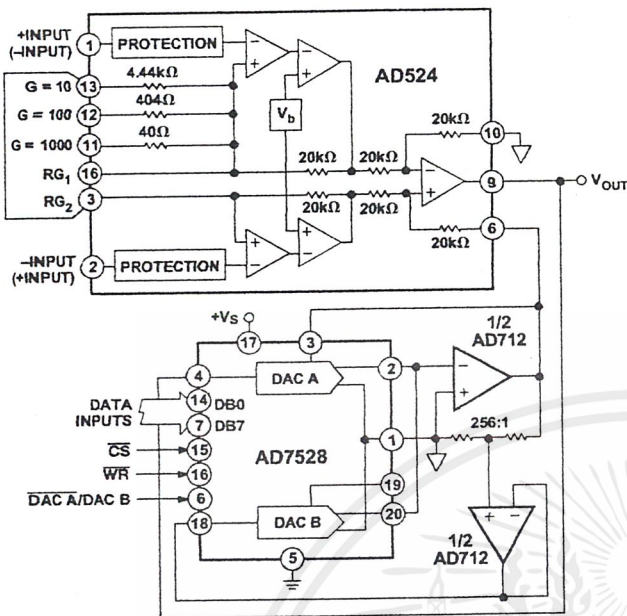


Figure 43. Programmable Output Gain Using a DAC

Another method for developing the switching scheme is to use a DAC. The AD7528 dual DAC, which acts essentially as a pair of switched resistive attenuators having high analog linearity and symmetrical bipolar transmission, is ideal in this application. The multiplying DAC's advantage is that it can handle inputs of either polarity or zero without affecting the programmed gain. The circuit shown uses an AD7528 to set the gain (DAC A) and to perform a fine adjustment (DAC B).

AUTOZERO CIRCUITS

In many applications it is necessary to provide very accurate data in high gain configurations. At room temperature the offset effects can be nulled by the use of offset trim pots. Over the operating temperature range, however, offset nulling becomes a problem. The circuit of Figure 44 show a CMOS DAC operating in the bipolar mode and connected to the reference terminal to provide software controllable offset adjustments.

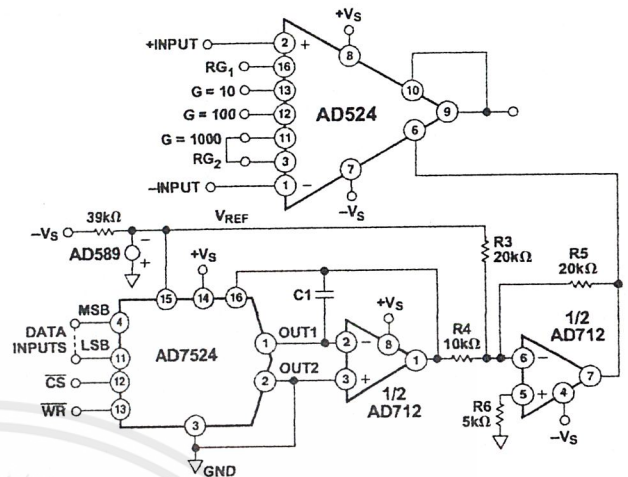


Figure 44. Software Controllable Offset

In many applications complex software algorithms for autozero applications are not available. For those applications Figure 45 provides a hardware solution.

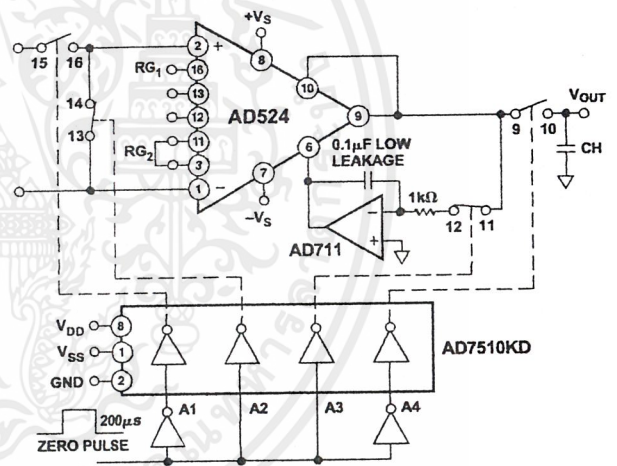


Figure 45. Autozero Circuit

AD524

ERROR BUDGET ANALYSIS

To illustrate how instrumentation amplifier specifications are applied, we will now examine a typical case where an AD524 is required to amplify the output of an unbalanced transducer. Figure 46 shows a differential transducer, unbalanced by 100 Ω, supplying a 0 to 20 mV signal to an AD524C. The output of the IA feeds a 14-bit A-to-D converter with a 0 to 2 volt input voltage range. The operating temperature range is -25°C to +85°C. Therefore, the largest change in temperature ΔT within the operating range is from ambient to +85°C (85°C - 25°C = 60°C).

In many applications, differential linearity and resolution are of prime importance. This would be so in cases where the absolute value of a variable is less important than changes in value. In these applications, only the irreducible errors (45 ppm = 0.004%) are significant. Furthermore, if a system has an intelligent processor monitoring the A-to-D output, the addition of an auto-gain/autozero cycle will remove all reducible errors and may eliminate the requirement for initial calibration. This will also reduce errors to 0.004%.

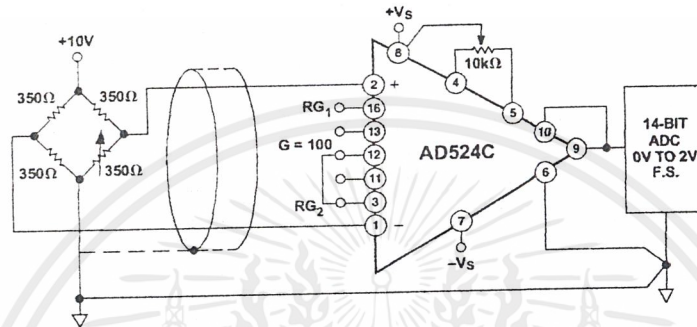


Figure 46. Typical Bridge Application

Table II. Error Budget Analysis of AD524CD in Bridge Application

Error Source	AD524C Specifications	Calculation	Effect on Absolute Accuracy at T _A = +25°C	Effect on Absolute Accuracy at T _A = +85°C	Effect on Resolution
Gain Error	±0.25%	±0.25% = 2500 ppm	2500 ppm	2500 ppm	-
Gain Instability	25 ppm	(25 ppm/°C)(60°C) = 1500 ppm	-	1500 ppm	-
Gain Nonlinearity	±0.003%	±0.003% = 30 ppm	-	-	30 ppm
Input Offset Voltage	±50 μV, RTI	±50 μV/20 mV = ±2500 ppm	2500 ppm	2500 ppm	-
Input Offset Voltage Drift	±0.5 μV/°C	(±0.5 μV/°C)(60°C) = 30 μV 30 μV/20 mV = 1500 ppm	-	1500 ppm	-
Output Offset Voltage*	±2.0 mV	±2.0 mV/20 mV = 1000 ppm	1000 ppm	1000 ppm	-
Output Offset Voltage Drift*	±25 μV/°C	(±25 μV/°C)(60°C) = 1500 μV 1500 μV/20 mV = 750 ppm	-	750 ppm	-
Bias Current-Source Imbalance Error	±15 nA	(±15 nA)(100 Ω) = 1.5 μV 1.5 μV/20 mV = 75 ppm	75 ppm	75 ppm	-
Bias Current-Source Imbalance Drift	±100 pA/°C	(±100 pA/°C)(100 Ω)(60°C) = 0.6 μV 0.6 μV/20 mV = 30 ppm	-	30 ppm	-
Offset Current-Source Imbalance Error	±10 nA	(±10 nA)(100 Ω) = 1 μV 1 μV/20 mV = 50 ppm	50 ppm	50 ppm	-
Offset Current-Source Imbalance Drift	±100 pA/°C	(100 pA/°C)(100 Ω)(60°C) = 0.6 μV 0.6 μV/20 mV = 30 ppm	-	30 ppm	-
Offset Current-Source Resistance-Error	±10 nA	(10 nA)(175 Ω) = 3.5 μV 3.5 μV/20 mV = 87.5 ppm	87.5 ppm	87.5 ppm	-
Offset Current-Source Resistance-Drift	±100 pA/°C	(100 pA/°C)(175 Ω)(60°C) = 1 μV 1 μV/20 mV = 50 ppm	-	50 ppm	-
Common Mode Rejection 5 V dc	115 dB	115 dB = 1.8 ppm × 5 V = 8.8 μV 8.8 μV/20 mV = 444 ppm	444 ppm	444 ppm	-
Noise, RTI (0.1 Hz–10 Hz)	0.3 μV p-p	0.3 μV p-p/20 mV = 15 ppm	-	-	15 ppm
Total Error			6656.5 ppm	10516.5 ppm	45 ppm

*Output offset voltage and output offset voltage drift are given as RTI figures.

AD524

Figure 47 shows a simple application, in which the variation of the cold-junction voltage of a Type J thermocouple-iron(+)-constantan-is compensated for by a voltage developed in series by the temperature-sensitive output current of an AD590 semiconductor temperature sensor.

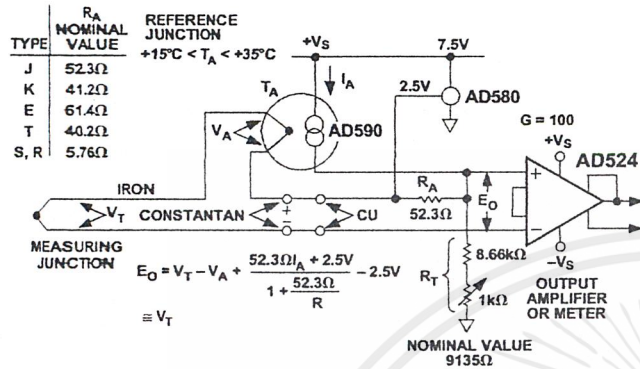


Figure 47. Cold-Junction Compensation

The circuit is calibrated by adjusting R_T for proper output voltage with the measuring junction at a known reference temperature

and the circuit near 25°C. If resistors with low tempcos are used, compensation accuracy will be to within ±0.5°C, for temperatures between +15°C and +35°C. Other thermocouple types may be accommodated with the standard resistance values shown in the table. For other ranges of ambient temperature, the equation in the figure may be solved for the optimum values of R_T and R_A.

The microprocessor controlled data acquisition system shown in Figure 48 includes both autozero and autogain capability. By dedicating two of the differential inputs, one to ground and one to the A/D reference, the proper program calibration cycles can eliminate both initial accuracy errors and accuracy errors over temperature. The autozero cycle, in this application, converts a number that appears to be ground and then writes that same number (8-bit) to the AD7524, which eliminates the zero error since its output has an inverted scale. The autogain cycle converts the A/D reference and compares it with full scale. A multiplicative correction factor is then computed and applied to subsequent readings.

For a comprehensive study of instrumentation amplifier design and applications, refer to the *Instrumentation Amplifier Application Guide*, available free from Analog Devices.

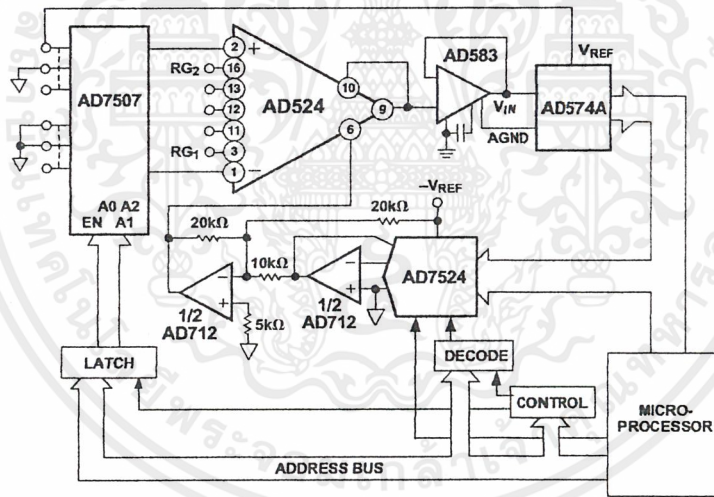
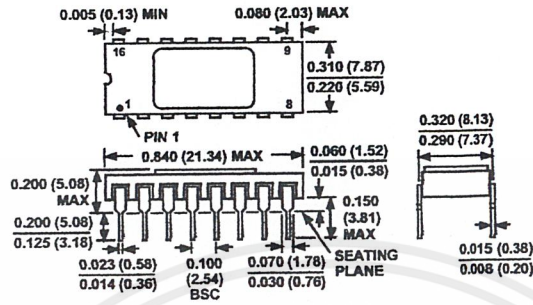


Figure 48. Microprocessor Controlled Data Acquisition System

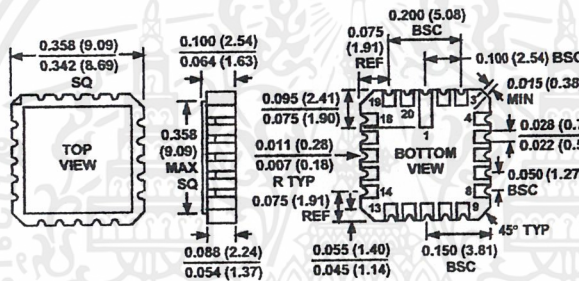
OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

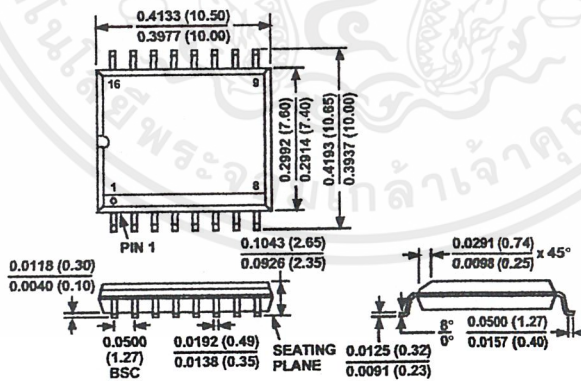
16-Lead Ceramic DIP (D-16)



20-Terminal Leadless Chip Carrier (E-20A)

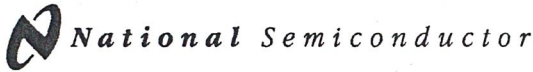


16-Lead SOIC (R-16)



C722e-0-4/89

PRINTED IN U.S.A.



December 1999

LM185-2.5/LM285-2.5/LM385-2.5 Micropower Voltage Reference Diode

General Description

The LM185-2.5/LM285-2.5/LM385-2.5 are micropower 2-terminal band-gap voltage regulator diodes. Operating over a 20 μ A to 20 mA current range, they feature exceptionally low dynamic impedance and good temperature stability. On-chip trimming is used to provide tight voltage tolerance. Since the LM-185-2.5 band-gap reference uses only transistors and resistors, low noise and good long term stability result.

Careful design of the LM185-2.5 has made the device exceptionally tolerant of capacitive loading, making it easy to use in almost any reference application. The wide dynamic operating range allows its use with widely varying supplies with excellent regulation.

The extremely low power drain of the LM185-2.5 makes it useful for micropower circuitry. This voltage reference can be used to make portable meters, regulators or general purpose analog circuitry with battery life approaching shelf life. Further, the wide operating current allows it to replace older references with a tighter tolerance part. For applications requiring 1.2V see LM185-1.2.

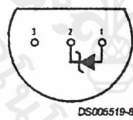
The LM185-2.5 is rated for operation over a -55°C to 125°C temperature range while the LM285-2.5 is rated -40°C to 85°C and the LM385-2.5 0°C to 70°C . The LM185-2.5/LM285-2.5 are available in a hermetic TO-46 package and the LM285-2.5/LM385-2.5 are also available in a low-cost TO-92 molded package, as well as S.O. and SOT-23. The LM185-2.5 is also available in a hermetic leadless chip carrier package.

Features

- ± 20 mV ($\pm 0.8\%$) max. initial tolerance (A grade)
- Operating current of 20 μ A to 20 mA
- 0.6Ω dynamic impedance (A grade)
- Low temperature coefficient
- Low voltage reference — 2.5V
- 1.2V device and adjustable device also available — LM185-1.2 series and LM185 series, respectively

Connection Diagrams

TO-92
Plastic Package

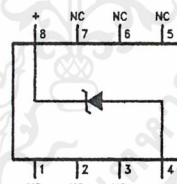


DS005519-8

Bottom View

Order Number LM285Z-2.5,
LM285BXZ-2.5, LM285BYZ-2.5
LM385Z-2.5, LM385AXZ-2.5
LM385AYZ-2.5, LM385BZ-2.5,
LM385BXZ-2.5 or LM385BYZ-2.5
See NS Package Number Z03A

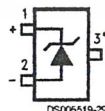
SO Package



DS005519-11

Order Number LM285M-2.5,
LM285BXM-2.5, LM285BYM-2.5
LM385M-2.5, LM385BM-2.5
LM385BXM-2.5 or LM385BYM-2.5
See NS Package Number M08A

SOT-23



DS005519-29

* Pin 3 is attached to the Die Attach Pad (DAP) and should be connected to Pin 2 or left floating.

Order Number LM385M3-2.5
See NS Package Number MA03B

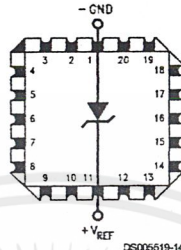
LM185-2.5/LM285-2.5/LM385-2.5 Micropower Voltage Reference Diode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

Connection Diagrams (Continued)

**LCC
Leadless Chip Carrier**



Order Number LM185E-2.5/883
See NS Package Number E20A

**TO-46
Metal Can Package**



Bottom View
Order Number LM185H-2.5,
LM185H-2.5/883, LM185BXH-2.5,
LM185BXH-2.5/883, LM185BYH-2.5,
LM185BYH2.5/883, LM285H-2.5,
or LM285BYH-2.5
See NS Package Number H02A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

Absolute Maximum Ratings (Notes 1, 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Reverse Current	30 mA
Forward Current	10 mA
Operating Temperature Range (Note 3)	
LM185-2.5	-55°C to + 125°C
LM285-2.5	-40°C to + 85°C
LM385-2.5	0°C to 70°C
Storage Temperature	-55°C to + 150°C

Soldering Information

TO-92 Package (10 sec.)	260°C
TO-46 Package (10 sec.)	300°C
SO and SOT Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics

(Note 4)

Parameter	Conditions	Typ	LM385A-2.5 LM385AX-2.5 LM385AY-2.5		Units (Limits)
			Tested Limit (Note 5)	Design Limit (Note 6)	
Reverse Breakdown Voltage	$I_R = 100 \mu A$	2.500	2.480		V(Min)
		2.500	2.520	2.470	V(Max)
Minimum Operating Current		12	18	20	μA (Max)
Reverse Breakdown Voltage Change with Current	$I_{MIN} \leq I_R \leq 1 mA$		1	1.5	mV (Max)
	$1 mA \leq I_R \leq 20 mA$		10	20	mV (Max)
Reverse Dynamic Impedance	$I_R = 100 \mu A$, $f = 20 Hz$	0.2		0.6	Ω
				1.5	
Wideband Noise (rms)	$I_R = 100 \mu A$ $10 Hz \leq f \leq 10 kHz$	120			μV
Long Term Stability	$I_R = 100 \mu A$, $T = 1000 Hr$, $T_A = 25^\circ C \pm 0.1^\circ C$	20			ppm
Average Temperature Coefficient (Note 7)	$I_{MIN} \leq I_R \leq 20 mA$ X Suffix Y Suffix All Others			30	ppm/°C (Max)
				50	
				150	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

Electrical Characteristics (Continued)									
Parameter	Conditions	Typ	LM185-2.5 LM185BX-2.5 LM185BY-2.5 LM285-2.5 LM285BX-2.5 LM285BY-2.5		LM385B-2.5 LM385BX-2.5 LM385BY-2.5		LM385-2.5		Units (Limit)
			Tested Limit (Note 5) (Note 8)	Design Limit (Note 6)	Tested Limit (Note 5)	Design Limit (Note 6)	Tested Limit (Note 5)	Design Limit (Note 6)	
Reverse Breakdown Voltage	$T_A = 25^\circ\text{C}$, $20\ \mu\text{A} \leq I_R \leq 20\ \text{mA}$	2.5	2.462 2.538		2.462 2.538		2.425 2.575		V(Min) V(Max)
Minimum Operating Current	LM385M3-2.5	13	20	30	20	30	20	30	μA (Max)
Reverse Breakdown Voltage Change with Current	$20\ \mu\text{A} \leq I_R \leq 1\ \text{mA}$		1	1.5	2.0	2.5	2.0	2.5	mV (Max)
	$1\ \text{mA} \leq I_R \leq 20\ \text{mA}$		10	20	20	25	20	25	mV (Max)
Reverse Dynamic Impedance	$I_R = 100\ \mu\text{A}$, $f = 20\ \text{Hz}$	1							Ω
Wideband Noise (rms)	$I_R = 100\ \mu\text{A}$, $10\ \text{Hz} \leq f \leq 10\ \text{kHz}$	120							μV
Long Term Stability	$I_R = 100\ \mu\text{A}$, $T = 1000\ \text{Hr}$, $T_A = 25^\circ\text{C} \pm 0.1^\circ\text{C}$	20							ppm
Average Temperature Coefficient (Note 7)	$I_R = 100\ \mu\text{A}$ X Suffix		30		30				ppm/ $^\circ\text{C}$
	Y Suffix		50		50				ppm/ $^\circ\text{C}$
	All Others			150		150		150	ppm/ $^\circ\text{C}$ (Max)

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics. The guaranteed specifications apply only for the test conditions listed.

Note 2: Refer to RETS185H-2.5 for military specifications.

Note 3: For elevated temperature operation, $T_{J\ \text{MAX}}$ is:
LM185 150°C
LM285 125°C
LM385 100°C

Thermal Resistance	TO-92	TO-46	SO-8	SOT-23
θ_{JA} (Junction to Ambient)	180°C/W (0.4" Leads) 170°C/W (0.125" Leads)	440°C/W	165°C/W	283°C/W
θ_{JC} (Junction to Case)	N/A	80°C/W	N/A	N/A

Note 4: Parameters identified with boldface type apply at temperature extremes. All other numbers apply at $T_A = T_J = 25^\circ\text{C}$.

Note 5: Guaranteed and 100% production tested.

Note 6: Guaranteed, but not 100% production tested. These limits are not used to calculate average outgoing quality levels.

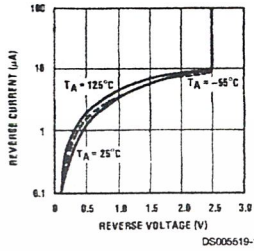
Note 7: The average temperature coefficient is defined as the maximum deviation of reference voltage at all measured temperatures between the operating T_{MAX} and T_{MIN} , divided by $T_{MAX} - T_{MIN}$. The measured temperatures are -55°C , -40°C , 0°C , 25°C , 70°C , 85°C , 125°C .

Note 8: A military RETS electrical specification available on request.

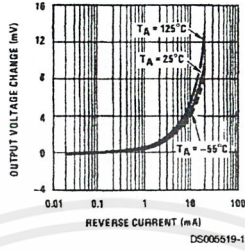
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

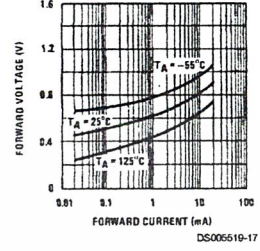
Reverse Characteristics



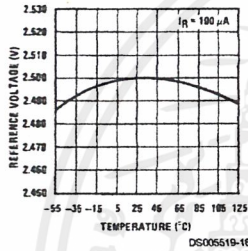
Reverse Characteristics



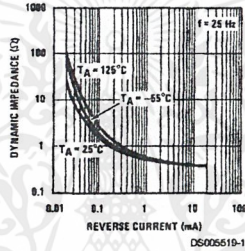
Forward Characteristics



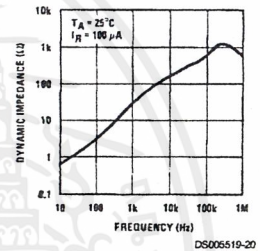
Temperature Drift



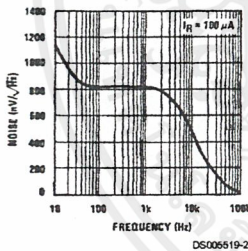
Reverse Dynamic Impedance



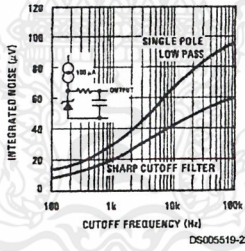
Reverse Dynamic Impedance



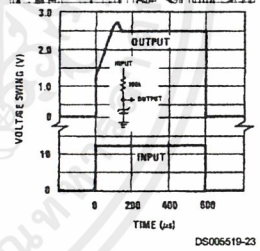
Noise Voltage



Filtered Output Noise

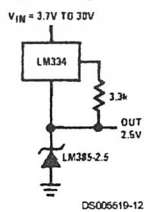


Response Time

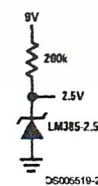


Applications

Wide Input Range Reference



Micropower Reference from 9V Battery



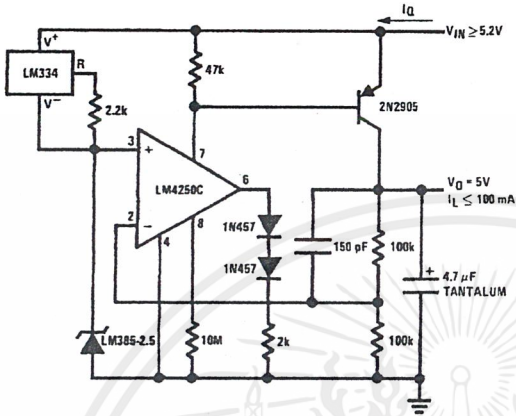
LM385-2.5 Applications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

LM385-2.5 Applications (Continued)

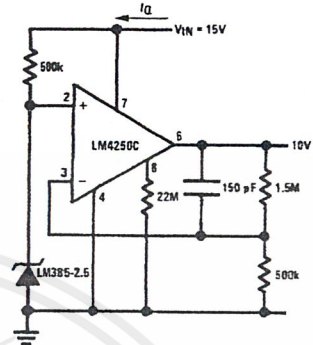
Micropower 5V Reference (Note 9)



Note 9: $I_Q \cong 40 \mu A$

DS005619-9

Micropower 10V Reference (Note 10)



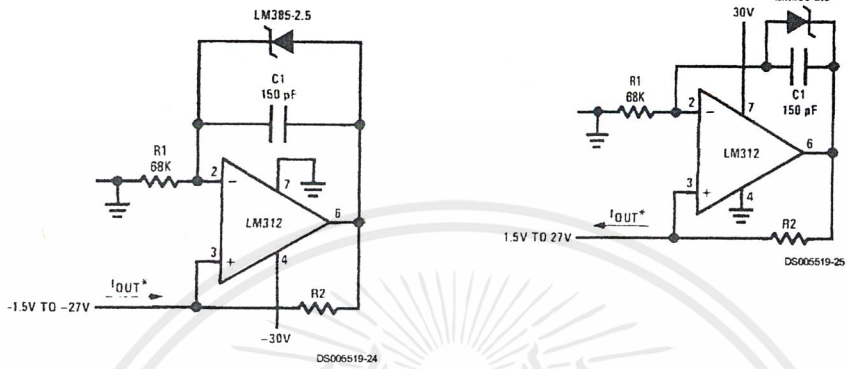
Note 10: $I_Q \cong 30 \mu A$ standby current

DS005619-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM385-2.5 Applications (Continued)

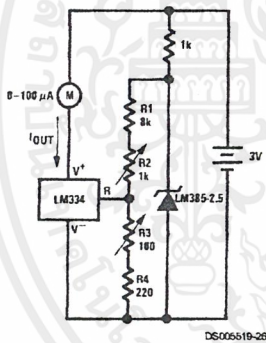
Precision 1 μA to 1 mA Current Sources



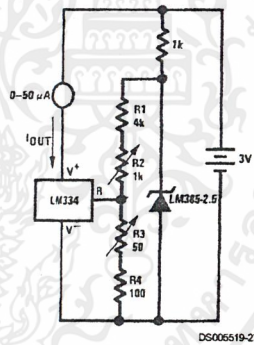
$$I_{OUT} = \frac{2.5V}{R_2}$$

METER THERMOMETERS

0°C–100°C Thermometer



0°F–50°F Thermometer



Calibration

1. Short LM385-2.5, adjust R3 for $I_{OUT} = \text{temp}$ at $1 \mu A/K$
2. Remove short, adjust R2 for correct reading in centigrade

Calibration

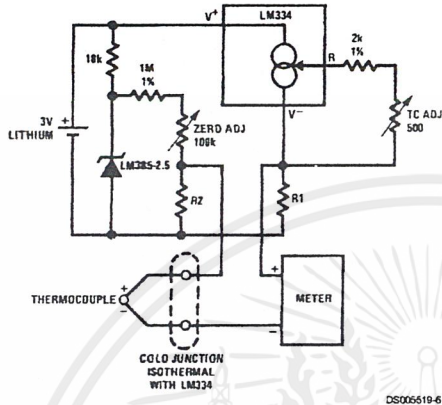
1. Short LM385-2.5, adjust R3 for $I_{OUT} = \text{temp}$ at $1.8 \mu A/K$
2. Remove short, adjust R2 for correct reading in °F

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

LM385-2.5 Applications (Continued)

Micropower Thermocouple Cold Junction Compensator



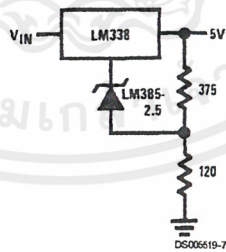
Adjustment Procedure

1. Adjust TC ADJ pot until voltage across R1 equals Kelvin temperature multiplied by the thermocouple Seebeck coefficient.
2. Adjust zero ADJ pot until voltage across R2 equals the thermocouple Seebeck coefficient multiplied by 273.2.

Thermocouple Type	Seebeck Co-efficient ($\mu\text{V}/^\circ\text{C}$)	R1 (Ω)	R2 (Ω)	Voltage	Voltage
				Across R1 @25°C (mV)	Across R2 (mV)
J	52.3	523	1.24k	15.60	14.32
T	42.8	432	1k	12.77	11.78
K	40.8	412	953 Ω	12.17	11.17
S	6.4	63.4	150 Ω	1.908	1.766

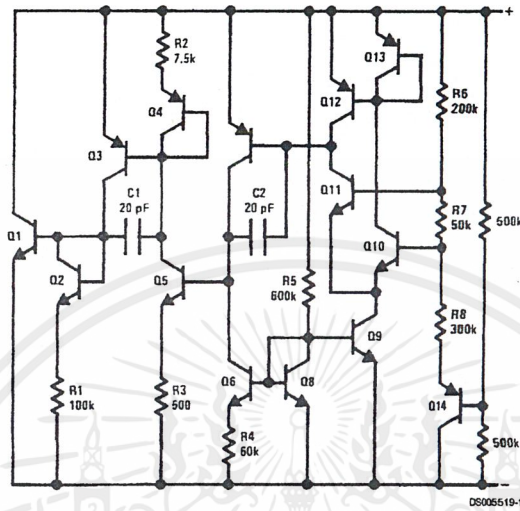
Typical supply current 50 μA

Improving Regulation of Adjustable Regulators

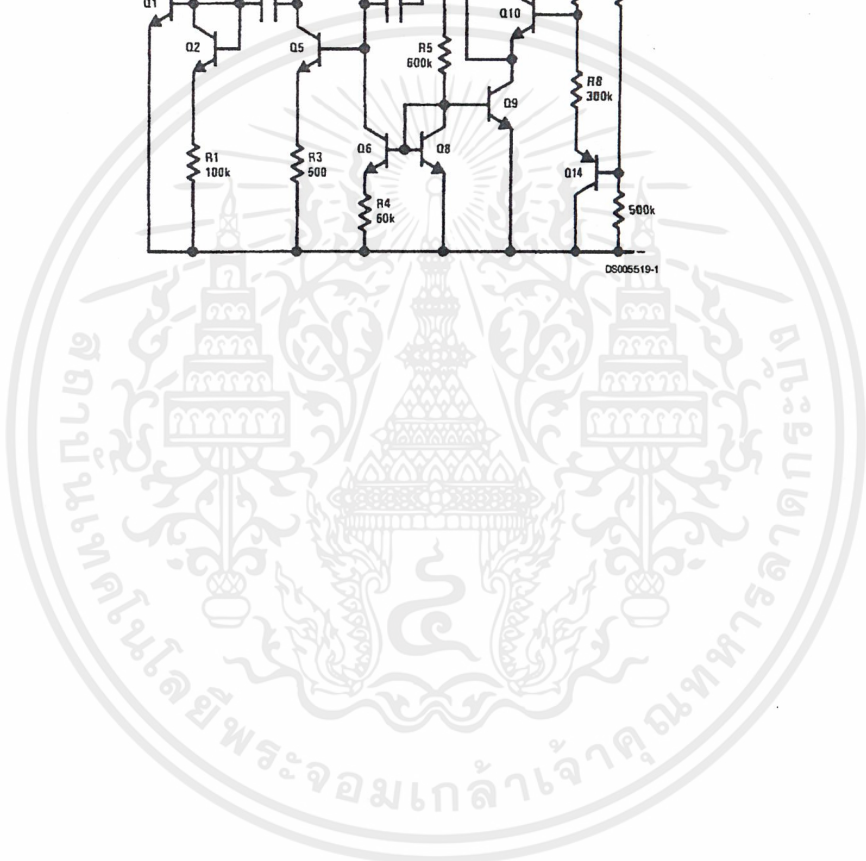


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagram



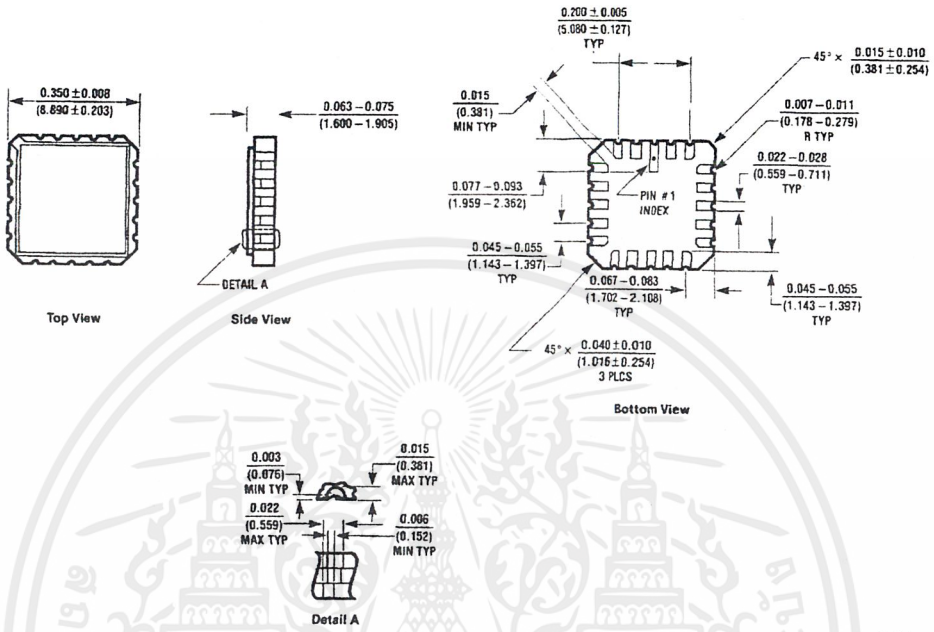
LM185-2.5/LM285-2.5/LM385-2.5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

Physical Dimensions inches (millimeters) unless otherwise noted



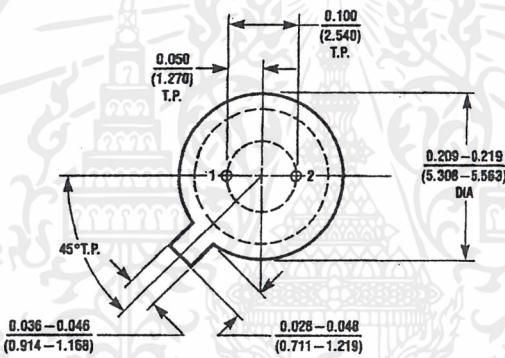
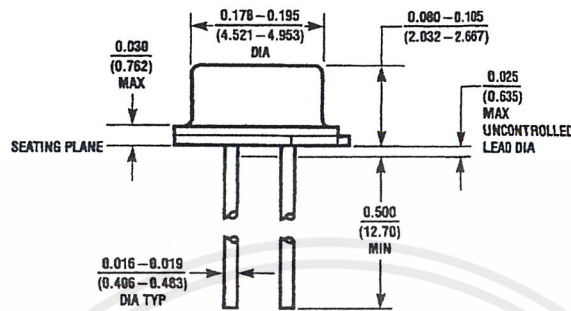
Order Number LM185E-2.5/883
NS Package Number E20A

DATA REV C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



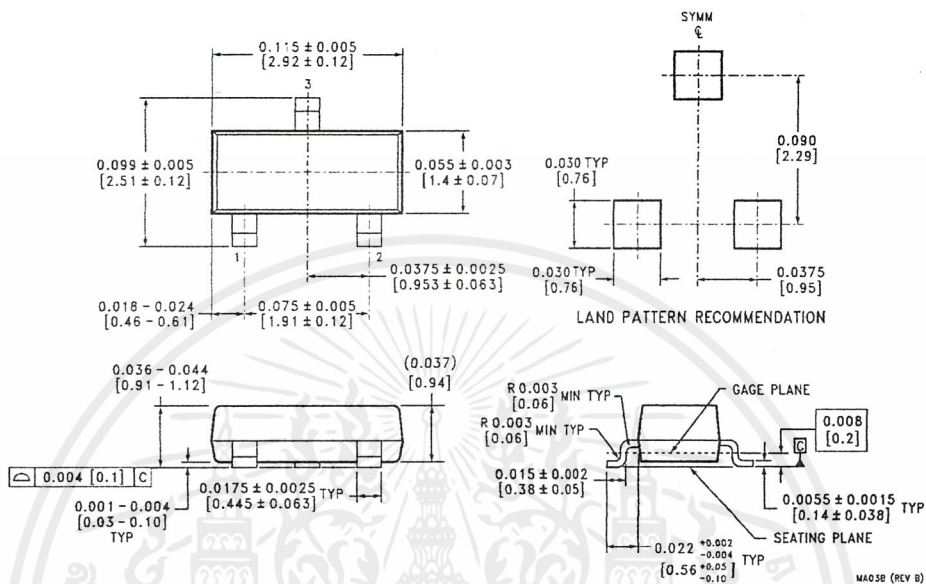
H02A (REV C)

TO-46 Metal Can Package (H)
Order Number LM185H-2.5, LM185H-2.5/883, LM185BXH-2.5, LM185BXH-2.5/883,
LM185BYH-2.5, LM185BYH-2.5/883, LM285H-2.5, or LM285BYH-2.5
NS Package Number H02A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



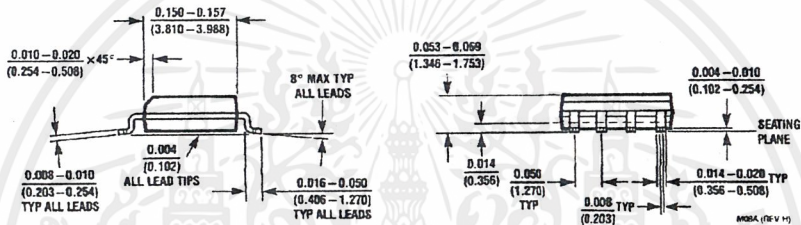
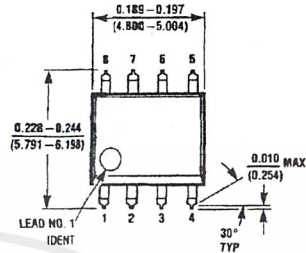
SOT-23 Package (M3)
Order Number LM385M3-2.5
NS Package Number MA03B

MA03B (REV B)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM185-2.5/LM285-2.5/LM385-2.5

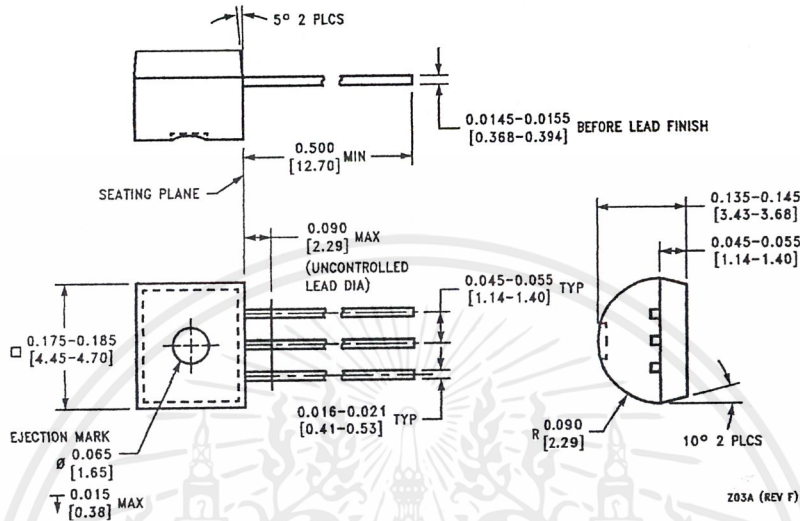
Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Small Outline (SO-8) Package (M)
Order Number LM285M-2.5, LM285BXM-2.5, LM285BYM-2.5,
LM385M-2.5, LM385BM-2.5, LM385BXM-2.5 or LM385BYM-2.5
NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



TO-92 Plastic Package (Z)
Order Number LM285Z-2.5, LM285BXZ-2.5, LM285BYZ-2.5,
LM385Z-2.5, LM385AXZ-2.5, LM385AYZ-2.5,
LM385BZ-2.5, LM385BXZ-2.5 or LM385BYZ-2.5
NS Package Number Z03A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation Americas
 Tel: 1-800-272-9959
 Fax: 1-800-737-7018
 Email: support@nsc.com
 www.national.com

National Semiconductor Europe
 Fax: +49 (0) 1 80-530 85 88
 Email: europe.support@nsc.com
 Deutsch Tel: +49 (0) 1 80-530 85 85
 English Tel: +49 (0) 1 80-532 78 32
 Français Tel: +49 (0) 1 80-532 93 58
 Italiano Tel: +49 (0) 1 80-534 16 80

National Semiconductor Asia Pacific Customer Response Group
 Tel: 65-2544466
 Fax: 65-2504466
 Email: sea.support@nsc.com

National Semiconductor Japan Ltd.
 Tel: 81-3-5639-7560
 Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้