

หุ่นยนต์เครือข่าย 2

Robot Network 2



ปฏิญานี้เป็นส่วนหนึ่งของศึกษาค้นคว้าตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต

สาขาเทคโนโลยีโทรคมนาคม ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เลขที่.....
เลขทะเบียน 42231
วัน, เดือน, ปี 15 พ.ค. 2545

b.....
i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ROBOT NETWORK 2

Mr. KRIT SOONTA

Mr. SURACHAI WONGLEE

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
BACHELOR OF THE TECHNOLOGY ELECTRONICS**

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

หุ่นยนต์เครือข่าย 2

Robot Network 2

นักศึกษา

นายกฤษ สุนทา เลขที่ประจำตัว 41013325

นายสุรชัย วงษ์ดี เลขที่ประจำตัว 41013357

อาจารย์ที่ปรึกษา

อาจารย์บุญยชัยชนะ ภูระหงษ์

อาจารย์ภูษงค์ หงษ์สุวรรณ

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2543

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับ
ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

อาจารย์ที่ปรึกษา

(อาจารย์บุญยชัยชนะ ภูระหงษ์)

อาจารย์ที่ปรึกษา

(อาจารย์ภูษงค์ หงษ์สุวรรณ)

กรรมการ

()

กรรมการ

()

กรรมการ

()

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

หุ่นยนต์เครือข่าย 2

Robot Network 2

นักศึกษา

นายกฤษ สุนทา เลขที่ประจำตัว 41013325

นายสุรชัย วงษ์ดี เลขที่ประจำตัว 41013357

อาจารย์ที่ปรึกษา

อาจารย์บุญชนะ ภูระหงษ์

อาจารย์ภูงคงค์ หงษ์สุวรรณ

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2543

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ได้นำเสนอเนื้อหาในส่วนของการติดต่อสื่อสารระหว่างหุ่นยนต์กับคอมพิวเตอร์ โดยผ่านทางอุปกรณ์เครื่องรับส่งและใช้ความถี่เป็นตัวกลางในการติดต่อ โดยที่การสื่อสารจะเป็นไปในลักษณะของการพัตต์กันรับและส่ง (Half Duplex) ซึ่งส่วนที่สำคัญในปริญญานิพนธ์ฉบับนี้สามารถที่จะแบ่งออกเป็น 3 ส่วนคือ ส่วนของวงจรมอดูเลชันและดีมอดูเลชันแบบความถี่ ส่วนของวงจรเครื่องรับส่ง ขนาดเล็กที่ใช้สำหรับติดตั้งไว้ที่หุ่นยนต์ และส่วนของการอินเตอร์เฟส

จากที่ได้ทำการทดลองในขณะนี้สามารถที่จะทำการมอดูเลตและดีมอดูเลตสัญญาณแบบความถี่ได้ นอกจากนี้ยังสามารถนำสัญญาณที่เราสร้างขึ้นมา ส่งออกอากาศไปได้และสามารถรับสัญญาณที่ส่งออกมาทำการตีเทคได้

Thesis	Robot Network 2
Student	Mr. Krit Soonta ID 41013325 Mr. Surachai Wonglee ID 41013357
Advisor	Mr. Bunchana Phurahong Mr. Phuchong Hongsuwan

Academic Year 2000

ABSTRACT

This thesis is presented about the communication system between robot and computer that use the transmitter and receiver equipment and the radio frequency for the communication. According to the method, is called the half duplex. The important part of the thesis includes 3 parts; modulation and demodulation circuit, interface RS-232, and the transceiver frequency use by 200 MHz.

By the laboratory, now the synthesis of modulation and demodulation circuit is successful, besides; the signal can transmit through the air. Not only that, the receiver can receive the signal to detect the FSK. The FSK is demodulated to be the binary "0" and "1" to control the robot.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างดี ด้วยคำแนะนำและคำปรึกษาเกี่ยวกับการเขียนปริญญานิพนธ์จาก ท่านอาจารย์ บุญชนะ ภูระหงษ์ และท่านอาจารย์ ภูงศ์ หงษ์สุวรรณ ภาควิชาเทคนิคอุตสาหกรรม ซึ่งเป็นอาจารย์ที่ปรึกษาขณะผู้จัดทำรู้สึกทราบบ้างในการอนุเคราะห์จากท่าน และกราบขอบพระคุณเป็นอย่างสูง

นายกฤษ สุนทา

นายสุรชัย วงษ์ลี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูปภาพ	ฉ
สารบัญตาราง	ช
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการเบื้องต้น	2
2.1 โครงสร้างการทำงานเบื้องต้นของระบบ	2
2.2 การสื่อสารข้อมูล	4
2.2.1 การสื่อสารข้อมูลแบบขนาน	4
2.2.2 การสื่อสารข้อมูลแบบอนุกรม	4
2.2.3 การอินเตอร์เฟส	8
2.2.4 การรับส่งข้อมูล 2 ทิศทาง	11
2.2.5 ลักษณะการเชื่อมต่อและหน้าที่การทำงานที่สำคัญ	15
2.3 เทคนิคในการมอดูเลชันสัญญาณ	16
2.3.1 Amplitude Shift Keying	16
2.3.2 Frequency Shift Keying	16
2.3.3 Phase Shift Keying	17
2.4 ทฤษฎีเครื่องส่งเบื้องต้น	18
2.4.1 ทฤษฎีการมอดูเลชันเชิงขนาด	18
2.4.2 รูปแบบของการส่งคลื่นเอเอ็ม	21
2.4.3 รูปแบบต่าง ๆ ของวงจรมอดูเลตแบบ AM	22
บทที่ 3 การออกแบบและสร้างวงจรใช้งาน	28
3.1 ลักษณะทั่วไปและการออกแบบวงจร IC XR-2206	28
3.1.1 คุณสมบัติสำคัญของ XR-2206	28
3.1.2 การประยุกต์ใช้งานของ XR-2206	29
3.1.3 ขีดจำกัดของการทำงานที่ระดับสูงสุด	29
3.1.4 โครงสร้างการทำงานของ XR-2206	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.5	รายละเอียดภายในของ XR-2206	30
3.1.6	การทำงานพื้นฐานในส่วนของการควบคุม	30
3.1.7	แนวทางในการออกแบบวงจรของ XR-2206	30
3.2	ลักษณะโดยทั่วไปและการออกแบบวงจรของ IC-2211	32
3.2.1	คุณสมบัติของ XR-2211	32
3.2.2	การประยุกต์นำไปใช้งาน	33
3.2.3	ค่าสูงสุดในการทำงานของ XR-2211	33
3.2.4	Block Diagram แสดง โครงสร้างภายใน	33
3.3	รายละเอียดของระบบ	34
3.4	รายละเอียดเกี่ยวกับการใช้งาน	34
3.5	แนวทางในการออกแบบ	34
3.6	การทำงานของวงจรเครื่องรับส่งที่ใช้จริง	34
บทที่ 4 ผลการทดลองและบทสรุป		37
บรรณานุกรม		43
ภาคผนวก ก. รายละเอียดของวงจร		
ภาคผนวก ข. คู่มือการใช้งานของไอซี		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 2.1 โครงสร้างการทำงานเบื้องต้น	2
รูปที่ 2.2 แสดงการสื่อสารข้อมูลแบบขนาน	3
รูปที่ 2.3 แสดงการสื่อสารข้อมูลแบบอนุกรม	4
รูปที่ 2.4 แสดงอุปกรณ์ DTE เบื้องต้น	9
รูปที่ 2.5 แสดงอุปกรณ์ DTE และ DCE	10
รูปที่ 2.6 แสดงอุปกรณ์ DTE และ DCE ซึ่งเป็นอุปกรณ์ที่ทำงานตรงกันข้าม	10
รูปที่ 2.7 แสดงการทำงานของอุปกรณ์ที่สามารถส่งและรับข้อมูลได้ทั้ง 2 ทิศทาง	10
รูปที่ 2.8 แสดงค่าจำกัดความค่าตรรถะที่เข้าที่พุดของ RS-232	12
รูปที่ 2.9 แสดงค่าจำกัดความค่าตรรถะที่อื่นพุดของ RS-232	13
รูปที่ 2.10 แสดงการเชื่อมต่อทั้งแบบ 25 Pin และ 9 Pin	15
รูปที่ 2.11 การมอดูเลตสัญญาณแบบขนาน	16
รูปที่ 2.12 การมอดูเลตสัญญาณแบบความถี่	17
รูปที่ 2.13 การมอดูเลตสัญญาณแบบเปลี่ยนมุม 180 องศา	18
รูปที่ 2.14 รูปคลื่นเอเอ็มที่เกิดจากสัญญาณชายนี้	19
รูปที่ 2.15 แถบความถี่ของคลื่นเอเอ็ม	21
รูปที่ 2.16 แถบความถี่ของ D.S.S.C และ S.S.B	22
รูปที่ 2.17 วงจรมอดูเลเตอร์แบบใช้ไดโอด	23
รูปที่ 2.18 บล็อกไดอะแกรมเครื่องส่งอย่างง่าย	24
รูปที่ 2.19 วงจรผสมคลื่นทางคอตเลเตอร์	25
รูปที่ 2.20 วงจรการผสมคลื่นทางอิมิตเตอร์และทางเบส	26
รูปที่ 3.1 แสดง Function Block Diagram ของ XR-2206	29
รูปที่ 3.2 แสดงวงจรกำเนิดสัญญาณชายนี้เอ็ฟเอสเค	31
รูปที่ 3.3 แสดง Function Block Diagram ของ XR-2211	33
รูปที่ 3.4 แสดงการต่อใช้งานเป็นวงจรถอรัศสัญญาณเอ็ฟเอสเค	36
รูปที่ 4.1 แสดงสัญญาณการ Modulation FSK ที่ความถี่ 1200 Hz	37
รูปที่ 4.2 แสดงสัญญาณการ Modulation FSK ที่ความถี่ 2200 Hz	38
รูปที่ 4.3 แสดงสัญญาณการ Demodulation FSK ที่ความถี่ 1200 Hz	38
รูปที่ 4.4 แสดงสัญญาณการ Demodulation FSK ที่ความถี่ 2200 Hz	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.5 แสดงสัญญาณที่เครื่องส่งทำการส่งออก (คำสั่งเลี้ยวซ้าย)	39
รูปที่ 4.6 แสดงสัญญาณที่เครื่องส่งทำการส่งออก (คำสั่งเลี้ยวขวา)	40
รูปที่ 4.7 แสดงสัญญาณที่รับได้ที่ภาครับ (คำสั่งเลี้ยวขวา)	40
รูปที่ 4.8 แสดงสัญญาณที่รับได้ที่ภาครับ (คำสั่งเลี้ยวซ้าย)	41
รูปที่ 4.9 แสดงส่วนของชิ้นงานที่ติดตั้งอยู่ที่คอมพิวเตอร์	42
รูปที่ 4.10 แสดงส่วนของชิ้นงานที่ติดตั้งอยู่ที่หุ่นยนต์	42



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 เปรียบเทียบการทำงานระหว่างการสื่อสารข้อมูลแบบขนานและแบบอนุกรม	7
ตารางที่ 2.2 ตารางสรุปมาตรฐานของการใช้แรงดันไฟฟ้า RS-232	14



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เทคโนโลยีการสื่อสารเป็นเทคโนโลยีที่ไม่มีการหยุดนิ่ง ดังนั้นจึงมีการพัฒนาเกี่ยวกับการสื่อสารมาโดยตลอด จากในอดีตถ้าต้องการทำการติดต่อสื่อสารกันระหว่างอุปกรณ์ต้นทางกับอุปกรณ์ปลายทางใด ๆ ก็แล้วแต่ จะต้องมีการเชื่อมต่อสายระหว่างอุปกรณ์ต้นทางและอุปกรณ์ปลายทางนั้น ๆ และเนื่องจากพัฒนาที่ไม่หยุดนิ่งทางด้านเทคโนโลยีการสื่อสารนี้เองเป็นสาเหตุทำให้เกิดการสื่อสารแบบไร้สาย (Wireless Telecommunication) ขึ้นมา ซึ่งจะให้ความถี่เป็นสื่อกลางในการติดต่อ

ในส่วนของโครงการนี้ได้นำเอาเทคโนโลยีการสื่อสารแบบไร้สาย (Wireless Telecommunication) มาประยุกต์ใช้กับตัวโครงการนี้ก็คือ หุ่นยนต์เครือข่าย (Robot Network) ซึ่งได้นำเอาเทคโนโลยีการสื่อสารแบบไร้สาย (Wireless Telecommunication) มาใช้ในส่วนของการติดต่อสื่อสารระหว่างตัวหุ่นยนต์ (Robot) กับ คอมพิวเตอร์ (Computer) ผ่านทางอุปกรณ์เครื่องรับส่งสัญญาณขนาดความถี่เท่ากับ 200 MHz ซึ่งเป็นย่านความถี่แบบ FM. โดยที่ตัวหุ่นยนต์ (Robot) จะทำการขับเคลื่อนตัวเองโดยอาศัยการทำงานของ Microcontroller MCS-51 และมีอุปกรณ์เครื่องรับส่งติดตั้งอยู่ที่ตัวหุ่นยนต์ (Robot) เพื่อใช้เป็นอุปกรณ์สื่อสารกับคอมพิวเตอร์ (Computer) ซึ่งที่ตัวคอมพิวเตอร์ (Computer) นี้จะมีหน้าที่เป็นตัวกำหนดคำสั่งการทำงานให้กับตัวหุ่นยนต์ (Robot) โดยที่คำสั่งหรือข้อมูลจากคอมพิวเตอร์จะถูกอินเตอร์เฟสด้วย RS-232 ก่อนที่จะส่งข้อมูลดังกล่าวไปยังส่วนของเครื่องส่งที่ต่ออยู่กับคอมพิวเตอร์เพื่อที่จะส่งสัญญาณไปยังตัวหุ่นยนต์และที่ตัวหุ่นยนต์ก็สามารถส่งข้อมูลกลับมาที่คอมพิวเตอร์ได้เช่นเดียวกัน

ทั้งนี้ทั้งนั้นขั้นตอนในการติดต่อสื่อสารข้อมูลนั้นกว่าจะส่งสัญญาณหรือคำสั่งจากคอมพิวเตอร์ไปยังหุ่นยนต์ได้นั้นจะต้องผ่านขั้นตอนต่าง ๆ ในแต่ละวงจร ซึ่งโครงสร้างของแต่ละวงจรนั้นจะแสดงอย่างละเอียดในส่วนของเนื้อหาต่อไป

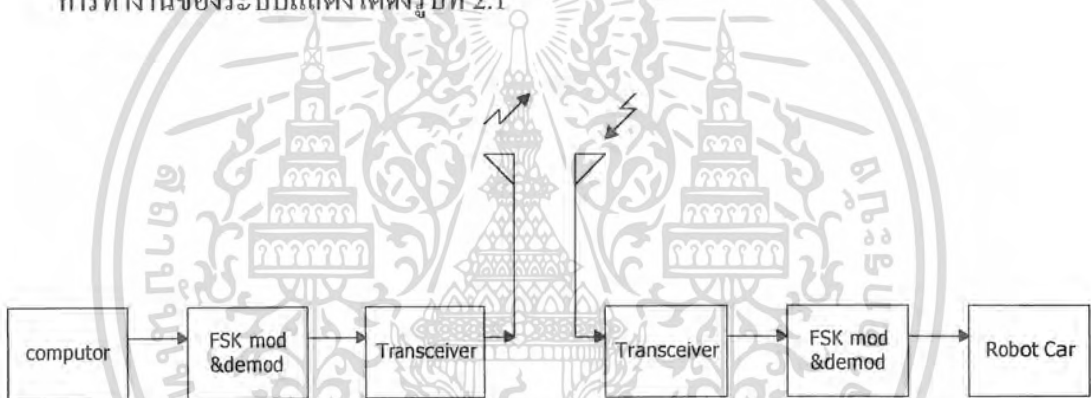
บทที่ 2

ทฤษฎีและหลักการทำงานเบื้องต้น

2.1 โครงสร้างการทำงานเบื้องต้นของระบบ

เป็นการสื่อสารหรือเป็นการส่งข้อมูลจากตัวควบคุมไปยังอุปกรณ์ที่ถูกควบคุมซึ่งในที่นี้เราให้ตัวควบคุมคือคอมพิวเตอร์และเป็นส่วนของอุปกรณ์ต้นทาง ส่วนอุปกรณ์ที่ถูกควบคุมคือ หุ่นยนต์ ในที่นี้เราใช้เป็นหุ่นยนต์รถซึ่งเป็นส่วนของอุปกรณ์ปลายทาง โดยข้อมูลที่เราใช้ในการสื่อสารนั้น จะถูกส่งออกโดยผ่านทางอากาศ ซึ่งเราใช้เป็นตัวกลางนั่นเอง

การทำงานของระบบแสดงได้ดังรูปที่ 2.1



รูปที่ 2.1 โครงสร้างการทำงานพื้นฐาน

จากรูปที่ 2.1 อุปกรณ์ DTE (Data Terminal Equipment) จะหมายถึง อุปกรณ์ต้นทางและอุปกรณ์ปลายทางในการรับส่งข้อมูลซึ่งในที่นี้ก็คือ เครื่องคอมพิวเตอร์ และตัวหุ่นยนต์ซึ่งทั้งคอมพิวเตอร์และหุ่นยนต์นี้จะเป็นตัวรับส่งข้อมูลที่ใช้ในการสื่อสารระหว่างกัน โดยที่ข้อมูลที่ออกจากคอมพิวเตอร์นั้นจะถูกส่งผ่านทางตัวอินเตอร์เฟส RS-232 ไปยังส่วนของวงจรมอดูเลชันแบบเอฟเอสเค (FSK modulation & demodulation) เพื่อเปลี่ยนสัญญาณดิจิทัล (Digital Signal) ไปเป็นสัญญาณอนาล็อก (Analog Signal) ก่อนที่จะนำไปมอดูเลตกับสัญญาณพาหะเพื่อส่งออกอากาศ

ส่วนการทำงานของในแต่ละส่วนของระบบนั้น จะอธิบายโดยคร่าว ๆ ดังนี้คือ คอมพิวเตอร์จะเป็นตัวควบคุมคำสั่งการทำงานของตัวหุ่นยนต์ว่าในขณะที่ต้องการให้หุ่นยนต์ทำอะไร เช่น ต้องการให้หุ่นยนต์เลี้ยวซ้าย หรือต้องการให้เลี้ยวขวา หรือว่าต้องการให้บอกตำแหน่งตัวเองว่า

เอกสารนี้จะมีประโยชน์อยู่ที่ตำแหน่งใดบนพื้นที่จำลอง หรือว่าต้องการให้หุ่นยนต์ตัวไหนทำงาน โดยที่บนไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หุ่นยนต์แต่ละตัวจะมีเครื่องรับส่งขนาดเล็กติดตั้งอยู่เพื่อที่จะใช้เป็นตัวกลางในการสื่อสารกับคอมพิวเตอร์ ซึ่งนอกจากนี้ในตัวของหุ่นยนต์เองก็ต้องมีการสื่อสารระหว่างกันด้วย ในการส่งข้อมูลของคอมพิวเตอร์นั้น จะส่งข้อมูลมาเป็นแบบอนุกรม (Series) โดยผ่านตัวอินเทอร์เฟส RS-232 ไปยังวงจรมอดูเลชันแบบ Frequency Shift Keying (FSK) เพื่อที่จะเปลี่ยนสัญญาณดิจิทัล (Digital Signal) ให้เป็นสัญญาณอนาล็อก (Analog Signal) ในย่านความถี่เสียง โดยจะแยกออกเป็นสองความถี่คือ ถ้ามีลอจิก “0” เข้ามาที่วงจรมอดูเลชันแบบ FSK เอาพุตที่จะออกมาเป็นความถี่หนึ่ง แต่ถ้ามีลอจิกเป็น “1” เข้ามา เอาพุตที่ได้ก็จะเป็นอีกความถี่หนึ่ง ซึ่งความถี่ทั้งสองนี้จะต่างกัน (รายละเอียดจะอยู่ในเรื่องการมอดูเลชันแบบ FSK) จากนั้นสัญญาณอนาล็อกที่ได้ออกมาจะถูกนำไป Modulate กับ carrier อีกครั้งในส่วนวงจรเครื่องส่งแบบแล้วจึงส่งออกอากาศ

สัญญาณที่ถูกส่งออกไปจะถูกคิดเทค (detect) ได้โดยเครื่องรับส่งที่ติดตั้งอยู่บนหุ่นยนต์รถ และจะส่งสัญญาณตอบกลับมาเพื่อให้คอมพิวเตอร์ (Computer) รู้ว่าในขณะที่หุ่นยนต์ได้ทำการรับข้อมูลที่เป็นคำสั่งของคอมพิวเตอร์ (Computer) เรียบร้อยแล้วและพร้อมที่จะปฏิบัติตามคำสั่งต่อไป โดยสัญญาณที่ถูกส่งไปนั้นจะถูกดีมอดูเลชัน (Demodulation) เพื่อที่จะเอาสัญญาณพอร์ (Carrier Signal) ออกให้เหลือแต่ส่วนที่เป็นสัญญาณจริง แล้วทำการเปลี่ยนสัญญาณอนาล็อก (Analog Signal) ไปเป็นสัญญาณดิจิทัล (Digital Signal) เพื่อที่จะนำสัญญาณดิจิทัลไปควบคุมตัวหุ่นยนต์อีกทีหนึ่ง

สำหรับในโครงการนี้ได้เลือกย่านความถี่ FM ในการส่งสัญญาณออกอากาศ และเลือกใช้ย่านความถี่ 200 MHz โดยมีลักษณะของการส่งข้อมูลสื่อสารระหว่างคอมพิวเตอร์ (Computer) กับหุ่นยนต์ (Robot) เป็นแบบ (Half Duplex) นั่นก็คือ ข้อมูลจากคอมพิวเตอร์จะถูกส่งออกไปที่ตัวหุ่นยนต์ก่อนแล้วตัวหุ่นยนต์ก็จะทำการปฏิบัติตามคำสั่งที่คอมพิวเตอร์ส่งมาจนเสร็จเรียบร้อยแล้วจึงส่งข้อมูลกลับมายังคอมพิวเตอร์

2.2 การสื่อสารข้อมูลและการอินเตอร์เฟส RS-232

การสื่อสารข้อมูลที่จะกล่าวถึงในบทนี้เป็น การสื่อสารข้อมูลระหว่างคอมพิวเตอร์กับอุปกรณ์ภายนอก โดยมีรูปแบบของการติดต่อกับอุปกรณ์ภายนอกที่นิยมมี 2 รูปแบบคือ

1. การสื่อสารข้อมูลแบบขนาน
2. การสื่อสารข้อมูลแบบอนุกรม

แต่ก่อนที่จะทำความรู้จักกับการสื่อสารทั้งสองควรจะมี ความเข้าใจเกี่ยวกับคำสั่งหรือข้อมูลที่ อยู่ในรูปของบิต ซึ่งประกอบด้วยหลายบิตมาประกอบกัน

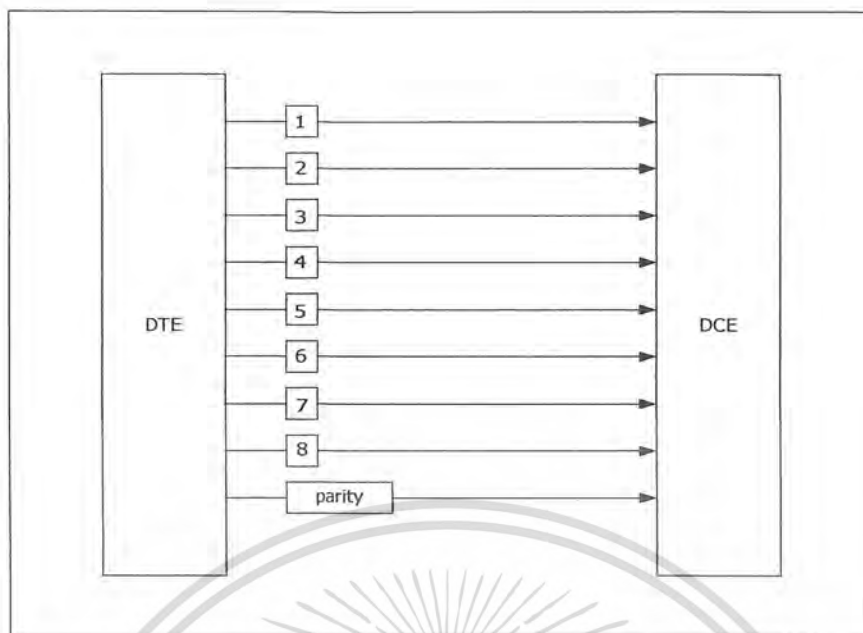
ข้อมูลในการสื่อสารแต่ละข้อมูลจะถูกแปลงให้อยู่ในรูปแบบของเลขฐานสอง แล้วนำมา ประกอบกัน เช่น ถ้าข้อมูลที่ประกอบด้วย 4 บิตเราจะเรียกว่า 1 นิบเบิล หรือถ้าหากข้อมูลที่ ประกอบด้วย 8 บิตเราจะเรียกว่า 1 ไบต์ เป็นต้น

2.2.1 การสื่อสารข้อมูลแบบขนาน

การสื่อสารแบบขนานจะมีรูปแบบการส่งข้อมูลครั้งละ 1 ไบต์ก็คือจะทำการส่งข้อมูลครั้งละ 8 บิตนั่นเอง ซึ่งในการส่งต้องใช้สายไฟในการส่งข้อมูล 8 เส้น แล้วยังต้องใช้สายไฟอีก 1 เส้นในการควบคุมเช่น ใช้เป็นพาริตีบิตหรืออาจจะมีมากกว่านั้นเพื่อใช้ในการควบคุมการโต้ตอบของการทำงาน (Hand-shake ซึ่งรายละเอียดจะบอกใช้ทราบต่อไปในเรื่องของการ Hand-shake) จึงสรุปได้ว่าในการสื่อสารแบบขนานนั้นต้องใช้สายอย่างน้อยที่สุด 9 เส้น

ดังนั้นในการส่งข้อมูลที่ละ 1 ไบต์นั้นทำให้ข้อมูลทั้ง 8 บิตมาถึงปลายทางพร้อมกัน ทำให้ข้อมูลแบบขนานสามารถทำได้ด้วยความเร็วที่สูงมาก แต่ปัญหาที่สำคัญของการส่งข้อมูลแบบขนานคือคุณสมบัติของบิตกับแรงดัน เวลาที่บิตหรือแรงดันไฟฟ้าที่ใช้ในการเปลี่ยนสถานะจากหนึ่งเป็นศูนย์นั้นสั้นมาก โดยเร็วถึงระดับนาโนวินาที (หนึ่งในพันล้านของวินาที) การเปลี่ยนแปลงที่รวดเร็วนี้เป็นส่วนที่สำคัญมากต่อการส่งข้อมูล เพราะการเปลี่ยนแปลงระหว่างศูนย์และหนึ่งอย่างช้า ๆ จะไม่ถูกอ่านเป็นข้อมูลเลข และเมื่อสายไฟที่ใช้ส่งข้อมูลยาวขึ้น คุณสมบัติทางไฟฟ้าของสายไฟเช่น ค่าความจุไฟฟ้าและค่าความเหนี่ยวนำจะจำกัดความเร็วในการเปลี่ยนแปลงระหว่างศูนย์และหนึ่งของบิต ซึ่งจะทำให้ข้อมูลอาจสูญหายหรือทำให้การส่งข้อมูลล้มเหลวได้ ดังนั้นการส่งข้อมูลบนสายยาวอาจจะเป็นปัญหาได้หากใช้วิธีการสื่อสารแบบขนาน

เนื่องจากข้อเสียของการส่งข้อมูลแบบขนานสองอย่างคือค่าใช้จ่ายที่สูงและการสูญหายของข้อมูล ทำให้การใช้งานของมันถูกจำกัดอยู่กับอุปกรณ์เพียงไม่กี่ชนิดเช่น เครื่องพิมพ์ที่มักจะถูกใช้ใกล้กับเครื่องคอมพิวเตอร์และต้องทำงานที่ความเร็วสูง แต่เรายังใช้วิธีการส่งข้อมูลแบบขนานนี้ภายในเครื่องคอมพิวเตอร์เนื่องจากไม่ต้องใช้สายไฟขนาดยาว



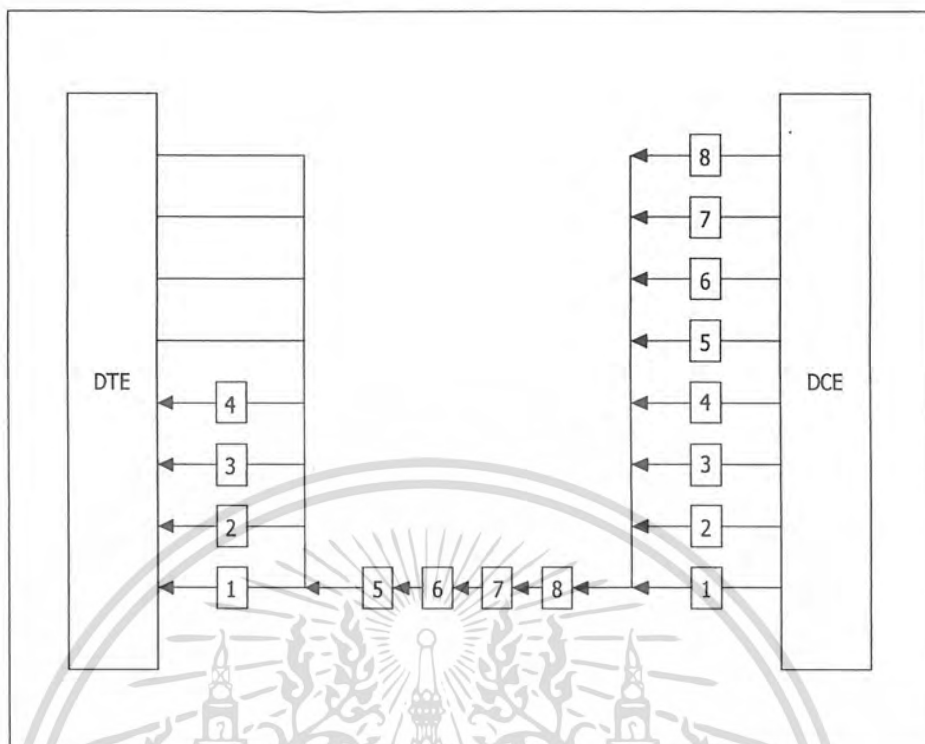
รูปที่ 2.2 แสดงการสื่อสารข้อมูลแบบขนาน

2.2.2 การสื่อสารข้อมูลแบบอนุกรม

การสื่อสารแบบอนุกรมเป็นการส่งข้อมูลที่ละบิตและข้อมูลจะถูกค้่อรวมเข้าเป็น ไบต์ใหม่ ด้วยวิธีการส่งข้อมูลที่ละบิตนี้ ทำให้สามารถใช้สายไฟเพียงสองเส้นในการส่งข้อมูล ซึ่งช่วยให้เราประหยัดค่าสายไฟไปได้มาก แต่ก็ทำให้ประสิทธิภาพการทำงานลดลงไปด้วย เพราะการส่งข้อมูลวิธีนี้ต้องใช้เวลาเพิ่มขึ้นอย่างน้อยแปดเท่าของการส่งข้อมูลแบบขนาน แต่ความเร็วที่ลดลงไปนี้ยังไม่ถือว่าเป็นข้อจำกัดที่สำคัญทางการใช้งานนัก เพราะหากว่าเราพิจารณาที่อุปกรณ์ทั่วไปจะพบว่า อุปกรณ์ส่วนใหญ่ทำงานช้ามากเมื่อเทียบกับความเร็วในการทำงานภายใน ไมโคร โปรเซสเซอร์ อุปกรณ์แต่ละตัวมีขั้นตอนการทำงานที่กินเวลานาน ซึ่งโดยทั่วไปมักจะเป็นกระบวนการทางกลไก (mechanic) ที่เป็นตัวจำกัดความเร็วของเครื่องลงไปอย่างมาก

ตัวอย่างเช่น ความเร็วของเครื่องพิมพ์ถูกจำกัดที่ความเร็วของหัวพิมพ์ (printhead) ความเร็วของโมเด็มถูกจำกัดโดยขีดจำกัดความถี่ของสายโทรศัพท์ และความเร็วของดิสก์ไดรฟ์ถูกจำกัดโดยอัตราเร็วการหมุนของดิสก์ ดังนั้นความเร็วที่ได้มาจากการส่งข้อมูลแบบขนานจะเสียไปโดยเปล่าประโยชน์เมื่อนำมาใช้งานได้ แม้ว่าอัตราเร็วการส่งข้อมูลจะลดลงแต่ก็ยังสามารถใช้งานร่วมกับอุปกรณ์ประเภทนี้ได้อย่างมีประสิทธิภาพ ข้อเสียจากความเร็วที่ลดลงไปไม่อาจเทียบได้กับผลพวงที่ได้จากคุณภาพการส่งและระยะทางการส่งข้อมูลที่เพิ่มขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสดงการสื่อสารข้อมูลแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้งาน	แบบขนาน	แบบอนุกรม
1.ระยะทาง	จะใช้งานได้ในระยะไม่เกิน100 ฟุต	จะสามารถใช้งานได้ตั้งแต่ในระยะใกล้ ๆ ไปจะถึงระยะทางที่มาก ๆ จนถึงหลักไมล์
2.ความเร็ว	อัตราความเร็วสูงมากในระยะที่ไม่ไกลมากนักกำหนดได้เป็นจำนวนบิตต่อวินาที	อัตราความเร็วของข้อมูลที่ใช้กันอยู่ทั่วไปจะอยู่ในช่วง 0-2 ล้านบิตต่อวินาที
3.ระดับของสัญญาณ	ในการอินเตอร์เฟสจะใช้ระดับของสัญญาณที่ใช้กับอุปกรณ์ TTL คือสัญญาณลอจิก 1 และ 0 จะแทนด้วยระดับแรงดัน +5V และ 0V	ในมาตรฐานของ EIA – RS 232C ระบุว่าระดับสัญญาณไฟฟ้าขนาด 12V หรือใช้มาตรฐาน 20 mA current loop
4.ความผิดพลาดของสัญญาณ	การใช้งานระยะไกลๆ ความผิดพลาดของข้อมูลจะเกิดขึ้นได้ง่าย	การใช้งานจะเกิดการผิดพลาดของสัญญาณจะมีน้อยมาก
5.ค่าใช้จ่าย	ค่าใช้จ่ายจะสูงมากเพราะจะต้องใช้สายส่งสัญญาณหลายเส้น โดยเฉพาะการส่งในระยะทางไกล ๆ	สิ้นเปลืองน้อยกว่ามาก ถึงแม้ว่าจะต้องใช้อุปกรณ์เปลี่ยนสัญญาณของข้อมูลจากขนานไปเป็นอนุกรมแล้วส่งผ่านสายส่ง แล้วกลับสัญญาณมาเป็นขนานอีกครั้งก็ตาม

ตารางที่ 2.1 เปรียบเทียบการทำงานระหว่างการสื่อสารข้อมูลแบบขนานและแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 การอินเตอร์เฟส

การส่งข้อมูลอยู่ในเครื่องคอมพิวเตอร์สามารถกระทำได้ง่าย เนื่องจากเราสามารถคาดเดา สภาพแวดล้อมภายในเครื่องได้ แต่ในการส่งข้อมูลสู่ภายนอกเราไม่สามารถคาดการณ์ได้ว่าเครื่องคอมพิวเตอร์และตัวข้อมูลจะต้องพบกับสภาพเช่นไรและจะมีผลกระทบต่อตัวข้อมูลและเครื่องคอมพิวเตอร์อย่างไร ดังนั้นในการออกแบบวงจรจึงมีสิ่งที่ต้องพิจารณาคือ จะต้องหาวิธีการแยกข้อมูลออกจากสภาพแวดล้อมและสัญญาณรบกวน โดยเฉพาะอย่างยิ่งในกรณีที่มีสายส่งข้อมูลขนานยาว สิ่งที่จะต้องพิจารณาอีกสิ่งหนึ่งก็คือ จะต้องหาวิธีการป้องกันคอมพิวเตอร์จากสภาพแวดล้อม อันไม่พึงประสงค์ด้วย นั่นก็คือจะต้องมีตัวอินเตอร์เฟส ซึ่งจะมีหน้าที่เป็นจุดเชื่อมต่อระหว่างคอมพิวเตอร์กับสิ่งแวดล้อมภายนอก และเนื่องจากอุปกรณ์อินเตอร์เฟสมีหน้าที่คล้ายกับเป็นประตูของเครื่องคอมพิวเตอร์ บางครั้งมันจึงถูกเรียกว่า I/O พอร์ต (I/O PORT) หรือบางครั้งเรียกสั้นๆ ว่า พอร์ต (PORT)

วัตถุประสงค์หลักของการอินเตอร์เฟสก็คือ การใช้อุปกรณ์อินเตอร์เฟสเป็นสื่อกลางของการส่งข้อมูล และวัตถุประสงค์ที่สำคัญอีกอย่างหนึ่งของการอินเตอร์เฟสก็คือ ความง่ายต่อการใช้งาน และเมื่อเราสามารถทำการอินเตอร์เฟสได้สำเร็จ ก็จะสามารถที่จะส่งข้อมูลสู่ภายนอกได้

มาตรฐานการอินเตอร์เฟส RS-232

มาตรฐานการอินเตอร์เฟส RS-232 ได้เกิดขึ้นตั้งแต่ปี 1969 EIA (Electronic Industries Association) ห้องวิจัย Bell และบรรดาผู้ผลิตอุปกรณ์สื่อสาร ได้ร่วมกันจัดทำมาตรฐาน EIA RS-232 ซึ่งต่อมาไม่นานนักก็ได้มีการปรับปรุงแก้ไขอีกเล็กน้อยกลายเป็น RS-232 C และเมื่อไม่นานมานี้ก็ได้ออกมาตรฐาน RS-232 D

เพื่อทำความเข้าใจกับวัตถุประสงค์หลักของ RS-232 ได้ดียิ่งขึ้น ควรทำความเข้าใจกับวัตถุประสงค์หลักของ RS-232 ก่อน ซึ่งได้แสดงไว้อย่างชัดเจนในหัวข้อของเอกสารคือ

Interface Between Data Terminal Equipment and Data Communications Equipment Employing Serial Binary Data Interchange (การอินเตอร์เฟสระหว่างอุปกรณ์เทอร์มินัลและอุปกรณ์สื่อสารข้อมูลที่ใช้วิธีการแลกเปลี่ยนข้อมูล ไบนารีแบบอนุกรม)

ซึ่งในหัวข้อสำคัญจะอธิบายถึงการอินเตอร์เฟสระหว่างเทอร์มินัล (Data Terminal Equipment หรือ DTE) กับโมเด็ม (Data Communications Equipment หรือ DCE) เพื่อใช้ส่งข้อมูลแบบอนุกรม โดยจะประกอบด้วย 4 ส่วนคือ

1. คุณสมบัติทางไฟฟ้าของสัญญาณ (Electrical Signal Characteristics) ซึ่งจะอธิบายถึงรูปแบบของสัญญาณไฟฟ้าที่ตัวอินเตอร์เฟสจะส่งออก และรับเข้ามาจากภายนอก ระดับแรงดันไฟฟ้าที่แสดงถึง ตรรกะ 0 และ 1 ก็จะมีกำหนดไว้ในส่วนนี้ด้วย
2. คุณสมบัติทางกลไกการอินเตอร์เฟส : คอนเน็กเตอร์ (Interface Mechanical Characteristics ; Connectors) ซึ่งเป็นข้อกำหนดเกี่ยวกับตัวอินเตอร์เฟส ประกอบด้วย

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาค้นคว้าเท่านั้น ไม่สามารถนำไปใช้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนที่เป็นปลั๊ก (plug) และเต้าเสียบ (receptacle) โดยเต้าเสียบจะต้องอยู่บน DCE สำหรับ RS-232 A-C ไม่ได้มีการกำหนดคอนเน็กเตอร์รูปตัว D (D-Shaped) ซึ่งมีใช้กันอยู่ทั่วไปนั่น ทั้งนี้เพราะว่าอุปกรณ์ตัวนี้ได้รับการคุ้มครองโดยลิขสิทธิ์ และเมื่อสิทธิบัตรนั้นหมดอายุลงใน RS-232 D จึงได้เพิ่มข้อกำหนดคอนเน็กเตอร์ DB-25 เข้าไว้ในมาตรฐานด้วย

- 3. หน้าที่การทำงานของวงจรการแลกเปลี่ยน (Functional Description of Interchange Circuit) ในส่วนนี้กำหนดหน้าที่และตั้งชื่อให้กับสัญญาณไฟฟ้าต่าง ๆ ที่นำมาใช้ เช่น Transmitted Data (ข้อมูลส่งออก) ได้ถูกกำหนดไว้ให้กับขา 2
- 4. มาตรฐานการอินเทอร์เฟสสำหรับระบบการสื่อสารเฉพาะอย่าง (Standard Interfaces for Selected Communications System Configurations) ในส่วนนี้เป็นรายละเอียดต่าง ๆ สำหรับการติดต่อระหว่างโมเด็มกับเทอร์มินัลทั่วไป

พื้นฐานการอินเทอร์เฟส RS-232

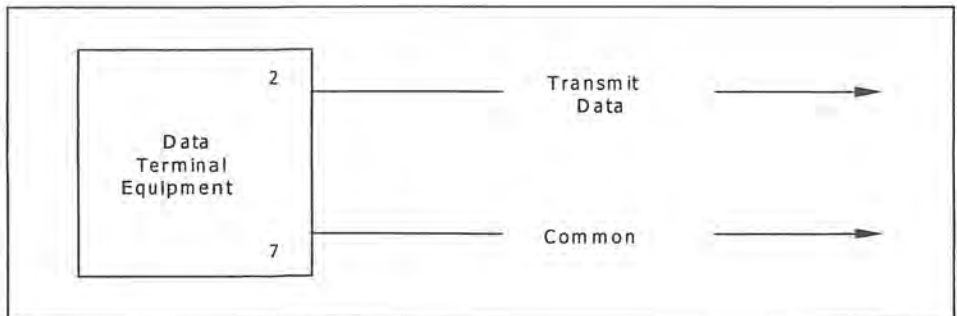
ก่อนที่จะทำความเข้าใจกับพื้นฐานการอินเทอร์เฟส RS-232 ก่อนอื่นต้องทำความเข้าใจกับคำว่า DTE และ DCE ก่อน

DTE = Data Terminal Equipment ซึ่งก็คือ คอมพิวเตอร์ นั่นเอง (ตัวส่งข้อมูล)

DCE = Data Communications Equipment อุปกรณ์เหล่านี้ ได้แก่ โมเด็ม, TA อะแดปเตอร์, พล็อตเตอร์ เป็นต้น (ตัวรับข้อมูล)

ตามมาตรฐานของ EIA ได้กำหนดไว้ว่า อุปกรณ์ DTE หมายถึง อุปกรณ์ที่ข้อมูลมาสิ้นสุดและอุปกรณ์ DCE เป็นอุปกรณ์ที่ใช้ส่งผ่านข้อมูล ดังนั้นคอมพิวเตอร์ซึ่งสามารถทำได้ทั้งส่งผ่านข้อมูลและรับข้อมูล จึงไม่อาจจะระบุได้ว่าเป็นอุปกรณ์ DCE หรือ DTE

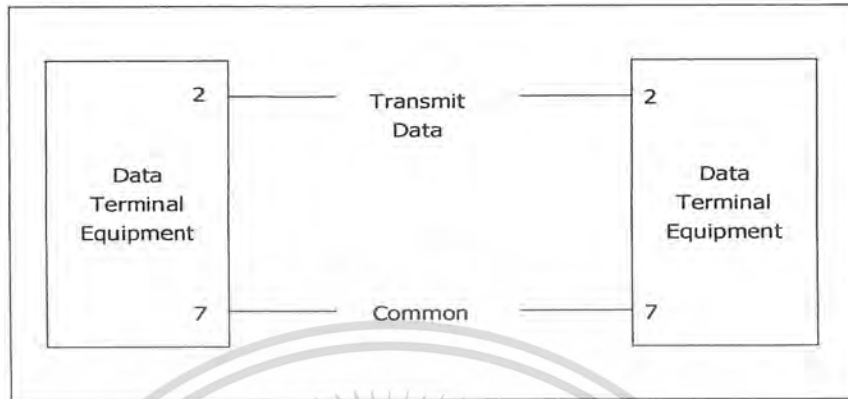
ในการพิจารณาโครงสร้างเบื้องต้นของการอินเทอร์เฟส RS-232 นั้นจะประกอบด้วยเส้นสายไฟเพียง 2 เส้น เส้นหนึ่งใช้ในการส่งข้อมูล และอีกเส้นหนึ่งสำหรับอ้างอิงแรงดันของวงจรอินเทอร์เฟส (circuit common) ซึ่งมักจะมีความเข้าใจผิดว่าเป็นกราวด์ (ground) แต่แท้จริงแล้วไม่ใช่ ดังรูปที่ 2.4



รูปที่ 2.4 แสดงอุปกรณ์ DTE เบื้องต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

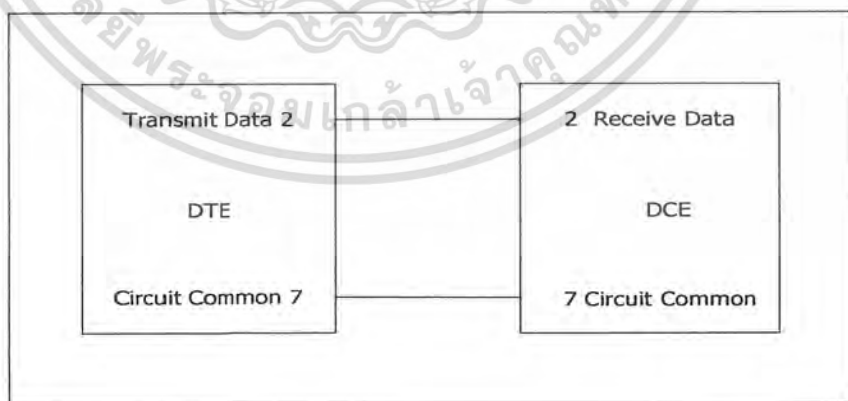
จากรูปที่ 2.4 เราจะพบว่าไม่มีเพียงตัวส่งข้อมูล แต่ในความจริงแล้วในการอินเทอร์เน็ตเฟสข้อมูลใดๆ จะต้องมีส่วนที่รับข้อมูลด้วย ซึ่งก็คือ DCE นั่นเอง ดังรูป 2.5



รูปที่ 2.5 แสดงอุปกรณ์ทั้ง DTE และ DCE

เมื่อพิจารณารูปที่ 2.5 จะพบว่าข้อมูลที่ถูกลำส่งออกจากขา 2 ของ DTE จะรับเข้าไปยังขา 2 ของ DCE เช่นกัน โดยข้อมูลที่รับทาง DCE แทนอนจะต้องเป็นข้อมูลเดียวกันที่ส่งออกมาจาก DTE ทำให้สรุปได้ว่า “Transmit Data” มิได้มีส่วนในการกำหนดว่าอุปกรณ์ใดเป็นตัวต้นทางหรือปลายทาง แต่จะขึ้นอยู่กับว่าจะพิจารณาเช่นไร

ในที่นี้จะใช้การพิจารณาดังนี้คือ สัญญาณที่ส่งออกไปเรียกว่า “เอาต์พุต” และสัญญาณที่รับเข้ามาเรียกว่า “อินพุต” โดยถือว่าสัญญาณเป็นกิจกรรมทางไฟฟ้าที่เกิดขึ้นในกระบวนการอินเทอร์เน็ตเฟส ดังรูปที่ 2.6

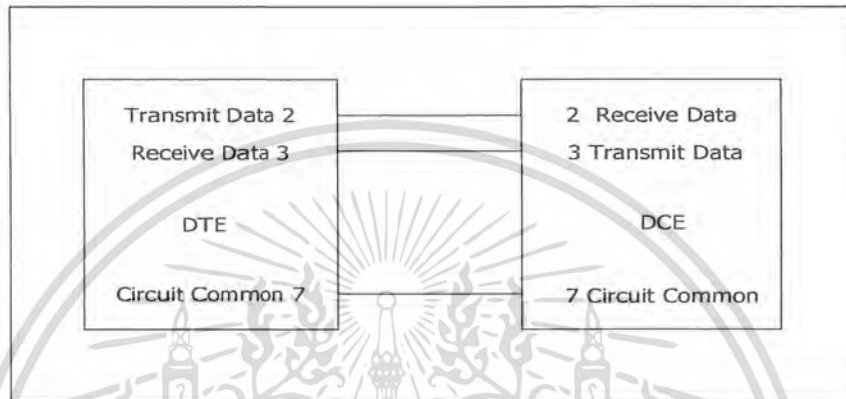


รูปที่ 2.6 แสดงอุปกรณ์ DTE และ DCE ซึ่งเป็นคู่อุปกรณ์ที่ทำงานตรงข้ามกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.4 การรับส่งข้อมูลสองทิศทาง

เมื่อพิจารณารูปที่ 2.6 แล้วเราจะพบว่าเมื่ออุปกรณ์ DTE รับข้อมูลแล้วจะต้องส่งผ่านไปยังอุปกรณ์ DCE (โมเด็ม) แล้วโมเด็มก็จะทำหน้าที่ในการส่งข้อมูลต่อออกไปยังสายโทรศัพท์ ซึ่งจะเป็นได้ว่าอุปกรณ์ DTE และอุปกรณ์ DCE สามารถเป็นได้ทั้งอุปกรณ์ส่งและรับข้อมูล และยังสามารถส่งและรับข้อมูลในทิศทางตรงกันข้ามได้อีกด้วย ดังรูปที่ 2.7



รูปที่ 2.7 แสดงการทำงานของอุปกรณ์ที่สามารถส่งและรับข้อมูลได้ทั้งสองทิศทาง

ซึ่งจากรูปที่ 2.7 ก็คงจะพอสรุปความแตกต่างระหว่างอุปกรณ์ DTE และ DCE ได้ดังนี้

DTE ส่งเอาต์พุตที่ขา 2 และรับอินพุตที่ขา 3

DCE ส่งเอาต์พุตที่ขา 3 และรับอินพุตที่ขา 2

โดยในการอินเตอร์เฟสนั้นจะต้องทำการตรวจสอบทิศทางของสัญญาณข้อมูลที่ขา 2 และที่ขา 3 ก่อนเสมอ

การแฮนด์เชคใน RS-232

การแฮนด์เชคหมายถึง กระบวนการที่อุปกรณ์หนึ่งใช้ตรวจสอบสถานะของอีกอุปกรณ์ที่ต่อเข้าด้วยกัน และตอบสนองสถานะนั้นอย่างเหมาะสมและถูกจังหวะเวลา ซึ่งก็คือวิธีการควบคุมการทำงานของอุปกรณ์สองตัวให้สัมพันธ์กันในการรับส่งข้อมูลนั่นเอง การแฮนด์เชคนั้นแบ่งออกเป็น 2 ประเภทคือ การแฮนด์เชคทางฮาร์ดแวร์ และ การแฮนด์เชคทางซอฟต์แวร์

การแฮนด์เชคทางซอฟต์แวร์ (software handshaking) เป็นวิธีการหนึ่งในการควบคุมการทำงานของอุปกรณ์รับข้อมูลโดยส่งผ่านสัญญาณควบคุมไปพร้อมกับตัวข้อมูลที่ต้องการส่ง

การแฮนด์เชคทางฮาร์ดแวร์ (hardware handshaking) สามารถควบคุมได้ตั้งแต่ระดับฮาร์ดแวร์

โดยการเปลี่ยนระดับแรงดัน ในสายสัญญาณควบคุมเป็นตัวระงับไม่ให้คอมพิวเตอร์ส่งข้อมูลเพิ่ม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

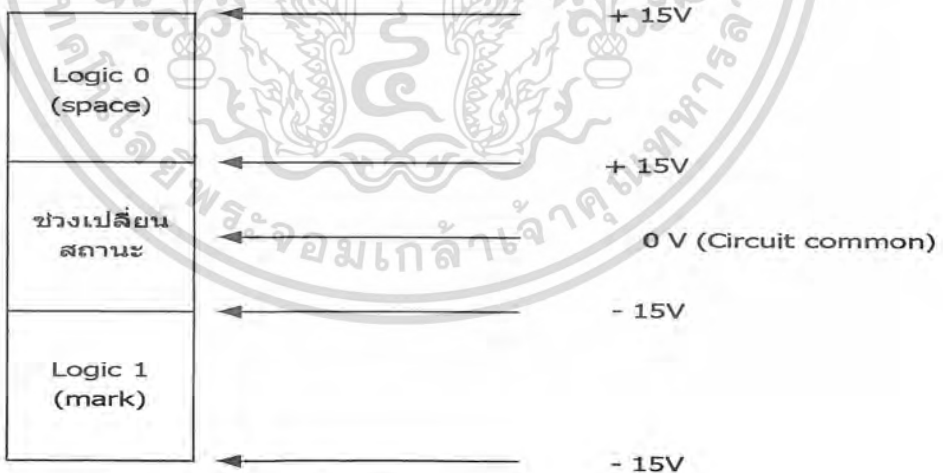
เข้ามาอีก ซึ่งเป็นการหลีกเลี่ยงการใช้รหัสหรือโปรแกรม แต่การแฮนด์เซคทางฮาร์ดแวร์นั้นมีข้อจำกัด คือจำเป็นต้องมีสายสัญญาณควบคุมต่างหากโดยเฉพาะ ทำให้วิธีนี้ไม่เหมาะที่จะนำมาใช้ในการอินเตอร์เฟสกับโมเด็ม

ขอบเขตความคอมแพติเบิล (compatible) กับ RS-232

คุณสมบัติทางไฟฟ้า (ระดับแรงดัน ฯลฯ) ของการอินเตอร์เฟสได้รับการตรวจรับรอง ถ้าอุปกรณ์นั้นถูกอ้างว่าคอมแพติเบิลกับ RS-232 ย่อมหมายความว่าเราสามารถนำอุปกรณ์นั้นไปติดต่อกับอุปกรณ์อื่นที่คอมแพติเบิลกับ RS-232 ได้ โดยไม่ทำให้เกิดความเสียหายแก่อุปกรณ์ทั้งคู่ ซึ่งเงื่อนไขนี้ช่วยให้เรามั่นใจได้ว่าอุปกรณ์ทั้งคู่มีระบบไฟฟ้าที่ทำงานด้วยกันได้ โดยไม่ทำให้เกิดความบกพร่องในการรับส่งข้อมูล ระดับแรงดันสำหรับค่า “ศูนย์” และ “หนึ่ง” ต้องเป็นไปตามที่ระบุไว้ในมาตรฐาน

มาตรฐานระดับตรรกะ (logic) ใน RS-232

การส่งข้อมูลจากวงจรอินเทอร์เฟสมีลักษณะ “ กลับหัว ” กับวงจรที่ใช้งานกันอยู่ทั่วไป โดยความสัมพันธ์ระหว่างแรงดันกับค่าตรรกะบนอินเทอร์เฟสคือ แรงดันบวกบนอินเทอร์เฟสจะถูกแทนด้วย 0 ในขณะที่แรงดันลบแทนด้วยค่า 1 ดังรูปที่ 2.8

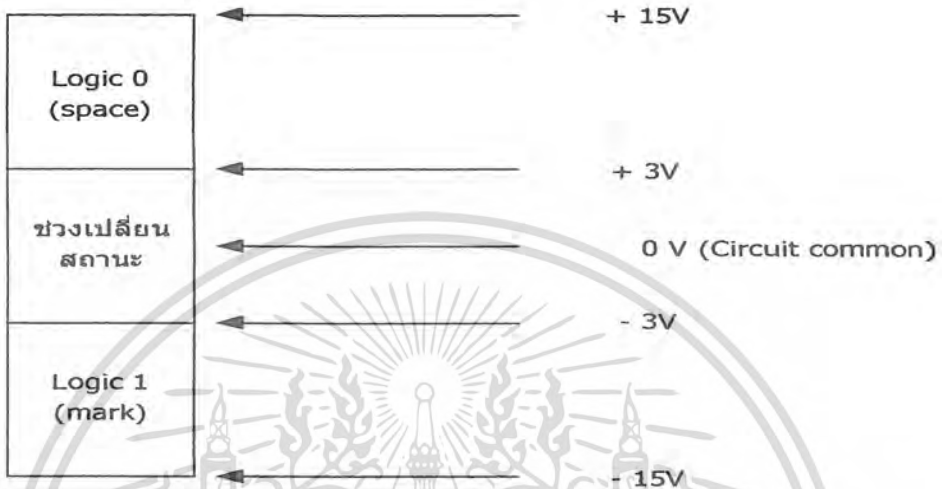


รูปที่ 2.8 แสดงค่าจำกัดความค่าตรรกะที่เอาต์พุตของ RS-232

ขอให้สังเกตค่าตรรกะที่กลับกันให้ดีคือ แรงดันลบแทนด้วยค่า 1 และแรงดันบวกแทนด้วยค่า 0 เพื่อให้แน่ใจค่าตรรกะ 0 แรงดัน ไฟที่เอาต์พุตจะต้องอยู่ในช่วง +5V ถึง +15V และในทำนองเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กันในการแทนระดับ 1 ระดับแรงดันที่เอาต์พุตจะต้องอยู่ในช่วง $-5V$ ถึง $-15V$ สำหรับช่องว่างหรือ dead-band ที่อยู่ในช่วง $+5V$ ถึง $-5V$ มีชื่อเรียกว่า ช่วงเปลี่ยนสถานะ (transition region) เป็นที่ไม่สามารถกำหนดค่าตรรกะได้ ซึ่งหมายความว่าค่าแรงดันเอาต์พุตในช่วง $+5V$ ถึง $-5V$ นั้นอาจถูกแปลความหมายให้เป็น 0 หรือ 1 ก็ได้ ดังรูปที่ 2.8



รูปที่ 2.9 แสดงค่าจำกัดความค่าตรรกะที่อินพุตของ RS-232

ข้อแตกต่างเพียงข้อเดียวระหว่างค่าจำกัดความสำหรับอินพุตกับเอาต์พุตคือ ความกว้างของช่วงเปลี่ยนสถานะ (transition region) โดยช่วงที่ไม่สามารถกำหนดค่าตรรกะได้ของอินพุตกว้างเพียง $6V$ ($+3V$ ถึง $-3V$) ในขณะที่ช่วงเดียวกันนี้สำหรับเอาต์พุตกว้างถึง $10V$ ($+5V$ ถึง $-5V$) ซึ่งความแตกต่างนี้มีความสำคัญอย่างมากทีเดียว ดังรูปที่ 2.9

ช่วงการยอมรับสัญญาณรบกวน

ความแตกต่างระหว่างค่าจำกัดความของแรงดันต่ำสุดที่วงจรยอมรับได้เรียกว่า ช่วงการยอมรับสัญญาณรบกวน (noise margin) ซึ่งหมายความว่าวงจรยอมให้มีสัญญาณรบกวนออกจากเอาต์พุตเข้าสู่อินพุตได้โดยไม่ส่งผลกระทบต่อค่าตรรกะที่อินพุต ซึ่งคุณสมบัติข้อนี้มีประโยชน์มากในเวลาที่จำเป็นต้องเดินสายข้อมูลผ่านอุปกรณ์ที่เป็นตัวสร้างสัญญาณรบกวน เช่น มอเตอร์ไฟฟ้า หลอดไฟฟลูออเรสเซนต์ วงจรหรือไฟ และอุปกรณ์การสื่อสารต่าง ๆ

ส่วนต่างระหว่างช่วงเปลี่ยนสถานะของอินพุตและเอาต์พุตนอกจากจะทำหน้าที่เป็นช่วงยอมรับสัญญาณรบกวนแล้ว ยังทำหน้าที่เป็นช่วงปลอดภัย (safety margin) ด้วย โดยการให้แรงดันเผื่อสำหรับแรงดันที่ตกคร่อมสายเคเบิล ทำให้วงจรสามารถรับแรงดันที่ลดลงจากเอาต์พุตได้ถึงสองโวลต์โดยข้อมูลไม่ตกเข้าสู่ช่วงที่กำหนดตรรกะไม่ได้ของอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากแรงดันไฟฟ้ากระแสตรง (direct current voltage) สูญเสียไปน้อยมากในสายเคเบิลจนสามารถตัดทิ้งไปได้แม้ในสายไฟขนาดยาวๆ ดังนั้นมาตรฐาน RS-232 จึงมีข้อกำหนดสำหรับสัญญาณควบคุมน้อยกว่าสัญญาณข้อมูล เนื่องจากสัญญาณควบคุมและสัญญาณการแฮนด์เชคเป็นสัญญาณแรงดันไฟฟ้ากระแสตรง

Mark และ Space

การรักษาระดับกระแสไฟให้คงที่ในระหว่างช่วงรอกทำงาน (idle) ซึ่งเป็นช่วงที่ไม่มีการส่งข้อมูลออกมาของการส่งข้อมูล สามารถเพิ่มความน่าเชื่อถือของอุปกรณ์จะเพิ่มขึ้นอย่างมาก การส่งข้อมูลสามารถทำได้โดยการขัดจังหวะ (interrupt) กระแสไฟขณะหยุดรอกการทำงานนี้ (มีกระแสไฟไหล) ได้มีการกำหนดให้ชื่อที่ Mark ในทางกลับกัน เมื่อไม่มีกระแสไฟไหล (เช่นในช่วงที่มีการส่งข้อมูลจริง) สถานะทางตรรกะได้ถูกกำหนดให้มีค่าเป็น 0 หรือสถานะ Space (Mark = logic "1" , Space = logic "0")

สรุปมาตรฐานของการใช้แรงดันไฟฟ้า RS-232

แรงดันไฟฟ้า	สถานะภาพลอจิก	สถานะภาพของสัญญาณ	ฟังก์ชันในการควบคุม
บวก	0	Mark	on
ลบ	1	Space	off

ตารางที่ 2.2 ตารางสรุปมาตรฐานของการใช้แรงดันไฟฟ้า RS-232

UART (Universal Asynchronous Receiver/Trasmitter)

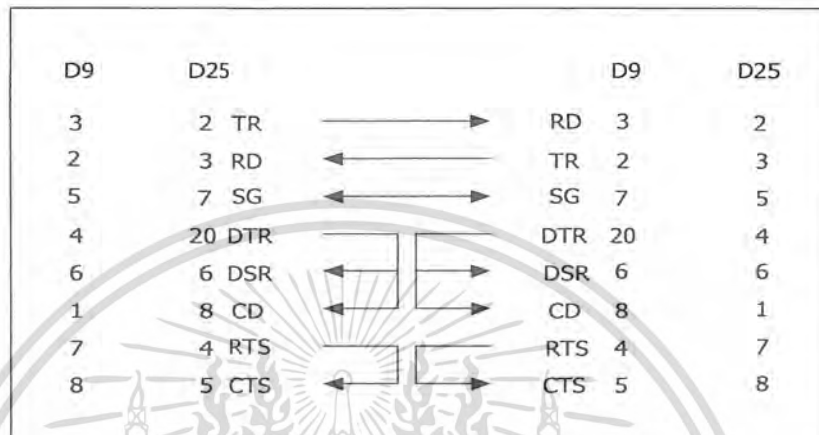
เป็นอุปกรณ์ที่มีความสำคัญมากในการสื่อสารแบบอนุกรม มีหน้าที่หลักอยู่ 3 อย่างที่สำคัญคือ

1. Transmitter (ตัวส่งข้อมูล) ทำหน้าที่แปลง ไบต์ข้อมูลขนาด 8 บิต ไปเป็นอนุกรมของข้อมูล 8 บิต
2. Receiver (ตัวรับข้อมูล) จะทำหน้าที่ตรงกันข้ามกับ Transmitter คือทำหน้าที่แปลงข้อมูลขนาด 8 บิต ไปเป็น ไบต์ข้อมูล
3. Control Status มีหน้าที่ในการเฝ้าดูสถานะทางตรรกะของขาอินพุตต่างๆ และเมื่อโปรแกรมถูกเรียก ก็จะทำหน้าที่เปลี่ยนสถานะทางตรรกะของขาเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 ลักษณะการเชื่อมต่อและหน้าที่การทำงานของแต่ละขาที่สำคัญ

ในปัจจุบันพอร์ตอนุกรมนั้นจะมีอยู่ด้วยกัน 2 ขนาดคือคอนเน็คเตอร์แบบ D-type ตัวผู้ขนาด 25 Pin และ ตัวผู้ขนาด 9 Pin ซึ่งแสดงการเชื่อมต่อดังรูปที่ 2.10



รูปที่ 2.10 แสดงการเชื่อมต่อทั้งแบบ 25 Pin และ 9 Pin

หน้าที่การทำงานของแต่ละขา (ของชนิด 25 Pin) โดยพิจารณาตาม DTE

- ขา 2 Transmitted Data (TD) ส่งข้อมูลจาก DTE ไป DCE
- ขา 3 Received Data (RD) ส่งข้อมูลจาก DCE ไป DTE
- ขา 4 Request to Send (RTS) เอาต์พุตเนกประสงค์ สามารถนำไปประยุกต์ใช้ได้หลากหลาย ใน โมเด็มแบบ half duplex ใช้สัญญาณนี้แสดงความต้องการส่งข้อมูล
- ขา 5 Clear to Send (CTS) อินพุตเนกประสงค์ นำไปใช้งานได้หลากหลาย ใน โมเด็มแบบ half duplex สัญญาณนี้ใช้อนุญาตให้ส่งข้อมูลได้
- ขา 6 Data Set Ready (DSR) อินพุตเนกประสงค์ที่ใช้แจ้ง DTE ว่าอุปกรณ์ DCE มีไฟเลี้ยงและพร้อมที่จะทำงาน
- ขา 7 Signal Ground (SG) จุดอ้างอิงแรงดันสำหรับทุกสัญญาณ ในกระบวนการอินเฟส (ต้องมี)
- ขา 8 Data Carrier Detect (CD) สำหรับ โมเด็มจะส่งสัญญาณ DCD เมื่อมันรับรู้การติดต่อกับโมเด็มที่อยู่ห่างออกไป สำหรับ DTE สัญญาณ DCD จะถูกนำไปใช้ในการยกเลิกการรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

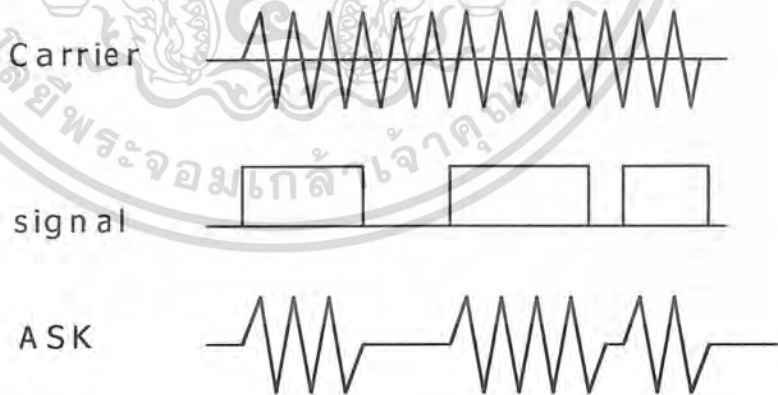
- ขา 20 Data Terminal Ready (DTR) เอาต์พุตเนกประสงค์โดยทั่วไปใช้เป็นสัญญาณบอก DCE ว่าอุปกรณ์ DTE ที่มันอินเทอร์เฟซด้วยมีไฟเลี้ยงและพร้อมที่จะทำงานค
- นอกจาก 9 ขาที่กล่าวถึงข้างต้น ยังมีขาอื่นๆ อีกที่ใช้ในการอินเทอร์เฟซ แต่สัญญาณสำคัญต่างๆ ที่มีการนำไปใช้เป็นประจำก็มักมาจาก 9 ขานี้เท่านั้น ซึ่งของขาคอนเน็คเตอร์ขา 2,3,4,5,6,7,8 และ 20 ว่ากลุ่ม “ BIGEIGHT ” ส่วนขาสัญญาณอื่นๆ มีไว้สำหรับเป็นทางเลือกที่ผู้ผลิต แต่ละรายจะนำไปประยุกต์ใช้ได้ตามความต้องการ

2.3 เทคนิคในการมอดูเลตสัญญาณดิจิทัล (Digital Modulation Techniques)

การส่งผ่านข้อมูลที่เป็นดิจิทัลก็จำเป็นที่จะต้องมีการมอดูเลตสัญญาณ ซึ่งรูปแบบของการมอดูเลตทางด้านดิจิทัลมีอยู่ด้วยกันหลายแบบ แต่ ณ ที่นี้จะกล่าวเพียง 3 แบบดังต่อไปนี้

2.3.1 Amplitude Shift Keying (ASK)

เป็นการเปลี่ยนแปลงสัญญาณให้อยู่ในรูปความถี่เดียว ที่มีความแตกต่างกันทางระดับสัญญาณ โดยให้ส่วนที่มีแอมพลิจูดสูงกว่าเป็นระดับลอจิก “1” และระดับแอมพลิจูดต่ำจะเป็นระดับลอจิก “0” โดยที่ทางด้านส่งจะทำการแปลงสัญญาณจากสัญญาณดิจิทัลไปเป็นสัญญาณอะนาล็อก โดยใช้ วงจรดีทูเอคอนเวอร์เตอร์ (D/A Converter) แล้วส่งผ่านขบวนการมอดูเลตส่งออกไป ส่วนที่ทางด้านรับก็ จะผ่านขบวนการดีมอดูเลตเพื่อแยกสัญญาณพาหะออกจากสัญญาณจริงแล้วจึงส่งผ่านวงจร A/D Converter เพื่อแปลง Analog Signal เป็น Digital Signal เพื่อนำไปใช้งานต่อ แต่วิธีนี้จะมี การผิดพลาดสูงกว่าวิธีอื่น ๆ

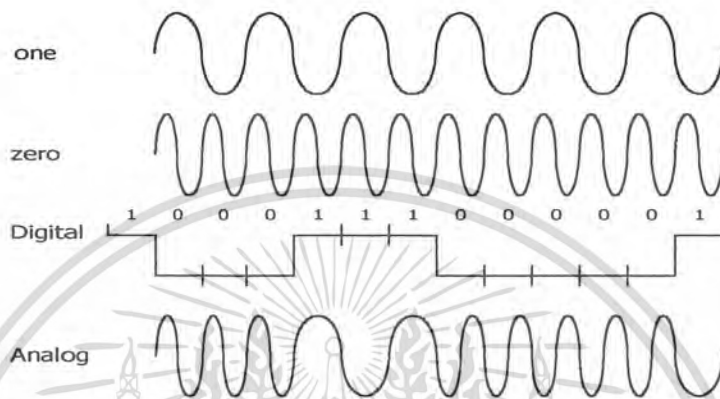


รูปที่ 2.11 การมอดูเลตสัญญาณแบบขนาด

2.3.2 Frequency Shift Keying (FSK)

การมอดูเลตสัญญาณด้วยวิธีนี้จะใช้ความถี่ถึง 2 ความถี่ เนื่องจากจะแทนลอจิก “0” ด้วย ความถี่หนึ่ง และแทนลอจิก “1” ด้วยอีกความถี่หนึ่ง ซึ่งความเร็วสูงสุดของการส่งข้อมูลที่ใช้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่บนเว็บไซต์โดยไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคนิคการผสมแบบนี้จะอยู่ที่ 1200 บิตต่อวินาที นอกจากนี้ในการผสมสัญญาณแบบ FSK นั้น อัตราการส่งข้อมูล (Bit Rate) จะมีค่าเท่ากับ Baud Rate เสมอ ดังรูปที่ 2.12

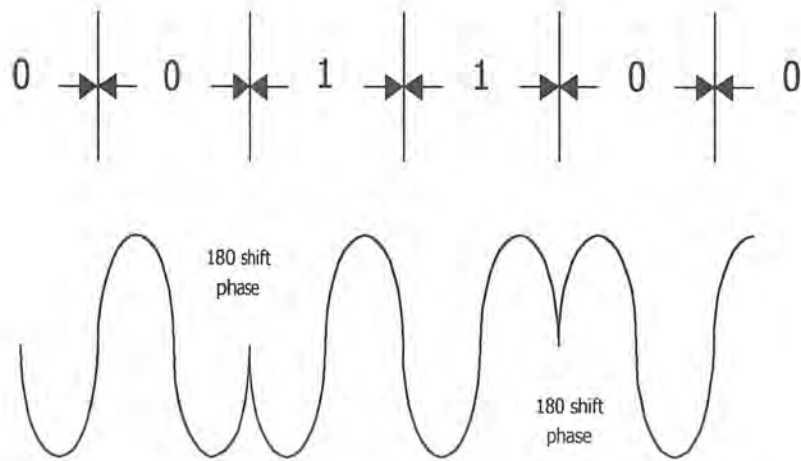


รูปที่ 2.12 การมอดูเลตสัญญาณแบบความถี่

2.3.3 Phase Shift Keying (PSK)

สำหรับกรผสมสัญญาณแบบ Phase Shift Keying (PSK) นั้นใช้หลักการคือ แทนข้อมูลใน ความถี่เดียวกันแต่จะเปลี่ยนแปลงมุมให้ต่างกัน 180 องศา นั่นคือ เมื่อข้อมูลเป็น “0” แทนด้วยมุม ต่อเนื่องกันไป และแทน “1” ด้วยมุมที่ต่างกันไป 180 องศา สมมุติว่าเราส่งข้อมูล 001100 รูปคลื่น ที่ได้จะเป็นดังรูปที่ 2.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 การมอดูเลตสัญญาณแบบเปลี่ยนมุม 180 องศา

ส่วนนอกเหนือจากนี้จะไม่ขอกล่าวถึง เนื่องจากไม่ได้นำมาใช้ในโครงการนี้ เช่น การผสมแบบ PAM, QAM เป็นต้น และเป็นวิธีที่ใช้กับ Bit Rate ที่สูง

2.4 ทฤษฎีเครื่องส่งเบื้องต้น

2.4.1 ทฤษฎีการมอดูเลตเชิงขนาด (Amplitude Modulation)

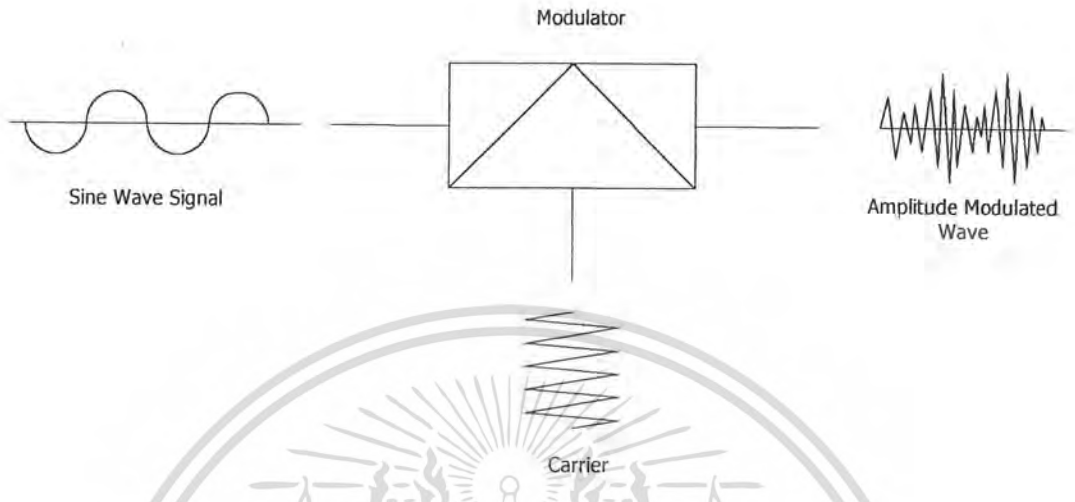
การมอดูเลตเชิงขนาด เป็นเทคนิคในการเปลี่ยนแปลงความถี่ชนิดหนึ่ง ซึ่งสัญญาณที่จะถูกส่งออกอากาศนั้นจะต้องนำมารวมกับความถี่คลื่นพาห้ ซึ่งจะทำให้เกิดเป็นสัญญาณตัวใหม่ที่มีขนาดเปลี่ยนแปลงไปตามความแรงของสัญญาณนั้น ๆ ดังนั้นการที่จะเกิดมอดูเลตเชิงขนาดได้นั้นต้องอาศัยส่วนประกอบดังต่อไปนี้

1. ความถี่สัญญาณ (Signal Frequency) ซึ่งปกติเราจะเรียกสั้น ๆ ว่า “สัญญาณ” จะประกอบไปด้วยข้อมูลข่าวสารที่อยู่ในรูปของความถี่ สัญญาณนี้จะมีค่าเดียวหรือหลายความถี่หรือตั้งแต่ความถี่ต่ำเป็นเฮิรตซ์ ไปจนถึงความถี่สูงเป็นเมกะเฮิรตซ์ก็ได้
2. ความถี่พาห้ (Carrier Frequency) มักเรียกกันว่า “คลื่นพาห้” ความถี่พาห้นั้นจะเป็นความถี่ที่สูงกว่าความถี่สัญญาณ ซึ่งขึ้นอยู่กับความต้องการมอดูเลตที่สัญญาณความถี่เท่าไร
3. ตัวผสมสัญญาณ (Modulator) เป็นอุปกรณ์ซึ่งประกอบด้วยชิ้นส่วนต่าง ๆ ซึ่งนำมาประกอบรวมกันเป็นวงจร เพื่อที่จะทำให้เกิดเป็นการมอดูเลตเชิงขนาดขึ้นมา เมื่อคลื่นพาห้มารวมกับสัญญาณที่ตัวมอดูเลเตอร์นี้

หลักสำคัญที่จะสังเกตได้จากการมอดูเลตเชิงขนาดนั้นก็คือ สัญญาณที่มอดูเลตแล้วนั้นจะมีลักษณะของสัญญาณที่เปลี่ยนแปลงไปตามขนาดของสัญญาณที่เข้ามาทำการมอดูเลตเท่านั้น ถ้าหากว่าไม่มีสัญญาณอินพุตเข้ามาที่มอดูเลเตอร์ หรืออีกนัยหนึ่งก็คือสัญญาณอินพุตเป็นศูนย์ สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้าที่พุดหรือสัญญาณมอดูเลชัน (Modulation Signal) จะออกมาเป็นสัญญาณคลื่นพาร์ (Carrier Signal) อย่างเดียว



รูปที่ 2.14 รูปคลื่นเอเอ็มที่เกิดจากสัญญาณไซน์

การที่จะศึกษาเกี่ยวกับคุณลักษณะของสัญญาณเอเอ็มนี้ ถ้าใช้การอธิบายทางสมการจะทำให้มองเห็นภาพได้ชัดเจนขึ้น โดยสมมติว่าสัญญาณที่จะส่งเป็นสัญญาณรูปไซน์ความถี่ต่ำซึ่งอยู่ในช่วงความถี่เสียง มีค่าโวลต์จั่วขณะดังนี้:

$$E_m = E_m \sin W_m t \dots\dots\dots(1)$$

เมื่อ

E_m = ขนาดสูงสุดของสัญญาณเสียง

W_m = ความเร็วเชิงมุมของสัญญาณเสียง ($2\pi f_m$)

F_m = ความถี่ของสัญญาณเสียง

ส่วนของคลื่นพาร์ซึ่งเป็นสัญญาณพาห้ความถี่สูงกว่าความถี่เสียงนั้นจะมีค่าโวลต์จั่วขณะ

เป็น

$$e_c = E_c \sin W_c t \dots\dots\dots(2)$$

เมื่อ

E_c = ขนาดสูงสุดของคลื่นพาร์

W_c = ความเร็วเชิงมุมของคลื่นพาร์ ($2\pi f_c$)

F_c = ความถี่ของคลื่นพาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

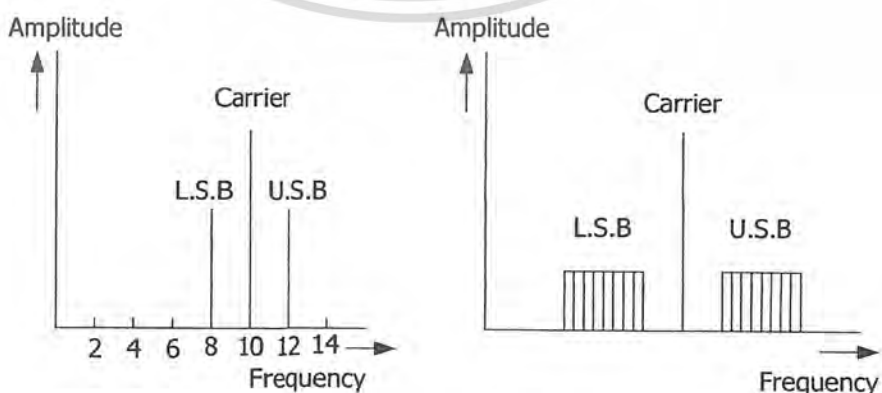
จากรูปที่ 2.14 จะเขียนสมการมอดูเลชันได้ดังนี้

$$\begin{aligned}
 e &= (E_c + e_m) \sin W_c t \\
 &= (E_c + E_m \sin W_m t) \sin W_c t \\
 &= E_c \sin W_c t + E_m \sin W_m t \sin W_c t \\
 &= E_c \sin W_c t + E_m/2 \cos(W_c - W_m)t + E_m/2 \cos(W_c + W_m)t \\
 &= E_c \sin W_c t + M E_c/2 \cos(W_c - W_m)t + M E_c/2 \cos(W_c + W_m)t \\
 &\dots\dots(3)
 \end{aligned}$$

เมื่อ $M = E_m/E_c$
 $=$ Degree of modulation

และ $M < 1$
 $\%M = E_m/E_c * 100$

จากสมการที่ (3) เป็นลักษณะของรูปคลื่นที่ผสมแล้ว (Modulation Wave) เมื่อพิจารณาจะพบว่าประกอบไปด้วยสัญญาณจำนวนสามสัญญาณด้วยกัน โดยที่สัญญาณแรกเป็นสัญญาณคลื่นพาร์เคิม ($E_c \sin W_c t$) ส่วนสัญญาณอีกสองสัญญาณเป็นสัญญาณที่เรียกว่า สัญญาณข้างเคียง (Sideband Signal) ซึ่งจากสมการข้างต้นนั้นเราทำการมอดูเลตที่สัญญาณความถี่เดียว จึงทำให้เกิดไซด์แบนเพียงคู่เดียว นั่นคือ $[M E_c/2 \cos(W_c t - W_m t)]$ ซึ่งเราจะเรียกว่า ไซด์แบนด้านต่ำ (Lower sideband) และ $[M E_c/2 \cos(W_c t + W_m t)]$ ซึ่งเราเรียกว่า ไซด์แบนด้านสูง (Upper sideband) จากที่กล่าวมาแล้วนั้นจะเห็นได้ว่าการสัญญาณที่ถูกมอดูเลตออกมาแล้วนั้นจะประกอบไปด้วยเทอมของสัญญาณพาร์และเทอมของไซด์แบน ซึ่งในส่วนของไซด์แบนนี้จะพบว่า จำนวนของไซด์แบนที่เกิดขึ้นนี้จะขึ้นอยู่กับจำนวนของความถี่ที่ป้อนเข้ามานั่นเอง



รูปที่ 2.15 แถบความถี่ของคลื่นเอเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรศึกษาเท่านั้นเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 รูปแบบของการส่งคลื่นเอเอ็ม (Type of transmission in A.M)

การฝากสัญญาณไปในคลื่นเอเอ็มนั้น วิธีการส่งออกไปนั้นมีวิธีต่าง ๆ หลายวิธีด้วยกันขึ้นอยู่กับจุดประสงค์ในการนำไปใช้งาน คุณสมบัติของตัวนำคลื่น ขีดจำกัดของย่านความถี่อื่น ๆ ดังนั้นจึงต้องเลือกใช้ให้เหมาะสม โดยมีวิธีต่าง ๆ ดังนี้

1. การส่งแบบ Double Sideband (D.S.B)

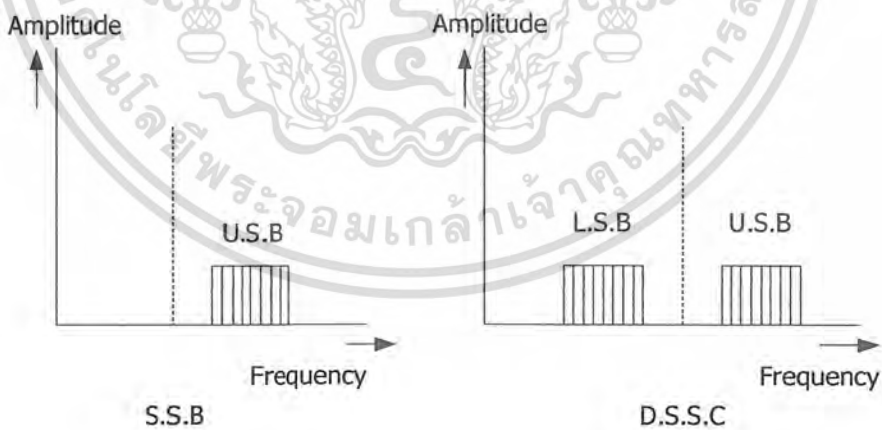
วิธีนี้คลื่นเอเอ็มจะประกอบไปด้วยคู่ไซด์แบนกันคลื่นพาร์ ถูกส่งออกอากาศไปยังเครื่องรับที่อยู่ห่างจากกันกับเครื่องส่ง เช่น การส่งวิทยุกระจายเสียงปัจจุบัน

2. การส่งแบบ Double Sideband Suppressed Carrier (D.S.S.C)

ในการส่งแบบนี้ ข้อมูลของสัญญาณจะอยู่ในไซด์แบนทั้งหมด ดังนั้นจึงสามารถที่จะส่งเฉพาะไซด์แบนทั้งสองออก ส่วนคลื่นพาร์จะถูกตัดออกไปเนื่องจากเปลืองพื้นที่ของแบนวิดและเนื่องจากในคลื่นพาร์นี้ไม่มีข้อมูลอยู่นั่นเอง เช่นการส่งวิทยุสมัครเล่น หรือในการส่งวิทยุกระจายเสียงระบบ stereo multiplex

3. การส่งแบบ Single Sideband (S.S.B.)

วิธีนี้จะเลือกเอาไซด์แบนข้างใดข้างหนึ่งส่งออกไปในขณะที่ ไซด์แบนข้างที่เหลือและคลื่นพาร์จะถูกตัดออกไป เป็นผลทำให้แบนวิดในการส่งมีค่าแคบลงกว่าวิธีอื่นที่กล่าวในข้างต้น วิธีนี้นิยมใช้ในการสื่อสาร ที่ช่องการสื่อสารมีจำนวนมาก ๆ แต่คุณภาพของสัญญาณที่ได้รับนั้นจะมีการผิดเพี้ยนมากกว่าวิธีอื่น ๆ



รูปที่ 2.16 แถบความถี่ของ D.S.S.C. และ S.S.B.

2.4.3 รูปแบบต่าง ๆ ของวงจรการมอดูเลตแบบ AM

การมอดูเลชัน หรือการผสมคลื่นพาร์ ณ ระดับหรือขนาดต่าง ๆ ดังกล่าวนั้น มอดูเลเตอร์หรือ

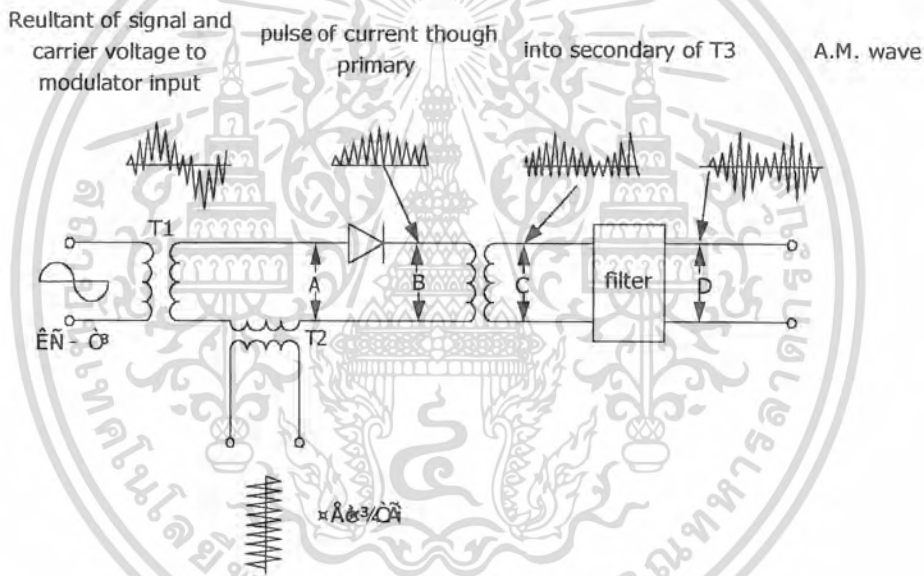
ตัวผสมสัญญาณจะมีลักษณะและวิธีการต่าง ๆ กันแต่ทุก ๆ แบบจะอาศัยหลักการที่ว่า การมอดูเลชัน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนูญตเห็นาเปไซบระไซชนตในการค้ำไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เชิงขนาดจะเกิดขึ้นได้ก็ต่อเมื่อ โวลเตจของสัญญาณและคลื่นพาร์ถูกป้อนให้กับอุปกรณ์ในวงจรซึ่งมีคุณสมบัติทางอิมพีแดนซ์เป็นแบบไม่เชิงเส้น (Non – Linear Impedance) คืออิมพีแดนซ์จะเปลี่ยนเมื่อโวลเตจที่ป้อนให้มีระดับหรือขั้ว (polarity) เปลี่ยนไป ตัวอย่างเช่น ไดโอดกึ่งตัวนำก็มีคุณสมบัติของอิมพีแดนซ์ที่ไม่เป็นเชิงเส้นเพราะว่า อิมพีแดนซ์จะต่ำเมื่อป้อนโวลเตจในทิศทางฟอร์เวิร์ด (forward bias) และอิมพีแดนซ์จะสูงมาก เมื่อโวลเตจที่ป้อนอยู่ในทิศทางรีเวิร์ส(reverse bias)

วงจรมอดูเลตที่จะกล่าวต่อไปนี้เป็นแบบที่ใช้กันอยู่ทั่วไป แต่ละแบบต่างก็มีข้อเสีย และข้อดีผสมกันอยู่ จึงต้องเลือกใช้ให้ถูกต้องและเหมาะสมกับลักษณะของงาน

1. ไดโอดมอดูเลชัน (Diode Modulation).

ไดโอดมอดูเลชันเป็นแบบที่ง่ายที่สุด นิยมใช้กับแอมป์ไฮเตอร์ที่เป็นโซลิดสเตท ซึ่งการมอดูเลชันนั้นกระทำที่ระดับต่ำ (low level modulation)



รูปที่ 2.17 วงจรมอดูเลเตอร์แบบใช้ไดโอด

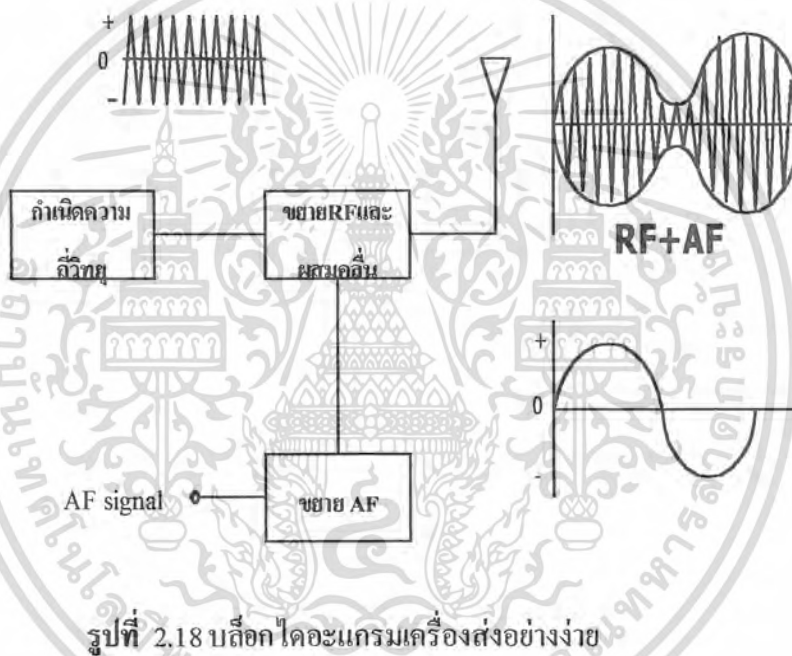
โวลเตจของสัญญาณและคลื่นพาร์ถูกป้อนให้อินพุตของมอดูเลเตอร์ในลักษณะอนุกรมกันผ่านขดลวดทรานฟอร์เมอร์ T₁ และ T₂ ตามลำดับ ค่าโวลเตจชั่วขณะของคลื่นพาร์กับสัญญาณรวมกันเกิดเป็นโวลท์เตจที่จุด A เมื่อขั้วของโวลท์เตจอยู่ในทิศทางให้ไดโอดนำกระแสเกิดเป็นกระแสของพัลส์ไหลในขดลวดปฐมภูมิของ T₃ เมื่อขั้วของโวลท์เตจอยู่ในทิศทางที่ทำให้ไดโอดไม่นำกระแส ไดโอดจะมีอิมพีแดนซ์สูง วงจรเสมือนเป็นวงจรเปิด จึงไม่มีกระแสผ่าน T₃ กระแสที่ไหลในขดลวดปฐมภูมิของ T₃ จะเหนี่ยวนำโวลท์เตจที่จุด C ให้เกิดขึ้นในขดทุติยภูมิของ T₃ โวลท์เตจที่ได้นี้จะคลื่นเอเอ็ม ซึ่งประกอบด้วยสัญญาณคลื่นพาร์ ไซด์แบนสูงและไซด์แบนต่ำ นอกจากนี้ยัง

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น เมื่อผู้ใดต้องการนำเอกสารนี้ไปใช้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบนทั้งคู่ผ่านออกไป แต่จะตัดเอาสัญญาณและความถี่อื่น ๆ ที่ไม่ต้องการทิ้งไป ผลลัพธ์ของคลื่นเอเอ็มที่จุด D ซึ่งปรากฏที่เอาพุทท์ของส่วนที่เป็นตัวกรองความถี่ จะประกอบด้วย คลื่นพาร์กกับ ไซค์เบนเท่านั้น

แต่ถ้าต้องการมอดคูเลเตอร์จะใช้กับการส่งแบบไซค์เบนเดียว ตัวกรองความถี่จะต้องมีคุณสมบัติในการตัดเอาความถี่ทั้งหมดทิ้งไป ยกเว้นเพียงความถี่ของไซค์เบนด้านที่ต้องการส่งออกไป

ส่วนประกอบในแต่ละภาคของเครื่องส่ง



รูปที่ 2.18 บล็อกไดอะแกรมเครื่องส่งอย่างง่าย

ภาคกำเนิดความถี่ (RF oscillator) จะกำเนิดสัญญาณความถี่สูง (ตามที่ต้องการส่ง) ทำหน้าที่เป็นคลื่นพาหะ สัญญาณวิทยุหรือสัญญาณ RF นี้มีความถี่คงที่และมีขดแอมปริจูดที่สม่ำเสมอ และส่งเข้าภาคขยาย RF และเข้าไปผสมคลื่นอีกทีหนึ่ง

ภาคขยายเสียง (AF amplifier) ซึ่งอาจจะรับสัญญาณเสียงมาจากการขยายก่อนส่งไปมอดคูเลชั่น หรืออาจจะประกอบด้วยไมโครโฟนที่ทำหน้าที่เป็นตัวเปลี่ยนคลื่นเสียงให้เป็นสัญญาณไฟฟ้าแล้วส่งไปทำการขยายในเครื่องขยายเสียง สัญญาณไฟฟ้าความถี่เสียงที่ขยายแล้วส่งเข้าไปผสมกับคลื่นพาหะแบบ AM ในภาคขยาย RF และผสมคลื่น

ภาคขยาย RF และผสมคลื่น (RF amplifier and modulation) จะทำหน้าที่ขยายสัญญาณ RF ที่เป็นพาหะให้แรงขึ้นแล้วผสมคลื่นพาหะกับคลื่นเสียงเข้าด้วยกันแบบ Amplitude Modulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(AM) คือคลื่นพาหะจะเปลี่ยนแปลงความสูงตามคลื่นเสียงและได้ออกมาเป็นค่าเอาต์พุตส่งออกอากาศไปได้โดยผ่านทางสายอากาศ โดยคลื่นที่ออกอากาศไปเป็นคลื่น AM (RF + AF)

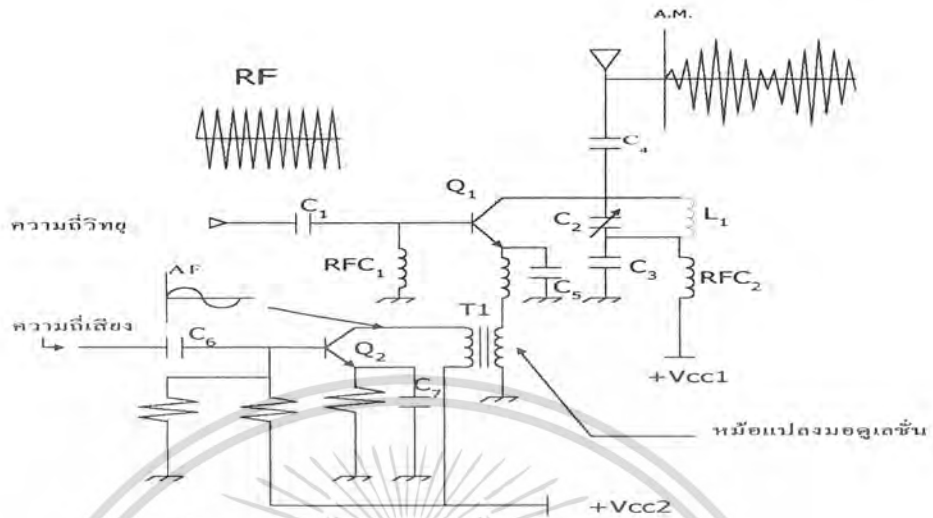
วงจรผสมคลื่นนั้นมีความสำคัญมากที่จะทำให้เกิดการส่งสัญญาณในแบบต่าง ๆ ได้ การส่งแบบ AM นี้ส่วนมากจะผสมสัญญาณที่ภาคขยายสัญญาณ เมื่อใช้ทรานซิสเตอร์เป็นตัวขยายสัญญาณแบบอิมิตเตอร์ร่วม มีวิธีผสมคลื่นอยู่ 3 วิธีคือการผสมคลื่นทางคอลเล็กเตอร์ การผสมคลื่นทางอิมิตเตอร์ และการผสมคลื่นทางเบส ในเครื่องส่งขนาดใหญ่ที่ใช้หลอดสุญญากาศเป็นตัวขยายจะนิยมผสมคลื่นทางเพลต (plate modulation) ซึ่งถือว่าให้ประสิทธิภาพสูงสุด

2. ทรานซิสเตอร์มอดูเลชัน (Transistor Modulation)

ก. การคลื่นทางคอลเล็กเตอร์

จากรูที่ 2.19 Q_1 เป็นทรานซิสเตอร์ทำหน้าที่ขยายกำลังความถี่วิทยุและมอดูเลเตอร์สัญญาณความถี่วิทยุจะรับเข้าที่ขา B ผ่านทาง C_1 ที่ขา C ต่อเป็นวงจรจูนให้เรโซแนนซ์กับความถี่ที่จะส่งคลื่นวิทยุจะเชื่อมโยง (Coupling) ผ่าน C_2 ขึ้นเสาอากาศเพื่อกระจายคลื่น ด้านล่างของวงจรจูนต่อกับ RFC₂ และ T_1 ขดลวดทุติยภูมิ T_1 จะรับไฟ +Vcc1 ส่งผ่าน RFC₂ ผ่าน L_1 เข้าที่ขา C ทาง Q_1 ขดลวดปฐมภูมิของ T_1 ต่อกับภาคขยายเสียง Q_2 สัญญาณเสียงที่เข้ามาขยายจะผ่านทาง C_6

ปกติ Q_1 จะถูกไบอัสให้ทำงานในคลาสซี (Class C) เมื่อไม่มีสัญญาณเสียงเข้าผสมแรงดันไฟ +Vcc1 จะผ่านหม้อแปลง T_1 และขดลวด L_1 เข้ามายังขา C ได้ปกติ คลื่นวิทยุจะถูกขยายออกอากาศด้วยแอมป์รีจูดที่สม่ำเสมอ เมื่อ Q_2 ขยายสัญญาณเสียงป้อนเข้าสู่ T_1 ซึ่งหม้อแปลงผสมคลื่น (modulation transformer) สัญญาณเสียงจะเปลี่ยนแปลงเส้นแรงแม่เหล็กเหนี่ยวนำให้เกิดแรงดันในขดลวดทุติยภูมิแรงดันที่เกิดขึ้นจะเสริมหรือหักล้างกับไฟ +Vcc1 แรงดันไฟตรงที่ขา C ของ Q_1 จึงไม่คงที่ ซึ่งทำให้การขยายคลื่นวิทยุได้แอมป์รีจูดบนล่างของคลื่นวิทยุจึงเปลี่ยนแปลงตามสัญญาณเสียง และกำลังงานความถี่วิทยุจะได้จากการเปลี่ยนแปลงสนามแม่เหล็กความถี่สูงจากวงจรเรโซแนนซ์ ($L_1 - C_2$) เชื่อมโยงผ่าน C_3 ออกอากาศไป



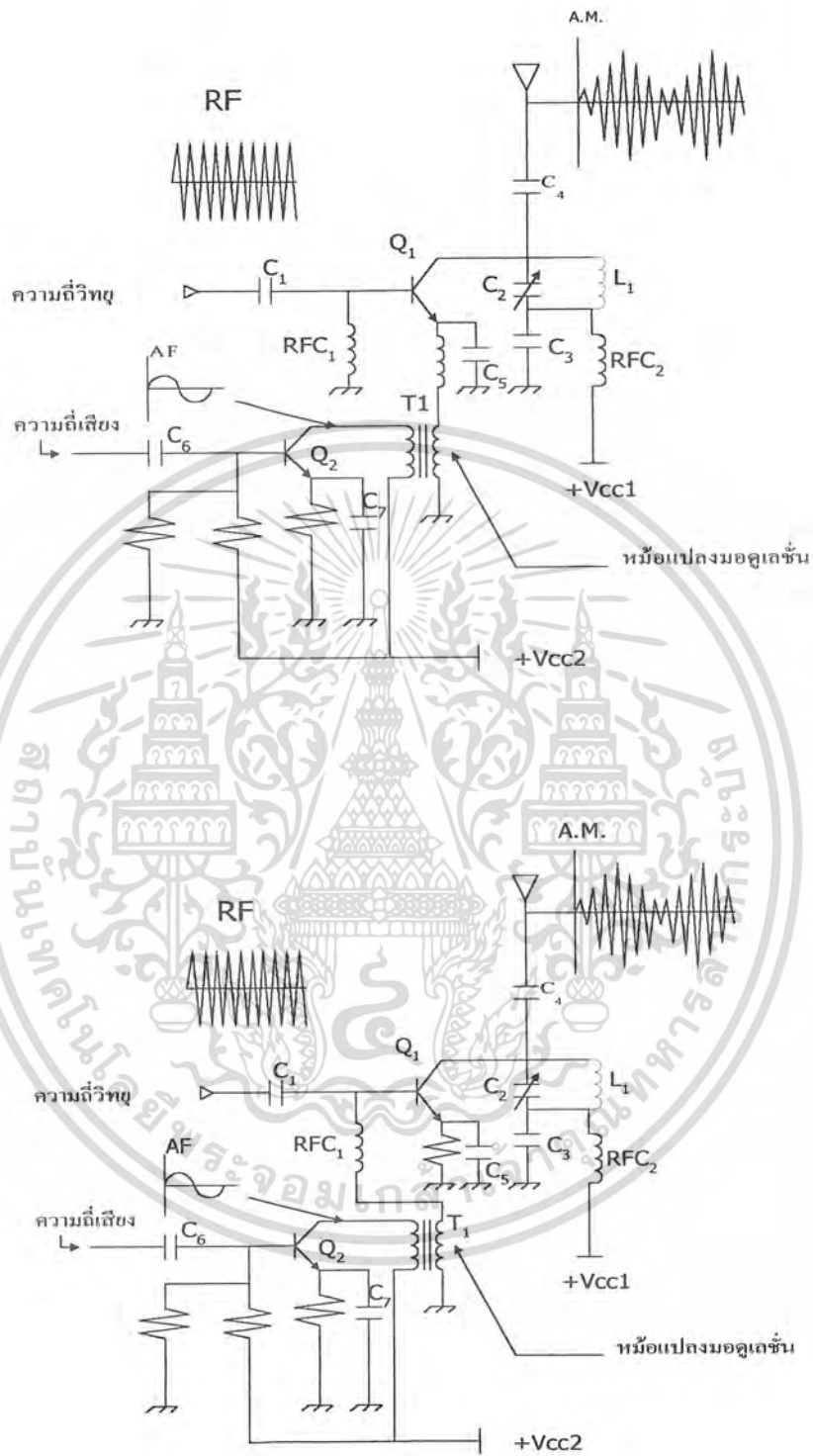
รูปที่ 2.19 วงจรผสมคลื่นทางคอลเลกเตอร์

ข. การผสมคลื่นทางอิมิตเตอร์

รูปที่ 2.20 (ก) เป็นการนำเอาคลื่นเสียงเข้ากับคลื่นวิทยุใน Q_1 ทางขาอิมิตเตอร์ ให้พิจารณาที่ขาอิมิตเตอร์จะเห็นว่า C_5 ต่อลงกราวด์เป็นตัวบายพาสคลื่นวิทยุ นั่นคือ คลื่นวิทยุที่ขยายทั้งหมดใน Q_1 จะครบวงจรผ่านทาง C_5 ส่วนแรงดันไฟตรงทางขาอิมิตเตอร์จะผ่านทาง RFC_3 และ T_1 ลงกราวด์ การเปลี่ยนแปลงแรงดันใน T_1 จะทำให้อัตราการขยาย RF ของ Q_1 เปลี่ยนแปลงและขอดแอมป์ริจูดของคลื่นวิทยุที่ขยายได้จึงเปลี่ยนแปลงตามคลื่นเสียงเป็นสัญญาณ AM ผ่าน C_4 ออกอากาศ

ค. การผสมคลื่นทางเบส

จากรูปที่ 2.20 (ข) เป็นการเอาคลื่นเสียงที่ขยายโดย Q_2 เข้าไปผสมกับคลื่นวิทยุที่ขาเบสของ Q_1 ความถี่วิทยุเชื่อมโยงมาทาง C_1 ส่วนคลื่นเสียงป้อนมาจาก T_1 ผ่าน RFC_1 เข้าที่ขาเบส การเปลี่ยนแปลงแอมป์ริจูดของคลื่นเสียงจะทำให้แรงดันในขดลวด T_1 เปลี่ยนแปลงการไบอัสที่ขาเบสของ Q_1 เปลี่ยนแปลง ซึ่งทำให้อัตราการขยายคลื่น RF เปลี่ยนแปลงขึ้นลงจึงเป็นลักษณะการผสมที่เบสได้สัญญาณเข้าที่พูดเป็นสัญญาณ AM ออกอากาศผ่านทาง C_4



รูปที่ 2.20 การผสมคลื่น AM ทางอีมีเตอร์และเบส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบวงจรใช้งานจริง

3.1 ลักษณะโดยทั่วไปและการออกแบบวงจร IC XR-2206

XR-2206 โดยทั่วไปจะเป็นโมโนลิทิกฟังก์ชันเจอนอเรเตอร์ไอซี (Monolithic function generator IC) โดยที่ภายในถูกออกแบบมาเพื่อให้กำเนิดรูปแบบสัญญาณ (Wave Form) ในลักษณะต่างๆ ซึ่งก็คือรูปแบบของสัญญาณไซน์ (Sine Wave) สัญญาณสี่เหลี่ยม (Square Wave) สัญญาณสามเหลี่ยม (Triangle Wave) สัญญาณแรมป์ (Ramp) สัญญาณพัลส์ (Pulse) ซึ่งสัญญาณที่ได้มาเหล่านี้จะมีคุณภาพ เสถียรภาพ และความเที่ยงตรงสูงมาก โดยที่รูปลักษณ์เอาต์พุตที่ได้สามารถนำไปมอดูเลตได้ทั้งแบบขนาด (Amplitude Modulation) และแบบความถี่ (Frequency Modulation) ด้วยค่าศักดาภายนอก โดยที่จะมีช่วงความถี่ใช้งานอยู่ที่ประมาณ 0.01 Hz ถึง 1 MHz

ไอซีเบอร์นี้จะเหมาะมากในการนำไปใช้ในการสื่อสาร, ระบบเครื่องมือวัด, และระบบที่ต้องการแหล่งกำเนิดสัญญาณไซน์, เอเอ็ม, เอฟเอ็ม หรือสัญญาณที่ผ่านการเข้ารหัสแบบเลื่อนความถี่ (FSK) ไอซีตัวนี้มีอัตราของผลกระทบจากอุณหภูมิเป็น 20ppm/องศาเซลเซียส และสามารถกำเนิดความถี่ที่มีความเป็นเชิงเส้น (Linear) ได้สูงกว่า 2000 : 1 และมีผลต่อความผิดเพี้ยนอันเนื่องมาจาก Distortion น้อย

3.1.1 คุณสมบัติสำคัญของ XR-2206

ความผิดเพี้ยนของสัญญาณไซน์ต่ำ	0.5% , Typical
เสถียรภาพทางอุณหภูมิสูง	20ppm/°C , Typical
ช่วงกวาดของความถี่กว้าง	2000:1 , Typical
ความไวต่อไฟเลี้ยงต่ำ	0.01%V , Typical
Amplitude ของการ Modulation คงที่	
สามารถนำไปประยุกต์กับทีทีแอล (TTL) ในการทำงานของ FSK ได้	
ช่วงกว้างของไฟเลี้ยง	10 V – 26 V
ดิวตี้ไซเคิล (duty cycle) สามารถปรับได้	1% - 99%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

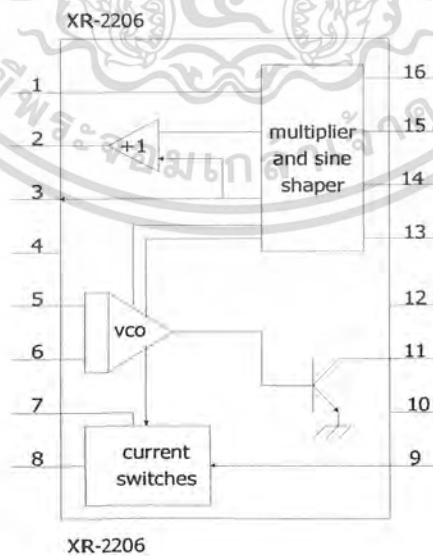
3.1.2 การประยุกต์ใช้งาน XR-2206

- ใช้กำเนิดรูปคลื่น (Waveform Generator)
- ใช้กำเนิดความถี่ในการกวาด (Sweep Generator)
- ใช้กำเนิดสัญญาณ AM/FM
- ใช้ทำเป็นวงจร V/F Converter
- ใช้กำเนิดสัญญาณ FSK
- ใช้เป็นวงจร Phase Lock Loop (PLL)

3.1.3 ขีดจำกัดของการทำงานที่ระดับสูงสุด (Maximum Ratings)

ไฟเลี้ยงวงจร	26 V
กำลังสัญญาณ	750 mW
การสูญเสียเหนือ 25°C	5mW/°C
Total timing current	6 mA
ช่วงอุณหภูมิที่ใช้งาน	-65°C ถึง +150°C
เสถียรภาพทางอุณหภูมิสูง	20ppm/

3.1.4 โครงสร้างการทำงานของ XR-2206



รูปที่ 3.1 แสดง function block diagram ของ XR-2206

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.5 รายละเอียดภายในของ XR-2206

ภายใน XR-2206 ประกอบไปด้วย 4 ภาคการทำงานได้แก่ ภาคศักดาควบคุมออสซิลเลเตอร์ (Voltage Controlled Oscillator) , วงจรคูณอนาล็อก, วงจรปรับสัญญาณขาอิน, บัฟเฟอร์ (Buffer) และ สวิตช์กระแส วิซีโอ จะผลิตเอาต์พุตความถี่ที่เป็นสัดส่วนกันกระแสอินพุต ซึ่งสามารถกำหนดได้โดยตัวต้านทานที่ต่อเข้าที่ขาที่เกี่ยวข้องกับเวลาลงกราวด์ (Ground) เนื่องจากมี 2 ขาที่เกี่ยวข้องกับเวลา ดังนั้นจึงสามารถสร้างสัญญาณได้ 2 ความถี่ สำหรับการสร้างสัญญาณเอ็ฟเอสเค โดยใช้ขา FSK input control ค่าเอ็ฟเอสเคอินพุตนี้จะไปควบคุมวงจรภายในส่วนสวิตช์กระแส เพื่อให้เกิดการเลือกขาที่ตัวต้านทานสำหรับวงจรวีซีโอ

การใช้งานของ XR-2206

XR-2206 สามารถที่จะใช้งานได้โดยต่อตัวต้านทานเวลา (Timing resistor) 2 ตัวแยกกันที่ขา 7 และที่ขา 8 ของไอซี โดยตัวต้านทานแต่ละตัวจะถูกใช้ขึ้นขึ้นอยู่กับสัญญาณลอจิก (Logic) ที่เข้ามาที่ขา 9 ของ ไอซี หากขา 9 เปิดวงจรหรือต่ออยู่กับสัญญาณที่มีศักดาสูงกว่าหรือเท่ากับ 2V แล้ว R1 จะเป็นตัวต้านทานที่กำหนดเวลาในทำนองเดียวกันถ้าหากว่าขา 9 ต่ออยู่กับสัญญาณที่ศักดาต่ำกว่าหรือเท่ากับ 1V แล้ว R2 จะเป็นตัวต้านทานกำหนดเวลาแทน ดังนั้นความถี่ที่ออกมาที่เอาต์พุตสามารถเข้ารหัสเป็น 2 ระดับนั้นก็แสดงให้เห็นว่ามีความถี่เกิดขึ้น 2 ความถี่คือ f1 และ f2 สามารถคำนวณหาได้จาก

$$F1 = 1/(R1C)$$

และ

$$F2 = 1/(R2C)$$

สำหรับการใช้งานที่แยกไฟเลี้ยง ค่าศักดาเข้ารหัสที่ขา 9 จะเทียบกับ -V

3.1.6 การทำงานพื้นฐานในส่วนของการควบคุม

3.1.6.1 การกระทำเกี่ยวกับความถี่

ความถี่ที่ออสซิลเลเตอร์ (Oscillator) f0 จะมี C ที่ต่ออยู่ที่ขา 5 และที่ขา 6 เป็นตัวกำหนด Timing และมีตัวต้านทานที่ขา 7 และที่ขา 8 เป็นตัวกำหนดความถี่โดยที่เราสามารถปรับเปลี่ยนขาของ R หรือ C โดยมีข้อกำหนดว่าค่า R ที่ใช้จะให้การทำงานของความถี่อยู่ในช่วงที่กำหนด และเพื่อสร้างเสถียรภาพทางอุณหภูมิ ควรจะมีค่าอยู่ระหว่าง $4K\Omega < R < 200K\Omega$ และค่าของ C ควรอยู่ระหว่าง 1000pF ถึง 10 μ F

3.1.6.2 แอมป์ริจูดที่เอาต์พุต (output Amplitude)

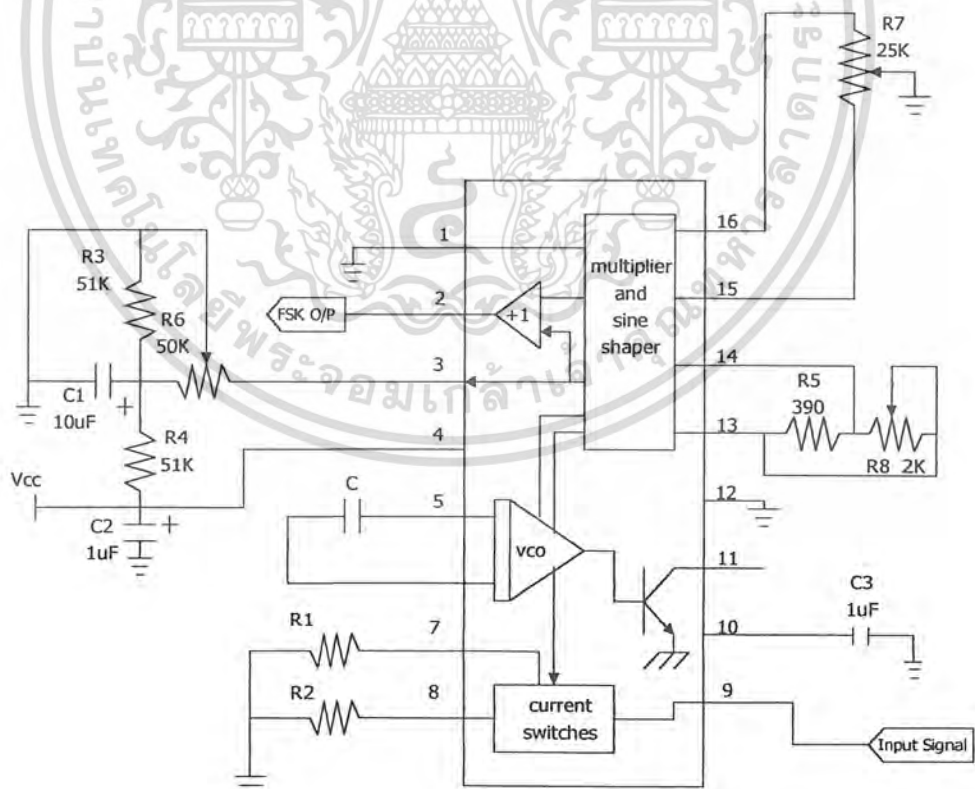
แอมป์ริจูดที่สูงสุดที่ o/p จะเป็นสัดส่วนกับ R3 ที่ต่อจากภายนอก ที่ต่ออยู่ที่ขา 3 สำหรับเอาต์พุตที่เป็นสัญญาณชายนั้น แอมป์ริจูดจะประมาณได้ $60 \text{ mVpeak/K}\Omega$ สำหรับ Triangle จะประมาณค่าแอมป์ริจูดได้ $160\text{mVpeak/K}\Omega$ ตัวอย่างเช่น $R3 = 50\text{K}\Omega$ ก็จะผลิตรูปคลื่นสัญญาณชายนี่มีแอมป์ริจูดประมาณ $\pm 3\text{V}$

3.1.6.3 การควบคุม ระดับศักดาไฟตรงของเอาต์พุต

ระดับศักดาไฟตรงของเอาต์พุตที่ขา 2 ประมาณเท่ากับศักดาไฟตรงที่ไบอัสเข้าที่ขา 3 ของไอซี ซึ่งจะแสดงในรูปที่ 2.2 ขา 3 ถูกไบอัสด้วยครึ่งหนึ่งของค่าศักดา $V+$ เทียบกับกราวด์ ดังนั้นจะได้ค่าศักดาไฟตรงที่เอาต์พุตเท่ากับ $+V/2$

3.1.6.4 การปรับรูปคลื่นที่เอาต์พุต

ฮาร์โมนิก (hamonic) ที่เกิดขึ้นที่คลื่นชายนี่สามารถลดลงเหลือ 0.5% โดยการเพิ่มตัวต้านทานค่าประมาณ 200 โอห์ม ที่ขา 13 และที่ขา 14 ของไอซี โดยเทป (tap) ตรงกลางของตัวต้านทานปรับค่าได้ประมาณ 500 โอห์ม แล้วทำการปรับสมมาตร (symmetry) ที่ขา 15 และที่ขา 16 ก่อน จากนั้นจึงปรับความเพี้ยน (distortion) ที่ขา 13 และที่ขา 14



รูปที่ 3.2 แสดงวงจรกำเนิดสัญญาณรูปชายนี่เอฟเอสเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.7 แนวทางในการออกแบบวงจรของ XR-2206

ในการออกแบบวงจรกำเนิดสัญญาณ FSK โดยใช้ XR-2206 นั้นจะต้องทำการกำหนดความถี่มาร์ค (f1) และความสเปคซ์ (f2) ขึ้นมา เพราะว่าเป็นความถี่ที่เราต้องการจะส่งออกไปจากนั้นจะทำการคำนวณค่า C,R1,R2 ขึ้นมาจากสมการต่อไปนี้

$$f1 = 1/(R1C)$$

$$f2 = 1/(R2C)$$

ซึ่งในการออกแบบครั้งนี้จะทำการ Fix ค่าของตัวเก็บประจุเพื่อที่จะหาค่าของตัวต้านทาน R1,R2
****หมายเหตุ**** อย่างไรก็ตามค่าที่ได้จากการคำนวณนั้น ผลที่ออกมาจะได้ไม่เท่ากับที่เราทดลองในทางปฏิบัติจริง คือค่าที่ได้จะแค่ใกล้เคียงเท่านั้นและอาจจะมีผลต่อวงจรบ้างเล็กน้อย

3.2 ลักษณะโดยทั่วไปและการออกแบบวงจรของ IC XR-2211

เป็นวงจรเฟสล็อคลูปแบบโมโนลิทิก ซึ่งถูกออกแบบมาใช้สำหรับงานทางด้านสื่อสารข้อมูล โดยเฉพาะ ลักษณะพิเศษของไอซีเบอร์นี้คือ จะเหมาะสำหรับนำไปใช้ในการถอดรหัสแบบเลื่อนความถี่ของโมเด็ม ไอซีตัวนี้จะทำงานในช่วงกว้างของไฟเลี้ยงคือ 4.5V ถึง 20V และมีช่วงความถี่อยู่ในช่วง 0.01 Hz ถึง 300KHz สามารถใช้สัญญาณอนาล็อกได้ในช่วง 2 mV ถึง 3V อีกทั้งยังสามารถอินเทอร์เฟส (interface) ได้กับวงจรลอจิกตระกูลทีทีแอล, ดีทีแอล และอีซีเอ็มแอล วงจรภายในไอซีจะประกอบไปด้วย วงจรเฟสล็อคลูป สำหรับติดตามสัญญาณอินพุตในช่วงแถบผ่าน, วงจรควอดเรเจอร์เฟสดีเทคเตอร์ (quadrature phase detector) ใช้สำหรับตรวจสอบสัญญาณพาหะ และตัวเปรียบเทียบศักดาสำหรับเอฟเอสเค (FSK voltage comparator) ใช้สำหรับตีมอดูเลตสัญญาณเอฟเอสเคอุปกรณ์ที่ต่อภายนอก ใช้กำหนดความถี่ศูนย์กลาง แถบความถี่ใช้งาน และการหน่วงสัญญาณเอาต์พุต (delay output) โดยกำหนดได้อย่างอิสระ ศักดาอ้างอิงภายในเป็นสัดส่วนกับไฟเลี้ยงวงจร ดังนั้นเหมาะสำหรับระบบที่มีการเปลี่ยนแปลงสมรรถภาพต่ำเมื่อไฟเลี้ยงวงจรเปลี่ยนแปลง

3.2.1 คุณสมบัติของ XR-2211

ช่วงความกว้างของความถี่	0.01Hz ถึง 300KHz
ช่วงความกว้างของไฟเลี้ยงวงจร	4.5 V ถึง 20 V
ใช้งานร่วมกับ DTL/TTL/ECL ได้ดี	
สามารถทำการ Detect Carrier ที่เป็น FSK ได้	

เอกสารนี้เป็นเอกสารบ้าน Dynamic rang กว้าง เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไป 2 mV ถึง 3V rms ารค่า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงของการตามสัญญาณ (tracking) สามารถปรับได้

$\pm 1\%$ ถึง $\pm 80\%$

เสถียรภาพอุณหภูมิสูง

20 ppm/ $^{\circ}\text{C}$

3.2.2 การประยุกต์นำไปใช้งาน

FSK Demodulation

Data Synchronization

Tone Decoding

FM Detection

Carrier Detection

3.2.3 ค่าสูงสุดในการทำงานของ XR-2211

Power Supply

20 V

Input Signal Level

3 V rms

Power Dissipation

900 mW

Ceramic Package

750 mW

Derate Above $T_a = +25^{\circ}\text{C}$

8 mW/ $^{\circ}\text{C}$

Plastic Package

800 mW

Derate Above $T_a = +25^{\circ}\text{C}$

60 mW/ $^{\circ}\text{C}$

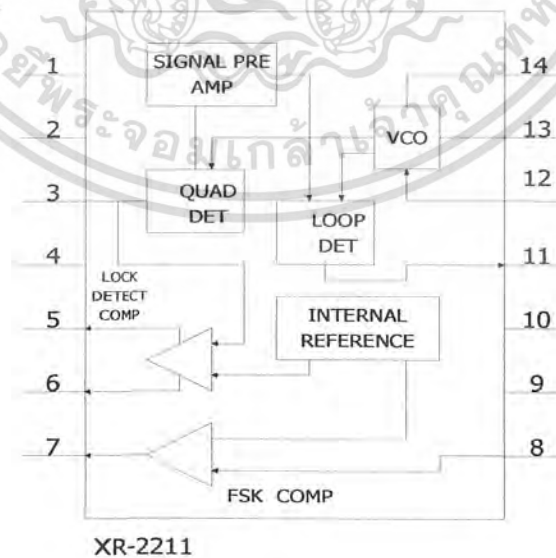
JEDEC SO and jepaness SO

390 mW

Derate Above $T_a = +25^{\circ}\text{C}$

5 mW/ $^{\circ}\text{C}$

3.2.4. Block diagram แสดงโครงสร้างภายใน



รูปที่ 3.3 แสดง functional block diagram ของ XR-2211

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 รายละเอียดของระบบ

เอาท์พุทของเฟสดีเทคเตอร์ให้สัญญาณผลบวกและผลต่างความถี่ของสัญญาณอินพุทกับสัญญาณจากวีซีไอ นั่นคือ ความถี่เอาท์พุทที่ได้จะเป็น $f_{in} + f_{vco}$ และ $f_{in} - f_{vco}$ ดังนั้นในขณะที่ล็อกความถี่ของสัญญาณเอาท์พุทจะเป็น $2f_{in}$ และ 0 Hz โดยการต่อตัวเก็บประจุพร้อมสัญญาณ output ของเฟสดีเทคเตอร์คือไอส์วงจรกรองความถี่ต่ำนั่นเอง จะทำให้สัญญาณความถี่สูง ($f_{in} + f_{vco}$) ถูกลดทอนหายไป ทำให้เหลือเพียง สักคากระแสซึ่งเกิดจากความต่างเฟสของความถี่ทั้งสอง และเกิดเช่นนี้เรื่อย ๆ ทำให้วีซีไอติดตามความถี่ของสัญญาณอินพุทได้

ส่วนที่เหลือของ XR-2211 จะทำงานดังนี้คือ หากว่าวีซีไอถูกขับด้วยความถี่ที่สูงกว่าหรือต่ำกว่าความถี่ศูนย์กลางแล้ววงจรเปรียบเทียบแรงดันจะสร้างสัญญาณเอาท์พุทลอจิกสูง และสัญญาณเอาท์พุทลอจิกต่ำเมื่อเฟสลอคอยู่หลักอยู่ในช่วงล็อก (quadrature phase detector และ lock detector comparator)

3.4 รายละเอียดเกี่ยวกับการใช้งาน

การถอดรหัสสัญญาณแบบเอ็ฟเอสเค (FSK Demodulator) จะแสดงให้เห็นในรูปที่ 3.4 ซึ่งเป็นการแสดงวิธีการต่อวงจรถอดรหัสสัญญาณเอ็ฟเอสเค อ้างอิงมาจากรูปที่ 3.3 ซึ่งอุปกรณ์แต่ละตัวจะต่อดังนี้ : R_o และ C_o จะเป็นตัวกำหนดความถี่ศูนย์กลางของเฟสล็อกคูล , R_1 จะเป็นตัวกำหนดแถบความถี่ของระบบ , C_1 จะเป็นตัวกำหนดค่าเวลาคงตัวในวงจรถอง (loop filter time constant) และค่าสัมประสิทธิ์ของการหน่วง (loop damping factor) , C_f และ R_f กำหนด one-pole post-detection filter สำหรับข้อมูลเอาท์พุทของสัญญาณเอ็ฟเอสเค , ตัวต้านทาน ($R_b = 510K$) จากขาที่ 7 ไปขาที่ 8 มีไว้เพื่อป้องกันการป้อนกลับแบบบวกสำหรับตัวเปรียบเทียบแรงดันของสัญญาณเอ็ฟเอสเค เพื่อทำให้เกิดความเร็วในการเปลี่ยนสถานะลอจิก

3.5 แนวทางในการออกแบบ

ในการทดลองครั้งนี้ใช้ค่าความถี่มาร์ค (mark) = 1200 Hz และใช้ความถี่ สเปซ (space) = 2200 Hz ซึ่งความถี่มาร์คและความถี่สเปซนี้เรากำหนดค่าพารามิเตอร์ให้เป็น (f_1, f_2) ดังจะเห็นได้จากการคำนวณ

- 1) การคำนวณหาค่าความถี่ศูนย์กลางของเฟสล็อกคูล (PLL)

$$f_o = (f_1 + f_2) / 2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) การเลือกค่าตัวต้านทานกำหนดเวลา R_o ให้เลือกในช่วง 10K ถึง 100K โดยสามารถเลือกได้ตามใจชอบ สำหรับค่าอ้างอิงของ R_o เป็น 20K ซึ่งจะต้องต่อความความต้านทานปรับค่าได้ไว้สำหรับปรับละเอียด R_x

3) คำนวณค่าของ C_o จากสมการ

$$C_o = 1/R_o f_o$$

4) คำนวณค่า R_1 เพื่อกำหนดความเบี่ยงเบนของความถี่มาร์คและความถี่สเปซ

$$R_1 = R_o [f_o / (f_2 - f_1)]$$

5) คำนวณค่า C_1 เพื่อกำหนดค่า Loop damping (ζ) โดยที่มีค่าอ้างอิงอยู่ที่ $\frac{1}{2}$ ดังนั้นจะได้

$$C_1 = C_o / 4$$

6) คำนวณตัวเก็บประจุกรองข้อมูล C_f : สำหรับ $R_f = 100K\Omega$, $R_b = 510K\Omega$ ค่าอ้างอิงของ C_f คือ

$$C_f (\mu F) = 3 / (\text{Baud Rate})$$

ค่าที่คำนวณได้จริง

1) ค่าความถี่กลางของเฟสล็อกกลุ๊ป

$$\begin{aligned} f_o &= (f_1 + f_2) / 2 \\ &= (1200 + 2200) / 2 \\ &= 1700 \text{ Hz} \end{aligned}$$

2) เลือกค่า R_o :

$$R_o = 22K, \text{ โดยใช้ตัวต้านปรับค่าได้ } 5K \text{ เป็นตัวปรับละเอียดอีกที}$$

3) คำนวณค่า C_o :

$$C_o = 1 / R_o f_o$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ $1 / [(1700 \text{ Hz})(22 \text{ K}\Omega)]$ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

= 0.0268 μF แต่เราจะเลือกใช้ 0.027 μF

4) คำนวณหาค่า R1 :

$$R1 = R_o [f_o / (f_2 - f_1)]$$

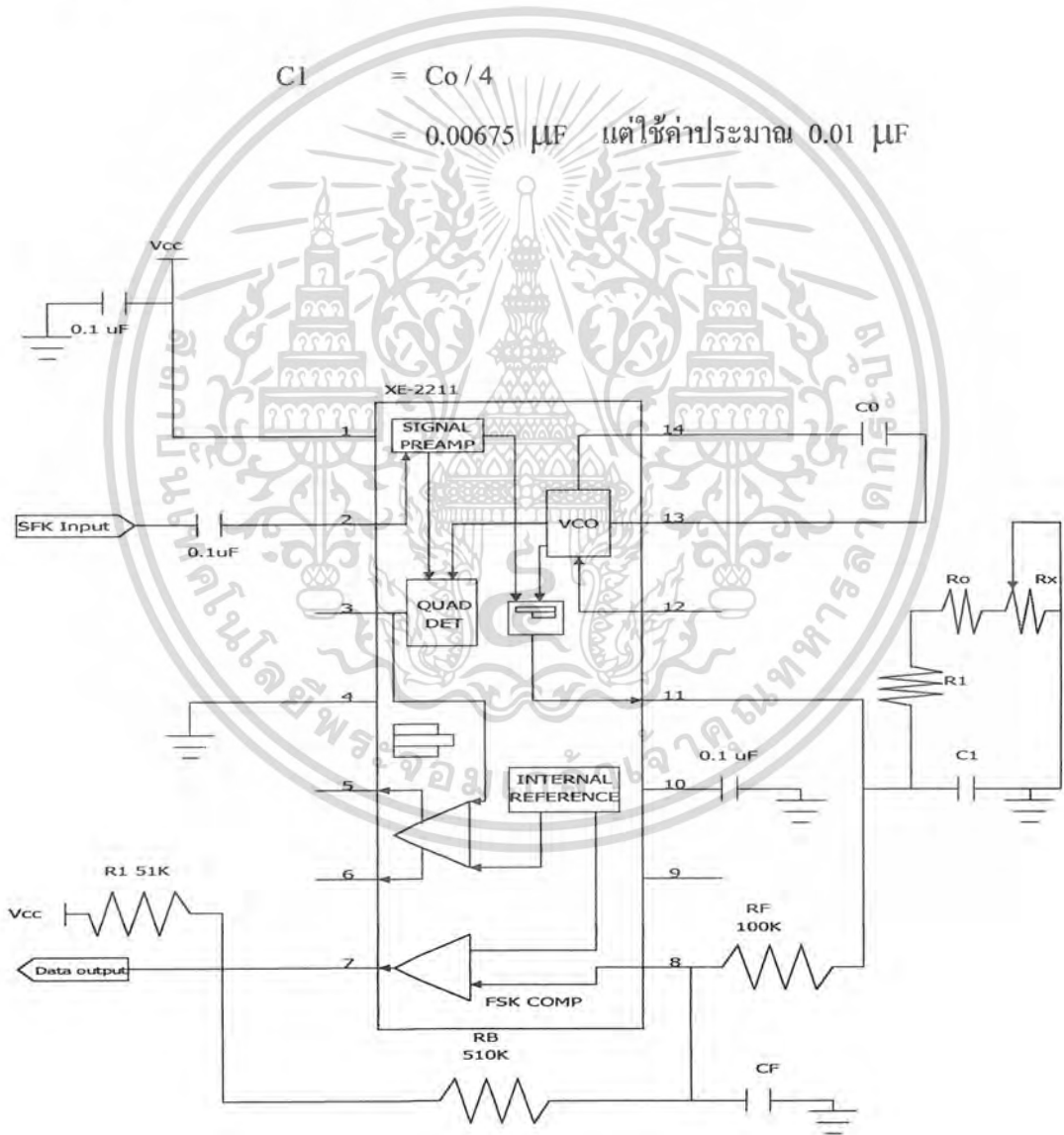
$$= (22 \text{ K}) [1700 / (2200 - 1200)]$$

$$= 37.4 \text{ K}\Omega \quad \text{แต่จะใช้ค่าประมาณ } 30 \text{ K}\Omega$$

5) คำนวณหาค่า C1 : , เมื่อใช้ค่า $\zeta = 1/2$

$$C1 = C_o / 4$$

$$= 0.00675 \mu\text{F} \quad \text{แต่ใช้ค่าประมาณ } 0.01 \mu\text{F}$$



รูปที่ 3.4 แสดงการต่อใช้งานเป็นวงจรอครหัสสัญญาณเอ็ฟเอสเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

****หมายเหตุ**** เนื่องจากในการออกแบบนั้นสามารถคำนวณออกมาได้ แต่ว่าค่าที่คำนวณออกมาได้นั้น ในอุปกรณ์บางตัวไม่สามารถที่จะหาได้ตามค่าที่คำนวณออกมา ดังนั้นจึงใช้ค่าที่ใกล้เคียงซึ่งเป็นสาเหตุที่ทำให้ค่าของสัญญาณที่เอาท์พุทมีการผิดเพี้ยนบ้างเล็กน้อย

3.6 การทำงานของวงจรเครื่องรับส่งที่ใช้จริง

ภาคส่ง

ในวงจรภาคส่งนี้ประกอบไปด้วย IC CD4093 ซึ่งเป็น Nane Gate Schmitt Trigger ทำหน้าที่เป็นตัวสร้างสัญญาณ Pulse ซึ่งจะนำไป Driver ให้กับภาค Modulator ซึ่ง Output ที่ได้จะออกมาจากขาที่ 11 ของไอซี CD 4093 จากนั้นสัญญาณจะถูกส่งไปยังขา Base ของ Transistor ซึ่งมี R 30k เป็นตัวจำกัดกระแสที่ขา Base โดยที่ขา collector ของ Transistor จะมี coil ขนาด 1.5uH ต่ออนุกรมอยู่กับ Vcc โดยจะทำงานร่วมกับ Capacitor ที่ต่อคร่อมขา Base และ Collector ของ Transistor ซึ่งเป็น Capacitor แบบปรับค่าได้แต่ถ้าวิเคราะห์ให้ดี ๆ จะเห็นว่า Capacitor ปรับค่าตัวนี้จะทำหน้าที่เสมือนเป็น L ปรับค่า ซึ่งโดยรวมแล้วในส่วนนี้จะประกอบเป็นวงจร Resonance ซึ่งจะกำเนิดความถี่ออกมาประมาณ 200 MHz ออกมาที่ขา Output จากนั้นเมื่อมีสัญญาณ Pulse มาที่ขา Base ของ Transistor แล้วจะถูกส่งผ่านสายอากาศออกไปยังภาครับอีกที

ภาครับ

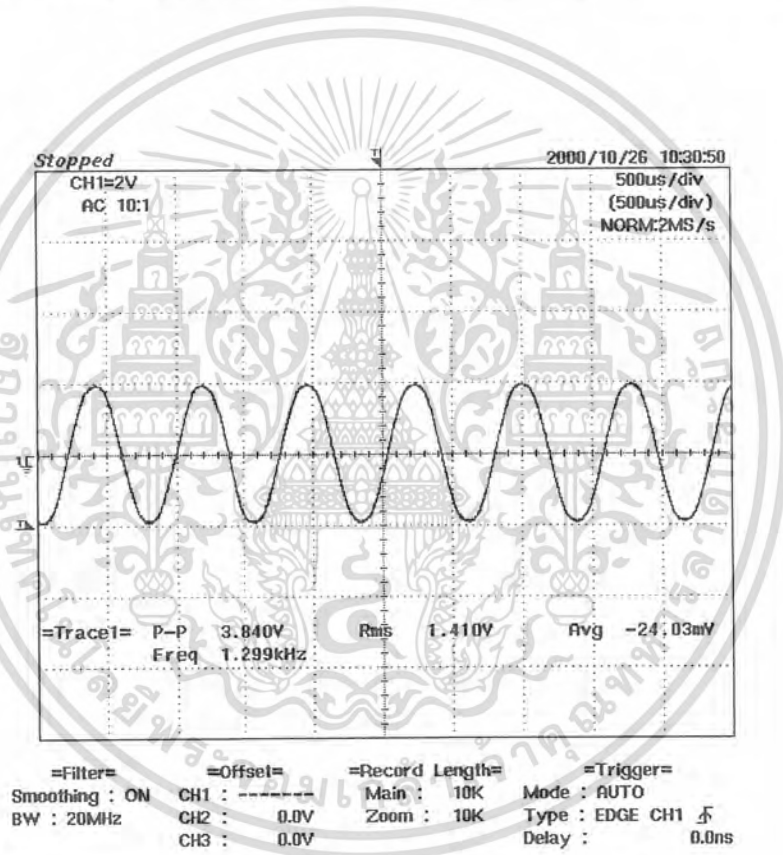
สัญญาณจากสายอากาศที่รับเข้ามาจะผ่านมาที่วงจร Tune ซึ่งประกอบไปด้วย Transistor MPS H10 เป็นตัวหลักสำคัญ เพื่อทำหน้าที่จับความถี่และทำการ Detect สัญญาณไปด้วยในตัว และสัญญาณที่ได้ออกมานั้นจะมีลักษณะเป็น Pulse ซึ่งสัญญาณ Pulse นี้จะถูกส่งไปเปรียบเทียบกับ IC LM 324 ซึ่งจะทำการเปรียบเทียบลักษณะของ Pulse แล้วให้กำเนิด Pulse ตัวใหม่ที่สมบูรณ์กว่าความถี่ที่ Transistor Detect ออกมา โดยสัญญาณที่ได้มานั้นจะถูกส่งผ่านมาจากขา 8 ของ IC LM324 เข้าสู่วงจร Demodulate FSK เพื่อที่จะทำการ Detect สัญญาณให้เป็น Binary “0” และ “1” ออกมาตามค่าของ Input ที่ถูกส่งมา

บทที่ 4

ผลการทดลองและบทสรุป

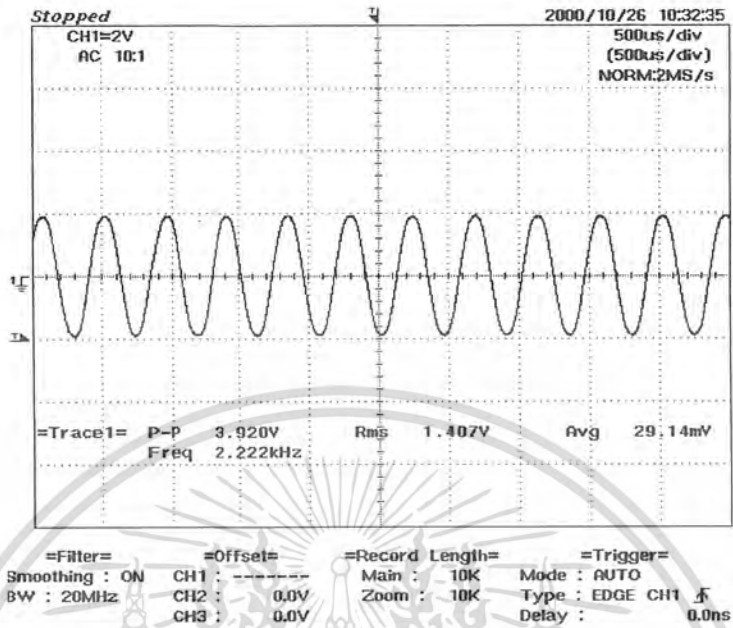
ผลการทดลอง

จากการที่ได้ทดลองวัดสัญญาณต่าง ๆ ไม่ว่าจะเป็นสัญญาณที่ภาค Modulation FSK ภาคเครื่องรับเครื่องส่ง และภาค Demodulation FSK ผลที่ออกมาสามารถแสดงให้เห็นได้ดังรูปต่อไปนี้เป็น

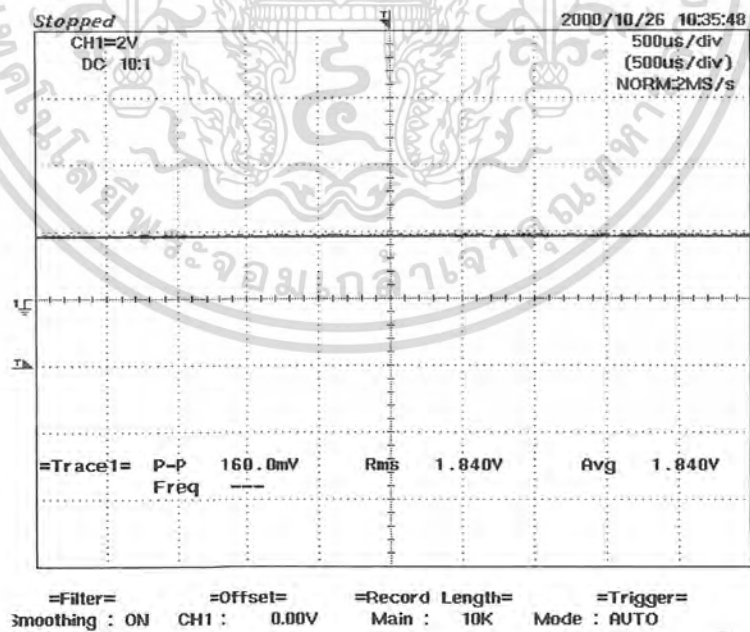


รูปที่ 4.1 สัญญาณการ Modulation FSK ที่ความถี่ 1200 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

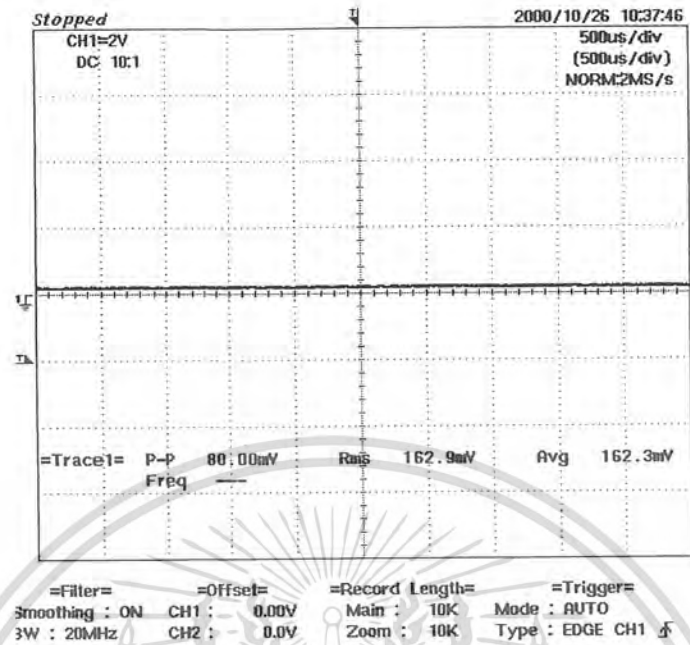


รูปที่ 4.2 สัญญาณการ Modulate FSK ที่ความถี่ 2200 Hz

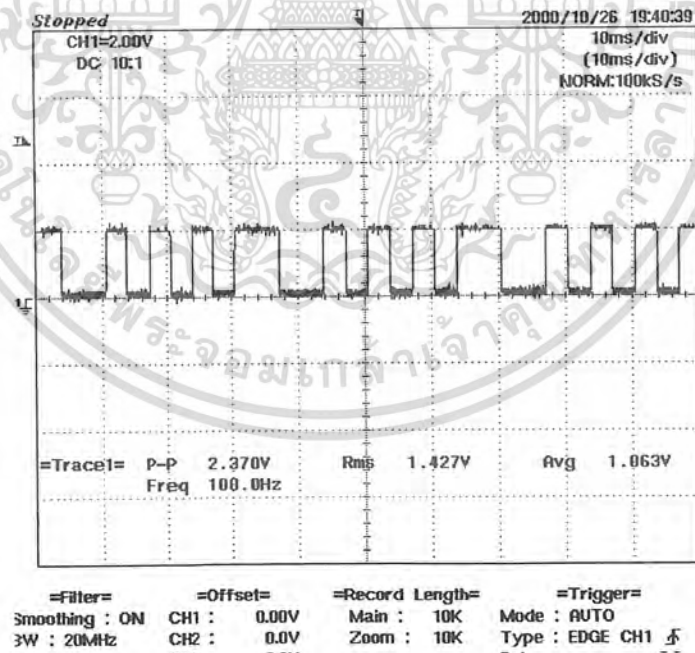


รูปที่ 4.3 แสดงสัญญาณ Demodulation FSK ที่ความถี่ 1200 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

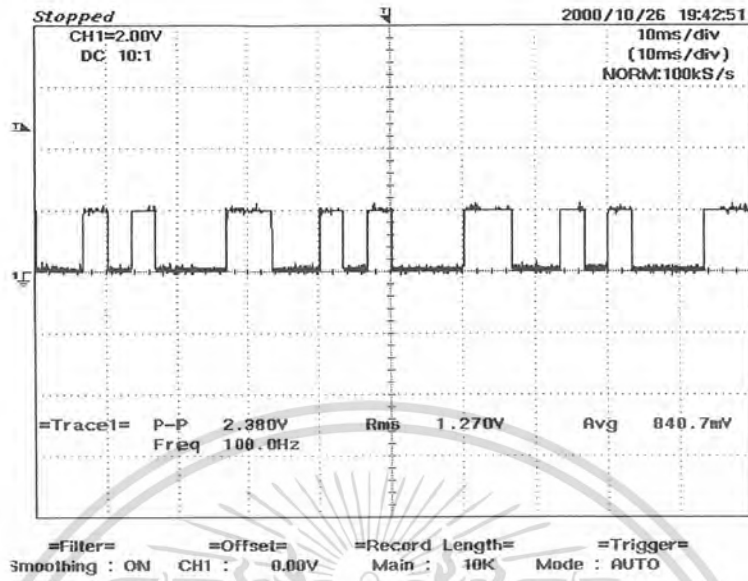


รูปที่ 4.4 แสดงการ Demodulation FSK ที่ความถี่ 2200 Hz

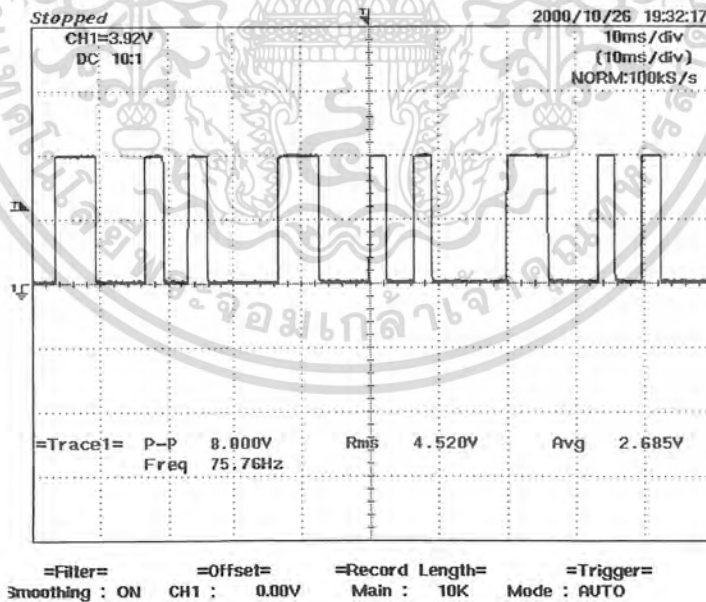


รูปที่ 4.5 แสดงสัญญาณที่เครื่องส่งทำการส่งออก (คำสั่งเลี้ยวซ้าย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

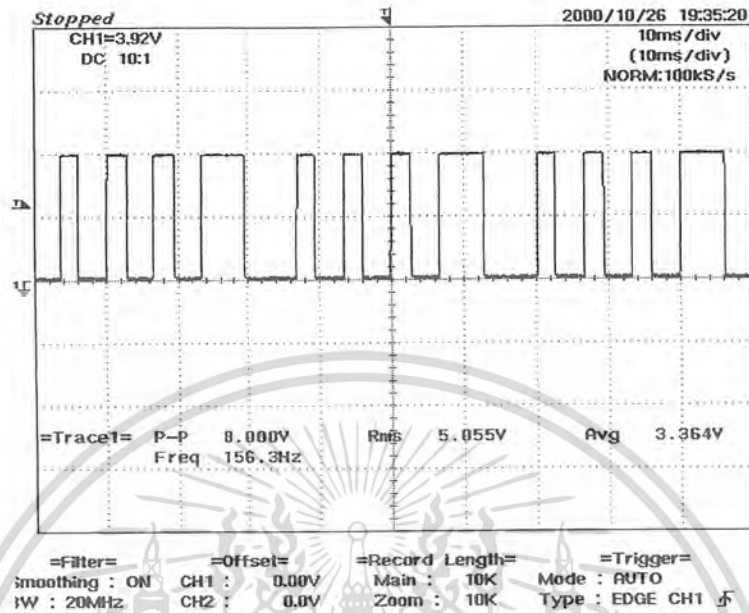


รูปที่ 4.6 แสดงสัญญาณที่เครื่องส่งทำการส่งออก (คำสั่งเดี่ยวขวา)



รูปที่ 4.7 สัญญาณที่รับได้ที่ภาครับ (คำสั่งเดี่ยวขวา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

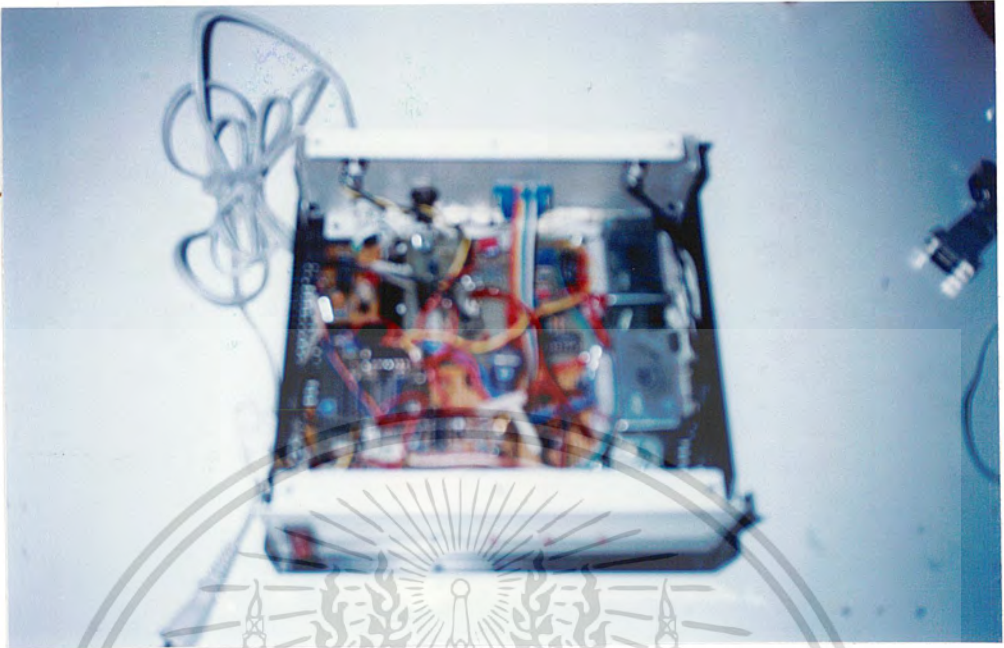


รูปที่ 4.8 สัญญาณที่รับได้ที่ภาครับ (เป็นคำสั่งเลี้ยวซ้าย)

บทสรุปผลการทดลอง

จากที่ได้มีการทดสอบส่วนต่าง ๆ ของวงจร แล้วนำแต่ละส่วนมาทดสอบรวมกัน ผลที่ได้ก็คือสามารถที่จะทำการรับส่งข้อมูล โดยที่ระยะทางในการรับส่งข้อมูลนั้นสามารถรับและส่งข้อมูลได้ในระยะ 5 ถึง 10 เมตร ซึ่งเป็นระยะที่การรับส่งข้อมูลมีความเที่ยงตรง แต่ถ้าในระยะทางที่มากกว่านั้นมาก ๆ การรับของสัญญาณจะเกิดการผิดเพี้ยนบ้างเล็กน้อยจากแรงดันที่รับได้จะตกลงเนื่องจากการรบกวนของ Noise และอาจทำให้ข้อมูลผิดเพี้ยน แต่เนื่องจากใน Concept ของ ปริญญา นิพนธ์ฉบับนี้ ต้องการให้หุ่นยนต์เคลื่อนที่อยู๋ภายในพื้นที่จำลอง ซึ่งมีขนาดไม่เกินระยะทาง 10 เมตร ดังนั้นจึงไม่ที่ผลกระทบต่อการสื่อสารระหว่าง คอมพิวเตอร์ และตัวหุ่นยนต์

รูปถ่ายของชิ้นงาน



รูปที่ 4.9 แสดงส่วนของชิ้นงานที่ติดอยู่กับคอมพิวเตอร์



รูปที่ 4.10 แสดงส่วนของชิ้นงานที่ติดตั้งที่ตัวหุ่นยนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. บุญเชิด เนติศักดิ์. ทฤษฎีและปฏิบัติเครื่องรับส่งวิทยุ AM-FM . กรุงเทพฯ ฯ :บริษัทซีเอ็ดยูเคชั่น จำกัด , 2540
2. ประดิษฐ์ วัชรพิบูลย์ . เครื่องรับส่งวิทยุและโทรทัศน์ . กรุงเทพฯ ฯ : ตำราชุดวิศวกรรมศาสตร์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , พิมพ์ครั้งที่2
3. บัณฑิต จามรภูติ . คู่มือการใช้ Protel for Windows . กรุงเทพฯ ฯ : บริษัทซีเอ็ดยูเคชั่น จำกัด , 2540

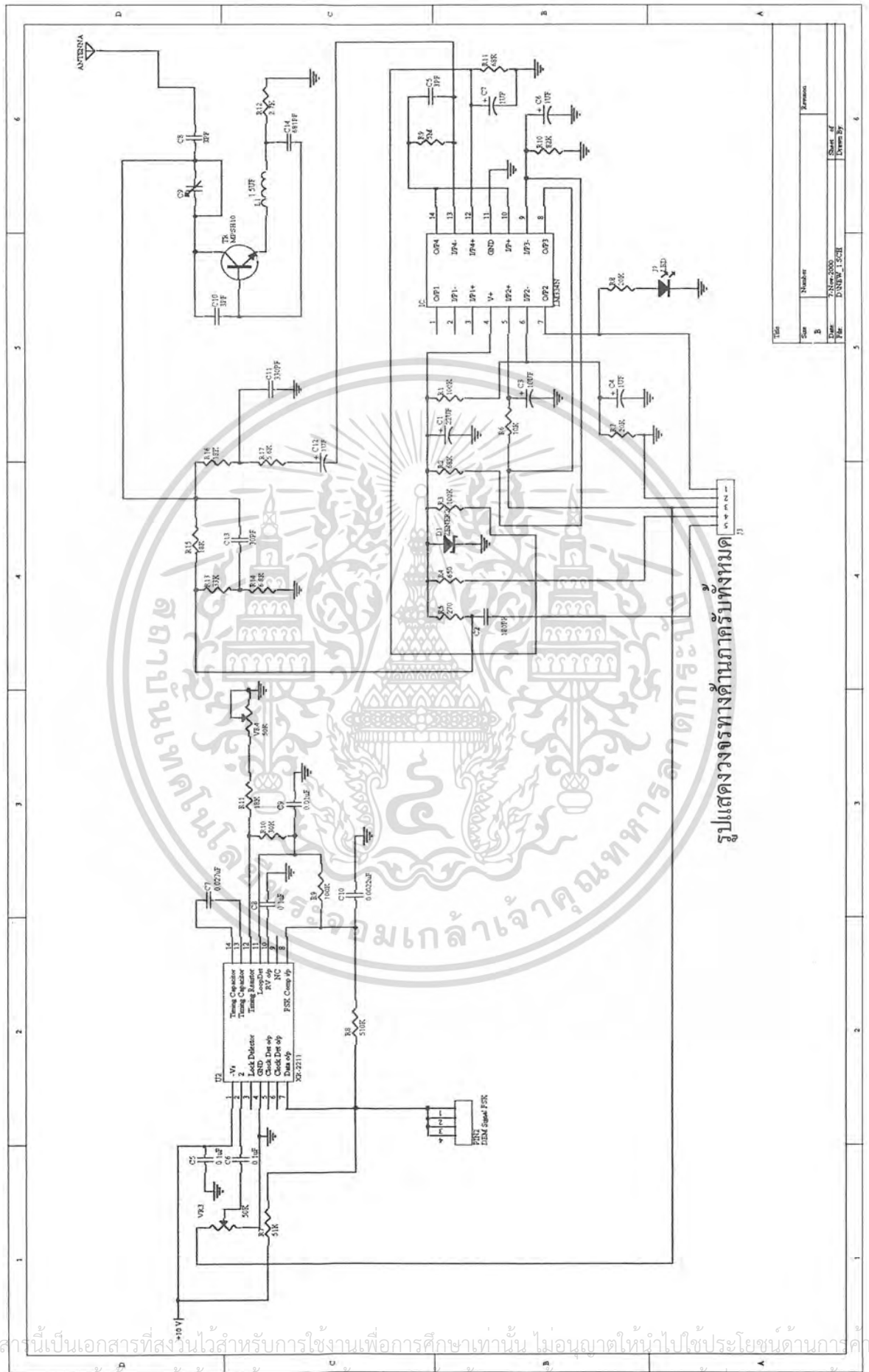


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก.

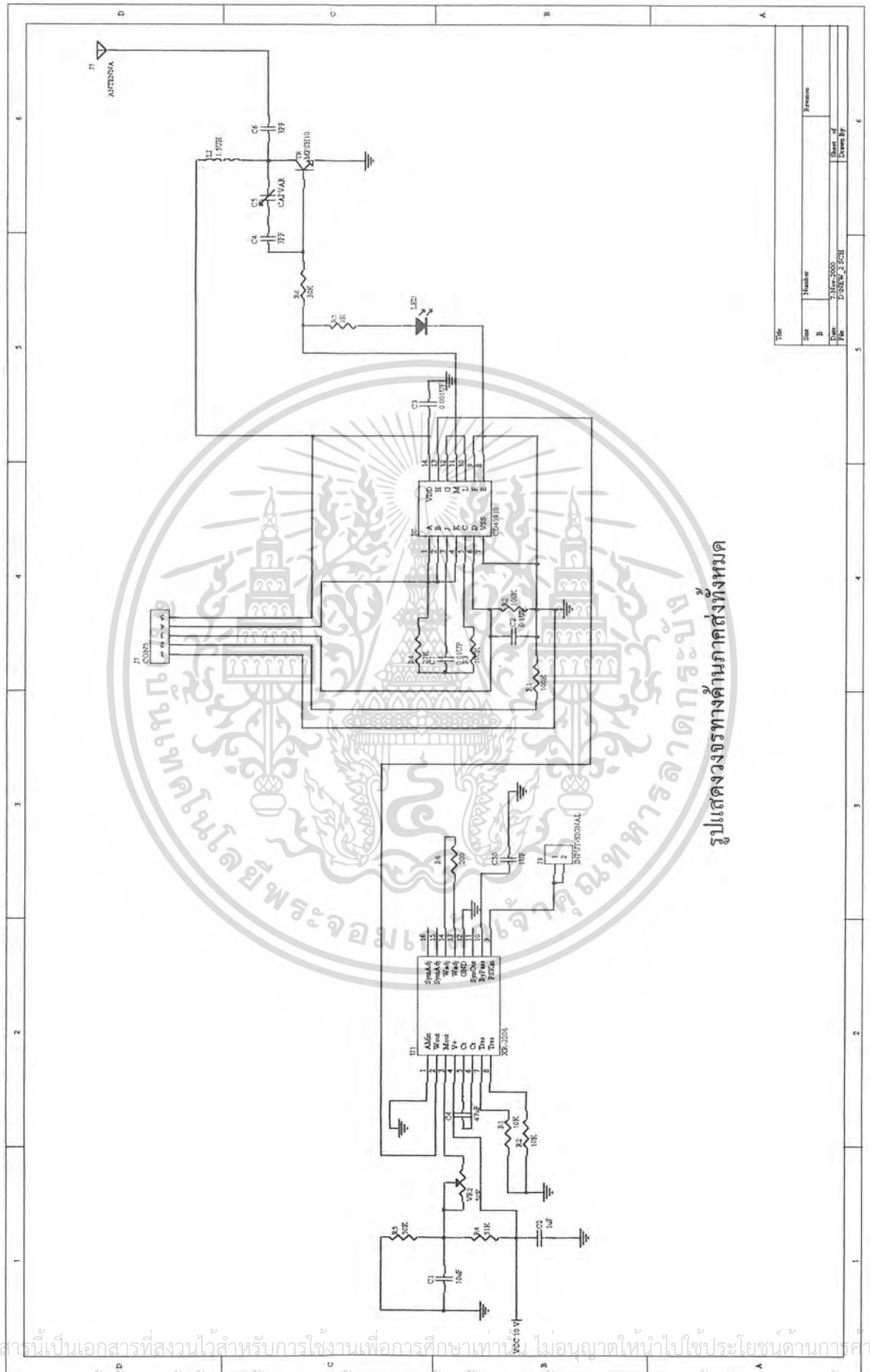
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงวงจรทางภาครับทั้งหมด

Title	Number	Revision
Size	B	
Date	25/05/2550	Sheet of 1
File	D:\NEW_1\5242	Drawn by

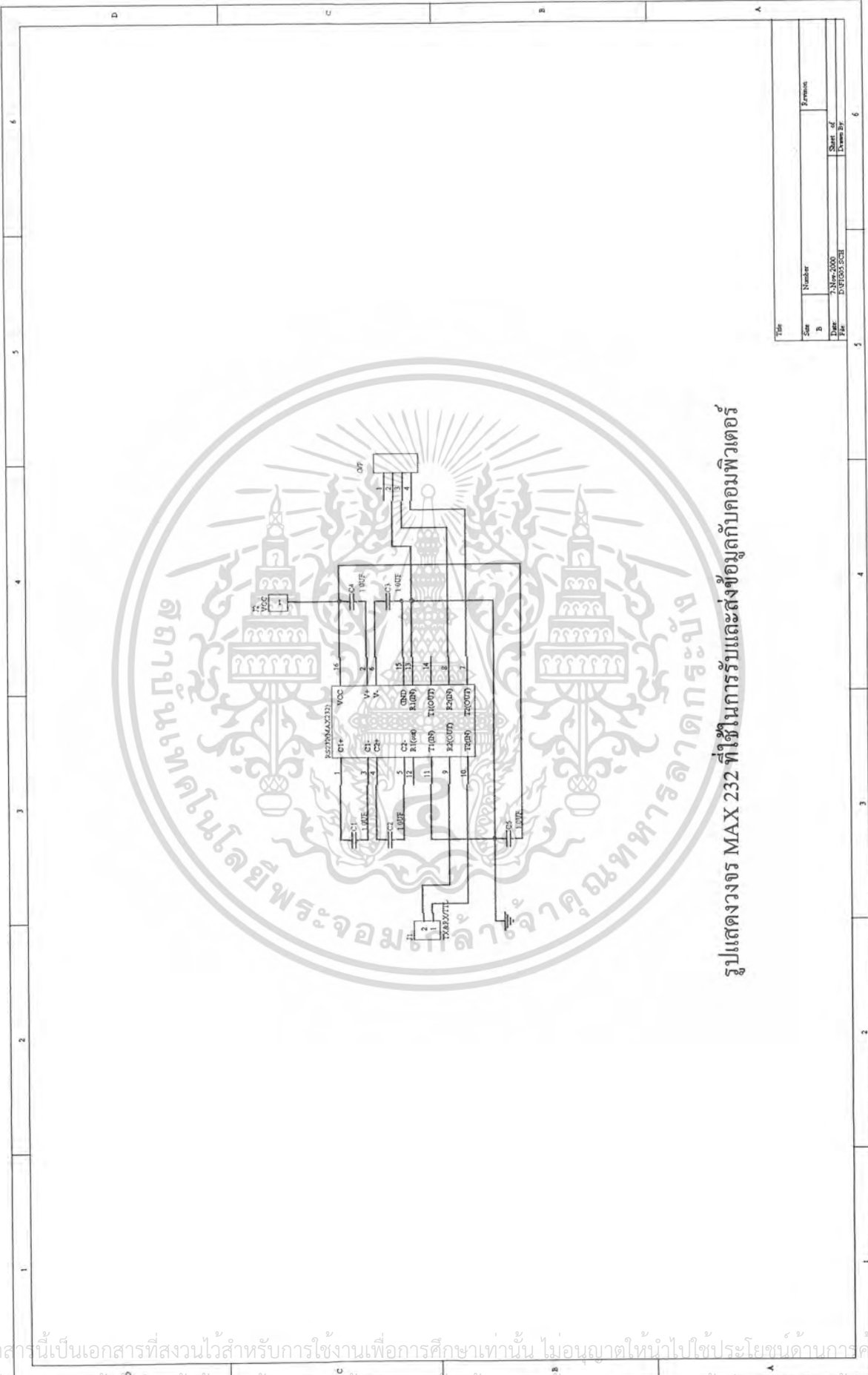
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงวงจรทางด้านภาคส่งทั้งหมด

Title		
Size	Number	Revision
B		
File	NAME: 5553	Sheet: 2
Path	D:\NEW 2\5531	Sheet: 2/2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงวงจร MAX 232 ที่ใช้ในการรับและส่งข้อมูลกับคอมพิวเตอร์

Title		Revision	
Size	Number		
B	8		
Date	7-Nov-2000	Sheet of	
File	D:\1505\FCH	Drawn by	
		6	



ภาคผนวก ข.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

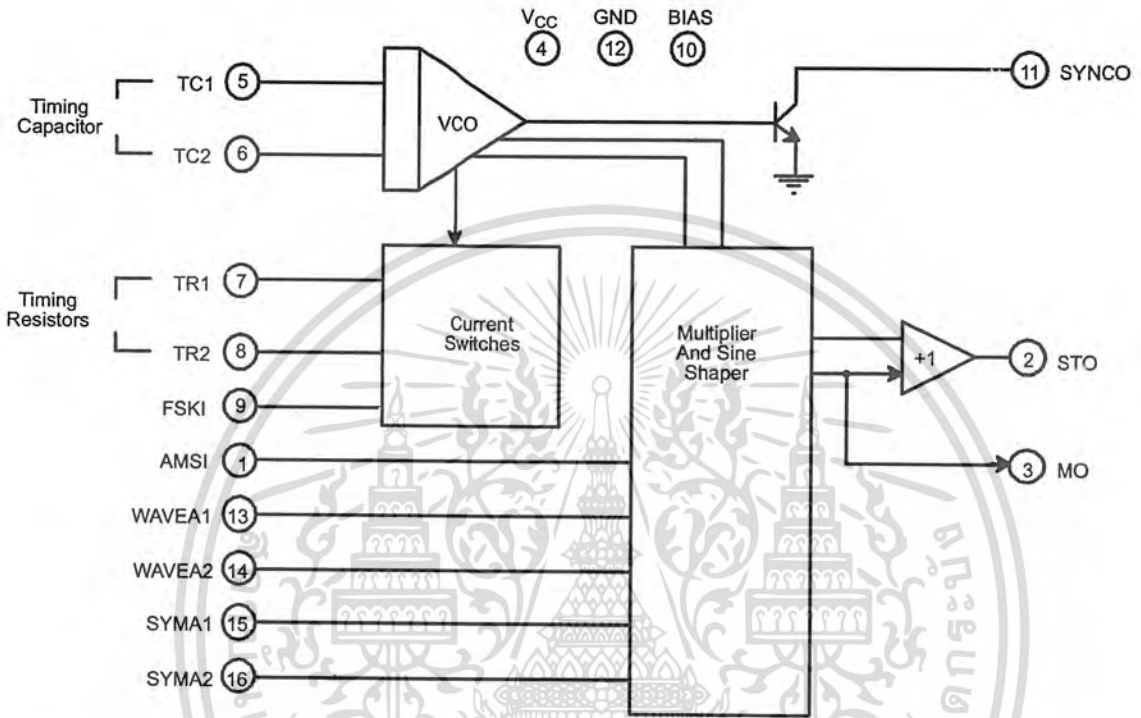
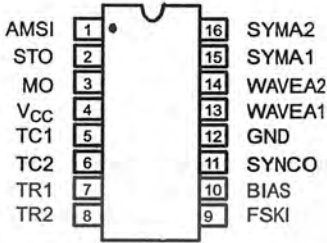
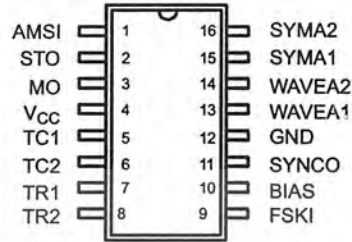


Figure 1. XR-2206 Block Diagram



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V _{CC}		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V _{CC} .
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2 $V_{CC} = 12V$, $T_A = 25^\circ C$, $C = 0.01\mu F$, $R_1 = 100k\Omega$, $R_2 = 10k\Omega$, $R_3 = 25k\Omega$
 Unless Otherwise Specified. S_1 open for triangle, closed for sine wave.

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
General Characteristics								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
Oscillator Section								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$, $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$, $R_1 = 2M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_o	$f_o = 1/R_1C$
Temperature Stability Frequency		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$ $R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability ²		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1kHz$, $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$, $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	Figure 5
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output¹								
Figure 3								
Triangle Amplitude		160			160		mV/k Ω	Figure 2, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/k Ω	Figure 2, S_1 Closed
Max. Output Swing		6			6		V _{p-p}	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

Notes

¹ Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.

² For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		V _{p-p}	Measured at Pin 11.
Rise Time		250			250		ns	C _L = 10pF
Fall Time		50			50		ns	C _L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I _L = 2mA
Leakage Current		0.1	20		0.1	100	μ A	V _{CC} = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes

¹ Output amplitude is directly proportional to the resistance, R₃, on Pin 3. See Figure 3.

² For maximum amplitude stability, R₃ should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V	Total Timing Current	6mA
Power Dissipation	750mW	Storage Temperature	-65°C to +150°C
Derate Above 25°C	5mW/°C		

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

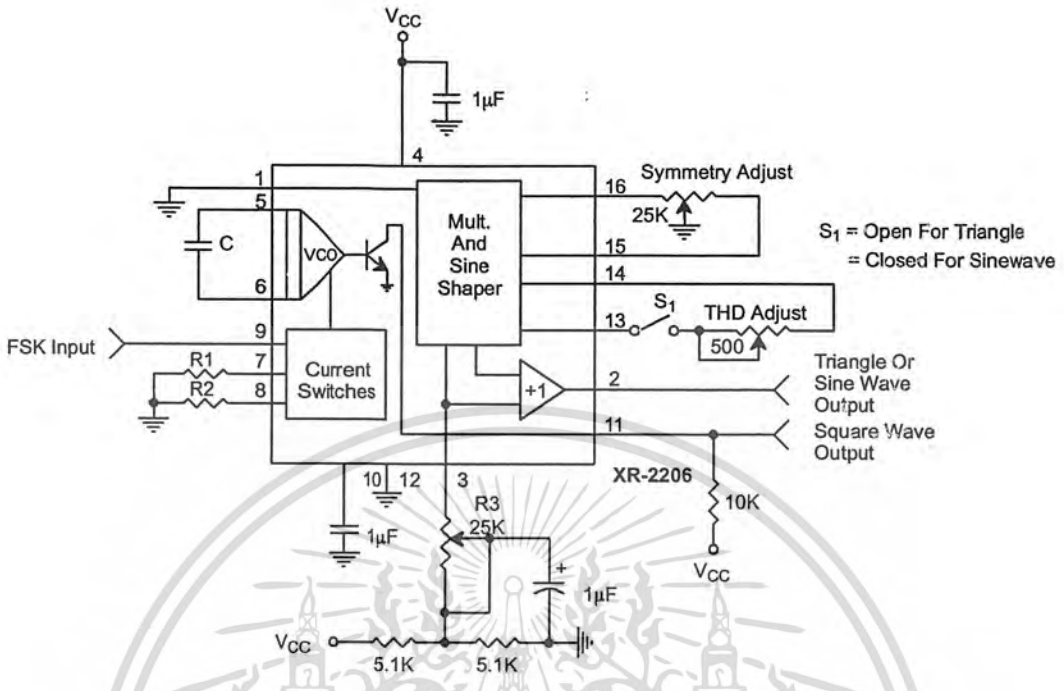


Figure 2. Basic Test Circuit

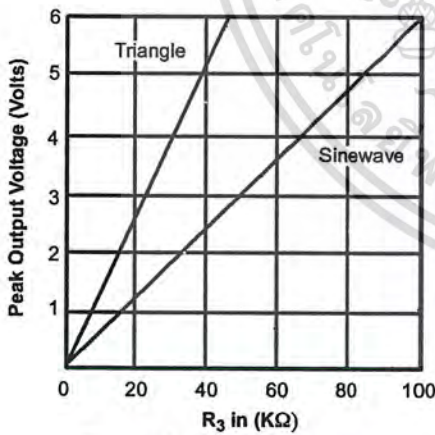


Figure 3. Output Amplitude as a Function of the Resistor, R3, at Pin 3

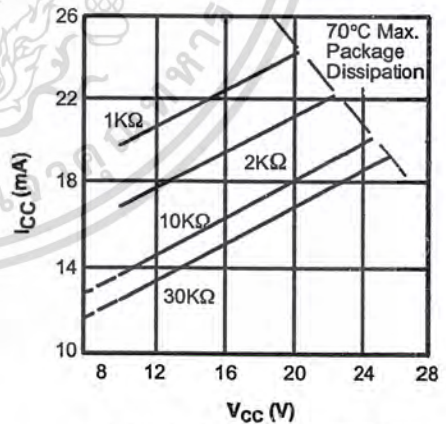


Figure 4. Supply Current vs Supply Voltage, Timing, R

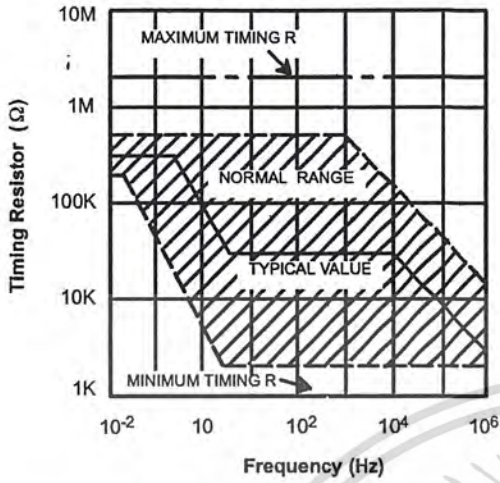


Figure 5. R versus Oscillation Frequency.

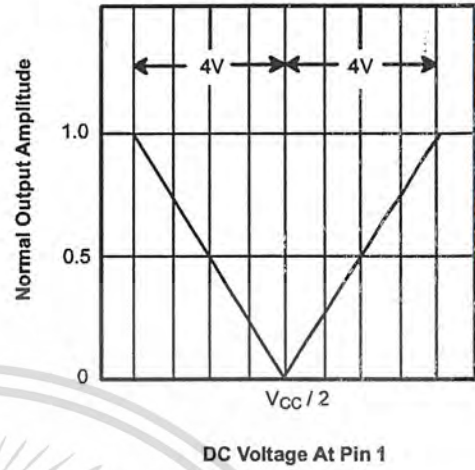


Figure 6. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1)

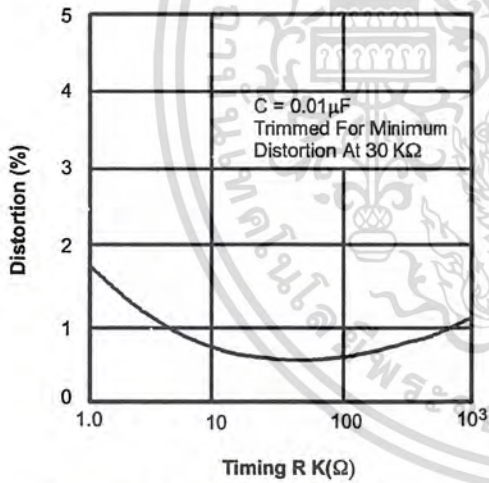


Figure 7. Trimmed Distortion versus Timing Resistor.

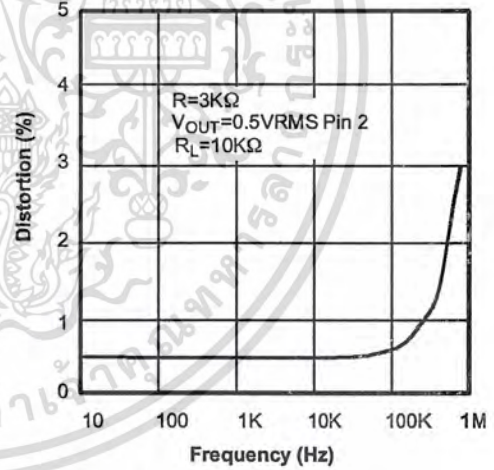


Figure 8. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

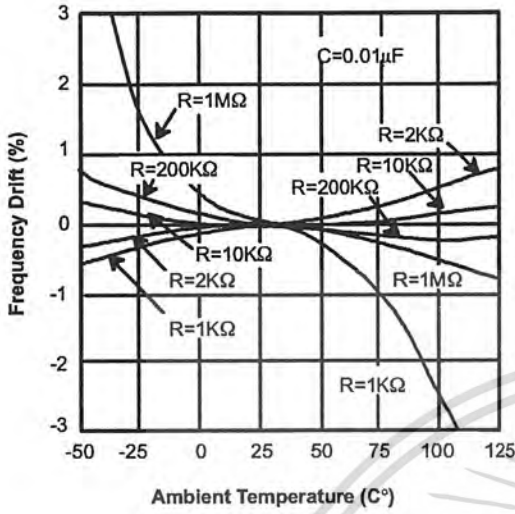


Figure 9. Frequency Drift versus Temperature.



Figure 10. Circuit Connection for Frequency Sweep.

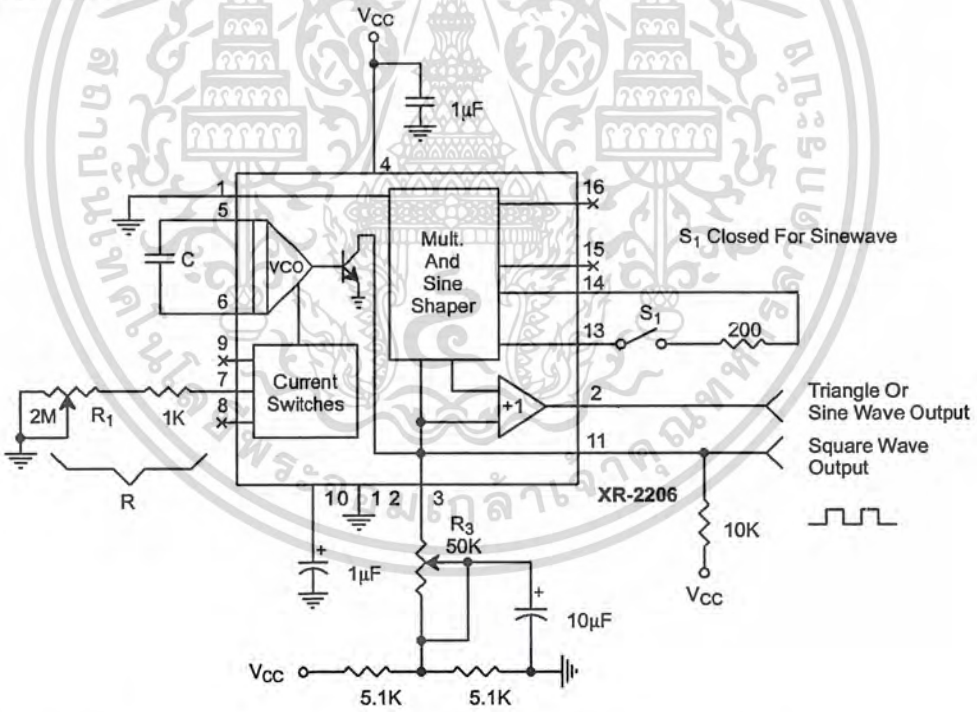


Figure 11. Circuit for Sine Wave Generation without External Adjustment. (See Figure 3 for Choice of R₃)

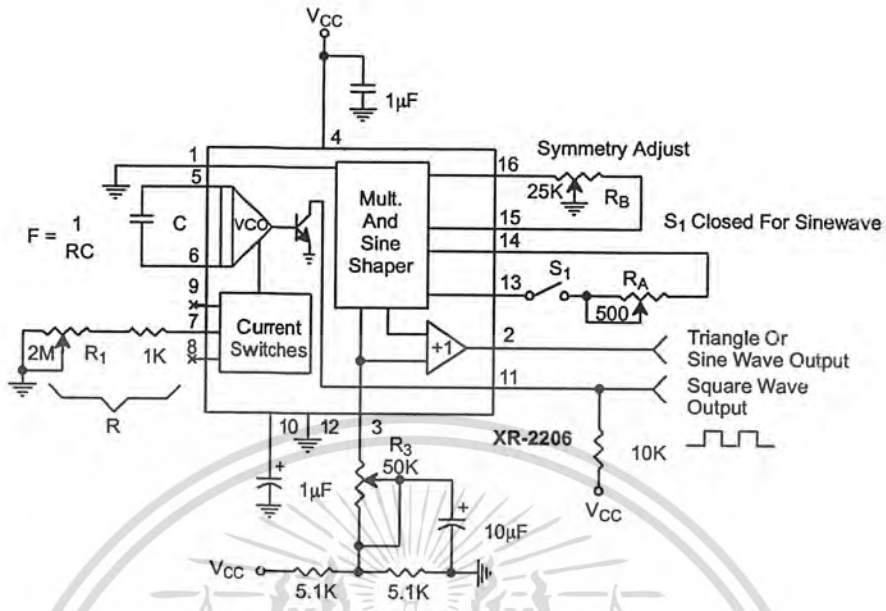


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R₃ Determines Output Swing - See Figure 3)

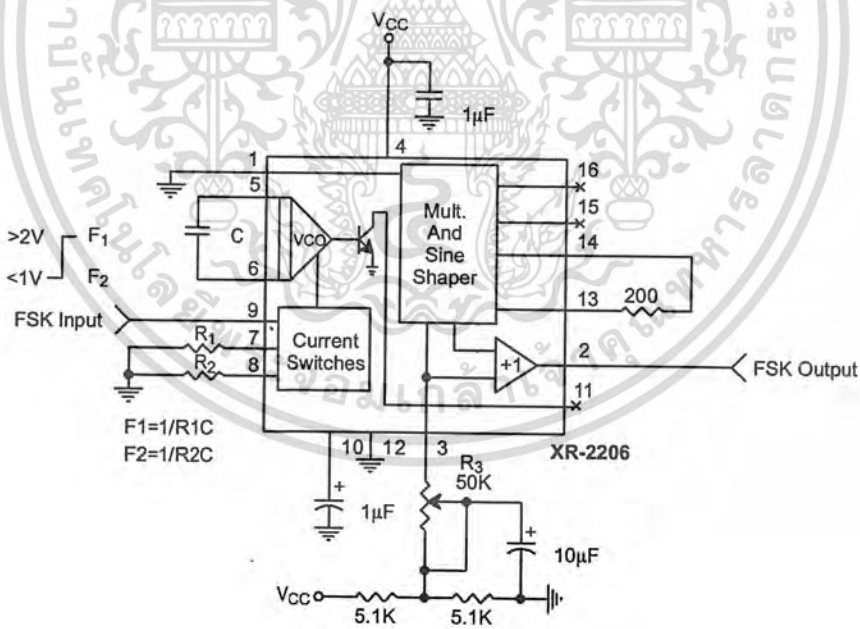


Figure 13. Sinusoidal FSK Generator

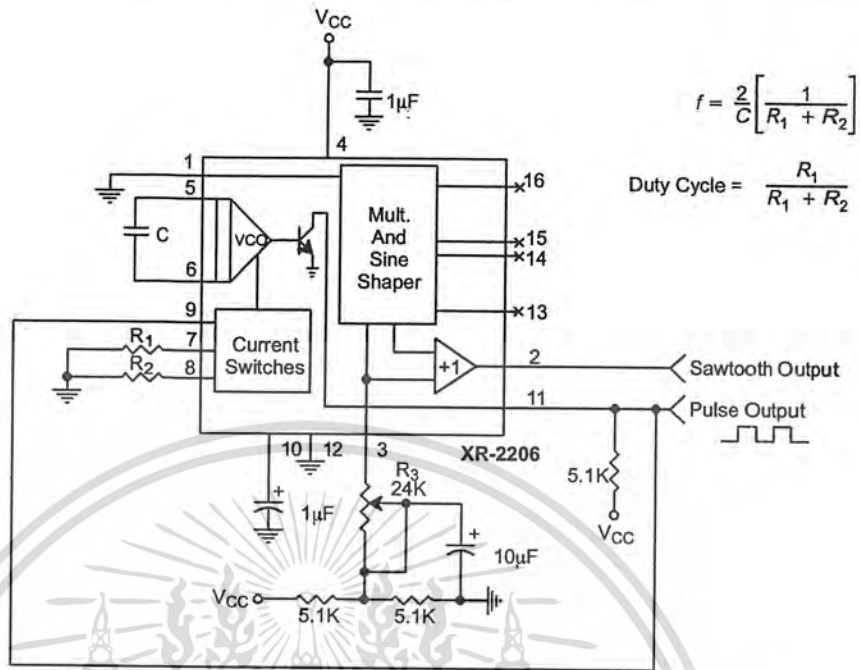


Figure 14. Circuit for Pulse and Ramp Generation.

Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 13. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figure 11, Figure 12 and Figure 13, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment

Figure 11 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 11 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to -0.5% by additional adjustments as shown in *Figure 12*. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of *Figure 11* and *Figure 12* can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 13 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 14 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99% by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of $1k\Omega$ to $2M\Omega$.

PRINCIPLES OF OPERATION**Description of Controls****Frequency of Operation:**

The frequency of oscillation, f_0 , is determined by the external timing capacitor, C , across Pin 5 and 6, and by the timing resistor, R , connected to either Pin 7 or 8. The frequency is given as:

$$f_0 = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C . The recommended values of R , for a given frequency range, as shown in *Figure 5*. Temperature stability is optimum for $4k\Omega < R < 200k\Omega$. Recommended values of C are from $1000pF$ to $100\mu F$.

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320I_T(\text{mA})}{C(\mu F)} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from $1\mu A$ to $3mA$. The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in *Figure 10*. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_c} \left(1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given as:

$$K = df/dV_C = -\frac{0.32}{R_c C} \text{ Hz/V}$$

CAUTION: For safety operation of the circuit, I_T should be limited to $\leq 3mA$.

Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 3). For sine wave output, amplitude is approximately 60mV peak per k Ω of R_3 ; for triangle, the peak amplitude is approximately 160mV peak per k Ω of R_3 . Thus, for example, $R_3 = 50k\Omega$ would produce approximately 13V sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance

at Pin 1 is approximately 100k Ω . Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within 14 volts of $V_{CC}/2$ as shown in Figure 6. As this bias level approaches $V_{CC}/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V_{CC} .

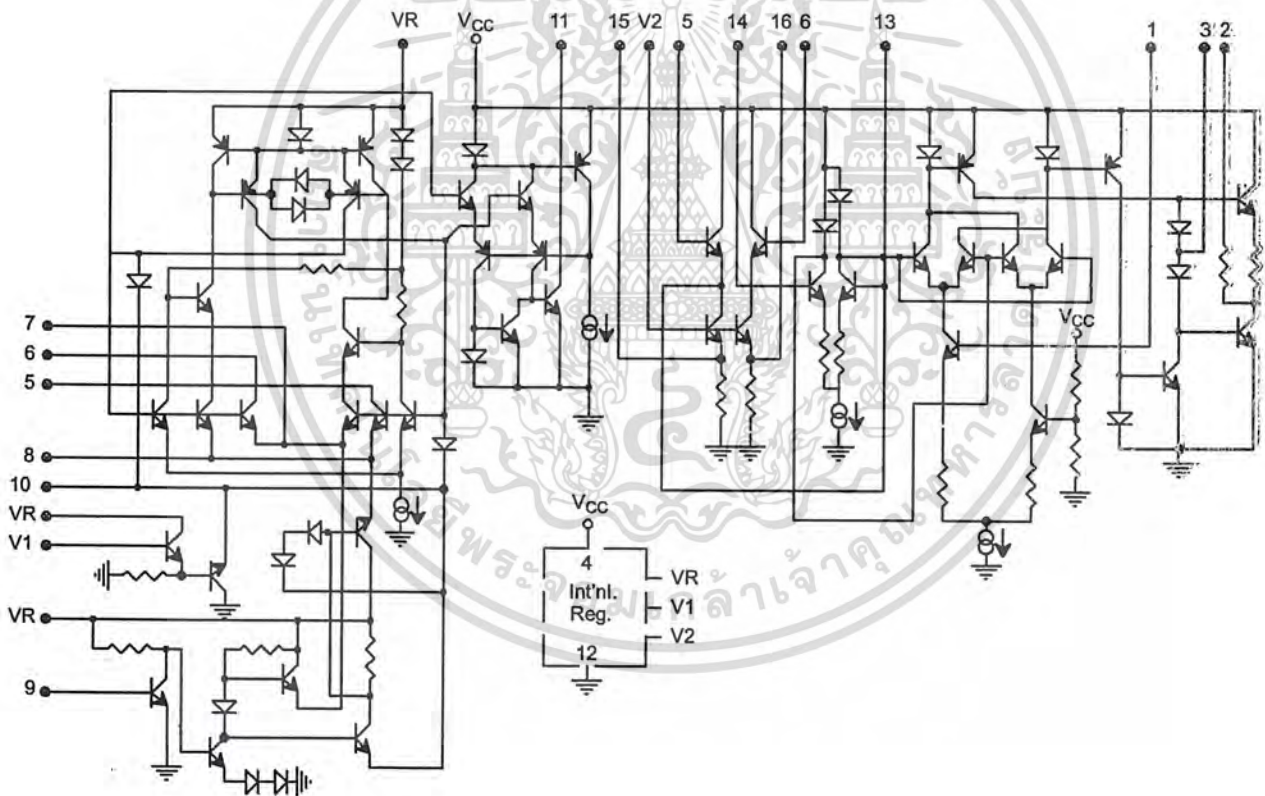


Figure 15. Equivalent Schematic Diagram

FEATURES

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range, ±1% to 80%
- Excellent Temp. Stability, +50ppm/°C, max.

APPLICATIONS

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55°C to +125°C
XR-2211N	14 Pin CDIP (0.300")	-40°C to +85°C
XR-2211P	14 Pin PDIP (0.300")	-40°C to +85°C
XR-2211ID	14 Lead SOIC (Jedec, 0.150")	-40°C to +85°C

BLOCK DIAGRAM

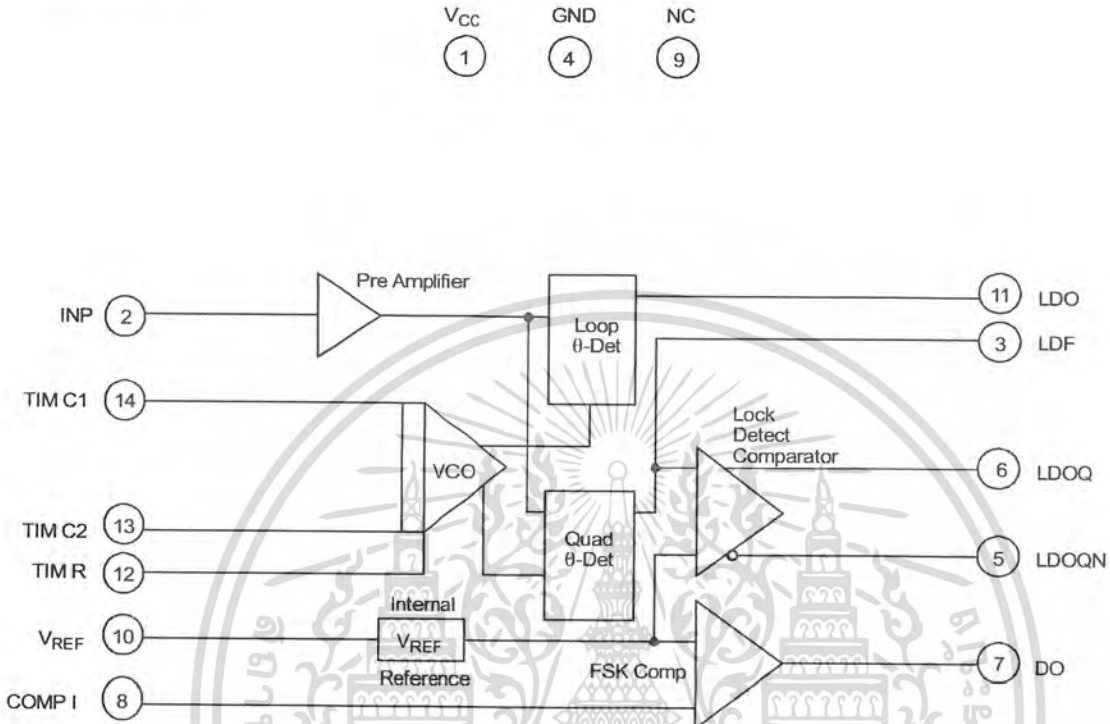
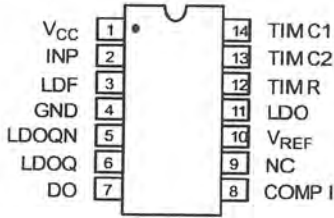
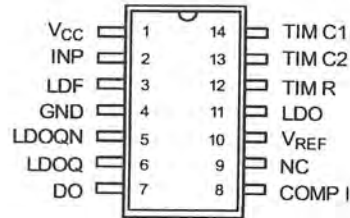


Figure 1. XR-2211 Block Diagram

PIN CONFIGURATION



14 Lead CDIP, PDIP (0.300'')



14 Lead SOIC (Jedec, 0.150'')

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	V _{CC}		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	V _{REF}	O	Internal Voltage Reference. The value of V _{REF} is V _{CC} /2 - 650mV.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

ELECTRICAL CHARACTERISTICS

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_0 = 30K\Omega$, $C_0 = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
General					
Supply Voltage	4.5		20	V	
Supply Current		4	7	mA	$R_0 \geq 10K\Omega$. See Figure 4.
Oscillator Section					
Frequency Accuracy		± 1	± 3	%	Deviation from $f_0 = 1/R_0 C_0$
Frequency Stability					
Temperature		± 20	± 50	ppm/ $^\circ C$	See Figure 8.
Power Supply		0.05	0.5	%/V	$V_{CC} = 12 \pm 1V$. See Figure 7.
		0.2		%/V	$V_{CC} = \pm 5V$. See Figure 7.
Upper Frequency Limit	100	300		kHz	$R_0 = 8.2K\Omega$, $C_0 = 400pF$
Lowest Practical Operating Frequency			0.01	Hz	$R_0 = 2M\Omega$, $C_0 = 50\mu F$
Timing Resistor, R_0 - See Figure 5					
Operating Range	5		2000	K Ω	
Recommended Range	5			K Ω	See Figure 7 and Figure 8.
Loop Phase Detector Section					
Peak Output Current	± 150	± 200	± 300	μA	Measured at Pin 11
Output Offset Current		1		μA	
Output Impedance		1		M Ω	
Maximum Swing	± 4	± 5		V	Referenced to Pin 10
Quadrature Phase Detector					
					Measured at Pin 3
Peak Output Current	100	300		μA	
Output Impedance		1		M Ω	
Maximum Swing		11		V _{PP}	
Input Preempt Section					
					Measured at Pin 2
Input Impedance		20		K Ω	
Input Signal					
Voltage Required to Cause Limiting		2	10	mV rms	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production. **Bold face parameters** are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Test Conditions: $V_{CC} = 12V$, $T_A = +25^{\circ}C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
Voltage Comparator Section					
Input Impedance		2		M Ω	Measured at Pins 3 and 8
Input Bias Current		100		nA	
Voltage Gain	55	70		dB	$R_L = 5.1K\Omega$
Output Voltage Low		300	500	mV	$I_C = 3mA$
Output Leakage Current		0.01	10	μA	$V_O = 20V$
Internal Reference					
Voltage Level	4.9	5.3	5.7	V	Measured at Pin 10
Output Impedance		100		Ω	AC Small Signal
Maximum Source Current		80		μA	

Notes
 Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production.
Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	20V	Package Power Dissipation Ratings	
Input Signal Level	3V rms	CDIP	750mW
Power Dissipation	900mW	Derate Above $T_A = 25^{\circ}C$	8mW/ $^{\circ}C$
		PDIP	800mW
		Derate Above $T_A = 25^{\circ}C$	60mW/ $^{\circ}C$
		SOIC	390mW
		Derate Above $T_A = 25^{\circ}C$	5mW/ $^{\circ}C$

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 10mV rms are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output. The VCO is actually a current controlled oscillator with its normal input current (f_O) set by a resistor (R_O) to ground and its driving current with a resistor (R_1) from the phase detector.

The output of the phase detector produces sum and difference of the input and the VCO frequencies

(internally connected). When in lock, these frequencies are $f_{IN} + f_{VCO}$ (2 times f_{IN} when in lock) and $f_{IN} - f_{VCO}$ (0Hz when lock). By adding a capacitor to the phase detector output, the 2 times f_{IN} component is reduced, leaving a DC voltage that represents the phase difference between the two frequencies. This closes the loop and allows the VCO to track the input frequency.

The FSK comparator is used to determine if the VCO is driven above or below the center frequency (FSK comparator). This will produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

PRINCIPLES OF OPERATION

Signal Input (Pin 2): Signal is AC coupled to this terminal. The internal impedance at pin 2 is 20K Ω . Recommended input signal level is in the range of 10mV rms to 3V rms.

Quadrature Phase Detector Output (Pin 3): This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, pin 3 is connected to ground through a parallel combination of R_D and C_D (see Figure 3) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, pin 3 can be left open.

Lock Detect Output, Q (Pin 6): The output at pin 6 is at "low" state when the PLL is out of lock and goes to "high" state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L , to V_{CC} for proper operation. At "low" state, it can sink up to 5mA of load current.

Lock Detect Complement, (Pin 5): The output at pin 5 is the logic complement of the lock detect output at pin 6. This output is also an open collector type stage which can sink 5mA of load current at low or "on" state.

FSK Data Output (Pin 7): This output is an open collector logic stage which requires a pull-up resistor, R_L , to V_{CC} for proper operation. It can sink 5mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at pin 7 is indeterminate.

FSK Comparator Input (Pin 8): This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (pin 11). This data filter is formed by R_F and C_F (see Figure 3.) The threshold voltage of the comparator is set by the internal reference voltage, V_{REF} , available at pin 10.

Reference Voltage, V_{REF} (Pin 10): This pin is internally biased at the reference voltage level, V_{REF} : $V_{REF} = V_{CC}/2 - 650mV$. The DC voltage level at this pin forms an internal reference for the voltage levels at pins 5, 8, 11 and 12. Pin

10 must be bypassed to ground with a 0.1 μF capacitor for proper operation of the circuit.

Loop Phase Detector Output (Pin 11): This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by R_1 and C_1 connected to pin 11 (see Figure 3.) With no input signal, or with no phase error within the PLL, the DC level at pin 11 is very nearly equal to V_{REF} . The peak to peak voltage swing available at the phase detector output is equal to $2 \times V_{REF}$.

VCO Control Input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. The VCO free-running frequency, f_0 , is:

$$f_0 = \frac{1}{R_0 \cdot C_0} \text{ Hz}$$

where C_0 is the timing capacitor across pins 13 and 14. For optimum temperature stability, R_0 must be in the range of 10K Ω to 100K Ω (see Figure 9.)

This terminal is a low impedance point, and is internally biased at a DC level equal to V_{REF} . The maximum timing current drawn from pin 12 must be limited to $\leq 3mA$ for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C_0 , connected across these terminals (see Figure 6.) C_0 must be non-polar, and in the range of 200pF to 10 μF .

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X , in series with R_0 at pin 12 (see Figure 10.)

VCO Free-Running Frequency, f_0 : XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. For set-up or adjustment purposes, the VCO free-running frequency can be tuned by using the generalized circuit in Figure 3, and applying an alternating bit pattern of 0's and 1's at the known mark and space frequencies. By adjusting R_0 , the VCO can then be tuned to obtain a 50% duty cycle on the FSK output (pin 7). This will ensure that the VCO f_0 value is accurately referenced to the mark and space frequencies.

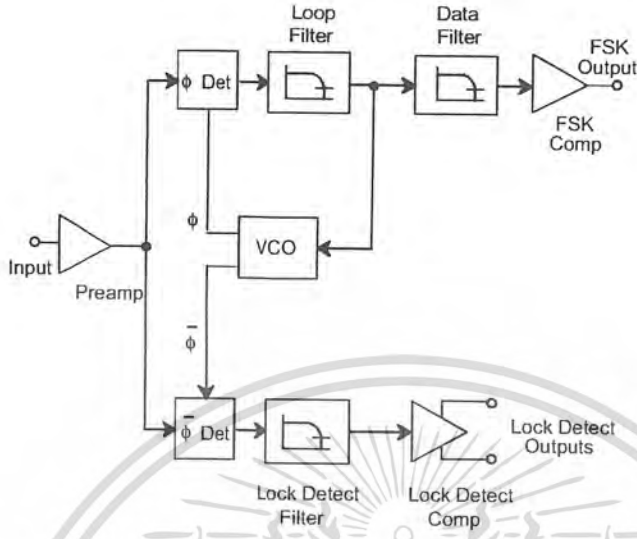


Figure 2. Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

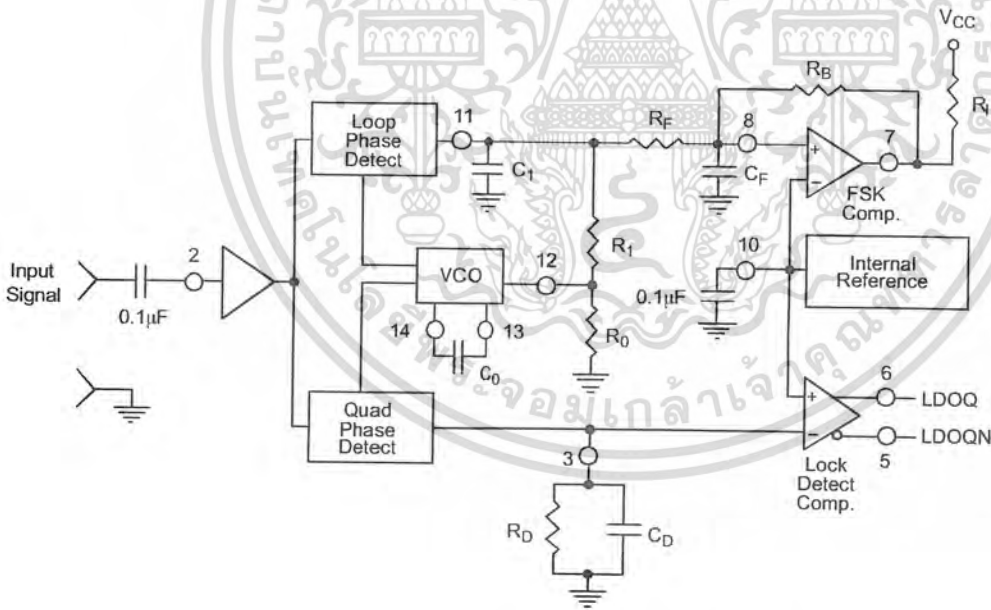


Figure 3. Generalized Circuit Connection for FSK and Tone Detection

DESIGN EQUATIONS

(All resistance in Ω , all frequency in Hz and all capacitance in farads, unless otherwise specified)

(See *Figure 3* for definition of components)

1. VCO Center Frequency, f_o :

$$f_o = \frac{1}{R_o \cdot C_o}$$

2. Internal Reference Voltage, V_{REF} (measured at pin 10):

$$V_{REF} = \left(\frac{V_{CC}}{2} \right) - 650mV \text{ in volts}$$

3. Loop Low-Pass Filter Time Constant, τ :

$$\tau = C_1 \cdot R_{PP} \text{ (seconds)}$$

where:

$$R_{PP} = \left(\frac{R_1 \cdot R_F}{R_1 + R_F} \right)$$

if R_F is ∞ or C_F reactance is ∞ , then $R_{PP} = R_1$

4. Loop Damping, ζ :

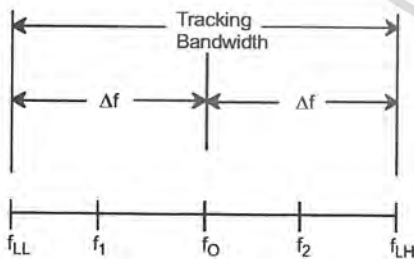
$$\zeta = \sqrt{\left(\frac{1250 \cdot C_o}{R_1 \cdot C_1} \right)}$$

Note: For derivation/explanation of this equation, please see TAN-011.

5. Loop-tracking

bandwidth, $\pm = \frac{\Delta f}{f_o}$

$$\frac{\Delta f}{f_o} = \frac{R_o}{R_1}$$



6. FSK Data filter time constant, t_F :

$$\tau_F = \frac{R_B \cdot R_F}{(R_B + R_F)} \cdot C_F \text{ (seconds)}$$

7. Loop phase detector conversion gain, K_d : (K_d is the differential DC voltage across pin 10 and pin 11, per unit of phase error at phase detector input):

$$K_d = \frac{V_{REF} \cdot R_1}{10,000 \cdot \pi} \left[\frac{\text{volt}}{\text{radian}} \right]$$

Note: For derivation/explanation of this equation, please see TAN-011.

8. VCO conversion gain, K_o : (K_o is the amount of change in VCO frequency, per unit of DC voltage change at pin 11):

$$K_o = \frac{-2\pi}{V_{REF} \cdot C_o \cdot R_1} = \left(\frac{\text{radian/second}}{\text{volt}} \right)$$

9. The filter transfer function:

$$F(s) = \frac{1}{1 + SR_1 \cdot C_1} \text{ at } 0 \text{ Hz. } \quad S = j\omega \text{ and } \omega = 0$$

10. Total loop gain, K_T :

$$K_T = K_o \cdot K_d \cdot F(s) = \left(\frac{R_F}{5,000 \cdot C_o \cdot (R_1 + R_F)} \right) \left[\frac{1}{\text{seconds}} \right]$$

11. Peak detector current I_A :

$$I_A = \frac{V_{REF}}{20,000} \text{ (} V_{REF} \text{ in volts and } I_A \text{ in amps)}$$

Note: For derivation/explanation of this equation, please see TAN-011.

APPLICATIONS INFORMATION

FSK Decoding

Figure 10 shows the basic circuit connection for FSK decoding. With reference to Figure 3 and Figure 10, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B from pin 7 to pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Design Instructions:

The circuit of Figure 10 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 and C_F . For a given set of FSK mark and space frequencies, f_0 and f_1 , these parameters can be calculated as follows:

(All resistance in Ω 's, all frequency in Hz and all capacitance in farads, unless otherwise specified)

- a) Calculate PLL center frequency, f_0 :

$$f_0 = \sqrt{F_1 \cdot F_2}$$

- b) Choose value of timing resistor R_0 , to be in the range of 10K Ω to 100K Ω . This choice is arbitrary. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .

$$R_0 = R_0 + \frac{R_X}{2}$$

- c) Calculate value of C_0 from design equation (1) or from Figure 7:

$$C_0 = \frac{1}{R_0 \cdot f_0}$$

- d) Calculate R_1 to give the desired tracking bandwidth (See design equation 5).

$$R_1 = \frac{R_0 \cdot f_0}{(f_1 - f_2)} \cdot 2$$

- e) Calculate C_1 to set loop damping. (See design equation 4):

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2}$$

- f) The input to the XR-2211 may sometimes be too sensitive to noise conditions on the input line. *Figure 4* illustrates a method of de-sensitizing the XR-2211 from such noisy line conditions by the use of a resistor, R_x , connected from pin 2 to ground. The value of R_x is chosen by the equation and the desired minimum signal threshold level.

$$V_{IN \text{ minimum (peak)}} = V_a - V_b = \Delta V \pm 2.8mV \text{ offset} = V_{REF} \frac{20,000}{(20,000 + R_x)} \text{ or } R_x = 20,000 \left(\frac{V_{REF}}{\Delta V} - 1 \right)$$

V_{IN} minimum (peak) input voltage must exceed this value to be detected (equivalent to adjusting V threshold)

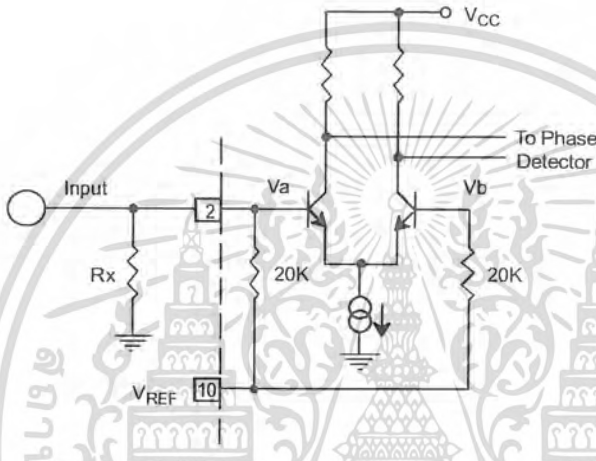


Figure 4. Desensitizing Input Stage

- g) Calculate Data Filter Capacitance, C_F :

$$R_{sum} = \frac{(R_F + R_1) \cdot R_B}{(R_1 + R_F + R_B)}$$

$$C_F = \frac{0.25}{(R_{sum} \cdot \text{Baud Rate})} \quad \text{Baud rate in } \frac{1}{\text{seconds}}$$

Note: All values except R_0 can be rounded to nearest standard value.

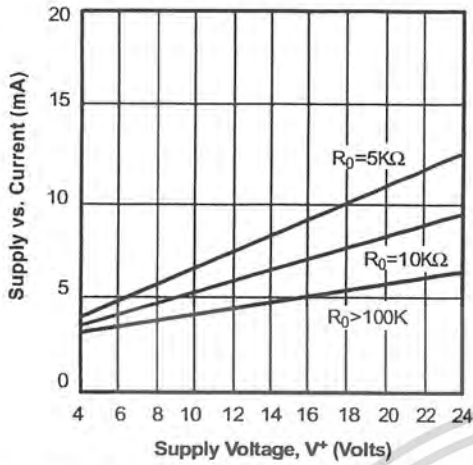


Figure 5. Typical Supply Current vs. V^+ (Logic Outputs Open Circuited)

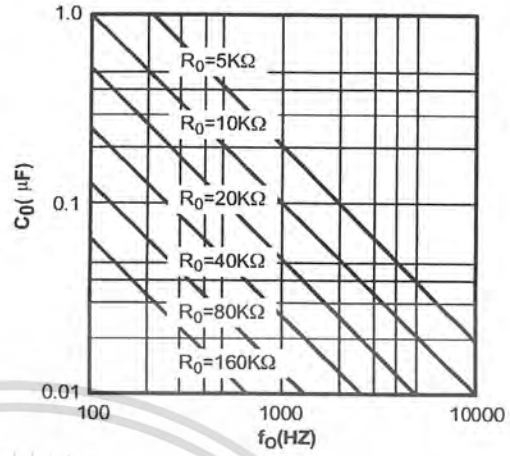


Figure 6. VCO Frequency vs. Timing Resistor

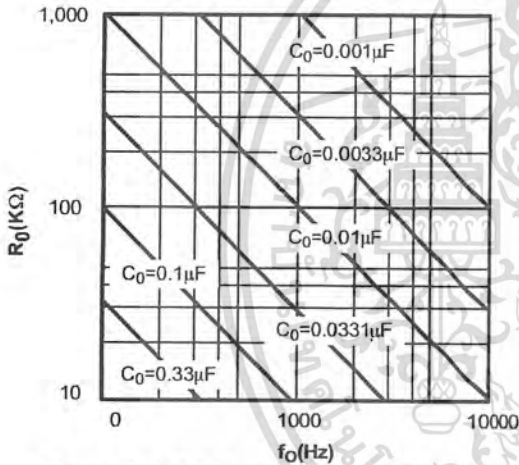


Figure 7. VCO Frequency vs. Timing Capacitor

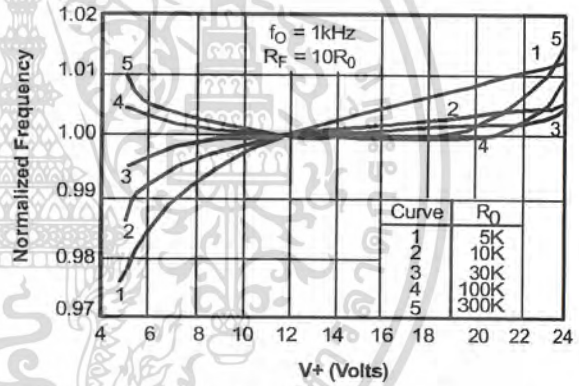


Figure 8. Typical f_0 vs. Power Supply Characteristics

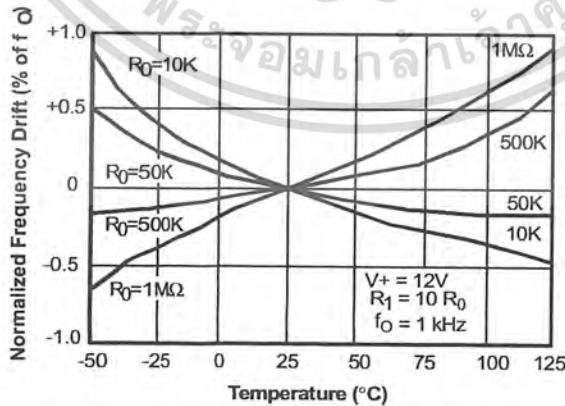


Figure 9. Typical Center Frequency Drift vs. Temperature