

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องชั่งดิจิทัล

DIGITAL WEIGHT



นางสาว จุติมา สุขพัฒน์ รหัส 39014148
นาย วรเมธ ลิ้มอักษร รหัส 39014453

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมการวัดคุมทางอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2542

เลขหม.....
เลขทะเบียน 36788
วัน, เดือน, ปี 29 ส.ค. 2548

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
เมื่อการเสิร์ชหาข้อมูลนี้เสร็จสิ้น กรุณาแจ้งให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา2542

ภาควิชาวิศวกรรมคอมพิวเตอร์

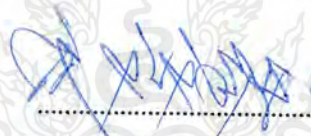
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องชั่งดิจิตอล

DIGITAL WEIGHT

ผู้จัดทำ

1. นางสาวฐิติมา สุขพัฒน์ 39014148
2. นายวรมธ ลิ้มอักษร 39014453



.....อาจารย์ที่ปรึกษา

(อาจารย์ วิชัย ตันติจริยางกูร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์
นักศึกษา

อาจารย์ที่ปรึกษา
สาขา
ปีการศึกษา

เครื่องชั่งดิจิตอล
นางสาว ฐิติมา พุฒพัฒน์
นาย วรเมธ ลิ้มอักษร
อาจารย์ วิชัย คันตจิรียงกูร
วิศวกรรมการวัดคุมทางอุตสาหกรรม
2542

บทคัดย่อ

ปริญญานิพนธ์นี้เสนอหลักการทำงานและวิธีการสร้างเครื่องชั่งดิจิตอลขึ้นมาเพื่อนำไปใช้งานและเป็นเครื่องต้นแบบในการนำไปพัฒนาต่อไปในอนาคต ซึ่งในที่นี้จะทำการสร้างเครื่องชั่งที่สามารถชั่งน้ำหนักได้ตั้งแต่ 0 ถึง 6 กิโลกรัม และมีความละเอียด 1 กรัม โดยการนำค่าแรงดันเอาท์พุทจากโหลดเซลล์ที่ได้จากการชั่งวัตถุมาทำการขยายให้มีขนาด 0 – 5 โวลต์ แล้วส่งไปแปลงเป็นสัญญาณดิจิตอลเพื่อนำค่าที่ได้ไปประมวลผลโดยไมโครคอนโทรลเลอร์แล้วแสดงค่าของน้ำหนักที่ได้ออกทางจอดิจิตอล

Thesis Title	DIGITAL WEIGHT
Student	Miss Thitima Phuipat
	Mr. Woramate Limaksorn
Thesis Advisor	Mr. Wichai Tantichariyangkul
Year	2542

Abstract

This thesis presents fundamental and procedure of making digital weight to use and being a prototype for applying in the future. In order to make the digital weight which can weight from 0-6 kilograms and accuracy is 1 gram ,the output voltage of loadcell is amplified to 0-5 volts. This analog voltage is converted to digital signal before compiled by microcontroller and show value of weight at digital display.

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
สารบัญ	III
สารบัญตาราง	V
สารบัญรูป	VI
บทที่ 1 บทนำ	I
1.1 วัตถุประสงค์และความเป็นมา	I
บทที่ 2 ทฤษฎีและหลักการทํางาน	3
2.1 หลักการทํางานพื้นฐานของเครื่องชั่งดิจิทัล	3
2.2 โพลีเมอร์	4
2.3 อินสตรูเมนต์เซ็นแอมพลิไฟเออร์ (INSTRUMENTATION AMPLIFIERS)	8
2.4 ไมโครคอนโทรลเลอร์ MCS-51	11
บทที่ 3 การคำนวณและการสร้าง	22
3.1 หลักการในการสร้างเครื่องชั่งดิจิทัล	22
3.2 วงจรแหล่งจ่ายไฟกระแสตรง	23
3.3 วงจรอินสตรูเมนต์เซ็นแอมพลิไฟเออร์	24
3.4 วงจรเอชดีคอนเวอร์เตอร์	25
3.5 วงจรกำเนิดสัญญาณพิกัดความถี่ 500 กิโลเฮิรตซ์	28
3.6 วงจรดีทิวเอคอนเวอร์เตอร์	28
3.7 วงจรดีเฟอเรนเชียลแอมพลิไฟายเออร์	30
3.8 รายละเอียดต่างๆ บนบอร์ด CPAT32	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 การทดลองและผลการทดลอง	หน้า
4.1 แรงดันเอาทาร์พุทที่ได้จาก โพลีเอทิลีน	36
4.2 วงจรอินสตรูเมนเตชันแอมป์ลิไฟเออร์	36
4.3 วงจรเอพิดีคอนเวอร์เตอร์	39
4.4 วงจรคิพูเอคอนเวอร์เตอร์	40
4.5 เครื่องชั่งดิจิตอล	44
บทที่ 5 บทสรุปและแนวทางการพัฒนาต่อ	45
ภาคผนวก	i
กิตติกรรมประกาศ	ii
บรรณานุกรม	iii



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2-1 บิตต่างๆ ภายในรีจิสเตอร์ PSW (PROGRAM STATUS WORD)	18
ตารางที่ 3-1 แสดงสถานะของแต่ละแอดเดรสเพื่อทำการเลือกช่องสัญญาณ	26
ตารางที่ 4-1 แสดงผลการวัดค่าเอาต์พุตของ โหลดเซลล์เมื่อทำการชั่งน้ำหนัก 0-6 กิโลกรัม	36
ตารางที่ 4-2 ผลการวัดเอาต์พุต โหลดเซลล์ และเอาต์พุตของวงจรอินสตรูเมนเตชัน แอมพลิไฟเออร์เมื่อทดลองชั่งน้ำหนักตั้งแต่ 0-6 กิโลกรัม	38
ตารางที่ 4-3 ผลของวงจร เอพิดีคอนเวอร์เตอร์ ตัวที่ 1 เมื่อป้อนอินพุต 0-5 โวลต์	39
ตารางที่ 4-4 ผลของวงจร เอพิดีคอนเวอร์เตอร์ ตัวที่ 2 เมื่อป้อนอินพุต 0-5 โวลต์	40
ตารางที่ 4-5 ผลของวงจร D/A CONVERTER	41
ตารางที่ 4-6 ผลการทดสอบเครื่องชั่ง โดยชั่งน้ำหนัก ตั้งแต่ 0-6 กิโลกรัม	44



สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 แสดงการทำงานของเครื่องชั่งน้ำหนักดิจิทัล	2
รูปที่ 2.1 ส่วนประกอบพื้นฐานของเครื่องชั่งดิจิทัล	4
รูปที่ 2.2 แสดง โทลคเซลล์และสเตรนเกจ	5
รูปที่ 2.3 สเตรนเกจชนิดฟอยล์ (a Foil-type strain gauge)	5
รูปที่ 2.4 แสดงการติดตั้งสเตรนเกจ ชนิดฟอยล์	5
รูปที่ 2.5 รูปแบบของสเตรนเกจแบบมีเปลือกหุ้มและลูกศรแสดงทิศทางการยืดตัวที่ ให้ค่าสเตรนสูงสุด	7
รูปที่ 2.6 รูปแบบการติดตั้งสเตรนเกจในลักษณะของบริดจ์	8
รูปที่ 2.7 ส่วนอินพุท(ส่วนแรก)ของ อินสตรูเมนเตชันแอมพลิไฟเออร์	9
รูปที่ 2.8 วงจรอินสตรูเมนเตชันแอมพลิไฟเออร์	10
รูปที่ 2.9 วงจรอินสตรูเมนเตชันแอมพลิไฟเออร์ที่มีเอาต์พุตออฟเซตคอนโทรล	10
รูปที่ 2.10 แสดงโครงสร้างภายในของ 8051	11
รูปที่ 2.11 แสดงขาของ 8051	12
รูปที่ 2.12 แสดงหน่วยความจำโปรแกรมของ 8051	14
รูปที่ 2.13 แสดงหน่วยความจำข้อมูลของ 8051	15
รูปที่ 2.14 แสดงรายละเอียดของพื้นที่หน่วยความจำที่เข้าถึงข้อมูล โดยทางตรงและทางอ้อม	16
รูปที่ 2.15 แสดงรายละเอียดของรีจิสเตอร์หน้าที่พิเศษ	17
รูปที่ 2.16 แสดงการต่อหน่วยความจำโปรแกรมภายนอก	20
รูปที่ 2.17 แสดงการต่อหน่วยความจำข้อมูลภายนอก	24
รูปที่ 3.1 แสดงส่วนประกอบหลักการของเครื่องชั่งดิจิทัล	23
รูปที่ 3.2 แสดงวงจรแหล่งจ่ายไฟกระแสตรง	24
รูปที่ 3.3 แสดงการต่อวงจรอินสตรูเมนเตชันแอมพลิไฟเออร์	25
รูปที่ 3.4 แสดงการต่อวงจรเอชคูคิคอนเวอร์เตอร์	25
รูปที่ 3.5 วงจรสร้างสัญญาณนาฬิกาความถี่ 500 กิโลเฮิรตซ์	28
รูปที่ 3.6 แสดงขาต่างๆของ DAC0808	29
รูปที่ 3.7 แสดงการต่อ DAC0808	29

	หน้า
รูปที่ 3.8 วงจรคิฟเฟอเรนเชียลแอมพลิไฟเออร์ อัตราขยายเท่ากับ 25	30
รูปที่ 3.9 แสดงตำแหน่งต่างๆบน บอร์ด CPAT32	32
รูปที่ 3.10 แสดง FLOW CHART ของโปรแกรมไมโครคอนโทรลเลอร์	33
รูปที่ 3.11 แสดงโหลดเซลล์ และ แทนโหลดเซลล์	34
รูปที่ 3.12 แสดงวงจรอินสตรูเมนเตชันแอมพลิไฟเออร์	34
รูปที่ 3.13 แสดงบอร์ด CPAT32	35
รูปที่ 3.14 แสดงวงจรเอทูดิคอนเวอร์เตอร์ วงจรกำเนิดสัญญาณพิกัดความถี่ 500 กิโลเฮิรตซ์ วงจรคิฟเฟอคอนเวอร์เตอร์ วงจรคิฟเฟอเรนเชียลแอมพลิไฟเออร์	35
รูปที่ 4.1 กราฟแสดงความสัมพันธ์ระหว่างแรงดันเอาต์พุตของ โหลดเซลล์ กับน้ำหนัก ตั้งแต่ 0-6 กิโลกรัม	37
รูปที่ 4.2 กราฟแสดงความสัมพันธ์ระหว่าง แรงดันอินพุตกับแรงดันเอาต์พุตของ วงจร อินสตรูเมนเตชันแอมพลิไฟเออร์	38
รูปที่ 4.3 กราฟที่ได้จากผลการทดลองวงจร ดิฟเฟอคอนเวอร์เตอร์	43

บทที่ 1 บทนำ

1.1 วัตถุประสงค์และความเป็นมา

1.1.1 ความเป็นมา

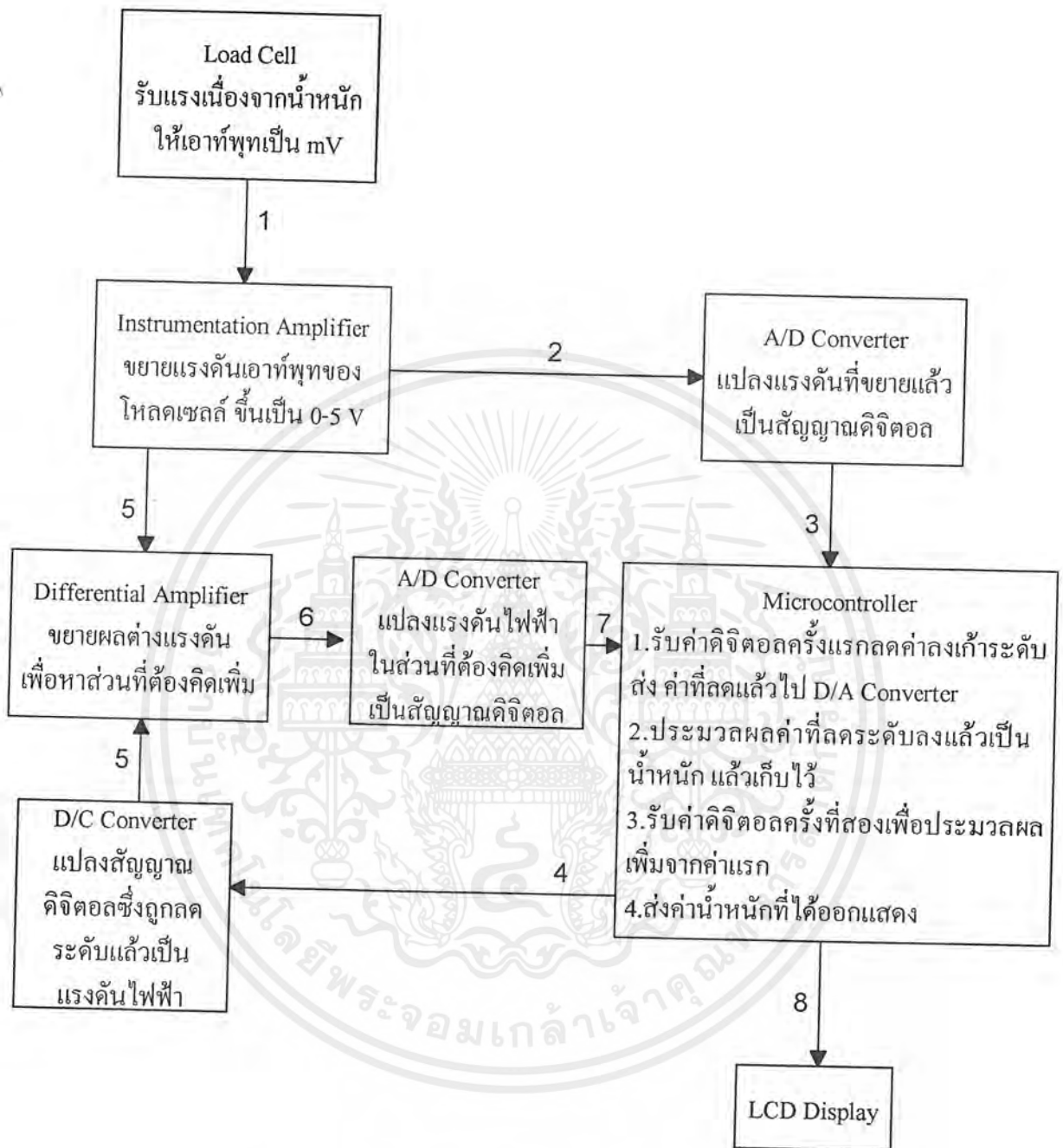
ในโรงงานอุตสาหกรรมส่วนใหญ่ เครื่องซึ่งถูกนำมาใช้ทั้งในกระบวนการผลิตและการบรรจุผลิตภัณฑ์สำเร็จ ในสมัยก่อนเครื่องซึ่งที่ใช้จะอาศัยหลักการทางกลศาสตร์ และแสดงผลด้วยหน้าปัดที่มีเข็มชี้แสดงค่า ซึ่งให้ความละเอียดและความเที่ยงตรงไม่เพียงพอ ปัจจุบันจึงได้มีการนำเครื่องซึ่งที่อาศัยหลักการทางกลศาสตร์และไฟฟ้ามาใช้ซึ่งก็คือ เครื่องซึ่งดิจิตอลนั่นเอง เครื่องซึ่งดิจิตอลให้ความละเอียด ความเที่ยงตรงที่ดีกว่าและสะดวกรวดเร็วในการใช้งาน นอกจากนี้สัญญาณไฟฟ้า หรือสัญญาณดิจิตอลที่ได้ออกมายังสามารถนำไปประยุกต์เพื่อใช้งานอย่างอื่นได้อีกด้วย แต่เครื่องซึ่งเหล่านั้นล้วนแต่ต้องสั่งนำเข้าจากต่างประเทศ ซึ่งมีราคาแพง

1.1.2 วัตถุประสงค์

โครงการนี้จัดทำขึ้นเพื่อประโยชน์ทางการศึกษาและพัฒนาเครื่องซึ่งดิจิตอลให้มีประสิทธิภาพดีเทียบเท่าหรือมากกว่าเครื่องซึ่งดิจิตอลที่นำเข้าจากต่างประเทศ โดยมีต้นทุนในการผลิตที่ต่ำกว่า และสามารถผลิตขึ้นมาใช้ได้เอง โดยไม่ต้องนำเข้าจากต่างประเทศ เป็นการประหยัดและทำให้เงินไม่รั่วไหลออกไปยังต่างประเทศ และเพื่อใช้เป็นต้นแบบในการพัฒนาต่อไปในอนาคต

1.1.3 ขอบเขตของ โครงการงาน

เครื่องซึ่งน้ำหนักนี้สามารถชั่งน้ำหนักวัตถุที่มีน้ำหนักไม่เกิน 6 กิโลกรัม กำหนดความละเอียดในการชั่ง 1 กรัม แสดงผลผ่านหน้าจอ LCD 16 หลัก โดยแสดงผลเป็นทศนิยม 3 ตำแหน่ง ในหน่วยกิโลกรัม และมีเสียงเตือนเมื่อมีการชั่งเกินพิกัดน้ำหนักที่กำหนด



รูปที่ 1.1 แสดงการทำงานของเครื่องชั่งน้ำหนักดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการทำงาน

2.1 หลักการทำงานพื้นฐานของเครื่องชั่งดิจิตอล

เครื่องชั่งดิจิตอลเป็นเครื่องชั่งที่อาศัยหลักการทางกลศาสตร์และไฟฟ้าในการชั่งและแสดงค่าน้ำหนัก โดยมีหลักการพื้นฐานและส่วนประกอบหลักดังนี้

2.1.1 โหลดเซลล์ (LOAD CELL)

เป็นส่วนที่รับแรงกระทำเนื่องจากน้ำหนักของวัตถุที่นำมาชั่ง จะมีส่วนของสเตรนเกจ (STRAIN GAUGES) อยู่ในโหลดเซลล์ ซึ่งการเปลี่ยนแปลงค่าความต้านทานของสเตรนเกจเพียงเล็กน้อยจะถูกวัดโดยวิทสโตนบริดจ์ (WHEATSTONE BRIDGE) โดยมีหลักการทำงานคือ ถ้าไม่มีน้ำหนักมากตกลงบนโหลดเซลล์ ค่าความต้านทานในวิทสโตนบริดจ์ทั้ง 4 ตัวจะมีค่าเท่ากัน แรงดันเอาต์พุตของโหลดเซลล์จะเป็นศูนย์ และถ้ามีน้ำหนักมากตกลงโหลดเซลล์ ค่าความต้านทานของสเตรนเกจก็จะเปลี่ยนไป ทำให้แรงดันเอาต์พุตของโหลดเซลล์เปลี่ยนไปในหน่วยของมิลลิโวลต์ ซึ่งจะขึ้นอยู่กับน้ำหนักของวัตถุที่นำมาชั่ง

2.1.2 วงจรขยายสัญญาณแรงดันไฟฟ้า

เป็นส่วนขยายแรงดันไฟฟ้าที่ได้จากเอาต์พุตของโหลดเซลล์ เนื่องจากค่าแรงดันเอาต์พุตของโหลดเซลล์ที่ได้จะมีขนาดเล็กมาก คืออยู่ในหน่วยมิลลิโวลต์ ไม่เหมาะสมที่จะนำไปประยุกต์ใช้งานไม่ว่าจะนำไปแสดงค่าน้ำหนักหรือเพื่อเป็นสัญญาณในการควบคุม จึงต้องมีการขยายสัญญาณให้มีขนาดใหญ่ขึ้น

2.1.3 วงจรเอทวูคิคอนเวอร์เตอร์

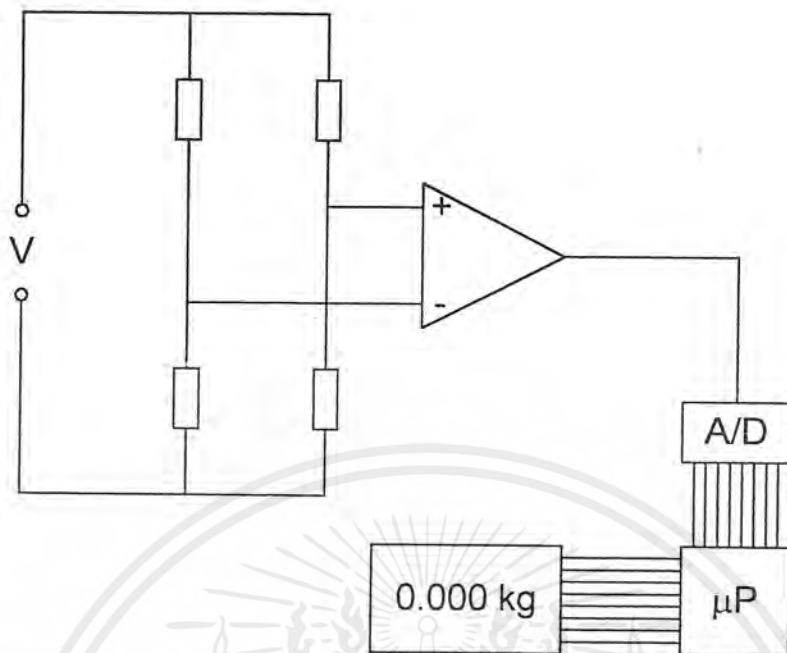
เป็นส่วนที่ทำการแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิตอล ในการนำสัญญาณแรงดันเอาต์พุตของโหลดเซลล์ที่ได้ขยายสัญญาณแล้วนั้น ไปประมวลผลด้วยไมโครคอนโทรล หรือด้วยคอมพิวเตอร์ จำเป็นต้องมีการแปลงสัญญาณแรงดันไฟฟ้าซึ่งเป็นสัญญาณอนาล็อก ให้เป็นสัญญาณดิจิตอลก่อน

2.1.4 ไมโครคอนโทรลเลอร์

จะทำหน้าที่ประมวลผลสัญญาณดิจิตอลที่ได้จากวงจรเอทวูคิคอนเวอร์เตอร์ได้เป็นน้ำหนักวัตถุที่ชั่ง แล้วส่งต่อไปยังดิจิตอล ดิสเพลย์ (DIGITAL DISPLAY)

2.1.5 ดิจิตอลดิสเพลย์

เป็นส่วนที่แสดงผลที่ได้จากการประมวลผลของไมโครคอนโทรลเลอร์



รูปที่ 2.1 ส่วนประกอบพื้นฐานของเครื่องชั่งดิจิทัล

2.2 โหลดเซลล์

โหลดเซลล์ คือ ทรานสดิวเซอร์ (Transducer) ที่ปรับและประยุกต์แรงมาเป็นน้ำหนักโหลด เซลล์ออกแบบโดยใช้สเตรนเกจ (Strain Gauge) ชนิดฟอยล์ (Foil) ประกอบกันเป็นวงจรวีทสโตนบริดจ์ (Wheatstone Bridge Circuit) วงจรบริดจ์จะใช้แรงดันไบแอสตั้งแต่ 5 ถึง 15 โวลต์ โดยจะให้แรงดันเอาต์พุตจากการวัดที่ละเอียดเป็นมิลลิโวลต์

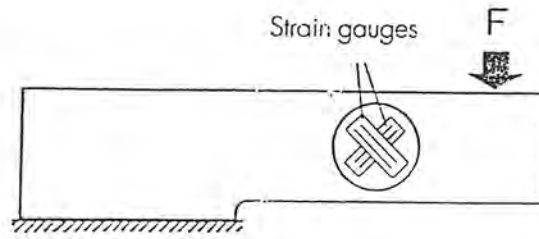
2.2.1 สภาพความต้านทานของสเตรนเกจ (Resistive Strain Gauge)

สเตรนเกจถูกนำมาเป็นทรานสดิวเซอร์เนื่องจากผลการเปลี่ยนแปลงทางไฟฟ้าของมัน โดยความต้านทานจะเปลี่ยนแปลงไป เมื่อทำให้ตัวมันเปลี่ยนแปลงไปจากสภาวะปกติ เช่น ยืด หด หรือทำให้โค้งงอ เป็นต้น

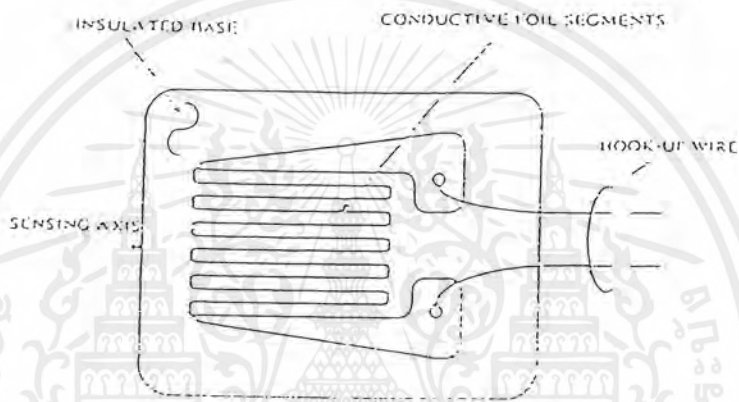
สเตรนเกจ จะแบ่งออกได้เป็น 2 แบบ

2.2.1.1 สเตรนเกจที่เป็นโลหะและสารเซมิคอนดักเตอร์

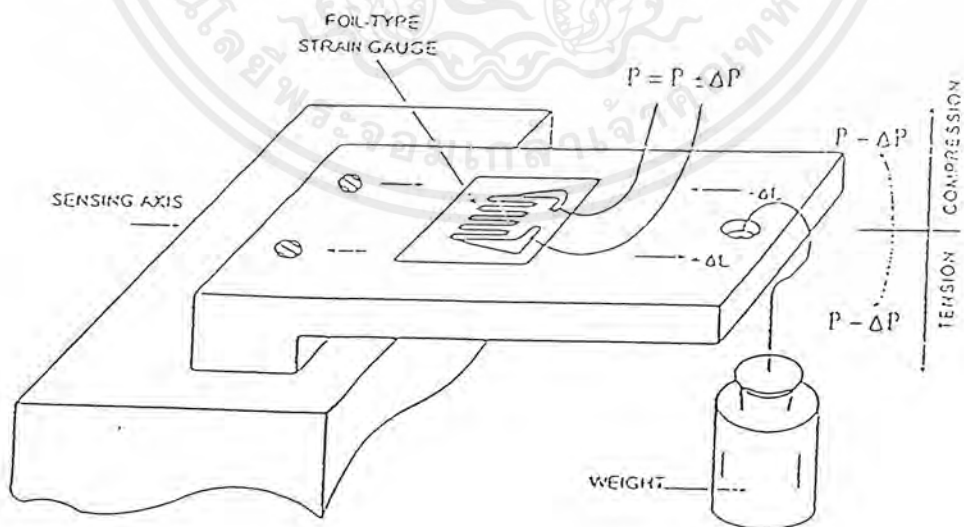
2.2.1.2 สเตรนเกจที่ยืดหยุ่นได้



รูปที่ 2.2 แสดง โหลดเซลล์และสเตรนเกจ



รูปที่ 2.3 สเตรนเกจชนิดฟอยล์ (a Foil-type strain gauge)



รูปที่ 2.4 แสดงการติดตั้งสเตรนเกจ ชนิดฟอยล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 หลักการเบื้องต้นของสเตรนเกจ

ในลวดเส้นหนึ่งค่าความต้านทานของมันจะเขียนเป็นสมการได้ดังนี้

$$R = \rho L / A \quad (2.1)$$

เมื่อ R = ความต้านทานภายในลวด

ρ = อำนวยาการต่อต้านภายในลวด (resistivity)

L = ความยาวลวด

A = พื้นที่ตัดขวาง

เมื่อลวดเส้นนี้ถูกทำให้ยืดออก ผลที่เกิดขึ้นคือ พื้นที่หน้าตัด (A) จะลดลงตามสมการที่ 2.1 จะเห็นได้อย่างชัดเจนว่าความต้านทานของลวดจะสูงขึ้น ขณะเดียวกันการยืดเส้นลวดออกแรงที่ใช้ดึงจะมีผลกระทบต่อโครงสร้างของโมเลกุลภายในส่งผลให้ค่าอำนวยาการเปลี่ยนแปลงภายในลวดเปลี่ยนแปลงไปด้วยคือมีค่าเพิ่มขึ้น ทำให้ค่าความต้านทานสูงขึ้น เมื่อรวมผลทั้งสองเข้าด้วยกันสามารถเขียนได้ดังนี้

$$\Delta R / R = (1 + 2\sigma) \Delta L / L + \Delta \rho / \rho \quad (2.2)$$

เมื่อ $\Delta R / R$ = อัตราส่วนของความต้านทานที่เปลี่ยนไป

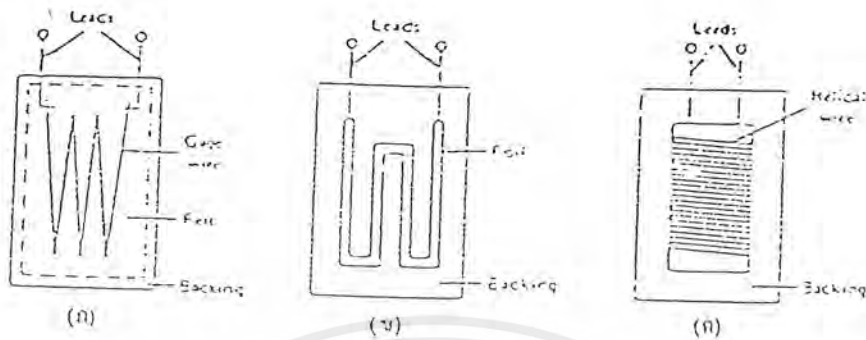
σ = Poisson's ratio = $-(\Delta D / D) / (\Delta L / L)$

$\Delta L / L$ = อัตราส่วนความยาวที่เปลี่ยนไป

$\Delta D / D$ = อัตราส่วนเส้นผ่านศูนย์กลางที่เปลี่ยนไป

$\Delta \rho / \rho$ = อัตราส่วนริซีสติวิตีที่เปลี่ยนไป

สำหรับสเตรนเกจแบบมีเปลือกหุ้มจะประกอบด้วยสายโลหะที่มีฟอยล์หุ้มหรือบรรจุอยู่ในฟิล์มที่ภายในเป็นสูญญากาศหรืออยู่ในแท่งสารกึ่งตัวนำ รูปที่ 2.5 แสดงแบบต่างๆของสเตรนเกจแบบมีเปลือกหุ้ม การตอบสนองของมันจะเบี่ยงเบนไปจากการเป็นเชิงเส้น



รูปที่ 2.5 รูปแบบของสเทรนเกจแบบมีเปลือกหุ้มและถูกสรุแสดงทิศทางการยึดตัวที่ให้ค่าสเทรนสูงสุด

(ก) Resistive - Wire type

(ข) Foil type

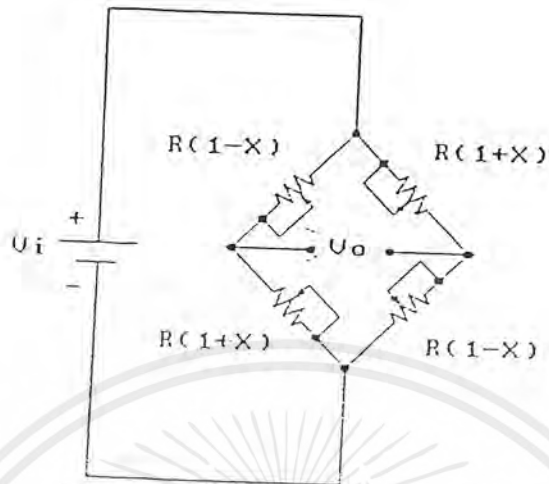
(ค) Helical - Wire type

2.2.3 วงจรบริดจ์ (Bridge Circuit)

เนื่องจากอัตราการเปลี่ยนแปลงความต้านทานของสเทรนเกจจะน้อยมาก โดยปกติประมาณ 1 เปอร์เซ็นต์ ดังนั้นการออกแบบจะต้องคำนึงถึงผลกระทบของอุณหภูมิที่มีต่อสเทรนเกจด้วย ทางหนึ่งที่ใช้ในการชดเชยเกี่ยวกับผลกระทบของอุณหภูมิคือ ใช้เกจ 4 ตัวต่อกันเป็นลักษณะของวีทสโตน บริดจ์แบบสมดุลย์ โดยถือว่าการเปลี่ยนแปลงเนื่องจากอุณหภูมิของเกจเท่ากันทุกตัวทำให้บริดจ์สมดุลย์อยู่ตลอดเวลา

รูปที่ 2.6 แสดงวงจรบริดจ์ประกอบด้วยความต้านทานสี่ตัว สองตัวจะมีค่าเพิ่มขึ้นและอีกสองตัวจะมีค่าลดลงด้วยอัตราส่วนเดียวกัน การใช้งานในรูปแบบนี้มักจะใช้งานบ่อยๆ สำหรับการนำเอาสเทรนเกจมาช่วยในการวัดเอาท์พุทที่ได้จากการต่อแบบนี้จะมีค่าเป็นสี่เท่าของเอาท์พุทที่ได้จากบริดจ์ที่ใช้สเทรนเกจตัวเดียวในวงจร อีกประการหนึ่งคือจะเป็นเชิงเส้นตามค่าของ X

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 รูปแบบการติดตั้งสเตรนเกจในลักษณะของบริดจ์

2.3 อินสตรูเมนต์แอมพลิไฟเออร์ (INSTRUMENTATION AMPLIFIERS)

อินสตรูเมนต์แอมพลิไฟเออร์ เป็นวงจรรขยายที่มีประโยชน์ในการใช้งานอย่างมาก สามารถประยุกต์ให้เข้ากับงานได้หลายประเภท วงจรอินสตรูเมนต์แอมพลิไฟเออร์ ประกอบด้วยสองถ่วง ในส่วนแรกจะเป็นไฮอินพุทอิมพีแดนซ์ที่อินพุททั้งสอง และสามารถปรับอัตราขยายได้ด้วยตัวต้านทานหนึ่งตัว ในส่วนที่สองเป็นการขยายผลต่างและเอาท์พุท การป้อนกลับแบบลบ (negative feedback) และการต่อกราวด์อ้างอิง (ground reference connections)

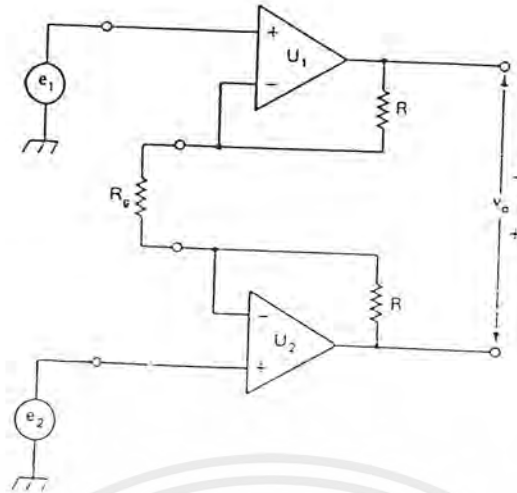
ในส่วนแรกที่เป็นอินพุทแสดงดังรูปที่ 2.7 ซึ่งประกอบด้วย ออปแอมป์ (op amp) สองตัวที่เหมือนกัน แรงดันอินพุทของออปแอมป์แต่ละตัว (e_1 และ e_2) ถูกต่อเข้ากับขาบวกของออปแอมป์ ออปแอมป์นี้คือเป็นวงจรมตามแรงดัน (voltage follower) ทำให้อินสตรูเมนต์แอมพลิไฟเออร์เป็นไฮอินพุทอิมพีแดนซ์ เอาท์พุทของออปแอมป์เชื่อมต่อกัน โดยผ่านตัวต้านทาน แรงดันเอาท์พุทที่เกิดจากเอาท์พุททั้งสองของออปแอมป์ ดังสมการข้างล่างนี้

$$V_o = (e_2 - e_1) \left(1 + \frac{2R}{R_g} \right)$$

$$V_{R_g} = e_2 - e_1$$

$$I_{R_g} = \frac{e_2 - e_1}{R_g}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



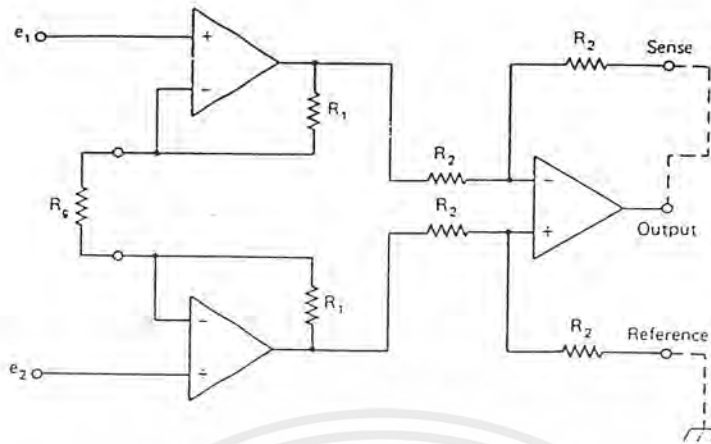
รูปที่ 2.7 ส่วนอินพุต(ส่วนแรก)ของ อินสทรูเมนเตชันแอมพลิไฟเออร์
 กระแสจะผ่านตัวต้านทานทั้ง 3 ตัว เนื่องจากออปแอมป์ไม่มีกระแสไหลเข้าทางอินพุต ดังนั้นแรงดันเอาต์พุต V_0 เป็นคิ่งสมการข้างล่างนี้

$$\begin{aligned} V_0 &= I_{R_g} \times (2R + R_g) \\ &= \frac{e_2 - e_1}{R_g} (2R + R_g) \\ &= (e_2 - e_1) \left(1 + \frac{2R}{R_g} \right) \end{aligned}$$

การเปลี่ยนค่า R_g ทำให้แรงดันเอาต์พุตเปลี่ยนไป การเพิ่มอัตราขยายต้องลดค่า R_g เป็นการลดผลของกระแสออฟเซ็ต

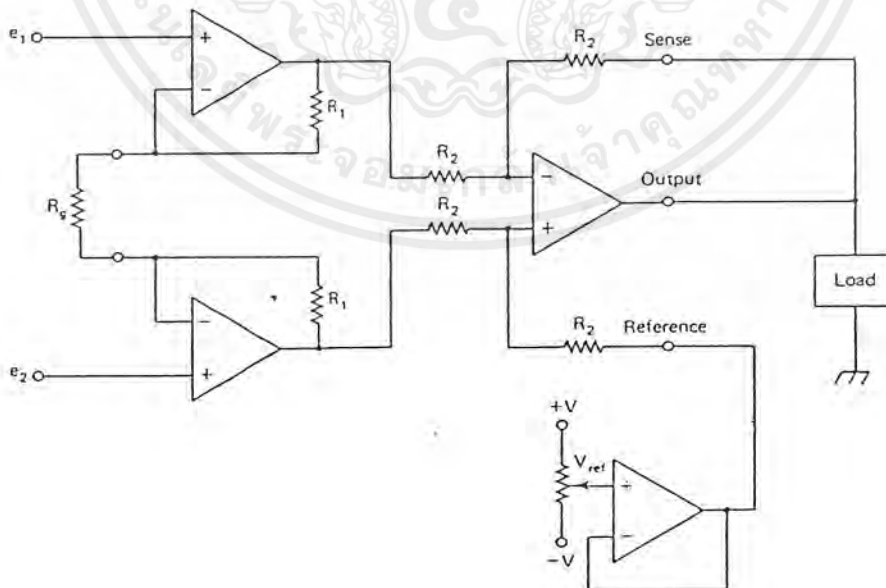
ส่วนที่สองของอินสทรูเมนเตชันแอมพลิไฟเออร์ เป็นวงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์ ที่มีอัตราขยายเท่ากับ 1 วงจรอินสทรูเมนเตชันแอมพลิไฟเออร์ที่สมบูรณ์ (ทั้งสองส่วน) แสดงดังรูปที่ 2.8 จะเห็นได้ว่าในส่วนที่สองมี 3 เทอร์มินอล (terminal) ค่อออกมา เช่น สัเทอร์มินอล (sense terminal) ใช้เพื่อทำการค่อลูปป้อนกลับแบบลบ (negative feedback loop) เรฟเฟอเรนซ์เทอร์มินอล (reference terminal) ใช้เพื่อกำหนดแรงดันอ้างอิงของเอาต์พุต สำหรับการนำไปใช้โดยทั่วไปจะค่อ สัเทอร์มินอลกับเอาต์พุต (เป็นลูปป้อนกลับแบบลบอย่างสมบูรณ์) และค่อเรฟเฟอเรนซ์เทอร์มินอลกับกราวด์ ซึ่งการค่อแบบนี้ทำให้ได้เอาต์พุตเหมือนวงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 วงจรอินสตรูเมนต์แอมพลิไฟเออร์

สำหรับแรงดันคิซีเอาต์พุตของอินสตรูเมนต์แอมพลิไฟเออร์ สามารถปรับเลื่อน(shift) ได้ แสดงวงจรดังรูป 2.9 แรงดันคิซีอ้างอิงต่อที่เฟรเฟอเรนซ์เทอร์มินอล การเลื่อนของเอาต์พุตของอินสตรูเมนต์แอมพลิไฟเออร์ขึ้นเท่าๆกันนี้ เราสามารถพิสูจน์ได้โดยวิเคราะห์ วงจรคิฟเฟอเรนเชียลแอมพลิไฟเออร์ โดยใช้ซูเปอร์โพสิชัน(superposition) วงจรตามแรงดันทำให้แน่ใจได้ว่าค่า R_2 ที่มีค่าน้อยจะถูกขับด้วยแหล่งจ่ายแรงดันอุดมคติ(อิมพีแดนซ์เท่ากับศูนย์) เพื่อทำให้อัตราขยายในส่วนที่สองถูกต้องและสมดุล การควบคุมเอาต์พุตออฟเซตช่วยให้สามารถชดเชยออฟเซตของวงจรขยาย และเลื่อนสัญญาณของเซ็นเซอร์ไปยังจุดซีโรที่ต่างกัน



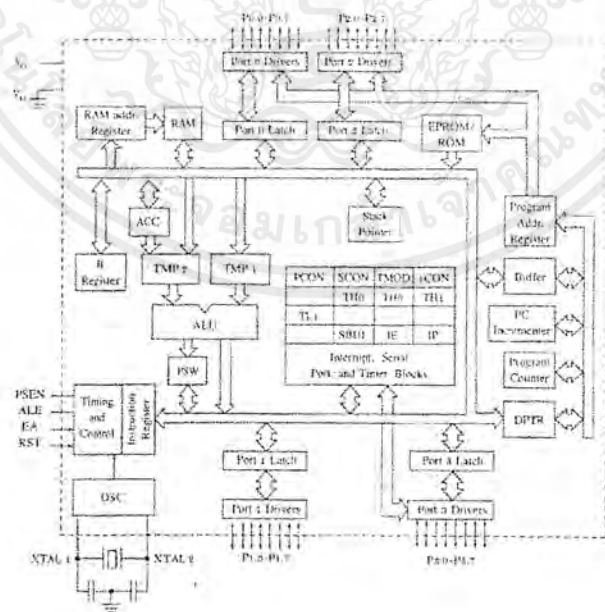
รูปที่ 2.9 วงจรอินสตรูเมนต์แอมพลิไฟเออร์ที่มีเอาต์พุตออฟเซตคอนโทรล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ 8051 เป็นไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ที่บริษัทอินเทลผลิตขึ้น โดยมีคุณสมบัติดังนี้

- เป็นไมโครโปรเซสเซอร์ขนาด 8 บิตสำหรับงานควบคุมต่าง ๆ
- มีความสามารถประมวลผลของลอจิกระดับบิต
- มีขนาดของหน่วยความจำสำหรับโปรแกรมทำงานได้ถึง 64 กิโลไบต์
- มีขนาดของหน่วยความจำสำหรับเก็บข้อมูลได้ถึง 64 กิโลไบต์
- มีหน่วยความจำสำหรับโปรแกรมภายในขนาด 4 กิโลไบต์
- มีหน่วยความจำข้อมูลภายในขนาด 128 ไบต์
- มีพอร์ตสำหรับควบคุม 4 พอร์ตและสามารถอ้างอิงพอร์ตได้ระดับบิตต่อบิต
- มีชุด ไทมเมอร์/เคาน์เตอร์ ขนาด 16 บิต 2 ชุด
- มีอนุกรมที่สามารถรับส่งข้อมูลแบบฟูลดิวเพล็กซ์ (FULL DUPLEX) ความเร็วสูง
- มีโครงสร้างการรับการอินเทอร์รัพท์จาก 6 แหล่งกำเนิดสัญญาณและ 5 ตำแหน่งโปรแกรมทำงานตอบรับการอินเทอร์รัพท์โดยสามารถจัดระดับความสำคัญได้ 2 ระดับ
- มีแหล่งกำเนิดความถี่อ้างอิงการทำงานในตัว

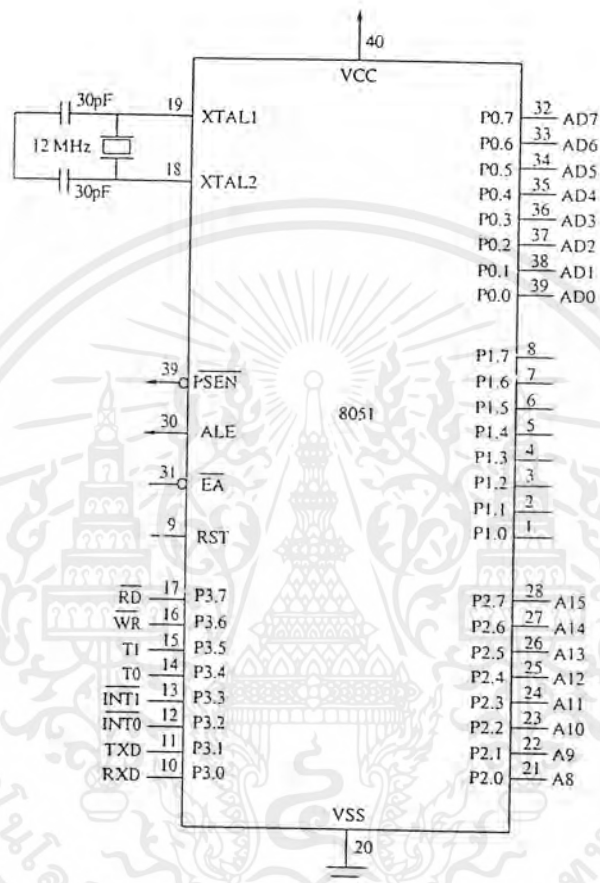


รูปที่ 2.10 แสดง โครงสร้างภายในของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของขาสัญญาณของ 8051

โดยมากแล้วไมโครคอนโทรลเลอร์ตระกูลนี้ มักจะมีรูปร่างเป็น ไอซี ขนาด 14 ขา ดังแสดง
ในรูปที่ 2.11



รูปที่ 2.11 แสดงขาของ 8051

V_{cc} ขาแหล่งจ่ายไฟฟ้า (+5V.)

V_{ss} ขากราวด์

P0 เป็นขาพอร์ท 0 ของ 8051 มีขนาด 8 บิตชนิดสองทิศทาง เมื่อใช้เป็นเอาต์พุตสามารถต่อกับ ไอซี TTL ตระกูล LS ได้ 8 ตัว เมื่อต้องการใช้งานเป็นอินพุตต้องส่งค่าลอจิก 1 ออกไปที่ พอร์ทก่อนเพื่อทำให้ลอยซึ่งจะเป็นอิมพีแดนซ์สูง พอร์ท P0 จะทำงานอีกหน้าที่หนึ่งคือ เป็นขาให้สัญญาณมัลติเพล็กซ์ระหว่างสัญญาณข้อมูลกับแอสลับต่างของสัญญาณแอสเคลรต ในกรณีที่ใช้นหน่วยความจำภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- P1** เป็นขาพอร์ท 1 ของ 8051 ขนาด 8 บิต ชนิดสองทิศทาง มีพูลอัพอยู่ภายใน เมื่อใช้เป็นเอาต์พุตสามารถต่อกับไอซี TTL ตระกูล LS ได้ 4 ตัว เมื่อต้องการใช้งานเป็นอินพุตต้องส่งค่าลอจิก 1 ออกไปที่พอร์ทก่อน
- P2** เป็นขาพอร์ท 2 ของ 8051 ขนาด 8 บิต ชนิดสองทิศทาง มีพูลอัพอยู่ภายใน เมื่อใช้เป็นเอาต์พุตสามารถต่อกับไอซี TTL ตระกูล LS ได้ 4 ตัว เมื่อต้องการใช้งานเป็นอินพุตต้องส่งค่าลอจิก 1 ออกไปที่พอร์ทก่อน นอกจากนี้ พอร์ท 2 ยังทำหน้าที่ให้สัญญาณแอดเดรส 8 บิตบน ในกรณีที่ใช้หน่วยความจำภายนอก ในกรณีอ้างแอดเดรส หน่วยความจำขนาด 16 บิต ดังนั้นขณะที่ใช้หน่วยความจำภายนอก จะต้องไม่มีการเขียนข้อมูลใด ๆ ไปที่พอร์ท 2 จะทำให้เกิดความผิดพลาดการทำงานได้
- P3** เป็นขาพอร์ท 3 ของ 8051 ขนาด 8 บิต ชนิดสองทิศทาง มีพูลอัพอยู่ภายใน เมื่อใช้เป็นเอาต์พุตสามารถต่อกับไอซี TTL ตระกูล LS ได้ 4 ตัว เมื่อต้องการใช้งานเป็นอินพุตต้องส่งค่าลอจิก 1 ออกไปที่พอร์ทก่อน แต่พอร์ท 3 นี้จะมีหน้าที่พิเศษดังตารางข้างล่าง

ขาพอร์ท	หน้าที่พิเศษ
P3.0	R x D (สำหรับรับข้อมูลแบบอนุกรม)
P3.1	T x D (สำหรับส่งข้อมูลแบบอนุกรม)
P3.2	INT0 (ขาอินเทอร์รัพท์ภายนอก 0)
P3.3	INT1 (ขาอินเทอร์รัพท์ภายนอก 1)
P3.4	TO (ขาอินพุทของ Timer 0)
P3.5	T1 (ขาอินพุทของ Timer 1)
P3.6	WR (สำหรับสัญญาณเขียนหน่วยความจำข้อมูลภายนอก)
P3.7	RD (สำหรับสัญญาณอ่านหน่วยความจำข้อมูลภายนอก)

ดังนั้น เมื่อมีการใช้สัญญาณดังกล่าว จึงไม่ควรเขียนข้อมูลไปที่พอร์ท 3 จะทำให้การทำงานของ 8051 ผิดพลาดได้

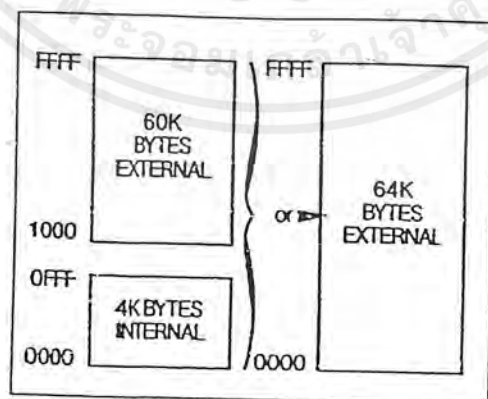
- RST** ขาดำหรับรีเซ็ตการทำงานของ 8051 โดยการให้ลอจิกหนึ่งอย่างน้อย 2 ช่วง เมกซ์ซินไซเคิล
- ALE** ขาส่งสไตรบสำหรับใช้ในการแลตซ์แอดเดรส ไบต์ค่า (A7-A0) ที่ส่งออกมาจากพอร์ท 0 สัญญาณนี้จะแอกทีฟทุกๆ 2 ครั้งใน 1 เมกซ์ซินไซเคิล
- PSEN** เป็นขาสไตรบที่ใช้สำหรับอ่านข้อมูลจาก หน่วยความจำโปรแกรมภายนอก สัญญาณนี้จะส่งออกมา 2 ครั้งในแต่ละเมกซ์ซินไซเคิลแต่ถ้าเป็นการอ่าน หน่วยความจำโปรแกรมภายใน จะไม่มีสัญญาณออกที่ขานี้
- EA** ใช้เลือกหน่วยความจำโปรแกรมภายนอก
 ป้อน "0" จะอ่าน โปรแกรมจากภายนอกชิพ
 ป้อน "1" จะอ่าน โปรแกรมจากภายในชิพ
- XTAL1** ขาเข้าของวงจรถูกกำเนิดความถี่อ้างอิงภายในของ 8051
- XTAL2** ขาออกของวงจรถูกกำเนิดความถี่อ้างอิงภายในของ 8051

โครงสร้างหน่วยความจำของ 8051

หน่วยความจำของ 8051 แบ่งออกเป็น 2 ชนิด ได้แก่หน่วยความจำสำหรับโปรแกรมและหน่วยความจำสำหรับเก็บข้อมูล

1. หน่วยความจำโปรแกรมของ 8051

หน่วยความจำโปรแกรมของ 8051 เป็นบริเวณหน่วยความจำสำหรับเก็บข้อมูล และคำสั่งใช้งานต่างๆ ซึ่งแม้ว่าจะไม่มีการจ่ายกระแสไฟฟ้าให้กับระบบ ข้อมูลเหล่านี้ก็ยังคงอยู่ไม่สูญหาย



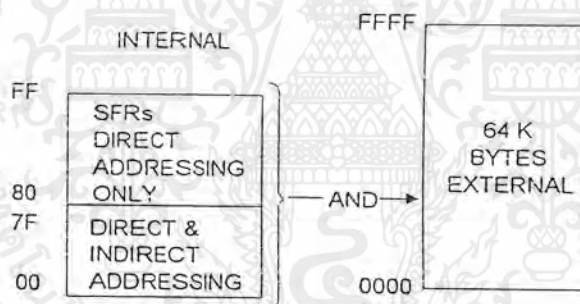
รูปที่ 2.12 แสดงหน่วยความจำโปรแกรมของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8051 สามารถอ่านข้อมูลหน่วยความจำโปรแกรมนี้ได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทของหน่วยความจำโปรแกรมเป็น 2 ลักษณะ ตามตำแหน่งของหน่วยความจำนั้น คือ หน่วยความจำโปรแกรมภายใน (INTERNAL PROGRAM MEMORY) ซึ่งเป็นหน่วยความจำสำหรับอ่านอย่างเดียว (READ ONLY MEMORY) ที่อยู่ในตัวไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำโปรแกรมภายนอก (EXTERNAL PROGRAM MEMORY) ซึ่งเป็นการใช้ไอซีหน่วยความจำมาทำหน้าที่เป็นหน่วยความจำโปรแกรมของระบบ

2. หน่วยความจำข้อมูลของ 8051

หน่วยความจำข้อมูลมีหน้าที่สำหรับเก็บข้อมูล หรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว เป็นหน่วยความจำแรม (RAM) แบบสแตติก พื้นที่หน่วยความจำข้อมูลของ 8051 สามารถมีได้สูงสุดได้ไม่เกิน 64 กิโลไบต์ และแยกประเภทออกเป็นสองลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำนั้น คือ หน่วยความจำข้อมูลภายใน (INTERNAL DATA MEMORY) และหน่วยความจำข้อมูลภายนอก (EXTERNAL DATA MEMORY)



รูปที่ 2.13 แสดงหน่วยความจำข้อมูลของ 8051

โดยหน่วยความจำภายในของ 8051 แบ่งออกเป็นสองส่วนได้แก่ พื้นที่หน่วยความจำที่เข้าถึงข้อมูลโดยตรงและทางอ้อม ซึ่งมีขนาด 128 ไบต์ กับพื้นที่หน่วยความจำที่เข้าถึงข้อมูลโดยตรงเท่านั้น หรือในส่วนนี้จะเรียกอีกแบบหนึ่งว่า SFR (SPECIAL FUNCTION REGISTER) โดยจะแบ่งกล่าวได้ดังนี้

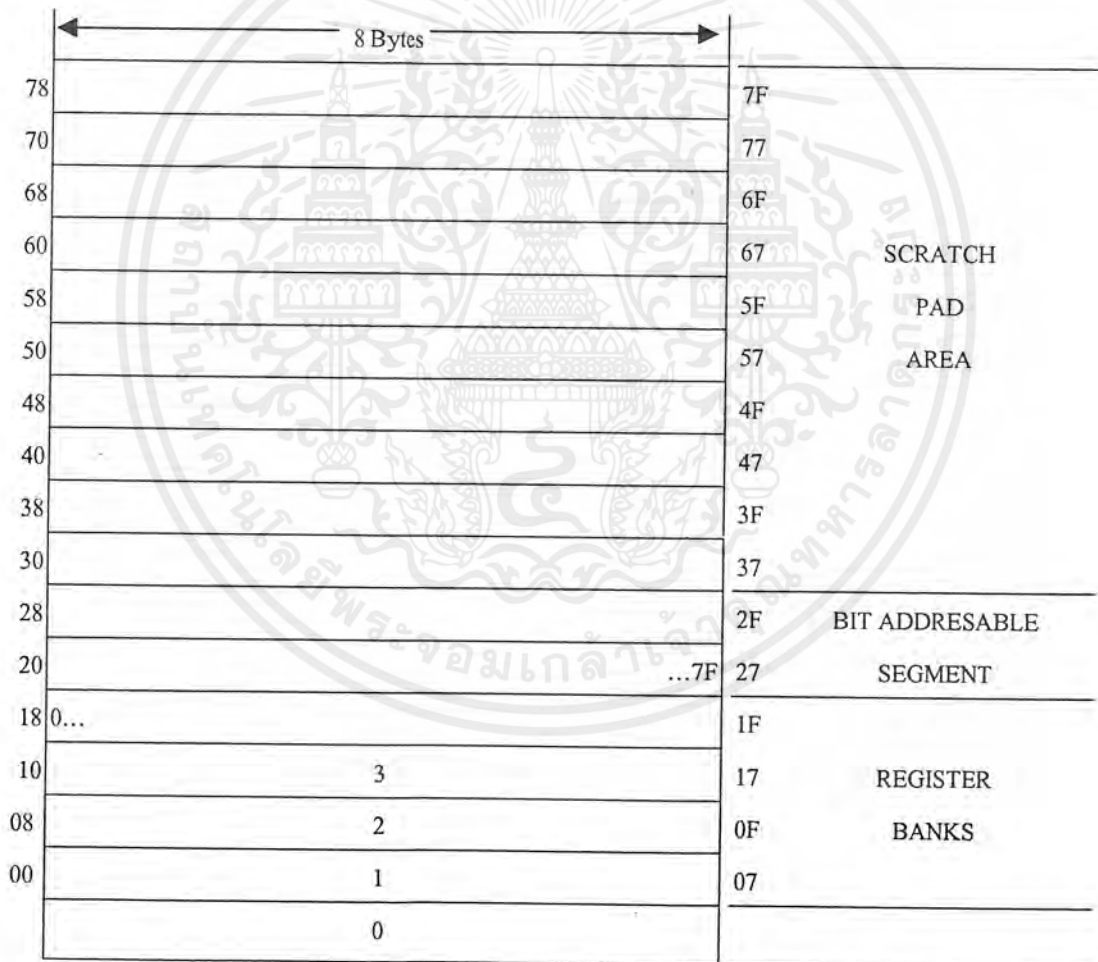
ในส่วนของพื้นที่หน่วยความจำที่เข้าถึงข้อมูลโดยตรงและทางอ้อม นั้นจะสามารถแบ่งออกได้ 3 ส่วน ดังแสดงในรูปที่ 2.14 โดยมีรายละเอียดดังนี้

ส่วนที่ 1 รีจิสเตอร์ แบงก์ (REGISTER BANKS 0-3) ซึ่งอยู่ที่ตำแหน่งหน่วยความจำข้อมูลภายใน ตั้งแต่ 00H ถึง 1FH จำนวน 32 ไบต์โดยจะแบ่งออกเป็นชุด ชุดละ 8 ไบต์ จำนวน 4 ชุด ซึ่ง

แต่ละชุดจะมีชื่อเรียกเป็น R0 ถึง R7 เป็น รีจิสเตอร์ ที่ใช้งานร่วมในแต่ละคำสั่ง โดยเมื่อ 8051 ถูกรีเซ็ต รีจิสเตอร์ แบงก์ 0 จะถูกเลือกใช้

ส่วนที่ 2 บริเวณหน่วยความจำที่ใช้คำสั่งอ่านเขียนทีละบิตได้ (BIT ADDRESSABLE AREA) ซึ่งมีขนาด 16 ไบต์ ที่ตำแหน่งหน่วยความจำข้อมูล 20H ถึง 2FH ในส่วนนี้สามารถที่จะอ้างอิงข้อมูลได้เป็นระดับบิตถึง 128 บิต โดยการอ้างอิงตำแหน่งโดยตรงในลักษณะบิต ตั้งแต่ตำแหน่ง 00H ถึง 7FH

ส่วนที่ 3 บริเวณหน่วยความจำที่ใช้งานทั่วไป (SCRATCH PAD AREA) จะอยู่ที่ตำแหน่งตั้งแต่ 30H ถึง 7FH ซึ่งเป็นบริเวณหน่วยความจำข้อมูลภายในเอนกประสงค์ที่ผู้ใช้สามารถใช้ได้โดยตรง นอกจากนี้ยังสามารถใช้หน่วยความจำข้อมูลบริเวณนี้สำหรับการเก็บข้อมูลแบบ สแตก ได้ด้วย



รูปที่ 2.14 แสดงรายละเอียดของพื้นที่หน่วยความจำที่เข้าถึงข้อมูลโดยตรงและทางอ้อม

ในส่วนของ พื้นที่หน่วยความจำที่เข้าถึงข้อมูลโดยตรงเพียงอย่างเดียว หรือที่เรียกว่า รีจิสเตอร์หน้าที่พิเศษ (*SFR* , *SPECIAL FUNCTION REGISTER*) ซึ่งเป็นส่วนสำหรับเก็บหรือกำหนดการทำงานภายในของ 8051 ดังแสดงในรูปที่ 2.15

F8								FF
F0	B							F7
E8								EF
E0	ACC							E7
D8								DF
D0	PSW							D7
C8	T2CON		RCAP2L	RCAP2H	TL2	TH2		CF
C0								C7
B8	IP							BF
B0	P3							B7
A8	IE							AF
A0	P2							A7
98	SCON	SBUF						9F
90	P1							97
88	TCON	TMOD	TL0	TL1	TH0	TH1		8F
80	P0	SP	DPL	DPH			PCON	87

รูปที่ 2.15 แสดงรายละเอียดของรีจิสเตอร์หน้าที่พิเศษ

ในส่วนของบริเวณนี้จะมีขนาด 128 ไบต์ แต่ในการใช้งานนั้นใช้ได้เฉพาะตำแหน่งซึ่งแสดงไว้ในรูปที่ 2.15 เท่านั้น หากผู้ใช้อ้างตำแหน่งนอกเหนือจากนี้มันจะได้ข้อมูลที่คาดเดาไม่ได้ โดยแต่ละตำแหน่งจะมีหน้าที่ดังนี้

แอกคิวมูเลเตอร์ (*ACCUMULATOR*) หรือ *ACC* เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่ในการเก็บข้อมูลที่จะส่งให้กับหน่วยทำงานภายในซีพียู และเก็บผลลัพธ์ที่ได้จากการทำงานนั้น การทำงานของรีจิสเตอร์นี้มีลักษณะเช่นเดียวกับตัวแอกคิวมูเลเตอร์ของโปรเซสเซอร์ทั่วไป การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ A

รีจิสเตอร์ บี (*B REGISTER*) เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งการคูณ และหารตัวเลข ในกรณีที่ไมใช้การคำนวณทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้

โปรแกรมเคาน์เตอร์ (PROGRAM COUNTER) เป็นรีจิสเตอร์ที่ใช้ในการชี้ตำแหน่งแอดเดรสของหน่วยความจำโปรแกรม ซึ่งจะต้องไปทำงานในลำดับถัดไป การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์PC

สแต็กพอยน์เตอร์ (STACK POINTER) เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งของตัวชี้ หรือพอยน์เตอร์ของบริเวณสแต็กสำหรับเก็บข้อมูลแอดเดรสรีจิสเตอร์ต่างๆ รวมทั้งข้อมูลจากโปรแกรม โดยปกติแล้วเมื่อทำการเริ่มต้นระบบใหม่ภายหลังจากการเริ่มจ่ายไฟฟ้าหรือมีการรีเซ็ตเกิดขึ้น ค่าภายในสแต็กพอยน์เตอร์จะมีค่า 07H ซึ่งเป็นตำแหน่งแอดเดรสภายในบริเวณเนื้อที่ 128 ไบต์แรกของหน่วยความจำข้อมูลภายใน การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ SP

ตัวชี้ข้อมูล หรือค่าพอยน์เตอร์ (DATA POINTER) เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า รีจิสเตอร์ DPTR และสามารถใช้งานแยกออกเป็นรีจิสเตอร์ขนาด 8 บิตสองตัว คือ รีจิสเตอร์ DPH และ DPL เพื่อเก็บค่าของแอดเดรสของหน่วยความจำที่จะต้องใช้งานภายในโปรแกรม หรืออาจจะเป็นแอดเดรสของอุปกรณ์ภายนอก ซึ่งกำหนดให้ติดต่อกันโดยใช้ตำแหน่งของหน่วยความจำนั้นภายในโปรแกรม

โปรแกรมสแตตัสเวิร์ด (PSW) รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสถานะการทำงานต่างๆ รวมทั้งบิตสำหรับการกำหนดเลือกแบ่งกึ่งของรีจิสเตอร์ที่ใช้งานด้วย ดังตารางข้างล่าง

ชื่อบิต: PSW ตำแหน่ง: D0h ค่าบิตเริ่มต้น: 0000 0111

CY	AC	F0	RS1	RS0	OV	.	P
----	----	----	-----	-----	----	---	---

ชื่อบิต	ตำแหน่ง	ความหมาย
CY	PSW.7	Carry Flag
AC	PSW.6	Auxiliary Carry Flag
F0	PSW.5	Flag 0
RS1	PSW.4	บิตสำหรับเลือกรีจิสเตอร์แบงก์ บิต 1
RS0	PSW.3	บิตสำหรับเลือกรีจิสเตอร์แบงก์ บิต 0
OV	PSW.2	Overflow Flag
.	PSW.1	
P	PSW.0	Parity Flag

ตารางที่ 2-1 บิตต่างๆ ภายในรีจิสเตอร์PSW (PROGRAM STATUS WORD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต (PORT REGISTER) รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของพอร์ตอินพุท/เอาต์พุทโดยตรง ซึ่งแต่ละตัวจะเป็นรีจิสเตอร์ขนาด 8 บิต สามารถใช้งานได้ทั้งในลักษณะของการอินพุท หรือการเอาต์พุทได้ การดำเนินการใดๆ ที่เกี่ยวข้องกับพอร์ตทั้งสิ้นนี้จะมีผลทำให้จะมีผลทำให้ข้อมูลที่ตำแหน่งของพอร์ตเหล่านี้เปลี่ยนแปลงไปเช่นกัน นอกจากนี้พอร์ต P0 และ P2 ยังสามารถนำมาใช้ในการติดต่อกับหน่วยความจำโปรแกรม หรือหน่วยความจำข้อมูลภายนอกได้ โดยพอร์ต P2 จะเป็นค่าของแอดเดรส 8 บิตบนของหน่วยความจำ ส่วนพอร์ต P0 ไปใช้เป็นบัสสำหรับการรับหรือส่งข้อมูลกับหน่วยอุปกรณ์ภายนอก สำหรับพอร์ต P3 นั้น นอกเหนือจากจะใช้ในฐานะของพอร์ตอินพุท/เอาต์พุทเช่นปกติแล้ว ยังนำมาใช้ในฐานะบัสควบคุมเกี่ยวกับสัญญาณอินเตอร์รัปต์ได้อีกด้วย

รีจิสเตอร์ SBUF เป็นบัฟเฟอร์ขนาด 8 บิต สำหรับการสื่อสารข้อมูลแบบอนุกรมทั้งการรับและส่งข้อมูล ซึ่งตามความเป็นจริงแล้วบัฟเฟอร์นี้มีอยู่ด้วยกันสองชุด และแยกออกจากกันอย่างชัดเจน สำหรับการส่งและการรับ โดยซีพียูจะทำการจัดการเลือกบัฟเฟอร์ที่เหมาะสมให้โดยอัตโนมัติ

รีจิสเตอร์ PCON เป็นรีจิสเตอร์ที่ใช้ในการควบคุมหน้าที่การทำงานในสามลักษณะ ซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ (บิต IDL และ PD) การกำหนดอัตราทวิคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม (บิต SMOD) และแฟล็กสถานะสำหรับการใช้งานทั่วไป (บิต GR0 และ GR1)

- บิต PD (POWER DOWN) เป็นการกำหนดให้ลดกำลังไฟฟ้าที่จ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายนอกผ่านทางขาสัญญาณ RST วิธีการนี้นักนำมาใช้ในกรณีที่มีการตรวจสอบการไม่มีกำลังไฟฟ้า โดยวงจรตรวจสอบภายนอกจะต้องมีการอินเตอร์รัปต์เข้ามา เพื่อทำการเก็บข้อมูลที่กำลังประมวลผล
- อยู่ก่อน และเมื่อมีกระแสไฟฟ้าจ่ายให้เป็นปกติแล้ว จึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป
- บิต IDL (IDLE MODE) เป็นการกำหนดให้โปรเซสเซอร์หยุดการทำงานชั่วคราว (SLEEP) และจะกลับมายุ่งในสภาพปกติอีกครั้งเมื่อทำการรีเซตทางฮาร์ดแวร์ หรือมีการอินเตอร์รัปต์อย่างใดอย่างหนึ่งเกิดขึ้น การทำงานในลักษณะนี้สามารถเกิดขึ้นได้ก็เนื่องจากว่า สถานะการหยุดทำงานชั่วคราวนั้น เป็นเพียงการห้ามไม่ให้มีสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นาฬิกาจ่ายให้ส่วนของโปรเซสเซอร์เท่านั้น ส่วนของวงจรรวมอินเทอร์เฟซพอร์ตอนุกรม และวงจรมับ/จับเวลายังคงมีสัญญาณนาฬิกาอยู่เป็นปกติ

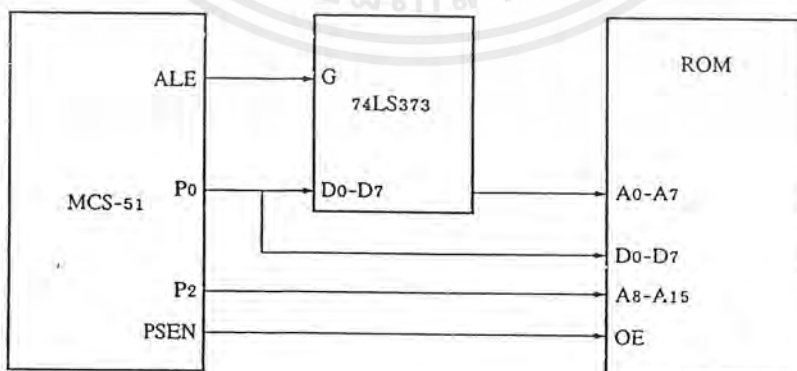
รีจิสเตอร์ IP, IE, TMOD, SCON เป็นกลุ่มของรีจิสเตอร์ที่ทำหน้าที่กำหนดการควบคุมและการทำงานของอินเทอร์เฟซต่างๆ ของ 8051

การต่อหน่วยความจำภายนอก

สำหรับการต่อหน่วยความจำภายนอกสามารถแบ่งออกได้เป็น 2 ส่วน ได้แก่ หน่วยความจำโปรแกรม และหน่วยความจำข้อมูล เนื่องจากโครงสร้างของ 8051 นั้น ส่วนค่า (Data) จะใช้ขา ร่วมกับแอดเดรส 8 บิตล่าง ดังนั้น ในการใช้งานหน่วยความจำภายนอกจึงต้องมีอุปกรณ์แลตช์ (LATCH) สำหรับรับสัญญาณแอดเดรส โดยอุปกรณ์แลตช์ ดังกล่าวได้แก่ 74LS373 โดยสามารถแยกการใช้งาน ดังนี้

การต่อหน่วยความจำโปรแกรมภายนอก

เนื่องจาก 8051 จะมีหน่วยความจำโปรแกรมภายในขนาด 4 ไบต์ ดังนั้นขึ้นกับการใช้งาน หากต้องการใช้หน่วยความจำโปรแกรมภายในร่วมกับหน่วยความจำภายนอก จะต้องต่อขา EA ของ 8051 ไว้ที่ Vcc โดยจะมีตำแหน่งของหน่วยความจำโปรแกรม เช่น ตำแหน่งของหน่วยความจำภายนอกเริ่มจาก 0000H ถึง 0FFFH หน่วยความจำโปรแกรมภายนอกจาก 1000H ถึง FFFFH หากใช้หน่วยความจำภายนอกทั้งหมดขา EA ของ 8051 จะต่อกับ Vss จะได้หน่วยความจำโปรแกรมภายนอกจาก 0000H ถึง FFFFH จากรูปที่ 2.16 แสดงตัวอย่างของการต่อหน่วยความจำโปรแกรมภายนอก



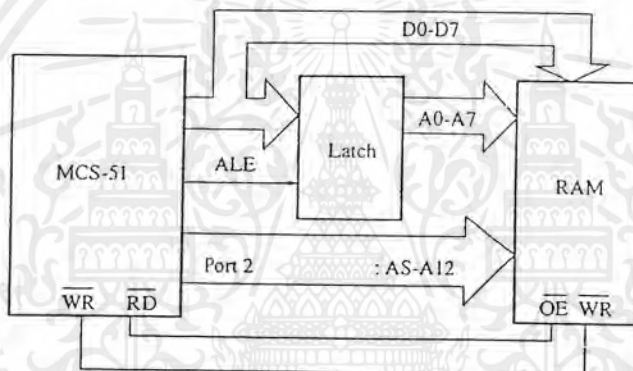
รูปที่ 2.16 แสดงการต่อหน่วยความจำโปรแกรมภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจะใช้สัญญาณ ALE เป็นสัญญาณให้อุปกรณ์แลคซ์รับข้อมูลและสัญญาณ PSEN สำหรับให้อุปกรณ์หน่วยความจำโปรแกรมทำงาน ในกรณีที่ใช้นหน่วยความจำหลายตัวก็สามารถใช้อุปกรณ์ดีโค้ดเดอร์ (DECODER) ช่วยในการเลือกอุปกรณ์ได้

การเชื่อมต่อกับหน่วยความจำข้อมูลภายนอก

การเชื่อมต่อความจำข้อมูลภายนอกกับ MCS51 จะเป็นทำนองเดียวกับการเชื่อมต่อกับหน่วยความจำโปรแกรมภายนอก ไอซีหน่วยความจำที่ใช้จะใช้แบบสแตติก(Static RAM) ถ้าต้องการอ่านข้อมูลจากหน่วยความจำภายนอก จะใช้สัญญาณ RD และถ้าต้องการเขียนข้อมูลให้กับหน่วยความจำภายนอกจะใช้สัญญาณ WR ในขณะที่สัญญาณ PSWN ไม่แอกทีฟ ดังนั้นการเชื่อมต่อกับหน่วยความจำข้อมูลภายนอกแสดงได้ดังรูปที่ 2.17



รูปที่ 2.17 แสดงการต่อหน่วยความจำข้อมูลภายนอก

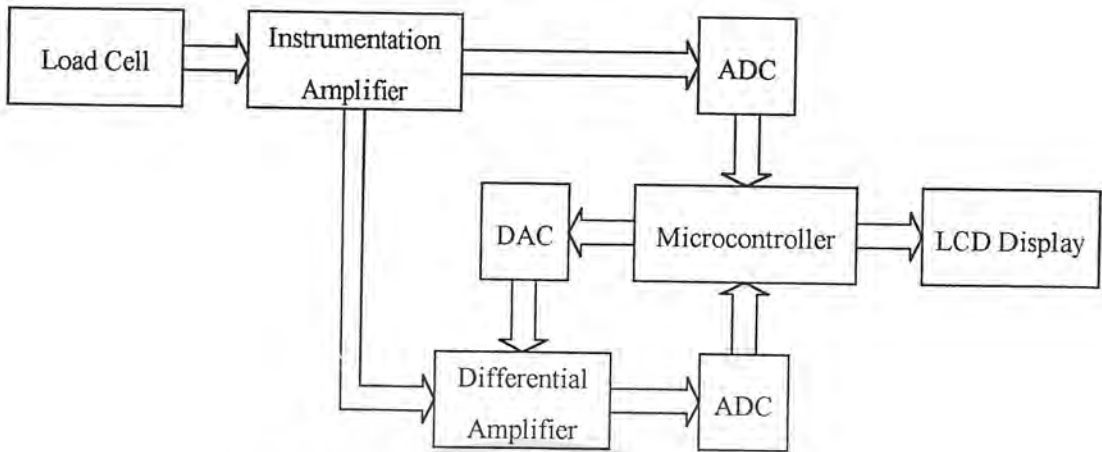
บทที่ 3

การคำนวณและการสร้าง

3.1 หลักการในการสร้างเครื่องชั่งดิจิตอล

โพลีเมอร์เป็นส่วนที่รับแรงกระทำเนื่องจากน้ำหนักของวัตถุที่นำมาชั่ง ภายในโพลีเมอร์ สเตรนเกจถูกต่ออยู่ในรูปของวงจรบริดจ์ แรงดันไฟฟ้าเอาต์พุตของวงจรบริดจ์จะแปรผันตามแรงที่กระทำกับโพลีเมอร์ แรงดันไฟฟ้าเอาต์พุตนี้จะถูกขยายด้วยวงจรอินสตรูเมนต์เช่นแอมพลิไฟเออร์ให้มีขนาดใหญ่ขึ้น คือ 0-5 V แรงดันไฟฟ้าที่ขยายแล้วจะถูกแปลงเป็นสัญญาณดิจิตอลด้วยวงจรเอ็ดจ์คอนเวอร์เตอร์ ไมโครคอนโทรลเลอร์จะรับสัญญาณดิจิตอลนี้และประมวลผลโดยลดค่าสัญญาณดิจิตอลนี้ลงเก้าระดับ เช่น ถ้ารับค่าสัญญาณดิจิตอลเข้ามา F8H จะลดลงเหลือ EFH ไมโครคอนโทรลเลอร์จะส่งค่านี้ออกไปเป็นอินพุตให้กับวงจรดิฟเฟอเรนเชียลเอ็ดจ์คอนเวอร์เตอร์ และนำค่านี้ออกไปประมวลผลเป็นน้ำหนักส่วนแรกเก็บไว้ วงจรดิฟเฟอเรนเชียลเอ็ดจ์คอนเวอร์เตอร์จะทำการแปลงสัญญาณดิจิตอลที่รับมากลับไปเป็นแรงดันไฟฟ้า แรงดันไฟฟ้านี้จะถูกนำไปขยายผลต่างแรงดันกับแรงดันไฟฟ้าจากวงจรอินสตรูเมนต์เช่นแอมพลิไฟเออร์ ด้วยวงจรดิฟเฟอเรนเชียลเอ็ดจ์คอนเวอร์เตอร์ที่อัตราขยาย 25 เท่า แรงดันไฟฟ้าเอาต์พุตที่ได้จะถูกแปลงเป็นสัญญาณดิจิตอลด้วยวงจรเอ็ดจ์คอนเวอร์เตอร์วงจรที่สอง และไมโครคอนโทรลเลอร์จะนำสัญญาณดิจิตอลนี้ไปประมวลผลรวมกับค่าน้ำหนักส่วนแรกที่ได้เก็บไว้ได้เป็นน้ำหนักของวัตถุที่นำมาชั่ง

สัญญาณดิจิตอลในครั้งแรกที่ไมโครคอนโทรลเลอร์ได้รับนั้นสามารถนำมาประมวลผลเป็นน้ำหนักของวัตถุได้เลย แต่น้ำหนักที่ได้นั้นจะมีความละเอียดเพียง 23.5 g เนื่องจากเอ็ดจ์คอนเวอร์เตอร์ (ADC0809) มีความละเอียดเพียง 8 บิต ดังนั้นเพื่อให้ได้ความละเอียดเป็น 1 g จะต้องใช้เอ็ดจ์คอนเวอร์เตอร์ที่มีความละเอียดมากกว่า 12 บิต ซึ่งจัดหาได้ยากในประเทศและราคาแพง ในที่นี้จึงได้นำวิธีข้างต้นมาใช้ โดยแรงดันเอาต์พุตของวงจรดิฟเฟอเรนเชียลเอ็ดจ์คอนเวอร์เตอร์ ก็คือแรงดันไฟฟ้าส่วนที่ยังมิได้นำไปประมวลผลเป็นน้ำหนักในส่วนแรก

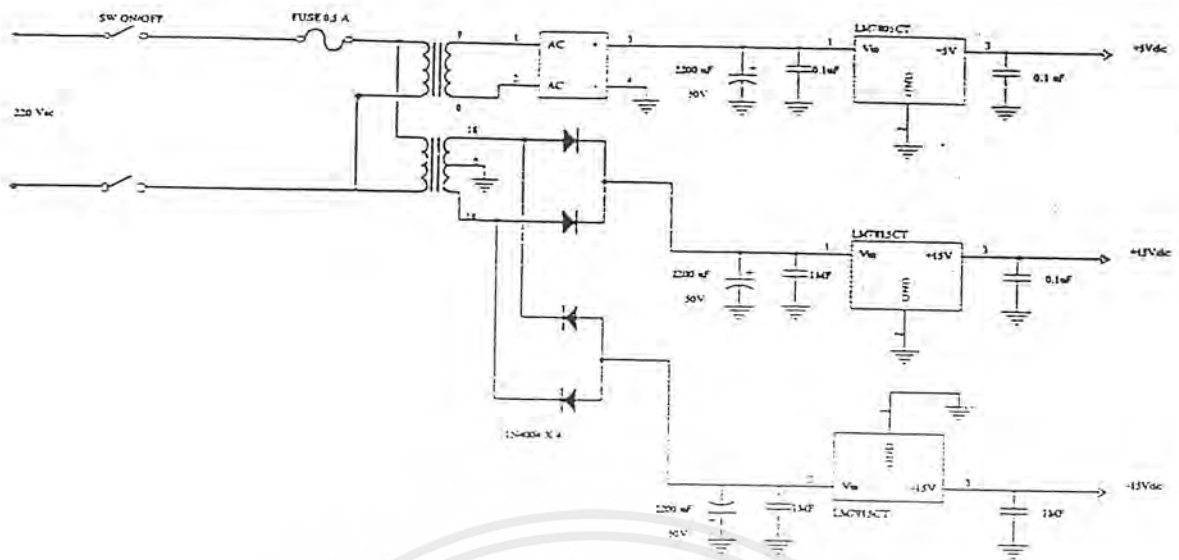


รูปที่ 3.1 แสดงส่วนประกอบหลักการทำงานของเครื่องชั่งดิจิทัล

3.2 วงจรแหล่งจ่ายไฟกระแสตรง

ในการออกแบบแหล่งจ่ายไฟกระแสตรงชนิดต่างๆ มีตั้งแต่แบบง่ายๆ ไปจนถึงแบบที่มีวงจรรักษาระดับแรงดันให้คงที่ (VOLTAGE REGULATORS) ทั้งแบบใช้ทรานซิสเตอร์จนกระทั่งถึงไอซี จุดมุ่งหมายของการรักษาระดับให้คงที่ก็คือ การรักษาระดับแรงดันเอาต์พุตให้คงที่ ถึงแม้ว่ากระแสของโหลดเอาต์พุต ระดับแรงดันอินพุต หรือทั้งสองอย่างมีการเปลี่ยนแปลงไปก็ตาม จากรูปที่ 3.1 เป็นวงจรรักษาระดับแรงดันที่ใช้ไอซีแบบ 3 ขา ประกอบด้วยขาอินพุต เอาต์พุต และกราวด์ มีตัวเลขบอกชนิดทำให้ทราบคุณสมบัติของตัวมันด้วย ตัวเลขที่พิมพ์อยู่บนตัวถังจะบอกถึงขั้วแรงดันที่ไอซีนั่นให้ มีอยู่ 2 กลุ่มหลักๆ คือแบบไฟบวกและแบบไฟลบ โดยจะกำหนดตัวเลขเป็น 4 แบบ คือแบบให้แรงดันบวก : 78XX และ LM340NXX,แบบให้แรงดันลบ : 79XX และ LM320NXX (ค่า XX จะระบุถึงระดับแรงดันเอาต์พุต)

ใช้ไอซี 3 ตัว ดังนี้คือ LM7815CT แรงดันเอาต์พุต +15V , LM7805CT แรงดันเอาต์พุต +5V และ LM7915CT แรงดันเอาต์พุต -15V



รูปที่ 3.2 แสดงวงจรแหล่งจ่ายไฟกระแสตรง

3.3 วงจรอินสตรูเมนต์แอมพลิไฟเออร์

ในวงจรอินสตรูเมนต์แอมพลิไฟเออร์นี้ใช้ไอซีเบอร์ AD524 ซึ่งเป็นไอซีที่สามารถเลือกค่าอัตราขยายได้โดยเลือกต่อ ขา 11 (อัตราขยาย = 1000) หรือ ขา 12 (อัตราขยาย = 100) หรือ ขา 13 (อัตราขยาย = 10) กับขา RG_2 นอกจากนั้นยังสามารถเลือกค่าอัตราขยายค่าอื่นนอกจากที่กำหนดมาโดยมีสองวิธีก็คือ วิธีที่หนึ่งต่อตัวต้านทานภายนอกระหว่าง ขา RG_1 กับขา RG_2 ซึ่งจะได้อัตราขยายตามสมการ

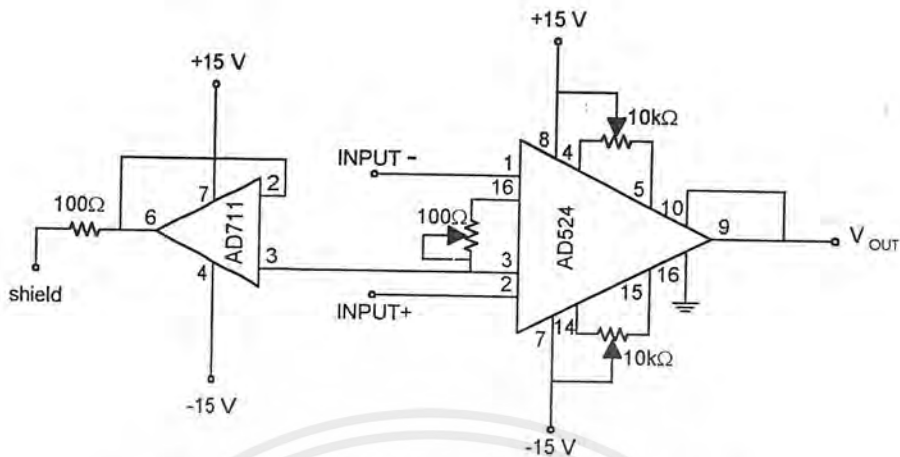
$$G = \left[\frac{40000}{R_G} + 1 \right] \pm 20\%$$

เมื่อ R_G คือ ค่าความต้านทานที่นำมาต่อระหว่าง ขา RG_1 กับขา RG_2

G คือ อัตราขยาย

และวิธีที่สอง โดยการต่อตัวต้านทานภายนอกขนานกับตัวต้านทานภายใน ซึ่งก็คือเลือกต่อขา 11 12 13 กับขา RG_2 แล้วต่อ ความต้านทานภายนอกระหว่างขา RG_1 กับขา RG_2

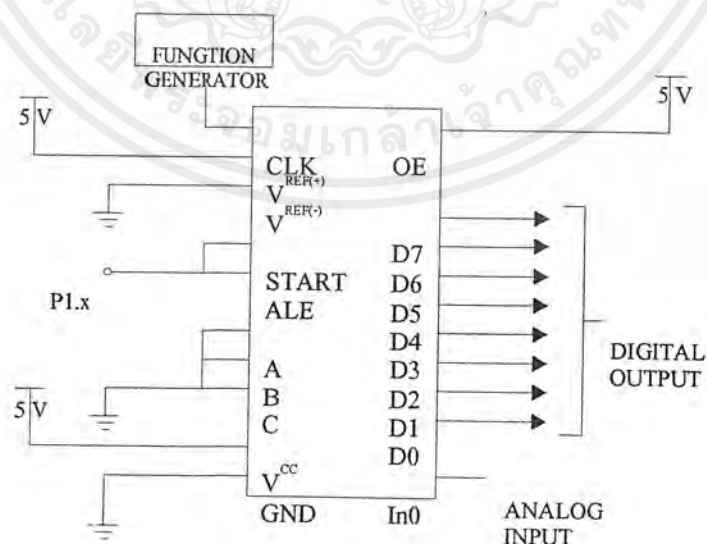
วงจรอินสตรูเมนต์แอมพลิไฟเออร์แสดงดังในรูปที่ 3.3 อัตราขยาย 1000 เท่า แรงดันเอาต์พุตของวงจร 0 – 5 โวลต์ ในส่วนของ AD711 นั้นนำมาต่อเข้าเพื่อ คอมมอน โหมดรีเจ็คชั่น (COMMON-MODE REJECTION)



รูปที่ 3.3 แสดงการต่อวงจรอินสตรูเมนต์แอมพลิไฟเออร์

3.4 วงจรเอชิตีคอนเวอร์เตอร์

ADC0809 เป็นเอชิตีคอนเวอร์เตอร์ที่รับสัญญาณอินพุตที่มีระดับแรงดันอินพุตอยู่ในช่วง 0-5 โวลต์ ได้ 8 ช่องสัญญาณ และสามารถมัลติเพล็กซ์สัญญาณอินพุตเหล่านั้นได้โดยการป้อนลอจิกให้แก่ขา A, B, C ของเอชิตีคอนเวอร์เตอร์และให้เอาต์พุตเป็นไบนารี 8 บิต ซึ่งจะสามารถนำไปใช้ในการป้อนให้กับไมโครโปรเซสเซอร์โดยตรง จากที่ ADC0809 ไม่มีวงจรสร้างสัญญาณนาฬิกาภายในดังนั้นจึงต้องสร้างวงจรถ่ายกำเนิดสัญญาณนาฬิกา เพื่อป้อนให้ควบคุมการทำงานของวงจรถ่ายเอชิตีคอนเวอร์เตอร์ต่อไป



รูปที่ 3.4 แสดงการต่อวงจรเอชิตีคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาสัญญาณที่สำคัญมีดังนี้

- 1) IN0-IN7 เป็นขาที่ใช้ในการรับสัญญาณอนาล็อกอินพุตที่สามารถมัลติเพล็กซ์ได้ 8 ช่องสัญญาณ
- 2) CLOCK ใช้รับสัญญาณนาฬิกาจากวงจรกำเนิดสัญญาณนาฬิกาภายนอก ซึ่งจะใช้ความถี่ในช่วง 500 ถึง 641 กิโลเฮิร์ตซ์
- 3) ADD A, ADD B, ADD C ใช้ในการเลือกช่องสัญญาณ
- 4) START ใช้สั่งให้เริ่มมีการแปลงสัญญาณ(แอกทีฟไฮ)
- 5) EOC (END OF CONVERTER) ใช้ในการแสดงว่าเสร็จสิ้นการแปลงสัญญาณ คือเป็น "1" เมื่อทำการแปลงสัญญาณเสร็จแล้ว
- 6) ALE (ADDRESS LATCH ENABLE) ใช้ในการแล็ชท์ค่าจากช่องสัญญาณที่ทำการเลือกเข้าสู่การแปลงสัญญาณ(แอกทีฟไฮ)
- 7) OE (OUTPUT ENABLE) ใช้ในการรับคำสั่งเมื่อต้องการให้แสดงค่าสัญญาณที่ได้รับแปลงแล้วออกทางเอาต์พุต
- 8) $V_{\text{ref}(+)} = V_{\text{CC}} = 5\text{V}$
- 9) $V_{\text{ref}(-)} = \text{GND} = 0\text{V}$
- 10) 2^{-1} (MSB) -2^{-7} (LSB) : เป็นเอาต์พุตไบนารี 8 บิต

รายละเอียดการทำงาน

มัลติเพล็กซ์เซอร์ เป็นอุปกรณ์ที่มี 8 ช่องสัญญาณ การเลือกช่องสัญญาณอินพุตทำได้โดยการใช้ตัวถอดรหัสแอกเคอเรส ซึ่งตารางที่ 3-1 จะแสดงสถานะของแต่ละแอกเคอเรสเพื่อทำการเลือกช่องสัญญาณ โดยแอกเคอเรสจะมีสถานะการเปลี่ยนแปลงของสัญญาณไฟฟ้าเป็นค่า สูง-ต่ำ

ช่องสัญญาณที่ถูกเลือก	สายของแอกเคอเรส		
	C	B	A
IN 0	L	L	L
IN 1	L	L	H
IN 2	L	H	L
IN 3	L	H	H
IN 4	H	L	L
IN 5	H	L	H
IN 6	H	H	L
IN 7	H	H	H

ตารางที่ 3-1 แสดงสถานะของแต่ละแอกเคอเรสเพื่อทำการเลือกช่องสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณลักษณะของคอนเวอร์เตอร์

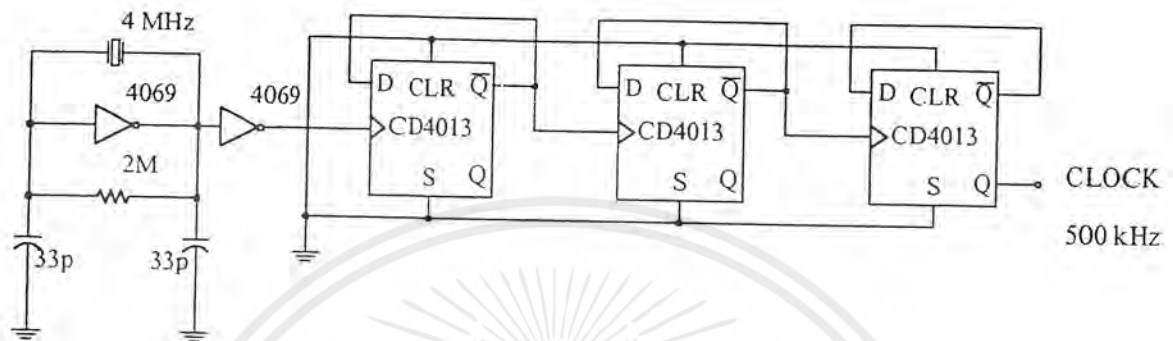
คอนเวอร์เตอร์ หัวใจสำคัญของระบบชิปข้อมูล คือคอนเวอร์เตอร์ที่มี 8 ช่องสัญญาณในการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล ที่ออกแบบให้มีความรวดเร็ว แม่นยำ ที่เที่ยงตรงตลอดการใช้งานในช่วงอุณหภูมิที่เปลี่ยนแปลงอย่างกว้างๆ ตัวคอนเวอร์เตอร์ประกอบด้วย 3 ส่วนใหญ่คือ แลคเคอร์เนตเวริกของตัวต้านทาน 256R, รีจิสเตอร์ประมาณค่า และตัวเปรียบเทียบ ค่าสัญญาณดิจิทัลเอาต์พุตที่ได้จะมีค่าเป็นบวก

ในส่วนของแลคเคอร์เนตเวริก ตัวต้านทานตัวล่างสุดและตัวบนสุดจะมีค่าต่างกัน เหตุที่มีค่าต่างกันเพื่อเป็นการทำให้เกิดความสมมาตรกับซีโรและจุดบนค่าเต็มสเกลของโคงการถ่ายโอนค่าเอาต์พุตแรกจะปรากฏเมื่อสัญญาณอนาล็อกถึงค่า $+1/2$ ของค่านัยสำคัญต่ำสุด(LSB) และจะปรากฏสัญญาณเอาต์พุตทุกๆ 1 ค่าของค่านัยสำคัญต่ำสุดจนถึงค่าเต็มสเกล

ส่วนของรีจิสเตอร์ประมาณค่า (SUCCESSIVE APPROXIMATION REGISTER) จะกระทำการประมาณค่าโวลต์เคจของอินพุต 8 ครั้ง สำหรับรีจิสเตอร์ประมาณค่าใดๆ จะมีการทำซ้ำเท่ากับจำนวนบิตของคอนเวอร์เตอร์ รีจิสเตอร์ประมาณค่าของคอนเวอร์เตอร์จะรีเซ็ตเมื่อให้สัญญาณพัลส์เริ่มต้นการเปลี่ยนแปลง (START CONVERSION:SC) เป็นบวก การเปลี่ยนแปลงจะเริ่มเมื่อพัลส์นั้นอยู่ในช่วงขาลงการเปลี่ยนแปลงของกระบวนการจะถูกอินเตอร์รัปต์โดยการรับพัลส์เปลี่ยนแปลงลูกใหม่เข้ามา การเปลี่ยนแปลงอย่างต่อเนื่องสามารถทำได้โดยการผูกสัญญาณสิ้นสุดการเปลี่ยนแปลงของเอาต์พุต (END-OF-CONVERSION:EOC) เข้ากับสัญญาณเริ่มต้นการเปลี่ยนแปลง ถ้าหากใช้ในโหมดนี้เมื่อมีสัญญาณพัลส์เริ่มต้นการเปลี่ยนแปลงจากภายนอกเข้ามา ก็ทำงานเมื่อมีการป้อนไฟเข้าไป ส่วนสัญญาณสิ้นสุดการเปลี่ยนแปลงจะมีค่าต่ำในช่วง 0 ถึง 8 พัลส์ของสัญญาณนาฬิกาหลังจากช่วงขาขึ้นของพัลส์เริ่มต้นการเปลี่ยนแปลง

ส่วนประกอบที่สำคัญของคอนเวอร์เตอร์ก็คือส่วนที่เป็นตัวเปรียบเทียบหรือคอมพาราเตอร์ ซึ่งจะมีผลและรับผิดชอบในส่วนของความแม่นยำของคอนเวอร์เตอร์ด้วย นั่นคือคอมพาราเตอร์จะมีอิทธิพลอย่างมาก ในการทำงานที่ต้องทำซ้ำๆ ของอุปกรณ์ ตัวคอมพาราเตอร์จะเปลี่ยนค่าสัญญาณอินพุตที่เป็นไฟตรงให้เป็นไฟสลับ ซึ่งจะต้องผ่านตัวขยายที่มีกำลังขยายสูง

3.5 วงจรกำเนิดสัญญาณนาฬิกาความถี่ 500 กิโลเฮิร์ตซ์

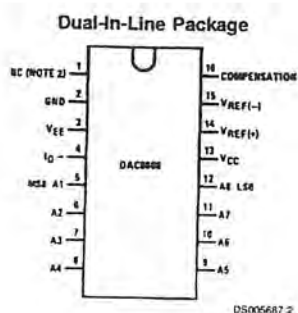


รูปที่ 3.5 วงจรสร้างสัญญาณนาฬิกาความถี่ 500 กิโลเฮิร์ตซ์

สัญญาณอ้างอิงที่ต้องการคือ 500 กิโลเฮิร์ตซ์ แต่จากวงจรคริสตอลออสซิลเลเตอร์ จะได้สัญญาณความถี่ 4 เมกะเฮิร์ตซ์จึงต้องทำการหารความถี่ลงมา โดยนำเอาที่พุทจากวงจรคริสตอลออสซิลเลเตอร์ มาผ่านวงจรหารความถี่ซึ่งได้จากวงจรมับ 2 ชนิด คือ ไอซีเบอร์ 4069 ซึ่งเป็นวงจรมับที่สามารถตั้งค่าได้ และไอซีเบอร์ 4013 เป็นวงจรดีฟลิปฟลอป ตั้งค่าหารได้ 2^3 วงจรนี้ใช้ N ทั้งหมด 3 ตัว ซึ่งเมื่อต่อวงจรโดยสมบูรณ์จะได้วงจรหารความถี่ตามต้องการ นั่นคือ จะได้สัญญาณนาฬิกาความถี่ 500 กิโลเฮิร์ตซ์ ตามต้องการ

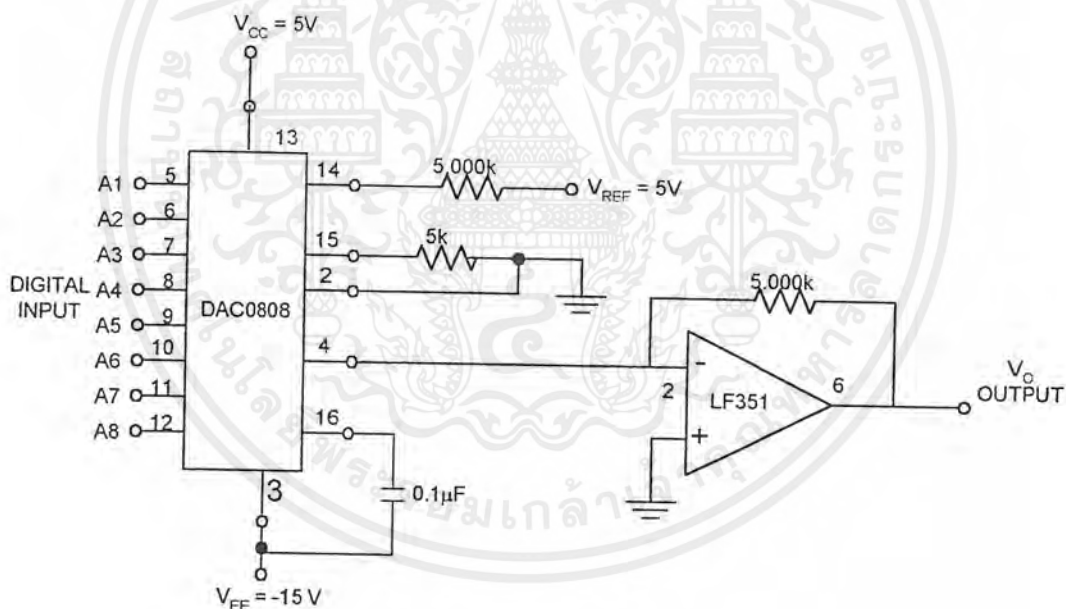
3.6 วงจรดีทูเอคอนเวอร์เตอร์

DAC0808 เป็นอุปกรณ์ตัวแปลง D/A ที่มีราคาถูกตัวหนึ่ง ซึ่งมีแหล่งกำเนิดกระแสอ้างอิงภายในตัวมันเอง DAC0808 มีลักษณะดังในรูปที่ 3.6 โดยทั่วไปขา 3 มีค่าเท่ากับ -15 โวลต์ ขา 4 เป็นกระแสแอสแตเตอร์ และตามปกติจะต่อกับออปแอมป์ขา 5 ถึง 12 เป็นอินพุทของข้อมูลทางดิจิทัลขนาด 8 บิต ขา 13 เท่ากับ $+5$ โวลต์ ขา 14 จะถูกต่อกับความต้านทานเพื่อจำกัดกระแสให้เอาที่พุทออกมาเป็นแรงดันค่าบวก ขา 15 ถูกต่อลงกราวด์ผ่านความต้านทานตัวหนึ่ง และ ขา 3 ถึง 16 จะต่อกับคาปาซิเตอร์ตัวหนึ่งเพื่อชดเชยความถี่และป้องกันอุปกรณ์จากการออสซิลเลต



รูปที่ 3.6 แสดงขาต่างๆของ DAC0808

จากรูปที่ 3.7 แสดงการต่อ DAC0808 ในวงจรตีหูเอคอนเวอร์เตอร์ กระแสเอาต์พุตที่ขา 4 ใช้ในการขับอินเวอร์ตติ่งออปแอมป์ให้ทำงานได้แรงดันเอาต์พุตของออปแอมป์แปรตามกระแสเอาต์พุตของตัวแปลงสัญญาณ D/A จาก 0 ถึง 5 V



รูปที่ 3.7 แสดงการต่อ DAC0808

ไอซี DAC0808 มีความเที่ยงตรงเท่ากับ $\pm 1/2$ LSB โดยความเที่ยงตรงนี้เราหมายถึงว่า ระดับเอาต์พุตมีค่าเป็นสัดส่วนใกล้เคียงกับระดับเอาต์พุตเต็มสเกลเท่าไร ตัวอย่างเช่น DAC0808 ขนาด 4 บิต มีระดับเอาต์พุตตามอุดมคติแสดงค่าเป็นสัดส่วนกับระดับเอาต์พุตเต็มสเกลเป็น 0,1/15,2/15,3/15 ฯลฯ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความเที่ยงตรงของตัวแปลงสัญญาณ D/A ถูกกำหนดโดยจำนวนค่าที่เพิ่มขึ้นทางเอาต์พุตจะได้

$$\text{ค่าที่เพิ่มขึ้น(เป็นสเตป)} = 2^{N-1}$$

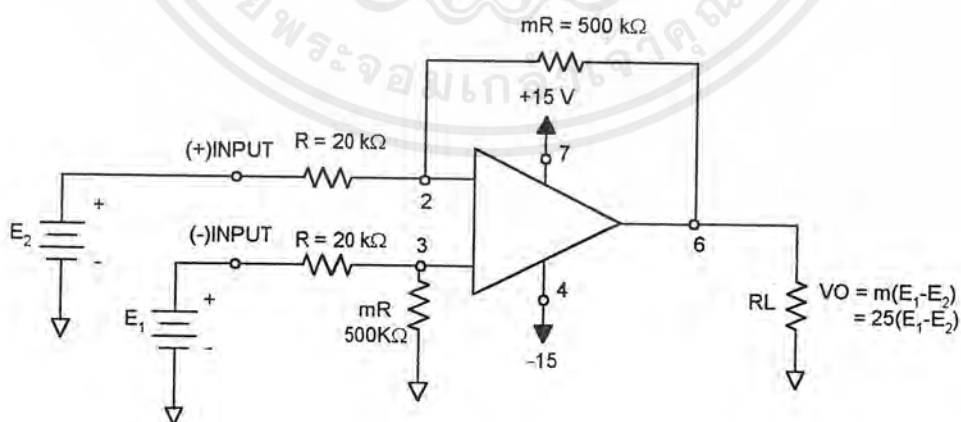
ดังนั้นยิ่งจำนวนทางเอาต์พุตยิ่งมาก ค่าทางสเตปจะยิ่งมาก และค่าความละเอียดจะเพิ่มขึ้นด้วย แต่ในความเป็นจริงแล้ว ค่าความละเอียดจะแสดงให้เห็นถึงจำนวนบิตทางอินพุต จากตัวอย่างถ้าอุปกรณ์อินพุตขนาด 8 บิต จะกล่าวว่ามีค่าความละเอียดเป็น 8 บิต ด้วย

3.7 วงจรคิฟเฟอร์นเซียลแอมพลิฟายเออร์

วงจรถยายผลต่างเป็นวงจรที่ขยายสัญญาณที่มีขนาดเล็กให้มีขนาดใหญ่ขึ้นโดยใช้ออปแอมป์ จะมีอินพุตทั้งที่ขาอินเวอร์ตติ้งและนอนอินเวอร์ตติ้ง แรงดันเอาต์พุตจะแปรผันตรงกับผลต่างของแรงดันทางด้านอินพุต

ถ้า E_1 ลัดวงจร E_2 จะถูกมองเป็นวงจรถยายแบบอินเวอร์ตติ้งที่มีอัตราขยายเท่ากับ $-m$ ดังนั้นแรงดันเอาต์พุตของ E_2 เท่ากับ $-mE_2$ ถ้าให้ E_2 ถูกลัดวงจร E_1 จะถูกแบ่งระหว่าง R และ mR ทำให้เกิดแรงดันอินพุตที่ขาบวกมีค่าเท่ากับ $E_1 m / (1 + m)$ วงจรถยายแบบนอนอินเวอร์ตติ้งที่มีอัตราขยายเท่ากับ $(m+1)$ ดังนั้นแรงดันเอาต์พุตของ E_1 จะมีค่าเท่ากับ $E_1 m / (1+m)$ คูณด้วย $(1+m)$ ได้แรงดันเอาต์พุตเท่ากับ mE_1 เมื่อทั้ง E_1 และ E_2 เป็นขาอินพุตบวกและอินพุตลบ แรงดันเอาต์พุตจะมีค่า

$$V_o = mE_1 - mE_2 = m(E_1 - E_2)$$



รูปที่ 3.8 วงจรคิฟเฟอร์นเซียลแอมพลิฟายเออร์ อัตราขยายเท่ากับ 25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 รายละเอียดต่างๆ บนบอร์ด CPAT32

คุณลักษณะพิเศษ

- CPU 80C154 (8032)
- WATCH DOG สามารถเลือกใช้ ทั้งแบบ 8 , 15 , 32 บิต
- แต่ละพอร์ตสามารถโปรแกรมการ PULL UP ภายในได้ว่าจะให้เป็น HIIMPEDANCE (100K) หรือ LOW IMPEDANCE (10K)
- RS232/RS422 1 CHANNEL
- RTC
- PROGRAMABLE PORT 8255 \times 3 (72 บิต I/O)
- ขั้วต่อ LCD ทั้งแบบ CHARACTER และ GRAPHIC
- ขั้วต่อ KEY BOARD แบบ MATRIX ขนาด 4×4 (PORT 1 ของ CPU)
- หน่วยความจำภายนอก 3 SOCKET สามารถเลือกขนาดและตำแหน่งได้(8KB/32 KB)

รายละเอียดการใช้งาน

CPU

บอร์ด CAPT32 นอกจากจะใช้กับ CPU 80C154 ซึ่งเป็นของ MHS และยังสามารถใช้ร่วมกับ CPU ทุกตัว ในตระกูล MCS51 ของ INTEL ซึ่งในที่นี้เราเลือกใช้ CPU 89C51

อินพุท/เอาต์พุท

CPAT32 มีอินพุท/เอาต์พุท พอร์ต แบบขนาน 8255 3 ตัว โดยมีตำแหน่ง ADDRESS แต่ละตัวดังนี้

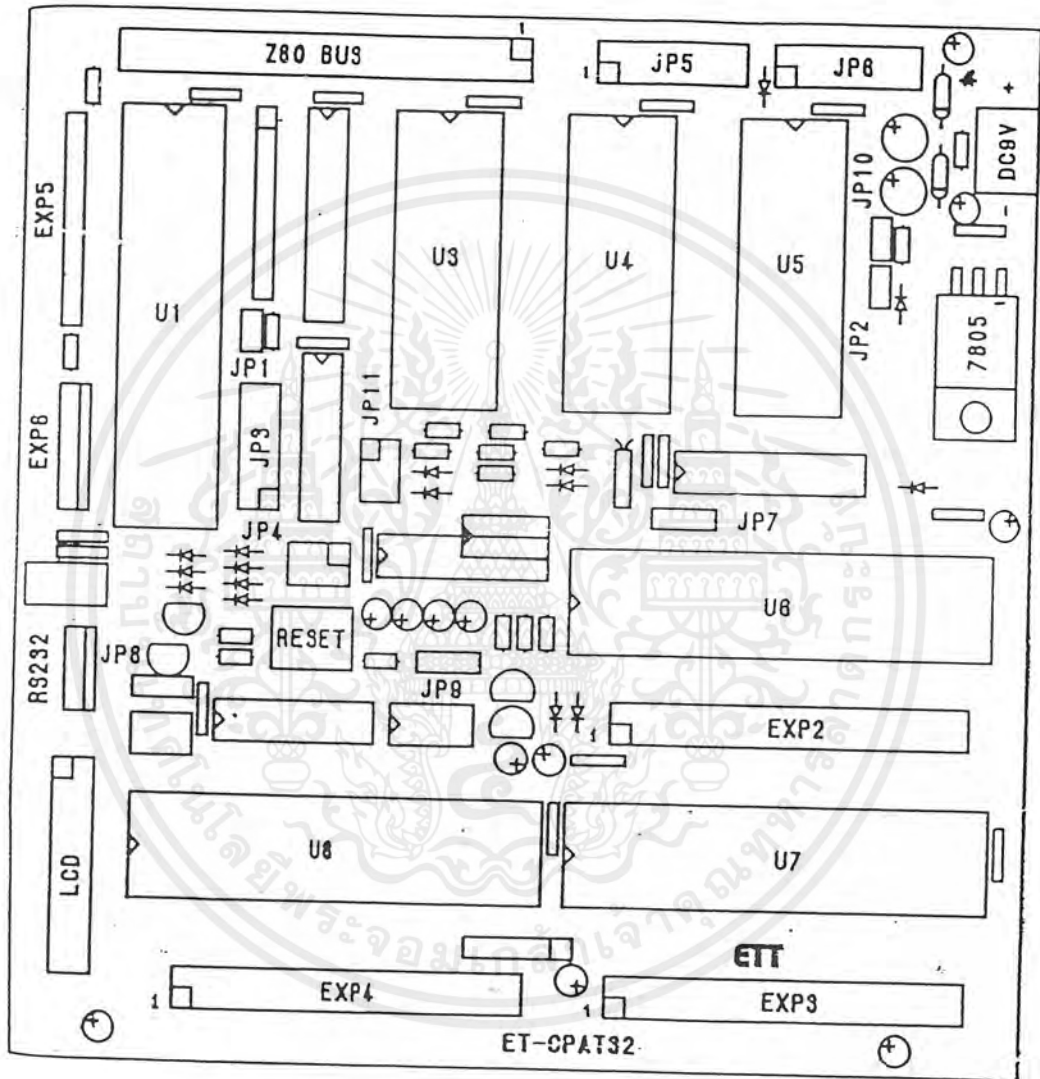
- U6 พอร์ต E080H – E083H
- U7 พอร์ต E0A0H – E0A3H
- U8 พอร์ต E0C0H – E0C3H

LCD

สามารถติดต่อกับ LCD โดยตำแหน่งของพอร์ตเป็นดังนี้
BASE ADDRESS อยู่ที่ E060H และมีตำแหน่ง อื่นๆดังนี้

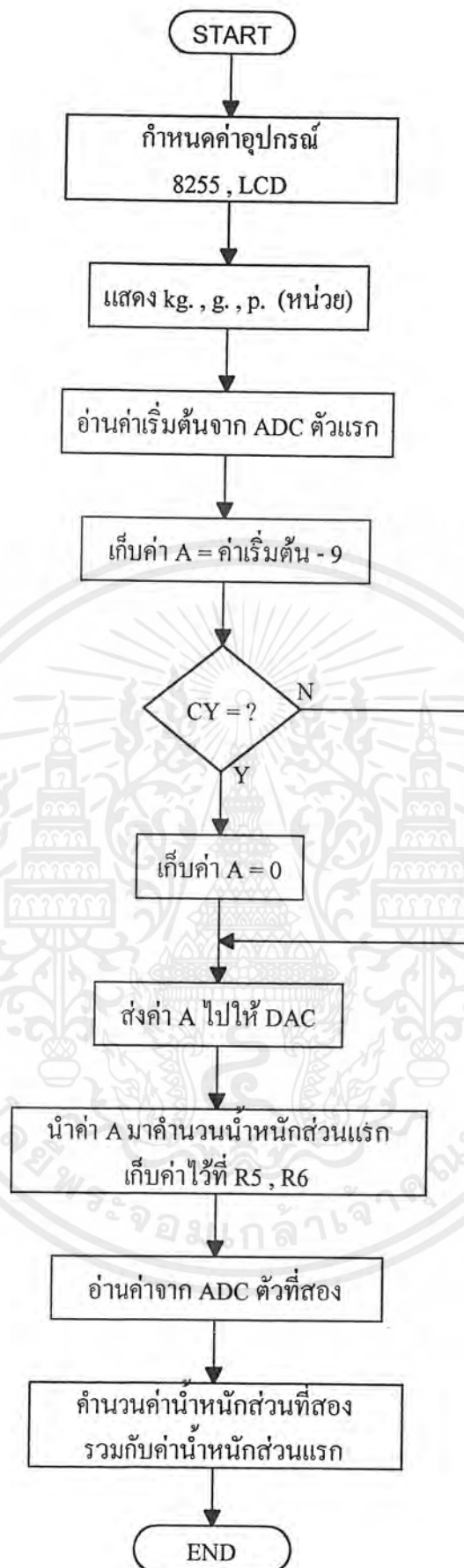
- WRITE INSTRUCTION : เขียนคำสั่งต่างๆ ให้กับ LCD MODULE เบอร์พอร์ตอยู่ที่ E060H

- READ BUSY FLAG & ADDRESS : อ่านสถานะและตำแหน่ง CURSOR ที่พอร์ต E061H
- WRITE DATA : เขียน CHARACTER ไปที่ LCD เบอร์พอร์ตคือ E062H
- READ DATA : อ่านข้อมูลที่ตำแหน่ง CURSOR อยู่ เบอร์พอร์ตคือ E063H



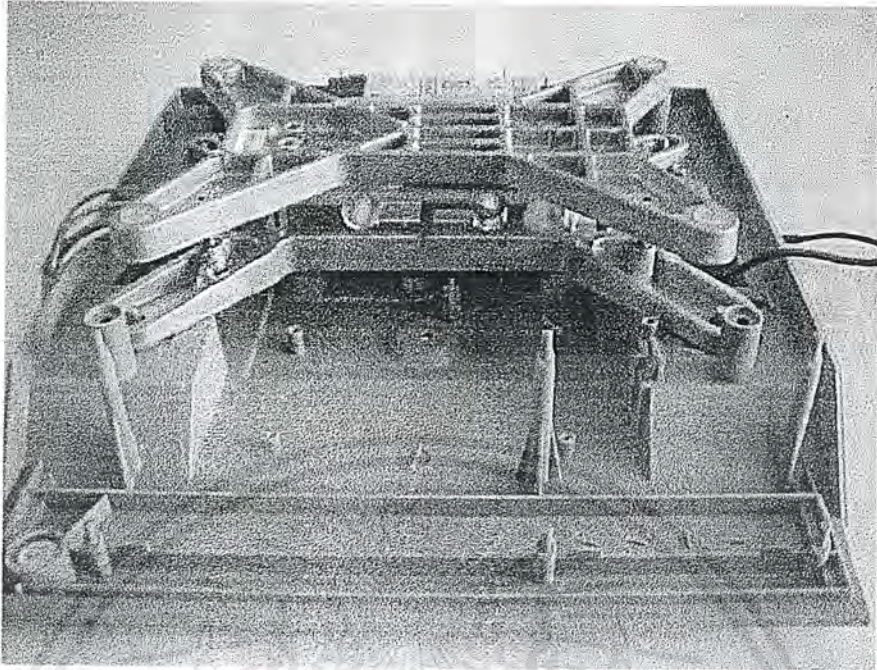
รูปที่ 3.9 แสดงตำแหน่งต่างๆบน บอร์ด CPAT32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

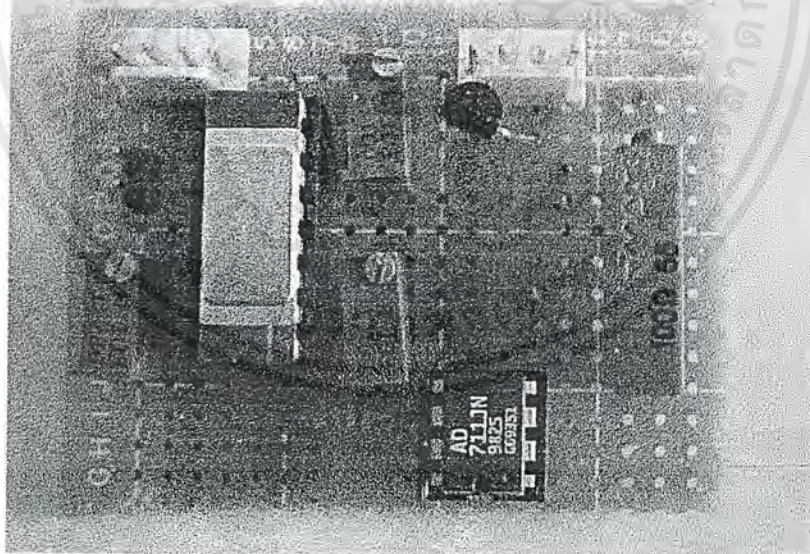


รูปที่ 3.10 แสดง FLOW CHART ของโปรแกรมไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

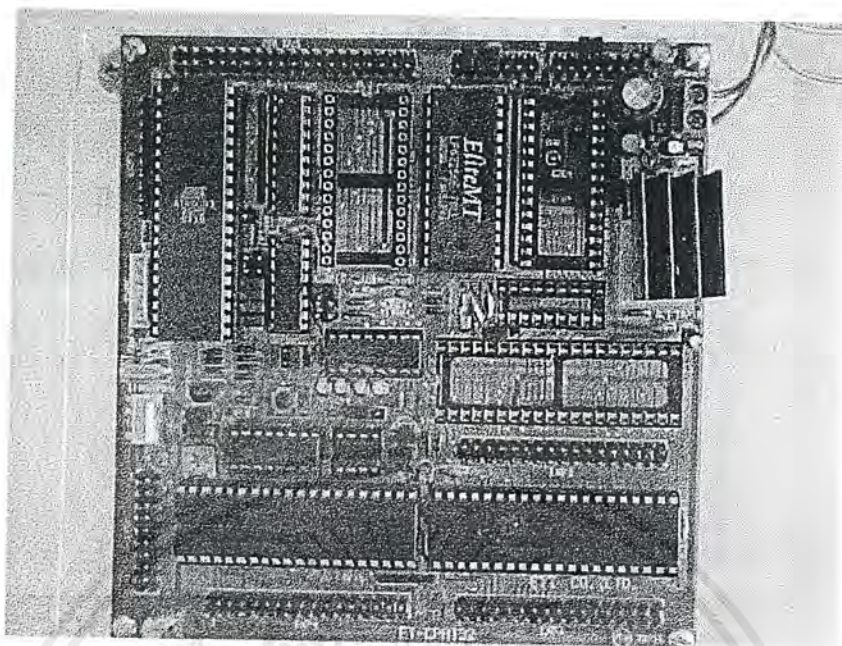


รูปที่ 3.11 แสดง โหลดเซลล์ และ แท่น โหลดเซลล์

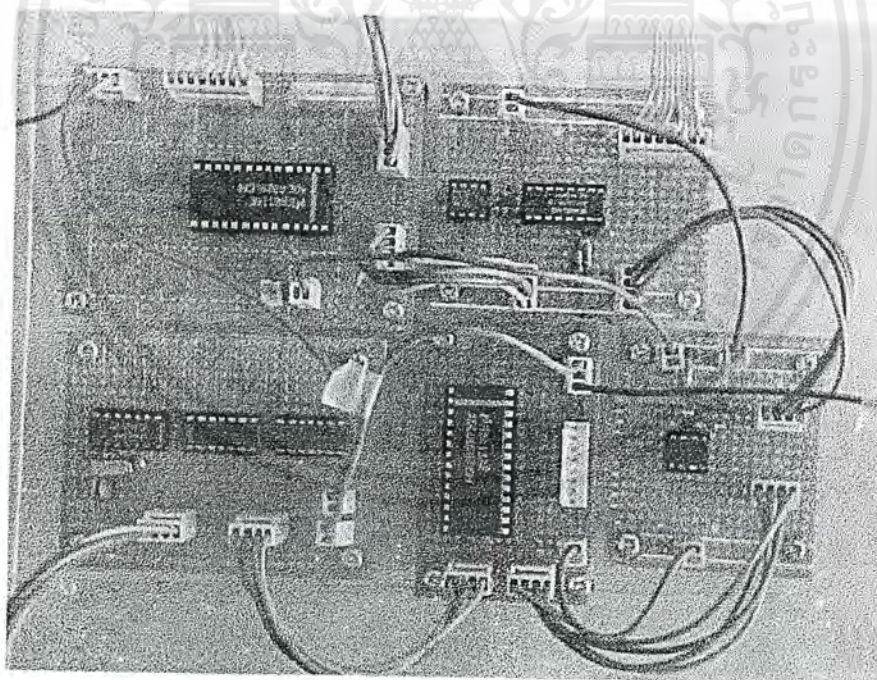


รูปที่ 3.12 แสดงวงจรอินสตรูเมนเตชันแอมพลิไฟเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 แสดงบอร์ด CPAT32



รูปที่ 3.14 แสดงวงจรเหตุตคอนเวอร์ทเตอร์ วงจรกำเนิดสัญญาณนาฬิกาความถี่ 500 กิโลเฮิร์ตซ์ วงจรตีพูเอคอนเวอร์ทเตอร์ วงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 แรงดันเอาทพุทที่ได้จากโพลีเซลล์

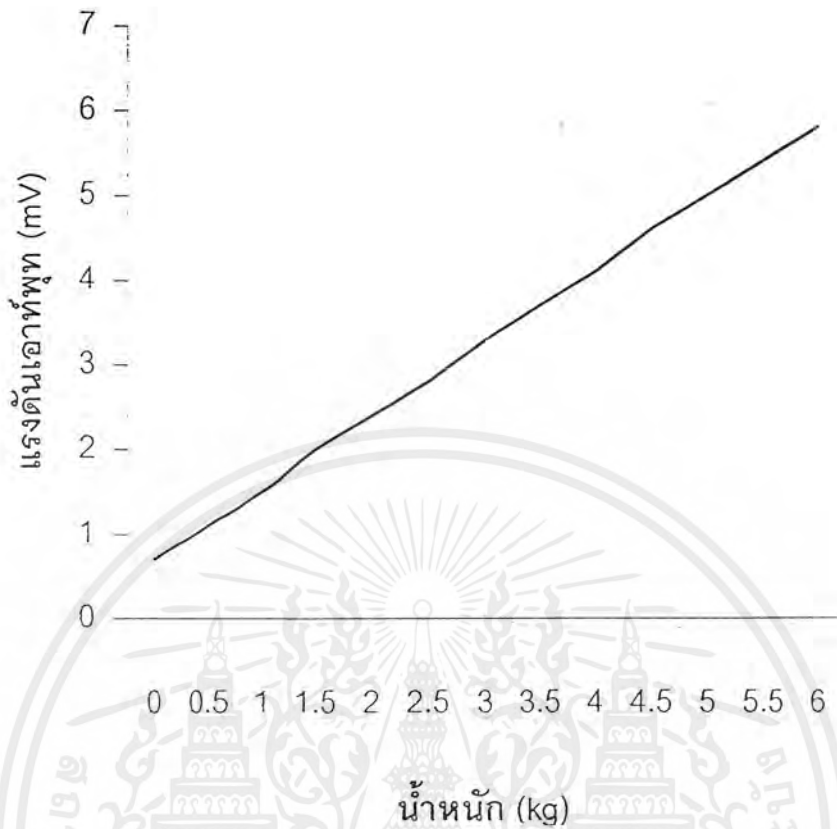
ทำการวัดแรงดันเอาทพุทที่ได้จากโพลีเซลล์ โดยการนำคัมน์้ำหนักมาชั่ง แล้ววัดค่าแรงดันเอาทพุทที่ได้จากการชั่งน้ำหนัก ทำการวัดที่ค้ำน้ำหนักตั้งแต่ 0 – 6 กิโลกรัม โดยเพิ่มน้ำหนักขึ้นครั้งละ 0.5 กิโลกรัม ได้ค่าเอาทพุทดังแสดงในตารางที่ 4-1

น้ำหนักที่ชั่ง (กิโลกรัม)	แรงดันเอาทพุท (มิลลิโวลท์)
0.0	0.7
0.5	1.1
1.0	1.5
1.5	2.0
2.0	2.4
2.5	2.8
3.0	3.3
3.5	3.7
4.0	4.1
4.5	4.6
5.0	5.0
5.5	5.4
6.0	5.8

ตารางที่ 4-1 แสดงผลการวัดค่าเอาทพุทของโพลีเซลล์เมื่อทำการชั่งน้ำหนัก 0-6 กิโลกรัม

เมื่อนำค่าที่ได้ตามตารางมาเขียนกราฟ จะได้กราฟดังรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 กราฟแสดงความสัมพันธ์ระหว่างแรงดันเอาต์พุตของโพลีเซลล์ กับน้ำหนักตั้งแต่ 0-6 กิโลกรัม

4.2 วงจรอินสตรูเมนต์เซ็นแอมป์ลิไฟเออร์

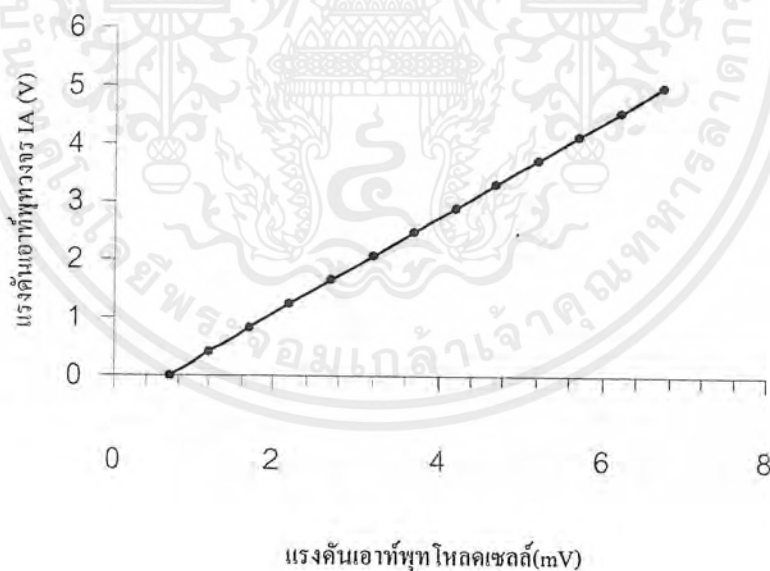
ทำการต่อวงจร อินสตรูเมนต์เซ็นแอมป์ลิไฟเออร์ กับ โพลีเซลล์ ขยายแรงดันเอาต์พุตจากโพลีเซลล์ ให้ได้แรงดันไฟฟ้าเอาต์พุต 0 – 5 V วัดค่าเอาต์พุตและบันทึกค่าได้ตามตารางที่ 4-2

น้ำหนัก (kg)	แรงดันเอาต์พุตโพลีเซลล์ (mV)	แรงดันเอาต์พุตวงจรอินสตรูเมนต์เซ็นแอมป์ลิไฟเออร์ (V)
0.0	0.7	0.00
0.5	1.2	0.41
1.0	1.7	0.82
1.5	2.2	1.24
2.0	2.7	1.64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

น้ำหนัก (kg)	แรงดันเอาต์พุทโพลคเซลล์ (mV)	แรงดันเอาต์พุทวงจรอินสตรูเมนแอมป์ลิไฟเออร์ (V)
2.5	3.2	2.07
3.0	3.7	2.49
3.5	4.2	2.91
4.0	4.7	3.32
4.5	5.2	3.72
5.0	5.7	4.14
5.5	6.2	4.56
6.0	6.7	5.00

ตารางที่ 4-2 ผลการวัดเอาต์พุทโพลคเซลล์ และเอาต์พุทของวงจรอินสตรูเมนแอมป์ลิไฟเออร์ เมื่อทดลองชั่งน้ำหนักตั้งแต่ 0-6 กิโลกรัม



รูปที่ 4.2 กราฟแสดงความสัมพันธ์ระหว่าง แรงดันอินพุทกับแรงดันเอาต์พุทของ วงจรอินสตรูเมนแอมป์ลิไฟเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าที่ได้จากตารางที่ 4-2 ซึ่งเป็นค่าเอาต์พุตของวงจรขยายจะนำไปเป็นค่าอินพุตของวงจร A/D CONVERTER นำค่าที่ได้ตามตารางมาทำการเขียนกราฟซึ่งจะเห็นว่าค่าที่ได้มีลักษณะเป็นเส้นตรงดังรูปที่ 4.2

4.3 วงจรเอ็ดคิคอนเวอร์เตอร์

ทำการต่อวงจรเอ็ดคิคอนเวอร์เตอร์จำนวนสองวงจร โดยใช้ไอซีเบอร์ ADC 0809

4.3.1 วงจรเอ็ดคิคอนเวอร์เตอร์ตัวที่ 1 เป็นวงจรเอ็ดคิคอนเวอร์เตอร์ที่จะรับอินพุตจากวงจรอินสตรูเมนต์เช่นแอมป์ลิไฟเออร์ ซึ่งเป็นแรงดันอินพุต 0 – 5 โวลต์ และจะแปลงเป็นสัญญาณดิจิทัล 8 บิต ส่งไปยังส่วนของไมโครคอนโทรลเลอร์ โดยจะทำการประมวลและจะเก็บค่าของน้ำหนักที่อ่านได้เอาไว้แล้วนำไปรวมกับค่าที่ได้จากการประมวลผลที่ได้จากเอาต์พุตของวงจรเอ็ดคิคอนเวอร์เตอร์ตัวที่ 2 ทำการทดลองโดยการป้อนอินพุตจาก 0 – 5 โวลต์ จะได้ค่าเอาต์พุตดังแสดงในตารางที่ 4-3

แรงดันอินพุต (V)	สัญญาณดิจิทัลที่ได้
0.00	00000000
0.50	00011001
1.00	00101111
1.50	01001001
2.00	01100101
2.50	10000000
3.00	10010110
3.51	10110111
4.01	11001110
4.51	11100100
5.00	11111111

ตารางที่ 4-3 ผลของวงจร เอ็ดคิคอนเวอร์เตอร์ ตัวที่ 1 เมื่อป้อนอินพุต 0 – 5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 วงจรเอชดีคอนเวอร์เตอร์ตัวที่ 2 เป็นวงจรเอชดีคอนเวอร์เตอร์ที่จะรับอินพุท จากดิฟเฟอเรนเชียลแอนพลีไฟเออร์ ทำการทดลองวงจรเอชดีคอนเวอร์เตอร์ตัวที่ 2 โดยการป้อน อินพุท 0 – 5 โวลต์ ได้ค่าเอาต์พุตดังแสดงในตารางที่ 4-4

แรงดันอินพุท (V)	สัญญาณดิจิตอลที่ได้
0.00	00000000
0.50	00011001
1.00	00101111
1.50	01001000
2.00	01011111
2.50	01111011
3.01	10011100
3.51	10110111
4.00	11001110
4.50	11100100
5.01	11111111

ตารางที่ 4-4 ผลของวงจร เอชดีคอนเวอร์เตอร์ ตัวที่ 2 เมื่อป้อนอินพุท 0 – 5 โวลต์

4.4 วงจรดีทูเอคอนเวอร์เตอร์

ทำการต่อวงจรดีทูเอคอนเวอร์เตอร์ โดยใช้ไอซีเบอร์ DAC 0808 ซึ่งเป็นไอซีที่รับอินพุท ที่เป็นสัญญาณดิจิตอล 8 บิต แล้วแปลงออกเป็นเอาต์พุทที่เป็นสัญญาณอนาลอกที่มีค่า 0 – 5 โวลต์

ผลจากการทดลองที่ได้จากการป้อนอินพุทที่เป็นสัญญาณดิจิตอล โดยใช้ดิพสวิทช์เป็นคัว ป้อนสัญญาณอินพุท จะได้เอาต์พุทเป็นสัญญาณอนาลอกขนาด 0 – 5 โวลต์ ได้ผลการทดลองดัง ตารางที่ 4-5

คิจิตอล	V	คิจิตอล	V	คิจิตอล	V	คิจิตอล	V
00H	0.003	1BH	0.526	36H	1.052	51H	1.583
01H	0.016	1CH	0.545	37H	1.073	52H	1.603
02H	0.036	1DH	0.565	38H	1.092	53H	1.623
03H	0.055	1EH	0.585	39H	1.112	54H	1.642
04H	0.075	1FH	0.605	3AH	1.132	55H	1.662
05H	0.094	20H	0.621	3BH	1.152	56H	1.682
06H	0.114	21H	0.641	3CH	1.17	57H	1.702
07H	0.134	22H	0.66	3DH	1.191	58H	1.721
08H	0.153	23H	0.68	3EH	1.21	59H	1.741
09H	0.173	24H	0.699	3FH	1.231	5AH	1.761
0AH	0.193	25H	0.719	40H	1.249	5BH	1.781
0BH	0.213	26H	0.739	41H	1.269	5CH	1.8
0CH	0.232	27H	0.759	42H	1.289	5DH	1.82
0DH	0.252	28H	0.778	43H	1.309	5EH	1.84
0EH	0.271	29H	0.798	44H	1.327	5FH	1.861
0FH	0.291	2AH	0.817	45H	1.348	60H	1.874
10H	0.31	2BH	0.837	46H	1.367	61H	1.895
11H	0.33	2CH	0.857	47H	1.388	62H	1.914
12H	0.349	2DH	0.877	48H	1.407	63H	1.935
13H	0.369	2EH	0.896	49H	1.427	64H	1.953
14H	0.388	2FH	0.917	4AH	1.446	65H	1.973
15H	0.408	30H	0.934	4BH	1.467	66H	1.993
16H	0.427	31H	0.954	4CH	1.485	67H	2.014
17H	0.447	32H	0.974	4DH	1.506	68H	2.032
18H	0.467	33H	0.994	4EH	1.525	69H	2.053
19H	0.487	34H	1.013	4FH	1.546	6AH	2.073
1AH	0.506	35H	1.033	50H	1.563	6BH	2.093

ตารางที่ 4-5 ผลของวงจร D/A CONVERTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คิจิตตอล	V	คิจิตตอล	V	คิจิตตอล	V	คิจิตตอล	V
6CH	2.111	87H	2.642	A2H	3.16	BDH	3.7
6DH	2.132	88H	2.66	A3H	3.18	BEH	3.72
6EH	2.152	89H	2.681	A4H	3.2	BFH	3.74
6FH	2.173	8AH	2.7	A5H	3.22	C0H	3.75
70H	2.188	8BH	2.721	A6H	3.24	C1H	3.77
71H	2.209	8CH	2.739	A7H	3.26	C2H	3.79
72H	2.229	8DH	2.76	A8H	3.28	C3H	3.81
73H	2.25	8EH	2.779	A9H	3.3	C4H	3.83
74H	2.268	8FH	2.801	AAH	3.32	C5H	3.85
75H	2.288	90H	2.816	ABH	3.34	C6H	3.87
76H	2.308	91H	2.837	ACH	3.36	C7H	3.89
77H	2.329	92H	2.857	ADH	3.38	C8H	3.91
78H	2.347	93H	2.878	AEH	3.41	C9H	3.93
79H	2.368	94H	2.895	AFH	3.42	CAH	3.95
7AH	2.387	95H	2.916	B0H	3.44	CBH	3.97
7BH	2.408	96H	2.936	B1H	3.46	CCH	3.99
7CH	2.426	97H	2.957	B2H	3.48	CDH	4.01
7DH	2.447	98H	2.974	B3H	3.5	CEH	4.03
7EH	2.467	99H	2.995	B4H	3.52	CFH	4.05
7FH	2.488	9AH	3.015	B5H	3.54	D0H	4.07
80H	2.502	9BH	3.036	B6H	3.56	D1H	4.09
81H	2.522	9CH	3.054	B7H	3.58	D2H	4.11
82H	2.542	9DH	3.075	B8H	3.6	D3H	4.13
83H	2.563	9EH	3.095	B9H	3.62	D4H	4.15
84H	2.581	9FH	3.116	BAH	3.64	D5H	4.17
85H	2.601	A0H	3.12	BBH	3.66	D6H	4.19
86H	2.621	A1H	3.14	BCH	3.68	D7H	4.21

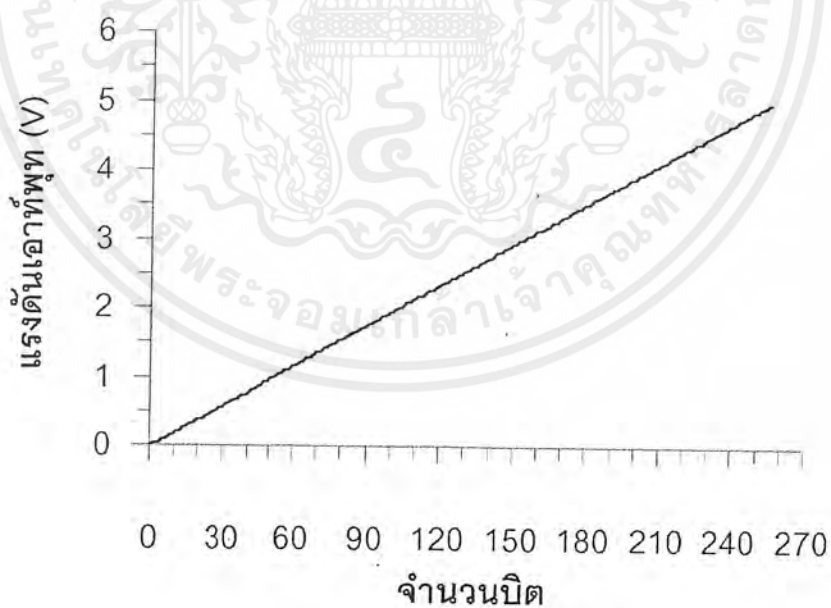
ตารางที่ 4-5 ผลของวงจรD/A CONVERTER(ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดิจิตอล	V	ดิจิตอล	V	ดิจิตอล	V	ดิจิตอล	V
D8H	4.23	E2H	4.42	ECH	4.62	F6H	4.82
D9H	4.25	E3H	4.44	EDH	4.64	F7H	4.84
DAH	4.27	E4H	4.46	EEH	4.66	F8H	4.86
DBH	4.29	E5H	4.48	EFH	4.68	F9H	4.88
DCH	4.31	E6H	4.5	F0H	4.7	FAH	4.9
DDH	4.33	E7H	4.52	F1H	4.72	FBH	4.92
DEH	4.35	E8H	4.54	F2H	4.74	FCH	4.94
DFH	4.37	E9H	4.56	F3H	4.76	FDH	4.96
E0H	4.38	EAH	4.58	F4H	4.78	FEH	4.98
E1H	4.4	EBH	4.6	F5H	4.8	FFH	5

ตารางที่ 4-5 ผลของวงจร D/A CONVERTER(ต่อ)

นำค่าที่ได้ตามตารางมาทำการเขียนกราฟซึ่งจะเห็นว่าค่าที่ได้มีลักษณะเป็นเส้นตรงดังรูปที่ 4.3



รูปที่ 4.3 กราฟที่ได้จากผลการทดลองวงจร คีทูเอคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 เครื่องชั่งดิจิตอล

นำเครื่องชั่งซึ่งทำการสร้างเสร็จมาทำการทดสอบโดยนำค้อนน้ำหนักมาชั่ง แล้วบันทึกค่าน้ำหนักที่ จอ LCD แสดงค่า ทั้งนี้ทำการทดสอบค่าน้ำหนักตั้งแต่ 0 – 6 กิโลกรัม โดยเพิ่มน้ำหนักขึ้นครั้งละ 0.5 กิโลกรัม ได้ผลการชั่งน้ำหนักดังแสดงในตารางที่

น้ำหนักที่นำขึ้นชั่ง (กิโลกรัม)	น้ำหนักที่หน้าจอ LCD แสดง (กิโลกรัม)
0.0	0.000
0.5	0.503
1.0	1.008
1.5	1.509
2.0	2.007
2.5	2.510
3.0	3.005
3.5	3.508
4.0	4.006
4.5	4.509
5.0	5.007
5.5	5.505
6.0	6.002

ตารางที่ 4-6 ผลการทดสอบเครื่องชั่งโดยชั่งน้ำหนัก ตั้งแต่ 0 – 6 กิโลกรัม

บทที่ 5

บทสรุปและแนวทางการพัฒนาต่อ

บทสรุป

ในโรงงานอุตสาหกรรมแทบทุกโรงงานจะต้องมีการนำเครื่องจักรเข้ามาใช้ในการทำงาน ซึ่งในอดีตเครื่องจักรที่ใช้จะเป็นแบบสปริงแสดงค่าน้ำหนักโดยใช้เข็มชี้ ซึ่งค่าที่วัดได้จะมีความคลาดเคลื่อนและไม่ละเอียดพอที่จะวัดค่าน้อยๆ ให้ได้ความแม่นยำ ในปัจจุบันจึงมีการนำเครื่องจักรดิจิทัลเข้ามาใช้งานเพื่อที่จะชั่งน้ำหนักได้ถูกต้องแม่นยำยิ่งขึ้นและยังมีฟังก์ชันการทำงานต่างๆ มากขึ้นด้วย แต่ในปัจจุบันยังต้องสั่งนำเข้าจากต่างประเทศ จึงเป็นที่มาของโครงการนี้ เพื่อทำการศึกษาและสร้างเครื่องจักรเพื่อการใช้งานหรือเป็นเครื่องต้นแบบในการพัฒนาต่อไปในอนาคต โดยไม่ต้องนำเข้าจากต่างประเทศ

จากที่ได้ที่ได้กล่าวมาทั้งหมดได้อธิบายถึงหลักการการทำงานและส่วนประกอบต่างๆ ของเครื่องจักรดิจิทัล โดยแยกอธิบายเป็นส่วนๆ ไป ซึ่งหวังว่าคงจะมีประโยชน์ในการนำไปใช้งานและพัฒนาใช้ในอุตสาหกรรมต่อไป

ซึ่งจากผลการทดลองที่ได้ โครงการนี้ สำเร็จตามจุดประสงค์และเป้าหมายที่ตั้งไว้คือ

- สามารถแสดงค่าน้ำหนักของวัตถุที่นำมาชั่งได้ โดยมีความละเอียด 1 กรัม และมีเสียงเตือนถ้าน้ำหนักที่นำมาชั่งเกินพิกัดที่กำหนด

แนวทางการพัฒนาต่อ

เนื่องจากในปัจจุบันมีการนำเครื่องจักรดิจิทัลมาใช้กันอย่างมาก เพราะจะมีความเที่ยงตรงและสะดวกในการใช้งาน ในปัจจุบันเครื่องจักรที่มีใช้กันอยู่อาจมีฟังก์ชันการใช้งานต่างๆ ไม่มากพอทำให้การใช้งานไม่สะดวกเท่าที่ควร เช่น เครื่องจักรจะทำการอ่านค่าน้ำหนัก โดยต้องมีคนอ่านค่าน้ำหนักแล้วจึงสั่งงานต่อไป อาจจะทำการพัฒนาโดยการชั่งแล้วป้อนข้อมูลควบคุมที่เครื่องจักรว่าเมื่อครบน้ำหนักตามที่ต้องการ หรือครบจำนวนขึ้นตามที่ต้องการ ให้เครื่องจักรสามารถส่งสัญญาณเพื่อใช้ในการควบคุมหรือสั่งงานในการทำงานขั้นต่อไป เช่น สั่งให้มอเตอร์หมุนเพื่อให้สายพานทำงาน หรืออาจสั่งให้ทำการแพ็คเมื่อได้น้ำหนักหรือจำนวนตามที่ต้องการ

ข้อจำกัดของโครงการ

จะเห็นได้ว่า ค่าของน้ำหนักที่แสดงผลออกมาจะมีค่าผิดพลาดไปบ้างหรือค่าที่อ่านออกมา อาจจะมีค่าไม่นิ่ง มีการเปลี่ยนแปลงไปบ้าง ทั้งนี้เป็นเพราะค่าของเอาต์พุตที่ได้จากโพลีเซลล์มีค่าน้อยมากซึ่งมีหน่วยเป็นมิลลิโวลต์ ทำให้สัญญาณรบกวนเพียงเล็กน้อยจะมีผลกระทบมาก เนื่องจากเมื่อผ่านวงจรขยายออกมาสัญญาณรบกวนนั้นก็ถูกขยายออกมาด้วย สัญญาณรบกวนนี้จะทำให้ค่าของน้ำหนักที่อ่านได้คลาดเคลื่อนจากความเป็นจริง ผู้จัดทำโครงการนี้ได้พยายามทำอย่างดีที่สุดแล้วที่จะขจัดสัญญาณรบกวนเหล่านี้ให้หมดไปแต่ก็ยังมีบางส่วนเหลืออยู่จึงทำให้ค่าน้ำหนักที่แสดงออกมามีการเปลี่ยนแปลงอยู่บ้าง และข้อจำกัดอีกอย่างคือ ดิจิตอลมิเตอร์ที่ใช้ในการทดลองมีความละเอียดไม่เพียงพอ ทำให้การวัดค่าอินพุต และค่าเอาต์พุตเกิดความคลาดเคลื่อน ซึ่งในการทดลองบางอย่างเมื่อมีการวัดค่าคลาดเคลื่อนเพียงเล็กน้อยอาจทำให้ผลการทดลองที่ได้เกิดความคลาดเคลื่อนไปอย่างมาก ผู้จัดทำโครงการนี้ได้พยายามทำอย่างดีที่สุดแล้วที่จะวัดผลการทดลองออกมาให้ได้ค่าถูกต้องที่สุด แต่ก็ยังมีความคลาดเคลื่อนอยู่บ้าง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

MOVX  A,@DPTR
SUBB  A,#09H
JNC   OUT
MOV   A,#00H
OUT:  MOV   34H,A
      SUBB  A,#0F6H
      JC    NO
      CLR  97H
      SJMP MOVE
NO:   SETB  97H
MOVE: MOV  DPTR,#PORT_B ;OUT TO DAC
      MOV  A,34H
      MOVX @DPTR,A
APPLY1: MOV  B,#35H ;CAL 1st WEIGHT
      LCALL MULDIV
ADDTO: MOV  A,34H
      MOV  B,#17H
      MUL  AB
      ADD  A,R4
      JNC  NOTADD
      INC  B
NOTADD: MOV  R6,A ;KEEP LOW BYTE
      MOV  R5,B ; .....HIGH BYTE
INPORT_EX: SETB  91H ;TRIG ADC2
      MOV  R0,#03H
      DJNZ R0,$
      CLR  91H
      LCALL ADCWAIT
      MOV  DPTR,#PORT_C ;IN FROM ADC2
      MOVX  A,@DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

APPLY2:    MOV    B,#05FH          ;CAL 2nd WEIGHT
           LCALL  MULDIV
ADDTO2:    CJNE   R5,#00H,ADDTO3
           CJNE   R6,#00H,ADDTO3
           INC    R4
           MOV    A,34H
           CJNE   A,#00H,ADDTO3
           DEC    R4
ADDTO3:    MOV    A,R6
           ADD    A,R4
           JNC    NOTADD2
           INC    R5          ; KEEP HIGH BYTE
NOTADD2:   MOV    R6,A          ; .....LOW BYTE
;*****
TO_ASCII:  MOV    R0,#0CCH
           CLR    A
CONVRT:    CJNE   R5,#00H,MORE
           MOV    A,R6
           SUBB   A,#0AH
           JNC    MORE
           MOV    A,R6
           LCALL  SEE
           MOV    R6,#00H
           CJNE   R0,#0C8H,CONVRT
           LCALL  DELAYDISP
           ;LCALL DELAYDISP
           LJMP   START

MORE:      MOV    R3,#0000H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        CLR    A
        MOV    R4,#010H           ;COUNT
DVLOOP:  LCALL  MUL2
        MOV    A,R3
        RLC   A
        MOV    R3,A
        SUBB  A,#0AH
        CPL   C
        JNC   DECCNT
        MOV    R3,A
DECCNT:  DEC    R4
        MOV    A,R4
        JNZ   DVLOOP
        LCALL  MUL2
        MOV    A,R3
        LCALL  SEE
        LJMP  CONVRT
MUL2:    MOV    A,R6
        RLC   A
        MOV    R6,A
        MOV    A,R5
        RLC   A
        MOV    R5,A
        RET
ASCII:   ADD    A,#30H
        MOV    R7,A
        LCALL  DISP
        CJNE  R0,#0C8H,NEXT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

                RET
NEXT:          DEC    R0
                RET
SEE:           CJNE   R0,#0C9H,DIS
                DEC    R0
DIS:           LCALL  ASCII
                RET

```

```

;*****

```

```

MULDIV:        MOV    34H,A
                MUL   AB
                MOV   R3,A
                MOV   R2,B
DIV:           CLR    A
                MOV   R4,#00H
HE0:           CJNE   R2,#00H,CAL
                MOV   B,#064H
                MOV   A,R3
                DIV   AB
                ADD   A,R4
                MOV   R4,A
                RET
CAL:           CLR    C
                MOV   A,R3
                SUBB  A,#064H
                JNC   MORE64
                CLR   C
                DEC   R2
                MOV   A,#09BH
                INC   R3
                ADD   A,R3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R3,A
INC R4
SJMP HE0
MORE64: MOV R3,A
INC R4
SJMP HE0

```

```

;*****

```

```

ADCWAIT: MOV R0,#40H
ADCW: DJNZ R0,ADCW
RET

```

```

;*****

```

```

LCDSET: MOV A,#00111000B ;FUNC SET
MOV DPTR,#LCDCOM
MOVX @DPTR,A
LCALL LCDWAIT
MOV A,#00001100B ;ON-OFF
MOVX @DPTR,A
LCALL LCDWAIT
MOV A,#1;00000001B ;CLR DISP
MOVX @DPTR,A
LCALL LCDWAIT
MOV A,#00000110B ;ENTRY
MOVX @DPTR,A
LCALL LCDWAIT
RET

```

```

;*****

```

```

LCDWAIT: PUSH DPL
PUSH DPH
MOV DPTR,#LCDFLAG
WAIT1: MOVX A,@DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ANL    A,#80H
JNZ    WAIT1
POP    DPH
POP    DPL
RET

```

```

;*****

```

```

DISPUNIT:  MOV    DPTR,#LCDCOM    ;UNIT
           MOV    A,#0C0H
           MOVX   @DPTR,A
           LCALL  LCDWAIT
           MOV    DPTR,#TABLEK
           LCALL  WRTEXT
           LCALL  LCDWAIT
           RET

```

```

;*****

```

```

WRTEXT:   CLR    A
           MOVC   A,@A+DPTR
           CJNE  A,#0DH,WRITE
           SJMP  BYE

```

```

WRITE:    LCALL  LCDWAIT
           CLR    A
           MOVC   A,@A+DPTR
           PUSH  DPL
           PUSH  DPH
           MOV    DPTR,#LCDWRD
           MOVX   @DPTR,A
           LCALL  LCDWAIT
           POP   DPH
           POP   DPL
           INC   DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                SJMP    WRTEXT
BYE:           LCALL   LCDWAIT
                RET
DISP:         MOV     DPTR,#LCDCOM
                MOV     A,R0
                MOVX   @DPTR,A
                LCALL  LCDWAIT
                MOV     DPTR,#LCDWRD
                MOV     A,R7
                MOVX   @DPTR,A
                LCALL  LCDWAIT      ;SEND TO LCD
                RET
;*****
DELAYDISP:    MOV     R3,#0FFH
DELAYDISP1:   MOV     R2,#0FFH
DELAYDISP2:   DJNZ   R2,DELAYDISP2
                DJNZ   R3,DELAYDISP1
                RET
;*****
TABLEK:       DFB     "WEIGHT . kg",0DH
                END

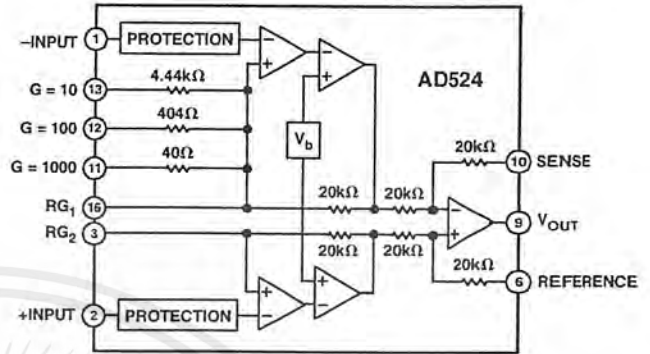
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

Low Noise: 0.3 μV p-p 0.1 Hz to 10 Hz
Low Nonlinearity: 0.003% ($G = 1$)
High CMRR: 120 dB ($G = 1000$)
Low Offset Voltage: 50 μV
Low Offset Voltage Drift: 0.5 $\mu\text{V}/^\circ\text{C}$
Gain Bandwidth Product: 25 MHz
Pin Programmable Gains of 1, 10, 100, 1000
Input Protection, Power On–Power Off
No External Components Required
Internally Compensated
MIL-STD-883B and Chips Available
16-Lead Ceramic DIP and SOIC Packages and
20-Terminal Leadless Chip Carriers Available
Available in Tape and Reel in Accordance
with EIA-481A Standard
Standard Military Drawing Also Available

FUNCTIONAL BLOCK DIAGRAM



PRODUCT DESCRIPTION

The AD524 is a precision monolithic instrumentation amplifier designed for data acquisition applications requiring high accuracy under worst-case operating conditions. An outstanding combination of high linearity, high common mode rejection, low offset voltage drift and low noise makes the AD524 suitable for use in many data acquisition systems.

The AD524 has an output offset voltage drift of less than 25 $\mu\text{V}/^\circ\text{C}$, input offset voltage drift of less than 0.5 $\mu\text{V}/^\circ\text{C}$, CMR above 90 dB at unity gain (120 dB at $G = 1000$) and maximum non-linearity of 0.003% at $G = 1$. In addition to the outstanding dc specifications, the AD524 also has a 25 kHz gain bandwidth product ($G = 1000$). To make it suitable for high speed data acquisition systems the AD524 has an output slew rate of 5 V/ μs and settles in 15 μs to 0.01% for gains of 1 to 100.

As a complete amplifier the AD524 does not require any external components for fixed gains of 1, 10, 100 and 1000. For other gain settings between 1 and 1000 only a single resistor is required. The AD524 input is fully protected for both power-on and power-off fault conditions.

The AD524 IC instrumentation amplifier is available in four different versions of accuracy and operating temperature range. The economical "A" grade, the low drift "B" grade and lower drift, higher linearity "C" grade are specified from -25°C to $+85^\circ\text{C}$. The "S" grade guarantees performance to specification over the extended temperature range -55°C to $+125^\circ\text{C}$. Devices are available in 16-lead ceramic DIP and SOIC packages and a 20-terminal leadless chip carrier.

PRODUCT HIGHLIGHTS

1. The AD524 has guaranteed low offset voltage, offset voltage drift and low noise for precision high gain applications.
2. The AD524 is functionally complete with pin programmable gains of 1, 10, 100 and 1000, and single resistor programmable for any gain.
3. Input and output offset nulling terminals are provided for very high precision applications and to minimize offset voltage changes in gain ranging applications.
4. The AD524 is input protected for both power-on and power-off fault conditions.
5. The AD524 offers superior dynamic performance with a gain bandwidth product of 25 MHz, full power response of 75 kHz and a settling time of 15 μs to 0.01% of a 20 V step ($G = 100$).

REV. E

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>
 Fax: 781/326-8703 © Analog Devices, Inc., 1999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD524—SPECIFICATIONS (@ $V_S = \pm 15\text{ V}$, $R_L = 2\text{ k}\Omega$ and $T_A = +25^\circ\text{C}$ unless otherwise noted)

Model	AD524A			AD524B			AD524C			AD524S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
GAIN													
Gain Equation (External Resistor Gain Programming)	$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$ 1 to 1000			$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$ 1 to 1000			$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$ 1 to 1000			$\left[\frac{40,000}{R_G} + 1 \right] \pm 20\%$ 1 to 1000			
Gain Range (Pin Programmable)	1 to 1000			1 to 1000			1 to 1000			1 to 1000			
Gain Error ¹													
G = 1			± 0.05			± 0.03			± 0.02			± 0.05	%
G = 10			± 0.25			± 0.15			± 0.1			± 0.25	%
G = 100			± 0.5			± 0.35			± 0.25			± 0.5	%
G = 1000			± 2.0			± 1.0			± 0.5			± 2.0	%
Nonlinearity													
G = 1			± 0.01			± 0.005			± 0.003			± 0.01	%
G = 10, 100			± 0.01			± 0.005			± 0.003			± 0.01	%
G = 1000			± 0.01			± 0.01			± 0.01			± 0.01	%
Gain vs. Temperature													
G = 1			5			5			5			5	ppm/ $^\circ\text{C}$
G = 10			15			10			10			10	ppm/ $^\circ\text{C}$
G = 100			35			25			25			25	ppm/ $^\circ\text{C}$
G = 1000			100			50			50			50	ppm/ $^\circ\text{C}$
VOLTAGE OFFSET (May be Nulled)													
Input Offset Voltage vs. Temperature			250			100			50			100	μV
Output Offset Voltage vs. Temperature			2			0.75			0.5			2.0	$\mu\text{V}/^\circ\text{C}$
Offset Referred to the Input vs. Supply			5			3			2.0			3.0	mV
G = 1			100			50			25			50	$\mu\text{V}/^\circ\text{C}$
G = 10	70			75			80			75			dB
G = 100	85			95			100			95			dB
G = 1000	95			105			110			105			dB
G = 1000	100			110			115			110			dB
INPUT CURRENT													
Input Bias Current vs. Temperature			± 50			± 25			± 15			± 50	nA
Input Offset Current vs. Temperature			± 100			± 100			± 100			± 100	pA/ $^\circ\text{C}$
Input Offset Current vs. Temperature			± 35			± 15			± 10			± 35	nA
INPUT													
Input Impedance													
Differential Resistance	10^9			10^9			10^9			10^9			Ω
Differential Capacitance	10			10			10			10			pF
Common-Mode Resistance	10^9			10^9			10^9			10^9			Ω
Common-Mode Capacitance	10			10			10			10			pF
Input Voltage Range													
Max Differ. Input Linear (V_{DI}) ²	± 10			± 10			± 10			± 10			V
Max Common-Mode Linear (V_{CM})	$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D \right)$			V
Common-Mode Rejection dc to 60 Hz with 1 k Ω Source Imbalance													
G = 1	70			75			80			70			dB
G = 10	90			95			100			90			dB
G = 100	100			105			110			100			dB
G = 1000	110			115			120			110			dB
OUTPUT RATING													
V_{OUT} , $R_L = 2\text{ k}\Omega$			± 10			± 10			± 10			± 10	V
DYNAMIC RESPONSE													
Small Signal – 3 dB													
G = 1	1			1			1			1			MHz
G = 10	400			400			400			400			kHz
G = 100	150			150			150			150			kHz
G = 1000	25			25			25			25			kHz
Slew Rate	5.0			5.0			5.0			5.0			V/ μs
Settling Time to 0.01%, 20 V Step													
G = 1 to 100	15			15			15			15			μs
G = 1000	75			75			75			75			μs
NOISE													
Voltage Noise, 1 kHz													
R.T.I.	7			7			7			7			nV/ $\sqrt{\text{Hz}}$
R.T.O.	90			90			90			90			nV/ $\sqrt{\text{Hz}}$
R.T.I., 0.1 Hz to 10 Hz													
G = 1	15			15			15			15			$\mu\text{V p-p}$
G = 10	2			2			2			2			$\mu\text{V p-p}$
G = 100, 1000	0.3			0.3			0.3			0.3			$\mu\text{V p-p}$
Current Noise													
0.1 Hz to 10 Hz	60			60			60			60			pA p-p

Model	AD524A			AD524B			AD524C			AD524S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
SENSE INPUT													
R_{IN}		20			20			20			20		$k\Omega \pm 20\%$
I_{IN}		15			15			15			15		μA
Voltage Range	± 10			± 10			± 10			± 10			V
Gain to Output		1			1			1			1		%
REFERENCE INPUT													
R_{IN}		40			40			40			40		$k\Omega \pm 20\%$
I_{IN}		15			15			15			15		μA
Voltage Range	± 10			± 10			10			10			V
Gain to Output		1			1			1			1		%
TEMPERATURE RANGE													
Specified Performance	-25		+85	-25		+85	-25		+85	-55		+125	$^{\circ}C$
Storage	-65		+150	-65		+150	-65		+150	-65		+150	$^{\circ}C$
POWER SUPPLY													
Power Supply Range	± 6	± 15	± 18	± 6	± 15	± 18	± 6	± 15	± 18	± 6	± 15	± 18	V
Quiescent Current		3.5	5.0		3.5	5.0		3.5	5.0		3.5	5.0	mA

NOTES

¹ Does not include effects of external resistor R_G .

² V_{OL} is the maximum differential input voltage at $G = 1$ for specified nonlinearity.

V_{DL} at the maximum = $10 V/G$.

V_D = Actual differential input voltage.

Example: $G = 10$, $V_D = 0.50$.

$V_{CM} = 12 V - (10/2 \times 0.50 V) = 9.5 V$.

Specification subject to change without notice.

All min and max specifications are guaranteed. Specifications shown in **boldface** are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels.



AD524

ABSOLUTE MAXIMUM RATINGS¹

Supply Voltage	±18 V
Internal Power Dissipation	450 mW
Input Voltage ²	
(Either Input Simultaneously) $ V_{IN} + V_S $	<36 V
Output Short Circuit Duration	Indefinite
Storage Temperature Range	
(R)	-65°C to +125°C
(D, E)	-65°C to +150°C
Operating Temperature Range	
AD524A/B/C	-25°C to +85°C
AD524S	-55°C to +125°C
Lead Temperature (Soldering 60 secs)	+300°C

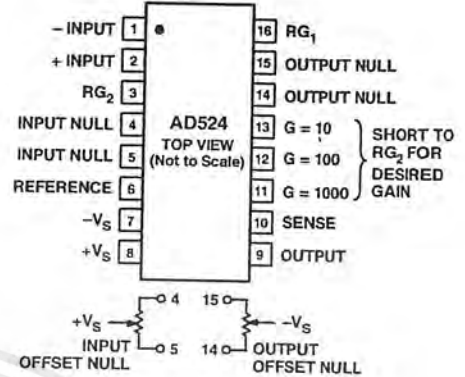
NOTES

¹Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those indicated in the operational section of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

²Max input voltage specification refers to maximum voltage to which either input terminal may be raised with or without device power applied. For example, with ±18 volt supplies max V_{IN} is ±18 volts, with zero supply voltage max V_{IN} is ±36 volts.

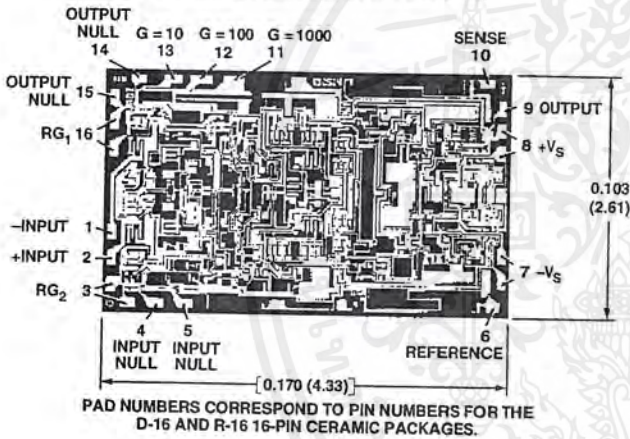
CONNECTION DIAGRAMS

Ceramic (D) and SOIC (R) Packages

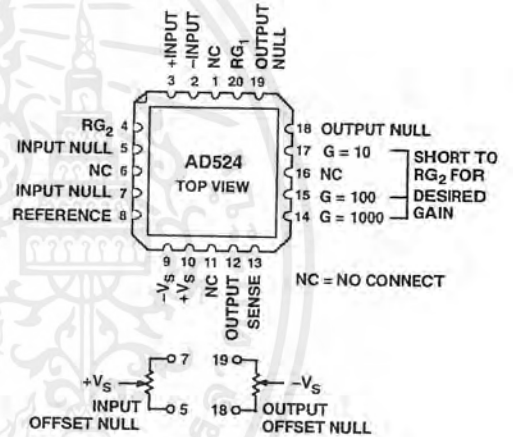


METALIZATION PHOTOGRAPH

Contact factory for latest dimensions.
Dimensions shown in inches and (mm).



Leadless Chip Carrier



ORDERING GUIDE

Model	Temperature Ranges	Package Descriptions	Package Options
AD524AD	-40°C to +85°C	16-Lead Ceramic DIP	D-16
AD524AE	-40°C to +85°C	20-Terminal Leadless Chip Carrier	E-20A
AD524AR-16	-40°C to +85°C	16-Lead Gull-Wing SOIC	R-16
AD524AR-16-REEL	-40°C to +85°C	Tape & Reel Packaging 13"	
AD524AR-16-REEL7	-40°C to +85°C	Tape & Reel Packaging 7"	
AD524BD	-40°C to +85°C	16-Lead Ceramic DIP	D-16
AD524BE	-40°C to +85°C	20-Terminal Leadless Chip Carrier	E-20A
AD524CD	-40°C to +85°C	16-Lead Ceramic DIP	D-16
AD524SD	-55°C to +125°C	16-Lead Ceramic DIP	D-16
AD524SD/883B	-55°C to +125°C	16-Lead Ceramic DIP	D-16
5962-8853901EA*	-55°C to +125°C	16-Lead Ceramic DIP	D-16
AD524SE/883B	-55°C to +125°C	16-Lead Ceramic DIP	D-16
AD524SCHIPS	-55°C to +125°C	20-Terminal Leadless Chip Carrier Die	E-20A

*Refer to official DESC drawing for tested specifications.

CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the AD524 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



AD524—Typical Characteristics

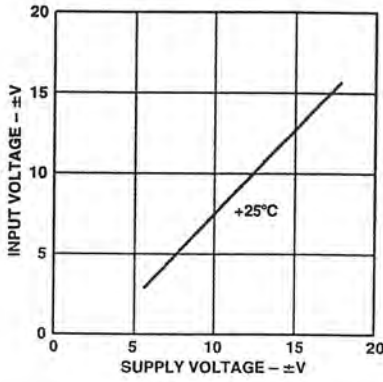


Figure 1. Input Voltage Range vs. Supply Voltage, $G = 1$

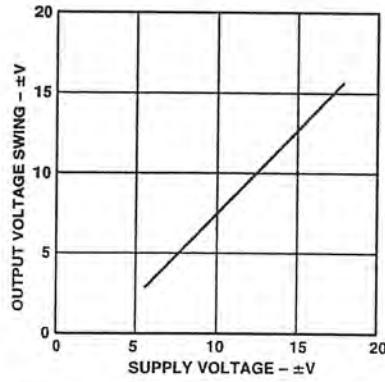


Figure 2. Output Voltage Swing vs. Supply Voltage

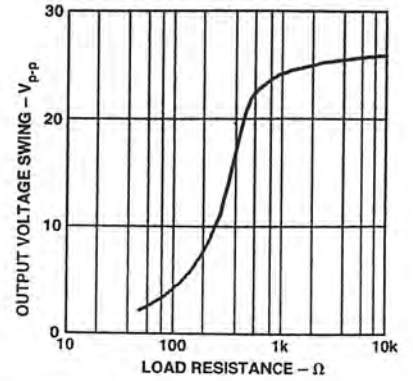


Figure 3. Output Voltage Swing vs. Load Resistance

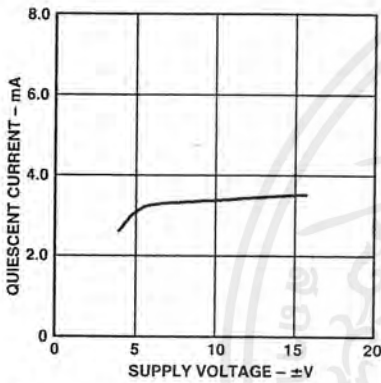


Figure 4. Quiescent Current vs. Supply Voltage

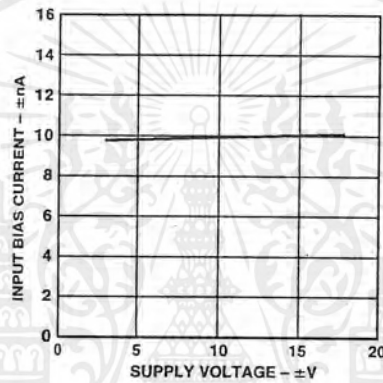


Figure 5. Input Bias Current vs. Supply Voltage

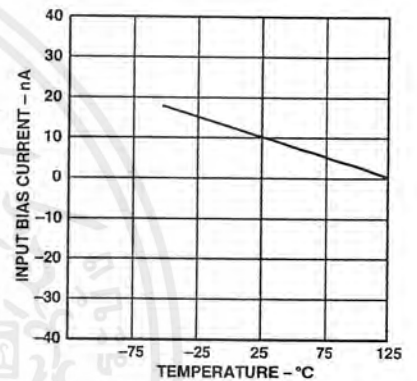


Figure 6. Input Bias Current vs. Temperature

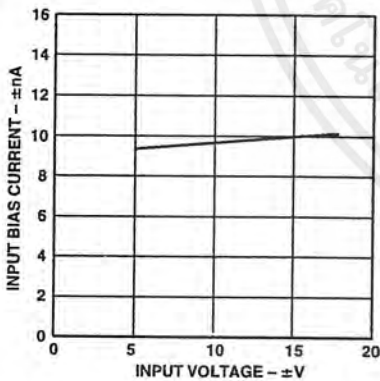


Figure 7. Input Bias Current vs. Input Voltage

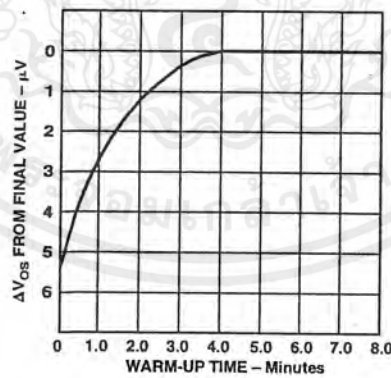


Figure 8. Offset Voltage, RTI, Turn On Drift

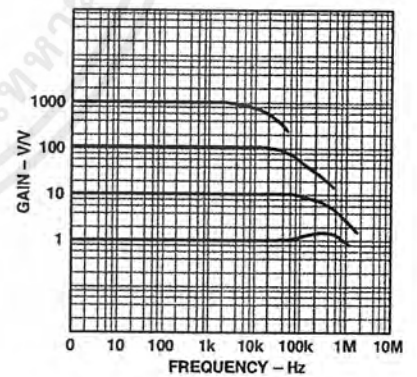


Figure 9. Gain vs. Frequency

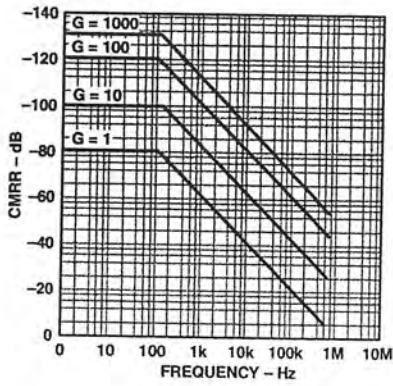


Figure 10. CMRR vs. Frequency RTI, Zero to 1k Source Imbalance

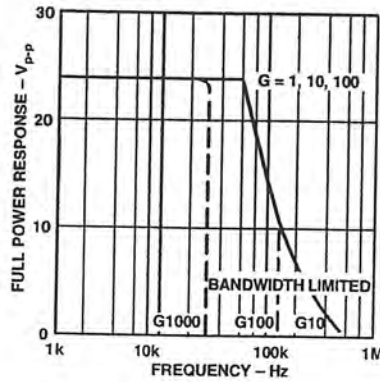


Figure 11. Large Signal Frequency Response

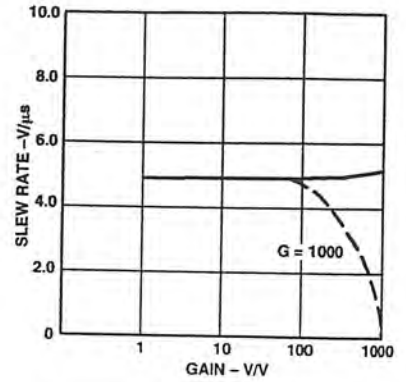


Figure 12. Slew Rate vs. Gain

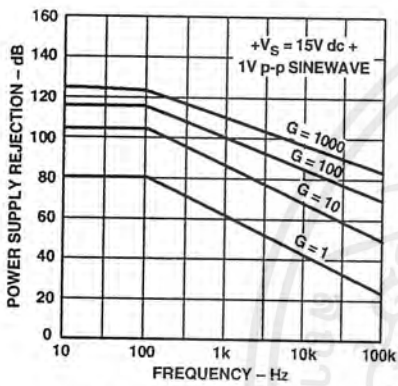


Figure 13. Positive PSRR vs. Frequency

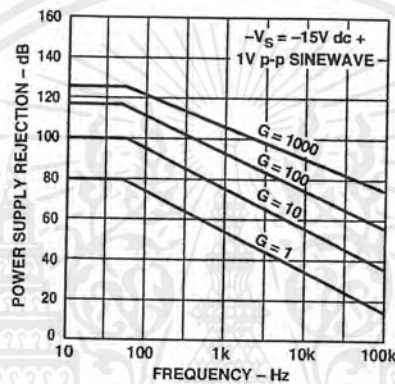


Figure 14. Negative PSRR vs. Frequency

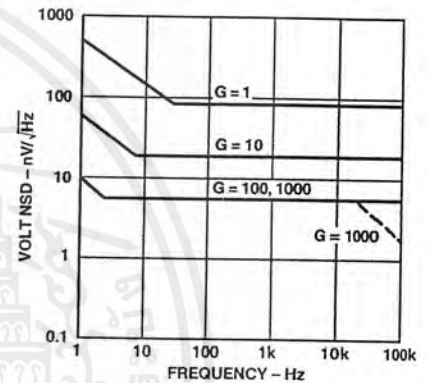


Figure 15. RTI Noise Spectral Density vs. Gain

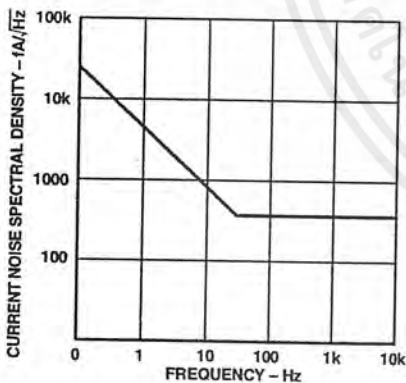


Figure 16. Input Current Noise vs. Frequency

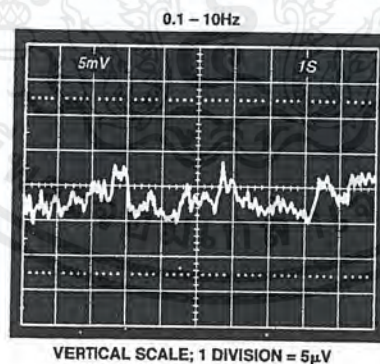


Figure 17. Low Frequency Noise - G = 1 (System Gain = 1000)

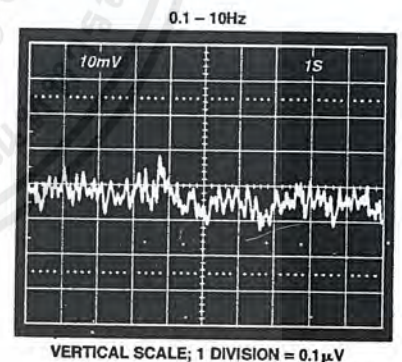


Figure 18. Low Frequency Noise - G = 1000 (System Gain = 100,000)

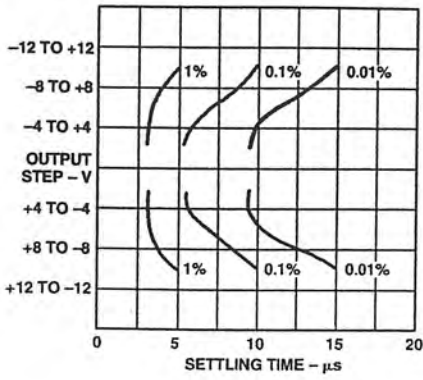


Figure 19. Settling Time Gain = 1

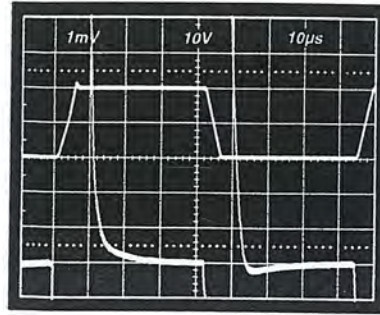


Figure 20. Large Signal Pulse Response and Settling Time - G = 1

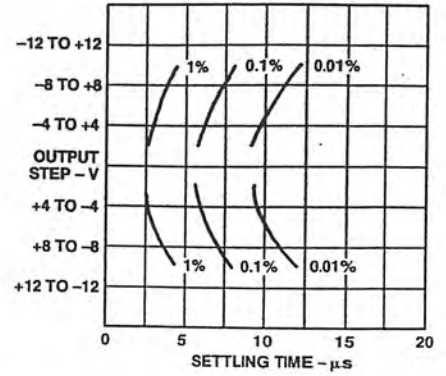


Figure 21. Settling Time Gain = 10

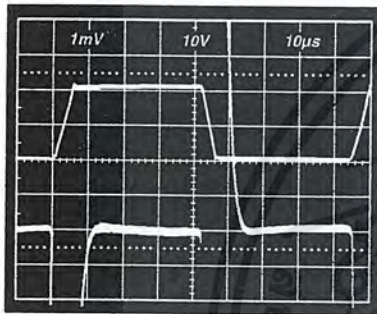


Figure 22. Large Signal Pulse Response and Settling Time G = 10

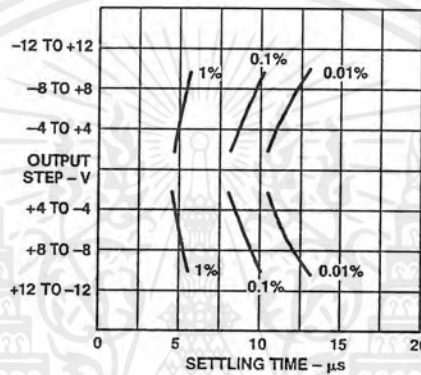


Figure 23. Settling Time Gain = 100

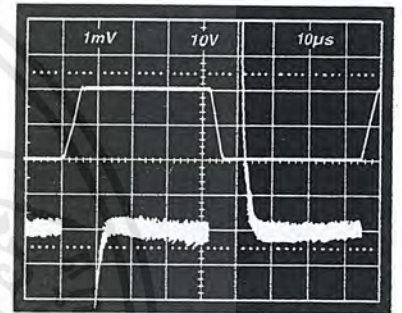


Figure 24. Large Signal Pulse Response and Settling Time G = 100

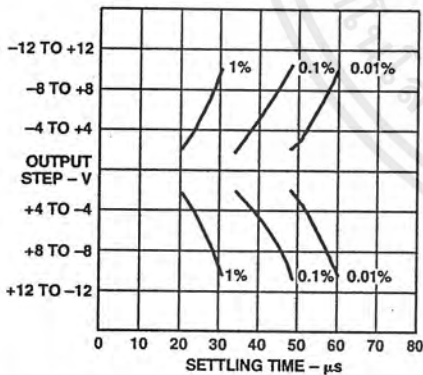


Figure 25. Settling Time Gain = 1000

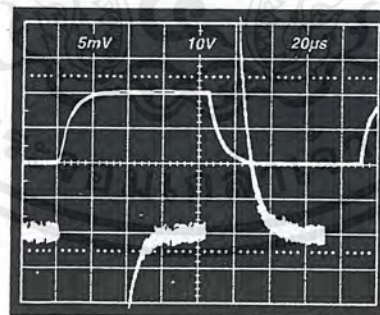


Figure 26. Large Signal Pulse Response and Settling Time G = 1000

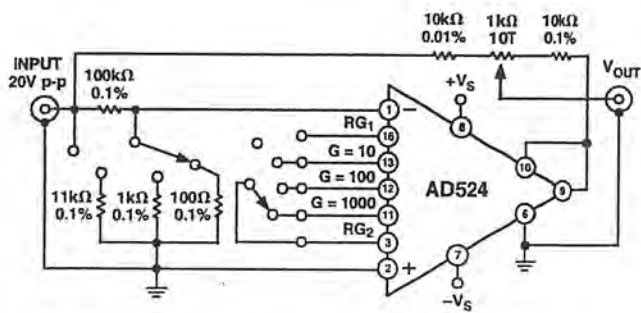


Figure 27. Settling Time Test Circuit

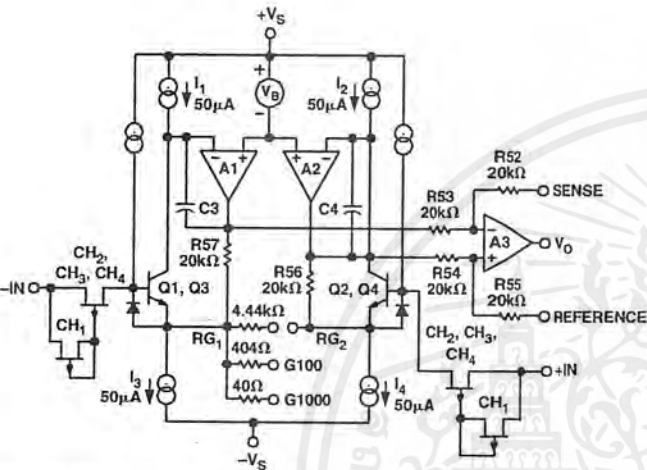


Figure 28 Simplified Circuit of Amplifier; Gain Is Defined as $(R56 + R57)/(R_G) + 1$. For a Gain of 1, R_G Is an Open Circuit

Theory of Operation

The AD524 is a monolithic instrumentation amplifier based on the classic 3 op amp circuit. The advantage of monolithic construction is the closely matched components that enhance the performance of the input preamp. The preamp section develops the programmed gain by the use of feedback concepts. The programmed gain is developed by varying the value of R_G (smaller values increase the gain) while the feedback forces the collector currents Q1, Q2, Q3 and Q4 to be constant, which impresses the input voltage across R_G .

As R_G is reduced to increase the programmed gain, the transconductance of the input preamp increases to the transconductance of the input transistors. This has three important advantages. First, this approach allows the circuit to achieve a very high open loop gain of 3×10^8 at a programmed gain of 1000, thus reducing gain-related errors to a negligible 30 ppm. Second, the gain bandwidth product, which is determined by C3 or C4 and the input transconductance, reaches 25 MHz. Third, the input voltage noise reduces to a value determined by the collector current of the input transistors for an RTI noise of $7 \text{ nV}/\sqrt{\text{Hz}}$ at $G = 1000$.

INPUT PROTECTION

As interface amplifiers for data acquisition systems, instrumentation amplifiers are often subjected to input overloads, i.e., voltage levels in excess of the full scale for the selected gain range. At low gains, 10 or less, the gain resistor acts as a current limiting element in series with the inputs. At high gains the lower value of R_G will not adequately protect the inputs from excessive currents. Standard practice would be to place series limiting resistors in each input, but to limit input current to below 5 mA with a full differential overload (36 V) would require over 7k of resistance which would add $10 \text{ nV}/\sqrt{\text{Hz}}$ of noise. To provide both input protection and low noise a special series protect FET was used.

A unique FET design was used to provide a bidirectional current limit, thereby, protecting against both positive and negative overloads. Under nonoverload conditions, three channels CH₂, CH₃, CH₄, act as a resistance ($\approx 1 \text{ k}\Omega$) in series with the input as before. During an overload in the positive direction, a fourth channel, CH₁, acts as a small resistance ($\approx 3 \text{ k}\Omega$) in series with the gate, which draws only the leakage current, and the FET limits I_{DSS} . When the FET enhances under a negative overload, the gate current must go through the small FET formed by CH₁ and when this FET goes into saturation, the gate current is limited and the main FET will go into controlled enhancement. The bidirectional limiting holds the maximum input current to 3 mA over the 36 V range.

INPUT OFFSET AND OUTPUT OFFSET

Voltage offset specifications are often considered a figure of merit for instrumentation amplifiers. While initial offset may be adjusted to zero, shifts in offset voltage due to temperature variations will cause errors. Intelligent systems can often correct for this factor with an autozero cycle, but there are many small-signal high-gain applications that don't have this capability.

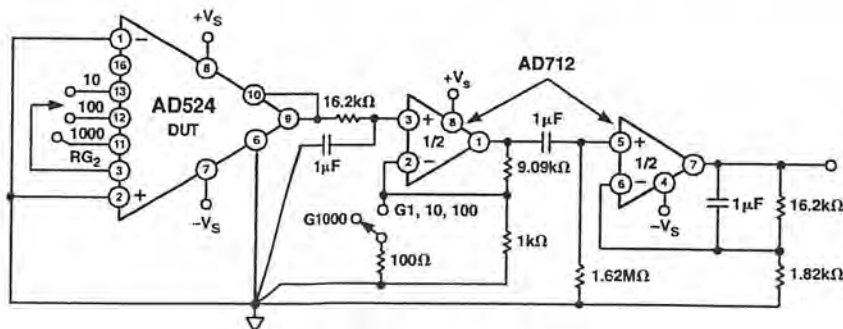


Figure 29. Noise Test Circuit

Voltage offset and drift comprise two components each; input and output offset and offset drift. Input offset is that component of offset that is directly proportional to gain i.e., input offset as measured at the output at $G = 100$ is 100 times greater than at $G = 1$. Output offset is independent of gain. At low gains, output offset drift is dominant, while at high gains input offset drift dominates. Therefore, the output offset voltage drift is normally specified as drift at $G = 1$ (where input effects are insignificant), while input offset voltage drift is given by drift specification at a high gain (where output offset effects are negligible). All input-related numbers are referred to the input (RTI) which is to say that the effect on the output is "G" times larger. Voltage offset vs. power supply is also specified at one or more gain settings and is also RTI.

By separating these errors, one can evaluate the total error independent of the gain setting used. In a given gain configuration both errors can be combined to give a total error referred to the input (R.T.I.) or output (R.T.O.) by the following formula:

$$\text{Total Error R.T.I.} = \text{input error} + (\text{output error}/\text{gain})$$

$$\text{Total Error R.T.O.} = (\text{Gain} \times \text{input error}) + \text{output error}$$

As an illustration, a typical AD524 might have a +250 μV output offset and a -50 μV input offset. In a unity gain configuration, the total output offset would be 200 μV or the sum of the two. At a gain of 100, the output offset would be -4.75 mV or: +250 μV + 100(-50 μV) = -4.75 mV.

The AD524 provides for both input and output offset adjustment. This simplifies very high precision applications and minimize offset voltage changes in switched gain applications. In such applications the input offset is adjusted first at the highest programmed gain, then the output offset is adjusted at $G = 1$.

GAIN

The AD524 has internal high accuracy pretrimmed resistors for pin programmable gain of 1, 10, 100 and 1000. One of the preset gains can be selected by pin strapping the appropriate gain terminal and RG_2 together (for $G = 1$ RG_2 is not connected).

For best results R_G should be a precision resistor with a low temperature coefficient. An external R_G affects both gain accuracy and gain drift due to the mismatch between it and the internal thin-film resistors. Gain accuracy is determined by the tolerance of the external R_G and the absolute accuracy of the internal resistors ($\pm 20\%$). Gain drift is determined by the mismatch of the temperature coefficient of R_G and the temperature coefficient of the internal resistors (-50 ppm/ $^\circ\text{C}$ typ).

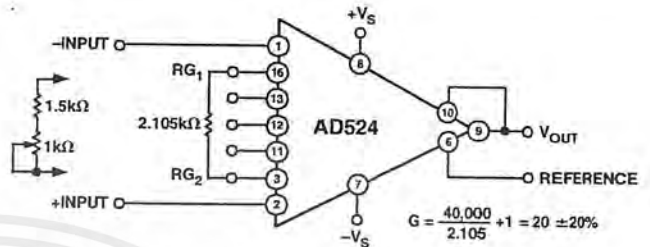


Figure 31. Operating Connections for $G = 20$

The second technique uses the internal resistors in parallel with an external resistor (Figure 32). This technique minimizes the gain adjustment range and reduces the effects of temperature coefficient sensitivity.

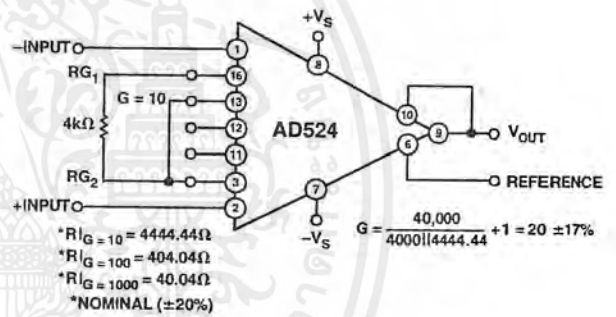


Figure 32. Operating Connections for $G = 20$, Low Gain T.C. Technique

The AD524 may also be configured to provide gain in the output stage. Figure 33 shows an H pad attenuator connected to the reference and sense lines of the AD524. R_1 , R_2 and R_3 should be made as low as possible to minimize the gain variation and reduction of CMRR. Varying R_2 will precisely set the gain without affecting CMRR. CMRR is determined by the match of R_1 and R_3 .

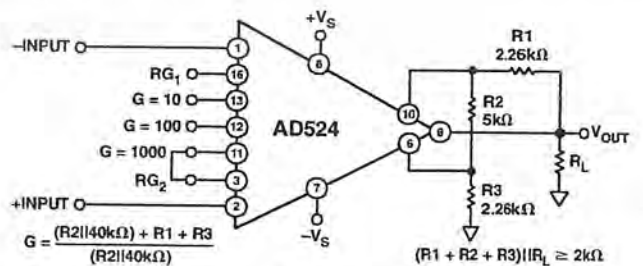


Figure 33. Gain of 2000

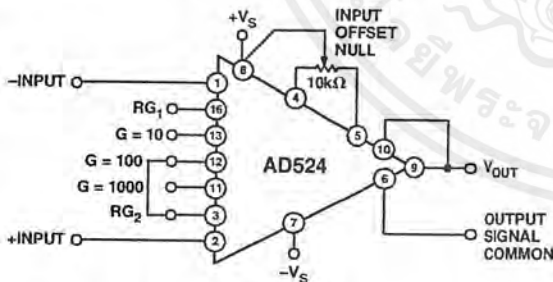


Figure 30. Operating Connections for $G = 100$

The AD524 can be configured for gains other than those that are internally preset; there are two methods to do this. The first method uses just an external resistor connected between pins 3 and 16, which programs the gain according to the formula

$$R_G = \frac{40k}{G - 1}$$

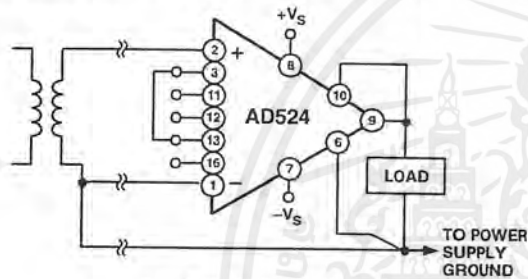
(see Figure 31).

Table I. Output Gain Resistor Values

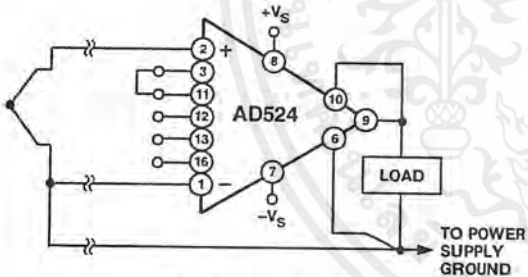
Output Gain	R2	R1, R3	Nominal Gain
2	5 kΩ	2.26 kΩ	2.02
5	1.05 kΩ	2.05 kΩ	5.01
10	1 kΩ	4.42 kΩ	10.1

INPUT BIAS CURRENTS

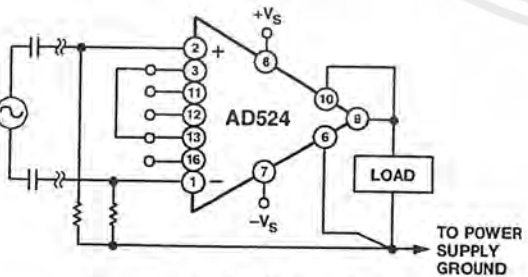
Input bias currents are those currents necessary to bias the input transistors of a dc amplifier. Bias currents are an additional source of input error and must be considered in a total error budget. The bias currents, when multiplied by the source resistance, appear as an offset voltage. What is of concern in calculating bias current errors is the change in bias current with respect to signal voltage and temperature. Input offset current is the difference between the two input bias currents. The effect of offset current is an input offset voltage whose magnitude is the offset current times the source impedance imbalance.



a. Transformer Coupled



b. Thermocouple



c. AC Coupled

Figure 34. Indirect Ground Returns for Bias Currents

Although instrumentation amplifiers have differential inputs, there must be a return path for the bias currents. If this is not provided, those currents will charge stray capacitances, causing the output to drift uncontrollably or to saturate. Therefore, when amplifying "floating" input sources such as transformers and thermocouples, as well as ac-coupled sources, there must still be a dc path from each input to ground.

COMMON-MODE REJECTION

Common-mode rejection is a measure of the change in output voltage when both inputs are changed equal amounts. These specifications are usually given for a full-range input voltage change and a specified source imbalance. "Common-Mode Rejection Ratio" (CMRR) is a ratio expression while "Common-Mode Rejection" (CMR) is the logarithm of that ratio. For example, a CMRR of 10,000 corresponds to a CMR of 80 dB.

In an instrumentation amplifier, ac common-mode rejection is only as good as the differential phase shift. Degradation of ac common-mode rejection is caused by unequal drops across differing track resistances and a differential phase shift due to varied stray capacitances or cable capacitances. In many applications shielded cables are used to minimize noise. This technique can create common mode rejection errors unless the shield is properly driven. Figures 35 and 36 shows active data guards that are configured to improve ac common mode rejection by "bootstrapping" the capacitances of the input cabling, thus minimizing differential phase shift.

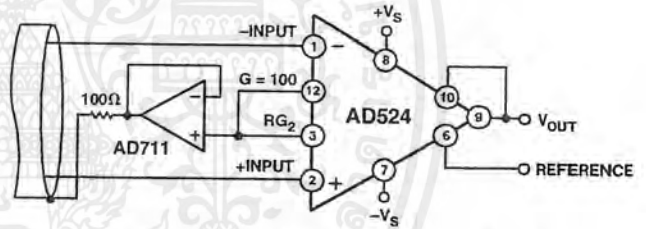


Figure 35. Shield Driver, $G \geq 100$

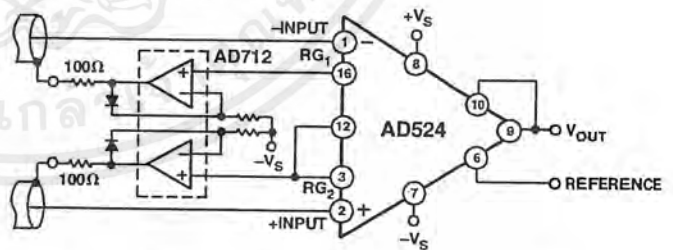


Figure 36. Differential Shield Driver

GROUNDING

Many data acquisition components have two or more ground pins that are not connected together within the device. These grounds must be tied together at one point, usually at the system power-supply ground. Ideally, a single solid ground would be desirable. However, since current flows through the ground wires and etch stripes of the circuit cards, and since these paths have resistance and inductance, hundreds of millivolts can be generated between the system ground point and the data

acquisition components. Separate ground returns should be provided to minimize the current flow in the path from the sensitive points to the system ground point. In this way supply currents and logic-gate return currents are not summed into the same return path as analog signals where they would cause measurement errors.

Since the output voltage is developed with respect to the potential on the reference terminal, an instrumentation amplifier can solve many grounding problems.

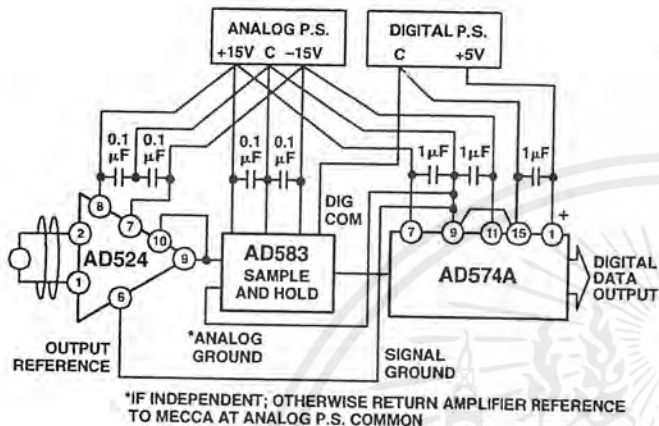


Figure 37. Basic Grounding Practice

SENSE TERMINAL

The sense terminal is the feedback point for the instrument amplifier's output amplifier. Normally it is connected to the instrument amplifier output. If heavy load currents are to be drawn through long leads, voltage drops due to current flowing through lead resistance can cause errors. The sense terminal can be wired to the instrument amplifier at the load, thus putting the I_xR drops "inside the loop" and virtually eliminating this error source.

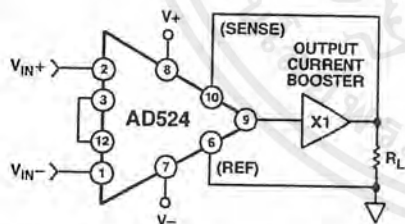


Figure 38. AD524 Instrumentation Amplifier with Output Current Booster

Typically, IC instrumentation amplifiers are rated for a full ± 10 volt output swing into 2 k Ω . In some applications, however, the need exists to drive more current into heavier loads. Figure 38 shows how a high-current booster may be connected "inside the loop" of an instrumentation amplifier to provide the required current boost without significantly degrading overall performance. Nonlinearities, offset and gain inaccuracies of the buffer are minimized by the loop gain of the IA output amplifier. Offset drift of the buffer is similarly reduced.

REFERENCE TERMINAL

The reference terminal may be used to offset the output by up to ± 10 V. This is useful when the load is "floating" or does not share a ground with the rest of the system. It also provides a direct means of injecting a precise offset. It must be remembered that the total output swing is ± 10 volts to be shared between signal and reference offset.

When the IA is of the three-amplifier configuration it is necessary that nearly zero impedance be presented to the reference terminal.

Any significant resistance from the reference terminal to ground increases the gain of the noninverting signal path, thereby upsetting the common-mode rejection of the IA.

In the AD524 a reference source resistance will unbalance the CMR trim by the ratio of $20 \text{ k}\Omega/R_{REF}$. For example, if the reference source impedance is 1 Ω , CMR will be reduced to 86 dB ($20 \text{ k}\Omega/1 \Omega = 86 \text{ dB}$). An operational amplifier may be used to provide that low impedance reference point as shown in Figure 39. The input offset voltage characteristics of that amplifier will add directly to the output offset voltage performance of the instrumentation amplifier.

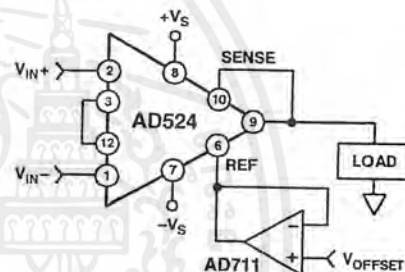
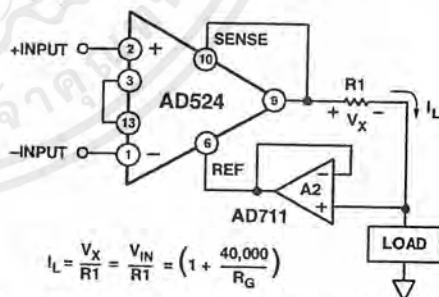


Figure 39. Use of Reference Terminal to Provide Output Offset

An instrumentation amplifier can be turned into a voltage-to-current converter by taking advantage of the sense and reference terminals as shown in Figure 40.



$$I_L = \frac{V_X}{R_1} = \frac{V_{IN}}{R_1} \left(1 + \frac{40,000}{R_G} \right)$$

Figure 40. Voltage-to-Current Converter

By establishing a reference at the "low" side of a current setting resistor, an output current may be defined as a function of input voltage, gain and the value of that resistor. Since only a small current is demanded at the input of the buffer amplifier A_2 , the forced current I_L will largely flow through the load. Offset and drift specifications of A_2 must be added to the output offset and drift specifications of the IA.

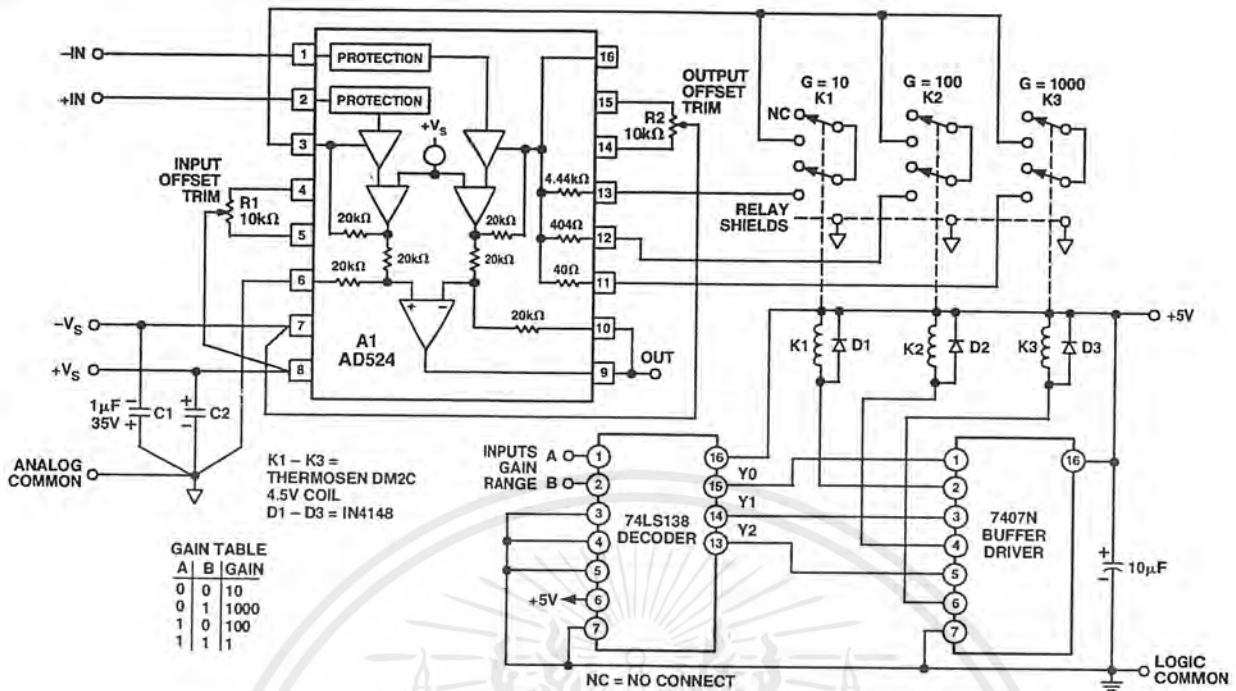


Figure 41. Three Decade Gain Programmable Amplifier

PROGRAMMABLE GAIN

Figure 41 shows the AD524 being used as a software programmable gain amplifier. Gain switching can be accomplished with mechanical switches such as DIP switches or reed relays. It should be noted that the “on” resistance of the switch in series with the internal gain resistor becomes part of the gain equation and will have an effect on gain accuracy.

The AD524 can also be connected for gain in the output stage. Figure 42 shows an AD711 used as an active attenuator in the output amplifier’s feedback loop. The active attenuation presents a very low impedance to the feedback resistors, therefore minimizing the common-mode rejection ratio degradation.

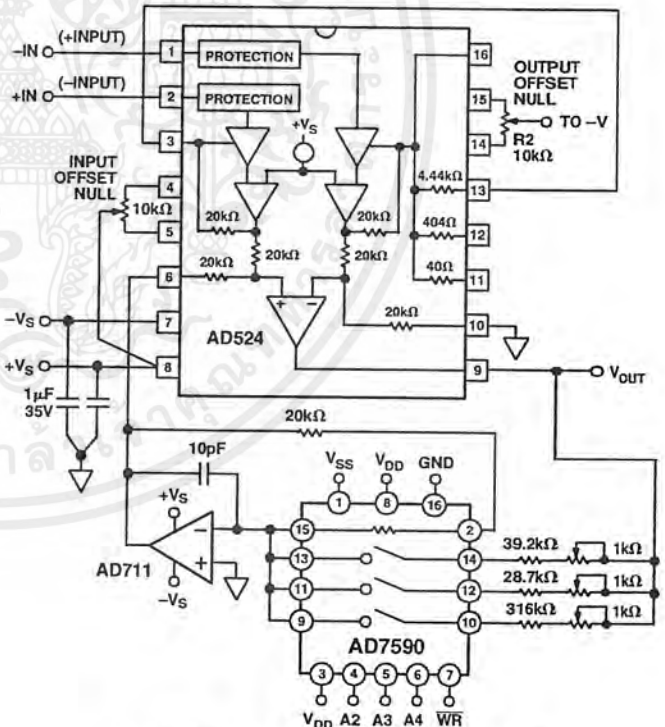


Figure 42. Programmable Output Gain

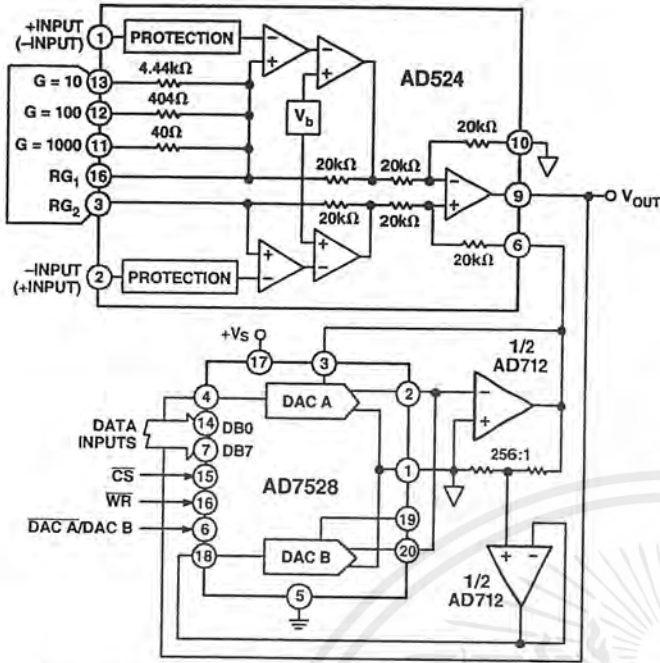


Figure 43. Programmable Output Gain Using a DAC

Another method for developing the switching scheme is to use a DAC. The AD7528 dual DAC, which acts essentially as a pair of switched resistive attenuators having high analog linearity and symmetrical bipolar transmission, is ideal in this application. The multiplying DAC's advantage is that it can handle inputs of either polarity or zero without affecting the programmed gain. The circuit shown uses an AD7528 to set the gain (DAC A) and to perform a fine adjustment (DAC B).

AUTOZERO CIRCUITS

In many applications it is necessary to provide very accurate data in high gain configurations. At room temperature the offset effects can be nulled by the use of offset trim pots. Over the operating temperature range, however, offset nulling becomes a problem. The circuit of Figure 44 show a CMOS DAC operating in the bipolar mode and connected to the reference terminal to provide software controllable offset adjustments.

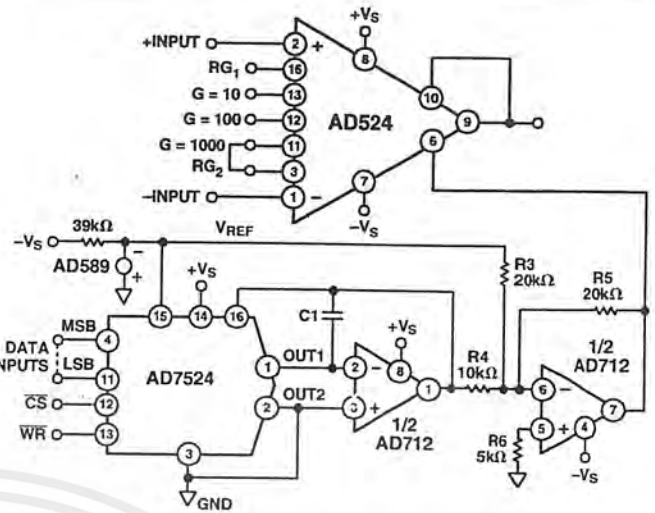


Figure 44. Software Controllable Offset

In many applications complex software algorithms for autozero applications are not available. For those applications Figure 45 provides a hardware solution.

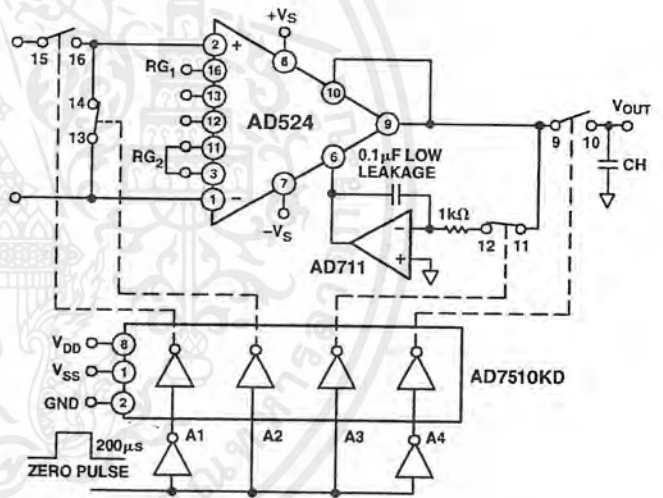


Figure 45. Autozero Circuit

AD524

ERROR BUDGET ANALYSIS

To illustrate how instrumentation amplifier specifications are applied, we will now examine a typical case where an AD524 is required to amplify the output of an unbalanced transducer. Figure 46 shows a differential transducer, unbalanced by 100 Ω, supplying a 0 to 20 mV signal to an AD524C. The output of the IA feeds a 14-bit A-to-D converter with a 0 to 2 volt input voltage range. The operating temperature range is -25°C to +85°C. Therefore, the largest change in temperature ΔT within the operating range is from ambient to +85°C ($85^\circ\text{C} - 25^\circ\text{C} = 60^\circ\text{C}$).

In many applications, differential linearity and resolution are of prime importance. This would be so in cases where the absolute value of a variable is less important than changes in value. In these applications, only the irreducible errors (45 ppm = 0.004%) are significant. Furthermore, if a system has an intelligent processor monitoring the A-to-D output, the addition of an auto-gain/autozero cycle will remove all reducible errors and may eliminate the requirement for initial calibration. This will also reduce errors to 0.004%.

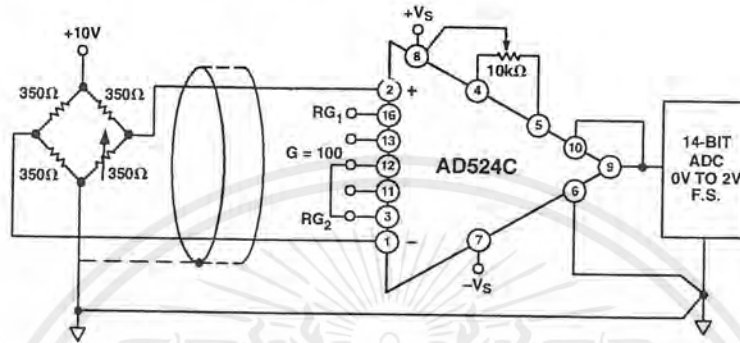


Figure 46. Typical Bridge Application

Table II. Error Budget Analysis of AD524CD in Bridge Application

Error Source	AD524C Specifications	Calculation	Effect on Absolute Accuracy at $T_A = +25^\circ\text{C}$	Effect on Absolute Accuracy at $T_A = +85^\circ\text{C}$	Effect on Resolution
Gain Error	$\pm 0.25\%$	$\pm 0.25\% = 2500 \text{ ppm}$	2500 ppm	2500 ppm	-
Gain Instability	25 ppm	$(25 \text{ ppm}/^\circ\text{C})(60^\circ\text{C}) = 1500 \text{ ppm}$	-	1500 ppm	-
Gain Nonlinearity	$\pm 0.003\%$	$\pm 0.003\% = 30 \text{ ppm}$	-	-	30 ppm
Input Offset Voltage	$\pm 50 \mu\text{V}$, RTI	$\pm 50 \mu\text{V}/20 \text{ mV} = \pm 2500 \text{ ppm}$	2500 ppm	2500 ppm	-
Input Offset Voltage Drift	$\pm 0.5 \mu\text{V}/^\circ\text{C}$	$(\pm 0.5 \mu\text{V}/^\circ\text{C})(60^\circ\text{C}) = 30 \mu\text{V}$ $30 \mu\text{V}/20 \text{ mV} = 1500 \text{ ppm}$	-	1500 ppm	-
Output Offset Voltage*	$\pm 2.0 \text{ mV}$	$\pm 2.0 \text{ mV}/20 \text{ mV} = 1000 \text{ ppm}$	1000 ppm	1000 ppm	-
Output Offset Voltage Drift*	$\pm 25 \mu\text{V}/^\circ\text{C}$	$(\pm 25 \mu\text{V}/^\circ\text{C})(60^\circ\text{C}) = 1500 \mu\text{V}$ $1500 \mu\text{V}/20 \text{ mV} = 750 \text{ ppm}$	-	750 ppm	-
Bias Current-Source Imbalance Error	$\pm 15 \text{ nA}$	$(\pm 15 \text{ nA})(100 \Omega) = 1.5 \mu\text{V}$ $1.5 \mu\text{V}/20 \text{ mV} = 75 \text{ ppm}$	75 ppm	75 ppm	-
Bias Current-Source Imbalance Drift	$\pm 100 \text{ pA}/^\circ\text{C}$	$(\pm 100 \text{ pA}/^\circ\text{C})(100 \Omega)(60^\circ\text{C}) = 0.6 \mu\text{V}$ $0.6 \mu\text{V}/20 \text{ mV} = 30 \text{ ppm}$	-	30 ppm	-
Offset Current-Source Imbalance Error	$\pm 10 \text{ nA}$	$(\pm 10 \text{ nA})(100 \Omega) = 1 \mu\text{V}$ $1 \mu\text{V}/20 \text{ mV} = 50 \text{ ppm}$	50 ppm	50 ppm	-
Offset Current-Source Imbalance Drift	$\pm 100 \text{ pA}/^\circ\text{C}$	$(100 \text{ pA}/^\circ\text{C})(100 \Omega)(60^\circ\text{C}) = 0.6 \mu\text{V}$ $0.6 \mu\text{V}/20 \text{ mV} = 30 \text{ ppm}$	-	30 ppm	-
Offset Current-Source Resistance-Error	$\pm 10 \text{ nA}$	$(10 \text{ nA})(175 \Omega) = 3.5 \mu\text{V}$ $3.5 \mu\text{V}/20 \text{ mV} = 87.5 \text{ ppm}$	87.5 ppm	87.5 ppm	-
Offset Current-Source Resistance-Drift	$\pm 100 \text{ pA}/^\circ\text{C}$	$(100 \text{ pA}/^\circ\text{C})(175 \Omega)(60^\circ\text{C}) = 1 \mu\text{V}$ $1 \mu\text{V}/20 \text{ mV} = 50 \text{ ppm}$	-	50 ppm	-
Common Mode Rejection 5 V dc	115 dB	$115 \text{ dB} = 1.8 \text{ ppm} \times 5 \text{ V} = 8.8 \mu\text{V}$ $8.8 \mu\text{V}/20 \text{ mV} = 444 \text{ ppm}$	444 ppm	444 ppm	-
Noise, RTI (0.1 Hz-10 Hz)	0.3 μV p-p	$0.3 \mu\text{V} \text{ p-p}/20 \text{ mV} = 15 \text{ ppm}$	-	-	15 ppm
Total Error			6656.5 ppm	10516.5 ppm	45 ppm

*Output offset voltage and output offset voltage drift are given as RTI figures.

Figure 47 shows a simple application, in which the variation of the cold-junction voltage of a Type J thermocouple-iron(+)-constantan-is compensated for by a voltage developed in series by the temperature-sensitive output current of an AD590 semiconductor temperature sensor.

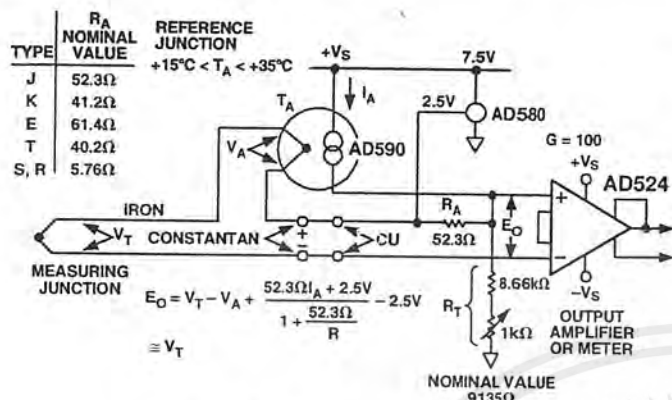


Figure 47. Cold-Junction Compensation

The circuit is calibrated by adjusting R_T for proper output voltage with the measuring junction at a known reference temperature

and the circuit near 25°C. If resistors with low tempcos are used, compensation accuracy will be to within ±0.5°C, for temperatures between +15°C and +35°C. Other thermocouple types may be accommodated with the standard resistance values shown in the table. For other ranges of ambient temperature, the equation in the figure may be solved for the optimum values of R_T and R_A.

The microprocessor controlled data acquisition system shown in Figure 48 includes both autozero and autogain capability. By dedicating two of the differential inputs, one to ground and one to the A/D reference, the proper program calibration cycles can eliminate both initial accuracy errors and accuracy errors over temperature. The autozero cycle, in this application, converts a number that appears to be ground and then writes that same number (8-bit) to the AD7524, which eliminates the zero error since its output has an inverted scale. The autogain cycle converts the A/D reference and compares it with full scale. A multiplicative correction factor is then computed and applied to subsequent readings.

For a comprehensive study of instrumentation amplifier design and applications, refer to the *Instrumentation Amplifier Application Guide*, available free from Analog Devices.

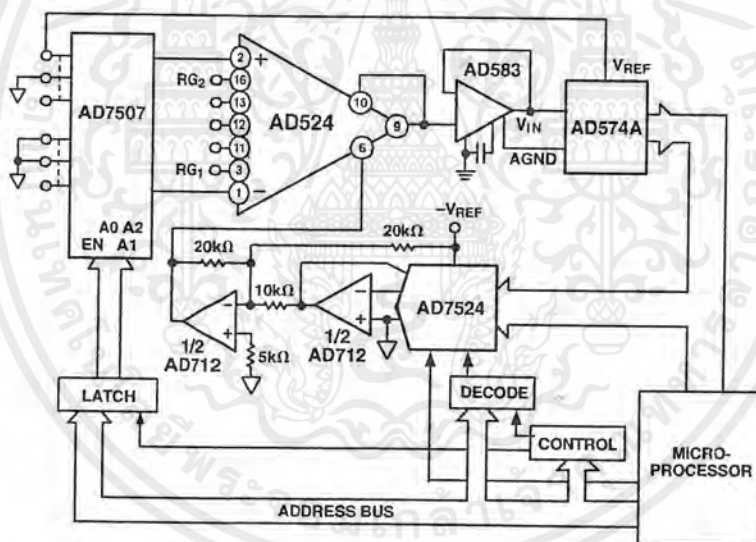
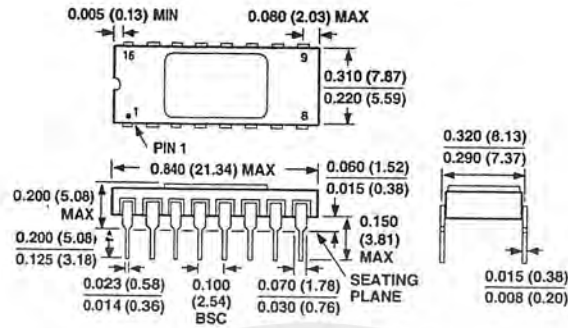


Figure 48. Microprocessor Controlled Data Acquisition System

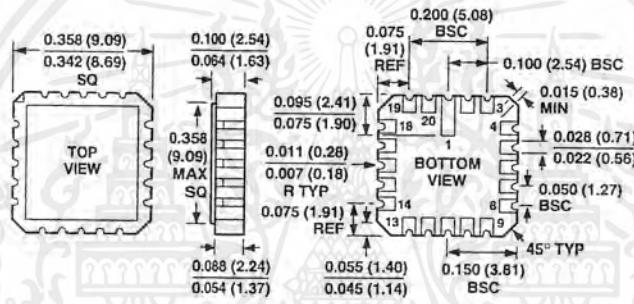
OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

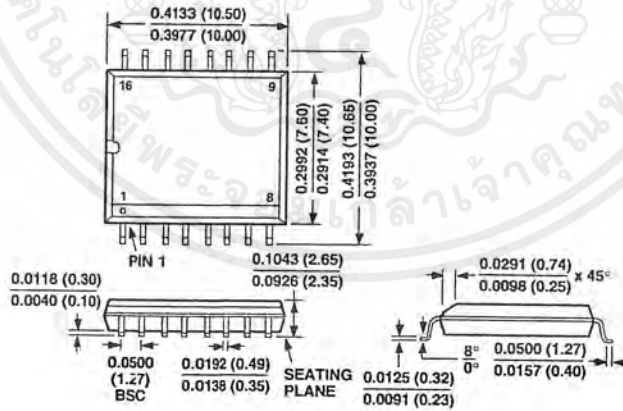
16-Lead Ceramic DIP (D-16)



20-Terminal Leadless Chip Carrier (E-20A)



16-Lead SOIC (R-16)



DAC0808 8-Bit D/A Converter

General Description

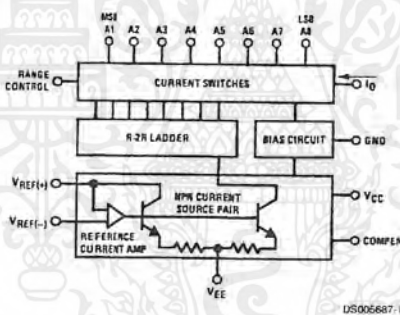
The DAC0808 is an 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with $\pm 5V$ supplies. No reference current (I_{REF}) trimming is required for most applications since the full scale output current is typically ± 1 LSB of $255 I_{REF}/256$. Relative accuracies of better than $\pm 0.19\%$ assure 8-bit monotonicity and linearity while zero level output current of less than $4 \mu A$ provides 8-bit zero accuracy for $I_{REF} \geq 2$ mA. The power supply currents of the DAC0808 is independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

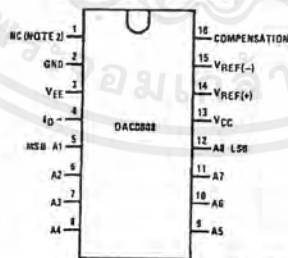
Features

- Relative accuracy: $\pm 0.19\%$ error maximum
- Full scale current match: ± 1 LSB typ
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: $8 \text{ mA}/\mu\text{s}$
- Power supply voltage range: $\pm 4.5V$ to $\pm 18V$
- Low power consumption: $33 \text{ mW} @ \pm 5V$

Block and Connection Diagrams



Dual-In-Line Package

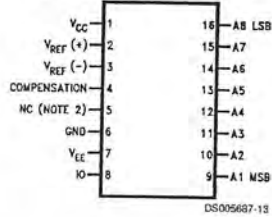


Top View
Order Number DAC0808
See NS Package M16A or N16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block and Connection Diagrams (Continued)

Small-Outline Package



Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	N PACKAGE (N16A) (Note 1)		SO PACKAGE (M16A)
		DAC0808LCN	MC1408P8	DAC0808LCM
8-bit	$0^{\circ}\text{C} \leq T_A \leq +75^{\circ}\text{C}$			

Note 1: Devices may be ordered by using either order number.

Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Supply Voltage

V_{CC}	+18 V_{DC}
V_{EE}	-18 V_{DC}

Digital Input Voltage, V_{5-12} -10 V_{DC} to +18 V_{DC}

Applied Output Voltage, V_O -11 V_{DC} to +18 V_{DC}

Reference Current, I_{14} 5 mA

Reference Amplifier Inputs, V_{14}, V_{15} V_{CC}, V_{EE}

Power Dissipation (Note 4) 1000 mW

ESD Susceptibility (Note 5) TBD

Storage Temperature Range

-65°C to +150°C

Lead Temp. (Soldering, 10 seconds)

Dual-In-Line Package (Plastic) 260°C

Dual-In-Line Package (Ceramic) 300°C

Surface Mount Package

Vapor Phase (60 seconds) 215°C

Infrared (15 seconds) 220°C

Operating Ratings

Temperature Range

$T_{MIN} \leq T_A \leq T_{MAX}$

DAC0808

$0 \leq T_A \leq +75^\circ\text{C}$

Electrical Characteristics

($V_{CC} = 5V, V_{EE} = -15 V_{DC}, V_{REF}/R_{14} = 2 \text{ mA}$, and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
E_r	Relative Accuracy (Error Relative to Full Scale I_O)	(Figure 4)				%
	DAC0808LC (LM1408-8)				± 0.19	%
	Settling Time to Within $\frac{1}{2}$ LSB (Includes t_{PLH})	$T_A = 25^\circ\text{C}$ (Note 7), (Figure 5)		150		ns
t_{PLH}, t_{PHL}	Propagation Delay Time	$T_A = 25^\circ\text{C}$, (Figure 5)		30	100	ns
TCI_O	Output Full Scale Current Drift			± 20		ppm/°C
MSB	Digital Input Logic Levels	(Figure 3)				
V_{IH}	High Level, Logic "1"		2			V_{DC}
V_{IL}	Low Level, Logic "0"				0.8	V_{DC}
MSB	Digital Input Current	(Figure 3)				
	High Level	$V_{IH} = 5V$		0	0.040	mA
	Low Level	$V_{IL} = 0.8V$		-0.003	-0.8	mA
I_{15}	Reference Input Bias Current	(Figure 3)		-1	-3	μA
	Output Current Range	(Figure 3)				
		$V_{EE} = -5V$	0	2.0	2.1	mA
		$V_{EE} = -15V, T_A = 25^\circ\text{C}$	0	2.0	4.2	mA
I_O	Output Current	$V_{REF} = 2.000V$, $R_{14} = 1000\Omega$, (Figure 3)	1.9	1.99	2.1	mA
	Output Current, All Bits Low	(Figure 3)		0	4	μA
	Output Voltage Compliance (Note 3)	$E_r \leq 0.19\%$, $T_A = 25^\circ\text{C}$				
	$V_{EE} = -5V, I_{REF} = 1 \text{ mA}$				-0.55, +0.4	V_{DC}
	V_{EE} Below -10V				-5.0, +0.4	V_{DC}
SRI_{REF}	Reference Current Slew Rate	(Figure 6)	4	8		mA/ μs
	Output Current Power Supply Sensitivity	$-5V \leq V_{EE} \leq -16.5V$		0.05	2.7	$\mu\text{A/V}$
I_{CC} I_{EE}	Power Supply Current (All Bits Low)	(Figure 3)		2.3 -4.3	22 -13	mA mA
V_{CC} V_{EE}	Power Supply Voltage Range	$T_A = 25^\circ\text{C}$, (Figure 3)	4.5 -4.5	5.0 -15	5.5 -16.5	V_{DC} V_{DC}
	Power Dissipation					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

($V_{CC} = 5V$, $V_{EE} = -15V$, V_{DC} , $V_{REF}/R14 = 2\text{ mA}$, and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	All Bits Low	$V_{CC} = 5V$, $V_{EE} = -5V$		33	170	mW
		$V_{CC} = 5V$, $V_{EE} = -15V$		106	305	mW
	All Bits High	$V_{CC} = 15V$, $V_{EE} = -5V$		90		mW
		$V_{CC} = 15V$, $V_{EE} = -15V$		160		mW

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 3: Range control is not required.

Note 4: The maximum power dissipation must be derated at elevated temperatures and is dictated by T_{JMAX} , θ_{JA} , and the ambient temperature, T_A . The maximum allowable power dissipation at any temperature is $P_D = (T_{JMAX} - T_A)/\theta_{JA}$ or the number given in the Absolute Maximum Ratings, whichever is lower. For this device, $T_{JMAX} = 125^\circ\text{C}$, and the typical junction-to-ambient thermal resistance of the dual-in-line J package when the board mounted is 100°C/W . For the dual-in-line package, this number increases to 175°C/W and for the small outline M package this number is 100°C/W .

Note 5: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Note 6: All current switches are tested to guarantee at least 50% of rated current.

Note 7: All bits switched.

Note 8: Pin-out numbers for the DAL080X represent the dual-in-line package. The small outline package pinout differs from the dual-in-line package.

Typical Application

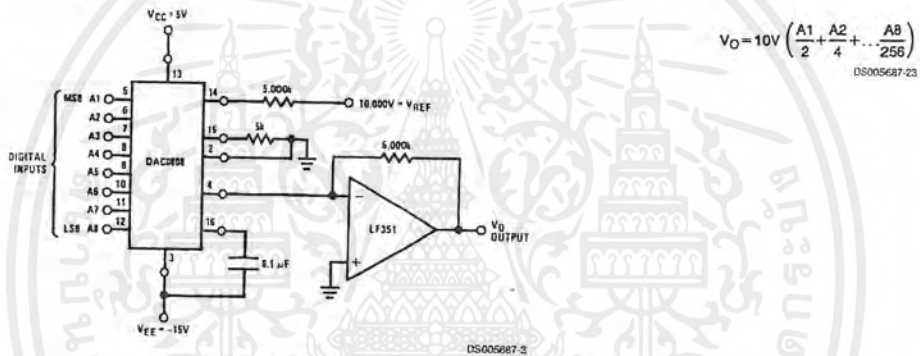
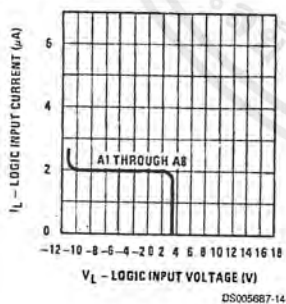


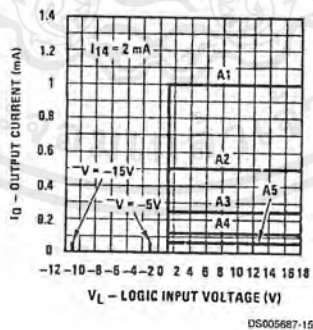
FIGURE 1. +10V Output Digital to Analog Converter (Note 8)

Typical Performance Characteristics $V_{CC} = 5V$, $V_{EE} = -15V$, $T_A = 25^\circ\text{C}$, unless otherwise noted

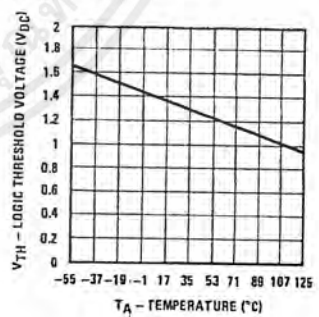
Logic Input Current vs Input Voltage



Bit Transfer Characteristics

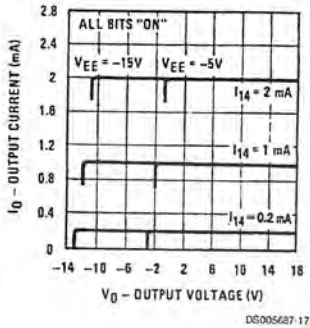


Logic Threshold Voltage vs Temperature

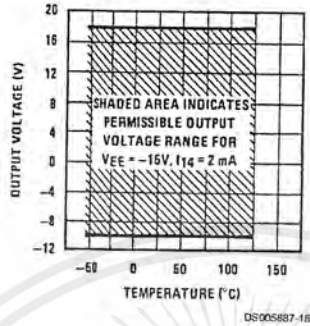


Typical Performance Characteristics $V_{CC} = 5V$, $V_{EE} = -15V$, $T_A = 25^\circ C$, unless otherwise noted (Continued)

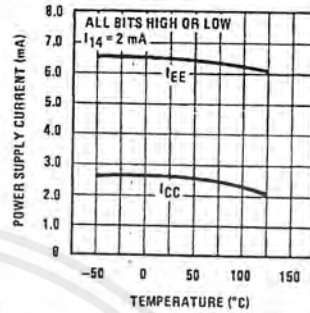
Output Current vs Output Voltage (Output Voltage Compliance)



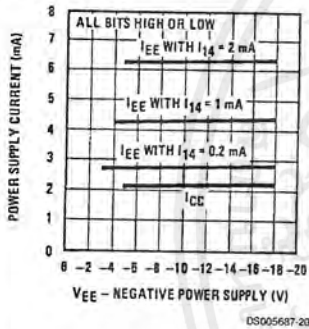
Output Voltage Compliance vs Temperature



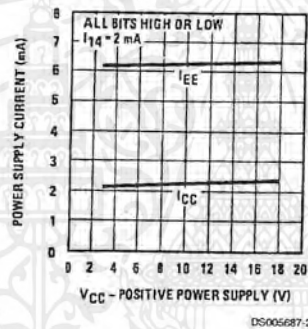
Typical Power Supply Current vs Temperature



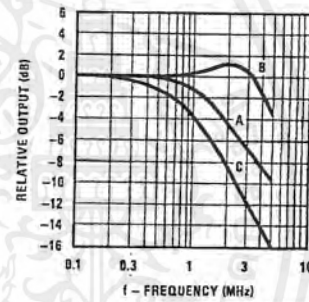
Typical Power Supply Current vs VEE



Typical Power Supply Current vs VCC



Reference Input Frequency Response



Unless otherwise specified: $R_{14} = R_{15} = 1\text{ k}\Omega$, $C = 15\text{ pF}$, pin 16 to V_{EE} ; $R_L = 50\Omega$, pin 4 to ground.

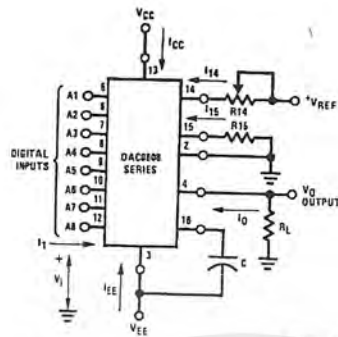
Curve A: Large Signal Bandwidth Method of Figure 7, $V_{REF} = 2\text{ Vp-p}$ offset 1V above ground.

Curve B: Small Signal Bandwidth Method of Figure 7, $R_L = 250\Omega$, $V_{REF} = 50\text{ mVp-p}$ offset 200 mV above ground.

Curve C: Large and Small Signal Bandwidth Method of Figure 9 (no op amp, $R_L = 50\Omega$), $R_S = 50\Omega$, $V_{REF} = 2V$, $V_S = 100\text{ mVp-p}$ centered at 0V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits



DS005687-6

V_1 and I_1 apply to inputs A1–A8.

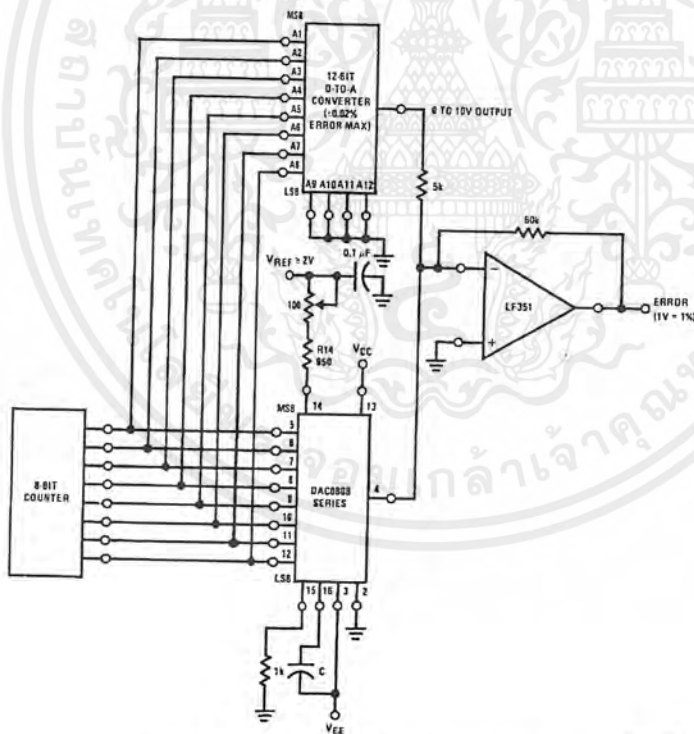
The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

$$\text{where } K \approx \frac{V_{REF}}{R_{14}}$$

and $A_N = "1"$ if A_N is at high level
 $A_N = "0"$ if A_N is at low level.

FIGURE 3. Notation Definitions Test Circuit (Note 8)



DS005687-7

FIGURE 4. Relative Accuracy Test Circuit (Note 8)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits (Continued)

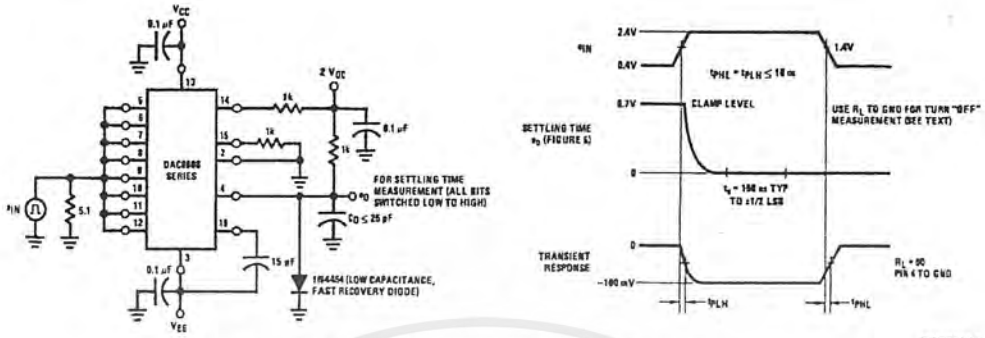


FIGURE 5. Transient Response and Settling Time (Note 8)

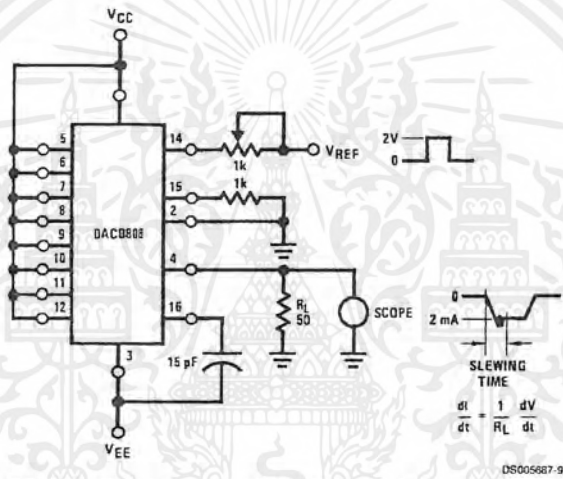


FIGURE 6. Reference Current Slew Rate Measurement (Note 8)

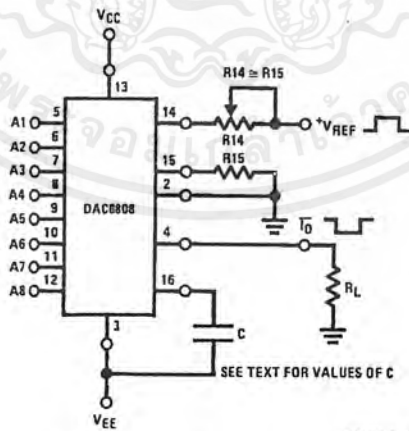
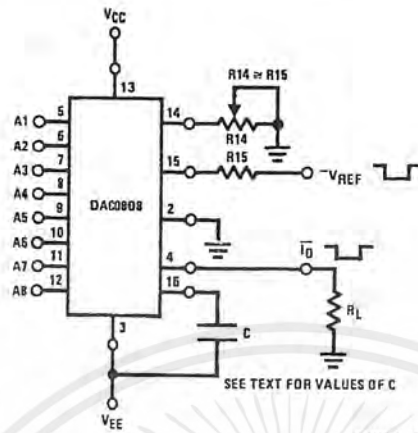


FIGURE 7. Positive V_{REF} (Note 8)

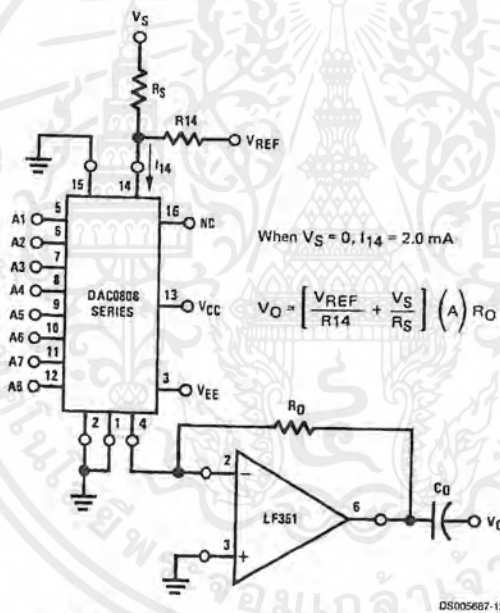
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits (Continued)



DS005697-11

FIGURE 8. Negative V_{REF} (Note 8)



DS005697-12

FIGURE 9. Programmable Gain Amplifier or Digital Attenuator Circuit (Note 8)

Application Hints

REFERENCE AMPLIFIER DRIVE AND COMPENSATION

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input current, I_{14} , must always flow into pin 14, regardless of the set-up method or reference voltage polarity. Connections for a positive voltage are shown in Figure 7. The reference voltage source supplies the full current I_{14} . For bipolar reference signals, as in the multiplying mode,

R_{15} can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R_{15} with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increases in R_{14} to maintain proper phase margin; for R_{14} values of 1, 2.5 and 5 $k\Omega$, minimum capacitor values are 15, 37 and 75 pF. The capacitor may be tied to either V_{EE} or ground, but using V_{EE} increases negative supply rejection.

A negative reference voltage may be used if R_{14} is grounded and the reference voltage is applied to R_{15} as shown in Figure 8. A high input impedance is the main advantage of this method. Compensation involves a capacitor

Application Hints (Continued)

to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 4V above the V_{EE} supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a DC reference voltage is used, capacitive bypass to ground is recommended. The 5V logic supply is not recommended as a reference voltage. If a well regulated 5V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to 5V through another resistor and bypassing the junction of the 2 resistors with 0.1 μ F to ground. For reference voltages greater than 5V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

OUTPUT VOLTAGE RANGE

The voltage on pin 4 is restricted to a range of -0.55 to 0.4V when $V_{EE} = -5V$ due to the current switching methods employed in the DAC0808.

The negative output voltage compliance of the DAC0808 is extended to -5V where the negative supply voltage is more negative than -10V. Using a full-scale current of 1.992 mA and load resistor of 2.5 k Ω between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980V. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 Ω do not significantly affect performance, but a 2.5 k Ω load increases worst-case settling time to 1.2 μ s (when all bits are switched ON). Refer to the subsequent text section on Settling Time for more details on output loading.

OUTPUT CURRENT RANGE

The output current maximum rating of 4.2 mA may be used only for negative supply voltages more negative than -8V, due to the increased voltage drop across the resistors in the reference current amplifier.

ACCURACY

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current. The relative accuracy of the DAC0808 is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder.

The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the DAC0808 has a very low full-scale current drift with temperature.

The DAC0808 series is guaranteed accurate to within $\pm 1/2$ LSB at a full-scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2 mA, with the loss of 1 LSB (8 μ A) which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in Figure 4. The 12-bit converter is calibrated for a full-scale output current of 1.992 mA. This is an optional step since the DAC0808 accuracy is essentially the same between 1.5 and 2.5 mA. Then the DAC0808 circuits' full-scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accuracy D-to-A converter. 16-bit accuracy implies a total error of $\pm 1/2$ of one part in 65,536 or $\pm 0.00076\%$, which is much more accurate than the $\pm 0.019\%$ specification provided by the DAC0808.

MULTIPLYING ACCURACY

The DAC0808 may be used in the multiplying mode with 8-bit accuracy when the reference current is varied over a range of 256:1. If the reference current in the multiplying mode ranges from 16 μ A to 4 mA, the additional error contributions are less than 1.6 μ A. This is well within 8-bit accuracy when referred to full-scale.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the DAC0808 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a DC reference current is 0.5 to 4 mA.

SETTLING TIME

The worst-case switching condition occurs when all bits are switched ON, which corresponds to a low-to-high transition for all bits. This time is typically 150 ns for settling to within $\pm 1/2$ LSB, for 8-bit accuracy, and 100 ns to $1/2$ LSB for 7 and 6-bit accuracy. The turn OFF is typically under 100 ns. These times apply when $R_L \leq 500\Omega$ and $C_O \leq 25$ pF.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μ F supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

ADC0808/ADC0809

8-Bit μ P Compatible A/D Converters with 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8 single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE[®] outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

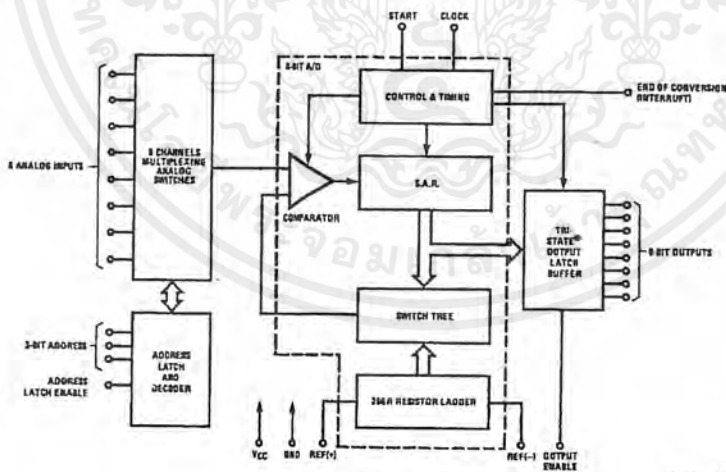
Features

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V_{DC} or analog span adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package
- ADC0808 equivalent to MM74C949
- ADC0809 equivalent to MM74C949-1

Key Specifications

- Resolution 8 Bits
- Total Unadjusted Error $\pm 1/2$ LSB and ± 1 LSB
- Single Supply 5 V_{DC}
- Low Power 15 mW
- Conversion Time 100 μ s

Block Diagram



See Ordering Information

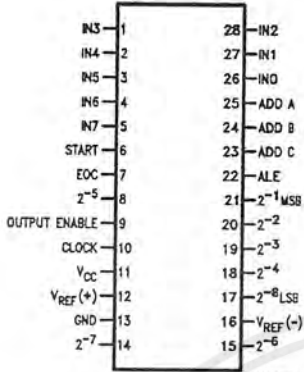
DS005672-1

TRI-STATE[®] is a registered trademark of National Semiconductor Corp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams

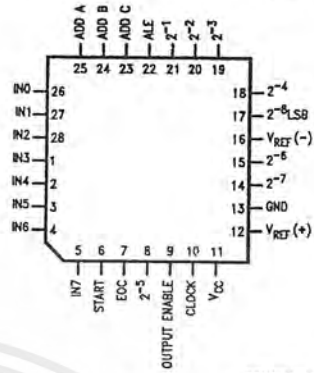
Dual-In-Line Package



DS005672-11

Order Number ADC0808CCN or ADC0809CCN
See NS Package J28A or N28A

Molded Chip Carrier Package



DS005672-12

Order Number ADC0808CCV or ADC0809CCV
See NS Package V28A

Ordering Information

TEMPERATURE RANGE		-40°C to +85°C			-55°C to +125°C
Error	±½ LSB Unadjusted	ADC0808CCN	ADC0808CCV	ADC0808CCJ	ADC0808CJ
	±1 LSB Unadjusted	ADC0809CCN	ADC0809CCV		
Package Outline		N28A Molded DIP	V28A Molded Chip Carrier	J28A Ceramic DIP	J28A Ceramic DIP

Absolute Maximum Ratings (Notes 2, 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage at Any Pin Except Control Inputs	-0.3V to ($V_{CC}+0.3V$)
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	-0.3V to +15V
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C

Dual-In-Line Package (ceramic)	300°C
Molded Chip Carrier Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 8)	400V

Operating Conditions (Notes 1, 2)

Temperature Range (Note 1)	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0808CCN, ADC0809CCN	-40°C $\leq T_A \leq$ +85°C
ADC0808CCV, ADC0809CCV	-40°C $\leq T_A \leq$ +85°C
Range of V_{CC} (Note 1)	4.5 V_{DC} to 6.0 V_{DC}

Electrical Characteristics

Converter Specifications: $V_{CC}=5$ $V_{DC}=V_{REF+}$, $V_{REF-}=GND$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK}=640$ kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808					
	Total Unadjusted Error	25°C			$\pm 1/2$	LSB
	(Note 5)	T_{MIN} to T_{MAX}			$\pm 3/4$	LSB
	ADC0809					
	Total Unadjusted Error	0°C to 70°C			± 1	LSB
	(Note 5)	T_{MIN} to T_{MAX}			$\pm 1 1/4$	LSB
	Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		k Ω
	Analog Input Voltage Range	(Note 4) V(+) or V(-)	GND-0.10		$V_{CC}+0.10$	V_{DC}
$V_{REF(+)}$	Voltage, Top of Ladder	Measured at Ref(+)		V_{CC}	$V_{CC}+0.1$	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$	Voltage, Center of Ladder		$V_{CC}/2-0.1$	$V_{CC}/2$	$V_{CC}/2+0.1$	V
$V_{REF(-)}$	Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
I_{IN}	Comparator Input Current	$f_c=640$ kHz, (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \leq V_{CC} \leq 5.25V$, -40°C $\leq T_A \leq$ +85°C unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER						
$I_{OFF(+)}$	OFF Channel Leakage Current	$V_{CC}=5V$, $V_{IN}=5V$, $T_A=25^\circ\text{C}$ T_{MIN} to T_{MAX}		10	200	nA μA
$I_{OFF(-)}$	OFF Channel Leakage Current	$V_{CC}=5V$, $V_{IN}=0$, $T_A=25^\circ\text{C}$ T_{MIN} to T_{MAX}	-200 -1.0	-10		nA μA
CONTROL INPUTS						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC}-1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN}=15V$			1.0	μA
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN}=0$	-1.0			μA
I_{CC}	Supply Current	$f_{CLK}=640$ kHz		0.3	3.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \leq V_{CC} \leq 5.25V$, $-40^\circ C \leq T_A \leq +85^\circ C$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DATA OUTPUTS AND EOC (INTERRUPT)						
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 4.75V$ $I_{OUT} = -360\mu A$ $I_{OUT} = -10\mu A$		2.4 4.5		V(min) V(min)
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 \text{ mA}$			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 \text{ mA}$			0.45	V
I_{OUT}	TRI-STATE Output Current	$V_O = 5V$ $V_O = 0$	-3		3	μA μA

Electrical Characteristics

Timing Specifications $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 \text{ ns}$ and $T_A = 25^\circ C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
t_s	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
t_H	Minimum Address Hold Time	(Figure 5)		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	μs
t_{H1}, t_{H0}	OE Control to Q Logic State	$C_L = 50 \text{ pF}$, $R_L = 10k$ (Figure 6)		125	250	ns
t_{1H}, t_{0H}	OE Control to Hi-Z	$C_L = 10 \text{ pF}$, $R_L = 10k$ (Figure 6)		125	250	ns
t_c	Conversion Time	$f_c = 640 \text{ kHz}$, (Figure 5) (Note 7)	90	100	116	μs
f_c	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	(Figure 5)	0		8+2 μs	Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE Output Capacitance	At TRI-STATE Outputs		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of $7 V_{DC}$.

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute $0V_{DC}$ to $5V_{DC}$ input voltage range will therefore require a minimum supply voltage of $4.900 V_{DC}$ over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Functional Description

Multiplexer. The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. *Table 1* shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE 1.

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach (*Figure 1*) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in *Figure 1* are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached $+1/2$ LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n -iterations are required for an n -bit converter. *Figure 2* shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

Functional Description (Continued)

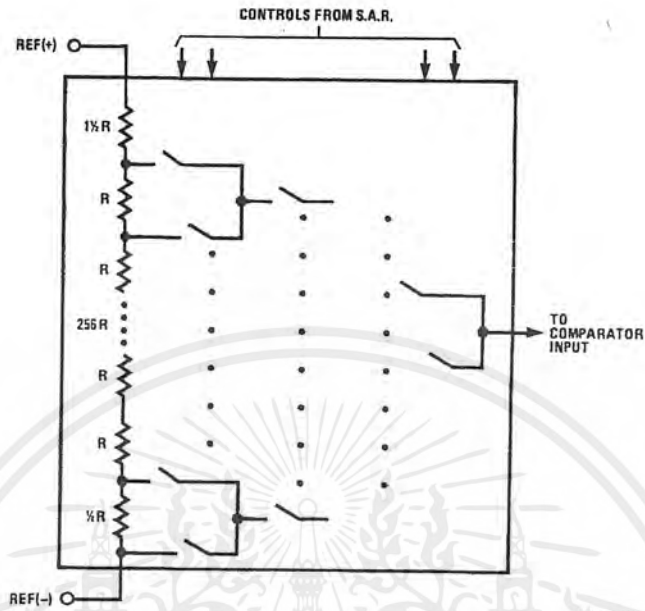


FIGURE 1. Resistor Ladder and Switch Tree

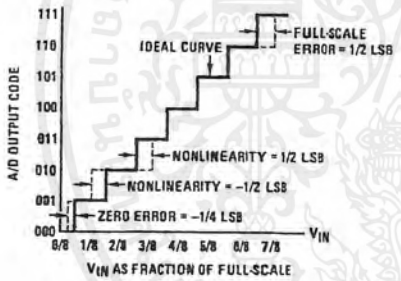


FIGURE 2. 3-Bit A/D Transfer Curve

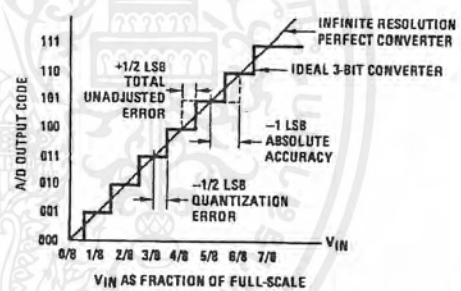


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

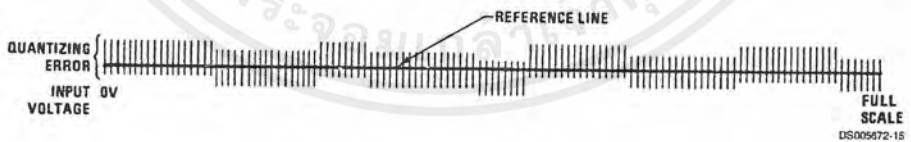


FIGURE 4. Typical Error Curve

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Diagram

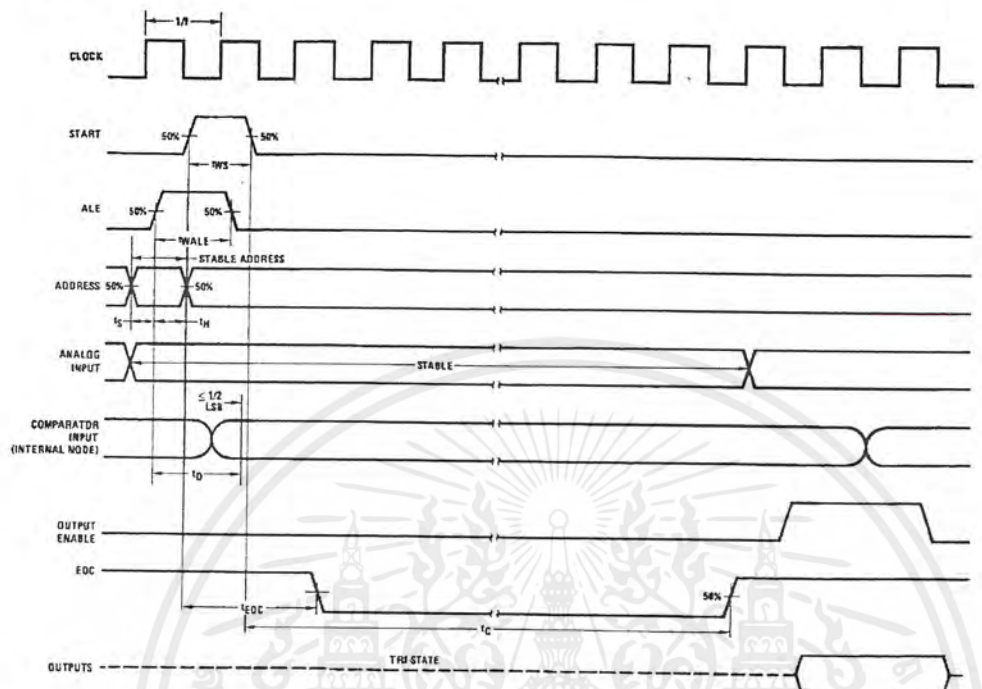


FIGURE 5.

DS005672-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

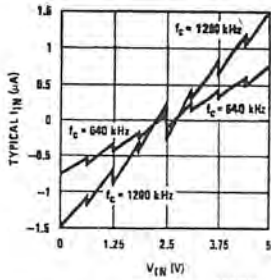


FIGURE 6. Comparator I_{IN} vs V_{IN} ($V_{CC}=V_{REF}=5V$)

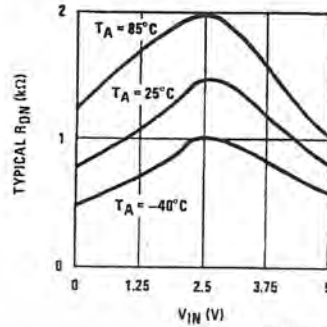


FIGURE 7. Multiplexer R_{ON} vs V_{IN} ($V_{CC}=V_{REF}=5V$)

TRI-STATE Test Circuits and Timing Diagrams

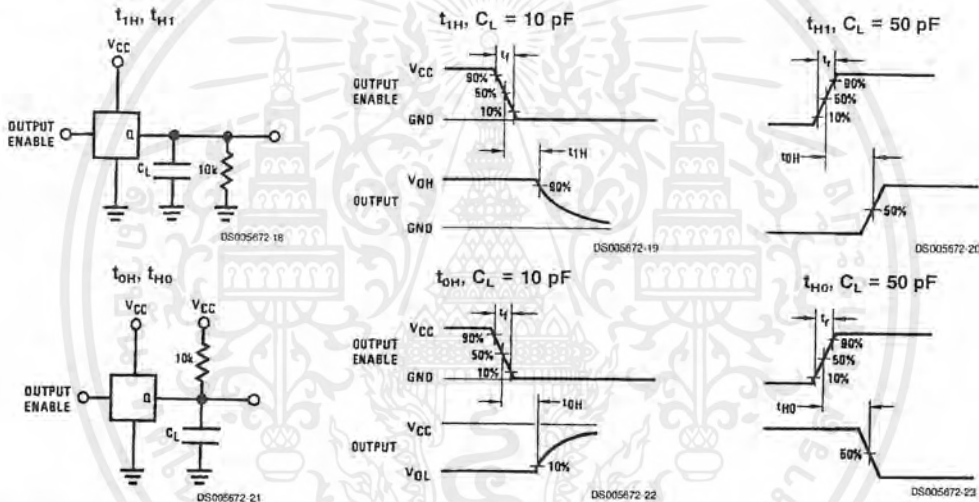


FIGURE 8.

Applications Information

OPERATION

1.0 RATIO-METRIC CONVERSION

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratio-metric conversion systems. In ratio-metric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{fs}-V_Z} = \frac{D_X}{D_{MAX}-D_{MIN}} \quad (1)$$

- V_{IN} =Input voltage into the ADC0808
- V_{fs} =Full-scale voltage
- V_Z =Zero voltage

- D_X =Data point being measured
- D_{MAX} =Maximum data limit
- D_{MIN} =Minimum data limit

A good example of a ratio-metric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

Ratio-metric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a sys-

Applications Information (Continued)

tem reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC}=V_{REF}=5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 RESISTOR LADDER LIMITATIONS

The voltages from the resistor ladder are compared to the selected into 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref(+), should not be more positive than the supply, and the bottom of the ladder, Ref(-), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

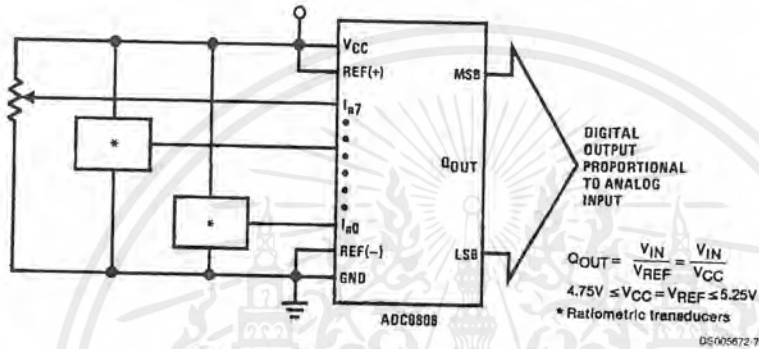
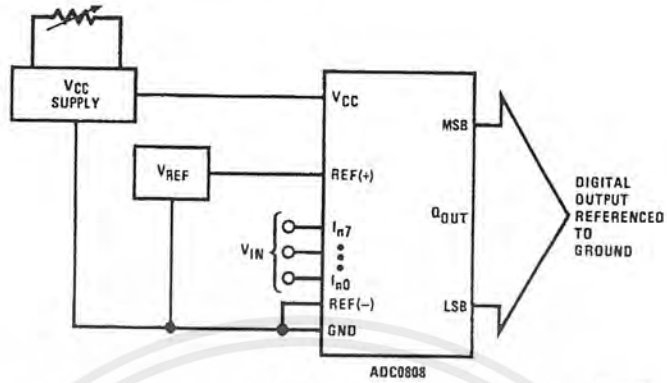


FIGURE 9. Ratiometric Conversion System

The ADC0808 needs less than a milliamp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μF output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

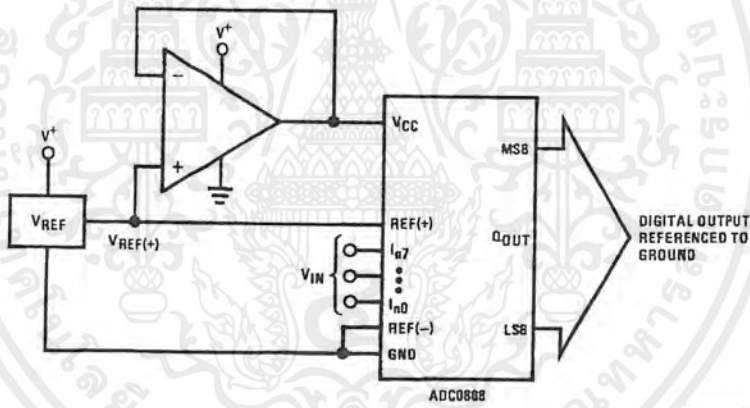
Applications Information (Continued)



$$Q_{OUT} = \frac{V_{IN}}{V_{REF}}$$

$$4.75V \leq V_{CC} = V_{REF} \leq 5.25V$$

FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply



$$Q_{OUT} = \frac{V_{IN}}{V_{REF}}$$

$$4.75V \leq V_{CC} = V_{REF} \leq 5.25V$$

FIGURE 11. Ground Referenced Conversion System with Reference Generating V_{CC} Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

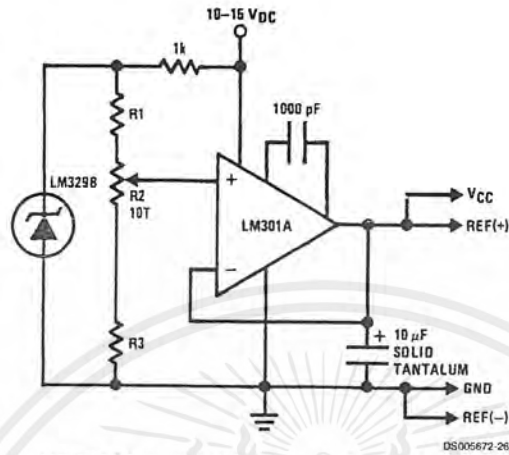


FIGURE 12. Typical Reference and Supply Circuit

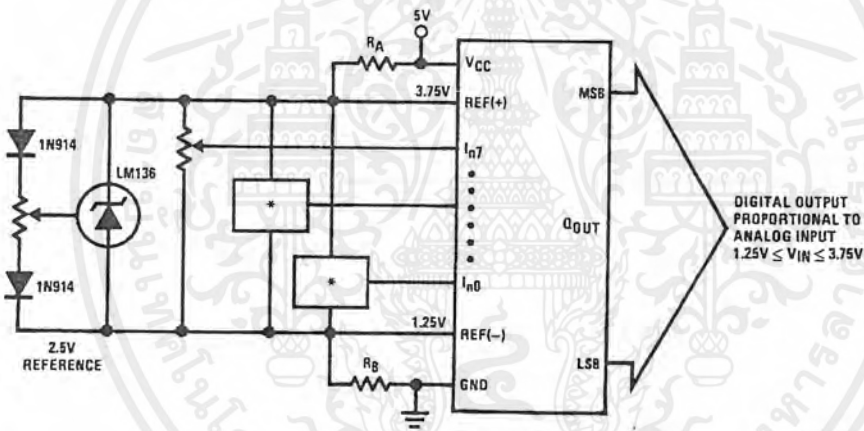


FIGURE 13. Symmetrically Centered Reference

$R_A = R_B$
 *Ratiometric transducers

3.0 CONVERTER EQUATIONS

The transition between adjacent codes N and N+1 is given by:

$$V_{IN} = \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} + \frac{1}{512} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy} \quad (4)$$

Where: V_{IN} = Voltage at comparator input
 $V_{REF(+)}$ = Voltage at Ref(+)
 $V_{REF(-)}$ = Voltage at Ref(-)
 V_{TUE} = Total unadjusted error voltage (typically $V_{REF(+)} \div 512$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

4.0 ANALOG COMPARATOR INPUTS

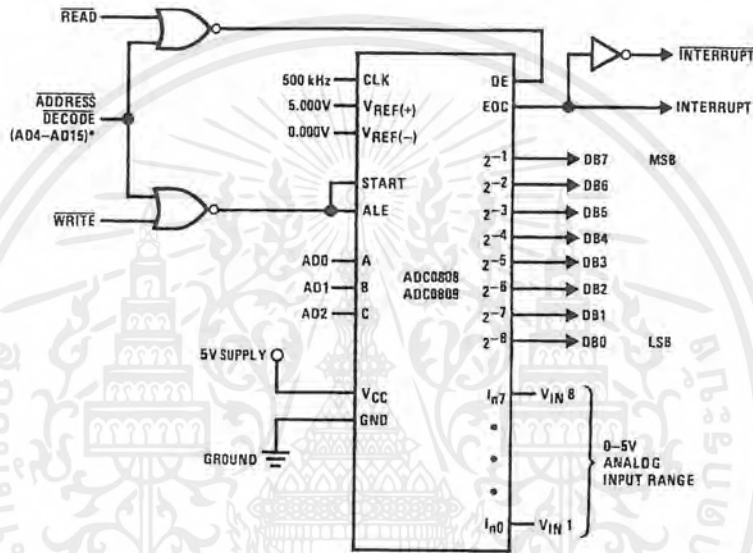
The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be predicted conventionally.

Typical Application



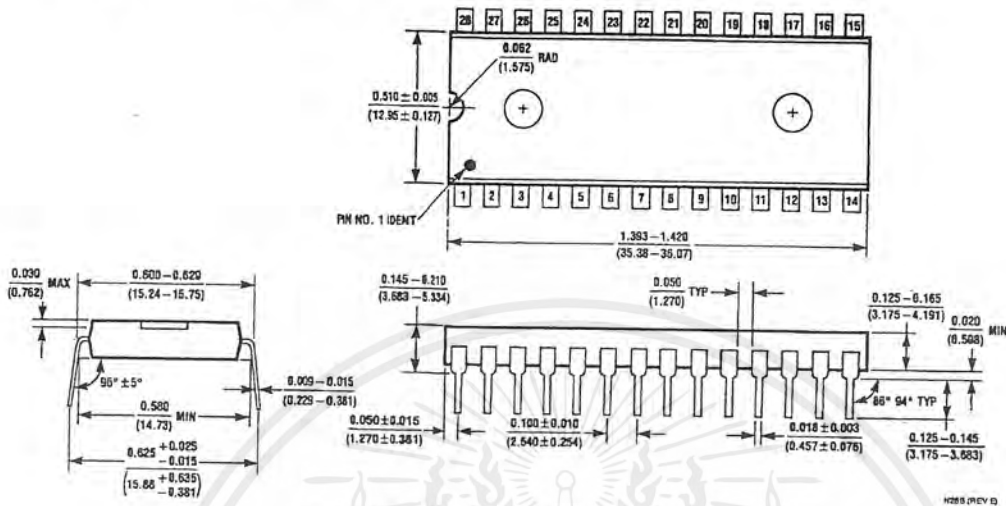
*Address latches needed for 8085 and SC/MP interfacing the ADC0808 to a microprocessor

DS005672-10

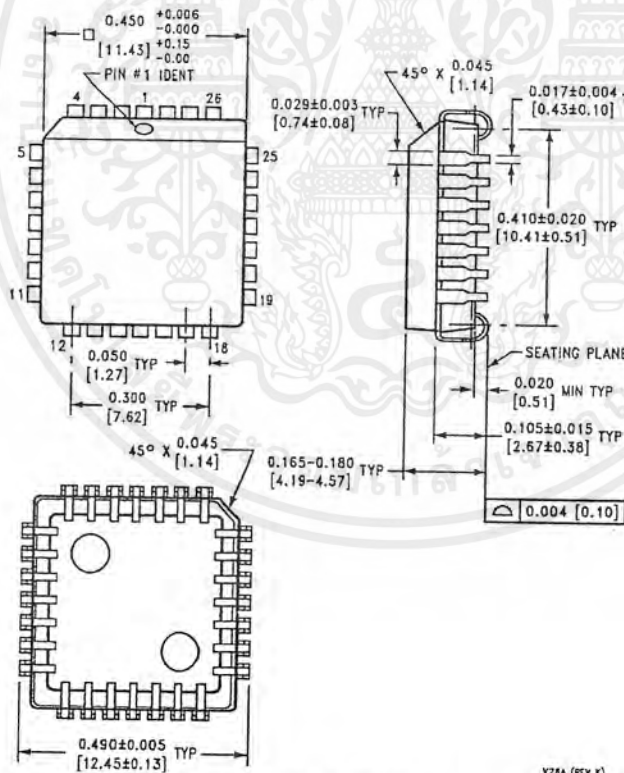
TABLE 2. Microprocessor Interface Table

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	\overline{RD}	WR	INTR (Thru RST Circuit)
Z-80	\overline{RD}	WR	\overline{INT} (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	$VMA = \phi_2 \cdot R/W$	$VMA = \phi \cdot R/W$	\overline{IRQA} or \overline{IRQB} (Thru PIA)

Physical Dimensions inches (millimeters) unless otherwise noted



Molded Dual-In-Line Package (N)
Order Number ADC0808CCN or ADC0809CCN
NS Package Number N28B



Molded Chip Carrier (V)
Order Number ADC0808CCV or ADC0809CCV
NS Package Number V28A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Notes



LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
Americas
Tel: 1-800-272-9959
Fax: 1-800-737-7018
Email: support@nsc.com

www.national.com

National Semiconductor Europe

Fax: +49 (0) 1 80-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 1 80-530 85 85
English Tel: +49 (0) 1 80-532 78 32
Français Tel: +49 (0) 1 80-532 93 58
Italiano Tel: +49 (0) 1 80-534 16 80

National Semiconductor Asia Pacific Customer Response Group

Tel: 65-2544466
Fax: 65-2504466
Email: sea.support@nsc.com

National Semiconductor Japan Ltd.

Tel: 81-3-5639-7560
Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ผู้เขียนขอขอบพระคุณอาจารย์ที่ปรึกษา อาจารย์วิชัย ตันติจริยางกูร และ อาจารย์ประจำภาควิชาวิศวกรรมการวัดคุมทางอุตสาหกรรมทุกท่านที่ให้คำปรึกษา และคำแนะนำต่างๆ จนช่วยให้การทำปริญญานิพนธ์สำเร็จลุล่วงไปด้วยดี

ขอขอบคุณเพื่อนภาควิชาวิศวกรรมการวัดคุมทางอุตสาหกรรมทุกคนที่คอยอยู่ช่วยเป็นกำลังใจและคอยช่วยเหลือมาโดยตลอด

สุดท้ายนี้ คุณความดีที่พึงมีจากการทำปริญญานิพนธ์เล่มนี้ ข้าพเจ้าขอมอบแด่ บิดา-มารดา ครู-อาจารย์ และผู้มีพระคุณทุกท่าน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- Sartorius , “The Fundamentals of Weighing Technology”, Sartorius AG , 1996
- WALTER G. JUNG , “IC op-amp COOKBOOK” , Howard W. Sams & Co., Inc., pp.235-244, 1977
- สมยศ จุณณะปิยะ, “การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ ตระกูล MCS-51” , คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2541
- วารสารอิเล็กทรอนิกส์ ฉบับพิเศษ เรื่องชุดแหล่งจ่ายไฟสำหรับนักอิเล็กทรอนิกส์ , ซีเอ็ดดูเคชั่น จำกัด (มหาชน)
- CAPT-32 User’s manual , ETT CO., LTD.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้