

ผู้สาขาโทรศัพท์อัตโนมัติ

Private Automatic Branch Exchange



โดย

นายวีระชาติ จันทรแก้ว

นายสมเกียรติ เกิดทอง

เลขหมู่.....
เลขทะเบียน..... 42132
วัน, เดือน, ปี 13 พ.ศ. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตู้สาขาโทรศัพท์อัตโนมัติ
Private Automatic Branch Exchange

โดย

นายวีระชาติ จันทรแก้ว 41013070

นายสมเกียรติ เกิดทอง 41013072



อาจารย์ที่ปรึกษา

ศ.ดร. วิวัฒน์ กิรานนท์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2543

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **ตู้สาขาโทรศัพท์อัตโนมัติ**

PRIVATE AUTOMATIC BRANCH EXCHANGE

ผู้จัดทำ

1. นายวีระชาติ จันท์แก้ว 41013070

2. นายสมเกียรติ เกิดทอง 41013072


..... อาจารย์ที่ปรึกษา
(ศ.ดร. วิวัฒน์ กิรานนท์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตู้สาขาโทรศัพท์อัตโนมัติ

Private Automatic Branch Exchange

โดย นายวีระชาติ จันทร์แก้ว 41013070

นายสมเกียรติ เกิดทอง 41013072

อาจารย์ที่ปรึกษา ศ.ดร. วิวัฒน์ กิรานนท์

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้นำเสนอเกี่ยวกับตู้สาขาโทรศัพท์อัตโนมัติ (Private Automatic Branch Exchange) ซึ่งมีคุณสมบัติ สามารถรองรับคู่สายขององค์การโทรศัพท์ได้ 1 คู่สาย และให้บริการภายใน PABX ได้ 6 คู่สาย โดยใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นตัวประมวลผลและควบคุมการทำงาน ภายในPABX จะประกอบด้วยส่วนต่างๆ ได้แก่ วงจรอินเตอร์เฟสกับคู่สายโทรศัพท์ภายนอก, วงจรอินเตอร์เฟสกับคู่สายโทรศัพท์ภายใน, วงจรตอบรับอัตโนมัติ เป็นต้น โดยได้แสดงให้เห็นการติดต่อกันได้ทั้งระหว่างคู่สายภายในด้วยกันเอง และระหว่างคู่สายภายในและภายนอก

ABSTRACT

This thesis propose the Private Automatic Branch Exchange : PABX ,that can connect with one subscriber line , and connect six internal telephone lines. Microcontroller MCS-51 is used as processor and control. This PABX consists of external line interface circuit, internal line interface circuit, automatic answer circuit etc, and we include how the connection among those 6 internal lines, and between those one external line and six internal lines.

สารบัญ

บทที่ 1 บทนำ

1.1 คำนำ	1
1.2 วัตถุประสงค์	1

บทที่ 2 ทฤษฎีหรือหลักการทำงาน

2.1 โครงสร้างของ MCS-51	5
2.2 PIA 8255	12
2.3 ไอซีถอดรหัสสัญญาณ ความถี่โทรศัพท์	17
2.4 ไอซีบันทึกเสียง	22
2.5 การเชื่อมโยงทางแสง	27
2.6 ความรู้เบื้องต้นเกี่ยวกับโทรศัพท์	30
2.7 ระบบสัญญาณควบคุม	41

บทที่ 3 การคำนวณและการสร้าง

3.1 ส่วนเชื่อมต่อกับคู่สายโทรศัพท์ภายนอก	44
3.2 ส่วนเชื่อมต่อสัญญาณเสียง	46
3.3 ส่วนวงจรถอดรหัสสัญญาณ DTMF	47
3.4 ส่วนกำเนิดสัญญาณเสียง	50
3.5 ส่วนเชื่อมต่อกับคู่สายโทรศัพท์ภายใน	54
3.6 ส่วนตอบรับอัตโนมัติ	55
3.7 วงจรตรวจจับสัญญาณกระดิ่ง	56
3.8 ส่วนควบคุมระบบ	56

บทที่ 4 โครงสร้างทางซอฟต์แวร์

4.1 รายละเอียดทางซอฟต์แวร์	58
4.2 วิธีการใช้เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ	58

บทที่ 5 การทดลองและผลการทดลอง

5.1 การทดลองวงจรกำเนิดสัญญาณโทน	66
---------------------------------	----

สารบัญ (ต่อ)

5.2 การทดลองวงจรถอดรหัสเลขหมายโทรศัพท์	69
5.3 การทดลองวงจรตอบรับอัตโนมัติ	72
บทที่ 6 บทวิจารณ์และสรุปผล	75
กิตติกรรมประกาศ	76
หนังสืออ้างอิง	77
ภาคผนวก	



สารบัญรูปภาพ(ต่อ)

รูปที่ 2.27 แสดงเป็นกคหมายเลขและค่าความถี่ต่างๆ	36
รูปที่ 2.28 แสดงวงจรพื้นฐานของโทรศัพท์ระบบ DTMF	36
รูปที่ 2.29 แสดงบล็อกไดอะแกรมของโทรศัพท์ ระบบความถี่ที่ใช้ไอซี	37
รูปที่ 2.30 แสดงสัญญาณพื้นฐานของโทรศัพท์	39
รูปที่ 2.31 แสดงสัญญาณระหว่างผู้เรียกและผู้รับโทรศัพท์	40
รูปที่ 2.32 ลำดับการติดต่อของโทรศัพท์จากคู่สายหนึ่ง ไปอีกคู่สายหนึ่ง	42
 บทที่ 3 การคำนวณและการสร้าง	
รูปที่ 3.1 แสดงวงจรเชื่อมต่อคู่สายโทรศัพท์ภายนอก	45
รูปที่ 3.2 แสดงการเชื่อมต่อวงจรเชื่อมต่อสัญญาณเสียง	46
รูปที่ 3.3 แสดงวงจรถอดรหัสสัญญาณ DTMF	49
รูปที่ 3.4 แสดงวงจร Wien Bridge Oscillator	50
รูปที่ 3.5 แสดงวงจรสร้างสัญญาณการติดดับ ทุก 0.5 วินาที	51
รูปที่ 3.6 แสดงการต่อวงจรTIMER เพื่อสร้างจังหวะON 1วินาที OFF 4 วินาที	52
รูปที่ 3.7 แสดงวงจรกำเนิดสัญญาณเสียง	53
รูปที่ 3.8 แสดงวงจรเชื่อมต่อภายใน	54
รูปที่ 3.9 แสดงวงจรตอบรับอัตโนมัติ	55
รูปที่ 3.10 แสดงวงจรตรวจสอบสัญญาณกระดิ่ง	56
รูปที่ 3.11 แสดงวงจรส่วนควบคุม	57
 บทที่ 5 การทดลองและผลการทดลอง	
รูปที่ 5.1 แสดงวงจรกำเนิดสัญญาณโทน	66
รูปที่ 5.2 แสดงสัญญาณ DIAL TONE ในแกนเวลาและแกนความถี่	67
รูปที่ 5.3แสดงสัญญาณ BUSY TONE	67
รูปที่ 5.4 แสดงสัญญาณ RING BACK TONE	68
รูปที่ 5.5 แสดงวงจรถอดรหัสหมายเลขโทรศัพท์	69
รูปที่ 5.6 แสดงการกคหมายเลข 1	70
รูปที่ 5.7 แสดงการกคหมายเลข 9	70
รูปที่ 5.8 แสดงวงจรตอบรับอัตโนมัติ	72
รูปที่ 5.9 แสดงวงจรภายในตู้สาขาโทรศัพท์อัตโนมัติ	73

สารบัญรูปภาพ(ต่อ)

รูปที่ 5.10 แสดงด้านหน้าของตู้สาขาโทรศัพท์อัตโนมัติ	73
รูปที่ 5.11 แสดงด้านหลังของตู้สาขาโทรศัพท์อัตโนมัติ	74
รูปที่ 5.12 แสดงการต่อโทรศัพท์เข้ากับตู้สาขาโทรศัพท์อัตโนมัติ	74



สารบัญตาราง

บทที่ 2 ทฤษฎีหรือหลักการทำงาน

ตารางที่ 2.1 แสดงรูปแบบการทำงานของพอร์ท	14
ตารางที่ 2.2 สัญญาณควบคุมการทำงานของ 8255	15
ตารางที่ 2.3 แสดงตำแหน่งแอดเดรสภายใน 8255	16
ตารางที่ 2.4 แสดงตารางการถอดรหัสจากความถี่ต่างๆ	20

บทที่ 3 การคำนวณและการสร้าง

ตารางที่ 3.1 แสดงค่า BCD ที่ได้จากการกดหมายเลขโทรศัพท์	48
--	----

บทที่ 5 การทดลองและผลการทดลอง

ตารางที่ 5.1 แสดงรหัส BINARY จากวงจร DTMF DECODER	71
---	----

บทที่ 1

บทนำ

1.1 คำนำ

การติดต่อสื่อสารในปัจจุบันนี้ ได้เข้ามามีบทบาทสำคัญต่อชีวิตประจำวันมากขึ้น มีความต้องการในการใช้บริการทางการติดต่อสื่อสารมากยิ่งขึ้นในอนาคตเพราะฉะนั้นการพัฒนาทางด้านเทคโนโลยีทางการติดต่อสื่อสารจึงมีความสำคัญอย่างยิ่งในการรองรับการเพิ่มปริมาณการสื่อสารที่จะเกิดขึ้น

แต่เดิมในการติดต่อสื่อสารในระบบโทรศัพท์ระหว่างภายในกับภายนอกนั้นจะแยกอุปกรณ์การติดต่อระหว่างภายในกับภายนอกออกจากกัน เช่น มีโทรศัพท์ที่ติดต่อกันระหว่างชุมสายภายนอกได้ 2 - 4 คู่ สาย และมีการอินเตอร์คอม (Intercom) สำหรับการติดต่อภายในซึ่งจะเห็นว่าเป็นการสิ้นเปลืองค่าใช้จ่ายมาก จึงได้มีการพัฒนาโดยจัดทำเป็นระบบชุมสายโทรศัพท์สาขาปลายทางอัตโนมัติ (PABX) ขึ้น ซึ่งเป็นชุมสายขนาดเล็กสามารถควบคุมได้โดยใช้พนักงานเพียงคนเดียว (Operator) แต่ในปัจจุบันได้มีการพัฒนาชุมสายขึ้นโดยไม่ต้องมีพนักงานติดต่อให้ ทำให้สะดวกรวดเร็วในการติดต่อ

ในการพัฒนาทางด้านอุปกรณ์การสื่อสารอย่างหนึ่งก็คือการพัฒนาทางด้านระบบชุมสายโทรศัพท์ซึ่งจะเห็นได้ว่าการพัฒนาจากชุมสายโทรศัพท์ระบบครอสบาร์ (Crossbar) ซึ่งเป็นยุคเริ่มต้นของระบบชุมสายโทรศัพท์ มาจนถึงปัจจุบันนี้ ได้มีการพัฒนาจนเป็นระบบชุมสายแบบ ISDN (Integrated Service Digital Network) ซึ่งสามารถรวบรวมการให้บริการต่างๆ แบบดิจิทัลไว้ในโครงข่ายเดียวกันได้ ทำให้ความสามารถของระบบเพิ่มขึ้นอย่างมาก

ชุมสายโทรศัพท์สาขาปลายทางอัตโนมัติ หรือ PABX (Private Automatic Branch Exchange) ก็เป็นอุปกรณ์ภายในสำนักงานชนิดหนึ่งที่นิยมใช้กันมากในปัจจุบัน ซึ่งสามารถอำนวยความสะดวกให้แก่ผู้ใช้ภายในชุมสายได้เป็นอย่างมาก

1.2 วัตถุประสงค์

สำหรับ โครงการนี้ได้เสนอระบบชุมสายโทรศัพท์สาขาปลายทางอัตโนมัติที่มีการควบคุมการทำงานของระบบด้วยไมโครคอนโทรลเลอร์ตระกูล MCS51 เบอร์ 8051 โดยขยายคู่สายจากองค์การโทรศัพท์ 1 คู่สายภายนอก ขยายเป็น 6 คู่สายภายใน เครื่องชุมสายโทรศัพท์ที่พัฒนาขึ้นนี้ ยังมีคุณสมบัติของเครื่องชุมสายโทรศัพท์ ที่ขาดไม่ได้คือมีการโอนสาย มีการพักสาย การรับสายแทนกันเป็นต้น เหมาะสำหรับห้างร้าน บริษัท หรือตามหอพักขนาดเล็ก ที่ต้องอาศัยความสะดวก ในการใช้โทรศัพท์ในการติดต่อ อีกทั้งยังเป็นการพัฒนาเทคโนโลยีทางการสื่อสารอีกด้วย

บทที่ 2

ทฤษฎีหรือหลักการทำงาน

เครื่องชุมสายโทรศัพท์ปลายทางอัตโนมัติที่นำเสนอนี้ ประกอบด้วยส่วนสำคัญดังต่อไปนี้

1. โครงสร้างทางฮาร์ดแวร์ (Hard Ware) ของตัวเครื่องชุมสายโทรศัพท์ปลายทางอัตโนมัติ สามารถแบ่งออกเป็น ส่วนต่างๆ ได้ดังนี้

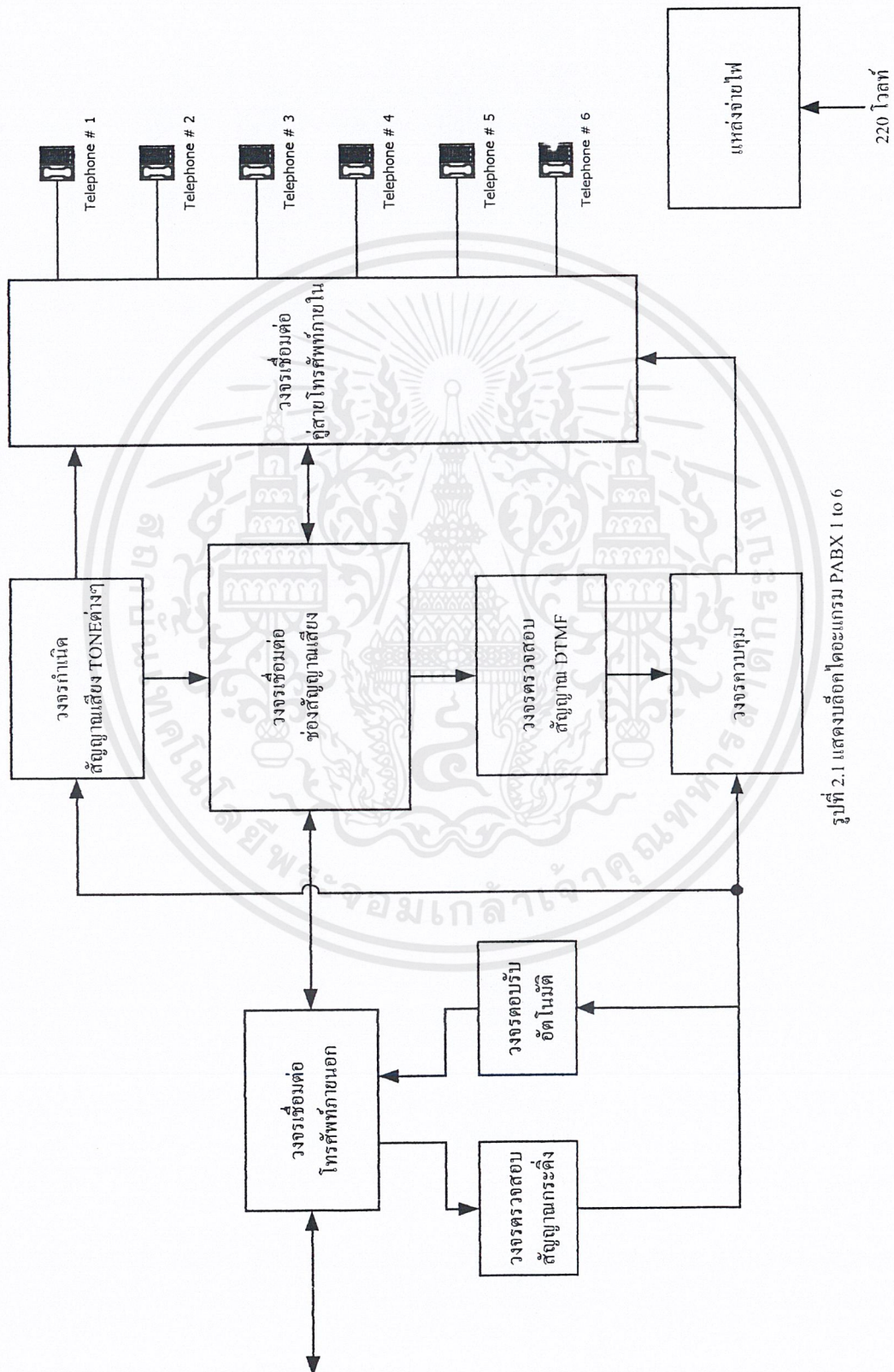
- ส่วนเชื่อมต่อกับคู่สายโทรศัพท์ภายนอก (External Line Interface Circuit Section)
- ส่วนเชื่อมต่อกับโทรศัพท์ภายใน (Internal Line Interface Circuit Section)
- ส่วนเชื่อมต่อสัญญาณเสียง (Speech Path Circuit Section)
- ส่วนตรวจสอบหมายเลขโทรศัพท์ (DTMF Decoder Circuit Section)
- ส่วนกำเนิดสัญญาณเสียง (Tone Generator Circuit Section)
- ส่วนตอบรับโทรศัพท์อัตโนมัติ (Automatic Answer Circuit Section)
- ส่วนอินพุตและเอาต์พุตพอร์ท (Input/Output Port Section)
- ส่วนตรวจสอบสัญญาณกระดิ่ง (Ringing Detector Circuit Section)

2 โครงสร้างทางซอฟต์แวร์ (Software) เป็นส่วนที่เกี่ยวกับโปรแกรมคำสั่งที่ใช้ควบคุมการทำงานของ เครื่องชุมสายโทรศัพท์ปลายทางอัตโนมัติ ให้ทำงานตามคุณสมบัติที่กำหนดไว้

จากบล็อกไดอะแกรมรูปที่ 2.1 แสดงภาคต่าง ๆ ซึ่งจะทำงานที่สัมพันธ์กัน สามารถอธิบายการทำงานรวมกันได้ดังนี้ การทำงานของวงจรทั้งหมดจะแบ่งออกเป็น 2 โหมดคือ โหมดการติดต่อภายในกับ โหมดการติดต่อภายนอก เมื่อมีผู้เรียกมาจากภายนอก ส่วนเชื่อมต่อโทรศัพท์ภายนอก ซึ่งประกอบไปด้วย วงจรตรวจจับเสียงกระดิ่ง เมื่อจับได้แล้วก็จะส่งสัญญาณไปยังส่วนควบคุมระบบ เพื่อให้ส่วนควบคุมระบบส่งสัญญาณมาควบคุมส่วนเชื่อมต่อกับคู่สายภายนอก ทำการปรับอิมพีแดนซ์ของตัวเอง ซึ่งในตอนแรกมีค่าอิมพีแดนซ์มากให้เหลือค่าความต้านทาน 600 โอห์ม คือเป็นการรับสายนั่นเอง แล้วก็จะส่งสัญญาณเสียงจากส่วนตอบรับอัตโนมัติ ออกไปเพื่อให้ผู้ที่เรียกเข้ามาทำการเลือกหมายเลขของคู่สายภายในจากนั้นเมื่อผู้เรียกกดหมายเลขของคู่สายแล้วสัญญาณ DTMF ก็จะถูกส่งมายังส่วนถอดรหัสสัญญาณDTMF และถอดรหัสไปเป็นสัญญาณดิจิทัลเพื่อส่งไปยังส่วนควบคุม เมื่อส่วนควบคุมรับรหัสที่ได้มาแล้วก็จะตรวจสอบว่าคู่สายที่ถูกเรียกเข้ามาว่างหรือไม่ ถ้าว่างก็จะสั่งให้ส่วนติดต่อช่องทางเดินสัญญาณเสียงทำการติดต่อสัญญาณเรียกกลับ (Ring Back Tone)ไปยังผู้ที่เรียกเข้ามาพร้อมกับส่งสัญญาณกระดิ่ง (Ringing Signal)ไปยังคู่สายภายในที่ถูกเรียกไม่ว่าส่วนควบคุมก็จะสั่งให้ส่วนติดต่อช่องทางเดินสัญญาณเสียงต่อสัญญาณไม่ว่า(RINGING SIGNAL)ไปยังผู้เรียกเข้ามา ถ้าหากคู่สายที่ถูกเรียกว่าพร้อมที่จะใช้งานได้เมื่อได้ยินสัญญาณกระดิ่ง ถ้ามีการยกหูส่วนตรวจจับการยกหูซึ่งเป็นภาคย่อยของส่วนอินเตอร์เฟสกับคู่สายภายใน ก็จะสามารถรับรู้ว่าการยกหูและส่งสัญญาณมายังส่วนควบคุม และส่วนควบคุม ก็จะสั่งให้ส่วนครอสพอยท์ทำการเชื่อมต่อคู่สายที่เรียก

เข้ามากับคู่สายที่ถูกเรียก และเมื่อฝ่ายหนึ่งฝ่ายใดวางหูก็จะหมดช่วงของการสนทนา ส่วนโหมดการติดต่อภายในนั้นเมื่อมีคู่สายใดคู่สายหนึ่งของคู่สายภายในมีการยกหูขึ้นมาทางภาคการตรวจจับการยกหู ซึ่งเป็นภาคย่อยของส่วนเชื่อมต่อโทรศัพท์ภายในจะตรวจจับได้และจะส่งสัญญาณมายังส่วนควบคุม หลังจากนั้นส่วนควบคุมก็พร้อมที่รับสัญญาณที่เข้ามาอีกจากการกดหมายเลขของคู่สายภายในที่ทำการยกหู ซึ่งเมื่อผู้ยกหูกดหมายเลขสัญญาณหมายเลขที่ถูกกดก็มาผ่านส่วนถอดรหัสสัญญาณ DTMF เป็นสัญญาณดิจิทัลและส่งมายังส่วนควบคุมต่อไป เมื่อส่วนควบคุมได้รับสัญญาณจากหมายเลขที่กดได้แล้วก็จะทำการวิเคราะห์รหัสคู่สายภายในที่ถูกเรียก ถ้าหากไม่ว่าง ก็จะสั่งให้ส่วนเชื่อมต่อช่องทางเดินสัญญาณเสียงต่อสัญญาณไม่ว่าจะไปยังผู้เรียกเข้า ถ้าหากว่า ผู้ถูกเรียกว่างทางผู้ถูกเรียกจะได้ยินสัญญาณกระดิ่ง และต่อสัญญาณเรียกกลับ ไปยังผู้เรียก เมื่อผู้ถูกเรียกยกหูขึ้น





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 โครงสร้างของ MCS-51

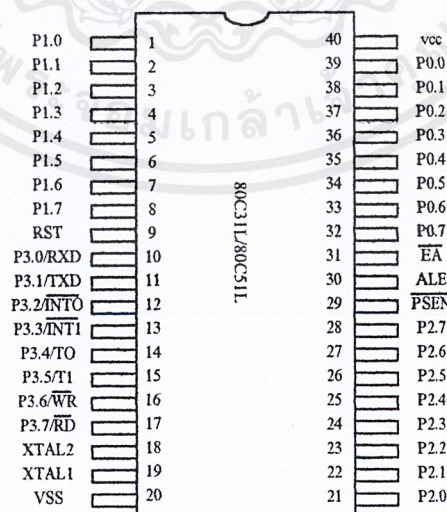
ไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล MCS-51 นี้ผลิตโดยบริษัทอินเทลมีอยู่ด้วยกันหลายเบอร์

คุณสมบัติของไมโครคอนโทรลเลอร์ตระกูล MCS-51

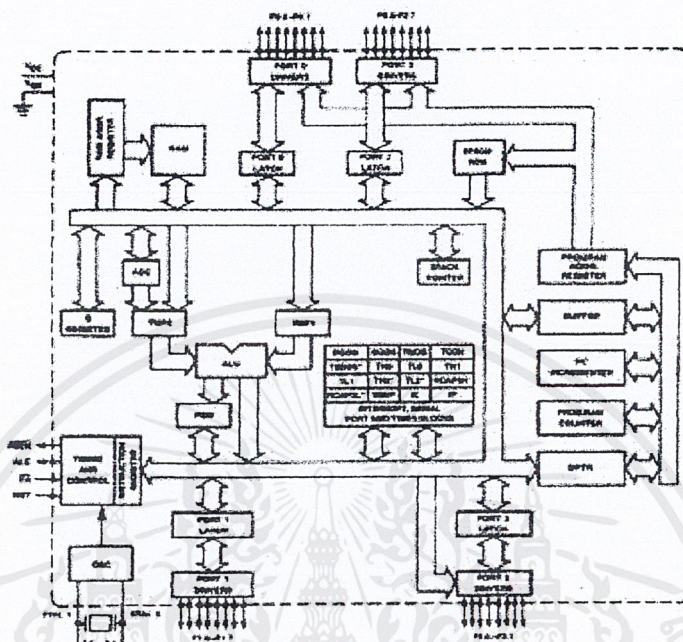
- ต้องการแหล่งจ่ายไฟ +5 V ชุดเดียว
- มีหน่วยความจำโปรแกรม (Program Memory) ขนาด 4 กิโลไบต์สำหรับเบอร์ 8051 และ 8031 สำหรับเบอร์ 8052 มีหน่วยความจำถึง 8 กิโลไบต์
- มีหน่วยความจำสำหรับเก็บข้อมูล (Data Memory) ขนาด 128 ไบต์สำหรับเบอร์ 8052 ขึ้นไปมีถึง 256 ไบต์
- มีหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลแยกออกจากกันอย่างละ 64 กิโลไบต์
- มีไทม์เมอร์และเคาท์เตอร์ ขนาด 16 บิต 2 ชุด (สำหรับ 8032 มี 3 ชุด) ทำงานได้ 4 โหมด
- รับอินเตอร์รัพท์ได้ 6 แหล่ง 5 เวคเตอร์ สำหรับเบอร์ 8052 ขึ้นไปมี 8 แหล่ง 6 เวคเตอร์
- มีพอร์ทสำหรับส่งข้อมูลอนุกรม (UART) 2 พอร์ทแบบ Full Duplex เลือกรูปได้ 4 โหมด
- มีคำสั่งการทำ AND, OR หรือ Complement ได้ทั้งแบบ 8 บิตและ 1 บิต

2.1.1 โครงสร้างภายในของ MCS-51

MCS-51 ใช้เทคโนโลยีการผลิตแบบ NMOS และ CMOS เบอร์ 8032 และ 8052 จะมี ROM BASIC อยู่ภายในจึงสะดวกสำหรับโปรแกรมเมอร์ที่จะเขียนด้วยภาษาเบสิก โครงสร้างภายในสำหรับเบอร์ 8051 ดังแสดงในรูป 2.2 และ รูปที่ 2.3



รูปที่ 2.2 แสดงการจัดวางขาของ 8051

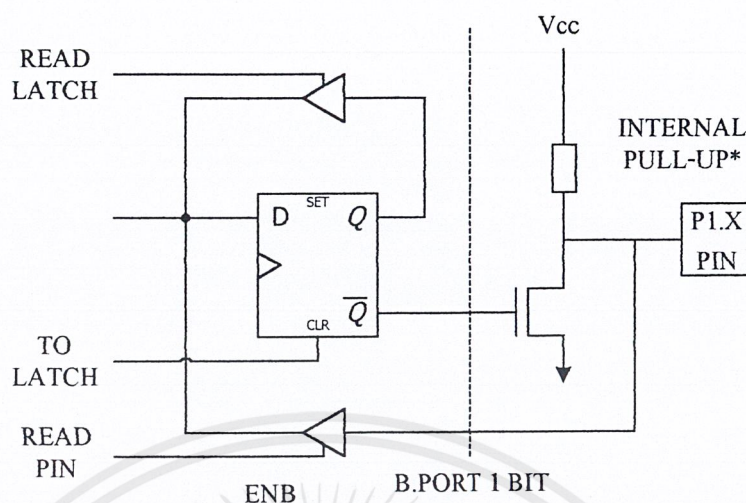


รูปที่ 2.3 แสดงบล็อกไดอะแกรมของ MCS-51

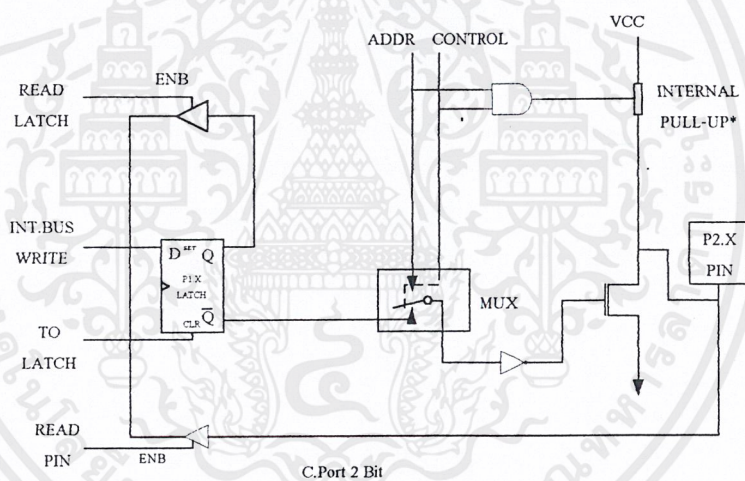
2.1.2 พอร์ตของ 8051

8051 เป็นไมโครคอนโทรลเลอร์ขนาด 40 ขา ซึ่งมีขาต่างๆดังนี้

- VCC(ขา40) ต่อกับ + 5V
- VSS(ขา 20) เป็นขาGND
- พอร์ต 0 (ขา 32-39)มีทั้งหมด 8 บิต คือ (P0.7-P0.0)มีโครงสร้างแบบOpen-Drain Bi-directional ดังแสดงในรูป 2.4



รูปที่ 2.5 โครงสร้างของพอร์ท 1 (บิต)



รูปที่ 2.6 โครงสร้างของพอร์ท 2 (บิต)

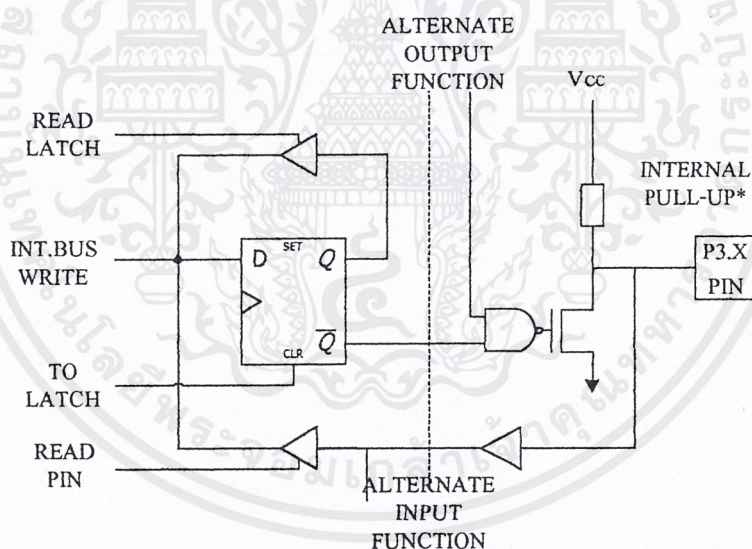
- พอร์ท 3 (ขา 10-17) มีทั้งหมด 8 บิต คือขา (P3.7-P3.0) มีโครงสร้างคล้ายพอร์ท 1 ทำงานได้ 2 หน้าที่คือเป็นไอโอพอร์ทถ้าจะโปรแกรมให้เป็นอินพุตต้องส่งลอจิก“1”มาที่พอร์ทนี้ก่อน และอีกหน้าที่หนึ่งคือใช้ส่งสัญญาณควบคุมออกมาและรับสัญญาณเข้าไปสัญญาณต่างๆมีดังนี้

P3.0/RXD (Serial Input port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม (UART)

P3.1/TXD (Serial Output port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม (UART)

- P3.2/INT0** (External Interrupt 0) ใ้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์ 0
- P3.3/INT1** (External Interrupt 1) ใ้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์ 1
- P3.4/T0** (Counter 0 External Input) ขารับสัญญาณพัลส์อินพุตเข้าไปยังวงจร Counter 0 (เป็นอินพุตโหมดเคาน์เตอร์)
- P3.5/T1** (Counter 1 External Input) ขารับสัญญาณพัลส์อินพุตเข้าไปยังวงจร Counter 1 (เป็นอินพุตโหมดเคาน์เตอร์)
- P3.6/WR** (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียนข้อมูลลงหน่วยความจำภายนอก
- P3.7/RD** (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำข้อมูลภายนอก

โครงสร้างของ (พอร์ท 3) ดังแสดงในรูป 2.7



รูปที่ 2.7 โครงสร้างของพอร์ท 3 (บิต)

ALT (ขา 30) เป็นขาส่งสไตรบสำหรับใช้ในการแลตช์แอดเดรสไบต์ต่ำ (A7-A0) ที่ส่งออกมาจาก (พอร์ท 0) สัญญาณนี้จะแอดที่ทุกๆ 2 ครั้งใน 1 แมกซีนไซเคิล

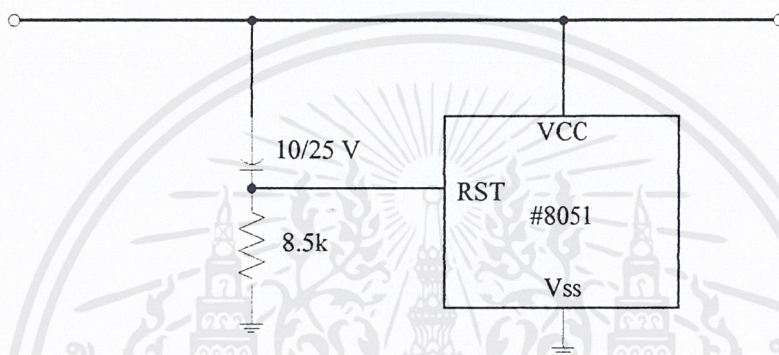
PSEN (ขา 29) เป็นขาสไตรบที่ใช้สำหรับอ่านข้อมูลจาก Program Memory ภายนอก สัญญาณนี้จะส่งออกมา 2 ครั้ง ในแต่ละแมกซีนไซเคิลแต่ถ้าเป็นการอ่าน Internal Program Memory จะไม่มีสัญญาณออกที่ขา

EA (ขา 30) ใช้เลือกหน่วยความจำโปรแกรมภายนอก ป้อน “0” จะอ่านโปรแกรมจากภายนอกชิพ ป้อน “1” จะอ่านโปรแกรมจากภายในชิพ

RST (ขา 9) ขารีเซ็ต จะรีเซ็ตได้ก็ต่อเมื่อป้อนลอจิก “1” เข้าที่ขานี้นานอย่างน้อย 2 แมกซ์ซีไนซ์เคลิล

XTAL1 (ขา 19) ใช้ต่อคริสตัลภายนอกโดยเป็นอินพุตเข้าสู่วงจรออสซิลเลเตอร์

XTAL2 (ขา 18) ใช้ต่อคริสตัลภายนอกโดยเป็นเอาต์พุตของวงจรออสซิลเลเตอร์ภายใน

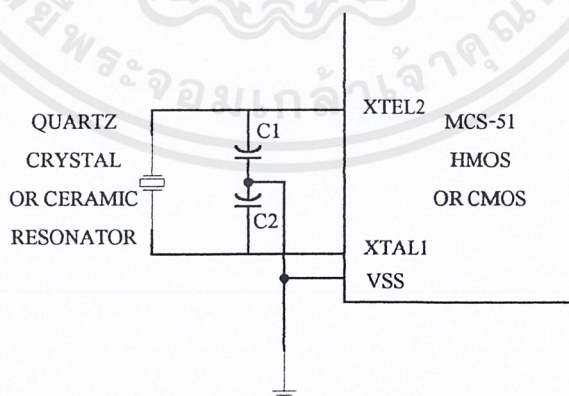


รูป 2.8 การต่อขารีเซ็ตให้กับ 8051

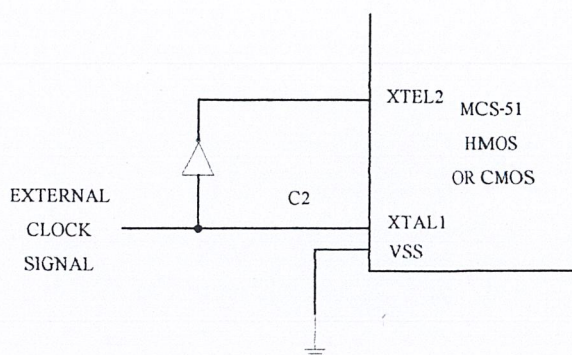
2.1.3 วงจรคล็อกของ MCS-51

การต่อมีอยู่ด้วยกันสองรูปแบบคือแบบใช้คล็อกภายในและคล็อกจากภายนอกมีรูปแบบการต่อดังรูป

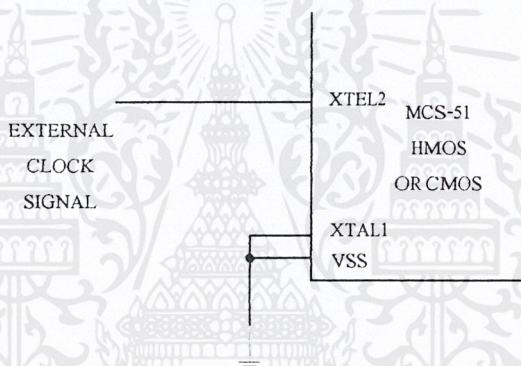
2.9



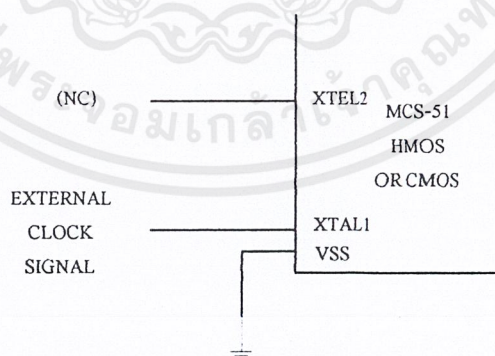
(a) Using the on-chip Oscillator



A.HMOS OR CHMOS



B.HMOS Only



C.CMOS Only

(b) Using the External Clock

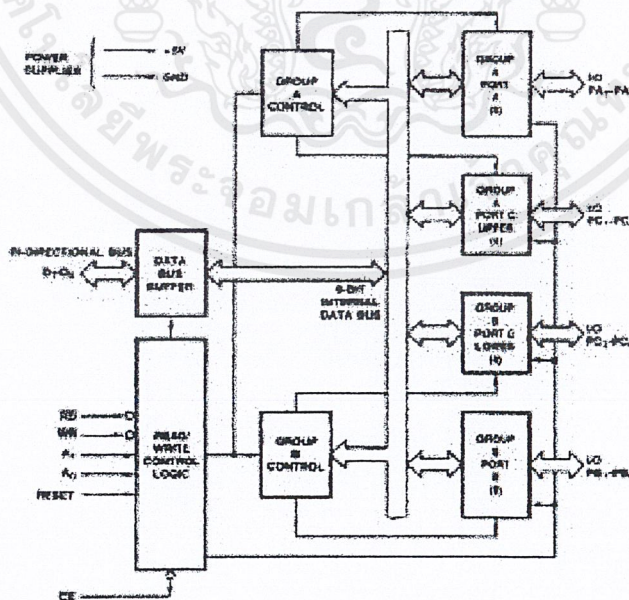
รูป 2.9 วงจรสร้างคัล็อกของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

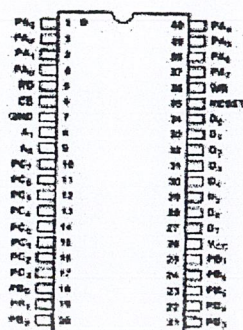
2.2 PIA 8255

PIA 8255 (PIA ย่อมาจาก Programmable Interface Adapter) เป็นไอซี 40 ขา ถูกออกแบบมาเพื่อที่จะเป็นพอร์ทัลสำหรับการรับส่งข้อมูลแบบขนาน ระหว่างอุปกรณ์ภายนอกกับไมโครคอนโทรลเลอร์มีความสะดวกในการนำเอา 8255 ไปใช้งานเนื่องจาก เราสามารถเปลี่ยนแปลงลักษณะการทำงานของพอร์ทัลให้เป็นอินพุทหรือเอาต์พุทพอร์ทัลได้อย่างสะดวก เพียงการส่งข้อมูลควบคุมจากไมโครคอนโทรลเลอร์ให้กับ 8255 ก่อนที่จะเริ่มต้นใช้งานพอร์ทัลเท่านั้น โดยที่ความสามารถนี้จะถูกเรียกว่า Programmable คือ สามารถโปรแกรมการทำงานได้ ทำให้ได้ความนิยมน้อยอย่างแพร่หลาย

จากรูปที่ 2.10 เป็นบล็อกไดอะแกรมโครงสร้างการทำงานของ 8255 ส่วนรายละเอียดของตำแหน่งขาต่างๆ แสดงไว้ในรูปที่ 2.11 จะเห็นได้ว่าประกอบด้วยบล็อกของหน่วยการทำงานหลายส่วน ภายในบล็อกทางขวามือทั้ง 4 บล็อก เป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกโดยตรง โดยผ่านทางเส้นสัญญาณที่ระบุชื่อว่า PA.0 – PA.7, PB.0 – PB.7 และ PC.0 – PC.7 กลุ่มของสัญญาณเหล่านี้จำแนกเป็น 3 กลุ่ม คือ พอร์ทัล A, B และ C สำหรับบล็อกถัดเข้ามาบริเวณส่วนกลางที่มีชื่อว่า Group A Control และ Group B Control ทำหน้าที่กำหนดการทำงานของพอร์ทัล A, B และ C สำหรับบล็อกถัดเข้ามาบริเวณส่วนกลางที่มีชื่อว่า Group A Control และ Group B Control ทำหน้าที่กำหนดการทำงานของพอร์ทัลทั้งสาม โดยบล็อกทั้งสองนี้เชื่อมต่อกับบล็อกอื่นๆ ผ่านทางบัสข้อมูลภายใน 8255 เอง สำหรับบล็อกการทำงานทางด้านซ้ายที่มีชื่อว่า Data bus buffer และ read/write control logic ทำหน้าที่เชื่อมต่อระหว่างระบบบัสของไมโครคอนโทรลเลอร์กับ 8255 เพื่อรับส่งข้อมูลระหว่างกันตามกันตามระดับของลอจิกของขาสัญญาณ RD₀ และ WR₀ ตามลำดับ



รูปที่ 2.10 แสดง Block Diagram ภายในของ 8255



รูปที่ 2.11 แสดงตำแหน่งขาต่างๆ ของ 8255

2.2.1 หน้าที่ใช้สัญญาณของ 8255

เพื่อให้เข้าใจวิธีการต่อใช้งานระหว่างไมโครคอมพิวเตอร์กับ PIA 8255 จึงจำเป็นต้องเข้าใจความหมายและตำแหน่งขาต่างๆ เสียก่อนดังนี้คือ

D0 – D7 เป็นบัสข้อมูล ทำหน้าที่อ่านหรือเขียนข้อมูลจากพอร์ท โดยต่อ D0 –D7 ต่อเข้ากับ Data Bus ของไมโครคอมพิวเตอร์

CS เป็นขาอินพุตชิป (select shift) ทำหน้าที่รับสัญญาณจากภายนอกเพื่อเลือกชิป 8255 โดยเมื่อขานี้เป็น “low” จะทำให้ 8255 ต่อเข้ากับระบบบัสของไมโครคอมพิวเตอร์เพื่อให้อ่านหรือเขียนข้อมูลจากพอร์ทเกิดขึ้น

RD เป็นขาสัญญาณอ่านข้อมูล ทำหน้าที่รับสัญญาณอินพุตที่ส่งมาจาก CPU เมื่อขาสัญญาณนี้เป็น “low” และขา CS เป็น “low” จะมีการอ่านข้อมูลเกิดขึ้นบนบัสข้อมูล

WR เป็นขาสัญญาณเขียนข้อมูล เมื่อ CS และ WR เป็นลอจิก “0” จะเกิดการเขียนข้อมูลขึ้นบนบัสข้อมูล

A0-A1 เป็นขาสัญญาณแอดเดรสเลือกพอร์ท A,B,C และควบคุมพอร์ท (control port)

RESET เป็นขาสัญญาณเคลียร์สถานะต่าง ๆ ภายใน 8255 โดยจะมีการเซตให้ทุกพอร์ทเป็นอินพุตพอร์ท

PA0-PA7 เป็นขาสัญญาณอินพุต/เอาต์พุต พอร์ท A ขนาด 8 บิต

PB0-PB7 เป็นขาสัญญาณอินพุต/เอาต์พุต พอร์ท B ขนาด 8 บิต

PC0-PC7 เป็นขาสัญญาณอินพุต/เอาต์พุต พอร์ท C ขนาด 8 บิต

ในบรรดาพอร์ททั้งสามของ 8255 มีชื่อเรียกว่าพอร์ท A,B และ C โดยพื้นฐานนั้นล้วนเป็นพอร์ทแบบขนานที่ประกอบด้วยขาสัญญาณ 8 เส้น (8 บิต) ซึ่งแต่ละเส้นจะแทนบิตข้อมูลของพอร์ท (พอร์ทข้อมูลขนาด 8 บิต) ซึ่งเราสามารถอ้างถึงแต่ละบิตของเส้นสัญญาณพอร์ทนี้ได้โดยอิสระ อย่างไรก็ตาม 8255

ได้ทำการแบ่งกลุ่มของพอร์ทนี้เป็น 2 กลุ่ม คือกลุ่ม A และกลุ่ม B เพื่อประโยชน์ในการกำหนดรูปแบบการทำงานของพอร์ทดังตารางต่อไปนี้

ชื่อกลุ่ม	ลักษณะ
GROUP A	พอร์ท A จำนวน 8 บิต (ทุกบิตของพอร์ท) พอร์ท C จำนวน 4 บิต (เฉพาะ 4 บิตบนของพอร์ท)
GROUP B	พอร์ท B จำนวน 8 บิต (ทุกบิตของพอร์ท) พอร์ท C จำนวน 4 บิต (เฉพาะ 4 บิตล่างของพอร์ท)

ตารางที่ 2.1 แสดงรูปแบบการทำงานของพอร์ท

จากตารางข้างต้นจะเห็นได้ว่าจำนวนสัญญาณทั้งหมดของพอร์ท C (PC0-PC7) ได้ถูกแยกออกเป็นสองกลุ่ม คือกลุ่มของ 4 บิตล่าง จาก PC0-PC3 และกลุ่มของ 4 บิตบน จาก PC4-PC7 ดังนั้นพอร์ทกลุ่ม A และกลุ่ม B ของ 8255 จึงมีจำนวนบิตในแต่ละกลุ่มเป็นจำนวนถึง 12 บิต

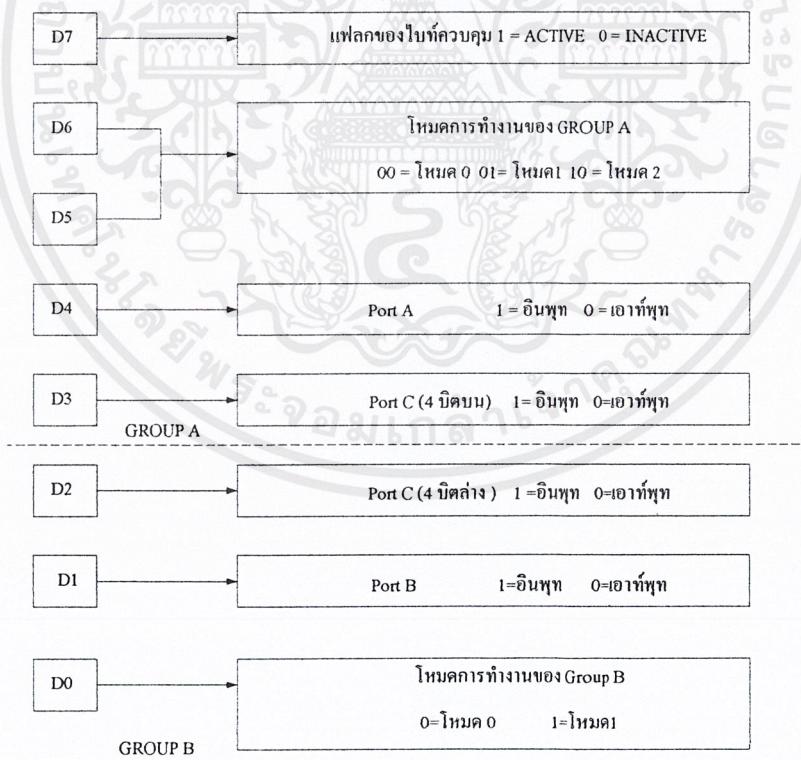
2.2.2 Register ภายในของ PIA 8255

เมื่อทำการเชื่อมต่อ 8255เข้ากับ CPU ของระบบไมโครคอมพิวเตอร์ได้แล้วสิ่งที่ผู้ใช้จะต้องทำ คือการโปรแกรมให้ 8255 ทำงานได้ตามต้องการ จากที่กำหนด Decoder Address Port 4 พอร์ท แต่ละพอร์ทจะเสมือนเป็นรีจิสเตอร์ที่สามารถเขียนและอ่านได้ โดยลักษณะการควบคุม จะทำการควบคุมโดย A0-A1, WR และ RD ดังแสดงไว้ในตารางที่ 2.3

การกำหนดให้พอร์ททั้งสามของ 8255 ทำงานในลักษณะต่างๆ กัน หรือที่เรียกว่าโหมดการทำงาน จะเริ่มจากเราจะต้องส่งค่าข้อมูลขนาดหนึ่งไบต์ ให้กับรีจิสเตอร์ควบคุมการทำงานภายใน 8255 ข้อมูลนี้จะเรียกว่าไบต์ข้อมูลควบคุม (Control Word) โดยแต่ละบิตของข้อมูลนี้จะมีความหมายที่ระบุถึงความต้องการต่างๆ กันไป แสดงดังรูปที่ 2.7 การส่งข้อมูลไบต์นี้จะต้องเริ่มต้นเป็นลำดับแรกก่อนที่จะมีการดำเนินการใดๆ กับ 8255 ทั้งสิ้น

RD	WR	A1	A0	ความหมาย
1	0	0	0	เขียนพอร์ท A ซึ่งเป็นข้อมูล
0	1	0	0	อ่านพอร์ท A ซึ่งเป็นข้อมูล
1	0	0	1	เขียนพอร์ท B ซึ่งเป็นข้อมูล
0	1	0	1	อ่านพอร์ท B ซึ่งเป็นข้อมูล
1	0	1	0	เขียนพอร์ท C ซึ่งเป็นข้อมูล
0	1	1	0	อ่านพอร์ท C ซึ่งเป็นข้อมูล
1	0	1	1	เขียนข้อมูลซึ่งเป็นรหัสคุ่ม
0	1	1	1	อ่านเข้ามาซึ่งไม่มีความหมายใดๆ

ตารางที่ 2.2 สัญลักษณ์ควบคุมการทำงาน 8255



รูปที่ 2.12 แสดงความหมายของบิตภายในไบต์ข้อมูลควบคุมสำหรับ 8255

2.2.3 การเชื่อม 8255 กับ 8031

เมื่อพิจารณาแผนภาพของ 8255 จะเห็นได้ว่ามีขาสัญญาณแอดเดรสจำนวนสองเส้นคือ A0-A1 ทำให้ตำแหน่งของแอดเดรสที่จะอ้างถึงมีค่าเป็น 2 ยกกำลัง 2 หรือเท่ากับ 4 ตำแหน่ง ซึ่งแต่ละตำแหน่งจะมีความหมายในการใช้ระบุรีจิสเตอร์หรือพอร์ทภายใน 8255 ดังนี้

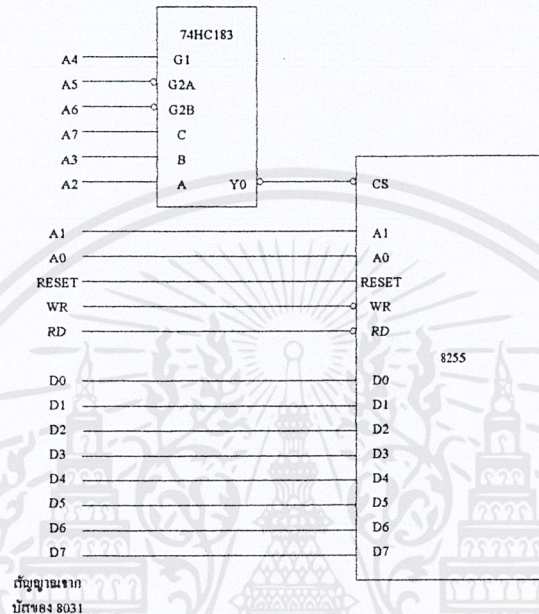
A1	A0	ชื่อรีจิสเตอร์
0	1	พอร์ท A
0	1	พอร์ท B
1	0	พอร์ท C
1	1	รีจิสเตอร์ควบคุม

เมื่อพิจารณาค่าของแอดเดรสเหล่านี้ร่วมกับระดับลอจิกของขาสัญญาณ RD และ WR จะเป็นการอ่านหรือเขียนข้อมูลทางขาสัญญาณ D0-D7 ให้กับรีจิสเตอร์นั้นตามลำดับ ดังตารางที่ 2.3 ดังนั้น โดยทั่วไปมักจะกำหนดให้แอดเดรสของ 8255 ทั้งสี่ตำแหน่งอยู่ในตำแหน่งแอดเดรสช่วงใดช่วงหนึ่งของระบบเช่น 10H, 11H, 12H และ 13H โดยที่ขาสัญญาณแอดเดรสที่นอกเหนือไปจาก A0 A1 นำเข้ามายังตัวถอดรหัสแอดเดรสเพื่อสร้างสัญญาณเลือกอุปกรณ์ (CS) ในช่วงแอดเดรสที่ต้องการ ให้ดูตัวอย่างในรูปที่ 2.8 สัญญาณ CS นี้จะเป็นสภาวะลอจิกต่ำก็ต่อเมื่อค่าในแอดเดรส A-2 A-7 มีค่าเท่ากับ 0000100xx(xx ใช้เพื่อระบุรีจิสเตอร์ภายใน 8255 เพื่อทำการเขียนหรืออ่านข้อมูล) ดังนั้นจากวงจรนี้แอดเดรสของรีจิสเตอร์ภายใน 8255 จะมีค่าตามตารางที่ 2.4

ตำแหน่งแอดเดรส	ความหมาย
10H	พอร์ท A
11H	พอร์ท B
12H	พอร์ท C
13H	รีจิสเตอร์ควบคุม

ตารางที่ 2.3 แสดงตำแหน่งแอดเดรสภายใน 8255

ขาสัญญาณควบคุมอื่นๆ คือ RD และ WR มักจะต่อเชื่อมเข้ากับสัญญาณชื่อเดียวกันของ 8031 ได้โดยตรง ทำให้แอสเซมบลีของ 8255 อยู่ในพื้นที่ของหน่วยความจำข้อมูลของ 8031 สำหรับสัญญาณรีเซ็ตของ 8255 ซึ่งจะมีผลให้เกิดการรีเซ็ต หรือเริ่มสภาวะการทำงานใหม่เมื่อระดับของขาสัญญาณเป็นลอจิกสูง ดังนั้นหากว่า จะใช้สัญญาณรีเซ็ตเดียวกันกับ 8031 เพื่อที่จะรีเซ็ต 8255 ด้วยก็สามารถทำได้โดยตรง



รูปที่ 2.13 แสดงตัวอย่างการเชื่อม 8255 กับ 8031

2.3 ไอซีถอดรหัสสัญญาณ ความถี่โทรศัพท์ (DTMF DECODER)

MT 8870 เป็นไอซีที่ใช้สำหรับถอดรหัสความถี่โทรศัพท์ ซึ่งเกิดจากการกดปุ่มตัวเลขของโทรศัพท์ แบบกดปุ่ม (ชนิด Tone หรือ DTMF) ให้เป็นตัวเลขระบบดิจิทัล โดย ไอซี MT8870 จะทำหน้าที่แปลงรหัส โทรศัพท์ DTMF ให้เป็นสัญญาณดิจิทัล เลขฐานสองขนาด 4 บิต ซึ่งคุณสมบัติการทำงานมีดังต่อไปนี้

- เป็นตัวรับ และถอดรหัสความถี่โทรศัพท์ (DTMF receiver)
- ใช้กระแสไฟฟ้าน้อย และใช้ไฟเลี้ยงระดับเดียวกับ TTL
- สามารถตั้งอัตราขยายภายในตัวไอซีได้
- สามารถปรับการ์ดไทม์ (Guard time)
- เป็นไอซีที่มีคุณภาพสูง

2.3.1 โครงสร้างของ MT8870

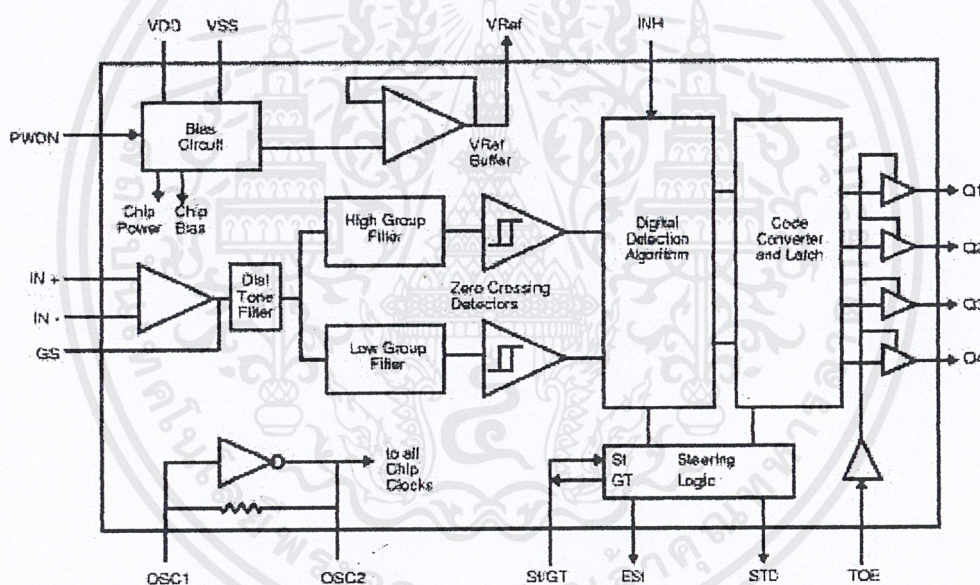
โครงสร้างภายในของ MT8870 ประกอบไปด้วยวงจรกรองความถี่ และวงจรถอดรหัสฟังก์ชันทางดิจิทัลเป็นไอซีที่สร้างโดยใช้เทคโนโลยี ISO-CMOS ในส่วนของวงจรกรองความถี่ใช้เทคนิคของสวิทช์คา

ปาสเตอร์ฟิลเตอร์ สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิทัลเพื่อตรวจจับและถอดรหัสทั้ง 16 ความถี่ ออกเป็นเลขฐานสองขนาด 4 บิต และเช็ควงเวลาที่สัญญาณเข้ามา ส่วนภาคอินพุตเป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยายได้โดยค่ออุปกรณ์ภายนอกเอาต์พุตเป็นวงจรแลตช์ 3 สถานะ โครงสร้างของ MT8870 แสดงในรูปที่ 2.14 และรูปที่ 2.15

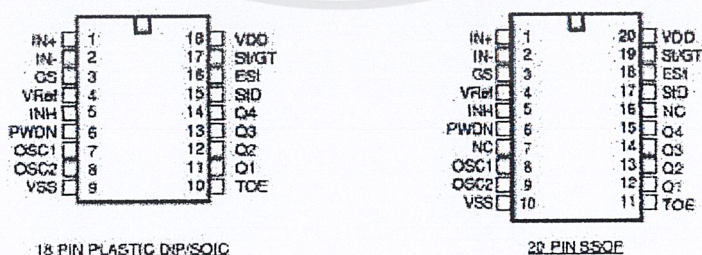
ฟังก์ชันการทำงานภายในของ MT8870

โครงสร้างภายในของ MT8870 ประกอบด้วยส่วนสำคัญ 5 ส่วนคือ

1. ภาคกรองความถี่ (filter section)
2. ภาคถอดรหัส (decoder section)
3. ภาคตรวจสอบสัญญาณ (steering circuit)
4. ภาคกำเนิดความถี่ (oscillator)
5. ภาคขยายสัญญาณความแตกต่าง (differential input)



รูปที่ 2.14 แสดงโครงสร้างภายในของ MT8870



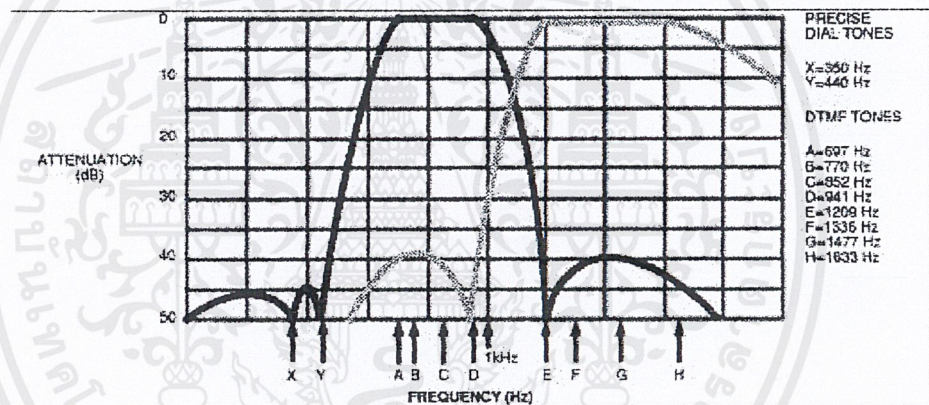
รูปที่ 2.15 แสดงการจัดขาของ MT8870

1. ภาคกรองสัญญาณความถี่

ในส่วนนี้จะแยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มความถี่ คือช่วงความถี่สูงและช่วงความถี่ต่ำ โดยใช้วงจรกรองความถี่อันดับ 6 ชนิดสวิทช์คาปาซิเตอร์ (SIX - ORDER SWITCHED CAPACITOR BANDPASS FILTER) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือช่วงความถี่สูงและช่วงความถี่ต่ำ

2. ภาคถอดรหัส

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้ว จะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิตอล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้าผสม เมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา Est (Early Steering) ก็จะแอสคิทป์ สำหรับค่าที่ถอดรหัสจากความถี่ที่ถอดรหัสได้จากความถี่ต่าง ๆ นั้น แสดงดังตารางที่ 2.16



รูปที่ 2.16 แสดงความถี่ที่ได้จากภาคกรองความถี่

TELEPHONE NUMBER	OUTPUT				
	TOE	D	C	B	A
1	1	0	0	0	1
2	1	0	0	1	0
3	1	0	0	1	1
4	1	0	1	0	0
5	1	0	1	0	1
6	1	0	1	1	0
7	1	0	1	1	1

8	1	1	0	0	0
9	1	1	0	0	1
0	1	1	0	1	0
*	1	1	0	1	1
#	1	1	1	0	0

ตารางที่ 2.4 แสดงตารางการถอดรหัสจากความถี่ต่างๆ

3. ภาคตรวจสอบสัญญาณ

ก่อนที่จะมีการถอดรหัสความถี่ออกไปทางเอาต์พุต จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาที่กำหนดหรือไม่ โดยที่สังเกตจากระยะเวลาการกดปุ่มสวิตช์ความถี่ เพื่อให้มีช่วงความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรส่วนนี้จะไม่รับโดยถือสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดสามารถตั้งได้โดยใช้ RC ค่อยภายนอก สัญญาณที่ขา Est จะเป็น "HIGH" นานใกล้เคียงกับระยะเวลาที่ความถี่ DTMF เข้ามาทำให้แรงดัน V สูงขึ้นจนถึงค่าเทรชโฮลด์ (TRESHOLD) วงจรถอดรหัสจึงจะถอดรหัสออกมาเป็นตัวเลขขนาด 4 บิต

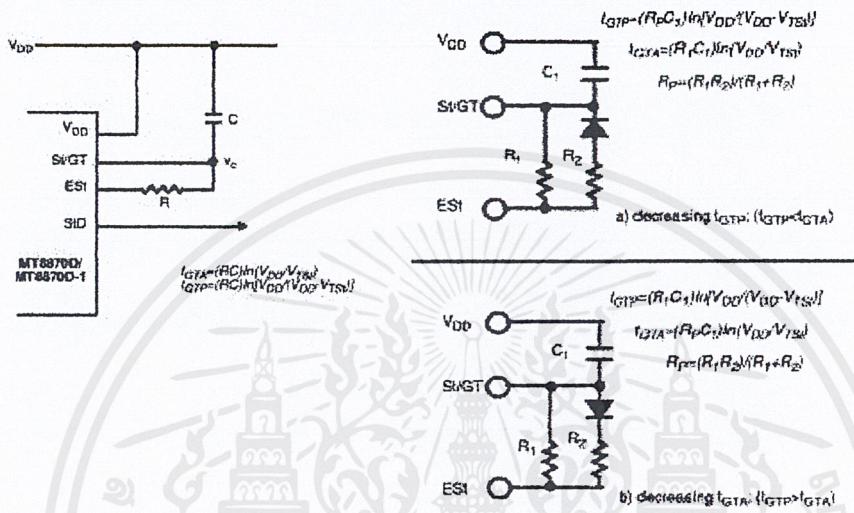
4. ภาคขยายสัญญาณความแตกต่าง

ส่วนอินพุตของ MT8870 เป็นภาคขยายออปแอมป์ที่สามารถปรับอัตราขยายได้โดยต่อวงจรภายนอกเข้ากับอินพุต

5. ภาคกำเนิดความถี่

ใน MT8870 จะมีวงจรออสซิลเลเตอร์อยู่ใน เพียงแต่ต่อคริสตอลขนาด 3.579 เมกกะเฮิร์ตซ์ ก็สามารถใช้งานได้ทันที

สำหรับการ์ดไทม์นั้นหมายถึง คาบเวลาของความถี่ที่เข้ามาซึ่งจะต้องนานเท่ากันหรือ มากกว่าช่วงเวลาที่เราตั้งไว้ จึงจะได้รับการยอมรับว่า สัญญาณความถี่นั้นถูกต้อง หรือเวลาที่เรที่ตั้งไว้โดย RC ก็คือการ์ดไทม์นั่นเอง เมื่อสัญญาณความถี่ที่เข้ามานานเท่ากันหรือมากกว่าเวลาที่ตั้งไว้ จึงสามารถแปลงเป็นตัวเลขได้ ถ้าสัญญาณความถี่เข้ามาสั้นกว่าเวลาที่ตั้งไว้ ก็จะไม่มีการถอดรหัสเป็นตัวเลขออกไป การตั้งเวลาและคำนวณเวลาดูได้จาก รูปที่ 2.12



รูปที่ 2.17 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและแสดงการกำหนดเวลาการ์ดไทม์

วิธีการคำนวณ

$$t_{GTA} = (RC) \ln(V_{DD} / V_{Tst})$$

$$t_{GTP} = (RC) \ln(V_{DD} / (V_{DD} - V_{Tst}))$$

การลดการ์ดไทม์ t_{GTP} ; ($t_{GTP} < t_{GTA}$)

$$t_{GTP} = (R_1 C_1) \ln(V_{DD} / (V_{DD} - V_{Tst}))$$

$$t_{GTA} = (r_1 c_1) \ln(V_{DD} / V_{Tst})$$

$$R_p = (R_1 R_2) / (V_{DD} / V_{Tst})$$

การเพิ่มการ์ดไทม์ t_{GTA} ; ($t_{GTP} > t_{GTA}$)

$$t_{GTP} = (R_p C_1) \ln(V_{DD} / (V_{DD} - V_{Tst}))$$

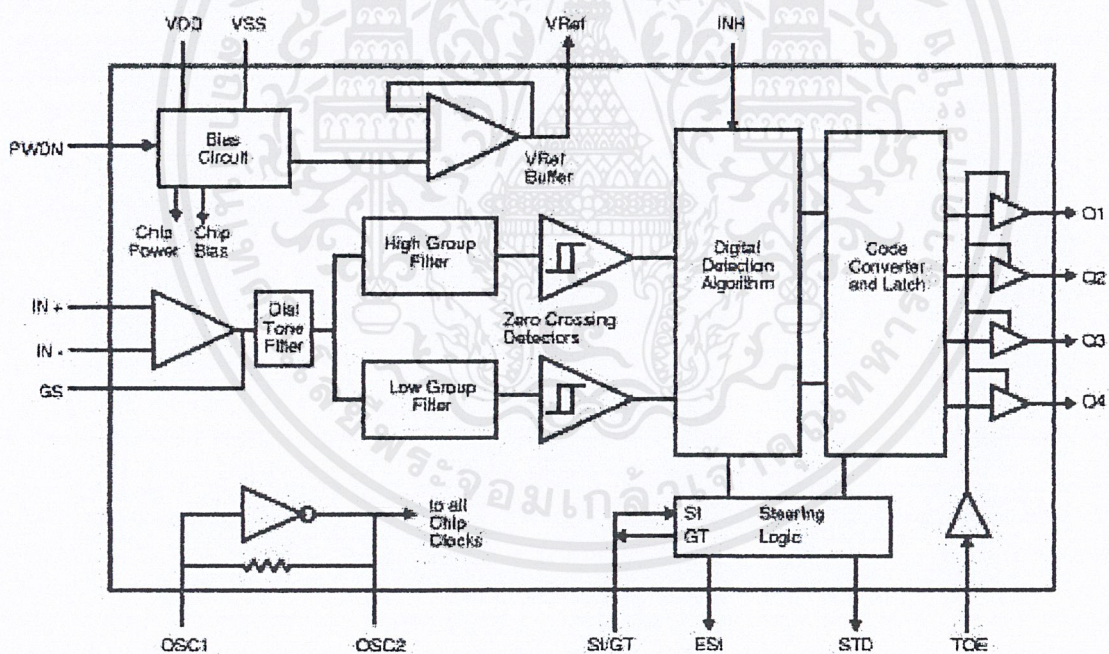
$$t_{GTA} = (R_1 C_1) \ln(V_{DD} / V_{Tst})$$

$$R_p = (R_1 R_2) / (R_1 + R_2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ไอซีบันทึกสัญญาณเสียง

ในอุปกรณ์สื่อสารหรืออุปกรณ์คอมพิวเตอร์ปัจจุบัน จะเห็นว่ามีความทันสมัยมากขึ้นอย่างเช่นอุปกรณ์โทรศัพท์ ในสมัยก่อนต้องใช้คนทำหน้าที่เป็นโอเปอเรเตอร์ คอยตอบรับโทรศัพท์เมื่อมีผู้โทรเข้ามาและต่อเลขหมายตามความต้องการของผู้เรียก แต่ในปัจจุบันนี้ไม่จำเป็นต้องใช้คนอีกต่อไปแล้ว ความทันสมัยของการพัฒนาอุปกรณ์อิเล็กทรอนิกส์ ได้เข้ามามีบทบาทและเข้ามาทำงานแทนที่คน โดยเราสามารถใช้งานจอสัมผัสอิเล็กทรอนิกส์ มาทำหน้าที่ตอบรับโทรศัพท์แทนคน อุปกรณ์ที่ว่่านี้นี้สามารถตอบรับโทรศัพท์ได้ด้วยเสียงพูด ในอุปกรณ์คอมพิวเตอร์ก็เช่นเดียวกัน เราสามารถให้คอมพิวเตอร์พูดแนะนำขั้นตอนต่างๆ ในการใช้คอมพิวเตอร์ให้กับผู้ใช้คอมพิวเตอร์ได้ ในอุปกรณ์เครื่องใช้ไฟฟ้า ที่มีการทำงานซับซ้อนทั่วไประยะหนึ่งมานิยมใช้อุปกรณ์บันทึกสัญญาณเสียงพูดนี้กันมากเพราะสะดวก ทำให้ผู้ใช้บริการไม่สับสนเพราะมีสัญญาณเสียงพูดคอยแนะนำขั้นตอนการทำงานตลอดเวลา สัญญาณเสียงพูดที่ใช้กันนั้นไม่ได้บันทึกได้ในเทปคาสเซตแต่หากว่ามันถูกบันทึกไว้ในตัวไอซี ซึ่งมีขนาดเล็กกระทัดรัด ใช้งานสะดวกสบายเพียงแค่ต่ออุปกรณ์ประกอบวงจรเพียงเล็กน้อยไว้ภายนอกของตัวไอซีก็สามารถใช้งานได้ โดยโครงการนี้จะใช้ไอซีเบอร์ ISD 1420

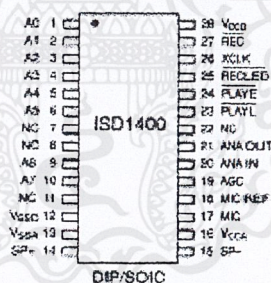


รูปที่ 2.18 แสดงบล็อกไดอะแกรมการทำงานของ ISD1420

2.4.1 คุณสมบัติของ ISD 1420

- สามารถบันทึกสัญญาณเสียงเก็บไว้ได้โดยไม่ต้องต่อแหล่งจ่ายไฟฟ้าเลี้ยงวงจร (nonvolatile memory)
- สามารถบันทึกซ้ำ (re - record) ได้มากกว่าจำนวน 100,000 ครั้ง
- สามารถบันทึกข้อความที่ติดต่อกันได้นานถึง 20 วินาที
- การบันทึก (record) และเล่นกลับ (playback) ทำได้ง่าย
- สามารถเชื่อมต่อ (interface) กับอุปกรณ์ไมโครคอนโทรลเลอร์ได้
- ให้เสียงตอบสนองที่เป็นธรรมชาติ

จากคุณสมบัติต่างๆ ที่รวบรวมอยู่ภายในตัวไอซีเพียงตัวเดียว ทำให้ง่ายแก่การใช้งาน ตั้งแต่ วงจรขยายสัญญาณจากไมโครโฟน จนถึงหน่วยจัดเก็บข้อมูลที่บันทึกและขับออกลำโพงก็ถูกรวบรวมไว้ในตัวไอซีเพียงตัวเดียว ในโหมดการบันทึกจะจัดเก็บข้อมูลต่างๆ ไว้ในหน่วยความจำ ที่เป็นเซด แบบไม่ต้องการแรงดันสำรองเพื่อรักษาข้อมูลไม่ให้สูญหาย รายละเอียดการแสดงบล็อกไดอะแกรมการทำงานและตำแหน่งของ ISD 1420 แสดงไว้ดังรูปที่ 2.18 และ 2.19



รูปที่ 2.19 แสดงตำแหน่งขาของ ISD 1420

2.4.2 รายละเอียดตำแหน่งขาของ ISD 1420

Microphone Input (MIC)

ขา 17 จะรับสัญญาณอินพุตที่ผ่านเข้ามายังไมโครโฟนแล้ว ส่งผ่านสัญญาณเข้าสู่วงจรปรีแอมป์ที่ประกอบอยู่ภายในตัวไอซี ภายในประกอบด้วยวงจรควบคุมอัตราขยายอัตโนมัติ (AGC) โดยวงจรนี้จะทำหน้าที่ควบคุมอัตราขยายของวงจรปรีแอมป์ให้มีการขยายอยู่ในช่วง -15 ถึง 24 เดซิเบล ไมโครโฟนจากภายนอกจะถูกขับปลั่งผ่านตัวเก็บประจุ

ในลักษณะอนุกรมกับขา 17 ค่าความจุของคาปาซิเตอร์จะกำหนด โดยคำนึงถึงค่าความต้านทานภายในของไอซี (10 กิโลโอห์ม) เพื่อทำให้เกิดการคัทออฟที่ความถี่ต่ำ

Microphone Reference Input (MIC REF)

ขา 18 นี้จะต่อเข้ากับกราวด์อะนาล็อก (Vssa) โดยต่ออนุกรมกับตัวเก็บประจุเพื่อทำหน้าที่กำจัดสัญญาณรบกวนทางอินพุตขา 17 และเพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้ต่ำกว่า 10 เดซิเบล

ANALOG OUTPUT (ANA OUT)

ขา 21 เป็นขาเอาต์พุตของวงจรปรีแอมป์ขยายสัญญาณจากไมโครโฟนที่ได้รับการควบคุมอัตราการขยายวงจร AGC ภายในแล้ว

ANALOG INPUT (ANA IN)

ขา 20 จะรับสัญญาณผ่านวงจรปรีแอมป์ออกมาทางขา 21 โดยผ่านตัวเก็บประจุคัปปลิงภายนอก คัปปลิงเข้าที่ขา 20 นี้เพื่อผ่านสัญญาณเข้าไปทำการบันทึกไว้ภายในตัวไอซี ตัวเก็บประจุคัปปลิงภายนอกนี้ ต้องสัมพันธ์กับความต้านทานภายในค่า 30 กิโลโอห์ม ซึ่งเป็นอินพุตอิมพีแดนซ์ เพื่อที่จะทำให้เป็นวงจรกรองความถี่ต่ำแบบคัทออฟ

AUTOMATIC GAIN CONTROL (AGC)

ขา 19 เป็นอินพุต เพื่อควบคุมอัตราการขยายของปรีแอมป์ไมโครโฟน ทางด้านไดนามิก เพื่อให้เกิดความเหมาะสม กับระดับสัญญาณที่มีย่านความถี่กว้างมาก ของสัญญาณทางอินพุตจากไมโครโฟน และเพื่อให้ระดับสัญญาณที่ทำการบันทึกมีความผิดเพี้ยนน้อยที่สุด ขา AGC นี้จะต่อรวมกับอุปกรณ์ R,C เพื่อกำหนดค่าเวลาคงที่โดยค่าความต้านทานภายใน 5 กิโลโอห์ม และจะต่อกับ C ภายนอกอีกตัวหนึ่งเพื่อส่งผ่านลงกราวด์อะนาล็อก ค่าที่เหมาะสมบางครั้งกำหนดไว้ที่ $R = 470K$, $C = 4.7 \mu F$

SPEAKER OUTPUT (SP+/SP-)

ขา 14,15 เป็นเอาต์พุต ต่อออกลำโพง ในไอซีจะมีวงจรขยายความแตกต่างออกสู่ลำโพง ซึ่งมีความสามารถในการขับลำโพงเอาต์พุตได้ 50 mW ที่โหลดลำโพง 16 โอห์ม ขาเอาต์พุตนี้ไม่สามารถต่อขนานกันหลายตัวได้ ในกรณีที่ต่อคาสเคดกันหลายตัว

PLAYBACK, EDGE - ACTIVATED (PLAYE)

ขา 24 เมื่อขาควบคุมการเล่นกลับนี้ได้รับระดับลอจิกเป็น "0" หรือได้รับการกระตุ้นลอจิกเป็น "0" ที่อินพุตนี้ วงจรก็จะเริ่มทำการเล่นกลับเพื่อนำข้อมูลที่ถูกบันทึก อยู่แสดงออกทางลำโพง การเล่นกลับในฟังก์ชันนี้ จะเป็นการเล่นกลับอย่างต่อเนื่อง จนกว่าจะถึงข้อมูลสุดท้ายที่ทำการบันทึกตามเวลาที่กำหนดไว้ (10-20 วินาที) หรือเล่นกลับจนกว่าข้อมูลที่บันทึกไว้ใน EEPROM ทุกข้อมูลจะถูกเล่นกลับออกมาทั้งหมด ซึ่งเป็นการเล่นกลับอย่างสมบูรณ์

หลังจากนั้นก็จะตัดเข้าสู่โหมดสแตนด์บาย ในระหว่างที่กำลังอยู่ในสภาวะเล่นกลับนั้นทันทีที่ขา PLAYE มีสถานะเป็น "1" การเล่นกลับก็จะหยุดลงทันที

PLAYBACK, LEVEL - ACTIVATED (PLAYL)

ขา 23 เมื่อขาอินพุตนี้มีการเปลี่ยนแปลงระดับลอจิกจาก "1" ไปถึง "0" จะเป็นการเล่นกลับแบบต่อเนื่อง จนกระทั่งขา PLAYL เพิ่มเป็น "1" หมายถึง เกิดการตรวจจบการเล่นสิ้นสุดลง หรือจบสิ้นข้อมูลที่ถูกเก็บไว้ใน EEPROM แล้ว และจะกลับมาสู่สภาวะสแตนด์บาย

RECORD (REC)

ขา 27 ที่ขาควบคุมการบันทึกทางอินพุตนี้จะต้องการระดับลอจิก "0" เพื่อทำการบันทึกสัญญาณและจะเริ่มทำการบันทึกเมื่อระดับลอจิกที่ขา REC นี้เป็นลอจิก "0" และสภาวะลอจิกที่ขานี้ต้องคงอยู่ที่ "0" ตลอดขณะที่ทำการบันทึก และการบันทึกที่ขา REC จะต้องได้รับสัญญาณมาควบคุมที่ขา PLAYE หรือที่ขาPLAYL ถ้าที่ขา REC มีระดับลอจิก "0" เพิ่มขึ้นไปเป็นค่าแรงดันบวก (ขึ้นไปเป็น "1") ก็จะเข้าสู่การทำงานของการเล่นกลับ

ADRESS/MODE INPUT (A0 - A7)

ขา 1 - 10 ขาแอดเดรสและโหมดอินพุตมีอยู่สองฟังก์ชันที่อยู่กับระดับของสอง MSB ของแอดเดรส ถ้าแอดเดรสใดแอดเดรสหนึ่งของสอง MSB เป็น "0" อินพุตก็จะมาปรากฏที่แอดเดรสบิตทั้งหมด และใช้เป็นแอดเดรสเริ่มต้น สำหรับวงจรรอบการบันทึกและเล่นกลับ ขาแอดเดรสจะเป็นอินพุตอย่างเดียว และไม่ทำหน้าที่เป็นเอาต์พุต ขาแอดเดรสจะเกิดการแลตช์โดยขอบของขาของพัลส์ที่ขา PLAYE PLAYL หรือ REC

EXTERNAL CLOCK INPUT (XCLK)

ขา 26 เป็นขารับสัญญาณนาฬิกาจากภายนอก เพื่อกำหนดค่าความถี่สัญญาณนาฬิกาในการสุ่มสัญญาณ แต่โดยปกติได้ระบุไว้ว่าสัญญาณนาฬิกา การสุ่มสัญญาณถูกกำหนดไว้ภายในแล้ว ซึ่งจะไม่ขึ้นกับอุณหภูมิภายนอก หรือย่านแรงดันไฟเลี้ยงที่ไม่คงที่การใช้งานปกติแล้วจะต่อขา 26 นี้ เข้ากับกราวด์ของไฟเลี้ยง

RECLED

ขา 25 เป็นส่วนของอุปกรณ์ non - volatile ภายในตัวไอซีที่จะใช้กำหนดหรือระบุการสิ้นสุดของการเก็บข้อมูลทำการบันทึก ขา EOM นี้จะให้เอาต์พุตออกมาเป็น "0" เมื่อข้อมูลที่ถูกบันทึกอยู่ถูกเล่นกลับออกมาหมดแล้ว

VOLTAGE INPUT

ขา 16 และ 28 เป็นขารับแรงดันที่จะต้องแยกกันต่างหากระหว่างขารับแรงดันของวงจรอะนาล็อกและวงจรดิจิทัลที่ประกอบอยู่ในตัวไอซีแล้ว ขารับแรงดันต้องการแรงดันไฟเลี้ยง +15 โวลต์ และต้องเป็นแรงดันไฟเลี้ยงที่สัญญาณรบกวนต่ำมาก

GROUND INPUT (V,V)

ขา 12 และ 13 โดยคุณสมบัติของไอซีในตระกูล ISD 1420 จะมีการแยกกันระหว่าง กราวด์ของสัญญาณอะนาล็อก และกราวด์ของสัญญาณดิจิทัล ขากราวด์ทั้งสองนี้จะถูกต่อและปิดไว้ภายในตัวถังบรรจุของไอซี การใช้งานขากราวด์ทั้งสอง จะเลือกต่อกับกราวด์ของเพาเวอร์ซัพพลาย ในส่วนที่มีค่าอิมพีแดนซ์ต่ำ เพื่อไม่ต้องการให้เกิดค่าแรงดันที่แตกต่างกันระหว่างกราวด์ทั้งสอง

2.5.3 โหมดการทำงานของ ISD 1420 (Operation Mode)

การอธิบายโหมดการทำงาน (OPERATIONAL MODE DESCRIPTION) โหมดการทำงานสามารถติดต่อกับไมโครคอนโทรลเลอร์ได้หรือสามารถใช้เป็น hardware ให้กับการทำงานของระบบที่เราต้องการได้

A - Message cueing

Message cueing ยอมให้ผู้ใช้สามารถข้ามผ่านข้อความโดยที่ไม่ต้องรู้ถึง Physical ที่แท้จริงของแต่ละข้อความได้ CE low pulse แต่ละ pulse เป็นเหตุที่ทำให้ตัวชี้ตำแหน่งแอดเดรสภายในข้ามผ่านไปยังตัวข้อความตัวต่อไป โหมดนี้ควรจะใช้สำหรับการเล่นกลับเท่านั้น และใช้ร่วมกับโหมดการทำงาน A

A - Delete EOM Markers

โหมดการทำงาน A จะยินยอมให้ข้อความที่ได้รับการบันทึกตามลำดับรวมกันให้กลายมาเป็นข้อความๆเดียวได้โดยเพียงตั้ง EOM Markers ที่ปลายข้อความที่นำมารวมกัน

A - Unused

ไม่ใช้งาน

A - Message Looping

โหมดการทำงาน A ใช้สำหรับการเล่นกลับซ้ำอย่างต่อเนื่อง แบบอัตโนมัติของข้อความที่อยู่ทุกตำแหน่งเริ่มต้นของแอดเดรสว่าง เมื่อข้อความ CAN บรรจุลงใน

ISD 1420 อย่างสมบูรณ์แล้ว จะลูปจากจุดเริ่มต้นไปจุดสุดท้ายโดยที่ OVF ไม่เป็น low

A - Consecutive Addressing

ระหว่างการทำงานในขณะที่ปกติตัวชี้แอดเดรสจะรีเซตเมื่อข้อความถูกเล่นผ่านไป EOM marker โหมดการทำงาน A4 จะกีดกันการรีเซตของตัวชี้แอดเดรสบน EOM และไม่ยอมให้ข้อความถูกเล่นกลับแบบเรียงลำดับ

A - Unused

ไม่ใช้งาน

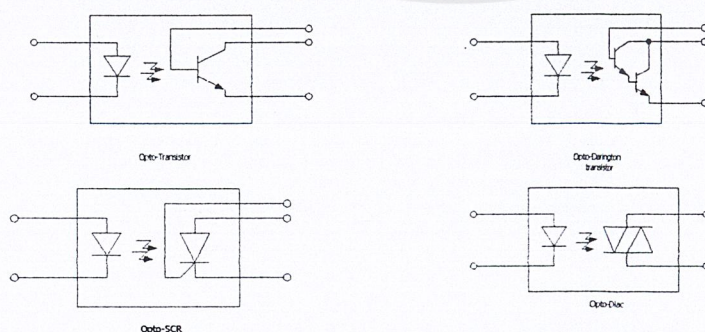
2.5 การเชื่อมโยงทางแสง

อุปกรณ์เชื่อมโยงทางแสง (optocoupler) หรือตัวแยกโดยใช้แสง เป็นอุปกรณ์ที่มีคุณสมบัติในการไอโซเลท ทำให้สามารถนำมาใช้ในการเชื่อมโยงสัญญาณต่างๆ ของวงจรที่มีกราวด์ต่างกัน สามารถป้องกันการรบกวนซึ่งกันและกันระหว่างอินพุตกับเอาต์พุตได้อย่างเด็ดขาด ซึ่งการคับปลิงด้วยวิธีอื่นๆ จะทำไม่ได้ จึงได้นำเอาออปโตคัพเปลอร์มาประยุกต์ใช้งาน ในวงจรเพื่อประสิทธิภาพการทำงานและความน่าเชื่อถือของวงจร

ออปโตคัพเปลอร์ เป็นอุปกรณ์เดี่ยวที่ประกอบด้วยแหล่งกำเนิดแสงและตัวตรวจจับแสง โดยที่ทั้งสองส่วนนี้จะแยกจากกันและกัน มีฉนวนที่โปร่งใส เช่น กระจกชั้นบางๆ คั่นกลาง และชิ้นส่วนทั้งหมดจะถูกบรรจุอยู่ในตัวถังที่บ่งแสง รูปร่างภายนอกมีอยู่หลายแบบ แต่ที่พบเห็นบ่อยๆ ส่วนมากจะมีตัวถังเป็นแบบดิพ (DIP : Dual in - Line Package) เหมือนไอซี แคมี 6 ขา แหล่งกำเนิดแสงส่วนใหญ่จะใช้

ไดโอดเปล่งแสงอินฟราเรด (IRED : Infrared Emitter Diode) ทำจากสารกึ่งตัวนำแอสไนด์ (GaAs) ส่วนตัวตรวจจับหรืออุปกรณ์ภาคเอาต์พุตนั้น อาจจะเป็นโฟโตทรานซิสเตอร์, โฟโตไดร์ลิ่งคันทิสวิตช์สองทิศทางซึ่งทำงานเมื่อมีแสงมากระตุ้น และ SCR ที่ถูกกระตุ้นด้วยแสงเป็นต้น รูปที่ 2.14 แสดงสัญลักษณ์ของวงจรชนิดต่างๆ ดังที่กล่าวมาแล้วข้างต้น ถึงแม้ว่าจะมีหลายชนิดมากกว่านี้ แต่ที่แสดงให้เห็นรูปเป็นแบบที่พบเห็นกันบ่อยๆ

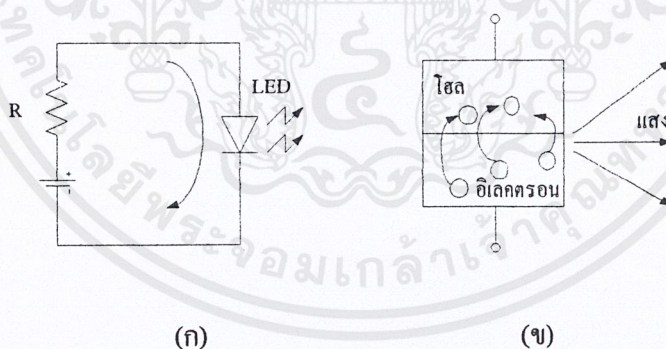
ออปโตคัพเปลอร์หรือออปเตอร์ไอโซเลเตอร์ ได้รับการออกแบบไว้ให้ทำการป้องกัน อุปกรณ์อิเล็กทรอนิกส์ ไม่ให้ได้รับแรงดันกระชากสูงๆ หรือคัมครองระดับน้อยต่ำๆ ซึ่งเป็นเหตุให้เกิดเอาต์พุต



รูปที่ 2.20 แสดงสัญลักษณ์ของออปโตคัพเปลอร์

ไม่ถูกต้องหรือทำให้เกิดคลื่นผิดพลาดขึ้นมา ออปโตคัพเพลอร์เป็นอุปกรณ์ที่ทำให้สามารถเชื่อมต่อกับอุปกรณ์ตัวอื่นๆ ที่มีระดับลอจิกแตกต่างในออปโตคัพเพลอร์ สัญญาณอินพุตจะถูกเปลี่ยนเป็นพลังงานแสง เพราะมี LED ที่อยู่ภายนอก พลังงานจึงถูกส่งไปยังโฟโตรีเซปเตอร์ ดังนั้นมันจึงทำงานตรงกับพลังงานของแสงที่ได้จาก LED และสเปคตามอัตราส่วนการส่งผ่านกระแส (CURRENT - TRANSFER RATIO ; CTR) กับ Isolation Voltage เป็นอัตราส่วนระหว่างกระแสอินพุตต่อกระแสเอาต์พุตซึ่งเป็นการวัดความสามารถ ของออปโตคัพเพลอร์ในเรื่องความสามารถให้สัญญาณอินพุตถูกส่งไปยังเอาต์พุต อย่างมีประสิทธิภาพขึ้นอยู่กับ ประสิทธิภาพของ IRED ซึ่งอยู่ระหว่างชั้นสวนทางอินพุตและเอาต์พุต รวมทั้งพื้นที่ความไว และอัตราขยายของตัวตรวจรับ สำหรับ Isolation Voltage ของออปโตคัพเพลอร์ คือ ปริมาณแรงดันที่ ออปโตคัพเพลอร์สามารถทำงานได้อย่างปลอดภัย

เมื่อมีกระแสไหลผ่าน IRED ของออปโตคัพเพลอร์ ในลักษณะไบอัสตรงจนมีอิเล็กตรอน ส่วนเกินกระโดดข้ามรอยต่อไปรวมกับโฮล ในขณะที่เดียวกันก็ได้ปล่อยพลังงานโฟตอน หรือแสงออกมา ดังรูปที่ 2.16 แสงที่ได้รับเป็นแสงอินฟราเรด เพราะสารกึ่งตัวนำทำด้วยสารแกลเลียมอาร์เซไนด์ ตัวแปรอินพุตทางด้านไฟฟ้ากระแสตรง เป็นตัวกำหนดตัวแปรทางด้านไฟฟ้าของไดโอดเปล่งแสงอินฟราเรด ได้แก่กระแสของไดโอดเมื่อได้รับไบอัสตรง (I_F) แรงดันตกคร่อมไดโอดเมื่อได้รับไบอัสตรง (V_F) และแรงดันสูงสุดที่ทนได้ เมื่อได้รับไบอัสกลับ



รูปที่ 2.21 (ก) แสงถึงแสงที่เกิดขึ้นเนื่องจากกระแสไบอัสตรงไหลผ่าน
(ข)อิเล็กตรอนส่วนเกินข้ามรอยต่อไปรวมกับโฮลพร้อมกับเปล่งแสงออกมา

เนื่องจากตัวแปรเอาต์พุตทางด้านไฟฟ้ากระแสตรงและตัวแปรส่งถ่าย (Transfer Parameter) นั้น จะแตกต่างกัน โดยขึ้นอยู่กับชนิดของชิ้นส่วนที่เป็นตัวตรวจจับ ที่ใช้ในออปโตคัพเพลอร์ ซึ่งมีรายละเอียดแตกต่างกันขึ้นอยู่กับตัวตรวจรับนั้นๆ ตัวอย่างเช่น

2.5.1 ทรานซิสเตอร์คัพเพลอร์ (Transistor coupler)

อุปกรณ์ประเภทนี้ได้รับความนิยมมากที่สุด มีความไวระดับกลาง และมีราคาถูก ตรงจุดเชื่อมต่อ (จังก์ชัน) ภายในระหว่างคอลเลคเตอร์ - เบส ของทรานซิสเตอร์สามารถเอาสายมาต่อข้างนอกให้ทำหน้าที่เป็น ไฟไดโอด ซึ่งมีความเร็วในการทำงานสูงยิ่งไปกว่าเดิม

2.5.2 คาร์ลิ่งตันทรานซิสเตอร์คัพเพลอร์ (Darlington Transistor Coupler)

อุปกรณ์ประเภทนี้ให้อัตราส่วนการส่งกระแส หรือมีเกนการขยายสูงให้กระแสเอาต์พุตเพิ่มขึ้น ซึ่งจะได้ เกนขยายสูงเป็น 10 เท่า แต่ความเร็วในการทำงานจะช้ากว่า 10 เท่า ของการใช้งานทรานซิสเตอร์ตัวเดียว

ออปโตไดโอดแบบทรานซิสเตอร์คัพเพลอร์ และแบบคาร์ลิ่งตันทรานซิสเตอร์คัพเพลอร์นั้น มีหลักการทำงานเหมือนกัน รอยต่อระหว่างขาคอลเลคเตอร์กับขาเบสถูกทำให้กว้างขึ้น แสงที่ตกกระทบบรรยากาศจะทำให้เกิดคู่ของอิเล็กตรอนและโฮลขึ้นมาเกิดการนำกระแสได้ ตัวแปรสำหรับออปโตไดโอดแบบทรานซิสเตอร์คัพเพลอร์ และแบบคาร์ลิ่งตันทรานซิสเตอร์คัพเพลอร์ มีดังนี้

I_c : เป็นกระแสสูงสุดที่ไหลต่อเนื่องผ่านขาคอลเลคเตอร์ (เอาต์พุต)

$V_{(BR)CBO}$: เป็นแรงดันพังทลายสูงสุดจากขาคอลเลคเตอร์ไปยังขาเบส

$V_{(BR)CEO}$: เป็นแรงดันพังทลายสูงสุดจากขาคอลเลคเตอร์ไปยังขาอิมิตเตอร์

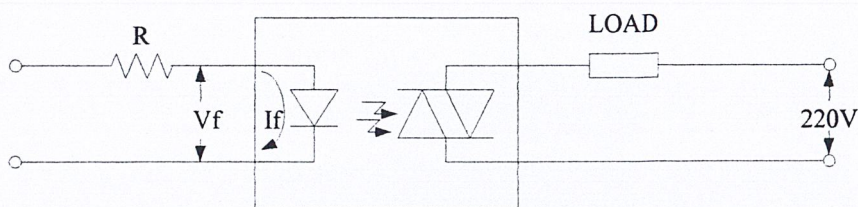
$V_{(BR)IECO}$: เป็นแรงดันพังทลายสูงสุดจากขาอิมิตเตอร์ไปยังขาคอลเลคเตอร์

$CTR_{(n)}$: เป็นอัตราส่วน (เป็นเปอร์เซ็นต์) ค่าสุทธาระหว่างกระแสเอาต์พุตของคอลเลคเตอร์ สูงสุด ต่อกระแสไดโอดที่ค่า V_{∞} และ I_r ที่กำหนด

$V_{CE(sat)}$: เป็นแรงดันอิ่มตัวระหว่างขาคอลเลคเตอร์และขาอิมิตเตอร์

2.5.4 การประยุกต์ใช้งานในการไปใช้ควบคุมโหลด

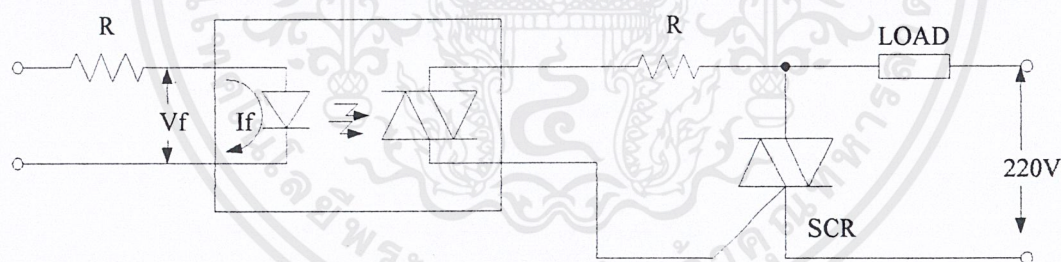
ในโครงงานนี้ได้นำเอาออปโตไดโอดแบบไดรแอคคัพเพลอร์มาใช้ควบคุมโหลดที่เป็นไฟสลับ 220 โวลต์ แทนการใช้รีเลย์ และการควบคุมปราศจากข้อยุ่งยากเหมือนวงจรที่ออกแบบ โดยใช้รีเลย์ ดังนั้นจึงขอกล่าวถึงเฉพาะการนำเอาออปโตไดโอดแบบไดรแอคคัพเพลอร์มาประยุกต์ใช้งานเท่านั้น



รูปที่ 2.22 แสดงวงจรที่ใช้ควบคุมกำลังงานของไฟฟ้ากระแสสลับ

จากรูปที่ 2.20 แสดงการใช้ MOC 3020 ในการสวิตช์เปิด-ปิด กระแสผ่านโหลดที่ต้องการกำลังงานจากไฟฟ้ากระแสสลับเพียงเล็กน้อย เมื่อเอาท์พุทจากลอจิกเกทมีค่าเป็นลอจิก “0” กระแสจะไหลผ่านไดโอดเปล่งแสงอินฟราเรด จะทำให้ไดโอดปล่อยแสงไปกระตุ้นไดโอด ให้มีกระแสไฟฟ้าสลับ และเมื่อเอาท์พุทของลอจิกเกทซึ่งป้อนเข้าสู่เอาท์พุทมีค่าเป็นลอจิก “1” จะทำให้ไม่มีกระแสไหลผ่าน

ไดโอดอินฟราเรด จะทำให้ไดโอดหยุดนำกระแส จากรูปที่ 2.20 จะใช้ได้กับโหลดที่ใช้กระแสน้อยๆ เท่านั้น เพราะไดโอดขนาดเล็กสามารถทนกระแสได้น้อย ซึ่งน้อยเกินไปที่จะใช้ควบคุมอุปกรณ์ไฟฟ้าได้ แต่ก็เหมาะสมที่จะนำมาสร้างสัญญาณทรigger ไตรแอดกำลังงานสูงนอกวงจร เพื่อใช้ควบคุมอุปกรณ์ไฟฟ้าที่ต้องการกระแสสูงๆ ได้



รูปที่ 2.23 แสดงวงจรที่ใช้ควบคุมกำลังงานของไฟฟ้ากระแสสลับที่มีค่าสูงๆ

2.6 ความรู้เบื้องต้นเกี่ยวกับโทรศัพท์

การสื่อสารปัจจุบันนี้ได้เข้ามามีบทบาทเป็นอย่างมากในชีวิตประจำวันเรียกได้ว่าจะต้องมีการติดต่อสื่อสารกันตลอดเวลาที่ทำได้ จะขอกล่าวพอเป็นความรู้เบื้องต้นเกี่ยวกับเรื่องโทรศัพท์ที่เกี่ยวข้องกับโครงงานนี้เท่านั้น ส่วนความรู้เรื่องเครื่องโทรศัพท์ระบบอื่นๆ เช่นเครื่องโทรศัพท์แบบมือถือจะไม่กล่าวถึงเพราะไม่สามารถนำมาใช้กับโครงงานนี้ได้ โดยโครงงานนี้จะใช้กับโทรศัพท์แบบพื้นฐานเท่านั้น

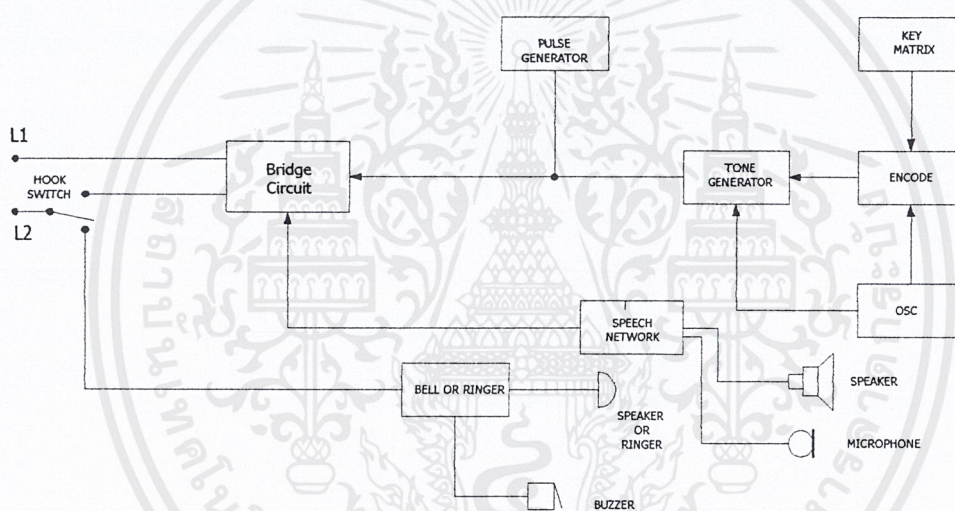
เครื่องโทรศัพท์เป็นอุปกรณ์โทรคมนาคมที่ใช้ในการติดต่อสื่อสารได้สะดวกรวดเร็วและให้ข่าวสารที่ชัดเจน ง่ายไว ค่าใช้จ่ายถูก เป็นที่นิยมใช้กันอย่างแพร่หลายเป็นจำนวนมาก ซึ่งปัจจุบันมีผู้ผลิตเครื่องรับโทรศัพท์ออกมาจำหน่ายมากมาย หลายยี่ห้อทั้งรูปลักษณะและราคา ตลอดจนหน้าที่พิเศษที่แตกต่างกันออกไป ผู้ใช้สามารถเลือกซื้อได้ตามความต้องการ และระบบโทรศัพท์จัดว่าเป็นระบบสื่อสารที่ใกล้ตัวเรามาก โทรศัพท์ที่เห็นกันทั่วไปไปมีอยู่ 2 แบบคือ แบบหมุน (Rotating type) และแบบสัญญาณความถี่คู่ (Dual tone multifrequency type) หรือที่เรียกอีกอย่างหนึ่งว่าระบบกดปุ่ม ซึ่งโทรศัพท์แบบหมุนเป็นระบบที่ใช้กันอยู่แบบดั้งเดิมตั้งแต่แรก ซึ่งปัจจุบันกำลังจะเลิกใช้แล้ว ยังคงมีใช้งานอยู่บ้างแต่ก็เป็นเพียงส่วนน้อยเท่านั้น และอีกไม่นานก็คงจะเลิกใช้ไป ปัจจุบันระบบกดปุ่มเป็นที่นิยมใช้กันมาก หน้าที่ของระบบโทรศัพท์ทั้ง 2 ระบบจะมีลักษณะเหมือนๆ กัน จะต่างกันตรงที่ระบบกดปุ่มจะส่งสัญญาณออกไปเป็นความถี่ที่แตกต่างกัน 2 ความถี่ ส่วนระบบหมุนจะส่งสัญญาณเป็นจำนวนพัลส์ หน้าที่หลักๆ ของโทรศัพท์ทั้ง 2 แบบเหมือนกัน สามารถสรุปได้ดังนี้

- เครื่องโทรศัพท์จะทำให้ชุมสายโทรศัพท์รับรู้ว่ามีผู้ต้องการ โทรศัพท์ เมื่อมีการยกหูโทรศัพท์ขึ้น
- เครื่องโทรศัพท์จะได้รับสัญญาณหมุน (dial tone) ที่ส่งมาจากชุมสายเพื่อบอกให้ผู้โทรศัพท์รู้ว่าพร้อมที่จะให้ทำการกดหรือหมุนหมายเลขที่จะติดต่อได้ซึ่งก็คือเสียงที่ได้ยินเมื่อเวลายกหูโทรศัพท์ที่เป็นสัญญาณเสียงที่มีความถี่ 440-425 เฮิรตซ์ ดังต่อเนื่องกันไป
- เครื่องโทรศัพท์จะทำหน้าที่ส่งรหัสหมายเลขที่ผู้เรียกต้องการจะติดต่อด้วยไปยังชุมสายโทรศัพท์ด้วยการกดปุ่มหมายเลขหรือหมุนหมายเลขที่เราต้องการจะติดต่อ
- เครื่องโทรศัพท์จะส่งสัญญาณบอกผู้เรียกว่า หมายเลขที่ต้องการติดต่อด้วยว่างหรือไม่ ถ้าว่างก็จะส่งสัญญาณกลับ (ring back) ที่ความถี่ 425 เฮิรตซ์ โดยจะดัง 1 วินาทีแล้วเงียบ 4 วินาที สลับกันไป แต่ถ้าหมายเลขที่ต้องการจะเรียกไม่ว่าง (busy) ก็จะส่งสัญญาณความถี่ 425 เฮิรตซ์ โดยจะดังเป็นช่วงๆ 0.5 วินาที และหยุด 0.5 วินาที
- เครื่องโทรศัพท์ทางด้านส่งจะเปลี่ยนรูปพลังงานเสียงเป็นสัญญาณไฟฟ้า และทางด้านรับจะเปลี่ยนสัญญาณไฟฟ้ากลับมาเป็นสัญญาณเสียงอีกครั้งหนึ่ง
- เครื่องโทรศัพท์จะส่งสัญญาณเสียงเรียก (ringer) เมื่อมีผู้เรียกเข้ามายังเครื่องโทรศัพท์ การส่งเสียงจะเป็นสัญญาณกระดิ่งหรือสัญญาณลักษณะใดก็ขึ้นอยู่กับเครื่องโทรศัพท์นั้นๆ จะออกแบบมา
- เครื่องโทรศัพท์จะส่งสัญญาณไปยังชุมสายเมื่อเราวางหูโทรศัพท์เพื่อแจ้งให้ทราบว่สิ้นสุดการใช้งานแล้ว และให้ชุมสายเลิกทำการติดต่อกับอีกฝ่ายหนึ่งได้

2.6.1 การทำงานของเครื่องโทรศัพท์

ในรูปที่ 2.18 เป็นบล็อกไดอะแกรมของส่วนต่างๆ ที่จำเป็นในเครื่องโทรศัพท์ โดยการทำงานของเครื่องโทรศัพท์จะอธิบายได้ดังนี้

เครื่องโทรศัพท์จะเชื่อมต่อกับชุมสายโทรศัพท์ด้วยสาย L1 และสาย L2 วงจรแรกที่เชื่อมต่อระหว่างวงจรในเครื่องโทรศัพท์กับอุปกรณ์ของชุมสายคือ วงจรกำเนิดเสียงเรียก (bell or ringer) ซึ่งจะส่งสัญญาณเรียก (ringing signal) เมื่อมีการติดต่อมาจากผู้อื่นๆ เหตุผลประการสำคัญที่ต้องนำวงจรส่วนนี้มาใช้เชื่อมต่อกับชุมสายโดยตรงคือ เมื่อวางหูโทรศัพท์ไว้กับที่วางตามปกติ สุกสวิช (hook switch) จะถูกเปิดออกทำให้ไม่มีแรงดันจากในสายโทรศัพท์ผ่านไปยังวงจรส่วนที่อยู่หลังสุกสวิชได้ ดังนั้นถ้าวงจรกำเนิดสัญญาณเรียกอยู่หลังสุกสวิช ก็จะไม่สามารถสร้างสัญญาณเรียกได้ในเวลาที่มีผู้ติดต่อเข้ามาวางจรเสียงเรียกนี้จึงติดกับชุมสายโทรศัพท์โดยตรงเมื่อเราวางหูโทรศัพท์ลงบนสุกสวิช เมื่อมีสัญญาณเรียกเข้ามาจากชุมสายโทรศัพท์ สัญญาณเรียกก็จะผ่านสุกสวิชเข้าไปยังวงจรกำเนิดเสียงเรียก ทำให้วงจรเสียงเรียกทำงาน ส่วนที่เป็นลำโพงหรือบัสเซอร์ก็จะดังขึ้น เมื่อเรายกหูรับโทรศัพท์ก็จะทำให้สุกสวิชตัดวงจรเสียงเรียกออกและสุกสวิชก็จะต่อเข้ากับวงจรเสียงพูด (speech network) แทน



รูปที่ 2.24 แสดงบล็อกไดอะแกรมของเครื่องโทรศัพท์

วงจรกำเนิดเสียงพูด จะทำหน้าที่เปลี่ยนสัญญาณเสียงพูดให้เป็นสัญญาณไฟฟ้าเพื่อส่งไปยังด้านรับฝ่ายตรงข้าม และจะทำหน้าที่เปลี่ยนสัญญาณไฟฟ้าที่รับเข้ามาจากฝ่ายตรงข้ามให้เป็นสัญญาณเสียงพูด วงจรในส่วนนี้ประกอบด้วย วงจรที่จะใช้ควบคุมเสียงพูดให้ย้อนกลับไปยังหูฟังของผู้พูด ให้มีความแรงของสัญญาณพอดี (side tone control) ในเวลาที่เรายุ่งโทรศัพท์เข้าทางไมโครโฟน เราก็จะได้ยินเสียงของเราเองออกทางหูฟังด้วย เพื่อให้เราทราบว่าเสียงที่เราพูดนั้นแรงหรือค่อยเท่าใด วงจรในส่วนควบคุมนี้จะเป็นการควบคุมเสียงพูดของเราเองไม่ให้ออกหูฟังของเราแรงมากเกินไป เพราะถ้าดังแรงเกินไปจะเกิดความรำคาญและยังจะกลบเสียงพูดของฝ่ายตรงข้ามด้วย และไม่ให้เสียงที่ย้อนกลับมายังหูฟังของเราค่อยจนเกินไป เพราะ

ถ้าสัญญาณที่ย้อนกลับไปยังหูฟังค่อยเกินไป จะทำให้ผู้พูดโทรศัพท์คิดว่าตัวเองพูดค่อย ก็จะทำให้ผู้รับฝ่ายตรงข้ามได้ยินเสียงดังเกินไป

วงจรกำเนิดสัญญาณพัลส์ (pulse generator) ทำหน้าที่กำเนิดสัญญาณพัลส์ เพื่อส่งเลขหมายที่เรากดไปให้กับชุมสายโทรศัพท์ที่เป็นระบบพัลส์

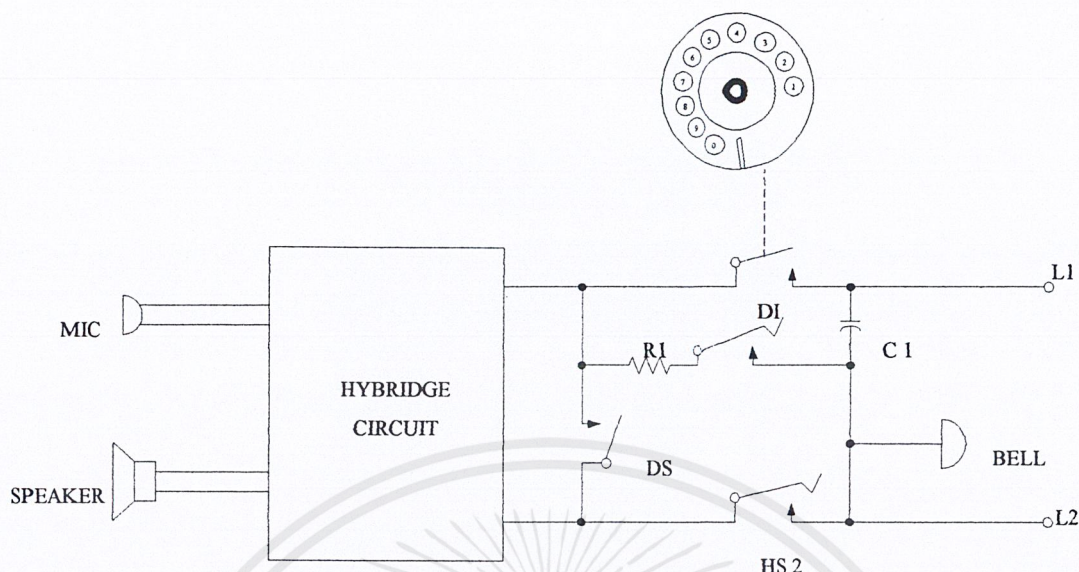
วงจรกำเนิดความถี่ (frequency generator) จะทำหน้าที่กำเนิดความถี่คู่ เพื่อทำหน้าที่ส่งเลขหมายไปให้ชุมสายโทรศัพท์แบบความถี่คู่หรือที่เรียกว่า DTMF (Dual Tone Multi-Frequency) เมื่อชุมสายโทรศัพท์ได้รับเลขหมายของผู้ถูกเรียกปลายทางให้ จากนั้นจะส่งสัญญาณให้ผู้เรียกได้รับรู้ (ring back tone) และส่งสัญญาณเรียก (ringing) ไปให้ผู้เรียกปลายทางต่อไป

ส่วนวงจรไฮบริด (Hybrid) จะทำหน้าที่เป็นตัวเชื่อมต่อคู่สายโทรศัพท์เข้ากับวงจรในส่วนอื่นๆ จะทำหน้าที่เป็นวงจรปรับความสมดุลพีแดนซ์ (matching impedance) คือทำหน้าที่ปรับอิมพีแดนซ์ของเครื่องรับโทรศัพท์ให้สมดุลกับคู่สายโทรศัพท์ ซึ่งโดยปกติจะมีอิมพีแดนซ์ 600 โอห์ม

เมื่อมีการยกหูโทรศัพท์ขึ้น สวิตช์จะปิดวงจร ทำให้มีกระแสจากชุมสายไหลครบวงจรผ่านเครื่องโทรศัพท์ได้ในขณะเดียวกันกระแสค่าเดียวกันนี้ ก็จะไหลผ่านวงจรเชื่อมต่อสายโทรศัพท์ ที่ชุมสายด้วยเพื่อที่จะให้อุปกรณ์ต่างๆ ในชุมสายโทรศัพท์พร้อมที่จะทำการติดต่อกับเครื่องโทรศัพท์ได้ จากนั้นชุมสายก็จะส่งสัญญาณหมุน (dial tone) ไปยังผู้ที่ยกหูโทรศัพท์ เพื่อให้ผู้นั้นส่งหมายเลขโทรศัพท์ของผู้ที่ต้องการจะติดต่อด้วย มายังชุมสายโทรศัพท์ หลังจาก queชุมสายโทรศัพท์ได้รับหมายเลขแรกที่ถูกส่งมาแล้วชุมสายก็จะยกเลิกการส่งสัญญาณหมุน ซึ่งกระบวนการช่วงนี้จะเกิดขึ้นอย่างรวดเร็ว การส่งหมายเลขโทรศัพท์ไปยังชุมสายนั้นสามารถทำได้ 2 วิธีคือ วิธีแรกเป็นการส่งสัญญาณพัลส์ที่แสดงถึงค่าของหมายเลขต่างๆ ซึ่งใช้กับโทรศัพท์แบบหมุน และอีกวิธีหนึ่งก็คือการส่งสัญญาณเป็นความถี่ต่างๆ กันโดยค่าของตัวเลขจะถูกแทนด้วยค่าความถี่ 2 ความถี่ที่มีมูลเลขกันซึ่งจะใช้โทรศัพท์ระบบความถี่คู่

2.6.2 ระบบโทรศัพท์แบบหมุน (Rotating type)

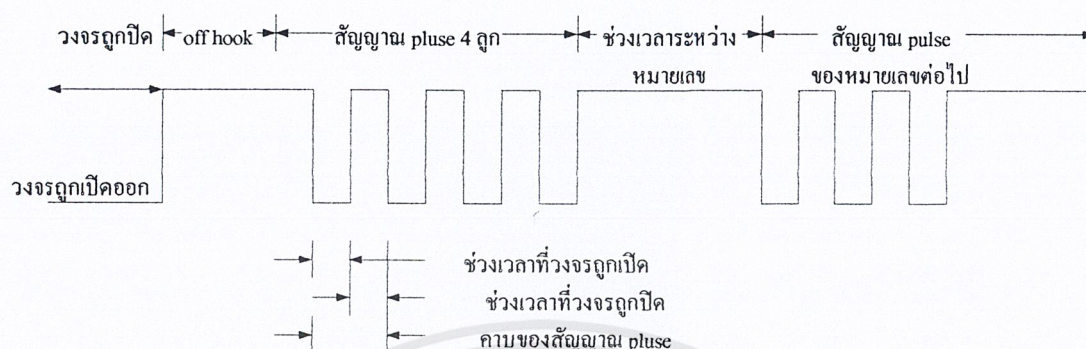
ในรูปที่ 2.23 จะเป็นวงจรที่ใช้ในการส่งหมายเลขโทรศัพท์ไปยังชุมสายโทรศัพท์ โดยใช้วิธีการหมุนหน้าปัทม์ของเครื่องโทรศัพท์ เพื่อกำเนิดสัญญาณพัลส์ส่งออกไป โทรศัพท์ระบบนี้เป็นระบบที่ใช้กันมาแต่ดั้งเดิมเมื่อเริ่มมีการใช้โทรศัพท์กัน ปัจจุบันนี้กำลังจะเลิกใช้แล้ว มีอยู่เพียงบางแห่งเท่านั้นที่ยังมีการใช้อยู่



รูปที่ 2.25 แสดงวงจรโทรศัพท์แบบหมุนหมายเลข

จากรูปที่ 2.25 เป็นวงจรอย่างง่ายของเครื่องโทรศัพท์แบบหมุน การทำงานของวงจรในสภาพปกติเมื่อวางหูโทรศัพท์ สุกสวิทช์ (HS1, HS2) จะเปิดวงจรออก ทำให้ไม่มีกระแสไหลไปยังวงจรในส่วนที่อยู่หลังไปจะมีเพียงวงจรของสัญญาณกระดิ่งเท่านั้นที่ต่อเข้ากับสายโทรศัพท์ เมื่อมีสัญญาณเรียก (ringing) มาจากชุมสาย กระแสไหลผ่านกระดิ่งจะทำให้กระดิ่งดัง และเมื่อเรายกหูโทรศัพท์ขึ้นหน้าสัมผัสของสุกสวิทช์ ก็ต่อวงจรเมื่อเราหมุนเลขหมายโทรศัพท์บนหน้าปัดจะทำให้ สวิตช์ Di และ Ds ทำงาน โดยสวิตช์ Di จะทำการตัดต่อวงจรเป็นจำนวนครั้งตามจำนวนตัวเลขที่เราหมุน โดยถ้าเราหมุนหมายเลข 1 สวิตช์ Di ก็จะตัดวงจร 1 ครั้ง ถ้าเราหมุนหมายเลข 2 ก็จะทำการตัดสวิตช์ 2 ครั้ง ถ้าเราหมุนหมายเลข 0 จะตัดต่อวงจร 10 ครั้ง การตัดต่อวงจรของสวิตช์ Di นี้ก็จะเป็นตัวกำเนิดสัญญาณพัลส์ให้กับชุมสายนั่นเอง ส่วนสวิตช์ Ds โดยปกติจะเปิดวงจรอยู่ มันจะทำการต่อวงจรก็ต่อเมื่อมีการหมุนหน้าปัดสวิตช์ Ds จะทำการต่อวงจรเพื่อป้องกันไฟดีซีไม่ให้ไหลเข้าสู่วงจรกระดิ่ง และยังเป็นตัวป้องกันสปาร์ค (spark) ของหน้าคอนแทค Di โดยจะต่ออนุกรมกับ R1 เมื่อเรายกหูโทรศัพท์ขึ้น

รูปที่ 2.26 จะแสดงถึงลักษณะของรูปสัญญาณเมื่อมีการหมุนหมายเลขโทรศัพท์ จากรูปนี้ จะเห็นว่าในตอนแรกโทรศัพท์อยู่ในสถานะออนฮุก (On-hook) คือหูโทรศัพท์จะถูกวางอยู่บนที่วางหูโทรศัพท์ปกติ ไม่มีกระแสจากชุมสายเข้าสู่โทรศัพท์ เพราะในขณะนี้วงจรถูกเปิดออก โดยสุกสวิทช์ แต่เมื่อมีการยกหูโทรศัพท์ขึ้น โทรศัพท์จะอยู่ในสถานะออฟฮุก (Off-hook) สุกสวิทช์จะถูกปิดวงจรลง ทำให้ไม่มีกระแสไหลครบวงจรได้ และเมื่อมีการหมุนหมายเลขโดยในรูปจะเป็นการหมุนหมายเลข 4 ก็จะทำให้วงจรลง ทำให้วงจรถูกเปิดออกด้วยสวิตช์ S3 เป็นจำนวน 4 ครั้ง ก็จะได้รูปสัญญาณออกมาเป็นดังรูปที่ 2.26



รูปที่ 2.26 แสดงไคอะแกรมของคาบเวลาที่เกิดจากการหมุนเลขหมาย “4”

ในระบบโทรศัพท์แบบที่ส่งสัญญาณด้วยจำนวนพัลส์นั้น จะถูกกำหนดให้สามารถส่งสัญญาณ ในอัตรา 10 พัลส์ต่อวินาที หรือ 100 pps (pulse per second) และเพื่อความเข้าใจที่ตรงกันในการพิจารณาสัญญาณที่เกิดขึ้น จึงควรทราบความหมายของคำต่อไปนี้

- คาบของสัญญาณพัลส์ (pulse period) = ช่วงเวลาที่เปิดวงจร (break duration) + ช่วงเวลาที่วงจรถูกปิด (make duration) คาบของสัญญาณพัลส์จะถูกออกแบบให้มีค่าอย่างต่ำเท่ากับ 100 mSec
- อัตราการส่งสัญญาณพัลส์ (pulse rate) = จำนวนพัลส์ที่ถูกส่งออกไปใน 1 Sec = 1000/คาบเวลาของสัญญาณพัลส์ (เป็น mSec)
- เปอร์เซนต์ของการเปิดวงจร (percent break) = $1000 \times$ ช่วงเวลาระหว่างกลุ่มของสัญญาณ (interdigit interval) ถูกกำหนดให้มีค่าอย่างต่ำ 700 mSec

สำหรับในสหรัฐอเมริกาจะกำหนดค่ามาตรฐานของสัญญาณไว้แน่นอนเช่น ช่วงเวลาที่วงจรถูกเปิดจะต้องไม่ต่ำกว่า 60 mSec หรืออัตราการเปิดวงจรเท่ากับ 60% สำหรับประเทศอื่นๆ มักจะใช้ที่อัตรา 67% เป็นส่วนใหญ่

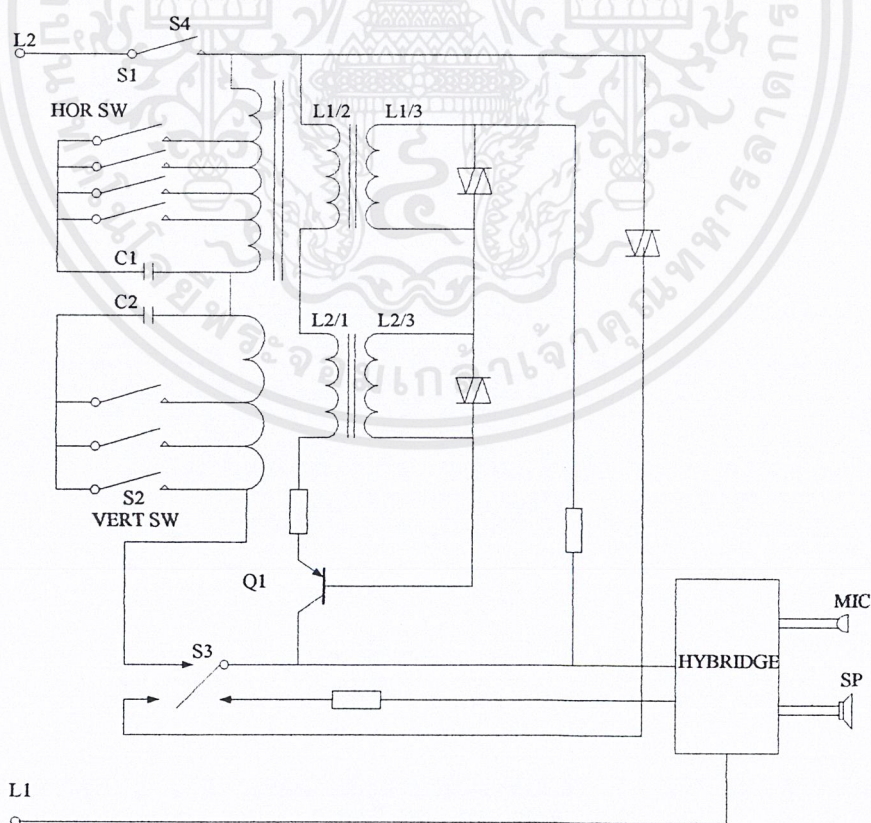
2.6.3 ระบบโทรศัพท์แบบส่งสัญญาณความถี่คู่ (dual tone multi-frequency type)

เป็นระบบการส่งสัญญาณอีกแบบหนึ่งที่นิยมใช้กันมากในปัจจุบัน ซึ่งจะพบได้มากกว่าในระบบการส่งสัญญาณพัลส์ ระบบนี้หรือเรียกชื่อย่อว่า DTMF มีวิธีการส่งหมายเลขโทรศัพท์ของผู้ที่ต้องการติดต่อด้วยไปให้กับชุมสายโทรศัพท์ โดยการส่งสัญญาณไปด้วยความถี่ 2 ความถี่มอดูเลตกันไปซึ่งจะเป็นตัวแทนของหมายเลขที่กด ความถี่ที่ถูกส่งออกไปจะอยู่ในย่านความถี่ของเสียงพูด (0-4 kHz) ซึ่งความถี่ที่ต่ำกว่าจะเป็นความถี่ที่

แสดงในแนวนอนอะอีกค่าหนึ่งก็จะเป็นความถี่ในแนวดิ่ง ซึ่งค่าต่างๆ จะแสดงไว้ในรูปที่ 2.27 ตัวอย่างเช่น เมื่อมีการกดหมายเลข “5” ก็จะมีความถี่ 770 Hz และ 1336 Hz มอดูเลทกันส่งออกไป

	1209 Hz	1336 Hz	1477 Hz	1633 Hz	
697 Hz	1	2	3	A	R 1
770 Hz	4	5	6	B	R 2
852 Hz	7	8	9	C	R 3
941 Hz	*	0	#	D	R 4
	C 1	C 2	C 3	C 4	

รูปที่ 2.27 แสดงเป็นกคหมายเลขและค่าความถี่ต่างๆ

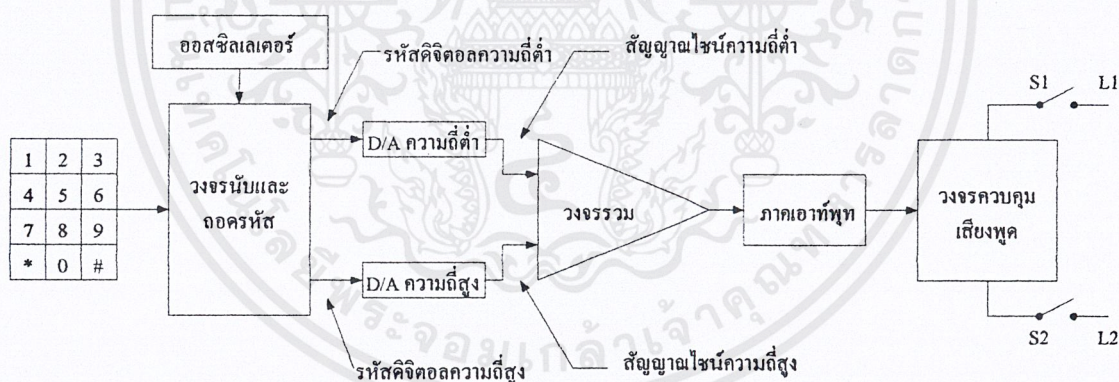


รูปที่ 2.28 แสดงวงจรพื้นฐานของโทรศัพท์ระบบ DTMF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรนี้ จะเริ่มจากสวิทช์ S1 (สวิทช์ในแนวนอน) S2 (สวิทช์ในแนวตั้ง) และ S3 จะถูกเปิดวงจรอยู่เมื่อมีการยกหูโทรศัพท์ขึ้น กระแสจากชุมสายโทรศัพท์จะผ่าน RV1, L1a และ L2a ทรานซิสเตอร์จะไม่นำกระแส เมื่อมีการกดหมายเลขสวิทช์ S1, S2 จะถูกปิดลงตามตำแหน่งของหมายเลขที่ถูกกด C1, C2 จะถูกต่อเข้ากับ L1a, L2a ตามลำดับ เกิดเป็นวงจรออสซิลเลเตอร์ขึ้น โดย L1a และ C1 จะเป็นออสซิลเลเตอร์ที่ผลิตความถี่ที่ต่ำกว่าความถี่ที่เกิดจาก L2a และ C2 และขณะที่ S3 จะถูกปิดลงเช่นกันทำให้ทรานซิสเตอร์ Q1 ทำหน้าที่มอดูเลตสัญญาณจากออสซิลเลเตอร์ทั้งสองเข้าด้วยกันและส่งไปยังชุมสาย ในขณะที่ทำการกดหมายเลขอยู่นั้นส่วนของหูฟัง และไมโครโฟนจะถูกต่อขนานกัน จึงทำให้ได้ยินสัญญาณที่เกิดขึ้น จากออสซิลเลเตอร์ด้วย สำหรับทางชุมสายก็จะมีวงจรตรวจจับสัญญาณไปประมวลผลต่อไป และยังคงมีวงจรรองความถี่ป้องกันไม่ให้มีความถี่แปลกปลอมอื่นๆ เข้าไปในชุมสายโทรศัพท์ด้วย

จากรูปที่ 2.27 แสดงบล็อกไดอะแกรมของโทรศัพท์ระบบความถี่คู่ที่ใช้ไอซี และในรูปที่ 2.28 แสดงวงจรใช้งานจริงของโทรศัพท์ระบบความถี่คู่ จะเห็นว่าจะใช้ไอซีสำเร็จรูปมาใช้ผลิตสัญญาณความถี่คู่ จะทำให้การทำงานของวงจรมีประสิทธิภาพมากขึ้น การกดปุ่มเพื่อส่งสัญญาณเลขหมายไปให้ชุมสาย โทรศัพท์จะมีความแน่นอนไม่ผิดพลาดได้ง่าย และยังทำให้มีความสะดวกสบายในการใช้งานอีกด้วย



รูปที่ 2.29 แสดงบล็อกไดอะแกรมของโทรศัพท์ ระบบความถี่คู่ที่ใช้ไอซี

2.6.4 ข้อเปรียบเทียบระหว่างโทรศัพท์ ระบบ PULSE กับระบบ DTMF

เปรียบเทียบระหว่างระบบโทรศัพท์ทั้งสองระบบ ในการส่งสัญญาณแบบพัลส์ 1 ลูก ต้องใช้เวลาอย่างน้อย 100 mSec (60 mSec สำหรับช่วงการเปิดวงจร และ 40 mSec สำหรับช่วงการปิดวงจร) และมี

ช่วงเวลาที่แยกสัญญาณแต่ละกลุ่มออกอีกอย่างน้อย 700 mSec และยิ่งถ้าหมายเลขที่ต้องการติดต่อด้วยมีค่ามากและยาวมากขึ้นเท่าใด ย่อมต้องทำให้เสียเวลาในการส่งสัญญาณมากยิ่งขึ้น ตัวอย่างเช่น หมายเลข 5555-5555 ใช้เวลาในการส่งสัญญาณพัลส์ = (พัลส์ / mSec) x 7 (หมายเลข) = 3.5 mSec และระยะเวลาของช่องว่างระหว่างกลุ่มสัญญาณ = 700(mSec) x 6 = 4.2 Sec จะใช้เวลาในการส่งทั้ง = 3.5+4.2 = 7.7 Sec แต่ถ้าเป็นโทรศัพท์ที่มัลการส่งระบบ DTMF สามารถประหยัดเวลาในการส่งหมายเลขไปยังชุมสายโทรศัพท์ได้มากกว่า ระบบที่ใช้การส่งสัญญาณพัลส์ ซึ่งเป็นผลให้ชุมสายโทรศัพท์ สามารถใช้อุปกรณ์ประเภทหน่วยความจำได้อย่างมีประสิทธิภาพตามไปด้วย

ข้อดีสำหรับระบบการส่งสัญญาณแบบ DTMF

- ลดระยะเวลาการส่งหมายเลข โทรศัพท์ไปยังชุมสาย
- สามารถใช้วงจรที่ใช้อุปกรณ์โซลิตสแตทได้ ทำให้เกิดความประหยัดและสะดวก
- ลดอุปกรณ์ จำพวกหน่วยความจำที่ใช้ภายในชุมสายโทรศัพท์
- การส่งเลขหมายให้กับชุมสายโทรศัพท์ไม่เกิดความผิดพลาด เพราะใช้สองความถี่ในการส่งทำให้ไม่ผิดพลาดในการกดเลขหมาย

2.6.5 ความหมายของสัญญาณที่ส่งมาจากชุมสายมอดูเลต ด้วย 50 เฮิรตซ์ ความถี่ 425 เฮิรตซ์

DIAL TONE

เป็นสัญญาณที่บอกให้ทราบว่า ขณะนี้อุปกรณ์ที่ชุมสายพร้อมจะรับได้ การหมุนเลขหมายจากผู้เรียก ให้ผู้เรียกทำการส่งเลขหมายได้ สัญญาณ DIAL TONE เป็นสัญญาณต่อเนื่องความถี่ 425 Hz มอดูเลตด้วย 50 Hz ผู้จะจะได้ยินโตนีนี้ เมื่อทำการยกหูโทรศัพท์เพื่อทำการเรียก

BUSY TONE

เป็นสัญญาณที่ส่งมาบอกให้ทราบว่า อุปกรณ์ไม่ว่าง เช่น ผู้เช่ายกหูแล้ว ได้ยินเสียงนี้แทนที่จะได้ยิน DIAL TONE แสดงว่าอุปกรณ์ในชุมสายโทรศัพท์ไม่ว่าง แต่ถ้าได้ยินเสียงนี้หลังจากหมุนเลขหมายไปแล้วแสดงว่าผู้เช่าฝ่ายถูกเรียกไม่ว่าง หรืออุปกรณ์สำหรับต่อออกไปยังชุมสายอื่นไม่ว่าง ในกรณีที่ผู้ถูกเรียกอยู่ต่างชุมสายสัญญาณที่ขาดตอนเป็นช่วงๆ ส่ง 0.5 วินาที หยุด 0.5 วินาที ความถี่ของสัญญาณ 425 Hz SINE WAVE ภายในระยะเวลา 45 วินาที แล้วเกิดสภาวะ Line-Lock-Line (เงียบ)

RING BACK TONE

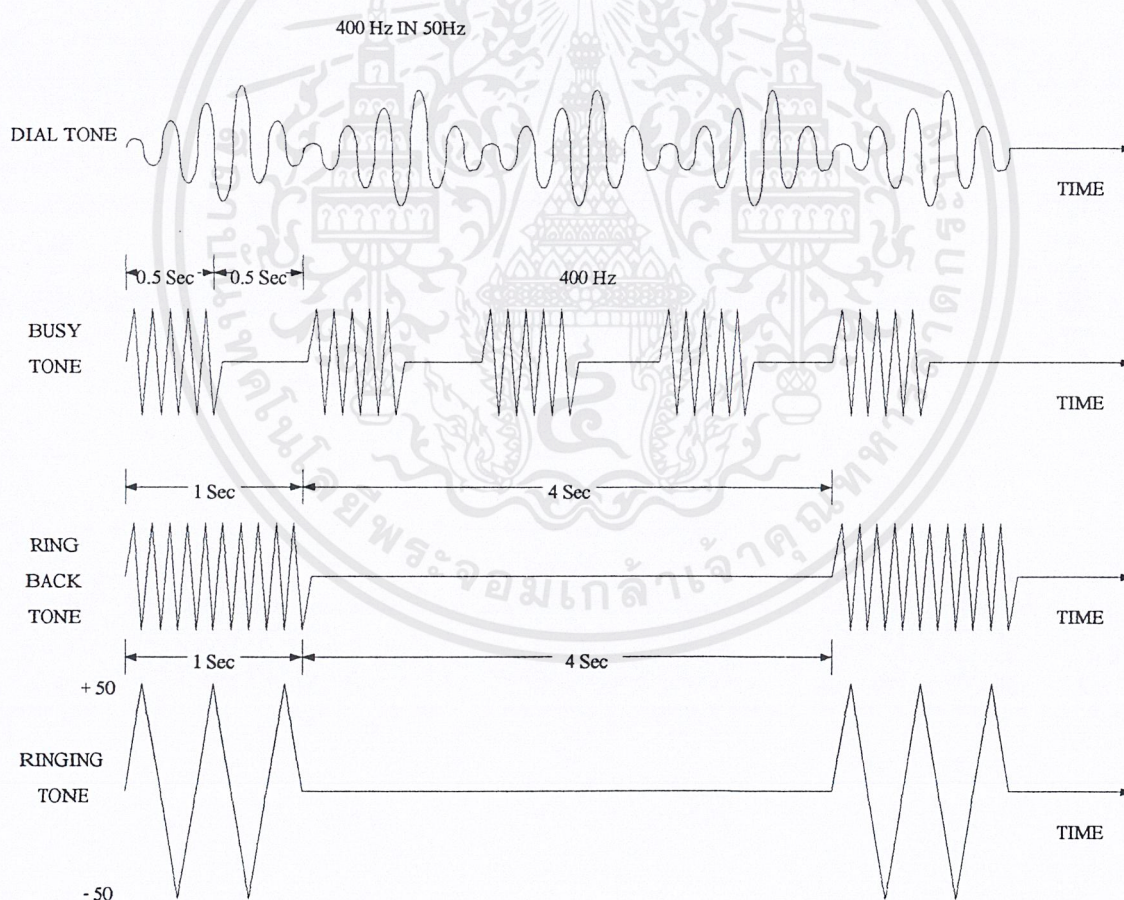
เป็นสัญญาณที่ผู้เรียกได้ยินเสียงจากการหมุนเลขหมายครบแล้ว เพื่อบอกให้ทราบว่าการทำงานทำได้เสร็จ ขณะนี้ชุมสายได้ส่งสัญญาณเรียก RINGING TONE ไปยังผู้ถูกเรียกสัญญาณใช้ความถี่ 425 Hz SINE WAVE โดยจะส่ง 1 วินาที หยุด 4 วินาที

RINGING TONE

เป็นสัญญาณเรียกที่ส่งไปยังผู้เข้า ฝ่ายถูกเรียกซึ่งจะได้ยินเสียงกระดิ่งหรือโตน ขึ้นอยู่กับวงจรที่ใช้ สัญญาณเป็น SINE WAVE 25 Hz ค่าแรงดัน 70-90 Vrms ช่วงการส่งเป็นแบบเดียวกับ RING BACK TONE คือส่ง 1 วินาที หยุด 4 วินาที เป็นระยะเวลายาวนานทั้งสิ้น 70-90 วินาที

NU TONE (NUMBER UNOBTAINABLE TONE)

บอกให้ทราบว่าเลขหมายที่หมุนมา ไม่มีใช้งานอยู่ สัญญาณตอบจากเครื่องบันทึกบอกให้ทราบว่าเลขหมายนี้ได้เปลี่ยนไปแล้ว

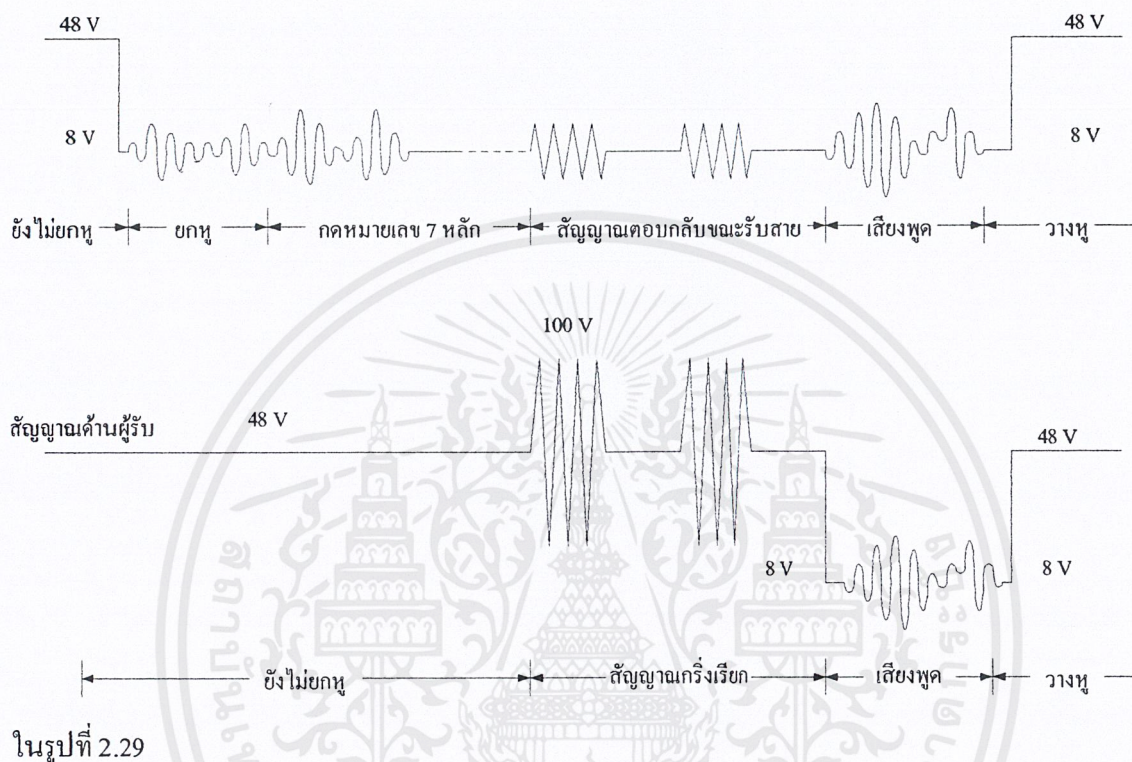


รูปที่ 2.30 แสดงสัญญาณพื้นฐานของโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.6 สัญญาณในการติดต่อกันระหว่างผู้เรียกและผู้รับโทรศัพท์

เป็นสัญญาณที่ใช้ในการติดต่อกันระหว่างผู้เรียกและผู้รับโทรศัพท์ ลักษณะสัญญาณดังกล่าวแสดงไว้



รูปที่ 2.31 แสดงสัญญาณระหว่างผู้เรียกและผู้รับโทรศัพท์

ด้านผู้เรียก

1. ขณะที่ไม่ได้มีการยกหูโทรศัพท์ จะมีศักดาตกคร่อมสายโทรศัพท์เป็นสัญญาณไฟฟ้ากระแสตรง 48 โวลต์
2. เมื่อผู้เรียกยกหูโทรศัพท์ ศักดาจะลดลงเหลือ 8 โวลต์ พร้อมทั้งมีสัญญาณให้หมุน ซึ่งเป็นสัญญาณกระแส
3. สลับขนาด 250 มิลลิโวลต์ ความถี่ 425 เฮิร์ตซ์รวมกับความถี่ 50 เฮิร์ตซ์ ซึ่งเป็นกรหัสสัญญาณความถี่แล้ว สัญญาณให้หมุนนี้จะหายไป
4. กรหัส (CODE) เบอร์โทรศัพท์ทั้งหมด 7 หลัก รหัสความถี่ที่ส่งจะเป็นสัญญาณผสมสองความถี่ เป็นความถี่สูงและต่ำผสมกันแต่หมายเลขจะมี DTMF อยู่หนึ่งคู่

5. ขณะที่รอการรับสาย จะมีสัญญาณตอบกลับ 2 แบบ เพื่อจะบอกว่าสายว่างหรือไม่ ซึ่งก็คือ สัญญาณเรียกกลับ หรือสัญญาณสายไม่ว่าง ตามลำดับ
6. เมื่อมีการรับสายแล้ว สัญญาณจะอยู่ที่ 8 โวลต์ โดยมีการกระเพื่อมตามลักษณะความถี่เสียงดังของเสียงพูดตามสาย
7. เมื่อวางหูโทรศัพท์เลิกการติดต่อ ขนาดศักดาจะกลับไป 48 โวลต์

ด้านผู้รับ

1. ขณะที่วางหูอยู่จะมีศักดากระแสตรงคร่อมสายอยู่ 48 โวลต์
2. เมื่อมีสัญญาณกริ่งเรียก จะมีขนาดประมาณ 100 โวลต์ จังหวะ 1 วินาที หยุด 4 วินาที ซึ่งจะตรงกับสัญญาณเรียกกลับที่เครื่องส่ง
3. จากนั้นเมื่อผู้รับยกหูโทรศัพท์ ขนาดศักดากระแสตรงจะเหลือ 8 โวลต์ และมีการกระเพื่อมตามขนาดและความถี่ของเสียงพูด
4. เมื่อวางหูโทรศัพท์ ขนาดศักดาไฟฟ้าก็จะกลับไป 48 โวลต์ตามเดิม

2.7 ระบบสัญญาณควบคุม

ในโครงข่ายแบบเซอรัคิตส์วิตซิง สัญญาณควบคุมนั้นหมายถึง การจัดการโครงข่ายและสถาปนา การเรียกจากต้นทางไปยังปลายทาง และจะคงสภาพของเส้นทางนั้นไว้จนกระทั่งสิ้นสุดการติดต่อการสื่อสาร การจัดการโครงข่ายทั้งหมดจะต้องมีการถ่ายโอนข้อมูลจากศูนย์กลางในการจัดการโครงข่ายไปยังสวิตช์ต่างๆ สำหรับในโครงข่ายโทรคมนาคมขนาดใหญ่ ก็จะต้องมีการใช้สัญญาณควบคุมที่ค่อนข้างจะซับซ้อน ซึ่งในโครงข่ายรวมดิจิทัล แบบใหม่จะมีการใช้สัญญาณควบคุมนร่วม(Common Channel Signaling)

ฟังก์ชันของสัญญาณต่างๆ

สัญญาณควบคุมมีความจำเป็นสำหรับการทำงานของโครงข่ายเซอรัคิตส์วิตซิงและการร้องขอต่างๆที่เกิดขึ้นในโครงข่าย รวมทั้งการให้บริการในโครงข่ายที่ให้บริการของทั้งสองส่วน(ต้นทางและปลายทาง)ซึ่งจะพิจารณาจากผู้ใช้และพิจารณาจากกลไกภายในโครงข่าย ทำให้โครงข่ายจะมีความซับซ้อนมากจำนวนของฟังก์ชันที่ดำเนินการโดยสัญญาณควบคุมจึงต้องมีลักษณะที่มากขึ้นด้วยซึ่งจะต้องมีฟังก์ชันต่างๆดังนี้

1. การติดต่อสื่อสารที่ผู้เข้าสามารถรับรู้ได้ ซึ่งจะประกอบด้วย สัญญาณหมายเลข สัญญาณหมายเลข, สัญญาณไม่ว่าง (Busy) และอื่นๆ
2. สัญญาณหมายเลขที่ส่งไปยังชุมสายโทรศัพท์ ชุมสายโทรศัพท์จะทำหน้าที่ในการเชื่อมต่อไปยังผู้ใช้ปลายทางให้สมบูรณ์

เราสามารถอธิบายลำดับการติดต่อของโทรศัพท์ จากในรูปที่ 2.22 เป็นขั้นตอนต่างๆตามหมายเลขได้ดังนี้

1. ก่อนที่จะมีการเรียก โทรศัพท์ทั้งคู่ยังไม่ถูกใช้งาน (on-hook) การเริ่มต้นการเรียกจะเริ่มขึ้นเมื่อผู้ไ้รายหนึ่งยกแฮนด์เซตขึ้น (off-hook) ซึ่งจะมีการส่งสัญญาณไปที่ชุมสายโดยอัตโนมัติ
2. ทางชุมสายตอบรับด้วยการส่งสัญญาณไคอัลโทน ซึ่งผู้ไ้สามารถใช้ยืนยันและเป็นการขอให้ผู้ไ้ทราบว่าสามารถหมุนหมายเลขได้แล้ว
3. ผู้ไ้จะหมุนหมายเลขที่ต้องการจะติดต่อด้วยไปยังชุมสาย
4. ถ้าหมายเลขของผู้ไ้ นั้นว่าง ชุมสายจะเตือนไปยังผู้ไ้ที่ถูกติดต่อ โดยการส่งสัญญาณริงกิ้ง ซึ่งจะทำให้กระดิ่งดังขึ้น
5. จะมีการส่งสัญญาณย้อนกลับไปยังผู้เรียก โดยชุมสายดังนี้
 - a) ถ้าผู้ถูกเรียกว่าง ชุมสายจะส่งสัญญาณ ริงแบ็คโทน (Ring back tone) กลับไปยังผู้เรียกในขณะที่ส่งสัญญาณริงกิ้งไปยังผู้ถูกเรียก
 - b) ถ้าผู้ถูกเรียกไม่ว่าง ชุมสายจะส่งสัญญาณไม่ว่าง (Busy tone) กลับไปยังผู้เรียกซึ่งผู้ไ้สามารถใช้ยืนยัน (ไม่ได้แสดงในรูปที่ 2.22)
 - c) ถ้าการเรียกผ่านทางชุมสายไม่สามารถทำได้สมบูรณ์ ชุมสายก็จะส่งสัญญาณเสียงที่บันทึกไว้ไปยังผู้เรียก(ไม่ได้แสดงในรูปที่ 2.22)
6. เมื่อผู้ถูกเรียกรับโทรศัพท์ โดยการยกแฮนด์เซตขึ้น(off-hook) ซึ่งก็จะส่งสัญญาณโดยอัตโนมัติไปยังชุมสาย
7. ชุมสายจะหยุดส่งสัญญาณ ริงกิ้ง และริงแบ็คโทน หลังจากนั้นก็จะสถาปนาการเชื่อมต่อระหว่าง 2 ผู้ไ้
8. การเชื่อมต่อจะสิ้นสุดลงเมื่อผู้ไ้รายใดรายหนึ่งวางแฮนด์เซตลง
เมื่อผู้ถูกเรียกต่ออยู่กับชุมสายต่างกันกับผู้เรียก จึงต้องมีการสวิตช์จากชุมสายหนึ่งไปยังชุมสายหนึ่ง ซึ่งจะต้องมีการส่งสัญญาณระหว่างทั้งนี้
9. ชุมสายของผู้ถูกเรียกจะส่งสัญญาณ ไปที่ทั้งนี้ระหว่างชุมสายที่ว่าง ก็จะส่งสัญญาณแสดงการออฟ-สุคลงไปบนทั้งนี้และร้องขอคิรีจิสเตอร์ของปลาย
10. ชุมสายทางผู้ถูกเรียก จะส่งสัญญาณ ออฟ-สุคและตามด้วยสัญญาณ ออน-สุค หรือรู้จักกันในชื่อของ “วินค์(wink)”ซึ่งแสดงถึงสถานะของการอ่านค่าในรีจิสเตอร์
11. ชุมสายของผู้เรียกจะส่งหมายเลขปลายทางที่ต้องการติดต่อไปยังชุมสายของผู้ถูกเรียก

บทที่ 3

การคำนวณและการสร้าง

เครื่องชุมสายโทรศัพท์ปลายทางอัตโนมัติที่นำเสนอนี้ ประกอบด้วยส่วนสำคัญดังต่อไปนี้

1 โครงสร้างทางฮาร์ดแวร์ (Hard Ware) ของตัวเครื่องชุมสายโทรศัพท์ปลายทางอัตโนมัติ สามารถแบ่งออกเป็นส่วนต่างๆได้ดังนี้

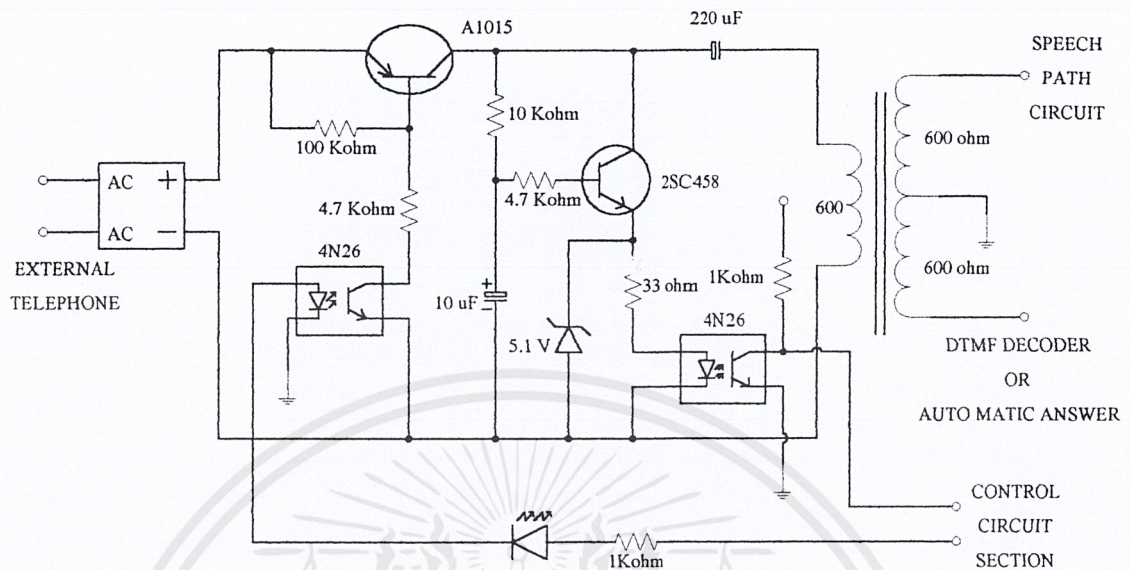
- ส่วนเชื่อมต่อกับคู่สายโทรศัพท์ภายนอก (External Line Interface Circuit Section)
- วงจรเชื่อมต่อกับโทรศัพท์ภายใน (Internal Line Interface Circuit Section)
- ส่วนเชื่อมต่อสัญญาณเสียง (Speech Path Circuit Section)
- ส่วนตรวจสอบหมายเลขโทรศัพท์ (DTMF Decoder Circuit Section)
- ส่วนกำเนิดสัญญาณเสียง (Tone Generator Circuit Section)
- ส่วนตอบรับโทรศัพท์อัตโนมัติ (Automatic Answer Circuit Section)
- ส่วนอินพุตและเอาต์พุตพอร์ท (Input/Output Port Section)
- ส่วนตรวจสัญญาณกระดิ่ง (Ringing Detector Circuit Section)

2 โครงสร้างทางซอฟต์แวร์ (Software) เป็นส่วนที่เกี่ยวกับ โปรแกรมคำสั่งที่ใช้ควบคุมการทำงานของ เครื่องชุมสายโทรศัพท์ปลายทางอัตโนมัติ ให้ทำงานตามคุณสมบัติที่กำหนดไว้

3.1 ส่วนเชื่อมต่อกับคู่สายโทรศัพท์ภายนอก (EXTERNAL – LINE INTERFACE CIRCUIT SECTION)

หลักการทำงานของวงจร

วงจรนี้จะต่อโดยตรงกับคู่สายโทรศัพท์ภายนอก 1 คู่สาย ส่วนนี้ทำหน้าที่เป็นการเชื่อมต่อระบบการติดต่อกับคู่สายขององค์การโทรศัพท์ คือการปรับสภาพของวงจรให้มีสภาพเหมือนกับการยกหูและการวางหูนั่นเอง แต่จะเป็นการยกหูที่ไม่ใช้คนยกหูแต่จะใช้หลักการทางโทรศัพท์ คือในสภาวะสายว่างโทรศัพท์โทรศัพท์จะมีแรงดัน 48 โวลต์ ซึ่งจ่ายมาจากชุมสายโทรศัพท์ และเมื่อมีผู้เรียกเข้ามา ทางชุมสายจะจ่ายสัญญาณกระดิ่ง มาเป็นไฟฟ้ากระแสสลับที่มีแรงดันประมาณ 100Vp-p เป็นเวลา 1 วินาที และหยุด 4 วินาทีเป็นจังหวะอย่างนี้ ซึ่งแรงดันจะทำให้วงจรภายในโทรศัพท์ทำงานและชุมสายจะรับทราบการยกหูและจะทำการต่อคู่สายเข้ากับวงจรภายในที่มีความต้านทานกระแสตรงต่ำ จะเกิดการครบวงจรขึ้นทำให้แรงดัน 48 โวลต์ลดลงเหลือ 6-10 โวลต์



รูปที่ 3.1 แสดงวงจรเชื่อมต่อคู่สายโทรศัพท์ภายนอก

จากรูปที่ 3.1 สัญญาณกระตุ้น จากชุมสายจะส่งมาตามคู่สาย ผ่านบริดจ์ไดโอด และเข้าขาอิมิตเตอร์ (EMITTER) ของทรานซิสเตอร์ 1015 ถ้ามองเข้าไปข้างในวงจรจะมีค่าอิมพีแดนซ์มากเปรียบได้กับการวางหู ขณะนี้หากส่วนควบคุมระบบ นับจำนวนสัญญาณกระตุ้นครบแล้วจะสั่งให้มีการยกหู โดยส่งลอจิก “1” ผ่าน ตัวต้านทาน 1K Ω และ LED สว่าง แล้วสัญญาณจะเข้าไปยัง ขา 1 ของ 4N26 ซึ่งเป็น ออปโตทรานซิสเตอร์ (OPTO-TRANSISTOR) ทำให้ออปโตทรานซิสเตอร์ ทำงาน ทำให้ ขา 5 และ ขา 4 นำกระแสซึ่งเป็นการไป แอสให้กับ 1015 ทำให้ 1015 นำกระแสด้วย ก็เลยทำให้ค่าอิมพีแดนซ์ ที่เคยสูงอยู่ก่อนจะลดลงมาก เนื่องจาก ขา อิมิตเตอร์ และคอลเลคเตอร์ของ 1015 นำกระแสทำให้อิมพีแดนซ์ของวงจรขณะนั้นเป็นอิมพีแดนซ์ของ หม้อแปลง (TRANSFORMER) คือ 600 Ω จึงเปรียบเสมือนการยกหูโทรศัพท์เกิดขึ้น จากนั้นสัญญาณจาก ชุมสายก็จะผ่านตัวต้านทาน และไปไบแอสทรานซิสเตอร์ 2SC458 ให้สวิทช์ออน ให้สัญญาณทางขาเบส (base) ออกมาทางอิมิตเตอร์เข้าไปกระตุ้นให้ 4N26 ทำงานที่ขา 1 แล้วขา 5 ของ 4N26 จะต่อกับไฟ +5V และ ตัวต้านทาน 1 k จะนำกระแสทำให้ระดับสัญญาณที่ขา 5 เป็นลอจิก “0” สัญญาณนี้ถูกส่งไปยัง ส่วนควบคุม ระบบเพื่อแจ้งให้ทราบว่าการยกหูโทรศัพท์เกิดขึ้น

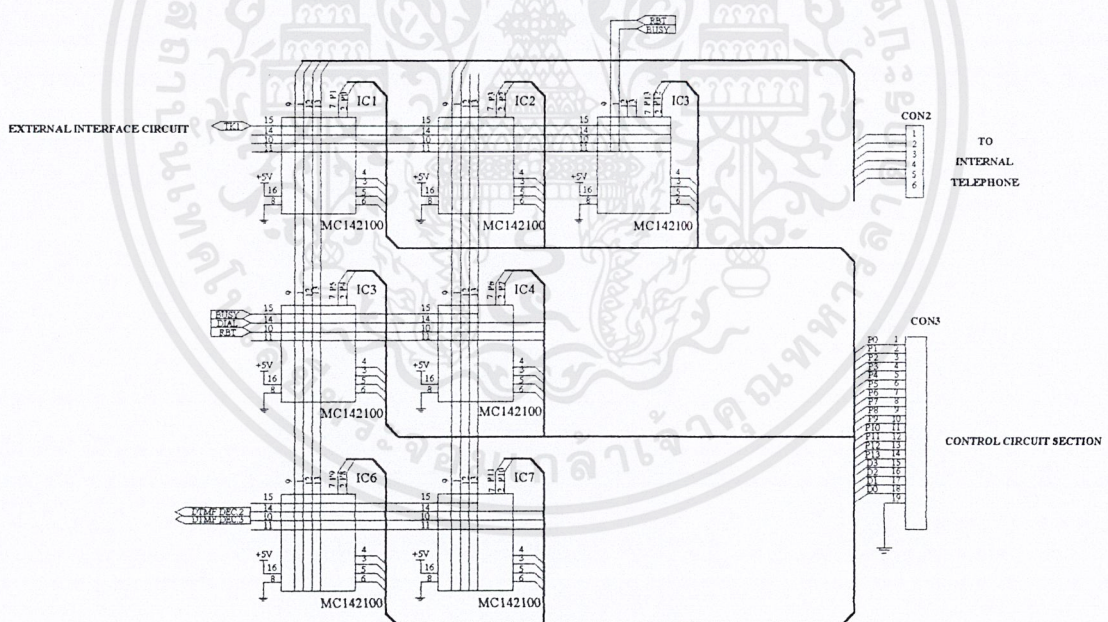
หากปกติ 4N26 ถ้าไม่มีการยกหูโทรศัพท์หรืออีกนัยหนึ่งไม่มีสัญญาณเข้ามากระตุ้นการทำงานของ 4N26 ขา 5 จะมีระดับสัญญาณเป็นลอจิก “1”

สัญญาณจะผ่านไปยังหม้อแปลงอิมพีแดนซ์ หม้อแปลงจะเหนี่ยวนำให้สัญญาณเกิดยังด้านทุติยภูมิ (SECONDARY) แล้วส่งไปส่วน ครอสพอยท์สวิตช์ ส่วนสัญญาณอีกชุด จะส่งไปยังส่วนถอดรหัสสัญญาณ DTMF และส่วนตรวจจับสัญญาณเสียง

3.2 ส่วนเชื่อมต่อสัญญาณเสียง (SPEECH PATH CIRCUIT SECTION)

หลักการทำงาน

ภาคครอสพอยท์สวิตช์เป็นภาคที่ทำการเชื่อมต่อสัญญาณจากภาคต่าง ๆ เข้าไปยังคู่สายที่ต้องการ ประกอบด้วย ไอซี MC142100 ซึ่งทำหน้าที่เป็นอนาล็อกสวิตช์ จะต่อกันเป็นลักษณะของเมตริกซ์ ซึ่งทุกๆจุดจะต่อถึงกันโดยอาศัยการควบคุมจากขาแอดเดรสของ IC ว่าจะให้จุดไหนต่อถึงกันเมื่อทำการเลือกแอดเดรสได้ แล้วก็ให้เปลี่ยนสถานะของสโตรบ (STROBE) จาก “0” เป็น “1” และตามด้วยขาคาตาอิน (DATA IN) จาก “0” เป็น “1” ก็จะทำให้แอดเดรสที่เลือกไว้ก็จะต่อกัน เมื่อต้องการจะเลิกทำงานให้เลือกแอดเดรสแล้วเปลี่ยนสโตรบจาก “0” เป็น “1” โดยที่ขาคาตาอินเป็นลอจิก “0” การเชื่อมต่อก็จะสิ้นสุดลง



รูปที่ 3.2 แสดงการต่อวงจรเชื่อมต่อสัญญาณเสียง

ในการใช้งานจริงเนื่องจากว่า IC MC142100 ตัวเดียวมีขนาดเล็กเกินไปจึงได้นำมาต่อรวมกัน 7 ตัว ดังรูป 3.2 ซึ่งจะสามารถเพิ่มจำนวนเอาต์พุตที่ต่อกับเครื่องโทรศัพท์ของคู่สายได้ 6 เครื่อง ส่วนทางด้านอินพุตที่เข้ามาที่คู่สายคือจะต่อให้เข้ากับขา 14 และ 15 ส่วนเอาต์พุตขา 9,1,12 และ 13จะต่อกับคู่สายภายในส่วนการ

ควบคุมการติดต่อ จะให้ตู้สายภายนอกต่อกับตู้สายภายใน 1-6 นั้นก็ขึ้นอยู่กับทางเลือกแอด เครสซึ่งจะทำการเลือกโดยส่วนควบคุม ซึ่งจะสัมพันธ์กับการกดเลขหมายเพื่อต่อกับตู้สายภายในของผู้เรียกเนื่องจากส่วนควบคุมจะทำการวิเคราะห์หมายเลขที่ได้จากการถอดรหัสสัญญาณ DTMF หลังจากนั้นก็ทำการส่งสัญญาณเพื่อเลือกแอดเครสในการต่อกับสายเข้าด้วยกัน นอกจากการต่อในลักษณะนี้ยังประกอบด้วยการต่อสัญญาณเสียงต่าง ๆ ผ่านส่วนนี้ด้วยซึ่งจะมีวงจรใช้งานจริงทั้งหมดซึ่งจะใช้ IC MC142100 ทั้งหมด 7 ตัว

3.3 ส่วนวงจรถอดรหัสสัญญาณ DTMF

วงจรถอดรหัสสัญญาณ DTMF ประกอบด้วย 2 ส่วน

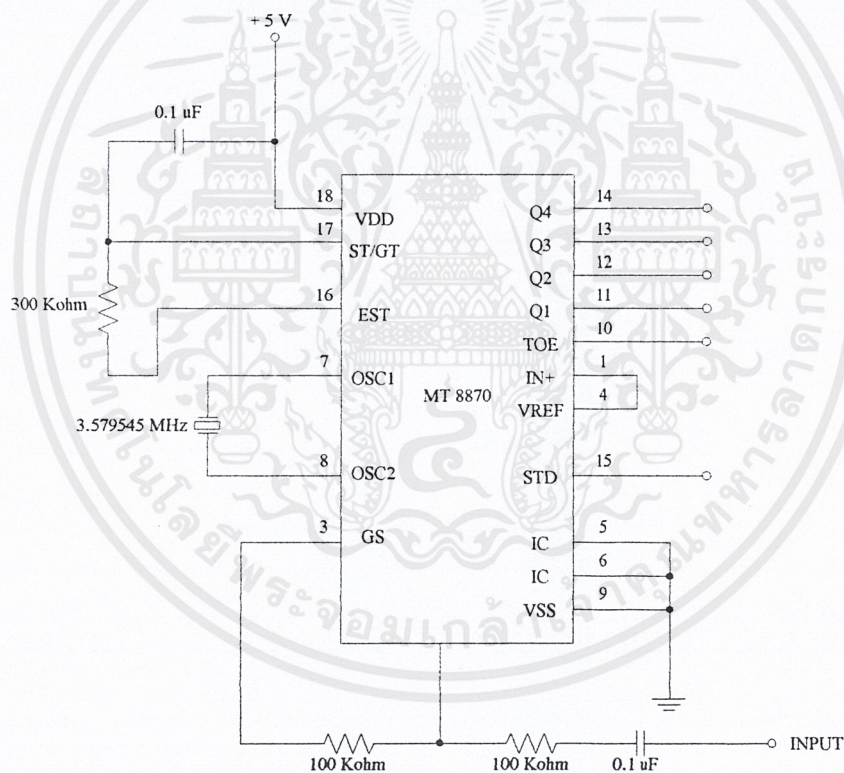
- 1 ส่วนที่หนึ่งทำหน้าที่ถอดรหัส DTMF จากการเรียกที่มาจากตู้สายภายนอก
- 2 ส่วนที่สองทำหน้าที่ถอดรหัส DTMF จากการติดต่อภายในด้วยกัน หรือ ทำหน้าที่ถอดรหัสสัญญาณ DTMF ขณะที่จะมีติดต่อไปยังภายนอก

โดยวงจรทั้งสองทำหน้าที่เหมือนกันแต่อยู่คนละตำแหน่งกัน

วงจรถอดรหัสสัญญาณ DTMF ส่วนที่ 1

เนื่องจากว่าสัญญาณที่ได้จากการกดหมายเลขแต่ละตัวบนหน้าปัทม์โทรศัพท์จะออกมาเป็นความถี่คลื่นรูปไซน์ 2 ความถี่ตามลักษณะของโทรศัพท์แบบกดปุ่มในการนำไปใช้งานเราจึงจำเป็นต้องเปลี่ยนสัญญาณความถี่คลื่นไซน์ ให้เป็นสัญญาณดิจิทัลเสียก่อน คือ ต้องผ่านสัญญาณความถี่คลื่นรูปไซน์เข้าไปยังวงจรถอดรหัสสัญญาณ DTMF ซึ่งเมื่อมีผู้เรียกเข้ามาทางภาครับทำการรับคู่สายแล้วส่วนตอบรับอัตโนมัติจะส่งสัญญาณเสียงตอบรับผู้เรียกเข้ามาเพื่อให้ทำการกดหมายเลขของตู้สายภายใน เมื่อมีการกดหมายเลขของตู้สายภายในที่ได้ออกมาเป็นสัญญาณ DTMF ก็จะมาผ่านภาควงจรถอดรหัสสัญญาณ DTMF เพื่อแปลงสัญญาณคลื่นรูปไซน์ไปเป็นสัญญาณดิจิทัล 4 บิต เพื่อส่งให้ภาคควบคุมระบบทำการวิเคราะห์ต่อไป ในวงจรใช้งานจริงจะใช้ไอซีเบอร์ MT8870 ทำหน้าที่ถอดรหัสความถี่โทรศัพท์แบบกดปุ่มให้เป็นตัวเลข BCD ที่ได้จากการกดหมายเลขแต่ละตัวดังนี้

ต้องการติดต่อต่อไป ส่วนในกรณีที่ผู้ยกหูโทรศัพท์กดหมายเลข “0” คือ เป็นการติดต่อภายในภาควงจรถอดรหัส DTMF ก็จะถอดรหัสแล้วส่งให้ภาคควบคุมระบบ ภาคควบคุมระบบ ก็จะส่งสัญญาณให้กดหมายเลขไปยังคู่สายที่ยกหูเมื่อผู้ยกหูโทรศัพท์กดหมายเลขของคู่สายภายในที่ต้องการ ส่วนถอดรหัสสัญญาณ DTMF ก็จะถอดรหัสเพื่อที่จะทำการส่งให้ส่วนควบคุมระบบวิเคราะห์ต่อไป ว่าคู่สายที่เรียกไปว่างก็จะส่งสัญญาณกระดิ่งไปยังผู้ถูกเรียกและจะส่งสัญญาณเรียกกลับไปยังผู้เรียก ส่วนในกรณีที่ส่วนควบคุมระบบตรวจสอบแล้วพบว่าคู่สายย่อยที่เรียกไปไม่ว่างก็จะทำการส่งให้ส่วนคอสพอยท์ต่อสัญญาณไม่ว่างไปยังผู้ที่ทำการเรียกทันที ในวงจรใช้งานจริงประกอบด้วยไอซี MT8870 ซึ่งด้านอินพุตของวงจรจะต่ออยู่กับส่วนคอสพอยท์เพื่อที่จะควบคุมให้คู่สายภายในที่ทำการยกหูมาใช้บริการของภาควงจรถอดรหัส DTMF นี้แบ่งเวลากัน ส่วนทางด้านเอาต์พุตของวงจรจะต่ออยู่กับส่วนควบคุมระบบ เพื่อจะได้ทำการวิเคราะห์ข้อมูลตามที่ได้ถอดรหัสออกมาได้



รูปที่ 3.3 แสดงวงจรถอดรหัสสัญญาณ DTMF

3.4 ส่วนกำเนิดสัญญาณเสียง (TONE GENERATOR CIRCUIT SECTION)

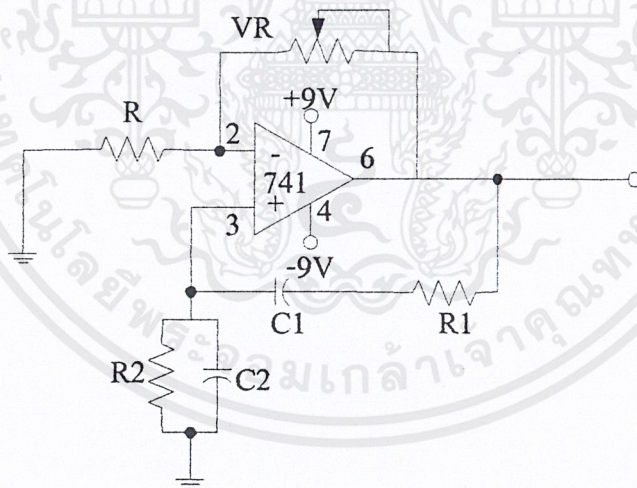
หลักการทำงาน

วงจรในส่วนนี้ทำหน้าที่สร้างสัญญาณต่าง ๆ ดังนี้

- สัญญาณให้กดเลขหมาย (DIAL TONE)
- สัญญาณไม่ว่าง (BUSY TONE)
- สัญญาณเรียกกลับ (RING BACK TONE)
- สัญญาณเรียก (RINGING SIGNAL)

การสร้างสัญญาณโทน (TONE)

ในวงจรกำเนิดสัญญาณโทนมีสัญญาณต่างๆ ที่ต้องใช้คือ Dial Tone, Busy tone ,Ring Back Tone , Ringing tone โดยที่สัญญาณเหล่านี้ผลิตจากวงจรผลิตสัญญาณไซน์ ความถี่ประมาณ 425 Hz โดยใช้วงจร Wien Bridge Oscillator ดังแสดงในรูป 3.4



รูป 3.4 แสดงวงจร Wien Bridge Oscillator

ถ้ากำหนดให้ $R_1 = R_2$ และ $C_1 = C_2$

จะได้ความถี่เอาต์พุต

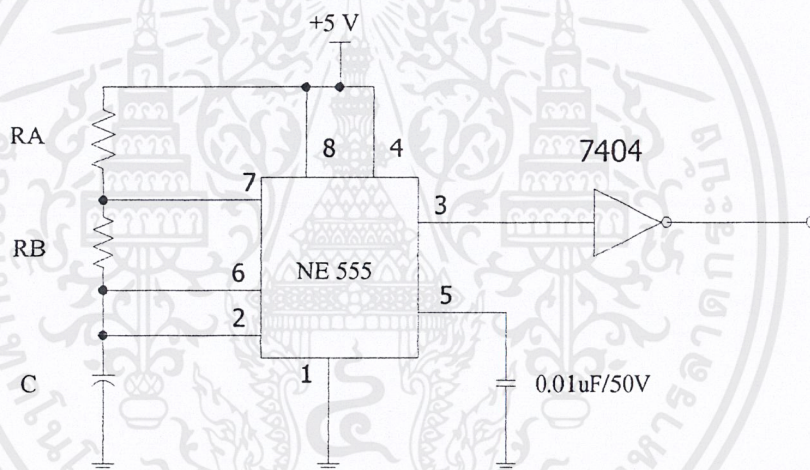
$$f = 1/(2\pi RC) \text{ Hz}$$

โดยที่ความถี่ของสัญญาณ DIAL TONE จะมีความถี่ 425 Hz

กำหนดให้ค่า $C = 0.1 \mu\text{F}$

$$\begin{aligned} R &= 1/(2 \pi f C) \\ &= 1/(2 \times 3.14 \times 425 \times 0.1 \times 10^{-6}) \\ &= 3.744 \text{ K}\Omega \end{aligned}$$

เราสามารถสร้างสัญญาณ BUSY TONE ได้เนื่องจากเราทราบว่าสัญญาณ BUSY TONE จะมีจังหวะติดดับ ทุก 0.5 วินาที เราจึงสร้างจังหวะการติดดับได้จาก ไอซี TIMER 555 ในโหมด อะอสเทเบิลมัลติไวเบรเตอร์ แล้วนำไปควบคุมการ ON OFF ความถี่ 425 Hz



รูปที่ 3.5 แสดงวงจรสร้างสัญญาณการติดดับ ทุก 0.5 วินาที

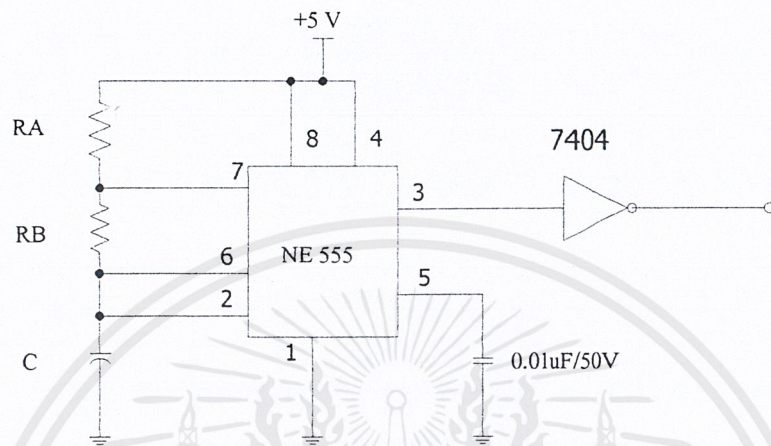
จากสูตรการคำนวณช่วงเวลา ON $T_{on} = 0.693 (R_A + R_B)C$

กำหนดค่า $R_A = 1 \text{ K}\Omega$ $C = 4.7 \mu\text{F}$

จะได้ค่า $R_B = 0.5/(0.693 \times 4.7 \times 10^{-6}) - 1 \text{ K}\Omega$

$R_B = 152.51 \text{ K}\Omega$

ในส่วนวงจรสร้างสัญญาณเรียกกลับเราสามารถสร้างได้จาก ไอซีไทม์เมอร์ 555 โดยต่อในโหมด
อะสเทเบิลมัลติไวเบเรเตอร์ โดยให้ช่วงเวลา ON เท่ากับ 1 วินาที ช่วงเวลา OFF เท่ากับ 4 วินาที



รูปที่ 3.6 แสดงการต่อวงจรTIMER เพื่อสร้างจังหวะ ON 1 วินาที OFF 4 วินาที

กำหนดให้ $C = 100 \mu\text{F}$

ช่วงที่เอาต์พุตเป็น “ low ”

$$T_{\text{OFF}} = 0.693 R_B C$$

$$1 = 0.693 \times R \times 100 \times 10^{-6}$$

$$R_B = 14.43 \text{ K}\Omega$$

ช่วงที่เอาต์พุตเป็น “ high ”

$$T_{\text{ON}} = 0.693(R_A + R_B)C$$

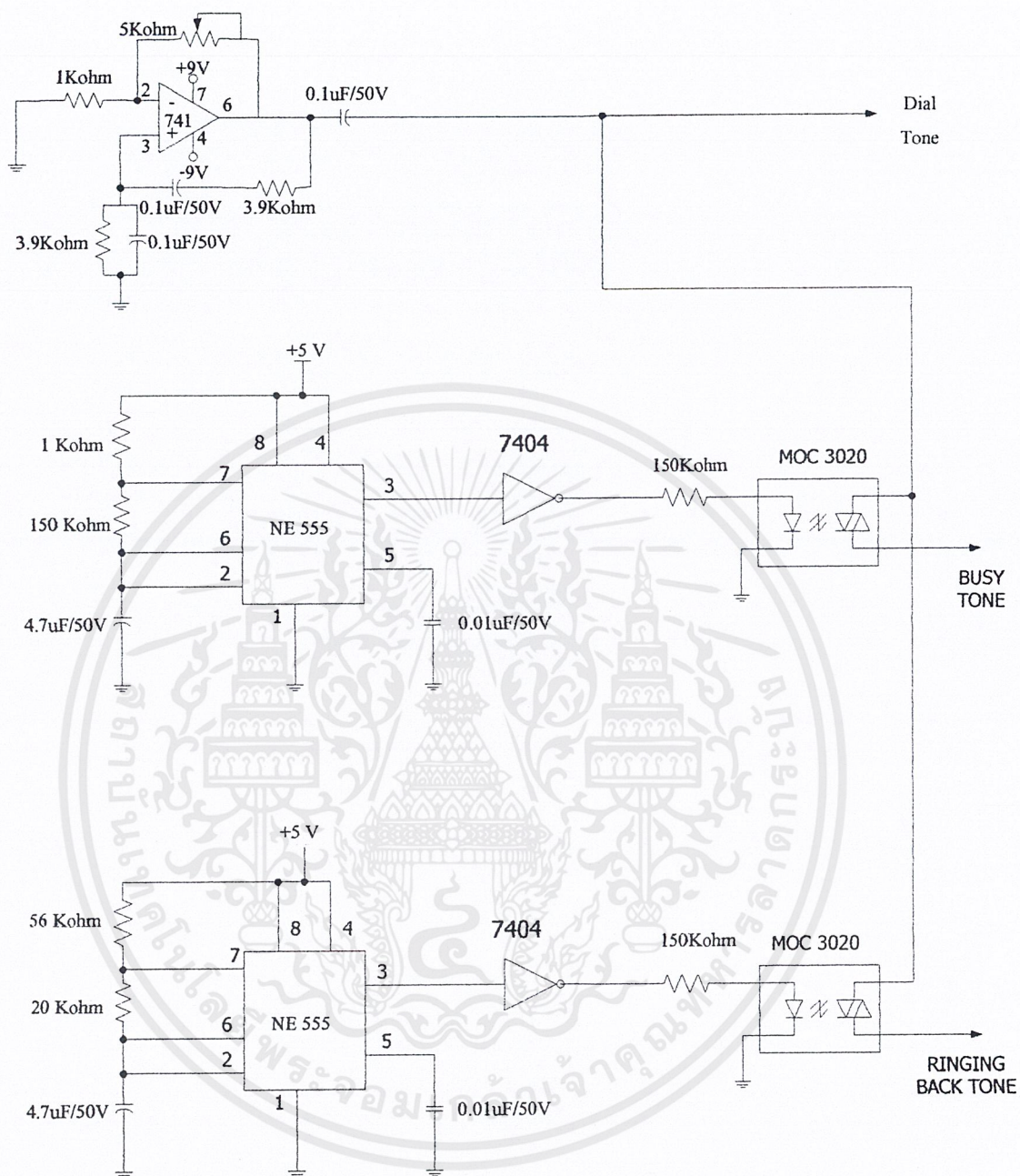
$$4 = 0.693(R_A + R_B)22 \times 10^{-6}$$

$$(R_A + R_B) = 57.72 \text{ K}\Omega$$

$$R_A = 43.29 \text{ K}\Omega$$

เอาต์พุตของ IC 555 จะผ่านอินเวอร์เตอร์จะได้สัญญาณเรียกกลับออกมาโดย หยุด 4 วินาที ติด 1 วินาที

ความถี่ประมาณ 425 Hz



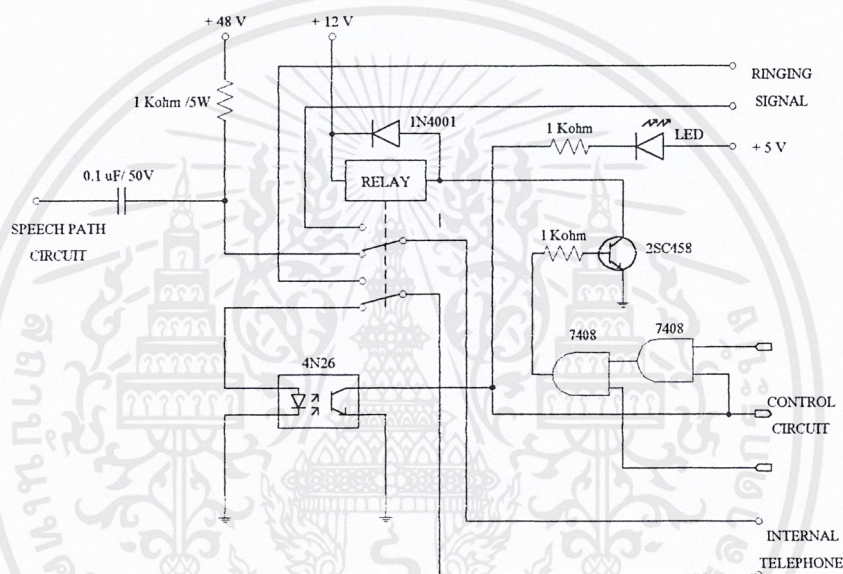
รูปที่ 3.7 แสดงวงจรกำเนิดสัญญาณเสียง (TONE GENERATOR CIRCUIT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 ส่วนเชื่อมต่อกับคู่สายโทรศัพท์ภายใน (INTERNAL LINE CIRCUIT SECTION)

หลักการทำงาน

ส่วนนี้จะเป็นส่วนที่ต่ออยู่กับเครื่องโทรศัพท์คู่สายภายในและจะมีการตรวจเช็คการยกหูโทรศัพท์โดยอัตโนมัติด้วย นอกจากนี้สัญญาณต่าง ๆ ที่จะผ่านเข้ามายังเครื่องโทรศัพท์ก็จะมาผ่านภาคนี้ก่อนซึ่งประกอบด้วยอุปกรณ์ต่าง ๆ ดังรูปที่ 3.



รูปที่ 3.8 แสดงวงจรเชื่อมต่อภายใน

ในกรณีของการโทรเข้ามาจากคู่สายภายนอก จะเห็นได้ว่าสัญญาณจากส่วนควบคุมที่ผ่านขาที่ 1 ของ แอนด์เกต 7408 ทำหน้าที่การตรวจสอบการยกหูของคู่สายภายใน ถ้าคู่สายภายในยกหูโทรศัพท์สัญญาณที่เข้าขาที่ 1 ของแอนด์เกต 7408 จะเป็นค่าลอจิก “ 0 ” ทำให้ไม่ได้รับสัญญาณกระดิ่งจากคู่สายภายนอก แต่ถ้าคู่สายภายในวางหูจะทำให้ได้รับสัญญาณกระดิ่งเข้ามาได้โดยการควบคุมจากส่วนควบคุมระบบสัญญาณเอาท์พุทของ แอนด์เกตจะไปขับขาเบสของทรานซิสเตอร์ 2SC458 เพื่อที่จะทำหน้าที่ควบคุมรีเลย์ ที่ทำหน้าที่เชื่อมต่อสัญญาณที่ผ่านเข้ามาจากภาคทรอสฟอยท์สวิตช์ กล่าวคือ ขณะที่สายในวางสายโทรศัพท์และสามารถรับสัญญาณกระดิ่งได้ เมื่อคู่สายภายในยกหูรีเลย์ที่ต่อสัญญาณกระดิ่งอยู่จะสวิตช์ไปให้สัญญาณเสียงพูดจากภาคทรอสฟอยท์ผ่านเข้ามาทำให้ผู้สนทนาด้านคู่สายภายในสามารถได้ยินเสียงพูดจากคู่สายภายนอกได้

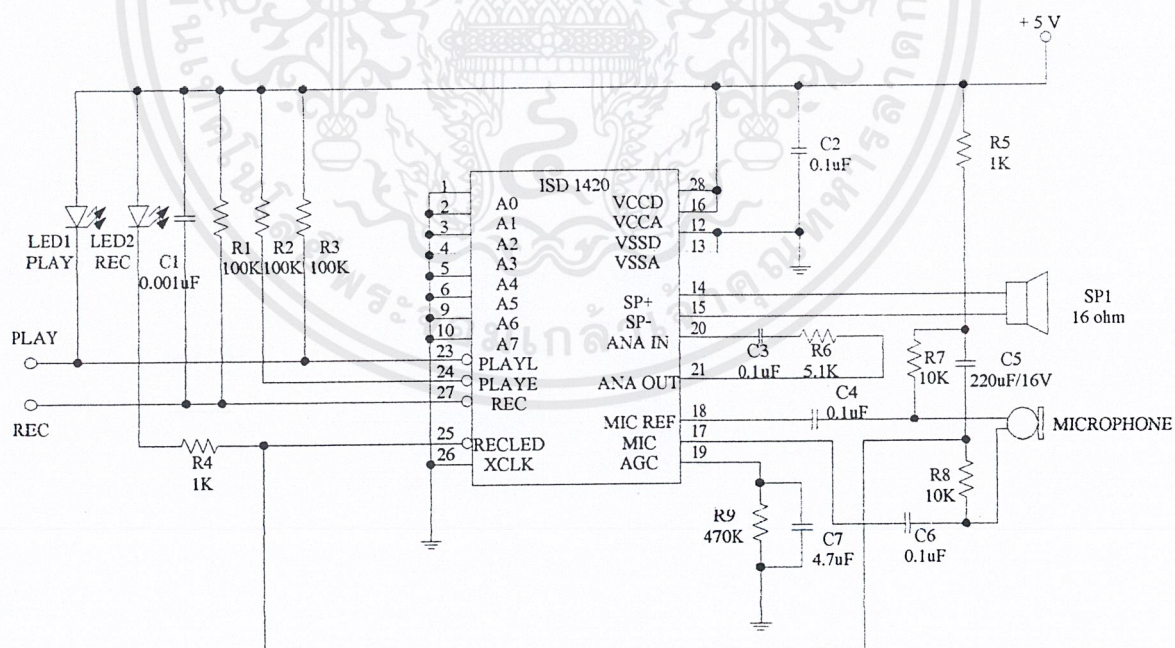
3.6 ส่วนตอบรับโทรศัพท์อัตโนมัติ (AUTOMATIC ANSWER CIRCUIT SECTION)

หลักการทำงาน

ส่วนนี้จะใช้ไอซีเบอร์ ISD1420 ซึ่งจะมีความจุ 128,000 เซล การกำหนดแอดเดรสของการบันทึก และการเล่นกลับนั้น สามารถกำหนดได้โดยขา A0 – A5 เมื่อขา A7 ต้องเป็นลอจิก “ 0 ” และจะใช้ขา A6 เป็นตัวกำหนดว่าจะเป็น 10 วินาทีแรก หรือ เป็น 10 วินาทีหลัง

- เมื่อขา A6 เป็นลอจิก “ 0 ” จะกำหนดเป็น 10 วินาทีแรก
- เมื่อขา A6 เป็นลอจิก “ 1 ” จะกำหนดเป็น 10 วินาทีหลัง

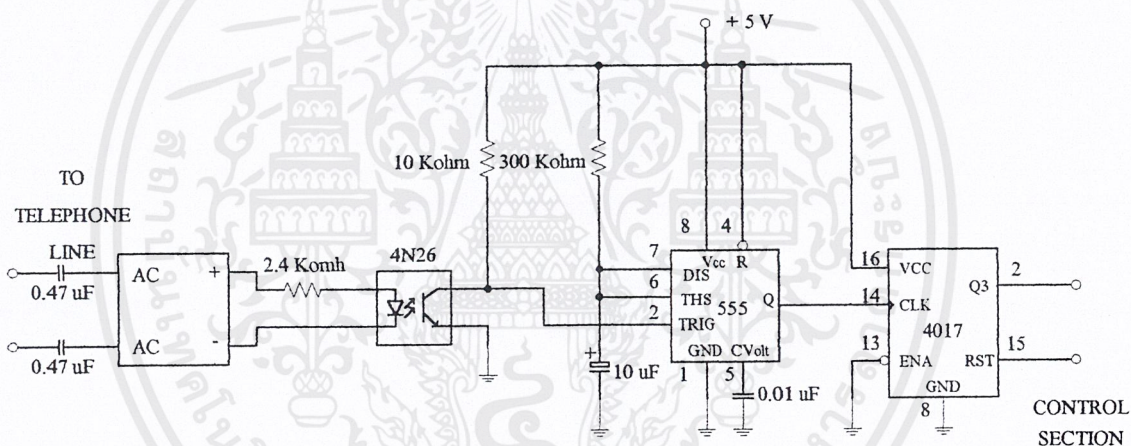
จากรูปที่ 3.7 เมื่อขา PLAYL ได้รับลอจิก “ 0 ” จะทำให้สัญญาณเสียงที่ถูกกำหนดตำแหน่งแอดเดรส โดยขา A0 – A5 ออกจากขา 14 ของไอซี ISD1420 แล้วเข้าวงจรขยายเสียงที่ใช้ไอซี LM386 จากนั้นจึงออก ลำโพงและสัญญาณเสียงนั้นจะเข้าไปที่ขาเบสของทรานซิสเตอร์ ซึ่งทำหน้าที่เป็นตัวขับ (DRIVER) ทำให้รีเลย์ ทำงานเสียงจึงออกไปยังคู่สายโทรศัพท์ได้โดยผ่านหม้อแปลงคัปปลิ่ง ขากำหนดแอดเดรส (A0 – A5) ,ขา A6 และขา PLAYL จะต่อเข้ากับพอร์ทของ 8255 เพื่อใช้ในการควบคุมการเล่นกลับ ดังรูปที่ 3.7



ปที่ 3.9 แสดงวงจรตอบรับโทรศัพท์อัตโนมัติ

3.7 วงจรตรวจจับสัญญาณกระดิ่ง

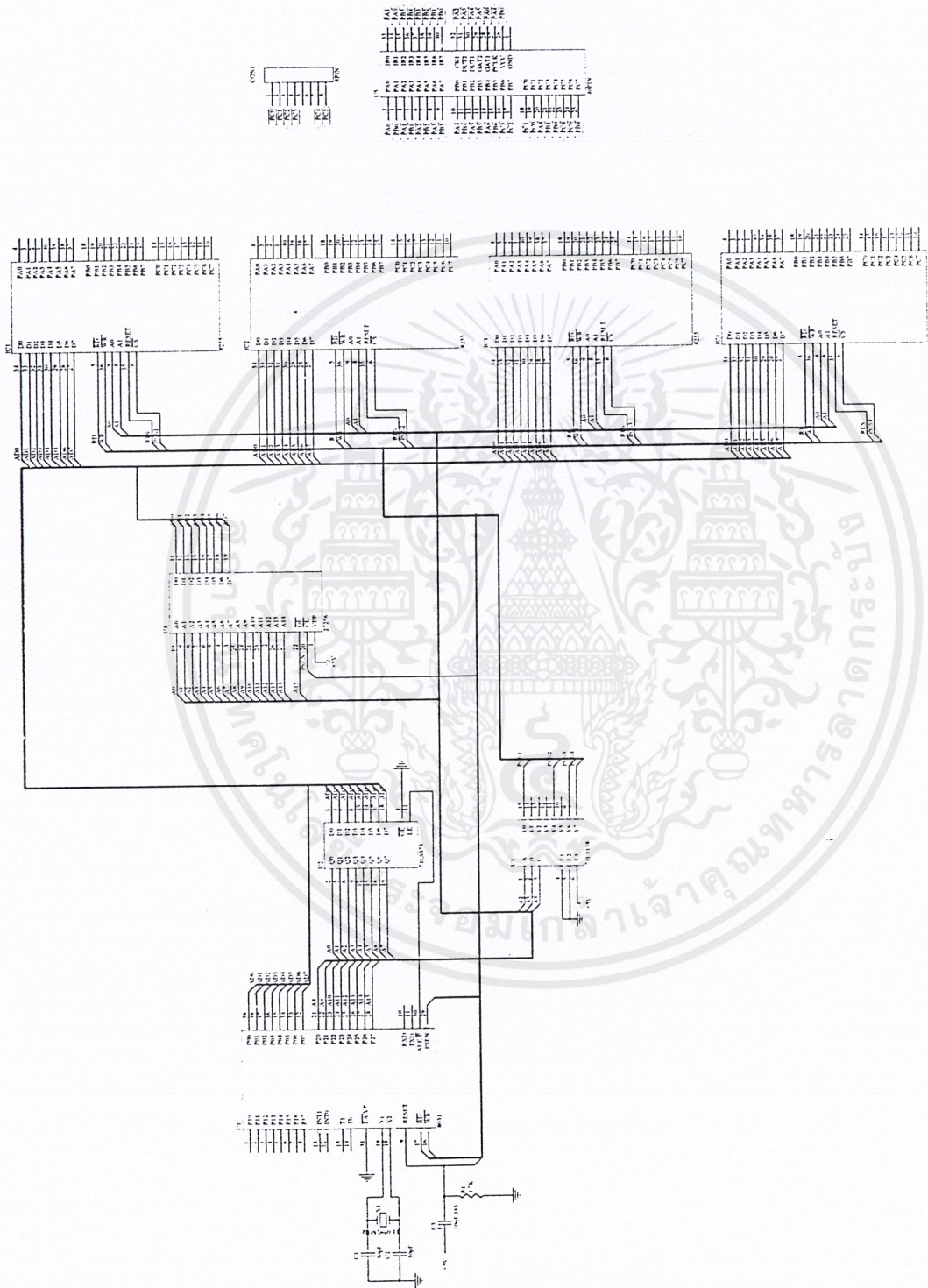
วงจรตรวจสอบสัญญาณกระดิ่งแสดงดังรูปที่ 3.10 การทำงานเมื่อมีสัญญาณกระดิ่งการเรียกเข้ามาจากชุมสายโทรศัพท์ มีแรงดันประมาณ 100 โวลต์ ความถี่ประมาณ 25 Hz จะผ่านตัวเก็บประจุซึ่งทำหน้าที่ ป้องกันแรงดันไฟตรงจากชุมสายโทรศัพท์ ยอมให้เฉพาะไฟสลับผ่านเข้าไปในวงจร หลังจากนั้นไฟสลับจะผ่านเข้าไปในวงจรเรียงกระแส ซึ่งทำให้สัญญาณกระดิ่งมีลักษณะเป็น พูลเวฟ ผ่านตัวต้านทานเพื่อลดกระแส และเข้าไปในออปโตทรานซิสเตอร์ เกิดการนำกระแสทำให้ระดับแรงดันจากเอาต์พุตจาก 5 โวลต์ เหลือ 0 โวลต์ ผ่านเข้าไปยังขาทริกของไอซีไทม์เมอร์ 555 ซึ่งต่อแบบโมโนสเตเบิลมัลติไวเบรเตอร์ ที่ขา Q ของไอซี 555 เอาต์พุตจะมีลักษณะเป็นพัลส์ และป้อนให้กับขา CLK ของไอซีการควมถี่ ไอซีตัวนี้จะนับพัลส์จำนวน 3 ลูก แล้วส่งข้อมูลให้กับภาคควบคุมเพื่อบอกว่ามีสัญญาณกระดิ่งเข้ามาที่ PABX



รูปที่ 3.10 แสดงวงจรตรวจจับสัญญาณกระดิ่ง

3.8 ส่วนควบคุมระบบ

วงจรควบคุมระบบประกอบด้วย 2 ส่วน คือ ตัววงจรและส่วนที่มีเป็นโปรแกรมสำหรับควบคุม ในส่วนของวงจรมันประกอบไปด้วย ไมโครคอนโทรลเลอร์ 8031 ซึ่งเป็นหัวใจหลักในการควบคุมระบบทั้งหมด และทำการเชื่อมต่อกับอุปกรณ์ I/O Port เพื่อควบคุมการทำงานของระบบทั้งหมด



รูปวางส่วนควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

โครงสร้างทางซอฟต์แวร์

สำหรับโปรแกรมที่เขียนขึ้นเพื่อควบคุมการทำงานของระบบ PABX ที่พัฒนาขึ้นนี้ใช้ภาษาแอสเซมบลีของไมโครคอนโทรลเลอร์ตระกูล MCS-51 โดยโปรแกรมนี้นี้ได้แยกเป็นโปรแกรมส่วนย่อย ๆ เรียกว่า “Sub routine” เพื่อให้บริการแก่ผู้ใช้โทรศัพท์ซึ่งมีทั้งหมด 6 เครื่อง ในการประมวลผลของซีพียู (Central Processing Unit) จะทำตามลำดับขั้นตอน เริ่มจากโทรศัพท์เครื่องที่ 1 ไปจนครบ 6 เครื่อง แล้วกลับมายังเครื่องที่ 1 วนให้บริการไปเรื่อย ๆ ในกรณีที่มิสายโทรเข้ามายังชุมสาย PABX จะเกิดการอินเตอร์รัพท์ให้ทำงาน ซึ่งในส่วนนี้ก็มีโปรแกรมย่อยให้บริการแก่ผู้สายนอกที่โทรเข้ามานั้น

4.1 รายละเอียดทางซอฟต์แวร์(software)

4.1.1 รายละเอียดของโปรแกรม

การทำงานของโปรแกรม เริ่มต้น จากการกำหนดค่าเริ่มต้นต่าง ๆ คือ การกำหนดหน่วยความจำภายในว่าตำแหน่งใดเก็บค่าใดไว้ ทำการกำหนดพอร์ท (port) ของ 8255 กำหนดพอร์ทควบคุมของ 8255 ทำการเคลียร์ค่าที่หน่วยความจำภายใน กำหนดค่าสแตคพอยเตอร์ (stack pointer) เริ่มต้นและทำการเคลียร์ค่าครอสพอยท์ (cross point) หลังจากนั้น โปรแกรมจะทำการวนการทำงานอยู่ในรูป (loop) ของโปรแกรมหลัก

4.1.2 รายละเอียดการทำงานของโปรแกรมหลัก

การทำงานของโปรแกรมหลักจะแบ่งการทำงานออกเป็น 2 ส่วนใหญ่ ๆ ส่วนที่ 1 คือ การทำการตรวจเช็ค และให้บริการคู่สายภายนอก ซึ่งจะทำการตรวจสอบคู่สายภายนอก หากมีการใช้งานคู่สายนั้นก็จะทำการตอบสนองการใช้งาน ส่วนที่ 2 คือ การทำการตรวจเช็คและให้บริการคู่สายภายในซึ่งจะทำการตรวจสอบคู่สายภายในทีละคู่สายหากมีการใช้งานคู่สายนั้นก็จะทำการตอบสนองการใช้งานหากไม่มีการเรียกใช้คู่สายนั้น โปรแกรมจะทำการตรวจเช็คคู่สายต่อไปจนครบ 6 คู่สาย

4.2 วิธีการใช้งานเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

ขั้นตอนการใช้งานของเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ ที่สร้างขึ้นสามารถแบ่งการทำงานออกได้เป็น 3 ลักษณะ คือ

1. เครื่องโทรศัพท์ภายนอกติดต่อโทรศัพท์ภายใน
2. เครื่องโทรศัพท์ภายในติดต่อโทรศัพท์ภายนอก

3. เครื่องโทรศัพท์ภายในติดต่อโทรศัพท์ภายใน

4.2.1 เครื่องโทรศัพท์ภายนอกติดต่อโทรศัพท์ภายใน

ถ้าหากมีสายโทรเข้ามา ชุมสายจะทำการตรวจเช็คคู่สายภายนอก หากคู่สายภายนอกว่างชุมสายก็จะทำการตอบรับอัตโนมัติ และรับหมายเลขของคู่สายภายใน และตรวจสอบคู่สายภายในว่ามีการใช้งานหรือไม่ หากคู่สายภายในว่างก็จะทำการต่อช่องทางสนทนา และเคลียร์ค่าเมื่อสิ้นสุดการใช้งาน หากคู่สายภายในไม่ว่างก็จะส่งสัญญาณไม่ว่างให้แก่สายนอก

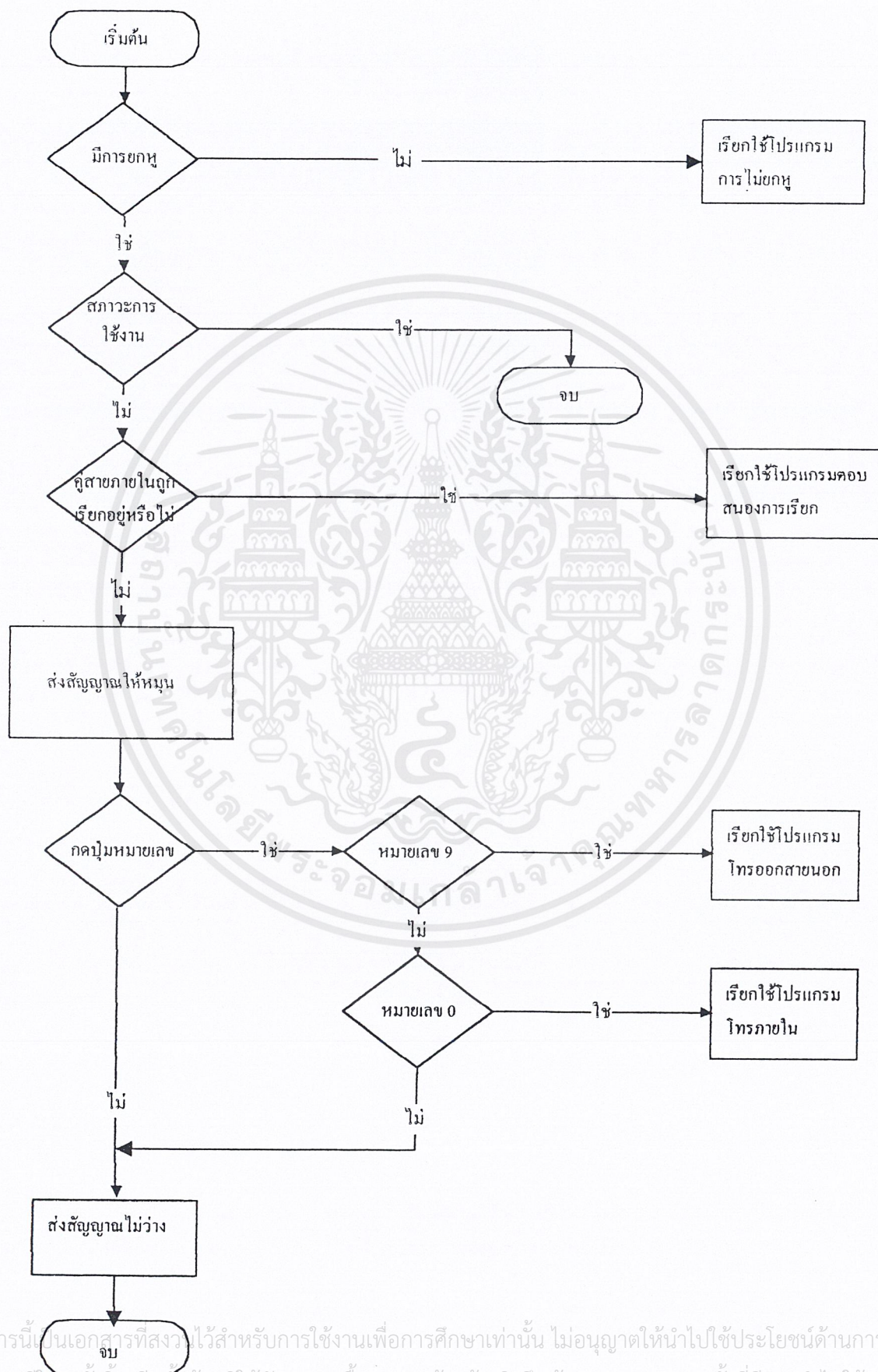
4.2.2 เครื่องโทรศัพท์ภายในติดต่อโทรศัพท์ภายนอก

หากคู่สายภายในต้องการติดต่อโทรออกภายนอกจะยกหูและกด 9 ชุมสายจะทำการตรวจเช็คคู่สายภายนอก หากคู่สายภายนอกว่างชุมสายจะส่งสัญญาณให้หมุนเพื่อรอรับการกดหมายเลขภายนอก และทำการต่อช่องทางสนทนาต่อไป หากคู่สายภายนอกไม่ว่างก็จะส่งสัญญาณไม่ว่างให้แก่สายใน

4.2.3 เครื่องโทรศัพท์ภายในติดต่อโทรศัพท์ภายใน

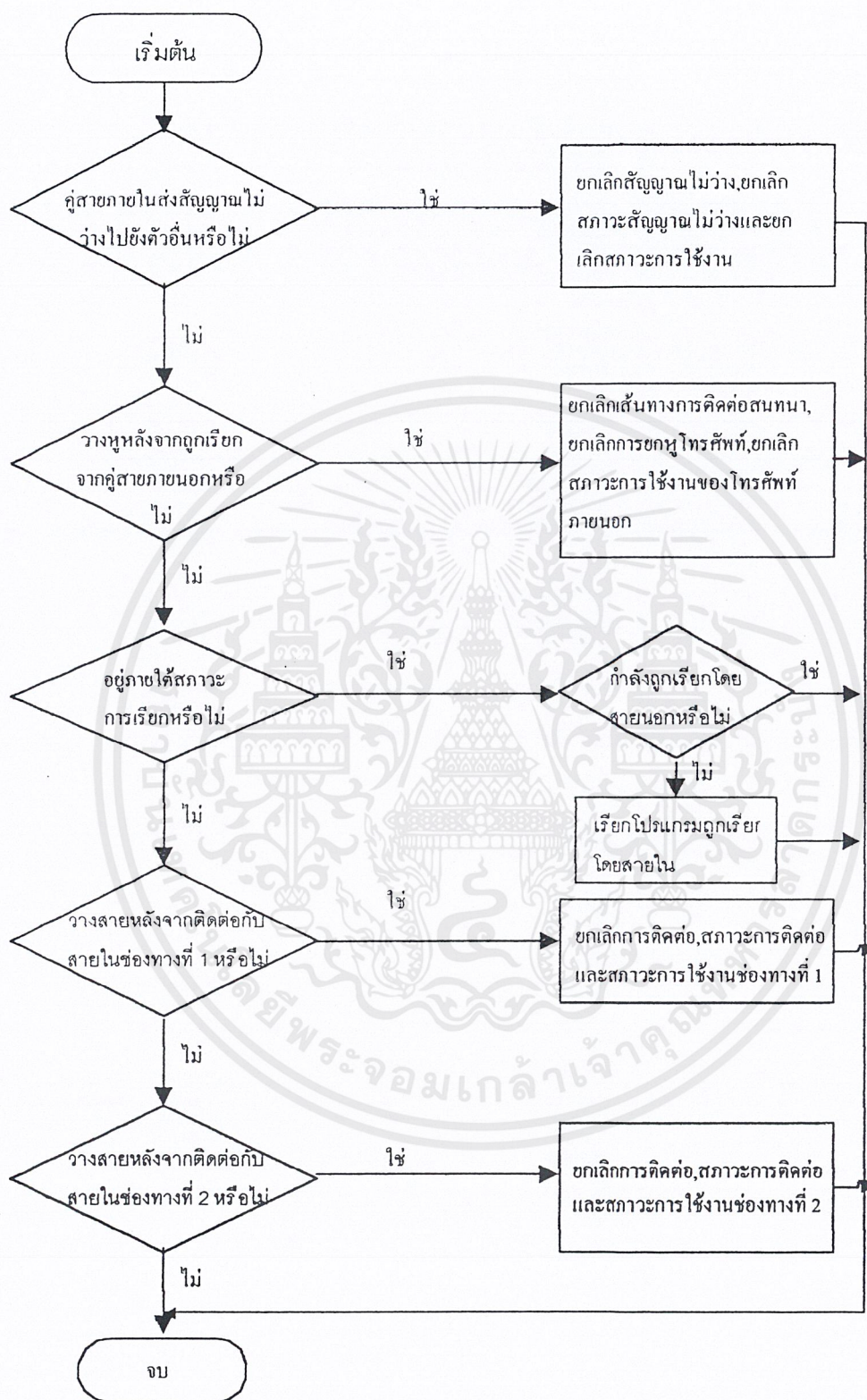
หากคู่สายภายในต้องการโทรติดต่อคู่สายภายใน จะยกหูและกด 0 ชุมสายจะทำการตรวจเช็คช่องทางสนทนาว่างหรือไม่ หากเส้นทางสนทนาว่างชุมสายจะส่งสัญญาณให้หมุนเพื่อรอรับการกดหมายเลขของคู่สายภายใน และตรวจสอบคู่สายภายใน หากคู่สายภายในว่างก็จะทำการต่อช่องทางสนทนาต่อไป หากคู่สายภายในไม่ว่างก็จะส่งสัญญาณไม่ว่างให้แก่สายใน

แผนผังระบบโปรแกรมของส่วนโทรศัพท์ภายใน



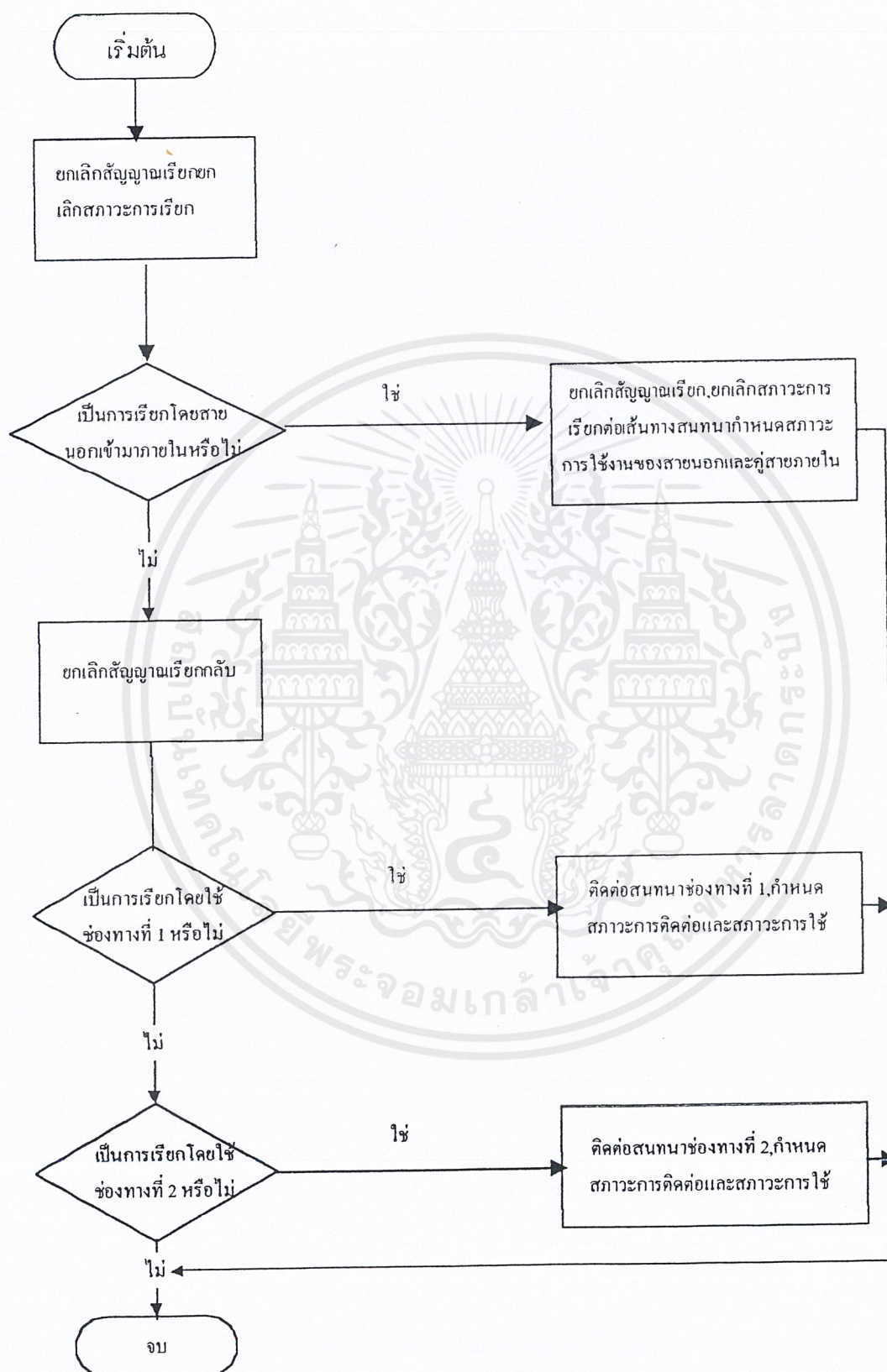
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมการไม่ยกหู



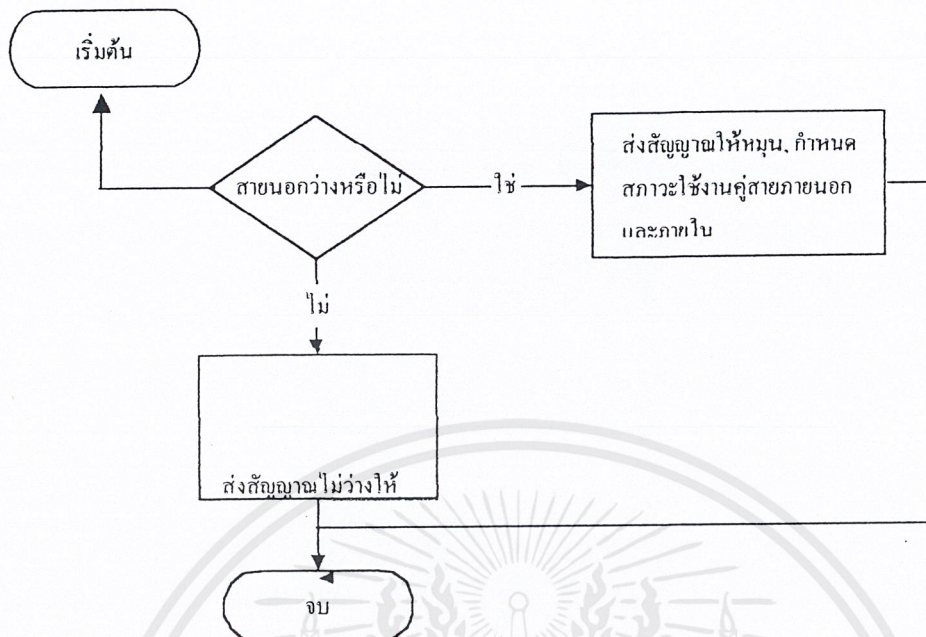
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมตอบสนองการเรียก

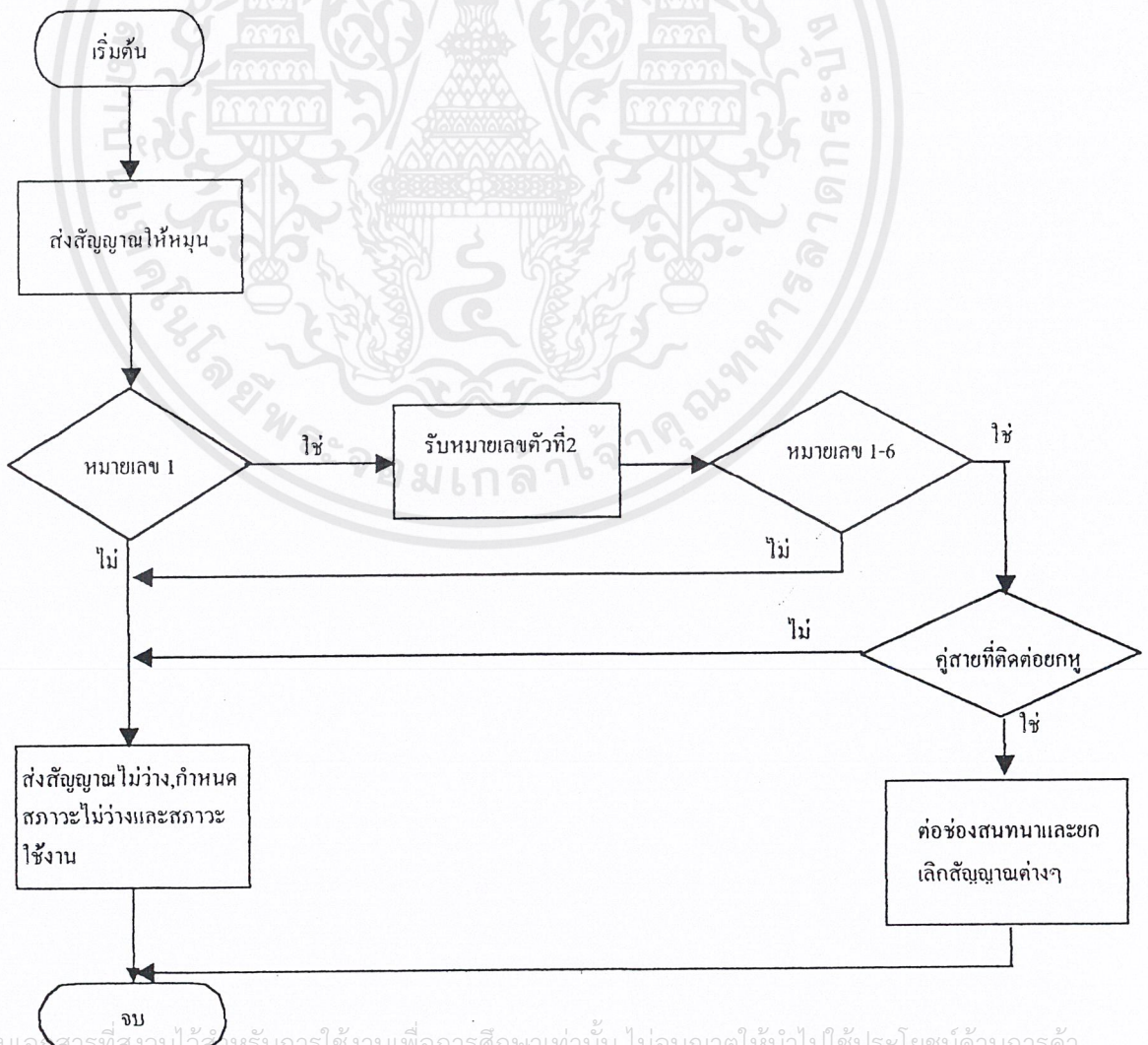


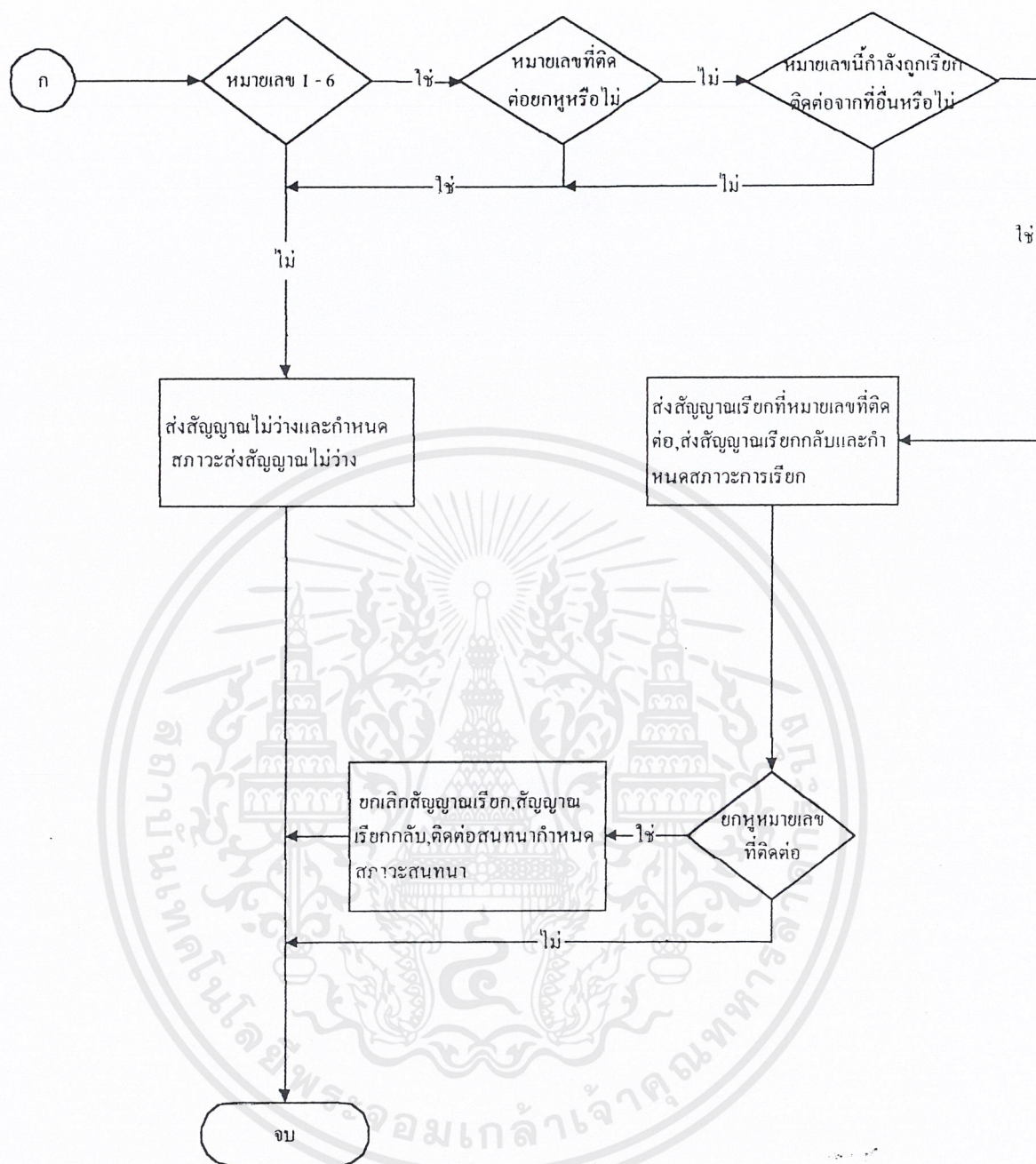
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมโทรออกสายนอก



โปรแกรมโทรเข้าสายใน





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การทดลองและผลการทดลอง

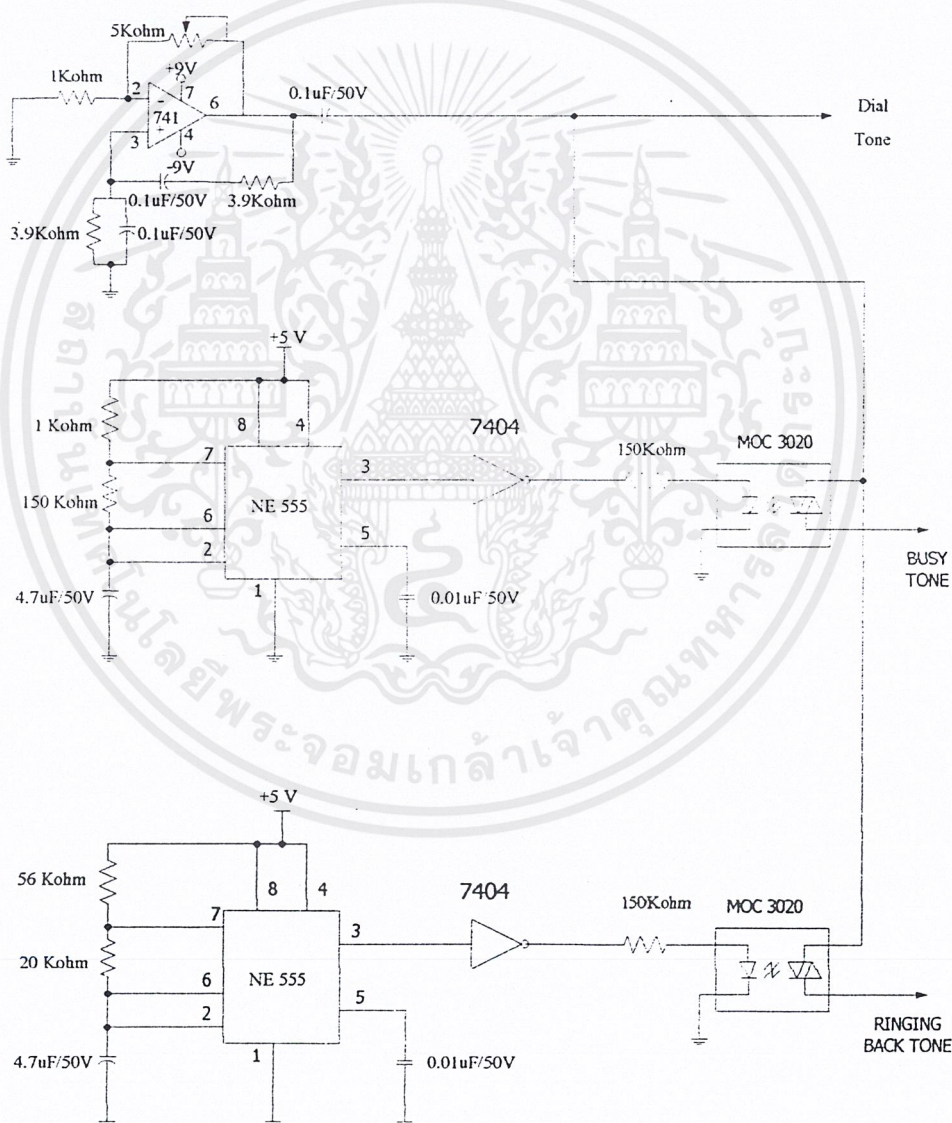
5.1 การทดลองวงจรกำเนิดสัญญาณโทน

ลำดับขั้นการทดลอง

5.1.1 ต่อวงจรตามรูปที่ 5.1

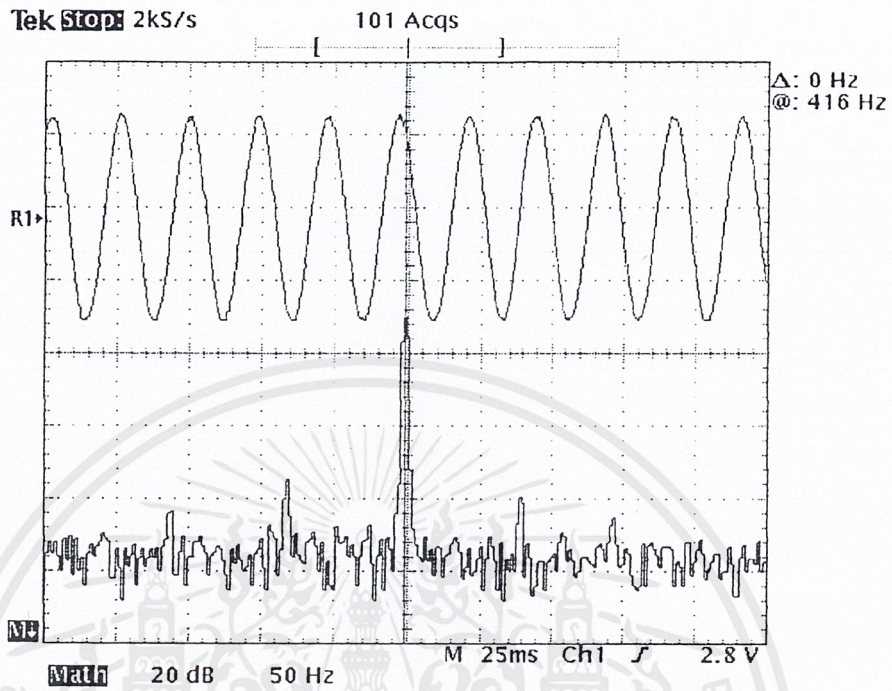
5.1.2 ต่อแรงดันตามที่วงจรกำหนด

5.1.3 วัดรูปสัญญาณ และบันทึกผลการทดลอง

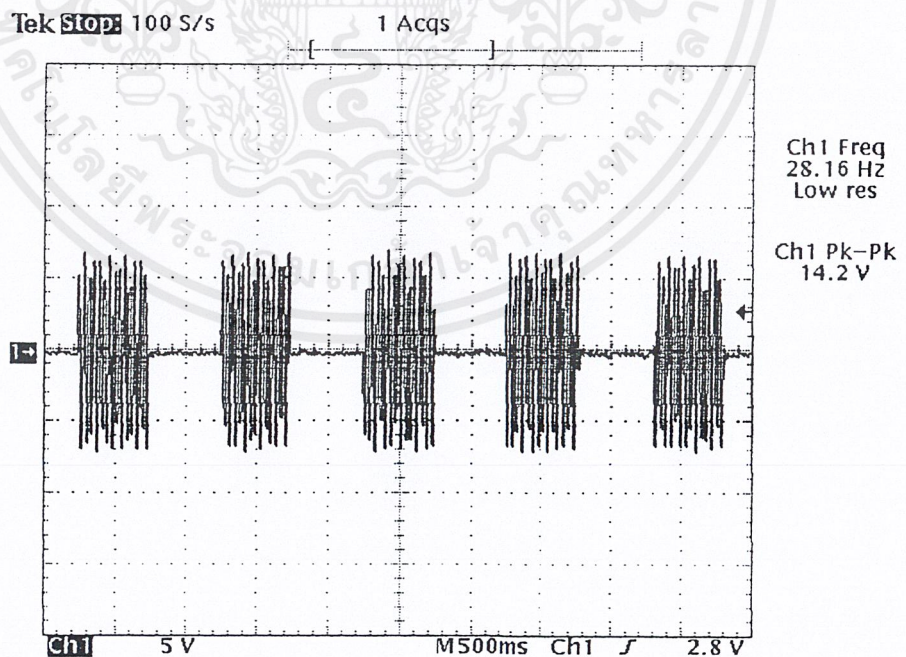


5.1 แสดงวงจรกำเนิดสัญญาณโทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

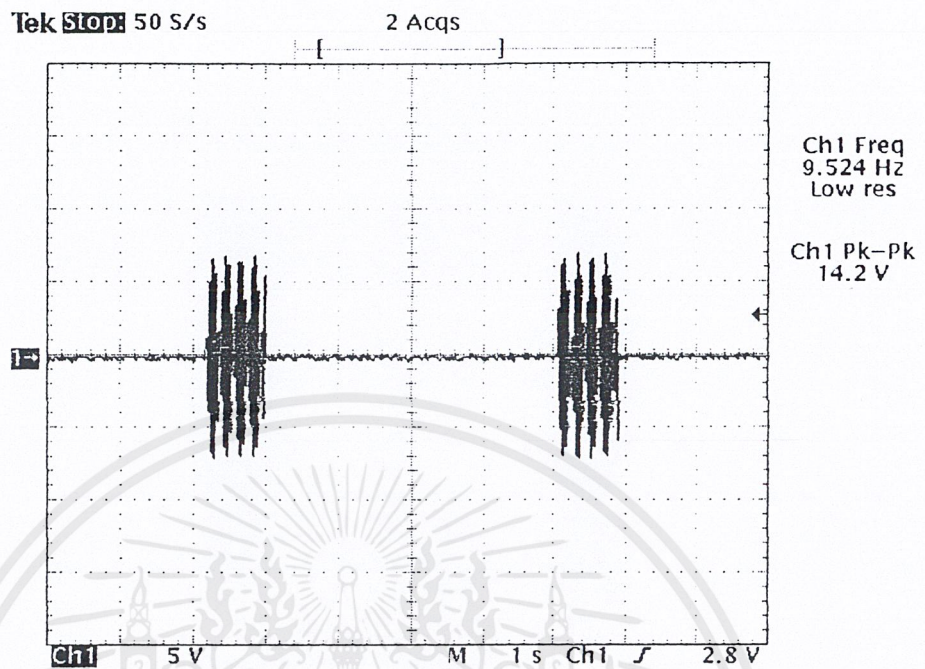


รูปที่ 5.2 แสดงสัญญาณ DIAL TONE ในแกนเวลาและแกนความถี่



รูปที่ 5.3 แสดงสัญญาณ BUSY TONE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 แสดงสัญญาณ RING BACK TONE

ผลการทดลอง

จากการทดลองเมื่อทำการทดลองวัดสัญญาณจะได้สัญญาณ Dial Tone, Busy Tone และ Ring Back Tone ดังแสดงในรูปที่ 5.2 , 5.3 และ 5.4 ตามลำดับ โดยลักษณะของสัญญาณจะมีค่าตามที่คำนวณไว้

5.2 การทดลองวงจรถอดรหัสเลขหมายโทรศัพท์

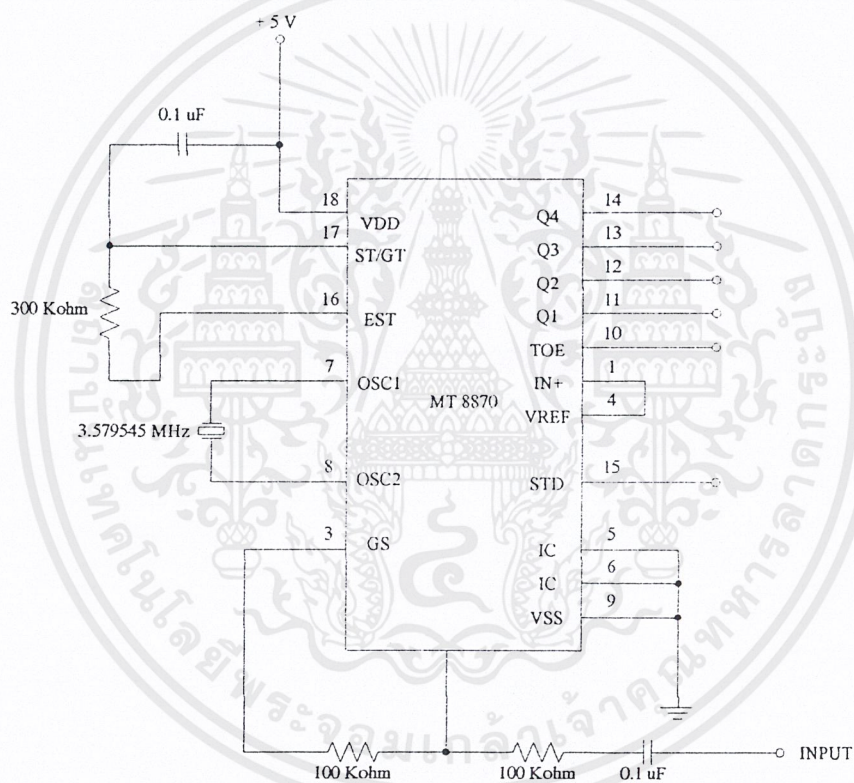
ลำดับขั้นตอนการทดลอง

5.2.1 ต่อวงจรตามรูปที่ 5.5

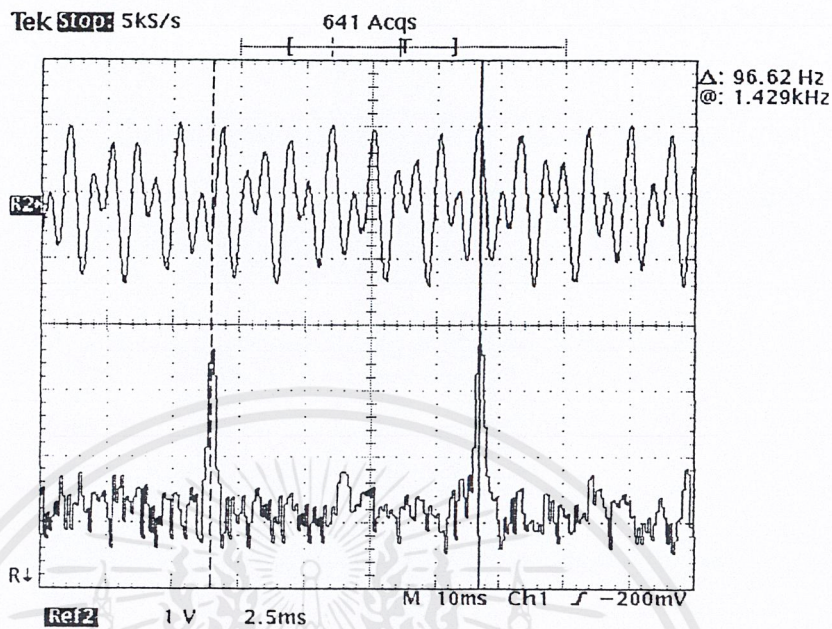
5.2.2 ต่อแรงดันตามที่กำหนดไว้

5.2.3 นำขาอินพุตไปต่อกับคู่สายโทรศัพท์

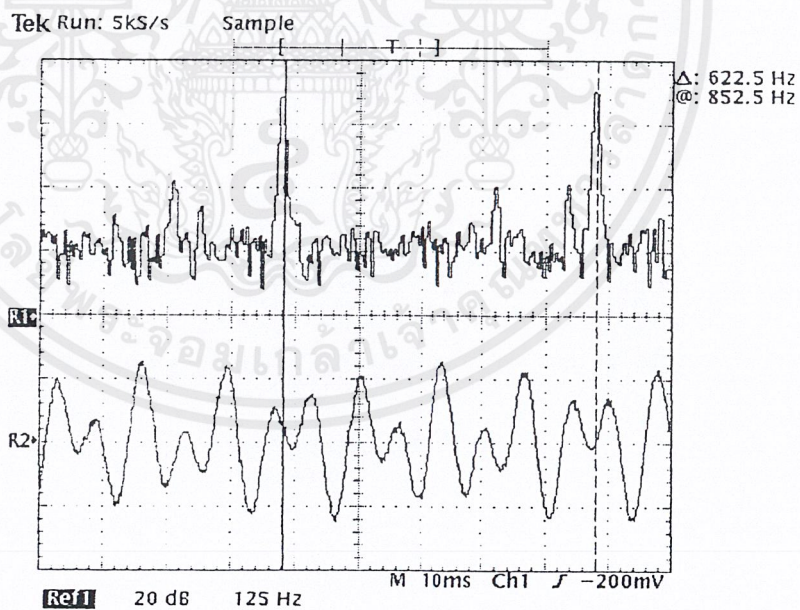
5.2.4 ทดลองกดปุ่มเลขหมายโทรศัพท์ และบันทึกผลการทดลอง



รูปที่ 5.5 แสดงวงจรถอดรหัสเลขหมายโทรศัพท์



รูปที่ 5.6 แสดงการกดหมายเลข 1



รูปที่ 5.7 แสดงการกดหมายเลข 9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TELEPHONE UMBER	OUTPUT				
	TOE	D	C	B	A
1	1	0	0	0	1
2	1	0	0	1	0
3	1	0	0	1	1
4	1	0	1	0	0
5	1	0	1	0	1
6	1	0	1	1	0
7	1	0	1	1	1
8	1	1	0	0	0
9	1	1	0	0	1
0	1	1	0	1	0
*	1	1	0	1	1
#	1	1	1	0	0

ตารางที่ 5.1 แสดงรหัส BINARY จากวงจร DTMF DECODER

5.3 การทดลองวงจรตอบรับอัตโนมัติ

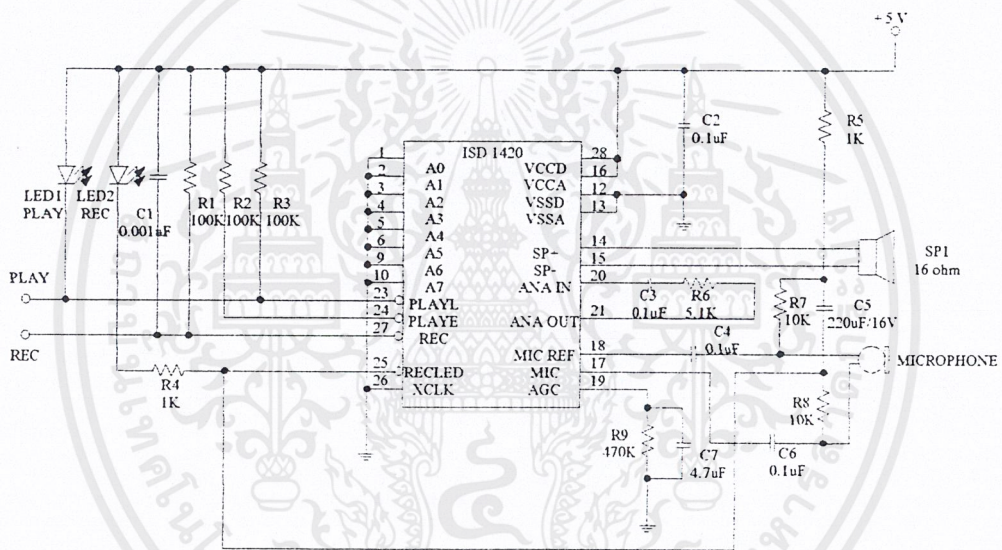
ลำดับขั้นการทดลอง

5.3.1 ค่อวงจรตามรูปที่

5.3.2 ป้อนแรงดันไปตามที่กำหนด

5.3.3 ทำการต่อสวิตช์ REC ลงกราวด์ แล้วพูดใส่ไมโครโฟน เพื่อทำการบันทึกเสียงพูด จนกว่าไฟที่ REC LEDจะดับ

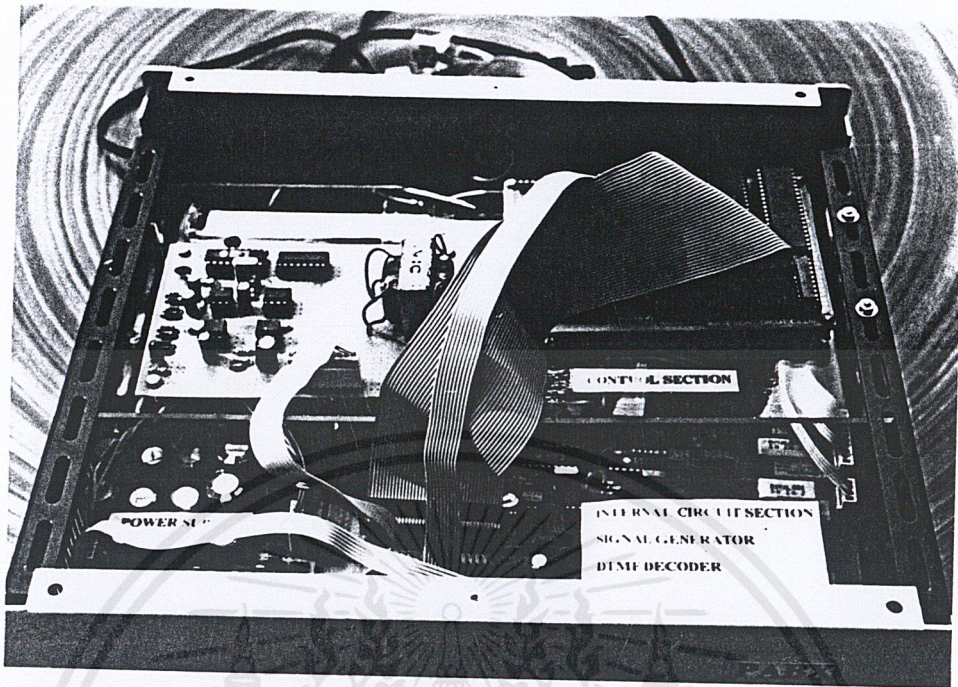
5.3.4 จากนั้นต่อสวิตช์ PLAY ลงกราวด์เพื่อทดลองฟังเสียงที่ได้ทำการบันทึกไว้



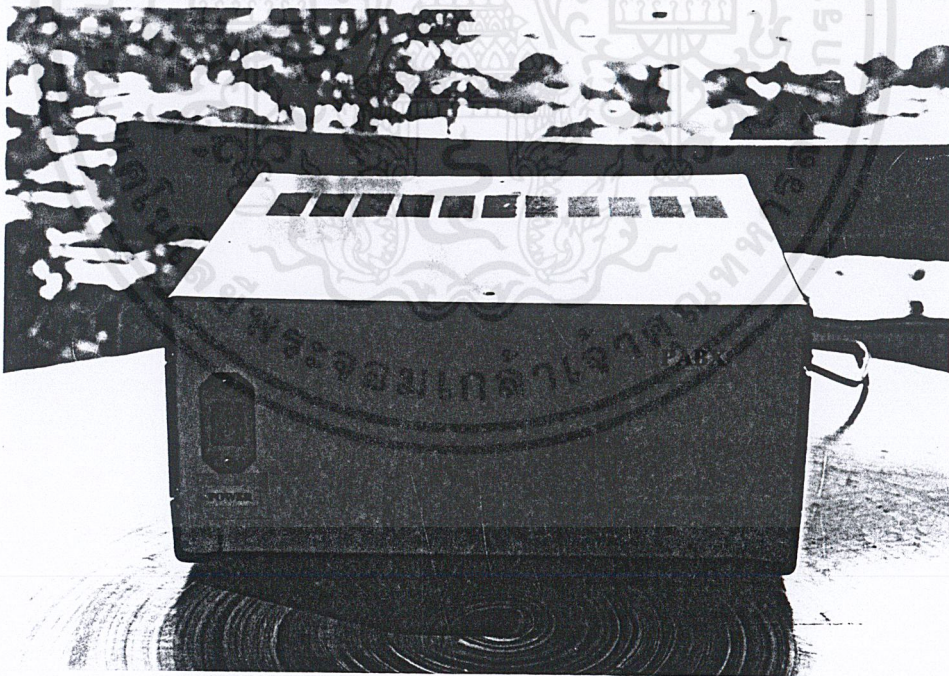
รูปที่ 5.8 แสดงวงจรตอบรับอัตโนมัติ

ผลการทดลอง

จากการทดลองพบว่าวงจรนี้สามารถบันทึกเสียงได้นาน 20 วินาทีซึ่งเป็นไปตามกำหนด โดยเสียงที่ทำการบันทึกยังมีสัญญาณรบกวนอยู่บ้างเล็กน้อย และสามารถที่จะบันทึกซ้ำใหม่ได้

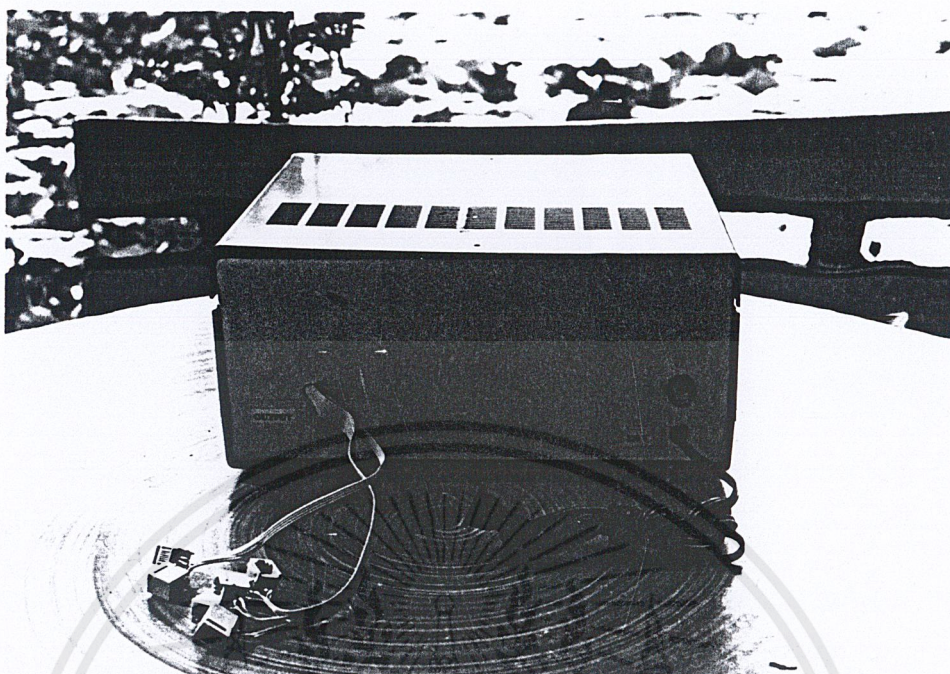


รูปที่ 5.9 แสดงวงจรภายในตู้สาขาโทรศัพท์อัตโนมัติ

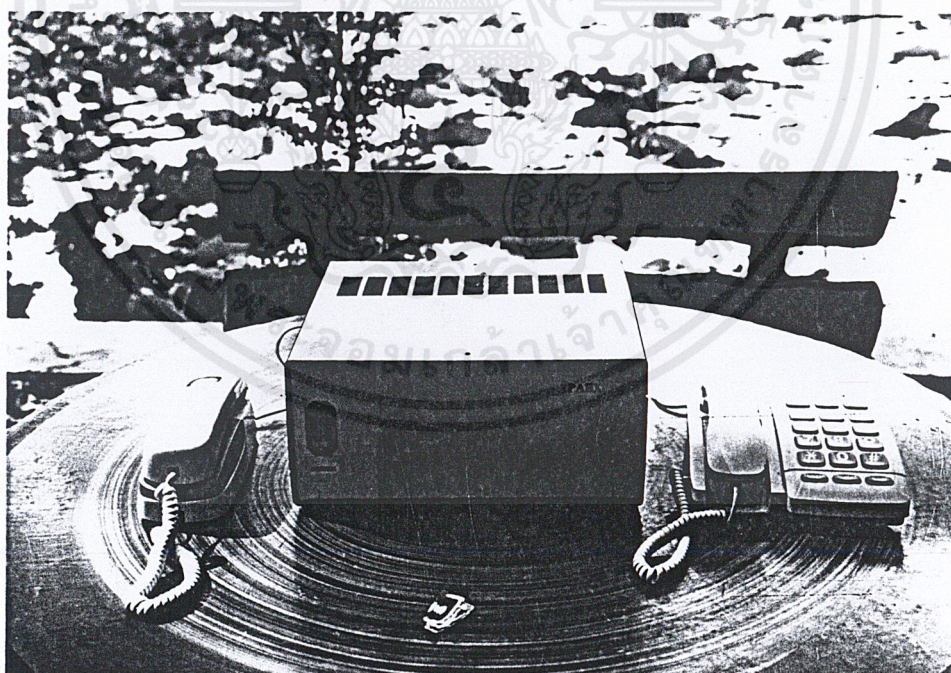


รูปที่ 5.10 แสดงด้านหน้าของตู้สาขาโทรศัพท์อัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.11 แสดงด้านหลังของตู้สาขาโทรศัพท์อัตโนมัติ



รูปที่ 5.12 แสดงการต่อโทรศัพท์เข้ากับตู้สาขาโทรศัพท์อัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทวิจารณ์และสรุปผล

6.1 บทสรุป

การติดต่อภายนอก

วงจร Ringing Signal Detect ที่สร้างขึ้นสามารถทำงานโดยการตรวจจับสัญญาณเรียกที่เข้ามาได้เมื่อวงจรตรวจจับสัญญาณได้ก็จะส่งสถานะ “1” ไปยังภาคคอนโทรลเพื่อให้ส่งสัญญาณไปควบคุมการต่อส่วนเชื่อมต่อทางเดินของเสียงกับส่วนตอบรับอัตโนมัติ

เมื่อได้รับสถานะ “1” จากภาคคอนโทรล วงจรส่วนตอบรับอัตโนมัติจะทำการเล่นกลับเสียงพูดที่ได้บันทึกไว้ภายในเวลา 20 วินาที หลังจากนั้นภาคคอนโทรลจะทำการเคลียร์ค่าสถานะนั้นไป

จากนั้นวงจร DTMF Decoder จะทำการถอดรหัสสัญญาณจากการกดเป็นโทรศัพท์ของผู้ใช้ให้เป็นรหัสข้อมูล BCD 4 บิต และส่งไปให้ภาคคอนโทรลทำการวิเคราะห์เพื่อเลือกคู่สายภายในที่จะทำการติดต่อโดยส่งค่าแอดเดรสไปยังวงจร Cross Point Switch

เมื่อได้รับค่าแอดเดรสจากภาคคอนโทรลวงจร Cross Point Switch จะทำการเชื่อมต่อกับคู่สายภายนอกกับเครื่องโทรศัพท์ภายในที่ต้องการติดต่อ และเชื่อมต่อสัญญาณเสียงต่างๆจากวงจร Tone Generator ไปยังเครื่องโทรศัพท์ภายในที่ต้องการติดต่อ และคู่สายภายนอกที่เรียกเข้ามา

วงจร Tone Generator ที่สร้างขึ้นสามารถสร้างสัญญาณบอกสถานะของโทรศัพท์ชนิดต่างๆคือสัญญาณเรียก (Ringing Signal) สัญญาณให้หมุน (Dial Tone) สัญญาณเรียกกลับ (Ring Back Tone) และสัญญาณไม่ว่าง (Busy Tone) เพื่อนำมาใช้งานต่อไป

การติดต่อภายใน

วงจร EXT Interface Circuit ที่สร้างขึ้นสามารถตรวจจับการยกหูของเครื่องโทรศัพท์ภายในได้และส่งสถานะไปบอกภาคคอนโทรล เพื่อให้ส่งค่าแอดเดรสให้วงจร Cross Point Switch ทำการเชื่อมต่อสัญญาณเสียงจากวงจร Tone Generator ไปยังเครื่องโทรศัพท์ที่ทำการยกหู

เมื่อผู้ใช้โทรศัพท์ภายในกดหมายเลข “0” ซึ่งเป็นการติดต่อภายในวงจร DTMF Decoder จะทำการถอดรหัสสัญญาณจากการกดเป็นโทรศัพท์ของผู้ใช้ให้เป็นรหัสข้อมูล BCD 4 บิต และส่งไปให้ภาคคอนโทรลทำการวิเคราะห์เพื่อเลือกคู่สายภายในที่จะทำการติดต่อ โดยส่งค่าแอดเดรสไปยังวงจร Cross Point Switch

เมื่อได้รับค่าแอดเดรสจากภาคคอนโทรล วงจร Cross Point Switch จะทำการเชื่อมต่อเครื่องโทรศัพท์ภายในที่เรียกเข้ากับเครื่องโทรศัพท์ภายในที่ต้องการติดต่อ

เมื่อเครื่องที่ถูกเรียกมีสถานะว่าง วงจร EXT Interface Circuit จะเชื่อมต่อสัญญาณกระดิ่งไปยังเครื่องโทรศัพท์ภายในที่ถูกเรียก เมื่อทำการยกหู วงจร EXT Interface Circuit จะสามารถตรวจจับได้และส่งสถานะไปให้ภาคคอนโทรล ต่อไปการสนทนาจะเริ่มขึ้น

6.2 ประโยชน์ที่ได้รับจากการทำโครงการ

1. ทำให้ได้รับความรู้ในการทำงานของเครื่องชุมสายโทรศัพท์สาขาปลายทางอัตโนมัติ
2. เพื่อเป็นแนวทางในการศึกษาและพัฒนาระบบเครื่องชุมสายโทรศัพท์สาขาปลายทางอัตโนมัติ

เมื่อนำวงจรมาเชื่อมต่อกันหลายวงจร จะเกิดสัญญาณรบกวนขึ้น เป็นผลให้สัญญาณเข้าที่พูดที่ได้ไม่สมบูรณ์ สัญญาณเสียงที่ได้จะไม่ชัดเจนเท่าที่ควร การใช้ครอสพอยท์สวิตช์ (CROSS POINT SWITCH) ซึ่งเป็น อนาลอกสวิตช์ (ANALOG SWITCH) ทำให้ยุ่งยากในการเขียน โปรแกรมควบคุมการทำงาน





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

;*****
;                                ORG      0000H
;*****
;                                SET  INTERNAL RAM
;*****

```

```

TOT_LIN      EQU      20H
MARK_TOT     EQU      21H
TOT_DATA     EQU      22H
TOT_STD      EQU      23H
TOT_HK       EQU      24H
TOT_HK1      EQU      25H
TOT_RING1    EQU      26H
TOTBST_S     EQU      27H
TOTREAD_S    EQU      28H
TOT_ON_S     EQU      29H
TOTRING_S    EQU      2AH
TOT_RING     EQU      2BH
TOT_CNT1     EQU      2CH
TOT_CNT2     EQU      2DH
TOT_CNT3     EQU      2EH
TOT_CNT4     EQU      2FH
TOT_CNT5     EQU      30H
TOT_CNT6     EQU      31H
X_LIN        EQU      32H
MARK_X       EQU      33H
X_DATA       EQU      34H
X_HK         EQU      35H
XBST_S       EQU      36H
XREAD_S      EQU      37H
XRING_S      EQU      38H
X_RING       EQU      39H
XCALL        EQU      3AH
XCALL_B1     EQU      3BH
XCALL_B2     EQU      3CH
X_CALL       EQU      3DH
X1_CALL      EQU      3EH
X2_CALL      EQU      3FH
X3_CALL      EQU      40H
X4_CALL      EQU      41H
X5_CALL      EQU      42H
X6_CALL      EQU      43H

```

```

;*****
;                                SET  PORT
;*****

```

```

TOTDIS_P     EQU      0B003H      ;8255 NO 1
TOTHK_P      EQU      0B001H
TOTDTMF_P    EQU      0B002H
CTL1_P       EQU      0B003H
TOTANS_P     EQU      0C019H      ;8255 NO 2
TOE_P        EQU      0C011H
DATA_STD_P   EQU      0C012H
CTL2_P       EQU      0C013H
DATAIN_P     EQU      0E018H      ;8255 NO 3
STROBE_P     EQU      0E019H
ADDRESS_P    EQU      0E01AH
CTL3_P       EQU      0E01BH
XHK_P        EQU      0F01CH      ;8255 NO 4
XBELL_P      EQU      0F01DH
CTL4_P       EQU      0F01FH

```

```

;*****
;                                DELAY
;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

; *****
MOV     SP,#50H
MOV     B,#01H
POWER1_D: MOV     R0,#20H
POWER2_D: MOV     R1,#80H
POWER3_D: DJNZ    R1,POWER3_D
          DJNZ    R0,POWER2_D
          DJNZ    B,POWER1_D

; *****
;          CLEAR INTERNAL RAM
; *****

CLR_RAM: MOV     B,#30H
          MOV     R0,#20H
          MOV     @R0,#00H
          INC     R0
          DJNZ    B,CLR_RAM
          MOV     TOT_HK1,#0FFH
          MOV     TOT_RING1,#0FFH

; *****
;          CONTROL PORT
; *****

MOV     DPTR,#CTL1_P
MOV     A,#91H
MOVX    @DPTR,A
MOV     DPTR,#CTL2_P
MOV     A,#89H
MOVX    @DPTR,A
MOV     DPTR,#CTL3_P
MOV     A,#80H
MOVX    @DPTR,A
MOV     DPTR,#CTL4_P
MOV     A,#90H
MOVX    @DPTR,A

; *****
;          CLEAR PORT
; *****

MOV     A,#00H
MOV     DPTR,#DATAIN_P
MOVX    @DPTR,A
MOV     DPTR,#STROBE_P

MOVX    @DPTR,A
MOV     DPTR,#XBELL_P

MOVX    @DPTR,A
MOV     DPTR,#TOTHK_P

LOOP1:  MOVX    @DPTR,A
        MOV     DPTR,#ADDRESS_P

        MOVX    @DPTR,A
        PUSH    ACC
        MOV     A,#0FFH
        MOV     DPTR,#STROBE_P

        MOVX    @DPTR,A
        MOV     R0,#80H
        DJNZ    R0,DELAY1
        MOV     A,#00H
        MOVX    @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

        POP    ACC
        INC    A
        CJNE   A, #10H, LOOP1

;*****
;          MAIN PROGRAM
;*****

MAIN_LOOP:  MOV    A, #00H
            LCALL  LOOP_EXT
            MOV    A, #00H
LOOP_C:     MOV    X_LIN, A
            PUSH   ACC
            LCALL  LOOP_INT
            POP    ACC
            INC    A
            CJNE   A, #06H, LOOP_C
            LJMP   MAIN_LOOP

LOOP_EXT:   MOV    A, TOT_LIN
            MOV    DPTR, #TOTMARK_TB
            MOVC   A, @A+DPTR
            MOV    MARK_TOT, A
            MOV    A, MARK_TOT           ;CHECK ICT HOOK STATUS
            ANL    A, TOT_HK
            JZ     NOHOOK_A
            MOV    A, MARK_TOT           ;CHECK ICT READ STATUS
            ANL    A, TOTREAD_S
            JNZ    READ_A
            MOV    A, MARK_TOT           ;CHECK ICT ON STATUS
            ANL    A, TOT_ON_S
            JZ     TOT_ON_A
            MOV    A, MARK_TOT           ;CHECK ICT RINGBACK STATUS
            ANL    A, TOTRING_S
            JZ     TOT_RBT_C1
            MOV    A, MARK_TOT           ;CHECK ICT BUSY STATUS
            ANL    A, TOTBST_S
            JZ     TOT_BST_C1
READ_A:     RET

TOT_ON_A:   LJMP   TOT_ON_B
NOHOOK_A:   MOV    A, TOT_LIN
            MOV    DPTR, #TOTRING_TB
            MOVC   A, @A+DPTR
            MOV    R0, A
            MOV    DPTR, #TOTDIS_P
            MOVX   A, @DPTR
            ANL    A, R0
            JNZ    TOT_X1
            RET

TOT_X1:     MOV    A, MARK_TOT           ;SEND ICT HOOK
            ORL    A, TOT_HK
            MOV    TOT_HK, A
            ORL    A, #10H
            MOV    DPTR, #TOTHK_P
            MOVX   @DPTR, A
            ANL    A, 0EFH
            MOV    DPTR, #TOTHK_P
            MOVX   @DPTR, A
            MOV    A, TOT_LIN
            MOV    DPTR, #ANSWER_TB
            MOVC   A, @A+DPTR
            MOV    DPTR, #TOTANS_P
            MOVX   @DPTR, A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

MOV     A,MARK_TOT           ;SET ICI ON STATUS
ORL     A,TOT_ON_S
RET

TOT_RBT_C1:  MOV     A,TOT_CNT1           ;CHECK ICI COUNTER = FFH
MOV     R0,A
INC     @R0
LCALL   RBTDELAY1
MOV     A,#0FFH
XRL     A,@R0
JZ      TOT_RBT_C2
RET

TOT_RBT_C2:  LCALL   ST_RBT_TOT           ;STOP TOT RING BACK TONE
MOV     A,#TOT_RING1         ;STOP EXT RINGING TONE
MOV     R1,A
MOV     A,@R1
MOV     @R1,#0FFH           ;CLEAR ICI RING = FFH
MOV     DPTR,#XMARK_TB
MOVC    A,@A+DPTR
CPL     A
ANL     A,XRING_S
MOV     DPTR,#XBELL_P
MOVX    @DPTR,A
MOV     XRING_S,A           ;CLEAR EXT RING
MOV     @R0,#00H           ;SET ICI COUNTER = 00H
MOV     A,MARK_TOT         ;CLEAR ICI RING STATUS
CPL     A
ANL     A,TOTRING_S
MOV     TOTRING_S,A
LCALL   BST_TOT             ;SEND ICI BUSY TONE
RET

TOT_BST_C1:  MOV     A,TOT_CNT4           ;CHECK ICI COUNTER = 90H
MOV     R0,A
INC     @R0
MOV     A,#90H
XRL     A,@R0
JZ      TOT_BST_C2
RET

TOT_BST_C2:  LCALL   ST_BSTTOT           ;STOP ICI BUSY TONE
MOV     A,MARK_TOT         ;STOP TOT HOOK
CPL     A
ANL     A,TOT_HK
MOV     TOT_HK,A
MOV     DPTR,#TOTHK_P
MOVX    @DPTR,A
MOV     @R0,#00H           ;SET ICI COUNTER = 00H
MOV     A,MARK_TOT         ;CLEAR ICI BUSY
CPL     A
ANL     A,TOTBST_S
MOV     TOTBST_S,A
RET

TOT_ON_B:    MOV     DPTR,#TOTDTMF_P     ;CHECK ICI DTMF STATUS
MOVX    A,@DPTR
ANL     A,#01H
MOV     R2,A
MOV     R1,#10H

DELAY2:      DJNZ    R1,DELAY2
MOV     DPTR,#TOTDTMF_P
MOVX    A,@DPTR
ANL     A,#01H
ANL     A,R2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

JNZ    TOT_EXT3
LCALL  BST_TOT
RET

```

```

TOT_EXT3:  MOV    A,TOT_LIN
           MOV    DPTR,#TOE_TB1    ;SEND TOE TOE DTMF
           MOVC   A,@A+DPTR
           ORL    A,TOT_HK
           MOV    DPTR,#TOTDTMF_P
           MOVX   @DPTR,A
           MOV    TOT_HK,A
           MOV    DPTR,#DATA_STD_P
           MOVX   A,@DPTR
           ANL    A,#0FH
           MOV    TOT_DATA,A
           MOV    A,TOT_LIN
           MOV    DPTR,#TOE_TB1    ;STOP TOE TOE DTMF
           MOVC   A,@A+DPTR
           CPL    A
           ANL    A,TOT_HK
           MOV    DPTR,#TOTDTMF_P
           MOVX   @DPTR,A
           MOV    TOT_HK,A
           MOV    A,MARK_TOT        ;CLEAR TOT ON STATUS
           CPL    A
           ANL    A,TOT_ON_S
           MOV    TOT_ON_S,A
           MOV    R0,#01H           ;CHECK KEY 1 - 6
KEY1:      MOV    A,TOT_DATA
           XRL    A,R0
           JZ     TOT_EXT4
           INC    R0
           CJNE   R0,#07H,KEY1
           LCALL  BST_TOT           ;SEND TOT BUSY TONE
           RET

TOT_EXT4:  MOV    A,TOT_DATA
           MOV    B,A
           MOV    A,#30H
HK_LOOP1:  RL     A
           DJNZ   B,HK_LOOP1
           MOV    TOT_RING,A        ;CHECK EXT HOOK STATUS
           ANL    A,X_HK
           JNZ    TOT_EXT5
           LCALL  BST_TOT           ;SEND BUSY TONE
           RET

TOT_EXT5:  MOV    A,TOT_RING        ;CHECK EXT RINGING
           ANL    A,XRING_S
           JZ     TOT_EXT6
           LCALL  BST_TOT           ;SEND TOT BUSY TONE
           RET

TOT_EXT6:  LCALL  RBT_TOT           ;SEND RING BACK TONE
           MOV    A,TOT_RING        ;SEND EXT RINGING TONE
           ORL    A,XRING_S
           MOV    XRING_S,A        ;SET EXT RING STATUS
           MOV    DPTR,#XBELL_P
           MOVX   @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

MOV    R0,#TOT_DATA
DEC    @R0
MOV    A,#TOT_RING1
MOV    R1,A
MOV    @R1,TOT_DATA
MOV    A,MARK_TOT      ;SET RING STATUS
ORL    A,TOTRING_S
MOV    TOTRING_S,A
RET

RBTDELAY1:  MOV    B,#01H      ;DELAY TOT RING BACK TONE
RBT_DELAY1:  MOV    R1,#0FFH
RBT_DELAY2:  MOV    R2,#0FFH
RBT_DELAY3:  DJNZ   R2,RBT_DELAY3
            DJNZ   R1,RBT_DELAY2
            DJNZ   B,RBT_DELAY1
            RET

LOOP_INT:   MOV    A,X_LIN
            MOV    DPTR,#XMARK_TB
            MOVC   A,@A+DPTR
            MOV    MARK_X,A
X_HK1:      MOV    DPTR,#XHK_P      ;COMPARE EXT HOOK
            MOVX   A,@DPTR
            MOV    R0,A
            LCALL  HKDELAY
            MOV    DPTR,#XHK_P
            MOVX   A,@DPTR
            XRL    A,R0
            JNZ    X_HK1
            MOV    X_HK,R0
            MOV    A,MARK_X      ;CHECK EXTHOOK STATUS
            ANL    A,X_HK
            JNZ    NOHOOK_B
            MOV    A,MARK_X      ;CHECK EXT READ STATUS
            ANL    A,XREAD_S
            JNZ    READ_B
            MOV    A,MARK_X      ;CHECK EXTRING STATUS
            ANL    A,XRING_S
            JNZ    XRING1
            LJMP   NO_XRING
READ_B:     LJMP   READ1
XRING1:     LJMP   XRING2

NOHOOK_B:   MOV    A,MARK_X      ;CHECK EXT BUSY STATUS
            ANL    A,XBST_S
            JNZ    XBST_C
            MOV    A,X_LIN      ;CHECK EXT IC TOT
            XRL    A,TOT_HK1
            JZ     TOT_CLR10
            MOV    A,MARK_X      ;CHECK EXTRING STATUS
            ANL    A,XRING_S
            JNZ    XRING_C
            MOV    A,X_LIN      ;CHECK EXT IC EXT CH 1
            XRL    A,XCALL_B1
            JZ     X_CLR1
            MOV    A,X_LIN      ;CHECK EXT IC EXT CH 2
            XRL    A,XCALL_B2
            JZ     X_CLR2
            RET

READ1:      RET

XBST_C:     LCALL  STOP_BST      ;STOP EXT BUSY TONE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

        LCALL STOP_CROSS
        MOV  A,MARK_X          ;CLEAR BUSY STATUS
        CPL  A
        ANL  A,XBST_S
        MOV  A,MARK_X          ;CLEAR EXT READ STATUS
        CPL  A
        ANL  A,XREAD_S
        MOV  XREAD_S,A
        RET

TOT_CLR10:  LJMP  TOT_CLR1
XRING_C:    LJMP  XRING_C1
X_CLR1:     LJMP  X_CLR_A
X_CLR2:     LJMP  X_CLR_B

TOT_CLR1:   MOV  A,X_LIN        ;STOP EXT_TOT
        MOV  DPTR,#TOTMARKTB1
        MOVC A,@A+DPTR
        MOV  DPTR,#ADDRESS_P
        MOVX @DPTR,A
        MOV  A,X_LIN
        MOV  DPTR,#TOTCTL_TB
        MOVC A,@A+DPTR
        LCALL STOP_CROSS
        MOV  A,#01H            ;STOP TOT HOOK
        CPL  A
        ANL  A,TOT_HK
        MOV  TOT_HK,A
        MOV  DPTR,#TOTHK_P
        MOVX @DPTR,A
        MOV  A,#00H            ;CLEAR TOT READ STATUS
        ANL  A,TOTREAD_S
        MOV  TOTREAD_S,A
        MOV  TOT_HK1,#0FEH     ;STOP EXT TO CALL
        MOV  A,MARK_X          ;CLEAR EXT READ STATUS
        CPL  A
        ANL  A,XREAD_S
        MOV  XREAD_S,A
        RET

XRING_C1:   MOV  A,TOT_RING1    ;CHECK TOT TO EXT RING
        XRL  A,X_LIN
        JZ   READ2
        MOV  A,X1_CALL         ;CHECK EXTHOOK
        ADD  A,X_LIN
        MOV  R0,A
        MOV  A,@R0
        MOV  DPTR,#XMARK_TB
        MOVC A,@A+DPTR
        ANL  A,X_HK
        JNZ  ST_XRING

READ2:      RET
ST_XRING:   MOV  A,MARK_X        ;STOP EXT RINGING TONE
        CPL  A
        ANL  A,XRING_S
        MOV  DPTR,#XBELL_P
        MOVX @DPTR,A
        MOV  XRING_S,A        ;CLEAR EXTRING
        MOV  A,#X1_CALL        ;STOP EXT RING BACK
        ADD  A,X_LIN
        MOV  R0,A
        MOV  A,@R0
        MOV  DPTR,#RBTMARKTB2
        MOVC A,@A+DPTR
        MOV  DPTR,#ADDRESS_P
        MOVX @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

MOV     A,@R0
MOV     DPTR,#RBTCTL_TB2
MOVC    A,@A+DPTR
LCALL   STOP_CROSS
MOV     A,R0                      ;CLEAR EXTREAD STATUS
MOV     DPTR,#XMARK_TB
MOVC    A,@A+DPTR
CPL     A
ANL     A,XREAD_S
MOV     XREAD_S,A
RET

X_CLR_A:  LCALL INTER1              ;CLEAR INTERCOM 1
          LCALL STOP_CROSS
          MOV     A,#X1_CALL
          ADD     A,X_LIN
          MOV     R0,A
          MOV     A,@R0
          MOV     DPTR,#INMARK_TB1
          MOVC    A,@A+DPTR
          MOV     DPTR,#ADDRESS_P
          MOVX    @DPTR,A
          MOV     A,@R0
          MOV     DPTR,#INCTL_TB1
          MOVC    A,@A+DPTR
          LCALL   STOP_CROSS
          MOV     A,#01H            ;CLEAR EXT CALL NUMBER
          CPL     A
          ANL     A,XCALL
          MOV     XCALL,A
          MOV     XCALL_B1,#0FFH    ;CLEAR EXT CALL BUFFER1
          MOV     A,MARK_X          ;CLEAR EXT READ STATUS
          CPL     A
          ANL     A,XREAD_S
          MOV     XREAD_S,A
          MOV     A,@R0
          MOV     DPTR,#XMARK_TB
          MOVC    A,@A+DPTR
          CPL     A
          ANL     A,XREAD_S
          MOV     XREAD_S,A
          RET

X_CLR_B:  LCALL INTER2              ;CLEAR INTERCOM 2
          LCALL STOP_CROSS
          MOV     A,#X1_CALL
          ADD     A,X_LIN
          MOV     R0,A
          MOV     A,@R0
          MOV     DPTR,#INMARK_TB2
          MOVC    A,@A+DPTR
          MOV     DPTR,#ADDRESS_P
          MOVX    @DPTR,A
          MOV     A,@R0
          MOV     DPTR,#INCTL_TB2
          MOVC    A,@A+DPTR
          LCALL   STOP_CROSS
          MOV     A,#02H            ;CLEAR EXT CALL NUMBER
          CPL     A
          ANL     A,XCALL
          MOV     XCALL,A
          MOV     XCALL_B1,#0FFH    ;CLEAR EXT CALL BUFFER2
          MOV     A,MARK_X          ;CLEAR EXT READ STATUS
          CPL     A
          ANL     A,XREAD_S
          MOV     XREAD_S,A
          MOV     A,@R0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[illegible]


```

MOVX  @DPTR,A

MOV   A,X_LIN
MOV   DPTR,#TOTCTL_TB
MOVC  A,@A+DPTR
LCALL CROSS_CTL1
MOV   A,#10H           ;SET TOT READ STATUS
ORL   A,TOTREAD_S
MOV   TOTREAD_S,A
MOV   TOT_HK1,X_LIN ;SET EXT TO CALL
MOV   A,MARK_X        ;SET EXT READ STATUS
ORL   A,XREAD_S
MOV   XREAD_S,A
RET

EXT_CH11:  LCALL INTER1           ;INTERCOM1
           LCALL CROSS_CTL1
           MOV   A,@R0
           MOV   DPTR,#INMARK_TB1
           MOVC  A,@A+DPTR
           MOV   DPTR,#ADDRESS_P
           MOVX  @DPTR,A
           MOV   A,@R0
           MOV   DPTR,#INCTL_TB1
           MOVC  A,@A+DPTR
           LCALL CROSS_CTL1
           MOV   A,XCALL          ;SAVE EXT CALL NUMBER
           ORL   A,#01H
           MOV   XCALL,A
           MOV   XCALL_B1,X_LIN
           MOV   A,MARK_X        ;SET EXT READ STATUS
           ORL   A,XREAD_S
           MOV   XREAD_S,A
           RET

EXT_CH21:  LCALL INTER2           ;INTERCOM2
           LCALL CROSS_CTL1
           MOV   A,@R0
           MOV   DPTR,#INMARK_TB2
           MOVC  A,@A+DPTR
           MOV   DPTR,#ADDRESS_P
           MOVX  @DPTR,A
           MOV   A,@R0
           MOV   DPTR,#INCTL_TB2
           MOVC  A,@A+DPTR
           LCALL CROSS_CTL1
           MOV   A,XCALL          ;SAVE EXT CALL NUMBER
           ORL   A,#02H
           MOV   XCALL,A
           MOV   XCALL_B2,X_LIN
           MOV   A,MARK_X        ;SET EXT READ STATUS
           ORL   A,XREAD_S
           MOV   XREAD_S,A
           RET

;*****
;
;          NO EXT RINGING
;*****
;

NO_XRING:  MOV   A,X_LIN          ;SEND EXT DIAL TONE
           MOV   DPTR,#DIALMARKTB
           MOVC  A,@A+DPTR
           MOV   DPTR,#ADDRESS_P

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

MOVX @DPTR,A
MOV A,X_LIN
MOV DPTR,#DIALCTL_TB
MOVC A,@A+DPTR
LCALL CROSS_CTL1
LCALL DIALDELAY
MOV A,X_LIN ;STOP EXT DIAL TONE
MOV DPTR,#DIALMARKTB
MOVC A,@A+DPTR
MOV DPTR,#ADDRESS_P
MOVX @DPTR,A
MOV A,X_LIN
MOV DPTR,#DIALCTL_TB
MOVC A,@A+DPTR
LCALL STOP_CROSS
MOV A,X_LIN ;SEND EXT DTXF
MOV DPTR,#DTMFMARKTB
MOVC A,@A+DPTR
MOV DPTR,#ADDRESS_P
MOVX @DPTR,A
MOV A,X_LIN
MOV DPTR,#DTMFCTL_TB
MOVC A,@A+DPTR
LCALL CROSS_CTL1
LCALL ST_TOEDTMF ;STOP EXT ICE DTMF
LCALL DTMFDELAY
MOV DPTR,#DATA_STD_P ;CHECK EXT DTMF STATUS
MOVX A,@DPTR
ANL A,#30H
MOV R2,A
MOV R1,#10H
DELAY3: DJNZ R1,DELAY3
MOV DPTR,#DATA_STD_P
MOVX A,@DPTR
ANL A,#30H
MOV A,R2
JNZ DTMF_REC
RET

DTMF_REC: LCALL TOE_DTMF ;SEND EXT TOE DTMF
MOV DPTR,#DATA_STD_P ;DATA DTMF TO EXT
MOVX A,@DPTR
ANL A,#0FH
MOV R0,A
LCALL ST_TOEDTMF ;STOP EXT DTMF
MOV A,R0 ;CHECK KEY 9
XRL A,#09H
JZ EXT_TOT1
MOV A,R0 ;CHECK KEY 0
XRL A,#0BH
JZ EXT_EXT
LCALL STOP_DTMF ;STOP EXT DTMF
LCALL STOP_CROSS ;STOP CROSSPOINT
LCALL BST_X ;SEND EXT BUSY TONE
RET

EXT_EXT: LJMP EXT_EXT1
EXT_TOT1: LCALL STOP_DTMF ;STOP EXT DTMF
LCALL STOP_CROSS ;STOP CROSSPOINT
MOV A,TOT_HK ;SEND EXT BUSY TONE
ANL A,#01H
JZ EXT_TOT2
LCALL BST_X ;SEND EXT BUSY TONE
EXT_TOT2: MOV A,X_LIN ;SEND EXT_TOT CHANNEL
MOV DPTR,#TOTMARKTB1
MOVC A,@A+DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

MOV    DPTR,#ADDRESS_P
MOVX   @DPTR,A
MOV    A,X_LIN
MOV    DPTR,#TOTCTL_TB
MOVC   A,@A+DPTR
LCALL  CROSS_CTL1
MOV    A,#01H           ;SEND TOT 1 HOOK
ORL    A,TOT_HK
MOV    TOT_HK,A
MOV    DPTR,#TOTHK_P
MOVX   @DPTR,A
MOV    A,#01H           ;SET TOT READ STATUS
ORL    A,TOTREAD_S
MOV    TOTREAD_S,A
MOV    TOT_HK1,X_LIN ;SET EXT TO TOT 1
MOV    A,MARK_X         ;SET EXT READ STATUS
ORL    A,XREAD_S
MOV    XREAD_S,A
RET
EXT_EXT1:  LCALL EXT_EXT_DL

EXT_EXT2:  MOV    DPTR,#DATA_STD_P ;CHECK EXT DTMF STATUS
MOVX   A,@DPTR
ANL    A,#30H
MOV    R2,A
MOV    R1,#10H
DELAY4:   DJNZ   R1,DELAY4
MOV    DPTR,#DATA_STD_P
MOVX   A,@DPTR
ANL    A,#30H
ANL    A,R2
JZ     EXT_EXT2
LCALL  TOE_DTMF           ;SEND EXT TOE DTMF
MOV    DPTR,#DATA_STD_P
MOVX   A,@DPTR
ANL    A,#0FH
MOV    R0,A
LCALL  ST_TOEDTMF        ;STOP EXT TOE DTMF
MOV    A,R0
XRL    A,#01H           ;CHECK NEW 1 (EXT KEY)
JZ     EXT_EXT3
LCALL  STOP_DTMF         ;STOP EXT DTMF EXT
LCALL  STOP_CROSS        ;STOP CROSSPOINT
LCALL  BST_X             ;SEND EXT BUSY TONE
RET
EXT_EXT3:  LCALL EXT_EXT3_DL
EXT_EXT4:  MOV    DPTR,#DATA_STD_P ;CHECK EXT DTMF STATUS
MOVX   A,@DPTR
ANL    A,#30H
MOV    R2,A
MOV    R1,#10H
DELAY5:   DJNZ   R1,DELAY5
MOV    DPTR,#DATA_STD_P
MOVX   A,@DPTR
ANL    A,#30H
ANL    A,R2
JZ     EXT_EXT4
LCALL  TOE_DTMF           ;SEND EXT TOE DTMF
MOV    DPTR,#DATA_STD_P;8255 NO . 2 (PORT C IN)
MOVX   A,@DPTR
ANL    A,#0FH
MOV    X_DATA,A
LCALL  ST_TOEDTMF        ;STOP EXT DTMF EXT
LCALL  STOP_DTMF         ;STOP EXT DTMF EXT
LCALL  STOP_CROSS        ;STOP CROSSPOINT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

KEY2:      MOV     R0,#01H                ;CHECK KEY 1-6 (EXI KEY)
           MOV     A,X_DATA
           XRL     A,R0
           INC     R0
           CJNE    R0,#07H,KEY2
           LCALL   BST_X                ;SEND EXI BUSY TONE
           RET

EXT_EXT5:  MOV     A,X_LIN                ;CHECK EXI KEY
           MOV     DPTR,#EXT_KEY
           MOVC    A,@A+DPTR
           XRL     A,X_DATA
           JNZ     EXT_EXT6
           LCALL   BST_X                ;SEND EXI BUSY TONE
           RET

EXT_EXT6:  MOV     A,XCALL                ;CHECK EXI CALL
           XRL     A,#03H
           JNZ     EXT_EXT7
           LCALL   BST_X                ;SEND EXI BUSY TONE
           RET

EXT_EXT7:  MOV     A,X_DATA
           MOV     B,A
           MOV     A,#80H
HK_LOOP2:  RL      A
           DJNZ    B,HK_LOOP2
           MOV     X_RING,A                ;CHECK EXT RINGING TONE
           ANL     A,XRING_S
           JZ      EXT_EXT8
           LCALL   BST_X                ;SEND EXI BUSY TONE
           RET

EXT_EXT8:  MOV     A,X_RING
           ANL     A,X_HK
           JNZ     EXT_EXT9
           LCALL   BST_X                ;SEND EXI BUSY TONE
           RET

EXT_EXT9:  MOV     A,X_RING
           ADD     A,X_DATA
           MOV     R0,A
           MOV     @R0,X_LIN
           MOV     A,X_LIN                ;SEND EXT RING BACK TONE
           MOV     DPTR,#RBTMARKTB2
           MOVC    A,@A+DPTR
           MOV     DPTR,#ADDRESS_P
           MOVX    @DPTR,A
           MOV     A,X_LIN
           MOV     DPTR,#RBTCTL_TB2
           MOVC    A,@A+DPTR
           LCALL   CROSS_CTL1
           MOV     A,X_RING                ;SEND EXI RINGING TONE
           ORL     A,XRING_S
           MOV     XRING_S,A
           MOV     DPTR,#XBELL_P
           MOVX    @DPTR,A
           MOV     A,MARK_X                ;SET EXT READ STATUS
           ORL     A,XREAD_S
           MOV     XREAD_S,A
           RET

;*****
;
;      DEFINE
;*****
*

INTER1:    MOV     A,X_LIN                ;INTERCOM1
           MOV     DPTR,#INMARK_TB1
           MOVC    A,@A+DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

MOV DPTR, #ADDRESS_P
MOVX @DPTR, A
MOV A, X_LIN
MOV DPTR, #INCTL_TB1
MOVC A, @A+DPTR
RET

INTER2: MOV A, X_LIN ; INTERCOM2
MOV DPTR, #INMARK_TB2
MOVC A, @A+DPTR
MOV DPTR, #ADDRESS_P
MOVX @DPTR, A
MOV A, X_LIN
MOV DPTR, #INCTL_TB2
MOVC A, @A+DPTR
RET

CROSS_CTL1: MOV DPTR, #STROBE_P ; SET CROSSPOINT
MOVX @DPTR, A
MOV DPTR, #DATAIN_P
MOVX @DPTR, A
MOV A, #00H
MOV DPTR, #STROBE_P
MOVX @DPTR, A
MOV DPTR, #DATAIN_P
MOVX @DPTR, A
RET

STOP_CROSS: PUSH ACC ; STOP CROSSPOINT
MOV A, #00H
MOV DPTR, #STROBE_P
MOVX @DPTR, A
MOV DPTR, #DATAIN_P
MOVX @DPTR, A
POP ACC
MOV DPTR, #STROBE_P
MOVX @DPTR, A
MOV A, #00H
MOVX @DPTR, A
RET

STOP_DTMF: MOV A, X_LIN ; STOP EXT DTMF
MOV DPTR, #DTMFMARKTB
MOVC A, @A+DPTR
MOV DPTR, #ADDRESS_P
MOVX @DPTR, A
MOV A, X_LIN
MOV DPTR, #DTMFCTL_TB
MOVC A, @A+DPTR
RET

TOE_DTMF: MOV A, X_LIN ; SEND EXT TOE DTMF
MOV DPTR, #TOE_TB2
MOVC A, @A+DPTR
MOV DPTR, #TOE_P
MOVX @DPTR, A
RET

ST_TOEDTMF: MOV A, #00H
MOV DPTR, #TOE_P
MOVX @DPTR, A
RET

BST_TOT: MOV B, #01H ; SEND CCL BUSY TONE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

BUSYDELAY1:  MOV    R0,#0AH
BUSYDELAY2:  MOV    R1,#0FFH
BUSYDELAY3:  DJNZ   R1,BUSYDELAY3
              DJNZ   R0,BUSYDELAY2
              DJNZ   B,BUSYDELAY1
              MOV    A,TOT_LIN
              MOV    DPTR,#BUSYMRKTb1
              MOVC   A,@A+DPTR
              MOV    DPTR,#ADDRESS_P
              MOVX   @DPTR,A
              MOV    A,TOT_LIN
              MOV    DPTR,#BUSYCTLb1
              MOVC   A,@A+DPTR
              LCALL  CROSS_CTL1
              MOV    A,MARK_TOT      ;SET COL BUSY
              ORL    A,TOTBST_S
              MOV    TOTBST_S,A
              RET

ST_BSTTOT:   MOV    A,TOT_LIN
              MOV    DPTR,#BUSYMRKTb1  ;STOP COL BUSY TONE
              MOVC   A,@A+DPTR
              MOV    DPTR,#ADDRESS_P
              MOVX   @DPTR,A
              MOV    A,TOT_LIN
              MOV    DPTR,#BUSYCTLb1
              MOVC   A,@A+DPTR
              LCALL  STOP_CROSS
              RET

EXT_EXT_DL:  MOV    B,#04H      ;EXT TO EXT
EXT1DELAY1:  MOV    R0,#0FFH
EXT1DELAY2:  MOV    R1,#0FFH
EXT1DELAY3:  DJNZ   R1,EXT1DELAY3
              DJNZ   R0,EXT1DELAY2
              DJNZ   B,EXT1DELAY1
              RET

EXT_EXT3_DL: MOV    B,#04H
EXT2DELAY1:  MOV    R0,#0FFH
EXT2DELAY2:  MOV    R1,#0FFH
EXT2DELAY3:  DJNZ   R1,EXT2DELAY3
              DJNZ   R0,EXT2DELAY2
              DJNZ   B,EXT2DELAY1
              RET

RBT_TOT:     MOV    B,#01H      ;SEND TCI RING BACK TONE
RBT_DELAY4:  MOV    R0,#0FFH
RBT_DELAY5:  DJNZ   R0,RBT_DELAY5
              DJNZ   B,RBT_DELAY4
              MOV    A,TOT_LIN
              MOV    DPTR,#RBTMARKTB1
              MOVC   A,@A+DPTR
              MOV    DPTR,#ADDRESS_P
              MOVX   @DPTR,A
              MOV    A,TOT_LIN
              MOV    DPTR,#RBTCTL_TB1
              MOVC   A,@A+DPTR
              LCALL  CROSS_CTL1
              RET

ST_RBT_TOT:  MOV    A,TOT_LIN
              MOV    DPTR,#RBTMARKTB1  ;STOP TOT RING BACK
              MOVC   A,@A+DPTR
              MOV    DPTR,#ADDRESS_P
              MOVX   @DPTR,A
              MOV    A,TOT_LIN
              MOV    DPTR,#RBTCTL_TB1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

        MOVC    A,@A+DPTR
        LCALL   STOP_CROSS
        RET

BST_X:   MOV     B,#01H                ;SEND EXT BUSY TONE
BUSYDELAY4: MOV    R0,#0A0H
BUSYDELAY5: MOV    R1,#0FFH
BUSYDELAY6: DJNZ   R1,BUSYDELAY6
          DJNZ   R0,BUSYDELAY5
          DJNZ   B,BUSYDELAY4
          MOV    A,X_LIN
          MOV    DPTR,#BUSYMARKTB2
          MOVC   A,@A+DPTR
          MOV    DPTR,#ADDRESS_P
          MOVX   @DPTR,A
          MOV    A,X_LIN
          MOV    DPTR,#BUSYCTLTB2
          MOVC   A,@A+DPTR
          LCALL  CROSS_CTL1
          MOV    A,MARK_X              ;SEI EXT BUSY
          ORL    A,XBST_S
          MOV    XBST_S,A
          MOV    A,MARK_X              ;SEI EXT READ STATUS
          ORL    A,XREAD_S
          MOV    XREAD_S,A
          RET

STOP_BST: MOV     A,X_LIN              ;SEI EXT BUSY
          MOV    DPTR,#BUSYMARKTB2
          MOVC   A,@A+DPTR
          MOV    DPTR,#ADDRESS_P
          MOVX   @DPTR,A
          MOV    A,X_LIN
          MOV    DPTR,#RBTCTL_TB2
          MOVC   A,@A+DPTR
          RET

STOP_RBT: MOV     A,X_LIN
          MOV    DPTR,#RBTMARKTB2
          MOVC   A,@A+DPTR
          MOV    DPTR,#ADDRESS_P
          MOVX   @DPTR,A
          MOV    A,X_LIN
          MOV    DPTR,#RBTCTL_TB2
          MOVC   A,@A+DPTR
          RET

HKDELAY: MOV     R0,#0AH
HKDELAY1: MOV     R1,#0FFH            ;DELAY 5 ms
HKDELAY2: DJNZ    R2,HKDELAY2
          DJNZ    R1,HKDELAY1
          RET

DIALDELAY: MOV    B,#0CH
DIALDELAY1: MOV    R0,#0F0H
DIALDELAY2: MOV    R1,#0F0H
DIALDELAY3: DJNZ   R1,DIALDELAY3
          DJNZ   R0,DIALDELAY2
          DJNZ   B,DIALDELAY1
          RET

DTMFDELAY: MOV    B,#04H
DTMFDELAY1: MOV    R0,#0FFH
DTMFDELAY2: MOV    R1,#0FFH
DTMFDELAY3: DJNZ   R1,DTMFDELAY3
          DJNZ   R0,DTMFDELAY2
          DJNZ   B,DTMFDELAY1
          RET

```


TOTMARK_TB:	DB	01H
TOTRING_TB:	DB	10H
ANSWER_TB:	DB	10H
TOE_TB1:	DB	10H
BUSYMRKTB1:	DB	01H
BUSYCTLTB1:	DB	40H
RBTMARKTB1:	DB	00H
RBTCTL_TB1:	DB	40H
XMARK_TB:	DB	01H ;EXT MARK 11
	DB	02H ;EXT MARK 12
	DB	04H ;EXT MARK 13
	DB	08H ;EXT MARK 14
	DB	10H ;EXT MARK 15
	DB	20H ;EXT MARK 16
DIALMARKTB:	DB	00H
	DB	01H
	DB	02H
	DB	03H
	DB	00H
	DB	01H
DIALCTL_TB:	DB	04H
	DB	04H
	DB	04H
	DB	04H
	DB	08H
	DB	08H
DTMFMARKTB:	DB	04H
	DB	05H
	DB	06H
	DB	07H
	DB	08H
	DB	09H
DTMFCTL_TB:	DB	10H
	DB	10H
	DB	10H
	DB	10H
	DB	20H
	DB	20H
TOE_TB2:	DB	01H
	DB	01H
	DB	01H
	DB	01H
	DB	02H
	DB	02H
TOTMARKTB1:	DB	00H
	DB	01H
	DB	02H
	DB	03H
	DB	00H
	DB	01H
TOTMARKTB2:	DB	04H
	DB	05H
	DB	06H
	DB	07H
	DB	04H
	DB	05H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOTMARKTB3:	DB	08H
	DB	09H
	DB	0AH
	DB	0BH
	DB	08H
	DB	09H
TOTCTL_TB:	DB	01H
	DB	01H
	DB	01H
	DB	01H
	DB	02H
	DB	02H
BUSYMARKTB2:	DB	04H
	DB	05H
	DB	06H
	DB	07H
	DB	04H
	DB	05H
BUSYCTLTB2:	DB	04H
	DB	04H
	DB	04H
	DB	04H
	DB	08H
	DB	08H
RBTMARKTB2:	DB	08H
	DB	09H
	DB	0AH
	DB	0BH
	DB	08H
	DB	09H
RBTCTL_TB2:	DB	04H
	DB	04H
	DB	04H
	DB	04H
	DB	08H
	DB	08H
INMARK_TB1:	DB	0CH
	DB	0DH
	DB	0EH
	DB	0FH
	DB	0CH
	DB	0DH
INMARK_TB2:	DB	00H
	DB	01H
	DB	02H
	DB	03H
	DB	00H
	DB	01H
INCTL_TB1:	DB	04H
	DB	04H
	DB	04H
	DB	04H
	DB	08H
	DB	08H
INCTL_TB2:	DB	10H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	DB	10H
	DB	10H
	DB	10H
	DB	20H
	DB	20H
EXT_KEY:	DB	01H
	DB	02H
	DB	03H
	DB	04H
	DB	05H
	DB	06H
	END	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISO²-CMOS MT8870D/MT8870D-1 Integrated DTMF Receiver

Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 5

March 1997

Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
-40 °C to +85 °C	

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

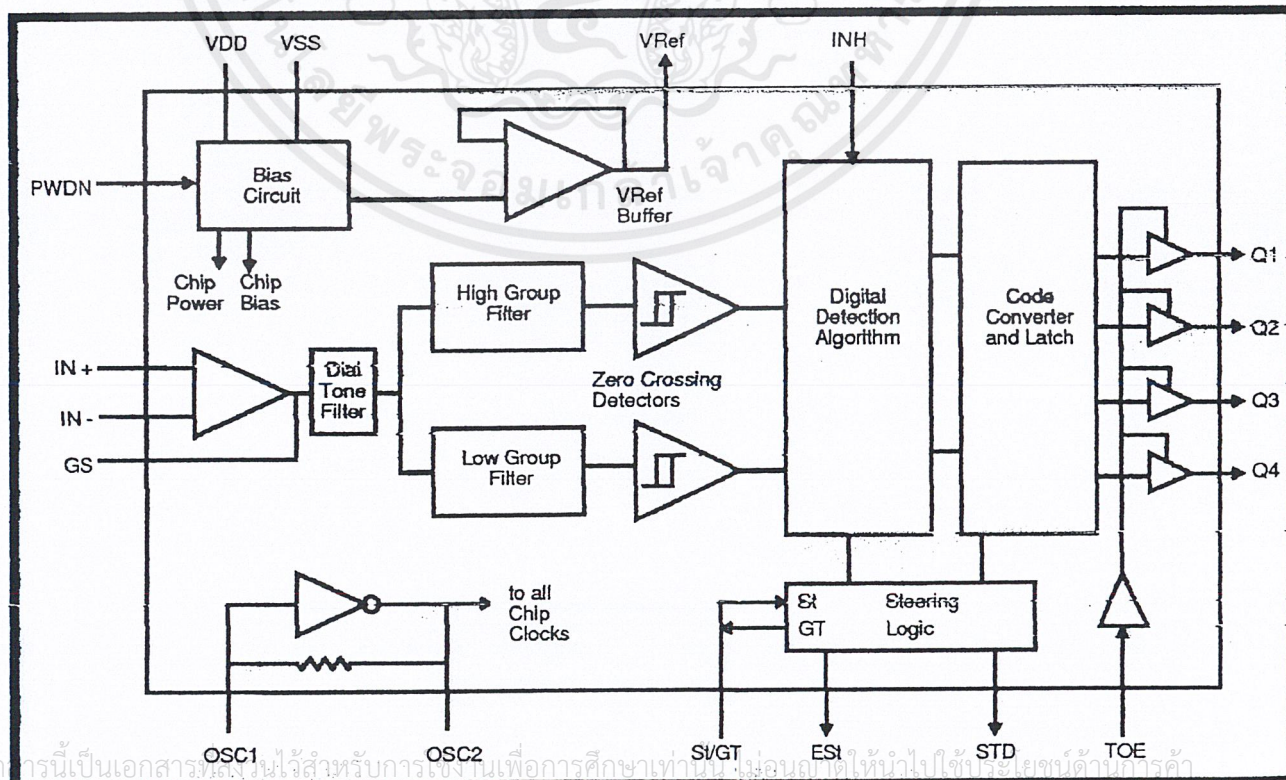


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารของบริษัทไมเทลสำหรับใช้ในการศึกษาเท่านั้น ไม่ควรนำไปใช้โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

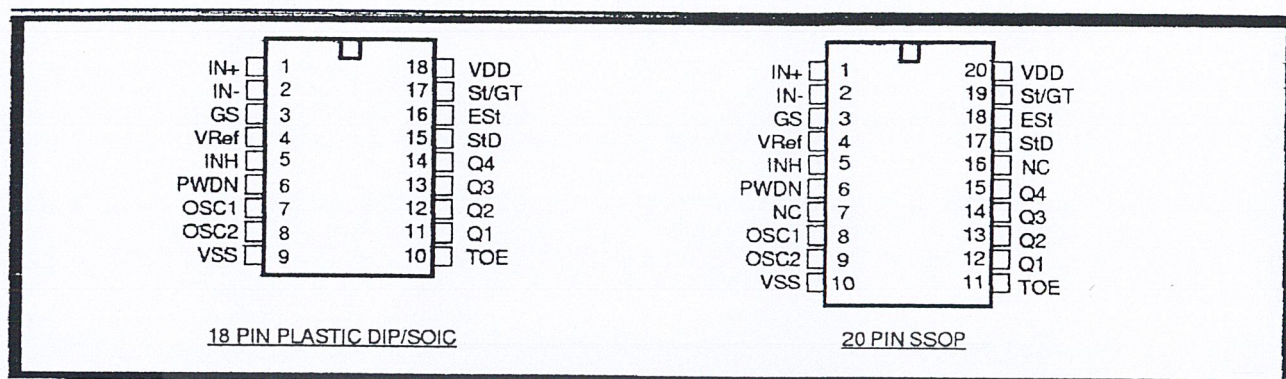


Figure 2 - Pin Connections

Pin Description

Pin #	Name	Description
18 20		
1 1	IN+	Non-Inverting Op-Amp (Input).
2 2	IN-	Inverting Op-Amp (Input).
3 3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4 4	V _{Ref}	Reference Voltage (Output). Nominally $V_{DD}/2$ is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5 5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6 6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7 8	OSC1	Clock (Input).
8 9	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9 10	V _{SS}	Ground (Input). 0V typical.
10 11	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14 12-15	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15 17	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V_{TSI} .
16 18	ESd	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESd to return to a logic low.
17 19	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V_{TSI} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V_{TSI} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESd and the voltage on St.
18 20	V _{DD}	Positive power supply (Input). +5V typical.
7, 16	NC	No Connection.

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

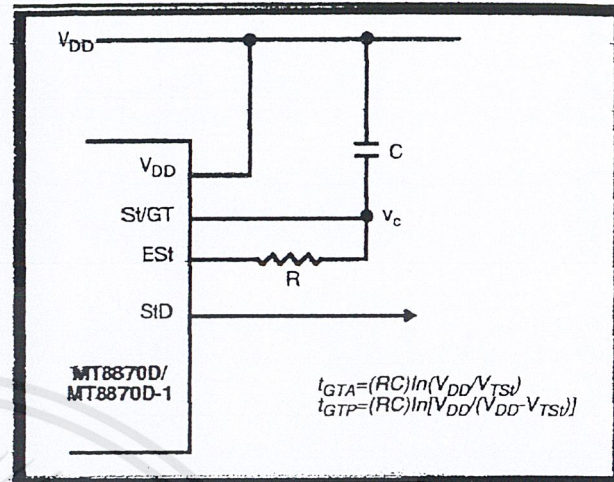


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

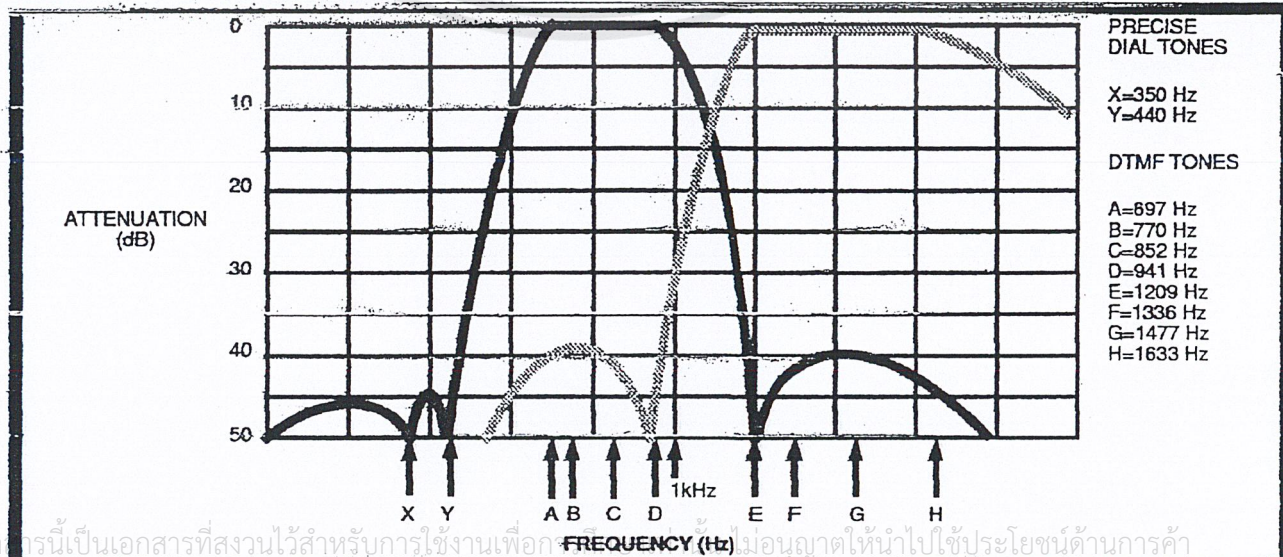


Figure 3 - Filter Response

MT8870D/MT8870D-1 ISO²-CMOS

condition is maintained (EST remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TSI}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μF is

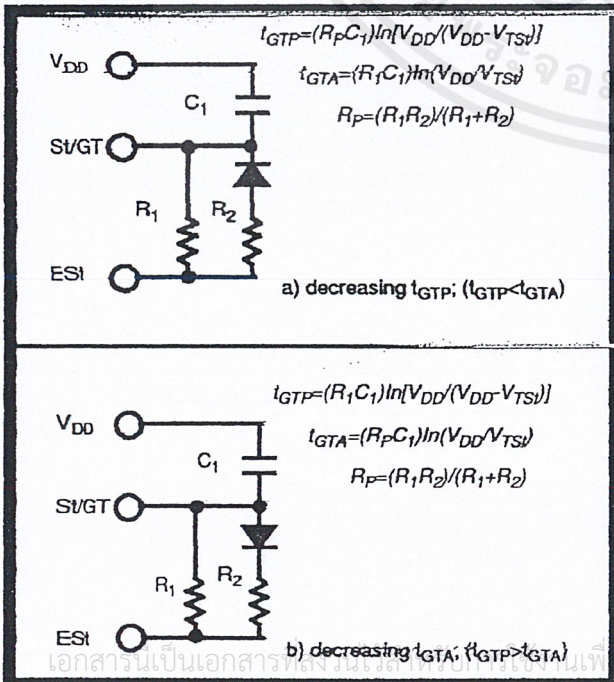


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	EST	Q ₄	Q ₃	Q ₂	Q ₁
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DP} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $\frac{1}{2}V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5 .

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

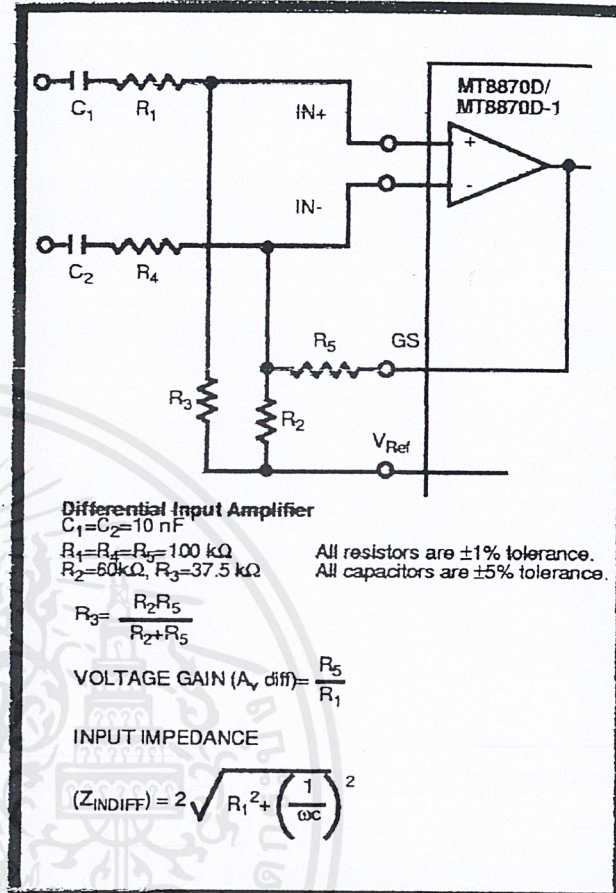


Figure 6 - Differential Input Configuration

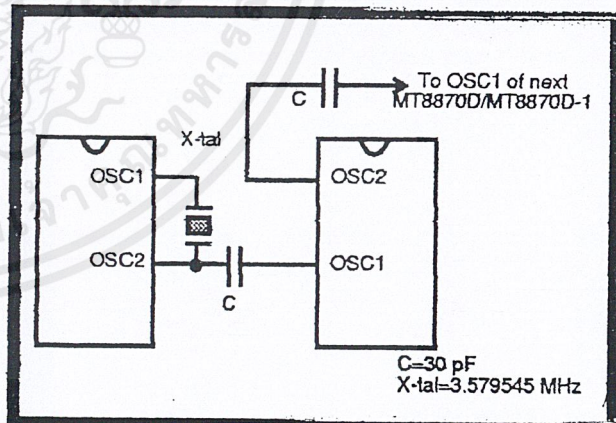


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	$\pm 0.2\%$

Table 2. Recommended Resonator Specifications

Note: Qm=quality factor of RLC model, i.e., $1/2\pi f R1 C1$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM
SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R_1 and R_2 to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

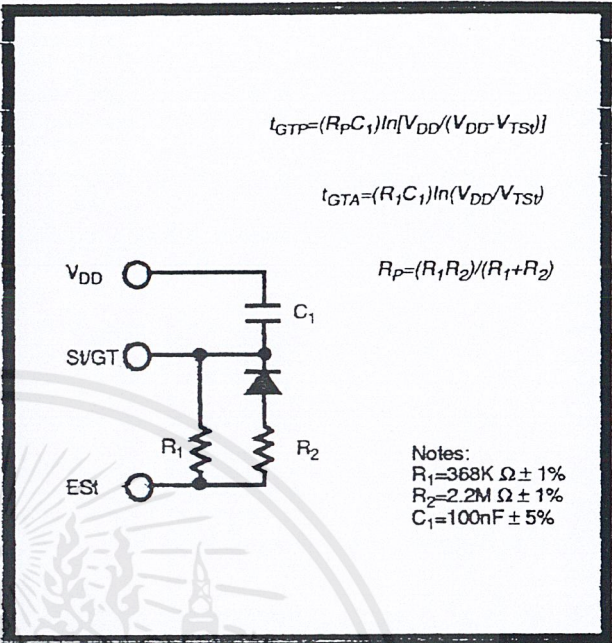


Figure 8 - Non-Symmetric Guard Time Circuit

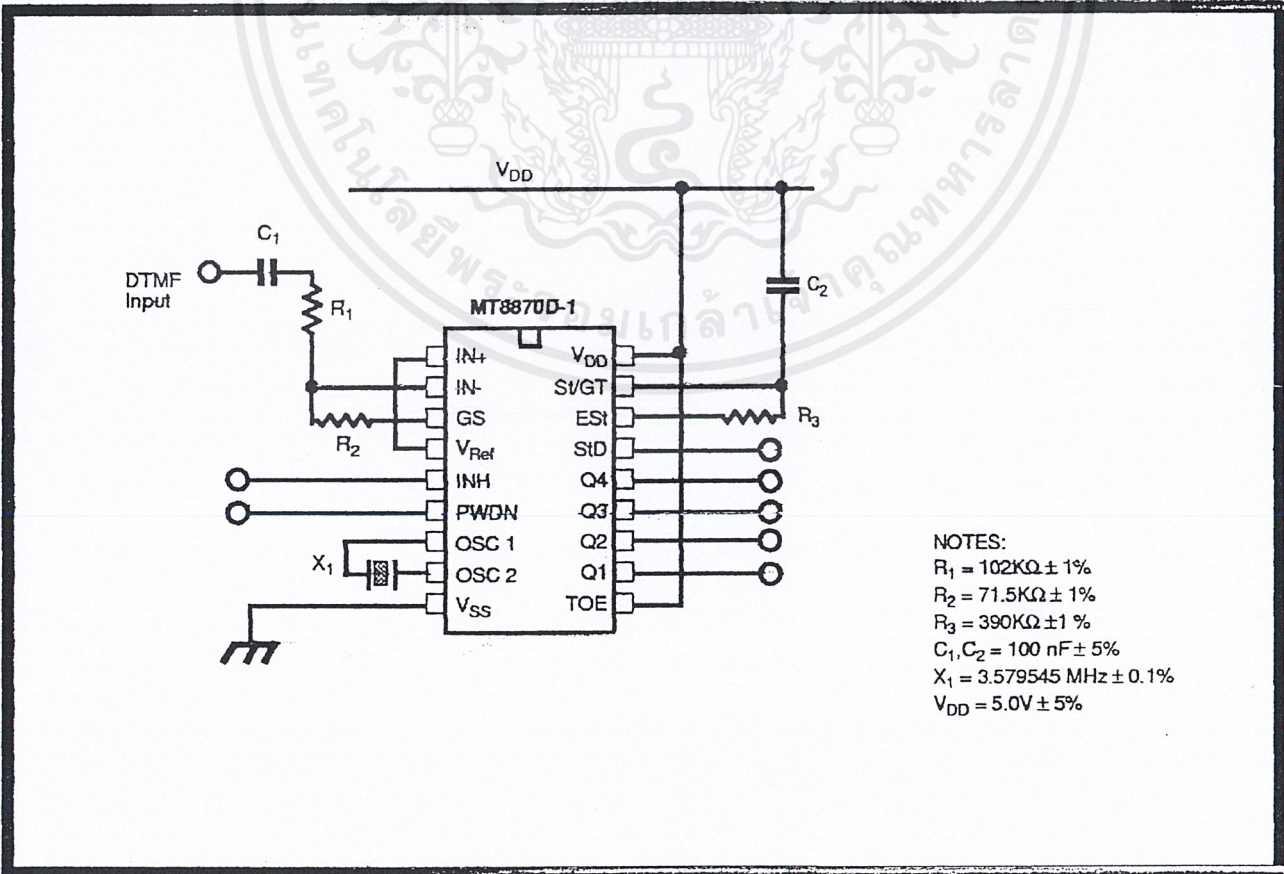


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

Absolute Maximum Ratings[†]

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V_{DD}		7	V
2	Voltage on any pin	V_I	$V_{SS}-0.3$	$V_{DD}+0.3$	V
3	Current at any pin (other than supply)	I_I		10	mA
4	Storage temperature	T_{STG}	-65	+150	°C
5	Package power dissipation	P_D		500	mW

[†] Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	DC Power Supply Voltage	V_{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T_O	-40		+85	°C	
3	Crystal/Clock Frequency	f_c		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	Δf_c		±0.1		%	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^\circ C \leq T_O \leq +85^\circ C$, unless otherwise stated.

		Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	SUPPLY	Standby supply current	I_{DDQ}		10	25	μA	PWDN= V_{DD}
2		Operating supply current	I_{DD}		3.0	9.0	mA	
3		Power consumption	P_O		15		mW	$f_c=3.579545$ MHz
4	INPUTS	High level input	V_{IH}	3.5			V	$V_{DD}=5.0V$
5		Low level input voltage	V_{IL}			1.5	V	$V_{DD}=5.0V$
6		Input leakage current	I_{IH}/I_{IL}		0.1		μA	$V_{IN}=V_{SS}$ or V_{DD}
7		Pull up (source) current	I_{SO}		7.5	20	μA	TOE (pin 10)=0, $V_{DD}=5.0V$
8		Pull down (sink) current	I_{SI}		15	45	μA	INH=5.0V, PWDN=5.0V, $V_{DD}=5.0V$
9		Input impedance (I_{N+} , I_{N-})	R_{IN}		10		MΩ	@ 1 kHz
10		Steering threshold voltage	V_{TSt}	2.2	2.4	2.5	V	$V_{DD} = 5.0V$
11	OUTPUTS	Low level output voltage	V_{OL}			$V_{SS}+0.03$	V	No load
12		High level output voltage	V_{OH}	$V_{DD}-0.03$			V	No load
13		Output low (sink) current	I_{OL}	1.0	2.5		mA	$V_{OUT}=0.4$ V
14		Output high (source) current	I_{OH}	0.4	0.8		mA	$V_{OUT}=4.6$ V
15		V_{Ref} output voltage	V_{Ref}	2.3	2.5	2.7	V	No load, $V_{DD} = 5.0V$
16		V_{Ref} output resistance	R_{OR}		1		kΩ	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารตัวอย่าง ไม่ควรใช้สำหรับออกแบบหรือผลิตสินค้าจริง ไม่ควรนำข้อมูลนี้ไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

Operating Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, unless otherwise stated.
Gain Setting Amplifier

	Characteristics	Sym	Min	Typ [†]	Max	Units	Test Conditions
1	Input leakage current	I_{IN}			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	R_{IN}	10			M Ω	
3	Input offset voltage	V_{OS}			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	$0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref}=2.5 V$
6	DC open loop voltage gain	A_{VOL}	32			dB	
7	Unity gain bandwidth	f_C	0.30			MHz	
8	Output voltage swing	V_O	4.0			V_{pp}	Load $\geq 100 k\Omega$ to V_{SS} @ GS
9	Maximum capacitive load (GS)	C_L			100	pF	
10	Resistive load (GS)	R_L			50	k Ω	
11	Common mode range	V_{CM}	2.5			V_{pp}	No Load

MT8870D AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [†]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
			27.5		869	mV _{RMS}	1,2,3,5,6,9
2	Negative twist accept				8	dB	2,3,6,9,12
3	Positive twist accept				8	dB	2,3,6,9,12
4	Frequency deviation accept		$\pm 1.5\% \pm 2 \text{ Hz}$				2,3,5,9
5	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
6	Third tone tolerance			-16		dB	2,3,4,5,9,10
7	Noise tolerance			-12		dB	2,3,4,5,7,9,10
8	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

† Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

*NOTES

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2 \text{ Hz}$.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D-1 AC Electrical Characteristics - $V_{DD}=5.0V\pm5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV _{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV _{RMS}	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

[‡] Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2$ Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

MT8870D/MT8870D-1 ISO²-CMOS

AC Electrical Characteristics - $V_{DD}=5.0V\pm5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_o \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

		Characteristics	Sym	Min	Typ [‡]	Max	Units	Conditions
1	T I M I N G	Tone present detect time	t_{DP}	5	11	14	ms	Note 1
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
3		Tone duration accept	t_{REC}			40	ms	Note 2
4		Tone duration reject	$t_{\overline{REC}}$	20			ms	Note 2
5		Interdigit pause accept	t_{ID}			40	ms	Note 2
6		Interdigit pause reject	t_{DO}	20			ms	Note 2
7	O U T P U T S	Propagation delay (St to Q)	t_{PQ}		8	11	μs	TOE= V_{DD}
8		Propagation delay (St to StD)	t_{PSID}		12	16	μs	TOE= V_{DD}
9		Output data set up (Q to StD)	t_{QSID}		3.4		μs	TOE= V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 k Ω , 50 pF
11		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 k Ω , 50 pF
12	P D W N	Power-up time	t_{PU}		30		ms	Note 3
13		Power-down time	t_{PD}		20		ms	
14	C L O C K	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
16		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
17		Clock input duty cycle	DC _{CL}	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	C_{LO}			30	pF	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

*NOTES:

- Used for guard-time calculation purposes only.
- These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
- With valid tone present at Input, t_{PU} equals time from PDWN going low until EST going high.

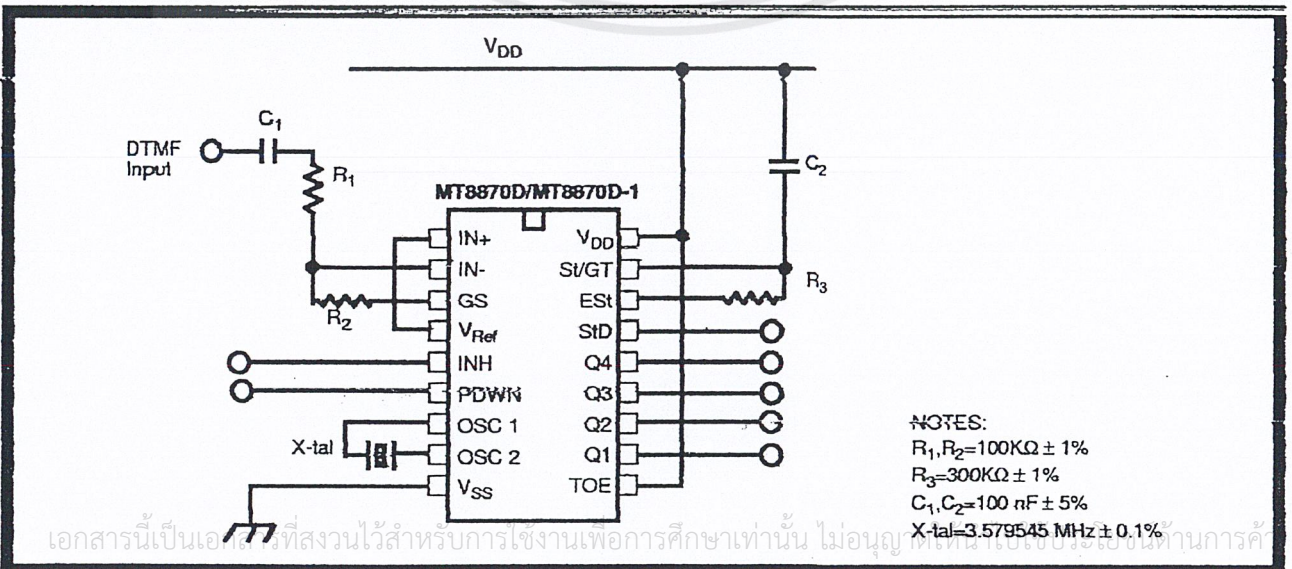
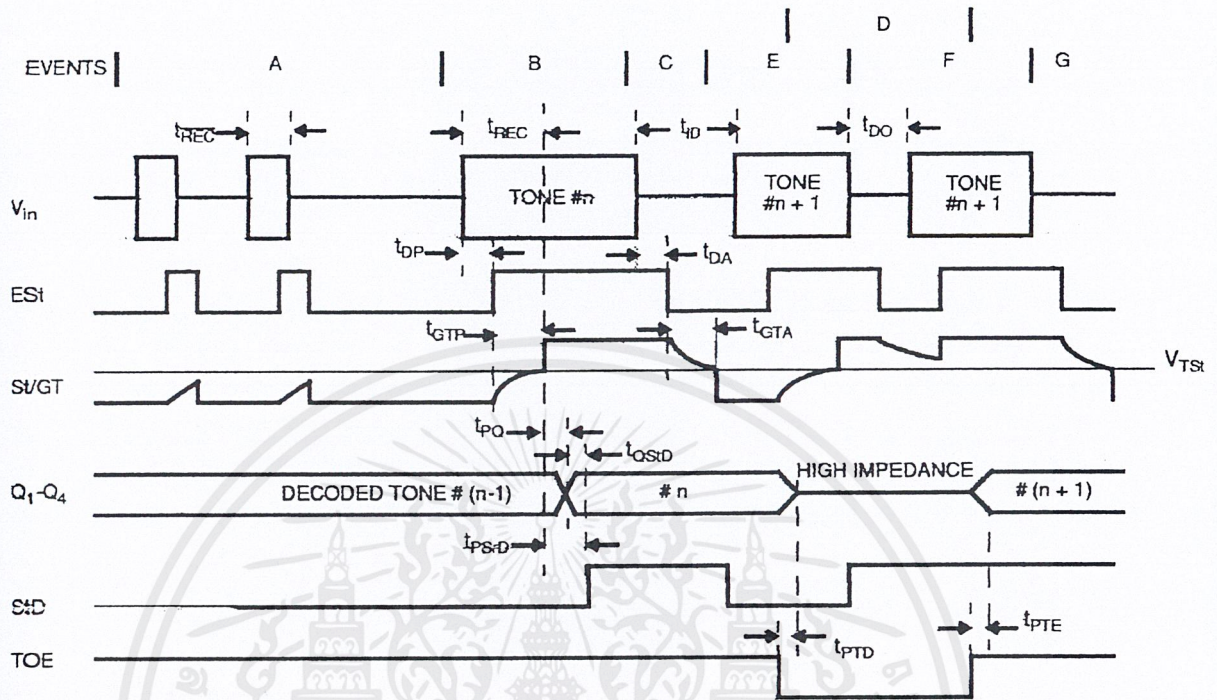


Figure 10 - Single-Ended Input Configuration



EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
- B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS
- C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMIAN LATCHED UNTIL NEXT VALID TONE.
- D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
- E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).
- F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.
- G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

- V_{in} DTMF COMPOSITE INPUT SIGNAL.
- ES_t EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- SI/GT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- Q_1-Q_4 4-BIT DECODED TONE OUTPUT.
- SiD DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
- TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECED AS VALID
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION
- t_{ID} MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
- t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram



8031AH/8051AH
8032AH/8052AH
MCS® 51
NMOS SINGLE-CHIP 8-BIT MICROCONTROLLERS
Automotive

- High Performance HMOS Process
- Internal Timers/Event Counters
- 2-Level Interrupt Priority Structure
- 32 I/O Lines (Four 8-Bit Ports)
- 64K Program Memory Space
- Security Feature Protects EPROM Parts Against Software Piracy
- Boolean Processor
- Bit-Addressable RAM
- Programmable Full Duplex Serial Channel
- 111 Instructions (64 Single-Cycle)
- 64K Data Memory Space
- Available in PLCC and DIP Packages

The MCS® 51 microcontroller products are optimized for control applications. Byte-processing and numerical operations on small data structures are facilitated by a variety of fast addressing modes for accessing the internal RAM. The instruction set provides a convenient menu of 8-bit arithmetic instructions, including multiply and divide instructions. Extensive on-chip support is provided for one-bit variables as a separate data type, allowing direct bit manipulation and testing in control and logic systems that require Boolean processing.

Device	Internal Memory		Timers/ Event Counters	Interrupts
	Program	Data		
8052AH	8K x 8 ROM	256 x 8 RAM	3 x 16-Bit	6
8051AH	4K x 8 ROM	128 x 8 RAM	2 x 16-Bit	5
8032AH	none	256 x 8 RAM	3 x 16-Bit	6
8031AH	none	128 x 8 RAM	2 x 16-Bit	5

NOTICE:

This datasheet contains information on products in full production. Specifications within this datasheet are subject to change without notice. Verify with your local Intel sales office that you have the latest datasheet before finalizing a design.

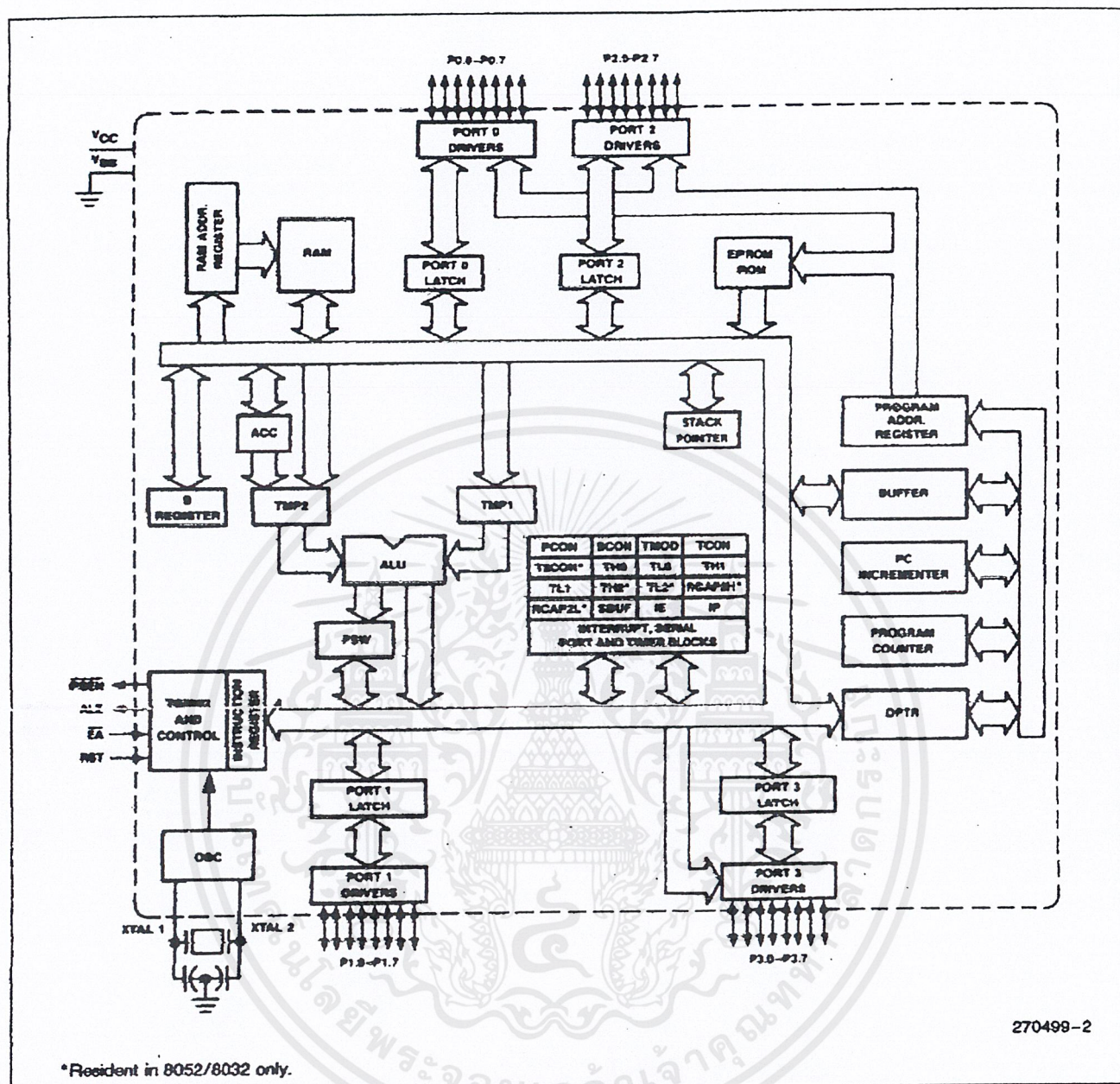


Figure 2. MCS® 51 Microcontroller Block Diagram

PIN DESCRIPTIONS

V_{CC}

Supply voltage.

V_{SS}

Circuit ground.

Port 0

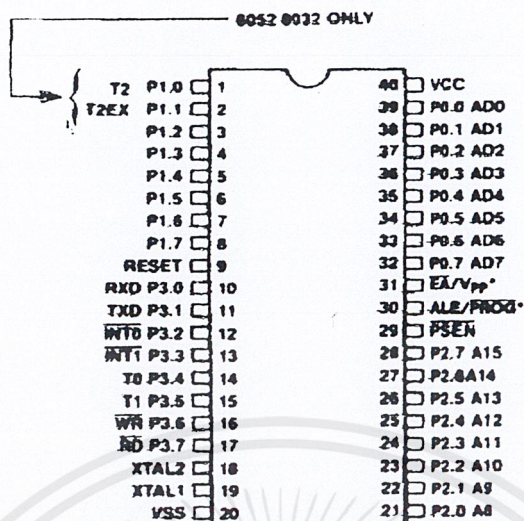
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink 8 LS TTL inputs.

Port 0 pins that have 1s written to them float, and in that state can be used as high-impedance inputs.

Port 0 is also the multiplexed low-order address and data bus during accesses to external Program and Data Memory. In this application it uses strong internal pullups when emitting 1s and can source and sink 8 LS TTL inputs.

Port 0 also outputs the code bytes during program verification of the ROM. External pullups are required.

Diagrams are for pin reference only. Package sizes are not to scale.



270499-3

*EPROM only

Pin (DIP)

Figure 3. MCS[®] 51 Microcontroller Connections

Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source 4 LS TTL inputs. Port 1 pins that have 1s written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 1 pins that are externally pulled low will source current (I_{IL} on the datasheet) because of the internal pullups.

Port 1 also receives the low-order address bytes during program verification of the ROM.

In the 8032AH and 8052AH, Port 1 pins P1.0 and P1.1 also serve the T2 and T2EX functions, respectively.

Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source 4 LS TTL inputs. Port 2 pins that have 1s written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 2 pins that are externally pulled low will source current (I_{IL} on the datasheet) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external Program Memory and during accesses to external Data Memory that use 16-bit addresses (MOVX @DPTR). In this application it

uses strong internal pullups when emitting 1s. During accesses to external Data Memory that use 8-bit addresses (MOVX @Ri), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits during program verification of the ROM.

Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source 4 LS TTL inputs. Port 3 pins that have 1s written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 3 pins that are externally pulled low will source current (I_{IL} on the datasheet) because of the pullups.

Port 3 also serves the functions of various special features of the MCS 51 microcontroller family, as listed below:

Port Pin	Alternative Function
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (Timer 0 external input)
P3.5	T1 (Timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

4

4826175 0168179 1T9

4-5

RESET

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory.

In normal operation ALE is emitted at a constant rate of $\frac{1}{6}$ the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

PSEN

Program Store Enable is the read strobe to external Program Memory.

When the device is executing code from external Program Memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external Data Memory.

$\overline{\text{EA}}/\text{V}_{\text{pp}}$

External Access enable $\overline{\text{EA}}$ must be strapped to V_{SS} in order to enable any MCS 51 microcontroller device to fetch code from external Program memory locations 0 to 0FFFH (0 to 1FFFH, in the 8032AH and 8052AH).

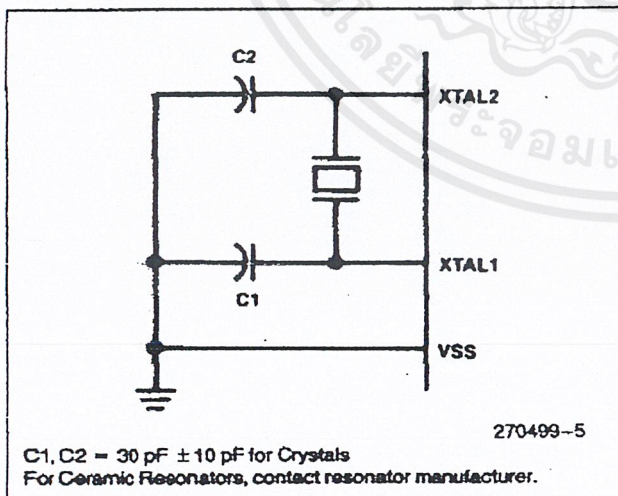


Figure 4. Oscillator Connections

XTAL1

Input to the inverting oscillator amplifier.

XTAL2

Output from the inverting oscillator amplifier.

OSCILLATOR CHARACTERISTICS

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 4. Either a quartz crystal or ceramic resonator may be used. More detailed information concerning the use of the on-chip oscillator is available in Application Note AP-155, "Oscillators for Microcontrollers."

To drive the device from an external clock source, XTAL1 should be grounded, while XTAL2 is driven, as shown in Figure 5. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum high and low times specified on the datasheet must be observed.

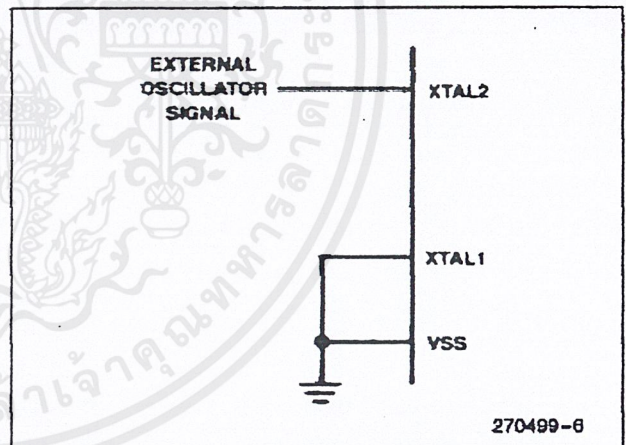


Figure 5. External Drive Configuration

ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature
 Under Bias -40°C to +110°C
 Storage Temperature -65°C to +150°C
 Voltage on $\overline{EA}/V_{PP}$ Pin to V_{SS} ... -0.5V to +21.5V
 Voltage on Any Other Pin to V_{SS} -0.5V to +7V
 Power Dissipation..... 1.5W
 Based on package heat transfer limitations not device power consumption.
 Maximum Case Temperature
 Under Bias +125°C

NOTICE: This is a production data sheet. The specifications are subject to change without notice.

**WARNING: Stressing the device beyond the "Absolute Maximum Ratings" may cause permanent damage. These are stress ratings only. Operation beyond the "Operating Conditions" is not recommended and extended exposure beyond the "Operating Conditions" may affect device reliability.*

Typical Thermal Resistance Junction to Ambient (θ_{JA})

Package	θ_{JA}
Plastic DIP	75°C/W

DC CHARACTERISTICS $T_A = -40^\circ\text{C to } +110^\circ\text{C}; V_{CC} = 5V \pm 10\%; V_{SS} = 0V$

Symbol	Parameter	Min	Max	Units	Test Conditions
V_{IL}	Input Low Voltage	-0.5	0.7	V	
V_{IH}	Input High Voltage (Except XTAL2, RST)	2.1	$V_{CC} + 0.5$	V	
V_{IH1}	Input High Voltage to XTAL2, RST	2.6	$V_{CC} + 0.5$	V	XTAL1 = V_{SS}
V_{OL}	Output Low Voltage (Ports 1, 2, 3)*		0.45	V	$I_{OL} = 1.6 \text{ mA}$
V_{OL1}	Output Low Voltage (Port 0, ALE, PSEN)*		0.45	V	$I_{OL} = 3.2 \text{ mA}$
V_{OH}	Output High Voltage (Ports 1, 2, 3, ALE, PSEN)	2.4		V	$I_{OH} = -80 \mu\text{A}$
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	2.4		V	$I_{OH} = -400 \mu\text{A}$
I_{IL}	Logical 0 Input Current (Ports 1, 2, 3, RST) 8032AH, 8052AH All Others		-800 -500	μA μA	$V_{IN} = 0.45\text{V}$ $V_{IN} = 0.45\text{V}$
I_{IL2}	Logical 0 Input Current (XTAL2)		-4.0	mA	$V_{IN} = 0.45\text{V}$
I_{LI}	Input Leakage Current (Port 0)		± 10	μA	$0.45 \leq V_{IN} \leq V_{CC}$
I_{IH1}	Input Current to RST to Activate Reset		500	μA	$V_{IN} < (V_{CC} - 1.5\text{V})$
I_{CC}	Power Supply Current: 8031/8051 8031AH/8051AH 8032AH/8052AH		175 135 175	mA mA mA	All Outputs Disconnected;
C_{IO}	Pin Capacitance		10	pF	Test freq = 1 MHz

***NOTE:**

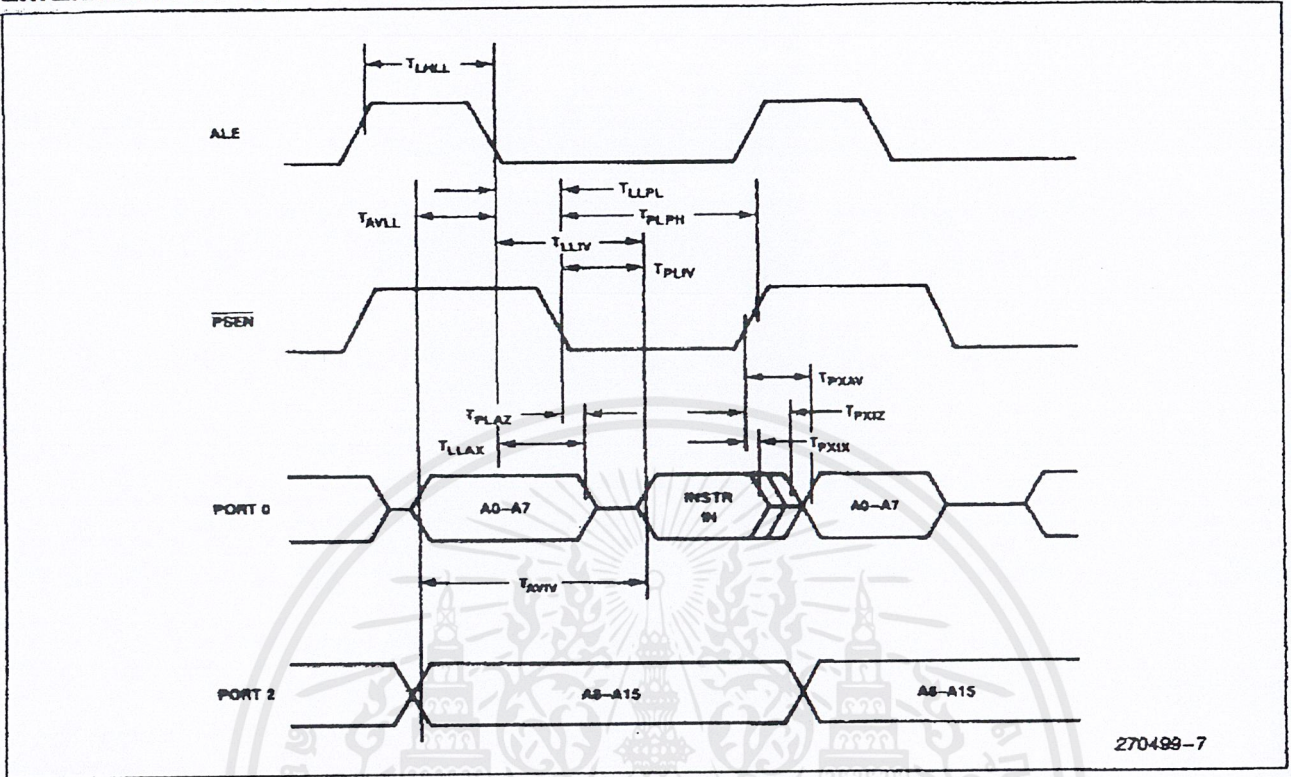
Capacitive loading on Ports 0 and 2 may cause noise pulses to be superimposed on the VOLs of ALE and Ports 1 and 3. The noise is due to external bus capacitance discharging into the Port 0 and Port 2 pins when these pins make 1-to-0 transitions during bus operations. In the worst cases (capacitive loading > 100 pF), the noise pulse on the ALE line may exceed 0.8V. In such cases it may be desirable to qualify ALE with a Schmitt Trigger, or use an address latch with a Schmitt Trigger STROBE input.

4826175 0168181 857

AC CHARACTERISTICS $T_A = -40^{\circ}\text{C}$ to $+110^{\circ}\text{C}$; $V_{CC} = 5\text{V} \pm 10\%$; $V_{SS} = 0\text{V}$;
 Load Capacitance for Port 0, ALE, and PSEN = 100 pF;
 Load Capacitance for All Other Outputs = 80 pF

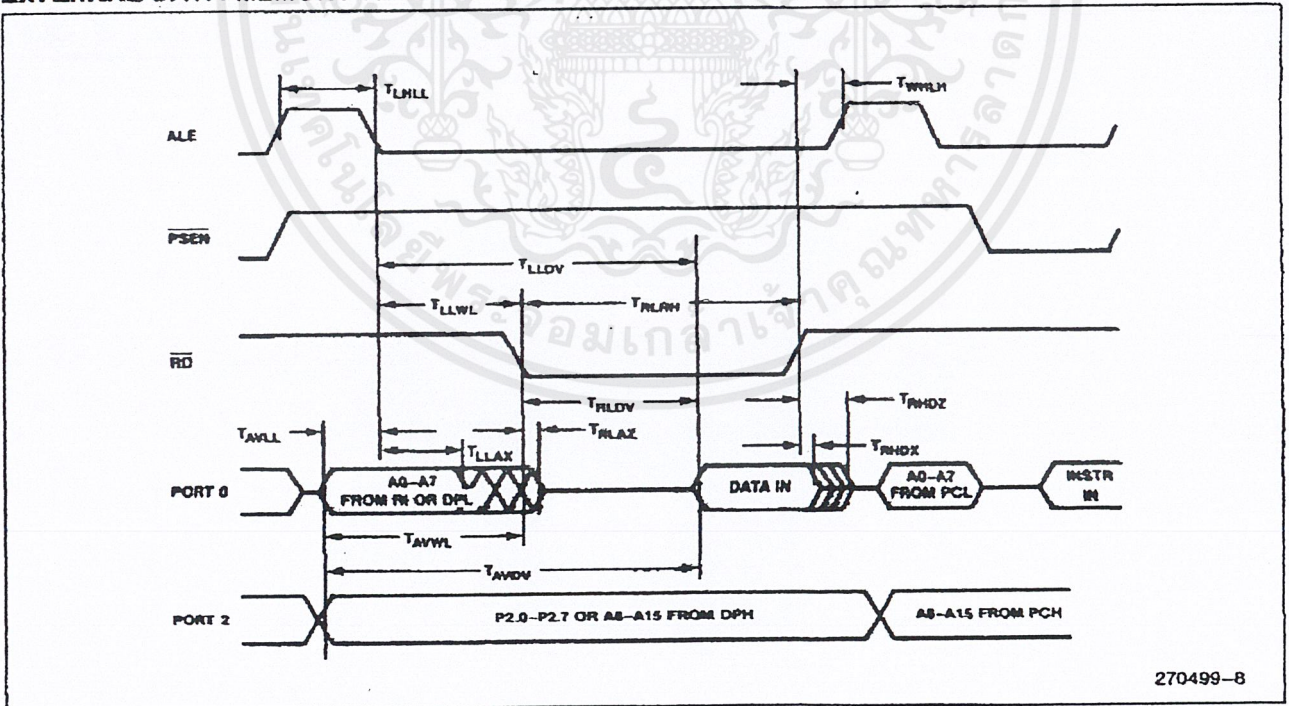
Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/T_{CLCL}$	Oscillator Frequency			3.5	12.0	MHz
T_{LHLL}	ALE Pulse Width	127		$2T_{CLCL} - 40$		ns
T_{AVLL}	Address Valid to ALE Low	43		$T_{CLCL} - 40$		ns
T_{LLAX}	Address Hold after ALE Low	48		$T_{CLCL} - 35$		ns
T_{LLIV}	ALE Low to Valid Instr In		233		$4T_{CLCL} - 100$	ns
T_{LLPL}	ALE Low to PSEN Low	58		$T_{CLCL} - 25$		ns
T_{PLPH}	PSEN Pulse Width	215		$3T_{CLCL} - 35$		ns
T_{PLIV}	PSEN Low to Valid Instr In		125		$3T_{CLCL} - 125$	ns
T_{PXIX}	Input Instr Hold after PSEN	0		0		ns
T_{PXIZ}	Input Instr Float after PSEN		63		$T_{CLCL} - 20$	ns
T_{PXAV}	PSEN to Address Valid	75		$T_{CLCL} - 8$		ns
T_{AVIV}	Address to Valid Instr In		302		$5T_{CLCL} - 115$	ns
T_{PLAZ}	PSEN Low to Address Float		20		20	ns
T_{RLRH}	RD Pulse Width	400		$6T_{CLCL} - 100$		ns
T_{WLWH}	WR Pulse Width	400		$6T_{CLCL} - 100$		ns
T_{RLDV}	RD Low to Valid Data In		252		$5T_{CLCL} - 165$	ns
T_{RHDX}	Data Hold after RD High	0		0		ns
T_{RHDZ}	Data Float after RD High		97		$2T_{CLCL} - 70$	ns
T_{LLDV}	ALE Low to Valid Data In		517		$8T_{CLCL} - 150$	ns
T_{AVDV}	Address to Valid Data In		585		$9T_{CLCL} - 165$	ns
T_{LLWL}	ALE Low to RD or WR Low	200	300	$3T_{CLCL} - 50$	$3T_{CLCL} + 50$	ns
T_{AVWL}	Address to RD or WR Low	203		$4T_{CLCL} - 130$		ns
T_{QVWX}	Data Valid to WR Transition	23		$T_{CLCL} - 60$		ns
T_{QVWH}	Data Valid to WR High	433		$7T_{CLCL} - 150$		ns
T_{WHQX}	Data Hold after WR High	33		$T_{CLCL} - 50$		ns
T_{RLAZ}	RD Low to Address Float		20		20	ns
T_{WHLH}	RD or WR High to ALE High	43	123	$T_{CLCL} - 40$	$T_{CLCL} + 40$	ns

EXTERNAL PROGRAM MEMORY READ CYCLE



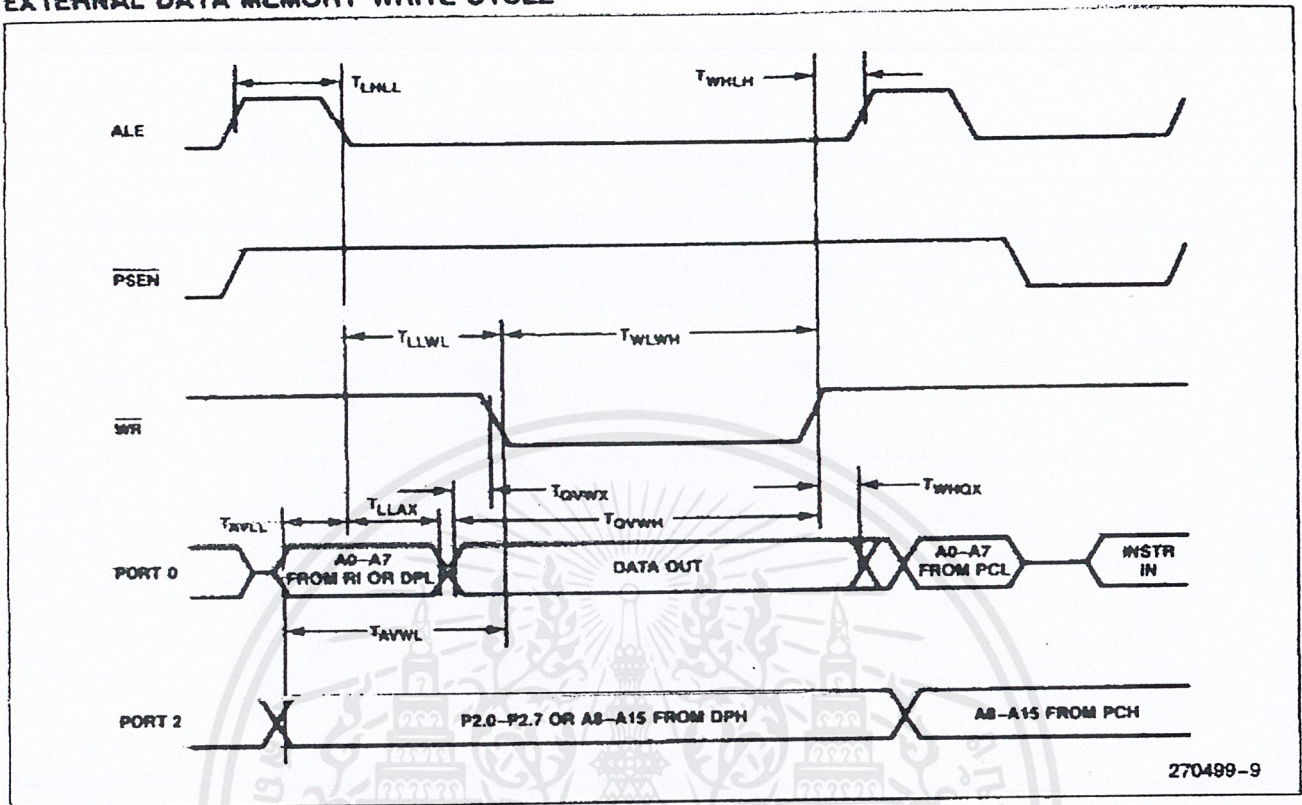
4

EXTERNAL DATA MEMORY READ CYCLE



4826175 0168183 62T

EXTERNAL DATA MEMORY WRITE CYCLE



270499-9

SERIAL PORT TIMING—SHIFT REGISTER MODE

Test Conditions: $T_A = -40^{\circ}\text{C}$ to $+110^{\circ}\text{C}$; $V_{CC} = 5\text{V} \pm 10\%$; $V_{SS} = 0\text{V}$; Load Capacitance = 80 pF

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
T_{XLXL}	Serial Port Clock Cycle Time	1.0		$12T_{CLCL}$		μs
T_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10T_{CLCL} - 133$		ns
T_{XHGX}	Output Data Hold after Clock Rising Edge	50		$2T_{CLCL} - 117$		ns
T_{XHDX}	Input Data Hold after Clock Rising Edge	0		0		ns
T_{XHDX}	Clock Rising Edge to Input Data Valid		700		$10T_{CLCL} - 133$	ns

8255A

Programmable Peripheral Interface
iAPX86 Family
MILITARY INFORMATION

8255A

DISTINCTIVE CHARACTERISTICS

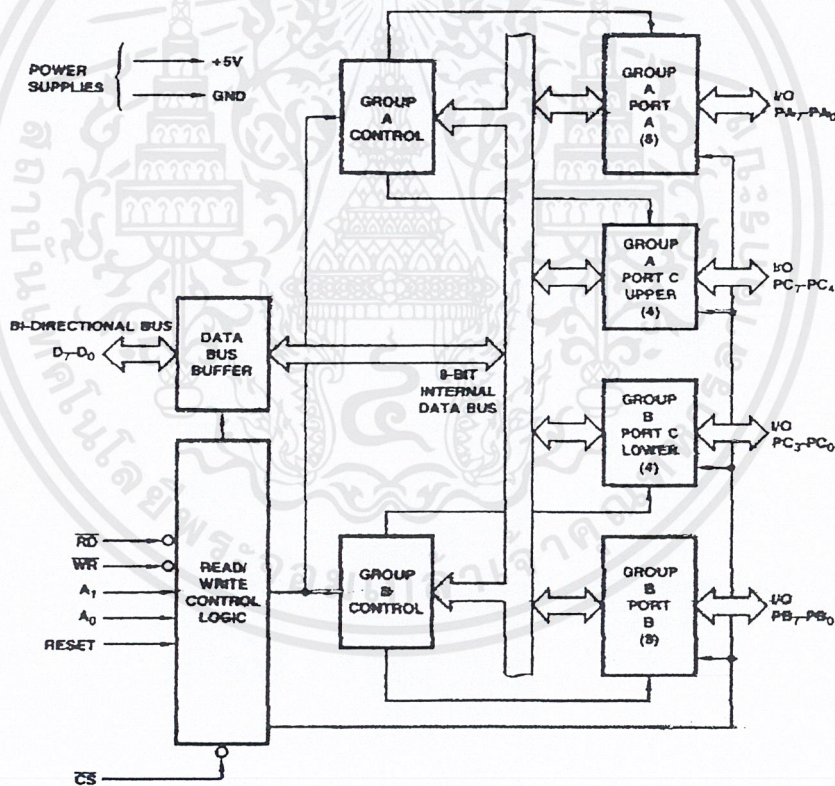
- SMD/DESC qualified
- Direct bit set/reset capability easing control application interface
- Reduces system package count
- Improved DC driving capability
- 24 programmable I/O pins
- Completely TTL-compatible
- Fully compatible with the iAPX86 microprocessor family
- Improved timing characteristics

GENERAL DESCRIPTION

The 8255A is a general-purpose, programmable I/O device designed for use with iAPX Family microprocessors. It has 24 I/O pins which may be individually programmed in two groups of twelve, and used in three major modes of operation. In the first mode, each group of twelve I/O pins may be programmed in sets of four and eight to be input or output. In Mode 1, the second mode, each group may be

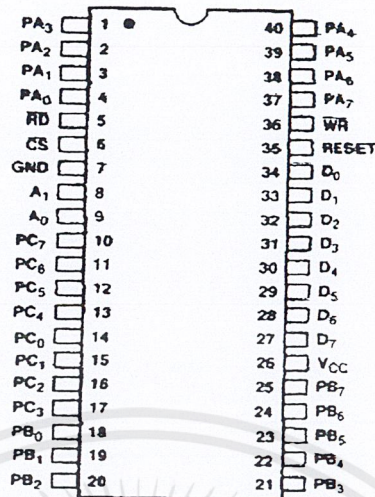
programmed to have eight lines of input or output. Of the remaining four pins, three are used for handshaking and interrupt control signals. The third mode of operation (Mode 2) is a bidirectional bus mode which uses eight lines for a bidirectional bus, and five lines, borrowing one from the other group, for handshaking.

BLOCK DIAGRAM



BD003600

CONNECTION DIAGRAM Top View



CD005401

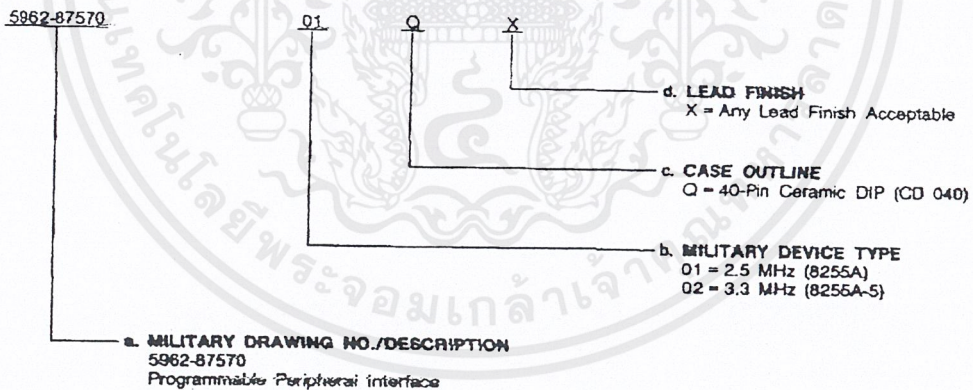
Note: Pin 1 is marked for orientation.

MILITARY ORDERING INFORMATION

Standard Military Drawing (SMD)/DESC Products

AMD products for Aerospace and Defense applications are available in several packages and operating ranges. Standard Military Drawing (SMD)/DESC products are fully compliant with MIL-STD-883C requirements. The order number (Valid Combination) for SMD/DESC products is formed by a combination of:

- a. Military Drawing Part Number
- b. Device Type
- c. Case Outline
- d. Lead Finish



Valid Combinations

Valid Combinations list configurations planned to be supported in volume for this device. Consult the local AMD sales office to confirm availability of specific valid combinations or to check for newly released valid combinations.

Valid Combinations	
5962-8757001	QX
5962-8757002	

Group A Tests

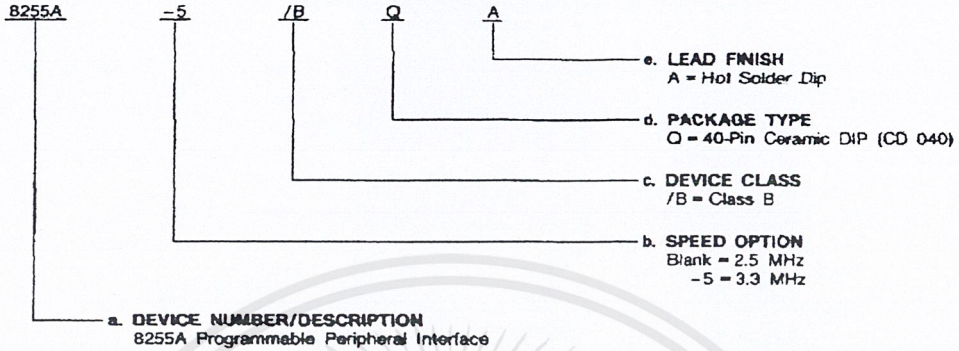
Group A tests consist of Subgroups
1, 2, 3, 7, 8, 9, 10, 11.

MILITARY ORDERING INFORMATION (Cont'd.)

APL Products

AMD products for Aerospace and Defense applications are available in several packages and operating ranges. APL (Approved Products List) products are fully compliant with MIL-STD-883C requirements. The order number (Valid Combination) for APL products is formed by a combination of:

- a. Device Number
- b. Speed Option (if applicable)
- c. Device Class
- d. Package Type
- e. Lead Finish



Valid Combinations

Valid Combinations list configurations planned to be supported in volume for this device. Consult the local AMD sales office to confirm availability of specific valid combinations or to check for newly released valid combinations.

Valid Combinations	
8255A	/BQA
8255A-5	

Group A Tests

Group A tests consist of Subgroups 1, 2, 3, 7, 8, 9, 10, 11.

ABSOLUTE MAXIMUM RATINGS

Storage Temperature -65 to +150°C
 V_{CC} with Respect to V_{SS} -0.5 to 7.0 V
 All Signal Voltages
 with Respect to V_{SS} -0.5 to +7.0 V
 Power Dissipation 1.0 W

Stresses above those listed under ABSOLUTE MAXIMUM RATINGS may cause permanent device failure. Functionality at or above these limits is not implied. Exposure to absolute maximum ratings for extended periods may affect device reliability.

OPERATING RANGES

Military (M) Devices

Temperature (TC) -55 to 125°C
 Supply Voltage (V_{CC}) 5 V $\pm$ 10%

Operating ranges define those limits between which the functionality of the device is guaranteed.

DC CHARACTERISTICS over operating range (for SMD/DESC and APL Products, Group A, Subgroups 1, 2, 3 are tested unless otherwise noted)

Parameter Symbol	Parameter Description	Test Conditions	Min.	Max.	Unit
V_{IL}	Input Low Voltage	$V_{CC} = 4.5$ V	-0.5*	0.8	V
V_{IH}	Input High Voltage	$V_{CC} = 5.5$ V	2.2	5.5*	V
$V_{OL}(DB)$	Output Low Voltage (Data Bus)	$I_{OL} = 2.5$ mA, $V_{CC} = 5.5$ V		0.45	V
$V_{OL}(PER)$	Output Low Voltage (Peripheral Port)	$I_{OL} = 1.7$ mA, $V_{CC} = 5.5$ V		0.45	V
$V_{OH}(DB)$	Output High Voltage (Data Bus)	$I_{OH} = -400$ μ A, $V_{CC} = 5.5$ V	2.4		V
$V_{OH}(PER)$	Output High Voltage (Peripheral Port)	$I_{OH} = -200$ μ A, $V_{CC} = 5.5$ V	2.4		V
I_{DAR}	Darlington Drive Current (Note 1)	$R_E = 100$ Ω , $V_{EXT} = 1$ V	-1.0	-4.0	mA
I_{CC}	Power Supply Current (Note 2)	$V_{CC} = 5.5$ V		120	mA
I_{IL}	Input Load Current	V_{CC} to 0 V, $V_{CC} = 5.5$ V		± 10	μ A
I_{OFL}	Output Pin Leakage	$V_{OUT} = V_{CC}$ to 0 V, $V_{CC} = 5.5$ V		± 10	μ A

CAPACITANCE TEST CONDITIONS: $V_{CC} = V_{DD} = 0$ V

Parameter Symbol	Parameter Description	Test Conditions	Min.	Typ.	Max.	Unit
C_{INT}	Input Capacitance	$f_c = 1$ MHz			15*	pF
$C_{I/O}$	I/O Capacitance	Unmeasured pins returned to GND			25*	pF

*Guaranteed by design; not tested.

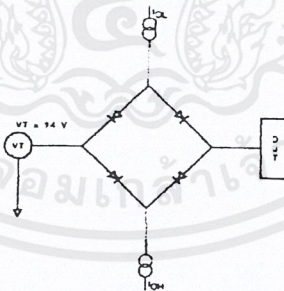
†Group A, Subgroups 9, 10, 11 only are tested.

‡Not included in Group A tests.

Notes: 1. Available on any 8 pins from Port B and C.

2. I_{CC} test conditions: the supply current is measured with loaded outputs while running AC patterns.

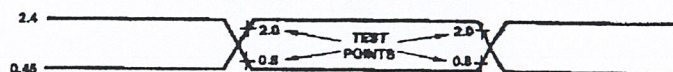
SWITCHING TEST CIRCUIT



TC003850

This test circuit is the dynamic load of a Teradyne J341.

SWITCHING TEST WAVEFORM



WF006351

AC testing: Inputs are driven at 2.4 V for a logic "1" and 0.45 V for a logic "0."
 Timing measurements are made at 2.0 V for a logic "1" and 0.8 V for a logic "0."

See Section 6 of the MOS Microprocessors and Peripherals Data Book
 (Order #09067A) for Thermal Characteristics Information.

SWITCHING CHARACTERISTICS over operating range (for SMD/DESC and APL Products, Group A, Subgroups 9, 10, 11 are tested unless otherwise noted) (Note 1)

BUS PARAMETERS

No.	Parameter Symbol	Parameter Description	8255A		8255A-5		Unit
			Min.	Max.	Min.	Max.	
READ							
1	t _{AR}	Address Stable Before READ	0		0		ns
2	t _{RA}	Address Stable After READ	0		0		ns
3	t _{RR}	READ Pulse Width	300		300		ns
4	t _{RD}	Data Valid From READ (Note 1)		250		200	ns
5	t _{DF}	Data Float After READ (Note 3)	10	150	10	100	ns
6	t _{RV}	Time Between READs and/or WRITEs	850		850		ns
WRITE							
7	t _{AW}	Address Stable Before WRITE	0		0		ns
8	t _{WA}	Address Stable After WRITE	20		20		ns
9	t _{WW}	WRITE Pulse Width	400		300		ns
10	t _{DW}	Data Valid to WRITE (T.E.)			100		ns
11	t _{WD}	Data Valid After WRITE	30		30		ns
OTHER TIMINGS							
12	t _{WB}	WR = 1 to Output (Note 1)		350		350	ns
13	t _{IR}	Peripheral Data Before RD	0		0		ns
14	t _{HR}	Peripheral Data After RD	0		0		ns
15	t _{AK}	ACK Pulse Width	300		300		ns
16	t _{ST}	STB Pulse Width	500		500		ns
17	t _{PS}	Per. Data Before E. of STB	0		0		ns
18	t _{PH}	Per. Data After E. of STB	180		180		ns
19	t _{AD}	ACK = 0 to Output (Note 1)		300		300	ns
20	t _{KD}	ACK = 1 to Output Float (Note 3)	20	250	20	250	ns
21	t _{WOB}	WR = 1 to OBF = 0 (Note 1)		650		650	ns
22	t _{AOB}	ACK = 0 to OBF = 1 (Note 1)		350		350	ns
23	t _{SIB}	STB = 0 to IBF = 1 (Note 1)		300		300	ns
24	t _{RIB}	RD = 1 to IBF = 0 (Note 1)		300		300	ns
25	t _{RIT}	RD = 0 to INTR = 0 (Note 1)		400		400	ns
26	t _{SIT}	STB = 1 to INTR = 1 (Note 1)		300		300	ns
27	t _{AIT}	ACK = 1 to INTR = 1 (Note 1)		350		350	ns
28	t _{WIT}	WR = 1 to INTR = 0 (Note 1)		450		450	ns

Notes: 1. Test Conditions: $V_{CC} = 5.5 \text{ V}$ and 4.5 V , $V_{IH} = 2.4 \text{ V}$, $V_{IL} = .45 \text{ V}$, $V_{OH} = 2.0 \text{ V}$, $V_{OL} = .8 \text{ V}$, $C_L = 100 \text{ pF} \pm 20 \text{ pF}$.

2. Period of Reset pulse must be at least $50 \mu\text{s}$ during or after power on. Subsequent Reset pulse can be 500 ns min.

3. AC float timing parameters t_{DF} and t_{KD} are tested Logic 0 to float only.

ISD1400 Series

Single-Chip Voice Record/Playback Devices

16- and 20-Second Durations

FEATURES

- Easy-to-use single-chip voice record/playback solution
- High-quality, natural voice/audio reproduction
- Push-button interface
 - Playback can be edge- or level-activated
- Single-chip duration of 16 and 20 seconds
- Automatic power-down mode
 - Enters standby mode immediately following a Record or Playback cycle
 - Standby current 0.5 μ A (typical)
- Zero-power message storage
 - Eliminates battery backup circuits
- Fully addressable to handle multiple messages
- 100-year message retention (typical)
- 100K record cycles (typical)
- On-chip clock source
- No programmer or development system needed
- Single 5-volt power supply
- Available in die form, DIP and SOIC packaging
- Industrial temperature (-40°C to 85°C) versions available

1

ISD1400 SERIES SUMMARY

Part Number	Minimum Duration (Seconds)	Maximum Input Sample Rate (KHz)	Upper Pass Band (KHz)
ISD1416	16	8.0	3.4
ISD1420	20	6.4	2.7

GENERAL DESCRIPTION

Information Storage Devices' ISD1400 ChipCorder™ Series provides high-quality, single-chip record/playback solutions to short-duration messaging applications. The CMOS devices include an on-chip oscillator, microphone pre-amplifier, automatic gain control, anti-aliasing filter, smoothing filter, and speaker amplifier. A minimum record/playback subsystem can be configured with a microphone, a speaker, several passives, two push-buttons, and a power source.

Recordings are stored in nonvolatile memory cells, providing zero-power message storage. This unique solution is made possible through ISD's patented multilevel storage technology, whereby voice and audio signals are stored directly, in their natural analog form, into EEPROM memory. ISD's multilevel storage technology allows natural voice reproduction in a single-chip solid-state solution.

DETAILED DESCRIPTION

Speech/Sound Quality

The ISD1400 Series includes devices offered at 6.4 and 8.0 KHz sampling frequencies, allowing the user a choice of speech quality options. The speech samples are stored directly into on-board non-volatile memory without the digitization and compression associated with other solutions. Direct analog storage provides a very true, natural sounding reproduction of voice, music, tones, and sound effects not available with most solid-state digital solutions.

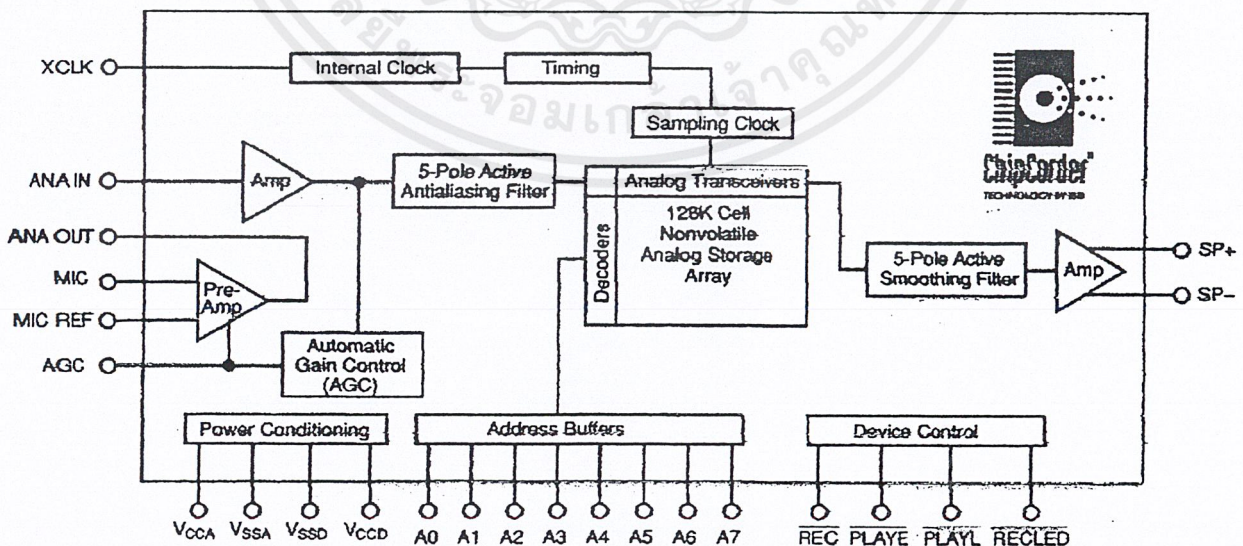
Duration

To meet end system requirements, the ISD1400 Series offers single-chip solutions at 16 and 20 seconds.

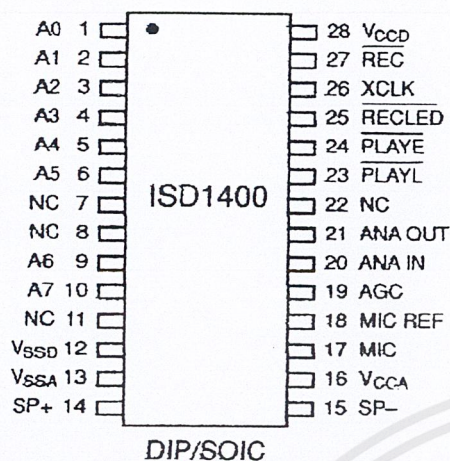
EEPROM Storage

One of the benefits of ISD's ChipCorder technology is the use of on-board non-volatile memory, providing zero-power message storage. The message is retained for up to 100 years without power.

ISD1400 SERIES BLOCK DIAGRAM



ISD1400 SERIES PINOUTS



NOTE: NC means Must Not Connect.

In addition, the device can be re-recorded over 100,000 times.

Basic Operation

The ISD1400 ChipCorder Series devices are controlled by a single Record signal, $\overline{\text{REC}}$, and either of two push-button control playback signals, $\overline{\text{PLAYE}}$ (edge-activated playback), and $\overline{\text{PLAYL}}$ (level-activated playback). The ISD1400 parts are configured for simplicity of design in a single-message application. Using the address lines will allow multiple message applications. Device operation is explained on page 1-75.

Automatic Power-Down Mode

At the end of a Playback or Record cycle, the ISD1400 Series devices automatically return to a low-power standby mode, consuming typically 0.5 μA . During a Playback cycle, the device powers down automatically at the end of the message. During a Record cycle, the device powers down immediately after $\overline{\text{REC}}$ is released HIGH.

Addressing (optional)

In addition to providing simple message playback, the ISD1400 Series provides a full addressing capability.

The ISD1400 Series storage array has 160 distinct addressable segments, providing the following resolutions. See the *ISD Application Notes and Design Manual* in this book for ISD1400 address tables.

Part Number	Minimum Duration (Seconds)
ISD1416	100 ms
ISD1420	125 ms

PIN DESCRIPTION

NOTE

The $\overline{\text{REC}}$, $\overline{\text{PLAYL}}$, and $\overline{\text{PLAYE}}$ signals are all debounced for 50 ms on the rising edge to prevent a false retriggering from a push-button switch.

Voltage Inputs (V_{CCA}, V_{CCD})

Analog and digital circuits internal to the ISD1400 Series use separate power buses to minimize noise on the chip. These power buses are brought out to separate pins on the package and should be tied together as close to the supply as possible. It is important that the power supply be decoupled as close as possible to the package.

Ground Inputs (V_{SSA}, V_{SSD})

Similar to V_{CCA} and V_{CCD}, the analog and digital circuits internal to the ISD1400 Series use separate ground buses to minimize noise. These pins should be tied together as close as possible to the device.

Record ($\overline{\text{REC}}$)

The $\overline{\text{REC}}$ input is an active-LOW Record signal. The device records whenever $\overline{\text{REC}}$ is LOW. This signal must remain LOW for the duration of the Recording. $\overline{\text{REC}}$ takes precedence over either Playback ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$) signal. If $\overline{\text{REC}}$ is pulled LOW during a Playback cycle, the Playback immediately ceases and Recording begins.

A Record cycle is completed when $\overline{\text{REC}}$ is pulled HIGH or the memory space is filled.

An end-of-message marker (EOM) is internally recorded, enabling a subsequent Playback cycle to terminate appropriately. The device automatically powers down to standby mode when $\overline{\text{REC}}$ goes HIGH.

Playback, Edge-Activated ($\overline{\text{PLAYE}}$)

When a LOW-going transition is detected on this input signal, a Playback cycle begins. Playback continues until an end-of-message (EOM) is encountered or the end of the memory space is reached. Upon completion of the Playback cycle, the device automatically powers down into standby mode. Taking $\overline{\text{PLAYE}}$ HIGH during a Playback cycle will not terminate the current cycle.

Playback, Level-Activated ($\overline{\text{PLAYL}}$)

When this input signal transitions from HIGH to LOW, a Playback cycle is initiated. Playback continues until $\overline{\text{PLAYL}}$ is pulled HIGH, an EOM marker is detected, or the end of the memory space is reached. The device automatically powers down to standby mode upon completion of the Playback cycle.

NOTE

In Playback, if either $\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ is held LOW during EOM or OVERFLOW, the device will still enter standby and the internal oscillator and timing generator will

stop. However, the rising edge of $\overline{\text{PLAYE}}$ and $\overline{\text{PLAYL}}$ will no longer be debounced and any subsequent falling edge present on the input pins will initiate another Playback.

The output $\overline{\text{RECLED}}$ is LOW during a Record cycle. It can be used to drive an LED to provide feedback that a Record cycle is in progress. In addition, $\overline{\text{RECLED}}$ pulses LOW momentarily when an EOM is encountered in a Playback cycle.

Microphone Input (MIC)

The microphone input transfers its signal to the on-chip preamplifier. An on-board Automatic Gain Control (AGC) circuit controls the gain of this preamplifier from -15 to 24 dB. An external microphone should be AC coupled to this pin via a series capacitor. The capacitor value, together with the internal 10 K Ohm resistance on this pin determine the low-frequency cutoff for the ISD1400 Series passband. See the *ISD Application Notes and Design Manual* in this book for additional information on low-frequency cutoff calculations.

Microphone Reference (MIC REF)

The MIC REF input is the inverting input to the microphone preamplifier. This provides a noise-canceling or common-mode rejection input to the device when connected to a differential microphone.

Automatic Gain Control (AGC)

The AGC dynamically adjusts the gain of the preamplifier to compensate for the wide range of microphone input levels. The AGC allows the full range of sound, from whispers to loud sounds, to be recorded with minimal distortion. The "attack" time is determined by the time constant of a 5 K Ω internal resistance and an external capacitor (C6 on the schematic on page 1-75) connected from the AGC pin to V_{SSA} analog ground. The "release" time is determined by the time constant of an external resistor (R5) and an external capacitor

(C6) connected in parallel between the AGC Pin and V_{SSA} analog ground. Nominal values of 470 K Ω and 4.7 μ F give satisfactory results in most cases.

Analog Output (ANA OUT)

This pin provides the preamplifier output to the user. The voltage gain of the preamplifier is determined by the voltage level at the AGC pin.

Analog Input (ANA IN)

The ANA IN pin transfers the input signal to the chip for recording. For microphone inputs, the ANA OUT pin should be connected via an external capacitor to the ANA IN pin. This capacitor value, together with the 3.0 K Ω input impedance of ANA IN, is selected to give additional cutoff at the low-frequency end of the voice passband. If the desired input is derived from a source other than a microphone, the signal can be fed, capacitively coupled, into the ANA IN pin directly.

External Clock Input (XCLK)

The external clock input for the ISD1400 devices has an internal pull-down device. The ISD1400 is configured at the factory with an internal sampling clock frequency that guarantees its minimum nominal record/playback time. For instance, an ISD1420 operating within specification will be observed to always have a minimum of 20 seconds of recording time. The sampling frequency is maintained to a total variation of $\pm 2.25\%$ over the commercial temperature and operating voltage ranges. This will result in some devices having a few percent more than nominal recording time.

The internal clock has a $\pm 5\%$ tolerance over the industrial temperature and voltage range. A regulated power supply is recommended for industrial temperature parts. If greater precision is required, the device can be clocked through the XCLK pin as follows:

Part Number	Sample Rate	Required Clock
ISD1416	8.0 KHz	1024 KHz
ISD1420	6.4 KHz	819.2 KHz

These recommended clock rates should not be varied because the antialiasing and smoothing filters are fixed, and aliasing problems can occur if the sample rate differs from the one recommended. The duty cycle on the input clock is not critical, as the clock is immediately divided by two internally. **IF THE XCLK IS NOT USED, THIS INPUT SHOULD BE CONNECTED TO GROUND.**

Speaker Outputs (SP+, SP-)

The SP+ and SP- pins provide direct drive for loudspeakers with impedances as low as 16 ohms. A single output may be used, but, for direct-drive loudspeakers, the two opposite-polarity outputs provide an improvement in output power of up to four times over a single-ended connection. Furthermore, when SP+ and SP- are used, a speaker-coupling capacitor is not required. A single-ended connection will require an AC-coupling capacitor between the SP pin and the speaker. The speaker outputs are in a high-impedance state during a record cycle, and held at V_{SSA} during Power Down.

Address Inputs (A0-A7)

The Address Inputs have two functions, depending upon the level of the two Most Significant Bits (MSB) of the address.

If either of the two MSBs is LOW, the inputs are all interpreted as address bits and are used as the start address for the current Record or Playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$ or $\overline{\text{REC}}$.

OPERATIONAL MODES

The ISD1400 Series is designed with several built-in operational modes provided to allow maximum functionality with a minimum of additional components, described in detail below. The operational modes use the address pins on the ISD1400 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH (A6 and A7), the remaining address signals are interpreted as mode bits and not as address bits. Therefore, operational modes and direct addressing are **NOT** compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. First, all operations begin initially at address 0, which is the beginning of the ISD1400 address space. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from Record to Playback but not from Playback to Record when A4 is HIGH in Operational Mode.

Second, an Operational Mode is executed when any of the control inputs, $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$, or $\overline{\text{REC}}$, go LOW and the two MSBs are HIGH. This Oper-

ational Mode remains in effect until the next LOW going control input signal, at which point the current address/mode levels are sampled and executed.

NOTE

The two MSBs are on pins 9 and 10 for each ISD1400 Series device.

OPERATIONAL MODES DESCRIPTION

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard wired to provide the desired system operation.

A0 — Message Cueing

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each control input LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for Playback only, and is typically used with the A4 Operational Mode.

A1 — Delete EOM Markers

The A1 Operational Mode allows sequentially recorded messages to be combined into a single message with only one EOM marker set at the end

OPERATIONAL MODES TABLE

Address Ctrl. (HIGH)	Function	Typical Use	Compatible
A0	Message cueing	Fast-forward through messages	A4
A1	Delete EOM markers	Position EOM marker at the end of the last message	A3, A4
A2	Unused		
A3	Looping	Continuous playback from Address 0	A1
A4	Consecutive addressing	Record/Play multiple consecutive messages	A0, A1
A5	Unused		

NOTE: An asterisk (*) indicates additional operational modes which can be used simultaneously with the given mode.

of the final message. When this operational mode is configured, messages recorded sequentially are played back as one continuous message.

A2 — Unused

A3 — Message Looping

The A3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space.

A message can completely fill the ISD1400 device and will loop from beginning to end. Pulsing PLAYE will start the Playback and pulsing PLAYL will end the Playback.

A4 — Consecutive Addressing

During normal operations, the address pointer will reset when a message is played through to an EOM marker. The A4 Operational Mode inhibits the address pointer reset, allowing messages to be recorded or played back consecutively. When the device is in a static state; i.e., not recording or playing back, momentarily taking this pin LOW will reset the address counter to zero.

A5 — Unused



กิตติกรรมประกาศ

กราบขอบพระคุณ ศ.ดร. วิวัฒน์ กิรานนท์ ผศ. วิภา แสงพิสิทธิ์ ที่อนุเคราะห์ให้คำแนะนำ
ปรึกษา และเพื่อนๆ ชมรมพุทธฯ ที่คอยเป็นกำลังใจ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

- [1] รศ.สมยศ จุณณะปิยะ , “ การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ ” , พิมพ์ครั้งที่3 , กรุงเทพฯ: คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2543
- [2] อุดม จีนประดับ , “ ไมโครคอนโทรลเลอร์ MCS-51” , พิมพ์ครั้งที่1 , กรุงเทพฯ: สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ , 2541
- [3] บริษัทซีเอ็ดยูเคชั่น , “ เข้าใจ / สร้าง / เล่น ไมโครโปรเซสเซอร์ 2 ” , กรุงเทพฯ:2539
- [4] ชัยวัฒน์ ลิ้มพรจิตรวิไล,วรพจน์ กรแก้ววัฒนกุล, “ เรียนรู้และปฏิบัติการ ไมโครคอนโทรลเลอร์ MCS-51 ” , พิมพ์ครั้งที่1 , กรุงเทพฯ: บริษัท อินโนเวทีฟ เอ็กเพอริเมนต์ จำกัด , 2543

