

ปีการศึกษา 2531

โดย

นายกัมพล

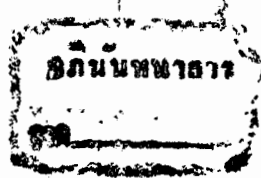
ยุทธวิริยะ

นายวิเศษ

ประทองทิพย์

อาจารย์เปรี๊ยกษา

ผู้ช่วยศาสตราจารย์วิชัย สุระรัตน์



023244

11. ลก. 2532

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโททางการศึกษา.....2531.....

ภาควิชา.....เทคนิคอุตสาหกรรม.....

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง.....เครื่องกำเนิดสัญญาณโทรทัศน์.....

ผู้จัดทำ.....

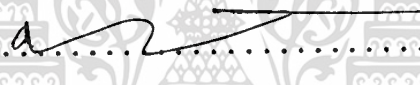
1. นายกัมพล ยุทธวิริยะ.....

2. นางสาวีระ ประคองพิบล.....


3. ....

 .....อาจารย์ที่ปรึกษา

(.....)

.....อาจารย์ที่ปรึกษา

(.....)

.....อาจารย์ที่ปรึกษา

(.....)



บทคัดย่อ

เครื่องกำเนิดสัญญาณโทรทัศน์ ( TV Pattern Generator ) ที่สร้างขึ้นมานี้ จะให้ ลักษณะสัญญาณทดสอบเป็นขาวดำ โดยมีรูปแบบการทดสอบถึง 5 แบบด้วยกัน โดยใช้หลักการทาง คณิตศาสตร์ ซึ่งสะดวกและง่ายต่อการทำความเข้าใจ รวมทั้งยังได้เพิ่มสัญญาณเสียงไว้ภายในชุดนี้ด้วย หรือจะใช้แหล่งกำเนิดเสียง จากภายนอกแทนก็ได้ สัญญาณเอาต์พุต จะทำไว้ 2 แบบ คือ มีทั้งที่เป็น เอาต์พุต โดยการนำสัญญาณภาพที่ได้ ผ่านการมอดูเลตให้เป็นความถี่ ซึ่งจะตรงกับความถี่ของช่อง 3 ( 54 - 61 MHz ) ส่วนอีกแบบหนึ่ง จะนำสัญญาณภาพที่ได้ออกมาใช้งานเลย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## DESCRIPTION

TV Pattern Generator consist of Test. Signal in Black and White. Each circuit Function as A Demonstrat in Monitor, Signal in or out Sound 1 KHz, And Lots More.

Out puts of circuit are connected directly to the rf out of the Tuner (CH 3 ) or connection directly with Video signal to output.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนำ

การสร้างเครื่องกำเนิดสัญญาณ โทรทัศน์ เป็นส่วนหนึ่งของวิชา  
หลักสูตร อสบ.อิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าภาคกระบัง

เครื่องกำเนิดสัญญาณโทรทัศน์ที่ได้สร้างขึ้นมา จะให้สัญญาณภาพที่จะนำไปต่อส่ง  
การทำงานของเครื่องรับโทรทัศน์ ในลักษณะภาพ ขาว-ดำ แต่ก็สามารถนำไปปรับแต่ง  
เครื่องรับโทรทัศน์สีได้ด้วย เช่น  $AVC$   $AVC$   $AVC$  ให้ในการปรับความบริสุทธิ์ของ  
สี หรือ สัญญาณ  $Color$   $Color$   $Color$  ให้ในการตรวจสอบ โดยนำมิกคอนเจอร์เจนท์ วงจร  
ทั้งหมดของเครื่องกำเนิดสัญญาณโทรทัศน์ จะให้หลักการทางดิจิทัล โดยใช้  $EC$   $C-100$   
เพราะสามารถใช้กับแหล่งจ่ายไฟสูง ๆ ได้ ถ้าเป็น  $EC$   $EC$  ไม่สามารถใช้กับ  
แหล่งจ่ายไฟสูง ๆ ได้เหมือนกับ  $C-100$

เครื่องที่สร้างขึ้นมานี้ ถ้าวางไปเทียบกับของบริษัทยาอื่น ๆ ที่ผลิตออกมาจำหน่ายใน  
ท้องตลาดจะห่างไกลกันมาก เครื่องที่สร้างขึ้นม่นี้เองที่จะไปทดสอบการทำงานของ  
โทรทัศน์ สำหรับช่างซ่อม ซึ่งเป็นการทดสอบขั้นพื้นฐาน หรือเหมาะสำหรับห้องปฏิบัติการ  
โทรทัศน์ จึงนับว่าเป็นการส่งเสริมการสร้าง-ทดสอบและแก้ไขใดๆ ในการปฏิบัติได้เป็น  
อย่างดี อีกทั้งเป็นการสนับสนุน การลงทุนของสถานประกอบการขนาดเล็กได้ด้วย

ขอขอบคุณ ผู้ช่วยศาสตราจารย์ วิทย์ สุรรัตน์ อาจารย์ประจำภาควิชา เทคโนโลยี  
อุตสาหกรรม ที่ให้คำปรึกษา แนะนำ จนทำให้งานชิ้นนี้ สำเร็จลุล่วงด้วยดี หวังเป็นอย่าง  
ยิ่งว่าผลงานชิ้นนี้คงจะพอประโยชน์กับผู้สนใจได้โดยบังเอิญบ้างไม่มากก็น้อย

นายกัมพล ชูทวิริยะ  
นายวัชร ประคองทัตต์

สารบัญ

|  | หน้า |
|--|------|
| บทที่ 1 บทนำ   |      |
| 1.1 ลักษณะทั่วไป                                       | 5    |
| 1.2 หลักการเบื้องต้นการสร้างเครื่องกำเนิดสัญญาณความถี่ | 5    |
| 1.3 ลักษณะการใช้งานของสัญญาณความถี่ชนิดต่าง ๆ          |      |
| บทที่ 2 ทฤษฎี  |      |
| 2.1 แนวความคิดในการสร้างสัญญาณความถี่                  | 9    |
| 2.2 การสร้างสัญญาณความถี่                              | 9    |
| 2.3 การสร้างสัญญาณเสียง                                | 17   |
| บทที่ 3 ภาคมอดูเลต                                     | 20   |
| 3.1 การมอดูเลต Modulate                                |      |
| 3.2 ชนิดของการมอดูเลต                                  | 21   |
| บทที่ 4 การสร้าง                                       |      |
| 4.1 การสร้างและทดสอบ                                   | 29   |
| 4.2 สรุป   | 30   |
| ภาคผนวก  |      |
| 1. ความรู้เบื้องต้นเกี่ยวกับ IC CMOS                   |      |
| 2. คู่มือ IC   |      |
| 3. แบบลาคอปรีน   |      |
| 4. เครื่องต้นแบบ                                       |      |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

1.1 ลักษณะทั่วไป

เครื่องกำเนิดสัญญาณภาพที่ จะมีประโยชน์มากในการที่จะตรวจสอบหรือซ่อม เครื่องรับโทรทัศน์ทั้งสี และขาว - ดำ ได้สะดวกและรวดเร็ว ได้คุณภาพผ่านทฤษฎี สำหรับ เครื่องรับโทรทัศน์สี ระบบ PAL ที่จะนำเอาเครื่องกำเนิดสัญญาณโทรทัศน์ไปใช้ทดสอบก็ สามารถทดสอบการทำงานของ สบตึกและไดนามิกของเวอร์ชันได้ ถึงแม้จะไม่ให้ สัญญาณสีออกมาที่ตามเครื่องกำเนิดสัญญาณภาพที่สร้างขึ้นเปรียบเสมือนสถานีส่งสัญญาณ โทรทัศน์สถานีหนึ่ง เวลาที่สถานีโทรทัศน์จริง ๆ ยังไม่ออกอากาศ เราก็ใช้เครื่องที่แบบได้ เครื่องนี้กำหนดให้ความถี่ RF ของช่องโทรทัศน์เท่ากับ 54 - 61 MHz ซึ่งเก็บความถี่ ของโทรทัศน์ช่อง 3 ตั้งกับเครื่องรับโทรทัศน์จึงสามารถรับสัญญาณมาได้ โดยใช้ช่อง 3 รับภาพ

การที่เราจะสร้างเครื่องกำเนิดสัญญาณภาพ ให้สามารถปรับความถี่ RF ได้ทุก ช่องนั้น ไม่มีความจำเป็นเพราะว่าความถี่ใด ๆ ก็จะได้สัญญาณภาพอันเดิม สิ่งที่เราจะปรับความถี่ RF ไปทำไม

สำหรับสัญญาณภาพของเครื่องกำเนิดภาพที่ สร้างภาพออกมา 5 ภาพ คือ

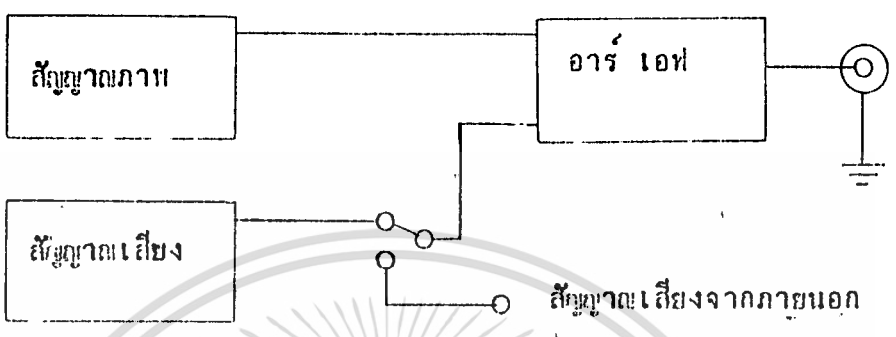
1. Dot Pattern
2. Cross hatch
3. Checker board
4. Gray Scale
5. White raster

1.2 หลักเบื้องต้นการสร้างเครื่องกำเนิดสัญญาณภาพ

การสร้างเครื่องกำเนิดสัญญาณภาพ จำเป็นต้องสร้างความถี่ OSC 1 ขึ้นมา 1 ที่มีค่าคงที่ค่าหนึ่ง แล้วใช้วงจรการความถี่ลงมาให้ได้ความถี่ที่ต้องการ ซึ่งจะมาร่วมกับ เพื่อให้เป็นสัญญาณภาพต่าง ๆ ตามที่เราต้องการ ซึ่งจะรวมถึงสัญญาณ Ver - Sync pulse , har. Sync pulse และ Blanking และอื่น ๆ ที่จำเป็นต่อการใช้ ส่วนที่เพิ่มเติม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ก็คือ วงจรกำเนิดสัญญาณเสียง ขนาด 1 KHz ใช้สำหรับนำไปตรวจสอบการทำงานของ ส่วนของไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

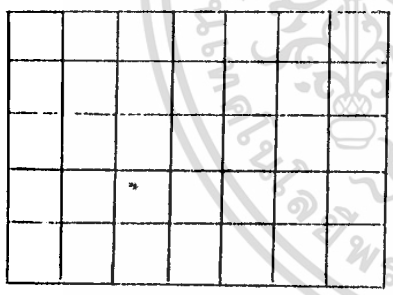
ภาค A U dio ของโทรทัศน์ จากนั้นเราก็นำสัญญาณเสียงและภาพ เข้ายังภาค  
 กำเนิดคลื่นพาหภาพซึ่งอยู่ในย่าน VHF ช่อง 3 จากนั้นก็จะได้สัญญาณภาพ (RF Out)  
 ออกมา สามารถนำไปทดสอบการทำงานของโทรทัศน์ต่อไป



1.3 ลักษณะและการใช้งานของภาพชนิดต่าง ๆ

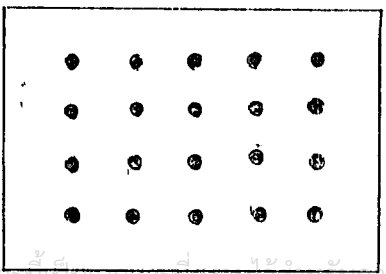
ลักษณะของสัญญาณภาพและการใช้งานของเครื่องกำเนิด สัญญาณภาพที่สร้าง  
 ขึ้นมา มี 5 ชนิด ซึ่งที่ตรงต่อที่จะใช้ในการปรับแต่งเครื่องรับโทรทัศน์

1. สัญญาณ (Cross hatch)



สัญญาณภาพ Cross hatch เป็นสัญญาณภาพ  
 ที่ใช้ในการตรวจสอบ linearity ทาง  
 Ver และ Har ของเครื่องรับโทรทัศน์ทั้งสี  
 และขาวดำ ส่วนที่ปรับโทรทัศน์สี ในเรื่องของ  
 คอนเวออร์เจนซ์ ก็สามารถปรับได้ทั้งสแตติกและ  
 ไดนามิกคอนเวออร์เจนซ์ ถ้าคอนเวออร์เจนซ์ ปรับ  
 ไว่อาจถูกต้องแล้ว เส้น Cross hatch ก็จะมี  
 เป็นสีขาว ไม่มีการเอียงของสี

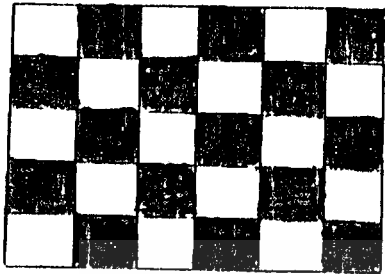
2. สัญญาณ(dot)



สัญญาณภาพ (Dot) ใช้ในการตรวจสอบและปรับ  
 สแตติก คอนเวออร์เจนซ์ของเครื่องรับให้ถูกต้อง คือ  
 ปรับค่าแสง RGB ให้ตกกระแบบ triad  
 เดียวกันเพื่อความถูกต้องของสี เมื่อเราปรับสแตติก  
 คอนเวออร์เจนซ์ ถูกต้องแล้ว dot จะเป็นสีขาว

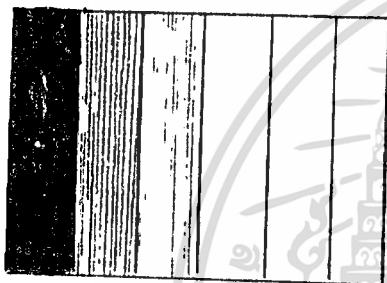
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 บริษัทฯ  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3. สัญญาณภาพ Checkerboard



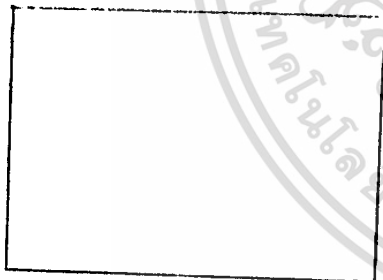
สัญญาณ Checker board ใช้สำหรับตรวจสอบ  
ส้อม Convergence ว่าถูกต้องหรือไม่ โดย  
ดูบริเวณขอบจอทั้ง 4 ด้าน และสามารถใช้ในการ  
ปรับแต่ง Ver Size ได้ด้วย

### 4. สัญญาณภาพ Gray Scale



สัญญาณภาพ Gray Scale หรือระดับสีเทาจะ  
เริ่ม จากดำสุดไปมาขาวสุด เป็นการทดสอบระดับขาว  
ดำ ของเครื่องรับโทรทัศน์

### 5. สัญญาณภาพ White raster



สัญญาณภาพ White raster ใช้ตรวจสอบ  
ความบริสุทธิ์ของสี หรือการผสมสีที่ถูกต้อง คือ  
$$Y = 0.3R + 0.59G + 0.11B$$
  
ถ้าการผสมสีถูกต้อง สัญญาณภาพ White raster  
จะเป็นสีขาวบริสุทธิ์ ไม่มีสีหนึ่งสีใดเล็ดออกมา

### คุณสมบัติของเครื่อง

- คลื่นพาหภาพ ผ่าน VIF - ความถี่ 54 - 61 MHz (ช่อง 3)
- out put Impedance 75 ohm
- ความแรงของ RF out = mv
- ระบบ PAL - D'
- ลักษณะภาพ เป็น ขาว - ดำ
- Line Frequency 15,625 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก้ารนำไปใช้

- Field Frequency 50 Hz
- ความถี่แนวอน 15,625 Hz
- ความถี่แนวตั้ง 50 Hz
- จำนวนเส้นสแกน 625 เส้น
- ค่าเบี่ยงเบนความยาวภาพ 5 แพน

การนำไปใช้งาน

ใช้ในการทดสอบ การทำงานของเครื่องรับโทรทัศน์สี และขาว - ดำ แทนสัญญาณจากสถานีส่ง หรือใช้เป็นสัญญาณทดสอบ ในห้องปฏิบัติการ ( Lab ) โทรทัศน์ตามสถานศึกษาต่าง ๆ

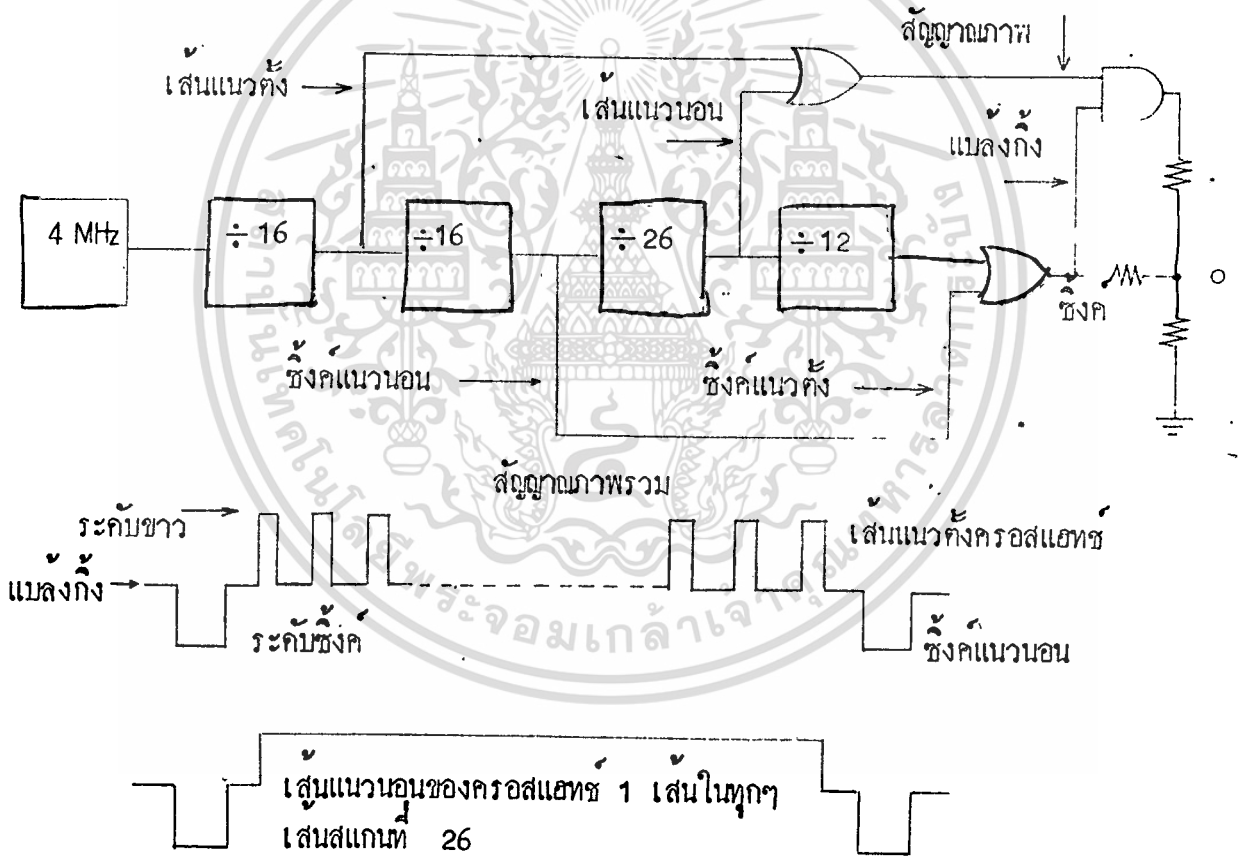


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.1 แนวความคิด

ในการที่จะสร้างสัญญาณทดสอบเครื่องรับโทรทัศน์ เราจำเป็นต้องรู้รายละเอียดของสัญญาณโทรทัศน์ด้วย เพื่อที่จะได้สร้างสัญญาณได้อย่างถูกต้องและสามารถใช้งานได้จริง ๆ จากรูปที่ 1 จะเป็นบล็อกไดอะแกรมการสร้างสัญญาณภาพครอสแฮช ( Cross hatch ) ซึ่งเป็นสัญญาณที่จะนำไปสู่การสร้างสัญญาณภาพแบบอื่น ๆ ตามบล็อกไดอะแกรมนี้ยังประกอบด้วย การสร้างสัญญาณซิงค์อีกด้วย.



รูปที่ 1 บล็อกไดอะแกรมการสร้างสัญญาณภาพรวม

ออสซิลเลเตอร์จะเป็นตัวผลิตความถี่ 4 MHz จะถูกหารด้วย 16 เพื่อให้ได้เส้นแนวตั้งของภาพครอสแฮช จำนวน 16 เส้น ความถี่ 250 KHz ผ่านวงจรหาร 16 อีกครั้ง เพื่อให้ได้ความถี่ 15,625Hz ซึ่งเป็นซิงค์แนวอนคาบเวลา 64 us จากนั้นจะผ่านวงจรหาร 26 เพื่อให้ได้เส้นครอสแฮชแนวอนจำนวน 12 เส้น และเมื่อผ่านวงจรหาร 12 ก็จะได้ความถี่ 50Hz ซึ่งเป็นซิงค์แนวตั้งคาบเวลา 20 เมื่อสัญญาณทั้งหมดรวมกันก็จะเป็นสัญญาณภาพรวม (Composite

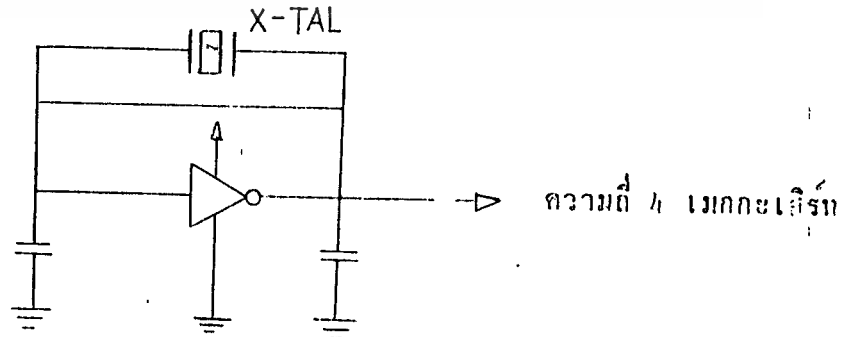
จากรูปที่ 1 แสดงการทำงานในการสร้างสัญญาณภาพและซิงค์ในส่วนต่าง ๆ ส่วนสำคัญของวงจรคือ วงจรออสซิลเลเตอร์ ความถี่ 4 MHz เพื่อให้ได้ความถี่ที่แน่นอน จะใช้หลักการควบคุมการออสซิลเลท สัญญาณจากออสซิลเลเตอร์ จะไปเข้าวงจรหากให้ได้ความถี่ สำหรับเส้นแนวตั้งและแนวอนของภาพ ครอสแฮทท์ รวมทั้งซิงค์แนวอน และแนวตั้งรวมทั้ง สัญญาณแบล็กกิ้ง

ระบบโทรทัศน์ในบ้านเรา ส่งระบบ 625 เส้นใน 1 เฟรม ใน 1 วินาที จะส่งมา 25 เฟรม เพื่อไม่ให้เกิดการกระพริบของภาพในแต่ละเฟรมจะแบ่งออกเป็น 2 ฟิลด์ ตั้งกันใน 1 ฟิลด์ ประกอบด้วยเส้นสแกน 312.5 เส้น แล้วนำเอาฟิลด์สองฟิลด์มาซ้อนไขว้กัน (inter lace) ทำให้ได้ภาพที่สมบูรณ์ 625 เส้น สำหรับวงจรที่จะสร้างที่เพื่อให้ง่ายต่อการสร้างจะสร้างฟิลด์มาไขว้กันอย่างอิสระ (Random interlacing) โดยแต่ละฟิลด์จะมีเส้นสแกน 312 เส้น ทำให้ได้จำนวนเส้นสแกนใน 1 เฟรม มี 624 เส้น ซึ่งไม่ทำให้คุณภาพของภาพต่อตาประการใด

การไขว้สลับฟิลด์แบบอิสระเกิดจากการส่งขบวนพัลส์ของซิงค์ฟิลด์ ทั้งแนวอน และแนวตั้ง ออกไปตลอดเวลาสำหรับซิงค์แนวอนจะมีความกว้าง 4  $\mu$ S ความถี่ 15,625 เฮิรท์ ส่วนซิงค์แนวตั้งจะมีความกว้าง 512 ความถี่ 50 เฮิรท์ และในขณะที่วงจรถูกสร้างแบล็กกิ้งพัลส์ ออกมาด้วย

2.2 การสร้างสัญญาณภาพ cross hatch

จากรูปที่ 1 เป็นการสร้างสัญญาณภาพและซิงค์ในส่วนต่าง ๆ ส่วนสำคัญของ วงจรคือ วงจรออสซิลเลเตอร์ ความถี่ 4 MHz เพื่อให้ได้ความถี่ที่แน่นอน จะใช้หลักการควบคุม การออสซิลเลท สัญญาณจากออสซิลเลเตอร์



อัตราส่วนคือ เนื่องจากจะไปเกี่ยวข้องกับอัตราส่วนของความสูงความกว้างของเครื่องรับ ( Aspect ratio ) เมื่ออยู่ในสภาวะที่ปรับไว้อย่างดีแล้ว

สัญญาณแนวนอนของรูปลออสบฮอนซ์ จะถูกหารลงด้วย 12 เพื่อสร้างสัญญาณวีจิงท์แนวตั้ง ซึ่งดูได้จาก 12 x 26 ได้ 312 ซึ่งเป็นจำนวนเส้นสแกน 1 ฟิลด์ ซึ่งเมื่อเทียบกับสัญญาณโทรทัศน์จากสถานีส่งที่มีจำนวน 312.5 ความถี่ของฟิลด์ ที่ได้จะเป็น  $\frac{15,625}{312}$   
= 50.08 Hz

$$\begin{aligned} \text{จาก } 250 \text{ KHz} \div 16 &= 15,625 \text{ Hz} \\ T &= 64 \text{ us} \end{aligned}$$

$$\begin{aligned} \text{จาก } 15,625 \text{ Hz} \div 26 &= 600.96 \text{ Hz} \\ T &= 1.664 \text{ ms} \quad (1.8 \text{ ms}) \end{aligned}$$

$$\begin{aligned} 600.96 \text{ Hz} \div 12 &= 50.08 \\ T &= 19.96 \\ 1 \text{ field} &= 312 \text{ เส้น} \end{aligned}$$

ความถี่เส้นแนวนอนของ Crass hatch

VER syvc

เพราะฉะนั้นเส้นแนวตั้งของ Crass hatch

$$\begin{aligned} &= \frac{52}{4} \\ &= 13 \text{ เส้น} \end{aligned}$$

จำนวนเส้นแนวนอนของ Crass hatch

$$= \frac{19.968 - 1.664}{1.664}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

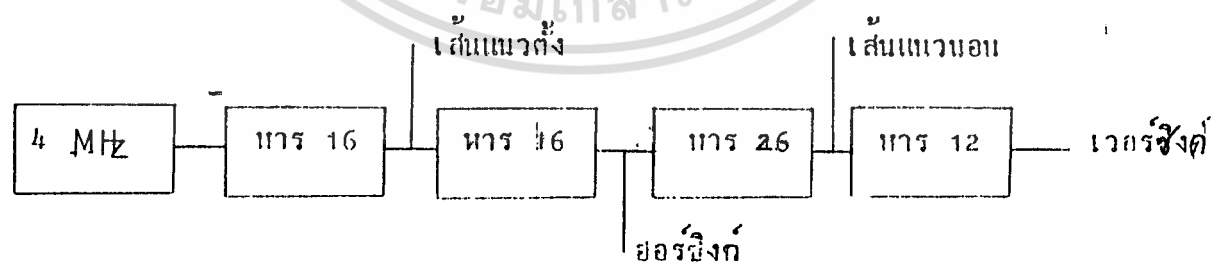
จะไปเข้าวงจรหาร ไม้ได้ความถี่ สำหรับเส้นแนวตั้งและแนวอนของภาพ Cross hatch  
 รวมทั้งตั้งแนวอนและแนวตั้ง รวมทั้งสัญญาณแบล็กกิ้ง ระบบการส่งโทรทัศน์ในบ้านเราใช้  
 ระบบ 625 เส้น ใน 1 เฟรม ใน 1 วินาที จะส่งมา 25 เฟรม เพื่อไม่ให้เกิดการกระ  
 มริบของภาพในแต่ละเฟรม จะแบ่งออกเป็น 2 ฟิลด์ ดังนั้นใน 1 ฟิลด์ ประกอบด้วยเส้น  
 สแกน 312.5 เส้น แล้วนำเอาฟิลด์สองฟิลด์มาซ้อนไขว้กัน ทำให้ได้ภาพที่สมบูรณ์ 625  
 เส้น

- $f_{sc} = 4 \text{ MHz}$
- $4 \text{ MHz} \div 16 = 250 \text{ KHz}$
- จะมี  $T = 4 \text{ } \mu\text{s}$  ( $4.7 \text{ } \mu\text{s}$ ) และพัลส์กว้าง  $0.25 \text{ } \mu\text{s}$



ความถี่แนวตั้งของ Cross hatch

จากหลักการในรูปที่ 1 เริ่มจากวงจรสร้างสัญญาณพาหะ 4 MHz จะถูกหาร  
 ด้วย 16 ทำให้ได้พัลส์กว้าง  $0.25 \text{ } \mu\text{s}$  ตามเวลา  $4 \text{ } \mu\text{s}$  ( $16 \times 0.25 \text{ } \mu\text{s}$ ) ได้เป็น  
 สัญญาณเส้นแนวตั้ง ภาพ Cross hatch หากนี้พัลส์ดังกล่าวจะถูกหารด้วย 16 อีกครั้ง  
 จะได้ซิงค์พัลส์แนวอน ซึ่งกว้าง  $4 \text{ } \mu\text{s}$  และมีคาบเวลา  $16 \times 4 = 64 \text{ } \mu\text{s}$  ทำให้ได้ความ  
 ถี่ Line เท่ากับ  $\frac{1}{64}$  หรือ  $15,625 \text{ Hz}$  ทอด

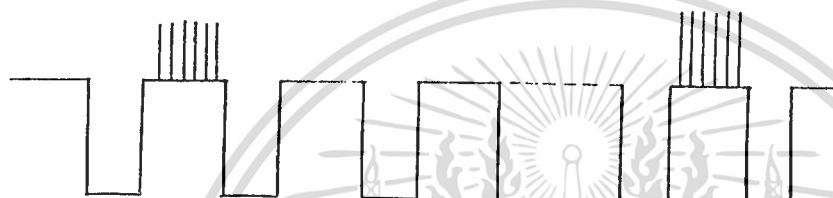


ซิงค์พัลส์นี้ จะถูกหารลงอีกด้วย 26 ทำให้ได้พัลส์สำหรับสร้างเส้นแนวอน  
 ( $64 \text{ } \mu\text{s}$ ) และจะมีทุก ๆ เส้นสแกนครบ 26 เส้น ไข่เป็นเส้นแนวขวางของสัญญาณตาม  
 ลออสแชนจ์จากตัวเลขข้างบน จะเห็นว่าระยะห่างระหว่างเส้นแนวอนแต่ละเส้นและ

เอกสารนี้เป็นเอกสารที่วางไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ด้านการค้า  
 ระวังการแก้ไขเอกสารที่วางไว้ล่วงหน้าเพื่อการเรียนการสอนนั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ด้านการค้า  
 ไม่ว่าการแก้ไขเอกสารที่วางไว้ล่วงหน้าเพื่อการเรียนการสอนนั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ด้านการค้า

## การสร้างภาพ DOT pattern

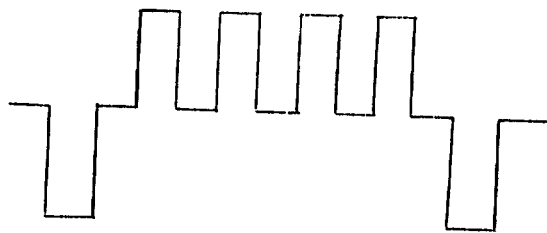
การสร้างภาพ dot Pattern ทำได้โดยเอา Pulse ที่ได้จาก Cross hatch มาผ่านวงจร decode เอาเฉพาะจุดตัดของ Cross hatch จึงได้ out put ออกมาเฉพาะจุดตัดของ Cross hatch ซึ่งมีระยะห่างกัน  $1.664 \text{ ms}$  และจะได้ out put ลักษณะดังนี้



สัญญาณภาพรวมของ DOT

## การสร้างสัญญาณภาพ Checker board

ดูจากวงจรจะได้จากการรวมสัญญาณของ IC ad ซึ่งเป็น XOR ซึ่งได้รับ input มาจาก Q6 ของ Ic2 กับ Q2 ของ Ic4a ซึ่งมีสถานะเป็น " 0 " ทำให้ Iead ทำหน้าที่เป็น non - Inverting ทำให้สัญญาณจาก Q6 ผ่านไปได้ ซึ่งมีความถี่  $625 \text{ kHz}$  แล้วเมื่อ I/p เข้ามาเป็น " 1 " จะทำให้สัญญาณของ Q2 ถูก Invert เนื่องจากสัญญาณที่ Q6 ของ Ic2 เป็นคลื่นรูปสี่เหลี่ยม มี  $T = 16 \text{ us}$  และ Q2 ของ Ic 4a เป็นคลื่นสี่เหลี่ยมมี  $T = 4 \times 26 = 104 \text{ us}$  ทำให้ได้สัญญาณ Checker Board ขนาด  $8 \text{ us} \times 62 \text{ เส้น}$



ดังนั้น จะได้แถบแฉก  $\frac{312}{62} = 5$

แถบแฉกตั้ง  $\frac{52}{8} = 6$

การสร้างสัญญาณ Gray

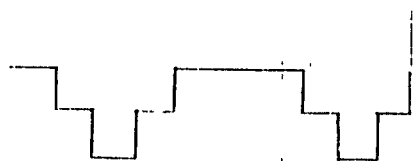
ได้จาก o/p ของ Icz 06-08 ซึ่งทำหน้าที่กับ A/D อย่างง่าย ๆ แบบ Ladder ทำให้ได้ระดับแรงดันที่ระดับขึ้นทีละขั้นเท่า ๆ กัน เป็นขั้นบันไดดังรูป



การสร้างสัญญาณ White Raster

เป็นสัญญาณขาขา มีแฉกสัญญาณ Sync, blanking และ สัญญาณระดับขา ซึ่งจะได้จาก Ic 6d และ Ic 8a , และ Resister 6.8 K, 10 K, 470 จะเป็นตัวแบ่งแรงดันใน้ระดับแรงดันช่อง Sync, blanking และ ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับขาของสัญญาณถูกคลั่ง จะได้สัญญาณลักษณะดังนี้



วงจรและการทำงาน

วงจรในรูปที่ 2 ประกอบด้วย IC แบบ C mos 11 ตัว และ IC เรคจูเลเตอร์ 3 ขา อีกหนึ่งตัว วงจรสร้างสัญญาณนาฬิกา ( clock ) ให้เกทออสซิลเลเตอร์ร่วมกับผลึกขนาด 4 MHz มีตัวต้านทาน 10 M โป้ไซอัสสัญญาณนาฬิกา 4 MHz จะป้อนเข้าทางอินพุทของ IC2 เบอร์ 4040 หาร 12 แบบไบนารี out put 4 ขาแรก ( Q1-Q4 ) จะถูก decode ด้วย IC3c ซึ่งเป็น NAND Gate 3 input กับ IC5a NOR Gate ทำให้ได้สัญญาณแนวตั้งของภาพ Cross hatch กว้าง 0.25 us คาบเวลา 4 us ( เติ้กับรูปที่ 1 )

ในขณะที่ขา output Q6 - Q8 ของ IC2 จะถูก decode ด้วย IC3a ซึ่งเป็น NAND Gate 3 Input ทำให้ได้แบล็กคิงค์ที่มีแวนอนกว้าง 8 us คาบเวลา 64 us สัญญาณนี้จะนำไปรวมกับ out put Q5 ของ IC2 ที่ NOR Gate IC5 d ทำให้ได้ Sync แวนอนกว้าง 4 us out put Q9 ของ IC2 จะแปรความถี่ line ด้วย 2 และหารลงอีก 13 โดย IC 4a และ IC 4b ซึ่งเป็นตัวนับแบบ 4 bit การที่จะหารด้วย 13 จะต้องใช้ Gate 3 ตัว คือ IC 3b IC3b และ IC 3a ช่วยเมื่อ Input ทั้งสามของ Gate IC 3b เป็น " 1 " ทำให้ out put เป็น " 0 " ไป Set R - S Flib-Flob ซึ่งใช้ NAND Gate 2 ตัว ( IC 8ab ) การ Reset จะทำให้ตัวนับกลับเป็น " 0 " หมด เพื่อเริ่มรอบการทำงานใหม่สัญญาณ Reset จาก R.S. Flib - Flob จะเป็น " 1 " ในช่วงครึ่ง Cycle ของสัญญาณนาฬิกา ( 64 us ) หรือในทุกเส้นสแกน 26 เส้น ทำให้ได้สัญญาณของเส้นแวนอนของรูป cross hatch สัญญาณนี้จะไปรวมกับ out put LC 5a ( สัญญาณแนวตั้งของ cross hatch LC 6c ที่ LC 6d และ IC 6c ตามค่ากับ out put จาก IC 6c จะเป็นสัญญาณ video ของ Cross hatch ส่วน out put ของ IC 6d ( IC 6d ) จะเป็นสัญญาณที่จุดตัดของเส้น cross hatch ทำให้ได้สัญญาณจุด ( dot ) ย่อยมารวมกัน

เราลองกลับไปดู block diagram ในรูปที่ 1 อีกครั้ง สัญญาณที่ดูการด้วย R ในช่วงสุดท้ายจะทำให้ได้ Sepne แวนอน และ blanking bulce

เอกในวงจรมีใช้ LC ซึ่งใช้สัมพันธ์กันที่แน่นเกี่ยวกับ LC นั้นทำนั้นในส่วนนี้การนับไปเพื่อไม่ให้ค่าที่ถูกต้องราคาไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ LC 7b และ RS Flip - Flop LC7L และ LC 7c แต่เนื่องจากสัญญาณนาฬิกา ที่ส่วนนี้  
 จะเป็น "0" สำหรับเส้นสแกน 25 เส้น และเป็น "1" สำหรับเส้นสแกน 287 เส้น ใน  
 จำนวนเส้นสแกน 312 เส้นของ 1 Flid peelse นี้จะนำไปเป็นช่วง blanking pulse  
 แนวตั้ง ก่อนจากนี้จะเอาไป AND กับ out put จาก LC 6a ทำให้ได้ Sync pulse  
 แนวตั้ง เนื่องจาก out put ของ LC 6a เป็น "1" สำหรับเส้นสแกน 8 เส้นในช่วง  
 การสแกน 26 เส้น ดังนั้นความยาวของ Sync pulse จะมี 8 เส้นสแกนหรือ 512 us  
 และเกิดเมื่อเริ่มการ Blanking แนวตั้ง

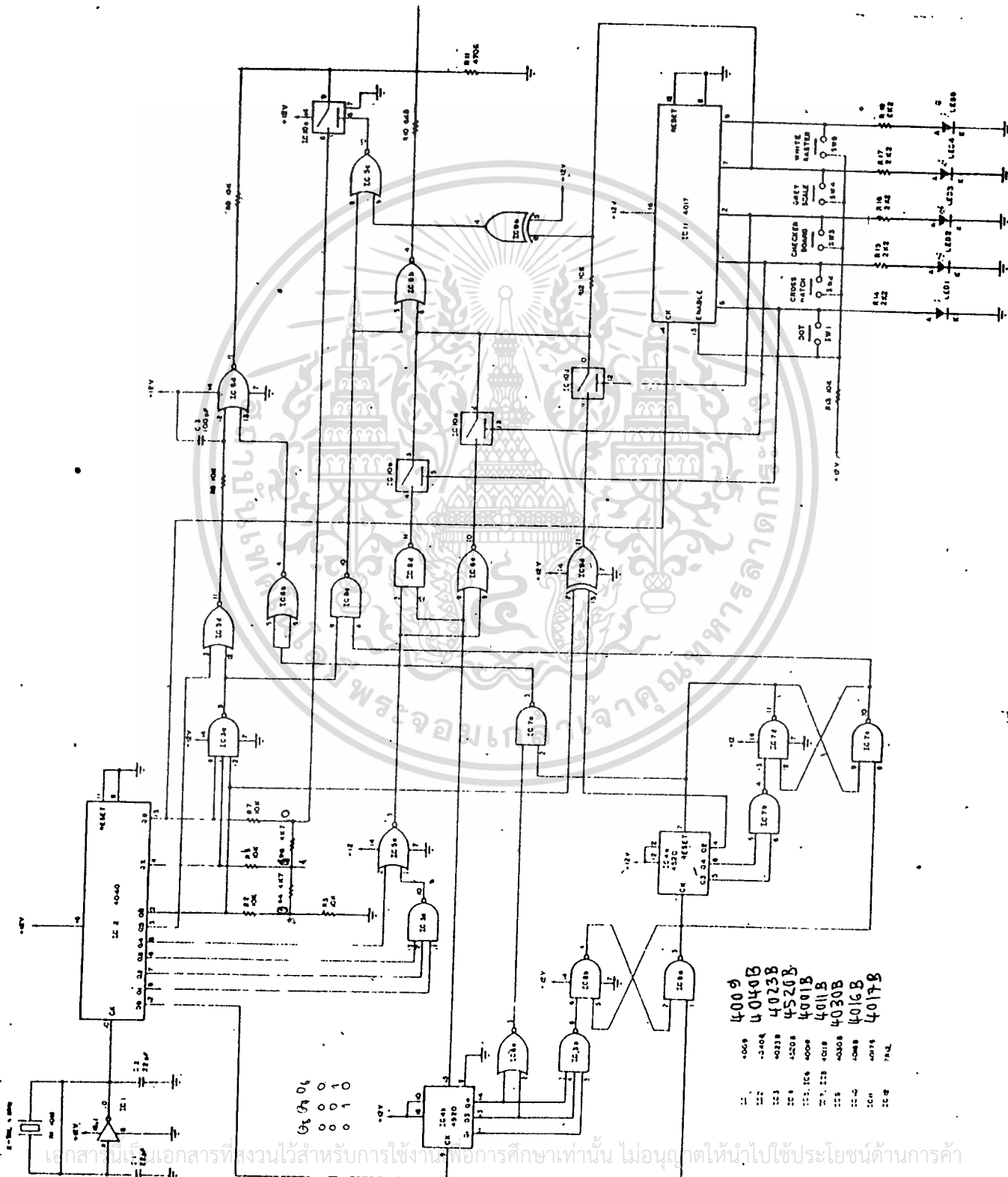
จากที่กล่าวมาข้างต้นจะพอเห็นแนวการสร้างสัญญาณภาพส่วนต่าง ๆ ขึ้นมาได้  
 ส่วนที่ต้องทำคือ การรวมเอาส่วนต่าง ๆ ขึ้นมารวมกันเพื่อเป็นสัญญาณสำหรับสร้างรูป  
 picture บนจอได้ สำหรับสัญญาณ checker board จะสร้างจาก IC ad เป็น  
 Exclusive OR ที่ได้รับ Input จาก Q6 ของ ICz กับ Qz ของ IC 4a เป็น  
 "0" LC ad ทำหน้าที่เป็น NON - Inverting ปกติให้ out put Q6 ผ่านไปได้แล้ว  
 เมื่อกลับเป็น "1" สัญญาณจาก Q6 จะถูก Invert เนื่องจาก out put Q6 ของ  
 LCz เป็นคลื่นรูปสี่เหลี่ยมที่มีความยาวเวลา 16 us และ Qz จาก LC 4a เป็นคลื่นสี่  
 เหลี่ยมความยาวเวลา  $4 \times 26 = 104$  เส้น ทำให้ได้สัญญาณ Checker board ตาราง  
 ขาวสลับดำขนาด 8 us x 62 เส้น

out put จาก LCz(Q6 - Q8) จะทำหน้าที่ขับ D/A ง่าย ๆ แบบ  
 ladder ทำให้ได้ระดับแรงดันที่เพิ่มระดับทีละขั้นเท่า ๆ กับ 8 ชั้น ใช้เป็นสัญญาณภาพ  
 Gray scale สัญญาณนี้จะป้อนเข้าขา 8 ของ LC 10c ซึ่งเป็น bilateral Switch

Sync pulse แนวตั้งจะรวมกับ Sync แนวนอนที่ LC 6b และ  
 blanking pulse แนวนอนและตั้งจะรวมกันที่ LC 8c blanking pulse รวม  
 จาก LC 8c จะป้อนสัญญาณ Video จาก LC 10c และ LC 5b ในช่วง blanking  
 และ Sync

การเลือกที่จะใช้ pattern ไหนจะใช้ electronic Switch โดย  
 ใช้ LC 10 และ LC 11 ทำงานรวมกัน IC 11 คือ 4017 เป็น decade deocunter  
 out put ของ IC 11 จะเป็น "1" ที่ส่งขาเดือวตามจังหวะของสัญญาณนาฬิกา ใน

เอกสารนี้เป็นทรัพย์สินทางปัญญาของสำนักงานคณะกรรมการการกระจายเสียงวิทยุโทรทัศน์และการโทรคมนาคม โดยผู้จัดทำนำไปใช้โดยไม่  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2 วงจรควบคุมของแป้นทอนของเครื่องคิดเลข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

resistor ที่ต่ออยู่กับขา enable input (13) ของ IC 11

out put ของ LC 11 ต่ออยู่กับ Switch แบบกดติดปล่อยดับและ LED อีก 5 ตัว เพื่อใช้แสดงชนิด Pattern ที่เลือก เหตุที่ใช้ Switch แบบกดติดปล่อยดับได้ เพราะว่า out put ของ LC11 แต่ละขาจะเป็น 1 เมื่อมีการกดสวิตช์ครั้งแรก และ จะเป็น "1" ตลอดไป จนกว่าจะมีการกด Seeitch อันอื่น ซึ่งสามารถอธิบายกลไกของ Seeitch แบบอิเล็กทรอนิกส์ ในการเลือกชนิดของ pattern ได้ดังนี้ เมื่อ Seeitch ที่ out put ของ LC 11 อันใดอันหนึ่งถูกกด out put นั้น จะเป็น "1" Pattern crass hatch dot และ Checker board จะใช้เลือกโดย IC 10 ซึ่งเป็น bilateral Seeitch b,b และ d ตามลำดับ สมมติว่าเลือกสัญญาณ dot out put ของ IC 11 ขา 6 จะเป็น "1" ทำให้ IC 10b ปิดวงจร วงจรส่วน IC 10 a และ d จะยังคงเป็น "0" เปิดวงจร แต่ถ้ากรณีที่ Seeitch หนึ่งสามไม่ได้ถูกกดทั้งหมดจะเปิดวงจร สัญญาณอินพุตที่เข้าสู่ IC 5b จะถูกดึงให้ต่ำหรือสูงผ่านตัวต้านทาน 10 k ซึ่งต่ออยู่กับเอาต์พุตของ IC 11 ขาที่สามรับเลือกภาพเกรย์สเกล และถ้ากดสวิตช์เลือกเกรย์สเกลสัญญาณจะเป็น 1 แต่ถ้าเลือกกราฟสเตอร์สัญญาณจะเป็น "1" สัญญาณจะผ่านไปยัง IC 5b ซึ่งเป็น ตัวแปลงสัญญาณภาพโดยอินพุตขา 5 ของ IC 5b จะเป็นสัญญาณแบบลิ่งถึงรวมจาก IC 8C ดังนั้นสัญญาณภาพจะไม่รวมกันสัญญาณเสียง

เอาต์พุตจาก IC 5b จะผ่านวงจรแบ่งแรงดันและรวมเอาสัญญาณเชิงคี่จาก IC 8D ตัวต้านทาน 3 ตัว คือ 10K , 6.8 K และ 470 ประกอบเป็นวงจรแบ่งแรงดันทำให้ที่แรงของสำหรับสัญญาณเชิงคี่แมตถึงถึง และระดับขวาของสัญญาณถูกต้อง ถ้าเลือกแพทเทอนเกรย์สเกล สัญญาณวีคีโอจาก IC 5b จะเป็นระดับค่าโคจรที่ IC 10C จะเปิดวงจรทำให้เอาต์พุตจาก D/A ผ่านวงจรแบ่งแรงดันออกไป สัญญาณภาพรวม

### 2.3 การสร้างสัญญาณเสียง

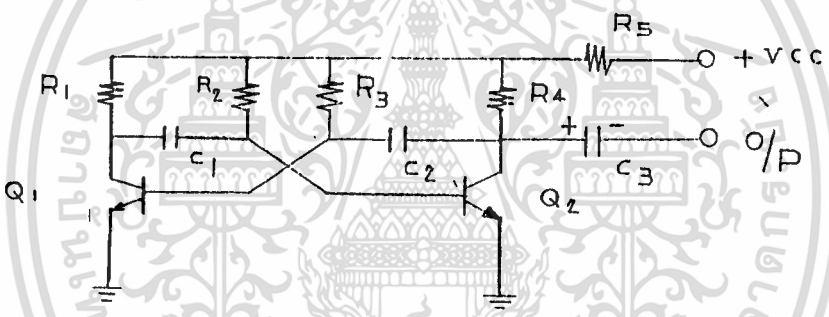
#### ประโยชน์ของสัญญาณเสียง

ในการตรวจสอบการทำงานของเครื่องรับโทรทัศน์นั้น เราจะต้องทำการตรวจรอบทั้งภาพและเสียง เพราะถ้าโทรทัศน์ของท่านขาดเสียงที่มีคุณภาพเสียไปแล้ว จะทำให้โทรทัศน์ในการรับชมรายการโทรทัศน์นั้นจะลดลงไปมากที่สุด ดังนั้นเสียงลงโทรทัศน์ก็เอกสิ่งนับว่ามีค่าเป็นอย่างยิ่งไม่เค็ยวิตกจุดความของตัวรับสัญญาณแจ้งกัเครื่องรับโทรทัศน์ราคาไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Tr pattern เครื่องนี้ใช้มัลติเพล็กซ์ความถี่ของเรื่องเสียงของเครื่องรับโทรทัศน์ จึงได้จัดสร้างวงจรกำเนิดเสียงขนาดความถี่ 1 KHz ไว้ในชุดกำเนิด TV pattern . ด้วยแล้ว เวลาทำการตรวจสอบหรือทดสอบเครื่องรับโทรทัศน์ จะต้องมีสัญญาณไว้ทดสอบการทำงานของภาค Audio ในเครื่องรับโทรทัศน์

วงจรและการทำงาน

ลักษณะวงจรกำเนิดเสียง (Sound Signal Circuit) ที่สร้างประกอบด้วย ใน Tr pattern Generator เป็นลักษณะของวงจร Astable multivibrator ที่ จะกำเนิดสัญญาณสูงเกือบเท่าแรงไฟ Vcc ขนาดความถี่ 1KHz ซึ่งนับว่าเป็นความถี่ของเสียง ที่เหมาะสมในการทดสอบการทำงานของวงจร Audio ทั่ว ๆ ไป โดยที่วงจร Audio ทั่ว ๆ ไป โดยที่วงจร Audio ทั่ว ๆ ไป จะตอบสนองความถี่ตั้งแต่ 20 Hz - 20KHz



ค่าความถี่ของสัญญาณของวงจรนี้คำนวณได้จากค่า  $R_2, C_1$  และ  $R_3, C_2$  ตามปกติแล้ว  $R_2 = R_3, C_1 = C_2$  เพื่อให้ได้ความถี่เกิดซ้ำ สมมาตรกัน

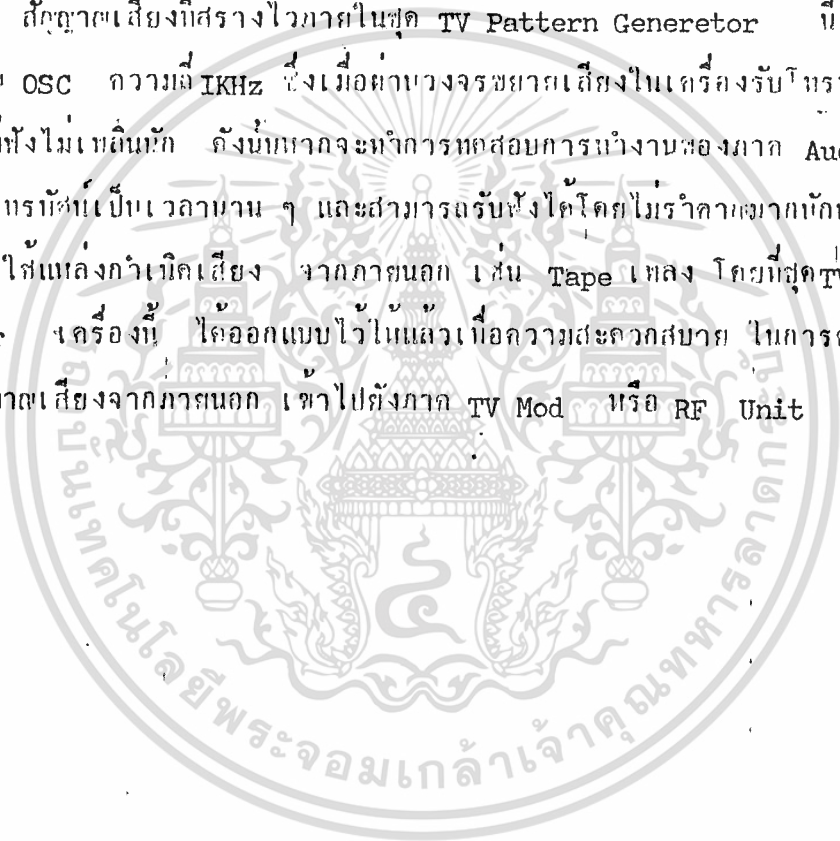
ลักษณะการทำงานของวงจร

ในวงจรจะประกอบด้วย Transistor ซึ่งคู่กับ R และ C ที่มีค่าเหมือนกัน 2 ชุด โดยสัญญาณออก (ที่ C) ของ Transistor แต่ละตัวจะถูกส่งผ่าน condenser ไปเข้าขั้วเบสที่ขั้วเบสของทรานซิสเตอร์อีกตัว ซึ่งมีผลให้ทรานซิสเตอร์ ทั้ง 2 ตัวทำงาน โดยการนำกระแสสลับกันไปสลับมาเวลา เมื่อมีการนำไฟไปกับวงจร ทรานซิสเตอร์ตัวใดตัวหนึ่งจะทำงานก่อน สมมติให้ Q1 ทำงานก่อน แล้วให้กระแสไหลวน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนำสัญญาณไปใช้ประโยชน์ด้านสารคดี ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนึ่งไหลผ่าน R2 เข้ามาประจุในตัวเก็บประจุ C1 โวลต์เตจที่คร่อม C1 จะค่อย ๆ สูงขึ้นจนถึงค่าหนึ่งที่ทำให้ทรานซิสเตอร์ Q2 นำกระแส Q1 ก็จะหยุดนำกระแสไปด้วย เพราะขาเบสของ Q1 จะเหมือนกับถูกขอร้งลงกราวด์ โดยตัวเก็บประจุ C2 และในขณะที่เดียวกันนี้เอง กระแสจำนวนหนึ่งจะไหลผ่าน C3 เข้าประจุในตัวเก็บประจุ C2 โวลต์เตจที่คร่อม C2 จะค่อย ๆ สูงขึ้น จนทำให้ Q1 นำกระแสสักครู่ การทำงานจะวนกลับไปตลอดเวลา

การใช้สัญญาณเสียงจากภายนอก

สัญญาณเสียงที่สร้างไว้ภายในชุด TV Pattern Generator นี้ เป็นลักษณะของสัญญาณ OSC ความถี่ 1KHz ซึ่งเมื่อผ่านวงจรขยายเสียงในเครื่องรับโทรทัศน์แล้ว ก็เป็นเสียงที่ฟังไม่เพลินนัก ดังนั้นหากจะทำการทดสอบการนำงานของภาค Audio ของเครื่องรับโทรทัศน์เป็นเวลานาน ๆ และสามารถรับฟังได้โดยไม่รำคาญจากนักนั้น เราก็ทำได้โดยการใส่แหล่งกำเนิดเสียง จากภายนอก เช่น Tape เพลง โดยที่ชุด TV pattern Generator เครื่องนี้ ได้ออกแบบไว้แล้วเพื่อความสะดวกสบาย ในการต่อแหล่งกำเนิดสัญญาณเสียงจากภายนอก เข้าไปยังภาค TV Mod หรือ RF Unit ได้โดยตรง



บทที่ 3

ภาค Modulator

3.1 การ modulate

ใบเครื่องกำเนิดสัญญาณโทรทัศน์ (TV Pattern Generator) จะประกอบไปด้วย 2 ส่วนด้วยกัน คือ ส่วนของวงจรกำเนิดภาพ และส่วนของการ Mod สัญญาณไปเป็นความถี่ผ่าน RF เพื่อป้อนเข้าที่สายอากาศของเครื่องรับโทรทัศน์ได้เลย ซึ่งใบเครื่องนี้เราจะกำหนดความถี่ RF แก่กับ 54-61 MHz ซึ่งตรงกับเครื่องรับโทรทัศน์ Chanel 3 หลักการของการมอดูเลชันก็คือ การใส่คลื่นรูปไซน์ที่มีความถี่สูงที่เหมาะสม แล้วเปลี่ยนแปลงคุณสมบัติบางอย่างของพารามิเตอร์ด้วยสัญญาณอินพุต อาจจะเป็นสัญญาณเสียงหรือภาพ ก็ได้การเปลี่ยนแปลงคุณสมบัติของคลื่นพารามิเตอร์ที่เราเรียกว่าการมอดูเลชัน

คลื่นรูปไซน์ที่เราใช้เป็นตัวพาพาหะ เราสามารถเขียนสมการทางคณิตศาสตร์แทนได้ดังนี้

$$e = A \sin (\omega t + \phi)$$

ในที่นี้

- e = ค่าแรงดัน หรือกระแสของพารามิเตอร์ใด ๆ
- A = แอมพลิจูด หรือขนาด สูงสุดของคลื่นพารามิเตอร์
- $\omega$  = ความถี่เชิงมุม
- t = เวลา
- $\phi$  = เฟส หรือมุมทางไฟฟ้า
- f = ความถี่

จากสมการข้างต้น จะเห็นว่า คุณสมบัติประจำตัวของคลื่นรูปไซน์ที่กล่าวถึงจะมีอยู่ 3 ประการ ซึ่งเราสามารถเปลี่ยนแปลงหรือมอดูเลชันได้ คือ แอมพลิจูด ( A ) ความถี่เชิงมุม (  $\omega$  ) หรือความถี่ ( f ) และเฟส (  $\phi$  )

การมอดูเลชันให้กับคลื่นพารามิเตอร์แบ่งออกได้เป็น 3 แบบ คือ

1. มอดูเลชันทางแอมพลิจูด (Amplitude modulation AM)
2. มอดูเลชันทางความถี่ (frequency modulation FM)
3. มอดูเลชันทางเฟส (phase modulation PM or  $\phi M$ )

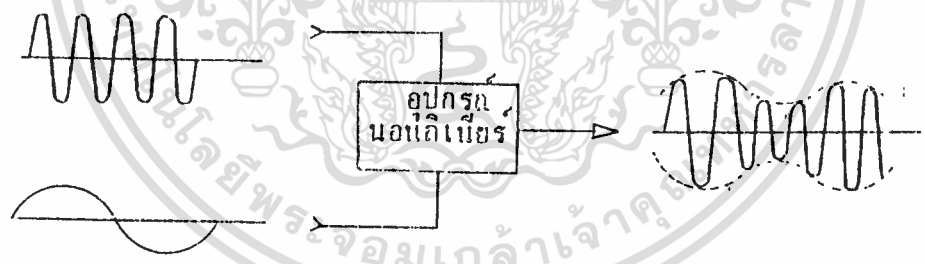
เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำออกจำหน่ายได้ หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รวม ๆ ทั้ง FM และ PM ว่า การมอดูเลตเชิงมุม (Angle modulation) กล่าวโดยสรุปการมอดูเลตแบ่งออกเป็นจริง ๆ 2 แบบใหญ่ คือ AM กับ FM (หรือ PM)

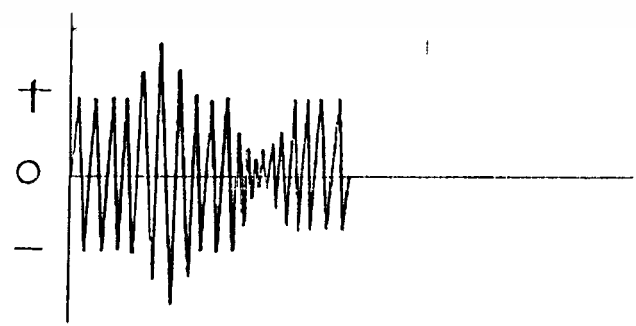
3.2 พหุคูณของการ modulate

การมอดูเลตทางแอมพลิจูด (Amplitude modulation AM)

การมอดูเลตแบบ AM นั้น เราใช้สัญญาณข่าวสาร สมมติว่าให้สัญญาณเสียงมอดูเลตลงบนสัญญาณพาหะ เพื่อเปลี่ยนคุณสมบัติทางแอมพลิจูด หรือขนาดของพาหะในรูปที่ 3.1 เราใช้สัญญาณพาหะ (ก) ผสมกับสัญญาณเสียง (ข) ลงในวงจรนอนลิเนียร์ (nonlinear) เช่น ใช้ไดโอดหรือทรานซิสเตอร์ โดยให้มีจุดทำงานอยู่ในบริเวณที่ไม่เป็นลิเนียร์ ในอุปกรณ์แบบบอวลีเนียร์ จะทำให้เกิดสัญญาณ AM ดังรูป (ค) ขึ้น จะสังเกตว่า สัญญาณพาหะซึ่งถูกมอดูเลตแล้วจะมีแอมพลิจูดเปลี่ยนแปลงตามสัญญาณเสียงหรือพาหะ สัญญาณนี้จะพบอยู่ในสัญญาณ AM จะปรากฏเป็นกรอบคลื่น (envelope) บนและล่าง ดังเช่นรูปที่ 3.2 (ก) มอดูเลต ในทางตรงกันข้ามถ้าสัญญาณเสียงมีแอมพลิจูดเล็กลงถึงรูป 3.2 (ค) สัญญาณ AM ที่เกิดขึ้นก็จะมีกรอบ (การเปลี่ยนแปลงทางแอมพลิจูด) เล็กลงด้วย ดังรูปที่ 3.2 (ง)



รูป 3.1 การมอดูเลตทางแอมพลิจูด โดยใช้อุปกรณ์บอวลีเนียร์



รูป 3.2 การใช้สัญญาณเสียงที่มีขนาดมากและน้อยเพื่อมอดูเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
โดยไม่หาประโยชน์อื่นใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปอร์เซ็นต์การมอดูเลต

ในรูปที่ 3.2 จะเห็นว่าปริมาณการมอดูเลตของสัญญาณเสียงลงบนพาหะไม่เท่ากัน สังเกตได้ว่า แอมพลิจูดของพาหะเปลี่ยนแปลงมากในรูปที่ 3.2 (ข) และเปลี่ยนแปลงน้อยในรูปที่ 3.2 (ง) ปริมาณการมอดูเลตนี้ถูกวัดเป็นเปอร์เซ็นต์ (บางทีเรียกว่า แฟกเตอร์การมอดูเลต มีค่าตั้งแต่ 0 ถึง 1 ) ในรูปที่ 3.3 พาหะที่ตั้งไม่มีการมอดูเลต เรียกว่า มีเปอร์เซ็นต์การมอดูเลตเท่ากับศูนย์ (0 เปอร์เซ็นต์) ในรูปที่ 3.3 (ก) สมมติว่า พาหะมีแอมพลิจูด จากยอดขบวนถึงยอดขบวนเท่ากับ 40 vp-p.



รูป 3.3 การวัดเปอร์เซ็นต์การมอดูเลต

ในรูปที่ 3.3 (ข) พาหะถูกมอดูเลตด้วยสัญญาณเสียงเดิมมี 100% แอมพลิจูดของพาหะจะแกว่งมาจนถึงศูนย์ และแอมพลิจูด ยอดขบวนถึงยอดขบวนของพาหะจะไปได้สูงสุด - 80 Vp-p อย่างไรก็ตาม ค่าแอมพลิจูด ยอดขบวนถึงยอดขบวนของพาหะยังคงเป็น 40 Vp-p เท่าเดิม

ในรูปที่ 3.3 (ก) พาหะถูกมอดูเลตเพียง 50% แอมพลิจูดของคลื่นพาหะ สูงสุด 60 Vp-p และต่ำสุด 20 Vp-p แอมพลิจูดเฉลี่ยของพาหะเท่ากับ 40 Vp-p (จาก  $\frac{60 + 20}{2} = 40$  Vp-p ) เช่นเดิมเราสามารถใส่สูตรคำนวณจากสมการต่อไปนี้

$$\text{เปอร์เซ็นต์การมอดูเลต} = \frac{E_{max} - E_{min}}{E_{max} + E_{min}} \times 100 \%$$

ตัวอย่าง

$$\text{เปอร์เซ็นต์การมอดูเลต} = \frac{E_{max} - E_{min}}{E_{max} + E_{min}} \times 100 \%$$

$$= \frac{60V - 20V}{60V + 20V} \times 100 \%$$

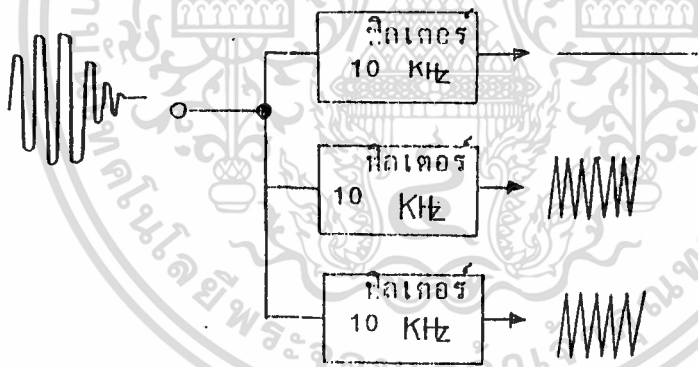
$$= \frac{40V}{80V} \times 0.5 \times 100 \%$$

$$= 50\%$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ไซด์แบนด์ AM

จากรูปที่ 3.4 เราลองวิเคราะห์สัญญาณ AM ในเชิงความถี่ดูว่าเป็นอย่างไร และมีองค์ประกอบอะไรบ้าง ในที่นี้สัญญาณ AM เกิดจากสัญญาณพาหะรูปสายสัญญาณที่ 1 MHz มอดูเลตด้วยสัญญาณเสียงรูปสายสัญญาณที่ 10 KHz ดูเป็น ๆ ความหมายของสอง การมอดูเลตแบบ AM ของสัญญาณ 1MHz เท่ากับ 10 KHz น่าจะได้เป็นพาหะ 1MHz กับ สัญญาณเสียง 10KHz เท่านั้น อย่างไรก็ตามถ้าเราป้อนสัญญาณทั้งคู่นี้แก่ วงจรฟิลเตอร์ชนิด Bandpass ความถี่ 10 KHz กับความถี่ 1 MHz เราจะพบว่าเอาต์พุตจากวงจร ฟิลเตอร์ชนิดแบนด์พาสความถี่ 10 KHz เป็น 0 ดังรูป 3.4 (ข) แต่เอาต์พุตจากวงจร แบนด์พาสความถี่ 1 MHz จะไม่เป็น 0 สรุปได้ว่า สัญญาณพาหะ 1MHz เมื่อถูกมอดูเลต ด้วยสัญญาณเสียง 10 KHz แล้ว ผลปรากฏว่าสัญญาณ 10 KHz จะไม่มีอยู่ในคลื่นพาหะที่ มอดูเลตแล้ว (คลื่น AM) เลย แต่ไม่ปรากฏเป็นกรอบคลื่นพาหะ อย่างไรก็ตามเราทราบ ดีว่าคลื่น AM จะต้องมีส่วนประกอบของสัญญาณทั้งสองอยู่แน่นอน เพราะกรอบของรูปคลื่น เป็นสิ่งที่ขึ้นต้นอย่างชัดเจน



รูปที่ 3.4 วิเคราะห์คลื่น AM ในเชิงความถี่

ถ้าเราใช้วงจรฟิลเตอร์ชนิดแบนด์พาส แบบพิเศษที่สามารถดูความถี่ได้ใกล้เคียง กับความถี่ 1 MHz หรือใช้สเปกตรัมอานาไลเซอร์ เพื่อค้นหาสัญญาณที่เข้าไปมอดูเลตบน พาหะว่าไปหลบซ่อนอยู่ในส่วนใดของพาหะ (วิเคราะห์ในเชิงความถี่) ด้วยวิธีนี้เราพบว่า สัญญาณ AM นั้นนอกจากจะมีพาหะตัวเดิม 1 MHz แล้ว ยังมีคลื่นเสียงเกิดขึ้นอีก 2 ข้าง คือ ที่ความถี่ 1.01 MHz กับ 0.99 MHz คลื่นข้างเสียงทั้ง 2 ข้างนี้ เรียกว่า ไซด์แบนด์

(Sideband) ซึ่งเราจะหาความถี่โดยไล่ฟิลเตอร์ที่มีความคม หรือละเอียดลงไปเรื่อยๆ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตรวจค้นสัญญาณดังรูป 3/4

ไซด์แบนด์ ที่มีความถี่สูงกว่า เรียกว่า ไซด์แบนด์ด้านบน ( upper Sidiband หรือ U S B ) ความถี่ของ U S B เท่ากับผลรวมความถี่พาหะกับความถี่สัญญาณมอดูเลต

$$\text{ความถี่ U S B} = f_c + f_m$$

ในที่นี้  $f_c$  คือ ความถี่พาหะ

$f_m$  คือ ความถี่ของสัญญาณที่เข้าไปมอดูเลต

ตามตัวอย่าง  $f_c = 1 \text{ MHz}$ ,  $f_m = 10 \text{ KHz}$  จะเห็นความถี่ของ U S B จะเท่ากับ  $1 \text{ MHz} + 10 \text{ KHz} = 1.01 \text{ MHz}$

สำหรับไซด์แบนด์ ที่มีความถี่ต่ำกว่าเรียกว่า ไซด์แบนด์ด้านล่าง ( lower Side band หรือ L S B ) ความถี่ของ L S B เท่ากับ ความถี่พาหะของ L S B เท่ากับ ความถี่ของสัญญาณที่เข้าไปมอดูเลต ในกรณีที่จะได้

$$\begin{aligned} \text{ความถี่ L S B} &= f_c - f_m \\ &= 1 \text{ MHz} - 10 \text{ KHz} \\ &= 0.99 \text{ MHz} \end{aligned}$$

กล่าวโดยสรุปได้ว่า คลื่น AM ประกอบด้วยคลื่นพาหะและคลื่นไซด์แบนด์ 2 ข้าง คือ U S B กับ L S B ถ้าเราลองพิจารณาแอมพลิจูดจากโพลีแกรมต่าง ๆ ในรูป 4.4 (ก) จะพบว่าแอมพลิจูดของสัญญาณพาหะและไซด์แบนด์มีค่าคงที่ ซึ่งเราทราบมาในเบื้องต้นแล้วว่า พาหะจะมีแอมพลิจูดคงเดิมเสมอจนกว่าจะมีสัญญาณเข้าไปมอดูเลต แต่แอมพลิจูดเฉลี่ยของพาหะยังมีค่าคงเดิมตลอดไปไม่ว่าจะมีสัญญาณเข้าไปมอดูเลตหรือไม่ก็ตาม อาจจะมีข้อสงสัยว่า แอมพลิจูดของสัญญาณแต่ละตัวที่ประกอบขึ้นเป็น AM คือ คลื่นพาหะกับไซด์แบนด์นั้นมีแอมพลิจูดคงที่ได้อย่างไร ทั้ง ๆ ที่แอมพลิจูดหรือขนาดของสัญญาณ AM ก็เปลี่ยนแปลงตามสัญญาณเข้าไปมอดูเลต

การมอดูเลตทางความถี่

เอกสารนี้เป็นเอกสารที่คัดลอกขึ้นของสัญญาณ FM เกิดจากสัญญาณมอดูเลตดังรูปที่ 4.5 (ก) เช่น ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณข่าวสารเข้าไปมอดูเลทลงบนสัญญาณพาหะ ดังรูป 4.5 (ข) สัญญาณพาหะหลังจากมอดูเลทแล้วในรูปที่ 4.5 (ก) เป็นสัญญาณ FM จะเห็นว่าที่เวลา  $t_0$  สัญญาณ FM อยู่



พาหะที่มอดูเลททาง FM แล้ว

รูป 3.5 การมอดูเลททางความถี่

ที่ความถี่ปานกลาง เมื่อสัญญาณที่เข้ามามอดูเลทมีค่าทางบวกสูงสุด ความถี่ของพาหะจะเพิ่มขึ้นสูงสุดนั่นคือ สัญญาณมอดูเลทถึงจุดยอดสุด (สัญญาณมอดูเลทมีขนาดสูงสุด) ที่เวลา  $t_1$  ที่เวลา  $t_2$  สัญญาณมอดูเลทลดลงเป็น 0 ความถี่ของพาหะก็จะลดลงมาที่ความถี่กลางดั้งเดิม หลังจากเวลาสัญญาณมอดูเลทมีค่าลดลงต่ำกว่า 0 กลายเป็นลบ พาหะจะมีความถี่ลดลงต่ำกว่าความถี่กลางเมื่อเวลาสัญญาณมอดูเลทกลับเป็น 0 อีกครึ่งหนึ่ง ความถี่ของพาหะก็จะกลับมายังความถี่กลางดั้งเดิม เช่นกัน ในช่วงเวลา  $t_4$  ถึง  $t_8$  ก็จะซ้ำแบบเดิมเรื่อยๆ ไป สรุปแล้วความถี่ของพาหะจะเปลี่ยนแปลงไปตามแอมพลิจูดของสัญญาณมอดูเลท และพาหะยังคงอยู่ที่ความถี่กลาง เมื่อสัญญาณมอดูเลทเป็น 0 ช่วงความถี่ที่พาหะเบี่ยงเบนไปจากความถี่กลางเรียกว่า ความถี่เบี่ยงเบน ( frequency deviation ) ตัวอย่าง เช่น พาหะมีความถี่ 100 MHz ลดลงต่ำสุดเป็น 99.9MHz และเพิ่มขึ้นสูงสุดเป็น 100.1 MHz สลับไปมาเช่นนี้ หมายความว่าสองความถี่เบี่ยงเบนเท่ากับ  $\pm 0.1$  MHz หรือ  $\pm 100$  kHz

อัตราการเบี่ยงเบนความถี่ของสัญญาณ FM ขึ้นอยู่กับความถี่ของสัญญาณที่เข้ามามอดูเลท ตัวอย่างเช่น ถ้าสัญญาณที่เข้ามามอดูเลทเป็นสัญญาณเสียง ความถี่ 1KHz อัตราการเบี่ยงเบนความถี่ของสัญญาณ FM จะเท่ากับ 1,000 ครั้ง/วินาที ถ้าสัญญาณที่เข้ามามอดูเลทเพิ่มความถี่เป็น 10 KHz โดยคงค่าแอมพลิจูดเท่าเดิม ช่วงความถี่ก็ยังคงเบี่ยงเบนก็ยังคงเท่าเดิม คือเท่ากับ  $\pm 100$  kHz แต่อัตราการเบี่ยงเบนจะเพิ่มเป็น 10,000 ครั้ง/วินาที นั่นคือ ความถี่ของสัญญาณที่เข้ามามอดูเลท เป็นตัวกำหนดอัตราการเบี่ยงเบนความถี่

สำหรับแอมพลิจูดของสัญญาณมอดูเลทจะเป็นตัวกำหนดช่วงความถี่เบี่ยงเบน ตัวอย่างเช่น สัญญาณเสียงที่มีแอมพลิจูดสูงจะทำให้ความถี่เบี่ยงเบนไป  $\pm 100$  kHz สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เสีียงที่มีแอมพลิจูดน้อยลง จะทำให้ความถี่เบี่ยงเบนไป 50

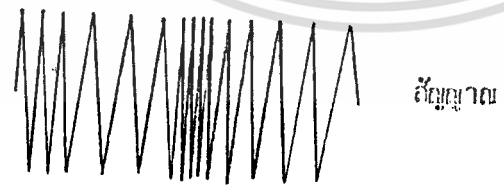
กล่าวโดยสรุป สัญญาณ FM มีจุดสมบัติที่สำคัญดังนี้

1. มีแอมพลิจูดคงที่ตลอด แล่ความถี่เปลี่ยนตามสัญญาณที่มามอดูเลข
2. อัตราการเบี่ยงเบนความถี่ ของสัญญาณพาหะมีค่าเท่ากับความถี่ของสัญญาณที่เข้ามามอดูเลข
3. ช่วงความถี่เบี่ยงเบน ( deviation ) เป็นสัดส่วนกับแอมพลิจูดของสัญญาณที่เข้ามามอดูเลข

การมอดูเลขทางเฟส

ในการมอดูเลขทางเฟส เฟสของพาหะยอมเปลี่ยนแปลงตามสัญญาณที่เข้ามามอดูเลข เมื่อเฟสของพาหะเปลี่ยนแปลงความถี่ของพาหะก็เปลี่ยนแปลงด้วยละนี่เป็นการมอดูเลขทางเฟส จะทำให้เกิดความถี่เบี่ยงเบนพวดยเสมอ จริง ๆ แล้วในการมอดูเลขทางความถี่ เฟสก็จะเปลี่ยนแปลงด้วย สรุปแล้วการเปลี่ยนแปลงทั้งสองแบบจะเกิดขึ้นพร้อม ๆ กัน

รูปที่ 4.6 แสดงการเปรียบเทียบเทียบสัญญาณ FM กับ PM จะเห็นว่าสัญญาณทั้งสองมีลักษณะเหมือนกันทุกประการ เว้นแต่ในการมอดูเลขทางเฟสความถี่เบี่ยงเบนมีค่าเป็นสัดส่วนโดยตรงกับการเปลี่ยนเฟสและแอมพลิจูดของสัญญาณที่เข้ามามอดูเลข ด้วยเหตุนี้การมอดูเลขทางเฟส ความถี่เบี่ยงเบนมีค่ามากที่สุด ในขณะที่สัญญาณมอดูเลขผ่านศูนย์ (แถบศูนย์) กล่าวคือ เฟสของพาหะมีการเปลี่ยนแปลงมากที่สุด ในขณะที่สัญญาณมอดูเลขเปลี่ยนจากบวกเป็นลบ หรือ จากลบเป็นบวก



รูปที่ 3.6 ความแตกต่างระหว่างคลื่น PM กับ FM

สังเกตว่าที่เวลา  $t_2$  สัญญาณที่เข้ามามอดูเลขผ่านศูนย์ สัญญาณ FM เบี่ยงเบนไปถึงความถี่สูงสุด จะเป็นการมอดูเลขทางเฟสจึงทำให้เกิดสัญญาณ FM ด้วยเช่นกัน บางทีเราเรียกการมอดูเลขทางเฟสว่าเป็น FM โดยอ้อม (indirect FM)

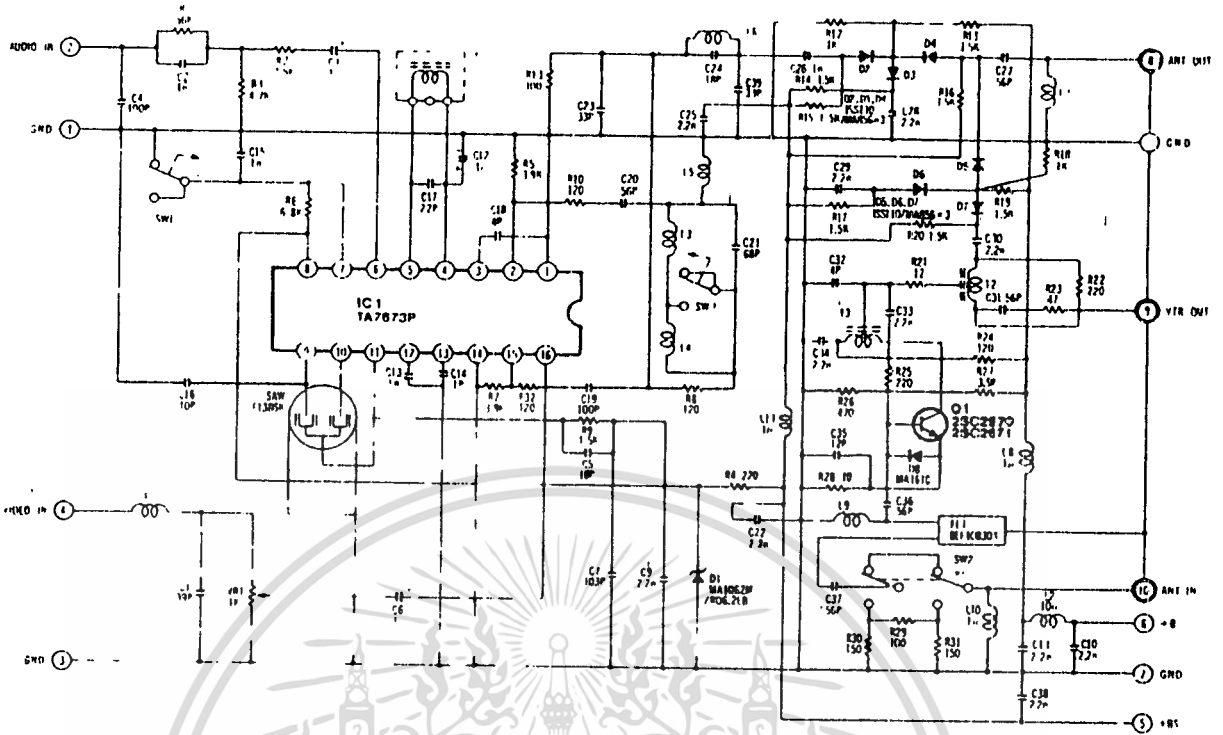
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใช้พิมพ์หน้าไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังได้กล่าวมาแล้วว่าในการมอดูเลททางเฟส ปริมาณความถี่เสียงแบบที่กล่าว  
 เป็นสัดส่วนโดยตรงกับการเปลี่ยนแปลงของสัญญาณที่เข้ามอดูเลท ด้วยเหตุนี้ความถี่เสียง  
 แบบไปมากที่สุดเมื่อสัญญาณที่เข้ามอดูเลทผ่านแกนศูนย์ สมมุติว่าความถี่ของสัญญาณที่เข้า  
 มอดูเลทเพิ่มจาก 100 Hz เป็น 1,000 Hz คือเพิ่มเป็น 10 เท่าที่ความถี่ 100 Hz  
 สัญญาณเสียงจะเปลี่ยนแปลงเฟสเท่ากับ  $100 \text{ Hz} \times 360 \text{ องศา} = 36,000 \text{ องศาต่อวินาที}$   
 ที่ความถี่ 1,000 Hz สัญญาณเสียงจะเปลี่ยนเฟสเพิ่มขึ้นเป็น 360,000 องศาต่อวินาที  
 เนื่องจากความถี่ของแบบความถี่เป็นสัดส่วนโดยตรงกับการเปลี่ยนเฟส ความถี่แบบจะถอย  
 เบื้องเบนมากขึ้น เมื่อความถี่ของสัญญาณเสียงที่เข้ามอดูเลทสูงขึ้น

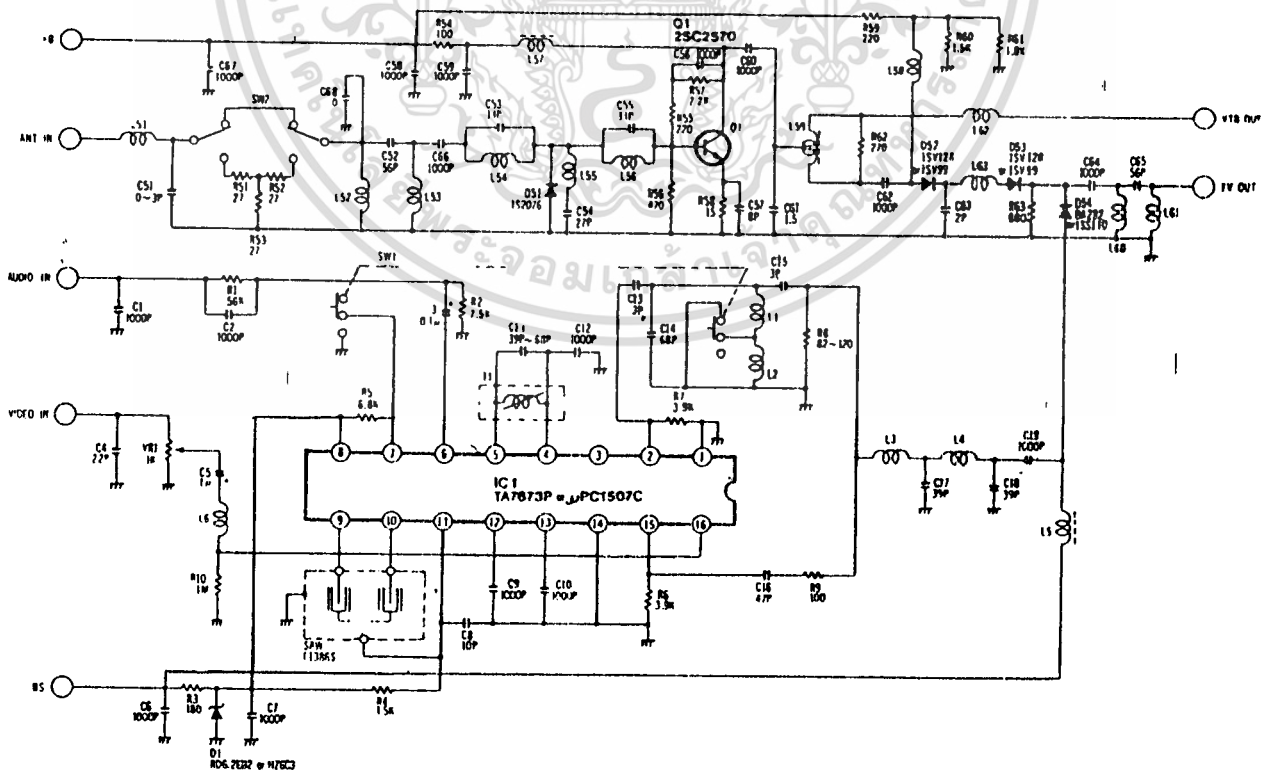


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# F CONVERTER SCHEMATIC DIAGRAM (ENC87703)



# F CONVERTER SCHEMATIC DIAGRAM (VSQ0317)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1 การสร้างและทดสอบ

การสร้างเครื่องกำเนิดสัญญาณความถี่ให้ทดสอบการทำงานของเครื่องรับโทรทัศน์ความวางวาร์นี้ ได้ออกแบบลายปริ้นท์ไว้เรียบร้อยแล้ว ซึ่งสามารถลงอุปกรณ์ที่วางวงจรได้เลย ส่วนของสวิทช์อิเล็กทรอนิกส์ ซึ่งประกอบด้วยสวิทช์ 5 ตัว และ LED บวกตำแหน่งอีก 5 ตัว จะต้องประกอบลงบนตัวกล่องด้านหน้าเองและต่อสายไปยังตำแหน่งในแผ่นปริ้นท์ที่ออกแบบไว้

วงจรส่วนใหญ่อุปกรณ์ด้วย IC CMOS ซึ่งจะต้องระวังในเรื่องของไฟฟ้าสถิตย์ หากตัวเราในการจับต้องตัว IC เพราะอาจจะทำให้ IC เสียหายได้ เมื่อเวลาประกอบวงจรให้ ออกเกิด ทัศนรี เสร็จแล้วจึงนำ IC มาใส่และต้องระวังอย่างใกล้ชิดขาหรือขาคูเบอร์ สำหรับส่วนของภาคมอดูเลต จะเป็นชุดสำเร็จซึ่งบรรจุอยู่ในกล่องสีถ้ำหน้าพอเหมาะ เราจะต้องถอดสายจากจุดออกของสัญญาณ โดยใส่สายโคแอกซ์เสียล 75 ร่วมกับแจ๊คแบบ RCA เข้าที่ Video In ของชุดมอดูเลตเช่นเดียวกับ สัญญาณเสียงก็จะต่อเข้าที่จุด Audio In ของชุดมอดูเลต ซึ่งสัญญาณเสียงจะมาจากแหล่งกำเนิด 2 จุดด้วยกัน คือ จากภายในเอง และจากภายนอก ดังนั้นจึงต้องมีสวิทช์เลือกที่จะใช้แหล่งกำเนิดจากที่ใด

เมื่อประกอบอุปกรณ์ทั้งหมดแล้ว ต่อมาจัดการเชื่อมสายระหว่างจุดสวิทช์ กับแผ่นปริ้นท์ตามจุดที่กำหนดไว้ เสร็จแล้วนำกล่องมาใส่เลือกขนาดที่พอเหมาะให้ติดตั้งแน่น ปรับที่เสื่อหรือแปลงได้ และที่แนวปัทม์ของกล่องจะต้องมีขนาดใหญ่พอที่จะติดตั้งแผ่นปริ้นท์ของสวิทช์ได้ จากนั้นจัดการเจาะรูต่าง ๆ ได้แก่ สวิทช์เลือกรูปแบบแพนทอน สวิทช์จุดเปิดไฟ LED บวกตำแหน่งแจ๊คของ Video out และ RF out จะต้องใส่สายโคแอกซ์เสียล 75 โอห์ม ต่อไปยังแจ๊คแบบBNC 2 จุด

การทดสอบ

เมื่อประกอบเครื่องเรียบร้อยแล้ว ต่อสาย RF out ของแพนทอน ไปเข้าที่งาสภาอากาศของทีวี เปิดทีวีและแพนทอนเลือกช่องของทีวีไปที่ช่อง 3 (ความถี่ 54-6 MHz) จากนั้นก็เลือกรูปแบบของแพนทอนแบบใดแบบหนึ่ง ก็จะได้สัญญาณความถี่สูงที่ปรากฏที่หน้าจอของทีวี เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 สรุป

TV Pattern Generator ที่สร้างประกอบด้วยไมโครคอนโทรลเลอร์ของ สัญญาณออกมา 5 รูป แบบด้วยซึ่งเป็นลักษณะภาพ ขาว-ดำ ซึ่งก็เห็นของเมื่อเปิดสวิตช์การทำงานของเครื่องรับโทรทัศน์ และก็เหมาะสมกับราคาที่ย่อมเยาไป ซึ่งสามารถทดสอบการทำงานของโทรทัศน์ได้ทั้งภาพและเสียง

ปัญหาของการสร้างก็มีอยู่บ้าง เพราะอุปกรณ์หลักคือ IC CMOS ความถี่ของ ตลาคก็เป็ประเภทเกรตค่า เมื่อมาทำเป็นวงจรความถี่สูง ๆ ก็จะมีผลขาดไปทำให้ ความถี่ลากร์ ความถี่เฟลด์ไม่ถูกต้องตามมาตรฐาน ต้องทำการเปลี่ยนหลอด IC ไป เรื่อย ๆ จนได้ความถี่ถูกต้องที่สุด.





## ความรู้เบื้องต้นเกี่ยวกับ ซีโมส ( CMOS )

ซีโมส ( CMOS ) ย่อมาจากคำว่า Complementary Symmetry metal Oxids Semiconductor ในวงจรรวม ( IC ) ประเภท ซีโมสมีตั้งแต่แบบที่มีอุปกรณ์เพียง 2 - 3 ตัว ไปจนถึงนับ ๆ ล้านตัว ( enhancement made MOSFET ) เป็นอุปกรณ์ที่มีความสำคัญกว่าแบบอื่น ๆ การล่ออุปกรณ์ MOSFET แบบ P-channel และ N - Channel ในลักษณะคอนพ्लीเม้นทารี ( comple men tary ) ที่เหมาะสม จะทำให้วงจรที่กินกำลังน้อยมาก ทำงานตลอดช่วงแรงดันกว้างและมีอินพุตที่มีอินพุตของอุปกรณ์ MOSFET สูง ไอซีซีโมสมีหลาย ๆ fan-out และเหมาะสมสำหรับการใช้งานทางดิจิทัลที่เชื่อถือและสวิตช์ที่รวมทั้งการใส่งานด้านอิเล็กทรอนิกส์ด้วย

## Utility Clock and Cmos Counter

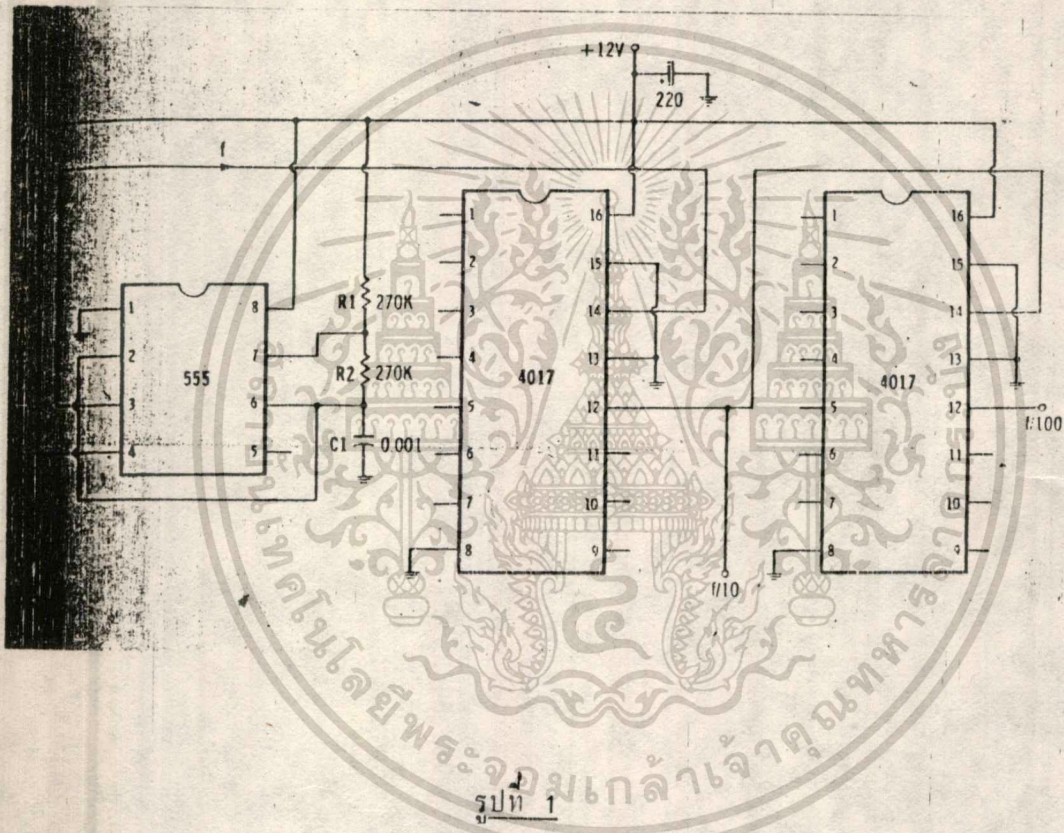
พิจารณาวงจรในรูปที่ 1 เป็นการล่อไอซี ดีเคด เดคาเดอร์ ( decade Counter ) ซีโมสเบอร์ 4017 สองตัว เข้ากับไอซี ไบน์เนอร์เบอร์ 555 เมื่อประกอบเป็นวงจร Utility clock ที่สามารถนำไปเป็นแหล่งกำเนิดสัญญาณสำหรับวงจรต่าง ๆ ที่จะกล่าวต่อไป ในการใส่งานสำหรับอุปกรณ์ซีโมสนั้น มีข้อแนะนำหลายอย่างที่สำคัญเป็นอันว่าไม่ควรให้ขาของอุปกรณ์ที่มีลักษณะคล้ายกัน แต่ต่างในกรณีการทำารทดสอบหรือใส่งานจริง หลีกเลี่ยงผลกระทบจากไฟฟ้าสถิตย์ ทรานส์จีเยนท์ แรงดันอินพุต ( input Voltage Transient ) และสภาพที่จำเป็น เช่นทางในการล่อประตูของอุปกรณ์อิเล็กทรอนิกส์อื่น ๆ ที่อาจผ่านมันไปอย่างรวดเร็วและรับส่วนของเครื่องมือที่เป็นโลหะรวมทั้งส่วนประกอบในการติดตั้ง ควรลดลงจับตัวถอดใส่หรือถอดอุปกรณ์ออกขณะเปิดเครื่องหรือจำค่าตั้งไว้กับมัน ถอดตัวออกเสียก่อนเข้าที่อินพุตในขณะไม่มีแหล่งจ่ายกำลัง จากที่จับมัน และขาอินพุตที่ไม่ได้ใส่หลอดควรติดกับดินหรือบรังกั้นแหล่งจ่ายแล้วล่อทางใดจะเหมาะสมกว่ากัน ไอซีไทม์เบอร์ 555 ที่ติดคู่กับ ดีเคดดีไวเซอร์ 4017 สองตัว สามารถใช้ในการกำเนิดสัญญาณนาฬิกา ( Clock ) และเกิดผลลัพธ์ต่าง ๆ ที่ใช้ประโยชน์ในการทดลองหรือตรวจสอบดิจิทัลซีโมส ชนิดต่าง ไอซีเบอร์ 555 ทำหน้าที่เป็นวงจรกำเนิดพัลส์ลบ ในลักษณะอะสแตเบิลที่สร้างความถี่ในการทำงานของมันกำหนดด้วยค่าของตัวต้านทาน  $R_1$  และ  $R_2$  กับตัวเก็บประจุ หากต้องการการทำงานที่ความถี่ต่ำ ๆ แล้วสามารถทำได้โดยการเปลี่ยนตัวเก็บประจุ  $C_1$  ไปใช้ค่าสูง ๆ เช่น  $0.01 F$   $0.1 F$   $1 F$  และ  $10 F$  ที่ความถี่เท่านี้ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือวงจรนับชุดสุดท้ายก็จะเป็น 1 ใน 100 ของเอาต์พุตของไทม์เมอร์เบอร์ 555 (หรือ  $f / 100$ )

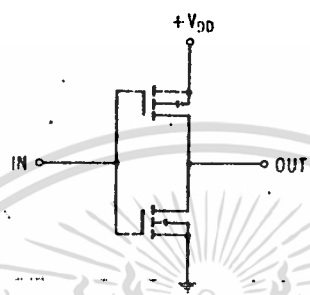
เมื่อใช้ตัวเก็บประจุ 10 F กับไทม์เมอร์ 555 ความถี่เอาต์พุตของวงจรนับตัวสุดท้ายกับที่อาจตรวจดูการทำงานของสัญญาณเวลาและเกณฑ์ได้โดยใช้ไดโอดเปล่งแสง (LED) และตัวแสดงผลดิจิทัล 7 เซ็กเมนต์



CMOS INVERTER

รูปแบบวงจรพื้นฐานของไอซีโมส ก็คือ Mos FET แบบ n-channel และแบบ P - channel คู่กันเป็นคู่คอมพลีเมนต์ซิมเมทรี (Complementary - symmetry pair) ในรูปที่ 2 จากวงจรรูปที่ 2 มันจะเกิดสภาวะการวางานที่เป็นปกติขึ้นกล่าวคือทรานซิสเตอร์ตัวบนของคู่ดังกล่าวนี้เป็นแบบ P - channel ในขณะที่ตัวล่างเป็นแบบ n-channel แรงดันขั้วจ่ายบนนี้ที่โอบเข้าที่เกนสูงขนาดมันอยู่มีผลทำให้อุปกรณ์แบบ n - channel ทำงานเล็กน้อยที่อุปกรณ์แบบ P-channel จะทำงานเมื่อเกนมันเปลี่ยนแปลงเพื่อเทียบกับแรงดันขั้วล่างของมันการตีความก็คือว่าไม่จำเป็นที่จะต้องมีการจ่ายไฟไม่จำเป็นอีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยแรงดันแหล่งจ่าย ( $V_{DD}$ ) ทรานซิสเตอร์ตัวล่างก็ทำงานและเกิดเป็นทางเดินที่มีความต้านทานต่ำระหว่างมาเตรียมกับขอมุมอน ส่วนทรานซิสเตอร์ตัวบนไม่ทำงานโดยที่ความต้านทานของทางเดินระหว่างเตรียมกับ โอสของมันเป็นค่า ๆ โอนัน ดังนั้นแรงดันเอาต์พุตเป็นสูง (โดยประมาณ)



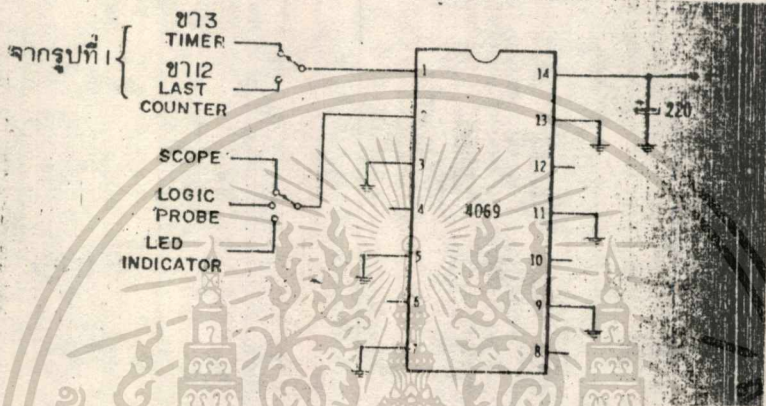
รูปที่ 2

ต่อมาถ้าทำให้แรงดันเป็นสูง ( Common Potential ) บาง ทรานซิสเตอร์จะทำงานในขณะที่ตัวล่างไม่ทำงานโดยที่ตัวบนจะทำงานและเกิดเป็นทางเดินระหว่าง  $V_{DD}$  กับเอาต์พุตในขณะที่ทางเดินระหว่างเอาต์พุตกับลงมาเป็นค่าเป็นค่า ๆ โอสัน ดังนั้นแรงดันเอาต์พุตจะเป็นบวกและมีค่าประมาณ  $V_{DD}$  นั่นคือการเปลี่ยนแปลงระหว่างค่าแรงดันแหล่งจ่ายเป็นสูงทำให้เอาต์พุตเกิดการเปลี่ยนแปลงระหว่างสูงกับค่าแรงดันแหล่งจ่ายซึ่งอันนี้เป็นสภาวะทางอุดมคติ ( ideal ) สำหรับการใส่งานทางด้านดิจิทัลและสวิตชิง ทั้ง 2 กรณีดังกล่าวข้างต้นนี้ค่าความต้านทานของทางเดินระหว่างแรงดันแหล่งจ่าย  $V_{DD}$  กับคอมมอน (โดยสมมติว่าไม่มีโอสความต้านทานที่เอาต์พุต) เป็นค่า ๆ โอนัน เพราะฉะนั้นในสภาวะคงที่ ( Steady - State ) ทั้งสองนั้นความถี่ของสัญญาณที่เปลี่ยนก็ยังคงต่ำอยู่มากโดยที่เวลาที่จะเกิดการถึงค่าดังนั้นก็ เป็น เวลารวดเร็วที่เปลี่ยนแปลงอยู่ระหว่างค่าสภาวะคงที่ทั้งสองนั่นเอง วนจรนี้จึงเป็นวงจรมีประสมค่าดัง เพราะมันต้องการกระแสเพียงเล็กน้อยในช่วงสภาวะคงที่ทั้งสองและจากการที่สภาวะดังกล่าวนี้ เกิดขึ้นเป็นช่วงเวลาที่ยาวนานกว่า เพื่อเทียบกับเวลาที่กำลังเปลี่ยนแปลงสภาวะ ( transition time ) ความต้องการกำลังโดยเฉลี่ยของวงจรมีค่าจึงต่ำมาก

จากวงจรที่บอกขึ้นมานี้ในรูปที่ 2 นั้นเป็นวงจรอินเวอร์เตอร์แบบหนึ่ง ซึ่งนอกเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



สุดท้ายเข้าที่อินพุตของอินเวอร์เตอร์ในตอนทีโวลิจจะค่อย ๆ เปลี่ยนอย่างช้ามาก และอาจเปลี่ยนกลับไปมาอินพุตของโวลิจโพรบระหว่างขา 1 กับขา 2 เพื่อตรวจสอบสัญญาณโวลิจ ทั้งนี้เมื่อขา 1 เป็นโวลิจ 1 ขา 2 จะเป็นโวลิจ 0 และในทางตรงกันข้ามเมื่อขา 1 เป็นโวลิจ 0 แล้วขา 2 จะเป็นโวลิจ 1

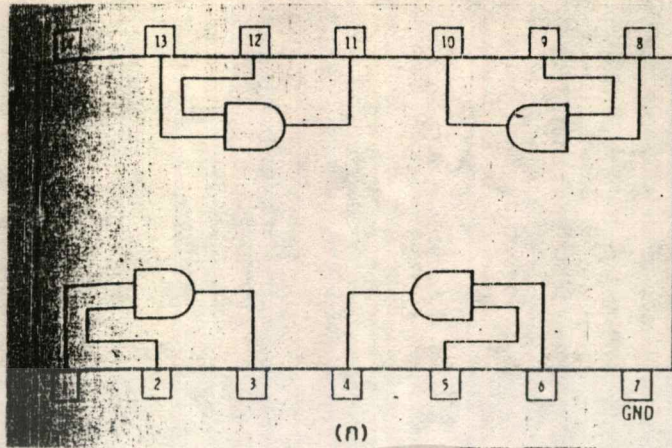


รูปที่ 4

จากนั้นเปลี่ยนตัวเก็บประจุจาก 1 ไมโครฟารัดกลับเป็น 0.001 ไมโครฟารัดตามเดิมซึ่งความถี่สูง ๆ โวลิจจะเปลี่ยนแปลงอย่างรวดเร็วและตัวแสดงผลของโวลิจโพรบจะกระพริบเป็นการแสดงว่ามีรูปคลื่นพัลส์ปรากฏ

ทิมอส และ เกท

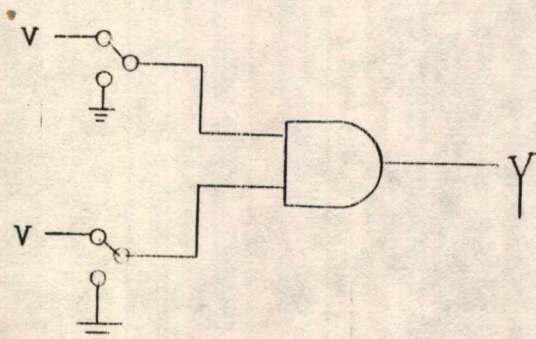
เมื่ออินพุต A และ B ของเกท AND โวลิจบวก 2 อินพุตเป็น high (โวลิจ 1) เอาท์ก็จะเป็น high (โวลิจ 1) ด้วย ทิวารณาสูตรที่ 5 (ข) เมื่ออินพุตอินพุตอินพุตหนึ่งหรือทั้งคู่เป็น low (โวลิจ 0) เอาท์ y ก็เป็น low (โวลิจ 0) ซึ่งจะเห็นได้ชัดในตารางตรรก



(ก)

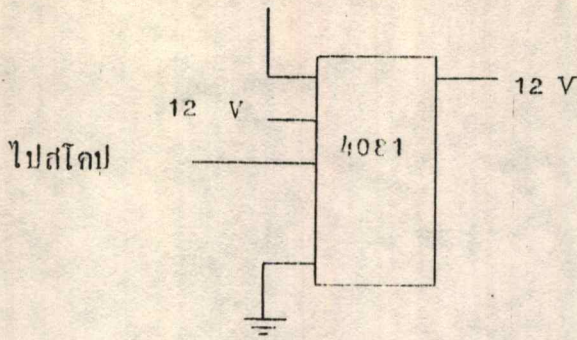
รูปที่ 5

ไอซี 7408 เบอร์ 4081 ประกอบด้วยลอจิกเกต AND แยกกัน 4 ตัวมีลักษณะโครงสร้างภายในดังแสดงในรูปที่ 5 (ก) โดยมีแรงดันแหล่งจ่ายบวก ป้อนเข้าที่ขา 14 และดินเป็นขา 7 การทำงานของเกต AND สามารถตรวจสอบได้หลายลักษณะด้วยกัน สำหรับการพิสูจน์ตารางตรรกะต่าง ๆ ทำได้โดยใช้วงจรดังแสดงในรูปที่ 6 อินพุต A และ B สามารถกำหนดให้เสถียรเป็นบวก 12 โวลต์ หรือดินก็ได้ โดย 2 ตำแหน่งดังกล่าวแทนลอจิก 1 และลอจิก 0 ตามลำดับและเอาท์พุทลอจิกที่ Y สามารถตรวจสอบได้โดยการใส่ลอจิกโหมรับ ต่ออินพุต A และ B ของเกต AND เข้ากับลอจิก 0 สังเกตดูที่เอาท์พุทจะเป็นลอจิก 0 ถ้วยจากนั้นต่ออินพุต A เข้ากับลอจิก 0 และอินพุต B เข้ากับลอจิก 1 เอาท์พุทคงเป็นลอจิก 0 ตามเดิมต่ออินพุต A เข้ากับลอจิก 1 และอินพุต B กับดินเอาท์พุทที่ได้คงเป็นลอจิก 0 ต่อไปก็ต่ออินพุต A และ B ทั้งคู่เข้ากับลอจิก 1 ในตอนนี้เอาท์พุท Y จะเป็นลอจิก 1 ทั้งหมด นี่เป็นการพิสูจน์ตารางตรรกะในรูปที่ 6 (ข)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูปที่ 6 ศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากเอาต์พุตของไมโครเมอร์



รูปที่ 7

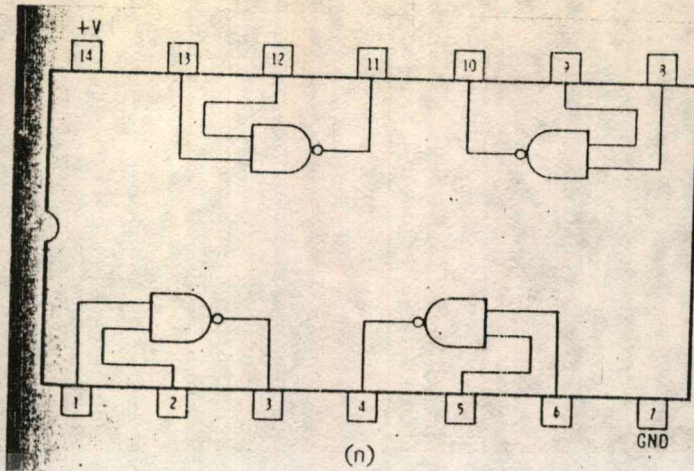
ในรูปที่ 7 แสดงวงจรที่สามารถใช้ตรวจสอบการทำงานของเกท AND โดยใส่สัญญาณจากไมโครเมอร์ โดยไมโครเมอร์อาจเป็นแหล่งกำเนิดสัญญาณใด ๆ ก็ได้ เป็นวงจรที่แสดงในรูปที่ 1 ขั้นตอนแรกของการตรวจสอบคือให้เลือกป้อนลอจิก 0 หรือลอจิก 1 เข้าที่อินพุต แล้วตรวจสอบเอาต์พุตโดยทดสอบที่โอสโคปไซเทสโตนที่ขา 3 ปรับอินพุต B ไปที่ลอจิก 0 (ลงอินพุตหรือรูด) แล้วกดปุ่มในตอนที่จะมีเอาต์พุตที่ลอจิก 0 จากนั้นปรับอินพุต 0 ไปที่ลอจิก 1 (บวก 12 โวลต์) ลอจิกสัญญาณจะผ่านเกท AND และปรากฏที่ขั้วเหมือนคัมที่เอาต์พุต Y ดังนั้นอาจกล่าวได้ว่าหากใช้เกท AND แล้วนำสัญญาณที่ B ปรากฏจะไม่กลับที่เอาต์พุต เมื่อใดที่อินพุต B ยังคงอยู่ที่ลอจิก 1

CMOS NAND GATE

ในรูปที่ 8 แสดงสัญลักษณ์ของเกท NAND ตารางตรรกะ (truth table) ของมันและการจัดขาของไอซี ไมโครเมอร์ 4011 ซึ่งเป็นเกท NAND โอสโคปขนาด 2 อินพุต ไอซีไมโครเมอร์ดังกล่าวนี้ประกอบด้วยเกท NAND จำนวน 4 ตัว ลักษณะของเกท NAND นั้นเมื่ออินพุตทั้งสองหรืออินพุตอันใดอันหนึ่งเป็น low (ลอจิก 0) เอาต์พุตที่ได้จะเป็น high (ลอจิก 1) แต่ถ้าอินพุตทั้งสองเป็น high แล้วเอาต์พุตจะเป็น low เกท NAND นี้บางครั้งอาจเรียกได้ว่า "Negated AND" หากทดลองกับรูปที่ 8 กับรูปที่ 5 ในตอนที่ 1 แล้วจะเห็นลอจิกเอาต์พุตในคอลัมน์ Y ของตารางตรรกะนั้นเป็นคอมพลีเมนต์ -

( Complement )

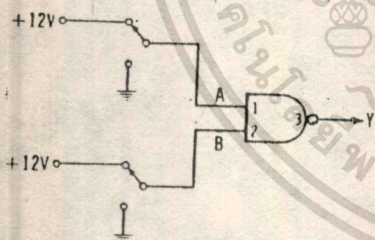
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



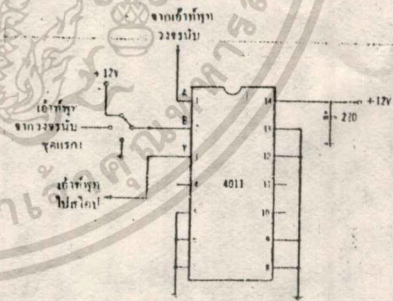
(n)

รูปที่ ๘

เมื่อมีพัลส์อินพุตหรือพัลส์นาฬิกา ( Clock pulse ) ป้อนเข้าที่อินพุต A แล้วเอาอินพุต  
 ที่ได้อะเป็นโลจิก ถ้าอินพุต B เป็นโลจิก 0 แล้วเอาอินพุต B เป็นโลจิก 1 แล้วเอา  
 เอาท์พุตจะตรงกันข้ามกับอินพุต A วิธีดูส่วนวงจรตรรกะดังกล่าวข้างบนนี้ สามารถนำ  
 ได้โดยสร้างวงจรรูปที่ ๘ จากนั้นสร้างวงจรรถั่วลั่วลั่วดูโดยใจว่าขา 14 ที่อยู่ใน  
 กับแหล่งจ่ายแรงดันบวกและขา 7 ที่อยู่ในกราวด์ การตรวจสอบเอาท์พุตโลจิกที่รับก็ได้



รูปที่ ๙



รูปที่ 10

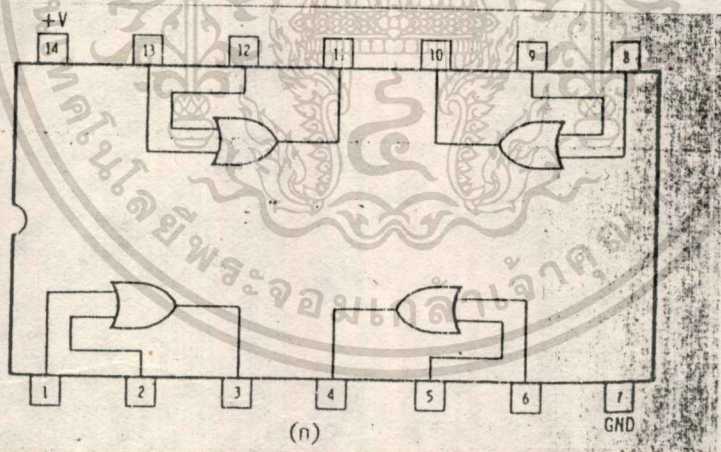
ขั้นแรกให้ต่ออินพุต A กับ B ลงกราวด์ (โลจิก 0) เอาท์พุตจะเป็นโลจิก  
 1 ( + 12 ) เมื่ออินพุต A เป็นโลจิก 0 และอินพุต B เป็นโลจิก 1 เอาท์พุตที่ได้  
 ยังคงเป็นโลจิก 1 รวมทั้งเมื่ออินพุต A เป็นโลจิก 1 และอินพุต B เป็นโลจิก 0 ก็ได้  
 เอาท์พุตเป็นโลจิก 1 เช่นเดียวกันแต่เมื่ออินพุต A และ B เป็นโลจิก 1 เอาท์พุตจะ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่ให้นำมาตีพิมพ์ไปใช้ประโยชน์ด้านการค้า  
 ในกรณีที่สงวนลิขสิทธิ์ไว้เป็นการที่สงวนลิขสิทธิ์ของเอกสารนี้ ไม่ควรตีพิมพ์หรือทำซ้ำโดยไม่ได้รับอนุญาต  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรรูปที่ 10 เป็นวงจรนาฬิกาของเกต NAND วงจรนี้ยังได้ผลลัพธ์  
 นาฬิกาได้จากขา 3 ของวงจรมีเบอร์ 555 ในรูปที่ 1 ส่วนเกตต์เกตหรือ gating  
 pulse นั้น (ถ้าต้องการ) ก็ได้จากขา 12 ของวงจรมันแล้วนั้นของวงจรมันทาง  
 ออกสโตนโคปต่ออินพุต B กับโวลิจ 0 จะได้เอาต์พุตเป็นโวลิจ 1 จากนั้นต่ออินพุต  
 กับโวลิจ 1 (+ 12 V) เอาต์พุตจะเป็นคอมพลิเมนต์กับผลลัพธ์นาฬิกาอินพุต A อันนี้จึง  
 เป็นจุดเด่นในการกลั่นสัญญาณของเกต NAND ป้อนเกตต์เกตจากวงจรมันเข้าที่อินพุต B จะ  
 ได้เอาต์พุตผลลัพธ์นาฬิกาที่กลับเฟสเพื่อผลลัพธ์เป็นโวลิจ 1

CMOS OR GATE

สำหรับในกรณีของวงจรมัน OR นั้นเมื่อมีโวลิจ 1 ที่ป้อนเข้าที่อินพุต  
 อินพุต A และ B หรืออินพุตใดอินพุตหนึ่ง จะได้เอาต์พุตออกมาเป็นโวลิจ 1 แต่เอาต์พุตจะเป็น  
 โวลิจ 0 เมื่ออินพุตทั้งสองเป็นโวลิจ 0 จากรูปที่ 11 แสดงลักษณะและตารางตรรก  
 ของเกต OR และการจัดขาของ ไอซี ที่มีเบอร์ 4071 ซึ่งเป็นไอซีเกต OR 2 อินพุต  
 4 ตัวประกอบในตัวดังต่อไปนี้

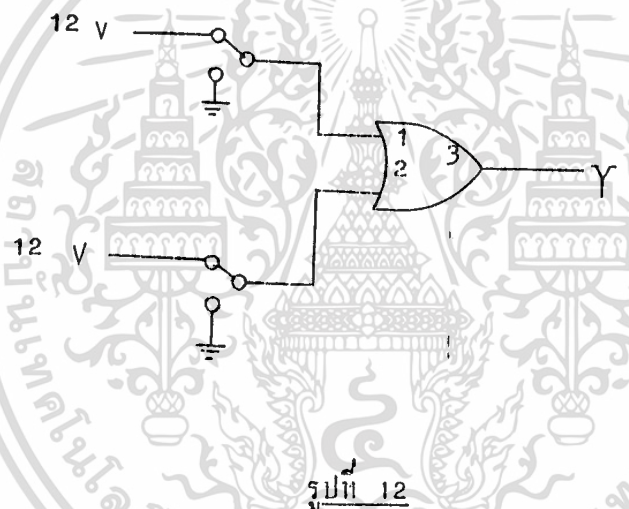


รูปที่ 11

พิจารณาจากรูปที่ 11 ประกอบด้วย เมื่ออินพุตนาฬิกาหรืออินพุตอื่น ๆ ที่ป้อนเข้าที่อินพุต A และ B  
 เป็นโวลิจ 0 แล้วอินพุตจะถูกส่งไปยังเอาต์พุตโดยไม่มีผลการกลับสัญญาณแต่เมื่อเกิดมีโวลิจ 1  
 ที่อินพุต B แล้วมันจะกันข้อมูลที่จะป้อนเข้าอินพุต A ทำให้ไม่มีข้อมูลไปปรากฏทางเอาต์พุต  
 สัญญาณเกตที่ป้อนทางอินพุต B นั้นสามารถให้ข้อมูลเอาต์พุตได้ตามอัตราของเกตเกตต์เกต  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนแปลงทางเอาต์พุตจะเกิดขึ้นก่อนเมื่อมีการเปลี่ยนแปลงอินพุต B เป็นลอจิก 0 อัน  
ที่เป็นผลกลับกับกรณีเกท AND ที่ได้กล่าวไปแล้ว

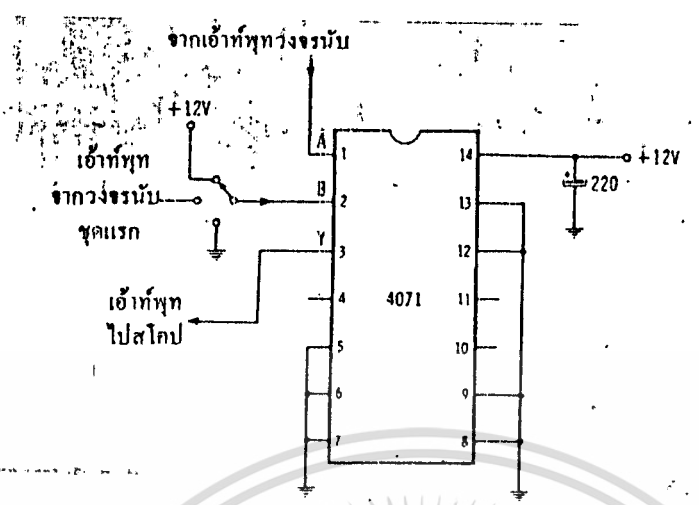
การทำงานของเกท OR แสดงไว้ด้วยการต่อวงจรง่าย ๆ ตามรูปที่ 12 และ  
เป็นการพิสูจน์ตารางตรรกของเกท OR ด้วยการตรวจสอบเวลาไฟโวลติจโครบัสได้ ไม่นัด  
ลิมิต A กับ B ของเกท OR เข้ากับลอจิก 0 (กราวด์) สังเกตเอาต์พุตจะเป็นลอจิก  
0 ด้วยจากนั้น ให้อินพุต A เป็นลอจิก 0 และอินพุต B เป็นลอจิก 1 ( + 12 V )  
ผลที่ได้คือ เอาต์พุตเป็นลอจิก 1 เมื่อไปให้อินพุต B เป็นลอจิก 0 และอินพุต A เป็นลอจิก  
1 เอาต์พุตที่ได้จะเป็นลอจิก 1 จากนั้นลองให้อินพุตทั้งสองเป็นลอจิก 1 บ้าง เอาต์พุตที่ได้  
ก็จะเป็นลอจิก 1



สำหรับวงจรเกท OR ในทางปฏิบัตินั้นได้แสดงไว้ในรูปที่ 13 โดยพัลส์เกท  
และพัลส์นาฬิกาสามารถนำมาจากวงจรกำเนิดคล็อกและ Utility generator ที่ได้  
กระทำมาแล้วในตอนที่ 1 เอาต์พุตของวงจรไทม์เมอร์สามารถใช้เป็นพัลส์นาฬิกาให้กับอินพุต  
A และได้ตรวจสอบเอาต์พุตของเกท OR โดยไฟออสซิลโลสโคปต่อเข้ากับขา 3 ของ  
อุปกรณ์

จากรูปที่ 13 ต่ออินพุต B เข้ากับลอจิก 1 ข้อมูลจะไม่ถูกส่งไปเอาต์พุต  
เมื่ออินพุต B ของเกท OR เข้ากับลอจิก 0 แล้วพัลส์นาฬิกาจะถูกส่งไปยังเอาต์พุต  
โดยมีขั้วเดียวกับทางด้านอินพุตต่อพัลส์เกทจากเอาต์พุตของวงจรนี้ เข้ากับอินพุต B เมื่อ  
พัลส์เกทเป็นลอจิก 0 จะมีนาฬิกาปรากฏที่เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



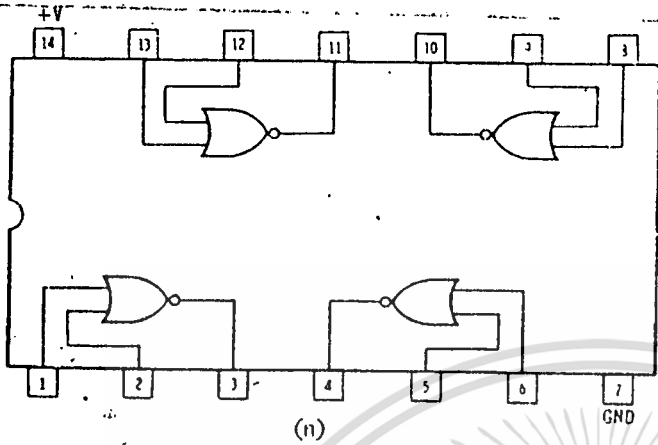
รูปที่ 13

CMOS NOR GATE

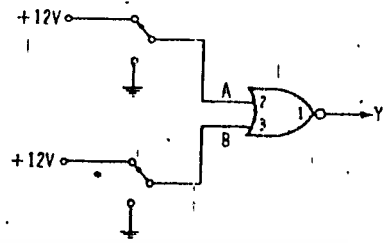
การทำงานของเกต NOR นั้นเมื่ออินพุตใดอินพุตหนึ่งหรือทั้งสองอินพุต เป็น  
 โวลิจ 1 แล้วเอาต์พุตที่ได้จะเป็นโวลิจ 0 และเอาต์พุตเป็นโวลิจ 1 ก็เมื่ออินพุตทั้งคู่เป็น  
 โวลิจ 0 เท่านั้น ในรูปที่ 14 แสดงสัญลักษณ์และตารางตรรกของเกต NOR พร้อมโถง  
 สร้างของไอซีทีมอส เบอร์ 4001 ซึ่งเป็นเกต NOR<sub>2</sub> อินพุตเดี่ยว เกต NOR หรือกล่าว  
 หมายถึง Negate OR นั้น ถ้ามีข้อมูลหรือสัญญาณขาเข้าอินพุต 1 และโวลิจ 1  
 เข้าที่อินพุตแล้วเอาต์พุตที่ได้จะเป็นโวลิจ 0 แต่ถ้าหากมีโวลิจ 0 มีขาเข้าที่อินพุตอื่น  
 หนึ่งแล้วสัญญาณอินพุตจะไปปรากฏในรูปกับมีเอาต์พุตเป็น คือเอาต์พุตจะเป็นคอมพลีเมนต์ของ  
 อินพุต

การพิสูจน์ตารางตรรกของเกต NOR นั้นสามารถทำได้โดยง่ายจรง่าย ๆ  
 ดังรูปที่ 15 และให้โวลิจโบริบ์ ตรวจสอบขั้วเอาต์พุตโดยที่ระบัตระวังการค่อแรงกับแฉ่ง  
 ฉายและการจับของอุปกรณ์ CMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



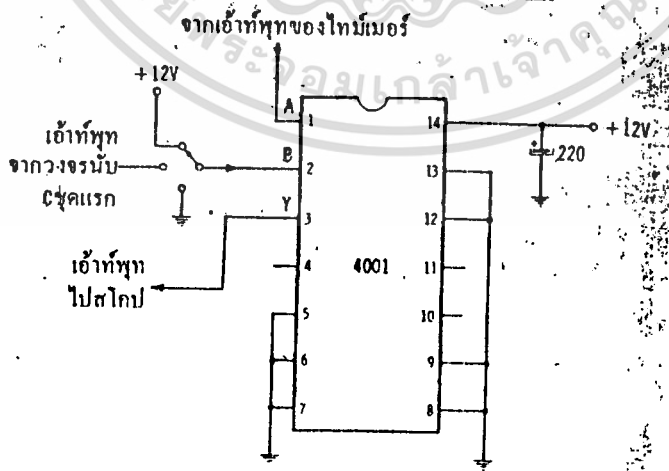
(n)



รูปที่ 14

รูปที่ 15

พิจารณารูปที่ 15 เมื่อค่าอินพุต A กับ B เข้ากันโลจิก 0 (กราวด์) เอาท์พุทที่ได้จะเป็นโลจิก 1 แต่เมื่ออินพุต A เป็นโลจิก 0 และอินพุต B เป็นโลจิก 1 เอาท์พุทที่ได้เป็นโลจิก 0 ในจำนวนนี้เกี่ยวข้องกับเอาท์พุทเป็นโลจิก 0 เมื่ออินพุต A เป็นโลจิก 1 และอินพุต B เป็นโลจิก 0 และเมื่ออินพุตทั้งสองมีค่าเป็นโลจิก 0 เอาท์พุทจะได้เป็นโลจิก 1



รูปที่ 16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 16 แสดงตัวอย่างวงจรใช้งานของไอซี CMOS เกต NOR แบบมีอินพุต  
เอาท์พุต Y ของวงจรนี้ผลิตโดยบริษัทอินเทล ซึ่งผู้ขายสามารถโอนเส้นทางอินพุต  
และ สับสัญญาณ เกตก่อนเข้าทางอินพุต B ได้ (ถ้าต้องการ) หิ้งป๊อท์ ของนาฬิกาและ  
กันลัดเกต อาจได้มาจากวงจร utility generator ที่กล่าวมาแล้ว

การตรวจสอบวงจรที่ป้อนพัลส์ นาฬิกาจากไมโครเมอร์ 555 เข้าที่อินพุต A และ B  
ที่อินพุต ไนน์โวลต์ 1 สังเกตดู เอาท์พุตที่ได้จะเป็นโวลต์ 0 จากนั้นต่ออินพุต B กับ  
โวลต์ 0 บ้างในตอนที่จะมีพัลส์นาฬิกาปรากฏที่เอาท์พุตแล้วในรูปกลับ

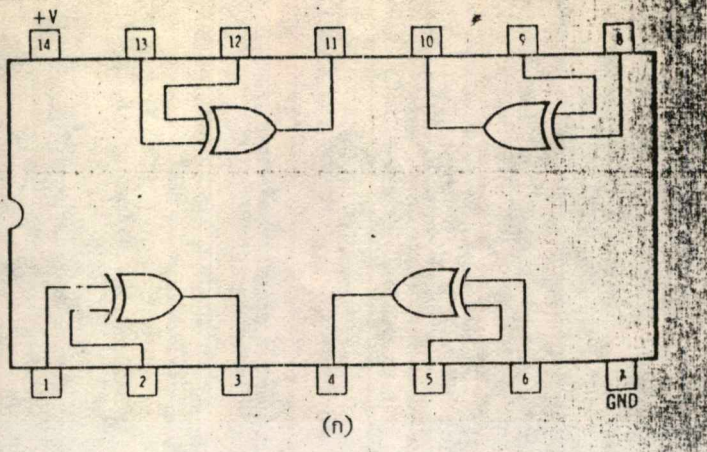
ป้อนพัลส์ เกตก่อนหนึ่งจากเอาท์พุตของวงจรนี้เข้าที่อินพุต B สังเกตดูรูปกลับที่  
ปรากฏที่จอยออกสวิตช์โวลต์จะสังเกตเห็นได้ว่าพัลส์นาฬิกา ปรากฏทางเอาท์พุตก่อนเมื่อพัลส์  
เกตอินพุตเป็นโวลต์ 0 โดยที่พัลส์เอาท์พุตเหล่านี้ชั่วคราวข้ามกับพัลส์นาฬิกาเดิมที่ป้อนเข้าที่  
อินพุต A

## 7. CMOS XOR GATE

ลักษณะการทำงานของเกตนี้นี้ก็คือ เมื่อทั้งอินพุต A กับ B เป็นโวลต์ 0  
เอาท์พุตก็จะเป็น 0 และเมื่อทั้งอินพุต A กับ B เป็นโวลต์ 1 เอาท์พุตก็จะเป็น 0 ด้วย แต่ถ้า  
อินพุต A เป็นโวลต์ 0 และอินพุต B เป็นโวลต์ 1 หรืออินพุต A เป็นโวลต์ 1 และอินพุต  
เป็นโวลต์ 0 แล้วเอาท์พุตจะเป็นโวลต์ 1

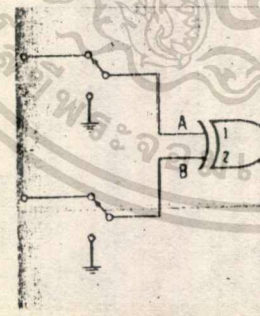
ในรูปที่ 17 แสดงสัญลักษณ์วงจรตรรกะและโครงสร้างของไอซี CMOS เกต  
XOR2 อินพุตสี่ชุดเบอร์ 4070

การตอบสนองของข้อมูลทางคาบอินพุตของ เกต XOR นี้ไม่ต่างกันเหมือนกับที่กล่าว  
กันมาในเรื่องของเกตต่าง ๆ สมมุติว่ามีข้อมูลอินพุตที่ป้อนเข้าทางอินพุต A ถ้าอินพุต B เป็น  
โวลต์ 0 แล้วข้อมูลอินพุตจะถูกส่งไปยังเอาท์พุตโดยตรง และมีขั้วเส้นเดียวกันกับที่อินพุต B  
เป็นโวลต์ 1 แล้วข้อมูลอินพุตจะปรากฏที่เอาท์พุตในลักษณะกลับหัว



รูปที่ 17

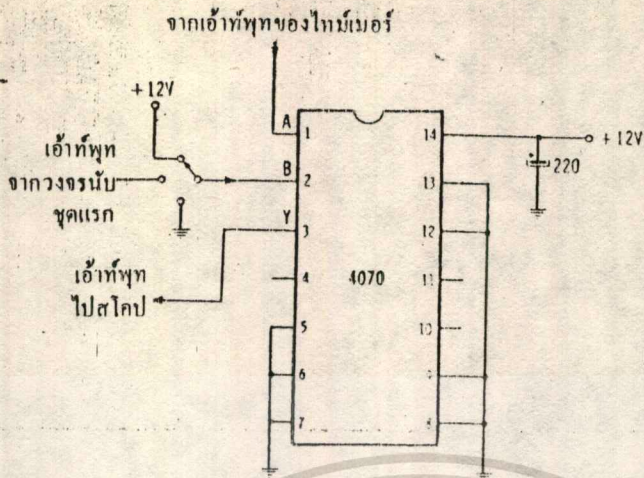
การนิยามการวางตรรกศาสตร์ของเกต XOR โดยใส่วงจรตามรูปที่ 13 เพื่อต่อทั้งอินพุต A กับ B ของเกตเข้ากับลอจิก 0 เกตนั้นจะให้เป็นลอจิก 0 และเมื่อต่อทั้งอินพุต A กับ B เข้ากับลอจิก 1 เกตนั้นจะเป็นลอจิก 0 อย่างเดิม ต่อไปต่ออินพุต A กับลอจิก 0 และอินพุต B กับลอจิก 1 เกตนั้นจะกลายเป็นลอจิก 1 เมื่ออินพุต A กับลอจิก 1 และอินพุต B กับลอจิก 0 บางเกตนั้นจะยังคงเป็นลอจิก 1 จากผลที่ได้เป็นการนิยามการวางตรรกศาสตร์ของเกต XOR



รูปที่ 18

ในรูปที่ 19 เป็นตัวอย่างวงจรสมบูร์กแบบของเกต XOR ที่มีขาอีกขาจากโมดเมอร์ป้อนเข้าที่อินพุต A (ขา 1) โดยมีเอาต์พุต Y (ขา 3) ต่อกับออสซิลโลสโคปสำหรับอินพุต B (ขา 2) นั้นจัดให้มีการวัดค่าอยู่ระหว่างลอจิก 1 กับลอจิก 0 และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรรนำไปใช้



รูปที่ 19

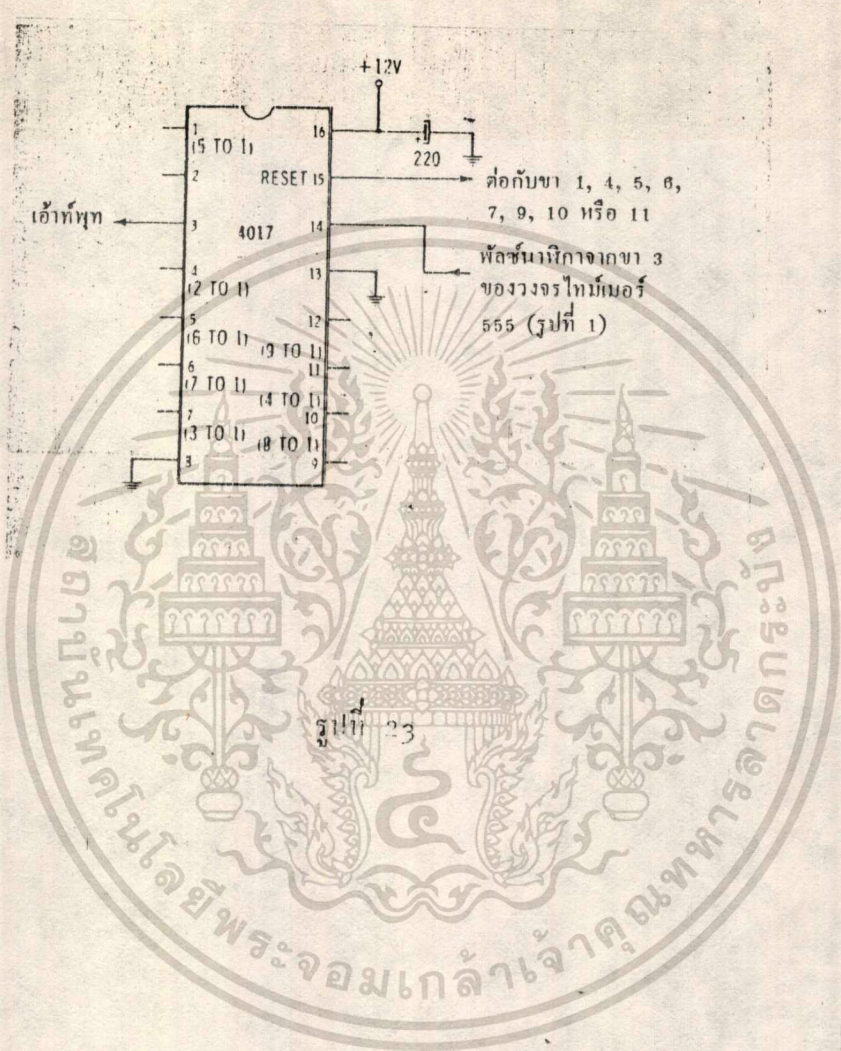
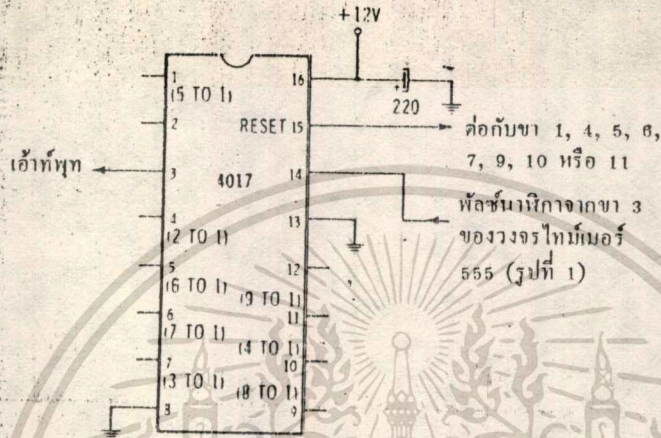
เมื่อต่ออินพุต B กับโลจิก 0 ขั้วมัลติเพล็กซ์จะถูกส่งไปยังเอาต์พุตโดยตรงด้วย ขั้วเดิม แต่พอเอาอินพุต B ของเกตกับโลจิก 1 หลังจากเวลาที่ไถ่ทางเอาต์พุตในตอนนี้มีขั้ว กลับกันซึ่งเป็นการพิสูจน์ให้เห็นถึงความสามารถของเกต XOR ในการกำเนิดเอาต์พุตที่ ขั้วเหมือนเดิมและกลับขั้วด้วยการกำหนดโลจิกที่อินพุตอื่นที่ส่งให้เหมาะสม

8. CMOS PRESET COUNTER

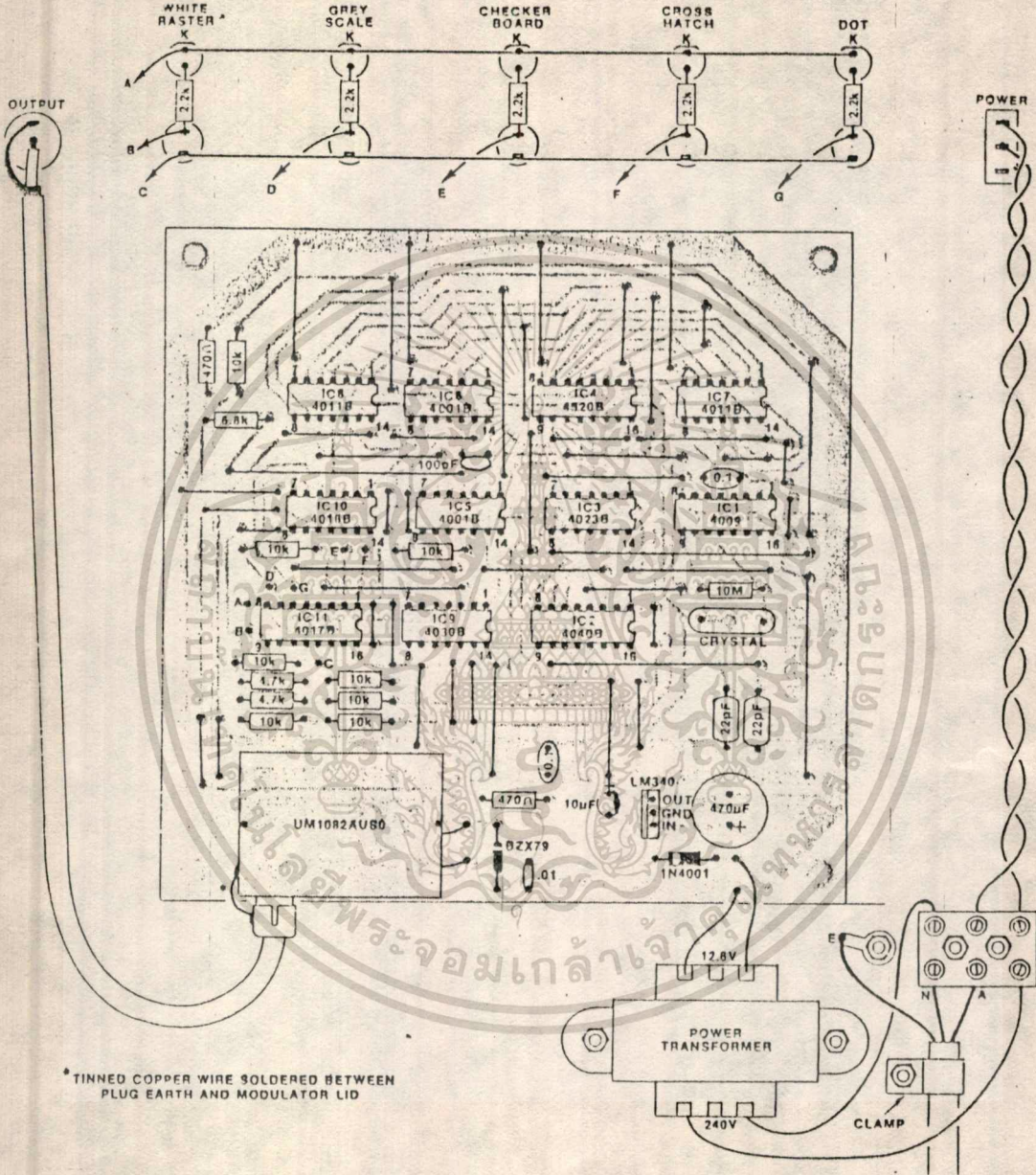
ไอซีที่มีหมายเลข 4017 (ซึ่งเป็น ไอ ซี ดีเคด เค้าเตอร์/ดีไวด์เคอร์) นี้ สามารถที่จะกำหนดให้มันทำงานการนับเลขจำนวนเต็มค่าเท่าใดก็ได้ตั้งแต่ระหว่าง 2 ถึง 10 ถึง 1 (เช่นนับ 5 4 3 2 1) ไอซีเบอร์ 4017 เป็นวงจรมัลติเคดเค้าเตอร์ (decade counter) 5 ภาคคล้ายกับจึงมีเอาต์พุตที่ถอดรหัสแล้ว 10 ชุด และเมื่อวนำมันให้เป็น วงจรมับเลขคูณและคี่แล้วมันสามารถนับได้สูงสุด 10 - 1

การทำงานของ 4017 ในวงจรมับ 10 ถึง 1 นั้นได้กล่าวมาแล้วในตอนที 1 ส่วนรูปที่ 23 แสดงให้เห็นถึงว่า 4017 สามารถใช้เป็นวงจรมับเลขจำนวนเต็มใด ๆ ก็ได้ ระหว่าง 2 ถึง 1 กับ 9 ถึง 1 โดยมีพีลซ์ขาป้อนเข้าที่ขา 14 และวงจรมับกำเนิดสัญญาณนาฬิกาอาจได้จากไมโครเมอร์ 555 ถึงแหล่งกำเนิดสัญญาณนาฬิกาอื่น ๆ เอาต์พุตของวงจรมับ ได้ทางขา 3 หากต้องการให้นับ 2 ถึง 1 ก็ต่อสายต่อระหว่างขา 15 กับขา 14 หรือด้านับ 7 ถึง 1 ก็ต่อระหว่างขา 15 กับขา 16 และการนับค่าอื่น ๆ ก็ให้ต่อสายต่อระหว่างขา 15 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับขาที่มีเลขบอกขาตรงกับค่าที่ต้องการนับ (ดูจากรูปที่ 23) ถ้าต้องการนับ 3 ถึง 1 ให้ต่อสายระหว่างขา 15 กับขา 17 หรืออาจใช้แบบสวิตช์เลือกก็ได้

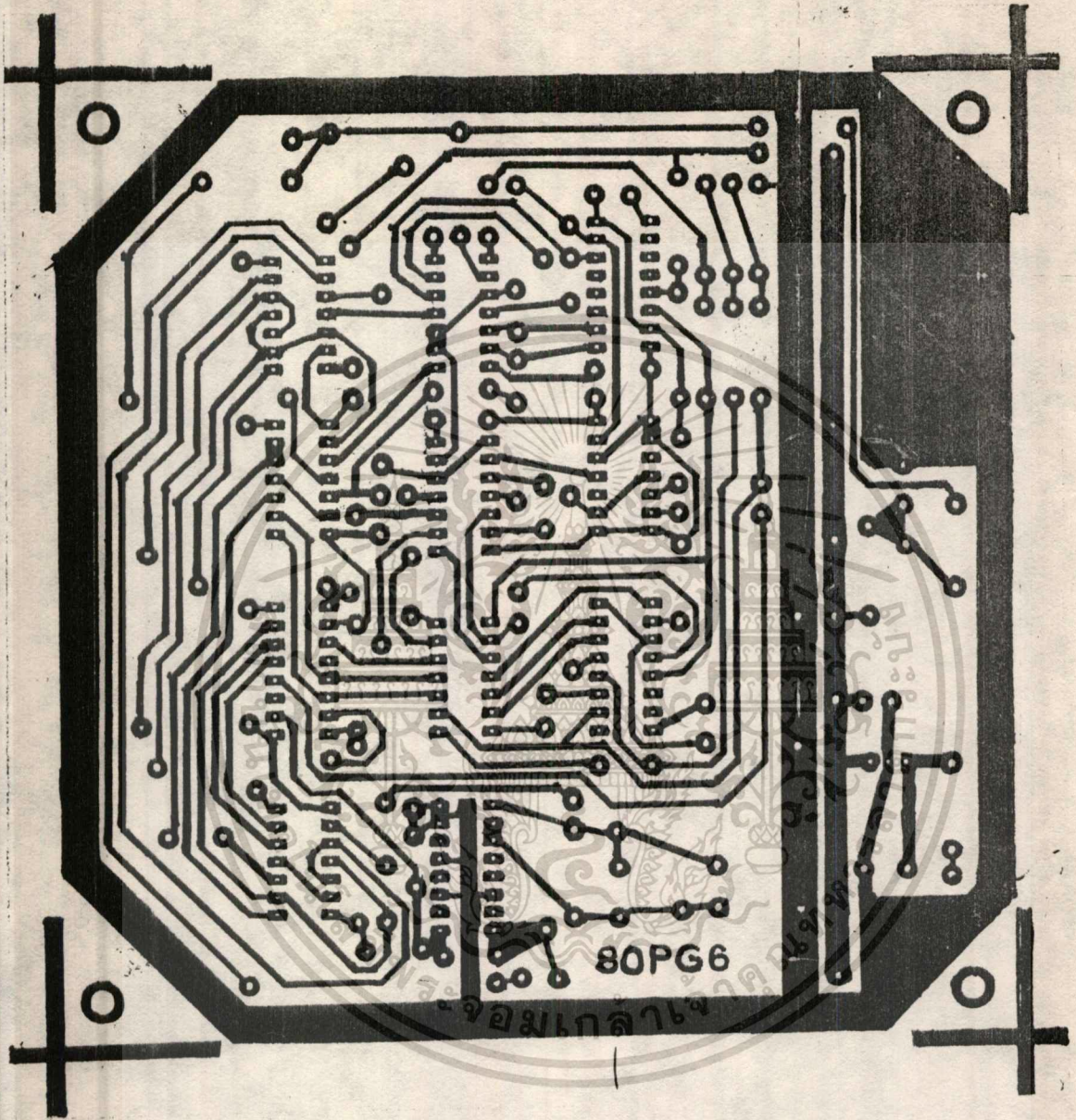


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



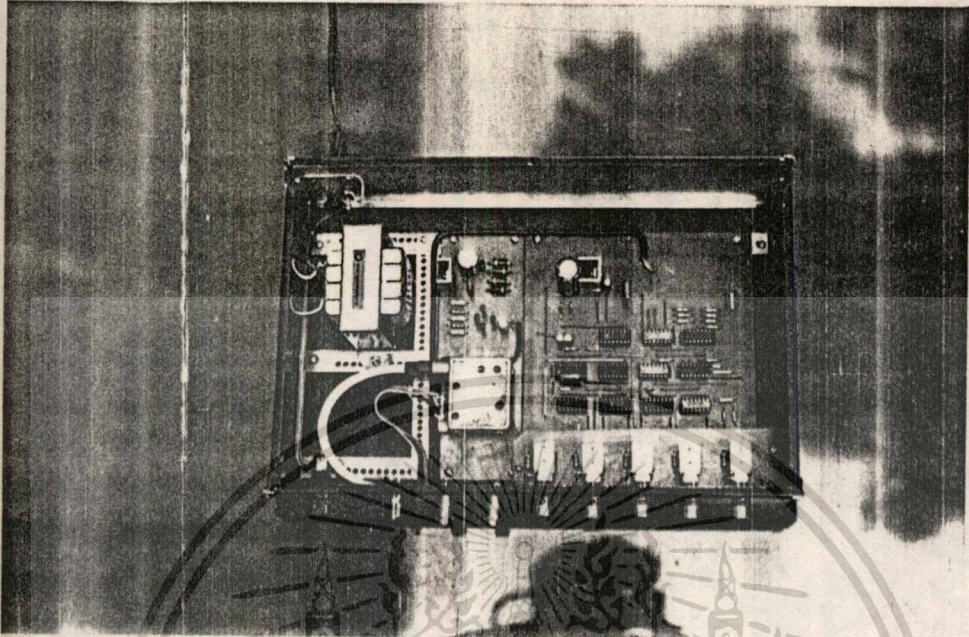
ลักษณะการลงอุปกรณ์และการเดินสายภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

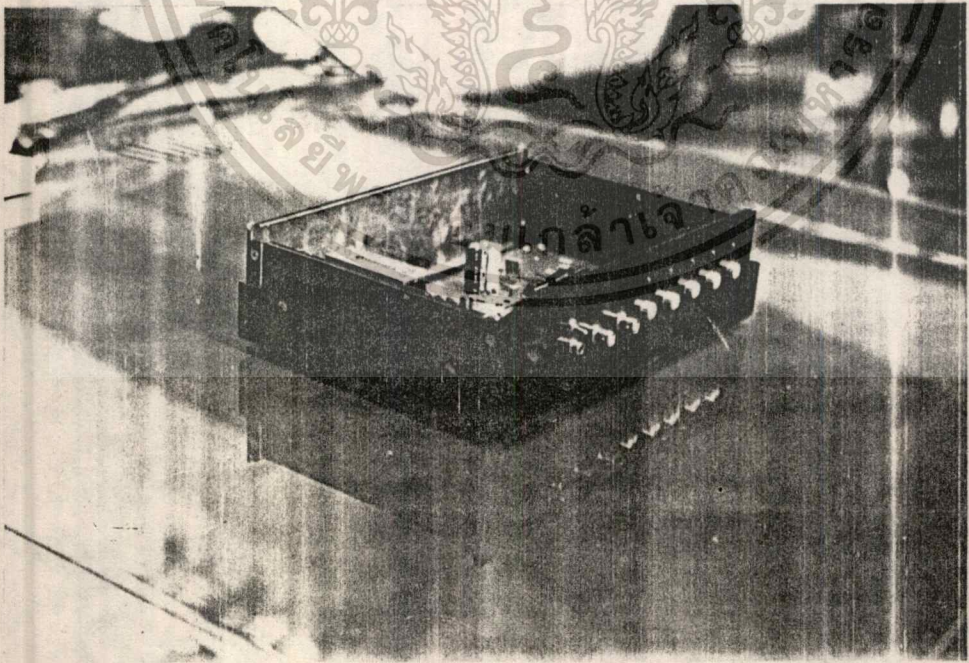


แบบลายปรินต์ ขนาดเทวของจรีล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป เครื่องตามแบบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# MC14049UB MC14050B

## HEX BUFFERS

The MC14049UB hex inverter/buffer and MC14050B noninverting hex buffer are constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. These complementary MOS devices find primary use where low power dissipation and/or high noise immunity is desired. These devices provide logic-level conversion using only one supply voltage, V<sub>CC</sub>. The input-signal high level (V<sub>IH</sub>) can exceed the V<sub>CC</sub> supply voltage for logic-level conversions. Two TTL/DTL Loads can be driven when the devices are used as CMOS-to-TTL/DTL converters (V<sub>CC</sub> = 5.0 V, V<sub>OL</sub> ≤ 0.4 V, I<sub>OL</sub> ≥ 3.2 mA). Note that pin 16 is not connected internally on these devices; consequently connections to this terminal will not affect circuit operation.

- High Source and Sink Currents
- High-to-Low Level Converter
- Quiescent Current = 2.0 nA/package typical @ 5 Vdc
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Meets JEDEC UB Specifications—MC14049UB  
Meets JEDEC B Specification—MC14050B

## CMOS SSI

(LOW-POWER COMPLEMENTARY MOS)

### HEX BUFFERS

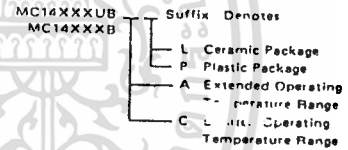
Inverting — MC14049UB  
Noninverting — MC14050B



L SUFFIX  
CERAMIC PACKAGE  
CASE 620

P SUFFIX  
PLASTIC PACKAGE  
CASE 648

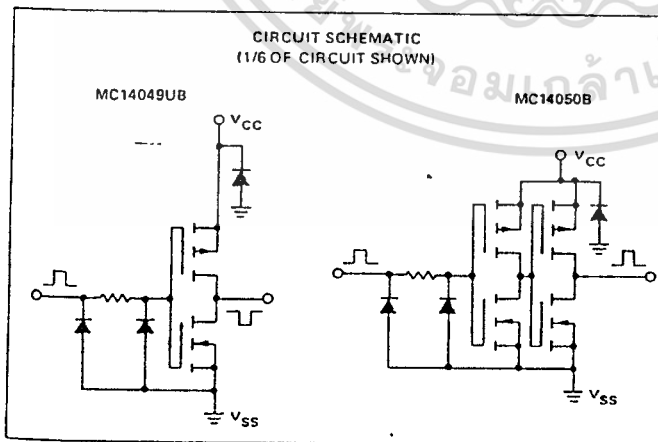
### ORDERING INFORMATION



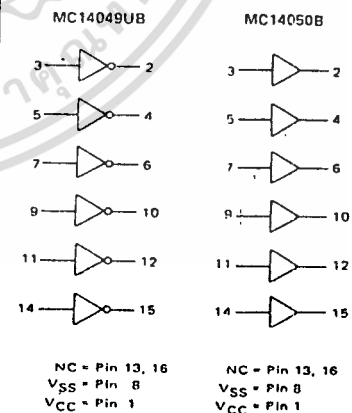
### MAXIMUM RATINGS (Voltages referenced to V<sub>SS</sub>, Pin 8)

| Rating                                   | Symbol           | Value       | Unit |
|--|------------------|-------------|------|
| DC Supply Voltage                        | V <sub>DD</sub>  | -0.5 to +18 | Vdc  |
| Input Voltage, All Inputs                | V <sub>in</sub>  | -0.5 to +18 | Vdc  |
| DC Current Drain per Input Pin           | I <sub>i</sub>   | 10          | mAdc |
| DC Current Drain per Output Pin          | I <sub>o</sub>   | 45          | mAdc |
| Operating Temperature Range -- AL Device | T <sub>A</sub>   | -55 to +125 | °C   |
| CL/CP Device                             |                  | -40 to +85  |      |
| Storage Temperature Range                | T <sub>stg</sub> | -65 to +150 | °C   |

### CIRCUIT SCHEMATIC (1/6 OF CIRCUIT SHOWN)



### LOGIC DIAGRAMS



MC14049UB • MC14050B

ELECTRICAL CHARACTERISTICS

| Characteristic  | Symbol                       | V <sub>DD</sub><br>Vdc | T <sub>low</sub> *                               |      | 25°C  |         |      | T <sub>high</sub> * |      | Unit             |                  |
|---|------------------------------|------------------------|--|------|-------|---------|------|---------------------|------|------------------|------------------|
|   |                              |                        | Min  | Max  | Min   | Typ     | Max  | Min                 | Max  |                  |                  |
| Output Voltage<br>V <sub>in</sub> = V <sub>DD</sub> or 0  | "0" Level<br>VOL             | 5.0                    | -  | 0.05 | -     | 0       | 0.05 | -                   | 0.05 | Vdc              |                  |
|   |                              | 10                     | -  | 0.05 | -     | 0       | 0.05 | -                   | 0.05 |                  |                  |
|   |                              | 15                     | -  | 0.05 | -     | 0       | 0.05 | -                   | 0.05 |                  |                  |
|   | "1" Level<br>VOH             | 5.0                    | 4.95   | -    | 4.95  | 5.0     | -    | 4.95                | -    | Vdc              |                  |
|   |                              | 10                     | 9.95   | -    | 9.95  | 10      | -    | 9.95                | -    |                  |                  |
|   |                              | 15                     | 14.95  | -    | 14.95 | 15      | -    | 14.95               | -    |                  |                  |
| Input Voltage #MC14049UB<br>(V <sub>O</sub> = 4.5 Vdc)<br>(V <sub>O</sub> = 9.0 Vdc)<br>(V <sub>O</sub> = 13.5 Vdc)               | "0" Level<br>V <sub>IL</sub> | 5.0                    | -  | 1.0  | -     | 2.25    | 1.0  | -                   | 1.0  | Vdc              |                  |
|   |                              | 10                     | -  | 2.0  | -     | 4.50    | 2.0  | -                   | 2.0  |                  |                  |
|   |                              | 15                     | -  | 2.5  | -     | 6.75    | 2.5  | -                   | 2.5  |                  |                  |
|   | "1" Level<br>V <sub>IH</sub> | 5.0                    | 4.0  | -    | 4.0   | 2.75    | -    | 4.0                 | -    | Vdc              |                  |
|   |                              | 10                     | 8.0  | -    | 8.0   | 5.50    | -    | 8.0                 | -    |                  |                  |
|   |                              | 15                     | 12.5   | -    | 12.5  | 8.25    | -    | 12.5                | -    |                  |                  |
| Input Voltage #MC14050B<br>(V <sub>O</sub> = 0.5 Vdc)<br>(V <sub>O</sub> = 1.0 Vdc)<br>(V <sub>O</sub> = 1.5 Vdc)                 | "0" Level<br>V <sub>IL</sub> | 5.0                    | -  | 1.5  | -     | 2.25    | 1.5  | -                   | 1.5  | Vdc              |                  |
|   |                              | 10                     | -  | 3.0  | -     | 4.50    | 3.0  | -                   | 3.0  |                  |                  |
|   |                              | 15                     | -  | 4.0  | -     | 6.75    | 4.0  | -                   | 4.0  |                  |                  |
|   | "1" Level<br>V <sub>IH</sub> | 5.0                    | 3.5  | -    | 3.5   | 2.75    | -    | 3.5                 | -    | Vdc              |                  |
|   |                              | 10                     | 7.0  | -    | 7.0   | 5.50    | -    | 7.0                 | -    |                  |                  |
|   |                              | 15                     | 11   | -    | 11    | 8.25    | -    | 11                  | -    |                  |                  |
| Output Drive Current (AL Device)<br>(V <sub>OH</sub> = 2.5 Vdc)<br>(V <sub>OH</sub> = 9.5 Vdc)<br>(V <sub>OH</sub> = 13.5 Vdc)    | Source<br>I <sub>OH</sub>    | 5.0                    | -1.6   | -    | -1.25 | -2.5    | -    | -0.9                | -    | mA <sub>dc</sub> |                  |
|   |                              | 10                     | -1.6   | -    | -1.3  | -2.5    | -    | -0.9                | -    |                  |                  |
|   |                              | 15                     | -4.7   | -    | -3.75 | -10     | -    | -2.7                | -    |                  |                  |
|   | Sink<br>I <sub>OL</sub>      | 5.0                    | 3.75   | -    | 3.2   | 6.0     | -    | 2.2                 | -    | mA <sub>dc</sub> |                  |
|   |                              | 10                     | 10   | -    | 8.0   | 16      | -    | 5.6                 | -    |                  |                  |
|   |                              | 15                     | 30   | -    | 24    | 40      | -    | 17.0                | -    |                  |                  |
| Output Drive Current (CL/CP Device)<br>(V <sub>OH</sub> = 2.5 Vdc)<br>(V <sub>OH</sub> = 9.5 Vdc)<br>(V <sub>OH</sub> = 13.5 Vdc) | Source                       | 5.0                    | -1.5   | -    | -1.25 | -2.5    | -    | -1.0                | -    | mA <sub>dc</sub> |                  |
|   |                              | 10                     | -1.5   | -    | -1.25 | -2.5    | -    | -1.0                | -    |                  |                  |
|   |                              | 15                     | -4.5   | -    | -3.75 | -10     | -    | -3.0                | -    |                  |                  |
|   | Sink<br>I <sub>OL</sub>      | 5.0                    | 3.6  | -    | 3.2   | 6.0     | -    | 2.8                 | -    | mA <sub>dc</sub> |                  |
|   |                              | 10                     | 9.6  | -    | 8.0   | 16      | -    | 6.6                 | -    |                  |                  |
|   |                              | 15                     | 28   | -    | 24    | 40      | -    | 19                  | -    |                  |                  |
| Input Current (AL Device)   | I <sub>in</sub>              | 15                     | -  | ±0.1 | -     | 0.00001 | ±0.1 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Current (CL/CP Device)  | I <sub>in</sub>              | 15                     | -  | ±0.3 | -     | 0.00001 | ±0.3 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Capacitance<br>(V <sub>in</sub> = 0)  | C <sub>in</sub>              | -                      | -  | -    | -     | 10      | 20   | -                   | -    | pF               |                  |
| Quiescent Current (AL Device)<br>(Per Package)  | I <sub>DD</sub>              | 5.0                    | -  | 1.0  | -     | 0.002   | 1.0  | -                   | 30   | μA <sub>dc</sub> |                  |
|   |                              | 10                     | -  | 2.0  | -     | 0.004   | 2.0  | -                   | 60   |                  |                  |
|   |                              | 15                     | -  | 4.0  | -     | 0.006   | 4.0  | -                   | 120  |                  |                  |
| Quiescent Current (CL/CP Device)<br>(Per Package)   | I <sub>DD</sub>              | 5.0                    | -  | 4.0  | -     | 0.002   | 4.0  | -                   | 30   | μA <sub>dc</sub> |                  |
|   |                              | 10                     | -  | 8.0  | -     | 0.004   | 8.0  | -                   | 60   |                  |                  |
|   |                              | 15                     | -  | 16   | -     | 0.006   | 16   | -                   | 120  |                  |                  |
| Total Supply Current**<br>(Dynamic plus Quiescent, Per Package)<br>(C <sub>L</sub> 50 pF on all outputs, all buffers switching)   | I <sub>T</sub>               | 5.0                    | I <sub>T</sub> = (1.8 μA/kHz)f + I <sub>DD</sub> |      |       |         |      |                     |      |                  | μA <sub>dc</sub> |
|   |                              | 10                     | I <sub>T</sub> = (3.5 μA/kHz)f + I <sub>DD</sub> |      |       |         |      |                     |      |                  |                  |
|   |                              | 15                     | I <sub>T</sub> = (5.3 μA/kHz)f + I <sub>DD</sub> |      |       |         |      |                     |      |                  |                  |

\*T<sub>low</sub> = 55°C for AL Device, -40°C for CL/CP Device.  
 T<sub>high</sub> = +125°C for AL Device, +85°C for CL/CP Device.  
 †To Calculate total supply current at loads other than 50 pF:  
 $I_T(C_L) = I_T(50\text{ pF}) + 6 \times 10^{-3} (C_L - 50) V_{DD} f$   
 where: I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, and f in kHz is input frequency.  
 \*\*The formulas given are for the typical characteristics only at 25°C.

#Noise immunity specified for worst-case input combination  
 B Suffix Noise Margin for both "1" and "0" level =  
 1.0 Vdc min @ V<sub>DD</sub> = 5.0 Vdc  
 2.0 Vdc min @ V<sub>DD</sub> = 10 Vdc  
 2.5 Vdc min @ V<sub>DD</sub> = 15 Vdc  
 UB Suffix Noise Margin for both "1" and "0" level =  
 0.5 Vdc min @ V<sub>DD</sub> = 5.0 Vdc  
 1.0 Vdc min @ V<sub>DD</sub> = 10 Vdc  
 1.0 Vdc min @ V<sub>DD</sub> = 15 Vdc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC14049UB • MC14050B

FIGURE 2 – TYPICAL OUTPUT SOURCE CHARACTERISTICS

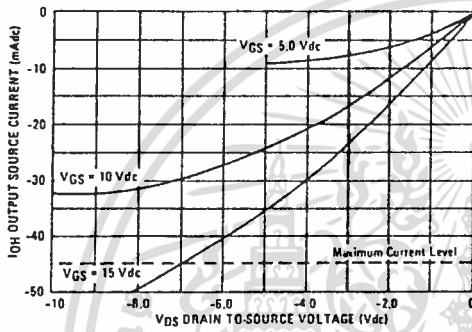
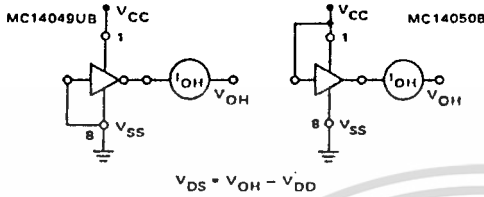
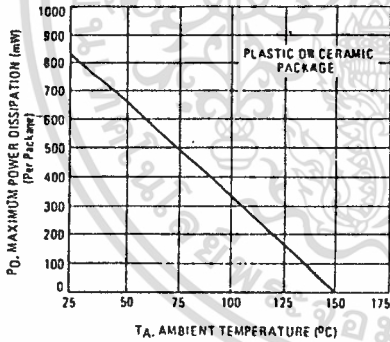


FIGURE 4 – AMBIENT TEMPERATURE POWER DERATING



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised, that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that  $V_{in}$  and  $V_{out}$  be constrained to the range  $V_{SS} < (V_{in} \text{ or } V_{out}) < V_{DD}$ .

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either  $V_{SS}$  or  $V_{DD}$ ).

FIGURE 3 – TYPICAL OUTPUT SINK CHARACTERISTICS

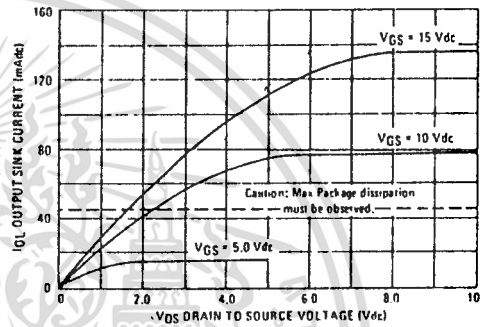
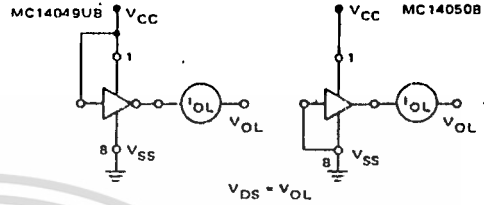
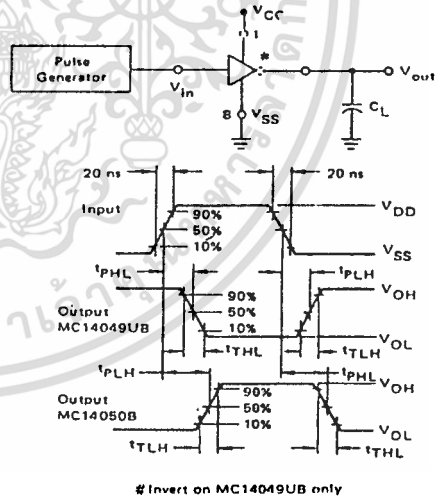


FIGURE 5 – SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



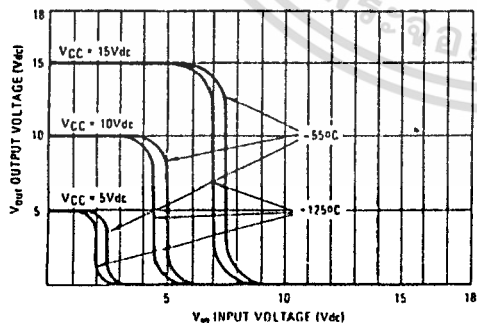
MC14049UB • MC14050B

SWITCHING CHARACTERISTICS\* (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C)

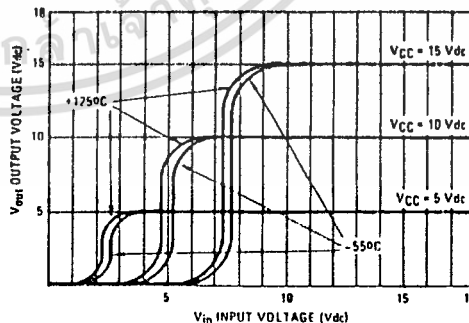
| Characteristic   | Symbol           | V <sub>DD</sub><br>V <sub>dC</sub> | Min         | Typ             | Max              | Unit |
|--|------------------|------------------------------------|-------------|-----------------|------------------|------|
| <b>MC14049UB</b>   |                  |                                    |             |                 |                  |      |
| Output Rise Time<br>t <sub>TLH</sub> = (0.8 ns/pF) C <sub>L</sub> + 60 ns<br>t <sub>TLH</sub> = (0.3 ns/pF) C <sub>L</sub> + 35 ns<br>t <sub>TLH</sub> = (0.27 ns/pF) C <sub>L</sub> + 26.5 ns           | t <sub>TLH</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 100<br>50<br>40 | 160<br>100<br>60 | ns   |
| Output Fall Time<br>t <sub>THL</sub> = (0.3 ns/pF) C <sub>L</sub> + 25 ns<br>t <sub>THL</sub> = (0.12 ns/pF) C <sub>L</sub> + 14 ns<br>t <sub>THL</sub> = (0.1 ns/pF) C <sub>L</sub> + 10 ns             | t <sub>THL</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 40<br>20<br>15  | 60<br>40<br>30   | ns   |
| Propagation Delay Time<br>t <sub>PLH</sub> = (0.38 ns/pF) C <sub>L</sub> + 61 ns<br>t <sub>PLH</sub> = (0.20 ns/pF) C <sub>L</sub> + 30 ns<br>t <sub>PLH</sub> = (0.11 ns/pF) C <sub>L</sub> + 24.5 ns   | t <sub>PLH</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 80<br>40<br>30  | 120<br>65<br>50  | ns   |
| Propagation Delay Time<br>t <sub>PHL</sub> = (0.38 ns/pF) C <sub>L</sub> + 11 ns<br>t <sub>PHL</sub> = (0.12 ns/pF) C <sub>L</sub> + 9 ns<br>t <sub>PHL</sub> = (0.11 ns/pF) C <sub>L</sub> + 4.5 ns     | t <sub>PHL</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 30<br>15<br>10  | 60<br>30<br>20   | ns   |
| <b>MC14050B</b>  |                  |                                    |             |                 |                  |      |
| Output Rise Time<br>t <sub>TLH</sub> = (0.7 ns/pF) C <sub>L</sub> + 65 ns<br>t <sub>TLH</sub> = (0.25 ns/pF) C <sub>L</sub> + 37.5 ns<br>t <sub>TLH</sub> = (0.2 ns/pF) C <sub>L</sub> + 30 ns           | t <sub>TLH</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 100<br>50<br>40 | 160<br>80<br>60  | ns   |
| Output Fall Time<br>t <sub>THL</sub> = (0.2 ns/pF) C <sub>L</sub> + 30 ns<br>t <sub>THL</sub> = (0.06 ns/pF) C <sub>L</sub> + 17 ns<br>t <sub>THL</sub> = (0.04 ns/pF) C <sub>L</sub> + 13 ns            | t <sub>THL</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 40<br>20<br>15  | 60<br>40<br>30   | ns   |
| Propagation Delay Time<br>t <sub>PLH</sub> = (0.33 ns/pF) C <sub>L</sub> + 63.5 ns<br>t <sub>PLH</sub> = (0.19 ns/pF) C <sub>L</sub> + 30.5 ns<br>t <sub>PLH</sub> = (0.06 ns/pF) C <sub>L</sub> + 27 ns | t <sub>PLH</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 80<br>40<br>30  | 140<br>80<br>60  | ns   |
| Propagation Delay Time<br>t <sub>PHL</sub> = (0.2 ns/pF) C <sub>L</sub> + 30 ns<br>t <sub>PHL</sub> = (0.1 ns/pF) C <sub>L</sub> + 15 ns<br>t <sub>PHL</sub> = (0.05 ns/pF) C <sub>L</sub> + 12.5 ns     | t <sub>PHL</sub> | 5.0<br>10<br>15                    | —<br>—<br>— | 40<br>20<br>15  | 80<br>40<br>30   | ns   |

\*The formula given is for the typical characteristics only.

FIGURE 1 – TYPICAL VOLTAGE TRANSFER CHARACTERISTICS versus TEMPERATURE  
MC14049UB



MC14050B



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**MOTOROLA**

**MC14040B**

**12-BIT BINARY COUNTER**

The MC14040B 12-stage binary counter is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. This part is designed with an input wave shaping circuit and 12 stages of ripple-carry binary counter. The device advances the count on the negative-going edge of the clock pulse. Applications include time delay circuits, counter controls, and frequency-driving circuits.

- Fully Static Operation
- Quiescent Current = 15.0 nA/package typical @ 5 Vdc
- Noise Immunity = 45% of V<sub>DD</sub> typical
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Low Input Capacitance = 5.0 pF typical
- Capable of Driving Two Low-Power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range.
- Common Reset Line
- 13 MHz Typical Counting Rate @ V<sub>DD</sub> = 15 V
- Pin-for-Pin Replacement for CD4040B

**CMOS MSI**

(LOW-POWER COMPLEMENTARY MOS)

**12-BIT BINARY COUNTER**



L SUFFIX  
CERAMIC PACKAGE  
CASE 620

P SUFFIX  
PLASTIC PACKAGE  
CASE 648

**ORDERING INFORMATION**

|          |        |                                      |
|----------|--------|--------------------------------------|
| MC14XXXB | Suffix | Denotes                              |
|          | L      | Ceramic Package                      |
|          | P      | Plastic Package                      |
|          | A      | Extended Operating Temperature Range |
|          | C      | Limited Operating Temperature Range  |

**MAXIMUM RATINGS (Voltages referenced to V<sub>SS</sub>)**

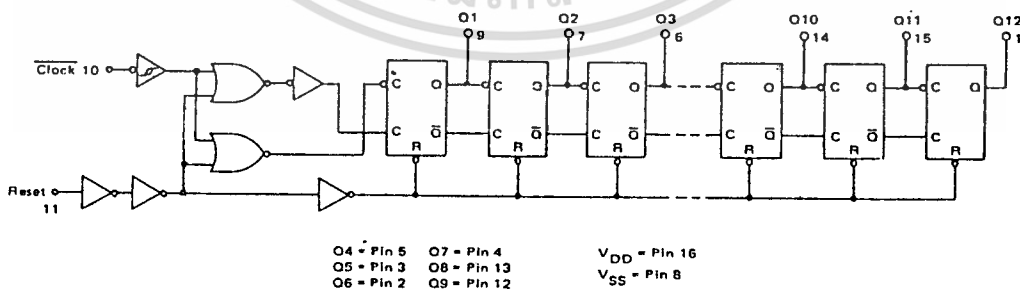
| Rating                                  | Symbol           | Value                         | Unit |
|---|------------------|-------------------------------|------|
| DC Supply Voltage                       | V <sub>DD</sub>  | -0.5 to +18                   | Vdc  |
| Input Voltage, All Inputs               | V <sub>in</sub>  | -0.5 to V <sub>DD</sub> + 0.5 | Vdc  |
| DC Current Drain per Pin                | I                | 10                            | mAdc |
| Operating Temperature Range - AL Device | T <sub>A</sub>   | -55 to +125                   | °C   |
| CL/CP Device                            |                  | -40 to +85                    |      |
| Storage Temperature Range               | T <sub>stg</sub> | -65 to +150                   | °C   |

**TRUTH TABLE**

| CLOCK | RESET | OUTPUT STATE          |
|-------|-------|-----------------------|
|       | 0     | No Change             |
|       | 0     | Advance to next state |
| X     | 1     | All Outputs are low   |

X = Don't Care

**LOGIC DIAGRAM**



# MC14040B

## ELECTRICAL CHARACTERISTICS

| Characteristic   | Symbol  | V <sub>DD</sub><br>V <sub>dc</sub>              | T <sub>low</sub> *                              |       | 25°C |  |       | T <sub>high</sub> * |       | Unit             |                  |                  |
|--|---|---|---|-------|------|--|-------|---------------------|-------|------------------|------------------|------------------|
|  |   |   | Min   | Max   | Min  | Typ  | Max   | Min                 | Max   |                  |                  |                  |
| Output Voltage<br>V <sub>in</sub> = V <sub>DD</sub> or 0   | "0" Level<br>V <sub>OL</sub>                        | 5.0   | -   | 0.05  | -    | 0  | 0.05  | -                   | 0.05  | V <sub>dc</sub>  |                  |                  |
|  |   | 10  | -   | 0.05  | -    | 0  | 0.05  | -                   | 0.05  |                  |                  |                  |
|  |   | 15  | -   | 0.05  | -    | 0  | 0.05  | -                   | 0.05  |                  |                  |                  |
|  | "1" Level<br>V <sub>in</sub> = 0 or V <sub>DD</sub> | V <sub>OH</sub>                                 | 5.0   | 4.95  | -    | 4.95   | 5.0   | -                   | 4.95  | -                | V <sub>dc</sub>  |                  |
|  |   |   | 10  | 9.95  | -    | 9.95   | 10    | -                   | 9.95  | -                |                  |                  |
|  |   |   | 15  | 14.95 | -    | 14.95  | 15    | -                   | 14.95 | -                |                  |                  |
| Input Voltage <sup>#</sup>   | "0" Level<br>V <sub>IL</sub>                        | (V <sub>O</sub> = 4.5 or 0.5 V <sub>dc</sub> )  | 5.0   | -     | 1.5  | -  | 2.25  | 1.5                 | -     | 1.5              | V <sub>dc</sub>  |                  |
|  |   | (V <sub>O</sub> = 9.0 or 1.0 V <sub>dc</sub> )  | 10  | -     | 3.0  | -  | 4.50  | 3.0                 | -     | 3.0              |                  |                  |
|  |   | (V <sub>O</sub> = 13.5 or 1.5 V <sub>dc</sub> ) | 15  | -     | 4.0  | -  | 6.75  | 4.0                 | -     | 4.0              |                  |                  |
|  | "1" Level<br>V <sub>IH</sub>                        | V <sub>IH</sub>                                 | (V <sub>O</sub> = 0.5 or 4.5 V <sub>dc</sub> )  | 5.0   | 3.5  | -  | 3.5   | 2.75                | -     | 3.5              | -                | V <sub>dc</sub>  |
|  |   |   | (V <sub>O</sub> = 1.0 or 9.0 V <sub>dc</sub> )  | 10    | 7.0  | -  | 7.0   | 5.50                | -     | 7.0              | -                |                  |
|  |   |   | (V <sub>O</sub> = 1.5 or 13.5 V <sub>dc</sub> ) | 15    | 11.0 | -  | 11.0  | 8.25                | -     | 11.0             | -                |                  |
| Output Drive Current (AL Device)   | Source<br>I <sub>OH</sub>                           | (V <sub>OH</sub> = 2.5 V <sub>dc</sub> )        | 5.0   | -1.2  | -    | -1.0   | -1.7  | -                   | -0.7  | -                | mA <sub>dc</sub> |                  |
|  |   | (V <sub>OH</sub> = 4.6 V <sub>dc</sub> )        | 5.0   | -0.25 | -    | -0.2   | -0.36 | -                   | -0.14 | -                |                  |                  |
|  |   | (V <sub>OH</sub> = 9.5 V <sub>dc</sub> )        | 10  | -0.62 | -    | -0.5   | -0.9  | -                   | -0.35 | -                |                  |                  |
|  | Sink<br>I <sub>OL</sub>                             | I <sub>OL</sub>                                 | (V <sub>OL</sub> = 0.4 V <sub>dc</sub> )        | 5.0   | 0.64 | -  | 0.51  | 0.88                | -     | 0.36             | -                | mA <sub>dc</sub> |
|  |   |   | (V <sub>OL</sub> = 0.5 V <sub>dc</sub> )        | 10    | 1.6  | -  | 1.3   | 2.25                | -     | 0.8              | -                |                  |
|  |   |   | (V <sub>OL</sub> = 1.5 V <sub>dc</sub> )        | 15    | 4.2  | -  | 3.4   | 8.8                 | -     | 2.4              | -                |                  |
| Output Drive Current (CL/CP Device)  | Source<br>I <sub>OH</sub>                           | (V <sub>OH</sub> = 2.5 V <sub>dc</sub> )        | 5.0   | -1.0  | -    | -0.8   | -1.7  | -                   | -0.6  | -                | mA <sub>dc</sub> |                  |
|  |   | (V <sub>OH</sub> = 4.6 V <sub>dc</sub> )        | 5.0   | -0.2  | -    | -0.16  | -0.36 | -                   | -0.12 | -                |                  |                  |
|  |   | (V <sub>OH</sub> = 9.5 V <sub>dc</sub> )        | 10  | -0.5  | -    | -0.4   | -0.9  | -                   | -0.3  | -                |                  |                  |
|  | Sink<br>I <sub>OL</sub>                             | I <sub>OL</sub>                                 | (V <sub>OL</sub> = 0.4 V <sub>dc</sub> )        | 5.0   | 0.52 | -  | 0.44  | 0.88                | -     | 0.36             | -                | mA <sub>dc</sub> |
|  |   |   | (V <sub>OL</sub> = 0.5 V <sub>dc</sub> )        | 10    | 1.3  | -  | 1.1   | 2.25                | -     | 0.9              | -                |                  |
|  |   |   | (V <sub>OL</sub> = 1.5 V <sub>dc</sub> )        | 15    | 3.6  | -  | 3.0   | 8.8                 | -     | 2.4              | -                |                  |
| Input Current (AL Device)  | I <sub>in</sub>                                     | 15  | -   | ±0.1  | -    | ±0.00001   | ±0.1  | -                   | ±1.0  | μA <sub>dc</sub> |                  |                  |
| Input Current (CL/CP Device)   | I <sub>in</sub>                                     | 15  | -   | ±0.3  | -    | ±0.00001   | ±0.3  | -                   | ±1.0  | μA <sub>dc</sub> |                  |                  |
| Input Capacitance<br>(V <sub>in</sub> = 0)   | C <sub>in</sub>                                     | -   | -   | -     | -    | 5.0  | 7.5   | -                   | -     | pF               |                  |                  |
| Quiescent Current (AL Device)<br>(Per Package)   | I <sub>DD</sub>                                     | 5.0   | -   | 5.0   | -    | 0.005  | 5.0   | -                   | 150   | μA <sub>dc</sub> |                  |                  |
|  |   | 10  | -   | 10    | -    | 0.010  | 10    | -                   | 300   |                  |                  |                  |
|  |   | 15  | -   | 20    | -    | 0.015  | 20    | -                   | 600   |                  |                  |                  |
| Quiescent Current (CL/CP Device)<br>(Per Package)  | I <sub>DD</sub>                                     | 5.0   | -   | 20    | -    | 0.005  | 20    | -                   | 150   | μA <sub>dc</sub> |                  |                  |
|  |   | 10  | -   | 40    | -    | 0.010  | 40    | -                   | 300   |                  |                  |                  |
|  |   | 15  | -   | 80    | -    | 0.015  | 80    | -                   | 600   |                  |                  |                  |
| Total Supply Current** I <sub>T</sub><br>(Dynamic plus Quiescent,<br>Per Package)<br>(C <sub>L</sub> = 50 pF on all outputs, all<br>buffers switching) | I <sub>T</sub>                                      | 5.0   | -   | -     | -    | I <sub>T</sub> = (0.42 μA/kHz) f + I <sub>DD</sub> | -     | -                   | -     | μA <sub>dc</sub> |                  |                  |
|  |   | 10  | -   | -     | -    | I <sub>T</sub> = (0.85 μA/kHz) f + I <sub>DD</sub> | -     | -                   | -     |                  |                  |                  |
|  |   | 15  | -   | -     | -    | I <sub>T</sub> = (1.43 μA/kHz) f + I <sub>DD</sub> | -     | -                   | -     |                  |                  |                  |

\*T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device.  
 T<sub>high</sub> = +125°C for AL Device, +85°C for CL/CP Device.  
<sup>#</sup>Noise immunity specified for worst-case input combination.  
 Noise Margin for both "1" and "0" level = 1.0 V<sub>dc</sub> min @ V<sub>DD</sub> = 5.0 V<sub>dc</sub>  
 2.0 V<sub>dc</sub> min @ V<sub>DD</sub> = 10 V<sub>dc</sub>  
 2.5 V<sub>dc</sub> min @ V<sub>DD</sub> = 15 V<sub>dc</sub>  
<sup>†</sup>To calculate total supply current at loads other than 50 pF:  
 I<sub>T</sub>(C<sub>L</sub>) = I<sub>T</sub>(50 pF) + 1 × 10<sup>-3</sup> (C<sub>L</sub> - 50) V<sub>DD</sub>f  
 where: I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in V<sub>dc</sub>, and f in kHz is  
 input frequency.  
 \*\*The formulas given are for the typical characteristics only at 25°C.

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V<sub>in</sub> and V<sub>out</sub> be constrained to the range V<sub>SS</sub> ≤ (V<sub>in</sub> or V<sub>out</sub>) ≤ V<sub>DD</sub>.  
 Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>).

# MC14040B

SWITCHING CHARACTERISTICS\* ( $C_L = 50 \text{ pF}$ ,  $T_A = 25^\circ\text{C}$ )

| Characteristic  | Symbol             | $V_{DD}$<br>$V_{dc}$ | Min               | Typ               | Max                | Unit |
|---|--------------------|----------------------|-------------------|-------------------|--------------------|------|
| Output Rise Time<br>$t_{TLH} = (3.0 \text{ ns/pF}) C_L + 30 \text{ ns}$<br>$t_{TLH} = (1.5 \text{ ns/pF}) C_L + 15 \text{ ns}$<br>$t_{TLH} = (1.1 \text{ ns/pF}) C_L + 10 \text{ ns}$   | $t_{TLH}$          | 5.0<br>10<br>15      | —<br>—<br>—       | 180<br>90<br>65   | 360<br>180<br>130  | ns   |
| Output Fall Time<br>$t_{THL} = (1.5 \text{ ns/pF}) C_L + 25 \text{ ns}$<br>$t_{THL} = (0.75 \text{ ns/pF}) C_L + 12.5 \text{ ns}$<br>$t_{THL} = (0.55 \text{ ns/pF}) C_L + 9.5 \text{ ns}$  | $t_{THL}$          | 5.0<br>10<br>15      | —<br>—<br>—       | 100<br>60<br>40   | 200<br>100<br>80   | ns   |
| Propagation Delay Time<br>Clock to Q1, Q2<br>$t_{PHL}, t_{PLH} = (1.7 \text{ ns/pF}) C_L + 315 \text{ ns}$<br>$t_{PHL}, t_{PLH} = (0.66 \text{ ns/pF}) C_L + 137 \text{ ns}$<br>$t_{PHL}, t_{PLH} = (0.5 \text{ ns/pF}) C_L + 95 \text{ ns}$<br>Clock to Q12<br>$t_{PHL}, t_{PLH} = (1.7 \text{ ns/pF}) C_L + 2415 \text{ ns}$<br>$t_{PHL}, t_{PLH} = (0.66 \text{ ns/pF}) C_L + 867 \text{ ns}$<br>$t_{PHL}, t_{PLH} = (0.5 \text{ ns/pF}) C_L + 475 \text{ ns}$ | $t_{PLH}, t_{PHL}$ | 5.0<br>10<br>15      | —<br>—<br>—       | 400<br>170<br>120 | 800<br>340<br>240  | ns   |
| Propagation Delay Time<br>Reset to $Q_n$<br>$t_{PHL} = (1.7 \text{ ns/pF}) C_L + 485 \text{ ns}$<br>$t_{PHL} = (0.66 \text{ ns/pF}) C_L + 182 \text{ ns}$<br>$t_{PHL} = (0.5 \text{ ns/pF}) C_L + 145 \text{ ns}$   | $t_{PHL}$          | 5.0<br>10<br>15      | —<br>—<br>—       | 570<br>215<br>170 | 1620<br>600<br>450 | ns   |
| Clock Pulse Width   | $t_{WH}$           | 5.0<br>10<br>15      | 385<br>150<br>115 | 140<br>65<br>38   | —<br>—<br>—        | ns   |
| Clock Pulse Frequency   | $f_{cl}$           | 5.0<br>10<br>15      | —<br>—<br>—       | 3.5<br>9.0<br>13  | 1.5<br>3.5<br>4.5  | MHz  |
| Clock Rise and Fall Time  | $t_{TLH}, t_{THL}$ | 5.0<br>10<br>15      | No Limit          |                   | —                  | ns   |
| Reset Pulse Width   | $t_{WH}$           | 5.0<br>10<br>15      | 900<br>360<br>270 | 120<br>120<br>80  | —<br>—<br>—        | ns   |

\*The formula given is for the typical characteristics only.

FIGURE 1 – POWER DISSIPATION TEST CIRCUIT AND WAVEFORM

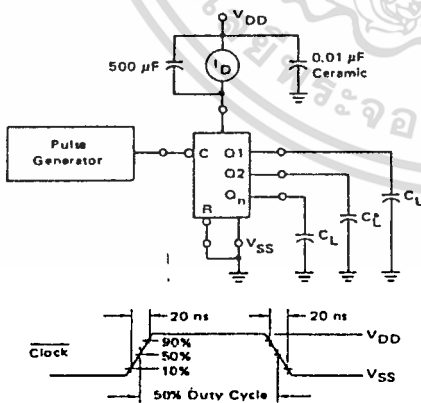
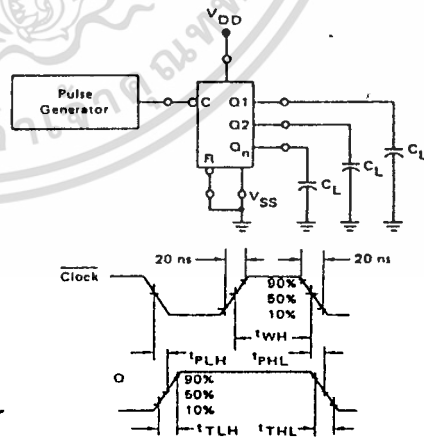


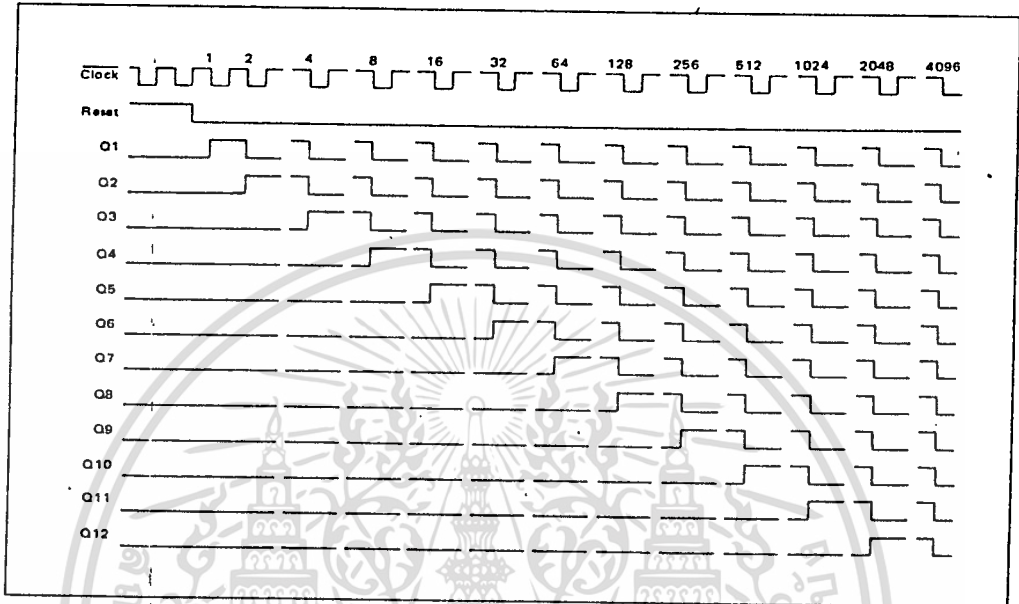
FIGURE 2 – SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC14040B

FIGURE 3 - TIMING DIAGRAM

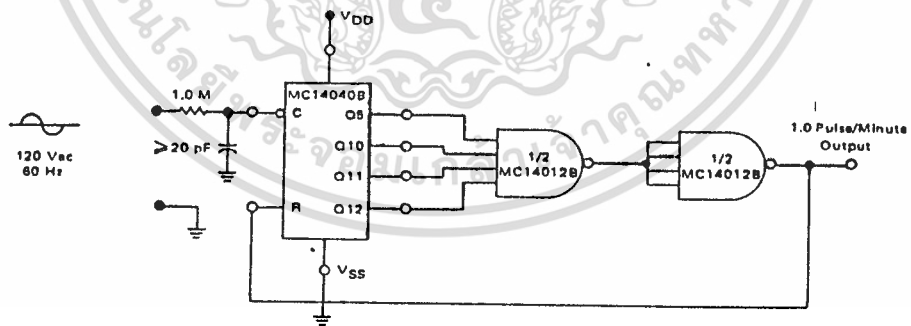


## APPLICATIONS INFORMATION

### TIME-BASE GENERATOR

A 60 Hz sinewave obtained through a 1.0 Megohm resistor connected directly to a standard 120 Vac power line is applied to the clock input of the MC14040B. By selecting outputs Q5, Q10, Q11, and Q12 division by

3600 is accomplished. The MC14012B decodes the counter outputs, produces a single output pulse, and resets the binary counter. The resulting output frequency is 1.0 pulse/minute.



Circuit diagrams utilizing Motorola products are included as a means of illustrating typical semiconductor applications; consequently, complete information sufficient for construction purposes is not necessarily given. The information has been carefully checked and

is believed to be entirely reliable. However, no responsibility is assumed for inaccuracies. Furthermore, such information does not convey to the purchaser of the semiconductor devices described any license under the patent rights of Motorola Inc. or others.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**UB-SUFFIX SERIES CMOS GATES**

The UB Series logic gates are constructed with P and N channel enhancement mode devices in a single monolithic structure (Complementary MOS). Their primary use is where low power dissipation and/or high noise immunity is desired. The UB set of CMOS gates are inverting non-buffered functions.

- Quiescent Current = 0.5 nA typ/pkg @ 5 Vdc
- Noise Immunity = 45% of VDD typ
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Linear and Oscillator Applications
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range.
- Double Diode Protection on All Inputs
- Pin-for-Pin Replacements for Corresponding CD4000 Series UB Suffix Devices
- Formerly Listed without UB Suffix

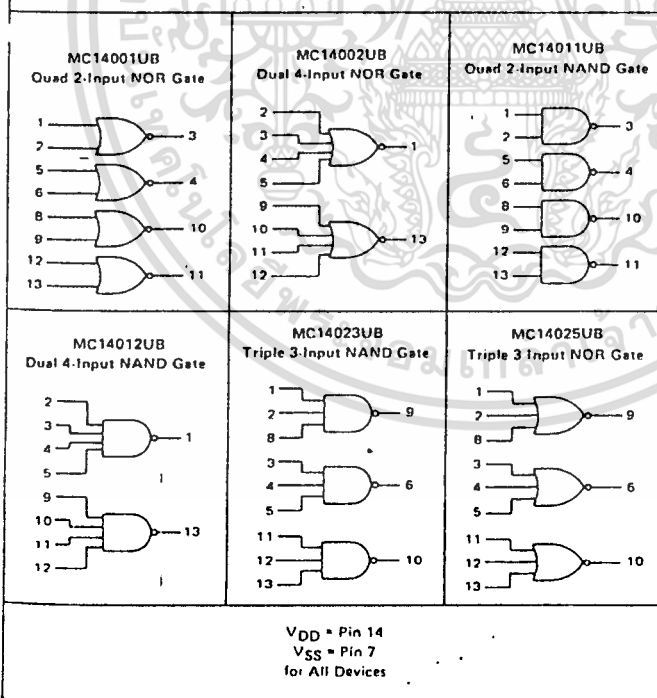
- MC14001UB**  
Quad 2-Input NOR Gate
- MC14002UB**  
Dual 4-Input NOR Gate
- MC14011UB**  
Quad 2-Input NAND Gate
- MC14012UB**  
Dual 4-Input NAND Gate
- MC14023UB**  
Triple 3-Input NAND Gate
- MC14025UB**  
Triple 3-Input NOR Gate

**CMOS SSI**

(LOW-POWER COMPLEMENTARY MOS)

**UB-SERIES GATES**

**LOGIC DIAGRAMS**

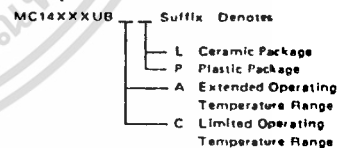


L SUFFIX  
CERAMIC PACKAGE  
CASE 632



P SUFFIX  
PLASTIC PACKAGE  
CASE 646

**ORDERING INFORMATION**



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that  $V_{in}$  and  $V_{out}$  be constrained to the range  $V_{SS} < (V_{in} \text{ or } V_{out}) < V_{DD}$ . Unused inputs must always be tied to an appropriate logic voltage level (e.g., either  $V_{SS}$  or  $V_{DD}$ ).

# CMOS UB-SERIES GATES

## MAXIMUM RATINGS (Voltages referenced to V<sub>SS</sub>)

| Rating                                     | Symbol           | Value                         | Unit             |
|--|------------------|-------------------------------|------------------|
| DC Supply Voltage                          | V <sub>DD</sub>  | -0.5 to +18                   | Vdc              |
| Input Voltage, All Inputs                  | V <sub>in</sub>  | -0.5 to V <sub>DD</sub> + 0.5 | Vdc              |
| DC Current Drain per Pin                   | I                | 10                            | mA <sub>dc</sub> |
| Operating Temperature Range – AL Device    | T <sub>A</sub>   | -55 to +125                   | °C               |
| Operating Temperature Range – CL/CP Device |                  | -40 to +85                    |                  |
| Storage Temperature Range                  | T <sub>stg</sub> | -65 to +150                   | °C               |

## ELECTRICAL CHARACTERISTICS

| Characteristic   | Symbol          | V <sub>DD</sub><br>Vdc | T <sub>low</sub> *                                   |      | 25°C  |          |      | T <sub>high</sub> * |      | Unit             |                  |
|--|-----------------|------------------------|--|------|-------|----------|------|---------------------|------|------------------|------------------|
|  |                 |                        | Min  | Max  | Min   | Typ      | Max  | Min                 | Max  |                  |                  |
| Output Voltage<br>V <sub>in</sub> = V <sub>DD</sub> or 0<br>"0" Level  | V <sub>OL</sub> | 5.0                    | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 | Vdc              |                  |
|  |                 | 10                     | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 |                  |                  |
|  |                 | 15                     | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 |                  |                  |
| V <sub>in</sub> = 0 or V <sub>DD</sub><br>"1" Level  | V <sub>OH</sub> | 5.0                    | 4.95   | -    | 4.95  | 5.0      | -    | 4.95                | -    | Vdc              |                  |
|  |                 | 10                     | 9.95   | -    | 9.95  | 10       | -    | 9.95                | -    |                  |                  |
|  |                 | 15                     | 14.95  | -    | 14.95 | 15       | -    | 14.95               | -    |                  |                  |
| Input Voltage <sup>#</sup><br>(V <sub>O</sub> = 4.5 Vdc)<br>(V <sub>O</sub> = 9.0 Vdc)<br>(V <sub>O</sub> = 13.5 Vdc)<br>"0" Level   | V <sub>IL</sub> | 5.0                    | -  | 1.0  | -     | 2.25     | 1.0  | -                   | 1.0  | Vdc              |                  |
|  |                 | 10                     | -  | 2.0  | -     | 4.50     | 2.0  | -                   | 2.0  |                  |                  |
|  |                 | 15                     | -  | 2.5  | -     | 6.75     | 2.5  | -                   | 2.5  |                  |                  |
|  | "1" Level       | V <sub>IH</sub>        | 5.0  | 4.0  | -     | 4.0      | 2.75 | -                   | 4.0  | -                | Vdc              |
|  |                 |                        | 10   | 8.0  | -     | 8.0      | 5.50 | -                   | 8.0  | -                |                  |
|  |                 |                        | 15   | 12.5 | -     | 12.5     | 8.25 | -                   | 12.5 | -                |                  |
| Output Drive Current (AL Device)<br>(V <sub>OH</sub> = 2.5 Vdc)<br>(V <sub>OH</sub> = 4.6 Vdc)<br>(V <sub>OH</sub> = 9.5 Vdc)<br>(V <sub>OH</sub> = 13.5 Vdc)<br>Source    | I <sub>OH</sub> | 5.0                    | -1.2   | -    | -1.0  | -1.7     | -    | -0.7                | -    | mA <sub>dc</sub> |                  |
|  |                 | 10                     | -0.25  | -    | -0.2  | -0.36    | -    | -0.14               | -    |                  |                  |
|  |                 | 15                     | -0.62  | -    | -0.5  | -0.9     | -    | -0.35               | -    |                  |                  |
|  | Sink            | I <sub>OL</sub>        | 5.0  | 0.64 | -     | 0.51     | 0.88 | -                   | 0.36 | -                | mA <sub>dc</sub> |
|  |                 |                        | 10   | 1.6  | -     | 1.3      | 2.25 | -                   | 0.9  | -                |                  |
|  |                 |                        | 15   | 4.2  | -     | 3.4      | 8.8  | -                   | 2.4  | -                |                  |
| Output Drive Current (CL/CP Device)<br>(V <sub>OH</sub> = 2.5 Vdc)<br>(V <sub>OH</sub> = 4.6 Vdc)<br>(V <sub>OH</sub> = 9.5 Vdc)<br>(V <sub>OH</sub> = 13.5 Vdc)<br>Source | I <sub>OH</sub> | 5.0                    | -1.0   | -    | -0.8  | -1.7     | -    | -0.6                | -    | mA <sub>dc</sub> |                  |
|  |                 | 10                     | -0.2   | -    | -0.16 | -0.36    | -    | -0.12               | -    |                  |                  |
|  |                 | 15                     | -0.5   | -    | -0.4  | -0.9     | -    | -0.3                | -    |                  |                  |
|  | Sink            | I <sub>OL</sub>        | 5.0  | 0.52 | -     | 0.44     | 0.88 | -                   | 0.36 | -                | mA <sub>dc</sub> |
|  |                 |                        | 10   | 1.3  | -     | 1.1      | 2.25 | -                   | 0.9  | -                |                  |
|  |                 |                        | 15   | 3.6  | -     | 3.0      | 8.8  | -                   | 2.4  | -                |                  |
| Input Current (AL Device)  | I <sub>in</sub> | 15                     | -  | ±0.1 | -     | ±0.00001 | ±0.1 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Current (CL/CP Device)   | I <sub>in</sub> | 15                     | -  | ±0.3 | -     | ±0.00001 | ±0.3 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Capacitance<br>(V <sub>in</sub> = 0)   | C <sub>in</sub> | -                      | -  | -    | -     | 5.0      | 7.5  | -                   | -    | pF               |                  |
| Quiescent Current (AL Device)<br>(Per Package)   | I <sub>DD</sub> | 5.0                    | -  | 0.25 | -     | 0.0005   | 0.25 | -                   | 7.5  | μA <sub>dc</sub> |                  |
|  |                 | 10                     | -  | 0.50 | -     | 0.0010   | 0.50 | -                   | 15.0 |                  |                  |
|  |                 | 15                     | -  | 1.00 | -     | 0.0015   | 1.00 | -                   | 30.0 |                  |                  |
| Quiescent Current (CL/CP Device)<br>(Per Package)  | I <sub>DD</sub> | 5.0                    | -  | 1.0  | -     | 0.0005   | 1.0  | -                   | 7.5  | μA <sub>dc</sub> |                  |
|  |                 | 10                     | -  | 2.0  | -     | 0.0010   | 2.0  | -                   | 15.0 |                  |                  |
|  |                 | 15                     | -  | 4.0  | -     | 0.0015   | 4.0  | -                   | 30.0 |                  |                  |
| Total Supply Current**†<br>(Dynamic plus Quiescent,<br>Per Gate, C <sub>L</sub> = 50 pF)   | I <sub>T</sub>  | 5.0                    | I <sub>T</sub> = (0.3 μA/kHz) f + I <sub>DD</sub> /N |      |       |          |      |                     |      | μA <sub>dc</sub> |                  |
|  |                 | 10                     | I <sub>T</sub> = (0.6 μA/kHz) f + I <sub>DD</sub> /N |      |       |          |      |                     |      |                  |                  |
|  |                 | 15                     | I <sub>T</sub> = (0.8 μA/kHz) f + I <sub>DD</sub> /N |      |       |          |      |                     |      |                  |                  |

\*T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device.  
T<sub>high</sub> = +125°C for AL Device, +85°C for CL/CP Device.

#Noise Immunity specified for worst case input combination.  
Noise Margin for both "1" and "0" level =  
0.5 Vdc min @ V<sub>DD</sub> = 5.0 Vdc  
1.0 Vdc min @ V<sub>DD</sub> = 10 Vdc  
1.0 Vdc min @ V<sub>DD</sub> = 15 Vdc

†To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + N \times 10^{-3}(C_L - 50) V_{DD} f$$

where: I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, f in kHz  
is input frequency and N is number of gates per package.

\*\*The formulas given are for the typical characteristics only at 25°C.

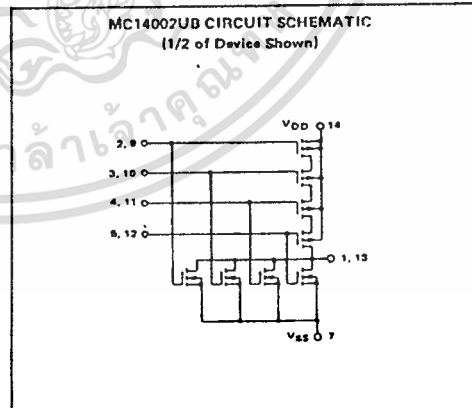
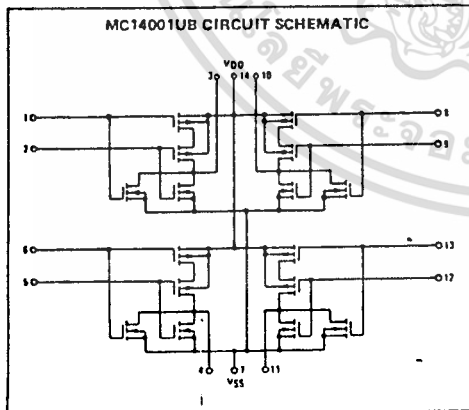
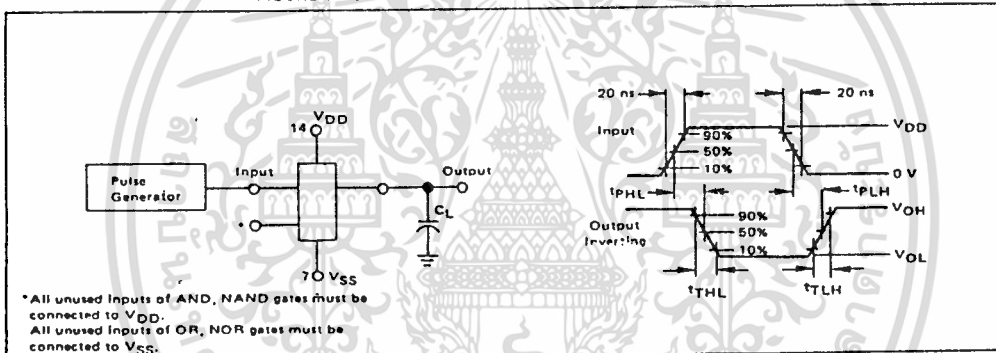
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# CMOS UB-SERIES GATES

SWITCHING CHARACTERISTICS\* ( $C_L = 50 \text{ pF}$ ,  $T_A = 25^\circ\text{C}$ )

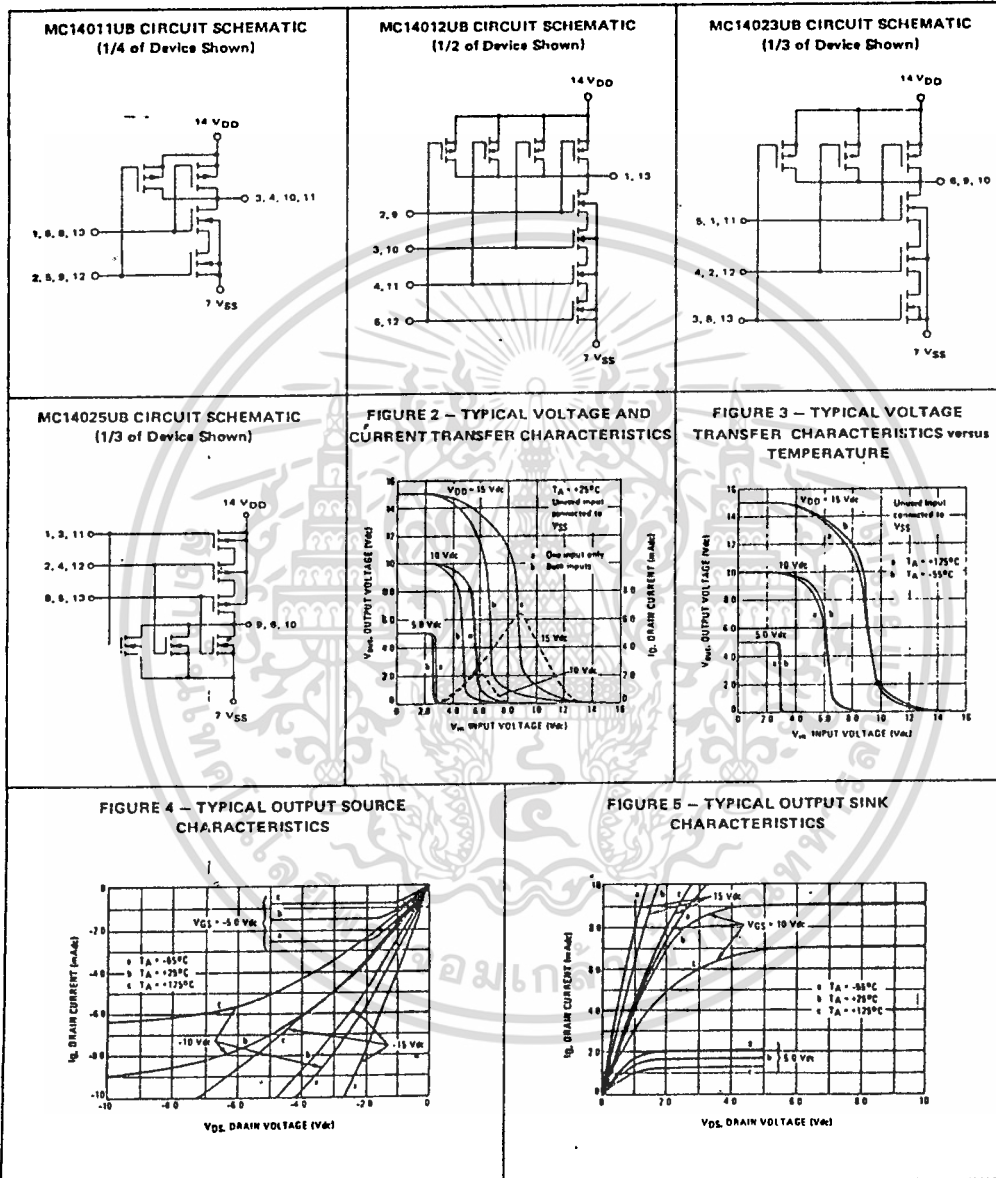
| Characteristic   | Symbol             | $V_{DD}$<br>$V_{dc}$ | Min            | Typ             | Max               | Unit |
|--|--------------------|----------------------|----------------|-----------------|-------------------|------|
| Output Rise Time<br>$t_{TLH} = (3.0 \text{ ns/pF}) C_L + 30 \text{ ns}$<br>$t_{TLH} = (1.5 \text{ ns/pF}) C_L + 15 \text{ ns}$<br>$t_{TLH} = (1.1 \text{ ns/pF}) C_L + 10 \text{ ns}$                                    | $t_{TLH}$          | 5.0<br>10<br>15      | --<br>--<br>-- | 180<br>90<br>65 | 360<br>180<br>130 | ns   |
| Output Fall Time<br>$t_{THL} = (1.5 \text{ ns/pF}) C_L + 25 \text{ ns}$<br>$t_{THL} = (0.75 \text{ ns/pF}) C_L + 12.5 \text{ ns}$<br>$t_{THL} = (0.55 \text{ ns/pF}) C_L + 9.5 \text{ ns}$                               | $t_{THL}$          | 5.0<br>10<br>15      | --<br>--<br>-- | 100<br>50<br>40 | 200<br>100<br>80  | ns   |
| Propagation Delay Time<br>$t_{PLH}, t_{PHL} = (1.7 \text{ ns/pF}) C_L + 30 \text{ ns}$<br>$t_{PLH}, t_{PHL} = (0.66 \text{ ns/pF}) C_L + 22 \text{ ns}$<br>$t_{PLH}, t_{PHL} = (0.50 \text{ ns/pF}) C_L + 15 \text{ ns}$ | $t_{PLH}, t_{PHL}$ | 5.0<br>10<br>15      | --<br>--<br>-- | 90<br>50<br>40  | 180<br>100<br>80  | ns   |

FIGURE 1 - SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# CMOS UB-SERIES GATES



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้แทน ไอซี 4:



**MC14518B**  
**MC14520B**

**DUAL UP COUNTERS**

The MC14518B dual BCD counter and the MC14520B dual binary counter are constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. Each consists of two identical, independent, internally synchronous 4-stage counters. The counter stages are type D flip-flops, with interchangeable Clock and Enable lines for incrementing on either the positive-going or negative-going transition as required when cascading multiple stages. Each counter can be cleared by applying a high level on the Reset line. In addition, the MC14518B will count out of all undefined states within two clock periods. These complementary MOS up counters find primary use in multi-stage synchronous or ripple counting applications requiring low power dissipation and/or high noise immunity.

- Quiescent Current = 5.0 nA/package typical @ 5 Vdc
- Noise Immunity = 45% of VDD typical
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Low Input Capacitance = 5.0 pF typical
- Internally Synchronous for High Internal and External Speeds
- Logic Edge-Clocked Design – Incremented on Positive Transition of Clock or Negative Transition on Enable
- 6.0 MHz Counting Rate
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range

**CMOS MSI**

(LOW-POWER COMPLEMENTARY MOS)

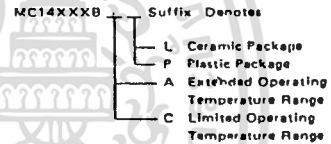
**DUAL BCD UP COUNTER**  
(MC14518B)  
**DUAL BINARY UP COUNTER**  
(MC14520B)



**L SUFFIX**  
CERAMIC PACKAGE  
CASE 620

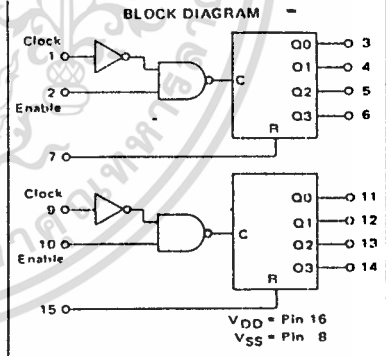
**P SUFFIX**  
PLASTIC PACKAGE  
CASE 648

**ORDERING INFORMATION**



**MAXIMUM RATINGS (Voltages referenced to VSS)**

| Rating  | Symbol | Value                     | Unit  |
|---|--------|---------------------------|-------|
| DC Supply Voltage                                       | VDD    | -0.5 to +18               | Vdc   |
| Input Voltage, All Inputs                               | Vin    | -0.5 to VDD + 0.5         | Vdc   |
| DC Current Drain per Pin                                | I      | 10                        | mA dc |
| Operating Temperature Range – AL Device<br>CL/CP Device | TA     | -55 to +125<br>-40 to +85 | °C    |
| Storage Temperature Range                               | Tstg   | -65 to +150               | °C    |



**TRUTH TABLE**

| CLOCK | ENABLE | RESET | ACTION            |
|-------|--------|-------|-------------------|
|       | 1      | 0     | Increment Counter |
| 0     |        | 0     | Increment Counter |
|       | X      | 0     | No Change         |
| X     |        | 0     | No Change         |
|       | 0      | 0     | No Change         |
| 1     |        | 0     | No Change         |
| X     | X      | 1     | Q0 thru Q3 = 0    |

X = Don't Care

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that Vin and Vout be constrained to the range VSS < (Vin or Vout) < VDD. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either VSS or VDD).

MC14518B • MC14520B

ELECTRICAL CHARACTERISTICS

| Characteristic   | Symbol                       | V <sub>DD</sub><br>Vdc | T <sub>low</sub> *   |      | 25°C  |          |      | T <sub>high</sub> * |      | Unit             |                  |
|--|------------------------------|------------------------|--|------|-------|----------|------|---------------------|------|------------------|------------------|
|  |                              |                        | Min  | Max  | Min   | Typ      | Max  | Min                 | Max  |                  |                  |
| Output Voltage<br>V <sub>in</sub> = V <sub>DD</sub> or 0<br><br>V <sub>in</sub> = 0 or V <sub>DD</sub>   | "0" Level<br>V <sub>OL</sub> | 5.0                    | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 | Vdc              |                  |
|  |                              | 10                     | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 |                  |                  |
|  |                              | 15                     | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 |                  |                  |
|  | "1" Level<br>V <sub>OH</sub> | 5.0                    | 4.95   | -    | 4.95  | 5.0      | -    | 4.95                | -    | Vdc              |                  |
|  |                              | 10                     | 9.95   | -    | 9.95  | 10       | -    | 9.95                | -    |                  |                  |
|  |                              | 15                     | 14.95  | -    | 14.95 | 15       | -    | 14.95               | -    |                  |                  |
| Input Voltage <sup>†</sup><br>(V <sub>O</sub> = 4.5 or 0.5 Vdc)<br>(V <sub>O</sub> = 9.0 or 1.0 Vdc)<br>(V <sub>O</sub> = 13.5 or 1.5 Vdc)<br><br>(V <sub>O</sub> = 0.5 or 4.5 Vdc)<br>(V <sub>O</sub> = 1.0 or 9.0 Vdc)<br>(V <sub>O</sub> = 1.5 or 13.5 Vdc) | "0" Level<br>V <sub>IL</sub> | 5.0                    | -  | 1.5  | -     | 2.25     | 1.5  | -                   | 1.5  | Vdc              |                  |
|  |                              | 10                     | -  | 3.0  | -     | 4.50     | 3.0  | -                   | 3.0  |                  |                  |
|  |                              | 15                     | -  | 4.0  | -     | 6.75     | 4.0  | -                   | 4.0  |                  |                  |
|  | "1" Level<br>V <sub>IH</sub> | 5.0                    | 3.5  | -    | 3.5   | 2.75     | -    | 3.5                 | -    | Vdc              |                  |
|  |                              | 10                     | 7.0  | -    | 7.0   | 5.50     | -    | 7.0                 | -    |                  |                  |
|  |                              | 15                     | 11.0   | -    | 11.0  | 8.25     | -    | 11.0                | -    |                  |                  |
| Output Drive Current (AL Device)<br><br>Source<br><br><br><br><br><br><br><br>Sink<br><br><br><br><br><br><br><br>Sink   | I <sub>OH</sub>              | 5.0                    | -1.2   | -    | -1.0  | -1.7     | -    | -0.7                | -    | mA <sub>dc</sub> |                  |
|  |                              | 5.0                    | -0.25  | -    | -0.2  | -0.36    | -    | -0.14               | -    |                  |                  |
|  |                              | 10                     | -0.62  | -    | -0.5  | -0.9     | -    | -0.35               | -    |                  |                  |
|  |                              | 10                     | -0.62  | -    | -0.5  | -0.9     | -    | -0.35               | -    |                  |                  |
|  |                              | 15                     | -1.8   | -    | -1.5  | -3.5     | -    | -1.1                | -    |                  |                  |
|  |                              | 15                     | -1.8   | -    | -1.5  | -3.5     | -    | -1.1                | -    |                  |                  |
|  | I <sub>OL</sub>              | 5.0                    | 0.64   | -    | 0.51  | 0.88     | -    | 0.36                | -    | mA <sub>dc</sub> |                  |
|  |                              | 10                     | 1.5  | -    | 1.3   | 2.25     | -    | 0.9                 | -    |                  |                  |
|  |                              | 10                     | 1.5  | -    | 1.3   | 2.25     | -    | 0.9                 | -    |                  |                  |
|  |                              | 15                     | 4.2  | -    | 3.4   | 8.8      | -    | 2.4                 | -    |                  |                  |
|  |                              | 15                     | 4.2  | -    | 3.4   | 8.8      | -    | 2.4                 | -    |                  |                  |
|  |                              | 15                     | 4.2  | -    | 3.4   | 8.8      | -    | 2.4                 | -    |                  |                  |
| Output Drive Current (CL/CP Device)<br><br>Source<br><br><br><br><br><br><br><br>Sink<br><br><br><br><br><br><br><br>Sink  | I <sub>OH</sub>              | 5.0                    | -1.0   | -    | -0.8  | -1.7     | -    | -0.6                | -    | mA <sub>dc</sub> |                  |
|  |                              | 5.0                    | -0.2   | -    | -0.16 | -0.36    | -    | -0.12               | -    |                  |                  |
|  |                              | 10                     | -0.5   | -    | -0.4  | -0.9     | -    | -0.3                | -    |                  |                  |
|  |                              | 10                     | -0.5   | -    | -0.4  | -0.9     | -    | -0.3                | -    |                  |                  |
|  |                              | 15                     | -1.4   | -    | -1.2  | -3.5     | -    | -1.0                | -    |                  |                  |
|  |                              | 15                     | -1.4   | -    | -1.2  | -3.5     | -    | -1.0                | -    |                  |                  |
|  | I <sub>OL</sub>              | 5.0                    | 0.52   | -    | 0.44  | 0.88     | -    | 0.36                | -    | mA <sub>dc</sub> |                  |
|  |                              | 10                     | 1.3  | -    | 1.1   | 2.25     | -    | 0.9                 | -    |                  |                  |
|  |                              | 10                     | 1.3  | -    | 1.1   | 2.25     | -    | 0.9                 | -    |                  |                  |
|  |                              | 15                     | 3.6  | -    | 3.0   | 8.8      | -    | 2.4                 | -    |                  |                  |
|  |                              | 15                     | 3.6  | -    | 3.0   | 8.8      | -    | 2.4                 | -    |                  |                  |
|  |                              | 15                     | 3.6  | -    | 3.0   | 8.8      | -    | 2.4                 | -    |                  |                  |
| Input Current (AL Device)  | I <sub>in</sub>              | 15                     | -  | ±0.1 | -     | ±0.00001 | ±0.1 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Current (CL/CP Device)   | I <sub>in</sub>              | 15                     | -  | ±0.3 | -     | ±0.00001 | ±0.3 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Capacitance<br>(V <sub>in</sub> = 0)   | C <sub>in</sub>              | -                      | -  | -    | -     | 5.0      | 7.5  | -                   | -    | pF               |                  |
| Quiescent Current (AL Device)<br>(Per Package)   | I <sub>DD</sub>              | 5.0                    | -  | 5.0  | -     | 0.005    | 5.0  | -                   | 150  | μA <sub>dc</sub> |                  |
|  |                              | 10                     | -  | 10   | -     | 0.010    | 10   | -                   | 300  |                  |                  |
|  |                              | 15                     | -  | 20   | -     | 0.015    | 20   | -                   | 600  |                  |                  |
| Quiescent Current (CL/CP Device)<br>(Per Package)  | I <sub>DD</sub>              | 5.0                    | -  | 20   | -     | 0.005    | 20   | -                   | 150  | μA <sub>dc</sub> |                  |
|  |                              | 10                     | -  | 40   | -     | 0.010    | 40   | -                   | 300  |                  |                  |
|  |                              | 15                     | -  | 80   | -     | 0.015    | 80   | -                   | 600  |                  |                  |
| Total Supply Current <sup>**†</sup><br>(Dynamic plus Quiescent,<br>Per Package)<br>(C <sub>L</sub> = 50 pF on all outputs, all<br>buffers switching)   | I <sub>T</sub>               | 5.0                    | I <sub>T</sub> = (0.6 μA/kHz) f + I <sub>DD</sub> <sup>†</sup> |      |       |          |      |                     |      |                  | μA <sub>dc</sub> |
|  |                              | 10                     | I <sub>T</sub> = (1.2 μA/kHz) f + I <sub>DD</sub> <sup>†</sup> |      |       |          |      |                     |      |                  |                  |
|  |                              | 15                     | I <sub>T</sub> = (1.7 μA/kHz) f + I <sub>DD</sub> <sup>†</sup> |      |       |          |      |                     |      |                  |                  |

\*T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device.

T<sub>high</sub> = +125°C for AL Device, +85°C for CL/CP Device.

†Noise immunity specified for worst-case input combination.

Noise Margin for both "1" and "0" level = 1.0 Vdc min @ V<sub>DD</sub> = 5.0 Vdc  
2.0 Vdc min @ V<sub>DD</sub> = 10 Vdc  
2.5 Vdc min @ V<sub>DD</sub> = 15 Vdc

†To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + 2 \times 10^{-3} (C_L - 50) V_{DD} f$$

where: I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, and f in kHz is input frequency.

\*\*The formulas given are for the typical characteristics only at 25°C.

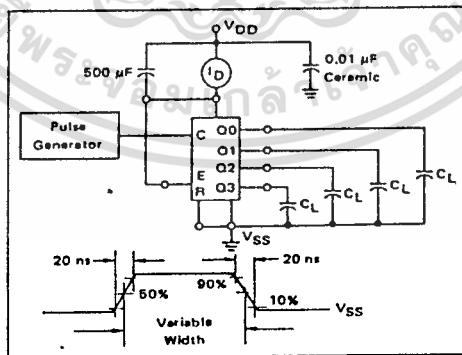
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14518B • MC14520B

SWITCHING CHARACTERISTICS\* (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C)

| Characteristic   | Symbol             | V <sub>DD</sub> | All Types         |                   |                   | Unit |
|--|--------------------|-----------------|-------------------|-------------------|-------------------|------|
|  |                    |                 | Min               | Typ               | Max               |      |
| Output Rise Time<br>$t_{TLH} = (3.0 \text{ ns/pF}) C_L + 30 \text{ ns}$<br>$t_{TLH} = (1.5 \text{ ns/pF}) C_L + 15 \text{ ns}$<br>$t_{TLH} = (1.1 \text{ ns/pF}) C_L + 10 \text{ ns}$  | $t_{TLH}$          | 5.0<br>10<br>15 | —<br>—<br>—       | 180<br>90<br>65   | 360<br>180<br>130 | ns   |
| Output Fall Time<br>$t_{THL} = (1.5 \text{ ns/pF}) C_L + 25 \text{ ns}$<br>$t_{THL} = (0.75 \text{ ns/pF}) C_L + 12.5 \text{ ns}$<br>$t_{THL} = (0.55 \text{ ns/pF}) C_L + 9.5 \text{ ns}$   | $t_{THL}$          | 5.0<br>10<br>15 | —<br>—<br>—       | 100<br>50<br>40   | 200<br>100<br>80  | ns   |
| Propagation Delay Time<br>Clock to Q/Enable to Q<br>$t_{PLH}, t_{PHL} = (1.7 \text{ ns/pF}) C_L + 215 \text{ ns}$<br>$t_{PLH}, t_{PHL} = (0.66 \text{ ns/pF}) C_L + 97 \text{ ns}$<br>$t_{PLH}, t_{PHL} = (0.5 \text{ ns/pF}) C_L + 75 \text{ ns}$<br>Reset to Q<br>$t_{PLH}, t_{PHL} = (1.7 \text{ ns/pF}) C_L + 265 \text{ ns}$<br>$t_{PLH}, t_{PHL} = (0.66 \text{ ns/pF}) C_L + 117 \text{ ns}$<br>$t_{PLH}, t_{PHL} = (0.66 \text{ ns/pF}) C_L + 95 \text{ ns}$ | $t_{PLH}, t_{PHL}$ | 5.0<br>10<br>15 | —<br>—<br>—       | 280<br>115<br>80  | 560<br>230<br>180 | ns   |
| Clock Pulse Width  | $t_{WH}, t_{WL}$   | 5.0<br>10<br>15 | 200<br>100<br>70  | 100<br>50<br>35   | —<br>—<br>—       | ns   |
| Clock Pulse Frequency  | $f_{cl}$           | 5.0<br>10<br>15 | —<br>—<br>—       | 2.5<br>6.0<br>8.0 | 1.5<br>3.0<br>4.0 | MHz  |
| Clock or Enable Rise and Fall Time   | $t_{THL}, t_{TLH}$ | 5.0<br>10<br>15 | —<br>—<br>—       | —<br>—<br>—       | 15<br>15<br>15    | µs   |
| Enable Pulse Width   | $t_{WH}(E)$        | 5.0<br>10<br>15 | 440<br>200<br>140 | 220<br>100<br>70  | —<br>—<br>—       | ns   |
| Reset Pulse Width  | $t_{WH}(R)$        | 5.0<br>10<br>15 | 250<br>110<br>80  | 125<br>55<br>40   | —<br>—<br>—       | ns   |

FIGURE 1 — POWER DISSIPATION TEST CIRCUIT AND WAVEFORM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14518B • MC14520B

FIGURE 2 – SWITCHING TIME TEST CIRCUIT AND WAVEFORMS

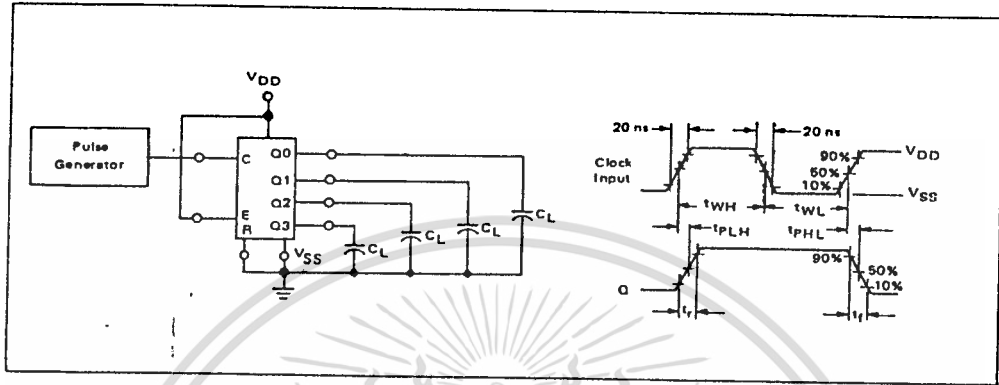
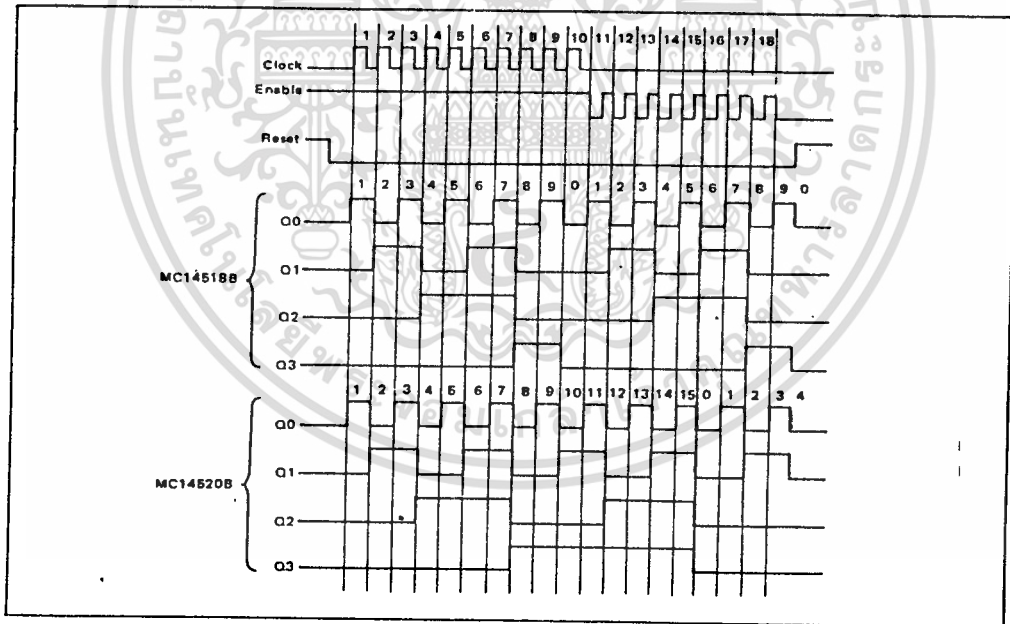


FIGURE 3 – TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14518B • MC14520B

FIGURE 4 – DECADE COUNTER (MC14518B) LOGIC DIAGRAM  
(1/2 OF DEVICE SHOWN)

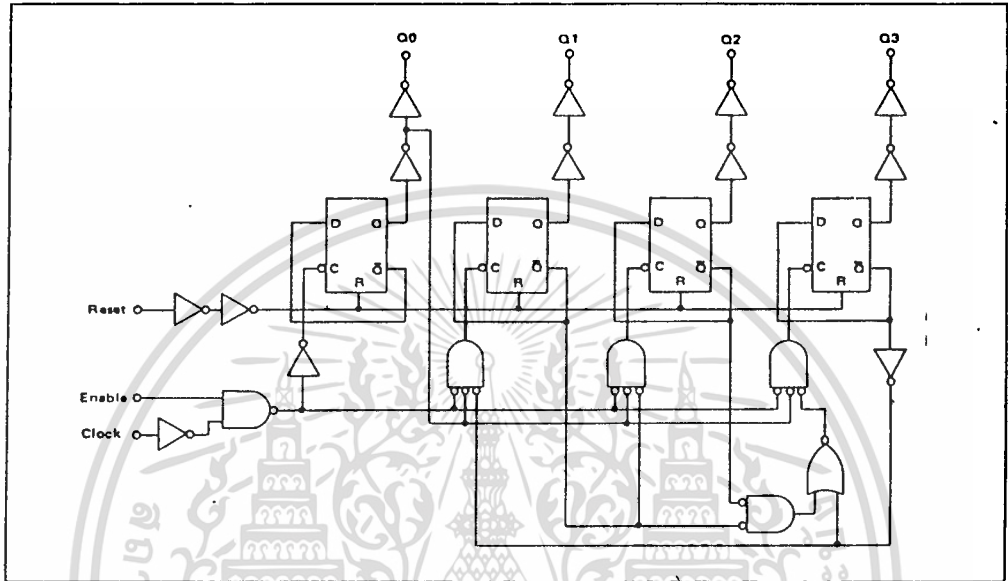
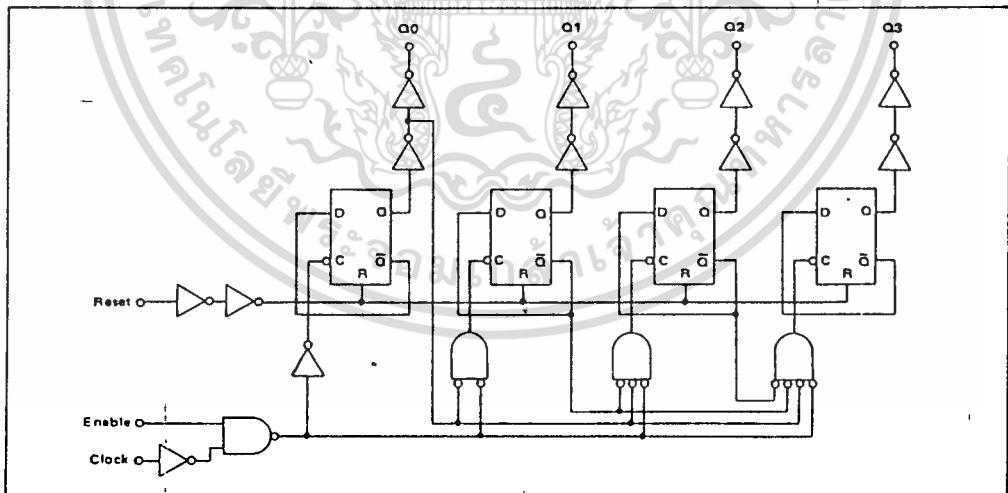


FIGURE 5 – BINARY COUNTER (MC14520B) LOGIC DIAGRAM  
(1/2 OF DEVICE SHOWN)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### CMOS SSI

#### QUAD EXCLUSIVE "OR" AND "NOR" GATES

The MC14070B quad exclusive OR gate and the MC14077B quad exclusive NOR gate are constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. These complementary MOS logic gates find primary use where low power dissipation and/or high noise immunity is desired.

- Quiescent Current = 0.5 nA typ/pkg @ 5 Vdc
- Noise Immunity = 45% of V<sub>DD</sub> typ
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- All Outputs Buffered
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range.
- Double Diode Protection on All Inputs
- MC14047B – Replacement for CD4030B, CD4070B, and MC14507 Types
- MC14077B – Replacement for CD4077B Type

#### MAXIMUM RATINGS (Voltages referenced to V<sub>SS</sub>)

| Rating                                  | Symbol           | Value                         | Unit |
|---|------------------|-------------------------------|------|
| DC Supply Voltage                       | V <sub>DD</sub>  | -0.5 to +18                   | Vdc  |
| Input Voltage, All Inputs               | V <sub>in</sub>  | -0.5 to V <sub>DD</sub> + 0.5 | Vdc  |
| DC Current Drain per Pin                | I                | 10                            | mAdc |
| Operating Temperature Range – AL Device | T <sub>A</sub>   | -55 to +125                   | °C   |
| CL/CP Device                            |                  | -40 to +85                    | °C   |
| Storage Temperature Range               | T <sub>stg</sub> | <math>\leq 10</math> to +150  | °C   |

FIGURE 1 – POWER DISSIPATION TEST CIRCUIT AND WAVEFORM

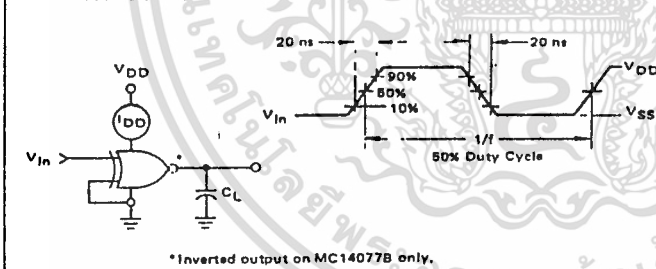
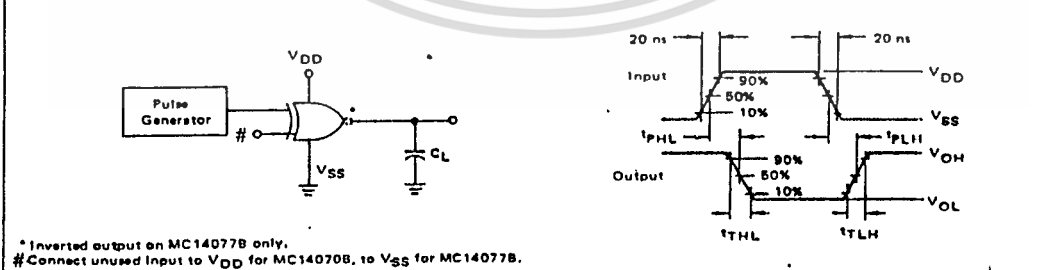


FIGURE 2 – SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



**MC14070B**  
QUAD EXCLUSIVE "OR" GATE

**MC14077B**  
QUAD EXCLUSIVE "NOR" GATE

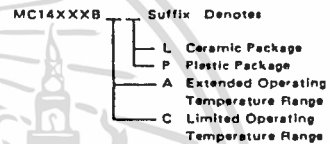


CASE 632  
L SUFFIX  
CERAMIC PACKAGE

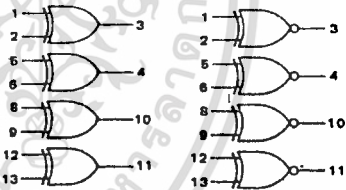


CASE 646  
P SUFFIX  
PLASTIC PACKAGE

#### ORDERING INFORMATION

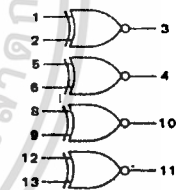


MC14070B  
Quad Exclusive OR  
Gate



V<sub>DD</sub> = Pin 14  
V<sub>SS</sub> = Pin 7  
(Both Devices)

MC14077B  
Quad Exclusive NOR  
Gate



MC14070B, MC14077B (continued)

ELECTRICAL CHARACTERISTICS

| Characteristic   | Symbol  | VDD<br>Vdc | Tlow*   |          | 25°C  |        |       | Thigh* |      | Unit             |                  |
|--|---|------------|---|----------|-------|--------|-------|--------|------|------------------|------------------|
|  |   |            | Min   | Max      | Min   | Typ    | Max   | Min    | Max  |                  |                  |
| Output Voltage<br>V <sub>OL</sub> V(O) or 0  | V <sub>OL</sub>                                   | 5.0        | -   | 0.05     | -     | 0      | 0.05  | -      | 0.05 | Vdc              |                  |
|  |   | 10         | -   | 0.05     | -     | 0      | 0.05  | -      | 0.05 |                  |                  |
|  |   | 15         | -   | 0.05     | -     | 0      | 0.05  | -      | 0.05 |                  |                  |
| V <sub>OH</sub> 0 or V(O)  | V <sub>OH</sub>                                   | 5.0        | 4.95  | -        | 4.95  | 5.0    | -     | 4.95   | -    | Vdc              |                  |
|  |   | 10         | 9.95  | -        | 9.95  | 10     | -     | 9.95   | -    |                  |                  |
|  |   | 15         | 14.95   | -        | 14.95 | 15     | -     | 14.95  | -    |                  |                  |
| Input Voltage†<br>(V <sub>I</sub> ) 4.5 or 0.5 Vdc<br>(V <sub>I</sub> ) 9.0 or 1.0 Vdc<br>(V <sub>I</sub> ) 13.5 or 1.5 Vdc  | V <sub>IL</sub>                                   | 5.0        | -   | 1.5      | -     | 2.25   | 1.5   | -      | 1.5  | Vdc              |                  |
|  |   | 10         | -   | 3.0      | -     | 4.50   | 3.0   | -      | 3.0  |                  |                  |
|  |   | 15         | -   | 4.0      | -     | 6.75   | 4.0   | -      | 4.0  |                  |                  |
|  | V <sub>IH</sub>                                   | 5.0        | 3.5   | -        | 3.5   | 2.75   | -     | 3.5    | -    | Vdc              |                  |
|  |   | 10         | 7.0   | -        | 7.0   | 5.50   | -     | 7.0    | -    |                  |                  |
|  |   | 15         | 11.0  | -        | 11.0  | 8.25   | -     | 11.0   | -    |                  |                  |
| Output Drive Current (AL Device)<br>Source<br>(V <sub>O</sub> ) 2.5 Vdc<br>(V <sub>O</sub> ) 4.6 Vdc<br>(V <sub>O</sub> ) 9.5 Vdc<br>(V <sub>O</sub> ) 13.5 Vdc<br>Sink<br>(V <sub>O</sub> ) 0.4 Vdc<br>(V <sub>O</sub> ) 0.5 Vdc<br>(V <sub>O</sub> ) 1.5 Vdc                               | I <sub>OH</sub>                                   | 5.0        | -3.0  | -        | -2.4  | -4.2   | -     | -1.7   | -    | mA <sub>dc</sub> |                  |
|  |   | 5.0        | -0.64   | -        | -0.51 | -0.88  | -     | -0.36  | -    |                  |                  |
|  |   | 10         | -1.6  | -        | -1.3  | -2.25  | -     | -0.9   | -    |                  |                  |
|  |   | 15         | -4.2  | -        | -3.4  | -8.8   | -     | -2.4   | -    |                  |                  |
|  | I <sub>OL</sub>                                   | 5.0        | 0.64  | -        | 0.51  | 0.88   | -     | 0.36   | -    | mA <sub>dc</sub> |                  |
|  |   | 10         | 1.6   | -        | 1.3   | 2.25   | -     | 0.9    | -    |                  |                  |
|  |   | 15         | 4.2   | -        | 3.4   | 8.8    | -     | 2.4    | -    |                  |                  |
|  |   | 5.0        | -2.5  | -        | -2.1  | -4.2   | -     | -1.7   | -    |                  | mA <sub>dc</sub> |
|  | 5.0   | -0.52      | -   | -0.44    | -0.88 | -      | -0.36 | -      |      |                  |                  |
|  | 10  | -1.3       | -   | -1.1     | -2.25 | -      | -0.9  | -      |      |                  |                  |
|  | 15  | -3.6       | -   | -3.0     | -8.8  | -      | -2.4  | -      |      |                  |                  |
|  | I <sub>OL</sub>                                   | 5.0        | 0.52  | -        | 0.44  | 0.88   | -     | 0.36   | -    | mA <sub>dc</sub> |                  |
| 10   |   | 1.3        | -   | 1.1      | 2.25  | -      | 0.9   | -      |      |                  |                  |
| 15   |   | 3.6        | -   | 3.0      | 8.8   | -      | 2.4   | -      |      |                  |                  |
| 5.0  |   | -          | -   | -        | 5.0   | 7.5    | -     | -      | nF   |                  |                  |
| 15   | -   | -          | -   | 10.00001 | ±0.1  | -      | ±1.0  |        |      |                  |                  |
| 15   | -   | -          | -   | 10.00001 | ±0.3  | -      | ±1.0  |        |      |                  |                  |
| Input capacitance<br>(V <sub>I</sub> ) 0   | C <sub>in</sub>                                   | -          | -   | -        | 5.0   | 7.5    | -     | -      | nF   |                  |                  |
| Quiescent Current (AL Device)<br>(per package)   | I <sub>DD</sub>                                   | 5.0        | -   | 0.25     | -     | 0.0005 | 0.25  | -      | 7.5  | μA <sub>dc</sub> |                  |
|  |   | 10         | -   | 0.50     | -     | 0.0010 | 0.50  | -      | 15   |                  |                  |
|  |   | 15         | -   | 1.00     | -     | 0.0015 | 1.00  | -      | 30   |                  |                  |
| Quiescent Current (CL/CP Device)<br>(per package)  | I <sub>DD</sub>                                   | 5.0        | -   | 1.0      | -     | 0.0005 | 1.0   | -      | 7.5  | μA <sub>dc</sub> |                  |
|  |   | 10         | -   | 2.0      | -     | 0.0010 | 2.0   | -      | 15   |                  |                  |
|  |   | 15         | -   | 4.0      | -     | 0.0015 | 4.0   | -      | 30   |                  |                  |
| Total Supply Current††<br>(AL/CL/CP Device)<br>(per package)<br>(C <sub>L</sub> = 50 pF on all outputs all<br>the time)  | I <sub>T</sub>                                    | 5.0        | I <sub>T</sub> = (0.3 μA/kHz) f + I <sub>DD</sub> |          |       |        |       |        |      |                  | μA <sub>dc</sub> |
| 10   | I <sub>T</sub> = (0.6 μA/kHz) f + I <sub>DD</sub> |            |   |          |       |        |       |        |      |                  |                  |
| 15   | I <sub>T</sub> = (0.9 μA/kHz) f + I <sub>DD</sub> |            |   |          |       |        |       |        |      |                  |                  |
| Output Rise and Fall Times**<br>(C <sub>L</sub> = 50 pF)<br>T <sub>RLH</sub> (t <sub>PL</sub> = 11.25 ns, pF) C <sub>L</sub> = 33 ns<br>T <sub>FLH</sub> (t <sub>PL</sub> = 10.62 ns, pF) C <sub>L</sub> = 20 ns<br>T <sub>RLH</sub> (t <sub>PL</sub> = 10.42 ns, pF) C <sub>L</sub> = 20 ns | T <sub>RLH</sub> ,<br>T <sub>FLH</sub>            | 5.0        | -   | -        | -     | 100    | 200   | -      | -    | ns               |                  |
|  |   | 10         | -   | -        | -     | 50     | 100   | -      | -    |                  |                  |
|  |   | 15         | -   | -        | -     | 40     | 80    | -      | -    |                  |                  |
|  |   | 5.0        | -   | -        | -     | 175    | 350   | -      | -    |                  | ns               |
| 10   | -   | -          | -   | 75       | 150   | -      | -     |        |      |                  |                  |
| 15   | -   | -          | -   | 50       | 100   | -      | -     |        |      |                  |                  |

\* T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device  
 \* T<sub>high</sub> = 125°C for AL Device, 85°C for CL/CP Device.  
 † All maximums specified for worst-case input combination.  
 †† V<sub>I</sub> = 0 Vdc for both "1" and "0" level - 1.0 Vdc min @ V<sub>DD</sub> = 5.0 Vdc  
 2.0 Vdc min @ V<sub>DD</sub> = 10 Vdc  
 2.5 Vdc min @ V<sub>DD</sub> = 15 Vdc  
 ††† Calculate total supply current at loads other than 50 pF  
 I<sub>T</sub> (μA) = I<sub>T</sub>(50 pF) + 1 × 10<sup>-3</sup> (C<sub>L</sub> - 50) V<sub>DD</sub><sup>2</sup>  
 where I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, and f in kHz is input frequency.  
 †††† All maximums given are for the typical characteristics only at 25°C.

This device contains circuitry to protect the output against damage due to high static voltages or electrostatic discharge. It is advised that normal precautions be taken to avoid accumulation of any static charge on the high impedance circuit. For proper operation it is recommended that V<sub>DD</sub> and V<sub>SS</sub> be terminated to the range V<sub>DD</sub> = 0V to V<sub>DD</sub> = 15V. Unused inputs must always be tied to an appropriate logic voltage level (e.g., V<sub>SS</sub> or V<sub>DD</sub>).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**MOTOROLA**

**MC14016B**

**QUAD ANALOG SWITCH/QUAD MULTIPLEXER**

The MC14016B quad bilateral switch is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. Each MC14016B consists of four independent switches capable of controlling either digital or analog signals. The quad bilateral switch is used in signal gating, chopper, modulator, demodulator and CMOS logic implementation.

- High On/Off Output Voltage Ratio – 65 dB Typical
- Quiescent Current = 0.5 nA/package typical @ 5 Vdc
- Low Crosstalk Between Switches – 80 dB typical @ 1.0 MHz
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Transmits Frequencies Up to 54 MHz @ 5 Vdc
- Linearized Transfer Characteristics
- Low Noise – 12nV/ $\sqrt{\text{Cycle}}$ ,  $f > 1$  kHz typical
- Pin-for-Pin Replacement for CD4016B, CD4066B

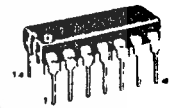
**CMOS SSI**

(LOW-POWER COMPLEMENTARY MOS)

**QUAD ANALOG SWITCH  
QUAD MULTIPLEXER**

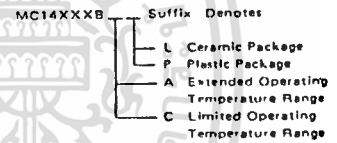


L SUFFIX  
CERAMIC PACKAGE  
CASE 632



P SUFFIX  
PLASTIC PACKAGE  
CASE 646

**ORDERING INFORMATION**

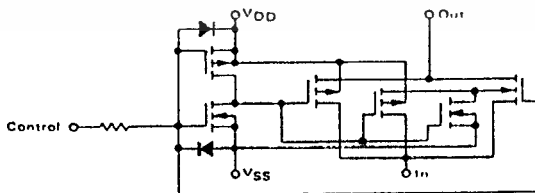


**MAXIMUM RATINGS (Voltages referent to  $V_{SS}$ )**

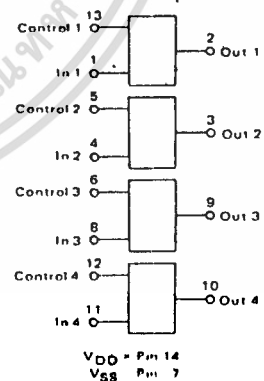
| Rating                                  | Symbol    | Value                  | Unit               |
|---|-----------|------------------------|--------------------|
| DC Supply Voltage                       | $V_{DD}$  | -0.5 to +18            | Vdc                |
| Input Voltage, All Inputs               | $V_{in}$  | -0.5 to $V_{DD} + 0.5$ | Vdc                |
| Through Current                         | I         | 10                     | mAdc               |
| Operating Temperature Range – AL Device | $T_A$     | -55 to +125            | $^{\circ}\text{C}$ |
| CL/CP Device                            |           | -40 to +85             | $^{\circ}\text{C}$ |
| Storage Temperature Range               | $T_{stg}$ | -65 to +150            | $^{\circ}\text{C}$ |

This device contains circuitry to protect the control inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit. A destructive high-current mode may occur if  $V_{in}$  and  $V_{out}$  is not constrained to the range  $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$ .

**CIRCUIT SCHEMATIC  
(1/4 OF DEVICE SHOWN)**



**BLOCK DIAGRAM**



MC14016B

ELECTRICAL CHARACTERISTICS

| Characteristics   | Figure | Symbol           | VDD<br>Vdc  | T <sub>low</sub> * |                 | 25°C |               |        | T <sub>high</sub> * |      | Unit |     |   |      |      |
|---|--------|------------------|---|--------------------|-----------------|------|---------------|--------|---------------------|------|------|-----|---|------|------|
|   |        |                  |   | Min                | Max             | Min  | Typ           | Max    | Min                 | Max  |      |     |   |      |      |
| Input Voltage#<br>Control Input   | 1      | V <sub>IL</sub>  | 5.0   | -                  | -               | -    | 1.5           | 0.9    | -                   | -    | Vdc  |     |   |      |      |
|   |        |                  | 10  | -                  | -               | -    | 1.5           | 0.9    | -                   | -    |      |     |   |      |      |
|   |        |                  | 15  | -                  | -               | -    | 1.5           | 0.9    | -                   | -    |      |     |   |      |      |
|   |        | V <sub>IH</sub>  | 5.0   | -                  | -               | 3.0  | 2.0           | -      | -                   | -    | Vdc  |     |   |      |      |
|   |        |                  | 10  | -                  | -               | 8.0  | 6.0           | -      | -                   | -    |      |     |   |      |      |
|   |        |                  | 15  | -                  | -               | 13   | 11            | -      | -                   | -    |      |     |   |      |      |
| Input Current (AL Device) Control   | -      | I <sub>in</sub>  | 15  | -                  | ±0.1            | -    | ±0.00001      | ±0.1   | -                   | ±1.0 | µAdc |     |   |      |      |
| Input Current (CL/CP Device) Control  | -      | I <sub>in</sub>  | 15  | -                  | ±0.3            | -    | ±0.00001      | ±0.3   | -                   | ±1.0 | µAdc |     |   |      |      |
| Input Capacitance   | -      | C <sub>in</sub>  | -   | -                  | -               | -    | 5.0           | -      | -                   | -    | pF   |     |   |      |      |
|   |        |                  |   |                    |                 |      | Control       | 5.0    | -                   | -    |      | -   |   |      |      |
|   |        |                  |   |                    |                 |      | Switch Input  | 5.0    | -                   | -    |      | -   |   |      |      |
|   |        |                  |   |                    |                 |      | Switch Output | 5.0    | -                   | -    |      | -   |   |      |      |
|   |        |                  |   |                    |                 |      | Feed Through  | 0.2    | -                   | -    |      | -   |   |      |      |
| Quiescent Current (AL Device)<br>(Per Package)  | 2,3    | I <sub>DD</sub>  | 5.0   | -                  | 0.25            | -    | 0.0005        | 0.25   | -                   | 7.5  | µAdc |     |   |      |      |
|   |        |                  | 10  | -                  | 0.50            | -    | 0.0010        | 0.50   | -                   | 15   |      |     |   |      |      |
|   |        |                  | 15  | -                  | 1.00            | -    | 0.0015        | 1.00   | -                   | 30   |      |     |   |      |      |
| Quiescent Current (CL/CP Device)<br>(Per Package)   | 2,3    | I <sub>DD</sub>  | 5.0   | -                  | 1.0             | -    | 0.0005        | 1.0    | -                   | 7.5  | µAdc |     |   |      |      |
|   |        |                  | 10  | -                  | 2.0             | -    | 0.0010        | 2.0    | -                   | 15   |      |     |   |      |      |
|   |        |                  | 15  | -                  | 4.0             | -    | 0.0015        | 4.0    | -                   | 30   |      |     |   |      |      |
| "ON" Resistance (AL Device)<br>(V <sub>C</sub> = V <sub>DD</sub> , R <sub>L</sub> = 10 kΩ)<br>(V <sub>in</sub> = +5.0 Vdc)<br>(V <sub>in</sub> = -5.0 Vdc) V <sub>SS</sub> = -5 Vdc<br>(V <sub>in</sub> = ±0.25 Vdc)<br>(V <sub>in</sub> = +7.5 Vdc)<br>(V <sub>in</sub> = -7.5 Vdc) V <sub>SS</sub> = -7.5 Vdc<br>(V <sub>in</sub> = ±0.25 Vdc)<br>(V <sub>in</sub> = +10 Vdc)<br>(V <sub>in</sub> = +0.25 Vdc) V <sub>SS</sub> = 0 Vdc<br>(V <sub>in</sub> = +5 Vdc)<br>(V <sub>in</sub> = +1 Vdc)<br>(V <sub>in</sub> = +0.25 Vdc) V <sub>SS</sub> = 0 Vdc<br>(V <sub>in</sub> = +9.3 Vdc) | 4,5,6  | R <sub>ON</sub>  | 5.0   | -                  | 600             | -    | 300           | 660    | -                   | 960  | Ohms |     |   |      |      |
|   |        |                  |   | -                  | 600             | -    | 300           | 660    | -                   | 960  |      |     |   |      |      |
|   |        |                  |   | -                  | 600             | -    | 280           | 660    | -                   | 960  |      |     |   |      |      |
|   |        |                  | 7.5   | -                  | 360             | -    | 240           | 400    | -                   | 600  |      |     |   |      |      |
|   |        |                  |   | -                  | 360             | -    | 240           | 400    | -                   | 600  |      |     |   |      |      |
|   |        |                  |   | -                  | 360             | -    | 180           | 400    | -                   | 600  |      |     |   |      |      |
|   |        |                  | 10  | -                  | 600             | -    | 260           | 660    | -                   | 960  |      |     |   |      |      |
|   |        |                  |   | -                  | 600             | -    | 310           | 660    | -                   | 960  |      |     |   |      |      |
|   |        |                  |   | -                  | 600             | -    | 310           | 660    | -                   | 960  |      |     |   |      |      |
|   |        |                  | 15  | -                  | 360             | -    | 260           | 400    | -                   | 600  |      |     |   |      |      |
|   |        |                  |   | -                  | 360             | -    | 260           | 400    | -                   | 600  |      |     |   |      |      |
|   |        |                  |   | -                  | 360             | -    | 300           | 400    | -                   | 600  |      |     |   |      |      |
|   |        |                  | "ON" Resistance (CL/CP Device)<br>(V <sub>C</sub> = V <sub>DD</sub> , R <sub>L</sub> = 10 kΩ)<br>(V <sub>in</sub> = +5.0 Vdc)<br>(V <sub>in</sub> = -5.0 Vdc) V <sub>SS</sub> = -5 Vdc<br>(V <sub>in</sub> = ±0.25 Vdc)<br>(V <sub>in</sub> = +7.5 Vdc)<br>(V <sub>in</sub> = -7.5 Vdc) V <sub>SS</sub> = -7.5 Vdc<br>(V <sub>in</sub> = ±0.25 Vdc)<br>(V <sub>in</sub> = +10 Vdc)<br>(V <sub>in</sub> = +0.25 Vdc) V <sub>SS</sub> = 0 Vdc<br>(V <sub>in</sub> = +5.6 Vdc)<br>(V <sub>in</sub> = +15 Vdc)<br>(V <sub>in</sub> = +0.25 Vdc) V <sub>SS</sub> = 0 Vdc<br>(V <sub>in</sub> = +9.3 Vdc) | 4,5,6              | R <sub>ON</sub> | 5.0  | -             | 610    | -                   | 300  |      | 660 | - | 840  | Ohms |
|   |        |                  |   |                    |                 |      | -             | 610    | -                   | 300  |      | 660 | - | 840  |      |
|   |        |                  |   |                    |                 |      | -             | 610    | -                   | 280  |      | 660 | - | 840  |      |
| 7.5   | -      | 370              |   |                    |                 | -    | 240           | 400    | -                   | 520  |      |     |   |      |      |
|   | -      | 370              |   |                    |                 | -    | 240           | 400    | -                   | 520  |      |     |   |      |      |
|   | -      | 370              |   |                    |                 | -    | 180           | 400    | -                   | 520  |      |     |   |      |      |
| 10  | -      | 610              |   |                    |                 | -    | 260           | 660    | -                   | 840  |      |     |   |      |      |
|   | -      | 610              |   |                    |                 | -    | 260           | 660    | -                   | 840  |      |     |   |      |      |
|   | -      | 610              |   |                    |                 | -    | 310           | 660    | -                   | 840  |      |     |   |      |      |
| 15  | -      | 370              |   |                    |                 | -    | 260           | 400    | -                   | 520  |      |     |   |      |      |
|   | -      | 370              |   |                    |                 | -    | 260           | 400    | -                   | 520  |      |     |   |      |      |
|   | -      | 370              |   |                    |                 | -    | 300           | 400    | -                   | 520  |      |     |   |      |      |
| Δ"ON" Resistance<br>Between any 2 circuits in a common<br>package<br>(V <sub>C</sub> = V <sub>DD</sub> )<br>(V <sub>in</sub> = ±5.0 Vdc) V <sub>SS</sub> = -5 Vdc<br>(V <sub>in</sub> = ±7.5 Vdc) V <sub>SS</sub> = -7.5 Vdc  | -      | ΔR <sub>ON</sub> |   |                    |                 | 5.0  | -             | -      | -                   | 15   | -    | -   | - | Ohms |      |
|   |        |                  |   |                    |                 |      | -             | -      | -                   | 10   | -    | -   | - |      |      |
|   |        |                  |   |                    |                 |      | -             | -      | -                   | -    | -    | -   | - |      |      |
| Input/Output Leakage Current (V <sub>C</sub> = V <sub>SS</sub> )<br>(V <sub>in</sub> = +7.5, V <sub>out</sub> = -7.5 Vdc)<br>(V <sub>in</sub> = -7.5, V <sub>out</sub> = +7.5 Vdc)  | -      | -                | 7.5   | -                  | ±0.100          | -    | ±0.0015       | ±0.100 | -                   | ±1.0 | µAdc |     |   |      |      |
|   |        |                  | 7.5   | -                  | ±0.100          | -    | ±0.0015       | ±0.100 | -                   | ±1.0 |      |     |   |      |      |

\*T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device.

T<sub>high</sub> = +125°C for AL Device, +85°C for CL/CP Device.

#Input Voltage Specified as the voltage required at the Control Input for a 10 µA current through the transmission gate with an input-to-output stress of V<sub>DD</sub>-V<sub>SS</sub> for V<sub>IL</sub> and V<sub>IH</sub>.

NOTE: All unused control inputs must be returned to V<sub>DD</sub> or V<sub>SS</sub> as appropriate for the circuit application.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC14016B

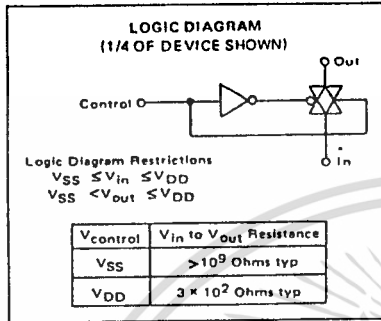
## SWITCHING CHARACTERISTICS\* (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C)

| Characteristic  | Figure | Symbol                                | V <sub>DD</sub><br>Vdc    | Min         | Typ             | Max         | Unit      |
|---|--------|---------------------------------------|---------------------------|-------------|-----------------|-------------|-----------|
| Propagation Delay Time (V <sub>SS</sub> = 0 Vdc)<br>V <sub>in</sub> to V <sub>out</sub><br>(V <sub>C</sub> = V <sub>DD</sub> , R <sub>L</sub> = 10 kΩ)  | 7      | <sup>1</sup> PLH,<br><sup>1</sup> PHL | 5.0                       | —           | 15              | 45          | ns        |
|   |        |                                       | 10                        | —           | 7.0             | 15          |           |
|   |        |                                       | 15                        | —           | 6.0             | 12          |           |
| Control to Output<br>(V <sub>in</sub> < 10 Vdc, R <sub>L</sub> = 1.0 kΩ)  | 8      | —                                     | 5.0                       | —           | 34              | 90          | ns        |
|   |        |                                       | 10                        | —           | 20              | 45          |           |
|   |        |                                       | 15                        | —           | 15              | 35          |           |
| Crosstalk, Control to Output (V <sub>SS</sub> = 0 Vdc)<br>(V <sub>C</sub> = V <sub>DD</sub> , R <sub>in</sub> = 1.0 kΩ, R <sub>out</sub> = 10 kΩ,<br>f = 1 kHz)   | 9      | —                                     | 5.0                       | —           | 30              | —           | mV        |
|   |        |                                       | 10                        | —           | 50              | —           |           |
|   |        |                                       | 15                        | —           | 100             | —           |           |
| Crosstalk between any two switches (V <sub>SS</sub> = 0 Vdc)<br>(R <sub>L</sub> = 1.0 kΩ, f = 1.0 MHz,<br>crosstalk = 20 log <sub>10</sub> $\frac{V_{out1}}{V_{out2}}$ )  | —      | —                                     | 5.0                       | —           | -80             | —           | dB        |
| Maximum Control Input Pulse Frequency (V <sub>SS</sub> = 0 Vdc)<br>(R <sub>L</sub> = 1.0 kΩ)  | —      | —                                     | 5.0<br>10<br>15           | —<br>—<br>— | 5.0<br>10<br>12 | —<br>—<br>— | MHz       |
| Noise Voltage (V <sub>SS</sub> = 0 Vdc)<br>(V <sub>C</sub> = V <sub>DD</sub> , f = 100 Hz)  | 10,11  | —                                     | 5.0                       | —           | 24              | —           | nV/√Cycle |
|   |        |                                       | 10                        | —           | 25              | —           |           |
|   |        |                                       | 15                        | —           | 30              | —           |           |
| (V <sub>C</sub> = V <sub>DD</sub> , f = 100 kHz)  | —      | —                                     | 5.0                       | —           | 12              | —           | —         |
|   |        |                                       | 10                        | —           | 12              | —           |           |
|   |        |                                       | 15                        | —           | 15              | —           |           |
| Sine Wave (Distortion) (V <sub>SS</sub> = -5 Vdc)<br>(V <sub>in</sub> = 1.77 Vdc RMS Centered @ 0.0 Vdc,<br>R <sub>L</sub> = 10 kΩ, f = 1.0 kHz)  | —      | —                                     | 5.0                       | —           | 0.16            | —           | %         |
| Insertion Loss (V <sub>C</sub> = V <sub>DD</sub> , V <sub>in</sub> = 1.77 Vdc, V <sub>SS</sub> = -5 Vdc,<br>RMS centered @ 0.0 Vdc, f = 1.0 MHz)<br>I <sub>loss</sub> = 20 log <sub>10</sub> $\frac{V_{out}}{V_{in}}$ | 12     | —                                     | 5.0                       | —           | —               | —           | dB        |
|   |        |                                       | (R <sub>L</sub> = 1.0 kΩ) | —           | 2.3             | —           |           |
|   |        |                                       | (R <sub>L</sub> = 10 kΩ)  | —           | 0.2             | —           |           |
|   |        |                                       | (R <sub>L</sub> = 100 kΩ) | —           | 0.1             | —           |           |
|   |        |                                       | (R <sub>L</sub> = 1.0 MΩ) | —           | 0.05            | —           |           |
| Bandwidth (-3 dB)<br>(V <sub>C</sub> = V <sub>DD</sub> , V <sub>in</sub> = 1.77 Vdc, V <sub>SS</sub> = -5 Vdc,<br>RMS centered @ 0.0 Vdc)   | 12,13  | BW                                    | 5.0                       | —           | —               | —           | MHz       |
|   |        |                                       | (R <sub>L</sub> = 1.0 kΩ) | —           | 54              | —           |           |
|   |        |                                       | (R <sub>L</sub> = 10 kΩ)  | —           | 40              | —           |           |
|   |        |                                       | (R <sub>L</sub> = 100 kΩ) | —           | 38              | —           |           |
|   |        |                                       | (R <sub>L</sub> = 1.0 MΩ) | —           | 37              | —           |           |
| Feedthrough (V <sub>SS</sub> = -5 Vdc)<br>(V <sub>C</sub> = V <sub>SS</sub> , 20 log <sub>10</sub> $\frac{V_{out}}{V_{in}}$ = -50 dB)   | —      | —                                     | 5.0                       | —           | —               | —           | kHz       |
|   |        |                                       | (R <sub>L</sub> = 1.0 kΩ) | —           | 1250            | —           |           |
|   |        |                                       | (R <sub>L</sub> = 10 kΩ)  | —           | 140             | —           |           |
|   |        |                                       | (R <sub>L</sub> = 100 kΩ) | —           | 18              | —           |           |
|   |        |                                       | (R <sub>L</sub> = 1.0 MΩ) | —           | 2.0             | —           |           |

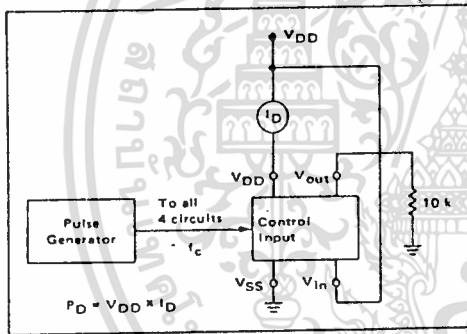
\* The formula is for the typical characteristics only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

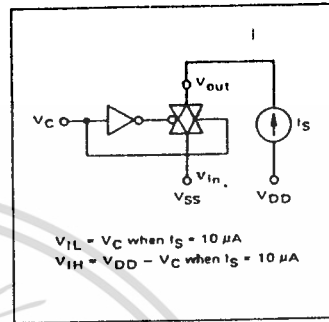
# MC14016B



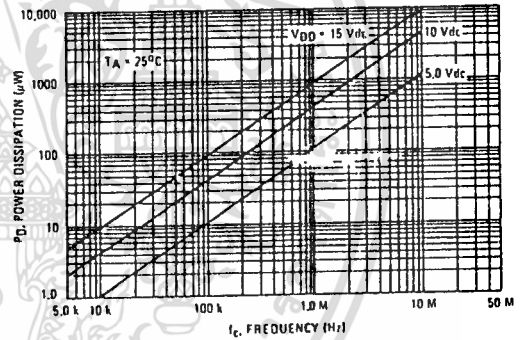
**FIGURE 2 – QUIESCENT POWER DISSIPATION TEST CIRCUIT**



**FIGURE 1 – INPUT VOLTAGE TEST CIRCUIT**

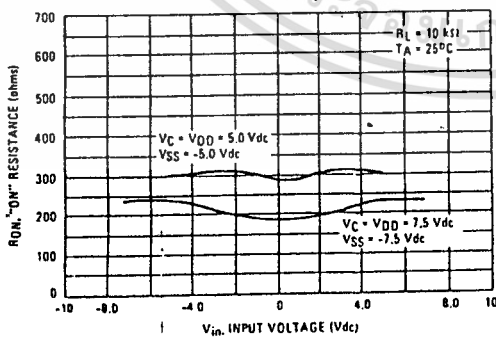


**FIGURE 3 – TYPICAL POWER DISSIPATION PER CIRCUIT  
(1/4 OF DEVICE SHOWN)**

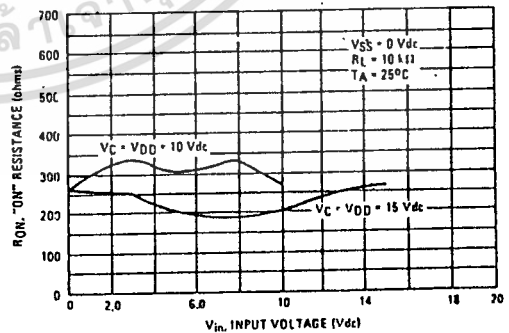


## TYPICAL RON versus INPUT VOLTAGE

**FIGURE 4 –  $V_{SS} = -5.0$  V AND  $-7.5$  V**



**FIGURE 5 –  $V_{SS} = 0$  V**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC14016B

FIGURE 6 -  $R_{ON}$  CHARACTERISTICS TEST CIRCUIT

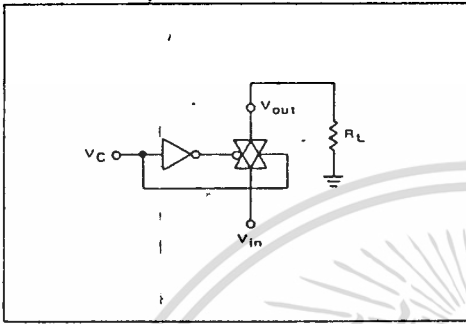


FIGURE 7 - PROPAGATION DELAY TEST CIRCUIT AND WAVEFORMS

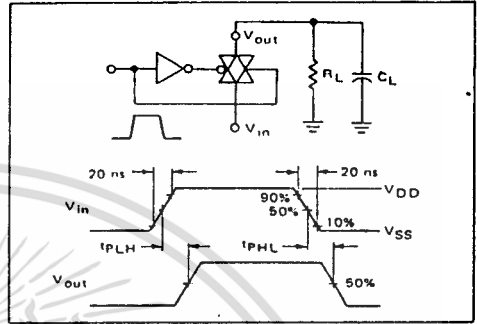


FIGURE 8 - TURN-ON DELAY TIME TEST CIRCUIT AND WAVEFORMS

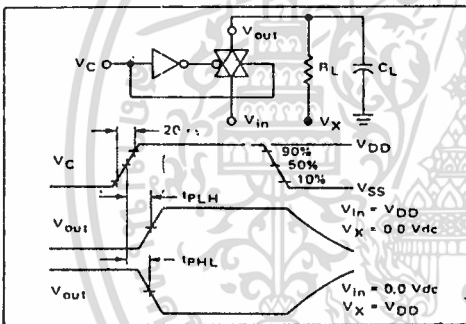


FIGURE 9 - CROSSTALK TEST CIRCUIT

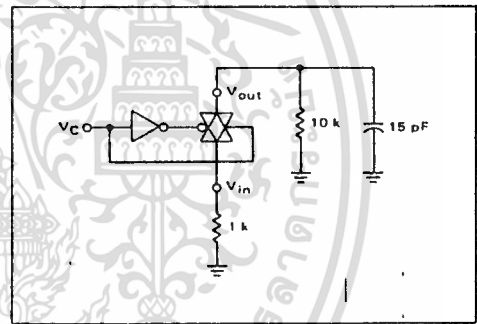


FIGURE 10 - NOISE VOLTAGE TEST CIRCUIT

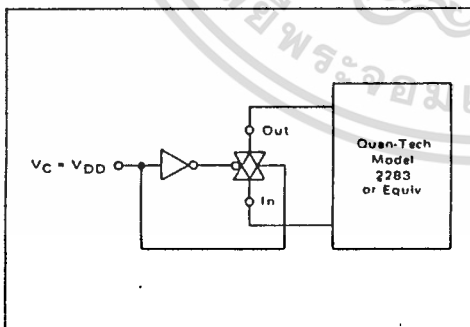
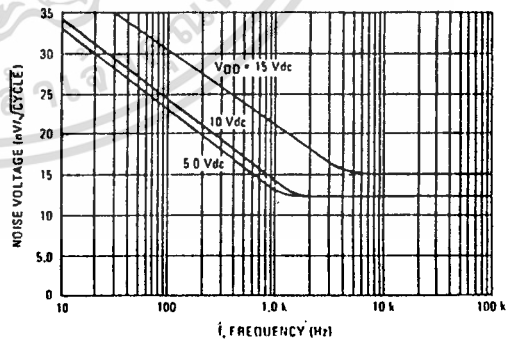


FIGURE 11 - TYPICAL NOISE CHARACTERISTICS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC14016B

FIGURE 12 – TYPICAL INSERTION LOSS/BANDWIDTH CHARACTERISTICS

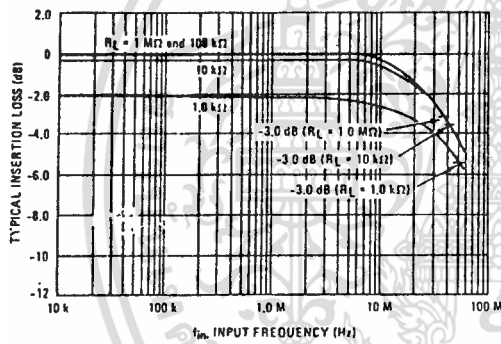
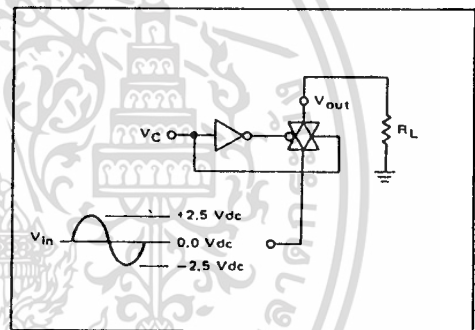


FIGURE 13 – FREQUENCY RESPONSE TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# MC14017B

## CMOS MSI

(LOW-POWER COMPLEMENTARY MOS)  
DECADE COUNTER/DIVIDER

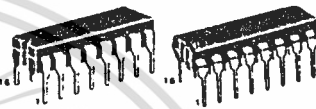
### DECADE COUNTER/DIVIDER

The MC14017B is a five-stage Johnson decade counter with built-in code converter. High-speed operation and spike free outputs are obtained by use of a Johnson decade counter design. The ten decoded outputs are normally low, and go high only at their appropriate decimal time period. The output changes occur on the positive going edge of the clock pulse. This part can be used in frequency division applications as well as decade counter or decimal decode display applications.

- Fully Static Operation
- DC Clock Input Circuit Allows Slow Rise Times
- Carry Out Output for Cascading
- 12 MHz (typical) Operation @  $V_{DD} = 10$  Vdc
- Divide-by-N Counting
- Quiescent Current = 5.0 nA/package Typical @ 5 Vdc
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4017B

### MAXIMUM RATINGS (Voltages referenced to $V_{SS}$ )

| Rating                      | Symbol       | Value                  | Unit        |
|-----------------------------|--------------|------------------------|-------------|
| DC Supply Voltage           | $V_{DD}$     | -0.5 to +18            | Vdc         |
| Input Voltage, All Pins     | $V_{in}$     | -0.5 to $V_{DD} + 0.5$ | Vdc         |
| DC Current Drain per Pin    | $I$          | 10                     | mAdc        |
| Operating Temperature Range | AL Device    | -55 to +125            | $^{\circ}C$ |
|                             | CL/CP Device | -40 to +85             | $^{\circ}C$ |
| Storage Temperature Range   | $T_{stg}$    | -65 to +150            | $^{\circ}C$ |



L SUFFIX CERAMIC PACKAGE CASE 620  
P SUFFIX PLASTIC PACKAGE CASE 648

### ORDERING INFORMATION

MC14XXXB Suffix Denotes

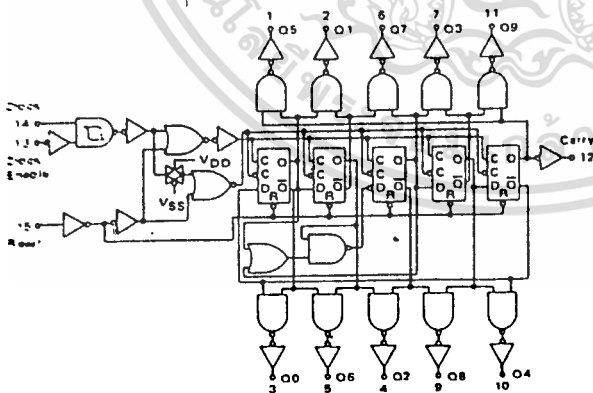
|   |                                      |
|---|--------------------------------------|
| L | Ceramic Package                      |
| P | Plastic Package                      |
| A | Extended Operating Temperature Range |
| C | Limited Operating Temperature Range  |

### FUNCTIONAL TRUTH TABLE (Positive Logic)

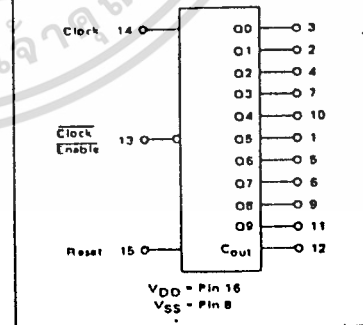
| CLOCK | CLOCK ENABLE | RESET | DECODE OUTPUT = n |
|-------|--------------|-------|-------------------|
| 0     | X            | 0     | n                 |
| X     | 1            | 0     | n                 |
| X     | X            | 1     | 00                |
| X     | 0            | 0     | n+1               |
| X     | X            | 0     | n                 |
| X     | X            | 0     | n                 |
| 1     | X            | 0     | n+1               |

X = Don't Care. If n < 5 Carry = "1", Otherwise = "0"

### LOGIC DIAGRAM



### BLOCK DIAGRAM



MC14017B

ELECTRICAL CHARACTERISTICS

| Characteristic   | Symbol          | VDD<br>Vdc      | T <sub>low</sub> *                                 |      | 25°C  |          |      | T <sub>high</sub> * |      | Unit             |                  |
|--|-----------------|-----------------|--|------|-------|----------|------|---------------------|------|------------------|------------------|
|  |                 |                 | Min  | Max  | Min   | Typ      | Max  | Min                 | Max  |                  |                  |
| Output Voltage<br>V <sub>in</sub> V <sub>DD</sub> or 0<br>"0" Level  | V <sub>OL</sub> | 5.0             | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 | Vdc              |                  |
|  |                 | 10              | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 |                  |                  |
|  |                 | 15              | -  | 0.05 | -     | 0        | 0.05 | -                   | 0.05 |                  |                  |
| V <sub>in</sub> 0 or V <sub>DD</sub><br>"1" Level  | V <sub>OH</sub> | 5.0             | 4.95   | -    | 4.95  | 5.0      | -    | 4.95                | -    | Vdc              |                  |
|  |                 | 10              | 9.95   | -    | 9.95  | 10       | -    | 9.95                | -    |                  |                  |
|  |                 | 15              | 14.95  | -    | 14.95 | 15       | -    | 14.95               | -    |                  |                  |
| Input Voltage#<br>(V <sub>O</sub> = 4.5 or 0.5 Vdc)<br>(V <sub>O</sub> = 9.0 or 1.0 Vdc)<br>(V <sub>O</sub> = 13.5 or 1.5 Vdc)<br>"0" Level                                | V <sub>IL</sub> | 5.0             | -  | 1.5  | -     | 2.25     | 1.5  | -                   | 1.5  | Vdc              |                  |
|  |                 | 10              | -  | 3.0  | -     | 4.50     | 3.0  | -                   | 3.0  |                  |                  |
|  |                 | 15              | -  | 4.0  | -     | 6.75     | 4.0  | -                   | 4.0  |                  |                  |
|  | "1" Level       | V <sub>IH</sub> | 5.0  | 3.5  | -     | 3.5      | 2.75 | -                   | 3.5  | -                | Vdc              |
|  |                 |                 | 10   | 7.0  | -     | 7.0      | 5.50 | -                   | 7.0  | -                |                  |
|  |                 |                 | 15   | 11.0 | -     | 11.0     | 8.25 | -                   | 11.0 | -                |                  |
| Output Drive Current (AL Device)<br>(V <sub>OH</sub> = 2.5 Vdc)<br>(V <sub>OH</sub> = 4.6 Vdc)<br>(V <sub>OH</sub> = 9.5 Vdc)<br>(V <sub>OH</sub> = 13.5 Vdc)<br>Source    | I <sub>OH</sub> | 5.0             | -1.2   | -    | -1.0  | -1.7     | -    | -0.7                | -    | mA <sub>dc</sub> |                  |
|  |                 | 10              | -0.25  | -    | -0.2  | -0.36    | -    | -0.14               | -    |                  |                  |
|  |                 | 15              | -0.62  | -    | -0.5  | -0.9     | -    | -0.35               | -    |                  |                  |
|  | Sink            | I <sub>OL</sub> | 5.0  | 0.64 | -     | 0.51     | 0.88 | -                   | 0.36 | -                | mA <sub>dc</sub> |
|  |                 |                 | 10   | 1.6  | -     | 1.3      | 2.25 | -                   | 0.9  | -                |                  |
|  |                 |                 | 15   | 4.2  | -     | 3.4      | 8.8  | -                   | 2.4  | -                |                  |
| Output Drive Current (CL/CP Device)<br>(V <sub>OH</sub> = 2.5 Vdc)<br>(V <sub>OH</sub> = 4.6 Vdc)<br>(V <sub>OH</sub> = 9.5 Vdc)<br>(V <sub>OH</sub> = 13.5 Vdc)<br>Source | I <sub>OH</sub> | 5.0             | -1.0   | -    | -0.8  | -1.7     | -    | -0.6                | -    | mA <sub>dc</sub> |                  |
|  |                 | 10              | -0.2   | -    | -0.16 | -0.36    | -    | -0.12               | -    |                  |                  |
|  |                 | 15              | -0.5   | -    | -0.4  | -0.9     | -    | -0.3                | -    |                  |                  |
|  | Sink            | I <sub>OL</sub> | 5.0  | 0.52 | -     | 0.44     | 0.88 | -                   | 0.36 | -                | mA <sub>dc</sub> |
|  |                 |                 | 10   | 1.3  | -     | 1.1      | 2.25 | -                   | 0.9  | -                |                  |
|  |                 |                 | 15   | 3.6  | -     | 3.0      | 8.8  | -                   | 2.4  | -                |                  |
| Input Current (AL Device)  | I <sub>in</sub> | 15              | -  | ±0.1 | -     | ±0.00001 | ±0.1 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Current (CL/CP Device)   | I <sub>in</sub> | 15              | -  | ±0.3 | -     | ±0.00001 | ±0.3 | -                   | ±1.0 | μA <sub>dc</sub> |                  |
| Input Capacitance<br>(V <sub>in</sub> = 0)   | C <sub>in</sub> | -               | -  | -    | -     | 5.0      | 7.5  | -                   | -    | pF               |                  |
| Quiescent Current (AL Device)<br>(Per Package)   | I <sub>DD</sub> | 5.0             | -  | 5.0  | -     | 0.005    | 5.0  | -                   | 150  | μA <sub>dc</sub> |                  |
|  |                 | 10              | -  | 10   | -     | 0.010    | 10   | -                   | 300  |                  |                  |
|  |                 | 15              | -  | 20   | -     | 0.015    | 20   | -                   | 600  |                  |                  |
| Quiescent Current (CL/CP Device)<br>(Per Package)  | I <sub>DD</sub> | 5.0             | -  | 20   | -     | 0.005    | 20   | -                   | 150  | μA <sub>dc</sub> |                  |
|  |                 | 10              | -  | 40   | -     | 0.010    | 40   | -                   | 300  |                  |                  |
|  |                 | 15              | -  | 80   | -     | 0.015    | 80   | -                   | 600  |                  |                  |
| Total Supply Current**†<br>(Dynamic plus Quiescent,<br>Per Package)<br>(C <sub>L</sub> = 50 pF on all outputs, all<br>buffers switching)                                   | I <sub>T</sub>  | 5.0             | I <sub>T</sub> = (0.27 μA/kHz) f + I <sub>DD</sub> |      |       |          |      |                     |      | μA <sub>dc</sub> |                  |
|  |                 | 10              | I <sub>T</sub> = (0.55 μA/kHz) f + I <sub>DD</sub> |      |       |          |      |                     |      |                  |                  |
|  |                 | 15              | I <sub>T</sub> = (0.83 μA/kHz) f + I <sub>DD</sub> |      |       |          |      |                     |      |                  |                  |

\*T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device.

T<sub>high</sub> = +125°C for AL Device, +85°C for CL/CP Device.

#Noise immunity specified for worst-case input combination.

Noise Margin for both "1" and "0" level = 1.0 Vdc min @ V<sub>DD</sub> = 5.0 Vdc  
2.0 Vdc min @ V<sub>DD</sub> = 10 Vdc  
2.5 Vdc min @ V<sub>DD</sub> = 15 Vdc

†To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + 1.1 \times 10^{-3} (C_L - 50) V_{DD} f$$

where: I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, and f in kHz is input frequency.

\*\*The formulas given are for the typical characteristics only at 25°C.

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it

is recommended that V<sub>in</sub> and V<sub>out</sub> be constrained to the range V<sub>SS</sub> < (V<sub>in</sub> or V<sub>out</sub>) < V<sub>DD</sub>. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>).

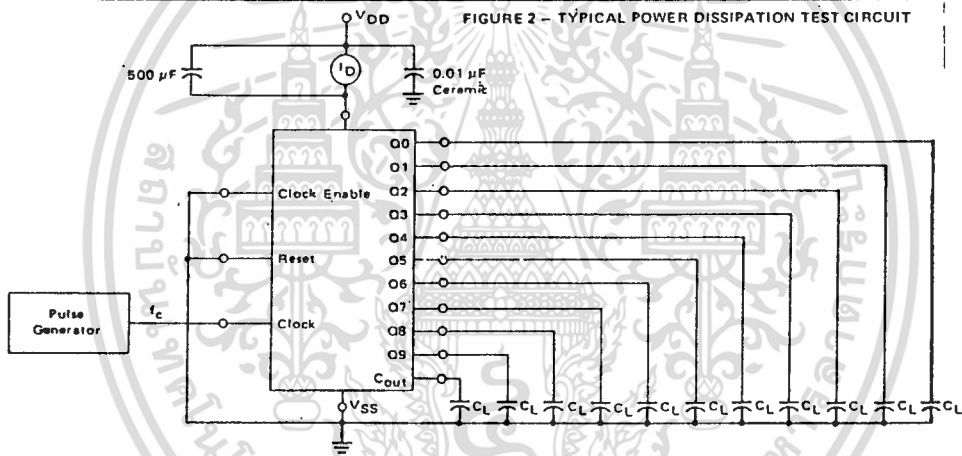
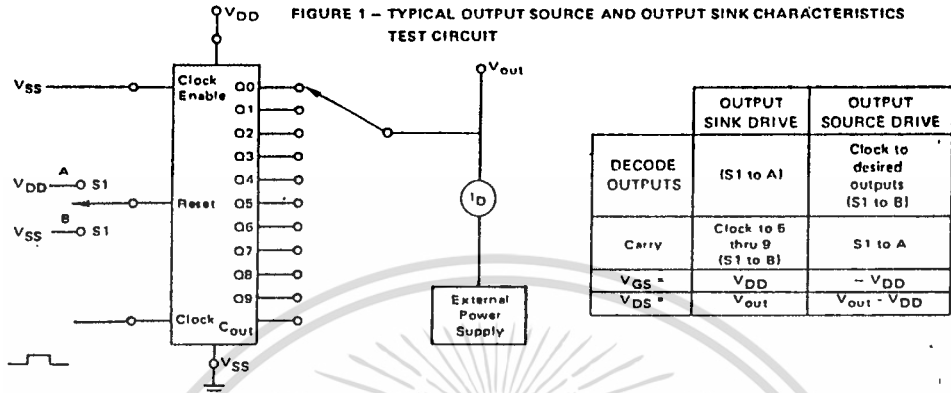
SWITCHING CHARACTERISTICS\* (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C)

| Characteristic  | Symbol                                 | V <sub>DD</sub><br>V <sub>dc</sub> | Min               | Typ               | Max                | Unit |
|---|--|------------------------------------|-------------------|-------------------|--------------------|------|
| Output Rise Time<br>t <sub>TLH</sub> = (3.0 ns/pF) C <sub>L</sub> + 30 ns<br>t <sub>TLH</sub> = (1.5 ns/pF) C <sub>L</sub> + 15 ns<br>t <sub>TLH</sub> = (1.1 ns/pF) C <sub>L</sub> + 10 ns   | t <sub>TLH</sub>                       | 5.0<br>10<br>15                    | —<br>—<br>—       | 180<br>90<br>65   | 360<br>180<br>130  | ns   |
| Output Fall Time<br>t <sub>THL</sub> = (1.5 ns/pF) C <sub>L</sub> + 25 ns<br>t <sub>THL</sub> = (0.75 ns/pF) C <sub>L</sub> + 12.5 ns<br>t <sub>THL</sub> = (0.55 ns/pF) C <sub>L</sub> + 12.5 ns   | t <sub>THL</sub>                       | 5.0<br>10<br>15                    | —<br>—<br>—       | 100<br>50<br>40   | 200<br>100<br>80   | ns   |
| Propagation Delay Time<br>Reset to Decade Output<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (1.7 ns/pF) C <sub>L</sub> + 415 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.66 ns/pF) C <sub>L</sub> + 197 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.5 ns/pF) C <sub>L</sub> + 150 ns    | t <sub>PLH</sub> ,<br>t <sub>PHL</sub> | 5.0<br>10<br>15                    | —<br>—<br>—       | 500<br>230<br>175 | 1000<br>460<br>350 | ns   |
| Propagation Delay Time<br>Clock to C <sub>out</sub><br>t <sub>PLH</sub> , t <sub>PHL</sub> = (1.7 ns/pF) C <sub>L</sub> + 315 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.66 ns/pF) C <sub>L</sub> + 142 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.5 ns/pF) C <sub>L</sub> + 100 ns | t <sub>PLH</sub> ,<br>t <sub>PHL</sub> | 5.0<br>10<br>15                    | —<br>—<br>—       | 400<br>175<br>125 | 800<br>350<br>250  | ns   |
| Propagation Delay Time<br>Clock to Decode Output<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (1.7 ns/pF) C <sub>L</sub> + 415 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.66 ns/pF) C <sub>L</sub> + 197 ns<br>t <sub>PLH</sub> , t <sub>PHL</sub> = (0.5 ns/pF) C <sub>L</sub> + 150 ns    | t <sub>PLH</sub> ,<br>t <sub>PHL</sub> | 5.0<br>10<br>15                    | —<br>—<br>—       | 500<br>230<br>175 | 1000<br>460<br>350 | ns   |
| Turn-Off Delay Time<br>Reset to C <sub>out</sub><br>t <sub>PLH</sub> = (1.7 ns/pF) C <sub>L</sub> + 315 ns<br>t <sub>PLH</sub> = (0.66 ns/pF) C <sub>L</sub> + 142 ns<br>t <sub>PLH</sub> = (0.5 ns/pF) C <sub>L</sub> + 100 ns   | t <sub>PLH</sub>                       | 5.0<br>10<br>15                    | —<br>—<br>—       | 400<br>175<br>125 | 800<br>350<br>250  | ns   |
| Clock Pulse Width   | t <sub>WH</sub>                        | 5.0<br>10<br>15                    | 250<br>100<br>75  | 125<br>50<br>35   | —<br>—<br>—        | ns   |
| Clock Frequency   | f <sub>cl</sub>                        | 5.0<br>10<br>15                    | —<br>—<br>—       | 5.0<br>12<br>16   | 2.0<br>5.0<br>6.7  | MHz  |
| Reset Pulse Width   | t <sub>WH</sub>                        | 5.0<br>10<br>15                    | 500<br>250<br>190 | 250<br>125<br>95  | —<br>—<br>—        | ns   |
| Reset Removal Time  | t <sub>rem</sub>                       | 5.0<br>10<br>15                    | 750<br>275<br>210 | 375<br>135<br>105 | —<br>—<br>—        | ns   |
| Clock Input Rise and Fall Time  | t <sub>TLH</sub> , t <sub>THL</sub>    | 5.0<br>10<br>15                    | No Limit          |                   |                    | —    |
| Clock Enable Setup Time   | t <sub>su</sub>                        | 5.0<br>10<br>15                    | 350<br>150<br>115 | 175<br>75<br>52   | —<br>—<br>—        | ns   |
| Clock Enable Removal Time   | t <sub>rem</sub>                       | 5.0<br>10<br>15                    | 420<br>200<br>140 | 260<br>100<br>70  | —<br>—<br>—        | ns   |

\* The formula given is for the typical characteristics only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

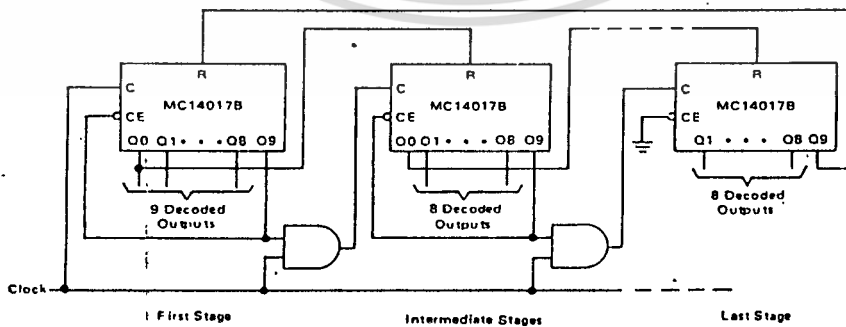
# MC14017B



## APPLICATIONS INFORMATION

Figure 3 shows a technique for extending the number of decoded output states for the MC14017B. Decoded outputs are sequential within each stage and from stage to stage, with no dead time (except propagation delay).

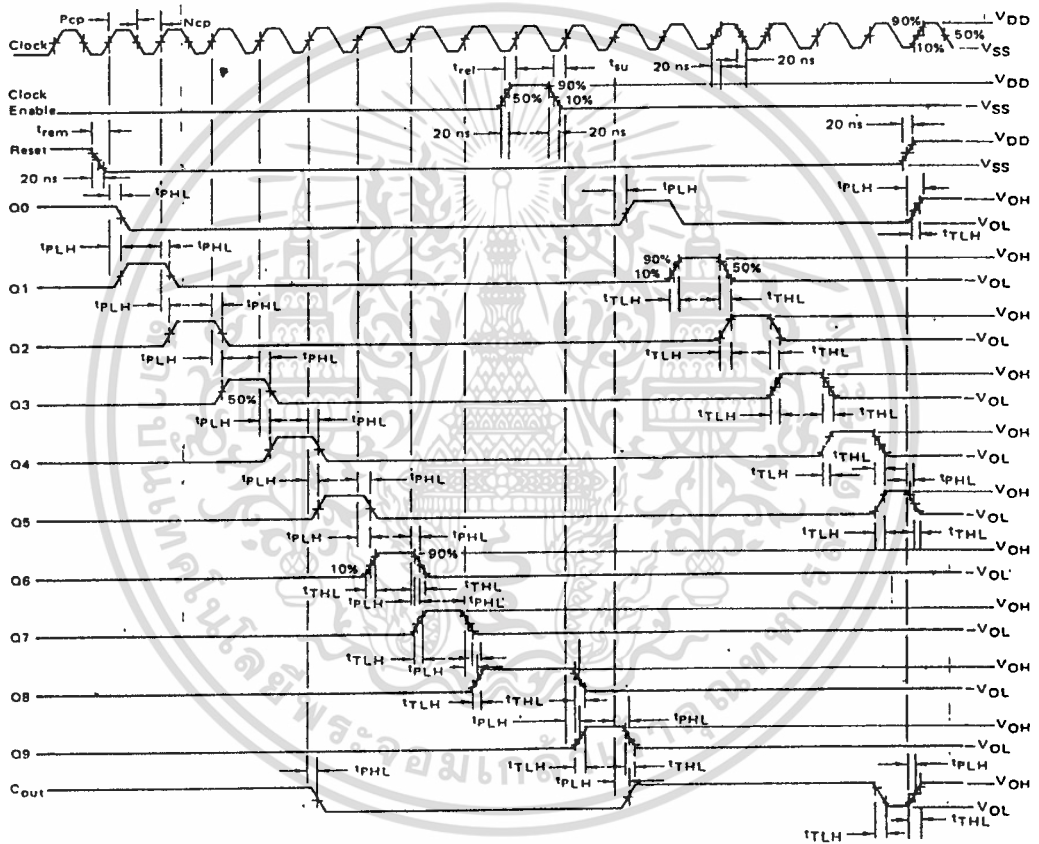
**FIGURE 3 – COUNTER EXPANSION**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC14017B

FIGURE 4 – AC MEASUREMENT DEFINITION AND FUNCTIONAL WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## หนังสืออ้างอิง

1. บริษัทอีเลคทรอนิคส์ เวิลด์, วารสารคอมพิวเตอร์ อีเลคทรอนิคส์ เวิลด์, ปีที่ 11, ฉบับที่ 105, กรุงเทพฯ 2530
2. บริษัท ซีเอ็ดยูเคชั่น จำกัด, วารสารเซมิคอนดักเตอร์ อีเลคทรอนิคส์, ฉบับที่ ๘4, กรุงเทพฯ 2531
3. สมศักดิ์ เตชะเดชะรุชนะ, " หลอดภาพโทรทัศน์ ", ทฤษฎีและปฏิบัติ โทรทัศน์สี ระบบ PAL ; 318 หน้า, ปี 2529
4. สุชาติ ถังวารจิตต์, " การมอดูเลท ", เครื่องรับส่งวิทยุ, 3๘6 หน้า, 2532.
5. บริษัทซีเอ็ดยูเคชั่น, คู่มือไอซี