ปีการศึกษา 2531

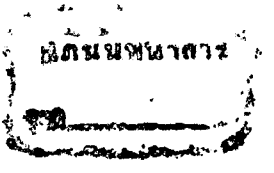
# เคิร์ปเกรเซอร์ อแดปเตอร์

โดย


| | | | |
|---|---|---|---|
| นาย ชัยยะ | กัลยาพงศักดิ์ | รหัส | 281061 |
| นาย พนไท | สายอรุณ | รหัส | 281178 |
| นาย วรพจน์ | กิรสุระเดช | รหัส | 281195 |
| นาย ศรายุทธ์ | ศศิวิมลรัตนา | รหัส | 281237 |


อาจารย์ ที่ปรึกษา

อ. นลผดุง ผดุงกุล



ปริญญานิพนธ์ ปีการศึกษา 2531

ภาควิชา อิเลคทรอนิคส์

คณะ วิศวกรรมศาสตร์

สถาบันเทคโนโลยี พระจอมเกล้า ลาดกระบัง

เรื่อง เคิร์ฟเทรเซอร์ อแดปเตอร์


ผู้จัดทำ

นาย ชัยยะ กัลยาพงศักดิ์ รหัส 281061

นาย มนไท สายอรุณ รหัส 281178

นาย วรพจน์ กีรสุระเดช รหัส 281195

นาย ศรายุทธ์ ศศิวิมลรัตนา รหัส 281237


.....อาจารย์ที่ปรึกษา

( อ. พลผดุง ผดุงกุล )


023237

# เครื่องเคิร์ฟเทรเซอร์แดปเตอร์

นาย ชัยยะ กัลยาพงศักดิ์ รหัส 281061
นาย มนไท สายอรุณ รหัส 281178
นาย วรพจน์ กีรสุระเดช รหัส 281195
นาย ศรายุทธ์ ศศิวิมลรัตนา รหัส 281237

อาจารย์ที่ปรึกษา
อ. พลผดุง ผดุงกุล
ปีการศึกษา 2531

บทคัดย่อ

เครื่องเคิร์ฟเทรเซอร์(Curve Tracer) เป็นเครื่องมือที่ใช้ในการแสดงกราฟคุณสมบัติ(Characteristic curve)ของอุปกรณ์สารกึ่งตัวนำต่างๆ หลักการทำงานของเครื่องเคิร์ฟเทรเซอร์อาศัยการสแกน(scan)แรงดันไฟเลี้ยง ที่ให้แก่อุปกรณ์ที่จะวัดคุณสมบัติ โดยใช้สัญญาณจากไฟกระแสสลับ(จาก AC line)แบบเต็มคลื่น และเปลี่ยนแปลงแรงดันอินพุท(input) ของอุปกรณ์ที่จะวัดซึ่งเป็นสัญญาณขั้นบันได สัญญาณที่ได้จากการวัดจะนำไปแสดงผลเป็นกราฟ สำหรับในโครงงานนี้ จะแสดงผลโดยตรงออกเครื่องออสซิโลสโคป(Oscilloscope) ในโหมดเอ็กซ์วาย(X-Y mode) แล้วแปลงสัญญาณที่วัดได้ให้เป็นสัญญาณทางดิจิตอล(Digital) แล้วเก็บลงหน่วยความจำชั่วคราว(RAM) เพื่อแสดงผลออกจอมอนิเตอร์(Monitor)

สำหรับปีการศึกษานี้ ได้ทำการศึกษาหลักการทำงานของเครื่องที่ใช้ไฟสลับ นอกจากนี้ในภาคดิจิตอล ได้ทำการปรับปรุงวงจรจากเดิม ทำให้ลดจำนวนอุปกรณ์ลง และได้ทำการปรับปรุงประสิทธิภาพการทำงานของเครื่อง โดยการขยายขนาดกำลังของการวัด ทั้งแรงดันและกระแส เพื่อให้สามารถวัดอุปกรณ์สารกึ่งตัวนำที่ทนกำลังสูงได้

# CURVE TRACER ADAPTER

Mr. CHAIYA KANYAPONGSAK

Mr. MONTI SAI-ARUN

Mr. WORAPOJ KREESURADEJ

Mr. SARAYUT SASIWIMONRATTANA

Mr. POLPADUNG PADUNGKUL

ADVISOR

1988

ABSTRACT

CURVE TRACER IS AN INSTRUMENT TO SHOW THE OPERATING CHARACTERISTIC CURVE OF SEMICONDUCTER DEVICES. BY VARYING VOLTAGE TO SUPPLY CIRCUIT WHICH TEST THE DEVICE'S CHARACTERISTIC. AND VARYING THE CIRCUIT'S INPUT SIGNAL. THE SIGNAL CURVE CAN BE OBTAINED BY EACH POINTS ON THE CIRCUIT , UP TO MEASUREMENT MODE. THE THESIS INCLUDE DISPLAYING CHARACTERISTIC CURVE ON MONITOR SCREEN. USING A/D TO CONVERT CHARACTERISTIC CURVE TO DIGITAL AND STORE TO RAM. THEN SHOW TO THE SCREEN. PROJECT DEVELOPMENT IS TO IMPROVE THE CURVE TRACE TO BE HANDY USING, MORE EFFICIENCY, AND TO DO THE MOST ACCURACY CURVE ON MONITOR SCREEN.

สารบัญ


| | | |
|---|---|---|
| บทที่ 1 | บทนำ | หน้า 1 |
| บทที่ 2 | หลักการทำงานของเครื่องเคิร์ปเทรเซอร์ | หน้า 2 |
| บทที่ 3 | โครงสร้างและการทำงานส่วนสร้างสัญญาณ | หน้า 4 |
| บทที่ 4 | โครงสร้างและการทำงานส่วนวงจรขยายก้าถึง | หน้า 7 |
| บทที่ 5 | โครงสร้างและการทำงานส่วนสแกนเส้นโทดไกน์ | หน้า 11 |
| บทที่ 6 | โครงสร้างและการทำงานวงจรจ่ายไปเลี้ยง | หน้า 18 |
| บทที่ 7 | โครงสร้างและการทำงานส่วนถอดทอนสัญญาณ แปลงสัญญาณ และแสดงภาพ | หน้า 21 |
| บทที่ 8 | การนำไปใช้งาน และ คู่มือการใช้เครื่อง | หน้า 42 |
| บทที่ 9 | สรุปผลการทดลองและวิจารณ์ | หน้า 69 |
| หนังสืออ้างอิง | | หน้า 76 |

# สารบัญรูปและตาราง


| | | |
|---|---|---|
| รูปที่ 2.1 | แสดงผังการทำงานคร่าวๆของเครื่องเคิร์ปเทรเซอร์ | หน้า 3 |
| รูปที่ 3.1 | แสดงสัญญาณเต็มคลื่น | หน้า 4 |
| รูปที่ 3.2 | แสดงผังการสร้างสัญญาณขั้นบันได | หน้า 4 |
| รูปที่ 3.3 | แสดงวงจรสร้างสัญญาณขั้นบันได | หน้า 6 |
| รูปที่ 4.1ก | แสดงวงจรขยายไฟตรงชีกบวก | หน้า 8 |
| รูปที่ 4.1ข | แสดงวงจรขยายไฟตรงชีกลบ | หน้า 8 |
| รูปที่ 4.2 | แสดงวงจรขยายสัญญาณขั้นบันได | หน้า 9 |
| รูปที่ 5.1.1 | แสดงการไบอัสทรานซิสเตอร์ในการแสดงจุดปฏิบัติการ | หน้า 11 |
| รูปที่ 5.1.2 | แสดงการไบอัสทรานซิสเตอร์ในการสแกนเส้นโหลดไลน์ | หน้า 11 |
| รูปที่ 5.1.3 | แสดงการเคลื่อนที่ของจุดปฏิบัติการเมื่อเปลี่ยนค่าระดับไฟเลี้ยง | หน้า 12 |
| รูปที่ 5.1.4 | แสดงการเคลื่อนที่ของจุดปฏิบัติการเมื่อเปลี่ยนค่าระดับอินพุท | หน้า 12 |
| รูปที่ 5.1.5 | แสดงไดอะแกรมเวลาของสัญญาณที่ใช้ในการสแกนเส้นคุณสมบัติพร้อมโหลดไลน์ | หน้า 13 |
| รูปที่ 5.2.1 | แสดงวงจรสร้างสัญญาณซาเย่เวียเบริดจ์ | หน้า 14 |
| รูปที่ 5.2.2 | แสดงวงจรสร้างสัญญาณซาเย่และรวมสัญญาณ | หน้า 16 |
| รูปที่ 5.4 | แสดงวงจรจำกัดกระแส | หน้า 17 |
| รูปที่ 6.1 | แสดงวงจรสัญญาณไฟอินพุทของวงจรไฟเลี้ยงขั้นบันได กับขยายกำลังขั้นบันได | หน้า 18 |
| รูปที่ 6.2 | แสดงวงจรจ่ายไฟเลี้ยงวงจรสร้างสัญญาณขั้นบันได | หน้า 18 |
| รูปที่ 6.3 | แสดงวงจรจ่ายไฟเลี้ยงวงจรขยายกำลังขั้นบันได | หน้า 19 |
| รูปที่ 6.4 | แสดงวงจรไฟเลี้ยงวงจรขยายกำลังไฟตรง | หน้า 19 |
| รูปที่ 6.5 | แสดงวงจรไฟเลี้ยงวงจรส่วนดิจิตอล | หน้า 20 |
| รูปที่ 6.6 | แสดงวงจรควบคุมรีเลย์ | หน้า 20 |
| รูปที่ 7.1.1 | แสดงผังการทำงานของวงจรลดทอนเฉพาะทางแกนเดียว | หน้า 21 |
| รูปที่ 7.1.2 | แสดงวงจรลดทอดที่ใช้งาน | หน้า 22 |
| รูปที่ 7.2.1.1 | แสดงผังการแสดงการต่อและหน้าที่การทำงานของเอ-ทู-ดี | หน้า 23 |
| รูปที่ 7.2.1.2 | แสดงผังการทำงานของเอ-ทู-ดี | หน้า 25 |
| รูปที่ 7.2.1.3 | แสดงแผนภูมิเวลาโหมดการอ่านขา 7 เป็นระดับต่ำ | หน้า 26 |
| รูปที่ 7.2.1.4ก | แสดงแผนภูมิเวลาเมื่อขา 7 เป็นระดับสูงและ Trd < T2 | หน้า 26 |
| รูปที่ 7.2.1.4ข | แสดงแผนภูมิเวลาเมื่อขา 7 เป็นระดับสูงและ Trd > T2 | หน้า 26 |

**รูปที่ 7.2.1.4ค แสดงแผนภูมิเวลาเมื่อขา 7 เป็นระดับสูง และเป็นการทำงานตามลำพัง** **หน้า 27**

รูปที่ 7.2.1.5 แสดงผังเวลาของสัญญาณ เอ-บู-ดี หน้า 28

รูปที่ 7.2.2.1 แสดงบัสของวงจรเก็บข้อมูลเข้าสู่หน่วยความจำ หน้า 28

รูปที่ 7.2.2.2 แสดงวงจรเก็บข้อมูลเข้าสู่แรม หน้า 29ก

รูปที่ 7.2.3.1 แสดงผังการทำงานของวงจรควบคุม หน้า 30

รูปที่ 7.2.3.2 แสดงผังเวลาของสัญญาณควบคุมต่างๆ หน้า 31

รูปที่ 7.2.3.3 แสดงวงจรควบคุมที่ใช้งานจริง หน้า 32

รูปที่ 7.3.1 แสดงรูปร่างของสัญญาณโทรทัศน์ที่เกิดจากภาพขาวสลับดำเป็นแถบๆ หน้า 33

รูปที่ 7.3.2 แสดงผังการทำงานของวงจร หน้า 35

รูปที่ 7.3.3ก แสดงวงจรที่ใช้งานจริง หน้า 36

รูปที่ 7.3.3ข แสดงวงจรที่ใช้งานจริง หน้า 37

รูปที่ 7.3.4 แสดงแผนภูมิเวลาของสัญญาณในการสร้างตาราง หน้า 38

รูปที่ 7.3.5 แสดงวงจรสร้างตาราง หน้า 39

รูปที่ 8.1.1 แสดงวงจรตัดต่อโดยใช้รีเลย์ หน้า 42

รูปที่ 8.2.1.1ก แสดง Vce:Ie TEST CIRCUIT หน้า 46

รูปที่ 8.2.1.1ข แสดง Vce:Ie CURVE หน้า 46

รูปที่ 8.2.1.2ก แสดง Vbe:Ib TEST CIRCUIT หน้า 49

รูปที่ 8.2.1.2ข แสดง Vbe:Ib CURVE หน้า 49

รูปที่ 8.2.1.3ก แสดง Vce:Vbe TEST CIRCUIT หน้า 50

รูปที่ 8.2.1.3ข แสดง Vce:Vbe CURVE หน้า 50

รูปที่ 8.2.2.1ก แสดง Vcb:Ic TEST CIRCUIT หน้า 51

รูปที่ 8.2.2.1ข แสดง Vcb:Ic CURVE หน้า 51

รูปที่ 8.2.2.2ก แสดง Vbe:Ie TEST CIRCUIT หน้า 52

รูปที่ 8.2.2.2ข แสดง Vbe:Ie CURVE หน้า 52

รูปที่ 8.2.2.3ก แสดง Vcb:Veb TEST CIRCUIT หน้า 53

รูปที่ 8.2.2.3ข แสดง Vcb:Veb CURVE หน้า 53

รูปที่ 8.2.3.1ก แสดง Ib:Ic TEST CIRCUIT หน้า 55

รูปที่ 8.2.3.1ข แสดง Ib:Ic CURVE หน้า 55

รูปที่ 8.2.4ก แสดง BREAKDOWN TEST CIRCUIT หน้า 57

รูปที่ 8.2.4ข แสดง TEST CONDITION หน้า 57

| | | | |
|---|---|---|---|
| รูปที่ 8.2.5ก | แสดง | DIODE TEST CIRCUIT | หน้า 58 |
| รูปที่ 8.2.5ข | แสดง | DIODE CHARACTERISTIC CURVE | หน้า 58 |
| รูปที่ 8.2.6.1ก | แสดง | Vds:Id TEST CIRCUIT | หน้า 59 |
| รูปที่ 8.2.6.1ข | แสดง | Vds:Id CURVE | หน้า 59 |
| รูปที่ 8.2.6.2ก | แสดง | Vgs:Is TEST CIRCUIT | หน้า 60 |
| รูปที่ 8.2.6.2ข | แสดง | Vgs:Is CURVE | หน้า 60 |
| รูปที่ 8.2.7.1ก | แสดง | Ve:Ie TEST CIRCUIT | หน้า 61 |
| รูปที่ 8.2.7.1ข | แสดง | Ve:Ie CURVE | หน้า 61 |
| รูปที่ 8.2.7.2ก | แสดง | Vbb:Ib TEST CIRCUIT | หน้า 62 |
| รูปที่ 8.2.7.2ข | แสดง | Vbb:Ib CURVE | หน้า 62 |

| | | |
|---|---|---|
| ตารางที่ 1 | แสดงสรุปการใช้เครื่องวัดอุปกรณ์ชนิดต่างๆ | หน้า 63 |
| ตารางที่ 2 | แสดงสรุปโหมดการวัดต่างๆ | หน้า 64 |

# บทที่ 1
# บทนำ

โครงงานนี้ เป็นการสร้างเครื่องเคิร์ฟเทรเซอร์( Curve tracer ) ใช้สำหรับการแสดงกราฟสัญญาณของ อุปกรณ์อิเลคทรอนิคส์ประเภทสารกึ่งตัวนำ โดยใช้งานร่วมกับอแดปเตอร์ ( Adapter ) เพื่อแสดงกราฟบนจอมอนิเตอร์( Moniter )แทนการใช้ออสซิโลสโคป สำหรับเครื่องเคิร์ฟเทรเซอร์ที่สร้างขึ้น สามารถแสดงกราฟคุณสมบัติของทรานซิสเตอร์(Transister) , เฟท(FET) , ไดโอด(Diode) , เอสซีอาร์(SCR) ฯลฯ และยังสามารถแสดงเส้นโหลดไลน์(Load line) และจุดปฏิบัติการ(Q-point)ของอุปกรณ์ที่วัด ทำให้มีประโยชน์ในการศึกษาและเปรียบเทียบคุณสมบัติต่างๆของอุปกรณ์และสามารถวิเคราะห์จุดการทำงานต่างๆ เพื่อใช้ในการออกแบบวงจร จึงเหมาะสมที่จะใช้ในห้องปฏิบัติการ

รายงานฉบับนี้ได้แยกได้แยกส่วนที่จะกล่าวถึงเป็นบท โดยแต่ละบทมีเนื้อหาดังนี้

บทที่ 2 หลักการทำงานของเครื่องเคิร์ฟเทรเซอร์ กล่าวถึง บล็อกไดอะแกรม(Blockdiagram) การทำงานของเครื่อง และอธิบายการทำงานของแต่ละส่วนอย่างคราวๆ

บทที่ 3 โครงสร้างและการทำงานส่วนสร้างสัญญาณ อธิบายรายละเอียดการทำงานของส่วนสร้างสัญญาณของเครื่องเคิร์ฟเทรเซอร์ที่ใช้งานจริงอย่างละเอียด

บทที่ 4 โครงสร้างและการทำงานวงจรขยายกำลัง(Power amplifier)อธิบายหลักการทำงานของวงจรขยายกำลังที่ใช้งานในเครื่องนี้

บทที่ 5 โครงสร้างและการทำงานส่วนสแกนเส้นโหลดไลน์ อธิบายการสแกนเส้นโหลดไลน์รวมทั้งบล็อกไดอะแกรมและวงจรจริงของส่วนนี้

บทที่ 6 โครงสร้างและการทำงานส่วนวงจรจ่ายไฟเลี้ยง รวมทั้งส่วนวงจรป้องกัน

บทที่ 7 โครงสร้างและการทำงานส่วนลดทอนสัญญาณ ส่วนแปลงสัญญาณและแสดงภาพ กล่าวถึงวิธีการเลือกและลดทอนสัญญาณจากการวัดให้เหมาะสม เพื่อนำไปแปลงเป็นสัญญาณดิจิตอลเพื่อนำไปแสดงออกมอนิเตอร์

บทที่ 8 การนำไปใช้งาน จะกล่าวถึงวงจรตัดต่อสัญญาณ และรูปแบบต่างๆในการวัดอุปกรณ์ชนิดต่างๆ เพื่อแสดงผลทางจอออสซิโลสโคป และจอมอนิเตอร์ ซึ่งสามารถเลือกโหมดต่างๆในการวัดได้

# บทที่ 2
# หลักการทำงาน

ในการที่จะวัดกราฟคุณสมบัติสารกึ่งตัวนำ จะต้องมีการสร้างสัญญาณเพื่อใช้ในการทำให้อุปกรณ์พร้อมที่จะทำงานเสียก่อน จากนั้นจึงป้อนสัญญาณให้กับวงจร เพื่อให้ทำงานตามลักษณะของอุปกรณ์ เราจะได้กราฟการทำงานของวงจรออกมาในรูปโวลท์เตจ หรือกระแสที่จุดทำงานต่างๆ ตามตำแหน่งต่างๆที่วัด ถ้าเราสามารถปรับโวลท์เตจหรือกระแสที่ป้อนให้กับอุปกรณ์แล้ว จะทำให้เราทราบคุณสมบัติ หรือจุดการทำงานของอุปกรณ์นั้น ซึ่งเป็นประโยชน์ในการออกแบบวงจรจริง

ส่วนการแสดงรูปกราฟจะแสดงออกทางจอมอนิเตอร์ โดยใช้หลักการทางดิจิตอล และจากนิยามข้างต้น หลักการทำงานของเครื่องเคิร์ฟเทรเซอร์ประกอบด้วย

-ส่วนสร้างสัญญาณที่แปรค่าได้ตามเวลา โดยมีความถี่คงที่ ซึ่งประกอบด้วยสัญญาณขั้นบันไดที่ใช้เป็นสัญญาณอินพุทป้อนให้กับอุปกรณ์

-ส่วนขยายสัญญาณขั้นบันไดและสัญญาณเต็มคลื่น เพื่อเพิ่มประสิทธิภาพของวงจรในการวัดอุปกรณ์ที่ใช้โวลเตจหรือกระแสสูงๆ

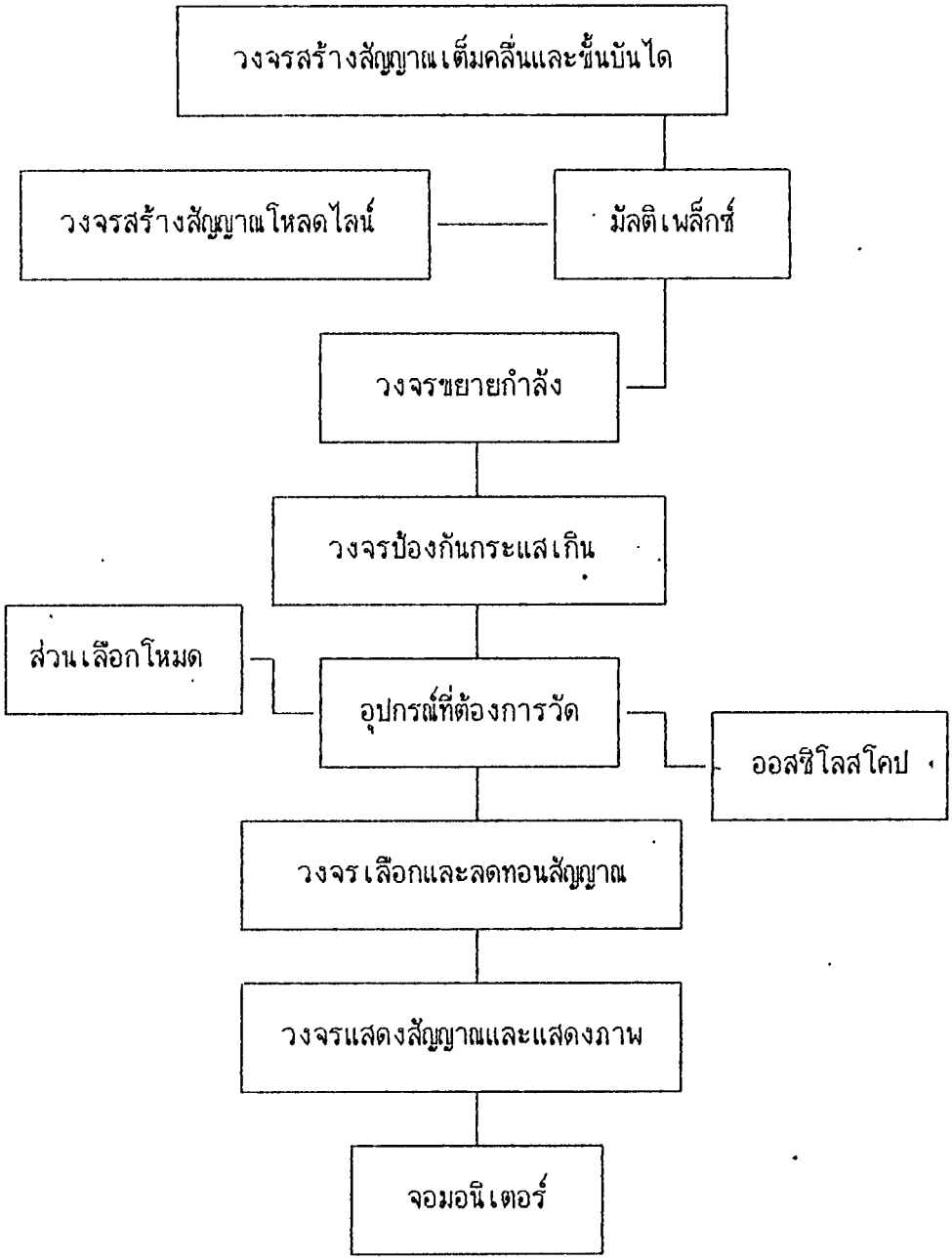
-ส่วนสร้างสัญญาณและการทำมัลติเพล็กซ์(Multiplex)สัญญาณ เพื่อให้เกิดการสแกนเส้นโหลดไลน์ หรือจุดปฏิบัติการ พร้อมทั้งกราฟแสดงคุณสมบัติของอุปกรณ์

-ส่วนของวงจรตัดต่อสัญญาณที่จะป้อนให้กับอุปกรณ์ เพื่อความสะดวกในการใช้งาน

-วงจรป้องกันความเสียหายต่ออุปกรณ์ และเครื่อง

-ส่วนวงจรเพื่อใช้ในการแสดงผลที่จะให้รูปกราฟปรากฏบนจอมอนิเตอร์

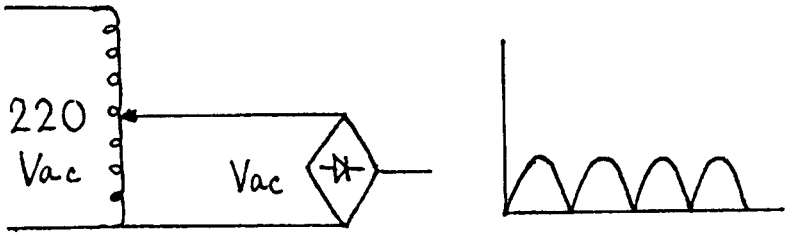
จากส่วนประกอบของตัวเครื่องข้างต้น ประกอบเป็นโครงสร้างความสัมพันธ์ดังในรูปที่ 2.1




รูปที่ 2.1 ผังแสดงการทำงานคร่าวๆของเครื่องเคิร์ฟเทรเซอร์

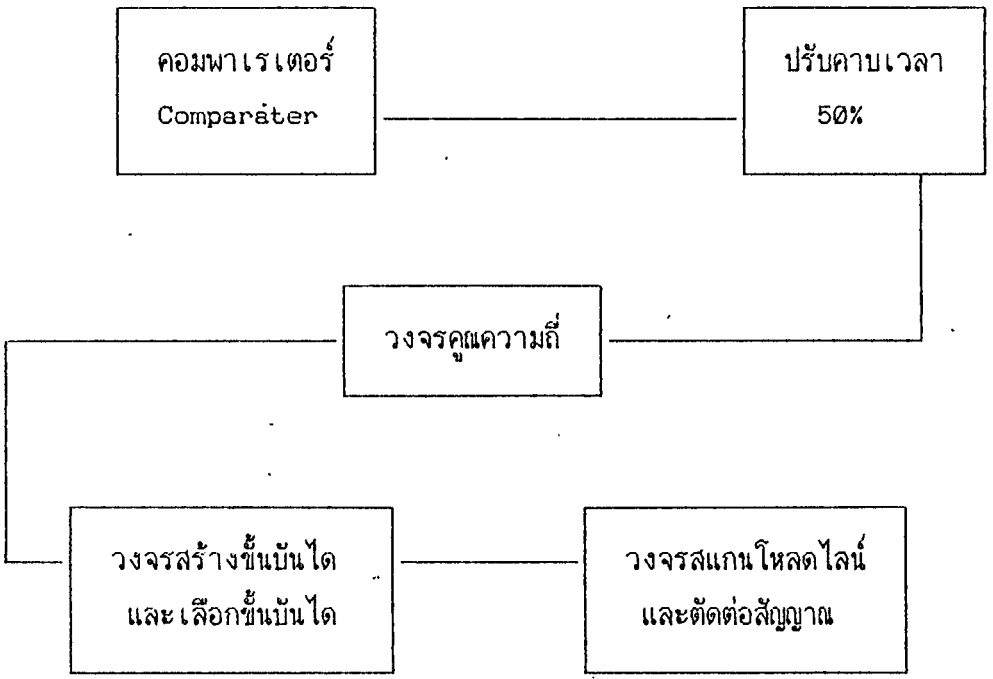
# บทที่ 3
# โครงสร้างและการทำงานส่วนสร้างสัญญาณ

การทำงานของเครื่องเดิร์ฟเทรเซอร์ จะใช้สัญญาณ 2 ชนิด คือ สัญญาณเต็มคลื่นและสัญญาณขั้นบันได โดยสัญญาณเต็มคลื่นถูกใช้เป็นแหล่งจ่ายไฟให้อุปกรณ์ที่วัด สัญญาณเต็มคลื่นนี้นำมาใช้งานได้สะดวกโดยนำมาจากเครื่องปรับแรงดันสลับ(Variac) แล้วผ่านวงจรเรียงกระแส




รูปที่ 3.1 แสดงสัญญาณเต็มคลื่น

ส่วนสัญญาณขั้นบันได จะใช้เป็นสัญญาณอินพุทให้อุปกรณ์ สัญญาณขั้นบันไดที่ใช้นี้ จะมีคาบเวลาเท่ากับคาบเวลาของสัญญาณเต็มคลื่นครึ่งลูก เนื่องจากสัญญาณเต็มคลื่น 1 ลูกจะใช้แสดงกราฟคุณสมบัติของอุปกรณ์ได้ 2 เส้น ดังนั้น สัญญาณนาฬิกาที่ใช้กับไอซีต้องมีความถี่เท่ากับ 200 Hz.




รูปที่ 3.2 บล็อกไดอะแกรมการสร้างสัญญาณขั้นบันได

สัญญาณขั้นบันไดสร้างจากสัญญาณเต็มคลื่น นำมาเปรียบเทียบกับแรงดันคงที่ค่าต่ำๆ โดยใช้วงจรเปรียบเทียบแรงดัน เพื่อสร้างเป็นสัญญาณทริก(Trig)ให้แก่ไอซี 555 ซึ่งทำงานในลักษณะโมโนสเตเบิล( Monostable ) แล้วปรับให้มีคาบการทำงาน( Duty cycle )ประมาณ 50% ส่วนเอาท์พุทของไอซี 555 จะคูณความถี่เป็น 2 เท่า โดยใช้เอ็กซ์คลูซีฟออร์เกท(Exclusive OR gate ) ซึ่งจะได้สัญญาณที่มีความถี่ 200 เฮิร์ตซ์ ใช้เป็นสัญญาณในการสร้างสัญญาณขั้นบันได

สำหรับไอซีที่สำคัญมีดังนี้

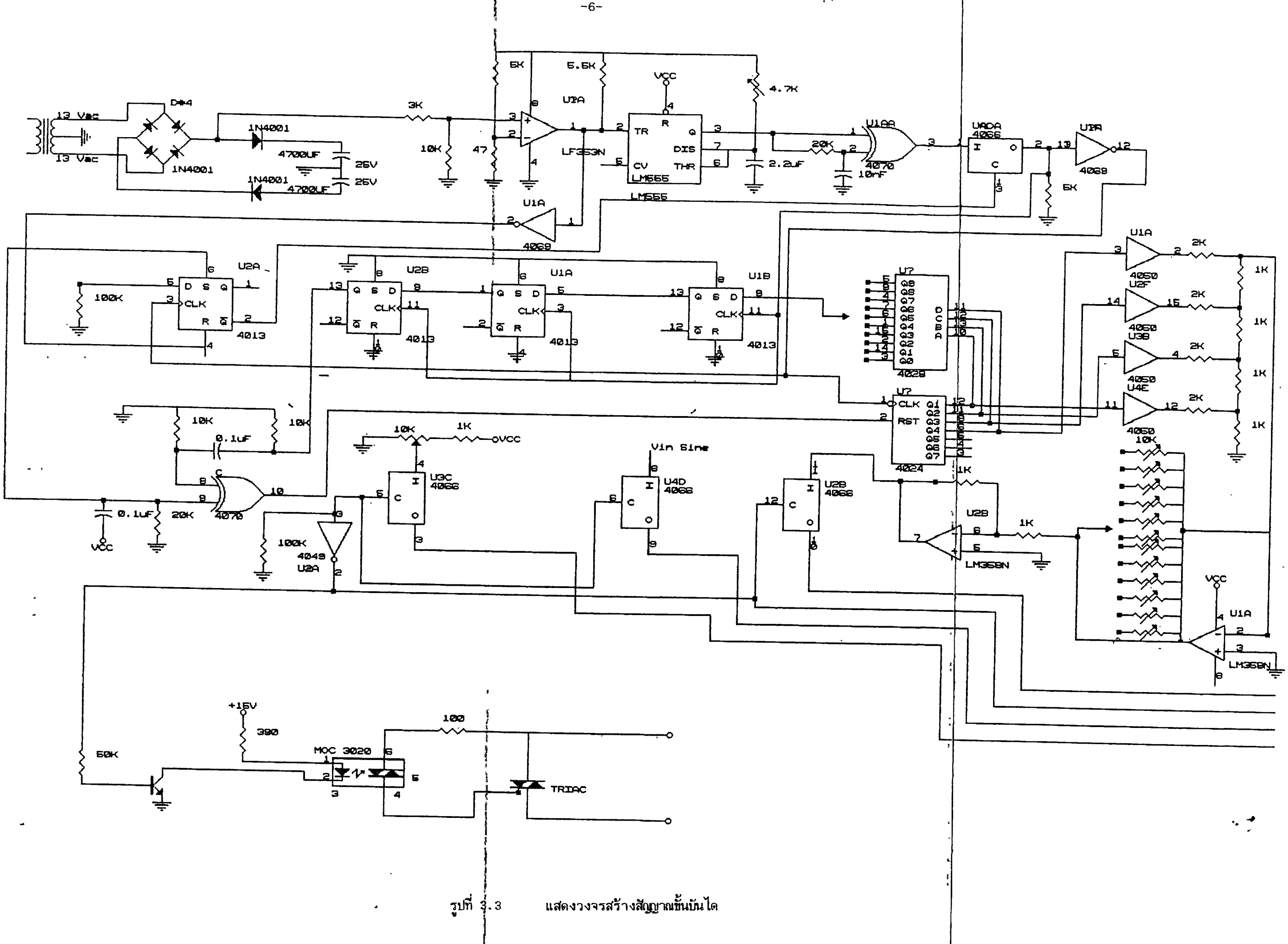
-ไอซี 4024 เป็นวงจรนับเลขฐานสอง( Binary counter ) จำนวน 4 หลัก นำไปผ่านวงจรเปลี่ยนสัญญาณดิจิตอลเป็นอนาลอกแบบความต้านทานขั้นบันได( R-2R ) ซึ่งสามารถนับได้ 0 ถึง 15

-ไอซี 4028 ใช้ถอดรหัสเลขฐานสองจาก 4024 ให้เป็นเลขฐานสิบ( BCD-To-Decimal Decoder) ใช้เลือกจำนวนสัญญาณขั้นบันได ตั้งแต่ 0 ถึง 9 ขั้น

-ไอซี 4013 ดี ฟลิปฟลอป( D-FlipFlop ) ใช้ 4 ตัว โดยตัวที่ 1A กับ 1B เป็นตัวค้างสัญญาณ เพื่อเพิ่มขั้นบันไดอีก 2 ขั้น ดังนั้น จะเลือกได้ 3-12 ขั้น สำหรับตัวที่ 2A ใช้เป็นตัวรีเซท(Reset)ในการนับ และตัวที่ 2B เป็นตัวกำหนดในการสแกนโหลดไลน์ ซึ่งต้องเริ่มจากสัญญาณเต็มคลื่นที่ 0 โวลท์เสมอ เพราะเนื่องจากใช้ไตรแอคในการตัดต่อ

-ไอซี 4066 อนาลอกสวิทช์( Analog switch )เป็นตัวตัดต่อสัญญาณอินพุทของการสแกนและสัญญาณไฟเลี้ยงที่จะทำงานร่วมกับตัวเชื่อมโยงทางแสง(OPTO COUPLE)

สรุป สัญญาณขั้นบันไดที่สร้างขึ้นสามารถเลือกจำนวนขั้นได้จาก 3-12 ขั้น และเลือกค่าโวลท์ต่อหนึ่งขั้นได้ตั้งแต่ 0.25 โวลท์ ถึง 10 โวลท์




รูปที่ 3.3 แสดงวงจรสร้างสัญญาณชั้นบันได

# บทที่ 4

## โครงสร้างและการทำงานวงจรขยายกำลัง( Power Amplifier )

สัญญาณขั้นบันไดและสัญญาณไฟตรงที่สร้างได้ ยังไม่สามารถนำไปใช้ในการวัดอุปกรณ์ได้ เนื่องจากยังมีระดับสัญญาณและกำลังต่ำมาก ซึ่งไม่สามารถวัดอุปกรณ์ที่ทนแรงดันและกระแสสูงได้ ดังนั้นจึงต้องนำสัญญาณทั้งสองมาทำการขยายกำลังเสียก่อน

### วงจรขยายสัญญาณไฟตรง

สัญญาณไฟตรงที่เราใช้เป็นแรงดันไฟเลี้ยง ให้กับอุปกรณ์สารกึ่งตัวนำในการสแกนโหลดไลน์นั้น สามารถปรับแรงดันไฟเลี้ยงของแรงดันไฟตรงได้ตามค่าสัญญาณเต็มคลื่น โดยผ่านวงจรกรองกระแส (Filter) โดยแบ่งเป็น วงจรขยายทางซีกบวกและซีกลบ

จากวงจร รูปที่ 4.1 ทรานซิสเตอร์ $Q_1$ และ $Q_2$ ประกอบกันเป็นวงจรขยายที่มีอัตราขยายโดยประมาณ $(R_1/R_2)*(R_3/R_4)$ ส่วน $Q_4$ และ $Q_5$ ต่อร่วมกันแบบดาร์ลิงตัน(Darlington ) เพื่อให้สามารถจ่ายกระแสได้มาก วงจรนี้ใช้แรงดันไฟเลี้ยงได้สูงถึงประมาณ 280 โวลท์ และสามารถจ่ายกระแสได้ประมาณ 3 แอมป์( Amp. )

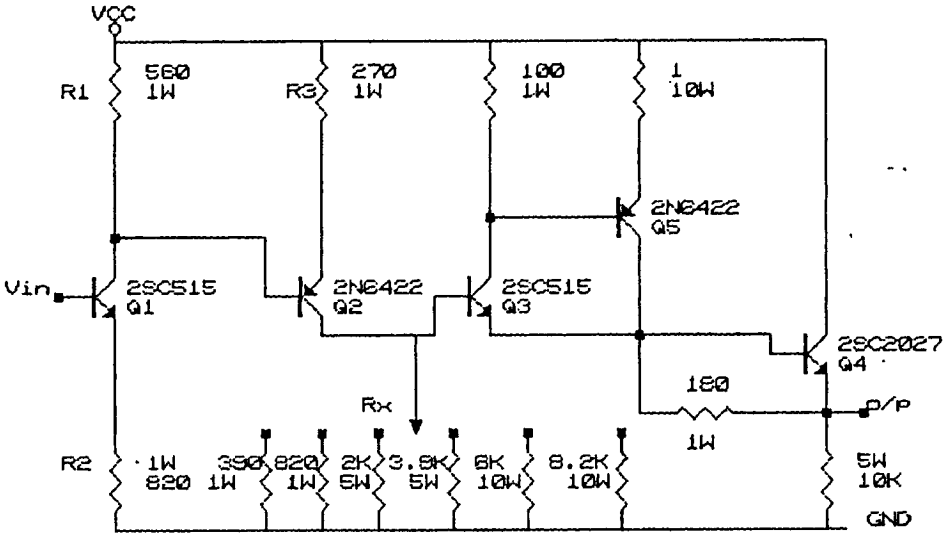
### การคิดอัตราขยายของวงจร

จากสัญญาณอินพุทซึ่งมีระดับไฟตรงประมาณ 0 - 14 โวลท์ จะใช้อัตราขยายเป็น 6 ระดับ คือ

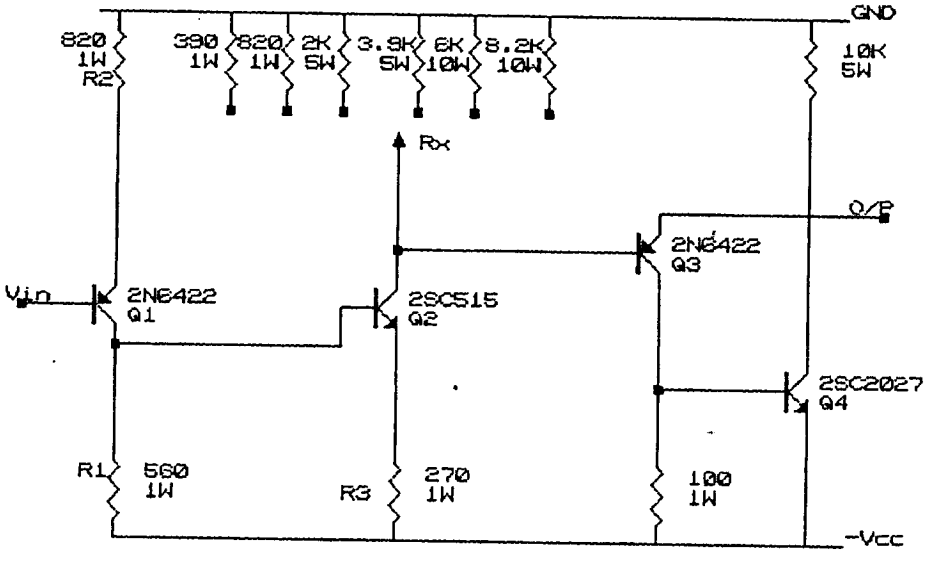
| | | |
|---|---|---|
| อัตราขยาย เท่ากับ 1 | $R_x$ = 390 | โอห์ม |
| อัตราขยาย เท่ากับ 2 | $R_x$ = 820 | โอห์ม |
| อัตราขยาย เท่ากับ 5 | $R_x$ = 2 | กิโลโอห์ม |
| อัตราขยาย เท่ากับ 10 | $R_x$ = 3.9 | กิโลโอห์ม |
| อัตราขยาย เท่ากับ 15 | $R_x$ = 6 | กิโลโอห์ม |
| อัตราขยาย เท่ากับ 20 | $R_x$ = 8.2 | กิโลโอห์ม |

### วงจรขยายสัญญาณขั้นบันได

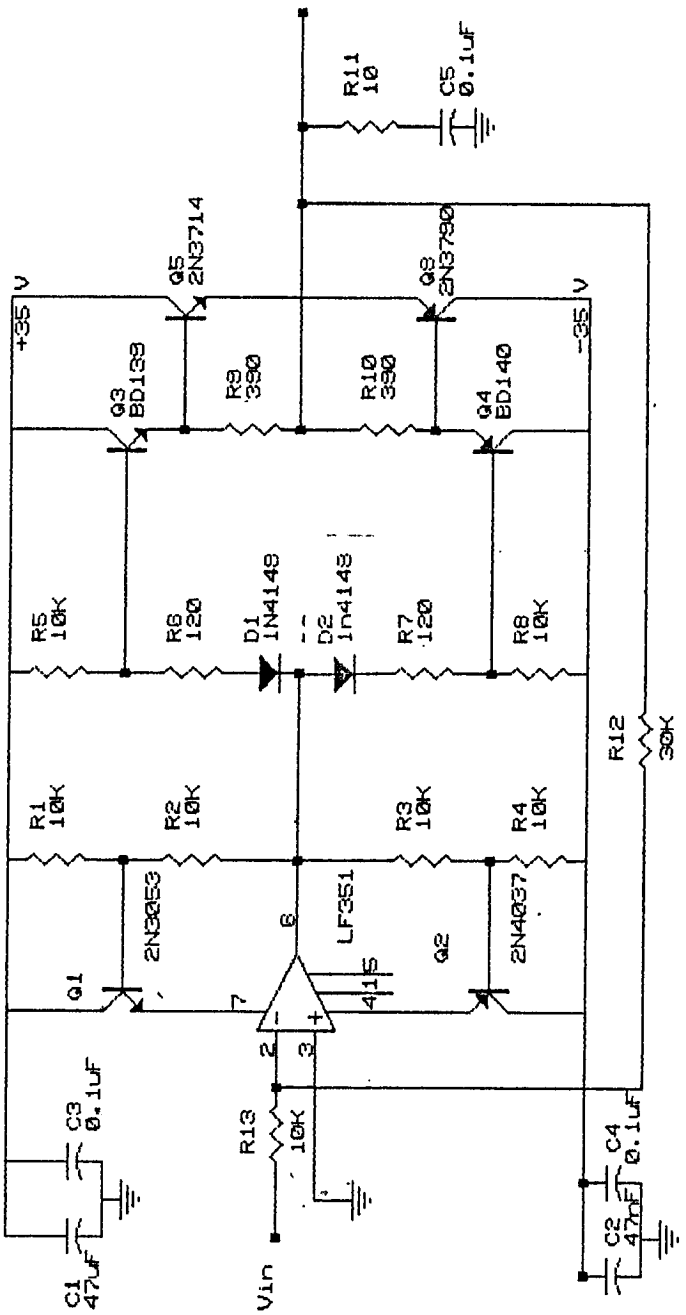
วงจรขยายนี้ จะใช้ออปแอมป์(OP Amp) ทำหน้าที่ขยายสัญญาณขั้นบันได แต่เนื่องจากออปแอมป์จะสามารถขยายสัญญาณให้เอาท์พุทได้ไม่เกินไฟเลี้ยงคือ บวก-ลบ 15 โวลท์ ซึ่งไม่พอเพียงสำหรับการวัดอุปกรณ์สารกึ่งตัวนำที่ทนแรงดันและกระแสสูงๆได้ ดังนั้น จึงเพิ่มทรานซิสเตอร์ 2 ตัว เพื่อแบ่งรับแรงดันไว้ตัวละประมาณ 15 โวลท์ เพื่อต้องการให้เอาท์พุทของวงจรมีขนาดสูงได้ถึงประมาณบวก-ลบ 30 โวลท์




รูปที่ 4.1ก วงจรขยายไฟตรงซีกบวก




รูปที่ 4.1ข วงจรขยายไฟตรงซีกลบ




รูปที่ 4.2 แสดงวงจรยกยายสัญญาณขันต่ำ

023237

ความต้านทาน $R_1$, $R_2$, $R_3$ และ $R_4$ ทำหน้าที่แบ่งแรงดันไฟเลี้ยงบวก-ลบ 35 โวลท์ลง เหลือบวก-ลบ 17.5 โวลท์ และตกคร่อมรอยต่อเบส-อิมิตเตอร์(Base-Emitter)ของ $Q_1$ กับ $Q_2$ อีกตัวละประมาณ 0.6 โวลท์ ดังนั้นออปแอมป์จึงมีแหล่งจ่ายไฟที่ป้อนให้กับตัวเองไม่เกิน 33.8 โวลท์ และคงที่ตลอดทุกสภาวะ พิสูจน์ได้ดังนี้

$$V+ = 35 - [(35 - V_o) / 2] - 0.6$$
$$= 16.9 + V_o/2$$

$$V- = [35 - [(35 - V_o) / 2] - 0.6]$$
$$= - (16.8 - V_o/2)$$

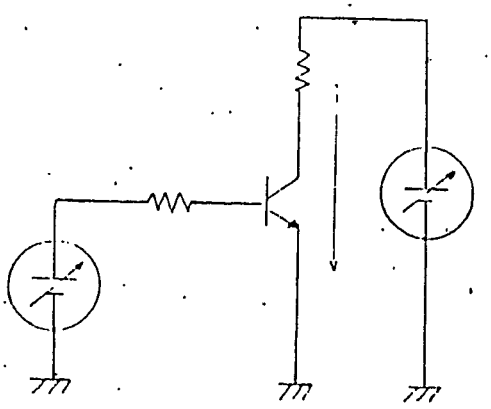
$$V+ - V- = [16.8 + V_o/2] + [16.8 - V_o/2]$$
$$= 33.8 \text{ โวลท์}$$

โดยที่ V+ คือ แรงดันไฟบวกที่ออปแอมป์ได้รับ
V- คือ แรงดันไฟลบที่ออปแอมป์ได้รับ
$V_o$ คือ แรงดันสัญญาณขั้นบันไดที่ออปแอมป์จ่ายออกมา

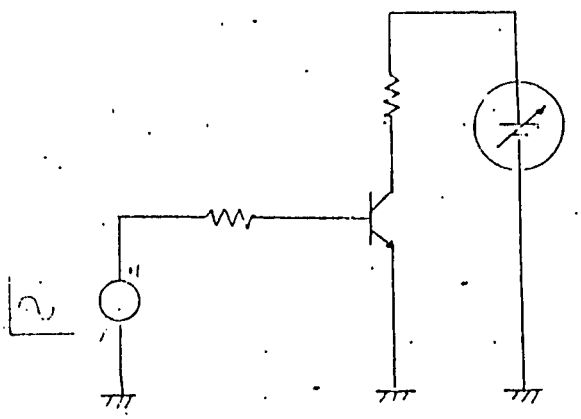
สำหรับ $R_5$, $R_6$, $R_7$, $R_8$, $R_9$ และ $R_{10}$ กับ $D_1$ และ $D_2$ เป็นการไบอัสให้ทรานซิสเตอร์พร้อมที่จะทำงาน ส่วนทรานซิสเตอร์ $Q_3$ และ $Q_4$ ต่อกันแบบดาร์ลิงตันเพื่อให้สามารถจ่ายกระแสได้มากขึ้น วงจรขยายสัญญาณขั้นบันไดนี้สามารถจ่ายกระแสได้สูงสุด 3 Amp และให้แรงดันได้ประมาณ 30 โวลท์

# บทที่ 5
# โครงสร้างและการทำงานส่วนสร้างสัญญาณในการสแกนเส้นโหลดไลน์

5.1 พิจารณาการสแกนโหลดไลน์ และ จุดปฏิบัติการของทรานซิสเตอร์ เราจะทำได้ดังรูปที่ 5.1.1 และ 5.1.2



รูปที่ 5.1.1 แสดงการไบอัส(BIAS)ทรานซิสเตอร์ในการแสดงจุดปฏิบัติการ

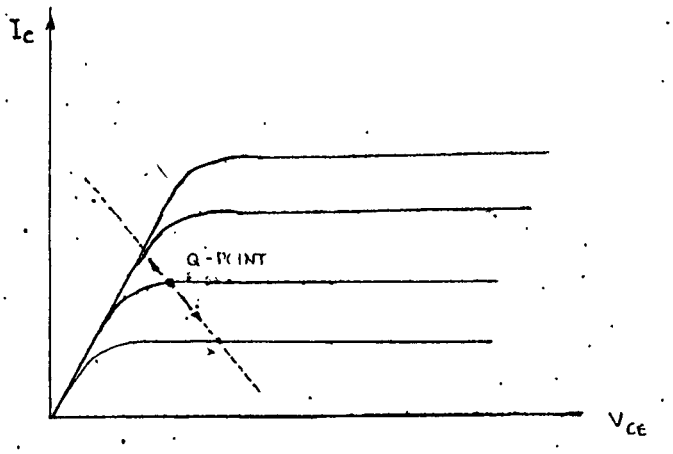


รูปที่ 5.1.2 แสดงการไบอัสทรานซิสเตอร์ในการสแกนเส้นโหลดไลน์

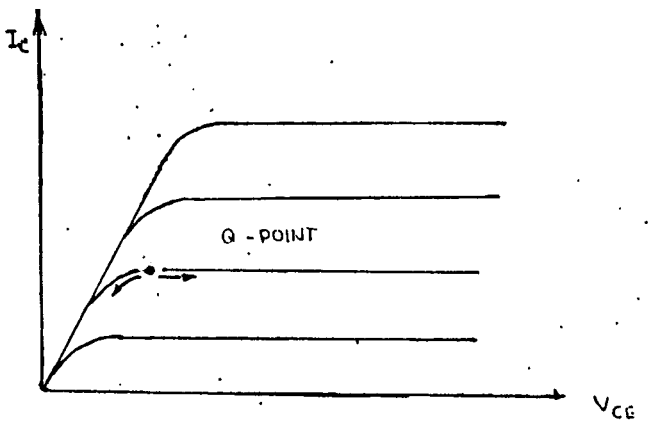
จากรูปที่ 5.1.1 เป็นการไบอัสทรานซิสเตอร์ เมื่อวัดแรงดันคอลเลคเตอร์-อีมิตเตอร์ ($V_{CE}$) และกระแสคอลเลคเตอร์($I_C$) โดยที่กระแสคอลเลคเตอร์เป็นแกนตั้ง และแรงดันคอลเลคเตอร์-อีมิเตอร์เป็นแกนนอน จะทำให้นกระแสเบส($I$ )เปลี่ยนแปลง และมีผลทำให้กระแสคอลเลคเตอร์และแรงดันอีมิตเตอร์เปลี่ยนแปลงไปตามสมการข้างล่าง

$$I_C = \frac{V_{CC} - V_{CE}}{R_C}$$

ส่วนการสแกนเส้นโหลดไลน์ ทำได้โดยการให้ไฟเลี้ยงไฟตรงทางขาคอลเลคเตอร์ และให้ไฟตรงคงที่ทางขาเบสไว้เป็นจุดปฏิบัติการ จากนั้น ให้สัญญาณซายน์(SINE)ซึ่งปรับขนาดได้ทางขาเบส ซึ่งเมื่อรวมกับไฟตรงจุดปฏิบัติการ จะได้เส้นโหลดไลน์ซึ่งมีความยาวของเส้น ตามขนาดสัญญาณซายน์ แสดงในรูปที่ 5.1.3 และ 5.1.4

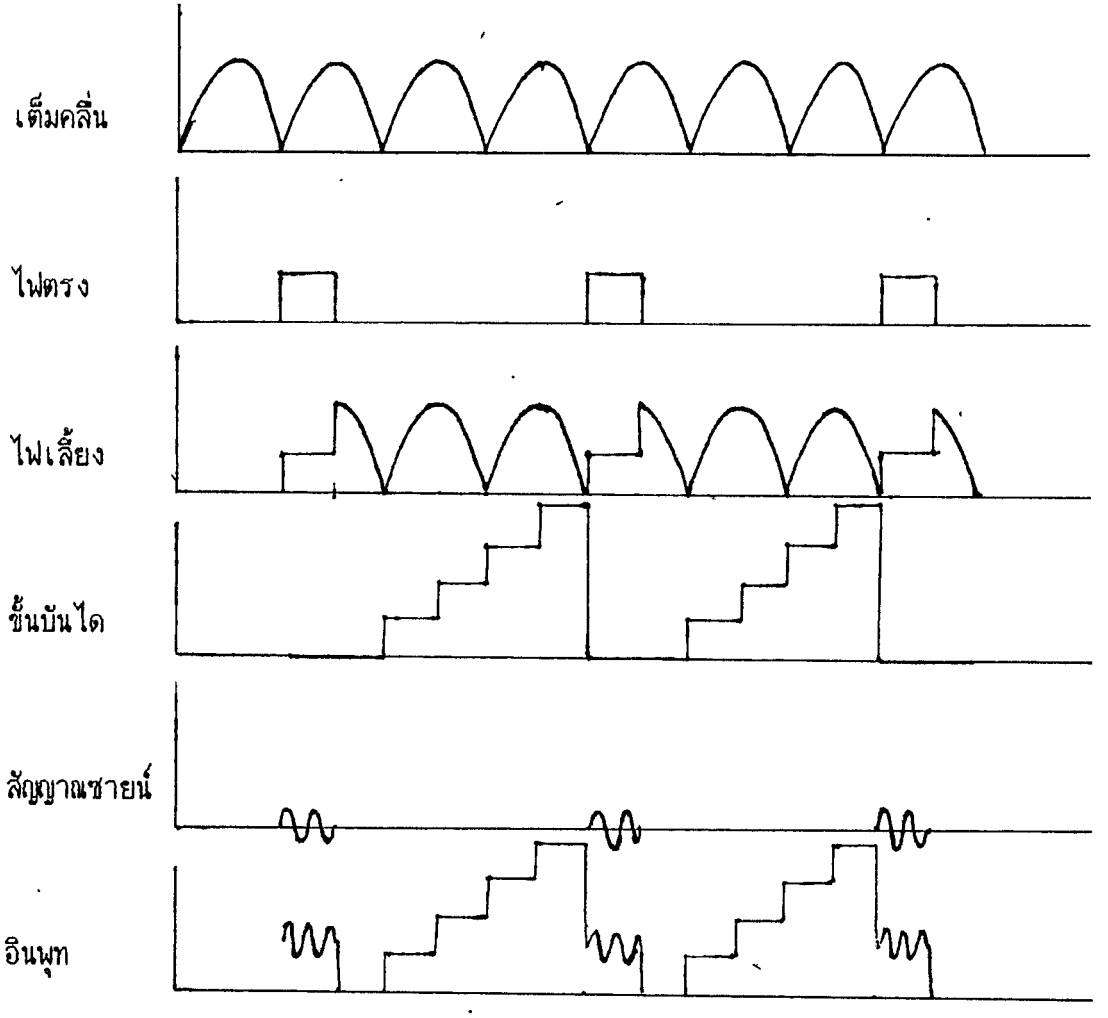



รูปที่ 5.1.3 แสดงการเคลื่อนที่ของจุดปฏิบัติการ เมื่อเปลี่ยนค่าระดับไฟเลี้ยงอินพุท




รูปที่ 5.1.4 แสดงการเคลื่อนที่ของจุดปฏิบัติการ เมื่อเปลี่ยนค่าระดับไฟตรงทางไฟเลี้ยง

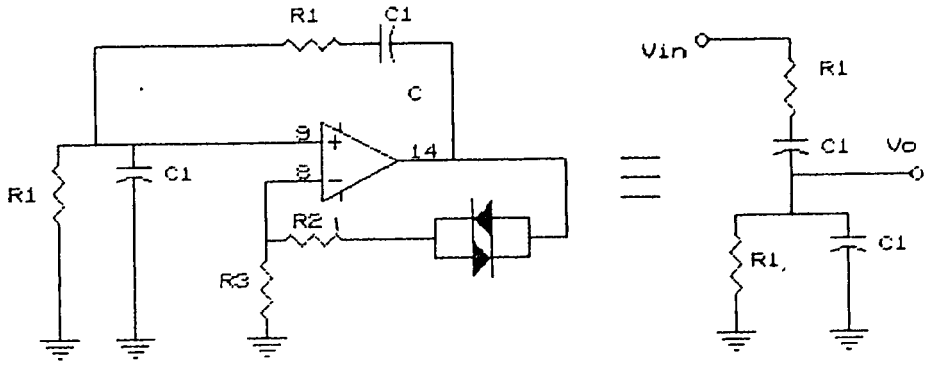
ในการสแกนโหลดไลน์ เราต้องทำการมัลติเพล็กซ์สัญญาณทางด้านอินพุท และทำการตัดต่อสัญญาณด้านไฟเลี้ยง สามารถดูได้จากไดอะแกรมของเวลาตามรูปที่ 5.1.5




รูปที่ 5.1.5 แสดงไดอะแกรมเวลาของสัญญาณที่ใช้ในการสแกนเส้นคุณสมบัติพร้อมด้วยโหลดไลน์

5.2 พิจารณาทางด้านอินพุท

ทางด้านอินพุทจะเป็นสัญญาณขั้นบันได กับวงจรสร้างสัญญาณซายน์ชนิดเวียนบริดจ์ (Wien bridge oscillator) ผ่านวงจรบวกสัญญาณ (Summing Amp) โดยสามารถเลือกขั้นบันไดได้ตั้งแต่ 3 ถึง 12 ขั้น และเลือกระดับโวลเตจของแต่ละขั้นบันไดได้ตั้งแต่ 0.25 V ถึง 10 V สำหรับวงจรกำเนิดสัญญาณซายน์สามารถเลือกได้ 4 ความถี่ คือ 500 เฮิรต์, 1 กิโลเฮิรต์, 5 กิโลเฮิรต์ และ 10 กิโลเฮิรต์




รูปที่ 5.2.1 แสดงวงจรสร้างสัญญาณซายน์เวียนบริดจ์

จากวงจรรูปที่ 5.2.1 จะหาค่าของ $V_o / V_{in}$ ได้คือ

$$\frac{V_o}{V_{in}} = \frac{S/R_1C_1}{S^2 + \frac{3S}{R_1C_1} + \left(\frac{1}{R_1C_1}\right)^2}$$

เปรียบเทียบกับสมการมาตราฐาน

$$\beta(S) = \frac{b\left(\frac{W_o}{Q}\right)S}{S^2 + \frac{W_o S}{Q} + W_o^2}$$

โดยที่ $W_o$ = ความถี่ที่ออสซิเลท

$Q$ = ค่าที่บวกถึงการตอบสนองวงจรในระยะเวลาสั้นๆ

$b$ = ค่าอัตราการขยาย

ดังนั้นจะได้ $W_o = 1/R_1C_1$

$Q = 1/3$

$B = 1/3$

ดังนั้นถ้าจะให้เกิดการออสซิเลทในสภาวะคงที่ วงจรขยายสัญญาณจะต้องมีค่าขยายเท่ากับ 3 ดังนั้น

$$R_2/R_3 = 2$$

สำหรับความถี่ที่ใช้

500 เฮิรต์ ใช้ R = 30 k , C = 15 nF

1 กิโลเฮิรต์ ใช้ R = 15 k , C = 15 nF

5 กิโลเฮิรต์ ใช้ R = 3.3 k , C = 15 nF

10 กิโลเฮิรต์ ใช้ R = 1.5 k , C = 15 nF

5.3 พิจารณาทางด้านไฟเลี้ยง

ทางด้านไฟเลี้ยง ในกรณีที่เลือกโหลดไลน์ จะมี 2 สัญญาณ คือ สัญญาณเต็มคลื่นได้จากเครื่องปรับระดับแรงดันสลับที่ผ่านวงจรเรียงกระแส และ สัญญาณไฟตรง จะสลับกันทำหน้าที่เป็นไฟเลี้ยงให้กับอุปกรณ์ที่จะวัดด้วยวงจรตัดต่อ โดยในกรณีที่สัญญาณอินพุทเป็นขั้นบันได จะใช้สัญญาณเต็มคลื่นเป็นไฟเลี้ยง ส่วนในกรณีที่สัญญาณอินพุทเป็นซายน์ จะใช้สัญญาณไฟตรงเป็นไฟเลี้ยง สำหรับในกรณีที่ไม่เลือกโหลดไลน์ จะมีแต่สัญญาณขั้นบันไดกับสัญญาณเต็มคลื่นเท่านั้น

การตัดสัญญาณเต็มคลื่นกับสัญญาณไฟตรงจะใช้ตัวเชื่อมโยงทางแสง ซึ่งจะมีไตรแอค(Triac) เป็นตัวผ่านสัญญาณเต็มคลื่น สัญญาณที่ใช้ควบคุมจะมาจากสัญญาณบันไดขั้นสุดท้ายจาก ดี-ฟลิปฟลอป ส่วนสัญญาณไฟตรงจะถูกตัดต่อโดยใช้ไอซี 4066 แล้วเข้าวงจรขยายไฟตรง สัญญาณควบคุมก็มาจากสัญญาณขั้นบันไดขั้นสุดท้ายเหมือนกัน

จากไดอะแกรมของเวลาจะเห็นว่าสัญญาณเต็มคลื่นหนึ่งลูกจะเท่ากับสัญญาณขั้นบันได 2 ขั้น ส่วนการสแกนโหลดไลน์ต้องสแกนที่สัญญาณเต็มคลื่นจากระดับ ๐ โวลท์ ไปจนถึงยอด ถ้าไม่เริ่มจาก ๐ โวลท์ คือ เริ่มจากยอด ก็จะหน่วงเวลาไปอีกครึ่งสัญญาณเต็มคลื่น ส่วนสัญญาณไฟตรงและสัญญาณซายน์จะใช้คาบเวลาเท่ากับครึ่งลูกของสัญญาณเต็มคลื่น

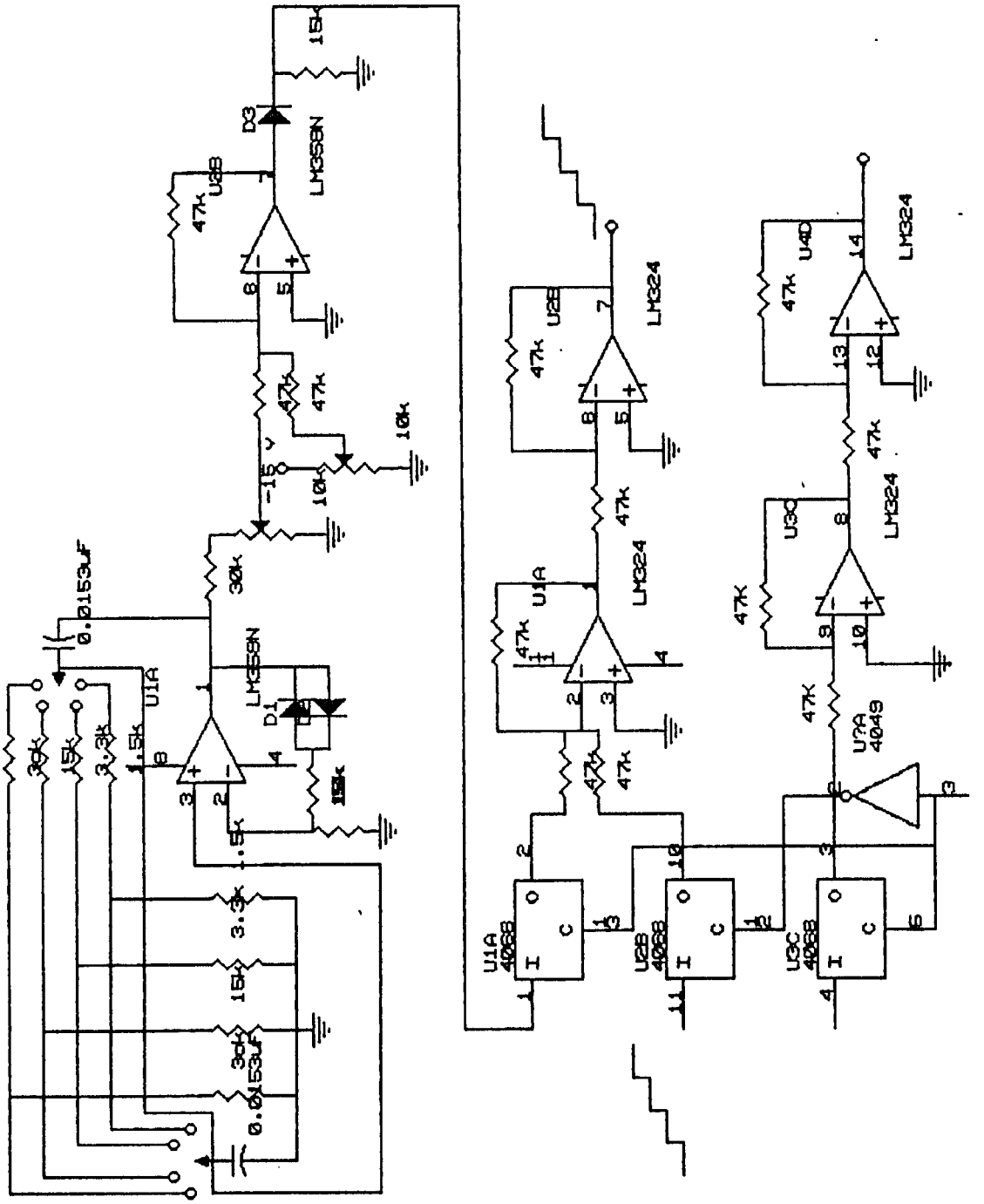
5.4 วงจรป้องกัน

วงจรป้องกันเป็นวงจรที่ใช้จำกัดกระแส(limit current) เพื่อป้องกันการดึงกระแสของอุปกรณ์ หรือในกรณีที่ลัดวงจรวงจร (short circuit) การป้องกันจะแบ่งเป็น 2 อย่าง

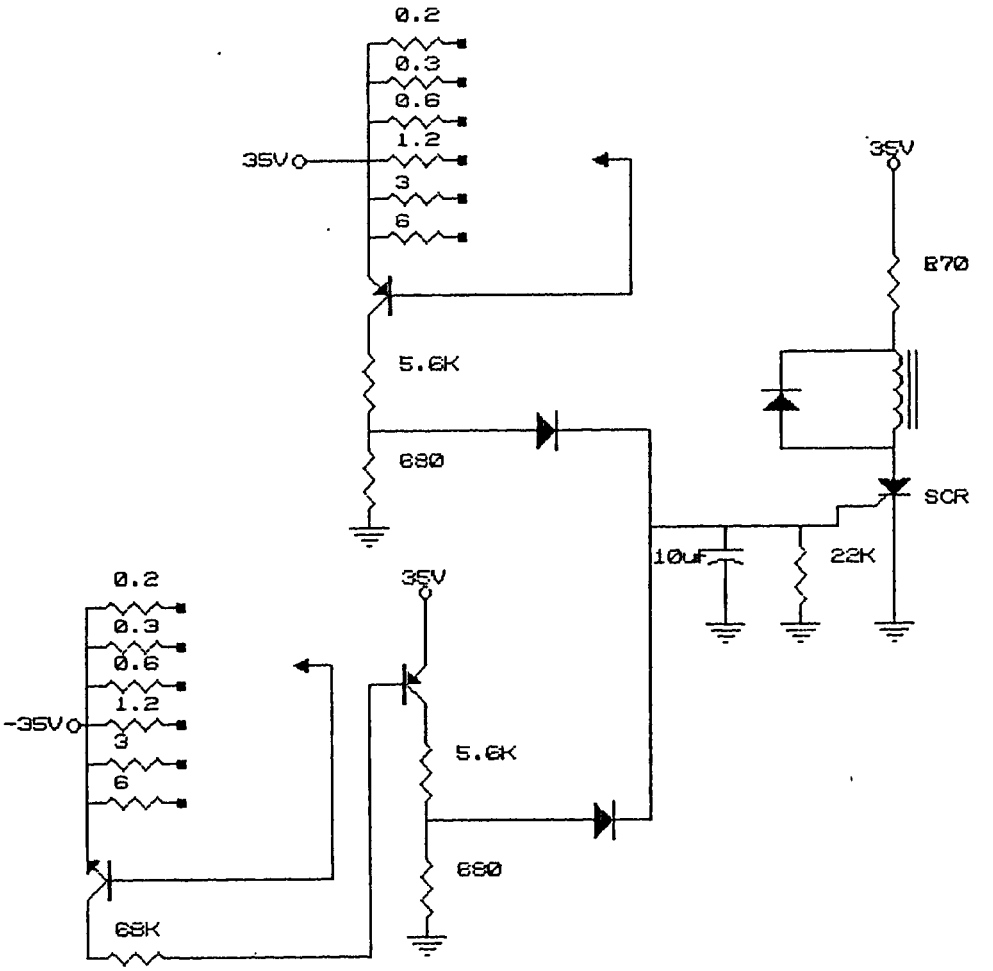
1. การป้องกันวงจรสัญญาณขั้นบันได จะจำกัดกระแสไว้ 6 ค่า คือ ๑๐๐ mA, ๒๐๐ mA, ๕๐๐ mA, 1 A, 2 A และ 3 A ตามวงจรรูปที่ 5.4.1

จากวงจรรูปที่ 5.4.1 ถ้ามีกระแสไหลผ่านความต้านทานจำกัดกระแส แล้วทำให้ค่าของ $V_{E}$ มากกว่าหรือเท่ากับ ๐.๖ โวลท์ จะทำให้ทรานซิสเตอร์ทำงานกระแสจะไหลไปทริก(Trig) ขาเกทของเอสซีอาร์(SCR) ทำให้รีเลย์(Relay)ทำงาน ตัดสัญญาณขั้นบันไดออกจากวงจร การทำงานทั้งภาคบวกและลบจะเหมือนกัน

2. การป้องกันสัญญาณไฟเลี้ยง คือ สัญญาณเต็มคลื่นและสัญญาณไฟตรง โดยจะใช้เซอร์คิทเบรคเกอร์ (circuit braker) 1.5 A




รูปที่ 5.2.2 แสดงวงจรสร้างสัญญาณซายน์และรวมสัญญาณ

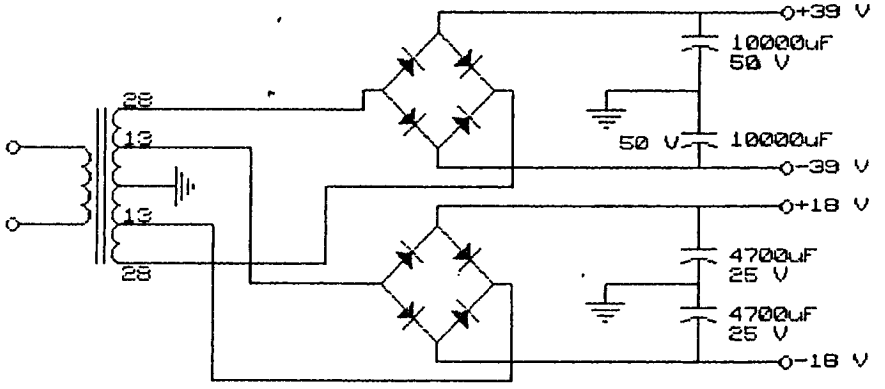



รูปที่ 5.4 แสดงวงจรจำกัดกระแส

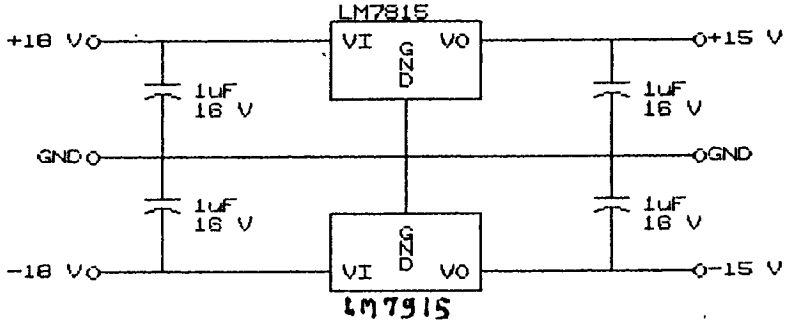
# บทที่ 6
## โครงสร้างและการทำงานวงจรจ่ายไฟเลี้ยงหลัก (Power Supply)

ในส่วนของวงจรจ่ายไฟเลี้ยงนี้ เราจ่ายให้กับวงจรสร้างสัญญาณและวงจรขยายกำลัง เราแบ่งวงจรจ่ายไฟเลี้ยงออกเป็น 4 ชุด คือ

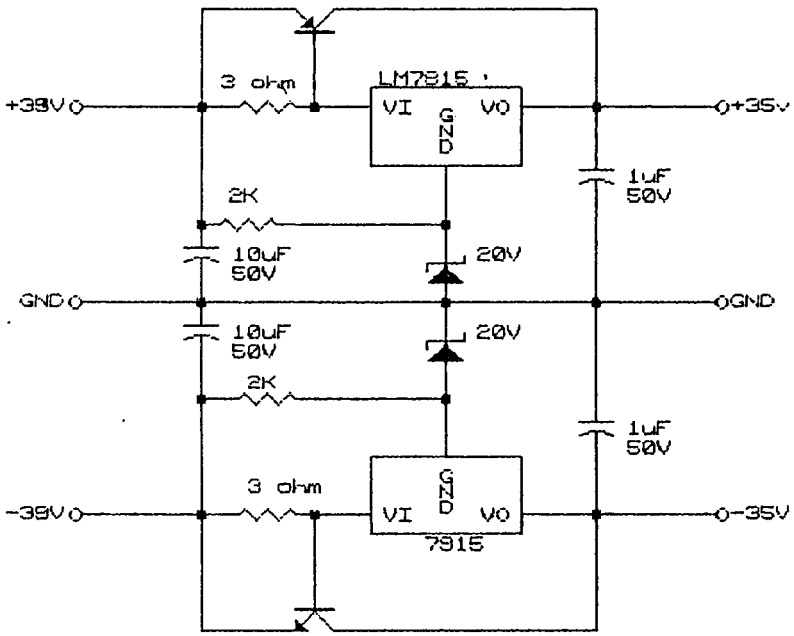
- สำหรับจ่ายให้ วงจรสร้างสัญญาณขั้นบันได ใช้ไฟ +15 และ -15 โวลท์
- สำหรับจ่ายให้ วงจรรขยายกำลังของสัญญาณขั้นบันไดใช้ไฟ +35 และ -35 โวลท์
- สำหรับจ่ายให้ วงจรขยายกำลังไฟตรง ใช้ไฟ บวก-ลบ 28 โวลท์ ถึง บวก-ลบ 280 โวลท์
- และสำหรับจ่ายให้ วงจรสร้างสัญญาณในการสแกนบนจอมอนิเตอร์ใช้ไฟ +5 โวลท์ และ +15 และ -15 โวลท์ ซึ่งได้จากวงจรจ่ายไฟเลี้ยงสร้างสัญญาณขั้นบันได



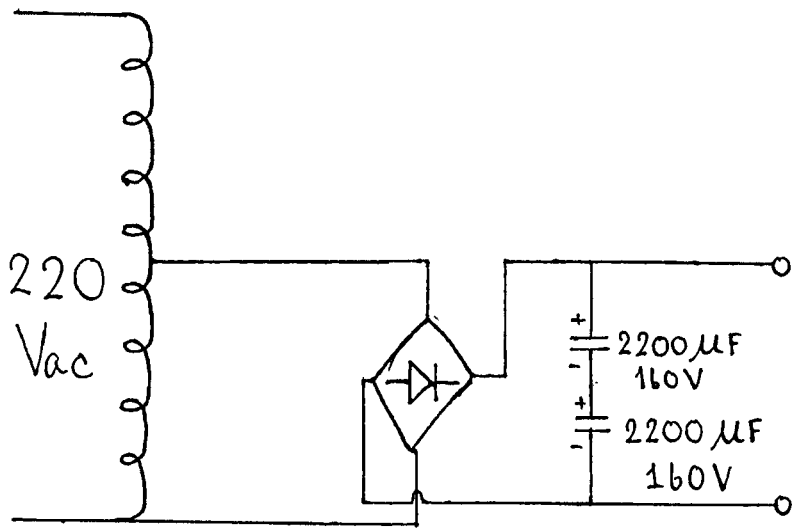

รูปที่ 6.1 วงจรสัญญาณไฟอินพุทของวงจรไฟเลี้ยงขั้นบันได กับขยายกำลังขั้นบันได



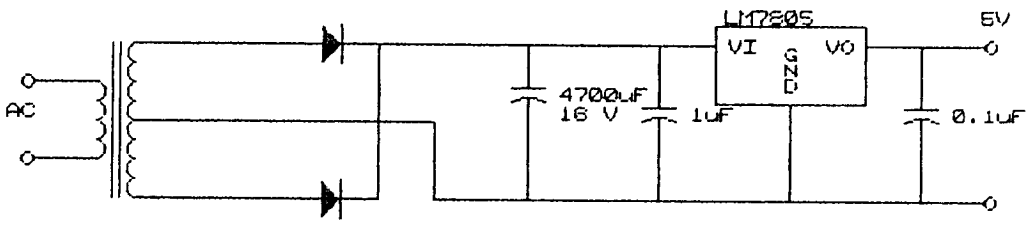

รูปที่ 6.2 วงจรจ่ายไฟเลี้ยงสร้างสัญญาณขั้นบันได



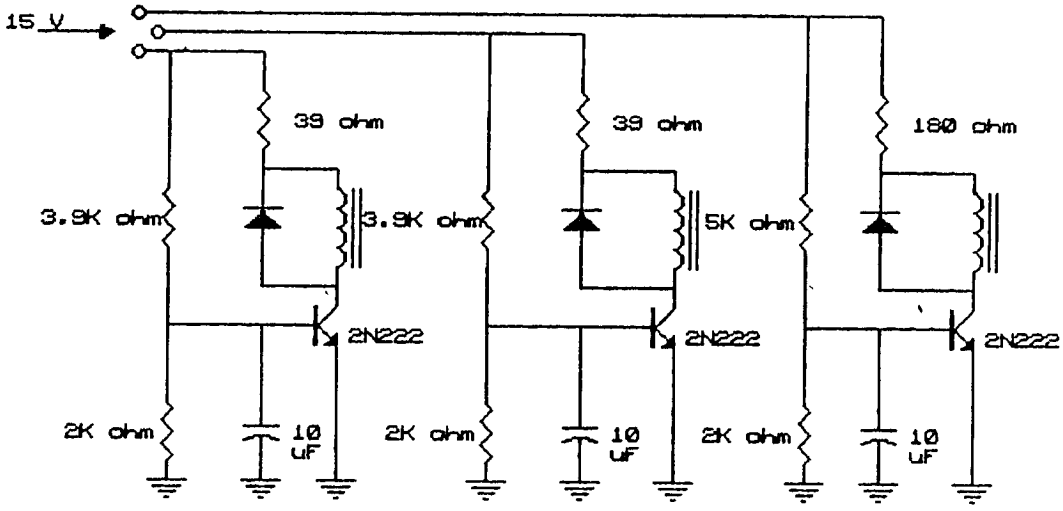

รูปที่ 6.3 วงจรจ่ายไฟเลี้ยงขยายกำลังขั้นบันได




รูปที่ 6.4 วงจรไฟเลี้ยงขยายกำลังไฟตรง




รูปที่ 6.5 วงจรไฟเลี้ยงในการสแกนบนจอมอนิเตอร์




รูปที่ 6.6 แสดงวงจรสัญญาณควบคุมรีเลย์

# บทที่ 7
# การทำงานของภาคแสดงผลออกจอมอนิเตอร์

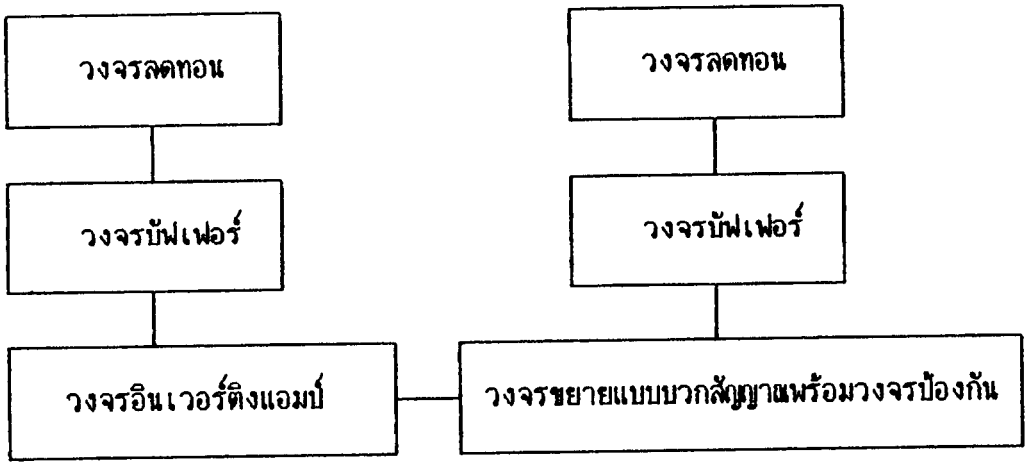
การแสดงผลออกจอมอนิเตอร์นั้น เราสามารถแบ่งวงจรออกเป็นส่วนย่อยได้ 3 ส่วน คือ

1. ส่วนบัฟเฟอร์ ส่วนลดทอนสัญญาณ ส่วนวงจรขยายแบบรวมสัญญาณ และวงจรขยาย
2. ส่วนแปลงสัญญาณ ส่วนเก็บข้อมูล และส่วนวงจรควบคุม
3. ส่วนแสดงข้อมูล และส่วนสร้างสัญญาณเพื่อนำข้อมูลออกจอมอนิเตอร์

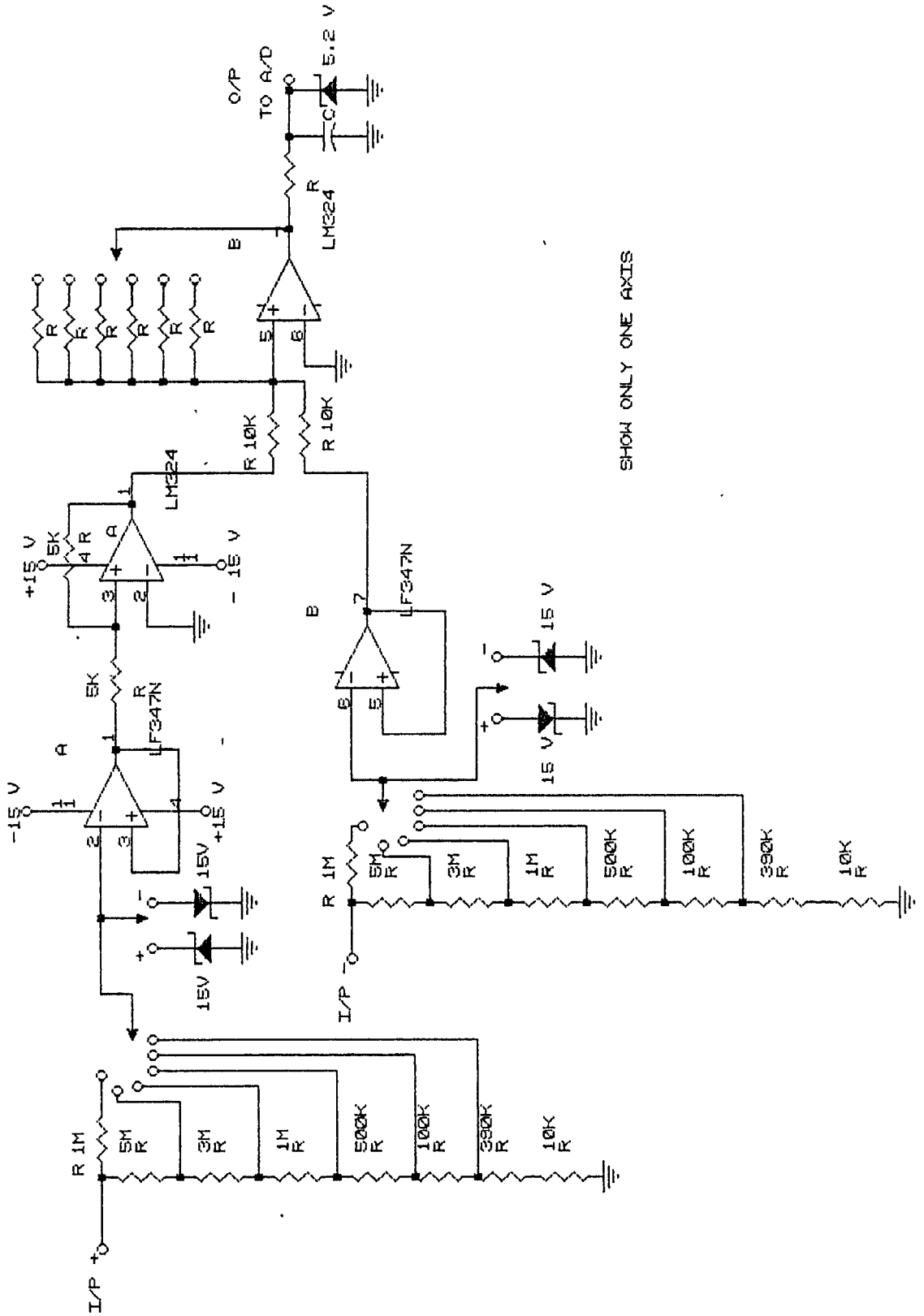
## 7.1 ส่วนบัฟเฟอร์ ส่วนลดทอนสัญญาณ

ปรกติในเครื่องมือวัดนั้น อินพุทอิมพีแดนซ์จะมีค่าที่สูงๆ ดังนั้น ก่อนนำข้อมูลแสดงผลควรจะต้องผ่านวงจรบัฟเฟอร์ ในที่นี้เราใช้เฟทออปแอมป์ต่อแบบนอน-อินเวอร์ติ้งแอมป์ที่มีอัตราขยายเท่ากับ 1 ซึ่งจะทำให้มีอินพุทอิมพีแดนซ์สูงมาก และเนื่องจากว่าออปแอมป์สามารถรับอิมพุทได้สูงสุดได้ไม่เกินไฟเลี้ยงซึ่งเราใช้บวกลบ 15 โวลท์ ในขณะที่อินพุทที่วัดจริงสามารถมีค่าสูงได้ถึงบวก-ลบ 300 โวลท์ จึงต้องมีวงจรลดทอนสัญญาณโดยใช้ความต้านทานแบ่งแรงดัน และเนื่องจากอินพุทอิมพีแดนซ์มีค่าสูงมากเราจึงสามารถใช้ความต้านทานค่าสูงๆในการลดทอนได้ และใช้ซีเนอร์ไดโอด 15 โวลท์ เพื่อป้องกันไม่ให้สัญญาณอินพุทของออปแอมป์มีขนาดเกินบวก-ลบ 15 โวลท์

สัญญาณลดทอนจากเอาท์พุทออปแอมป์จะนำไปเข้าวงจรขยายแบบรวมสัญญาณ โดยมีสัญญาณสัญญาณหนึ่งถูกกลับเฟสให้เป็นลบ เมื่อนำมาบวกกันจะได้สัญญาณซึ่งหักล้างกัน ส่วนอัตราขยายของวงจรขยายสามารถปรับให้มากหรือน้อยได้ ที่ภาคเอาท์พุทของวงจรขยายแบบรวมสัญญาณ จะมีไดโอดและซีเนอร์ไดโอด 5.1 โวลท์เพื่อให้เอาท์พุทมีค่าอยู่ระหว่าง 0 ถึง 5 โวลท์เพื่อป้องกันอินพุทของภาคถัดไป และมีอาร์ซีฟิลเตอร์ ซึ่งสามารถเขียนผังการทำงานของส่วนนี้ได้ดังนี้




รูปที่ 7.1.1 แสดงผังการทำงานเฉพาะทางแกนเดียว




รูปที่ 7.1.2 แสดงวงจรลดทอดที่ใช้งาน

7.2 ส่วนแปลงข้อมูล และเก็บข้อมูลพร้อมทั้งวงจรควบคุม

สัญญาณโวลเตจที่ได้จากวงจรลดทอนนั้น จะนำไปเข้าวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล แล้วจึงนำค่าที่ได้เก็บเข้าสู่หน่วยความจำแรม เพื่อเตรียมแสดงผลบนจอ ซึ่งจะแบ่งเป็นข้อย่อยได้ คือ

7.2.1 ลักษณะการทำงานของเอทูดีที่ใช้งาน

อุปกรณ์ในการแปลงสัญญาณที่ใช้จริงคือเบอร์ ADC 0820 ซึ่งใช้เวลาในการแปลงสัญญาณเพียง 4.5 ไมโครวินาที ซึ่งมีการทำงานแบบฮาล์ฟแฟลช(half flash)

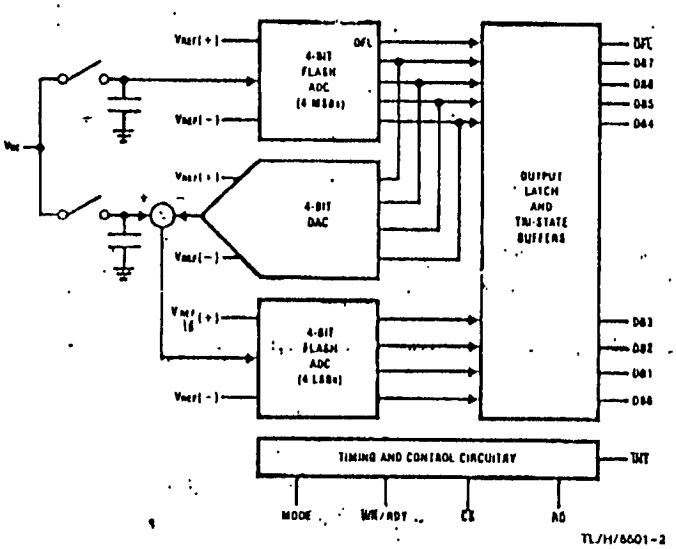



FIGURE 1

รูปที่ 7.2.1.1 ผังแสดงการต่อและหน้าที่การทำงานของ เอทูดี 0820

ซึ่งประกอบด้วยส่วนต่างๆดังต่อไปนี้

1. วงจรแฟลช 4 บิทนัยสำคัญสูงสุด( most significant flash )
2. วงจรแปลงดิจิตอล 4 บิทเป็นสัญญาณอนาลอก
3. วงจรแฟลช 4 บิทนัยสำคัญต่ำสุด( least significant flash )
4. วงจรควบคุม
5. วงจรเอาท์พุทแลทช์และไตรสเตทบัฟเฟอร์( Tri-state buffer )

1. วงจรแฟลช 4 บิทนัยสำคัญสูงสุด

ประกอบด้วย

1. คอมพาเรเตอร์ 15 ตัว และค่าความต้านทานแบ่งแรงดัน 15 ตัว เพื่อเป็นแรงดันอ้างอิงให้กับคอมพาเรเตอร์ทั้ง 15 ตัว

2. วงจรถอดรหัส

มีหลักการดังนี้ เมื่อมีสัญญาณอินพุทเข้ามา คอมพาเรเตอร์จะทำการเปรียบเทียบแรงดันอินพุทกับแรงดันอ้างอิงค่าต่างๆ จนได้ค่าเอาท์พุทหนึ่งค่า แล้วจะผ่านเข้าสู่วงจรถอดรหัส ให้ได้เป็นสัญญาณไบนารี 4 บิทนัยสำคัญสูงสุด

2. วงจรแปลงสัญญาณดิจิตอล 4 บิทเป็นอนาลอก

โครงสร้างเป็นวงจรอนาลอกเป็นดิจิตอลขนาด 4 บิท มีหน้าที่แปลงสัญญาณดิจิตอลขนาด 4 บิท จากวงจรส่วนแฟลช 4 บิทนัยสำคัญสูงสุดให้เป็นสัญญาณอนาลอก เพื่อจะนำไปสู่วงจรแฟลช 4 บิทนัยสำคัญต่ำสุด

3. วงจรแฟลช 4 บิทนัยสำคัญต่ำสุด

ประกอบด้วย

1. คอมพาเรเตอร์ 15 ตัวและความต้านทานแบ่งแรงดันอ้างอิงชุดเดียวกับที่ใช้ในวงจรแฟลช 4 บิทนัยสำคัญสูงสุด

2. วงจรถอดรหัส

มีการทำงานดังนี้ แรงดันที่ได้จากวงจรแปลงสัญญาณดิจิตอล 4 บิทเป็นสัญญาณอนาลอก จะถูกนำมาเปรียบเทียบกับแรงดันอ้างอิง ซึ่งจะทำให้ได้ค่าเอาท์พุทออกมาค่าหนึ่ง และผ่านวงจรถอดรหัสซึ่งจะทำการถอดระหัสสัญญาณจากคอมพาราเตอร์ให้เป็นสัญญาณไบนารี่ 4 บิทนัยสำคัญต่ำสุด

4. วงจรควบคุม

วงจรนี้ทำหน้าที่รับสัญญาณควบคุมสัญญาณจากภายนอก เพื่อนำมาควบคุมการทำงานภายในระบบให้ถูกต้อง เช่น สัญญาณการเขียน เป็นต้น

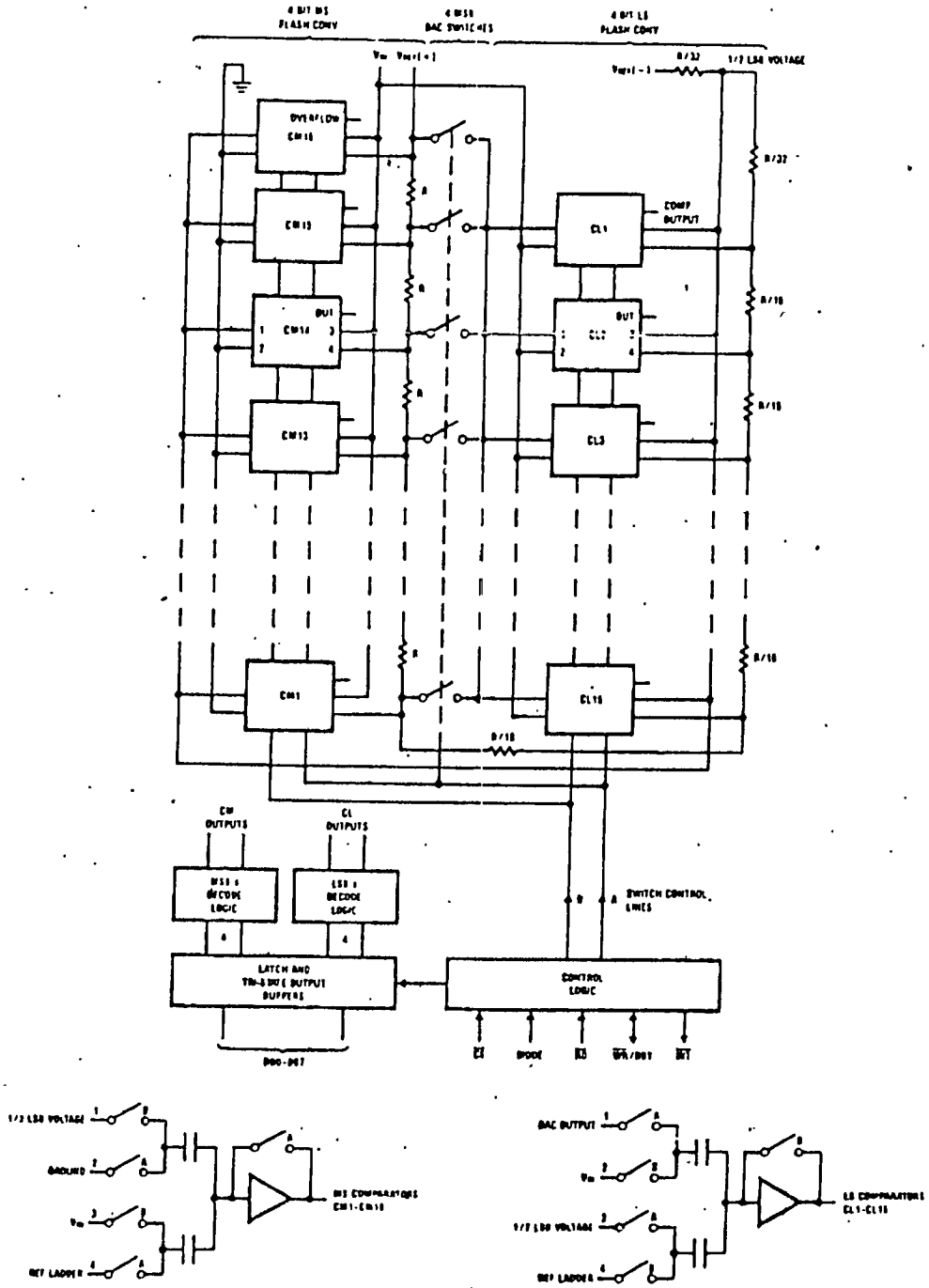
5. วงจรเอาท์พุทแลทช์และไตรสเตทบัฟเฟอร์

วงจรนี้ทำหน้าที่คงค่าของสัญญาณดิจิตอลเอาท์พุททั้ง 8 บิทไว้ในขณะที่ยังไม่ได้แปลงสัญญาณในครั้งต่อไป และเมื่อวงจรส่วนนี้ไม่ทำงาน ก็จะมีความต้านทานสูงมาก ทำให้ตัดขาดจากดาต้าบัส

ผังการทำงานของวงจรในภาคเอ-ทู-ดีแสดงได้ดังรูป 7.2.1.2

เอ-ทู-ดี 0820 นั้น การแปลงอนาลอกเป็นดิจิตอล ใช้ 4 บิทแฟลช 2 ชุด ในการทำให้ได้ดิจิตอล 8 บิท แต่ละแฟลชจะใช้ 15 คอมพาเรเตอร์ เพื่อเปรียบเทียบกับสัญญาณอินพุทซึ่งไม่รู้ค่ากับสัญญาณอ้างอิง เพื่อให้ได้สัญญาณดิจิตอล 4 บิท

แฟลชชุดแรก จะทำให้สัญญาณดิจิตอล 4 บิทนัยสำคัญสูง ผ่านเข้าวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอกเพื่อสร้างสัญญาณอนาลอก(มีดี-ทู-เอ ภายใน) เพื่อนำไปหักล้างกับสัญญาณอินพุท และค่าแตกต่างของสัญญาณจะถูกแปลงเป็นดิจิตอล 4 บิทนัยสำคัญต่ำโดยแฟลชชุดที่ 2 ซึ่งเมื่อรวมกับชุดแรกแล้วก็จะเป็น 8 บิท

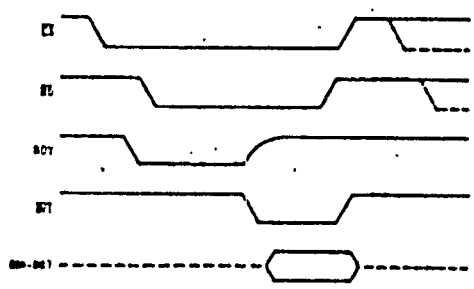


รูปที่ 7.2.1.2 แสดงผังการทำงานของเอ-ทู-ดี

เอ-ทู-ดี 0820 มีวิธีการต่อพื้นฐานอยู่ 2 วิธีคือ

1. โหมดการอ่าน

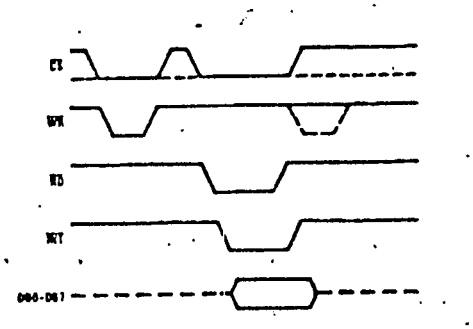
เมื่อขาโหมด(MODE)ต่อกับกราวด์ การแปลงก็จะถูกปรับให้อยู่ในโหมดการอ่าน($\overline{RD}$) การแปลงจะสมบูรณ์โดยการทำให้สัญญาณการอ่านมีระดับต่ำ(LOW) จนกระทั่งสัญญาณข้อมูลปรากฏออกมา และสัญญาณอินเตอร์รัพท์($\overline{INT}$) จะมีระดับต่ำที่ตอนท้ายของการแปลงดังรูปที่ 7.2.1.3



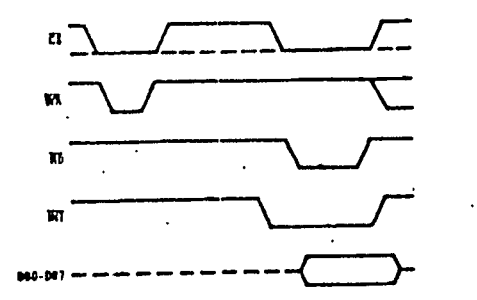
รูปที่ 7.2.1.3 แผนภูมิเวลาโหมดการอ่านขา 7 เป็นระดับต่ำ

2. โหมดเขียน-อ่าน

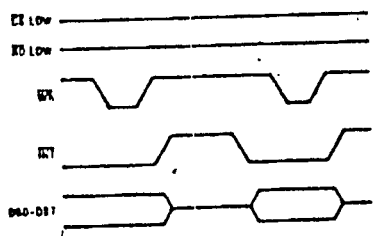
เมื่อขาโหมดต่อกับสัญญาณระดับสูง(HIGH) การแปลงก็จะถูกตั้งให้อยู่ในโหมดการเขียน-อ่าน ซึ่งมีสัญญาณควบคุมต่างๆ 3 แบบ ดังรูป 7.2.1.4



รูปที่ 7.2.1.4 ก โหมดเขียนอ่านเมื่อขา 7 เป็นระดับสูงและ $T_{RD} < T_a$



รูปที่ 7.2.1.4 ข โหมดเขียนอ่านเมื่อขา 7 เป็นระดับสูงและ $T_{RD} > T_a$



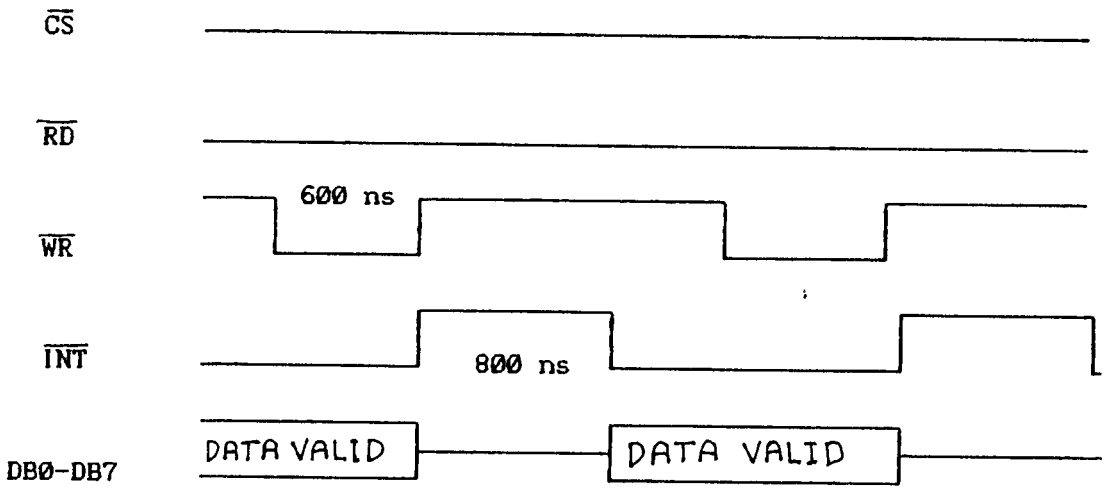
รูปที่ 7.2.1.4 ค โหมดเขียนอ่านเมื่อขา 7 เป็นระดับสูงและเป็นการทำงานตามลำพัง

ในการใช้งาน จะใช้ในโหมดเขียนอ่านเมื่อขา 7 เป็นระดับสูงและเป็นการทำงานตามลำพัง สิ่งแรกที่เราต้องสร้างเพื่อไปควบคุมเอทูดีเบอร์นี้คือ ความถี่ของสัญญาณที่ให้เอ-ทู-ดีสุ่มข้อมูล คาบของสัญญาณที่เข้ามา มีความถี่ประมาณ 200 Hz( สัญญาณครบ 1 รอบ เพื่อสแกนอุปกรณ์ 1 ชิ้น ) และใน 1 ชิ้นเราจะให้ความละเอียดทางแนวนอน 256 จุด ซึ่งจะต้องใช้สัญญาณนาฬิกาที่ใช้สุ่มไม่น้อยกว่า 512 KHz ซึ่งเราใช้ประมาณ 100 KHz สร้างโดยใช้ไอซีเบอร์ 555 สัญญาณนาฬิกาที่ได้นำไปเข้าไอซีโมโนสเตเบิลเบอร์ 74LS123 เพื่อสร้างสัญญาณที่มีช่วงระดับต่ำประมาณ 600 นาโนวินาที เพื่อใช้เป็นสัญญาณให้เอ-ทู-ดีทำงาน

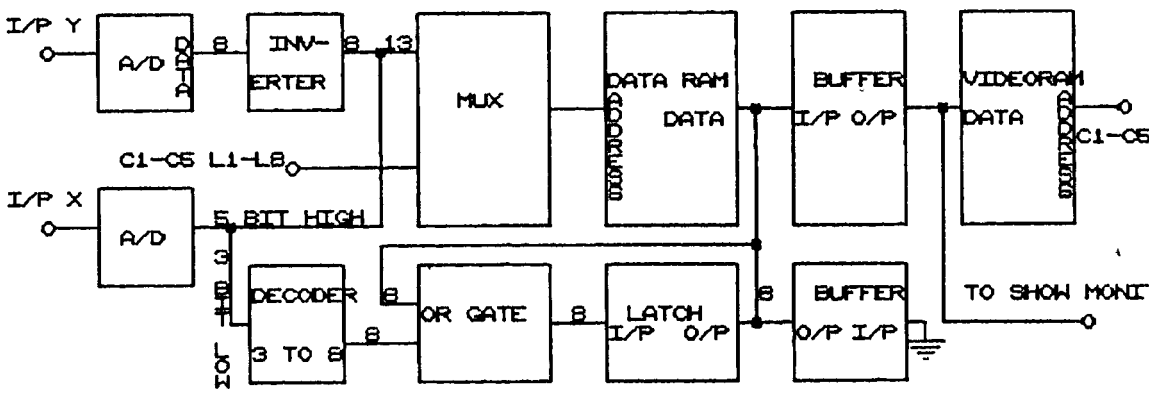
สัญญาณควบคุมที่ต้องใช้เป็นดังนี้

1. สัญญาณ $\overline{CS}$ ต้องเป็นระดับต่ำเพื่อให้เอ-ทู-ดีทำงานได้
2. สัญญาณ $\overline{RD}$ ต้องเป็นระดับต่ำเพื่อให้ส่วนไตรสเตททำงานคือ สามารถส่งข้อมูลออกไปได้ตลอดเวลา
3. สัญญาณ $\overline{INT}$ ถูกควบคุมจากภายในของเอ-ทู-ดี 0820
4. สัญญาณ $\overline{WR}$ การแปลงจะเริ่มต้นเมื่อสัญญาณ WR เปลี่ยนระดับจากสูงมาเป็นต่ำ แล้วเป็นสูงช่วงระยะประมาณ 600 นาโนวินาที หลังจากนั้น 800 นาโนวินาทีสัญญาณที่ถูกแปลงแล้วจะเริ่มถูกส่งมา และจะถูกค้างค่าไว้ที่เอาท์พุทภายในตัวเอ-ทู-ดี

จากแผนภูมิเวลาการทำงานของแต่ละสัญญาณที่เราทราบ เราจำเป็นต้องออกแบบเพียงสัญญาณเดียวคือ สัญญาณ $\overline{WR}$ ซึ่งเราสร้างจากโมโนสเตรเบิลโดยใช้ไอซีเบอร์ 74LS123 ค่าความต้านทานและตัวเก็บประจุหาได้จากตาราง โดยให้คาบเวลาเป็น 600 ns จะใช้ความต้านทาน 2.4 กิโลโอห์ม และตัวเก็บประจุค่า 500 พิโคฟารัด




รูปที่ 7.2.1.5 แสดงผังเวลาของสัญญาณของเอ-ทู-ดี

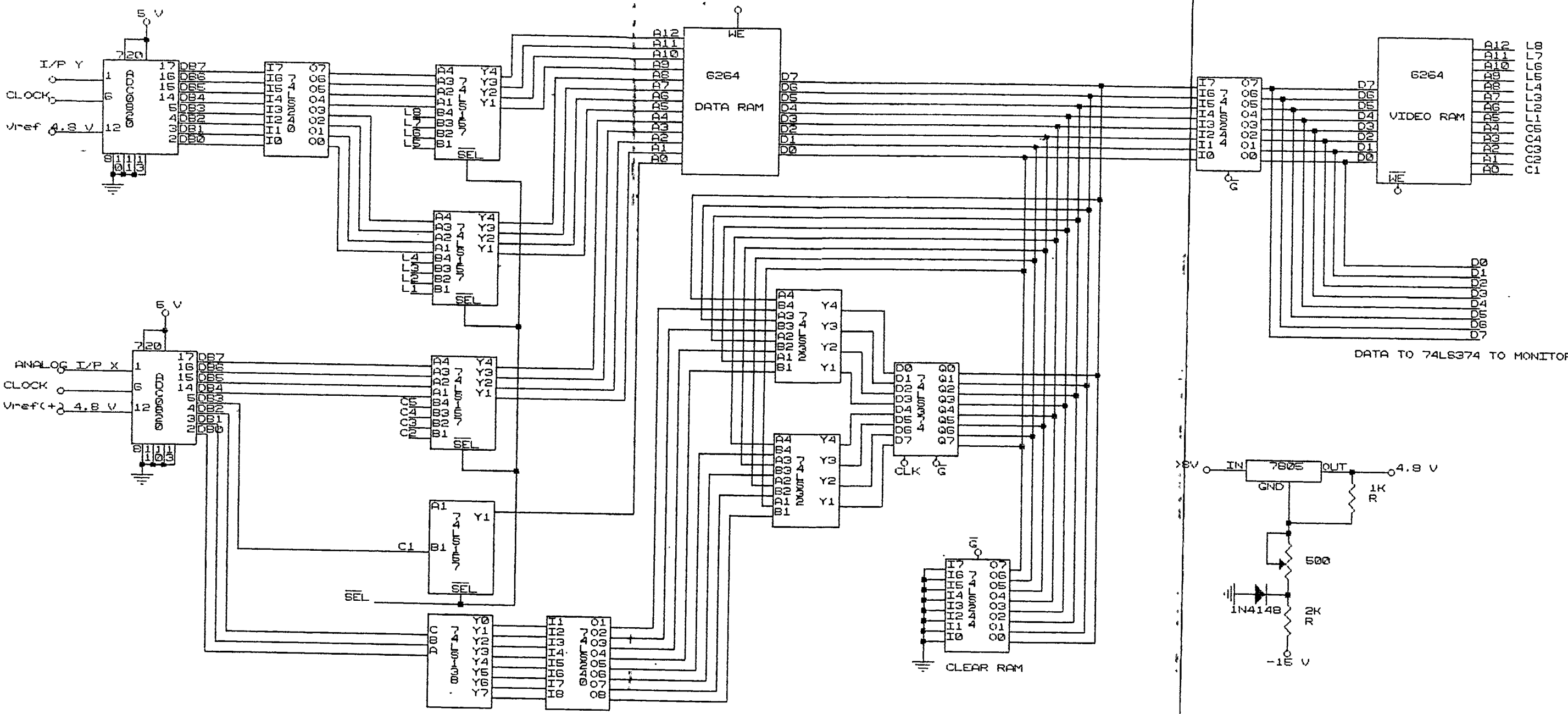



รูปที่ 7.2.2.1 แสดงผังของวงจรเก็บข้อมูลเข้าสู่หน่วยความจำแรม

7.2.2 ส่วนเก็บข้อมูล

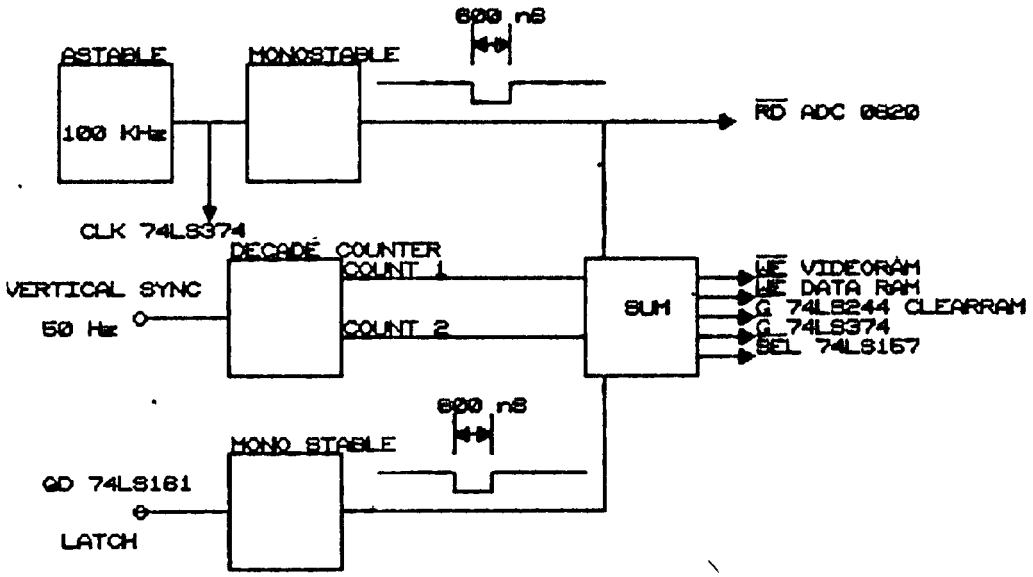
วงจรลดทอน จะมี 2 ชุด ชุดหนึ่งใช้ลดทอนสัญญาณแกน X อีกชุดใช้ลดทอนสัญญาณแกน Y แต่ละชุดจะส่งเอาท์พุทเข้าสู่เอ-ทู-ดีชุดละตัว ซึ่งผังการทำงานของวงจรเก็บข้อมูลเข้าสู่หน่วยความจำแรม แสดงได้ดังในรูปที่ 7.2.2.1

เอาท์พุทของเอ-ทู-ดีทางแกน Y 8 บิทรวมกับเอาท์พุทของเอ-ทู-ดีทางแกน X 5 บิทบน จะเข้าสู่วงจรมัลติเพล็กซ์ทางชุด B และนำสัญญาณ C1 ถึง C5 และ L1 ถึง L8 ของส่วนสร้างสัญญาณที่แสดงภาพออกจอ จะนำมาเข้าทางชุด A ของส่วนมัลติเพล็กซ์ เอาท์พุทของมัลติเพล็กซ์จะเป็นแอดเดรสของแรมเก็บข้อมูล ส่วน 3 บิทล่างของเอ-ทู-ดีแกน X จะเข้าสู่วงจรดีโค้ดเดอร์ออกเป็น 8 บิทเพื่อเขียนเป็นดาต้าของแรม อินพุทโวลเตจหนึ่งค่าจะได้จุดบนจอภาพหนึ่งจุด ซึ่งหมายถึงมีบิทเดียวเท่านั้นที่มีค่าเป็นหนึ่ง เอาท์พุทของดีโค้ดเดอร์จะเข้าสู่อินพุทของออร์เกท 8 ตัว นำมาออร์กับดาต้าเก่าภายในแรมที่แอดเดรสนั้น เพื่อนำจุดที่ได้จากการสุ่มเก็บเป็นดาต้าในแรมที่แอดเดรสซึ่งกำหนดโดย 13 บิทของเอ-ทู-ดีทั้งสองตัว เอาท์พุทของออร์เกททั้ง 8 จะต่อเข้ากับไอซีแลทช์ 74LS374 เนื่องจากในการทำการออร์ดาต้าเก่ากับใหม่เข้าด้วยกัน จะต้องส่งสัญญาณให้อ่านแรมแล้วนำข้อมูลที่ดาต้าเก่าและใหม่มาออร์กัน และเก็บไว้ในแลทช์ 74LS374 ซึ่งมีขาเอาท์พุทต่อกับขาดาต้าของแรม แล้วจึงอ่านเข้าแรมต่อไป ส่วนขาดาต้าของแรมต่อเข้ากับบัฟเฟอร์ 74LS274 สองตัว ตัวหนึ่งสำหรับลบข้อมูลในแรม อีกตัวหนึ่งใช้ในขณะถ่ายข้อมูลในแรมเข้าวีดิโอแรมซึ่งเป็นหน้าที่ของวงจรควบคุม




รูปที่ 7.2.2.2 แสดงวงจรเก็บข้อมูลเข้าสู่แรม

7.2.3 ส่วนควบคุม




รูปที่ 7.2.3.1 แสดงผังการทำงานของวงจรควบคุม

การทำงานจะเริ่มที่สัญญาณ Vsync ( จะกล่าวถึงต่อไป ) ของส่วนสร้างสัญญาณจะใช้เป็นฐานเวลาของการทำงานของส่วนควบคุม เนื่องจากช่วงการถ่ายข้อมูลของแรมทั้งสองตัว และช่วงเวลาที่ลบข้อมูลในแรม จะใช้สัญญาณแอดเดรสที่ได้จากส่วนสร้างสัญญาณที่สแกนออกจอ ซึ่งจะนับครบรอบในช่วงระหว่าง Vsync หนึ่งลูก เราจะนำเอา Vsync มาเข้าวงจรนับไอซี 4017 เพื่อกำหนดช่วงเวลาของการทำงานช่วงต่างๆ ซึ่งแบ่งออกเป็น 3 ช่วงคือ

1. ช่วงลบข้อมูลในแรมที่เก็บข้อมูล

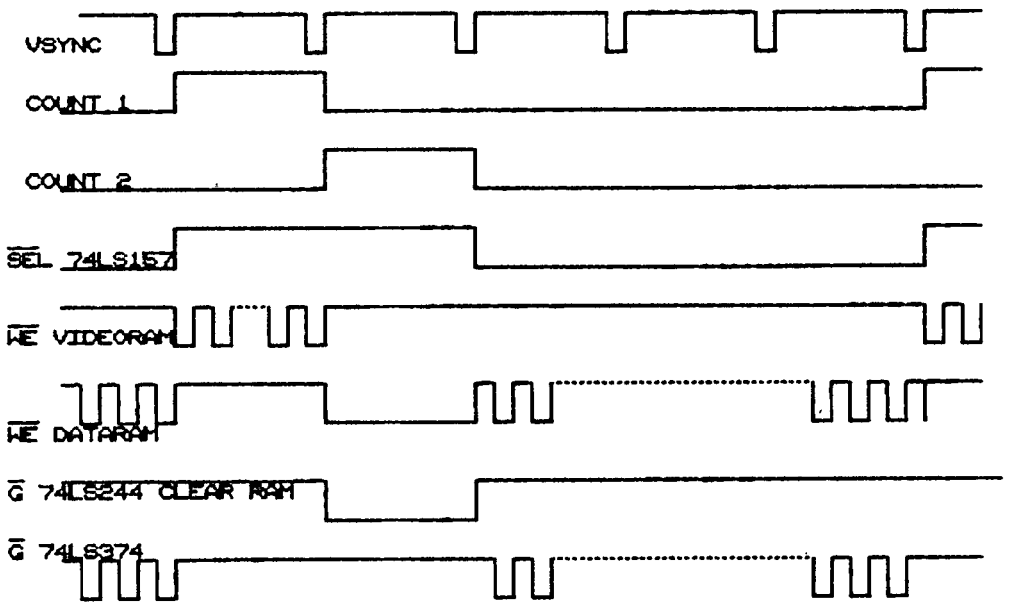
ช่วงนี้เราจะนำค่าศูนย์เข้าไปเก็บในทุกบิทของทุกแอดเดรสในแรม ขาแอดเดรสของแรมจะต่อเข้ากับ C1 - C5 , L1 - L8 โดยใช้ไอซีมัลติเพล็กซ์เบอร์ 74157 ต่อเข้ากับชุด A โดยส่งสัญญาณให้ขา Select ของ 74157 เป็น "1" และให้บัฟเฟอร์ตัว 1 มีสถานะเป็นไตรสเตท เพื่อตัดการเชื่อมของแรมทั้งสอง และให้ตัวแลทช์ 74374 มีเอาท์พุทเป็นไตรสเตท และให้บัฟเฟอร์ 2 "ON" เพื่อนำค่าศูนย์เข้าสู่ขาดาต้าของแรมเก็บข้อมูล พร้อมทั้งให้สัญญาณขา WR ของแรมเก็บข้อมูลเป็น "0" ส่วนวิดิโอแรมก็จะส่งข้อมูลออกจอต่อไป

2. ช่วงเก็บข้อมูลใหม่

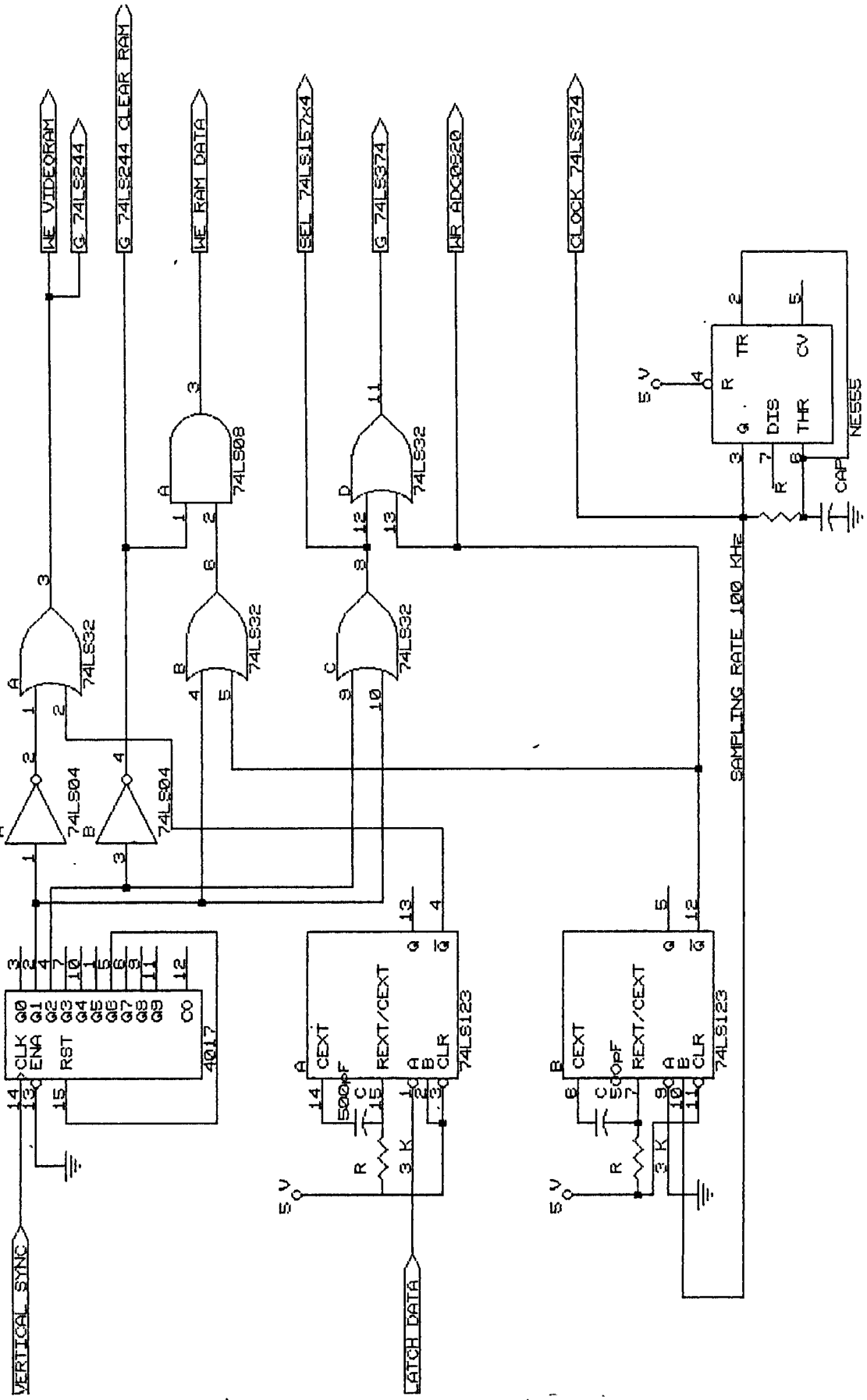
จะเป็นช่วงที่ทำการสุ่มข้อมูลผ่านทางเอ-ทู-ดีเข้าไปเก็บในแรม เริ่มจากส่งสัญญาณสุ่มหนึ่งครั้ง เอ-ทู-ดีจะแปลงสัญญาณของอินพุททั้งสองแกนรวม 16 บิท และจะส่งสัญญาณให้มัลติเพล็กซ์ให้ 13 บิทเข้าสู่ขาแอดเดรสของแรม ส่วนอีก 3 บิทจะถูกถอดรหัสจาก 3 เป็น 8 ซึ่งช่วงนี้จะส่งสสัญญาณให้แรมอ่าน แล้วส่งสัญญาณนาฬิกาให้ 74374 ค้างค่าที่ออร์กันเอาไว้ แล้วจึงส่งสัญญาณให้อ่านข้อมูลเข้าสู่แรม ซึ่งช่วงการเก็บข้อมูลจนครบจะใช้เวลาประมาณ 60 มิลลิวินาที

3. ช่วงถ่ายเทข้อมูล

ช่วงนี้จะให้ 74157 มัลติเพล็กซ์ C1-C5,L1-L8 ให้แรม เพื่อให้แรมอ่านข้อมูลตลอดเวลา และให้บัฟเฟอร์ 1 ผ่านข้อมูลระหว่างแรมทั้งสอง ส่วนบัฟเฟอร์ 2 และ 74374 อยู่ในสถานะไตรสเตท ส่วนวีดิโอแรมจะส่งสัญญาณ WR ให้วีดิโอแรมเขียนข้อมูลเป็นระยะๆ เนื่องจากถ้าให้วีดิโอแรมเขียนข้อมูลตลอดเวลาจะเกิดความผิดพลาด เนื่องจากเวลาหน่วงในตัวมัลติเพล็กซ์ 74157 ทำให้แอดเดรสของแรมทั้งสองตัวมีช่วงที่ไม่ตรงกัน สัญญาณที่ให้วีดิโอแรมนี้สร้างมาจากคล็อก 6 MHz ที่ถูกหาร 8 มาเข้าโมโนสเตเบิลมัลติไวเบรเตอร์




รูปที่ 7.2.3.2 แสดงผังเวลาของสัญญาณควบคุมต่างๆ




รูปที่ 7.2.3.3 แสดงวงจรควบคุมที่ใช้งานจริง

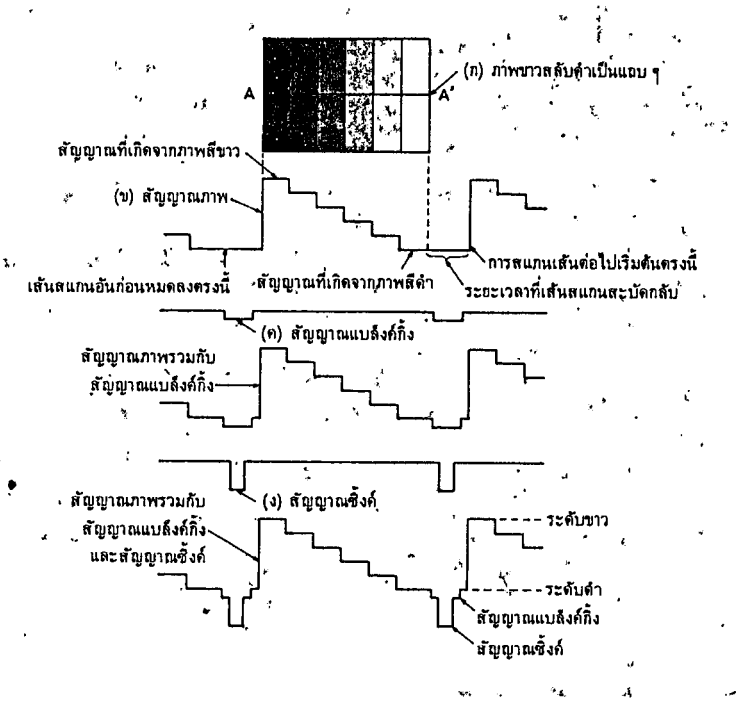
7.3 <u>ส่วนแสดงข้อมูล และส่วนแสดงสัญญาณภาพเพื่อนำข้อมูลออกจอมอนิเตอร์</u>

ในการแสดงภาพบนจอมอนิเตอร์หรือโทรทัศน์นั้น ต้องมีสัญญาณรวม(Composite video) ป้อนที่อินพุทของภาควีดิโอแอม์ปของมัน ซึ่งสัญญาณภาพรวมนี้ประกอบด้วย

-สัญญาณซิงค์ เป็นสัญญาณที่ใช้บังคับให้การสแกนทางเครื่องส่งและเครื่องรับพร้อมกัน ซึ่งประกอบไปด้วยสัญญาณซิงค์ทางแนวนอน( Horizontal sync ) และสัญญาณซิงค์ทางแนวตั้ง (Vertical sync)

-สัญญาณแบล็งกิ้ง เพื่อบังคับให้ช่วงการสะบัดของการสแกนลำอิเลคตรอนมีด ซึ่งมีทั้งสัญญาณแบล็งกิ้งทางแนวนอน และทางแนวตั้ง

-สัญญาณภาพ เป็นสัญญาณที่จะใช้แสดงจุดบนจอภาพ ซึ่งอาจจะได้มาจากกล้องโทรทัศน์ เครื่องเล่นวีดิโอเทป หรืออื่นๆ




รูปที่ 7.3.1 แสดงรูปร่างของสัญญาณโทรทัศน์ที่เกิดจากภาพขาวสลับดำเป็นแถบๆ

สัญญาณซิงค์ทางแนวนอน หรือ Hsync มีความถี่ 15625 Hz มีคาบเวลาเป็น 64 ไมโครวินาที ช่วงการแอคทีฟ(Active)ประมาณ 5 ไมโครวินาที

สัญญาณซิงค์ทางแนวตั้ง หรือ Vsync มีความถี่ 50 Hz มีคาบเวลาเป็น 20 มิลลิวินาที และแอคทีฟนานประมาณ 1 มิลลิวินาที

ส่วนสัญญาณแบล็งกิ้งทั้งสองแกน เป็นช่วงของการลบเส้นสะบัดกลับของการสแกนทั้งในแนวนอน และแนวตั้ง

การแสดงภาพทางดิจิตอลนั้น จะแสดงเฉพาะจุดขาวกับดำ ถ้าลอจิกเป็น"1"จะได้จุดขาว และถ้าลอจิกเป็น"0"จะได้เป็นจุดดำ ความละเอียดของการแสดงผลทำไว้ 256x256 จุด

ผังการทำงานของวงจร

ในวงจรจะมีการสร้างสัญญาณภาพรวม ให้กับจอมอนิเตอร์ ซึ่งจากรูปที่ 7.3.2 จะแบ่งเป็นภาคๆได้คือ

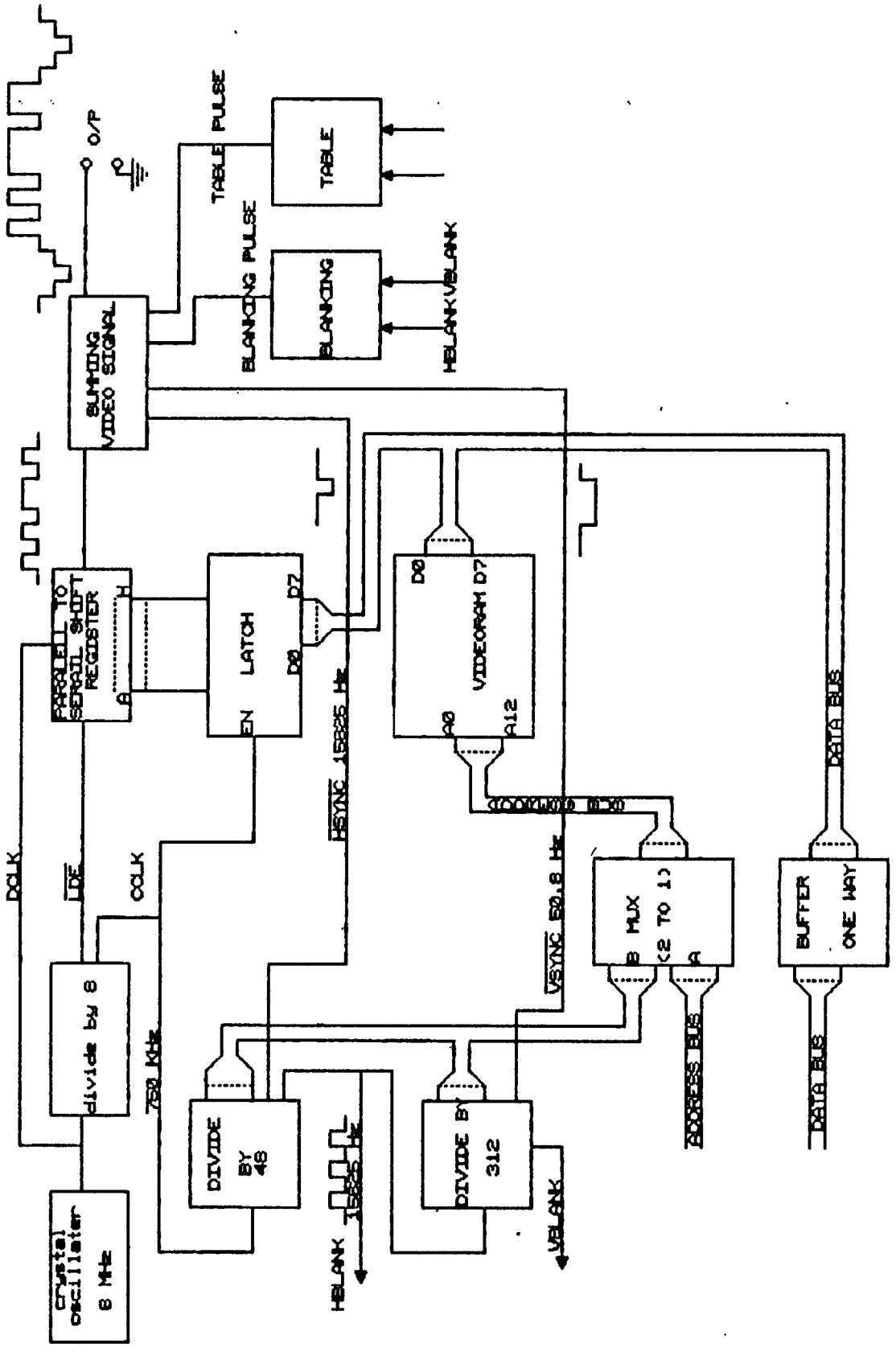
-ภาคออสซิลเลเตอร์ ใช้แบบคริสตอลออสซิลเลเตอร์ ทำหน้าที่กำเนิดสัญญาณนาฬิกาหลักของวงจรที่ความถี่ 6 MHz แล้วนำไปหาร 8 ให้เหลือเป็นความถี่ 750 KHz แล้วนำไปการ 48 อีกเหลือเป็นความถี่ 15,625 Hz ซึ่งเราจะนไความถี่นี้ไปเป็นสัญญาณ Hsync ผลของการหารในภาคนี้จะได้สัญญาณในลักษณะของวงจรนับอีก 5 เส้น ซึ่งมันจะนับ 1-48 ในช่วง Hsync 1 ลูก ซึ่งเราจะนำสัญญาณนี้ไปเป็นแอดเดรสให้กับวีดิโอแรม ในภาคนี้เองก็จะได้สัญญาณ HBLNK ด้วย

จากนั้นเราจะนำสัญญาณความถี่ 15,625 Hz ไปหาร 312 จะได้ความถี่ประมาณ 50 Hz ซึ่งจะใช้เป็นสัญญาณ Vsync และจะได้สัญญาณนับอีก 8 เส้น และจะนำไปรวมกับ 5 เส้นของการหารครั้งก่อน ใช้เป็นแอดเดรสให้กับวีดิโอแรม และจากภาคนี้จะได้สัญญาณ VBLNK ด้วย

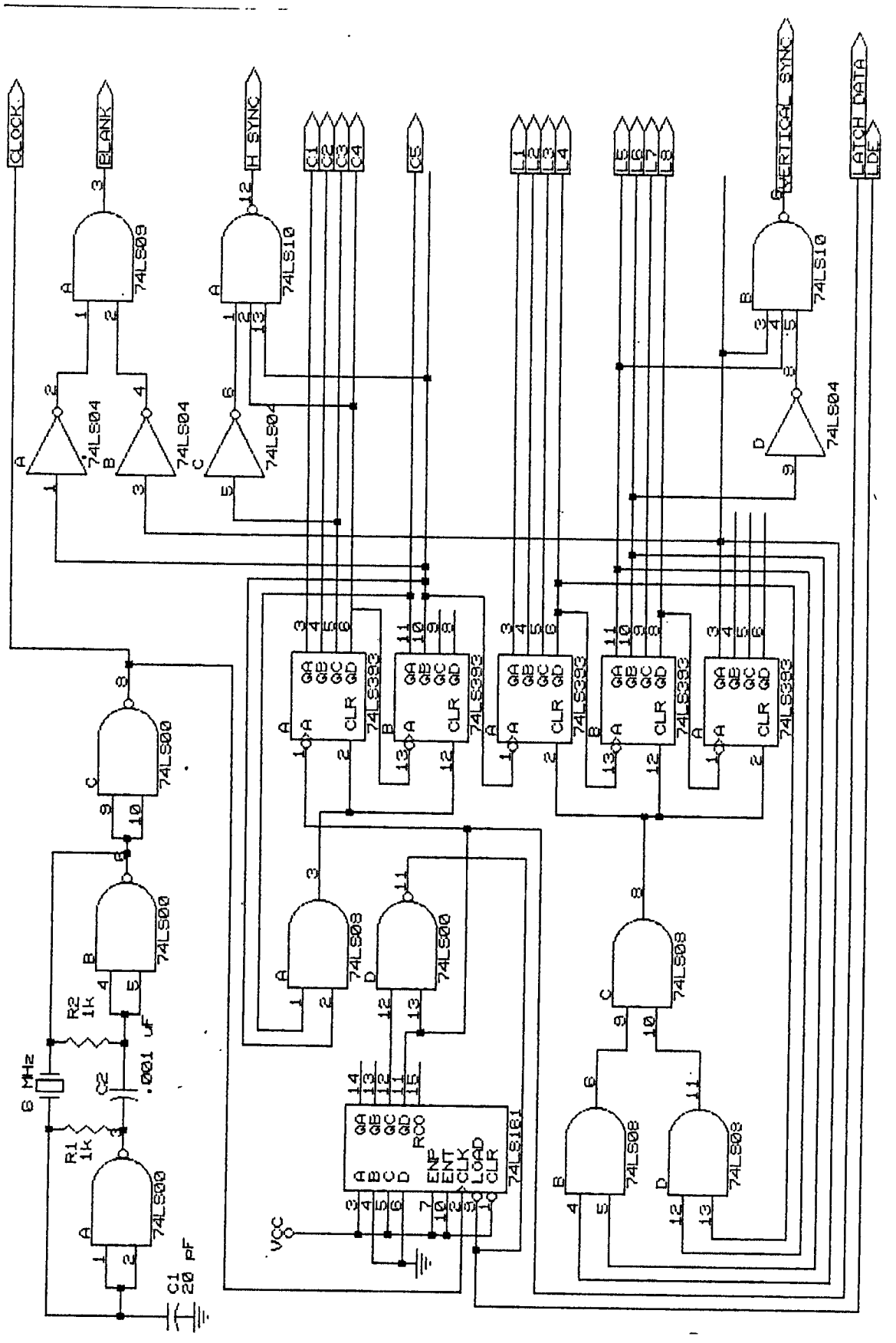
-ภาคแบล็งค์กิ้ง จะทำหน้าที่รวมสัญญาณ HBLNK กับ VBLNK เพื่อให้ได้เป็นสัญญาณแบล็งค์เพียงสัญญาณเดียว

จากแอดเดรสที่ได้จากวงจรหารทั้งสองนั้น เราจะนำมาเข้าแอดเดรสของวีดิโอแรม และนำไปเข้ามัลติเพล็กซ์กับขาดาต้าของ ADC 0820 ทั้งสองตัว ซึ่งกล่าวในตอนต้น โดยให้แอดเดรสที่ได้จากวงจรหารอยู่ทางกลุ่ม A เอาท์พุทของมัลติเพล็กซ์จะต่อเข้าขาแอดเดรสของแรมที่ใช้เก็บข้อมูล ในช่วงของการถ่ายเทข้อมูลในแรม และลบข้อมูลในแรมที่ใช้เก็บข้อมูล ก็จะมัลติเพล็กซ์มาที่ชุด A

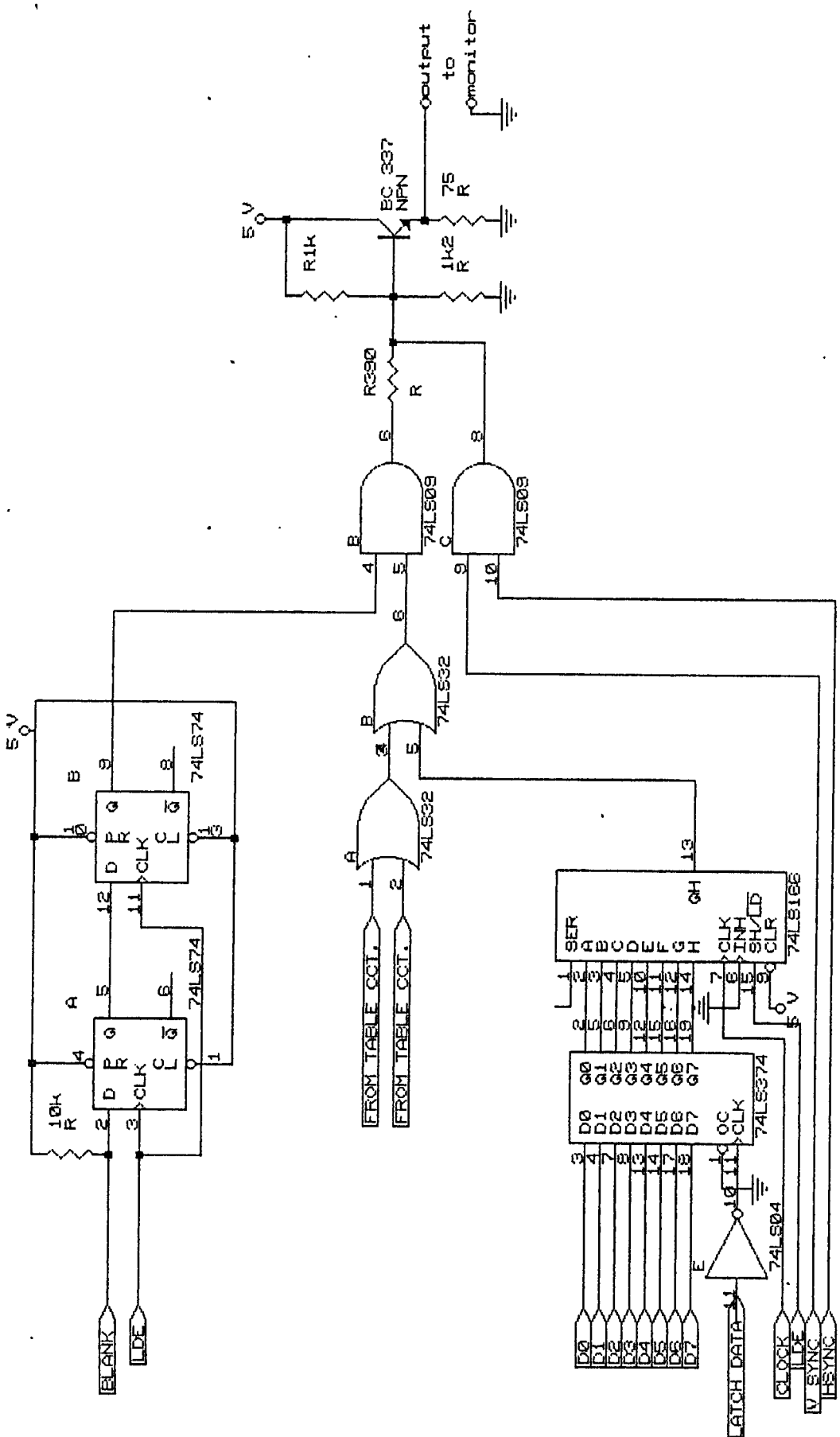
ค่าที่ได้จากดาต้าของวีดิโอแรมเนื่องจากการสแกนแอดเดรสของวงจรหาร ก็จะผ่านวงจรค้างค่า และป้อนให้กับชิฟต์รีจีสเตอร์(Shift register)แบบขนานไปเป็นอนุกรม โดยใช้สัญญาณนาฬิกา 6 Mz เป็นตัวเลื่อนข้อมูลและสัญญาณที่หาร 8 คือ LDE เป็นตัวโหลดข้อมูลเข้าใหม่เมื่อข้อมูลชุดเก่าถูกเลื่อนออกไปหมดแล้ว ซึ่งข้อมูลที่เลื่อนออกไปจากชิฟต์รีจีสเตอร์นี้ จะถูกนำไปเป็นสัญญาณภาพ และจะถูกรวมกับสัญญาณซิงค์และแบล็งค์กิ้ง พร้อมทั้งสัญญาณแสดงตารางบนจอในภาครวมสัญญาณภาพ และเอาท์พุทของภาคนี้ก้สามารถป้อนเข้าเป็นอินพุทของมอนิเตอร์ หรือภาควีดีโอแอมป์ของโทรทัศน์ทั่วไป




รูปที่ 7.3.2 แสดงผังการทำงานของวงจร




รูปที่ 7.3.3ก แสดงวงจรที่ใช้งานจริง



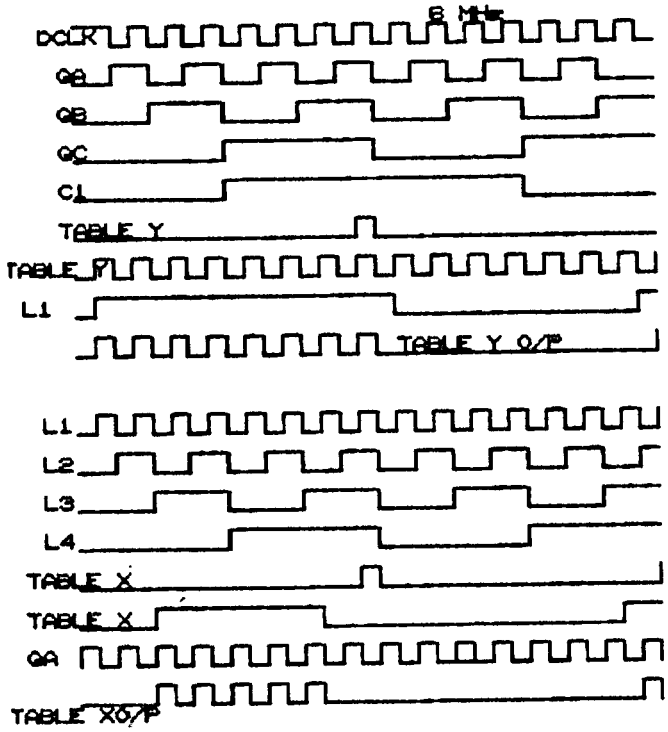

รูปที่ 7.3.3ข แสดงวงจรที่ใช้งานจริง

-ภาคสร้างตาราง

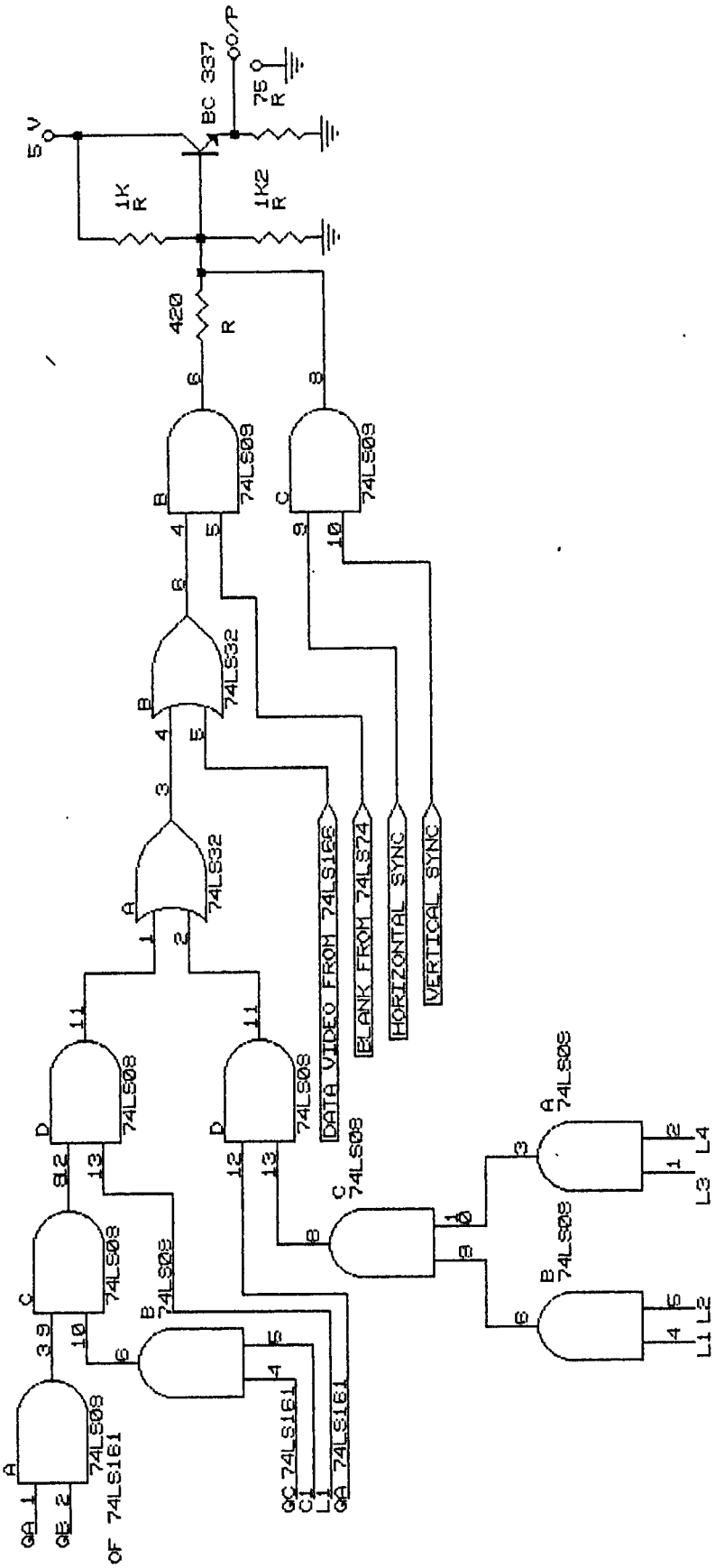
ในการแสดงกราฟบนจอออสซิลโลสโคป เราจะวัดค่าของโวลเตจได้จากตารางบนจอเทียบกับการปรับค่าโวลเตจต่อช่องของออสซิลโลสโคป ส่วนในการแสดงออกจอมอนิเตอร์ เราจำต้องสร้างตารางเพื่อใช้อ้างอิงในการอ่านค่าเช่นเดียวกับสโคป ตารางที่เราต้องการจะมีลักษณะเป็นจุดเว้นจุด มีตารางทั้งแกน X และแกน Y ดังนั้นจะใช้สัญญาณต่างๆนำมา AND กัน ดังภาพที่ 7.3.4

และสามารถแสดงแผนภูมิเวลาของขาต่างๆ และเอาท์พุทที่ได้ ได้ดังภาพที่ 7.3.5

หลังจากได้สัญญาณตารางทั้งสองแกนแล้ว จะนำเอาสัญญาณตารางทั้งสองแกนมารวมกัน โดยใช้ออร์เกท แล้วนำมารวมกับสัญญาณภาพจริงๆด้วยออร์เกทเช่นเดียวกัน แล้วจึงส่งออกจอมอนิเตอร์ต่อไป

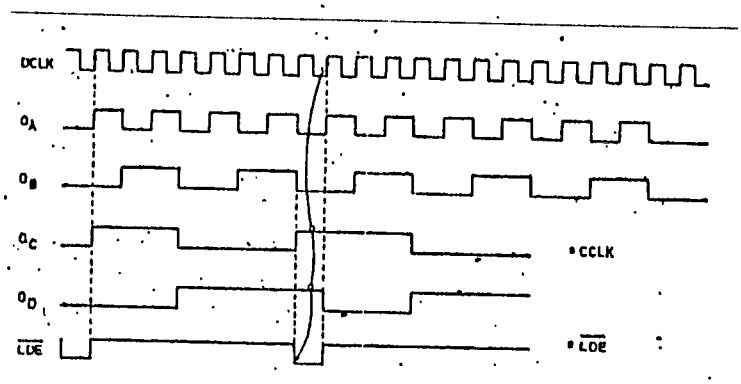



รูปที่ 7.3.4 แสดงแผนภูมิเวลาของสัญญาณในการสร้างตาราง

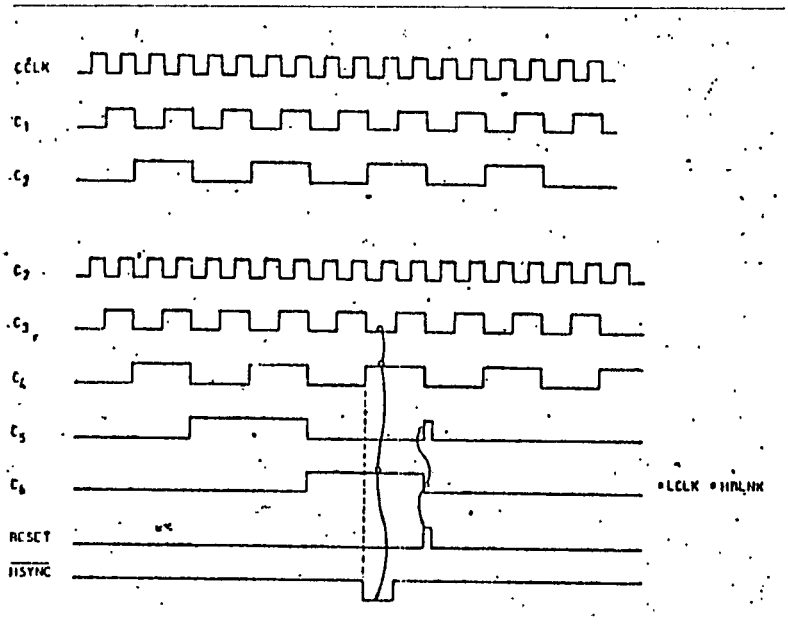



รูปที่ 7.3.5 แสดงวงจรสร้างตาราง

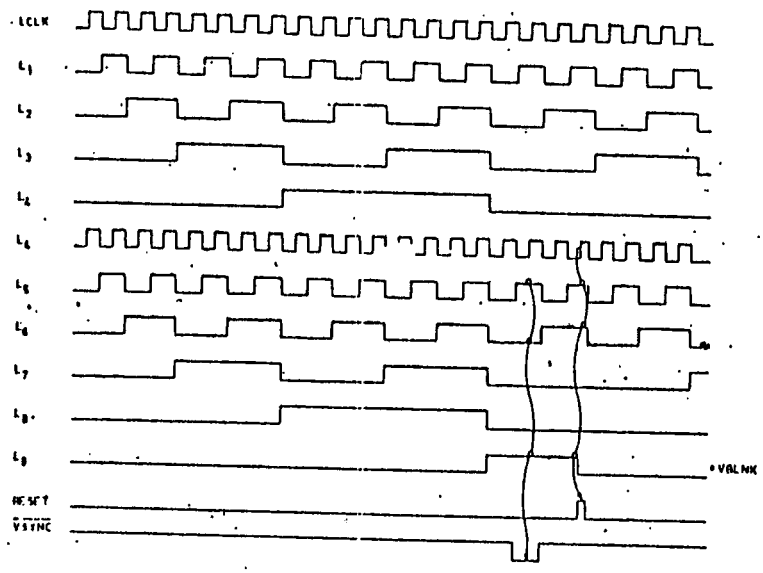
การเกิดสัญญาณต่างๆของสัญญาณภาพรวม แสดงได้ตามรูปข้างล่าง




รูปที่7.3.6 แสดงสัญญาณจากไอซีนับความถี่ 6 MHz




รูปที่ 7.3.7 แสดงผังเวลาของวงจรนับแอดเดรสทางแนวนอน

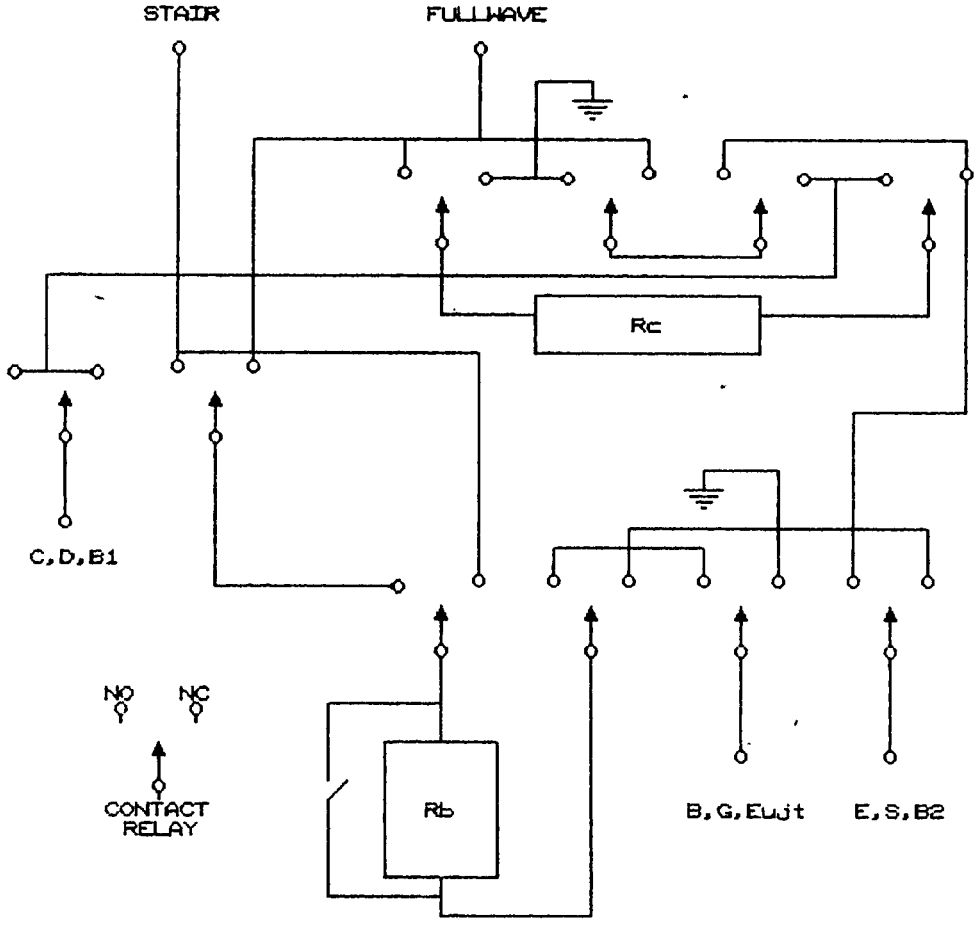



รูปที่ ๓.๓.๑ แสดงสัญญาณของการทำงานของเครื่องกำเนิดสัญญาณแนวตั้ง

# บทที่ 8
# การนำไปใช้งาน และคู่มือการใช้เครื่อง

8.1 ส่วนตัดต่อวงจรที่ใช้ทดสอบ

เนื่องจากสัญญาณที่จะป้อนให้กับอุปกรณ์มีแรงดันและกระแสสูง ดังนั้นการใช้สวิทช์เลือกจะไม่สะดวก และยังสวิทช์ยังเสื่อมสภาพได้ง่าย เนื่องจากการสปาร์คที่หน้าสัมผัส ดังนั้น การตัดต่อจึงใช้รีเลย์แทน การจัดวงจรตัดต่อของรีเลย์เพื่อการเลือกโหมดเป็นดังในรูปที่ 8.1.1




รูปที่ 8.1.1 แสดงวงจรตัดต่อโดยใช้รีเลย์

ส่วนวงจรควบคุมรีเลย์ ได้แสดงไว้แล้วในรูปที่ 6.6 ในบทที่ 6

การเลือกโหมดต่างๆ

Mode 1 : รีเลย์ทุกตัวทำงาน (ใช้ทดสอบทรานซิสเตอร์ และ เฟท)

Mode 2 : รีเลย์ 1 และ 3 ทำงาน ส่วนรีเลย์ 2 ไม่ทำงาน

Mode 3 : รีเลย์ 1 และ 2 ทำงาน ส่วนรีเลย์ 3 ไม่ทำงาน

Mode 4 : รีเลย์ 2 และ 3 ทำงาน ส่วนรีเลย์ 1 ไม่ทำงาน

mode 5 : รีเลย์ทุกตัวทำงาน (ใช้ทดสอบรอยต่อ พีเอ็น และ $BV_{CES}$)

8.2 คู่มือการใช้เครื่อง

8.2.1 ส่วนประกอบของเครื่อง

1. คุณสมบัติของเครื่อง

1.1 สัญญาณอินพุท

- สัญญาณขั้นบันได

เลือกจำนวนขั้น : 3 - 12 ขั้น

เลือกค่าโวลท์ต่อขั้น : 0.2 , 0.3 , 0.4 , 0.5 , 0.6 , 0.7 ,
0.8 , 0.9 , 1.0 , 1.2 , 2.0 , 5.0 โวลท์ต่อขั้น

เลือกกระแส : มี 6 ระดับ
100 , 200 , 500 มิลลิแอมป์
1 , 2 , 3 แอมป์

สัญญาณซายน์ สามารถปรับขนาดของสัญญาณซายน์ และจุดปฏิบัติการ ซึ่งมี 4 ความถี่
500 Hz , 1 KHz , 5 KHz , 10 KHz

1.2 สัญญาณไฟเลี้ยง

สัญญาณเต็มคลื่น สามารถปรับขนาดได้จากแวรีแอคจาก 0 - 320 โวลท์พีค

สัญญาณไฟตรง จะมีอัตราขยาย 6 ระดับ
1 , 2 , 5 , 10 , 15 , 20 เท่า

ส่วนระดับสัญญาณอินพุทของไฟตรงสามารถปรับได้จาก 0 - 14 โวลท์

การจำกัดกระแส ได้ 2.5 แอมป์ ที่ 220 โวลท์สลับ

1.3 อุปกรณ์ต่อในการวัด

-ซ็อกเก็ต (SOCKET)

-แบบจานบิน TO-9 ขนาดใหญ่ 1 ตัว
ขนาดเล็ก 1 ตัว

-แบบ TO-5 และ TO-3 3 ตัว

-สวิทช์ไฟปิด-เปิดเครื่อง(POWER ON-OFF)

-สวิทช์เลือกโหลดไลน์

-สวิทช์เลือกไฟบวก-ไฟลบ

ไฟบวก ใช้กับ ทรานซิสเตอร์แบบเอ็นพีเอ็น เจเฟทเอ็นแชนแนล ยูเจที และ พวกไดโอด ไทริสเตอร์ และ ซีเนอร์ไดโอด

ไฟลบ ใช้กับ ทรานซิสเตอร์แบบพีเอ็นพี เจเฟทพีแชนแนล

-สวิทช์เลือกวัดคุณสมบัติของอุปกรณ์

ZC ( ZERO CURRENT ) , ZV ( ZERO VOLTAGE ) , JFET ( JUNCTION FET ) ,

Tr Eg ( TRANSISTOR EMITTER GND ) , TrBg ( TRANSISTOR BASE GND ) ,

ZERO CURRENT จะวัดในกรณีพังทลาย

-$BV_{cbo}$ เลือกโหมด 2

-$BV_{ebo}$ เลือกโหมด 5

-$BV_{ceo}$ เลือกโหมด 1

ZERO VOLTAGE วัดในกรณีพังทลาย

-$BV_{ces}$ เลือกโหมด 1 ( ใส่ทรานซิสเตอร์ที่ซ็อกเก็ตกรณีทดสอบไดโอด และ กรณีวัดเฟทเพื่อหา $I_{DSS}$ เมื่อ Vg เท่ากับศูนย์โวลท์ .

-TrEg ใช้วัดทรานซิสเตอร์ ยูเจที และ เฟท เมื่อ E ลงกราวด์

-TrBg ใช้วัดทรานซิสเตอร์ กรณี E ลงกราวด์

-JFET ใช้วัดเฟท

-สวิทช์เลือกโหมด

โหมด 1:

ทรานซิสเตอร์ วัด $V_{ce}$ ที่ $I_b$ , $V_{be}$ ที่ $I_b$ และ $V_{ce}$ ที่ $V_{be}$

เฟท วัด $V_{dg}$ ที่ $I_d$ , $V_{gs}$ ที่ $I_s$

ยูเจที วัด $V_{bb}$ ที่ $I_b$ และ $V_{bs}$ ที่ $I_s$

โหมด 2:

ทรานซิสเตอร์ วัด $V_{cb}$ ที่ $I_c$ และ $V_{be}$ ที่ $I_e$

โหมด 3:

ทรานซิสเตอร์ วัด $I_b$ ที่ $I_c$

โหมด 4:

เฟท วัด $V_{gs}$ ที่ $I_s$

โหมด 5:

ไดโอด , ซีเนอร์ไดโอด , ไทริสเตอร์

-สวิทช์เลือก $R_c$ มี 12 ค่า

5 , 10 , 50 , 100 , 500 โอห์ม

1 , 5 , 10 , 50 , 100 , 500 กิโลโอห์ม

และ ความต้านทานภายนอก (ต่อเอง)

-สวิทช์เลือก $R_b$ มี 12 ค่า

5 , 10 , 50 , 100 , 500 โอห์ม

1 , 5 , 10 , 50 , 100 , 500 กิโลโอห์ม

และ ความต้านทานภายนอก (ต่อเอง)

8.2.2 ขั้นเตรียมการทดสอบ

- สวิทช์ปิด-เปิดเครื่อง อยู่ในตำแหน่งปิด
- ปรับแวรีแอคไปที่ศูนย์โวลท์( ซ้ายสุด )
- ปรับอัตราขยายทางดีซีมาที่ 1 เท่า
- ปรับสัญญาณอินพุทดีซีศูนย์โวลท์
- จัดให้ $R_c$ และ $R_b$ อยู่ที่ 500 กิโลโอห์ม
- จำกัดกระแสไว้ที่ 100 มิลลิแอมป์
- ปรับสวิทช์ [NPN-PNP] ตามชนิดอุปกรณ์

ในกรณี ไดโอด ซีเนอร์ไดโอด ไทริสเตอร์ ปรับไปที่ [NPN] จะวัดทั้งไบอัสตรง และไบอัสกลับ

- เลือกสวิทช์อัตราขยายสัญญาณขั้นบันไดไปที่ 0.2 โวลท์ต่อช่อง สำหรับ เจอร์เมนเนียมทรานซิสเตอร์ หรือ 0.7 โวลท์ต่อช่องสำหรับซิลิกอนทรานซิสเตอร์
- เลือกโหลดไลน์ ใช้กรณี ทรานซิสเตอร์ อย่างเดียว
- เลือกสวิทช์โหมดตามคุณสมบัติที่จะวัด

**ข้อควรระวัง**

เพื่อป้องกันการชำรุดของสวิทช์ที่ใช้เลือกค่า $R_b$ และ $R_c$ สำหรับใช้ในการวัดโหมดต่างกัน เมื่อต้องการเปลี่ยนค่าของ $R_c$ และ $R_c$ แต่ละครั้ง ควรปิดสวิทช์ก่อน

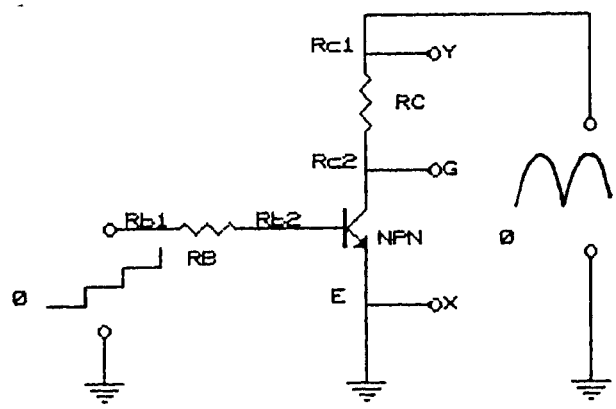
8.2.3 การวัดค่าต่างๆของอุปกรณ์

- ทรานซิสเตอร์ จะแสดงเฉพาะชนิด NPN

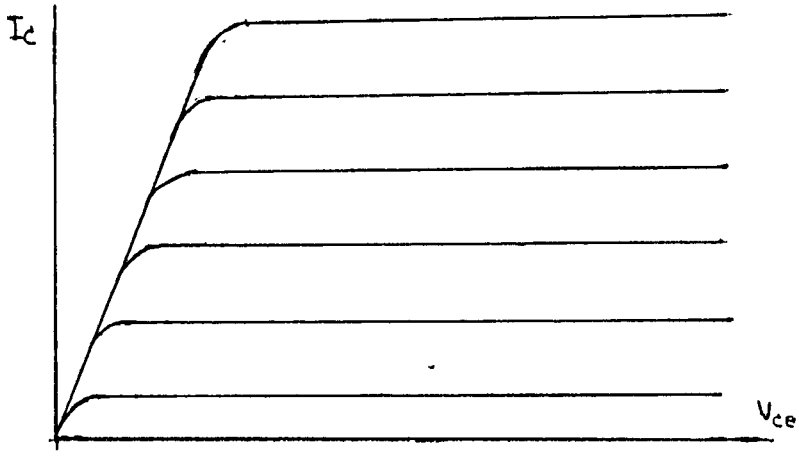
MODE 1

1.1 วัดค่า $V_{ce}$ ||$I_c$ ในกรณี NORMAL

$V_{ce}$ ||$I_c$ CURVE นี้เป็น OUTPUT CHARACTERISTIC ของ NPN TRANSISTOR โดยที่ EMITTER GROUND มี TEST CIRCUIT ดังรูป 8.2.1.1ก และมี CURVE ดังรูป 8.2.1.1ข




รูปที่ 8.2.1.1ก $V_{ce}$ ||$I_c$ TEST CIRCUIT




รูปที่ 8.2.1.1ข แสดง $V_{ce}$ ||$I_c$ CURVE

วิธีการทดสอบ หลังจากผ่านขั้นเตรียมแล้วมีดังนี้

-1 เริ่มแรก

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN¦PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TREg

-เลือก [MODE] เลือก 1

-2 ปรับแวรีแอค เพิ่มขึ้นช้าๆ จะได้เคิร์ฟดังรูปที่ 8.2.1.1ข

-3 สามารถปรับค่า $R_b$ ได้ สังเกตรูปเคิร์ฟ เวลาลดค่า $R_b$ ซึ่งในที่นี้เป็นการเพิ่มค่า $I_b$ ¦STEP

-4 ปรับค่า $R_c$ ให้เหมาะสม ถ้าน้อยเกินไปอาจเกิดอันตรายได้ เวลากระแสสูงไหลผ่าน

-5 การเลือกสแกนโหลดไลน์ จะเลือกไปพร้อมกับการเลือกสัญญาณชายน์ และอัตราขยายของไฟตรง ตามความเหมาะสม

-6 ในที่นี้จะถือว่าค่าของกระแสและโวลเตจ ที่อยู่ในแกน X และ Y มีค่าเป็นบวก ไม่ว่าเคิรฟนั้นจะอยู่ในควอดแรนท์ใด

1.2 การวัดค่า $V_{bb}$ ¦ $I_b$

CHARACTERISTIC CURVE $V_{bb}$ ¦ $I_b$ โดยที่ EMITTER-GROUND เป็นดังรูป 8.2.1.2ข และ TEST CIRCUIT เป็นดังรูป 8.2.1.2ก

วิธีการทดสอบหลังจากผ่านขั้นเตรียมแล้วมีดังนี้

-1 เริ่มแรก

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN¦PNP] เลือก NPN

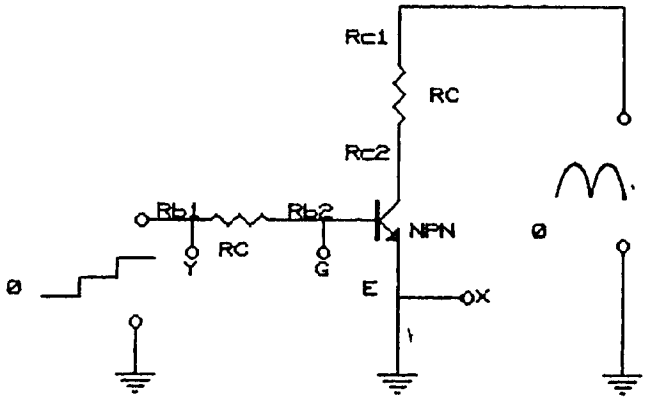
-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TREg

-เลือก [MODE] เลือก 1

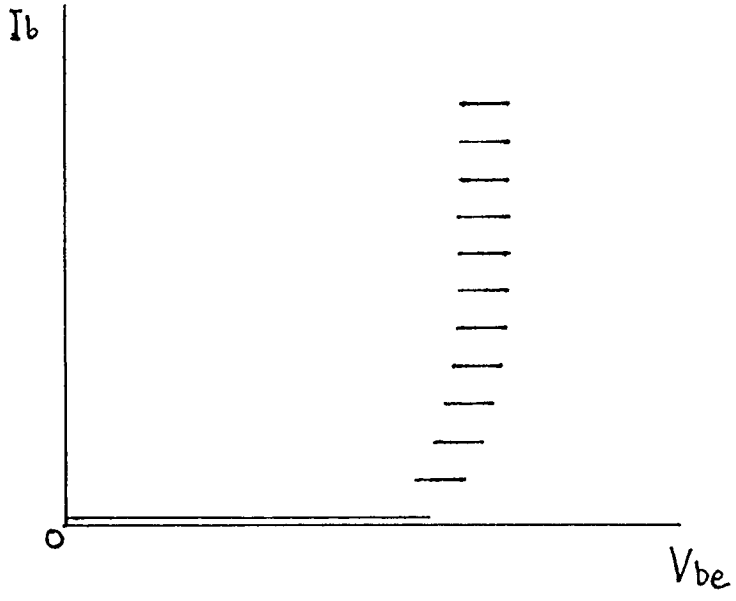
-2 ขั้นตอนต่อไปเหมือนการทดสอบ $V_{cc}$ ¦ $I_c$ ของ TRANSISTOR

-<u>ข้อควรระวัง</u> กระแส $I_c$ อาจจะไหลมากเกินไป เนื่องจากเราไม่เห็นค่ากระแสทางจอออสซิลโลสโคป

-เหมือนการวัด $V_{cc}$ ¦ $I_c$ เพียงแต่เปลี่ยนจุดในการวัดของออสซิลโลสโคป ตามรูป 8.2.1.2




รูปที่ 8.2.1.2ก แสดง $V_{be}$ ! $I_b$ TEST CIRCUIT




รูปที่ 8.2.1.2ข แสดง $V_{be}$ ! $I_b$ CURVE

1.3 การวัด $V_{ce}$ ¦$V_{be}$

CURVE $V_{ce}$ ¦$V_{be}$ โดยที่ EMITTER ลง GROUND แสดงได้ดังรูปที่ 8.2.1.3ก และ มี TEST CIRCUIT ดังรูป 8.3.2ข วิธีการทดสอบหลังจากผ่านขั้นเตรียมแล้วมีดังนี้

-1 เริ่มแรก

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

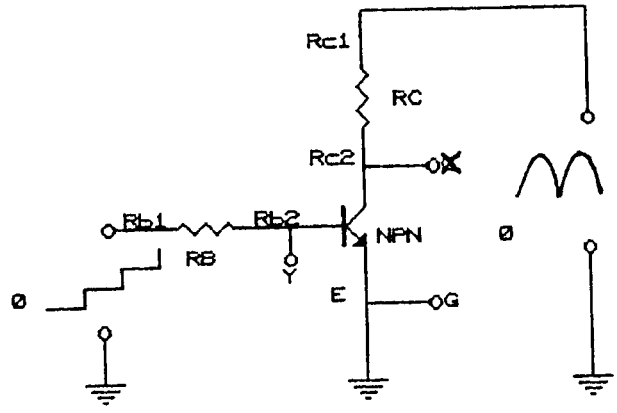
-เลือก [NPN¦PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TREg

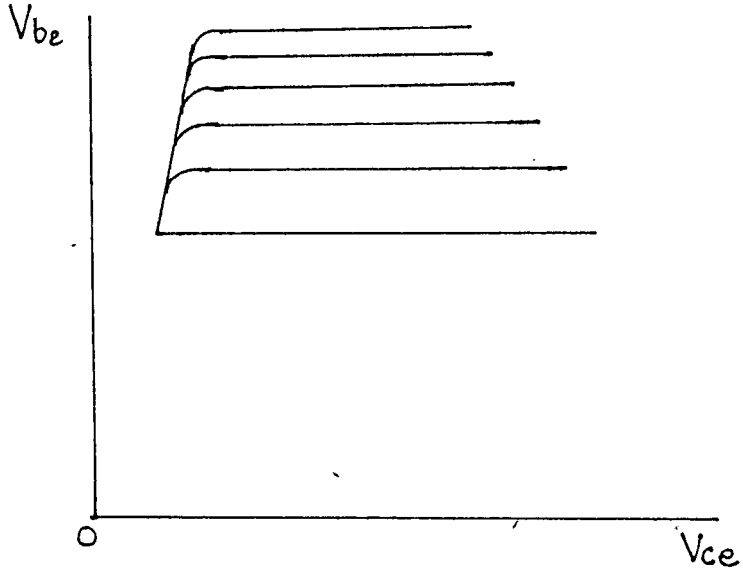
-เลือก [MODE] เลือก 1

-2 ขั้นตอนต่อไปเหมือนการทดสอบ $V_{ce}$ ¦ $I_c$ ของ TRANSISTOR

-เหมือนการวัด $V_{ce}$ ¦$I_c$ เพียงแต่เปลี่ยนจุดในการวัดของออสซิลโลสโคป ตามรูป 8.2.1.3




รูปที่ 8.2.1.3ก แสดง $V_{ce}$ ¦$V_{be}$ TEST CITCUIT




รูปที่ 8.2.1.3ข แสดง $V_{ce}$ ¦$V_{be}$ CURVE

MODE 2

2.1 การวัด $V_{CE}$ ! $I_C$

$V_{CE}$ ! $I_C$ CURVE นี้เป็น OUTPUT CHARACTERISTIC ของ NPN TRANSISTOR ที่มี BASE GROUND โดยมี TEST CIRCUIT ดังรูป 8.2.2.1ก และมีเคิร์ฟดังรูป 8.2.2.1ข

วิธีการทดสอบหลังจากผ่านขั้นเตรียม มีดังนี้

-1 เริ่มแรก

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN!PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TRBg

-เลือก [MODE] เลือก 2

-2 ปรับแวรีแอค เพิ่มขึ้นช้าๆ จะได้เคิร์ฟดังรูปที่ 8.2.2.1ข

-3 สามารถปรับค่า $R_B$ ได้ สังเกตรูปเคิร์ฟ เวลาลดค่า $R_B$ ซึ่งในที่นี้เป็นการเพิ่มค่า $I_B$ !STEP

-4 ปรับค่า $R_C$ ให้เหมาะสม ถ้าน้อยเกินไปอาจเกิดอันตรายได้ เวลากระแสสูงไหลผ่าน

-5 การเลือกสแกนโหลดไลน์ จะเลือกไปพร้อมกับการเลือกสัญญาณซายน์ และอัตราขยายของไฟตรง ตามความเหมาะสม

-6 ในที่นี้จะถือว่าค่าของกระแสและโวลเตจ ที่อยู่ในแกน X และ Y มีค่าเป็นบวก ไม่ว่าเคิรฟนั้นจะอยู่ในควอดแรนท์ใด

2.2 การวัด $V_{BE}$ ! $I_B$

$V_{BE}$ ! $I_B$ เคิร์ฟนี้เป็นของ NPN TRANSISTOR โดยที่ขา BASE เป็น GROUND แสดงตามรูป 8.2.2.2ข และมี TEST CIRCUIT ตามรูป 8.2.2.2ก

วิธีการทดสอบ หลังจากผ่านขั้นเตรียมแล้ว มีดังนี้

-1 เริ่มแรก

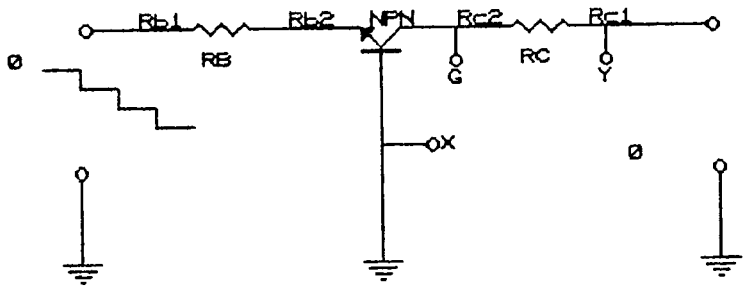
-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN!PNP] เลือก NPN

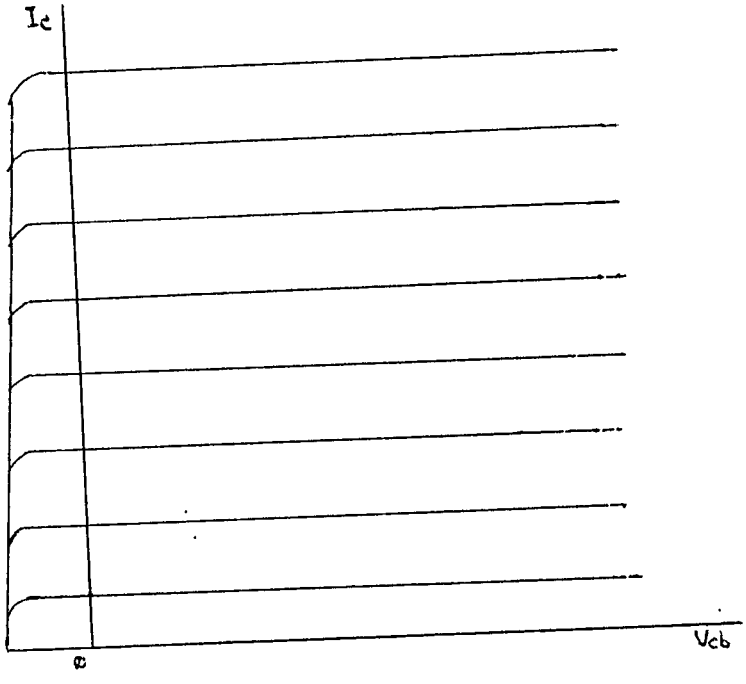
-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TRBg

-เลือก [MODE] เลือก 2

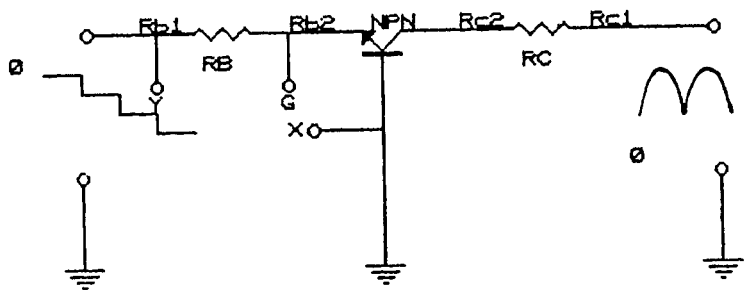
-2 ขั้นตอนต่อไปเหมือนการทดสอบ $V_{CE}$ ! $I_C$ ของ TRANSISTOR



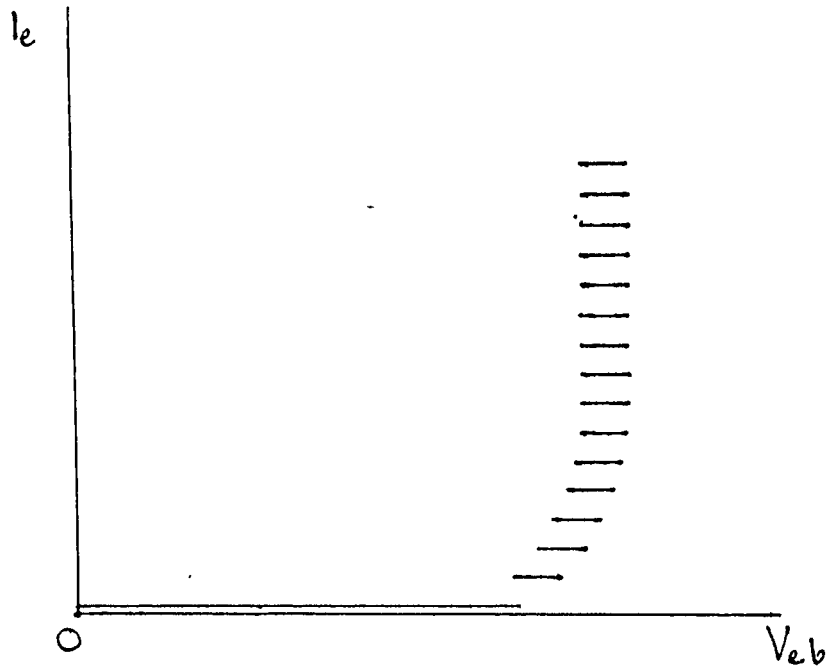

รูปที่ 8.2.2.1ก แสดง Vcb:Ic TEST CIRCUIT




รูปที่ 8.2.2.1ข แสดง Vcb:Ic CURVE




รูปที่ 8.2.2.2ก แสดง $V_{bb}$ $I_e$ TEST CIRCUIT




รูปที่ 8.2.2.2ข แสดง $V_{bb}$ $I_e$ CURVE

2.3 การวัด $V_{cb}$ ! $V_{eb}$

$V_{cb}$ ! $V_{eb}$ เดิร์ฟนี้เป็นของ NPN TRANSISTOR โดยที่ขา BASE เป็น GROUND แสดงตามรูป 8.2.2.3ข และมี TEST CIRCUIT ตามรูป 8.2.2.3ก

วิธีการทดสอบ หลังจากผ่านขั้นเตรียมแล้ว มีดังนี้

-1 เริ่มแรก

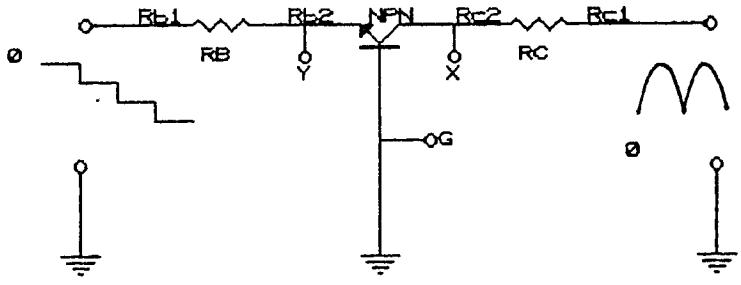
-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN!PNP] เลือก NPN

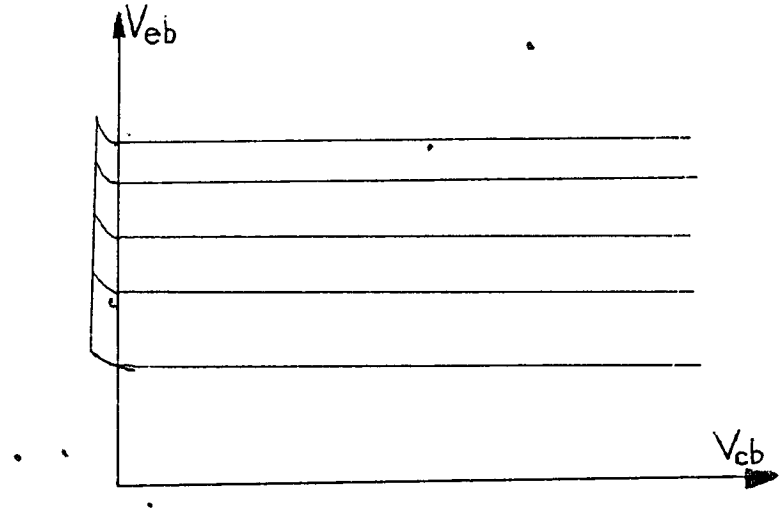
-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TRBg

-เลือก [MODE] เลือก 2

-2 ขั้นตอนต่อไปเหมือนการทดสอบ $V_{cb}$ ! $I_c$ ของ TRANSISTOR




รูปที่ 8.2.2.3ก แสดง $V_{cb}$ ! $V_{eb}$ TEST CIRCUIT




รูปที่ 8.2.2.3ข แสดง $V_{cb}$ ! $V_{eb}$ CURVE

MODE 3

3.1 การวัด $I_b$ ! $I_c$ CURVE

$I_b$ ! $I_c$ CURVE นี้เป็น OUTPUT CHARACTERISTIC ของ NPN TRANSISTOR ที่มี EMITTER ลง GROUND โดยมี TEST CIRCUIT ดังรูป 8.2.3.1ก และมีเดิร์ฟดังรูป 8.2.3.1ข วิธีการทดสอบหลังจากผ่านขั้นเตรียม มีดังนี้

-1 เริ่มแรก

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN!PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TREg

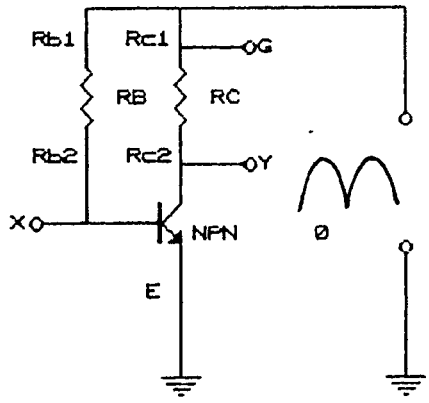
-เลือก [MODE] เลือก 3

-2 ปรับแวรีแอค เพิ่มขึ้นช้าๆ จะได้เดิร์ฟดังรูปที่ 8.2.3.1ข

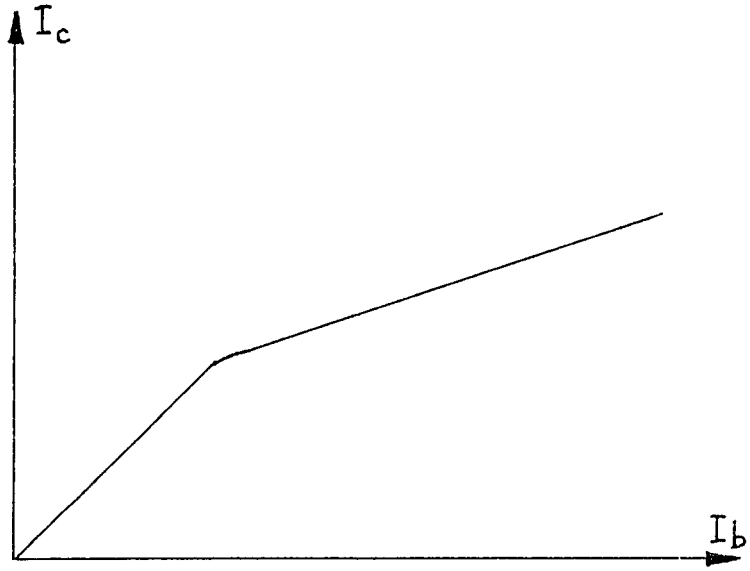
-3 สามารถปรับค่า $R_b$ ไปยัง RANGE อื่นๆได้ ควรระวังค่าโวลเตจสูงเกินไป เนื่องจาก $R_b$ ต่อไปยังสัญญาณเต็มคลื่น

-4 ปรับค่า $R_c$ ให้เหมาะสม ถ้าน้อยเกินไปอาจเกิดอันตรายได้ เวลากระแสสูงไหลผ่าน

-5 ในที่นี้จะถือว่าค่าของกระแสและโวลเตจ ที่อยู่ในแกน X และ Y มีค่าเป็นบวก ไม่ว่าเดิรฟนั้นจะอยู่ในควอดแรนท์ใด




รูปที่ 8.2.3.1ก แสดง $I_b$ II $I_c$ TEST




รูปที่ 8.2.3.1ข แสดง $I_b$ II $I_c$ CURVE

4. การวัด BREAKDOWN VOLTAGE

จะแสดงเฉพาะ NPN TRANSISTOR

BREAKDOWN TEST CIRCUIT ของ NPN TRSANSISTOR แสดงดังรูปที่ 8.2.4.1ก และมี TEST CONDITION ดังรูป 8.2.4.2ข

วิธีการทดสอบหลังจากผ่านขั้นเตรียม มีดังนี้

4.1 วัด $BV_{cbo}$

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN¦PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก ZC

-เลือก [MODE] เลือก 2

- ปรับค่า $R_c$ ให้สูงสุด

- ปรับแวรีแอค เพิ่มขึ้นช้าๆ สังเกตเคิร์ฟบนจอภาพ ไม่ควรเพิ่มโวลท์ต่อไปอีก หลังจากเบรคดาวน์แล้ว

4.2 วัด $BV_{ebo}$

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตที่ใช้วัดไดโอด โดยขึ้นอยู่กับชนิดของทรานซิสเตอร์

-เลือก [NPN¦PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก ZC

-เลือก [MODE] เลือก 5

- ปรับค่า $R_c$ ให้สูงสุด

- ปรับแวรีแอค เพิ่มขึ้นช้าๆ สังเกตเคิร์ฟบนจอภาพ ไม่ควรเพิ่มโวลท์ต่อไปอีก หลังจากเบรคดาวน์แล้ว

4.3 วัด $BV_{ceo}$

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN¦PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก ZC

-เลือก [MODE] เลือก 1

- ปรับค่า $R_c$ ให้สูงสุด

- ปรับแวรีแอค เพิ่มขึ้นช้าๆ สังเกตเคิร์ฟบนจอภาพ ไม่ควรเพิ่มโวลท์ต่อไปอีก หลังจากเบรคดาวน์แล้ว

4.4 วัด $BV_{...}$

-ใส่ TRANSISTOR ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

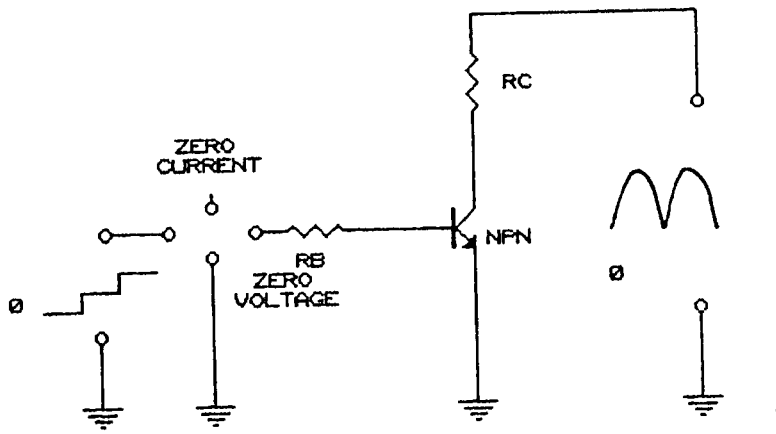
-เลือก [NPN:PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก ZV

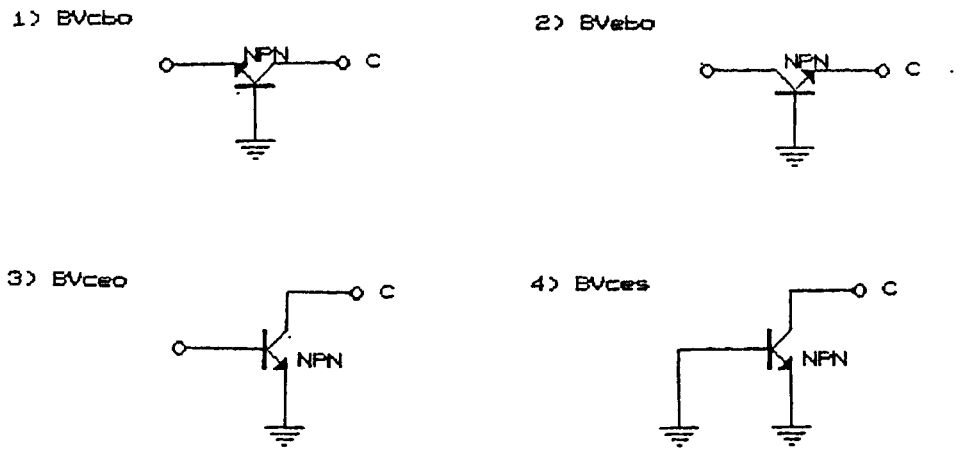
-เลือก [MODE] เลือก 1

- ปรับค่า $R_{..}$ ให้สูงสุด

- ปรับแวรีแอด เพิ่มขึ้นช้าๆ สังเกตเดิร์ฟบนจอภาพ ไม่ควรเพิ่มโวลท์ต่อไปอีก หลังจากเบรคดาวน์แล้ว




รูปที่ 8.2.4ก BREAKDOWN TEST CIRCUIT




รูปที่ 8.2.4ข แสดง TEST CONDITION

5. การวัด FORWORD และ REVERSE CHARACTERISTIC ของ DIODE, ZENER, THYRISTER

FORWORD และ REVERSE CHARACTERISTIC ของ DIODE TEST CIRCUIT และ CURVE แสดงได้ดังรูป 8.2.5ก และ 8.2.5ข ตามลำดับ

-ใส่ DIODE ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

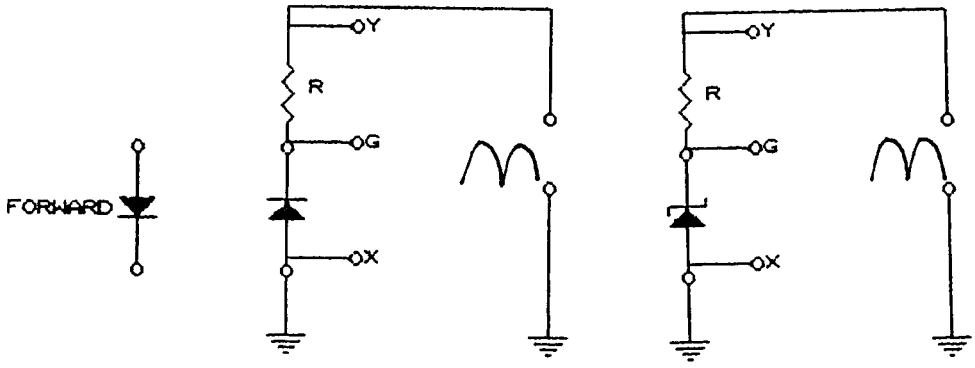
-เลือก [NPN¦PNP] เลือก NPN

-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก ZC

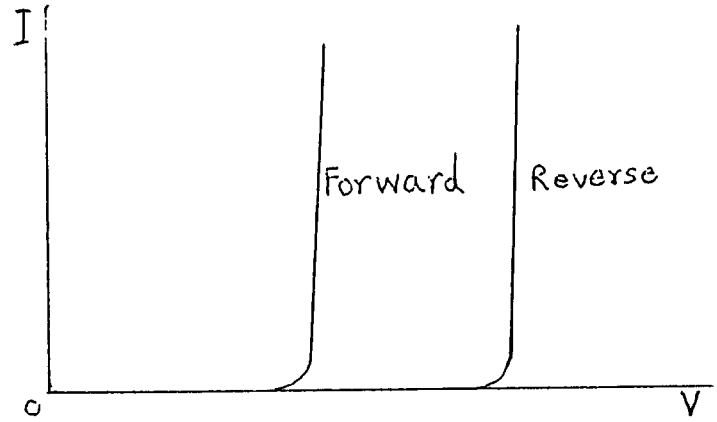
-เลือก [MODE] เลือก 5

- ปรับค่า $R_{\perp}$ ไว้ที่ 1 M ในกรณี REVERSE ส่วนกรณี FORWORD แล้วแต่ชนิด DIODE

- ปรับแวรีแอค เพิ่มขึ้นช้าๆ สังเกตเดิร์ฟบนจอภาพ




รูปที่ 8.2.5ก แสดง DIODE TEST CIRCUIT




รูปที่ 8.2.5ข แสดง DIODE CHARACTERISTIC CURVE

6. <u>การวัด FET</u> จะแสดงเฉพาะ N - CHANNEL

6.1 การวัด Vds!Id

Vds!Id CHARACTERISTIC CURVE ของ N-JFET แสดงได้ดังรูป 8.2.6.1ก และมี TEST CIRCUIT ดังรูปที่ 8.2.6.1ข วิธีการทดสอบ หลังจากผ่านขั้นเตรียมแล้ว มีดังนี้

-ใส่ FET ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN!PNP] เลือก NPN = N-FET

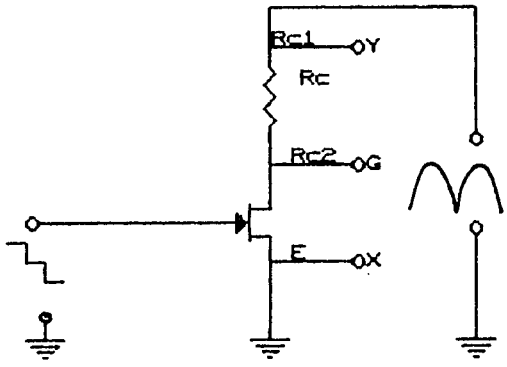
-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก JFET

-เลือก [MODE] เลือก 1

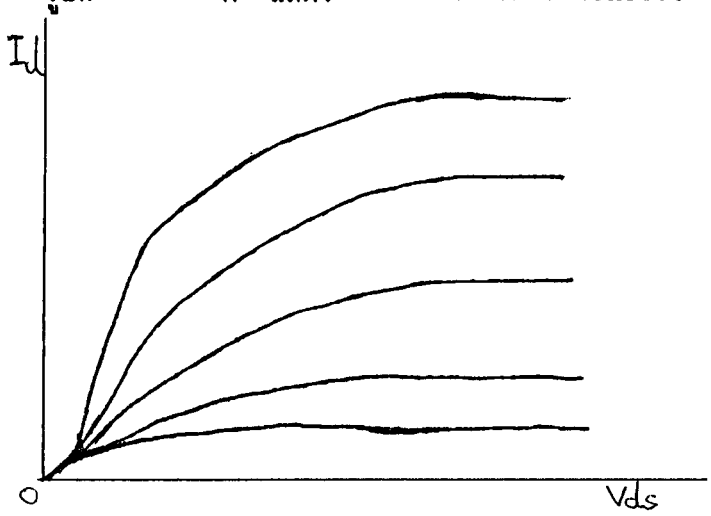
- ปรับแวรีแอค เพิ่มขึ้นช้าๆ จะได้เคิร์ฟดังรูปที่ 8.2.6.1ข

- ปรับค่า $R_{\equiv}$ ให้เหมาะสม ถ้าน้อยเกินไปอาจเกิดอันตรายได้ เวลากระแสสูงไหลผ่าน

- สามารถทดสอบหาค่า Idss ได้โดยปรับ [ZC,ZV..] ไปที่ ZV เพราะ Idss หาที่ Vgs=Ø ซึ่งคืออินพุทเป็นศูนย์( ที่ ZV และลัดวงจรตัวทานต้าน Rb ด้วย )




รูปที่ 8.2.6.1ก แสดง Vds!Id TEST CIRCUIT




รูปที่ 8.2.6.1ข แสดง Vds!Id curve

6.2 การวัด Vgs|Is

Vgs|Is CHARACTERISTIC CURVE ของ N-JFET แสดงได้ดังรูป 8.2.6.2ก และมี TEST CIRCUIT ดังรูปที่ 8.2.6.2ข วิธีการทดสอบ หลังจากผ่านขั้นเตรียมแล้ว มีดังนี้

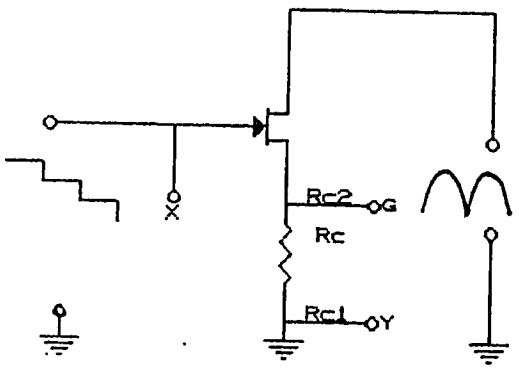
-ใส่ FET ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา

-เลือก [NPN|PNP] เลือก NPN = N-FET

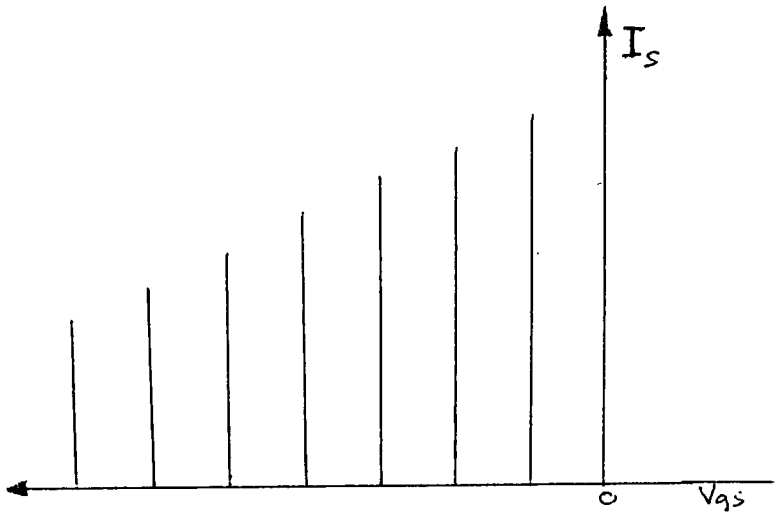
-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก JFET

-เลือก [MODE] เลือก 1

- ปรับแวรีแอค เพิ่มขึ้นช้าๆ จะได้เคิร์ฟดังรูปที่ 8.2.6.2ข
- ปรับค่า $R_c$ ให้เหมาะสม ถ้าน้อยเกินไปอาจเกิดอันตรายได้ เวลากระแสสูงไหลผ่าน
- เนื่องจากเป็น N-FET ดังนั้น Vgs เป็นลบ




รูปที่ 8.2.6.2ก แสดง Vgs|Is TEST CIRCUIT




รูปที่ 8.2.6.2ข แสดง Vgs|Is curve

7. การวัด UJT

7.1 การวัด Veile

Veile CHARACTERISTIC CURVE ของ UJT แสดงได้ดังรูป 8.2.7.1ก และมี TEST CIRCUIT ดังรูปที่ 8.2.7.1ข วิธีการทดสอบ หลังจากผ่านขั้นเตรียมแล้ว มีดังนี้

-ใส่ UJT ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา โดยขา $B_2$ ต่อที่ขั้ว (B) , ขา $B_1$ ต่อที่ขั้ว (E) , ขา E ต่อที่ขั้ว (C)

-เลือก [NPN:PNP] เลือก NPN

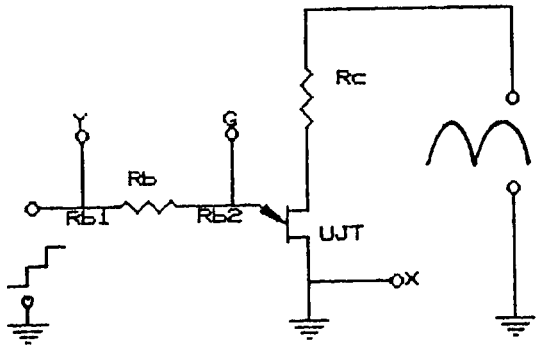
-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TREg

-เลือก [MODE] เลือก 1

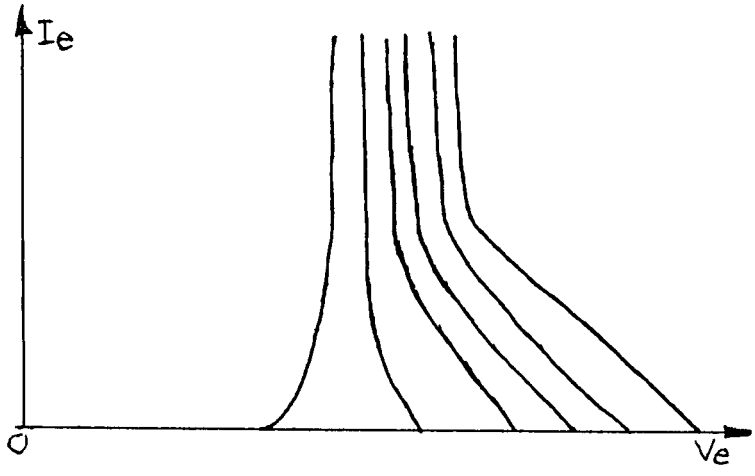
- ปรับแวรีแอค เพิ่มขึ้นช้าๆ จะได้เคิร์ฟดังรูปที่ 8.2.7.1ข

- ปรับค่า $R_b$ ให้เหมาะสม

- ปรับค่า $R_c$ ให้เหมาะสม




รูปที่ 8.2.7.1ก แสดง Veile TEST CIRCUIT




รูปที่ 8.2.7.1ข แสดง Veile curve

7.2 การวัด Vbb¡Ib

Vbb¡Ib CHARACTERISTIC CURVE ของ UJT แสดงได้ดังรูป 8.2.7.2ก และมี TEST CIRCUIT ดังรูปที่ 8.2.7.2ข วิธีการทดสอบ หลังจากผ่านขั้นเตรียมแล้ว มีดังนี้

-ใส่ UJT ลงไปในซ็อกเก็ตให้ถูกตำแหน่งขา โดยขา $B_2$ ต่อที่ขั้ว (C) , ขา $B_1$ ต่อที่ขั้ว (E) , ขา E ต่อที่ขั้ว (B)

-เลือก [NPN¡PNP] เลือก NPN

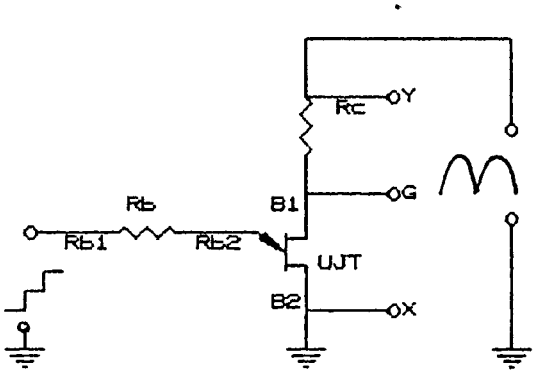
-เลือก [ZC, ZV, JFET, TREg, TRBg] เลือก TREg

-เลือก [MODE] เลือก 1

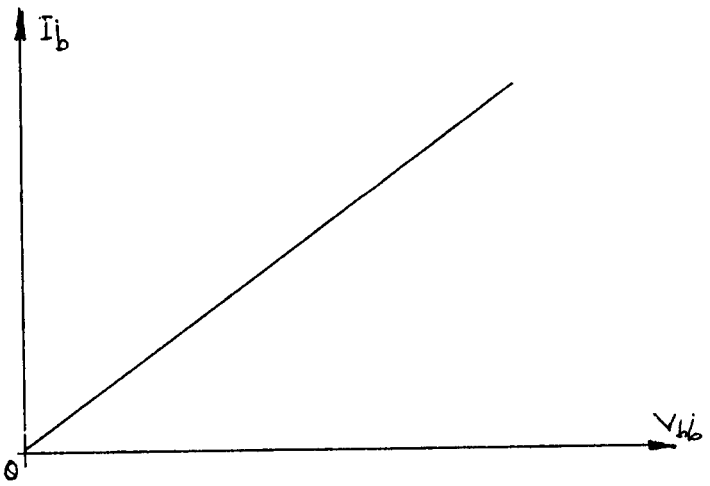
- ปรับแวรีแอค เพิ่มขึ้นช้าๆ จะได้เคิร์ฟดังรูปที่ 8.2.7.2ข

- ปรับค่า $R_b$ ให้เหมาะสม

- ปรับค่า $R_a$ ให้เหมาะสม




รูปที่ 8.2.7.2ก แสดง Vbb¡Ib TEST CIRCUIT




รูปที่ 8.2.7.2ข แสดง Vbb¡Ib curve

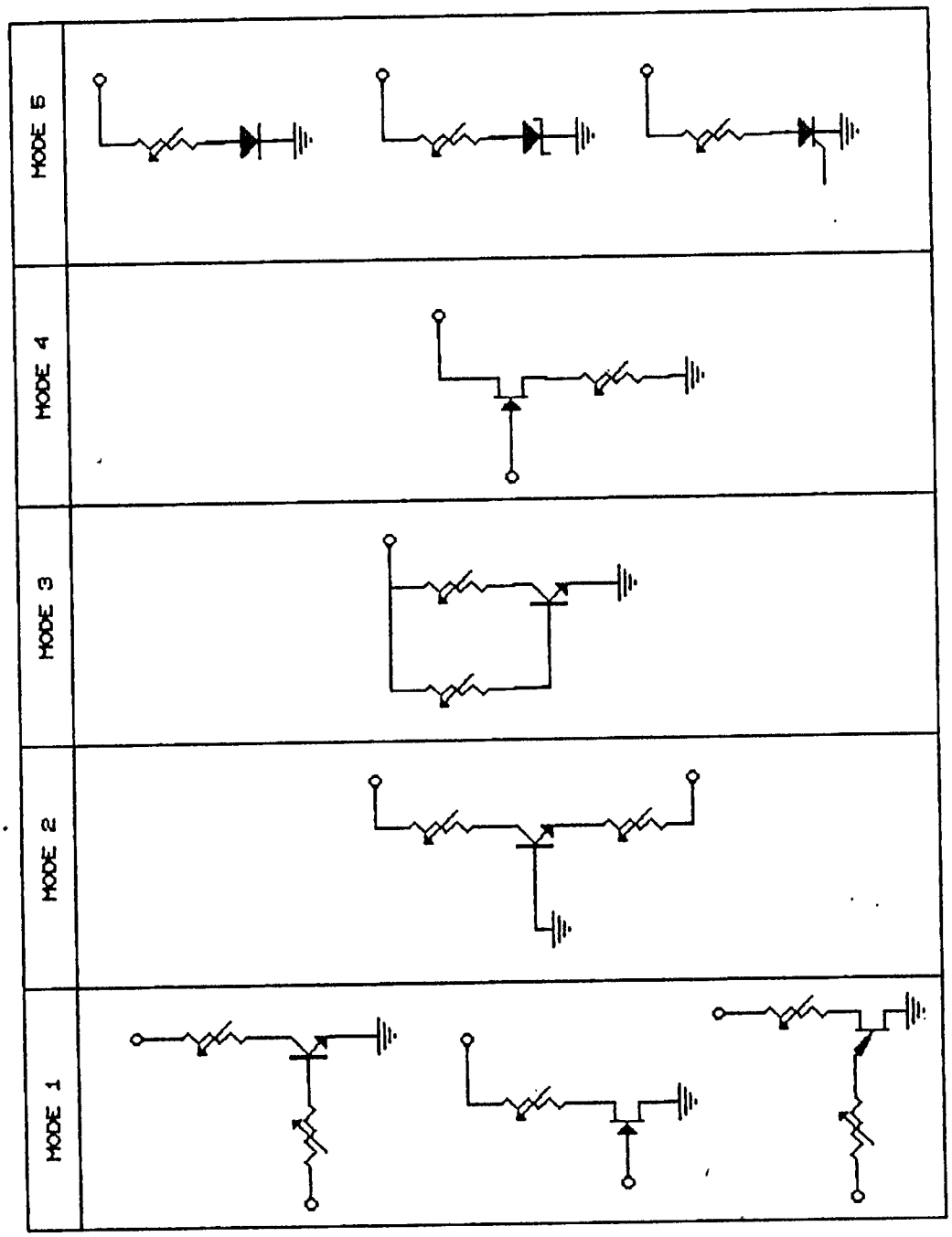
## 8.3 สรุปการใช้เครื่องวัดอุปกรณ์

| ชนิดอุปกรณ์ | ไฟเลี้ยง | สัญญาณเข้า | โหมด | คุณสมบัติที่วัด |
|---|---|---|---|---|
| NPN TR | S+ | ST+ | 1 | Vce¦Ic |
| | S+ | ST+ | 1 | Vbe¦Ib |
| | S+ | ST+ | 1 | Vce¦Vbe |
| | S+ | ST- | 2 | Vcb¦Ic |
| | S+ | ST- | 2 | Vbe¦Ie |
| | S+ | ST- | 2 | Vcb¦Veb |
| | S+ | ST+ | 3 | Ib¦Ic |
| PNP TR | S- | ST- | 1 | Vce¦Ic |
| | S- | ST- | 1 | Vbe¦Ib |
| | S- | ST- | 1 | Vce¦Vbe |
| | S- | ST+ | 2 | Vcb¦Ic |
| | S- | ST+ | 2 | Vbe¦Ie |
| | S- | ST+ | 2 | Vcb¦Veb |
| | S- | ST- | 3 | Ib¦Ic |
| JFET N-CH | S+ | ST- | 1 | Vds¦Id |
| | S+ | ST- | 4 | Vgs¦Is |
| JFET P-CH | S- | ST+ | 1 | Vds¦Id |
| | S- | ST+ | 4 | Vgs¦Is |
| UJT | S+ | ST+ | 1 | Vbb¦Ib |
| | S+ | ST+ | 1 | Ve¦Ie |
| DIODE | R+,R- | - | 5 | Vd¦Id |
| ZENER | R+,R- | - | 5 | Vd¦Id |
| SCR | R+,R- | - | 5 | Vak¦Iak |

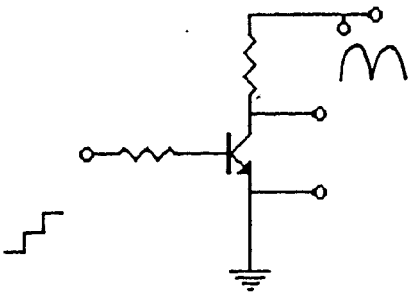
ตารางที่ 1 แสดงลักษณะการใช้เครื่องวัดอุปกรณ์ชนิดต่างๆ

โดย S+ แทน สัญญาณเต็มคลื่นซีกบวก ST+ แทน สัญญาณขั้นบันไดบวก

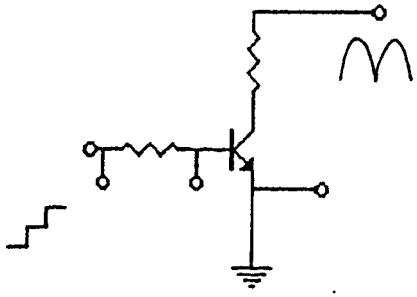
S- แทน สัญญาณเต็มคลื่นซีกลบ ST- แทน สัญญาณขั้นบันไดลบ



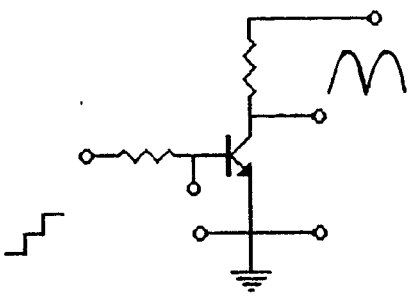

ตารางที่ 2 แสดงสรุปโหมดการวัดต่างๆ



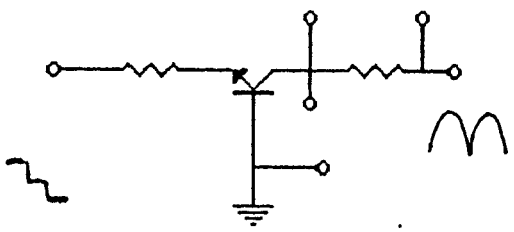
Vce¦Ic



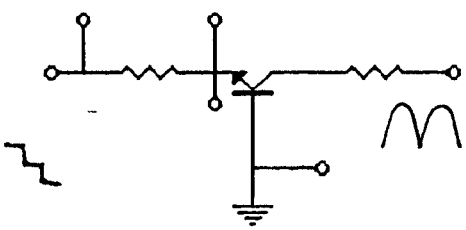
Vbe¦Ib



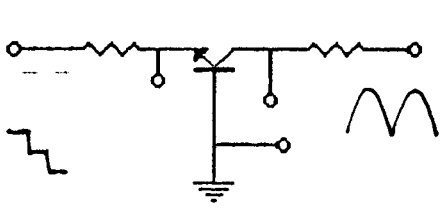
Vce¦Vbe



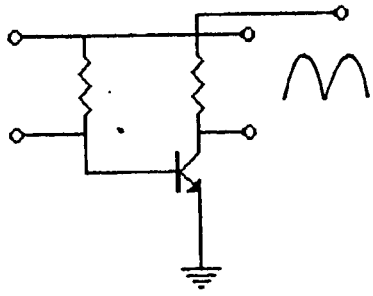
Vcb¦Ic



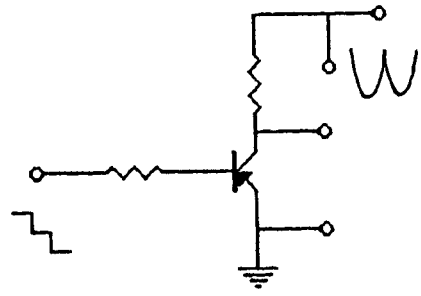
Vbe¦Ie



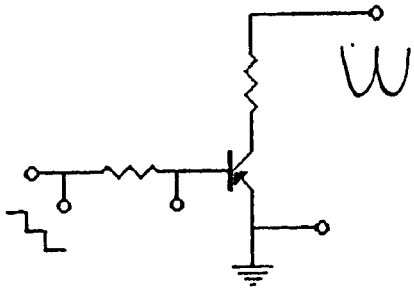
Vcb¦Veb



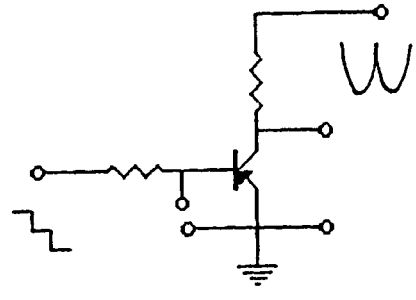
Ib¦Ic



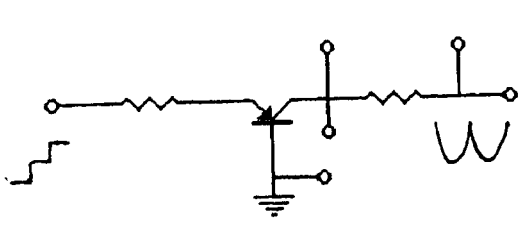
Vce¦Ic



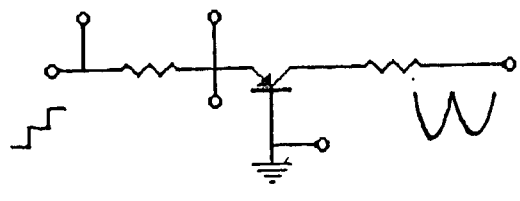
Vbe¦Ib



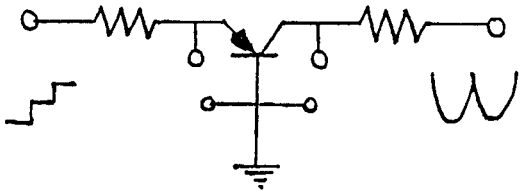
Vce¦Vbe



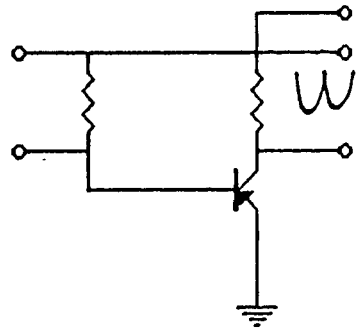
Vcb¦Ic



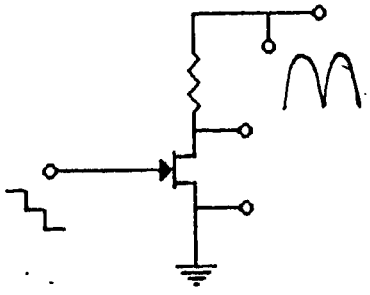
Vbe¦Ie



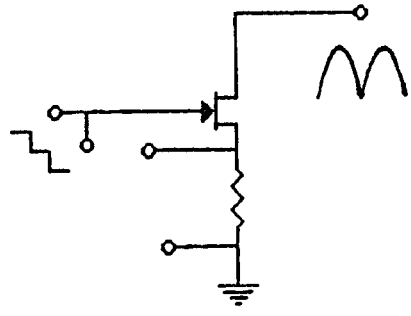
Vcb¦Veb



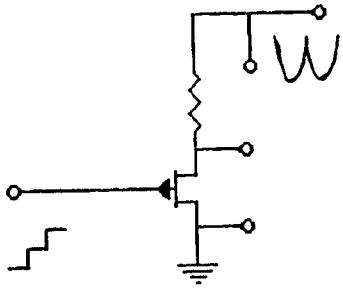
Ib¦Ic



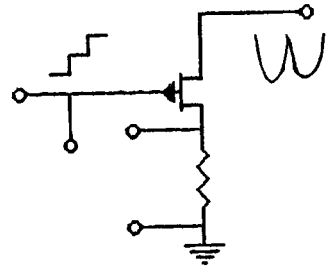
Vds¦Id



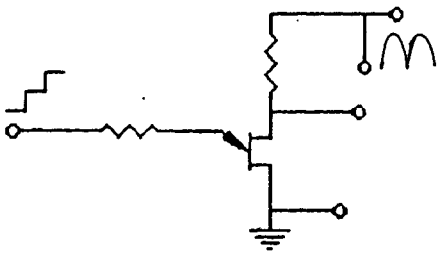
Vgs¦Is



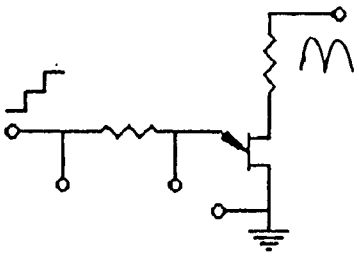
Vds¦Id



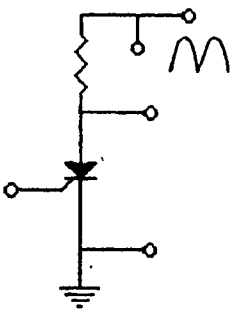
Vgs¦Is



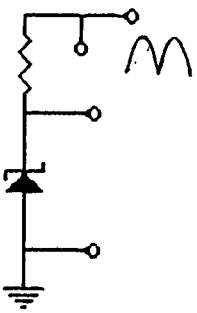
Vbb¦Ib



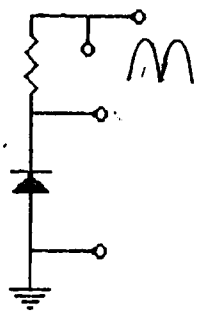
Ve¦Ie



Vak¦Iak



Vd¦Id



Vd¦Id

สรุปผลและวิจารณ์

จากการทดลอง นำเอาสัญญาณที่ผลิตขึ้นมาวัดทรานซิสเตอร์ชนิด PNP เบอร์ A1015 ไดโอด เบอร์ 1N4001 และ เฟททรานซิสเตอร์ เบอร์ 1SK30A จะสามารถสรุปข้อดี และข้อเสียของส่วนสร้างสัญญาณ ออกออสซิลโลสโคปได้ คือ

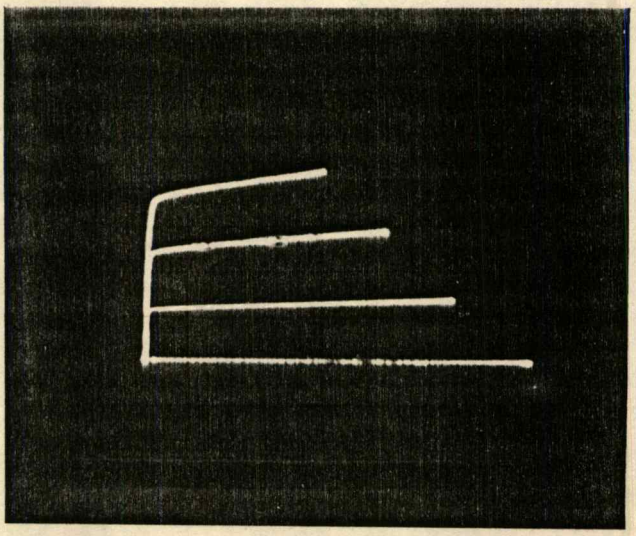
1. เมื่อวัดในโหมดที่ต้องการเส้นโหลดไลน์นั้น เราใช้ไตรแอคในการตัดต่อ เมื่อนำเอาค่าไฟตรงเข้าไปในสัญญาณกระแสสลับ จะสังเกตได้ว่า เมื่อสัญญาณกระแสสลับผ่านไตรแอค รูปคลื่นบางส่วนจะขาดหายไป โดยเฉพาะในช่วงเริ่มต้นของการให้ไตรแอค ON ของลูกคลื่นแต่ละลูก เมื่อนำเอาสัญญาณนี้ไปสแกนอุปกรณ์ จะมีบางเส้นที่ไม่ต่อเนื่อง ดังนั้น เมื่อใช้ในโหมดที่ไม่ต้องการเส้นโหลดไลน์ เราจะตัดให้สัญญาณกระแสสลับผ่านไปวัดอุปกรณ์โดยตรงโดยไม่ผ่านไตรแอค

2. สัญญาณรบกวนที่เกิดในสัญญาณกระแสสลับ และสัญญาณรบกวนในสัญญาณขึ้นบันได จะทำให้ เราไม่สามารถสแกนอุปกรณ์ที่โวลเตจต่ำมากได้ การแก้ไข คือ จะต้องลดสัญญาณรบกวนที่เกิดจากวงจรขยาย และที่เกิดจากสัญญาณขึ้นบันได ก่อนที่จะเข้าวงจรขยาย

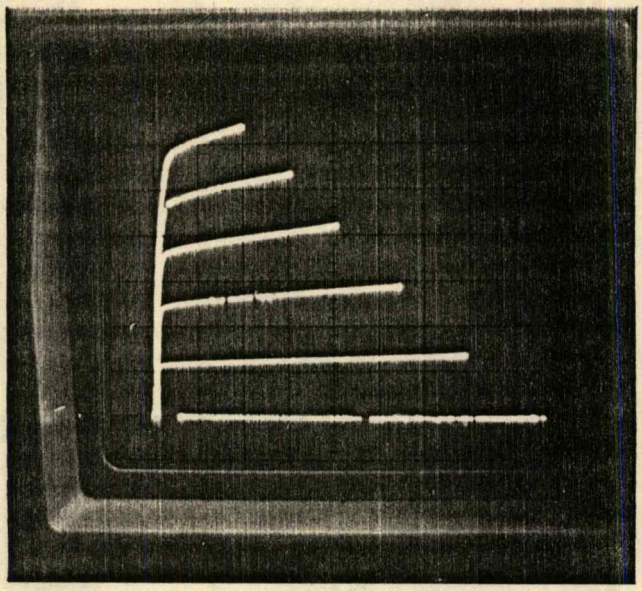
3. เมื่อสแกนสัญญาณจำนวนเส้นมากกว่า 10 เส้น ภาพที่ออกจออออสซิลโลสโคป จะเกิดอาการสั่น เนื่องจากภาพมีการเปลี่ยนแปลงช้าจนสายตาเห็นการเปลี่ยนแปลงทัน ซึ่งไม่สามารถแก้ไขได้ เนื่องจาก เราทำความถี่ที่สแกนสูงสุดได้เพียง 200 Hz

4. ข้อดีของการใช้สัญญาณกระแสสลับ สัญญาณที่ใช้วัดผ่านอุปกรณ์น้อยชิ้น โดยผ่านเพียง แวรีแอค และไตรแอค เมื่อใช้วัดโดยใช้กระแสสูง จะสามารถคำนวนหา POWER ของแวรีแอค และไตรแอคเพื่อให้ทนได้ ได้ง่ายกว่า แบบที่ใช้วงจรขยาย ซึ่งใช้อุปกรณ์มากชิ้น

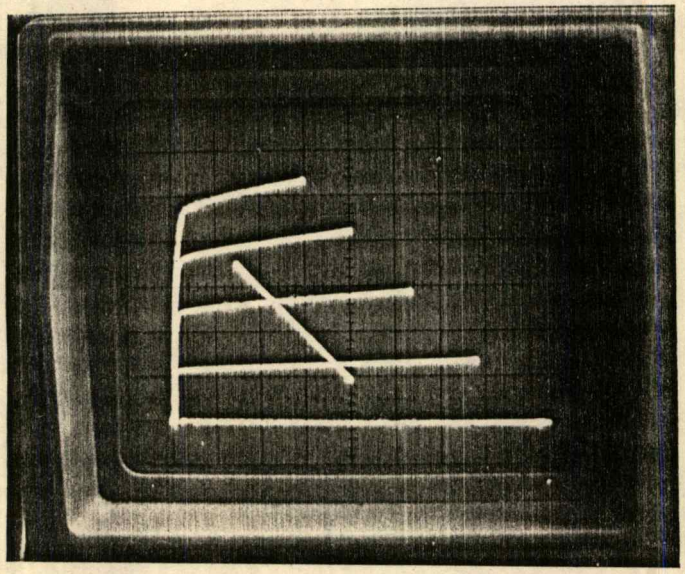
จากรูปถ่ายต่างๆที่ถ่ายจากจออออสซิลโลสโคป จะเห็นได้ชัดว่า มีเส้นบางส่วนขาดหายไป และบางส่วนของเส้นไม่เรียบ ซึ่งเกิดจากสัญญาณรบกวนในสัญญาณที่นำมาสแกน



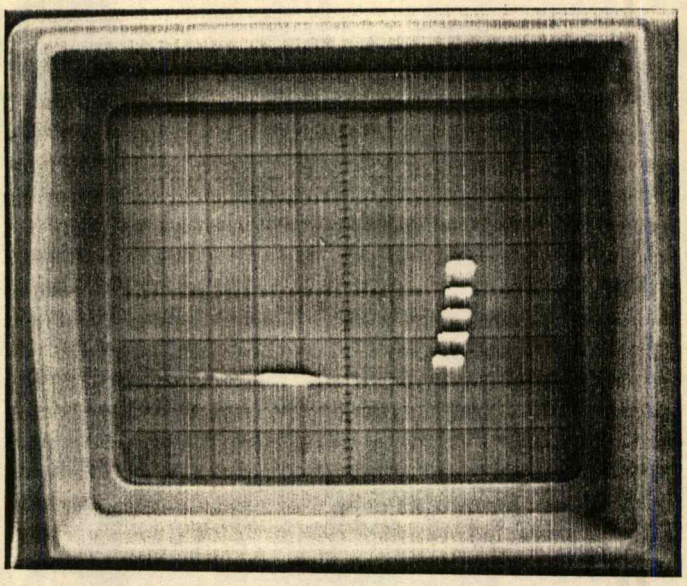
รูปที่ 1 แสดงกราฟคุณสมบัติ Vce:Ic ของทรานซิสเตอร์ เบอร์ A1015
เส้นสแกน 4 เส้น ไม่มีโหลดไลน์ บนจออออสซิลโลสโคป



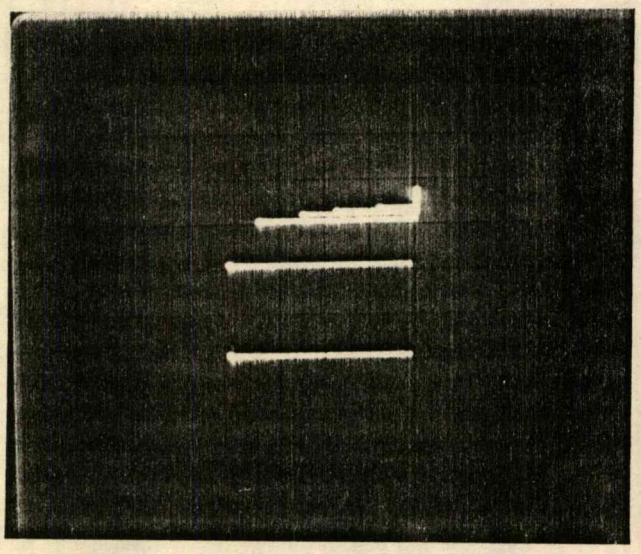
รูปที่ 2 แสดงการปลดปล่อยมิติ Vce!Ic ของทรานซิสเตอร์ เบอร์ A1015
เส้นสเกล C เสีย ไม่มีไกดไลน์ และออสซิลโลสโคป



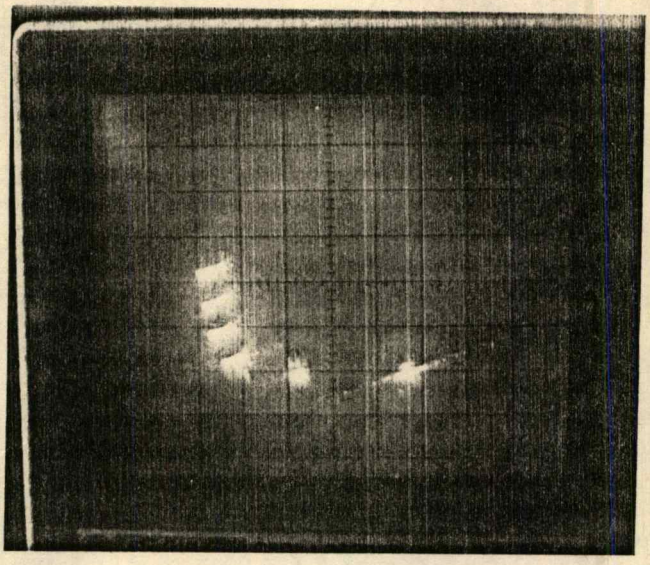
รูปที่ 3 แสดงการปลดปล่อยมิติ Vce!Ic ของทรานซิสเตอร์ เบอร์ A1015
เส้นสเกล C เสีย มีไกดไลน์ และออสซิลโลสโคป



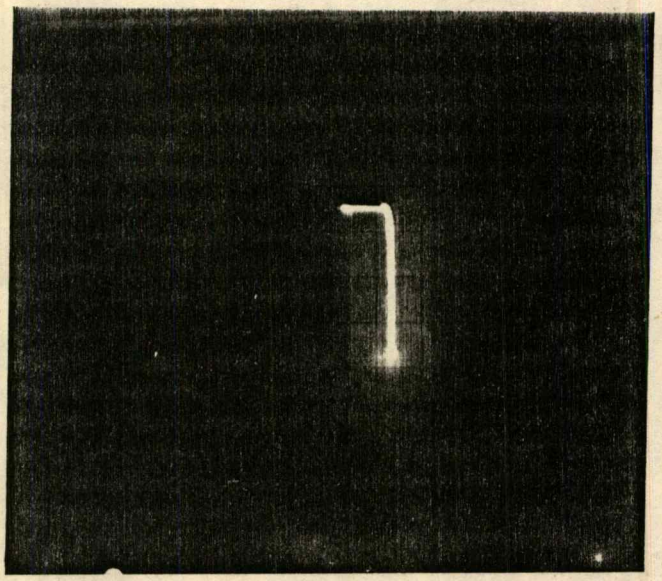
รูปที่ 1 แสดงการปรับสเกลที่ Vbe1b ของทรานซิสเตอร์ เบอร์ A1015
เมื่อแกน C เป็น แกนออสซิลโลสโคป



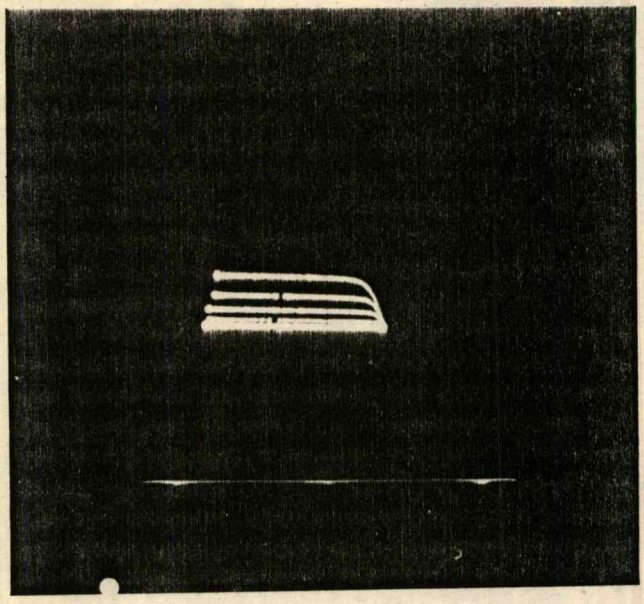
รูปที่ 2 แสดงการปรับสเกลที่ Vbe1Vbe2 ของทรานซิสเตอร์ เบอร์ A1015 แกนออสซิลโลสโคป

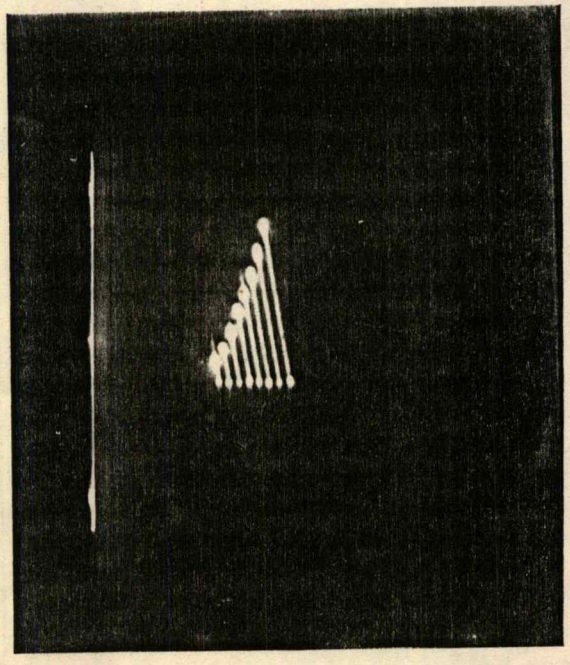


รูปที่ 6 แสดงการปลดปล่อยที่ V=0.1 และการเรียงตัวของ A1015 ในวงจรสมมูลของรูปที่ 3



รูปที่ 7 แสดงการปลดปล่อยที่ V=1.5 และไอโอดของ MR1001 ในวงจรสมมูลของรูปที่ 5





เมื่อนำเอาสัญญาณที่วัดจากตัวอุปกรณ์ มาเข้าสู่วงจรลดทอน เพื่อนำออกแสดงบนจอมอนิเตอร์ ปัญหาที่พบ คือ

1. จากส่วนลดทอนนั้น ใช้ความต้านทานที่มีค่ามาก เพื่อต้องการอิมพีแดนซ์ที่สูง ทำให้เกิดสัญญาณ รบกวนจากความต้านทานนั้น

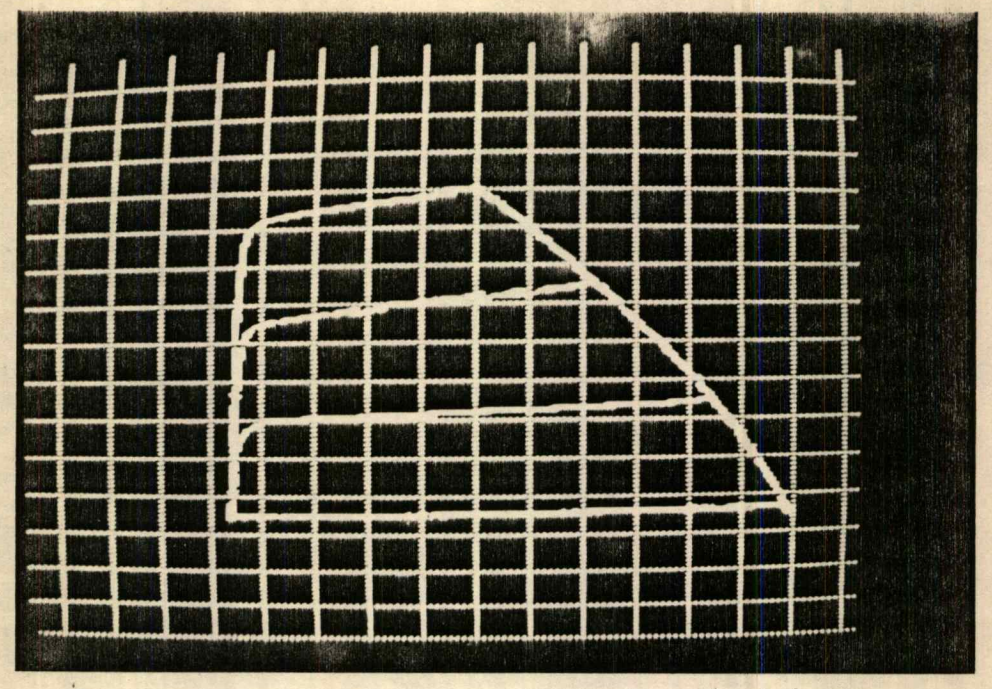
2. เมื่อมาเข้า LF347 ที่ต่อเป็นบัฟเฟอร์ จะเกิดสัญญาณรบกวนขึ้น และจากข้อจำกัดในอัตราสลูของออปแอมป์ ทำให้สัญญาณบางส่วนที่มีความชันสูง ลดต่ำลงมา โดยเฉพาะในจุดต่อระหว่างขั้น ทำให้ภาพที่ปรากฏบนจอมอนิเตอร์มีจุดต่อระหว่างขั้น

3. ส่วนของวงจรบวกลบสัญญาณ ซึ่งส่วนนี้มีวงจรขยาย ปัญหา คือ เมื่อสัญญาณมีระดับต่ำ วงจรส่วนนี้ต้องขยาย เพื่อให้ได้ภาพที่ใหญ่ขึ้น เมื่อขยายขึ้นมา ปรากฏว่า เกิดสัญญาณรบกวนและความเพี้ยนสูง ดังนั้น สัญญาณที่เข้าสู่ส่วนนี้ จะต้องมีขนาดสูงพอ ไม่ควรเพิ่มหรือลดขนาดมาก

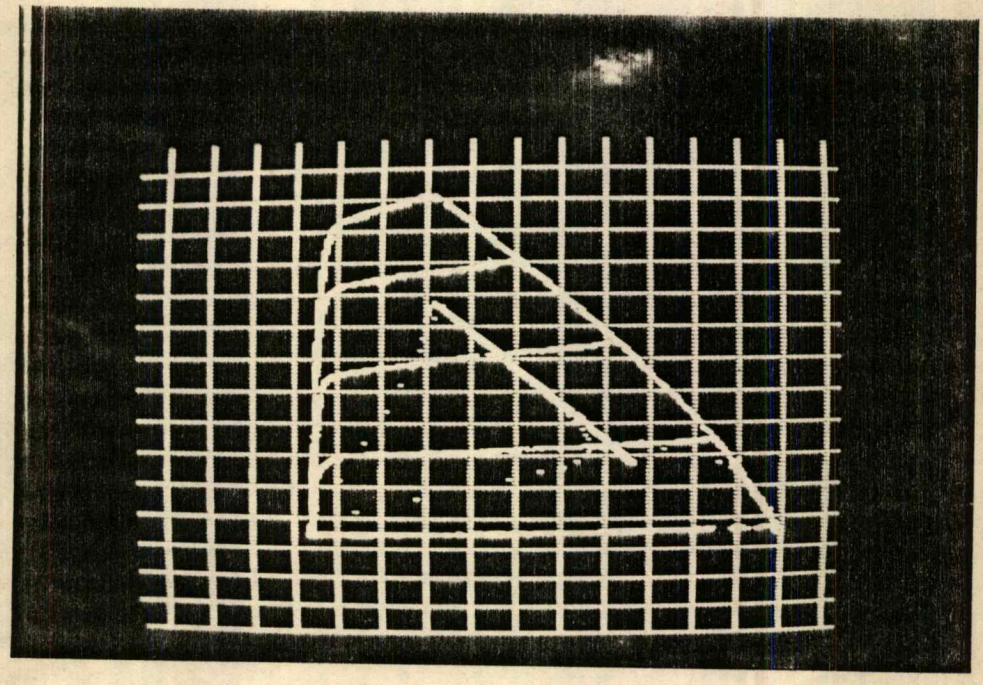
4. ส่วนของฟิลเตอร์ เราไม่สามารถทำฟิลเตอร์ ที่กันสัญญาณรบกวนได้มาก เนื่องจาก ถ้าใช้ LOW PASS FILTER ที่มีจุดคัทออฟต่ำ จะทำให้สัญญาณที่วัดมาตรงส่วนที่มีความชันสูงซึ่งประกอบไปด้วยความถี่สูงหายไป สัญญาณที่ได้ความเพี้ยนจะเพิ่มขึ้น

5. ส่วนการแปลงอนาลอกเป็นดิจิตอล ถ้าเราให้สัญญาณสุ่มข้อมูลมีค่าสูง จากภาพจะเห็นว่ามีจุดบางจุดเกิดขึ้นในบางส่วน ซึ่งสัญญาณนี้ จะเร็วมาก จนเราจับไม่ได้ในออสซิลโลสโคป เช่น สัญญาณรีเทรช เป็นต้น ถ้าใช้สัญญาณสุ่มที่ต่ำ ข้อมูลที่ได้จะไม่ครบ

จากภาพถ่าย จะเห็นว่า รูปเคิร์ฟยังไม่สวยและเคิร์ฟบางรูปไม่สามารถแสดงได้ ถ้าโวลเตจต่ำเกินไป



รูปที่ 10 แสดงกราฟคุณสมบัติ Vce:Ic ของทรานซิสเตอร์ เบอร์ A1015 เสียสเกล 4 เส้น ไม่มีไกลดไลน์ บนจอมอนิเตอร์



รูปที่ 11 แสดงกราฟคุณสมบัติ Vce:Ic ของทรานซิสเตอร์ เบอร์ A1015 เสียสเกล 6 เส้น มีไกลดไลน์ บนจอมอนิเตอร์

# หนังสืออ้างอิง

1. NATIONAL SEMRCONDUCTOR CORPERATION , " LINEAR DATA BOOK " , 1982
2. WALTER G. JUNG , " IC OP-AMP COOKBOOK " , Howard W. Sams & Co. Inc., 1977
3. บริษัท ซีเอ็ดยูเคชัน , " คู่มือ ไอซี CMOS 4000 SERIES " , 1978
4. บริษัท ซีเอ็ดยูเคชัน , " คู่มือ/เทียบเบอร์ ไอซี TTL " , 1978
5. สานนท์ แก้วอบเชย , " ET ออกจอ " , วารสารเซมิคอนดัดเตอร์อิเลคทรอนิคส์ , ฉบับที่ 80 , 2530 , หน้า 145 - 150
6. สานนท์ แก้วอบเชย , " ET ออกจอ " , วารสารเซมิคอนดัดเตอร์อิเลคทรอนิคส์ , ฉบับที่ 81 , 2530 , หน้า 146 - 154

# กิตติกรรมประกาศ

ผู้จัดทำขอขอบคุณ อาจารย์ พลผดุง ผดุงกุล ที่ได้ให้คำแนะนำต่างๆ ให้หนังสือในการค้นคว้า และอุปกรณ์รวมทั้งเครื่องมือในการทดลอง จนกระทั่ง โครงงานนี้สำเร็จด้วยดี ตลอดจนเพื่อนๆทุกคนที่มีส่วนช่วยเหลือ ไว้ ณ. โอกาศนี้ด้วย

| | |
|---|---|
| ชัยยะ | กัลยาพงศักดิ์ |
| มนไท | สายอรุณ |
| วรพจน์ | กีรสุระเดช |
| ศรายุทธ์ | ศศิวิมลรัตนา |