ปีการศึกษา 2531

DISPLAYING WITH MULTIPLEX SYSTEM

โดย

1. นายชาญชัย เกษศรทัต 286704
2. นายนิติกร เล็กศิริวิไล 286710
3. นายวิวัฒน์ มงคลเพ็ชร์ 286716
4. น.ส.ศิริรัตน์ แก้วเวชวงศ์ 286718

อาจารย์ที่ปรึกษา

อ.วิทยา ทิพย์สุวรรณพร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2531

ภาควิชา **เทคโนโลยีการวัดคุมทางอุตสาหกรรม**

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **Displaying with Multiplex System**

ผู้จัดทำ

1. นายชาญชัย เกษตรทัต 286704
2. นายนิติกร เล็กศิริวิไล 286710
3. นายวิวัฒน์ มงคลเพ็ชร์ 286716
4. น.ส.ศิริรัตน์ แก้วเวชวงศ์ 286718

....อาจารย์ที่ปรึกษา

(นายวิทยา ทิพย์สุวรรณพร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนำ

ปริญญานิพนธ์ฉบับนี้ได้รวบรวมและเรียบเรียงขึ้น เพื่อใช้เป็นคู่มือโครงงานชุด Displaying with Multiplex System ซึ่งเป็นโครงงานของนักศึกษาภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เนื้อหาของปริญญานิพนธ์ฉบับนี้ประกอบด้วยหลักการทำงานของวงจรนาฬิกา วงจรวัดอุณหภูมิ วงจรมัลติเพล็กซ์มอนิเตอร์ หน่วยความจำ เพื่อใช้เป็นส่วนที่เก็บข้อมูลที่เป็นโปรแกรมและข้อมูลที่เป็นเสียงพูด นอกจากนี้ยังมีรายละเอียดของโปรแกรม (ที่ใช้ในการควบคุมการบอกเวลาเป็นเสียงพูด) ซึ่งเป็นภาษาแอสแซมบลี้ ดังนั้นผู้ที่จะศึกษาเกี่ยวกับเรื่องนี้ควรจะเป็นผู้ที่มีความรู้เกี่ยวกับ วงจรดิจิตอล และ คอมพิวเตอร์ ทั้งส่วนที่เป็น Hardware และส่วนที่เป็น Solfware พอสมควร

คณะผู้จัดทำ

1 มีนาคม 2532

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องแสดงผลพูดบอกเวลาและอุณหภูมิ

นายชาญชัย เกษตรทัต
นายนิติกร เล็กศิริวิไล
นายวิวัฒน์ มงคลเพ็ชร์
น.ส.ศิริรัตน์ แก้วเวชวงศ์
นายวิทยา ทิพย์สุวรรณพร อาจารย์ที่ปรึกษา
ปีการศึกษา 2531

บทคัดย่อ

โครงงานชุดนี้มีแนวความคิดที่จะทำเครื่องบอกเวลาและอุณหภูมิ ที่แสดงผลเป็นตัวเลขด้วยแอล อี ดี 7 ส่วน (LED 7 Segments) ซึ่งสามารถบอกเวลาเป็นเสียงพูดภาษาไทยได้ จึงได้จัดสร้าง " Displaying with Multiplex System " ขึ้นมา ซึ่งประกอบด้วยส่วนที่เป็นตัวเครื่อง(Hardware) และส่วนที่เป็นโปรแกรม(Solfware)

ส่วนที่เป็นตัวเครื่องจะประกอบด้วยวงจรนาฬิกา วงจรวัดอุณหภูมิ วงจรมัลติเพล็กซ์ ภาคแสดงผล หน่วยความจำสำหรับโปรแกรม ชุดวิเคราะห์เสียงพูด วงจรเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก และวงจรขยาย

ส่วนที่เป็นโปรแกรมจะเป็นส่วนที่ควบคุมการพูดโดยการตรวจสอบข้อมูลจากที่พักข้อมูลที่เก็บเวลาปัจจุบัน(RTC Buffer) เพื่อนำข้อมูลมาเปรียบเทียบกับโปรแกรม ถ้าถูกต้องก็จะดึงสัญญาณเสียงออกมาเป็นประโยคตามที่กำหนดไว้

การประยุกต์ไปใช้งานสามารถนำไปใช้งานได้หลายอย่าง เช่น การนำไปควบคุมการปลุกด้วยบัซเซอร์ หรือ เสียงเพลง นำไปควบคุมการปิด-เปิดอุปกรณ์ไฟฟ้าต่าง ๆ เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DISPLAYING WITH MULTIPLEX SYSTEM

CHANCHAI KASETRTUT
NITIKORN LEKSIRIWILAI
WIWAT MONGKOLPETH
SIRIRAT KEAWWECHAWONG
WITTAYA THIPSUWANNAPORN ADVISOR
1988.

ABSTRACT

This plan (design) contains the idea of inventing a time and temperature teller which will show the numbers in LED 7 segments and speak Thai. So,the building of "Displaying with Multiplex system" is composed of hardware and solfware parts.

The hardware part will comprise a clock circuit, a temperature_measure circuit, a multiplex circuit, a unit of program memory, a set of speaking voice analysis, a circuit of changing digital signal to analog signal, and an amplifier.

The solfware part will be the part that controls the speaking by examining the data from RTC buffer and comparing those with the program. If the data are correct, it will pull the voice signal as in the given sentences.

This (machine) can be applied for use in several jobs; such as, for controlling waking voice with buzzer or music, controlling an on-off of electric equipments etc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1 ดิจิตอลเทอร์โมมิเตอร์ 1

1.1 หลักการทั่วไป.......................... 1

1.2 วงจรเปลี่ยนอุณหภูมิเป็นแรงดัน........... 1

1.3 วงจรเปลี่ยนแรงดันเป็นความถี่........... 3

1.4 วงจรนับ.............................. 4

1.5 วงจรนับถอยหลัง...................... 8

1.6 วงจรนับความถี่....................... 8

1.7 ตัวเลขแสดงผล........................10

1.8 แผนผังเวลาของวงจรนับ...............12

1.9 ภาคถอดรหัสและแสดงผล...............13

1.10 การนำไปใช้งาน.......................14

บทที่ 2 นาฬิกาดิจิตอล 17

2.1 หลักการทำงาน.......................17

2.2 คุณสมบัติพิเศษของดิจิตอล..............18

บทที่ 3 ระบบมัลติเพล็กซ์ 22

3.1 หลักการทำงานของวงจรเลือกข้อมูล......22

3.2 ไอซีเบอร์ 74157.....................24

3.3 ไอซีเบอร์ 74153.....................26

3.4 วงจรดีมัลติเพล็กซ์....................28

3.5 วงจรส่วนควบคุม......................31

บทที่ 4 การวิเคราะห์ระบบบอกเวลาเป็นเสียงพูด 39

4.1 หลักการทั่วไป.........................39

4.2 ตำแหน่ง I/O Port.....................39

บทที่ 5 การสร้างและการใช้งาน 49

5.1 การสร้าง..............................49

5.2 การใช้งาน.............................60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก 61
กิตติกรรมประกาศ 86
หนังสืออ้างอิง 87

##

สารบัญรูปภาพ และ ตาราง

##

รูปที่ 1 ผังการทำงานของเทอร์โมมิเตอร์ 1
รูปที่ 2 วงจรเปลี่ยนอุณหภูมิเป็นแรงดัน 2
รูปที่ 3 วงจรเปลี่ยนแรงดันเป็นความถี่ 3
รูปที่ 4 วงจรนับ 4 โดยใช้ T Flip Flop 5
รูปที่ 5 แผนผังเวลาของวงจรนับ 4 5
รูปที่ 6 วงจรนับ 16 7
รูปที่ 7 วงจรนับความถี่ 9
รูปที่ 8 วงจรจ่ายไฟเลี้ยง 9
รูปที่ 9 วงจรสมบูรณ์ของตัวเลขแสดงผล 11
รูปที่ 10 แผนผังเวลาแสดงการทำงานของ IC4510 12
รูปที่ 11 การต่อวงจรนับเข้าด้วยกันหลาย ๆ ตัว 15
ภาคนับสัญญาณถอยหลังและแสดงผล 16
รูปที่ 12 วงจรนาฬิกา 18
รูปที่ 13 แบบจำลองทางไฟฟ้าและสัญลักษณ์ของคริสตอล 19
รูปที่ 14 กราฟแสดงความสัมพันธ์ระหว่างอิมพิแดนซ์กับความถี่ของคริสตอล 19
รูปที่ 15 วงจรสมบูรณ์ของนาฬิกาดิจิตอล 21
รูปที่ 16 แสดงการเลือกข้อมูลภายในไอซีเบอร์ 74157 23
รูปที่ 17 แสดงการเลือกข้อมูลภายในไอซีเบอร์ 74153 24
รูปที่ 18 2 Line to 1 Line Multiplexer 24
วงจรลอจิกของ 2 Line to 1 Line Multiplexer 25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 19	4 Line to 1 Line Multiplexer	26
	วงจรลอจิกของ 4 Line to 1 Line Multiplexer	27
รูปที่ 20	วงจร Demultiplex	28
รูปที่ 21	วงจรลอจิกสำหรับ 1 Line to 2 Line Demultiplex	29
รูปที่ 22	วงจร 2 Line to 4 Line Demultiplex	30
	วงจรผลิตความถี่เลขฐานสอง	31
รูปที่ 23	แสดงการต่ออุปกรณ์ภายนอกเพื่อผลิตความถี่	33
รูปที่ 24	วงจรผลิตความถี่	34
รูปที่ 25	แสดงแผนผังเวลาของไอซีเบอร์ CD4060	35
รูปที่ 26	วงจรสมบูรณ์ของระบบมัลติเพล็กซ์	38
รูปที่ 27	Flow Chart การทำงานของระบบ	40
รูปที่ 28	วงจรควบคุมและวิเคราะห์เสียงพูด	50
รูปที่ 29	I/O Port	51

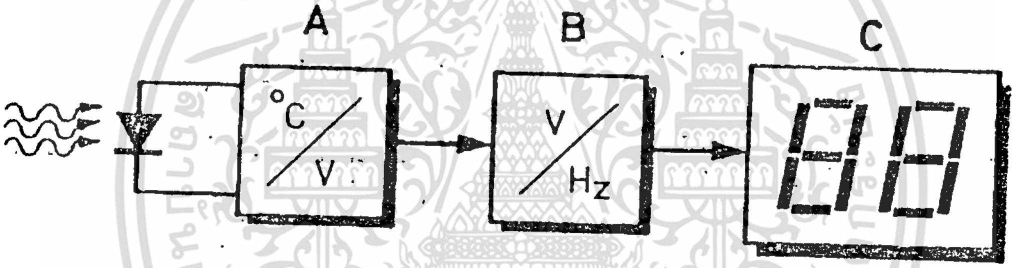
ตารางที่ 1	ตารางการนับ 4	6
ตารางที่ 2	ตารางการนับ 16	7
ตารางที่ 3	ตารางความจริงของ 2 Line to 1 Line Multiplexer	25
ตารางที่ 4	ตารางความจริงของไอซีเบอร์ 74157	26
ตารางที่ 5	ตารางความจริงของ 4 Line to 1 Line Multiplexer	26
ตารางที่ 6	ตารางความจริงของ 1 Line to 2 Line Demultiplex	28
ตารางที่ 7	ตารางความจริงของ 2 Line to 4 Line Demultiplex	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
ดิจิตอลเทอร์โมมิเตอร์

1.1 หลักการทั่วไป

วงจรดิจิตอลเทอร์โมมิเตอร์ประกอบด้วยส่วนใหญ่ ๆ สามส่วน คือ ส่วนรับความรู้สึกทางด้านอุณหภูมิ ซึ่งจะทำหน้าที่เปลี่ยนอุณหภูมิให้เป็นแรงดัน ส่วนที่สองเป็นส่วนที่เปลี่ยนแรงดันให้เป็นสัญญาณความถี่ และส่วนที่สามจะเป็นส่วนของการนับความถี่ ดังแสดงในรูปที่ 1

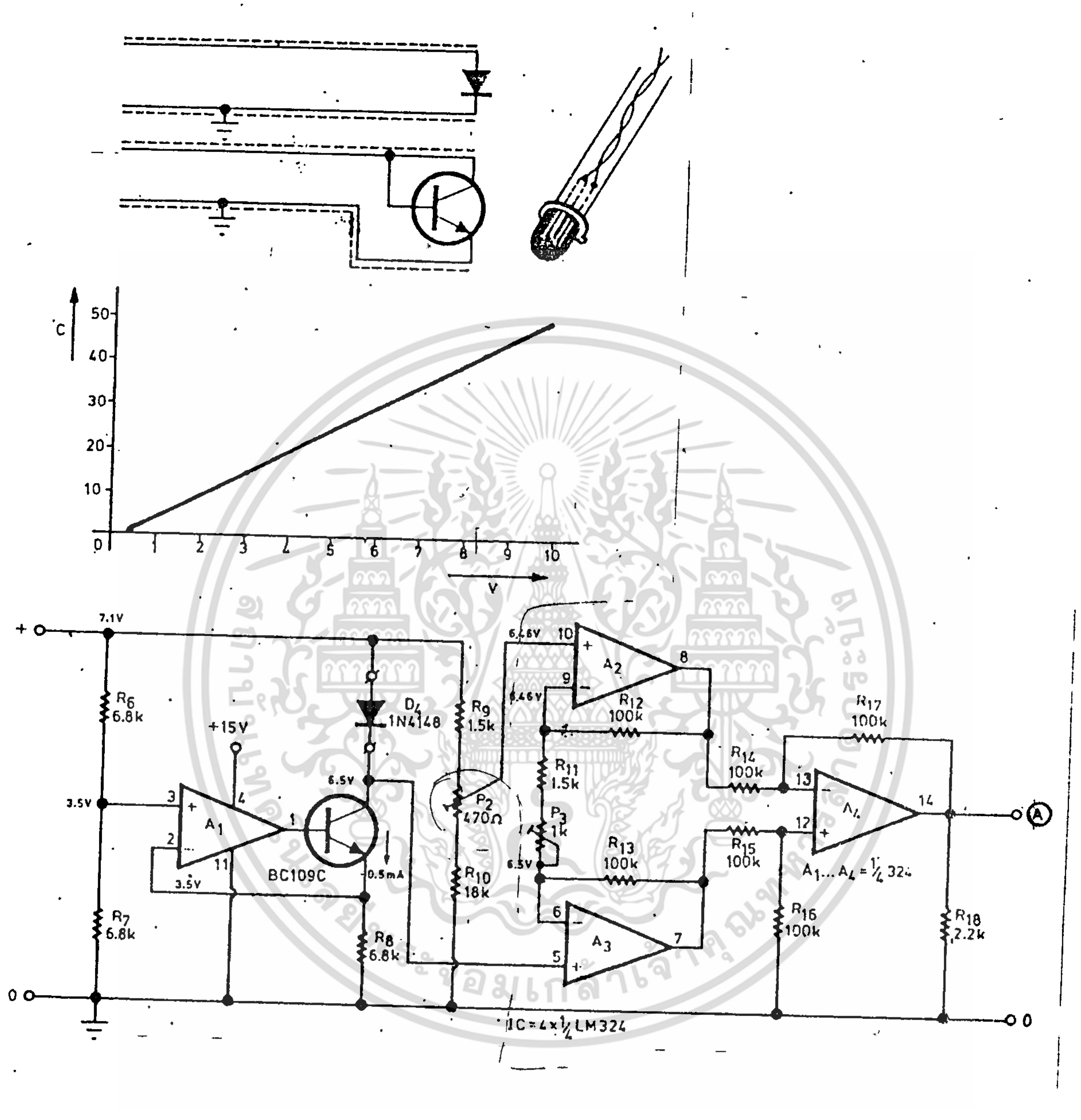


รูปที่ 1 ผังการทำงานของดิจิตอลเทอร์โมมิเตอร์

1.2 วงจรเปลี่ยนอุณหภูมิเป็นแรงดัน

อุปกรณ์สารกึ่งตัวนำ(Semiconductor) โดยทั่วไปจะให้คุณสมบัติในการเปลี่ยนแปลงกับอุณหภูมิอยู่มาก ดังนั้นจากหลักการนี้เองเราจึงนำเอาอุปกรณ์พื้นฐานทั่วไป คือ ไดโอดหรือทรานซิสเตอร์เป็นตัวรับการเปลี่ยนแปลงอุณหภูมิ แล้วเปลี่ยนอุณหภูมิเป็นแรงดัน โดยเราจะพบว่าถ้าให้กระแสไหลผ่านไดโอดหรือทรานซิสเตอร์คงที่แล้ว แรงดันที่ตกคร่อมไดโอดหรือแรงดันระหว่างขาเบสและขาอิมิตเตอร์ของทรานซิสเตอร์จะขึ้นอยู่กับอุณหภูมิอย่างเดียวและจะเปลี่ยนแปลงเป็นเชิงเส้น ส่วนอุปกรณ์ที่ใช้ในวงจรนี้คือไดโอด D4 ซึ่งเป็นตัวรับอุณหภูมิ เราจะต่อสายจากขาของไดโอดในลักษณะของสายวัดเพื่อนำไปใช้วัดอุณหภูมิได้สะดวก ดังรูปที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



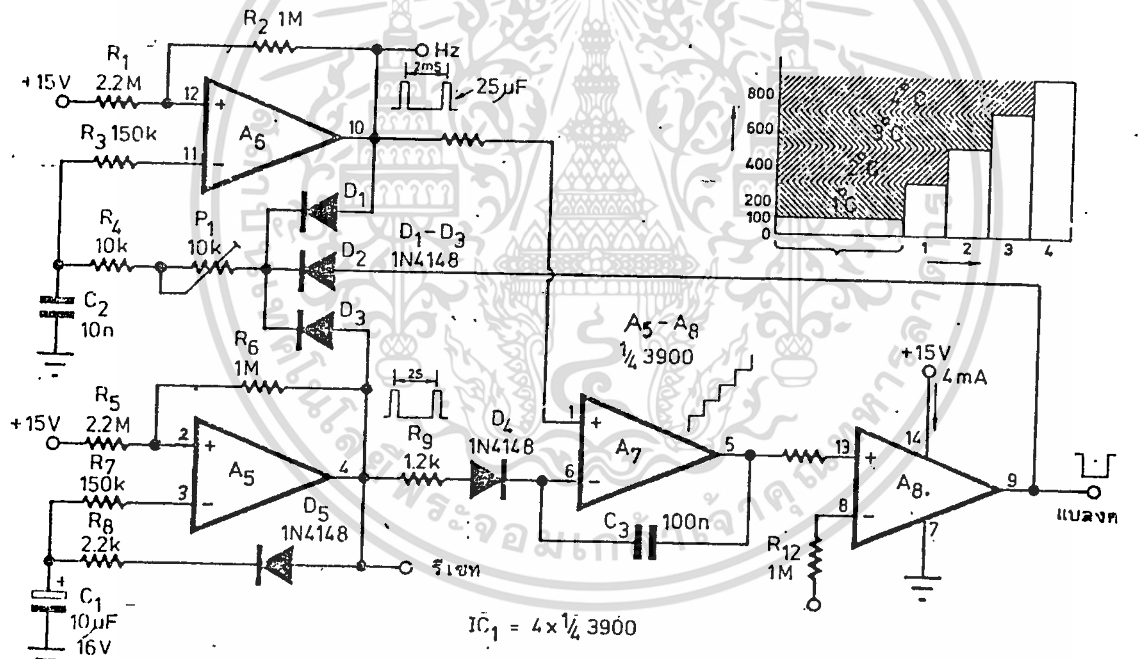
รูปที่ 2 วงจรเปลี่ยนอุณหภูมิเป็นแรงดัน

จากวงจร ทรานซิสเตอร์ Q3 และออปแอมป์ A1 เป็นตัวสร้างกระแสคงที่จ่ายให้กับไดโอด โดยวงจรสร้างกระแสคงที่อาศัยแรงดันอ้างอิงป้อนเข้าทางขานอนอินเวอร์ติ้ง(non-Inverting) ของออปแอมป์ ส่วนทางขาอิมิตเตอร์ของ Q3 จะป้อนกลับเข้าทางขาอินเวอร์ติ้ง(Inverting) จากวงจรนี้จะจัดให้กระแสไหลผ่านไดโอดมีค่าคงที่ประมาณ 0.5 มิลิแอมป์

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ออปแอมป์ที่เหลืออีก 3 ตัวจะทำหน้าที่เป็นวงจรขยายสัญญาณความแตกต่าง ซึ่งอัตราขยายสัญญาณความแตกต่างนี้สามารถปรับได้จากตัวต้านทาน P3 ในการเลือกปรับค่า P3 นี้ เราทำได้จากการปรับแต่งโดยให้ตัวรับอุณหภูมิแช่อยู่ในเกร็ดน้ำแข็ง (0° C) และปรับให้แรงดันอ่านได้ 0 โวลท์ และค่าแรงดันเอาท์พุทประมาณ 10 โวลท์ เมื่ออุณหภูมิประมาณ 50 องศาเซนติเกรด

1.3 วงจรเปลี่ยนแรงดันเป็นความถี่



รูปที่ 3 วงจรเปลี่ยนแรงดันเป็นความถี่

วงจรนี้ก็คงใช้ออปแอมป์อีกเช่นกันโดยเราจะใช้ออปแอมป์สี่ตัวอยู่ในไอซีตัวเดียวกันคือไอซีเบอร์ 3900 ซึ่งประกอบเป็นวงจรดังรูปที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการวัดแต่ละรอบหรือคาบเวลาจะได้รับการกระตุ้นจากพัลซ์(Pulse) ที่มาจาก A5 ซึ่งออปแอมป์นี้จะสร้างพัลซ์ทุก ๆ วินาที ถ้าหากต้องการให้อ่านค่าได้เร็วกว่านี้ก็ปรับค่าได้ที่ตัวเก็บประจุ (C1)

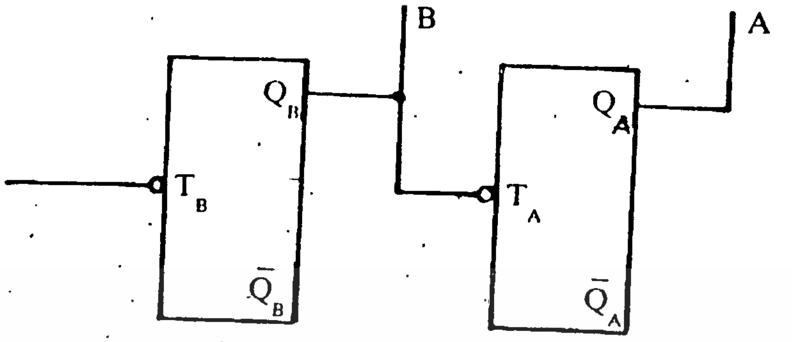
ในการวัดแต่ละคาบจะมีลำดับขั้นการทำงานดังนี้คือ เมื่อเอาท์พุทจากออปแอมป์ A5 อยู่ที่แรงดันระดับสูง(Hi) กระแสจะไหลผ่าน R9 และ D4 ผ่านเข้าทางอินพุทของ A7 เป็นผลทำให้แรงดันเอาท์พุทตกลงมาเหลือ 0 โวลท์ C3 จะคายประจุเนื่องจากเอาท์พุทของ A7 เป็น "0" กระแสที่ผ่านไหล R11 จะมีน้อยกว่ากระแสที่ไหลผ่าน R12 และเอาท์พุทของ A8 ก็จะลดลงเหลือ 0 โวลท์ด้วย วงจรเอาท์พุทนี้จะไว้สำหรับทำให้วงจรหยุดนับในขณะที่มีสัญญาณรีเซทพัลซ์หลังจากเวลาช่วงนั้นผ่านไปแล้ว 5 mS เอาท์พุทของ A5 จะกลับมาอยู่ที่สภาวะต่ำ(Low) ไดโอด D2 และ D3 จะเป็นตัวกั้นไว้ ดังนั้นออสซิลเลเตอร์(A6) จะเริ่มทำงานในช่วงพัลซ์บวกที่เกิดขึ้นจาก A6 และจะมีกระแสไหลผ่าน R10 เข้าไปยังอินพุทของ A7 ทำให้เอาท์พุทของ A7 เพิ่มขึ้นเป็นขั้นบันได

เมื่อเอาท์พุทจาก A7 เพิ่มขึ้นถึงแรงดัน DC ที่ให้อินพุท (A) หรือที่มาจากวงจรเปลี่ยนอุณหภูมิเป็นแรงดัน เอาท์พุทของ A8 จะเปลี่ยนจากแรงดัน 0 โวลท์เป็นแรงดันไฟเลี้ยง แรงดันนี้จะผ่านไดโอด D2 ไปกันออสซิลเลท ผลที่เกิดขึ้นที่เอาท์พุทก็จะลดแรงดันลงเป็น "0" ซึ่งก็จะได้พัลซ์ต่อเนื่องกันไป

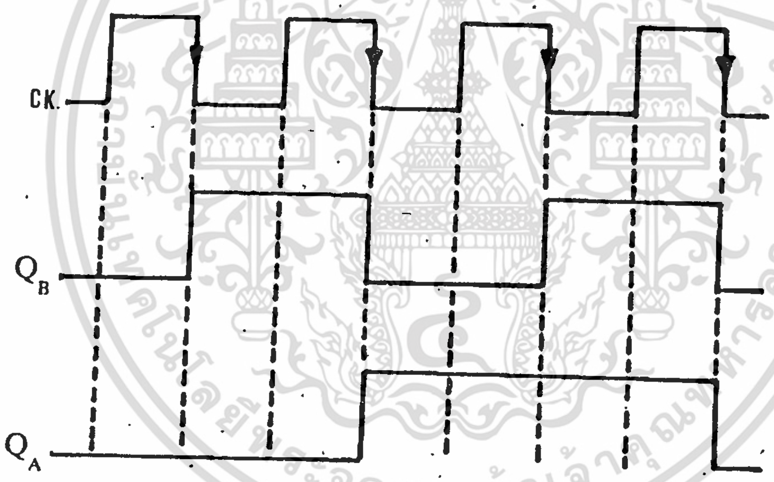
1.4 วงจรนับ (COUNTER)

วงจรนับเป็นการประยุกต์ใช้งานของฟลิปฟลอป(FLIP FLOP) โดยถือหลักการว่าฟลิปฟลอป 1 ตัวจะเป็นการนับได้ 2 (0 ถึง 1) คือสภาวะหนึ่งอาจจะเป็น 0 เมื่อมีการจุดชนวน(TRIGGER) อีกครั้งจะเป็น 1 สลับกันไปเช่นนี้ นั่นคือฟลิปฟลอป 1 ตัวสามารถนับได้ 2 เลขคือ 0 กับ 1 ดังนั้นถ้าฟลิปฟลอป 2 ตัวต่อกัน เช่น มี T ฟลิปฟลอป 2 ตัว โดยที่แต่ละตัวทำงานเมื่อมีการจุดชนวนที่ขอบขาลงดังรูปที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 วงจรนับ 4 โดยใช้ T FLIP FLOP 2 ตัว



รูปที่ 5 แผนผังเวลาของวงจรนับ 4

จากรูปที่ 4 เป็น T ฟลิปฟลอป 2 ตัว ต่อในลักษณะขา T ของตัวหลังต่อกับ Q ของตัวหน้า สมมติว่าขณะที่ Qa และ Qb เป็น "0" ทั้งคู่ เมื่อสัญญาณนาฬิกาที่ขาของ CLOCK Input เปลี่ยนจากระดับ "0" เป็น "1" T ฟลิปฟลอปตัวแรก (Tb) จะยังไม่มีการเปลี่ยนสภาวะ เพราะเป็นการจุดชนวนที่ขอบขาขึ้น จนกระทั่งเมื่อสัญญาณนาฬิกาเปลี่ยนระดับจาก "1" เป็น "0" Qb จะเปลี่ยนสภาวะเป็น "1" ถึงแม้ Ta จะต่ออยู่กับ Qb ก็ตาม แต่ฟลิปฟลอปตัวหลังจะไม่ทำงานที่ขอบขาขึ้น มันจะสนใจเฉพาะที่ขอบขาลงเท่านั้น หลังจากสัญญาณนาฬิกา

ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลูกแรกผ่านไป ขณะนั้น Qb เป็น "1" ในขณะที่ Qa เป็น "0" คือเลข $(01)_2$ หรือเลข $(1)_{10}$ นั่นเอง ต่อมาเมื่อสัญญาณนาฬิกาลูกที่ 2 ผ่านไป Qb ก็จะเปลี่ยนสภาวะจาก "1" เป็น "0" ในขณะที่สัญญาณนาฬิกาเปลี่ยนสภาวะที่ขอบขาลง เมื่อ Qb เปลี่ยนสภาวะจาก "1" เป็น "0" Qa ก็จะเปลี่ยนสภาวะจาก "0" เป็น "1" บ้าง เพราะ Ta ได้รับการจุดชนวนที่ขอบขาลงของ Qb นั่นเอง ในขณะนั้น Qa เป็น "1" และ Qb เป็น "0" คือเลข $(10)_2$ หรือ $(2)_{10}$ เมื่อสัญญาณนาฬิกาลูกที่ 3 ผ่านไป Qb ก็จะเปลี่ยนกลับมาเป็นสภาวะ "1" ใหม่ แต่ Qa ไม่เปลี่ยนแปลง ทั้งนี้เนื่องจาก Ta ได้รับการจุดชนวนที่ขอบขาขึ้น ซึ่งก็คือ Qa = 1 และ Qb = 1 คือเลข $(11)_2$ หรือ $(3)_{10}$ จนกระทั่งสัญญาณนาฬิกาลูกที่ 4 ผ่านไป Qb จะเปลี่ยนกลับมาเป็นสภาวะ "0" ใหม่ซึ่งทำให้ Qa เปลี่ยนกลับมาเป็นสภาวะ "0" ด้วย การทำงานจะเห็นได้ชัดจากแผนผังเวลา (TIMING DIAGRAM) รูปที่ 5 และตารางการนับตามตารางที่ 1

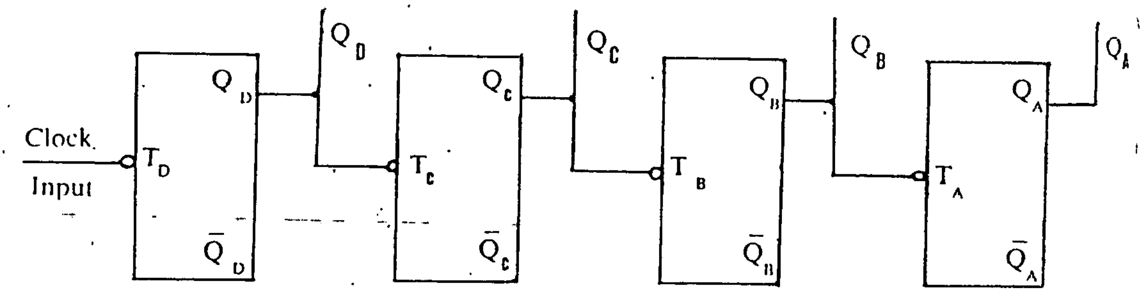
INPUT PULSE	$Qa(2^1)$	$Qb(2^0)$
0	0	0
1	0	1
2	1	0
3	1	1
4 (หรือ 0)	0	0

ตารางที่ 1 ตารางการนับ 4

เราจะคิดกันอย่างง่าย ๆ จำนวนเลขฐานที่จะนับได้เท่ากับจำนวน 2^N เมื่อ N เป็นจำนวนสเตจ(Stage)ของฟลิปฟลอป ในที่นี้ฟลิปฟลอปมี 2 ตัวจำนวนที่นับได้ทั้งหมดจึงเท่ากับ 2^2 หรือเท่ากับ 4 คือนับจาก 0 ถึง 3 แล้วกลับมานับ 0 ใหม่

ถ้าหากต้องการนับ 16 (จาก 0 ถึง 15 หรือ 0000 ถึง 1111) ก็ต้องใช้ฟลิปฟลอปจำนวน 4 ตัวต่อแบบอันดับ ตามรูปที่ 6

นี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6 วงจรนับ 16

INPUT PULSE	Qa(2^3)	Qb(2^2)	Qc(2^1)	Qd(2^0)
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16 (หรือ 0)	0	0	0	0

ตารางที่ 2 ตารางการนับ 16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 6 เป็นวงจรนับ 16 หรือวงจรนับ 4 สเตจ ซึ่งมีลักษณะการต่อจะเหมือนวงจรนับ 4 เพียงแต่ว่าจำนวนฟลิปฟลอปเพิ่มขึ้นทำให้สามารถนับจำนวนได้มากขึ้นด้วย เราอาจเปรียบฟลิปฟลอปเป็นบิทของเลขฐาน 2 ได้ คือ 1 บิทมีการเปลี่ยนแปลงได้ 2 สถานะคือ 0 กับ 1 และถ้ามี 2 บิท (ฟลิปฟลอป 2 ตัว) ก็จะมีสถานะที่ไม่เหมือนกันได้ 4 สถานะคือ 00,01,10,11 หากเป็น 3 บิท (ฟลิปฟลอป 3 ตัว) ก็จะมีสถานะที่ไม่เหมือนกันได้ 8 สถานะคือ 000,001,010,011,100,101,110,111 เป็นต้น ในตารางการนับ 4 สเตจ (ตารางที่ 2) จงสังเกตว่า Qd จะมีการเปลี่ยนแปลงสถานะตลอดเวลาที่ขอบขาลงของสัญญาณนาฬิกา แต่สำหรับ Qc การเปลี่ยนแปลงสถานะจะเกิดขึ้นเมื่อ Qd เปลี่ยนสถานะจาก "1" เป็น "0" เท่านั้น ในทำนองเดียวกัน Qb และ Qa ก็จะมีการเปลี่ยนแปลงสถานะก็ต่อเมื่อ Qc และ Qd เปลี่ยนสถานะในช่วงขอบขาลงตามลำดับ

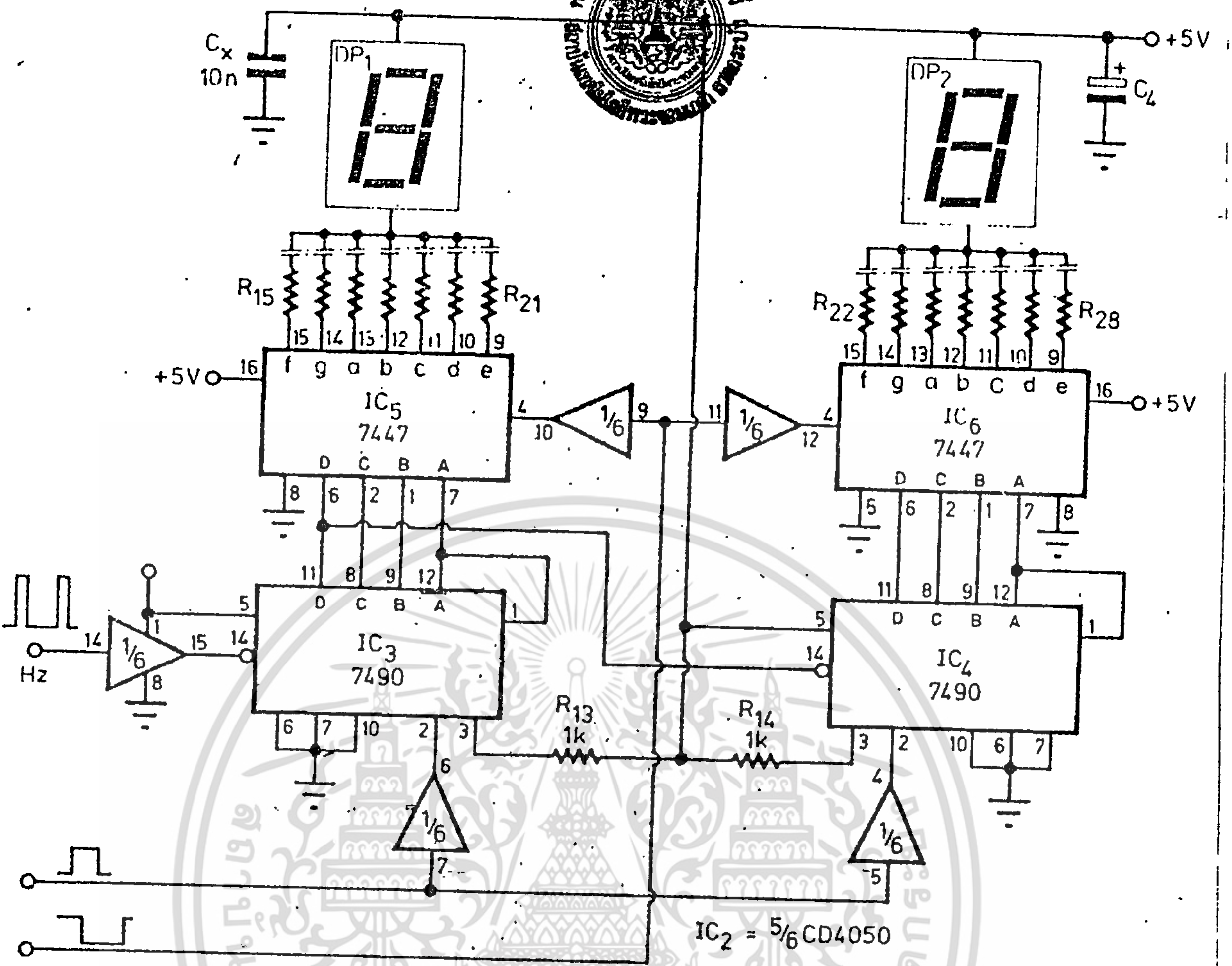
1.5 วงจรนับถอยหลัง

วงจรนับที่ได้กล่าวมาแล้วเป็นการนับจำนวนเลขฐานสองของสัญญาณนาฬิกาทางเข้าที่เริ่มจากน้อยไปมาก จนกระทั่งนับได้เต็มที่แล้วจึงกลับมาเริ่มต้นนับที่ 0 ใหม่ จงสังเกตดูว่าในขณะที่ Qa,Qb,Qc,Qd เปลี่ยนแปลงอยู่นั้น $\overline{Qa},\overline{Qb},\overline{Qc},\overline{Qd}$ ก็มีการเปลี่ยนแปลงเช่นกัน ในขณะที่ Qa,Qb,Qc,Qd เป็น $(0000)_2$ หรือ $(0)_{10}$ $\overline{Qa},\overline{Qb},\overline{Qc},\overline{Qd}$ ก็ต้องเป็น $(1111)_2$ หรือ $(15)_{10}$ ด้วย ถ้าสัญญาณนาฬิกาทางเข้าผ่านไป 1 ลูกเอาท์พุทก็จะเป็น $(0001)_2$ หรือ $(1)_{10}$ ซึ่งเอาท์พุทคอมพลีเมนต์ ($\overline{Q}$) ก็จะเป็น $(1110)_2$ หรือ $(14)_{10}$ เป็นเช่นนี้ไปเรื่อย ๆ จนกระทั่งเอาท์พุทเป็น $(1111)_2$ เอาท์พุทคอมพลีเมนต์($\overline{Q}$) ก็จะเป็น $(0000)_2$ แล้วจึงเริ่มต้นใหม่ นั่นคือถ้าต้องการให้เป็นวงจรนับถอยหลังก็นำเอาท์พุทคอมพลีเมนต์คือ $\overline{Qa},\overline{Qb},\overline{Qc},\overline{Qd}$ มาใช้งาน

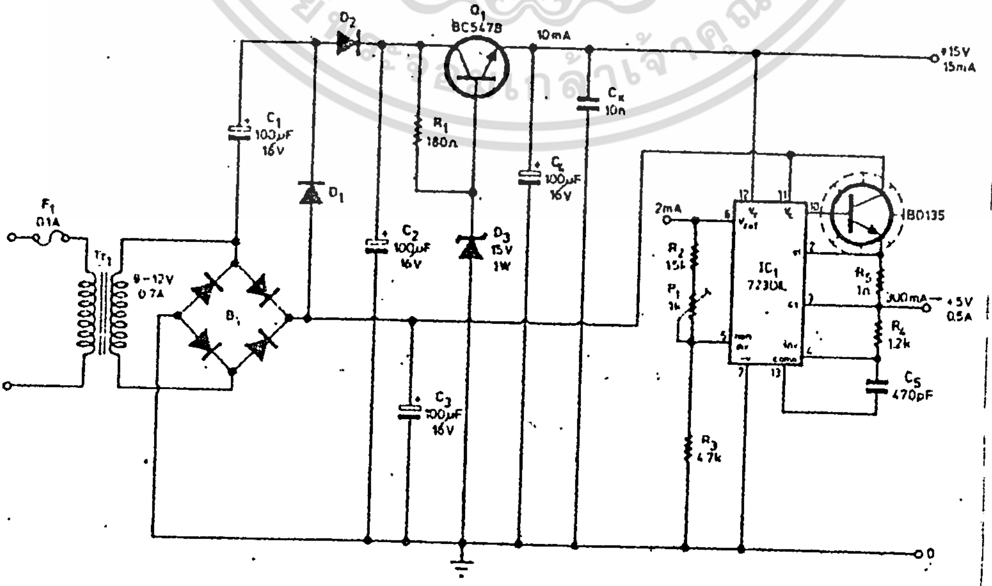
1.6 วงจรนับความถี่

จากวงจรรูปที่ 7 ใช้ไอซีจำพวก TTL และ CMOS ประกอบด้วย 1 ตัวคือเบอร์ 4050 เพื่อทำหน้าที่เปลี่ยนสัญญาณแรงดันจาก 15 โวลท์ให้เหลือเพียง 5 โวลท์ เพื่อใช้กับ TTL ดังรูปที่ 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7 วงจรนับความถี่



รูปที่ 8 วงจรจ่ายไฟเลี้ยง

023165

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.7 ตัวเลขแสดงผล

หลักการทำงาน

ตัวเลขแสดงผล 1 หลักจะประกอบด้วยไอซีเพียง 2 ตัวกับตัวต้านทาน 8 ตัวและตัวเลข 7 ส่วนอีก 1 ตัวเท่านั้นดังแสดงวงจรไว้ในรูปที่ 9 ไอซีทั้ง 2 ตัว คือ IC1 ใช้เบอร์ 4510 ซึ่งเป็น Presettable Up/Down Counter และใช้ IC2 เบอร์ 4513 ซึ่งเป็น BCD to 7 Segment Latch/Decoder/Driver ที่เลือกใช้ 2 เบอร์นี้ก็เพราะว่าในตัวมันทำได้หลายอย่างมากกว่าเบอร์อื่นและยังหาซื้อได้ในราคาไม่แพง

เริ่มต้นกันที่ IC1 ซึ่งมีขาต่าง ๆ ที่ต่อออกมาใช้งานแต่ละขามีการทำงานดังนี้

ขา 15 (CK) คือขาที่ต้องป้อนสัญญาณนาฬิกาเข้าไปเพื่อให้เกิดการนับ โดยวงจรนับจะทำการนับที่ขอบขาขึ้นของสัญญาณนาฬิกา

ขา 10 (U/$\overline{D}$) คือขาที่คอยควบคุมให้วงจรนับทำการนับเดินหน้าเมื่อขานี้เป็น "1" และให้นับถอยหลังเมื่อขานี้เป็น "0"

ขา 6,11,14,2 (Q1-Q4) คือขาเอาท์พุทที่ได้จากการนับและพรีเซทรวมทั้งรีเซทด้วย

ขา 4,12,13,3 (P1-P4) คือขาอินพุทเพื่อการตั้งค่าเริ่มต้นของการนับ ทำงานร่วมกับขา 1 (PE)

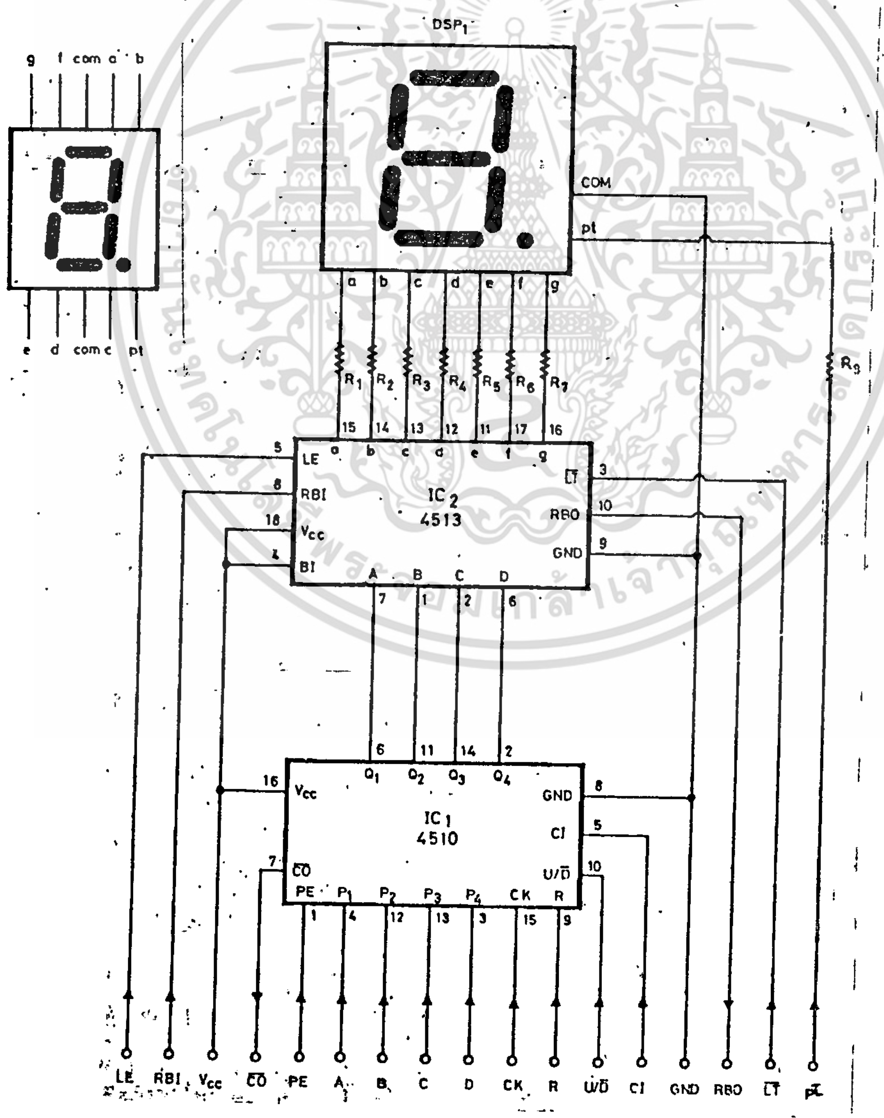
ขา 1 (PE) คือขาพรีเซทอีนาเบิ้ล เมื่อขานี้เป็น "1" จะทำหน้าที่โหลดข้อมูลทางขา P1-P4 ออกไปที่ขาเอาท์พุท Q1-Q4 โดยตรง โดยไม่สนใจสัญญาณนาฬิกา ดังนั้นจึงสามารถที่จะตั้งค่าเริ่มต้นของการนับไว้ที่ค่าใดก็ได้ โดยป้อนลอจิกให้ที่ขา P1-P4 ตามค่าที่ต้องการ แล้วป้อนลอจิก "1" เข้าที่ขา PE นี้ และเมื่อขา PE เป็น "0" ก็จะทำให้วงจรนับทำงานตามปกติ

ขา 5 (CI) คือขาพาหะทางเข้า(Carry Input) ทำหน้าที่รับสัญญาณทดจากหลักหน้าในการต่อกันหลาย ๆ ตัวเพื่อการนับแบบซิงโครนัส เมื่อขา CI นี้เป็น "0" วงจรนับและขา $\overline{CO}$ จะทำงานตามปกติ แต่ถ้าขา CI นี้เป็น "1" วงจรนับจะหยุดนับทันทีแม้ว่าจะมีสัญญาณนาฬิกาเข้ามาก็ตาม นอกจากนี้ยังมีผลทำให้ขา $\overline{CO}$ เป็น "1" ตามด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

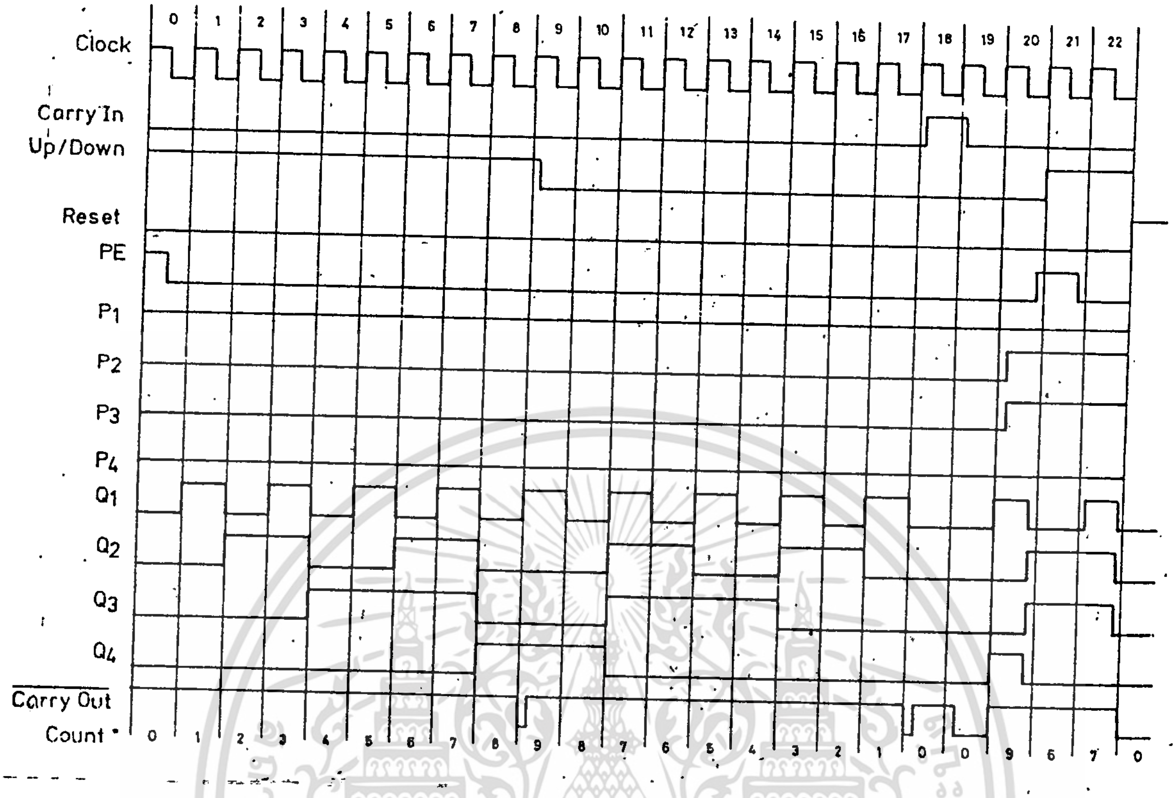
ขา 7 ($\overline{CO}$) คือขาพาหะทางออก(Carry Output)ทำหน้าที่ส่งสัญญาณทดจากการนับไปให้หลักต่อไป ขานี้จะมีการทำงานเมื่อขา CI,PE และขารีเซททั้ง 3 ขานี้เป็นลอจิก "0" โดยปกติขา $\overline{CO}$ จะเป็นลอจิก "1" เมื่อให้นับเดินหน้า (ขา U/$\overline{D}$ = "1") ขา $\overline{CO}$ นี้จะเป็น "0" เมื่อมันนับถึงค่ามากที่สุด(คือนับถึง 9) และเมื่อให้นับถอยหลังขานี้จะเป็น "0" เมื่อมันนับถึงค่าต่ำสุด(คือนับถึง 0)

ขา 9 (R) คือขา Reset ทำหน้าที่รีเซทเอาท์พุท Q1-Q4 และขา $\overline{CO}$ ให้เป็น "0" ทั้งหมดโดยไม่สนใจขาใด ๆ ทั้งสิ้น



รูปที่ 9 วงจรสมบูรณ์ของตัวเลขแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10 แผนผังเวลาแสดงการทำงานของ IC1 เบอร์ 4510

1.8 แผนผังเวลาของวงจรนับ

เพื่อแสดงการทำงานของ IC1 ให้ชัดเจนจึงได้แสดงแผนผังเวลาไว้ในรูปที่ 10 โดยการป้อนสัญญาณอินพุทต่าง ๆ เปลี่ยนไป และดูผลของสัญญาณเอาท์พุทต่าง ๆ เริ่มต้นด้วยสัญญาณนาฬิกาลูกแรก (0) ในช่วงนี้ขา PE เป็น "1" อยู่ และขา P1-P4 เป็น "0" ทั้งหมด จึงเป็นการตั้งค่าเริ่มต้นของการนับจาก 0 เป็นต้นไป คือ Q1-Q4 เป็น "0" ทั้งหมดเช่นกัน และในช่วงเวลานี้จนถึงสัญญาณนาฬิกาลูกที่ 8 ขา $U/\overline{D}$ จะเป็น "1" ซึ่งเป็นการให้นับเดินหน้า วงจรนับจาก 0,1,2.....8 ทุกครั้งที่ขอบขาขึ้นของสัญญาณนาฬิกา แต่ขา $\overline{CO}$ จะเป็น "1" มาตลอดสิ้นสุดสัญญาณนาฬิกาลูกที่ 8 ขา $\overline{CO}$ จะเปลี่ยนเป็น "0" ทันที

ถ้าหากขา $U/\overline{D}$ ยังคงเป็น "1" ขา $\overline{CO}$ ก็จะเป็น "0" ต่อไปจนถึงเวลาที่สัญญาณนาฬิกาลูกที่ 9 ผ่านไปแล้วจึงจะกลับมาเป็น "1" เช่นเดิม(เกิดเป็นขอบขาลงเมื่อนับจาก 8->9 และเป็นขอบขาขึ้นเมื่อนับจาก 9->0) แต่จากรูปที่ 10 ขา $U/\overline{D}$ ได้เปลี่ยนเป็น "0" เสียก่อนเมื่อเริ่มต้นสัญญาณนาฬิกาลูกที่ 9 ได้เพียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เล็กน้อย ในช่วงเวลานี้จึงได้สัญญาณที่ขา $\overline{CO}$ เป็นพัลซ์แคบ ๆ

ช่วงเวลาต่อมาวงจรนับจึงนับถอยหลังจาก 9,8,7,6......1 จนสิ้นสุดสัญญาณนาฬิกาลูกที่ 17 คือวงจรนับเริ่มนับถอยหลังจาก 1 ไป 0 จึงได้สัญญาณ $\overline{CO}$ ตกลงมาเป็น "0" อีกครั้งหนึ่ง และถ้าหากว่าขา CI ไม่เป็น "1" เสียก่อนก็จะได้สัญญาณ $\overline{CO}$ เป็น "0" ตลอดช่วงเวลาของสัญญาณนาฬิกาลูกที่ 18 คือเกิดเป็นขอบขาลงเมื่อนับจาก 1->0 และเป็นขอบขาขึ้นเมื่อนับจาก 0->9

แต่พอพ้นสัญญาณนาฬิกาลูกที่ 17 มาได้เพียงเล็กน้อย CI จะเปลี่ยนเป็น "1" ซึ่งเป็นผลทำให้วงจรหยุดนับคือนับถึง 0 แล้วหยุดค้างไว้และยังทำให้ขา $\overline{CO}$ เปลี่ยนเป็น "1" ตามขา CI ด้วย เมื่อช่วงเวลาที่เป็น "1" ของขา CI สิ้นสุดลง ขา $\overline{CO}$ จะกลับมาเป็น "0" ตามเดิมและวงจรนับก็เริ่มนับถอยหลังต่อไป แต่ในขณะเดียวกันสัญญาณนาฬิกาลูกที่ 19 เลยช่วงขอบขาขึ้นไปแล้ว จึงต้องรอจนถึงขอบขาขึ้นของลูกที่ 20 วงจรนับจึงนับต่อจาก 0->9 และขา $\overline{CO}$ จะกลับเป็น "1" ด้วย ซึ่งจะเห็นว่าขา CI ทำงานเหมือนกับการขัดจังหวะหรือแทรกสัญญาณ $\overline{CO}$ และหยุดวงจรนับเอาไว้

ในช่วงสัญญาณนาฬิกาลูกที่ 20 ถึง 21 ขา PE จะทำการพรีเซทอีกครั้งโดยตั้งค่าเริ่มต้นเป็น 6 ส่วนสัญญาณลูกสุดท้ายขารีเซทเป็น "1" แสดงให้เห็นว่าขา Q1-Q4 และ $\overline{CO}$ เป็น "0" ทั้งหมด

1.9 ภาคถอดรหัสและแสดงผล

คราวนี้ก็มาถึงตัว IC2 บ้าง ไอซีตัวนี้มี 8 ขา นอกจากจะทำหน้าที่ถอดรหัส BCD ให้เป็นตัวเลข 7 ส่วนแล้วในตัวมันยังมีภาคคงสถานะ(Latch)อีกด้วย ซึ่งการใช้งานขาต่าง ๆ มีดังนี้

ขา 7,1,2,6 (A,B,C,D) เป็นขาสัญญาณ BCD อินพุทเพื่อให้เอาท์พุทแสดงผลเป็นตัวเลข 0-9 ตามสัญญาณทั้ง 4 ขานี้ เป็นที่น่าสังเกตว่าถ้าสัญญาณ BCD มีค่ามากกว่า 9 ขึ้นไป (1010,1011......1111) ตัวเลขจะไม่แสดงผลอะไรเลย

ขา 11-17 (a-g) เป็นขาเอาท์พุทเพื่อที่จะต่อกับตัวเลขแสดงผล โดยสามารถต่อเข้ากับตัวแสดงผลได้หลายชนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา 5 (LE:Latch Enable) ทำหน้าที่แลทช์สัญญาณ BCD ทางอินพุทก่อนไปเข้าภาคแสดงผล เพื่อให้แสดงผลค้างค่าเดิมเอาไว้ก่อนแม้ว่าสัญญาณ BCD จะเปลี่ยนไปแล้วก็ตาม โดยขา LE นี้จะแอคตีพที่ลอจิก "1" แต่ถ้าขานี้เป็น "0" ก็จะไม่มีผล คือภาคแสดงผลทำงานตามสัญญาณ BCD

ขา 3 (LT:Lamp Test) เมื่อขานี้เป็น "0" จะทำให้ตัวเลขแสดงผลเป็นเลข 8 เพื่อตรวจสอบว่าภาคแสดงผลและตัวเลขมีส่วนใดเสียหายหรือไม่

ขา 10 (RBO:Ripple Blanking Output) ทำงานร่วมกับขา RBI เพื่อดับเลข 0 หลักข้างหน้าให้เกิดการแสดงผลที่สวยงามเช่นเมื่อใช้ตัวเลขแสดงผล 6 หลัก และค่าที่นับได้มีค่าเป็น 205 ถ้าไม่มีการดับเลข 0 จะแสดงเป็น 000205 ขานี้มีหลักการทำงานดังนี้คือ เมื่อสัญญาณอินพุท BCD เป็น 0000 และขา RBI เป็น "1" จะทำให้ตัวเลขดับไปเลยและทำให้ขา RBO เป็น "1" ด้วยเพื่อป้อนเข้าขา RBI เป็น "0" หลักต่อไป

ขา 8 (RBI:Ripple Blanking Input) จะทำงานร่วมกับขา RBO ตามที่กล่าวมาแล้ว ซึ่งถ้าหากขานี้เป็น "0" จะทำให้ขา RBO เป็น "0" เสมอและตัวเลขจะไม่ดับด้วย

ขา 4 (BI:Blanking Input) เมื่อขานี้เป็น "0" จะดับตัวเลขโดยไม่สนใจขาใด ๆ ทั้งสิ้น (ยกเว้นขา LT) แต่ในการใช้งานมีโอกาสใช้น้อยมากเพราะใช้ขา RBO และ RBI ทำงานแล้ว จึงต่อขานี้เข้ากับไฟบวกโดยตรง

สำหรับ R1-R8 ทำหน้าที่จำกัดกระแสของแต่ละเซกเมนต์จึงไม่อาจกำหนดค่าที่แน่นอนได้ ขึ้นอยู่กับแรงดันที่จะป้อนให้แก่ไอซี ซึ่งต้องเลือกกระแสให้เหมาะสมกับคุณภาพและความสว่างของตัวเลข และจุด pt นั้นถ้าหากต้องการให้สว่างต้องต่อ R8 เข้ากับแรงดันไฟบวก

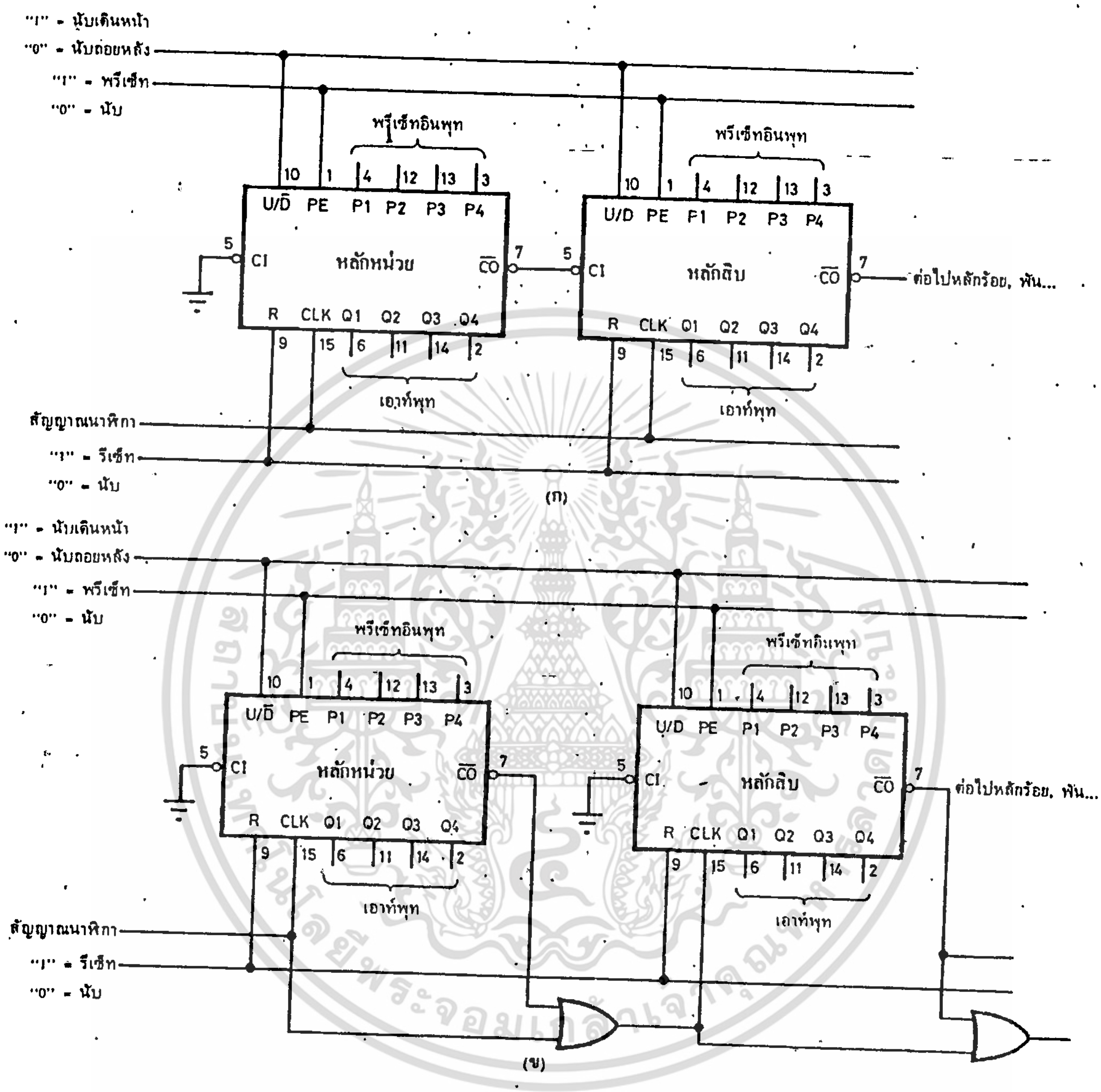
1.10 การนำไปใช้งาน

การจะต่อไปใช้งานนั้นต้องเข้าใจสัญญาณอินพุทและเอาท์พุททุกสัญญาณดังได้กล่าวไว้ในหัวข้อหลักการทำงาน

ตัวอย่างการต่อในส่วนของวงจรนับได้แสดงไว้ในรูปที่ 11(ก) เป็นการต่อแบบซิงโครนัส ซึ่งให้ผลในด้านความถี่สูงสุดของการนับได้สูงกว่าแบบริปเปิ้ลใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 11(ข) อีกทั้งยังประหยัดออร์เกทอีกด้วย



รูปที่ 11 การต่อวงจรนับ(IC1) เข้าด้วยกันหลาย ๆ ตัว

(ก) เป็นการต่อแบบซิงโครนัส

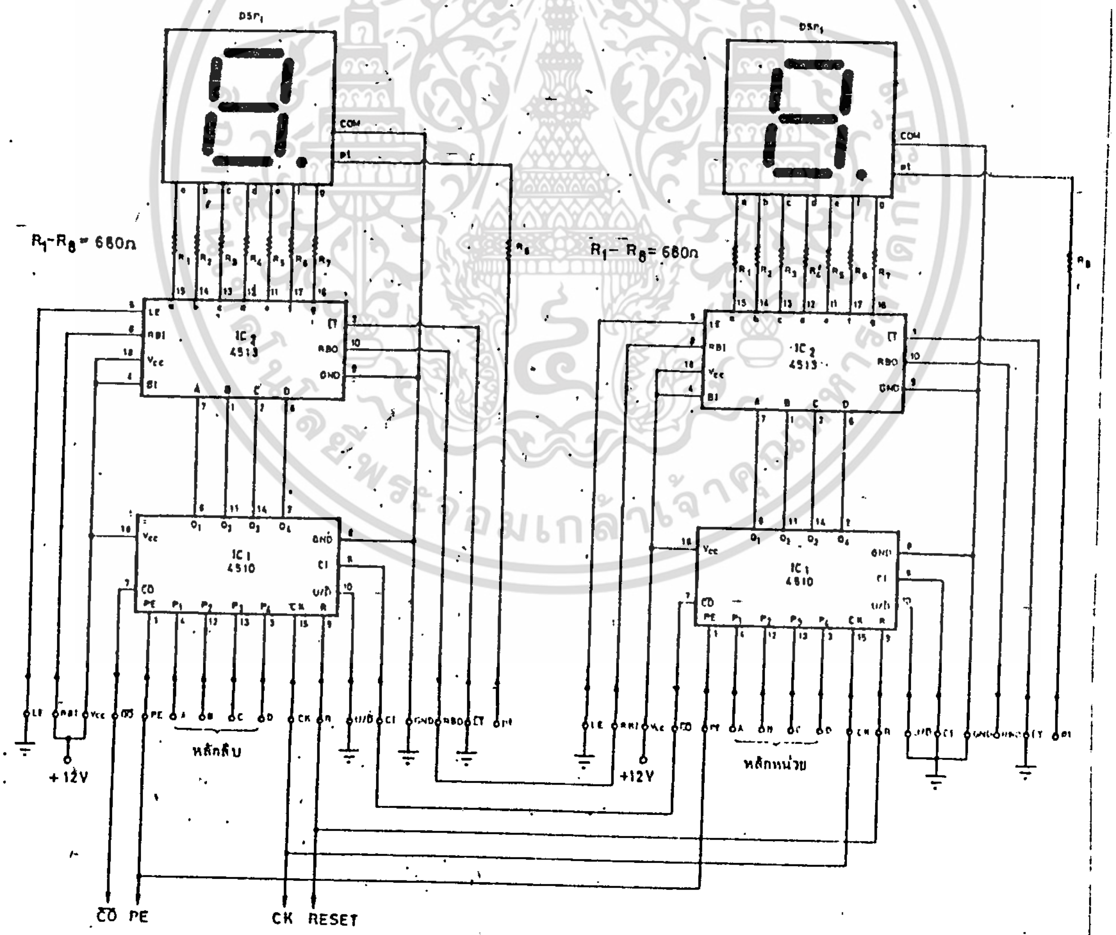
(ข) เป็นการต่อแบบริปเปิ้ล

ในรูปที่ 11(ก) นั้นจะต้องต่อ CI และ $\overline{CO}$ อนุกรมกันไปเรื่อย ๆ ขา CI ของหลักหน่วยต่อกับกราวนด์ ดังนั้นขา $\overline{CO}$ ของหลักหน่วยจะเป็นพัลซ์ "0" ทุก ๆ 10 ลูกของสัญญาณนาฬิกาเมื่อให้นับเดินหน้าโดยเริ่มจาก 0,1,2.......8 ในช่วงนี้ขา $\overline{CO}$ ของหลักหน่วยจะเป็น "1" ตลอด ทำให้หยุดวงจรนับของหลักสิบแม้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ว่าขา Ck จะมีสัญญาณก็ตาม พอวงจรนับเริ่มนับจาก 8->9 ขา $\overline{CO}$ ของหลักหน่วยจะเป็น "0" ทำให้สัญญาณนาฬิกามีผลต่อวงจรนับของหลักสิบด้วย คือนับเดินหน้า 1 ครั้ง หรือพูดง่าย ๆ ว่า ทุก ๆ 10 ลูกสัญญาณนาฬิกาจะทำให้หลักสิบนับ 1 ครั้ง ทำนองเดียวกันเมื่อต่อเป็น 3 หลักก็จะได้ทุก ๆ 100 ลูกสัญญาณนาฬิกาจะทำให้หลักร้อยนับเดินหน้า 1 ครั้ง ถ้าหากเป็นการนับถอยหลังก็จะมีหลักการเช่นเดียวกัน

ส่วนในรูปที่ 11(ข) นั้นใช้สัญญาณนาฬิกาป้อนหลักหน่วย แล้วใช้สัญญาณ $\overline{CO}$ ทดเข้าต่อไปเรื่อย ๆ โดยผ่านออร์เกทซึ่งดูสิ้นเปลือง สำหรับขา CI ของทุก ๆ หลักจะต่อลงกราวนด์ทั้งหมดวิธีนี้จึงไม่แนะนำให้ใช้



ภาคนับสัญญาณถอยหลังและแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
นาฬิกาดิจิตอล

2.1 หลักการทำงาน

หัวใจสำคัญของชุดนาฬิกาอยู่ที่ไอซีเบอร์ MM5387 หรือ LM8361 หรือ EA7316 ซึ่งทั้งสามเบอร์นี้ใช้แทนกันได้ต่างกันตรงยี่ห้อเท่านั้น ไอซีนี้เป็นประเภท P-MOS/LSI คือมีวงจรภายในมากมาย การทำงานทุกอย่างของวงจรจึงอยู่ภายในไอซีนี้ทั้งหมด เพียงแต่เราป้อนไฟให้และต่อกับแผงตัวเลข 7 ส่วน ก็ใช้งานเป็นนาฬิกาได้แล้ว

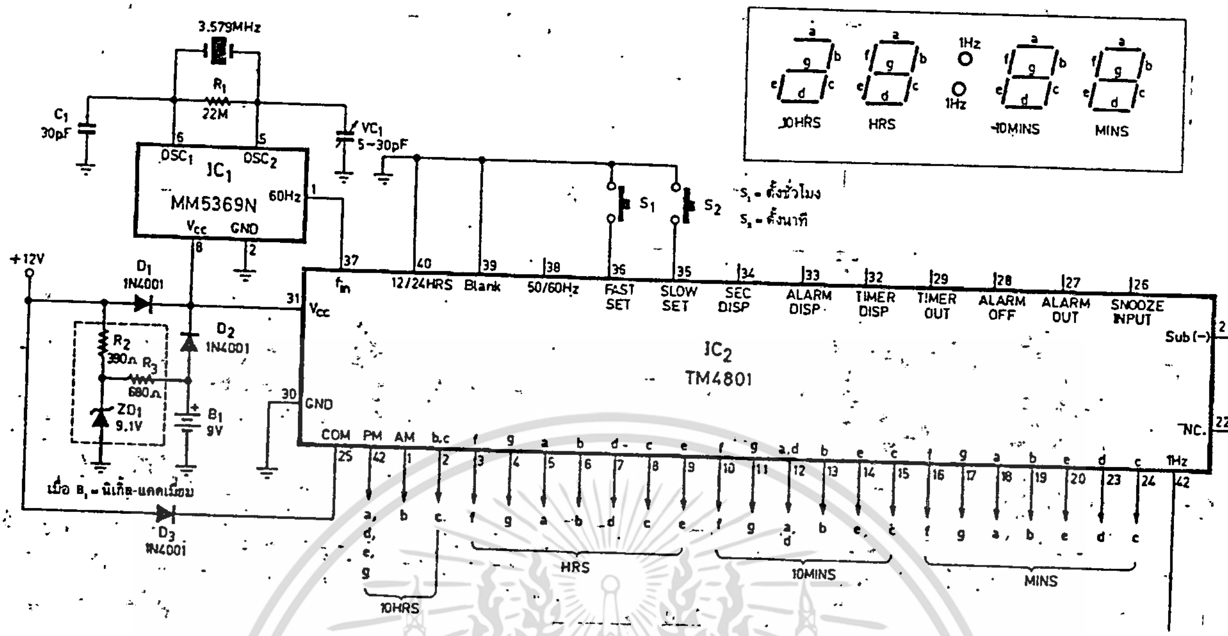
จากรูป จะเห็นว่า D1,C1 ทำหน้าที่เปลี่ยนไฟสลับให้เป็นไฟตรง ป้อนไฟบวกเข้าที่ขา 28 เนื่องจากเราใช้กับไฟบ้านความถี่ 50Hz เราจึงต้องให้ไฟบวกเข้าที่ขา 36 ด้วย (ถ้าใช้ความถี่ 60Hz หรือคริสตอล 60 Hz ให้ปล่อยขา 36 ลอยไว้) ที่ขา 35 ต้องป้อนความถี่ 50Hz จากไฟบ้านเพื่อเป็นสัญญาณกำเนิดฐานเวลาไอซีจึงจะทำงานได้ ซึ่งแน่นอนนาฬิกาจะเดินเที่ยงตรงได้ก็ขึ้นอยู่กับความถี่ไฟบ้านด้วย จากวงจรจะเป็นความถี่ 50Hz ผ่าน R1 และ C2 เพื่อป้องกันความถี่สูงไม่ให้รบกวนการทำงานของไอซี ซึ่งจะทำให้การทำงานของนาฬิกาผิดพลาด

ที่ขา 23 เป็นขา Common Source ดังนั้นเราจึงควบคุมความสว่างได้ด้วยสวิทช์ S8 ผ่าน Q1 คือถ้าอยู่ตำแหน่ง DIM ความสว่างจะถูกลดลงครึ่งหนึ่ง ถ้าอยู่ตำแหน่ง MAX ก็จะสว่างมากที่สุด

ที่ขา 25 เป็นขาสัญญาณปลุก คือเมื่อนาฬิกาเดินมาถึงเวลาปลุกที่ตั้งเอาไว้ ที่ขา 25 นี้ก็จะมีไฟบวกแรงดันเท่ากับ Vcc ออกมา

จากวงจรรูปที่ 12 ซึ่งเป็นวงจรชุดนาฬิกา จะมีวงจรกำเนิดความถี่ซึ่งจะป้อนให้กับไอซีนาฬิกา ในขณะที่ไฟดับนาฬิกาก็จะเดินตลอดเวลา วงจรนี้ใช้ไอซีเบอร์ MN5369N โดยจะใช้ร่วมกับคริสตอลขนาด 3.579545 MHz โดยภายในตัวไอซีจะมีวงจรนับและหารความถี่ จะได้ความถี่ 60 Hz ออกมาเพื่อป้อนให้กับไอซีนาฬิกาโดยสามารถปรับความถี่ของไอซีได้เล็กน้อยด้วย Vc1 ในกรณีที่นาฬิกาเดินช้าหรือเร็วไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 12 วงจรนาฬิกา

2.2 คุณสมบัติพิเศษของคริสตอล

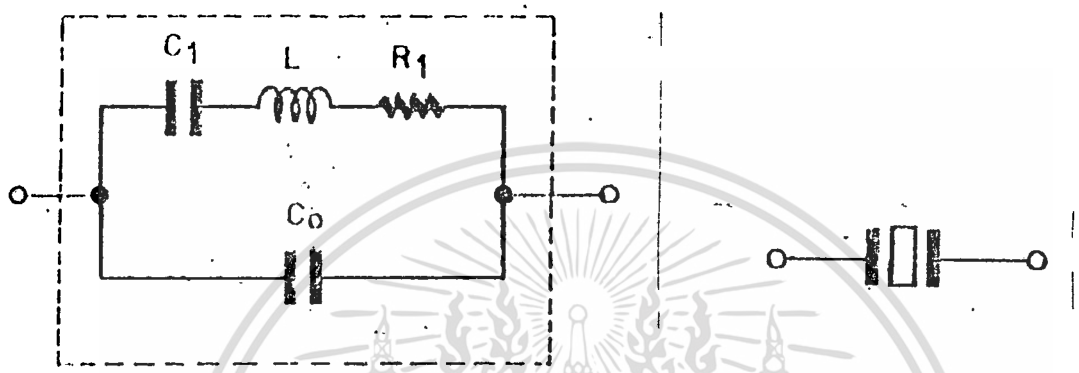
คริสตอล(Crystal) ภายในนั้นจะมีผลึกควอรทซ์ หรือที่เรียกอีกอย่างหนึ่งว่าหินเขี้ยวหนุมาน ซึ่งจะถูกตัดเป็นแผ่นบาง ๆ มีโลหะฉาบอยู่สองด้านเชื่อมต่อมายังขั้วต่อภายนอกทั้งสองขั้ว

หลักการทำงานของคริสตอลนั้น อาศัยคุณสมบัติพิเศษของผลึกควอรทซ์ที่ว่า เมื่อใส่แรงดันไฟฟ้าระหว่างขั้วต่อทั้งสอง สนามไฟฟ้าอันเนื่องมาจากแรงดันไฟฟ้านั้จะทำให้เกิดแรงต่อประจุในโครงสร้างของผลึก ทำให้ผลึกมีการเปลี่ยนรูป ในทางตรงกันข้าม ถ้ามีแรงกลทำให้ผลึกเปลี่ยนรูป จะทำให้ประจุมีการกระจายที่ไม่สม่ำเสมอทำให้เกิดแรงดันไฟฟ้าขึ้นที่ขั้วทั้งสอง

ในการใช้งานนั้นจะป้อนแรงดันไฟฟ้าที่เป็นรูปคลื่นไปที่ขั้วทั้งสองของผลึกซึ่งจะทำให้ผลึกนั้สั่น จึงเกิดแรงดันไฟฟ้าขึ้นที่ขั้วทั้งสองของผลึกออกมาต้านกับแรงดันไฟฟ้าที่ป้อนให้ตัวมัน แต่จะมีความถี่ค่าหนึ่งของแรงดันไฟฟ้าที่ป้อนให้แก่ผลึก ไปทำให้ผลึกสั่นด้วยความถี่เท่ากันทำให้รูปคลื่นไฟฟ้าที่ได้มีแรงดันไฟฟ้าที่เสริมกันพอดีที่จุดนี้เรียกว่าความถี่รีโซแนนซ์(Resonance Frequency) ซึ่งจะมีความสัมพันธ์กับพื้นที่หน้าตัดและความหนาของผลึก

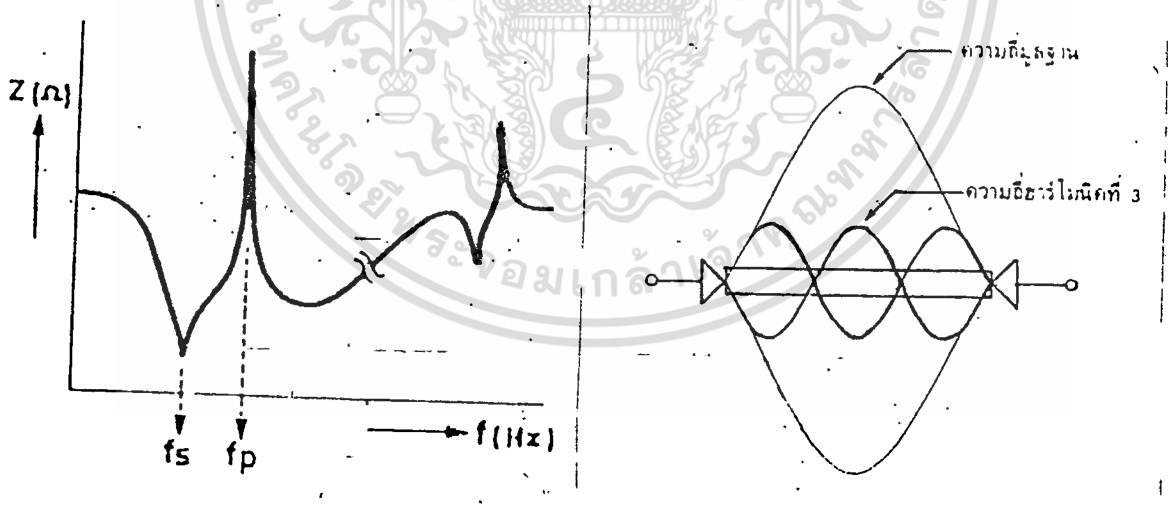
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การนำคริสตอลมาใช้งานนั้น ส่วนมากจะใช้งานในช่วงความถี่ตั้งแต่ระดับกิโลเฮิร์ท(KHz) จนถึงระดับหลายร้อยเมกกะเฮิร์ท(MHz) ในการหาขนาดของคริสตอลที่จะใช้กับความถี่ใด ๆ นั้นจะใช้แบบจำลองทางไฟฟ้าของคริสตอล ดังวงจรในรูปที่ 13



(ก) (ข)

รูปที่ 13 (ก) แบบจำลองทางไฟฟ้าของคริสตอล
(ข) สัญลักษณ์ของคริสตอล



(ก) (ข)

รูปที่ 14 (ก) กราฟแสดงความสัมพันธ์ระหว่างอิมพิแดนซ์กับความถี่ของคริสตอล
(ข) แสดงการสั่นทางกายภาพของผลึก

C1,L,R1 เป็นแบบจำลองทางไฟฟ้าซึ่งแสดงถึงคุณสมบัติการสั่นของผลึก

CO เป็นตัวเก็บประจุที่เกิดจากโลหะที่ฉาบอยู่ที่ด้านทั้งสองด้านของผลึก

เอกสารนี้เป็นเอกสารที่อนุญาตให้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างเช่น คริสตอลขนาดความถี่ 100 KHz จะมีค่า L = 85 H ; C1 = 0.03 PF ; CO = 3.5 PF และ R1 = 280 ohm

ในการคำนวณหาความถี่รีโซแนนซ์จะมีอยู่ 2 ค่า คือความถี่รีโซแนนซ์แบบอนุกรม(Fs) กับความถี่รีโซแนนซ์แบบขนาน(Fp) ค่าของ Fs กับ Fp หาได้จากสมการ

$$Fs = \frac{1}{2\pi\sqrt{LC1}} \quad (MHz) \quad ....(1)$$

$$Fp = \frac{1}{2\pi\sqrt{LC}} \quad (MHz) \quad ....(2)$$

เมื่อ

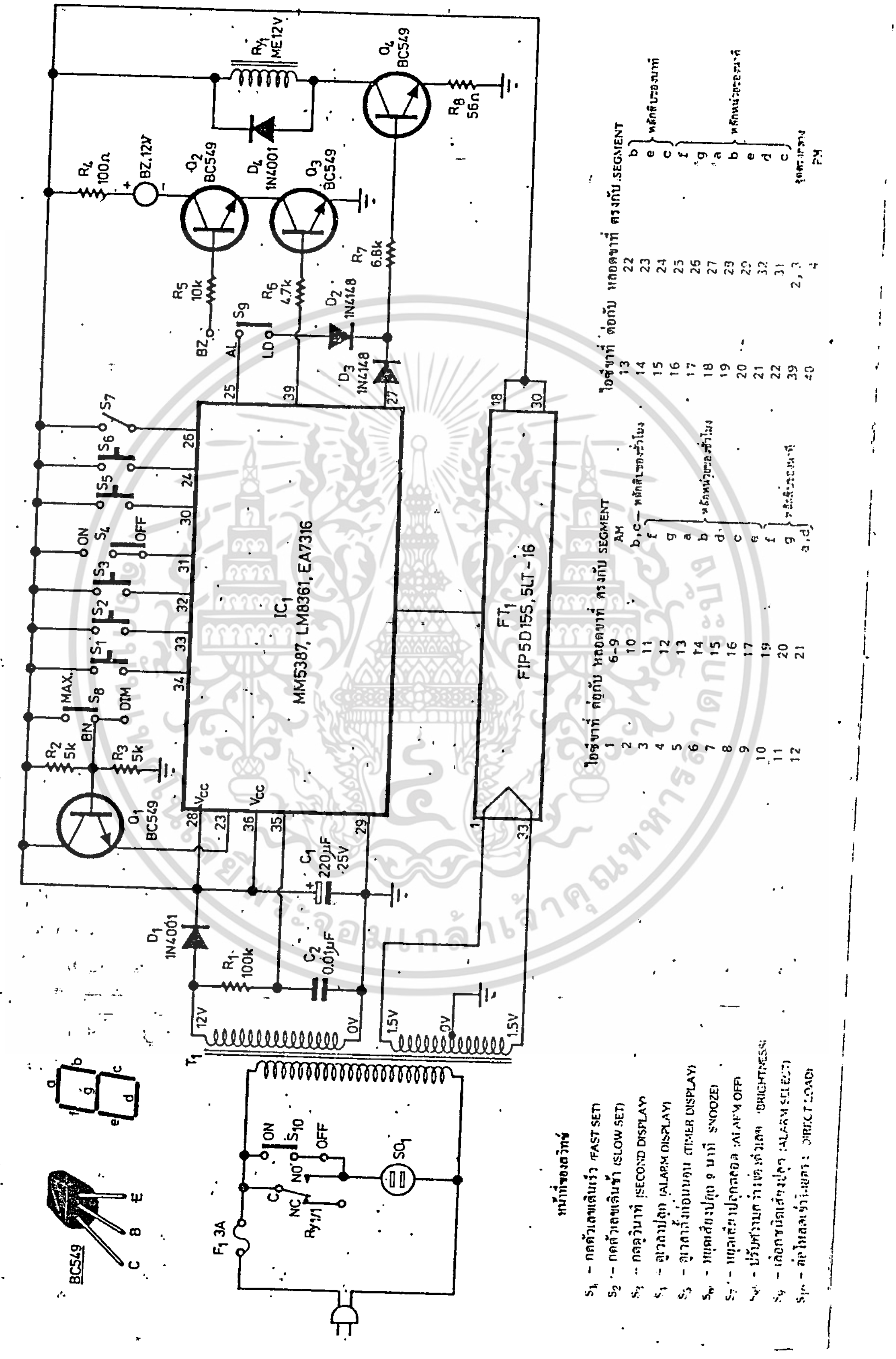
$$C = \frac{C1 * CO}{C1 + CO} \quad ....(3)$$

สมการที่ (1) คำนวณได้จากการที่ค่ารีแอคแตนซ์(ความต้านทานต่อไฟฟ้ากระแสสลับ) ของตัวเก็บประจุกับตัวเหนี่ยวนำหักล้างกันเป็นศูนย์พอดี ส่วนสมการที่ (2) คำนวณได้จากการที่ค่ารีแอคแตนซ์มีค่าสูงมากเป็นอนันต์ หรือ เขียนเป็นกราฟได้ดังรูปที่ 14 ในทางปฏิบัตินั้น CO >> C1 มากมาก ทำให้ C1 + CO ได้ค่าประมาณ CO ดังนั้นจากสมการที่ (3) จึงได้ C = C1 หรือน้อยกว่าทำให้ Fs มีค่าใกล้เคียงหรือเท่ากับ Fp

ทางผู้ผลิตจะหาความสัมพันธ์ระหว่าง C1 , L , R1 , CO กับรูปร่างของผลึกและคุณสมบัติอื่น ๆ ของผลึก และออกแบบผลิตผลึกให้ตรงตามความถี่ที่ผู้ใช้ต้องการ

ความถี่ที่ใช้งานก็คือความถี่ ณ จุดรีโซแนนซ์ ซึ่งเราอาจเรียกว่าความถี่มูลฐาน(Fundamental Frequency) แต่ก็ยังมีความถี่ฮาร์โมนิค(Harmonic Frequency) ปนออกมาด้วยแต่มีขนาดแอมปลิจูดน้อยกว่า ซึ่งความถี่ฮาร์โมนิคส่วนมากจะเป็นความถี่ฮาร์โมนิคที่ 3 (Third Harmonic) คือความถี่ที่มีขนาดเป็นสามเท่าของความถี่มูลฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 15 แสดงวงจรสมบูรณ์ของนาฬิกาดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

ระบบมัลติเพลกซ์(MULTIPLEX SYSTEM)

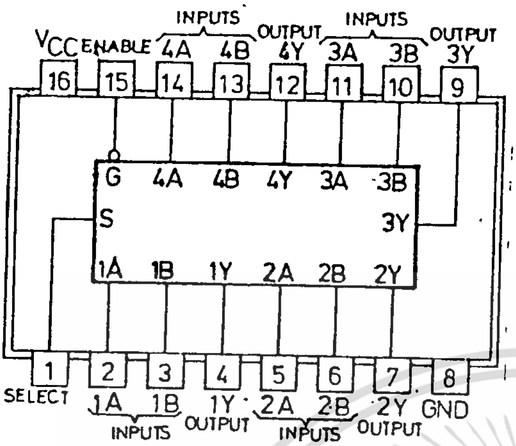
3.1 หลักการทำงานของวงจรเลือกข้อมูล(Data Selector)

สัญญาณจากโมนิเตอร์(Monitor)ของนาฬิกาและเทอร์โมมิเตอร์จะส่งผ่านเข้าไอซีเบอร์ 74157 ทำหน้าที่เป็นไอซีเลือกข้อมูล มีอินพุทอยู่ 8 อินพุท และ 4 เอาท์พุท ซึ่งจะถูกควบคุมโดยสัญญาณจากออสซิเลเตอร์ ต่อจากนั้นก็จะส่งผ่านเข้าไอซีเบอร์ 74153 เป็นไอซีเลือกข้อมูลเช่นเดียวกันกับไอซีเบอร์ 74157 แต่แตกต่างกันตรงที่อินพุทและเอาท์พุทเท่านั้น กล่าวคือไอซีเบอร์ 74153 จะมีเพียง 4 อินพุท และ 1 เอาท์พุทเท่านั้น และจะถูกควบคุมด้วยเลขฐานสอง(Binary) โดยจะมีวงจรออสซิเลเตอร์มาควบคุมเลขฐานสองอีกทีหนึ่ง แล้วก็จะส่งผ่านเข้าตัวกันชน(Buffer) ส่งออกภาค Driver ซึ่งเป็นวงจรขับ แล้วถึงจะส่งไปขับโมนิเตอร์อีกทีหนึ่ง สัญญาณที่นำมาใช้ควบคุมโมนิเตอร์นั้นมาจากเอาท์พุทของไอซีเบอร์ 74153

จากข้อมูลข้างบนจึงพอสรุปได้ว่า วงจรเลือกข้อมูลมีหน้าที่เลือกสัญญาณโดยเลือกสัญญาณนาฬิกาหรืออุณหภูมิ เมื่อป้อนสัญญาณตามที่ต้องการแล้วก็จะส่งออกทางเอาท์พุท (ซึ่งทำหน้าที่คล้ายสวิทช์) เอาท์พุทจะถูกควบคุมด้วยวงจรออสซิเลเตอร์ โดยที่วงจรออสซิเลเตอร์จะผลิตความถี่ออกมาในรูปของคลื่นสี่เหลี่ยม (Square Wave) ให้มีช่วงเวลาต่าง ๆ กัน (ซึ่งแล้วแต่เราจะกำหนดว่าจะให้นาฬิกาและเทอร์โมมิเตอร์แสดงผลออกมานานแค่ไหน)

หน้าที่ในการเลือกข้อมูลซึ่งได้แก่ไอซีเบอร์ 74157 เป็นไอซีชนิดตัวเลือกข้อมูล 1 จาก 2 อินพุท แต่ภายในมีตัวเลือกข้อมูลอยู่ทั้งสิ้น 4 ชุด ถ้าหากว่าขาอีนาเบิ้ลเป็นลอจิก "1" เอาท์พุททั้งสองจะไม่เกี่ยวข้องกับอินพุทเลย และถ้าขาอีนาเบิ้ลเป็นลอจิก "0" เอาท์พุท RY จะทำตามอินพุท A และถ้า S เป็น "1" จะได้ตามอินพุท B เราจึงพอสรุปได้ว่าไอซีเบอร์ 74157 เป็นไอซีที่มีอินพุทอยู่ 8 อินพุทและเอาท์พุทอยู่ 4 เอาท์พุทเท่านั้น ไอซีตัวนี้ใช้กระแสเลี้ยงไอซี 30 mA และอยู่ในช่วงเวลาเลือก 18 ns ดังรูปที่ 16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Function Table

'157, 'S157, 'L157 'LS157

INPUTS				OUTPUT
STROBE	SELECT	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

H = high level, L = low level, X = irrelevant

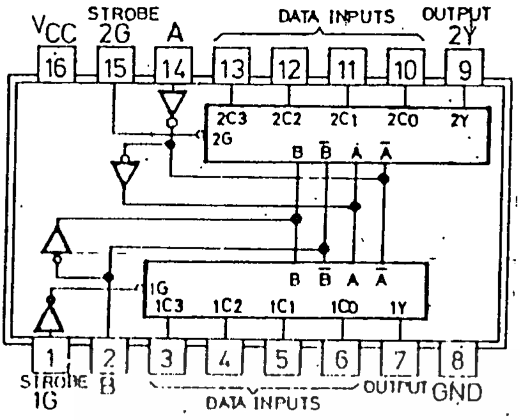
รูปที่ 16

และชุดที่ 2 มีไอซีเบอร์ 74153 ซึ่งเป็นไอซีที่ใช้เลือกอินพุท 4 ค่าโดยจะเลือกทีละค่าไปใช้งาน ในตัวไอซีจะประกอบด้วยชุดเลือกข้อมูล 2 ชุด คือจะเลือก 1 จาก 4 มี 2 ชุดนั่นเอง แต่ทั้งสองตัวจะถูกควบคุมด้วยแอดเดรสตัวเดียวกัน นั่นคือทั้งสองตัวนี้จะต้องทำงานไปพร้อมกัน เอาท์พุทที่ได้จะเหมือนกับอินพุทโดยไม่มีการแปรค่าใหม่แต่อย่างใด และขาอีนาเบิ้ลควรจะอยู่ที่ลอจิก "0" ในขณะให้ทำงานในช่วงเลือกจะใช้เวลา 44 ns กระแสเลี้ยงไอซี 36 mA ดังรูปที่ 17

โดยจะมีออสซิเลเตอร์มาควบคุมเหมือนกัน แต่จะส่งผ่านเข้าวงจรนับเลขฐานสอง(Binary Counter)แล้วจึงส่งผ่านเข้าวงจรเลือกข้อมูลแบบมัลติเพลกซ์ (Data Selector Multiplex) ซึ่งวงจรนับเลขฐานสองจะนำสัญญาณเลขฐานสองไปควบคุมการเลือกอินพุทของวงจรเลือกข้อมูลแบบมัลติเพลกซ์ จะมีเอาท์พุทอยู่ 7 เอาท์พุทโดยจะผ่านบัฟเฟอร์เพื่อขยายสัญญาณให้แรงขึ้น เพื่อนำไปต่อกับชุดโมนิเตอร์ 4 หลักและจะนำเซกเมนต์(Segment) ทั้ง 4 หลักรวมเข้าด้วยกัน

คอมมอน(Common) ของแต่ละหลักจะถูกควบคุมด้วยวงจรถอดรหัส ซึ่งทำหน้าที่คล้ายสวิทช์เช่นกัน โดยจะแปลงเลขฐานสองเป็นรหัส BCD ควบคุมเอาท์พุทของคอมมอนทั้ง 4 หลักให้ถูกต้องตรงกับการทำงานของตัวเลือกข้อมูล เพื่อให้การแสดงผลออกมาเป็นจริงตรงกับอินพุทของวงจรนาฬิกาและอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Function Table

'153, 'S153, 'LS153, 'L153

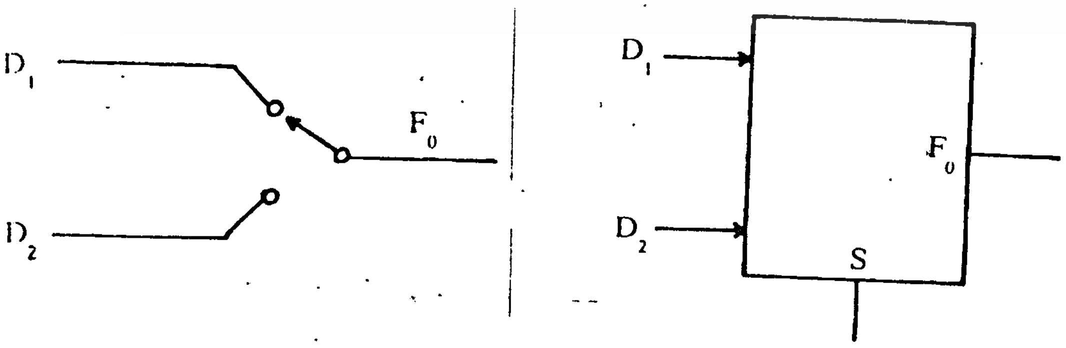
SELECT INPUTS		DATA INPUTS				STROBE	OUTPUT
B	A	C0	C1	C2	C3	G	Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

Select inputs A and B are common to both sections.
H = high level, L = low level, X = irrelevant

รูปที่ 17

3.2 IC# 74157

Input 2 Input Output 1 Output



(ก) (ข)

รูปที่ 18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซีเบอร์ 74157 ตัวนี้เป็นไอซีชนิด Quadruple 2-Line-to-1-Line Data Selecter/Multiplexer

จากรูปที่ 18 เป็นการทำงานของไอซีมัลติเพลกซ์อย่างง่าย ๆ รูป (ก) เราสามารถเลือกข้อมูลจาก D1 โดยใช้การเลื่อนสวิทช์ไปด้านบนข้อมูล จาก D1 จะผ่านสวิทช์ออกไปทาง FO ซึ่งเป็นเอาท์พุท ในทำนองเดียวกันถ้าให้ข้อมูลจาก D2 ออกไปทางเอาท์พุทก็เลื่อนสวิทช์มาด้านล่าง การทำงานของสวิทช์ดังกล่าวเรียกว่าเข้าสองออกหนึ่ง(2-Line-to-1-Line Multiplexer) เราสามารถเลียนแบบวงจรการทำงานของสวิทช์ได้ด้วยวงจรลอจิกตามรูป 18(ข) การเลือกข้อมูลนั้นจะใช้สัญญาณลอจิกที่ S เป็นตัวเลือกอินพุท เช่น เมื่อ S=0 D1 จะถูกเลือกออกไปที่เอาท์พุท FO และถ้า S=1 D2 ก็จะเป็นตัวที่ถูกเลือกจากความต้องการดังกล่าว ฉะนั้นเราจึงสามารถเขียนตารางความจริง(Truth Table) ของวงจรได้ดังนี้

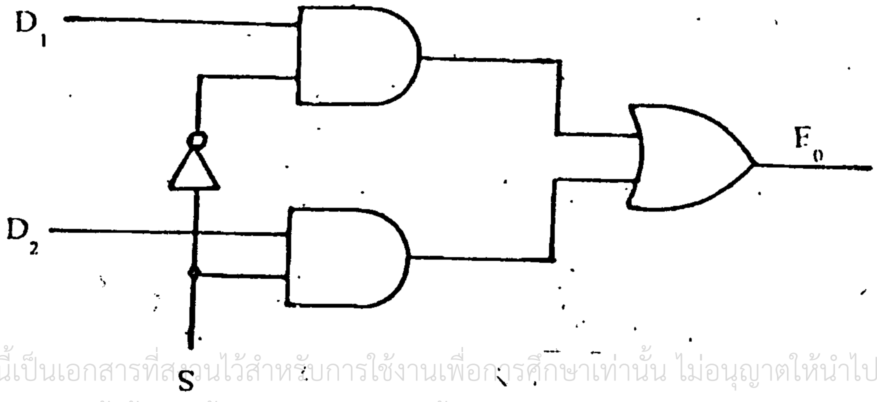
S	Fo
0	D1
1	D2

ตารางความจริงของ 2-Line-to-1-Line Multiplexer

เราสามารถเขียนฟังก์ชั่นของเอาท์พุทได้คือ

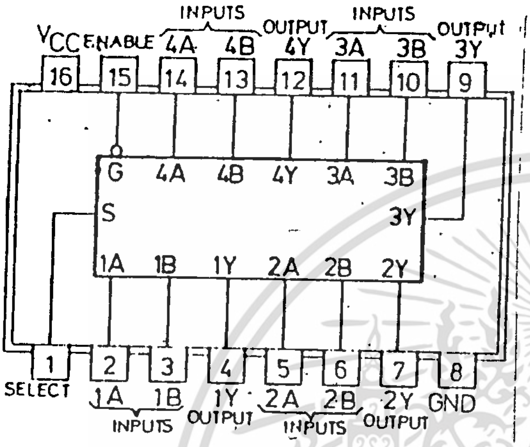
$$FO = D1*\overline{S} + D2*S$$

หลังจากได้ฟังก์ชั่นแล้วเราสามารถเขียนลอจิกได้ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรลอจิกของ 2-Line-to-1-Line Multiplexer ลักษณะการทำงานของไอซีเบอร์ 74157 ก็เช่นเดียวกันโดยจะมีการควบคุมที่ขา Select และ Strobe ซึ่งการทำงานของไอซีเบอร์นี้ดังตารางความจริง



Function Table

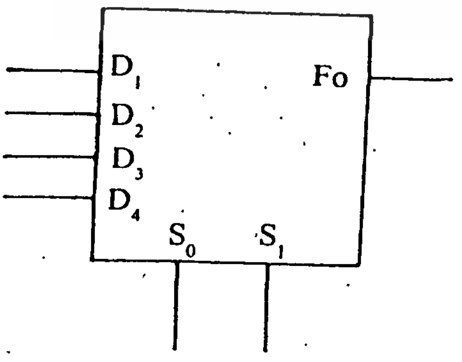
'157, 'S157, 'L157 'LS157

INPUTS				OUTPUT
STROBE	SELECT	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

H = high level, L = low level, X = irrelevant

3.3 IC# 74153

ไอซีเบอร์ 74153 เป็นไอซีชนิด Dual 4-Line-to-1-Line Data Selector/Multiplexer ซึ่งการทำงานของไอซีเบอร์นี้คล้ายคลึงกับไอซีชนิด 2-Line-to-1-Line Multiplexer โดยมีรูปแบบของการทำงานของไอซีชนิด 4-Line-to-1-Line Multiplexer แบบง่าย ๆ ดังนี้



(ก)

S1	S0	FO
0	0	D1
0	1	D2
1	0	D3
1	1	D4

(ข)

รูปที่ 19

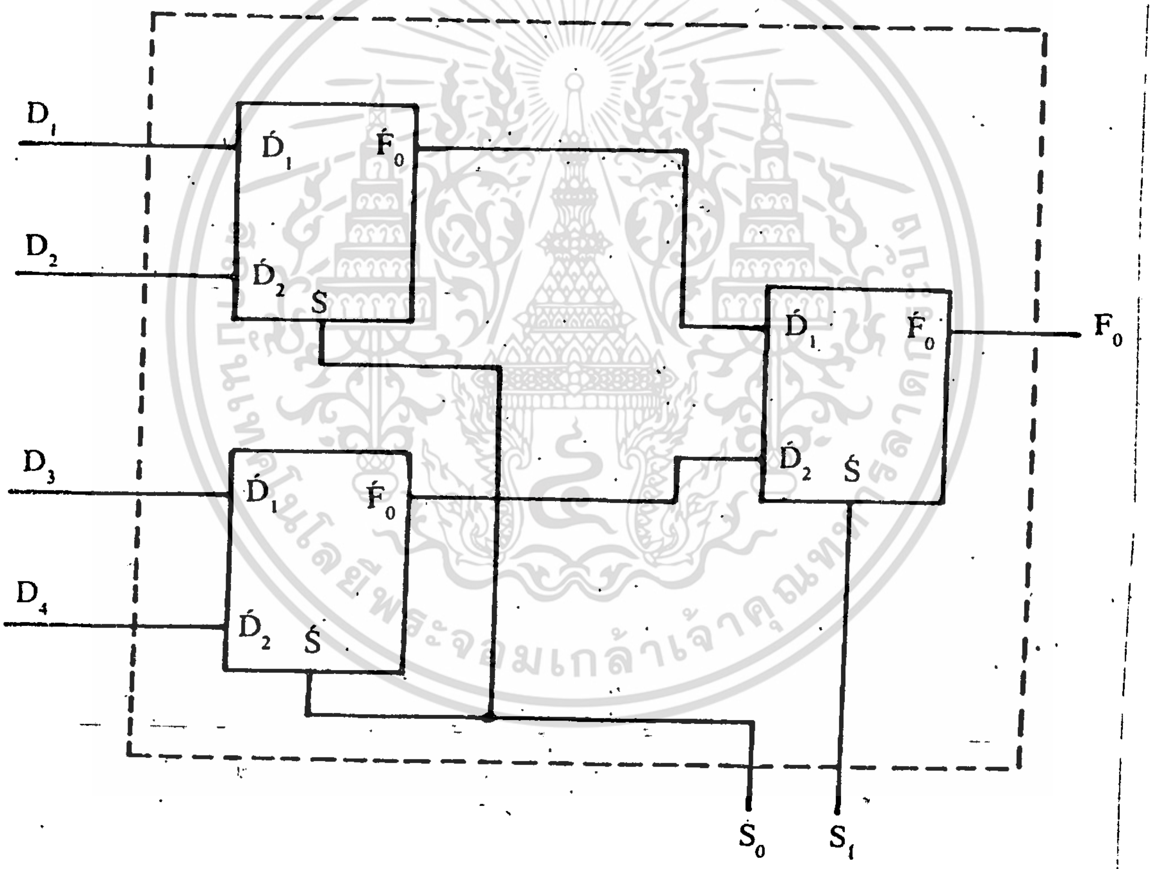
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูป (ก) เป็นการทำงานโดยจะมีอินพุทอยู่ 4 อินพุทและมี S0,S1 เป็นตัวควบคุมให้อินพุทใดผ่านออกไปทางเอาท์พุท 4-Line-to-1-Line นี้เท่ากับว่ามีไอซี 2-Line-to-1-Line อยู่ภายใน 2 ตัว ซึ่งจากตารางความจริงเราสามารถเขียนฟังก์ชั่นเอาท์พุทได้ดังนี้

$$FO = D1*\overline{S0}*\overline{S1} + D2*S0*\overline{S1} + D3*\overline{S0}*S1 + D4*S0*S1$$

$$= [D1*\overline{S1} + D3*S1]\overline{S0} + [D2*\overline{S1} + D4*S1]S0$$

เราสามารถเขียนเป็นลอจิกได้ดังนี้

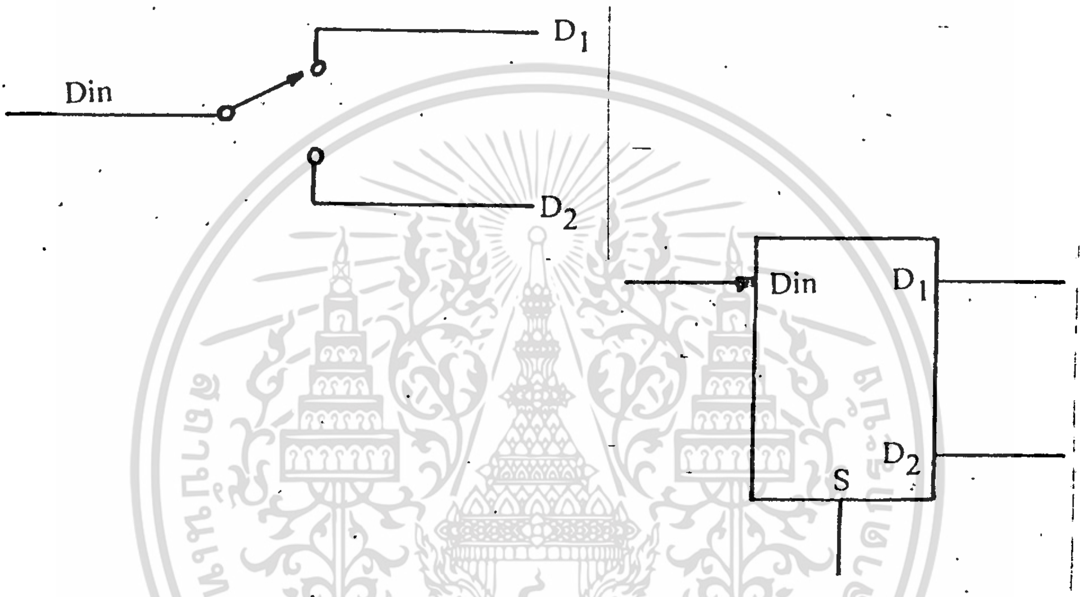


หน้าที่การทำงานของไอซีเบอร์ 74139 จะเป็นตัวถอดรหัสเลขฐานสอง 3 อินพุท เป็น 3 เอาท์พุทที่สามารถอีนาเบิ้ลได้ นั่นก็คือสามารถใช้เป็นตัวถอดรหัสและเป็นตัวดีมัลติเพล็กซ์ได้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรดีมัลติเพลกซ์ (DEMULTIPLEX)

ข้อมูลที่ได้จากวงจรมัลติเพลกซ์จะถูกถอดออกมาด้วยวงจรดีมัลติเพลกซ์ ซึ่งถ้าตัวเลือกนั้นเป็นตัวเลือกที่ถูกเลือกด้วยรหัสเหมือนกัน ข้อมูลที่รับออกมาจากการดีมัลติเพลกซ์ก็จะเป็นข้อมูลที่ถูกต้อง วงจรดีมัลติเพลกซ์นี้ก็เหมือนกับสวิทช์ที่มีทางออกหลายทาง ดังรูปที่ 20



รูปที่ 20 วงจร DEMULTIPLEX

จากรูปที่ 20 สามารถเขียนตารางความจริง ได้ดังนี้

S	D1	D2
0	Din	0
1	0	Din

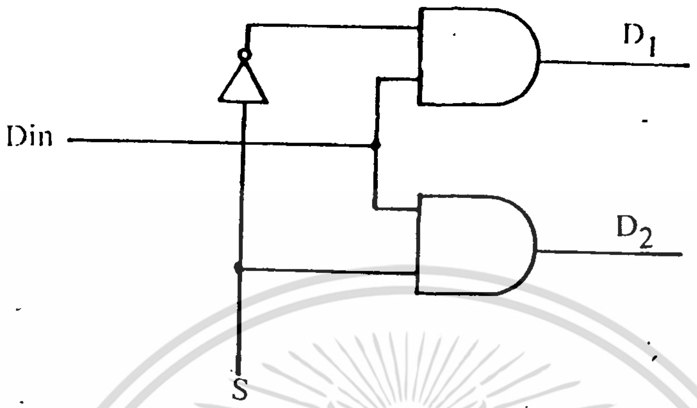
จากตารางความจริงของ 1-Line-to-2-Line Demultiplexer เราสามารถเขียนฟังก์ชั่นเอาท์พุทได้คือ

$$D1 = Din*\overline{S0}$$

$$D2 = Din*S0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากฟังก์ชั่นสามารถเขียนวงจรลอจิกได้คือ



รูปที่ 21 วงจรลอจิกสำหรับ 1-Line-to-2-Line Demultiplexer

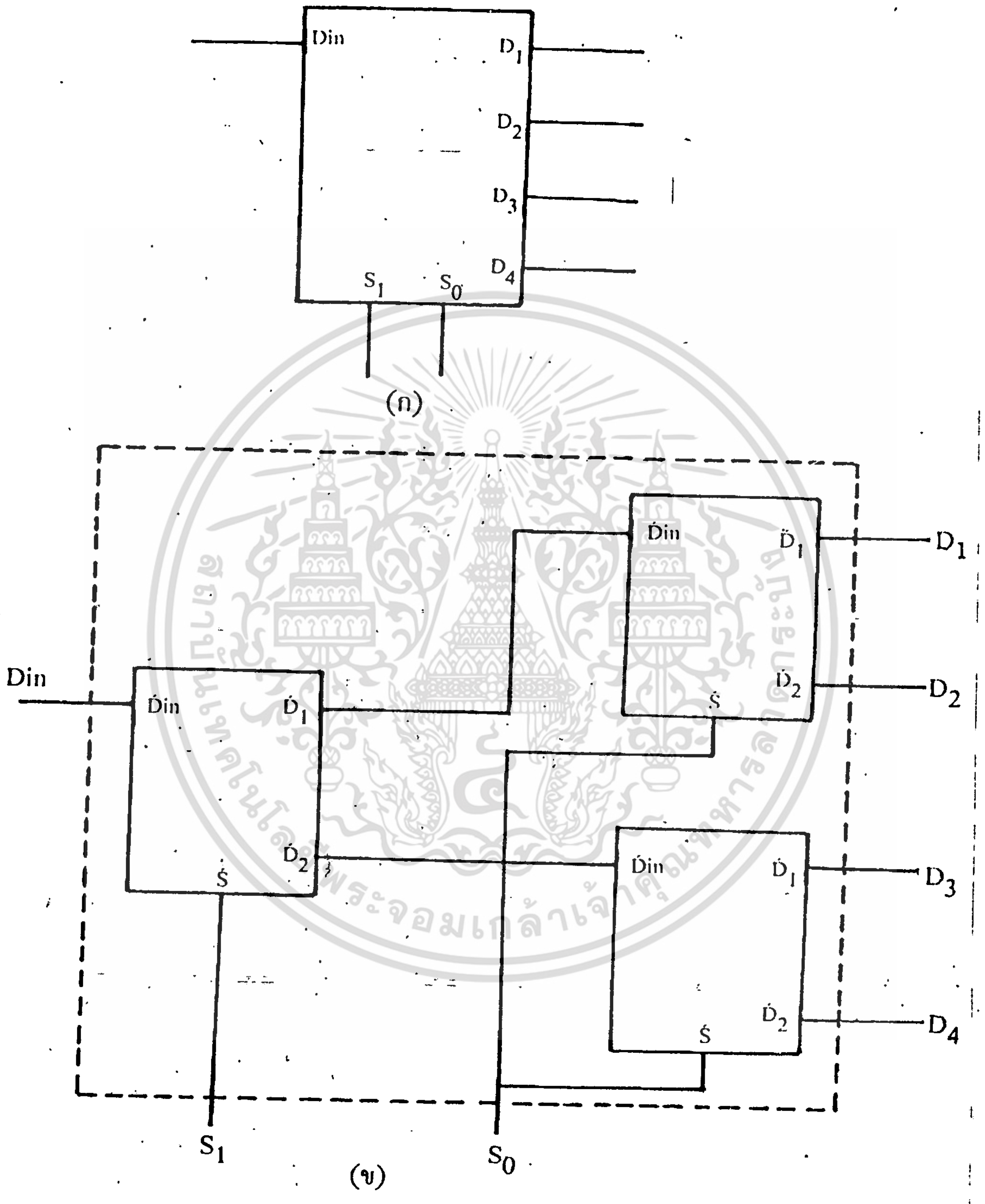
จากรูปที่ 21 ข้อมูลที่ส่งเข้ามาคือ Data in [Din] ถ้าตัวเลือก (S) เป็นลอจิก "0" แอนด์เกทตัวล่างได้รับลอจิก "0" ทำให้เอาท์พุท D2 เป็นลอจิก "0" ในขณะที่แอนด์เกทตัวบนได้รับลอจิก "1" จากอินเวอร์เตอร์เกท เมื่อแอนด์กับ Din ก็จะได้เอาท์พุทที่ D1 เป็น Din ด้วย(Din คือข้อมูลทางดิจิตอล) ในทำนองเดียวกัน ถ้า S เป็นลอจิก "1" Din ก็จะมาปรากฏที่ D2 โดยที่ D1 เป็นลอจิก "0"

ในกรณีที่ต้องการ 2-Line-to-4-Line Demultiplexer ก็สามารถสร้างขึ้นจาก 1-Line-to-2-Line Demultiplexer ดังรูปที่ 22

S0	S1	D1	D2	D3	D4
0	0	Din	0	0	0
0	1	0	Din	0	0
1	0	0	0	Din	0
1	1	0	0	0	Din

ตารางความจริงของ 2-Line-to-4-Line Demultiplexer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

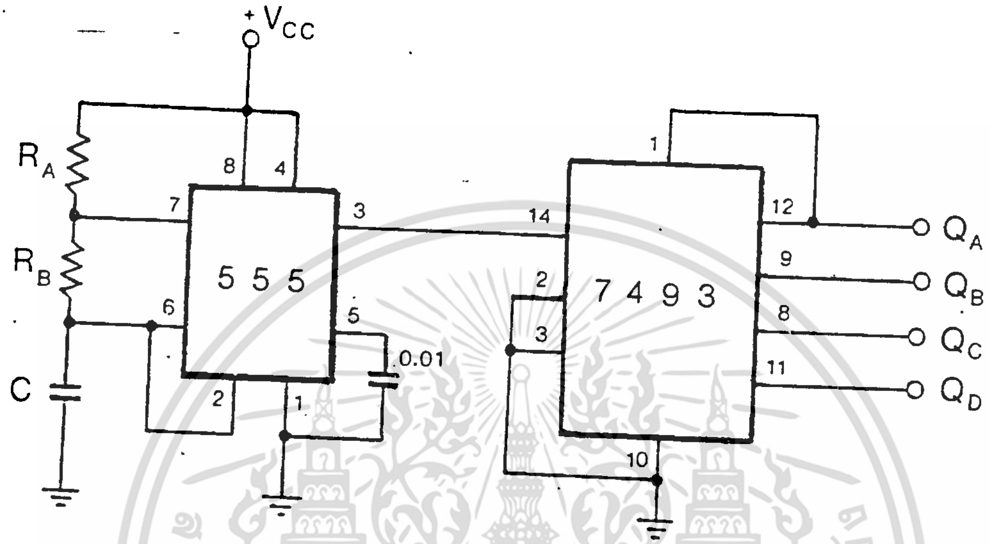


รูปที่ 22 วงจร 2-Line-to-4-Line Demultiplexer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 วงจรส่วนควบคุม

วงจรผลิตความถี่เลขฐานสอง(Binary Oscillator)



หลักการทำงาน

ในวงจรนี้ใช้ไอซีเบอร์ 555 ผลิตความถี่ออสซิเลเตอร์ขึ้นมาประมาณ 500 Hz ป้อนเข้าอินพุทของไอซีเบอร์ 7493 ซึ่งไอซีเบอร์นี้จะทำการนับความถี่ออกมาเป็นตัวเลขฐานสอง ได้ความถี่ที่เอาท์พุท Qa ประมาณ 50 Hz และ Qb ประมาณ 25 Hz เอาความถี่ทั้งสองไปควบคุมการทำงานของไอซีตัวเลือกข้อมูลเบอร์ 74153 รวมทั้งควบคุมตัวถอดรหัสด้วย

เป็นที่ทราบกันอยู่แล้วว่า เครื่องตั้งเวลาที่ใช้วงจรง่าย ๆ เช่นอุปกรณ์หลักเป็นไอซีเบอร์ 555 หรือไอซีที่ใช้เป็นตัวตั้งเวลาทั้งหลาย หากใช้คุณสมบัติของตัวเก็บประจุควบตัวต้านทานเพื่อสร้างค่าเวลาคงที่(Time Constant)โดยใช้เวลาในการประจุให้ตัวเก็บประจุเป็นตัวกำหนดในการตั้งเวลาแล้วละก็ ส่วนมากจะได้ค่าเวลาที่สั้น ๆ ถ้าหากยืดเวลาออกไปโดยเพิ่มค่าของตัวเก็บประจุ ก็จะทำให้เวลาที่ได้ผิดไปมากเพราะตัวเก็บประจุที่มีค่ามาก ๆ นั้นส่วนใหญ่จะเป็นชนิดอิเล็กทรอไลท์ซึ่งทำให้ค่าผิดพลาดมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากข้อจำกัดที่ว่า การผลิตความถี่สูง หรือ คาบเวลาที่สั้นจะให้เสถียรภาพดีกว่าความถี่ต่ำหรือคาบเวลายาวนี่เองจึงได้เกิดเป็นเครื่องตั้งเวลาระบบดิจิตอลขึ้นมา โดยหลักการมีว่าผลิตความถี่ที่สูงขึ้นมาความถี่หนึ่งแล้วป้อนให้กับไอซีที่ทำหน้าที่ นับ/หาร ระยะเวลาในการตั้งก็เปลี่ยนได้โดยค่าความถี่ฐานเวลา หรือจำนวนที่นำมาหารความถี่ซึ่งถ้าตัวหารมากความถี่จะลดลงและค่าเวลาก็จะนานขึ้น

จากในรูปจะเห็นว่า จะต้องใช้ไอซีตัวหนึ่งผลิตสัญญาณนาฬิกา และไอซีหลาย ๆ ตัวมาทำหน้าที่ นับ/หาร ถ้าหากเป็นเมื่อก่อน(นานมาแล้ว) สมัยเมื่อไอซีเบอร์ 555 ยังวัยรุ่นอยู่ความคิดอันนี้ก็คงไม่มีใครนำมาใช้ แต่ในปัจจุบันมีไอซีเบอร์ 4046 เป็นไอซีแบบซีมอส ซึ่งมีวงจรผลิตความถี่และหารความถี่อยู่ภายในและภาค นับ/หาร นี้ก็ยังมีถึง 14 ชุด หมายความว่า หารด้วย 2 เป็นจำนวน 14 ครั้ง ซึ่งก็เท่ากับคาบเวลาของความถี่ฐานเวลาจะยืดออกไปได้เท่ากับคูณด้วย 2^{14} หรือ 16,384 เท่า

แต่ในความเป็นจริงแล้วเราใช้เพียง 2^{13} เท่าเท่านั้น เพราะช่วงเวลาที่นานที่สุดของ 4046 ที่ยังคงเป็นสภาวะ "0" จากเมื่อเริ่มนับคือค่าเวลาที่คูณด้วย 2^{13} เมื่อถัดจากจุดนี้ไปแล้วก็จะแสดงสภาวะ "1" ซึ่งจุดนี้แหละที่จะนำไปใช้กำหนดวงจรควบคุมอุปกรณ์ภายนอก

เท่าที่อธิบายมาทั้งหมดเป็นการทำงานของขาเอาท์พุทของไอซีเบอร์ 4060 ที่กำหนดการหารไว้เท่ากับ 2^{14} เพียงขาเดียวเท่านั้น ซึ่งในไอซี 4060 นี้มีขาเอาท์พุทอื่น ๆ อีกโดยมีตั้งแต่ 2^{4} จนถึง 2^{14} ทำให้สามารถเลือกได้ว่าจะเอาเวลาเท่าใด โดยถ้าให้ตัวหารความถี่น้อย คาบเวลาที่ได้ก็จะน้อยลงตาม

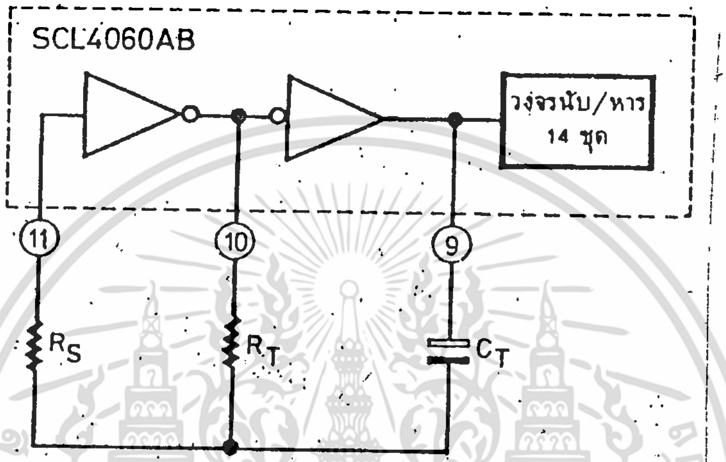
จะเห็นได้ว่าเราสามารถสร้างค่าเวลาที่ยาวนานได้เท่าที่ต้องการ จากในรูปที่ 23 เป็นการแสดงการต่อวงจรภายนอกของไอซี 4060 ซึ่งจะเห็นได้ว่าใช้อุปกรณ์เพิ่มเติมเพียง 3 ตัวเท่านั้น ไอซี 4060 ก็สามารถกำหนดความถี่และนับได้แล้ว วิธีหาค่าความถี่ของอุปกรณ์ภายนอกเพื่อให้ได้คาบเวลาที่ต้องการก็ไม่ยาก คือเริ่มจากกำหนดคาบเวลาที่ต้องการตั้ง ในที่นี้สมมติให้เป็น 5 ชั่วโมง 20 นาที ก็ต้องใช้คาบเวลาของฐานความถี่ฐานเวลาเท่ากับ

$$\frac{320 \text{ นาที} * 60}{8192} = 2.34 \text{ วินาที}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

60 คือตัวคูณให้เวลา 320 นาทีเป็นวินาที

8192 คือค่าของเลข 2^{13} ซึ่งก็คือจำนวนสูงสุดที่ใช้หารความถี่ที่ต้องการออกมาเป็นความถี่ฐานเวลา



รูปที่ 23 แสดงการต่ออุปกรณ์ภายนอกเพื่อผลิตความถี่

เมื่อเราได้คาบเวลามาแล้ว ต่อไปก็นำมาหาค่าอุปกรณ์ภายนอกที่ใช้กำเนิดความถี่จากรูปที่ 23 Rs , Rt และ Ct จากสูตร

T = 2.2RtCt

ให้ Ct = 4.7mF

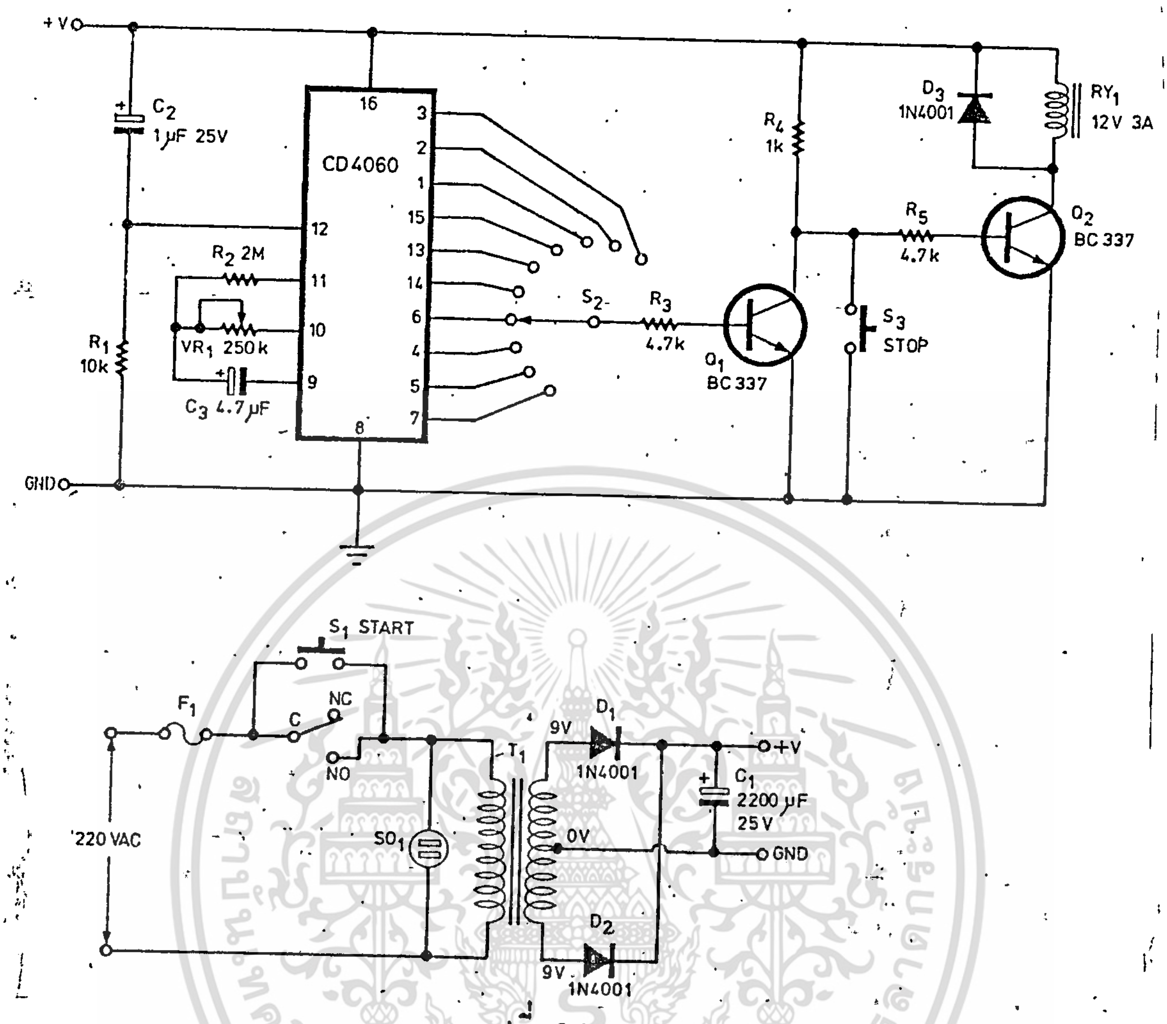
$$Rt = \frac{2.34}{(2.2)(4.7*10^{-6})} = 226 \text{ Kohm}$$

ใช้ Rt = 220 K

Rs = 10Rt

= 2.2 M

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 24

หลักการทำงาน

ตอนนี้ก็ได้ทุกอย่างตามที่ต้องการแล้วจากรูปที่ 24 จะเห็นได้ว่าใช้อุปกรณ์น้อยมาก การทำงานของวงจรก็ไม่มีอะไรวุ่นวายเพราะเกือบทุกอย่างบรรจุอยู่ในตัวไอซี 4060 แล้วที่เหลือก็เพียงแต่เลือกเวลาที่ต้องการออกไปควบคุมอุปกรณ์ภายนอกเท่านั้น ซึ่งในขณะที่คาบเวลายังไม่ครบตามที่กำหนดไว้ แต่ละขาจะเป็น "0" เมื่อครบกำหนดเวลา ที่ขานั้น ๆ ก็จะเป็น "1"

ในตอนแรกของวงจรเมื่อกดสวิทช์ S1 จะมีไฟผ่านเข้าเต้าเสียบไฟฟ้า SO1 และวงจร ขอให้สังเกตุขา 12 ของไอซี 4060 ขานี้เป็นขารีเซท เมื่อจะใช้ไอซีเบอร์นี้ทำงานในแต่ละครั้ง เมื่อป้อนไฟเข้าวงจรครั้งแรกควรจะมีการรีเซทเพื่อให้มีสภาวะพร้อมทำงานก่อนทุกครั้ง ดังนั้นจึงใช้ C2 และ R1 ต่อเป็นตัวรีเซทให้ในขณะที่ป้อนไฟเข้าวงจรครั้งแรก การทำงานในขณะที่เริ่มป้อนไฟกระแส

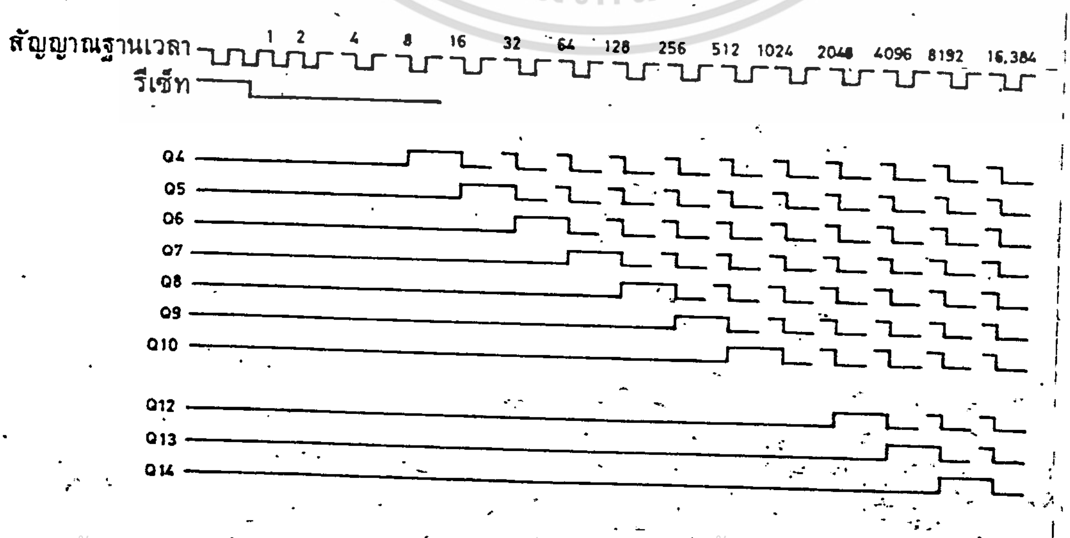
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนแรกจะไหลผ่าน C2 ทาง R1. แรงดันตกคร่อมเกือบทั้งหมดจะตกคร่อมอยู่ที่ R1 ทำให้ขา 12 ของไอซีเป็น "1" ขณะนี้ไอซีถูกรีเซทแล้ว และเมื่อ C2 ถูกประจุจนเต็มก็จะไม่มีกระแสไหลผ่าน R1 แรงดันเกือบทั้งหมดจะตกคร่อมที่ C2 ทำให้ขา 12 ของไอซีเป็น "0" ซึ่งทำให้ไอซีพร้อมที่จะเริ่มทำงานต่อไป

หลังจากไอซีถูกรีเซทแล้ว เอาท์พุททุกขาจะเป็น "0" ทำให้ไม่ว่าจะเลือก S2 ไปที่ไหน Q1 ก็จะไม่ได้รับการไบอัส เมื่อ Q1 ไม่นำกระแส Q2 ก็จะได้รับไบอัสจาก R4 และ R5 ทำให้ Q2 นำกระแสผ่านขดลวดรีเลย์ RY1 หน้าสัมผัสของรีเลย์ก็จะถูกดูดมาติดกัน เมื่อปล่อยสวิทช์ S1 หน้าสัมผัสของ RY1 ก็จะเป็นตัวช่วยให้กระแสไหลผ่านไปเลี้ยงวงจรแทน S1 วงจรจึงทำงานต่อไปได้

หลังจากที่ไอซีถูกรีเซทแล้วก็จะเริ่มนับไปเรื่อย ๆ เมื่อนับครบ 2^4 ก็จะให้เอาท์พุทขาที่ 7 เป็น "1" ถ้าหากเลือกเอาขา B ของ Q1 ไว้ที่ตำแหน่งนี้ Q1 ก็จะได้รับการไบอัสให้นำกระแส Q2 จะได้ไบอัสลดลงจนหยุดนำกระแสให้ RY1 ทำให้หน้าสัมผัสหลุดออกจากกัน กระแสที่ไหลผ่าน SO1 จึงหยุดตาม ถ้าต่ออุปกรณ์ไฟฟ้าไว้ที่เต้าเสียบ SO1 อุปกรณ์นั้นก็จะหยุดการทำงานไปด้วย

ในกรณีที่ต้องการจะเลิกการตั้งเวลาก่อนถึงเวลาที่กำหนดก็ให้กดสวิทช์ S2 ผลก็เหมือนกับการที่ Q1 นำกระแสทำให้ไฟที่ไหลเข้าวงจรตัดออกไป และในกรณีที่ต้องการเปลี่ยนเวลาใหม่ เช่นตั้งเวลาเอาไว้ที่ 12 วินาทีในตอนแรก ถ้าจะเปลี่ยนเป็น 37 วินาทีต้องกดปุ่มรีเซทก่อน มิฉะนั้นเวลาที่ได้ก็จะคลาดเคลื่อนไป



รูปที่ 25 แสดงแผนผังเวลาของไอซีเบอร์ CD4060

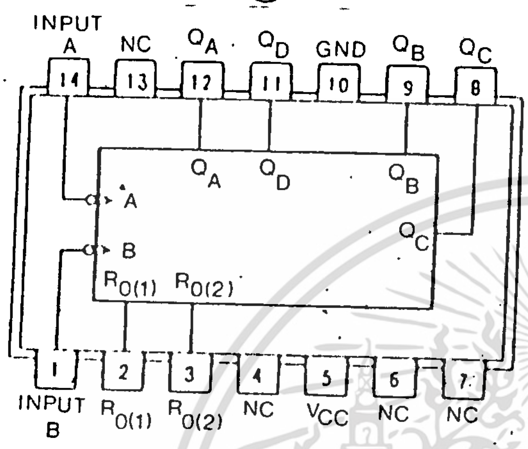
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC 7493

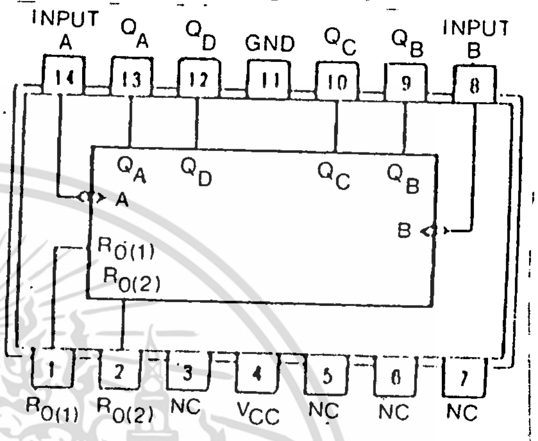
IC 7493 เป็นไอซีชนิด 4 Bit Binary Counter

Pin Assignments (Top View)

①



②



วงจรนับเลขฐานสองนี้ประกอบด้วยฟลิปฟลอปที่ต่อกันภายใน เพื่อให้ได้เป็นวงจรนับเลข 2 หรือหาร 2 และวงจรหาร 3 โดยมีการรีเซทเอาท์พุทผ่านเกทซึ่งทำให้เอาท์พุทของฟลิปฟลอปทุกตัวกลับไปที่ลอจิก "0" เนื่องจากเอาท์พุทของฟลิปฟลอป A ไม่ได้ต่อภายในกับฟลิปฟลอปตัวถัดไป วงจรนับเลขฐานสองนี้จึงทำงานได้ 2 แบบโดยไม่ขึ้นต่อกันดังนี้

1. เมื่อใช้เป็นวงจรนับเลข 4 หลักแบบริปเปิ้ลเอาท์พุทของฟลิปฟลอป A จะต่อภายนอกกับอินพุท B เอาท์พุทที่ได้แต่ละตัวก็เป็นตัวหาร 2,4,8 และ 16 ที่ A,B,C,D ตามลำดับ

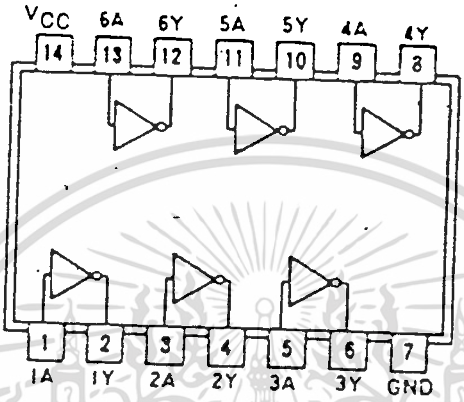
2. เมื่อใช้เป็นวงจรนับเลข 3 หลัก จะต้องต่อสัญญาณพัลซ์เข้าที่อินพุท B ซึ่งจะทำให้วงจรเป็นวงจรหารเลข 2,4 และ 8 ได้โดยต่อเอาท์พุทออกที่ขา B, C,D ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC 7406

IC 7406 เป็นไอซี Hex Inverter Buffer/Driver with Open Collector High Voltage Output

Pin Assignments (Top View)



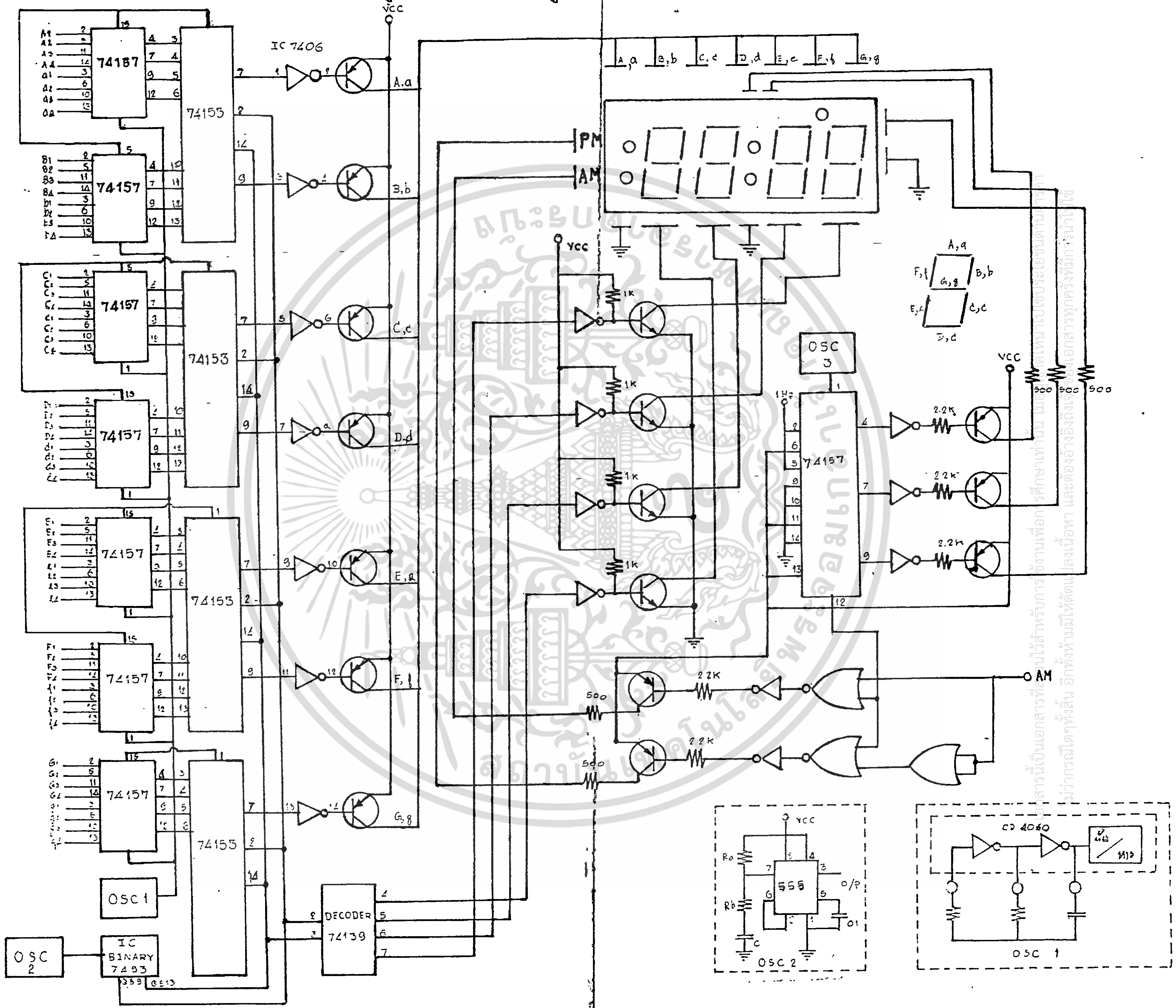
Positive Logic

$$Y = \overline{A}$$

ในส่วนของอินเวอร์เตอร์เป็นส่วนของลอจิกที่สร้างสัญญาณคอมพลีเมนต์ คือ เอาท์พุทจะตรงกันข้ามกับอินพุทเสมอ วงจรอินเวอร์เตอร์ 2 ตัวถ้านำมาต่อป้อนกลับเข้าหาซึ่งกันและกันจะได้วงจรที่เรียกว่าวงจรคงสถานะ(Latch Circuit) เบื้องต้น อินเวอร์เตอร์ยังเป็นสัญญาณลอจิกบวกให้เป็นสัญญาณลอจิก และนอกจากนี้ยังสามารถนำเอาอินเวอร์เตอร์มาทำเป็นตัวสร้างสัญญาณพัลซ์ เป็นออสซิเลเตอร์เป็นต้น ไอซี 7406 เป็นไอซีชนิดขาคอลเลคเตอร์เปิด ดังนั้นจึงต้องใช้งานด้วยการต่อตัวต้านทานภายนอกและสามารถทนแรงดันเอาท์พุทได้สูงถึง 30 โวลท์โดยไม่เกิดการเสียหาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 26 วงจรสมบูรณ์ของระบบมัลติเพล็กซ์



บทที่ 4

การวิเคราะห์ระบบบอกเวลาเป็นเสียงพูด

4.1 หลักการทั่วไป

การนำค่าเวลาต่าง ๆ มาเก็บไว้ใน EPROM เมื่อจะใช้ก็ตรวจสอบที่นี่ได้เลย โดยไปเช็คที่แฟ็กพูด (SPFLAG) ว่าถึงเวลาพูดหรือยัง ถ้าถึงเวลาแล้วก็จะไปทำการนำเอาค่าชั่วโมงขณะนั้นมาตรวจดูว่าเป็นอะไร แล้วตรวจสอบค่านาที ถ้าค่านาทีเป็น 00 หรือ 30 เครื่องก็จะเริ่มทำงาน โดยการอ่านค่าของชั่วโมง ค่าของนาทีและค่าของอุณหภูมิ โดยจะทำการอ่านค่าของข้อมูลต่าง ๆ เป็นรหัส BCD แล้วนำค่าที่อ่านได้นั้นไปดึงข้อมูลที่บันทึกไว้ใน EPROM ตามตำแหน่งที่ตรงกับข้อมูลที่อ่านได้ แล้วแสดงผลออกมาเป็นคำพูดภาษาไทย จนกระทั่งจบข้อความที่อ่านได้ เช่น ถ้าขณะนี้เป็นเวลา 7.00 น. และอุณหภูมิเป็น 28.7 °C เครื่องก็จะแสดงการทำงานโดยการพูดออกมาว่า "ขณะนี้เวลาเจ็ดนาฬิกาศูนย์นาทีอุณหภูมิยี่สิบแปดจุดเจ็ดองศาซี"

4.2 ตำแหน่ง I/O Port

80 = D to A

81 = ชั่วโมง

82 = นาที

83 = Control

A0 = อุณหภูมิ high

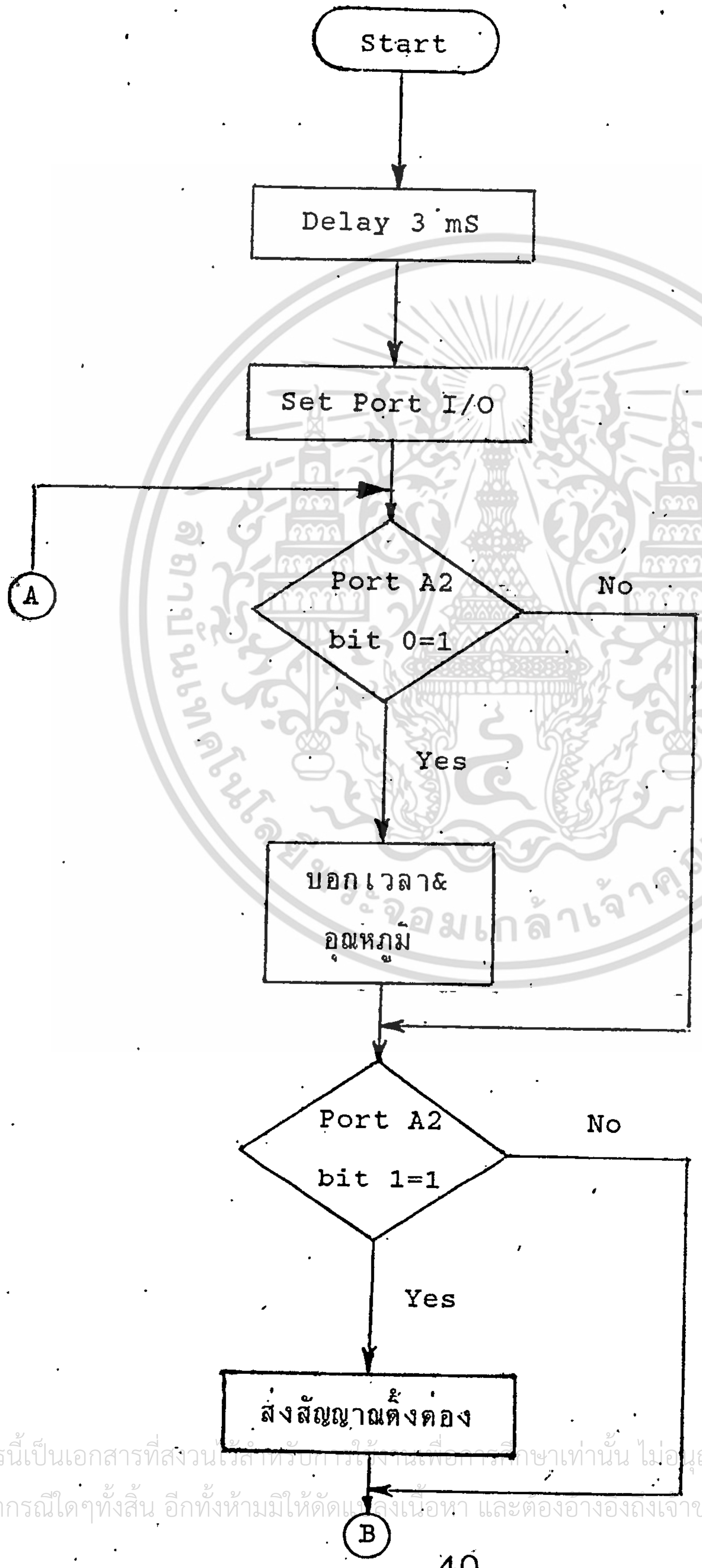
A1 = อุณหภูมิ low

A2 = Sw. Control

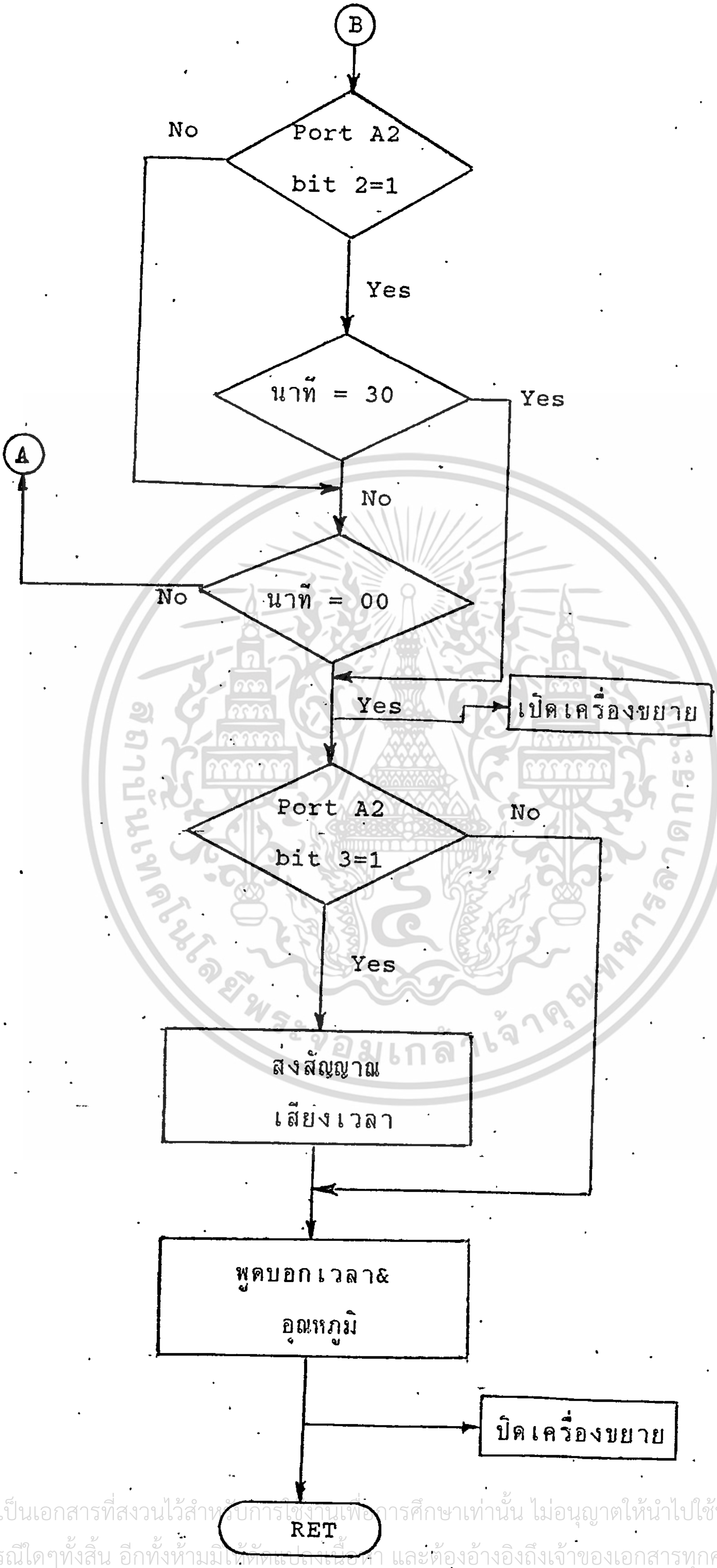
A3 = Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

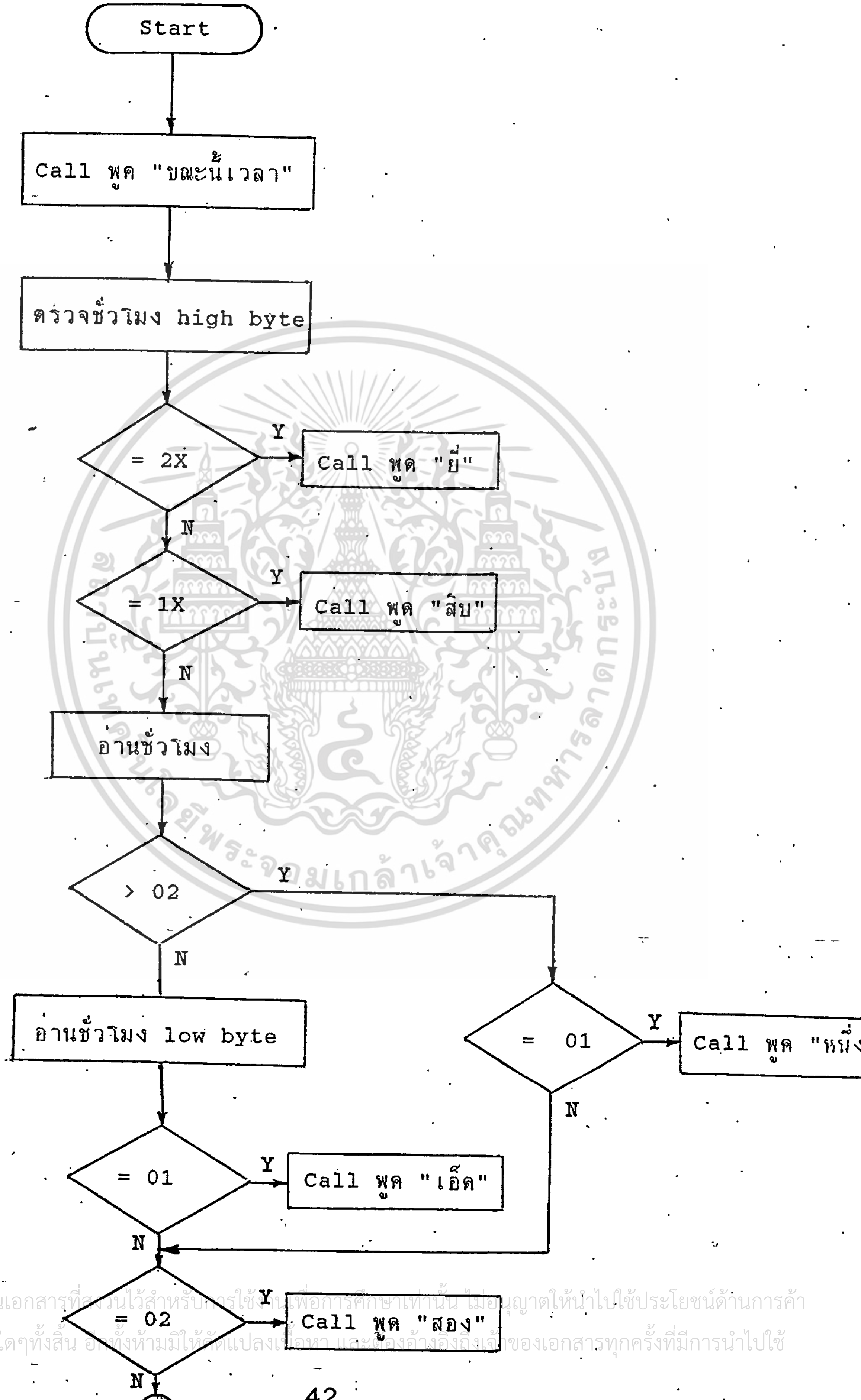
FLOW CHART



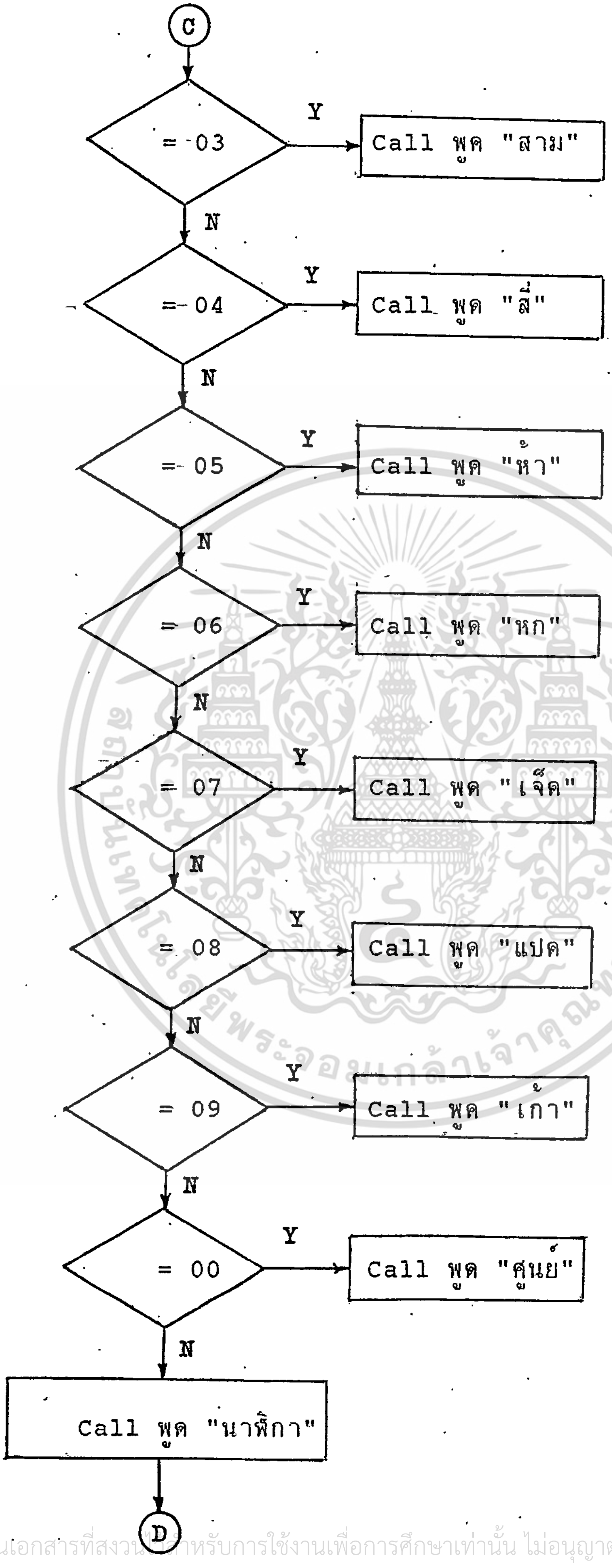
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



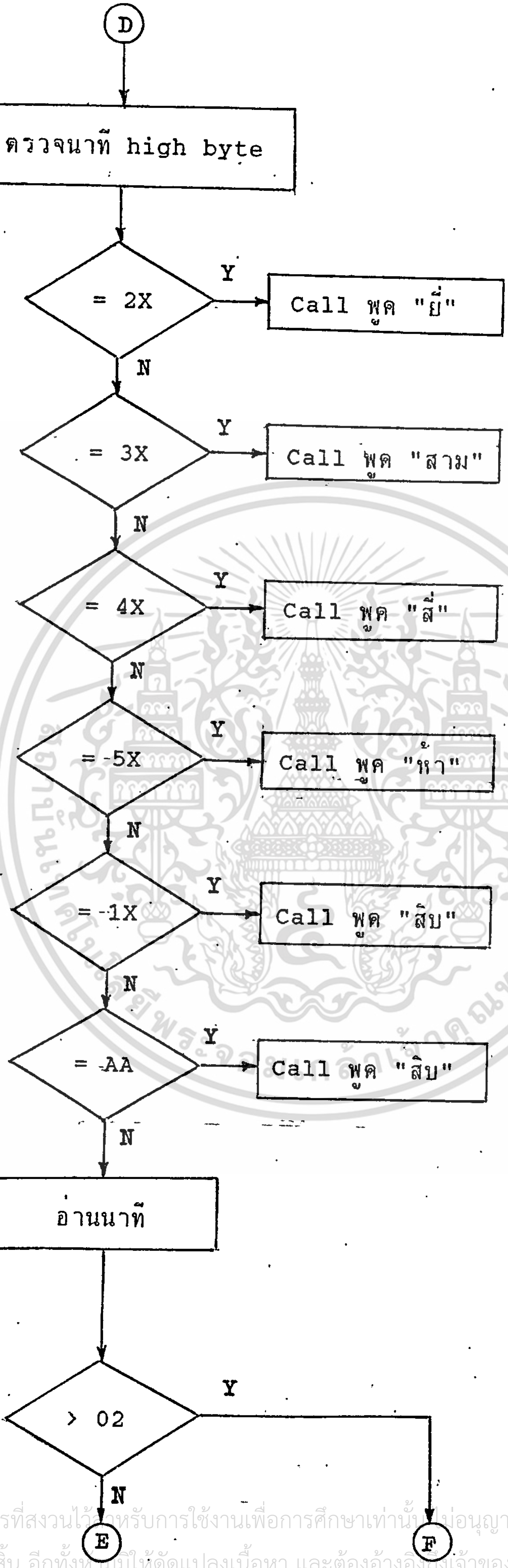
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



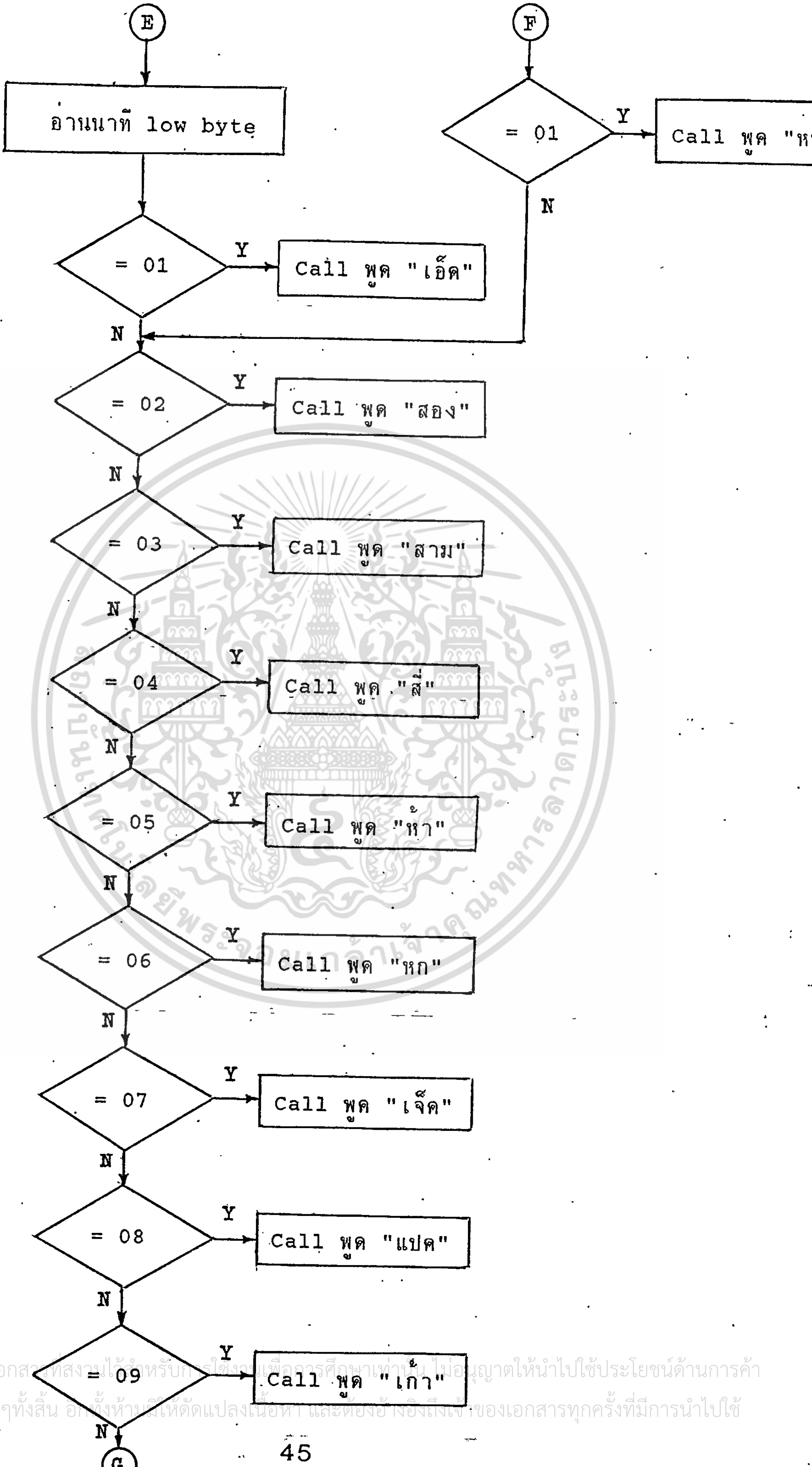
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



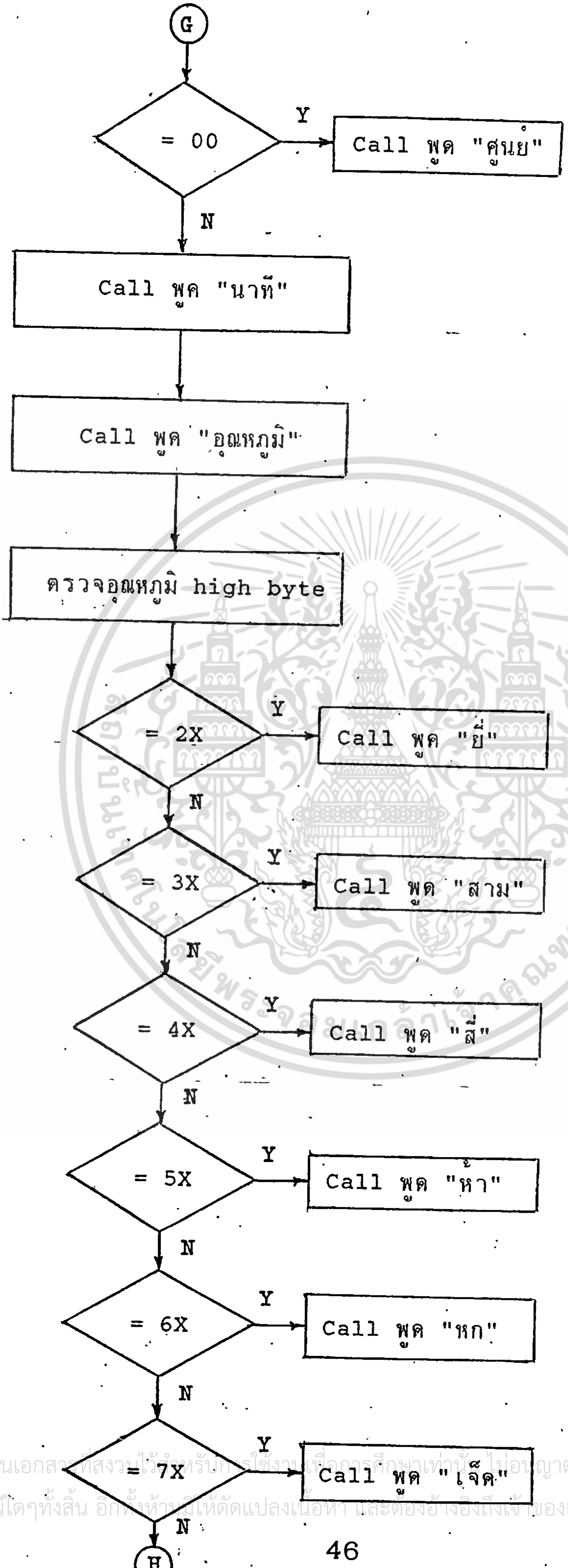
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



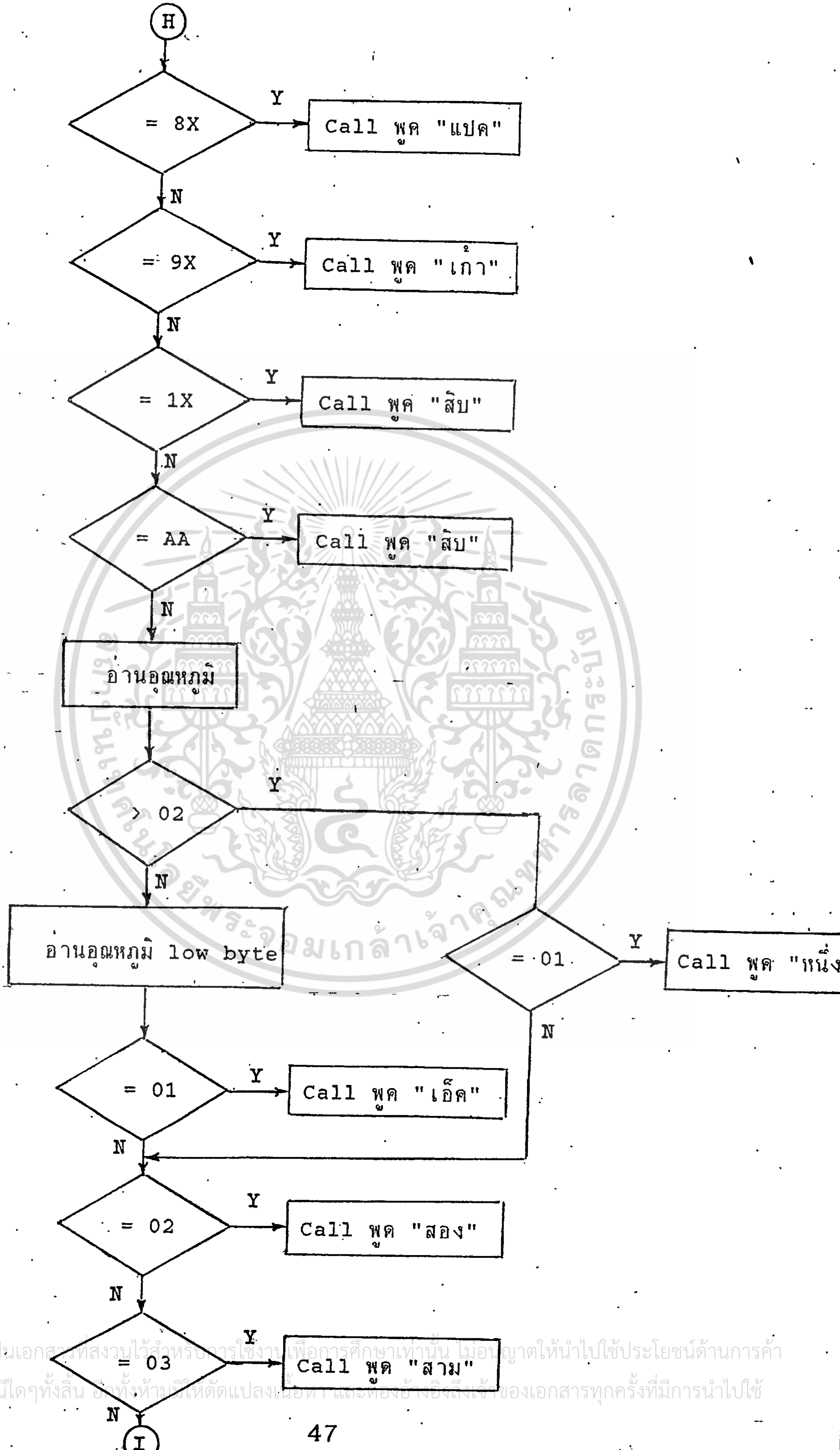
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



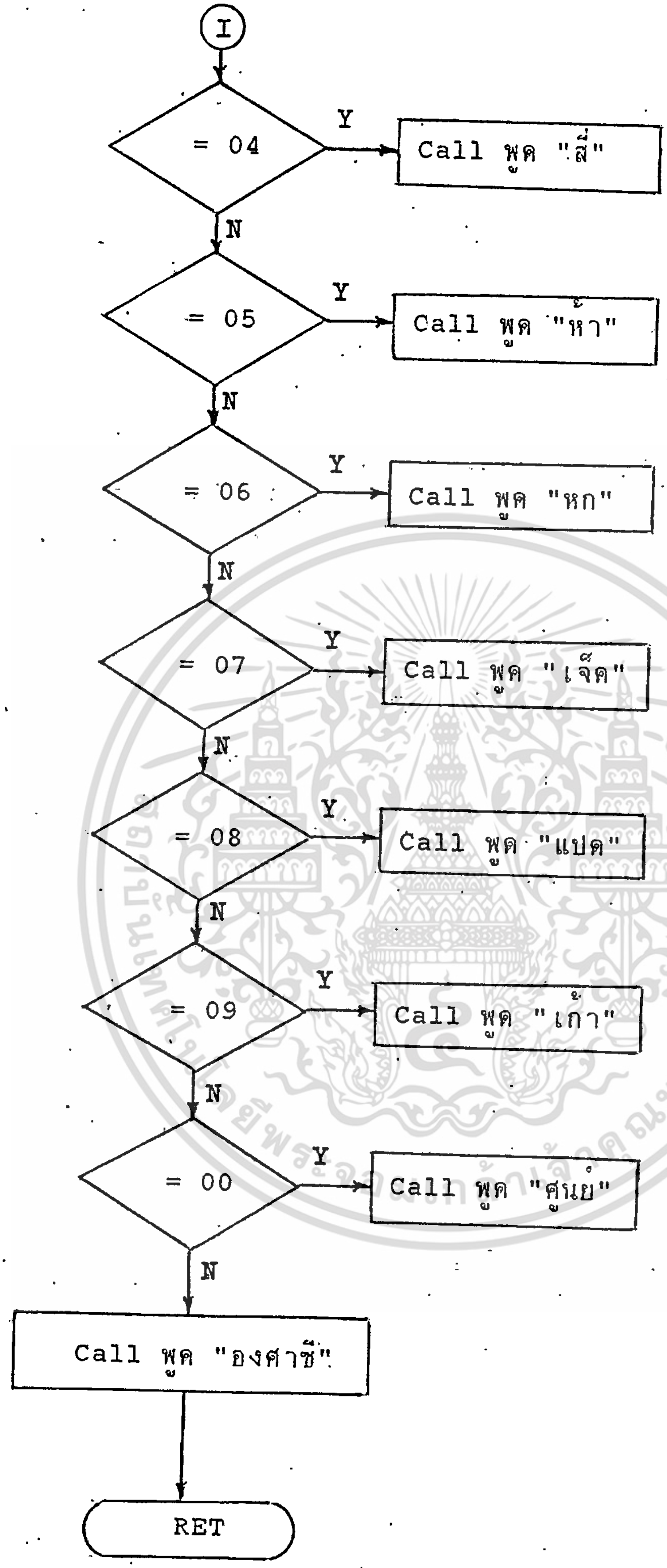
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
การสร้างและการใช้งาน

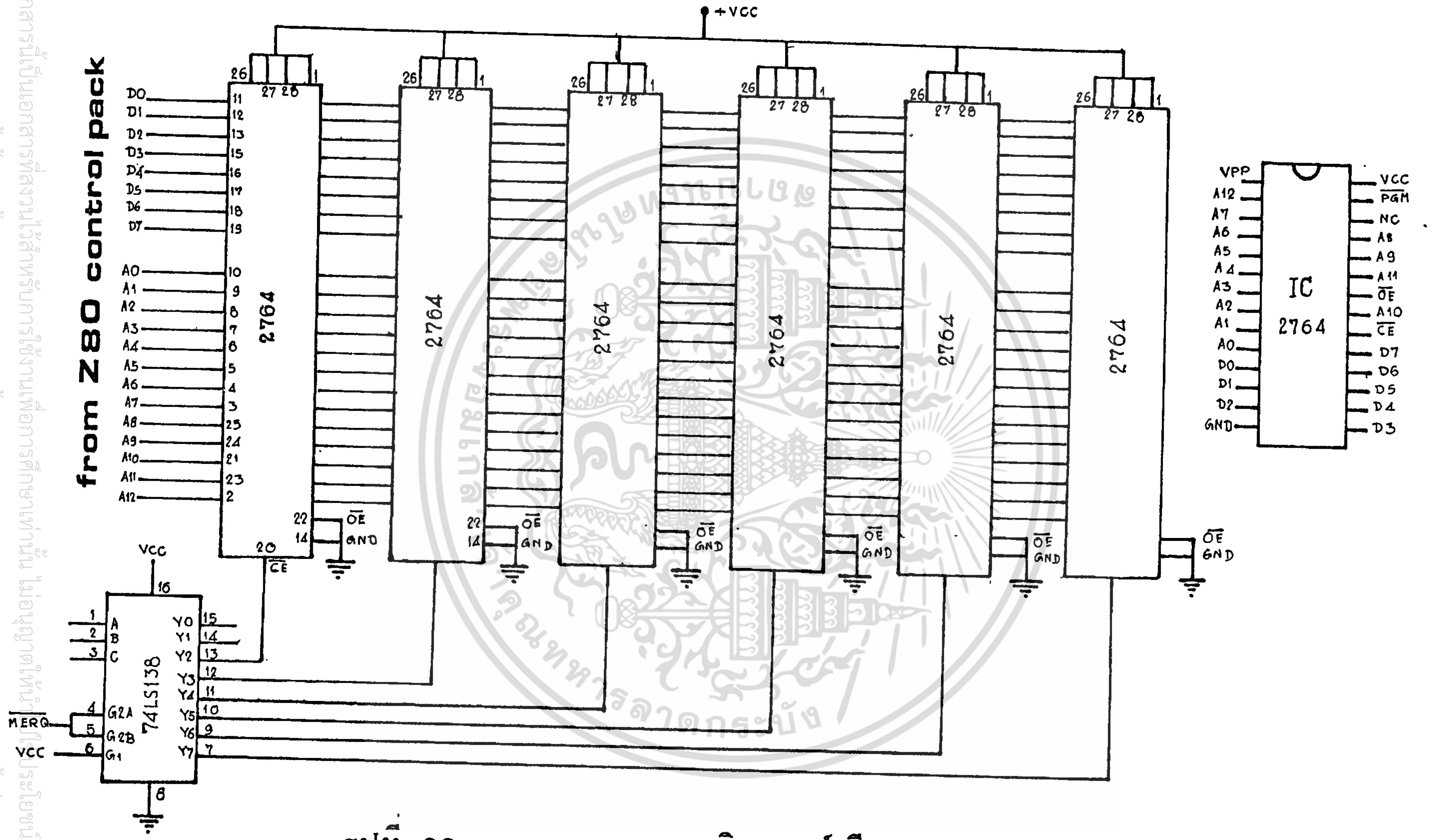
5.1 การสร้าง

สามารถแบ่งการสร้างออกเป็น 2 ส่วนด้วยกัน คือ ส่วนทางด้านตัวเครื่อง (Hardware) และส่วนทางด้านโปรแกรม (Solfware)

ส่วนทางด้านตัวเครื่อง ประกอบด้วย

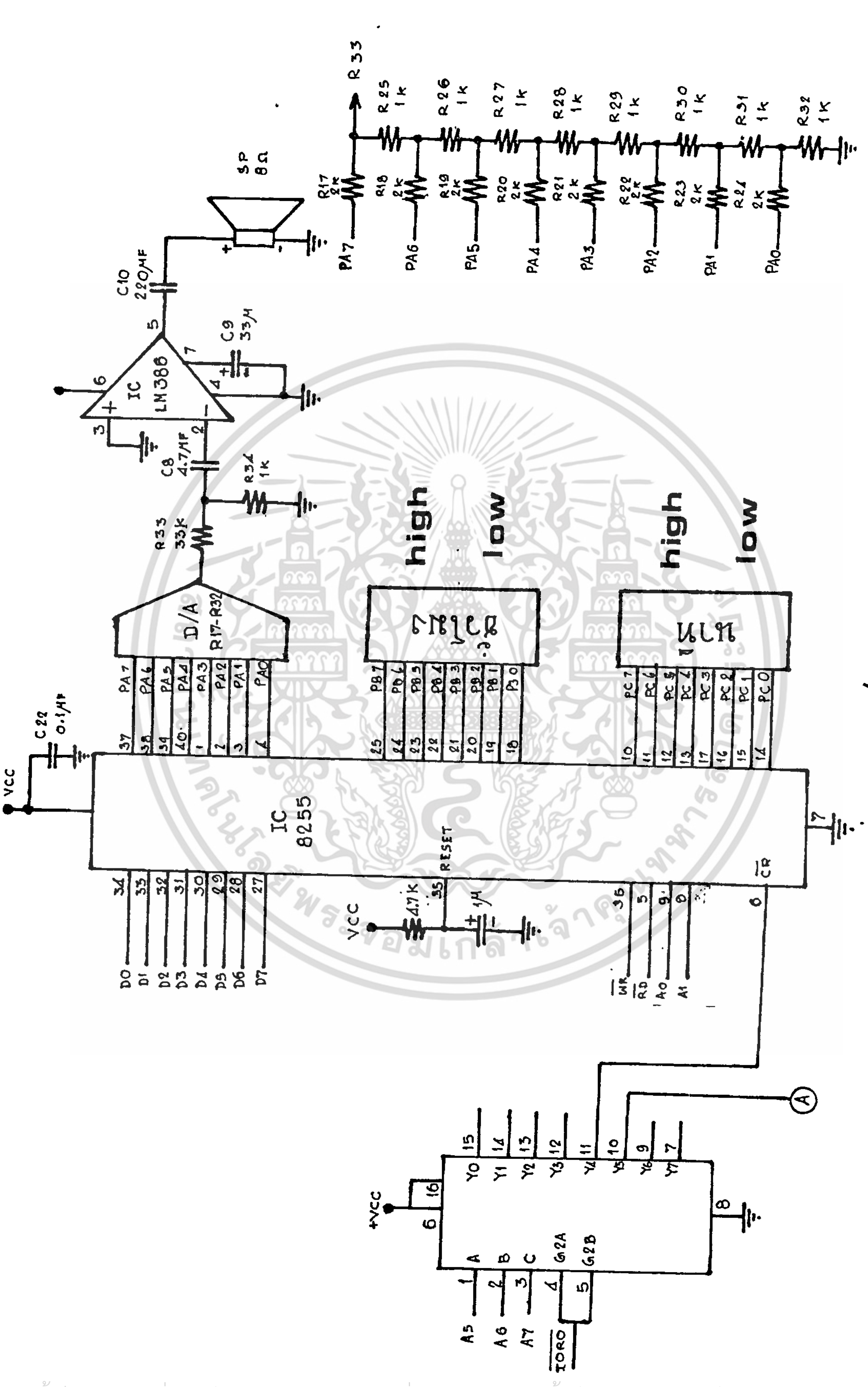
- Displaying with Multiplex
- Memory 48 K
- Port 8255
- Z80 Control Pack Advance
- D to A and Sound

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



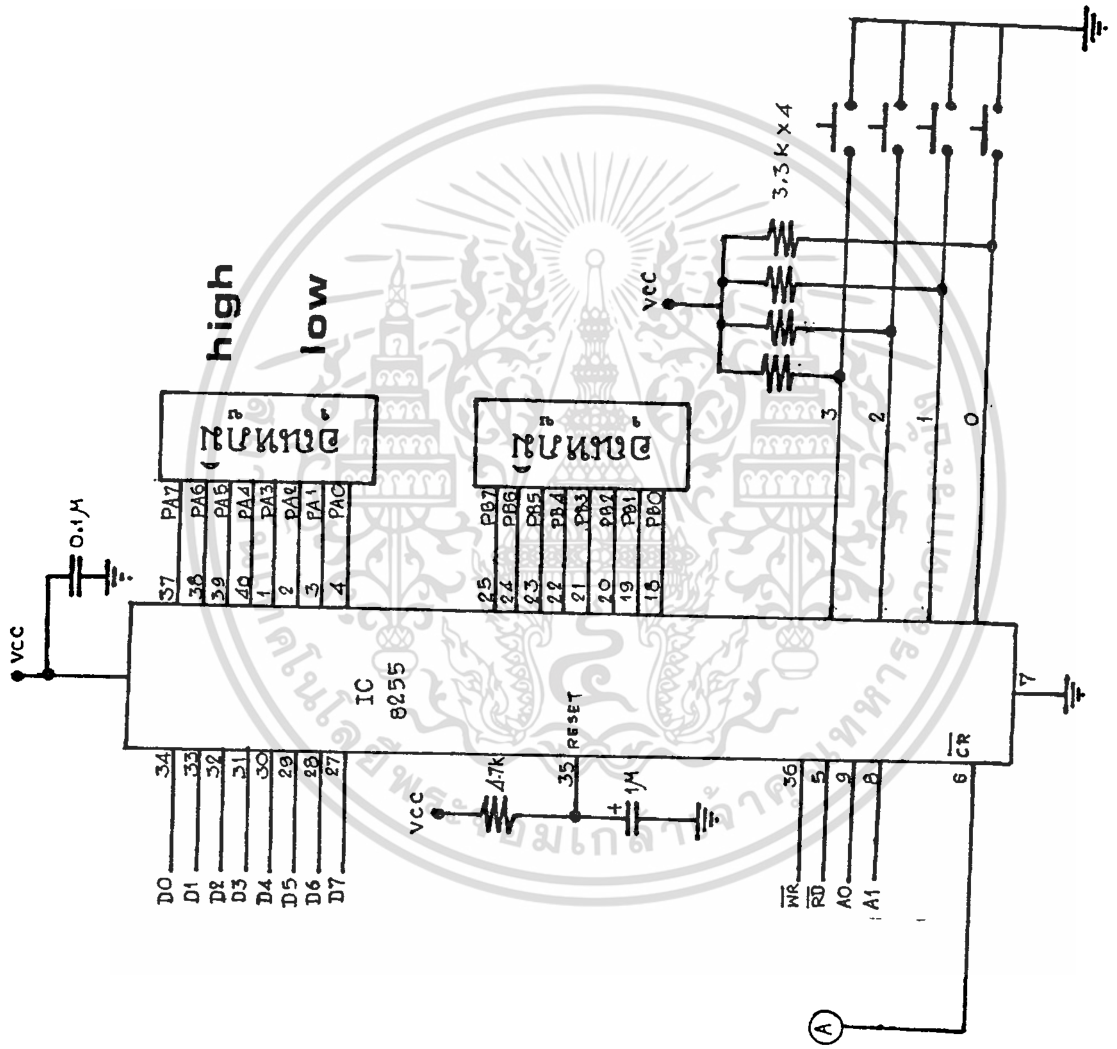
รูปที่ 28 วงจรควบคุมและวิเคราะห์เสียงพูด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 29 I/O Port

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนทางด้านโปรแกรม

```
2500 A.D. Z80 CROSS ASSEMBLER    -   VERSION 3.00
--------------------------------------------------------------

               INPUT  FILENAME :  CKSPEAK.Z80
               OUTPUT FILENAME :  CKSPEAK.OBJ


                        ;PROGRAM SPEAK CLOCK
                        ;
0000                              ORG 0000H
          82 00         NATEE     EQU 82H
          A2 00         DIPSW     EQU A2H
          00 21         FLAG      EQU 2100H
          01 21         BUFF      EQU 2101H
                        ;--------------------------------------------------
                        ;              ********************
                        ;              * MAIN PROGRAM     *
                        ;              ********************
                        ;--------------------------------------------------
0000      21 FF FF                LD HL,0FFFFH    ;DELAY PROGRAM
0003      2B            D_LY      DEC HL
0004      7C                      LD A,H
0005      B5                      OR L
0006      20 FB                   JR NZ,D_LY
0008      3E 80                   LD A,80H
000A      31 00 30                LD SP,3000H     ;SET STACK POINTER
000D      3E 8B                   LD A,8BH        ;PORT 80=O/P,81=I/P,82=I/
000F      D3 83                   OUT (83H),A
0011      3E 93                   LD A,93H        ;PORT A0=I/P,A1=I/P,A2_H=
0013      D3 A3                   OUT (A3H),A
0015      3E 00                   LD A,00         ;OFF POWER OUTPUT
0017      D3 A2                   OUT (DIPSW),A
0019      DB A2         LOOP      IN A,(DIPSW)    ;READ DIP SWITCH
001B      CB 47                   BIT 0,A         ;BIT 0 ON
001D      C4 B3 00                CALL NZ,SPEK
0020      DB A2                   IN A,(DIPSW)
0022      CB 4F                   BIT 1,A          ;BIT 1 ON
0024      C4 48 00                CALL NZ,TIG_TOG
0027      3A 00 21                LD A,(FLAG)
002A      47                      LD B,A
002B      DB 82                   IN A,(NATEE)
002D      B8                      CP B
002E      20 02                   JR NZ,NEXT
0030      18 E7                   JR LOOP
0032      32 00 21      NEXT      LD (FLAG),A
0035      FE 30                   CP 30H
0037      CC B3 00                CALL Z,SPEK      ;NATEE=30
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
003A   DB 82                          IN A,(NATEE)
003C   FE 00                          CP 00                 ;NATEE=00
003E   CC B3 00                       CALL Z,SPEK
0041   DB 82                          IN A,(NATEE)
0043   32 00 21                       LD (FLAG),A
0046   18 D1                          JR LOOP

                          ;--------------------
                          ;     END MAIN PROGRAM
                          ;--------------------

0048   16 02              TIG_TOG     LD D,2
004A   DD 21 90 00                    LD IX,DATASI
004E   18 06                          JR SONG1
0050   16 10              SIGNAL      LD D,16
0052   DD 21 70 00                    LD IX,DATASO
0056   21 00 02           SONG1       LD HL,200H
0059   DD 5E 00           CKS         LD E,(IX+0)
005C   06 FF                          LD B,0FFH
005E   DD 23                          INC IX
0060   DD 4E 00                       LD C,(IX+0)
0063   CD 94 00           CKS1        CALL SOUND
0066   05                             DEC B
0067   1D                             DEC E
0068   20 F9                          JR NZ,CKS1

006A   DD 23                          INC IX
006C   15                             DEC D
006D   20 EA                          JR NZ,CKS
006F   C9                             RET
                          ;--------------------
0070   80 3A 80 49        DATASO      DEFB 80H,3AH,80H,49H
0074   80 40 F0 61                    DEFB 80H,40H,0F0H,61H
0078   80 61 80 40                    DEFB 80H,61H,80H,40H
007C   80 3A F0 49                    DEFB 80H,3AH,0F0H,49H
0080   80 3A 80 40                    DEFB 80H,3AH,80H,40H
0084   80 49 F0 61                    DEFB 80H,49H,0F0H,61H
0088   80 61 80 40                    DEFB 80H,61H,80H,40H
008C   80 3A F0 49                    DEFB 80H,3AH,0F0H,49H
0090   66 3A FF 49        DATASI      DEFB 66H,3AH,0FFH,49H
0094   E5                 SOUND       PUSH HL
0095   D5                             PUSH DE
0096   16 00              SOUND1      LD D,0
0098   78                             LD A,B
0099   CD A6 00                       CALL SOUND2
009C   AF                             XOR A
009D   CD A6 00                       CALL SOUND2
00A0   15                             DEC D
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
00A1   20 F3                 JR NZ,SOUND1
00A3   D1                    POP DE
00A4   E1                    POP HL
00A5   C9                    RET
00A6   D3 80       SOUND2    OUT (80H),A
00A8   59                    LD E,C
00A9   2B          SOUND3    DEC HL
00AA   7C                    LD A,H
00AB   B5                    OR L
00AC   20 01                 JR NZ,SOUND4
00AE   14                    INC D
00AF   1D          SOUND4    DEC E
00B0   20 F7                 JR NZ,SOUND3
00B2   C9                    RET
                   ;----------------------
00B3   3E 80       SPEK      LD A,80H
00B5   D3 A2                 OUT (DIPSW),A
00B7   DB A2                 IN A,(DIPSW)
00B9   CB 5F                 BIT 3,A
00BB   CC 50 00              CALL Z,SIGNAL
00BE   CD C6 00              CALL SPEAK
00C1   3E 00                 LD A,00
00C3   D3 A2                 OUT (DIPSW),A
00C5   C9                    RET
                   ;----------------------
00C6   CD 4E 01    SPEAK     CALL SPWELA
00C9   DB 81                 IN A,(81H)
00CB   CD E5 00              CALL SPEAK1
00CE   CD 16 02              CALL SPNARI
00D1   DB 82                 IN A,(82H)
00D3   CD E5 00              CALL SPEAK1
00D6   CD 20 02              CALL SPNATEE
00D9   CD 6C 01              CALL SPUNNAP
00DC   DB A0                 IN A,(0A0H)
00DE   CD E5 00              CALL SPEAK1
00E1   CD 76 01              CALL SPEONGS
00E4   C9                    RET
                   ;----------------------
00E5   32 01 21    SPEAK1    LD (BUFF),A
00E8   E6 F0                 AND 0F0H
00EA   FE 20                 CP 20H
00EC   CC 58 01              CALL Z,SP20
00EF   FE 30                 CP 30H
00F1   CC 80 01              CALL Z,SP30
00F4   FE 40                 CP 40H
00F6   CC 8A 01              CALL Z,SP40
00F9   FE 50                 CP 50H
00FB   CC 94 01              CALL Z,SP50
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
00FE   FE 10              CP 10H
0100   CC 9E 01           CALL Z,SP10
0103   FE AA              CP 0AAH
0105   CC 9E 01           CALL Z,SP10
0108   3A 01 21           LD A,(BUFF)
010B   FE 02              CP 02
010D   30 07              JR NC,XB
010F   FE 01              CP 01
0111   CC B2 01           CALL Z,SP1
0114   18 07              JR XA
0116   E6 0F     XB       AND 0FH
0118   FE 01              CP 01
011A   CC A8 01           CALL Z,SPE1
011D   FE 02     XA       CP 02
011F   CC BC 01           CALL Z,SP2
0122   FE 03              CP 03
0124   CC C6 01           CALL Z,SP3
0127   FE 04              CP 04
0129   CC D0 01           CALL Z,SP4
012C   FE 05              CP 05
012E   CC DA 01           CALL Z,SP5
0131   FE 06              CP 06
0133   CC E4 01           CALL Z,SP6
0136   FE 07              CP 07
0138   CC EE 01           CALL Z,SP7
013B   FE 08              CP 08
013D   CC F8 01           CALL Z,SP8
0140   FE 09              CP 09
0142   CC 02 02           CALL Z,SP9
0145   3A 01 21           LD A,(BUFF)
0148   FE 00              CP 00
014A   CC 0C 02           CALL Z,SP0
014D   C9                 RET
                 ;-------------------------
014E   21 00 40  SPWELA   LD HL,4000H
0151   11 FF 0F           LD DE,0FFFH
0154   CD 2A 02           CALL CALSP1
0157   C9                 RET
0158   21 00 C0  SP20     LD HL,0C000H
015B   11 FF 07           LD DE,07FFH
015E   CD 3A 02           CALL CALSP2
0161   C9                 RET
0162   21 00 C8  JOUN     LD HL,0C800H
0165   11 FF 07           LD DE,07FFH
0168   CD 2A 02           CALL CALSP1
016B   C9                 RET
016C   21 00 E0  SPUNNAP  LD HL,0E000H
016F   11 FF 0F           LD DE,0FFFH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0172   CD 2A 02                CALL CALSP1
0175   C9                      RET
0176   21 00 F0     SPEONGS    LD HL,0F000H
0179   11 FF 0F                LD DE,0FFFH
017C   CD 2A 02                CALL CALSP1
017F   C9                      RET
0180   21 00 78     SP30       LD HL,7800H
0183   11 FF 07                LD DE,07FFH
0186   CD 3A 02                CALL CALSP2
0189   C9                      RET
018A   21 00 80     SP40       LD HL,8000H
018D   11 FF 07                LD DE,07FFH
0190   CD 3A 02                CALL CALSP2
0193   C9                      RET
0194   21 00 88     SP50       LD HL,8800H
0197   11 FF 07                LD DE,07FFH
019A   CD 3A 02                CALL CALSP2
019D   C9                      RET
019E   21 00 B0     SP10       LD HL,0B000H
01A1   11 FF 07                LD DE,07FFH
01A4   CD 2A 02                CALL CALSP1
01A7   C9                      RET
01A8   21 00 B8     SPE1       LD HL,0B800H
01AB   11 FF 07                LD DE,07FFH
01AE   CD 2A 02                CALL CALSP1
01B1   C9                      RET
01B2   21 00 68     SP1        LD HL,6800H
01B5   11 FF 07                LD DE,07FFH
01B8   CD 2A 02                CALL CALSP1
01BB   C9                      RET
01BC   21 00 70     SP2        LD HL,7000H
01BF   11 FF 07                LD DE,07FFH
01C2   CD 2A 02                CALL CALSP1
01C5   C9                      RET
01C6   21 00 78     SP3        LD HL,7800H
01C9   11 FF 07                LD DE,07FFH
01CC   CD 2A 02                CALL CALSP1
01CF   C9                      RET
01D0   21 00 80     SP4        LD HL,8000H
01D3   11 FF 07                LD DE,07FFH
01D6   CD 2A 02                CALL CALSP1
01D9   C9                      RET
01DA   21 00 88     SP5        LD HL,8800H
01DD   11 FF 07                LD DE,07FFH
01E0   CD 2A 02                CALL CALSP1
01E3   C9                      RET
01E4   21 00 90     SP6        LD HL,9000H
01E7   11 FF 07                LD DE,07FFH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
01EA   CD 2A 02               CALL CALSP1
01ED   C9                     RET
01EE   21 00 98      SP7      LD HL,9800H
01F1   11 FF 07               LD DE,07FFH
01F4   CD 2A 02               CALL CALSP1
01F7   C9                     RET
01F8   21 00 A0      SP8      LD HL,0A000H
01FB   11 FF 07               LD DE,07FFH
01FE   CD 2A 02               CALL CALSP1
0201   C9                     RET
0202   21 00 A8      SP9      LD HL,0A800H
0205   11 FF 07               LD DE,07FFH
0208   CD 2A 02               CALL CALSP1
020B   C9                     RET
020C   21 00 60      SP0      LD HL,6000H
020F   11 FF 07               LD DE,07FFH
0212   CD 2A 02               CALL CALSP1
0215   C9                     RET
0216   21 00 50      SPNARI   LD HL,05000H
0219   11 FF 0F               LD DE,0FFFH
021C   CD 2A 02               CALL CALSP1
021F   C9                     RET
0220   21 00 D0      SPNATEE  LD HL,0D000H
0223   11 FF 0F               LD DE,0FFFH
0226   CD 2A 02               CALL CALSP1
0229   C9                     RET
                     ;----------------------
022A   7E            CALSP1   LD A,(HL)
022B   D3 80                  OUT (80H),A
022D   06 45                  LD B,45H
022F   10 FE         DELAY1   DJNZ DELAY1
0231   23                     INC HL
0232   1B                     DEC DE
0233   7A                     LD A,D
0234   B3                     OR E
0235   20 F3                  JR NZ,CALSP1
0237   3E EE                  LD A,0EEH
0239   C9                     RET
                     ;----------------------
023A   7E            CALSP2   LD A,(HL)
023B   D3 80                  OUT (80H),A
023D   06 45                  LD B,45H
023F   10 FE         DELAY2   DJNZ DELAY2
0241   23                     INC HL
0242   1B                     DEC DE
0243   7A                     LD A,D
0244   B3                     OR E
0245   20 F3                  JR NZ,CALSP2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0247   3E AA          LD A,0AAH
0249   C9             RET
024A                  END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การใช้งาน

Displaying with Multiplex System ชุดนี้ได้ออกแบบ Hardware อยู่ในเครื่องเดียวกัน ดังนั้นเวลาใช้งานก็เพียงแต่ตั้งนาฬิกาให้ตรงกับเวลาที่เป็นจริงเท่านั้น เครื่องก็จะทำงานเอง โดยจะบอกเวลาพร้อมอุณหภูมิทุก ๆ ครึ่งชั่วโมง หรือถ้าต้องการทราบเวลานอกเหนือจากที่ตั้งไว้ก็สามารถทำได้ โดยการเซ็ทสวิทช์ภายในตัวเครื่อง ซึ่งในการบอกเวลาจะมีเสียงดนตรีนำก่อนทุกครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TMS2764
65,536-BIT ERASABLE PROGRAMMABLE READ-ONLY MEMORY

JULY 1983 – REVISED JANUARY 1984

- Organization . . . 8192 X 8
- Single +5-V Power Supply
- Pin Compatible with TMS2732A EPROM
- All Inputs and Outputs are TTL Compatible
- Performance Ranges:

	MAX ACCESS/ MIN CYCLE TIME
TMS2764-20	200 ns
TMS2764-25	250 ns
TMS2764-30	300 ns
TMS2764-35	350 ns
TMS2764-45	450 ns

- Low Active Current . . . 100 mA (Max)
- JEDEC Approved Pinout
- 21-V Power Supply Required for Programming
- Fast Programming Algorithm
- N-Channel Silicon-Gate Technology
- 8-Bit Output for Use in Microprocessor-Based Systems
- Static Operation (No Clocks, No Refresh
- Available with MIL-STD-883B Processing and L(0°C to 70°C), E(−40°C to 85°C), or M(−55°C to 125°C) Temperature Ranges in the Future

TMS2764 . . . JL PACKAGE
(TOP VIEW)

Signal	Pin	Pin	Signal
V_{PP}	1	28	V_{CC}
A12	2	27	$\overline{PGM}$
A7	3	26	NC
A6	4	25	A8
A5	5	24	A9
A4	6	23	A11
A3	7	22	$\overline{G}$
A2	8	21	A10
A1	9	20	$\overline{E}$
A0	10	19	Q8
Q1	11	18	Q7
Q2	12	17	Q6
Q3	13	16	Q5
GND	14	15	Q4

PIN NOMENCLATURE	
A0-A12	Addresses
$\overline{E}$	Chip Enable
$\overline{G}$	Output Enable
GND	Ground
NC	No Connection
$\overline{PGM}$	Program
Q1-Q8	outputs
V_{CC}	+5-V Power Supply
V_{PP}	+21-V Power Supply

description

The TMS2764 is an ultraviolet light-erasable, electrically programmable read-only memory. It has 65,536 bits organized as 8,192 words of 8-bit length. The TMS2764-20 only requires a single 5-volt power supply with a tolerance of ±5%, and has a maximum access time of 200 ns. This access time is compatible with high-performance microprocessors.

The TMS2764 provides two output control lines: Output Enable ($\overline{G}$) and Chip Enable ($\overline{E}$). This feature allows the $\overline{G}$ control line to eliminate bus contention in microprocessor systems. The TMS2764 has a power-down mode that reduces maximum active current from 100 mA to 35 mA when the device is placed on standby.

This EPROM is supplied in a 28-pin, 600-mil dual-in-line ceramic package and is designed for operation from 0°C to 70°C.

operation

The six modes of operation for the TMS2764 are listed in the following table.

ADVANCE INFORMATION
This document contains information on a new product. Specifications are subject to change without notice.

Copyright © 1984 by Texas Instruments Incorporated

TEXAS INSTRUMENTS
POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTION (PINS)	MODE					
	Read	Output Disable	Power Down (Standby)	Fast Programming	Program Verification	Inhibit Programming
$\overline{E}$ (20)	V_{IL}	X	V_{IH}	V_{IL}	V_{IL}	V_{IH}
$\overline{G}$ (22)	V_{IL}	V_{IH}	X	V_{IH}	V_{IL}	X
$\overline{PGM}$ (27)	V_{IH}	V_{IH}	X	V_{IL}	V_{IH}	X
V_{PP} (1)	V_{CC}	V_{CC}	V_{CC}	V_{PP}	V_{PP}	X
V_{CC} (28)	V_{CC}	V_{CC}	V_{CC}	V_{CC}	V_{CC}	V_{CC}
Q1-Q8 (11 to 13, 15 to 19)	Q	HI-Z	HI-Z	D	Q	HI-Z

X = V_{IL} or V_{IH}

read

The dual control pins ($\overline{E}$ and $\overline{G}$) must have low-level TTL signals in order to provide data at the outputs. Chip eanble ($\overline{E}$) should be used for device selection. Output enable ($\overline{G}$) should be used to gate data to the output pins.

power down

The power-down mode reduces the maximum active current from 100 mA to 35 mA. A TTL high-level signal applied to $\overline{E}$ selects the power-down mode. In this mode, the outputs assume a high-impedance state, independent of $\overline{G}$.

erasure

Before programming, the TMS2764 is erased by exposing the chip to shortwave ultraviolet light that has a wavelength of 253.7 nanometers (2537 angstroms). The recommended minimum exposure dose (UV intensity × exposure time) is fifteen watt-seconds per square centimeter. A typical 12 mW/cm^2 UV lamp will erase the device in approximately 20 minutes. The lamp should be located about 2.5 centimeters (1 inch) above the chip during erasure. After erasure, all bits are at a high level. It should be noted that normal ambient light contains the correct wavelength for erasure. Therefore, when using the TMS2764, the window should be covered with an opaque label.

fast programming

Note that the application of a voltage in excess of 22 V to V_{PP} may damage the TMS2764.

After erasure, logic "0's" are programmed into the desired locations. Programming consists of the following sequence of events. With the level on V_{PP} equal to 21 V and $\overline{E}$ at TTL low, data to be programmed is applied in parallel to output pins Q8-Q1. The location to be programmed is addressed. Once data and addresses are stable, a TTL low-level pulse is applied to $\overline{PGM}$. Programming pulses must be applied at each location that is to be programmed. Locations may be programmed in any order.

Programming uses two types of programming pulse: Prime and Final. The length of the Prime pulse is 1 millisecond; this pulse is applied X times. After each application the byte being programmed is verified. If the correct data is read, the Final programming pulse is then applied, if correct data is not read, a further 1 millisecond programming pulse is applied up to a maximum X of 15. The Final programming pulse is 4X milliseconds long. This sequence of programming pulses and byte verification is done at V_{CC} = 6.0 V and V_{PP} = 21.0 V. When the full fast programming routine is complete, all bits are verified with V_{CC} = V_{PP} = 5 V. A flowchart of the fast programming routine is shown in Figure 1.

6 EPROM Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

multiple device programming

Several TMS2764's can be programmed simultaneously by connecting them in parallel and following the programming sequence previously described.

program inhibit

The program inhibit is useful when programming multiple TMS2764's connected in parallel with different data. Program inhibit can be implemented by applying a high-level signal to $\overline{E}$ or $\overline{PGM}$ of the device that is not to be programmed.

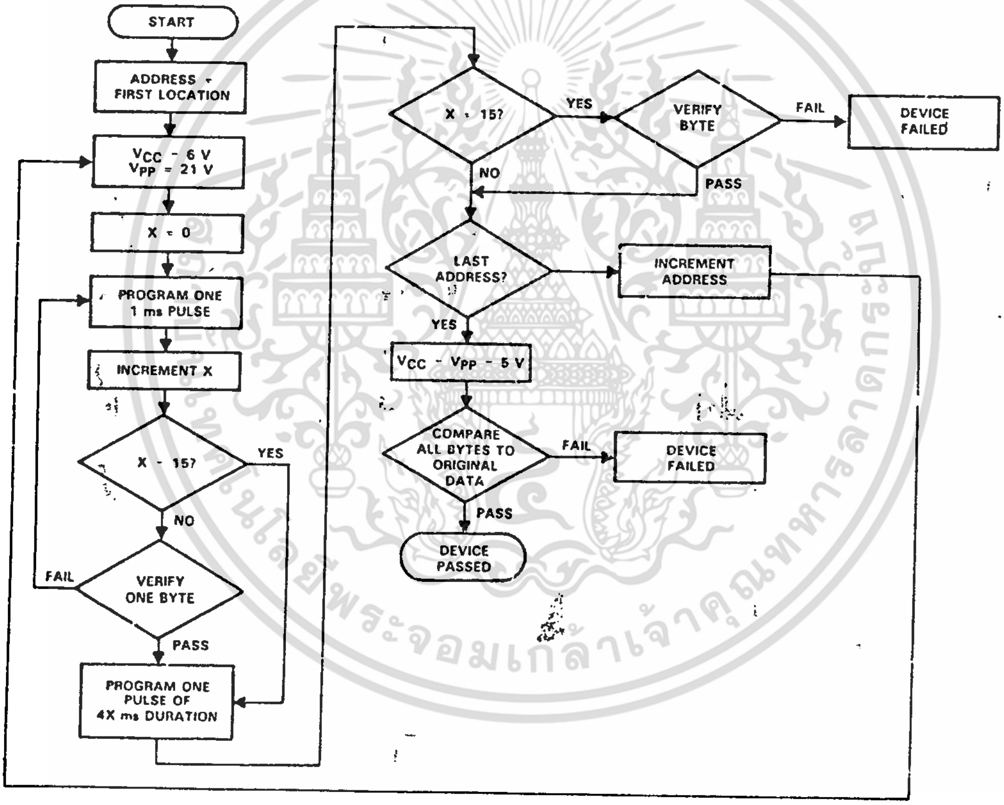
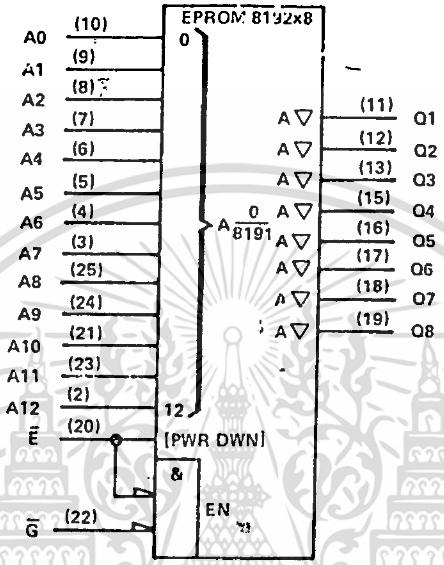


FIGURE 1 – FAST PROGRAMMING FLOWCHART

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

logic symbol†



† This symbol is in accordance with IEEE Std 91/ANSI Y32.14 and recent decisions by IEEE and IEC. See explanation on page 10-1.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)‡

Supply voltage, V_{CC} . . . . −0.6 V to 7 V
Supply voltage, V_{PP} . . . . −0.6 V to 22 V
All input voltage . . . . −0.6 V to 7 V
Output voltage . . . . −0.6 V to 7 V
Operating free-air temperature range . . . . 0 °C to 70 °C
Storage temperature range . . . . −65 °C to 150 °C

‡ Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the "Recommended Operating Conditions" section of this specification is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

recommended operating conditions

PARAMETER	TMS2764 MIN	TMS2764 NOM	TMS2764 MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Supply voltage, V_{PP}		V_{CC}		V
High-level input voltage, V_{IH}	2		$V_{CC}+1$	V
Low-level input voltage, V_{IL} (see Note 1)	−0.1		0.8	V
Operating free-air temperature, T_A	0		70	°C

NOTE 1: The algebraic convention, where the more negative (less positive) limit is designated as minimum is used in this data sheet for logic voltage levels only.

6 EPROM Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics over full ranges of recommended operating conditions

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{OH}	High-level output voltage	$I_{OH} = -400\ \mu A$	2.4			V
V_{OL}	Low-level output voltage	$I_{OL} = 2.1$ mA			0.45	V
I_I	Input current (load)	$V_I = 0$ V to 5.25 V			±10	μA
I_O	Output current (leakage)	$V_O = 0.4$ V to 5.25 V			±10	μA
I_{PP1}	V_{PP} supply current (read)	$V_{PP} = 5.25$ V			5	mA
I_{PP2}	V_{PP} supply current (program)	$\bar{E}$ and $\overline{PGM}$ at V_{IL}			50	mA
I_{CC1}	V_{CC} supply current (standby)	$\bar{E}$ at V_{IH}			35	mA
I_{CC2}	V_{CC} supply current (active)	$\bar{E}$ and $\bar{G}$ at V_{IL}			100	mA

† Typical values are at $T_A = 25°C$ and nominal voltages.

capacitance over recommended supply voltage range and operating free-air temperature range, f = 1 MHz

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
C_i	Input capacitance	$V_I = 0$ V		4	6	pF
C_o	Output capacitance	$V_O = 0$ V		8	12	pF

† Typical values are at $T_A = 25°C$ and nominal voltages.

switching characteristics over recommended supply voltage range and operating free-air temperature range, $C_L = 100$ pF, 1 Series 74 TTL load (see note 2 and figure 2)

PARAMETER		TMS2764-20		TMS2764-25		TMS2764-30		TMS2764-35		TMS2764-45		UNIT
		MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
$t_{a(A)}$	Access time from address		200		250		300		350		450	ns
$t_{a(\bar{E})}$	Access time frm $\bar{E}$		200		250		300		350		450	ns
$t_{en(\bar{G})}$	Output enable time from $\bar{G}$		75		100		120		150		150	ns
$t_{dis(\bar{G})}$‡	Output disable time from $\bar{G}$	0	60	0	85	0	105	0	130	0	130	ns
$t_{v(A)}$	Output data valid time after change of address, $\bar{E}$, or $\bar{G}$, whichever occurs first	0		0		0		0		0		ns

NOTE 2: Fall all switching characteristics and timing measurements, input timing reference levels are 0.8 V and 2 V; output timing reference levels are 0.8 V and 2 V.

‡ Value calculated from 0.5 volt delta to measured output level; $t_{dis(G)}$ is specified from $\bar{G}$ or $\bar{E}$, whichever occurs first. Refer to read cycle timing diagram.

EPROM Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

recommended conditions for fast programming routine, T_A = 25 °C (see note 2 and fast programming cycle timing diagram)

PARAMETER		MIN	NOM	MAX	UNIT
V_{CC}	Supply voltage (see Note 3)	5.75	6	6.25	V
V_{PP}	Supply voltage (see Note 4)	20.5	21	21.5	V
$t_{w(IPGM)}$	$\overline{PGM}$ initial program pulse duration (see Note 5)	0.95	1	1.05	ms
$t_{w(FPGM)}$	$\overline{PGM}$ final pulse duration (see Note 6)	3.8		63	ms
$t_{su(A)}$	Address setup time	2			µs
$t_{su(D)}$	Data setup time	2			µs
$t_{su(VPP)}$	V_{PP} setup time	2			µs
$t_{su(VCC)}$	V_{CC} setup time	2			µs
$t_{h(A)}$	Address hold time	0			µs
$t_{h(D)}$	Data hold time	2			µs
$t_{su(E)}$	$\overline{E}$ setup time	2			µs
$t_{su(G)}$	$\overline{G}$ setup time	2			µs

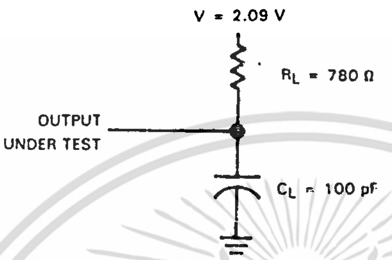
fast programming characteristics, T_A = 25 °C (see note 2 and fast programming cycle timing diagram)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{dis(G)FP}$	Output disable time from $\overline{G}$ (see Note 7)	C_L = 100 pF	0		130	ns
$t_{en(G)FP}$	Output enable time from $\overline{G}$	1 Series 74 TTL load			150	ns

NOTES:
2. For all switching characteristics and timing measurements, input timing reference levels are 0.8 V and 2 V; output timing reference levels are 0.8 V and 2 V.
3. V_{CC} must be applied simultaneously or before V_{PP} and removed simultaneously or after V_{PP}.
4. When programming the TMS2764, connect a 0.1 µF capacitor between V_{PP} and GND to suppress spurious voltage transients which may damage the device.
5. The initial program pulse duration tolerance is 1 ms ± 5%.
6. The length of the Final pulse will vary from 3.8 ms to 63 ms depending on the number of initial pulse applications (X).
7. This parameter is only sampled and is not 100% tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

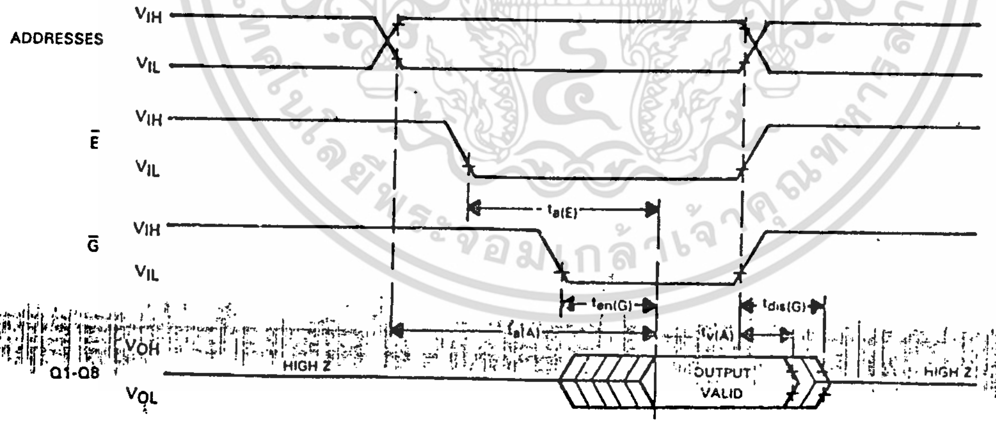
PARAMETER MEASUREMENT INFORMATION



NOTE: $t_f \leq 20$ ns and $t_r \leq 20$ ns.

FIGURE 2 – TYPICAL OUTPUT LOAD CIRCUIT

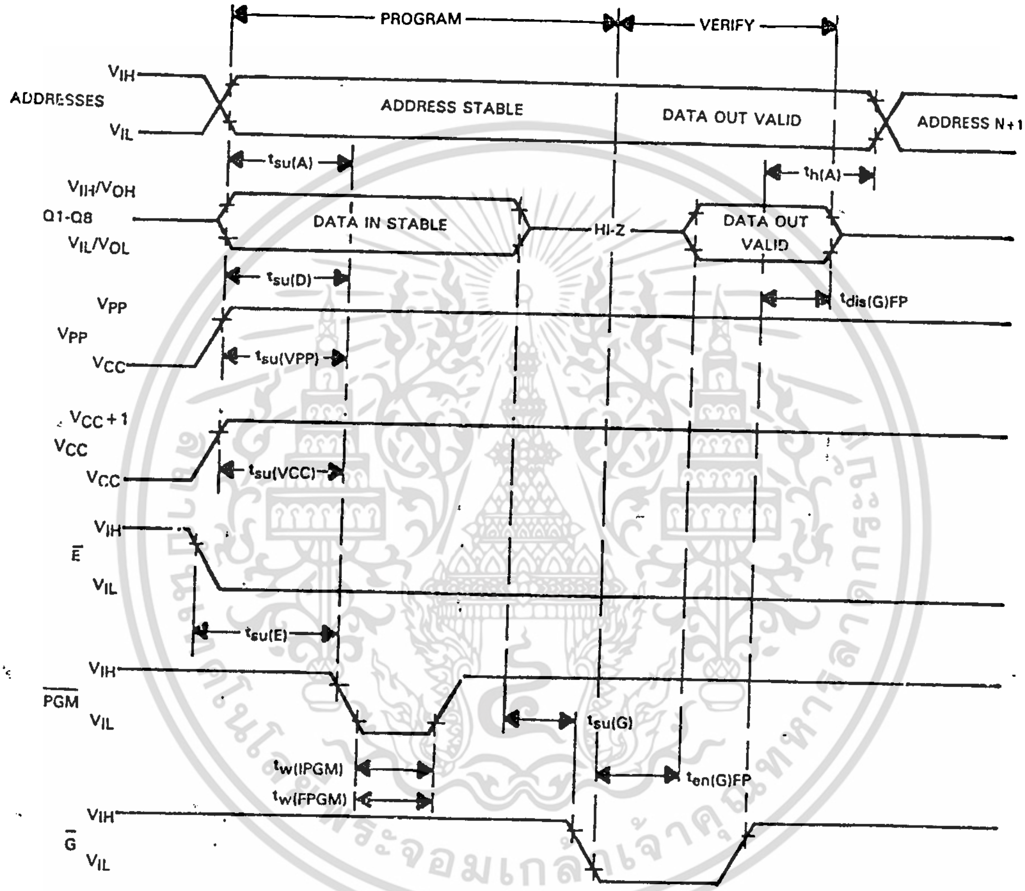
read cycle timing



EPROM Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

fast program cycle timing



Texas Instruments reserves the right to make changes at any time in order to improve design and to supply the best product possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

MM54C915/MM74C915 7-Segment-to-BCD Converter

general description

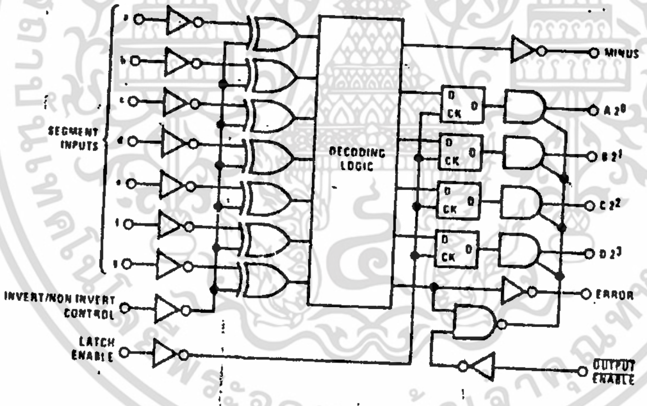
The MM54C915/MM74C915 is a monolithic complementary MOS (CMOS) integrated circuit, constructed with N and P-channel enhancement-mode transistors. This circuit accepts 7-segment information and converts it into BCD information. The true state of the Segment inputs can be selected by use of the Invert/Non-invert control pin. A logical "0" on the Invert/Non-invert control pin selects active high true decoding at the Segment inputs. A logical "1" on the Invert/Non-invert control pin selects active low true decoding at the Segment inputs. In addition to 4 TTL compatible BCD outputs, an Error output and Minus output are available. The Error output goes to an active "1" whenever a non-standard 7-segment code appears at the Segment inputs. The BCD outputs are forced into a TRI-STATE® condition when an error is detected. This allows the user to program his own error code by tying the BCD outputs to V_{CC} or Ground via high value resistors (~ 500k). The BCD outputs may also be forced into TRI-STATE by a logical "1" on output enable ($\overline{OE}$).

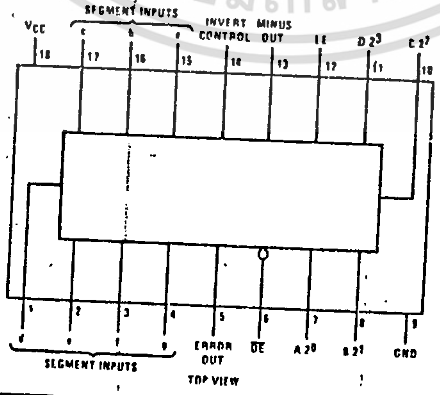
The Minus output goes to a logical "1" whenever a minus code is detected and is useful as a microprocessor interrupt. The BCD outputs are in a flow-though condition when Latch Enable (LE) is at a logical "0", and latched when LE is at a logical "1". The inputs will not clamp signals to the positive supply, allowing simple level translation from MOS to TTL.

features

- Wide supply range 3V–15V
- High noise immunity 0.45 V_{CC} typ
- TTL compatible fan out 1 TTL load
- Selectable active true inputs
- TRI-STATE outputs
- On-chip latch
- Error output
- Minus output

logic and connection diagrams





TOP VIEW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings

Voltage at Any Output	−0.3V to V_{CC} + 0.3V
Voltage at Any Input	0.3V to 18V
Operating Temperature Range	
MM54C915	−55°C to +125°C
MM74C915	−40°C to +85°C
Storage Temperature Range	−65°C to +150°C
Package Dissipation	500 mW
Operating V_{CC} Range	3V to 15V
Maximum V_{CC}	18V
Lead Temperature, (Soldering, 10 seconds)	300°C

dc electrical characteristics

Min/max limits apply across temperature range unless otherwise noted.

PARAMETER		CONDITIONS	MIN	TYP	MAX	UNITS
CMOS TO CMOS						
$V_{IN(1)}$	Logical "1" Input Voltage	V_{CC} = 5V	3.3	4.5		V
		V_{CC} = 10V	8	9		V
		V_{CC} = 15V	12.5	13.5		V
$V_{IN(0)}$	Logical "0" Input Voltage	V_{CC} = 5V		0.5	1.5	V
		V_{CC} = 10V		1	2	V
		V_{CC} = 15V		1.5	2.5	V
$I_{IN(1)}$	Logical "1" Input Current	V_{IN} = 15V		0.005	1	μA
$I_{IN(0)}$	Logical "0" Input Current	V_{IN} = 0V	−1	−0.005		μA
$V_{OUT(1)}$	Logical "1" Output Voltage	I_O = 10 μA				
		V_{CC} = 5V		4.5		V
		V_{CC} = 10V		9		V
		V_{CC} = 15V		13.5		V
$V_{OUT(0)}$	Logical "0" Output Voltage	I_O = 10 μA				
		V_{CC} = 5V		0.5		V
		V_{CC} = 10V		1		V
		V_{CC} = 15V		1.5		V
I_{CC}	Supply Current	V_{CC} = 5V		0.25	1	mA
		V_{CC} = 10V		0.75	2.5	mA
		V_{CC} = 15V		1.00	3	mA
CMOS/TTL INTERFACE						
$V_{IN(1)}$	Logical "1" Input Voltage					
	MM54C915	V_{CC} = 4.5V	V_{CC} − 1.7			V
	MM74C915	V_{CC} = 4.75V	V_{CC} − 1.7			V
$V_{IN(0)}$	Logical "0" Input Voltage					
	MM54C915	V_{CC} = 4.5V			0.8	V
	MM74C915	V_{CC} = 4.75V			0.8	V
$V_{OUT(1)}$	Logical "1" Output Voltage	I_O = −360 μA				
	MM54C915	V_{CC} = 4.5V	2.4			V
	MM74C915	V_{CC} = 4.75V	2.4			V
$V_{OUT(0)}$	Logical "0" Output Voltage	I_O = 1.6 mA				
	MM54C915	V_{CC} = 4.5V			0.4	V
	MM74C915	V_{CC} = 4.75V			0.4	V
OUTPUT DRIVE						
I_{SOURCE}	Output Source Current P-Channel	T_A = 25°C, V_O = 0V, (Note 2)				
		V_{CC} = 5V	−1.75	−3.3		mA
		V_{CC} = 10V	−8	−15		mA
		V_{CC} = 15V	−15	−25		mA
I_{SINK}	Output Sink Current N-Channel	T_A = 25°C, V_O = V_{CC} (Note 2)				
		V_{CC} = 5V	5	8		mA
		V_{CC} = 10V	20	30		mA
		V_{CC} = 15V	30	50		mA

A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ac electrical characteristics $T_A = 25°C$

	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{pd0}, t_{pd1}	Propagation Delay Time to Logical "0" or a Logical "1"	$C_L = 50$ pF				
		$V_{CC} = 5V$		500	1000	ns
		$V_{CC} = 10V$		300	600	ns
		$V_{CC} = 15V$		300	600	ns
t_{0H}, t_{1H}	Propagation Delay Time From Logical "0" or Logical "1" into High Impedance State	$R_L = 10k$, $C_L = 10$ pF				
		$V_{CC} = 5V$		110	200	ns
		$V_{CC} = 10V$		75	130	ns
		$V_{CC} = 15V$		60	110	ns
t_{H0}, t_{H1}	Propagation Delay Time From High Impedance State to a Logical "0" or Logical "1"	$R_L = 10k$, $C_L = 50$ pF				
		$V_{CC} = 5V$		150	250	ns
		$V_{CC} = 10V$		80	140	ns
		$V_{CC} = 15V$		70	125	ns
t_s	Input Data Set-Up Time	$C_L = 50$ pF				
		$V_{CC} = 5V$		500	1000	ns
		$V_{CC} = 10V$		300	600	ns
		$V_{CC} = 15V$		300	600	ns
t_H	Input Data Hold Time	$C_L = 50$ pF				
		$V_{CC} = 5V$		−150	0	ns
		$V_{CC} = 10V$		−100	0	ns
		$V_{CC} = 15V$		−100	0	ns
C_{IN}	Input Capacitance	Any Input, (Note 3)		5	7.5	pF
C_{OUT}	TRI-STATE Output Capacitance	Any Output, (Note 3)		10		pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: These specifications apply to transient operation. It is not meant to imply that the device should be operated at these limits in sustained operation.

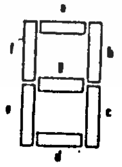
Note 3: Capacitance is guaranteed by periodic testing.

truth table

CHARACTER AT SEGMENT INPUTS	BCD OUTPUTS D 2^3	C 2^2	B 2^1	A 2^0	NON-BCD OUTPUTS ERROR	MINUS
0	0	0	0	0	0	0
1	0	0	0	1	0	0
1	0	0	0	1	0	0
2	0	0	1	0	0	0
3	0	0	1	1	0	0
4	0	1	0	0	0	0
5	0	1	0	1	0	0
6	0	1	1	0	0	0
b	0	1	1	0	0	0
7	0	1	1	1	0	0
8	1	0	0	0	0	0
9	1	0	0	1	0	0
9	1	0	0	1	0	0
	1	1	1	1	0	0
–	X	X	X	X	1	1
All other input combinations	X	X	X	X	1	0
	X	X	X	X	1	0

X = represents TRI-STATE condition

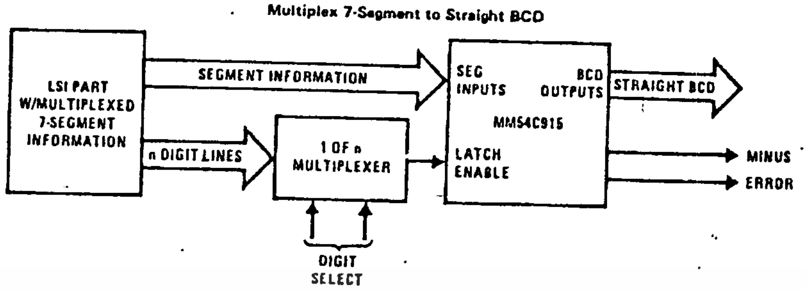
SEGMENT IDENTIFICATION



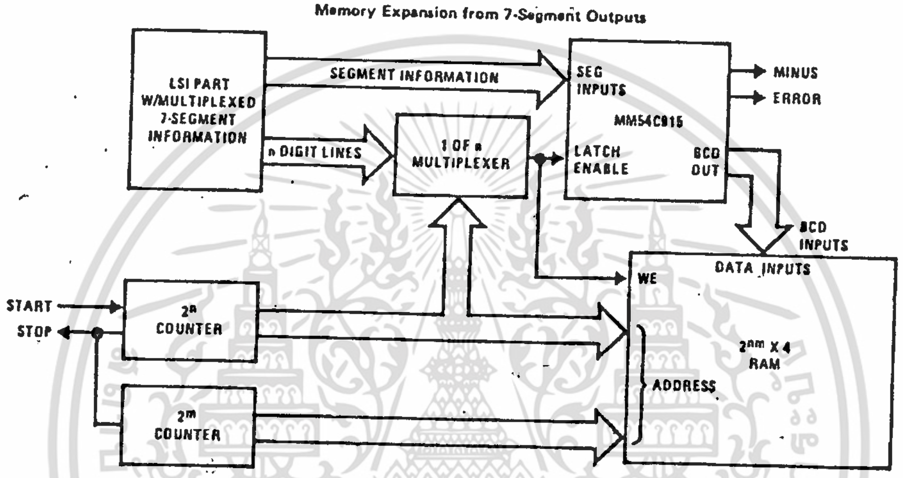
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical applications

Multiplex 7-Segment to Straight BCD



Memory Expansion from 7-Segment Outputs



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4543B
Preliminary

BCD-TO-SEVEN SEGMENT LATCH/DECODER/DRIVER

FEATURES

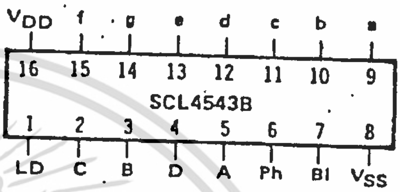
- Phase Input Signal Reproduced on Outputs for Liquid Crystal Display
- Latched Storage of Input Code
- Blanking Input for Display Intensity Modulation
- Readout Blanking for Illegal Input Combinations
- Pin Compatible with CD4056A (with Pin 7 Tied to V_{SS})
- Balanced Output Drive Current Specifications

DESCRIPTION

The SCL4543B BCD-to-7 Segment Latch/Decoder/Driver is designed for use with liquid crystal readouts and is constructed with complementary MOS (CMOS) enhancement-mode devices. The circuit provides the functions of a 4-bit storage latch and a 8421 BCD-to-seven segment decoder and driver. The device has the capability to invert the logic levels of the output combinations. The Phase (Ph), Blanking (BI), and Latch Disable (LD) inputs are used to reverse the truth-table phase, blank the display, and store a BCD code, respectively. For liquid crystal readouts, a square wave is applied to the Ph input of the circuit and the electrically common backplane of the display. The outputs of the circuit are connected directly to the segments of the readout. For other types of readouts, such as light-emitting diode (LED), incandescent, gas discharge, and fluorescent readouts, connection diagrams are given on this data sheet.

Applications include instrument (e.g., counter, DVM, etc.) display driver, computer/calculator display driver, cockpit display driver, and various clock, watch, and timer uses.

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

C	16-pin Cerdip
D	16-pin Ceramic
E	16-pin Epoxy
F	16-pin Flat
H	Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

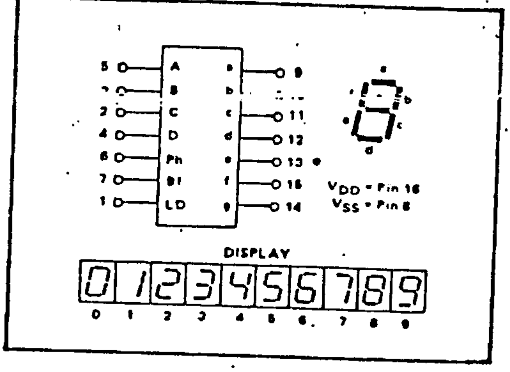
DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

TRUTH TABLE

INPUTS							OUTPUTS							
LD	BI	Ph*	D	C	B	A	a	b	c	d	e	f	g	Display
X	1	0	X	X	X	X	0	0	0	0	0	0	0	Blank
1	0	0	0	0	0	0	1	1	1	1	1	1	0	0
1	0	0	0	0	0	1	0	1	1	0	0	0	0	1
1	0	0	0	0	1	0	1	1	0	1	1	0	1	2
1	0	0	0	0	1	1	1	1	1	1	0	0	1	3
1	0	0	0	1	0	0	0	1	1	0	0	1	1	4
1	0	0	0	1	0	1	1	0	1	1	0	1	1	5
1	0	0	0	1	1	0	1	0	1	1	1	1	1	6
1	0	0	0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	0	0	1	1	1	1	1	0	1	1	9
1	0	0	1	0	1	0	0	0	0	0	0	0	0	Blank
1	0	0	1	0	1	1	0	0	0	0	0	0	0	Blank
1	0	0	1	1	0	0	0	0	0	0	0	0	0	Blank
1	0	0	1	1	0	1	0	0	0	0	0	0	0	Blank
1	0	0	1	1	1	0	0	0	0	0	0	0	0	Blank
1	0	0	1	1	1	1	0	0	0	0	0	0	0	Blank
0	0	0	X	X	X	X	**							**
†	†	1	†				Inverse of Output Combinations Above							Display as above

X = Don't care
† = Above Combinations
* = For liquid crystal readouts, apply a square wave to Ph
For common cathode LED readouts, select Ph = 0
For common anode LED readouts, select Ph = 1
** = Depends upon the BCD code previously applied when LD = 1

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

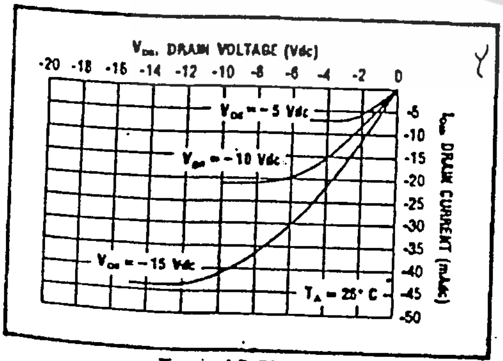
STATIC CHARACTERISTICS[1,3]

PARAMETER		V_{DD} (Vdc)	CONDITIONS	T_{LOW}[2]		+25°C			T_{HIGH}[2]		Units
				Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I_{DD}	5 10 15	$V_{IN} = V_{SS}$ or V_{DD} All valid input combinations	– – –	5 10 15	– – –	0.05 0.1 0.2	5 10 15	– – –	150 300 600	μAdc

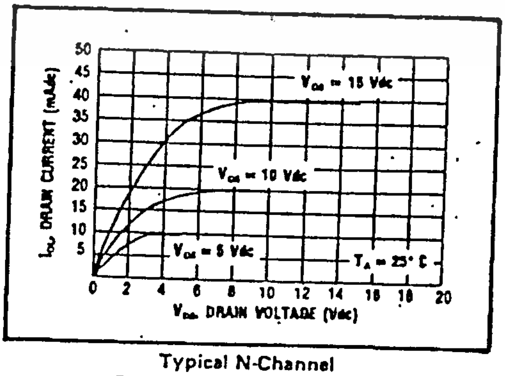
NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
[2] T_{LOW} = –55°C for C, D, F, H device.
= –40°C for E device.
T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.
[3] This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER		V_{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t_{PLH}, t_{PHL}	5 10 15	– – –	550 210 160	1100 420 320	ns
OUTPUT TRANSITION TIME	t_{TLH}, t_{THL}	5 10 15	– – –	100 50 40	200 100 80	ns
MINIMUM DATA INPUT SETUP TIME	t_{setup}	5 10 15	– – –	-40 -15 -10	0 0 0	ns
MINIMUM DATA INPUT HOLD TIME	t_{hold}	5 10 15	– – –	40 15 10	80 30 20	ns
MINIMUM LD PULSE WIDTH	PW_{LD}	5 10 15	– – –	125 50 40	250 100 80	ns



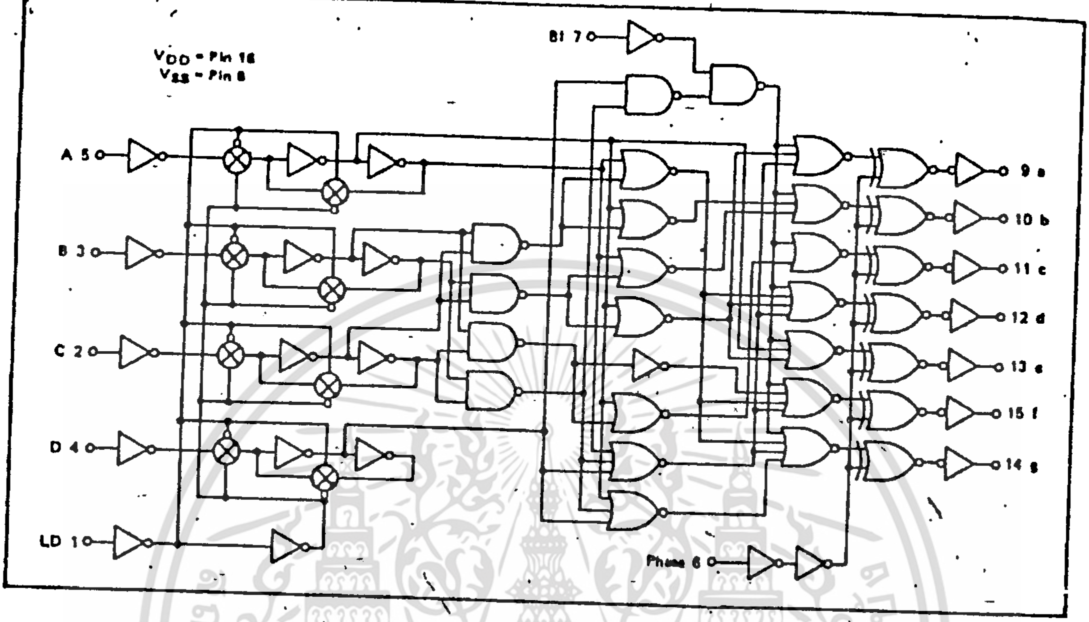
Typical P-Channel
Source Current Characteristics



Typical N-Channel
Sink Current Characteristics

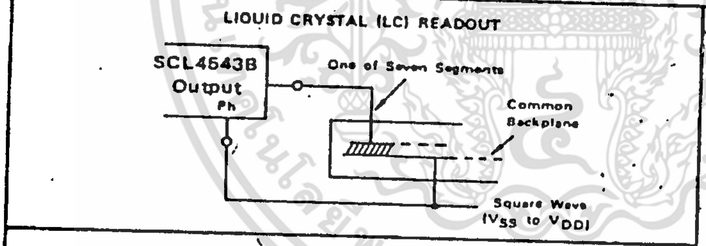
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

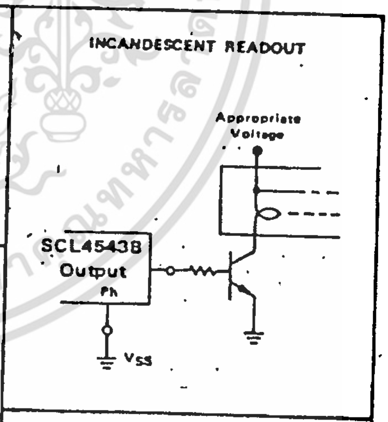
LOGIC DIAGRAM

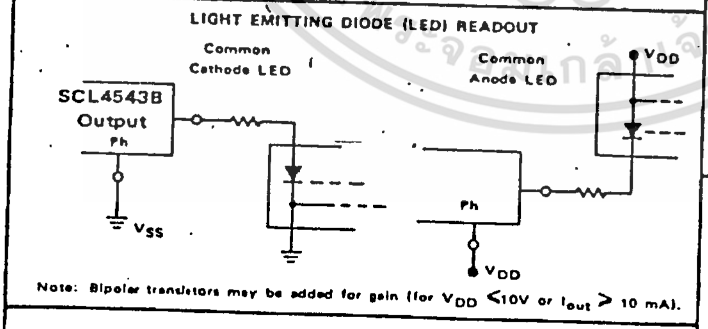


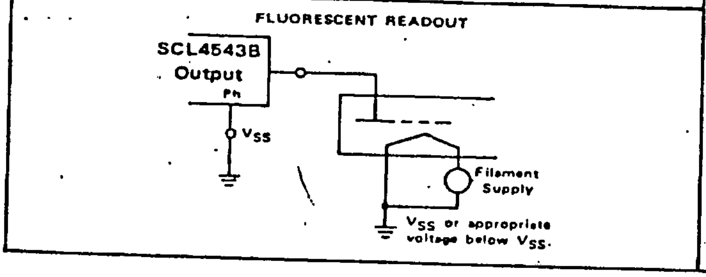
APPLICATIONS INFORMATION

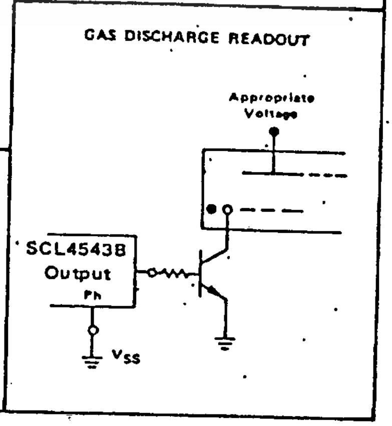
CONNECTIONS TO VARIOUS DISPLAY READOUTS











เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4060AB

CMOS 14-STAGE BINARY COUNTER AND OSCILLATOR

FEATURES

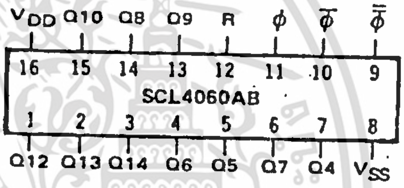
- 14 Fully Static Stages
- 10 Buffered Outputs Available
- Common Reset Line
- 8MHz Counting Rate @ 10Vdc
- All Active Oscillator Components on Chip for R-C or Crystal Control

DESCRIPTION

The SCL4060AB consists of an oscillator section and 14 ripple-carry binary counter stages. The oscillator configuration allows design of either R-C or crystal oscillator circuits. A Reset input is provided which resets the counter to the all-0's state. A high level on the Reset line accomplishes the reset function. The state of the counter is advanced one step in binary order on the negative transition of the Clock input ϕ. All inputs and outputs are fully buffered. Outputs are available from stages 4 through 10 and 12 through 14.

Applications include timers, frequency dividers, delay circuits and counter controls.

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

TRUTH TABLE

CLOCK	RESET	OUTPUT STATE
↑	0	No Change
↓	0	Advance to next state
x	1	All Outputs are low

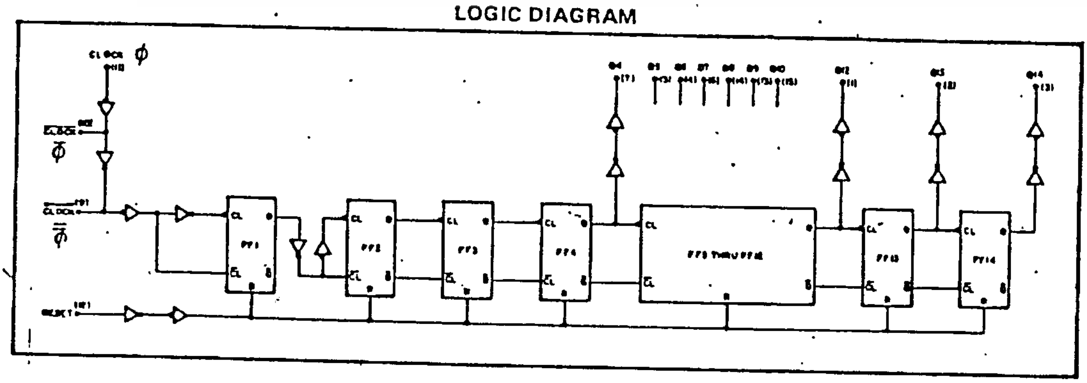
X = Don't Care

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS[1]

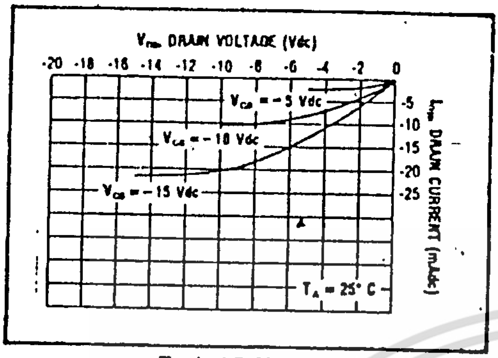
PARAMETER		VDD (Vdc)	CONDITIONS	T_{LOW}[3] Min.	T_{LOW}[3] Max.	+25°C Min.	+25°C Typ.	+25°C Max.	T_{HIGH}[3] Min.	T_{HIGH}[3] Max.	Units
QUIESCENT DEVICE CURRENT	I_{DD}	5	$V_{IN}=V_{SS}$ or V_{DD} All valid input combinations	–	5	–	0.05	5	–	150	µAdc
		10		–	10	–	0.1	10	–	300	
		15		–	15	–	0.2	20	–	600	
OUTPUT HIGH (SOURCE) CURRENT C, D, F, H device	I_{OH}	5	$V_{OH}=4.6V$	-0.15	–	-0.12	-0.5	–	-0.08	–	mAdc
		10	$V_{OH}=9.5V$	-0.37	–	-0.3	-1.15	–	-0.21	–	
		15	$V_{OH}=13.5V$ $V_{IN}=V_{SS}$ or V_{DD}	-1.25	–	-1.0	-4.5	–	-0.69	–	
E device		5	$V_{OH}=4.6V$	-0.14	–	-0.12	-0.5	–	-0.10	–	mAdc
		10	$V_{OH}=9.5V$	-0.35	–	-0.3	-1.15	–	-0.25	–	
		15	$V_{OH}=13.5V$ $V_{IN}=V_{SS}$ or V_{DD}	-1.2	–	-1.0	-4.5	–	-0.85	–	
OUTPUT LOW (SINK) CURRENT C, D, F, H device	I_{OL}	5	$V_{OL}=0.4V$	0.15	–	0.12	0.5	–	0.08	–	mAdc
		10	$V_{OL}=0.5V$	0.37	–	0.3	1.0	–	0.21	–	
		15	$V_{OL}=1.5V$ $V_{IN}=V_{SS}$ or V_{DD}	1.25	–	1.0	5.8	–	0.69	–	
E device		5	$V_{OL}=0.4V$	0.14	–	0.12	0.5	–	0.10	–	mAdc
		10	$V_{OL}=0.5V$	0.35	–	0.3	1.0	–	0.25	–	
		15	$V_{OL}=1.5V$ $V_{IN}=V_{SS}$ or V_{DD}	1.2	–	1.0	5.8	–	0.85	–	

NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
[3] T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.
T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.

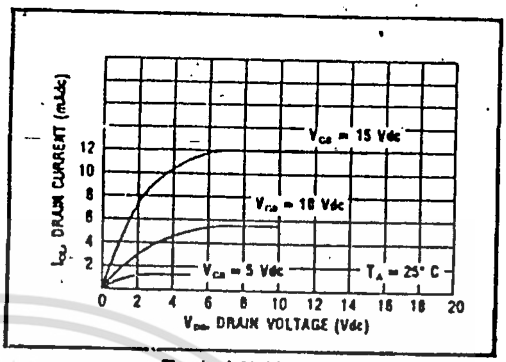
DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER		VDD (Vdc)	Min.	Typ.	Max.	Units
CLOCKED OPERATION						
PROPAGATION DELAY TIME Clock to Q4	t_{PLH}, t_{PHL}	5	–	650	1300	ns
		10	–	325	650	
		15	–	260	520	
Q_i to Q_{i+1}	t_{PLH}, t_{PHL}	5	–	150	300	ns
		10	–	75	150	
		15	–	60	120	
OUTPUT TRANSITION TIME	t_{TLH}, t_{THL}	5	–	180	360	ns
		10	–	90	180	
		15	–	65	130	
MINIMUM CLOCK PULSE WIDTH	PW_{CL}	5	–	100	200	ns
		10	–	50	100	
		15	–	40	80	
MAXIMUM CLOCK FREQUENCY	f_{CL}	5	2.0	4.0	–	MHz
		10	4.0	8.0	–	
		15	5	10	–	
MAXIMUM CLOCK RISE AND FALL TIME	t_{rCL}, t_{fCL}	5	15	–	–	µs
		10	15	–	–	
		15	5	–	–	
RESET OPERATION						
PROPAGATION DELAY TIME	t_{PHL}	5	–	300	600	ns
		10	–	150	300	
		15	–	120	240	
MINIMUM RESET PULSE WIDTH	PW_R	5	–	150	300	ns
		10	–	75	150	
		15	–	60	120	
RESET REMOVAL TIME	t_{rem}	5	–	250	500	ns
		10	–	125	250	
		15	–	100	200	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

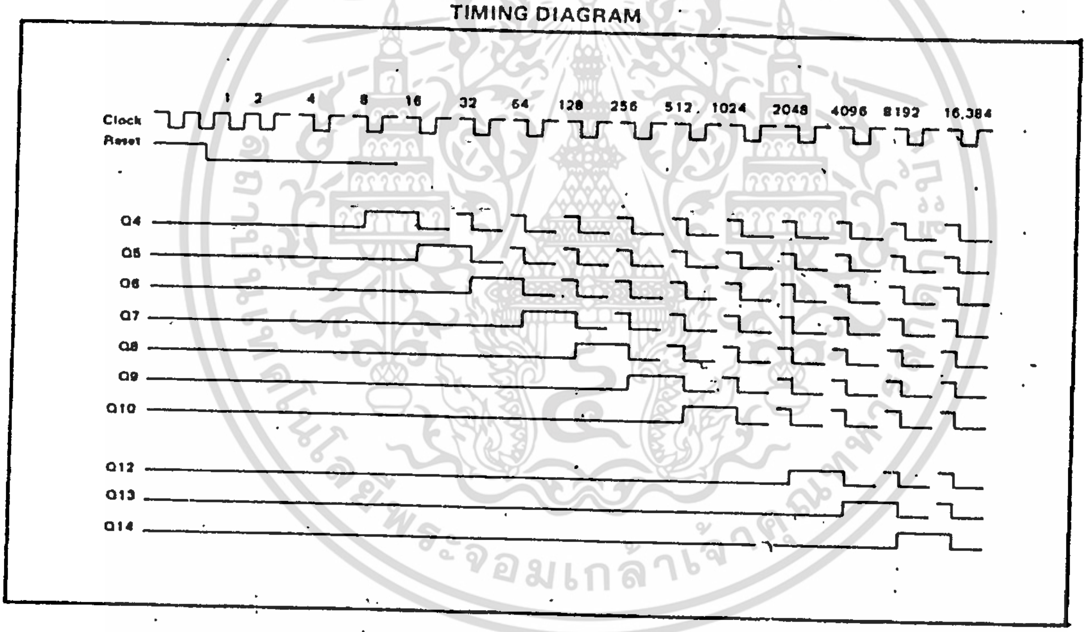


Typical P-Channel
Source Current Characteristics

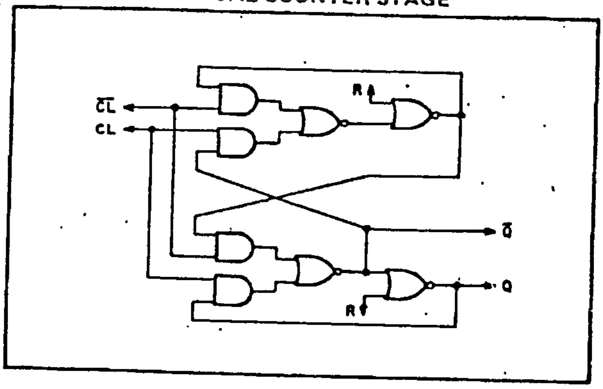


Typical N-Channel
Sink Current Characteristics

TIMING DIAGRAM

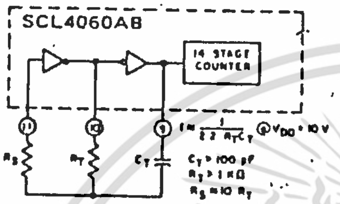


TYPICAL COUNTER STAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

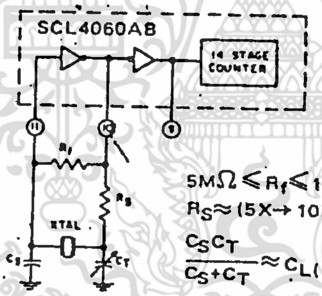
APPLICATIONS INFORMATION



TYPICAL COMPONENT VALUES AND CIRCUIT PERFORMANCE

OSCILLATOR FREQUENCY	R_S kΩ	R_T kΩ	C_T	I_{DD} mA @ V_{DD} = 10 V
10 Hz	460	46	1 µF	0.3
100 Hz	460	46	0.1 µF	0.3
1000 Hz	460	46	0.01 µF	0.4
10 kHz	460	46	0.001 µF	0.8
100 kHz	460	46	100 pF	0.7
1 MHz	46	4.6	100 pF	1

Typical RC oscillator circuit

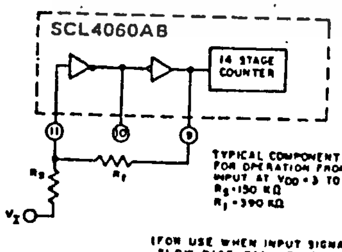


$5M\Omega \leq R_f \leq 100M\Omega$

$R_S \approx (5X \rightarrow 10X)\ R_{S(XTAL)}$

$\frac{C_S C_T}{C_S + C_T} \approx C_{L(XTAL)}$

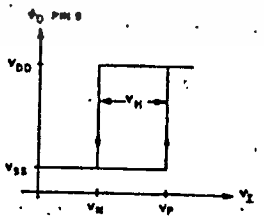
Typical crystal oscillator circuit



TYPICAL COMPONENT VALUES FOR OPERATION FROM 60 Hz INPUT AT V_{DD} = 3 TO 15 VOLTS:
R_S = 150 kΩ
R_f = 390 kΩ

(FOR USE WHEN INPUT SIGNALS WITH SLOW RISE-FALL TIME ARE USED AS CLOCK)

Input pulse-shaping circuit (Schmitt trigger)



$$V_P = \frac{R_S + R_f}{R_f} \cdot \frac{V_{DD}}{2}, \quad V_N = \frac{R_f - R_S}{R_f} \cdot \frac{V_{DD}}{2} \quad R_f > R_S$$

Input circuit characteristics for pulse-shaping circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5406/7406 Hex Inverter Buffer/Driver with Open-Collector High-Voltage Output

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standatd TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T. I.																SN5406	J ①			WJ					
																SN7406	J ①	N①							
FAIRCHILD																FM5406/FM9N06	D①			F ①					
																FC7406/FC9N06	D①	P ①							
MOTOROLA																									
																SN7406		P①							
N. S. C.																DM5406	J ①	N①		W①					
																DM7406	J ①	N①							
PHILIPS																									
																N7406		①							
SIGNETICS																S5406	F ①	A ①		W①					
																N7406	F ①	A ①							
SIEMENS																									
																FLH481		①							
FUJITSU																									
HITACHI																									
																HD7406	①	P①							
MITSUBISHI																									
																M53206		P①							
NEC																									
TOSHIBA																									
																TD7406		P①							

Electrical Characteristics SN7406/SN5406

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54'	−55°C to 125°C
Input voltage	5.5V		SN74'	0°C to 70°C
Off-state (high-level) voltage applied to open-collector outputs	30V	Storage temperature range		−65°C to 150°C

recommended operating conditions

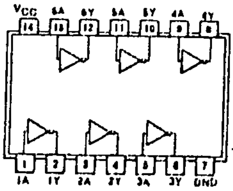
	SN5406 MIN	NOM	MAX	SN7406 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage V_{OH}			30			30	V
Low-level output current, I_{OL}			30			40	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−12mA				−1.5	V
I_{OH}	High-level output current	V_{CC}=MIN, V_{IL}=V_{IL} max, V_{OH}=MAX				250	μA
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=16mA				0.4	V
		V_{CC}=MIN, V_{IH}=2V, I_{OL}=MAX				0.7	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=5.5V				1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.4V				40	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				−1.6	mA
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		30	48	mA
I_{CCL}	Supply current		Total, outputs low		32	51	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)	—	5.17		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C,			10	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output	C_L=15pF, R_L=110Ω			15	23	ns

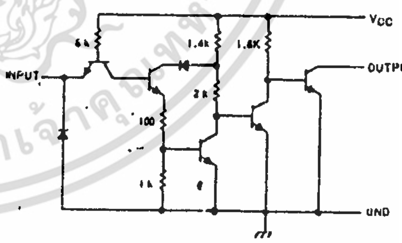
Pin Assignment (Top View)

①



positive logic:
Y = A

Schamatic (each gate)



'06 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate-value specified under recommended operating conditions
‡ All typical values are at V_{CC}=5V, T_A=25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5493/7493 4-Bit Binary Counter

	Schottky TTL Device Type	C	P	M	CF	High-Speed TTL Device Type	C	P	M	CF	Low-Power Schottky TTL Device Type	C	P	M	CF	Standard TTL Device Type	C	P	M	CF	Low-Power TTL Device Type	C	P	M	CF
T.I.											SN54LS93	J 1			W 1	SN5493A	J 1			W 1	SN54L93	J 2	N 2	T 2	
											SN74LS93	J 1	N 1			SN7493A	J 1	N 1			SN74L93	J 2	N 2	T 2	
FAIRCHILD											[illegible]	D 1			F 1	F M5493 F M9393	D 1			F 1					
											[illegible]	D 1	P 1			F C7493/F C9393	D 1	P 1							
MOTOROLA																MC5493	L 1								
											SN74LS93		P 1			MC7493	L 1	P 1							
N.S.C											DM54LS93		(1)			DM5493	J 1	N 1		W 1	DM54L93	J 2	N 2		F 2
											DM74LS93		1			DM7493	J 1	N 1			DM74L93	J 2	N 2		F 2
PHILIPS																									
											N74LS93		(1)			F JJ221 7493		(1)							
SIGNETICS																55493	F 1	A 1		W 1					
											N74LS93		A 1			N7493	F 1	A 1							
SIEMENS																									
																FLJ181		(1)							
FUJITSU																									
HITACHI																									
											HD74LS93		P 1			HD7493A/HD2520	(1)	P(1)							
MITSUBISHI																									
											M74LS93		P 1			M53293		P(1)							
NEC																									
																μPB223	D(1)	C(1)							
TOSHIBA																									
																TD3493A		P(1)							

Electrical Characteristics SN54LS93A/SN74LS93A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage (see Note 1)	5.5V	Storage temperature range		−65°C to 150°C

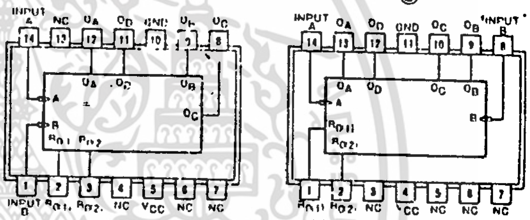
recommended oprating conditions

		SN54LS93A MIN	NOM	MAX	SN74LS93A MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				400			400	μA
Low-level output current, I_{OL}				4			8	mA
Count frequency, f_{count}	A input	0		32	0		32	MHz
	B input	0		16	0		16	
Pulse width, t_w	A input	15			15			ns
	B input	30			30			
	Reset inputs	15			15			
Reset inactive-state setup, t_{setup}		25			25			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER ●			TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_I	Input clamp voltage		V_{CC}=MIN, I_I= −18mA				−1.5	V
V_{OH}	High-level output voltage		V_{CC}=MIN, V_{IH}= 2V, V_{IL}=0.8V, I_{OH}= −400μA		2.7	3.4		V
V_{OL}	Low-level output voltage		V_{CC}=MIN, V_{IH}= 2V, V_{IL}=0.8V, I_{OL}= 8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	Any reset	V_{CC}=MAX, V_I=7V				0.1	mA
		A input	V_{CC} MAX, V_I 5.5V				0.2	
		B input					0.2	
I_{IH}	High-level input current	Any reset	V_{CC}=MAX, V_I=2.7V				20	μA
		A input					80	
		B input					80	
I_{IL}	Low-level input current	Any reset	V_{CC}=MAX, V_I=0.4V				0.4	mA
		A input					2.4	
		B input					1.6	
I_{OS}	Short-circuit output current ●		V_{CC}=MAX	SN54LS	−20		100	mA
				SN74LS	−20		−100	
I_{CC}	Supply current		V_{CC}=MAX, See Note 2			9	15	mA
f_{max}	from A to output O_A		V_{CC}= 5V, T_A=25°C, C_L=15pF, R_L= 2kΩ		32	42		MHz
	from B to output O_B				16			
t_{PLH}	from A to output O_A					10	16	ns
t_{PHL}						12	18	
t_{PLH}	from A to output O_D					46	70	ns
t_{PHL}						46	70	
t_{PLH}	from B to output O_B					10	16	ns
t_{PHL}						14	21	
t_{PLH}	from B to output O_C					21	32	ns
t_{PHL}						23	35	
t_{PLH}	from B to output O_D					34	51	ns
t_{PHL}						34	51	
t_{PHL}	from Set-to-0 to Any output					26	40	ns

Pin Assignments (Top View)



positive logic: see function tables
NC No internal connection

Function Table

COUNT SEQUENCE
'93A,'LS93,'L93 (See Note 3,4)

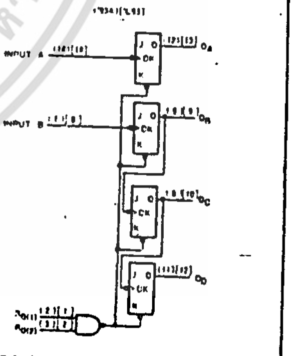
COUNT	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

RESET/COUNT
'93A,'LS93,'L93 (See Note 4)

$R_{0(1)}$	$R_{0(2)}$	Q_D	Q_C	Q_B	Q_A
H	H	L	L	L	L
L	X	COUNT			
X	L	COUNT			

Functional Block Diagram

(see Note 5)



'93A,'LS93,'L93
4-BIT BINARY COUNTER

NOTES:

1. This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R_0 inputs.
2. I_{CC} is measured with all outputs open, both R_0 inputs grounded following momentary connection to 4.5V, and all other inputs grounded.
3. Output Q_A is connected to input B.
4. H=high level, L=low level, X=irrelevant.
5. The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC}= 5V, T_A=25°C.
● Not more than one output should be shorted at a time.
§ Q_A outputs are tested at I_{OL}=16mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
● f_{max}=maximum count frequency t_{PLH}=propagation delay time, low-to-high-level output t_{PHL}=propagation delay time, high-to-low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54121/74121 Monostable Multivibrator with Schmitt-Trigger Input

	Schottky TTL Device Type	C	P	M	CF	High-Speed TTL Device Type	C	P	M	CF	Low-Power Schottky TTL Device Type	C	P	M	CF
T.I.															
FAIRCHILD															
MOTOROLA															
N.S.C.															
PHILIPS															
SIGNETICS															
SIEMENS															
FUJITSU															
HITACHI															
MITSUBISHI															
NEC															
TOSHIBA															

	Standard TTL Device Type	C	P	M	CF	Low-Power TTL Device Type	C	P	M	CF
T.I.	SN54121	J(1)			W(1)	SN54L121	J(1)	N(1)	T(1)	
	SN74121	J(1)	N(1)			SN74L121	J(1)	N(1)	T(1)	
FAIRCHILD	FM54121/FM9603	D(1)			F(1)					
	FC74121/FC9603	D(1)	P(1)							
MOTOROLA	MC54121	L(1)			F(1)					
	MC74121	L(1)	P(1)		F(1)					
N.S.C.	DM54121	J(1)	N(1)		W(1)					
	DM74121	J(1)	N(1)							
PHILIPS										
	FJK101/74121		(1)							
SIGNETICS	S54121	F(1)	A(1)		W(1)					
	N74121	F(1)	A(1)		W(1)					
SIEMENS										
	FLK101		(1)							
FUJITSU										
HITACHI										
	HD74121/HD2543	(1)	P(1)							
MITSUBISHI										
	M53321		P(1)							
NEC										
TOSHIBA										
	TD34121A		P(1)							

Electrical Characteristics SN54S121/SN74S121

absolute maximum ratings over operating free-air temperature range

Supply voltage, VCC	7V	Operating free-air temperature range	SN54S	-55°C to 125°C
Input voltage	5.5V		SN74S	0°C to 70°C
		Storage temperature range		-65°C to 150°C

recomended operating conditions

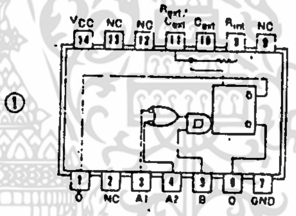
		SN54S121 MIN	NOM	MAX	SN74S121 MIN	NOM	MAX	UNIT
Supply voltage VCC		4.5	5	5.5	4.75	5	5.25	V
High-level output current, IOH							400	μA
Low-level output current, IOL							16	mA
Rate of rise (all of input pulse, dv/dt	Schmitt input B	1			1			V/s
	Logic input A1, A2	1			1			V/μs
Input pulse width tw(in)		50			50			ns
External timing resistance Rext		1.4		30	1.4		40	kΩ
External timing capacitance, Cext		0		1000	0		1000	μF
Duty cycle	RT = 2kΩ			67			67	%
	RT = MAX Rext			90			90	
Operating free-air temperature, TA		-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

	PARAMETER	TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{T+}	Positive-going threshold voltage	V_{CC} = MIN	A input		1.4	2	V
V_{T-}	Negative-going threshold voltage	V_{CC} = MIN	A input	0.8	1.4		V
V_{T+}	Positive-going threshold voltage	V_{CC} = MIN	B input		1.55	2	V
V_{T-}	Negative-going threshold voltage	V_{CC} = MIN	B input	0.8	1.35		V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −12mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX		2.4	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = MAX			0.2	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 5.5 V				1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.4V	A1 or A2			40	μA
	High-level input current		B			80	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V	A1 or A2			−1.6	mA
			B			−3.2	mA
I_{OS}	Short-circuit output current ◆	V_{CC} = MAX	54 Family	−20		−55	mA
			74 Family	−18		−55	
I_{CC}	Supply current	V_{CC} = MAX	Quiescent		13	25	mA
			Triggered		23	40	
t_{PLH}	Propagation delay time, low-to-high-level Q output from either A input	V_{CC} = 5 V, T_A = 25°C, C_L = 15pF, R_L = 400Ω	C_T = 80 pF, Rint to V_{CC}		45	70	ns
t_{PLH}	Propagation delay time, low-to-high-level Q output from B input				35	55	ns
t_{PHL}	Propagation delay time, high-to-low-level Q̄ output from either A input				50	80	ns
t_{PHL}	Propagation delay time, high-to-low-level Q̄ output from B input				40	65	ns
$t_w(out)$	Pulse width obtained using internal timing resistor	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 400Ω	C_T = 80pF, Rint to V_{CC}	70	110	150	ns
$t_w(out)$	Pulse width obtained with zero timing capacitance		C_T = 0, Rint to V_{CC}		30	50	ns
$t_w(out)$	Pulse width obtained using external timing resistor		C_T = 100pF, R_T = 10kΩ	600	700	800	ns
			C_T = 1μF, R_T = 10kΩ	6	7	8	ms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C
◆ Not more than one output should be shorted at a time.

Pin Assignment (Top view)



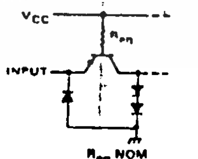
NC-No internal connection
'121···R_{int} = 2 kΩ NOM
'L121···R_{int} = 4 kΩ NOM

Function Table

'121, 'L121 (See Note)

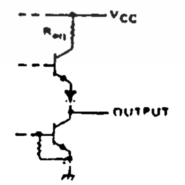
INPUTS			OUTPUTS	
A1	A2	B	Q	Q̄
L	X	H	L	H
X	L	H	L	H
X	X	L	L	H
H	H	X	L	H
H	↓	H	⎍	⊔
↓	H	H	⎍	⊔
↓	↓	H	⎍	⊔
L	X	↑	⎍	⊔
X	L	↑	⎍	⊔

schematics of inputs and outputs



INPUT	R_{eq} NOM '121	'L121
A1	4 kΩ	8 kΩ
A2	4 kΩ	8 kΩ
B	2 kΩ	4 kΩ

EQUIVALENT OF EACH INPUT



'121 R_{eq} = 130 Ω NOM
'L121 R_{eq} = 260 Ω NOM

TYPICAL OF BOTH OUTPUTS

NOTES : A. H=high level (steady state), L=low level (steady state), ↑=transition from low to high level, ↓=transition from high to low level, ⎍=one high-level pulse, ⊔=one low-level pulse, X=irrelevant (any input, including transitions).
B. To use the internal timing resistor connect R_{int} to V_{CC}.
C. An external timing capacitor may be connected between C_{ext} (poitive) and R_{ext}/C_{ext}.
D. For accurate repeatable pulse widths, connect an external resistor between R_{ext}/C_{ext} and V_{CC} with R_{int} open-circuited.
E. To obtain variable pulse widths, connect external values resistance between R_{int} or R_{ext}/C_{ext} and V_{CC}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54139/74139 Dual 2-Line-to-4-Line Decoder/Demultiplexer

	Schottky TTL Device Type	C	P	M	CF	High-Speed TTL Device Type	C	P	M	CF	Low-Power Schottky TTL Device Type	C	P	M	CF	Standard TTL Device Type	C	P	M	CF	Low-Power TTL Device Type	C	P	M	CF
T.I.	SN54S139	J(1)			W(1)						SN54LS139	J(1)			W(1)										
	SN74S139	J(1)	N(1)								SN74LS139	J(1)	N(1)												
FAIRCHILD	/[illegible]	D(1)									[illegible]	D(1)			F(1)										
	[illegible]	D(1)									[illegible]	D(1)	P(1)		F(1)										
MOTOROLA																									
											SN74LS139		P(1)												
N.S.C.											DM54LS139		(1)												
	DM74S139										DM74LS139		(1)												
PHILIPS																									
	N74S139		(1)								N74LS139		(1)												
SIGNETICS	S54S139	F(1)	B(1)		W(1)																				
	N74S139	F J	B F		W J						N74LS139		A(1)												
SIEMENS																									
FUJITSU											74LS139		M(1)												
HITACHI											HD74LS139		P(1)												
MITSUBISHI											M74LS139		P(1)												
NEC											74LS139		C(1)												
AMD																									

Electrical Characteristics SN54LS139/SN74LS139

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended opering conditions

	SN54LS139 MIN	SN54LS139 NOM	SN54LS139 MAX	SN74LS139 MIN	SN74LS139 NOM	SN74LS139 MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			400			400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

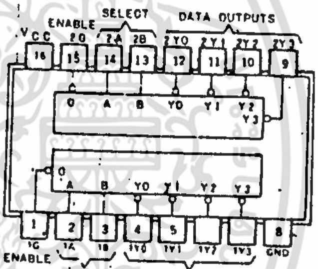
electrical characteristics over recommended operating free-air temperature range

	PARAMETER *	TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8V, I_{OH} = −1mA	SN54LS	2.5	3.4		V
			SN74LS	2.7	3.4		
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8V, I_{OL} = 8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.5V				0.4	mA
I_{OS}	Short circuit output current *	V_{CC} = MAX		−20		−100	mA
I_{CC}	Supply current	V_{CC} = MAX, Outputs enabled and open			6.8	11	mA

		Test conditions	levels of delay	TYP	MAX	UNIT
t_{PLH}	from Binary select to Any output	V_{CC} = 5 V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ	2	13	20	ns
t_{PHL}				22	33	
t_{PLH}			3	18	29	ns
t_{PHL}				25	38	
t_{PLH}	from Enable to Any output		2	16	24	ns
t_{PHL}				21	32	

Pin Assignment (Top View)

(1)



positive logic: see function table

Function Table

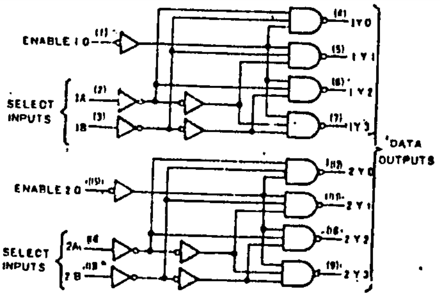
'S139 'LS139

(EACH DECODER/DEMULTIPLEXER)

INPUTS ENABLE G	SELECT B	SELECT A	OUTPUTS Y0	Y1	Y2	Y3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

H = high level, L = low level, X = irrelevant

Functional Block Diagram



'S139 'LS139 DECODER/DEMUTIPLEXER'

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.
* Not more than output should be shorted at a time.
* t_{PLH} = propagation delay time, low-to-high-level output; t_{PHL} = propagation delay time, high-to-low-level output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54153/74153 Dual 4-Line-to-1-Line Data Selector/Multiplexer

	Schottky TTL Device Type	C	P	M	CF	High-Speed TTL Device Type	C	P	M	CF	Low-Power Schottky TTL Device Type	C	P	M	CF	Standard TTL Device Type	C	P	M	CF	Low-Power TTL Device Type	C	P	M	CF
T I	SN54S153	J(1)			W1						SN54LS153	J(1)			W1	SN54153	J(1)			W1	SN54L153	J(1)			
	SN74S153	J(1)	N(1)								SN74LS153	J(1)	N(1)			SN74153	J(1)	N(1)			SN74L153	J(1)	N(1)		
FAIRCHILD		M(1)									FM54LS153/FM93LS153	M(1)			F(1)	FM54153/FM93153	D(1)								
	FC74S153	D(1)	P(1)								FC74LS153/FC93LS153	D(1)	P(1)		F(1)	FC74153/FC93153	D(1)	P(1)							
MOTOROLA											MC74LS153		P(1)												
N.S.C.	DM54S153		N(1)								DM54LS153		(1)			DM54153	J(1)			W(1)					
	DM74S153		(1)								DM74LS153		(1)			DM74153	J(1)	N(1)		W(1)					
PHILIPS	N74S153		(1)								N74LS153		(1)			N74153		(1)							
SIGNETICS	S54S153	F(1)			W(1)											S54153	F(1)	B(1)		W(1)					
	N74S153	F(1)			W(1)						N74LS153		A(1)			N74153	F(1)	B(1)							
SIEMENS																FLY131		(1)							
FUJITSU											74LS153		M(1)												
HITACHI	HD74S153		P(1)								HD74LS153		P(1)			HD74153/HD2504	(1)	P(1)							
MITSUBISHI	M54S153										M74LS153		P(1)			M53353		P(1)							
			P(1)																						
NEC																μPB2153	D(1)								
AMD	Am54S153		(1)								Am54LS153														
	Am74S153		(1)								Am74LS153														

Electrical Characteristics SN54LS153/SN74LS153

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55℃ to 125℃
Input voltage	7V		SN74LS	0℃ to 70℃
		Storage temperature range		−65℃ to 150℃

recommended operating conditions

	SN54LS153 MIN	SN54LS153 NOM	SN54LS153 MAX	SN74LS153 MIN	SN74LS153 NOM	SN74LS153 MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	℃

electrical characteristics over recommend operating free-air temperature range

PARAMETER *		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OH}=−400μA		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OL}=8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_I=2.7V				20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_I=0.4V				−0.4	mA
I_{OS}	Short-circuit output current ♦	V_{CC}=MAX	SN54LS	−20		−100	mA
			SN74LS	−20		−100	
I_{CCL}	Supply current, output low	V_{CC}=MAX, See Note	SN54LS		6.2	10	mA
			SN74LS		6.2	10	
t_{PLH}	from Data to output Y	V_{CC}=5V, T_A=25℃, C_L=30pF, R_L=2kΩ			10	15	ns
t_{PHL}					17	26	
t_{PLH}	from Select to output Y				19	29	ns
t_{PHL}					25	38	
t_{PLH}	from Strobe to output Y				16	24	ns
t_{PHL}					21	32	

Function Table

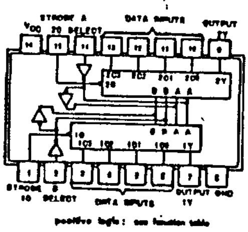
'153, 'S153, 'LS153, 'L153

SELECT INPUTS B	SELECT INPUTS A	DATA INPUTS C0	C1	C2	C3	STROBE G	OUTPUT Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

Select inputs A and B are common to both sections.
H=high level, L=low level, X=irrelevant

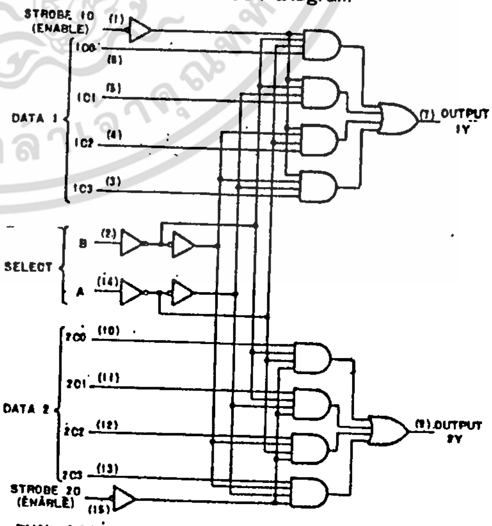
Pin Assignment (Top View)

①



positive logic: see function table

Functional Block Diagram



DUAL 4-LINE-TO-1-LINE DATA SELECTOR/MULTIPLEXER

NOTE : I_{CCL} is measured with the outputs open and all inputs grounded.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC}=5V, T_A=25℃.
♦ Not more than one output should be shorted at a time.
* t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54157/74157 Quadruple 2-Line-to-1-Line Data Selector/Multiplexer

	Schottky TTL Device Type	C	P	M	CF	High-Speed TTL Device Type	C	P	M	CF
T.I.	SN54S157	J(1)			W(1)					
	SN74S157	J(1)	N(1)							
FAIRCHILD		M(1)								
	FO74S157	M(1)	P(1)							
MOTOROLA										
N.S.C.										
	DM74S157		N(1)							
PHILIPS										
	N74S157		(1)							
SIGNETICS	S54S157									
	N74S157									
SIEMENS										
FUJITSU										
HITACHI										
	HD74S157		P(1)							
MITSUBISHI										
	M5S157		P(1)							
NEC										
AMD	AM54S157		(1)							
	AM74S157		(1)							

	Low-Power Schottky TTL Device Type	C	P	M	CF	Standard TTL Device Type	C	P	M	CF	Low-Power TTL Device Type	C	P	M	CF
T.I.	SN54LS157	J(1)			W(1)	SN54157	J(1)			W(1)	SN54L157	J(1)			
	SN74LS157	J(1)	N(1)			SN74157	J(1)	N(1)			SN74L157	J(1)	N(1)		
FAIRCHILD	[illegible]LS157/[illegible]S157	M(1)			F(1)		M(1)								
	FC74LS157/FCM[illegible]S157	M(1)	P(1)		F(1)	FC74157	M(1)	P(1)							
MOTOROLA															
	MC74LS157		P(1)			MC74157		P(1)							
N.S.C.	DM54LS157		(1)								DM54L157A				
	DM74LS157		(1)			DM74157		N(1)			DM74L157A				
PHILIPS															
	N74LS157		(1)			N74157									
SIGNETICS						S54157	F(1)	B(1)		W(1)					
	N74LS157		A(1)			N74157	F(1)	N(1)							
SIEMENS															
FUJITSU						FLY171		(1)							
	74LS157		M(1)												
HITACHI															
	HD74LS157		P(1)			HD74157	(1)	P(1)							
MITSUBISHI															
	M74LS157		P(1)			M53357		P(1)							
NEC															
	74LS157		C(1)			74157		C(1)							
AMD	AM54LS157		(1)												
	AM74LS157		(1)												

Electrical Characteristics SN54LS157/SN74LS157

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55℃ to 125℃
Input voltage	7V		SN74LS	0℃ to 70℃
		Storage temperature range		−65℃ to 150℃

recommended operating conditions

	SN54LS157 MIN	NOM	MAX	SN74LS157 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	℃

electrical characteristics over recommended operating free-air temperature range

PARAMETER*			TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_{IK}	Input clamp voltage		V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage		V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OH}=−400μA		2.7	3.4		V
V_{OL}	Low-level output voltage		V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OL}=8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	S or G input	V_{CC}=MAX, V_I=7V				0.2	mA
		A or B input					0.1	
I_{IH}	High-level input current	S or G input	V_{CC}=MAX, V_I=2.7V				40	μA
		A or B input					20	
I_{IL}	Low-level input current	S or G input	V_{CC}=MAX, V_I=0.4V				−0.8	mA
		A or B input					−0.4	
I_{OS}	Short-circuit output current*		V_{CC}=MAX	SN54LS	−20		−100	mA
				SN74LS	−20		−100	
I_{CC}	Supply current		V_{CC}=MAX See Note			9.7	16	mA
t_{PLH}	from data input		V_{CC}=5V, T_A=25℃, C_L=15pF, R_L=2kΩ			8	14	ns
t_{PHL}						9	14	
t_{PLH}	from Strobe					14	20	ns
t_{PHL}						14	21	
t_{PLH}	from Select					18	23	ns
t_{PHL}						18	27	

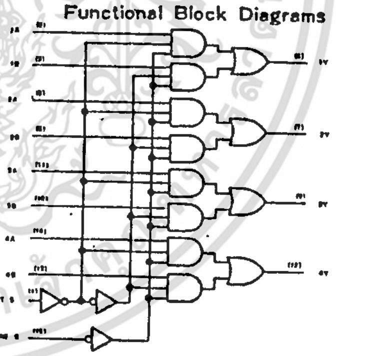
Function Table

'157, 'S157, 'L157 'LS157

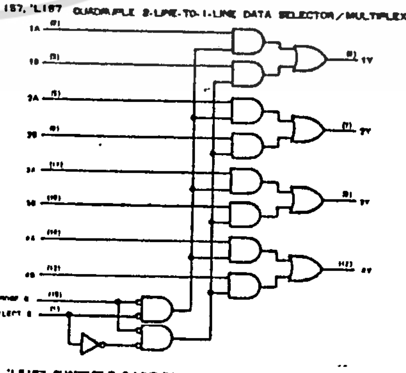
INPUTS				OUTPUT
STROBE	SELECT	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

H = high level, L = low level, X = irrelevant

Functional Block Diagrams



'157, 'L157 QUADRUPLE 2-LINE-TO-1-LINE DATA SELECTOR/MULTIPLEXER

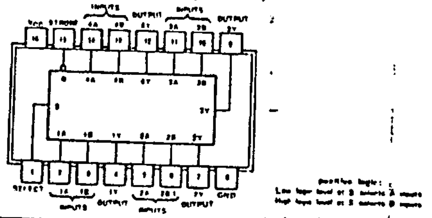


'S157, 'LS157 QUADRUPLE 2-LINE-TO-1-LINE DATA SELECTOR/MULTIPLEXER

NOTE : I_{CC} is measured with 4.5V applied to all inputs and all outputs open.

Pin Assignment (Top View)

①



*For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
‡All typical values are at V_{CC}=5V, T_A=25℃.
*Not more than one output should be shorted at a time.
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การที่โครงงานชุดนี้สำเร็จลุล่วงไปได้ด้วยดี ก็มาจากการให้คำแนะนำของ อาจารย์วิทยา ทิพย์สุวรรณพร ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง คณะผู้จัดทำขอขอบพระคุณมา ณ.โอกาสนี้ด้วย

คณะผู้จัดทำ

1 มีนาคม 2532

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้