



ปีการศึกษา 2531

ปริญญาโท

เรื่อง

ฟรี เคน รียอบบิง

โดย

นายพิตชัย นรเฉลิมพงศ์ 28.1060

นายวันชาติ ลุกขารณ 28.1208

อาจารย์ที่ปรึกษา

นายทองทศ วานิชศรี

ถนอม พงษ์พานิช

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงที่สงวนลิขสิทธิ์ไว้ด้วย

023138

-8.คค.532

ปริญญาโท ประจำปีการศึกษา 2531

ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

เรื่อง ฟรีเดวนซี ยอเป็ง

ผู้จัดทำ

1. นายชิตชัย พรเฉลิมพงศ์ 28.106๘
2. นายวันชาติ สุกชีวรรณ 28.1208



ทองทศ วาณิชศรี

( นายทองทศ วาณิชศรี )

อาจารย์ที่ปรึกษา

## ฟรีเคาน์ตี ฮอปปี้ง

ชิตชัย พรเฉลิมพงศ์

วันชาติ สุทธิวารณ

อ.ทองทศ วาณิชศรี อาจารย์ที่ปรึกษา

ปีการศึกษา 2531

### บทคัดย่อ

ปฏิญญาฉบับนี้ ฉบับนี้ได้กล่าวถึง ระบบการสื่อสารแบบ ฟรีเคาน์ตี ฮอปปี้ง ซึ่งจัดเป็นรูปแบบหนึ่งของ ระบบสเปรด สเปคตรัม คือเป็นการกระจายแถบความถี่ใช้งานให้กว้างขึ้น โดยให้การส่ง เคาราะห์ความถี่ตามโค๊ดของอุปกรณ์ผลิตโค๊ดแบบสุ่ม ทำให้สามารถลดการสูญเสีย เนื่องจากสัญญาณรบกวน และป้องกันการดักรับได้เป็นอย่างดี โดยมีจุดมุ่งหมายในการออกแบบ และสร้างอุปกรณ์ ที่ใช้ในการสื่อสารแบบฟรีเคาน์ตี ฮอปปี้ง อันประกอบด้วย อุปกรณ์ส่ง เคาราะห์ความถี่ , อุปกรณ์ผลิตโค๊ด , เครื่องส่ง , เครื่องรับ รวมทั้งระบบติดตามโค๊ด เพื่อการทำงานที่สมบูรณ์ ในระดับของการรับ-ส่ง ระยะใกล้ๆ

## FREQUENCY HOPPING

Chitchai Pornchalermpong

Wanchart Sudhiwon

Tongtod Wanichsri      Advisor

1988

### ABSTARCT

This thesis mentions to Frequency Hopping communication system , one kind of Spread Spectrum systems. Bandwidth is spread out by using Frequency Synthesizing according to code from PN Code generator for reduction in waste due to noise in the communication , Jamming and more attainable privacy . It mostly scopes to the design and practice with components used in Frequency Hopping system , that composed of Frequency Synthesizer, PN code generator , Transmitter , Reciever including Code Tracking system for complete exhibition in no quite far-distance.

## สารบัญ

บทคัดย่อ

ABSTRACT

บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎี	
2.1	วงจรสังเคราะห์ความถี่	4
2.2	วงจรผลิตโหนดแบบสุม	13
2.3	เครื่องส่ง	20
2.4	เครื่องรับ	28
2.5	โหนดแทรกกึ่ง	34
บทที่ 3	การออกแบบวงจร	
3.1	วงจรสังเคราะห์ความถี่	38
3.2	อุปกรณ์ผลิตโหนด	49
3.3	เครื่องส่ง	52
3.4	ระบบติดตามโหนด	65
บทที่ 4	การทดลอง และผลการทดลอง	
4.1	วงจรสังเคราะห์ความถี่	73
4.2	เครื่องส่ง	76
4.3	เครื่องรับ	80
4.4	วงจรโหนดแทรกกึ่ง	83
บทที่ 5	สรุปผล และวิจารณ์	86

ภาคผนวก

กิตติกรรมประกาศ

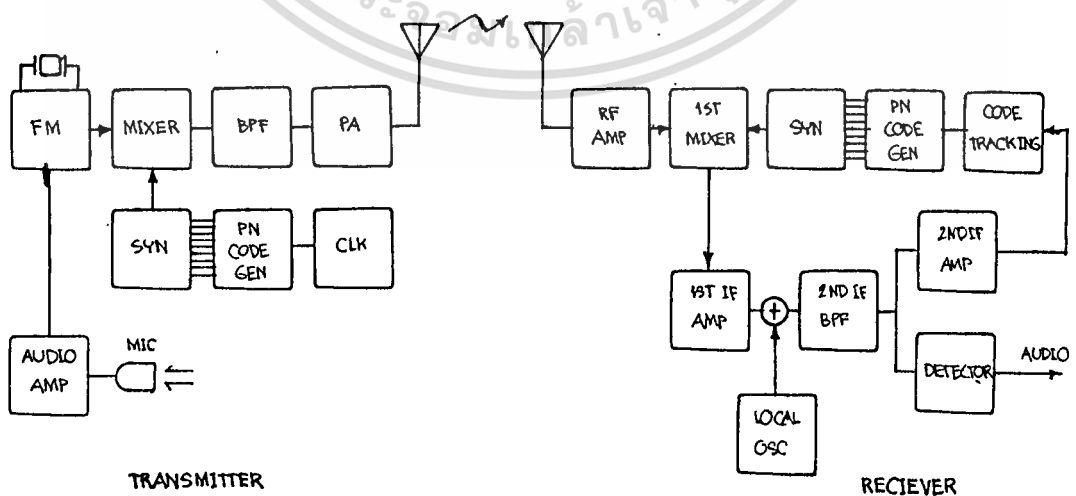
หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

การสื่อสารแบบฟรีควีนซ์ฮอปปีง (FREQUENCY HOPPING) จัดเป็นรูปแบบหนึ่งของ การสื่อสารแบบสเปกตรัมกระจาย (SPREAD SPECTRUM) ซึ่งเป็นการกระจายความถี่ของ ข้อมูลให้มีแถบความถี่ (BANDWIDTH) กว้างขึ้น โดยใช้วิธีการเปลี่ยนความถี่ของคลื่นพาห้ (CARRIER) ไปตามลำดับโค้ดที่ได้กำหนดไว้ จึงเสมือนกับว่าข้อมูลที่ถูส่งไปนั้นไม่ได้ถูกผสม กับความถี่คลื่นพาห้เพียงความถี่เดียว แต่จะเปลี่ยนไปตามลำดับโค้ดนั้นๆ ทำให้การติดต่อ- สื่อสารยังคงดำเนินต่อไปได้ แม้ว่าจะมีสัญญาณรบกวนที่บริเวณใดบริเวณหนึ่งของช่วงความถี่ที่ ใช้งาน จนค่าสัญญาณต่อสัญญาณรบกวน (SIGNAL TO NOISE RATIO) มีค่าน้อยกว่า 1 ก็ตาม ซึ่งนับว่าเป็นจุดเด่นที่สำคัญของการสื่อสารแบบฟรีควีนซ์ฮอปปีง อีกทั้งเนื่องจากว่า ลำดับการเปลี่ยนแปลงของความถี่คลื่นพาห้ เป็นไปตามโค้ดที่ได้กำหนดไว้ การที่จะสามารถ รับข้อมูลได้ก็จำเป็นต้องทราบถึงลำดับโค้ดเหล่านั้น จึงนับเป็นจุดเด่นอีกจุดหนึ่งที่สามารถจะ นำไปประยุกต์ใช้ในการสื่อสารที่ไม่ต้องการให้บุคคลอื่นรับได้ ดังเช่น ในทางการทหาร ซึ่งใช้ส่งข้อมูลที่เป็นความลับในปัจจุบัน จึงนับได้ว่า การสื่อสารแบบ ฟรีควีนซ์ฮอปปีง เป็นระบบการสื่อสารที่สมบูรณ์แบบ ควรจะได้ทำการศึกษาถึงวิธีการออกแบบสร้าง การทำงาน ของฟรีควีนซ์ฮอปปีง เพราะในอนาคตคาดว่าจะมีการนำการสื่อสารแบบนี้มาใช้กันมากขึ้น



รูปที่ 1.1 บล็อกไดอแกรมของฟรีควีนซ์ฮอปปีง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 1.1 แสดงระบบการสื่อสารแบบฟรีควอนซี ฮอปปีง ซึ่งในเครื่องส่ง ประกอบไปด้วย อุปกรณ์สังเคราะห์ความถี่ (FREQUENCY SYNTHESIZER) ที่ถูกควบคุมโดย อุปกรณ์ผลิตโค้ด (PN CODE GENERATOR) ให้ผลิตสัญญาณที่มีความถี่ตามโค้ดนั้นๆ และสัญญาณจากอุปกรณ์สังเคราะห์ความถี่นี้จะทำหน้าที่เป็นสัญญาณคลื่นพาห์ เพื่อนำไปผสมกับสัญญาณ เอฟเอ็ม (FREQUENCY MODULATED) คือเป็นการเลื่อนให้ความถี่สูงขึ้น (UP-CONVERT) ก่อนจะขยายออกอากาศ ทำให้สัญญาณ เอฟเอ็ม มีสัญญาณคลื่นพาห์แตกต่างกันออกไปตามโค้ดที่หมุนเปลี่ยนไปตามลำดับ

ส่วนในเครื่องรับก็ในลักษณะกลับกัน หลังจากสัญญาณที่รับได้ถูกขยายก็จะถูกผสมให้มีความถี่ลดลงมาเป็นความถี่ ไอ เอฟ ( INTERMEDIATE FREQUENCY ) โดยใช้สัญญาณจากอุปกรณ์สังเคราะห์ความถี่ที่มีคุณสมบัติเหมือนกับเครื่องส่งทุกประการ ถ้าการทำงานของอุปกรณ์สังเคราะห์ความถี่ทั้ง 2 ตัว ( เครื่องส่ง และ เครื่องรับ ) สอดคล้องพร้อมกัน และให้ความถี่เดียวกันแล้ว จะทำให้มีสัญญาณที่ภาค ไอ เอฟ ตลอดเวลา นั่นคือสามารถรับข้อมูลได้ตลอดเวลา เพราะฉะนั้นที่เครื่องรับจำเป็นต้องมีวงจรติดตามโค้ดความถี่ เพื่อให้มีการทำงานพร้อมกับเครื่องส่งตลอดเวลา

ระบบการสื่อสารแบบฟรีควอนซี ฮอปปีง มีอุปกรณ์สำคัญ 2 ส่วนที่เป็นตัวกำหนดคุณสมบัติของการสื่อสาร คือ

1. อุปกรณ์ผลิตโค้ด
2. อุปกรณ์สังเคราะห์ความถี่

โดยอุปกรณ์ผลิตโค้ด จะสร้างโค้ดซึ่งเปลี่ยนไปเรื่อย ๆ โดยมีลำดับแตกต่างกันออกไปหลายรูปแบบ ซึ่งเป็นตัวกำหนดความถี่ ณ เวลาต่าง ๆ กัน ทำให้อุปกรณ์รับอื่น ๆ ไม่สามารถรับได้ เนื่องจากไม่รู้ลำดับการเปลี่ยนแปลงโค้ดนั้น ๆ ยิ่งถ้าหากความยาวของโค้ดมีความยาวมาก ย่อมยากยิ่งขึ้นต่อการตรวจจับลำดับโค้ดที่ต้องการ

สำหรับอุปกรณ์สังเคราะห์ความถี่นั้น ประกอบด้วย 2 ตัวแปร

1. จำนวนช่องความถี่ใช้งาน
2. ความถี่ในการเปลี่ยนช่องความถี่ (HOP RATE)

โดยจำนวนช่องความถี่จะเป็นสิ่งซึ่งบอกถึงความสามารถของระบบในการป้องกันการรบกวนจากสัญญาณรบกวนต่าง ๆ เช่น มี 1000 ช่องความถี่ ถ้าถูกรบกวน 1 ช่องความถี่ ก็จะเกิดการสูญเสียการสื่อสารเพียง 1/1000 ของการสื่อสารทั้งหมดเท่านั้น และความเร็วในการสื่อสารเป็นเอกสารที่ส่งวนเวียนสำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา-2-และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ เปลี่ยนห้องความถี่จะทำให้การสื่อสารปลอดภัย และเป็นเอกเทศมากขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

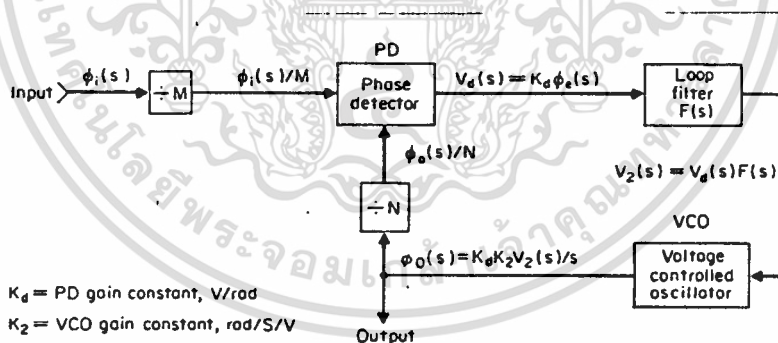
### ทฤษฎี

#### 2.1 วงจรสังเคราะห์ความถี่

##### 2.1.1 วงจรสังเคราะห์ความถี่

วงจรสังเคราะห์ความถี่ นับเป็นหัวใจสำคัญของระบบการสื่อสารแบบพรีคอนซ์-ฮอปปีง (FREQUENCY HOPPING) ซึ่งในที่นี้จะขอลำถึงถึงวงจรสังเคราะห์ความถี่โดยวิธีอ้อม (INDIRECT SYNTHESIZER) เท่านั้น เนื่องจาก มีโครงสร้างที่ไม่ซับซ้อนและไม่สิ้นเปลือง แม้ว่าความเร็วในการเปลี่ยนความถี่จะไม่สูงนัก ซึ่งได้นำวิธีนี้มาใช้ในการออกแบบวงจร ดังจะได้อธิบายต่อไป

สำหรับวงจรสังเคราะห์ความถี่โดยวิธีอ้อมนั้น อาศัยหลักการของวงจรเฟสล็อกคูล (PHASE LOCK LOOP PLL) โดยนำวงจรนับที่โปรแกรมได้ (วงจรรหาร N) เพิ่มเข้าไปในส่วนบ่อนกลับระหว่าง วงจรเปรียบเทียบความต่างเฟส (PHASE DETECTOR PD) กับ วงจรโวลต์ที่ควบคุมการอสซิลเลต (VCO) แสดงดังรูป 2.1



รูปที่ 2.1 บล็อกไดอแกรม และ ทรานสเฟอร์ฟังก์ชัน ของ เฟสล็อกคูล

จากรูป ถ้าสัญญาณความถี่อ้างอิงเป็น  $O_1(s)$  และสัญญาณจากวงจร VCO เป็น  $O_2(s)$  ถูกป้อนเข้าที่อินพุตทั้งสองของวงจร เฟสดีเทคเตอร์ สัญญาณแสดงความกว้างเฟสที่เอาท์พุทของวงจร เฟสดีเทคเตอร์,  $O_e(s)$  มีค่าเป็น

$$O_e(s) = O_1(s)/M - O_2(s)/N \quad (2.1)$$

และเนื่องจากวงจร เฟสดีเทคเตอร์ มีอัตราขยายเป็น  $K_d$  ดังนั้นจึงได้ว่า สัญญาณที่

ออกจากเอาท์พุทของวงจร เฟสดีเทคเตอร์,  $V_d(s)$  มีค่าเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_D(S) = K_D * O_e(S) = K_d * (O_1(S)/M - O_o(S)/N) \quad (2.2)$$

ถ้าวงจรกรองความถี่ต่ำ (LOOP FILTER) มีทรานสเฟอ์ฟังก์ชัน (TRANSFER-FUNCTION) เป็น  $F(S)$  และอัตราการขยายของวงจร VCO (อัตราการเปลี่ยนแปลงความถี่ RAD/S ต่อ โวลต์เตจ) มีค่าเป็น  $K_2$  แล้ว ได้เอาที่พหุจาก วงจร ลูปฟิลเตอร์ ( LOOP FILTER ) เป็น

$$V_2(S) = F(S) * V_D(S) \quad (2.3)$$

$$\text{และจาก } W = d(O_o(S))/dt \quad (2.4)$$

$$= S * O_o(S)$$

$$W/V_2(S) = K_2 - S * O_o(S)/F(S) * V_D(S) \quad (2.5)$$

$$O_o(S) = K_2 * F(S) * V_D(S) / S \quad (2.6)$$

$$= K_2 * K_D * F(S) * (O_1(S)/M - O_o(S)/N) / S$$

$$O_1(S)/M = O_o(S) * ((S/K_2 * K_D * F(S)) + 1/N) \quad (2.7)$$

$$O_1(S)/M = O_o(S) * (N * S + K_2 * K_D * F(S)) / (N * K_2 * K_D * F(S)) \quad (2.8)$$

$$O_o(S)/O_1(S) = N * K_2 * K_D * F(S) / (M * (N * S + K_2 * K_D * F(S))) \quad (2.9)$$

ถ้าให้  $K = K_2 * K_D / N$  แล้วจะได้สตรทรานสเฟอ์ฟังก์ชัน ,  $H(S)$  (LOOP TRANSFER FUNCTION) เป็น

$$H(S) = O_o(S)/O_1(S) \quad (2.10)$$

$$= (N * K_2 * K_D * F(S) / N) / (M * (N * S / N + K_2 * K_D * F(S) / N))$$

$$= N * K * F(S) / (M * (S + K * F(S))) \quad (2.11)$$

โดยมีสัญลักษณ์ต่าง ๆ ดังนี้

$F(S)$  : LOOP FILTER TRANSFER FUNCTION

$H(S)$  : LOOP TRANSFER FUNCTION

$K_d$  : PHASE DETECTOR GAIN CONSTANT

$K_2$  : VCO GAIN CONSTANT

$O_1(S)$  : PHASE OF I/P FREQ

$O_o(S)$  : PHASE OF O/P FREQ

$O_e(S)$  : PHASE ERROR

$V_D(S)$  : PHASE DETECTOR VOLTAGE

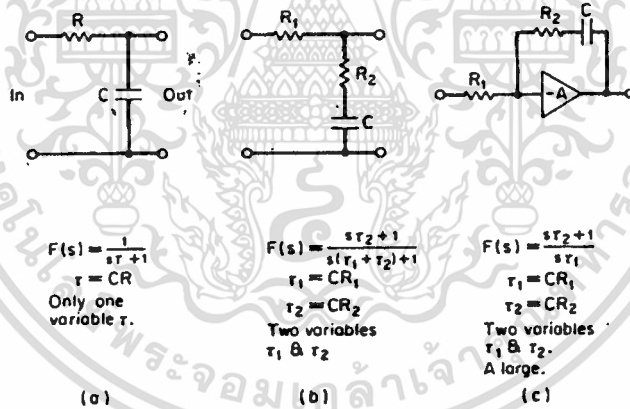
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิพนธ์ให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- $V_2 (S)$  : FILTER OUTPUT VOLTAGE
- $t_s$  : SET-UP TIME
- $\omega_N$  : NATURAL FREQ
- $\zeta$  : DAMPING RATIO

จากลักษณะที่แสดงจะเห็นว่า  $K_2$  เป็นอัตราการขยายของวงจร VCO ซึ่งเป็นค่าคงที่ นั่นหมายความว่าอัตราการเปลี่ยนแปลงของความถี่ ต่อ โวลต์เตจคงที่ (กราฟเป็นเส้นตรง ความชันคงที่) ซึ่งในทางปฏิบัติ คุณสมบัติดังกล่าวของวงจร VCO เป็นไปได้ยาก ดังจะได้พบในบทที่ 3 โดยมีการออกแบบให้วงจร VCO มีการทำงานเป็นเส้นตรงมากที่สุดในช่วงใช้งาน

สำหรับ วงจรกรองความถี่ต่ำ (LOOP FILTER) อันดับที่สอง (SECOND ORDER) แบบต่าง ๆ แสดงดังรูปที่ 2.2



รูปที่ 2.2 ลูปฟิลเตอร์

จากสมการ 2.11 ถ้า  $M = 1$  และแทนค่า ลูปฟิลเตอร์ ทรานสเฟอ์ฟังก์ชันในแต่ละรูป จะได้ ลูปทรานสเฟอ์ฟังก์ชัน (LOOP TRANSFER FUNCTION) สำหรับวงจรลูปฟิลเตอร์แต่ละรูปแตกต่างกันไป ซึ่งเมื่อจัดให้มีส่วนอยู่ในรูป  $s^2 + 2\zeta\omega_N s + \omega_N^2$  ทำการเปรียบเทียบ จะได้ค่า  $\zeta$  และ  $\omega_N$  อยู่ในเทอมของค่าคงที่ของวงจรสังเคราะห์ความถี่ ( $K_D, K_2, N$ ) และค่า  $R, C$  ที่ใช้ทำเป็นวงจรลูปฟิลเตอร์ แสดงดังสมการ (2.12), (2.13) และ (2.14)

$$H(S) = W_N^2 / (S^2 + 2\zeta W_N S + W_N^2) \quad (2.12)$$

$$W_N^2 = K/T, \quad \zeta = (T/K)^{1/2} / 2$$

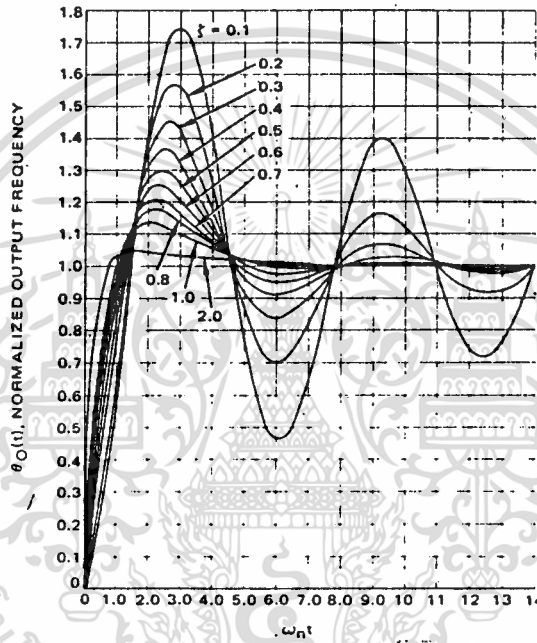
$$H(S) = S W_N (2\zeta - W_N / K) / (S^2 + 2\zeta W_N S + W_N^2) \quad (2.13)$$

$$W_N^2 = K / (T1 + T2), \quad \zeta = W_N (T2 + 1/K) / 2$$

$$H(S) = 2\zeta W_N / (S^2 + 2\zeta W_N S + W_N^2) \quad (2.14)$$

$$W_N^2 = K/T1, \quad \zeta = T2 W_N / 2$$

FIGURE 9 — TYPE 2 SECOND ORDER STEP RESPONSE



รูปที่ 2.3 แสดงผลตอบสนองที่เอาท์พุทของวงจรรองความถี่อันดับที่ 2

จากรูปที่ 2.3 เราสามารถคำนวณหาค่า R, C ที่ใช้สร้างวงจรรองความถี่ จากค่า  $W_N$  และ  $\zeta$  ที่กำหนด เพื่อให้ได้วงจรสังเคราะห์ความถี่ที่มีคุณสมบัติตามต้องการ ซึ่งวงจรรองความถี่อันดับที่ 2 นี้ (SECOND ORDER LOOP) มีข้อดีที่ขณะเข้าภาวะคงตัว (STEADY STATE) มีความต่างเฟส (PHASE ERROR) น้อยมาก

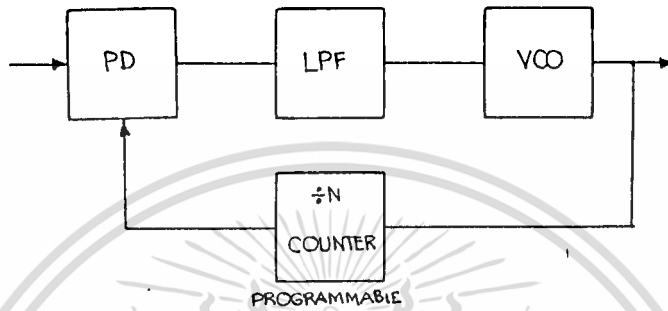
จากรูปที่ 2.1 จะเห็นว่า ที่สภาวะคงตัว (STEADY STATE) สัญญาณอินพุท ทั้งสองของวงจรเฟสดีเทคเตอร์ จะมีความถี่เท่ากัน ถ้า  $M = 1$  จะได้ว่า สัญญาณความถี่ เอาท์พุทจาก VCO จะมีความถี่เป็น N เท่าของความถี่อ้างอิง และเนื่องจาก N เป็นวงจรมultiplication สามารถโปรแกรมค่าได้ ทำให้สามารถสร้างสัญญาณที่มีความถี่ได้ทุกค่าที่เป็นจำนวนเท่าของความถี่อ้างอิง ซึ่งจะได้กล่าวถึงเทคนิคของวงจรรองความถี่ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา-7-และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.2 วงจรหาร

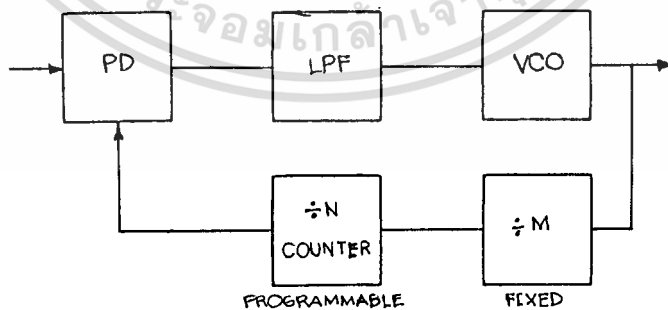
ได้ทราบมาจากหลักการของ PLL แล้วว่า ถ้าเราเพิ่มวงจรหาร N เข้าไประหว่าง ส่วนบ่อนกลับระหว่าง VCO และ เฟลด์เทคเตอร์ จะมีผลทำให้เราได้ ความถี่เอาท์พุทที่ออก จาก VCO นี้มีค่าเป็น N เท่าของ  $F_{REF}$  (REFERENCE FREQUENCY) ดังรูปที่ 2.4



รูปที่ 2.4 บล็อกไดอแกรม ของ อุปกรณ์สังเคราะห์ความถี่ แบบที่ 1

$$F_{OUT} = N * F_{REF} \quad (2.15)$$

และถ้ามีการเปลี่ยนค่าของ N ไป 1  $F_{OUT}$  ก็จะเปลี่ยนไปเท่ากับ  $F_{REF}$  นั่นคือ มีระยะห่างระหว่างช่องความถี่ (RESOLUTION OR CHANNEL SPACING) เท่ากับ  $F_{REF}$  แต่โดยทั่วไปในการประยุกต์ใช้ใน วงจรสังเคราะห์ความถี่ จะอยู่ในย่าน VHF ซึ่งสูงเกินกว่าที่จะสามารถหารได้โดยตรงโดย วงจรนับ TTL ธรรมดา ความถี่เอาท์พุท จึงมักถูกหารครึ่งหนึ่งก่อน เพื่อให้มีความถี่ต่ำลงโดย ฟรีสเกลเลอร์ (FIXED-M PRESCALER) ดังรูปที่ 2.5



รูปที่ 2.5 บล็อกไดอแกรม ของ อุปกรณ์สังเคราะห์ความถี่ แบบที่ 2

$$F_{OUT} = N * M * F_{REF} \quad (2.16)$$

ในกรณีนี้จะเห็นว่าที่ความถี่อ้างอิงเหมือนกัน ความถี่เอาท์พุทจะมีค่าสูงกว่าใน

กรณีแรก แต่ถ้ามีการเปลี่ยนค่าของ N ไป 1 ความถี่เอาท์พุทจะเปลี่ยนไปเท่ากับ  $M * F_{REF}$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อห -8- และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

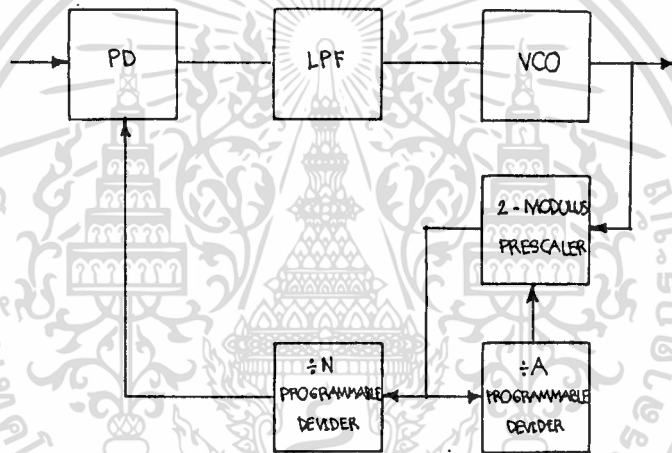


ดังนั้นถ้า  $F_{REF}$  ถูกตั้งเป็น รีโซลูชัน (RESOLUTION) ที่ต้องการ จะสามารถเลือกความถี่ได้เพียง 1 ใน M ช่องสัญญาณในแบนนั้น ๆ วิธีแก้ไขคือ เปลี่ยนค่า  $F_{REF}$  ใหม่ให้มีค่า

$$F_{REF} = \text{RESOLUTION}/M \quad (2.17)$$

แต่ก็มีปัญหาในการสร้าง LOOP FILTER ให้มีคุณสมบัติตามต้องการได้ยาก

วิธีที่เหมาะสมที่สุด ก็คือ ใช้ พรีสเกลเลอร์ (PRESCALER) ซึ่งสามารถหารได้ 2 ค่า ร่วมกับวงจรนับ 2 วงจร โดยมีลักษณะการทำงานดังรูปที่ 2.6 เรียก พรีสเกลเลอร์ แบบนี้ว่า ดวลล์โมดูลัสพรีสเกลเลอร์ (DUAL MODULUS PRESCALER) และวิธีการหารแบบนี้ว่า วิธีแบบ พัลส์สวอลโลว (PULSE SWALLOW)



รูปที่ 2.6 บล็อกไดอแกรม ของ อุปกรณ์สังเคราะห์ความถี่ที่ใช้วงจรหารแบบพัลส์สวอลโลว

ดวลล์โมดูลัสพรีสเกลเลอร์ นั้น สามารถหารได้ 2 ค่า คือ หาร M หรือ M+1 ตามลอจิก ของสัญญาณควบคุม เช่น เมื่อสัญญาณควบคุมเป็น "0" จะหาร M+1 และ จะหาร M เมื่อ สัญญาณควบคุมเป็น "1" ขณะเริ่มทำงานนั้นกำหนดให้สัญญาณควบคุมเป็น "0" ก่อน ดังนั้น พรีสเกลเลอร์ จะหาร M+1 วงจรนับ N และ A จะนับไปเรื่อย ๆ จนวงจรนับ A นับถึงศูนย์ สัญญาณควบคุมจะถูกเปลี่ยนเป็น "1" รวมทั้งหยุดวงจรนับ A ในขณะที่วงจรนับ N ยังนับต่อไป โดย พรีสเกลเลอร์ เปลี่ยนเป็นหาร M จนกระทั่งวงจรนับ N นับถึงศูนย์ สัญญาณควบคุมจะถูกเปลี่ยนเป็น "0" อีกครั้ง และวงจรนับทั้งสองจะถูก รีโปรแกรม (REPROGRAM) ซึ่งเป็นการโหลดค่า I/P ไปออกที่ O/P เป็นการครบรอบการทำงาน พร้อมทั้งจะมีการนับต่อไปตามค่าที่ โปรแกรม (PROGRAM) ทั้งหมดใหม่

จากหลักการข้างบน เราสามารถเขียนสมการแสดงความสัมพันธ์ระหว่าง

$F_{REF}$  และ  $F_{OUT}$  ได้ดังนี้

กำหนดให้  $T1 =$  ช่วงเวลาที่ ฟริสเกลเลอร์ หาร  $M+1$

$T2 =$  ช่วงเวลาที่ ฟริสเกลเลอร์ หาร  $M$

$$T1 = (M+1)A/F_{OUT} \quad (2.18)$$

$$T2 = M(N-A)/F_{OUT} \quad (2.19)$$

$$F_{REF} = 1/T_{TOTAL} = 1/(T1+T2) \quad (2.20)$$

$$= 1/((M+1)A/F_{OUT} + M(N-A)/F_{OUT})$$

$$= F_{OUT} / ((M+1)A + M(N-A))$$

$$= F_{OUT} / (MA + A + MN - MA)$$

$$= F_{OUT} / (MN + A)$$

$$F_{OUT} = (MN + A)F_{REF} \quad (2.21)$$

จากสมการจะเห็นว่า  $N$  ต้องมีค่ามากกว่าหรือเท่ากับ  $A$  เสมอ และค่าที่หาร

ทั้งหมดคือ  $M \times N + A$  นั่นคือสามารถหารได้ทุกค่า ถ้า  $A$  มีค่าตั้งแต่  $0$  ถึง  $M-1$  และจาก

$N > A$  ทำให้ได้ค่าต่ำสุดที่สามารถหารได้ ( $N = M-1, A = 0$ )

$$\text{ค่าต่ำสุดที่หารได้} = MN + A \quad (2.22)$$

$$= M(M-1) + 0$$

$$= M(M-1)$$

นั่นคือวงจรดังกล่าว สามารถหารได้ทุกค่าตั้งแต่  $M(M-1)$  ขึ้นไป แต่ต้องไม่เกิน

ขอบเขตของวงจรนับ  $N$  และ  $A$

### วงจรเคาน์เตอร์คอนโทรลลอจิก (COUNTER CONTROL LOGIC)

วงจรส่วนนี้จะทำหน้าที่รับสัญญาณจากวงจรนับ  $N$  และ  $A$  เพื่อส่งสัญญาณควบคุมไปยัง

ฟริสเกลเลอร์ รวมทั้งยังควบคุมให้มีการโปรแกรมค่าใหม่ในช่วงก่อนหมดรอบการนับลงราว

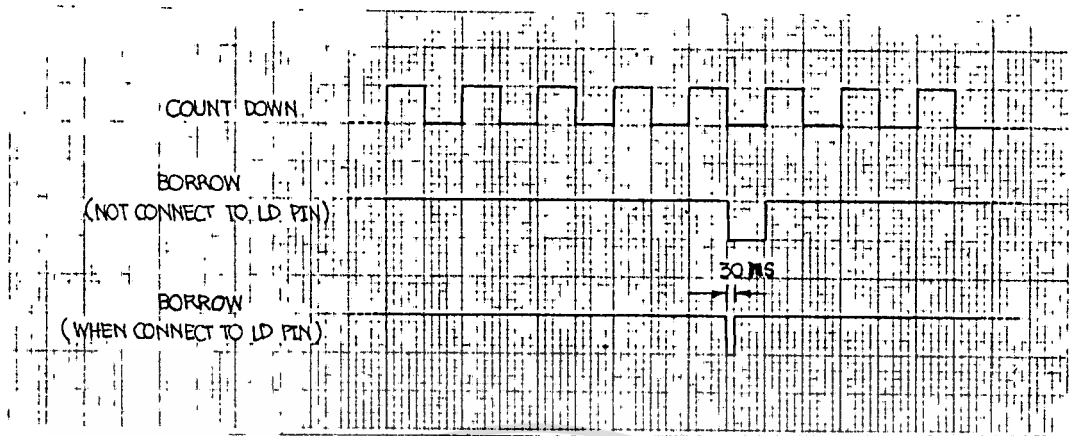
1 สัญญาณนาฬิกา อันเป็นการขยายช่วงเวลาการโปรแกรมค่าใหม่ให้กว้างขึ้น โดยใช้ลักษณะ

เออร์ลี่ดีโค้ด (EARLY DECODE) ซึ่งแสดงเปรียบเทียบให้เห็นระหว่าง กรณีที่ไม่มี และมี

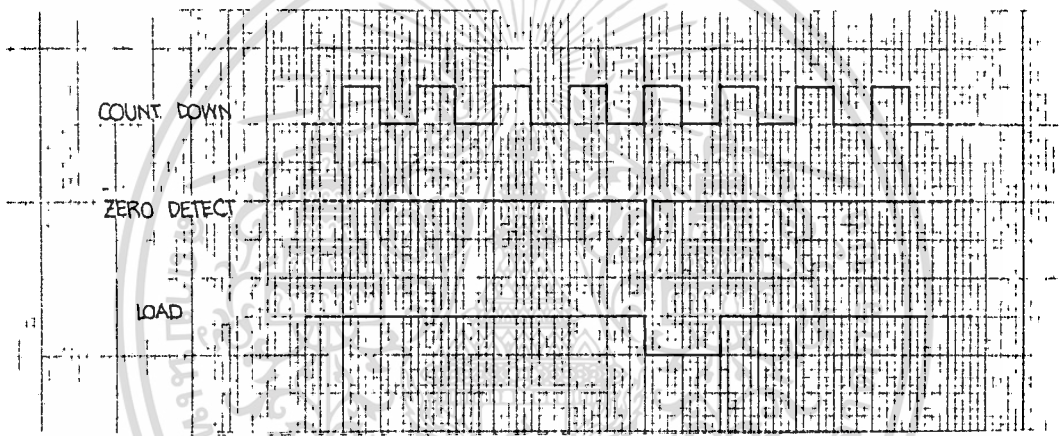
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา-10-ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของวงจร เคาน์เตอร์คอนโทรลลอจิก ดังในรูปที่ 2.7 และ 2.8



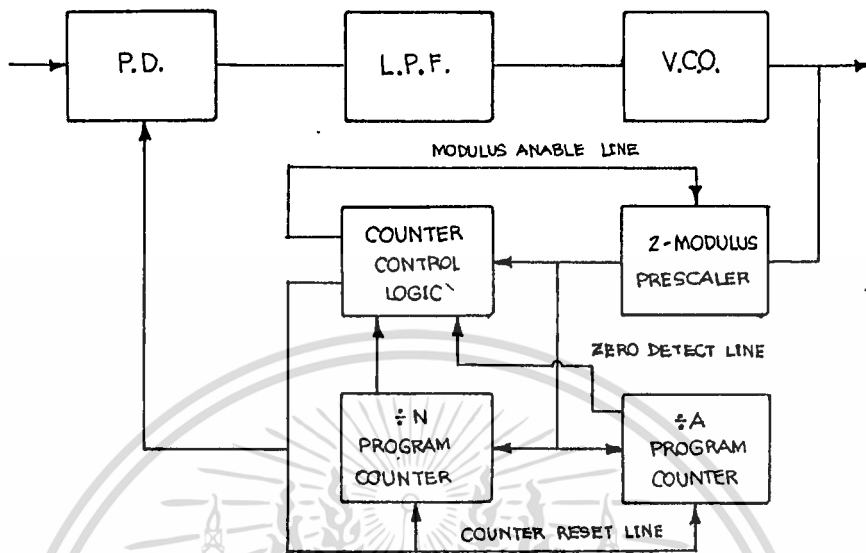
รูปที่ 2.7 ไทม์มิ่งไดอแกรม ของ วงจรหารแบบธรรมดา



รูปที่ 2.8 ไทม์มิ่งไดอแกรม ของ วงจรหารที่ใช้เคาน์เตอร์คอนโทรลลอจิก

จาก TIMING DIAGRAM รูปที่ 2.7 จะเห็นว่าในวงจรหารที่ไม่มีส่วนเคาน์เตอร์คอนโทรลลอจิก (COUNTER CONTROL LOGIC) นั้นมีช่วงเวลาการโปรแกรมค่าใหม่ได้เพียงไม่ถึง 1/2 คาบ (PERIOD) ของการนับลง (COUNT/DOWN) ดังนั้นถ้าการนับลงมีความถี่สูงขึ้นจนกระทั่ง ช่วงเวลาการโปรแกรมค่าใหม่ (ประมาณ 30 ns) มากกว่าหรือเท่ากับช่วงเวลา 1/2 คาบ ของการนับลงอาจจะทำให้ไม่สามารถโปรแกรมได้ทัน จึงเกิดการหารผิดพลาดได้ เป็นผลให้ความถี่เอาท์พุทไม่แน่นอน ที่ค่า N และ A หนึ่ง ๆ

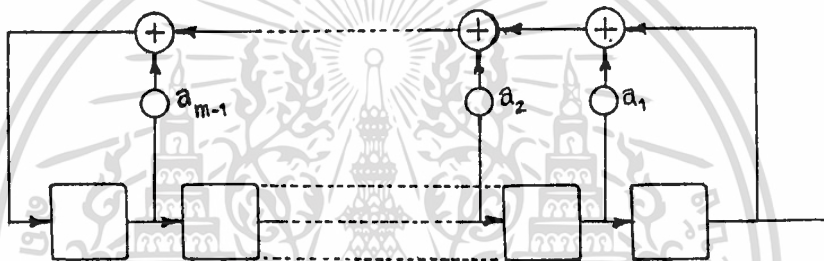
วงจรหารที่มีส่วนเคาน์เตอร์คอนโทรลลอจิก มีลักษณะดังรูปที่ 2.9 ซึ่งมีการขยายช่วงเวลาการโปรแกรมค่าใหม่ดังใน TIMING DIAGRAM รูปที่ 2.7, 2.8



รูปที่ 2.9 บล็อกไดอแกรมของอุปกรณ์สังเคราะห์ความถี่ที่ใช้วงจรหารแบบพัลส์สว่าลโลวและมีส่วนเคาน์เตอร์คอนโทรลโลจิก

## 2.2 วงจรผลิตโค้ดแบบสุ่ม (PN CODE GENERATOR)

วงจรผลิตโค้ด เพื่อให้วงจรสังเคราะห์ความถี่ สร้างสัญญาณที่มีความถี่ตามลำดับโค้ดนั้น ๆ ควรจะมีลำดับ (SEQUENCE) ที่เป็นแบบสุ่ม (RANDOM) เพื่อยากแก่การตรวจจับ และสามารถเลือกลำดับได้หลายรูปแบบ ซึ่งเราเรียกว่า PN (PSUDO NOISE) CODE GENERATOR สำหรับรูปแบบของอุปกรณ์ผลิตโค้ดที่นำมาใช้ในวงจรมีลักษณะเป็น M SEQUENCE ซึ่งสามารถสร้างได้โดย วิธีลิเนียร์ชิฟริจิสเตอร์ (LINEAR SHIFT REGISTER) มีลักษณะโดยทั่วไปแสดงดังรูปที่ 2.10



รูปที่ 2.10 บล็อกไดอแกรมของวงจรผลิตโค้ดแบบสุ่ม

อันประกอบไปด้วย ชิฟริจิสเตอร์ (SHIFT REGISTER) จำนวน  $M$  สเตจ ต่อกันแบบอนุกรม โดย เอาท์พุท ของแต่ละสเตจ หนึ่ง ๆ จะรวมกัน และป้อนกลับไปยัง อินพุท (ซึ่งการที่ สเตจ ใดจะป้อนกลับหรือไม่นี้เอง ที่เป็นตัวกำหนดรูปแบบ และความยาวของลำดับ ซึ่งจะได้กล่าวต่อไป) ทุก สเตจ จะได้รับสัญญาณนาฬิกาพร้อมกัน และเกิดการชิฟไปยังสเตจถัดไป ตามลำดับ

รูปแบบการย้อนกลับสามารถมีได้หลายรูปแบบ ในที่นี้จะขออธิบายในรูปของ POLYNOMIAL

$$F(X) = X^m + a_{m-1} * X^{m-1} + \dots + a_1 * X + 1 \quad (2.23)$$

ซึ่ง  $a_1 - a_{m-1}$  มีค่าเป็น 0 หรือ 1

โดย 1 คือ มีการย้อนกลับโดย สเตจ นั้น

และ 0 คือ ไม่มีการย้อนกลับโดย สเตจ นั้น

ในกรณีที่เราสงใจนั้น  $F(X) = 0$

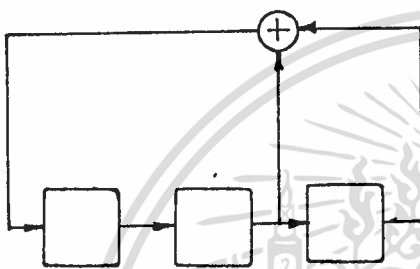
$$\text{นั่นคือ } X^m = a_{m-1} * X^{m-1} + \dots + a_1 * X + 1$$

สังเกตได้ว่า ไม่มีเครื่องหมายลบ เพราะเป็นการออกแบบ โมดูล (MODULO)

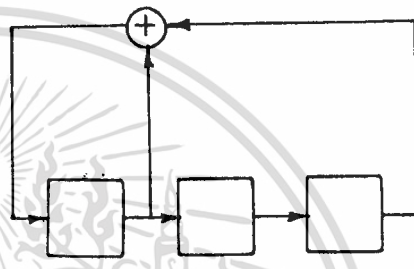
ตัวอย่าง เช่น  $F(X) = X^3 + X + 1$

$$F(X) = 0, X^3 = X + 1$$

นั่นคือ  $a_1 = 1, a_2 = 0$  ดังนั้น ชิพริจิสเตอร์ ซึ่งแทน โพลีโนเมียล นี้มีลักษณะ ดังรูปที่ 2.11



รูปที่ 2.11



รูปที่ 2.12

เมื่อ ชิพริจิสเตอร์ ถูกกำหนดค่าเริ่มต้น ซึ่งจะต้องให้เป็น "0" ทุกสแตจ เมื่อได้รับ สัญญาณนาฬิกา เอาท์พุท ก็จะทำให้ค่าของไค้ดออกมา สำหรับกรณีในรูปที่ 2.11 นั้น ถ้ากำหนด ให้ค่าเริ่มต้นเป็น 111B เอาท์พุท ของแต่ละสแตจจะเปลี่ยนไปในแต่ละครั้งที่มีสัญญาณนาฬิกา เข้าหา และจะซ้ำกันทุก ๆ 7 พัลส์ ดังตารางที่ 1

หรือกรณี

$$F(X) = 0, X^3 = X^2 + 1$$

นั่นคือ  $a_2 = 1, a_1 = 0$  ดังนั้น ชิพริจิสเตอร์ ซึ่งแทน โพลีโนเมียล นี้มีลักษณะ ดังรูป และภาวะการทำงาน ดังตารางที่ 2

		1	2	3
INITIAL CODE		1	1	1
CLOCK PULSE	1	0	1	1
	2	0	0	1
	3	1	0	0
	4	0	1	0
	5	1	0	1
	6	1	1	0
NEW PERIOD	7	1	1	1

ตารางที่ 1 แสดงภาวะของ S/R ในแต่ละ CLOCK PULSE

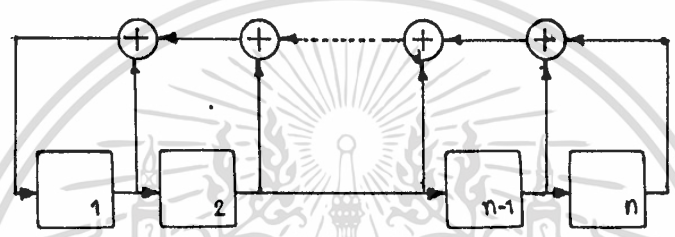
		1	2	3
INITIAL CODE		1	1	1
CLOCK PULSE	1	0	1	1
	2	1	0	1
	3	0	1	0
	4	0	0	1
	5	1	0	0
	6	1	1	0
NEW PERIOD	7	1	1	1

ตารางที่ 2 แสดงภาวะของ S/R ในแต่ละ CLOCK PULSE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางทั้งสอง จะเห็นได้ว่ามีลำดับโค้ด แตกต่างกันในคาบเวลาหนึ่ง ๆ ซึ่งเป็นผลจากการแตกต่างกันของ โพลีโนเมียล สำหรับในวิธี ลิเนียร์ซีพริจิสเตอร์นั้น จะให้โค้ดซ้ำกันทุกช่องความยาวหนึ่งคาบ ซึ่งความยาวนี้ก็คือ จำนวนของโค้ด โดยจะมีค่ามากที่สุดเท่ากับ  $2^M - 1$  เรียกว่า กรณี ความยาวสูงสุด (MAXIMUM LENGTH) โดย M คือจำนวน สเตจ ของ ซีพริจิสเตอร์ การแทน โพลีโนเมียล ด้วย ลิเนียร์ซีพริจิสเตอร์นั้น มี 2 ลักษณะคือ

1. แบบธรรมดา ดังรูปที่ 2.13



รูปที่ 2.13 บล็อกไดอแกรมของวงจรผลิตโค้ดแบบสุ่มแบบธรรมดา

2. แบบโมดูลาร์ (MODULAR) ดังรูปที่ 2.14



รูปที่ 2.14 บล็อกไดอแกรมของวงจรผลิตโค้ดแบบสุ่มแบบโมดูลาร์

วงจรทั้งสอง เป็นวงจรสมมูลย์ของกันและกัน ซึ่งวงจรสมมูลย์ของ

$[N, P]_s$  คือ  $[N, N-P]_m$

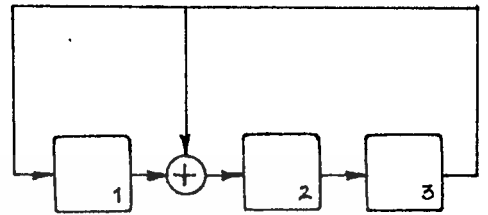
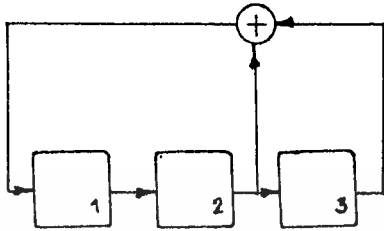
$[N, P]_m$  คือ  $[N, N-P]_s$

ดังตัวอย่าง  $[3, 2]_s$  และ  $[3, 1]_m$  ในรูปที่ 2.15 และ 2.16 ตามลำดับ

โดย  $[3, 2]_s$  หมายความว่า เป็นแบบธรรมดา จำนวน 3 สเตจ มีการบ้อนกลับเฉพาะ

สเตจที่ 2

และ  $[3, 1]_m$  หมายความว่า เป็นแบบโมดูลาร์ จำนวน 3 สเตจ มีการย้อนกลับเข้า เฉพาะที่สเตจที่ 1



รูปที่ 2.15 แบบธรรมดา และมีภาวะการทำงานดัง ตารางที่ 3 และ ตารางที่ 4

รูปที่ 2.16 แบบโมดูลาร์

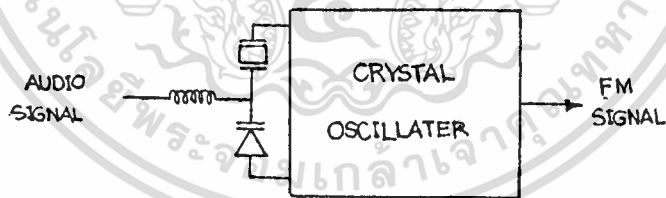
	1	2	3
INITIAL CODE	1	1	1
CLOCK PULSE	1	0	1
	2	0	1
	3	1	0
	4	0	1
	5	1	0
	6	1	1
NEW PERIOD	7	1	1

ตารางที่ 3: ลำดับได้คของรูปที่ 2.15

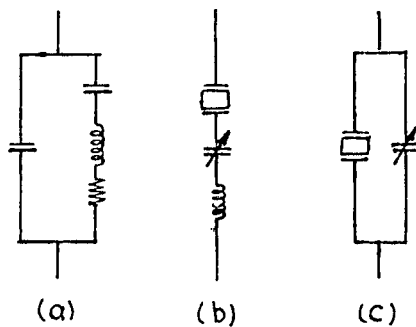
	1	2	3
INITIAL CODE	1	1	1
CLOCK PULSE	1	0	1
	2	0	0
	3	1	0
	4	0	1
	5	1	0
	6	1	1
NEW PERIOD	7	1	1

ตารางที่ 4 ลำดับโค้ดของรูปที่ 2.16

จะเห็นได้ว่าวงจรสมมูล จะมีลำดับโค้ดของ รีจิสเตอร์แต่ละ สเตจ เหมือนกัน แต่ในการประยุกต์ใช้ในอุปกรณ์ผลิตโค้ดนี้ จะเห็นว่ามีลำดับการเปลี่ยนแปลงโค้ดแตกต่างกัน



รูปที่ 2.18 ब्ल็อคไดอแกรมของวงจรฟรีควเอนซ์โมดูลเลเตอร์



รูปที่ 2.19 วงจรสมมูลย์ของคริสตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อ -18- ละต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

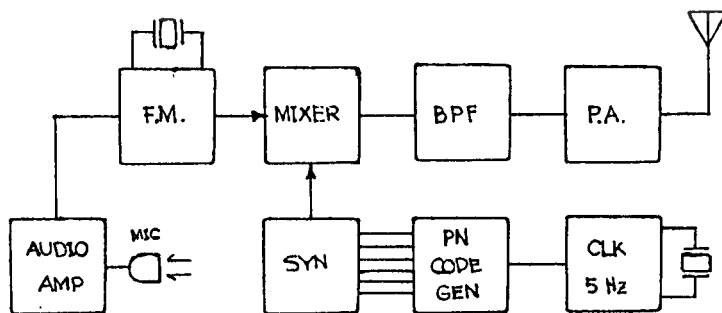
Number of Stages	Code Length	Maximal Taps
2*	3	[2, 1]
3*	7	[3, 1]
4	15	[4, 1]
5*	31	[5, 2] [5, 4, 3, 2] [5, 4, 2, 1]
6	63	[6, 1] [6, 5, 2, 1] [6, 5, 3, 2]
7*	127	[7, 1] [7, 3] [7, 3, 2, 1] [7, 4, 3, 2] [7, 6, 4, 2] [7, 6, 3, 1] [7, 6, 5, 2] [7, 6, 5, 4, 2, 1] [7, 5, 4, 3, 2, 1]
8	255	[8, 4, 3, 2] [8, 6, 5, 3] [8, 6, 5, 2] [8, 5, 3, 1] [8, 6, 5, 1] [8, 7, 6, 1] [8, 7, 6, 5, 2, 1] [8, 6, 4, 3, 2, 1]
9	511	[9, 4] [9, 6, 4, 3] [9, 8, 5, 4] [9, 8, 4, 1] [9, 5, 3, 2] [9, 8, 6, 5] [9, 8, 7, 2] [9, 6, 5, 4, 2, 1] [9, 7, 6, 4, 3, 1] [9, 8, 7, 6, 5, 3]
10	1023	[10, 3] [10, 8, 3, 2] [10, 4, 3, 1] [10, 8, 5, 1] [10, 8, 5, 4] [10, 9, 4, 1] [10, 8, 4, 3] [10, 5, 3, 2] [10, 5, 2, 1] [10, 9, 4, 2]
11	2047	[11, 1] [11, 8, 5, 2] [11, 7, 3, 2] [11, 5, 3, 5] [11, 10, 3, 2] [11, 6, 5, 1] [11, 5, 3, 1] [11, 9, 4, 1] [11, 8, 6, 2] [11, 9, 8, 3]
12	4095	[12, 6, 4, 1] [12, 9, 3, 2] [12, 11, 10, 5, 2, 1] [12, 11, 6, 4, 2, 1] [12, 11, 9, 7, 6, 5] [12, 11, 9, 5, 3, 1] [12, 11, 9, 8, 7, 4] [12, 11, 9, 7, 6, 5] [12, 9, 8, 3, 2, 1] [12, 10, 9, 8, 6, 2]
13*	8191	[13, 4, 3, 1] [13, 10, 9, 7, 5, 4] [13, 11, 8, 7, 4, 1] [13, 12, 8, 7, 6, 5] [13, 9, 8, 7, 5, 1] [13, 12, 6, 5, 4, 3] [13, 12, 11, 9, 5, 3] [13, 12, 11, 5, 2, 1] [13, 12, 9, 8, 4, 2] [13, 8, 7, 4, 3, 2]
14	16, 383	[14, 12, 2, 1] [14, 13, 4, 2] [14, 13, 11, 9] [14, 10, 6, 1] [14, 11, 6, 1] [14, 12, 11, 1] [14, 6, 4, 2] [14, 11, 9, 6, 5, 2]

ตารางที่ 5 รูปแบบการป้อนกลับของอุปกรณ์ผลิตโค้ด

ตารางที่ 5 แสดงรูปแบบการต่อของส่วนป้อนกลับ ที่ทำให้เกิดความยาวโค้ดสูงสุด  
ที่จำนวน สเตจ ต่าง ๆ กัน ซึ่งหมายความรวมทั้งแบบธรรมดา และแบบโมดูลาร์

### 2.3 เครื่องส่ง

จากที่ทราบแล้วว่า ฟรีควเอนซีฮอปปีง นั้นเป็นระบบการสื่อสารที่มีการเปลี่ยนความถี่ของการรับส่งไปมาตามการเปลี่ยนแปลงของ อุปกรณ์ผลิตโค้ด และอุปกรณ์สังเคราะห์ความถี่ ในหัวข้อนี้จะได้กล่าวถึงเครื่องส่ง และส่วนต่างๆของเครื่องส่ง ดังรูปที่ 2.17 นี้ได้แสดงถึง BLOCK DIAGRAM ของ เครื่องส่งแบบ ฟรีควเอนซีฮอปปีง โดยทั่วไป ซึ่งมีลักษณะบางส่วนคล้ายกับระบบอื่นๆ จะมีข้อแตกต่างกันก็คือ ในระบบนี้จะต้องมีอุปกรณ์สังเคราะห์ความถี่ ซึ่งจะต้องสังเคราะห์ความถี่ได้เป็นจำนวนมาก และเปลี่ยนความถี่ได้เร็ว โดยการเปลี่ยนความถี่แต่ละครั้งจะเกิดจากการเปลี่ยนค่าของ โค้ดที่เข้ามาควบคุมอุปกรณ์สังเคราะห์ความถี่ จากอุปกรณ์ผลิตโค้ด ดังนั้น เครื่องส่งแบบ ฟรีควเอนซีฮอปปีง จะเกิดการส่งความถี่ต่างๆ กันที่เวลาต่างๆ กัน และจะเป็นลำดับไปตามลำดับการเปลี่ยนโค้ดของ อุปกรณ์ผลิตโค้ด นอกจากนี้ ความเร็วของการเปลี่ยนโค้ดของอุปกรณ์ผลิตโค้ดนี้ยังมีความแน่นอนตามสัญญาณนาฬิกาที่เข้ามาควบคุมสัญญาณที่ได้จากอุปกรณ์สังเคราะห์ความถี่ นั้นยังไม่ได้นำข่าวสารมาด้วย ดังนั้น จึงสร้างวงจรฟรีควเอนซี มอดูเลต ขึ้นต่างหากที่ความถี่  $F_c$  โดยสัญญาณที่ได้จะถูกนำไปทำการมิกซ์ รวมเข้ากับความถี่จาก อุปกรณ์สังเคราะห์ความถี่ เพื่อให้ได้ความถี่ที่ส่งออกมาที่มีความถี่สูงขึ้น แต่สัญญาณที่ออกจาก มิกเซอร์ มีทั้งความถี่ที่ต้องการและไม่ต้องการ จึงจะทำการสร้างวงจรแบนพาสฟิลเตอร์ เพื่อกรองสัญญาณเฉพาะส่วนที่ต้องการออกมา จากนั้นจึงจะนำไปทำการขยายเพื่อให้ได้กำลังสูงพอที่จะใช้ในการส่งออกอากาศได้ ในหัวข้อ 2.3 นี้จะ ได้กล่าวถึงส่วนต่างๆ ในวงจรเครื่องส่งทั้งหมด นอกจากส่วนของอุปกรณ์สังเคราะห์ความถี่และอุปกรณ์ผลิตโค้ด ซึ่งได้กล่าวไว้ละเอียด ในหัวข้อ 2.1 และ 2.4 แล้วจึงจะไม่ขอกล่าวอีก



รูปที่ 2.17 บล็อกไดอแกรมของเครื่องส่งฟรีควเอนซีฮอปปีง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา-20-จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.1 ฟรีควเอนซี มอดูเลเตอร์

ฟรีควเอนซีมอดูเลเตอร์ นั้นคืออุปกรณ์ที่ให้เอาท์พุทเป็นผลมาจากการ เบี่ยงเบนความถี่ของออสซิลเลเตอร์ ไปจากความถี่กลาง ( $F_c$ ) โดยขนาดการเบี่ยงเบนไปจากความถี่กลางของออสซิลเลเตอร์นั้นจะต้องเป็นส่วนโดยตรงกับแอมพลิจูดของสัญญาณที่จะนำเข้าไปมอดูเลต

วงจร ฟรีควเอนซี มอดูเลเตอร์ นั้นมีหลายแบบแต่ในที่นี้จะขอกว่าแบบที่นำมาใช้งานคือแบบ ไดเรคเอฟเอ็ม ซึ่งเป็นแบบที่จะใช้การควบคุมความถี่ เรโซแนนซ์ (RESONANCE-FREQUENCY) ของ วงจรแทงค์ (TANK CIRCUIT) ในออสซิลเลเตอร์ด้วยโวลท์เตจโดยตรง ทำให้ความถี่ของออสซิลเลเตอร์เปลี่ยนไปตามโวลท์เตจ ได้สัญญาณเอาท์พุท ออกมาในรูปของ ฟรีควเอนซีมอดูเลชัน แต่เนื่องจาก วงจรฟรีควเอนซีมอดูเลเตอร์ ต้องการความถี่ที่แน่นอนค่าหนึ่ง จึงใช้วงจรแทงค์ทำด้วย คริสตอล (CRYSTAL) การที่จะทำให้วงจรแทงค์ที่เป็นคริสตอลเปลี่ยนค่าความถี่ไปนั้นทำได้โดยต่อ C หรือ L เข้าไปอนุกรม หรือ ขนานกับ คริสตอล ก็จะทำให้ได้ความถี่ที่เรโซแนนซ์ที่เปลี่ยนไป ในรูปที่ 2.18a นั้นได้แสดง วงจรสมมูลย์ของคริสตอล ส่วนการเปลี่ยนความถี่เรโซแนนซ์ ของ คริสตอล นั้นได้แสดงในรูป 2.18b กรณี โหมดอนุกรม และรูป 2.18c กรณี โหมดขนาน ในรูปที่ 2.19 นั้นเป็นหลักการทํางานของ ไดเรคเอฟเอ็ม ซึ่งทำการเปลี่ยนความถี่เรโซแนนซ์ของคริสตอลในโหมดอนุกรม เนื่องจากต้องการที่จะควบคุมความถี่ด้วยโวลท์เตจ จึงต้องใช้ ไดโอด แวริแคป แทนคาปาซิเตอร์ ซึ่งแวริแคปจะมีค่าของ C น้อยลงเมื่อโวลเตจมากขึ้น ในฟรีควเอนซีมอดูเลชันนั้นค่าของ เพาเวอร์สเปคตรัม ขึ้นอยู่กับมอดูเลชันอินเดกซ์

$$M_F = F/F_M \quad (2.25)$$

หากให้สัญญาณ  $V_M(t) = V_M \sin(\omega_M t)$  จะทำให้ได้สเปคตรัมดังสมการ 2.25

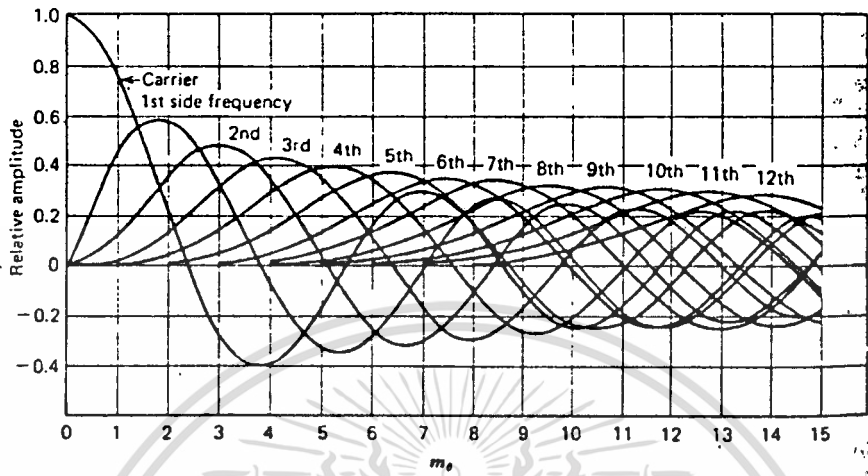
$$F_M(t) = V_C \{ J_0(M_F) \cos(\omega_c t) + J_1(M_F) [\cos((\omega_c + \omega_M)t) - \cos((\omega_c - \omega_M)t)] + J_2(M_F) [\cos((\omega_c + \omega_M)t) - \cos((\omega_c - \omega_M)t)] + \dots \} \quad (2.26)$$

ซึ่งค่าของ เพาเวอร์สเปคตรัม ขึ้นกับ เบสเซลฟังก์ชัน (BESSEL FUNCTION :  $J_n$ ) ดังในรูปที่ 2.20 ผลของ  $M_F$  ที่มีต่อ เพาเวอร์สเปคตรัม นั้นมีดังรูปที่ 2.21 โดยรูป 2.21a นั้น

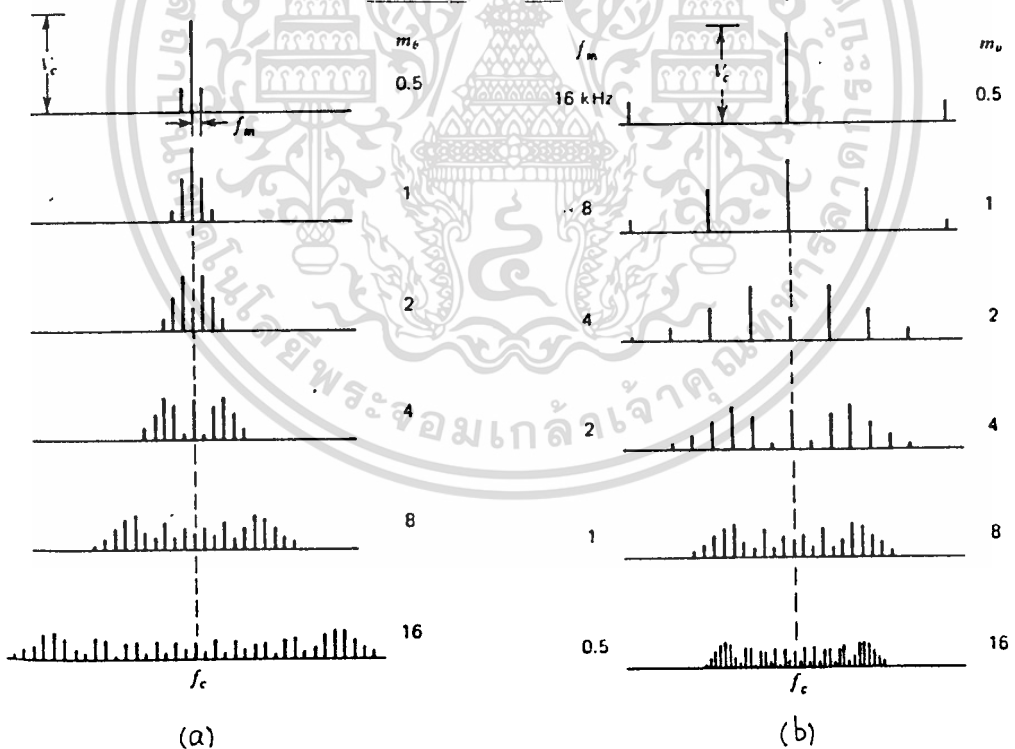
เป็นกรณีที่ค่าของ  $F_M$  มีค่าคงที่ส่วนค่าของ  $F$  เปลี่ยนไปทำให้เกิดค่า  $M_F$  ต่างๆ กันและได้ค่า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา-21-จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สเปกตรัมที่ต่างกัน ส่วนในรูปที่ 2.21b นั้นเป็นกรณีที่ค่าของ  $F_c$  คงที่แต่ค่าของ  $F_m$  เปลี่ยนไป ทำให้  $M_f$  ต่างกัน ก็จะได้ค่าของสเปกตรัมที่ไม่เหมือนกัน



รูปที่ 2.20 เบลสเฟสฟังก์ชัน

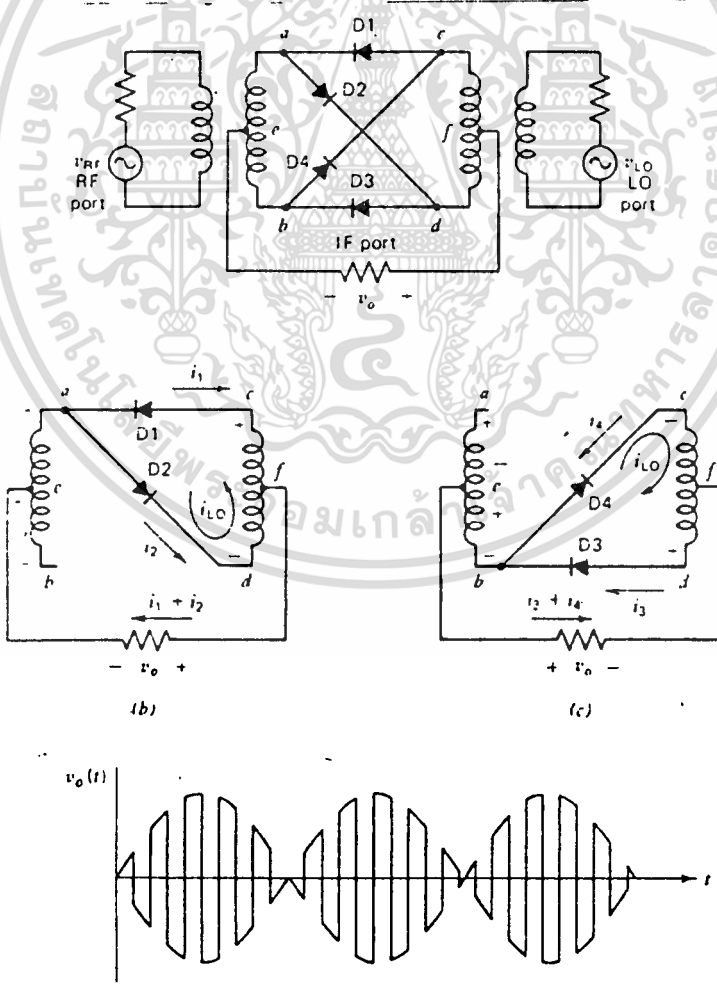


รูปที่ 2.21 เพาเวอร์สเปกตรัมของสัญญาณ เอฟเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา - 22 - ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.2 มิกเซอร์

วงจรมิกเซอร์ในเครื่องส่งนั้นมีหน้าที่ในการผสมสัญญาณจากอุปกรณ์สังเคราะห์ความถี่  $F_{syn}(n)$  เข้ากับสัญญาณจากวงจร ฟรีควเอนซี มอดูเลเตอร์ ซึ่งมีความถี่กลางที่  $F_c$  ดังนั้นเอาต์พุตของมิกเซอร์จึงมีค่าเป็น  $F_{syn}(n) + F_c$  และ  $F_{syn}(n) - F_c$  เนื่องจากว่าอุปกรณ์สังเคราะห์ความถี่นั้นมีช่องสัญญาณเป็นจำนวนมาก ซึ่งนับว่าเป็นข้อพิเศษในเครื่องส่งแบบ ฟรีควเอนซี ฮอปปีง ดังนั้นมิกเซอร์ที่ใช้ในเครื่องส่งนี้จึงจำเป็นต้องมีคุณสมบัติทางความถี่ที่ดี โดยควรให้ค่าคุณสมบัติต่างๆ ณ ความถี่ต่างๆ มีค่าใกล้เคียงกันตลอดช่วงความถี่ที่ใช้ งานมิกเซอร์ที่มีคุณสมบัติทางความถี่ดีนั่นก็คือ ดับเบิลบาลานซ์ไดโอดมิกเซอร์ ซึ่งให้ค่าของคุณสมบัติต่างๆ ณ ความถี่ต่างๆ มีค่าใกล้เคียงกันมาก ดังนั้นจึงจะขอกล่าวถึงหลักการทำงานของมิกเซอร์แบบนี้และข้อดีข้อเสีย เมื่อเทียบกับแบบอื่น



รูปที่ 2.22 แสดงถึงวงจร มิกเซอร์ และหลักการทำงานในกรณีต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -23- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร ดับเบิลบาลานซ์ไดโอดมิกเซอร์ ในรูป 2.22a นั้นจะประกอบไปด้วยอินพุทของ วงจรภาคอาร์เอฟ มาทำการมิกซ์เข้ากับวงจร โลกคอล ออสซิลเลเตอร์ เพื่อให้ได้สัญญาณที่  $F_{LO} + F_{RF}$  และ  $F_{LO} - F_{RF}$  ในที่นี้  $F_{LO}$  ก็คือความถี่ของอุปกรณ์สังเคราะห์ความถี่ และ  $F_{RF}$  ก็คือสัญญาณจากวงจร ฟรีควีนซี มอดูเลเตอร์ ที่ความถี่  $F_c$  นั้นเอง รูปที่ 2.22b และ 2.22c นั้นเป็นวงจรสมมูลย์ในกรณีที่  $F_{LO}$  อยู่ในเครื่องบวก และ เครื่องลบ จะพบว่าไดโอดจะทำหน้าที่คล้าย สวิตซ์ซึ่งในการนำกระแส และไม่นำกระแสในเครื่องบวก และเครื่องลบของ  $F_{LO}$  แต่  $F_{LO}$  นั้นจะต้องมีกำลังพอที่จะทำให้ไดโอดนำกระแสและไม่นำกระแสได้ จะพบว่าทั้งในกรณีที่  $F_{LO}$  เป็นบวกและลบจะเกิดกระแส  $I_{LO}$  ซึ่งเกิดจาก  $F_{LO}$  ไหลเป็นวงรอบทั้งสี่ ถ้าหากทั้งไดโอดและทรานสฟอร์มเมอร์มีความสมมาตรกันดีแล้ว ก็จะทำให้จุด a และ f กับจุด b และ f มีศักดาเท่ากันที่ความถี่  $F_{LO}$  จึงไม่มีสัญญาณจาก โลกคอลออสซิลเลเตอร์ไปรบกวน RF พอร์ตเลย กระแส  $I_1, I_2$  และ  $I_3, I_4$  นั้นเป็นกระแสอันเกิดจาก  $F_{RF}$  ผ่านไดโอด เข้าไปใน โลกคอลออสซิลเลเตอร์ทรานสฟอร์มเมอร์ ในทิศทางสวนกันไปยังโหลด ด้วยเหตุนี้หากการเซนเตอร์แทป (CENTER TAP) ของ ทรานสฟอร์มเมอร์ดีพอแล้ว จะทำให้โวลต์เตจที่ถูกเหนี่ยวนำขึ้นในส่วน โลกคอลออสซิลเลเตอร์ ทรานสฟอร์มเมอร์ เกิดการหักล้างกัน ไม่มีสัญญาณรบกวน โลกคอล พอร์ต โดยสัญญาณ อาร์เอฟ เลย ดังนั้นจึงเป็นการแยก (ISOLATE) อาร์เอฟพอร์ทและ โลกคอลพอร์ท ได้เป็นอย่างดี นอกจากนี้ ยังให้คุณสมบัติคงที่ในช่วงความถี่ที่กว้างมาก

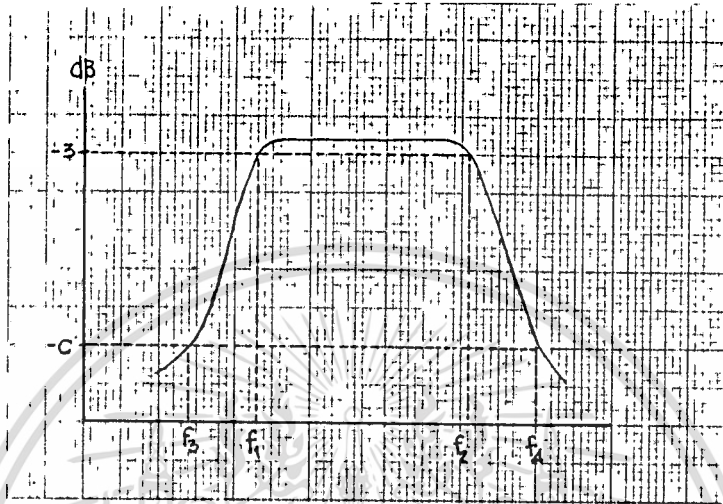
### 2.3.3 แบบด์พาสฟิลเตอร์

เนื่องจากเอาพุทของ มิกเซอร์ มีทั้งความถี่ที่ต้องการ  $F_{LO} + F_{RF}$  และความถี่ที่ไม่ต้องการ  $F_{LO} - F_{RF}$  และ ฯลฯ ทำให้ต้องสร้าง วงจรแบบด์พาสฟิลเตอร์กรองเอาเฉพาะความถี่ที่  $F_{LO} + F_{RF}$  เท่านั้นออกมาใช้งาน เนื่องจากในระบบ ฟรีควีนซี ออปบั้ง ใช้งานในช่วงความถี่ที่กว้างมากทำให้เครื่องส่งต้องมีคุณสมบัติทางความถี่ที่ดี โดยให้ค่าเอาท์พุทเท่ากันตลอดช่วงความถี่ใช้งาน ด้วยเหตุนี้จึงเลือกใช้ฟิลเตอร์แบบบัทเตอร์เวอร์ธ (BUTTERWORTH) ซึ่งให้ผลทางความถี่เรียบดี ดังนั้นจึงจะกล่าวถึงหลักการออกแบบ บัทเตอร์เวอร์ธ ฟิลเตอร์ ไว้บ้างพอสมควร

การออกแบบ แบบคัพลาสฟิลเตอร์แบบ บัทเตอร์เวอร์ธ

ในการออกแบบแบบคัพลาสฟิลเตอร์แบบ บัทเตอร์เวอร์ธ นั้นทำได้ดังนี้คือ

- 1) กำหนดคุณสมบัติทางความถี่ของฟิลเตอร์ที่ต้องการดังรูปที่ 2.23 แล้วคำนวณค่าต่างๆ ดังนี้คือ



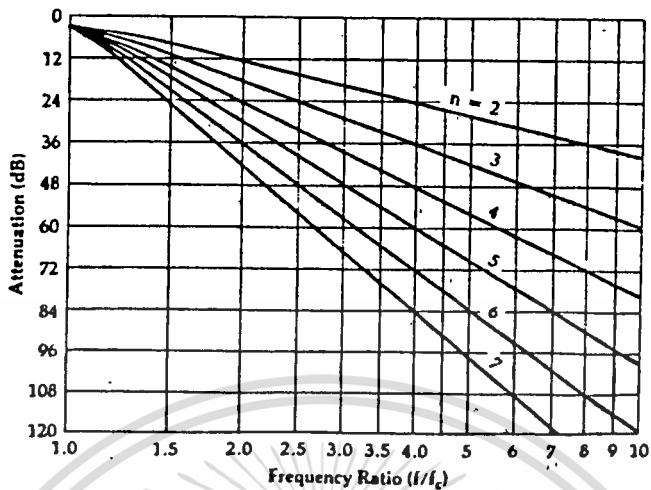
รูปที่ 2.23 คุณสมบัติทางความถี่ของ วงจรแบบคัพลาสฟิลเตอร์

$$F_0 = (F_1 * F_2)^{1/2} \quad (2.27)$$

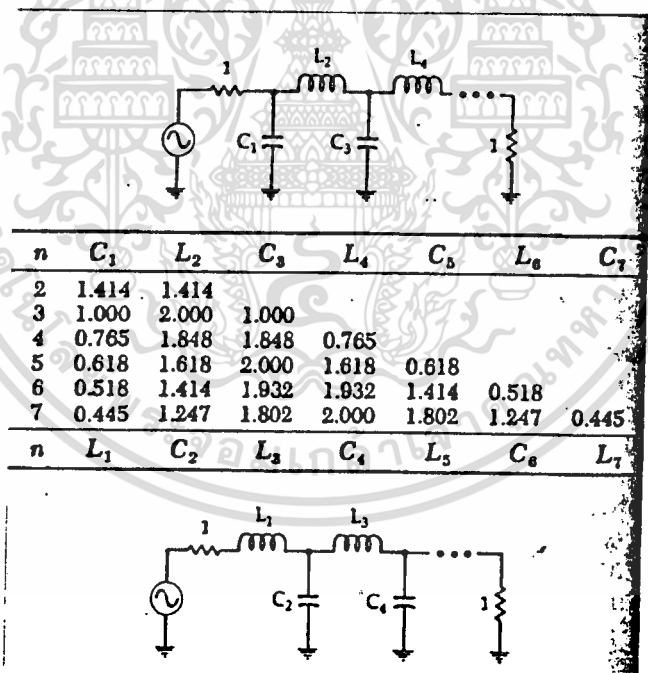
- เมื่อ ความถี่กลาง :  $F_0$   
 3Db แบนด์วิดท์ :  $BW = F_2 - F_1$   
 แบนด์วิดท์ที่จุดลดทอนที่ต้องการ :  $BW_c = F_4 - F_3$

2) ในรูปที่ 2.24 นั้นแสดงถึงค่าการลดทอนของสัญญาณที่จำนวน L, C ต่างๆ กัน และค่า  $BW_c/BW$  ต่างๆ ดังนั้นจึงทำการเลือกค่าของจำนวน L, C จากค่าของการลดทอนที่ต้องการ ณ ความถี่  $F_4$  และ  $F_3$  และค่าของ  $BW_c/BW$  ที่คำนวณได้ โดยควรให้ค่า L, C ที่เลือกนั้นให้ค่าของการลดทอนใกล้เคียงกับที่ได้เลือกไว้

3) ในรูปที่ 2.25 เป็นตารางค่า  $C_N$  และ  $L_N$  ของ วงจรกรองความถี่ต่ำแบบ บัทเตอร์เวอร์ธ ที่จำนวน L, C ต่างๆ ก่อนที่จะทำ แบบคัพลาสฟิลเตอร์ นั้นต้องทำ วงจรกรองความถี่ต่ำก่อนโดยการอ่านค่าของ  $C_N$  และ  $L_N$  จากตารางแล้วจึงเขียนเป็นวงจรดังรูป



รูปที่ 2.24 กราฟการลดทอน กับ  $F/F_c$  ที่จำนวนอวกฤณ์ต่างๆ



รูปที่ 2.25 ตารางแสดงค่า L, C ที่จำนวนอวกฤณ์ต่างๆ

4) ทำการแปลงวงจรกรองความถี่ต่ำที่ได้ในข้อ 3 ให้เป็นวงจรแบนด์พาส-ฟิลเตอร์ โดยการแปลงส่วนที่ขนานอยู่ให้เป็น พาราแลลเรโซแนนซ์ ที่ความถี่  $F_0$  และส่วนที่อนุกรมอยู่ให้แปลงเป็น ซีรีย์เรโซแนนซ์ ที่ความถี่  $F_0$  โดยก่อนที่จะทำการแปลงนั้นจำเป็นที่จะต้องทำการแปลงค่าของ  $C_N$  และ  $L_N$  ให้เป็น C และ L ก่อนดังสมการที่ 2.28 และ 2.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา-26- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณี อุปกรณ์ต่อขนาน แปลงเป็น พาราแลลเรโซแนนซ์

$$C = C_N / (2 * \pi * R * B) \quad L = R * B / (2 * \pi * F_o^2 * L_N) \quad (2.28)$$

กรณี อุปกรณ์ต่ออนุกรม แปลงเป็น ซีรีย์เรโซแนนซ์

$$C = B / (2 * \pi * F_o^2 * L_N) \quad L = R * L_N / (2 * \pi * B) \quad (2.29)$$

เมื่อ R คือรีซิสแตนซ์ที่ อินพุท และ เอาท์พุท

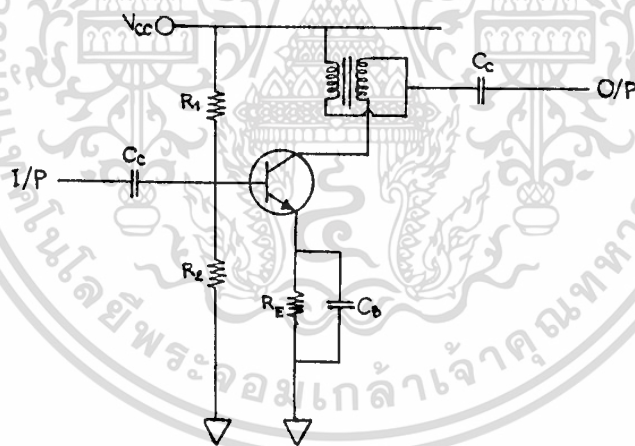
$F_o$  = ความถี่กลาง

B = แบนด์วิดท์

$C_N, L_N = C, L$  ที่อ่านจากตาราง

### 2.3.4 วงจรขยายสัญญาณ

เนื่องจากขนาดของสัญญาณที่ออกจาก มิกเซอร์ และผ่านแบนด์พาสฟิลเตอร์มานั้นมีค่าของเอาท์พุทเพาเวอร์ต่ำไม่เพียงพอที่จะนำไปออกอากาศได้ นอกจากนี้ยังจำเป็นที่จะต้องทำให้คุณสมบัติทางความถี่ที่ติดต่อกับนั้นคือ ให้ค่าของเอาท์พุทเท่ากันตลอดช่วงความถี่ที่ใช้งาน แต่ว่าในโครงการนี้ไม่ต้องการเอาท์พุทเพาเวอร์มากนักจึงได้ใช้ วงจรขยายคลาสเอ ดังรูปที่ 2.26



รูปที่ 2.26 วงจรขยายสัญญาณ

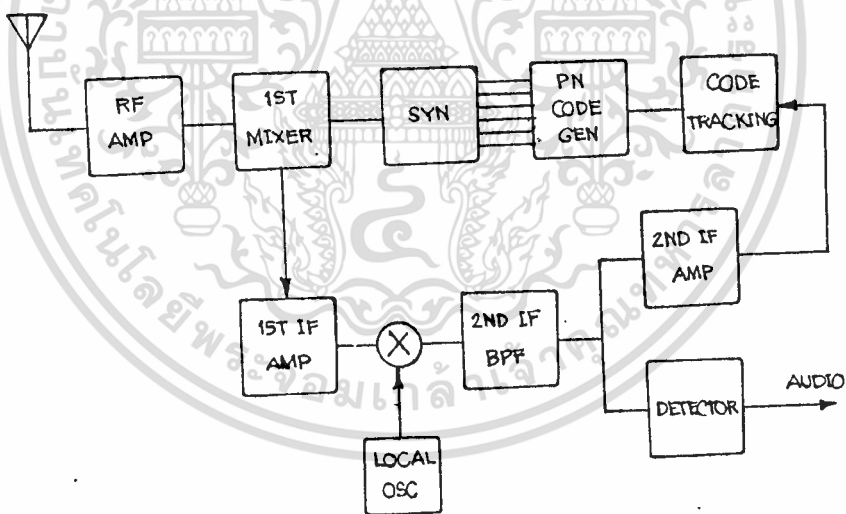
### 2.3.5 สัญญาณนาฬิกา

ในการส่งสัญญาณในระบบ ฟูรีแควนซ์ฮอปปีงนั้น ความเร็วในการฮอปปีง ขึ้นอยู่กับสัญญาณนาฬิกาที่เข้ามาควบคุม ดังนั้นสัญญาณนาฬิกาที่ใช้จึงต้องมีความแน่นอนสูงแต่ก็เป็นสัญญาณที่มีความถี่ต่ำมากมีไว้บ่อนให้กับอุปกรณ์ผลิตโค้ด ด้วยเหตุนี้วงจรกำเนิดสัญญาณนาฬิกาจึงควรได้ความถี่จาก คริสตอล ซึ่งให้ค่าของความถี่ที่แน่นอน แต่เนื่องจากคริสตอล ออสซิลเลเตอร์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้กำเนิดสัญญาณที่มีความถี่ที่สูง ดังนั้นจึงต้องใช้วงจรหารมาช่วยในการหารความถี่ของคริสตอล ออสซิลเลเตอร์ มาเป็นความถี่ที่ต้องการ

## 2.4 เครื่องรับ

ในระบบเครื่องรับแบบ ฟรีควเอนซี ฮอปปีง จะใช้หลักการในทำนองเดียวกับกรณีของ เครื่องส่ง โดยสัญญาณที่ถูกส่งมาจากเครื่องส่งจะถูกรับเข้ามายังภาค อาร์เอฟแอมป์ จากนั้น นำสัญญาณที่รับได้มาทำการมิกซ์รวมกับความถี่จากอุปกรณ์สังเคราะห์ความถี่ เพื่อให้ได้สัญญาณ 1ST IF ออกมาซึ่งเป็นผลต่างระหว่างความถี่ที่รับได้กับความถี่ของอุปกรณ์สังเคราะห์ความถี่ และเนื่องจากการรับสัญญาณจากเครื่องส่งนั้นอยู่ในช่วงความถี่ที่กว้างมาก และมีช่องสัญญาณ จำนวนมาก ด้วยเหตุนี้วงจร อาร์เอฟแอมป์ และ มิกเซอร์ จำเป็นที่จะต้องถูกสร้างขึ้นให้มี คุณสมบัติทางความถี่ที่ดีโดยให้ค่าของเอทเทนท์เท่ากันตลอดช่วงความถี่ที่ใช้งาน



รูปที่ 2.27 ब्ल็คไดอแกรมของ เครื่องรับแบบฟรีควเอนซีฮอปปีง

ในกรณีที่เครื่องส่งและเครื่องรับทำงานที่ช่องสัญญาณเดียวกันแล้วก็จะทำให้ที่เอาท์พุท ของ มิกเซอร์ มีสัญญาณที่ความถี่ 1st IF ออกมาแต่เนื่องจากช่องสัญญาณที่ใช้ในระบบมักจะมี แบนวิดธ์แคบมาก หากแก่การสร้าง ฟิลเตอร์ จึงได้ทำการมิกซ์ครั้งที่สอง เพื่อให้ได้สัญญาณที่ 2nd IF ซึ่งเป็นความถี่ที่ต่ำกว่ามาก ง่ายแก่การหาฟิลเตอร์มาใช้ในการกรองความถี่ที่ 2nd IF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่มีแบนวิดท์แคบนี้ และสามารถแยกความแตกต่างได้ดี ซึ่งจะมีประโยชน์อย่างมากทั้งในส่วนของการนำไปใช้ในวงจรโค๊ดแทรกคั้ง และการนำไปใช้ในการหาสัญญาณเสียงต่อไป

สัญญาณ 2nd IF ที่ได้นี้จะถูกนำไปแบ่งเป็น 2 ส่วน ส่วนหนึ่งนั้นนำไปทำการตีมอดูเลตสัญญาณเอพเอ็มเพื่อตีเทคสัญญาณเสียง ส่วนอีกส่วนหนึ่งนั้นจะนำไปขยายจนค่าของเอาท์พุทมีค่าสูงพอที่จะนำไปใช้ในวงจรโค๊ดแทรกคั้ง ในขณะที่เครื่องรับและเครื่องส่งมีการรับส่งที่ความถี่เดียวกันนั้นจะทำให้ได้ความถี่ 2nd IF ที่สูงมากแต่ในขณะที่ผิดช่องสัญญาณกันก็จะทำให้ได้สัญญาณ 2nd IF ที่ต่ำมากเช่นกัน ซึ่งในการรับ-ส่งแบบ ฟรีควเอนซีฮอปปีงนั้น หากความเร็วหรือเฟสของการฮอปปีงของเครื่องรับเกิดการผิดไปจากเครื่องส่ง ก็จะเกิดการรับไม่ได้ขึ้นในบางขณะ วงจรโค๊ดแทรกคั้งจะนำข้อมูลการรับส่งเหล่านี้ไปทำการวิเคราะห์และเปลี่ยนแปลงความเร็วในการ ฮอปปีงให้ตรงกับของเครื่องส่ง

ในโครงการนี้เนื่องจากต้องการตัดปัญหาความยุ่งยากในการสร้าง อาร์เอฟแอมป์ให้มีคุณสมบัตินั้นที่ดี จึงได้ตัดส่วนของ อาร์เอฟแอมป์ทิ้งไป และต่อสายอากาศเข้ากับมิกเซอร์ โดยตรง

#### 2.4.1 1st มิกเซอร์

เนื่องจากการสื่อสารแบบ ฟรีควเอนซีฮอปปีงนี้ เป็นระบบการสื่อสารที่มีจำนวนช่องสัญญาณเป็นจำนวนมาก จึงครอบคลุมความถี่กว้างมาก ด้วยเหตุนี้เครื่องรับจึงจำเป็นต้องมีคุณสมบัติทางความถี่ที่ดี โดยควรให้ค่าของเอาท์พุทเฟาเวอร์ที่ความถี่ต่างๆมีค่าเท่ากันตลอดช่วงความถี่ที่ใช้งาน ซึ่งในเครื่องรับนั้น อาร์เอฟแอมป์ และ มิกเซอร์ เป็นอุปกรณ์ที่กำหนดความถี่ของเครื่องรับ แต่เนื่องจากในโครงการนี้ได้ตัด อาร์เอฟแอมป์ทิ้งไป ดังนั้นคุณสมบัตินั้นของเครื่องรับจึงขึ้นอยู่กับ มิกเซอร์เท่านั้น ด้วยเหตุนี้จึงเลือกใช้ มิกเซอร์แบบดับเบิลบาลานซ์ไดโอดมิกเซอร์ ซึ่งมีคุณสมบัตินั้นที่ดีมาก และ มีการรบกวนระหว่างสัญญาณภาค อาร์เอฟ กับ โลคอล ออสซิลเลเตอร์ น้อยมาก

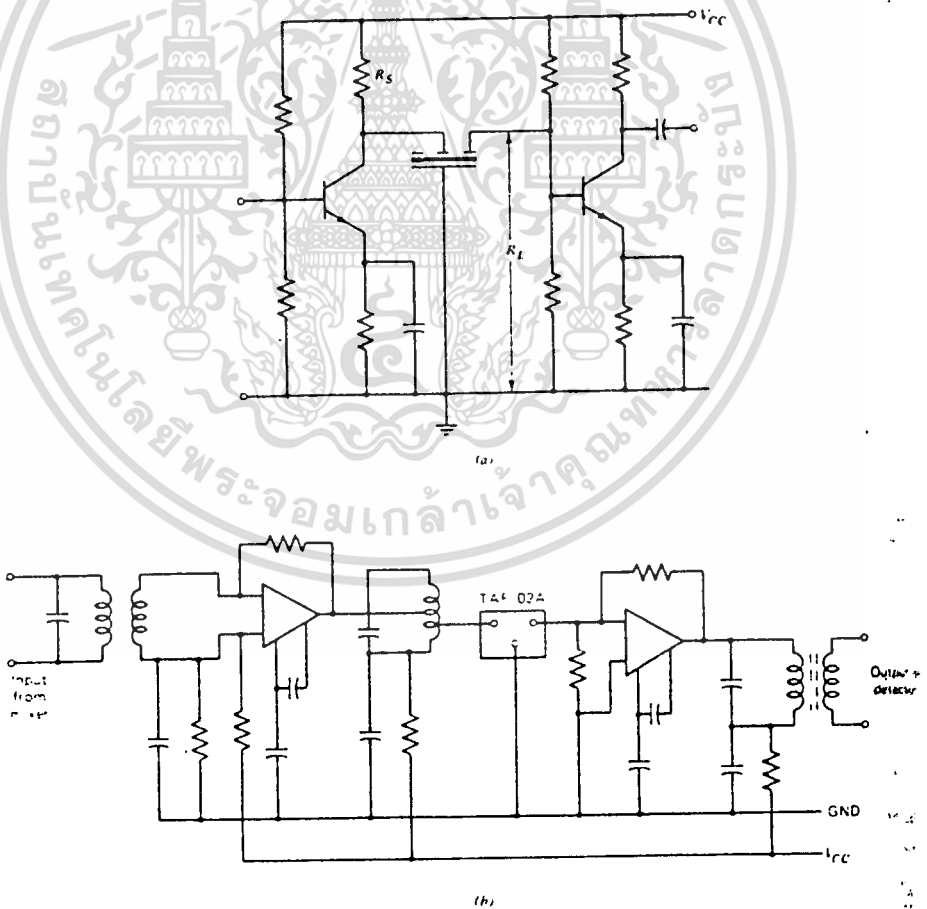
วงจร 1st มิกเซอร์ ที่อยู่ในเครื่องรับนี้จะทำหน้าที่ในการลดความถี่ของสัญญาณที่ถูกส่งมาลงมาที่ความถี่ 1st IF ที่ได้ตั้งไว้ทำให้สามารถรับสัญญาณจากช่องสัญญาณใดๆก็ได้ โดยการเปลี่ยนความถี่ของอุปกรณ์ส่งเคราะห์ความถี่ สัญญาณ อาร์เอฟ ที่ อาร์เอฟพอร์ท จะถูกมิกซ์รวมกับความถี่ของอุปกรณ์ส่งเคราะห์ ทำให้ได้สัญญาณที่  $F_{RF} - F_{LO}$  ซึ่งมีค่าเท่ากับ  $F_{IF}$  และความถี่ที่  $F_{RF} + F_{LO}$  แต่ในเครื่องรับจะทำการกรองและขยายเฉพาะที่ความถี่ IF เท่านั้นไปใช้งาน สัญญาณ 1st IF ที่ได้จาก มิกเซอร์นี้จะเกิดการสูญเสียอันเนื่องมาจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

คอนเวอร์ชัน ลอส ทั้งนี้เพราะว่าอุปกรณ์ภายใน มิกเซอร์ แบบนี้เป็นแพลสลิฟทั้งหมด ซึ่งจะต่างจาก มิกเซอร์ ที่ใช้อุปกรณ์เป็นแบบแอดทีปที่ให้ อัตราการขยายออกมา

### 2.4.2 1st IF แอมป์

เนื่องสัญญาณความถี่ IF ที่ได้ออกมาจาก มิกเซอร์นั้นโดยทั่วไปจะมีค่าน้อยมากคือ ประมาณ  $-50$  Dbm ถึง  $-60$  Dbm ซึ่งไม่เพียงพอที่จะนำไปใช้ในส่วนอื่นใดได้ จึงจะทำการขยายเพื่อให้มีเพาเวอร์เพิ่มขึ้นมากพอที่จะนำไปใช้ในวงจรส่วนต่อไปได้ ดังนั้น 1st IF - แอมป์จึงเป็นส่วนสำคัญในการกำหนดความไวในการรับสัญญาณ หรือระดับสัญญาณต่ำสุดที่ยังคงสามารถรับได้ ด้วยเหตุนี้การสร้าง 1st IF แอมป์ จึงจำเป็นที่จะต้องทำการขยายเฉพาะความถี่ IF เท่านั้น และให้ค่าอัตราการขยายที่สูงมากด้วย โดยทั่วไป ประมาณ  $40$  Db ถึง  $60$  Db



รูปที่ 2.28 วงจรไอเอฟแอมป์

รูปที่ 2.28 แสดงถึงตัวอย่างของวงจร IF แอมป์ ซึ่งใช้การแอมป์ 2 ครั้ง โดยมี เซรามิค ฟิลเตอร์ เป็นตัวคัปปลิงจากสเตจหนึ่งไปอีกลสเตจหนึ่ง ทำให้คุณสมบัติในการแอมป์ สัญญาณในทางความถี่เป็นแบบแบนด์พาสฟิลเตอร์ โดยในรูป a นั้นเป็นกรณีทรานซิสเตอร์ขยาย และในรูป b เป็นวงจรที่ใช้ IC เป็นแอมป์รีไฟร์เออร์ ในวงจร IF แอมป์ที่ใช้ เซรามิค-ฟิลเตอร์ นั้นมีข้อเสียก็คือจะมีการสูญเสียในตัว เซรามิค ฟิลเตอร์ ทำให้อัตราการขยายรวม ของวงจรลดลงกว่าที่ควรจะเป็น แต่จะสามารถแบ่งแยกความแตกต่างของสัญญาณได้ดี

### 2.4.3 2nd มิกเซอร์, 2nd IF แบนด์พาสฟิลเตอร์, 2nd IF แอมป์

เนื่องจากเครื่องรับแบบ ฟรีควเอนซี ออปป์ิ้ง นั้นมีช่องสัญญาณจำนวนมาก แต่ไว้ในแต่ละช่องสัญญาณนั้นมีแบนด์วิดธ์แคบมาก ดังนั้นการหาแบนด์พาสฟิลเตอร์เพื่อนำมาใช้ในการกรองเฉพาะช่องสัญญาณที่ต้องการ และแบ่งแยกกันการรบกวนจากช่องสัญญาณใกล้เคียงนั้นทำได้ยากที่ระดับความถี่ 1st IF ดังนั้นจึงต้องทำการ มิกซ์ ครั้งที่ 2 เพื่อให้ความถี่ IF มีค่าลดลงอยู่ในช่วงความถี่ที่สามารถหา ฟิลเตอร์ มาใช้งานได้ ดังแสดงในรูปที่ 2.27

ส่วนของวงจร 2nd IF แอมป์ นั้นเป็นส่วนของวงจรที่ทำการขยายสัญญาณ 2nd IF จนมีขนาดเพียงพอที่จะนำไปใช้ในวงจรไดคัทแทรกคิง ได้ต่อไป

### 2.4.4 ควอดราเจอร์ ดีเทคเตอร์

ควอดราเจอร์ ดีเทคเตอร์ นั้นเป็นการดีมอดูเลตสัญญาณ เอฟเอ็ม แบบหนึ่ง ซึ่งได้มีบล็อคไดอแกรม ของ ควอดราเจอร์ ดีเทคเตอร์ ได้แสดงไว้ในรูปที่ 2.29 มีหลักการทำงานดังนี้คือ สัญญาณเอฟเอ็มที่อินพุตเข้ามานั้นจะถูกแยกเป็น 2 ส่วน โดยส่วนหนึ่งนั้นนำไปเข้าอานาลอกมัลติพลายเออร์ อีกส่วนนั้นนำไปเข้าวงจร เฟลซิม โดยจะขึ้นไป  $90^\circ$  บวกกับเฟลซิม อันเนื่องมาจากการเบี่ยงเบนของความถี่ของสัญญาณ เอฟเอ็ม ที่เข้ามาไปจากความถี่กลาง  $f_0$  จากนั้นจึงนำสัญญาณนี้ไปเข้า อานาลอกมัลติพลายเออร์ เช่นกัน ผลของการคูณกันของสัญญาณทั้งสอง จะมีส่วนของสัญญาณเสียงออกมาด้วย จึงจะทำการกรองเฉพาะสัญญาณเสียงซึ่งเป็นช่วงความถี่ต่ำออกมา หลักการดังกล่าวอาจนำมาเขียนเป็นสมการได้ดังนี้คือ

$$\text{ถ้า เฟลเนื่องจากวงจรเฟลซิมเป็น} \quad \theta = \pi/2 - k*(w - w_0) = \pi/2 - k* w$$

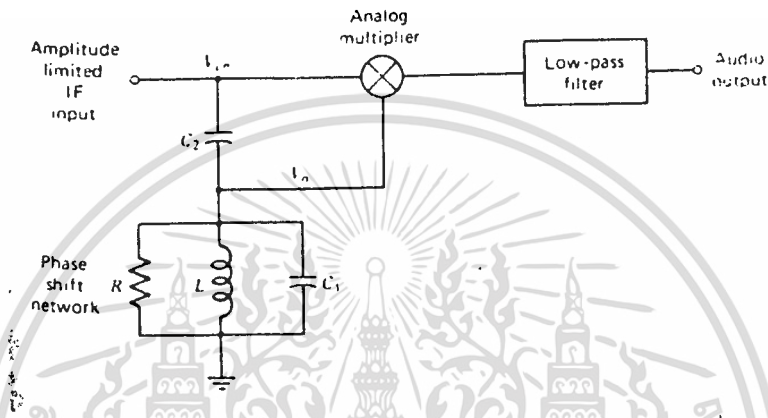
$$\text{สัญญาณอินพุต เอฟเอ็ม} \quad v_o * \sin(w*t)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และห้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

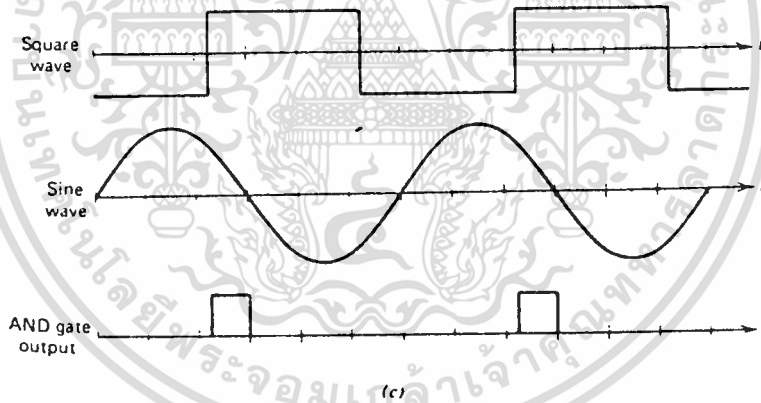
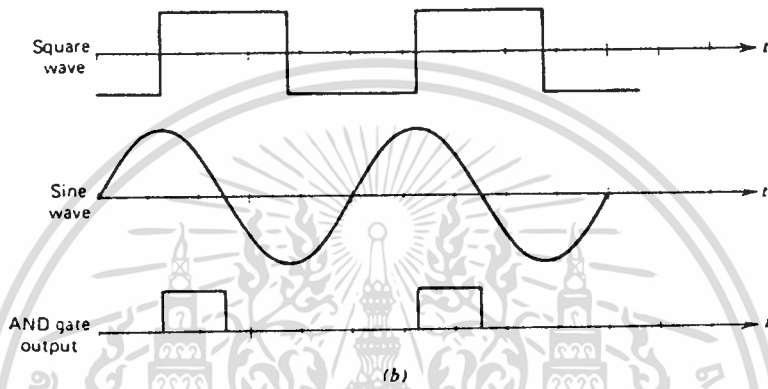
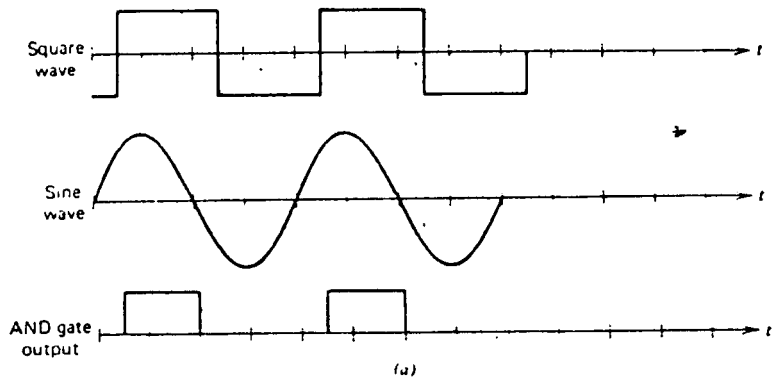
ผ่านวงจรเฟสชิฟ  $V_o \cdot \sin(\omega t + \pi/2 - K \cdot \omega) = V_o \cdot \cos(\omega t - K \cdot \omega)$   
 เมื่อ 2 สัญญาณคูณกันจะได้  $V_o^2 \cdot \sin(\omega t) \cdot \cos(\omega t - K \cdot \omega)$   
 ซึ่งจะมีผลของสัญญาณความถี่ต่ำออกมาคือ  $-V_o^2 \cdot \sin(K \cdot \omega) / 2$   
 ถ้า  $K \cdot \omega < 0.25 \text{ RAD}$   $\sin(K \cdot \omega) = K \cdot \omega$

ซึ่งนั่นก็คือการ ดีเทคสัญญาณออกมาได้นั่นเอง ดังนั้นในการใช้งาน คิวคตราเจอร์ ดีเทคเตอร์ นั้นจะให้คุณภาพเสียงที่ดีก็ต่อเมื่อมีการเบี่ยงเบนความถี่ของเอฟเอ็มต่ำนั่นเอง



รูปที่ 2.29 บล็อกไดโอดแอมพลิจูดของคิวคตราเจอร์ดีเทคเตอร์ แต่ในวงจร IC นั้นจะใช้ แอนเกท แทนวงจรถอนาลอกมัลติพลายเออร์ โดยแอนเกท

นั้นจะให้ค่าของเอาต์พุตเป็น +5 โวลต์ เมื่อสัญญาณอินพุตเป็นบวกทั้งคู่ นอกนั้นเป็น 0 โวลต์ รูปที่ 2.30 เป็นสัญญาณแสดงการทำงานของ คิวคตราเจอร์ ดีเทคเตอร์ ที่เฟสชิฟต่างกัน จะเห็นได้ว่าเอาต์พุตจะให้ช่วง +5 โวลต์ที่กว้างหรือแคบขึ้นอยู่กับความถี่ของสัญญาณเอฟเอ็มที่ เบี่ยงเบนไปจากความถี่กลาง ผลของการกรองความถี่ต่ำของสัญญาณเอาต์พุตนี้ จะทำให้ได้ สัญญาณเสียงออกมา



รูปที่ 2.30 สัญญาณของควอดร่าเจอร์ดีเทคเตอร์เมื่อ (a) เฟสชิฟ  $45^\circ$  ( $\omega > \omega_0$ )

(b) เฟสชิฟ  $90^\circ$  ( $\omega = \omega_0$ ) (c) เฟสชิฟ  $135^\circ$  ( $\omega < \omega_0$ )

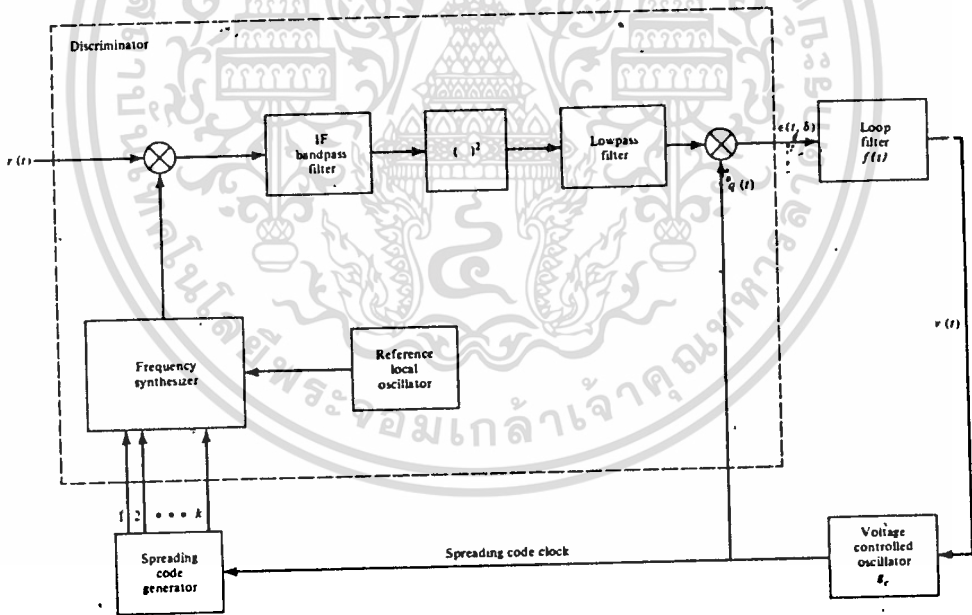
## 2.5 โค้ดแทรกคั้ง

โค้ดแทรกคั้งนั้นเป็นส่วนที่ทำหน้าที่ในการควบคุมการฮอปบั้ง ในระบบ ฟรีควเอนซี-ฮอปบั้ง ของเครื่องรับให้มีความใกล้เคียงหรือพร้อมกันกับการ ฮอปบั้ง ของเครื่องส่งมากที่สุดเท่าที่จะทำได้ โดยการนำเอาผลของสมการการรับของเครื่องรับ ณ. เวลาต่างๆ มาเป็นข้อมูลในการปรับปรุงความเร็วและเฟสของการ ฮอปบั้ง ของเครื่องรับให้มีความพร้อมกับการส่งมากที่สุดตลอดเวลา

### ระบบ ไทม์-แชร์-เออร์ลี่-เลท-นอนโคฮีเลนท์-โค้ดแทรกคั้ง

(TIME-SHARED-EARLY-LATE-NONCOHERENT-CODE-TRACKING)

หรือ ระบบ ไทม์-แชร์-เออร์ลี่-เลท นี้เป็นระบบที่ได้พัฒนามาจากแบบ ฟูลไทม์(FULL TIME) โดยในที่นี้จะไม่ขอกกล่าวถึงแบบ ฟูลไทม์แต่จะขอกกล่าวถึงเฉพาะแบบ ไทม์-แชร์-เออร์ลี่-เลท เท่านั้น



รูปที่ 2.31 บล็อกไดอะแกรมของระบบไทม์-แชร์-เออร์ลี่-เลท-นอนโคฮีเลนท์-โค้ดแทรกคั้ง

รูปที่ 2.31 , 2.32 และ 2.33 นั้นเป็นรูปที่ประกอบกันในการอธิบายถึงหลักการทำงานของ ไทม์-แชร์-เออร์ลี่-เลท ในรูปที่ 2.31 เป็น บล็อกไดอะแกรม ของโค้ดแทรกคั้งระบบนี้ ส่วนรูปที่ 2.32 นั้นอธิบายถึงหลักการทำงานของ ระบบไทม์-แชร์-เออร์ลี่-เลท และในรูปที่ 2.33 นั้นเป็นสัญญาณที่จุดต่างๆของระบบโค้ดแทรกคั้งที่กำลังกล่าวถึงอยู่นี้ ส่วนใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.32 และ 2.33 นั้นจะสามารถอธิบายถึงหลักการทำงานของระบบโค๊ดแทรกคั้งแบบนี้ได้เป็นอย่างดี จากรูปที่ 2.32 นั้นจะเห็นได้ว่า ณ เวลาต่างๆ กัน ความถี่ของสัญญาณที่ส่งเข้ามา นั้น จะอยู่ที่ความถี่ต่างๆกันตามการออบบิ่งของเครื่องส่ง ซึ่งความเร็วในการออบบิ่งของเครื่องส่งนี้จะแน่นอนและคงที่ตลอดเวลา และถ้าหากการส่งของเครื่องส่งและการรับของเครื่องรับเกิดขึ้นที่ช่องสัญญาณเดียวกัน ก็จะทำให้มีสัญญาณที่ ความถี่ ไอเอฟ ขึ้นมา ดังนั้นหากความเร็วของการออบบิ่ง ของเครื่องส่งและเครื่องรับตรงกันแล้วก็จะทำให้ได้สัญญาณ ไอเอฟ ตลอดเวลาแต่อย่างไรก็ตามถึงแม้ว่าเราจะทำให้ความเร็วของการออบบิ่ง ทั้งเครื่องรับ และเครื่องส่งตรงกันแล้วก็ตาม ตำแหน่งของโค๊ดและเฟสของการออบบิ่ง ก็เป็นเหตุผลสำคัญที่ทำให้ไม่สามารถรับสัญญาณได้ไปชั่วขณะหนึ่ง ซึ่งเวลาที่รับสัญญาณไม่ได้นั้นจะมากหรือน้อย ขึ้นอยู่กับความมากน้อยของเฟสที่แตกต่างกันของเครื่องส่งและเครื่องรับ ด้วยเหตุนี้ โค๊ดแทรกคั้งจึงทำหน้าที่ในการปรับความเร็วและเฟสของการ ออบบิ่ง ให้ตรงกัน โดยมีข้อแม้ว่าตำแหน่งของโค๊ดจะต้องตรงกันอยู่ก่อนแล้ว

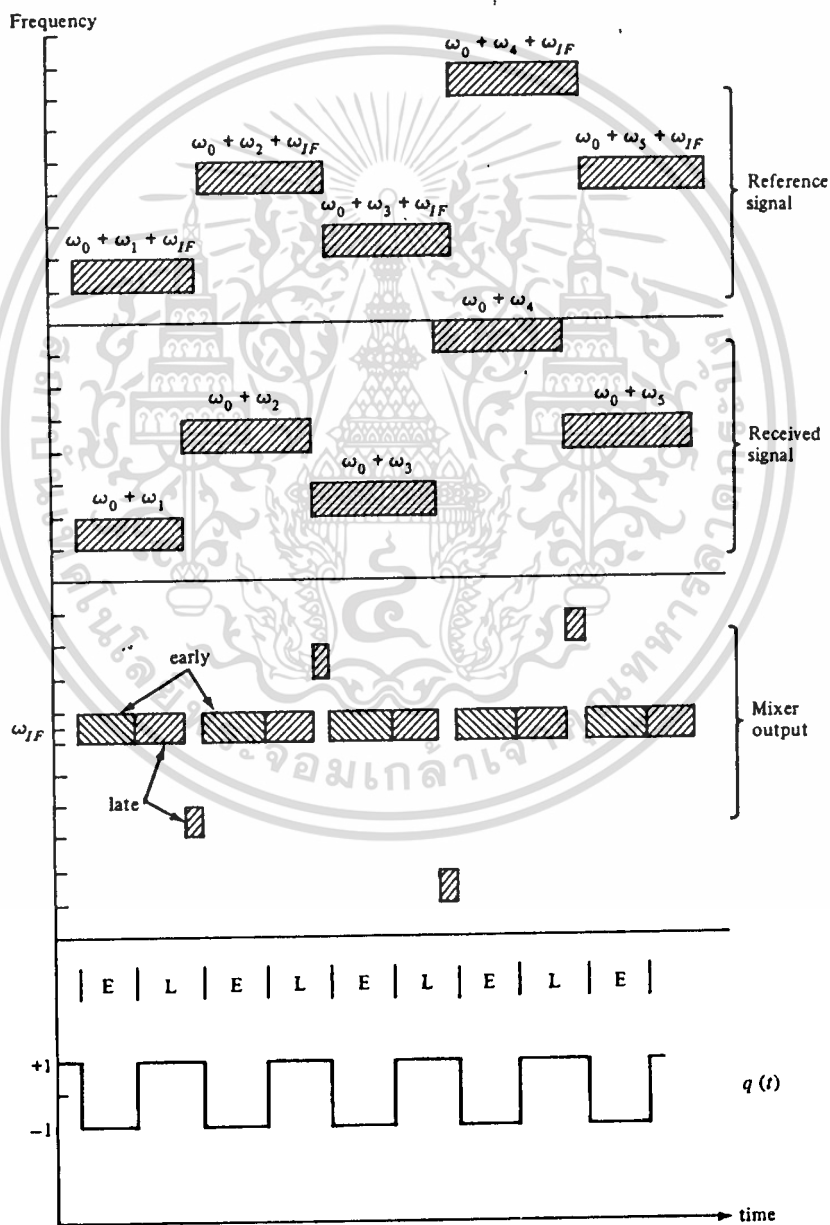
การทำงานของระบบโค๊ดแทรกคั้งแบบนี้จะเริ่มด้วย การที่มีสัญญาณจากเครื่องส่งแล้วเครื่องรับสามารถรับได้ สมมุติว่าเป็น  $\omega_0 + \omega_1$  หากอุปกรณ์ส่งเคราะห์ความถี่ ของเครื่องรับและเครื่องส่งมีค่าตรงกันแล้ว ในกรณีนี้อุปกรณ์ส่งเคราะห์ความถี่จะผลิตความถี่  $\omega_0 + \omega_1 - \omega_1 = \omega_0$  ดังนั้นก็จะมีผลทำให้ มิกเซอร์ ผลิตสัญญาณที่ความถี่ ไอเอฟ ออกมา โดยไอเอฟแบนพาสฟิลเตอร์ จะทำหน้าที่ในการกรองเอาเฉพาะความถี่ไอเอฟออกมา และแยกความแตกต่างของช่องสัญญาณใกล้เคียงกัน ส่วนวงจร  $( )^2$  และวงจรกรองความถี่ต่ำนั้นก็คือ ส่วนของเอนวิลอปดีเทคเตอร์ (ENVELOPE DETECTOR) ซึ่งจะทำกราดิตรวจว่าในขณะที่มีสัญญาณที่ตรงช่องสัญญาณมาหรือไม่ สัญญาณในส่วนนี้ได้แสดงไว้ในรูป 2.33 เป็นการแสดงสภาวะการรับส่งของ เครื่องรับนั่นเอง ดังนั้นจะเห็นได้ว่าเราสามารถที่จะบอกได้ถึงความต่างเฟสจากการ เปรียบเทียบดูสัญญาณที่ ออกจากเอนวิลอปดีเทคเตอร์กับสัญญาณนาฬิกาของเครื่องรับ ซึ่งสามารถทำได้โดยการนำสัญญาณนาฬิกา  $\cos(\omega_c t)$  ซึ่งมีลักษณะ  $+1$  หรือ  $-1$  มาคูณกับสัญญาณที่ออกจากเอนวิลอปดีเทคเตอร์ซึ่งจะได้สัญญาณดังรูป 2.33 เราอาจแบ่งแยกพิจารณาออกได้เป็น 3 กรณี ดังนี้คือ

- 1) กรณีเฟสเครื่องรับช้ากว่าเครื่องส่ง (LATE) ซึ่งเกิดขึ้นดังรูป 2.33 จะพบว่ารูปของสัญญาณจากวงจรคูณนั้นจะมีช่วงเวลาที่ เป็น  $+1$  มากกว่าช่วงที่เป็น  $-1$  ทำให้เมื่อได้ผ่านสัญญาณนี้ไปเข้า ลูปฟิลเตอร์ เพื่อไปควบคุม VCO นั้นจะทำให้ VCO เพิ่มความถี่สูงขึ้น เพื่อทำการแก้ไขเฟสของการออบบิ่งที่ช้ากว่าด้านเครื่องส่งอยู่

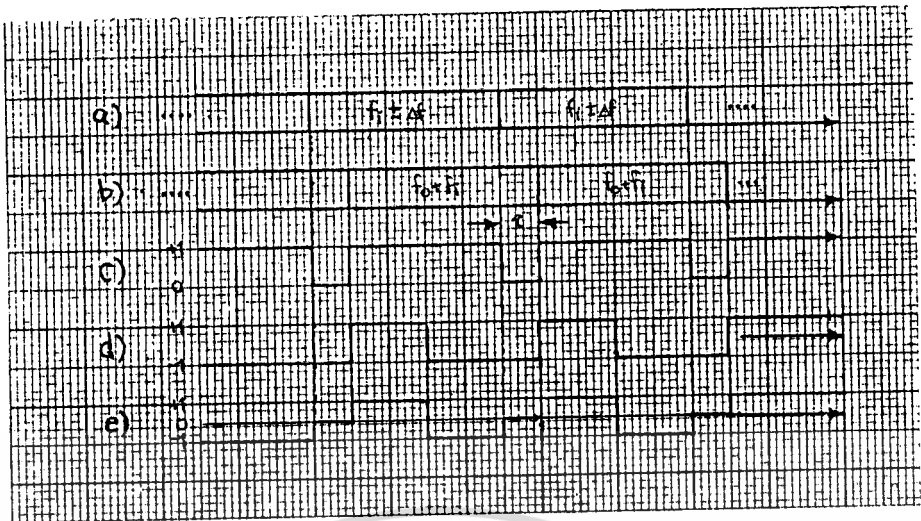
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2) กรณีเฟสของเครื่องรับเร็วกว่าเครื่องส่ง (EARLY) ก็จะเป็นในทำนองกลับกันกับรูป 2.33 คือในกรณีนี้จะเกิดช่วงที่เป็น +1 น้อยกว่า -1 ทำให้เมื่อผ่านสัญญาณนี้ให้วงจรลูบฟิลเตอร์ เพื่อไปควบคุม VCO นั้นจะทำให้ VCO ลดความถี่ลงเพื่อเป็นการแก้ไขเฟสของการขอบีง ที่เร็วกว่าด้านเครื่องส่งอยู่

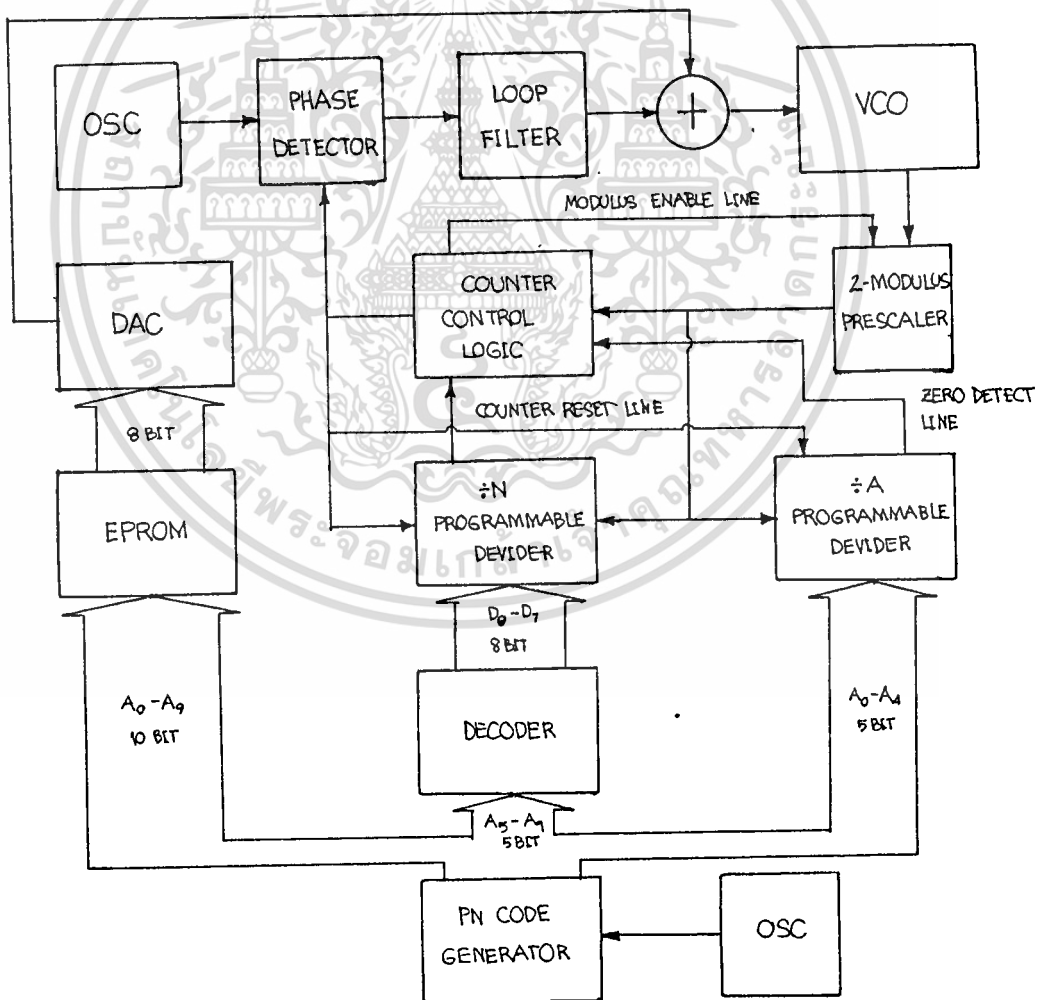
3) กรณีเฟสตรงกันซึ่งจะทำให้ ช่วงเวลาที่ เป็น +1 และ -1 นั้นมีค่าเท่ากันและรับสัญญาณได้ตลอดเวลา เมื่อผ่านลูบฟิลเตอร์ไปควบคุม VCO นั้นจะให้ความถี่ออกมาที่มีค่าเท่ากับความเร็วของการขอบีง ของเครื่องส่ง



รูปที่ 2.32 หลักการทำงานของระบบโทม-แซร์-เออร์ลี-เลท-นอนโคอี เลนท-ไคต์แทรกคัง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา แสง-36-อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.33 สัญญาณที่จุดต่างๆของระบบโวม์-แซร์-เออร์ลี่-เลท-นอนโคอี เลนทร์-โค้ดแทรกคั้ง



รูป 3.1 แสดง บล็อกไดอแกรม อุปกรณ์สังเคราะห์ความถี่

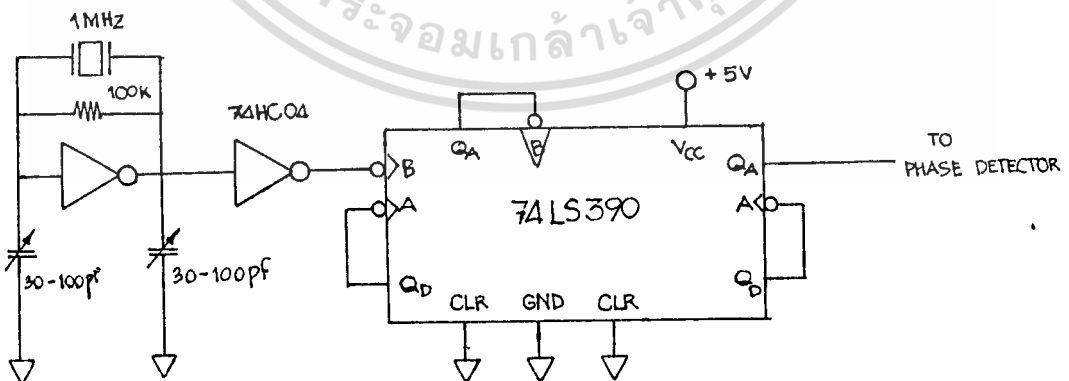
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา -37- อย่างไรก็ตามถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

### การออกแบบวงจร

#### 3.1 วงจรสังเคราะห์ความถี่

3.1.1 วงจรกำเนิดสัญญาณความถี่อ้างอิง (REFERENCE FREQUENCY) เนื่องจากอุปกรณ์สังเคราะห์ความถี่ในโครงการนี้มีจำนวนช่องสัญญาณ ถึง  $10^{24}$  ช่องโดยมีระยะห่างระหว่างความถี่เท่ากับความถี่อ้างอิง ดังนั้นการที่ความถี่อ้างอิงมีความค่าสูงมาก จึงมีผลทำให้แบนด์วิดท์กว้างมากซึ่งเป็นผลให้การสร้าง แบนด์พาสฟิลเตอร์ และ อาร์เอฟแอมป์ ให้ราบเรียบตลอดช่วงทำได้ยาก และการที่ความถี่อ้างอิงมีค่าต่ำมาก ก็มีผลต่อคุณสมบัติของ ลูปฟิลเตอร์ค่าความถี่อ้างอิงจึงต้องพอเหมาะ ในโครงการนี้ใช้ค่า 10 KHz และเนื่องจากความถี่เอาท์พุทของอุปกรณ์สังเคราะห์ความถี่ มีค่าเป็นจำนวนเท่าของความถี่อ้างอิง ดังนั้นความถี่อ้างอิงจะต้องมีเสถียรภาพที่ดี ในโครงการนี้ใช้คริสตัล 1 MHz และ CMOS Inverter 74HC04 ทำเป็นออสซิลเลเตอร์ โดยมี C ปรับค่าได้ สำหรับความละเอียดของทดนิยม แล้วทำการหารด้วย 74LS390 ซึ่งใช้เป็นวงจรหารแบบ ไบควินนารี (BIQUINARY) ทำให้เอาท์พุทที่ได้เป็น คลื่นสี่เหลี่ยม (SQUARE WAVE) โดยใน 1 ชีฟ มีอยู่ 2 วงจรทำให้สามารถหารได้ 100 นั่นคือได้ความถี่ 10 KHz เป็นความถี่อ้างอิง ดังรูปที่ 3.2



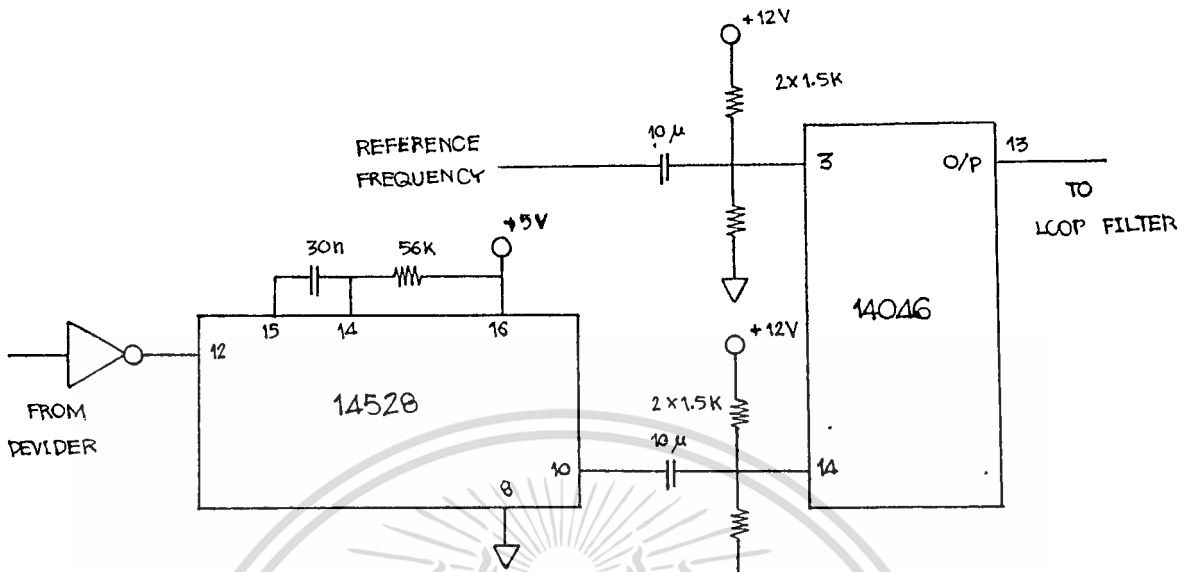
รูปที่ 3.2 แสดงวงจรถ่ายกำเนิดสัญญาณความถี่อ้างอิง

3.1.2 วงจร เพลสดีเทคเตอร์ คืออุปกรณ์ที่ทำหน้าที่เปรียบเทียบเฟสของสัญญาณอินพุตทั้ง 2 แล้วให้สัญญาณความต่างเฟสออกมาซึ่งจะผ่านลูปฟิลเตอร์ แล้วนำไปควบคุม VCO ในหลักการทำงานของ เฟสล็อกคัลป์ ในโครงงานนี้ใช้แบบที่ 2 ของเพลสดีเทคเตอร์ MC14046 โดยมีลักษณะการทำงานแบบ แซมเปิ้ลแอนด์โฮลด์ (SAMPLE AND HOLD) คือมีการเปลี่ยนแปลงในระหว่างขอบขาขึ้น (LEADING EDGE) ของสัญญาณอินพุตทั้งสองเท่านั้น คือ เอาท์พุทจะเป็น 1 ในช่วงสัญญาณอ้างอิงนำสัญญาณเปรียบเทียบ และเอาท์พุท จะเป็น 0 ในช่วงที่สัญญาณอ้างอิงตามสัญญาณเปรียบเทียบ นอกนั้นจะเป็นสภาวะเปิด (HIGH IMPEDANCE) ซึ่งทำให้เกิดการโฮลด์ (HOLD) ค่าไว้โดยไม่มี การ ชาร์จ (CHARGE) หรือ ดิสชาร์จ (DISCHARGE) ของ C ดังรูปที่ 3.3



รูปที่ 3.3 ทมมิ่งไดอแกรม ของ เพลสดีเทคเตอร์

สำหรับวงจรที่ใช้ในโครงงานนี้ สัญญาณเปรียบเทียบอินพุตได้จากการนำเอา เอาท์พุทของวงจรถ่ายผ่านวงจร โมโนสเตเบิล (MONOSTABLE) ของวงจรถ่าย MC14528 เพื่อให้ ได้ คุ้ที่ไซเคิล (DUTY CYCLE) ประมาณ 50 % เพื่อทำการเซต ให้มีคิซีประมาณ 6 โวลท์เช่น เดียวกันกับ สัญญาณอ้างอิง อินพุท เนื่องจาก MC14046 ใช้ไฟเลี้ยง 12 โวลท์ซึ่งจะทำให้ค่า เพลสดีเทคเตอร์ เกน:  $K_D = V_{cc} / (4 * \pi)$  มีค่ามากขึ้นอันเป็นผลสืบเนื่องจากการคำนวณลูปฟิลเตอร์ โดยมีลักษณะ ดังรูปที่ 3.4



รูปที่ 3.4 วงจรเฟสดีเทคเตอร์

3.1.3 ลูปฟิลเตอร์ ในโครงงานนี้ ได้เลือกใช้ 2ND ออเดอร์-ลูปแอกทีฟฟิลเตอร์ (SECOND ORDER LOOP ACTIVE FILTER) โดยมีลักษณะวงจรดังรูปที่ 3.5

$$H(S) = (2\zeta\omega_N S) / (S^2 + 2\zeta\omega_N S + \omega_N^2) \quad (3.1)$$

$$\omega_N^2 = K/T_1, \quad \zeta = T_2 \omega_N / 2, \quad T_1 = R_1 C, \quad T_2 = R_2 C \quad (3.2)$$

รูป 3.6 แสดงถึงกราฟของ  $\theta_o(t)$  กับ  $\omega_N t$  ที่ค่า  $\zeta$  ต่างกันเลือก  $\zeta$  เท่ากับ 0.8

ซึ่งเริ่มที่สถานะคงตัว (steady state) ที่  $\omega_N t$  ประมาณ 5

โดย 
$$K = K_2 * K_D / N \quad (3.3)$$

$K_2$  = วัชชีโอเกน

$K_D$  = เฟสดีเทคเตอร์เกน =  $12 / (4 * \pi) = 0.955$

$N$  = ค่าโปรแกรมการหาร

ทำการคำนวณที่ความถี่ 50.23 MHz  $N = 5023$   $K_2 = 6.28 * 10^6$  RAD/S

$$K_D = 12 / (4 * \pi) = 0.955 \quad K = K_D * K_2 / N = 1194.5$$

เลือก  $\zeta = 30$  ms จาก  $\omega_N t = 5$  ได้  $\omega_N = 166.7$

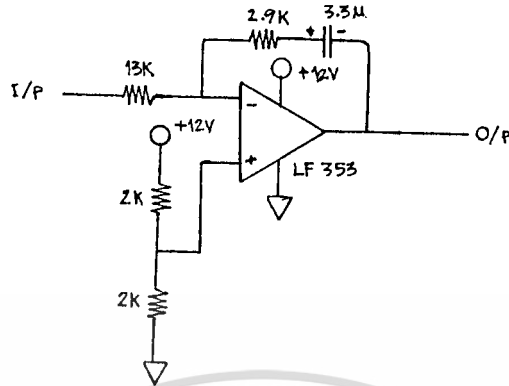
จากสมการ 3.2 คำนวณ  $T_1 = R_1 * C = K / \omega_N^2 = 0.043$  SEC

$$T_2 = R_2 * C = 2\zeta / \omega_N = 0.00959$$
 SEC

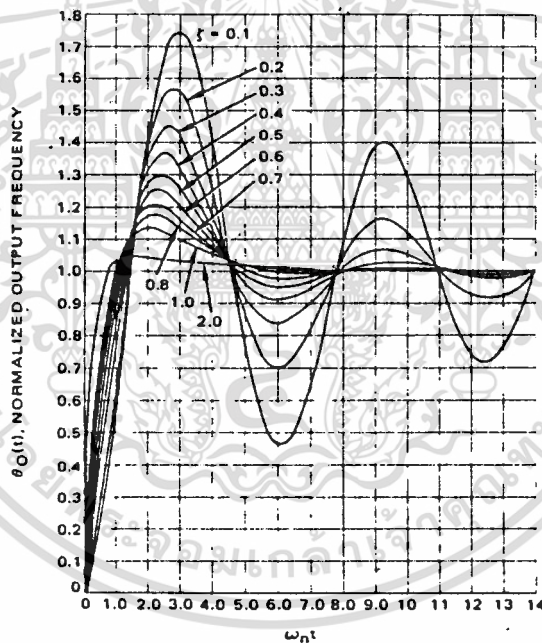
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา -40- อังอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเลือก  $C = 3.3 \mu F$  ได้  $R_1 = 13000$  โอห์ม  $R_2 = 2900$  โอห์ม



รูปที่ 3.5 วงจรลูบฟิลเตอร์



รูปที่ 3.6 กราฟของ  $O_o(t)$  กับ  $\omega_n * t$  ที่ & ต่างกัน

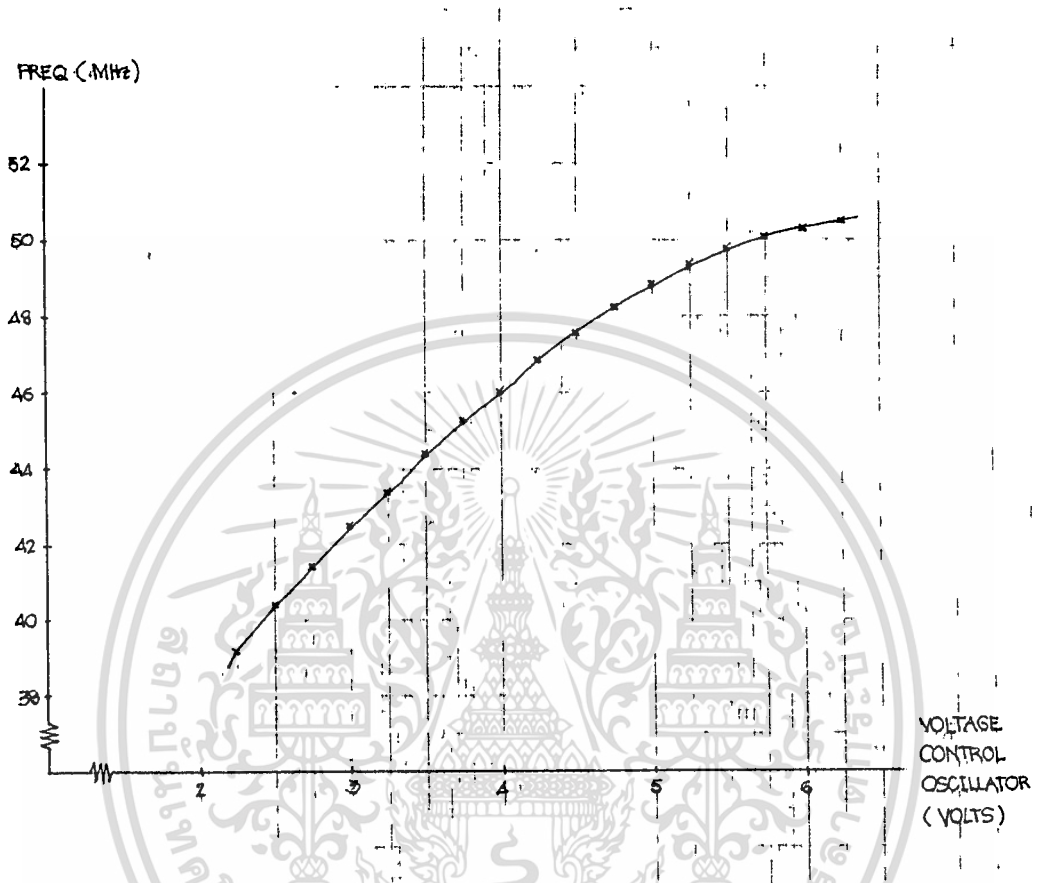
3.1.4 วงจรโวลต์ที่ตรวจควบคุมออสซิลเลเตอร์และวงจรรายย เนื่องจากความถี่เอาท์พุทที่ค่าต้องการมีค่าตั้งแต่  $40.00-50.23$  MHz VCO ที่นำมาใช้งานต้องครอบคลุมช่วงความถี่นี้สำหรับในโครงการนี้ได้เลือกใช้ MC1648 ซึ่งมีความถี่สูงสุดถึง 225 MHz โดยใช้วงจรเทจด์เป็นตัวกำหนดความถี่ของวงจรในที่นี้ใช้ แวริแคป แทนคาปาซิเตอร์ เพื่อจะสามารถปรับความถี่ได้โดยใช้ โวลต์ที่ตรวจควบคุม โดยเลือกใช้ แวริแคป เบอร์ MV2308 เนื่องจากมีค่า

$C_{MAX} / C_{MIN}$  สูงพอสมควร แต่ลักษณะการเปลี่ยนแปลงความถี่ต่อโวลต์ที่ตรวจ ก็ยังอยู่ในลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา -41- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอนลิเนียร์ ดังกราฟดังรูปที่ 3.7 ซึ่งความชันของกราฟ โดยประมาณ คือ วีซีโอเกน  
(VCO GAIN :  $K_2$  )

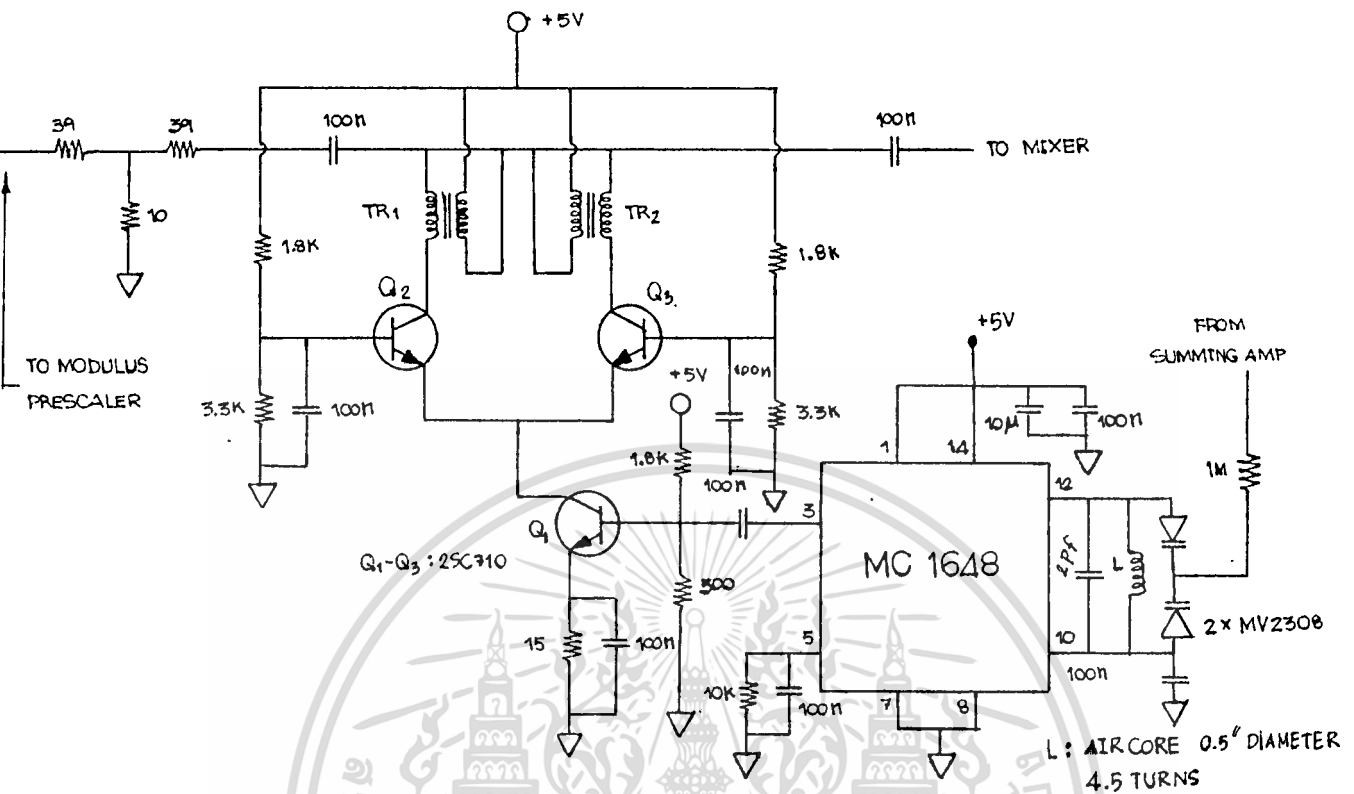


รูปที่ 3.7 กราฟของ ความถี่ กับ โวลต์เตจ ของ VCO

ส่วนเอาต์พุตเฟาเวอร์ของ VCO MC1648 มีค่าประมาณ 0 Db<sub>m</sub> ซึ่งไม่เพียงพอที่จะนำมาใช้ใน มิกเซอร์ จึงสร้างวงจรแบบ แคสโคดแอมป์ (CASCODE AMPLIFIER) อันประกอบด้วย วงจรขยายแบบ คอมมอนอีมิเตอร์ ต่อกับ คอมมอนเบส ซึ่งให้อัตราการขยายสูง และมีแบนด์วิดท์ กว้างรวมทั้งมีอัตราขยายใกล้เคียงกันตลอดช่วงความถี่ที่ใช้งาน แต่เนื่องจากสัญญาณส่วนหนึ่งนำไปใช้ใน มิกเซอร์ อีกส่วนนั้นนำไปเข้าวงจรหาร จึงสร้างวงจรแอมป์ที่มีคอมมอนเบส 2 ชุด เพื่อต้องการให้เป็นอิสระจากกัน

สัญญาณเอาต์พุตจะมีเฟาเวอร์ประมาณ +10 Db<sub>m</sub> ป้อนให้กับ มิกเซอร์ อีกส่วนนั้นทำการลดทอนลงประมาณ +15 Db เพื่อไม่ให้วงจรหารเสียหาย

วงจรรวมของส่วน VCO และ แอมป์รีไฟน์แสดง ดังรูป 3.8



รูปที่ 3.8 วงจร VCO และวงจรขยายสัญญาณ

### 3.1.5 วงจรหาร

ส่วนในการออกแบบวงจรหาร เนื่องจากความถี่เอาท์พุทที่ต้องการใช้งานอยู่ในช่วง VHF (40.00 MHz - 50.23 MHz) ซึ่งเป็นความถี่ที่สูงจนไม่สามารถหาได้โดยตรงโดย IC TTL ธรรมดา ดังได้กล่าวมาแล้วจึงจำเป็นต้องใช้ ฟิสเกิลเลอร์ ซึ่งเป็น IC ชนิด ECL ทำหน้าที่หารความถี่ด้วย 32 หรือ 33 เพื่อให้ได้ความถี่ต่ำลงเพียงพอที่ IC TTL ธรรมดาหารได้ สำหรับ ฟิสเกิลเลอร์ ที่ใช้ (หาร 32 หรือ 33) เมื่อนำมาใช้ร่วมกับวงจรหารที่โปรแกรมได้ N และ A ทำให้สามารถหารความถี่ได้สูงเนื่องจากต้องการสังเคราะห์ความถี่ตั้งแต่ 40.00 MHz ถึง 50.23 MHz โดยความถี่อ้างอิงเท่ากับ 10 KHz ดังนั้นการหารในวงจรจะต้องครอบคลุมค่าตั้งแต่ 4000-5023 ทุกค่า จึงเหมาะกับชนิดการหารแบบนี้

การทำงานของวงจรหารแบบ ฟัลส์สวาลโลว ดังกล่าวมาแล้วจึงถูกนำมาใช้ในโครงการนี้ โดย M+1 คือ 33 และ M คือ 32 และเมื่อมีการทำงานครบ 1 รอบ จะมีการหารทั้งหมดดังนี้คือ

$$\begin{aligned} \text{ค่าที่หาร} &= M * N + A \\ &= 32 * N + A \end{aligned}$$

ดังได้กล่าวมาแล้วว่า N มากกว่า หรือเท่ากับ A เสมอ จึงจะเกิดลักษณะการทำงานดังข้างต้น และเพื่อให้มีการหารครบทุกค่า A จึงมีค่าตั้งแต่ 0-31 และ  $N \geq 31$  ดังนั้นค่าที่ต่ำที่สุดที่สามารถหารได้จึงมีค่าเท่ากับ  $(N=31, A=0)$

$$\begin{aligned} \text{ค่าต่ำสุดที่หารได้} &= 32 * N + A \\ &= 32 * 31 + 0 \\ &= 992 \end{aligned}$$

สำหรับค่าที่ต้องการหารในอุปกรณ์สังเคราะห์ความถี่ ที่ถูกออกแบบให้มีค่าตั้งแต่ 4000-5023 จึงสามารถให้การหารแบบผลลัพธ์สวอลโลวได้และสามารถคำนวณค่า N และ A ได้ดังนี้

$$4000 = 32 * 125 + 0$$

$$4001 = 32 * 125 + 1$$

$$4032 = 32 * 126 + 0$$

$$5023 = 32 * 156 + 31$$

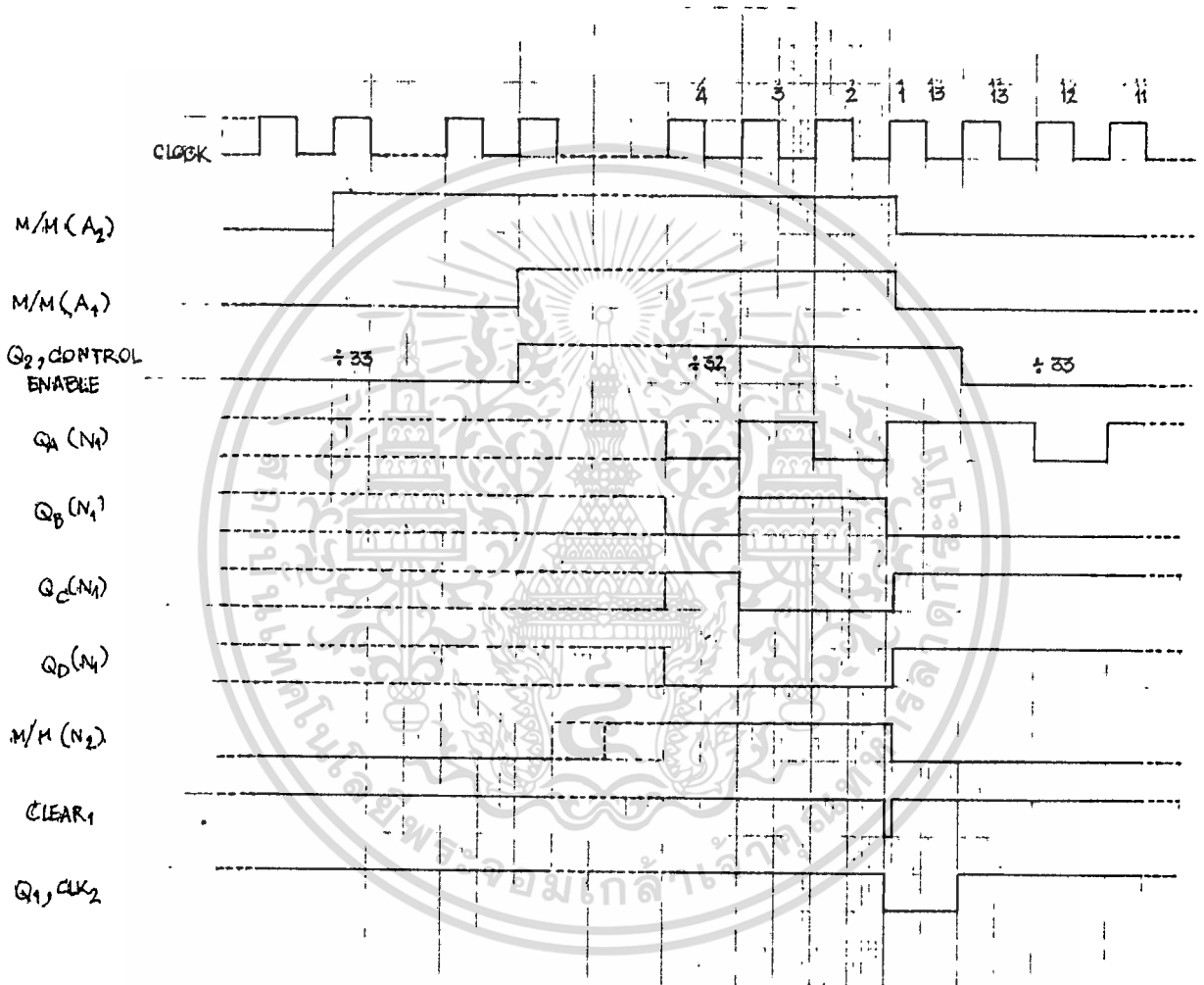
นั่นคือ  $N = 125 - 156$  (8 บิต) ,  $A = 0 - 31$  (5 บิต)

สำหรับในโครงการนี้ได้เลือก 74HC191 เป็นวงจรรับ N และ A ซึ่งเป็นวงจรรับขนาด 4 บิต ดังนั้นทั้งวงจรรับ N และ A จึงต้องใช้ 74HC191 วงจรละ 2 ตัว โดยวงจรรับ N ใช้หมดทุกบิตแต่วงจรรับ A ใช้เพียง 5 บิต อีก 3 บิตที่เหลือลงกราวนด์รูปซึ่งในส่วนวงจรรับ ได้ทำการปรับปรุงโดยเพิ่มส่วน เคาร์เตอร์ คอนโทรล โลจิก ( COUNTER CONTROL LOGIC ) เนื่องจากความถี่สูงสุดของการทำงานของวงจรรับถูกจำกัดโดยช่วงเวลาในการโปรแกรมค่าใหม่ ที่ส่วนท้ายของแต่ละรอบการนับลงลักษณะ เออส์ตีโค้ด ( EARLY-DECODE ) ของ เคาร์เตอร์ คอนโทรล โลจิก จะช่วยขยายช่วงเวลาในการโปรแกรมค่าใหม่ ให้มีค่ามากขึ้น ซึ่งมีผลทำให้สามารถหารความถี่ได้สูงขึ้นมีการทำงานที่

แน่นอนและถูกต้องมากขึ้นดังได้กล่าวมาแล้วในภาคทฤษฎี



ขณะที่ ออกเกตไมติเทค 0 ยังผลให้ ขา CLEAR1 เป็น 1 เมื่อมีสัญญาณนาฬิกาเข้ามาอีกพัลส์  $Q_1$  ของฟลิปฟลอป เป็น 1 วงจรนับ N และ A จะเริ่มนับในขณะที่  $Q_2$  เปลี่ยนเป็น 0 (หาร 33) เป็นการเริ่มต้นการนับรอบใหม่ซึ่งมีการเปลี่ยนแปลงโปรแกรมค่า N และ A ตามที่ได้จากชิพรีจิสเตอร์ไปตามลำดับ และมีไทม์มิ่งไดอแกรม (TIMING DIGRAME) แสดงลำดับการทำงานดังรูปที่ 3.10



รูปที่ 3.10 ไทม์มิ่งไดอแกรม ของ วงจรหาร

### 3.1.6 วงจรแปลงรหัส(DECODER)

เนื่องจากการหารแบบ ฟิลส์สวอลโลว จึงต้องทำการแปลงโค้ดโดยมีการแปลงดังตารางที่ 6

นั่นคือเอาที่พทของอุปกรณ์ผลิตโค้ด จาก ชิพรีจิสเตอร์ 5 บิตหลังจะถูกต่อเข้าอินพุทของวงจรรัน A โดยตรง ในขณะที่ ชิพรีจิสเตอร์ 5 บิต หน้าจะต้องถูกดัดแปลงเป็น 8 บิต

เพื่อเข้าวงจรรัน A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -46- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 6 จะเห็นว่า

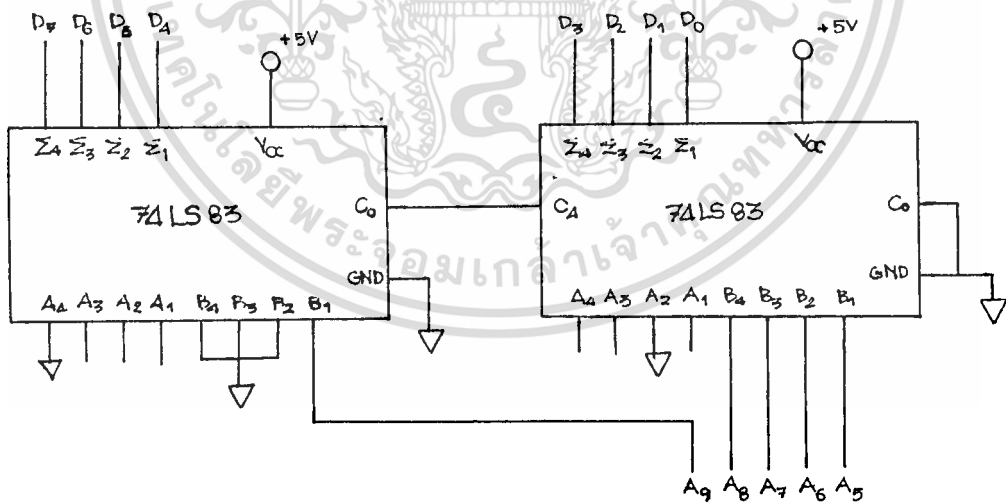
เมื่อ ซิงริจิสเตอร์ 5 บิต หน้าเป็น 0 อินพุตจรรดับ N เป็น 125 หรือ 7DH

1 อินพุตจรรดับ N เป็น 126 หรือ 7EH

31 อินพุตจรรดับ N เป็น 125 หรือ 9CH

PN CODE	FREQ	DIVIDER	N	A
00000 00000	40.00	4000	125(0111 1101)	0(00000)
00000 00001	40.01	4001	125(0111 1101)	1(00001)
00000 11111	40.31	4031	125(0111 1101)	31(11111)
00001 00000	40.32	4032	126(0111 1110)	0(00000)
11111 11111	50.23	5023	156(1001 1100)	31(11111)

ตารางที่ 6 ตัวอย่างการแปลงรหัส



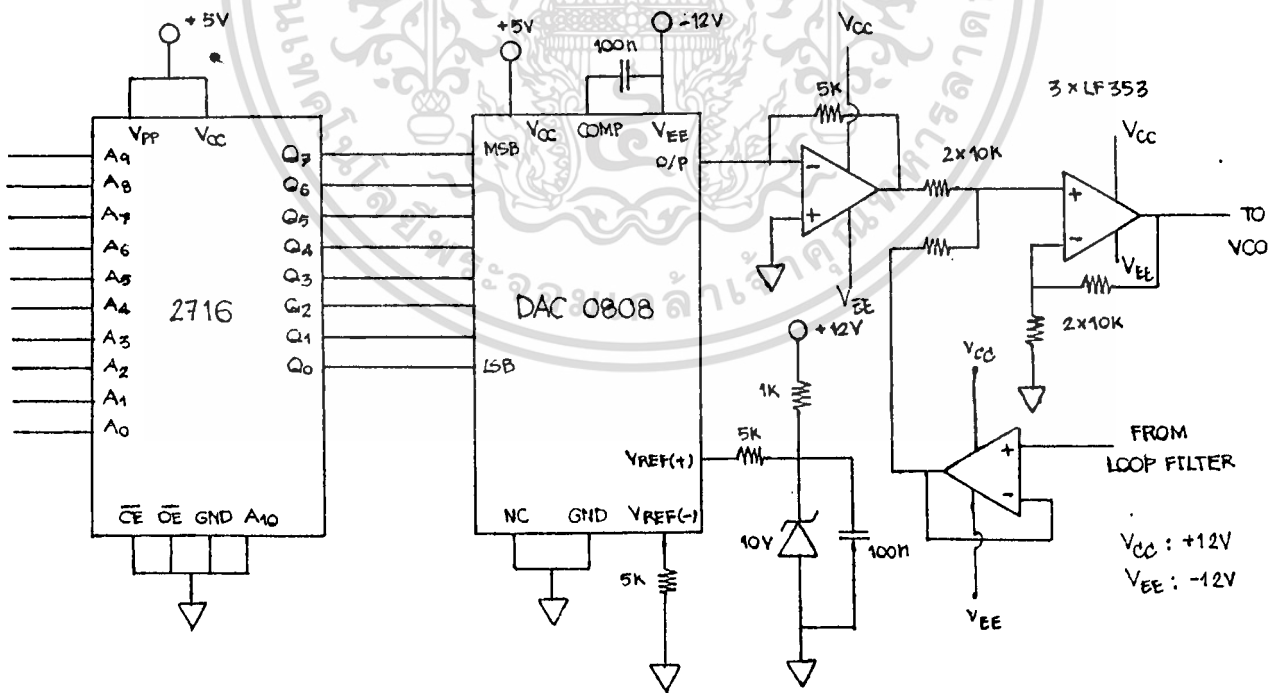
รูปที่ 3.11 วงจรแปลงรหัส

ดังนั้นจึงใช้วงจร บวก (FULL ADDER) ขนาด 4 บิต 74LS83 2 ตัว เป็น

วงจรแปลงรหัส ดังรูป 3.11

3.1.7 วงจรช่วยล๊อค เนื่องจากลำดับการเปลี่ยนความถี่ทั้งหมด 1023 ความถี่ หากเกิดการเปลี่ยนแปลงความถี่ที่มีความแตกต่างของความถี่มาก จะทำให้ระยะเวลาในการเข้าล๊อคนานมาก ดังนั้นจึงได้สร้างวงจร ช่วยล๊อคขึ้นเพื่อทำหน้าที่ เซทค่าโวลต์เตจที่มีค่าใกล้เคียงกับค่าโวลต์เตจ ที่ VCO ต้องการเพื่อลดระยะเวลาการทำงานของ เฟสล๊อคลูป ทำให้สามารถเข้าล๊อคได้เร็วขึ้น

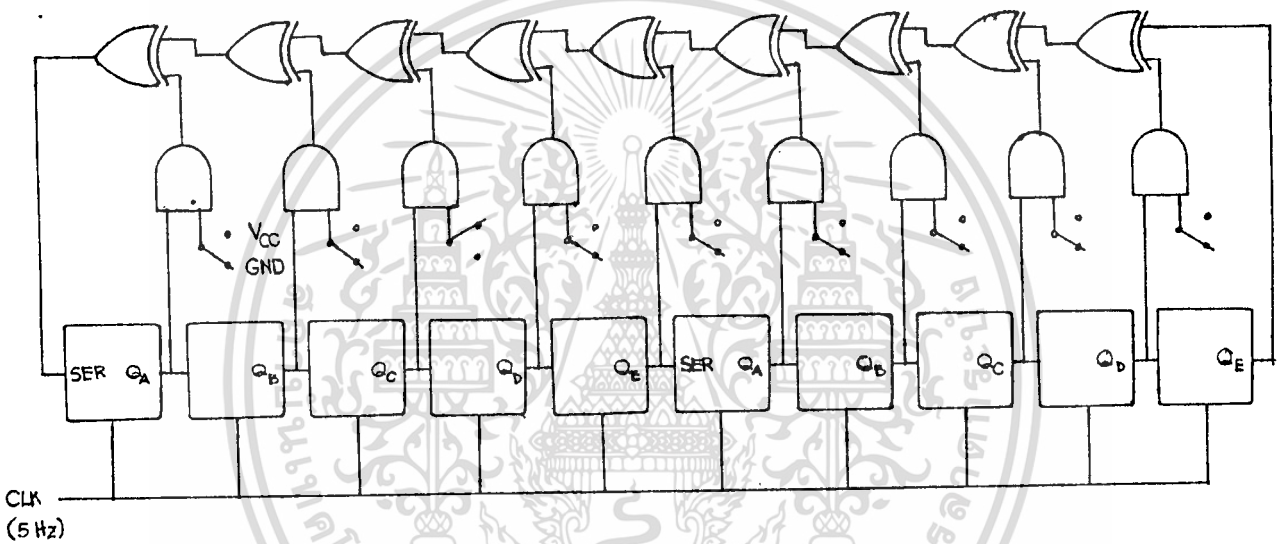
สำหรับวงจรใช้งาน ประกอบไปด้วย อีพรอม (EPROM) , D/A และ ซัมมิ่งแอมป์ ดังรูปที่ 3.12 โดยการโปรแกรม ค่าค่าของโวลต์เตจอินพุท VCO ที่แต่ละความถี่ลงใน อีพรอม ในแต่ละ แอดเดรส (ADDRESS) ซึ่งแอดเดรส ของ อีพรอม ต่อกับเอาต์พุทของชิพริจิสเตอร์ ของ อุปกรณ์ผลิตไคด์ และ D/A จะแปลงค่าเหล่านี้ เป็นสัญญาณอนาลอก ซึ่งมีค่าโวลต์เตจที่มีค่าใกล้เคียง กับโวลต์เตจที่ใช้ในการควบคุม VCO ส่วน ซัมมิ่งแอมป์ นั้นทำหน้าที่ในการรวมสัญญาณจาก D/A กับ ลูปฟิลเตอร์ แล้วนำไปใช้ควบคุม VCO ซึ่งวงจรช่วยล๊อคนี้มีผลทำให้ระดับโวลต์เตจ ในแต่ละช่องความถี่ ของ ลูปฟิลเตอร์มีการเปลี่ยนแปลงไปน้อยมาก จึงช่วยให้เข้าล๊อคได้เร็วขึ้นมาก



รูปที่ 3.12 วงจรช่วยล๊อค

### 3.2 อุปกรณ์ผลิตโค้ด

สำหรับในวงจรที่ได้ออกแบบนั้นเลือกใช้ ชิฟริจิสเตอร์ จำนวน 10 สเตจ เพราะมีจำนวนโค้ดเท่ากับ  $1023$  (จำนวนช่องสัญญาณความถี่) และเลือกการต่อแบบ ธรรมชาติ เพราะสามารถใช้ IC 74LS96 ซึ่งเป็เป็น 5 สเตจ พาราแลล ชิฟริจิสเตอร์ จำนวน 2 ตัว ประกอบกัน สำหรับวงจรออกแบบ โมดูล ใช้ 74LS86 (EXCLUSIVE OR GATE) รวมทั้งสามารถเลือกแบบการป้อนกลับได้อีกด้วย เพื่อให้ได้ลักษณะการเปลี่ยนแปลงโค้ดหลายลักษณะ โดยการ สวิตช์ที่อินพุทของ แอนเกท ที่แต่ละสเตจของ ชิฟริจิสเตอร์ ดังรูป 3.13



รูปที่ 3.13 วงจรผลิตโค้ด

จากตารางที่ 7 จะเห็นว่าที่ ชิฟริจิสเตอร์ 10 สเตจ มีรูปแบบการต่อที่มี ความยาวโค้ดสูงสุด 10 รูปแบบ ทั้งธรรมชาติ และแบบ โมดูลาร์ ซึ่งแบบ โมดูลาร์สามารถ เปลี่ยนเป็นแบบ ธรรมชาติ ในลักษณะสมมุติได้ ดังนั้นในวงจรโครงการ ซึ่งเลือกการต่อแบบ ธรรมชาติ จึงสามารถเลือกรูปแบบการป้อนกลับได้ถึง 20 รูปแบบ ที่ให้ความยาวโค้ดสูงสุด

แต่ในรูปแบบ  $[10,3]s$  และ  $[10,7]s$  จะมีการหน่วงเวลา (DELAY TIME) ในส่วนป้อนกลับน้อยที่สุด ดังรูป 3.13 เป็นรูปแบบ  $[10,3]s$  ซึ่งมี ลำดับการเปลี่ยนแปลง เป็น เลขฐาน 10 ดังตารางที่ 7

1023	1022	1020	1016	1009	995	967	910	796	568
113	226	452	905	787	551	78	157	315	630
236	473	946	869	714	405	811	599	174	349
699	375	751	478	957	890	757	490	980	936
849	675	327	655	286	573	122	244	489	978
933	842	661	298	596	168	336	672	321	642
261	523	23	47	95	191	383	767	510	1021
1018	1013	1002	981	938	853	682	341	683	343
687	350	701	378	756	488	976	929	835	647
270	541	58	116	233	466	932	840	657	291
582	140	281	562	101	203	406	813	602	181
363	726	428	857	691	359	719	414	829	634
245	491	982	940	856	689	355	710	396	793
563	103	207	415	831	638	252	505	1010	997
970	917	810	597	170	340	681	339	678	332
665	307	614	204	409	818	613	202	404	809
595	167	335	671	318	637	250	500	1001	979
935	846	668	312	624	225	450	900	776	529
35	70	141	283	566	108	217	434	868	712
401	802	581	138	276	553	83	166	333	667
311	623	222	445	891	759	494	989	954	885
746	469	939	855	686	348	697	371	742	460
921	819	615	206	413	827	631	238	477	955
887	750	476	953	883	743	462	925	826	629
234	468	937	851	679	334	669	314	628	232
464	928	833	643	263	527	30	61	123	246
493	987	951	878	732	440	880	737	451	902
780	536	49	98	196	393	786	549	74	148
297	594	165	331	662	300	601	179	358	717
410	820	616	209	418	836	648	273	546	69
139	278	557	90	180	361	722	421	843	663
302	605	186	372	745	467	934	844	664	305
610	197	395	790	556	88	176	352	704	385
770	517	10	20	41	82	164	329	658	293
587	151	303	607	190	381	763	503	1007	990
956	888	753	483	966	908	792	561	99	198
397	795	567	110	221	443	886	748	472	944
865	707	391	783	542	60	121	242	484	969
915	807	590	156	313	626	229	459	918	812
600	177	354	708	392	784	545	67	134	269
539	55	111	223	447	895	766	508	1017	1011
999	974	924	824	625	227	454	909	794	565
106	212	425	850	677	330	660	296	592	161
322	644	264	528	33	66	132	265	530	37
75	150	301	603	183	367	735	446	893	762
501	1003	983	942	860	696	369	738	453	907
791	558	92	185	370	740	456	912	801	579
135	271	543	62	125	251	502	1005	986	949
874	725	426	852	680	337	674	325	651	279
559	94	189	379	758	492	985	947	871	718

ตารางที่ 7 ลำดับโค้ดที่ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

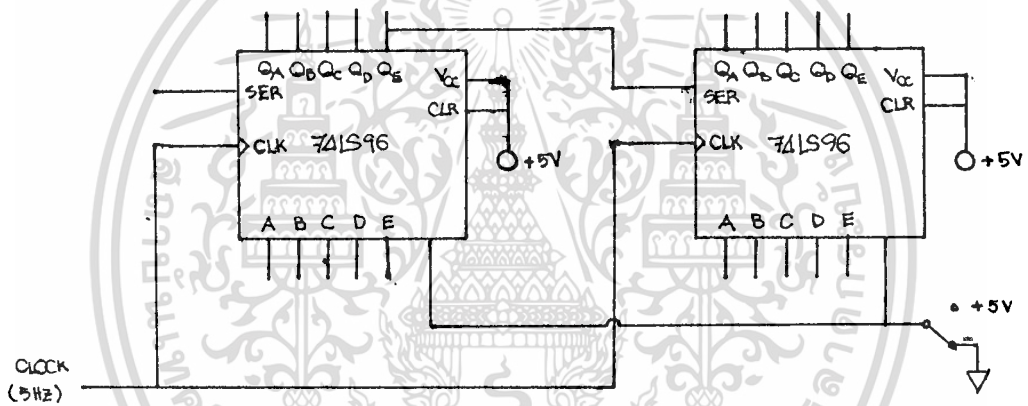
412	825	627	231	463	927	830	636	248	496
992	961	899	775	526	28	57	114	228	457
914	805	586	149	299	598	172	345	690	357
715	407	815	606	188	377	754	485	971	919
814	604	184	368	736	449	898	773	522	21
43	86	173	347	694	364	729	435	870	716
408	816	609	195	390	781	538	53	107	214
429	859	695	366	733	442	884	744	465	930
837	650	277	555	87	175	351	703	382	765
506	1012	1000	977	931	839	654	284	569	115
230	461	923	823	622	220	441	882	741	458
916	808	593	163	326	653	282	564	104	208
416	832	641	259	518	12	25	50	100	201
402	804	584	145	290	580	136	272	544	65
130	260	521	19	38	77	155	310	621	218
436	873	723	423	847	670	316	633	243	486
973	922	821	618	213	427	854	684	344	688
353	706	389	779	535	46	93	187	374	749
474	948	872	721	419	838	652	280	560	97
194	388	777	531	39	79	159	319	639	254
509	1019	1015	1006	988	952	881	739	455	911
798	572	120	240	480	960	897	771	519	14
29	59	118	237	475	950	876	728	433	866
709	394	788	552	81	162	324	649	275	550
76	153	306	612	200	400	800	577	131	262
525	26	52	105	210	420	841	659	295	591
158	317	635	247	495	991	958	892	760	497
994	965	906	789	554	85	171	342	685	346
692	360	720	417	834	645	266	532	40	80
160	320	640	257	514	5	11	22	45	91
182	365	731	439	879	734	444	889	755	487
975	926	828	632	241	482	964	904	785	547
71	143	287	575	126	253	507	1014	1004	984
945	867	711	398	797	570	117	235	470	941
858	693	362	724	424	848	673	323	646	268
537	51	102	205	411	822	620	216	432	864
705	387	774	524	24	48	96	192	384	768
513	3	6	13	27	54	109	219	438	877
730	437	875	727	430	861	698	373	747	471
943	862	700	376	752	481	962	901	778	533
42	84	169	338	676	328	656	289	578	133
267	534	44	89	178	356	713	403	806	588
152	304	608	193	386	772	520	17	34	68
137	274	548	72	144	288	576	129	258	516
8	16	32	64	128	256	512	1	2	4
9	18	36	73	146	292	585	147	294	589
154	308	617	211	422	845	666	309	619	215
431	863	702	380	761	499	998	972	920	817
611	199	399	799	574	124	249	498	996	968
913	803	583	142	285	571	119	239	479	959
894	764	504	1008	993	963	903	782	540	56
112	224	448	896	769	515	7	15	31	63
127	255	511	1023	1022	1020	1016	1009	995	967

ตารางที่ 7 ต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในรูปที่ 3.14 แสดงวงจรผลิตรหัสคีย์ โดยใช้ 74LS96 เป็นซีพรีจิสเตอร์ ซึ่งจะเห็นว่าเราสามารถตั้งรหัสเริ่มต้นได้โดยการใช้ ขา พรีเซท (A,B,C,D,E) ร่วมกับ พรีเซทเอเนเบิล (PRESET ENABLE) นั่นคือ พรีเซทเอเนเบิล เมื่อเป็น 1 พรีเซทอินพุต (A,B,C,D,E) จะปรากฏที่ เอาต์พุต ( $Q_A, Q_B, Q_C, Q_D, Q_E$ ) ซึ่งกรณีรูปนี้ ขาพรีเซททั้งหมดถูกปล่อยลอยไว้ (โลจิก 1) ดังนั้นเมื่อ สวิทช์ พรีเซทเอเนเบิล ไปยัง +5 โวลต์ เอาต์พุตก็จะเป็น 1 ทั้งหมด นั่นคือมีรหัสเริ่มต้นเป็น 11111 11111B หรือ 1023 และ ซีพรีจิสเตอร์เริ่มทำงาน เมื่อ สวิทช์ พรีเซทเอเนเบิล ลงกราวด์ และมีสัญญาณนาฬิกาเข้ามา ส่วน เคลียร์ (CLEAR) ให้เป็น 1 ตลอดเนื่องจากเงื่อนจากเงื่อนไขของ อุปกรณ์ผลิตรหัสคีย์ จะไม่มีกรณี 00000 00000B เกิดขึ้น



รูปที่ 3.14 วงจรผลิตรหัสคีย์ที่ใช้งานโดยใช้ 74LS96

### 3.3 เครื่องส่ง

ในระบบการสื่อสารแบบพรีเควนซ์ ฮอปป์ นี้ ได้ถูกกำหนดให้มีจำนวนช่องสัญญาณ ความถี่ทั้งหมด 1024 ช่องสัญญาณ และช่องห่างของสัญญาณข้างเคียงคือ 10 KHz ดังนั้น ในช่องความถี่ใช้งานจึงครอบคลุมกว้างถึง 10.24 MHz โดยได้กำหนดความถี่เริ่มแรกที่ 50.695 MHz และความถี่สุดท้ายที่ 60.925 MHz จาก บล็อกไดอแกรม ของเครื่องส่งใน รูป 2.17 นั้น ได้สร้างอุปกรณ์สังเคราะห์ความถี่ทั้งหมด 1024 ช่องสัญญาณ โดยช่องสัญญาณ เริ่มแรกอยู่ที่ 40.00 MHz และช่องสัญญาณสุดท้ายที่ 50.23 MHz เมื่อนำไปทำการมิกซ์ กับ ความถี่ของวงจร พรีเควนซ์มอดูเลเตอร์ ซึ่งมีความถี่กลางที่ 10.695 MHz แล้วนั้น ก็จะทำให้ได้ความถี่ที่สูงขึ้น โดยช่องสัญญาณเริ่มแรกนั้นจะไปอยู่ที่ 50.695 MHz และช่องสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

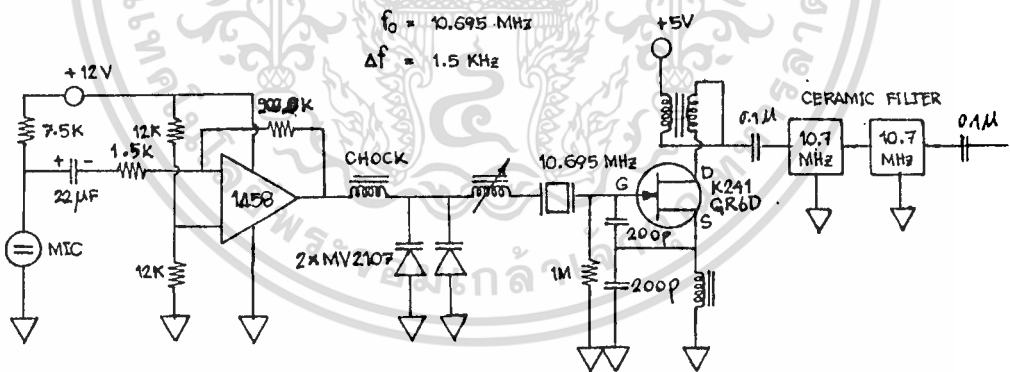
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สุดท้ายที่ 60.925 MHz จากนั้นนำสัญญาณความถี่นี้ไปผ่าน แบนด์พาสฟิลเตอร์กรองเอาเฉพาะ ส่วนความถี่ในช่วงที่ใช้งาน แล้วจึงนำไปขยายเพื่อให้ได้เพาเวอร์ประมาณ +10 dBm ใช้ในการออกอากาศต่อไป

จากข้อมูลต่าง ๆ ของอุปกรณ์สังเคราะห์ความถี่ นั้นทำให้ในโครงการนี้เลือกที่จะใช้ความถี่ในการสอบปีง 5 ฮอป/วินาที

### 3.3.1 วงจร ฟรีควเอนซีมอดูเลเตอร์

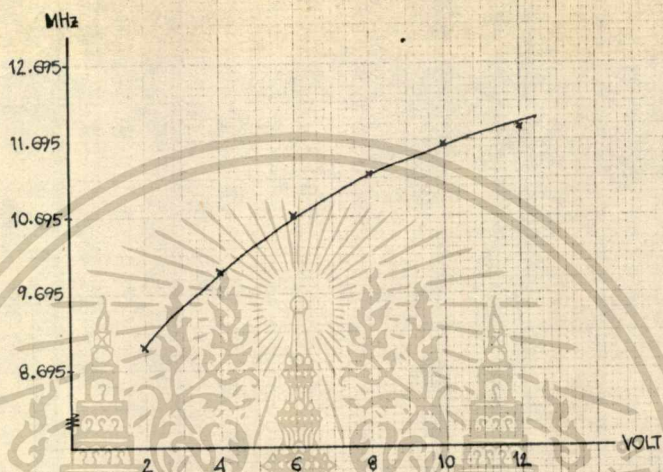
วงจร ฟรีควเอนซีมอดูเลเตอร์ ที่ใช้อยู่นี้เป็นแบบ ไครเรค เอฟเอ็ม ซึ่งเป็นการเปลี่ยนแปลงความถี่ของวงจร ออสซิลเลเตอร์ โดยตรงตามสัญญาณที่เข้ามาควบคุม ดังได้กล่าวไว้ในหัวข้อ 2.3.1 ข้อของการมอดูเลท แบบนี้ก็คือ สามารถที่จะทำการเอาสัญญาณไฟตรง หรือ โลจิกเข้าไปได้ และเนื่องจากต้องการให้วงจร ฟรีควเอนซีมอดูเลเตอร์ นี้มีค่าของความถี่ที่แน่นอน จึงจำเป็นต้องใช้ คริสตอล เป็นตัวกำหนดความถี่ของวงจรออสซิลเลเตอร์ แต่วงจรแบบนี้มีข้อเสียก็คือ เราไม่สามารถที่จะควบคุมความถี่ของวงจรออสซิลเลเตอร์ ให้เบี่ยงเบนไปจากความถี่กลางมาก ๆ ได้ เพราะว่า เราใช้คริสตอล เป็นตัวกำหนดความถี่ของวงจร



รูปที่ 3.15 แสดงวงจร ฟรีควเอนซีมอดูเลเตอร์

รูปที่ 3.15 นี้แสดงถึงวงจรฟรีควเอนซีมอดูเลเตอร์ ที่ได้สร้างขึ้นเป็นแบบ ไครเรคเอฟเอ็ม โดยนำเอา เพ็ท(FET) มาสร้างเป็นวงจร ออสซิลเลเตอร์แบบ แคลปออสซิลเลเตอร์ โดยมี  $L, C_1, C_2$ , คริสตอล และ  $C$  เป็นตัวกำหนดความถี่ของ ออสซิลเลเตอร์ แต่ส่วนที่มีผลมากที่สุดกับความถี่ก็คือ คริสตอล ส่วนค่าของ  $L$  นั้นมีหน้าที่ในการ ปรับให้ความถี่ของออสซิลเลเตอร์ ขณะปกติเป็น 10.695 MHz หรือความถี่กลางนั่นเอง ส่วน  $C$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

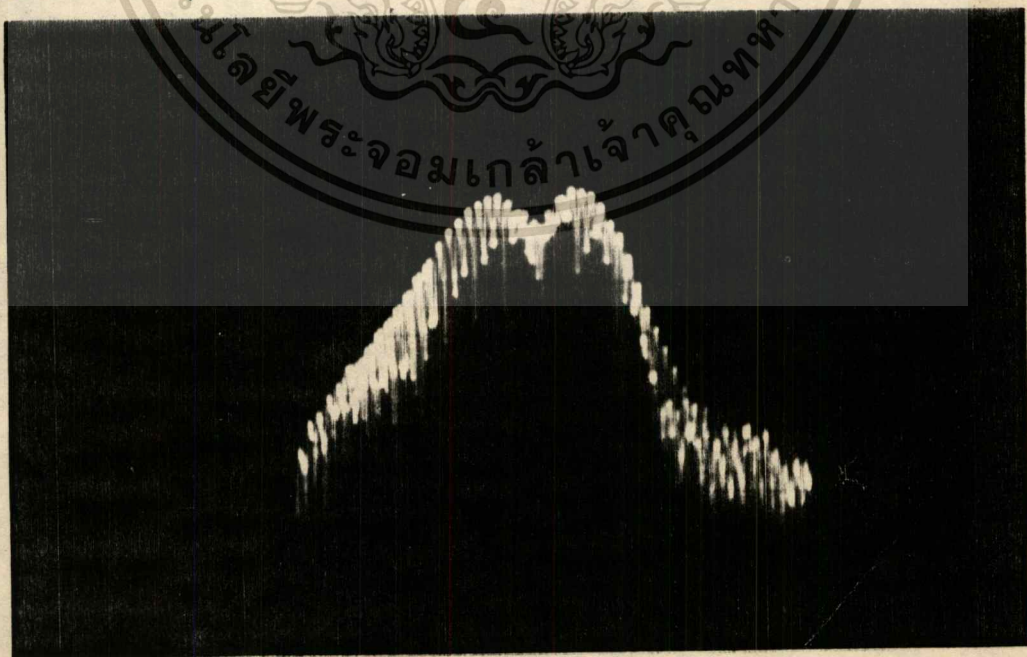
นั้นเป็นแวลูแคป MV2107 ซึ่งขณะที่เราไบแอสกลับนั้น ไดโอดตัวนี้จะทำตัวเป็น คาปาซิเตอร์ ซึ่งค่าของคาปาซิเตอร์นี้จะมากหรือน้อยขึ้นอยู่กับโวลเตจที่เข้ามาไบแอสกลับดังนั้นความถี่จึงมาก หรือ น้อย ตามค่าของโวลต์เตจที่เข้ามาควบคุม โดยรูปที่ 3.16 นี้แสดงกราฟของความถี่กับโวลเตจของ ออสซิลเลเตอร์ ซึ่งมีลักษณะเป็นเส้นโค้ง จึงทำให้เกิดการผิดเพี้ยนของสัญญาณ และจากผลของการทดลองยังไม่เป็นที่น่าพอใจ เพราะยังให้ค่าการเปลี่ยนแปลงของความถี่กับโวลเตจที่ได้น้อย



รูปที่ 3.16 กราฟของความถี่กับโวลต์เตจของวงจรฟรีควเอนซ์มอดูเลเตอร์

ส่วนในรูปที่ 3.17 นั้น ได้แสดงถึงรูปของสเปคตรัมของสัญญาณที่ถูกโมดูเลทโดย

สัญญาณความถี่อินพุท 1KHZ 10V<sub>p-p</sub> ที่ความถี่ 10.695 MHz



รูปที่ 3.17 เอ้าท์พุทของวงจรฟรีควเอนซ์มอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากสัญญาณจากวงจร เอฟเอ็ม มอดูเลเตอร์ ที่สร้างขึ้นนี้จะถูกนำไปใช้ใน  
วงจร มิกเซอร์ ซึ่งเอาท์พุทของ มิกเซอร์ นั้น จะดีหรือไม่ ผลส่วนหนึ่งมาจากคุณภาพของ  
สัญญาณที่มาจากวงจรมอดูเลเตอร์นั้นจึงนำสัญญาณที่ มอดูเลท ได้ดีไปผ่าน เซรามิก ฟิลเตอร์ผลก็คือ  
ให้ค่าของ S/N (SIGNAL TO NOISE RATIO) ดีมาก และให้ค่าของสัญญาณประมาณ

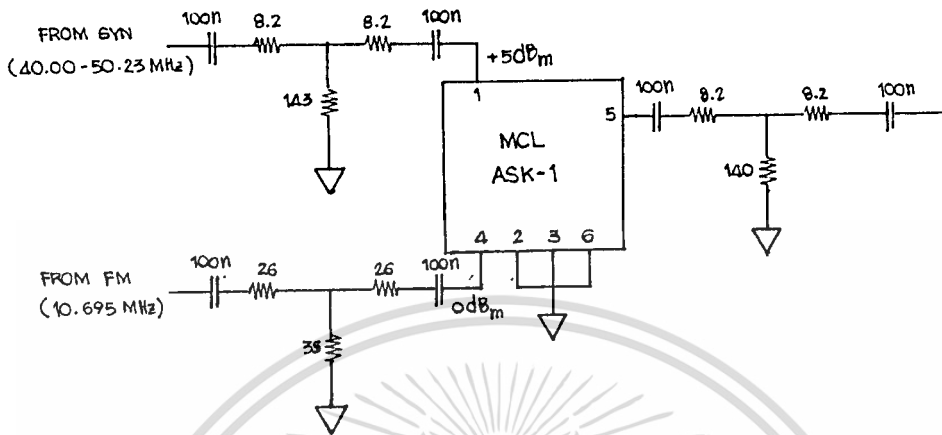
-7 dBm

### 3.3.2 วงจร มิกเซอร์

วงจร มิกเซอร์ ที่จะกล่าวถึงต่อไปนี้เป็นส่วนที่จะนำเอาสัญญาณจากอุปกรณ์  
สังเคราะห์ความถี่ในช่วง 40.00 MHz จนถึง 50.23 MHz นั้นมารวมกับความถี่จากวงจร  
มอดูเลเตอร์ที่ความถี่ 10.695 MHz เพื่อที่จะทำให้ได้ความถี่ที่สูงขึ้น และเปลี่ยนไปตามความถี่  
จากอุปกรณ์สังเคราะห์ความถี่ ด้วยเหตุนี้จึงเลือกที่จะใช้ ดับเบิล-บาลานซ์-ไดโอด-มิกเซอร์  
ซึ่งมีข้อดีกว่า มิกเซอร์ แบบอื่น ๆ ก็คือ สามารถที่จะทำงานที่ความถี่ต่าง ๆ กันได้ดีโดย  
คุณสมบัติเปลี่ยนไปน้อยมากเช่นค่าของ คอนเวอร์ชัน ลอส (CONVERSION LOSS) และผลของ  
การ ไอโซเลท ระหว่าง พอร์ต อาร์เอฟ และพอร์ต โลคอล ออสซิลเลเตอร์ แต่มีข้อเสียก็คือ  
อุปกรณ์ที่ใช้สร้างเป็น ไดโอด และ ทรานส์ฟอร์มเมอร์ ซึ่งไม่มีอัตราขยายเช่นเดียวกับ  
อุปกรณ์ประเภท แอคทีฟ(ACTIVE)

หลักการการทำงานของ มิกเซอร์ แบบนี้ได้กล่าวไว้อย่างละเอียดแล้วในหัวข้อ 2.3.2  
ในที่นี้จึงจะกล่าวเฉพาะหลักการใช้งานของ มิกเซอร์ แบบนี้ ในรูปที่ 3.18 นั้นเป็นมิกเซอร์  
ที่ใช้ ซึ่งเป็น IC สำเร็จรูป โดย IC ที่ทำหน้าที่ มิกเซอร์ ตัวนี้ มีข้อกำหนดให้เพาเวอร์  
อินพุทของพอร์ต โลคอล ออสซิลเลเตอร์ นั้น ควรมีค่าอยู่ในช่วง 0 dBm ถึง +7 dBm และ  
เพาเวอร์อินพุทที่พอร์ต อาร์เอฟ ไม่ควรมีค่ามากกว่า 0 dBm นอกจากนี้ IC ตัวนี้ จะทำงาน  
ได้ดีที่ทุกพอร์ต มีค่าของโวลติจิมพีแดนซ์ และอินพุทอิมพีแดนซ์เท่ากับ 50 โอห์ม ด้วยเหตุนี้ใน  
พอร์ตจึงสร้างวงจรลดทอน เพื่อให้ค่าเพาเวอร์ของความถี่จากอุปกรณ์สังเคราะห์ความถี่เหลือ  
ประมาณ +5 dBm และเกิดการ แมทซ์ซิง อิมพีแดนซ์ กับ 50 โอห์ม ส่วนในพอร์ต  
อาร์เอฟ และ ไอเอฟ นั้น วงจรลดทอนได้สร้างขึ้นเพื่อทำการ แมทซ์ซิง อิมพีแดนซ์กับ  
50 โอห์ม ทำให้ที่พอร์ต อาร์เอฟ มีอินพุทประมาณ -10 dBm สัญญาณเอาพุทที่ออก  
จาก มิกเซอร์ นั้น จะประกอบไปด้วย ความถี่  $F_{LO}$  จาก 40.00 MHz ถึง 50.23 MHz  
 $F_{LO} + F_{RF}$  จาก 50.695 MHz ถึง 60.925 MHz และ  $F_{LO} - F_{RF}$  จาก  
29.305 MHz ถึง 39.535 MHz ระดับสัญญาณเอาท์พุทที่ พอร์ต ไอเอฟ มีค่าประมาณ

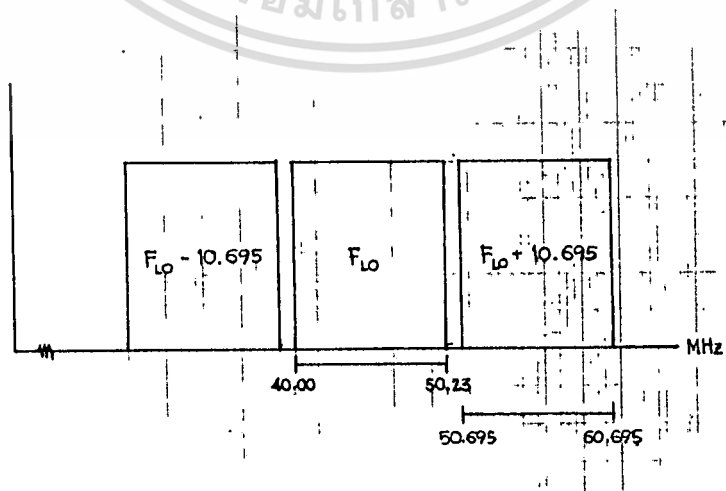
-17 dBm ซึ่งแสดงว่ามีค่าของ คอนเวอส์ชั่น ลอส ประมาณ 7 dB เมื่อผ่านวงจรลดทอน แล้วจะทำให้ได้สัญญาณเอาต์พุตประมาณ -20 dBm



รูปที่ 3.18 วงจรมิกเซอร์

### 3.3.3 วงจรแบนด์พาสฟิลเตอร์

สัญญาณที่มาจากวงจร มิกเซอร์ นั้นมีทั้งสัญญาณความถี่ในช่องที่ใช้งาน และความถี่ที่ไม่ต้องการ ด้วยเหตุนี้จึงจำเป็นต้องทำการกรองเอาเฉพาะความถี่ที่จะนำไปใช้งานเท่านั้น นำมาแอมพลิไฟร์เพื่อจะส่งออกอากาศ จากรูปที่ 3.19 นั้น แสดงถึงความถี่ช่วงที่เป็น ของ  $F_{Lo}$ ,  $F_{Lo} - 10.695$  MHz และ  $F_{Lo} + 10.695$  MHz ซึ่งเป็นการยากมากที่จะกำจัดความถี่ส่วนที่ไม่ต้องการทิ้งไปทั้งหมด จึงจะทำการกำจัดส่วนที่เป็น  $F_{Lo} - 10.695$  MHz ให้ได้มากที่สุด เพราะขณะนำไปขยายสัญญาณ หากเกิด ฮาโมนิคส์ จะทำให้เกิดการรบกวนในช่วง



รูปที่ 3.19 แสดงช่วงความถี่ที่ออกจากมิกเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -56- อังอ่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ที่ใช้งานอยู่ได้ รูปที่ 3.20 เป็นคุณสมบัติทางความถี่ของแบนพาสฟิลเตอร์ที่กำหนดขึ้นโดย ต้องการกำจัดความถี่ที่ต่ำกว่า 39 MHz ลงไปให้มากที่สุด โดยกำหนดให้ลดทอนลง 40 dB และมีจุด 3 dB คัทออฟ เฟรเควนซีที่ 49 MHz และ 62 MHz

หลักการออกแบบฟิลเตอร์แบบ บัทเทอร์เวิร์ท นี้ได้อธิบายไว้อย่างละเอียดแล้วในหัวข้อ 2.3.3 และจากรูปที่ 3.20 และกราฟในรูปที่ 2.24 คำนวณค่า  $BW/BW_c = 2.46$  จึงเลือกจำนวน  $L, C$  เท่ากับ 5 ซึ่งจะได้ค่าการลดทอนลงประมาณ 40 dB จากนั้นทำการอ่านค่าของ  $L_n$  และ  $C_n$  จากตารางในรูปที่ 2.25 ประกอบกับค่าข้อมูลข้างล่างนี้ไปใช้ในการคำนวณ

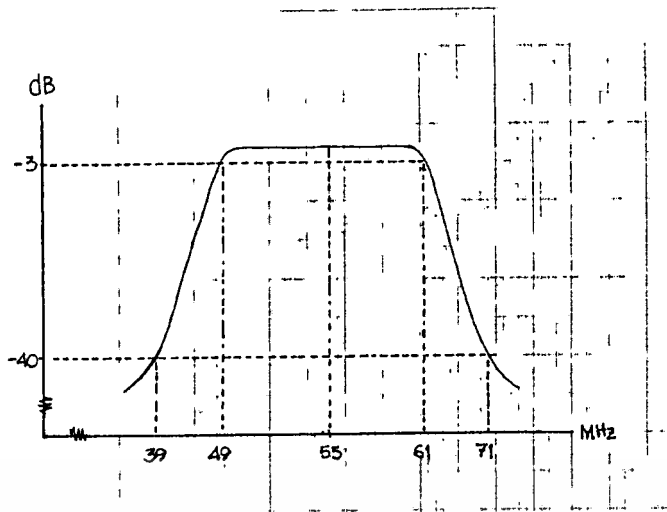
$$R = 50 \text{ โอห์ม} \quad B = 13 \text{ MHz} \quad f_c = 55 \text{ MHz}$$

ทำการคำนวณหาค่า  $L$  และ  $C$  ของ แบนพาสฟิลเตอร์ ตามวิธีการในหัวข้อ 2.3.3 จะได้ ค่าของ  $C$  และ  $L$  ต่าง ๆ ดังนี้ และรูปที่ 3.21 แสดงถึงวงจรแบนพาสฟิลเตอร์ที่สร้างขึ้น

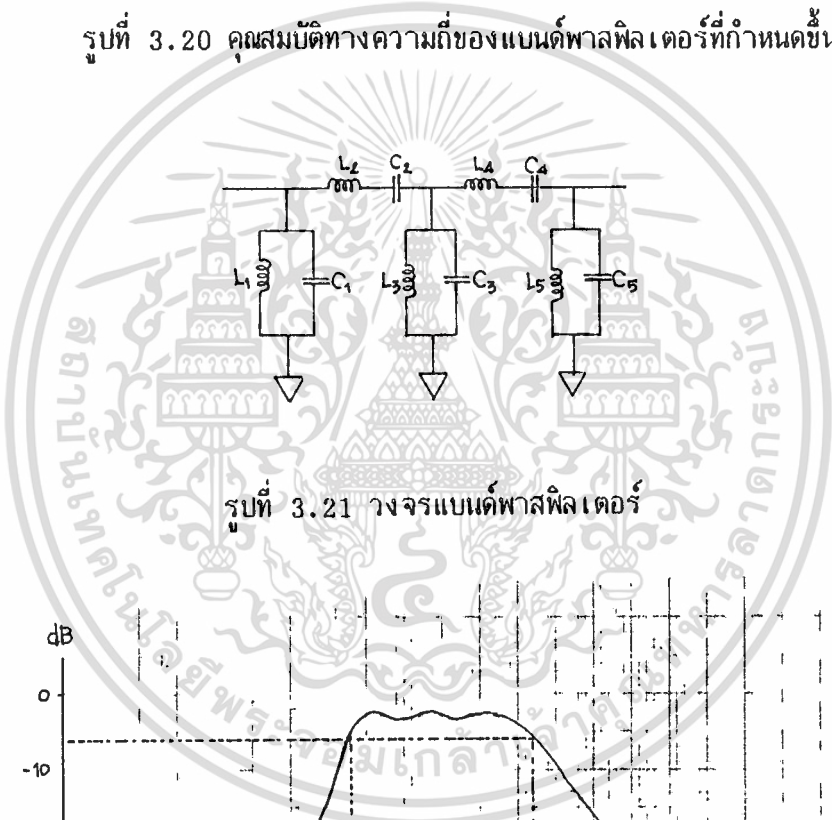
$C1 = 151 \text{ pF}$	$L1 = 55.45 \text{ nH}$
$C2 = 8.46 \text{ pF}$	$L2 = 990 \text{ nH}$
$C3 = 489.7 \text{ pF}$	$L3 = 17 \text{ nH}$
$C4 = 8.46 \text{ pF}$	$L4 = 990 \text{ nH}$
$C5 = 151 \text{ pF}$	$L5 = 55.45 \text{ nH}$

จากการสร้างวงจรแบนพาสฟิลเตอร์ขึ้นใช้งานนั้นเมื่อทดสอบผลของฟิลเตอร์ และทำการปรับแต่งค่าของ  $C$  และ  $L$  ทุก ๆ ค่าจนได้คุณสมบัติทางความถี่ที่ดีที่สุด ทำให้ได้คุณสมบัติทางความถี่ ดังในรูปที่ 3.22 ซึ่งจะเห็นได้ว่าคุณสมบัติทางความถี่ของฟิลเตอร์ที่สร้างขึ้นนั้นผิดจากที่ได้คำนวณไว้ แต่ก็เป็นไปได้ที่น่าพอใจมากกว่า เพราะว่าให้ค่าของการลดทอนที่ 39 MHz ถึง 48 dB ถึงแม้ว่าจะมีค่าของ ริปเปิล (RIPPLE) ถึง 1 dB ก็ตาม นอกจากนี้ค่าของความถี่คัทออฟก็อยู่ที่ค่าประมาณ 49 MHz และ 61MHz

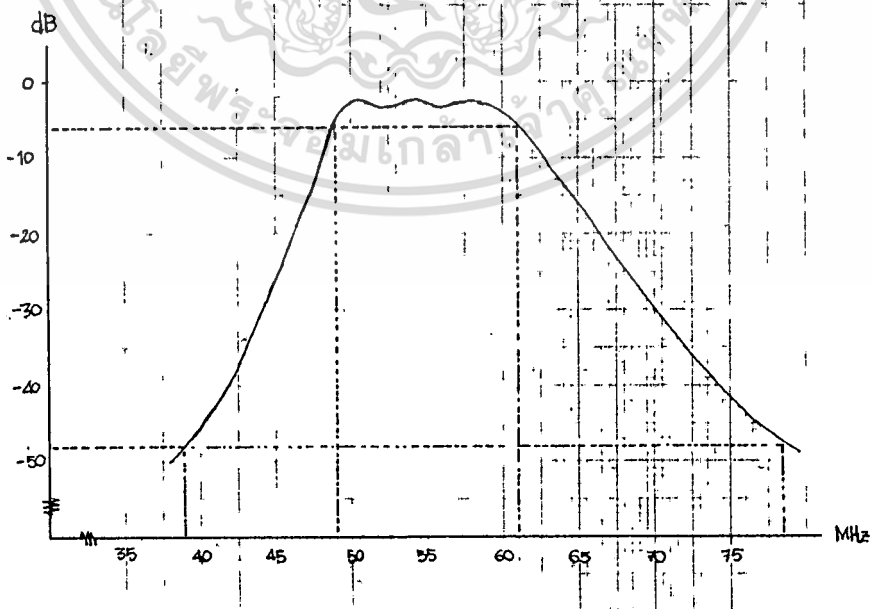
จากการวัดค่าของการสูญเสียภายในย่านความถี่ใช้งาน หรือ อินเสอทชั่น ลอส (INSERTION LOSS) นั้นปรากฏว่าได้ค่าประมาณ 3 dB



รูปที่ 3.20 คุณสมบัติทางความถี่ของแบนด์พาสฟิลเตอร์ที่กำหนดขึ้น



รูปที่ 3.21 วงจรแบนด์พาสฟิลเตอร์



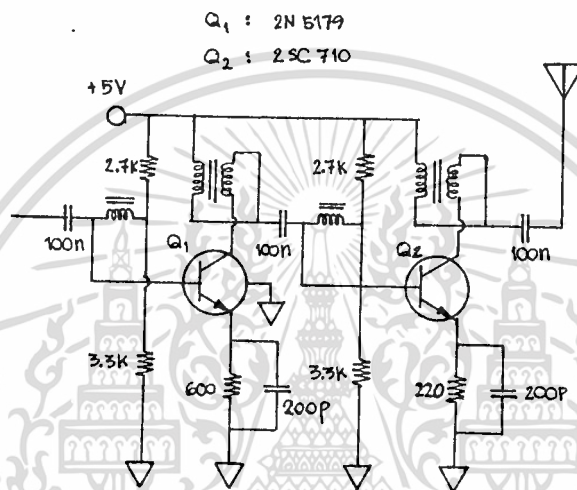
รูปที่ 3.22 คุณสมบัติทางความถี่ของแบนด์พาสฟิลเตอร์ที่สร้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.4 วงจรขยายสัญญาณ

ในส่วนของวงจรขยายสัญญาณนี้สร้างขึ้นเพื่อให้ได้ค่าของเอาต์พุตที่เพาเวอร์ที่ใช้ในการส่งออกอากาศนั้นมีค่าประมาณ +10 dBm โดยสัญญาณที่ออกจากแบนด์พาสฟิลเตอร์นั้นมีค่าเอาต์พุตประมาณ -23 dBm ถึง -24 dBm ดังนั้นจึงต้องสร้างแอมพลิไฟร์ที่มีอัตราขยายสูงถึง 34 dB หรือ 35 dB ตลอดช่วงความถี่ใช้งานจึงจะได้เอาต์พุตเพาเวอร์ +10 dBm



รูปที่ 3.23 วงจรขยายสัญญาณ

ในรูปที่ 3.23 นั้นเป็นวงจรขยายสัญญาณที่ได้สร้างขึ้นประกอบด้วยวงจรทรานซิสเตอร์แอมพลิไฟร์ 2 สเตจ โดย สเตจ แรกใช้ 2N5179 ซึ่งให้อัตราขยายสูง ส่วนสเตจ ที่2 นั้นใช้ 2SC710 ซึ่งทนกระแสคอลเลคเตอร์ได้สูงกว่าวงจรทรานซิสเตอร์แอมพลิไฟร์นี้ได้สร้างขึ้นเพื่อจุดประสงค์ให้ใช้ในความถี่ได้กว้างตลอดช่วงความถี่ที่ใช้งาน ควรจะให้ค่าของเอาต์พุตมีค่าใกล้เคียงกัน

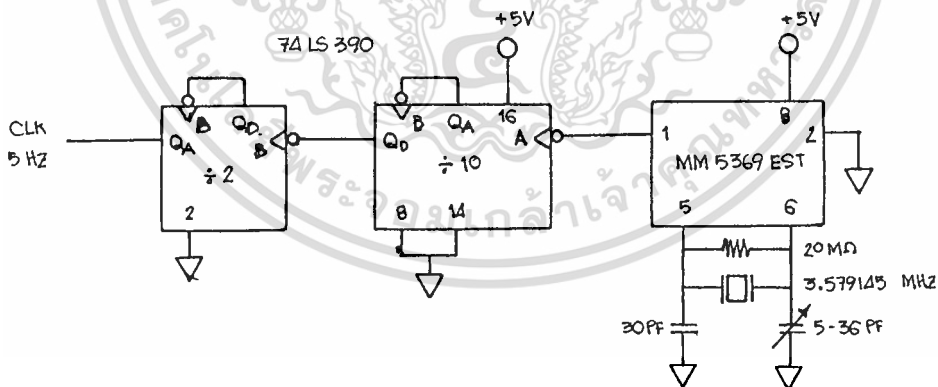
ในการทำให้วงจรทรานซิสเตอร์แอมพลิไฟร์สามารถทำงานได้ในช่วงความถี่ที่กว้างนั้น ทำได้โดยการใช้ ทรานสฟอร์มเมอร์ เป็นแบบ บรอดแบนด์ ทรานสฟอร์มเมอร์ (BROAD BAND TRANSFORMER) และ ต่อเป็นแบบ ทรานสฟอร์ม์ม อิมพีแดนซ์จากโหลดขึ้นเป็น 4 เท่า แต่โดยปกติที่ทรานซิสเตอร์แอมพลิไฟร์จะขยายสัญญาณที่ความถี่ต่ำ ให้อัตราขยายสูงกว่าที่ความถี่สูง จึงทำให้เอาต์พุตของสัญญาณที่ความถี่ต่าง ๆ มีค่าไม่เท่ากันด้วยเหตุนี้

ในวงจรจึงได้ใช้เทคนิคของการเลือกใช้ค่า คาปาซิเตอร์บายพาส มาใช้ในการปรับคุณสมบัติ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปเผยแพร่เชิงพาณิชย์ ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา-59-จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางความถี่ของแอมพลิไฟร์ โดยมีหลักการคือ ที่ความถี่ต่ำนั้นอัตราการขยายสัญญาณเนื่องจากตัวทรานซิสเตอร์เองนั้นสูง จึงทำให้ได้สัญญาณเอาต์พุตมากแต่ว่าค่าของอิมพีแดนซ์ของคาปาซิเตอร์ บายพาส นั้นมาก ทำให้เป็นตัวลดอัตราการขยายของวงจร ส่วนในกรณีของความถี่สูงนั้น อัตราการขยายต่ำเนื่องจากตัวทรานซิสเตอร์เอง แต่ค่าของอิมพีแดนซ์ของคาปาซิเตอร์ บายพาส ที่ใช้ในการบายพาสนั้นน้อย ทำให้ได้อัตราการขยายเต็มที่ในวงจรที่ใช้งานนี้ได้เลือกใช้ คาปาซิเตอร์ บายพาสมีค่า 200 pF ทั้ง 2 สเตจ ทำให้ได้อัตราการขยายประมาณถึง 34 dB และจากการทดสอบค่าของเพาเวอร์เอาต์พุตของเครื่องส่งปรากฏผลเป็นที่น่าพอใจ ดังจะได้แสดงผลของการทดสอบในส่วนของผลการทดลองต่อไป ซึ่งจากผลการทดลองที่ได้นี้ให้ผลเป็นที่น่าพอใจมาก เพราะมีค่าของ รีบเบิล ประมาณ 2 dB เท่านั้นตลอดช่วงการใช้งาน

### 3.3.5 วงจรสัญญาณนาฬิกา

ในเครื่องส่งนั้นเนื่องจากต้องการความถี่ของสัญญาณนาฬิกาที่มีความแน่นอนค่อนข้างสูง จึงได้ออกแบบวงจรดังรูป 3.25 โดยใช้ MM5369EST ทำหน้าที่ผลิตสัญญาณ 100 Hz จาก คริสตัล 3.58 MHz จากนั้นจึงหารด้วย 74LS390 ซึ่งมีวงจรหาร 10 จำนวน 2 ชุด ทำการตัดแปลงเป็นวงจร หาร 20 ได้สัญญาณ 5 Hz



รูปที่ 3:24 วงจรสร้างสัญญาณนาฬิกา

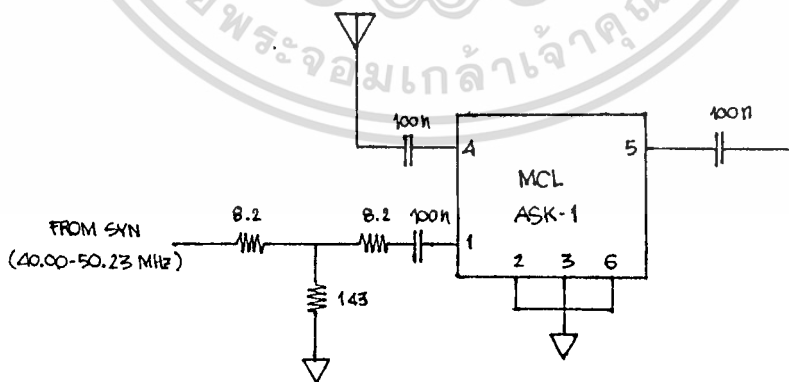
### 3.4 เครื่องรับ

เครื่องรับที่ได้สร้างขึ้นนี้ได้กำหนดให้ใช้อุปกรณ์สังเคราะห์ความถี่แบบเดียวกับเครื่องส่ง ดังนั้นเมื่อทำการ มิกซ์ สัญญาณอินพุตกับความถี่จากอุปกรณ์สังเคราะห์ความถี่แล้ว จะทำให้ได้สัญญาณความถี่ 1ST IF ที่ 10.695 MHz แต่ด้วยเหตุที่ว่าต้องการแบ่งแยกช่องสัญญาณที่ใกล้เคียงกันให้ดีที่สุดนั้นจึงทำการ มิกซ์ ถึง 2 ครั้ง ได้ 2ND IF ที่ 455 KHz ทำให้สามารถแยกช่องสัญญาณข้างเคียงออกได้เป็นอย่างดี สัญญาณ 455 KHz นี้ส่วนหนึ่งนั้นนำไปใช้ในการ ตีเทค หาสัญญาณเสียง และอีกส่วนนำไปแอมป์ไฟรเพื่อนำไปใช้ในส่วนของ ไลต์แทรคกิ้ง (CODE TRACKING) ต่อไป

ในโครงการนี้เนื่องจากต้องการให้เครื่องรับมีคุณสมบัติทางความถี่ที่ดี จึงได้ตัดส่วนของ อาร์เอฟแอมป์ เสียเพื่อง่ายแก่การควบคุมคุณสมบัติทางความถี่

#### 3.4.1 1st มิกเซอร์

ในเครื่องรับที่ได้สร้างขึ้นนี้เนื่องจากได้ตัดส่วนของ อาร์เอฟแอมป์ ออกทำให้ 1st มิกเซอร์ เป็นอุปกรณ์สำคัญ ซึ่งคุณสมบัติทางความถี่ของเครื่องรับ กำหนดคุณสมบัติทางความถี่ของเครื่องรับทั้งหมด ด้วยเหตุนี้จึงเลือกที่จะใช้ ดับเบิล-บาลานซ์-ไดโอด-มิกเซอร์ มาใช้งาน ในรูปที่ 3.25 ได้แสดงถึงดับเบิล-บาลานซ์-ไดโอด-มิกเซอร์ที่ใช้งานอยู่ ซึ่งเป็น IC สำเร็จรูป ให้คุณสมบัติทางความถี่ดีมากโดยให้ค่าของ คอนเวอร์ชัน ลอส ประมาณ 7 dB ตลอดช่วงความถี่ที่ใช้งาน



รูปที่ 3.25 วงจร 1st มิกเซอร์

สัญญาณจากสายอากาศจะเข้ามาที่พอร์ท อาร์เอฟ ซึ่งโดยทั่วไปมีค่าไม่เกิน 0 dBm

อยู่แล้ว ส่วนสัญญาณจากอุปกรณ์สังเคราะห์ความถี่นั้น จำเป็นต้องลดทอนลงเหลือประมาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

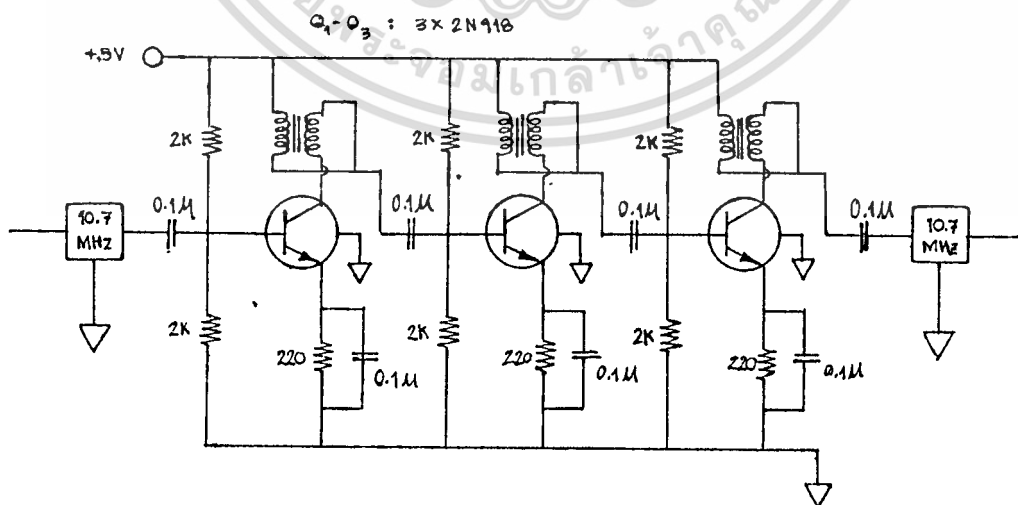
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5 dBm ซึ่งอยู่ในช่วงที่ใช้งานได้ สัญญาณที่ออกจากพอร์ท ไอเอฟ นั้น หากช่องสัญญาณเครื่องรับ และเครื่องส่งตรงกันแล้ว จะทำให้ได้ความถี่ 1ST IF อยู่ที่ 10.695 MHz การกำหนดช่องสัญญาณที่จะรับนั้นเกิดจากความถี่ของอุปกรณ์สังเคราะห์ความถี่ ซึ่งความถี่จากอุปกรณ์สังเคราะห์ความถี่นี้จะมีค่าน้อยกว่าช่องสัญญาณความถี่ที่จะรับอยู่ 10.695 MHz สัญญาณที่ได้จาก 1ST มิกเซอร์ นี้จะมีค่าของเพาเวอร์น้อยมาก จึงจะนำไปแอมพลิไฟร์ต่อไป

### 3.4.2 1ST IF แอมพลิไฟร์

เครื่องรับที่ได้สร้างขึ้นนี้เนื่องจากไม่มีส่วนของ อาร์เอฟ และใช้มิกเซอร์ เป็นแบบ ดับเบิ้ล-บาลานซ์-ไดโอด-มิกเซอร์ ซึ่งไม่มีส่วนใดให้อัตราการขยายเลย นอกจากนี้ วงจรในส่วนของ ตั้งแต่ 2ND มิกเซอร์ ลงไป นั้นใช้ IC สำเร็จรูป ซึ่งมีค่าของสัญญาณต่ำสุดที่พอจะสามารถ ดีเทค สัญญาณได้อยู่ที่ประมาณ -50 dBm ทำให้การปรับปรุงที่จะทำใหเครื่องรับมีค่าของความไวในการรับสัญญาณ (SENSITIVITY) ที่คืบหน้าได้จากการสร้างให้มี 1ST IF แอมป์ อัตราการขยายมากที่สุดเท่าที่จะทำได้เท่านั้น

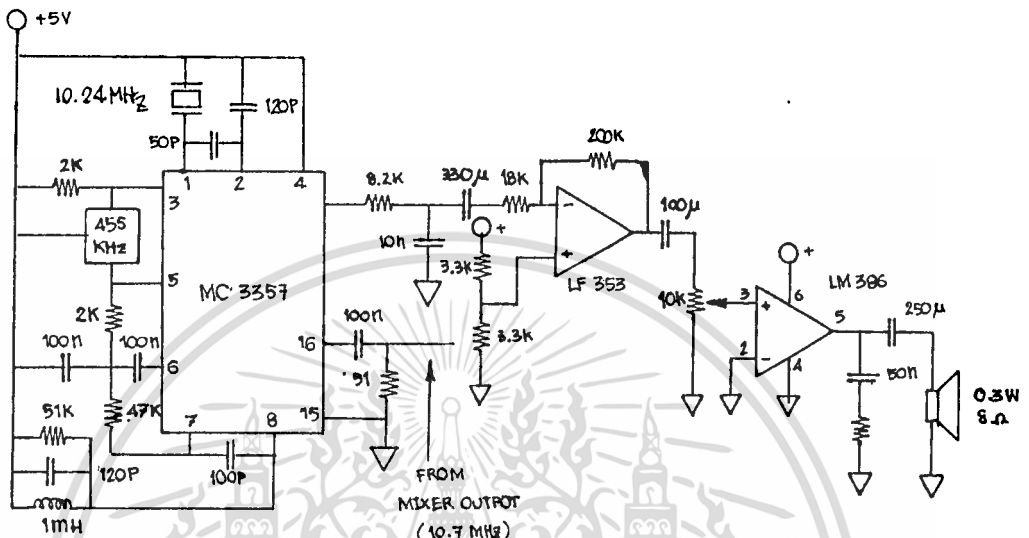
ในรูปที่ 3.26 นั้นเป็นวงจร 1ST IF แอมป์ที่ได้สร้างขึ้นเป็นแบบทรานซิสเตอร์ แอมพลิไฟร์ 3 สเตจรวมกันทำให้ได้อัตราการขยายประมาณ 57 dB เมื่อรวมกับ เซรามิคฟิลเตอร์ (Ceramic filter) ความถี่ 10.7 MHz 2 ตัวทำให้ได้อัตราการขยายรวมประมาณ 37 dB สามารถแอมพลิไฟร์สัญญาณอินพุต -87 dBm ให้มีเพาเวอร์ -50 dBm ได้



รูปที่ 3.26 วงจร 1st IF แอมป์

### 3.4.3 2nd มิกเซอร์, แบนด์พาสฟิลเตอร์

ในเครื่องรับที่ได้สร้างขึ้นนี้ได้นำ MC 3357 เข้ามาประยุกต์ใช้งาน และมีกร  
สร้างวงจรดังรูปที่ 3.27



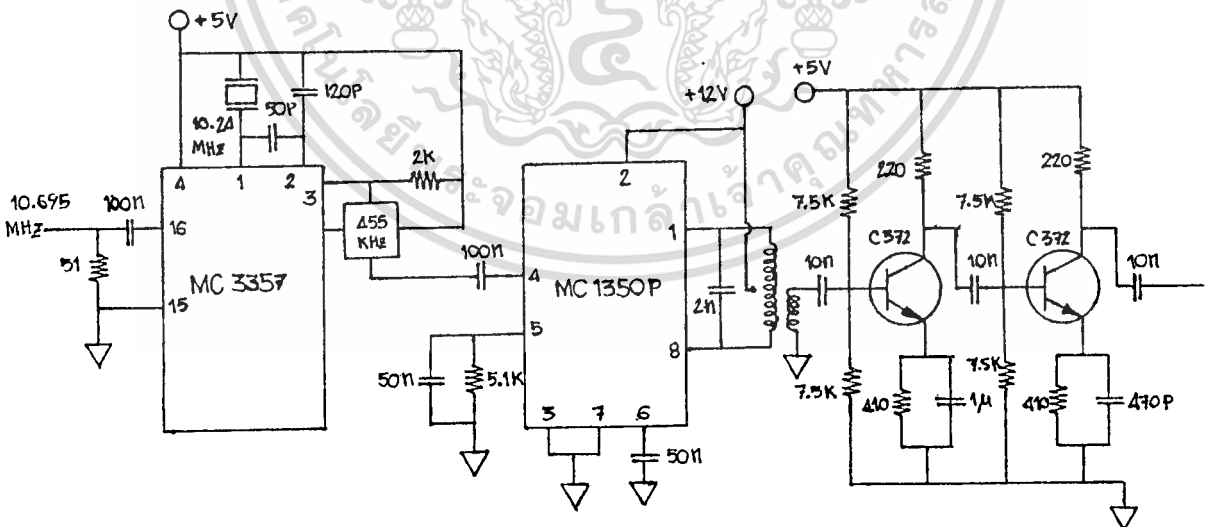
รูปที่ 3.27 วงจร 2nd มิกเซอร์ ,แบนด์พาสฟิลเตอร์ และดีมอดูเลเตอร์

MC3357 จะทำหน้าที่รับสัญญาณอินพุต 10.695 MHz เข้ามาทำการมิกซ์ครั้งที่ 2 กับความถี่จาก คริสตัล ออสซิลเลเตอร์ 10.24 MHz ทำให้สัญญาณความถี่ 2ND IF ที่ 455KHz ซึ่งที่ความถี่นี้สามารถที่จะหา เซรามิคฟิลเตอร์ ที่มี แบนด์วิธประมาณ 10KHz ได้ ทำให้สามารถที่จะแยกช่องสัญญาณใกล้เคียงกันได้เป็นอย่างดี สัญญาณที่ได้จาก เซรามิคฟิลเตอร์ นี้จะถูกนำไปผ่านวงจร ลิมิตเตอร์แอมป์ (LIMITER AMP) เพื่อทำการแอมป์จนสัญญาณที่ได้นี้มีโวลเตจที่สูงจนเกิดการ คลิป(CLIP) แล้วนำสัญญาณที่ได้เข้าไปในส่วนของ วงจร ควอดราราเจอร์ดีเทคเตอร์ เพื่อดีเทค เอาสัญญาณเสียงออกมา ในส่วนของวงจร แทงค์ นั้นทำหน้าที่เป็น เฟลซิงเตอร์ของวงจรควอดราราเจอร์ดีเทคเตอร์ สัญญาณเอาท์พุทจาก ที่ขา 9 นั้น นำมาผ่านวงจรความถี่ต่ำเพื่อให้ได้สัญญาณเสียงออกมา แล้วนำสัญญาณที่ได้ไปทำการแอมป์รีไฟด์ด้วย LF353 เป็นฟร็อแอมป์ และใช้ LM386 ทำการแอมป์เพื่อขับ ลำโพงต่อไป

### 3.4.4 455KHz สำหรับภาคโค๊ดแทรกคั้ง

ในการที่จะทำให้การทำงานของระบบ ฟรีควเอนซีเยอปปี้้ง ทำงานได้ด้นั้นจำเป็นที่ จะต้องมีสัญญาณความถี่ 455 KHz ที่มีโวลท์เตจสูงพอที่จะนำไปใช้ในระบบ โค๊ดแทรกคั้ง ได้ นอกจากนี้ยังจำเป็นที่จะต้องสามารถแยกความแตกต่างของช่องสัญญาณได้ก็คือ เมื่อช่อง สัญญาณถูกต้องจะต้องมีสัญญาณที่มีโวลเตจที่สูง และในขณะที่ผิดช่องสัญญาณจะต้องมีโวลท์เตจ ที่ต่ำมาก ๆ ด้วย

ด้วยเหตุที่ว่าไม่สามารถจะดึงสัญญาณ 455 KHz ออกมาจากส่วนของวงจรใน หัวข้อ 3.4.3 ได้ ดังนั้นจึงแยกวงจรออกมาต่างหากดังรูปที่ 3.28 โดยนำเอา MC3357 มาใช้งานเฉพาะในส่วนของ มิกเซอร์ ซึ่งทำการ มิกซ์สัญญาณ 10.695 MHz กับ 10.24 MHz เมื่อมิให้ได้ 455 KHz จากนั้น จึงนำไปผ่าน เซรามิคฟิลเตอร์ 455 KHz แบนวิดท์ 10 KHz ทำให้แยกความแตกต่างของแต่ละช่องสัญญาณได้อย่างชัดเจนเหมาะแก่การนำไปใช้งานในระบบ โค๊ดแทรกคั้ง แต่สัญญาณที่ได้นี้มีโวลท์เตจที่ต่ำอยู่จึงใช้ MC1350P ทำการแอมพลิไฟร์จนได้ โวลท์เตจระดับหนึ่ง แล้วจึงทำการแอมพลิไฟร์ต่อด้วยทรานซิสเตอร์จนได้แอมปลิจูดประมาณ 5 V<sub>p-p</sub> สัญญาณที่ได้นี้จะถูกนำไปใช้งานโดยส่วนของ โค๊ดแทรกคั้ง และระบบควบคุมการเริ่ม หยุด



รูปที่ 3.28 วงจรขยายสัญญาณ 455 KHz สำหรับโค๊ดแทรกคั้ง

### 3.5 ระบบติดตามโค้ด

ในระบบการสื่อสารแบบฟรี เควนซีชอปป์นั้น หากเครื่องรับและเครื่องส่งไม่ทำงานที่ช่องสัญญาณเดียวกันแล้วก็จะทำให้ไม่สามารถที่จะทำการติดต่อสื่อสารกันได้ และนอกจากนี้ ถึงแม้ว่าจะทำงานที่ช่องสัญญาณเดียวกันแล้วแต่หากความเร็วหรือเฟสของการชอปป์ ทางด้านเครื่องรับและเครื่องส่งไม่ตรงกันแล้วก็จะทำให้การสื่อสารไม่สามารถที่จะทำได้ไปชั่วขณะหนึ่ง ดังนั้นจึงต้องทำการสร้างวงจรเพื่อให้ความเร็ว หรือ เฟสของการชอปป์ มีความแตกต่างกันน้อยที่สุด และค่าของโค้ดต้องตรงกันด้วย โดยแยกเป็น 2 ส่วนใหญ่ ๆ ดังนี้คือ

1. โค้ดแทรคกิ้ง (CODE TRACKING) ซึ่งเป็นส่วนที่ควบคุมให้ความเร็วและเฟสของการชอปป์ มีความแตกต่างกันน้อยที่สุด
  2. ควบคุมการเริ่มหยุด (START/STOP CONTROL) เป็นส่วนที่ทำหน้าที่ในการควบคุมการเริ่ม ชอปป์ และ หยุด ชอปป์ ของเครื่องรับ
- การทำงานของ 2 ส่วนนี้ เมื่อระบบควบคุมการเริ่มหยุดสั่งให้ เริ่มทำการชอปป์ ซึ่งเป็นขณะที่โค้ดทางด้านส่งและรับตรงกัน วงจรโค้ดแทรคกิ้ง ก็จะทำการช่วยให้ความเร็ว และ เฟสต่างกันน้อยที่สุดตลอดการรับส่ง หากเกิดการผิดพลาดจนค่าของโค้ดผิดกันมากกว่า ครึ่ง ชอป แล้ว ระบบควบคุมเริ่มหยุดจะสั่งให้หยุดการชอป แล้วรอนกว่าโค้ดจะตรงกันอีกจึงจะทำการ ชอปป์ อีกครั้ง แต่ว่าในระบบนี้ได้สร้างวงจรที่ช่วยลดระยะเวลาในการชอปป์ อีกครั้งดังจะได้กล่าวต่อไป

#### 3.5.1 โค้ดแทรคกิ้ง

ระบบ โค้ดแทรคกิ้ง ที่ใช้นี้เป็นแบบ ไทม์-แชร์-เอสซี-เลท ซึ่งได้กล่าวถึงหลักการทำงาน และ บล็อกไดอแกรม ของระบบ โค้ดแทรคกิ้ง แบบนี้ไว้ในหัวข้อ 2.5 ซึ่งมีบล็อกไดอแกรม ดังรูปที่ 2.31 แต่ในโครงการนี้ได้นำเอาหลักการในรูปที่ 2.31 มาทำการประยุกต์ใหม่เพื่อให้ง่ายแก่การสร้างวงจร โดยได้แนวความคิดมาจากสัญญาณ ณ จุดต่าง ๆ ดังรูป 2.33 วงจรที่ได้สร้างขึ้นได้แสดงไว้ในรูปที่ 3.29

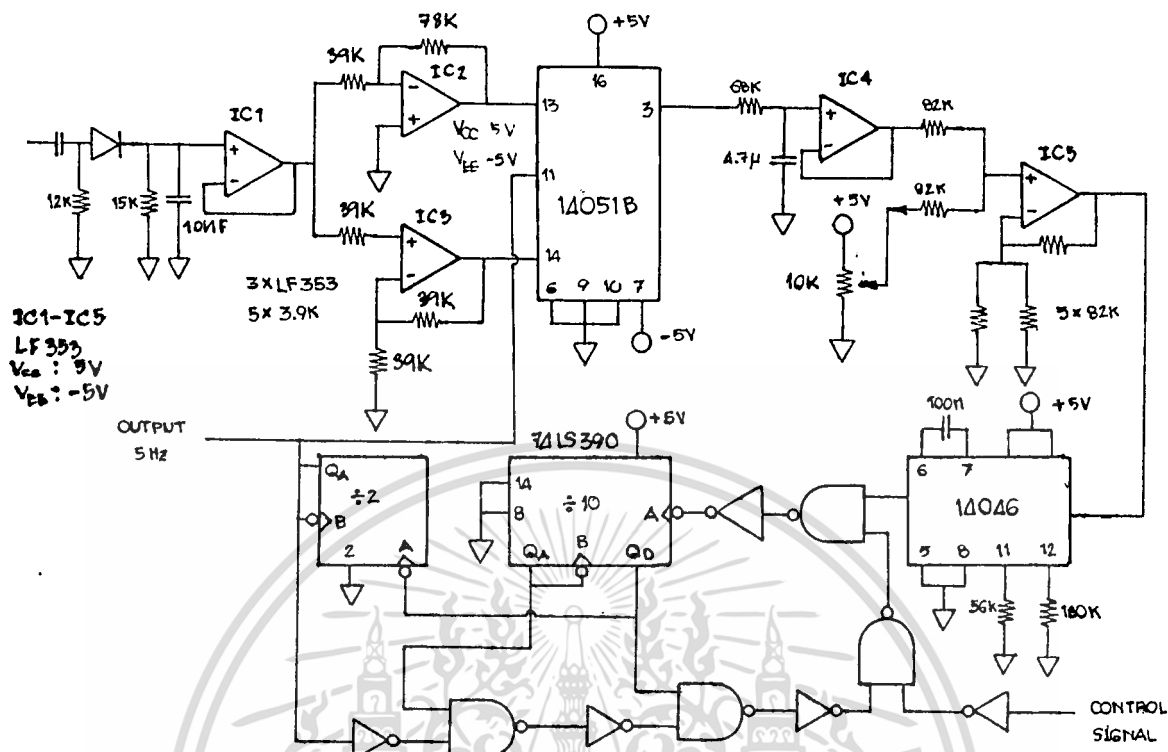
การทำงานของวงจรในรูปที่ 3.31 นั้น ส่วนแรกประกอบไปด้วย ไดโอด, R และ C ทำหน้าที่เป็นวงจร เอนวิลอป ดีเทคเตอร์ นั้นเอง ส่วน บัฟเฟอร์ นั้นทำหน้าที่แยกส่วน เอนวิลอป ดีเทคเตอร์ ออกจากส่วนอื่น ๆ สัญญาณที่ออกจาก เอนวิลอป ดีเทคเตอร์ จะต้องนำไปคูณกับสัญญาณนาฬิกาที่ใช้ซึ่งมี โวลจิก เป็น ๒ และ +5 โวลท์ แต่เนื่องจากวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสัญญาณอนาล็อกนั้นมีความยุ่งยากมาก จึงทำวงจรเทียมขึ้นมาโดยวิธีทำสัญญาณที่ได้จาก มาคูณ ด้วย 2 และ -2 สัญญาณเอาพุททั้ง 2 ที่ได้นี้จะ เป็นอินพุทให้กับ 4051B ซึ่งทำหน้าที่ มัลติเพล็กซ์โดยใช้สัญญาณนาฬิกาเป็นตัวควบคุม ในขณะที่สัญญาณนาฬิกาเป็น +5 โวลต์จะควบคุม ให้เอาพุทช่องที่ 1 และเมื่อเป็น 0 โวลต์ จะให้เอาพุทของช่องที่ 0 ทำให้ได้สัญญาณเช่นเดียวกับ รูป 2.33C แต่มีระดับโวลต์ที่ต่างกัน สัญญาณที่ได้จาก 4051B นี้จะถูกนำไปผ่าน วงจรลูปฟิลเตอร์ และ ซัมมิ่งแอมป์ เพื่อไปควบคุม VCO ซึ่งในโครงการนี้ใช้ MC4046 เป็น VCO ค่าของ R ปรับค่าได้นั้นใช้ในการกำหนดความถี่กลาง ซึ่งมีค่าเท่ากับ 100 Hz สัญญาณความถี่จาก VCO นั้นจะถูกนำไปผ่าน เกทต่าง ๆ วงจรหาร 10 และ วงจรหาร 2 เพื่อให้ได้ความถี่ประมาณ 5 Hz ใช้ในการ ฮอปป์ โดยหลักการทำงานของ วงจรเกทต่าง ๆ นั้นมีดังนี้คือ

1. ในสภาวะปกติสัญญาณควบคุมจากส่วนของระบบควบคุมการเริ่มหยุดจะมี สภาวะเป็น 0 และสภาวะของวงจรรหารนั้น วงจรหาร 10 จะอยู่ที่ 6 และวงจรรหาร 2 อยู่ที่ 1 จะทำให้เกทนั้นได้ปิดไม่ให้สัญญาณ 100 Hz ผ่านเข้าวงจรรหารได้ จึงไม่มี 5Hz ออกที่เอาท์พุท
2. ในขณะที่โค้ดเกิดตรงกันเป็นครั้งแรกนั้น สัญญาณควบคุมจะเปลี่ยนจาก 0 เป็น 1 ที่กึ่งกลางของ ฮอปป์ ทำให้มีสัญญาณ 100 Hz เข้าวงจรรหาร แต่เนื่องจาก การเปลี่ยนโค้ดของอุปกรณ์ผลิตโค้ดเกิดที่ขอบขาขึ้น ดังนั้นจึงเกิดการรอไปอีกครั้ง ฮอปป์ จึงจะ เกิดการเปลี่ยนโค้ดของอุปกรณ์ผลิตโค้ด ด้วยเหตุนี้เองทำให้เครื่องรับ และเครื่องส่งมีเฟส ของการ ฮอปป์ ที่ใกล้เคียงกันมาก
3. ในกรณีที่มีสัญญาณควบคุมตกลงเป็น 0 วงจรรหารจะไม่หยุดทำงานทันทีแต่จะรอ จนวงจรรหาร 10 อยู่ที่สภาวะ 6 และวงจรรหาร 2 เป็น 1 จึงจะปิด เกทไม่ให้สัญญาณ 100 Hz ผ่านไปได้ และรอให้สัญญาณควบคุมเป็น 1 อีกครั้งแล้วทำตามข้อ 2 ต่อไป



รูปที่ 3.29 วงจร icode แทรคกิ้ง

### 3.5.2 ส่วนควบคุมการเริ่ม-หยุด

ส่วนที่จะทำหน้าที่ส่งสัญญาณไปควบคุมส่วน icode แทรคกิ้งให้ทำงานขณะมีช่องสัญญาณตรงกัน และหยุดทำงานขณะช่องสัญญาณ ต่างกันเกินครึ่งรอบ (OUT OF LOCK) โดยมีลักษณะการทำงานดังนี้

เริ่มโดยให้อยู่ในภาวะ หลุดล็อค สัญญาณควบคุมจะควบคุมให้ส่วน icode แทรคกิ้งหยุดทำงาน (ไม่มี CLK 5 Hz) เพราะฉะนั้น คลื่นพาหะ ที่ เครื่องรับจะอยู่ที่ค่าหนึ่ง ส่วน คลื่นพาหะ จากเครื่องส่งจะ ชีพ ไปตามลำดับที่ได้กำหนดไว้ เมื่อคลื่นพาหะ จากเครื่องส่ง ตรงกันค่าที่เครื่องรับรออยู่พอดีสัญญาณควบคุมจะควบคุมให้ส่วน icode แทรคกิ้ง เริ่มทำงาน ซึ่งทำให้ คลื่นพาหะของเครื่องรับเริ่ม ชีพ และต่อไปในลักษณะตรง และพร้อมกับเครื่องส่ง ทำให้ สามารถรับสัญญาณได้ตลอดเวลา

และเมื่ออยู่ในภาวะ เข้าล็อค (IN LOCK) แล้ว อาจมีปัจจัยภายนอกเป็น สัญญาณรบกวน หรือ จากส่วน icode แทรคกิ้งเอง ทำให้เกิดการหลุดล็อคในกรณีเช่นนี้ สัญญาณ ควบคุมจะควบคุมให้ส่วน icode แทรคกิ้ง หยุดทำงาน และ เครื่องรับจะหยุดรอที่ค่าความถี่นั้น จนกระทั่ง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งเกิดการตรงกันของ คลื่นพาหะค์ อีกครั้งหนึ่ง ดังการทำงานข้างต้น

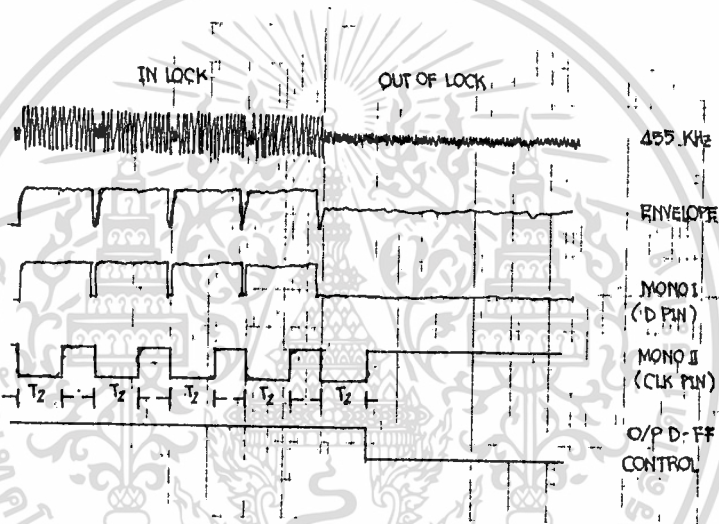
ในการสร้างวงจรนี้ เรากำหนดให้สัญญาณควบคุมเป็น

"1" : กรณี คลื่นพาหะค์ ตรงกัน

"0" : กรณี คลื่นพาหะค์ ต่างกัน

สิ่งหนึ่งซึ่งบอกถึงความแตกต่างระหว่างกรณี เข้าล็อก กับกรณี หลุดล็อก คือ ระดับสัญญาณ IF 455 KHz ที่ได้รับการขยายแล้ว เป็น อินพุท ของวงจรส่วนนี้ ซึ่งทำหน้าที่ตัดสินใจให้ เอาท์พุท เป็น "0" หรือ "1" เพื่อไปควบคุมส่วน โค้ดแตรคกิ้ง ดังกล่าว

ในภาวะการช่วยล็อก เข้าล็อกนั้น สัญญาณ 455 KHz มีลักษณะดังรูป 3.30



รูปที่ 3.30 ทัมมิ่ง ไดอแกรม ของ ส่วนควบคุมการเริ่ม-หยุด

คือ ในแต่ละช่องความถี่ (HOP : 1/5 SEC) จะมีส่วนที่สามารถใช้ติดต่อสื่อสารกันได้ประมาณ 9/10 ของฮอป อีก 1/9 ส่วนที่เหลือนั้น เป็นผลเนื่องจากช่วงทรานเซียนท์ (TRANSIENT) ในการเปลี่ยนความถี่ระหว่างช่องความถี่ สัญญาณ 455 KHz ในช่วงดังกล่าว ซึ่งอยู่ในช่องด้านของแต่ละช่องสัญญาณมีลักษณะคล้ายกับกรณี หลุดล็อก จึงต้องเลี่ยงการ ดีเทค สัญญาณ 455 KHz ในช่วงดังกล่าว และช่วงที่เหมาะสมที่สุดคือ ช่วงกึ่งกลางของฮอป เพื่อป้องกันปัญหาดังกล่าว

วงจรส่วน ควบคุมการเริ่ม-หยุด มีลักษณะดังรูป 3.31

มีลักษณะการทำงานดังนี้คือ สัญญาณ 455 KHz ถูกนำเข้าไป อินพุท วงจร

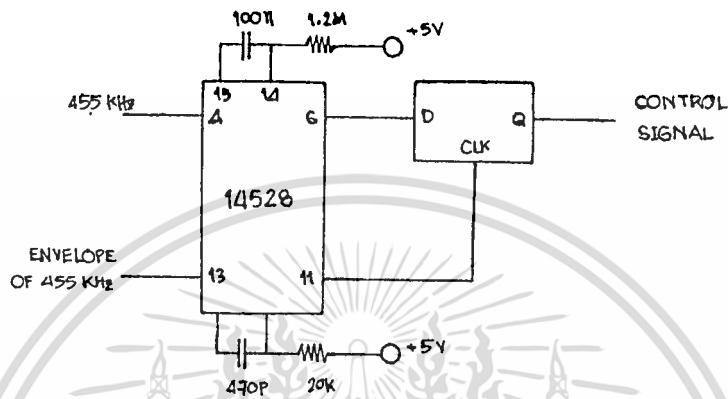
โมนอสเตเบิล (MONOSTABLE) (LEADING-EDGE RETRIGABLE MODE,  $T_1 = 8 \mu s$ )

ได้ เอาท์พุทออกมาดังรูป 3.30 ซึ่งนำไปเข้า อินพุท D ฟลิปฟลอป และสัญญาณ จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้เชิงพาณิชย์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา -68- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอนVELOPE ดีเทคเตอร์ ถูกเข้า อินพุททางจอร์โมนอสเตเบิล (TRIALING-EDGE NONRETRIG MODE;  $T_2 = 100 \text{ ms}$ ) ได้ เอาท์พุท ออกมาดังรูป 3.30 ซึ่งนำไปเข้า ขา CLOCK ของ D ฟลิปฟลอป ซึ่ง เอาท์พุท ของ D ฟลิปฟลอป (เอาท์พุท ของวงจร) จะถูกใช้เป็นสัญญาณควบคุมส่วน ใดต์ แทรคกิ้ง มีลักษณะดังรูป 3.30



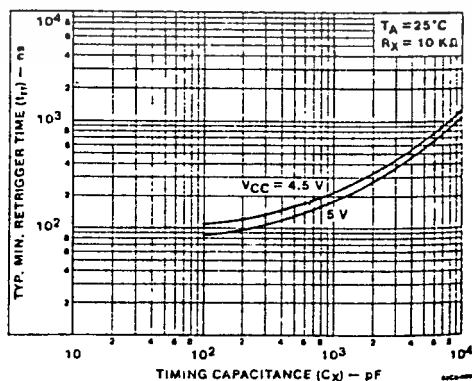
รูปที่ 3.31 วงจรควบคุมการเริ่ม-หยุด

ส่วนค่า R และ C ในวงจร โมนอสเตเบิล นั้นความสัมพันธ์กับค่า ดีเลย์ไทม์ (DELAY TIME) ซึ่งเราสามารถดูได้จากกราฟใน ตาราง บุค (DATA BOOK) ซึ่งใน โครงานนี้เลือกใช้ โมนอสเตเบิล CD14538 ดังรูป 3.32

$$T_1 = 8 \text{ us}, R_1 = 20 \text{ กิโลโอห์ม}, C_1 = 470 \text{ pF}$$

$$T_2 = 100 \text{ ms}, R_2 = 1.5 \text{ เมกกะโอห์ม}, C_2 = 100 \text{ nF}$$

และมีลักษณะการทำงานใน รีทริกเกเบิล (RETRIGABLE) และ นอนรีทริกเกเบิล (NONRETRIGABLE) ดังรูป 3.33



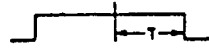
รูปที่ 3.32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

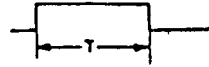
INPUT PULSE TRAIN



RETRIGGERABLE MODE PULSE WIDTH (A MODE)



NON-RETRIGGERABLE MODE PULSE WIDTH (A MODE)



รูปที่ 3.33 ธีมิ่งไดอแกรม ของ 14528

### ส่วนพิเศษ

จากที่ได้กล่าวมาแล้วในส่วน ความคม คือ เมื่อมีการหลุดลื่นเกิดขึ้น สัญญาณ ความคมจะเปลี่ยนจาก "1" เป็น "0" ซึ่งทำให้ส่วน โค้ดแทรกคั้ง หยุดทำงาน นั่นคือ เครื่องรับหยุดรอที่ค่าความถี่ ในขณะนั้น ในขณะที่ คลื่นพาหะค้ ทางด้านส่งมีการ ชีฟไป ตามลำดับโค้ด ดังนั้น การที่จะมีการเข้าลื่นค้คักครั้งหนึ่ง หมายความว่า คลื่นพาหะค้ ทางด้านส่งมีการ ชีฟไปครบ 1 รอบนั่นเอง

สำหรับในโครงการนี้ มีจำนวนช่องความถี่ทั้งหมด 1023 ช่อง ในแต่ละรอบ และมีความเร็วในการเปลี่ยนช่องความถี่ (HOP RATE) เท่ากับ 5 ฮอป/วินาที ฉะนั้นใน แต่ละรอบจะใช้เวลาเท่ากับ

$$\begin{aligned} \text{เวลาที่ใช้ใน 1 รอบ} &= 1023/5 \\ &\sim 205 \text{ วินาที} \\ &\sim 3 \text{ วินาที } 25 \text{ วินาที} \end{aligned}$$

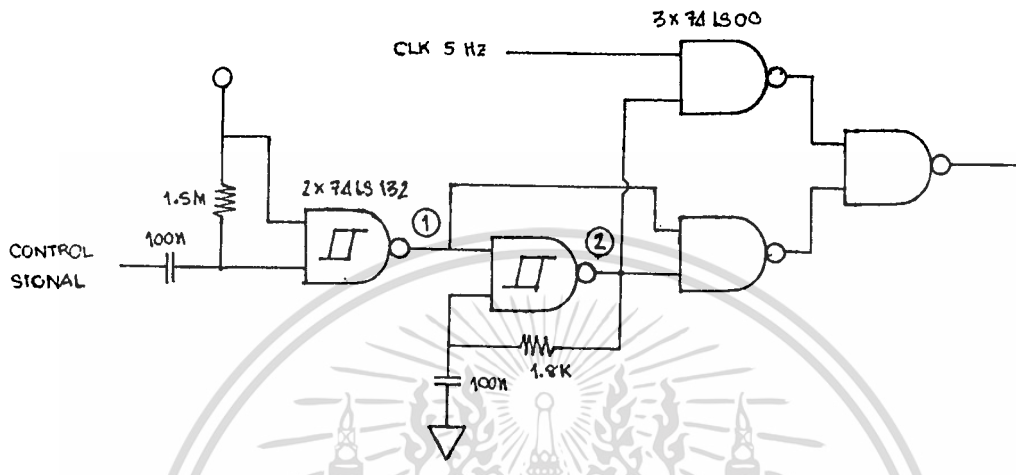
จะเห็นได้ว่า ถ้ามีการหลุดลื่นเกิดขึ้น เครื่องรับจะต้องรออีกประมาณ 3 นาที 25 วินาที จึงจะมีการเข้าลื่นค้ และสามารถรับสัญญาณได้ใหม่ ดังนั้นจึงจำเป็นต้องมีส่วนพิเศษที่ช่วยให้มีการเข้าลื่นค้ได้รวดเร็วขึ้นทันทีที่มีการหลุดลื่นค้ เพื่อช่วยลดการสูญเสียของการรับสัญญาณในช่วงนี้

การออกแบบบางจรในส่วนพิเศษนี้ อาจทำได้หลายวิธี แต่เนื่องจากการหลุดลื่นค้เกิดขึ้นได้ที่ทุกช่องความถี่ อีกทั้งมีหลายรูปแบบลำดับการเปลี่ยนแปลงความถี่ จึงไม่สามารถกำหนดค่าความถี่ถัดไปที่แน่นอนได้ ในโครงการนี้จึงได้ออกแบบให้มีการผลิต พัลส์ (PULSE) เล็ก ๆ ออกประมาณ 4 พัลส์ ในกรณีที่มีการหลุดลื่นค้เพื่อให้ ชัฟริ่งจิสเตอร์ ในเครื่องรับ มีการชีฟ โค้ดเร็วขึ้น เป็นจำนวน 4 ค่า คือค่าของโค้ด ด้านเครื่องรับ ไปด้กรอข้างหน้าก่อน ด้ค้ด้านเครื่องส่งประมาณ 3-4 ค่า ดังนั้นจะสูญเสียเวลาในการเข้าลื่นค้เพียงประมาณ

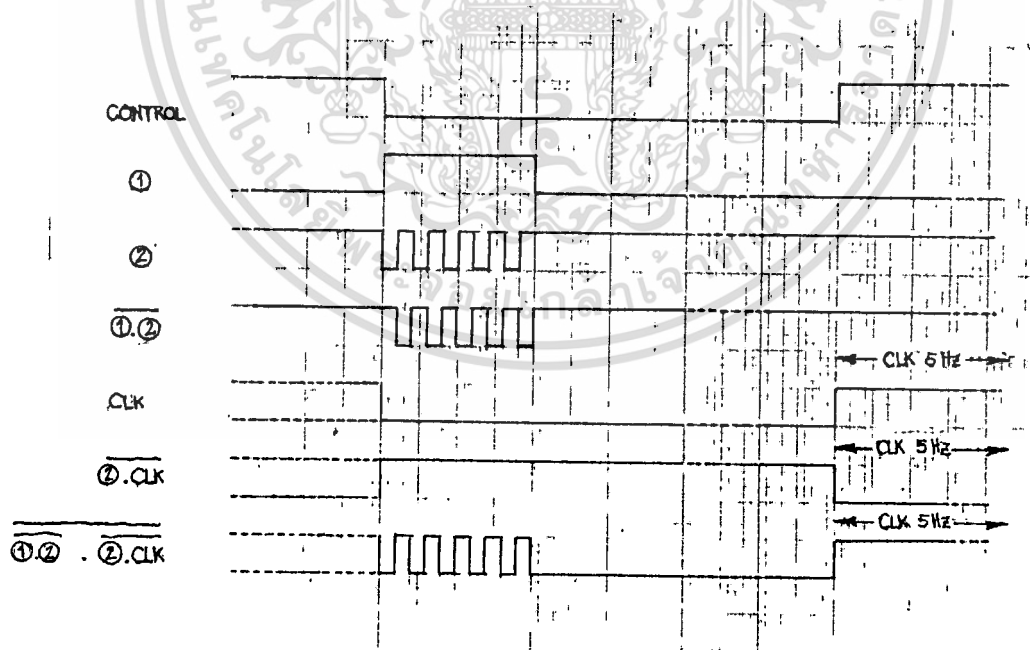
เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาของกรมส่งเสริมการค้าระหว่างประเทศ กระทรวงพาณิชย์ ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3/5 วินาที หรือ 4/5 วินาที หลังจากที่มีการหลุดลื่น โดยมัลติเพลกซ์วงจรดังรูป 3.34 และเมื่อเกิดการเข้า ลื่น เอาท์พุท ของวงจรก็จะเป็น สัญญาณนาฬิกา 5 Hz เพื่อให้ส่วนทำงานต่อไป



รูปที่ 3.34 วงจรช่วยลดเวลาในการเข้าลื่นของการฮอปบิง และมี ไทม์มิ่ง-ไดอแกรม แสดงการทำงาน ดังรูป 3.35



รูปที่ 3.35 ไทม์มิ่งไดอแกรม ของ วงจรในรูป 3.34

คือเมื่อสัญญาณควบคุมเป็น "0" เนื่องจากภาวะการหลุดลื่น ของ

ซิมิทริกเกอร์ 1 (SCHMITTER 1) จะเป็น "1" ในภาวะที่ C<sub>1</sub> เริ่ม ชาร์จ (CHARGE) ดังนั้น

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระทั่งเกินค่า  $V_{TH}$  ก็จะเป็น "0" เลื่อนสร้าง โมโนสเตเบิล ขึ้นมา ซึ่งกว้างประมาณ 3 ms ซึ่งจะไปตามคมให้ขมิตทริกเกอร์ 2 สร้าง พัลส์ เล็ก ๆ ขึ้นมาประมาณ 4 พัลส์ ในช่วง 3 ms นั้น(ผลเนื่องจาก R,C ที่ต่อในลักษณะ LPF บ้อนกลับจากเอาต์พุตไปยังอินพุตทำให้ C ชาร์จ และ ดิสชาร์จ(DISCHARGE)) ผ่านค่า  $V_{TH}$  และ  $V_{TL}$  ยังผลให้ เอาต์พุตมี "0" สลับกับ "1" ในช่วงที่ เอาต์พุต จาก ขมิตทริกเกอร์ 1 เป็น "1" ดังรูป 3.35 ส่วน แนนเกต(NAND GATE) 3 ตัว ก็ทำหน้าที่ สวิตซ์ ให้ พัลส์เล็ก ที่ เอาต์พุต กรณีเกิดการ หลุดล๊อค และให้ สัญญาณนาฬิกา 5 Hz ที่ เอาต์พุต กรณีเกิดการ เข้าล๊อค ดังแสดงใน ไข่มมิ่ง-ไดอแกรม



## บทที่ 4

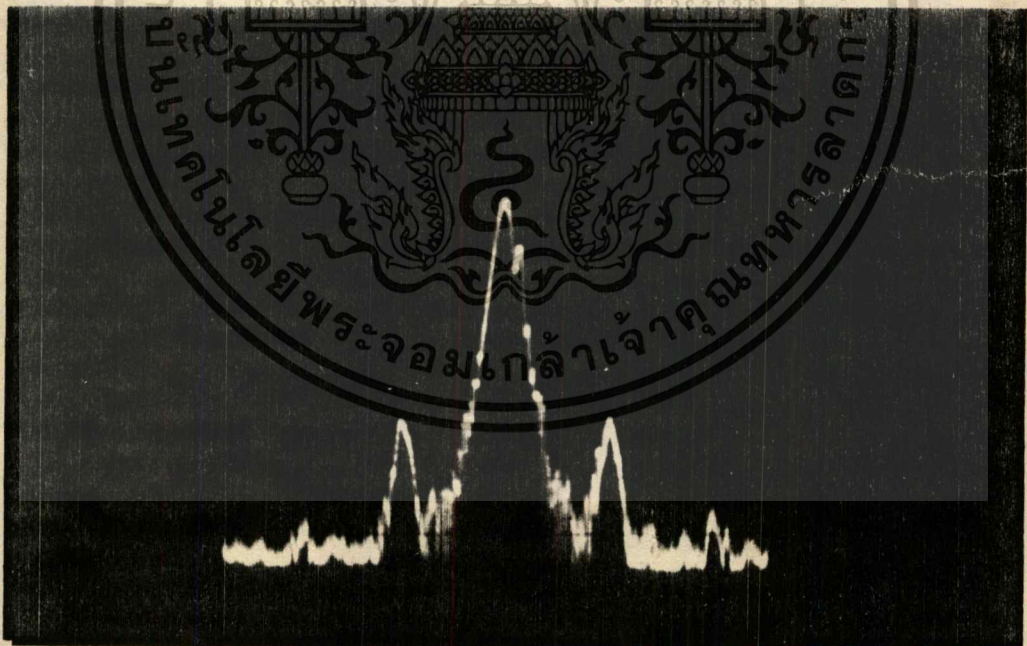
### การทดลอง และ ผลการทดลอง

4.1 วงจรสังเคราะห์ความถี่ ในระบบการสื่อสารแบบฟรีควอนซี ฮอปปีงนั้น คุณสมบัติของวงจรสังเคราะห์ความถี่ที่ดี ควรมีค่ากำลังของเฟสโนยส์ต่ำ คือมีค่า C/N (CARRIER TO NOISE RATIO) สูง และมีความเร็วในการเปลี่ยนช่องความถี่ (HOP RATE) สูง จึงได้มีการทดสอบคุณสมบัติ 2 ประการ คือ

4.1.1 การทดสอบค่า C/N โดยทำการวัดจาก SPECTRUM ANALYZER ที่ความถี่ 40.00 MHz และ 50.23 MHz จะเห็นว่าค่าเฟสโนยส์ (PHASE NOISE) สูงสุด ต่ำกว่าความถี่หลัก (CENTER FREQ) ประมาณ 40 - 50 dB ดังแสดงในรูปที่ 4.1 และ

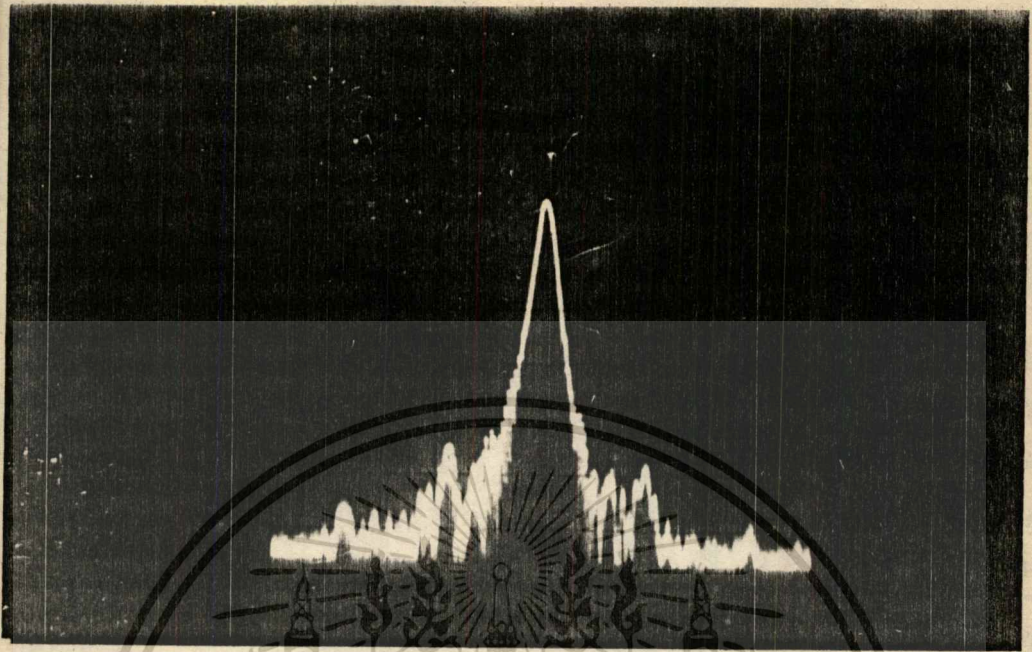
4.2 ตามลำดับ

1). 40.00 MHz



รูปที่ 4.1 เอาท์พุทเพาเวอร์ที่ 40.00MHz สูงกว่าเฟสโนยส์ 40 Db

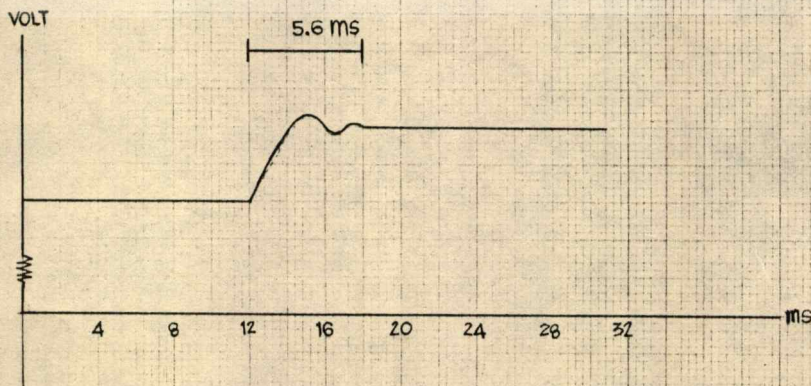
2). 50.23 MHZ



รูปที่ 4.2 เอ้าท์พุทเพาเวอร์ที่ 50.23MHz สูงกว่าเฟสnoise 50 Db

4.1.2 การทดสอบระยะเวลาในการเข้าล็อค ระยะเวลาในการเข้าล็อคจะเป็นตัวกำหนดความเร็วสูงสุดในการเปลี่ยนช่องความถี่ โดยขึ้นอยู่กับค่าความถี่ที่เปลี่ยนไป และช่วงห่างของความถี่ที่เปลี่ยนนั้น โดยทำการวัดอินพุทโวลต์เดจที่จะไปควบคุมวงจรวโค ด้วยสโตเรจ สโคป จะเห็นว่าในช่วงก่อนเข้าสู่ภาวะคงตัว (TRANSIENT STATE) แตกต่างกันไป ในแต่ละเงื่อนไขที่ทำการทดสอบ 4 ลักษณะ คือ

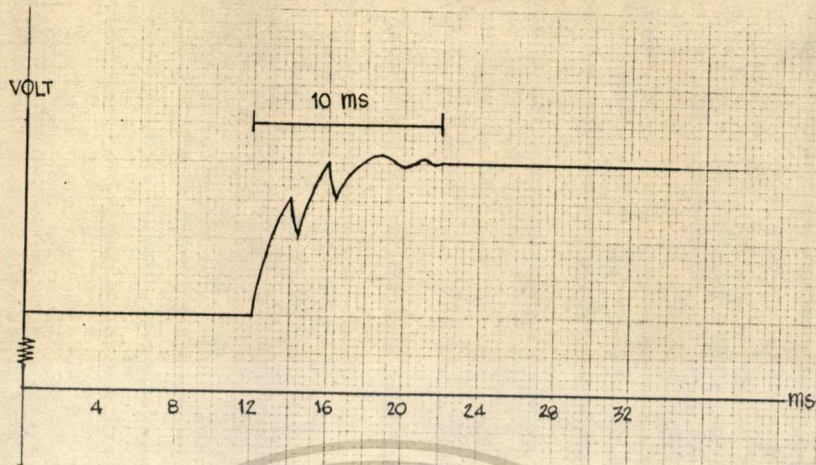
- 1). ทดสอบที่ความถี่ 50.23 MHz โดยเปลี่ยนจากความถี่ 45.12 MHz ดังรูปที่ 4.3



รูปที่ 4.3 แสดงช่วงก่อนภาวะคงตัวของวอลต์เดจที่ใช้ควบคุม VCO ในการทดสอบข้อ 1 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิใช่เพื่อเผยแพร่ในเชิงพาณิชย์ด้านการค้า

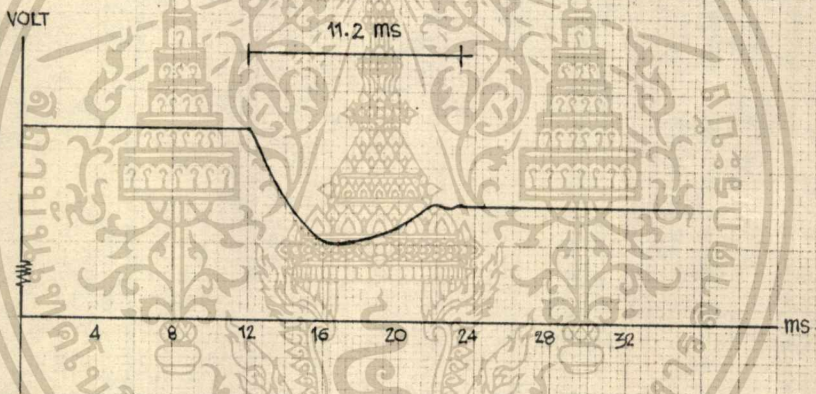
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2). ทดสอบที่ความถี่ 50.23 MHz โดยเปลี่ยนจากความถี่ 40.00 MHz ดังรูปที่ 4.4



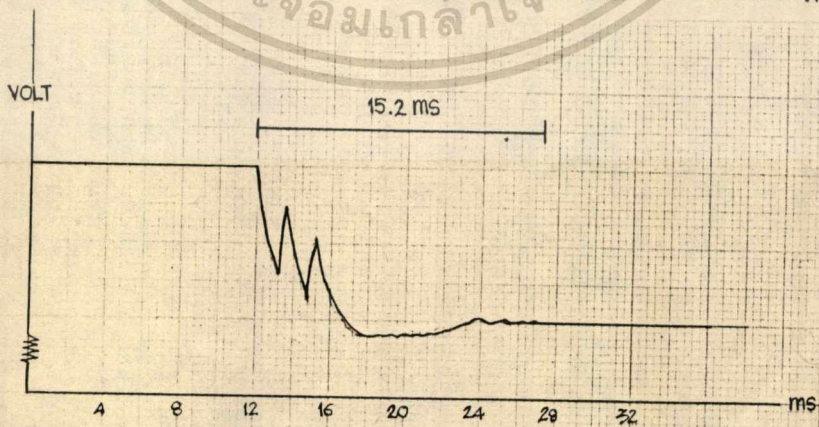
รูปที่ 4.4 แสดงช่วงก่อนภาวะคงตัวของโวลต์เตจที่ใช้ควบคุม VCO ในการทดสอบข้อ 2

3). ทดสอบที่ความถี่ 45.12 MHz โดยเปลี่ยนจากความถี่ 50.23 MHz ดังรูปที่ 4.5



รูปที่ 4.5 แสดงช่วงก่อนภาวะคงตัวของโวลต์เตจที่ใช้ควบคุม VCO ในการทดสอบข้อ 3

4). ทดสอบที่ความถี่ 40.00 MHz โดยเปลี่ยนจากความถี่ 50.23 MHz ดังรูปที่ 4.6



รูปที่ 4.6 แสดงช่วงก่อนภาวะคงตัวของโวลต์เตจที่ใช้ควบคุม VCO ในการทดสอบข้อ 4

จากการทดสอบวัดระยะเวลาในการเข้าล็อค นั้นมีค่ามากที่สุดเป็น 15ms ในลักษณะ  
 ที่ 4 โดยเปลี่ยนจากความถี่สูงสุด (50.23 MHz) ไปยังความถี่ต่ำสุด (40.00 MHz) ดังนั้น  
 สามารถคำนวณหาความถี่สูงสุดของการเปลี่ยนช่องความถี่ได้ โดยประมาณว่า ระยะเวลาใน  
 การเปลี่ยนความถี่แต่ละช่องต้องมากกว่า หรือเท่ากับ 10 เท่าของระยะเวลาในการเข้าล็อค  
 นั่นคือ

$$HR = 1 / 10 * T$$

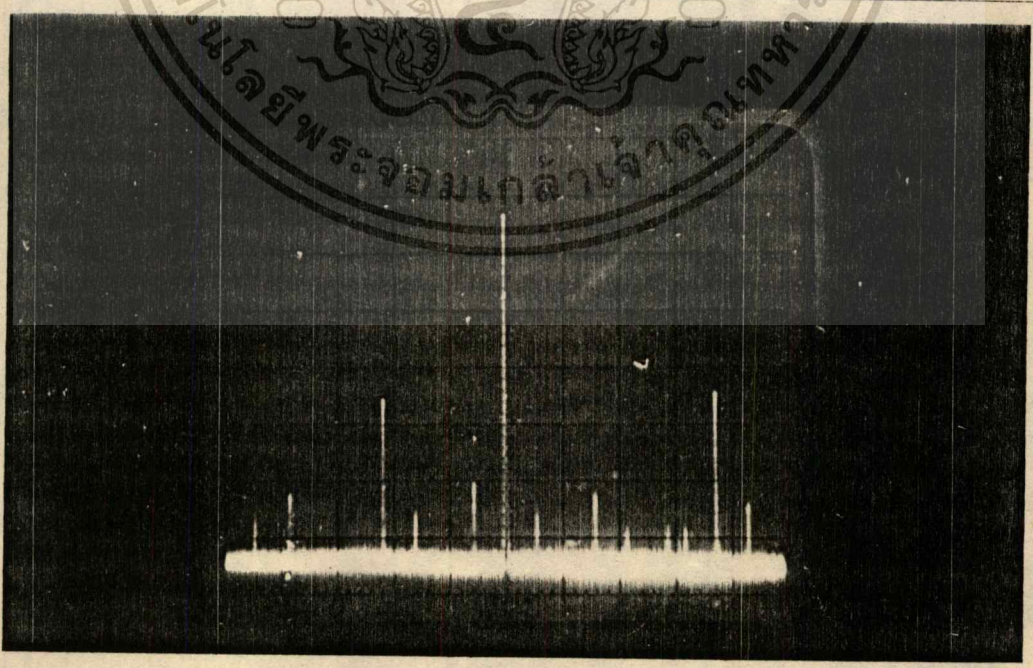
เมื่อ HR : ความเร็วในการเปลี่ยนช่องความถี่

T : ระยะเวลาในการเข้าล็อคสูงสุด

$$T = 15ms, HR = 1/10(15ms) = 6.67 \text{ HOP/S}$$

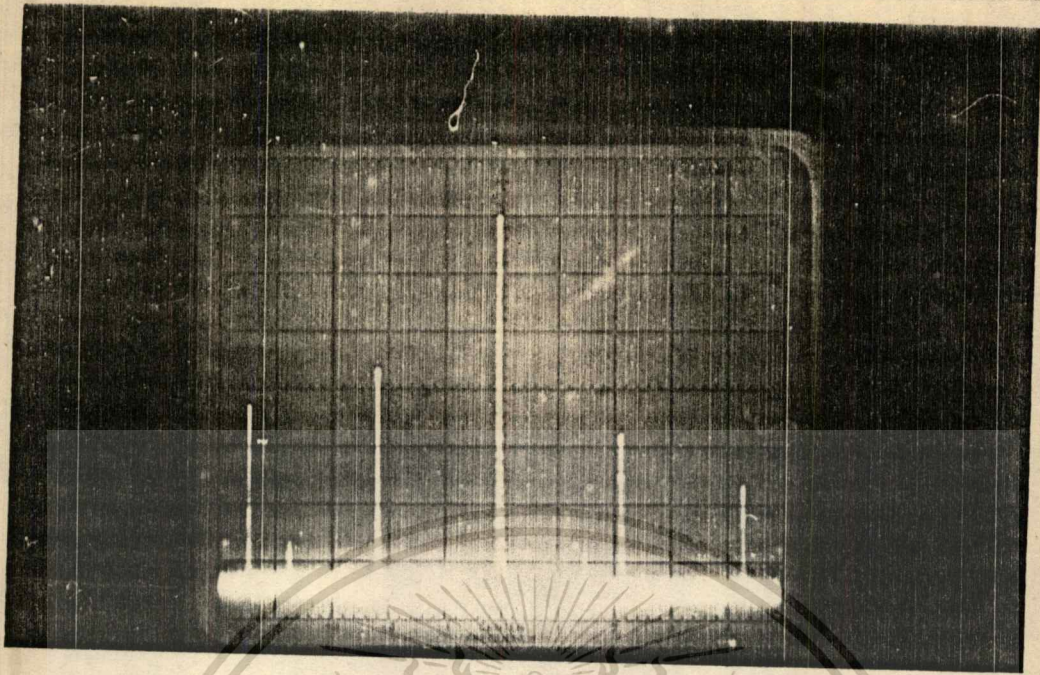
4.2 เครื่องส่ง ได้ทำการทดสอบคุณสมบัติต่าง ๆ ของเครื่องส่งแบบพรีเคเวนซี ออปปีงรวม  
 ทั้งหมด 3 ประการด้วยกัน คือ

4.2.1 เอาท์พุทเพาเวอร์ เนื่องจากว่าในโครงการนี้มีได้เน้นถึงการรับ-ส่ง  
 ในระยะไกล จึงออกแบบสร้างเพาเวอร์แอมป์แบบ คลาสเอ และใช้ซัพพลายเพียง 5 โวลท์  
 ทำให้ เอาท์พุทเพาเวอร์ที่ได้มีค่าไม่สูงนัก คือประมาณ +10 dBm ดังรูปที่ 4.7 และ 4.8  
 แสดงเอาท์พุทเพาเวอร์ ที่ความถี่ 40.00 MHz และ 50.23 MHz ตามลำดับ



รูปที่ 4.7 เอาท์พุทเพาเวอร์ที่ 40.00MHz ± 8Dbm (ช่องละ 5 MHz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยหน่วยงานราชการ  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 76- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

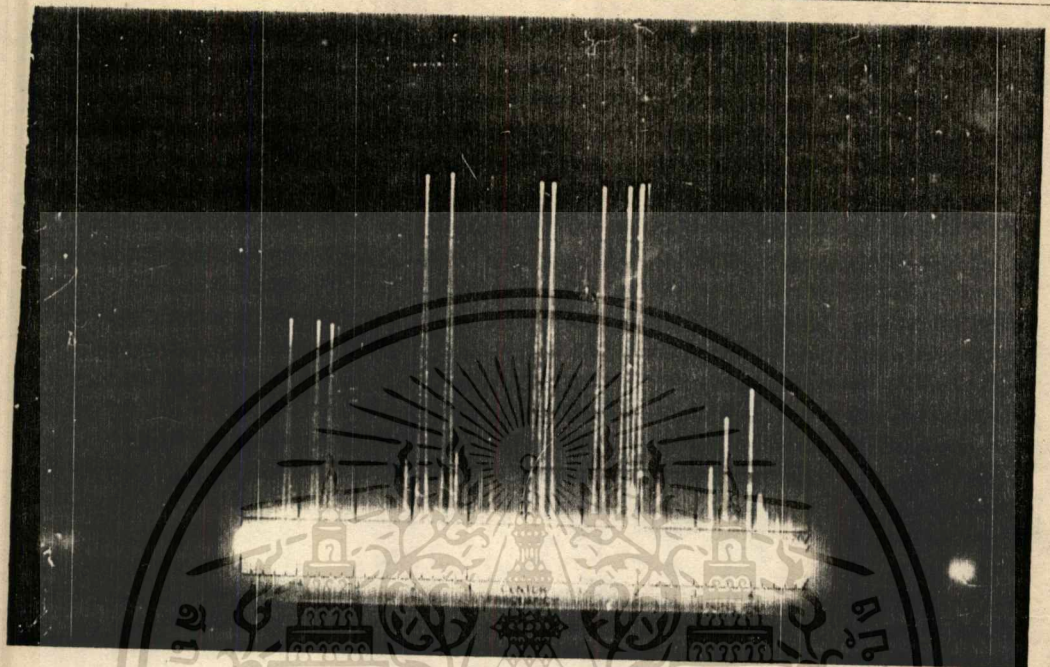


รูปที่ 4.8 เอาท์พุทเพาเวอร์ที่ 50.23MHz 10Dbm (ช่องละ 5 MHz)

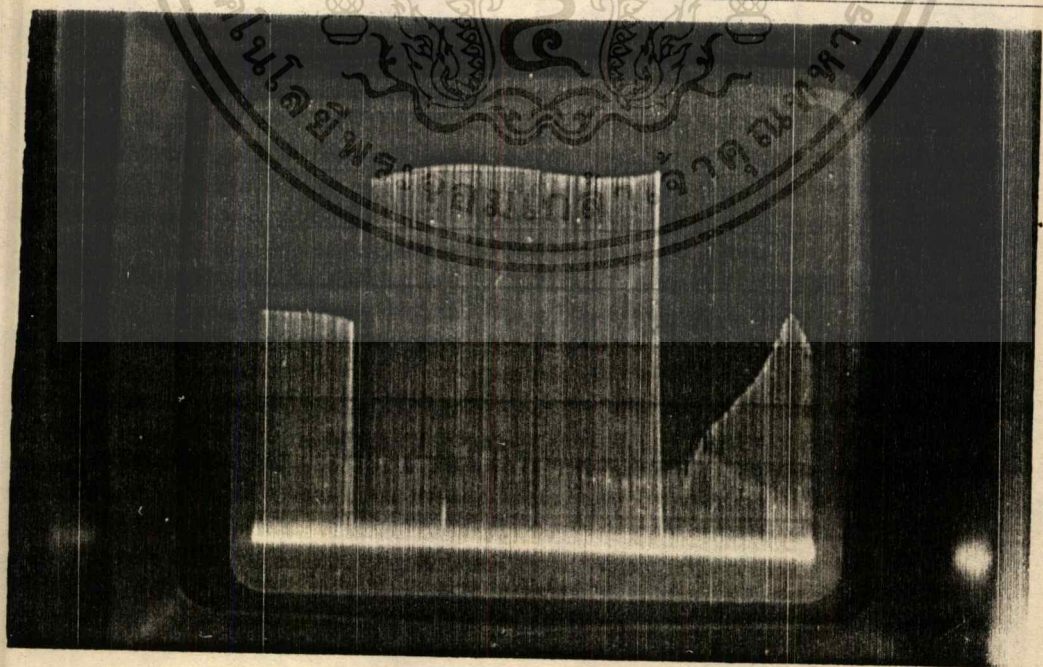
หมายเหตุ ค่าเอาท์พุทเพาเวอร์ที่อ่านได้จาก สเปกตรัมอนาไลเซอร์ ในรูปที่ 4.7 และ 4.8 นั้น ถูกลดทอนไว้ก่อน 20 Db

4.2.2 การชอปปีง เครื่องส่งแบบฟรีควีนชอปปีงในโครงการนี้ มีความเร็วในการเปลี่ยนช่องความถี่ (HOP RATE) เท่ากับ 5 HOP/S จะเห็นได้จากในรูปที่ 4.9 และ 4.10 (ความเร็วขั้ตเตอร์ 2 วินาที และ 20 วินาที ตามลำดับ) ว่าเอาท์พุทเพาเวอร์ในย่านความถี่ใช้งาน (40.00 - 50.23 MHz) มีความเรียบพอสมควร ดังบริเวณส่วนกลางของภาพ ส่วนบริเวณนอกย่านความถี่ใช้งาน ดังในส่วนต้น และส่วนท้ายของภาพ จะเห็นว่ามี การลดทอนลงมากพอสมควร

4.2.3 สัญญาณเอาท์พุท เป็นสัญญาณเอฟ เอ็ม (FREQUENCY MODULATED) มีลักษณะดังรูปที่ 4.11 เทียบกับสัญญาณเอฟ เอ็ม จากเครื่องกำเนิดสัญญาณในรูปที่ 4.12 (SIGNAL GENERATER) และขณะมีสัญญาณเสียงเข้าไมโครโฟน แสดงดังรูปที่ 4.13

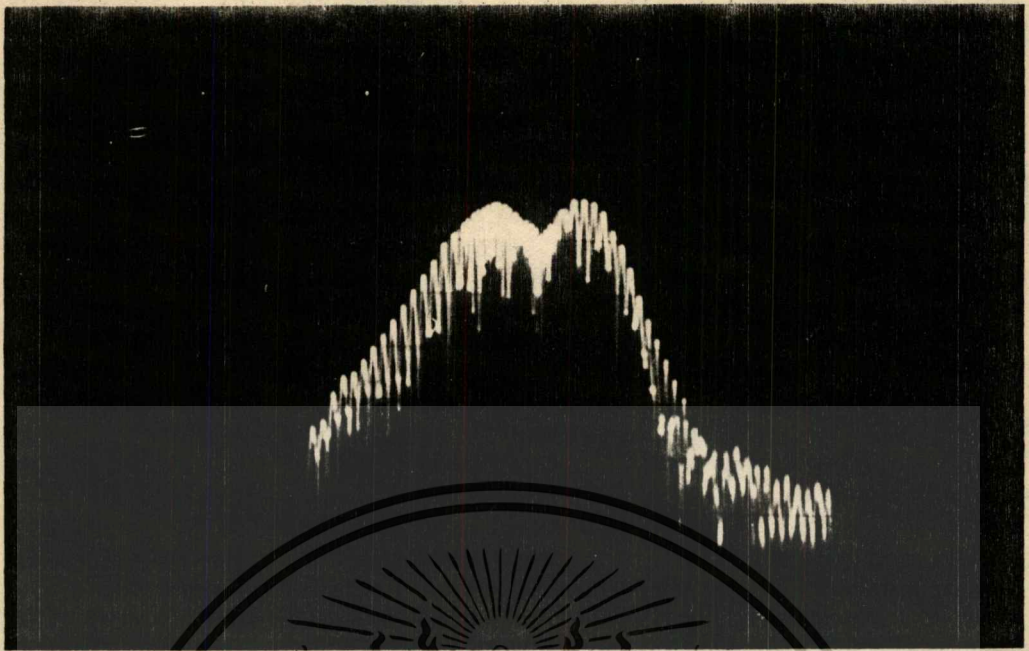


รูปที่ 4.9 แสดงการฮอปบิงของเครื่องส่ง (ความเร็วชัดเตอร์ 2 วินาที)

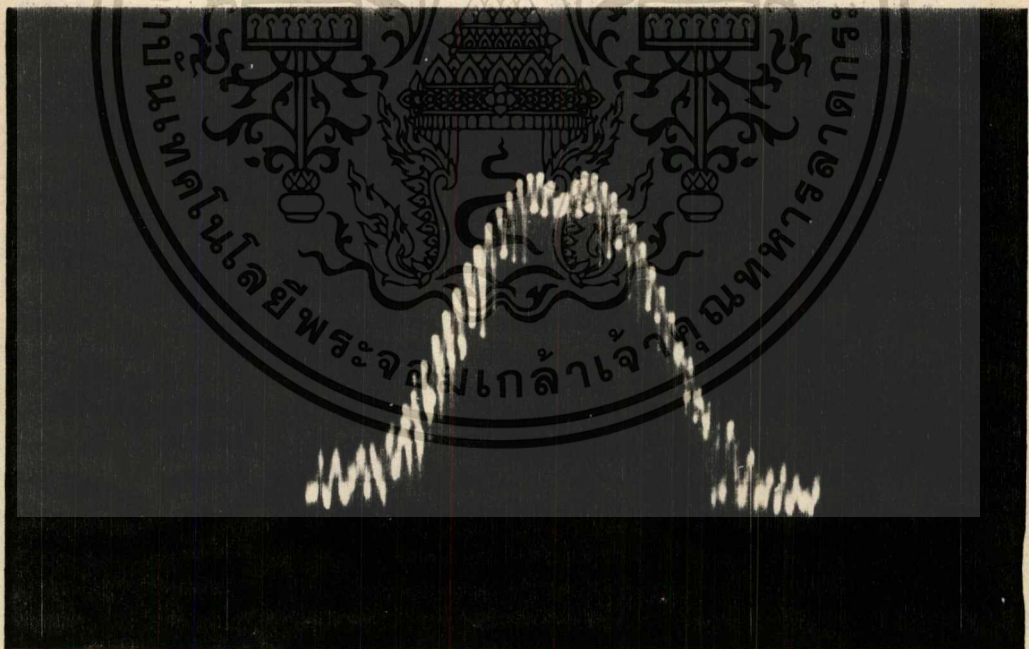


รูปที่ 4.10 แสดงการฮอปบิง และ คุณสมบัติของเครื่องส่ง (ความเร็วชัดเตอร์ 10 วินาที)  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ในการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงนี้-78-และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

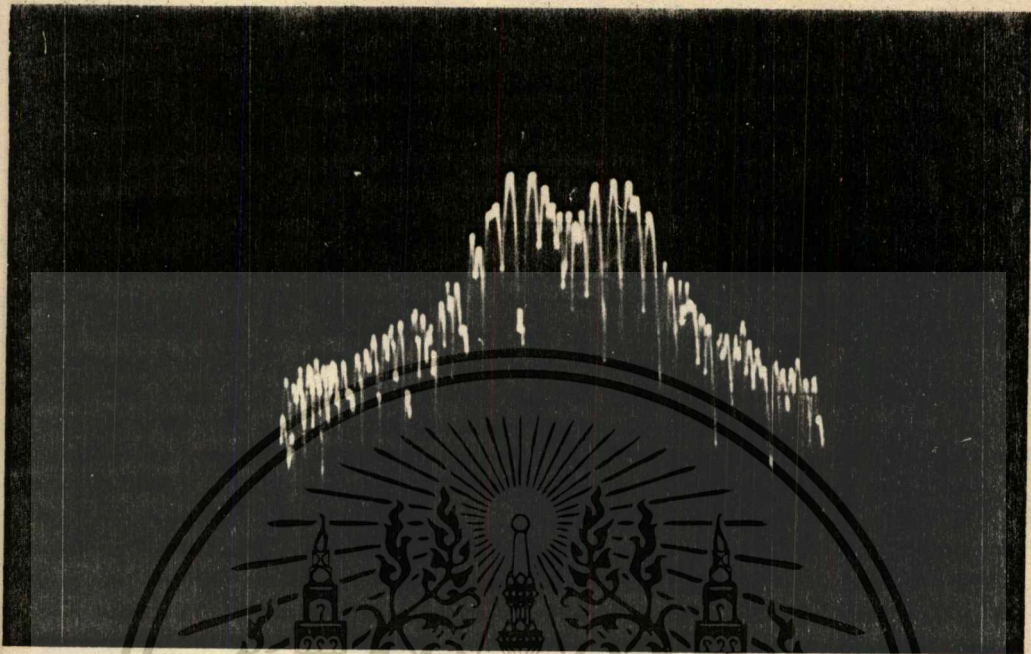


รูปที่ 4.11 สัญญาณเอ้าท์พุทของเครื่องส่งขมอดเลตด้วย 1 KHz 10 Vp-P



รูปที่ 4.12 สัญญาณเอฟเอ็มจากเครื่องกำเนิดสัญญาณ 1KHz  $M_F = 2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 สัญญาณเอาต์พุตของ เครื่องส่ง ขณะมีเสียงพูด

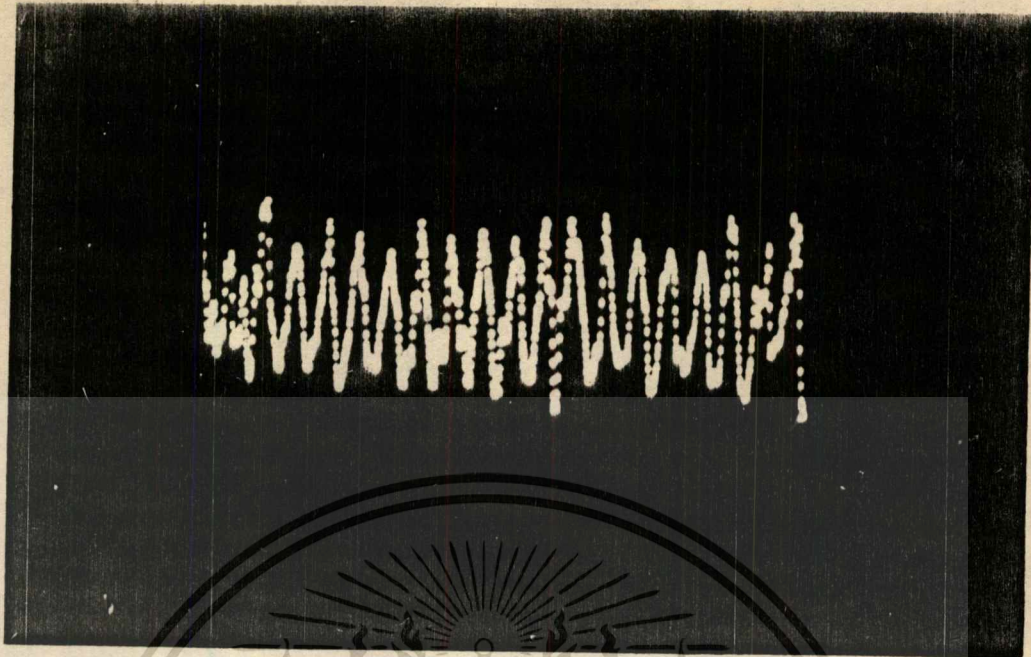
4.3 เปรียบเทียบ ได้ทำการทดลองวัดคุณสมบัติ รวมทั้งหมด 3 ประการด้วยกัน คือ

4.3.1 ความไวในการรับสัญญาณ (SENSITIVITY) ได้ทำการวัดที่ค่าความถี่

ต่างๆ 5 ค่าขณะ S/N ของสัญญาณที่รับได้ เท่ากับ 20dB ดังนี้ คือ

ความถี่ (MHz)	ความไว (dBm)
40.00	-82
42.56	-82
45.12	-83
47.68	-84
50.23	-85

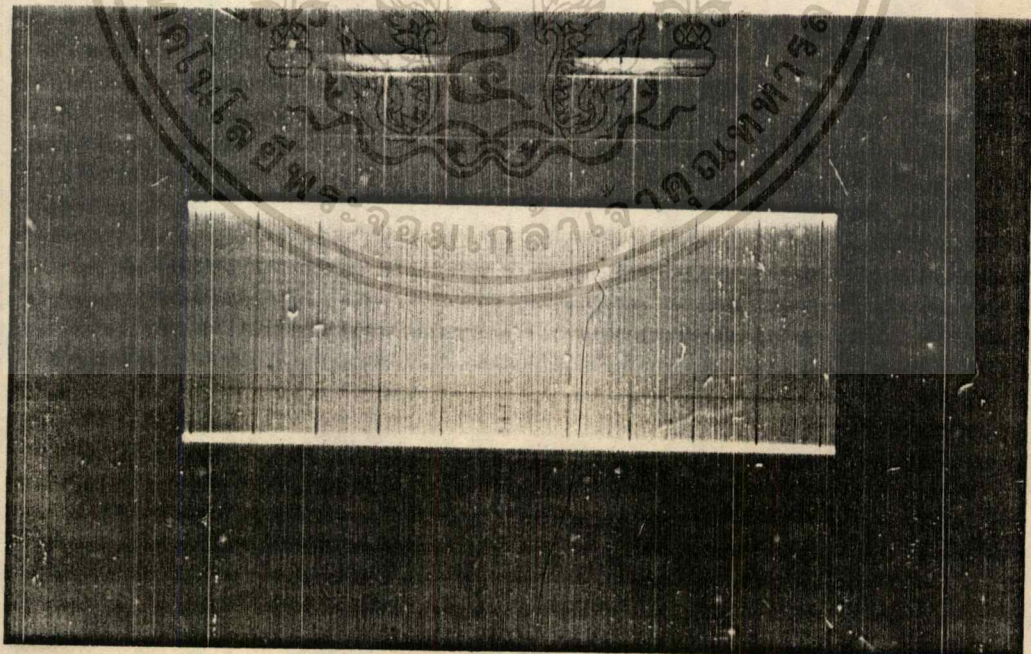
โดยในรูปที่ 4.14 แสดงถึง สัญญาณเสียงที่ตีเทคได้ขณะทำการวัดความไวในทุกระบบ  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 สัญญาณ (ชนิดสัญญาณที่ส่ง SINE 1KHz S/N เท่ากับ 20dB)  
 ไม่สามารถใช้งานได้ทุกส่วน อีกทั้งห้ามแก้ไขเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 สัญญาณเสียง 1KHz ที่วัดได้ขณะทำการความถี่ของการรับสัญญาณ

4.3.2 สัญญาณไอเอฟ (455 KHz) แบ่งได้เป็น 2 กรณีดังนี้ คือ

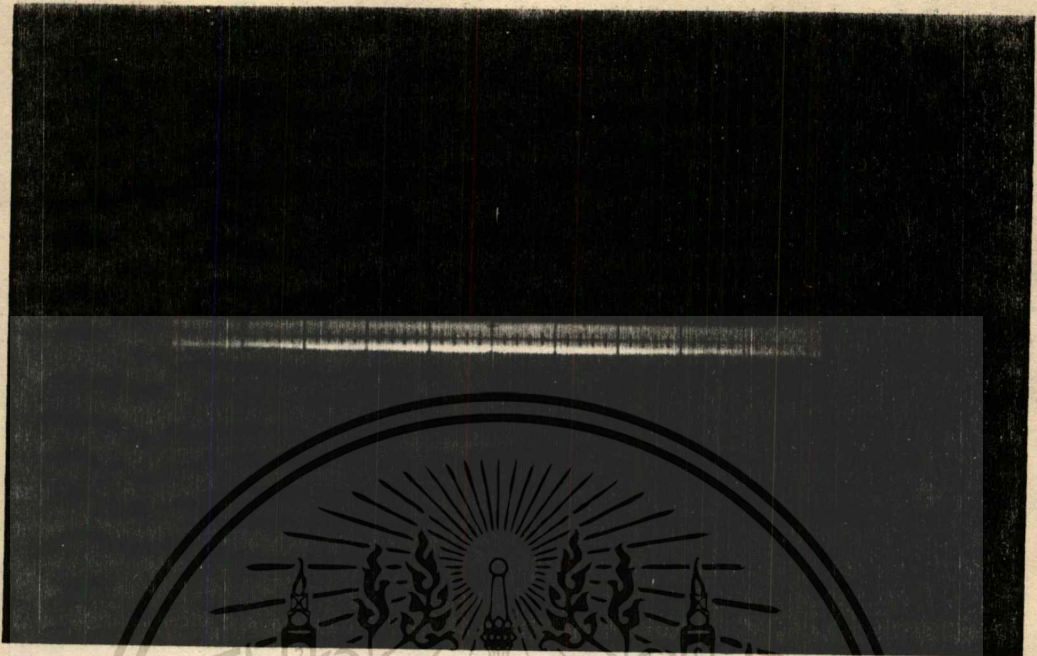
- 1) เครื่องส่ง และเครื่องรับ มีช่องความถี่ตรงกัน แสดงดังรูปที่ 4.15



รูปที่ 4.15 455 KHz สำหรับวัดแทรกคั้งที่รับได้ขณะช่องสัญญาณตรงกันขนาด 4Vp-p

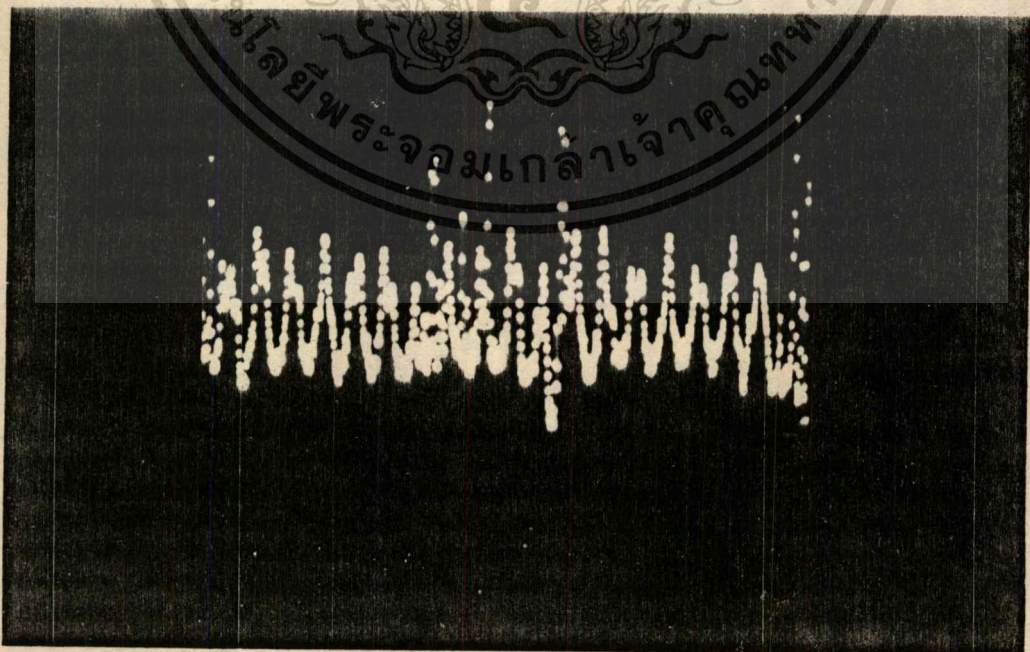
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) เครื่องส่ง และ เครื่องรับมีช่องความถี่ต่างกัน แสดงดังรูปที่ 4.16

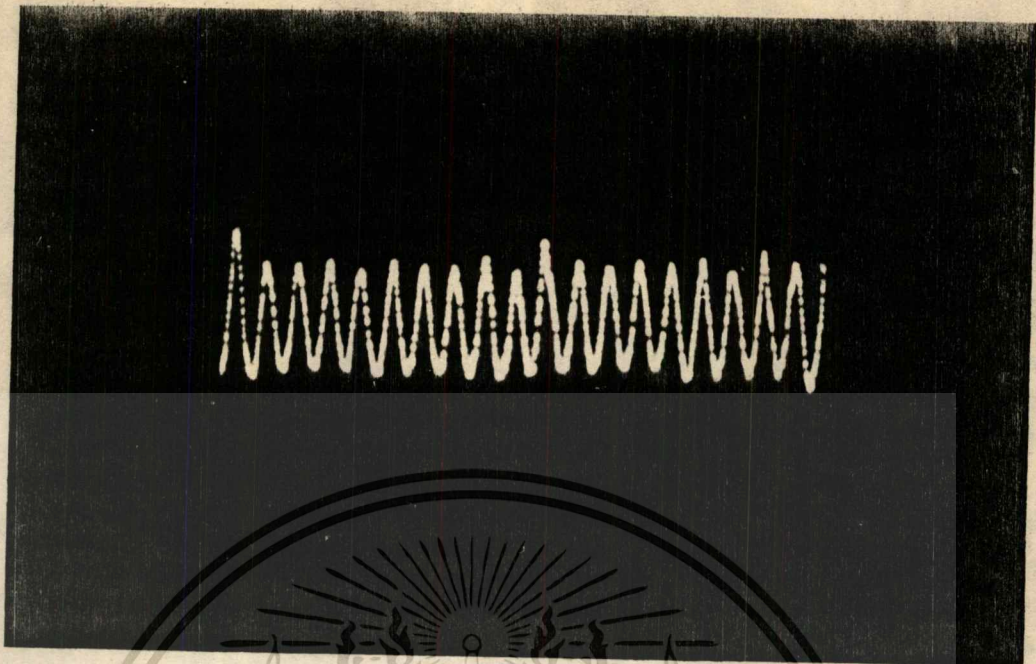


รูปที่ 4.16 455 KHz สำหรับตัดแทรกคั้งที่รับได้ขณะ ช่องสัญญาณไม่ตรงกันขนาด 0.5Vp-p

4.3.3 สัญญาณเสียง ขณะทำการชอปบั้ง สัญญาณเสียงมีลักษณะ ดังรูปที่ 4.17  
เปรียบเทียบกับกรณีหยุดการชอปบั้ง ดังรูปที่ 4.18



เอกสารนี้เป็นเอกสารที่รูปที่ 4.17 แสดงสัญญาณเสียง 1KHz ขณะทำการชอปบั้งไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

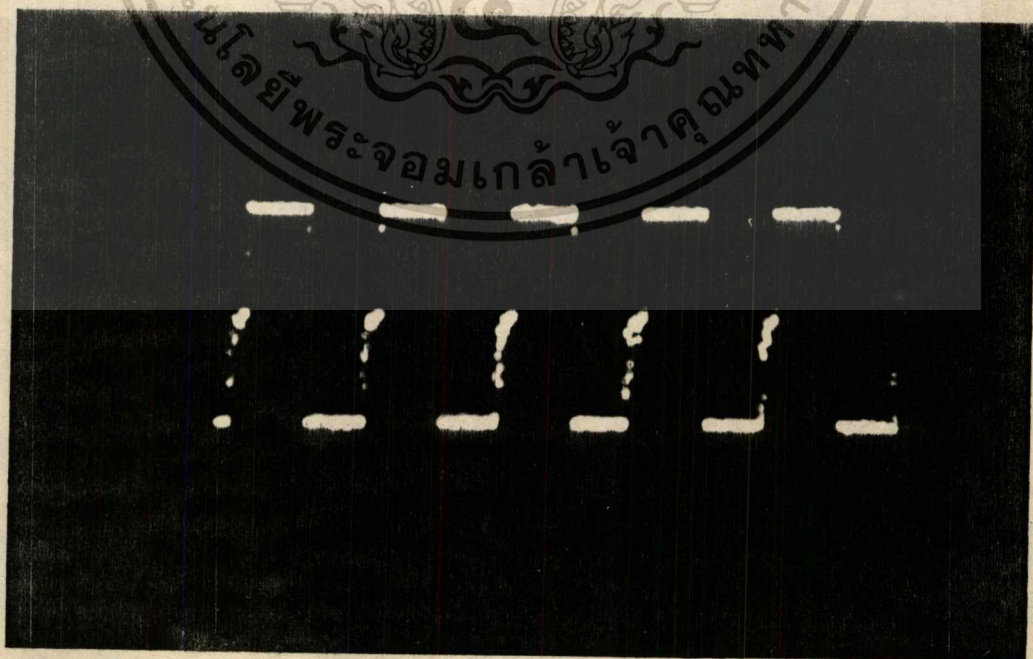


รูปที่ 4.18 แสดงสัญญาณเสียง 1KHz ขณะไม่ทำการฮอปบั้ง

4.4 วงจรโคตแทรกคั้ง ได้ทำการทดสอบการทำงานรวมๆ กรณีดังนี้ คือ

4.4.1 สัญญาณเออร์ลี-เลข ทำการวัดที่ อินพุตของวงจรองความถี่ต่ำ ดังใน

รูปที่ 4.19 จะเห็นว่ามีแต่ช่วงเลขเป็นส่วนใหญ่

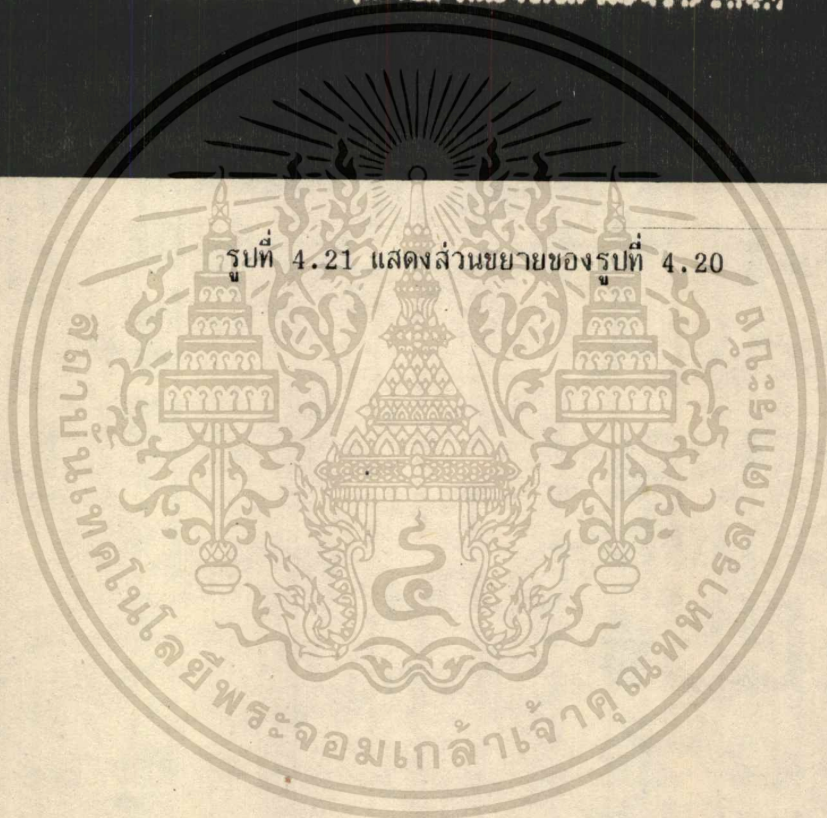
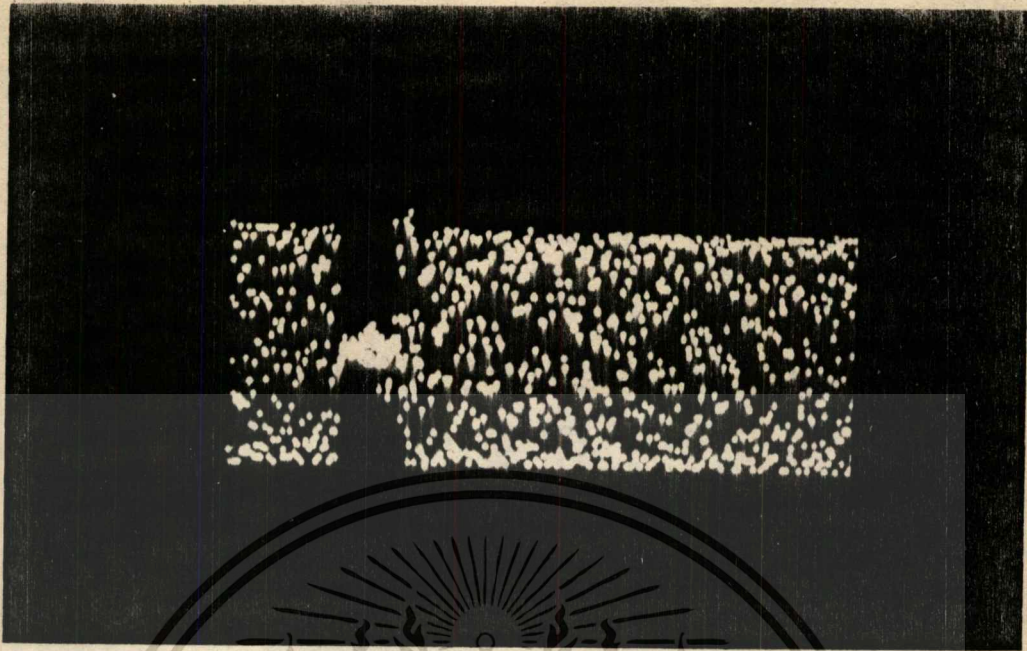


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 4.19 แสดงสัญญาณ เออร์ลี-เลข ภาตให้หน้าไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.2 สัญญาณไอเอฟ (455 KHz) ขณะฮอปบั้ง ทำการวัดด้วยสโตเรจ สโคป แสดงให้เห็นภาวะช่วงการส่ง-รับได้ เปรียบเทียบกับรูปที่ 4.15 และ 4.16 โดยในแต่ละช่องความถี่มีกว้าง 200 ms ( 5 HOP/S) ดังรูปที่ 4.20 ซึ่งจะเห็นได้ว่า มีส่วนที่ช่องความถี่ของเครื่องส่ง และเครื่องรับต่างกัน คือส่วนที่สัญญาณไอเอฟมีแอมพลิจูดต่ำ (ไม่สามารถรับ-ส่งสัญญาณได้) ดังขยายให้เห็นชัดเจนขึ้นในรูปที่ 4.21 คือ มีความกว้างประมาณ 20 ms หรือประมาณ 1/10 ของช่องความถี่หนึ่งๆ



รูปที่ 4.20 แสดงสัญญาณไอเอฟ 455KHz ขณะฮอปบั้ง (รับได้ 20ms รับไม่ได้ 180ms)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### สรุปผล และวิจารณ์

ในโครงการนี้ได้สร้างระบบการสื่อสารแบบ ฟรีควอนซี ฮอปปีง โดยทำการสร้าง อุปกรณ์ส่ง และอุปกรณ์รับ รวมทั้งระบบติดตามโค๊ด เพื่อให้สามารถรับส่งสัญญาณได้มี 1023 ช่องสัญญาณ ความเร็วในการ เปลี่ยนช่องสัญญาณ 5 HOP/S

จากการทดลองทำการรับส่งสัญญาณเสียงโดยใช้ระบบ ฟรีควอนซี ฮอปปีงที่ได้สร้างขึ้น เครื่องรับสามารถทำการ เริ่มต้น ฮอปปีง เพื่อให้ ฮอปปีงไปพร้อมกันกับ เครื่องส่งได้ และจากความช่วยเหลือของ วงจร โค๊ดแทรกคิง ทำให้สามารถลดเวลาที่สูญเสียไปเนื่องจากว่า ความต่างเฟสของการ ฮอปปีง โดยทั่วไปประมาณ 20 ms เมื่อ เทียบกับ เวลาใน 1 ฮอป 200 ms นับว่าเป็นผลที่น่าพอใจมาก แต่เนื่องจากขนาดของการ มอดูเลชันทางด้านเครื่องส่ง นั้นน้อยทำให้ สัญญาณเสียงที่รับได้เบาบาง นอกจากนั้นในโครงการยังได้สร้างส่วนที่ช่วยเหลือระบบเมื่อเกิดการหลุดล๊อคเกิดขึ้น ดังนั้นสามารถทำให้เกิดการ เข้าล๊อคทำการฮอปปีงใหม่ได้ ภายใน 1 วินาที

ปัญหาที่เกิดขึ้นในโครงการนี้ก็คือ การทำการฮอปปีงของระบบที่ได้สร้างขึ้นได้จากการนำเอาสัญญาณ 455 KHz. ขณะสัญญาณถูกต้อง และไม่ถูกต้อง เป็นข้อมูลใช้ในโค๊ดแทรกคิง ดังนั้น หากว่าการสื่อสารเกิดขึ้นใน จุดที่ใกล้เคียงไปก็จะทำให้สัญญาณที่รับได้ขณะผิดช่องสัญญาณ มีค่าสูงจนไม่สามารถแยกได้ว่าช่องสัญญาณถูกต้องหรือไม่ และในกรณีที่ทำการฮอปปีงในจุดใกล้เคียงไป ระบบจะนึกว่าไม่มีช่องสัญญาณที่ถูกต้อง

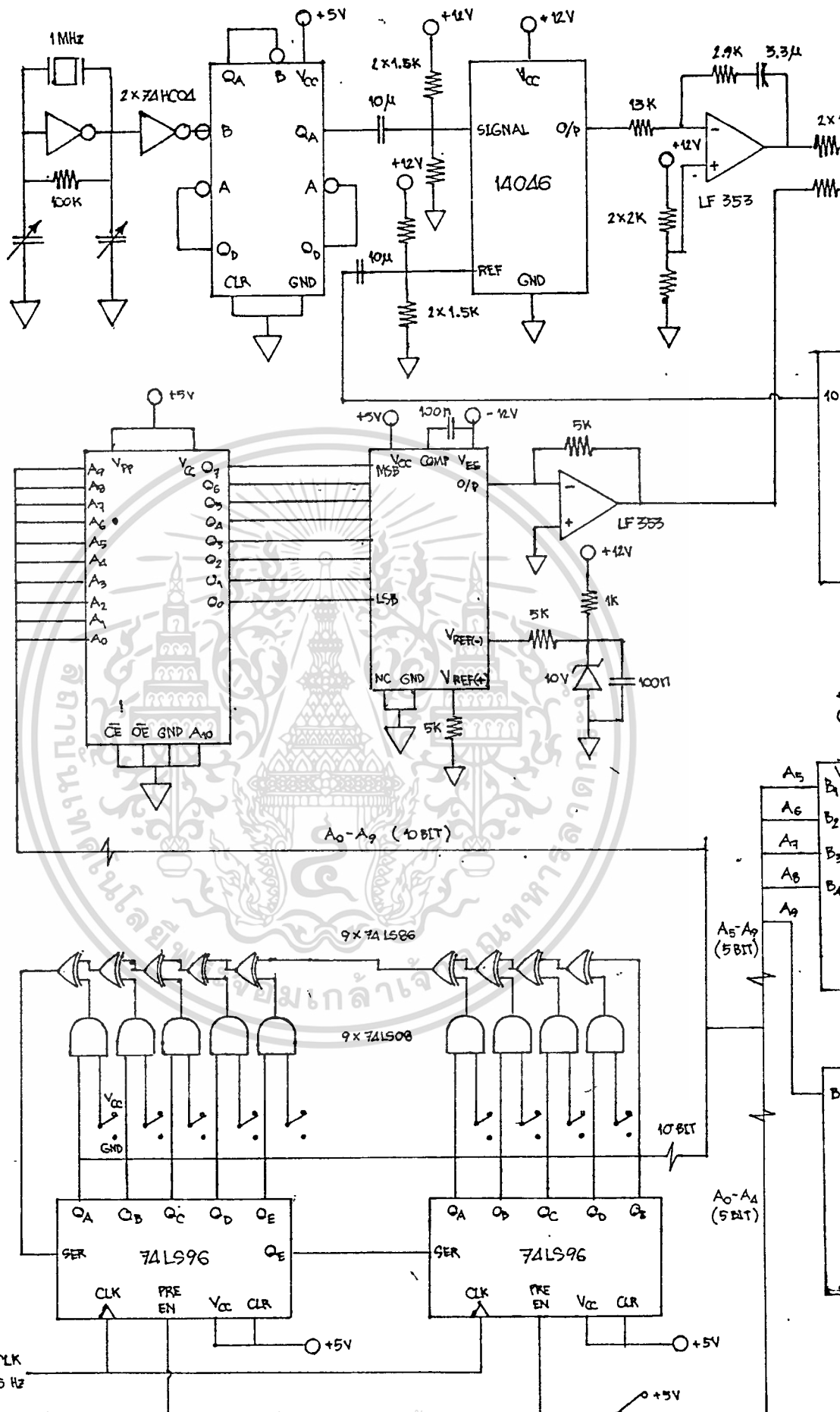
จากที่กล่าวมาในโครงการนี้นั้นนับว่าประสบความสำเร็จในขั้นหนึ่งที่สามารถทำให้ เครื่องรับ-ส่ง ที่สร้างขึ้นสามารถทำการรับส่งแบบ ฟรีควอนซี ฮอปปีงได้ตามทฤษฎี ถึงแม้จะยังไม่สามารถ นำไปใช้งานจริงได้ก็ตาม

ความคิดเห็นและแนวทางการปรับปรุง เนื่องจากอุปกรณ์ส่งเคราะห์ความถี่ใน  
โครงการได้นำเฟสล็อคลูปมาประยุกต์ใช้ทำให้เกิดผลเสียในด้านความเร็วในการเปลี่ยนความถี่  
( ฮอป/วินาที ) โดยในโครงการนี้มี ความเร็วสูงสุดเพียง 6.6 ฮอป/วินาที แนวทางการ  
ปรับปรุงโดย ใช้อุปกรณ์ส่งเคราะห์ความถี่ 2 ชุดทำงานสลับกันทั้งเครื่องส่งและเครื่องรับ ซึ่ง  
จะทำให้สามารถเพิ่มความเร็วในการเปลี่ยนความถี่ได้ถึงประมาณ 10 เท่า

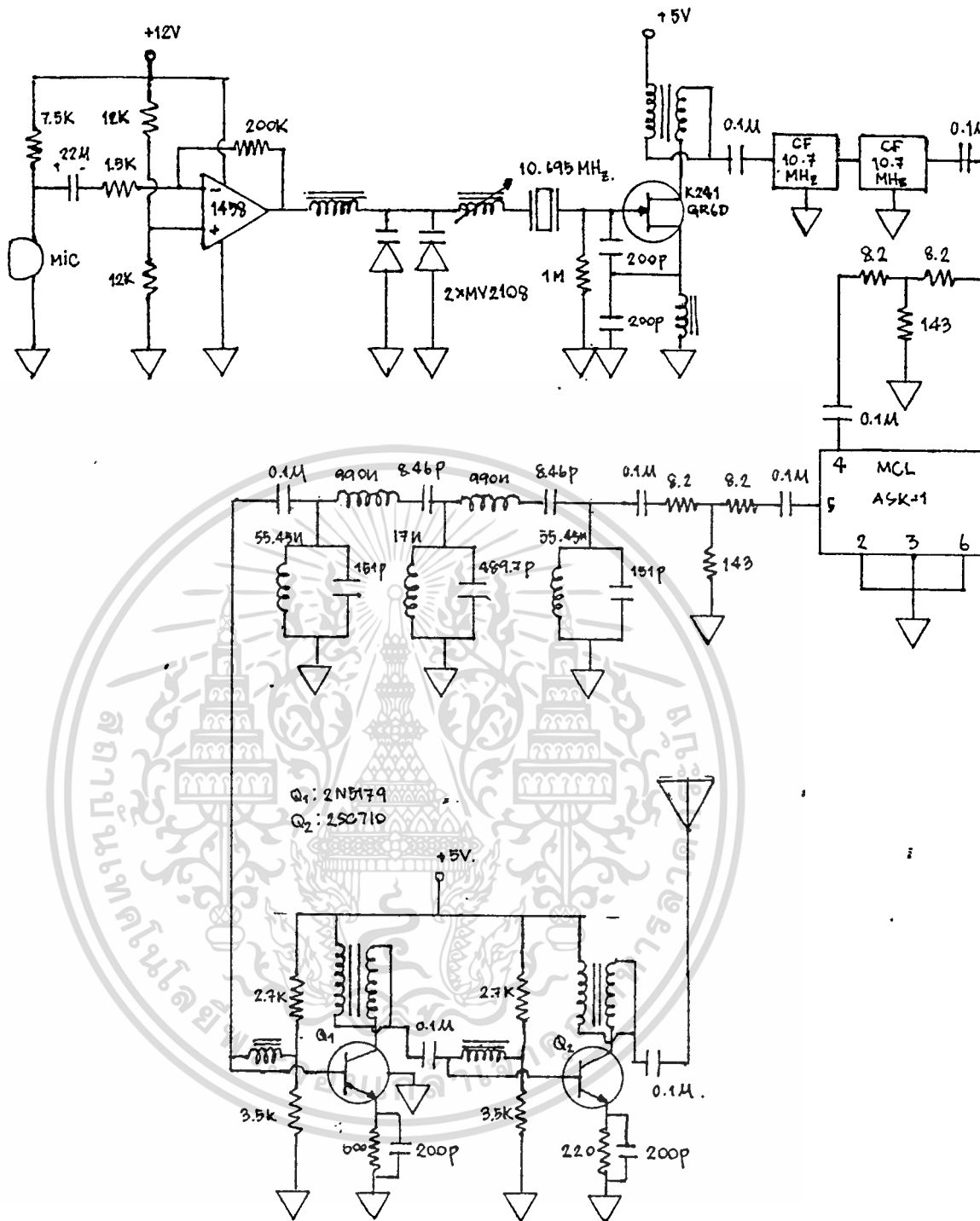




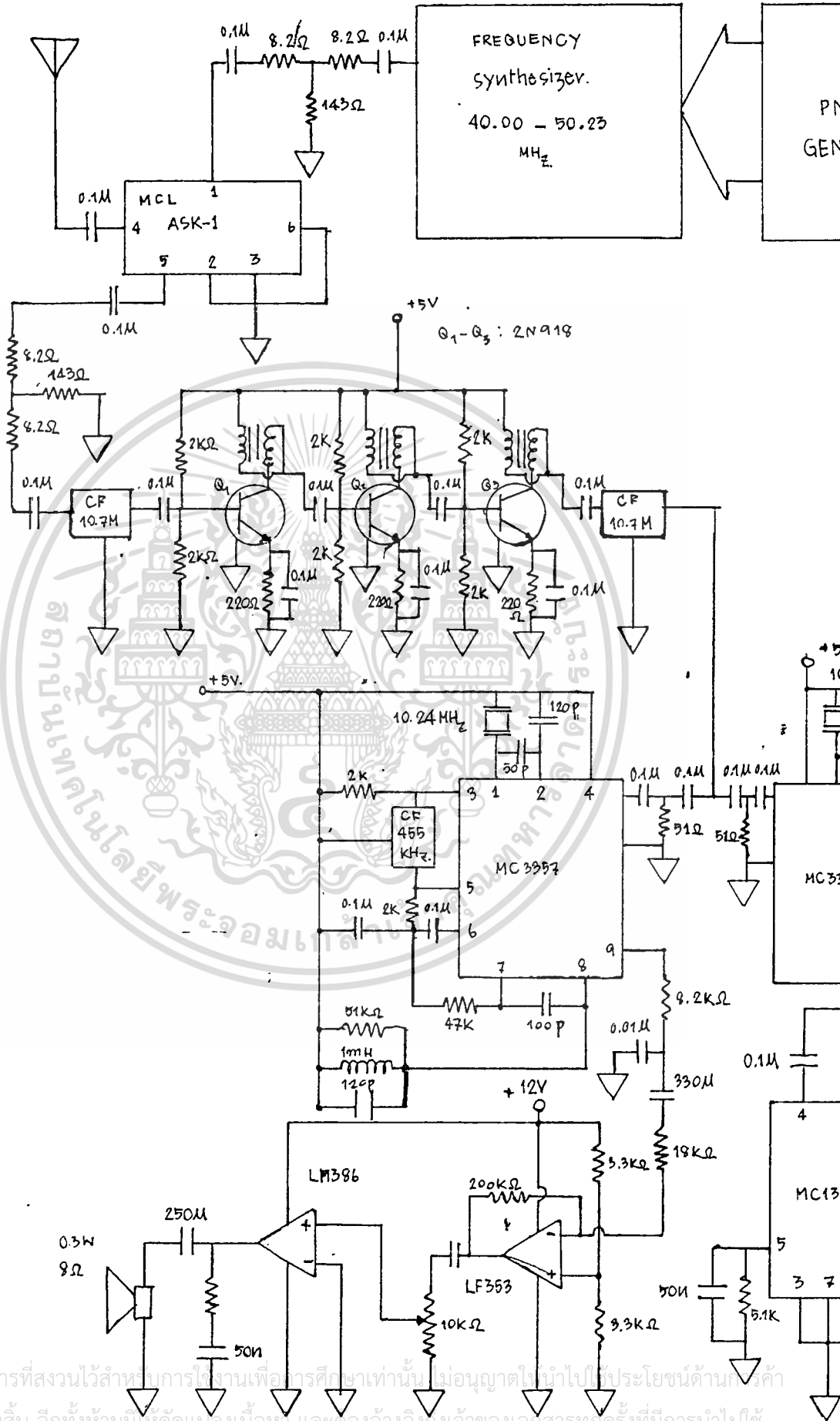
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



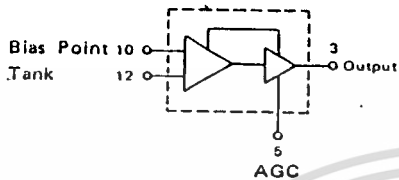
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MC1648/MC1648M

## VOLTAGE-CONTROLLED OSCILLATOR



Input Capacitance = 6 pF typ  
 Maximum Series Resistance for L (External Inductance) = 50  $\Omega$  typ  
 Power Dissipation = 150 mW typ/pkg (+5.0 Vdc Supply)  
 Maximum Output Frequency = 225 MHz typ

The MC1648 requires an external parallel tank circuit consisting of the inductor (L) and capacitor (C).

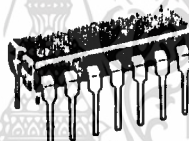
A varactor diode may be incorporated into the tank circuit to provide a voltage variable input for the oscillator (VCO). The MC1648 was designed for use in the Motorola Phase-Locked Loop shown in Figure 9. This device may also be used in many other applications requiring a fixed or variable frequency clock source of high spectral purity. (See Figure 2.)

The MC1648 may be operated from a +5.0 Vdc supply or a -5.2 Vdc supply, depending upon system requirements.

Supply Voltage	Gnd Pins	Supply Pins
+5.0 Vdc	7, 8	1, 14
-5.2 Vdc	1, 14	7, 8



**L SUFFIX**  
**CERAMIC PACKAGE**  
**CASE 632**

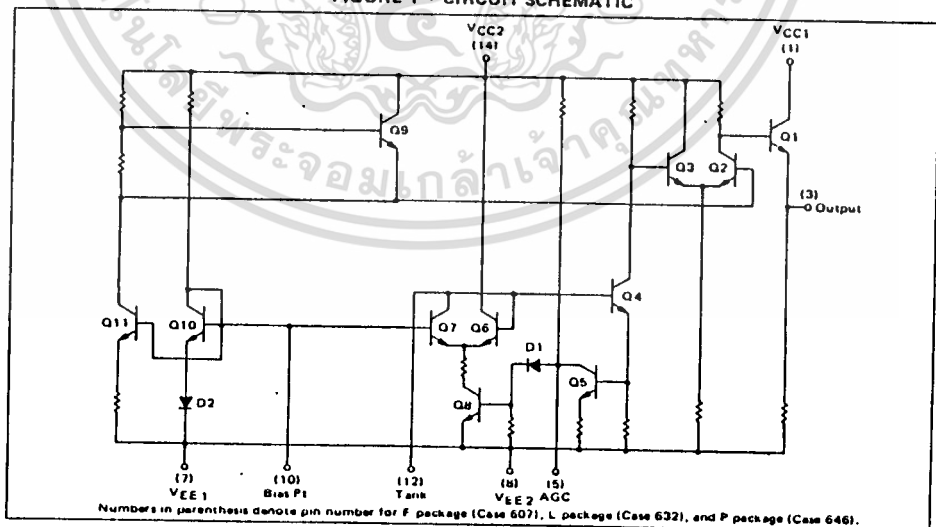


**P SUFFIX**  
**PLASTIC PACKAGE**  
**CASE 646**



**F SUFFIX**  
**CERAMIC PACKAGE**  
**CASE 607**

FIGURE 1 - CIRCUIT SCHEMATIC

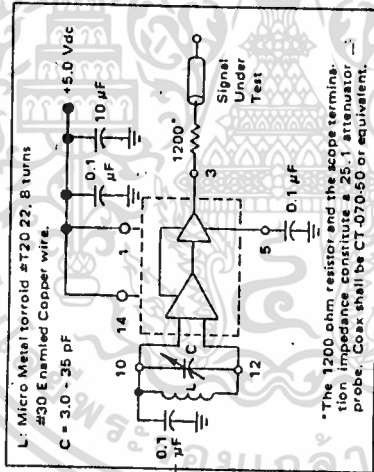


4

FIGURE 2 - SPECTRAL PURITY OF SIGNAL AT OUTPUT



B.W. = 10 kHz  
 Center Frequency = 100 MHz  
 Scan Width = 50 kHz/div  
 Vertical Scale = 30 dB/div



\*The 1200 ohm resistor and the scope termination impedance constitute a 25:1 attenuator probe. Coax shall be CT-070-50 or equivalent.

TEST VOLTAGE/CURRENT VALUES			
Temperature	V <sub>IHmax</sub>		V <sub>CC</sub>
	V <sub>IHmax</sub>	V <sub>ILmin</sub>	
MC1648			
-30°C	+2.00	+1.50	5.0
+25°C	+1.85	+1.35	5.0
+85°C	+1.70	+1.20	5.0
MC1648M			
-55°C	+2.07	+1.57	5.0
+25°C	+1.85	+1.35	5.0
+125°C	+1.60	+1.10	5.0

ELECTRICAL CHARACTERISTICS

Supply Voltage = +5.0 Volts

Characteristic	Symbol	-55°C		-30°C		+25°C		+85°C		+125°C		Unit	Conditions
		Min	Max	Min	Max	Min	Max	Min	Max	Min	Max		
Power Supply Drain Current	I <sub>E</sub>	-	-	-	-	-	41	-	-	-	-	mAdc	Inputs and outputs open.
Logic "1" Output Voltage	V <sub>OH</sub>	3.92	4.13	3.955	4.185	4.04	4.25	4.11	4.36	4.16	4.40	Vdc	V <sub>ILmin</sub> to Pin 12, I <sub>L</sub> @ Pin 3.
Logic "0" Output Voltage	V <sub>OL</sub>	3.13	3.38	3.16	3.40	3.20	3.43	3.22	3.475	3.23	3.51	Vdc	V <sub>IHmax</sub> to Pin 12, I <sub>L</sub> @ Pin 3.
Bias Voltage	V <sub>Bias</sub> *	1.67	1.97	1.60	1.90	1.45	1.75	1.30	1.60	1.20	1.50	Vdc	V <sub>ILmin</sub> to Pin 12.
Peak-to-Peak Tank Voltage	V <sub>p-p</sub>	-	-	-	-	-	400	-	-	-	-	mV	-
Output Duty Cycle	V <sub>DC</sub>	-	-	-	-	-	50	-	-	-	-	%	-
Oscillation Frequency	f <sub>max</sub> **	-	225	-	225	-	225	-	225	-	225	MHz	See Figure 3.

\*This measurement guarantees the dc potential at the bias point for purposes of incorporating a varactor turning diode at this point.

\*\*Frequency variation over temperature is a direct function of the ΔC/Δ Temperature and ΔL/Δ Temperature.

TEST VOLTAGE/CURRENT VALUES			
@ Test Temperature	(Volts)		mAdc
	V <sub>IHmax</sub>	V <sub>ILmin</sub>	V <sub>CC</sub> I <sub>L</sub>
MC1648			
-30°C	-3.20	-3.70	-5.2 -5.0
+25°C	-3.35	-3.85	-5.2 -5.0
+65°C	-3.50	-4.00	-5.2 -5.0
MC1648M			
-55°C	-3.13	-3.63	-5.2 -5.0
+25°C	-3.35	-3.85	-5.2 -5.0
+125°C	-3.60	-4.10	-5.2 -5.0

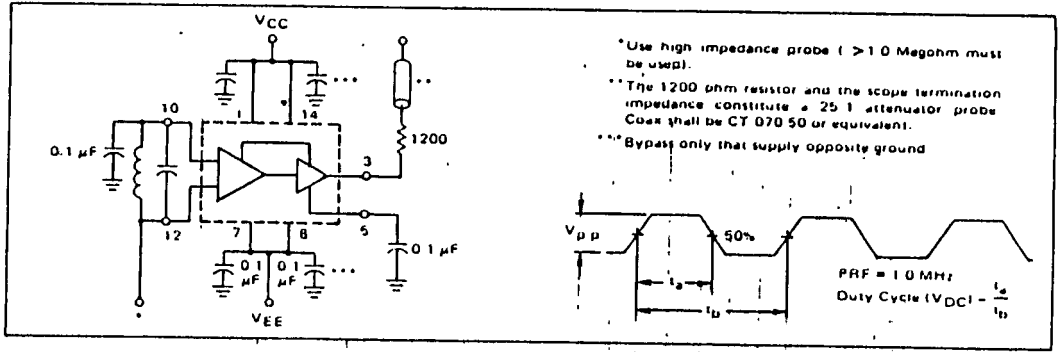
**ELECTRICAL CHARACTERISTICS**

Supply Voltage = -5.2 Volts

Characteristic	Symbol	-55°C		-30°C		+25°C		+85°C		+125°C		Unit	Conditions
		Min	Max	Min	Max	Min	Max	Min	Max	Min	Max		
Power Supply Drain Current	I <sub>E</sub>	-	-	-	-	-	41	-	-	-	-	mAdc	Inputs and outputs open.
Logic "1" Output Voltage	V <sub>OH</sub>	-1.080	-0.870	-1.045	-0.815	-0.960	-0.750	-0.890	-0.640	-0.840	-0.600	Vdc	V <sub>ILmin</sub> to Pin 12, I <sub>L</sub> @ Pin 3.
Logic "0" Output Voltage	V <sub>OL</sub>	-1.920	-1.570	-1.890	-1.650	-1.850	-1.620	-1.830	-1.575	-1.820	-1.540	Vdc	V <sub>IHmax</sub> to Pin 12, I <sub>L</sub> @ Pin 3.
Bias Voltage	V <sub>Bias</sub> *	-3.53	-3.23	-3.60	-3.30	-3.75	-3.45	-3.90	-3.60	-4.00	-3.70	Vdc	V <sub>ILmin</sub> to Pin 12.
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max
Peak-to-Peak Tank Voltage	V <sub>P-P</sub>	-	-	-	-	-	400	-	-	-	-	mV	
Output Duty Cycle	V <sub>DC</sub>	-	-	-	-	-	50	-	-	-	-	%	
Oscillation Frequency	f <sub>max</sub> **	-	225	-	225	-	200	-	225	-	225	MHz	See Figure 3.

\*This measurement guarantees the dc potential at the bias point for purposes of incorporating a varactor turning diode at this point.

\*\*Frequency variation over temperature is a direct function of the ΔC/A Temperature and ΔL/A Temperature.



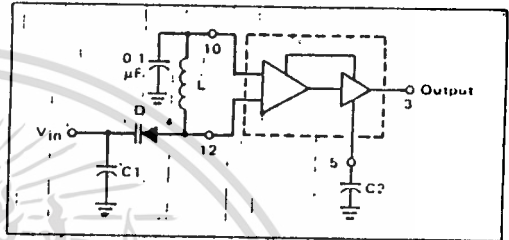
OPERATING CHARACTERISTICS

Figure 1 illustrates the circuit schematic for the MC1648. The oscillator incorporates positive feedback by coupling the base of transistor Q6 to the collector of Q7. An automatic gain control (AGC) is incorporated to limit the current through the emitter-coupled pair of transistors (Q7 and Q6) and allow optimum frequency response of the oscillator.

In order to maintain the high Q of the oscillator, and provide high spectral purity at the output, transistor Q4 is used to translate the oscillator signal to the output differential pair Q2 and Q3. Q2 and Q3, in conjunction with output transistor Q1, provides a highly buffered output which produces a square wave. Transistors Q9 and Q11 provide the bias drive for the oscillator and output buffer. Figure 2 indicates the high spectral purity of the oscillator output (pin 3).

When operating the oscillator in the voltage controlled mode (Figure 4), it should be noted that

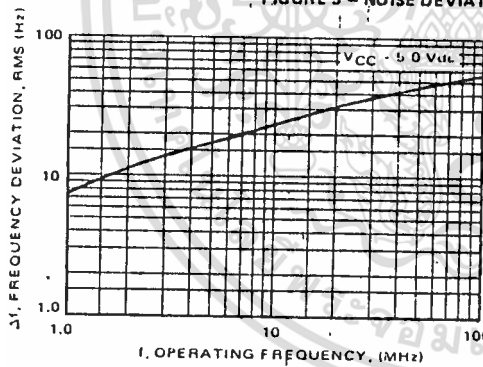
FIGURE 4 - THE MC1648 OPERATING IN THE VOLTAGE CONTROLLED MODE



the cathode of the varactor diode (D) should be biased at least 2 V<sub>BE</sub> above V<sub>EE</sub> (≈ 1.4 V for positive supply operation).

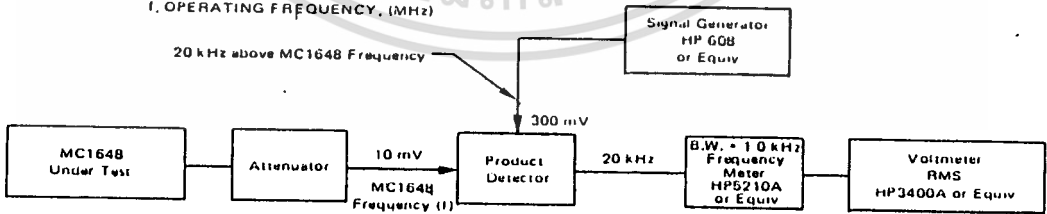
When the MC1648 is used with a constant dc voltage to the varactor diode, the output frequency will vary slightly because of internal noise. This variation is plotted versus operating frequency in Figure 5.

FIGURE 5 - NOISE DEVIATION TEST CIRCUIT AND WAVEFORM



Oscillator Tank Components (Circuit of Figure 4)

f MHz	D	L μH
1.0-10	MV2115	100
10-60	MV2115	2.3
60-100	MV2106	0.15



$$\text{Frequency Deviation} = \frac{(\text{HP5210A output voltage}) (\text{Full Scale Frequency})}{1.0 \text{ Volt}}$$

NOTE: Any frequency deviation caused by the signal generator and MC1648 power supply should be determined and minimized prior to testing.

TRANSFER CHARACTERISTICS IN THE VOLTAGE CONTROLLED MODE  
USING EXTERNAL VARACTOR DIODE AND COIL.  $T_A = 25^\circ\text{C}$

FIGURE 6

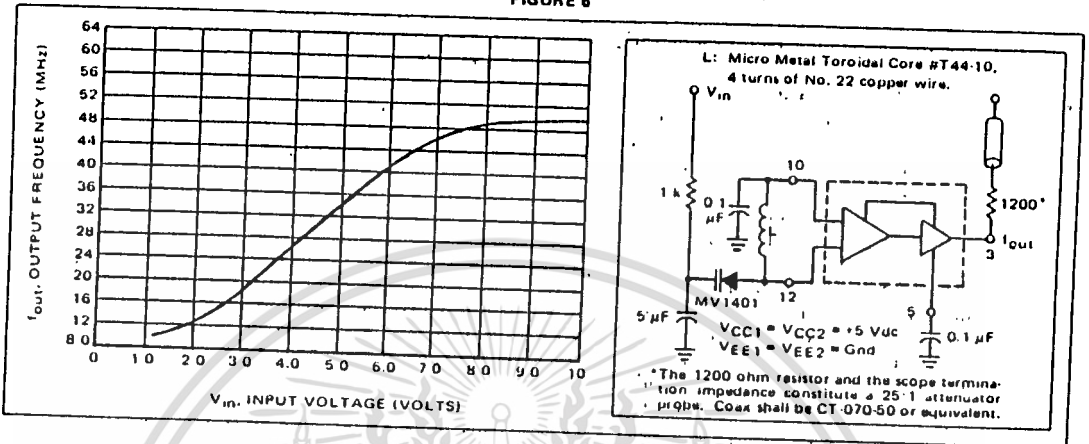


FIGURE 7

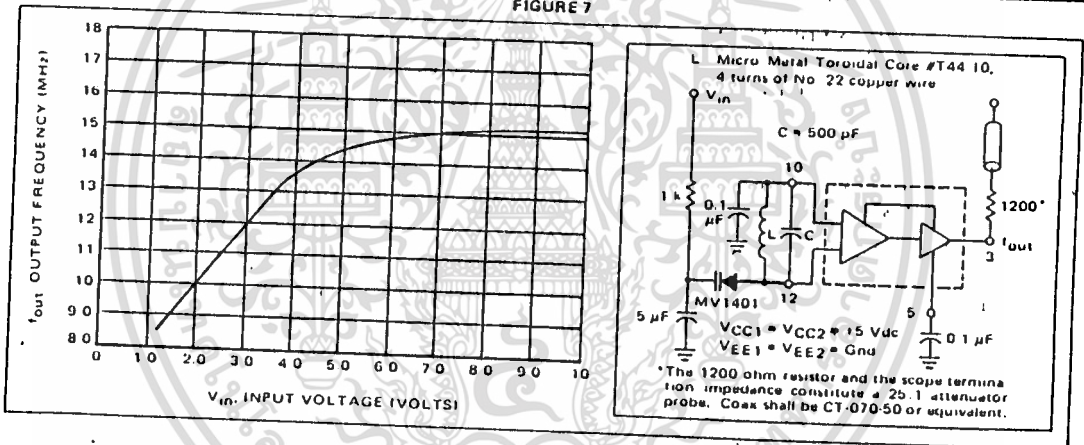
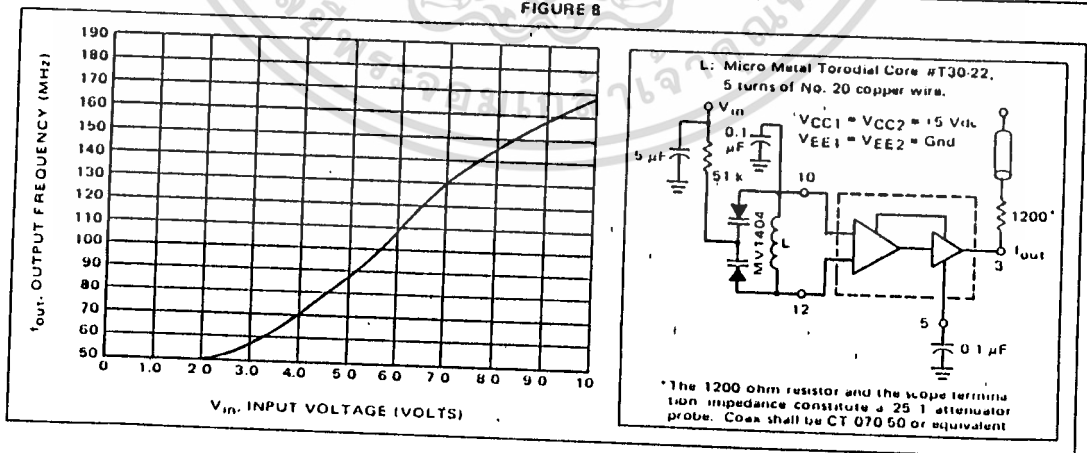


FIGURE 8



Typical transfer characteristics for the oscillator in the voltage controlled mode are shown in Figures 6, 7, and 8. Figures 6 and 8 show transfer characteristics employing only the capacitance of the varactor diode (plus the input capacitance of the oscillator, 6 pF typical). Figure 7 illustrates the oscillator operating in a voltage controlled mode with the output frequency range limited. This is achieved by adding a capacitor in parallel with the tank circuit as shown. The 1 kΩ resistor in Figures 6 and 7 is used to protect the varactor diode during testing. It is not necessary as long as the dc input voltage does not cause the diode to become forward biased. The larger-valued resistor (51 kΩ) in Figure 8 is required to provide isolation for the high-impedance junctions of the two varactor diodes.

The tuning range of the oscillator in the voltage controlled mode may be calculated as:

$$\frac{f_{\max}}{f_{\min}} = \frac{\sqrt{C_D(\max) + C_S}}{\sqrt{C_D(\min) + C_S}}$$

$$\text{where } f_{\min} = \frac{1}{2\pi\sqrt{L(C_D(\max) + C_S)}}$$

C<sub>S</sub> = shunt capacitance (input plus external capacitance).

C<sub>D</sub> = varactor capacitance as a function of bias voltage.

Good RF and low-frequency bypassing is necessary on the power supply pins. (See Figure 2.)

Capacitors (C1 and C2 of Figure 4) should be used to bypass the AGC point and the VCO input (varactor diode), guaranteeing only dc levels at these points.

For output frequency operation between 1 MHz and 50 MHz a 0.1 μF capacitor is sufficient for C1 and C2. At higher frequencies, smaller values of capacitance should be used; at lower frequencies, larger values of capacitance. At high frequencies the value of bypass capacitors depends directly upon the physical layout of the system. All bypassing should be as close to the package pins as possible to minimize unwanted lead inductance.

The peak-to-peak swing of the tank circuit is set internally by the AGC circuitry. Since voltage swing of the tank circuit provides the drive for the output buffer, the AGC potential directly affects the output waveform. If it is desired to have a sine wave at the output of the MC1648, a series resistor is tied from the AGC point to the most negative power potential (ground if +5.0 volt supply is used, -5.2 volts if a negative supply is used) as shown in Figure 10.

At frequencies above 100 MHz typ, it may be desirable to increase the tank circuit peak-to-peak voltage in order to shape the signal at the output of the MC1648. This is accomplished by tying a series resistor (1 kΩ minimum) from the AGC to the most positive power potential (+5.0 volts if a +5.0 volt supply is used, ground if a -5.2 volt supply is used). Figure 11 illustrates this principle.

### APPLICATIONS INFORMATION

The phase locked loop shown in Figure 9 illustrates the use of the MC1648 as a voltage controlled oscillator. The figure illustrates a frequency synthesizer useful in tuners for FM broadcast, general aviation, maritime and landmobile communications, amateur and CB receivers. The system operates from a single +5.0 Vdc supply, and requires no internal translations, since all components are compatible.

Frequency generation of this type offers the advantages of single crystal operation, simple channel selection, and elimination of special circuitry to prevent harmonic lockup. Additional features include dc digital switching

(preferable over RF switching with a multiple crystal system), and a broad range of tuning (up to 150 MHz, the range being set by the varactor diode).

The output frequency of the synthesizer loop is determined by the reference frequency and the number programmed at the programmable counter;  $f_{\text{out}} = Nf_{\text{ref}}$ . The channel spacing is equal to frequency ( $f_{\text{ref}}$ ).

For additional information on applications and designs for phase locked-loops and digital frequency synthesizers, see Motorola Application Notes AN-532A, AN-535, AN-553, AN-564 or AN594.

FIGURE 9 - TYPICAL FREQUENCY SYNTHESIZER APPLICATION

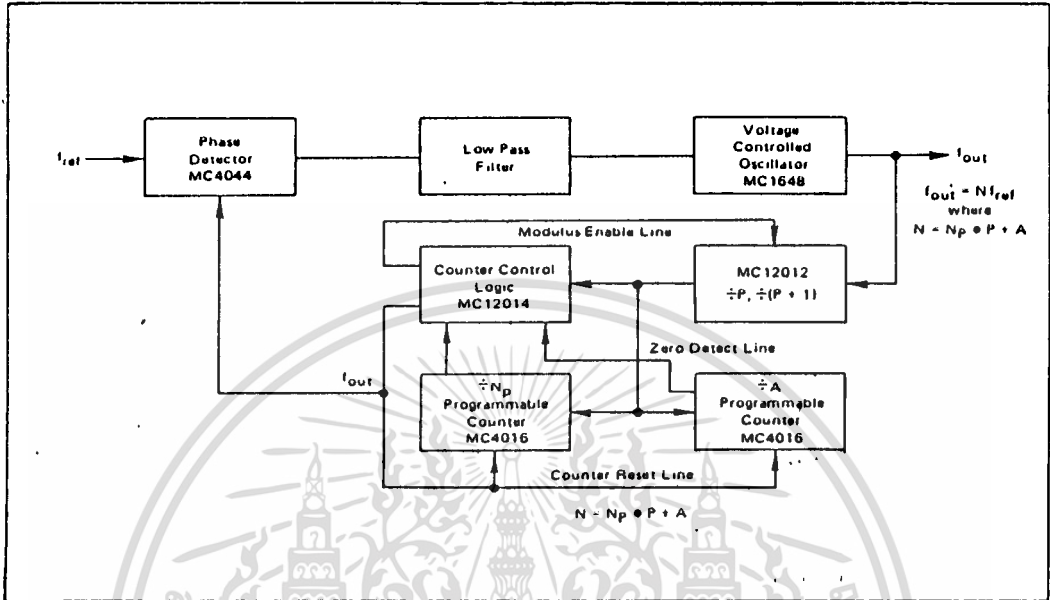


Figure 10 shows the MC1648 in the variable frequency mode operating from a +5.0 Vdc supply. To obtain a sine wave at the output, a resistor is added from the AGC circuit (pin 5) to VEE.

Figure 11 shows the MC1648 in the variable frequency mode operating from a +5.0 Vdc supply. To extend the useful range of the device (maintain a square wave output above 175 MHz), a resistor is added to the AGC circuit at pin 5 (1 k-ohm minimum).

Figure 12 shows the MC1648 operating from +5.0 Vdc and +9.0 Vdc power supplies. This permits a higher voltage swing and higher output power than is possible from the MECL output (pin 3). Plots of output power versus total collector load resistance at pin 1 are given in Figures 13 and 14 for 100 MHz and 10 MHz operation. The total collector load includes R in parallel with Rp of L1 and C1 at resonance. The optimum value for R at 100 MHz is approximately 850 ohms.

FIGURE 10 - METHOD OF OBTAINING A SINE-WAVE OUTPUT

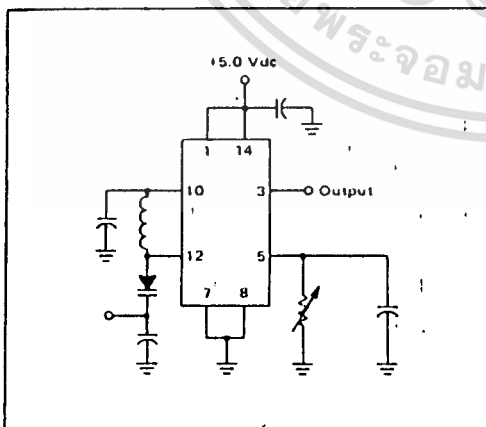


FIGURE 11 - METHOD OF EXTENDING THE USEFUL RANGE OF THE MC1648 (SQUARE WAVE OUTPUT)

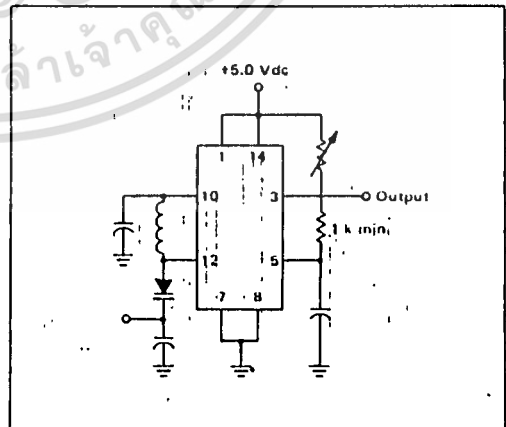


FIGURE 12 – CIRCUIT USED FOR COLLECTOR OUTPUT OPERATION

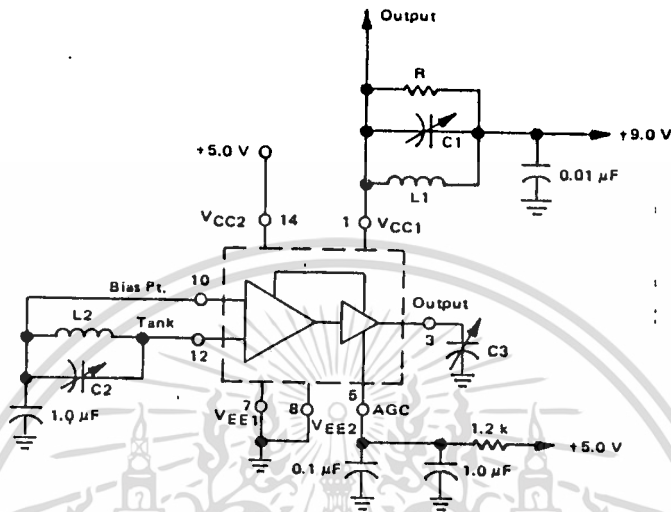


FIGURE 13 – POWER OUTPUT versus COLLECTOR LOAD

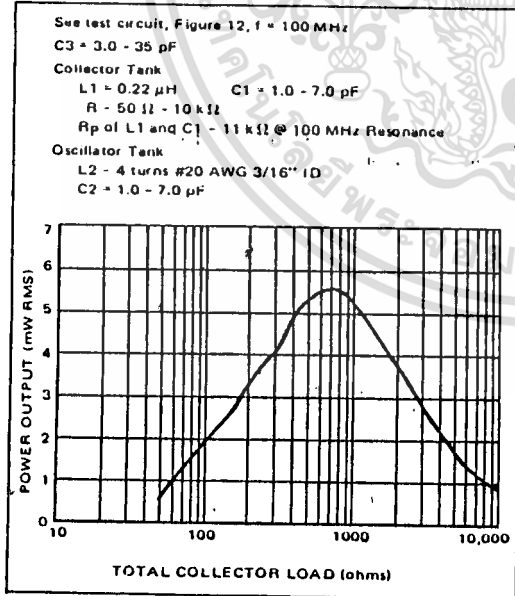
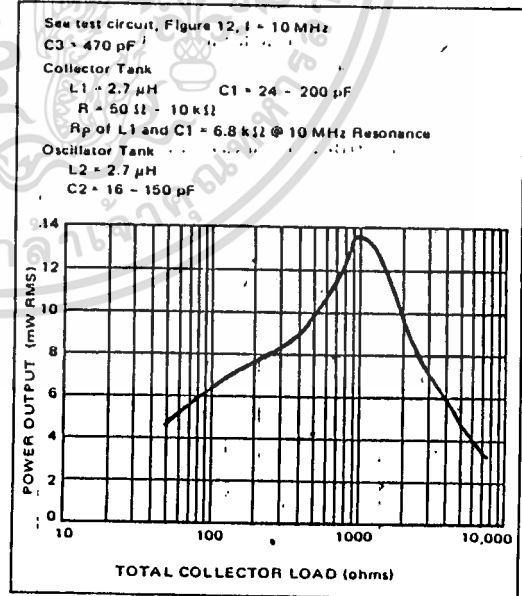


FIGURE 14 – POWER OUTPUT versus COLLECTOR LOAD



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ในที่นี้ต้องขอขอบคุณ อาจารย์ ทองทศ วานิชศรี อาจารย์ที่ปรึกษา ที่ให้คำแนะนำ  
ด้วยดีตลอดมา รวมทั้งขอขอบคุณ อาจารย์ และ เพื่อนๆทุกท่าน ที่ให้ความช่วยเหลือจน  
โครงการนี้สำเร็จลงได้ ขอขอบคุณ คุณ เลิงสกล จินารัตน์ ที่ให้ความช่วยเหลือในการพิมพ์  
ปฏิญยานิพนธ์ และขอขอบคุณ คุณ สฤช สมุทรกลิน ที่เอื้อเฟื้อในการถ่ายภาพในโครงการ

นายชิตชัย พรเฉลิมพงศ์

นายวันชาติ สุกชีวรรณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

1. Gorge R. Cooper and Clar D. MacGillel, " Modern Communications and Spread Spectrum " , MacGraw-Hill Book Co , Singapore , 1986.
2. Dixon , R. Clyde, " Spread Spectrum Systems " , John Willey & Sons , Inc , Canada , 1976.
3. Roger E. Ziemer , Roger L. Perterson, " Digital Communication and Spread Spectrum Systems " , Macmillan Publishing Company , New York , 1985.
4. Chris Bowick , " RF Curcuit Design " , Howard W. Sams Co., Inc , Indiana , 1982.
5. Herbert L. Taub and Donald L. Schilling , " Principles of Communication Systems " , McGraw-Hill , Inc , 1986.