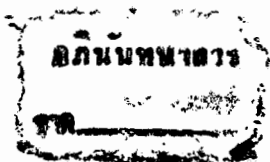




ปีการศึกษา 2531
วัดโอรรม
โดย
นายธงชัย นิ่มสเสงมงคล 28.1091
นายธนา พาหิระ 28.1097
นายธนาวิทย์ สีนมาณะ 28.1098
อาจารย์ที่ปรึกษา
ดร. แดเน็ล บริน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

023119

-8.สค.2532

บทที่ 1

บทนำ

ระบบวีดิโอแรมหรือระบบการเก็บข้อมูลภาพ (VIDEO RAM) หมายถึง ระบบที่ออกแบบสำหรับแปลงภาพมาเป็นสัญญาณไฟฟ้าไม่ว่าอนาลอกหรือดิจิตอล จากนั้นจะนำไปเก็บที่หน่วยความจำ เพื่อการประมวลผล หรือแสดงผลต่อไป

ระบบการเก็บข้อมูลภาพนั้นมีหลายวิธี เช่น การถ่ายภาพโดยใช้ฟิล์มถ่ายรูป การถ่ายไมโครฟิล์ม หรือ โดยการถ่ายวีดิโอ แต่การเก็บโดยวิธีที่กล่าวมาข้างต้นนั้นเป็นการเก็บบันทึกเพื่อความทรงจำมากกว่าการนำมาประมวลผล

ในทางอิเล็กทรอนิกส์ เรามีวิธีการเก็บภาพเพื่อนำมาประมวลผลโดยคอมพิวเตอร์ได้หลายวิธี โดยอาจใช้กล้องโทรทัศน์ซึ่งมีความละเอียดของภาพ 574 * 765 และมีความละเอียดของสีถึง 64 ระดับ แต่การเก็บภาพในแต่ละภาพ หากเก็บเป็นแบบดิจิตอลแล้วจะต้องใช้หน่วยความจำถึง 2684660 บิต ซึ่งจะทำให้การเก็บข้อมูลช้ามากและยังต้องมีการแปลงสัญญาณจากอนาลอกเป็นดิจิตอลก่อนการเก็บข้อมูล แต่ยังมีอีกวิธีหนึ่งโดยการใช้อุปกรณ์ที่เรียกว่า ซีซีดี ซึ่งเป็นอุปกรณ์ตรวจจับภาพแบบโซลิตสแตทซึ่งออกแบบมาใช้กับระบบทีวี แต่เนื่องจากในปัจจุบันนี้ราคาของมันยังมีราคาแพงอยู่มากจึงไม่เหมาะกับการนำมาใช้งาน

เนื่องจากราคาของ ซีซีดี และ กล้องทีวียังแพงอยู่ในโรงงานนี้เราจึงเล็งเห็นอุปกรณราคาแพง และหันมาใช้อุปกรณ์ราคาถูก และ วงจรที่ไม่ซับซ้อนมาก อุปกรณ์นี้เป็นอุปกรณ์ที่ค่อนข้างใหม่ นั่นคือ ไอซี IS 32 ซึ่งเป็นไอซี ที่มีพัฒนาการมาจากไดนามิกแรม เป็นอุปกรณ์ที่มีราคาไม่แพงมากใช้วงจรสนับสนุนที่ไม่ซับซ้อน นอกจากนี้ยังใช้ข้อมูลภาพที่บันทึกไว้เก็บในคอมพิวเตอร์ และนำมาประมวลผลโดยคอมพิวเตอร์ เช่นการแยกแยะหรือกำหนดข้อมูลภาพ เปรียบเทียบความแตกต่างของข้อมูลภาพที่ได้กับข้อมูลต้นแบบ

ในเรื่องของระบบวิดีโอรวมนั้นเราสามารถแบ่งขั้นตอนในการเก็บภาพได้ทั้งหมด 3

ขั้นตอน คือ

1. การตรวจรับข้อมูลภาพ (IMAGE SENSOR) เนื่องจากภาพแต่ละภาพจะประกอบไปด้วยความแตกต่างของรังสีหรือความสว่าง ดังนั้นที่ความสว่างค่าหนึ่งจะถูกกำหนดให้เป็นข้อมูลตัวเลขทางดิจิทัล ซึ่งข้อมูลนี้จะ เป็นเลขที่บิต ขึ้นอยู่กับระดับความละเอียดของระบบและตัวอุปกรณ์นั้น (GRAY SCALE)

2. การเก็บ (STORAGE) เป็นการนำเอาสัญญาณข้อมูลทางดิจิทัลไปเก็บในหน่วยความจำ (MEMORIES) หรืออุปกรณ์การเก็บ (STORAGE DEVICE) อื่นๆที่เหมาะสม

3. การแสดงภาพ (IMAGE DISPLAY) เป็นการนำข้อมูลภาพที่ได้มาทำการพล็อต (PLOT) บนจอโดยการกำหนดตำแหน่งที่ถูกต้องให้กับข้อมูลภาพแต่ละตัว.

ในโครงงานนี้ซึ่งใช้ไอซี IS32 ในการตรวจรับข้อมูล จะต้องให้เลนส์เข้ามาประกอบเพื่อโฟกัสภาพที่ต้องการให้มาตกกระทบบนตัวรับแสง (PHOTO PIXEL) ของไอซี ซึ่งนิกเซลเหล่านี้จะตรวจว่าแสงที่ตกกระทบเป็นสีขาวหรือสีดำ แล้วจะให้ผลออกมาเป็นข้อมูลทางดิจิทัลคือ 1 หรือ 0 โดยจะขึ้นอยู่กับว่าจุดนั้นจะอยู่บนชุดไหนของไอซี (ชุดบนกับชุดล่าง) หลังจากก็ตรวจรับข้อมูลภาพเรียบร้อยแล้วก็จะถ่ายเทข้อมูลจากไอซีไปหน่วยความจำชนิดสแตติก (STATIC RAM) ซึ่งเป็นหน่วยความจำขยายในคอมพิวเตอร์ ในการควบคุมการถ่ายเทข้อมูลก็ใช้โปรแกรมในการควบคุม จากนั้นจะใช้โปรแกรมในการพล็อต (PLOT) ข้อมูลเหล่านั้นบนจอ โดยต้องมีการควบคุมตำแหน่งของจุดเหล่านั้นให้เหมือนกับตำแหน่งจริงๆ ที่อยู่บนตัวไอซี ถ้าไม่เป็นไปดังนั้นก็ลักษณะของภาพที่ได้จะผิดพลาด

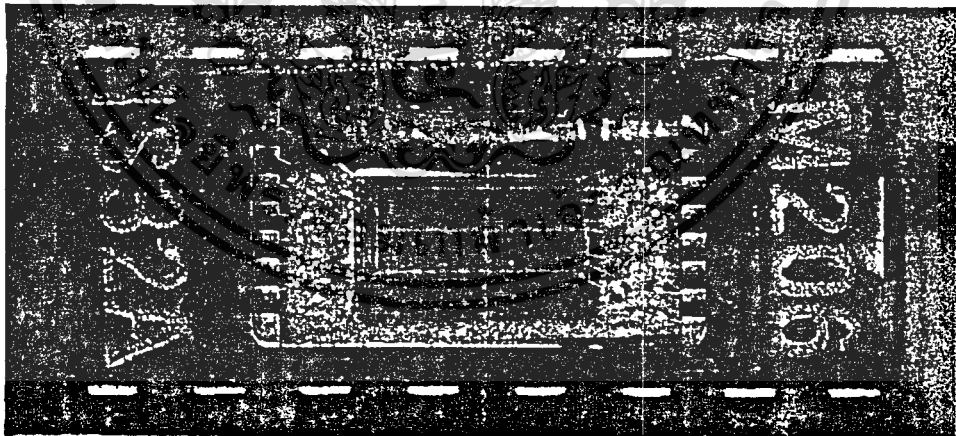
ในโครงงานนี้ได้เลือกโปรแกรมภาษาซี ในการควบคุมการทำงานของระบบ ทั้งนี้เนื่องจากเป็นภาษาที่สามารถใช้ควบคุมอุปกรณ์ อินพุต/เอาต์พุต ของเครื่องคอมพิวเตอร์ได้และสามารถแก้ไขและปรับปรุงได้ง่ายกว่าแอสเซมบลี.

บทที่ 2

หลักการทํางานของ วีดีโอแรม

2.1 ลักษณะโดยทั่วไปของ IS32

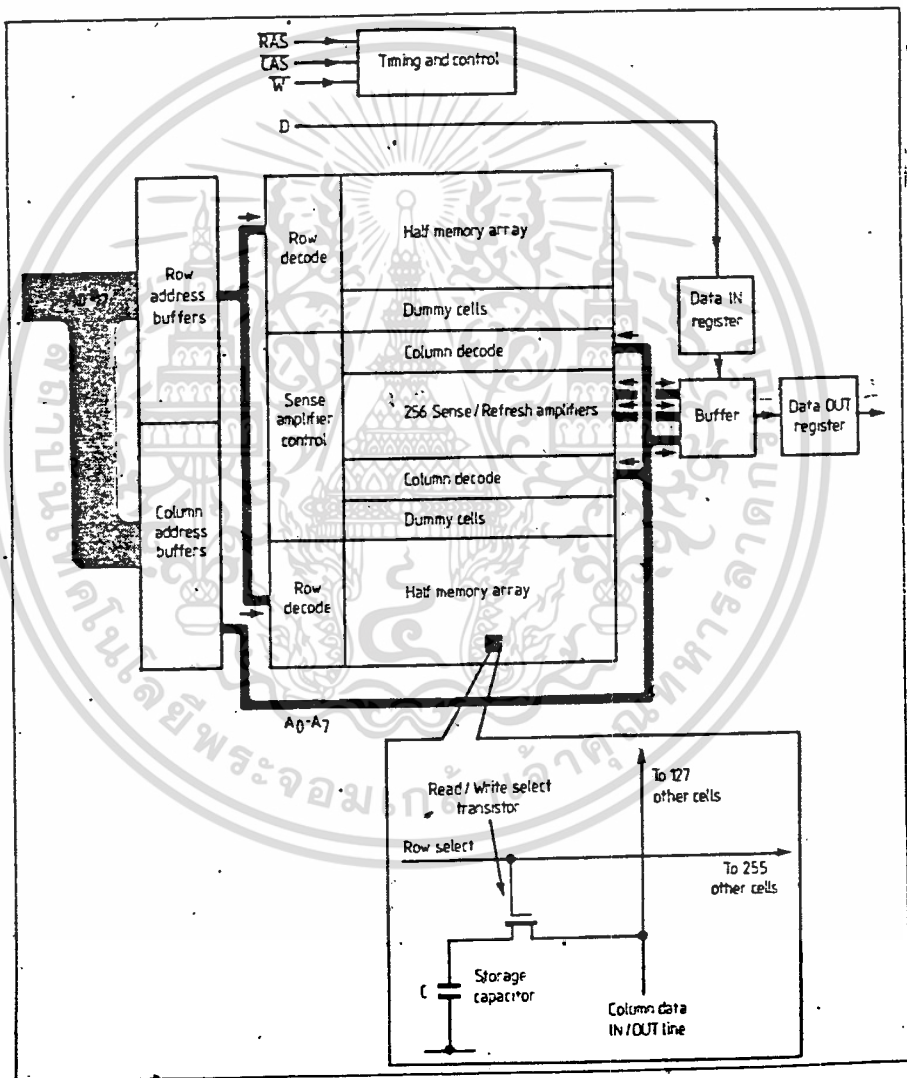
ลักษณะโดยทั่วไปของ ไอซี IS32 ซึ่งเป็น ออปติคแรมซึ่งผลิตโดย บริษัท ไมครอน เทคโนโลยี โดยไอซีตัวนี้ ทํากาการเก็บภาพเป็นจุดขนาด 65,536 จุด และแต่ละจุดมีระดับความเข้ม 2 ระดับ คือ ขาว และ ดำ ซึ่งทํากาการเก็บภาพ 1 จุด ต่อ 1 บิต การเก็บภาพบนแรมแบ่งออกเป็น 2 ไชน โดยมีแกนกึ่งกลางซึ่งเป็นจุดอับแสง การเก็บภาพแบ่งเป็นไชนละ 128 * 256 จุด ในการใช้งานจริงของไอซี IS32 เราอาจไม่จำเป็นต้องใช้ครบทุกจุดบนแรม เราอาจใช้เพียงบางส่วนคือใช้เพียง 1/4 ของแรมซึ่งก็คือ 1/2 ของไชนหนึ่งๆซึ่งจะได้จุด 128 * 128 จุด (ต่อไปจะเรียกว่า 1 ควอดแรนท์) ซึ่งเหมาะสำหรับ จอภาพที่มีความละเอียดสูง



รูปที่ 1. Micro Technology's IS32 optic d-ram : a 64k memories device with a transparent lid.

2.2 การทำงานของไอซี IS 32

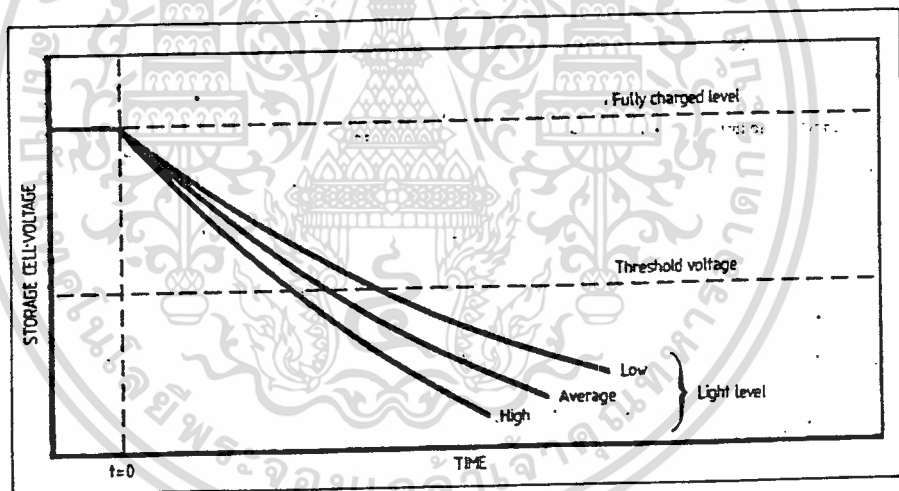
ไอซี IS32 มีจุดทั้งหมด 65,536 จุด แบ่งเป็นเมตริกซ์ 2 ชุด โดยขนาดชุดละ 128 * 256 จุด (ต่อไปจะเรียกว่า ไชน) ในการเขียน หรือ อ่านข้อมูลในแรมจะต้องทำการเลือก แถวและหลัก ก่อนการดำเนินการเขียน และ อ่าน เหมือนแรมทั่วไป เนื่องจากไอซี IS32 สร้างมาจากแรมและจุดในการรับส่งจุดหนึ่งก็คือเซลล์ของไดนามิกแรมนั่นเอง ซึ่งประกอบไปด้วย ตัวเก็บประจุขนาดเล็กต่ออยู่กับเฟลท์ที่กำหนดที่เป็นอนุาล็อกสวิก



รูปที่ 2. Block diagram of 64K d-ram, showing basic memory cell configuration.

ในการเลือกแถวของไอซี จะเสมือนเป็นการเลือกเซลล์ทุกเซลล์ตามแนวหลักที่อยู่กับแถวที่ถูกเลือก แต่เมื่อมีการเลือกแนวหลัก จะมีเฉพาะเซลล์เดียวที่ถูกเลือกให้เชื่อมโยงกับภายนอก เนื่องจาก การต่อของเซลล์ถึงกันแบบนี้เมื่อเซลล์ใดถูกให้ทำงานและเซลล์อื่นๆในแถวไม่ทำงาน จึงมีผลทำให้เกิด การแพร่ของประจุ ที่สะสมอยู่ในตัวมีนแพร่กระจาย ผลของการแพร่กระจายนี้จะทำให้เกิด การลดทอนค่าโวลเตจ ที่ตัวเก็บประจุของข้อมูลลง 21 เท่าของสถานะปกติ ไอซีตัวนี้จึงจำเป็นต้องมีการรีเฟรช ซึ่งทำได้โดยการเลือกแถวที่ต้องการรีเฟรชแล้วทำการอ่าน แต่ไม่นำข้อมูลออกมาที่จะเสมือนเป็นการอ่านค่าข้อมูลในแต่ละเซลล์ทั้งแถว แล้วเขียนกลับเข้าไป

จากการทำงานในแต่ละเซลล์เมื่อเซลล์ใดได้รับพลังงานแสงจะเกิดการคายประจุ ซึ่งเป็นสัดส่วนโดยตรงกับความเข้มของแสงที่ตกกระทบ



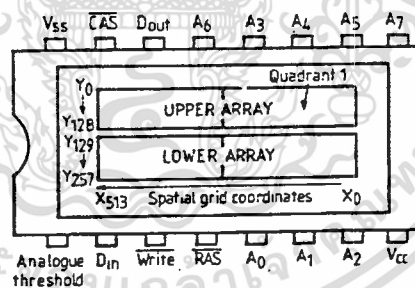
รูปที่ 3. Characteristics of storage cells in the IS32 optic d-ram. Decay time of the capacitor depends on the incident light level.

จากภาพ เราพบว่าเซลล์จะใช้เวลาในการลดลงของระดับโวลเตจจนถึงระดับแรงคัมแรงคัมต่ำสุด ขึ้นอยู่กับความเข้มของแสง

ในกรณีเซลล์ของแรมตัวนี้ เฟลทของตัวเก็บประจุจะทำด้วยซิลิคอนอีเล็กตรอนจะเป็นผลมาจาก การดูดพลังงานของโฟตอน จะทำให้เกิดการลดลงของประจุที่สะสมอยู่ ถ้าแสงตกกระทบบมีพลังงานอยู่เหนือ ระดับต่ำสุด (threshold) แล้ว เซลล์จะถือว่ามีค่าเป็น 0 และถ้าอยู่ใต้ระดับต่ำสุดแล้ววงจรตรวจสอบในไอซีจะให้ค่าเป็น 1

สิ่งหนึ่งที่ควรทราบเกี่ยวกับไอซี IS 32 คือ เซลล์ทั้งสองโซน จะเก็บข้อมูลที่แตกต่างกัน คือ ก่อนที่จะให้แต่ละเซลล์รับแสง โซนบน (แถว 0 - 127) จะถูกทำให้มี ล็อกจิกเป็นหนึ่ง ในขณะที่โซนล่าง (แถว 128 - 255) จะถูกทำให้มีล็อกจิกเป็น 0 ดังนั้นหลังจากการรับแสงของเซลล์ ถ้ายังคงอยู่ในสภาวะเหมือนเดิม แล้วเซลล์รับแสงนั้นจะถูกแปลว่าเป็น สีดำ แต่ถ้ามันมีสภาวะเปลี่ยนไปมันจะถูกแปลว่าเป็น สีขาว

เนื่องจาก เทคโนโลยีในการสร้างแรมอีกประการทำให้ไม่สามารถใช้พื้นที่ในการรับแสงทั้งหมดเป็นเซลล์รับแสงนี่ก็บางส่วนต้องสร้างเป็นเฟลท ทำให้เกิดมีช่องว่างขาวๆในการรับแสง ซึ่งเราจะเรียกว่า สเปสเฟล ซึ่งจะถือว่าเป็น สีพื้นของภาพ



รูปที่ 4. Lay out of the IS32 device. A deadzone between the upper and lower arrays makes half the device unusable in most optical system.

บทที่ 3

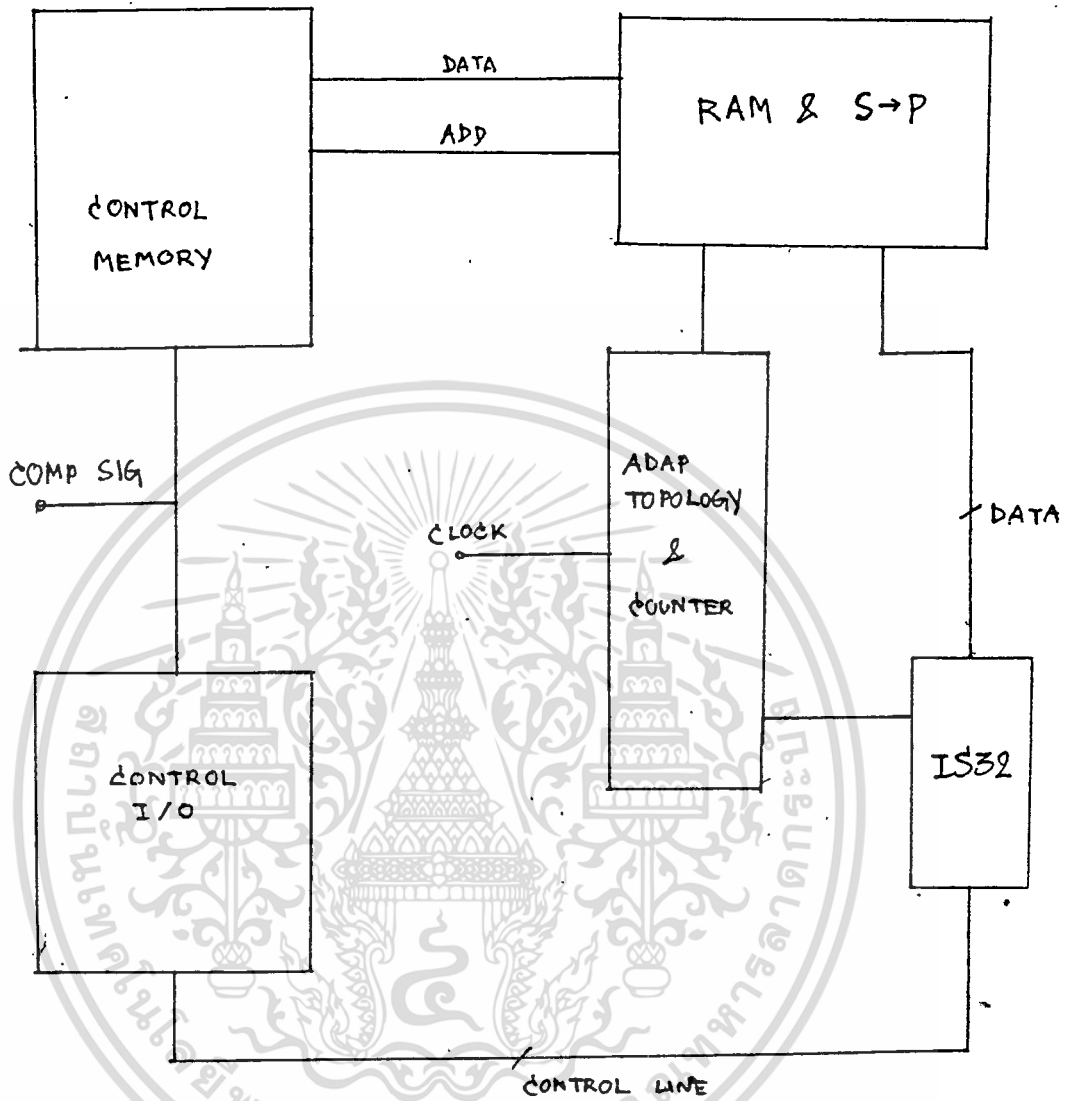
การคำนวณและการสร้าง

3.1 หลักการทำงานเบื้องต้นของวงจร

ขั้นที่ 1 จะทำการเขียนสัญญาณ ลงบนไอซี IS32 เป็นการเริ่มต้น เนื่องจากแต่ละโชนของจุดบนตัวไอซีตัวนี้ ต้องการค่าเริ่มต้นที่ต่างกัน ระหว่างการทำงานขั้นนี้ การรีเฟรชยังทำงานอยู่

ขั้นที่ 2 จะให้แสงตกกระทบบนตัวไอซี IS32 จะทำให้ค่าที่เขียนลงบนแต่ละจุดของไอซีเกิด การเปลี่ยนแปลงระดับโวลเตจ หากจุดนั้นถูกแสง แต่ถ้าจุดนั้นไม่ถูกแสง ก็จะมีระดับโวลเตจคงเดิม การทำงานในระหว่างช่วงที่แสงตกกระทบบนนี้ จะไม่มี การรีเฟรช

ขั้นที่ 3 จะทำการอ่านค่าข้อมูล ที่มีอยู่ในตัวไอซี IS32 นำไปถ่ายลงยัง ไดนามิก แรม จาก ขั้นที่ 1 ถึง 3 ถ้าอธิบายตามบล็อกไดอะแกรมจะอธิบายได้ดังภาพที่ 5.



รูปที่ 5. แสดงบล็อกไดอะแกรมการทำงานเบื้องต้นของวงจร



ในการทำงาน เราจะทำการเขียนค่าคอมพิวเตอรื 2 โดยให้บิต WRT IS32 (เขียนค่าลงบน ไอซี IS32) และบิต OP CLK (open clock) แอคทีฟ วงจรนับหลัก (counter column) ก็จะทำให้การนับ นั่นคือค่าที่เพิ่มขึ้นก็คือ ค่าแอดเดรส ของไอซี IS32 ที่เปลี่ยนไปเมื่อวงจรนับหลักนับถึงทุกๆ 256 หลัก ก็จะทำให้ วงจรนับแถว (counter row) เพิ่มขึ้นทีละหนึ่ง แต่เมื่อวงจรนับแถวนับถึง 128 แถว ก็จะทำให้ อาร์เอสเฟลปฟลอป 1 เปลี่ยนค่าสัญญาณที่ขา Din ของ IS32 นั่นคือค่าที่เขียนลงไปของแต่ละโซนจะแตกต่างกัน เมื่อวงจรนับแถวนับถึง 256 แถวก็ จะทำให้ อาร์เอสเฟลปฟลอป 2 เปลี่ยนค่าเป็น การหยุดสัญญาณนาฬิกา จากคอมพิวเตอรื เป็นการสิ้นสุดขั้นที่ 1

จากนั้นเราจะให้บิต EXP (exposure) แอคทีฟจะทำให้ การรีเฟรช หยุดลงทำให้เกิด การเปลี่ยนแปลงโวลเตจของแต่ละจุดบนแรม เนื่องจากความเข้มแสงในช่วงนี้เราสามารถกำหนด เวลาในการรับแสงได้ โดยอาจใช้วงจรหน่วงเวลามาช่วยหรือใช้การวนลูปของซอฟต์แวร์ เมื่อขั้นนี้หยุดลงไอซี IS32 จะถูกรีเฟรชต่อไป เป็นอันสิ้นสุดขั้นที่ 2

ในขั้นต่อมา เราจะทำการถ่ายข้อมูลจากไอซี IS32 ไปยังสแตตติกรมโดยเราจะให้ บิต READ IS32 (อ่านข้อมูลจาก IS32) , OP CLK , CS (ยินยอมให้แรมทำงาน) CICO (เลือกให้แรมทำงานโดยวงจรหรือโดยคอมพิวเตอรื) แอคทีฟก็จะทำให้วงจรนับหลัก ทำงานเมื่อวงจรนับหลักนับมาถึงทุกๆ 8 หลัก ก็จะทำให้แรมทำงาน โดยรับค่าจาก ไอซี IS32 ผ่านชิพรีจิสเตอร์ซึ่งทำให้ค่าที่ได้รับทีละบิตที่ได้จาก ไอซี IS32 เรียงเป็นค่า 8 บิต นำไปเก็บไว้ในแรม ซึ่งเมื่อวงจรนับหลักนับถึงทุก ๆ 256 หลัก ก็จะทำให้วงจรนับแถว เพิ่มค่าทีละหนึ่งแถว เมื่อวงจรนับแถวมีค่าถึง 256 ก็จะทำให้ค่าเฟลปฟลอป 2 เปลี่ยนแปลงเป็นการหยุดสัญญาณนาฬิกา เป็นอันสิ้นสุดขั้นตอนขั้นที่ 3

สำหรับการอ่านข้อมูลของคอมพิวเตอรืจากแรมส่วนนี้จะอาศัยการมองว่าแรมส่วนนี้เป็น หน่วยความจำ ส่วนหนึ่งของคอมพิวเตอรื โดยเป็นแรมที่ขยายหน่วยความจำ ในช่วงแอดเดรส A0000h - A2000h

โดยความเป็นจริงแล้วก่อนการเริ่มต้นเราจะให้บิท CLEAR แอคทีฟเพื่อทำการเคลียร์ เคาท์เตอร์ อาร์เอสเฟลอป ทุกตัวในวงจร

ส่วนพอร์ทที่ 1 นั้นเราใช้สำหรับป้อนค่าระดับโวลเตจต่ำสุด ของความเข้มแสงที่ไอซี IS 32 จะแปลงสัญญาณออกมาเป็นหนึ่ง

สำหรับ วงจรรีเฟรช จะอาศัยสัญญาณ AEN และ DACKO จากเครื่องคอมพิวเตอร์ ซึ่งเมื่อสัญญาณนี้ออกมา การทำงานต่างๆของคอมพิวเตอร์จะหยุดลงชั่วคราว

3.2 ส่วนการควบคุมและการทำงานอื่น

3.2.1 การทำงานในส่วนความจำขยาย

ส่วนหน่วยความจำขยาย (Expand Memories) เป็นการขยายหน่วยความจำแบบสถิติก แรม (static ram) โดยใช้แอดเดรส (address) ที่ไม่ได้ใช้บนเครื่องไมโครคอมพิวเตอร์ (ส่วนที่สงวนไว้) โดยที่จะเริ่มต้นที่ A000h และจะใช้แอดเดรสทั้งหมด 8 kb

การถ่ายเทข้อมูลเข้าหน่วยความจำ จะใช้การสแกนแอดเดรส (scan address) โดยการสร้างสัญญาณจากตัวนับ (counter) และข้อมูลที่ใส่เข้าหน่วยความจำนั้น จะเป็นข้อมูลที่มาจาก Dout ของ IS32 การถ่ายเทข้อมูลออกจากหน่วยความจำจะผ่านเครื่องไมโครคอมพิวเตอร์ โดยการย้ายข้อมูลออกจากแรมไปยังจอภาพ (monitor) โดยใช้คำสั่งที่เป็นสัญญาณจากไมโครโปรเซสเซอร์ ในการควบคุมการถ่ายเทข้อมูล

การทำงานในส่วนที่ใช้ในการดีโค็ดแอดเดรสของหน่วยความจำขยาย ซึ่งอธิบายได้ดังนี้ จากรูปที่ 6 วงจรนี้จะใช้สแตติกแรมขนาด 2 เคไบท์ 4 ตัว (IC 6116) โดยภายในวงจรจะมีส่วนที่เป็นบัฟเฟอร์รวมอยู่ด้วยคือไอซี 74244 และ 74245 ซึ่งในวงจรจะแสดงถึงการอินาเบล (enable) และความคุมทิศทางการส่งผ่านข้อมูลของบัฟเฟอร์เหล่านี้ด้วย

ในการทำงานของวงจรมัน ตอนแรกจะส่งสัญญาณเลือกแอดเดรส ของหน่วยความจำในส่วนขยาย ในวงจรเลือกเซ็คไว้ที่แอดเดรส A000h เมื่อเราส่งสัญญาณเลือกแอดเดรสเข้ามาจะ

ไปเปรียบเทียบกับค่าที่เราเซตไว้โดยผ่านตัวคอมแพเรเตอร์ (comparator) ซึ่งจะส่งสัญญาณไปทริกขาเกต (Gate) ของตัวถอดรหัสและบัฟเฟอร์ ซึ่งตัวถอดรหัสก็จะรับสัญญาณเกตเข้ามาเลือกแอดเดรสของหน่วยความจำส่วนขยาย โดยจะคว้าเลือกใช้แรมตัวใดและจะส่งสัญญาณอ่านหรือเขียนทั้งแอดเดรสที่จะอ่านหรือเขียนผ่านบัฟเฟอร์ 74244 ไปควบคุมแรมให้พร้อมรับการอ่านหรือเขียน ทั้งนี้จะมีการเขียนหรืออ่านข้อมูลส่งผ่านบัฟเฟอร์กับแรม โดยส่วนที่เรากล่าวมานี้จะนำไปเชื่อมกับ IS32 เพื่ออ่านข้อมูลและเก็บข้อมูลสู่คอมพิวเตอร์.

3.2.2 พอร์ตแลทชดาต้า

พอร์ตแลทชดาต้า (port latch data) ใช้สำหรับในการที่ต้องการให้ข้อมูลที่เข้ามาจาก เครื่องไมโครคอมพิวเตอร์คงอยู่ไว้ในช่วงเวลาที่ต้องการ เพื่อที่ไปใช้ควบคุมการทำงานของส่วนอื่นๆ เพราะ ข้อมูล (data) ที่มาจากเครื่องไมโครคอมพิวเตอร์จะถูกส่งมายังพอร์ตช่วงระยะเวลาหนึ่งเท่านั้น และบัสข้อมูล (data bus) จะถูกนำไปใช้กับส่วนอื่น ซึ่งในวงจรเราจะใช้ IC 74373 (Octal Transparent latch 3 state) เป็นตัวแลท.

3.2.3 ตัวนับสแกนแอดเดรส

ตัวนับสแกนแอดเดรส (counter scan address) เนื่องจากการทำงานส่วนหลักของวงจรทั้งหมดจะต้องมีตัวนับ (counter) เข้ามาเกี่ยวข้องด้วย ดังนั้นจะต้องสร้างสัญญาณเทียมของตัวนับเพื่อใช้หน่วงเวลาในการอ้างอิง การสร้างจะใช้สัญญาณนาฬิกา (clock) จากเครื่องไมโครคอมพิวเตอร์ มาหาร 4 ซึ่งจะได้ค่าความถี่ 1.175 MHz เป็นสัญญาณนับ การนับจะหารความถี่ด้วยไบนารี (binary) 2, 4, 8, 16, 32, 64, 128, 256, ... ซึ่งวงจรที่ใช้สัญญาณนับนี้ ได้แก่ บัฟเฟอร์แรม (buffer ram) , บัฟเฟอร์ไอเอส 32 (buffer IS32) วงจรสร้างสัญญาณเขียน (write) , วงจรสร้างสัญญาณคีน (Din) ซึ่งหาร 128 ซึ่งในส่วนนี้จะใช้ร่วมกับตัวนับหลัก (Main counter)

3.2.4 ส่วนสร้างสัญญาณเขียน

การสร้างสัญญาณเขียน (write signal) คือ สัญญาณเขียนนี้จะถูกกำเนิดจากสัญญาณนาฬิกา (clock) คือ เมื่อสัญญาณนาฬิกาขึ้น 8 ครั้งจะได้สัญญาณเขียน 1 ครั้ง หรือคือวงจรหารแปด นั่นเองซึ่งสร้างโดยใช้คุณสมบัติของดีฟลิปฟล็อป (D - FF)

จากรูปวงจรถูจะเห็นว่า สัญญาณ 2 สัญญาณที่นำมาอ้างอิงคือ สัญญาณนาฬิกา และสัญญาณนาฬิกาที่ถูกหารแปดแล้ว สัญญาณเอาพุท (out put) ที่ได้จะมีคาบเวลาเท่ากับสัญญาณนาฬิกาที่ถูกหารแปดแล้ว และจะมีสถานะเป็นหนึ่งเท่ากับช่วงเวลาของสัญญาณนาฬิกา (clock)

3.2.5 ตัวนับสำหรับรีเฟรชความจำ

ตัวนับสำหรับรีเฟรชความจำ (counter for refresh memories) เป็นตัวนับอีกชุดหนึ่งซึ่งจะทำหน้าที่คณและช่วงเวลากับตัวนับหลัก โดยจะใช้คาบนาฬิกาของวงจรรีเฟรชเป็นตัวอ้างอิง การทำงานของตัวนับรีเฟรชความจำจะรีเฟรชในช่วงเวลาที่ตัวนับหลักไม่ทำงาน

3.2.6 ส่วนส่งข้อมูลจาก IS32 เข้าหน่วยความจำ

ส่วนส่งข้อมูลจาก IS32 เข้าหน่วยความจำ (Shift register series to parallel) เป็นส่วนนำข้อมูลที่ได้จาก IS32 ซึ่งมีการถ่ายทอดข้อมูลเป็นอนุกรมให้เปลี่ยนแปลงเป็นแบบขนานก่อนถ่ายเทเข้าสู่หน่วยความจำโดยจะใช้ IC 74LS164

3.2.7 การทำงานในส่วนตัวนับหลัก

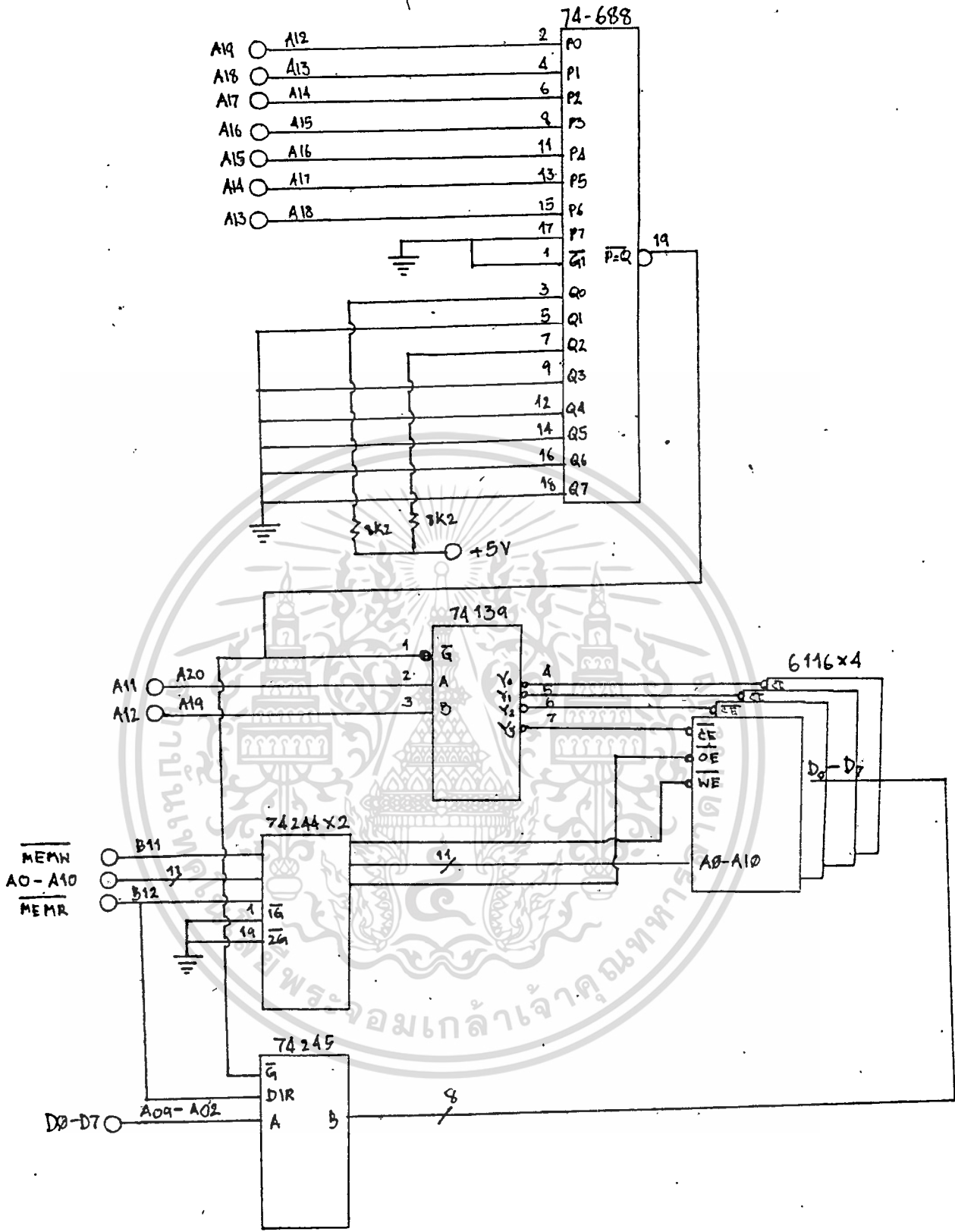
การทำงานในส่วนนี้เราใช้ในการที่จะเป็นตัวให้ IC IS32 สแกนรับข้อมูลและส่งข้อมูลตามพิกเซล (pixel) ของไอซี โดยตอนแรกเราจะให้ไอซีสแกนตามแถวก่อนโดยจะกำหนดแนวหลักเป็นศูนย์กลางก่อน แล้วจะสแกนไปตามแถวโดยตัวนับจะนับจนครบ 256 แถว และก็เปลี่ยนหลักเป็นหลักต่อไปและเริ่มสแกนตามแนวแถวใหม่อีกครั้งทำจนครบทั้ง 256 แถวและหลักซึ่งจะสา

มารททำให้ IC IS32 อ่านข้อมูลจากแสงที่ตกกระทบและสามารถอ่านข้อมูลจากที่ตัว IC IS32 อ่านได้เข้าสู่หน่วยความจำส่วนขยายของคอมพิวเตอร์ต่อไป.

3.2.8 การทำงานในส่วนที่ใช้ความคุมระดับสัญญาณเทรคโฮลด์โวลเตจ

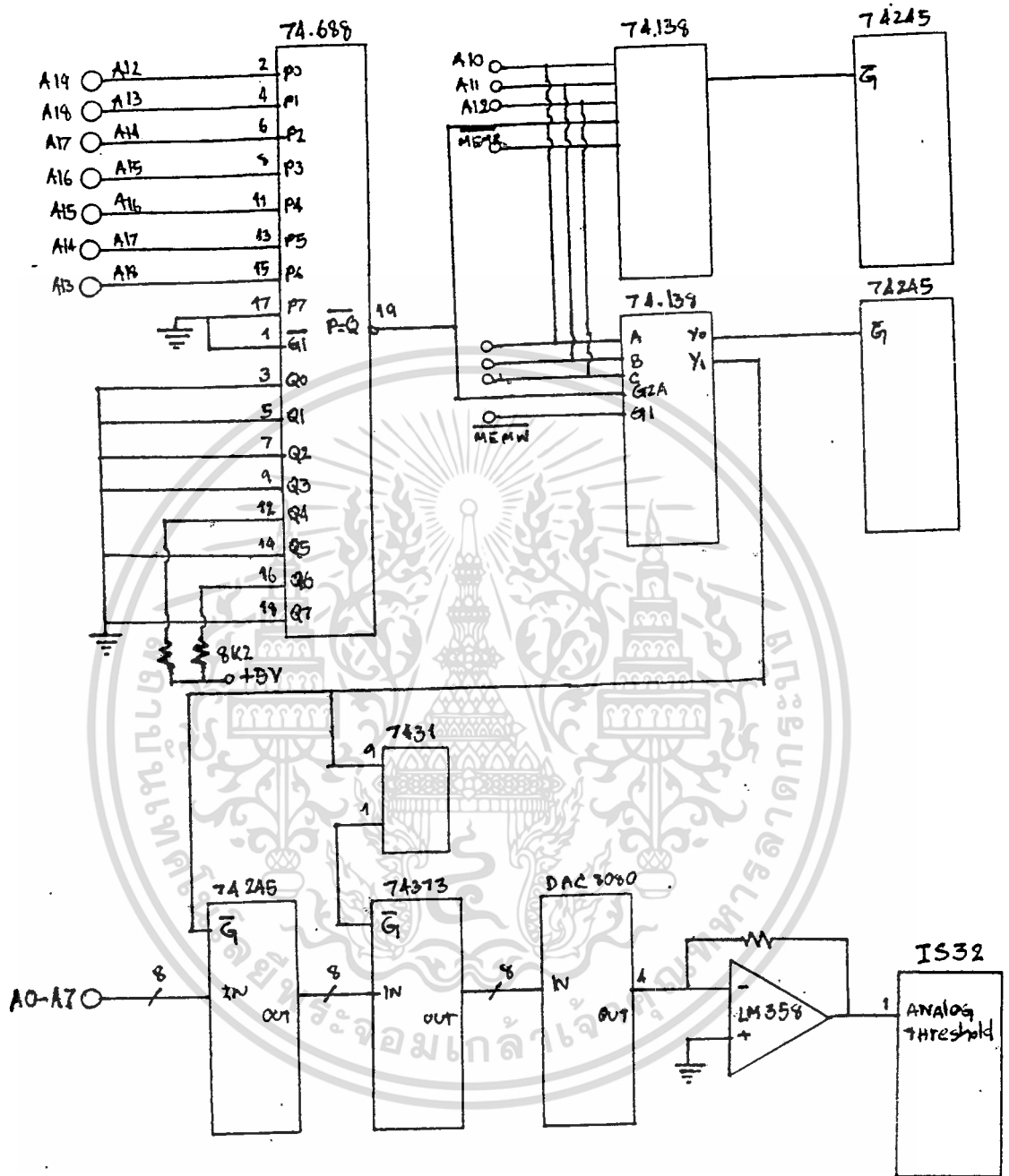
ในส่วนสัญญาณเทรคโฮลด์นั้น ถ้าเพิ่มระดับสัญญาณเทรคโฮลด์มากขึ้นจะทำให้ความไวในการรับสัญญาณสูงขึ้น ซึ่งหมายความว่าแสงที่มีระดับสัญญาณต่ำหรือความถี่น้อยๆ IS32 สามารถรับได้ถ้ามีระดับเทรคโฮลด์สูงและสามารถกำหนดความเข้มของข้อมูลได้

ในส่วนนี้จะต้องมีส่วนเลือกพอร์ตจากคอมพิวเตอร์โดยใช้คอมแพเลเตอร์ IC 74688 โดยในวงจรจะเซ็ค่าไว้ที่แอดเดรส 0208h เมื่อต้องการให้ส่วนนี้ทำงานก็ส่งผ่านคอมพิวเตอร์เมื่อสัญญาณเปรียบเทียบกับค่าแอดเดรสที่เซ็ไว้ ก็จะส่งสัญญาณไปขาเอกของตัวถอดรหัสซึ่งมีสองตัวไว้ใช้สำหรับเขียนและอ่านข้อมูล ซึ่งแต่ละตัวจะมีสัญญาณอ่านและเขียนกำหนดไว้ที่ขาเอกที่อีกขาเพื่อเป็นการกำหนดทิศทางข้อมูล ซึ่งตัวถอดรหัสจะส่งสัญญาณไปขาเอกของ 74245 แต่ละตัวซึ่งจะมีสัญญาณกำหนดไว้ว่าให้เป็นตัวส่งหรือรับซึ่งทิศทางตรงกันข้ามกัน เมื่อเราให้ตัวส่งทำงานก็จะทำให้ตัวถอดรหัสส่งสัญญาณไปขาเอกของ 74245ซึ่งทำให้สามารถส่งข้อมูลไปที่ตัวแลกข้อมูลคือ IC 74373 โดยสัญญาณขาเอกจาก 74245 จะถูกส่งต่อไปยัง IC 7431 ซึ่งเป็นตัวดีเลย์ด้วยเพื่อให้ IC 74373 สามารถแลกข้อมูลได้ดีโดย IC 7431 จะส่งสัญญาณไปขาที่เอกของ 74373 เมื่อ 74373 รับข้อมูลมาแล้วก็จะส่งไปส่วนเปลี่ยนสัญญาณดิจิตอลเป็นแอนาลอก (D to A) คือ IC DAC 0808 และจะส่งสัญญาณเป็นกระแสเข้าสู่ส่วนขยายสัญญาณโดยผ่าน IC LM 358 เป็นสัญญาณโวลเตจออกมาซึ่งสัญญาณทำดีจะนำไปต่อเข้ากับขาเทรคโฮลด์โวลเตจของ IC IS32 เพื่อไปเป็นโวลเตจอ้างอิงระดับเทรคโฮลด์ต่อไป.

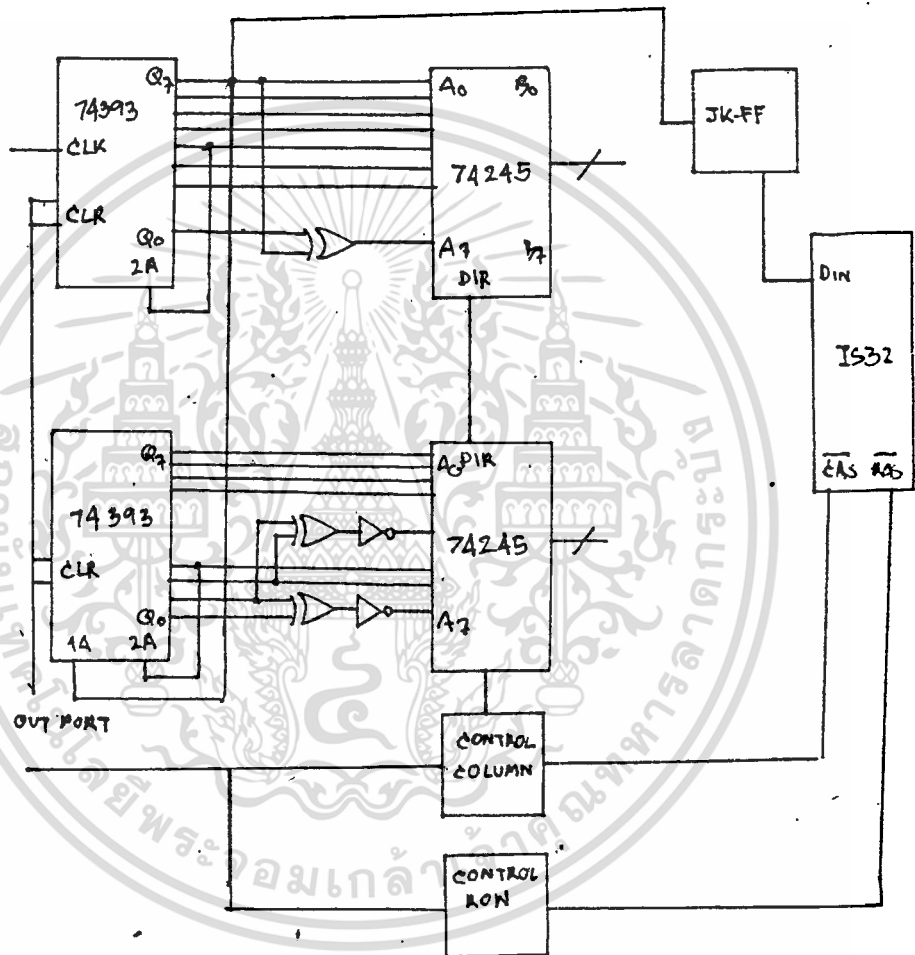


รูปที่ 6. แสดงวงจรที่ใช้ในการติโค้ดแอดเดรสของหน่วยความจำ

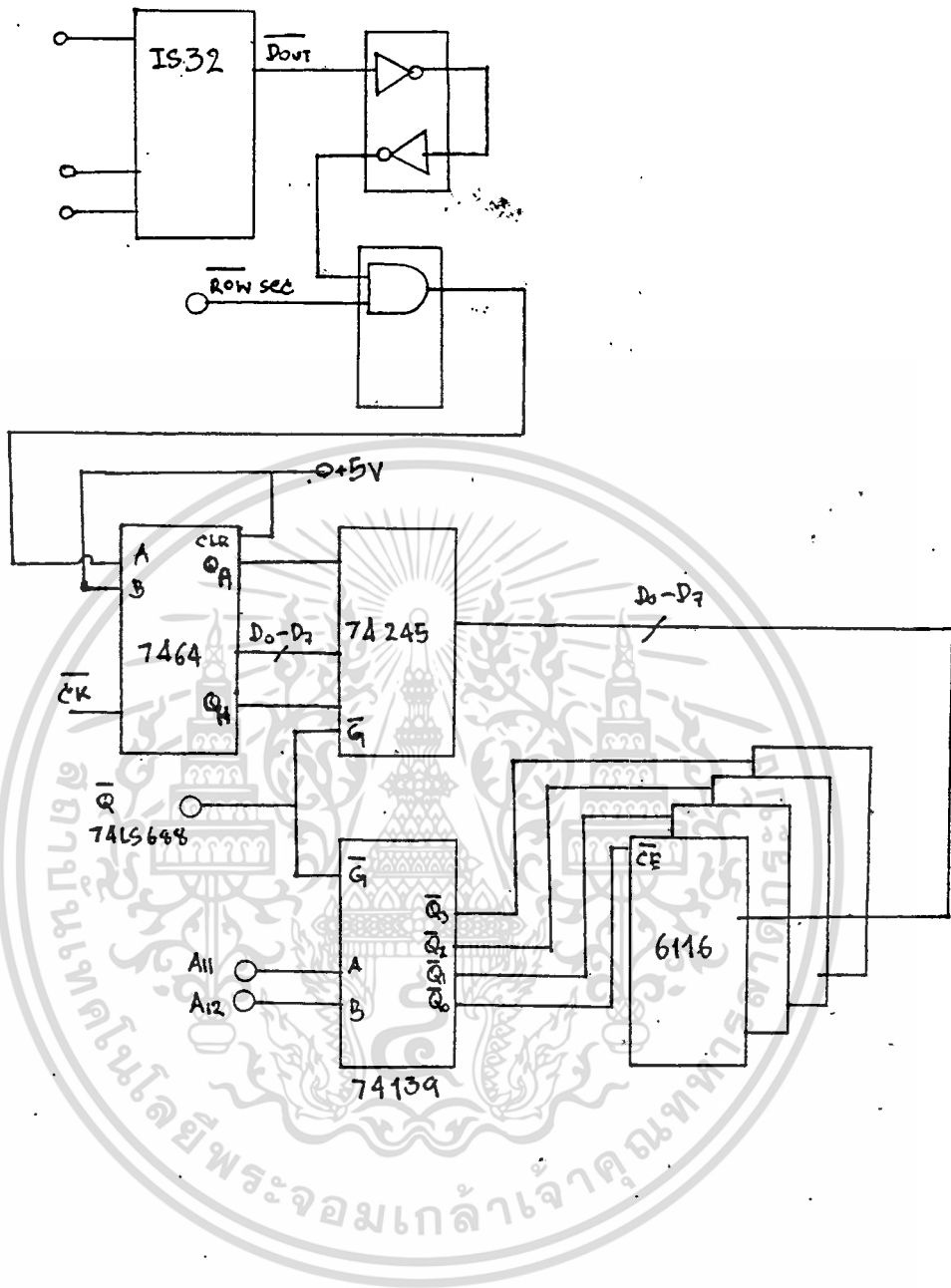
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



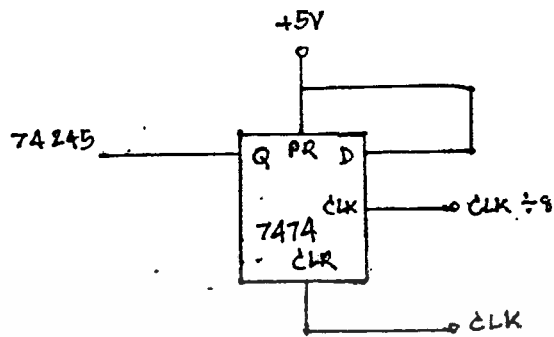
รูปที่ 7. แสดงวงจรที่ใช้ในส่วนควบคุมเทอร์คโวลต์โวลเตจ



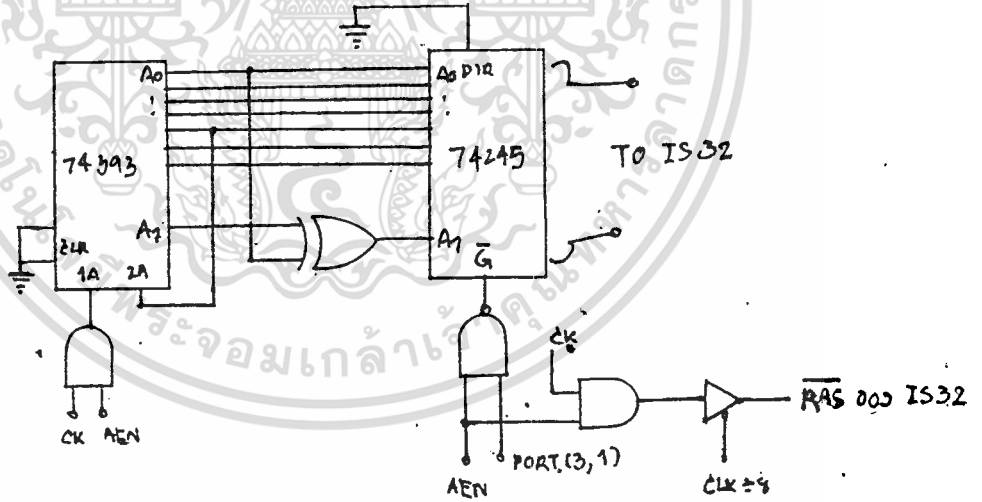
รูปที่ 8. แสดงวงจรที่ใช้ในการสแกนบันทึกเซลล์ของ IS 32.



รูปที่ 9- แสดงวงจรที่ใช้ในการส่งข้อมูลจาก IS32 เข้าหน่วยความจำโดยแปลงจากข้อมูลแบบอนุกรมเป็นขนาน



รูปที่ 10. แสดงส่วนวงจรสร้างสัญญาณเขียน



รูปที่ 11. แสดงวงจรส่วนตัวนับสำหรับรีเฟรชหน่วยความจำ

3.3 การออกแบบในส่วนของซอฟต์แวร์

หน้าที่หลักของโปรแกรมมีหลายขั้นตอน ซึ่งได้แก่

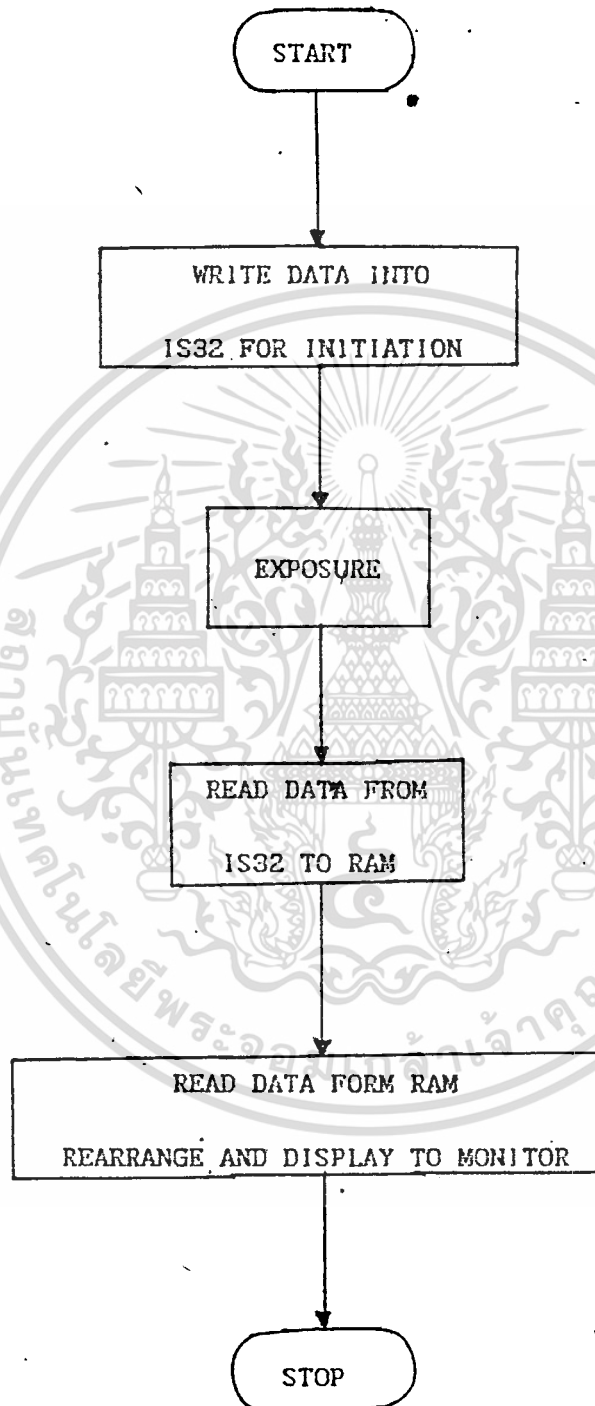
- กำหนดค่าข้อมูลที่เหมาะสมให้เหมาะสม
- การรับของมุลภาพของวงจร
- การนำข้อมูลภาพไปเพื่อตบจอ

ขบวนการเหล่านี้ถือว่าเป็นสิ่งสำคัญมากต่อระบบการทำงานของ ระบบวีดีโอแรม

(VIDEO RAM) เพราะว่าการทำงานของโปรแกรมเหล่านี้จะต้องถูกกระทำอย่างต่อเนื่องเป็นลำดับ อีกทั้งยังต้องคำนึงถึงเวลาในการถ่ายเทข้อมูลแต่ละครั้ง เพื่อให้มีประสิทธิภาพของการทำงานสูงสุด ซึ่งสามารถแสดงโปรแกรมเป็นไฟล์ชาร์ตของการทำงาน ได้ดังนี้.



3.3.1 โฟลว์ชาร์ตแสดงการทำงานของระบบ



จากไฟล์ชาร์ตที่ 3.3.1 เราสามารถอธิบายได้ดังนี้

- WRITE DATA INTO IS32 FOR INITIATION

เป็นการส่งข้อมูลไปยังวงจร เพื่อให้ไอซี IS32 พร้อมทั้งจะทำงานและเป็นการเคลียร์ค่าต่างๆในไอซีและวงจรมัน

- EXPOSURE

เป็นการส่งข้อมูลไปยังวงจร เพื่อให้ไอซี IS32 เริ่มทำการสแกน (SCAN) ภาพ ซึ่งโดยความเป็นจริงคือเป็นการทำให้วงจรมันเริ่มทำงาน นั่นคือตำแหน่งของแถวและคอลัมน์จะถูกทำให้เพิ่มขึ้นเรื่อยๆ ซึ่งเป็นการเปลี่ยนตำแหน่งของข้อมูลภาพนั่นเอง

- READ DATA FROM IS32 TO RAM

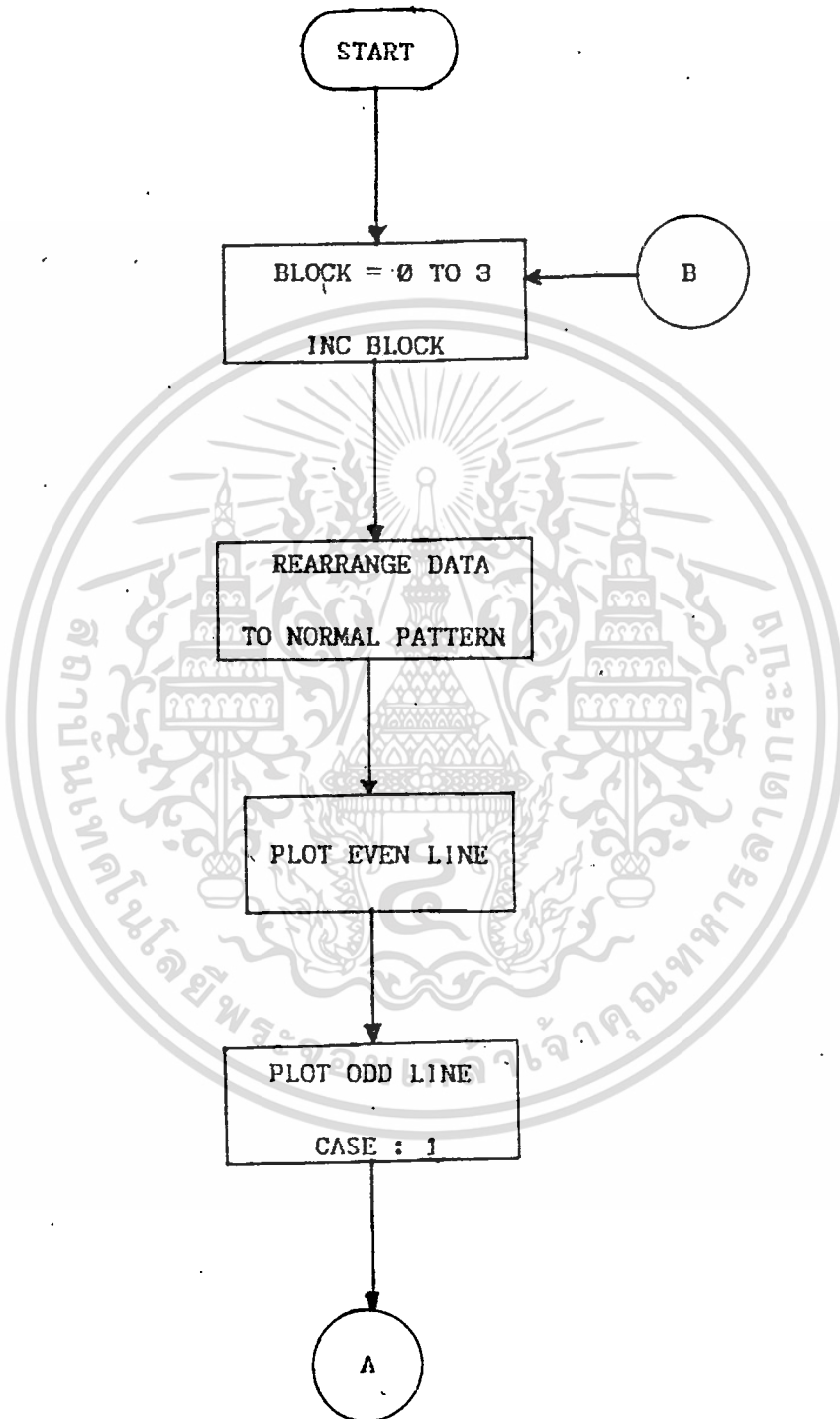
เป็นการสั่งให้นำข้อมูลที่ไอซี IS32 อ่านได้ส่งไปเก็บที่หน่วยความจำส่วนขยายที่เราได้ขยายไว้ในส่วนแอดเดรสที่วางในไมโครคอมพิวเตอร์

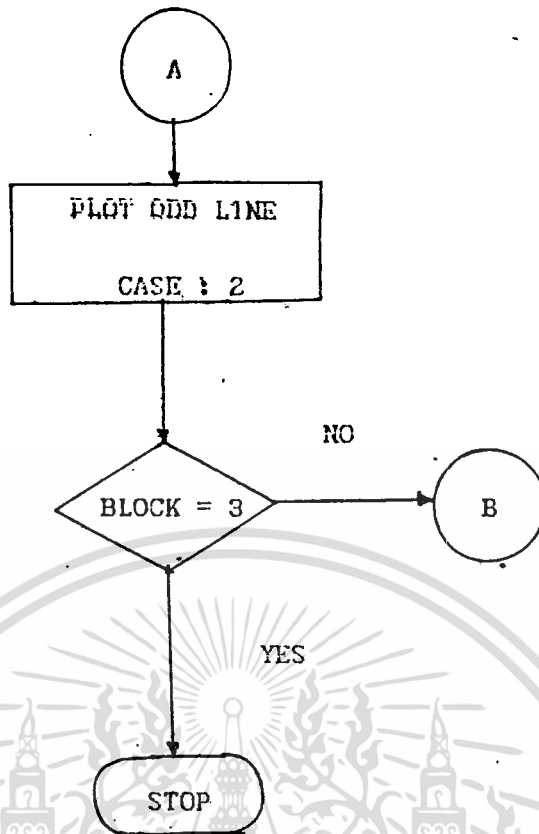
- READ DATA FROM RAM REARRANGE AND DISPLAY TO MONITOR

เป็นการสั่งให้ไมโครคอมพิวเตอร์นำข้อมูลที่อยู่ในแรมส่วนขยายไปพล็อตบนจอ ซึ่งการที่เรา นำข้อมูลภาพไปเก็บในหน่วยความจำก่อน นำข้อมูลภาพจากไอซีไปสแกนพล็อตกันก็ขึ้น จะทำให้การพล็อตสีสิ้นเปลืองเวลาน้อยกว่า

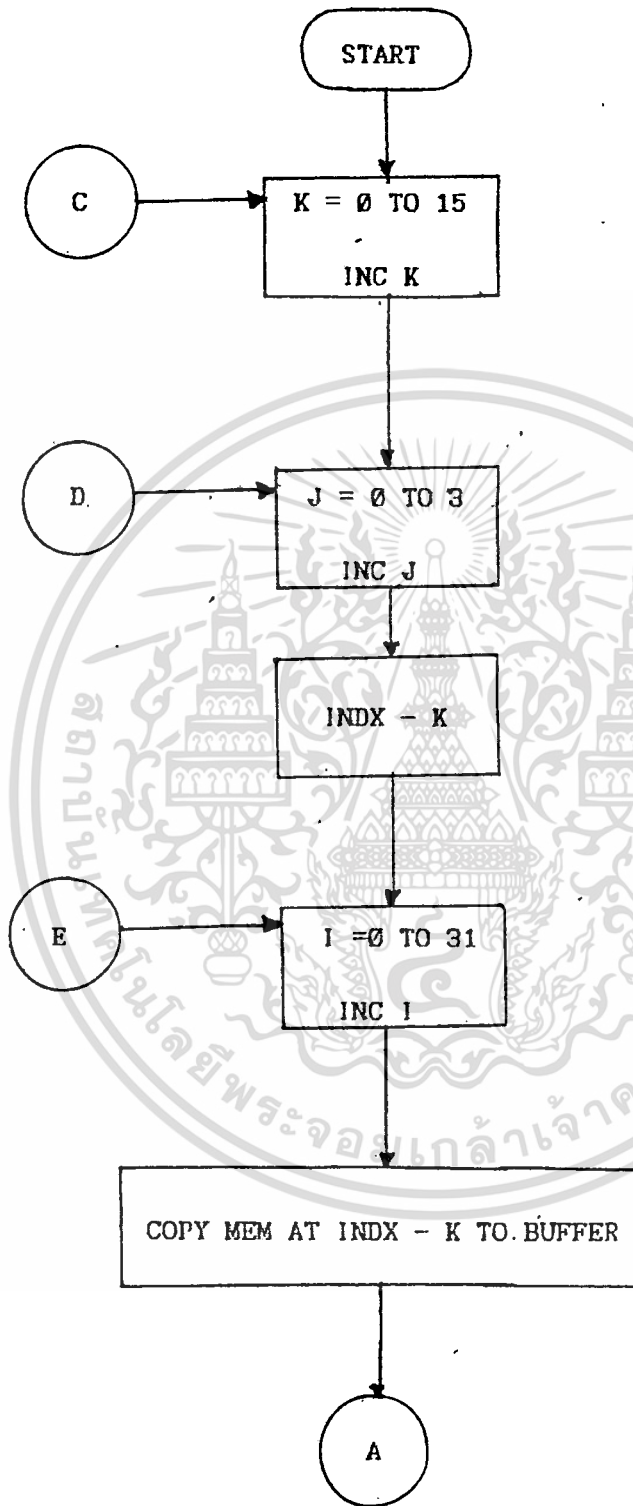
ในส่วนของการพล็อตภาพเราเขียนเป็นไฟล์ชาร์ตได้ดังหน้าต่อไป

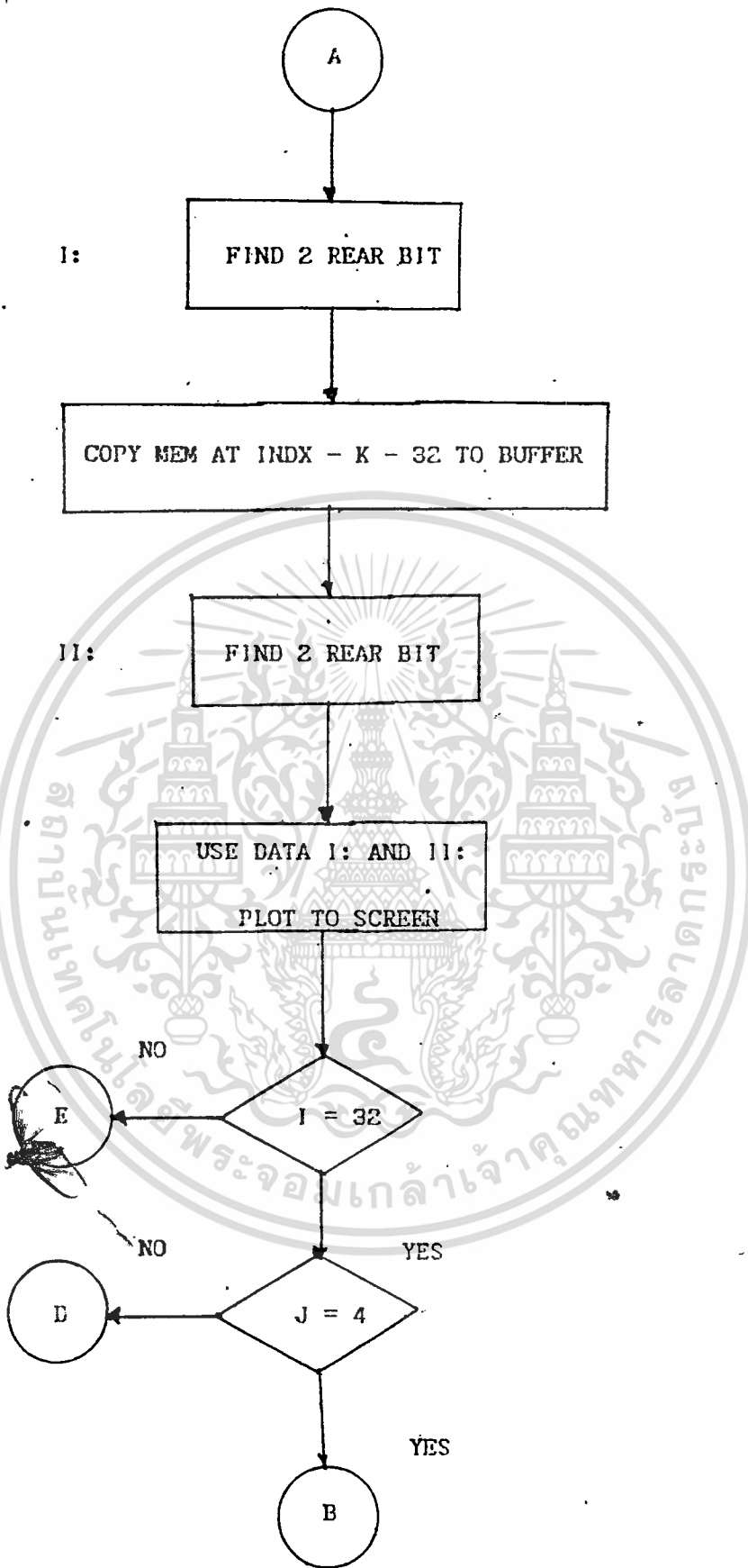
3.3.2 โฟลว์ชาร์ตของการพล็อตภาพ

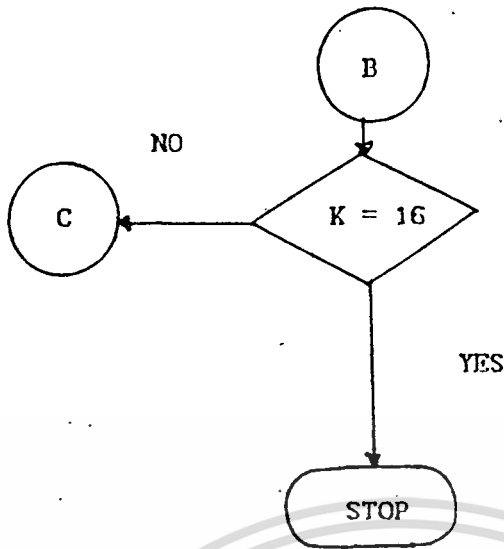




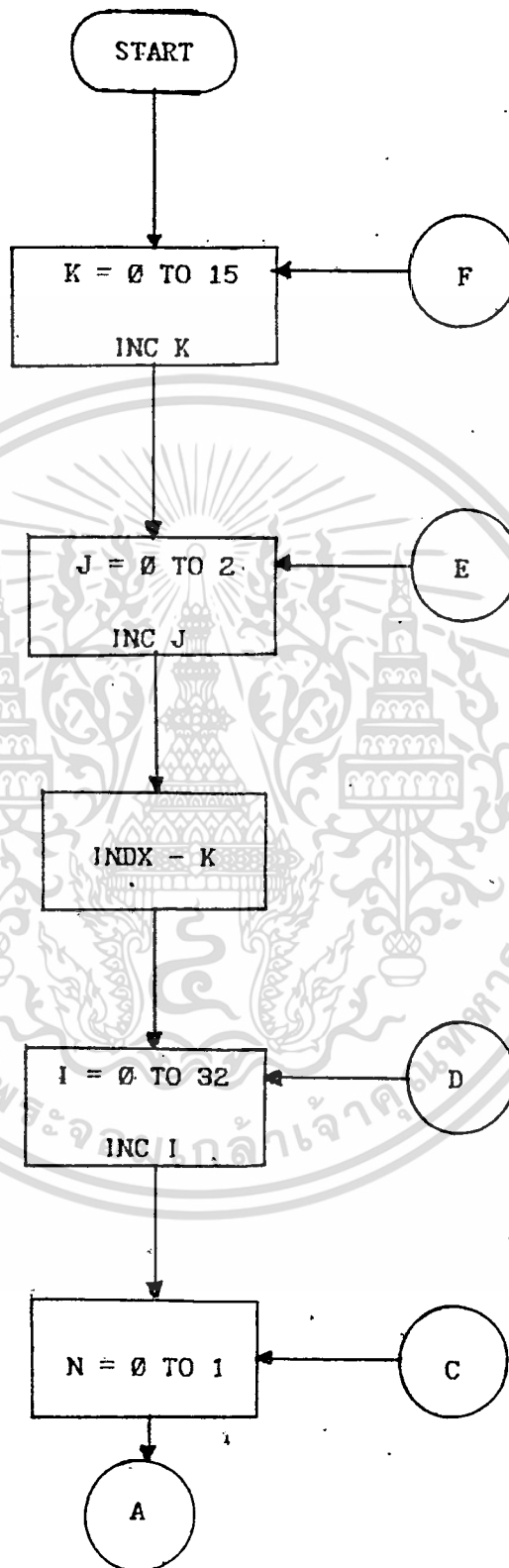
3.3.3 โฟลว์ชาร์ตของการคัดลอกเส้นคู่

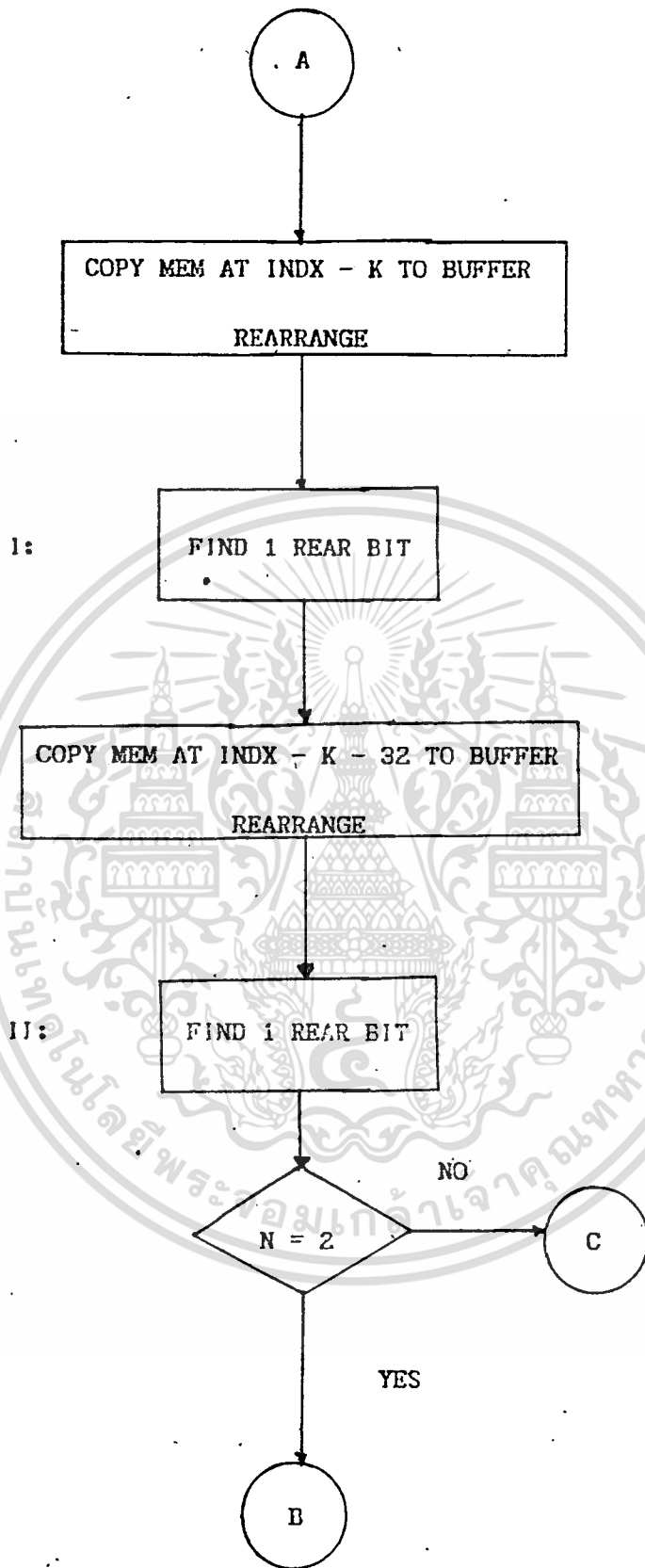


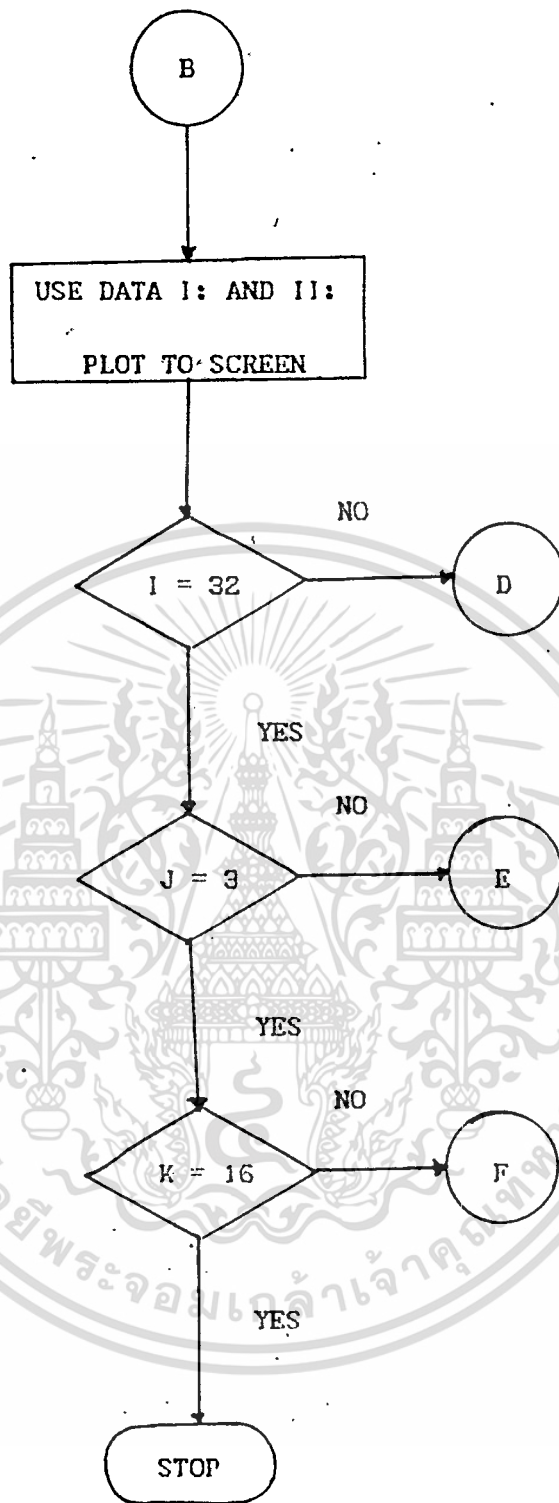




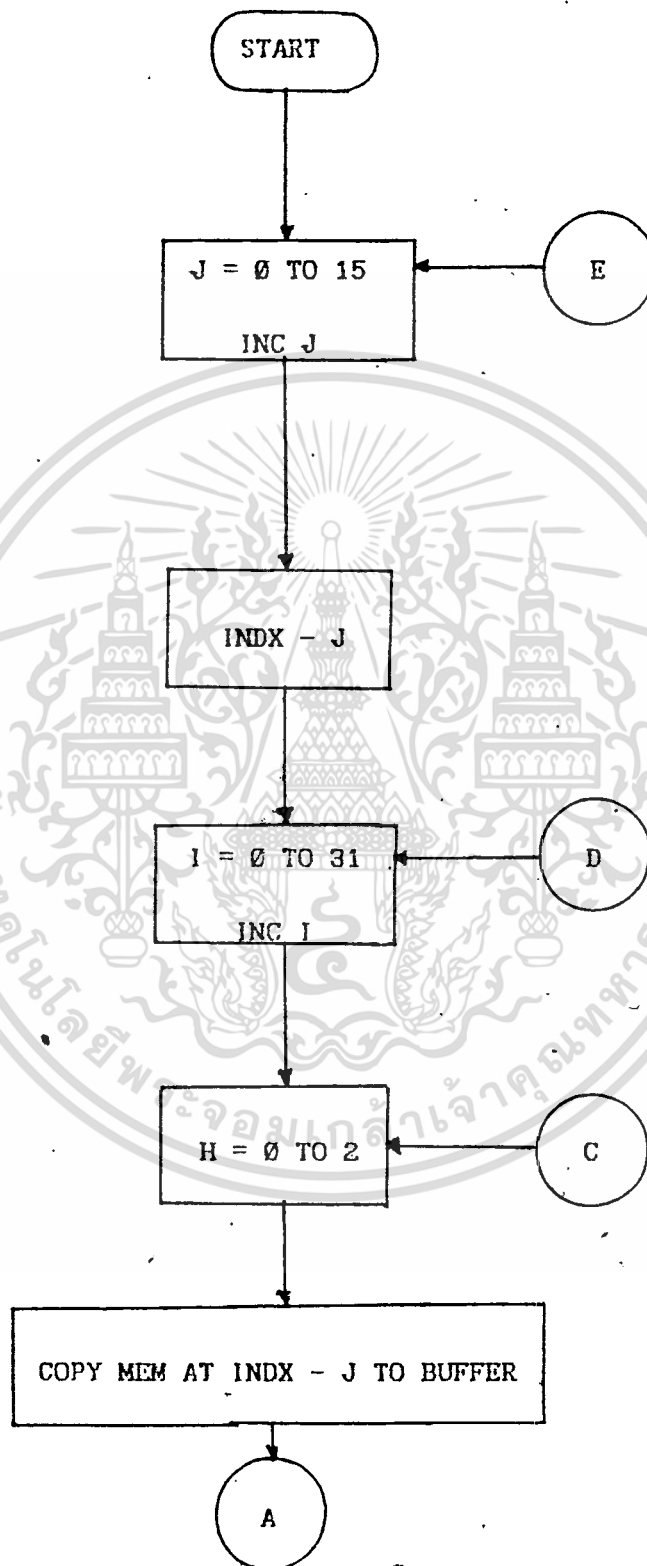
3.3.4 โฟลว์ชาร์ตแสดงการพล็อตเส้นที่ 1

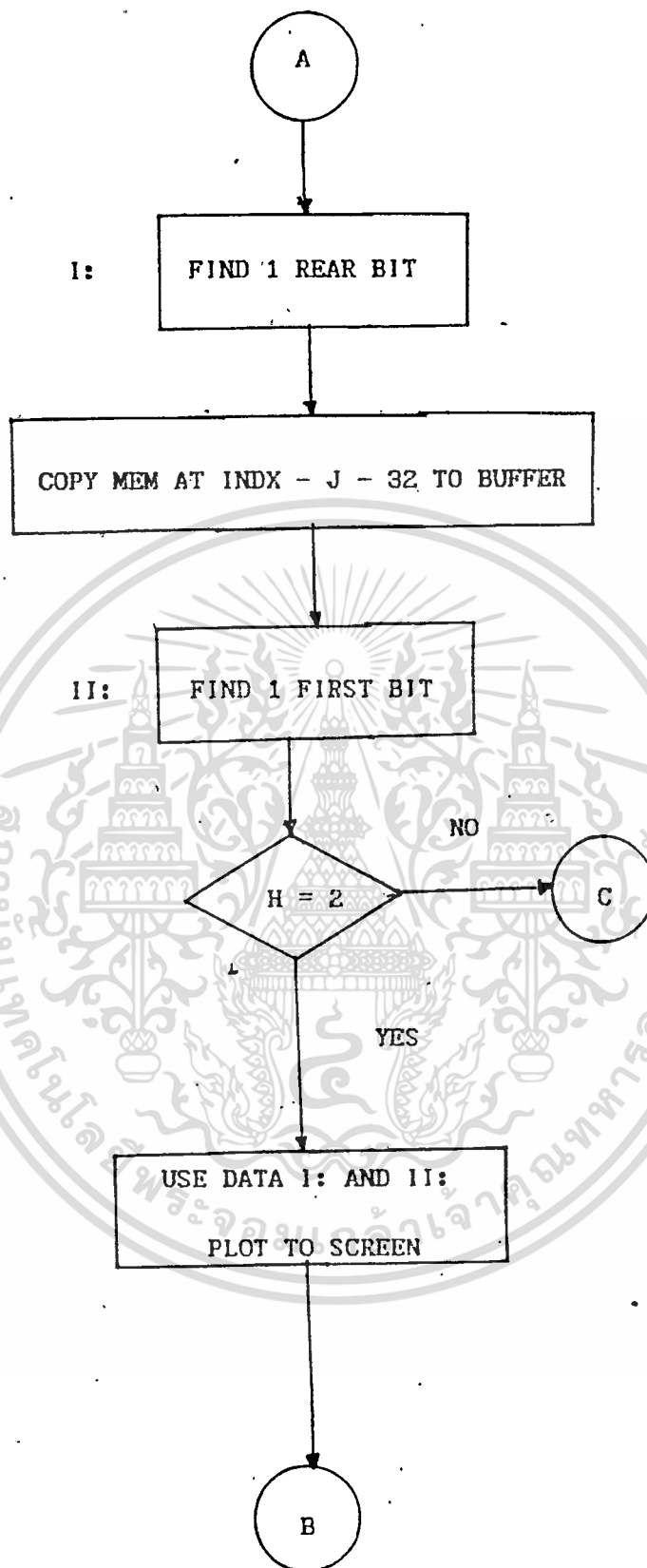


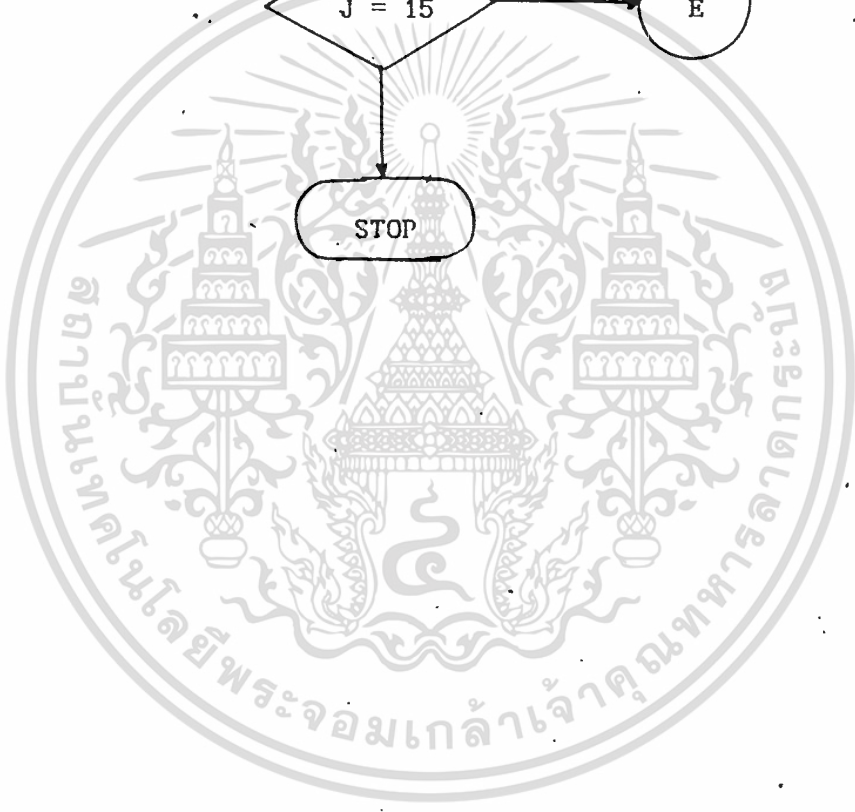
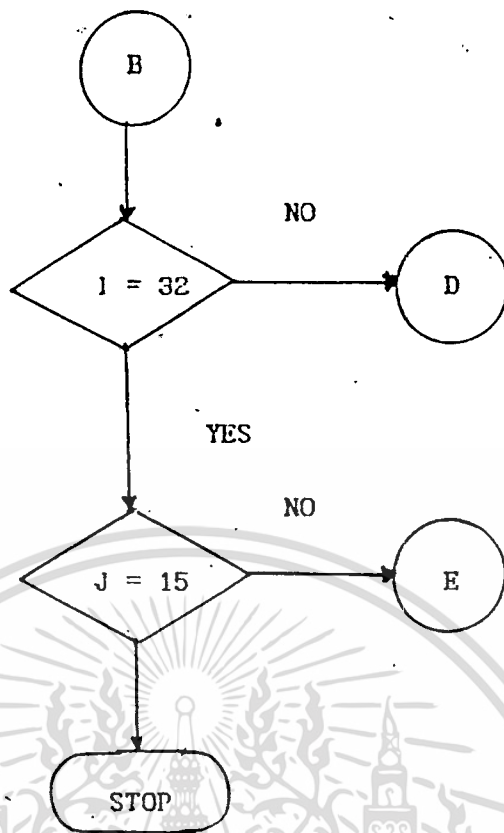




3.3.5 โปรแกรมที่แสดงการลัดเลาะที่ 2







การทดลองและผลการทดลอง

4.1 การทดลองและผลในส่วนของฮาร์ดแวร์ (hardware)

เป็นการส่งรหัสค่าต่างๆจากเครื่องคอมพิวเตอร์มาควบคุมการทำงานของวงจร

4.1.1 เมื่อเริ่มจ่ายกระแส

เมื่อกำลังจ่ายกระแสเริ่มทำงานสถานะต่างๆ ของไอซีที่ใช้ควบคุมยังถูกรีเซ็ต ดังนั้น จะต้องส่งสัญญาณควบคุมจากเครื่องคอมพิวเตอร์ไปควบคุมการทำงานของไอซี เมื่อไปรีเซ็ตไอซีต่างๆ ให้อยู่ในสถานะเริ่มแรก และพร้อมที่จะทำงาน

4.1.2 เมื่อเริ่มการรีเซ็ต

1. จะทำการเคลียร์วงจรมับ (counter) ทุกตัว ให้อยู่ในสถานะเริ่มแรกเป็น 0 คือให้ขาเคลียร์เป็น 1

2. จะทำการตัดการติดต่อของบัฟเฟอร์ (buffer) ต่างๆที่ต่อเข้ากับหน่วยความจำที่จะเก็บภาพ โดยการให้ขาเกต (gate) ของบัฟเฟอร์เหล่านั้นมีค่าเป็น 1

3. ทำการเคลียร์ลิปฟลอป (flipflop) ทุกตัวโดยให้ Q มีสถานะเป็น 0 และ \bar{Q} มีสถานะเป็น 1 เมื่อมีให้สัญญาณนาฬิกา (clock) และสร้างสัญญาณ เขียน อ่าน ออกมา

4.1.3 เริ่มการทำงานของวงจรทั้งหมด

เขียนข้อมูลลงบน JS32 โดยให้แถบซ้ายทั้งหมดเป็น 1 และแถบขวาทั้งหมดเป็น 0 ทำได้โดย ยกเลิกการเคลียร์ JK - FF เพื่อให้สัญญาณนาฬิกาผ่านไปตัวนับได้ ยกเลิกการ

ด้านซอฟต์แวร์ก็พบความยุ่งยากในการกำหนดจุดลงบนจอ เพราะการเรียงตัวอย่างไม่เป็นระเบียบของข้อมูล และในการเก็บข้อมูลของ IS32

5.2 ส่วนข้อดีและข้อเสียของโครงการนี้มีดังนี้

- สามารถทำการตรวจรับภาพที่มีความละเอียดขนาดปานกลางได้โดยใช้หน่วยความจำพอสมควร
- สามารถนำไปประยุกต์ใช้ได้หลายอย่างทั้งทางด้านธุรกิจและอุตสาหกรรม
- การทำงานมีความเร็วพอสมควร
- มีความยุ่งยากในการไฟกัสภาพลงบนไอซี IS32 เพราะปัญหาเรื่องเคเทโชนซึ่งเป็นตัวแบ่งเซลล์รับแสงเป็นสองส่วน

5.3 ข้อเสนอแนะ

ในการใช้งานของระบบการเก็บข้อมูลภาพโดยใช้ไอซี IS32 นั้นโครงการนี้ได้ใช้ประสิทธิภาพของไอซี IS32 ทั้งหมดแล้ว แต่ยังมีปัญหาในเรื่องเคเทโชนซึ่งอาจเป็นส่วนที่ทำให้มีปัญหาในเรื่องการต่อเนื่องของภาพ ซึ่งเราอาจแก้ปัญหานี้ได้โดยการใช้เลนส์ 2 ตัว ซึ่งโครงการนี้ก็ใช้ระบบเลนส์ 2 ตัวแต่ยังมีปัญหาในเรื่องความคล่องตัว ถ้าสามารถปรับปรุงระบบการไฟกัสภาพได้ดี ก็จะสามารถใช้ประโยชน์จากไอซี IS32 ได้เต็มที่.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

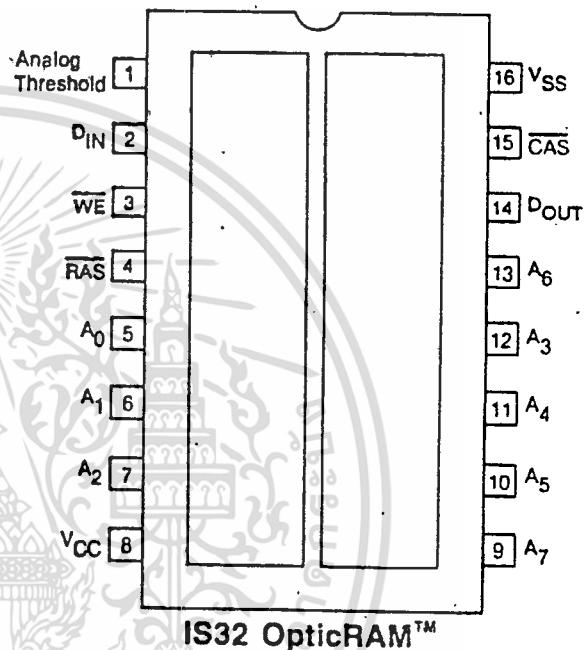
IS32 OpticRAM™

65,536 element Solid-State Image Sensor

MICRON
TECHNOLOGY, INC.
2805 East Columbia Road
Boise, Idaho 83706
TEL. (208) 383-4050
TWX 910-970-5973

FEATURES

- Dual 128 x 256 element arrays
- 32,768 light sensing elements per array
- Adjustable light sensitivity
- Variable scan rate
- Adjustable threshold (pin 1)
- On-chip output latch
- 16 pin package
- 5 volt \pm 5% power supply
- Low power 150mW max
- All digital operation
- Fully TTL compatible
- Accepts slow (MPU) input edges
- Low capacitance inputs



GENERAL DESCRIPTION

The IS32 OpticRAM™ image sensor is a solid-state device capable of sensing an image and translating it to digital computer-compatible signals. Each of the two arrays on the chip contains 32,768 sensors arranged as 128 rows by 256 columns of sensors. Typical applications will utilize only one of the arrays since the arrays are separated by an optical "dead zone" 120 microns wide.

Improved cost standards for binary image sensing (less than \$.0003 / element) are delivered through use of Micron's MT4264 64K dynamic RAM memory chip as the sensing device. The OpticRAM™ image sensor is differentiated by packaging with a glass lid (vs. the opaque lid used in memory chips) and connection of the normally unused pin 1 for optional threshold reference adjustment.

The OpticRAM™ image sensor is a random access device. Each sensing element may be uniquely accessed. The 16 address bits are entered (multiplexed) 8 bits at a time using \overline{RAS} to latch the first 8 bits and \overline{CAS} the latter 8 bits. If the \overline{WE} pin goes low prior to \overline{CAS} going low, the output pin remains open until the next \overline{CAS} cycle. If \overline{WE} goes low after data reaches the output pin, the output pin is activated and retains the selected cell data as long as \overline{CAS} remains low (regardless of \overline{WE} or \overline{RAS}). This late \overline{WE} pulse results in a Read-Modify-Write cycle. Pin is latched when \overline{WE} strobes low. Schmidt triggers have been added to all input control lines. This feature provides compatibility with control circuitry generating slow edge rates which is typical of many microprocessor-based systems.

By holding \overline{RAS} low, \overline{CAS} may be toggled to execute several faster Read, Writes or Read-Modify-Write cycles within the \overline{RAS} address defined PAGE boundary. Returning \overline{RAS} high terminates the memory cycle and decreases chip current to a reduced standby level. Also, the chip is preconditions for the next cycle during the \overline{RAS} high time.

ไม่ว่ากรณีใดๆทั้งสิ้น,อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on V_{CC} supply relative to V_{SS}	- 1.0V to + 7.0V
Operating Temperature, T_A (Ambient)	0°C to + 70°C
Storage Temperature (Ceramic)	- 65°C to + 150°C
Storage Temperature (Plastic)	- 55°C to + 125°C
Power Dissipation	1 Watt
Short Circuit Output Current	50mA

*Stresses greater than those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS ($T_A = 25^\circ\text{C}$)

PARAMETER	SYMBOL	MIN	MAX	UNITS	NOTES
Supply voltage TYP 5.0V	V_{CC}	4.5	5.5	V	1
Input high (Logic 1) voltage, all inputs	V_{IH}	2.2	$V_{CC} + 1$	V	1
Input low (Logic 0) voltage, all inputs	V_{IL}	- 1.0	.8	V	1

DC ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$) ($V_{CC} = 5.0V \pm 10\%$)

PARAMETER	SYMBOL	MIN	MAX	UNITS	NOTES
STANDBY CURRENT Power supply standby current ($\overline{RAS} = \overline{CAS} = V_{IH}$ after 8 \overline{RAS} cycles min).	I_{CC1}		4	mA	
STANDBY CURRENT ($\overline{RAS} = V_{IH}$, $\overline{CAS} = V_{IL}$)	I_{CC2}		6	mA	
OPERATING CURRENT ($\overline{RAS} = V_{IH}$, \overline{CAS} cycling)	I_{CC3}		30	mA	2
\overline{RAS} ONLY REFRESH CURRENT	I_{CC4}		20	mA	2
PAGE MODE CURRENT ($\overline{RAS} = V_{IL}$, \overline{CAS} cycling)	I_{CC5}		30	mA	2
INPUT LEAKAGE Input leakage current, any input ($0V \leq V_{IN} \leq V_{CC}$), all other pins not under test = 0 volts	$I_1(L)$	- 10	10	μA	
OUTPUT LEAKAGE Output leakage current (D_{OUT} is disabled, $0V \leq V_{OUT} \leq V_{CC}$)	$I_0(L)$	- 10	10	μA	
OUTPUT LEVELS Output high (Logic 1) voltage ($I_{OUT} = 5\text{mA}$) Output low (Logic 0) voltage ($I_{OUT} = 5\text{mA}$)	V_{OH} V_{OL}	2.4	0.4	V V	

AC ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$) ($V_{CC} = 5.0V \pm 10\%$)

PARAMETER	SYMBOL	MIN	MAX	UNITS	NOTES
Input capacitance (A_0-A_7), D_{IN}	C_{11}	-	5	pF	18
Input capacitance \overline{RAS} , \overline{CAS} , \overline{WE}	C_{12}	-	8	pF	18
Output capacitance (D_{OUT})	C_0	-	8	pF	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานที่ออกจากรายชื่อที่กำหนดไว้ ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOTES

1. All voltages referenced to V_{SS} .
2. I_{CC} is dependent on output loading and cycle rates. Specified values are obtained with the output open.
3. An initial pause of $100\mu s$ is required after power-up followed by any 8 \overline{RAS} cycles before proper device operation is achieved.
4. AC characteristics assume $t_T = 5ns$.
5. V_{IH} (min) and V_I (max) are reference levels for measuring timing of input signals. Transition times are measured between V_{IH} and I_{IL} .
6. The minimum specifications are used only to indicate cycle time at which proper operation is assured.
7. Load = 2TTL loads and 50pF.
8. Assumes that $t_{RCD} \leq t_{RCD}(\max)$. If t_{RCD} is greater than the maximum recommended value shown in this table, t_{RAC} will increase by the amount that t_{RCD} exceeds the value shown.
9. Assumes the $t_{RCD} \geq t_{RCD}(\max)$.
10. If $\overline{CAS} = V_{IH}$, data output is high impedance.
11. If $\overline{CAS} = V_{IL}$, data output may contain data from the last valid read cycle.
12. $t_{OFF}(\max)$ defines the time at which the output achieves the open circuit condition and is not referenced to V_{OH} or V_{OL} .
13. Operation within the $t_{RCD}(\max)$ limit insures that $t_{RAC}(\max)$ can be met. $t_{RCD}(\max)$ is specified as a reference point only; if t_{RCD} is greater than the specified $t_{RCD}(\max)$ limit, then access time is controlled exclusively by t_{CAC} .
14. t_{RCH} is referenced to the first rising edge of \overline{RAS} or \overline{CAS} .
15. These parameters are referenced to \overline{CAS} leading edge in early write cycles and to \overline{WE} leading edge in delayed Write or Read-Modify-Write cycles.
16. t_{WCS} , t_{CWD} and t_{RWD} are restrictive operating parameters in Read-Write and Read-Modify-Write cycles only. If $t_{WCS} \geq t_{WCS}(\min)$ the cycle is an Early Write cycle and the data output will remain open circuit throughout the entire cycle. If $t_{CWD} \geq t_{CWD}(\min)$ and $t_{RWD} \geq t_{RWD}(\min)$ the cycle is a Read-Write and the data output will contain data read from the selected cell. If neither of the above conditions are met the conditions of the data out (at access time and until \overline{CAS} goes back to V_{IH}) is indeterminate.
17. In addition to meeting the transition rate specification, all input signals must transit between V_{IH} and V_{IL} (or between V_{IL} and V_{IH}) in a monotonic manner.
18. Capacitance calculated from the equation $C = \frac{I \Delta t}{\Delta V}$ with $\Delta V = 3V$ and $V_{CC} = 5V$.
19. If \overline{CAS} is low at the falling edge of \overline{RAS} , data out will be maintained from the previous cycle. To initiate a new cycle and clear the data out buffer \overline{CAS} must be pulsed high for t_{CPN} . Note 8 applies to determine valid data out.
20. Every row must be addressed once per second, including the unused half of the array.

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ภายนอก

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

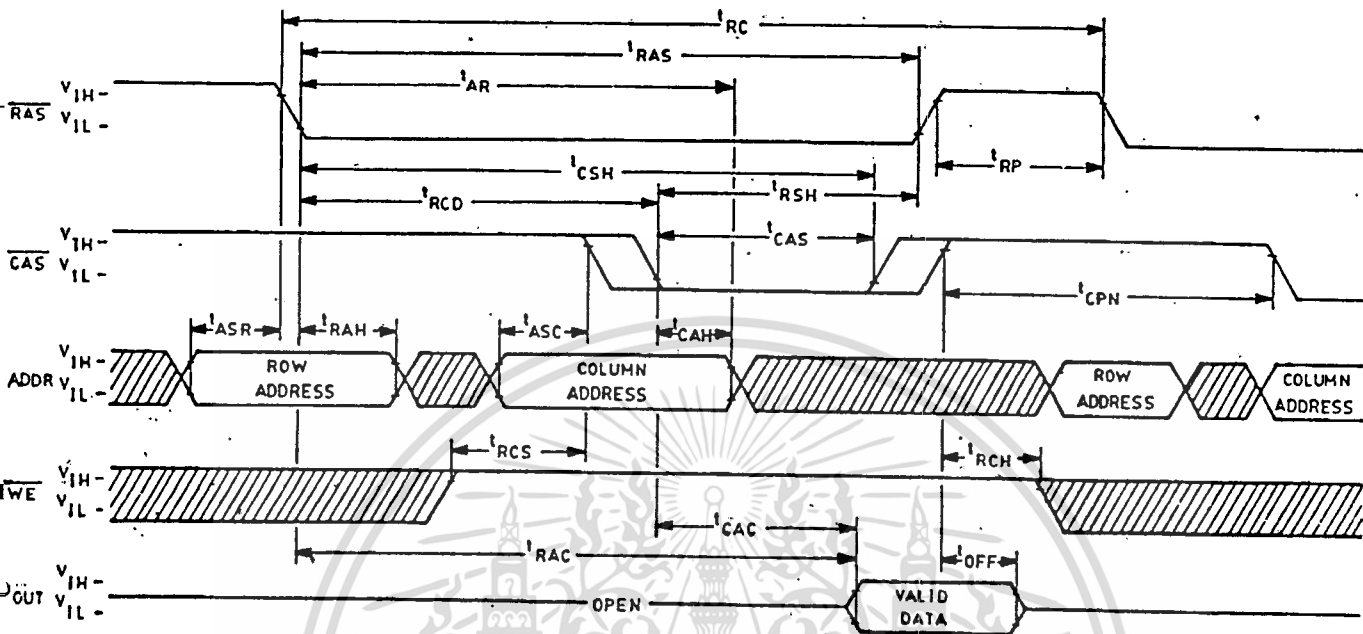
ELECTRICAL CHARACTERISTICS AND RECOMMENDED AC OPERATION CONDITIONS
(SEE NOTES 3, 4, 5, 10, 11, 20)

($T_A = 25^\circ\text{C}$) $V_{CC} = 5.0\text{V} \pm 10\%$

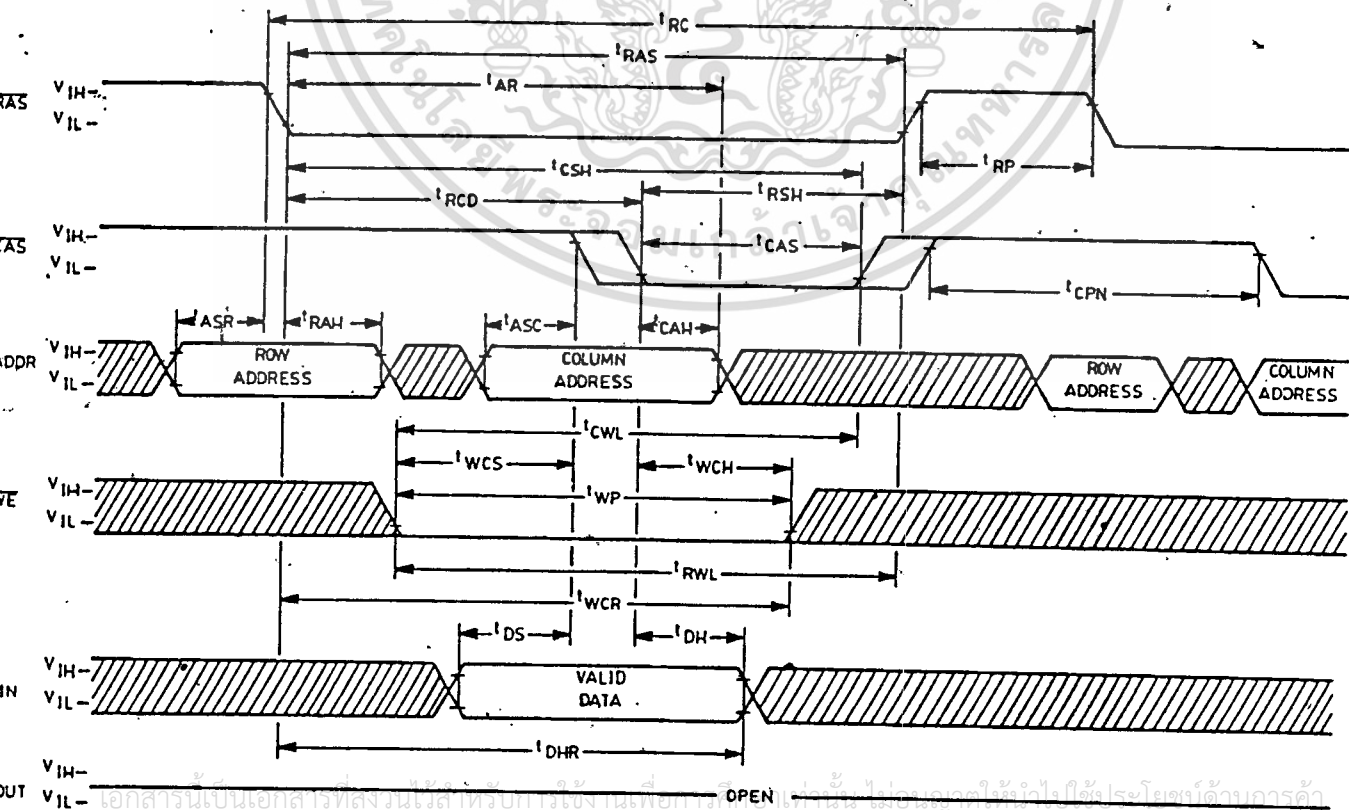
PARAMETER	SYMBOL	IS32		UNITS	NOTES
		MIN	MAX		
Random read or write cycle time:	t_{RC}	330		ns	6,7
Page mode cycle time	t_{PC}	225		ns	6,7
Access time from $\overline{\text{RAS}}$	t_{RAC}		200	ns	7,8
Access time from $\overline{\text{CAS}}$	t_{CAC}		120	ns	7,9
Output buffer turn-off delay	t_{OFF}	0	40	ns	12
Transition time (rise and fall)	t_T	3	100	ns	5,17
$\overline{\text{RAS}}$ precharge time	t_{RP}	175		ns	
$\overline{\text{RAS}}$ pulse width	t_{RAS}	200	10,000	ns	
$\overline{\text{RAS}}$ hold time	t_{RSH}	100		ns	
$\overline{\text{CAS}}$ hold time	t_{CSH}	200		ns	
$\overline{\text{CAS}}$ pulse width	t_{CAS}	120	∞	ns	
$\overline{\text{RAS}}$ to $\overline{\text{CAS}}$ delay time	t_{RCD}	30	80	ns	13
$\overline{\text{CAS}}$ precharge time (page mode)	t_{CP}	40		ns	
$\overline{\text{CAS}}$ precharge time	t_{CPN}	35		ns	19
Row address set-up time	t_{ASR}	0		ns	
Row address hold time	t_{RAH}	25		ns	
Column address set-up time	t_{ASC}	0		ns	
Column address hold time	t_{CAH}	50		ns	
Column address hold time referenced to $\overline{\text{RAS}}$	t_{AR}	130		ns	
Read command set-up time	t_{RCS}	0		ns	
Read command hold time referenced to $\overline{\text{CAS}}$	t_{RCH}	0		ns	14
Write command hold time	t_{WCH}	60		ns	
Write command hold time referenced to $\overline{\text{RAS}}$	t_{WCR}	140		ns	
Write command pulse width	t_{WP}	50		ns	
Write command to $\overline{\text{RAS}}$ lead time	t_{RWL}	55		ns	
Data-in set-up time	t_{DS}	0		ns	15
Data-in hold time	t_{DH}	55		ns	15
Data-in hold time referenced to $\overline{\text{RAS}}$	t_{DHR}	135		ns	
Read-Modify-Write	t_{RMW}	370		ns	
Write command to $\overline{\text{CAS}}$ leadtime	t_{CWL}	55		ns	
$\overline{\text{WE}}$ command set-up time	t_{WCS}	0		ns	16
$\overline{\text{CAS}}$ to $\overline{\text{WE}}$ delay	t_{CWD}	100		ns	16
$\overline{\text{RAS}}$ to $\overline{\text{WE}}$ delay	t_{RWD}	180		ns	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ CYCLE



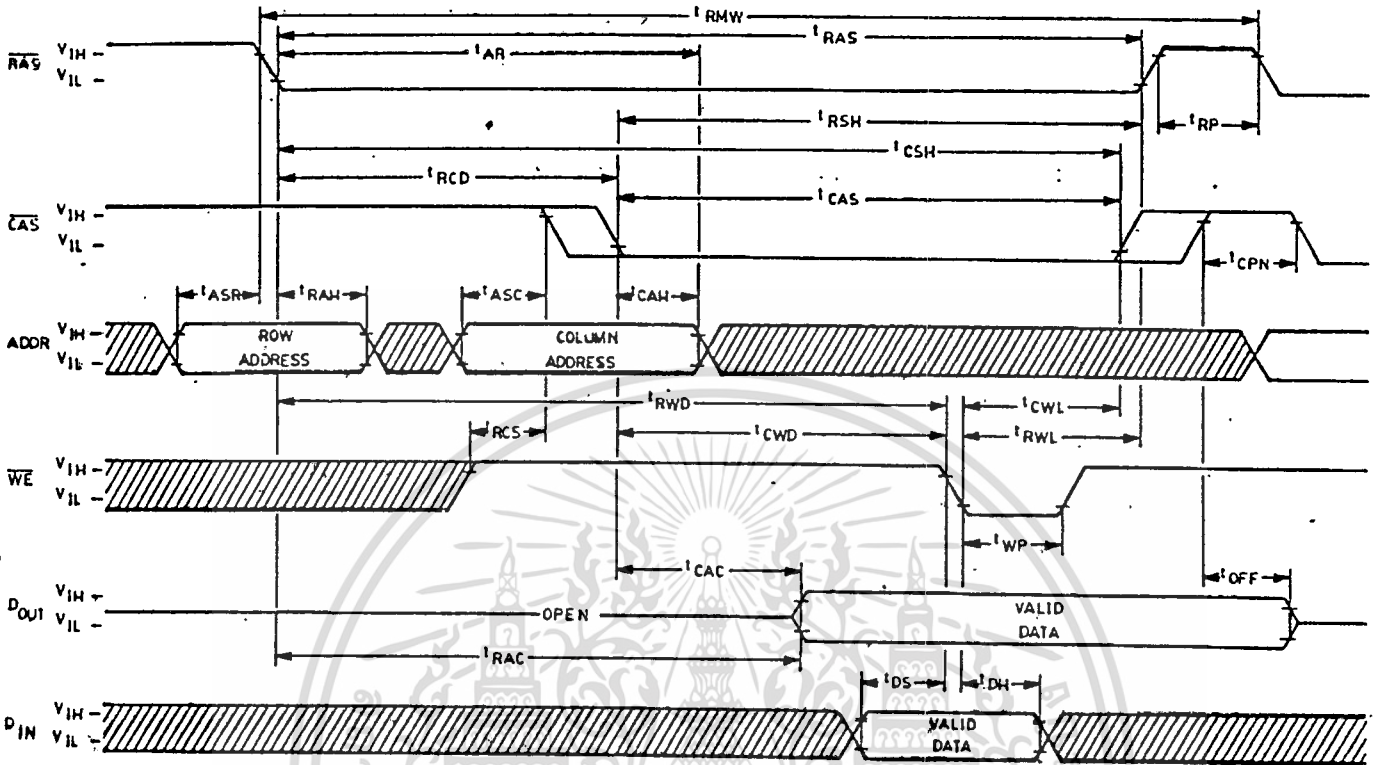
WRITE CYCLE (EARLY WRITE)



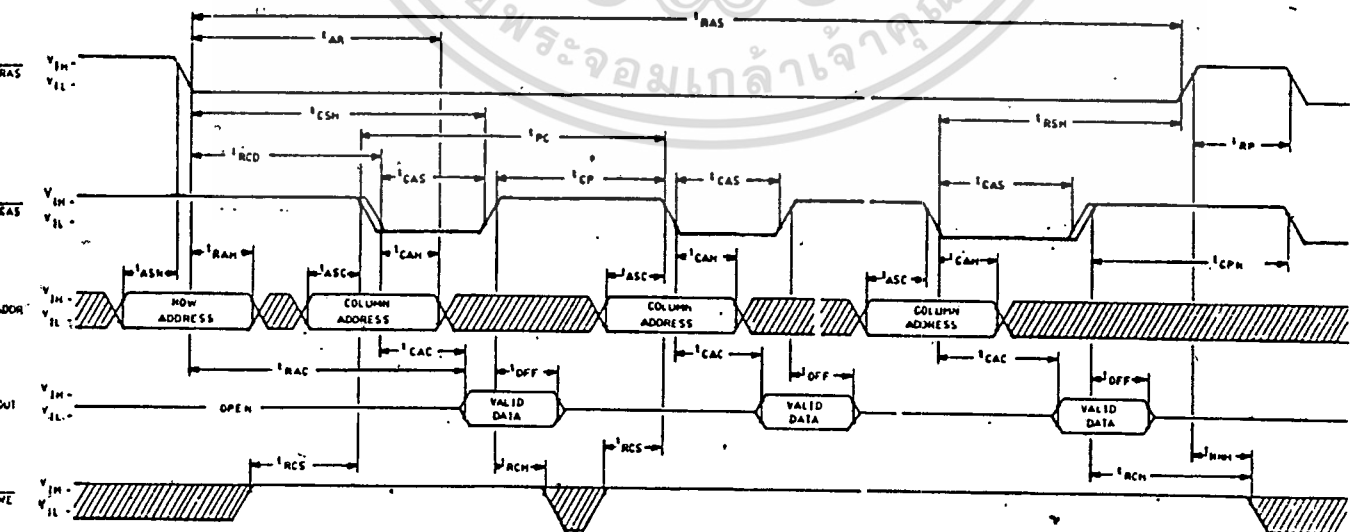
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้วยการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ-WRITE CYCLE READ-MODIFY-WRITE CYCLE

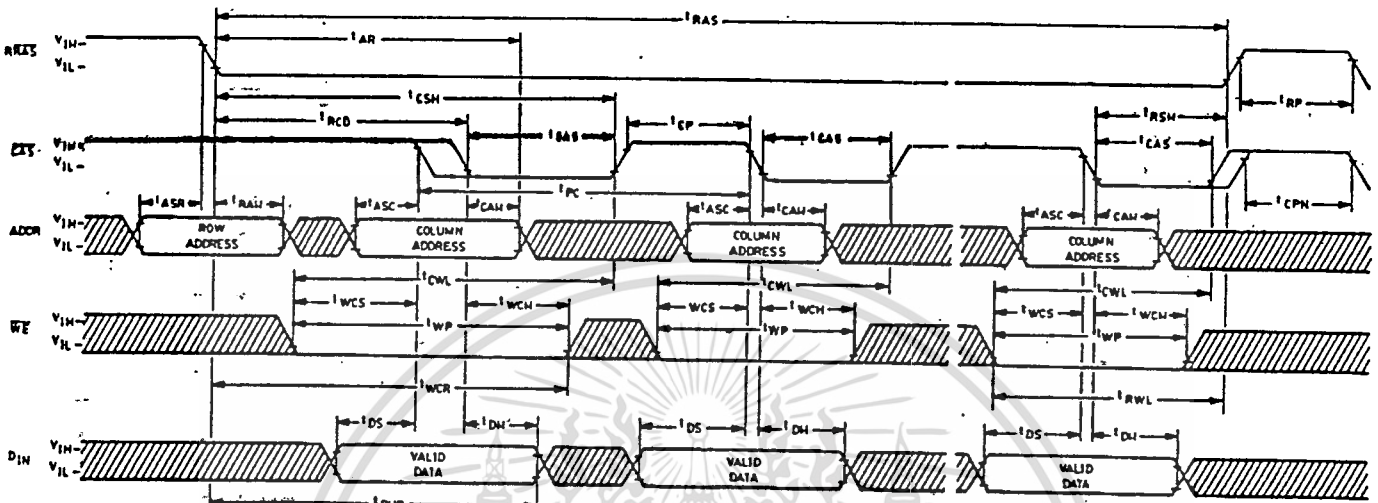


PAGE MODE READ CYCLE

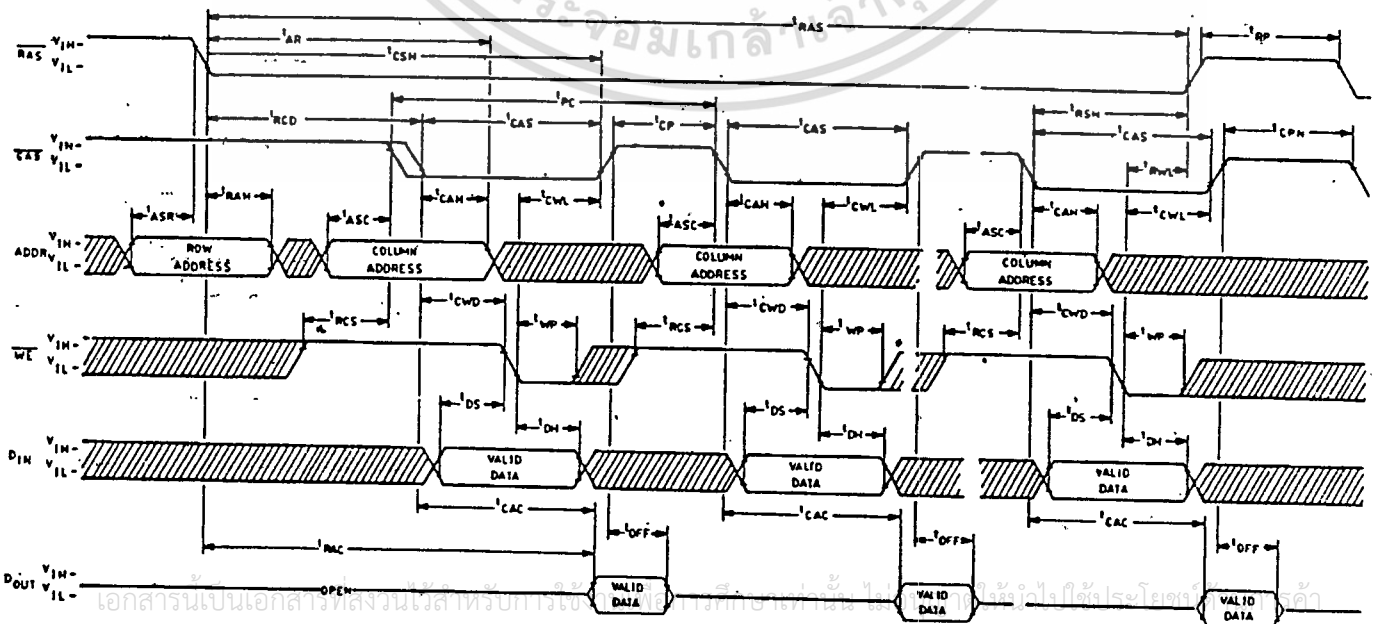


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAGE MODE WRITE CYCLE



PAGE MODE READ-MODIFY-WRITE CYCLE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้... ไม่สามารถทำซ้ำโดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

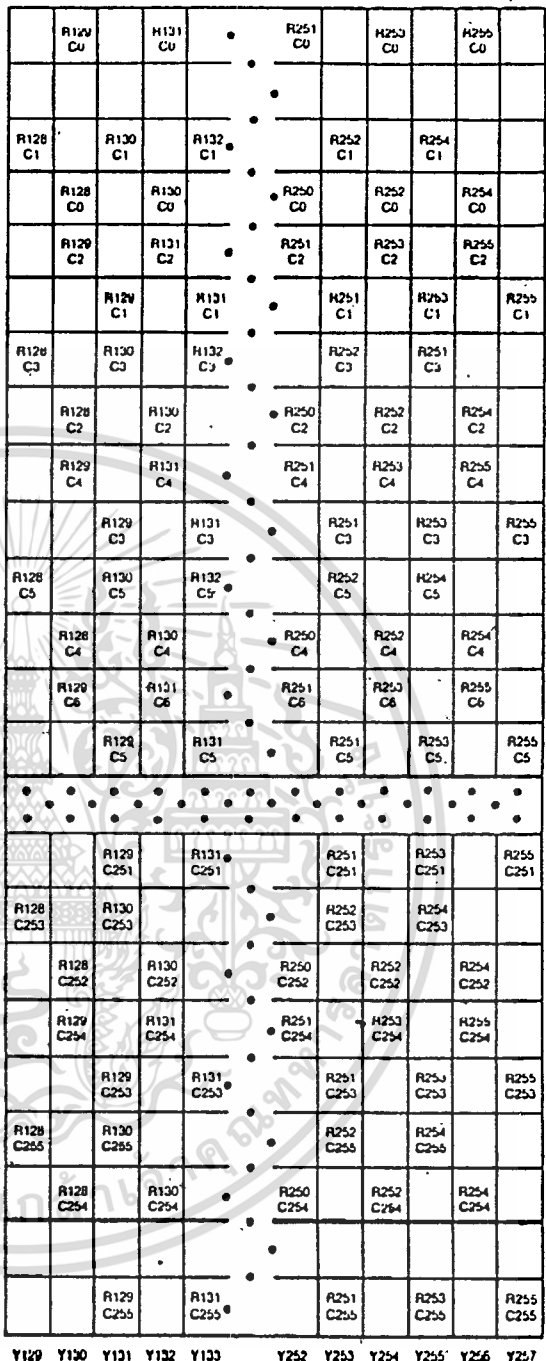
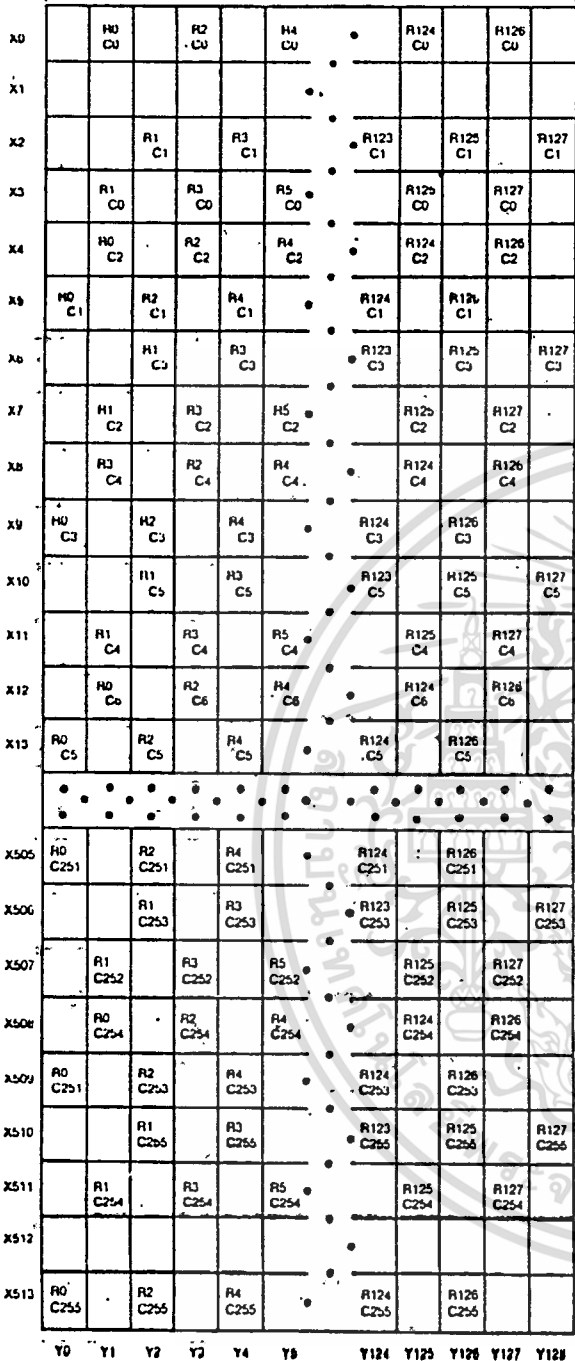
IS32 OpticRAM™. TOPOLOGICAL INFORMATION

UPPER ARRAY:

LOWER ARRAY:

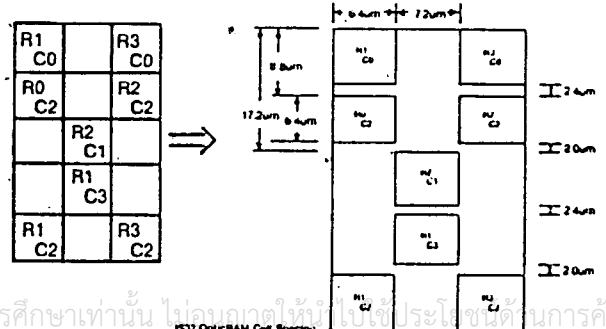
876.8 microns

4420 microns



PIN 1

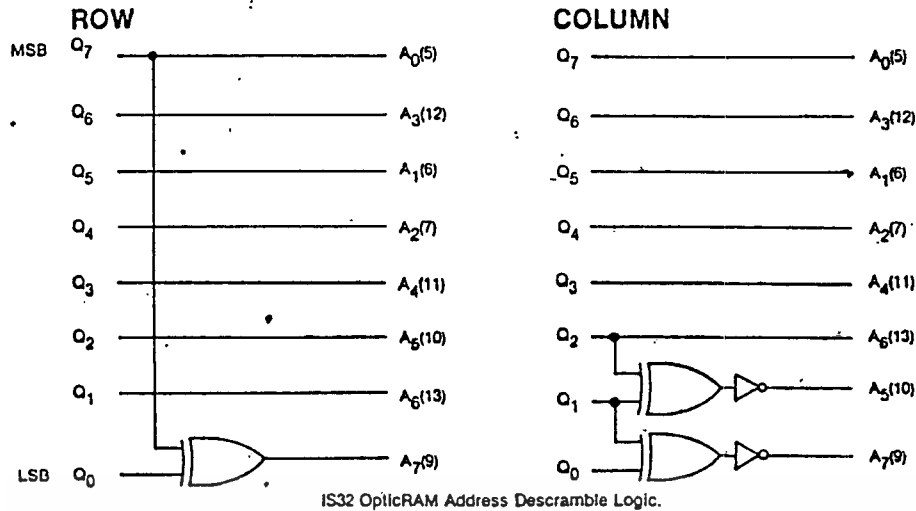
IS32 OpticRAM™ Physical Layout.
(After application of topology transform logic)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IS32 OpticRAM Cell Specicy

LOGICAL EQUIVALENT OF TOPOLOGY MAP



DIMENSIONS

- ARRAY: 256 x 128 electrical addressable elements per array (4420 microns x 876.8 microns). The physical organization of the array is actually a 514 x 129 grid with staggered cell placement as indicated in the associated diagram.
- ROW: 4420 microns.
- COLUMN: 877 microns.
- ELEMENT SIZE: 6.4 microns vertical by 6.4 microns horizontal.
- VERTICAL PITCH (Row Pitch): 6.8 microns.
- HORIZONTAL PITCH (Column Pitch): 8.6 microns.
- SPACING between left and right array: 120 microns.
- DISTANCE from surface of OpticRAM™ chip to top of the glass = 940 microns (± 10 percent).
- CELL CAPACITANCE = .04 pf.

THEORY OF OPERATION

The IS32 OpticRAM™ image sensor operates by focusing the reflected light from an object onto the 32,768 light sensitive elements (referred to as bits or pixels) of the array. Light striking a particular element will cause the capacitor, which is initially precharged to 5 volts, to discharge toward 0 volts. The capacitor will discharge at a rate proportional to both the intensity and duration it is exposed to light.

To determine if a particular element is black or white, read the appropriate row and column address associated with the physical location of that particular element (refer to Topology Map). The OpticRAM™ image sensor reads the voltage value of the capacitor and performs a digital comparison between the voltage of the capacitor and the fixed threshold voltage. Dout is set to BLACK if the voltage on the capacitor is above the threshold point. Dout is set to WHITE if the voltage is below threshold. (When referring to Din and Dout, BLACK is a logical "1" for rows 0 through 127, and logical "0" for rows 128 through 255. WHITE is the inverse of BLACK.)

A WHITE pixel indicates the capacitor was exposed to a light intensity sufficient to discharge the capacitor past the threshold point. A BLACK pixel indicates the light intensity was not enough to discharge the capacitor past the threshold, therefore it retained the charge and is read as black.

The other significant factor affecting the discharge of the light sensitive capacitors is the length of the time which the capacitors are exposed to light. This period of time is measured from the initial exposure of an element until the time the particular element is read or refreshed. Accessing any pixel in a row causes the entire row to be refreshed. This sets all in a row cells that have not leaked below threshold to 5 volts and sets all cells in a row that have leaked below threshold to 0 volts.

The combination of the light intensity and the scan rate (the amount of time the elements are exposed before being read) will determine the optimum imaging environment. The faster the elements are scanned, or read, the greater the light intensity required.

Shades of gray can be achieved by averaging multiple scans together using either a different threshold voltage,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

or varying the scan rate. By changing the threshold voltage, keeping both the image and light intensity constant, the outputs produced during each scan will not change where pixels are definitely black or white. Change will be exhibited where the image is gray and the amount of reflected light striking the capacitors produces a proportional voltage near the threshold voltage.

The nominal threshold with pin 1 open is 2.4 volts. This threshold can be adjusted via pin 1 from 1.5 volts to 3.0 volts. It is suggested that gray scale capability be achieved by varying the scan rate rather than adjusting the threshold voltage. By varying the scan rate (varying the discharge time) you can more accurately achieve gray scale capability. Pin 1 should be capacitively bypassed (ie. 10 μ F).

SENSITIVITY

Sensitivity at 900nm of the IS32 OpticRAM™ image sensor is approximately $2\mu\text{J}/\text{cm}^2$.

Silicon detectors have a useful optical sensitivity over the region of the spectrum in which silicon absorbs photons. The spectral sensitivity of the OpticRAM™ image sensor extends from 300 nanometers to 1100 nanometers. The sensitivity follows the silicon characteristic curve since the IS32 is built using silicon. The IS32 is impervious to damage by high light intensity. It has a high quantum efficiency and a binary output that is proportional to the amount of incident light and integration time (referenced to a threshold). However, oversaturation of the IS32 by more than 4 F-stops will, for the duration of oversaturation, make the first half of the array all light and the other half all dark. This is only a temporary situation for the duration of the oversaturation.

The IS32 chip is mounted in the package with 20 mils tolerance in both the X and Y axis. This suggests that if an OpticRAM™ package is replaced in a camera, a physical realignment of the camera to the scene is necessary.

TOPOLOGY

The logical addressing of the IS32 does not correspond with the physical placement of the cells on the chip. By applying the descramble suggested by the topology map on the previous page a logical-to-physical translation can be made. A simple circuit for performing this translation is included.

One of the primary goals in designing a low cost integrated circuit such as the OpticRAM™ image sensor is to minimize its physical size. To achieve this goal, the cells in the OpticRAM™ image sensor are arranged in an interleaved pattern. If an image is read out of the OpticRAM™ image sensor by counting successively down the rows and columns, the image will look "fuzzy" around the edges because the pixels will be slightly misplaced in the graphics matrix.

To accommodate sensor placement, the data from the OpticRAM™ chip must be mapped into the graphics matrix so that the arrangement of the pixels in the graphic matrix matches the physical arrangement of the cells in the OpticRAM™. Due to the interleaved cell pattern on the OpticRAM™ image sensor, the array is much longer than it is wide, resulting in spaces between the cells in the column direction. Because of the spaces, the 128 x 256 array of cells will map very nicely into a 129 x 514 matrix referred to as the cell placement grid.

The cell placement grid is depicted in the OpticRAM™ Physical Layout Schematic. For a single array, there are a total of 129 rows and 514 columns. Only the corners of the array are shown. The rest of the array can be inferred from the cells displayed. The placement grid indicates where the information from each cell in the OpticRAM™ should be mapped. For instance, if the cell at address Row 1, Column 1, in the OpticRAM™ is read, the value (a 1 or 0) should be placed in the placement grid at location X = 2, Y = 2.

When every cell has been read and the values placed in the appropriate locations, about half of the grid remains empty. We will call these empty locations "space pixels." The space pixels can be set all high or all low to provide a light or dark background for the image. Another alternative is to set each space pixel to the level that agrees with the majority of its nearest neighbors.

The cell placement grid can be implemented in several ways or worked around. If 128 x 64 resolution is adequate, reading only cells with even (0, 2, 4, ...) row and column coordinates selects only those cells perfectly aligned in the horizontal and vertical axes. If full resolution is desired, a ROM and/or counter circuitry can be used to perform a full transform in hardware. Simpler yet, the transform may be accomplished through software, the technique used by the Micron Eye™ camera. (Refer to application schematic on back page.)

Having the cells laid out in the IS32 the way they are, gives the IS32 OpticRAM™ much greater resolving power than if the cells were laid out linearly.

IS32 OpticRAM™

65,536 element Solid-State Image Sensor

MICRON
TECHNOLOGY, INC.
2805 East Columbia Road
Boise, Idaho 83706
TEL. (208) 386-3800
TWX 910-970-5973

IS32 OpticRAM™ Spectral Data Applications Note

INTRODUCTION

The spectral sensitivity and broadband sensitivity of the IS32 OpticRAM™ MicronEye was measured under varying conditions and is described in the following report. All measurements were made on an Apple II Plus computer, running machine language subroutines to expose and read the MicronEye™ pixels. Generally, the exposure time (or soaktime) of the IS32 OpticRAM light sensitive detector was adjusted until the logic state changed from 1 to 0. Not all pixels change state at the same fluence, however, nor did a single pixel always change state at exactly the same fluence. This condition suggested that the exposure time be defined to be the mean time for 50% of the pixels in the sample to change state under the given conditions.

Error bars are included on many graphs to indicate the exposure necessary to produce state transitions in 20% and 80% of the pixels samples. Under broadband illumination from a tungsten lamp one row (256 pixels) was considered to be a significant sample. Measurements made through the Jobin-Yvon monochrometer required a smaller sample, however, since only 60 pixels were illuminated uniformly through the exit slit of the monochrometer.

SPECTRAL SENSITIVITY

In order to determine the absolute spectral sensitivity of the IS32 OpticRAM, the output of an Oriel 750 W Xenon arc lamp was passed through a 1m Jobin-Yvon monochrometer and the radiance measured with a Laser Precision Corporation Pyroelectric Radiometer. Since the spectral response of the radiometer is flat from 200 nm to over 15 μm , the absolute spectral intensity in (W/m^2) per nm passing through the monochrometer was obtained.

The radiometer was replaced by the IS32 OpticRAM and the exposure time required to change the state of 50% of the 60 pixels sampled was recorded at wavelengths from 300 to 887 nm. The fluence (J/cm^2) required to expose the IS32 OpticRAM was calculated at each wavelength and the reciprocal of fluence, which is a convenient measure of sensitivity, is plotted in *Figure 1*.

THRESHOLD VOLTAGE

A North Hills voltage/current reference source was connected between pin 1 and ground of the IS32 OpticRAM in order to measure the change in sensitivity with respect to threshold voltage. Monochromatic light at 700 nm was used to illuminate the array.

Sensitivity increased with increasing threshold voltage as shown on *Figure 2*. Although it may be desirable to operate the IS32 OpticRAM at higher threshold voltages for some low light level applications, the advantage of increased sensitivity is offset by an increase in exposure uncertainty from 2% to 5% as the voltage is increased from 1.5 to 3.0 V.

SINGLE PIXEL EXPOSURE UNCERTAINTY

A short computer program was written to perform 100 soak and read operations on a single IS32 OpticRAM pixel in order to determine the uncertainty in exposure time under constant uniform illumination. The results shown in *Figure 3* were taken at three different threshold voltages.

PIXEL TO PIXEL AND CHIP TO CHIP SENSITIVITY

One row of pixels was sampled after the entire IS32 OpticRAM was illuminated by a broadband tungsten source. The number of state transitions was recorded and the measurement repeated at different exposure times. *Figure 4* shows the percent transition probability as a function of exposure time. The variability in pixel to pixel sensitivity is about 20% and exceeds the exposure uncertainty of a single pixel by a factor of 5.

The variation in chip to chip sensitivity was tested by repeating the above measurements on three separate IS32 OpticRAM chips. A 10% change in sensitivity was observed among the sampled chips.

DARK CURRENT

A dramatic increase in the dark current of the IS32 OpticRAM was observed at elevated temperature. This effect may be due to the exponential temperature dependence of the charge carriers' concentration within the silicon. The semilog plot in *Figure 5* shows the maximum time that the IS32 OpticRAM will hold +1 logic state without external illumination.

Special thanks to Wolfgang Christian, of Davidson College, for supplying research on the Micron Technology, Inc. IS32 OpticRAM.

Use of OpticRAM[™] in connection with a lensing system is covered by U.S. Patent 4,441,125.

Reciprocal Fluence
($10^6 \text{ cm}^2/\text{J}$)

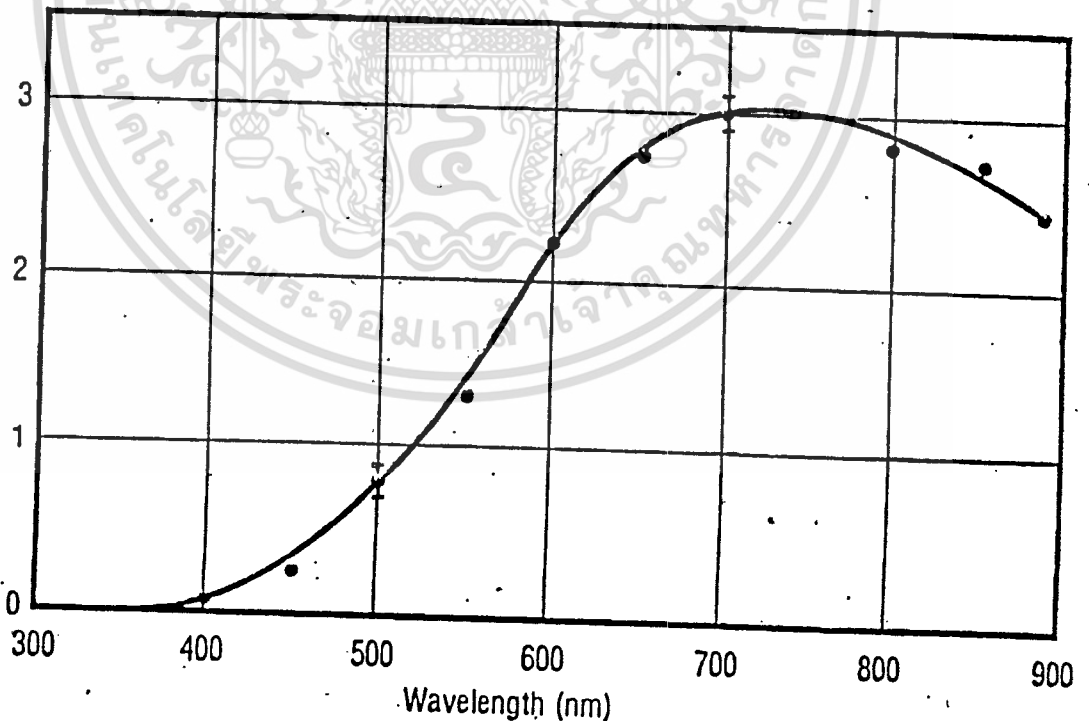


Figure 1: Reciprocal fluence vs. wavelength for IS32 OpticRAM. Peak sensitivity is about $3 \times 10^6 \text{ cm}^2/\text{J}$ between 700 and 800 nm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

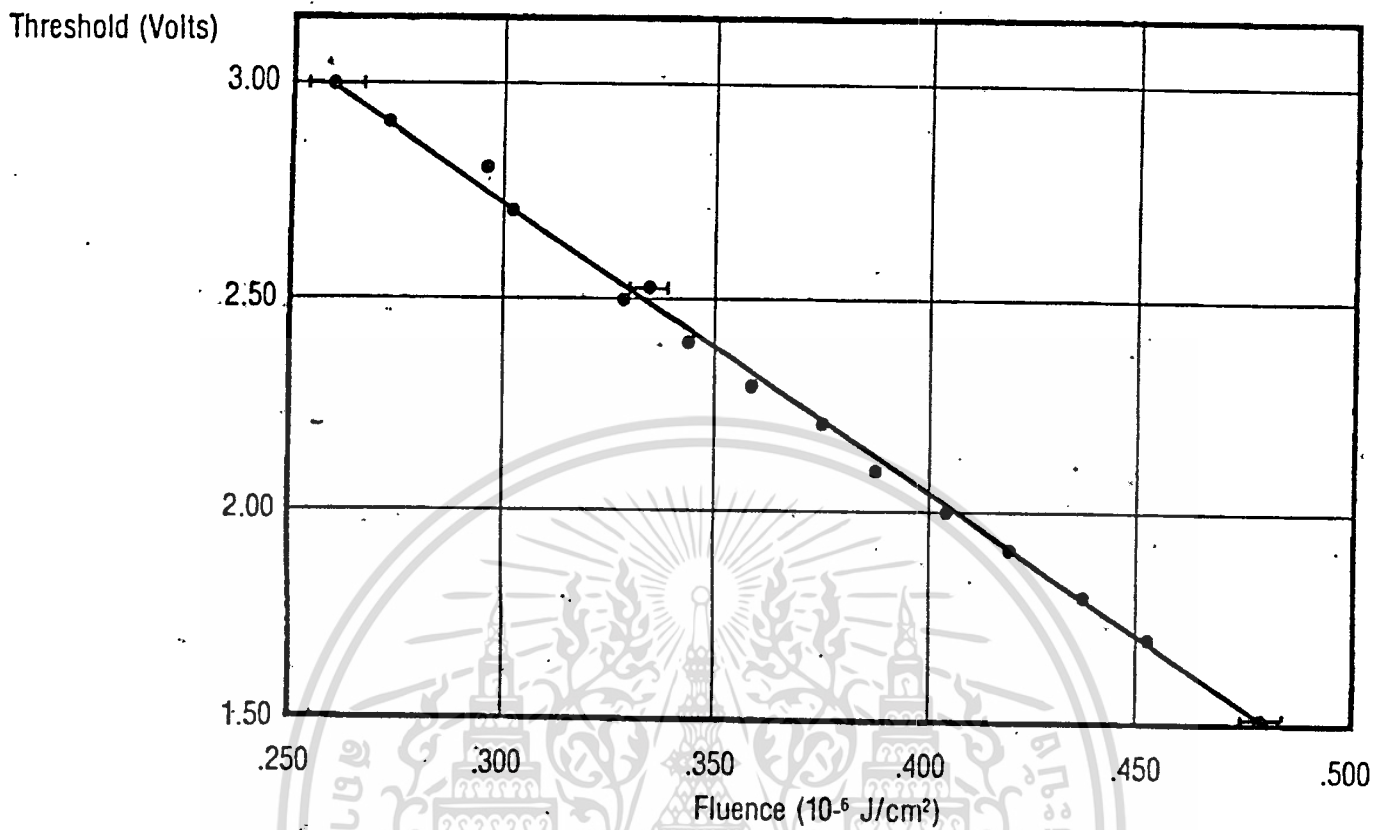


Figure 2: Threshold voltage on pin 1 vs. fluence required to expose 30 of 60 pixels in 700 nm light.

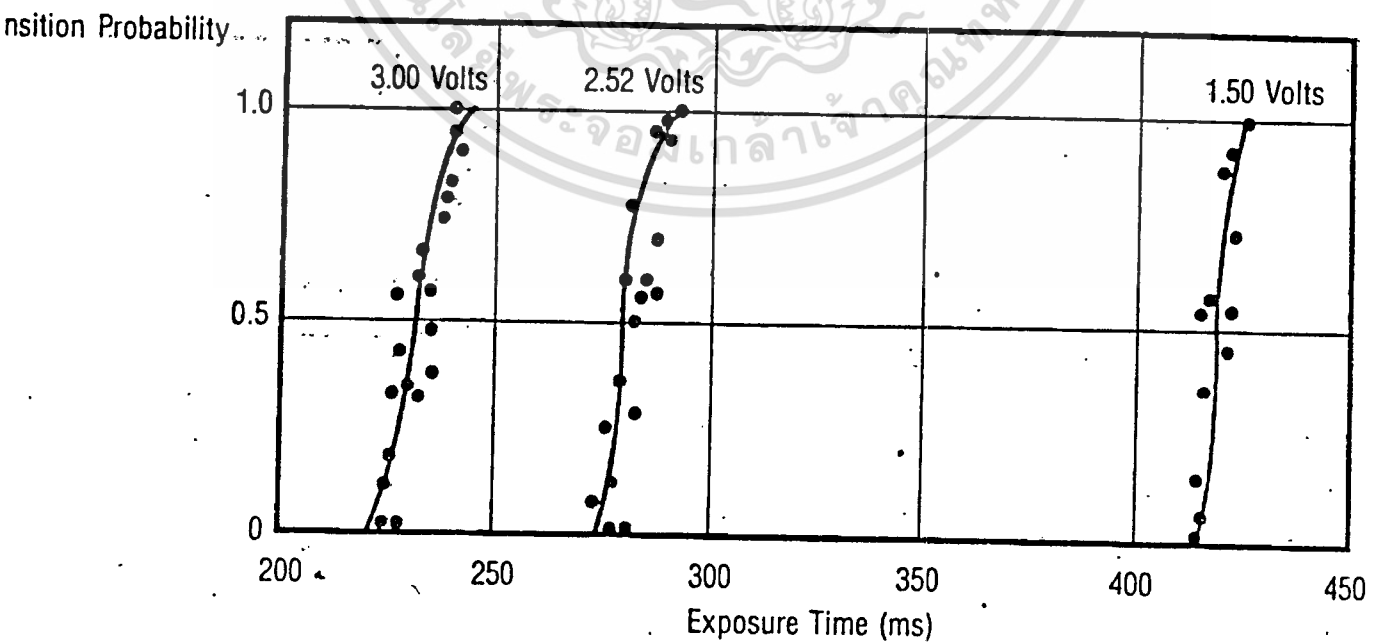


Figure 3: Transition probability vs. exposure time for 3 threshold voltages:

This figure shows the relative exposure uncertainty at 3.0, 2.52, and 1.5 volts to be 5%, 4%, and 2%, respectively.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดเบสลงเนื้อหา และต้องย่ียงถึงใจของเอ็กสัทุกครั้งที่มีการนำไปใช้

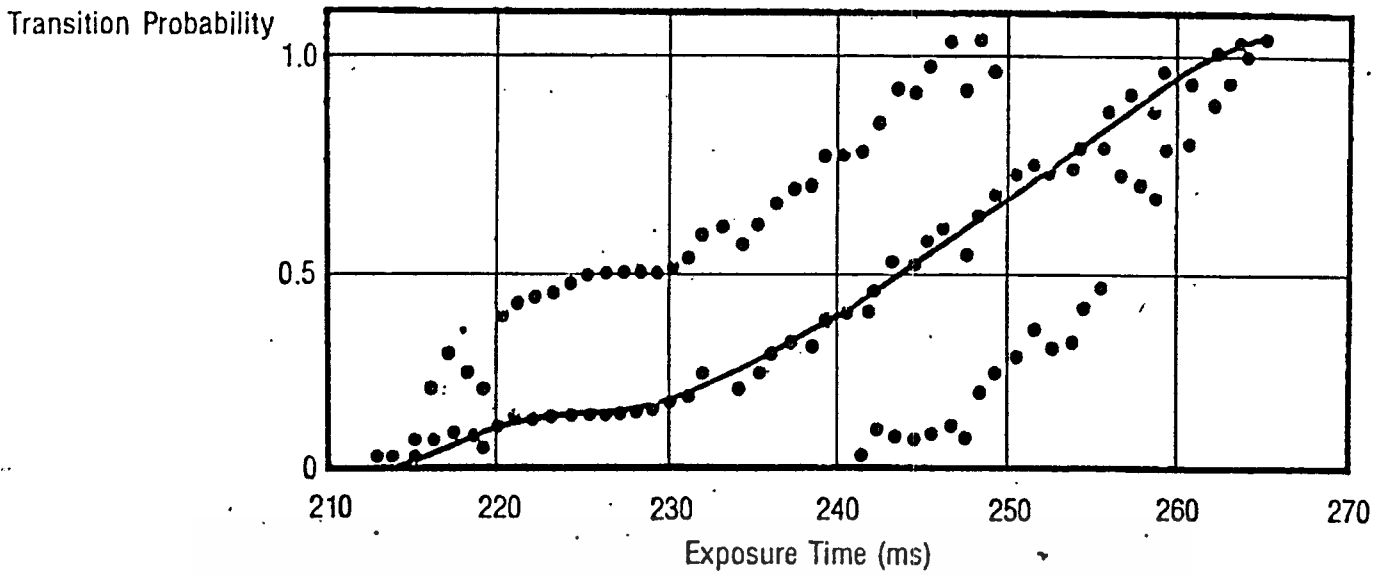


Figure 4: Mean transition probability vs. exposure time. The points above and below the solid line show the measured standard deviation from this mean. The graph shows that even though the exposure uncertainty for a single pixel is 4%, the exposure uncertainty for a random pixel within the IS32 OpticRAM is about 20%.

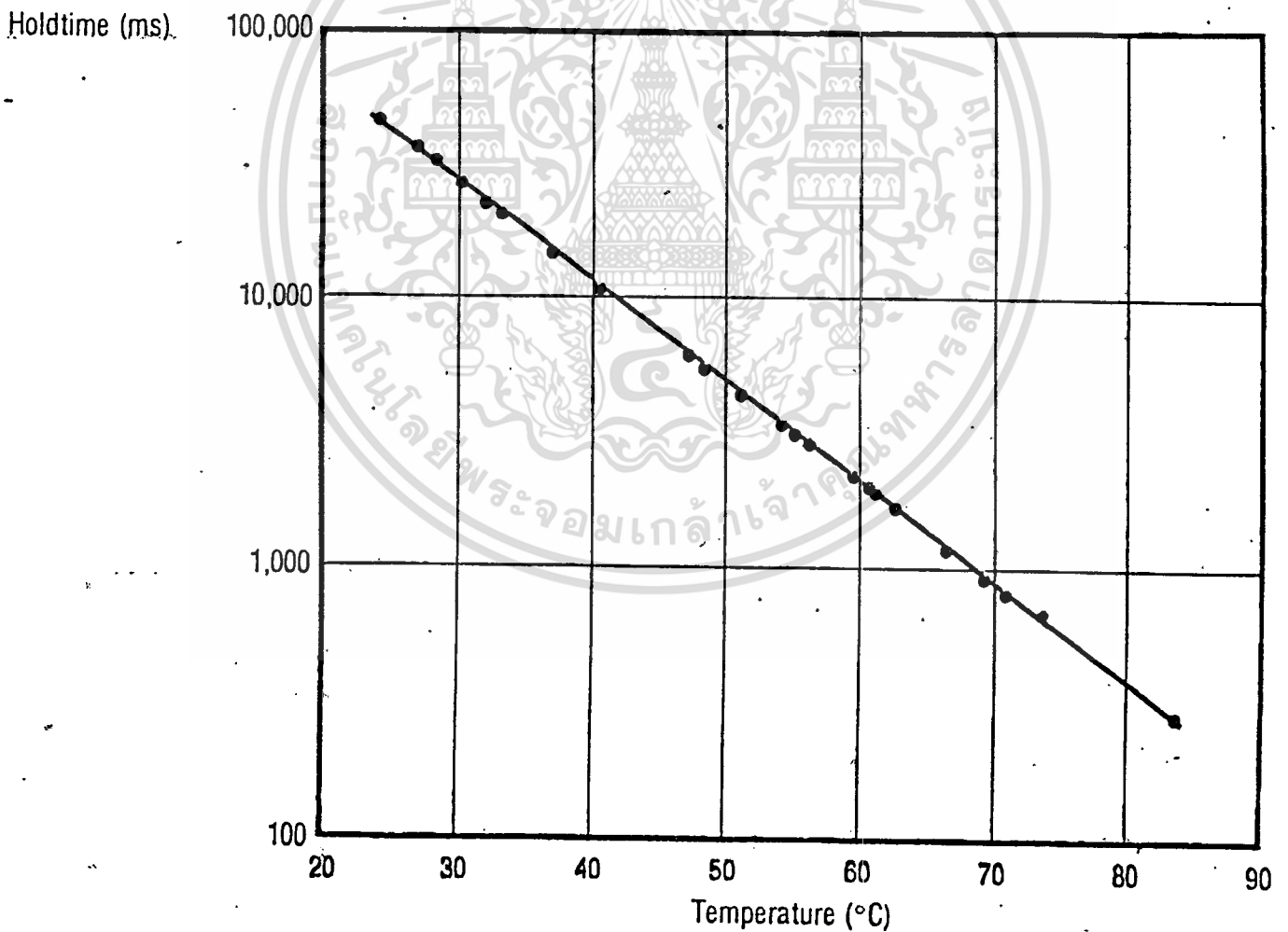


Figure 5: Maximum holdtime for IS32 OpticRAM without illumination vs. temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิติกรรมประกาศ

ขอขอบพระคุณ ดร.แคเนียน บริน อาจารย์ที่ปรึกษา ผู้แนะนำและริเริ่มโครงการและ
ให้คำแนะนำ ผู้เอื้อเฟื้อสถานที่และอุปกรณ์ ซึ่งทำให้โครงการสำเร็จลุล่วงไปด้วยดี

ธงชัย นิรันดรมงคล

ธนา นาทิระ

ธนาวิทย์ สีนมานะ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. G.J AWCOCK , P.W.STONE AND R.THOMAS , " IMAGE ACQUISITION SYSTEM " , ELECTRONIC & WIRELESS WORLD , VOL. 93 , NO. 1615 , PP. 531 - 534 , 1987.

2. MICROSOFT , " MICROSOFT C COMPILER USER'S GUIDE VERSION 4.4 " , MICROSOFT CORPORATION.

3. ฉานินทร์ ดาวรสรวงศ์ , " การอินเทอร์เฟส IBM PC " , นิลิกส์เซนเตอร์ , 2530.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับลารใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้