ปีการศึกษา 2531

2 CHANNELS BEDSIDE ICU MONITOR

โดย

นาย กฤษณ์ วงรุจิระ

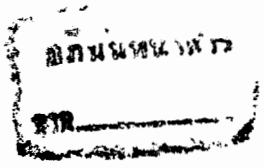
นาย กีรติ ตรีสุวรรณ

นาย จิระศักดิ์ ประสิทธิ์ศักดิ์

นาย เฉลิมพล สิริพรมงคลชัย

อาจารย์ที่ปรึกษา

อ. ประภากร สุวรรณะ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

023118 -8 ลค. 2532

ปริญญานิพนธ์ปีการศึกษา 2531

ภาควิชา อิเลคทรอนิคส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง 2 CHANNELS BEDSIDE ICU MONITOR

ผู้จัดทำ

1. นาย กฤษณ์ วงรุจิระ
2. นาย กีรติ ตรีสุวรรณ
3. นาย จิระศักดิ์ ประสิทธิ์ศักดิ์
4. นาย เฉลิมพล สิริพรมงคลชัย

.....ประภากร.....อาจารย์ที่ปรึกษา

(อาจารย์ ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

023118

เครื่องวัดสัญญาณหัวใจ 2 ช่องสัญญาณ

กฤษณ์ วงรุจิระ
กีรติ ตรีสุวรรณ
จิระศักดิ์ ประสิทธิ์ศักดิ์
เฉลิมพล สิริพรมงคลชัย
อาจารย์ที่ปรึกษา
อาจารย์ ประภากร สุวรรณะ
ปีการศึกษา 2531

บทคัดย่อ

เครื่องวัดสัญญาณหัวใจ 2 ช่องสัญญาณนี้เป็นการนำเอาสัญญาณหัวใจแสดงบนจอภาพ โดยบนจอภาพประกอบด้วย 2 ช่องสัญญาณ คือ ช่องหนึ่งแสดงสัญญาณหัวใจและอัตราการเต้นของหัวใจ ส่วนอีกช่องหนึ่งจะแสดงสัญญาณหายใจและอัตราการหายใจ เครื่องนี้จะถูกติดตั้งไว้ข้างเตียงผู้ป่วยในห้องผู้ป่วยหนัก

หลักการทำงานคือ จะนำสัญญาณไฟฟ้าหัวใจซึ่งมีขนาดเล็กมากและมีความถี่ต่ำมาขยายให้มีขนาดใหญ่ขึ้น แล้วทำการแปลงสัญญาณซึ่งเป็นอนาลอกไปเป็นสัญญาณดิจิตอล เก็บไว้ในหน่วยความจำ หลังจากนั้นข้อมูลจะถูกแปลงกลับเป็นสัญญาณอนาลอกที่มีความถี่สูงขึ้น เพื่อนำออกแสดงบนจอภาพ

ข้อดีของการทำงานแบบนี้คือ สัญญาณภาพจะปรากฏเป็นภาพต่อเนื่องเหมือนการบันทึกสัญญาณไฟฟ้าหัวใจบนกระดาษกราฟ และยังสามารถหยุดภาพให้นิ่งเพื่อตรวจดูรูปร่างของสัญญาณได้ สำหรับอัตราการเต้นของหัวใจ คำนวณจากคาบเวลาระหว่างคลื่นไฟฟ้าหัวใจโดยใช้ไมโครโปรเซสเซอร์คำนวณ ส่วนสัญญาณหายใจและอัตราหายใจจะวัดจากการเปลี่ยนแปลงของอิมพิแดนซ์ที่เกิดขึ้นขณะมีการเคลื่อนที่ขึ้นลงของหน้าอกผู้ป่วย สำหรับการนำออกแสดงบนจอภาพก็ใช้หลักการเดียวกับที่ใช้กับสัญญาณหัวใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 Channels Bedside ICU Monitor

Krit Wongrujira
Keerati Treesuwan
Chirasak Prasitsak
Chalermpol Siripornmongkolchai
Prapakorn Suwanna, Advisor
1988

Abstract

The two channels bedside ICU monitor , an inevitable device for ICU section , manifests two quintessence of cardiac signals concomitantly on the monitor. One channel displays cardiac signal with cardiac rate and another does respiratory signal with respiratory rate.

Operating principle is amplifying the small low-frequency cardiac signal from the patient's body. The amplified signals are converted from analog to digital for writing in RAM. Then these digital signals are converted to be higher frequency analog signal for scanning on the monitor.

The advantage of this operating is the signal on the monitor which could display continuously like recording on the electrocardiographic paper. Moreover, it could be frozen the waveform for prognosis. The cardiac rate can be calculated from period of the cardiac rate by microprocessor. The respiratory signal and respiratory rate can be measured from impedance varying which it is detected from the electrode and this signal displaying is look like cardiac signal.

เอกสารนี้มีลิขสิทธิ์ ผู้ใช้สามารถใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	บทนำ	1.
บทที่ 2	ทฤษฎี	2.
	2.1 ลักษณะของสัญญาณไฟฟ้าหัวใจ	2.
	2.2 การแสดงสัญญาณคลื่นไฟฟ้าหัวใจ	3.
	2.3 หลักการทำงานเบื้องต้นของโทรทัศน์	4.
	2.4 หลักการแสดงตัวหนังสือบนจอภาพ	6.
	2.5 วงจรภาคปรีแอมป์	10.
บทที่ 3	การทำงานของวงจร	15.
	3.1 วงจรขยายสัญญาณแบบอินสตรูเมนชั่น	15.
	3.2 วงจรขยายแบบไม่กลับศักดาไฟฟ้า	16.
	3.3 วงจรกรองสัญญาณความถี่ต่ำผ่าน	16.
	3.4 วงจรมอดดูเลชั่นแบบความถี่	17.
	3.5 วงจรออปโต คัปเปิ้ล	18.
	3.6 วงจรโมโนสเตเบิ้ล มัลติไวเบรเตอร์	18
	3.7 วงจรดีมอดดูเลชั่น	19.
	3.8 วงจรบัฟเฟอร์	19.
	3.9 ส่วนแสดงผลออกทางจอภาพ	20.
	3.9.1 ภาคกำเนิดสัญญาณพัลซ์	20.
	3.9.2 วงจรส่วนสวิทช์ ออน-ออฟและฟลายแบลคทรานฟอร์มเมอร์	21
	3.9.3 วงจรขยายสัญญาณภาพ	22.
	3.9.4 ภาคขยายสัญญาณของขดลวดหักเห	23.
	3.10 วงจรแบนด์พาสฟิลเตอร์	25.
	3.11 วงจรตรวจจับยอดคลื่น	25.
	3.12 วงจรนับคาบเวลาระหว่างพัลซ์	26
	3.13 วงจรตรวจจับการเปลี่ยนแปลงของเฟส	26
	3.14 วงจรกำเนิดความถี่รูปซายน์	28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

3.15 วงจรขยายความแตกต่าง ..... 28.
3.16 วงจรแบนพาสฟิลเตอร์ ..... 28.
3.17 วงจรหน่วยความจำ ..... 30.
3.18 วงจร R-2R LADDER ..... 31.
3.19 วงจรสร้างสัญญาณราสเตอร์ 31
3.20 การทำงานของส่วนควบคุม ..... 32.
3.21 วงจรควบคุมการทำงาน ..... 32.
บทที่ 4 การทดลองและผลการทดลอง ..... 49.
บทที่ 5 สรุป ..... 52.
ภาคผนวก ..... 53.
กิตติกรรมประกาศ ..... 54.
หนังสืออ้างอิง ..... 55.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

เครื่องวัดสัญญาณไฟฟ้าหัวใจ และหายใจ 2 ช่องสัญญาณนี้ได้ถูกสร้างขึ้นมาเพื่อสนองความต้องการของแพทย์ พยาบาล และเจ้าหน้าที่ประจำห้องไอ ซี ยู และเพื่อสะดวกต่อการปฏิบัติงาน โดยเป็นอุปกรณ์ซึ่งทำหน้าที่ช่วยในการวินิจฉัยอาการของโรคให้แก่แพทย์ อีกทั้งยังบอกให้ทราบถึงการทำงานของหัวใจ การหายใจ และระบบไหลเวียนของเลือดด้วย ดังนั้นเพื่อการพัฒนาเทคโนโลยีทางด้านเครื่องแพทย์ และลดการนำเข้าเครื่องมือจากต่างประเทศ จึงเป็นสาเหตุสำคัญในการศึกษา และพัฒนาอุปกรณ์ทางอิเลคทรอนิคส์ ที่มีจำหน่ายในประเทศให้มีประสิทธิภาพดีใกล้เคียงกับของต่างประเทศ

ในการที่จะทำการออกแบบระบบและการสร้างวงจรนั้น ควรจะทำความเข้าใจเกี่ยวกับร่างกายของมนุษย์เสียก่อน เนื่องจากระบบการทำงานของร่างกายมนุษย์ และระบบไฟฟ้ามีความสัมพันธ์กันอย่างยิ่ง รวมทั้งหลักการเบื้องต้นในการแสดงภาพของคลื่นไฟฟ้าหัวใจ และการหายใจ บนจอภาพขาวดำที่ใช้ในโครงงานนี้

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

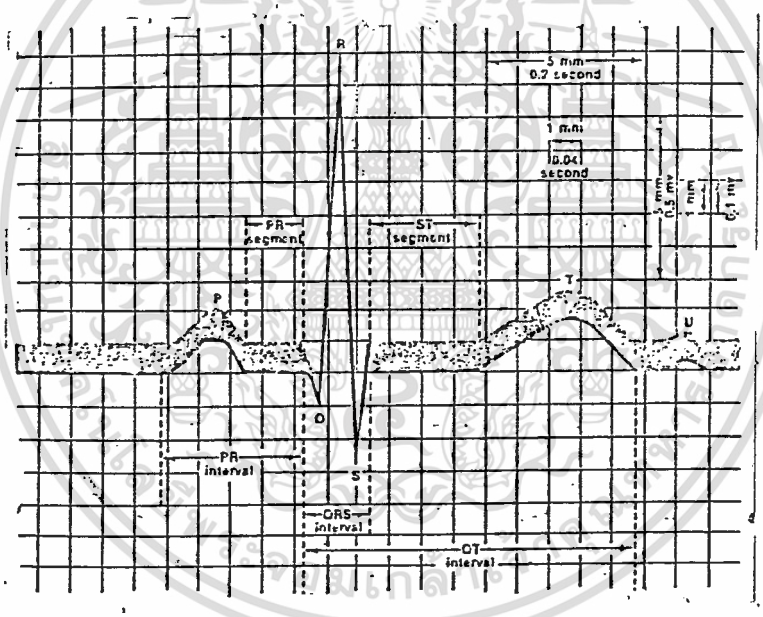
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎี

2.1 ลักษณะของสัญญาณไฟฟ้าหัวใจ

หัวใจเปรียบเสมือนเครื่องกำเนิดไฟฟ้าเครื่องหนึ่ง ซึ่งบรรจุอยู่ภายในก้อนตัวนำ โดยศักดาไฟฟ้าที่เกิดขึ้นนี้มีการกระจายออกจากขั้วบวกและขั้วลบไปตามส่วนต่างๆของร่างกาย เหมือนเป็นอิเลคทริคไดโพล (ELECTRIC DIPOLE) และเราสามารถวัดศักดาไฟฟ้าตกคร่อมระหว่างจุดใดๆที่อยู่บนผิวหนังร่างกายได้

สัญญาณไฟฟ้าหัวใจ (ELECTROCARDIOGRAM) เป็นค่าศักดาไฟฟ้าซึ่งวัดได้จากจุดต่างๆกันในร่างกาย โดยสัญญาณไฟฟ้าหัวใจของคนปกติ เมื่อวัดโดยการติดอิเลคโทรด (ELECTRODE) ที่แขนขวา แขนซ้าย และขาขวา ดังวิธีลีด 1(LEAD 1) คลื่นสัญญาณไฟฟ้าหัวใจที่วัดได้ จะมีลักษณะดังรูป



แต่ละส่วนของสัญญาณไฟฟ้าที่วัดได้นี้ จะสัมพันธ์กับการทำงานในช่วงต่างๆของหัวใจใน 1 รอบการทำงาน โดยสัญญาณคลื่น P เกิดจากการดีโพลาไรเซชั่น (DEPORALIZATION) ของหัวใจห้องบนทำให้หัวใจห้องบนบีบตัว

สัญญาณคลื่น QRS เกิดจากการดีโพลาไรเซชั่น ของหัวใจห้องล่างทำให้หัวใจห้องล่างบีบตัว (ความสูงของคลื่น R ในหัวใจคนปกติ จะมีค่าประมาณ 1 มิลลิโวลท์)

สัญญาณคลื่น T เกิดจากการรีโพลาไรเซชั่น (REPORALIZATION) ของหัวใจห้องล่าง ทำให้หัวใจห้องล่างคลายตัวออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(สำหรับการรีโพลาไรเซชั่นของหัวใจห้องบนอาจเกิดขณะที่หัวใจห้องล่างบีบตัว คลื่นที่เกิดขึ้นจึงหายไปในคลื่น QRS)

สัญญาณคลื่น U ไม่มีการกล่าวถึง

โดยในการวินิจฉัยโรคของแพทย์และพยาบาลนั้น จะวินิจฉัยโดยการตรวจสอบดูการทำงานของหัวใจผู้ป่วยว่า มีสภาพผิดปกติอย่างไรโดยดูจากความผิดแผกแตกต่างของรูปคลื่นสัญญาณไฟฟ้าหัวใจ ที่แตกต่างไปจากสัญญาณไฟฟ้าหัวใจของคนปกติ

2.2 <u>การแสดงสัญญาณคลื่นไฟฟ้าหัวใจ</u>

คุณสมบัติของสัญญาณคลื่นไฟฟ้าหัวใจที่วัดได้จะมีค่าดังนี้

การเปลี่ยนแปลงของศักดาไฟฟ้าอยู่ในช่วง 0.5-5 มิลลิโวลท์

มีความถี่อยู่ในช่วง 0.5-200 Hz

ซึ่งจะเห็นได้ว่า มีขนาดของสัญญาณเล็กมากเพื่อที่จะแสดงให้เห็นบนจอมอนิเตอร์ ซึ่งต้องการขนาดของสัญญาณประมาณ 1 โวลท์ จึงจำเป็นต้องขยายส่วนสัญญาณนี้ก่อน เพื่อให้เหมาะสมกับการนำมาใช้งานในส่วนอื่นๆต่อไปรวมทั้งการนำสัญญาณมาแสดงด้วย

การแสดงสัญญาณไฟฟ้าหัวใจ สามารถแสดงได้จาก

1. โดยการบันทึกคลื่นสัญญาณที่วัดได้ลงบนกระดาษกราฟ ซึ่งออกแบบสำหรับใช้งานนี้โดยเฉพาะ สำหรับการมอนิเตอร์คนไข้ซึ่งต้องกระทำต่อเนื่องเป็นเวลานานนั้น การบันทึกลงบนกระดาษกราฟจะไม่เหมาะสม เพราะจะต้องสิ้นเปลืองกระดาษเป็นจำนวนมาก อีกทั้งการตรวจสอบยังเป็นไปด้วยความลำบากด้วย

2. การแสดงสัญญาณไฟฟ้าจากร่างกายทางออสซิลโลสโคป (OSCILLOSCOPE) ที่จอภาพมีการจางหายช้า แต่เนื่องจากคลื่นสัญญาณไฟฟ้ามีความถี่ต่ำดังนั้นเมื่อนำมาแสดงจะเห็นจุดเคลื่อนที่ไป ไม่สามารถเห็นเป็นรูปของคลื่นสัญญาณ ซึ่งยากต่อการวินิจฉัยโรค และวิธีนี้ไม่นิยมนำไปใช้งานจริง เพราะเห็นการเปลี่ยนแปลงสัญญาณไม่ต่อเนื่อง และ ต้องการการใช้จอภาพแบบ พิเศษที่มีให้เลือกได้จำกัด

3. โดยการนำจอภาพโทรทัศน์ (TV. MONITOR) มาใช้แสดงสัญญาณโดยการนำสัญญาณที่วัดได้มาผ่านวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล (ANALOG TO DIGITAL CONVERTER) บันทึกลงในหน่วยความจำโดยการแซมปลิ้งสัญญาณบางส่วน จากนั้นจึงเปลี่ยนค่าที่เก็บไว้มาแปลงกลับเป็นสัญญาณอนาลอก และแปลงเป็นสัญญาณวีดิโอ แสดงออกทางจอภาพซึ่งจะเห็นภาพการ

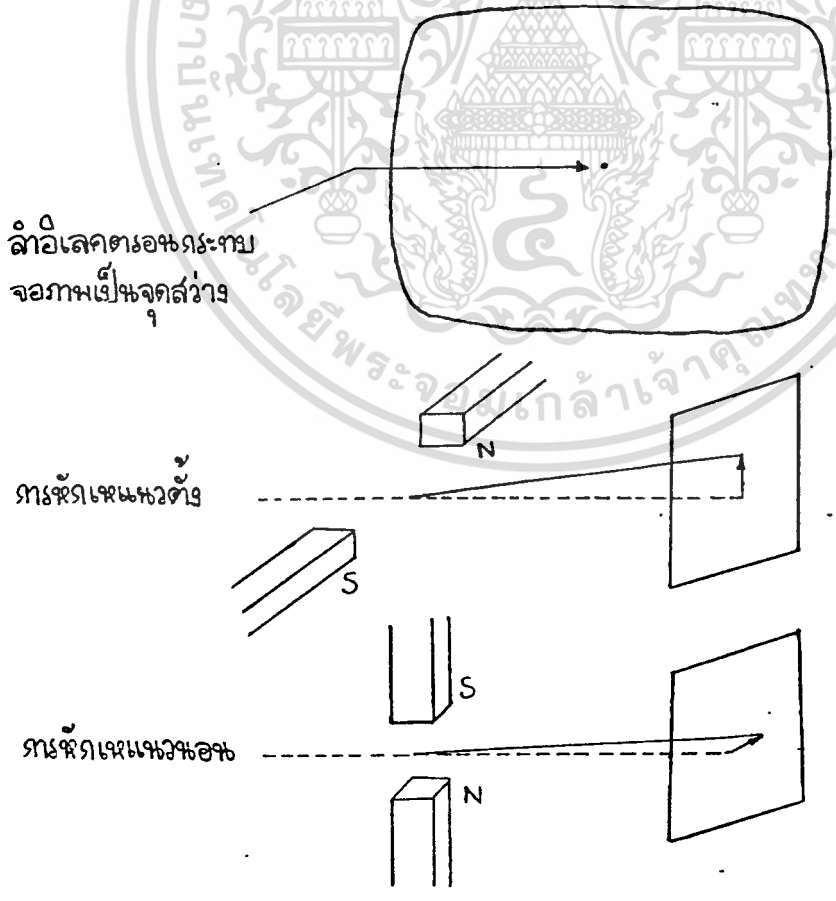
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนแปลงของสัญญาณอย่างต่อเนื่องสลับกับการสร้างภาพแบบโทรทัศน์ เพื่อแสดงตัวหนังสือ อัตราการเต้นของหัวใจและหายใจ โดยแสดงสลับกันอย่างรวดเร็ว จนเห็นเป็นภาพเดียว

2.3 หลักการทำงานเบื้องต้นของโทรทัศน์

การเกิดภาพบนจอภาพโทรทัศน์ขาวดำนั้น เป็นการผสมผสานกันของจุดดำและจุดขาวที่มีความเข้มที่ต่างกัน ซึ่งการเกิดจุดขาวและจุดดำ ที่มีระดับความเข้มที่ต่างกันเกิดการจุดไส้หลอดให้เกิดความร้อนขึ้น ทำให้อิเลคตรอนที่คาโทด (CATHODE) สามารถหลุดออกมาและสามารถวิ่งไปกระทบด้านหน้าของจอภาพที่ฉาบสารเรืองแสงไว้ ทำให้เกิดจุดสว่างบนจอภาพ โดยด้านหน้าของจอภาพนั้นจะถูกต่อเข้ากับไฟบวก แรงดันไฟฟ้าสูง (HIGH VOLTAGE) โดยความสว่างของจุดสว่างนี้ จะถูกกำหนดโดยศักดาไฟฟ้าที่คาโทด

การควบคุมตำแหน่งของจุดที่เกิดบนจอภาพ ทำได้โดยการให้หลักการหักเหของลำอิเลคตรอนด้วยสนามแม่เหล็กดังรูป



ภาพแสดง การหักเหด้วยสนามแม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการสร้างภาพของจอโทรทัศน์ โดยการควบคุมการหักเหของลำอิเลคตรอน ให้เกิดเป็นภาพแสดงบนจอภาพตามความต้องการนั้น เพราะฉะนั้นในการควบคุมกระแสเพื่อสร้างสนามแม่เหล็ก ซึ่งกระแสนี้จะผ่านเข้าไปในขดลวดที่พันอยู่รอบ ๆ คอหลอดภาพซึ่งเรียกว่าขอลวดหักเห (DEFLECTION YOKE) ซึ่งแบ่งเป็นการควบคุมการหักเหในแนวตั้ง (VERTICAL DEFLECTION) และการหักเหในแนวนอน (HORIZONTAL DEFECTION) การกวาดภาพจะกวาดภาพเป็นเส้นแนวขวางเรียงกันจนเต็มจอ เป็นพื้นที่ซึ่งเรียกว่า ราสเตอร์ (RASTER) โดยการให้สัญญาณฟันเลื่อย (SAWTOOTH WAVE) ขดลวดหักเหในแนวนอนจะมีสัญญาณฟันเลื่อยความถี่สูงควบคุม ส่วนในแนวดิ่งจะมีสัญญาณฟันเลื่อยความถี่ต่ำควบคุมตำแหน่งของลำอิเลคตรอนในแนวดิ่ง เพื่อมาควบคุมให้ลำอิเลคตรอนเคลื่อนที่จากซ้ายไปขวาด้วยความเร็วคงที่ ในช่วงเวลาแสดงสัญญาณจะเรียกว่าช่วงกวาด (TRACE) เมื่อเคลื่อนไปจนขวาสุดแล้ว ก็จะเคลื่อนกลับมาทางซ้ายจนสุดเรียกว่า ช่วงสบัดกลับ (RETRACE) เพื่อเริ่มต้นใหม่ สำหรับสัญญาณภาพหรือความสว่างของจุดบนจอภาพจะถูกทำให้สว่างในช่วงกวาด และถูกทำให้มืดในช่วงสบัดกลับ เราจึงเห็นเฉพาะเส้นนี้แสดงสัญญาณเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

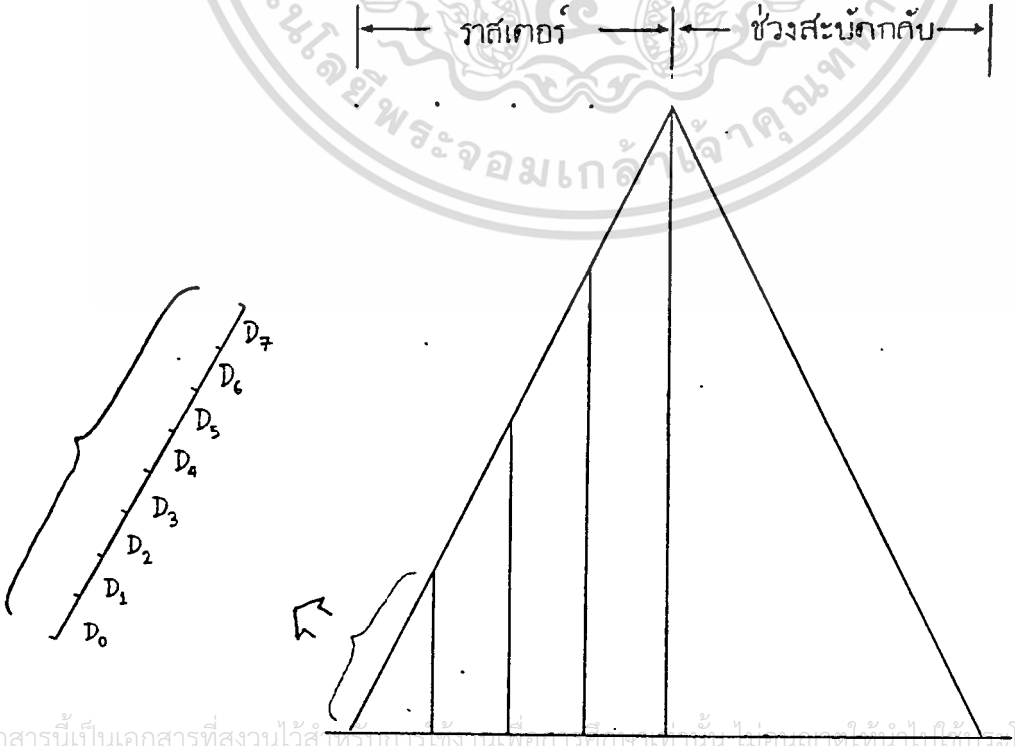
2.4 หลักการแสดงตัวหนังสือบนจอภาพ

การแสดงตัวหนังสือบนจอภาพทำได้โดยควบคุมความสว่างในบริเวณที่เป็นราสเตอร์ (RASTER) สำหรับตัวหนังสือที่จะนำออกแสดงบนจอภาพ ได้แก่ ตัวอักษรภาษาอังกฤษ ตัวอักษรภาษาไทย และตัวเลขรูปแบบของตัวหนังสือดังกล่าวถูกออกแบบไว้ดังในรูปที่ 2.4.2 โดยแต่ละตัวหนังสือจะมีรหัสเป็นของตัวเองเรียกว่าคาแรคเตอร์ โค๊ด (CHARACTER CODE) ซึ่งจะถูกเก็บไว้ในคาแรคเตอร์ เจนเนอเรเตอร์ (CHARACTER GENERRATOR) และรหัสของตัวหนังสือแต่ละตัว จะถูกแทนด้วยเลขฐานสองขนาด 4 บิท

ตัวหนังสือแต่ละตัวจะประกอบด้วยข้อมูลทั้งหมด 512 จุดหรือ 64 ไบท์ รูปแบบของตัวหนังสือที่ได้สร้างขึ้นนี้ จะถูกเก็บไว้ในอีพรอม (EPROM) และเมื่อต้องการอ่านออกมาจะใช้ชิฟท์ รีจิสเตอร์ (SHIFT REGISTER) ซึ่งจะทำหน้าที่ในการแปลงข้อมูลที่ส่งจาก EPROM ในแบบขนาน มาเป็นแบบอนุกรม

ในการนำแสดงออกทางจอภาพ ตัวหนังสือจะถูกแปลงเป็นสัญญาณทางไฟฟ้า ป้อนเข้าขดลวดทางแนวตั้ง สำหรับแต่ละตัวหนังสือนั้น จะประกอบด้วยเส้นเทรซ (TRACE) 16 เส้น นั่นคือ จะต้องมีเส้นรีเทรซ (RETRACE) 16 เส้นด้วย

เส้นเทรซแต่ละเส้นประกอบด้วยข้อมูล 4 ไบท์ (32 บิท) ซึ่งถูกส่งมาจากคาแรคเตอร์ เจนเนอเรเตอร์ ดังแสดงในรูปที่ 2.4.1

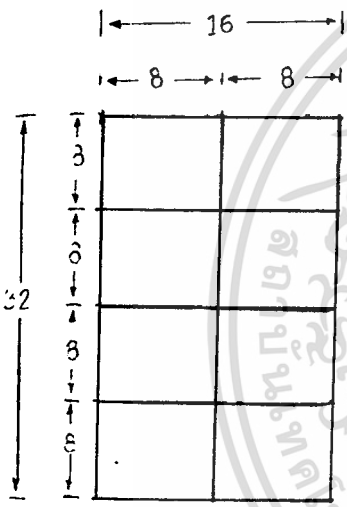


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

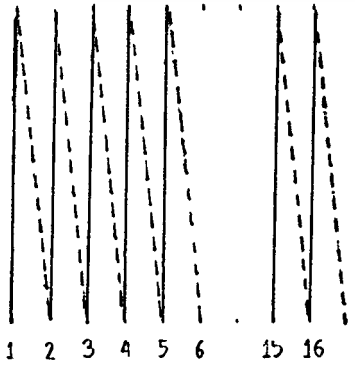
ภาพแสดงข้อมูลที่เลื่อนออกจากชิฟท์รีจิสเตอร์ทีละ 1 บิท

ส่วนเส้นรีเทรซ จะถูกแบลงค์สัญญาณภาพในช่วงสบัดกลับ กล่าวคือในช่วงสบัดกลับจะไม่มีการเปลี่ยนแอดเดรสของข้อมูลที่ส่งมา โดยชิฟท์ รีจิสเตอร์ จะทำให้สัญญาณมืดในช่วงสบัดกลับเอง สำหรับสัญญาณภาพตัวหนังสือที่ส่งมาจากคาแรคเตอร์ เจนเนอเรเตอร์ จะมีสองสภาวะคือ ถ้าบิทที่ส่งมาเป็น"หนึ่ง" จะให้สัญญาณภาพสว่าง แต่ถ้าเป็น"ศูนย์" จะให้สัญญาณภาพมืด

ในส่วนที่เป็นราสเตอร์ของแต่ละช่องสัญญาณ จะประกอบด้วยช่องแสดงตัวหนังสือ 8 ช่อง แยกเป็น 1 ช่องสำหรับแสดงว่าเป็นช่องแสดงสัญญาณหัวใจหรือสัญญาณหายใจ 3 ช่องสำหรับแสดงอัตรา และ 4 ช่องสำหรับ " ครั้ง : นาที " นั่นคือ 1 ช่องสัญญาณจะประกอบด้วยเส้นเทรซ 128 เส้น



ภาพแสดงพื้นที่ที่ใช้เก็บรูปแบบตัวอักษร 1 ตัว

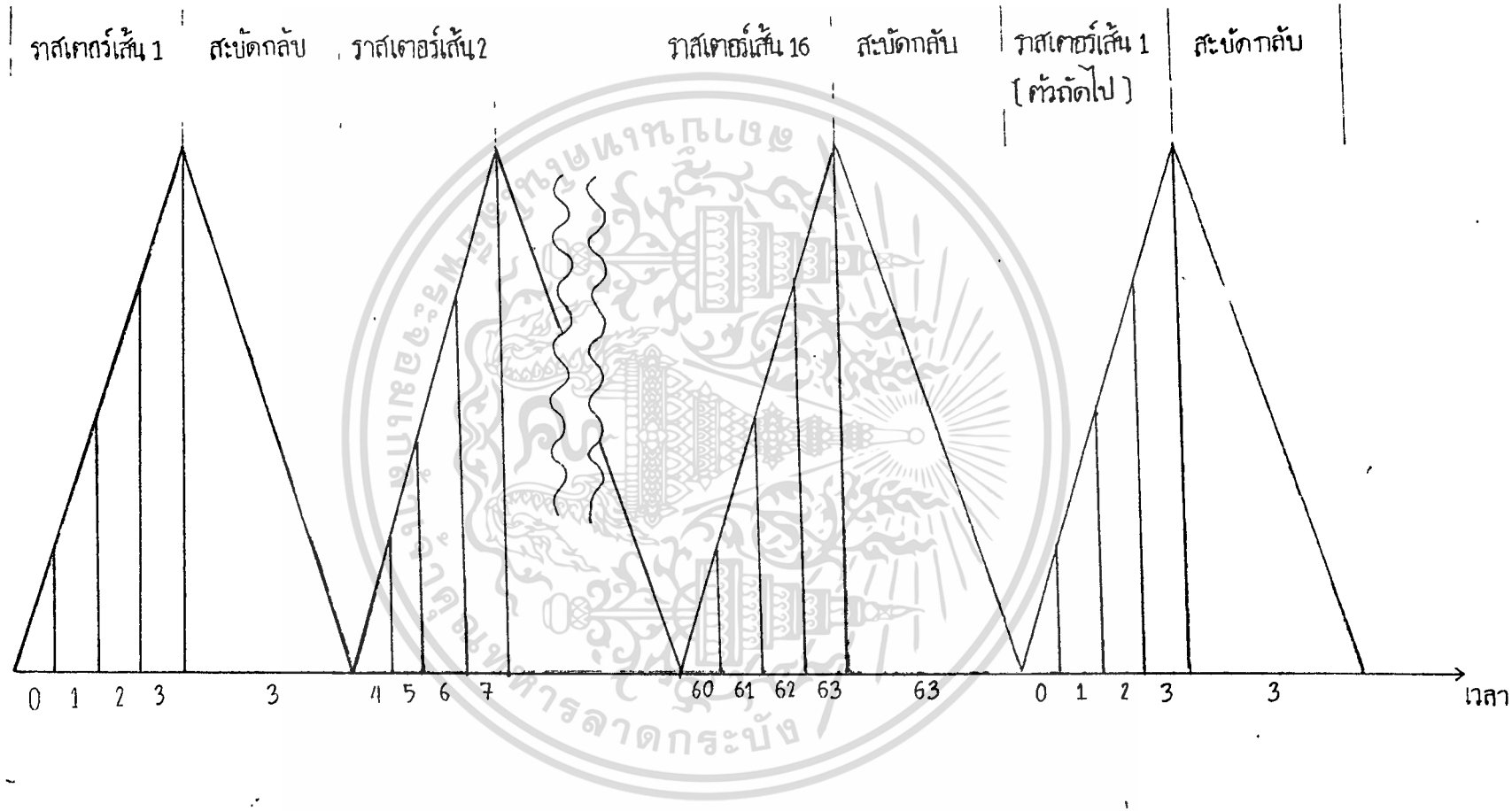


ภาพแสดงการสั่งข้อมูลเพื่อป้อนเข้าราสเตอร์หักเห
แนวตั้งสำหรับรีเทรซสเตอร์ขนาด 1 ตัวอักษร

——— เส้นเทรซ

- - - - - เส้นรีเทรซหรือแบล็งค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพแสดงข้อมูลจากการแสดงเคอร์เลนเนอเรเตอร์ขนาด 1 ตัวอักษร

รูปที่ 2.4.1

รูปที่ 2.4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้

023118

2.5 <u>วงจรภาคปรีแอมป์</u> (PRE-AMP)

วงจรภาคปรีแอมป์เป็นวงจรภาคแรกของเครื่อง 2-CHANNEL BEDSIDE ICU MONITOR ทำหน้าที่ขยายสัญญาณที่ได้รับจากขั้วอิเลคโทรด ซึ่งติดไว้บริเวณบนผิวหนังให้ได้สัญญาณหัวใจ และสัญญาณหายใจที่มีขนาดเพียงพอที่จะสามารถนำไปใช้ในวงจรส่วนต่อไปได้ สามารถแบ่งวงจรออกได้เป็น 2 ส่วนดังนี้คือ

1. ภาคขยายสัญญาณหัวใจ
2. ภาคขยายสัญญาณหายใจ

เนื่องจากวงจรภาคปรีแอมป์ เป็นวงจรส่วนที่จะต้องติดต่อกับร่างกายของผู้ป่วยดังนั้นจึงต้องพิจารณาถึงสิ่งต่อไปนี้

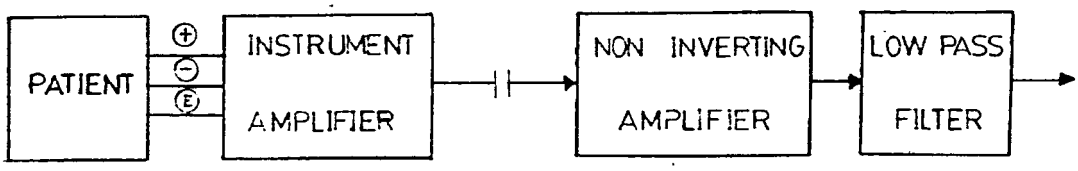
1. ปัญหาเกี่ยวกับความต้านทานที่รอยต่อระหว่างขั้วอิเลคโทรดกับผิวหนัง ที่มีค่าค่อนข้างสูง ดังนั้นวงจรขยายที่ใช้จึงต้องมีค่า อินพุทอิมพีแดนซ์ (INPUT IMPEDANCE) สูงด้วยทั้งนี้เพื่อป้องกันปัญหาเรื่องความไม่สมดุลของวงจร (UNBALANCE) และ การลดทอนของสัญญาณ (ATTENUATION) ที่ป้อนเข้าสู่ภาคอินพุทของวงจร

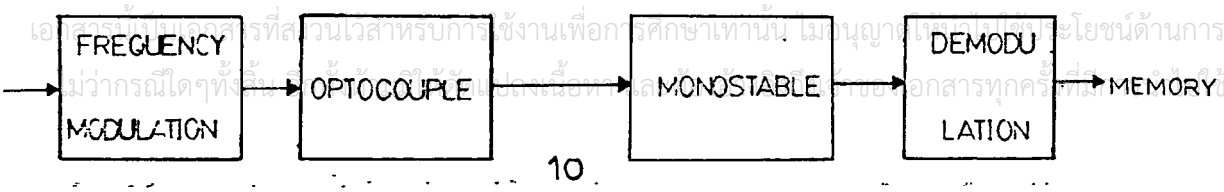
2. ปัญหาเกี่ยวกับการรบกวนของสัญญาณฮัม (AC HUM) ซึ่งสามารถแก้ไขได้ โดยการใช้วงจรขยายสัญญาณที่มีสัญญาณรบกวนต่ำ

3. เกี่ยวกับความปลอดภัยของผู้ป่วย จำเป็นต้องมีวงจรที่สามารถป้องกันอันตรายที่อาจจะเกิดแก่ผู้ป่วย ในกรณีที่มีกระแสไหลจากเครื่องวัดสัญญาณหัวใจและหายใจ เข้าสู่ร่างกาย โดยแต่ละภาคจะมีหลักการในการทำงาน ดังต่อไปนี้

<u>การทำงานของวงจรขยายสัญญาณหัวใจ</u>

วงจรขยายสัญญาณภาคแรกนี้จะใช้เป็นวงจรขยายสัญญาณแบบอินสตรูเมนเตชั่น เพราะขนาดของสัญญาณ ECG ซึ่งเป็นสัญญาณไฟฟ้าหัวใจที่มีขนาดเล็กมาก ประมาณ 2 มิลลิโวลท์ แต่ว่ามีสัญญาณคอมมอนโหมดที่เกิดจากสัญญาณฮัมสูงมาก วงจรขยายสัญญาณหัวใจมีแผนผัง ไดอะแกรม (BLOCK DIAGRAM) แสดงการทำงานของส่วนต่างๆ ดังต่อไปนี้



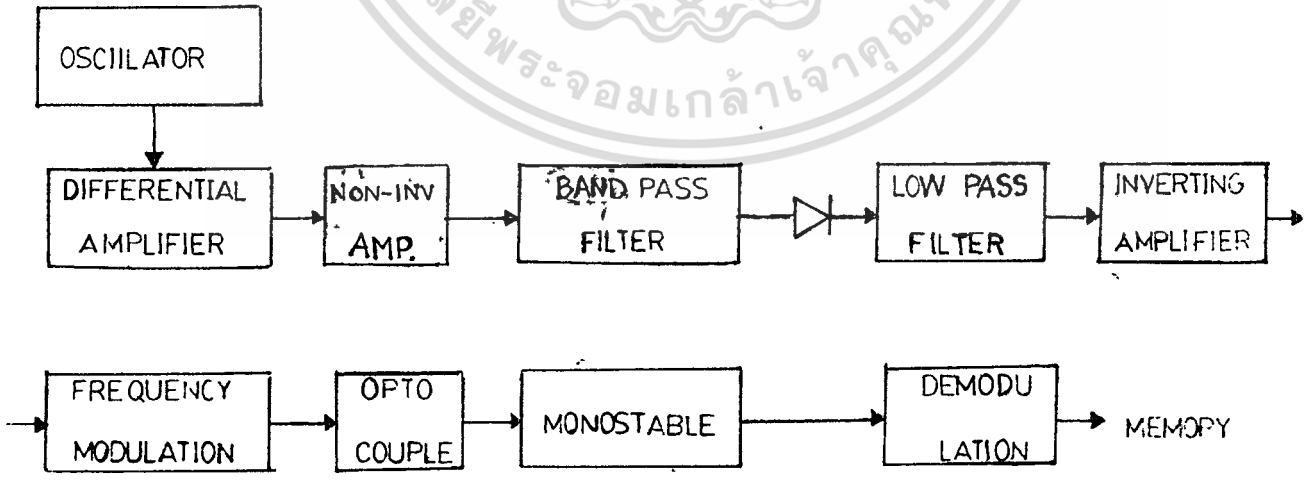


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

จากบล๊อคไดอะแกรมเราสามารถอธิบายได้ดังนี้คือ สัญญาณหัวใจจากร่างกายของผู้ป่วยซึ่งมีขนาดเล็กและมีความถี่ต่ำ จะถูกขยายโดยวงจรอินสตรูเมนเตชั่น แอมปลิฟายเออร์ (INSTRUMENTATION AMPLIFIER) ทำหน้าที่ขยายสัญญาณหัวใจซึ่งถูกป้อนเข้าที่อินพุทของวงจรแบบดิฟเฟอร์เรนเชี่ยล (DIFFERENTIAL MODE) ส่วนสัญญาณรบกวน (50 Hz) เข้าที่อินพุทแบบคอมมอน (COMMON MODE) จะถูกกำจัดไป สัญญาณที่ได้จะถูกขยายให้มีขนาดใหญ่ขึ้นโดยวงจรนอนอินเวอร์ทติ้งแอมปลิฟายเออร์ (NON-INVERTING AMPLIFIER) และถูกแยกเอาแต่เฉพาะสัญญาณหัวใจ โดยวงจรกรองความถี่ต่ำผ่าน (LOW PASS FILTER) แต่เพื่อป้องกันปัญหาเกี่ยวกับกระแสย้อนกลับเข้าสู่ร่างกายซึ่งอาจทำให้เกิดอันตรายแก่ผู้ป่วยได้ จึงต้องแยกไฟเลี้ยงวงจรกับวงจรภาคถัดไป ทำโดยการรวมสัญญาณทางความถี่ (FREQUENCY MODULATION) แล้วส่งผ่านสัญญาณด้วยออพโตคับปลิ้ง (OPTO-COUPLING) สัญญาณที่รับได้จะถูกทำให้มีความกว้างของพัลส์คงที่โดยวงจรโมโนสเตเบิ้ล (MONOSTABLE MULTIVIBRATOR) จากนั้นจะถูกแยกเอาความถี่พาหะ(CARRIER)ออก(DEMODULATION) แล้วผ่านวงจรกรองความถี่ต่ำผ่านได้สัญญาณหัวใจออกมา เพื่อทำการส่งไปยังวงจรภาคต่อไป

<u>การทำงานของวงจรขยายสัญญาณหายใจ</u>

วงจรขยายสัญญาณหายใจมีแผนผังไดอะแกรม แสดงการทำงานของส่วนต่างๆดังนี้



แผนผังแสดง BLOCK DIAGRAM ของภาค RPE-AMP ในส่วนสัญญาณหายใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการวัดสัญญาณหายใจคือ วัดการเปลี่ยนแปลงอิมพีแดนซ์ ที่เกิดขึ้นที่จุดต่อระหว่างขั้วไฟฟ้าและผิวหนังบริเวณหน้าอกที่มีการหายใจกระเพื่อมขึ้นลงของผู้ป่วย เราจะใช้วงจรออสซิลเลเตอร์ (OSCILATOR) เป็นตัวสร้างสัญญาณความถี่สูงเพื่อไปมอดดูเลท (MODULATE) กับสัญญาณหัวใจแล้วผ่านวงจรขยายความแตกต่างซึ่งจะขยายสัญญาณความถี่สูงที่มอดดูเลทแล้ว ผ่านวงจรแบนด์พาสฟิลเตอร์เพื่อให้มีความถี่ผ่านเฉพาะช่วงความถี่ของออสซิลเลเตอร์ นั่นคือที่ความถี่นี้สัญญาณจะถูกขยายให้มีขนาดใหญ่ขึ้น จากนั้นจะนำสัญญาณไปตัดไฟตรงที่ไบอัสวงจรแบนด์พาสฟิลเตอร์ออก โดยใช้วงจรกรองสัญญาณความถี่ต่ำ แล้วนำสัญญาณที่ได้ไปผ่านวงจร เร็คติไฟเออร์ (RECTIFIER) เพื่อกรองให้สัญญาณเรียบ และนำไปผ่านวงจรกรองสัญญาณความถี่ต่ำ เพื่อให้ได้ไฟตรงที่เรียบขึ้น ในตอนนี้สัญญาณที่ได้จะเป็นไฟตรง และมีการเปลี่ยนแปลงศักดาตามการเปลี่ยนแปลงของอิมพีแดนซ์ ที่เกิดขึ้นที่ขั้วไฟฟ้า แต่เนื่องจากการเปลี่ยนแปลงศักดาของสัญญาณยังมีขนาดเล็กมากยากแก่การสังเกต จึงต้องนำวงจรขยายมาต่อเพื่อขยายศักดาเปลี่ยนแปลงให้มีค่ามากขึ้น จากนั้นจะนำไปเข้าส่วนออพโตคลับปลิ้งเพื่อเป็นการโฟลทติ้ง เช่นเดียวกับกรณีการวัดสัญญาณหัวใจ

การวัดอัตราการเต้นของหัวใจ

การวัดอัตราการเต้นของหัวใจ มีหลักการอยู่หลายวิธี เช่น

1. การนับจำนวนครั้งในช่วงเวลาที่แน่นอน ซึ่งต้องใช้เวลานานเพื่อที่จะได้ค่าที่ถูกต้อง เช่น ครึ่งนาที

2. การคูณความถี่ด้วยจำนวนครั้งที่วัดได้ ซึ่งจะใช้เวลาน้อยลง

3. การใช้วงจรแปลงความถี่มาเป็นแรงดัน (F TO V CONVERTER) แล้วเปลี่ยนค่าแรงดันกลับมาเป็นอัตราการเต้นของหัวใจ

4. การวัดช่วงเวลาระหว่างการเต้นของหัวใจแต่ละครั้ง (beat to beat) แล้วนำมาคำนวณหาอัตราการเต้นของหัวใจ หรือเปิดตารางเปรียบเทียบเพื่อหาอัตราการเต้นของหัวใจ

สำหรับหลักการที่ใช้ในปริญญานิพนธ์จะใช้แบบที่ 4 ซึ่งเป็นแบบที่วัดช่วงเวลาระหว่างการเต้นแต่ละครั้ง ซึ่งมีผลดีคือในการวัดอัตราการเต้นจะใช้เวลาสั้นมาก ทำให้เราสามารถวัดในกรณีที่หัวใจเต้นเร็วๆได้อย่างถูกต้อง

การคำนวณหาอัตราการเต้นของหัวใจโดยใช้หลักการนี้ สามารถหาได้จากสมการดังต่อไปนี้

อัตราการเต้นของหัวใจ = เวลา 1 นาที / ช่วงเวลาระหว่างการเต้นแต่ละครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวัดช่วงเวลาระหว่างการเต้นแต่ละครั้ง ในวงจรนี้จะใช้วงจรนับ (COUNTER) ซึ่งจะนับจำนวนพัลซ์ (Pulse) ในช่วงเวลาระหว่างการเต้นแต่ละครั้ง โดยให้พัลซ์มีคาบเวลาเท่ากับ 1 มิลลิวินาที ดังนั้นจะได้สมการใหม่คือ

อัตราการเต้นของหัวใจ = 60 / (จำนวนพัลซ์ที่นับได้ * คาบเวลา)

= 60 / NT

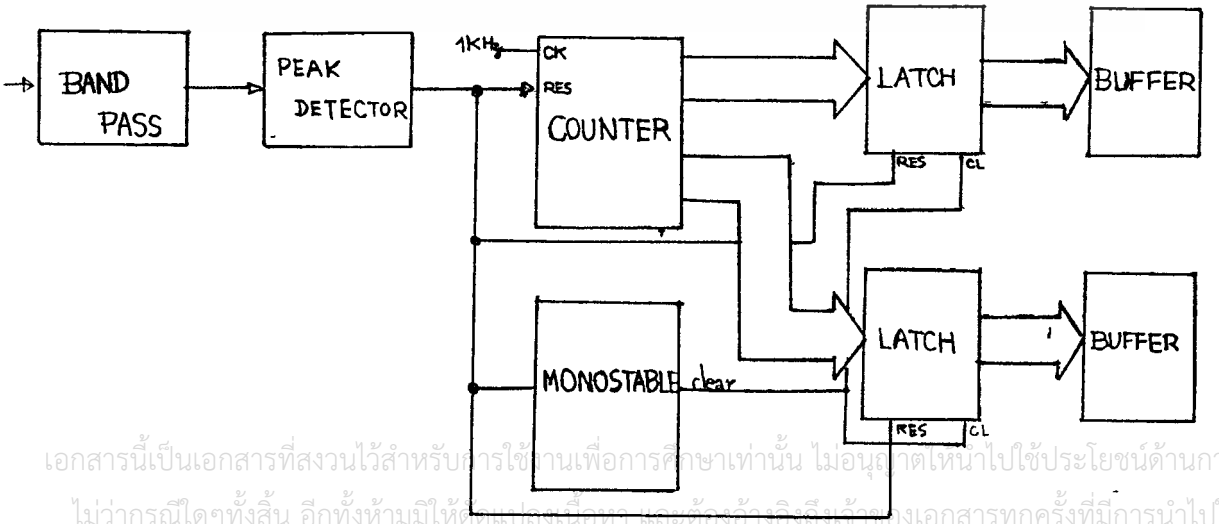
= 60f / N

;N = จำนวนพัลซ์ที่นับได้ ;T = คาบเวลาของพัลซ์ ;f = ความถี่ของพัลซ์

เราสามารถหาอัตราการเต้นของหัวใจได้ โดยเราจะให้ไมโครโปรเซสเซอร์ (MICROPROCESSOR) คำนวนหาอัตราการเต้นของหัวใจจากสมการ หรือเราจะสร้างตารางเพื่อเก็บค่าความสัมพันธ์ระหว่าง จำนวนพัลซ์กับอัตราการเต้นของหัวใจ ซึ่งการให้ไมโครโปรเซสเซอร์ นำค่าของจำนวนพัลซ์ไปเปิดตารางหาค่า จะทำงานได้เร็วกว่าแบบแรก แต่ในปริญญานิพนธ์ฉบับนี้จะใช้วิธีแรก เพราะวิธีการให้ไมโครโปรเซสเซอร์ ไปเปิดหาค่าในตารางนั้น จำเป็นต้องใช้หน่วยความจำเพิ่มขึ้นเป็นจำนวนมาก

วงจรนับที่ใช้เป็น 12 บิทไบนารีเคาเตอร์ ซึ่งจะนับค่าตั้งแต่ 0 ถึง 4095 ดังนั้นเราสามารถวัดอัตราการเต้นสูงสุดได้มากกว่า 300 ครั้งต่อนาที (เมื่อวงจรนับ นับได้น้อยกว่า 200 พัลซ์) และอัตราการเต้นต่ำสุดได้น้อยกว่า 20 ครั้งต่อนาที (เมื่อวงจรนับ นับได้มากกว่า 3000 พัลซ์)

เมื่อคำนวณหาค่าของอัตราการเต้นของหัวใจได้แล้ว ไมโครโปรเซสเซอร์จะส่งค่าที่คำนวณได้นั้น ไปยัง PORT B เพื่อแสดงอัตราการเต้นของหัวใจบนจอภาพ หลักการทำงานของวงจรวัดอัตราการเต้นของหัวใจ ได้แสดงเป็นบล็อกไดอะแกรมดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณไฟฟ้าหัวใจผ่านวงจรตรวจจับยอดคลื่น (PEAK DETECTOR) ก็จะได้สัญญาณไฟฟ้าที่มีลักษณะเป็นพัลซ์ ซึ่งจะป้อนเข้าไปที่ขารีเซทของวงจรนับ เพื่อให้วงจรนับเริ่มนับคาบเวลา โดยมีความถี่ของสัญญาณนาฬิกาเท่ากับ 1 KHz เมื่อวงจรนับนับต่อไปเรื่อยๆจนกระทั่งมีพัลซ์ใหม่ที่เกิดจากสัญญาณไฟฟ้าของหัวใจอีกลูกหนึ่งเข้ามา จะทำให้มีพัลซ์ไปแลทช์ (LATCH) จำนวนครั้งที่วงจรนับ นับได้ และทำการรีเซทวงจรนับให้เริ่มนับใหม่เพื่อหาคาบเวลาต่อไป สัญญาณพัลซ์จากวงจรตรวจจับยอดคลื่น ที่ป้อนให้โมโนสเตเบิ้ล มัลติไวเบรเตอร์ เพื่อให้เคลียร์ (CLEAR) ข้อมูลที่แลทช์ไว้ให้เป็นศูนย์หมด ในกรณีที่ไม่มีสัญญาณไฟฟ้าหัวใจเข้ามา หรือเนื่องมาจากจุดวัดที่ต่อจากร่างกายคนไข้หลุด หรือย้ายจุดที่วัดสัญญาณไฟฟ้าหัวใจ

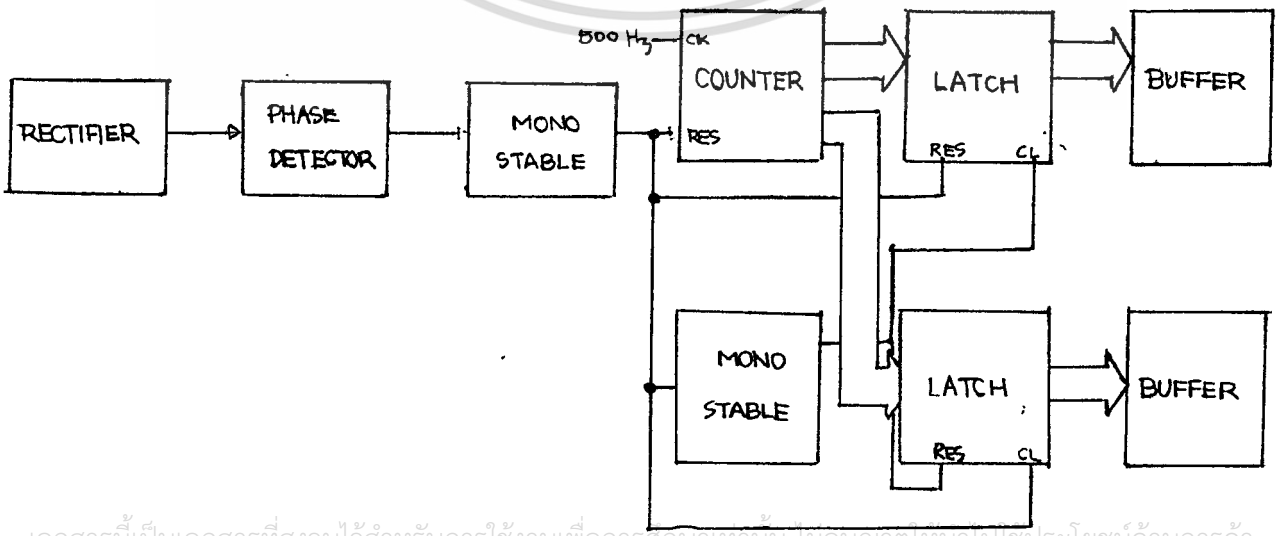
<u>การวัดอัตราการหายใจ</u>

การวัดอัตราการหายใจ จะใช้หลักการเดียวกับการวัดอัตราการเต้นของหัวใจ คือ จะวัดคาบเวลาระหว่างการหายใจแต่ละครั้ง และนำค่าที่ได้มาคำนวณหาอัตราการหายใจ แต่มีจุดที่แตกต่างกัน คือ การวัดอัตราการหายใจ จะมีวงจรภาคแรกเป็นวงจรตรวจจับการเปลี่ยนเฟสของสัญญาณ (PHASE DETECTOR) และความถี่คล็อกที่ใช้ในวงจรวัดอัตราการหายใจ จะใช้พัลซ์ที่มีคาบเวลาเท่ากับ 2 ไมโครวินาที ดังนั้นสมการหาอัตราการหายใจ คือ

อัตราการหายใจ = เวลา 1 นาที / (จำนวนพัลซ์ที่นับได้ * คาบเวลา)

= 60 / NT

สัญญาณที่เป็นพัลซ์ที่ได้จากวงจรตรวจจับการเปลี่ยนเฟส ก็จะส่งไปยังวงจรนับเหมือนวงจรวัดอัตราการเต้นของหัวใจ และมีหลักการทำงานเหมือนกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 การทำงานของวงจร

3.1 วงจรขยายสัญญาณแบบอินสตรูเมนชั่น (INSTRUMENTION AMPLIFIER)

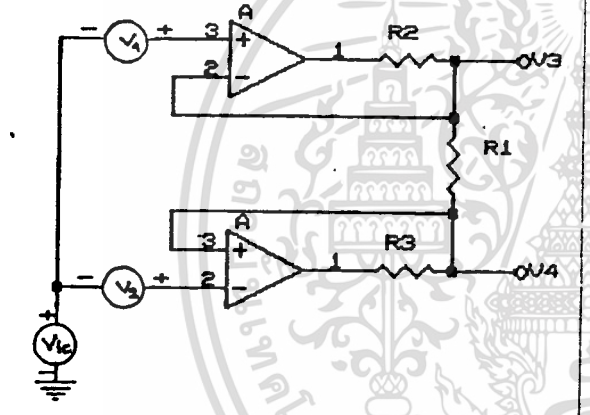
วงจรขยายสัญญาณแบบอินสตรูเมนเตชั่นประกอบด้วย

- วงจรขยายความแตกต่างแบบบัฟเฟอร์
- วงจรขยายความแตกต่างแบบสัญญาณออกเดียว

วงจรขยายความแตกต่างแบบบัฟเฟอร์ ประกอบด้วยออปแอมป์ A_1, A_2 จากรูป กำหนดให้ V_{cm} เป็นคอมมอนโหมดอินพุทโวลต์เตจ (COMMOM MODE INPUT VOLTAGE)

V_2-V_1 เป็นดิฟเฟอเรนเชียลโหมดอินพุทโวลต์เตจ (DIFFERENTIAL MODE INPUT VOLTAGE)

V_4-V_3 เป็นเอาพุทโวลต์เตจของดิฟเฟอเรนเชียลโหมด



$$V_3 = (1+R_2/R_1)V_1-(R_2/R_1)V_2+V_{cm}$$

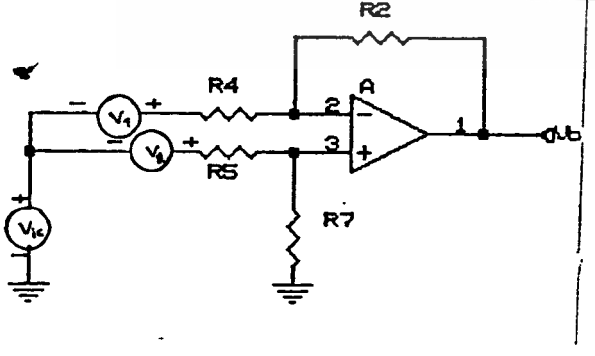
$$V_4 = (1+R_3/R_1)V_2-(R_3/R_1)V_1+V_{cm}$$

$$V_4-V_3 = (V_2-V_1)/((R_1+R_2+R_3)/R_1)$$

กำหนดให้ $R_2 = R_3$

อัตราการขยายของวงจรขยายความแตกต่างแบบบัฟเฟอร์ $A_{dm} = 1+(2R_2/R_1)$

วงจรขยายความแตกต่างแบบสัญญาณออกเดียว ซึ่งประกอบด้วยออปแอมป์เพียงตัวเดียว จากรูปจะคำนวณหาอัตราการขยายของวงจรโดยใช้หลักการ SUPER POSITION



กรณีที่กำหนดให้ $V_2 = 0$ และ $V_{cm} = 0$

$$V_{o1} = -(R_5/R_6)V_1$$

กรณีที่กำหนดให้ $V_1 = 0$ และ $V_{cm} = 0$

$$V_{o2} = (R_7/(R_7+R_6))(R_4/(R_4+R_5))V_2$$

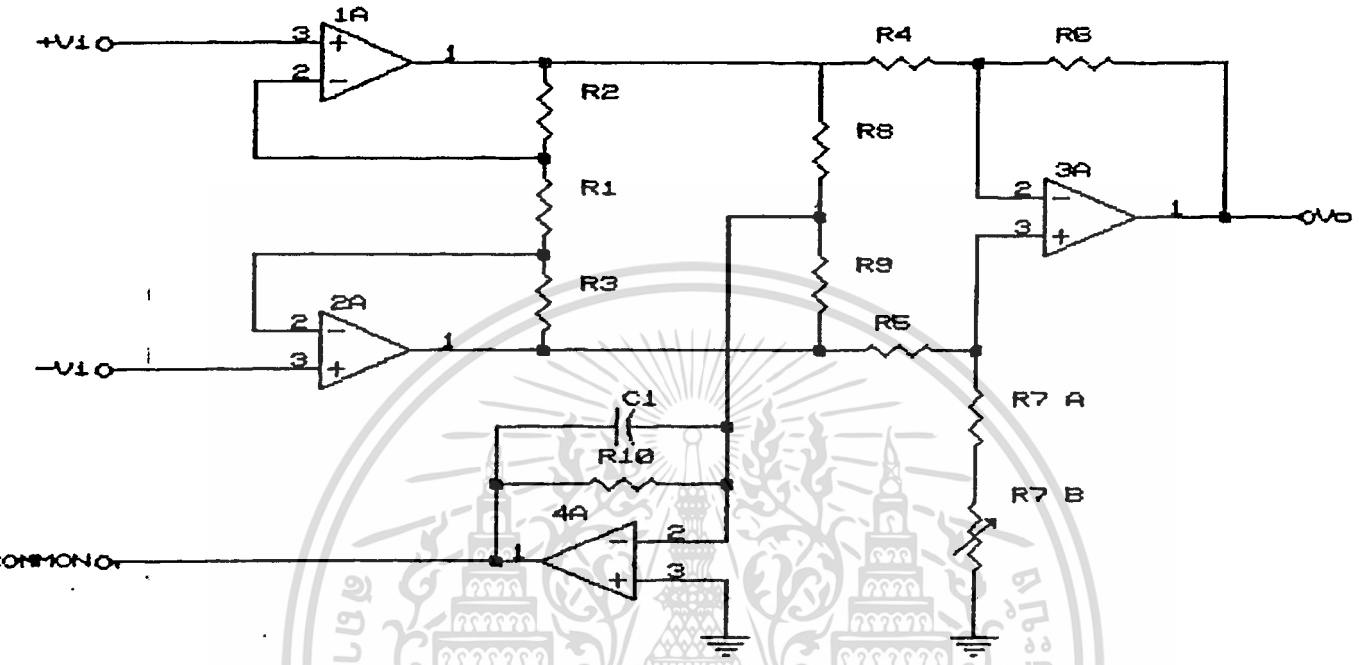
กำหนดให้ $R_6 = R_4$ และ $R_5 = R_7$

$$V_o = V_{o1} + V_{o2} = (R_5/R_6)(V_2-V_1)$$

ส่วนออปแอมป์ A_4 จะทำหน้าที่เป็นภาคป้อนกลับแบบลบ เพื่อลดศักดาสัญญาณคอมมอนโหมด (COMMOM MODE POTENTIAL) ซึ่งอาจเกิดขึ้นได้ระหว่างผิวหนังกับกราวด์ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

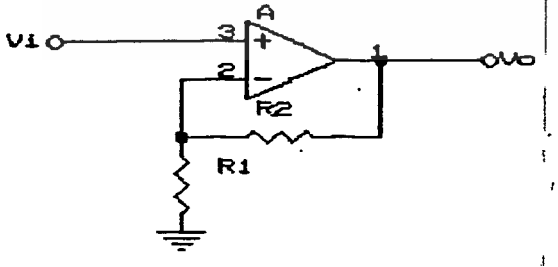
FLOATING และตัวต้านทาน R7 จะใช้เป็นตัวต้านทานปรับค่าได้ และควรมีค่ามากกว่า R_4 เพื่อใช้เป็นตัวปรับค่าของอัตราขยายคอมมอนโหมด (COMMON MODE GAIN) ให้มีค่าน้อยที่สุดเพื่อจะทำให้วงจรมีค่า CMMR (COMMON MODE REJECTION RATIO) สูง



วงจรนี้เป็นวงจรขยายความแตกต่างแบบอินสตรูเมนชั่นที่สมบูรณ์

3.2 <u>วงจรขยายแบบไม่กลับศักดาไฟฟ้า</u> (NON-INVERTING AMPLIFIER)

วงจรขยายแบบนอนอินเวอร์สติ้งแอมป์ สัญญาณออกทางเอาท์พุทจะมีสัญญาณเฟสเดียวกับ อินพุท แต่จะต่างกันที่มีอัตราขยายด้วย



โดยอัตราขยายของวงจรแบบนอนอินเวอร์สติ้งแอมป์ $A_{CL} = V_o/V_{in} = 1+(R_2/R_1)$

3.3 <u>วงจรกรองสัญญาณความถี่ต่ำผ่าน</u> (LOW PASS FILLTER)

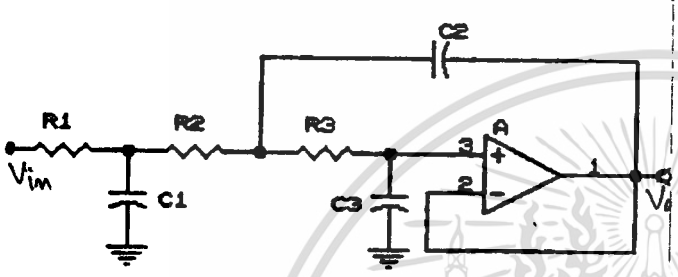
วงจรที่ใช้งานจะเป็นวงจรกรองสัญญาณความถี่ต่ำผ่านออเดอร์ที่ 3 (THIRD-ORDER LOWPASS FILTER) โดยจะใช้แบบ BESSEL เพราะว่ามีอัตราขยายที่ความถี่ต่ำกว่าจุดคัทออฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(FREQUENCY CUT OFF) วงจรนี้มีออเดอร์ที่ 3 เพราะว่ามีโพล (POLE) อยู่ทั้งหมด 3 ตัว อยู่ที่จุด (-0.942,0), (-0.746,-0.711j), (-0.746,+0.711j) ทำให้มีอัตราขยายของวงจรลดลง 18 dB/OCTAVE ที่ความถี่มากกว่าความถี่คัทออฟ

ทรานสเฟอร์ฟังค์ชั่น (TRANSFER FUNCTION) ของวงจรกรองความถี่ต่ำผ่านคือ

$$A_{VCL} = V_o/V_1 = 1 / (As^3 + Bs^2 + Cs + D)$$



เมื่อ $A = C_1C_2C_3R_1R_2R_3$

$B = R_3C_2C_3(R_1+R_2)+C_1C_3R_1(R_2+R_3)$

$C = C_1R_1+C_3(R_1+R_2+R_3)$

กำหนดให้ค่าของ $R_1=R_2=R_3=R$ และค่า C ที่คำนวณได้ในอุดมคติคือ

$C_1" = 0.988$

$C_2" = 1.423$

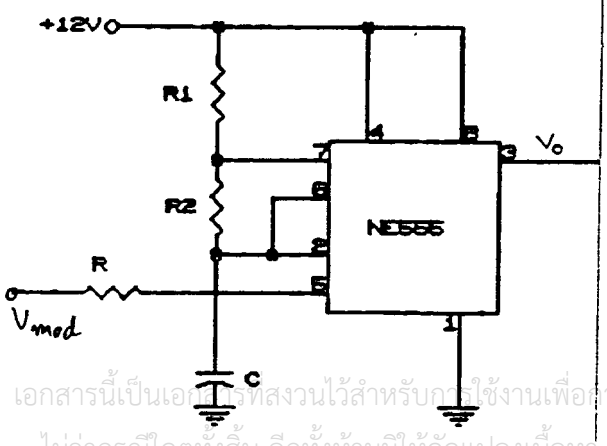
$C_3" = 0.2538$

ความถี่คัทออฟ (CUT OFF) $f = 1/(2RC)$: $C_1 = CC_1"$; $C2 = CC_2"$; $C_3" = CC_3"$

วงจรกรองสัญญาณความถี่ต่ำผ่านแบบนี้ จะมีอัตราขยายของวงจรเท่ากับ 1 ที่ความถี่ต่ำกว่าจุดคัทออฟ

3.4 <u>วงจรมอดดูเลชั่นแบบความถี่</u> (FREQUENCY MODULATION)

วงจรที่ใช้จะใช้ไอซีตั้งเวลา (TIMER) เบอร์ NE 555 ต่อวงจรเป็นแบบอะสเตเบิลมัลติไวเบรเตอร์ (ASTABLE MULTIVIBRATOR) ดังรูป และขา 5 ของไอซี จะเป็นขาควบคุมศักดาไฟฟ้า (CONTROL VOLTAGE) สำหรับควบคุมแรงดันไฟฟ้าที่ขา CONTROL VOLTAGE ในตัวของไอซีตั้งเวลา ดังนั้นเมื่อเราป้อนสัญญาณเข้าไปที่ขา 5 จะทำให้ความถี่ของสัญญาณเอาพุทเปลี่ยนไป ดังนั้นวงจรนี้จึงสามารถใช้งานเป็นวงจรมอดดูเลชั่นแบบความถี่ (FREQUENCY MODULATION) <u>ข้อสังเกต</u>ที่ขา 5 ของไอซีตั้งเวลา จะมีความต้านทานที่อินพุทประมาณ 3.3 K ดังนั้นถ้าขนาดของสัญญาณมีขนาดใหญ่เกินไปก็



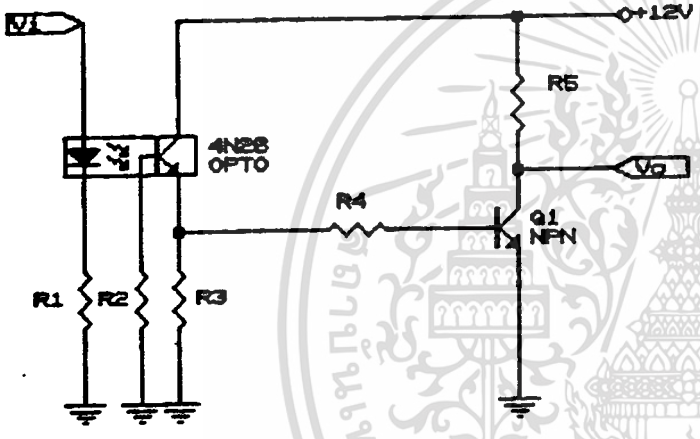
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ใส่ R_1 เพื่อลดขนาดแรงดันที่จะนำไปรวมกับศักดาที่ขา 5 เพราะหากว่าสัญญาณที่เข้าไปมีขนาดใหญ่เกินไปจะทำให้วงจรมอดดูเลชั่นแบบความถี่จะเกิดการผิดพลาดไม่เป็นเส้นตรง

$$V \text{ ที่มอดดูเลชั่น} = V_{in}R_{in} / (R_1+R_{in})$$

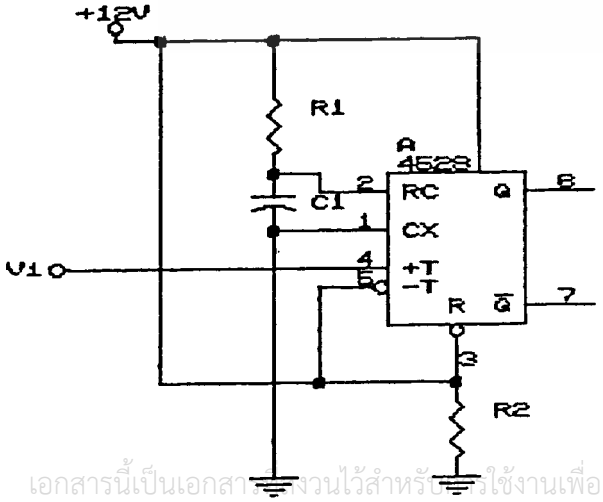
3.5 <u>วงจรออปโต คัปเปิ้ล</u> (OPTO COUPLE)

เพื่อจะทำการแยกวงจร 2 ส่วนแยกออกจากกันและเป็นการป้องกันอันตรายที่จะเกิดแก่ผู้ป่วยจึงจำเป็นต้องใช้วงจรนี้ โดยเมื่อมีสัญญาณอินพุทเป็นระดับสูง จะทำให้ LED สว่าง และทำให้ ออปโต ทรานซิสเตอร์ (OPTO TRANSISTOR) ในตัว ออปโต คัปเปิ้ล (OPTO COUPLE)ทำให้มีสัญญาณที่จุด V_1 และ ทรานซิสเตอร์ Q_1 จะทำหน้าที่ขยายสัญญาณที่ได้จากตัว ออปโต คัปเปิ้ล เพื่อให้มีขนาดเพียงพอที่จะนำไปใช้งานในภาคต่อไป



3.6 <u>วงจรโมโนสเตเบิ้ล มัลติไวเบรเตอร์</u> (MONOSTABLE MULTIVIBRATOR)

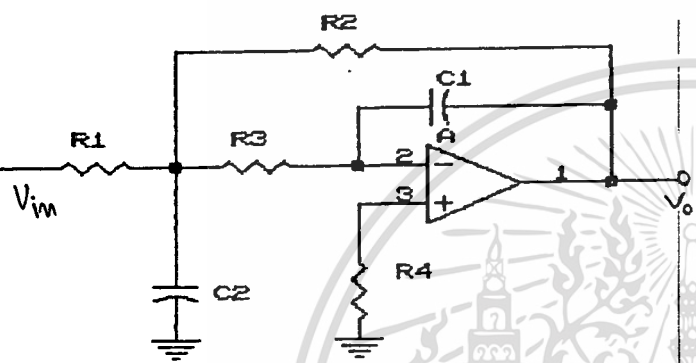
เนื่องจากสัญญาณที่ได้มาจาก ออปโต คัปเพอร์ มีความกว้างของสัญญาณพัลซ์ (PULSE SIGNAL) ไม่คงที่ จึงจำเป็นต้องมีวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ เพื่อปรับขนาดของพัลซ์ให้มีขนาดคงที่โดยในวงจรนี้จะกำหนดให้ขนาดของพัลซ์กว้างประมาณ 10 ไมโครวินาที วงจรโมโนสเตเบิลมัลติไวเบเตอร์ นี้จะทำงานที่ขอบขาขึ้นของ สัญญาณอินพุท



เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 <u>วงจรดีมอดดูเลชั่น</u> (DEMODULATION)

จะเป็นวงจรกรองความถี่ต่ำผ่าน เพื่อกำจัดความถี่สูงออกเพื่อจะให้เหลือความถี่ต่ำซึ่งเป็นสัญญาณหัวใจ โดยวงจรที่ใช้เป็นกรองความถี่ต่ำผ่านแบบ MULTIPLE FEEDBACK FILTER ดังรูป ในวงจรนี้จะกำหนดค่า Q FACTOR = 0.707 เพราะว่าเป็นจุดที่มีการตอบสนองที่ดีที่สุด (MAXIMALLY FLAT RESPONSE) คือมีโอเวอร์ชูท (OVER SHOOT) น้อยที่สุด ในวงจรนี้จะมี



อัตราขยาย = $H_o = R_2/R_1$

จุดตัดความถี่สูง (HIGH FREQUENCY CUT OFF)

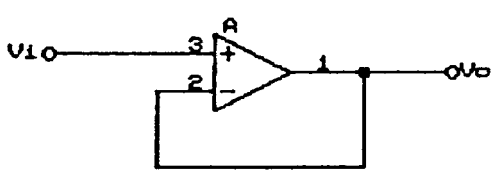
$f_{CH} = (2*3.14(R_2R_3C_1C_2)^{0.5})^{-1}$

กำหนดให้ค่า $K = C_1/C_2 = 4Q^2(H_o+1)$

ความต้านทาน R_4 ที่ทำให้มี ดีซีออฟเซท น้อยที่สุด คือ $R_4 = R_3+(R_1//R_2)$

3.8 <u>วงจรบัฟเฟอร์</u> (BUFFER)

ในรูปเป็นวงจรบัฟเฟอร์ที่มีอัตราขยายของวงจรเท่ากับ 1 และค่าความต้านทาน R ที่ต่อไว้เพื่อป้องกันไม่ให้ไอซีเสียหาย เมื่อเกิดการลัดวงจรที่เอาพุท (OUTPUT SHOT CIRCUIT)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9 <u>ส่วนแสดงผลออกทางจอภาพ</u>

ในส่วนนี้เราสามารถแบ่งวงจรส่วนต่างๆที่ใช้ในการนำสัญญาณจากส่วนควบคุมมาแสดงผลทางจอภาพได้ดังนี้ คือ

1. ภาคกำเนิดสัญญาณพัลซ์ (PULSE GENERATOR)

2. ภาคสวิทซ์ ออน-ออฟ (ON-OFF) และ ฟลายแบลคทรานสฟอร์มเมอร์ (FLYBACK TRANSFORMER)

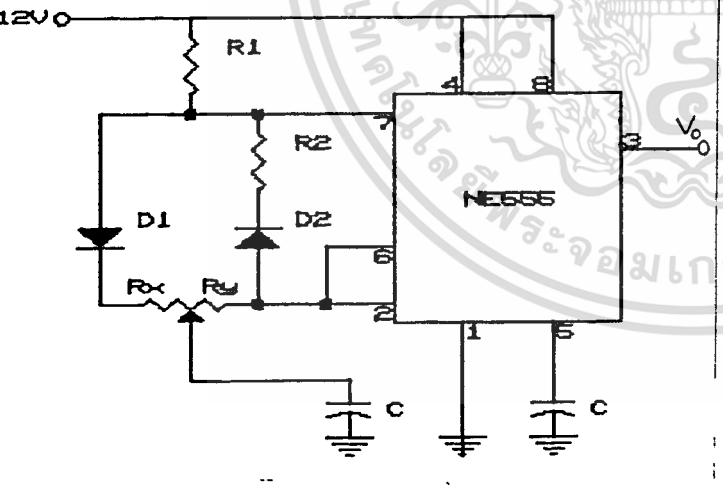
3. ภาคขยายสัญญาณภาพ (VIDEO AMPLIFIER)

4. ภาคขยายสัญญาณของขดลวดหักเหของจอภาพโทรทัศน์

โดยการทำงานของวงจรภาคต่างๆ สามารถแยกอธิบายได้ดังนี้ คือ

<u>3.9.1 ภาคกำเนิดสัญญาณพัลซ์</u>

วงจรในส่วนนี้จะสร้างสัญญาณพัลซ์ที่มีความถี่ประมาณ 20 KHz และสามารถปรับ ดิวตี้ ไซเคิล (DUTY CYCLE) ได้อย่างอิสระโดยที่มีความถี่คงที่ สำหรับในวงจรนี้จะใช้ ไอซี ไทม์เมอร์ (TIMER) เบอร์ NE 555 มาต่อเป็นวงจร อะสเตเบิลมัลติไวเบรเตอร์ (ASTABLE MULTIVIBRATOR) ดังรูป



ไดโอด D_1 และ D_2 จะเป็นตัวแบ่งแยกวงจรการสะสม (CHARGE) ประจุ และการคาย (DISCHARGE) ประจุของ C ซึ่งจะมีการคำนวณหาคาบเวลาดังนี้

เวลาในช่วงที่ C สะสมประจุ

$T_{high} = 0.67\ (R_1 + R_x)C$

เวลาในช่วงที่ C คายประจุ

$T_{low} = 0.67\ (R_2 + R_y)C$

ดังนั้น คาบเวลาที่ได้คือ $T = 1/(T_{high} + T_{low})$

ความถี่ที่ได้ $f = 1/T = 1/(0.67(R_1+R_2+R_x+R_y)C)$

ค่า ดิวตี้ ไซเคิลที่ได้ คือ $D = T_{low}/T_{high}$

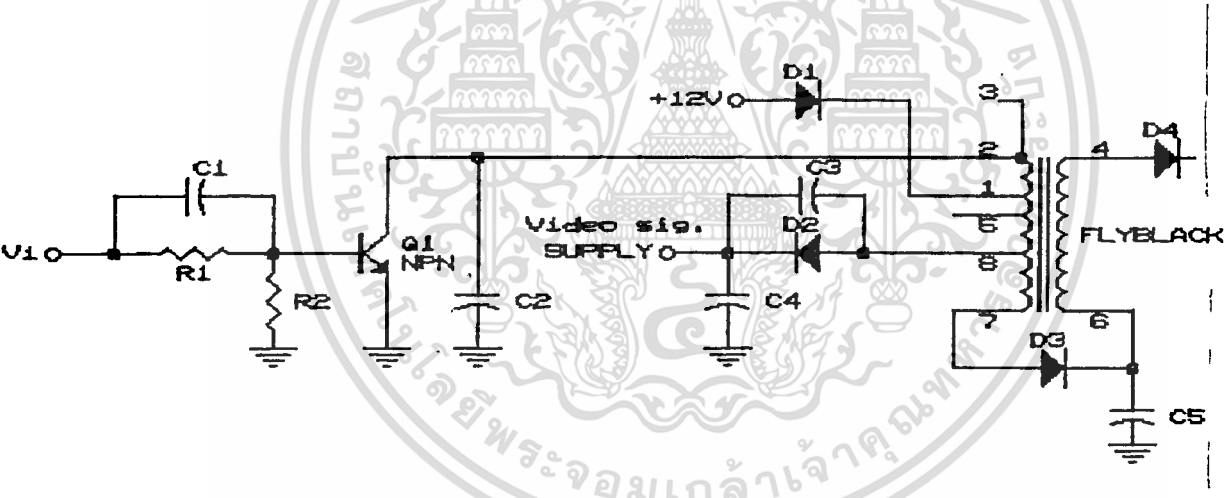
$D = (R_1 + R_x)/(R_2+R_y)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9.2 วงจรส่วนสวิทช์ ออน-ออฟ และฟลายแบลคทรานฟอร์มเมอร์

ในวงจรส่วนนี้จะใช้ สวิทชิ่งทรานซิสเตอร์ (SWITCHING TRANSISTOR) ทำงานเป็นสวิทช์ ออน-ออฟ เมื่อมีสัญญาณที่เข้ามาที่ขาเบสของทรานซิสเตอร์มีระดับต่ำ (0 โวลต์) จะทำให้ทรานซิสเตอร์คัทออฟ คือ ไม่มีกระแสไหลผ่าน ขาคอลเลคเตอร์ของทรานซิสเตอร์ แสดงว่าเป็นการออฟ และเมื่อมีสัญญาณเข้ามาที่ขาเบส มีระดับสูง จะทำให้ทรานซิสเตอร์อิ่มตัว (SATURATION) คือมีกระแสไหลผ่านขาคอลเลคเตอร์ แสดงว่าเป็นการออน R_1 และ R_2 จะทำหน้าที่ลดแรงดันไฟฟ้าที่เข้ามาที่ขาเบส เพื่อป้องกันไม่ให้ทรานซิสเตอร์เสียหายได้

ในช่วงที่ทรานซิสเตอร์ออนนั้น จะออนได้ช้าเนื่องมาจากมีเวลาไต่ขึ้น (RISE TIME) มากจึงต้องเพิ่ม C_1 เพื่อลด RISE TIME และ C_2 เพิ่มเข้ามาเพื่อทำให้วงจรสามารถขับโหลดที่เป็นขดลวดได้ (ซึ่งเป็น ฟลายแบลคทรานสฟอร์มเมอร์)

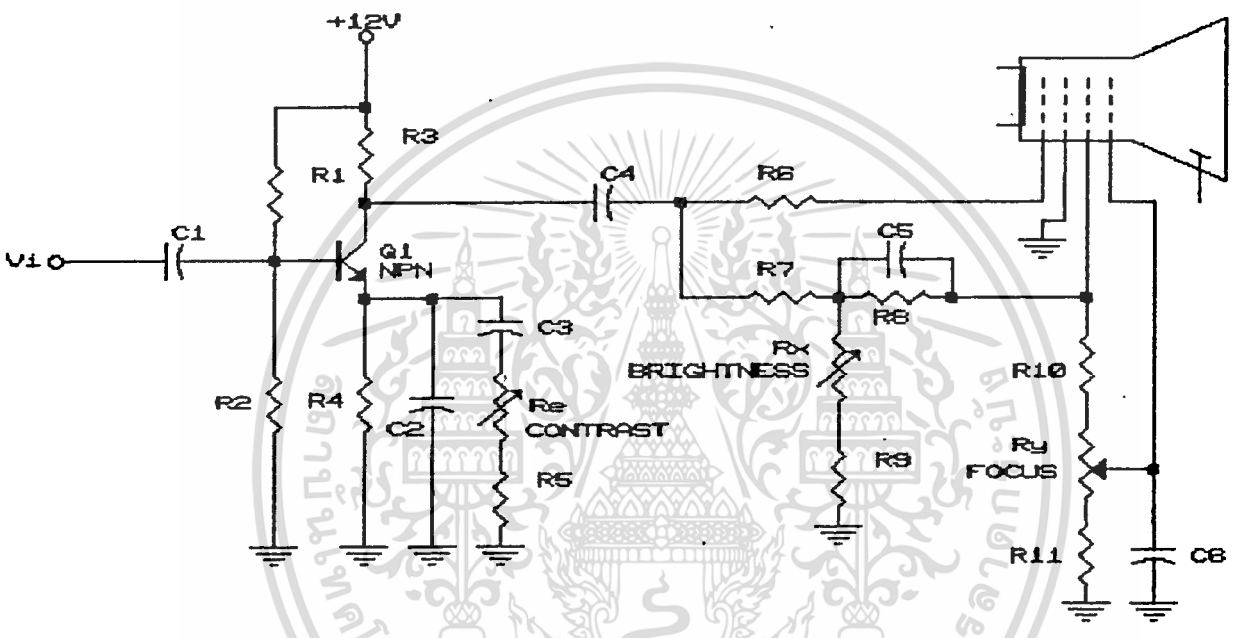


ฟลายแบลคทรานสฟอร์มเมอร์ เป็นหม้อแปลงที่ใช้ในการแปลงไฟต่ำทางด้านปฐมภูมิ (PRIMARY) ให้เป็นไฟสูงทางด้านทุติยภูมิ (SECONDARY) โดยขา 2 จะต่อเข้ากับขา คอลเลคเตอร์ของสวิทชิ่ง ทรานซิสเตอร์ ที่ขา 1 จะป้อนศักดาไฟฟ้า 12 โวลท์ โดยจะมี ไดโอดต่ออยู่เพื่อป้องกันแรงดันไฟฟ้าที่กระชาก ซึ่งเกิดจากการมีกระแสไหลผ่านและไม่ไหลผ่านฟลายแบลคทรานฟอร์มเมอร์ สัญญาณที่ได้จากข คอลเลคเตอร์เป็นสัญญาณรูปคลื่นสี่เหลี่ยม (SQUARE WAVE) ทำให้แรงดันที่ได้จากขา 8 เป็นไฟสลับ จึงต้องนำมาผ่านวงจรเร็คติไฟเออร์เพื่อเปลี่ยนเป็นไฟตรงผ่านเป็นไฟเลี้ยงให้กับภาคขยายสัญญาณภาพ (VIDEO AMP) และที่ขา 7 ก็จะถูก เร็คติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไฟเออร์ เช่นเดียวกัน เพื่อให้ได้ศักดาไฟฟ้าไปควบคุม ขา 2 ซึ่งเป็นขากริดของหลอดภาพ และยังต่อไปยัง ขา 6 ทางด้านทุติยภูมิเพื่อเพิ่มแรงดันทางไฟฟ้าให้สูงขึ้น ศักดาไฟฟ้าที่ได้จากด้านทุติยภูมิจะมีแรงดันไฟฟ้าสูงมาก (HIGH VOLTAGE) ซึ่งวัดได้ประมาณ KV โดยจะนำไป ต่อที่ขาอาโนดของหลอดภาพ

3.9.3 วงจรขยายสัญญาณภาพ (VEDIO AMPLIFIER)



จากรูปเป็นวงจรขยายสัญญาณแบบอีมิตเตอร์ร่วม (COMMON EMITTER) ที่มี R_e สำหรับปรับค่าอัตราขยายของวงจรขยายสัญญาณ ซึ่งเป็นการปรับความเข้ม (CONTRAST) ของภาพ โดยหมายถึงการปรับความแตกต่างระหว่างส่วนที่เป็นสีขาว และส่วนที่เป็นสีดำ การปรับให้ค่าของ R_e มีค่าน้อยจะทำให้อัตราขยายมีค่าสูงมาก ลักษณะของสัญญาณที่ได้จะมีความเข้มมาก และในทำนองเดียวกัน ถ้าค่า R_e มีค่ามากจะทำให้ค่าอัตราขยายของวงจรมีค่าน้อย ลักษณะของภาพที่ได้จะมีความเข้มน้อยไปด้วย สัญญาณที่ออกจากขาคอลเลคเตอร์ ส่วนหนึ่งจะนำไปเข้าที่ขา 6 ของหลอดภาพ เพื่อปรับระดับของศักดาไฟฟ้าที่ขา 6 ซึ่งเป็นการปรับระดับความเข้มของสัญญาณภาพที่ขา 2 ของหลอดภาพซึ่งเป็นขากริด จะมีศักดาไฟฟ้าคงที่ ที่มาจากสัญญาณไฟตรงที่ได้มาจากการเรคติไฟร์ที่ส่วนของฟลายแบลคทรานฟอร์มเมอร์ โดยมีค่าประมาณ 125 โวลท์ ดังนั้นเราจึงสามารถปรับระดับศักดาไฟฟ้าที่เข้าไปยังขา 6 ได้โดยการปรับที่ความต้านทานปรับค่าได้ R_x ขนาด 2.2 เมกกะโอห์มซึ่งเป็นการปรับความสว่าง (BRIGHTNESS) นั่นเอง ความสว่างของภาพ หมายถึงค่าเฉลี่ยความเข้มของความสว่างภาพ ถ้าเราปรับให้ความต้านทานปรับค่าได้มีความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้านทานมาก สัญญาณรวมที่ได้ที่ขา 6 จะมีค่ามากภาพที่ได้ก็จะสว่างมาก ในทำนองเดียวกัน ถ้าปรับให้ตัวต้านทานแบบปรับค่าได้ มีค่าน้อย ก็จะทำให้ภาพที่ได้มีความสว่างน้อยไปด้วย

ที่ขา 1 ซึ่งเป็นขากริดของหลอดภาพจะมีความต้านทานแบบปรับค่าได้ขนาด 2.2 เมกกะโอห์ม R_y ทำหน้าที่ในการแบ่งศักดาไฟฟ้าที่ได้จากการเรคติไฟร์ที่ขา 6 ของ ฟลายแบลค ทรานสฟอร์มเมอร์ โดยศักดาที่ได้จะเป็นการปรับความชัดเจนหรือเป็นการปรับโฟกัส (FOCUS) ของสัญญาณภาพ คือการปรับลำของอิเลคตรอน (ELECTRON) ที่จะผ่านกริดและวิ่งเข้ากระทบที่จอภาพโดยให้มีลำแคบ หรือกว้างเพียงใดตามความต้องการ

ส่วนที่ขา 4 และขา 5เป็นไส้หลอดของหลอดภาพ เราจะจุดไส้หลอดของหลอดภาพ โดยการต่อขา 4 ลงกราวด์ และขา 5 ต่อตัวต้านทาน 20 โอห์มและป้อนโวลท์เตจ 5โวลท์ ซึ่งจะทำให้สามารถเห็นจุดเรืองแสงที่จอภาพได้

3.9.4 ภาคขยายสัญญาณของขดลวดหักเห

ภาคขยายกำลังเป็นภาคที่ขยายสัญญาณเพื่อนำไปแสดงบนจอภาพ โดยมีโหลดเป็นขดลวดหักเห (YOKE) วงจรขยายกำลังภาคนี้ เป็นวงจรขยายแบบทรานสคอนดัคแตนซ์ (TRANSCONDUCTANCE) คือ จะขยายสัญญาณอินพุท ที่เป็นแรงดันไฟฟ้า (VOLTAGE) และให้เอาพุท เป็นกระแส (CURRENT) ซึ่งวงจรนี้ จะมีถึง 2 ชุด เพื่อใช้ขับขดลวดหักเหทั้งในแนวราบ (HORIZONTAL) และในแนวดิ่ง (VERTICAL)

หลักการทำงานของวงจรมีดังนี้ ภาคอินพุทภาคแรก จะเป็นแบบวงจรขยายความแตกต่าง (DIFFERENTIAL PAIR) ทำหน้าที่เปลี่ยนสัญญาณโวลเตจมาเป็นกระแส โดยที่จะขยายขนาดของสัญญาณด้วยที่ขาอิมิตเตอร์ (EMITTER) ของทรานซิสเตอร์ (TRANSISTOR) Q_1, Q_2 มีความต้านทานปรับค่าได้ ขนาด 100 โอห์ม ทำหน้าที่ปรับออฟเซทโวลเตจ (OFFSET VOLTAGE) และซีเนอร์ไดโอด (ZENER DIODE) ทำหน้าที่ให้โวลเตจไบอัส วงจรภาคถัดมา จะทำหน้าที่ขยายกระแสที่มาจากภาคแรกให้มากขึ้นโดยใช้ ทรานซิสเตอร์ Q_3,Q_4 และใช้ทรานซิสเตอร์ Q_5,Q_6 เป็นวงจรกระแสคงที่ (CURRENT MIRROR) C_3 20pF จะทำหน้าที่เป็นตัวส่งผ่าน (FEED FORWARD) เพื่อให้ความถี่สูงผ่าน เป็นการป้องกันการออสซิลเลท (OSCILLATE) ทรานซิสเตอร์ Q7 ทำหน้าที่เป็นตัวให้ไบอัสโวลเตจแก่ ทรานซิสเตอร์ Q_8,Q_9 ซึ่งเป็น ทรานซิสเตอร์กำลัง (POWER TRANSISTOR) และมีความต้านทานปรับค่าได้ ค่า 10 กิโลโอห์มเป็นตัวปรับกระแสไบอัส ภาคที่ 3 เป็นบัฟเฟอร์โดยทรานซิสเตอร์ Q_8,Q_9 ทำงานเป็นวงจรขยายกำลัง คลาสเอบี (POWER AMPLIFIER CLASS AB) ในส่วนของการป้อน

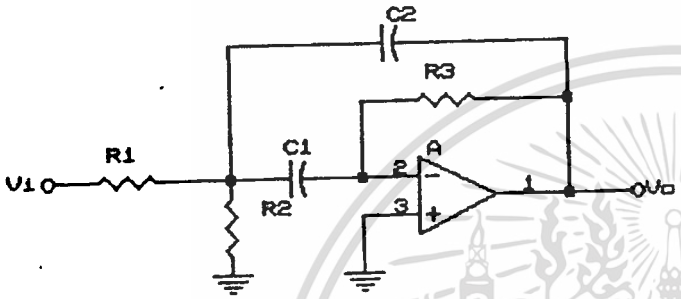
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลับ(FEED BACK) R_{17} ทำหน้าที่ลดแรงดันกระชาก (DAMPING) ของโหลด R_2 ทำหน้าที่เป็นตัวตรวจจับโวลเตจ (SENSE VOLTAGE) จากเอาพุท คือเปลี่ยนกระแสที่ไหลผ่านโหลดเป็นแรงดันไฟฟ้าและมี R_{16} จะทำหน้าที่ป้อนกลับโวลเตจที่ตรวจจับได้กลับไปยังอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 <u>วงจรแบนด์พาสฟิลเตอร์</u> (BANDPASS FILTER)

วงจรแบนพาสฟิลเตอร์ที่ใช้ในวงจรวัดอัตราการเต้นของหัวใจจะใช้วงจรแบนด์พาส แบบ MULTIPLE FEEDBACK เพราะว่าใช้ออปแอมป์ เพียงตัวเดียว สามารถปรับความถี่ได้โดยการปรับค่าตัวต้านทาน R_2 เพียงตัวเดียวและถ้าค่า Q FACTOR มีค่าน้อยกว่า 10 จะทำให้ SENSITIVITY ของ Q และ F_o มีค่าน้อยและยังสามารถปรับค่า R_3 เพื่อปรับค่า Q และอัตราขยายของวงจรได้



ทรานเฟอร์ฟังก์ชั่นของวงจร

$$A_{VC} = V_o/V_i = -As/(s^2+Bs+C)$$

$$A = 1/R_1C_1$$

$$B = (1/C_1+1/C_2)/R_3$$

$$C = (1/R_1+1/R_2)/R_3C_1C_2$$

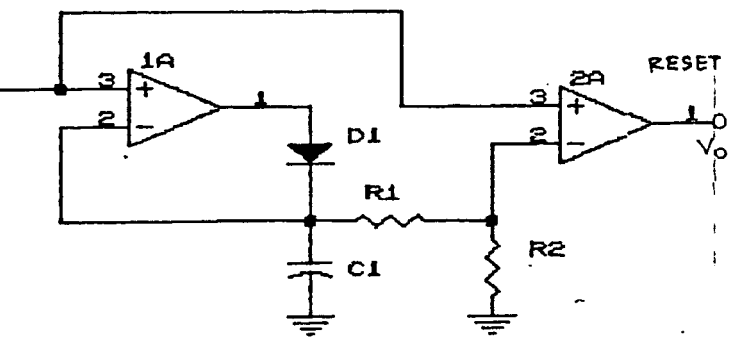
อัตราขยายโวลท์เตจ ที่ ความถี่ f_o(H) $= (R_3C_2)/(R_1(C_1+C_2))$

ค่าความถี่แบนด์พาส $f_o = (2*3.14)^{-1}((1/R_1+1/R_2)/R_3C_1C_2)^{0.5}$

ค่า Q FACTOR $= (R_3(1/R_1+1/R_2))/((C_2/C_1)^{0.5}+(C_1+C_2)^{0.5})$

3.11 <u>วงจรตรวจจับยอดคลื่น</u> (PEAK DETECTOR)

เป็นวงจรที่จะตรวจจับยอดคลื่นและเปลี่ยนเป็นสัญญาณพัลซ์ โดยวงจรนี้จะใช้ออปแอมป์ 2 ตัวดังรูป จะเห็นว่าออปแอมป์ A1จะทำหน้าที่เป็น HALF WAVE RECTIFIER ทำให้มีกระแสไหลสะสมประจุ C และ C จะคายอยู่ตลอดเวลาทำให้ศักดาไฟฟ้าที่คร่อม C เป็นระดับที่จะนำมาใช้ในการเปรียบเทียบกับสัญญาณอินพุท หากต้องการให้ศักดาไฟฟ้าที่คร่อม C มีค่าสูงก็จะกำหนดให้ R มีค่าสูงด้วย และออปแอมป์ตัวที่ 2 ทำงานเป็นวงจรเปรียบเทียบแรงดัน(COMPARATOR) เมื่ออินพุทขา – เป็นศักดาไฟฟ้าเฉลี่ย และ

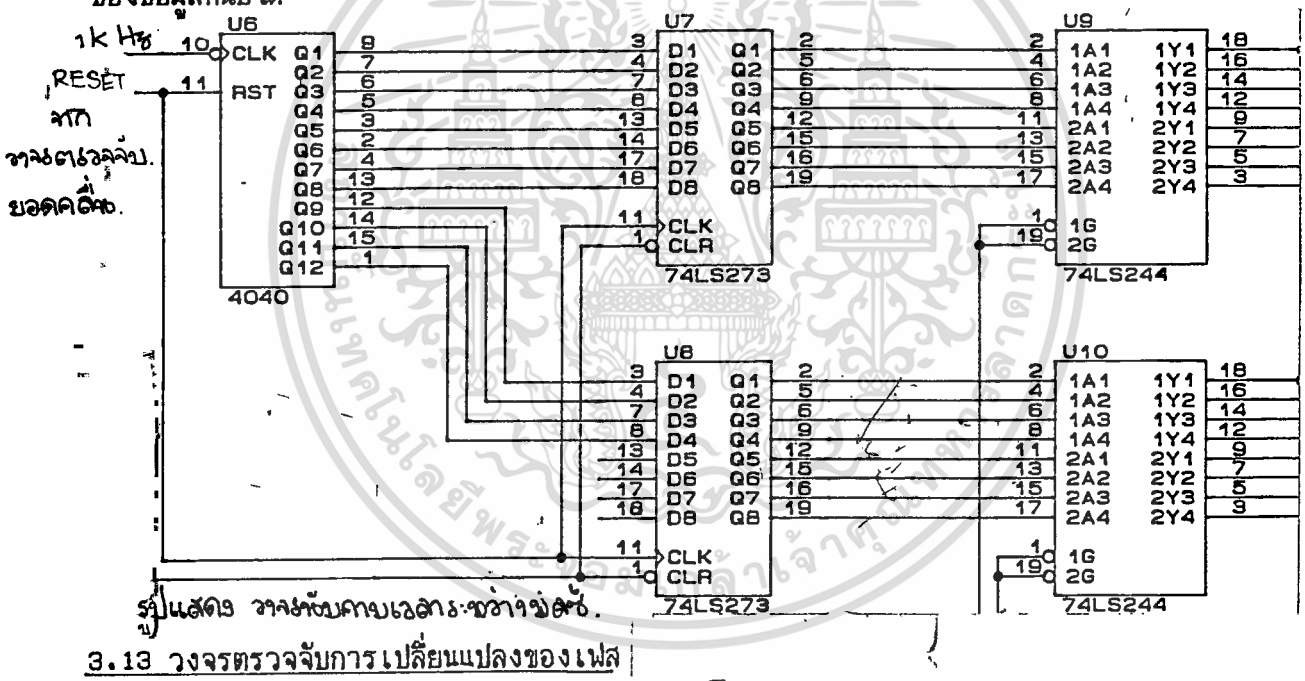


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา + จะต่อกับอินพุทดังนั้นถ้าอินพุทมีสัญญาณ Q-R-S เข้ามาจะทำให้เอาพุท ที่ได้มีลักษณะเป็นพัลซ์

3.12 วงจรนับคาบเวลาระหว่างพัลซ์

วงจรนับคาบเวลาประกอบด้วย IC COUNTER และแลทช ข้อมูลโดยใช้ IC D FLIP FLOP สัญญาณที่ป้อนให้กับวงจรนับ เป็นสัญญาณพัลซ์ที่ได้มาจากวงจรตรวจจับยอดคลื่น เป็นสัญญาณ RESET ให้วงจรนับ เคลียร์ข้อมูลเป็นศูนย์หมด และเริ่มนับข้อมูลใหม่โดยมีความถี่ที่ใช้นับเท่ากับ 1KHz และจะนับต่อไปเรื่อย ๆ จนกว่าจะมีสัญญาณพัลซ์ลูกต่อไป ซึ่งสัญญาณพัลซ์ลูกต่อมานั้นจะเป็น CLOCK ให้ IC D-FLIP-FLOP แลทชข้อมูลไว้ก่อนที่จะมีการ RESET ข้อมูลใน IC COUNTER การอ่านข้อมูลจากวงจรนับจะทำได้โดยให้ไมโครโปรเซสเซอร์ อ่านข้อมูลออกจาก IC BUFFER 74244 โดย PORT 60 เป็นข้อมูลไบท์ต่ำของข้อมูลที่นับได้ และ PORT 61 เป็นข้อมูลไบท์สูงของข้อมูลที่นับได้



รูปแสดง วงจรนับคาบเวลาระหว่างพัลซ์

3.13 วงจรตรวจจับการเปลี่ยนแปลงของเฟส

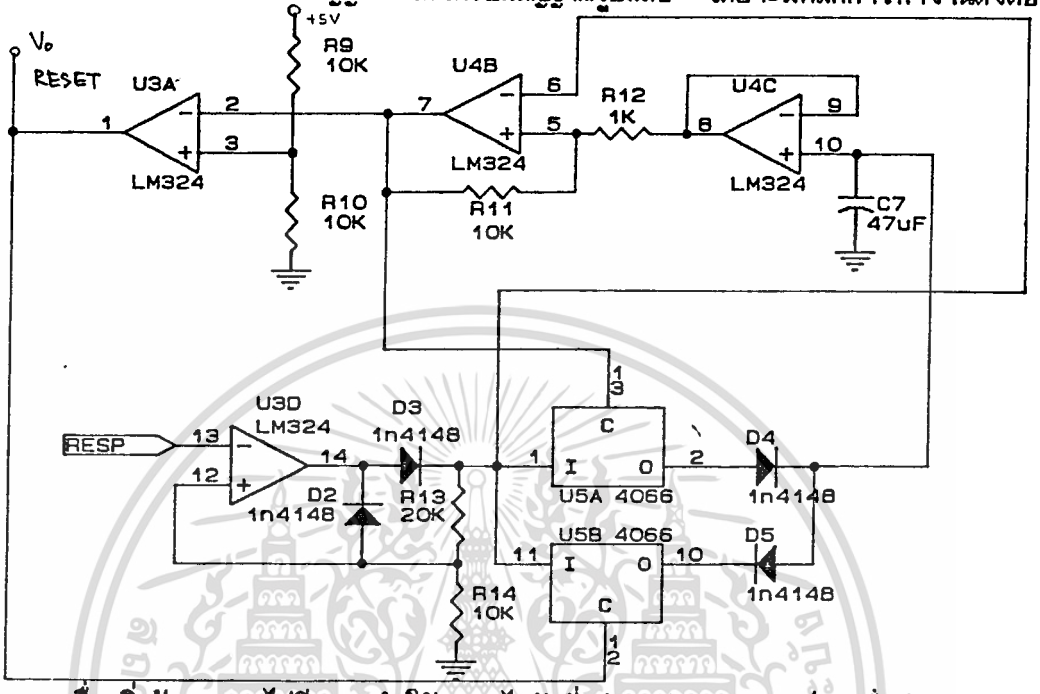
วงจรตรวจจับการเปลี่ยนแปลงเฟสของสัญญาณจะประกอบด้วยวงจรต่างๆ ได้แก่วงจรเร็คติไฟเออร์ วงจรเปรียบเทียบแรงดัน (COMPARATOR) และวงจรโมโนสเตเบิ้ล มัลติไวเบเตอร์ วงจรนี้จะเปลี่ยนเฟสของสัญญาณหายใจให้เป็นสัญญาณพัลซ์ โดยมีหลักการทำงานของวงจรภาคต่างๆดังนี้

วงจรเร็คติไฟเออร์ จะใช้เป็นวงจรนอนอินเวอร์สติ้ง ฮาฟเวฟ เร็คติไฟเออร์ (NONINVERTING HALFWAVE RECTIFIER) การทำงานของวงจรนี้จะมีอยู่ 2 ช่วงคือ

กรณีที่อินพุทเป็นบวก ทำให้ไดโอด D1 เป็นรีเวอร์สไบอัส (REVERSE BIAS) และไดโอด D2 เป็นฟอร์เวิร์ดไบอัส (FORWARD BIAS) ดังนั้นทำให้อัตราการขยายของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

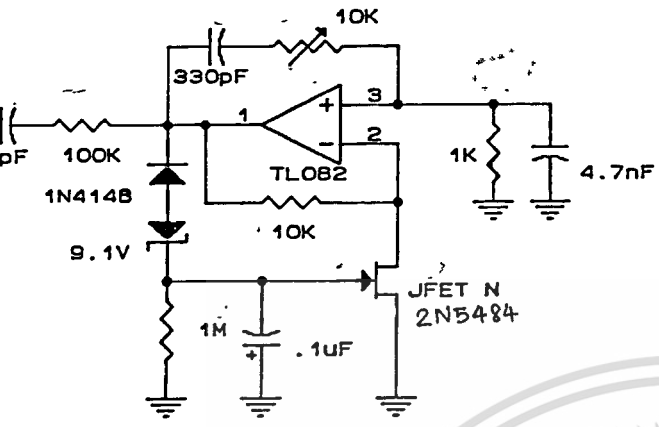
วงจรเท่ากับ $1+(R_f/R_1)$ และในกรณีที่อินพุทเป็นลบ จะทำให้ไดโอด D1 เป็น ฟอร์เวิร์ดไบอัส และไดโอด D2 เป็นรีเวอร์สไบอัส อัตราขยายของวงจรจะเป็น 0 และสัญญาณเอาพุทจะต่อเข้ายังวงจรต่อไป เพื่อเปลี่ยนสัญญาณที่ได้ให้เป็นสัญญาณรูปพัลซ์ โดยจะมีหลักการทำงานดังต่อไปนี้



เมื่อเริ่มต้น C จะไม่มีประจุทำให้ศักดาไฟฟ้าที่คร่อมอยู่เท่ากับ ศูนย์ เมื่อมีอินพุทเข้ามาจะทำให้เอาพุทของออปแอมป์ A_1 เป็น ศูนย์ และเอาพุทของออปแอมป์ A_2 เป็น บวก ทำให้อนาลอกสวิทช์ (ANALOG SWITCH) S_1 OFF และ S_2 ON จะทำให้มีกระแสไหลไปสะสมใน C จนกระทั่งสัญญาณอินพุทเริ่มมีขนาดลดลง จะทำให้ศักดาไฟฟ้าที่ขาบวกของออปแอมป์ A_2 มากกว่าขาลบ จะทำให้เอาพุทของ A_2 เป็นบวก และที่เอาพุทของออปแอมป์ A_3 จะเปลี่ยนเป็น ศูนย์ ดังนั้น S_1 จะ ON และ S_2 จะ OFF ซึ่งเป็นการคายประจุที่อยู่ใน C จะเห็นว่าเอาพุทที่ได้มีลักษณะเป็นพัลซ์ที่มีขนาดกว้าง จึงต้องนำไปผ่านวงจร โมโนสเตเบิ้ล เพื่อลดความกว้างของพัลซ์ จากนั้นก็จะนำสัญญาณที่ได้ไปป้อนเข้าสู่วงจรนับต่อไป เหมือนวงจรนับของวงจรวัดอัตราการเต้นของหัวใจ แต่จะแตกต่างกันแต่เพียงความถี่ของสัญญาณพัลซ์ที่ป้อนให้วงจรนับเท่านั้น ในวงจรวัดอัตราการหายใจจะใช้พัลซ์ที่มีความถี่ เท่ากับ 500 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.14 วงจรกำเนิดความถี่รูปซายน์ (SINE WAVE GENERATOR)



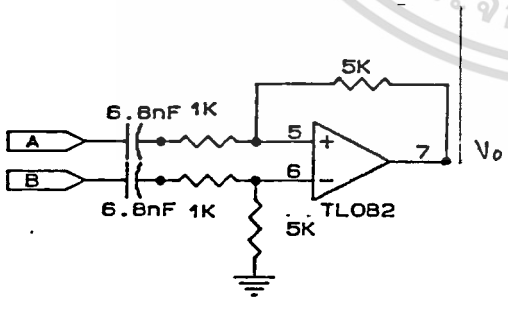
วงจรกำเนิดความถี่สัญญาณรูปซายน์ที่นำมาใช้เป็นวงจรแบบเวียนบริดจ์ (WEIN - BRIDGE) เนื่องจากมีความเพี้ยนต่ำ (LOW DISTORTION) จากรูป ความต้านทาน R_1, R_2 และตัวเก็บประจุ C_1, C_2 จะทำหน้าที่เป็นตัวกำหนดความถี่ โดยความถี่ที่ต้องการคำนวณได้จาก

$$f = 1/(R_1 R_2 C_1 C_2)^{1/2}$$

ข้อดีของวงจรแบบนี้คือ มีวงจรควบคุมขนาดของสัญญาณโดยอัตโนมัติ (AGC) สำหรับหลักการทำงานของวงจรคือ เมื่อ เอาพุทมีขนาดของสัญญาณใหญ่กว่า $2(V_z+V_D)$ จะทำให้ซีเนอร์ไดโอดเกิดการเบรคดาวน์ (ZENER BREAKDOWN) และมีกระแสไหลผ่านตัวไดโอดทั้งสอง ไปสะสมที่ตัวเก็บประจุ C_3 เกิดศักดาไฟฟ้าไปไบอัสเฟ็ท เพื่อความคุมอัตราขยายลูปปิดของออปแอมป์ เพื่อให้มีขนาดของสัญญาณที่เอาพุทคงที่ สำหรับ R_3, C_3 ทำหน้าที่เป็นตัวปรับเวลาการตอบสนองของสัญญาณ

3.15 วงจรขยายความแตกต่าง

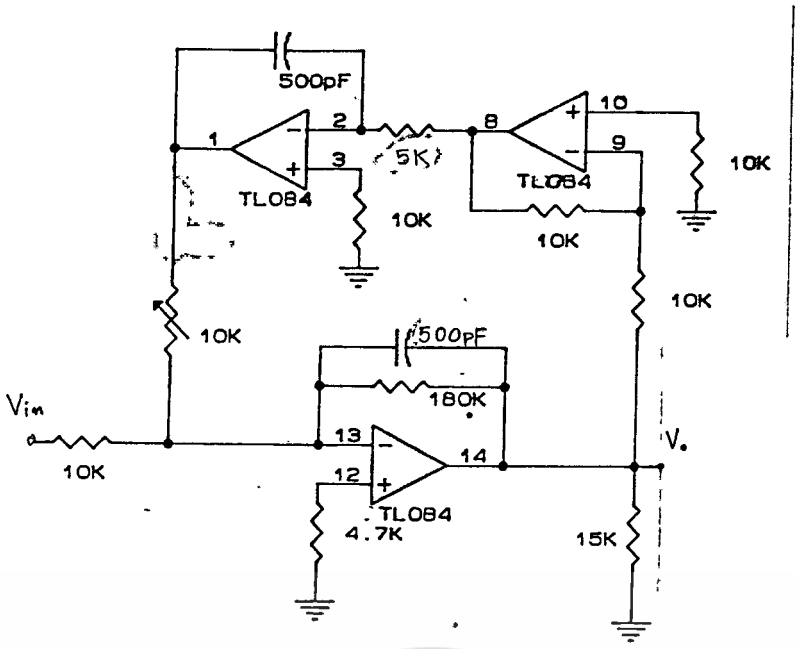
จะเห็นว่าต่างจากวงจรขยายความแตกต่างที่ใช้กับสัญญาณไฟฟ้าหัวใจ เนื่องจาก สัญญาณหายใจที่ได้รับมาเป็นสัญญาณแบบแอมปลิจูดมอดดูเลชั่น (AMPLITUDE MODULATION) กับความถี่พาหะ (CARRIER) 60 KHz ด้วย ที่อินพุททั้งสองจึงจำเป็นต้องมี C_1, C_2 เพื่อขยายเฉพาะสัญญาณหายใจ สำหรับสัญญาณที่ป้อนเข้าที่อินพุททั้งสอง มาจากเอาพุทของวงจรขยายความแตกต่างแบบบัฟเฟอร์ในส่วนของวงจรขยายสัญญาณหัวใจ



3.16 วงจรแบนพาสฟิลเตอร์

สาเหตุที่เลือกใช้วงจรแบนพาสฟิลเตอร์แบบ สเตทแวริเอเบิ้ล (STATE VARIABLE BANDPASS FILTER) เนื่องจากสามารถปรับความถี่แบนพาสและแบนด์วิดท์ได้อย่างอิสระต่อกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การปรับความถี่แบนด์พาสทำได้โดยปรับค่าความต้านทานชนิดปรับค่าได้ R_{F2} ส่วนแบนด์วิดท์ปรับได้จาก ตัวต้านทานชนิดปรับค่าได้ R_G

-อัตราขยายสัญญาณ $A_O = -R_G/R_G$

-ความถี่แบนด์พาส $f_P = (R_{F1}R_{F2}C_{F1}C_{F2})^{-1/2}$

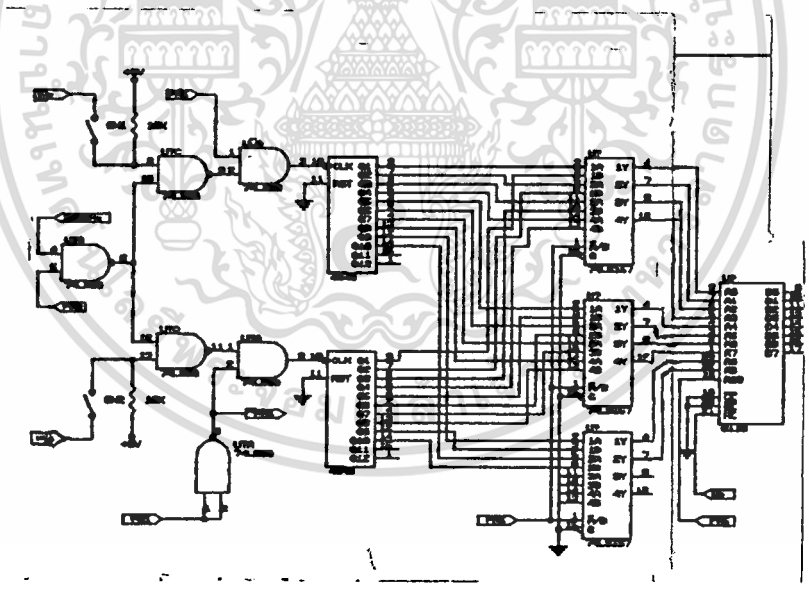
-แบนด์วิดท์ $BW = R_GC_{F2}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.17 วงจรหน่วยความจำ

วงจรหน่วยความจำจะประกอบด้วย ส่วนของหน่วยความจำชนิด RAM , วงจรภาคมัลติเพล็คซ์ (MULTIPLEX) , วงจรนับเวลา (COUNTER)และวงจรส่วนที่เป็นเกท(GATE) โดยมีหลักการทำงานคือ เมื่อมีสัญญาณควบคุม A_0 เป็น 1 จะทำให้ สัญญาณนาฬิกา (CLOCK) ความถี่ 250 KHz ผ่าน แอนด์เกทตัวที่ 1 จากนั้นสัญญาณ A_5 จะเป็นตัวเลือกให้สัญญาณพัลซ์ ความถี่ 250 KHz ผ่านไปยังวงจรนับของช่องสัญญาณใดช่องสัญญาณหนึ่งในจำนวน 2 ชุด เมื่อมีสัญญาณพัลซ์ความถี่ 250 KHz เข้าสู่วงจรนับซึ่งจะนับเป็นแบบไบนารี่ โดยจำนวนของพัลซ์ที่ไม่ถูกนับรวมกับพัลซ์ที่เกิดจากสัญญาณเขียน (WRITE) จะมีจำนวน 1024 ลูก วงจรนับแต่ละภาคจะนับอิสระต่อกัน โดยที่ชุดบนจะเป็นช่องสัญญาณ A และชุดล่างก็จะเป็นของช่องสัญญาณ B

ส่วนวงจรมัลติเพล็คซ์ จะใช้ ไอซีเบอร์ 74157 ทำหน้าที่เป็นเลือกสัญญาณข้อมูลจากวงจรนับเพื่อไปเป็นแอดเดรสให้ RAM โดยสัญญาณ A_5 จะเลือกว่าจะเป็นข้อมูลจากวงจรนับชุดใด

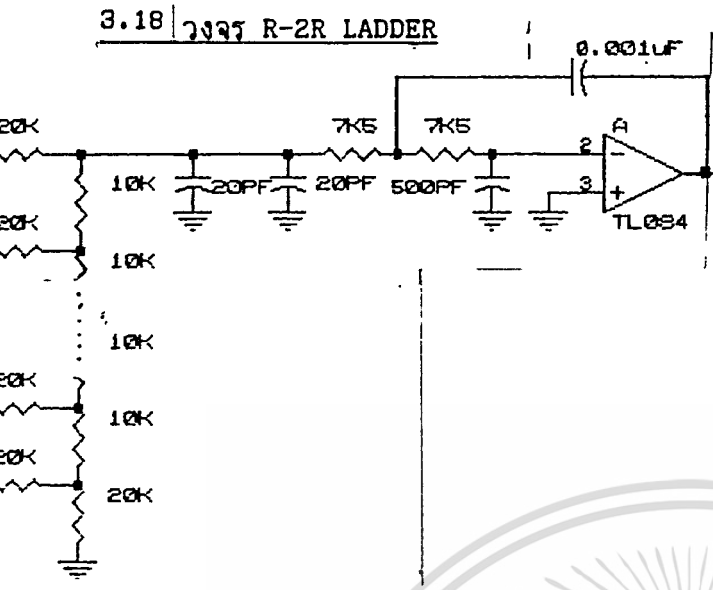


รูปแสดง วงจรหน่วยความจำ

และในวงจรเกทจะมีอินพุทของพัลซ์ ที่เกิดจากการเขียนข้อมูลลงในหน่วยความจำแรม ซึ่งลักษณะการทำงานของหน่วยความจำชนิดนี้ คือจะมีการอ่านข้อมูลจากหน่วยความจำเป็นจำนวน 1024 ไบท์ก่อน จากนั้นจึงจะเขียนข้อมูลลงไปเป็นจำนวน 1 ไบท์ (เป็นการทำงานต่อหนึ่งช่องสัญญาณ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.18 วงจร R-2R LADDER

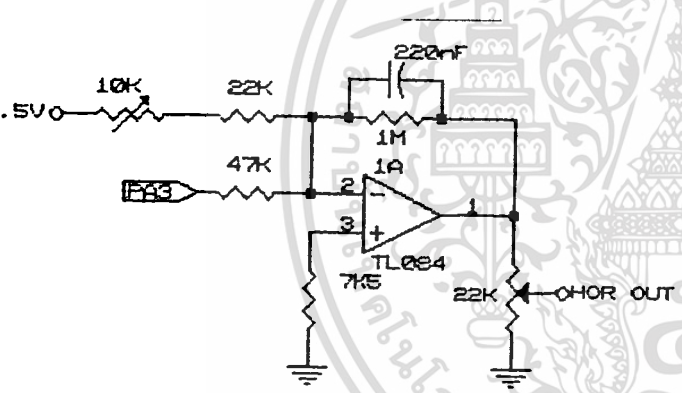


วงจรส่วนนี้จะทำหน้าที่เปลี่ยนสัญญาณดิจิตอลไปเป็นสัญญาณอนาลอก โดยมีความสัมพันธ์ระหว่างเอาพุทกับอินพุท ดังสมการนี้

$V_o = V_{in} (D_7/2 + D_6/4 + \ldots + D_1/128 + D_0/256)$

โดยที่ D_0-D_7 เป็น 1 หรือ 0

3.19 วงจรสร้างสัญญาณราสเตอร์



สัญญาณราสเตอร์ที่สร้างมีความถี่ 62.5 KHz สัญญาณนี้ถูกสร้างโดยการนำเอาสัญญาณนาฬิกาความถี่ 125 KHz มาผ่านวงจรหารสอง (โดยใช้ JK-FLIP FLOP) จากนั้นจะนำสัญญาณ 62.5 KHz ซึ่งมีลักษณะเป็นรูปสี่เหลี่ยม ไปผ่านวงจรอินทิเกรท เพื่อเปลี่ยนให้เป็นสัญญาณรูปสามเหลี่ยม จากรูปความต้านทาน R_3 ประมาณ 10 M ใช้ในการให้ไบอัสแก่ออปแอมป์ ส่วนความต้านทานปรับค่าได้ R4 จะเป็นตัวปรับค่าดีซีออฟเซ็ทของสัญญาณเอาพุท

วงจรดังกล่าวสามารถแสดงด้วยสมการ

$$Vo = -(1/R_1C_f \int V_{in} dt$$

INTEGRATOR CROSSOVER FREQUENCY: $f_1 = 1/2\pi R_1C_f$

ส่วนวงจรสร้างสัญญาณรูปฟันเลื่อย ที่ใช้ในส่วนสแกนจอภาพในแนวนอน จะสร้างโดยใช้สัญญาณอินพุทที่มีดิวตี้ ไซเคิล ตามต้องการป้อนเข้าไปยังวงจรอินทิเกรท ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.20 การทำงานของส่วนควบคุม

ส่วนควบคุมการทำงานของเครื่องวัดสัญญาณไฟฟ้าและหายใจ 2 ช่องสัญญาณจะใช้ไมโครโปเซสเซอร์ โดยจะสร้างสัญญาณควบคุมการทำงานต่าง ๆ ได้แก่

ส่วนสร้างสัญญาณฟันเลื่อย (SAWTOOTH) สำหรับขดลวดในแนวนอน

ส่วนสร้างสัญญาณควบคุมการทำงานของวงจรแปลงสัญญาณไฟฟ้าเป็นสัญญาณดิจิตอล

ส่วนสร้างสัญญาณควบคุมสำหรับการอ่านข้อมูลในหน่วยความจำมาใช้และการเขียนข้อมูลในหน่วยความจำ

ส่วนสร้างสัญญาณควบคุมการแสดงอักษรบนจอภาพ

ส่วนสร้างสัญญาณควบคุมการมัลติเพลกซ์ ของสัญญาณสำหรับขดลวดในแนวดิ่ง

ไมโครโปรเซสเซอร์ยังทำงานอื่น ๆ ได้แก่การนำข้อมูลจากวงจรนับคาบเวลาระหว่างสัญญาณ มาคำนวณหาอัตราการเต้นหรืออัตราการหายใจ ของสัญญาณโดยการทำงานต่าง ๆ จะใช้โปรแกรมในการสร้างสัญญาณควบคุมและคำนวณหาค่าต่าง ๆ

3.21 วงจรควบคุมการทำงาน

วงจรควบคุมจะใช้เป็นไมโครโปรเซสเซอร์ โดยจะใช้ Z-80 ที่มีความถี่ของสัญญาณนาฬิกา = 40 MHz และจะใช้โปรแกรมในการสร้างสัญญาณโดยจะมีวงจรของส่วนควบคุมที่เพิ่มขึ้นจากวงจรของไมโครโปรเซสเซอร์ Z-80 ดังรูป

ซึ่งจะมีการกำหนดค่าต่าง ๆ สำหรับการเริ่มทำงานของโปรแกรมดังนี้

PORT F3 เป็น CONTROL WORD ของ 8255

F0 เป็น PORT A ของ 8255

F1 เป็น PORT B ของ 8255

F2 เป็น PORT C ของ 8255

PORT 60 เป็นข้อมูล LOW BYTE ของคาบเวลาระหว่างสัญญาณไฟฟ้าหัวใจ

PORT 61 เป็นข้อมูล HIGH BYTE ของคาบเวลาระหว่างสัญญาณไฟฟ้าหัวใจ

PORT 62 เป็นข้อมูล LOW BYTE ของคาบเวลาระหว่างสัญญาณหายใจ

PORT 63 เป็นข้อมูล HIGH BYTE ของคาบเวลาระหว่างสัญญาณไฟฟ้าหายใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้ IX = 1800

IY = 1900

ADDRESS 1831	เป็นค่าสำหรับการหาค่าเฉลี่ยของสัญญาณ
IX+0	เก็บข้อมูลที่อ่านได้จาก PORT 60
IX+1	เก็บข้อมูลที่อ่านได้จาก PORT 61
IX+2	เก็บข้อมูลที่อ่านได้จาก PORT 62
IX+3	เก็บข้อมูลที่อ่านได้จาก PORT 63
IX+4	เก็บข้อมูลของ LOW BYTE อัตราการเต้นของหัวใจสะสม
IX+5	เก็บข้อมูลของ HIGH BYTE อัตราการเต้นของหัวใจสะสม
IX+6	เก็บข้อมูลของ LOW BYTE อัตราการเต้นของหายใจสะสม
IX+7	เก็บข้อมูลของ HIGH BYTE อัตราการเต้นของหายใจสะสม
IX+10H	เก็บข้อมูลหลักร้อยของอัตราการเต้นของสัญญาณไฟฟ้าหัวใจ
IX+11H	เก็บข้อมูลหลักสิบของอัตราการเต้นของสัญญาณไฟฟ้าหัวใจ
IX+12H	เก็บข้อมูลหลักหน่วยของอัตราการเต้นของสัญญาณไฟฟ้าหัวใจ
IX+13H	
IX+14H	
IX+15H	เก็บข้อมูลสำหรับแสดงคำว่า " ครั้ง:นาที H "
IX+16H	
IX+17H	
IY+0	เก็บข้อมูล LOW BYTE ของค่าเฉลี่ยของคาบเวลาของอัตราการเต้นของหัวใจ
IY+1	เก็บข้อมูล HIGH BYTE ของค่าเฉลี่ยของคาบเวลาของอัตราการเต้นของหัวใจ
IY+2	เก็บข้อมูล LOW BYTE ของค่าเฉลี่ยของคาบเวลาของอัตราการเต้นของหายใจ
IY+3	เก็บข้อมูล HIGH BYTE ของค่าเฉลี่ยของคาบเวลาของอัตราการเต้นของหายใจ
IY+4	เก็บข้อมูล LOW BYTE ของค่าเฉลี่ยอัตราการเต้นของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวใจ (เป็นเลขฐาน16)

IY+5 เก็บข้อมูล HIGH BYTE ของค่าเฉลี่ยอัตราการเต้นของหัวใจ (เป็นเลขฐาน16)

IY+6 เก็บข้อมูล LOW BYTE ของค่าเฉลี่ยอัตราการเต้นของหายใจ (เป็นเลขฐาน16)

IY+7 เก็บข้อมูล HIGH BYTE ของค่าเฉลี่ยอัตราการเต้นของหายใจ (เป็นเลขฐาน16)

IY+8 เก็บข้อมูลหลักสิบและหลักหน่วยของอัตราการเต้นของหัวใจ

IY+9 เก็บข้อมูลหลักร้อยและหลักหน่วยของอัตราการเต้นของหัวใจ

IY+ØAH เก็บข้อมูลหลักสิบและหลักหน่วยของอัตราการเต้นของหายใจ

IY+ØBH เก็บข้อมูลหลักร้อยและหลักหน่วยของอัตราการเต้นของหายใจ

IY+1ØH เก็บข้อมูลหลักร้อยสำหรับแสดงค่าอัตราการหายใจ บนจอภาพ

IY+11H เก็บข้อมูลหลักสิบสำหรับแสดงค่าอัตราการหายใจ บนจอภาพ

IY+12H เก็บข้อมูลหลักหน่วยสำหรับแสดงค่าอัตราการหายใจ บนจอภาพ

IY+13H

IY+14H

IY+15H เก็บข้อมูลสำหรับแสดงคำว่า " ครั้ง:นาที R "

IY+16H

IY+17H

และ PORT A ของ 8255 จะเป็นสัญญาณควบคุมโดยจะมีการกำหนดสัญญาณต่าง ๆ ดังนี้

บิท Ø เป็นสัญญาณสำหรับ อ่านคำจากหน่วยความจำเพื่อแสดงผลออกจอภาพ

1 เป็นสัญญาณสำหรับ ให้มีการแสดงตัวอักษรออกทางจอภาพ

2 เป็นสัญญาณสำหรับ การกำหนดให้แสดงสัญญาณของทางจอภาพ

3 เป็นสัญญาณสำหรับสร้างสัญญาณรูปฟันเลื่อยในขดลวดแนวนอน

4 สัญญาณสำหรับกำหนดให้มีการแปลงค่าของสัญญาณไฟฟ้าเป็นดิจิตอล

5 สัญญาณสำหรับกำหนดให้มีการเลือกช่องของสัญญาณ

6 สัญญาณสำหรับกำหนดให้มี การเขียนข้อมูลดิจิตอลลงในหน่วยความจำ

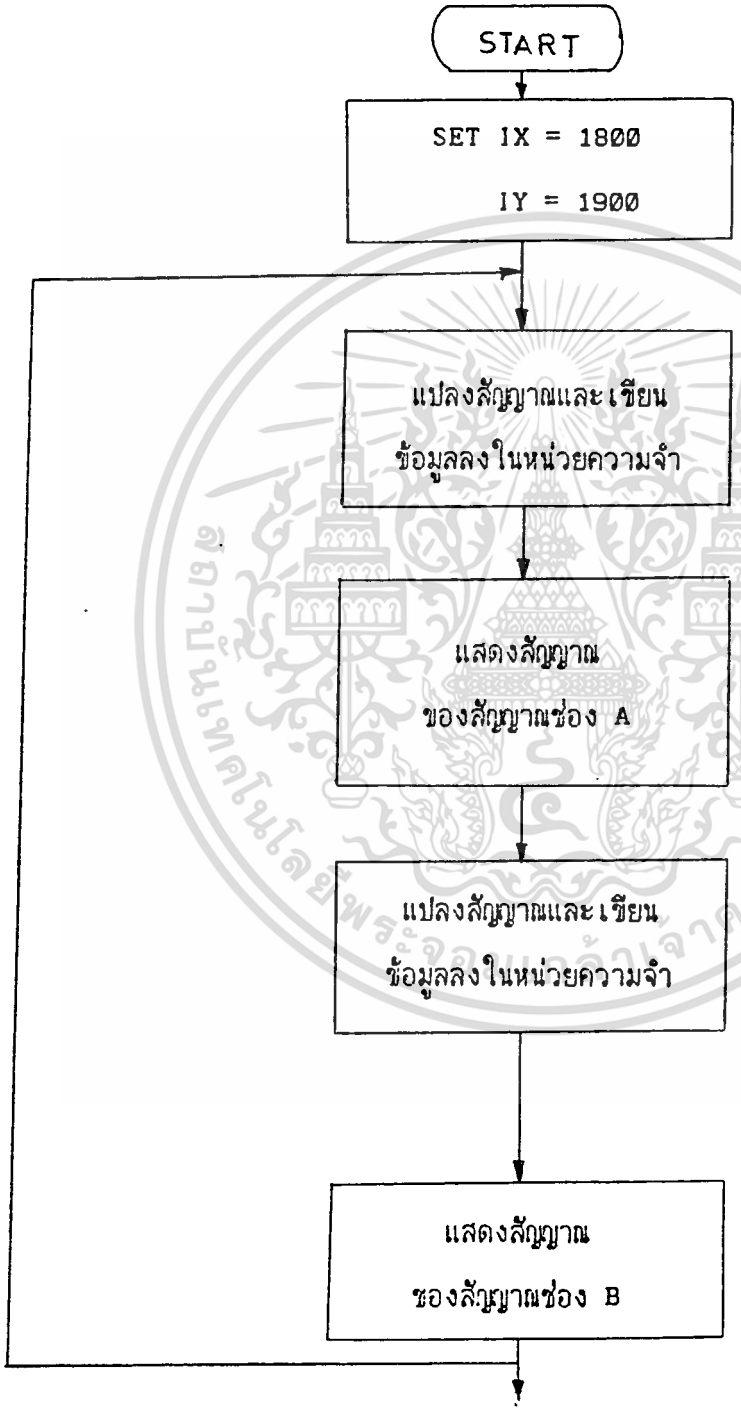
7 สัญญาณสำหรับการกำหนดให้ สัญญาณราสเตอร์ทำงานกับส่วนสัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PORT B ของ 8255 เป็นข้อมูลสำหรับแสดงตัวอักษรบนจอภาพโดยใช้

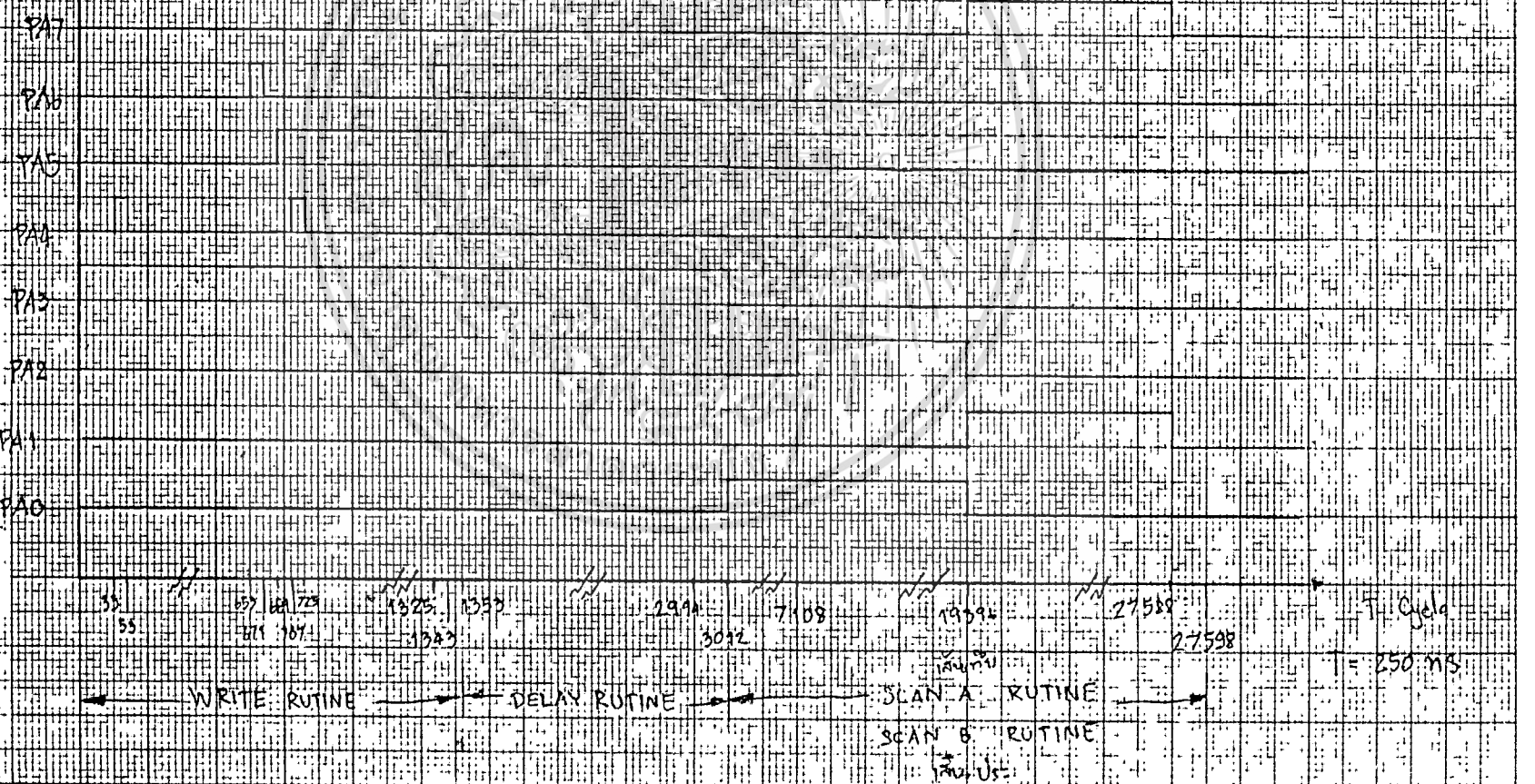
บิท 0,1,2,3,4 เป็นตัวกำหนดค่าให้วงจรสร้างสัญญาณภาพ

การทำงานของโปรแกรมที่ใช้งาน (FLOW CHART)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงสัญญาณควบคุม สกิโมไมโครไมโครเซอร์



โปรแกรม

```
                LD      IX , 1800H
                LD      IY , 1900H
                LD      A , 81H          ; SET PORT 8255
                OUT     ( F3 ) , A
                LD      A , 08H
                OUT     ( F0 ) , A
        LOOP    CALL    WRITE
                CALL    DELAY
                CALL    SCAN A
                JR      NEXT
        NEXT :  CALL    WRITE
                CALL    DELAY
                CALL    SCAN B
                JR      LOOP
; WRITE SUBRUTINE
                LD      A , 18H
                OUT     ( F0 ) , A
                LD      A , 08H
                OUT     ( F0 ) , A
                LD      B , 24H
        A1 :    DEC     B
                JR      NZ , A1
                LD      A , 48J
                OUT     ( F0 ) , A
                LD      A , 08H
                OUT     ( F0 ) , A
                LD      A , 28H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                OUT     ( FØ ) , A
                LD      A , 38H
        A2 :    DEC     B
                JR      NZ , A2
                NOP
                LD      A , 68H
                OUT     ( FØ ) , A
                LD      A , 28H
                OUT     ( FØ ) , A
                RET
; DELAYSUBRUTINE
                LD      B , 1AH
        A3 :    NOP
                DJ      NZ , A3
                LD      B , 49H
        A4 :    DEC     B
                JR      NZ , A4
                RET
SCAN A SUBRUTINE
                LD      A , Ø1H
                OUT     ( FØ ) , A
                LD      B , 1EH
                DEC     B
                JR      NZ , A
                CALL    DELAY1
                LD      A , Ø5H
                OUT     ( FØ ) , A
                CALL    CHECK-COUNT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        JR    NZ , NEXT1
        CALL  READ _DATA
        CALL  AVG_HEART
        CALL  AVG_RESP
        CALL  HEART_RATE
        CALL  HEART_BCD
        CALL  HEART_DISPLAY
NEXT 1:
        LD    B , B0H
A5:     NOP
        DJNZ  A5
        LD    B , C1H
A6:     DEC   B
        JR    NZ , A6
        LD    A , ( IX+10H )
        OUT   ( F1 ) , A
        LD    A , 82H
        OUT   ( F0 ) , A
        LD    HL , 1811H
        LD    B , 07H
A8:     LD    C , 3CH
A7:     DEC   C
        JR    NZ , A7
        LD    A , ( HL )
        OUT   ( F1 ) , A
        INC   HL
        DJNZ  A8
        LD    B , 48H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
A9:     DEC     B
        JR      NZ , A9
        SET     Ø , ( HL )
        LD      A , Ø8H
        OUT     ( FØ ) , A
        RET
SCAN B SUBROUTINE
        LD      A , 21H
        OUT     ( FØ ) , A
        LD      B , 1EH
B1:     DEC     B
        JR      NZ , B1
        CALL    DELAY1
        LD      A , 25H
        OUT     ( FØ ) , A
        CALL    CHECK_COUNT
        JR      NZ , NEXT2
        CALL    READ_DATA
        CALL    AVG_HEART
        CALL    AVG_RESP
        CALL    AVG_RATE
        CALL    RESP_BCD
        CALL    RESP_DISPLAY
        LD      B , AFH
B2:     NOP
        DJNZ    B2
        LD      B , C2H
B3:     DEC     B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD      H , ( IX+5 )
                LD      E , L
                LD      D , H
                LD      B , 04H
        C3:     SRL     D
                RR      E
                DJNZ    C3
                XOR     A
                SBC     HL , DE
                LD      E , ( IX+0 )
                LD      D , ( IX+1 )
                ADC     HL , DE
                LD      ( IX+4 ) , L
                LD      ( IX+5 ) , H
                LD      B , 04H
        C4:     SRL     H
                RR      L
                DJNZ    C4
                LD      ( IY+0 ) , L
                LD      ( IY+1 ) , H
                RET
AVG_RESP SUBROUTINE
                LD      L , ( IX+6 )
                LD      H , ( IX+7 )
                LD      E , L
                LD      D , H
        C5:     SRL     D
                RR      E
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
:       JR      NZ , B3
        LD      A , ( IY+10H )
        OUT     ( F0 ) , A
        LD      A , A2H
        OUT     ( F0 ) , A
        LD      HL , 1911H
        LD      B , 07H
        LD      C , 3CH
B5:     DEC     C
B4:     JR      NZ , B4
        LD      A , ( HL )
        OUT     ( F1 ) , A
        INC     HL
        DJNZ    B5
        LD      B , 48H
B6:     DEC     B
        JR      NZ , B6
        SET     0 , ( HL )
        LD      A , 08H
        OUT     ( F0 ) , A
        RET
CHECK_COUNT SUBROUTINE
        LD      HL , 1830H
        LD      A , ( HL )
        DEC     A
        JR      Z , OUT
        LD      ( HL ) , A
        LD      B , C8H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
C1:     DEC     B
        JR      NZ , C1
        LD      B , B3H
C2:     DEC     B
        JR      NZ , C2
        NOP
        NOP
        NOP
        OR      0FH
        RET
OUT:    INC     HL
        LD      A , ( HL )
        DEC     HL
        LD      A , ( HL )
        AND     00H
        RET
READ_DATA SUBROUTINE
        IN      A , 60H
        LD      ( IX+0 ) , A
        LD      A , 61H
        LD      ( IX+1 ) , A
        LD      A , 62H
        LD      ( IX+2 ) , A
        LD      A , 63H
        LD      ( IX+3 ) , A
        RET
AVG_HEART SUBROUTINE
        LD      L , ( IX+4 )
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                DJNZ    C5
                XOR     A
                SBC     HL , DE
                LD      E , ( IX+2 )
                LD      D , ( IX+3 )
                ADC     HL , DE
                LD      ( IX+6 ) , L
                LD      ( IX+7 ) , H
                LD      B , 04H
C6:             SRL     H
                RR      L
                DJNZ    C6
                LD      ( IY+2 ) , L
                LD      ( IY+3 ) , H
                RET
HEART_RATE SUBROUTINE
                LD      E ,( IY+0 )
                LD      D , ( IY+1 )
                LD      A , E
                OR      D
                JR      Z , ST
                LD      C , 60H
                LD      A , EAH
                CALL    DIV _16
                LD      ( IY+4 ) , C
                LD      ( IY+5 ) , A
                RET
ST:             LD      B , 5AH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
C7:     DEC     B
        JR      NZ , C7
        LD      HL , 0000H
        LD      ( IY+4 ) , 00H
        LD      ( IY+5 ) , 00H
        RET
```

RESP_RATE SUBROUTINE

```
        LD      E , ( IY+2 )
        LD      D , ( IY+3 )
        LD      A , E
        OR      D
        JR      Z , ST13
        LD      C , 30H
        LD      A , 75H
        CALL    DIV_16
        LD      ( IY+6 ) , C
        LD      ( IY+7 ) , A
        RET
S1:     LD      B , 55AH
C8:     DEC     B
        JR      NZ , C8
        LD      HL , 0000H
        LD      ( IY+6 ) , 00H
        LD      ( IY+7 ) , 00H
        RET
```

HEART_DISPLAY SUBROUTINE

```
        LD      A , ( IY+8 )
        LD      B , A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                AND     ØFH
                LD      ( IX+12H ) , A
                LD      A , B
                SRL     A
                SRL     A
                SRL     A
                SRL     A
                LD      ( IX+11H ) , A
                LD      A , ( IY+9 )
                AND     ØFH
                LD      ( IX+1ØH ) , A
                LD      ( IX+13H ) , ØAH
                LD      ( IX+14H ) , ØBH
                LD      ( IX+15H ) , ØCH
                LD      ( IX+16H ) , ØDH
                LD      ( IX+17H ) , ØEH
                RET
RESP_DISPLAY SUBROUTINE
                LD      A , ( IY+ØAH )
                LD      B , A
                AND     ØFH
                LD      ( IY+12H ) , A
                LD      A , B
                SRL     A
                SRL     A
                SRL     A
                SRL     A
                LD      (IY+11H),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        LD      A,(IY+ØBH)
        AND     ØFH
        LD      (IY+1ØH),A
        LD      (IY+13H),ØAH
        LD      (IY+14H),ØBH
        LD      (IY+15H),ØCH
        LD      (IY+16H),ØDH
        LD      (IY+17H),ØFH
        RET
HEART BCD
        LD      A,(IY+4)
        LD      (182ØH),A
        LD      A,(IY+5)
        LD      (1821H),A
        CALL    HEX TO BCD
        LD      A,(1822H)
        LD      (IY+8),A
        LD      A,(1823H)
        LD      (IY+9),A
        RET
RESP BCD
        LD      A,(IY+6)
        LD      (182ØH),A
        LD      A,(IY+7)
        LD      (1821H),A
        CALL    HEX TO BCD
        LD      A,(1822H)
        LD      (IY+ØAH),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD      (IY+0AH),A
                LD      A,(1823H)
                LD      (IY+0BH),A
                RET
HEX TO BCD SUBRUTINE
                XOR     A
                LD      HL,1822H
                LD      (HL),A
                INC     HL
                LD      (HL),A
                LD      C,10H
LOOP:           LD      L,20H
                LD      B,02H
SHLB:           RL      (HL)
                INC     HL
                DJNZ    SHLB
                LD      L,22H
                LD      B,02H
BCDADJ:         LD      A,(HL)
                ADC     A,A
                DAA
                LD      (HL),A
                INC     HL
                DJNZ    BCDADJ
                DEC     C
                JR      NZ,LOOP
                RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIVE 16 SUBRUTINE:

```
            LD      HL,0000
            LD      B,10H
LOOP 1:     RL      C
            RLA
            ADC     HL,HL
            SBC     HL,DE
            JR      NC,AB1
            ADD     HL,DE
            JP      AB2
AB1:        NOP
            JR      AB2
AB2:        CCF
            DJNZ    LOOP1
            RL      C
            RLA
            RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ภาคขยายสัญญาณภาคแรก จะมีการแสดงสัญญาณที่จุดต่างๆดังต่อไปนี้

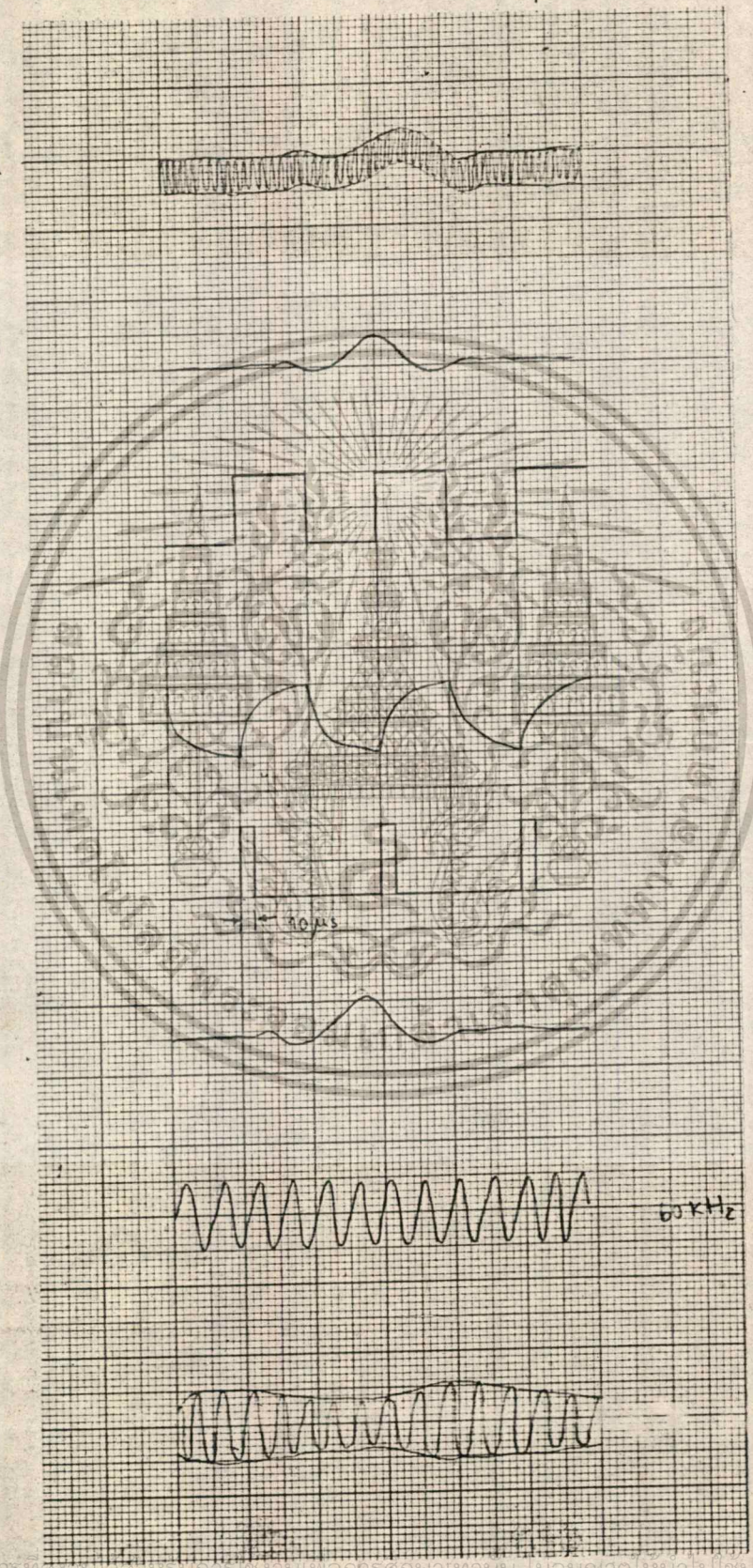
สัญญาณที่จุด A

สัญญาณที่จุด B

สัญญาณที่จุด C

สัญญาณที่จุด D

สัญญาณที่จุด E



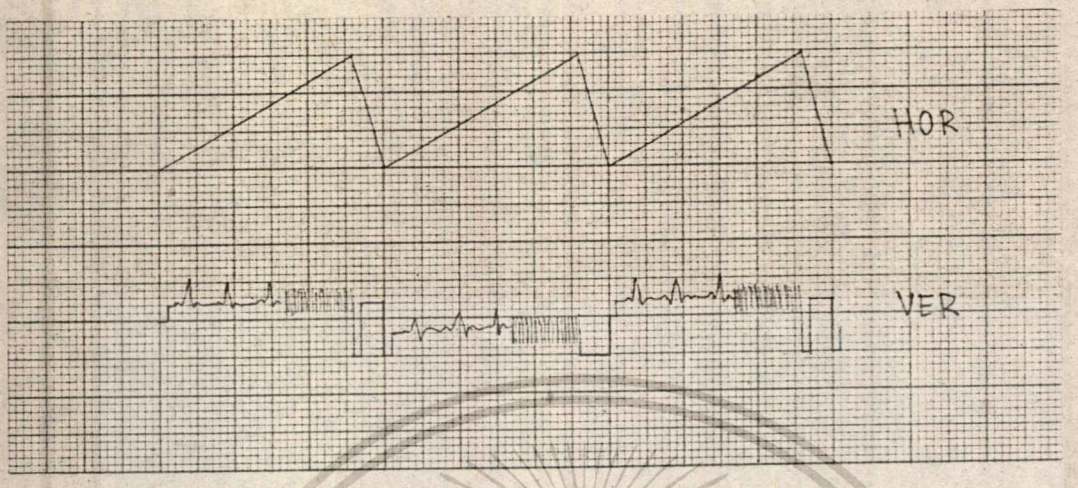
สัญญาณที่จุด F

สัญญาณที่จุด G

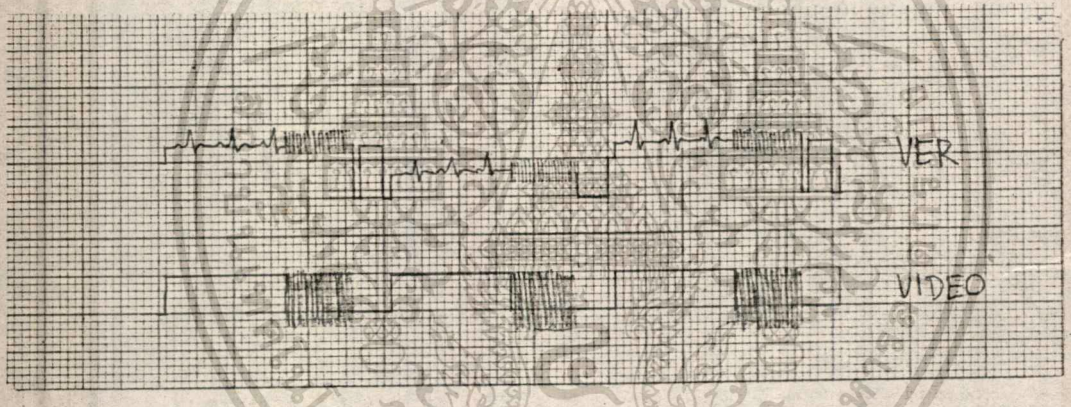
สัญญาณที่จุด H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

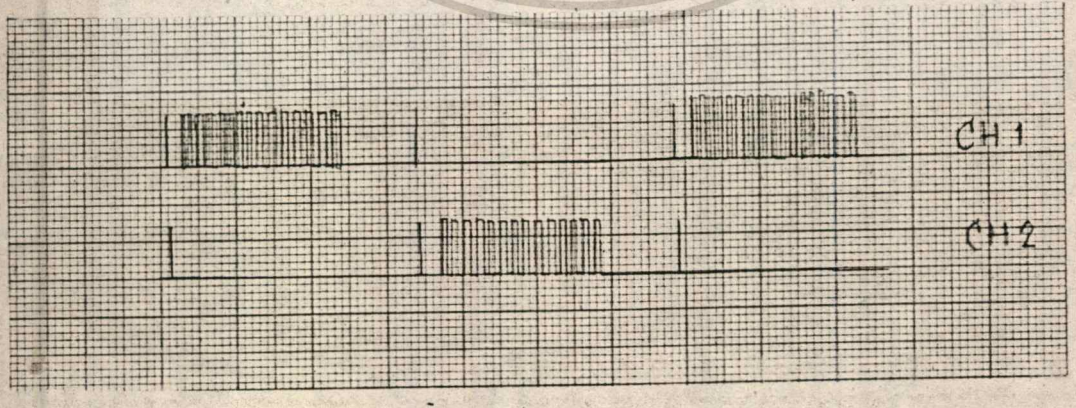
-ภาคแสดงสัญญาณไฟฟ้าออกจอภาพ มีรูปสัญญาณต่างๆดังต่อไปนี้



สัญญาณไฟฟ้าในแนวดิ่งกับสัญญาณไฟฟ้าในแนวราบ



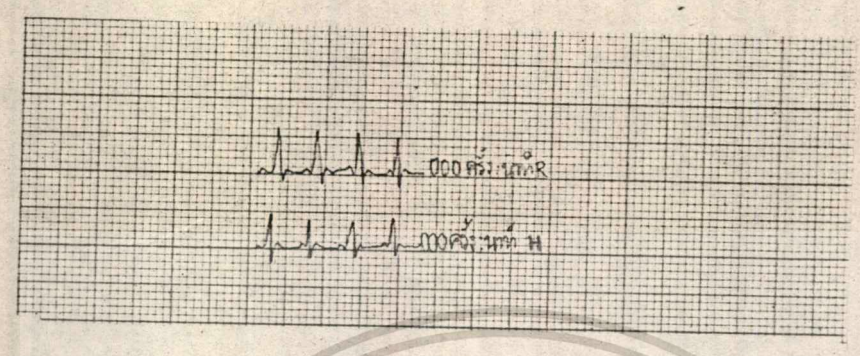
สัญญาณไฟฟ้าในแนวดิ่งกับสัญญาณวีดีโอ



สัญญาณไฟฟ้าของสัญญาณพลัซ์ของช่องที่ 1 กับช่องที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพที่จะปรากฏบนจอภาพ คือ



-ภาพที่ปรากฏบนจอภาพบริเวณริมของจอภาพจะมีอาการพลิ้ว เนื่องมาจากวงจรขยายกำลังของขดลวดหักเห เกิดการอิ่มตัวที่บริเวณริมของจอภาพ เพราะว่าไม่สามารถจ่ายแรงดันไฟฟ้าให้แก่ขดลวดได้เพียงพอ

-ส่วนสร้างสัญญาณวีดีโอ ไม่สามารถทำงานอักษรอยู่โดยไม่หมุนได้ โดยการใช้การทำงานของซอฟแวร์อย่างเดียวจึงเพิ่มวงจรบางส่วนเพื่อทำให้วงจรสามารถทำงานพร้อมกันได้

-ความถี่ของจอภาพปกติความถี่ในแนวนอนจะมีค่าเท่ากับ 15 KHz และความถี่ในแนวดิ่งจะเท่ากับ 50 KHz แต่ในปริญญานิพนธ์นี้ จะมีความถี่ในแนวนอนเท่ากับ 145 KHz โดยประมาณ

โดยคำนวณมาจากเวลาที่ใช้ในการแสดงสัญญาณแต่ละช่อง = $27608*(4*10^{6})^{-1}$

$= 6.902*10^{-3}$

ดังนั้นความถี่จะเท่ากับ 144.9 Hz

และความถี่ในแนวดิ่งจะเท่ากับ ความถี่ของสัญญาณราสเตอร์ คือ 62.5 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 สรุป

เครื่องแสดงสัญญาณไฟฟ้าหัวใจและหายใจ 2 ช่องสัญญาณ ได้พัฒนาขึ้นเพื่อใช้งานร่วมกับไมโครโปรเซสเซอร์ เพื่อให้ระบบสามารถทำงานได้ง่ายขึ้น และสามารถเปลี่ยนการทำงานของวงจรได้ง่าย โดยการพัฒนาทางด้านซอฟแวร์ ซึ่งง่ายเพราะไม่จำเป็นต้องออกแบบส่วนสร้างสัญญาณควบคุมใหม่หมด เนื่องจากเป็นระบบฮาดแวร์ ซึ่งเป็นการยากแก่การปรับปรุง

ปัญหาและข้อเสนอแนะเพื่อเป็นแนวทางในการพัฒนาระบบนี้มาใช้งาน คือ

1. เนื่องจากวงจรควบคุมเป็นไมโครโปรเซสเซอร์ ถ้าแหล่งจ่ายไฟเกิดมีปัญหาขึ้น เช่น ไฟดับ เป็นช่วงเวลาสั้นๆ จะทำให้ไมโครโปรเซสเซอร์หยุดการทำงาน ดังนั้นจำเป็นต้องมีการรีเซท และเริ่มให้โปรแกรมทำงานใหม่ จึงต้องออกแบบให้ไมโครโปรเซสเซอร์สามารถทำงานได้ทันทีเมื่อเกิดการรีเซท

2. เนื่องจากการแสดงตัวอักษรบนจอภาพนั้น ระบบต้องมีการทำงานที่พร้อมกัน และการควบคุมด้วยไมโครโปรเซสเซอร์นั้นเป็นการยาก การแก้ไขคือ ควรออกแบบฮาดแวร์บางส่วนเพื่อให้ระบบสามารถทำงานได้พร้อมกัน เช่นในการสร้างสัญญาณวีดีโอ จะมีการสร้างสัญญาณRES เพื่อไปรีเซทวงจรสร้างฐานเวลาเพื่อให้ระบบสามารถทำงานได้พร้อมกัน

3. จอภาพที่นำมาใช้งานเป็นจอภาพขนาดเล็กและมีความโค้งของจอภาพมาก ทำให้ภาพที่ได้ไม่เป็นลิเนียร์ลิตี้ ซึ่งมีวิธีแก้ไขได้เช่น การปรับสัญญาณที่ฟันเลื่อยเพื่อให้ภาพที่เห็นมีความเป็นลิเนียร์ลิตี้ หรือเปลี่ยนเป็นหลอดภาพที่มีความยาวมากขึ้น

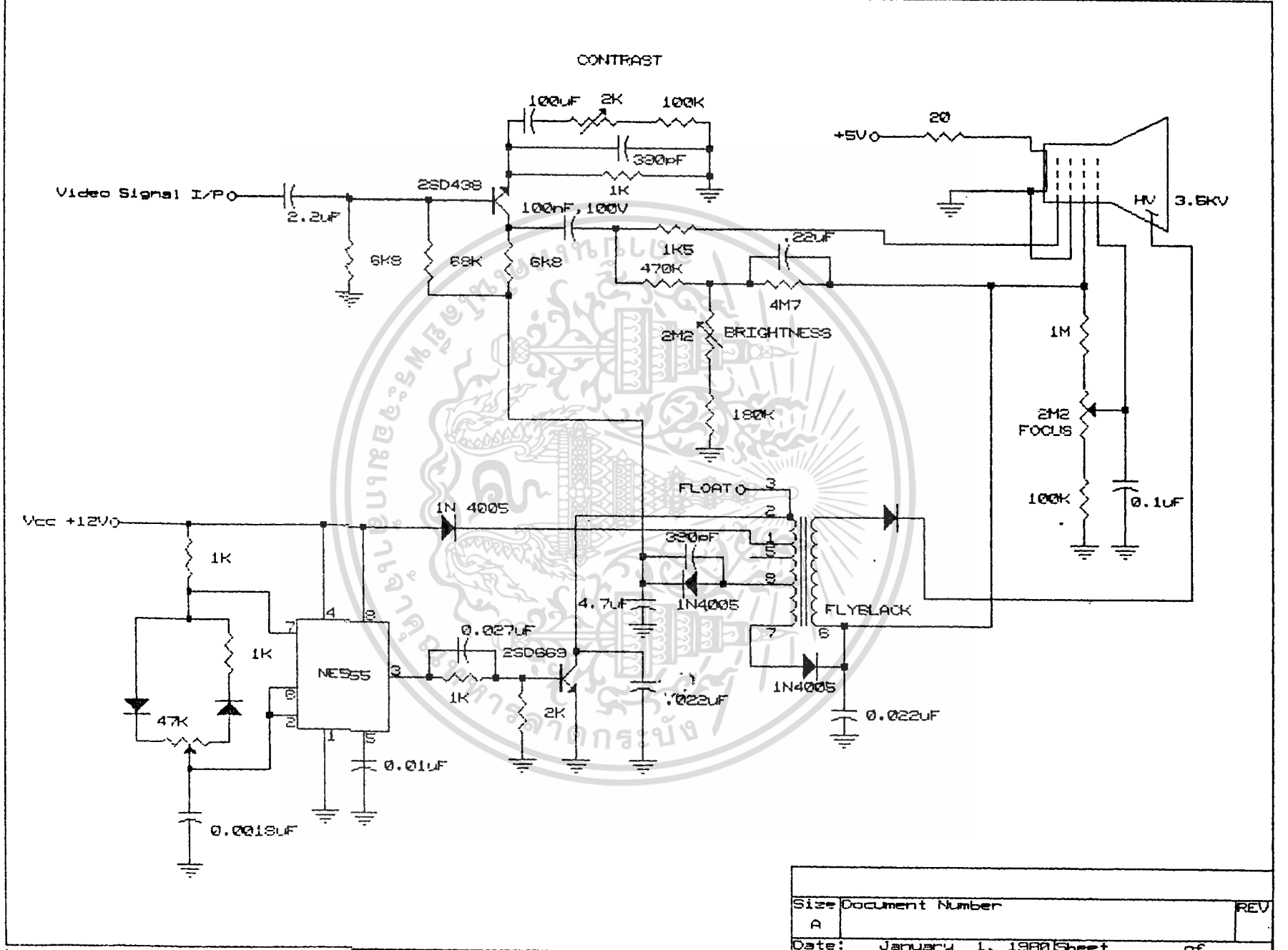
4. ภาพที่ได้มีการสั่นเนื่องมาจากการนำไมโครโปรเซสเซอร์มาควบคุมการทำงาน ทำให้ระบบทำงานไม่พร้อมกัน แก้ไขโดยการปรับปรุงส่วนฮาดแวร์ให้สามารถทำงานพร้อมกับซอฟแวร์ได้ยิ่งขึ้น

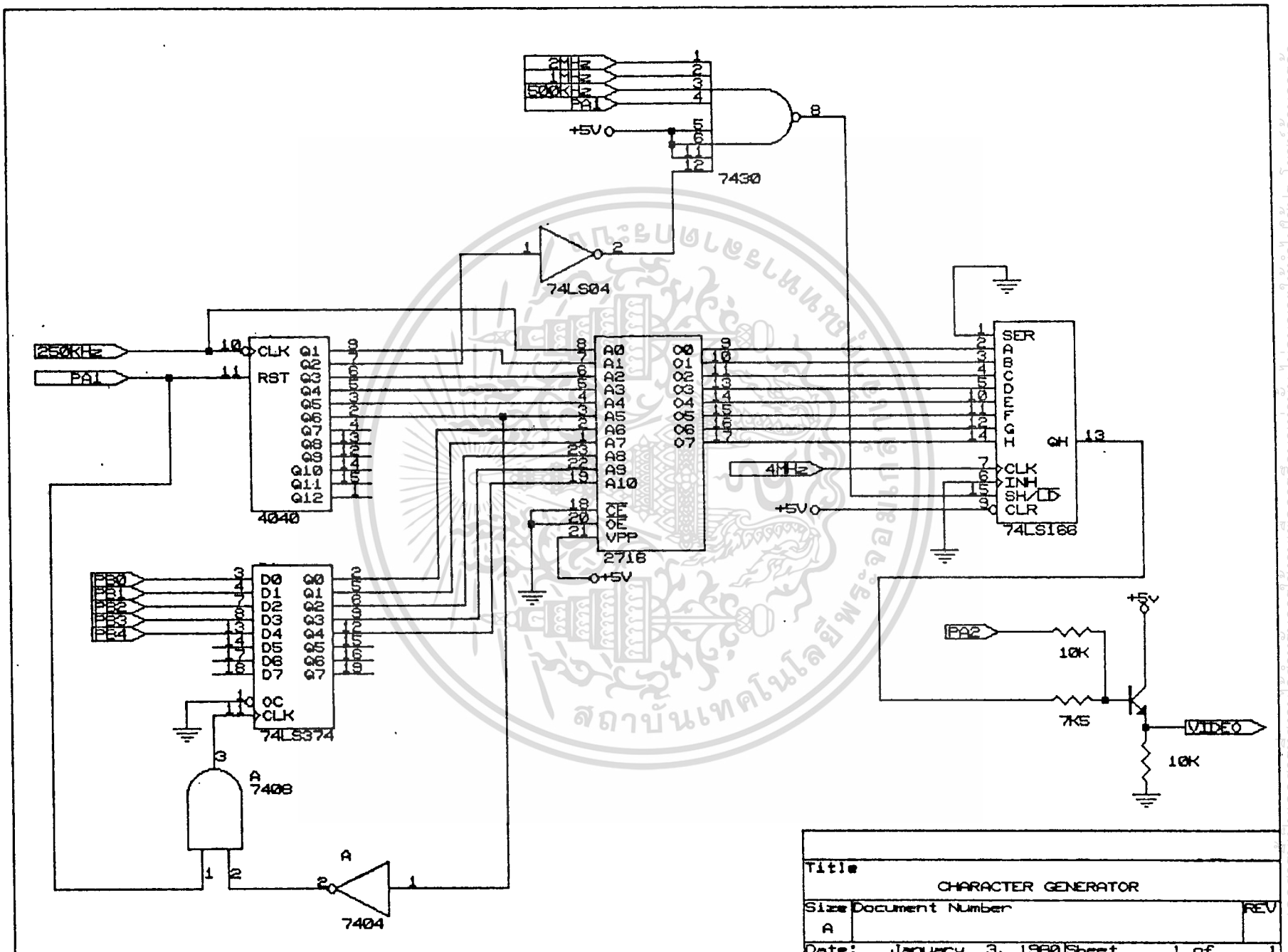
5. ภาพที่ปรากฏเป็นภาพของสัญญาณไฟฟ้าหัวใจและหายใจเท่านั้น ซึ่งเมื่อมีการใช้ไมโครโปรเซสเซอร์มาควบคุม ทำง่ายต่อการควบคุมการสร้างสัญญาณภาพ จึงควรมีการพัฒนาให้สามารถแสดงสัญญาณได้มากขึ้นเช่น สัญญาณแสดงแรงดันของเส้นเลือด เป็นต้น

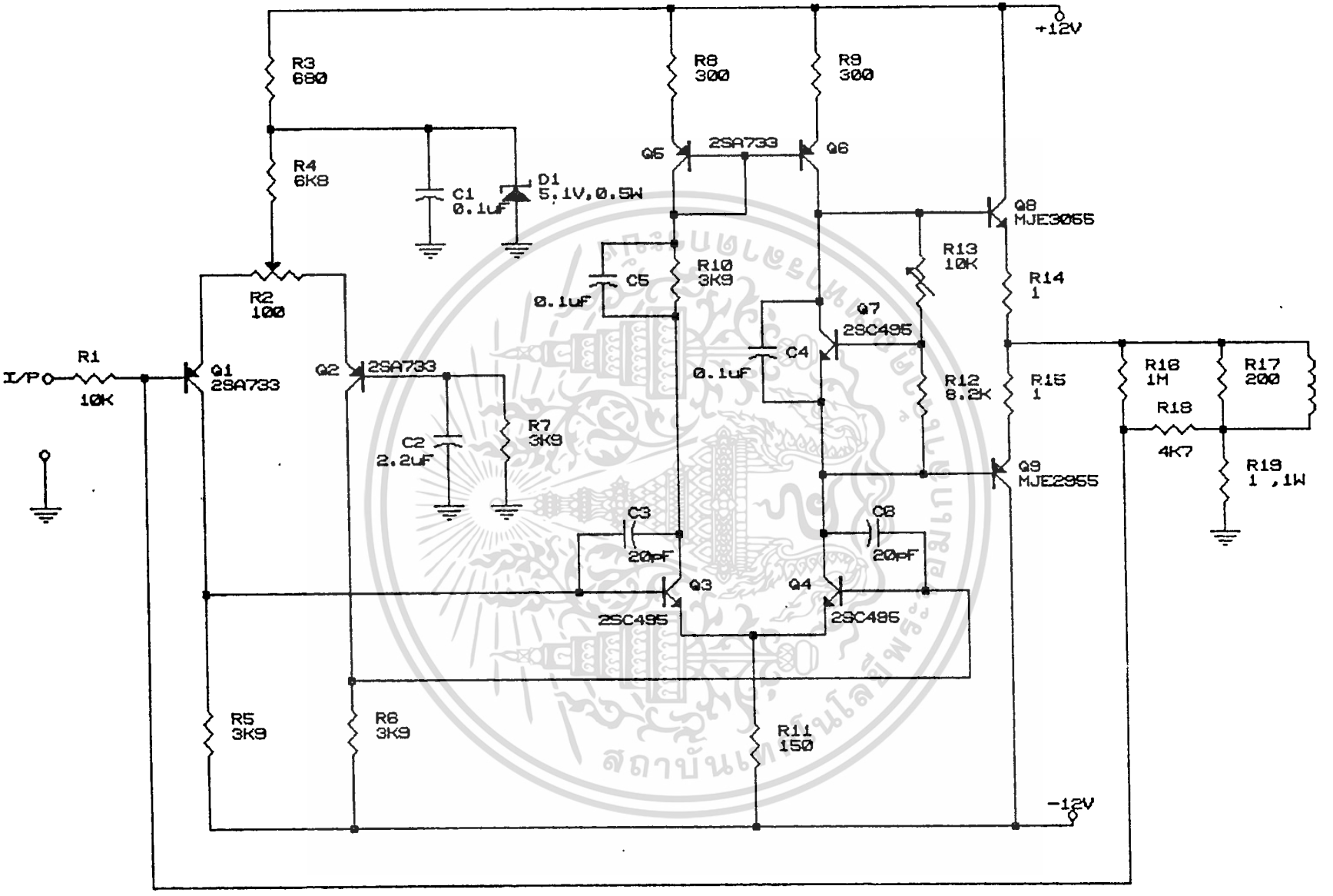
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก
วงจรที่ใช้งานจริงทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


CONTRAST
100uF
2K
100K
330pF
1K
+5V
20
Video Signal I/P
2.2uF
2SD438
100nF,100V
6K8
68K
6K8
1K5
470K
.22uF
4M7
HV
3.6KV
2M2
BRIGHTNESS
180K
1M
2M2
FOCUS
100K
0.1uF
FLOAT
3
2
1
5
8
6
7
Vcc +12V
1N 4005
330pF
1N4005
FLYBLACK
1K
4.7uF
0.027uF
2SD869
1K
2K
.022uF
1N4005
0.022uF
1K
NE555
47K
0.01uF
0.0018uF
Size
A
Document Number
REV
Date: January 1, 1900
Sheet
of


2H
1H
500K
PA1
+5V
7430
74LS04
250KHz
PA1
CLK
RST
4040
A0
A1
A2
A3
A4
A5
A6
A7
A8
A9
A10
2716
+5V
4MHz
SER
A
B
C
D
E
F
G
H
QH
CLK
INH
SH/LD
CLR
74LS166
PA0
PA1
PA2
PA3
PA4
D0
D1
D2
D3
D4
D5
D6
D7
Q0
Q1
Q2
Q3
Q4
Q5
Q6
Q7
OC
CLK
74LS374
A
7408
A
7404
10K
7K5
VIDEO
10K
Title
CHARACTER GENERATOR
Size
A
Document Number
REV
Date: January 3, 1980
Sheet 1 of 1

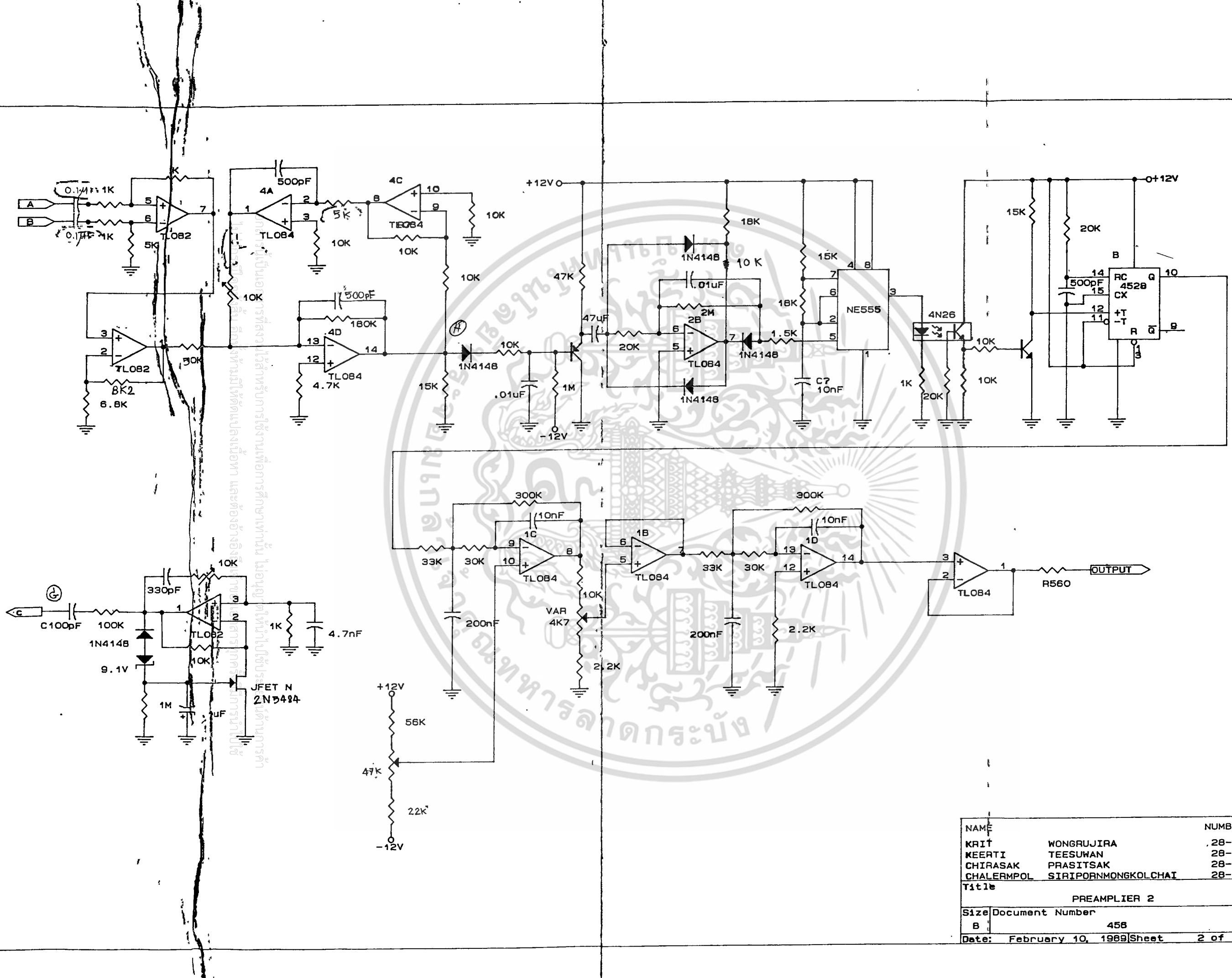


POWER AMPLIFIER		
Size A	Document Number	REV
Date: January 1, 1980	Sheet 1 of 1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การนำไปผลิตซ้ำ ดัดแปลง หรือเผยแพร่ในรูปแบบอื่นๆ ทั้งสิ้น ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HEART
R1 56K
R2 18K
C1 .1uF
C2 .1uF
R3 470K
U1A LM324
U1B LM324
D1 1N4148
R4 10K
C3 47uF
R5 100K
U1C LM324
C4 22uF
U2A 4528
R6 2M
R7 2M
U3A 4528
C6 1nF
R8 10K
+5V
U6 4040
U11 4040
U7 74LS273
U8 74LS273
U12 74LS273
U13 74LS273
U9 74LS244
U10 74LS244
U14 74LS244
U15 74LS244
D0
D1
D2
D3
D4
D5
D6
D7
500Hz
1KHz
HEART-H
HEART-L
RESP-H
RESP-L
U3A LM324
R9 10K
R10 10K
U4B LM324
R11 10K
R12 1K
U4C LM324
C7 47uF
RESP
U3D LM324
D2 1n4148
D3 1n4148
R13 20K
R14 10K
U5A 4066
U5B 4066
D4 1n4148
D5 1n4148

Title: HEART RATE AND RESPIRATION RATE
Size: B
Document Number:
REV:
Date: January 1, 1980
Sheet 1 of 1



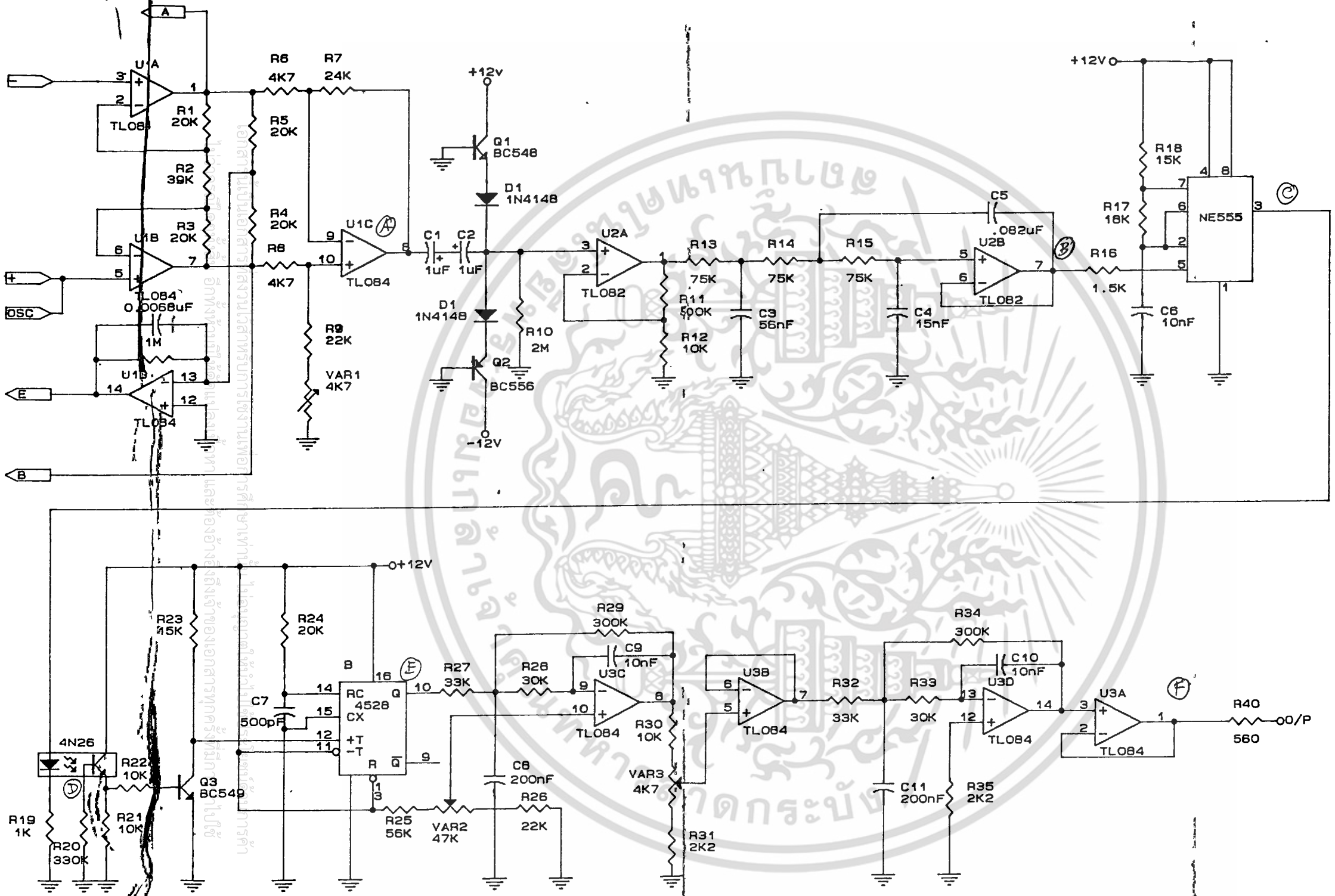
NAME		NUMBER
KRIT	WONGRUJIRA	28-1018
KEERTI	TEESUWAN	28-1028
CHIRASAK	PRASITSAK	28-1049
CHALERMPOL	SIRIPORNMONGKOLCHAI	28-1055

Title

PREAMPLIER 2

Size	Document Number	REV
B	458	

Date: February 10, 1989 Sheet 2 of 2

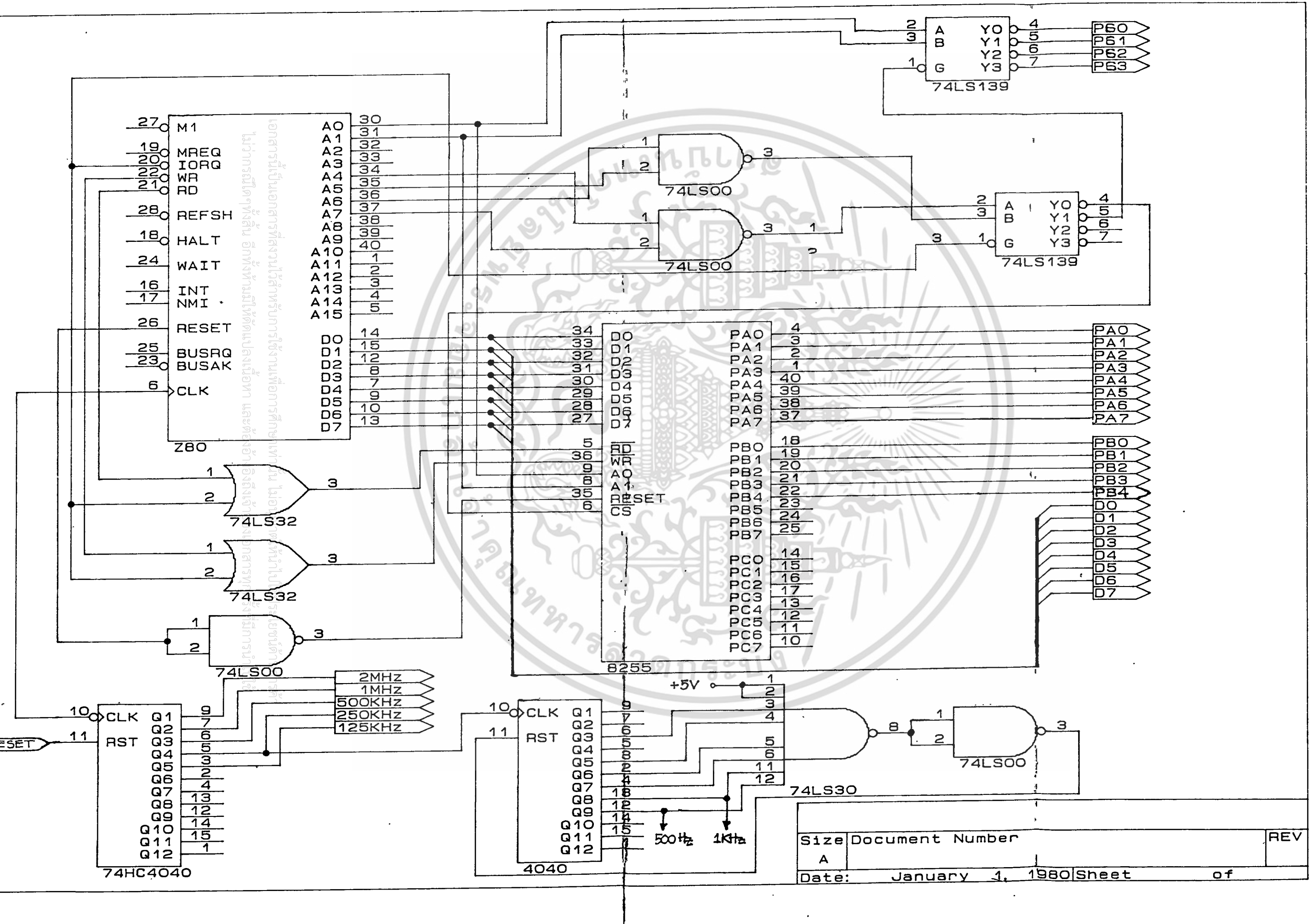


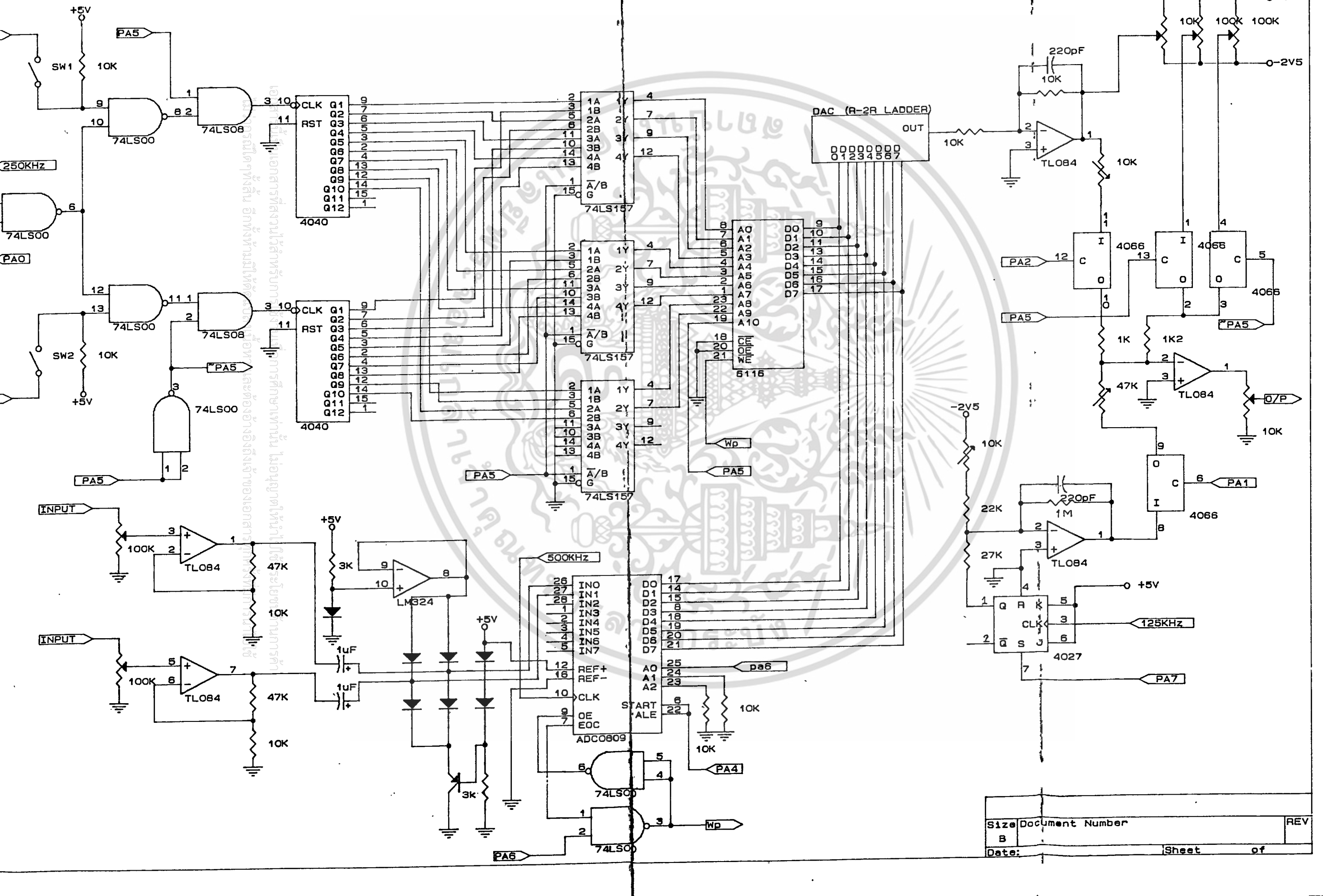
KREERATI	TEESUWAN	28-1028
KRIT	WONGRUJIRA	28-1018
CHIRASAK	PRASITSAK	28-1049
CHALERMPOL	SIRIPORNMONGKOLCHAI	28-1055

Title: PREAMPFLIER

Size	Document Number	REV
B	1	123

Date: January 1, 1980 Sheet 1 of 2


Z80
M1
MREQ
IORQ
WR
RD
REFSH
HALT
WAIT
INT
NMI
RESET
BUSRQ
BUSAK
CLK
A0
A1
A2
A3
A4
A5
A6
A7
A8
A9
A10
A11
A12
A13
A14
A15
D0
D1
D2
D3
D4
D5
D6
D7
74LS139
P60
P61
P62
P63
74LS00
74LS32
8255
RD
WR
A0
A1
RESET
CS
PA0
PA1
PA2
PA3
PA4
PA5
PA6
PA7
PB0
PB1
PB2
PB3
PB4
PB5
PB6
PB7
PC0
PC1
PC2
PC3
PC4
PC5
PC6
PC7
74HC4040
4040
2MHz
1MHz
500KHz
250KHz
125KHz
+5V
74LS30
500Hz
1KHz
Size
A
Document Number
REV
Date: January 1, 1980
Sheet of


+5V
SW1
10K
PA5
74LS00
74LS08
250KHz
PA0
SW2
4040
CLK
RST
Q1
Q2
Q3
Q4
Q5
Q6
Q7
Q8
Q9
Q10
Q11
Q12
74LS157
A/B
G
6116
DAC (R-2R LADDER)
OUT
TL084
220pF
100K
4066
PA2
PA1
1K
1K2
47K
O/P
-2V5
+2V5
4027
125KHz
INPUT
LM324
3K
1uF
3k
500KHz
ADC0809
START
ALE
EOC
OE
CLK
REF+
REF-
pa6
Wp
PA4
PA6
PA7
Size
B
Document Number
REV
Date:
Sheet
of

concerned with reading the previous conversion result and starting the conversion by using the I/O clock. The internal system clock will drive the "conversion crunching" circuitry so that the control hardware and software need not be concerned with this task.

When $\overline{CS}$ is high, the Data Out pin is in a high-impedance condition and the I/O clock pin is disabled. This feature allows each of these pins, with the exception of $\overline{CS}$, to share a control logic point with its counterpart pin when additional TLC548 or TLC549 devices are used. This serves to minimize the required control logic pins when using multiple TLC548 and TLC549 devices.

The control sequence has been designed to minimize the time and effort required to initiate conversion and obtain the conversion result. A normal control sequence is:

1. $\overline{CS}$ is brought low. To minimize errors caused by noise at the $\overline{CS}$ input, the internal circuitry waits for two rising edges and then a falling edge of the internal system clock after a $\overline{CS}$ (high-to-low) transition before the transition is recognized. This technique is used to protect the device against noise when the device is used in a noisy environment. The MSB of the previous conversion result will automatically appear on the data out pin.
2. The negative edges of the first four I/O clocks shift out the 2nd, 3rd, 4th, and 5th most significant bits of the previous conversion result. The on-chip sample-and-hold begins sampling the analog input after the 4th falling edge. The sampling operation basically involves the charging of internal capacitors to the level of the analog input voltage.
3. Three more clock cycles are then applied to the I/O pin and the 6th, 7th, and 8th conversion bits are shifted out on the negative edges of these clock cycles.
4. The final (8th) clock cycle is applied to the I/O Clock pin. The on-chip sample-and-hold begins the hold function upon the falling edge of this clock cycle. The hold function will continue for the next four internal system clock cycles. After these four system clock cycles, the hold function ends and conversion is performed during the next 32 system clock cycles, giving a total of 36 cycles. After the 8th I/O clock cycle, $\overline{CS}$ must go high or the I/O clock must remain low for at least 36 system clock cycles to allow for the hold and conversion functions.

$\overline{CS}$ can be kept low during periods of multiple conversion. Also, if $\overline{CS}$ is taken high it must remain high until the end of conversion. Otherwise, a falling edge of $\overline{CS}$ will cause a reset condition, which will abort the conversion in progress.

A new conversion may be started and the ongoing conversion simultaneously aborted by performing steps 1 through 4 before the 36 system clock cycles occur. Such action will yield the conversion result of the previous conversion and not the ongoing conversion.

For certain applications, such as strobing, it is necessary to start conversion at a specific point in time. These devices will accommodate these applications. Although the on-chip sample-and-hold begins sampling upon the negative edge of the 4th I/O clock cycle, the hold function does not begin until the negative edge of the 8th I/O clock cycle, until the moment at which the analog signal must be converted. The TLC548 and TLC549 will continue sampling the analog input until the 8th falling edge of the I/O clock. The control circuitry or software will then immediately lower the I/O clock signal and start the holding function to hold the analog signal at the desired point in time and start conversion.

TL0808, TL0809 LOW-POWER CMOS ANALOG-TO-DIGITAL CONVERTERS WITH 8-CHANNEL MULTIPLEXERS

The TL0808 and TL0809 are monolithic CMOS 8-bit A/D converters. They will operate with a 3-V supply making them ideal for battery type applications. Conversion time is 100 μs and they consume typically only 0.3 mW of power. They feature latched three-state outputs and latched address inputs. These A/D devices eliminate the possibility of missing codes, nonmonotonicity, and the need for zero or full-scale adjustment. The pin layout is shown in Figure 11-82. This grouping of input and address lines permits efficient pc board layout.

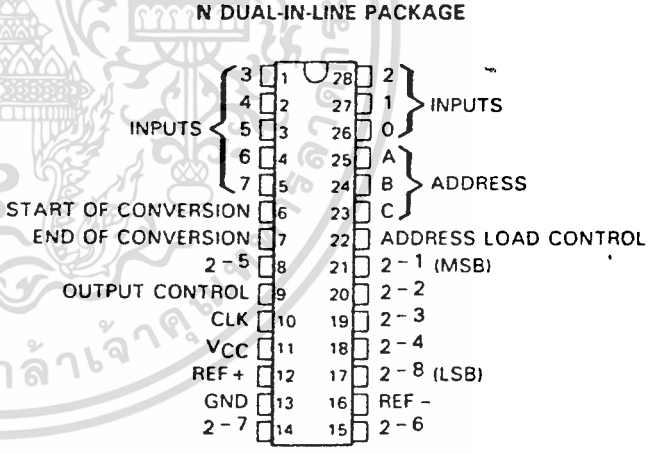


Figure 11-82. TL0808 and TL0809 Pinouts (Top View)

Description

The TL0808 and TL0809 are monolithic CMOS devices with a 8-channel multiplexer, an 8-bit analog-to-digital (A/D) converter, and microprocessor-compatible control logic. See Figure 11-83 for the functional block diagram and function table. The 8-channel multiplexer can be controlled by a microprocessor through a 3-bit address decoder with address load to select any one of eight single-ended analog switches connected directly to the comparator. The 8-bit A/D converter uses the successive-approximation conversion technique featuring a high-impedance threshold detector, a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

switched-capacitor array, a sample-and-hold, and a successive approximation register (SAR).

The comparison and conversion methods used eliminate the possibility of missing codes, nonmonotonicity, and the need for zero or full-scale adjustment. Also featured are three-state output latches from the SAR and latched inputs to the multiplexer address decoder. The single 3-V supply and extremely low power requirements make the TL0808 and TL0809 especially useful for a wide variety of applications including portable battery and LCD applications. Ratiometric conversion is made possible by access to the reference voltage input terminals.

Principles of Operation

The TL0808/0809 each consists of an analog signal multiplexer, an 8-bit successive-approximation converter, and related control and output circuitry.

MULTIPLEXER FUNCTION TABLE

INPUTS				SELECTED
ADDRESS			ADDRESS	ANALOG
C	B	A	STROBE	CHANNEL
L	L	L	↑	0
L	L	H	↑	1
L	H	L	↑	2
L	H	H	↑	3
H	L	L	↑	4
H	L	H	↑	5
H	H	L	↑	6
H	H	H	↑	7

H = high level, L = low level
↑ = low-to-high transition

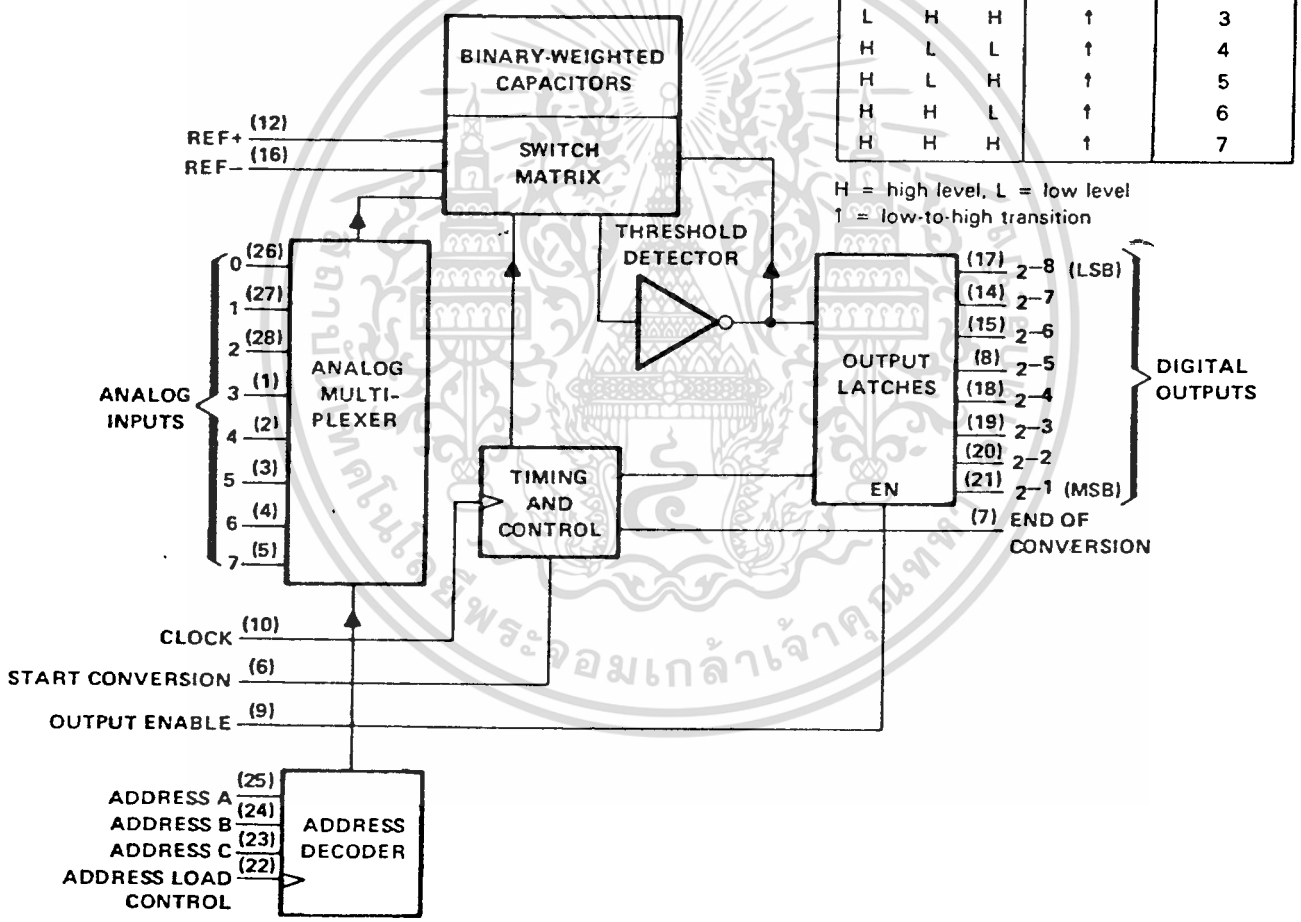


Figure 11-83. Functional Block Diagram (Positive Logic)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Multiplexer

See Figure 11-84 for the operating sequence timing. The analog multiplexer selects 1 of 8 single-ended input channels as determined by the address decoder. The Address Load Control clocks the address code into the decoder on a low-to-high transition. The output latch is reset by the positive-going edge of the start pulse. Sampling also starts with the positive-going edge of the start pulse and lasts for 32 clock periods. The conversion process may be interrupted by a new start pulse before the end of 64 clock periods. The previous data will be lost if a new start-of-conversion occurs before the 64th clock pulse. Continuous conversion may be accomplished by connecting the End-of-Conversion output to the start input. If used in this mode, an external pulse should be applied after power-up to assure start up.

Converter

The CMOS threshold detector in the successive-approximation conversion system determines each bit by examining the charge on a series of binary-weighted capacitors as shown in Figure 11-85. The conversion process uses successive approximation, but it relies on charge redistribution rather than a successive-approximation register (and reference DAC) to count and weight the bits from MSB to LSB.

In the first phase of the conversion process, the analog input is sampled by closing switch SC and all ST switches, and by simultaneously charging all the capacitors to the input voltage. In the next phase of the conversion process, all SC and ST switches are opened and the threshold detector begins identifying bits by identifying the charge (voltage) on each capacitor relative to the reference voltage. In the switching sequence, all eight capacitors are examined separately until all eight bits are identified, and then the charge-convert sequence is repeated.

In the first step of the conversion phase, the threshold detector looks at the first capacitor (weight = 128). Node 128 is switched to the reference voltage, and the equivalent nodes of all the other capacitors on the ladder are switched to REF−. If the voltage at the summing node is greater than the trip-point of the threshold detector (approximately one-half the V_{CC} voltage), a bit is placed in the output register, and the 128-weight capacitor is switched to REF−. If the voltage at the summing node is less than the trip point of the threshold detector, this 128-weight capacitor remains connected to REF+ through the remainder of the capacitor-sampling (bit-counting) process. The process is repeated for the 64-weight capacitor, the 32-weight capacitor, and so on, until all bits are counted.

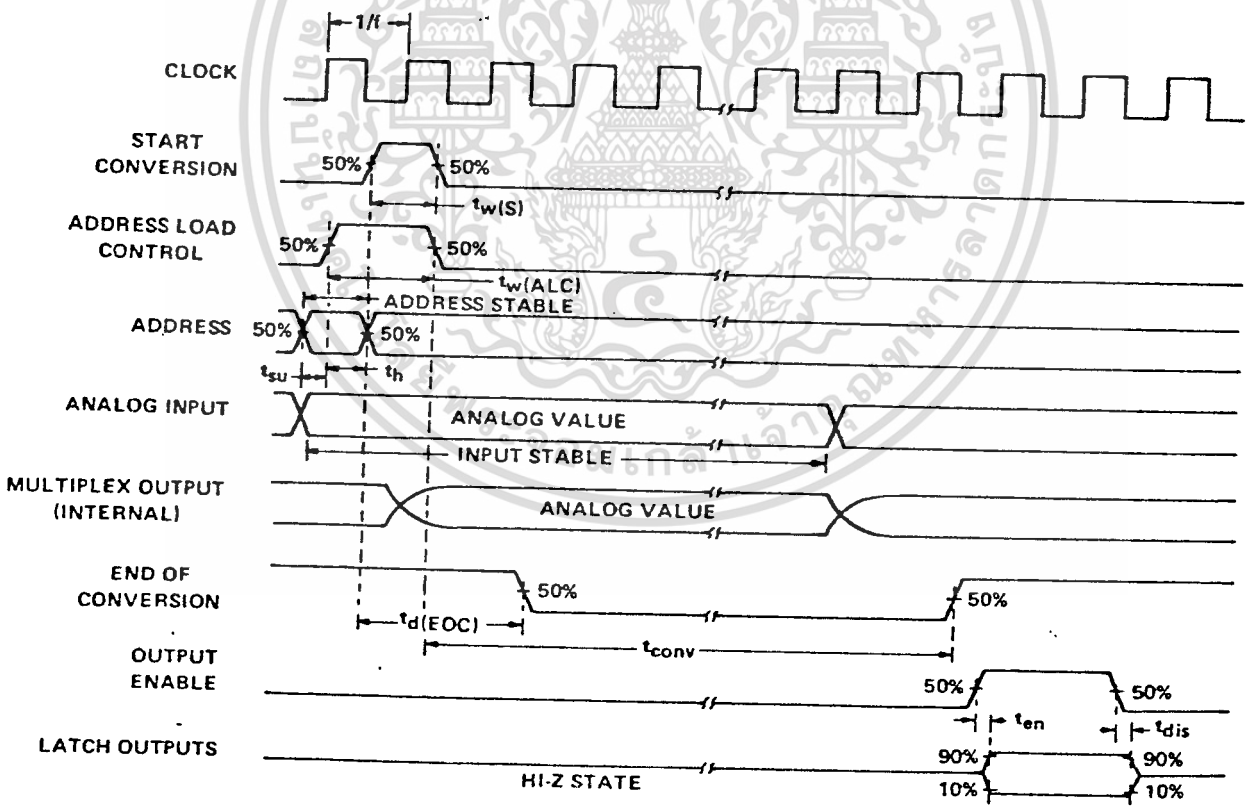


Figure 11-84. Operating Sequence

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

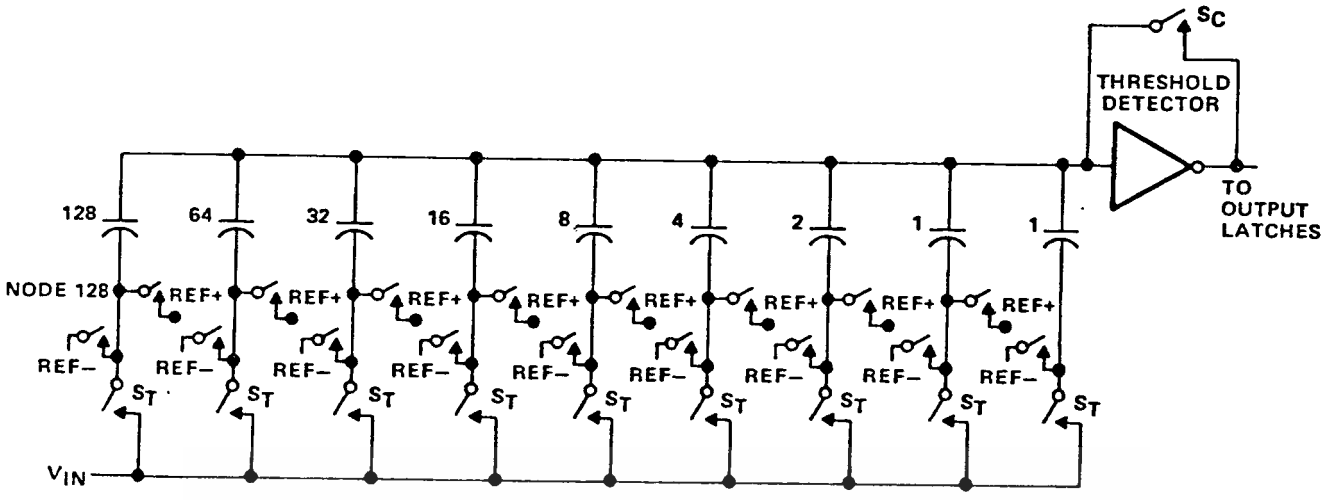


Figure 11-85. Simplified Model of the Successive-Approximation System

A/D CONVERTER APPLICATIONS

A/D converters are used in industrial control systems, automatic testing systems, communications and signal analysis systems, consumer appliance controls, displays, and automotive applications. Digital methods, especially with microprocessors, can provide powerful tools for dealing with analog functions in all of these applications.

An expanding use of A/D conversions is in digital signal processing. Television stations use this highly specialized technique to perform isolation and special effects seen on sports telecasts. However, digital signal processing is not limited to television. The medical community uses it to create and store visual images from computerized CAT scanners and ultrasound analysis equipment. Digital signal processing is also used by the military in radar, sonar, missile tracking, and secure communications. Geologists also use these techniques in analyzing earth science data, and astronomers apply the techniques in using radio telescopes.

Because the majority of applications for A/D converters involve the use of microprocessors, primary emphasis in this section has been directed toward interfaces for A/D converters and a variety of popular microprocessors. Most of the applications present hardware configurations and associated software that can be used with the following microprocessor integrated circuits:

1. Zilog Z80A and Z80
2. Intel 8051 and 8052
3. Intel 8048 and 8049
4. Motorola 6805
5. Motorola 6800, 6802, 6809, and 6809E
6. Rockwell 6502 and 6522 VIA

These microprocessors are representative of devices being used today and their inclusion in this book should not be implied as recommendation, or that other devices should not be considered for specific applications. Likewise, the circuits and software are presented only as working examples of each type of interface.

INTERFACE FOR ADC0803, ADC0804, AND ADC0805 CONVERTERS TO ZILOG Z80A AND Z80 MICROPROCESSORS

This application illustrates the circuit configuration and the associated software that can be used to operate the ADC080X family of A/D converters with the ZILOG Z80A and Z80. The A/D circuits are 8-bit successive-approximation A/D converters that feature microprocessor-compatible control logic and parallel communication with the microprocessor via the data bus. The configuration features are as follows:

1. Minimum circuitry
2. Low cost
3. Very fast communication between the microprocessor and A/D converter
4. Optional microprocessor-interrupt acknowledgement of the end of conversion
5. Differential analog voltage inputs, which reject both common-mode voltages and the offset of the zero-input analog voltage value
6. Optional on-board generation of the A/D clock signal with an external resistor and capacitor.

The basic differences between the A/D converters in this family are given in Table 11-9.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 11-9. Differences Between Devices in the ADC080X A/D Converter Family (Note 1)

	0803	0804	0805	UNIT
Total maximum adjusted error (with full-scale adjust)	±1/2	—	—	LSB
Total maximum unadjusted error ($V_{ref}/2$ = 2.5 V)	—	—	—	LSB
Total maximum unadjusted error ($V_{ref}/2$ = open)	—	±1	±1	LSB
Operating free-air temperature range	−40 to 85	0 to 70	−40 to 85	°C

NOTE 1: Conversion accuracies listed are with V_{CC} at 5 V and the clock frequency at 640 kHz. If a faster clock is used, conversion time will decrease proportionately and the accuracy will tend to decrease slightly.

Circuitry

Figure 11-86 shows the interconnection between the microprocessor and the A/D converter. The A/D converter write $\overline{WR}$ and read $\overline{RD}$ signals, which are generated by the microprocessor, are not masked by an addressing scheme. However, if additional I/O devices were placed on the data bus, masking could be easily designed.

The SN74393 dual binary counter generates a 500 kHz clock signal for the A/D converter. Any binary counter may be used instead of the SN74393. In addition, any clock signal within the clock frequency specification may be used. Another way to generate the clock signal is to use an external resistor and capacitor in conjunction with the CLK IN and CLK OUT pins of the A/D converter. The configuration and frequency equation for this method are shown in Figure 11-87.

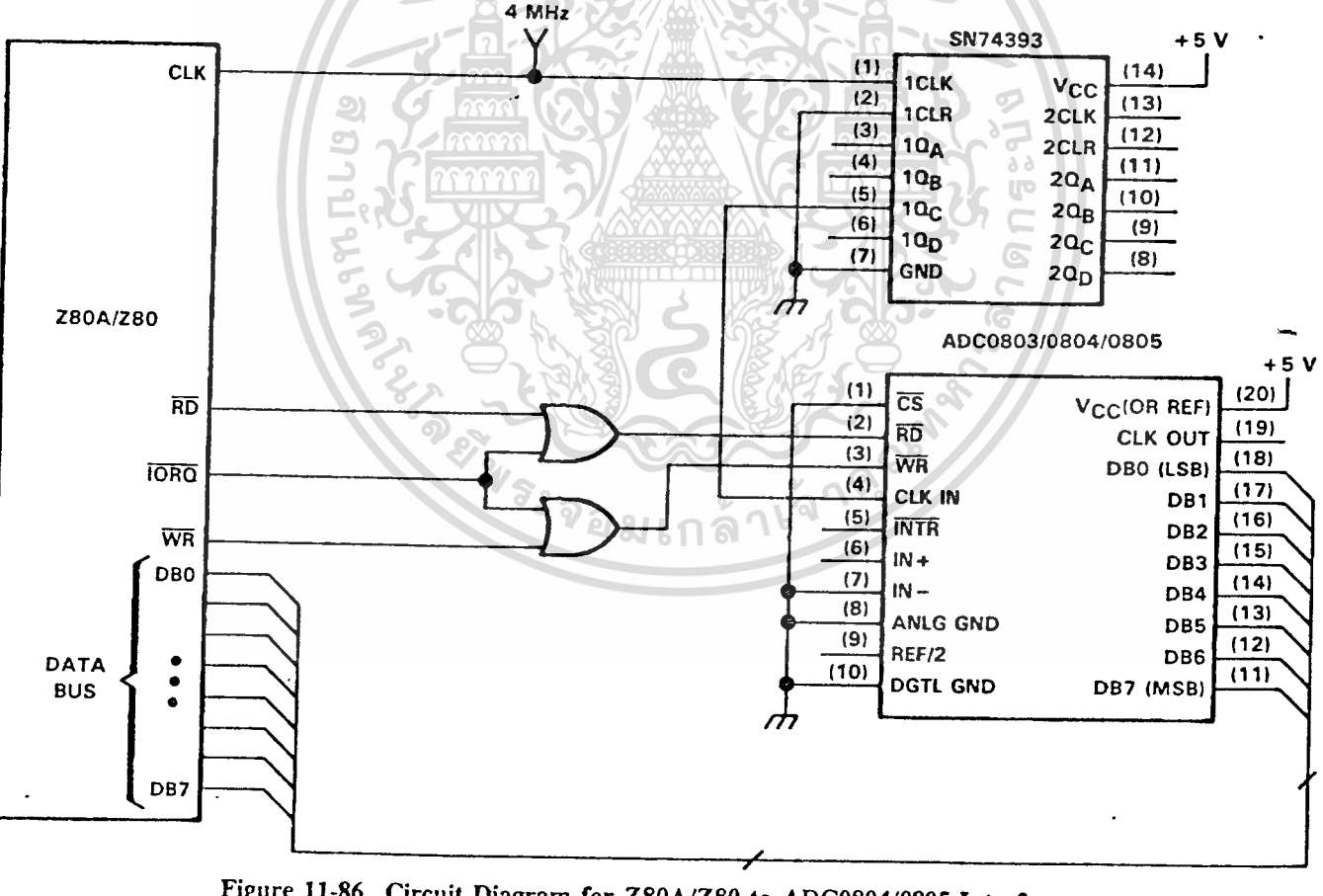


Figure 11-86. Circuit Diagram for Z80A/Z80 to ADC0804/0805 Interface

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

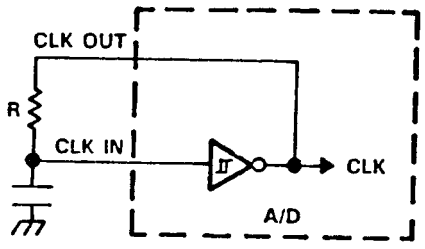


Figure 11-87. Configuration and Equations for On-Board Clock Generator

Timing Diagram

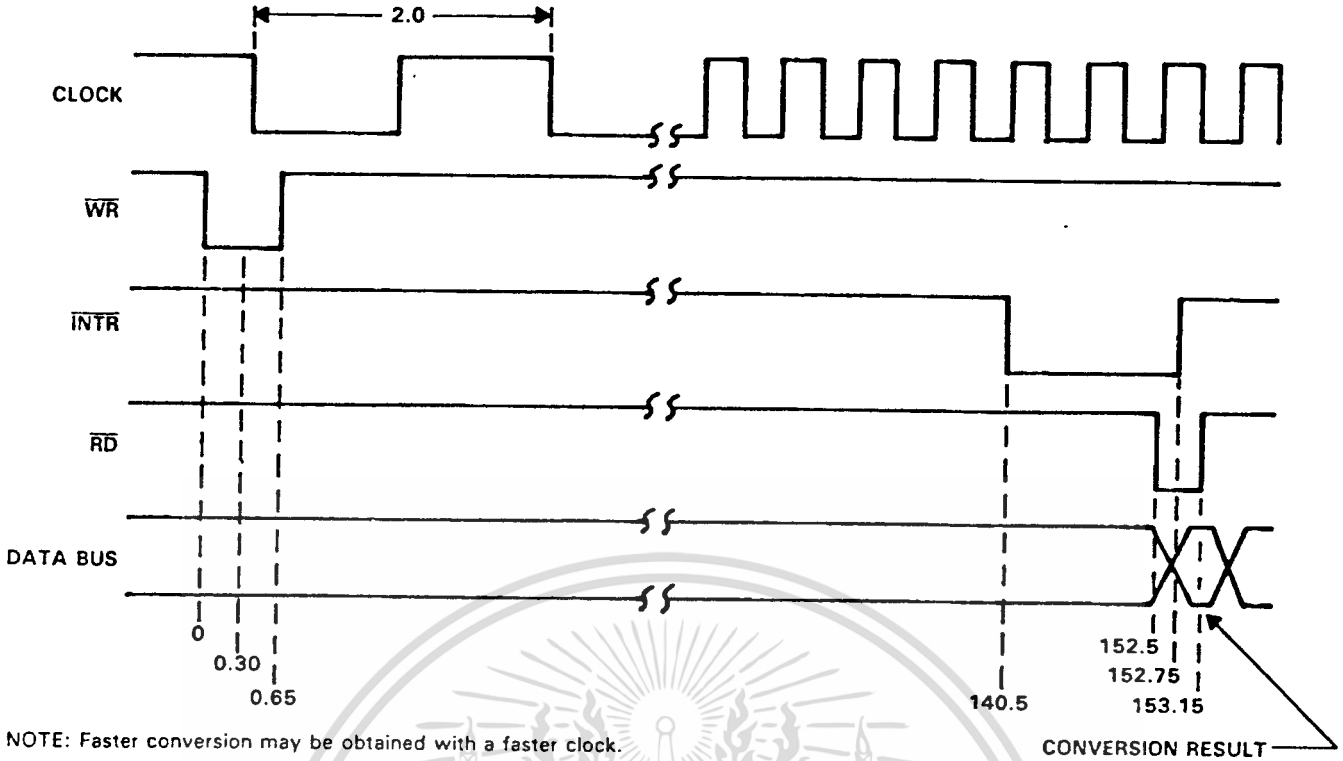
Figure 11-88 shows the timing diagram for the interface. With a 500 kHz clock, the conversion time is 140.5 μs and the A/D $\overline{INTR}$ pin is reset when the $\overline{RD}$ signal goes low.

Software

The following software listing presents the software for this interface. The software is minimal due to the microprocessor-compatibility of the A/D converter. In allowing time for conversion, the designer can use any delay that is convenient, including a timer function. Another method is to use the $\overline{INTR}$ signal on the A/D converter to start a microprocessor interrupt routine that reads the conversion result. If an on-board clock generator like the one shown in Figure 11-87 is used, the conversion time will vary with the tolerances of the resistor and capacitor. In this situation, the designer can allow a conservative delay to assure that the conversion is complete before reading the result. Another method might be to wait for an acknowledgement of the $\overline{INTR}$ signal and use this to inform the microprocessor of a completed conversion.

```
                        ;       Software for Z80/Z80A, ADC0803,
                        ;       ADC0804, ADC0805, Interface
                        ;
                        ;
FF 00           WRITE:  EQU FFH         ;Interface write address
FF 00           READ:   EQU FFH         ;Interface read address
                                        ;The above addresses could be
                                        ;anything unless they are used
                                        ;to drive an address decode
                                        ;circuit, which addresses
                                        ;the A/D IC
                        ;
0000    D3 FF   START:  OUT (WRITE),A   ;Start conversion of analog
                                        ;channel; the contents of the
                                        ;accumulator are not important;
                                        ;the write pulse however, is.
                        ;
                        ;Before reading the conversion result, a slightly
                        ;greater than 140 microsecond delay (with a 500 kHz
                        ;A/D clock), to allow for conversion time, can be
                        ;selected in any way which is convenient for the designer.
                        ;                       OR
                        ;The microprocessor can continue to perform main
                        ;program software and the conversion result can be
                        ;retrieved by an interrupt routine, which is initiated
                        ;by the INTR(bar) signal, which signifies the end of
                        ;conversion, on pin 5.
                        ;
0002    DB FF                   IN A, (READ)    ;Read conversion result
                                                ;into the A register
0004                    END
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NOTE: Faster conversion may be obtained with a faster clock.

Figure 11-88. Timing Diagram for Z80A/Z80 to ADC0803/0804/0805 Interface

INTERFACE FOR ADC0803, ADC0804, AND ADC0805 CONVERTERS TO THE ROCKWELL 6502 MICROPROCESSOR

This application shows the circuit configuration and the associated software that can be used to operate this family of A/D converters with the Rockwell 6502 microprocessor. The interface circuit diagram is shown in Figure 11-89.

A data conversion cycle begins by performing a write to the ADC080X with a Start (STA) accumulator instruction. The conversion requires between 66 and 73 clock cycles. The ADC080X provides an interrupt request signal when the conversion is complete. The circuit timing is shown in Figure 11-90.

An alternate method for retrieving the conversion result would be to use a wait state in a software delay loop until the conversion results are read into the 6502 with an LDA instruction. A software listing for a typical interrupt service routine is shown. Note that the circuit employs a minimum of address decoding hardware; some applications may require additional decoding hardware.

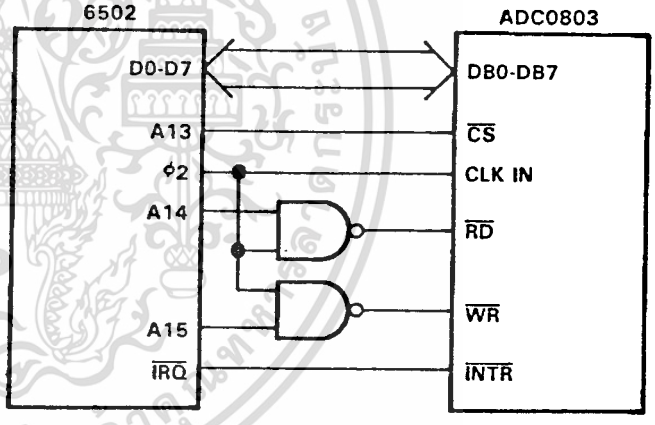


Figure 11-89. 6502 to ADC0803/0804/0805 Interface Circuit Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;               Register Assignments for ADC0803, ADC0804,
;               and ADC0805 to 6502 Interface
;
WRITE:      .EQU 8800H
READ:       .EQU 4800H
;
;
MAIN:           .
                .
                .

                STA WRITE       ;Start conversion

                .
                .
                .

ISR:        PHA             ;Save contents of accumulator
            LDA READ        ;Read conversion results
            STA DATA        ;Store results in memory
            PLA             ;Restore accumulator
            RTI             ;Return to main program
```

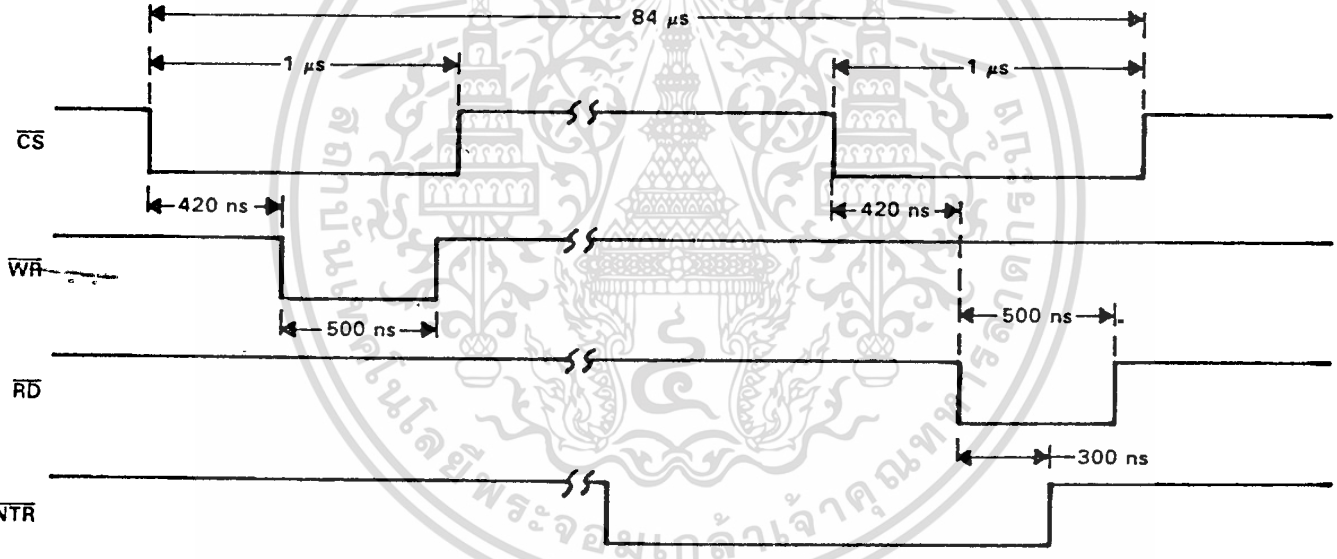


Figure 11-90. 6502 to ADC0803/0804/0805 Interface Timing Diagram

INTERFACE FOR ADC0808, ADC0809, TL0808, TL0809, TL520,TL521 AND TL522 CONVERTERS TO ZILOG Z80A AND Z80 MICROPROCESSORS

This application presents the circuit configuration and the associated software that can be used to operate this family of A/D converters with the ZILOG Z80A and Z80. These A/D circuits are 8-bit successive-approximation A/D converters that feature microprocessor-compatible control logic and parallel communication with the microprocessor via the data bus. This configuration features:

1. Minimum circuitry
2. Low cost
3. Very fast communication between the microprocessor and A/D converter
4. Optional microprocessor-interrupt acknowledgement of the end of conversion
5. Convenient control of the analog multiplexer.

Some of the basic differences between the A/D converters in these families are listed in Table 11-10. However, these are not the only differences. The TL0808 and TL0809 and ADC0808 and ADC0809 have the same pinout, but the TL520, TL521, and TL522 pinout is different from the 0808 and 0809.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 11-10. Differences Between ADC/TL0808-ADC/TL0809 and TL520-TL522 A/D Converter Families (Note 1)

	V_{CC} SUPPLY (volts)	CONVERSION (μs)
TL0808/TL0809	2.75 V to 5.5 V	100 μs
ADC0808/ADC0809	4.5 V to 6 V	100 μs
TL520	3 V to 5.5 V	70 μs
TL521	3 V to 5.5 V	100 μs
TL522	2.75 V to 5.5 V	200 μs

NOTE 1: The conversion times require a 640 kHz clock. If faster conversion is desired, a faster clock is required. Both conversion time and conversion accuracy are specified in the data sheets when using a 640 kHz clock. If a faster clock is used, conversion time will decrease proportionately and the accuracy may stay within the 640 kHz specification or decrease slightly.

Figure 11-91 shows the interconnection points between the microprocessor and the A/D converter for a typical interface application.

Figure 11-92 shows the interconnection between the microprocessor and the TL0808 and TL0809 and ADC0808 and ADC0809 A/D converters. The interface will also work with the TL520, TL521, and TL522 if the different pinout is considered. The SN74393 dual binary counter is used to generate a 500 kHz clock for the A/D converter. Any binary counter may be used instead of the SN74393 or any clock signal within the A/D converter clock frequency specification may be used. The microprocessor-generated A/D control and address signals are not masked by an addressing scheme; however, if additional I/O devices are placed on the data bus, masking would be necessary.

Timing Diagram

Figure 11-93 is the timing diagram for the interface. With a 500 kHz A/D clock, the conversion time for the TL0808, TL0809, ADC0808, or ADC0809 devices is 130 μs with the EOC signal going low about 6 μs after activation of the output enable signal.

Software

The associated program listing presents the software routines for this interface. The coding is minimal due to the microprocessor-compatibility of the A/D converters. This code is written so that it may be easily incorporated into a subroutine if desired. In allowing time for conversion, the designer may use any delay which is convenient, including a timer function, or the End of Conversion (EOC) signal on the A/D converter to initiate a microprocessor interrupt routine that reads the conversion result.

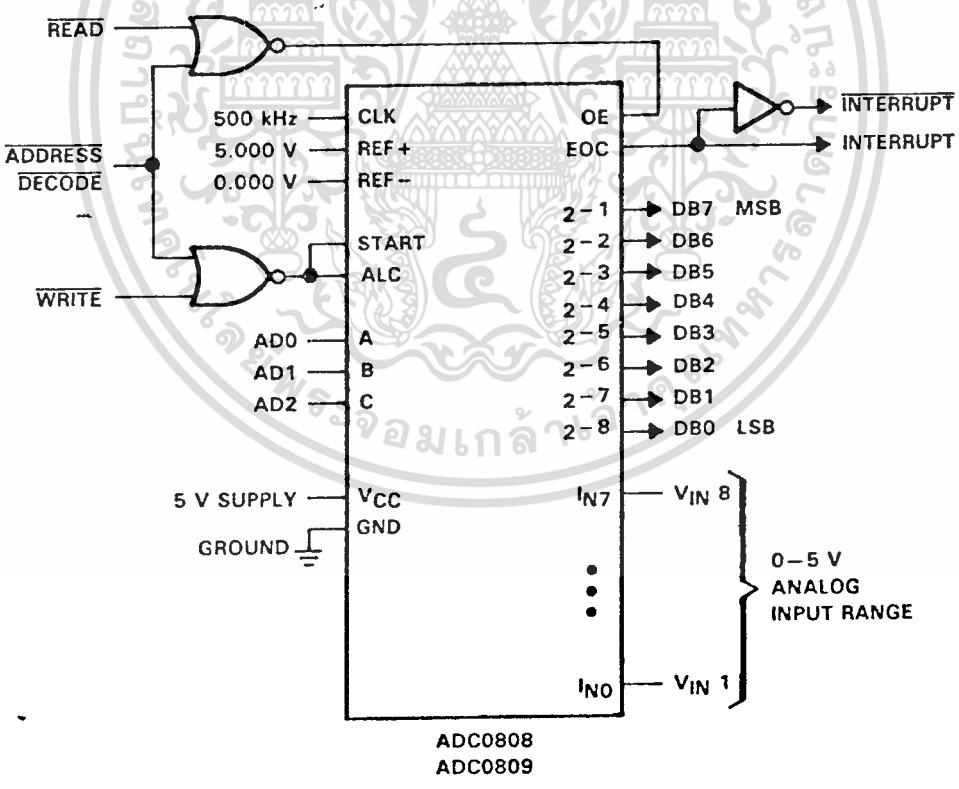


Figure 11-91. Typical Interface Application

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                        ;Interface Software for Z80A/Z80-TL0808 / TL0809 ICs
                        ;                                -ADC0808 / ADC0809 ICs
                        ;                                -TL520 / TL521 / TL522 ICs
                        ;
                        ;
        FF 00           READ:       EQU FFH             ;Interface read address; this
                                                        ;address could be anything
                                                        ;unless it is used to drive
                                                        ;an address decode circuit,
                                                        ;which addresses the A/D IC
                        ;
0000    0E 00           START:      LD C,00H            ;Prepare to address analog
                                                        ;channel 0; 01 would address
                                                        ;channel 1, etc.
                        ;
0002    ED 49           LOD0808:    OUT (C),C           ;Start conversion of analog
                                                        ;channel per C register
                        ;
                        ;Before reading the conversion result, a slightly
                        ;greater than / microsecond delay (with a 500 kHz
                        ;A/D clock), to allow for conversion time, can be
                        ;selected in any way which is convenient for the
                        ;designer.
                        ;                   OR
                        ;The microprocessor can continue to perform main
                        ;program software and the conversion result can be
                        ;retrieved by an interrupt routine, which is initiated
                        ;by the End of Conversion (EOC) signal on pin 7 of the
                        ;ADC0808/0809 and TL0808/0809 ICs and on pin 22 of the
                        ;TL520/521/522 ICs.
                        ;
0004    DB FF                       IN A, (READ)        ;Read conversion result
                                                        ;into the A register
0006                                END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

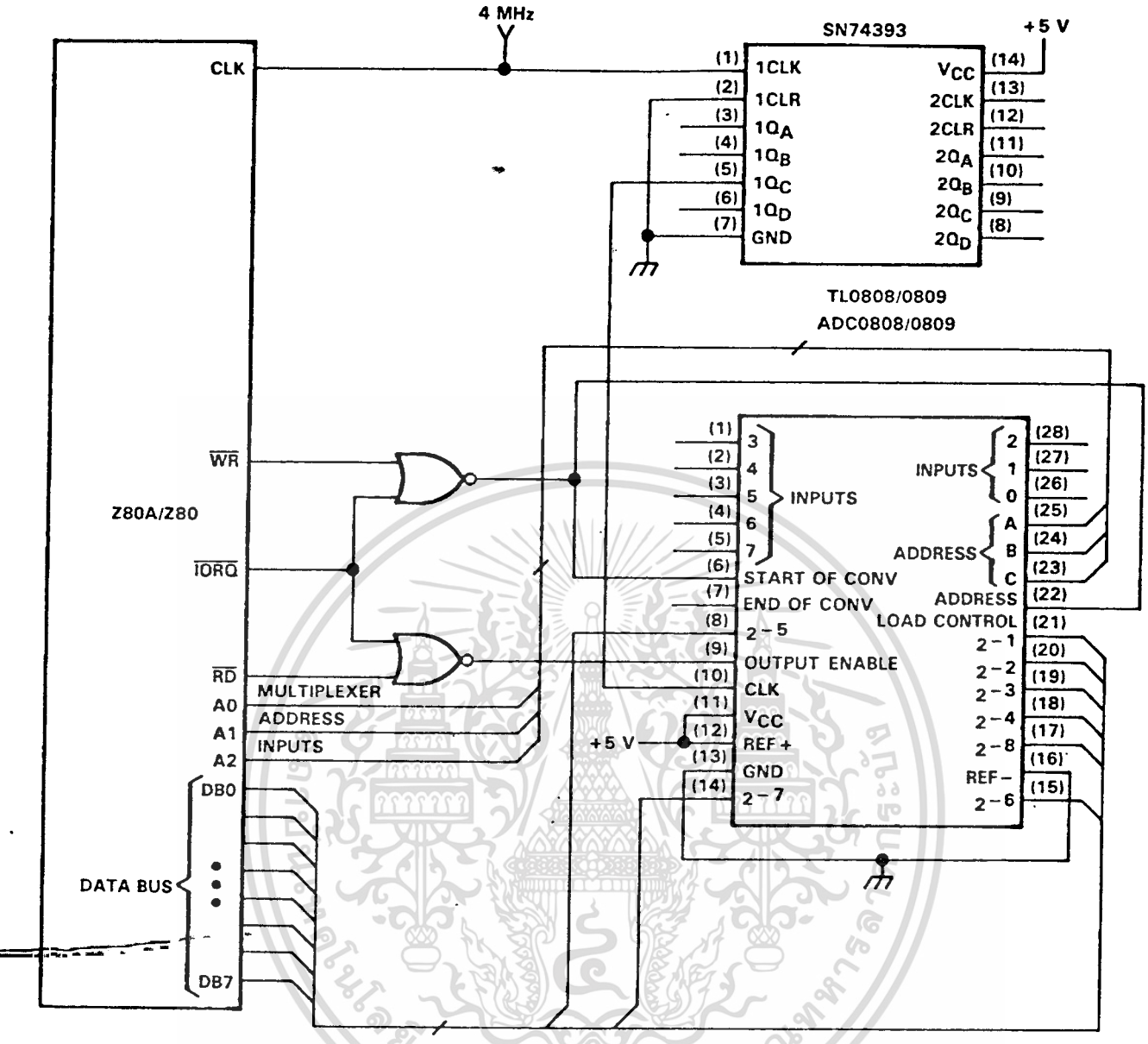
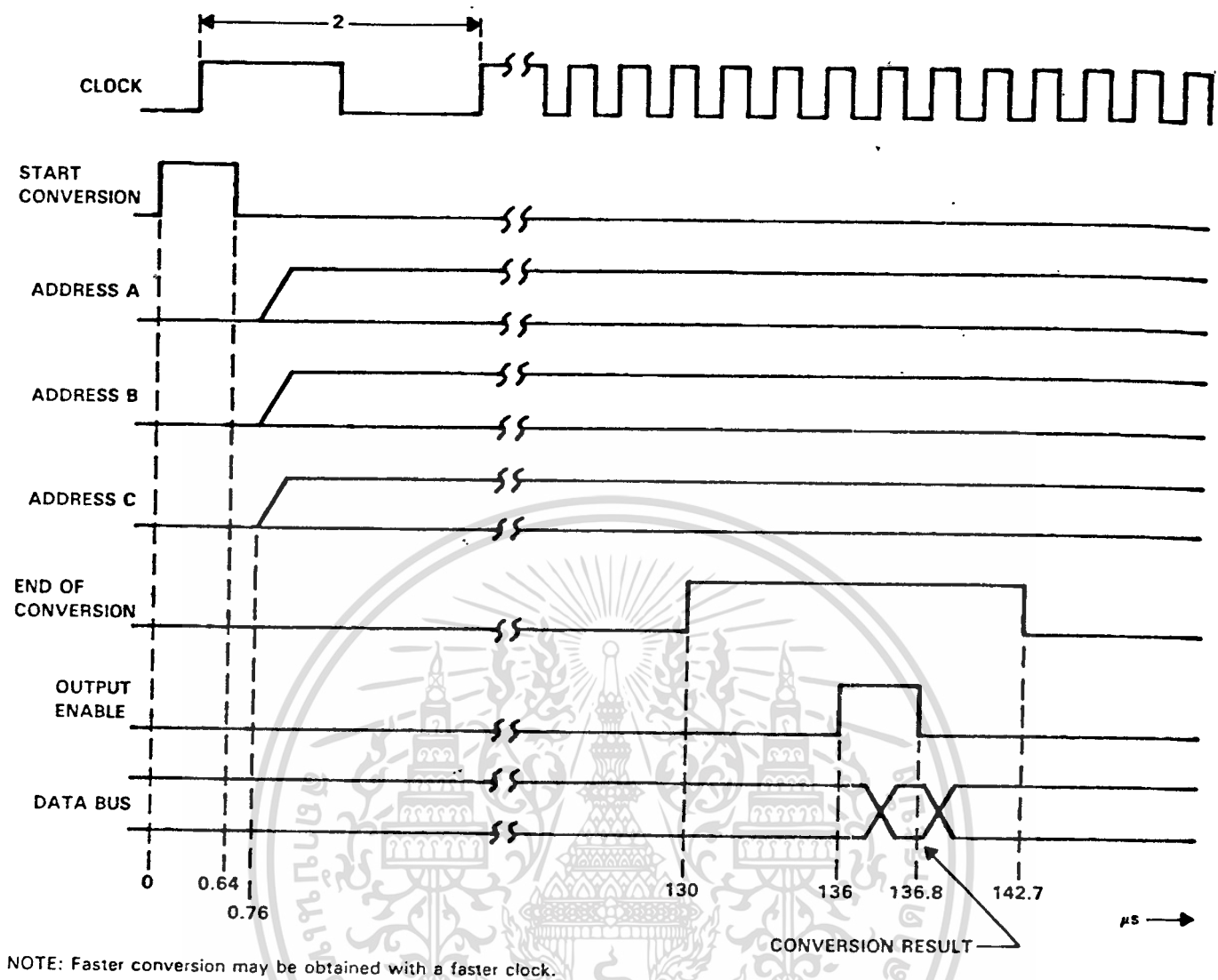


Figure 11-92. Circuit Diagram for Z80A/Z80 to TL0808/0809 ADC0808/0809 Interface

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NOTE: Faster conversion may be obtained with a faster clock.

Figure 11-93. Timing Diagram for Z80/Z80A to TL0808/0809 ADC0808/0809 Interface

INTERFACE FOR ADC0808 AND ADC0809 CONVERTERS TO THE ROCKWELL 6502 MICROPROCESSOR

This application shows the circuit configuration and the associated software that can be used to operate the ADC0808 and ADC0809 A/D converters with the Rockwell 6502 microprocessor. The interface circuit diagram is shown in Figure 11-94. A data conversion cycle is initiated by performing an STA instruction. This generates a start conversion pulse that clears the EOC line. The address in memory where the accumulator stores its contents determines which channel is selected for conversion. The conversion requires approximately 65 clock cycles. The clock frequency may vary from 10 kHz to 1.28 MHz, however, when it is above 640 kHz the accuracy may decrease slightly. The circuit timing diagram is shown in Figure 11-95.

Upon completion of the conversion, the EOC signal is set and may be used to generate an interrupt signal for the Rockwell 6502. Also, a software delay loop may be used to achieve the proper delay until conversion is complete.

If the interrupt scheme is chosen, the interrupt service routine must either start another conversion cycle that will clear the EOC signal or disable the interrupts. If this is not done, the Rockwell 6502 will remain in the interrupt service routine loop. It may be desirable to add a flip-flop and an AND gate to control the enabling and disabling of the EOC signal. Structuring of the interrupt and the address decoding scheme are both flexible and should be optimized for the particular application. A software listing for an interrupt service routine follows.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;               Register Assignments for ADC0808 and ADC0809
;               Interface to the Rockwell 6502
ADC0808         .EQU 4000H
WRITE0          .EQU 8000H
WRITE1          .EQU 8001H
  .               .   .
  .               .   .
  .               .   .
WRITE7          .EQU 8007H
;
;
MAIN:             .
                  .
                  .
                STA WRITE0          ;Start conversion, clear interrupt
                  .
                  .
                  .

ISR:            PHA                 ;Save accumulator
                LDA ADC0808         ;Read conversion results into acc.
                STA DATA            ;Store conversion results
                PLA                 ;Restore accumulator
                PLP                 ;Pull status from stack
                SEI                 ;Disable interrupts
                PHP                 ;Push status back on stack
                RTI                 ;Return to main program
```

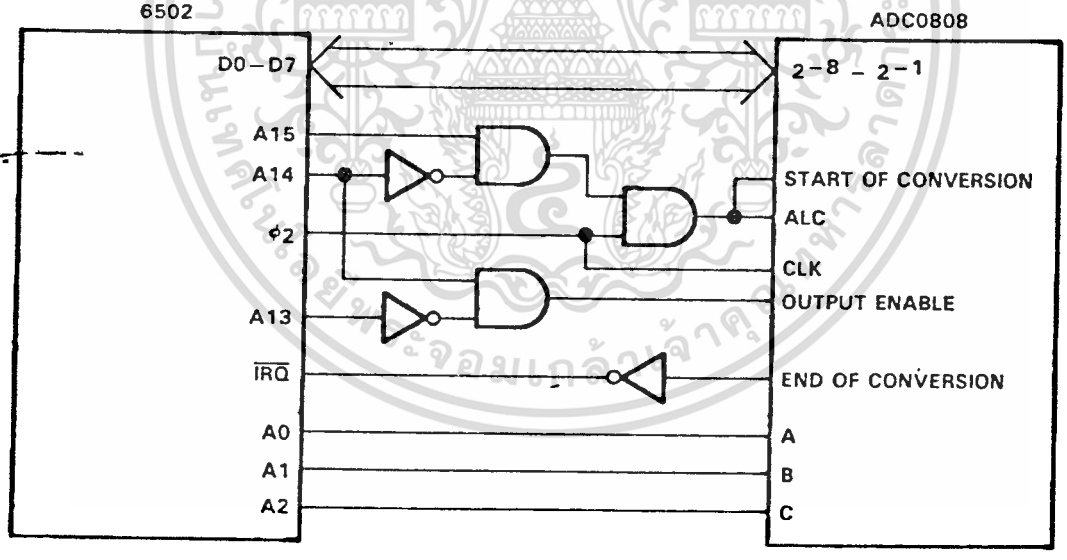


Figure 11-94. 6502 to ADC0808 Interface Circuit Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

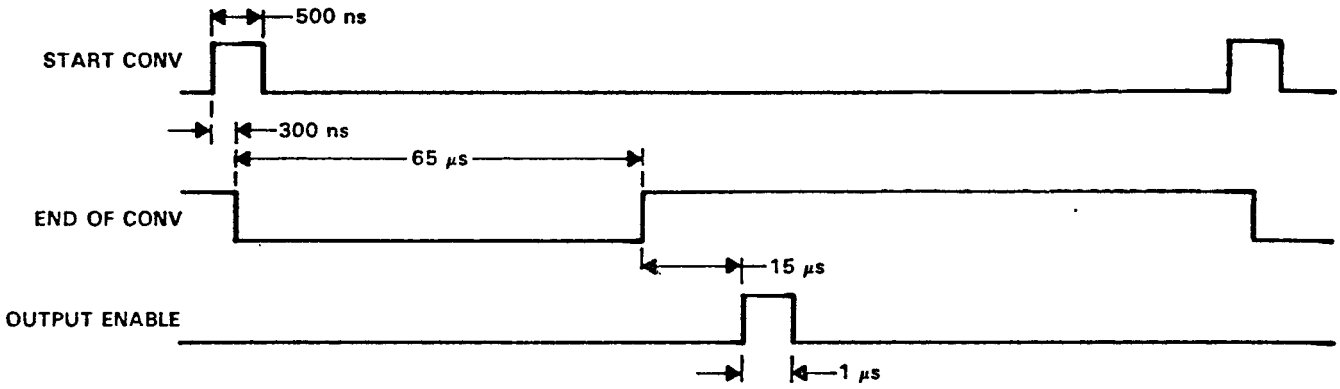


Figure 11-95. 6502 to ADC0808 Interface Timing Diagram

INTERFACE FOR ADC0808, ADC0809, TL0808, TL0809, TL520, TL521, AND TL522 CONVERTERS TO THE MOTOROLA 6800 MICROPROCESSORS

This application illustrates a circuit configuration and the software that can be used to operate this family of A/D converters with the Motorola 6800 family of microprocessors. Figure 11-91 shows a typical interface application. Figure 11-96 shows the interconnection between the Motorola 6802 microprocessor and the TL0808 or TL0809 A/D converters. Although Figure 11-96 shows circuitry for the TL0808/ADC0808 and TL0809/ADC0809 A/D converters, the interface will also work with the TL520, TL521, and TL522 devices if the different pinout is considered.

The SN74393 dual binary counter is used to generate a 500 kHz clock for the A/D converter. Any binary counter may be used in place of the SN74393 or any clock signal within the A/D converter clock frequency specification can be used. The 6800 E clock or E clock equivalent, if within the clock frequency specification, may also be connected directly to the clock input of the A/D converter. When using the Motorola microprocessors with clock frequencies greater than 1 MHz, the designer must check to see that the A/D converter write and read timing specifications are met. The microprocessor-generated A/D control and address signals are masked by the 4000H-7FFFH addressing range. A more efficient addressing scheme can easily be implemented if desired. Table 11-11 provides information for adapting the circuit of Figure 11-96 for use with other members of the 6800 family of microprocessors.

Timing Diagram

Figure 11-97 is the timing diagram for this interface. With a 500 kHz A/D clock, the conversion time for the TL0808/TL0809 and ADC0808/ADC0809 A/D converters is 130 μs. The EOC signal falls approximately 6 μs after activation of the OUTPUT ENABLE signal.

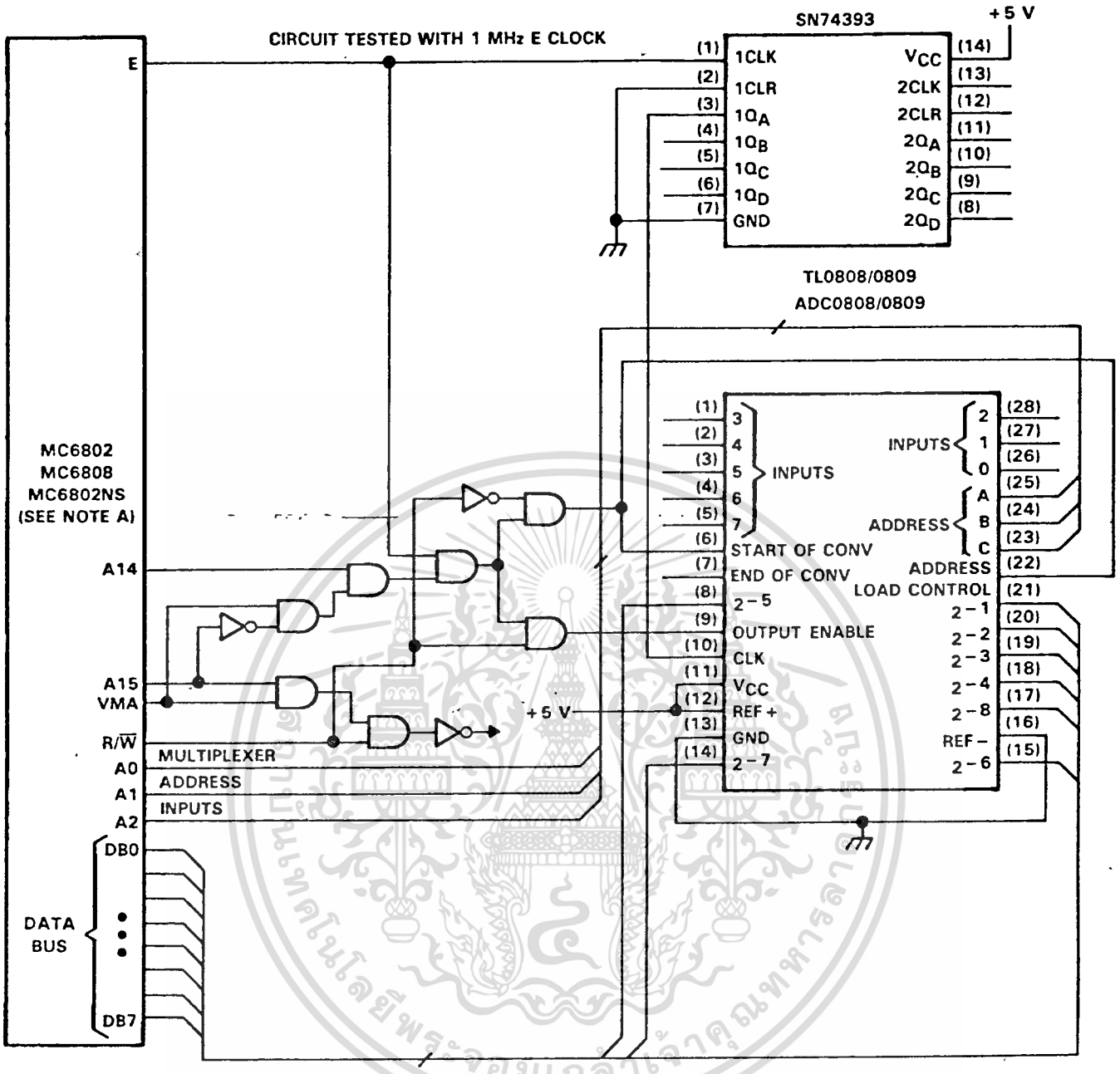
Software

The software listing for this interface follows. The software is minimal due to the microprocessor-compatibility of the A/D converter devices. In allowing time for conversion, the designer can use any delay which is convenient, including either a timer function or the EOC signal to initiate the microprocessor interrupt routine that reads the conversion result.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                        ;                Software for Motorola 680X-TL0808 / TL0809 ICs
                        ;                                      -ADC0808 / ADC0809 ICs
                        ;                                      -TL520 / TL521 / TL522 ICs
                        ;
                        ;
  40 00                 READ:     EQU 4000H       ;Interface read address; this
                                                  ;address is selected to ensure
                                                  ;that the read operation reads
                                                  ;the conversion result byte
                                                  ;and does not read the program
                                                  ;memory or on-board RAM (if
                                                  ;the microprocessor is the
                                                  ;6802) by mistake
                        ;
0000  B7 40 00          START:    STAA 4000H      ;Address analog channel 0 and
                                                  ;start conversion; 4001 would
                                                  ;address channel 1, etc.
                        ;
                        ;Before reading the conversion result, a slightly
                        ;greater than 130 microsecond delay (with a 500 kHz
                        ;A/D clock), to allow for conversion time, can be
                        ;selected in any way which is convenient for the
                        ;designer:
                        ;                OR
                        ;The microprocessor can continue to perform main
                        ;program software and the conversion result can be
                        ;retrieved by an interrupt routine, which is initiated
                        ;by the End of Conversion (EOC) signal on pin 7 of the
                        ;ADC0808/0809 and TL0808/0809 ICs and on pin 22 of the
                        ;TL520/521/522 ICs.
                        ;
0003  B6 40 00                    LDAA READ       ;Read conversion result
                                                  ;into the A accumulator
0006                              END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NOTE A: Refer to Table 11-11 for information about other Motorola microprocessors.

Figure 11-96. Circuit Diagram for TL0808/0809 Interface

Table 11-11. Considerations for Using Other Microprocessors

MICROPROCESSOR	E CLOCK OR E CLOCK EQUIVALENT
6800	ϕ_2 is equivalent to the 6802/6809 E pin
6802/6808/6802ns	See Figure 11-96
6809	See Figure 11-96
6809E/68HC09E	See Figure 11-96 and "Motorola 8-bit Microprocessor and Peripheral Data Book" for clock generator — pg. 3-277

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

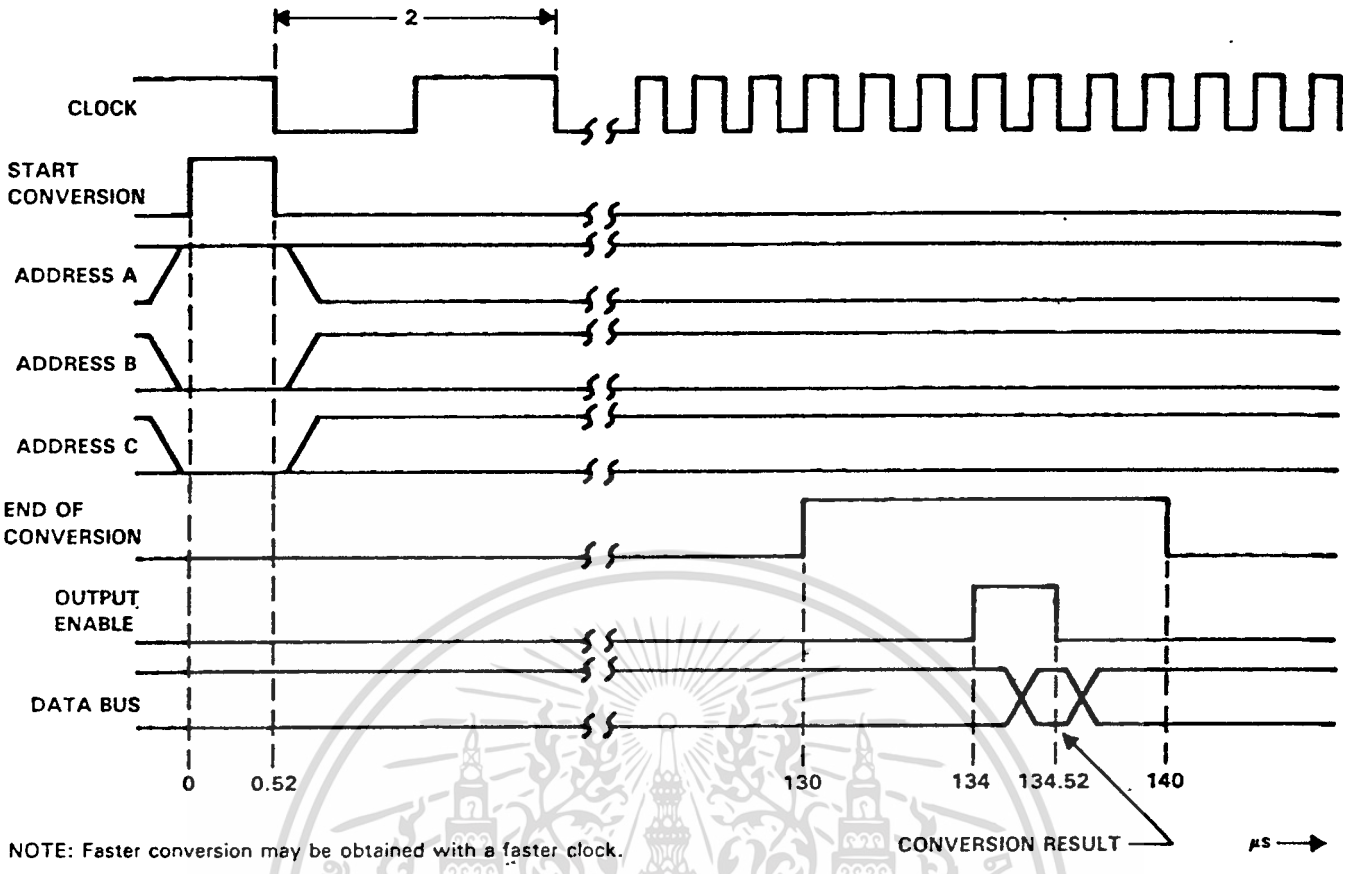


Figure 11-97. Timing Diagram for 680X to TL0808/00809 ADC0808/0809 Interface

INTERFACE FOR ADC0831, ADC0832, ADC0834, AND ADC0838 CONVERTERS TO ZILOG Z80A AND Z80 MICROPROCESSORS

The ADC0831, ADC0832, ADC0834, and ADC0838 devices are 8-bit successive-approximation analog-to-digital converters with serial input/output and configurable input multiplexers with up to 8 channels. These A/D converters are designed to easily communicate with microprocessors in a serial fashion. The hardware configurations and the associated software presented can be used to operate the ZILOG Z80A and Z80 microprocessors with the ADC0830 converters. The timing diagrams show the interaction between the microprocessor and the A/D converter.

The ADC0832, ADC0834, and ADC0838 A/D converters can be software configured in either the single-ended or differential input mode. Additionally, the differential ± inputs can be interchanged through software manipulation.

The serial interface features:

1. Low cost
2. Minimum circuitry
3. Fast conversion and communication between the A/D converter and the microprocessor
4. Remote control advantages of serial A/D converters.

Circuitry — ADC0832, ADC0834, and ADC0838

Figure 11-98 shows the interconnection between the microprocessor and the ADC0832, ADC0834, and ADC0838 A/D converters. The interconnection is identical for all three A/D converters. The microprocessor DO pin can be used to transmit to and receive digital data between the ADC083X DI and DO pins, respectively. The SN74126 3-state buffer output is in the high-impedance state except during a microprocessor read operation. The SN74174 quad D-type flip-flop is used to synchronize and slow down the write/read communication between the microprocessor and ADC083X so the ADC083X timing specifications are satisfied. Rather than NOR gates, OR gates may be used to activate the flip-flops and 3-state buffer on the positive transitions of the write WR and read RD strobes, instead of on the negative transitions. However, if OR gates are used, a SN74125 buffer must be used in place of the SN74126.

Timing Diagram — ADC0838 Device

Figure 11-99 is the timing diagram for the Z80A and Z80 to ADC0838 interface. Addressing the analog channel, performing conversion, and retrieving the conversion result requires 260 μs. The timing diagrams for the ADC0832 and ADC0834 converters are similar except fewer input bits are transmitted to the A/D converter. The 3-state buffer enable

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการทดลองวิจัยเรื่อง เครื่องวัดสัญญาณหัวใจ 2 ช่องสัญญาณ ตลอดจนการทำปริญญานิพนธ์ฉบับนี้ได้รับความสำเร็จลุล่วงมาด้วยดี ส่วนหนึ่งได้รับความอนุเคราะห์ ทั้งทางด้านคำแนะนำ การจัดหาอุปกรณ์ ตำรา และเครื่องมือต่างๆในการทดลอง ตลอดจนการช่วยแก้ไขปัญหาต่างๆที่เกิดขึ้น จากอาจารย์ ประภากร สุวรรณะ อาจารย์ ยุทธนา คิดใจเดียว รวมทั้งพี่ๆปริญญาโท ห้องชีวอิเลคทรอนิกส์ทางการแพทย์ ตลอดจนถึงกำลังใจต่าง ๆ ที่ส่งมาช่วยจึงกราบขอบพระคุณมา ณ ที่นี้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

มนัส สังวรศิลป์ ; วิศวกรรมชีวการแพทย์ ; หน้า 97-149

ประกิจ ตังติสานนท์ ; ทฤษฎีโทรทัศน์ ; คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ; 2529

พิชัย คูศิริวานิชกร ; การใช้ระบบไมโครคอมพิวเตอร์ ในเครื่อง ไอ.ซี.ยู. มอนิเตอร์ ; หน้า 1-53

พลศาสตร์ เลิศประเสริฐ ; ระบบการส่งคลื่นไฟฟ้าหัวใจในห้อง ไอ.ซี.ยู. ; หน้า 1-60 ; 2529

คู่มือไอซี CMOS 4000 SERIES ; ซีเอ็ดยูเคชั่น ; พิมพ์ครั้งที่ 3 ; 2521

คู่มือไอซีซิพซัพพอร์ท และหน่วยความจำ ; ซีเอ็ดยูเคชั่น ; พิมพ์ครั้งที่ 1 ; 2529

THE TTL DATA BOOK FOR DESIGN ENGINEERS ; SECOND EDITION ; TEXAS INSTRUMENTS INCORPORATED ; U.S.A. ; 1976

LANCE A. LEVENTHAL ; Z-80 ASSEMBLY LANGUAGE SUBROUTINES ; WINTHROP SAVILLE ;P 442-454

JAME W.COTTRON ; Z80 APPLICATION ; SYBEX ; 1983

WALTER G.JUNG ; IC TIMER COOKBOOK ; P 30-33

LINEAR APPLICATIONS HANDBOOK ; NATIONAL SEMICONDUCTOR CORPORATION ; U.S.A. ; 1980

DAVID F. STOUT , MILTON KAUFMAN ; HANDBOOK OF OPERATIONAL AMPLIFIER CIRCUIT DESIGN ; McGRAW-HILL BOOK COMPANY ; 1976

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้