ปีการศึกษา 2531

เรื่อง ดิจิตอลไมโครเวฟ

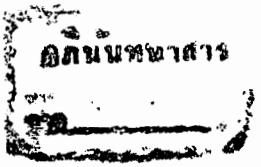
โดย

นายวิสุทธิ แก้วบางกะพ้อม

นายสฤช สมุทรกลิน

อาจารย์ที่ปรึกษา

อาจารย์โมไนย ไกรฤกษ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

023112 -8.ค.2532

ปริญญานิพนธ์ปีการศึกษา 2531

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ดิจิตอลไมโครเวฟ

ผู้จัดทำ

1. นายวิลุทธิ แก้วบางกะพ้อม 28.1231
2. นายสฤช สมุทรกลิน 28.1252

..... อาจารย์ที่ปรึกษา

(อาจารย์โมไนย ไกรฤกษ์)

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

023112

ดิจิตอลไมโครเวฟ

นายวิสุทธิ แก้วบางกะพ้อม
นายสฤช สมุทรกลิน
อาจารย์โมไนย ไกรฤกษ์ อาจารย์ที่ปรึกษา
ปีการศึกษา 2531

บทคัดย่อ

ปริญญานิพนธ์เรื่องดิจิตอลไมโครเวฟ (Digital Microwave)นี้ เป็นการศึกษาและทดลองสร้างระบบการรับส่งสัญญาณดิจิตอล ระยะทางไกลผ่านไมโครเวฟลิ้งค์ (Microwave Link) วัตถุประสงค์ของปริญญานิพนธ์เรื่องนี้เพื่อจัดทำอุปกรณ์ในการทดลอง และ ศึกษาในส่วนประกอบต่างๆ รวมถึงการรวมเป็นระบบ ในขั้นต้นนี้จะศึกษา และ ทดลองสร้างระบบที่เป็นการสื่อสารทางเดียว (Simplex) ก่อนโดยมุ่งเน้นทำการทดลองสร้าง ในส่วนของการม็อดดูเลชั่น (Modulation) สัญญาณข่าวสารที่เป็นดิจิตอล กับสัญญาณพาหะ (Carrier) ซึ่งเป็นอนาล็อกเพื่อการส่งไมโครเวฟ และ การดีม็อดดูเลชั่น (Demodulation) เพื่อให้ได้สัญญาณข่าวสารตามเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIGITAL MICROWAVE

Wisut Kaewbangkapom

Sarich Samuthkalin

Monai Kraileark Advisor

1988

Abstract

The thesis of digital microwave is presented to make study the long distance digital microwave signal communication system via microwave link. The objective of this project is a part of the equipment for education and experimentation of the digital microwave system. The first, we make simplex communication system for this project and experiment in part of modulation and demodulation. In modulator modulate digital information with carrier signal (analog signal) for transmission and the other wise the demodulator demodulate the modulated signal to the digital information.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีและหลักการ	3
บทที่ 3	การคำนวณและการสร้าง	40
บทที่ 4	การทดลองและผลการทดลอง	52
บทที่ 5	บทวิจารณ์และสรุป	60
ภาคผนวก		
กิตติกรรมประกาศ		
หนังสืออ้างอิง		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ปัจจุบันเทคโนโลยีทางด้านการสื่อสารโทรคมนาคมได้เจริญรุดหน้าไปอย่างรวดเร็ว ทำให้การติดต่อสื่อสารต่าง ๆ ทั้งระยะทางใกล้หรือไกลเป็นไปด้วยความสะดวก รวดเร็ว และถูกต้อง การพัฒนาทางด้านเทคโนโลยีนี้ทำให้สัญญาณดิจิตอล ได้เข้ามามีบทบาทแทนที่สัญญาณอนาล็อก ระบบสื่อสารด้วยสัญญาณดิจิตอล (Digital Communication System) หลาย ๆ ระบบจึงถูกพัฒนาขึ้นมาใช้งาน ระบบดิจิตอลไมโครเวฟ (Digital Microwave System) เป็นระบบหนึ่งที่ถูกพัฒนาขึ้นมาเพื่อใช้กับการสื่อสารข้อมูลในระยะทางไกล ๆ เพื่อให้มีความเชื่อถือได้สูง (High Reliability) มีความจุสูง (High-capacity) เนื่องจากการส่งไมโครเวฟระบบเดิมนั้นมีความผิดพลาด (Error) เกิดขึ้น และไม่สามารถรองรับการเพิ่มขึ้นอย่างรวดเร็วของการใช้โทรศัพท์ได้

ในระบบการสื่อสารสัญญาณดิจิตอลนั้น จะทำการม็อดดูเลทข้อมูลซึ่งเป็นสัญญาณดิจิตอลกับสัญญาณพาหะ (Carrier) ที่เป็นอนาล็อกเพื่อให้เหมาะสมกับการส่งไมโครเวฟ การม็อดดูเลทแบบนี้เรียกว่า ดิจิตอลม็อดดูเลชั่น (Digital Modulation) ซึ่งการม็อดดูเลทมีอยู่หลายวิธี คือ แอมปลิจูดชิฟท์คีย์อิ่ง (Amplitude Shift Keying : ASK), ฟรีเควนซี่ชิฟท์คีย์อิ่ง (Frequency Shift Keying : FSK) และ เฟสชิฟท์คีย์อิ่ง (Phase Shift Keying : PSK) สำหรับระบบดิจิตอลไมโครเวฟที่ใช้งานกันอยู่นั้นใช้การม็อดดูเลชั่นแบบ PSK เนื่องจากการใช้ม็อดดูเลชั่นแบบนี้สามารถที่จะส่งสัญญาณดิจิตอลด้วยความเร็วสูงได้ โดยเกิดการผิดพลาดน้อยกว่าการใช้วิธีม็อดดูเลชั่นแบบอื่น ซึ่งเมื่อส่งสัญญาณผ่านไมโครเวฟแล้วเกิดความผิดพลาดมาก และ การม็อดดูเลชั่นแบบ PSK นี้จะให้แบนด์วิดธ์ของสัญญาณแคบกว่าการม็อดดูเลชั่นแบบอื่นซึ่งทำให้มีจำนวนช่องสัญญาณ (Channel) ได้มากกว่า สำหรับปริญญานิพนธ์เรื่องดิจิตอลไมโครเวฟนี้เป็นการเริ่มต้นศึกษาในด้านนี้ จึงเลือกใช้การม็อดดูเลชั่นแบบ PSK 2 เฟส หรือไบนารี่เฟสชิฟท์คีย์อิ่ง (Binary Phase Shift Keying : BPSK) เพื่อง่ายต่อการศึกษาและการทดลองสร้างในขั้นต้นนี้

สำหรับบทที่ 1 จะกล่าวถึงที่มาของระบบดิจิตอลไมโครเวฟและข้อดีของระบบ ลักษณะการม็อดดูเลชั่นในระบบสื่อสารดิจิตอล

บทที่ 2 เป็นการกล่าวถึงทฤษฎีและหลักการที่นำมาใช้ในการศึกษา , ทดลองสร้าง การ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

ทดลองและวัดผล เช่น ลักษณะของระบบดิจิตอลไมโครเวฟโดยทั่ว ๆ ไป , วิธีทางสถิติในการวิเคราะห์ระบบการส่งสัญญาณดิจิตอล, ความรู้เกี่ยวกับไบนารี่เฟสชิฟท์คีย์อิ่ง , ความรู้เรื่องเฟสล็อคลูป และหลักการซินโครไนเซชั่นของพาหะ

ในบทที่ 3 เป็นการแสดงการคำนวณและการสร้างวงจรต่าง ๆ

บทที่ 4 จะกล่าวถึงการทดลองและผลการทดลองของวงจรต่าง ๆ ที่สร้างขึ้นมา

สำหรับบทที่ 5 จะเป็นบทวิจารณ์และสรุป

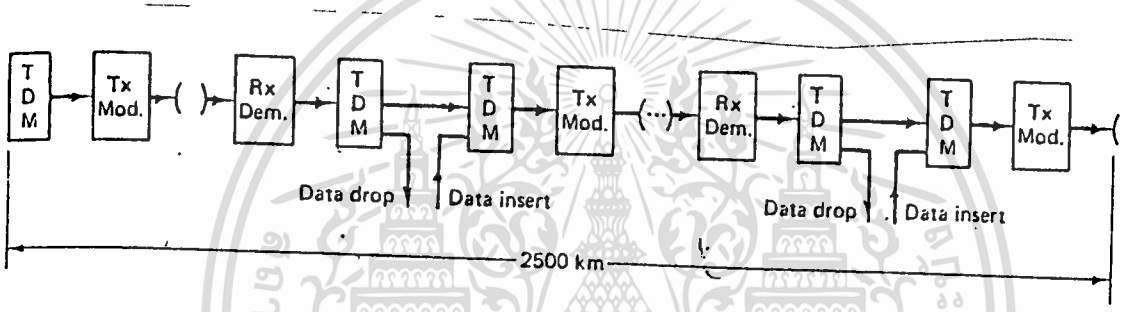
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 ระบบดิจิตอลไมโครเวฟ

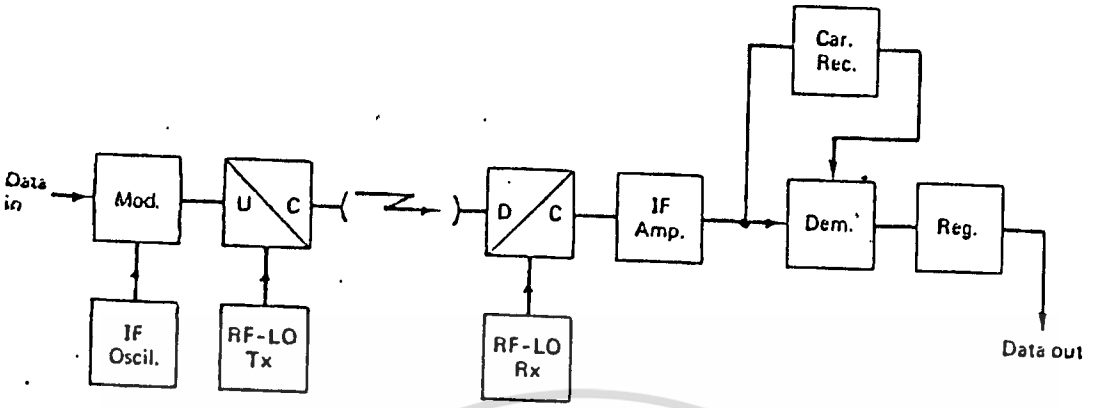
บล็อคไดอะแกรมของเส้นทางดิจิตอลเรดิโอแบบทางเดียว (ONE-WAY DIGITAL RADIO PATH) แสดงไว้ในรูปที่ 2.1 ซึ่งใช้สำหรับระบบอนาล็อกเอ็ฟเอ็มเรดิโอ (ANALOG FM RADIO) และยังใช้ในระบบดิจิตอลเรดิโอ (DIGITAL RADIO) ด้วย



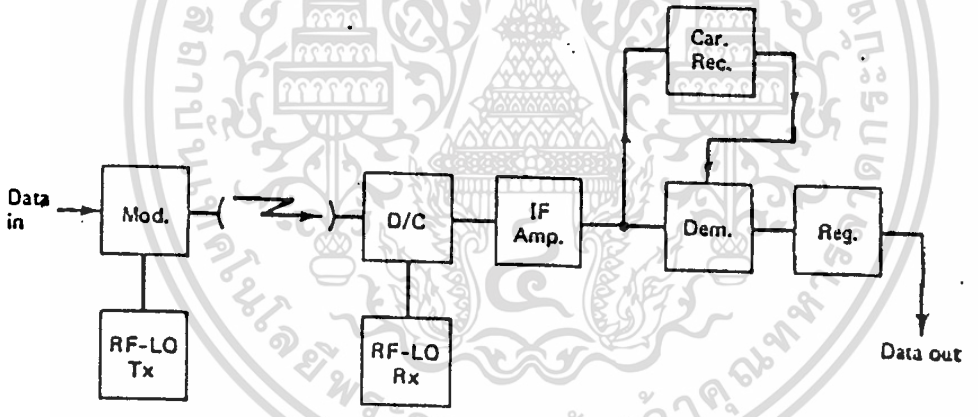
รูปที่ 2.1 เส้นทางดิจิตอลเรดิโอ

เส้นทางซึ่งกำหนดโดย CCIR นี้จะมีเรดิโอเทอร์มินอล (RADIO TERMINAL) 9ตัวต่ออยู่กับอุปกรณ์ดิจิตอลมัลติเพล็กซ์ (DIGITAL MULTIPLEX EQUIPMENT) 9 ชุด เส้นทางนี้มีความยาว 2,500 กิโลเมตร และ ความเร็วของการส่งข้อมูลที่แต่ละด้านของระบบเป็น 64 Kb/s ภาคส่งของอุปกรณ์ TDM จะป้อนข้อมูลซึ่งเป็นดิจิตอลให้กับม็อดดูเลเตอร์ (MOD.) ของเครื่องส่ง เครื่องรับจะทำการ ดีม็อดดูเลท (DEM) และ สร้างสัญญาณข่าวสารขึ้นมาใหม่ให้เหมือนเดิม (REGENERATE) แล้วป้อนสัญญาณข่าวสารนี้ให้กับภาครับของอุปกรณ์ TDM ณ. จุดนี้สามารถที่จะนำสัญญาณข่าวสารบางส่วนหรือทั้งหมดออกมา หรือใส่ข่าวสารใหม่เข้าไปได้ ในการม็อดดูเลชั่นและดีม็อดดูเลชั่นกับสัญญาณพาหะในเครื่องส่ง-เครื่องรับดิจิตอลเรดิโอ (DIGITAL RADIO TRANSCEIVER) สามารถกระทำได้ที่ความถี่กลาง (INTERMEDIATE FREQUENCY : IF) ในระบบเฮทเทอโรดายน์ (HETERODYNE SYSTEM) หรือทำการม็อดดูเลชั่นโดยตรงที่ความถี่ไมโครเวฟเลยก็ได้ บล็อคไดอะแกรมของเครื่องส่ง-เครื่องรับที่ใช้กัน 2 แบบนี้แสดงไว้ในรูปที่ 2.2 และรูปที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 บล็อคไดอะแกรมของเครื่องรับ-เครื่องส่งเฮทเทอโรดายน์



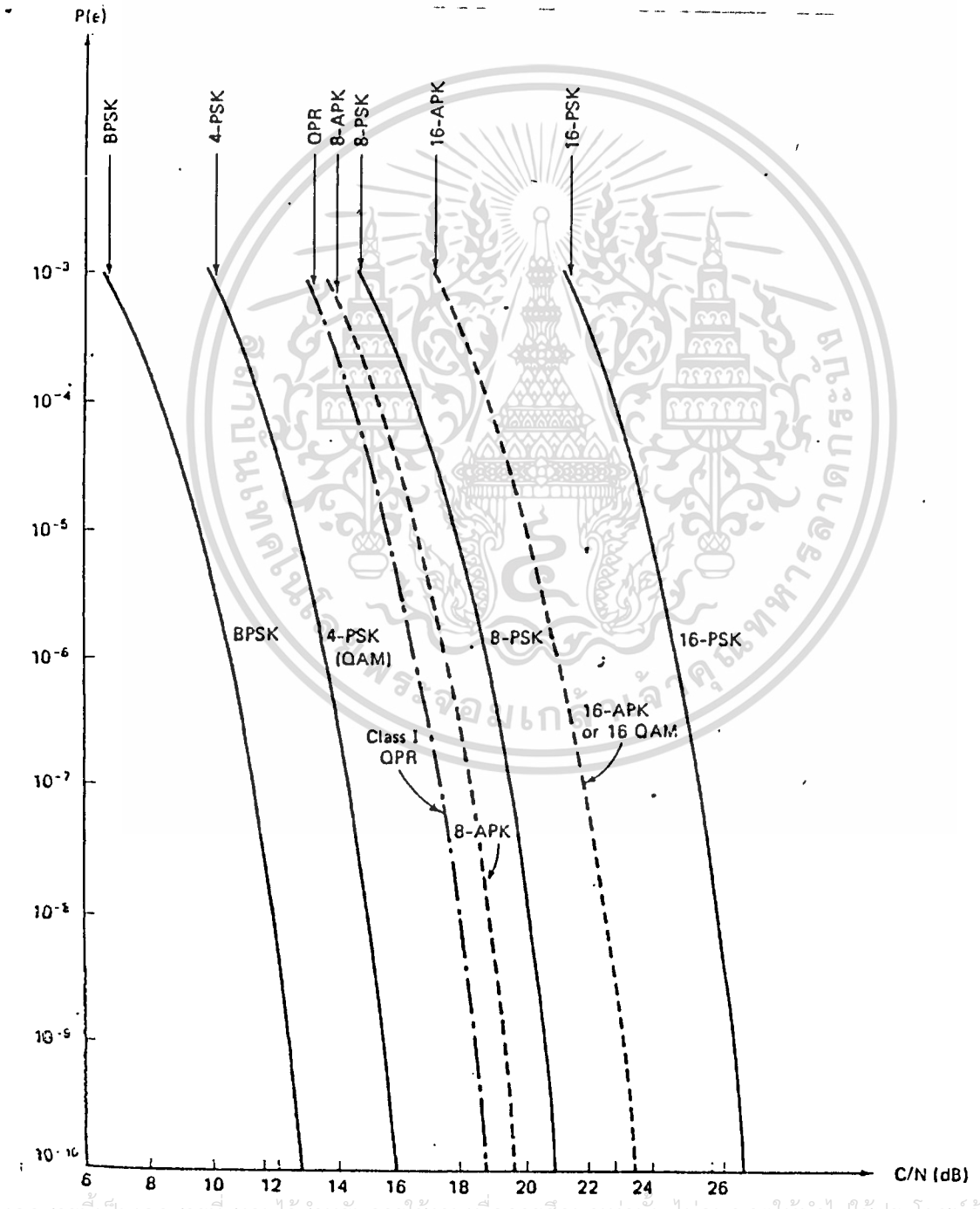
รูปที่ 2.3 บล็อคไดอะแกรมของเครื่องส่ง-เครื่องรับแบบม็อดดูเลชั่นโดยตรงกับ RF

ในเครื่องส่ง (Tx) ของระบบเฮทเทอโรดายน์ สัญญาณดิจิตอลเบสแบนด์ (DIGITAL BASEBAND) จะถูกม็อดดูเลทกับสัญญาณจากไอเอ็ฟออสซิลเลเตอร์ (IF Osc) สัญญาณที่ได้จะถูกให้มีความถี่สูงขึ้นเป็นความถี่ไมโครเวฟโดย อัพ-คอนเวอร์ทเตอร์ (Up-Converter:D/C) ทางด้านรับจะรับสัญญาณเข้ามาแล้วเปลี่ยนความถี่ลงไปที่ IFโดยดาวน์-คอนเวอร์ทเตอร์ (Down Converter : D/C) และทำการดีม็อดดูเลชั่นซึ่งการดีม็อดดูเลชั่นจำเป็นต้องหาความถี่และเฟสที่แท้จริงของสัญญาณในขณะนั้นมาให้ได้ โดยใช้วงจรแคร์เรียรีคอฟเวอรี่ (Carrier Recovery : Car. Rec.) สัญญาณที่ทำการดีม็อดดูเลทแล้วจะถูกนำไปสร้างสัญญาณข่าวสารใหม่ให้เหมือน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับข่าวสารที่ส่งมาโดยตัวรีเจนเนอเรเตอร์ (Regenerater:Reg) สำหรับรูปที่ 2.3 นั้นจะทำการม็อดดูเลชั่นที่ความถี่ไมโครเวฟเลย ไม่ต้องใช้ความถี่ IF

สำหรับความสัมพันธ์ระหว่างอัตราผิดพลาดของบิทข้อมูล (Bit Error Rate : BER) กับ C/N (Carrier to Noise ratio) ของระบบดิจิตอลไมโครเวฟที่ใช้การม็อดดูเลชั่นแบบ PSK 2 เฟส, 4เฟส, 8เฟส และ16เฟส จะเป็นดังรูปที่ 2.4



รูปที่2.4 แสดงความสัมพันธ์ระหว่างอัตราผิดพลาดของบิทข้อมูลกับC/N

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

2.2 วิธีการทางสถิติในการวิเคราะห์ระบบการส่งสัญญาณดิจิตอล

ในระบบการส่งสัญญาณนั้นไม่ว่าจะเป็นแบบอนาล็อกหรือดิจิตอล สัญญาณจะถูกรบกวนจากคลื่นที่ไม่ต้องการ คลื่นเหล่านี้อาจเกิดขึ้นจากฟร้อนท์-เอ็น (Front-End) ของภาคขยายคลื่นไมโครเวฟทางด้านเครื่องรับ ในการออกแบบให้การส่งมีประสิทธิภาพ การเข้าโค๊ดและเทคนิคการมอ็ดดูเลชั่นนั้น ต้องคำนึงถึงผลกระทบของคลื่นรบกวนด้วย ทางด้านเครื่องรับของระบบดิจิตอลไมโครเวฟนั้นมีสัญญาณเข้ามาคือสัญญาณของระบบ สัญญาณจากฟร้อนท์-เอ็น และสัญญาณรบกวนจากแชนแนล (Channel) ข้างเคียง สัญญาณรวมแบบนี้ตามปกติแล้วจะเกิดขึ้นแบบสุ่ม (RANDOM)ดังนั้นในการหาคุณภาพของระบบจึงต้องนำความน่าจะเป็นมาใช้ด้วย รูปแบบของระบบดิจิตอลเรดิโอ เช่น กำลังของเครื่องส่ง , การกระจายของสเปคตรัม และ นอยซ์-ฟิกเกอร์ (Noise Figure) ของเครื่องรับจะถูกกำหนดโดย ความน่าจะเป็นของความผิดพลาด (Probability of Error : P (e)) และ ระบบจะใช้ได้ดีเมื่อ P (e) จะต้องมีค่าน้อยกว่าที่คาดการณ์ไว้

ในระบบการติดต่อแบบดิจิตอลนั้น แนวความคิดและเทคนิคพื้นฐานที่ใช้ในฟรีเควนซี่โดเมน (Frequency Domain) และไทม์โดเมน (Time Domin) นั้นไม่ค่อยมีบทบาทมากนัก แต่จะใช้พร็อบบาบิลิตี้โดเมน (Probability Domain) ซึ่งมีความสำคัญในระบบนี้

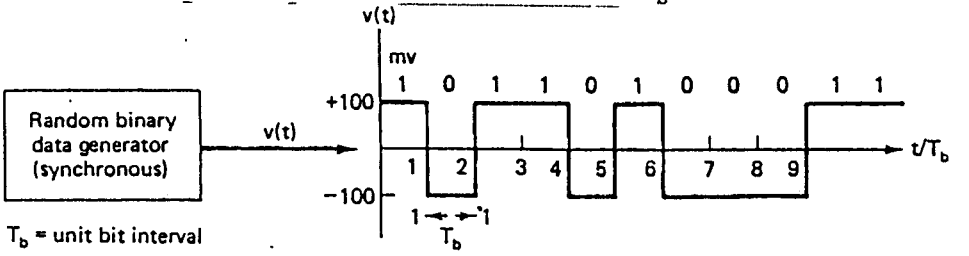
2.2.1 พร็อบบาบิลิตี้เด็นสิตี้ฟังก์ชั่น (Probability Density Function :pdf) และคิวมูเลทีฟพร็อบบาบิลิตี้ดีสตริบิวชั่นฟังก์ชั่น (Cumulative Probability Distribution Function : CPDF)

คุณสมบัติทางสถิติที่สำคัญที่สุดอย่างหนึ่งของตัวแปรสุ่ม เช่น แรนด้อมโวลเตจ (Random Voltage) คือ มีลักษณะการแปรผันที่มีค่าเฉพาะ หรืออยู่ในช่วงที่เจาะจง แนวความคิดและคำจำกัดความของ pdf และ CPDF นั้น จำเป็นสำหรับการทำความเข้าใจในระบบการส่งสัญญาณดิจิตอล

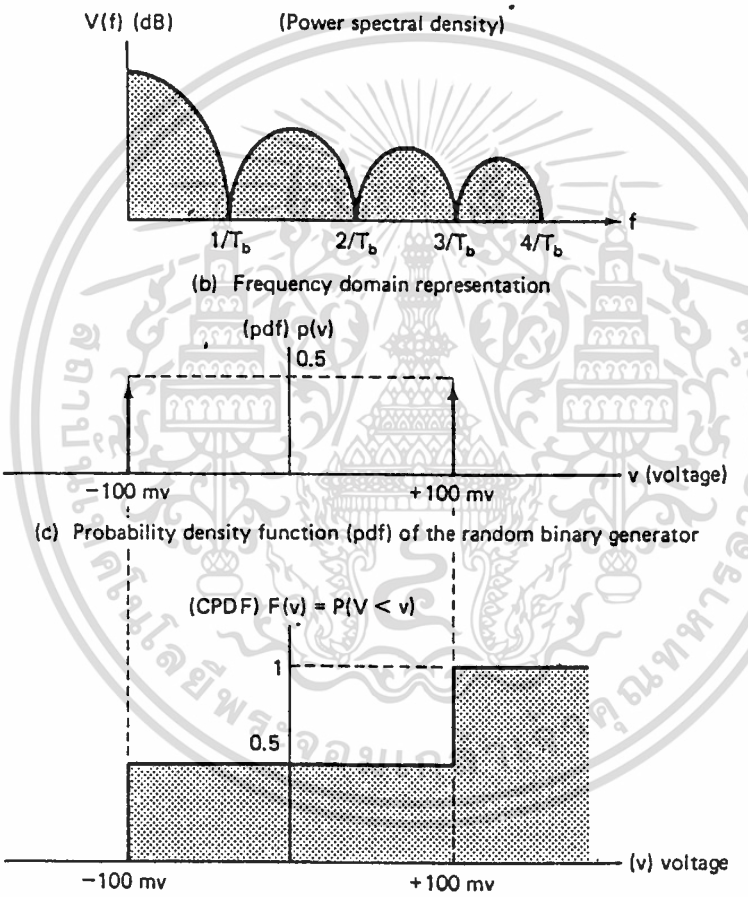
ในรูปที่ 2.5 (a) แสดงถึง สัญญาณเอ้าท์พุทของตัวกำเนิดสัญญาณไบนารี่ แบบสุ่ม ในไทม์-โดเมน สัญญาณนี้มี 2 สถานะที่ไม่ต่อเนื่องกันคือ v(t) = +100 mVและv(t) = -100mV ค่าแรงดันนี้แทนด้วยลอจิก "1" และ"0" ตามลำดับ รูปที่ 2.5 (b) แสดงพาวเวอร์สเปคตรอลเด็นสิตี้ (Power Spectral Density) ของสัญญาณในฟรีเควนซี่โดเมน ในระบบการส่งข้อมูลสุ่มแบบซินโครนัส (Synchronous) ช่วงกว้างของพัลซ์ (บิท) เท่ากับ T_b วินาทีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนแปลงสามารถเกิดขึ้น ณ. เวลาที่เป็นจำนวนเท่าของ T_b วินาทีเท่านั้น



(a) Time domain representation



รูปที่ 2.5 แสดง pdf และ CPDF

ระบบที่ใช้งานกันส่วนมาก แหล่งกำเนิดจะเป็นแบบสุ่ม ดังนั้นความน่าจะเป็นของการเกิดสถานะ + 100 mV เท่ากับ ความน่าจะเป็นของการเกิดสถานะ - 100 mV ในทางคณิตศาสตร์จะเขียนได้เป็น $p\{v(t) = -100\ mV\} = p\{v(t) = +100\ mV\} = 0.5$

หรือ $p(L = 0) = p(L = 1) = 0.5$

ค่า pdf แสดงในรูป 2.5 (c) ขนาดของ dpf จะเป็น 0 สำหรับทุกค่าตัวแปรสุ่ม v ยกเว้นที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$v = \pm$ 100 mV

ความน่าจะเป็นที่ค่าของสัญญาณหรือนอยซ์มีค่าน้อยกว่าค่าที่กำหนดไว้ เรียกว่า CPDF และแสดงไว้ในรูป 2.5 (d) สำหรับตัวอย่างนี้ CPDF แสดงถึงความน่าจะเป็นที่สัญญาณ $v(t)$ มีค่า $V < x$ ซึ่ง x มีค่าที่แน่นอน ในตัวอย่างนี้ไม่มีระดับที่ต่ำกว่า - 100 mV ดังนั้นค่าของ CPDF ที่ V น้อยกว่า - 100 mV จึงมีค่าเป็น 0 นั่นคือ $F(v) = P(V<v) = P(V< -100\ mV) = 0$ ความน่าจะเป็นที่ $v(t) < 100\ mV = 0.5$ ขณะที่ความน่าจะเป็นที่ $v(t) < 100\ mV = 1$

CPDF , $P(V \leqslant v)$ และ pdf, $p(v)$, นั้นมีความสัมพันธ์กัน (สำหรับตัวแปรสุ่มแบบต่อเนื่อง) ดังสมการ (2.1) และ (2.2)

$$\text{CPDF} \quad : \quad F(v) \triangleq P(V<v) = \int_{-\infty}^{\infty} P_v(v)\, dv \tag{2.1}$$

$$\text{pdf} \quad : \quad p(v) = d\,P_v(v) / dv \tag{2.2}$$

ดีสตริบิวชั่นฟังก์ชั่น มีคุณสมบัติดังนี้

$$0 \leqslant F(v) \leqslant 1 \tag{2.3}$$

$$P(v<-\infty) = F(-\infty) = 0\ ,\ P(v<+\infty) = F(+\infty) = 1 \tag{2.4}$$

$$P(V \leqslant v_1) \leqslant P(V \leqslant v_2) \quad ;\text{ถ้า } v_1 < v_2 \tag{2.5}$$

แนวทางการจัดอุปกรณ์เพื่อวัด CPDF และ pdf แสดงในรูป 2.6 อุปกรณ์ชุดนี้สามารถใช้ได้กับการวัดคลื่นรบกวนแบบต่อเนื่อง และยังสามารถใช้ได้กับการวัดสัญญาณสุ่มแบบไม่ต่อเนื่อง หรือทั้งสองอย่างรวมกัน เอ้าท์พุทของเธรสโฮลด์คอมพาราเตอร์ (Threshold Comparator) จะมีค่าแรงดันเป็นบวก (เช่น +3V) เมื่อระดับอินพุทมีค่าสูงกว่าระดับเธรสโฮลด์ v_{th} นอกนั้นมันจะให้เอ้าท์พุทเป็น 0 ไปยังวงจรฟลิบ-ฟล็อบ (Flip-Flop) ซึ่งทำตัวเป็นแซมเบิ้ลแอนด์โฮลด์ฟังก์ชั่น (Sample and Hold Function) สำหรับสัญญาณ v_{out} ถ้ามีการสุ่มมากครั้งทำให้ได้ค่าอัตราส่วนของจำนวนการสุ่มที่ให้ค่าเป็นบวก กับจำนวนการสุ่มทั้งหมดใกล้เคียงกับค่าที่แท้จริงของความน่าจะเป็นที่ $v_{in} > v_{th}$ ซึ่งสามารถเขียนได้เป็น

$$P(V_{in}>V_{th}) = 1-F(v) \tag{2.6}$$

ซึ่ง

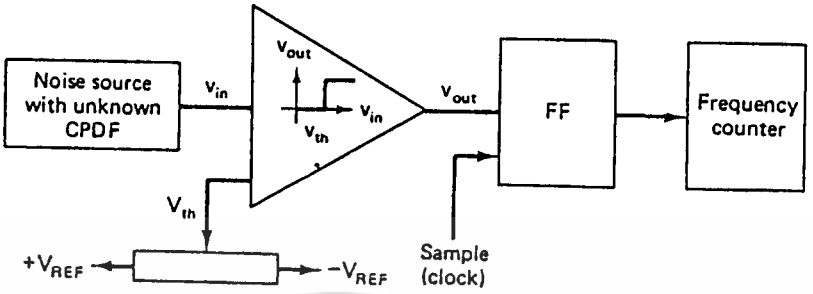
$$F(v) \equiv P(v_{in} < v_{th}) \tag{2.7}$$

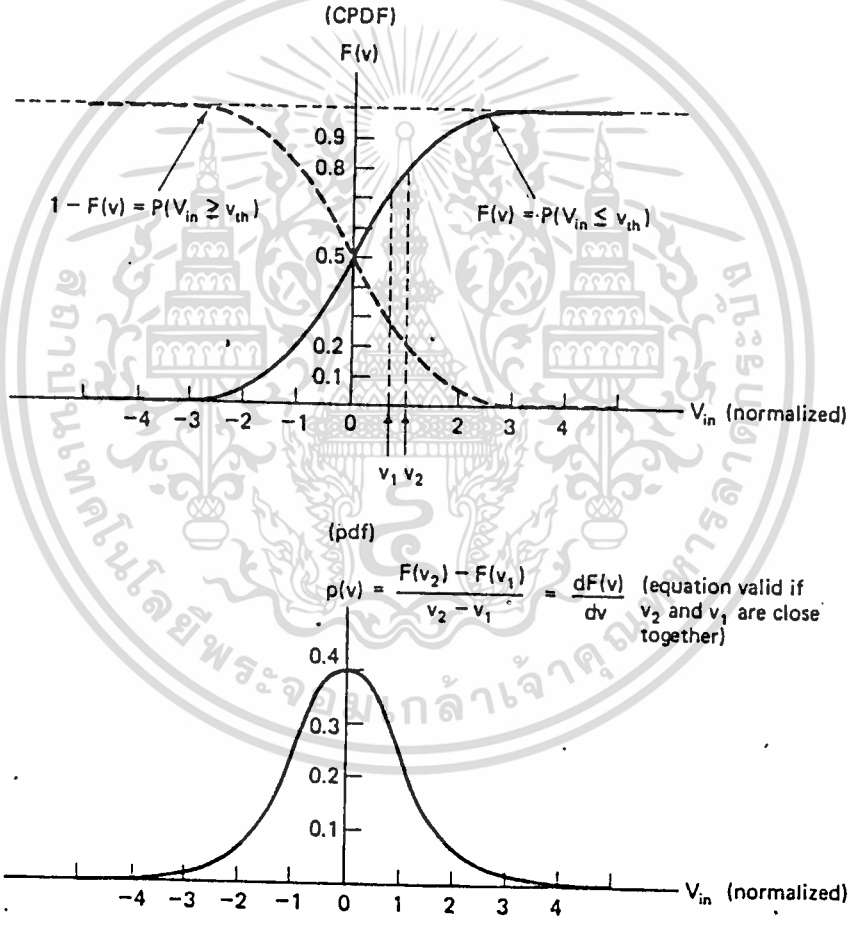
ด้วยการกำหนดระดับของ v_{th} ที่ระดับต่างๆกัน ดังนั้นจุดต่างๆของเส้นโค้ง $1-F(v)$ ก็สามารถที่จะหามาได้ เส้นโค้ง $F(v)$ ที่ได้จากการประมาณค่าอย่างละเอียด คือเส้นทึบในรูป และความแตกต่างระหว่างจุดต่อจุดของ CPDF ก็คือ pdf

เป็นที่น่าสังเกตว่า pdf และ CPDFไม่สามารถที่จะให้ข้อมูลเกี่ยวกับแบนด์วิดธ์ของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

หรือนอยซ์ได้ ตัวอย่างเช่น ในรูปที่ 2.5 pdf และ CPDF อันเดียวกันนี้ลามารถใช้อธิบายได้ทั้ง





รูปที่ 2.6 แสดง pdf และ CPDF ของตัวกำเนิดนอยซ์แบบต่อเนื่อง

การส่งข้อมูลไบนารี่แบบสุ่มที่ส่งด้วยความเร็ว 1000 b/s (T_b = 1 mS) หรือที่ความเร็ว 300 Mb/s (T_b = 3.33nS) ข้อสังเกตอันนี้ยังใช้ได้กับตัวกำเนิดนอยซ์แบบต่อเนื่อง (Continuous noise generator) ดังแสดงในรูป 2.6 พร้อมบาบิลิตี้ฟังก์ชั่นจะแสดงรายละเอียดเกี่ยวกับลักษณะคล้ายคลึงกันของเหตุการณ์การเกิดความผิดพลาดแต่ไม่บ่งถึงความถี่ของเหตุการณ์นั้น ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

023112

ระบบดิจิตอลไมโครเวฟ คุณลักษณะของระบบในขั้นสุดท้ายมักกล่าวในเทอมของค่าเฉลี่ยความน่าจะเป็นของความผิดพลาด (average probability of error), P(e) หรือ อัตราผิดพลาดของบิทข้อมูลเฉลี่ย(Average Bit Error Rate : BER) P(e)เป็นการวัดคุณสมบัติโดยเฉลี่ยแต่ไม่ได้ให้รายละเอียดถึงความถี่ของเหตุการณ์ที่เกิดผิดพลาด ตัวอย่างเช่น ระบบการส่งที่มีค่าเฉลี่ย P (e)เป็น 10^{-6} อาจจะมีช่วงที่เกิดผิดพลาดในทุกๆชั่วโมง หรืออาจจะมีเพียงช่วงเดียวตลอด 24 ชั่วโมง

2.2.2 พารามิเตอร์หลักๆของพร็อบบาบิลิตี้ฟังก์ชั่น

เทอมของตัวแปรสุ่ม อธิบายความสัมพันธ์ได้โดยจำนวนที่กำหนดขึ้นจากผลที่เป็นไปได้จากการทดลองแต่ละครั้ง เทอมสำคัญที่สุดที่จะอธิบายลักษณะของตัวแปรสุ่มคือ ค่าเฉลี่ยเลขคณิต (mean value or expected value), ค่ากลาง (Median),ความแปรปรวน(Variance) และส่วนเบี่ยงเบนมาตราฐาน (Standard Deviation)

ค่าเฉลี่ยเลขคณิตที่ได้จากการทดลองของตัวแปรสุ่มแบบไม่ต่อเนื่อง V คือ

$$E(V) = \bar{V} \approx \left(\sum_{i=1}^{n} v_i \right) / n \qquad (2.8)$$

เมื่อ n เป็นจำนวนครั้งของการทดลอง

v_i เป็นค่าเฉลี่ยตัวแปรสุ่ม V สำหรับการทดลองครั้งที่ i

ค่าเฉลี่ยเลขคณิตยังสามารถหาได้จาก

$$E(V) = \bar{V} = \int_{-\infty}^{\infty} v_i \; P(V = v_i) \qquad (2.9)$$

เมื่อ v_i เป็นค่าแบบไม่ต่อเนื่อง ซึ่งตัวแปรสุ่ม V สามารถกำหนดขึ้นได้

สำหรับสัญญาณแบบต่อเนื่อง ค่าเฉลี่ยเลขคณิตกำหนดได้โดย

$$m = E(v) = \bar{v} = \int_{-\infty}^{\infty} v p(v) dv \qquad (2.10)$$

ในสมการนี้ E (v) เป็นค่าเฉลี่ยเลขคณิต และ p (v) เป็น pdf ของตัวแปรสุ่ม V ถ้าจำนวนครั้งของการสุ่มมีค่ามากๆ ถูกกำหนดให้มีขึ้นในระบบที่ไม่แปรตามเวลา (Time Invariant) แล้วจะทำให้ลิมิตของค่าเฉลี่ยที่วัดได้เป็นค่าเฉลี่ยเลขคณิต ค่าเฉลี่ยโดยทั่วไปแล้วจะวัดได้โดยใช้ DC โวลท์มิเตอร์ ในทางกายภาพ $[E(V^2)]$ หรือ $\bar{V}^2$ จะเป็นค่านอร์มอลไลซ์พาวเวอร์ (Normalized power) วัดที่โหลด 1 โอห์ม

ค่าเฉลี่ยเลขคณิตของฟังก์ชั่นใดๆ g(v)คือ

$$E[g(V)] = \int_{-\infty}^{\infty} g(v)\, p(v)\, dv \qquad (2.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่ากลางของตัวแปรสุ่มหาได้ ณ. จุดที่ CPDF : F (v) = Ø.5

ค่ากำลังสองเฉลี่ย (mean square) สามารถอธิบายได้จาก (2.11) ถ้าให้ $g(v) = v^2$

จะได้ $$E(v^2) = \int_{-\infty}^{\infty} v^2 p(v)dv = \overline{v^2} \qquad (2.12)$$

ถ้าให้ v คือโวลเตจของนอยซ์หรือสัญญาณสุ่ม (noise or random signal) ที่ตกคร่อมความต้านทาน R โอห์ม แล้วค่าพาวเวอร์เฉลี่ยที่กระจายไปในความต้านทานนี้เท่ากับ $E(v^2)/R$ ค่าพาวเวอร์นี้ประกอบด้วย AC และ DC ในการใช้งานถ้าความต้านทานของโหลดเป็นค่านอร์มอลไลซ์ R = 1 โอห์มแล้ว $E(v^2)$ จะเป็นค่าพาวเวอร์เฉลี่ยในโหลดนี้

ค่าความแปรปรวนกำหนดโดย

$$\sigma^2 = \int_{-\infty}^{\infty} (v-\overline{V})^2 \, p(v)dv$$

$$= \int_{-\infty}^{\infty} v^2 p(v)dv - 2\overline{V} \int_{-\infty}^{\infty} V p(v)dv + V^2$$

$p(v)dv = 1$ เพราะพร็อบของแซมเปิ้ลสเปซทั้งหมด = 1 ดังนั้นจะได้

$$= \overline{V^2} - 2\overline{V}^2 + \overline{V}^2$$

$$\sigma^2 = \overline{V^2} - \overline{V}^2 \qquad (2.13)$$

ความแปรปรวน จะแทนกำลังของเอซีที่กระจายใน 1 โอห์มนอร์มอลไลซ์โหลด ซึ่งเท่ากับผลต่างระหว่างค่ากำลังสองเฉลี่ย กับค่าแรงดันเฉลี่ยยกกำลังสอง (square of the mean voltage) รากที่สองของความแปรปรวนคือค่า rms ของคลื่น AC ถูกกำหนดโดย

$$\sigma = \sqrt{\overline{V^2} - \overline{V}^2} \qquad (2.14)$$

เมื่อทำการวัดแรนด้อมนอยซ์หรือสัญญาณแบบสุ่ม จะต้องทำการวัดในรูปของ rms โวลเตจ เพื่อหลีกเลี่ยงข้อผิดพลาดจากการวัดจึงควรใช้เครื่องมือวัดที่มีความเที่ยงตรง

2.2.3 pdf และ CPDF ที่นิยมใช้

1. เก๊าส์เซี่ยน(นอร์มอล)นอยซ์ดีสตริบิวชั่น (Gaussian (normal) Noise Distribution)

เก๊าส์เซี่ยน pdf เป็นฟังก์ชั่นที่ใช้กันมากสำหรับการบอกถึงลักษณะของนอยซ์ และแหล่งกำเนิดสัญญาณแบบสุ่ม pdf นี้จะแทนแหล่งกำเนิดนอยซ์ของตัวสร้างเทอร์มอลนอยซ์ต่าง ๆ ที่มีความเที่ยงตรงพอ ๆกับฟร้อนท์-เอ็นนอยซ์ของเครื่องรับวิทยุ

เก๊าส์เซี่ยน pdf เขียนได้ในรูป

$$p(V) = \frac{1}{\sigma\sqrt{2\pi}} e^{-(V-m)^2/2\sigma^2} \qquad (2.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง v เป็นค่าตัวแปรสุ่มที่เราเลือก องค์ประกอบทาง DC (m) และค่า rms ที่ถูกกำหนดไว้แล้ว ในสมการ (2.10) และ (2.14) จะได้ค่าของ CPDF เป็น

$$F(v) \triangleq P(V \leq v) = \frac{1}{\sigma\sqrt{2\pi}} \int_{-\infty}^{\infty} e^{-(u-m)^2/2\sigma^2} \qquad (2.16)$$

ถ้าค่าเฉลี่ยของแหล่งกำเนิดนอยซ์เป็น ø (m=ø) แล้ว pdf และ CPDF ของเก๊าส์เซี่ยนนอยซ์ จะเป็น

$$p(v) = \frac{1}{\sigma\sqrt{2\pi}} e^{-v^2/2\sigma^2} \qquad (2.17)$$

$$F(v) = P(V \leq v) = \frac{1}{\sigma\sqrt{2\pi}} \int_{-\infty}^{\infty} e^{-u^2/2\sigma^2} du \qquad (2.18)$$

ถ้าให้แหล่งกำเนิดเก๊าส์เซี่ยนนอยซ์ไม่มีองค์ประกอบทาง DC (m=ø) และ มีค่า 1 V_{rms} (σ =1 V_{rms}) นอร์มอลไลซ์ pdf นี้รู้จักกันในชื่อเก๊าส์เซี่ยนเด็นสิตี้ฟังก์ชั่นแบบมาตราฐาน ซึ่งเขียนได้ดังนี้

$$p(v) = \frac{1}{\sqrt{2\pi}} e^{-v^2/2} \qquad (m=0,\ \sigma=1) \qquad (2.19)$$

CPDF ของ (2.19) นี้คือ

$$F(v) = P(V \leq v) = \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{v} e^{-u^2/2} du \qquad (2.20)$$

u แทนตัวแปรสมมติของการอินทิเกรท รูปที่ 2.7แสดง pdf และ CPDF ค่าของ pdf คำนวณได้โดยตรงจากสมการ (2.19)

สมการที่ (2.20) ไม่สามารถเขียนในเทอมของอีลีเม้นท์ฟังก์ชั่นได้ ฟังก์ชั่นนี้สัมพันธ์กับเออเร่อร์ฟังก์ชั่น erf(v) คือ

$$erf(v) \triangleq \frac{2}{\sqrt{\pi}} \int_{0}^{v} e^{-u^2} du \qquad (2.21)$$

คอมพลีเม้นทารี่เออเร่อร์ฟังก์ชั่น (Complementary Error Function : erfc(v) คือ

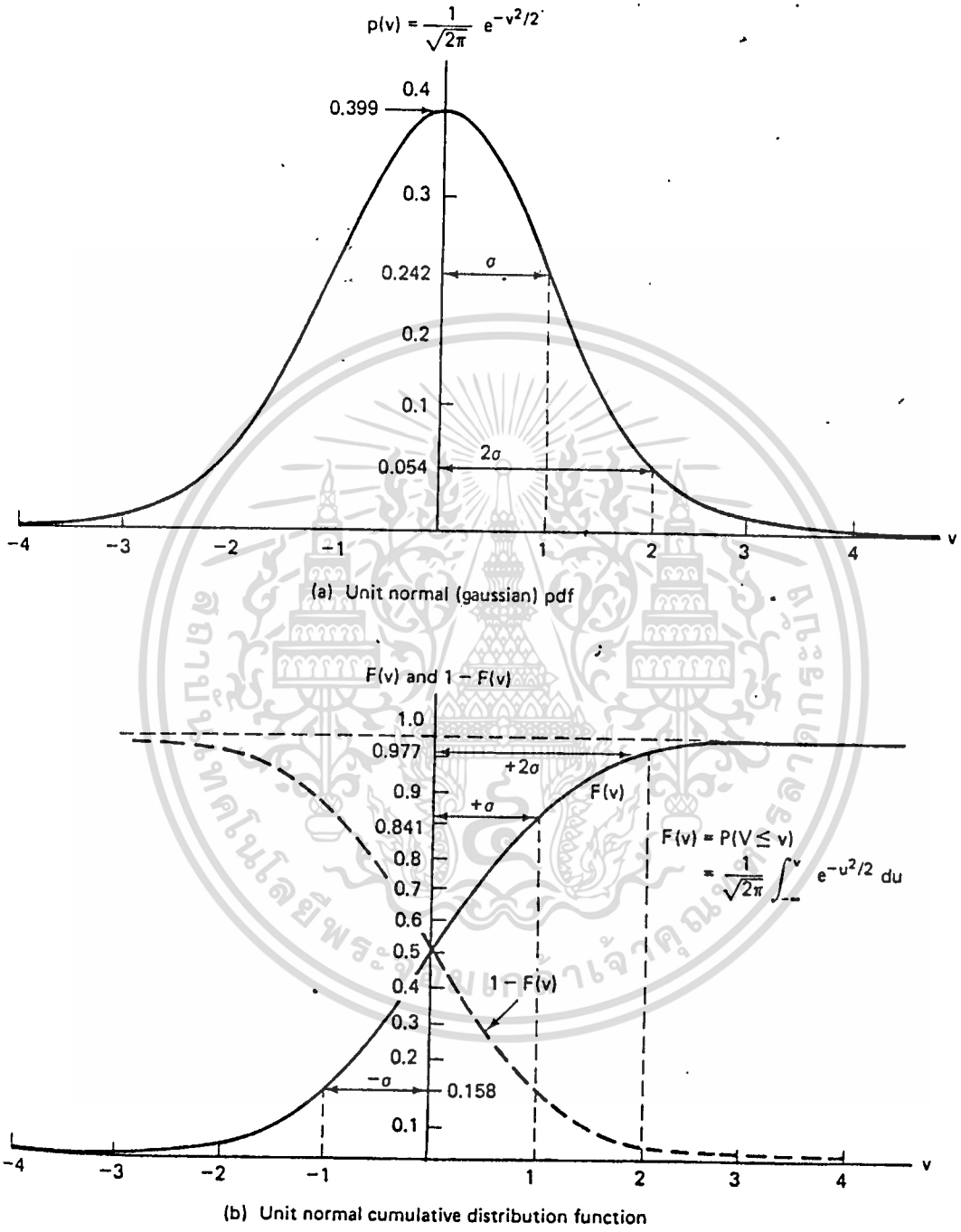
$$erfc(v) \triangleq 1-erf(v) = \frac{2}{\sqrt{\pi}} \int_{v}^{\infty} e^{-u^2} du \qquad (2.22)$$

ลักษณะสำคัญที่สุดของเก๊าส์เซี่ยนนอยซ์คือ ถ้ามันผ่านลิเนียร์เน็ทเวิร์ค (Linear Network)แล้ว เอ้าท์พุทก็ยังคงเป็นเก๊าส์เซี่ยนอยู่ ในรูปที่ 2.8 เป็นการทดลองวัดผลของความสัมพันธ์ระหว่าง BPF ที่มีแบนด์กว้างและแคบ แบนด์วิดธ์ของนอยซ์เจนเนอเรเตอร์ประมาณ 200 kHz และของ BPF ประมาณ 20 kHz ลิเนียร์ BPF มีผลต่อนอยซ์พาวเวอร์สเปคตรอลเด็นสิตี้ (Noise Power Spectral Density) และไทม์-โดเมนของนอยซ์เจนเนอเรเตอร์ แต่รูปร่างของ pdf ยังคงเหมือนเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. เรย์ลี่ฟร็อบบาบิลิตี้เด็นสิตี้ฟังก์ชั่น(Rayleigh Probability Density Function)

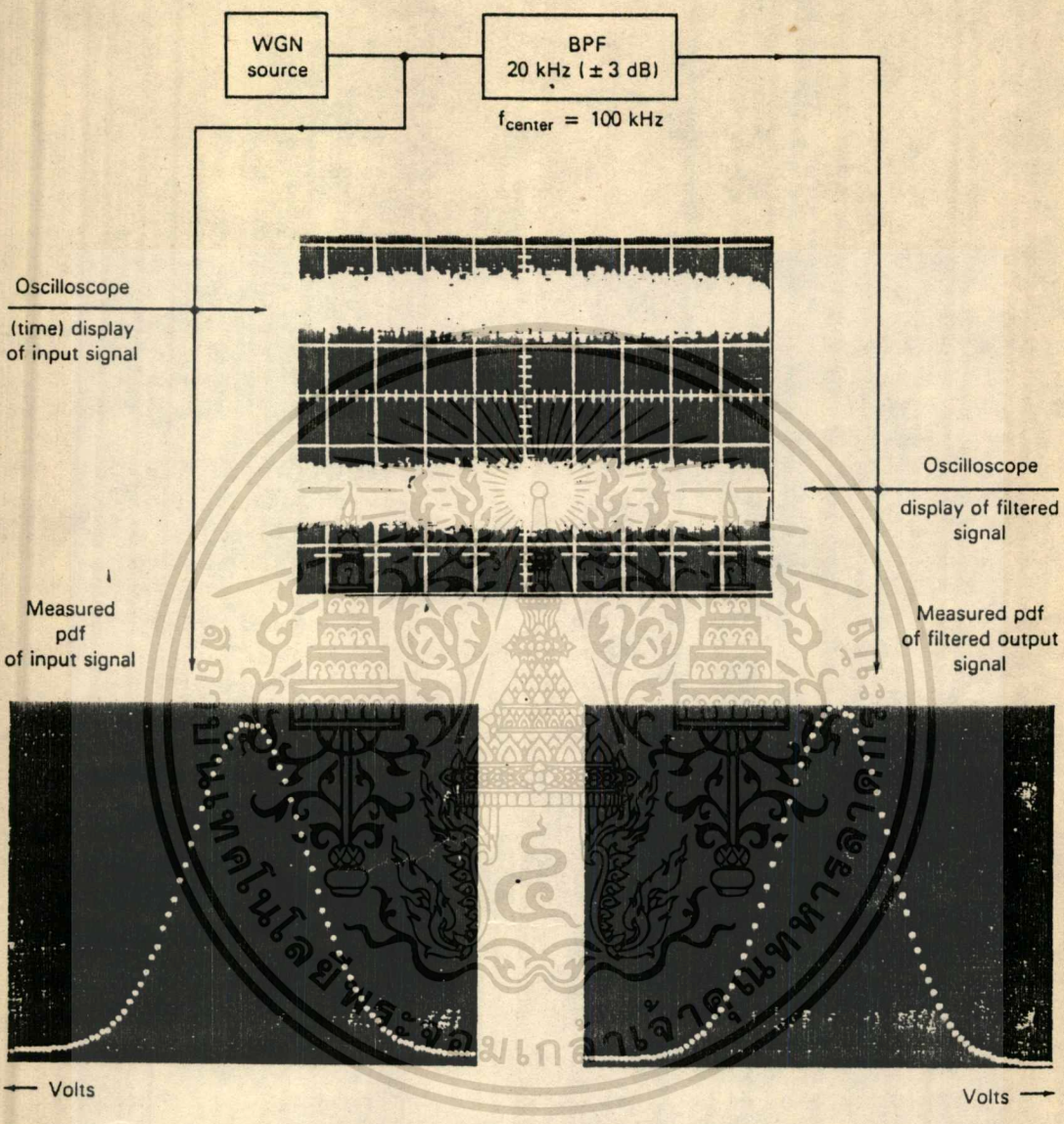
การกระจายของสัญญาณคลื่นวิทยุผ่านตัวกลาง สามารถอธิบายได้โดยเรย์ลี่พร็อบบาบิลิตี้



รูปที่ 2.7 แสดง pdf และ CPDF แบบเก๊าส์เซี่ยน

ฟังก์ชั่น ถ้าคลื่นวิทยุวิ่งไปในตัวกลางและเกิดการกระจายจากการสะท้อนบางสิ่ง หรือการเปลี่ยนแปลงของชั้นบรรยากาศ เมื่อส่งสัญญาณที่มีขนาดคงที่ก็จะถูกเปลี่ยนเป็นอีกค่าหนึ่งแบบสุ่ม ค่าสุ่มเหล่านี้ปรากฏที่เครื่องรับในลักษณะการคูณกับคลื่นวิทยุ และเรียกลักษณะนี้ว่า มัลติพลิเคทีฟนอยซ์ (Multiplicative Noise) pdf ของมันจะได้ดังสมการ (2.23)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 แสดง อินพุทที่เป็นเก๊าส์เซี่ยนและเอ้าท์พุทจาก BPF ซึ่งเป็นเก๊าส์เซี่ยนเช่นกัน

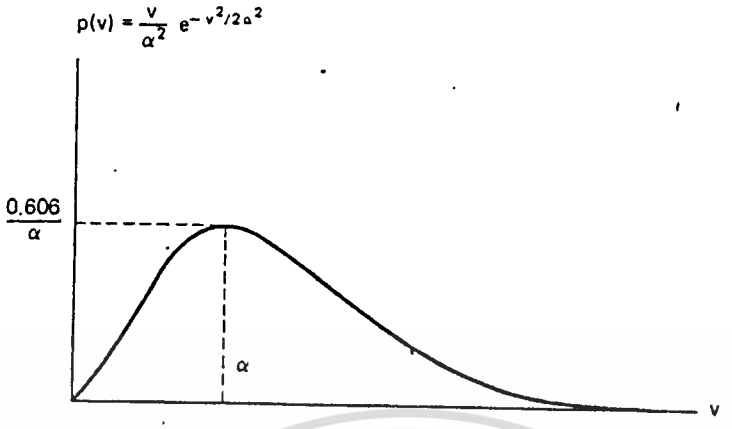
$$p(v) = \begin{cases} \frac{v}{\alpha^2} e^{-(v^2/2\alpha^2)} & ;(0 \le v \le \infty) \\ 0 & ;(v < 0) \end{cases} \quad (2.23)$$

และ CPDF เป็น

$$F(v) = P(v \le v) = \begin{cases} 1 - e^{-v^2/2\alpha^2} & ;(0 \le v \le \infty) \\ 0 & ;(v < 0) \end{cases} \quad (2.24)$$

ค่าของฟังก์ชั่นในลิเนียร์สเกลแสดงในรูป 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 ค่าของฟังก์ชั่นในลิเนียร์สเกล

2.2.4 ออโตคอร์รีเลชั่นและพาวเวอร์สเปคตรอลเด็นสิตี้ฟังก์ชั่น (Autocorrelation and Power Spectral Density Function)

เราได้พบจุดร่วมกันของ CPDF และ ออโตคอร์รีเลชั่นฟังก์ชั่น, ความสัมพันธ์เวนเนอร์-ขินชีน (Wiener-khinchine Relation) และการหาพาวเวอร์สเปคตรัมของข้อมูลสุ่ม ความสัมพันธ์อันนี้ เป็นสิ่งสำคัญพื้นฐานในการวิเคราะห์สัญญาณข้อมูลสุ่ม เพราะว่าเป็นความสัมพันธ์ระหว่างไทม์-โดเมนของสัญญาณ (ออโตคอร์รีเลชั่นฟังก์ชั่น) กับฟรีเควนซี่-โดเมน (สเปคตรอลเด็นสิตี้)

ถ้า x และ y แทนตัวแปรสุ่ม 2 ตัว ดังนั้นจุดร่วมกันของ CPDF คือ

$$F(x,y) = P(X \leq x, Y \leq y) = \int_{-\infty}^{x}\int_{-\infty}^{y} p(u,v)\, dv\, du \qquad (2.25)$$

ซึ่ง $P(u,v)$ เป็นจุดร่วมของ pdf

ออโตคอร์รีเลชั่น เขียนได้คือ

$$R_e(t_1,t_2) = E(X_1,X_2) = \int_{-\infty}^{\infty}\int_{-\infty}^{\infty} x_1 x_2\, p(x_1,x_2)\, dx_1\, dx_2 \qquad (2.26)$$

เมื่อ $x(t)$ เป็นแซมเปิ้ลฟังก์ชั่นจากกระบวนการสุ่ม

$X_1 = X(t_1)$ และ $X_2 = X(t_2)$ เป็นตัวแปรสุ่ม

ไทม์ออโตคอร์รีเลชั่นฟังก์ชั่น เขียนได้เป็น

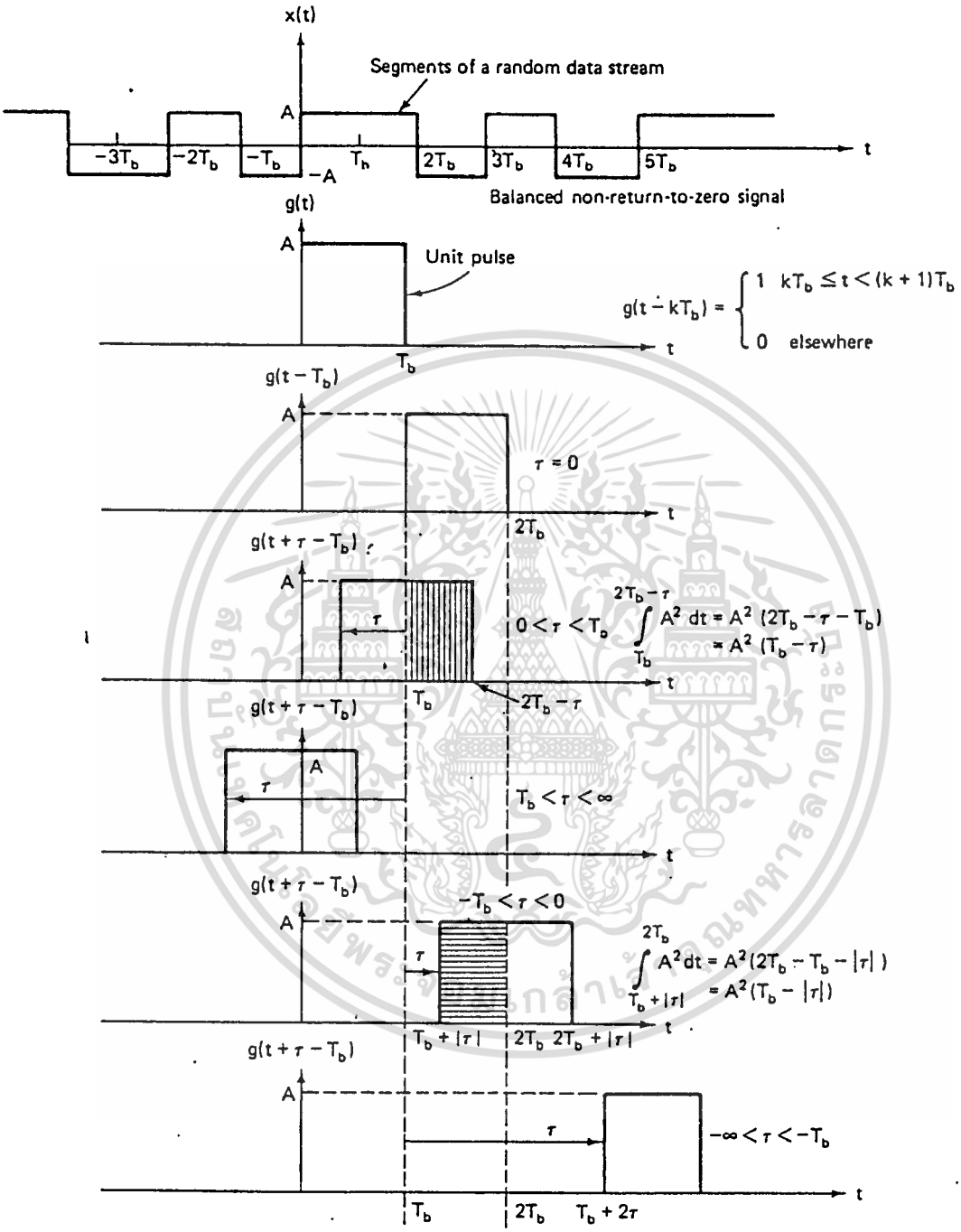
$$R(\tau) = \lim_{T\to\infty} \frac{1}{2T}\int_{-T}^{T} x(t)\, x(t+\tau)\, dt \qquad (2.27)$$

ซึ่งก็เหมือนกับในสมการ (2.26)

พาวเวอร์สเปคตรอลเด็นสิตี้ $S_x(w)$ ของกระบวนการสุ่มได้จากฟูเรียร์ทรานสฟอร์มของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

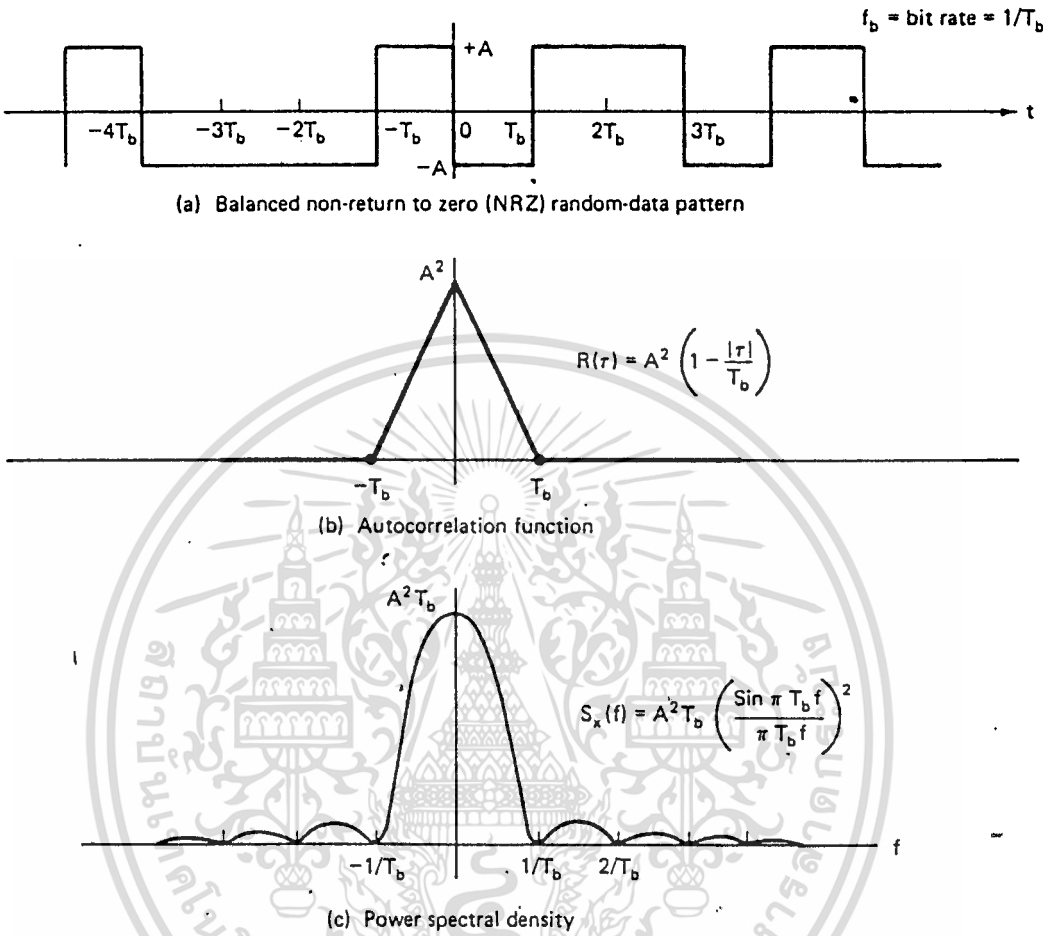
$$S_X(f) = A^2 T_b \left(\frac{\sin \pi T_b f}{\pi T_b f} \right)^2 \qquad (2.39)$$



รูปที่ 2.10 พาวเวอร์สเปคตรอลเด็นสิตี้ของข้อมูลไบนารี่แบบสุ่ม

รูป 2.11 แสดงถึงผลการคำนวณออโตคอร์รีเลชั่น และพาวเวอร์สเปคตรอลเด็นสิตี้ฟังก์ชั่นในแกนสิเนียร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 แสดงผลการคำนวณออโตคอร์รีเลชั่นและพาวเวอร์สเปคตรอลเด็นสิตี้ฟังก์ชั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ไบนารี่เฟสชิฟท์คีย์อิ่ง (BPSK)

สำหรับ BPSK เฟสของเอ้าท์พุทที่เป็นไปได้มีอยู่ 2 เฟส สำหรับความถี่พาหะความถี่เดียว เฟสหนึ่งจะแทนลอจิก (LOGIC) "1" อีกเฟสหนึ่งแทนลอจิก "0" เมื่อสัญญาณดิจิตอลทางด้านอินพุทเปลี่ยนไป เฟสของเอ้าท์พุทของม็อดดูเลเตอร์ก็จะเปลี่ยนไประหว่าง 2 เฟสซึ่งต่างเฟสกัน 180 องศา

วงจรม็อดดูเลเตอร์สำหรับ BPSK เป็นบาลานซ์ม็อดดูเลเตอร์ (BALANCE MODULATOR) ซึ่งเป็นเสมือนสวิทช์คอยเปลี่ยนเฟสตามสถานะของดิจิตอลอินพุท(DIGITAL INPUT) รูป2.12a เป็นวงจรบาลานซ์ริงม็อดดูเลเตอร์ (BALANCED RING MODULATOR) ซึ่งมีอินพุท 2 ทาง คือ สำหรับสัญญาณพาหะ และสำหรับดิจิตอลอินพุท เพื่อให้บาลานซ์ม็อดดูเลเตอร์ทำงานได้อย่างสมบูรณ์ แรงดันของดิจิตอลอินพุทต้องมากกว่าแรงดันสูงสุดของพาหะ (PEAK CARRIER VOLTAGE) ซึ่งจะทำให้ดิจิตอลอินพุทสามารถควบคุมการ ON/OFF ของไดโอด D1-D4 ได้อย่างถูกต้อง

ถ้าอินพุทมีลอจิกเป็น "1" (แรงดันเป็น+) ไดโอด D1 และ D2 จะถูกฟอร์เวิร์ดไบแอส (FORWARD BIAS) และอยู่ในสถานะ "ON" ในขณะที่ไดโอด D3 และ D4 ถูกรีเวิร์ดไบแอส (REVERSE BIAS) และอยู่ในสถานะ"OFF (รูป 2.12b) แรงดันของพาหะที่หม้อแปลง (TRANSFORMER) T2 จะมีเฟสเดียวกัน (IN PHASE) กับแรงดันของพาหะที่หม้อแปลง T1 ดังนั้นสัญญาณที่เอ้าท์พุทจึงมีเฟสเดียวกันกับสัญญาณจากตัวกำเนิดความถี่อ้างอิง

ถ้าลอจิกของอินพุทเป็น "0" (แรงดันเป็น-) ไดโอด D1 และ D2 จะถูกรีเวิร์ดไบแอส และอยู่ในสถานะ "OFF" ในขณะที่ D3 และ D4 ถูกฟอร์เวิร์ดไบแอส และอยู่ในสถานะ "ON" (รูป 2.12c) ผลก็คือแรงดันของพาหะที่หม้อแปลง T2 จะมีเฟสต่างจาก (OUT OF PHASE) แรงดันของพาหะที่หม้อแปลง T1 อยู่ 180 องศา ดังนั้นสัญญาณเอ้าท์พุทจะมีเฟสต่างจากสัญญาณจากตัวกำเนิดความถี่อ้างอิง 180 องศา

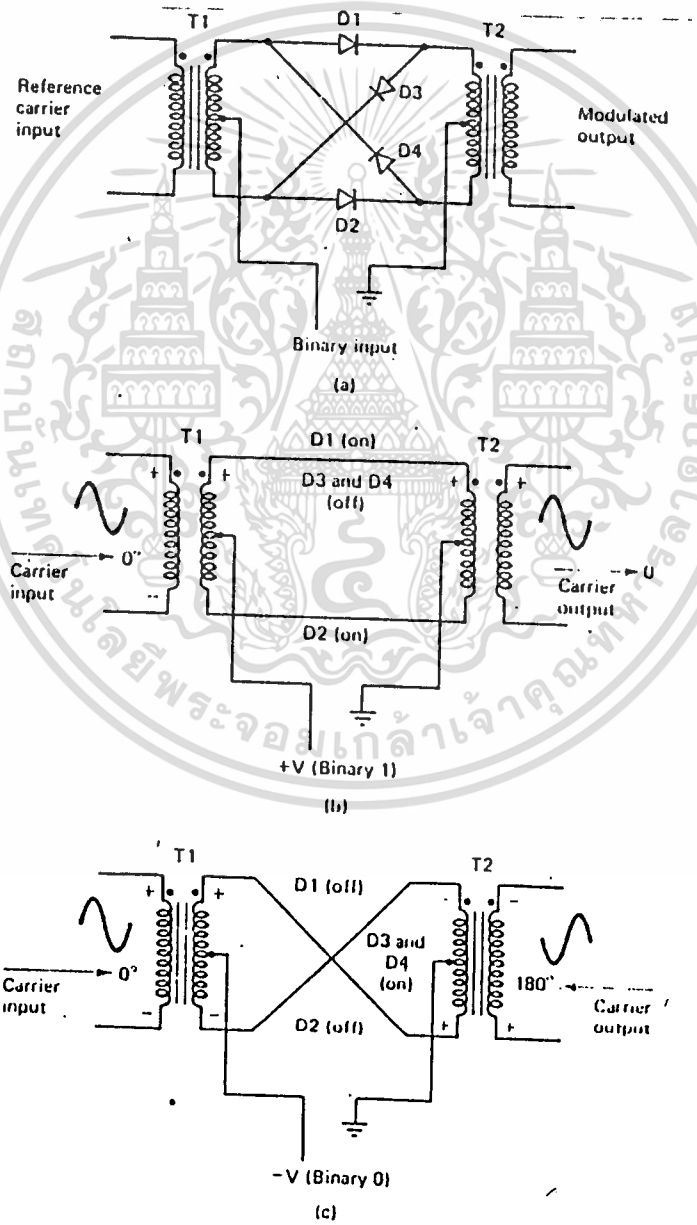
รูป 2.13 แสดงตารางความจริง (TRUTH TABLE) เฟสเซอร์ไดอะแกรม (PHASOR DIAGRAM) และคอนสเตลเลชั่นไดอะแกรม (CONSTELLATION DIAGRAM) ของ BPSK ม็อดดูเลเตอร์

แบนด์วิดธ์ของ BPSK ม็อดดูเลเตอร์

สำหรับ BPSK แล้ว อัตราการเปลี่ยนแปลงของเอ้าท์พุท (BAUD) จะเท่ากับอัตราการเปลี่ยนแปลงของอินพุท (B/S) และแบนด์วิดธ์ของเอ้าท์พุทที่กว้างที่สุดจะเกิดขึ้นเมื่ออินพุทเป็น

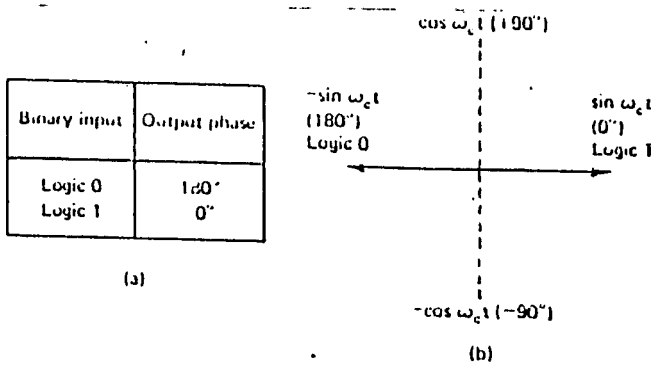
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

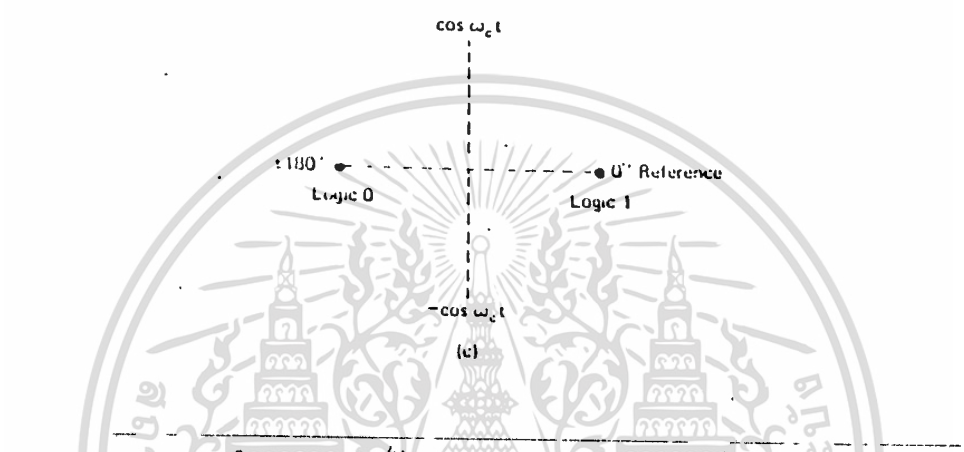
"1" และ"0"สลับกันไปดังรูปที่ 2.14 ความถี่พื้นฐาน(FUNDAMENTAL FREQUENCY)ของอินพุทแบบนี้จะเท่ากับครึ่งหนึ่งของความเร็ว (BIT RATE/2) ซึ่งจะได้เอ้าท์พุทสเปคตรัม (OUTPUT SPECTRUM) จาก BPSK มอดดูเลเตอร์เป็นสัญญาณที่มี 2 ไซด์แบนด์และกดพาหะ (DOUBLE-SIDEBAND SUPPRESSED CARRIER SIGNAL) ความถี่ด้านสูง (Upper Freq) และด้านต่ำ (Lower Freq) จะต่างจากความถี่ของพาหะด้วยค่าเท่ากับความถี่พื้นฐาน ดังนั้นแบนวิดธ์ที่ต้องการต่ำสุดสำหรับ BPSK จะเท่ากับ ความเร็วของอินพุท



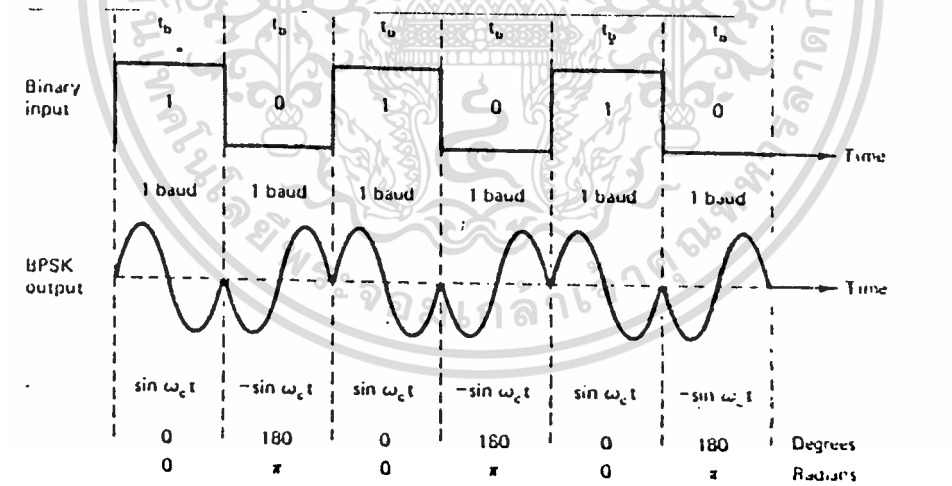
รูปที่ 2.12 วงจรบาลานซ์ริงมอดดูเลเตอร์และการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





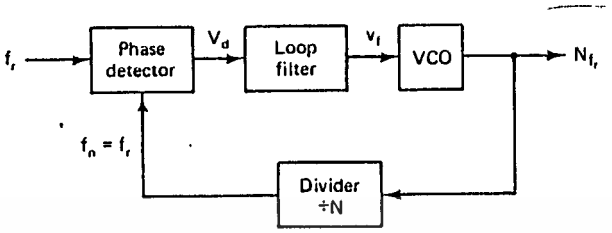
รูปที่ 2.13 ตารางความจริง เฟสเซอร์ไดอะแกรมและคอนสเตลเลชั่นไดอะแกรมของ BPSK



รูปที่ 2.14 ความสัมพันธ์ระหว่างเอ้าท์พุทเฟสกับเวลา ของ BPSK ม็อดดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 เฟสล็อคลูป (Phase-locked Loop)



รูปที่ 2.15 บล็อคไดอะแกรมของเฟสล็อคลูป

เฟสล็อคลูปมีความสำคัญมากในการออกแบบระบบสื่อสารทางด้านดิจิตอล การออกแบบเฟสล็อคลูปจะเป็นไปอย่างถูกต้องถ้าเราพิจารณาทุกๆองค์ประกอบของมัน โดยทั่วไปแล้วเฟสล็อคลูปจะมีหน้าที่หนึ่งในสามหน้าที่ ดังนี้

- ถ้า N=1 PLL จะเป็นแทร็กกิ้งฟิลเตอร์ (tracking filter)
- ถ้า N>1 PLL จะเป็นฟรีเควนซี่มัลติพลายเออร์ (frequency multiplier)
- ถ้าNเป็นค่าที่สามารถปรับได้ PLLจะทำหน้าที่เป็นฟรีเควนซี่ซินธิไซเซอร์ (frequency synthesizer)

คุณลักษณะของเฟสล็อคลูป (PLL Characteristics)

ลูปในเบื้องต้นจะประกอบด้วยเฟสดีเทคเตอร์ (Phase Detector:PD) , โลว์-พาสฟิลเตอร์(Low-pass filter) และ VCO (Voltage Controlled Oscillator)ดังแสดงในรูปที่ 2.15 และ2.16 อินพุทมีเฟสเป็น $\theta_i(t)$ และเฟสของเอ้าท์พุทจาก VCO เป็น $\theta_o(t)$ เอ้าท์พุทของเฟสดีเทคเตอร์สามารถอธิบายได้ดังสมการ

$$V_d = K_d \sin(\theta_i - \theta_o)$$

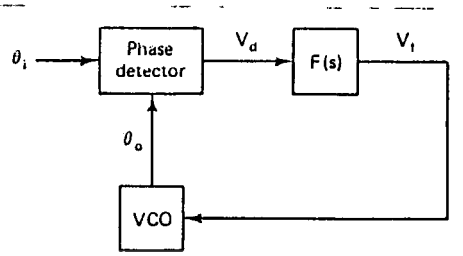
$$\approx K_d(\theta_i - \theta_o) \qquad (2.40)$$

เมื่อ K_d เป็นอัตราขยายของ PD มีหน่วยเป็น V/rad เฟสเออเร่อร์โวลเตจ (Phase-error voltage : V_d) จะถูกกรองโดยลูปโลว์-พาสฟิลเตอร์ที่มีทรานสเฟอร์ฟังก์ชั่นในฟรีเควนซี่-โดเมนเป็น F(s) เอ้าท์พุทของฟิลเตอร์จะเป็นเออเร่อร์โวลเตจ (V_f)ไปควบคุมความถี่ของVCO การเปลี่ยนแปลงของVCOจากความถี่กลาง (center freq) จะอยู่ในรูป

$$\Delta\omega = K_o V_f \qquad (2.41)$$

เอกสารนี้ถูกสแกนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ K_o เป็นค่าคงที่อัตราขยายของ VCO (VCO gain constant) หน่วยเป็น rad/s-V



รูปที่ 2.16 เบสิคเฟสล็อคลูป

ดังนั้น ความถี่จึงเป็นอัตราเวลาของการเปลี่ยนแปลงเฟส สมการ (2.41) อาจเขียนได้เป็น

$$\frac{d\theta_o}{dt} = K_o V_f \qquad (2.42)$$

สมการ (2.42) สามารถเปลี่ยนไปยังฟรีเควนซี่โดเมนได้โดยใช้ลาปลาซทรานสฟอร์ม นั่นคือ

$$S.\theta_o(S) = K_o V_f(S) \qquad (2.43)$$

ดังนั้น

$$\theta_o(S) = \frac{K_o V_f(S)}{S} \qquad (2.44)$$

สมการ (2.44) แสดงให้เห็นว่า เอ้าท์พุทเฟสของ VCO เป็นสัดส่วนของอินทิกรัลของฟิลเตอร์เคอเร่อร์โวลเตจ (V_f). เราอาจเขียนทรานสเฟอร์ฟังก์ชั่นของ PD และลูปฟิลเตอร์ได้เป็น

$$V_d(S) = K_d[\theta_i(S) - \theta_o(S)] \qquad (2.45)$$

และ

$$V_f(S) = F(S)\, V_d(S) \qquad (2.46)$$

รวมสมการ (2.44)ถึง (2.46) จะได้ผลลัพธ์เป็นสมการพื้นฐานของ PLL

$$A(S) = \frac{\theta_o(S)}{\theta_i(S)} = \frac{K_o K_d F(S)}{S + K_o K_d F(S)} \qquad (2.47)$$

และ

$$\frac{\theta_e(S)}{\theta_i(S)} = \frac{\theta_i(S) - \theta_o(S)}{\theta_i(S)} = \frac{S}{S + K_o K_d F(S)} \qquad (2.48)$$

เมื่อ $K_o K_d F(s)$ = ฟอร์เวิร์ดลูปเกน

K_o = ค่าคงที่อัตราขยายของ VCO (rad/s-V)

K_d = ค่าคงที่อัตราขยายของ PD (V/rad)

s = ลาปลาซโอเปอเรเตอร์

F(s) = ทรานสเฟอร์ฟังก์ชั่นของลูปฟิลเตอร์

A(s) = ทรานสเฟอร์ฟังก์ชั่นของลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เซคคัน-ออเดอร์ลูป (Second-Order Loops)

คุณลักษณะพื้นฐานของ PLL เช่น แคปเจอร์เรนจ์ (capture range), แคปเจอร์ไทม์ (capture time) แบนด์วิดธ์ของลูป และการตอบสนองในช่วงทรานเซียนท์ (transient response) เหล่านี้ถูกควบคุมโดยลูปฟิลเตอร์ ฟิลเตอร์ที่นิยมใช้กัน 2 แบบ แสดงในรูปที่ 2.17

รูปที่ 2.17 วงจรลูปฟิลเตอร์ที่นิยมใช้กัน

ฟิลเตอร์ 2 แบบนี้เป็นแบบง่าย ๆ และมีคุณสมบัติเป็นที่น่าพอใจสำหรับจุดมุ่งหมายหลาย ๆ อย่าง แต่แอคทีฟฟิลเตอร์ (ดูรูปที่ 2.18) จะมีคุณสมบัติทางด้านแทร็กกิ้งดีกว่า ทรานสเฟอร์ฟังก์ชั่นของแอคทีฟฟิลเตอร์จะเป็น

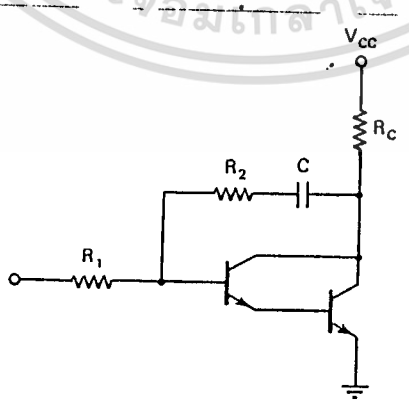
$$F(j\omega) = \frac{R_2 + 1/j\omega C}{R_1} = \frac{1 + j\omega R_2 C}{j\omega R_1 C} = \frac{1 + j\omega \tau_2}{j\omega \tau_1} \qquad (2.50)$$

หรือ

$$F(s) = \frac{1 + \tau_2 s}{\tau_1 s} \qquad (2.51)$$

เมื่อ $\tau_1 = R_1 C$ และ $\tau_2 = R_2 C$ แทนสมการ (2.51) ลงใน (2.47) จะได้

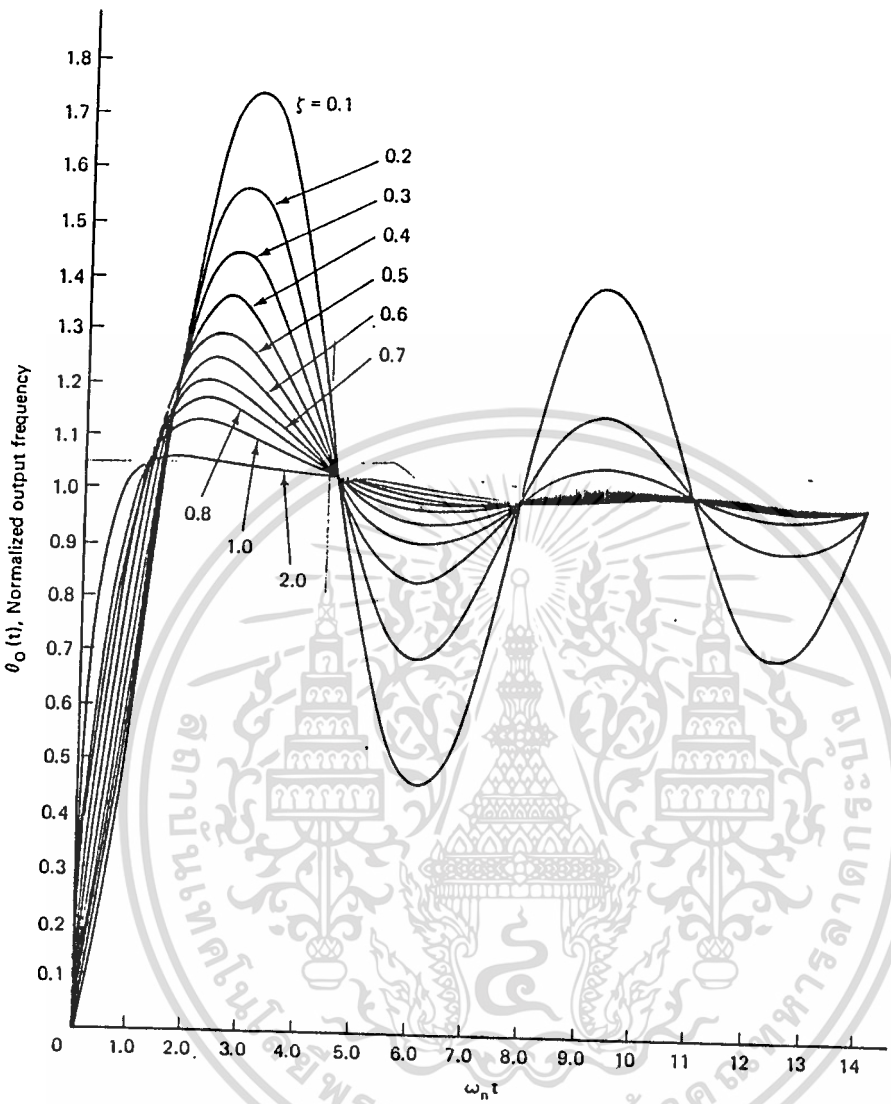
(2.52)



รูปที่ 2.18 แอคทีฟลูปฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถหารายละเอียดที่มีประโยชน์จากสมการนี้ โดยการเปรียบเทียบกับฟอร์มมาตราฐาน



รูปที่ 2.19 แสดงการตอบสนองในช่วงทรานเซียนท์

ของระบบเซคคันออเดอร์ ดังนั้น

$$A(s) = \frac{1+\tau_2 s}{1+(2\delta/\omega_n)s + s^2/\omega_n^2} \qquad (2.53)$$

ในสมการนี้ δ หมายถึง แดมปิ้งแฟคเตอร์ (damping factor) และ ω_n หมายถึง ความถี่ธรรมชาติ ถ้าเปรียบเทียบสมการ (2.52) กับ (2.53) จะเห็นว่าจำนวนทั้งสองนี้สามารถเขียนได้เป็น

$$\omega_n = \sqrt{\frac{K_o K_d}{\tau_1}} \qquad (2.54)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

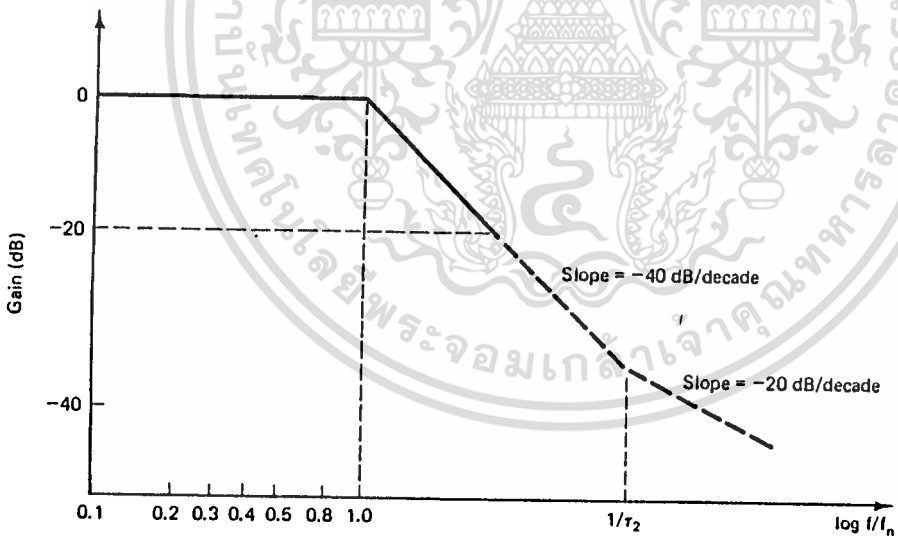
$$\delta = \sqrt{\frac{K_o K_d}{\tau_1}} \cdot \frac{\tau}{2} \qquad (2.55)$$

จะเห็นว่าสำหรับฟอร์เวิร์ดลูปเกนที่ให้มา ($K_o K_d$) แล้ว w_n จะเป็นตัวแปรอิสระ เนื่องจากค่าคงตัวเวลาของฟิลเตอร์ (filter time constant : τ_1)

ทั้ง w_n และ δ อาจจะเลือกได้จากการตอบสนองในช่วงทรานเซียนท์ (รูป 2.19) การกำหนดค่าของทั้งสองตัวนี้อย่างถูกต้องก็จะสามารถออกแบบลูปฟิลเตอร์ได้ ค่าของตัวต้านทานสามารถคำนวณได้จากสมการ (2.54) และ (2.55)

การตอบสนองทางความถี่ของเซคคัน-ออเดอร์ลูป (Frequency response of a Second-order loop)

จากสมการ (2.53) กราฟการตอบสนองความถี่แบบโบด (Bode frequency response plot) ของสมการนี้จะเป็นดังรูปที่ 2.20



รูปที่ 2.20 กราฟการตอบสนองความถี่แบบโบดของเซคคัน-ออเดอร์ลูป

เรากำหนดแบนด์วิดธ์ของเซคคัน-ออเดอร์ลูป เท่ากับ ความถี่ที่อัตราขยายของลูปตามปกติตกลงไป -3dB ซึ่งเหมือนกับเฟิร์ส-ออเดอร์ลูป แบนด์วิดธ์สามารถอธิบายอยู่ในรูปแบบง่าย ๆ จากสมการ (2.53) เนื่องจาก เฟิร์ส-ออเดอร์ซีโร่ (First -Order Zero : $S_z = -1/\tau_2$) เกิดขึ้นที่ความถี่สูงกว่าความถี่ที่เกิดเซคคัน-ออเดอร์โพล (Second-order pole) มาก เราจึงไม่สนใจกับซีโร่ เพื่อจุดมุ่งหมายในการคำนวณแบนด์วิดธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

ดังนั้นในเทอมของความถี่ เราสามารถเขียนสมการ (2.53) ได้เป็น

$$A_\omega = \frac{1}{(1-\omega^2/\omega_n^2) + j\,2\delta(\omega/\omega_n)} \qquad (2.56)$$

ความถี่ที่ -3dB จะมีอัตราขยายแรงดัน (Voltage gain) เป็น 0.707 ดังนั้นถ้าเราให้ $|A(j\omega)| = 0.707$ ก็จะได้

$$\frac{1}{\sqrt{(1-\omega^2/\omega_n^2)^2 + (2\delta\,\omega/\omega_n)^2}} = 0.707 \qquad (2.57)$$

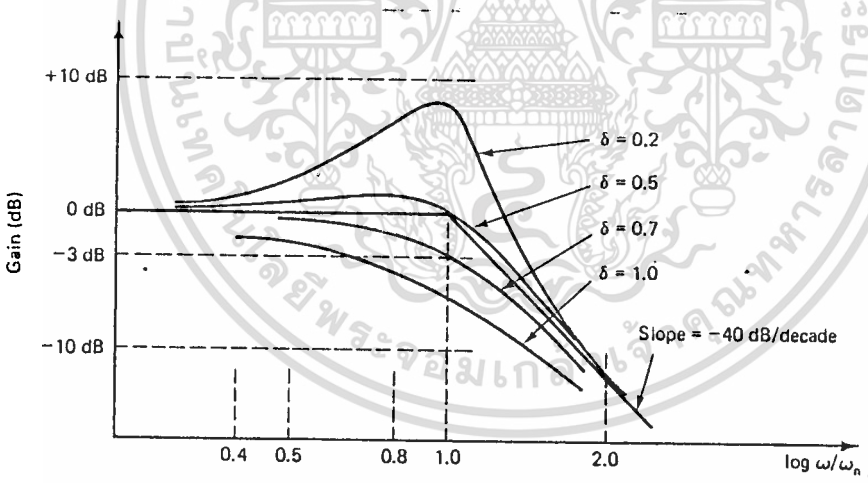
จากสมการ (2.57) ยกกำลังสองทั้งสองข้าง จะได้

$$\left(\frac{\omega}{\omega_n}\right)^4 + (4\delta^2 - 2)\left(\frac{\omega}{\omega_n}\right)^2 - 1 = 0 \qquad (2.58)$$

แก้สมการหา ω โดยใช้สูตรกำลังสอง เราจะได้ความถี่ที่ -3dB เป็น

$$\omega = \omega_{-3dB} = \omega_n\left[1 - 2\delta^2 + \sqrt{(2\delta^2-1)^2+1}\right]^{1/2} \qquad (2.59)$$

เมื่อใช้สมการนี้กับแดมปิ้งแฟคเตอร์ (δ) และความถี่ธรรมชาติ (ω_n)ค่าอื่นๆ ค่าแบนด์วิดธ์ของลูปก็สามารถคำนวณหาได้ การตอบสนองทางความถี่ที่แท้จริงจะเป็นฟังก์ชั่นของ δ และ ω_n ดังแสดงในรูป 2.21



รูปที่ 2.21 การตอบสนองทางความถี่ที่แท้จริง

จากรูปที่ 2.21 จะเห็นว่าเมื่อ δ = 0.707 เท่านั้นที่แบนด์วิดธ์เท่ากับความถี่ธรรมชาติ เมื่อ $\delta > 0.707$ แบนด์วิดธ์จะมีค่าน้อยกว่า ω_nในทางกลับกันเมื่อ $\delta < 0.707$ แบนด์วิดธ์จะมีค่ามากกว่า

การแทร็กกิ้ง (Tracking and Acquisition)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

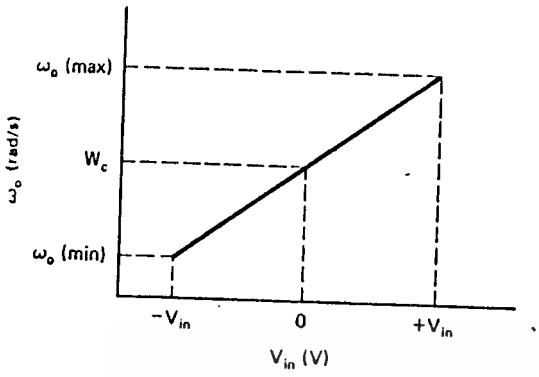
ขั้นแรกพิจารณาทรานสเฟอร์ฟังก์ชั่น หรือ คอนเวิร์สชั่นเกน (conversion gain) ของ

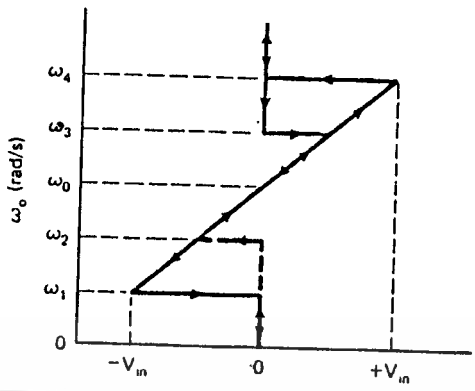
VCO เพียงอย่างเดียว ซึ่งคอนเวิร์สชั่นเกนมีหน่วยเป็น rad/s-v ทรานเฟอร์ฟังก์ชั่นของ VCO ในทางปฏิบัติแสดงไว้ดังรูป 2.22 รูปนี้แสดงให้เห็นถึงช่วงความถี่ของ VCO ที่ปรับได้โดยการควบคุมแรงดัน (V_f) จากลูปฟิลเตอร์ ช่วงความถี่จาก $\omega_{(min)}$ ถึง $\omega_{(max)}$ นี้เป็นช่วงล็อค (lock range)หรือช่วงที่ปรับได้ของ PLL เมื่อเข้าล็อคแล้ว VCO จะแทร็กตามความถี่ที่เข้ามานานเท่าที่ความถี่ที่เข้ามานี้อยู่ในช่วงล็อค

อินพุทอาจจะอยู่ที่ความถี่ใด ๆ ก่อนที่จะล็อค การมิกซ์ของเฟสดีเทคเตอร์จะให้ความถี่ผลบวกและความถี่ผลต่าง ($\omega_i \pm \omega_o$) ความถี่ผลบวก ($\omega_i + \omega_o$) จะถูกลูปโลว์พาสฟิลเตอร์กรองทิ้งไป ถ้าความถี่ผลต่าง ($\omega_i - \omega_o$) อยู่นอกแบนด์ของลูปฟิลเตอร์มันก็จะถูกกรองทิ้งด้วย ถ้า PLL ไม่ล็อค ขณะที่ความถี่อินพุท(Wi)เข้าใกล้ ความถี่ฟรี-รันนิ่ง (free-running frequency : Wc)ของ VCO ความถี่ผลต่าง $W_i - W_c$ จะมีค่าน้อยลงและเข้าสู่ช่วงความถี่ที่ผ่านลูปฟิลเตอร์ได้ ฟิลเตอร์จะให้องค์ประกอบทาง DC ของความถี่ผลต่างบางอย่างกับ VCO ค่า DC นี้ จะไปขับให้ VCO สร้างสัญญาณออกมา (ω_o) ตามความถี่อินพุท (ω_i) ความถี่ผลต่าง $\omega_i - \omega_o$ จะลดลงและองค์ประกอบทาง DC ที่มากขึ้นจะผ่านออกมา การป้อนกลับแบบบวกนี้จะดำเนินไปเรื่อย ๆจนกว่าความถี่ของ VCO จะเท่ากับความถี่อินพุท ในตอนนี้ลูปจะล็อคและแทร็กตามความถี่อินพุทภายในช่วงล็อคของ VCO ช่วงความถี่อินพุท (ω_i) ที่มีจุดกึ่งกลางอยู่ที่ความถี่ฟรี-รันนิ่ง (ω_c) ของ VCO จนถึงความถี่ผลต่าง $\omega_i - \omega_o$ ที่ทำให้ล็อค เรียกว่า แคปเจอร์เรนจ์ (Capture range)ของลูป คุณลักษณะเหล่านี้แสดงให้เห็นในรูปที่ 2.23 จากรูปช่วงล็อคคือช่วงความถี่จาก ω_1 ถึง ω_4 แคปเจอร์เรนจ์คือช่วงความถี่จาก ω_2 ถึง ω_3 สำหรับ VCO ที่ไม่อยู่ในล็อคและ $\omega_i < \omega_1$ เอ้าท์พุทของ VCO (ω_o) จะเท่ากับความถี่กลางของมัน (center frequency : ω_c) เมื่อความถี่อินพุทω_iถึงความถี่ ω_2แรงดันควบคุม (input control voltage : V_f) จะล็อค VCO ที่ความถี่นี้ ω_4 ตอนนี้ VCO จะแทร็กไปที่ความถี่ต่าง ๆ ในช่วง ω_1 ถึง ω_4 สำหรับความถี่ที่มากกว่า ω_4 หรือน้อยกว่า ω_1 PLL จะไม่สามารถล็อคได้และ VCO จะกลับไปที่ความถี่กลาง พฤติกรรมที่เหมือนกันนี้จะเกิดขึ้นถ้า ω_iมากกว่า ω_4 แคปเจอร์ฟรีเควนซี่ (capture frequency) จะเป็น ω_3 และช่วงล็อคจะอยู่ช่วง ω_1 ถึง ω_4 อีกครั้งหนึ่ง เพื่อให้ลูปสามารถที่จะแทร็กได้ตลอดช่วงล็อค แรงดันจากลูปฟิลเตอร์ V_f ต้องมีค่าสัมบูรณ์ของมันมากสุดที่ปลายของช่วง

DC หรือ แรงดันเฉลี่ย (average voltage) ที่ป้อนให้กับ VCO จะเป็นตัวกำหนดช่วงล็อค อย่างไรก็ตามแคปเจอร์เรนจ์ก็เป็นฟังก์ชั่นขององค์ประกอบทาง DC ของไซด์แบนด์ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

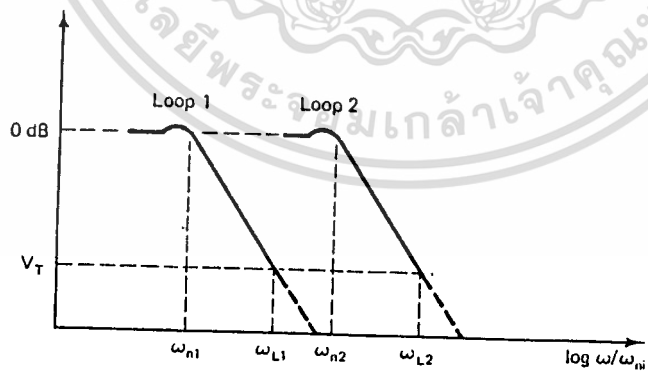




รูปที่ 2.22 ช่วงความถี่ของ VCO ที่ปรับได้โดยการควบคุมแรงดันจากลูปฟิลเตอร์

รูปที่ 2.23 แสดงช่วงล็อค แคปเจอร์เรนจ์ และการทำงานของ VCO

ความถี่ผลต่างที่ผ่านจากลูปฟิลเตอร์ ดังนั้นแคปเจอร์เรนจ์จึงเป็นฟังก์ชั่นของการตอบสนองทางความถี่ AC (AC frequency response) ของ PLL ฟรีเควนซี่พล็อต (frequency plot) ของลูป 2 ลูปที่มีคุณสมบัติของการตอบสนองทางความถี่ AC ต่างกัน แสดงไว้ในรูปที่ 2.24 แคปเจอร์เรนจ์ของแต่ละรูปเท่ากับ $\omega_c \pm \omega_{L_1}$, $\omega_c \pm \omega_{L_2}$ ตามลำดับ ซึ่งเป็นความถี่กลางของ VCO



รูปที่ 2.24 ฟรีเควนซี่พล็อตของลูป2ลูปที่มีการตอบสนองทางความถี่ACต่างกัน

การตอบสนองทางความถี่ AC ยังมีผลต่อเอ้าท์พุทของ PLL ด้วย การพิจารณาหลายๆ อย่างจะช่วยชี้ให้เห็นถึงคุณสมบัติอันนี้ เมื่อพิจารณาถึงธรรมชาติของสัญญาณเอ้าท์พุทจาก VCO พารามิเตอร์ที่เปลี่ยนแปลงตามฟังก์ชั่นของสัญญาณที่มาควบคุมก็คือ ความถี่ของ VCO (ω_o)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนแปลงที่เกิดขึ้นมีดังนี้

-อัตราการเปลี่ยนความถี่ของ VCO

-ช่วงความถี่ที่เอ้าท์พุทเปลี่ยนไป เมื่อป้อนอินพุทค่าหนึ่ง

ต่อไปเราจะดูว่า ACทรานสเฟอร์ฟังก์ชั่น (AC Transfer function) สัมพันธ์กับคุณลักษณะ 2 อย่างนี้อย่างไร

พิจารณาความถี่พาหะ (Carrier frequency) ที่ป้อนให้กับ PLL และลูปที่อยู่ในล็อค ถ้าพาหะในตอนนี้มีอดดูเลทกับสัญญาณ ω_s ความถี่ของสัญญาณจาก VCO จะเปลี่ยนแปลงด้วยอัตรา ω_sด้วย สำหรับสัญญาณ ω_s VCOจะเปลี่ยนแปลงความถี่อยู่ในช่วงความถี่ที่กำหนดโดยขนาดของสัญญาณ AC อินพุท ปัจจัยจำกัดในการกำหนด Δf_{max} คือช่วงล็อคของ PLL สำหรับขนาด (amplitude) ของสัญญาณมีอดดูเลติ้ง ทางด้านอินพุทค่าหนึ่ง ความแตกต่างของเฟสที่เปลี่ยนแปลงระหว่างเอ้าท์พุทของ VCO และ ω_i จะเกิดขึ้นด้วยอัตรา ω_s ทำให้เกิดการเปลี่ยนแปลงของแรงดันที่ไปควบคุม VCO ในเวลาเดียวกันนั้น ค่า DC เฉลี่ยของแรงดันที่ไปควบคุม VCO ก็ยังคงที่ ในขณะที่การตอบสนองของลูปปิด (clsed-loop response)ของ PLL สามารถตอบสนองได้ที่อัตรา ω_s ค่าสูงสุดของแรงดันที่ไปควบคุม VCO จะเป็นสัดส่วนกับขนาดของสัญญาณอินพุท ω_s สิ่งนี้จะมีผลในการเปลี่ยนแปลงของความถี่ที่ออกจาก VCO ซึ่งคงที่และสัมพันธ์กับช่วงของความถี่อินพุท ω_s

เมื่อความถี่ของสัญญาณอินพุท ω_sเพิ่มขึ้น PLL จะสามารถแทร็กตามเปลี่ยนแปลงของสัญญาณ ω_i ได้น้อยลง ดังนั้น PLL จะสามารถแทร็กตามการเปลี่ยนแปลงของความต่างเฟสได้น้อยลง ผลลัพธ์ก็คือการเปลี่ยนแปลงของแรงดันที่ไปควบคุม VCO จะลดลงและจะมีการเปลี่ยนแปลงของความถี่เอ้าท์พุทจาก VCO น้อยลง การตอบสนองทางความถี่จะเขียนได้ในเทอมของมุมเฟสที่สัมพันธ์กัน (relative phase angles) ระหว่างเอ้าท์พุทจาก VCO และสัญญาณอินพุท ω_i (ดูสมการที่ 2.47) เมื่อความสัมพันธ์ของมุมเฟสเป็นตัวกำหนดแรงดันที่ไปควบคุม VCO การตอบสนองทางความถี่ AC ของ PLL จะสามารถกำหนดได้โดยการวัดค่าrmsของแรงดันควบคุม VCO ซึ่งเป็นฟังก์ชั่นของสัญญาณมีอดดูเลติ้ง ω_s

เมื่อลูปอยู่ในล็อค มันจะต้องแทร็กตามสัญญาณอินพุท ในการอธิบายถึงการแทร็กจำเป็นพิจารณาถึงความผิดเพี้ยนของเฟส (Phase error : θ_e) ซึ่งเป็นผลมาจากสัญญาณอินพุท ω_i หลังจากลูปเข้าล็อคแล้วจะต้องมีสัญญาณเอ้าท์พุทที่สอดคล้องกันออกมาสำหรับแต่ละอินพุท ถ้ากล่าวโดยทั่วไป ๆ ไปแล้ว ความผิดเพี้ยนของเฟสควรจะน้อย ข้อยกเว้นจะมีเมื่อ PLL นั้นใช้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ ไม่อนุญาตให้นำไปใช้ในเชิงการค้า ไม่อนุญาตให้นำไปใช้ในเชิงการค้า ไม่อนุญาตให้นำไปใช้ในเชิงการค้า

ดีสคริมิเนเตอร์ (discriminator) ในสถานการณ์เจาะจงนี้ ความผิดเพี้ยนของเฟสเป็นข้อมูลที่ต้องการและการแทร็กแบบปิด (close tracking) ก็ไม่จำเป็น

ความผิดเพี้ยนของเฟสในฟรีเควนซี่โดเมน เขียนได้เป็นสมการที่ (2.48) นั่นคือ

$$\theta_e(s) = \frac{1}{s + K_o K_d F(s)} = \frac{\frac{1}{s}}{1 + \frac{K_o K_d F(s)}{s}} \theta_i(s) \qquad (2.60)$$

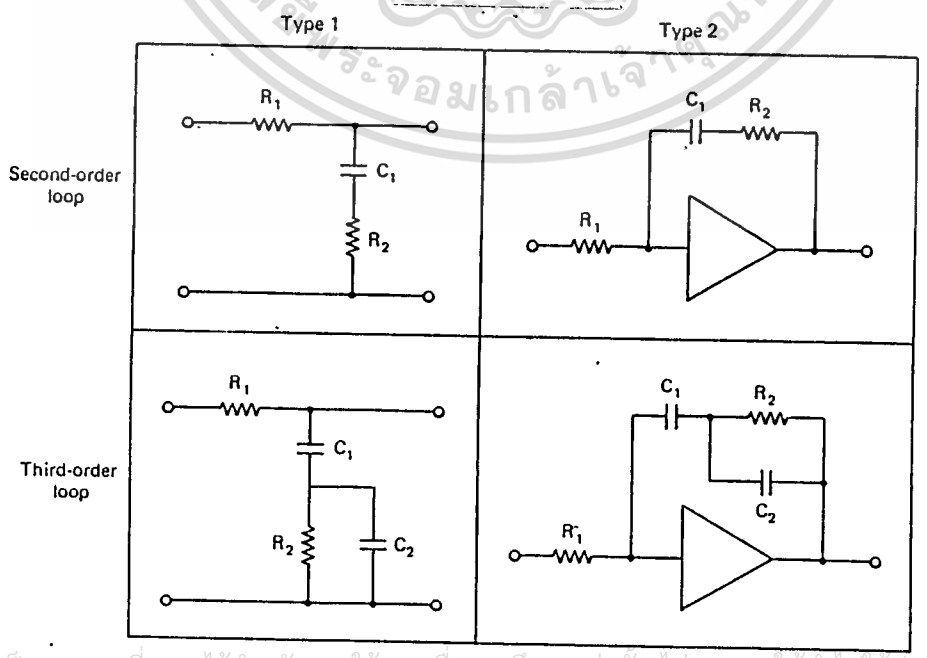
เราสามารถใช้ทฤษฎีแสตนดาร์ดเซอร์โว (Standard servo theory) เขียนสมการนี้ใหม่ได้เป็น

$$\theta_e(s) = \frac{1}{1 + G(s)H(s)} \theta_i(s) \qquad (2.61)$$

เมื่อ $G(s) = 1/s$ และ $H(s) = K_o K_d F(s)$ ในตอนนี้ $G(s)H(s)$ เป็นทรานสเฟอร์ฟังก์ชั่นของลูปเปิด (Open-loop transfer function) และสำหรับ PLL ใดๆ อาจจะเขียนได้เป็น

$$G(s)H(s) = \frac{K_o K_d F(s)}{s} \qquad (2.62)$$

วงจรลูปฟิลเตอร์สำหรับเซคคันและเธิร์ดออเดอร์ PLL แสดงไว้ในรูปที่ 2.25 ในเทอมของทฤษฎีแสตนดาร์ดเซอร์โว สัญญลักษณ์ $1+G(s)H(s)$ จะหมายถึงสมการแสดงคุณลักษณะ (Characteristic Equation)



รูปที่ 2.25 วงจรลูปฟิลเตอร์สำหรับเซคคันและเธิร์ดออเดอร์ PLL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 วงจรซินโครไนเซชั่นทางดิจิตอล (Digital Synchronization Circuits)

การซินโครไนเซชั่น (Synchronization) เป็นปัญหาพื้นฐานในระบบสื่อสารแบบดิจิตอล ในระบบสื่อสารข้อมูลดิจิตอลจะมีลำดับของปัญหาการซินโครไนเซชั่นที่ต้องพิจารณา ตัวอย่างเช่น ถ้าเป็นระบบที่ต้องใช้ความถี่พาหะ เราก็จะต้องคิดถึงเรื่องการซินโครไนเซชั่นของพาหะ (Carrier Synchronization) ก่อน เครื่องรับจะต้องสร้างพาหะอ้างอิง (Reference Carrier) ที่มีเฟสเดียวกันกับเฟสของสัญญาณที่รับได้ สัญญาณอ้างอิงนี้ถูกใช้ในเครื่องรับข้อมูล เพื่อประกอบเป็นการดีม็อดดูเลทแบบโคฮีเร้นท์ (Coherent Demodulation) เพื่อให้ได้ข้อมูลออกมาปัญหาต่อมาก็คือ บิทซินโครไนเซชั่น (Bit Synchronization) ซึ่งเป็นการซินโครไนซ์ของซิมโบลคล็อกทางด้านรับ (Receiver Symbol Clock) กับเบสแบนด์ดาต้า-ซิมโบลซีเควนซ์ (Baseband Data-Symbol Sequence)

นอกจากบิทซินโครไนเซชั่นแล้ว ปัญหาการซินโครไนเซชั่นอื่นๆ ก็มีเกิดขึ้น เราอาจจะต้องพบกับปัญหาการซิ้งค์ เช่น เวิร์ด, เฟรม และ แพคเกจซินโครไนเซชั่น (Word, Frame and Packet Synchronization) ซึ่ง 2 อย่างแรกจะมีในระบบ PCM และ อย่างหลังนั้นจะมีในระบบสื่อสารข้อมูลซึ่งข้อมูลจะถูกส่งไปเป็นกลุ่ม ๆ

ต่อไปจะพิจารณาการซินโครไนเซชั่นของพาหะ

การซินโครไนเซชั่น (Carrier Synchronization)

ในระบบสื่อสารดิจิตอลซึ่งพาหะที่ถูกม็อดดูเลทถูกใช้เพื่อส่งข้อมูล ดังนั้นทางด้านรับจึงต้องทำสัญญาณพาหะอ้างอิงที่มีเฟสเดียวกันกับด้านส่ง (phase-coherent reference carrier) เพื่อทำการดีม็อดดูเลทสัญญาณออกมา ระบบ DSB-SC กำหนดไว้โดยการคูณสัญญาณพาหะ ($\cos \omega_c t$) กับสัญญาณข้อมูลดิจิตอล (d(t)) โดยใช้บาลานซ์ม็อดดูเลเตอร์ (Balanced Modulation) เราสามารถเขียนการกระทำอันนี้เป็นสมการทางคณิตศาสตร์ได้เป็น

$$e_{dsb-sc} = d(t) \cdot \cos \omega_c t \qquad (2.63)$$

ชนิดของการม็อดดูเลทอีกแบบ คือ PSK ซึ่งเป็นกรณีพิเศษของ แองเจิ้ลม็อดดูเลชั่น (Angle Modulation) ที่เฟสจะถูกชิฟท์ (Shift) ไปตามข้อมูล นั่นคือ

$$e_{PSK} = A \cos[\omega_c t + M_p d(t)]$$

$$= A \cos[M_p d(t)] \cos \omega_c t - A \sin[M_p d(t)] \sin \omega_c t \qquad (2.64)$$

เมื่อ M_p เป็น เฟสม็อดดูเลชั่นอินเด็กซ์ (Phase Modulation Index) PSK จะคล้ายกับ DSB-SC ซึ่งในความเป็นจริงแล้ว ถ้าข้อมูลเป็นไบนารี่ (Binary), d(t) = ±1, และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M_b = ที่ /2 เรเดียน แล้ว PSK จะเหมือนกับ DSB-SC ดังนั้นเทคนิคการซินโครไนเซชั่นของพาหะที่ใช้กับระบบหนึ่งสามารถประยุกต์ใช้กับอีกระบบหนึ่งได้

การนำสัญญาณพาหะมาใช้จากระบบกดสัญญาณพาหะ

(Carrier Extraction in Suppressed Carrier System)

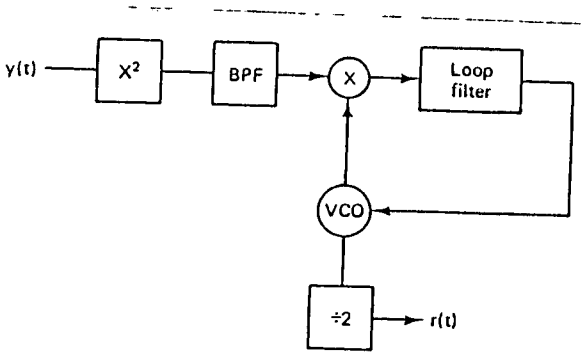
ทั้ง DSB-SC และ PSK มอดดูเลเตอร์ จะเป็นระบบที่ไม่ส่งพาหะมาด้วย (Suppressed Carrier System) ดูได้จากสมการ(2.63) และ(2.64) ถ้าด้านส่งไม่ส่งพาหะมาทางด้านรับจะต้องสร้างพาหะขึ้นมาเองจากสเปคตรัมที่สามารถรับมาได้เมื่อมอดดูเลติ้งดาต้า(Modulating Data) , d(t) , สเปคตรัมของสัญญาณที่รับได้ จะไม่มีองค์ประกอบที่เป็นดีสครีต (Diserete Spectral Components) วิธีเริ่มเพื่อให้ได้สัญญาณการซินโครไนเซชั่นของพาหะอย่างหนึ่ง คือ การนำสัญญาณไปผ่านนอนลิเนียร์อีลีเม้นท์ (nonlinear element) เพื่อสร้างส่วนประกอบของพาหะ

เทคนิคอย่างหนึ่งสำหรับสร้างพาหะคือ การนำสัญญาณมายกกำลังสอง (to square the signal) ถ้าใช้สมการ (2.63) เราจะได้

$$r(t) = d^2 \cdot \cos^2 \omega_c t$$

$$= d^2[\ 1 + \cos 2\omega_c t\ ] \qquad (2.65)$$

แม้ว่า d(t)จะเป็นค่าสุ่ม จำนวน $d^2(t)$ ก็จะขึ้น ๆ ลง ๆ รอบค่าเฉลี่ยเลขคณิตที่คงที่ (Constant Mean Value) ซึ่งจะได้ค่าของดีสครีตสเปคตรัล (discrete spectral) เป็น $2\omega_c$ แบนด์พาสฟิลเตอร์ที่มีแบนด์แคบ หรือ PLL สามารถจะใช้สร้างสัญญาณพาหะอ้างอิงที่มีเสถียรภาพได้ (ดูรูป 2.26) เทคนิคอันนี้มีผลต่อปัญหาความคลุมเครือทางเฟส 180 องศา (180° Phase Ambiguity Problem)



รูปที่ 2.26 การนำสัญญาณมายกกำลังสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีสองที่จะสร้างพาหะขึ้นมาใหม่สำหรับ PSK และ DSB-SC คือการใช้ คอสแทสลูป (Costas Loop) เทคนิคอันนี้จะกล่าวโดยละเอียดในหัวข้อถัดไป เทคนิคพิเศษอันนี้จะคูณสัญญาณที่รับเข้ามา กับพาหะอ้างอิงที่มีเฟสเดียวกัน และ มีเฟสชิฟไป 90° เอ้าท์พุทจากตัวคูณ (Multiplier) จะถูกนำไปผ่านโลว์พาสฟิลเตอร์กรององค์ประกอบที่ความถี่ทวีคูณออก สัญญาณที่ถูกฟิลเตอร์แล้วจะถูกนำมาคูณกันอีกครั้ง และ ผลที่ได้จะถูกนำไปผ่านโลว์พาสฟิลเตอร์ หรือลูปฟิลเตอร์เพื่อสร้างสัญญาณผิดพลาด (Error Signal) สำหรับ VCO ของลูป

แบบที่ 3 ของการซินโครไนเซชั่นของพาหะ คือดีซิสชั่น-ไดเร็กเต็ดลูป (รูป 2.27) การทำงานของลูปจะอธิบายได้ง่าย ๆ ถ้าเราสมมติให้ลูปอยู่ในล็อคแล้ว นั่นคือ VCO ทำงานที่ความถี่ที่ถูกต้องแล้วด้วยมุมเฟสเล็กๆ (Small Phase Angle : θ) ในรูปเอ้าท์พุทของสัญญาณเอ้าท์พุทของสัญญาณอ้างอิงจาก VCO ที่มีเฟสเดียวกัน (Inphase VCO Reference) อาจจะเขียนได้เป็น

$$r_1 = \cos(\omega_c t + \theta) \qquad (2.66)$$

สำหรับค่า θ น้อย ๆ , $r_1 \approx \cos \omega_c t$ สัญญาณอ้างอิงที่เฟสชิฟท์ไป 90° (Quadrature Reference) ก็จะเขียนได้เป็น

$$r_2 = \sin(\omega_c t + \theta) \qquad (2.67)$$

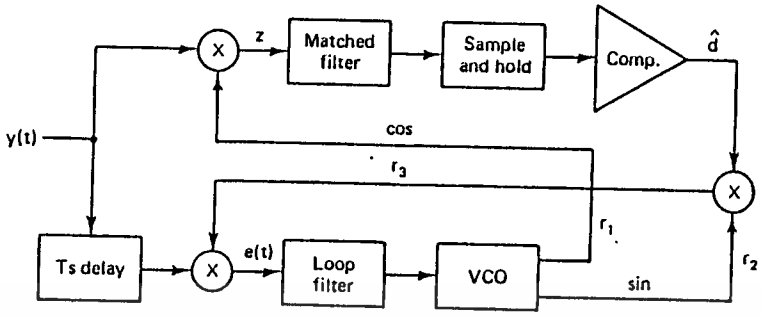
สัญญาณอ้างอิงที่มีเฟสเดียวกัน r_1 จะดีม็อดดูเลทกับสัญญาณที่รับมา และ แม็ทซ์ฟิลเตอร์ (Matched-Filter)จะให้ค่าประมาณที่เหมาะสมของข้อมูล (d) ออกมา นั่นคือเอ้าท์พุทของตัวคูณเป็น

$$\begin{aligned} Z(t) &= y(t) \cdot r_1(t) \\ &= d(t) \cos \omega_c t \cdot \cos \omega_c t \\ &= d(t) [\, 1 + \cos 2\omega_c t \,] \end{aligned} \qquad (2.68)$$

เทอมของความถี่ทวีคูณ จะถูกแม็ทซ์ฟิลเตอร์กรองออกไป เอ้าท์พุทจากฟิลเตอร์จะถูกแซมเปิ้ล (Sample) และตัวคอมพาราเตอร์ (Comparator) จะทำการประมาณค่าของข้อมูลให้เรียบร้อย ($\hat{d}$) ค่าประมาณอันนี้จะไปรีม็อดดูเลท (Remodulate) กับพาหะเพื่อสร้าง r_3 นั่นคือ

$$r_3 = \hat{d}(t) \cdot \sin \omega_c t \qquad (2.69)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 ดีซีสชั่น-ไดเร็กเต็ดลูป

ค่าประมาณของข้อมูล $\hat{d}$ จะถูกหน่วงไป 1 คาบของบิท (Delayed by 1 Bit Period) จากข้อมูลอินพุท โดยการรวมการกระทำของแม็ทช์ฟิลเตอร์ การหน่วงเวลาชดเชยไป T วินาที นั้นจะแทนในเส้นทางที่เฟสชิฟท์ไป 90° (Quadrature Path) เอ้าท์พุท e (t) ที่ป้อนเข้าลูปฟิลเตอร์จะเป็น

$$e(t) = r_3 \cdot d \cdot \cos\omega_c t$$

$$= d.\hat{d} \sin\omega_c t \cos\omega_c t \cos\theta + d.\hat{d} \cos^2\omega_c t \sin\theta \qquad (2.70)$$

ลูปฟิลเตอร์จะกำจัดเทอมความถี่ทวีคูณออก และ เฉลี่ยค่าผลคูณของข้อมูล กับค่าประมาณของมัน ซึ่งจะให้เทอมของความเพี้ยนเฟสที่ถูกต้อง (Proportional Phase-Error Term :f (t)) กับ VCO

$$f(t) = K_1 \sin 2\theta$$

$$\approx K_2 \theta \qquad \text{เมื่อ } \theta \text{ มีค่าน้อย ๆ} \qquad (2.71)$$

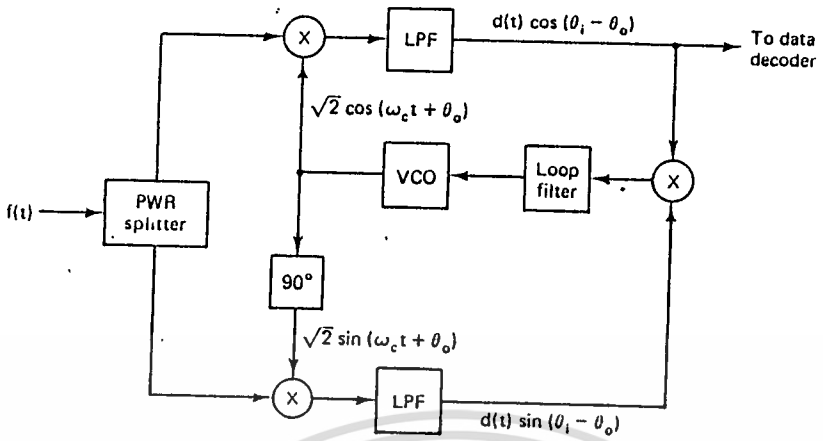
เทอมของความเพี้ยนเฟสนี้จะไปขับให้ลูปเข้าล็อค

การออกแบบคอสแทสลูป (Costas Loop Design)

ในที่นี้พิจารณาถึงการออกแบบคอสแทสลูปสำหรับสัญญาณ BPSK ลูปแสดงดังรูป 2.28 อินพุทของลูปฟิลเตอร์เป็น

$$e_f = K_m \frac{A^2}{4} \sin[2(\theta_1 - \theta_0)] \qquad (2.72)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.28 คอสแทสลูป

เมื่อ A = ค่า rms ของสัญญาณ BPSK

K_m = มัลติพลายเออร์เกน (Multiplier Gain)

θ_i = เฟสของสัญญาณอินพุท

θ_o = เฟสของสัญญาณจาก VCO

เอ้าท์พุทของลูปฟิลเตอร์ f (t) จะเป็น

$$f(t) = H(\rho)\left[K_m \frac{A^2}{4} \sin 2(\theta_i - \theta_o)\right] \quad (2.73)$$

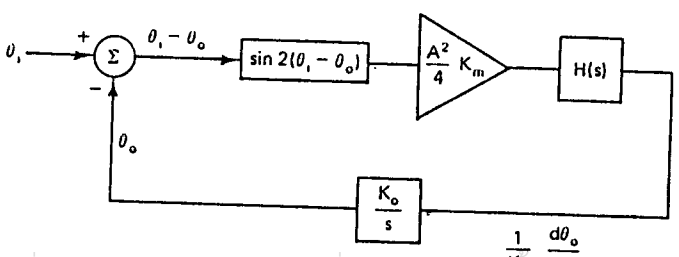
เมื่อ $H(\rho)$ เป็นโอเปอเรเตอร์(Operater)ที่อธิบายถึงผลของลูปฟิลเตอร์เฟสของสัญญาณจากVCO จะเท่ากับ $\theta_o = K_o \int f(t)\, dt$

เมื่อ K_o เป็น เซนซิติวิตี้ของ VCO ในหน่วย rad/s-v อัตราเปลี่ยนแปลงของเฟสจะเป็น

$$\frac{d}{dt}\theta_o = K_o f(t)$$

$$= K_o H(\rho)\left[K_m \frac{A^2}{4} \sin 2(\theta_i - \theta_o)\right] \quad (2.74)$$

ที่จุดนี้แทนที่จะพยายามแก้สมการนี้ เราสามารถพัฒนาบล็อคไดอะแกรม ให้เหมือนกับสมการ (ดูรูป 2.29)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น สำนักวิทยบริการฯ จุฬาลงกรณ์มหาวิทยาลัย ขอสงวนลิขสิทธิ์ตามกฎหมาย

รูปที่ 2.29 บล็อคไดอะแกรมของลูปที่พัฒนาจากสมการ (2.74)

เมื่อความเพี้ยนเฟสมีค่าน้อย ๆ $\sin 2(\theta_i - \theta_o) \approx 2(\theta_i - \theta_o)$ ดังนั้นอีควิวาเร้นท์เกน (Equivalent Gain) ของเฟสดีเทคเตอร์ , K_d , จะเป็น

$$K_d = \frac{A^2 K_m}{4} \qquad (2.75)$$

ถ้าสมมติให้ลูปฟิลเตอร์มีทรานสเฟอร์ฟังก์ชั่น $H(s) = (1 + \tau_2 s)/\tau_1 s$ แล้วลูปทรานสเฟอร์ฟังก์ชั่นเป็น

$$A(s) = \frac{1 + \tau_2 S}{1 + (2\delta/\omega_n) S + S^2/\omega_n^2} \qquad (2.76)$$

ความถี่ธรรมชาติของลูป (Loop Natural Frequency : ω_n) และ แด้มปิ้งแฟคเตอร์ (Damping Factor : δ)

จะมีค่าเป็น $\omega_n = \sqrt{\frac{K_o K_d}{\tau_1}}$ (2.77)

และ $\delta = \sqrt{\frac{K_o K_d}{\tau_1}} \cdot \frac{\tau_2}{2} = \sqrt{\frac{K_o K_d}{4\tau_1}}$ (2.78)

จากสมการ (2.75) จะเห็นว่าลูปพารามิเตอร์ ω_nและ δ อยู่ในฟังก์ชั่นของระดับสัญญาณอินพุท A, โดยมาจาก อีควิวาเร้นท์คอมพาราเตอร์เกน (Equivalent Comparator Gain)

ตัวอย่างการออกแบบแสดงในตัวอย่าง

<u>ตัวอย่าง</u> จงออกแบบคอสแทสลูปเพื่อสร้างพาหะขึ้นใหม่ทางด้านรับ จากสัญญาณ 1800 Hz-PSK ที่มีอัตราเลทกับข้อมูลไบนารี่ 1200 b/s การซินโครไนเซชั่นของพาหะนี้ต้องสำเร็จใน 10 คาบของบิท และระดับของสัญญาณอินพุทเป็น 100 mV (rms)

จากรูป 2.19 ลูปจะเข้าที่ใน 5% เมื่อ $\omega_n = 4.5$ 10 คาบของบิทจะเท่ากับ 15 คาบของพาหะ ดังนั้น

$$t = (15)\left(\frac{1}{1800}\right) = 8.33 \text{ mS}$$

และ

$$\omega_n = \frac{4.5}{t} = 540 \text{ rad}$$

หรือ

$$f_n = 85.94 \approx 86 \text{ Hz}$$

เพื่อจุดมุ่งหมายในการออกแบบ เลือก VCO ที่มีเซนซิติวิตี้เป็น 1000 H_z/V ดังนั้น

$$K_o = 6280 \text{ rad/s-v}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ $K_a = \frac{A^2 K_m}{4} = \frac{(0.1)^2 K_m}{4} = 0.0025 K_m$

จากสมการ (2.78)

$$\delta = \omega_n \frac{\tau_2}{2}$$

หรือ

$$\tau_2 = \frac{2\delta}{\omega_n}$$

จากรูปที่ 2.19 ค่าของ $\delta = 0.8$ จะทำให้ลูปเข้าที่ใน 5% สำหรับ $\omega_n t = 4.5$ ดังนั้น

$\tau_2 = 2(0.8)/540 = 0.002963$ s

ถ้าเลือกใช้ C = 1 μF ดังนั้น

$R_2 = 0.002963/10^{-6} = 2963$ Ω

จากสมการ (2.77) จะได้

$$\tau_1 = K_o K_d / C$$

และจาก

$K_a = 0.0025 K_m$

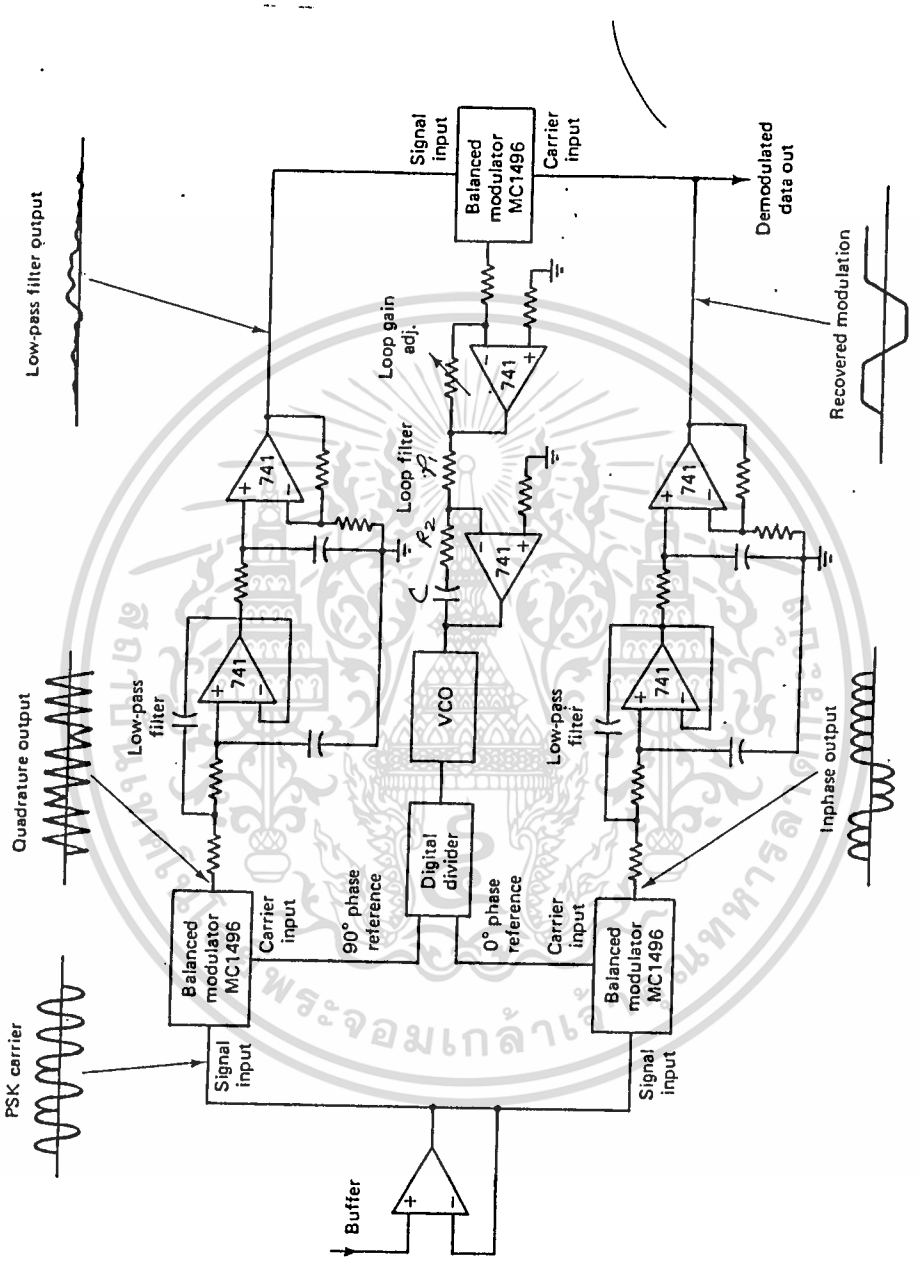
เลือกใช้ $K_m = 50$ ดังนั้น

$\tau_1 = (6280)(0.125)/540^2 = 0.002692$ s

และได้ $R_1 = 0.002692/10^{-6} = 2692$ Ω

รูป 2.30 เป็นวงจรของคอสแทสลูปโดยใช้ MC1496 เป็นมัลติพลายเออร์ ลูปมัลติพลายเออร์เกนเท่ากับเกนของมัลติพลายเออร์จริงๆ กับเกนของแอมปลิพลายเออร์ที่ต่อกันอยู่ โลว์พาสฟิลเตอร์ที่ต่ออยู่กับมัลติพลายเออร์ทั้ง 2 ตัวนั้น ควรจะมีแบนด์กว้างพอที่จะให้ข้อมูลไปได้ แต่ต้องกรององค์ประกอบของฮาร์โมนิคที่ 2 ออกไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.30 แสดงวงจรคอสแทสลูป

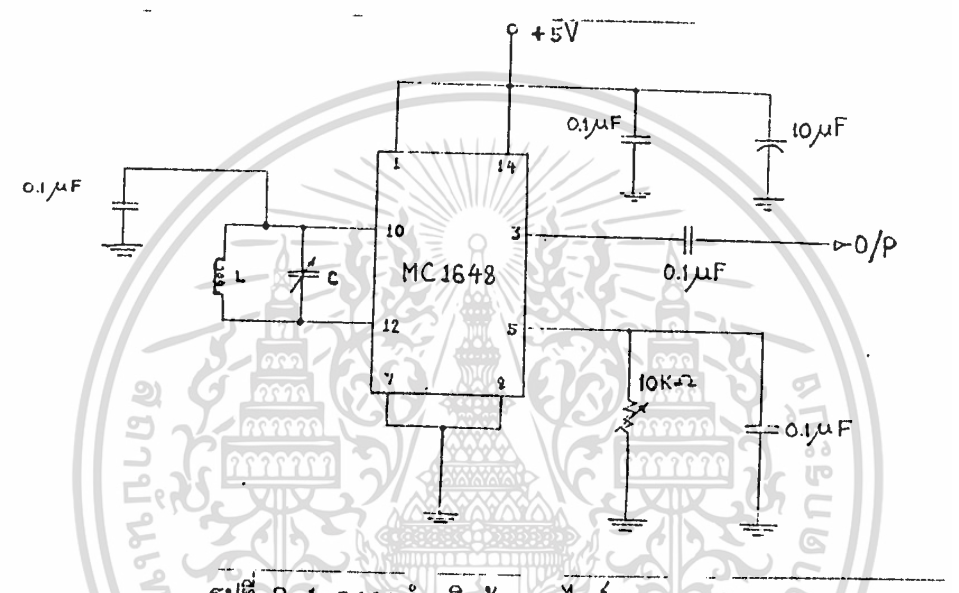
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

3.1 วงจรกำเนิดสัญญาณไซน์เวฟ

ใช้ IC เบอร์ MC 1648 ซึ่งมีวงจรกำเนิดไซน์เวฟ ดังรูป 3.1



รูปที่ 3.1 วงจรกำเนิดสัญญาณไซน์เวฟ

Osc. 122.854 MHz

จาก $f = 1/(2\pi\sqrt{LC})$

กำหนด $C = 5$ pF

ดังนั้น $L = \frac{1}{(2\pi f)^2 C} = \frac{1}{(2\pi \times 122.854 \times 10^6)^2 \times 5 \times 10^{-12}}$

$= 159.456$ nH

Osc. 122.6868 MHz

กำหนด $C = 10$ pF

ดังนั้น $L = 168.285$ nH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การออกแบบวงจรขยายสัญญาณย่านความถี่วิทยุ(SMALL-SIGNAL RF AMPLIFIER)

การออกแบบ RF AMP นั้นก่อนอื่นต้องเลือกทรานซิสเตอร์(TR) ที่จะนำมาใช้ก่อน และถ้าจะออกแบบโดยใช้วาย-พารามิเตอร์ (Y-PARAMETER) ก็ต้องเลือก TR.ที่มีวาย-พารามิเตอร์ที่เหมาะสม เมื่อเลือก TR.ได้แล้วต่อไปจึงคำนวณการไบแอสให้TR.ทำงาน ณ.จุดที่เราต้องการ สำหรับขั้นตอนในการออกแบบต่อไป จะแยกเป็นข้อ ๆ ดังนี้

1. อ่านค่า วาย-พารามิเตอร์ของ TR. (Y_i, Y_r, Y_f และ Y_o) ที่ความถี่ที่เราต้องการ โดยค่ามันจะอยู่ในรูปของ $Y = G+jB$

2. คำนวณค่า C (LINVILL STABILITY FACTOR) จากสูตร

$$C = \frac{|Y_r Y_f|}{2 g_i g_o - Re(Y_r Y_f)}$$

ถ้า C<1 แสดงว่า TR.จะสเตเบิล (STABLE) อย่างไม่มีเงื่อนไข ณ.จุดไบแอสที่เราเลือก ถ้า C>1 แสดงว่า TR. อาจจะไม่สเตเบิล (UNSTABLE) หรือ ออสซิลเลท (OSCILLATE) สำหรับค่าของซอร์สและโหลดอิมพีแดนซ์ (SOURCE AND LOAD IMPEDANCE) ที่แน่นอนค่าหนึ่ง

3. ในที่นี้จะทำการออกแบบเมื่อ <u>C>1</u> (POTENTIALLY UNSTABLE)

จากดาต้าชีท (DATA SHEET) ของ TR. เลือกค่า R_s (SOURCE RESISTANCE) ที่ให้นอยซ์ฟิกเกอร์ (NOISE FIGURE) ดีที่สุด และได้ $G_s = 1/R_s$

4. กำหนดค่า K (STERN STABILITY FACTOR) เท่ากับ 3 หาค่าของ G_L จากสูตร

$$K = \frac{2(g_i + G_s)(g_o + G_L)}{|Y_r Y_f| + Re(Y_r Y_f)}$$

5. กำหนดให้ $B_L = -B_o$

ดังนั้น โหลดแอดมิตแตนซ์ $Y_L = G_L + jB_L$

6. หาค่าอินพุทแอดมิตแตนซ์ Y_{in} จากสูตร $Y_{in} = Y_i - Y_r Y_f/(Y_o+Y_L)$

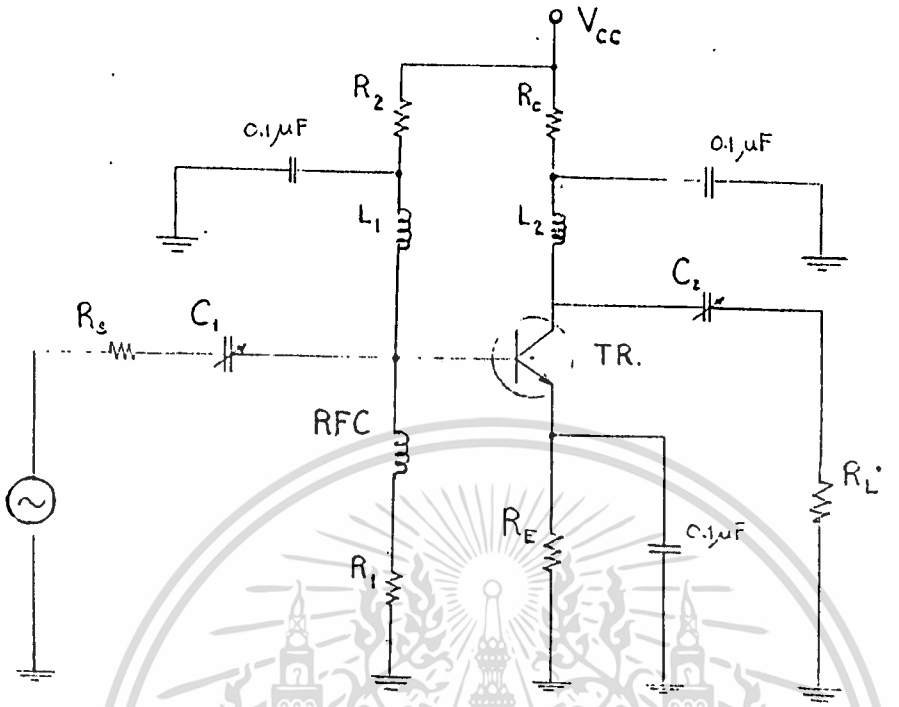
กำหนดให้ $B_s = -B_{in}$

ดังนั้นซอร์สแอดมิตแตนซ์ $Y_s = G_s + jB_s$

7. คำนวณอิมพีแดนซ์แมทชิ่ง (IMPEDANCE MATCHING)ในสมิธชาร์ท (SMITH CHART) จะได้ค่าของ C_1, L_1, C_2 และ L_2

วงจร RF Amp.จะเป็นดังรูป 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



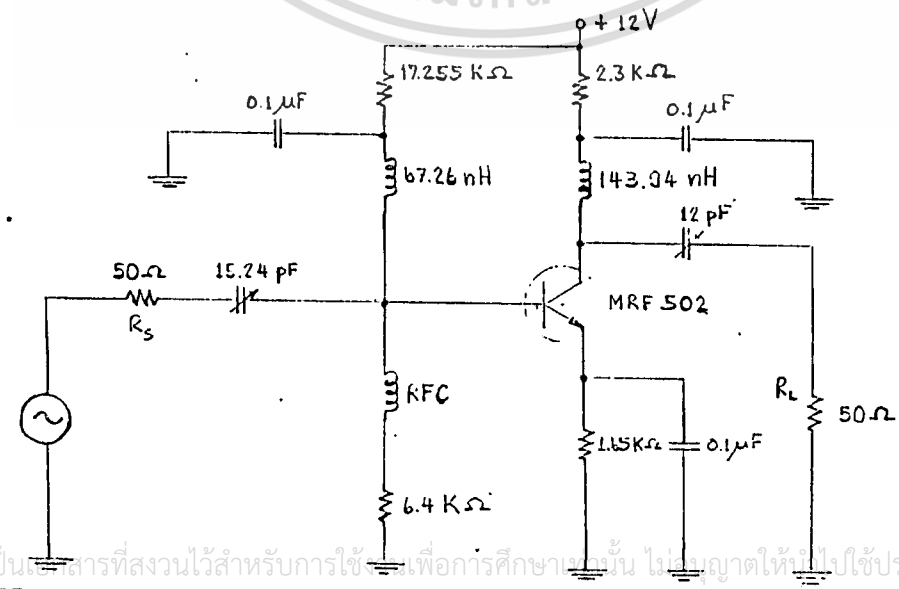
รูปที่ 3.2 วงจร RF Amp

เมื่อทำการออกแบบตามขั้นตอนต่างๆแล้ว จะได้

C_1 = 15.24 pF L_1 = 67.26 nH

C_2 = 11.78 pF L_2 = 143.94 nH

และวงจรที่สมบูรณ์เป็นดังรูปที่ 3.3

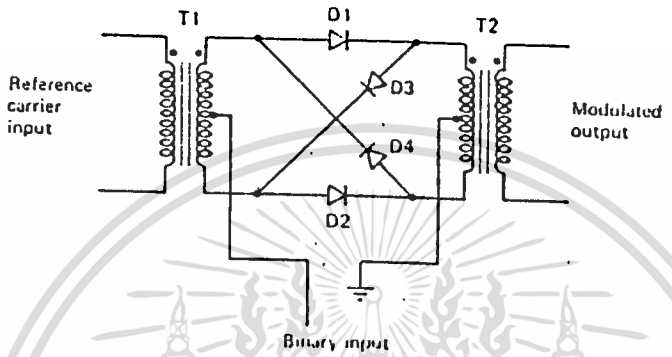


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.3 วงจร RF Amp ที่สร้างขึ้นมา

3.3 การออกแบบและการสร้างม็อดดูเลเตอร์

ทางภาคส่งใช้ริงม็อดดูเลเตอร์เป็นตัวม็อดดูเลเตอร์แบบ PSK ต่อเป็นวงจรดังรูปที่ 3.4



รูปที่ 3.4 บาลานซ์ริงม็อดดูเลเตอร์

อัตราส่วนระหว่างจำนวนรอบของขดปฐมภูมิต่อขดทุติยภูมิเป็น 1:2

T_1 , T_2 ใช้แกนทอรอยด์ ขนาด 1/4 นิ้ว

กำหนด X_1 ของทางด้านปฐมภูมิเท่ากับ 50 โอห์ม ที่ความถี่ 123 MHz

ดังนั้น L จะมีค่าเท่ากับ 0.064 ไมโครเฮนรี่

3.4 การออกแบบและสร้างมัลติพลายเออร์ทางด้านเครื่องรับ

ทางภาครับใช้ IC เบอร์ MC1496 เป็นตัวมัลติพลายเออร์ ต่อวงจรตามรูปที่ 3.5

3.5 การออกแบบและการสร้างโลว์พาสฟิลเตอร์

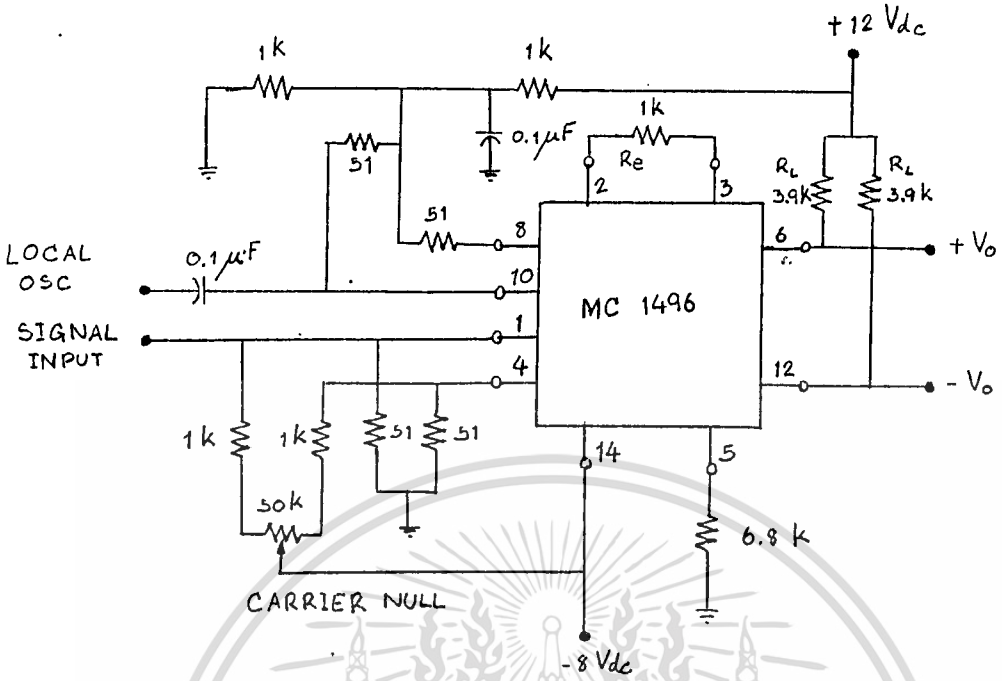
ทางภาครับ กำหนดโลว์พาสฟิลเตอร์คัท-ออฟที่ 3 MHz ใช้ฟิลเตอร์แบบบัทเตอร์เวิทร์ออเดอร์ที่ 4

จากตารางที่3.1 เราให้ R_s = 50 โอห์ม R_1 = 50 โอห์ม

จะได้ R_1/R_s = 1 ได้ค่าประมาณจากตารางดังนี้

L_1 = 0.466

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น และห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรมัลติพลายเออร์ทางด้านเครื่องรับ

C_2 = 1.592

L_3 = 1.744

C_4 = 1.469

จากนั้นนำ C_2 , C_4 มาหาค่า C

ตามสมการ $C = C_n / 2\pi f_c R_L$

นำ L_1 , L_3 มาหาค่า L

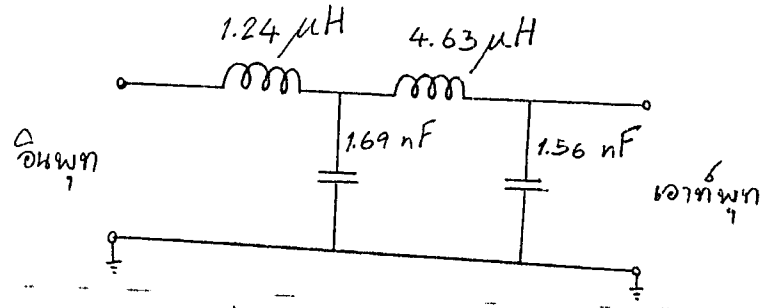
ตามสมการ $L = R_L L_n / 2\pi f_c$

จะได้

$L_{(1)}$	=	1.24	ไมโครเฮนรี่
$C_{(2)}$	=	1.69	นาโนฟารัด
$L_{(3)}$	=	4.63	ไมโครเฮนรี่
$C_{(4)}$	=	1.56	นาโนฟารัด

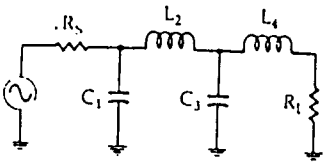
นำมาต่อเป็นวงจรดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



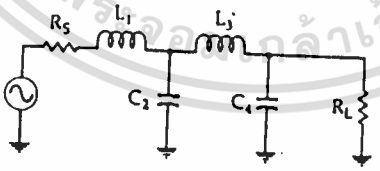
รูปที่ 3.6 โลว์พาสฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



n	R_S/R_L	C_1	L_2	C_3	L_4
2	1.111	1.035	1.835		
	1.250	0.849	2.121		
	1.429	0.697	2.439		
	1.667	0.566	2.828		
	2.000	0.448	3.316		
	2.500	0.342	4.095		
	3.333	0.245	5.313		
	5.000	0.156	7.707		
	10.000	0.074	14.814		
	∞	1.414	0.707		
3	0.900	0.808	1.633	1.599	
	0.800	0.844	1.384	1.926	
	0.700	0.915	1.165	2.277	
	0.600	1.023	0.965	2.702	
	0.500	1.181	0.779	3.261	
	0.400	1.425	0.604	4.064	
	0.300	1.838	0.440	5.363	
	0.200	2.669	0.284	7.910	
	0.100	5.167	0.138	15.455	
	∞	1.500	1.333	0.500	
4	1.111	0.466	1.592	1.744	1.469
	1.250	0.388	1.695	1.511	1.811
	1.429	0.325	1.862	1.291	2.175
	1.667	0.269	2.103	1.082	2.613
	2.000	0.218	2.452	0.883	3.187
	2.500	0.169	2.986	0.691	4.009
	3.333	0.124	3.883	0.507	5.338
	5.000	0.080	5.684	0.331	7.940
	10.000	0.039	11.094	0.162	15.642
	∞	1.531	1.577	1.082	0.383

n	R_L/R_S	L_1	C_2	L_3	C_4



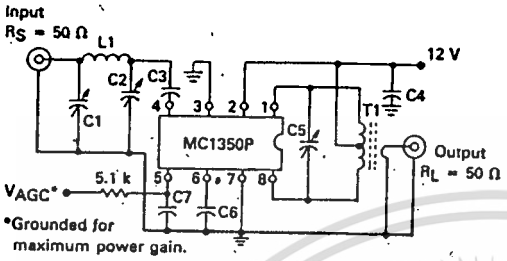
ตารางที่ 3.1 ตารางสำหรับออกแบบโลว์พาสฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 วงจรขยายสัญญาณย่าน IF 10.7 MHz

GENERAL OPERATING INFORMATION (continued)

FIGURE 7 — POWER GAIN AND AGC TEST CIRCUIT (455 kHz and 10.7 MHz)



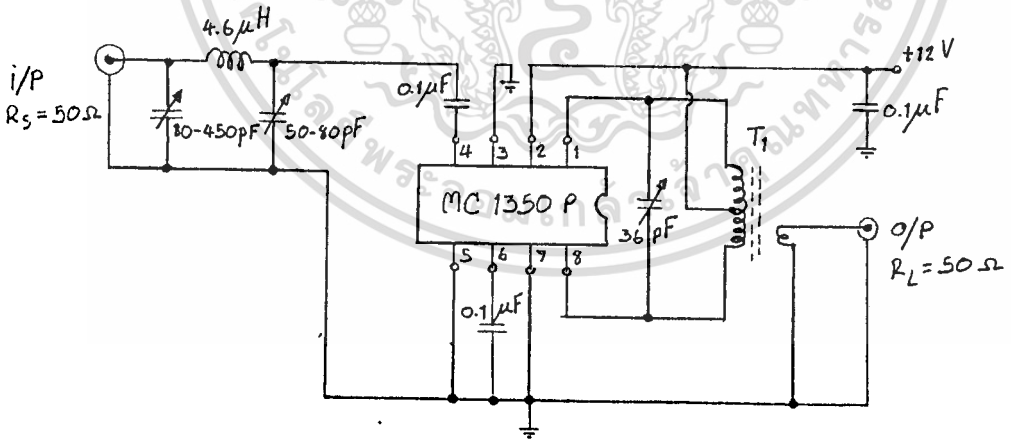
Component	Frequency	
	455 kHz	10.7 MHz
C1	—	80–450 pF
C2	—	5.0–80 pF
C3	0.05 μF	0.001 μF
C4	0.05 μF	0.05 μF
C5	0.001 μF	36 pF
C6	0.05 μF	0.05 μF
C7	0.05 μF	0.05 μF
L1	—	4.6 μH
T1	Note 1	Note 2

Note 1. Primary: 120 μH (center-tapped)
Q_u = 140 at 455 kHz
Primary: Secondary turns ratio = 13

Note 2. Primary: 6.0 μH
Primary winding = 24 turns #36 AWG (close-wound on 1/4 " dia. form)
Core = Carbonyl E or J
Secondary winding = 1-1/2 turns #36 AWG, 1.4" dia. (wound over center-tap)

รูปที่ 3.7 วงจร IF Amp จากดาต้าชีทของไอซี

วงจรที่ได้จะเป็นดังรูปที่ 3.8

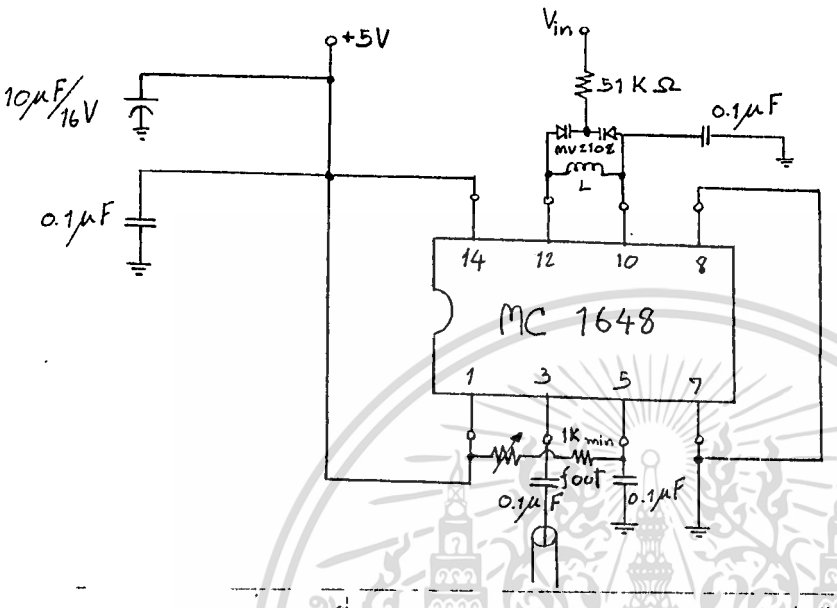


รูปที่ 3.8 แสดงวงจร IF Amp ที่สร้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 วงจร VCO กำเนิดสัญญาณรูปคลื่นสี่เหลี่ยม 21.4 MHz

วงจรเป็นดังรูปที่ 3.9



รูปที่ 3.9 วงจร VCO กำเนิดสัญญาณรูปคลื่นสี่เหลี่ยม

ตัววาริแคป MV2108 มีค่า C ที่อินพุทโวลเตจต่างๆเมื่อทำการรีเวิร์สไบแอส ดังนี้

V_{in} (V)	ค่าCของMV2108ตัวที่1 (pF)	ค่าCของMV2108ตัวที่2 (pF)	ค่าCรวม (pF)
1	49.6	44.3	23.51
2	36.8	34.7	17.86
3	31.8	29.0	15.17
4	28.3	26.2	13.60
5	25.9	23.9	12.43
6	24.1	22.0	11.50
7	22.5	20.8	10.81
8	21.3	19.7	10.23
9	20.4	18.7	9.76
10	19.3	17.9	9.29

ดังนั้นในวงจรของ VCO จึงเลือกใช้วาริแคป MV2108 ทั้ง2ตัวที่ V_{in} = 3V ซึ่งมีค่า Cรวมเป็น 15.17 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

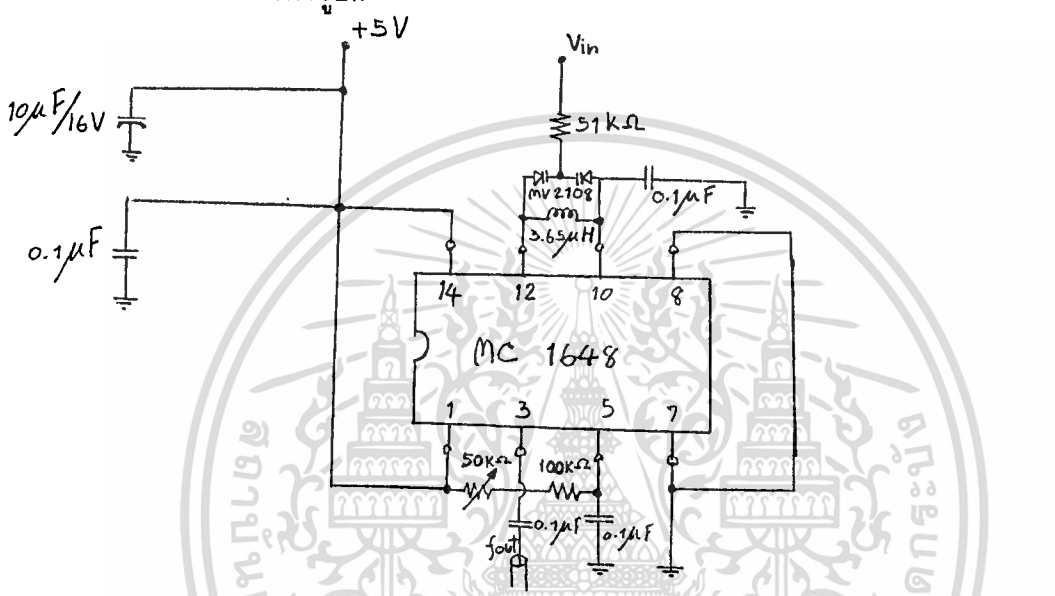
จาก $F = 1/2\pi\sqrt{LC}$

$L = 1/(2\pi f)^2 C$

กำหนด f_{out} = 21.4 MHz

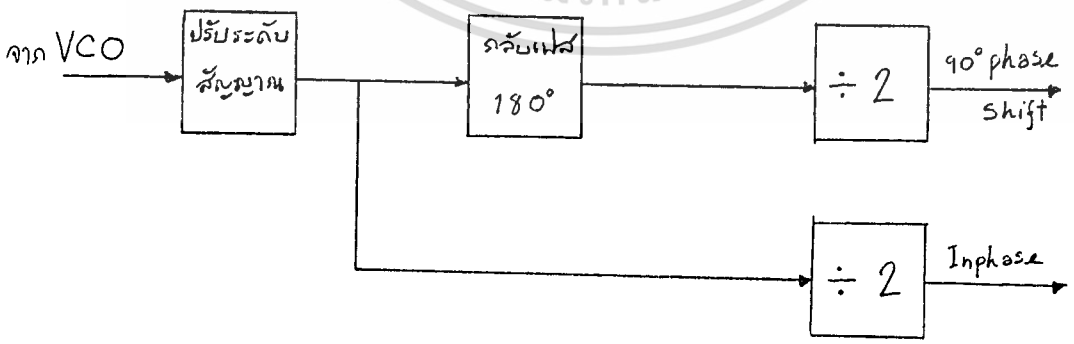
ดังนั้น L = 3.65 ไมโครเฮนรี่

จะได้ VCO เป็นวงจรดังรูปที่ 3.10



รูปที่ 3.10 วงจร VCO กำเนิดสัญญาณรูปคลื่นสี่เหลี่ยม 21.4 MHz ที่สร้างขึ้นมา

3.8 วงจรชิฟท์เฟสของสัญญาณไป 90°

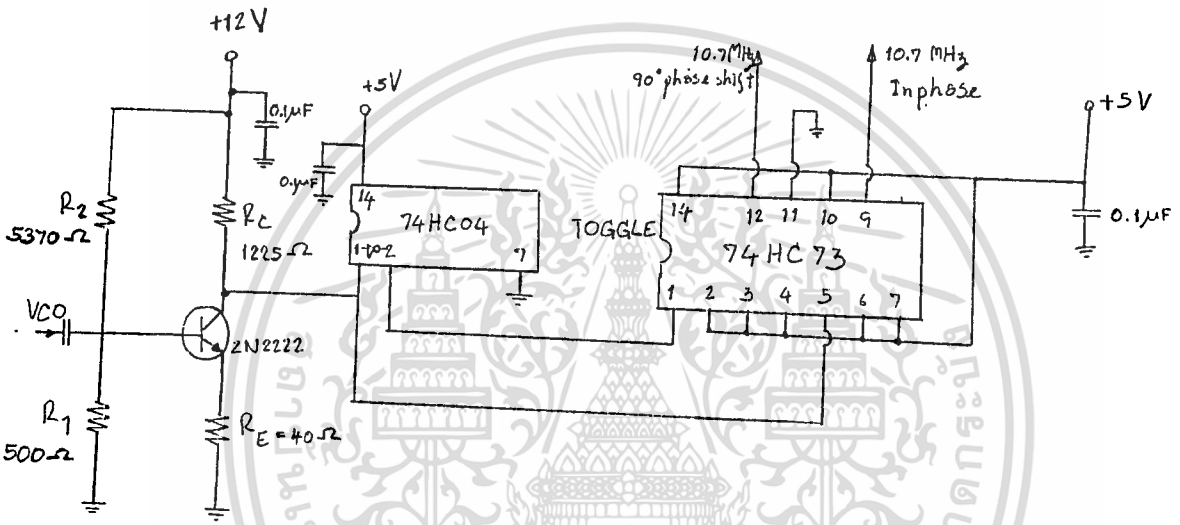


รูปที่ 3.11 แสดงขั้นตอนการชิฟท์เฟสของสัญญาณไป 90°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณรูปคลื่นสี่เหลี่ยม (Square Wave) ความถี่21.4MHz จากVCO จะถูกนำมาไบแอส

ใหม่โดยใช้ทรานซิสเตอร์ เพื่อให้สัญญาณมีระดับ "High" และ "Low" ที่เหมาะสมกับไอซี CMOS (74HC04 และ 74HC73) นำสัญญาณที่ไบแอสใหม่แล้วนี้ไปเข้าวงจรหารสอง ซึ่งใช้ J-K ฟลิบฟล็อบในโหมดทอกเกิ้ล (TOGGLE) จะได้เอ้าท์พุทเป็นสัญญาณความถี่ 10.7 MHz ในขณะเดียวกันนั้นนำสัญญาแที่ไบแอสใหม่แล้วนั้นไปเข้าวงจรกลับเฟส (inverter) โดยใช้ไอซี 74HC04 จากนั้นนำสัญญาแที่ได้นี้ไปเข้าวงจรหารสอง เอ้าท์พุทก็จะเป็นสัญญาณความถี่10.7 MHz ที่มีเฟสต่างจากสัญญาณที่ได้ในตอนแรกอยู่ 90° ดังนั้นวงจรที่จะสร้างจึงเป็นดังรูปที่ 3.12



รูปที่ 3.12 วงจรเฟสชิฟเตอร์ 90°

3.9 วงจรลูปแอมป์และลูปฟิลเตอร์

กำหนดสัญญาณ BPSK 10.7 MHz มีระดับสัญญาณเข้าเป็น 100 mV (rms) อัตราเร็วของการส่งข้อมูลเป็น 1.544 Mb/s และการซิงค์ต้องสำเร็จในเวลา 10 คาบของบิท

จากรูปที่ 2.19 ลูปจะเข้าที่ใน 5% ที่ $w_n t = 4.5$

10 คาบของบิท เท่ากับ 69.3 แคเรียร์ไซเคิล

$w_n = 4.5/t$

$t = 69.3(1/10.7*10^{-6}) = 6.4767$ μs

$w_n = .4.5/(6.4767*10^{-6}) = 694798.27$

$f_n = \omega_n / 2\pi = 110.58$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก VCO $K_o = 9.30 * 10^{-6}$ rad/s-V

$K_d = A^2K_m/4 = (0.1)^2K_m/4 = 0.0025K_m$

จาก $\delta = \frac{\omega_n \tau}{2}$

$\tau = \frac{2\delta}{\omega_n}$

$R_2 = \frac{\tau_2}{C} = \frac{2\delta}{\omega_n C}$

กำหนด C = 3300 pF

$R_2 = 2*0.8 / (694798.27*3300*10^{-12}) = 6.978$ กิโลโอห์ม

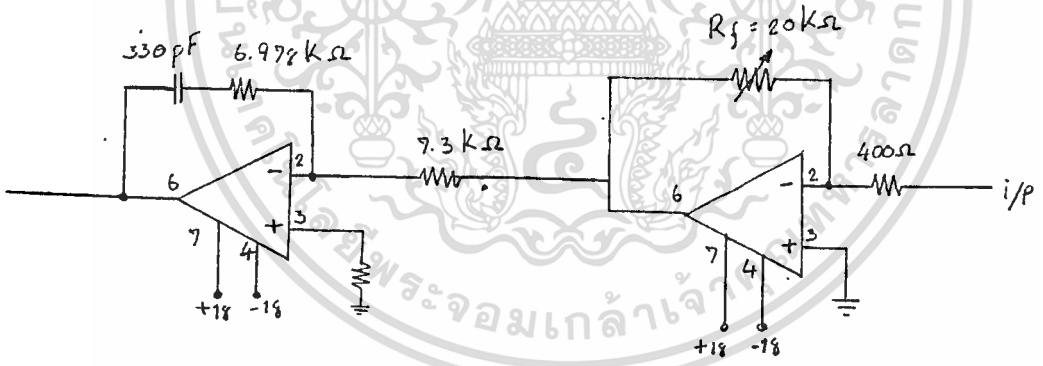
จาก $\tau_1 = \frac{K_o K_d}{\omega_n^2}$

กำหนด $K_m = 50$

$\tau = 2.41*10^{-6}$

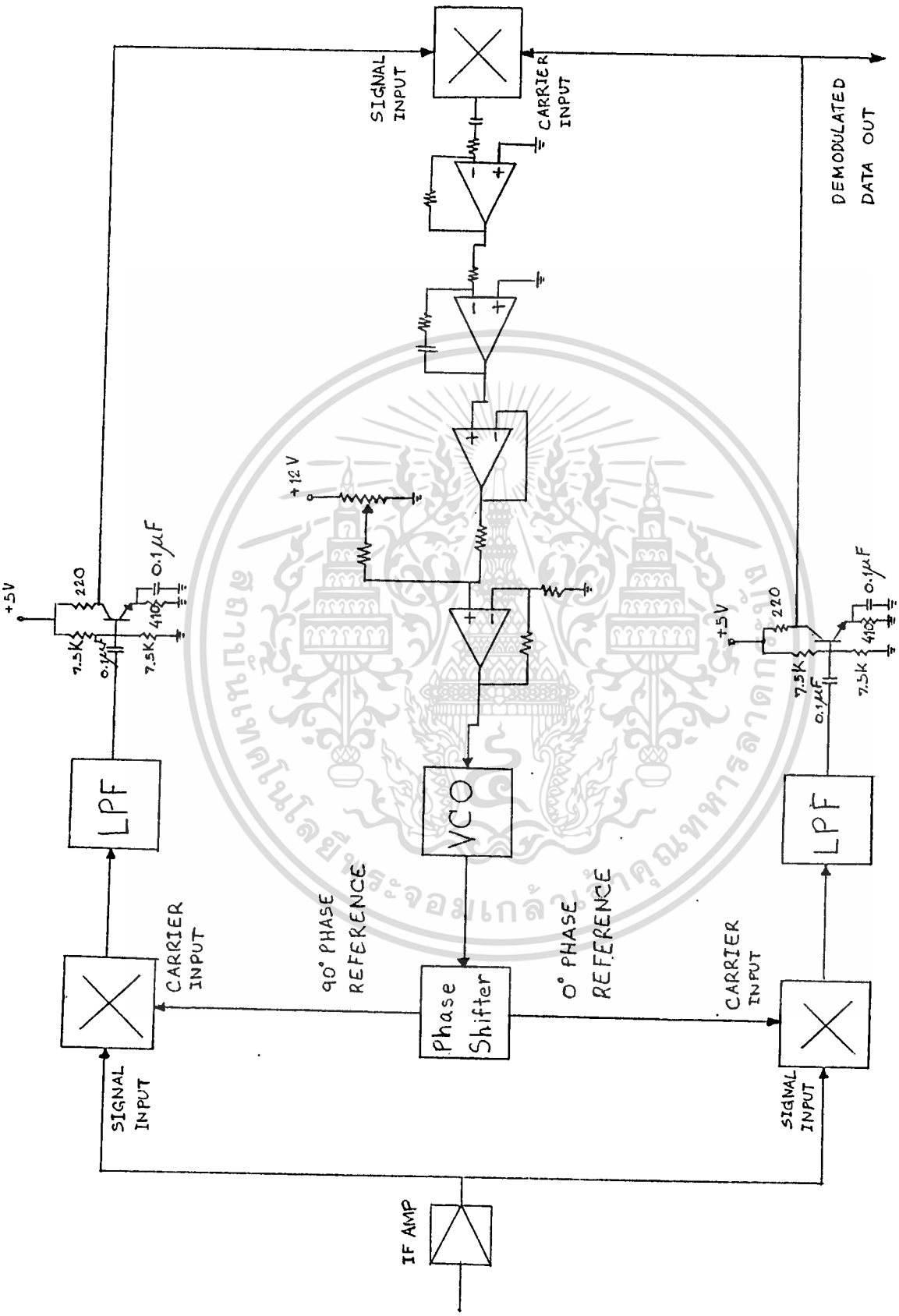
ดังนั้น $R_1 = \frac{\tau_1}{C} = 7.30$ กิโลโอห์ม

สำหรับวงจรลูปแอมป์ ให้มี $R_1/R_{in} = 50$ ก็จะได้วงจรลูปแอมป์กับลูปฟิลเตอร์ เป็นดังรูปที่ 3.13



รูปที่ 3.13 วงจรลูปฟิลเตอร์และลูปแอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 วงจรคอสแทสลูป ทางด้านเครื่องรับ

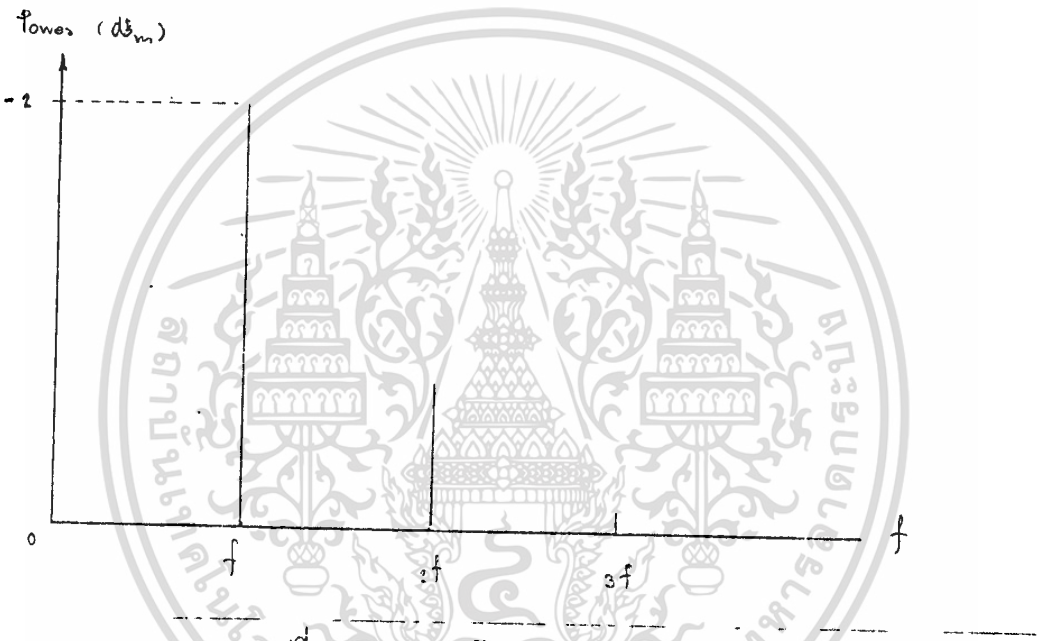
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 วงจรกำเนิดสัญญาณไซน์เวฟ

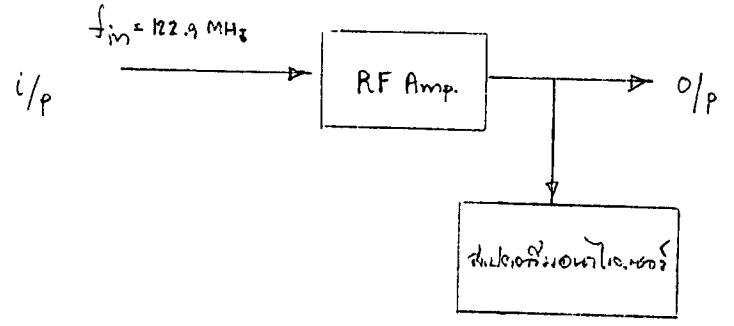
เมื่อทดลองป้อนไฟเลี้ยงให้กับวงจรในรูปที่ 3.1 แล้วใช้สเปคตรัมอนาไลเซอร์จับที่เอ้าท์พุท จะได้ผลการทดลองเป็นดังรูปที่ 4.1



รูปที่ 4.1 สเปคตรัมของ Osc.

4.2 วงจรขยายสัญญาณย่าน RF

เมื่อทำการทดลองโดยป้อนสัญญาณความถี่ 122.9 MHz ที่ระดับต่างๆกัน และวัดระดับของสัญญาณเอ้าท์พุทจาก RF Amp. โดยใช้สเปคตรัมอนาไลเซอร์ ดังรูปที่ 4.2



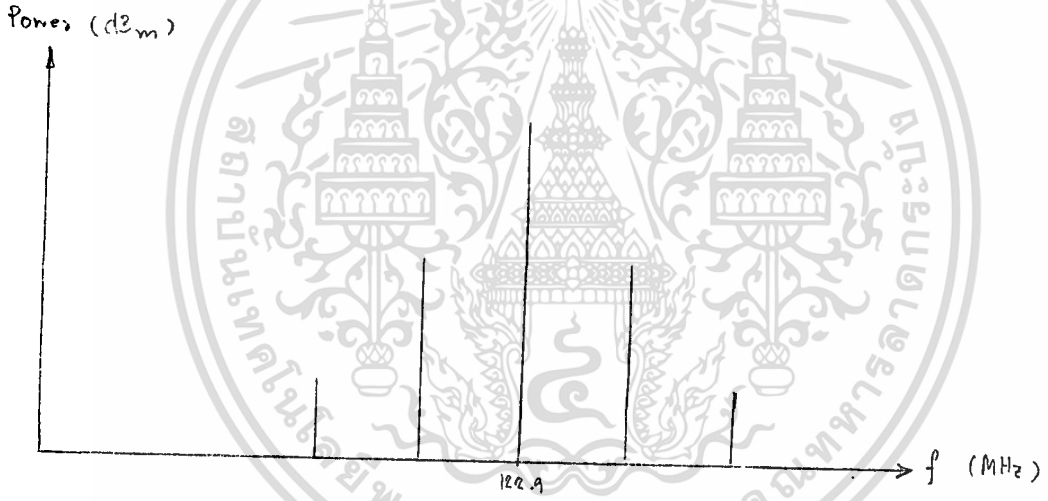
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.2 การทดลองหาเกนของ RF Amp

ผลการทดลอง

ระดับสัญญาณอินพุท (dB_m)	ระดับสัญญาณเอ้าท์พุท (dB_m)
-60	-49
-50	-39
-40	-29
-30	-19.5
-20	-9.5
-10	-9.5

สเปคตรัมของสัญญาณเอ้าท์พุทเป็นดังรูปที่ 4.3

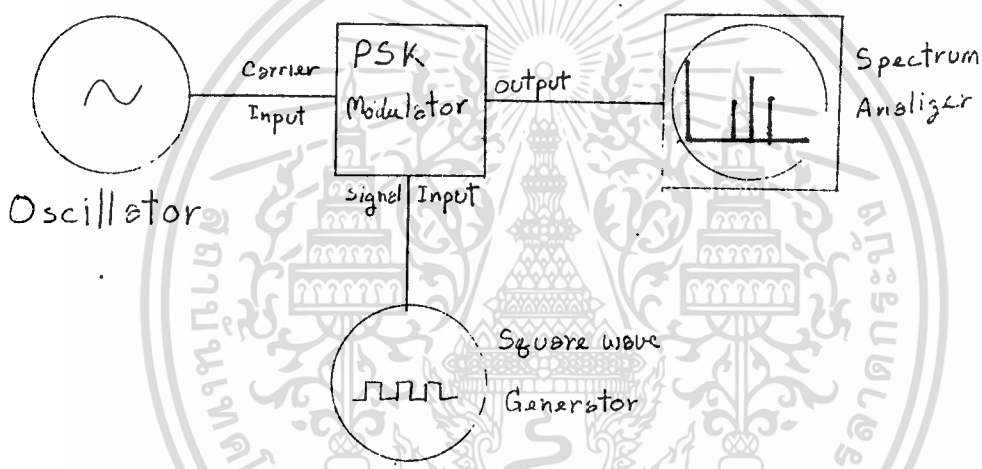


รูปที่ 4.3 สเปคตรัมของเอ้าท์พุทจาก RF Amp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองหาค่าความสูญเสียพลังงานของวงจรเฟสชิฟท์คีย์อิงมือดดูเลเตอร์

ป้อนสัญญาณคลื่นพาหะเข้าทางพอร์ทแคร์เรียอินพุท สัญญาณคลื่นสี่เหลี่ยมเข้าทางพอร์ทซิกแนลอินพุทและสัญญาณเอาท์พุทออกทางพอร์ทเอาท์พุท นำสัญญาณเอาท์พุทเข้า สเปคตรัมแอนนาไลเซอร์ (spectrum analizer) โดยกำหนดให้ สัญญาณคลื่นสี่เหลี่ยม มีความถี่คงที่ที่ 1.5 MHz แล้วให้ค่าความถี่ของคลื่นพาหะเปลี่ยนแปลงจาก 98 MHz ถึง 148 MHz โดยเพิ่มทีละ 5 MHz จดบันทึกค่าระดับสัญญาณที่ได้ ของแต่ละความถี่ โดยให้สัญญาณคลื่นพาหะมีระดับสัญญาณเท่ากับ 0 dB_m

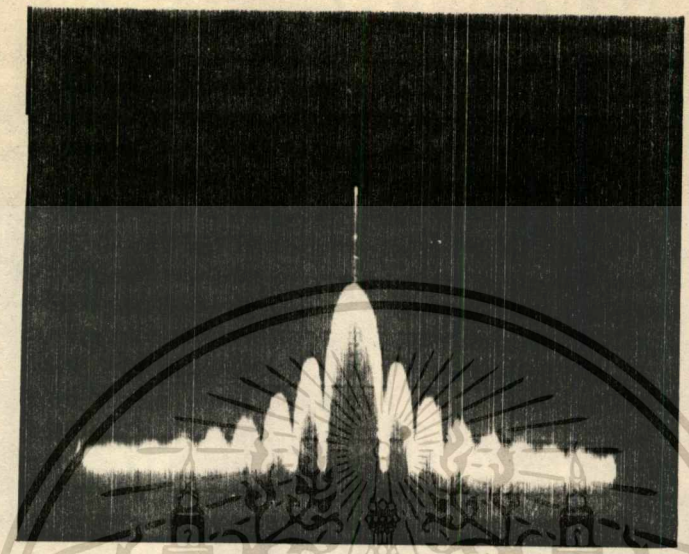


รูปที่ 4.4 การต่ออุปกรณ์ในการทดลอง

ผลการทดลอง

ความถี่ (MHz)	98	103	108	113	118	123	128	133	138	143	148
ระดับสัญญาณ (dB_m)	-8	-8	-8	-7	-7	-7	-7	-8	-8	-8	-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 พาวเวอร์สเปคตรัม(Power Spectrum)ของสัญญาณBPSK

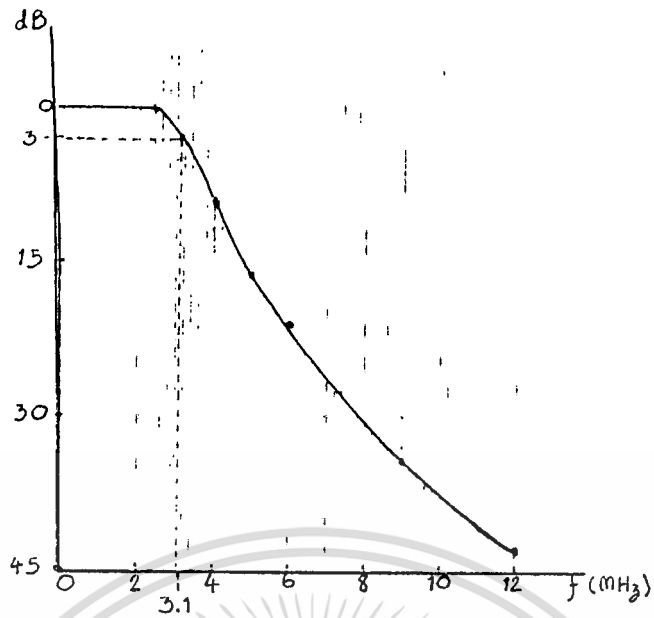
4.4 การทดลองหาคุณสมบัติของวงจรโลว์พาสฟิลเตอร์

ป้อนสัญญาณโดยใช้สวีปปิ้งเจนเนอเรเตอร์(Sweeping Generator) เข้าวงจรฟิลเตอร์ แล้วนำสัญญาณจากเอาท์พุทไปเข้าเครื่องสเปคตรัมแอนนาไลเซอร์ สังเกตุพาวเวอร์สเปคตรัมของสัญญาณ บันทึกผล

ผลการทดลอง

ความถี่(MHz)	การลดทอน(dB)
Ø-2.38	Ø
3.1	3
4	9
5	16
6	21
9	34
12	43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 คุณสมบัติของวงจรโลว์พาสฟิลเตอร์

4.5 การทดลองหาอัตราขยายของ IF Amp.

ป้อนสัญญาณ BPSK ที่ความถี่ 10.7 MHz เข้า IF Amp. ด้วยระดับของอินพุทต่างๆกัน จากน้อยไปมาก แล้วทำการบันทึกผลของระดับสัญญาณเอ้าท์พุท โดยใช้สเปคตรัมอนาไลเซอร์

ผลการทดลอง

ระดับของสัญญาณอินพุท(dB_m)	ระดับของสัญญาณเอ้าท์พุท(dB_m)
-90	-54
-80	-44
-70	-34
-60	-24
-50	-14
-40	-4
-37	-2
-36	-2
-35	-2

จะเห็นว่า IF Amp. นี้มีเกน 36 dB_m ที่ระดับอินพุท -90 ถึง -37 dB_m เมื่อระดับอินพุทมากกว่านี้ Amp. จะแซทจูเลท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 การทดลองวงจร VCO

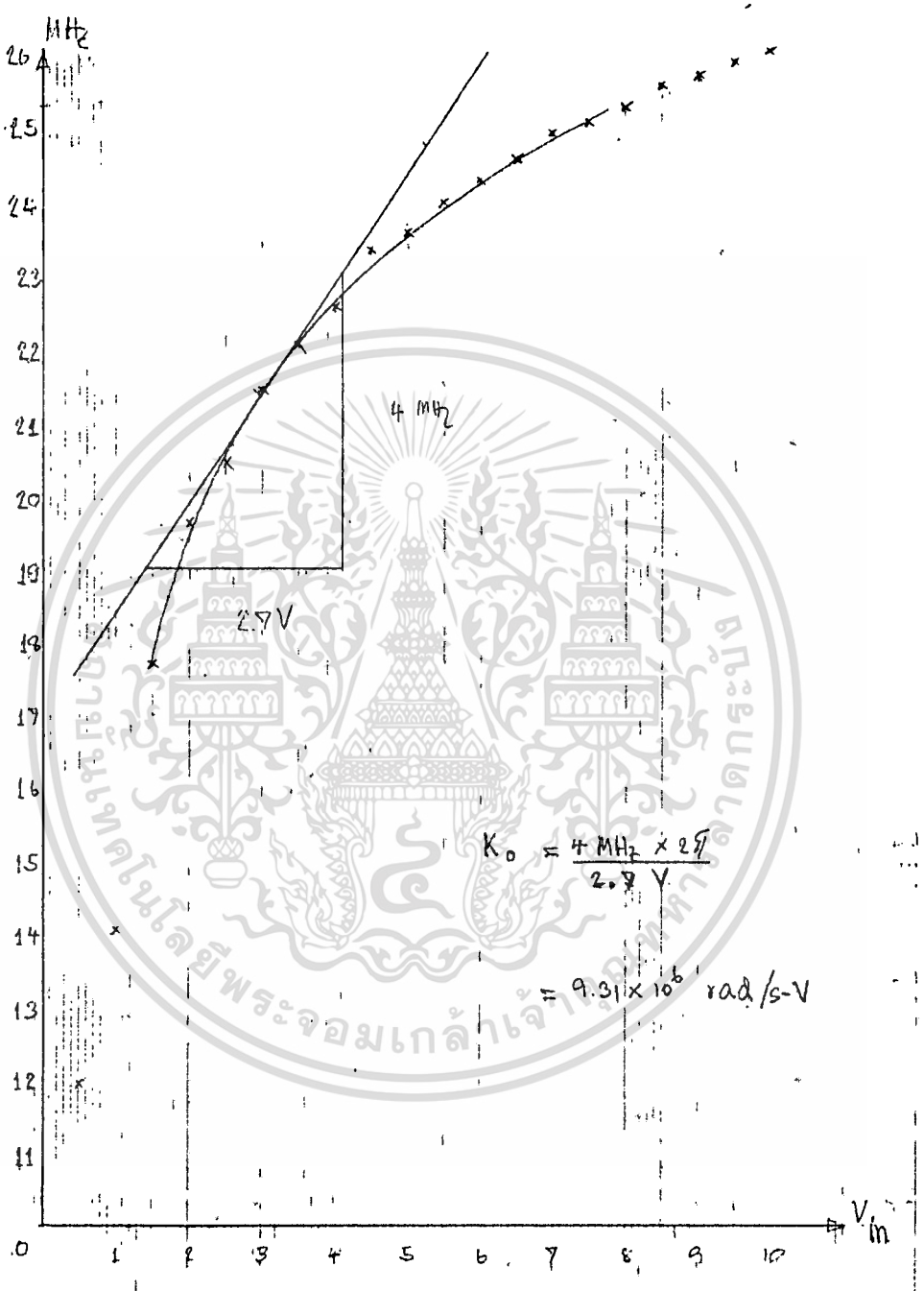
ทดลองป้อน V_{in} ค่าต่างๆ แล้วบันทึกความถี่เอ้าท์พุท f_{out} ที่ค่า V_{in} นั้นๆ จากนั้นนำผลไปเขียนกราฟความสัมพันธ์ระหว่าง V_{in} กับ f_{out}

ผลการทดลอง

V_{in} (V)	f_{out} (MHz)
1.0	14.09
1.5	17.70
2.0	19.60
2.5	20.4143
3.0	21.414
3.5	22.009
4.0	22.66
4.5	23.33
5.0	23.5287
5.5	23.9575
6.0	24.2708
6.5	24.5706
7.0	24.9
7.5	25.06
8.0	25.2338
8.5	25.5160
9.0	25.8792
9.5	25.89
10.0	26.0

เขียนกราฟได้ดังรูปที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

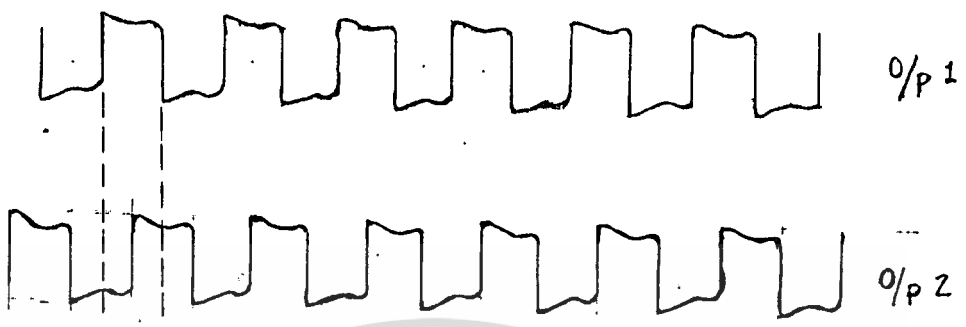


รูปที่ 4.7 กราฟแสดงความสัมพันธ์ระหว่าง f_{out} กับ V_{in}

4.7 การทดลองเฟสชิฟท์ 90°

เมื่อป้อนสัญญาณรูปคลื่นสี่เหลี่ยม ความถี่ 21.4 MHz จาก VCO ให้กับวงจรในรูปที่ 3.11 จะได้ผลดังรูปที่ 4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงการเปรียบเทียบเฟสของสัญญาณเอ้าท์พุท 2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และสรุป

จากการศึกษา ออกแบบ และทดลองสร้างส่วนต่างๆ ของระบบดิจิตอลไมโครเวฟขึ้นมาเพื่อทดสอบระบบตามแนวความคิดที่ได้ออกแบบไว้ พอจะสรุปได้ดังนี้

ทางด้านเครื่องส่ง วงจรต่างๆ ทางด้านเครื่องส่งของระบบสามารถที่จะออกแบบสร้าง ทำการทดลอง และปรับปรุงจนให้ผลเป็นที่น่าพอใจ สำหรับปัญหาและอุปสรรคต่างๆ ที่พบในการสร้างเครื่องส่ง ได้แก่ วงจรกำเนิดสัญญาณไซน์เวฟที่ในตอนแรกใช้ทรานซิสเตอร์ แต่พบกับปัญหาเรื่องเสถียรภาพของความถี่ และเอ้าท์พุทพาวเวอร์ต่ำ จึงได้เปลี่ยนมาใช้ ไอซี MC 1648 ซึ่งเป็นอุปกรณ์ที่มีความแน่นอนสูง และให้เอ้าท์พุทพาวเวอร์มากกว่า ก็สามารถแก้ปัญหานี้ไปได้ ในส่วนของการสร้าง BPSK มอดดูเลเตอร์ จะมีอุปสรรคเกี่ยวกับการทำให้มอดดูเลเตอร์สมมาตรกันทั้งสองซีกและการสูญเสียของตัวมอดดูเลเตอร์มีมาก จึงได้เปลี่ยนมาใช้ไดโอดที่มีคุณภาพดี และพันขดลวดบนแกนทอรอยด์ให้สมมาตรกันโดยการให้ขดลวดตีเกลียวกันไป ทำให้การสูญเสียน้อยลงไปมาก สำหรับวงจรขยายสัญญาณย่าน RF นั้นตอนแรกมีเกนต่ำ จึงทำการปรับอิมพีแดนซ์แม็ทช์ซึ่งทางด้านอินพุทและเอ้าท์พุท ทำให้มีเกนเพิ่มขึ้น แต่ผลอันนี้ยังไม่ดีนัก เมื่อประกอบทุก ๆ ส่วนของเครื่องส่งและทำการทดลองส่งที่ความถี่ไมโครเวฟได้ผลดีพอสมควร

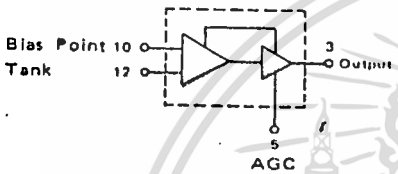
ทางด้านเครื่องรับ วงจรขยายสัญญาณย่าน IF ยังมีเกนไม่มากนัก วงจรด้านเครื่องรับมีปัญหาเกี่ยวกับสัญญาณรบกวนมาก จะต้องกำจัดสัญญาณรบกวนนี้ออกไปให้มากที่สุดเพื่อให้ระบบดีขึ้น การซินโครไนเซชั่นของพาหะเป็นปัญหาใหญ่ของเครื่องรับ เนื่องจากเป็นลูปใหญ่มีวงจรหลายๆวงจรประกอบกันอยู่ การที่จะทำให้ลูปเข้าล็อคจึงเป็นเรื่องไม่ง่ายนักเพราะวงจรทุกวงจรในลูปจะต้องทำงานสอดคล้องกัน มิกซ์เซอร์ที่อยู่ในลูปทั้งสามตัวจะต้องมีระดับสัญญาณของอินพุททั้งสองตัวพอเหมาะจึงจะทำงานได้ดี VCO ที่ทดลองสร้างขึ้นมานั้นมีค่า K_o ค่อนข้างสูงและเสถียรภาพของความถี่พอใช้ได้ วงจรชิฟท์เฟส 90° ที่ออกแบบสามารถทำงานได้ดีเป็นที่น่าพอใจ สำหรับลูปฟิลเตอร์ยังทำงานได้ไม่ดีนัก ทำให้เครื่องรับทำงานได้ไม่ดีเท่าที่ควร คือยังมีความผิดพลาดเกิดขึ้นมาก

ผู้จัดทำหวังว่าปริญญานิพนธ์นี้คงเป็นประโยชน์ไม่มากก็น้อยสำหรับการพัฒนาโครงงานเรื่องดิจิตอลไมโครเวฟต่อไป สำหรับแนวทางในการพัฒนาผู้จัดทำเห็นว่าควรจะทดลองกับข้อมูลที่มีความเร็วของการส่งต่ำๆให้ได้ผลดีก่อนแล้วจึงค่อยพัฒนาต่อไป

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1648/MC1648M

VOLTAGE-CONTROLLED OSCILLATOR



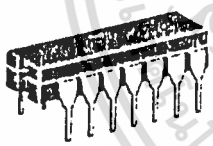
- Input Capacitance = 6 pF (typ)
- Maximum Series Resistance for L (External Inductance) = 50 Ω typ
- Power Dissipation = 150 mW typ/pkg (+5.0 Vdc Supply)
- Maximum Output Frequency = 225 MHz typ

The MC1648 requires an external parallel tank circuit consisting of the inductor (L) and capacitor (C).

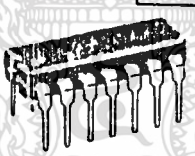
A varactor diode may be incorporated into the tank circuit to provide a voltage variable input for the oscillator (VCO). The MC1648 was designed for use in the Motorola Phase Locked Loop shown in Figure 9. This device may also be used in many other applications requiring a fixed or variable frequency clock source of high spectral purity. (See Figure 2.)

The MC1648 may be operated from a +5.0 Vdc supply or a −5.2 Vdc supply, depending upon system requirements.

Supply Voltage	Gnd Pins	Supply Pins
+5.0 Vdc	7, 8	1, 14
−5.2 Vdc	1, 14	7, 8



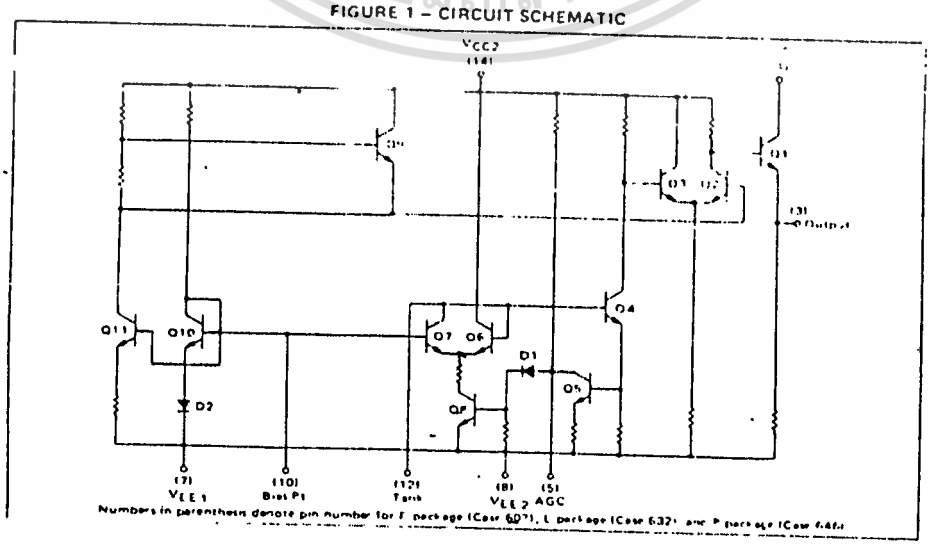
L SUFFIX
CERAMIC PACKAGE
CASE 632



P SUFFIX
PLASTIC PACKAGE
CASE 646

F SUFFIX
CERAMIC PACKAGE
CASE 607

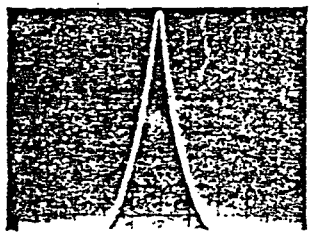
FIGURE 1 – CIRCUIT SCHEMATIC



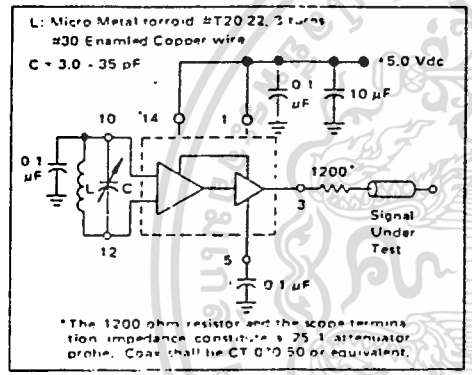
Numbers in parenthesis denote pin number for F package (Case 607), L package (Case 632), and P package (Case 646).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 2 – SPECTRAL PURITY OF SIGNAL AT OUTPUT



B.W. = 10 kHz
Center Frequency = 100 MHz
Scan Width = 50 kHz/div
Vertical Scale = 10 dB/div



*The 1200 ohm resistor and the scope termination impedance constitute a 25:1 attenuator probe. Coax shall be CT 070-50 or equivalent.

@ Test Temperature	TEST VOLTAGE/CURRENT VALUES (Volts)* V_{IHmax}	V_{ILmin}	V_{CC}	mAdc I_L
MC1648				
-30°C	+2.00	+1.50	5.0	-5.0
+25°C	+1.85	+1.35	5.0	-5.0
+85°C	+1.70	+1.20	5.0	-5.0
MC1648M				
-55°C	+2.07	+1.57	5.0	-5.0
+25°C	+1.85	+1.35	5.0	-5.0
+125°C	+1.60	+1.10	5.0	-5.0

ELECTRICAL CHARACTERISTICS

Supply Voltage = +5.0 Volts

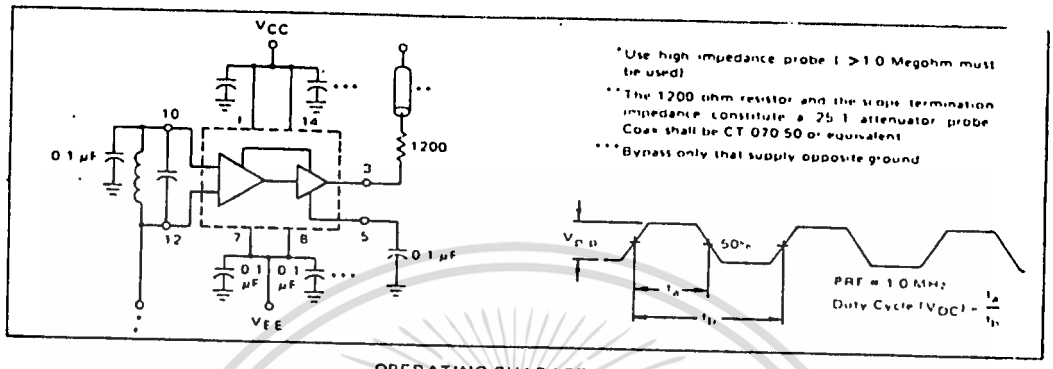
Characteristic	Symbol	-55°C Min	-55°C Max	-30°C Min	-30°C Max	+25°C Min	+25°C Max	+85°C Min	+85°C Max	+125°C Min	+125°C Max	Unit	Conditions
Power Supply Drain Current	I_E	–	–	–	–	–	41	–	–	–	–	mAdc	Inputs and outputs open.
Logic "1" Output Voltage	V_{OH}	3.92	4.13	3.955	4.185	4.04	4.25	4.11	4.36	4.16	4.40	Vdc	V_{ILmin} to Pin 12, I_L @ Pin 3.
Logic "0" Output Voltage	V_{OL}	3.13	3.38	3.16	3.40	3.20	3.43	3.22	3.475	3.23	3.51	Vdc	V_{IHmax} to Pin 12, I_L @ Pin 3.
Bias Voltage	V_{Bias}*	1.67	1.97	1.69	1.90	1.45	1.75	1.30	1.60	1.20	1.50	Vdc	V_{ILmin} to Pin 12.

Characteristic	Symbol	-55°C Min	-55°C Typ	-55°C Max	-30°C Min	-30°C Typ	-30°C Max	+25°C Min	+25°C Typ	+25°C Max	+85°C Min	+85°C Typ	+85°C Max	+125°C Min	+125°C Typ	+125°C Max	Unit	Conditions
Peak-to-Peak Tank Voltage	V_{p-p}	–	–	–	–	–	–	–	400	–	–	–	–	–	–	–	mV	See Figure 3.
Output Duty Cycle	V_{DC}	–	–	–	–	–	–	–	50	–	–	–	–	–	–	–	%	
Oscillation Frequency	f_{max}**	–	225	–		225	–	200	225	–	–	225	–	–	225	–	MHz	

*This measurement guarantees the dc potential at the bias point for purposes of incorporating a varactor tuning diode at this point.

**Frequency variation over temperature is a direct function of the $\Delta C/\Delta$ Temperature and $\Delta L/\Delta$ Temperature.

FIGURE 3 – TEST CIRCUIT AND WAVEFORMS



OPERATING CHARACTERISTICS

Figure 1 illustrates the circuit schematic for the MC1648. The oscillator incorporates positive feedback by coupling the base of transistor Q6 to the collector of Q7. An automatic gain control (AGC) is incorporated to limit the current through the emitter-coupled pair of transistors (Q7 and Q6) and allow optimum frequency response of the oscillator.

In order to maintain the high Q of the oscillator, and provide high spectral purity at the output, transistor Q4 is used to translate the oscillator signal to the output differential pair Q2 and Q3. Q2 and Q3, in conjunction with output transistor Q1, provides a highly buffered output which produces a square wave. Transistors Q9 and Q11 provide the bias drive for the oscillator and output buffer. Figure 2 indicates the high spectral purity of the oscillator output (pin 3).

When operating the oscillator in the voltage controlled mode (Figure 4), it should be noted that the cathode of the varactor diode (D) should be biased at least 2 V_{BE} above V_{EE} ($\approx$1.4 V for positive supply operation).

When the MC1648 is used with a constant dc voltage to the varactor diode, the output frequency will vary slightly because of internal noise. This variation is plotted versus operating frequency in Figure 5.

FIGURE 4 – THE MC1648 OPERATING IN THE VOLTAGE CONTROLLED MODE

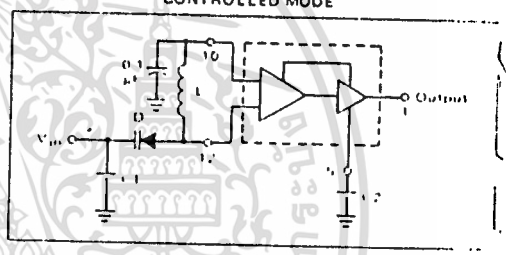
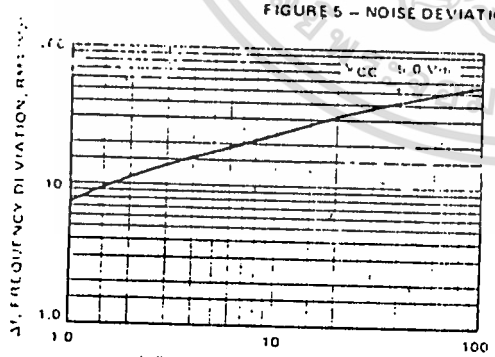
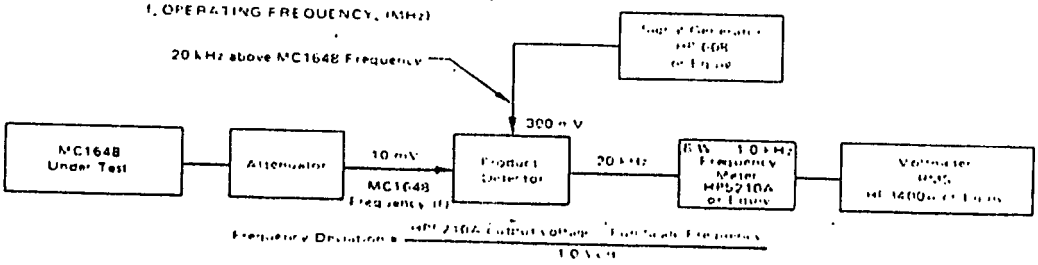


FIGURE 5 – NOISE DEVIATION TEST CIRCUIT AND WAVEFORM



Oscillator Component Values (Circuit of Figure 4)

f MHz	D	L μH
[illegible]	[illegible] 5115	100
10-60	MV2115	2.5
60-100	MV2106	0.15



NOTE Any frequency deviation caused by the signal generator and MC1648 power supply should be determined and minimized prior to testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSFER CHARACTERISTICS IN THE VOLTAGE CONTROLLED MODE
USING EXTERNAL VARACTOR DIODE AND COIL. $T_A = 25^oC$

FIGURE 6

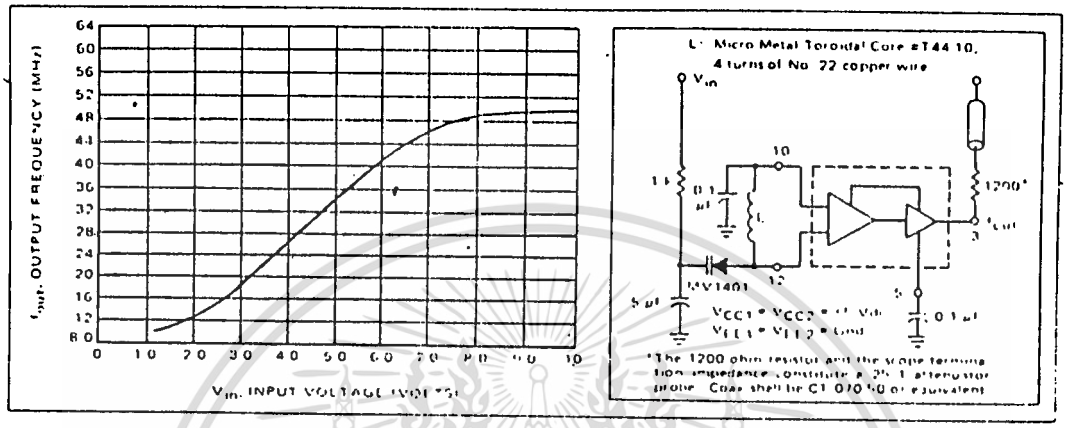


FIGURE 7

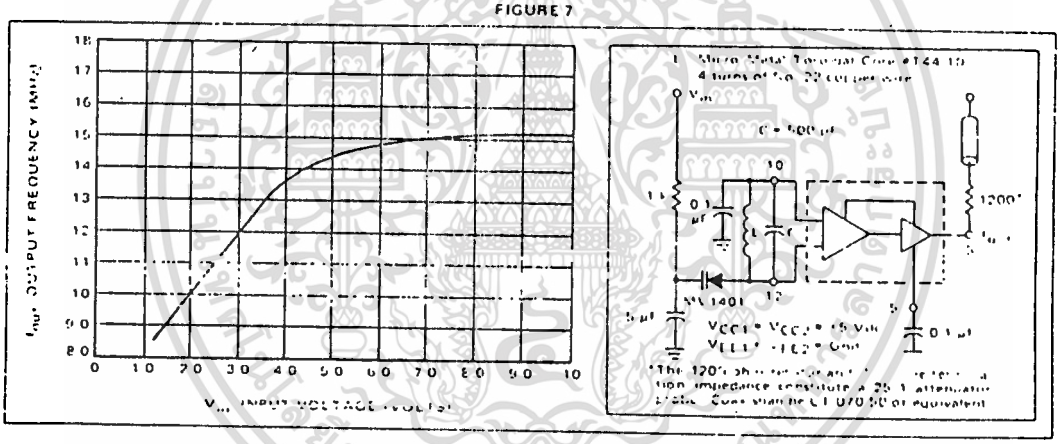
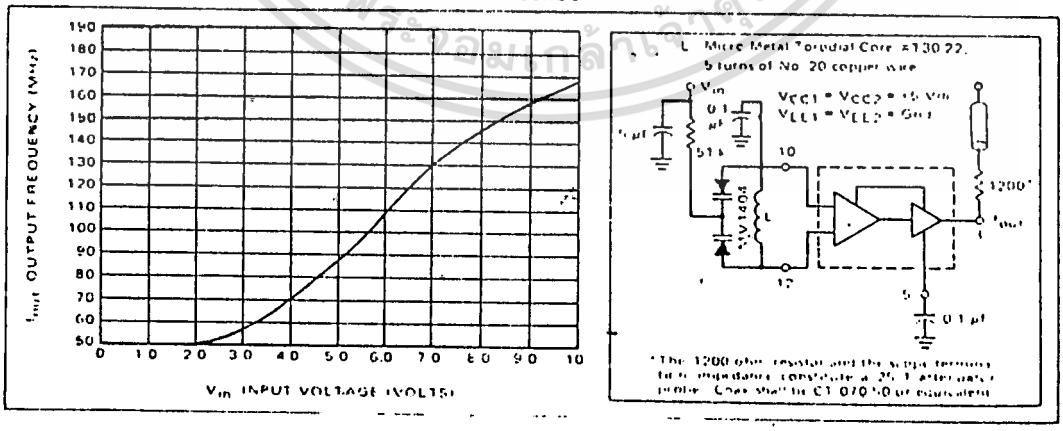


FIGURE 8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical transfer characteristics for the oscillator in the voltage controlled mode are shown in Figures 6, 7, and 8. Figures 6 and 8 show transfer characteristics employing only the capacitance of the varactor diode (plus the input capacitance of the oscillator, 6 pF typical). Figure 7 illustrates the oscillator operating in a voltage controlled mode with the output frequency range limited. This is achieved by adding a capacitor in parallel with the tank circuit as shown. The 1 kΩ resistor in Figures 6 and 7 is used to protect the varactor diode during testing. It is not necessary as long as the dc input voltage does not cause the diode to become forward biased. The larger-valued resistor (51 kΩ) in Figure 8 is required to provide isolation for the high-impedance junctions of the two varactor diodes.

The tuning range of the oscillator in the voltage controlled mode may be calculated as:

$$\frac{f_{max}}{f_{min}} = \frac{\sqrt{C_D(max) + C_S}}{\sqrt{C_D(min) + C_S}}$$

where $f_{min} = \frac{1}{2\pi\sqrt{L(C_D(max) + C_S)}}$

C_S = shunt capacitance (input plus external capacitance),

C_D = varactor capacitance as a function of bias voltage.

Good RF and low-frequency bypassing is necessary on the power supply pins. (See Figure 2.)

Capacitors (C1 and C2 of Figure 4) should be used to bypass the AGC point and the VCO input (varactor diode), guaranteeing only dc levels at these points.

For output frequency operation between 1 MHz and 50 MHz a 0.1 μF capacitor is sufficient for C1 and C2. At higher frequencies, smaller values of capacitance should be used; at lower frequencies, larger values of capacitance. At high frequencies the value of bypass capacitors depends directly upon the physical layout of the system. All bypassing should be as close to the package pins as possible to minimize unwanted lead inductance.

The peak-to-peak swing of the tank circuit is set internally by the AGC circuitry. Since voltage swing of the tank circuit provides the drive for the output buffer, the AGC potential directly affects the output waveform. If it is desired to have a sine wave at the output of the MC1648, a series resistor is tied from the AGC point to the most negative power potential (ground if +5.0 volt supply is used, −5.2 volts if a negative supply is used) as shown in Figure 10.

At frequencies above 100 MHz typ, it may be desirable to increase the tank circuit peak to peak voltage in order to shape the signal at the output of the MC1648. This is accomplished by tying a series resistor (1 kΩ minimum) from the AGC to the most positive power potential (+5.0 volts if a +5.0 volt supply is used, ground if a −5.2 volt supply is used). Figure 11 illustrates this principle.

APPLICATIONS INFORMATION

The phase locked loop shown in Figure 9 illustrates the use of the MC1648 as a voltage controlled oscillator. The figure illustrates a frequency synthesizer useful in tuners for FM broadcast, general aviation, maritime and landmobile communications, amateur and CB receivers. The system operates from a single +5.0 Vdc supply, and requires no internal translations, since all components are compatible.

Frequency generation of this type offers the advantages of single crystal operation, simple channel selection, and elimination of special circuitry to prevent harmonic lockup. Additional features include dc digital switching (preferable over RF switching with a multiple crystal system), and a broad range of tuning (up to 150 MHz, the range being set by the varactor diode).

The output frequency of the synthesizer loop is determined by the reference frequency and the number programmed at the programmable counter; $f_{out} = Nf_{ref}$. The channel spacing is equal to frequency (f_{ref}).

For additional information on applications and designs for phase locked loops and digital frequency synthesizers, see Motorola Application Notes AN 532A, AN 535, AN 553, AN 564 or AN594.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 9 – TYPICAL FREQUENCY SYNTHESIZER APPLICATION

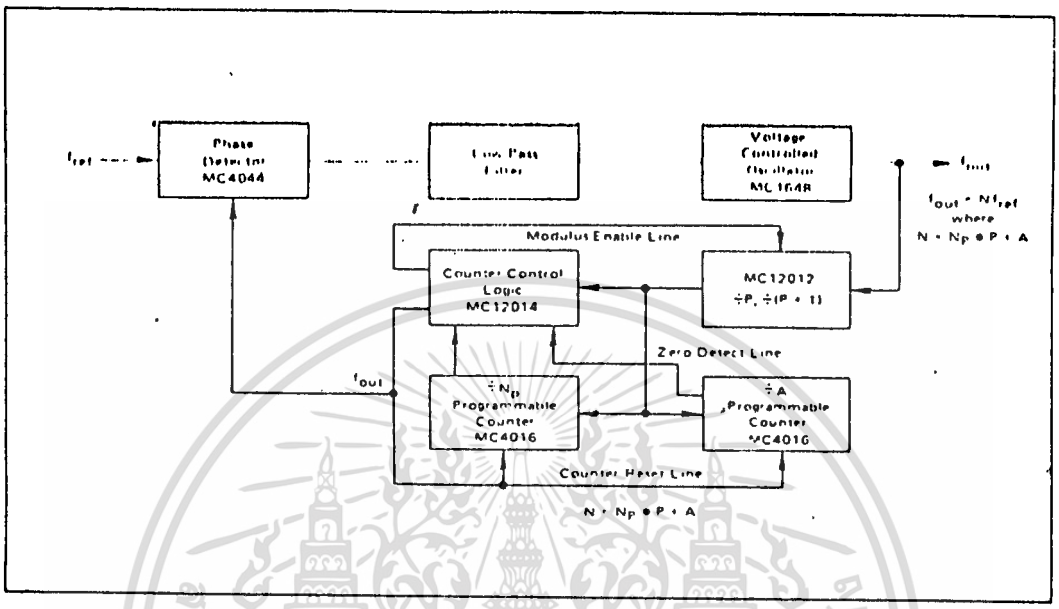


Figure 10 shows the MC1648 in the variable frequency mode operating from a +5.0 Vdc supply. To obtain a sine wave at the output, a resistor is added from the AGC circuit (pin 5) to V_{EE}.

Figure 11 shows the MC1648 in the variable frequency mode operating from a +5.0 Vdc supply. To extend the useful range of the device (maintain a square wave output above 175 MHz), a resistor is added to the AGC circuit at pin 5 (1 k-ohm minimum).

Figure 12 shows the MC1648 operating from +5.0 Vdc and +9.0 Vdc power supplies. This permits a higher voltage swing and higher output power than is possible from the MECL output (pin 3). Plots of output power versus total collector load resistance at pin 1 are given in Figures 13 and 14 for 100 MHz and 10 MHz operation. The total collector load includes R in parallel with Rp of L1 and C1 at resonance. The optimum value for R at 100 MHz is approximately 850 ohms.

FIGURE 10 – METHOD OF OBTAINING A SINE-WAVE OUTPUT

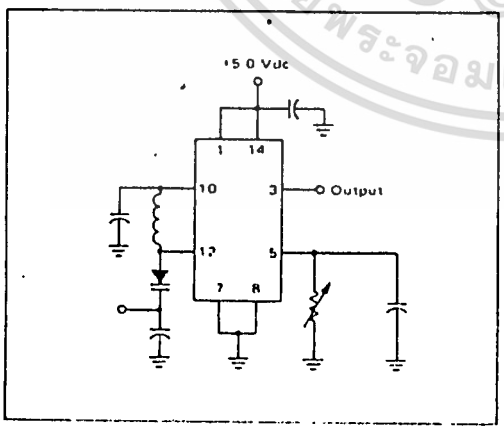
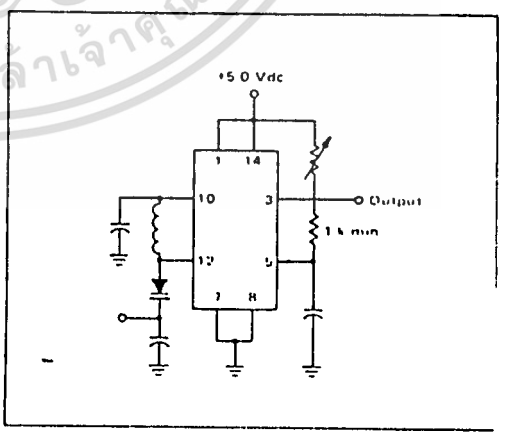


FIGURE 11 – METHOD OF EXTENDING THE USEFUL RANGE OF THE MC1648 (SQUARE WAVE OUTPUT)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

MC1350P

IF AMPLIFIER

SILICON MONOLITHIC
INTEGRATED CIRCUIT

MONOLITHIC IF AMPLIFIER

. . . an integrated circuit featuring wide range AGC for use as an IF amplifier in radio and TV over the temperature range 0 to +75°C. The MC1352 is similar in design but has a keyed-AGC amplifier as an integral part of the same chip.

- Power Gain — 50 dB Typ at 45 MHz
  — 48 dB Typ at 58 MHz
- AGC Range — 60 dB Min, dc to 45 MHz
- Nearly Constant Input and Output Admittance Over the Entire AGC Range
- Y_{21} Constant (−3.0 dB) to 90 MHz
- Low Reverse Transfer Admittance — << 1.0 μmho Typ
- 12-Volt Operation, Single-Polarity Power Supply

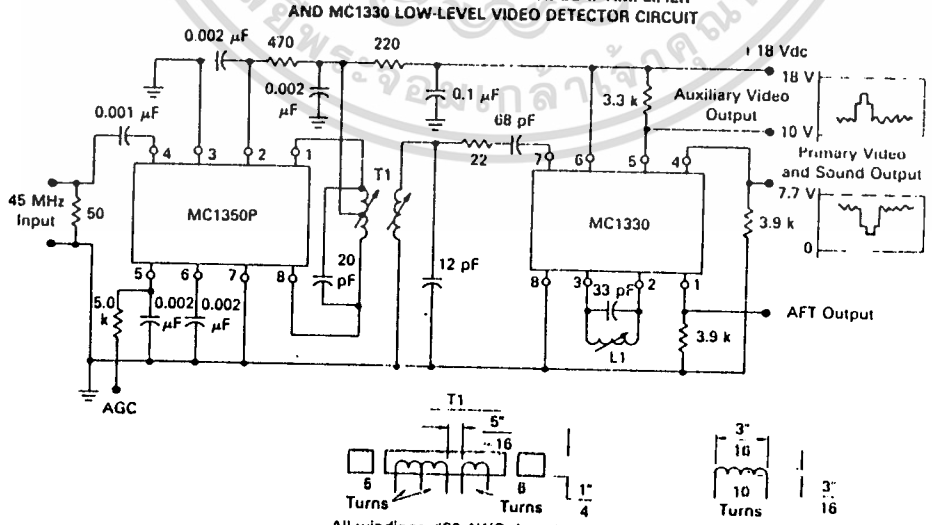
P1 SUFFIX
PLASTIC
PACKAGE
CASE 626-04

D SUFFIX
PLASTIC PACKAGE
CASE 751-01
SO-8

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Power Supply Voltage	V^+	+18	Vdc
Output Supply Voltage	V_1, V_8	+18	Vdc
AGC Supply Voltage	V_{AGC}	V^+	Vdc
Differential Input Voltage	V_{in}	5.0	Vdc
Power Dissipation (Package Limitation) Plastic Package Derate above 25°C	P_D	 625 5.0	 mW mW/°C
Operating Temperature Range	T_A	0 to +75	°C

FIGURE 1 — TYPICAL MC1350 VIDEO IF AMPLIFIER AND MC1330 LOW-LEVEL VIDEO DETECTOR CIRCUIT



All windings #30 AWG tinned nylon acetate wire tuned with Carbonyl E or J slugs.

L1 wound with #26 AWG tinned nylon acetate wire tuned by distorting winding.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (V = + 12 Vdc; T_A = + 25 C unless otherwise noted)

Characteristic		Symbol	Min	Typ	Max	Unit
AGC Range, 45 MHz (5.0 V to 7.0 V) (Figure 1)			60	68	—	dB
Power Gain (Pin 5 grounded via a 5.1 kΩ resistor)		A_p				dB
f = 58 MHz, BW = 4.5 MHz	See Figure 6(a)		—	48	—	
f = 45 MHz, BW = 4.5 MHz	See Figure 6(a),(b)		46	50	—	
f = 10.7 MHz, BW = 350 kHz	See Figure 7		—	58	—	
f = 455 kHz, BW = 20 kHz			—	62	—	
Maximum Differential Voltage Swing		V_o				V_{p-p}
0 dB AGC			—	20	—	
−30 dB AGC			—	8.0	—	
Output Stage Current (Pins 1 and 8)		$I_1 + I_8$	—	5.6	—	mA
Total Supply Current (Pins 1, 2 and 8)		I_S	—	14	17	mAdc
Power Dissipation		P_D	—	168	204	mW

DESIGN PARAMETERS, Typical Values (V = + 12 Vdc; T_A = + 25 C unless otherwise noted)

Parameter	Symbol	Frequency				Unit
		455 kHz	10.7 MHz	45 MHz	58 MHz	
Single-Ended Input Admittance	g_{11}	0.31	0.36	0.39	0.5	mmhos
	b_{11}	0.022	0.50	2.30	2.75	
Input Admittance Variations with AGC (0 to 60 dB)	Δg_{11}	—	—	60	—	μmhos
	Δb_{11}	—	—	0	—	
Differential Output Admittance	g_{22}	4.0	4.4	30	60	μmhos
	b_{22}	3.0	110	390	510	
Output Admittance Variations with AGC (0 to 60 dB)	Δg_{22}	—	—	4.0	—	μmhos
	Δb_{22}	—	—	90	—	
Reverse Transfer Admittance (Magnitude)	$\lvert y_{12}\rvert$	<< 1.0	<< 1.0	<< 1.0	<< 1.0	μmho
Forward Transfer Admittance						
Magnitude	$\lvert y_{21}\rvert$	160	160	200	180	mmhos
Angle (0 dB AGC)	θ_{y21}	5.0	− 20	− 80	− 105	degrees
Angle (− 30 dB AGC)	θ_{y21}	− 3.0	− 18	− 69	− 90	degrees
Single-Ended Input Capacitance	C_{in}	7.2	7.2	7.4	7.6	pF
Differential Output Capacitance	C_o	1.2	1.2	1.3	1.6	pF

FIGURE 2 — TYPICAL GAIN REDUCTION
(Figures 6 and 7)

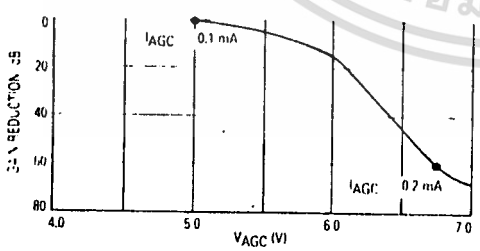
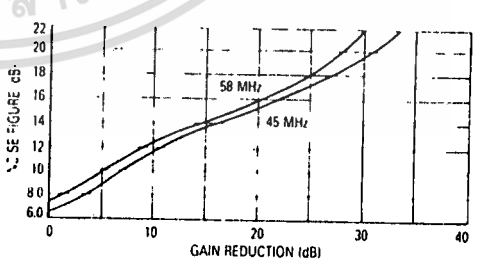


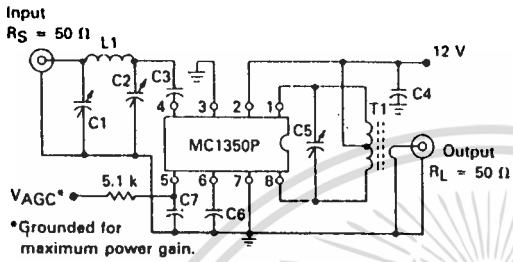
FIGURE 3 — NOISE FIGURE
(Figure 6)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL OPERATING INFORMATION (continued)

FIGURE 7 — POWER GAIN AND AGC TEST CIRCUIT
(455 kHz and 10.7 MHz)



Component	Frequency	
	455 kHz	10.7 MHz
C1	—	80–450 pF
C2	—	5.0–80 pF
C3	0.05 μF	0.001 μF
C4	0.05 μF	0.05 μF
C5	0.001 μF	36 pF
C6	0.05 μF	0.05 μF
C7	0.05 μF	0.05 μF
L1	—	4.6 μH
T1	Note 1	Note 2

Note 1. Primary: 120 μH (center-tapped)
Q_U = 140 at 455 kHz
Primary: Secondary turns ratio = 13

Note 2. Primary: 6.0 μH
Primary winding = 24 turns #36 AWG
(close-wound on 1/4" dia. form)
Core – Carbonyl E or J
Secondary winding = 1:1'2 turns #36 AWG, 1.4" dia.
(wound over center-tap)

TYPICAL CHARACTERISTICS
(V^+ = 12 V, T_A = +25°C)

FIGURE 8 — SINGLE-ENDED INPUT ADMITTANCE

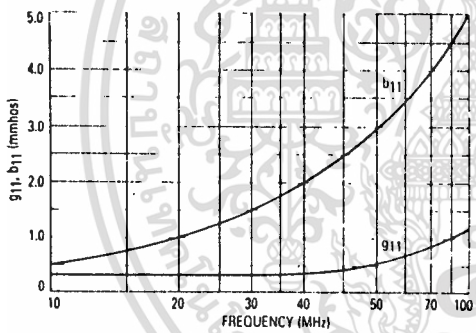


FIGURE 9 — FORWARD TRANSFER ADMITTANCE

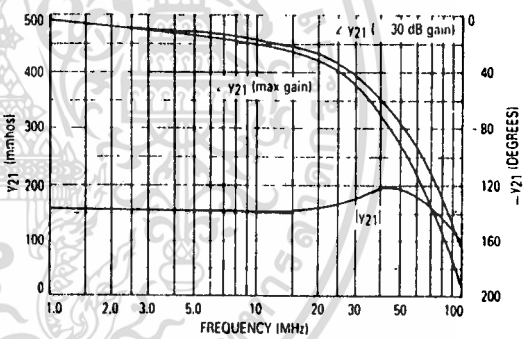


FIGURE 10 — DIFFERENTIAL OUTPUT ADMITTANCE

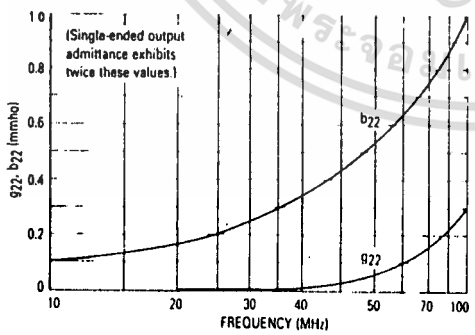
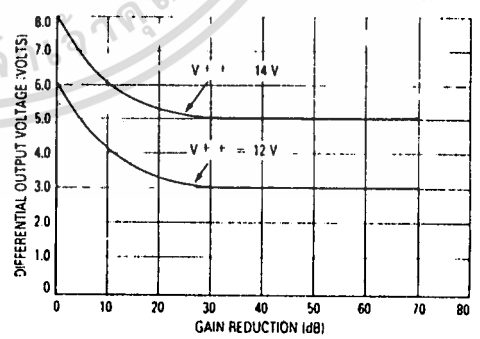


FIGURE 11 — DIFFERENTIAL OUTPUT VOLTAGE



For additional information see "A High-Performance Monolithic IF Amplifier Incorporating Electronic Gain Control," by W. R. Davis and J. E. Solomon, IEEE Journal on Solid State Circuits, December 1968.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

microCMOS

MM54HC73/MM74HC73 Dual J-K Flip-Flops with Clear

General Description

These J-K Flip-Flops utilize microCMOS Technology, 3.5 micron silicon gate P-well CMOS. They possess the high noise immunity and low power dissipation of standard CMOS integrated circuits. These devices can drive 10 LS-TTL loads.

These flip-flops are edge sensitive to the clock input and change state on the negative going transition of the clock pulse. Each one has independent, J, K, CLOCK, and CLEAR inputs and Q and $\overline{Q}$ outputs. CLEAR is independent of the clock and accomplished by a low level on the input.

The 54HC/74HC logic family is functionally as well as pin-out compatible with the standard 54LS/74LS logic family.

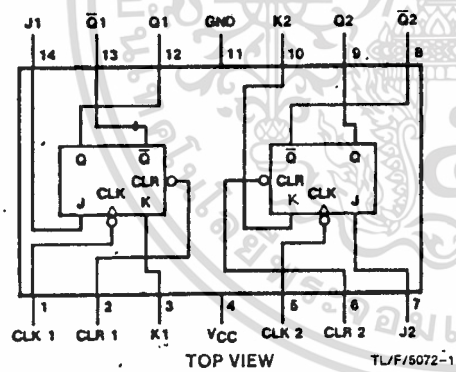
All inputs are protected from damage due to static discharge by internal diode clamps to V_{CC} and ground.

Features

- Typical propagation delay: 16 ns
- Wide operating voltage range: 2–6V
- Low input current: 1 μA maximum
- Low quiescent current: 40 μA (74HC series)
- High output drive: 10 LS-TTL loads

Connection Diagram

Dual-In-Line Package



TOP VIEW

TL/F/5072–1

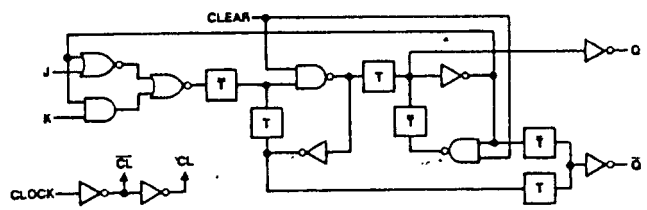
MM54HC73/MM74HC73

54HC73 (J) 74HC73 (J,N)

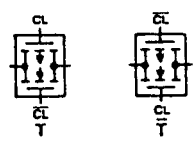
Truth Table

Inputs				Outputs	
CLR	CLK	J	K	Q	$\overline{Q}$
L	X	X	X	L	H
H	↓	L	L	Q0	$\overline{Q}$0
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	TOGGLE	
H	H	X	X	Q0	$\overline{Q}$0

Logic Diagrams



TL/F/5304–2



TL/F/5304–3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

Supply Voltage (V_{CC})	−0.5 to +7.0V
DC Input Voltage (V_{IN})	−1.5 to V_{CC}+1.5V
DC Output Voltage (V_{OUT})	−0.5 to V_{CC}+0.5V
Clamp Diode Current (I_{IK}, I_{OK})	±20 mA
DC Output Current, per pin (I_{OUT})	±25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	±50 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Power Dissipation (P_D) (Note 3)	500 mW
Lead Temperature (T_L) (Soldering 10 seconds)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage(V_{CC})	2	6	V
DC Input or Output Voltage (V_{IN},V_{OUT})	0	V_{CC}	V
Operating Temperature Range(T_A)			
MM74HC	−40	+85	°C
MM54HC	−55	+125	°C
Input Rise or Fall Times (t_r, t_f) V_{CC} = 2.0V		1000	ns
V_{CC} = 4.5V		500	ns
V_{CC} = 6.0V		400	ns

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V_{CC}	T_A = 25°C	74HC T_A = −40 to 85°C	54HC T_A = −55 to 125°C	Units
				Typ	Guaranteed Limits		
V_{IH}	Minimum High Level Input Voltage		2.0V		1.5	1.5	1.5	V
			4.5V		3.15	3.15	3.15	V
			6.0V		4.2	4.2	4.2	V
V_{IL}	Maximum Low Level Input Voltage		2.0V		0.3	0.3	0.3	V
			4.5V		0.9	0.9	0.9	V
			6.0V		1.2	1.2	1.2	V
V_{OH}	Minimum High Level Output Voltage	V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 20\ \mu A$	2.0V	2.0	1.9	1.9	1.9	V
			4.5V	4.5	4.4	4.4	4.4	V
			6.0V	6.0	5.9	5.9	5.9	V
		V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 4.0$ mA	4.5V	4.2	3.98	3.84	3.7	V
		$\|I_{OUT}\| \le 5.2$ mA	6.0V	5.7	5.48	5.34	5.2	V
V_{OL}	Maximum Low Level Output Voltage	V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 20\ \mu A$	2.0V	0	0.1	0.1	0.1	V
			4.5V	0	0.1	0.1	0.1	V
			6.0V	0	0.1	0.1	0.1	V
		V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 4.0$ mA	4.5V	0.2	0.26	0.33	0.4	V
		$\|I_{OUT}\| \le 5.2$ mA	6.0V	0.2	0.26	0.33	0.4	V
I_{IN}	Maximum Input Current	V_{IN} = V_{CC} or GND	6.0V		±0.1	±1.0	±1.0	μA
I_{CC}	Maximum Quiescent Supply Current	V_{IN} = V_{CC} or GND I_{OUT} = 0 μA	6.0V		4.0	40	80	μA

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: −12 mW/°C from 65°C to 85°C; ceramic "J" package: −12 mW/°C from 100°C to 125°C.

Note 4: For a power supply of 5V ±10% the worst case output voltages (V_{OH}, and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at V_{CC} = 5.5V and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IN}, I_{CC}, and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

microCMOS

MM54HC04/MM74HC04 Hex Inverter

General Description

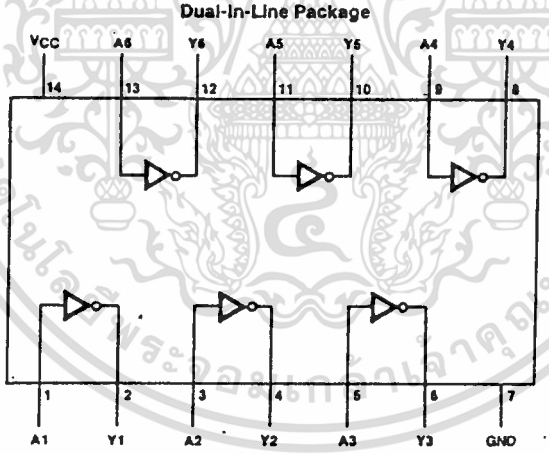
These Inverters utilize microCMOS Technology, 3.5 micron silicon gate P-well CMOS, to achieve operating speeds similar to LS-TTL gates with the low power consumption of standard CMOS integrated circuits.

The MM54HC04/MM74HC04 is a triple buffered inverter. It has high noise immunity and the ability to drive 10 LS-TTL loads. The 54HC/74HC logic family is functionally as well as pin-out compatible with the standard 54LS/74LS logic family. All inputs are protected from damage due to static discharge by internal diode clamps to V_{CC} and ground.

Features

- Typical propagation delay: 8 ns
- Fan out of 10 LS-TTL loads
- Quiescent power consumption: 10 μW maximum at room temperature
- Typical input current: 10^{-5} μA

Connection Diagram



TOP VIEW

MM54HC04/MM74HC04

54HC04 (J) 74HC04 (J,N)

Logic Diagram

1 of 6 Inverters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

Supply Voltage (V_{CC})	−0.5 to +7.0V
DC Input Voltage (V_{IN})	−1.5 to V_{CC} +1.5V
DC Output Voltage (V_{OUT})	−0.5 to V_{CC} +0.5V
Clamp Diode Current (I_{IK}, I_{OK})	±20 mA
DC Output Current, per pin (I_{OUT})	±25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	±50 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Power Dissipation (P_D) (Note 3)	500 mW
Lead Temperature (T_L) (Soldering 10 seconds)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage(V_{CC})	2	6	V
DC Input or Output Voltage (V_{IN},V_{OUT})	0	V_{CC}	V
Operating Temperature Range(T_A)			
MM74HC	−40	+85	°C
MM54HC	−55	+125	°C
Input Rise or Fall Times (t_r, t_f) V_{CC} = 2.0V		1000	ns
V_{CC} = 4.5V		500	ns
V_{CC} = 6.0V		400	ns

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V_{CC}	T_A = 25°C	74HC T_A = −40 to 85°C	54HC T_A = −55 to 125°C	Units
				Typ	Guaranteed Limits		
V_{IH}	Minimum High Level Input Voltage		2.0V		1.5	1.5	V
			4.5V		3.15	3.15	V
			6.0V		4.2	4.2	V
V_{IL}	Maximum Low Level Input Voltage		2.0V		0.3	0.3	V
			4.5V		0.9	0.9	V
			6.0V		1.2	1.2	V
V_{OH}	Minimum High Level Output Voltage	V_{IN} = V_{IL} $\lvert I_{OUT}\rvert \le 20\ \mu A$	2.0V	2.0	1.9	1.9	V
			4.5V	4.5	4.4	4.4	V
			6.0V	6.0	5.9	5.9	V
		V_{IN} = V_{IL} $\lvert I_{OUT}\rvert \le 4.0$ mA	4.5V	4.2	3.98	3.84	3.7 V
		$\lvert I_{OUT}\rvert \le 5.2$ mA	6.0V	5.7	5.48	5.34	5.2 V
V_{OL}	Maximum Low Level Output Voltage	V_{IN} = V_{IH} $\lvert I_{OUT}\rvert \le 20\ \mu A$	2.0V	0	0.1	0.1	V
			4.5V	0	0.1	0.1	V
			6.0V	0	0.1	0.1	V
		V_{IN} = V_{IH} $\lvert I_{OUT}\rvert \le 4.0$ mA	4.5V	0.2	0.26	0.33	0.4 V
		$\lvert I_{OUT}\rvert \le 5.2$ mA	6.0V	0.2	0.26	0.33	0.4 V
I_{IN}	Maximum Input Current	V_{IN} = V_{CC} or GND	6.0V		±0.1	±1.0	±1.0 μA
I_{CC}	Maximum Quiescent Supply Current	V_{IN} = V_{CC} or GND I_{OUT} = 0 μA	6.0V		2.0	20	40 μA

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: −12 mW/°C from 65°C to 85°C; ceramic "J" package: −12 mW/°C from 100°C to 125°C.

Note 4: For a power supply of 5V ±10% the worst case output voltages (V_{OH}, and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at V_{CC} = 5.5V and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IN}, I_{CC}, and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORDERING INFORMATION

Device	Temperature Range	Package
MC1496D	0°C to +70°C	SO-14
MC1496G	0°C to +70°C	Metal Can
MC1496L	0°C to +70°C	Ceramic DIP
MC1496P	0°C to +70°C	Plastic DIP
MC1596G	−55°C to +125°C	Metal Can
MC1596L	−55°C to +125°C	Ceramic DIP

MC1496
MC1596

Specifications and Applications Information

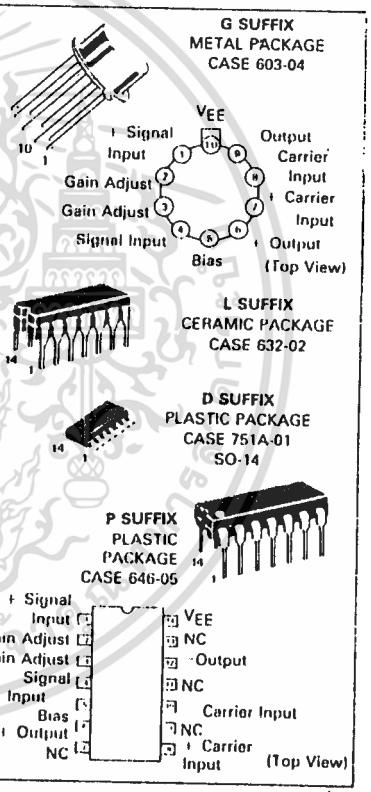
BALANCED MODULATOR - DEMODULATOR

designed for use where the output voltage is a product of an input voltage (signal) and a switching function (carrier). Typical applications include suppressed carrier and amplitude modulation, synchronous detection, FM detection, phase detection, and chopper applications. See Motorola Application Note AN-531 for additional design information.

- Excellent Carrier Suppression — 65 dB typ @ 0.5 MHz; 50 dB typ @ 10 MHz
- Adjustable Gain and Signal Handling
- Balanced Inputs and Outputs
- High Common Mode Rejection — 85 dB typ

BALANCED MODULATOR — DEMODULATOR

SILICON MONOLITHIC INTEGRATED CIRCUIT



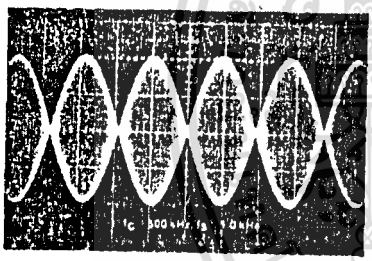


FIGURE 1
SUPPRESSED-CARRIER
OUTPUT WAVEFORM

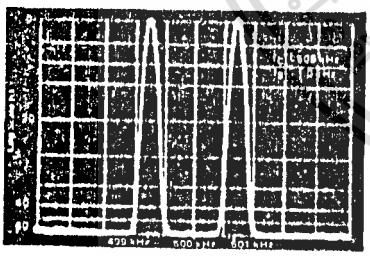


FIGURE 2
SUPPRESSED CARRIER
SPECTRUM

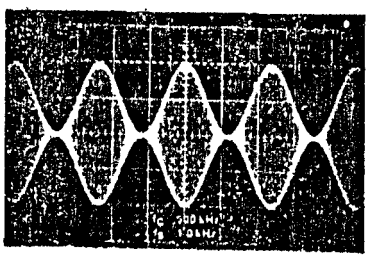
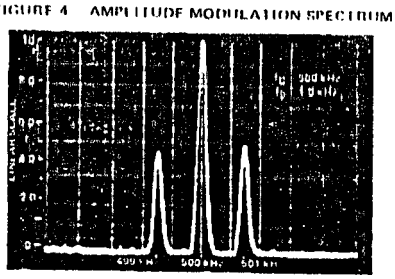


FIGURE 3 –
AMPLITUDE-MODULATION
OUTPUT WAVEFORM

FIGURE 4 – AMPLITUDE MODULATION SPECTRUM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS* (T_A = +25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Applied Voltage (V_1, V_7, V_{10}, V_1, V_4, V_7, V_4, V_{10}, V_8, V_7, V_4, V_7, V_1, V_8, V_4, V_{10}, V_{10}, V_7, V_1, V_1, V_8)	V	18	Vdc
Differential Input Signal	V_7 - V_8, V_4 - V_1	±5.0	Vdc
Maximum Bias Current	I_5	10	mA
Thermal Resistance, Junction to Air Ceramic Dual In Line Package Plastic Dual In Line Package Metal Package	$R_{\theta JA}$	 160 100 200	°C/W
Operating Temperature Range MC1496, MC1596	T_A	 0 to +70 -55 to +125	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS* (V_{CC} = +12 Vdc, V_{EE} = -8.0 Vdc, I_5 = 1.0 mAdc, R_L = 3.9 kΩ, R_e = 1.0 kΩ, T_A = +25°C unless otherwise noted) (All input and output characteristics are single ended unless otherwise noted.)

Characteristic	Fig	Note	Symbol	MC1596 Min	MC1596 Typ	MC1596 Max	MC1496 Min	MC1496 Typ	MC1496 Max	Unit
Carrier Feedthrough V_C = 60 mV(rms) sine wave and offset adjusted to zero, f_C = 1.0 kHz	5	1	V_{CFT}		40			40		μV(rms)
f_C = 10 MHz					140			140		
V_C = 300 mVp-p square wave, offset adjusted to zero, f_C = 1.0 kHz					0.04	0.2		0.04	0.4	mV(rms)
offset not adjusted, f_C = 1.0 kHz					20	100		20	200	
Carrier Suppression f_S = 10 kHz, 300 mV(rms)	5	2	V_{CS}							dB
f_C = 500 kHz, 60 mV(rms) sine wave				50	65		40	65		
f_C = 10 MHz, 60 mV(rms) sine wave					50			50		k
Transadmittance Bandwidth (Magnitude) (R_L = 50 ohms)	8	8	BW_{3dB}							MHz
Carrier Input Port, V_C = 60 mV(rms) sine wave					300			300		
f_S = 10 kHz, 300 mV(rms) sine wave										
Signal Input Port, V_S = 300 mV(rms) sine wave					80			80		
$\lvert V_C \rvert$ = 0.5 Vdc										
Signal Gain V_S = 100 mV(rms), f = 1.0 kHz, $\lvert V_C \rvert$ = 0.5 Vdc	10	3	A_{VS}	2.5	3.5		2.5	3.5		V/V
Single Ended Input Impedance, Signal Port, f = 5.0 MHz Parallel Input Resistance	6		r_{ip}		200			200		kΩ
Parallel Input Capacitance			c_{ip}		2.0			2.0		pF
Single Ended Output Impedance, f = 10 MHz Parallel Output Resistance	6		r_{op}		40			40		kΩ
Parallel Output Capacitance			c_{op}		5.0			5.0		pF
Input Bias Current $I_{bS} = \frac{I_1 + I_4}{2} - \frac{I_7 + I_8}{2}$, $I_{bC} = \frac{I_7 + I_8}{2}$	7		I_{bS}		12	25		12	30	μA
			I_{bC}		12	25		12	30	
Input Offset Current $I_{ioC} = I_1 - I_4$, $I_{ioS} = I_7 - I_8$	7		$\lvert I_{ioC} \rvert$		0.7	5.0		0.7	7.0	μA
			$\lvert I_{ioS} \rvert$		0.7	5.0		0.7	7.0	
Average Temperature Coefficient of Input Offset Current (T_A = -55°C to +125°C)	7		$\lvert TC_{Iio} \rvert$		2.0			2.0		nA/°C
Output Offset Current ($I_6 - I_9$)	7		I_{oo}		14	50		14	80	μA
Average Temperature Coefficient of Output Offset Current (T_A = -55°C to +125°C)	7		$\lvert TC_{Ioo} \rvert$		90			90		nA/°C
Common Mode Input Swing, Signal Port, f_S = 10 kHz	9	4	CMV		5.0			5.0		Vp-p
Common Mode Gain, Signal Port, f_S = 10 kHz, $\lvert V_C \rvert$ = 0.5 Vdc	9		ACM		-85			-85		dB
Common Mode Quiescent Output Voltage (Pin 6 or Pin 9)	10		V_o		8.0			8.0		Vdc
Differential Output Voltage Swing Capability	10		V_{out}		8.0			8.0		Vp-p
Power Supply Current $I_6 + I_9$	7	6	I_{CC}		2.0	3.0		2.0	4.0	mAdc
I_{10}			I_{EE}		3.0	4.0		3.0	5.0	
DC Power Dissipation	7	5	P_D		33			33		mW

* Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL OPERATING INFORMATION*

Note 1 – Carrier Feedthrough

Carrier feedthrough is defined as the output voltage at carrier frequency with only the carrier applied (signal voltage = 0).

Carrier null is achieved by balancing the currents in the differential amplifier by means of a bias trim potentiometer (R_1 of Figure 5).

Note 2 – Carrier Suppression

Carrier suppression is defined as the ratio of each sideband output to carrier output for the carrier and signal voltage levels specified.

Carrier suppression is very dependent on carrier input level, as shown in Figure 22. A low value of the carrier does not fully switch the upper switching devices, and results in lower signal gain, hence lower carrier suppression. A higher than optimum carrier level results in unnecessary device and circuit carrier feedthrough, which again degenerates the suppression figure. The MC1596 has been characterized with a 60 mV(rms) sinewave carrier input signal. This level provides optimum carrier suppression at carrier frequencies in the vicinity of 500 kHz, and is generally recommended for balanced modulator applications.

Carrier feedthrough is independent of signal level, V_S. Thus carrier suppression can be maximized by operating with large signal levels. However, a linear operating mode must be maintained in the signal-input transistor pair – or harmonics of the modulating signal will be generated and appear in the device output as spurious sidebands of the suppressed carrier. This requirement places an upper limit on input-signal amplitude (see Note 3 and Figure 20). Note also that an optimum carrier level is recommended in Figure 22 for good carrier suppression and minimum spurious sideband generation.

At higher frequencies circuit layout is very important in order to minimize carrier feedthrough. Shielding may be necessary in order to prevent capacitive coupling between the carrier input leads and the output leads.

Note 3 – Signal Gain and Maximum Input Level

Signal gain (single-ended) at low frequencies is defined as the voltage gain,

$$A_{VS} = \frac{V_o}{V_S} = \frac{R_L}{R_e + 2r_e} \text{ where } r_e = \frac{26\text{ mV}}{I_5\text{ (mA)}}$$

A constant dc potential is applied to the carrier input terminals to fully switch two of the upper transistors "on" and two transistors "off" (V_C = 0.5 Vdc). This in effect forms a cascode differential amplifier.

Linear operation requires that the signal input be below a critical value determined by R_E and the bias current I_5

$$V_S < I_5 R_E \text{ (Volts peak)}$$

Note that in the test circuit of Figure 10, V_S corresponds to a maximum value of 1 volt peak.

Note 4 – Common-Mode Swing

The common-mode swing is the voltage which may be applied to both bases of the signal differential amplifier, without saturating the current sources or without saturating the differential amplifier itself by swinging it into the upper switching devices. This swing is variable depending on the particular circuit and biasing conditions chosen (see Note 6).

Note 5 – Power Dissipation

Power dissipation, P_D, within the integrated circuit package should be calculated as the summation of the voltage current products at each port, i.e. assuming V_8, V_6, I_5, I_6, I_8 and ignoring base current, $P_D = 2 I_5 (V_6 - V_{10}) + I_5 (V_5 - V_{10})$ where subscripts refer to pin numbers.

Note 6 – Design Equations

The following is a partial list of design equations needed to operate the circuit with other supply voltages and input conditions. See Note 3 for R_e equation.

A. Operating Current

The internal bias currents are set by the conditions at pin 5. Assume:

$$I_5 = I_6 = I_8$$

$$I_B \ll I_C \text{ for all transistors}$$

then:

$$R_5 \quad \frac{V^- - \phi}{I_5} - 500\ \Omega \quad \text{where: } R_5 \text{ is the resistor between pin 5 and ground}$$

$\phi = 0.75$ V at $T_A = +25^\circ C$

The MC1596 has been characterized for the condition I_5 = 1.0 mA and is the generally recommended value.

B. Common-Mode Quiescent Output Voltage

$$V_6 = V_8 = V^+ - I_5 R_L$$

Note 7 – Biasing

The MC1596 requires three dc bias voltage levels which must be set externally. Guidelines for setting up these three levels include maintaining at least 2 volts collector base bias on all transistors while not exceeding the voltages given in the absolute maximum rating table.

$$30 \text{ Vdc} \geq |(V_6, V_8) - (V_7, V_8)| \geq 2 \text{ Vdc}$$

$$30 \text{ Vdc} \geq |(V_7, V_8) - (V_1, V_4)| \geq 2.7 \text{ Vdc}$$

$$30 \text{ Vdc} \geq |(V_1, V_4) - (V_5)| \geq 2.7 \text{ Vdc}$$

The foregoing conditions are based on the following approximations:

$$V_6 = V_8, \quad V_7 = V_8, \quad V_1 = V_4$$

Bias currents flowing into pins 1, 4, 7, and 8 are transistor base currents and can normally be neglected if external bias dividers are designed to carry 1.0 mA or more.

Note 8 – Transadmittance Bandwidth

Carrier transadmittance bandwidth is the 3-dB bandwidth of the device forward transadmittance as defined by

$$Y_{21C} = \left.\frac{i_o \text{ (each sideband)}}{v_s \text{ (signal)}}\right| V_o = 0$$

Signal transadmittance bandwidth is the 3-dB bandwidth of the device forward transadmittance as defined by:

$$Y_{21S} = \left.\frac{i_o \text{ (signal)}}{v_s \text{ (signal)}}\right| V_c = 0.5 \text{ Vdc}, V_o = 0$$

*Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note 9 – Coupling and Bypass Capacitors C_1 and C_2

Capacitors C_1 and C_2 (Figure 5) should be selected for a reactance of less than 5.0 ohms at the carrier frequency.

Note 10 – Output Signal, V_o

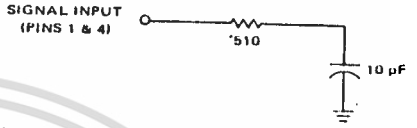
The output signal is taken from pins 6 and 9, either balanced or single-ended. Figure 12 shows the output levels of each of the two output sidebands resulting from variations in both the carrier and modulating signal inputs with a single-ended output connection.

Note 11 – Negative Supply, V_{EE}

V_{EE} should be dc only. The insertion of an RF choke in series with V_{EE} can enhance the stability of the internal current sources.

Note 12 – Signal Port Stability

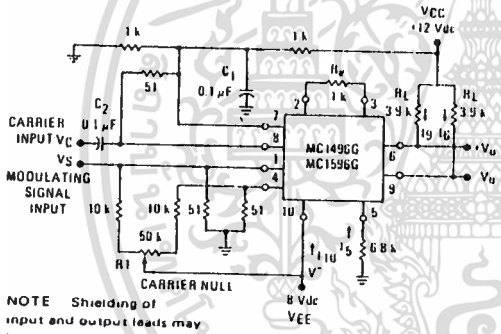
Under certain values of driving source impedance, oscillation may occur. In this event, an RC suppression network should be connected directly to each input using short leads. This will reduce the Q of the source-tuned circuits that cause the oscillation.



An alternate method for low frequency applications is to insert a 1 k ohm resistor in series with the inputs, pins 1 and 4. In this case input current drift may cause serious degradation of carrier suppression.

TEST CIRCUITS

FIGURE 5 – CARRIER REJECTION AND SUPPRESSION



NOTE Shielding of input and output leads may be needed to properly perform these tests.

FIGURE 6 – INPUT OUTPUT IMPEDANCE

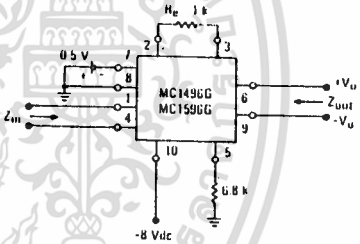


FIGURE 7 – BIAS AND OFFSET CURRENTS

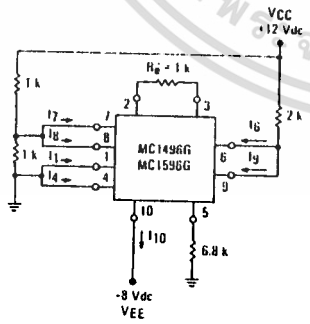
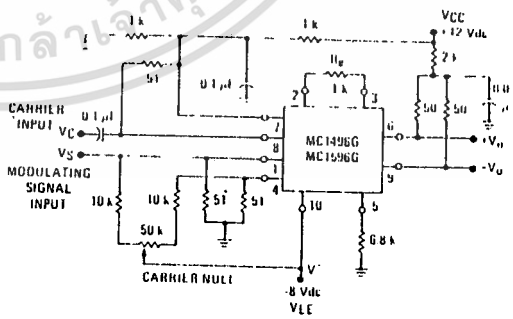


FIGURE 8 – TRANSCONDUCTANCE BANDWIDTH



NOTE Pin number references pertain to this sheet's when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATIONS INFORMATION (continued)

The linear signal handling capabilities of a differential amplifier are well defined. With no emitter degeneration, the maximum input voltage for linear operation is approximately 25 mV peak. Since the upper differential amplifier has its emitters internally connected, this voltage applies to the carrier input port for all conditions.

Since the lower differential amplifier has provisions for an external emitter resistance, its linear signal handling range may be adjusted by the user. The maximum input voltage for linear operation may be approximated from the following expression.

$$V \cdot (I_5)(R_E) \text{ volts peak.}$$

This expression may be used to compute the minimum value of R_E for a given input voltage amplitude.

FIGURE 25 – TABLE 1
VOLTAGE GAIN AND OUTPUT FREQUENCIES

Carrier Input Signal (V_C)	Approximate Voltage Gain	Output Signal Frequency(s)
Low-level dc	$\frac{R_L V_C}{2(R_E + 2r_e)\left(\frac{KT}{q}\right)}$	f_M
High level dc	$\frac{R_L}{R_E + 2r_e}$	f_M
Low-level ac	$\frac{R_L V_C(rms)}{2\sqrt{2}\left(\frac{KT}{q}\right)(R_E + 2r_e)}$	$f_C \pm f_M$
High-level ac	$\frac{0.637 R_L}{R_E + 2r_e}$	$f_C \pm f_M$, $3f_C \pm f_M$, $5f_C \pm f_M$.

The gain from the modulating signal input port to the output is the MC1596/MC1496 gain parameter which is most often of interest to the designer. This gain has significance only when the lower differential amplifier is operated in a linear mode, but this includes most applications of the device.

As previously mentioned, the upper quad differential amplifier may be operated either in a linear or a saturated mode. Approximate gain expressions have been developed for the MC1596/MC1496 for a low-level modulating signal input and the following carrier input conditions:

1) Low-level dc
2) High level dc
3) Low-level ac
4) High level ac

These gains are summarized in Table 1, along with the frequency components contained in the output signal.

NOTES:
1. Low level Modulating Signal, V_M, assumed in all cases
   V_C is Carrier Input Voltage
2. When the output signal contains multiple frequencies, the gain expression given is for the output amplitude of each of the two desired outputs, $f_C + f_M$ and $f_C - f_M$
3. All gain expressions are for a single-ended output. For a differential output connection, multiply each expression by two
4. R_L Load resistance
5. R_E Emitter resistance between pins 2 and 3
6. r_e Transistor dynamic emitter resistance, at +25°C,

$$r_e \approx \frac{26 \text{ mV}}{I_5 \text{ (mA)}}$$

/ K Boltzmann's Constant, T temperature in degrees Kelvin, q the charge on an electron.

$$\frac{KT}{q} \approx 26 \text{ mV at room temperature}$$

APPLICATIONS INFORMATION

Double sideband suppressed carrier modulation is the basic application of the MC1596/MC1496. The suggested circuit for this application is shown on the front page of this data sheet.

In some applications, it may be necessary to operate the MC1596/MC1496 with a single dc supply voltage instead of dual supplies. Figure 26 shows a balanced modulator designed for operation with a single +12 Vdc supply. Performance of this circuit is similar to that of the dual supply modulator.

AM Modulator

The circuit shown in Figure 27 may be used as an amplitude modulator with a minor modification.

All that is required to shift from suppressed carrier to AM operation is to adjust the carrier null potentiometer for the proper amount of carrier insertion in the output signal.

However, the suppressed carrier null circuitry as shown in Figure 27 does not have sufficient adjustment range. Therefore, the modulator may be modified for AM operation by changing two resistor values in the null circuit as shown in Figure 28.

Product Detector

The MC1596/MC1496 makes an excellent SSB product detector (see Figure 29).

This product detector has a sensitivity of 3.0 microvolts and a dynamic range of 90 dB when operating at an intermediate frequency of 9 MHz.

The detector is broadband for the entire high frequency range. For operation at very low intermediate frequencies down to 50 kHz the 0.1 μF capacitors on pins 7 and 8 should be increased to 1.0 μF. Also, the output filter at pin 9 can be tailored to a specific intermediate frequency and audio amplifier input impedance.

As in all applications of the MC1596/MC1496, the emitter resistance between pins 2 and 3 may be increased or decreased to adjust circuit gain, sensitivity, and dynamic range.

This circuit may also be used as an AM detector by introducing carrier signal at the carrier input and an AM signal at the SSB input.

The carrier signal may be derived from the intermediate frequency signal or generated locally. The carrier signal may be introduced with or without modulation, provided its level is sufficiently high to saturate the upper quad differential amplifier. If the carrier signal is modulated, a 300 mV(rms) input level is recommended.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

Doubly Balanced Mixer

The MC1596/MC1496 may be used as a doubly balanced mixer with either broadband or tuned narrow band input and output networks.

The local oscillator signal is introduced at the carrier input port with a recommended amplitude of 100 mV(rms).

Figure 30 shows a mixer with a broadband input and a tuned output.

Frequency Doubler

The MC1596/MC1496 will operate as a frequency doubler by introducing the same frequency at both input ports.

Figures 31 and 32 show a broadband frequency doubler and a tuned output very high frequency (VHF) doubler, respectively.

Phase Detection and FM Detection

The MC1596/MC1496 will function as a phase detector. High-level input signals are introduced at both inputs. When both inputs are at the same frequency the MC1596/MC1496 will deliver an output which is a function of the phase difference between the two input signals.

An FM detector may be constructed by using the phase detector principle. A tuned circuit is added at one of the inputs to cause the two input signals to vary in phase as a function of frequency. The MC1596/MC1496 will then provide an output which is a function of the input signal frequency.

NOTE Pin number references pertain to this device when packaged in a metal can. To ascertain the corresponding pin numbers for plastic or ceramic packaged devices refer to the first page of this specification sheet.

TYPICAL APPLICATIONS

FIGURE 26 – BALANCED MODULATOR (+12 Vdc SINGLE SUPPLY)

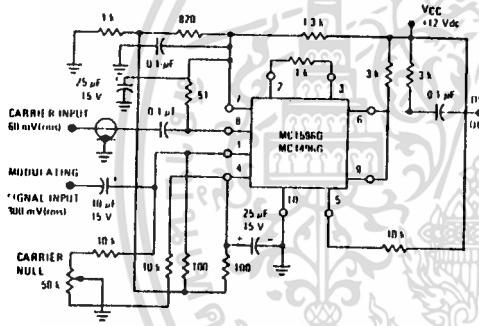


FIGURE 27 – BALANCED MODULATOR-DEMODULATOR

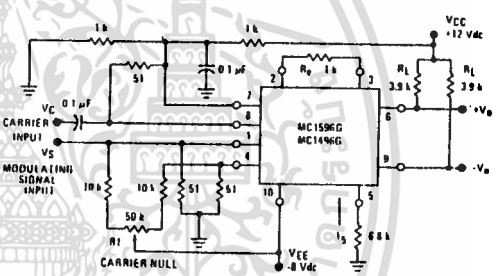


FIGURE 28 – AM MODULATOR CIRCUIT

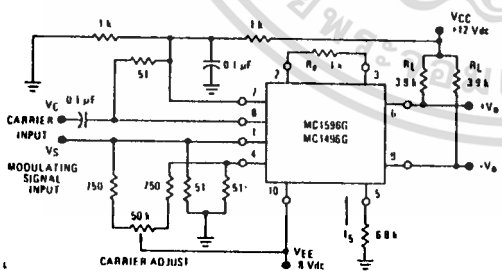
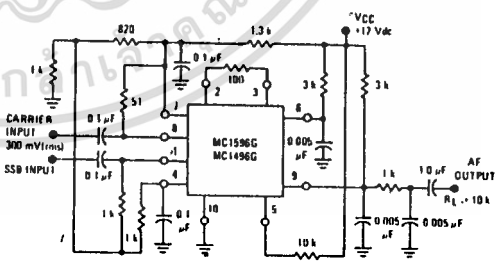


FIGURE 29 – PRODUCT DETECTOR (+12 Vdc SINGLE SUPPLY)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ เรื่อง ดิจิตอลไมโครเวฟ นี้สามารถสำเร็จลุล่วงไปได้ ทางผู้จัดทำต้องขอขอบคุณ อาจารย์โมไนย ไกรฤกษ์ อาจารย์ที่ปรึกษา ที่ให้คำปรึกษาและคำแนะนำทั้งในด้านทฤษฎีและปฏิบัติ และขอขอบคุณ อาจารย์ทองทด วาณิชศรี อาจารย์กิตติชัย พานิชปฐมพงศ์ ที่ให้คำแนะนำในทุกๆเรื่อง นอกจากนี้ยังมีเพื่อนๆที่ให้ความร่วมมือและคอยให้กำลังใจ ผู้จัดทำขอขอบคุณเพื่อนๆทุกคนไว้ในโอกาสนี้ด้วย

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Chris Bowick, "RF CIRCUIT DESIGN", Howard W. Sams & Co., Inc., Indiana, 1982.
2. Harold B. Killen, "DIGITAL COMMUNICATION WITH FIBER OPTICS AND SATELLITE APPLICATIONS", Prentice-Hall, Inc.,Englewood Cliff, NJ., 1988.
3. Kamilo Feher, " ADVANCED DIGITAL COMMUNICATIONS SYSTEMS", Prentice-Hall, Inc., N.J., 1987.
4. Kamilo Feher, "DIGITAL COMMUNICATIONS : MICROWAVE APPLICATIONS", Prentice-Hall, Inc., N.J., 1981.
5. Kamilo Feher, "DIGITAL COMMUNICATIONS SATELLITE/EARTH STATION ENGINEERING", Prentice-Hall, Inc., N.J.,1983.
6. Wayne Tomasi, "ADVANCED ELECTRONIC COMMUNICATIONS SYSTEMS", Prentice-Hall, Inc., N.J., 1987.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้