



ปีการศึกษา 2551

วงจรรป้องกันอินพุตจากการคายประจุไฟฟ้าสถิตย์ใน MOS ICs



อาจารย์ที่ปรึกษา
รศ.ดร.สมเกียรติ ศุภเดช
อ.สมศักดิ์ ชุ่มช่วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้... ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า...
023104 8.ส.ค. 2552

ปริญญาโทปีการศึกษา 2531

วงจรป้องกันอินพุตจากการคายประจุไฟฟ้าสถิตย์ใน MOS ICs



ผู้จัดทำ

นายประสิทธิ์ เต็มสุวรรณพานิช

281143

ภาควิชาอิเล็กทรอนิกส์

อาจารย์ที่ปรึกษา

(รศ.ดร.สมเกียรติ ศุภเดช)

อาจารย์ที่ปรึกษา

(อ.สมศักดิ์ ชุมช้อย)

วงจรมองกันอินพุทจากการคายประจุไฟฟ้าสถิตย์ใน MOS ICs

นายประสิทธิ์ เต็มสุวรรณพานิช 281143

อาจารย์ที่ปรึกษา รศ.ดร.สมเกียรติ ศุภเดช
อ.สมศักดิ์ ชุมช่วย

บทคัดย่อ

วงจรมองกันอินพุทจากการคายประจุไฟฟ้าสถิตย์ใน MOS ICs นี้ เป็นวงจรมองกันอินพุทที่สร้างขึ้นรวมไว้บนชิปเดียวกันกับ วงจรอื่นที่เป็นประเภท MOS วงจรนี้จะทำหน้าที่ป้องกันไฟฟ้าสถิตย์จากภายนอกที่เข้าสู่เกตออกไซด์ (gate oxide) ในวงจรมองกันอินพุท ซึ่งเกตออกไซด์นี้บอบบางมาก แม้แต่หากเราเอามือไปแตะขาเกตออกไซด์ เพียงประจุไฟฟ้าสถิตย์ที่ถ่ายจากมือของเราเข้าสู่ส่วนเกตออกไซด์ ก็สามารถทำให้เกตออกไซด์นั้นเสียหายได้

วงจรมองกันอินพุทที่ได้ออกแบบและทดลองสร้างขึ้น มี 2 แบบ แบบแรก ประกอบด้วยตัวต้านทาน 1 ตัว และไดโอด 2 ตัว แบบที่สอง ประกอบด้วยตัวต้านทาน 1 ตัว และไดโอด 4 ตัว โดยแต่ละแบบ ได้ทดลองสร้างทั้งชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด P (P diffused R) และชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด N⁺ (N⁺ diffused R) โดยแต่ละชนิดของตัวต้านทานยังได้ทดลองสร้าง โดยเปลี่ยนค่าของตัวต้านทานที่สร้างขึ้น ทั้งหมด 6 ค่า รวมทั้งหมดมี 24 วงจรมองกันอินพุทที่ได้ออกแบบสร้างขึ้น

ตัวต้านทานจะทำหน้าที่ จำกัดกระแสที่ไหลเข้าสู่วงจรมองกันอินพุท ส่วนไดโอด จะทำหน้าที่จำกัดแรงดันไม่ให้มากหรือน้อยเกินไปกว่าที่เกตออกไซด์ของวงจรมองกันอินพุท จะทนได้ แต่เนื่องจากวงจรมองกันอินพุทนี้ จะต้องสร้างขึ้นรวมไว้บนชิปเดียวกันกับ วงจรมองกันอินพุท MOS จึงจำเป็นจะต้องออกแบบให้มีขนาดเล็กที่สุดเท่าที่จะทำได้ และ ทั้งตัวต้านทานและไดโอดที่สร้างขึ้นบนชิป สามารถสร้างได้หลายรูปแบบ จึงต้องทดลองสร้างและวัดคุณสมบัติ เพื่อหารูปแบบ ค่าของตัวต้านทาน และคุณสมบัติของไดโอด ที่เหมาะสมที่สุด ที่จะประหยัดเนื้อที่มากที่สุด และมีความสามารถในการทำงานสูงสุด ไม่เพื่อการป้องกันอินพุทจากการคายประจุไฟฟ้าสถิตย์ใน MOS ICs อย่างได้ผล

Input protection from electrostatic discharge for MOS ICs

Prasit Temsuwanpanich 281143

Advisor Asso.Prof.Somkiat Supadech

Mr.Somsak Chumchuay

1988

Abstract

Input protection circuit from electrostatic discharge that made on the chip that another MOS circuit are on. We need it protecting the gate oxide of MOS circuit from static discharge because the gate oxide is too smooth. Although we touch a terminal of the gate oxide, it was damaged because of electrostatic discharge from our hand.

There are two forms of the circuits that be designed and fabricated. The first form includes that one resistor and two diodes. The second form includes that one resistor and four diodes. Each others is fabricated both P diffused R and N⁺ diffused R. And each other type is fabricated, changing six values of resistance, that there are twenty-four fabricated circuit.

One circuit will be limited current by resistor. And diodes will control the voltage that not too much or less to accepted gate oxide. Therefore the circuit must be fabricated on the same chip as any other MOS circuit, the circuit had to be designed the smallest that can be done. Resistors and diodes on a chips can be fabricated in many forms, so that experimented and measured its property to find the best form, the best circuit to protect input from electrostatic discharge absolutely.

สารบัญ

บทที่ 1	บทนำ	1
1.1	นำเรื่อง	1
1.2	ทำไมจะต้องมีการป้องกัน การคายประจุไฟฟ้าสถิตย์	2
1.3	จะสามารถป้องกันอินพุทจากการคาย ประจุไฟฟ้าสถิตย์ได้อย่างไร	2
1.4	ข้อจำกัดในการออกแบบและทดลองสร้าง วงจรป้องกันอินพุทจากการคาย ประจุไฟฟ้าสถิตย์ใน MOS ICs	3
บทที่ 2	ทฤษฎี และ หลักการ	7
2.1	ลักษณะทั่วไปของ MOSFET โดยสังเขป	7
2.2	ความเสียหายที่อาจจะเกิดขึ้นใน MOSFET	7
2.3	การป้องกัน	8
บทที่ 3	การคำนวณ และ การสร้าง	10
3.1	วงจรป้องกันอินพุทจากการคาย ประจุไฟฟ้าสถิตย์แบบที่ 1	10
3.1.1	การสร้าง	10
3.1.2	การทำงาน	12
3.2	วงจรป้องกันอินพุทจากการคาย ประจุไฟฟ้าสถิตย์แบบที่ 2	13
3.2.1	การสร้าง	14
3.2.2	การทำงาน	15
บทที่ 4	การทดลอง และ ผลการทดลอง	16
4.1	ค่าความต้านทานที่สร้างได้จริง เปรียบเทียบกับ	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	ค่าความต้านทานที่คาดหมายในการออกแบบ	
4.2	ค่าแรงดันพังทลายของไดโอด	18
4.3	ค่าเวลาหน่วงที่เกิดขึ้น เทียบกับ	21
	ค่าความต้านทานที่สร้างได้จริง	
4.4	ค่ากระแสที่ผ่านวงจรป้องกัน เทียบกับ	24
	ค่าความต้านทานที่วัดได้จริง	
บทที่ 5	สรุปผลการทดลอง และ บทวิจารณ์	28
5.1	ค่าความต้านทานที่สร้างได้จริง เปรียบเทียบกับ	28
	ค่าความต้านทานที่คาดหมายในการออกแบบ	
5.2	ค่าแรงดันพังทลายของไดโอด	29
5.3	ค่าเวลาหน่วงที่เกิดจากวงจรป้องกันอินพุท	30
	เทียบกับค่าความต้านทานที่สร้างได้จริง	
ภาคผนวก ก.		31
ภาคผนวก ข.		33
กิตติกรรมประกาศ		34
หนังสืออ้างอิง		35

บทที่ 1

บทนำ

1.1 นำเรื่อง

ในปัจจุบัน เทคโนโลยีทางด้านไฟฟ้าอิเล็กทรอนิกส์ ได้ก้าวเข้ามา มีบทบาทสำคัญ จนกระทั่งกลายมาเป็นสิ่งจำเป็นสำหรับชีวิตประจำวันของมนุษย์ ไปแล้ว ไม่ว่าจะเป็น วิทยุ โทรทัศน์ โทรศัพท์ รถยนต์ เครื่องคอมพิวเตอร์ ตลอดจนเครื่องใช้ไฟฟ้าอื่น ๆ อีกมากมายหลายชนิด ต่างก็จะต้องมี เรื่องราว ของไฟฟ้าอิเล็กทรอนิกส์มาเกี่ยวข้องด้วย ไม่มากก็น้อย แรกเริ่มเดิมทีนั้นถ้าหาก เป็น ในระบบวงจรไฟฟ้าอิเล็กทรอนิกส์ ที่ซับซ้อนยุ่งยาก และมีความสามารถ ในการทำงานสูง มักจะมีขนาดใหญ่ เทอะทะ หนัก และราคาก็ค่อนข้างแพง ต่อมาจึงได้มีการค้นคว้า ศึกษา และพัฒนาเทคโนโลยีทางด้านต่าง ๆ เพื่อที่จะ แก้ไขปัญหา เหล่านี้

เทคโนโลยีที่ได้รับการค้นคว้า และพัฒนา และถูกนำมาใช้แก้ปัญหานี้ อย่างได้ผลที่สุด ก็คือ เทคโนโลยีทางด้านวงจรรวม (INTEGRATED CIRCUIT : IC) ที่เป็นสารกึ่งตัวนำประเภทโลหะออกไซด์ (METAL OXIDE SEMICONDUCTOR : MOS) แต่โดยคุณลักษณะของวงจรรวมสารกึ่งตัวนำประเภท โลหะออกไซด์ที่มีขนาดเล็กมาก มันจึงค่อนข้างบอบบาง และมีโอกาสเสียหาย ง่ายกว่า เมื่อนำมาเทียบกับเทคโนโลยีสมัยเก่า ยกตัวอย่างเช่น หลอด-สุญญากาศ (VACUUM TUBE) ซึ่งสามารถใช้ได้ทนทานนานเป็นสิบ ๆ ปี ทรายนี่จำเป็นต้องอาศัยการดูแลรักษาสัก เท่าไร เลย แต่ด้วยประสิทธิภาพของ การทำงานที่สูงกว่า ขนาดที่เล็กกว่า น้ำหนักที่เบากว่า ทำให้เทคโนโลยี วงจรรวมสารกึ่งตัวนำโลหะออกไซด์ สามารถเข้ามาแทนที่เทคโนโลยีสมัยเก่า อย่างสิ้นเชิง แต่อย่างไรก็ตาม ความบอบบางที่เป็นข้อเสียของมัน ก็จำเป็นต้องศึกษา ค้นคว้า และหาทางป้องกันความเสียหายที่อาจเกิดขึ้นได้ ไม่ว่าจะ เป็นทางกล หรือทางไฟฟ้า

1.2 ทำไมจะต้องมีการป้องกันการคายประจุไฟฟ้าสถิตย์ (WHY)

โดยปกติ ในวงจรรวมประเภทรสารกึ่งตัวนำโลหะออกไซด์ (METAL OXIDE SEMICONDUCTOR INTEGRATED CIRCUITS : MOS ICs) ไม่ว่าจะ เป็นในระหว่างกระบวนการผลิต (FABRICATING) , การตรวจสอบ (TESTING) , การขนย้าย (TRANSPORT) แม้กระทั่งจะเป็นการนำ ไปใช้งาน (USING) MOS ICs มีโอกาสจะเผชิญหน้ากับการคายประจุไฟฟ้าสถิตย์ (ELECTROSTATIC DISCHARGE : ESD) ได้ทุกเมื่อ ยกตัวอย่าง ที่สามารถเห็นชัดที่สุด ก็คือ การที่ MOS ICs ถูกจับต้องโดยมือคน ซึ่งตัวคนนี้ สามารถเปรียบเสมือนตัวความจุไฟฟ้า (CAPACITOR) ที่มีความสามารถ ในการจุไฟฟ้าได้ถึง 2,000 - 30,000 จูลท์ (ตัวคนมีความสามารถ ในการจุไฟฟ้าสูงมาก แต่จะสูงเฉพาะแรงดันไฟฟ้าเท่านั้น กระแสจะต่ำมาก ถึง หน่วยไมครอแอมป์ (MICRO AMPERE :)) ซึ่งถ้าหากค่าประจุไฟฟ้าสถิตย์ ที่มีค่าแรงดันถึง 2,000 - 30,000 จูลท์นี้ ถูกปลดปล่อยไหลเข้าไปสู่ส่วน เกทออกไซด์ (GATE OXIDE) ของ MOS ICs โดยไม่มีการป้องกันแล้ว จะทำให้ส่วนของ เกทออกไซด์นั้นถูกทำลายเสียหายได้ ทั้งนี้ เนื่องจากลักษณะ โครงสร้างของส่วน เกทออกไซด์เป็นเพียงชั้นของออกไซด์บาง ๆ เท่านั้น ทำหน้าที่ ป้องกันไม่ให้กระแสไหลผ่านตัวมันโดยตรง เพียงแต่ให้กระแสเหนี่ยวนำให้ เกิดของช่องทางเดินประจุพาหะผ่านตัวมันเท่านั้น ยิ่งชั้นของออกไซด์บางลงไป มากเท่าไร ความสามารถในการทำงานของ MOS ICs ก็จะมีสูงขึ้นไป แต่ที่ยิ่ง ชั้นของออกไซด์นี้บางลงไปมากเท่าไร โอกาสที่มันจะเสียหายก็ย่อมมีมากขึ้นตาม ไปด้วย ดังนั้นจึงจำเป็นต้องมีการสร้างวงจรป้องกันอีนพุท จากการคาย ประจุไฟฟ้าสถิตย์ สำหรับ MOS ICs เพื่อป้องกันความเสียหายที่จะเกิดขึ้นกับ ส่วนเกทออกไซด์ของ MOS ICs

1.3 จะสามารถป้องกันอีนพุทการคายประจุไฟฟ้าสถิตย์ได้อย่างไร (HOW)

คงที่ไว้กล่าวในหัวข้อ 1.2 มาแล้วว่า หากเราปล่อยให้ประจุไฟฟ้าสถิตย์ ไหลเข้าสู่ ส่วนเกทออกไซด์ของวงจร MOS โดยไม่มีการป้องกันแล้วละก็

ส่วนที่เป็นเกทออกไซด์ จะถูกทำลายยับเยินลงได้ ดังนั้น เราจึงจำเป็นต้องป้องกันมิให้ประจุไฟฟ้าสถิตย์ไหลเข้าสู่วงจรได้ และวิธีป้องกันที่ดีเยี่ยมที่สุด ก็คือ สร้างวงจรป้องกันอินพุทจากการคายประจุไฟฟ้าสถิตย์ (INPUT PROTECTION FROM ELECTROSTATIC DISCHARGE) รวมไว้บนชิปเดียวกันกับ วงจร MOS ทั้งนี้ เพราะว่า ความเสียหายของส่วนเกทออกไซด์ อาจเกิดขึ้นได้ แม้แต่ในกระบวนการผลิต การตรวจสอบ การขนย้าย เป็นต้นมา จนแม้กระทั่ง การนำมาใช้งาน ดังนั้น การที่สร้างวงจรป้องกัน รวมไว้กับวงจร MOS ตั้งแต่เริ่มต้นเลย จึงเป็นการดีที่สุด

สำหรับวงจรป้องกันนั้น ก็จะต้องมีความสามารถในการจำกัดแรงดันไฟฟ้าที่เข้าสู่อินพุท ให้นำให้มากเกินไป หรือน้อยเกินไป (เป็นลบมาก ๆ) ซึ่งวงจรที่ได้ออกแบบและสร้างขึ้นใช้ไดโอด (DIODE) ที่ต่อในลักษณะแคลมป์ (CLAMP) ทำหน้าที่ในการจำกัดแรงดันไฟฟ้า ให้อยู่ในช่วงที่ไม่เป็นอันตรายต่อเกทออกไซด์ของ MOS ICs นอกจากนี้แล้ววงจรป้องกันก็จะต้องมีความสามารถในการจำกัดกระแสอีกด้วย ซึ่งวงจรที่สร้างขึ้นนี้ ใช้ตัวต้านทาน (RESISTER) ทำหน้าที่นี้ ทั้งนี้ยังได้ทดลองสร้างวงจรป้องกันการคายประจุไฟฟ้าสถิตย์ขึ้นหลาย ๆ วงจร โดยเปลี่ยนแปลงค่าของตัวต้านทานไปเรื่อย ๆ 6 ค่าคือ 200 โอห์ม , 500 โอห์ม , 800 โอห์ม , 1 กิโลโอห์ม , 1.5 กิโลโอห์ม , 2 กิโลโอห์ม ก็เพื่อทดสอบหาค่าของตัวต้านทานที่เหมาะสม ที่จะนำมาซึ่งวงจรที่ดีที่สุด

1.4 ข้อจำกัดในการออกแบบและทดลองสร้างวงจรป้องกันอินพุทจากการคายประจุไฟฟ้าสถิตย์ใน MOS ICs

คงที่ได้กล่าวมาแล้วว่า วงจรป้องกันนี้จะถูกสร้างขึ้นรวมอยู่บนชิปเดียวกันกับวงจร MOS อื่น ๆ ดังนั้นสิ่งที่สำคัญที่สุดในการออกแบบวงจรป้องกันนี้ ก็คือขนาดที่จะต้องสร้างให้เล็กที่สุดเท่าที่จะทำได้ แต่ทั้งนี้วงจรป้องกันฯ จะต้องยังคงความสามารถในการป้องกันประจุไฟฟ้าสถิตย์ไว้ด้วย เพราะถ้าหากถึงแม้จะออกแบบวงจรป้องกันฯ จนมีขนาดเล็กจนเป็นที่พอใจแล้ว ถ้าวงจรป้องกันไม่สามารถทำ

หน้าที่ป้องกันอินพุตจากการคายประจุไฟฟ้าสถิตย์ได้ วงจรป้องกันที่จัดสร้างขึ้นมาก็
ย่อมมีความหมาย

ปัจจัยที่จะทำให้อัตราการผลิตมีขนาดเล็กลงได้ก็มีดังนี้

ก. ค่าของตัวต้านทานในวงจร ในการจัดสร้างตัวต้านทาน
ขึ้นบนแผ่นสารกึ่งตัวนำนั้น (WAFER) ถ้าหากต้องการให้มีค่าความต้านทานมากก็
จะต้องใช้พื้นที่มาก ในทางกลับกัน ถ้าจะให้เบสิ่งเนื้อที่น้อย ๆ ก็จะได้ตัวต้านทานที่
มีค่าต่ำ แต่ในวงจรป้องกันนี้ ถ้าหากเราใช้ตัวต้านทานที่มีค่าสูง ๆ ก็จะมี
ประสิทธิภาพในการจำกัดกระแสสูงด้วย ดังนั้นจึงเป็นสาเหตุที่จะต้องออกแบบ
และจัดสร้างวงจรป้องกันขึ้นหลาย ๆ วงจร ที่มีค่าของตัวต้านทานแตกต่างกันไป
หลาย ๆ ค่า เพื่อที่จะหาค่าของตัวต้านทานที่เหมาะสมที่สุด (สามารถป้องกัน
การคายประจุไฟฟ้าสถิตย์ได้ และมีขนาดเล็กเป็นที่พอใจ) สำหรับวงจรป้องกัน
อินพุตจากการคายประจุไฟฟ้าสถิตย์

ข. ชนิดของสารกึ่งตัวนำ ที่จะนำมาใช้สร้างเป็นตัวต้านทาน
ตัวต้านทานนั้น สามารถสร้างขึ้นได้จาก ทั้งสารกึ่งตัวนำชนิด P และ N+
(ในศูนย์วิจัยอิเล็กทรอนิกส์ ได้ใช้แผ่น WAFER ที่มี SUBSTRATE เป็น N มาสร้าง
CMOS ICs ดังนั้น จึงต้องใช้ สารกึ่งตัวนำชนิด N+ มาสร้างเป็นตัวต้านทาน)
โดยที่สารกึ่งตัวนำชนิด N+ จะมีค่าความต้านทานต่อความยาว น้อยกว่าสารกึ่งตัวนำ
ชนิด P ซึ่งหมายความว่า ในพื้นที่เท่า ๆ กัน ตัวต้านทานที่สร้างจากสารกึ่งตัวนำ
ชนิด P จะมีค่าความต้านทานมากกว่าตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด N+
หรือกล่าวอีกนัยหนึ่งได้ว่า ถ้าให้ตัวต้านทานมีค่าความต้านทานเท่ากัน ตัวต้านทานที่
สร้างจากสารกึ่งตัวนำชนิด P จะเบสิ่งเนื้อที่ในการสร้างน้อยกว่าตัวต้านทานจาก
สารกึ่งตัวนำชนิด N+ ด้วยเหตุผลข้างต้นนี้ ก็อาจสรุปได้ว่า ตัวต้านทานหากสร้าง
จากสารกึ่งตัวนำชนิด P จะเหมาะสมกว่า แต่ทั้งนี้ยังต้องคำนึงถึงปัญหาอื่น ๆ ด้วย
เช่น ความแน่นอนของค่าความต้านทานที่จัดสร้างขึ้น ความสะดวกในการผลิต
 เป็นต้น

ค. รูปแบบของไดโอด (DIODE) ไดโอดที่จัดสร้างขึ้นบน
แผ่น สารกึ่งตัวนำ (WAFER) สามารถสร้างได้หลายรูปแบบหลายขนาดที่แตกต่าง

กัน โคโรนที่มีพื้นที่ติดต่อกันระหว่าง สารกึ่งตัวนำชนิด P และ N จะมีประสิทธิภาพในการถ่ายเทประจุพาหะดีกว่า โคโรนที่มีพื้นที่สัมผัสกันน้อยกว่า ดังนั้น จึงได้ออกแบบและทดลองสร้าง โคโรนขึ้นหลายรูปแบบเช่นกัน เพื่อหา รูปแบบของ โคโรนที่ดีที่สุด เหมาะที่สุด

ง. ขนาดที่เล็กที่สุดของ หน้าต่าง¹ และ หน้าสัมผัส (MINIMUM AREA OF WINDOW AND PAD) ในการออกแบบและจัดสร้าง จะต้องคำนึงถึงขนาดที่เล็กที่สุดที่ยอมให้จัดสร้างได้ ซึ่งข้อมูลอันนี้จะได้มาจากการทดลองสร้างสิ่งประดิษฐ์สารกึ่งตัวนำในครั้งก่อนว่าขนาดที่เล็กที่สุดเป็นเท่าไร จึงจะไม่ทำให้เกิดปัญหาในกระบวนการผลิต เช่น ถ้าหากมีขนาดเล็กเกินไป เมื่อแพร่สารเจือ แล้วอาจทำให้เกิดการเชื่อมลึกลงของชั้นสารเจือได้ หรือหน้าสัมผัสที่มีขนาดเล็กเกินไป อาจทำให้เกิด ความต้านทานใน การถ่ายเทประจุพาหะได้ สำหรับการทดลองสร้างวงจรป้องกันฯในครั้ง นี้ มีข้อกำหนดว่า ขนาดที่เล็กที่สุดของหน้าต่าง (WINDOW) เป็น 10 x 10 ไมครอน ขนาดที่เล็กที่สุดของหน้าสัมผัส คือ 160 x 160 ไมครอน และขนาดที่เล็กที่สุดระหว่างชั้น (MINIMUM CLEARANCE : A1-A1, WELL-WELL , P-P , N+-N+) คือ 10 ไมครอน

จะเห็นได้ว่า ในวงจร MOS โคโรนก็ตามควรจะมีการป้องกันการคายประจุไฟฟ้าสถิตย์นี้ไว้ด้วย มิฉะนั้น โอกาสที่จะเกิดความเสียหายแก่ เกทออกไซด์ (GATE OXIDE) ของวงจร MOS จะมีมาก ซึ่งก็แก้กล่าวถึงความสามารถที่วงจรป้องกันฯควรจะมี และข้อจำกัดในการออกแบบและจัดสร้างไปแล้ว แต่ในรายละเอียดต่าง ๆ ของวงจร การจัดสร้าง การตรวจสอบ จะแก้กล่าวในบทต่อไป

¹ หน้าต่าง (WINDOW) คือส่วนของออกไซด์ที่คลุมอยู่บนผิวหน้าของแผ่นผลึกสารกึ่งตัวนำ (WAFER) ที่ได้รับการแพร่สารเจือต่าง ๆ จนครบทุกชั้นตอน กลายมาเป็น วงจรเรียบร้อยแล้ว ซึ่งถูกเจาะเป็นช่อง เพื่อใช้ในการถ่ายเทกระแสระหว่างวงจรบนชิปกับภายนอก

๒ หน้าสัมผัส (PAD) คือส่วนของอลูมิเนียมที่คลุมหน้าต่าง (WINDOW) อยู่ และแผ่กว้างออกมาเพื่อใช้ในการสัมผัสหัววัดในกรณีทดสอบ และใช้ในการเชื่อมต่อ ด้วยลวดทองคำออกมายังขาของ PACKAGE

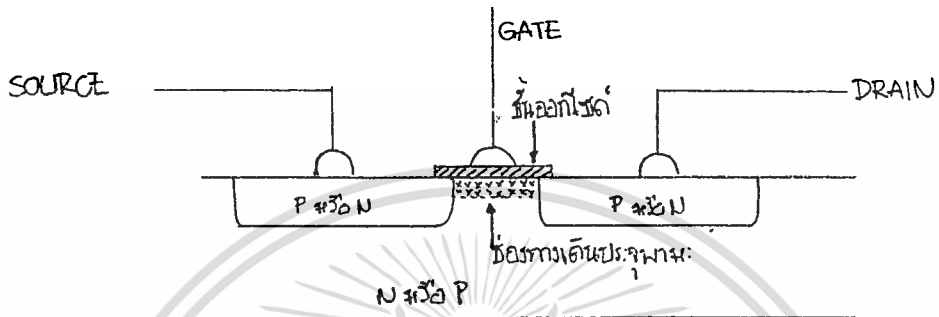


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อ-6- และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎี และ หลักการ

2.1 ลักษณะทั่วไปของ MOSFET โดยสังเขป



ทรานซิสเตอร์ประเภทผลของสนามไฟฟ้า ชนิดสารกึ่งตัวนำโลหะออกไซด์ (METAL OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTOR : MOSFET) เป็นทรานซิสเตอร์ชนิดหนึ่งที่มีลักษณะโครงสร้างดังรูปข้างบน ถ้าฐานรอง (SUBSTRATE) เป็นสารกึ่งตัวนำชนิดพี (P-TYPE) และสร้างชั้นของซอส (SOURCE) และเดรน (DRAIN) ด้วยการแพร่สารกึ่งตัวนำชนิดเอ็น (N-TYPE) ก็จะมีชื่อว่า เอ็นมอส (NMOS) แต่ถ้าชั้นฐานรอง (SUBSTRATE) เป็นสารกึ่งตัวนำชนิดเอ็น (N-TYPE) และแพร่สารกึ่งตัวนำชนิดพี (P-TYPE) เพื่อสร้างชั้นของซอส (SOURCE) และเดรน (DRAIN) ที่มีอส (PMOS)

ทรานซิสเตอร์ประเภทผลของสนามไฟฟ้า ชนิดสารกึ่งตัวนำโลหะออกไซด์ (MOSFET) สามารถทำหน้าที่ในการถ่ายเทประจุพาหะได้ โดยจ่ายแรงดันไฟฟ้าค่าหนึ่งทั่วทั้งเกต เพื่อเปิดเหนี่ยวนำไปยังชั้นสารกึ่งตัวนำ ผ่านชั้นออกไซด์บางวาให้เกิดช่องทางเดินประจุพาหะ จึงสามารถทำให้เกิดการนำกระแสระหว่างซอส (SOURCE) และเดรน (DRAIN) ขึ้นได้

2.2 ความเสียหายที่อาจเกิดขึ้นใน MOSFET

งานการข้างานทั่วไปของสิ่งประดิษฐ์สารกึ่งตัวนำโลหะออกไซด์ (MOS DENCES) หรือแม้แต่ว่าจะเป็นในระหว่างกระบวนการผลิต การตรวจสอบ หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา-7-และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การบรรจุ มีโอกาสที่จะเผชิญกับการคายประจุไฟฟ้าสถิตย์ (ELECTROSTATIC DISCHARGE) ที่จะเข้าสู่แผ่นวงจรรวม (INTEGRATED CIRCUITS) ได้โดยไม่ตั้งใจ ยกตัวอย่างเช่น การแตะด้วยนิ้วมือ เป็นต้น

ร่างกายของมนุษย์นั้นเปรียบเสมือนตัวเก็บประจุไฟฟ้า (CAPACITOR OR CONDENSOR) ที่สามารถเก็บประจุไฟฟ้าสถิตย์ไว้ได้ค่าหนึ่ง ซึ่งบางครั้งค่าประจุไฟฟ้าสถิตย์นี้อาจมีค่าถึง 2,000 - 30,000 โวลท์ และถ้าหากนิ้วมือของมนุษย์นี้ไปแตะเข้ากับขาเกตออกไซด์ของทรานซิสเตอร์ ประเภทผลของสนามไฟฟ้าของสนามไฟฟ้าชนิดสารกึ่งตัวนำโลหะออกไซด์ (MOSFET) ในวงจรรวม ค่าแรงดันของประจุไฟฟ้าสถิตย์นี้จะไหลเข้าสู่วงจรรวม เมื่อค่าแรงดันนี้ไหลเข้าสู่วงจรรวมโดยไม่มีกำบังกัน เกตออกไซด์ (GATE OXIDE) ของ MOSFET ซึ่งมีขนาดเล็ก แคบ และบางมาก จึงทนต่อสนามไฟฟ้าที่มีค่าสูง ซึ่งเกิดจากประจุไฟฟ้าสถิตย์ที่ถูกถ่ายเทเข้ามาไม่ได้ ชั้นของออกไซด์บางๆที่ส่วนเกตออกไซด์จึงอาจเสียหายได้

นอกจากนั้น พลังงานที่เก็บสะสมไว้ในตัวเก็บประจุในรูปร่างของมนุษย์ถึงแม้ว่าจะมีค่าเพียงเล็กน้อยมากก็ตามแต่เนื่องจากในวงจรรวมขนาดใหญ่ (LARGE SCALE INTEGRATED CIRCUIT : LSI) หรือวงจรรวมขนาดใหญ่มาก (VERY LARGE SCALE INTEGRATED CIRCUIT : VLSI) มีรอยต่อ พี-เอ็น (P-N JUNCTION) ที่มีขนาดเล็กมาก เมื่อพลังงานที่เก็บสะสมไว้ในรูปประจุไฟฟ้าสถิตย์ก็สามารถทำให้รอยต่อ พี-เอ็น เสียหายได้ เนื่องจากความร้อนที่เกิดขึ้นจากพลังงานนั้น

2.3 การป้องกัน ดังที่ได้กล่าวมาในหัวข้อที่แล้วว่า สิ่งที่จะก่อให้เกิดความเสียหายแก่สิ่งประดิษฐ์สารกึ่งตัวนำโลหะออกไซด์ได้แบ่งเป็น 2 อย่าง คือ

- ก. แรงดันของประจุไฟฟ้าสถิตย์ที่มีค่าสูงถึง 2,000-30,000 โวลท์
- ข. พลังงานที่เก็บสะสมไว้ในรูป ประจุไฟฟ้าสถิตย์ ซึ่งสามารถแปรสภาพมาเป็นพลังงานความร้อนได้ ดังนั้น หากจะป้องกันความเสียหายที่จะเกิดขึ้น แก่สิ่งประดิษฐ์ สารกึ่งตัวนำโลหะออกไซด์ ก็จะต้องป้องกันทั้งสองทางคือ

ก. จำกัดแรงดันที่จะเข้าสู่ส่วนเกตออกไซด์ของ MOSFET ไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ให้เกินค่าที่มันทนได้ คือ ประมาณ 21 โวลต์

ข. ป้องกันพลังงานที่เก็บสะสมไว้ในรูปประจุไฟฟ้าสถิตย์ ไม่ให้ผ่านเข้าสู่วงจรรวมมากเกินไป โดยการจำกัดกระแส สำหรับรายละเอียดของวงจรป้องกันอินพุตจากการคายประจุไฟฟ้าสถิตย์ที่จะสามารถทำหน้าที่ป้องกันความเสียหายที่อาจจะเกิดขึ้นได้ทั้ง 2 ทาง จะได้กล่าวในบทต่อไป



บทที่ 3

การคำนวณ และ การสร้าง

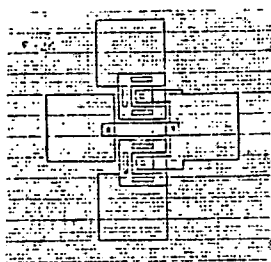
3.1 วงจรป้องกันอินพุทจากการคายประจุไฟฟ้าสถิตย์แบบที่ 1

วงจรป้องกันฯแบบที่ 1 นี้ เป็นวงจรง่ายๆที่ได้ทดลองออกแบบขึ้น เพื่อสนับสนุน (SUPPORT) ความสามารถในการป้องกันการคายประจุไฟฟ้าสถิตย์ 2 ข้อ ดังที่ได้กล่าวไว้ในตอนท้ายของบทที่ 2 คือ สามารถจำกัดแรงดันและ กระแสได้ และยังได้สนับสนุน (SUPPORT) ข้อจำกัดของการสร้างวงจรรวม ในเรื่องขนาดอีกด้วย

3.1.1 การสร้าง

สำหรับกระบวนการผลิตโดยทั่วไปของ สิ่งประดิษฐ์สารกึ่งตัวนำ ซึ่ง ได้แก่ การออกแบบ การเตรียมกระจกต้นแบบ กระบวนการแพร่สารเจือ จนกระทั่ง การบรรจุ ได้นำเสนอไปแล้วในปฏิญานิพนธ์ของภาคการศึกษาที่ 1 ดังนั้นในที่ นี้จะกล่าวถึงแต่เพียง การสร้างของวงจรที่ได้ออกแบบมาโดยเฉพาะเท่านั้น ในการออกแบบและทดลองสร้างวงจรป้องกันอินพุทฯแบบที่ 1 นี้ ยังได้ทดลองสร้าง ทั้งแบบตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี (P DIFFUSED R) และตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดเอ็นบวก (N⁺ DIFFUSED R) ซึ่งทั้งสองแบบนี้มีความแตกต่างกันในกระบวนการสร้างอยู่บ้าง จึงขอแยกกล่าวเป็น 2 หัวข้อ

3.1.1.1 วงจรป้องกันอินพุทจาก การคายประจุไฟฟ้าสถิตย์แบบที่ 1 ชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี



ขั้นแรก ลวดลายในกระจกต้นแบบขั้นแรกนี้ ส่วนที่จะถูกแพร่สาร เจือ ก็คือตัวต้านทานและฐานรองของไดโอดตัวล่าง สาร เจือที่จะแพร่ เข้าไปในขั้นนี้ คือสาร เจือชนิดพี เพื่อสร้าง เป็นบ่อสารกึ่งตัวนำชนิดพี (P-WELL) สำหรับ รูปลักษณะของตัวต้านทานและไดโอด ให้นำรายละเอียดในภาคผนวก ก .

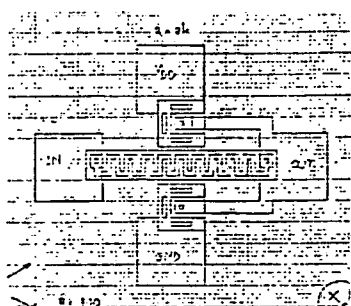
ขั้นที่สอง เป็นการแพร่สารเจือชนิดพีบวก (P+) เพื่อสร้าง เป็นชั้นบวกของ ไดโอดทั้งตัวบนและตัวล่าง เหตุที่ต้องใช้ชั้นของสารกึ่งตัวนำชนิด พีบวก เป็นชั้น เพราะ เหตุว่า สารกึ่งตัวนำชนิดพีบวกมีความต้านทานต่ำกว่าสารกึ่ง ตัวนำชนิดพี ฉะนั้น การถ่ายเทประจุพาหะระหว่างชั้นของสารกึ่งตัวนำกับภายนอก จึงมีประสิทธิภาพมากกว่า

ขั้นที่สาม เป็นการแพร่สาร เจือชนิดเอ็นบวก เพื่อสร้าง เป็นชั้นลบ ของ ไดโอดทั้งตัวบนและตัวล่าง วัตถุประสงค์ฐานรอง เป็นฐานรองของ ชั้นสารกึ่งตัวนำ ทั้งชั้น เหตุผลที่ใช้ชั้น เป็นสารกึ่งตัวนำชนิดเอ็นบวก ก็เช่นเดียวกับการใช้สาร กึ่งตัวนำชนิดพีบวก เป็นชั้น

ขั้นที่สี่ เป็นการ เคลือบออกไซด์ทั้งแผ่นสารกึ่งตัวนำ แล้วเจาะ เพียงช่องที่จะ เป็นชั้นไฟฟ้าเท่านั้นช่องของชั้นไฟฟ้านี้เรียกว่า หน้าต่าง (WINDOW)

ขั้นที่ห้า เป็นการสร้างหน้าสัมผัส (PAD : รายละเอียดของ PAD ดูในฉบับที่ 1) และ ลวดลายอลูมิเนียมที่จะเป็นทางเดินของกระแสในวงจร ซึ่ง เปรียบเสมือนกับลวดลายทองแดงบนแผ่นปริ้นท์วงจร (PRINT CIRCUIT BOARD : PCB)

3.1.1.2 วงจรป้องกันอิทธิพลจากการคายประจุไฟฟ้าแบบ ที่ 1 ชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดเอ็นบวก



ขั้นแรก เป็นการแพร่สาร เจือชนิดพี เช่นเดียวกับชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี (P DIFFUSED R) เพื่อสร้างเป็นบ่อสารกึ่งตัวนำชนิดพีสำหรับฐานรองของไดโอดตัวล่าง แต่สำหรับตัวต้านทานนั้น านชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดเอ็นบวกนี้ ไม่ได้ใช้บ่อสารกึ่งตัวนำชนิดพีเป็นตัวต้านทานโดยตรง แต่บ่อสารกึ่งตัวนำชนิดพีทำหน้าที่เป็นเพียงฐานรองของตัวต้านทานเท่านั้น

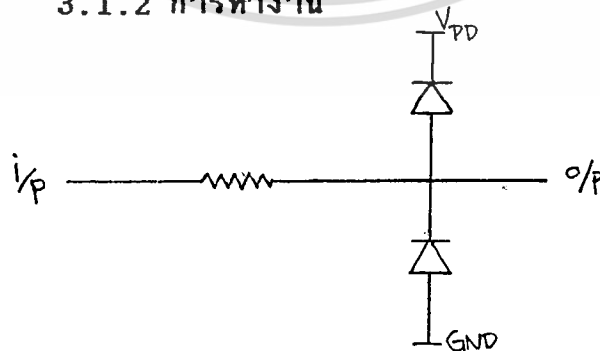
ขั้นที่สอง เป็นการแพร่สาร เจือชนิดพีบวก เพื่อสร้างเป็นขั้วบวกของทั้งไดโอดตัวบนและตัวล่าง เช่นเดียวกับชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี

ขั้นที่สาม เป็นการแพร่สาร เจือชนิดเอ็นบวก เพื่อสร้างขั้วลบของทั้งไดโอดตัวบนและตัวล่าง นอกจากนี้แล้ว ยังสร้างเป็นตัวต้านทานบนบ่อสารกึ่งตัวนำชนิดพีอีกด้วย

ขั้นที่สี่ และ ขั้นที่ห้า เป็นการสร้างหน้าค้ำและหน้าสัมผัสเช่นเดียวกันกับวงจรชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี

เมื่อได้แผ่นผลึกสารกึ่งตัวนำที่ผ่านการแพร่สาร เจือต่างๆ จนได้เป็นวงจร เรียบร้อยแล้ว ก็จะนำไปเชื่อมลวดทองคำออกมายังขาของตัวถังไอซี โดยเครื่อง เชื่อมลวดทองคำ (BONDING MACHINE) และบรรจุลงตัวถังสำหรับในปริศยานิพนธ์ขั้นนี้ กระบวนการ เชื่อมลวดทองคำและบรรจุได้ส่งไปทำที่บริษัท ซิก เนติกส์ จำกัด

3.1.2 การทำงาน



จากรูปวงจรข้างบน เมื่อเราบ่อนไฟเลี้ยงของวงจรรวมเข้าที่ V_{DD}

และ GND จะเห็นได้ว่า

ก. เมื่อมีอินพุตที่มีแรงดันไฟฟ้าเกินกว่าค่า $V_{DD} + V_f$ ทรานซิสเตอร์จะอยู่ในสภาพของการถูกไบอัสตรง (FORWARD BIAS) อินพุตที่เข้ามาก็จะถูกถ่ายออกไปยัง V_{DD} ไม่เข้าไปยังเกตออกไซด์ของ MOSFET ทั้งนี้ก็เพราะว่า ขาเกตออกไซด์มีค่า อิมพีแดนซ์ สูงมาก (HIGH IMPEDANCE)

ข. เมื่อมีอินพุตที่มีแรงดันไฟฟ้าน้อยกว่า $GND - V_f$ ทรานซิสเตอร์จะอยู่ในสภาพของการถูกไบอัสตรง (FORWARD BIAS) อินพุตที่เข้ามาก็จะถูกถ่ายออกไปยัง GND ไม่เข้าไปยังเกตออกไซด์ของ MOSFET เช่นกัน

ค. เมื่อมีอินพุตที่มีแรงดันไฟฟ้าอยู่ระหว่าง $V_{DD} + V_f$ กับ $GND - V_f$ ทั้ง ทรานซิสเตอร์บน และ ทรานซิสเตอร์ล่าง จะอยู่ในสภาพของการถูกไบอัสย้อนกลับทั้งคู่ (REVERSE BIAS) อินพุตก็จะสามารถผ่านเข้าสู่เกตออกไซด์ของ MOSFET ได้ ซึ่งอินพุตค่านี้จะไม่เป็นอันตรายใดๆต่อเกตออกไซด์ของ MOSFET

V_{DD} คือ พลังงานของวงจรรวม มีค่าแรงดันไฟฟ้าประมาณ +5 โวลต์

GND คือ จุด GROUND เทียบค่าแรงดันไฟฟ้าได้ประมาณ 0 โวลต์

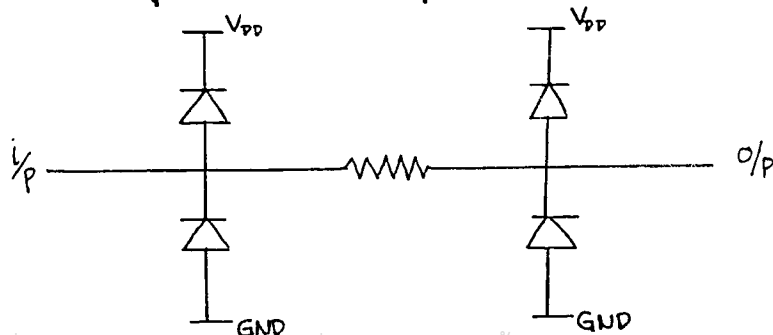
V_f คือ ค่าแรงดันไฟฟ้าตกคร่อมมาครอชณะถูกไบอัสตรง มีค่าประมาณ +0.6 โวลต์

$V_{DD} + V_f$ มีค่าประมาณ +5.6 โวลต์

$GND - V_f$ มีค่าประมาณ -0.6 โวลต์

ง. ตัวต้านทานในวงจรป้องกัน จะทำหน้าที่จำกัดกระแสเข้าสู่เกตออกไซด์ของ MOSFET ไม่ให้มากเกินไป ซึ่งความต้านทานค่าใดจะเหมาะสมจะได้ทำการทดลอง และสรุปผลในบทต่อไป

3.2 วงจรป้องกันอินพุตจากการคายประจุไฟฟ้าสถิตย์แบบที่ 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

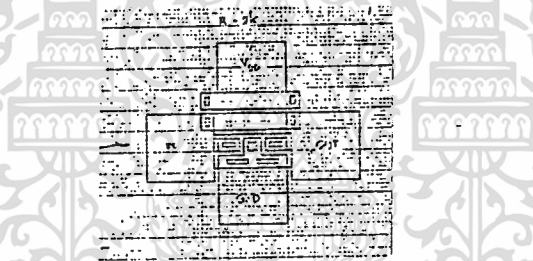
วงจรป้องกันแบบที่ 2 นี้ คล้ายคลึงกับ วงจรป้องกัน แบบที่ 1 เพียงแต่เพิ่มไดร็อคอีก 2 ตัว ต่อในลักษณะแคลมป์ (CLAMP) ไว้หน้าตัวต้านทาน ทั้งนี้ เพื่อผลการจำกัดแรงดันที่ตีขึ้น

3.2.1 การสร้าง

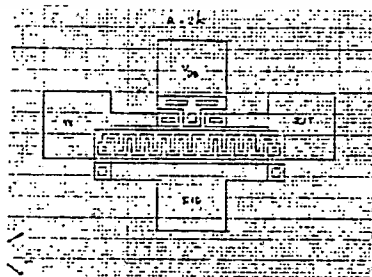
สำหรับกระบวนการ และ ขั้นตอนการสร้างทั้งหมด จะเหมือนกันกับ วงจรป้องกัน แบบที่ 1 ทุกประการ แตกต่างกันเพียงลวดลายของกระเจด้นแบบใน แต่ละขั้นตอนที่จัดเตรียมขึ้นเท่านั้น

วงวงจรป้องกัน แบบที่ 2 ก็ได้ทดลองสร้างทั้งชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด พี และชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด เอ็นบวก คิวบ

3.2.1.1 วงจรป้องกันอินพุท แบบที่ 2 ชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี



3.2.1.2 วงจรป้องกันอินพุทจากการคายประจุไฟฟ้าสถิตย์ แบบที่ 2 ชนิดตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดเอ็นบวก



3.2.2 การทำงาน

หากพิจารณาควาในวงจรป้องกันแบบที่หนึ่ง จะเห็นว่า ตามทฤษฎีที่เมื่อมีอินพุตที่มีแรงดันมากกว่า $V_{DD} + V_E$ หรือน้อยกว่า $GND - V_E$ เข้ามา แรงดันนี้จะถูกถ่ายเทออกสู่ภายนอก ไม่สามารถผ่านเข้าในวงจร MOS ได้ แต่ในความเป็นจริงแล้ว จะมีแรงดันไฟฟ้าที่ยังตกคร่อมตัวต้านทานอยู่ ทำให้ตัวต้านทานมีอุณหภูมิสูงขึ้นได้ ซึ่งตัวต้านทานนี้ ก็จะถูกสร้างบนชิปเดียวกันกับวงจร MOS นั่นก็หมายถึง แผ่นผลึกสารกึ่งตัวนำทั้งแผ่นจะมีอุณหภูมิสูงขึ้นด้วย ซึ่งอาจก่อให้เกิดความเสียหายแก่วงจร หรือ อย่างน้อยที่สุด ก็จะทำให้การทำงานของวงจรคลาดเคลื่อนไปได้

ในวงจรป้องกันแบบที่สองนี้ นี้ จึงได้เพิ่มโพรบที่ต่อในลักษณะแคลมป์อยู่หน้าตัวต้านทานอีก 2 ตัว ซึ่งจะมีผลทำให้แรงดันไฟฟ้าที่ตกคร่อมตัวต้านทานลดน้อยลง หรือหมดไป (หากโพรบคู่หน้า และคู่หลัง มีคุณสมบัติเหมือนกันทุกประการ)

ในบทที่ 1, 2 และ 3 ก็ได้กล่าวถึง ทฤษฎี การสร้าง และความคลาดหายในวงจรระหว่างการออกแบบแล้ว ส่วนในทางปฏิบัติ การทำงานจะเป็นอย่างไรนั้น จะได้ทดลอง และสรุปผลการทดลองให้ทราบ ในบทต่อไป

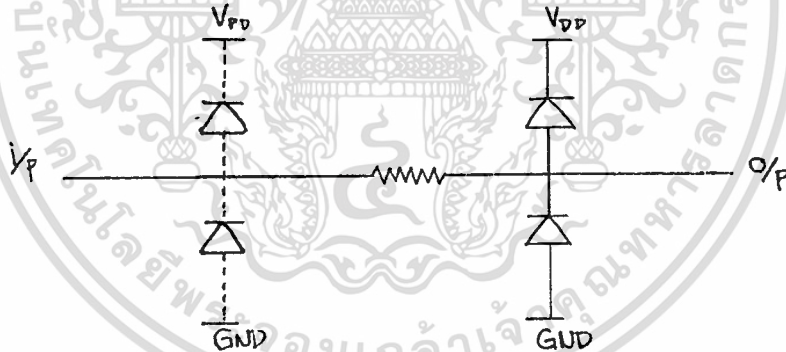
บทที่ 4

การทดลอง และ ผลการทดลอง

จากหลักการและทฤษฎี ที่ได้กล่าวมาแล้วในบทก่อนๆ พอจะสรุปได้ว่า สิ่งจำเป็นที่จะต้องตรวจวัดหาค่า เพื่อจะแสดงว่าวงจรคิกที่สุก มีดังนี้ คือ

1. ค่าความต้านทานที่สร้างได้จริง เปรียบเทียบกับ ค่าความต้านทานที่คาดหวังในการออกแบบ
2. ค่าแรงดันพังทลาย (BREAKDOWN VOLTAGE) ของไดโอด
3. ค่าเวลาหน่วง (DELAY TIME) ที่เกิดขึ้น เทียบกับค่าความต้านทานที่สร้างได้จริง
4. ค่ากระแสที่ผ่านวงจรป้องกัน เทียบกับค่าความต้านทานที่สร้างได้จริง

4.1 ค่าความต้านทานที่สร้างได้จริง เทียบกับค่าความต้านทานที่คาดหวังในการออกแบบ



จากวงจร สามารถวัดค่าความต้านทานที่สร้างขึ้นจริงได้โดยตรง ไม่ว่าจะเป็น วงจรป้องกัน แบบที่ 1 หรือ แบบที่ 2 ก็ตาม uly ใช้ คิจิตอล มัลติมิเตอร์ (DIGITAL MULTIMETER : DMM) วัดระหว่างขาอินพุตและขา เอาท์พุท โดยบดอชชา VDD และ ขา GND ลอชชว้

4.1.1 1st CIRCUIT (P DIFFUSED R)

ค่าความต้านทานที่คาดหมายในการออกแบบ (โหห์ม)	ค่าความต้านทานที่วัดได้จริง (โหห์ม)
2 K	2.92 K
1.5 K	2 K
1 K	1.4 K
800	1.2 K
500	700
200	320

4.1.2 1st CIRCUIT (N+ DIFFUSED R)

ค่าความต้านทานที่คาดหมายในการออกแบบ (โหห์ม)	ค่าความต้านทานที่วัดได้จริง (โหห์ม)
2 K	3.2 K
1.5 K	2.18 K
1 K	1.42 K
800	1.54 K
500	1054
200	490

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ 17 ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 2nd CIRCUIT (P DIFFUSED R)

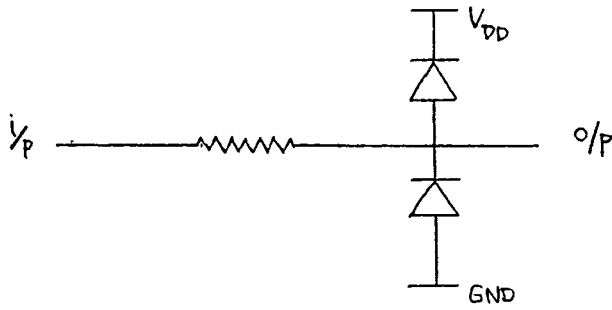
ค่าความต้านทานที่คาดหมายในการออกแบบ (โอห์ม)	ค่าความต้านทานที่วัดได้จริง (โอห์ม)
2 K	2.67 K
1.5 K	2 K
1 K	1.17 K
800	945
500	712
250	305

4.1.4 2nd CIRCUIT (N+ DIFFUSED R)

ค่าความต้านทานที่คาดหมายในการออกแบบ (โอห์ม)	ค่าความต้านทานที่วัดได้จริง (โอห์ม)
2 K	3 K
1.5 K	2.7 K
1 K	2.1 K
800	1.3 K
500	1 K
200	560

4.2 ค่าแรงดันพังทลายของไดโอด (BREAKDOWN VOLTAGE OF DIODE)

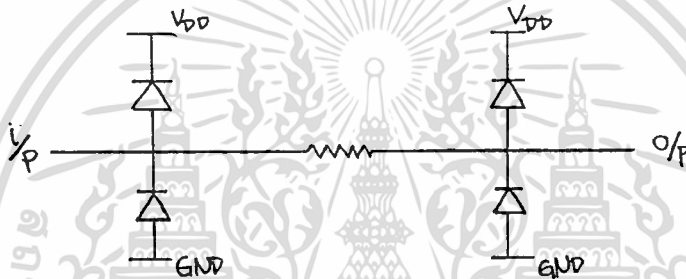
ค่าแรงดันพังทลายของไดโอดนี้ สามารถวัดได้โดยใช้เครื่อง CURVE TRACER วัดระหว่าง ขา P และ ขา N ได้เลย



จากรูปวงจรป้องกันแบบที่ 1

หากต้องการวัดค่าแรงดันทั้งหลายของ ไครอคตัวบน จะวัดโดยใช้จุด
เอาท์พุทเป็น พี และใช้จุด V_{DD} เป็น เอ็น

หากต้องการวัดค่าแรงดันทั้งหลายของ ไครอคตัวล่าง จะวัดโดยใช้จุด
กราวนด์เป็น พี และจุดเอาท์พุทเป็น เอ็น



จากรูปวงจรป้องกันแบบที่ 2

หากต้องการวัดค่าแรงดันทั้งหลายของ ไครอคตัวซ้ายบน จะวัดโดยใช้
จุดอินพุทเป็น พี และจุด V_{DD} เป็น เอ็น

หากต้องการวัดค่าแรงดันทั้งหลายของ ไครอคตัวซ้ายล่าง จะวัดโดย
ใช้จุดกราวนด์เป็น พี และจุดอินพุทเป็น เอ็น

หากต้องการวัดค่าแรงดันทั้งหลายของ ไครอคตัวขวาบน จะวัดโดยใช้
จุดเอาท์พุทเป็น พี และจุด V_{DD} เป็น เอ็น

หากต้องการวัดค่าแรงดันทั้งหลายของ ไครอคตัวขวาล่าง จะวัดโดย
ใช้จุดกราวนด์เป็น พี และจุดเอาท์พุทเป็น เอ็น

4.2.1 1st CIRCUIT (P DIFFUSED R)

ค่าความต้านทานที่คาด- -หมายในการออกแบบ (โหม้ม)	ค่าแรงดันหังหลายของโโรค	
	โโรคตัวบน (โวลท์)	โโรคตัวล่าง (โวลท์)
2 k	76	11
1.5 k	76	11
1 k	74	12
800	85	10
500	70	11
200	80	11

4.2.2 1st CIRCUIT (N+ DIFFUSED R)

ค่าความต้านทานที่คาด- -หมายในการออกแบบ (โหม้ม)	ค่าแรงดันหังหลายของโโรค	
	โโรคตัวบน (โวลท์)	โโรคตัวล่าง (โวลท์)
2 K	70	11
1.5 K	-SHORT-	10
1 K	80	11
800	70	11
500	76	11
200	76	12

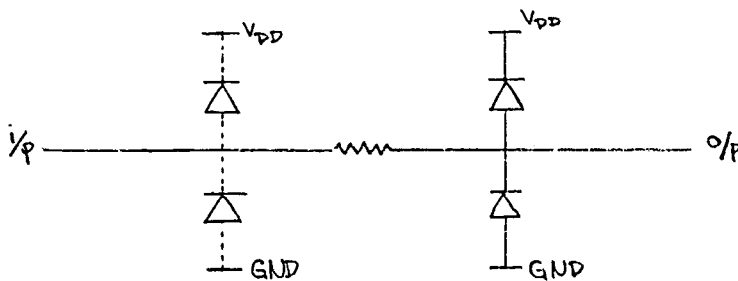
4.2.3 2nd CIRCUIT (P DIFFUSED R)

ค่าความต้านทานที่คาด- -หมายในการออกแบบ (โอห์ม)	ค่าแรงดันพียงหลายของไดโอด			
	ตัวซ้ายบน (โวลต์)	ตัวซ้ายล่าง (โวลต์)	ตัวขวาบน (โวลต์)	ตัวขวาล่าง (โวลต์)
2 K			180	12
1.5 K			190	11
1 K			55	11
800			190	11
500			200	11
250			195	11

4.2.4 2nd CIRCUIT (N+ DIFUSED R)

ค่าความต้านทานที่คาด- -หมายในการออกแบบ (โอห์ม)	ค่าแรงดันพียงหลายของไดโอด			
	ตัวซ้ายบน (โวลต์)	ตัวซ้ายล่าง (โวลต์)	ตัวขวาบน (โวลต์)	ตัวขวาล่าง (โวลต์)
2 K			100	12
1.5 K			70	12
1 K			110	11
800			90	12
500			100	12
200			-SHORT-	12

4.3 ค่าเวลาหน่วงที่เกิดขึ้น เทียบกับ ค่าความต้านทานที่สร้างแท้จริง



จากรูปข้างบน การวัดค่าเวลาดำเนินของวงจรข้างต้น ทั้งแบบที่ 1 และแบบที่ 2 จะทำการวัดโดย

ก. จ่ายไฟเลี้ยงค่า 5 โวลต์ไฟตรง (VOLT DC.) เข้าที่ขา V_{DD}

ข. ต่อจุด GND เข้ากับจุดกราวด์ของเครื่องจ่ายไฟ (POWER SUPPLY)

ค. จ่ายสัญญาณรูปสี่เหลี่ยม (SQUARE WAVE) ที่มีค่า 20 โวลต์ จากขอกถึงขอก (VOLT PEAK-TO-PEAK) ความถี่ 1 กิโลเฮิรตซ์ เข้าที่ขาอินพุท

ง. วัดค่าเวลาดำเนิน (DELAY TIME) ของสัญญาณอินพุท ด้วยเครื่องออสซิลโลสโคป (OSCILLOSCOPE) แล้วบันทึกไว้

จ. วัดค่าเวลาดำเนิน (DELAY TIME) ของสัญญาณเอาต์พุทที่จุดเอาต์พุทของวงจร ด้วยออสซิลโลสโคป (OSCILLOSCOPE)

ฉ. นำค่าเวลาดำเนินของสัญญาณเอาต์พุทที่วัดได้ในข้อ จ. หักลบด้วยค่าเวลาดำเนินของสัญญาณอินพุทที่วัดได้ในข้อ ง. ค่าผลลัพธ์ที่ได้นี้จึงจะเป็นค่าเวลาดำเนินที่เกิดขึ้นจากวงจรนี้โดยแท้จริง

4.3.1 1st CIRCUIT (P DIFFUSED R)

ค่าความต้านทานที่สร้างได้จริง (โอห์ม)	ค่าเวลาดำเนินที่เกิดจากวงจร (ไมโครวินาที)
2.92 K	0.3
2 K	0.2
1.4 K	0.2
1.2 K	0.2
700	0.15
320	0.15

4.3.2 1st CIRCUIT (N⁺ DIFFUSED R)

ค่าความต้านทานที่สร้างได้จริง (โอห์ม)	ค่าเวลาหน่วงที่เกิดจากวงจร (ไมโครวินาที)
3.2 K	0.15
2.18 K	0.15
1.42 K	0.15
1.54 K	0.15
1054	0.1
490	0.1

4.3.3 2nd CIRCUIT (P DIFFUSED R)

ค่าความต้านทานที่สร้างได้จริง (โอห์ม)	ค่าเวลาหน่วงที่เกิดจากวงจร (ไมโครวินาที)
2.67 K	0.25
2 K	0.2
1.17 K	0.15
945	0.15
712	0.1
305	0.1

4.3.4 2nd CIRCUIT (N⁺ DIFFUSED R)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความต้านทานที่สร้างไว้จริง (โอห์ม)	ค่าเวลาหน่วงที่เกิดจากวงจร (ไมโครวินาที)
3 K	0.5
2.7 K	0.45
2.1 K	0.45
1.3 K	0.4
1 K	0.3
560	0.1

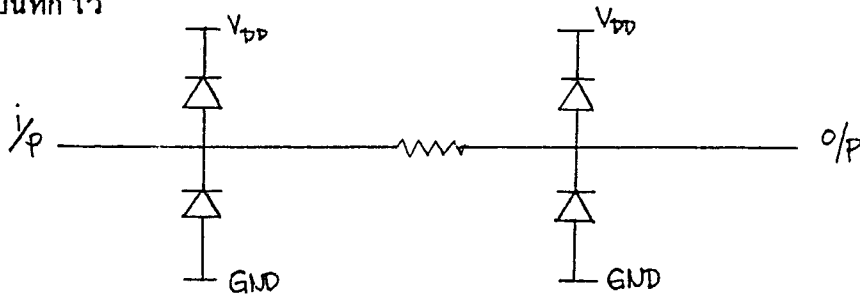
4.4 ค่ากระแสที่ผ่านวงจรป้องกัน เทียบกับค่าความต้านทานที่วัดได้จริง



จากวงจรในรูป จะสามารถวัดกระแสที่ผ่านวงจรป้องกัน เทียบกับค่าความต้านทานที่วัดได้จริงได้โดย

- ก. ต่อมิลลิแอมป์มิเตอร์ (ในการทดลองวัด ใช้ คิวคิตอลมิเตอร์แทน) อนุกรมไว้ข้างหน้าก่อนเข้าสู่วงจรป้องกัน
- ข. จ่ายไฟเลี้ยงค่า 5 โวลต์ไฟตรง (VOLT DC.) เข้าที่ขา V_{DD}
- ค. ต่อจุด GND เข้ากับจุดกราวด์ของเครื่องจ่ายไฟ (POWER SUPPLY)
- ง. ปลดขาเอาต์พุตลอยไว้ (เปรียบเสมือนว่า เป็นการต่อเข้าเกตอินพุตของวงจร MOS เพราะว่ามีอินพุตอิมพีแดนซ์ (INPUT IMPEDANCE) ของวงจร MOS มีค่าสูงมาก)
- จ. จ่ายสัญญาณอินพุตเป็นไฟตรง (DC.) เปลี่ยนแปลงค่าตั้งแต่ -10 โวลต์ จนถึง +10 โวลต์

ด. วัดค่ากระแสที่ผ่านเข้าสู่วงจร โดยอ่านจากมิลลิแอมป์มิเตอร์
 ที่ค่าอินพุต -10 , -8 , -6 , -4 , -2 , 0 , 2 , 4 , 6 , 8 และ
 10 วอลต์ บันทึกไว้



อนึ่ง พิจารณาวงจรที่ 2 ในรูปข้างบน จะเห็นว่า วงจรป้องกันแบบที่ 2 นี้ ไม่สามารถจะทำการวัดค่ากระแสที่ผ่านวงจรได้ด้วยวิธีเดียวกันกับวงจรป้องกันที่ 1 เพราะหากวงจรถูกเพิ่มแรงดันไฟฟ้าอินพุตเข้าไปแล้ว จะทำให้ไดโอดที่ต่อแคสมีป้อนหน้าเอาไว้ เสียหายได้ เนื่องจากกระแสที่ผ่านวงจรมีค่าสูงเกินไป

และถึงแม้จะต่อตัวต้านทานอนุกรมเข้าไปก่อนเข้าสู่วงจรป้องกัน ก็จะทำให้ค่ากระแสที่วัดได้ คลาดเคลื่อนไปจากความเป็นจริงหากตัวต้านทานนั้นมีค่ามาก แต่ถ้าตัวต้านทานนั้นมีค่าน้อย ก็จะไม่สามารถป้องกันความเสียหายที่จะเกิดขึ้นแก่ไดโอดได้

อนึ่ง ค่ากระแสที่ผ่านวงจรป้องกัน เข้าสู่เกตออกไซด์ของวงจรมอส ที่แท้จริงจะขึ้นอยู่กับค่าของตัวต้านทานของวงจรเท่านั้น ดังนั้น ข้อมูลของค่ากระแสที่ผ่านวงจรของวงจรป้องกันแบบที่ 2 ก็สามารถอนุมานมาซึ่งข้อมูลของวงจรป้องกันแบบที่ 1 มาสรุปผลการทดลองได้ เนื่องจาก ได้ใช้ค่าของตัวต้านทานเท่ากัน ทั้งในแบบตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด พี และตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด เอ็น

4.4.1 1st CIRCUIT (P DIFFUSED R)

ค่าแรงดัน- โหม้ออินพุท (โวลท์)	ค่ากระแสที่ผ่านวงจรป้องกันที่มีค่าความต้านทานต่าง ๆ (มิลลิแอมแปร์)					
	2.92K	2K	1.4K	1.2K	700	320
	(โวลท์)	(โวลท์)	(โวลท์)	(โวลท์)	(โวลท์)	(โวลท์)
-10	-3.11	-4.30	-5.67	-0.35	-11.66	-23.82
- 8	-2.44	-3.37	-4.43	-0.13	-9.20	-18.90
- 6	-1.80	-2.44	-3.12	0	-6.65	-13.49
- 4	-1.07	-1.52	-1.80	0	-4.08	-8.06
- 2	-0.42	-0.57	-0.66	0	-1.54	-2.98
0	0	0	0	0	0	0
2	0	0	0.53	0	0	0
4	0	0	1.00	0	0	0
6	1.25	1.90	2.28	1.53	1.88	2.05
8	34.80	62.34	52.23	39.79	54.61	58.57
10	90.04	162.91	151.05	114.33	145.77	156.64

4.4.2 1st CIRCUIT (N+ DIFFUSED R)

ค่าแรงดัน- ไฟฟ้าอินพุท (โวลต์)	ค่ากระแสที่ผ่านวงจรป้องกันที่มีค่าความต้านทานต่าง ๆ (มิลลิแอมแปร์)					
	3.2K (โอห์ม)	2.18K (โอห์ม)	1.42K (โอห์ม)	1.54K (โอห์ม)	1054 (โอห์ม)	490 (โอห์ม)
-10	-2.90	-5.02	-5.84	-6.74	-10.29	-20.89
- 8	-2.20	-3.99	-4.47	-5.19	-7.84	-15.54
- 6	-1.50	-2.94	-3.15	-3.66	-5.52	-10.58
- 4	-0.80	-1.92	-1.89	-2.20	-3.22	-6.06
- 2	-0.30	-0.97	-0.67	-0.82	-1.05	-1.82
0	0	-0.51	-0.05	0	0	0
- 2	0.06	-0.42	-0.03	0	0	0
4	0.08	-0.21	-0.01	0	0	0
6	0.14	0.72	0.39	0.31	0.52	0.60
8	0.80	5.26	3.30	3.00	6.72	4.47
10	1.57	14.92	7.87	7.55	16.96	9.91

บทที่ 5

สรุปผลการทดลอง และ บทวิจารณ์

จากบทที่แล้ว เป็นการเสนอถึงผลการทดลองที่วัดได้ จาก วงจร ป้องกันอินพุทจากการคายประจุไฟฟ้าสถิตย์ ทั้ง 24 วงจรที่ได้สร้างขึ้น ในบทนี้ จะได้สรุปผลการทดลอง วิเคราะห์ผล พร้อมทั้งบทวิจารณ์เกี่ยวกับการพัฒนาวงจร ป้องกันอินพุทต่อไป

5.1 ค่าความต้านทานที่สร้างได้จริง เปรียบเทียบกับ ค่าความต้านทานที่ คาดหมายในการออกแบบ

สำหรับ ตัวต้านทานที่ได้ออกแบบและจัดสร้างขึ้น สามารถ แยกพิจารณาได้เป็น 3 แบบ คือ

ก. ตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด พี
ตัวต้านทานชนิดนี้ในวงจรที่ 1 ค่าที่สร้างได้จะผิดพลาดจากค่า ที่คาดหวังไป 44.89 % , ในวงจรที่ 2 ค่าที่สร้างได้จะผิดพลาดไป 27.73 % คิดเป็นค่าเฉลี่ยได้ 36.31 %

ข. ตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด เอ็นบวก ซึ่งมีรูปร่าง เป็นขดสลับไปมา ซึ่งได้แก่ ตัวต้านทานที่มีค่า 2 K , 1.5 K , 1 K

ตัวต้านทานชนิดนี้ในวงจรที่ 1 ค่าที่สร้างได้จะผิดพลาดจากค่า ที่คาดหวังไป 49.11 % , ในวงจรที่ 2 ค่าที่สร้างได้จะผิดพลาดไป 80.00 % คิดเป็นค่าเฉลี่ยได้ 64.56 %

ค. ตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิด เอ็นบวก ซึ่งมีรูปร่าง เป็นเส้นตรง ซึ่งได้แก่ ตัวต้านทานที่มีค่า 800 โอห์ม , 500 โอห์ม , 200 โอห์ม

ตัวต้านทานชนิดนี้ในวงจรที่ 1 ค่าที่สร้างได้จะผิดพลาดจากค่า ที่คาดหวังไป 116.10 % , ในวงจรที่ 2 ค่าที่สร้างได้จะผิดพลาดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา -28- ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

114.17 % คิดเป็นค่าเฉลี่ยได้ 115.14 %

เมื่อได้พิจารณาข้อมูลต่าง ๆ แล้วก็จะพบข้อสรุปว่า

5.1.1 ตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี จะมีความผิดพลาดน้อยกว่าตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดเอ็นบวก

5.1.2 ตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดเอ็นบวก ซึ่งมีรูปร่างเป็นขดสลับไปมา จะมีความผิดพลาดน้อยกว่าตัวต้านทานที่สร้างจากสารกึ่งตัวนำ ซึ่งมีรูปร่างเป็นเส้นตรง

5.1.3 ดังนั้น ตัวต้านทานที่จะสร้างในวงจรป้องกันอินพุทนี้ จึงควรจะใช้ตัวต้านทานที่สร้างจากสารกึ่งตัวนำชนิดพี

5.2 ค่าแรงดันพังทลาย (BREAKDOWN VOLTAGE) ของไดโอด

จากการพิจารณาข้อมูลที่วัดได้ และเสนอไปในบทที่ 4 นั้นพบว่า

ก. ไดโอดตัวบนของวงจรป้องกันแบบที่ 1 ซึ่งมีลักษณะเป็นวงแหวน (ดูภาพประกอบจากภาคผนวก) จะมีความแรงดันพังทลาย ประมาณ 70 ถึง 80 โวลต์

ข. ไดโอดตัวบนของวงจรป้องกันแบบที่ 2 ซึ่งมีลักษณะเป็นขั้ว 2 ขั้ว (ดูภาพประกอบจากภาคผนวก) จะมีความแรงดันพังทลายประมาณ 100 ถึง 200 โวลต์

ค. ไดโอดตัวล่างของทั้งวงจรแบบที่ 1 และ 2 ซึ่งสร้างในบ่อสารกึ่งตัวนำชนิด พี (P-Well) จะมีความแรงดันพังทลายประมาณ 10-12 โวลต์ จากข้อมูลที่ได้จากการทดลองข้างต้นสามารถสรุปได้ว่า

5.2.1 การสร้างไดโอดตัวบนในวงจรป้องกันอินพุท ควรสร้างให้มีลักษณะเป็นขั้ว 2 ขั้ว ซึ่งจะทำให้มีค่าแรงดันพังทลายสูง สามารถทำงานได้ที่แรงดันสูงกว่า

5.2.2 การสร้างไดโอดในบ่อสารกึ่งตัวนำชนิดพี ทำให้มีค่าแรงดันพังทลายต่ำ

5.2.3 การสร้างไดโอดตัวล่าง ก็ควรจะทำให้มีลักษณะเป็นขั้ว 2 ขั้ว เพื่อให้เหมือนกับการสร้างไดโอดตัวบน ซึ่งจะทำให้ไม่สับสน อีกทั้งยัง เปลืองพื้นที่ในการสร้างน้อยกว่า

5.3 ค่าเวลาหน่วงที่เกิดจากวงจรป้องกันอินพุท เปรียบเทียบกับค่าความต้านทานที่สร้างได้จริง

จากการทดลอง วัดค่าเวลาหน่วง ที่เกิดจากวงจรป้องกันอินพุท พบว่าค่าเวลาหน่วงที่เกิดขึ้น จะมีค่าตั้งแต่ 0.1-0.5 ไมโครวินาที ซึ่งค่าเวลาหน่วงนี้ นับว่า ต่ำมาก เมื่อเทียบกับการทำงานทั่วไป ดังนั้น จึงสามารถอนุมานให้ เกิดค่าเวลาหน่วงนี้ได้

5.4 ค่ากระแสผ่านวงจรป้องกัน อินพุท เปรียบเทียบกับค่าความต้านทานที่สร้างได้จริง

โดยปกติ ค่ากระแสผ่านวงจรป้องกัน อินพุท จะมีค่าต่ำลงเมื่อค่าของความต้านทานสูงขึ้น ฉะนั้นเมื่อนำมาเขียนกราฟ จะได้ลักษณะกราฟเป็นกราฟลด ในขณะที่ ค่าเวลาหน่วงจะสูงขึ้นเมื่อค่าของความต้านทานสูงขึ้นเช่นกัน และเมื่อนำมาเขียนกราฟ ก็จะได้ลักษณะกราฟเป็นกราฟเพิ่ม และ กราฟทั้ง 2 นี้จะมาตัดกันที่จุดๆ หนึ่ง และ จุดนั้นจะเป็นจุดของค่าความต้านทานที่เหมาะสม แต่ทั้งนี้ค่าเวลาหน่วงที่เกิดขึ้นมีค่าน้อยมาก ดังนั้นในการทดลองนี้ หากจะสรุปก็คงพอจะสรุปได้ว่าค่าความต้านทานที่เหมาะสมคือ 2 กิโลโอห์ม โดยไม่ต้องคำนึงถึงกราฟ.

1. ตัวต้านทานในวงจรรวม

ตัวต้านทานในวงจรรวม สามารถสร้างให้เป็นสารกึ่งตัวนำชนิด P หรือ N หรือ N⁺ ก็ได้ โดยกำหนดค่าความต้านทานหาได้จากสมการ .

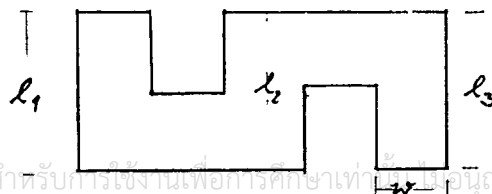
$$R = \rho * l / x_j * W$$

- โดยที่
- R = ค่าความต้านทาน (resistance)
 - ρ = ค่าพิกัดความต้านทาน (resistivity)
 - l = ค่าความยาวของตัวต้านทาน
 - x_j = ความลึกของตัวต้านทาน
 - W = ความกว้างของตัวต้านทาน



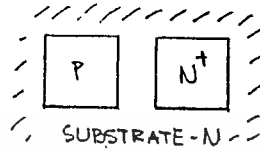
ในการคำนวณและออกแบบ เราสามารถทราบค่า R , ρ , x_j จากนั้นก็นำมาคำนวณหาค่า l/W ออกมา แล้วจึงนำค่านี้ไปออกแบบ

ตัวอย่างเช่น กำหนดค่า $\rho/x_j = 20$ โอห์ม ต้องการออกแบบตัวความต้านทานที่มีค่า 400 โอห์ม นั้นหมายความว่าค่า l/W ของตัวความต้านทานนี้ เท่ากับ 20 แต่ตัวความต้านทาน ไม่จำเป็นจะต้องให้เป็นความยาวตลอดไป อาจจะขดเข้ามาดังรูปข้างล่างนี้ก็ได้ ตัวความต้านทานที่ขดอยู่เช่นนี้ มีชื่อเฉพาะว่า โพลีรีซิสเตอร์ (Polyresistor)



2. ไดโอดในวงจรรวม

โครงสร้างพื้นฐานของไดโอด ก็คือ มีรอยต่อ พี-เอ็น รอยต่อเดียวด้วยโครงสร้างง่ายๆ เช่นนี้ จึงสามารถสร้างไดโอดบนแผ่นวงจรรวม ได้มากมายหลายรูปแบบดังรูปข้างล่างนี้



แต่ทั้งนี้ ไดโอดที่สร้างออกมาแตกต่างกัน ก็มีคุณสมบัติที่แตกต่างกันด้วย ไดโอดที่ล้อมรอบ P จะมีประสิทธิภาพในการถ่ายเทประจุระหว่างชั้นดีกว่าไดโอดที่ P ถูกล้อมรอบด้วย N^+ เป็นรูปเกือกม้า หรือไดโอดที่ N^+ ขนาบข้าง P ซึ่งประสิทธิภาพในการถ่ายเทประจุนี้เอง ที่มีผลต่อเบรคควาน์ และทนทานต่อไดโอด

3. เบ็ดเตล็ด

- ค่า p/x_j ของสารกึ่งตัวนำชนิด P ที่ใช้ในปริภูมิตัวนำพาตัวนี้ เท่ากับ 400 โอห์ม
- ค่า p/x_j ของสารกึ่งตัวนำชนิด N^+ ที่ใช้ในปริภูมิตัวนำพาตัวนี้ เท่ากับ 20 โอห์ม
- ช่องห่างระหว่างชั้นต่างๆ ที่เล็กที่สุด หรือหน่วยเล็กที่สุด ที่ซึ่ง

ในการออกแบบกระบวนการผลิตของปริภูมิตัวนำพาตัวนี้เท่ากับ 10 ไมครอน

เอกสารนี้เป็นเอกสารทสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

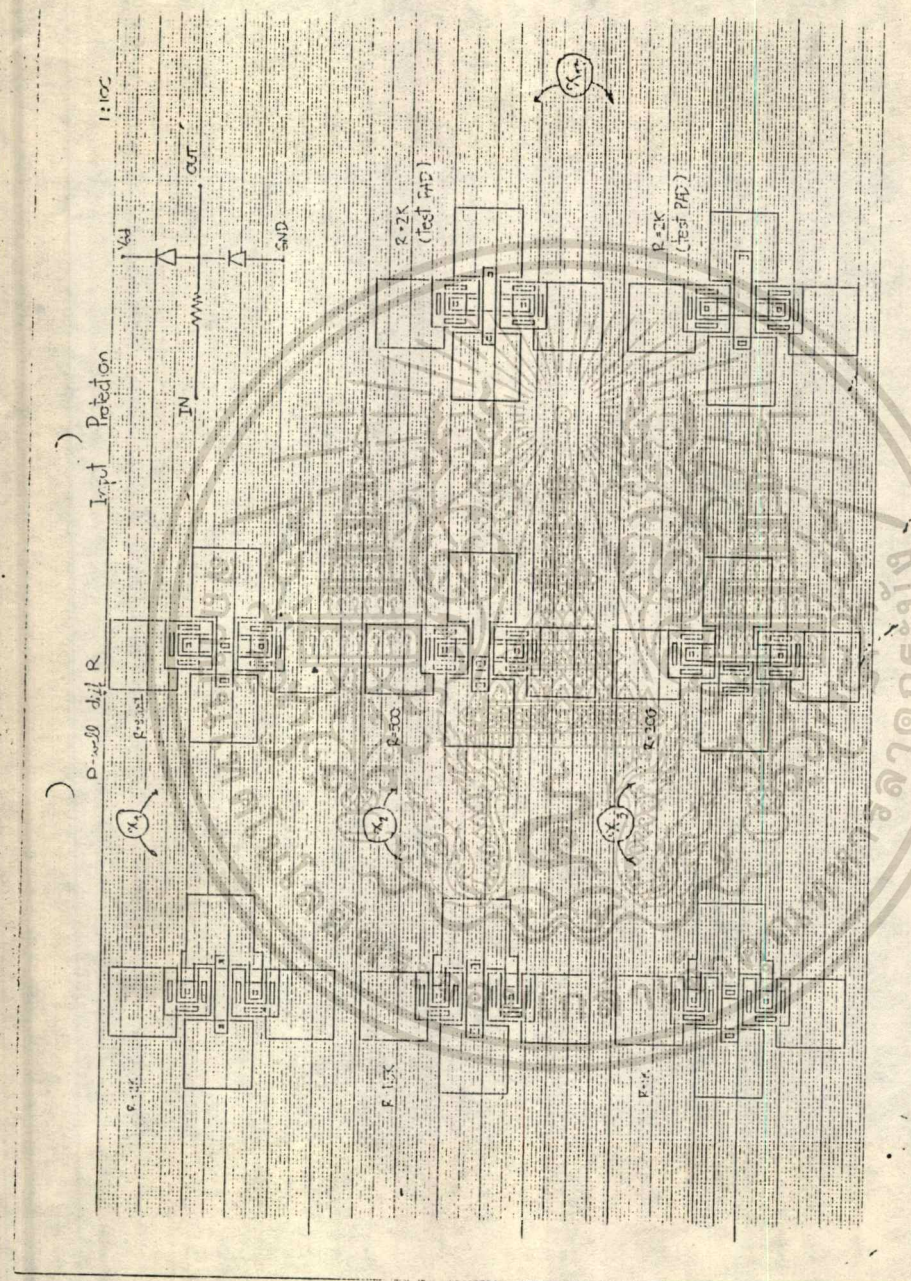
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

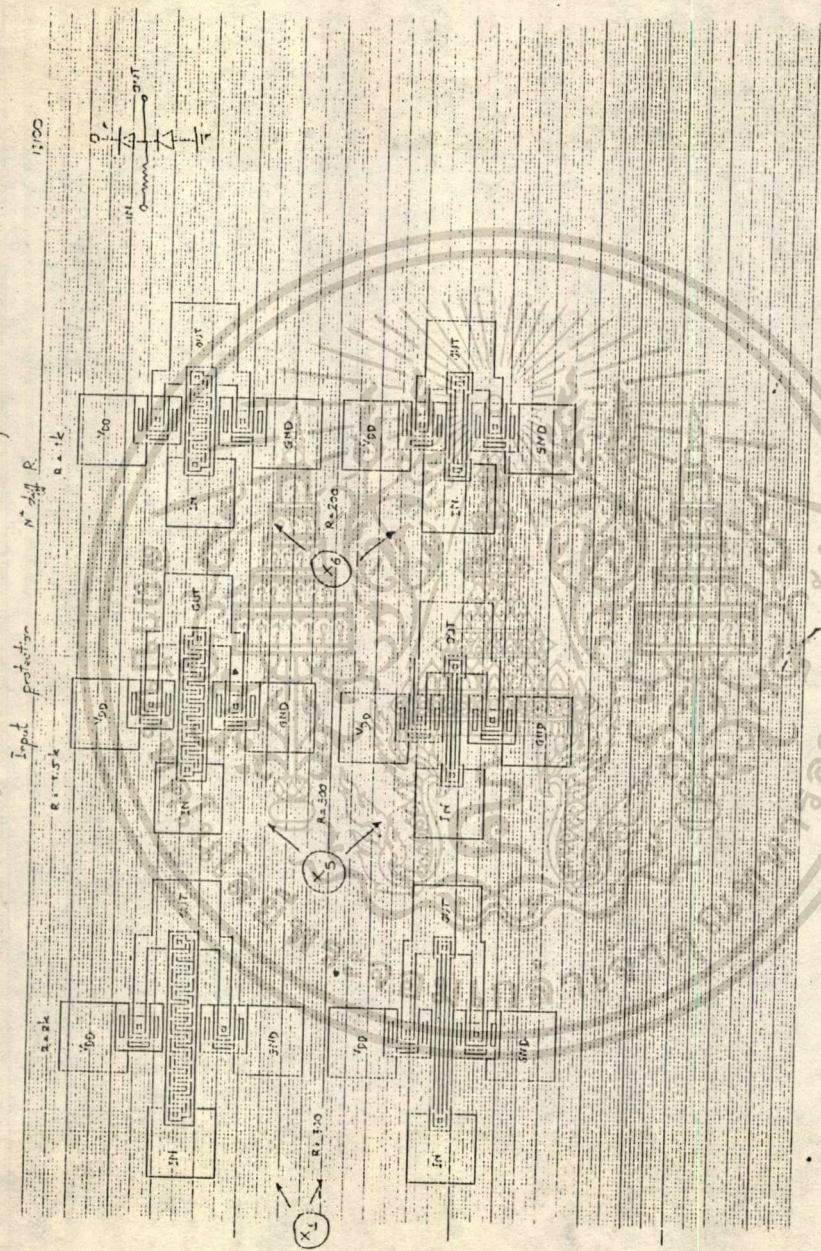
X_{11}	1st	CIRCUIT	(P DIFFUSED R)	2	K.OHM
X_{12}	1st	CIRCUIT	(P DIFFUSED R)	1.5	K.OHM
X_{21}	1st	CIRCUIT	(P DIFFUSED R)	1	K.OHM
X_{22}	1st	CIRCUIT	(P DIFFUSED R)	800	OHM
X_{31}	1st	CIRCUIT	(P DIFFUSED R)	500	OHM
X_{32}	1st	CIRCUIT	(P DIFFUSED R)	200	OHM
X_{41}	1st	CIRCUIT	(N ⁺ DIFFUSED R)	2	K.OHM
X_{42}	1st	CIRCUIT	(N ⁺ DIFFUSED R)	1.5	K.OHM
X_{51}	1st	CIRCUIT	(N ⁺ DIFFUSED R)	1	K.OHM
X_{52}	1st	CIRCUIT	(N ⁺ DIFFUSED R)	800	OHM
X_{61}	1st	CIRCUIT	(N ⁺ DIFFUSED R)	500	OHM
X_{62}	1st	CIRCUIT	(N ⁺ DIFFUSED R)	200	OHM
X_{71}	2nd	CIRCUIT	(P DIFFUSED R)	2	K.OHM
X_{72}	2nd	CIRCUIT	(P DIFFUSED R)	1.5	K.OHM
X_{81}	2nd	CIRCUIT	(P DIFFUSED R)	1	K.OHM
X_{82}	2nd	CIRCUIT	(P DIFFUSED R)	800	OHM
X_{91}	2nd	CIRCUIT	(P DIFFUSED R)	500	OHM
X_{92}	2nd	CIRCUIT	(P DIFFUSED R)	250	OHM
X_{101}	2nd	CIRCUIT	(N ⁺ DIFFUSED R)	2	K.OHM
X_{102}	2nd	CIRCUIT	(N ⁺ DIFFUSED R)	1.5K	OHM
X_{111}	2nd	CIRCUIT	(N ⁺ DIFFUSED R)	1	K.OHM
X_{112}	2nd	CIRCUIT	(N ⁺ DIFFUSED R)	800	OHM
X_{121}	2nd	CIRCUIT	(N ⁺ DIFFUSED R)	500	OHM
X_{122}	2nd	CIRCUIT	(N ⁺ DIFFUSED R)	200	OHM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา หรือทำซ้ำหรืออ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

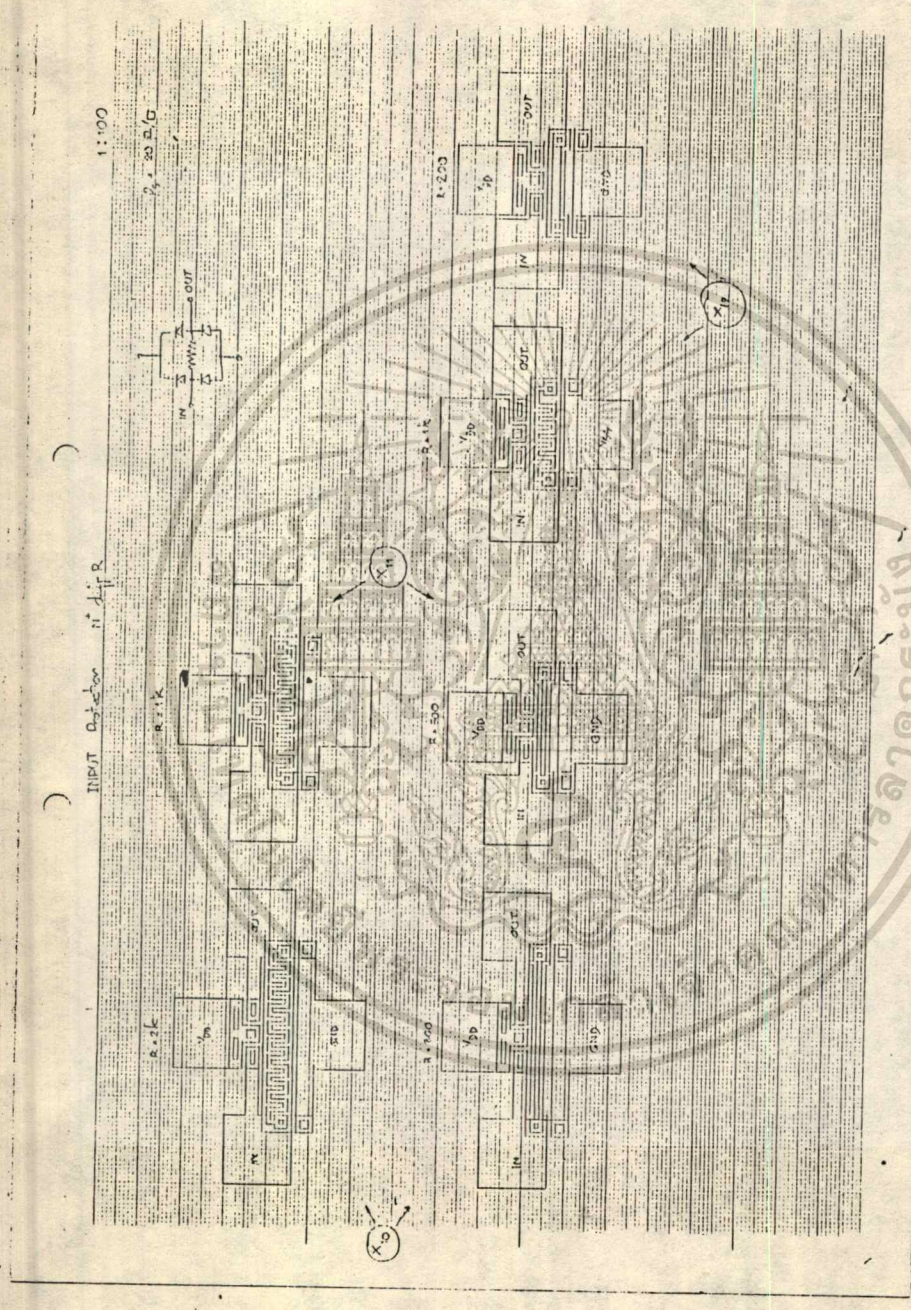


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะผิดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จดหมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณ

รศ.ดร.สมเกียรติ

ศุภเดช

อ.สมศักดิ์

ชุมช่วย

อ.วิสุทธิ

ฐิติรุ่งเรือง

อ.สมชัย

วงศ์เมตตา

อ.สมศักดิ์

เชียรศิริกุล

สุรศักดิ์

เนียมเจริญ

ศุภยวัฒน์

จอมแสง

จิรวลัน

ปานกลาง

สัจจา

สงศิริ

ธัญญะ

ศักดิ์โสภิต

ประภาพรรณ

คงวิทย์ เสรณี

วันเพ็ญ

นพกุลสตีตย์

ศิริชัย

แช่โจ้ว

กาญจนา

คำนิงกิจ

ศุภอรุณ

ธรรมจักรกุล

วิชัย

แช่ไคว

หนังสืออ้างอิง

ศูนย์วิจัยอิเล็กทรอนิกส์ , " เทคโนโลยีการสร้างอุปกรณ์โซลิต
สแตท " , ศูนย์วิจัยอิเล็กทรอนิกส์.

สมเกียรติ ศุภเดช รศ.ดร. , " สิ่งประดิษฐ์สารกึ่งตัวนำ " ,
ศูนย์วิจัยอิเล็กทรอนิกส์.

Daniel W.Dobberpuhl , Lance A.Glasser , "
The Design and Analysis of VLSI circuits " , Addison-
Wesley Publishing Company , United State , 1985.

