ปีการศึกษา 2532

เครื่องแปลงสัญญาณภาพสีเป็นสัญญาณดิจิตอล

โดย

1. นาย วชิรพันธ์ ภัทรมงคลฤทธิ์
2. นาย เฉลิมพล ปุณณาภิรมย์
3. นาย เกรียงไกร จันทรา

อาจารย์ที่ปรึกษา

ผศ.ดร. กนก เจนจิรชนงศ์เวช

อาจารย์ กฤดากร กล่อมการ

026999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เครื่องแปลงสัญญาณภาพสีเป็นสัญญาณดิจิตอล

COLOR VIDEO DIGITIZER

จัดทำโดย

1. นาย วชิรพันธ์ ภัทรมงคลฤทธิ์
2. นาย เฉลิมพล ปุณณาภิรมย์
3. นาย เกรียงไกร จันทรา

อาจารย์ที่ปรึกษา

ผศ.ดร. กนก เจนจิระพงศ์เวช

อาจารย์ กฤตากร กล่อมการ

ภาคการศึกษาที่ 2 ปีการศึกษา 2532

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

026999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2532

ภาควิชา เทคนิคอุตสาหกรรม

ผนวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ผู้จัดทำ

1. นาย วชิรพันธ์ ภัทรมงคลฤทธิ์
2. นาย เฉลิมพล ปุณณาภิรมณ์
3. นาย เกรียงไกร จันทรา

.....(อาจารย์ที่ปรึกษา)
(.....)

.....(อาจารย์ที่ปรึกษา)
(.....)

.....(อาจารย์ที่ปรึกษา)
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	สัญญาณภาพและรายละเอียดของสัญญาณภาพจากกล้องทีวี	5
	-บล็อกไดอะแกรม	14
บทที่ 3	หลักการแยกสัญญาณโครมิแนนซ์	17
	3.1 การแยกสัญญาณโครมิแนนซ์หลังวงจรลูมิแนนซ์ดีเทกเตอร์	17
	3.2 ตัวอย่างวงจรที่แยกออกหลังวงจรลูมิแนนซ์ดีเทกเตอร์	19
	3.3 การแยกสัญญาณโครมิแนนซ์ก่อนวงจรลูมิแนนซ์ดีเทกเตอร์	21
	3.4 ข้อดีและข้อเสียของการแยกสัญญาณโครมิแนนซ์ทั้งสองแบบ	21
	3.5 ตัวอย่างวงจรที่แยกสัญญาณโครมิแนนซ์ก่อนลูมิแนนซ์ดีเทกเตอร์	23
บทที่ 4	หลักการดีโคเดอร์ PAL	26
	4.1 ดีเลย์ลายน์เทียม	26
	4.2 ตัวอย่างวงจรดีโคเดอร์ PAL	29
	4.3 วงจรผสมสัญญาณและวงจรขยายหลังดีเลย์	35
	4.4 การคืนอัตราส่วนการถ่วงของสัญญาณ (R-Y) และ (B-Y)	36
	4.5 สวิตช์ PAL 0/180 องศา	38
	4.6 การแก้ความผิดพลาดทางเฟส	39
	1. ในกรณีที่เฟสของสัญญาณโครมาถูกต้อง	39
	2. ในกรณีที่เฟสของสัญญาณโครมาเกิดผิดพลาด	41
บทที่ 5	วงจรซิ้งก์สี	43
	5.1 หลักการซิ้งก์สี	43
	5.2 ตัวอย่างวงจรซิ้งก์สี	45
	1. วงจรซิ้งก์สี	45
	2. วงจรเทียบเฟส	45
	3. วงจรขยายสี DC และวงจรรีแอกแตนซ์	48
	4. วงจรออสซิลเลเตอร์พาหะรอง	49
	5.3 วงจรคริสตอลออสซิลเลเตอร์	50
	5.4 วงจรภาคซิ้งก์สีระบบ direct lock	51
บทที่ 6	หลักการและฮาร์ดแวร์ของบอร์ดดิจิไตเซอร์	54
	6.1 การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล	54
	- วงจร A/D ของสัญญาณขาวดำ	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจร A/D ของสัญญาณ R-Y และ B-Y 59
6.2 การเก็บข้อมูลภาพและการอ้างตำแหน่งหน่วยความจำ 60
- วงจรสร้างสัญญาณซิ้งค์ควบคุม 67
- วงจรสร้างแอดเดรส 68
- หน่วยความจำของสัญญาณขาวดำ 71
- หน่วยความจำของสัญญาณสี 72
6.3 การปแลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก 73
- วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกสำหรับสัญญาณขาวดำ 76
- วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกสำหรับสัญญาณสี 77
6.4 การรวมสัญญาณภาพกับสัญญาณซิ้งก์ 78
บทที่ 7 การทดลองและผลการทดลอง 80
ภาคผนวก
กิตติกรรมประกาศ
เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เครื่องแปลงสัญญาณภาพสีเป็นสัญญาณดิจิตอล

วชิรพันธ์ ภัทรมงคลฤทธิ์
เฉลิมพล ปุณณาภิรมณ์
เกรียงไกร จันทรา

ผศ.ดร.กนก เจนจิระพงศ์เวช
กฤดากร กล่อมการ
อาจารย์ที่ปรึกษา

ปีการศึกษา 2532

บทคัดย่อ

ในวิทยานิพนธ์ฉบับนี้ เรียบเรียงขึ้นจากผลงานที่ได้สร้างขึ้น เครื่องแปลงสัญญาณภาพสีให้เป็นสัญญาณดิจิตอล (COLOR VIDEO DIGITIZER) โดยกระบวนการเปลี่ยนและการจัดสัญญาณภาพสีซึ่งจะทำการแยกสัญญาณภาพสีให้ออกเป็น สัญญาณความสว่าง (Luminance signal) สัญญาณสี (chrominance signal) โดยที่สัญญาณสีนี้ยังแยกออกเป็น สัญญาณ-อาร์ลบวาย (R-Y signal) และ สัญญาณบีลบวาย (B-Y signal) สัญญาณทั้งหมดนี้ไปเข้าการแปลงสัญญาณเป็นสัญญาณดิจิตอล โดยใช้การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล (ANALOG TO DIGITAL CONVERTER) แล้วนำสัญญาณนี้ไปเก็บไว้ในหน่วยความจำ (memory unit) ซึ่งสามารถนำสัญญาณในหน่วยความจำนี้ไปใช้งาน การประมวลผลภาพ (image processing) ได้ จากนั้นจะนำข้อมูลจากหน่วยความจำนี้ ไปแปลงกลับจากสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก (DIGITAL TO ANALOG CONVERTER) แล้วปรับและจัดสัญญาณให้อยู่ในลักษณะของสัญญาณภาพรวม (composite video signal) โดยเครื่องมือนี้ได้จัดสร้างขึ้นสอดคล้องกัน ตามความต้องการและความเหมาะสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COLOR VIDEO DIGITIZER

VACHIRAPUN PATARAMONGKOLRIT
CHALEAMPOL PONNAPIROM
KRIENGKRAI JUNTRA

ASST.DR.KANOK JENJIRAPONGWETCH
KITSADAKON KLOMKRAN
ADVISOR

1989

ABSTRACT

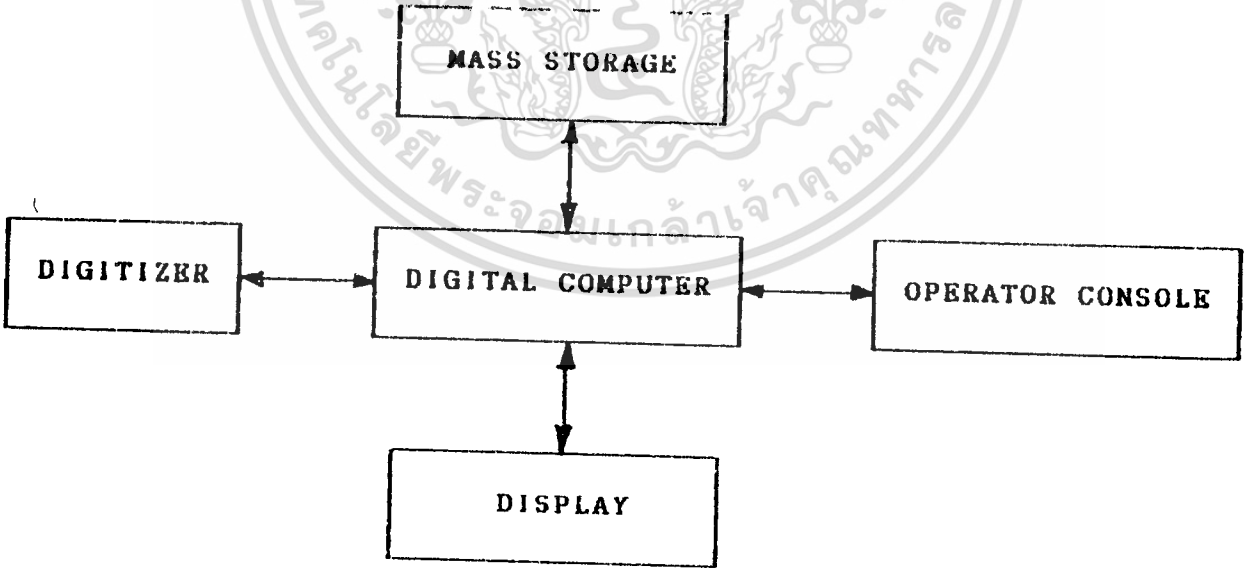
This thesis is arrange from color video digitizer project. The luminance signal , chrominance signal which have R-Y signal and B-Y signal are come from process of composite video signal . All of signal provide for Analog to Digital Converter. Later the digital signal of each signal goto memory in Memory Unit. This signal application in image processing data and another work. Then the signal in Memory Unit is to change to analog signal by Digital to Analog Converter. The composite video signal is in standard form by arrangeing and clampling.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
INTRODUCTION

ข้อมูลต่างๆที่มนุษย์สามารถรับรู้ได้ประมาณ 75% เป็นข้อมูลที่ได้จากการมองเห็น มนุษย์จะนำข้อมูลที่รับรู้เหล่านั้นไปตีความหมายเพื่อความเข้าใจ เช่นเดียวกันเมื่อคอมพิวเตอร์รับข้อมูลหรือใช้ข้อมูลที่เกี่ยวกับการมองเห็น เราเรียกขบวนการสร้างภาพและจดจำภาพของคอมพิวเตอร์ (computer image processing and recognition) และในการที่จะเชื่อมโยงความสัมพันธ์ระหว่างภาพที่คอมพิวเตอร์เข้าใจกับภาพที่มนุษย์เข้าใจทำได้โดยการให้คอมพิวเตอร์แปลงภาพในลักษณะที่มนุษย์เข้าใจไปเป็นข้อมูลตัวเลขที่คอมพิวเตอร์สามารถเข้าใจได้และแปลงข้อมูลที่ได้จากการคำนวณหรือประมวลผลแล้ว กลับมาเป็นภาพที่มนุษย์คุ้นเคย ซึ่งเทคนิคดังกล่าวนี้ต้องการความรู้ทาง "คอมพิวเตอร์ ฮาร์ดแวร์ ซอฟท์แวร์ และ ความรู้ทางคณิตศาสตร์" เพื่อหาความสัมพันธ์ระหว่างข้อมูลตัวเลขกับจุดต่างๆในภาพ

ในการประมวณผลสัญญาณภาพด้วยระบบคอมพิวเตอร์ จำเป็นต้องเปลี่ยนข้อมูลหรือสัญญาณภาพที่อยู่ในรูปอนาล็อกให้เป็นสัญญาณทางดิจิตอลก่อน ซึ่งจุดนี้เป็นจุดเริ่มแรกที่จะต้องทำในการประมวลผลภาพ โดยทั่วไปแล้วในการประมวลผลภาพนั้นมีส่วนประกอบต่างๆดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMAGE PROCESSOR Digital image processor เป็นหัวใจสำคัญของระบบ image processing อิมเมทโปรเซสเซอร์นี้ ประกอบด้วยส่วนของฮาร์ดแวร์หลายอย่าง ซึ่งมีหน้าที่หลักๆ 4 อย่างคือ ควบคุมการรับภาพเข้ามาเก็บ การเก็บข้อมูลภาพ การประมวลผลเบื้องต้น และการแสดงผลทางมอนิเตอร์

1. การควบคุมการรับภาพหรือพูดอีกอย่างก็คือไปควบคุม Digitizer นั่นเอง กลุ่มภาพที่รับเข้ามา ที่อินพุท เป็นสัญญาณอนาล็อก ซึ่งอาจได้มาจากกล้องทีวีหรืออุปกรณ์อื่นๆ ที่เกี่ยวกับการสร้างภาพ แล้วเปลี่ยนเป็นสัญญาณดิจิตอล ซึ่งเดี่ยวนี้สามารถ Digitizing สัญญาณภาพได้ครั้งละหนึ่งเฟรม

2. การเก็บข้อมูลภาพ ซึ่งตอนแรกจะเก็บที่เฟรมบัฟเฟอร์ ซึ่งเป็นหน่วยความจำที่สามารถเก็บสัญญาณภาพที่เป็นดิจิตอล โดยทั่วไปแล้วหน่วยความจำนี้รวมอยู่กับอิมเมทโปรเซสเซอร์ ในการอ่านหรือเขียนเฟรมบัฟเฟอร์นี้ต้องใช้ความเร็วที่สัมพันธ์กับความถี่ และสัญญาณต่างๆ ของทีวี

3. การประมวลผลเบื้องต้นคือการกระทำทางคณิตศาสตร์และลอจิก ดังนั้นส่วนนี้มักเรียกว่า ALU ซึ่งถูกออกแบบทางฮาร์ดแวร์มาโดยเฉพาะ เพื่อเพิ่มความเร็วโดยการประมวลผลแบบขนาน

4. Display modul มีหน้าที่อ่านข้อมูลจากหน่วยความจำ แล้วเปลี่ยนเป็นสัญญาณอนาล็อก เพื่อแสดงออกที่ทีวีมอนิเตอร์แบบ color

DIGITIZER เป็นอุปกรณ์ที่มีหน้าที่เปลี่ยนสัญญาณภาพที่เป็นสัญญาณอนาล็อกให้เป็นตัวเลขเชิงดิจิตอล เพื่อให้สามารถนำไปประมวลผลหรือใช้ได้กับดิจิตอลคอมพิวเตอร์ อุปกรณ์พื้นฐานสำคัญที่รับอินพุทคือ vidicon camera , microdensitometer , flying spot scanner , photosensitive solid-state arrays เป็นต้น แต่ที่นิยมใช้กันแพร่หลายก็มีอยู่สองอย่างคือ vidicon camera กับ photosensitive solid-state arrays ซึ่งอุปกรณ์สองชนิดนี้เป็นตัวจำแนกภาพที่สามารถเก็บบันทึกภาพที่ต้องการได้ และมีประโยชน์เพิ่มขึ้นที่สามารถดิจิไตซ์ภาพธรรมชาติ ที่มีความเข้มแสงเพียงพอ ที่จะแบ่งแยกความแตกต่างได้ หลอดวิดิคอนภาพจะไปตกกระทบที่ผิวหน้าของหลอดโฟโตเซนสิตีฟ (Photosensitive) ภาพที่ไปปรากฏที่ผิวหน้าของหลอดจะทำให้เกิดรูปแบบการเปลี่ยนแปลงของ conductivity ตามการกระจายของแสงที่สะท้อนมาจากภาพในขณะที่ electrons beam กำลังสะแกนบนผิวหน้าของ photoconductivity target electron beam นี้ จะสร้างความต่างศักย์ให้เกิดขึ้นที่ collector ของหลอดตามความสว่างของแสงที่มากระทบหลอด digital image ที่ได้ ก็โดนการเอาสัญญาณที่ collector นี้ไป quantizing ในตำแหน่งที่ตรงกับ scanning หลอดวิดีคอนนี้มักจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อยู่ในรูปของกล้องทีวี และเอาสัญญาณทีวีนี้ไปใช้ในการสร้างส่วนต่างๆ ของ image

DIGITAL COMPUTER ถึงแม้ว่า image processor นั้นมีความสามารถที่จะประมวลผลอยู่แล้วแต่ยังช้า และทำงานในฟังก์ชันต่างๆ ได้น้อยดังนั้นจึงพบว่า image processor มักจะอินเตอร์เฟสเข้ากับระบบไมโครคอมพิวเตอร์ ซึ่งสามารถทำอะไรต่อมีอะไรได้หลายอย่างโดยอาศัย ซอฟแวร์ ระบบคอมพิวเตอร์ที่ใช้กับอิมเมทโปรเซสซิ่งมีตั้งแต่ ไมโครคอมพิวเตอร์ไปจนถึง ซุปเปอร์คอมพิวเตอร์ ที่สามารถคำนวณฟังก์ชั่นที่ยากๆบนอาเรย์ของภาพที่มีขนาดใหญ่ได้ ซึ่งอยู่บนพื้นฐานความความต้องการเบื้องต้นในการกระทำทางข้อมูลทั้งหมดซึ่งมีทั้งหน่วยความจำสำรองเพื่อรองรับข้อมูลต่างๆ ที่มีขนาดใหญ่

STORAGE DEVICES ดิจิตอลอิเมทขนาด 512*512 พิกเซล ซึ่งแต่ละพิกเซลเข้ารหัสเป็น 8 บิท จะต้องใช้หน่วยความจำทั้งหมดถึง 250 กิโลไบท์ ดังนั้นในการออกแบบระบบอิเมทโปรเซสซิ่งโดยทั่วไปแล้ว ขนาดของหน่วยความจำขนาดใหญ่ที่พอเพียงเป็นสิ่งจำเป็น และหน่วยความจำที่มีใช้อยู่ทั่วไปมีอยู่ 3 แบบคือ magnetic disk , magnetic tape , optical disk โดยที่ magnetic disk และ magnetic tape มีความจุประมาณราวๆ 700 Mbytes เก็บภาพได้ประมาณ 2800 ภาพ ส่วน optical disk เป็นอุปกรณ์ที่ทำการอ่านและเขียนด้วย LASER technology ซึ่งมีความจุประมาณ 4 G bytes ซึ่งสามารถเก็บภาพได้ประมาณ 16000 ภาพต่อดิสค์ 1 แผ่น

DISPLAY AND RECORDING ทีวีสีและทีวีไม่โนโครมเป็นอุปกรณ์พื้นฐานที่ใช้ในการแสดงผลในระบบอิมเมทโปรเซสซิ่ง และสัญญาณเอาท์พุทนี้สามารถส่งไปยังระบบบันทึก หรือ hard copy ที่มีลักษณะภาพเหมือนบนจอมอนิเตอร์ได้ด้วย ในระบบ CRT นั้นสัญญาณ horizontal และ vertical ของแต่ละจุดบนอาเรย์ของภาพซึ่งจะเปลี่ยนเป็นโวลเตจเพื่อใช้ในการ deflect electron beam ของ CRT ซึ่งเป็นสิ่งจำเป็นในการทำให้เกิดภาพโดยที่แต่ละจุดนั้นเมื่อมีค่าของดาต้า ต่ำสุดจะเป็นสีดำ และ สูงสุดจะเป็นสีขาว

การพิมพ์ภาพออกทาง printer นั้นเป็นงานที่ไม่ต้องการรายละเอียดมากนัก เมื่อก่อนที่ยังใช้ line printer นั้นจะใช้ลักษณะของตัวอักษรที่สามารถให้ ความแตกต่างของระดับ gray level แตกต่างกันพิมพ์ออกมาเป็นภาพ แต่ในปัจจุบันนั้นมี printer แบบ dotmatrix ที่สามารถพิมพ์แบบ bitimage ซึ่งจะให้รายละเอียดดีกว่า line printer ในการพิมพ์ภาพออกทางปริ้นเตอร์เราจำเป็นต้องใช้โปรแกรมควบคุมในการพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื้อหาของปริญญานิพนธ์

เนื่องจากในปัจจุบัน video digitizer ได้มีสถาบันการศึกษาทางด้านวิศวกรรมหลายสถาบันได้ทำแล้ว แต่เป็นเพียงลักษณะของขาวดำ ซึ่งประโยชน์ของ COLOR VIDEO DIGITIZER มีมากมาย แต่ก็ยังไม่มีการสร้างขึ้นเป็นชิ้นงาน ดังนั้นทางผู้จัดทำได้เล็งเห็นความสำคัญของโครงงานนี้จึงเสนอขอจัดทำ COLOR VIDEO DIGITIZER

จุดมุ่งหมายของโครงงานนี้ เพื่อศึกษาถึงระบบ image processing เบื้องต้นซึ่งซึ่งจะช่วยให้เป็นแนวทางในการประยุกต์ใช้งานและวิจัยต่อไป เพราะว่าวิทยาการด้านนี้ได้เข้ามาเกี่ยวข้องกับชีวิตประจำวันของมนุษย์มากขึ้น แต่ในปัจจุบันเทคโนโลยีด้านนี้ยังมีราคาแพงอยู่ จึงไม่ค่อยเห็นแพร่หลายเท่าใดนัก ในการทำวิทยานิพนธ์ฉบับนี้ได้ทำการศึกษาและสร้างส่วน digitizer ซึ่งเป็นส่วนที่สำคัญส่วนหนึ่งของระบบ image processing เพื่อลดต้นทุนในการสร้างระบบ เพราะอุปกรณ์ที่นำมาสร้างสามารถหาซื้อได้ภายในประเทศและเพื่อให้เข้าใจจนสามารถปรับปรุงและพัฒนาต่อไปได้ เพื่อให้มีความสามารถหรือสมรรถภาพเพิ่มขึ้นให้ทัดเทียมกับของจากต่างประเทศได้ หลังจากสร้างส่วน digitizer เสร็จ ต่อจากนั้นก็จะเป็นการนำส่วน digitizer ไปเชื่อมต่อ (interface) เข้ากับ digital computer หรือ PC (Personal Computer) ที่มีใช้อยู่ทั่วไป เพื่อทำการประมวลผลต่อไป

ความสำคัญและประโยชน์ของโครงงาน

- เพื่อเป็นการพัฒนาเทคโนโลยีของประเทศชาติ ทางด้าน image processing
- เพื่อเป็นการประหยัดเงินตราต่างประเทศ โดยการสร้างเทคโนโลยีขึ้นใช้เอง
- เป็นส่วนสำคัญในการใช้ทำ color video data communication
- ใช้ในการเก็บข้อมูลภาพโดยให้ความละเอียดของภาพสูง เช่น
  - # ทำแฟ้มประวัติของบุคคล โดยมีภาพประกอบ
  - # ทำเป็นไฟล์ของภาพเอ็กเรย์ แทนการเก็บฟิล์มจำนวนมากๆ
  - # ใช้สร้างเทคนิคภาพเพื่องานโฆษา

  และงานอื่นๆ อีกหลายอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

สัญญาณภาพและรายละเอียดของสัญญาณภาพจากกล้องทีวี

VIDEO SIGNAL AND TELEVISION SIGNAL DESCRIPTION

ภาพที่ตาเราสามารถเห็นได้นั้น เกิดขึ้นเนื่องจากมีแสงไปตกกระทบที่วัตถุนั้น แล้วสะท้อนมาเข้าตาเรา ถ้าหากไม่มีแสงเราจะไม่สามารถมองเห็นภาพนั้นได้เลย และการที่เราสามารถมองเห็น ภาพเป็นสีต่างๆ ได้นั้นก็เนื่องจากว่า วัตถุนั้นๆ มีความสามารถในการดูดกลืนแสงของแต่ละสีไม่เท่ากัน จึงทำให้เราสามารถมองเห็นวัตถุเป็นสีต่างๆได้

ปกติภาพที่เห็นนั้นก็คือแสงที่สะท้อนออกจากวัตถุนั้นๆ ในการเปลี่ยนความเข้มของแสงที่สะท้อนออกมานั้นให้เป็นสัญญาณทางไฟฟ้า เราเรียกสัญญาณที่ได้จากการเปลี่ยนแสงเป็นไฟฟ้านี้ว่า สัญญาณภาพ อุปกรณ์ที่ทำหน้าที่เปลี่ยนความเข้มของแสงเป็นสัญญาณทางไฟฟ้านั้น มีอยู่หลายชนิดด้วยกัน แต่ที่นิยมและรู้จักกันดีก็คือ หลอดวิติคอน ซึ่งเราจะพบอยู่ทั่วไปในรูปของ กล้องวีดีโอ (video camera) หรือกล้องทีวี

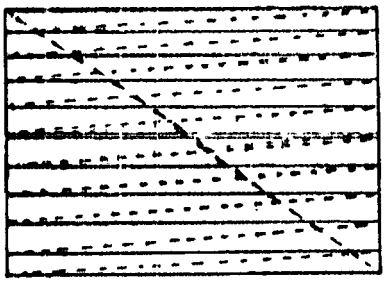
สัญญาณภาพที่ได้มาจากกล้องวีดีโอหรือกล้องทีวีนั้น จะมีลักษณะเป็นสัญญาณที่ต่อเนื่อง (analog signal) และจะมีลักษณะของสัญญาณ เป็นสัญญาณรวมหลายๆสัญญาณ (composite video signal) ซึ่งประกอบด้วยสัญญาณต่างๆ ดังนี้

1. สัญญาณซิ้งค์ทางแนวนอน (horizontal sync pulse)
2. สัญญาณแบล็งค์ทางแนวนอน (horizontal blanking)
3. สัญญาณซิ้งค์ทางแนวตั้ง (vertical sync pulse)
4. สัญญาณแบล็งค์ทางแนวตั้ง (vertical blanking)
5. สัญญาณภาพ (video signal)

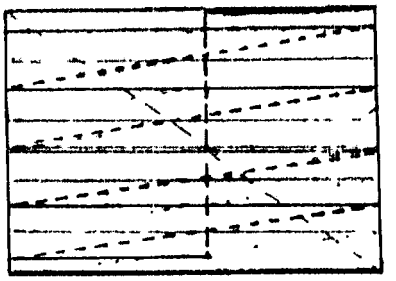
รูปที่ 2.1 แสดงการสร้างภาพเบื้องต้นของทีวีลำอิเล็กตรอนจะสแกนไปทางแนวนอนโดยเริ่มมุมบนสุดด้านซ้ายไปทางขวา เมื่อไปถึงขวาสุดของแต่ละเส้น ก็จะสบัดกลับไปทางซ้ายใหม่ แต่จะไม่ทับเส้นเดิมคือลงมาเส้นล่าง แล้วสแกนไปทางด้านขวาอีกชนถึงเส้นสุดท้ายด้านล่างทางขวามือสุด จึงกลับไปมุมซ้ายบนอีกครั้ง เพื่อสแกนภาพต่อไป

ในระบบทีวีทั่วๆไปนั้น การแสดงภาพหนึ่งภาพบนจอนั้น จะสแกนสองครั้งโดยที่เส้นสแกนไลน์สองกลุ่ม ซึ่งเป็นเส้นคู่และเส้นคี่แทรกกันอยู่บนจอ เราเรียกลักษณะเช่นนี้ว่า interlaced scaning ดังแสดงในรูปที่ 2.2 ในการสแกนแบบอินเตอเรสต่อนแรกจะสแกนฟิลด์คี่ก่อนจนเสร็จแล้วจึงสแกนฟิลด์คู่ต่อไป เมื่อรวมสองฟิลด์นี้เข้าด้วยกัน เราจะเรียกว่าหนึ่งเฟรม ในแต่ละฟิลด์จะใช้เวลาสแกน 1/50 วินาที จำนวน 312.5 เส้น และแต่ละเส้นจะใช้เวลา 64 ไมโครวินาที ดังนั้นซิ้งค์ทางแนวนอนจะเกิดทุกๆ 64 ไมโครวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1



รูปที่ 2.2

สัญญาณซิ้งทางแนวนอนนี้ จะเป็นตัวบอกให้ทราบว่าการสแกนของเส้นนั้นได้สิ้นสุดลงแล้วและกลับไปยังขอบด้านซ้ายของจอ เพื่อที่จะสแกนไลน์ใหม่ต่อไป รอบๆสัญญาณซิ้งค์แต่ละสัญญาณจะมี blanking voltage อยู่ด้วยเพื่อให้แน่ใจว่าในการสบัดกลับของเส้นสแกนจะไม่แสดงให้เห็นบนหน้าจอ เมื่อหักลบเวลาในการสบัดกลับแล้ว จะเหลือเวลาที่จะแสดงภาพจริงๆ ประมาณ 52 ไมโครวินาที ในแต่ละไลน์ ส่วนสัญญาณซิ้งทางแนวตั้งนั้นจะเป็นตัวบอกให้ทราบว่า เมื่อไหร่จึงจะฟิลด์ แล้วให้สบัดกลับสู่ด้านบนของจอเพื่อสแกนฟิลด์ต่อไป

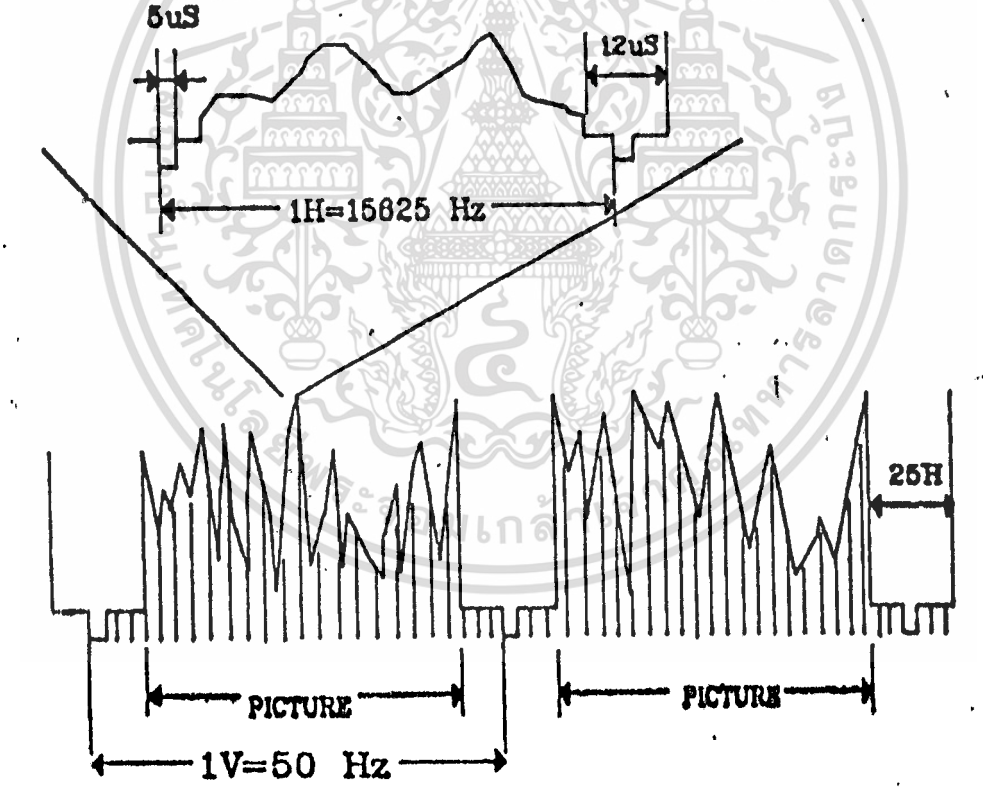
รูปที่ 2.3 แสดงสัญญาณภาพและสัญญาณอื่นๆ ที่จำเป็นในการแสดงภาพที่สมบูรณ์ในแต่ละฟิลด์

รูปที่ 2.3 แสดงสัญญาณภาพรวม (Composite video signal)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก่อนที่จะกล่าวถึงการเก็บภาพซึ่งเป็นการเปลี่ยนสัญญาแอนาล็อก (Analog) ให้เป็นข้อมูทางดิจิตอล (Digital) เก็บไว้ในหน่วยความจำของไมโครคอมพิวเตอร์นั้น จะต้องทำความเข้าใจเกี่ยวกับลักษณะของสัญญาณที่จำเป็นก่อน ในที่นี้จะขอกล่าวถึงลักษณะของสัญญาณภาพที่ใช้ในประเทศไทย ซึ่งจะอ้างถึงสัญญาณโทรทัศน์ระบบ PAL (Phase Alternating Line System)

มาตรฐานของสัญญาณภาพนั้นมีอยู่มากมาย แต่ละประเทศก็จะใช้แตกต่างกันไป ตามแต่ว่าประเทศใดเคยใช้ระบบใดมาก่อน ระบบได้มีการพัฒนาต่อกันมาเรื่อยๆ ทำให้ประเทศที่พัฒนาตามมาได้ใช้ระบบที่แตกต่างกันไป และในประเทศเราจะเป็นระบบ PAL ซึ่งจะมีคาบเวลาในแต่ละเส้นสแกนไลน์ (scan line) ทั้งในแนวตั้งและแนวนอนอย่างคร่าวๆ แสดงในรูปที่ 2.4

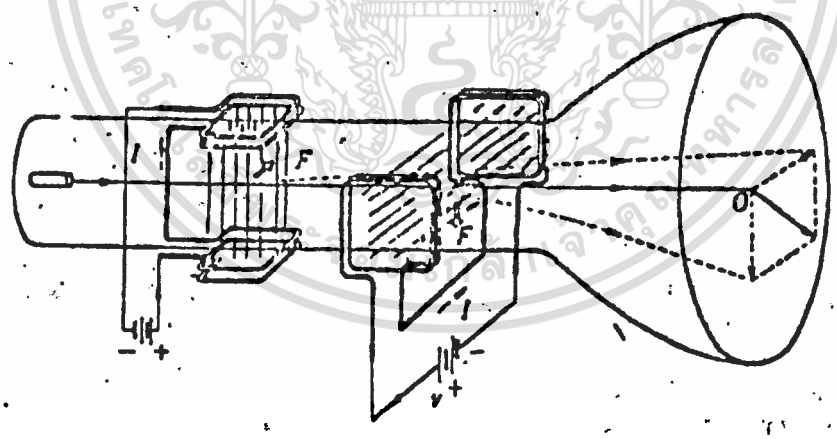


รูปที่ 2.4 แสดงเวลาในแต่ละเส้นสแกนไลน์ของทางแนวตั้งและแนวนอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามรูปที่ 2.4 จะเรียกว่า สัญญาณภาพรวม (composite video signal) คือ ในแต่ละเส้นสแกนไลน์ของทางแนวนอนก็จะประกอบด้วย ซิ้งค์ (sync) , แบล้งกิ้ง (blanking) ของทางแนวนอนและในเส้นสแกนไลน์ (scan line) ทางแนวตั้งก็จะมี ซิ้งก์ (sync) , แบล้งค์กิ้ง (blanking) ของทางแนวตั้ง (แต่จริงๆแล้วในช่วงของ เวอร์ติคัลแบล้งกิ้ง (vertical blanking) นั้นในระบบ PAL จะมีสัญญาณอื่นๆอีกเช่น อีควอไลซิ่งพัลซ์ (equalizing pulse) เพราะจะมีการสแกนของเส้นคู่และเส้นคี่ แต่ใน วิทยานิพนธ์จะเก็บภาพเพียง 256 เส้นต่อภาพ ซึ่งในการสแกนแต่ละครั้งจะมีจำนวนเส้น เพียงพอแก่การเก็บจึงไม่ต้องแยกเส้นคู่และเส้นคี่) รวมกันมาทำให้สามารถนำสัญญาณออก ไปสู่มอนิเตอร์ได้

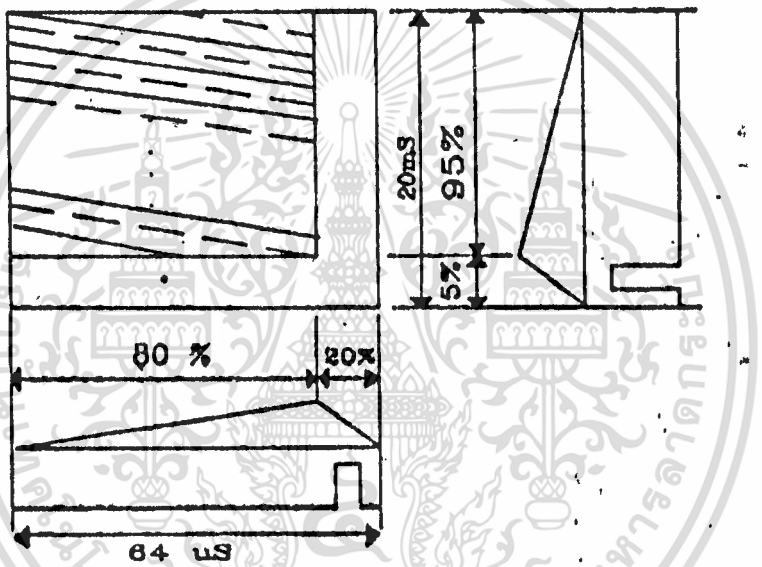
สัญญาณภาพ ดังที่ได้กล่าวในข้างต้นสามารถนำมาสู่ มอนิเตอร์ (monitor) ซึ่งจะ นำมาแยกซิ้งค์ เพื่อไปควบคุมการสแกนของภาพบนจอภาพก็จะได้ภาพตามลักษณะของสัญญาณ ภาพนั้น ซึ่งการสแกนของมอนิเตอร์จะเป็นการกวาด ลำอิเล็กตรอน (electron beem) ที่ถูกเบี่ยงเบนด้วยสนามแม่เหล็ก (ในมอนิเตอร์จะเป็นการเบี่ยงเบนจากขดลวดแม่เหล็ก ไฟฟ้า)



รูปที่ 2.5 การสแกนของลำอิเล็กตรอนเนื่องจากขดลวดสนามแม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำอิเล็กตรอนที่ถูกเบี่ยงเบน จะวิ่งชนผนังที่ถูกฉาบสารเรืองแสงทำให้จุดที่อิเล็กตรอนวิ่งชนนี้เกิดเรืองแสงขึ้นได้ ซึ่งความสว่างของแต่ละที่ก็ขึ้นอยู่กับ ความสูงของระดับภาพที่ตรงจุดนั้นๆ เมื่อสแกนครบหนึ่งจอภาพก็จะเกิดภาพที่สมบูรณ์ และจะสแกนเช่นนี้ไปเรื่อยๆ ในระบบของ PAL จะมีการสแกนอยู่สองครั้งในการแสดงภาพ เรียกเป็น ฟิลด์ (field) เมื่อสแกนครบสองฟิลด์ ก็จะได้ภาพสมบูรณ์ครบหนึ่งเฟรม (frame) ทั้งนี้เพื่อลดการกระพริบของภาพโดยจะสแกน ฟิลด์คี่ก่อนแล้วต่อมาจึงจะสแกนฟิลด์คู่ ดังรูปที่ 2.6



รูปที่ 2.6 แสดงการสแกนภาพเส้นคี่ (เส้นหนา) และเส้นคู่ (เส้นประ) ซึ่งประกอบเป็นหนึ่งภาพ

ในระบบ PAL จะมีการสแกนหนึ่งภาพ 625 เส้น โดยแบ่งเป็นฟิลด์ๆละ 312.5 เส้นทั้งนี้รวมทั้งส่วน แบล็งค์กิ้ง ด้วยและเป็นการแสดงภาพที่เป็นอนาล็อก เพราะภาพจะมีระดับเทา (gray) ที่ต่อเนื่องตามสัญญาณภาพที่เข้ามา

026999

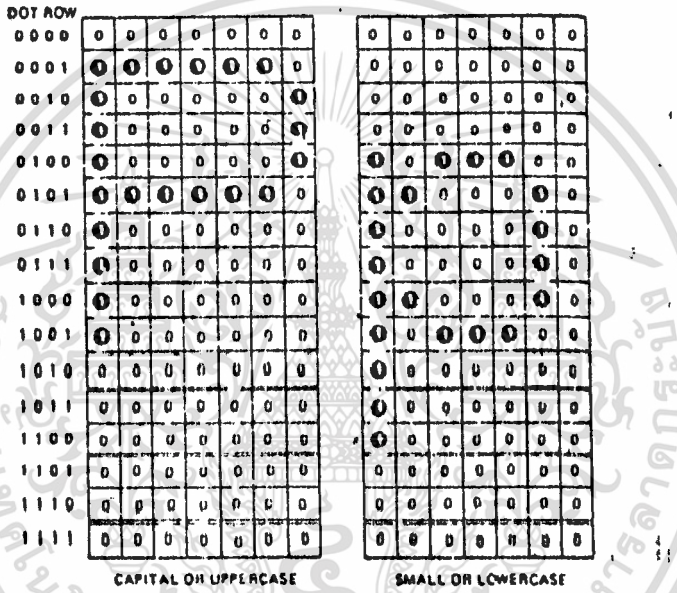
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแสดงภาพในระบบไมโครคอมพิวเตอร์นั้นจะมีอยู่ด้วยกัน 2 โหมด คือ

1. การแสดงผลแบบตัวอักษร (Text Mode)

2. การแสดงผลแบบรูปภาพ (Graphic Mode)

1. การแสดงผลแบบตัวอักษร (Text Mode) ภาพที่ได้จะมีลักษณะเป็นแบบแมทริกซ์ (matrice) ของตัวอักษรที่ได้กำหนดไว้แล้วใน รอม (ROM : Read Only Memory) ซึ่งจะเรียกว่า คาเรกเตอร์เยนฯ (character generator) ซึ่งจะมีหลายขนาด เช่น 5*7 , 8*8 , 7*9 เป็นต้น ดังแสดงในรูปที่ 2.7

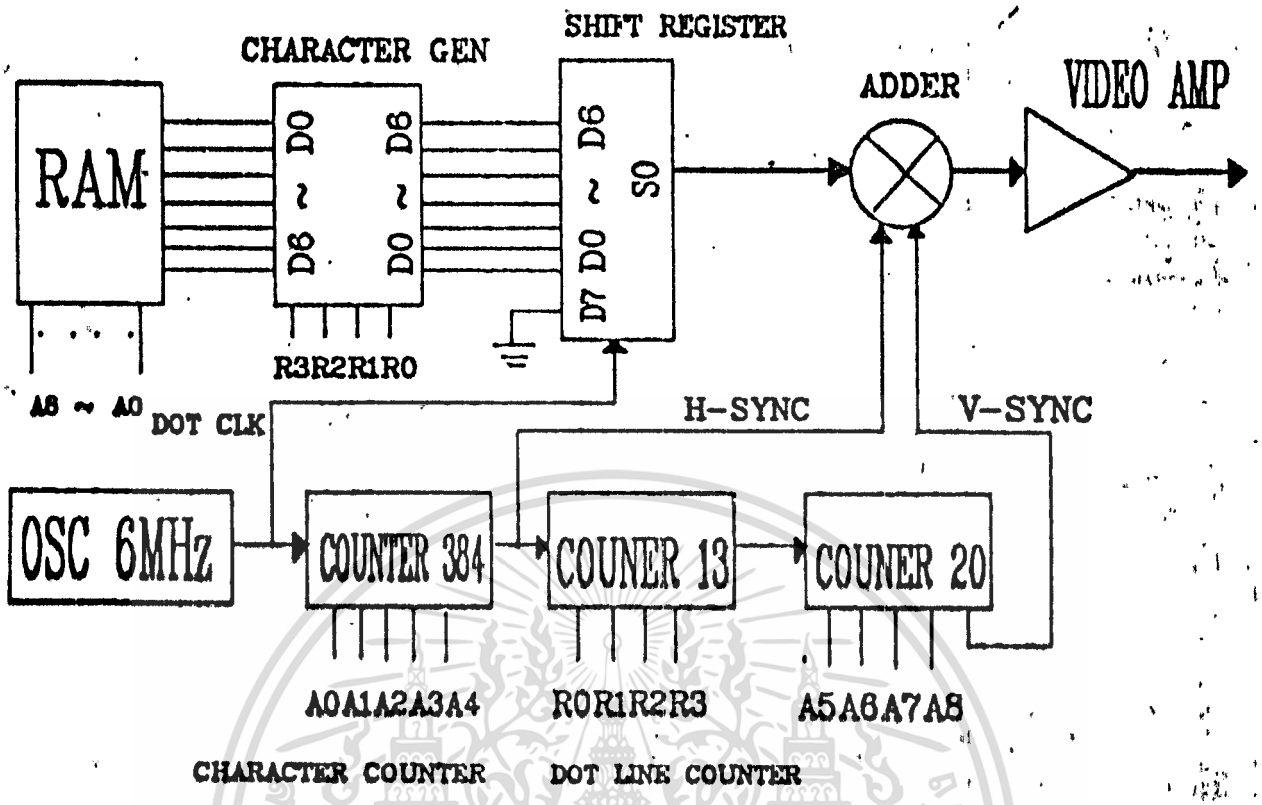


รูปที่ 2.7 แสดงถึงจุดของตัวอักษรที่โปรแกรมไว้ในรอม เป็นรูปแบบของตัวอักษร

ส่วนตัวอย่างในรูปที่ 2.8 เป็นบล็อกไดอะแกรมของการแสดงผลแบบตัวอักษร ซึ่งคาเรกเตอร์เยนฯ เป็นไอซีสำเร็จเบอร์ MC6571 ที่สามารถให้จำนวนจุดแนวนอนได้สูงเป็น 7 จุดของแต่ละตัวอักษร ส่วนแนวตั้งสามารถจัดได้หลายขนาด

จากบล็อกไดอะแกรม รูปที่ 2.8 ความถี่จากออสซิลเลเตอร์ (oscillator) ขนาด 6 MHz ถูกนำไปเป็นสัญญาณ DOT CLOCK ให้กับไอซีชิฟท์รีจิสเตอร์ (shift register) ในการเลื่อนข้อมูลของตัวอักษรที่ได้จากคาเรกเตอร์เยนฯ ออกสู่จอภาพใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



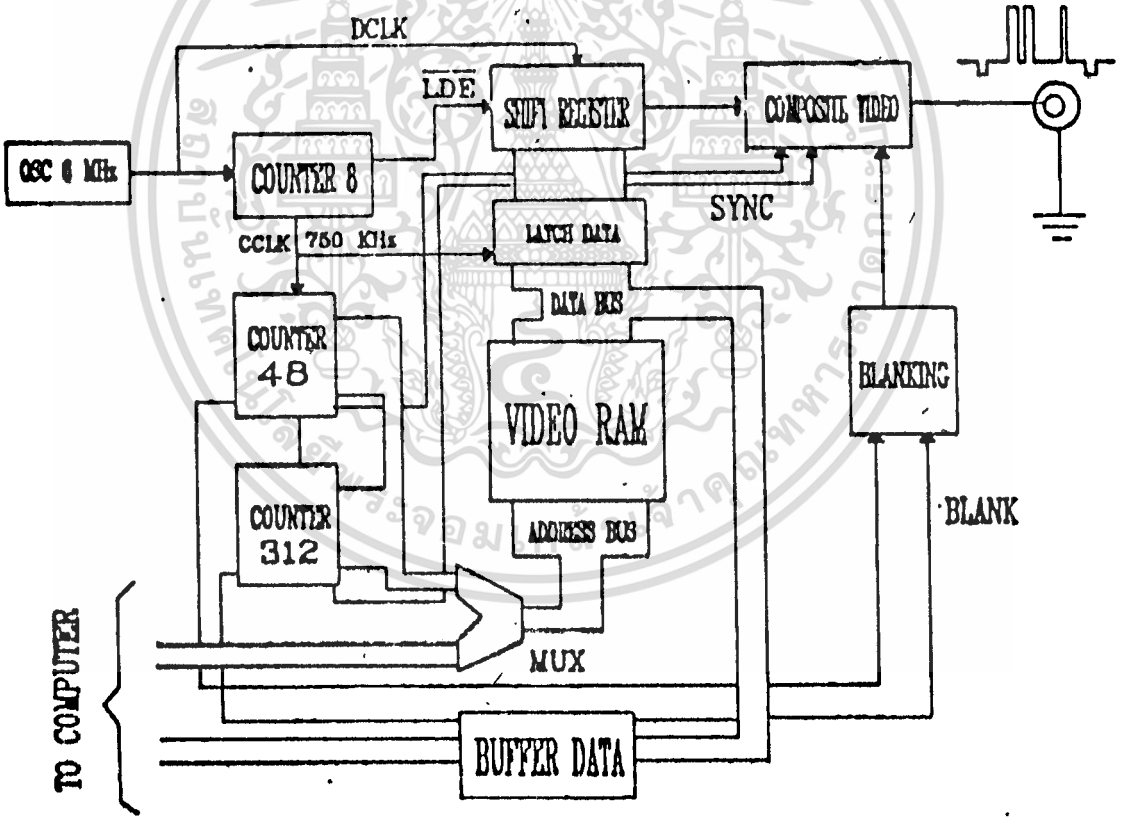
รูปที่ 2.8 แสดงบล็อกไดอะแกรมของการแสดงผลแบบตัวอักษร

แต่ละแถว ความถี่ 6 MHz จะถูกนำมาหารด้วยบล็อกนับ 384 ได้แอดเดรสที่ A0~A4 ไปสู่วีดีโอแรม (video RAM) เป็นการนับตัวอักษรทางแนวนอนแต่ละแถว จากนั้นนำมาหาร 13 ได้สัญญาณแอดเดรส R0~R3 ไปสู่คาเรกเตอร์เยนฯ เป็นการนับความสูงของตัวอักษร (ซึ่งในรูปเป็นขนาด 13 แถวรวมช่องไฟ (space) ด้วย) จากนั้นนำมานับต่ออีก 20 เป็นการนับจำนวนแถวของการแสดงในแต่ละจอภาพของคอมพิวเตอร์ จะเห็นว่าตัวอักษรที่ต้องการที่อยู่ในคาเรกเตอร์เยนฯ จะถูกนำออกมาใช้งานโดยการใส่ข้อมูลหรือ แอสกี้โค้ด (ASCII code) ไว้ในวีดีโอแรม ในตำแหน่งที่ต้องการ ซึ่งจะถูกสแกน อ่านเป็นระหัสไปสู่ตัว คาเรกเตอร์เยนฯ ได้ตัวอักษรที่ถูกต้องไปสู่ ชิฟท์รีจิสเตอร์ และข้อมูลที่ถูกชิฟท์ (shift) จะถูกนำไปรวมกับสัญญาณซิ้งค์ ทั้งทางแนวตั้งและแนวนอนเพื่อให้การแสดงของมอนิเตอร์ถูกต้องดังที่กล่าวมาแล้ว ผ่านวงจรขยายภาพ (video amplifier) ออกสู่ตัวมอนิเตอร์ต่อไป ซึ่งจะเห็นได้ว่าหากเราต้องการเขียนอักษรอะไร ก็จะต้องรู้ระหัส(code) ของตัวอักษรเหล่านั้น จากนั้นก็จะเขียนลงสู่วีดีโอแรมในตำแหน่งที่ต้องการ เราไม่สามารถ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่จะเขียนรูปแบบอื่นได้นอกจากที่กำหนดไว้ใน คาเรกเตอร์เยนฯ แล้วเท่านั้น หรือจะอ้างถึงจุดภาพจุดเดียวในจอภาพก็ไม่สามารถทำได้

2. การแสดงผลแบบรูปภาพ (graphic mode) ในโหมดนี้จะจัดลักษณะของฮาร์ดแวร์ (hardware) ที่สามารถทำการอ้างอิงถึงจุดภาพได้ทุกจุด เมื่อสามารถอ้างถึงจุดภาพได้ทุกจุด ก็สามารถที่จะกำหนดรูปแบบของตัวอักษรได้มากมาย ซึ่งก็สามารถที่จะแสดงรูปภาพได้และหากมีจำนวนจุดภาพมากเท่าใดก็จะทำให้ได้ภาพที่ดีขึ้นเท่านั้น รูปลักษณะของบล็อกไดอะแกรมนั้นแสดงดังรูปที่ 2.9 ซึ่งจะเห็นได้ว่าไม่มีส่วนของ คาเรกเตอร์เยนฯ อยู่เลย แต่จะมีส่วนของหน่วยความจำวีดีโอแรม อยู่เช่นเดิม จากรูปที่ 2.6 ความถี่ออสซิลเลเตอร์ ขนาด 6 MHz ถูกนำไปหาร 8 เพื่อทำเป็นสัญญาณการแลทช์ข้อมูล (ใช้ตัวย่อเป็น CCLK) สัญญาณการโหลดข้อมูลเข้าสู่ตัวชิฟท์รีจิสเตอร์ (ใช้ตัวย่อ LDE) เพราะตัวชิฟท์จะ



รูปที่ 2.9 แสดงบล็อกไดอะแกรมของการแสดงภาพในกราฟฟิกโหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

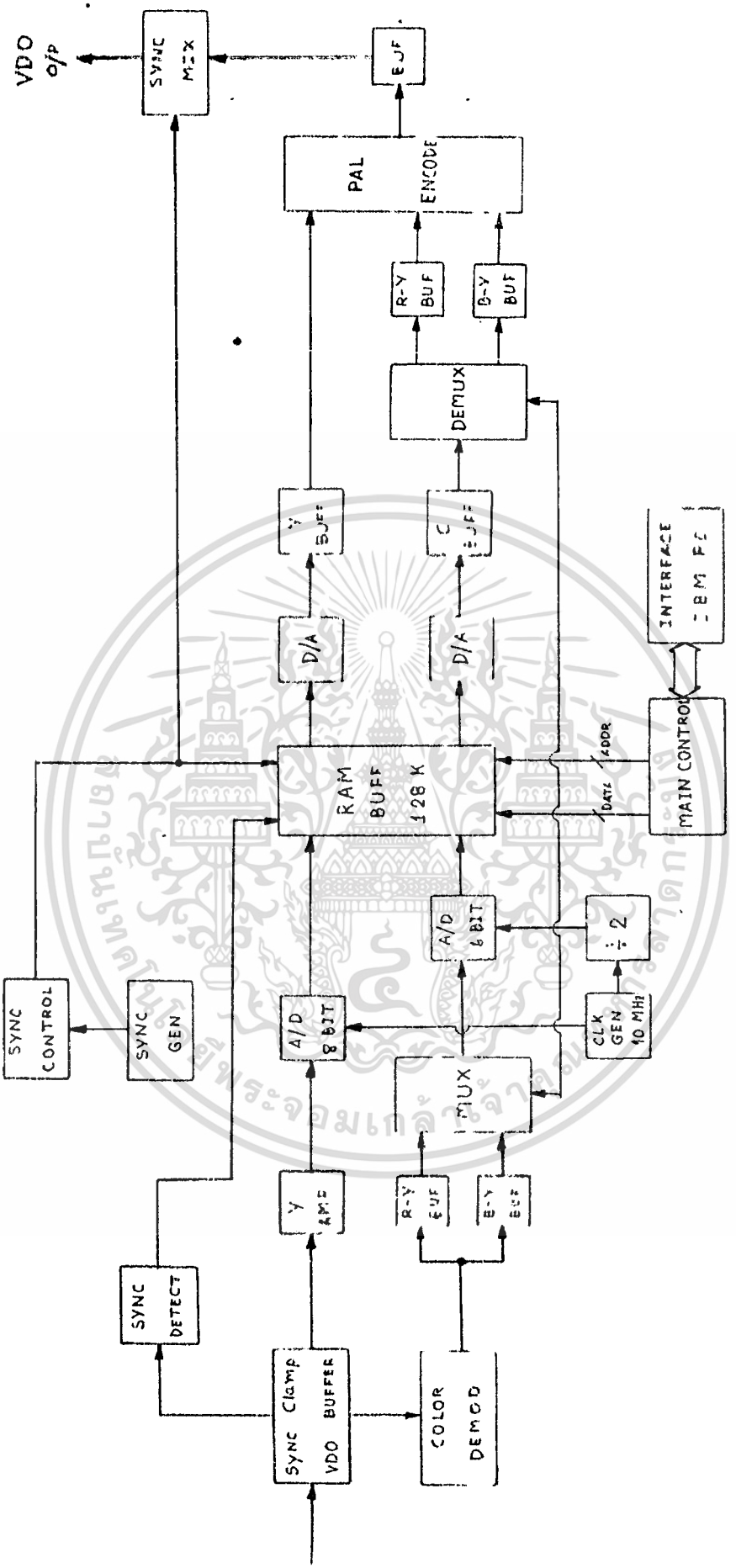
เลื่อนข้อมูลไป 8 ครั้ง ด้วยความถี่ของการจุดภาพ (DCLK) จากนั้นก็จะโหลดข้อมูลเข้ามาใหม่เพื่อเลื่อนต่อเนื่องกันไป ข้อมูลที่ได้ออกมาจากตัว ชิฟท์รีจิสเตอร์ จะถูกนำไปรวมกันกับสัญญาณซิ้งค์และแบล้งค์ ในภาครวมสัญญาณภาพ (composite) เพื่อไปสู่จอภาพต่อไป ในลักษณะนี้ วีดีโอแรมแต่ละแถว อ่านข้อมูลออกสู่จอภาพซึ่งได้จากการนับ 40 และ 512 ผ่านตัวมัลติเพล็ก (multiplexer) เข้ามาที่ขาแอดเดรส (address) ของหน่วยความจำ และพัลซ์ที่ได้ส่วนหนึ่งก็จะนำมาทำสัญญาณซิ้งค์ ให้กับภาครวมสัญญาณภาพ ซึ่งจะมีความถี่อยู่ในระบบ PAL คือสัญญาณซิ้งค์ในแนวนอนประมาณ 15625 Hz และสัญญาณซิ้งค์ทางแนวตั้งประมาณ 50 Hz

ในส่วนของการอ้างแอดเดรสจากไมโครคอมพิวเตอร์ มาที่วีดีโอแรมจะเป็นเสมือนการอ่านเขียนหน่วยความจำของตัวเครื่องคอมพิวเตอร์ โดยจะขัดจังหวะการสแกนอ่านหน่วยความจำของวงจรนับ และผ่านข้อมูลที่จะเขียนอ่านด้วยไมโครคอมพิวเตอร์ เข้ามาที่หน่วยความจำวีดีโอแรม และให้แอดเดรสผ่านตัวมัลติเพล็ก เข้ามาแทนที่วงจรนับ เมื่อเสร็จสิ้นการอ่านเขียนด้วยไมโครคอมพิวเตอร์แล้ว ก็จะกลับคืนหน่วยความจำให้วงจรนับทำการสแกน อ่านข้อมูลออกสู่จอภาพต่อไป

ที่กล่าวมานี้เป็นลักษณะของการแสดงภาพของคอมพิวเตอร์ซึ่งมี 2 โหมด และจะเห็นได้ว่าไม่ว่าในโหมดใดจะแสดงได้เพียง 2 ระดับคือ 0 และ 1 หรือ ขาวและดำเท่านั้น

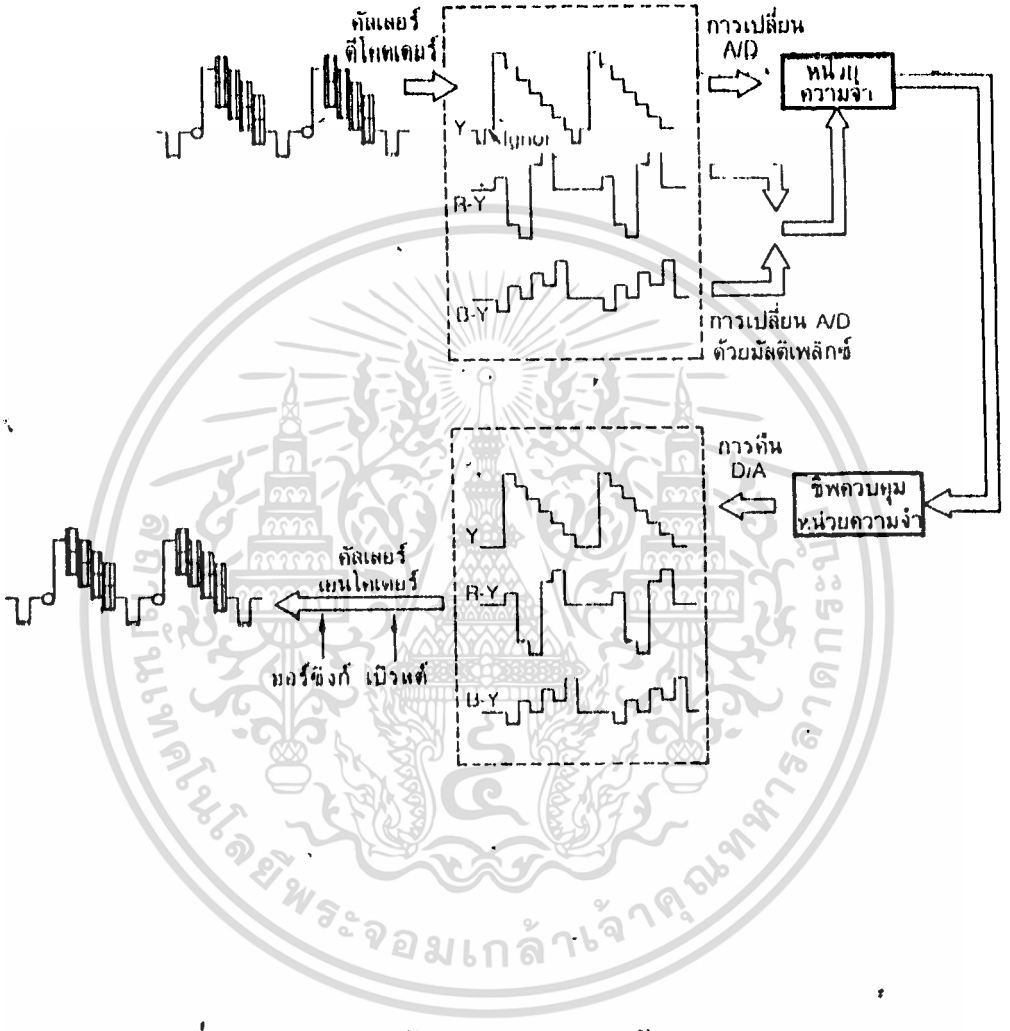
ในส่วนของฮาร์ดแวร์ ของบอร์ดดิจิไทเซอร์ขนาด 512 * 256 ที่สร้างขึ้นมีส่วนประกอบต่างๆ ดังบล็อกไดอะแกรมข้างล่างนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงบล็อกไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 แสดงลักษณะการแปลงสัญญาณของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบล็อกไดอะแกรมสัญญาณจากกล้องวีดีโอ จะถูกป้อนเข้าที่ VDO I/P จากนั้นแยกสัญญาณออกจากกันเป็นแต่ละส่วน โดยใช้วงจร decoder ดังนั้นเราก็จะได้สัญญาณ ต่าง ๆ คือ สัญญาณขาวดำ , สัญญาณ R-Y และ B-Y และ สัญญาณซิ้งค์ ออกมา จากนั้นนำสัญญาณขาวดำไปขยายแล้วเข้าวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลขนาด 8 บิท จากนั้นนำข้อมูลที่ได้ไปเก็บในหน่วยความจำ ซึ่งการเก็บข้อมูลดิจิตอลนี้จะถูกควบคุมโดยสัญญาณซิ้งค์อีกทีหนึ่ง เพื่อให้การเก็บข้อมูลเป็นไปอย่างถูกต้อง โดยข้อมูลดิจิตอลนี้ 1 ภาพจะใช้เนื้อที่ของหน่วยความจำ 128 Kbytes ซึ่งจะกล่าวถึงรายละเอียดการหาขนาดของหน่วยความจำที่ต้องใช้อีกทีในบทต่อไป

ส่วนสัญญาณ R-Y และ B-Y นั้นจะถูก multiplex ก่อน จากนั้นจึงนำสัญญาณที่ถูก multiplex แล้วไปป้อนเข้าวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล ซึ่งการที่เราทำการ multiplex สัญญาณนั้นทำให้เราสามารถประหยัดวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลไปได้หนึ่งชุด จากนั้นนำข้อมูลที่ได้จากการแปลงอนาล็อกเป็นดิจิตอลซึ่งมีขนาด 6 บิทไปเก็บลงในหน่วยความจำ โดยการเก็บข้อมูลจะถูกควบคุมด้วยสัญญาณซิ้งค์เหมือนกับสัญญาณขาวดำ ดังนั้นข้อมูลในหน่วยความจำจะเป็นข้อมูลของ R-Y และ B-Y สลับกันไปตามความเร็วของการ multiplex และอีกส่วนที่สำคัญคือการอ้างแอดเดรสของหน่วยความจำในการเก็บข้อมูลของสัญญาณทั้ง สัญญาณขาวดำและสัญญาณ R-Y , B-Y ซึ่งจะต้องมีความสัมพันธ์กันกับ ความเร็วของสัญญาณแนาฬิกา และ สัญญาณซิ้งค์ ซึ่งจะขอกล่าวในบทต่อไป

ข้อมูลที่ถูกเก็บอยู่ในหน่วยความจำนี้ เมื่อต้องการแสดงภาพกลับออกมาจะต้องทำการแปลงข้อมูลกลับกันกับตอนที่เก็บข้อมูล คือจะต้องทำการแปลงข้อมูลดิจิตอลไปเป็นสัญญาณอนาล็อกทั้งสัญญาณขาวดำ และ สัญญาณ R-Y , B-Y ซึ่งสัญญาณ R-Y และ B-Y นี้ตอนที่เราเก็บข้อมูลเราได้ทำการ multiplex ข้อมูลเอาไว้ ดังนั้นเมื่อต้องการสัญญาณเดิมเราจึงต้องทำการ demultiplex โดยความเร็วที่ทำการ demultiplex นี้จะต้องมีความเร็วเท่ากับเวลาในการ multiplex จากนั้นจึงนำสัญญาณที่ได้จากการแปลงเป็นอนาล็อกมารวมกันโดย เข้าวงจร PAL encoder จากนั้นจึงนำมารวมกับซิ้งค์อีกทีหนึ่งเพื่อให้เป็นสัญญาณ composite ตามเดิม

นอกจากนี้ข้อมูลที่ถูกเก็บอยู่ในหน่วยความจำ ยังสามารถอินเตอร์เฟสเข้ากับไมโครคอมพิวเตอร์เพื่อดึงข้อมูลมาเก็บในแผ่นดิสต์และ พิมพ์ภาพออกไปยังปริ๊นเตอร์ ได้โดยต่อสัญญาณแอดเดรส และดาต้า ขนานกับขาแอดเดรสและขาดาต้าของเครื่องดิจิไตซ์โดยอาศัยวงจร multiplex ช่วย (คล้ายกับวงจร RAM สองทาง) ทำให้เราสามารถดึงข้อมูลออกมาเก็บหรือ นำข้อมูลที่ถูกเก็บไว้ในแผ่นดิสต์ ออกมาแสดงผลได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
หลักการแยกสัญญาณโครมิแนนซ์

แทบจะเรียกได้ว่าความแตกต่างระหว่างโทรทัศน์สีและโทรทัศน์ขาวดำนั้นอยู่ตรงภาคโครมิแนนซ์เป็นสำคัญ ภาคโครมิแนนซ์ทำหน้าที่เปลี่ยนสัญญาณโครมิแนนซ์ซึ่งมอดูเลทสัญญาณ (R-Y) กับ (B-Y) มาบนพาหะรอง 4.43 เมกะเฮิรตซ์ (แต่พาหะรองมิได้ส่งมาคงมีแต่ไซด์แบนด์) ให้อยู่ในรูปของสัญญาณสี R,G และ B แต่ก่อนที่จะทำการดังกล่าวเราต้องหาวิธีแยกสัญญาณโครมิแนนซ์ออกมา จากสัญญาณคอมโพสิตเสียก่อน

วิธีการดีเทกสัญญาณคอมโพสิต ให้ได้สัญญาณลูมิแนนซ์ โครมิแนนซ์ และเสียงนั้น เรานิยมใช้ไดโอด หลักการดีเทกก็คือ อาศัยคุณสมบัตินอนลิเนียร์ (nonlinear) ของไดโอดทำหน้าที่มิกเซอร์ (mixer) เอาต์พุตที่ได้จากไดโอดจึงกลายเป็นผลต่าง (และผลรวม) ของความถี่ของสัญญาณที่บีตกัน

จุดที่สัญญาณโครมิแนนซ์แยกออกเข้าสู่ภาคโครมิแนนซ์ (chrominance takeoff) อาจจะอยู่ก่อนหน้าหรือหลังการดีเทกลูมิแนนซ์ก็ได้

การแยกสัญญาณโครมิแนนซ์ออกจากสัญญาณรวม (color composite signal) นิยมกระทำกัน 2 วิธีคือ (รูปที่ 3.1)

ก. แยกหลังวงจรลูมิแนนซ์ดีเทกเตอร์ หรือ วงจรขยายลูมิแนนซ์

ข. แยกก่อนวงจรลูมิแนนซ์ดีเทกเตอร์ (split carrier)

3.1 การแยกสัญญาณโครมิแนนซ์หลังวงจรลูมิแนนซ์ดีเทกเตอร์

สัญญาณ IF รวมจะถูกป้อนเข้าสู่วงจรลูมิแนนซ์ดีเทกเตอร์ ซึ่งจะทำการบีตให้สัญญาณต่างๆ ออกมาดังนี้

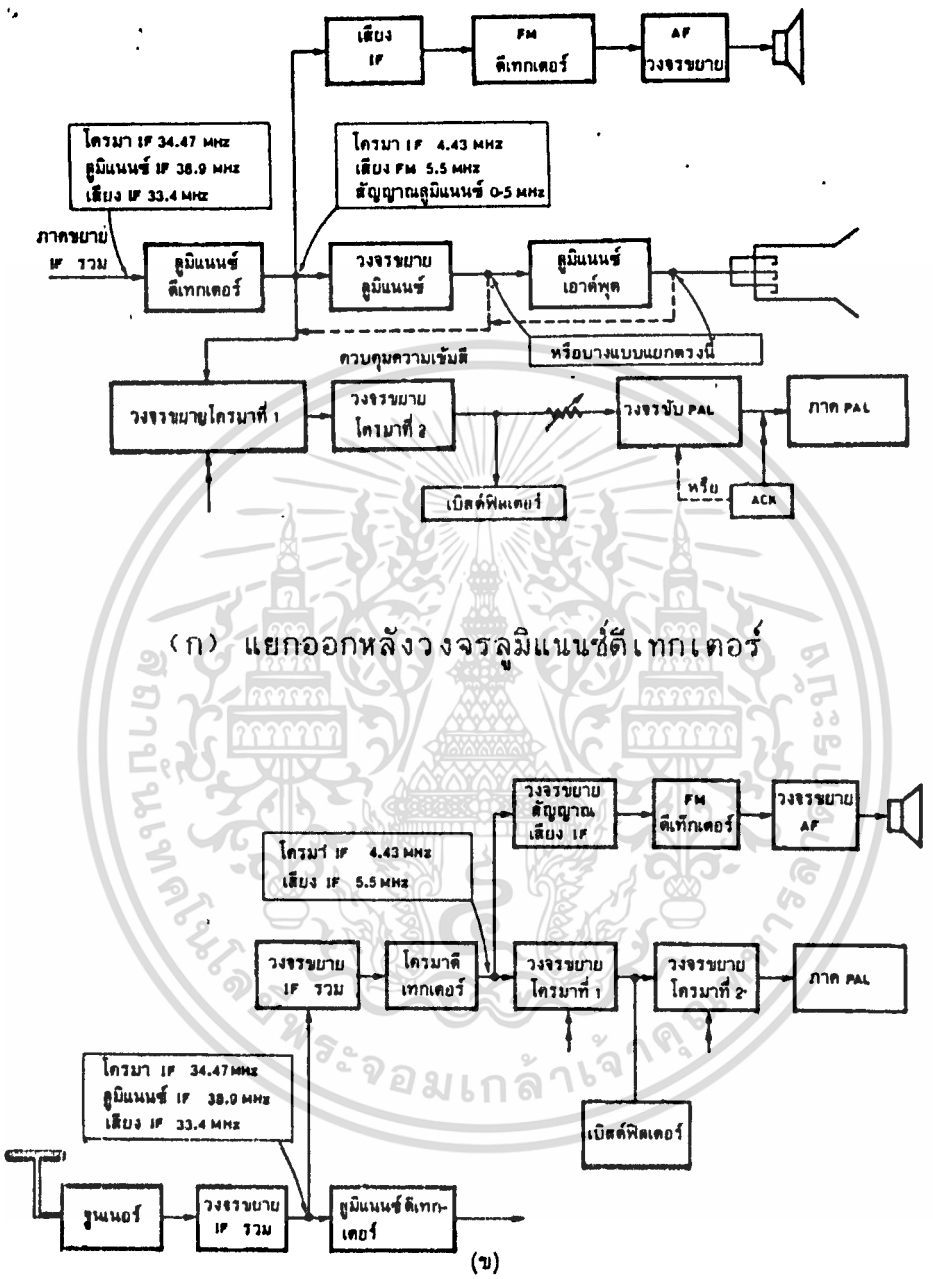
– สัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ ซึ่งได้จากสัญญาณลูมิแนนซ์ IF 38.9 เมกะเฮิรตซ์ บีตกับสัญญาณโครมิแนนซ์ IF 34.47 เมกะเฮิรตซ์ (38.9-34.47 = 4.43)

– สัญญาณ FM 5.5 เมกะเฮิรตซ์ซึ่งได้จากสัญญาณลูมิแนนซ์ IF 38.9 เมกะเฮิรตซ์ บีตกับสัญญาณเสียง IF 33.4 เมกะเฮิรตซ์ (38.9-33.4 = 5.5)

– ส่วนสัญญาณลูมิแนนซ์ IF 38.9 เมกะเฮิรตซ์ จะถูกดีเทกให้เป็นสัญญาณลูมิแนนซ์ที่มีความถี่ตั้งแต่ 0-5 เมกะเฮิรตซ์ ผ่านวงจรขยายลูมิแนนซ์แล้วป้อนเข้าสู่หลอดจอ

– สัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ ซึ่งเป็นไซด์แบนด์มีขนาดเล็กมาก จำเป็นต้องทำการขยายเสียก่อนเหมือนกับสัญญาณเสียง FM และก่อนที่จะส่งเข้าสู่วงจรดีมอดูเล-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) แยกออกหลังวงจรลูมินนซ์ดีเทกเตอร์

(ข) แยกออกก่อนวงจรลูมินนซ์ดีเทกเตอร์

รูปที่ 3.1 การแยกสัญญาณโครมินนซ์ออกจากสัญญาณ IF รวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เตอร์ สัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ จะต้องผ่านวงจรภาค PAL เสียก่อน เพื่อจะแก้ไขความผิดพลาดของสีให้เรียบร้อย

ในเครื่องรับบางแบบสัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ และสัญญาณเสียง FM 5.5 เมกะเฮิรตซ์ ถูกป้อนเข้าสู่วงจรขยายลูมิแนนซ์ไปด้วยกันกับสัญญาณลูมิแนนซ์ เพื่อขยายให้มีขนาดใหญ่ขึ้น แล้วจึงทำการแยก (take off) เอาเฉพาะสัญญาณโครมิแนนซ์ และสัญญาณเสียงออกไปสู่วงจรขยายโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ และสัญญาณเสียง 5.5 เมกะเฮิรตซ์ ตามลำดับ ดูบล็อกไดอะแกรมรูปที่ 3.1(ก)

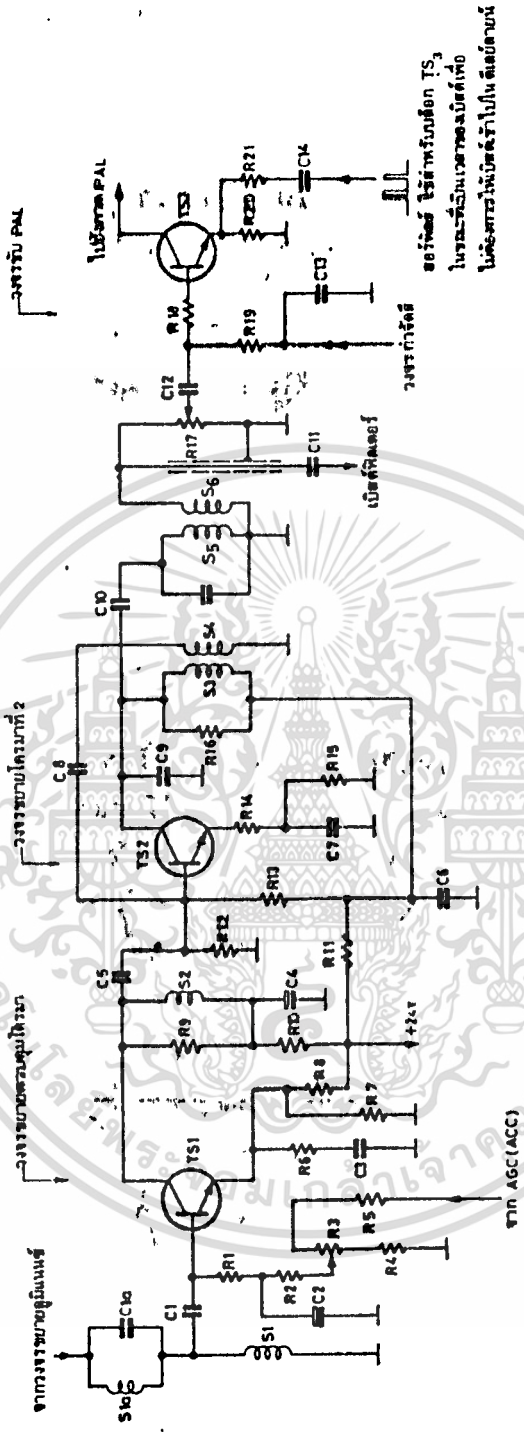
3.2 ตัวอย่างวงจรที่แยกออกหลังลูมิแนนซ์ดีเทคเตอร์

วงจรรูปที่ 3.2 เป็นตัวอย่างตามบล็อกไดอะแกรมรูปที่ 3.1(ก) สัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ ถูกแยกออกหลังวงจรขยายลูมิแนนซ์โดยแบนด์พาสฟิลเตอร์ S1a และ C1a S1 เป็นตัวสำคัญ และป้อนผ่าน C1 เข้าสู่เบสของวงจรขยายส่วนควบคุมโครมิแนนซ์ TS1 (เพราะ TS1 ถูกควบคุมการขยายด้วยแรงไฟ AGC จึงเรียกภาคขยาย - TS1 นี้ว่าวงจรขยายส่วนควบคุมโครมิแนนซ์) วงจร TS1 นี้จะต้องรักษาอัตราขยายให้สม่ำเสมอตลอดเวลา ไม่ว่าระดับสัญญาณอินพุทที่ปรากฏที่เบสของ TS1 จะมีกำลังอ่อนหรือแรงก็ตาม ดังนั้นจึงจำเป็นต้องมีแรงไฟจากวงจร AGC มาทำการควบคุม โดยที่แรงไฟ AGC นี้จะถูกส่งผ่านทาง R5,R4,R3,R2,C2 และ R1 มาสู่เบสของ TS1 C3 ที่ต่ออนุกรมกับ R6 ในวงจรอิมิตเตอร์ของ TS1 เป็นตัวป้องกันการป้อนกลับแบบลบ (C3 และ R6 ที่ต่ออนุกรมกันนั้นทำหน้าที่ลดค่าคาปาซิเตอร์ระหว่างเบสกับอิมิตเตอร์ของ TS1) ดังนั้นการขยายสัญญาณสีโดยเฉพาะที่ความถี่สูงๆจะขยายได้ดี S2,S3,S4,S5 และ S6 เป็นแบนด์พาสฟิเตอร์ทำหน้าที่กำจัดความถี่ที่อยู่นอกเหนือจากความถี่ของโครมิแนนซ์ หมายความว่านอกเหนือจากความถี่ที่ต้องการแล้ว วงจรนี้จะไม่ยอมให้ผ่านไปได้เลย

เนื่องจาก TS2 ทำหน้าที่ขยายสัญญาณโครมิแนนซ์ IF ครั้งที่ 2 และมีอัตราขยายสูงมากจึงมีโอกาสที่จะเกิดการออสซิลเลทขึ้นได้ง่ายระหว่างคอลเลกเตอร์และเบสของ TS2 จึงใช้วิธีป้องกันการออสซิลเลต โดยเอาสัญญาณส่วนหนึ่งจากคอยล์ S4 ป้อนกลับผ่านตัวเก็บประจุลบเท่า (neutralize capacitor) C8 มายังเบสของ TS2 จากนั้นสัญญาณสีก็จะถ่ายเทจาก S5 กับ S6 ไปยัง R17 ซึ่งปรับค่าได้เป็น saturation control (ใช้ปรับความเข้มของสี)

วงจรขยาย TS3 เรียกว่า วงจรขับ PAL มีหน้าที่ขยายสัญญาณโครมิแนนซ์ IF เพื่อจะขับดันสัญญาณเข้าสู่วงจรภาค PAL ส่วนมากวงจรนี้จะถูกควบคุมด้วยวงจร ACK (auto-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 ตัวอย่างวงจรแสดงการขยายสัญญาณโครมิแนนซ์ที่แยกออกจากสัญญาณ IF รวมหลังวงจรลูมิแนนซ์ดีเทกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

matic colour killer) เพื่อหยุดการทำงาน (block) วงจร TS3 ในกรณีที่สัญญาณที่รับได้มีกำลังต่ำผิดปกติ หรือกรณีที่รับสัญญาณจากสถานีส่งขาวดำ เพราะจะทำให้ภาพสีมีสโนว์เปรอะไปทั่ว วงจร ACK จะส่งแรงไฟจำนวนหนึ่งมาหยุดการทำงานวงจร TS3 ทันที

สัญญาณเบิสต์ที่เกาะมากับสัญญาณสีในช่วงเวลาแบล็งก์ (ไนขและสะบัดกลับแนวราบ) อยู่บนไหล่หลังของซิงค์ถูกแยกโดยคอยล์ S6 และ C11 เพื่อส่งไปควบคุมการซิงค์ของสี (colour synchronization) โดยผ่านวงจรเบิสต์พิลเตอร์และวงจรขยายเบิสต์

3.3 การแยกสัญญาณโครมิแนนซ์ก่อนวงจรลูมิแนนซ์ดีเทกเตอร์

รูปที่ 3.1(ข) ได้แสดงลักษณะของบล็อกไดอะแกรม ของการแยกสัญญาณโครมิแนนซ์ก่อนวงจรลูมิแนนซ์ดีเทกเตอร์ ซึ่งมีวิธีการเหมือนกับ split carrier ในเรื่องของโทรทัศน์ขาวดำ การแยกสัญญาณสีออกจากสัญญาณลูมิแนนซ์แบบนี้มีประสิทธิภาพดีกว่าแบบแรก เพราะการแยกสัญญาณตั้งแต่ต้นนั้น สามารถที่จะกำจัดสัญญาณที่ไม่ต้องการและเพิ่มการขยายสัญญาณที่ต้องการได้สะดวกกว่า

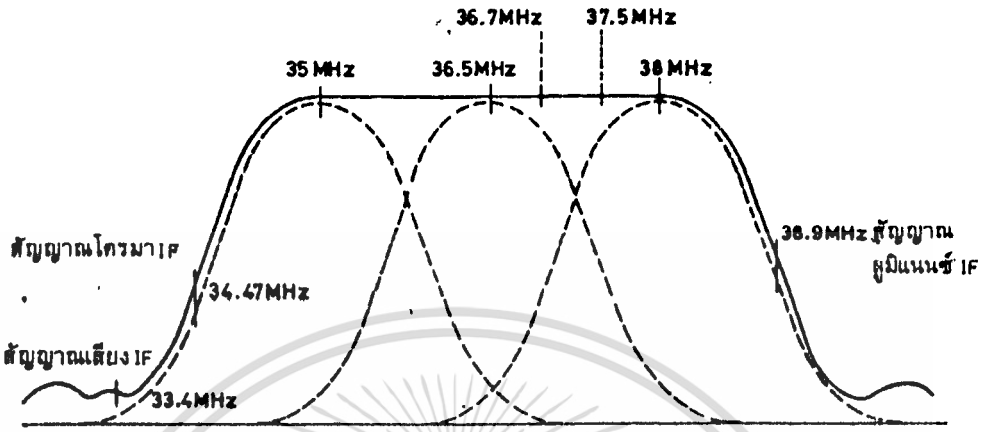
ตามบล็อกไดอะแกรม สัญญาณ IF รวมถูกแยกออกหลังจากวงจรขยาย IF รวม ถูกป้อนเข้าสู่วงจรโครมิแนนซ์ดีเทกเตอร์อีกต่างหาก วงจรนี้จะทำให้สัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ และสัญญาณเสียง 5.5 เมกะเฮิรตซ์ ออกมาเท่านั้น ส่วนสัญญาณลูมิแนนซ์ 0-6 เมกะเฮิรตซ์ ถูกกำจัดทิ้งไป หลังจากนั้นสัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์ และสัญญาณเสียง FM 5.5 เมกะเฮิรตซ์ จะถูกแยกไปสู่วงจรขยายของแต่ละภาค ซึ่งก็มีวิธีเหมือนแบบแรก

3.4 ข้อดีและข้อเสียของการแยกสัญญาณโครมิแนนซ์ทั้งสองแบบ

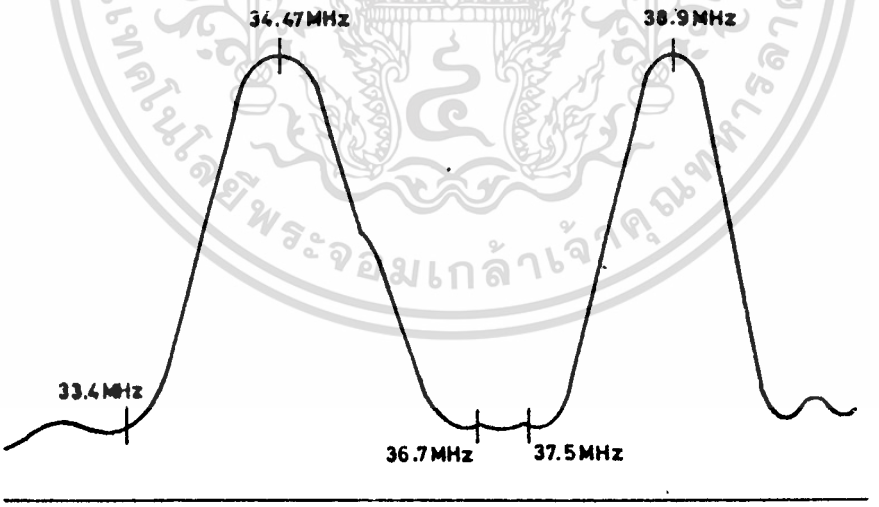
การแยกสัญญาณโครมิแนนซ์มาหลังลูมิแนนซ์ดีเทกเตอร์ (แบบแรก) มีข้อดีตรงที่สิ้นเปลืองอุปกรณ์น้อยกว่าแบบที่สอง แต่คุณลักษณะในการแยกด้อยกว่า

โดยเหตุที่ว่าการรับสัญญาณ IF รวม ได้ปรับความถี่แบบสแตกเกอร์จูน (stagger tune) คือ แต่ละของวงจรขยายจูนไว้ที่ความถี่ใกล้ๆกันเพื่อให้เกิดผลตอบสนองความถี่โดยรวมกว้างขึ้น ดังรูปที่ 3.3 จะเห็นว่าวงจรขยาย IF แต่ละสแตกเกอร์จูนไว้ ณ ความถี่ 35 เมกะเฮิรตซ์ 36.6 เมกะเฮิรตซ์ และ 38 เมกะเฮิรตซ์ ข้อเสียที่จะเกิดขึ้นในการแยกแบบแรกก็คือ ตราบใดที่สัญญาณที่รับได้มีกำลังต่ำลง ความถี่ของ IF ในย่าน 36.7 เมกะเฮิรตซ์ และ 37.5 เมกะเฮิรตซ์ สามารถบีตกับลูมิแนนซ์ IF 38.9 เมกะเฮิรตซ์ให้ได้ความถี่ 2.2 เมกะเฮิรตซ์ (38.9-37.5 = 1.4) ออกมา ฮาร์โมนิคที่ 2 และที่ 3 ของสัญญาณเหล่านี้ใกล้เคียงกับ ความถี่ของโครมิแนนซ์ IF 4.3 เมกะเฮิรตซ์ สามารถที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 เส้นโค้งผลตอบสนองความถี่ของภาค IF



รูปที่ 3.4 เส้นโค้งแสดงการแยกสัญญาณ IF ลูมิแนนซ์และโครมิแนนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะไปรบกวนสัญญาณสีได้ ถ้าเช่นนั้นจะทำการลดสัญญาณ IF ที่กล่าวมาแล้วไม่ได้หรือ คำตอบก็คือทำไม่ได้ เพราะถ้าขืนทำจัดความถี่ IF ที่ 30.7 เมกะเฮิรตซ์ และ 37.5 เมกะเฮิรตซ์แล้ว ความถี่ของลูมิแนนซ์ IF 38.9 เมกะเฮิรตซ์ จะถูกลดลงไปด้วยเพราะอยู่ใกล้เคียงกันมาก นี่คือข้อเสียของการแยกหลังวงจรลูมิแนนซ์ดีเทกเตอร์

ส่วนการแยกสัญญาณโครมิแนนซ์มาก่อนวงจรลูมิแนนซ์ดีเทกเตอร์ สามารถที่จะนำเอาสัญญาณ IF ทั้งย่านไปทำการลดความถี่ IF ที่ไม่ต้องการที่กล่าวมาแล้วได้อย่างเต็มที่ ส่วนสัญญาณลูมิแนนซ์ IF จะไม่ตกต่ำลงมากนักเพราะได้ผ่านการขยายพอสมควรแล้ว ดังนั้นในวงจรก่อนที่จะถึงวงจรโครมิแนนซ์ดีเทกเตอร์ จึงมีวงจรกำจัดความถี่ที่ไม่ต้องการอยู่ด้วยเสมอ ด้วยเหตุนี้ความถี่ต่างๆที่ต้องการก็จะออกมาตามรูปที่ 3.4

3.5 ตัวอย่างวงจรที่แยกสัญญาณโครมิแนนซ์ก่อนลูมิแนนซ์ดีเทกเตอร์

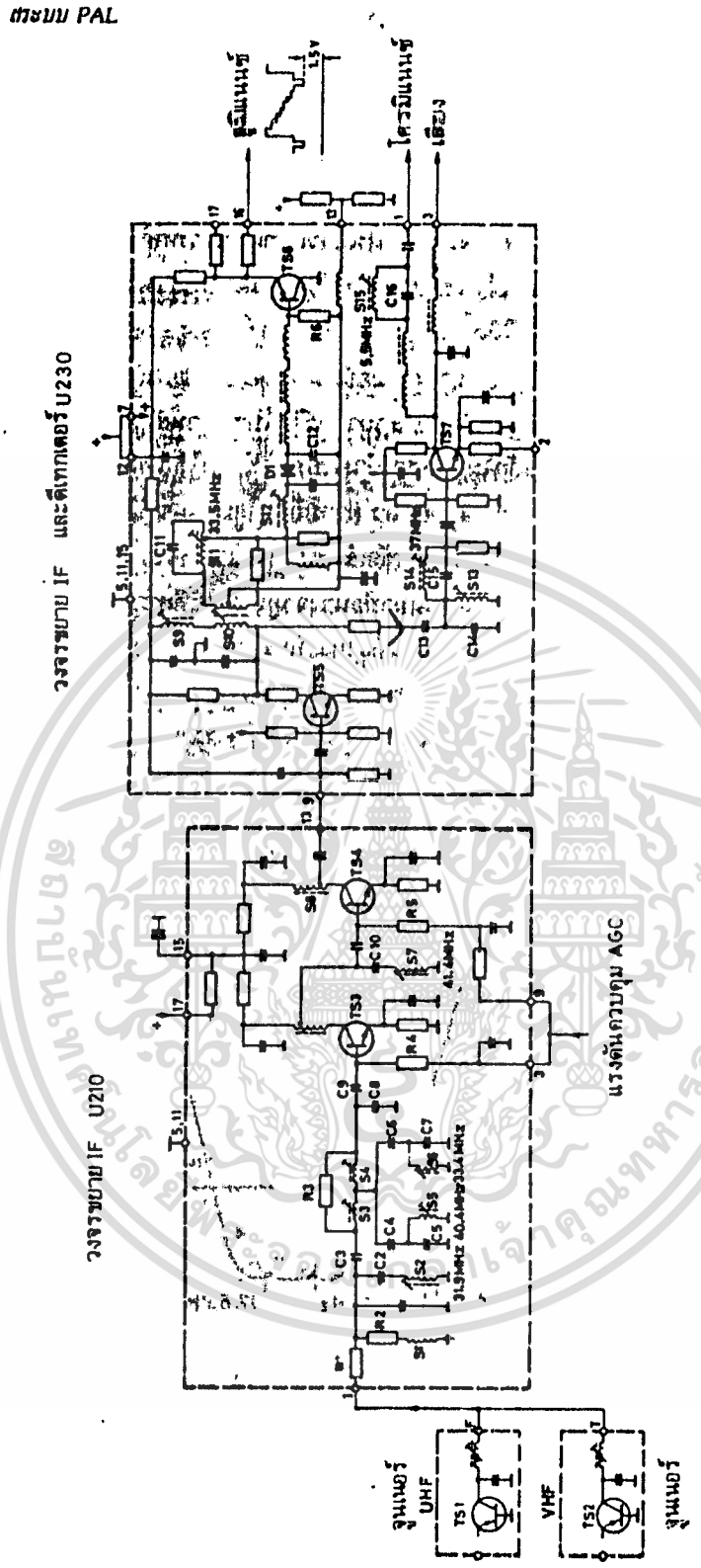
รูปที่ 3.5(ก) เป็นวงจร IF ดีเทกเตอร์ ของเครื่องรับพิลิปส์รุ่น K11 วงจรจูนขนาน S11/C11 ทำหน้าที่สกัดสัญญาณคลื่นพาหะของเสียง 33.4 เมกะเฮิรตซ์ ในเส้นทางลูมิแนนซ์ เพื่อป้องกันไม่ให้สัญญาณเสียงไปรบกวนกับภาพบนจอ สัญญาณลูมิแนนซ์ได้ดีเทกผ่าน D1 แล้วก็ส่งให้กับ TS6 ซึ่งสัญญาณนี้ได้ส่งให้กับวงจรขยายลูมิแนนซ์วงจรแยกซิงค์พัลส์ และวงจร AGC ต่อไป

สัญญาณจากคอลเลกเตอร์ TS6 ส่วนหนึ่งแยกไปเข้าขาเบสของ TS7 โดยผ่านวงจรหารความถี่ C13/C14 และวงจร S14/S15 รอยต่อ (junction) ระหว่างเบสกับอิมิตเตอร์ของ TS7 เสมือนเป็นไดโอด จึงทำการดีเทกทั้งสัญญาณเสียง 5.5 เมกะเฮิรตซ์และสี 4.43 เมกะเฮิรตซ์แล้วขยายออกคอลเลกเตอร์ สำหรับสัญญาณเสียง 5.5 เมกะเฮิรตซ์นี้ได้แยกออกจากขา 3 ของ U230 ส่วนสัญญาณสี 4.43 เมกะเฮิรตซ์ได้ป้อนผ่านวงจร 5.5 เมกะเฮิรตซ์ กับดัก (trap) S15/S16 เพื่อขจัดคลื่นเสียงไม่ให้เล็ดลอดไปรบกวนสัญญาณสี มิฉะนั้นจะมีลายเส้นความถี่สูงรบกวนภาพสี

วงจร S14/C15 ปั่นทอนความถี่ 37 เมกะเฮิรตซ์ ทั้งนี้เพื่อกำจัดสัญญาณ IF ในย่านความถี่ที่เกิน 37 เมกะเฮิรตซ์ ออกไปเพื่อไม่ให้ผสมกับคลื่นลูมิแนนซ์ IF 38.9 เมกะเฮิรตซ์ ซึ่งจะบีตให้เกิดความถี่ผลต่างประมาณ 1.9 เมกะเฮิรตซ์ และฮาร์มอนิกที่ 2 ของสัญญาณผลต่างซึ่งเท่ากับ 3.8 เมกะเฮิรตซ์ จะสามารถไปรบกวนอยู่ในแถบความถี่ของสัญญาณโครมิแนนซ์ได้

รูปที่ 3.5(ค) แสดงเส้นโค้งผลตอบสนองของวงจรขยายในเส้นทางลูมิแนนซ์ปรากฏที่ขา 16 ของ U230 รูปที่ 3.5(ง) เป็นเส้นโค้งผลตอบสนองของวงจรในเส้นทางโครมิแนนซ์ปรากฏที่ขา 1 ของ U230

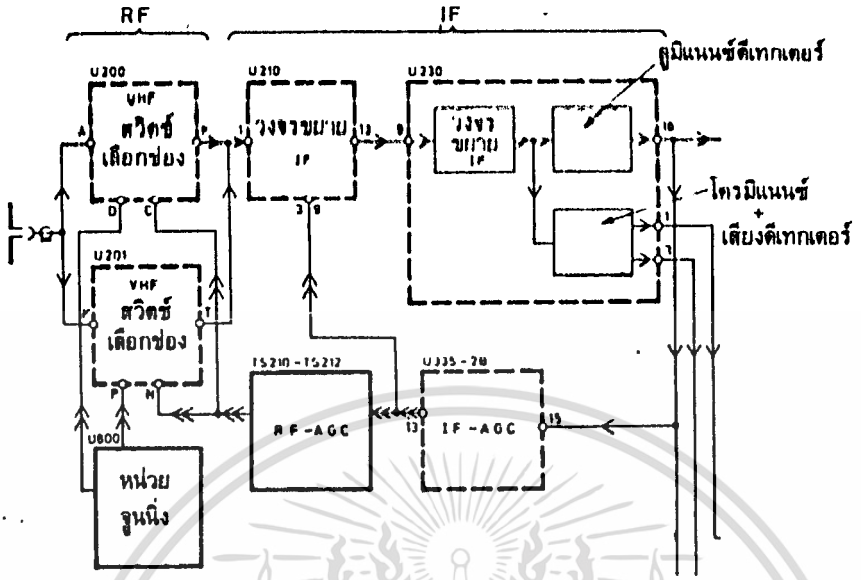
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



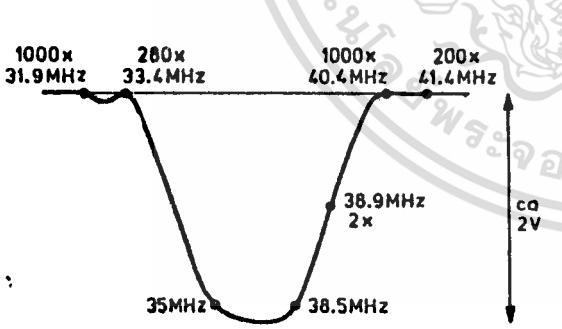
(ก)

รูปที่ 3.5 การแยกสัญญาณลูมิแนนซ์และโครมิแนนซ์ของเครื่องรับฟิลิปส์รุ่น K11

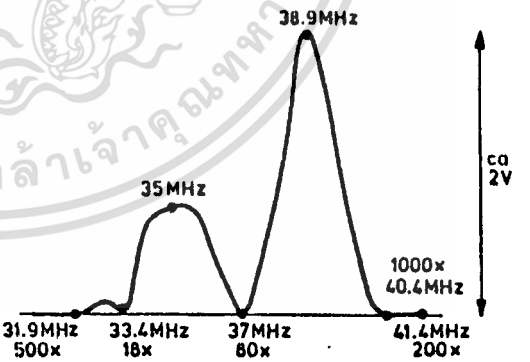
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)



(ค)



(ง)

รูปที่ 3.5(ต่อ) การแยกสัญญาณดูมินนนซ์และโครมินนนซ์ของเครื่องรับฟิลิปส์รุ่น K11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
หลักการดีโคเดอร์ PAL

ระบบ PAL มีหลักการเหมือนระบบ NTSC เกือบทั้งหมด เว้นแต่ได้เพิ่มกรรมวิธีสลับเฟสของสัญญาณ (R-Y) เส้นเว้นเส้น ฉะนั้นสัญญาณ (R-Y) เส้นหนึ่งจะมีเฟสถูกต้อง แต่สัญญาณ (R-Y) เส้นถัดไปจะมีเฟสตรงข้ามคือกลับเฟส 180 องศาเส้นที่สัญญาณ (R-Y) ส่งมาด้วยเฟสถูกต้อง เรียกว่า เส้น NTSC ส่วนเส้นที่สัญญาณ (R-Y) ส่งมาด้วยเฟสกลับไป 180 องศา เรียกว่า เส้น PAL ทั้งเส้น NTSC กับเส้น PAL ถูกส่งมาจากเครื่องส่งสลับกัน

จะเห็นว่าการส่งเฟสของสัญญาณ (R-Y) สลับไปมาเส้นเว้นเส้นเช่นนี้ จะช่วยให้ความผิดพลาดทางเฟสของสัญญาณโครมิแนนซ์น้อยลงได้ ส่วนประกอบที่สำคัญของวงจรดีโคเดอร์ PAL (PAL decoder) ที่ทำหน้าที่แก้เฟสนี้ ได้แก่ ดีเลย์ลายน์กับวงจรบวกกับวงจรลบ

สำหรับสัญญาณซิงค์ของสี หรือสัญญาณเบิสต์จะเป็นตัวกำหนดสัญญาณโครมิแนนซ์ที่ส่งมาเส้นใดเป็นเส้น NTSC เส้นใดเป็นเส้น PAL วงจรที่ทำหน้าที่สวิตช์สัญญาณ -(R-Y) ที่กลับเฟสมาให้คืนเป็นสัญญาณ (R-Y) ที่มีเฟสถูกต้อง คือ วงจรสวิตช์ PAL (PAL switch)

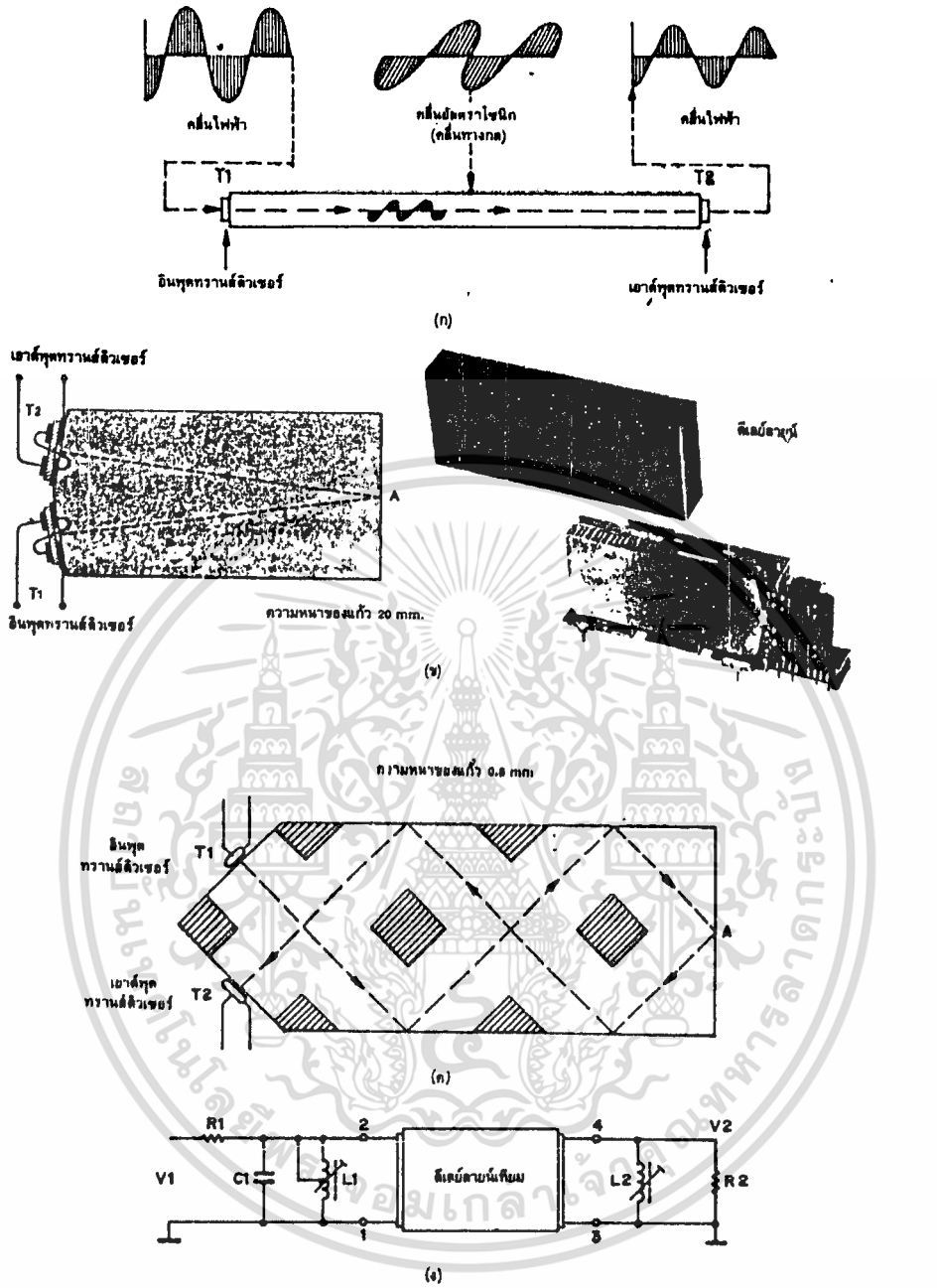
4.1 ดีเลย์ลายน์เทียม

ส่วนที่สำคัญส่วนหนึ่งในดีโคเดอร์ระบบ PAL ก็คือ "ตัวหน่วงเวลาหรือดีเลย์ลายน์" ตัวดีเลย์ลายน์นี้ทำหน้าที่หน่วงให้สัญญาณวิ่งช้าลง เพื่อประโยชน์ในการแก้ความผิดพลาดทางเฟสในระบบ PAL

ดีเลย์ลายน์ที่เราต้องการจะต้องสามารถหน่วงเวลาได้ 64 ไมโครวินาที (ในระบบ 625 เส้น) เท่ากับระยะเวลาสแกนแนวนอน 1 เส้นพอดี ดีเลย์ลายน์มีหลายชนิดจะเป็นดีเลย์ลายน์จริงๆ หรือเป็นดีเลย์ลายน์แบบสร้างเทียม (artificial delay line) ขึ้นก็ได้

ดีเลย์ลายน์จริงๆ ในที่นี้หมายถึง "ดีเลย์ลายน์ทางไฟฟ้า" (electrical delay line) ซึ่งจำเป็นต้องใช้สายยาวมาก และไม่เหมาะสม ส่วนดีเลย์ลายน์แบบสร้างเทียมขึ้นนั้นอาศัยหลักการแปลงสัญญาณไฟฟ้าให้เป็นการสั่นทางกลคล้ายๆคลื่น และคลื่นนี้เคลื่อนที่ด้วยความถี่เหนือเสียงไปยังอีกจุดหนึ่ง ระยะทางในการเคลื่อนที่ต้องพอดีเท่ากับ 64 ไมโครวินาที การแปลงสัญญาณไฟฟ้าเป็นการสั่นด้วยความถี่ที่มีความเร็วเหนือเสียงนี้ ทำได้โดยอาศัยทรานส์ดิวเซอร์ ดีเลย์ลายน์แบบเทียมนี้มีขนาดสั้น เหมาะที่จะใช้ในทางปฏิบัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 (ก) แสดงแนวความคิดในการหน่วงเวลาสัญญาณโครมาไป 64 ไมโครวินาที ด้วยดีเลย์ลายน์เทียม (ข) ดีเลย์ลายน์ยุคแรกๆอาศัยการสะท้อนครั้งเดียวทำให้ลดความยาวลง (ค) ดีเลย์ลายน์ยุคหลังๆอาศัยการสะท้อนหลายๆครั้งทำให้ความยาวลดลง (ง) ตัวอย่างวงจรที่ใช้ในการวัดคุณสมบัติของดีเลย์ลายน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะความยาวจะลดลงประมาณหนึ่งแสนเท่า เมื่อเทียบกับดีเลย์ลายน์ทางไฟฟ้า ความเร็วของสัญญาณไฟฟ้ามีค่า 300 ล้านเมตรต่อวินาที แต่ถ้าสัญญาณไฟฟ้าถูกแปรเปลี่ยนเป็นคลื่นเชิงกลเคลื่อนที่ในแก้วดีเลย์ลายน์เทียมแล้ว ความเร็วจะเหลือเพียง 3000 เมตรต่อวินาที ดังนั้นถ้าต้องการหน่วงเป็นเวลา 64 ไมโครวินาที ความยาวของดีเลย์ลายน์ชนิดเทียมนี้จะยาวเพียง $3000*64*10^{-6}$ = 0.192 เมตร หรือ 19.2 เซนติเมตร

ดีเลย์ลายน์ทำด้วยวัสดุที่มีลักษณะคล้ายแท่งแก้ว ปลายแท่งแก้วทั้งสองหน้า ยึดด้วยทรานส์ดิวเซอร์ ดังรูปที่ 4.1(ก) ในกรณีนี้ทรานส์ดิวเซอร์ T1 จะแปลงสัญญาณไฟฟ้าไปเป็นคลื่นความถี่เหนือเสียง เคลื่อนที่ไปสู่ทรานส์ดิวเซอร์ T2 แล้วถูกแปลงเป็นสัญญาณไฟฟ้าตามเดิม เวลาที่ใช้ในการเคลื่อนที่จากจุด T1 ไปยัง T2 เท่ากับ 64 ไมโครวินาที

อีกวิธีหนึ่งของบริษัทฟิลิปส์มูลสาร์ด (Philips Mullard) จากรูปที่ 4.1(ข) คลื่นออกจาก T1 สะท้อนที่ผิว A กลับมายัง T2 วิธีนี้ความยาวแท่งแก้วจะลดสั้นลงครึ่งหนึ่งและการปรับแต่งแท่งแก้วทำได้โดยสะดวกโดยการขัด (grind) ที่ผิว A เพียงด้านเดียว ทรานส์ดิวเซอร์ดังกล่าวยึดติดกับแท่งแก้วโดยการเชื่อมวิธีพิเศษ นอกจากนี้ยังมีการควบคุมทิศทางการเคลื่อนที่ของคลื่นให้ถูกต้อง และมีการแก้ผลของตัวเก็บประจุ (capacitance) ของทรานส์ดิวเซอร์ โดยการต่อคอยล์คร่อมตัวมันอีกด้วย (คอยล์ตัวนี้จะปรับมาจากโรงงานเรียบร้อยแล้ว ไม่ควรปรับใหม่อีก)

ขนาดของเอาท์พุตจากดีเลย์ลายน์จะมีขนาดเล็กกว่าอินพุตประมาณ 12 เดซิเบล (ราวๆ 4 เท่า) ดังนั้นจึงต้องมีการขยายเสียก่อน นอกจากนี้แบนด์วิดท์ของดีเลย์ลายน์จะต้องกว้างพอ (ราว 2 เมกะเฮิรตซ์) และการเลื่อนเฟสจะต้องต่ำมากอีกด้วย (minimum phase shift)

ในระบบ SECAM ความผิดพลาดของการหน่วงเวลาจะต้องไม่เกิน 0.4 เปอร์เซนต์ ส่วนในระบบ PAL ต้องการความแน่นอนสูงขึ้นอีกเป็น 0.05 เปอร์เซนต์

ข้อสำคัญของการหน่วงเวลาก็คือ ต้องไม่ขึ้นกับอุณหภูมิแก้วทั่วไปจะมีการเปลี่ยนแปลงขนาดต่ออุณหภูมิมาก จึงต้องใช้แก้วพิเศษในการทำดีเลย์ลายน์ซึ่งเรียกว่า Isopaustic แก้วชนิดนี้เมื่ออุณหภูมิเปลี่ยนแปลงความเร็วของคลื่นจะสูงขึ้น แต่ในขณะเดียวกันแก้วจะขยายตัวออกเป็นสัดส่วนสัมพันธ์กันระหว่างขยายตัวกับความเร็วของคลื่น จนได้เวลาในการหน่วงเป็น 64 ไมโครวินาที การเคลื่อนที่ของคลื่นในแท่งแก้ว ดูรูปที่ 4.1(ก) รูปเป็นแบบคลื่นตามขวาง (shear wave) ในทิศทางขวางการเคลื่อนที่แบบตามขวางนี้มีความเร็วน้อยกว่าคลื่นตามยาว (longitudinal wave) ซึ่งแสดงไว้ในรูปคลื่น 1 และการสะท้อนที่ผิวก็จะไม่มีการกลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับทรานส์ดิวเซอร์สร้างขึ้นจากสาร PXE (lead zirconate titanate ceramic) ซึ่งมีคุณสมบัติ พีโซอิเล็กตริก (piezoelectric) นอกจากนี้ยังต้องมีขั้วถาวร (polarized permanent) คล้ายกับการสร้างแม่เหล็กถาวรซึ่งอ้างศัยวิธีการใส่สนามแม่เหล็กที่มีความเข้มสูงมากให้อก่สารดังกล่าวแล้วทำร้อนราว 150 องศาเซลเซียสในขณะนั้น ทรานส์ดิวเซอร์มีขนาดบางมากราว 2000 ไมครอนเท่านั้น ความหนาของแท่งแก้วในรูปที่ 4.1(ข) จะหนาเพียง 2.5 เซนติเมตร จากการทดลองพบว่าแก้วซึ่งมีความหนาน้อยจะให้ประสิทธิภาพสูงกว่า

ดีเลย์ลายน์รุ่นใหม่มักใช้การเคลื่อนที่แบบซิกแซก ซึ่งจะทำให้ความหนาลดลงเหลือเพียง 0.8 มิลลิเมตรดูรูปที่ 4.1(ค) ยิ่งกว่านั้นดีเลย์ลายน์รุ่นใหม่ก็ยิ่งมีขนาดเล็กลงไปอีก

ตัวอย่างของข้อมูลทางเทคนิคของดีเลย์ลายน์ ในที่นี้คือ DL40 ของฟิลิปส์ ข้อมูลวัดที่ 25 องศาเซลเซียสด้วยวงจรรูปที่ 4.1(ง)

- ความถี่ใช้งาน f_{nom} = 4.433619 เมกะเฮิรตซ์
- เวลาหน่วง (t) ระหว่าง V1 กับ V2 63.943 + 0.001 ไมโครวินาที (ของสัญญาณซายน์ความถี่เท่ากับความถี่ที่ใช้งาน)
- แบนด์วิดท์จากน้อยกว่า 3.43 เมกะเฮิรตซ์ถึงมากกว่า 5.23 เมกะเฮิรตซ์ ที่ -3 เดซิเบล
- การลูกเสียที่ความถี่ f_{nom} = 8 $\pm$ 3 เดซิเบล
- การเลื่อนเฟสในเวลา 1 เซนติเมตร เมื่อไม่เกิน 5 นาโนวินาที (ส่วนใหญ่ราว 3 นาโนวินาที)
- เพิ่มอุณหภูมิครั้งละ 1 องศาเซลเซียส จาก 20 องศาเซลเซียส ถึง 50 องศาเซลเซียส แรงดันอินพุตป้อนได้สูงสุดที่ความถี่ f_{nom}
- การสะท้อนของคลื่นที่ไม่ต้องการ (เวลา 3t) น้อยกว่า -22 เดซิเบล เทียบกับ 1t
- อุณหภูมิใช้งาน -20 องศาเซลเซียสถึง +70 องศาเซลเซียส

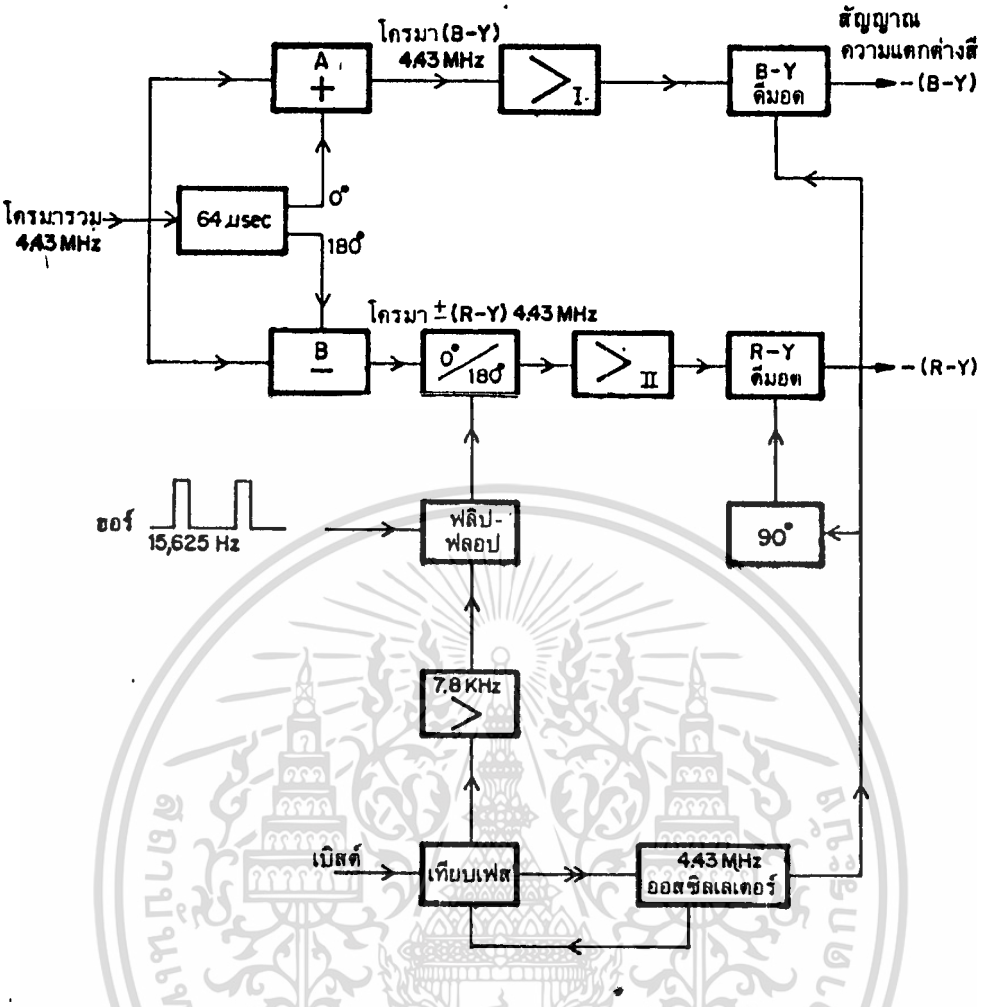
วงจรที่ใช้วัดคุณสมบัติเป็นดังรูปที่ 4.1(ง)

R1,R2 = 390 โอห์ม C1 = 120 พิโคฟารัด X11 = 120 โอห์ม X12 = 231 โอห์ม

4.2 ตัวอย่างวงจรดีโคเดอร์ PAL

รูปที่ 4.3 เป็นวงจรดีโคเดอร์ PAL ของเครื่องรับ X25K121 ประกอบด้วยวงจรแก้เฟสผิดพลาดก่อนส่งไปยังมอดูเลเตอร์ (R-Y) กับ (B-Y) ผลลัพธ์ที่ได้จึงเป็นสัญญาณความแตกต่างสีที่ถูกต้องขึ้น

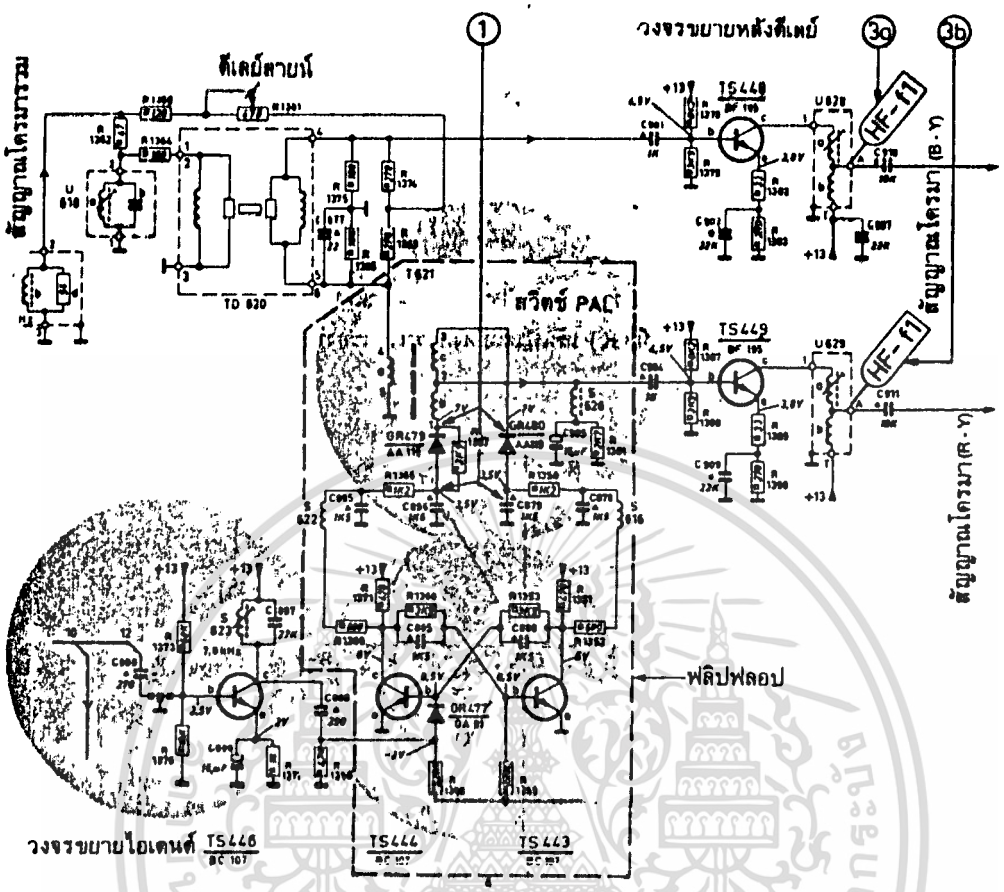
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



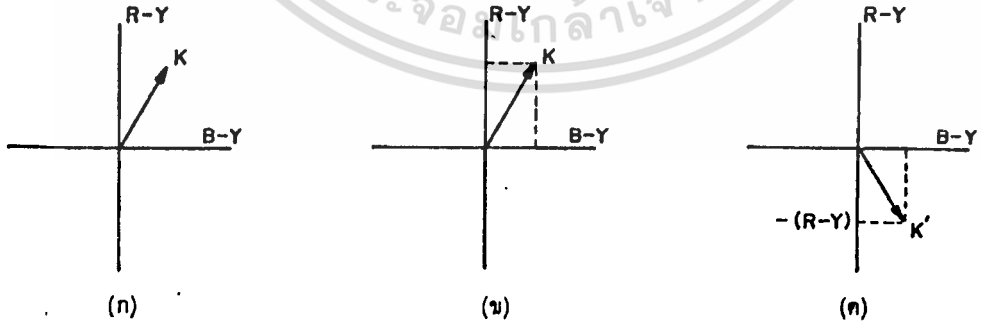
รูปที่ 4.2 บล็อกไดอะแกรมของดีโคเดอร์ PAL

บล็อกไดอะแกรมรูปที่ 4.2 สมมติสัญญาณโครมามีเฟส เทียบกับแกน (B-Y) ตรงกับสี K ดังรูปที่ 4.4 (ก) ซึ่งในระบบ PAL สี K นี้จะส่งมาเป็นสัญญาณโครมาที่องค์ประกอบ (R-Y) ถูกกลับเฟสไปมาเป็นเวกเตอร์ K และ K' เฟสจะเป็น ± (เส้นเว้นเส้น) เช่น ถ้าเส้นคี่ (R-Y) ส่งมาดังรูป 4.4(ข) ในเส้นคู่จะส่ง (R-Y) กลับเฟสมาดังรูปที่ 4.4(ค) สี K จึงให้ผลรวมที่มีเฟส ± ในบล็อกไดอะแกรมสัญญาณโครมาที่ป้อนให้แก่ดีเลย์ลายน์จะเกิดเป็นเอาต์พุต 2 อัน ซึ่งต่างเฟสกัน 180 องศา ป้อนไปให้แก่วงจรบวกและวงจรลบ สัญญาณเอาต์พุตที่เกิดขึ้นหลังจากผ่านการหน่วงเวลาจะช้าลงไป 64 ไมโครวินาที ซึ่งเป็นเวลาที่ใช้ในการสแกนแนวราบ 1 เส้นในการบวกและลบสัญญาณ เรานำเอาสัญญาณโครมาที่ผ่านการหน่วงเวลามาแล้วกับสัญญาณโครมาที่ไม่ได้ผ่านการหน่วงเวลา (สัญญาณโครมาที่เข้ามาโดยตรง) มาทำการบวกและลบกัน (ในวงจรบวกและลบ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 วงจรดีโคเดอร์ PAL ของเครื่องรับฟิลิปส์รุ่น X25 K121



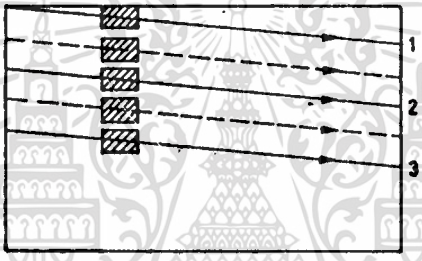
รูปที่ 4.4 สัญญาแโครมาที่ส่งมาจากเครื่องส่งสีเป็นสี K (ก) เวกเตอร์ K ที่ควรจะเป็น (ข) เวกเตอร์ K ที่ส่งมาในเส้นคี่ 1,3,5,... (ค) เวกเตอร์ K ที่ถูกส่งไปเป็นเฟส Kในเส้นคู่ 2,4,6,...

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

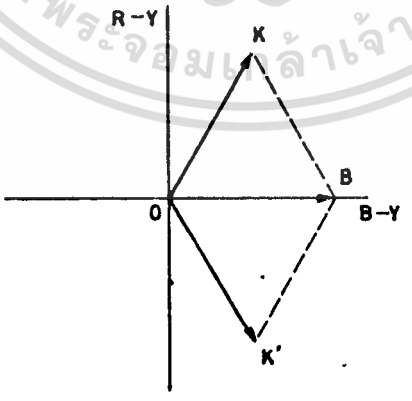
กล่าวคือเมื่อเส้นที่ 1 ถูกส่งมาแล้ว เส้นภาพนี้จะถูกหน่วงเวลาไป 1 เส้น(หรือ 64 ไมโครวินาที) เมื่อเส้นที่ 2 เข้ามา เส้นที่ 1 จะปรากฏที่เอาต์พุตของดีเลย์ลายน์พอดี เส้นที่ 1 นี้จะผสม (บวกหรือลบ) กับเส้นที่ 2 ที่เพิ่งเข้ามาที่อินพุต ในวงจรบวกและลบ กล่อง A และ B (ดูรูปที่ 4.2) ผลที่ได้จะเป็นสัญญาณโครมา (R-Y) และ (B-Y) เพื่อนำไปดีเทกต่อไป

การกวาดเส้นที่ 1,2 และ 3 ซึ่งแสดงในรูปที่ 4.5 นั้นแสดงให้เห็นบริเวณซึ่งมีสี K (ความจริงทั้งสามเส้นนี้อยู่ชิดกันมาก รูปที่แสดงไว้เป็นรูปขยาย) เส้นประเป็นการกวาดของฟิลด์ถัดไป เส้นที่ 1 สัมพันธ์กับรูปที่ 4.4(ข) ส่วนเส้นที่ 2 สัมพันธ์กับรูปที่ 4.4(ค)

เส้นที่ 1 ที่เข้ามาที่เอาต์พุตของดีเลย์ลายน์จะไม่มีการแก้เฟสที่เกิดขึ้น หลังจากนั้น 64 ไมโครวินาที เส้นที่ 2 ก็เข้ามาที่อินพุตของวงจรผสมบวก ขณะเดียวกับที่เส้นที่ 1 โผล่มาที่เอาต์พุตเกิดการผสมสัญญาณระหว่างเส้นที่ 1 กับเส้นที่ 2 ขึ้น



รูปที่ 4.5 การกวาดของเส้นที่ 1,2,3 ณ ตำแหน่งที่มีสี D (สี่เหลี่ยมที่ระบายแรเงามีสี K) เส้นประแสดงการกวาดของฟิลด์ถัดไป



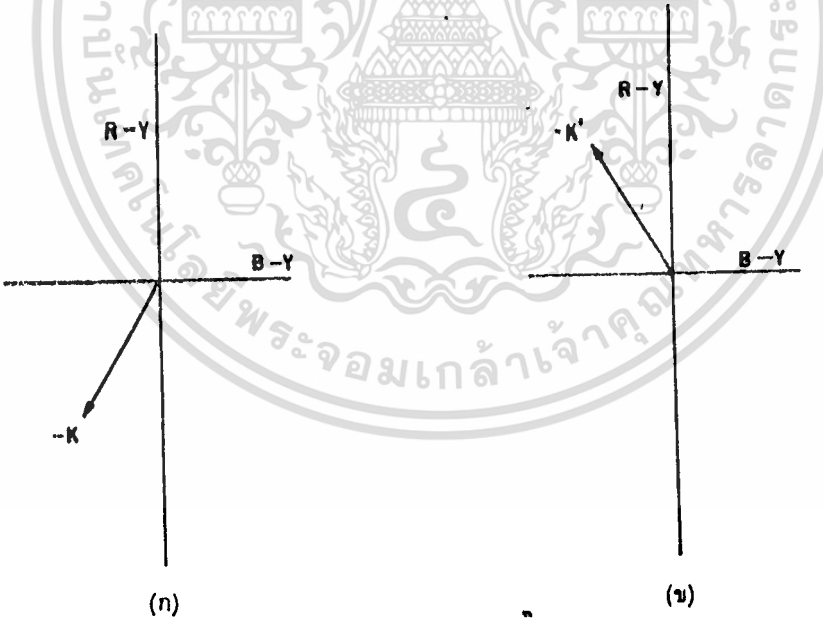
รูปที่ 4.6 การบวกสัญญาณที่ถูกหน่วงเวลากับสัญญาณแรเงาตรงในวงจรบวก ผลลัพธ์คือ เวกเตอร์ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 4.6 เวกเตอร์ K คือเส้นที่ 1 ซึ่งถูกหน่วงเวลาและเวกเตอร์ K' คือเส้นที่ 2 ที่เพิ่งเข้ามา ผลบวกของ K กับ K' เกิดขึ้นในวงจรบวกสัญญาณ (กล่อง A ในรูปที่ 4.2) ผลลัพธ์คือเวกเตอร์ B

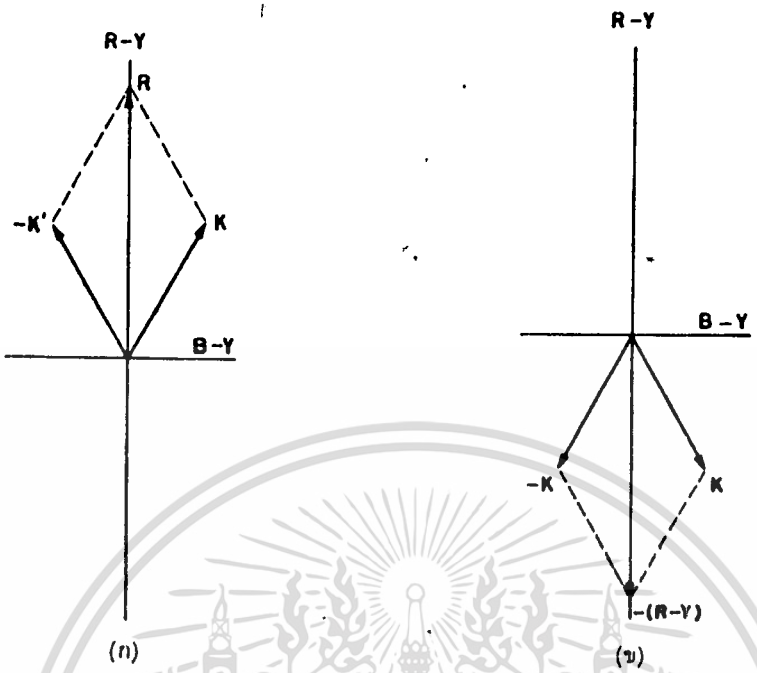
สำหรับการลบสัญญาณก็คือ การกลับเฟสของตัวลบก่อนแล้วจึงบวก (อย่างเวกเตอร์) เช่น เราต้องการ K-K' เราก็กลับเฟสของตัวลบ K' ให้เป็น (-K') แล้วบวกกันเป็น K+(-K') ในทำนองเดียวกันถ้าต้องการ K'-K เราก็กลับเฟสของ K ให้เป็น (-K) แล้วบวกกันเป็น K'+(-K) นี่คือเหตุผลที่เขียนมุม 0 และ 180 องศา แสดงไว้ที่เอาต์พุตของดีเลย์ลายน์ในรูปที่ 4.2 การกลับเฟสของ K และ K' แสดงไว้ในรูปที่ 4.7(ก) และ รูปที่ 4.7(ข)

ที่วงจรลบ (กล่อง B) ดูรูปที่ 4.8 เส้นที่ 1 หรือเวกเตอร์ K ที่ถูกกลับเฟส 180 องศาเป็น -K บวกกับเส้นที่ 2 ซึ่งเพิ่งเข้ามา K' เกิดเป็น -R ดังรูปที่ 4.8 (ข) เมื่อเส้นที่ 2 คือ K' เคลื่อนที่ในตัวดีเลย์ลายน์ไป 64 ไมโครวินาที จนปรากฏที่เอาต์พุต เส้นที่ 3 เส้นใหม่คือ K ก็มาปรากฏที่อินพุต ในวงจรบวก (กล่อง A) จะได้เป็น K + K' ผลลัพธ์ที่ได้เป็นเวกเตอร์ B ดังในรูปที่ 4.6



รูปที่ 4.7 การกลับเฟสของสัญญาณที่ถูกหน่วงเวลาที่ต้องการจะนำไปลบกับสัญญาณทางตรง
(ก) -K (เส้นคี่) (ข) -K' (เส้นคู่)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



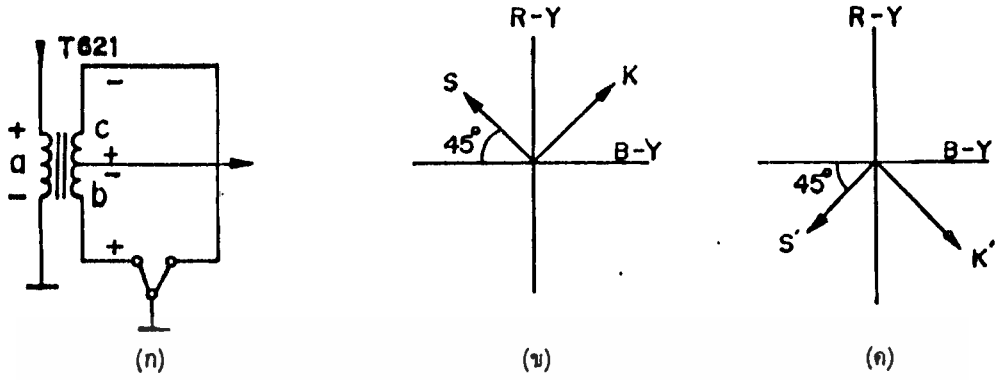
รูปที่ 4.8 การลบขณะที่สัญญาณโครมาที่ส่งมาเป็น (ก) เส้นที่ และ (ข) เส้นคู่

ส่วนในวงจรลบ (กล่อง B) เส้นที่ 2 (K') จะถูกกลับเฟสเป็น K แล้วรวมกับ K (เส้นที่ 3) ได้เป็น K-K' หรือ R ดังในรูปที่ 4.8(ก)

สังเกตุว่า "ผลลัพธ์จากวงจรบวกและลบคือ B และ +R ในวงจรบวก" เวกเตอร์ B ไม่มีกลับเฟส ส่วนเวกเตอร์ R ที่ได้มีเฟสกลับไปกลับมา +R อยู่เสมอ ด้วยอัตราครึ่งความถี่ลายน์ โครมา +R นี้จะถูกกลับเฟสให้เป็น +R ทุกตัวด้วยการสวิตช์ของวงจรไอเดนต์ 7.8 กิโลเฮิรตซ์ (7.8 กิโลเฮิรตซ์ เท่ากับครึ่งหนึ่งของความถี่ลายน์ 15.6 กิโลเฮิรตซ์) การกลับเฟสทำโดยวงจรฟลิบฟลอบดังรูปที่ 4.9(ก) ซึ่งแสดงแนวความคิดง่ายๆ ของการกลับเฟสของ R สวิตช์ที่เขียนไว้คือ วงจรฟลิบฟลอบซึ่งจะเปลี่ยนสภาวะจากต้าแหน่งหนึ่งไปอีกต้าแหน่งหนึ่งด้วยการควบคุมของสัญญาณไอเดนต์ 7.8 กิโลเฮิรตซ์ วงจรฟลิบฟลอบนี้จะซิงก์กับสัญญาณฟลายแบ็กพอดี

สัญญาณไอเดนต์นี้เกิดจากการเทียบเฟส ซึ่งใช้ในการซิงก์สีเอาต์พุตของวงจรเทียบเฟสเป็นริปเปิล (ripple) ที่มีความถี่เท่ากับครึ่งความถี่ลายน์ เนื่องจากเบิสต์ถูกส่งมาเป็นแบบการสวิงระหว่าง S กับ S' ในรูปที่ 4.9(ข) และรูปที่ 4.9(ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 (ก) การกลับเฟสของ $\pm$(R-Y) ให้เป็น +(R-Y) เสมอ (ข),(ค) เบิสต์จะแกว่งไปมาระหว่าง +45 องศา เทียบแกน -(B-Y)

4.3 วงจรผสมสัญญาณและวงจรขยายหลังดีเลย์

สัญญาณโครมาป้อนให้แก่ดีเลย์ลายน์ TD620 ผ่านทาง R1362 และ R1364 ผลรวมของ R1362 กับ R1364 เท่ากับค่าอิมพีแดนซ์ (characteristic impedance) ของดีเลย์ลายน์ 150 โอห์ม เพื่อมิให้เกิดคลื่นสะท้อนกลับ (reflection)

สัญญาณที่ผ่านดีเลย์ลายน์จะถูกหน่วงเวลาไว้ 64 ไมโครวินาที แรงดันเอาต์พุตที่เกิดขึ้นที่ R1363 จะมีเฟสตรงข้าม

สัญญาณโครมาที่ผ่านโดยตรงทาง R1360 กับ R1361 จะผสมกับสัญญาณโครมาที่ถูกหน่วงเวลา ที่ป้อนเข้าที่จุดระหว่าง R1374 กับ R1363

การปรับให้เอาต์พุตของดีเลย์ลายน์มีเฟสตรงกันและตรงข้ามกับอินพุต ทำได้โดยการปรับ U618

แรงดันที่เกิดขึ้นจากการบวกข้างต้นจะสัมพันธ์กับรูปที่ 4.6 ผลลัพธ์ที่ได้คือ เวกเตอร์ B เกิดขึ้นที่จุดระหว่าง R1374 กับ R1375 ส่วนที่จุดระหว่าง R1363 กับ R1365 แรงดันจะเกิดขึ้นดังในรูปที่ 4.8(ก) และรูปที่ 4.8(ข) เนื่องจากการผสมแบบลบกัน

สังเกตุว่า R1374 กับ R1363 ต่อขนานกับ R1375 กับ R1365 ตัวต้านทานทั้งหมดนี้ผสมกันได้ประมาณ 150 โอห์ม ที่เอาต์พุตของดีเลย์ลายน์

สัญญาณโครมาที่เกิดขึ้นคร่อม R1375 จะถูกขยายโดย TS448 แล้วส่งต่อไปยังวงจรดีมอด (B-Y) ผ่านทาง C910

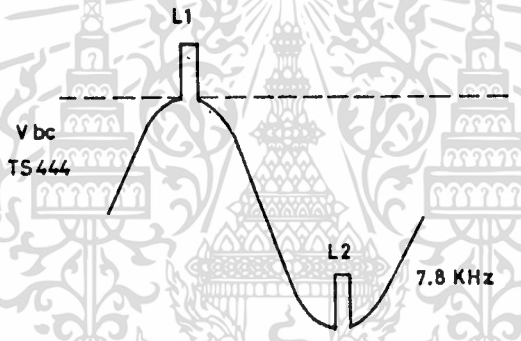
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณโครมาที่เกิดขึ้นที่ R1365 มีเฟสสลับไปมา +(R-Y) ดังในรูปที่ 4.8 (ก) และรูปที่ 4.8(ข) สัญญาณนี้จะถูกแก้ให้มีเฟสเหมือนกันเป็น (R-Y) ด้วยหม้อแปลง T621 แล้วขยายด้วย TS449 ก่อนที่จะป้อนผ่าน C911 ไปยังวงจรดีมอด (R-Y)

สังเกตุว่าคอยล์ U628 และคอยล์ U629 สามารถถูกปรับเพื่อให้ได้เฟสและขนาดของสัญญาณโครมา (R-Y) กับ (B-Y) มีเฟสที่ถูกต้อง

4.4 การคืนอัตราส่วนการถ่วงของสัญญาณ (R-Y) และ (B-Y)

สัญญาณโครมา (R-Y) และ (B-Y) ก่อนที่จะส่งเข้าวงจรบาลานซ์มอดูเลเตอร์ ในเครื่องส่ง จำเป็นจะต้องถ่วง (weighting) ให้มีขนาดเล็กลงเพื่อไม่ให้เกิดมอดูเลตเกิน (overmodulation) อัตราส่วนของ (R-Y) จะลดลงเหลือ 0.877 หน่วยและอัตราส่วนของ (B-Y) เหลือ 0.493 หน่วยดังรูปที่ 4.11

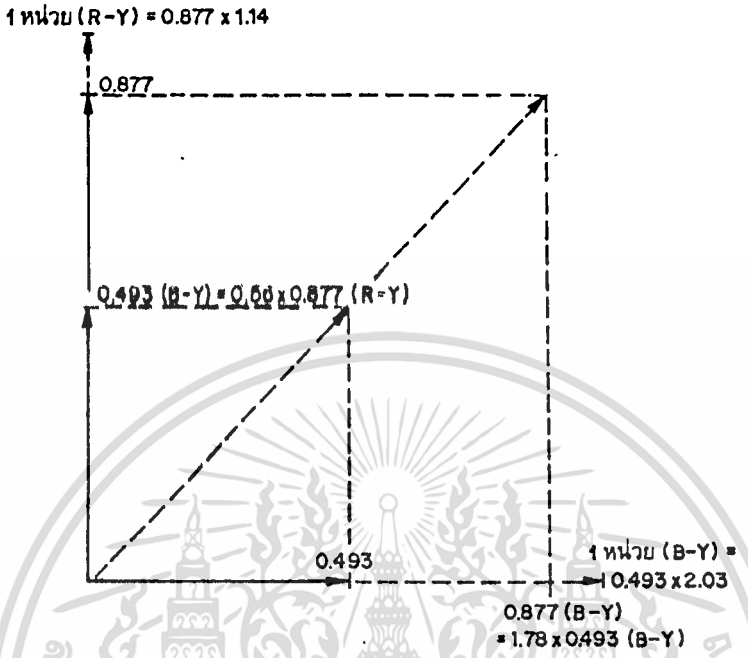


รูปที่ 4.10 การซิงก์ฟลิบฟลอบเพื่อการไอเดนต์ สังเกตุว่าสัญญาณไอเดนต์รวมกับพัลส์ฟลายแบ็ก เพื่อนำไปทริกเกอร์วงจรฟลิบฟลอบในวงจรสวิตช์ PAL

เมื่อสัญญาณทั้งสองมาถึงเครื่องรับจะต้องมีการคืนอัตราที่ถูกลดไป ให้เท่าเดิมเหมือนตอนที่ยังไม่ได้ลด ถ้าเครื่องรับไม่มีความสามารถจะคืนส่วนลดจะทำให้สีผิดความจริงไปได้ (สีอ่อนไป) เพราะฉะนั้นถ้าสัญญาณของ (R-Y) มาถึงเครื่องรับ 0.877 หน่วยจะต้องเพิ่มขึ้นเป็น 1 หน่วย นั่นคือ สัญญาณ 0.877 หน่วยจะต้องเพิ่มขึ้นให้เป็น 1 หน่วย

สัญญาณ 1 หน่วย จะต้องเพิ่มขึ้นให้เป็น $\frac{1}{0.877} = 1.14$ หน่วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 การคืนอัตราส่วนถ่วงของสัญญาณ (R-Y) กับ (B-Y)

ในทำนองเดียวกัน ถ้าสัญญาณของ (B-Y) มาถึงเครื่องรับ 0.493 หน่วยเช่นกัน นั่นคือ สัญญาณ 0.493 หน่วยจะต้องเพิ่มขึ้นให้เป็น 1 หน่วย

สัญญาณ 1 หน่วย จะต้องเพิ่มขึ้นให้เป็น $\frac{1}{0.493}$ = 2.03 หน่วย

สังเกตุว่าการลดสัญญาณ (R Y) ลง 0.877 หน่วย และการลดสัญญาณ (B-Y) ลง 0.493 หน่วย แสดงถึงอัตราการลดสัญญาณ (B-Y) ลดลงมากกว่าสัญญาณ (R-Y) เกือบครึ่งต่อครึ่ง ฉะนั้นในทำนองเดียวกันเมื่อมาถึงเครื่องรับ เครื่องรับจะต้องเพิ่มสัญญาณ (B-Y) มากกว่าสัญญาณของ (R-Y) เกือบครึ่งต่อครึ่งเช่นกัน คำนวณโดยเทียบบัญญัติไตรยางค์ดังนี้

(B-Y) ขยาย 2.03 ส่วน (R-Y) ขยาย 1.14 ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายความว่าถ้าขยาย (B-Y) เต็ม 1 หน่วย ต้องขยาย (R-Y) เพียง $\frac{1.14}{2.03} = 0.56$ ส่วนเท่านั้น ในทางตรงกันข้ามแทนที่แทนที่เราจะลดสัญญาณของ (R-Y) เราอาจใช้วิธีเพิ่ม (R-Y) แทนก็ได้ สำหรับวงจรในรูปที่ 4.3 เราลดอัตราส่วนของ (R-Y) ในวงจรสวิตช์ PAL

เมื่อได้ปรับอัตราส่วนทั้ง 2 สัญญาณให้ถูกต้องแล้วสัญญาณทั้งสองจะถูกป้อนเข้าสู่วงจรขยายอีกครั้ง เมื่อผ่านวงจรขยายออกมาแล้ว สัญญาณทั้งสองจะต้องรักษาเฟสให้ต่างกัน 90 องศา ด้วยคอยล์ที่อยู่หลังวงจรขยายทั้งสอง ถ้าเกิดการคลาดเคลื่อนเราแก้ไขได้โดยการปรับคอยล์ทั้งสองนี้ วงจรขยายทั้งสองนี้มักเรียกว่า "วงจรขยายหลังดีเลย์"(post delay amp) ดังรูปที่ 4.3 ดังนั้นสัญญาณของ (R-Y) ก่อนที่จะส่งเข้าวงจรดีมอดจึงถูกแต่งอัตราส่วนของแอมปลิจูดและเฟสให้เรียบร้อยเสียก่อน ด้วยวงจรสวิตช์ PAL นี้

4.5 สวิตช์ PAL 0/180 องศา

หม้อแปลง T621 (รูปที่ 4.3) ทำหน้าที่งสลับเฟสคือให้ -(R-Y) เป็น +(R-Y) เหมือนกันทุกๆเส้น สัญญาณโครมา -(R-Y) ป้อนมาที่ขดลวด a ของ T621 เอาต์พุตออกมาจากจุดกลางของขดลวดทุติยภูมิ (secondary) ระหว่าง d กับ c สัญญาณที่ออกจากขด b กับขด c จะมีเฟสตรงข้ามกัน วงจรฟลิบฟลอบจะสลับเฟสนี้ให้ถูกต้องและตรงกับการสลับเฟสของ (R-Y) พอดี เอาต์พุตจะได้เป็น +(R-Y) อย่างเดียวกัน

สังเกตุว่าอัตราส่วนของจำนวนรอบของขดลวดของ T621 จะสัมพันธ์กับอัตราส่วนการถ่วงของสัญญาณความแตกต่างสีจากเครื่องส่งคือ 0.877 สำหรับ (R-Y) และ 0.493 สำหรับ (B-Y) ทั้งนี้เพื่อชดเชยปริมาณของสัญญาณ อัตราส่วนที่ใส่ให้แก่สัญญาณ (R-Y) นี้จะเท่ากับ 0.493 / 0.877 หรือ 0.56 เท่า

T621 นี้จะถูกควบคุมด้วยฟลิบฟลอบ TS443 กับ TS444 ทรานซิสเตอร์ TS444 กับ TS443 จะนำกระแสสลับกันและจะป้อนไฟบวกแก่ไดโอด GR480 หรือ GR479 คนละเวลากัน(เสมือนทำให้ข้างใดข้างหนึ่งต่อลงดินดูรูปที่ 4.9(ก)) เช่นป้อนไฟบวกแก่ GR480 เมื่อ TS444 นำกระแสผ่านทาง R1352,S616 และ R1350 จะทำให้ไดโอดนำกระแส ในกรณีนี้ขดลวด c ของ T621 จะต่อลงดินทาง AC ผ่านทาง GR480 กับ C879 และเอาต์พุตคร่อมขดลวด a จะถูกนำไปขยายโดย TS449

เมื่อ TS443 นำกระแส (TS444 จะ OFF) ไดโอด GR479 จะนำกระแสขดลวด b ของ T621 จะลงดิน สัญญาณคร่อมขดลวด b จะถูกนำไปขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟลิบฟลอบจะทำหน้าที่อย่างสัมพันธ์กับฟลายแบ็ก (บวก) จากภาคเอาต์ เอาต์พัลส์นี้จะเข้ามาที่เบสของ TS444 และ TS443 ทาง R1366 GR447 และ R1365 ฟลิบฟลอบจะมีหารความถี่ลายน์ลงครึ่งหนึ่ง และนอกจากนี้มันยังถูกควบคุมด้วยสัญญาณไอเดนต์จาก TS446

การไอเดนต์คือ การบอกสวิตช์ PAL ว่าการดีโค้ดในเส้นทาง (R-Y) ต้องการให้กลับเฟสของเวกเตอร์ +R การซิงก์นั้นจำเป็นต้องซิงก์ทั้งความถี่และเฟส การควบคุมความถี่ทำโดยฟลายแบ็ก ส่วนเฟสควบคุมโดยหน่วยไอเดนต์

เนื่องจากเฟสของเบิสต์เปลี่ยนไปมา (สวิง) ทุกๆเส้นความถี่ของเอาต์พุตของ TS446 เท่ากับครึ่งลายน์ (อินพุตของวงจร TS446 นี้มาจากวงจรเทียบเฟส) เอาต์พุตของวงจร TS446 เป็นวงจรคูณความถี่เท่ากับ 7.8 กิโลเฮิรตซ์ เกิดเป็นสัญญาณซายน์

สัญญาณซายน์นี้ร่วมกับพัลส์ฟลายแบ็ก จะไปขับให้ GR479 นำกระแสในช่วงบวกของคลื่นซายน์ ทำให้พัลส์ฟลายแบ็กเข้าไปยังเบสของ TS444 ได้ (รูปที่ 4.10)

ในช่วงลบของซายน์ พัลส์เสริมกับรูปคลื่นซายน์ไปโผล่พ้นระดับศูนย์ขึ้นมาได้ ทำให้ GR477 OFF พัลส์เข้าไม่ถึงเบสของ TS444 ด้วยเหตุนี้การกลับเฟสของฟลิบฟลอบจะตรงกับการกลับเฟสของเอาต์พุตของ TG21 พอดี

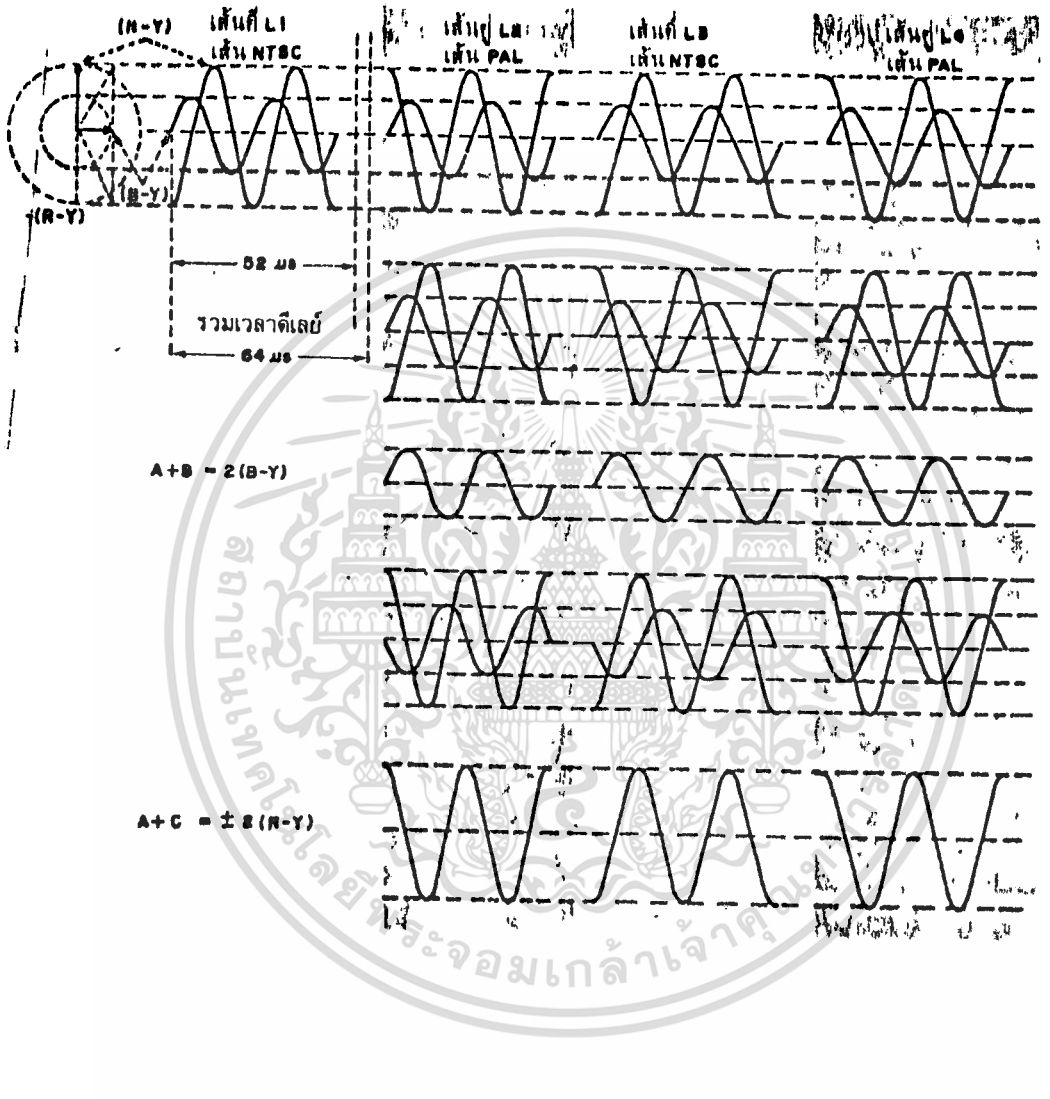
4.5 การแก้ความผิดพลาดทางเฟส

เพื่อให้ง่ายต่อการทำความเข้าใจโดยหลีกเลี่ยงไม่เกี่ยวข้องกับเวกเตอร์ จึงขออธิบายซ้ำเกี่ยวกับการแก้เฟสผิดพลาดในระบบ PAL อีกครั้งหนึ่ง

1. ในกรณีที่เฟสของสัญญาณโครมาถูกต้อง

ก. รูปที่ 4.13 เป็นบล็อกไดอะแกรมของวงจรดีโคเดอร์ PAL สัญญาณโครมารวม (combined chrominance signal) ที่ป้อนเข้าสู่อินพุต จุด A ของหน่วยดีเลย์ลายน์มีลักษณะคลื่นดังรูปที่ 4.12(ก) เรียกว่า สัญญาณโครมาทางตรง (non delayed chrominance signal) สมมติว่าเส้นแรกเป็นเส้นคี่ (L1) เมื่อผ่านดีเลย์ลายน์ จะทำให้เวลาช้าลง 64 ไมโครวินาที แล้วจึงปรากฏที่เอาต์พุตจุด B ของดีเลย์ลายน์ซึ่งไปพบกับเส้นที่สองคือ เส้นคู่ (L2) ของสัญญาณโครมาทางตรง ดังรูปที่ 4.12(ข) ทั้งคู่ต่างมาพบกันที่วงจรบวกสัญญาณ (adder) จะเห็นได้ชัดเจนว่าสัญญาณ (R-Y) ที่มาทางตรงนั้นจะเกิดการหักล้างกันสัญญาณที่ถูกดีเลย์ (R Y) โดยสิ้นเชิง ดังรูปที่ 4.12(ข) แต่สัญญาณ (B-Y) ทั้งสองเส้นมีเฟสตรงกันจึงบวกกัน เอาต์พุตของวงจรบวกสัญญาณจุด D คงเหลือแต่สัญญาณ (B-Y) เท่านั้น และมีขนาดเป็นสองเท่า ดังรูปที่ 4.12(ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 แนวความคิดในการแก้เฟสของระบบ PAL (ภาพที่แสดงเป็นกรณีที่มีเฟสถูกต้อง) (ก) สัญญาณที่จุด A (ข) สัญญาณที่จุด B (ค) สัญญาณที่จุด D ของวงจรผสมบวก (ง) สัญญาณที่จุด C (จ) สัญญาณที่จุด E ของวงจรผสมลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข. ส่วนสัญญาณโครมาซึ่งปรากฏที่เอาต์พุตจุด C ของดีเลย์ลายน์นั้น จะถูกกลับเฟส 180 องศาทั้งหมด ดังรูปที่ 4.12(ง) ในทำนองเดียวกับข้อที่แล้ว เส้นแรกจะไปพบกับเส้นที่สองของสัญญาณตรงที่วงจรลบสัญญาณ (subtractor) เนื่องจากสัญญาณโครมา (R-Y) ทุกๆ เส้นคู่ได้ถูกกลับมุม 180 องศาที่เอนโคเดอร์ในเครื่องส่ง จึงทำให้สัญญาณทั้งสองบวกกันได้เสมอ แต่สัญญาณโครมา (B-Y) กลับลบล้างกัน ฉะนั้นเอาต์พุตที่จุด C ของวงจรลบสัญญาณแคงเหลือแต่สัญญาณ (R-Y) เท่านั้น และมีขนาดเป็นสองเท่า ดังแสดงในรูปที่ 4.12(จ)

2. ในกรณีที่เฟสของสัญญาณของสัญญาณโครมาเกิดผิดพลาด

ก. สมมติเส้นคี่ของสัญญาณโครมารวมเกิดมีเฟสเพี้ยน (K กับ K' ทำมุมกับแกน (B-Y) ไม่เท่ากัน) ดังรูปที่ 4.13(ก) จะเห็นว่าขนาดของสัญญาณโครมา (R-Y) กลับลดต่ำลง จึงมีสีสันผิดเพี้ยนไป ความดีเด่นของระบบ PAL คือ กลับเอาเฉพาะเฟสของสัญญาณสี (R-Y) ทุกๆ เส้นคู่เป็น 180 องศา หรือ 270 องศาเทียบกับแกน (B-Y) ทำให้อัตราส่วนของสัญญาณโครมาของเส้นคี่ และเส้นคู่เป็นปฏิภาคต่อกันในขณะที่เกิดสีเพี้ยนดังต่อไปนี้

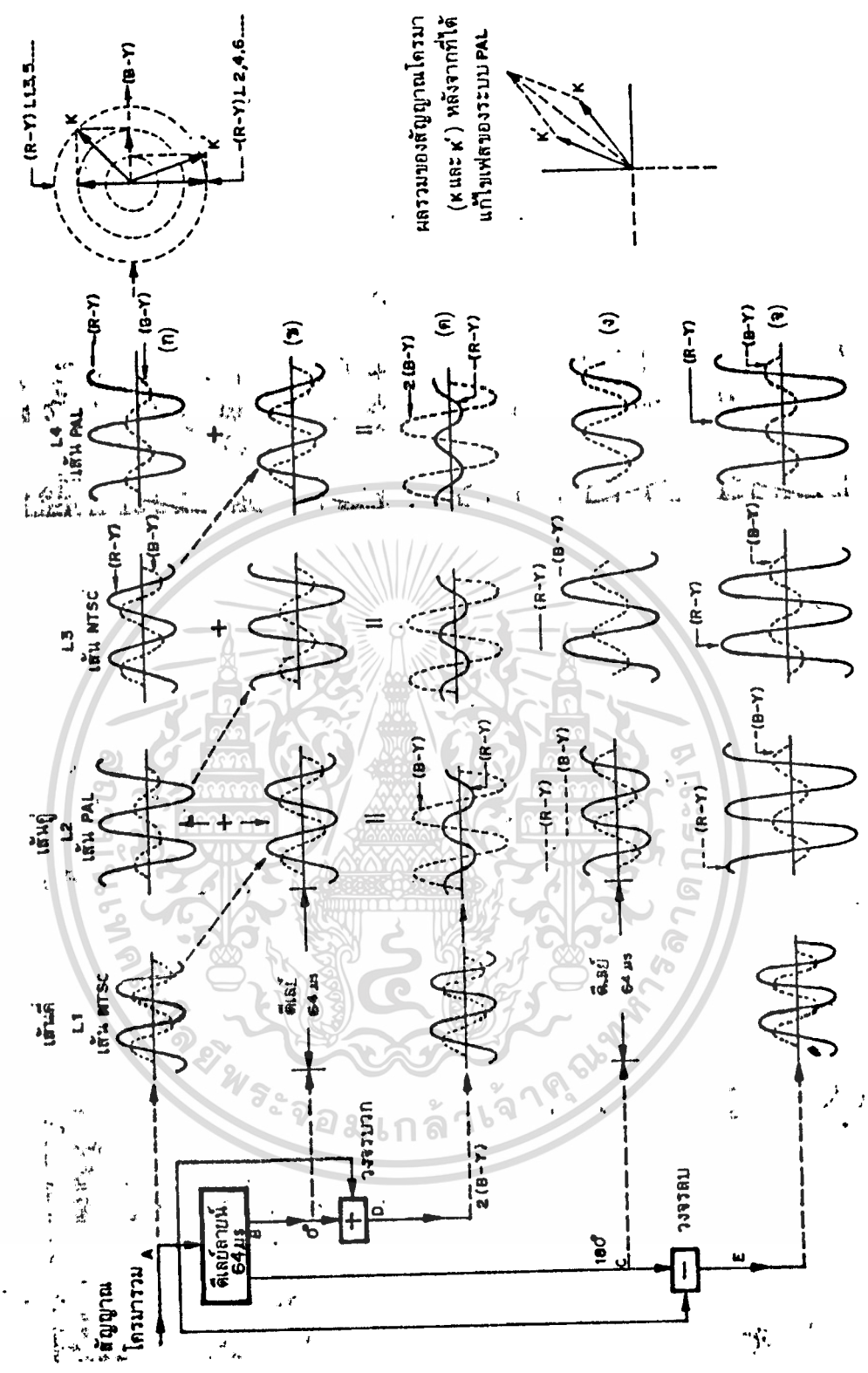
เส้นแรก (L1) ของสัญญาณโครมาจากเอาต์พุตจุด D ของดีเลย์ลายน์ ดูรูปที่ 4.13 (ข) จะพบกับเส้นที่สอง (L2) ของสัญญาณโครมาทางตรง ดูรูปที่ 4.13(ก) ที่วงจรบวกคลื่นที่ออกจากจุด D จะเป็นค่าเฉลี่ยที่มีขนาดสองเท่าของ (B-Y) ดูรูปที่ 4.13(ค) อาจมีสัญญาณสี (R-Y) แทรกแซง (cross talk) ปนเข้ามาบ้าง (ส่วนใหญ่มักไม่รบกวนกัน ยกเว้นในบางกรณี) อย่างไรก็ตามความผิดพลาดทางเฟส (phase error) ต้องไม่เกิน 25 องศา ระบบ PAL จึงสามารถแก้คืนให้ถูกต้องได้

ที่เอาต์พุตจุด C ของดีเลย์ลายน์มีลักษณะคลื่นเหมือนรูปที่ 4.13(ง) คือ มีเฟสตรงข้ามกับรูปที่ 4.13 เอาต์พุตจุด E เกิดจากการผสมของสัญญาณทางตรงกับสัญญาณหน่วงเวลาที่ถูกกลับเฟสและจะมีขนาดเฉลี่ยสองเท่าของสัญญาณสี (R-Y) ดังรูปที่ 4.13 (จ) อาจมีสัญญาณสี (B-Y) แทรกแซงเข้ามาบ้าง ด้วยกรรมวิธีนี้โทรทัศน์สีระบบ PAL จึงไม่ปรากฏสีเพี้ยน เพราะความผิดพลาดที่หลงเหลือจะไม่เกิน 5 องศา

สรุปได้ว่าวงจรดีโคเดอร์ PAL มีบทบาทสำคัญคือ ทำการแก้ไขมุมผิดเพี้ยนของสัญญาณสีให้ถูกต้องเสมอ และแยกเอาสัญญาณสี (B-Y) และ (R-Y) ออกจากกันเพื่อป้อนไปให้แก่วงจรต่อไปแต่ละชุด

จากรูปที่ 4.13(ค) และรูปที่ 4.13(ง) แสดงให้เห็นว่าตราบใดที่เฟสของสัญญาณสีเกิดการผิดเพี้ยนก็มีการแทรกแซงเกิดขึ้น ถ้าผิดมากเกินไปจะเป็นเหตุให้เกิดอาการสีหยาบทางราบ (venetian blinds หรือ hanover bar) ฉะนั้นเราจะต้องปรับให้ขนาดและเฟสของโครมา (delay amplitude control and delay phase control) ในวงจรดีโคเดอร์ PAL ให้ถูกต้องเสียก่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 แนวความคิดการแก้เฟสของระบบ PAL (ภาพที่แสดงเป็นสภาวะที่มีเฟสผิดพลาด)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
วงจรซิงก์สี

สัญญาณพาหะรองซึ่งใช้มอดูเลตสัญญาณความแตกต่างสี เป็นสัญญาณโครมาด้วยระบบ AMDSBSC นั้น เราก็จัดออกไปที่เครื่องส่งมิได้ส่งมาแต่อย่างใด อย่างไรก็ตามในบทที่ผ่านมาเราทราบว่าการดีเทกสัญญาณโครมาให้ได้สัญญาณความแตกต่างสีคือ (R-Y) กับ (B-Y) นั้นเราจำเป็นต้องใช้สัญญาณพาหะรองด้วย

การผลิตสัญญาณพาหะรองนั้น เราต้องใช้วงจรออสซิลเลเตอร์ที่มีความถี่เที่ยงตรงและมีเฟสเข้าจังหวะกับสัญญาณพาหะรองที่ใช้มอดูเลตสัญญาณความแตกต่างสีพอดี การควบคุมจังหวะหรือเฟส ให้ตรงกันได้นั้น เราต้องเอาข้อมูลจากสัญญาณเบิสต์ เบิสต์พัลส์นี้ก็คือตัวอย่างของสัญญาณพาหะรอง ที่ส่งมาให้เครื่องรับเป็นการบอกจังหวะให้วงจรผลิตพาหะรองใหม่ที่เครื่องรับผลิตได้ตรงกับพาหะรองตัวจริงในเครื่องส่ง

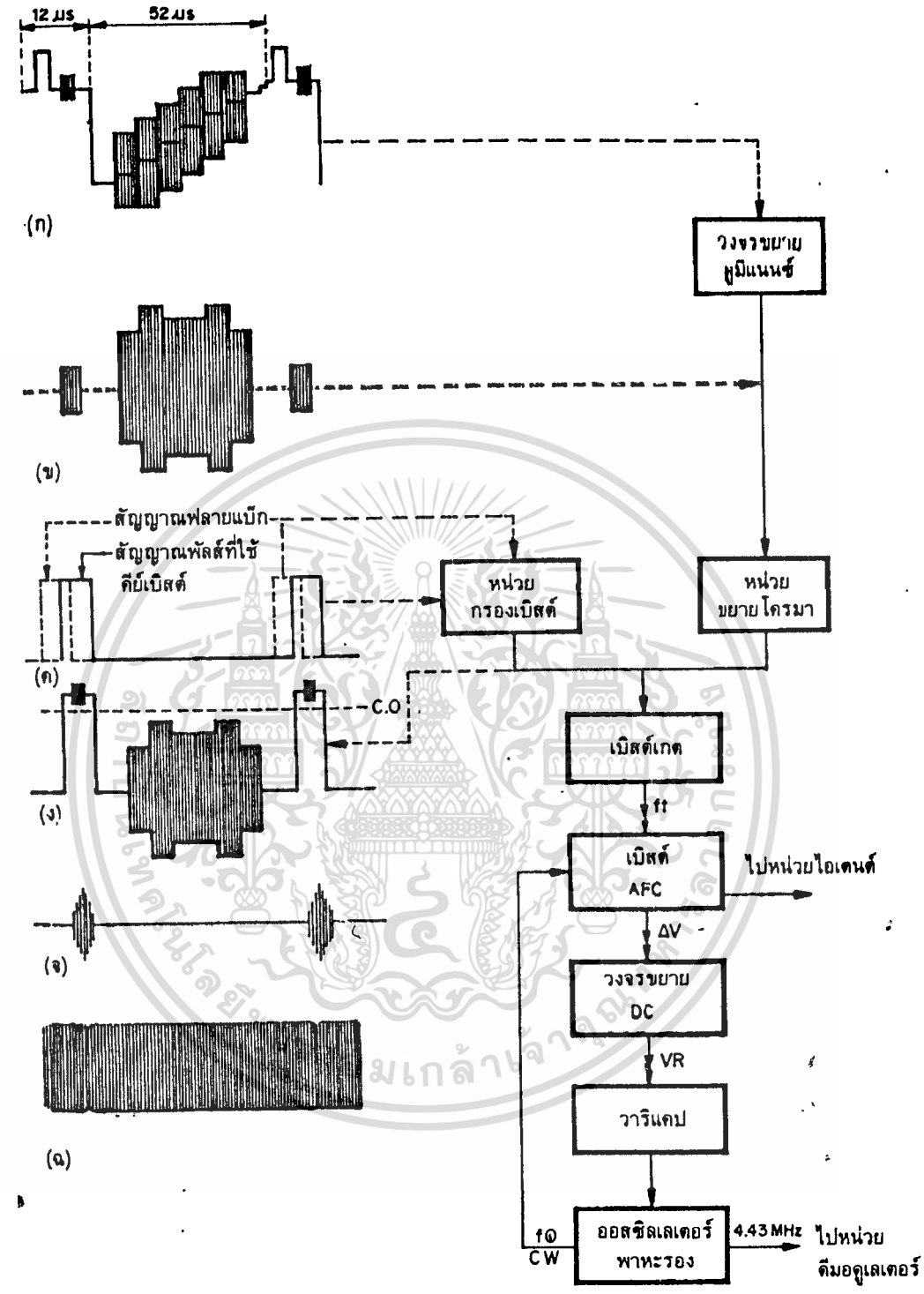
สัญญาณเบิสต์ถูกส่งมาบนไหล่หลังของซิงก์พัลส์และสามารถแยกออกได้ด้วยการเกตในวงจรเบิสต์เกตซึ่งเบิสต์นี้จะเป็นสัญญาณที่ใช้อ้างอิงและเปรียบเทียบกับสัญญาณพาหะรองใหม่ (regenerate subcarrier) ในวงจรกำเนิดพาหะรอง

การกำเนิดสัญญาณพาหะรองและการแยกเบิสต์ออกมานี้ มีส่วนสำคัญอย่างยิ่งต่อการซิงก์สี

5.1 หลักการซิงก์สี

ดูรูปที่ 5.1 หลังจากที่สัญญาณโครมารวม (combined chroma) และเบิสต์รูปที่ 5.1(ข) แยกออกจากสัญญาณคอมโพสิตแล้ว สัญญาณเบิสต์ซึ่งหลุดจากไหล่หลังของซิงก์จะตกลงมาอยู่ระดับเส้นศูนย์โวลต์ การแยกเอาสัญญาณเบิสต์ออกจากสัญญาณโครมารวมต้องใช้วงจรเบิสต์ฟิลเตอร์และเบิสต์เกต เพื่อแยกเอาเฉพาะสัญญาณเบิสต์หรือซิงก์ของสีออกจากสัญญาณสีรวม ซึ่งก็ต้องอาศัยสัญญาณฮอร์ฟลายแบ็กพัลส์ ดังแสดงด้วยเส้นประดูรูปที่ 5.1(ค) เมื่อผ่านวงจร เบิสต์ฟิลเตอร์จะถูกหน่วงเวลาให้ช้าลงเล็กน้อย ดังแสดงตามเส้นทึบในรูปที่ 5.1(ค) เพื่อให้ยอดคลื่นของพัลส์พอดีกับเวลาของสัญญาณเบิสต์เราเรียกว่า "เบิสต์คีย์พัลส์ (burst keying pulse) แล้วเกิดผสมกับสัญญาณโครมาที่อินพุตของวงจรเบิสต์เกตดังคลื่นรูปที่ 5.1(ง) ส่วนสัญญาณโครมาคงอยู่ใต้ระดับคัตออฟของเกต เพราะฉะนั้นจึงมีแต่สัญญาณเบิสต์เท่านั้นที่จะอยู่เหนือระดับคัตออฟของวงจรเบิสต์เกต เบิสต์จึงถูกแยกและขยายออกมาที่เอาต์พุตดังรูปที่ 5.1(จ) เป็นสัญญาณเบิสต์อ้างอิงภายนอก (FT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 บล็อกไดอะแกรมแสดงหลักการซิงก์สี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อมาถึงวงจรเทียบเฟส (burst phase discriminator) สัญญาณเบิสต์จะถูก
นำไปเปรียบเทียบกับความถี่ของคลื่น พาหะรอง (fo) ภายใน ตราบใดที่ความถี่ระหว่าง
สัญญาณในและนอกแตกต่างกันจะ เกิดแรงดันไฟตรงหรือค่าผิดพลาด DC(AV) แสดงด้วยสูต
ศร วงจรขยายแรงดัน DC จะขยายแรงดันนี้ให้สูงขึ้นเป็นค่าไบแอสกลับทาง (VR) ให้แก
วาริแคป (varicap diode) เพื่อปรับจูนความถี่ของออสซิลเลเตอร์พาหะรองอัตโนมัติ

5.2 ตัวอย่างวงจรซิงก์สี

รายละเอียดการทำงานของภาคซิงก์สีตามรูปที่ 5.2 มีดังนี้

1. วงจรซิงก์สี

สัญญาณรูปที่ 5.2(ก) จากฟลายแบ็กผ่านวงจรเบิสต์พิลเตอร์ R849-C810 จะถูก
หน่วงเวลาให้ช้าลงที่ R861 ไปผสมกับสัญญาณโครมาที่มาจากหน่วยขยายสีกลายเป็นคลื่น
หมายเลข 811 ไปสู่วงจรเบิสต์เกต TR808 เพราะสัญญาณเบิสต์เท่านั้นที่สามารถผ่านเกต
นี้ไปได้ ดังรูปคลื่นหมายเลข 812

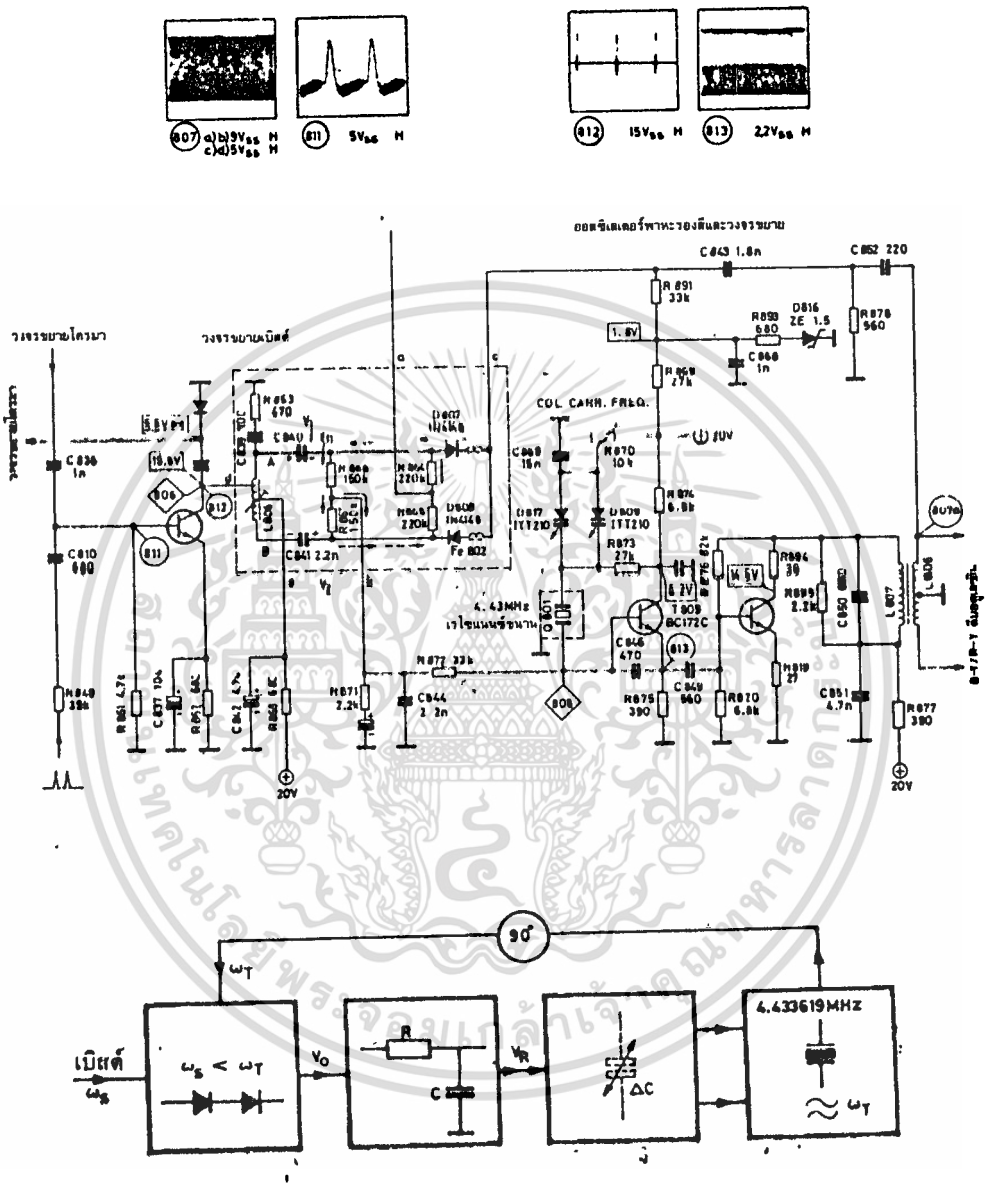
2. วงจรเทียบเฟส

สัญญาณเบิสต์นี้ถูกทรานส์ฟอร์เมอร์ L806 แยกออกเป็นสองชุดต่างซึ่งเฟสกัน 18
องศา ที่ C840 และ C841 สังเกตเวกเตอร์ไดอะแกรมแสดงความสัมพันธ์ระหว่างเฟส
ต่างๆของสัญญาณโครมาแท่งสี (colour bar) จากเครื่องส่ง (colour bar generat
tor) รูปที่ 5.2 (ข) จะเห็นได้ว่าสัญญาณแฉลี่ยของเบิสต์มีเฟสตรงกันข้ามกับแกนของสัญ
ญาณโครมา (B-Y) คือ 180 องศา สัญญาณเบิสต์จากเครื่องส่งซึ่งถูกแยกมาแล้วจะ
ปรากฏที่ทรานส์ฟอร์เมอร์ L806 แปลงออกเป็นสองชุดระหว่างคอยล์ชุดบน A และชุดล่าง
B ซึ่งมีเฟสตรงข้ามกันพอดี เฟสของ VOSC เมื่อผ่าน C852,R878 จะเลื่อนไป 90 องศา
เป็น VS สมมติในสภาวะที่ FT เท่ากับ FO ดังรูปที่ 5.2(ค) มุมระหว่าง VS กับ VA
และ VB เป็น 90 องศาต่อกัน ไดโอด D807 จะมีกระแสไหลตามทิศทางลูกศรเส้นทึบและ
เกิดการประจุไฟฟ้าให้ตัวเก็บประจุ C840 เป็นแรงไฟลบ (V1) และกระแสของไดโอด
ไหลตามทิศทางลูกศรเส้นประและประจุไฟฟ้าให้ตัวเก็บประจุ C841 เป็นแรงดันบวก V
ผลลัพธ์ที่เอาต์พุตคือ $\Delta V = V2 - V1 = 0$ โวลต์ (ค่าเฉลี่ย)

ในสภาวะที่ FT สูงกว่า FO ดังรูปที่ 5.2(ง) มุมระหว่าง VS กับ VA เป็น 12
องศา และกับ VB เป็น 55 องศา จะเห็นว่า V1 ลูงกว่า V2 ดังนั้นผลลัพธ์ที่เอาต์พุตคื
$\Delta V = V2 - V1 = V$

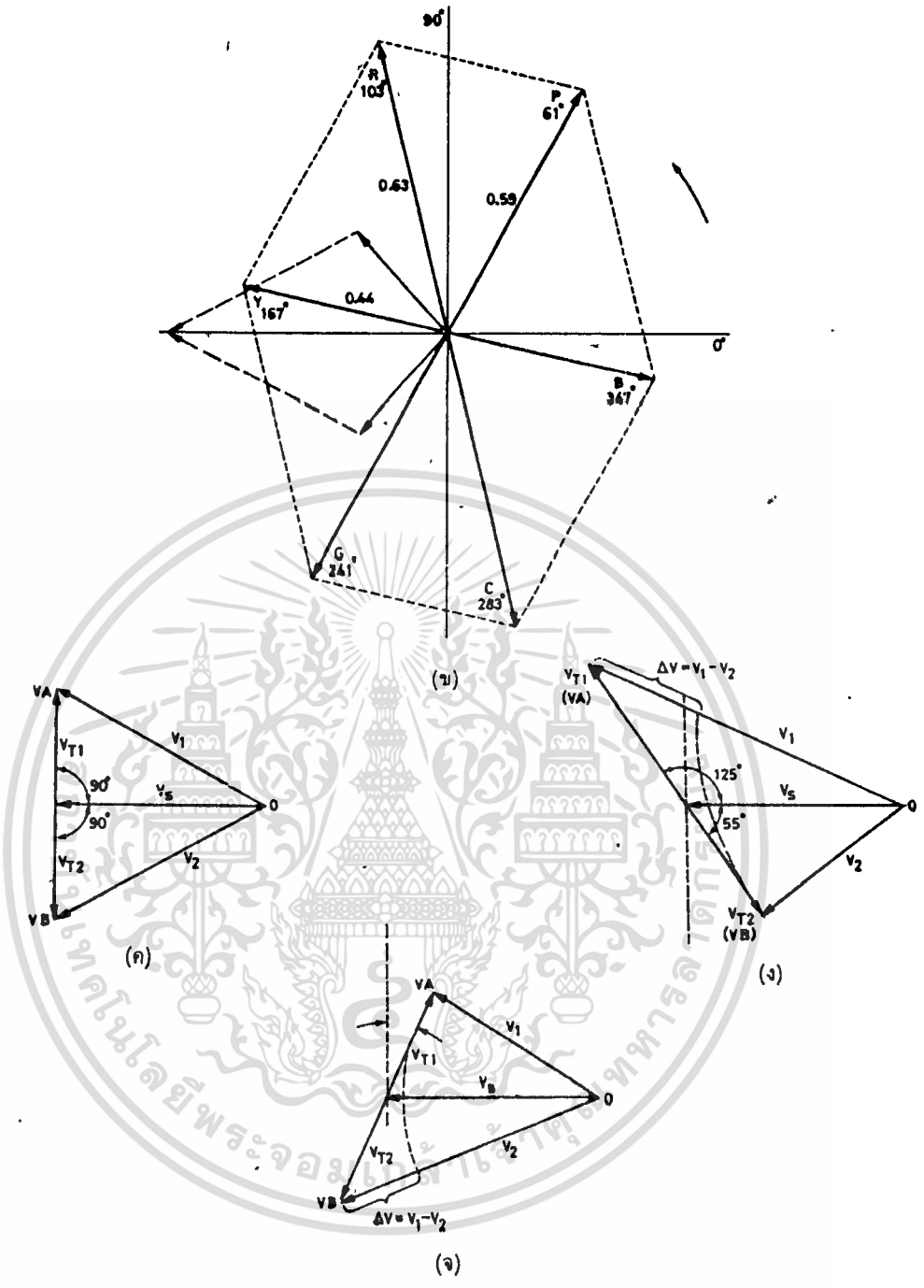
ในสภาวะที่ FT ต่ำกว่า FO ดังรูปที่ 5.2(จ) มุมระหว่าง VOSC กับ VB และ V
เป็น 55 องศา และ 125 องศา ตามลำดับ จะเห็นว่า V1 เล็กกว่า V2 ผลลัพธ์ที่ได้คื
$\Delta V = V2 - V1 = +V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 (ก) ตัวอย่างวงจรภาคซิงก์สีและบล็อกไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

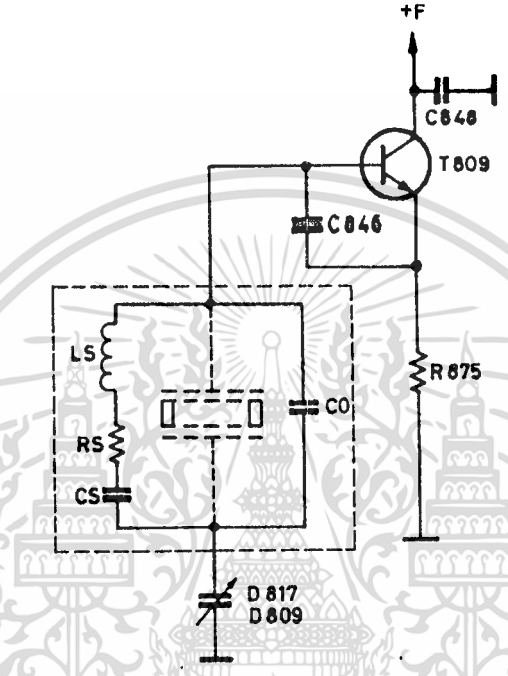


รูปที่ 5.2 (ต่อ) (ข) แสดงเวกเตอร์และเฟสของสัญญาณแท่งสีและสัญญาณเบิสต์ สังเกตเวกเตอร์เฉลี่ยของสัญญาณริงกิงเบิสต์ (ค) ขณะที่ความถี่พัลส์และพาหะรองตรงกันจะไม่มีเอาต์พุต (ง) และ (จ) เมื่อความถี่พาหะรองไม่เท่ากับเบิสต์ เอาต์พุตจะเกิดขึ้นเป็นค่าบวกหรือลบแล้วแต่กรณี

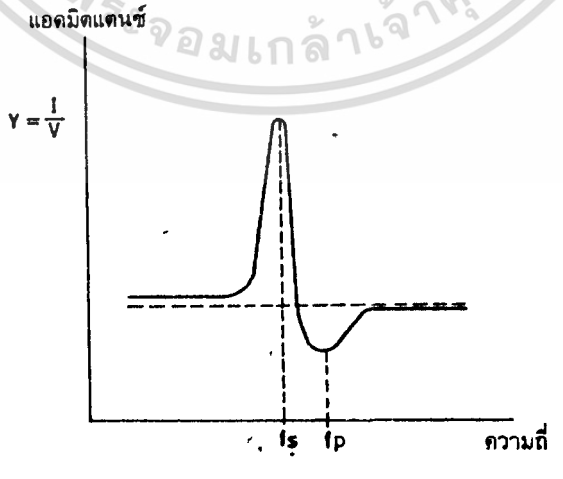
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. วงจรออสซิลเลเตอร์พาหะรอง

ส่วนประกอบสำคัญของออสซิลเลเตอร์พาหะรองมีทรานซิสเตอร์ T809 ผลึกคริสตอล และไดโอดวาริแคป D817 , D809 ทั้งหมดนี้ต่อเป็นวงจรออสซิลเลเตอร์ชนิดโคลพิตต์ (colpitts osc) ซึ่งออสซิลเลเตอร์ที่มีความถี่ใกล้เคียงกับ 4.43 เมกะเฮิรตซ์ โดยการควบคุมของวาริแคปซึ่งต่อร่วมกับวงจรแทงก์



รูปที่ 5.4 ออสซิลเลเตอร์กำเนิดพาหะรอง



รูปที่ 5.5 ความสัมพันธ์ของแอดมิตแตนซ์ของผลึกที่มีความถี่ต่างๆ

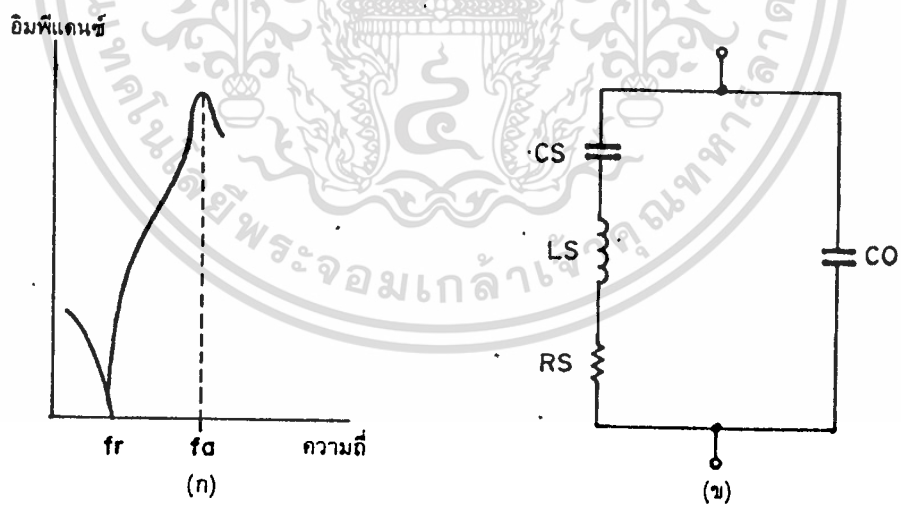
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 วงจรคริสตอลออสซิลเลเตอร์

โดยทั่วไปวงจรออสซิลเลเตอร์พาหะรองมักจะเป็นแบบการทำงานอย่างเสรี (free running) คือ มีความถี่ไม่คงที่ ดังนั้นเพื่อที่จะให้ความถี่เที่ยงตรงขึ้นจึงใช้ผลึกคริสตอลเป็นตัวหลักมาควบคุม

เหตุที่ต้องใช้ออสซิลเลเตอร์แบบผลึกนี้ เพราะมีความเที่ยงตรงสูงมากและเราจำเป็นต้องใช้ความเที่ยงตรงสูงในการดีมอดูเลต เนื่องจากสัญญาณซิงก์เบิสต์ไม่ได้ถูกส่งมาในช่วงเวลาสะบัดกลับทางแนวดิ่ง (vertical retrace time) ซึ่งใช้เวลาราว 1000 ไมโครวินาที การเว้นระยะเวลานานขนาดนี้ออสซิลเลเตอร์พาหะรองจะต้องรักษาความเที่ยงตรงทั้งความถี่และเฟสให้ได้

วงจรออสซิลเลเตอร์ในรูปที่ 5.2 แยกเขียนให้ดูง่ายขึ้นดังรูปที่ 5.4 ซึ่งในที่นี้ผลึกแร่เขียนแทนด้วยวงจรสมมูล ซึ่งประกอบด้วยตัวเก็บประจุและตัวเหนี่ยวนำ LS, RS, CS ซึ่งต่อเป็นวงจรรีโซแนนซ์อนุกรม(series resonance circuit) ซึ่งให้ค่าแอดมิตแตนซ์ (admittance) Y สูงสุดที่ความถี่ fs ในเส้นโค้งเรโซแนนซ์ (resonance curve) ดูรูปที่ 5.5 สำหรับ CO ซึ่งต่อแบบเรโซแนนซ์ขนาน (parallel resonance) ที่ความถี่ fp ให้ค่าแอดมิตแตนซ์น้อยที่สุด (แอดมิตแตนซ์ คือส่วนกลับของอิมพิแตนซ์ Y=1/Z)



รูปที่ 5.6 (ก) ความสัมพันธ์ของอิมพีแดนซ์ของผลึกกับความถี่ **(ข)** วงจรสมมูลของผลึก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเราวัดค่าอิมพิแดนซ์ของผลึก ในบริเวณความถี่ย่านใกล้เคียงกับความถี่รีโซแนนซ์ของมันแล้ว จะได้เป็นรูปที่ 5.6(ก) ค่าอิมพิแดนซ์ต่ำสุดของความถี่รีโซแนนซ์อนุกรม fr และค่าอิมพิแดนซ์สูงสุดที่ความถี่รีโซแนนซ์ขนาน หรือแอนติรีโซแนนซ์ fa

ผลึกแร่สามารถเขียนแทนด้วยวงจรสมมูลในรูปที่ 5.6(ข) และให้ผลอย่างเดียวกัน ผลึกในรูปที่ 5.6(ก) ความถี่ fr และ fa ขึ้นอยู่กับความเหนี่ยวนำและความจุต่างๆ ของวงจรสมมูลดังนี้

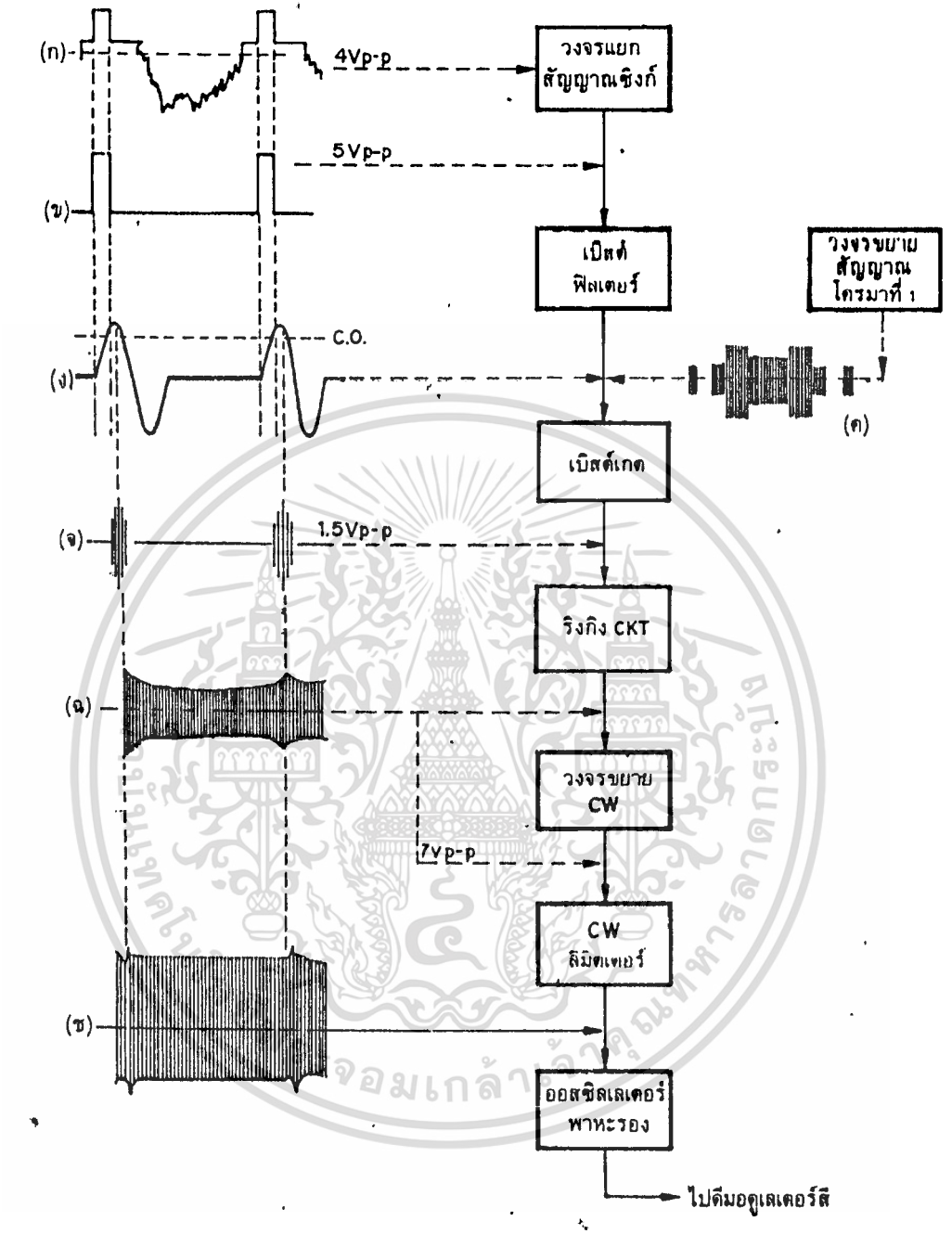
$$fr = \frac{1}{2\sqrt{LsCs}} \quad , \quad fa = \frac{1}{2\sqrt{\frac{LsCo}{Cs + Co}}}$$

5.4 วงจรภาคซิงก์สีระบบ direct lock

สัญญาณภาพเชิงประกอบ ในรูปที่ 5.7(ก) ซึ่งป้อนเข้าวงจรแยกซิงก์ (sync seperator) จะได้พัลส์ซิงก์นำไปใช้แยกเบิลส์ออกมา ดังรูปที่ 5.7 (ข) พัลส์นี้จะหน่วงเวลาในวงจรกรองเบิลส์แล้วผสมกับสัญญาณโครมา แยกเบิลส์จากวงจรขยายโครมาในรูปที่ 5.7(ค) ผลที่ได้จะเป็นรูปที่ 5.7(ง) สังเกตว่าเบิลส์ถูกยกระดับ (โดยการคีย์) ให้อยู่เหนือระดับคัตออฟ (คือเส้นประ CO) เมื่อป้อนสัญญาณดังกล่าวเข้าเบิลส์เกต มีเฉพาะสัญญาณเบิลส์เท่านั้นที่ผ่านไปได้ ดังรูปที่ 5.7(จ) สัญญาณเบิลส์ที่ถูกแยกออกมาจะไปสู่วงจรริงกิง (ringing circuit) ไปกระตุ้นให้เกิดแรงดันสั่นขึ้น สังเกตว่าการสั่นของแรงดันจะแรงในขณะที่มีเบิลส์ส่งมา แล้วการสั่นจะค่อยๆเบาลงแล้วแรงขึ้นใหม่เมื่อมีเบิลส์มาอีก เช่น ในช่วงเวลาแบล็งก์ของเฟรม (frame blanking) เครื่องส่งจะไม่ส่งสัญญาณเบิลส์มา สัญญาณริงกิง (ringing) ซึ่งมีความถี่ 4.43 เมกะเฮิรตซ์คงสั่นต่อไปแต่ค่อยๆเบาลงไป ดูรูปที่ 5.7(ฉ) สัญญาณนี้จะถูกขยายและจำกัดขนาดสัญญาณริงกิง ให้มีแอมปลิจูดคงที่แล้วจะถูกส่งไปควบคุมหน่วย CW OSC ให้เกิดซิงก์

รูปที่ 5.8 เป็นวงจรตัวอย่าง ซึ่งเมื่อสัญญาณภาพเชิงประกอบมาถึงขาเบสของวงจรแยกซิงก์ Q307 สัญญาณซิงก์จะถูกแยกออกจากที่ K332 ผ่านไปยังเบิลส์ฟิลเตอร์ L305, C336 ให้เป็นเบิลส์คีย์พัลส์ พัลส์นี้จะควบคุมวงจรขยายเบิลส์ Q305 ให้มีจังหวะการเปิดปิดตามความถี่ของซิงก์ทางแนวราบนี้ สำหรับสัญญาณโครมาผ่านวงจร L301, VR301 และ C309 มาบวกกับสัญญาณพัลส์คีย์ ทำให้สัญญาณเบิลส์ถูกขยายออกจากขาคอลเลกเตอร์ของ Q303 คอยล์ T303 จะเหนี่ยวนำสัญญาณเบิลส์นี้ให้ผ่าน C316 ไปกระตุ้นตัวผลึก X301 ก่อให้เกิดการสั่นขึ้น C318 , L302 เป็นวงจรจูน C315 เป็นตัวเก็บประจุละเทิน

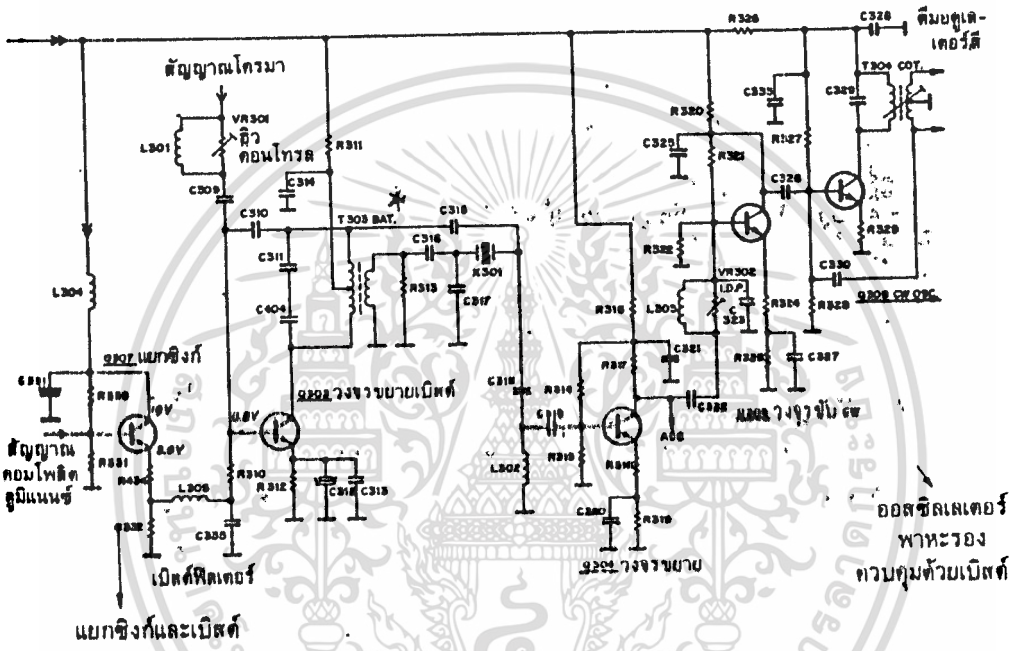
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 ภาคซิงก์สีแบบ direct lock (ก) องค์ประกอบสัญญาณภาพ (ข) สัญญาณออร์ซิงก์ (ค) สัญญาณโครมาและเบิสต์ (ง) สัญญาณเบิสต์คีย์พัลส์ (จ) สัญญาณเบิสต์ (ฉ) สัญญาณริงกิงมีความถี่ 4.43 เมกะเฮิรตซ์ (ช) สัญญาณที่นำไปซิงก์พาหะรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(neutralizing condensor) สัญญาณริงกิง 4.43 เมกะเฮิรตซ์ได้ผ่านการขยายจาก Q304 วงจรขับ CW และขยายอีกครั้งที่ Q305 เพื่อปรับขนาดให้สม่ำเสมอ แล้วจึงไปซิงก์กับ CW OSC



รูปที่ 5.8 วงจรจริงของภาคซิงก์สี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
หลักการและฮาร์ดแวร์ของบอร์ดดิจิไตเซอร์
PRINCIPLE AND HARDWARE OF DIGITIZER BOARD

6.1 การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล (ANALOG TO DIGITAL CONVERTER)

ในการเก็บสัญญาณภาพนั้น สิ่งหนึ่งที่เราต้องคำนึงถึงคือ การประหยัดเนื้อที่ของหน่วยความจำและคุณภาพของภาพในตอนแสดงกลับจะต้องดีพอสมควร ดังนั้นในการเปลี่ยนสัญญาณ composite video signal ให้เป็นข้อมูลทางดิจิตอลนั้นเราจะเปลี่ยนเฉพาะส่วนที่เป็นสัญญาณภาพจริงๆเท่านั้น ส่วนสัญญาซิ้งค์ทางแนวนอนอละสัญญาณซิ้งทางแนวตั้งนั้นจะตัดทิ้งไปก่อน แล้วจะไปสร้างเอาใหม่ในตอนหลัง ด้วยส่วนของฮาร์ดแวร์แต่ในตอนนี้เราจำเป็นต้องใช้สัญญาณซิ้งค์ทางแนวนอนและแนวตั้งเพื่อควบคุมการ digitize ด้วย การแสดงภาพของรายบนทีวีนั้นหนึ่งภาพจะใช้สองฟิลด์ ดังนั้นเราจึงเห็นว่าภาพที่ได้ออกมามีความละเอียดมาก โดยที่แต่ละฟิลด์ใช้จำนวนเส้นในการสแกนเท่ากับ 312.5 เส้น ซึ่งได้กล่าวรายละเอียดมาแล้วในบทที่ 2 แต่ในงานด้าน image processing นั้นไม่ต้องการรายละเอียดมากเท่ากับสัญญาณทีวี ดังนั้นเราจึงนำมาใช้ในงานดิจิไตซ์ เพียงฟิลด์เดียวเท่านั้น ซึ่งก็เป็นการเพียงพอแล้วในด้านความละเอียด แถมยังสามารถลดขนาดของหน่วยความจำในการเก็บภาพลงไปอีกด้วย แต่ในที่นี้สัญญาณหนึ่งฟิลด์ มี 312.5 เส้นเราจะเก็บเพียง 256 เส้นเท่านั้น และในแต่ละไลน์จะสุ่มมา 512 ครั้ง โดยในแต่ละครั้งจะใช้หน่วยความจำ 6 บิทสำหรับสัญญาณสี และ 8 บิทสำหรับสัญญาณขาวดำ ดังนั้นหน่วยความจำที่ต้องใช้ในการเก็บข้อมูลภาพหนึ่งฟิลด์จึงเท่ากับ

(256*512*6) + (256*512*8) = 6*128 Kbytes + 8*128 Kbytes

สาเหตุที่ใช้หน่วยความจำในการเก็บข้อมูลหนึ่งจุดเท่ากับ 6 บิท เพราะว่าส่วนที่เปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอลนั้น ทำงานด้วยความเร็วมากประมาณ 10 MHz จึงทำให้ราคาของอุปกรณ์ตัวนี้สูง และเนื่องจาก 6 บิท ก็พอเพียงที่จะให้ความละเอียดของสัญญาณสี ซึ่งสามารถให้ความแตกต่างได้ 2^6 = 64 ระดับ ซึ่งถ้าสัญญาณวีดีโอมีขนาดของแรงดันทั้งแต่ 0-1.4 โวลท์แล้ว ความละเอียดของแต่ละระดับจะเท่ากับ

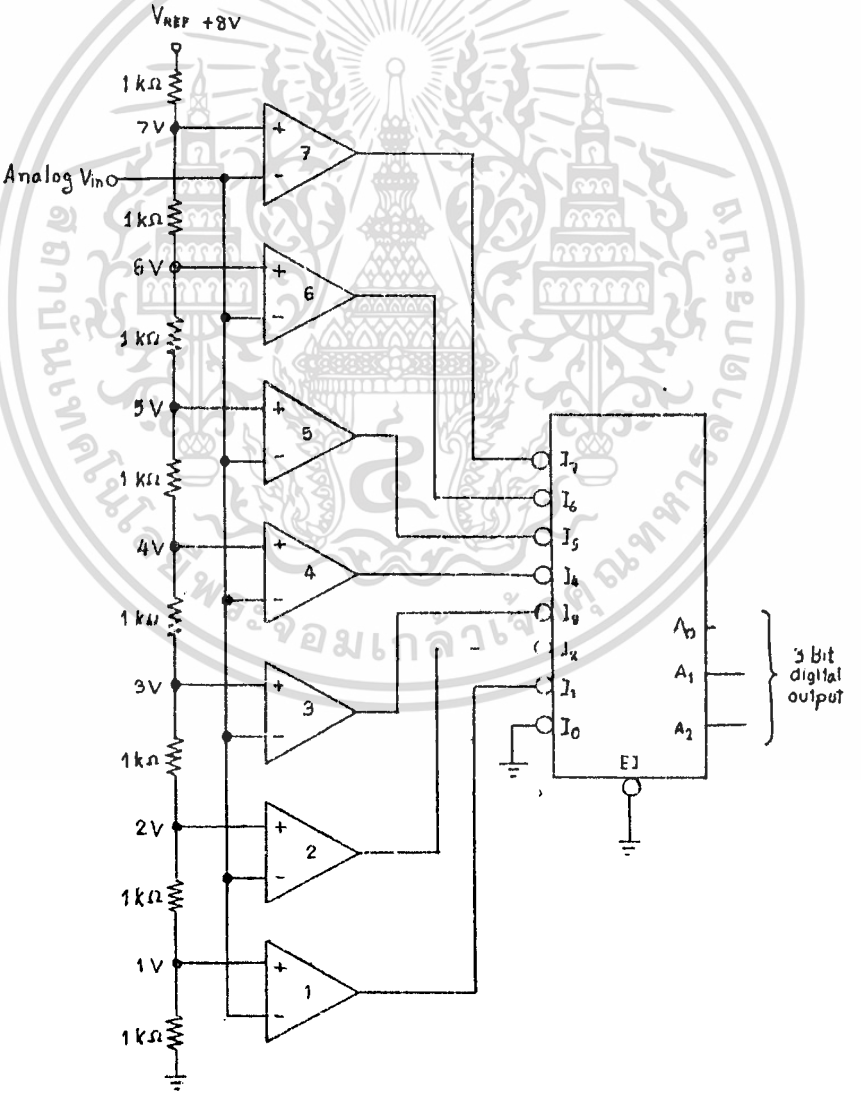
1.4 / 64 = 0.022 Volts

ส่วนหน่วยความจำของสัญญาณขาวดำ(luminance)นั้นต้องการรายละเอียดมากกว่าจึงใช้ขนาด 8 บิท เพื่อให้มีความละเอียดของภาพมากซึ่งขนาด 8 บิทนี้สามารถให้ความแตกต่างได้ถึง 2^8 = 256 ระดับ ดังนั้นแต่ละระดับจะมีแรงดันเท่ากับ

1.4 / 256 = 0.0055 Volts

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการในการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลมีอยู่หลายอย่างด้วยกัน เช่น ใช้วงจร successive approximation analog to digital conversion หรือ วงจร integrated circuit analog to digital converters เป็นต้น ซึ่งวงจรแปลงสัญญาณทั้งสองแบบที่กล่าวมานั้น สามารถที่จะแปลงข้อมูลได้อย่างมีประสิทธิภาพและมีราคาที่ถูก แต่ก็ยังมีข้อจำกัดบางอย่างที่ทำให้ไม่สามารถนำมาใช้ได้ในการแปลงสัญญาณภาพให้เป็นดิจิตอล ซึ่งก็คือความเร็วในการทำงานนั่นเอง เนื่องจากวงจรที่ได้กล่าวมาแล้วนั้นมีความเร็วในการทำงานไม่สูงพอ เนื่องจากการแปลงสัญญาณแต่ละครั้งนั้นจะต้องใช้สัญญาณนาฬิกาประมาณ 8 ลูก แต่ก็ยังมีวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลอีกแบบหนึ่งที่มีคุณสมบัติในการแปลงข้อมูลที่ความถี่สูงได้ แต่ก็มีราคาที่สูงเช่นเดียวกัน นั่นก็คือวงจรแปลงสัญญาณแบบ parallel encoded analog to digital converters หรือเรียกอีกแบบหนึ่งว่า flash analog to digital converters ซึ่งมีการทำงานที่พอจะอธิบายได้ดังนี้



รูปที่ 6.1 วงจรของ Flash A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

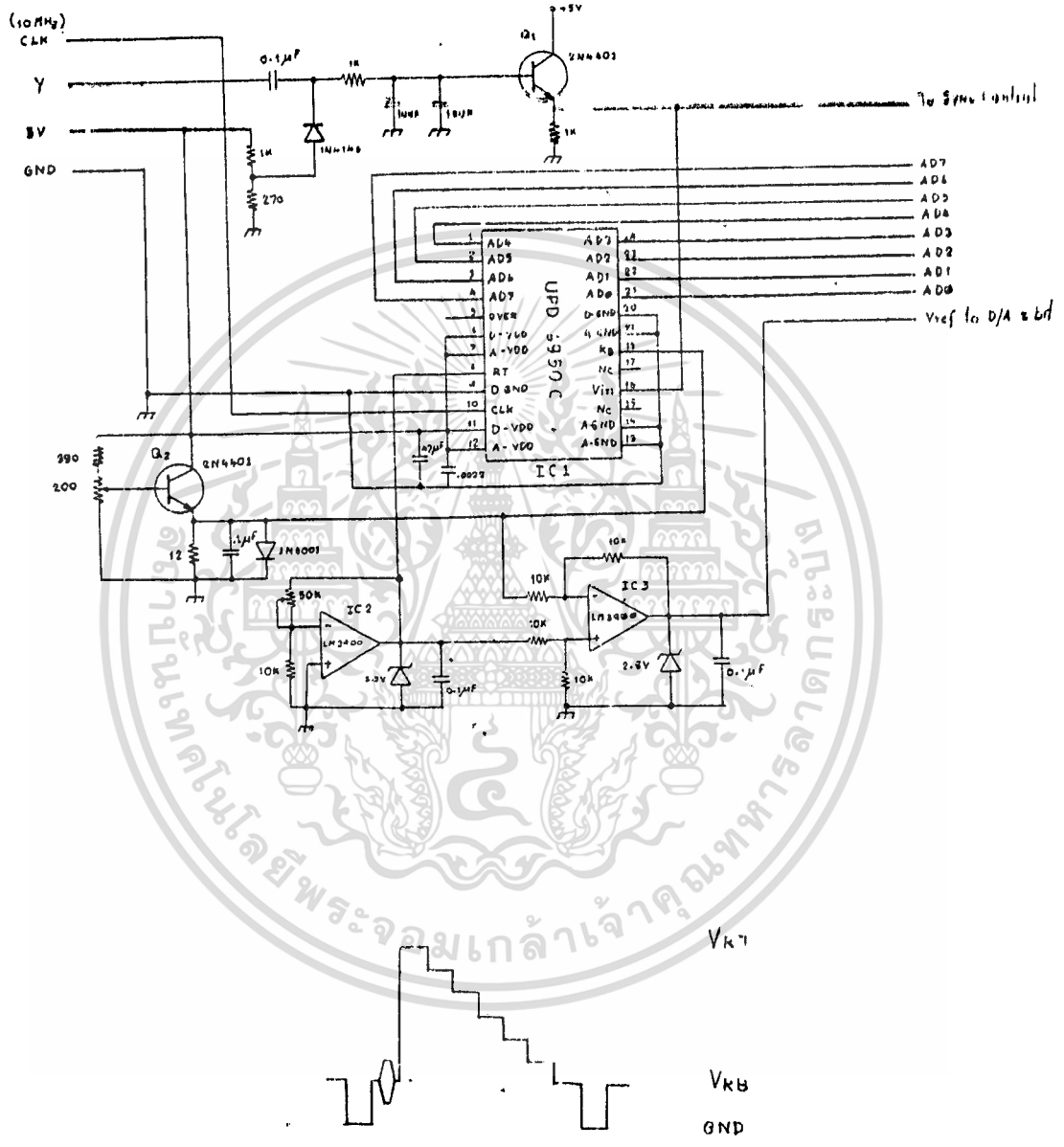
หลักการทำงานของวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลแบบ flash นี้มิได้มีความยุ่งยากสลับซับซ้อนแต่ประการใด เนื่องจากวงจรภายในจะประกอบไปด้วย วงจรเปรียบเทียบสัญญาณ (comparator) อยู่หลายชุด แต่ละชุดจะมีระดับแรงดันอ้างอิงไม่เท่ากันโดยที่จะมีค่าเพิ่มขึ้นเป็นขั้นๆ แบ่งแรงดันเข้าวงจรเปรียบเทียบโดยวงจร R-network ตามรูปที่ 6.1 ในกรณีของ parallel 3 bit สัญญาณอนาล็อกอินพุทจะถูกนำเข้าวงจร comparator ซึ่งมีระดับแรงดันที่มาเปรียบเทียบจำนวน 7 ชุด ถ้าสัญญาณที่ป้อนเข้ามามีค่ามากกว่าหรือเท่ากับแรงดันเปรียบเทียบ ที่ comperator ตัวใด comparator ตัวนั้นจะให้เอาท์พุทเป็น "0" ส่วนตัวอื่นๆจะเป็น "1" ซึ่งเอาท์พุททั้งหมดจะต่ออยู่กับวงจร priority encoder ทำให้สามารถรู้ได้ว่าอินพุทใดเป็น "0" และจะให้เอาท์พุทออกมาเป็นข้อมูลดิจิตอลที่จะนำไปใช้งาน เช่น ถ้าแรงดันแต่ละจุดมีค่าดังรูปที่ 6.1 และมีแรงดันอนาล็อกอินพุทเข้ามา 1 โวลท์ จะทำให้ขา I_1 เป็น "0" ส่วนขาอื่นๆจะเป็น "1" ดังนั้นเอาท์พุทที่จะได้ก็คือ 001 แต่ถ้าแรงดันที่เข้ามาเป็น 0 โวลท์ จะเห็นว่าไม่มีเอาท์พุทจากออปแอมป์ตัวใดเป็น "0" ดังนั้นขา I_0 จะเป็นขาที่มีความสำคัญสูงที่สุด ดังนั้นเราจะได้เอาท์พุทจาก priority encoder เป็น 000 ซึ่งเป็นข้อมูลไบนารี่ และเป็นข้อมูลดิจิตอลตามที่เราต้องการ

จากตัวอย่างข้างบนจะเห็นว่า ถ้าเราต้องการจำนวนบิทที่มากๆแล้ว โครงสร้างของวงจรจะต้องมีมากขึ้นเป็นทวีคูณ กล่าวคือถ้าต้องการสัญญาณดิจิตอลจำนวน n บิทแล้ว เราจะต้องใช้จำนวนของ comparator เท่ากับ 2^n-1 ตัว ดังนั้นถ้าเราต้องการข้อมูลขนาด 8 บิท จะต้องใช้จำนวนของ comparator ถึง 255 ตัว จึงทำให้ราคาของวงจรแบบนี้มีราคาที่แพง แต่การทำงานมีความเร็วที่สูง โดยมีข้อจำกัดอยู่ที่ช่วงเวลา delay ของวงจร comparator และ encoder เท่านั้น (ปกติมีประมาณ 20 ns)

วงจรจริงที่ใช้ในการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลนั้นแสดงดังรูปที่ 6.2 ซึ่งมีการทำงานคือ สัญญาณขาวดำ (Y signal) จะถูกป้อนเข้าที่ทรานซิสเตอร์ Q1 โดยจะทำงานร่วมกับ R,C และ diode เป็นวงจร CLAMP สัญญาณ เพื่อยกระดับของสัญญาณภาพรวม (composite video signal) ซึ่งตอนแรกเป็นสัญญาณ AC ให้เป็นสัญญาณ DC เอาท์พุทของสัญญาณออกที่ขาอิมิตเตอร์ ของ Q1 ป้อนเข้าขา Vin ของ IC1 ซึ่ง IC1 นี้มีหน้าที่เป็นตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลขนาด 8 บิทโดยใช้ความถี่ในการ sampling 10 MHz และมี Q2 เป็นตัวปรับระดับ V_{RB} และมี IC2 เป็นตัวปรับระดับของ V_{RT} เพื่อให้การแปลงสัญญาณอนาล็อกเป็นดิจิตอลอยู่ในช่วงระหว่าง V_{RB} และ V_{RT} ดังรูปคลื่นที่แสดงในรูปที่ 6.2 ซึ่งในการใช้งานจริงนั้นเราจะต้องปรับระดับในการแปลงสัญญาณให้พอดี คือ V_{RB} จะอยู่ที่ระดับต่ำสุดของภาพ ซึ่งไม่เอาสัญญาณ sync มาด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

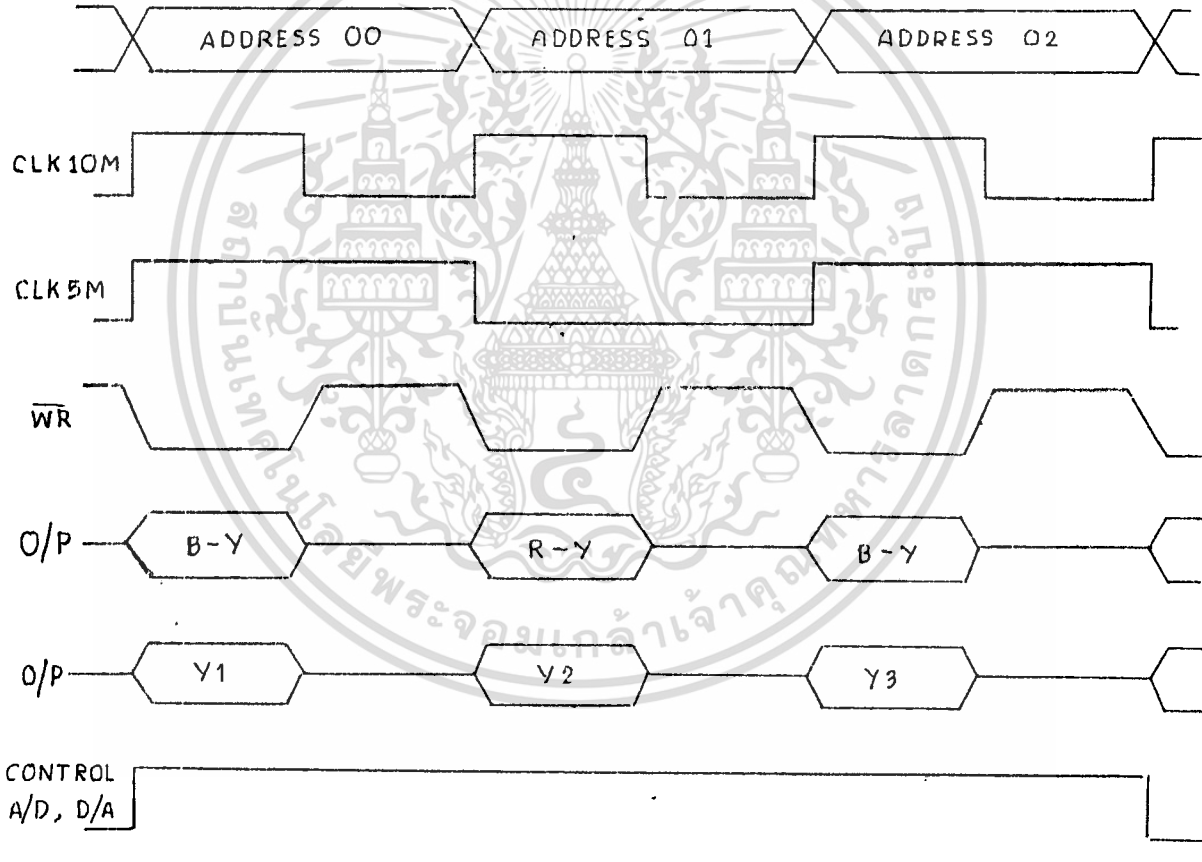
(ตัด Sync ทิ้ง) และ V_{RT} จะอยู่ที่ระดับขาวสุดของภาพ ส่วน IC3 มีหน้าที่สร้างแรงดันอ้างอิงไว้ใช้ในการแปลงข้อมูลจาก ดิจิตอลไปเป็นสัญญาณอนาล็อก



รูปที่ 6.2 แสดงวงจร A/D ของสัญญาณขาวดำ

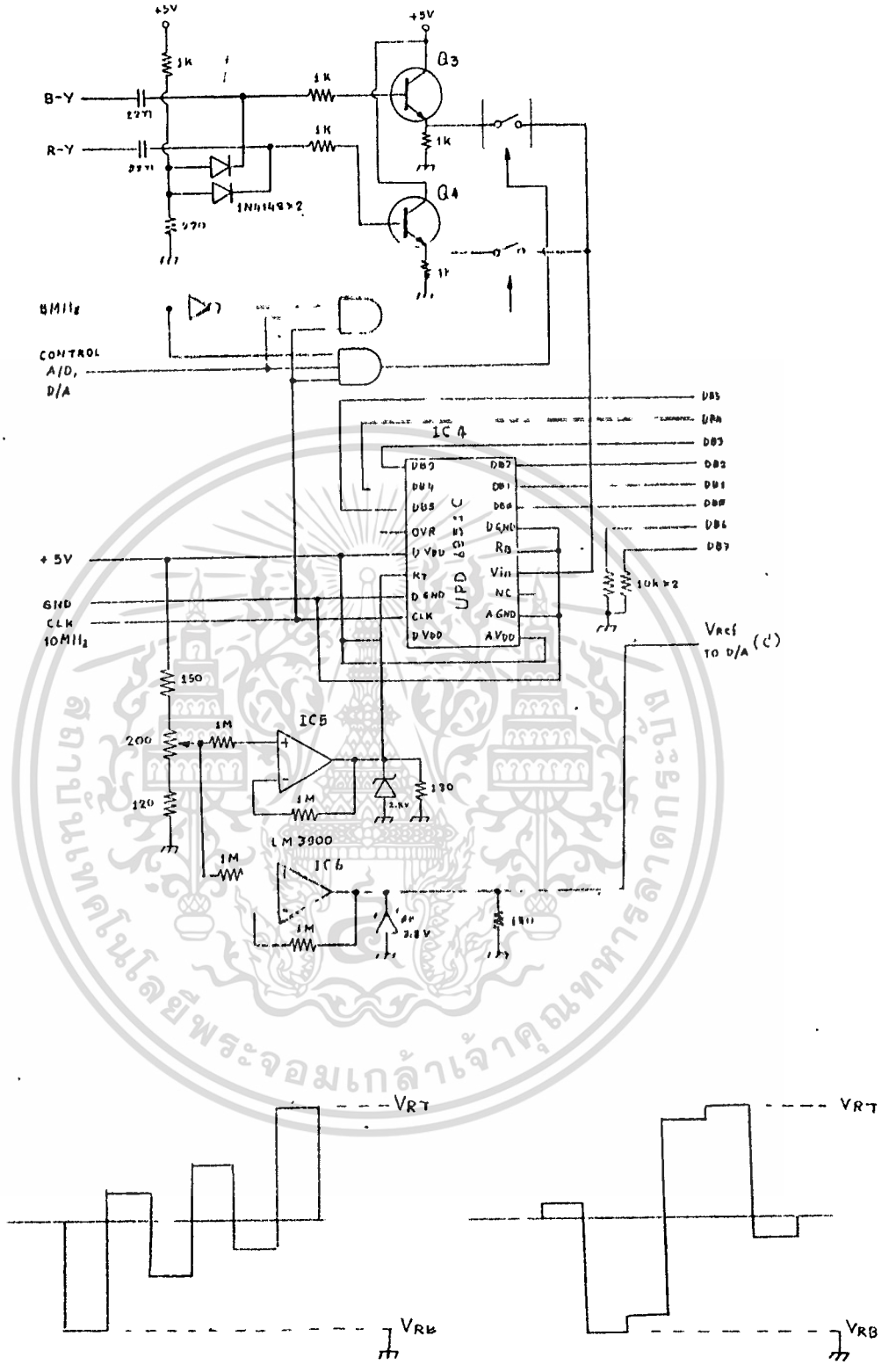
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนการแปลงสัญญาณ R-Y และ B-Y เป็นสัญญาณดิจิตอลนั้นก็คล้ายกับการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลของสัญญาณ Y ซึ่งอันดับแรกจะต้องทำการ CLAMP สัญญาณ R-Y และ B-Y ก่อนดังรูปสัญญาณในรูปที่ 6.4 จากนั้นทำการ multiplex สัญญาณ R-Y และ B-Y โดยใช้ความถี่ multiplex 5 MHz ดังนั้นสัญญาณที่จะเก็บลง memory จะเป็นดังรูปที่ 6.3 ส่วนระดับแรงดัน V_{ref} ในวงจรนี้เราจะให้อยู่ที่กราวน์พอดี ส่วน V_{ref} สามารถปรับได้โดย IC5 ซึ่ง IC ที่ใช้ในการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลสำหรับสัญญาณสีนี้เราจะใช้ขนาด 6 บิท โดยให้ขาดาต้า DB6 และ DB7 เป็น 0 ไว้โดยการ pulldown และมีความถี่ sampling 10 MHz ส่วน IC6 เป็นตัวสร้างแรงดันอ้างอิงไว้สำหรับการแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก



รูปที่ 6.3 แสดงสัญญาณที่ได้จากการ multiplex

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



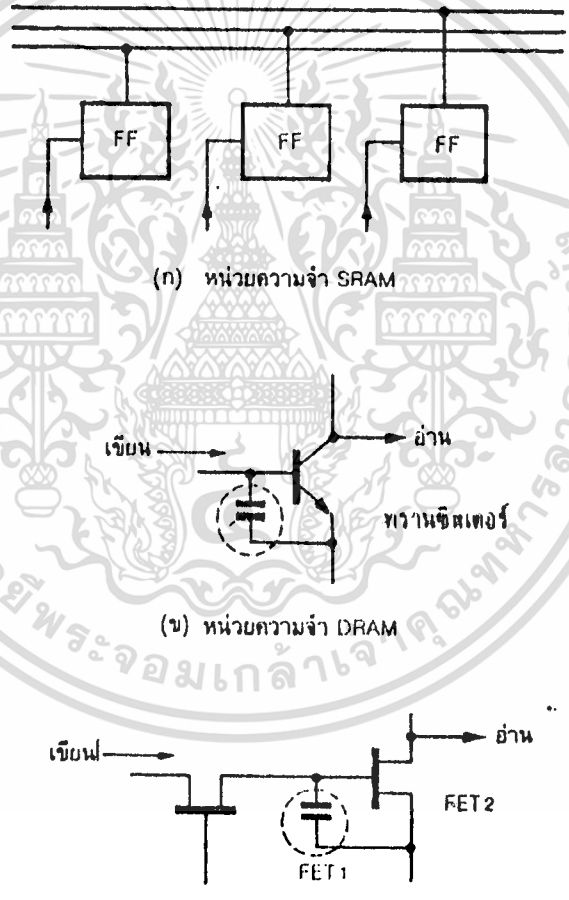
รูปที่ 6.4 แสดงวงจร A/D ของสัญญาณ R-Y และ B-Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 การเก็บข้อมูลภาพและการอ้างตำแหน่งหน่วยความจำ

การเก็บข้อมูลของสัญญาณภาพไว้ในหน่วยความจำที่เรียกว่า RAM(Random Access Memory) หมายถึง มันมีจำนวนเซลล์ที่สามารถจดจำข้อมูล (memory cell) ต่างๆ ไว้กับตำแหน่งที่กำหนดให้ (specific location) โดยเฉพาะจะมีคุณสมบัติในการเขียนและอ่านข้อมูลจากตำแหน่งไหนก็ได้ หน่วยความจำ RAM แบ่งออกเป็นสองชนิดคือ SRAM (Static RAM) และ DRAM (Dynamic RAM)

หน่วยความจำ SRAM ประกอบด้วยวงจรฟลิปฟลอปที่มีอยู่สองสถานะ (two stable state) คือ "HIGH" และ "LOW" ในรูปที่ 6.5(ก) แสดงหน่วยความจำ SRAM

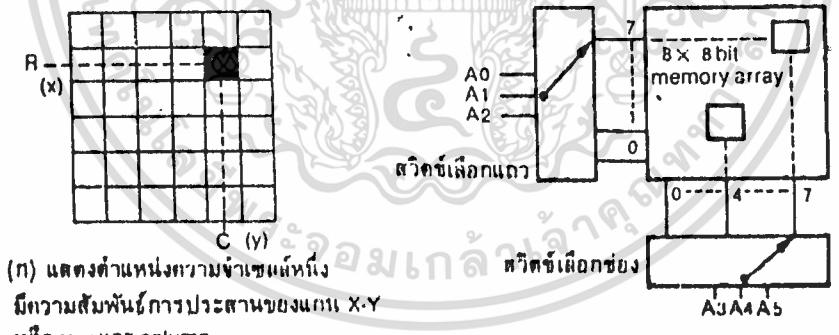


รูปที่ 6.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

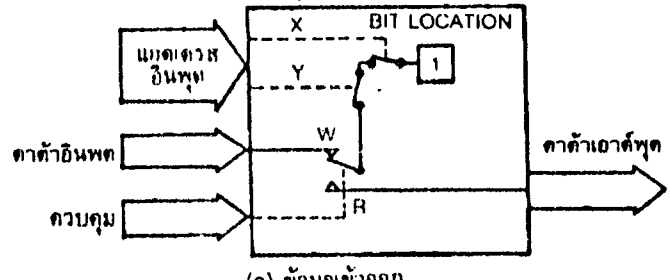
ชนิดที่สองคือ DRAM มีอยู่สองสถานะเช่นกันคือ "HIGH" และ "LOW" ขึ้นอยู่กับการโหลดของวงจร ทำให้เกิดการประจุขึ้นที่ตัวประจุแฝง (parasitic capacity) ระหว่างขาเบสกับอิมิตเตอร์ของทรานซิสเตอร์หรือมอสเฟต ดังแสดงในรูปที่ 6.5(ข) และ (ค) ตัวประจุแฝงนี้จะทำการโหลดต่อเมื่อมีพัลส์ตัวใหม่ (refreshing pulse) แน่นอนทีเดียว จำนวนเซลล์ต่างๆในหน่วยความจำ RAM ยังคงรักษาสถานะเดิมอยู่นานจนกว่าจะมีคำสั่งให้เขียนใหม่หรือปิดไฟ จึงมีการเปลี่ยนแปลง แต่ถ้าข้อมูลที่ป้อนเข้ามายังเหมือนเดิมอยู่ทุกอย่าง ก็จะไม่เปลี่ยนแปลง

การลำดับตำแหน่ง (addressing) การกำหนดตำแหน่งของบิตภายในหน่วยความจำเกิดจากการประสาน (coordinate) ของข้อมูลสังกัดแกน X-Y ทั้งสอง เรียกว่า แถว (row) และ แนวช่อง (column) ดังแสดงในรูปที่ 6.6 (ก) เพื่อลดจำนวนขั้วต่อของเซลล์ระหว่างแถวและแนวช่อง ไม่ให้มีการเชื่อมต่อถึงภายนอกโดยตรง ฉะนั้นตำแหน่งต่างๆจะถูกเลือกด้วยหน่วยถอดรหัสของแถว และหน่วยเลือกช่อง (column selector) หรือเรียกว่าไบนารี่มัลติเพลกเซอร์ (binary multiplexer) การใช้รหัสแอดเดรสอินพุท 3 บิตสามารถให้เอาท์พุทได้ถึง 8 บิต เพราะว่า $2^3=8$ ดังแสดงในรูปที่ 6.6(ข) แสดงว่าหน่วยความจำที่มีความจุขนาด 8 * 8 = 64 ตำแหน่งแล้ว ค่าของรหัสแอดเดรสอินพุทต้องมี 6 บิตคือแถว 3 บิต และช่อง 3 บิต ดังแสดงในรูปที่ 6.6(ข)



(ก) แสดงตำแหน่งความจำเซมิคอนดักเตอร์หนึ่งมีความสัมพันธ์การประสานของแกน X-Y หรือ row และ column

(ข) รหัสแอดเดรส 3 บิต ถูกแปลเป็น 8 บิต ซีเลก



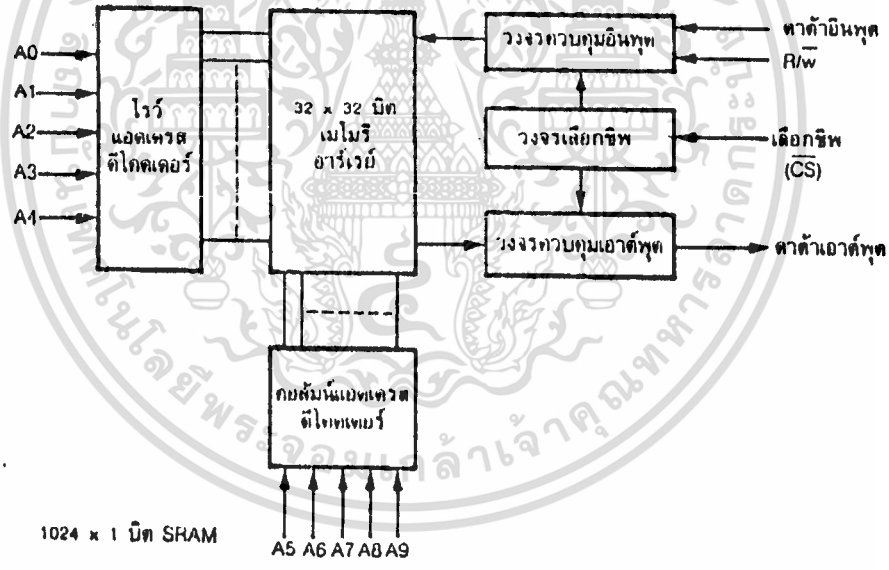
(ค) ข้อมูลเข้าออก

รูปที่ 6.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.6(ค) แสดงถึงการเขียนข้อมูล (data in) ต้องมีคำสั่งจากคอนโทรลบัส คือ R/$\overline{W}$ และ CE อินพุท สัญญาณจึงผ่านสวิตช์ตำแหน่ง R และสวิตช์ X-Y (โดยควบคุมจากแอดเดรสอินพุต) จึงสามารถเก็บไว้กับตำแหน่งที่กำหนดได้

รูปที่ 6.7 เป็นแผนผังแสดงถึงโครงสร้างภายในของหน่วยความจำ SRAM ขนาด 1 กิโล * 1 บิต ซึ่งรวบรวมตำแหน่งความจำจากแผงระดับแถว (array) 32*32 = 1024 ฉะนั้นทางแอดเดรสบัสต้องมีจำนวนครบ 10 เส้น เพราะ 2^{10} = 1024 จึงสามารถเลือกได้เฉพาะบิตหนึ่งบิตใดในบรรดาตำแหน่งหน่วยความจำ 1024 หน่วย จะเห็นหน่วยโรว์แอดเดรสดีโคดเดอร์ (row address decoder) แปลงรหัสแอดเดรสอินพุต 5 บิตจากเส้น A0-A4 ให้เป็น 32 บิต และด้วยทำนองเดียวกันหน่วยคอลัมน์แอดเดรสดีโคดเดอร์ (column address decoder) แปลงรหัส A5-A9 ให้เป็น 32 บิต



รูปที่ 6.7 แสดงแผนผังโครงสร้างภายในของหน่วยความจำ SRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตราบใดที่ขา chip select (CS) อยู่ในสถานะ LOW การอ่านหรือเขียนพร้อมที่จะดำเนินได้ ขณะนี้ถ้าทางขา read/write (R/$\overline{W}$) อยู่ในสถานะ HIGH ข้อมูลที่บรรจุอยู่ในตำแหน่งความจำนั้นจะถูกป้อนออกไปจากทางข้อมูลเอาต์พุต ตามแต่แอดเดรสโคดที่กำหนดให้ สมมติว่าขาอินพุต R/$\overline{W}$ กลับเป็นลอจิก "0" จะทำให้ข้อมูลอินพุตเขียนเข้ามาอยู่ในตำแหน่งความจำที่กำหนดให้

ทีนี้เรามาทำความเข้าใจเกี่ยวกับการเก็บข้อมูล เข้าไว้ในหน่วยความจำนั้นทำอย่างไร เนื่องจากข้อมูลอินพุตที่ถูกส่งเข้ามาเป็นแบบอนุกรมซึ่งมีแค่ทางเดียวเท่านั้น ด้วยเหตุนี้แต่ละบิตของข้อมูลอินพุตจึงจะต้องมีสัญญาณกำหนดจากหน่วยชิพควบคุมความจำ (memory control chip) โดยทางบัสแอดเดรส เรียกว่าแอดเดรสคำสั่ง (command address) ข้อมูลที่ถูกส่งมานี้นั้นยังแบ่งออกเป็น row address strobe (RAS),column address strobe (CAS) และ serial input clock (SIC) เข้ามาตามลำดับ ซึ่งหน่วยควบคุมอันสลับซับซ้อนนี้ ในเครื่องคอมพิวเตอร์จะทำหน้าที่เป็นศูนย์กลางการประมวลผล (CPU) ส่วนในเครื่องรับโทรทัศน์หรือเครื่องบันทึกภาพ หน่วยนี้จะทำหน้าที่ควบคุมการเกิดปรากฏการณ์พิเศษของภาพต่างๆ (special effect generator) ซึ่งนิยมเรียกกันว่าเกมอาร์เรย์ ดังนั้นบิตต่างๆ ที่ถูกเก็บอยู่ในหน่วยความจำนี้จะถูกกำหนดที่อยู่ด้วยสัญญาณแอดเดรสเป็นแถวอันดับเข้ามา และเมื่อมีบิตตัวใหม่ที่ถูกส่งมาตามกระแสข้อมูลแบบอนุกรม (serial data stream) ก็จะถูกลำเลียงเข้าไปทำการประจุอย่างต่อเนื่องจนกว่าเราจะหยุดภาพไว้ ข้อมูลทั้งหมดก็ยังคงรักษาไว้ตราบเท่าที่ยังมีศักย์ไฟเลี้ยงอยู่

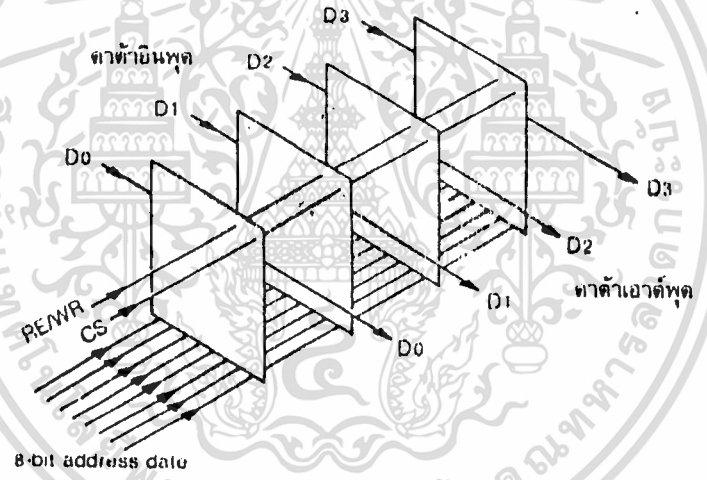
การอ่านข้อมูลในหน่วยความจำออกมาได้นั้น ก็อาศัยข้อมูลแอดเดรสที่เราได้เขียนไว้เดิมแต่ในทางปฏิบัติการอ่านหรือเขียน (write/read out) นั้นความเร็วจะไม่เท่ากัน ฉะนั้นจึงมีความจำเป็น ใช้กรรมวิธีกดรวบรวมซิตเข้าหากัน (compress) หรือยืดห่าง (expand) อัตราข้อมูล S/P หรือ P/S ตราบเท่าที่ไม่เกินเวลาที่เข้าถึงของ "ชิพ" (chip's access time)

การล้าดับตำแหน่งแบบขนาน (parallel addressing) การกำหนดตำแหน่งที่อยู่ในหน่วยความจำครั้งละหนึ่งบิตนั้นยากที่จะเป็นไปได้ เนื่องด้วยข้อมูลดิจิตอลส่วนใหญ่นั้นจะถูกส่งเข้ามาในลักษณะขนาน ยกตัวอย่างเช่น 4 บิตนิบเบิล (4 bit nibble)หรือ 8 บิตไบต์ (8 bit byte) สามารถทำให้หน่วยความจำ 1 กิโล จัดได้เป็น 256 * 4 บิต ดังแสดงไว้ในรูปที่ 6.8 ซึ่งจะสังเกตุได้ว่าเซลล์ทั้งหมดจัดเป็นลำดับแถวรวมสี่แผง (array) แผงละ 16 * 16 = 256 เซลล์ ส่วนการควบคุมทางเข้า เช่น ข้อมูลแอดเดรส ข้อมูล การเขียน/อ่าน และการให้สามารถดำเนินการ (chip select) ทั้งหมดจะต่อกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบขนาน กล่าวคือข้อมูลอินพุตและเอาต์พุตของแต่ละบิตจะต่ออยู่กับชุดอาเรย์เพียงแผงเดียว ดังนั้นแต่ละนิบเบิล (4 บิต) นั้นต่างแยกกันเก็บไว้ในแต่ละชั้นของชิพ

นอกจากนี้หน่วยความจำขนาด 1 กิโลนี้ยังสามารถจัดเก็บข้อมูลได้อีกแบบคือ 128 * 8 บิต โดยมีข้อมูล I/O ชนิด 8 บิตและบัสแอดเดรสขนาด 7 บิต และก็แน่นอนที่เดียวเมื่อขนาดของความจุยิ่งมากย่อมจะมีต่อผลดีต่อคุณภาพของภาพตามไปด้วย เพราะขนาด 8 บิตเวอร์ด (8-bit word) จะทำได้ถึง 256 ระดับของภาพความสว่างและสี ผลที่ได้ก็คือความละเอียดสูงมีมากยิ่งขึ้น อัตราการรบกวนน้อย ซึ่งคุณสมบัตินี้เหมาะสมที่จะนำไปใช้ในเครื่องมือระดับอาชีพ เช่น สถานีเครื่องส่งหรือห้องสตูดิโอ แต่ในปัจจุบันส่วนใหญ่ใช้เพียงแค่ระบบ 6 บิต คือมี 64 ระดับก็พอ



รูปที่ 6.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำแบบชั่วคราว (RAM) หรือ หน่วยความจำแบบถาวร (ROM) เป็นส่วนสำหรับเก็บข้อมูล และข้อมูลที่เก็บไว้ในหน่วยความจำไม่ว่าจะเป็นแบบชั่วคราวหรือแบบถาวรก็ตาม เพื่อให้เกิดความสะดวกในการเก็บข้อมูลเข้าและการอ่านข้อมูลออกมาใช้งาน จึงจำเป็นต้องกำหนดตำแหน่งของข้อมูลเหล่านั้น ที่จะเก็บในหน่วยความจำ ตำแหน่งของหน่วยความจำดังกล่าวเราเรียกว่า Address และหน่วยความจำที่จะต้องสร้างขึ้นนั้นมีขนาดความจุได้ 256 Kbytes ดังนั้นจำเป็นจะต้องมี Adress line จำนวน 18 เส้น (A_0-A_{17}) ซึ่งถ้าหากว่าแต่ละเส้นเปลี่ยนค่าจากต่ำสุดจนถึงสูงสุดแล้วจะมีแอดเดรสตั้งแต่ 00000H–3FFFFH จะเป็นจำนวนทั้งหมด 262144 ตำแหน่งพอดี ซึ่งเราสามารถสร้างได้โดยใวงจร counter

การสร้าง address line ให้กับหน่วยความจำนั้น ถ้าหน่วยความจำที่ใช้กับงานข้อมูลอื่นแล้ว เราสามารถสร้างได้โดยไม่ต้องคำนึงค่าอื่นๆจากภายนอกมากนัก แต่หน่วยความจำที่ใช้เกี่ยวกับงานการเก็บข้อมูลภาพ ซึ่งเกิดจากการสแกนของกล้องวีดีโอหรือกล้องทีวีแล้ว ในการสร้าง address line จะต้องคำนึงถึงส่วนต่างๆหลายอย่างคือ

1 สัญญาณภาพประกอบด้วย สัญญาณซิ้งค์ทางแนวนอน ซิ้งทางแนวตั้ง สัญญาณแบล้งกิ้ง
2 ภาพหนึ่งเฟรมมีสองฟิลด์ ฟิลด์หนึ่งมีซิ้งค์แนวนอน 312 ลูก และเมื่อหมดหนึ่งฟิลด์จะมีซิ้งค์แนวตั้งหนึ่งลูก
3 ในการเก็บสัญญาณภาพที่เป็นดิจิตอล จะเก็บสัญญาณส่วนที่เป็นแบล้งกิ้งและสัญญาณซิ้งค์ด้วยหรือไม่
4 จำนวนจุดที่จะใช้ในการ sampling สัญญาณในหนึ่งเส้นทางแนวนอนจะใช้กี่จุด
5 จำนวนเส้นที่จะใช้ทางแนวนอนกี่เส้นในหนึ่งฟิลด์

ความถี่ที่เป็น clock ให้กับ counter นั้นได้มาจากวงจร oscillater 20 MHz แล้วผ่านวงจรหารสองและหารสี่ ได้ความถี่ 10 MHz และ 5 MHz ซึ่งความถี่ 5 MHz ใช้ในการ multiplex สัญญาณ R-Y และ B-Y ส่วนความถี่ 10 MHz เป็นความถี่ที่จ่ายให้กับวงจร A to D การคำนวณค่าต่างๆ ที่ใช้ในวงจรสร้าง counter address line มีดังนี้

- สัญญาณซิ้งค์ทางแนวตั้งมีความถี่ 50 Hz หรือ = 20 msec
- สัญญาณซิ้งค์ทางแนวนอนมีความถี่ 15625 Hz หรือ = 64 micro sec

ส่วนที่เป็นสัญญาณภาพจริงๆในหนึ่งไลน์นั้น เป็นเวลาประมาณ 52 - 54 microsec เพราะต้องลบเอาเวลาของ blank และของซิ้งค์ออกด้วย ในที่นี้จะใช้เวลา 52.1 microsec ในการเก็บจุดภาพ 256 จุด ดังนั้นสามารถจะคำนวณความถี่ของสัญญาณที่นำมาเป็น clock ให้กับ counter ดังนี้

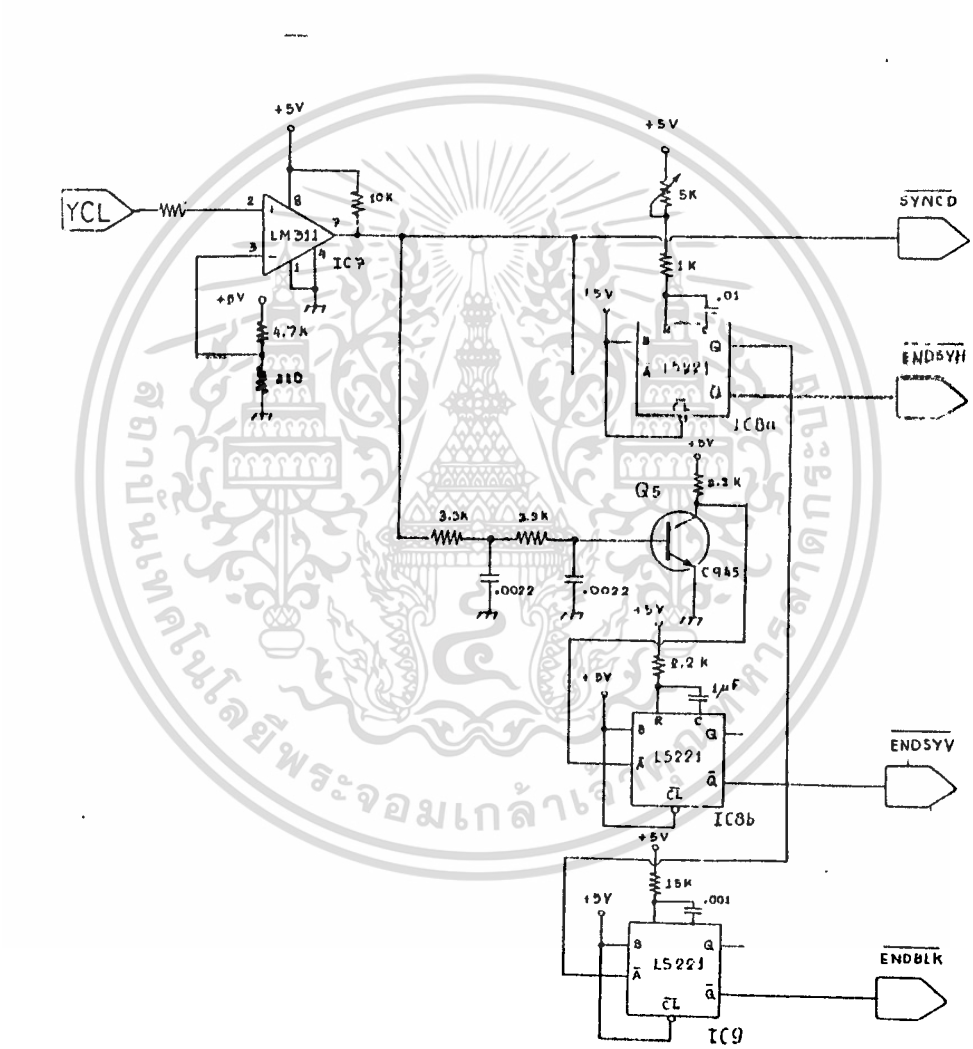
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

256 ครั้งใช้เวลา 51.2 microsec

1 ครั้งใช้เวลา 51.2 / 512 = 0.1 microsec

คิดเป็นความถี่ได้ $1 / 0.1 * 10^{-6} = 10 * 10^{6}$ Hz = 10 MHz

ตราวนี้เรามาดูการทำงานของวงจรแต่ละภาค ซึ่งมีรายละเอียดดังนี้

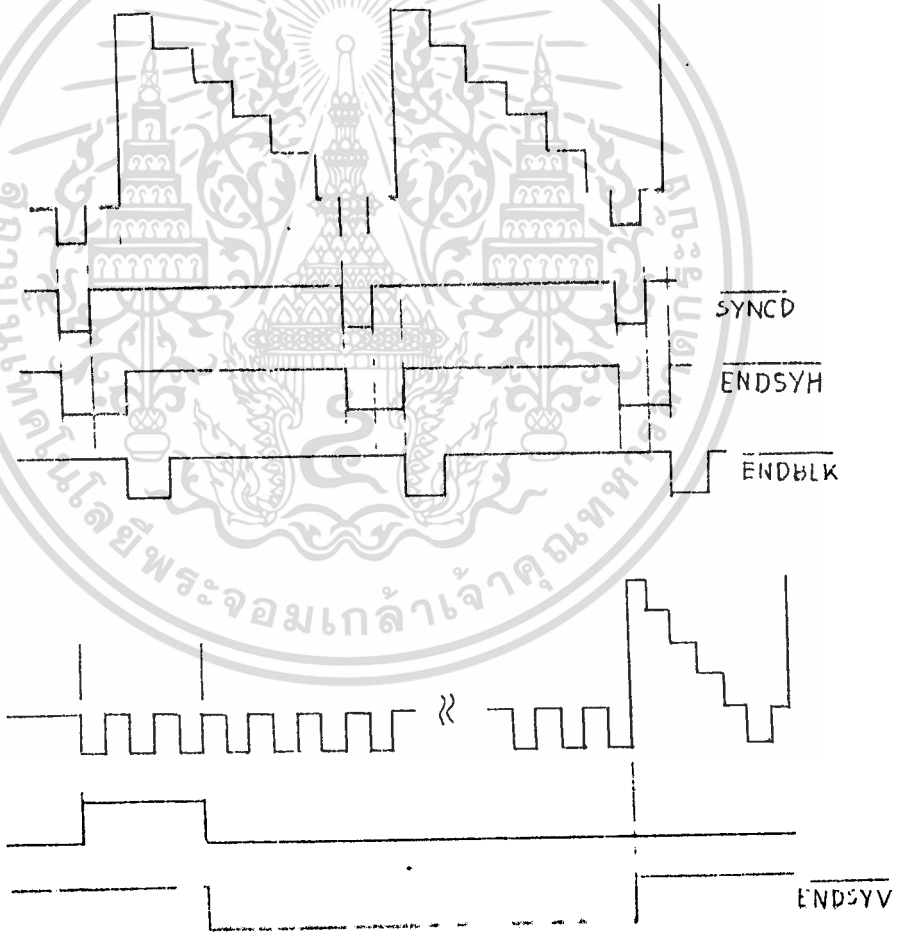


รูปที่ 6.9 แสดงวงจรสร้างสัญญาณซิงค์ควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรสร้างสัญญาณซิงค์ควบคุม (sync signaling)

เป็นวงจรสร้างสัญญาณควบคุมต่างๆ แสดงวงจรดังรูปที่ 6.9 และแสดงสัญญาณของสัญญาณที่ได้จากวงจรแยกสัญญาณควบคุมดังรูปที่ 6.10 ซึ่งการทำงานมีดังนี้คือ สัญญาณ composite จะถูกป้อนเข้า IC7 ซึ่งทำหน้าที่ตัดเอาสัญญาณส่วนที่เป็นซิงค์ ซึ่งอยู่ในส่วนที่ดำสุดออกมา จะได้เป็นสัญญาณซิงค์ แล้วสัญญาณซิงค์ส่วนหนึ่งจะถูกป้อนเข้า IC8a ซึ่งเป็นวงจร monostable ดังนั้นเราจะต้องทำการปรับช่วงเวลาของวงจรให้ ขอบขาลงของสัญญาณตกพอดีกับ hor blanking ดังนั้นเราจะได้สัญญาณ $\overline{\text{ENDSYH}}$ (end horizontal sync) ออกมาดังแสดงในรูป 6.10 แล้วเรานำเอาท์พุท Q ของ IC8a มาป้อนเข้า IC9 เพื่อทำการสร้างสัญญาณ $\overline{\text{ENDBLK}}$ (end blanking) ดังรูปที่ 6.10



รูปที่ 6.10 แสดงสัญญาณที่ได้จากวงจรสร้างสัญญาณควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และสัญญาณซิ้งค์ส่วนหนึ่งจะถูกนำมาผ่านวงจร LPF (low pass filter) เพื่อกรองเอาความถี่ vertical ออกมาโดยใช้ RC และทรานซิสเตอร์ Q5 ได้สัญญาณ ver sync ออกมา แล้วนำ versync ที่ได้นี้ป้อนเข้า IC8b ซึ่งเป็นวงจร monostable เพื่อทำการสร้างสัญญาณ $\overline{\text{ENDSYV}}$ (end vertical sync) โดยใช้สัญญาณจากขา Q ของ IC8b ซึ่งสัญญาณทั้งหมดแสดงในรูปที่ 6.10

ความสำคัญและการใช้งานสัญญาณของสัญญาณที่ได้ในรูปที่ 6.10 นั้นมีดังต่อไปนี้

- สัญญาณ $\overline{\text{SYNCD}}$ เป็นสัญญาณของ hor sync มีไว้เพื่อใช้ในการสร้างสัญญาณของ $\overline{\text{ENDSYH}}$ ซึ่งถ้าไม่มีสัญญาณ $\overline{\text{SYNCD}}$ แล้วเราก็ไม่สามารถที่รู้ได้เลยว่า ภาพแต่ละแถวหนึ่งเส้นเมื่อไหร่ ดังนั้นจะทำให้เราไม่สามารถที่จะกำหนดตำแหน่งการเก็บข้อมูลได้

- สัญญาณ $\overline{\text{ENDSYH}}$ เป็นสัญญาณที่จะบอกให้เราทราบได้ว่าข้อมูลของภาพเริ่มต้นที่ตำแหน่งใด ซึ่งเราได้ทำการปรับให้เริ่มต้นที่ขอบของสัญญาณ blanking พอดี ซึ่งเป็นตำแหน่งเดียวกันกับข้อมูลของภาพเริ่มต้นขึ้นในแต่ละไลน์ ดังนั้นเราจึงสามารถนำสัญญาณนี้ไปใช้ในการควบคุมวงจร counter เพื่อให้วงจร counter ทำงานเก็บข้อมูลที่ตำแหน่งต่าง ๆในแต่ละไลน์ได้

- สัญญาณ $\overline{\text{ENDBLK}}$ เป็นสัญญาณที่บอกให้ทราบถึงขอบของสัญญาณ blanking จะใช้งานร่วมกับสัญญาณ $\overline{\text{ENDSYH}}$ โดยใช้สัญญาณ $\overline{\text{ENDSYH}}$ เป็นตัวทริกในการสร้างสัญญาณนี้เพื่อเป็นสัญญาณบอกให้ เริ่มเก็บข้อมูลได้ในช่วงนี้ โดยใช้ในการ clear counter ในตำแหน่ง 9 บิทล่าง (A0-A8) ซึ่งจะได้กล่าวถึงใน counter อีกทีหนึ่ง

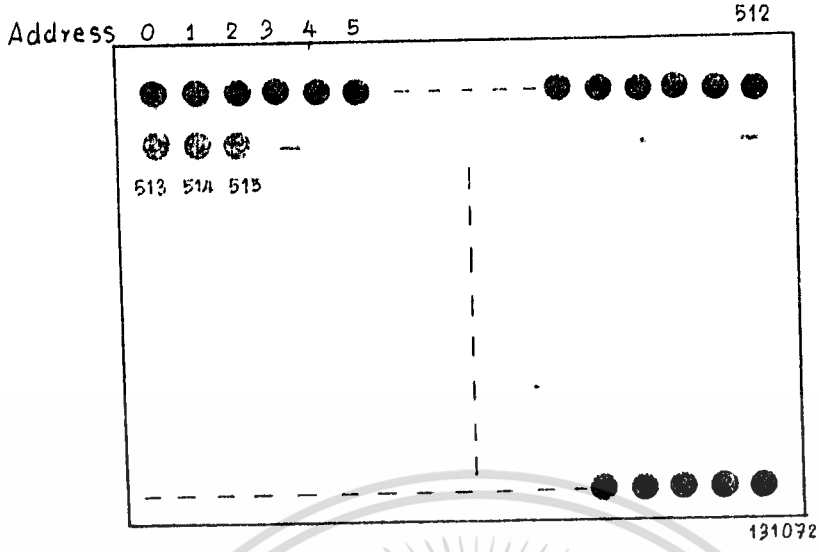
- สัญญาณ $\overline{\text{ENDSYV}}$ เป็นสัญญาณที่ใช้ในการบอกให้ทราบว่าภาพที่แสดงให้เห็นบนหน้าจอ ได้แสดงครบ 1 ฟิลด์แล้ว ซึ่งเราจะใช้สัญญาณนี้ควบคุมในการเก็บข้อมูลให้ตรงกับตำแหน่ง ไลน์แรกของภาพพอดี เนื่องจากสัญญาณ $\overline{\text{ENDSYH}}$ บอกถึงตำแหน่งเริ่มแรกของแต่ละไลน์ได้ แต่ไม่สามารถบอกได้ว่าที่ตำแหน่งเริ่มข้อมูลของไลน์นั้น อยู่ที่ไลน์เท่าใด ดังนั้นจึงต้องมีสัญญาณ $\overline{\text{ENDSYV}}$ เพื่อบอกให้ทราบว่าเริ่มต้นไลน์แรกของภาพแล้ว

วงจรสร้างแอดเดรส (Counter)

สัญญาณที่ได้จากวงจร sync sineling จะถูกนำมาป้อนเข้าวงจรสร้างแอดเดรสหรือ counter เพื่อควบคุมการเก็บข้อมูลให้เป็นไปในตำแหน่งที่ถูกต้องซึ่งมีหลักการดังนี้คือ

การเก็บภาพขนาด 512*256 จุดต่อภาพและในแต่ละจุดภาพจะมีระดับสีเทาได้ 256 ระดับ (ข้อมูลระดับเทาขนาด 8 บิท) นั้น ในการจัดวีดีโอแรมที่ใช้เก็บภาพเพื่อให้ง่ายและสะดวกที่สุด คือจัดให้มีการเก็บภาพแบบ แอดเดรสของวีดีโอแรมเรียงต่อเนื่องกันไปดังรูปที่ 6.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



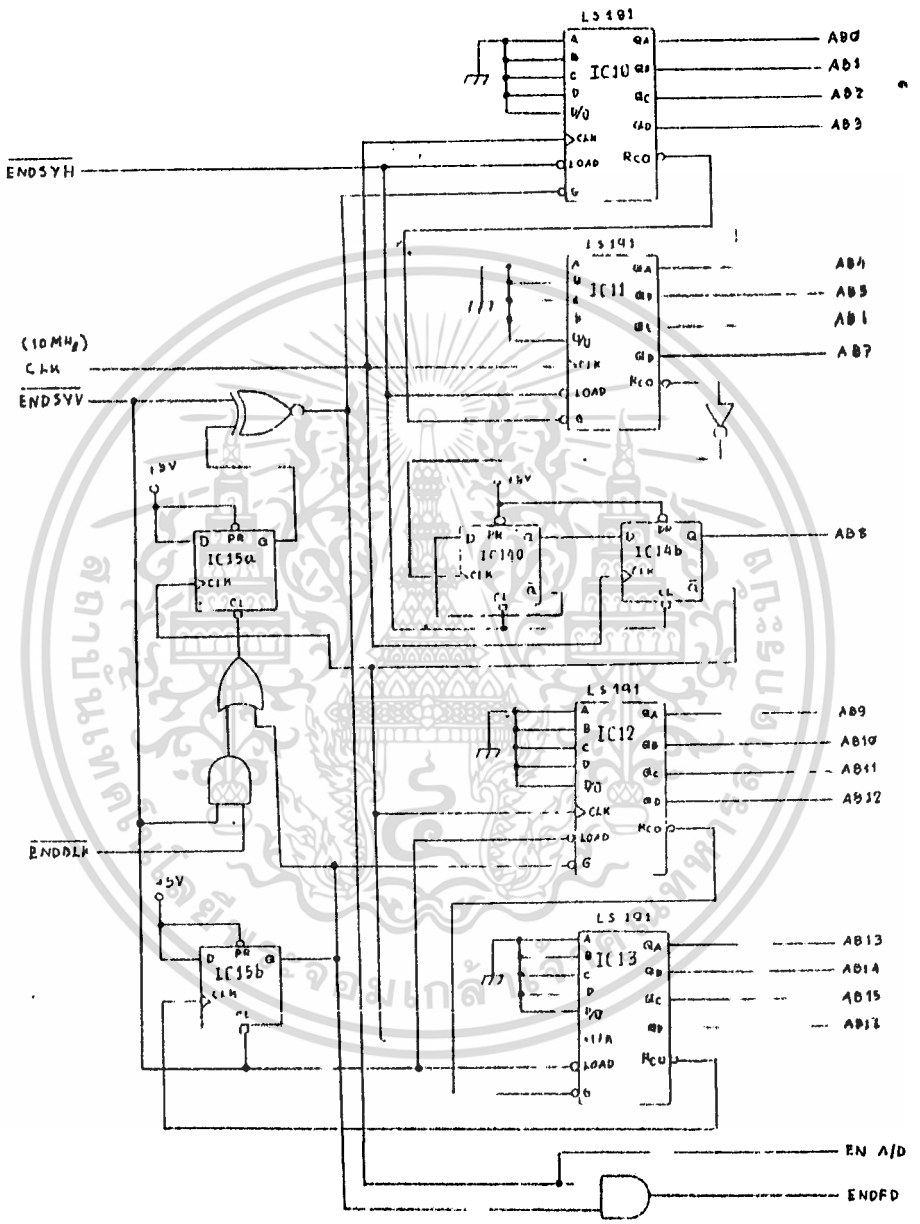
รูปที่ 6.11 การจัดหน่วยความจำวีดีโอแรมของระบบเก็บภาพ 512*256

จากในรูปที่ 6.11 จุดแรกมุมบนซ้ายมือสุดคือแอดเดรสที่ 0 และนับไปทางขวามือต่อไปจนถึงมุมขวาบนสุดเป็นแอดเดรสที่ 512 ในบรรทัดต่อมาเป็นแอดเดรสที่ 513 แล้วนับไปทางขวาต่อเนื่องไปเช่นกัน จนถึงมุมขวาล่างสุดเป็นแอดเดรส 131072 ซึ่งจะต้องใช้หน่วยความจำทั้งหมด 128 Kbytes สำหรับสัญญาณสีเทา และสำหรับสัญญาณสีอีก 128 Kbytes โดยที่เราสามารถใช้ counter ชุดเดียวกันได้

จากวงจรในรูปที่ 6.12 เมื่อมีสัญญาณ $\overline{\text{ENDSYV}}$ เข้ามา counter จะเริ่ม clear เพื่อเริ่มต้นการเก็บข้อมูลที่แอดเดรสแรกคือ แอดเดรส 0 ไปเรื่อยๆจนกระทั่งถึงแอดเดรสที่ 512 ก็จะหยุดเก็บข้อมูล(ในที่นี้ใช้ความถี่ clock 10 MHz)เนื่องจากหมดข้อมูลของสัญญาณภาพพอดี ดังนั้นจึงนำเอาแอดเดรส A8 ที่ขา Q มาควบคุม D flipflop IC15a เพื่อหยุดการ enable IC10 และเป็น clockไปให้แก่ IC12 ด้วย หลังจากนั้นเมื่อมีสัญญาณ $\overline{\text{ENDSYH}}$ เข้ามาจะทำให้แอดเดรส A0-A8 เป็น "0" เพื่อเตรียมเก็บข้อมูลที่ไลน์ต่อไปและเมื่อมีสัญญาณ $\overline{\text{ENDBLK}}$ counter ก็จะเริ่มทำงานต่อไปเป็น แอดเดรสที่ 513 และจะเก็บไปเรื่อยๆจนกระทั่งถึงแอดเดรส 1024 ก็จะหยุดเก็บข้อมูลและจะทำงานซ้ำตามที่กล่าวมาแล้ว คือจะหยุดการ enable IC10 และให้ clock แก่ IC12 เพื่อเปลี่ยนไปที่ไลน์ต่อไป และจะทำงานวนเช่นนี้ไปเรื่อยๆ จนกระทั่งถึงไลน์ที่ 256 ซึ่งเป็นไลน์สุดท้าย เมื่อเก็บข้อมูลถึงแอดเดรส 131072 จะมีสัญญาณออกมาจากขา RCO ของ IC13 ไปทริก IC15b ทำให้ขา Q เป็น "1" เป็นการหยุดการเก็บข้อมูลทั้งหมดเนื่องจากได้เก็บจนเต็มหน่วยความจำแล้ว และจะมีสัญญาณออกมาบอกให้ทราบว่าสิ้นสุดการแปลงข้อมูลจากอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นดิจิตอล คือ ENA/D และ ENDFD และจะสามารถเก็บข้อมูลได้ใหม่เมื่อมีสัญญาณ $\overline{\text{ENDSYV}}$ เข้ามา ซึ่งจะมีการทำงานตามที่ได้กล่าวมาแล้ว

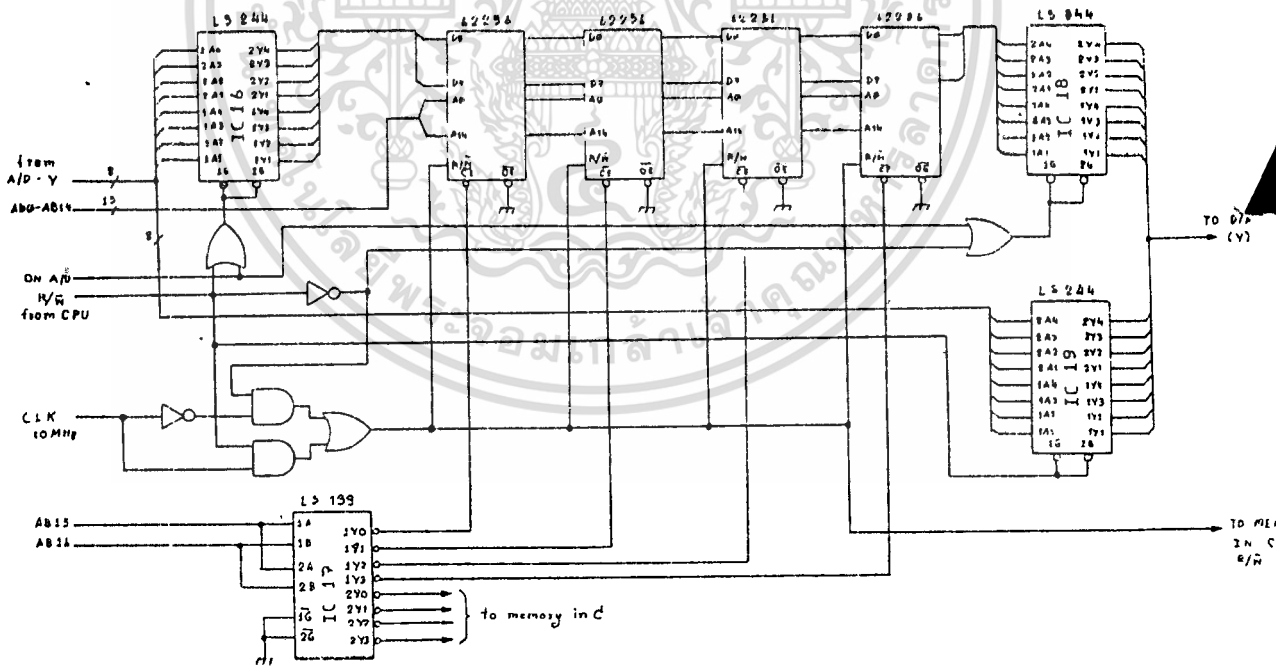


รูปที่ 6.12 แสดงวงจรสร้างแอดเดรส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำของสัญญาณขาวดำ (Memory in Y)

ตามที่ได้กล่าวมาแล้วว่าหน่วยความจำที่ใช้ใน color video digitizer นี้แยกออกเป็นส่วนของสัญญาณขาวดำและสัญญาณสี ดังนั้นตอนนี้จะขอกล่าวถึงการทำงานของหน่วยความจำของสัญญาณขาวดำก่อน หน่วยความจำที่ใช้ในโครงงานนี้จะเป็น static RAM ซึ่งมีขนาด 32 Kbytes เบอร์ 62256 ดังนั้นเราต้องใช้ RAM นี้ถึง 4 ตัวเพื่อให้หน่วยความจำมีขนาด 128 Kbytes ตามที่เราต้องการ เมื่อเราต้องการที่จะเก็บข้อมูลลงในหน่วยความจำเราจะให้สัญญาณ R/$\overline{W}$ เป็น "0" เพื่อบอกว่าเป็นการเขียนข้อมูลลงหน่วยความจำ และเมื่อมีสัญญาณ ONA/D เข้ามา หมายความว่าเริ่มต้นการเก็บข้อมูลที่ตำแหน่งแรกโดยการอ้างแอดเดรสของ counter ตามที่กล่าวมาแล้ว ดังนั้นข้อมูลที่ถูกแปลงมาจากสัญญาณอนาล็อกจะผ่านมาที่บัฟเฟอร์ 74LS244 แล้วผ่านไปเก็บที่หน่วยความจำที่ตำแหน่งแรกและข้อมูลตัวที่สองจะเก็บที่ตำแหน่งที่สองไปเรื่อยๆ โดยเราจะใช้แอดเดรส AB15 และ AB16 เป็นตัวเลือก RAM ที่จะนำข้อมูลไปเก็บว่าจะเก็บลงที่ RAM ตัวไหน ข้อมูลที่ถูกนำมาเก็บนอกจากจะเก็บลงในหน่วยความจำแล้ว ข้อมูลอีกส่วนหนึ่งยังผ่านบัฟเฟอร์ IC19 เป็นเอาท์พุทออกไปผ่าน D/A เพื่อแสดงผลที่จอมอนิเตอร์ไปพร้อมๆกันด้วย



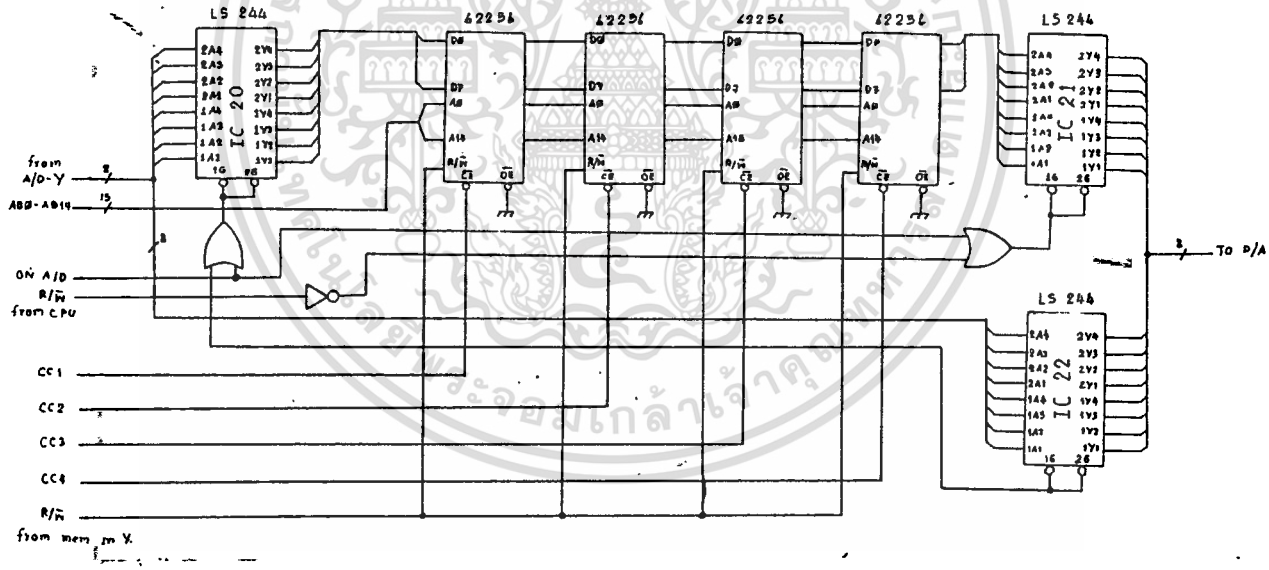
รูปที่ 6.13 แสดงวงจรหน่วยความจำของสัญญาณ Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางตรงกันข้ามถ้าเราต้องการแสดงผลของข้อมูลที่ถูกเก็บอยู่ในหน่วยความจำแล้ว ก็สามารถทำได้โดยให้ขา R/$\overline{W}$ เป็น "1" เมื่อเราให้ counter ทำงานจะทำให้สัญญาณ ONA/D เป็น "0" ดังนั้นข้อมูลจะผ่านบัฟเฟอร์ IC18 ออกไปด้วยความเร็วที่เท่ากับการเก็บข้อมูลหรือการแซมปลิ้งคือ 10 MHz เอาท์พุทซึ่งเป็นข้อมูลดิจิตอลนี้จะถูกนำไปผ่านวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อกอีกทีหนึ่งเพื่อทำการแสดงผล ซึ่งจะได้กล่าวต่อไปส่วนวงจรของวงจรหน่วยความจำแสดงดังรูปที่ 6.13

หน่วยความจำของสัญญาณสี (Memory in Colour)

หน่วยความจำของสัญญาณสีนี้ก็มีการทำงานเหมือนกับหน่วยความจำของสัญญาณขาวดำทุกประการ จะแตกต่างกันก็เพียงลักษณะของข้อมูลที่จะถูกนำมาเก็บเท่านั้น เนื่องจากข้อมูลของสัญญาณสีจะต้องผ่านการมัลติเพล็กมาดังที่ได้กล่าวมาแล้วใน รูปที่ 6.3 ส่วนการทำงานของวงจรหน่วยความจำของสัญญาณสี มีดังนี้



รูปที่ 6.14 แสดงวงจรหน่วยความจำของสัญญาณสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

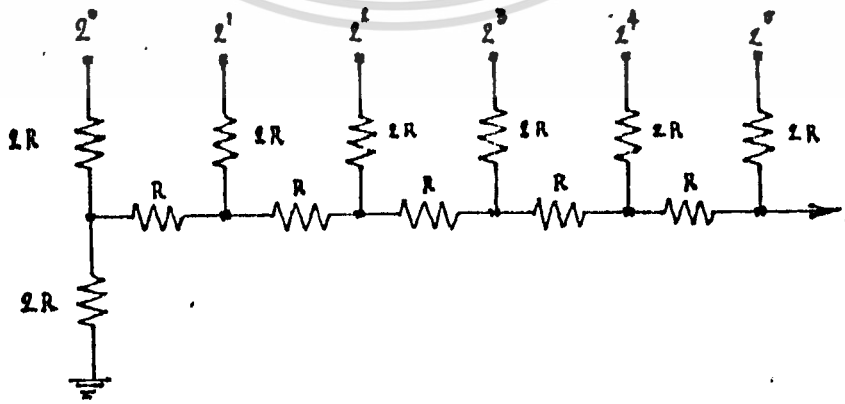
เมื่อเราต้องการที่จะเก็บข้อมูลลงในหน่วยความจำเราจะให้สัญญาณ R/$\overline{W}$ เป็น "0" เพื่อบอกว่าเป็นการเขียนข้อมูลลงหน่วยความจำและเมื่อมีสัญญาณ ONA/D เข้ามา หมายความว่าเริ่มต้นการเก็บข้อมูลที่ตำแหน่งแรกโดยการอ้างแอดเดรสของ counter ตามที่ได้กล่าวมาแล้ว ดังนั้นข้อมูลที่ถูกแปลงมาจากสัญญาณอนาล็อกจะผ่านมาที่บัฟเฟอร์ 74LS244 แล้วผ่านไปเก็บที่หน่วยความจำที่ตำแหน่งแรก และข้อมูลตัวที่สองจะเก็บที่ตำแหน่งที่สองไปเรื่อยๆ โดยเราจะใช้แอดเดรส AB15 และ AB16 เป็นตัวเลือก RAM ที่จะนำข้อมูลไปเก็บว่าจะเก็บลงที่ RAM ตัวไหน โดยดีโคดผ่านมาจาก IC17 ข้อมูลที่ถูกนำมาเก็บนอกจากจะเก็บลงในหน่วยความจำแล้ว ข้อมูลอีกส่วนหนึ่งยังผ่านบัฟเฟอร์ IC22 เป็นเอาท์พุทออกไปผ่าน D/A เพื่อแสดงผลที่จอมอนิเตอร์ไปพร้อมๆกันด้วย

ในทางตรงกันข้ามถ้าเราต้องการแสดงผลของข้อมูลที่ถูกเก็บอยู่ในหน่วยความจำแล้วก็สามารถทำได้โดยให้ขา R/$\overline{W}$ เป็น "1" เมื่อเราให้ counter ทำงานจะทำให้สัญญาณ ONA/D เป็น "0" ดังนั้นข้อมูลจะผ่านบัฟเฟอร์ IC21 ออกไปด้วยความเร็วที่เท่ากับการเก็บข้อมูลหรือการแซมปลิ้งคือ 10 MHz เอาท์พุทซึ่งเป็นข้อมูลดิจิตอลนี้จะถูกนำไปผ่านวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อกอีกทีหนึ่งเพื่อทำการแสดงผล ซึ่งจะได้กล่าวต่อไปส่วนวงจรของวงจรหน่วยความจำแสดงดังรูปที่ 6.14

6.3 การแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก (DIGITAL TO ANALOG CONVERTER)

วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก ที่มีใช้อยู่ในปัจจุบันนี้มีอยู่หลายอย่างแต่ที่นิยมใช้กันมากได้แก่ วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลแบบ R-2R Ladder เนื่องจากไม่มีปัญหาเรื่องค่าของความต้านทานแต่ละค่าที่ต้องใช้ เพราะค่าความต้านทานที่จะใช้มีเพียง 2 ค่าเท่านั้น เพียงแต่ให้อัตราส่วนของค่าความต้านทานทั้งสองเป็น 2 : 1 เช่น 20 k กับ 10 k เป็นต้น

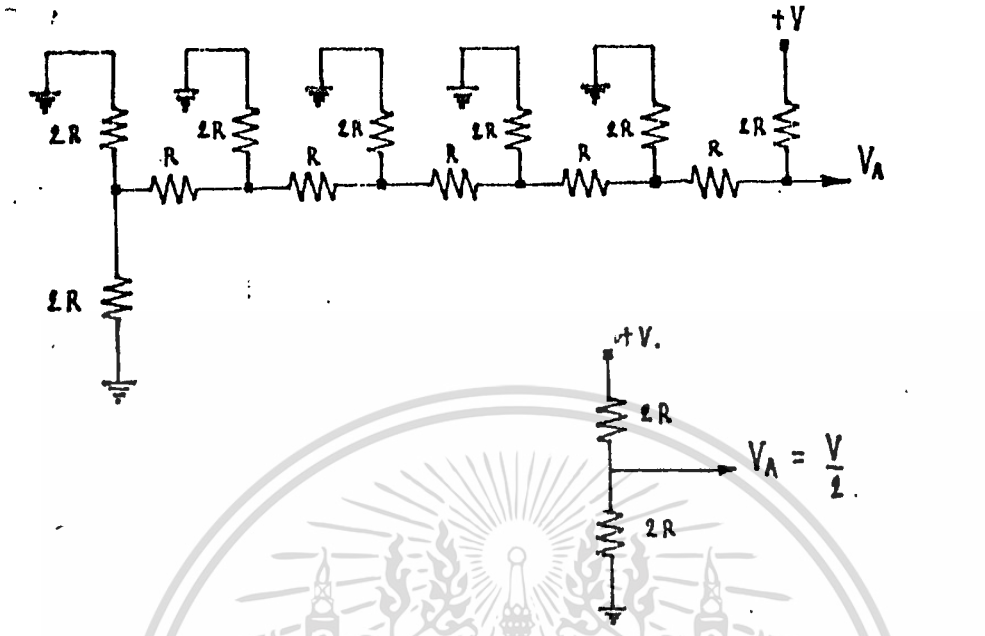
สำหรับ Network ของ R-2R Ladder จะแสดงดังรูปที่ 6.15



รูปที่ 6.15 แสดงวงจร R-2R Ladder

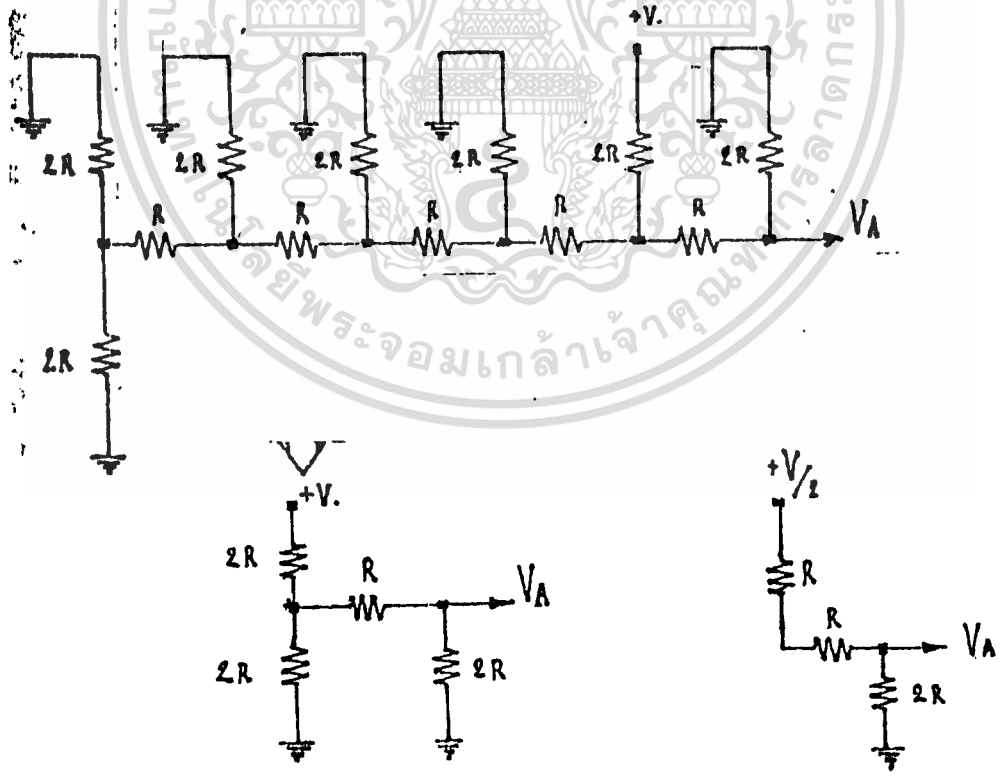
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับลักษณะการทำงานของวงจร R-2R Ladder เป็นดังนี้ สมมติว่าบิทที่ 2^5 ต่อเข้ากับ +V ("1" = +V) นอกนั้นต่อลงกราวด์ ดังรูปที่ 6.16



รูปที่ 6.16

กรณีที่บิท 2^4 ต่อกับ "1" จะได้ดังรูปที่ 6.17



รูปที่ 6.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับแรงดันเอาท์พุท ของวงจร Binary-Ladder ของบิทอื่นๆ จะเป็นดังตารางข้างล่างนี้

Bit. position	Binary Weight	Output Voltage
2^5	1/2	V/2
2^4	1/4	V/4
2^3	1/8	V/8
2^2	1/16	V/16
2^1	1/32	V/32
2^0	1/64	V/64

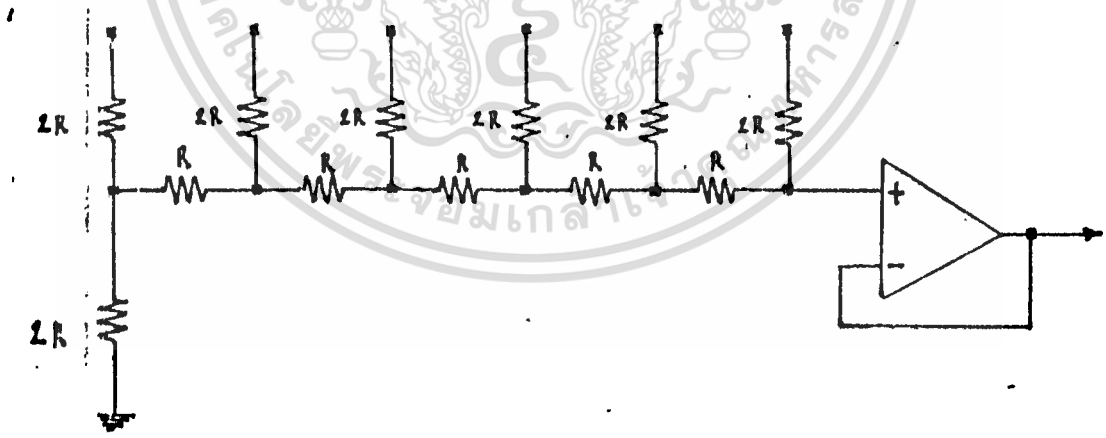
เนื่องจาก Ladder นี้เป็น Network แบบเชิงเส้น (Linear Network) จึงสามารถใช้ทฤษฎีซุปเปอร์โพซิชั่นได้ ดังนั้นแรงดันเอาท์พุททั้งหมดจะเป็นผลรวมของ แรงดันเอาท์พุทที่ได้จากบิทต่างๆ ดังงมกาฯ

$$V_a = (V_0 2^0 + V_1 2^1 + V_2 2^2 + \ldots + V_{n-1} 2^{n-1}) / 2^n$$

n = จำนวนบิทอินพุททั้งหมด

$V_0, V_1, V_2, \ldots, V_{n-1}$ = ระดับของแรงดันอินพุท

นอกจากนี้เอาท์พุทของ Ladder จะต้องต่อเข้ากับบัฟเฟอร์เพื่อป้องกันการเกิด Loading Effect ด้วย ดังรูปที่ 6.18



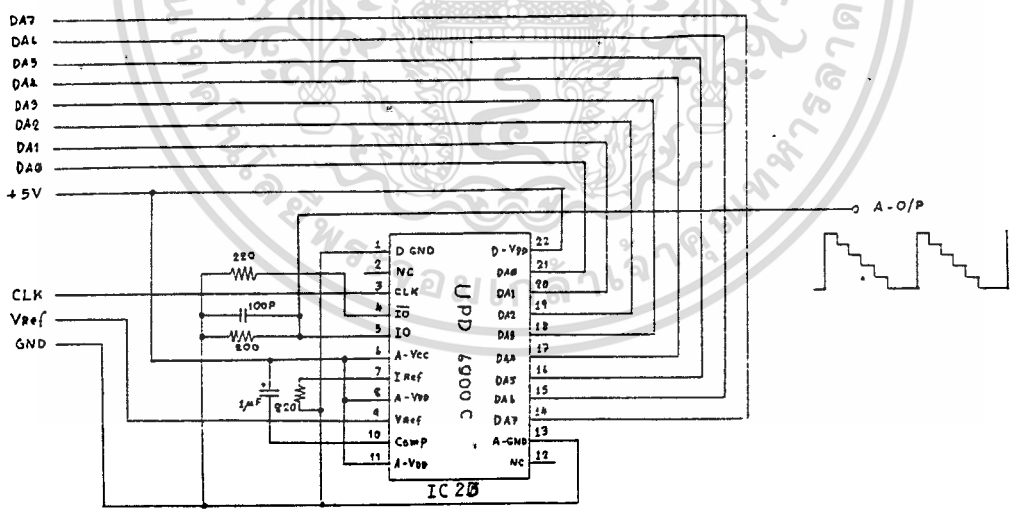
รูปที่ 6.18 วงจร Ladder ที่ต่อเข้ากับบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่กล่าวมาเป็นวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกที่ใช้กันมาก แต่ในปริญญานิพนธ์ฉบับนี้ได้ใช้ IC สำหรับแปลงข้อมูลดิจิตอลเป็นสัญญาณอนาล็อกโดยเฉพาะเนื่องจากมีประสิทธิภาพดีกว่าและมีความเที่ยงตรงแน่นอนกว่าวงจร R-2R ladder ซึ่งแต่ละระดับของสัญญาณอาจผิดพลาดได้เนื่องจาก ความต้านทานที่ใช้มีความผิดพลาดอยู่ถึงแม้จะอ่านค่าได้เท่ากันก็ตาม ดังนั้นวงจรที่ใช้งานจริงจะเป็นดังต่อไปนี้

วงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อกสำหรับสัญญาณขาวดำ (D/A FOR Y)

จากรูปที่ 6.19 เป็นวงจรแปลงข้อมูลดิจิตอลเป็นสัญญาณอนาล็อกที่ใช้งานจริงซึ่งมีการทำงานดังนี้คือ ข้อมูลที่ถูกเก็บอยู่ในหน่วยความจำเมื่อต้องการที่จะให้แสดงผลกลับออกมา ก็ให้เคาท์เตอร์ทำงานตามที่ได้กล่าวมาแล้ว (เนื่องจากเราสามารถที่จะใช้เคาท์เตอร์ชุดเดียวกันได้ทั้งการเก็บและการแสดงผล) ดังนั้นข้อมูลที่ถูกเก็บอยู่ในหน่วยความจำในตำแหน่งนั้นๆก็จะถูกแปลงให้เป็นสัญญาณอนาลอกที่มีขนาดต่างๆกัน ตามข้อมูลที่ป้อนเข้ามาโดยสัญญาณที่ได้ออกมานี้ เราจะควบคุมให้มีขนาดเท่ากับอินพุทตอนก่อนแปลงเป็นข้อมูลดิจิตอลได้โดยใช้ขา V-REF เป็นระดับอ้างอิง ซึ่ง V-REF นี้เราได้มาจากวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล ดังแสดงวงจรในรูปที่ 6.19

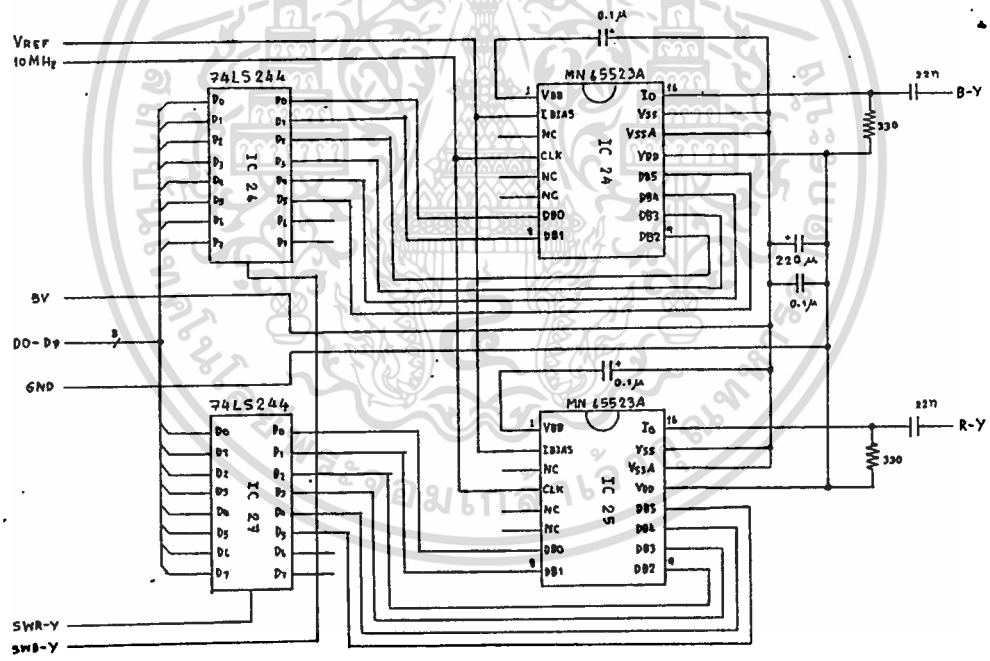


รูปที่ 6.19 แสดงวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกของสัญญาณขาวดำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกสำหรับสัญญาณสี

วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกสำหรับสัญญาณสีนั้น แสดงไว้ในรูปที่ 6.20 ซึ่งจากในรูปจะเห็นได้ว่าเราไม่ได้ใช้ IC switch เป็นตัวทำการดีมัลติเพล็กแต่จะใช้บัฟเฟอร์ 74LS244 สองตัวทำงานสลับกันแทน โดยมีสัญญาณ SWR-Y และ SWB-Y เป็นเป็นตัวเลือกว่าจะให้ IC ตัวไหนทำงาน โดยสัญญาณ SWR-Y และ SWB-Y นั้นจะถูกนำมาจากวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลของสัญญาณสี (A/D FOR COLOUR) จากนั้นจึงนำสัญญาณดิจิตอลที่ได้จากการมัลติเพล็กมาป้อนเข้า IC24 และ IC25 ซึ่งเป็นวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก คล้ายกับวงจรของการแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกสำหรับขาวดำแต่จะต่างกันที่ วงจรสีใช้ IC ขนาด 6 บิท ส่วนของวงจรขาวดำจะใช้ขนาด 8 บิท เท่านั้น และสัญญาณที่ได้ออกมาจาก D/A แต่ละตัวก็คือสัญญาณ R-Y และ B-Y นั้นเองดังในวงจร

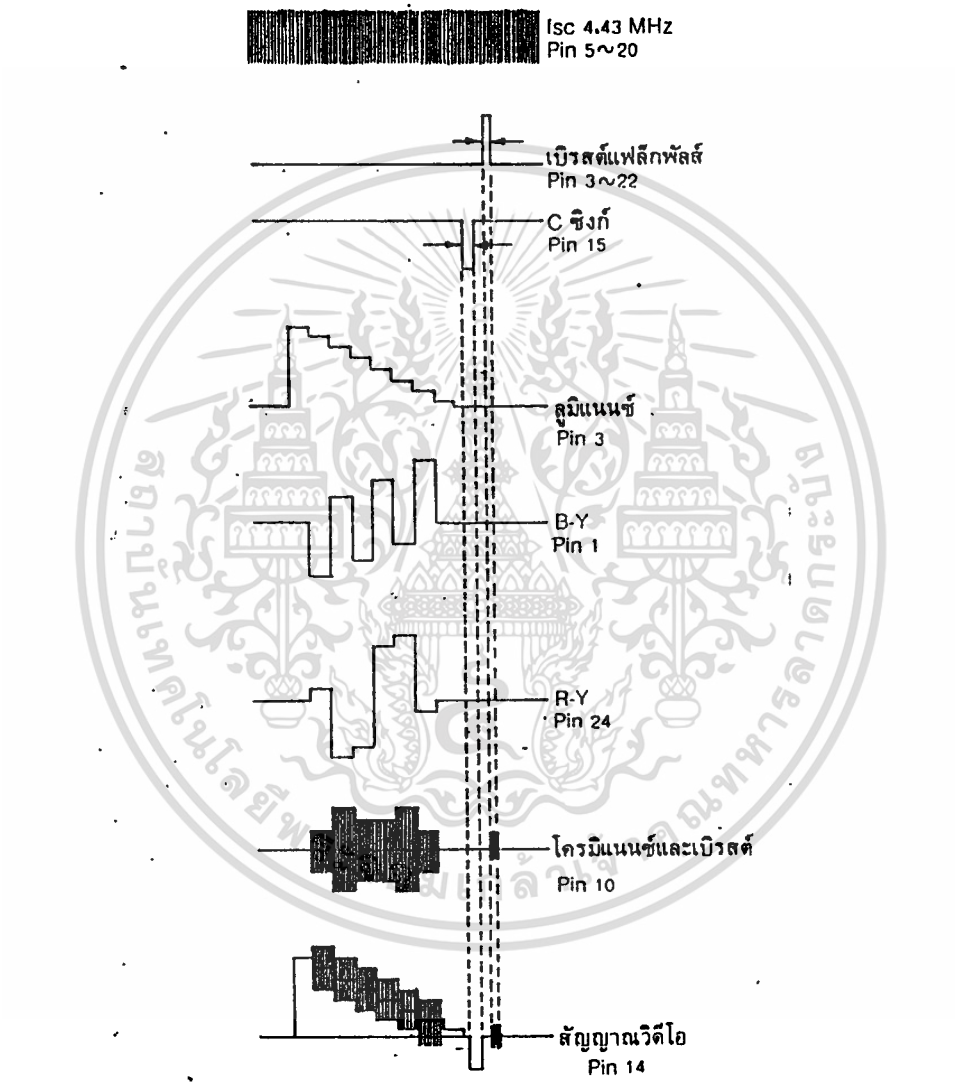


รูปที่ 6.20 วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกสำหรับสัญญาณสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4 การรวมสัญญาณภาพกับสัญญาณซิงก์

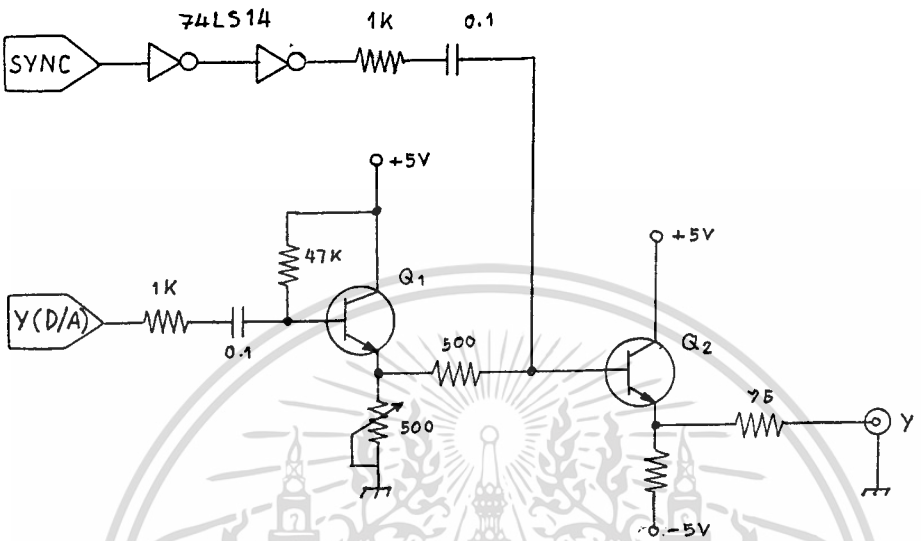
สัญญาณต่างๆ ของสัญญาณทีวีนั้นมีความสัมพันธ์กันดังแสดงในรูปที่ 6.21 สัญญาณ Video Composite จะประกอบไปด้วยสัญญาณ VSYNC , HSYNC , BLANK กับสัญญาณ Video (รวมสัญญาณ ลูมิแนนซ์ R-Y และ B-Y) นำมารวมกันดังรูปที่ 6.21 เราก็จะได้สัญญาณภาพรวมออกมา



รูปที่ 6.21 แสดงความสัมพันธ์ระหว่างลักษณะคลื่นต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนวงจรที่ใช้ในการรวม สัญญาณภาพ และ สัญญาณซิ้งก์ เข้าด้วยกันแสดงดังในรูปที่ 6.22 โดยเราจะทำการรวมสัญญาณขาวดำเข้ากับสัญญาณซิ้งก์ก่อน จากนั้นเราจึงจะนำสัญญาณสี R-Y และ B-Y เข้ามารวมกับสัญญาณขาวดำที่มีซิ้งก์อยู่โดยใช้วงจร ENCODER ซึ่งได้แสดงไว้ในภาคผนวก



รูปที่ 6.22 แสดงวงจรมิกซ์ซิ้งก์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

การทดลองและผลการทดลอง

การทดลอง

-การทดลองในภาค A/D (Y) นั้นวงจรสามารที่จะทำงานได้เป็นอย่างดีสามารถที่จะเก็บข้อมูลของภาพลงไปไว้ในหน่วยความจำได้อย่างดี

-ในภาค counter นั้นในตอนแรก ไม่ได้ใส่บัฟเฟอร์ระหว่างวงจร clock กับหน่วยความจำ ทำให้เกิดการโหลดสัญญาณอย่างมากและทำให้การทำงานผิดเพี้ยนไปและเก็บข้อมูลได้ไม่ถูกต้อง หลังจากที่ทดลองและหาปัญหาที่เกิดได้แล้ว จึงได้ใส่วงจรบัฟเฟอร์เพิ่มเข้าไปทำให้วงจรสามารทำงานได้อย่างดี

-ในภาคหน่วยความจำนั้น ข้อมูลที่มาจากการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลจะถูกเก็บลงในหน่วยความจำ และปัญหาที่เกิดขึ้นก็คือมี noise เข้ามารบกวนทำให้ข้อมูลของภาพหายไปบางส่วน ทำให้เมื่อแปลงสัญญาณกลับออกมาได้สัญญาณที่ไม่สมบูรณ์ จากการที่ได้วิเคราะห์ปัญหาที่เกิดขึ้นคิดว่าปัญหาน่าจะเกิดจากการเดินสายที่ยาวและไขว้กันไปมาไม่เรียบร้อย ซึ่งถ้าได้ออกแบบสร้างลายวงจรที่สมบูรณ์แล้วคงจะแก้ปัญหานี้ได้

-ในภาค D/A และ MIXER นั้นในโหมด write memory ภาพที่ได้ออกมาหลังจากผ่านวงจร A/D เป็นข้อมูลดิจิตอล แล้วผ่านวงจร D/A กลับมาเป็นภาพตามเดิมนั้นมีความสมบูรณ์ดีมาก เนื่องจากเราใช้วิธีการแปลงกลับไปกลับมาโดยตรง จึงเสมือนกับการต่อสัญญาณจากอินพุทไปยังเอาท์พุทโดยตรง แต่ในโหมด read memory นั้นมี noise เข้ามารบกวน ทำให้ภาพที่ได้ออกมาสั่น และบางครั้งเกิดการสูญเสีย ในด้านแถบ BAR ดำหายไป และมีเส้นขาว รบกวนกลางภาพ ซึ่งคิดว่าเกิดจากการที่เดินสายไม่เรียบร้อยตามที่ได้กล่าวมาแล้ว

-ในภาค multiplex สัญญาณ R-Y และ B-Y นั้น ในขณะนี้ยังไม่ได้ผล เนื่องจากข้อมูลที่ได้ออกมาจากการ demultiplex มีการรวมกันของสัญญาณ R-Y และ B-Y อยู่ซึ่งจากการที่ได้ทดลองป้อนที่ละสัญญาณดู (R-Y อย่างเดียว หรือ B-Y อย่างเดียว) เพื่อเช็คการ multiplex และ demultiplex ดูปรากฏว่าสามารถที่ได้เอาท์พุทตามที่ป้อนเข้าไปได้ จากการวิเคราะห์ดูคิดว่าน่าจะเกิดจากช่วงเวลาในการ multiplex และ demultiplex กับสัญญาณ sampling เนื่องจากเราไม่ได้ delay หรือ delay สัญญาณ sampling น้อยเกินไป จึงอาจทำให้ข้อมูลที่ได้เกิดการกวนกันได้ในช่วงที่เปลี่ยนขอบของสัญญาณจาก 0 เป็น 1 หรือ 1 เป็น 0 ซึ่งมีสภาวะของข้อมูลเป็นอย่างไรเราบอกไม่ได้ ดังนั้นถ้าเรา delay สัญญาณ sampling ออกไปอีกอาจจะแก้ปัญหานี้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปัญหาที่เกิดขึ้น

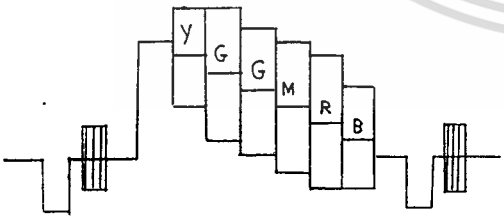
1. เมื่อประกอบอุปกรณ์ลงแผ่นวงจร พบว่า สัญญาณที่เอาท์พุทสำหรับ Y ยังไม่ออกในโหมดการ read memory จากการตรวจเช็ควงจรดูปรากฏว่า ในภาค counter จะต้องใส่บัฟเฟอร์ (74LS244) ให้แก่วงจร เนื่องจากสัญญาณจาก counter ได้ถูกโหลดในสายบัส เพราะจากการ run address ที่ความถี่สูงและต้อง ขับหน่วยความจำถึง 8 ตัว

2. ปัญหาจาก noise ที่เกิดจากการเดินสาย ซึ่งมีผลทำให้ ภาพมีสัญญาณรบกวนเวลาที่เก็บข้อมูลลงในหน่วยความจำแล้วอ่านกลับออกมา (read memory) การแก้ไขที่ได้ทำไปแล้วในขณะนี้ก็คือ เอาตัวถังของ X-Tal ต่อลงกราวด์ แล้วจะสามารถที่จะลดปัญหาที่เกิดจากสัญญาณรบกวนลงได้บ้าง

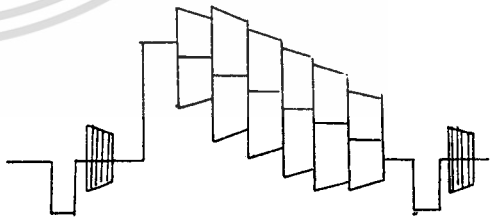
3. ในภาค multiplex สัญญาณ R-Y และ B-Y นั้น พบว่าความถี่เดิมที่ใช้ในการ multiplex คือความถี่ 5 MHz เมื่อได้ทดลองดูแล้วปรากฏว่าวงจรไม่สามารถที่จะทำงานได้ทันกับความถี่ที่ให้ จึงทำการลดความถี่ลงมาเป็น 2.5 MHz จึงทำให้วงจรสามารถทำงานได้เป็นอย่างดี

4. ในส่วนของการ encoder PAL มีปัญหาเนื่องจากการ encode PAL นี้เป็นเรื่องที่เฟสมีความสำคัญมาก อีกทั้งระดับที่ทำการป้อน อินพุทของ encode ซึ่งการหา DATA MANUAL ทางด้านการ encode นี้มีน้อยและบาง DATA MANUAL ที่มีก็ยังไม่สมบูรณ์ เช่น data manual ของ NS เช่น IC #1889 บอกไว้ใน data manual ว่า "maybe use encode PAL for composite video"

ซึ่งการ encode PAL นี้เป็นส่วนสำคัญมากส่วนหนึ่งของการทำ color video digitizer



สัญญาณ color composite จริง



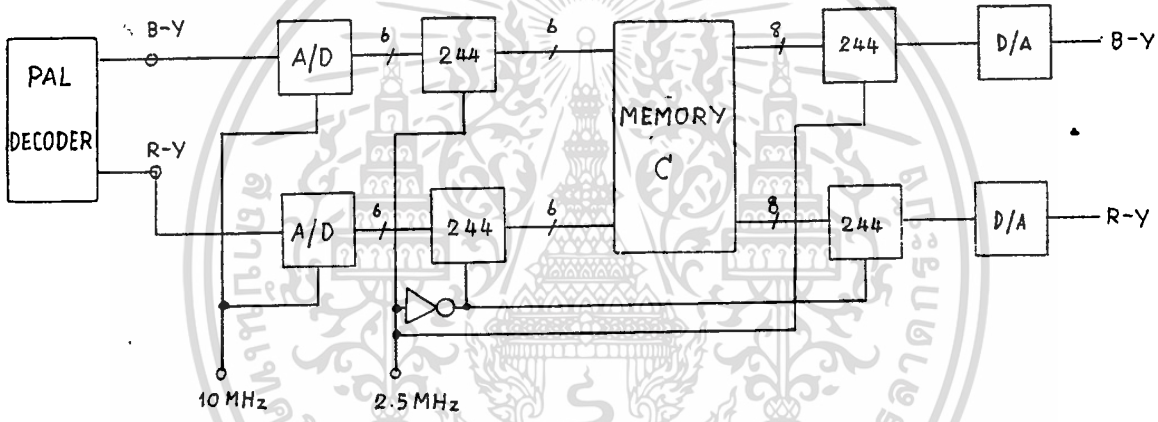
สัญญาณ color composite ที่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แนวทางการแก้ไข

-ปัญหาจากสัญญาณรบกวน เกิดจากการเดินสายที่มีจำนวนมาก จึงควรออกแบบเป็น print PCB สำเร็จในแผ่นเดียวกัน ซึ่งจะลดจำนวนสายที่ใช้ในการต่อวงจรลงไป ทำให้ไม่เกิดความยุ่งยากเหมือนที่ทำอยู่ในขณะนี้ นอกจากนี้ควรใช้วงจรกำเนิดสัญญาณ clock ที่เป็นวงจรสำเร็จรูป (module clock) ซึ่งจะช่วยลดการแพร่กระจายของสัญญาณรบกวนจากวงจร clock ได้

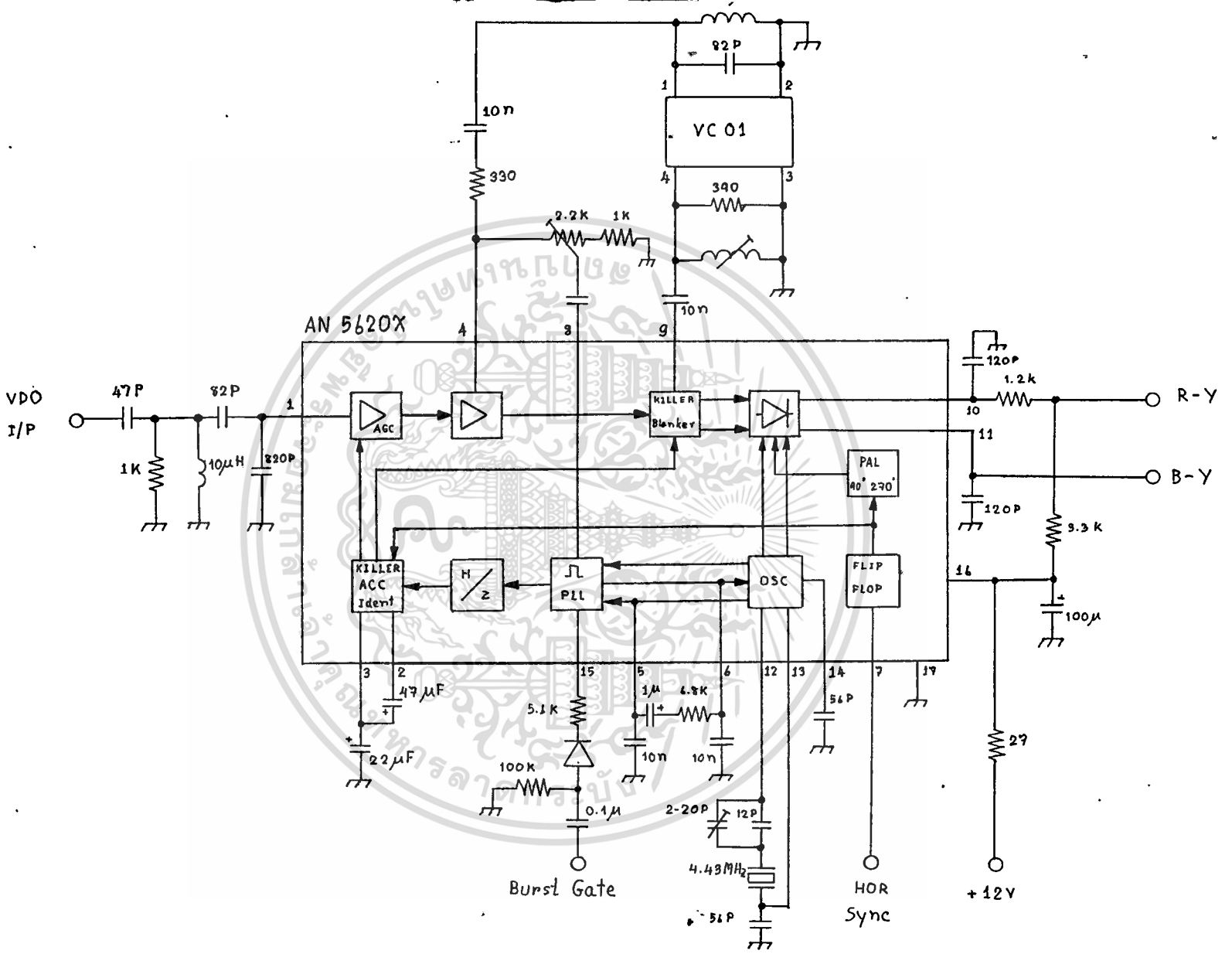
-ในภาค multiplex B-Y และ R-Y นั้นควรให้มีการ multiplex ในทางด้านดิจิตอลก่อนเก็บข้อมูลลงไปในหน่วยความจำ ซึ่งจากบล็อกข้างล่างจะทำให้เราต้องเปลืองวงจร A/D อีกหนึ่งตัวหลังจากนั้นจึงทำการ multiplex โดยใช้ 74LS244 ดังรูปข้างล่าง ซึ่งจะช่วยแก้ปัญหาเกี่ยวกับสัญญาณอนาล็อกที่ต้องผ่านวงจรอนาล็อกสวิทช์ได้



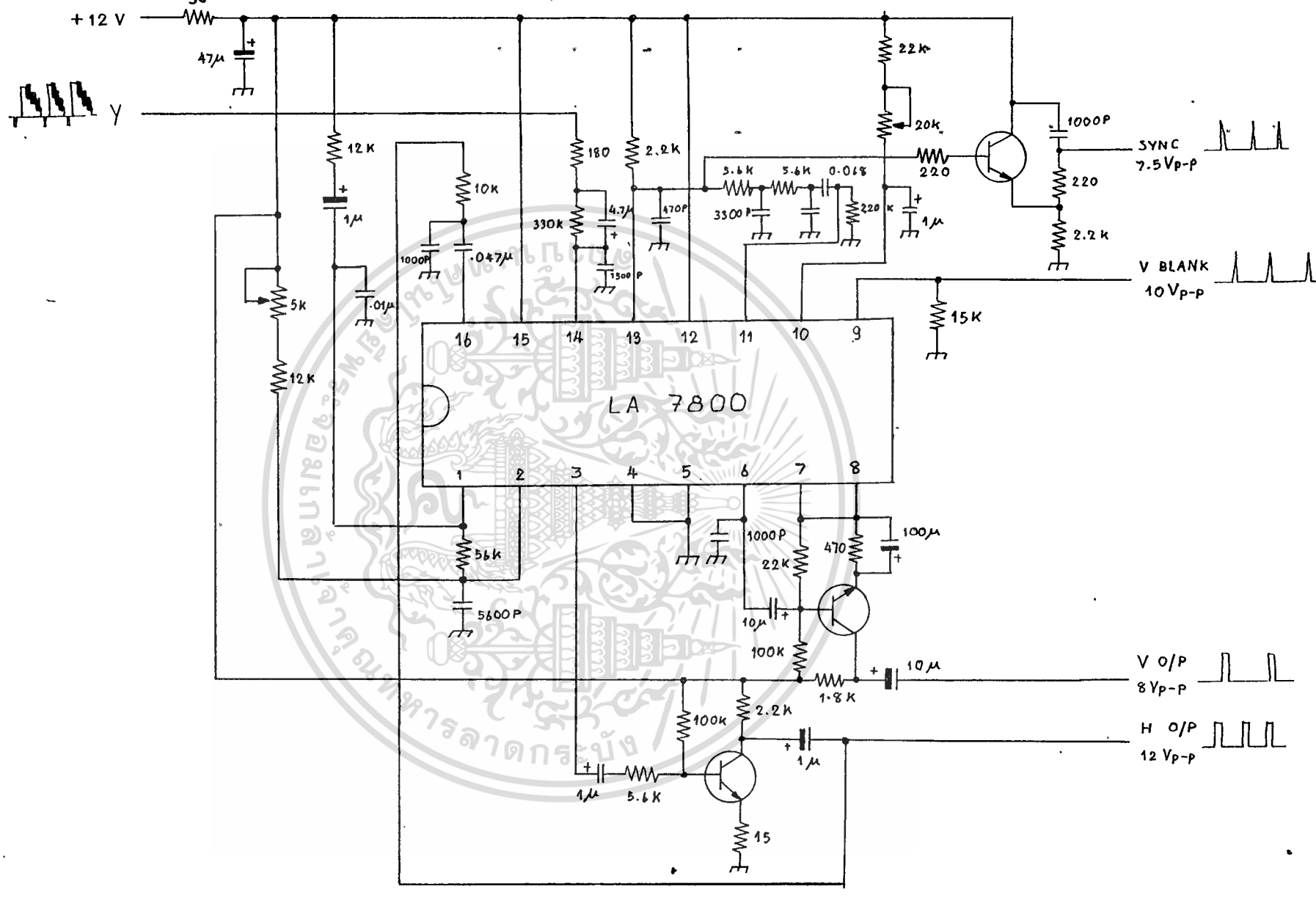
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

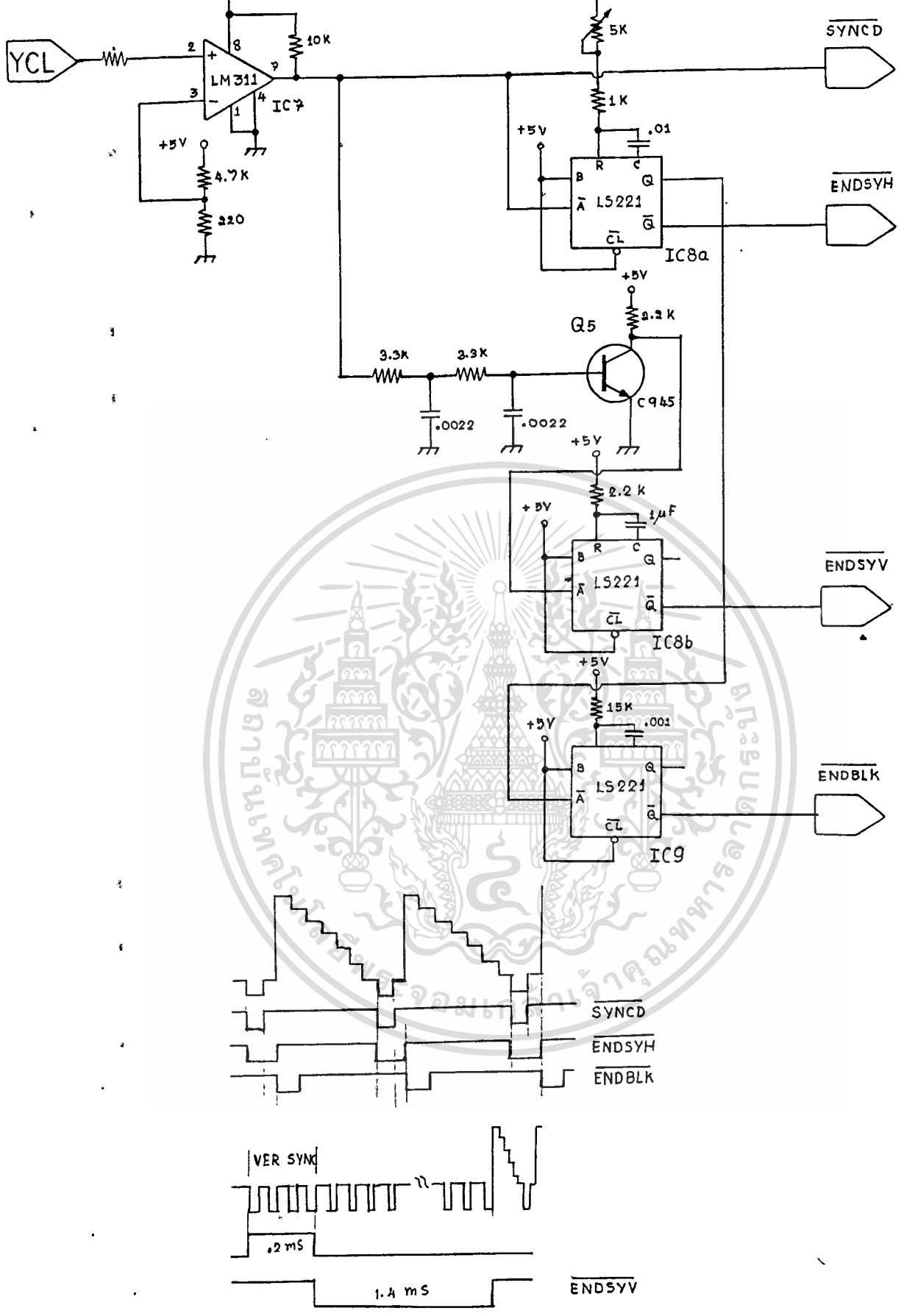
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


82P
VC 01
10n
330
340
2.2K
1K
10n
AN 5620X
VDO
I/P
47P
82P
1K
10μH
820P
AGC
KILLER
Blanker
PAL
40° 270°
KILLER
ACC
Ident
H
2
PLL
OSC
FLIP
FLOP
120P
1.2k
R-Y
B-Y
120P
9.3 k
100μ
47μF
22μF
5.1K
1μ
4.8K
10n
10n
100K
0.1μ
2-20P
12P
4.43MHz
51P
56P
27
Burst Gate
HOR
Sync
+12V

PAL Decoder

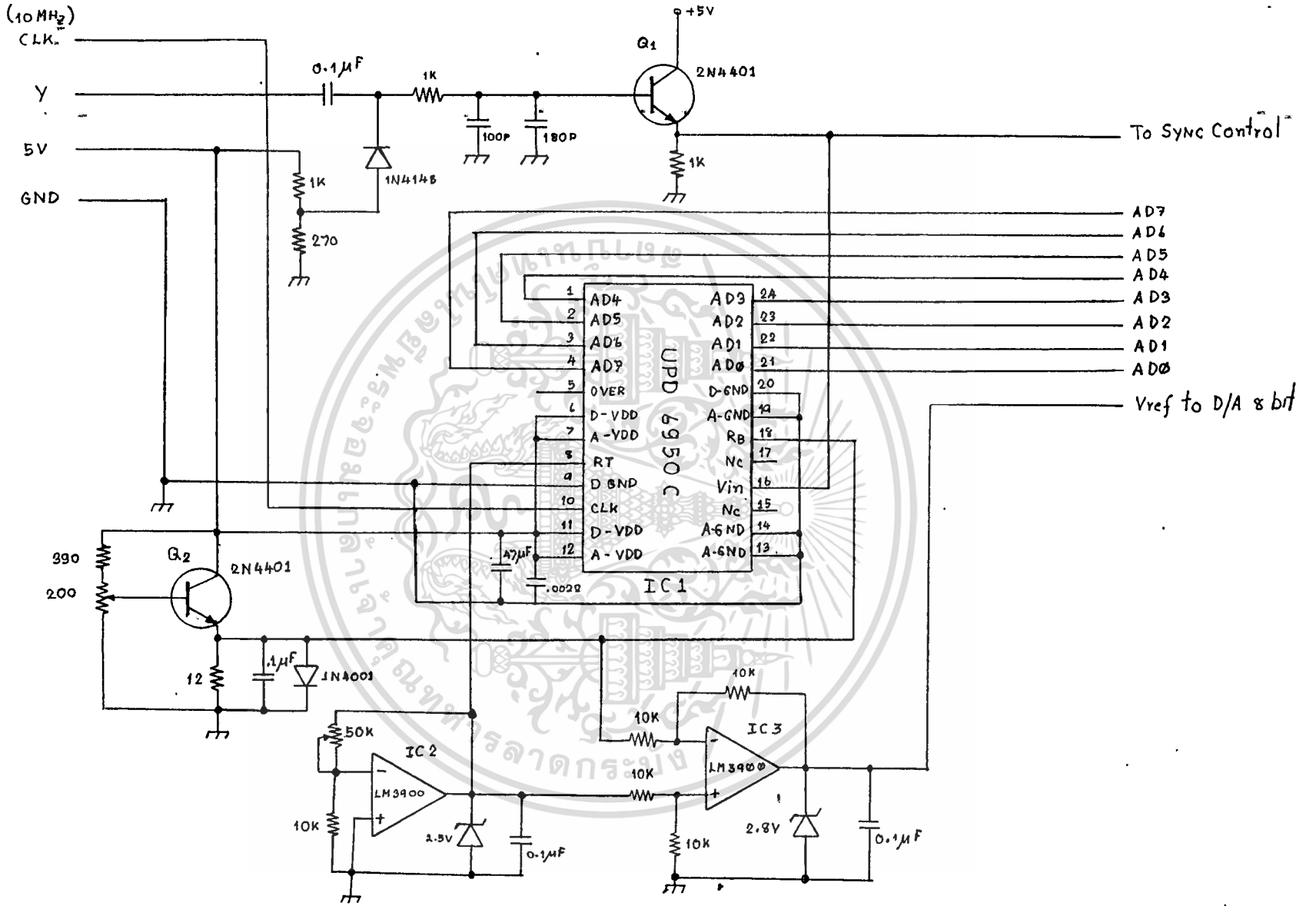


ภาคแยก Sync , Hor , Ver

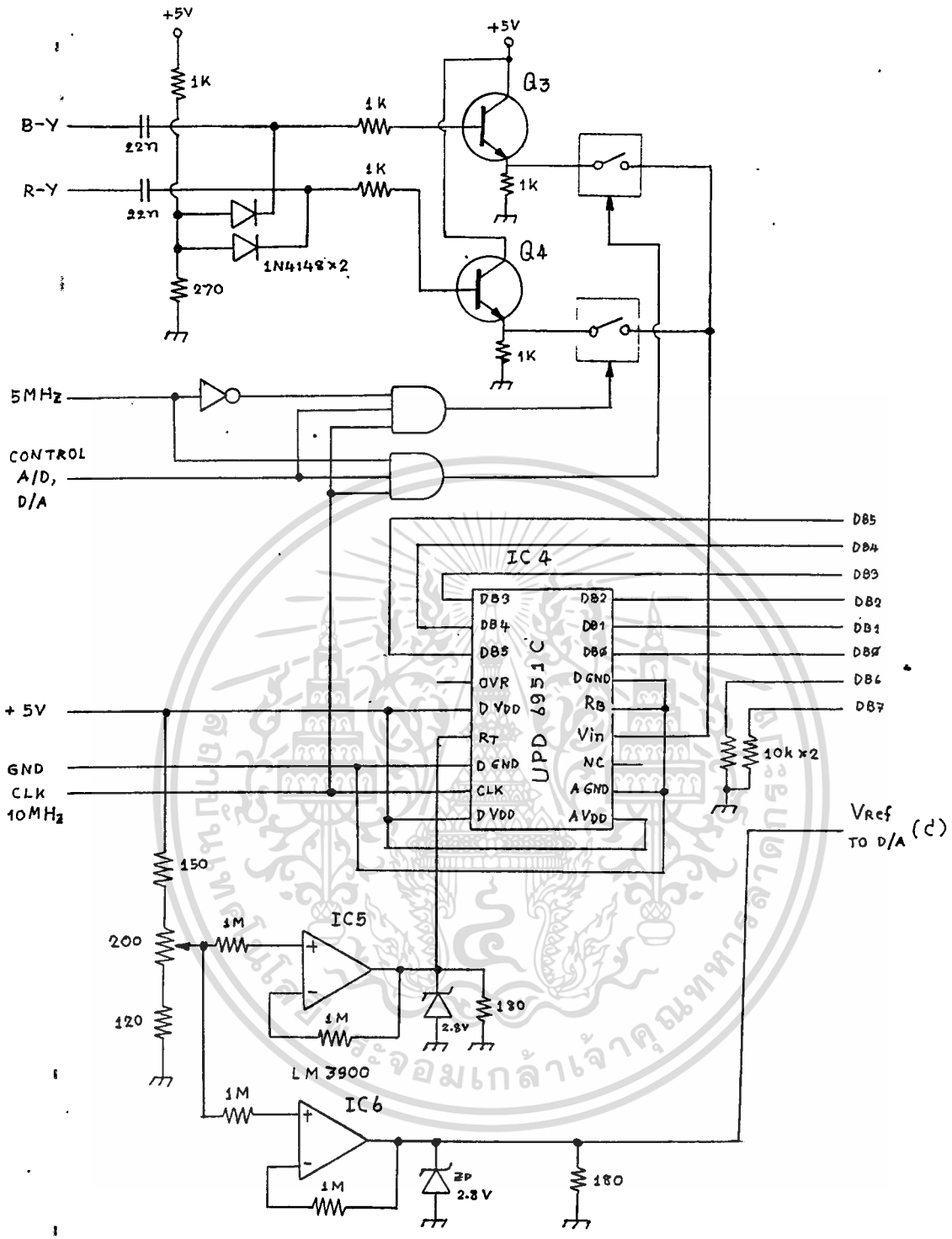


SYNC SIGNALING

เอกสารนี้เป็นเอกสารที่สงวนไว้สำ... ใช้... เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

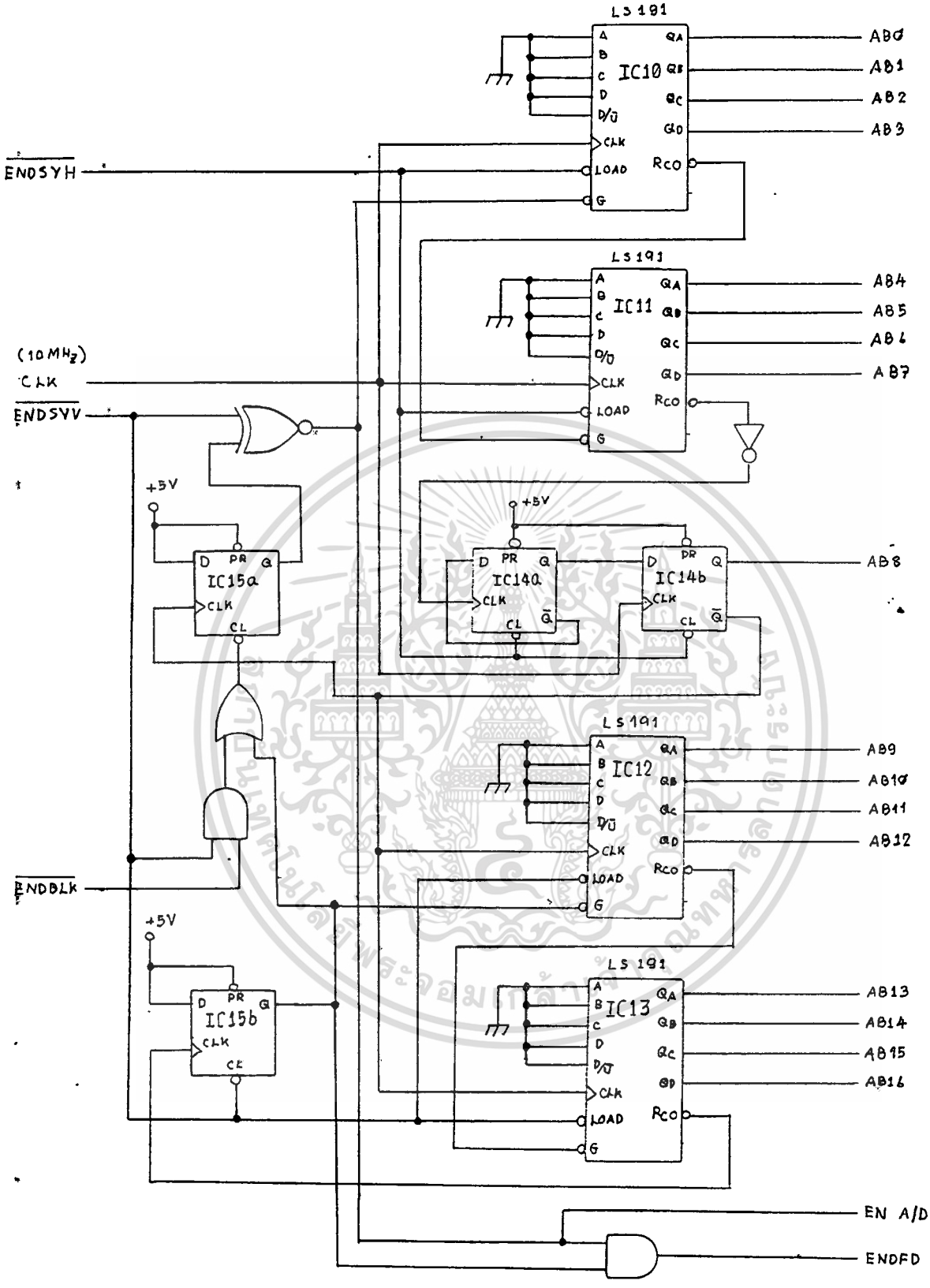

(10 MHz)
CLK
Y
5V
GND
0.1μF
1K
100P
180P
1N4148
1K
270
Q1
2N4401
+5V
1K
To Sync Control
AD7
AD6
AD5
AD4
AD3
AD2
AD1
AD0
Vref to D/A 8 bit
UPD 6950 C
AD4
AD5
AD6
AD7
OVER
D-VDD
A-VDD
RT
D GND
CLK
D-VDD
A-VDD
AD3
AD2
AD1
AD0
D-GND
A-GND
RB
Nc
Vin
Nc
A-GND
A-GND
.47μF
.0022
IC1
390
200
Q2
2N4401
12
.1μF
1N4001
50K
IC2
LM3900
10K
2.5V
0.1μF
10K
10K
IC3
LM3900
10K
2.8V
0.1μF

A TO D FOR Y



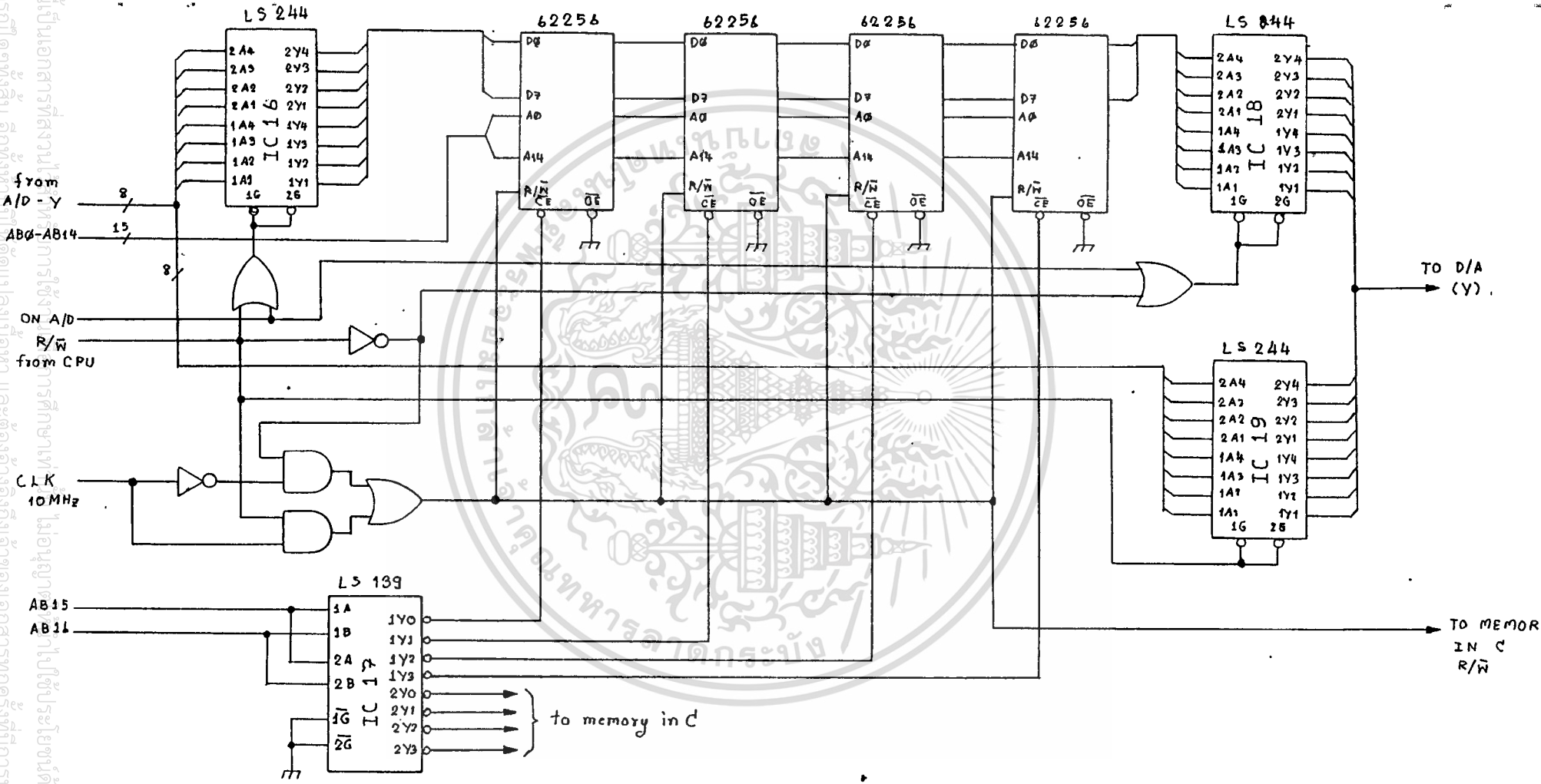
A TO D FOR COLOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

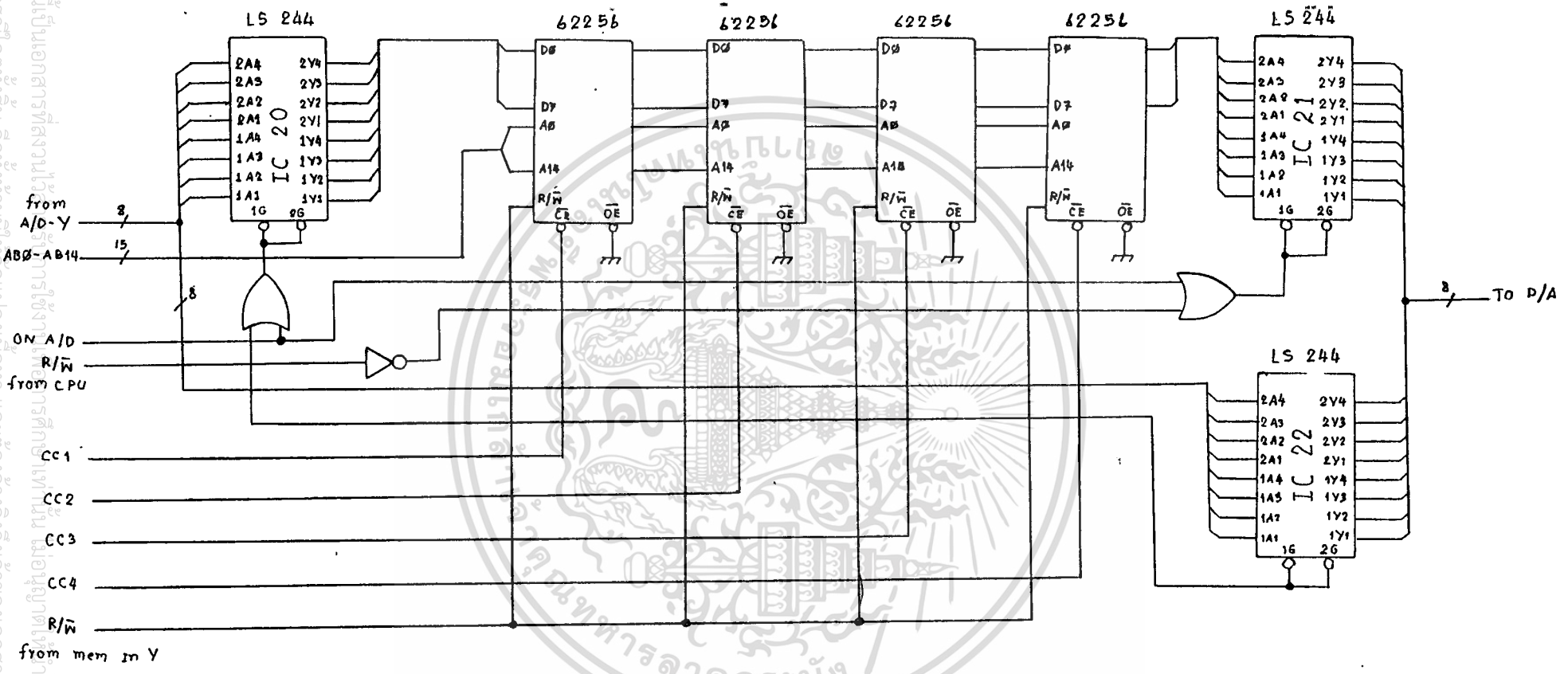


COUNTER CIRCUIT

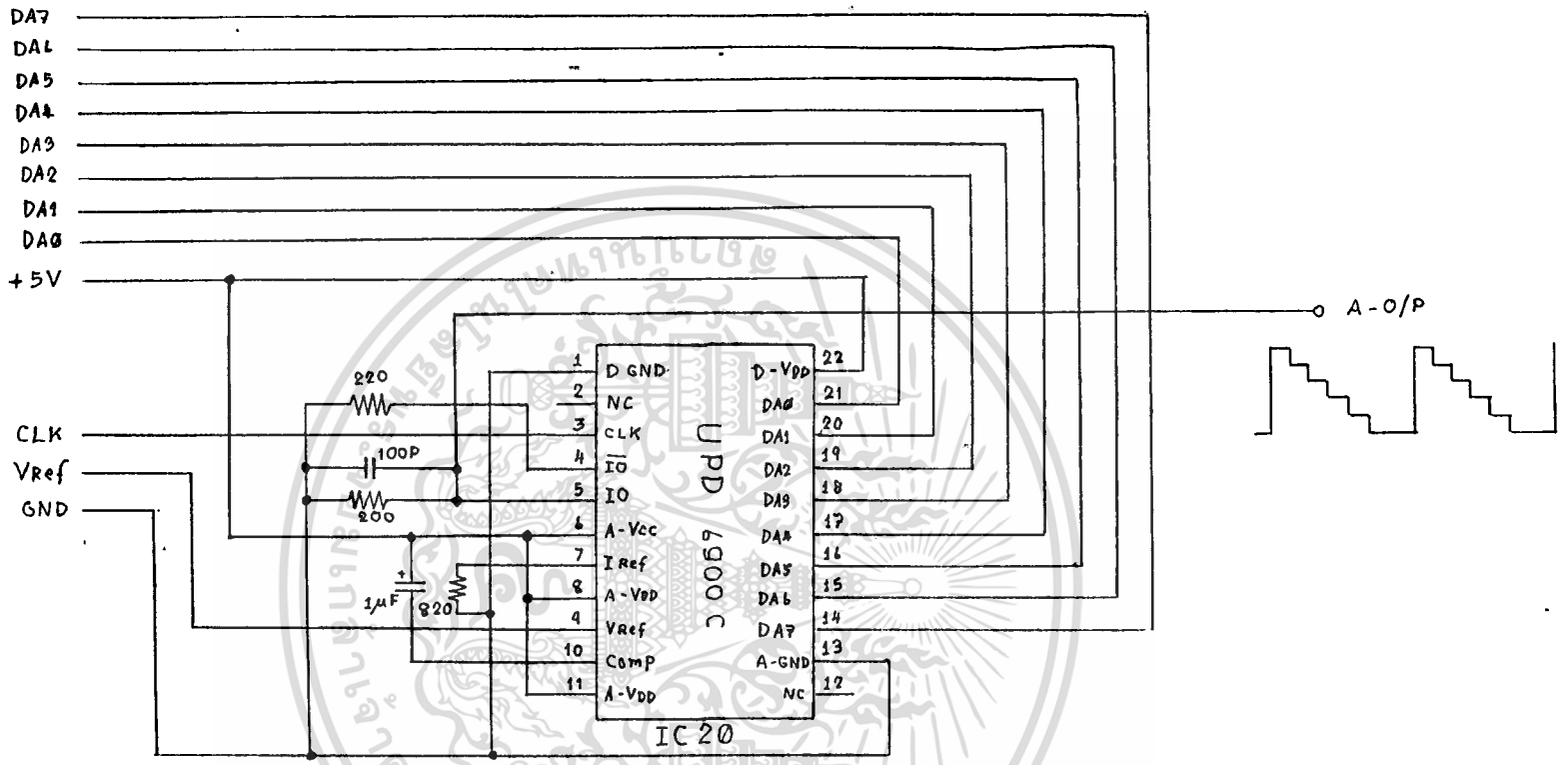
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


LS 244
IC 16
62256
62256
62256
62256
LS 844
IC 18
from A/D - Y
8
AB0-AB14
15
8
ON A/D
R/W from CPU
CLK 10MHz
LS 244
IC 19
TO D/A (Y)
LS 139
IC 17
AB15
AB14
to memory in C
TO MEMOR
IN C
R/W

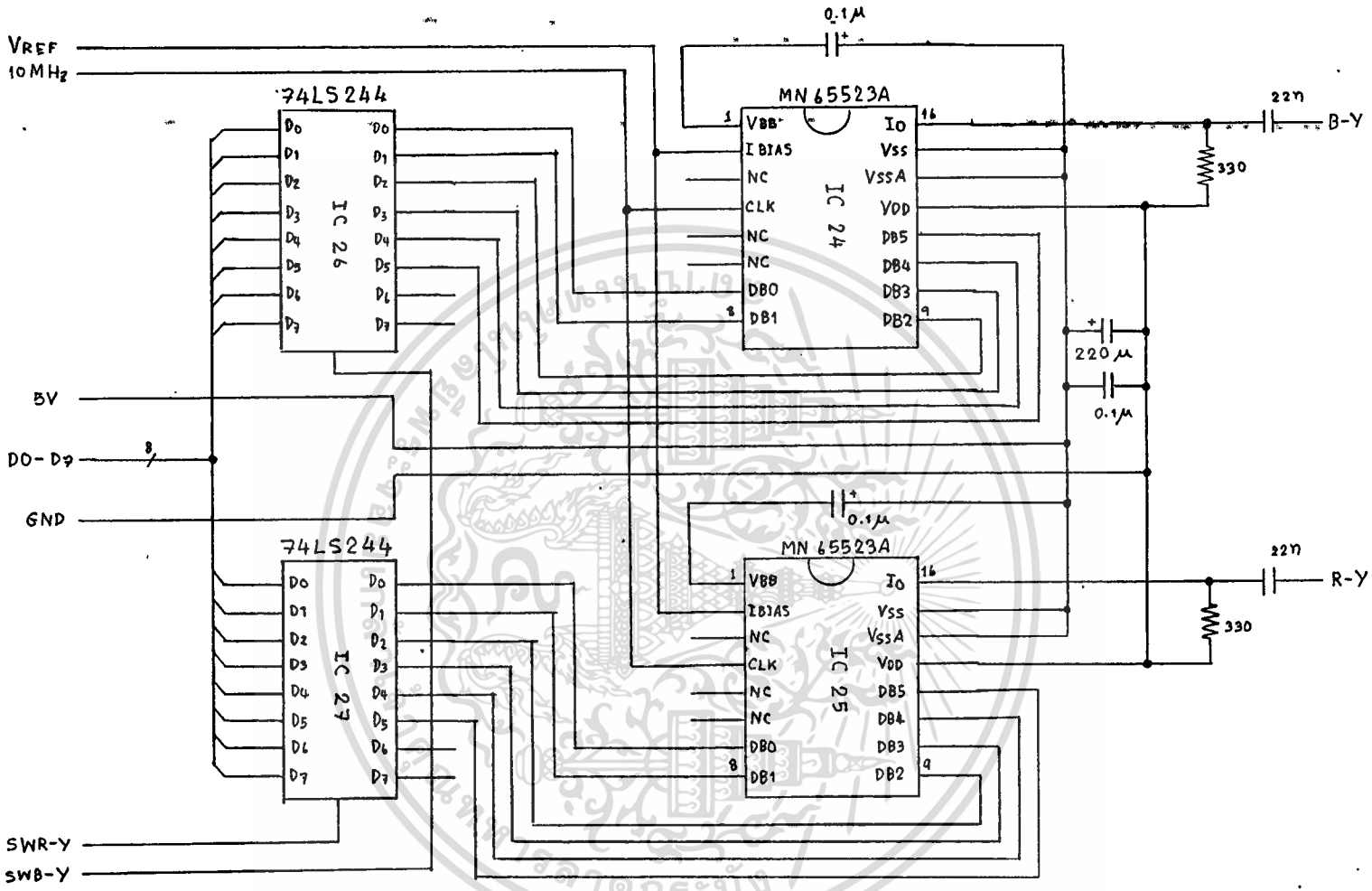
MEMORY OF Y


LS 244
IC 20
62256
62256
62256
62256
LS 244
IC 21
from A/D-Y
8
ABØ-AB14
15
8
ON A/D
R/W̄
from CPU
CC1
CC2
CC3
CC4
R/W̄
from mem in Y
8
To D/A
LS 244
IC 22

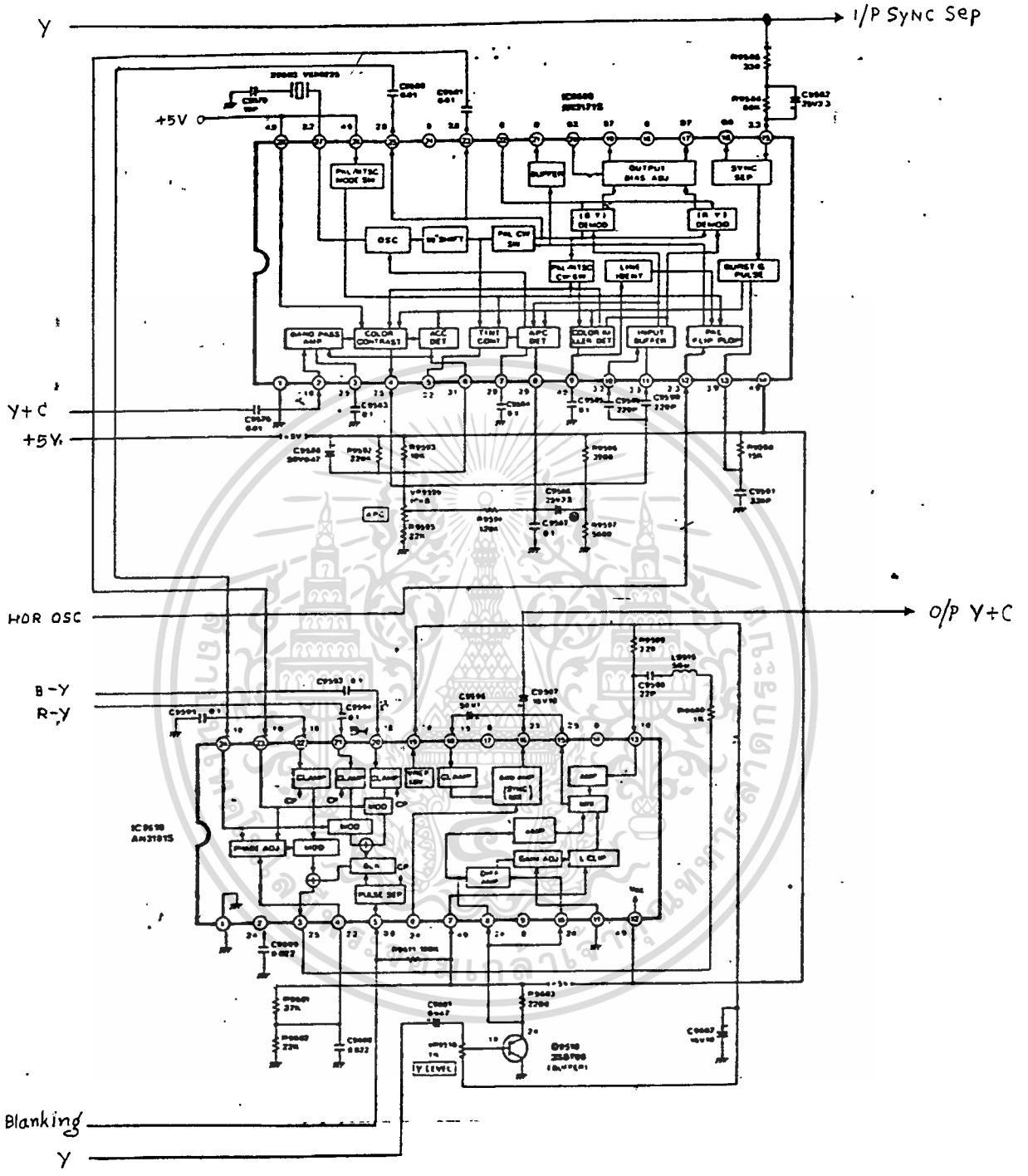
MEMORY OF C


DA7
DA6
DA5
DA4
DA3
DA2
DA1
DA0
+5V
CLK
VRef
GND
220
100P
200
1µF
820
D GND
NC
CLK
IO
IO
A-Vcc
IRef
A-VDD
VRef
Comp
A-VDD
D-VDD
DA0
DA1
DA2
DA3
DA4
DA5
DA6
DA7
A-GND
NC
µPD 6900 C
IC 20
A-O/P

D TO A FOR Y

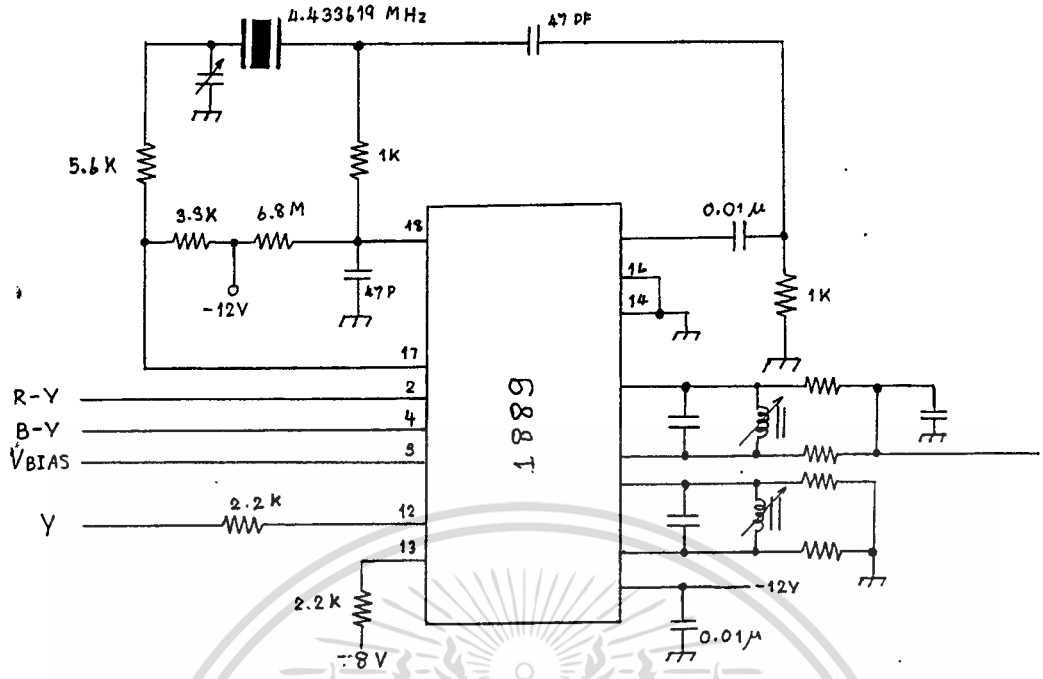


D TO A FOR COLOR



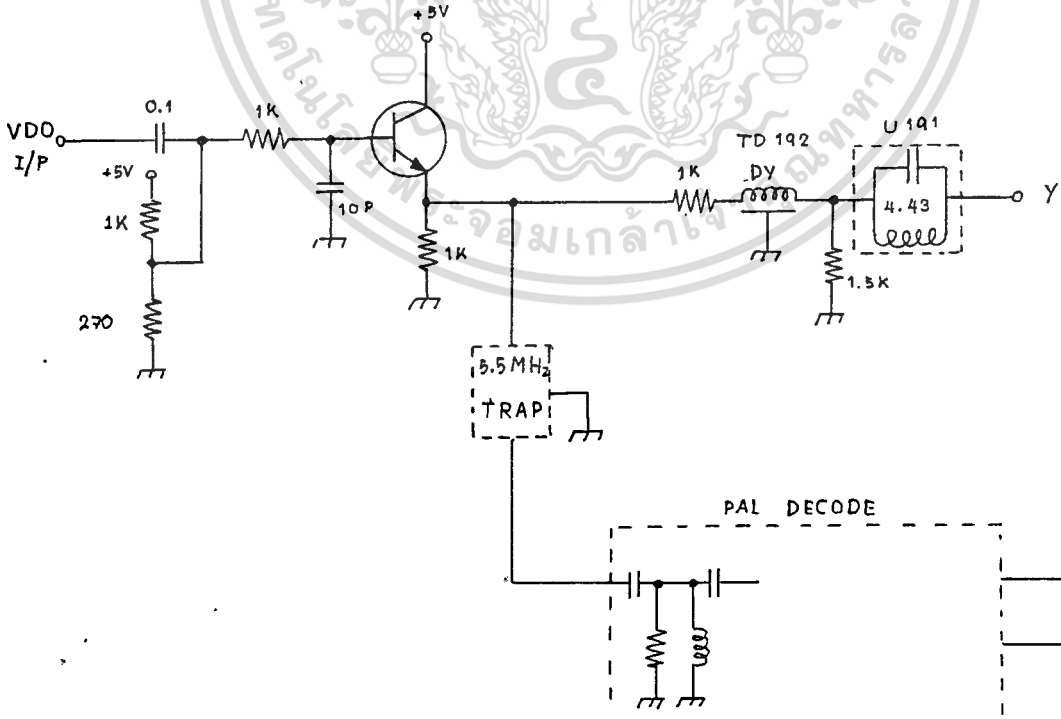
ENCODER PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



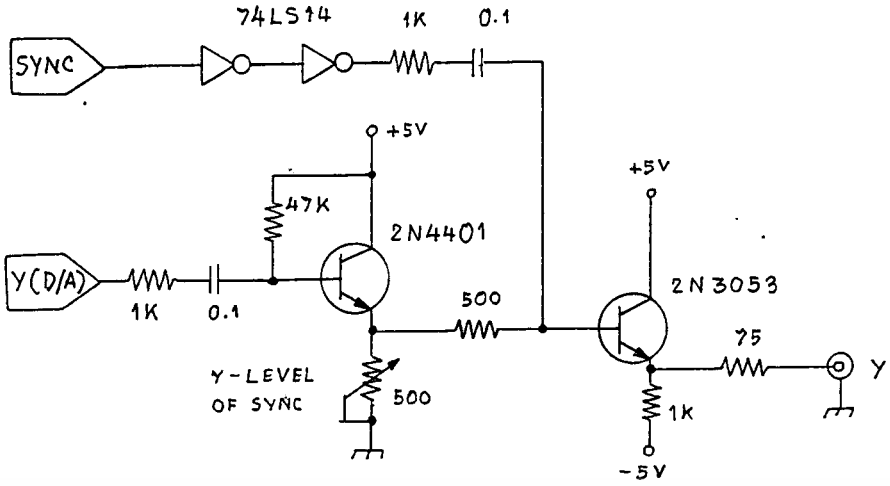
* $V_{BIAS} = 0.298(V_{SS} - V_{DD})$

ENCODER PAL

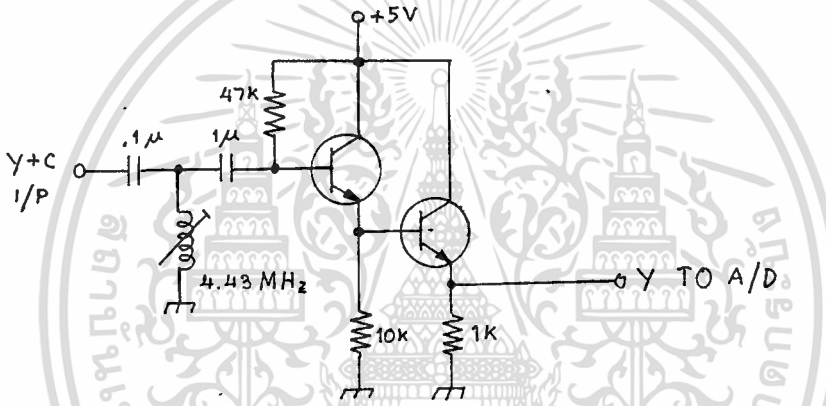


CHROMA DEMOD

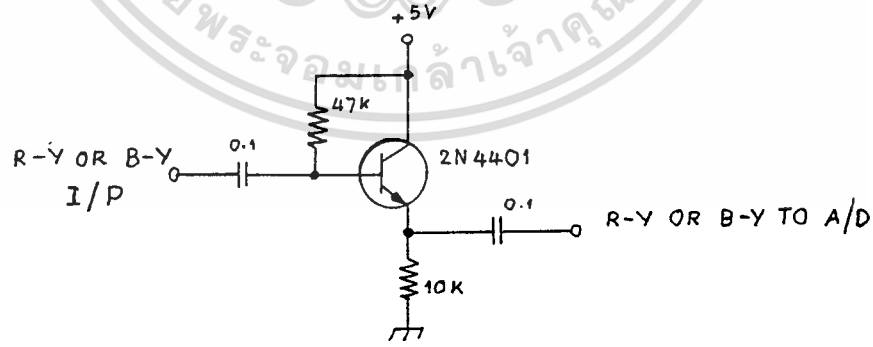
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MIXER Y + SYNC

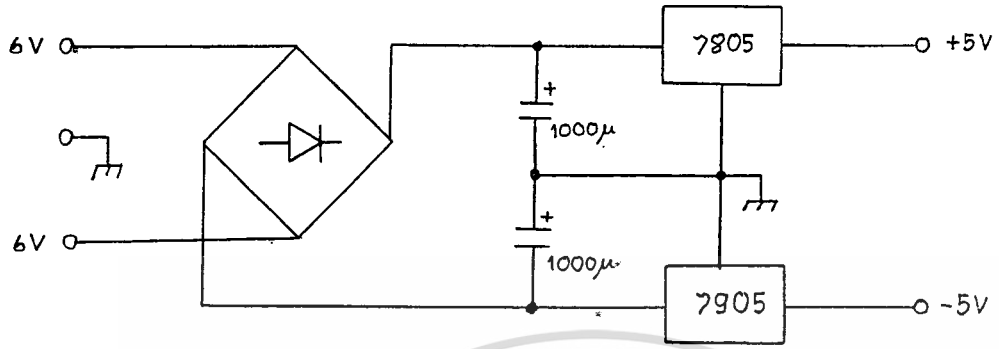


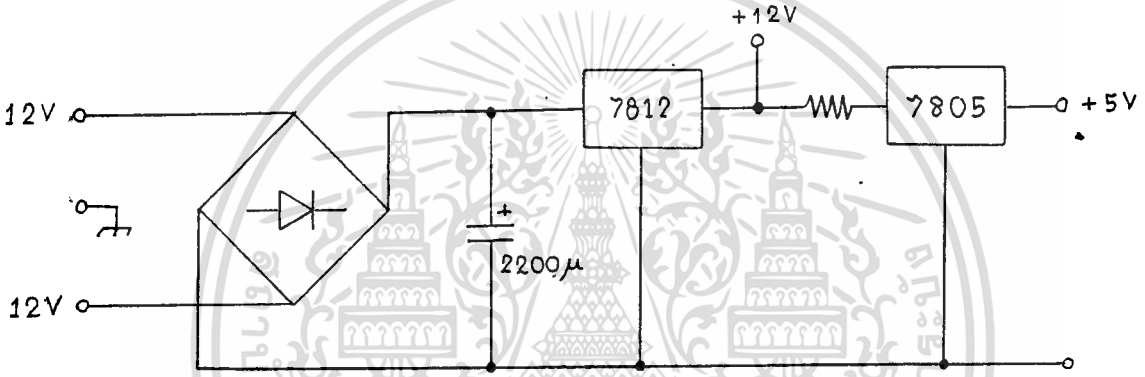
แยก C ออกจาก Y



BUFFER FOR R-Y AND B-Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





POWER SUPPLY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

(ACKNOWLEDGMENT)

ขอกราบขอบพระคุณท่านอาจารย์ ดร.กนก เจนจิระพงศ์เวช ที่ได้ให้ความช่วยเหลือในการจัดหาอุปกรณ์บางตัวซึ่งในตลาดบ้านเรามีราคาแพงมาให้ และได้ให้คำปรึกษาแนะนำในการทำโปรเจคชิ้นนี้ รวมทั้งขอกราบขอบพระคุณ อาจารย์ กฤดากร กล่อมการ ที่ได้ให้คำปรึกษาและเสนอแนะรวมทั้งให้เอกสารในการค้นคว้าหาข้อมูลต่างๆในการสร้าง และขอกราบขอบพระคุณอาจารย์ประจำห้อง LAB ภาคเทคนิคอุตสาหกรรม (นนทบุรี) ที่ให้ความสะดวกในการใช้เครื่องมือต่างๆ จนโปรเจคชิ้นนี้ได้เสร็จสิ้นลงด้วยดี รวมทั้งอาจารย์ภาคเทคนิคอุตสาหกรรมทุกท่าน และเพื่อนในกลุ่มที่ได้ให้ความร่วมมือในการทำงานเป็นอย่างดี

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

อรรถสิทธิ์ หล่าสกุล " การเก็บภาพขนาด 512 * 256 จุด โดยใช้หน่วยความจำที่มีความเร็วต่ำ " วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตร์มหาบัณฑิต สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ปีการศึกษา 2532.

เอกภพ นาคเสรีย์,แรงค์ วัฒนะกิจ,สุชาติ ฉิมประดิษฐ์ " วีดีโอดิจิไตเซอร์ " วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตร์บัณฑิต ภาคเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2532.

สมศักดิ์ เตชะเศรษฐ์ธนะ " ทฤษฎีและปฏิบัติ VCR ระบบดิจิตอล " บริษัท ซีเอ็ดยูเคชั่น จำกัด กรุงเทพฯ พศ 2532.

สมศักดิ์ เตชะเศรษฐ์ธนะ และ สุชาติ กังวารจิตต์ " ทฤษฎีและปฏิบัติโทรทัศน์สีระบบ PAL " พิมพ์ครั้งที่ 2 บริษัท ซีเอ็ดยูเคชั่น จำกัด กรุงเทพฯ พศ 2532.

BYTE " CIRCUIT CELLAR " MAY 1987.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้