

026994

22.พ.ย. 535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

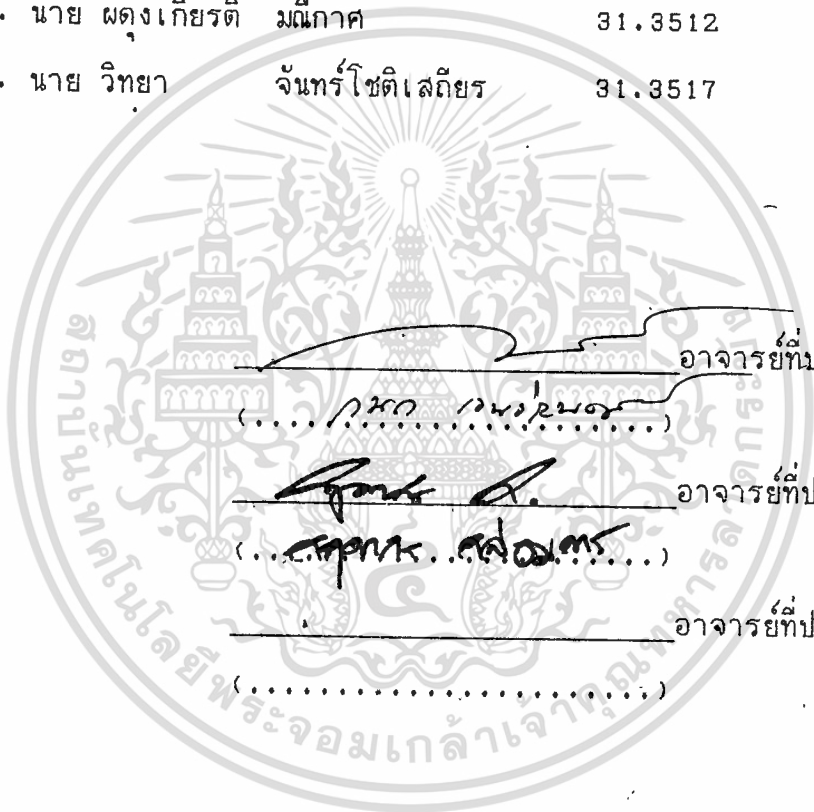
ปริญญาโทปีการศึกษา 2532

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
เรื่อง เอเอ็มสเตอร์ไอ

ผู้จัดทำ

- | | | |
|--------------------|------------------|---------|
| 1. นาย ขจิต | จิตรหนุ่ม | 31.3504 |
| 2. นาย ผดุงเกียรติ | มณีภาค | 31.3512 |
| 3. นาย วิทยา | จันทร์โชติเสถียร | 31.3517 |



..... อาจารย์ที่ปรึกษา
(..... กนก กนกนอร์.....)
..... อาจารย์ที่ปรึกษา
(..... ศุภพร..... ศุภพร.....)
..... อาจารย์ที่ปรึกษา
(.....)

เอเอ็มสเตริโอ

นาย ขจิต จิตรห่ม
นาย ผดุงเกียรติ มณีภาค
นาย วิทยา จันทร์โชติเสถียร
ผศ.ดร. กนก เจนจิระพงศ์เวช
อาจารย์ กฤตากร กลุ่มการ
อาจารย์ที่ปรึกษา
ปีการศึกษา 2532

บทคัดย่อ

ปริญาพนธ์ฉบับนี้จัดทำขึ้น เนื่องจากเห็นว่าระบบเอเอ็มสเตริโอ ได้มีการพัฒนาขึ้นเพื่อแย่งชิงผู้ฟังกลับคืนมาจากระบบเอฟเอ็ม ระบบเอเอ็มสเตริโอเดิมที่นั้น ได้มีใช้กันอยู่หลายระบบแต่ไม่มีระบบใดได้รับเลือกเป็นมาตรฐานซึ่งต่อมาระยะหลังระบบซีความ (C-QUAM) ของบริษัทโมโตโรล่า (MOTOROLA) เป็นที่นิยมกันมาก และมีแนวโน้มว่าจะเป็นที่แพร่หลายและยอมรับ ผู้เขียนเห็นว่าระบบเอเอ็มสเตริโอ เป็นเทคโนโลยีที่น่าติดตามจึงได้จัดทำปริญาพนธ์ฉบับนี้ขึ้นโดยปกติแล้วระบบเอเอ็มแบบโมโน (MONO) ทั่วๆไป จะส่งมาเฉพาะสัญญาณซ้ายบวกขวา (L+R) และทางด้านรับ จะใช้เอนเวโลปดีเทคเตอร์ (envelope detector) เพื่อนำสัญญาณเสียงกลับคืนมา ตรงช่วงนี้เองเราจะเห็นว่าจะมีการผ่านสัญญาณคลื่นพาลงกราวด์ไป ระหว่างการดีเทคเพื่อให้เหลือเฉพาะสัญญาณเสียง L+R แต่ในระบบเอเอ็มสเตริโอของบริษัทโมโตโรล่านั้น จะใช้เฟสของคลื่นพาลที่ติดไปกับสัญญาณเสียง L+R เป็นตัวแทนของสัญญาณเสียง L-R ดังนั้นเครื่องรับแบบสเตริโอจึงสามารถดีเทคสัญญาณ L-R ได้จากเฟสของคลื่นพาลนั้นเอง ส่วนเครื่องเดิมแบบโมโนจะไม่สามารถรับรู้เฟสของคลื่นพาลจึงสามารถรับได้เฉพาะสัญญาณ L+R เท่านั้น .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AM STEREO

MR.KACHIT CHITNHUM

MR.PADUNGKIAT MANEEKART

MR.WITTAYA JANCHOTESATIEN

DR.GANOK JENJIRAPONGWACH

MR.KITDAKORN KLOMKARN

ADVISER

ACADEMIC YEAR 2532

ABSTRACT

The construction of AM STEREO C-QUAM is described. Due, the most of AM - broadcaststation was selected this system for broadcasting in stereo system. The " C-QUAM " is derived from the phase compatible quadrature modulation. In fact the C-QUAM system simply take the sum of left and right stereo channel (L+R) and directly amplitude modutes the broadcast signal. Thesis the precise signal tunt monaural radios mere designed to receive. To provide stereo phonic infromation , angle modulation results from stright forward quadrature modulation followed by limiting. That is the mono phonic (L+R) provides inphase modulation while (L-R) provides quadratue phase modulation. The limiter assures constant level exiter drive to the transmitter.

สารบัญ

หน้า

บทที่ 1	เอเอ็มเอสเทรีโอ	1
บทที่ 2	ทฤษฎีและหลักการ	3
	2.1 หลักการพื้นฐานในการกำเนิดสัญญาณสเตรีโอ	3
	2.2 การเข้ารหัส ซิความ	4
บทที่ 3	การคำนวณและการสร้าง	13
	3.1 วงจรชุดเซชความถี่สูง	13
	3.2 วงจรชุดเซชความถี่ต่ำ	15
	3.3 วงจรสร้างสัญญาณ L+R และ L-R	16
	3.4 การออกแบบวงจรกำเนิดความถี่คลื่นพา	17
	3.5 การออกแบบวงจรกำเนิดสัญญาณ ไพลอทโทน	19
	3.6 การออกแบบวงจรลิ้มิตเตอร์	21
บทที่ 4	การทดลองและผลการทดลอง	23
	4.1 การทดลองในภาคจัดแบ่งเท่ากัน	23
	4.2 การทดลองในภาคเมตริกซ์	23
	4.3 การทดลองในภาคกำเนิดคลื่นพา	24
	4.4 การทดลองในภาคมอดูเลตเตอร์	24
	4.5 การทดลองในภาคลิ้มิตเตอร์	26
บทที่ 5	บทวิจารณ์และสรุป	28
	ภาคผนวก	29
	กิตติกรรมประกาศ	
	หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

หน้า

รูป 2.1	การรวมสัญญาณ x และ สัญญาณ y ทางเวกเตอร์	3
รูป 2.2.1	การมอดูเลตแอมพลิจูดด้วยเฟสของคลื่นพาที่มีเฟส 0 องศา	4
รูป 2.2.2	เวกเตอร์ที่เกิดจากการมอดูเลตแบบ DSBSC	5
รูป 2.2.3	เวกเตอร์การรวมของสัญญาณ L+R และ L-R เป็น QUAM	5
รูป 2.2.4	รูปที่นำเอาสัญญาณ AM และ DSBSC รวมกันทางเวกเตอร์	6
รูป 2.2.5	เวกเตอร์ของ QUAM	7
รูป 2.2.6	บล็อกไดอะแกรมของตัวเข้ารหัส	9
รูป 2.2.7	บล็อกไดอะแกรมอย่างละเอียด	11
รูป 3.1.1	วงจรกรองความถี่ต่ำพื้นฐาน	13
รูป 3.1.2	วงจรชดเชยความถี่สูง	14
รูป 3.1.3	กราฟแสดงการตอบสนองความถี่	14
รูป 3.2.1	วงจรพื้นฐาน Active high pass filter	15
รูป 3.2.2	วงจรชดเชยความถี่ต่ำ	15
รูป 3.2.3	กราฟแสดงการตอบสนองความถี่	16
รูป 3.3	วงจรสร้างสัญญาณ L+R และ L-R	17
รูป 3.4.1	วงจรกำเนิดคลื่นพาสองสัญญาณ	18
รูป 3.4.2	timing diagram แสดงการทำงาน	18
รูป 3.4.3	วงจร multiple bandpass filter	19
รูป 3.5.1	วงจรกำเนิดสัญญาณโฟลทโทน	20
รูป 3.5.2	timing diagram	20
รูป 3.5.3	วงจรแบบ bandpass filter	21
รูป 3.6.1	วงจรลิมิตเตอร์	21
รูป 4.1	รูปแสดงการชดเชยความถี่	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป 4.4.ก	สัญญาณที่ได้จากการมอดูเลตสมตูลย์	25
รูป 4.4.ข	ลักษณะของสัญญาณที่รวมกันทางเวกเตอร์	26
รูป 4.4.ค	รูปสัญญาณผิดเพี้ยนเนื่องจากสัญญาณตัวพาต่างเฟสกันไม่ถึง90องศา	26



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดประสงค์ของการส่งระบบ เอเอ็มสเตอร์โอ นี้เพื่อให้ผู้อยู่ในพื้นที่ห่างไกลสามารถรับฟังสัญญาณ 2 ทิศทางได้โดยสมบูรณ์ทั้งนี้เพราะคลื่นวิทยุ AM สามารถเดินทางได้ไกลกว่าคลื่นวิทยุ FM นั่นเอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

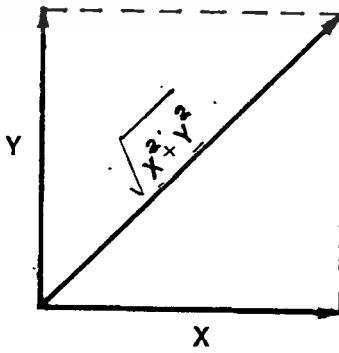
บทที่ 2

ทฤษฎีและหลักการ

2.1 หลักการพื้นฐานในการกำเนิด สัญญาณสเตอริโอ (stereo)

โดยทั่วไปแล้วทางด้านส่งจะนิยมส่งสัญญาณ ทางด้านซ้ายบวกกับสัญญาณ ทางด้านขวา แทนด้วย $L+R$ และสัญญาณทางด้านซ้ายลบด้วยสัญญาณทางด้านขวาแทน ด้วย $L-R$ ออกอากาศ แล้วทางด้านรับก็จะสร้างสัญญาณ ซ้าย (left, L) และ ขวา (right, R) ออกมาทำให้การรับฟังระบบสเตอริโอ ทำได้โดยสมบูรณ์ และการ มอดูเลชัน(modulation) ที่นิยมใช้ในการส่งสัญญาณที่มีความแตกต่างกันสองสัญญาณ ก็คือการมอดูเลต (modulate) แบบควอดราร์ทเจอร์มอดูเลชัน (quadrature modulation)

ควอดราร์ทเจอร์แอมพลิจูดมอดูเลชัน (quadrature amplitude modulation) เป็นการรวมกันทางเวกเตอร์ (vector) ของสัญญาณสองสัญญาณที่ ถูกมอดูเลตแบบเอเอ็ม (Amplitude Modulation, AM) ของคลื่นพา (carrier) ต่างกัน 90 องศา เช่นสมมติให้สัญญาณ x ถูกมอดูเลตด้วยคลื่นพามีเฟส (phase) 0 องศา และสัญญาณ y ถูกมอดูเลตด้วยคลื่นพามีเฟส 90 องศา (ทั้งสองมอดูเลต ด้วยระบบเอเอ็ม) ถ้าเรานำสัญญาณทั้งสองมารวมกันทางเวกเตอร์ แล้วเราก็จะได้ สัญญาณ ควอดราร์ทเจอร์แอมพลิจูดมอดูเลชัน (QUAM)



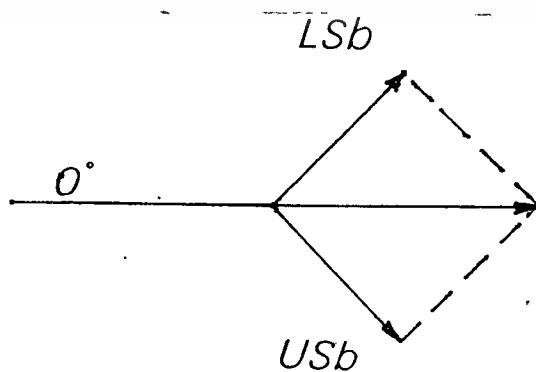
รูป 2.1 การรวมสัญญาณ x และสัญญาณ y ทางเวกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกวีเชงงานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ QUAM จะมีข่าวสารของสัญญาณ x และ y อยู่ในตัวมันอย่างครบถ้วนจะเห็นจะเห็นว่าเราสามารถ แทนสัญญาณสองสัญญาณด้วยสัญญาณเพียงสัญญาณเดียวได้และถ้าเรานำสัญญาณ QUAM ไปกระทำตามกระบวนการทางคณิตศาสตร์ แล้วเราก็จะได้สัญญาณ x และ y กลับคืนมาดังเดิมได้ ถ้าเราให้สัญญาณ x เป็นสัญญาณทางด้านขวาและ y เป็นสัญญาณทางด้านซ้าย เราก็จะได้สัญญาณ QUAM เป็นตัวแทนของสัญญาณ ทางด้านซ้ายและขวา ที่กล่าวมานี้เป็นเพียงแนวความคิด ที่จะแทนสัญญาณ สองสัญญาณด้วยสัญญาณเพียงสัญญาณเดียว เพื่อให้ง่ายต่อการกระจายเสียงออกอากาศ ในทางปฏิบัติแล้วยังมีรายละเอียด และเทคนิคซึ่งจะกล่าวต่อไป

2.2 การเข้ารหัสสี่ความ (C-QUAM encoder)

ในการกำเนิดสัญญาณแบบ สเตรีโอ ของระบบสี่ความ (C-QUAM) นั้น จะอาศัยการมอดูเลชัน แบบควอดราร์ทเจอร์ (quadrature) เป็นหลักโดยจะเป็นควอดราร์ทเจอร์แอมพลิจูดมอดูเลชัน (quadrature amplitude modulation) การกำเนิดสัญญาณสเตรีโอ นั้นมีแหล่งกำเนิดสัญญาณจาก สองทิศทางคือสัญญาณจากทางด้านซ้ายและจากทางด้านขวา ถ้าเราแทนสัญญาณจากทางด้านขวาด้วย R และ ซ้ายด้วย L แล้วอันดับแรกที่เราจะต้องทำก็คือ นำสัญญาณทั้งสองมาบวกและลบกัน ซึ่งสัญญาณที่บวกกันเขียนแทนด้วย $L+R$ และสัญญาณที่ลบกันเขียนแทนด้วย $L-R$ ถ้าเรานำสัญญาณ $L+R$ มาทำการมอดูเลตแอมพลิจูด ด้วยเฟสของคลื่นพาคี่มีเฟส 0 องศา เราจะได้รูปสัญญาณเป็นมาอันหนึ่ง



รูป 2.2.1 การมอดูเลตแอมพลิจูดด้วยเฟสของคลื่นพาคี่ที่มีเฟส 0 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

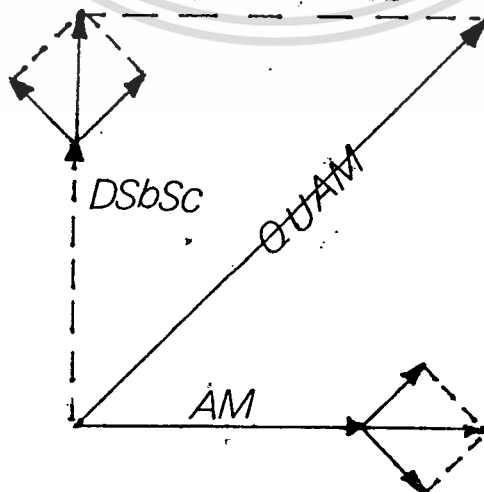
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แล้วนำสัญญาณ $L-R$ มาทำการมอดูเลตกับคลื่นพาที่มีเฟส 90 องศาเมื่อเทียบกับเฟสของคลื่นพาที่มอดูเลตกับสัญญาณ $L+R$ เนื่องจากสัญญาณ $L+R$ ทำการมอดูเลตแบบแอมพลิจูดมอดูเลชั่น สัญญาณของคลื่นพาจะถูกส่งออกอากาศไปด้วย เพื่อไม่ให้เกิดการสิ้นเปลืองพลังงาน และป้องกันการรบกวนซึ่งกันและกันสัญญาณ $L-R$ จึงต้องทำการมอดูเลตแบบ Double Sideband Suppressed Carrier (DSBSC) ซึ่งจะเป็นการทำให้คลื่นพาเกิดการหักล้างกัน จึงไม่มีคลื่นพาปรากฏที่ด้านออก (output)



รูป 2.2.2 เวกเตอร์ที่เกิดจากการมอดูเลตแบบ DSBSC

ถ้าหากเรานำสัญญาณ $L+R$ ที่ทำการมอดูเลตแล้วกับสัญญาณ $L-R$ ที่ทำการมอดูเลตแล้วมารวมกันทางเวกเตอร์ (vector) ก็จะได้ควอดราร์ทเจอร์แอมพลิจูดมอดูเลชั่น (QUAM) ออกมา เราก็จะได้สัญญาณออกมาอีกอันหนึ่งซึ่งสามารถแทนสัญญาณ $L+R$ และ $L-R$ ได้



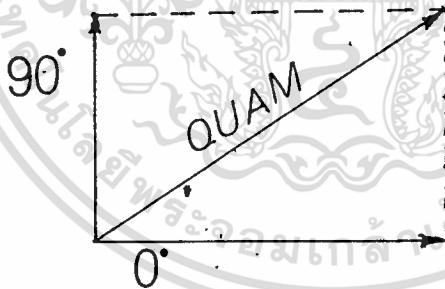
รูป 2.2.3 รูปเวกเตอร์การรวมของสัญญาณ $L+R$ และ $L-R$ เป็น QUAM

ถ้าเราพิจารณาให้ละเอียดแล้วพบว่า QUAM ที่เราสร้างขึ้นมานี้ยังเกิดปัญหาอยู่คือ สมมติแทนสัญญาณ L+R ด้วย S และนำสัญญาณนี้ ไปมอดูเลตกับคลื่นพาที่มีสมการเป็น $\cos \omega_c t$ แล้วเราจะได้สมการมอดูเลตแบบเอเอ็มเป็น

$$AM = (1+S) \cos \omega_c t$$

สมมติแทนสัญญาณ L-R ด้วย D และนำสัญญาณนี้ไปมอดูเลตกับคลื่นพาที่มีเฟสต่างกับคลื่นพาอันแรก 90 องศา นั่นคือคลื่นพาจะต้องมีสมการเป็น $\sin \omega_c t$ และจะได้สมการการมอดูเลต แบบ DSBSC เป็น

$$DSBSC = D \sin \omega_c t$$



รูป 2.2.4 รูปที่นำเอาสัญญาณ AM และ DSBSC รวมกันทางเวกเตอร์

ถ้ารวมสัญญาณสองสัญญาณทางเวกเตอร์ แล้วสัญญาณที่ได้จะมีขนาดเป็น $\sqrt{(1+S)^2 + D^2}$ และมีสมการเป็น

$$QUAM = \sqrt{(1+S)^2 + D^2} \cos (\omega_c t + \theta)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อเรื่อง และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าเราเกิดปัญหาคือขึ้นเพราะว่าเครื่องรับเอเอ็มธรรมดาที่มีอยู่ทั่วไปไม่สามารถรับฟังได้เพราะว่าวิทยุเอเอ็มแบบโมโน(mono)ทั่วไปจะสามารถตรวจจับ(detect) คลื่นที่มีสมการเป็น $(1+S) \cos W_c t$ เท่านั้น

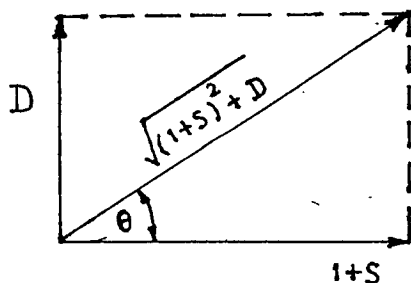
ดังนั้นจึงเกิดความผิดพลาด (error) ขึ้นที่ขนาดของ QUAM มีค่าผิดไปถ้าเราส่ง ขนาดของ QUAM นี้ออกอากาศไปเครื่องรับแบบเอเอ็มเดิมที่มีอยู่จะไม่สามารถรับฟังการกระจายเสียงของเราได้นั้นคือไม่มีความสามารถในการใช้ระบบร่วมกัน (compatibility)

$$\begin{aligned} \text{ระบบ AM} &= (1+S) \cos W_c t \\ \text{QUAM} &= \sqrt{(1+S)^2 + D^2} \cos (W_c t + \theta) \end{aligned}$$

เปรียบเทียบสมการของ AM กับ QUAM

ดังนั้นต้องหาวิธีที่จะทำให้ QUAM นี้ออกอากาศได้โดย เครื่องรับโดยที่ เครื่องรับเดิมที่มีอยู่ ซึ่งเป็นระบบโมโน ยังคงสามารถรับฟังได้และสัญญาณ QUAM นี้ ต้องเป็นตัวแทนสัญญาณ สเตริโอ ได้อย่างสมบูรณ์

ลองกลับมาพิจารณา เวกเตอร์ของ QUAM



รูป 2.2.5 เวกเตอร์ของ QUAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อที่ ๒๗ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากเวกเตอร์ถ้าเราคูณขนาดของ QUAM ด้วยค่า $\cos \theta$ เราจะได้ QUAM ที่มีรูปคลื่นเปลี่ยนไป

$$\cos \theta = \frac{(1+S)}{\sqrt{(1+S)^2 + D^2}}$$

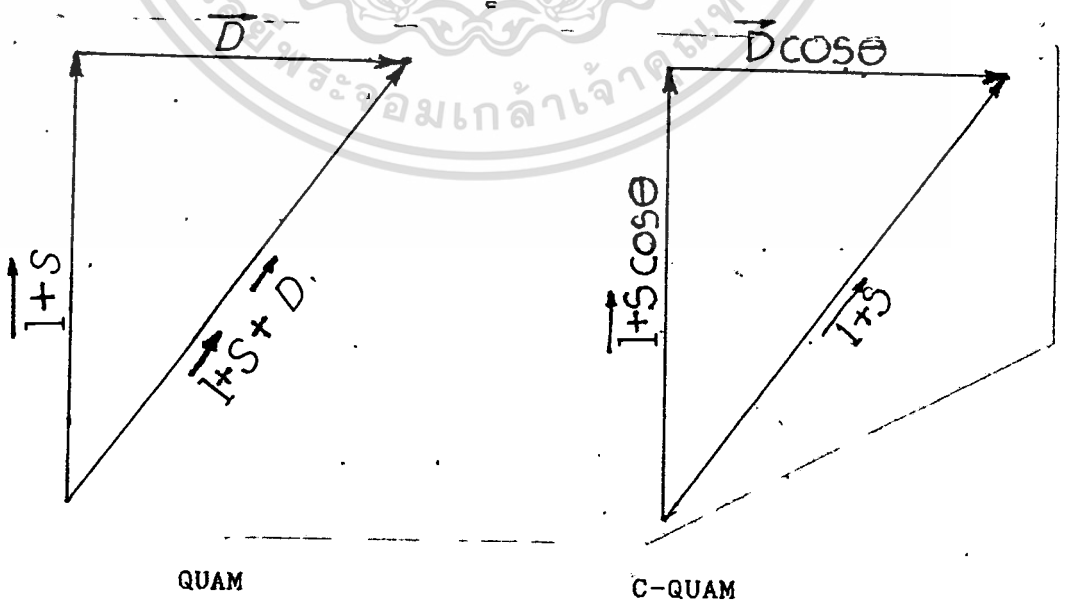
$$\text{QUAM} \cdot \cos \theta = \frac{\sqrt{(1+S)^2 + D^2} \cdot (1+S)}{\sqrt{(1+S)^2 + D^2}}$$

จะเห็นว่าขนาดของ QUAM ที่คูณด้วยค่า $\cos \theta$ นี้จะสามารถส่งออกอากาศ ได้โดย เครื่องรับเดิมที่เป็นแบบโมโน ยังรับฟังได้และ QUAM ที่คูณด้วยค่า $\cos \theta$ นี้ยังสามารถเป็นเป็นตัวแทนของสัญญาณ สเตริโอ ได้อย่างครบถ้วนด้วย

$$\text{QUAM} = \sqrt{(1+S)^2 + D^2} \cos (W_c t + \theta)$$

$$\cos \theta \cdot \text{QUAM} = \sqrt{(1+S)^2 + D^2} \cos (W_c t + \theta) \cdot \frac{(1+S)}{\sqrt{(1+S)^2 + D^2}}$$

$$\text{C-QUAM} = (1+S) \cos (W_c t + \theta)$$

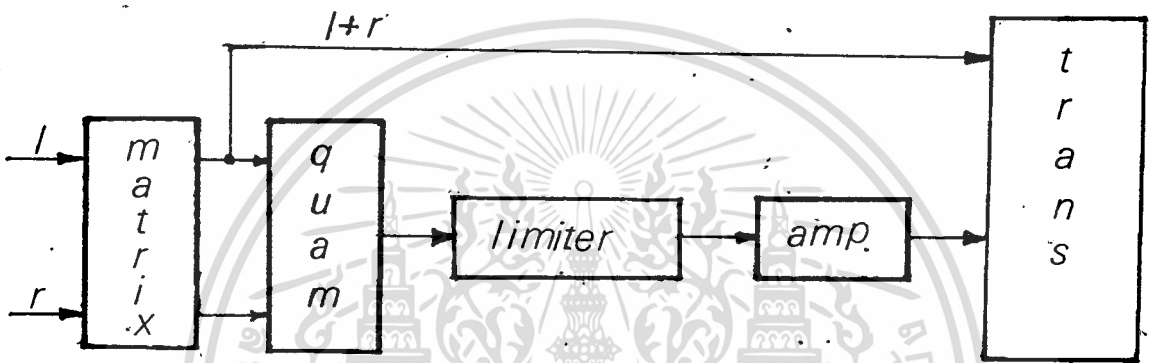


รูป 2.2.5 แสดงเวกเตอร์เปรียบเทียบสัญญาณ QUAM กับ C-QUAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงนี้-8- และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



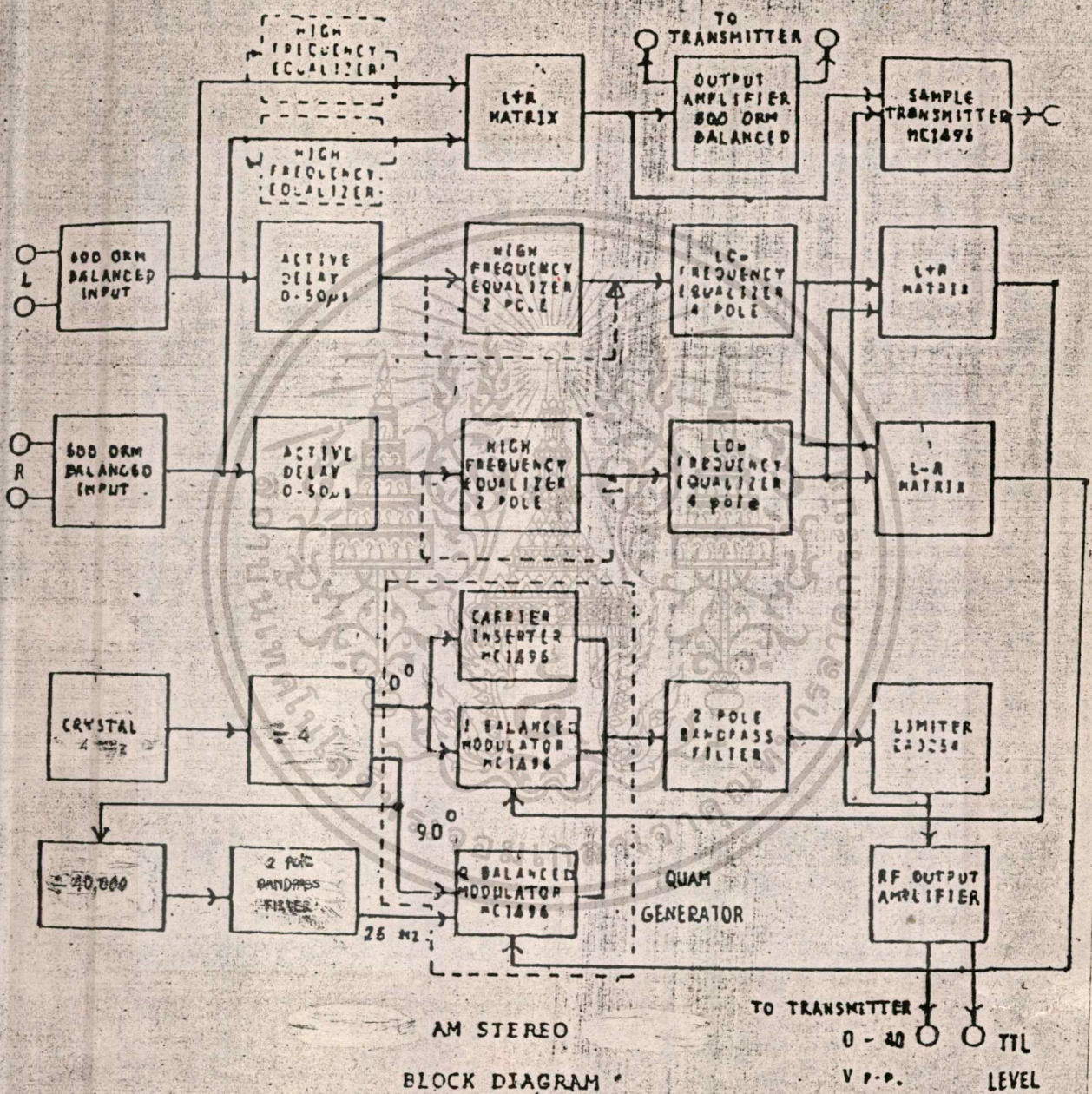
เมื่อเราทราบการทำงานจากสมการทางคณิตศาสตร์แล้ว ในเราจะมาพิจารณา บล็อกไดอะแกรม (block diagram) ของการทำงานนี้ของระบบเข้ารหัส (encode) บ้าง บล็อกไดอะแกรม อย่างง่ายสามารถแสดงได้ ดังรูปข้างล่างนี้



รูป 2.2.6 บล็อกไดอะแกรมของตัวเข้ารหัส

การทำงานอย่างคร่าวๆของบล็อกไดอะแกรมสามารถจะอธิบายได้ดังนี้ สัญญาณซ้ายและขวา จะถูกส่งเข้าไปวงจรเมตริกซ์ (matrix) เพื่อก่อรูปเป็นสัญญาณ L-R และ L+R สัญญาณ L+R ส่วนหนึ่งจะส่งไปรออยู่ที่ด้านเข้า (input) ของเครื่องส่ง (transmitter) สัญญาณ L+R ส่วนที่เหลือและสัญญาณ L-R จะป้อนเข้าสู่ภาค QUAM เพื่อกำเนิดสัญญาณ คิวอาร์ทีเจอร์แอมพลิจูดมอดเลชั่น โดยที่สัญญาณ L-R จะถูกมอดูเลตแบบ DSBSC ดังที่ได้กล่าวมาแล้วข้างต้น ด้านออกจากภาค QUAM จะมีสมการเป็น $\sqrt{(1+S)^2 + D^2} \cos(\omega_c t + \theta)$ ดังที่กล่าวมาแล้วข้างต้นว่าคลื่นจาก QUAM นี้ยังไม่เหมาะสมในการออกอากาศ ด้วยเหตุผลหลายประการ ในทางทฤษฎีแล้วเราจะนำรูปคลื่นที่มีสมการเป็น $\sqrt{(1+S)^2 + D^2} \cos(\omega_c t + \theta)$ ไปคูณกับค่า $\cos \theta$ ก่อนแต่ในทางปฏิบัติแล้ว เราจะสามารถใช้วิธีการอื่นๆ เข้ามาช่วยเพื่อให้สัญญาณมีรูปร่างเหมือนกับถูกคูณด้วยค่า $\cos \theta$ แทนที่เราจะนำสัญญาณ

$\sqrt{(1+S)^2 + D^2} \cos(\omega_c t + \theta)$ ไปคูณกับค่า $\cos \theta$ โดยตรงเพราะเป็นการยุ่งยาก จากบล็อกไดโอดแกรม เราจะนำสัญญาณ $\sqrt{(1+S)^2 + D^2} \cos(\omega_c t + \theta)$ ไปผ่านลิ้มิตเตอร์ (limiter) เพื่อจัดส่วนที่เป็นขนาดของมันออกไป ดังนั้นที่ด้านออก (output) ของวงจรลิ้มิตเตอร์ จะมีสัญญาณขนาดคงที่ขนาดหนึ่งออกมา และมีความถี่เป็น $\cos(\omega_c t + \theta)$ [จากการมอดูเลตที่ภาค QUAM เราจะให้คลื่นพาที่มีความถี่เป็น $\cos \omega_c t$ และ $\sin \omega_c t$] สัญญาณจากลิ้มิตเตอร์ จะถูกขยายให้แรงขึ้น RF Amp (Radio Frequency Amplifier) เสร็จแล้วส่งเข้าทางด้านเข้า ของเครื่องส่ง เพื่อทำการมอดูเลตกับสัญญาณ L+R ที่มารออยู่โดยการมอดูเลตเป็นแบบ เอเอ็มมอดูเลชั่น ที่ทางด้านออกของเครื่องส่ง เราจะได้สัญญาณสเตริโอ ที่มีสมการเป็น $(1+S) \cos(\omega_c t + \theta)$ โดยที่เครื่องฟังแบบโมโนรรมตา ก็ยังรับฟังได้เหมือนเดิม จากบล็อกไดโอดแกรมอย่างง่าย ก็ได้แสดงให้เห็นแล้วว่าเราสามารถกำเนิดสัญญาณ C-QUAM ได้อย่างไร แต่จริงๆ แล้วต้องมีวงจรอื่นเข้าช่วย ปรับแต่งวงจรอีกมากเช่นพวก Equalization, Matching เป็นต้น



รูป 2.2.7 บล็อกไดอะแกรมอย่างละเอียด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าวงจรต่างๆ ที่เพิ่มเข้ามาอย่างมากมาย อันแรกก็คือวงจร Input balance หรือ Matching นั้นเองส่วนนี้จะทำหน้าที่ Matching input impedance ส่วนวงจรพวก Equalization ที่เพิ่มเข้ามาก็จะทำหน้าที่ปรับแต่งเสียงเพื่อให้การรับฟังแบบสเตอริโอ สมบูรณ์แบบยิ่งขึ้น และเราจะเห็นว่าทางด้านของ L-R นั้นขณะที่ทำการมอดูเลชั่น จะต้องบวกสัญญาณความถี่ขนาด 25 Hz ลงไปด้วยเพื่อบอกให้ทางด้านรับทราบว่าเป็นสัญญาณ L-R และ L+R ส่วนวงจรกำเนิดความถี่ ของคลื่นพานั้นเนื่องจาก ต้องแยกเฟสเป็น 0 องศา และ 90 องศา ดังนั้น ครงงานที่จัดทำขึ้นมานี้ ใช้เทคนิคทาง ดิจิตอล (digital) แยกเฟสเป็น 0 องศา และ 90 องศา เพราะมีความสะดวกกว่า จากนั้นก็ใช้วงจร กรองความถี่ผ่านแถบความถี่ (bandpass filter) กรองเอาอาร์โมนิคที่หนึ่งของรูปคลื่นจัตุรัสออกมาจึงได้คลื่นไซน์ (sine wave) ที่เฟสต่างกัน 90 องศามาใช้เป็นคลื่นพาและ ครงงานขึ้นนี้ ใช้งานที่ย่านความถี่ 1 MHz โดยใช้ตัวกำเนิดความถี่ (crystal) 4 MHz ผลิตความถี่แล้วหาร 4 ด้วยวงจรหารดิจิตอลส่วนวงจรกรองความถี่ผ่านแถบความถี่ที่จะกรองเอาความถี่ไซน์ มาทำเป็นคลื่นพานั้นจะเป็นแบบกรองความถี่ไวงาน (active filter) โดยใช้ IC เบอร์ LF357 ซึ่งเป็น ออปแอมป์ (op amp) มีความกว้างแถบ (bandwidth) ถึง 20 MHz ส่วนวงจร Balance Modulation และ Amplitude Modulation ที่จะทำเป็น QUAM นั้นจะจะใช้ IC MC 1496 ของบริษัท MOTOROLA รายละเอียดต่างๆ เกี่ยวกับวงจร และปัญหาที่เกิดขึ้นจะกล่าวต่อไป

บทที่ 3

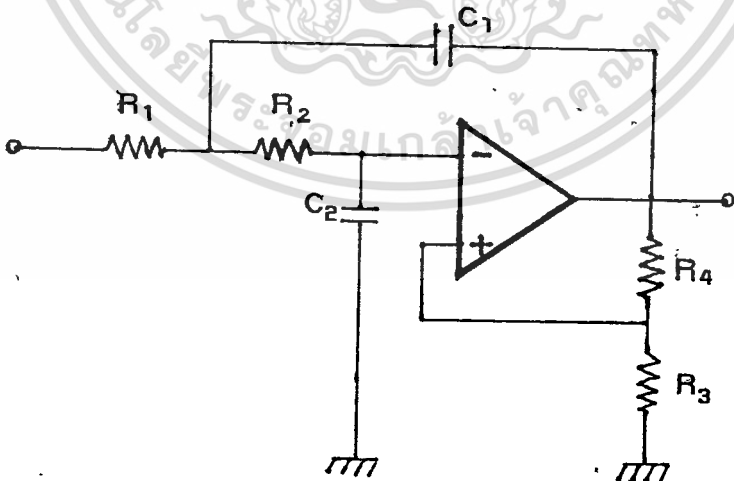
การคำนวณและการสร้าง

หลักการของระบบเป็นสิ่งสำคัญที่สุด ที่ต้องยึดถือนำมาออกแบบวงจรต่างๆ ซึ่งมีหลักการออกแบบอยู่ที่เทคนิคต่างๆ การรู้จักวิธีการประยุกต์หาวิธีการสร้างวงจรที่ไม่ซับซ้อนและง่ายต่อการออกแบบ แต่ก็อยู่ในหลักการของระบบ ทุกประการ ยกตัวอย่างเช่นในโครงงานนี้สมการ QUAM นั้นคือ $\sqrt{(1+S)^2 + D^2} \cos(\omega_c t + \theta)$ จะถูกคูณเทอมของ $\cos \theta$ ก็จะได้เป็น C-QUAM คือ $(1+S) \cos(\omega_c t + \theta)$ ซึ่งในทางปฏิบัติ ซึ่งในทางปฏิบัติการสร้างวงจรใช้งานจริงนั้นเราไม่จำเป็นต้องทำตามขั้นตอนของสมการทุกอย่าง เพียงแต่ ทราบถึงผลลัพธ์ของระบบว่าเป็นอย่างไรเราจะสร้างได้โดยง่ายจากการนำสัญญาณ $(1+S)$ มาทำการแปลงสัญญาณด้วย แอมพลิจูด (amplitude) เอมมอดูเลตกับสัญญาณ $\cos(\omega_c t + \theta)$ เป็นต้น

3.1 วงจรชดเชยความถี่สูง (High frequency equalizer)

ในส่วนนี้จะใช้วงจรกรองความถี่ต่ำ (Low pass filter 2 pole) ซึ่งสามารถปรับความถี่คัทออฟ (cutoff frequency) และค่า Q ได้

สูตรการคำนวณ



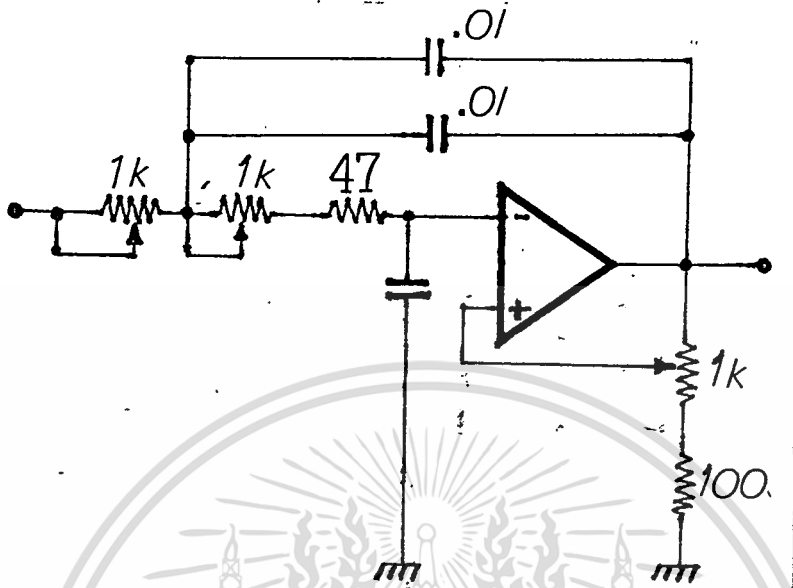
รูปที่ 3.1.1 วงจรกรองความถี่ต่ำพื้นฐาน

$$\text{cutoff frequency} = 1/2\pi \sqrt{R_1 R_2 C_1 C_2}$$

$$\text{อัตราขยาย (gain)} = 1 + (R_3 / R_4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาก่อน และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

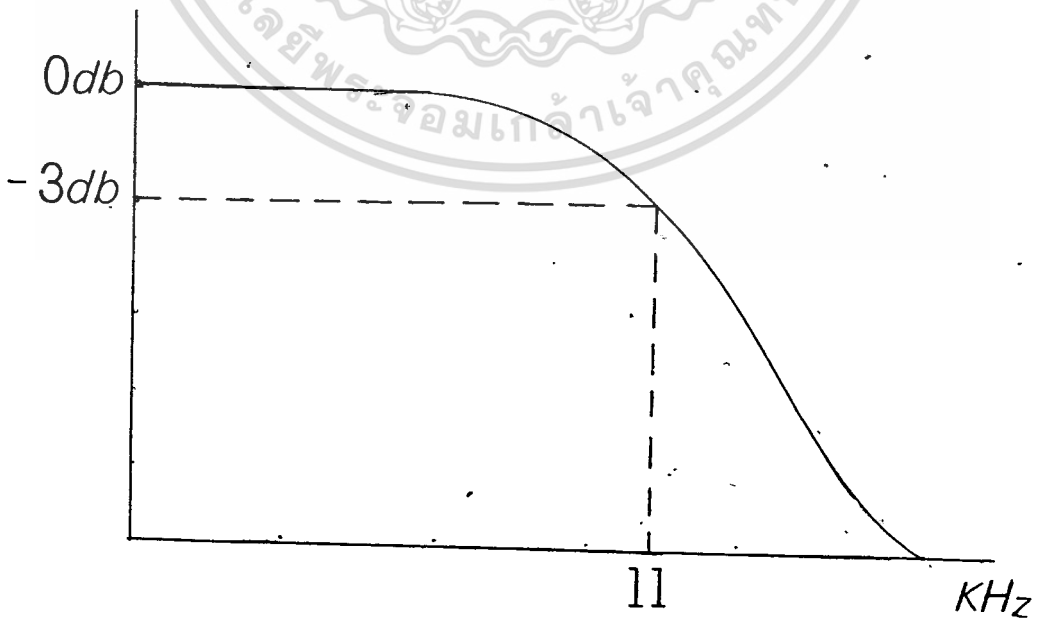
วงจรใช้งานจริง



รูปที่ 3.1.2 วงจรขั้วต่อช่วยความถี่สูง

cut off frequency = 10.998 kHz ($\sim 11 \text{ kHz}$)

maximum gain = $1 + (1000/100) = 11$



รูปที่ 3.1.3 กราฟแสดงการตอบสนองของความถี่

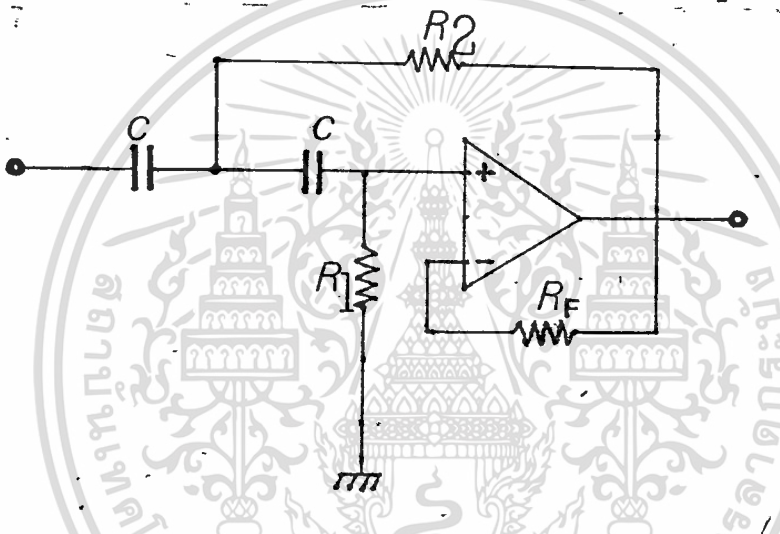
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเป็น 14 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรชดเชยความถี่ต่ำ (Low frequency equalizer)

วงจรมีจะประกอบด้วย วงจรกรองความถี่สูงสองภาค (two state high pass filter 2 pole) ช่วยให้คุณสมบัติของเฟสที่ความถี่เสียงต่ำในแต่ละช่องของสัญญาณ L และ R แมชซิ่ง (matching) กับเฟสที่เครื่องรับ

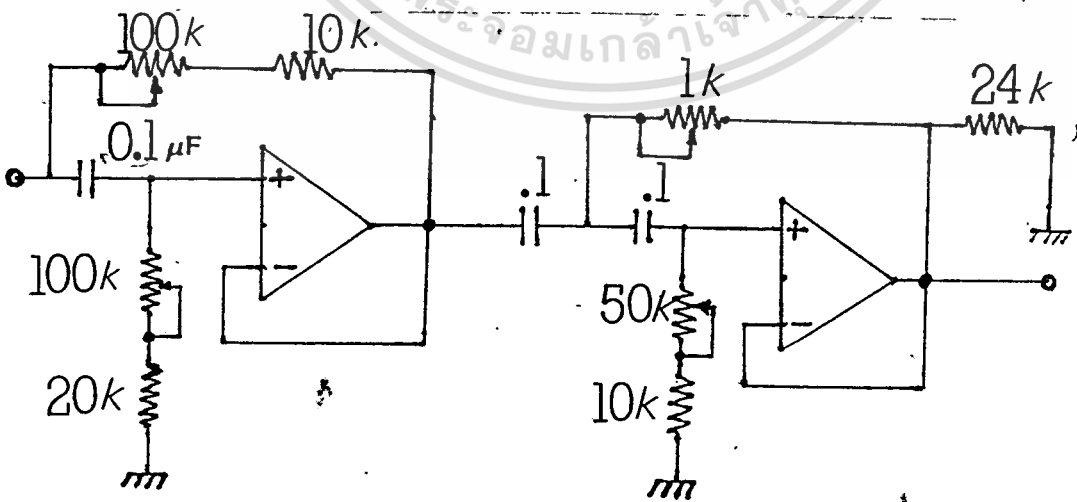
สูตรการคำนวณ

$$\text{cutoff frequency} = 1.414 / 2\pi R_1 C \quad , \quad R_2 = R_1 / 2$$



รูปที่ 3.2.1 วงจรพื้นฐาน active high pass filter

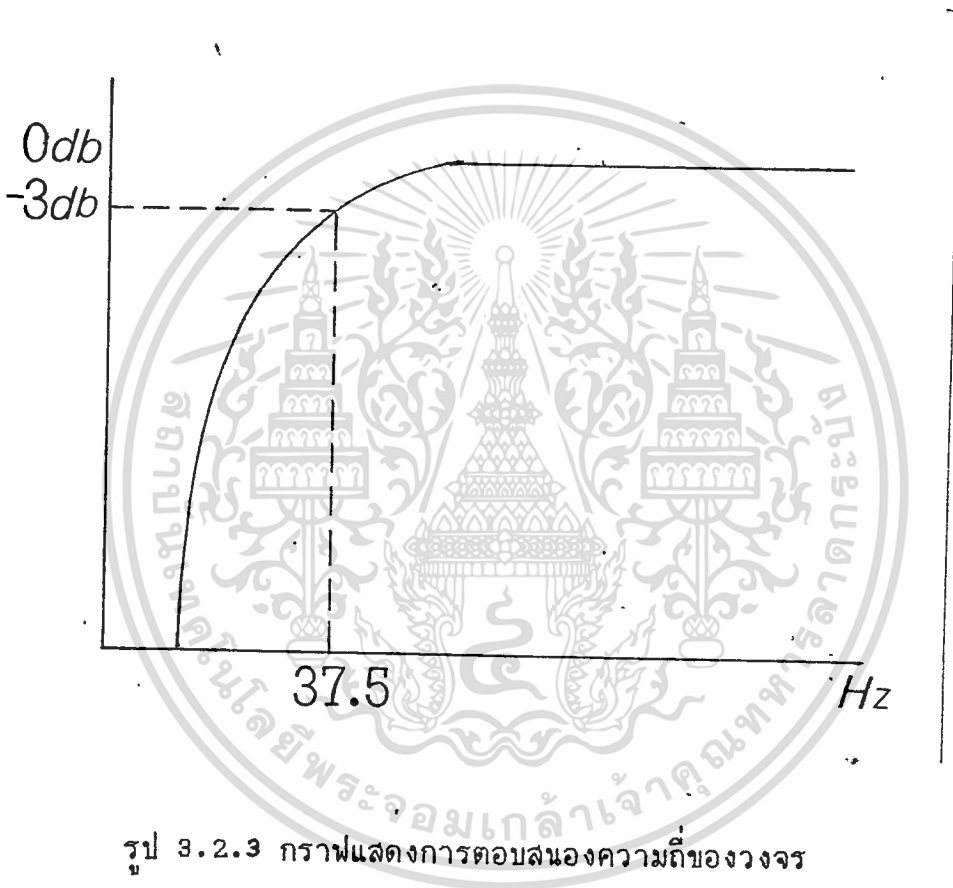
วงจรถ่ายงานจริง



รูปที่ 3.2.2 วงจรชดเชยความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข-15-และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากภาคแรกจะได้ cutoff frequency ต่ำสุดที่ 18.75 Hz ซึ่งจะต้องปรับค่า R_2 ไปที่ 60 กิโลโห์ม และภาคที่สองจะได้ cutoff frequency ต่ำสุดที่ 37.5 Hz

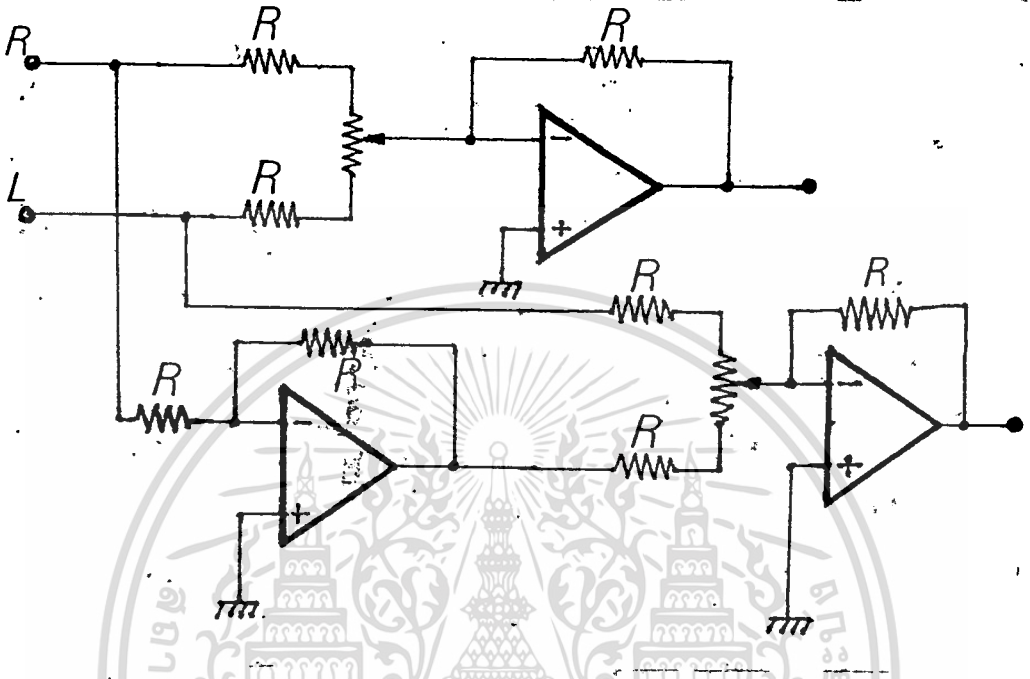


รูป 3.2.3 กราฟแสดงการตอบสนองความถี่ของวงจร

3.3 วงจรสร้างสัญญาณ L+R และ L-R (matrix circuit)

หลักการออกแบบวงจรนี้จะใช้วงจรบวกสัญญาณทั้งสองเป็นสัญญาณ L+R และใช้วงจรบวกสัญญาณที่ต่างเฟสเป็นสัญญาณ L-R วงจรใช้งานคือ summing amp. โดยใช้ op amp กำหนดให้วงจรทั้งสองมีอัตราขยายแรงดันเท่ากันในที่นี้กำหนดให้เท่ากับหนึ่ง ส่วนการปรับแต่งสำหรับวงจรนี้จะกระทำที่ความต้านทานปรับค่าซึ่งจะเลือกค่านี้น้อยกว่าค่าความต้านทานในวงจรมาก ๆ เพื่อให้สัญญาณ L+R และ L-R มีค่าใกล้เคียงกับความเป็นจริงมากที่สุด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการเขียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 วงจรสร้างสัญญาณ $L+R$ และ $L-R$

3.4 การออกแบบวงจรกำเนิดความถี่คลื่นพา (carrier oscillator)

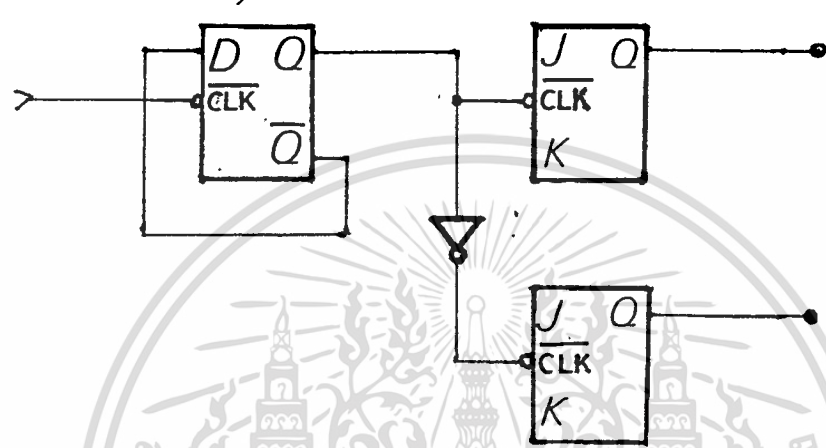
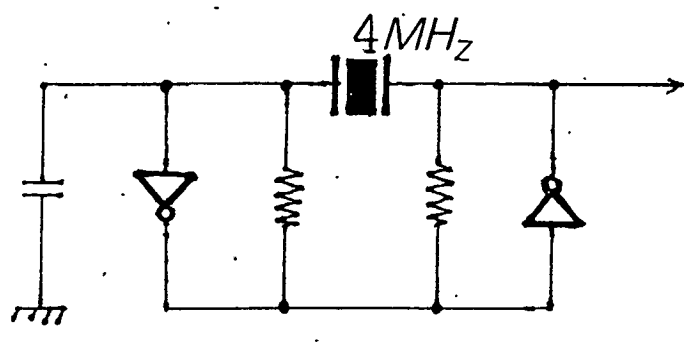
จากหลักการของระบบนี้ต้องการความถี่คลื่นพา 1 MHz สองสัญญาณที่มีเฟสต่างกัน 90 องศา ดังนั้นสิ่งที่ต้องคำนึงถึงในการออกแบบก็คือ เรือ่งความถี่ และเฟสของสัญญาณทั้งสอง ทำอย่างไรเราจะได้ความถี่ 1 MHz รูปคลื่นไซน์สองสัญญาณที่มีเฟสต่างกัน 90 องศา ซึ่งในโครงงานนี้ใช้ ผลึก (crystal) 4 MHz เป็นตัวกำเนิดสัญญาณเริ่มแรก จากนั้นจะหารด้วย 2 ได้ความถี่ที่ 2 MHz แล้วทำการกลับเฟส 180 องศา ทำให้ได้สัญญาณ 2 MHz สองสัญญาณที่เฟสต่างกัน 180 องศา จากนั้นผ่านสัญญาณทั้งสองเข้าวงจร toggle flip-flop เพื่อหาร 2 จะได้สัญญาณขาออกความถี่ 1 MHz สองสัญญาณที่มีเฟสต่างกัน 90 องศา ซึ่งได้อธิบาย

การทำงานของวงจรด้วยแผนภาพเวลา (timing diagram)

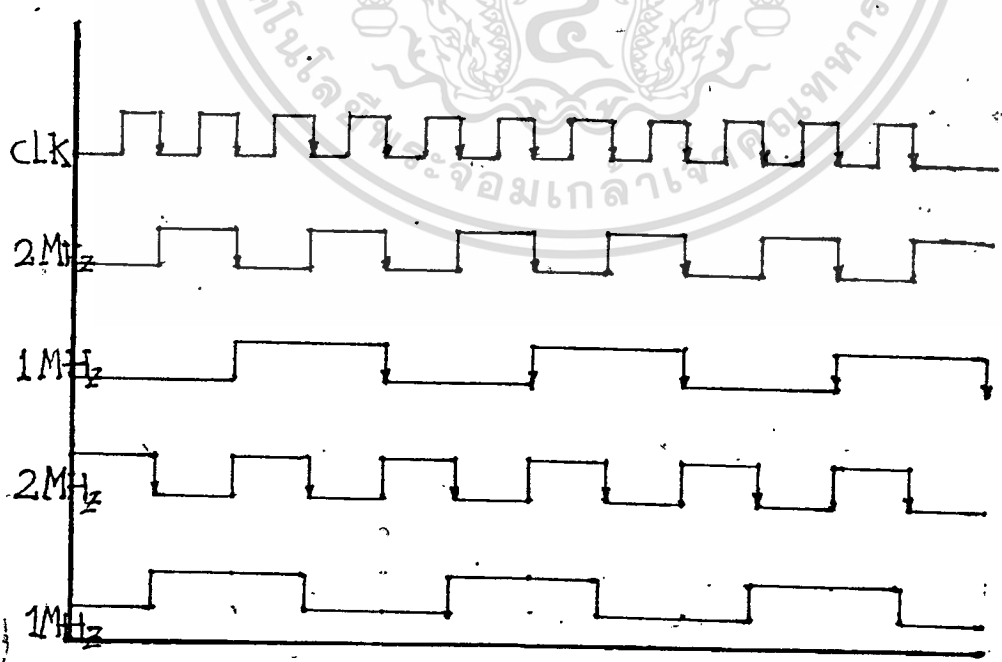
เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ผู้เห็นนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-1



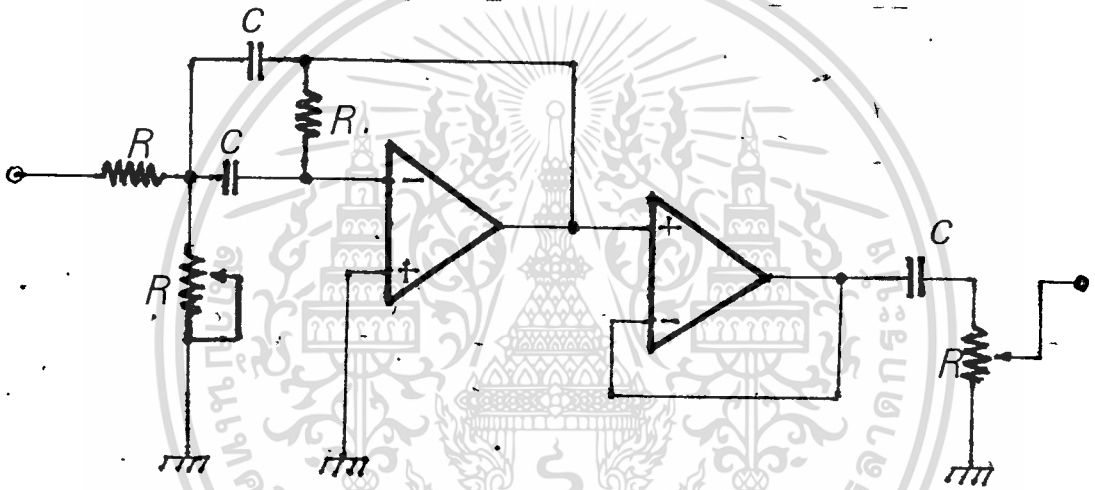
รูปที่ 3.4.1 วงจรกำเนิดสัญญาณความถี่คลื่นพาสองสัญญาณ



รูปที่ 3.4.2 timing diagram แสดงการทำงาน

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสัญญาณ 1 MHz ที่ได้ยังเป็นคลื่นจัตุรัส การออกแบบวงจรต่อไปคือวงจรกรองความถี่ 1 MHz โดยใช้วงจร Multiple bandpass filter ซึ่งสามารถ เปลี่ยนรูปคลื่นจัตุรัส ให้เป็นคลื่นไซน์ออปแอมป์ ที่ใช้เป็นเบอร์ LF 357 ซึ่งแบนด์วิดท์ (bandwidth) กว้างถึง 20 MHz ขั้นตอนของการออกแบบวงจรนี้ ต้องกำหนด f_0 ที่ 1 MHz ค่า Q ของการออกแบบให้มีค่าสูงๆ เพื่อผลการตอบสนองที่ดี การหาค่าความต้านทาน และ ค่าความจุไฟฟ้า จะใช้การคำนวณ



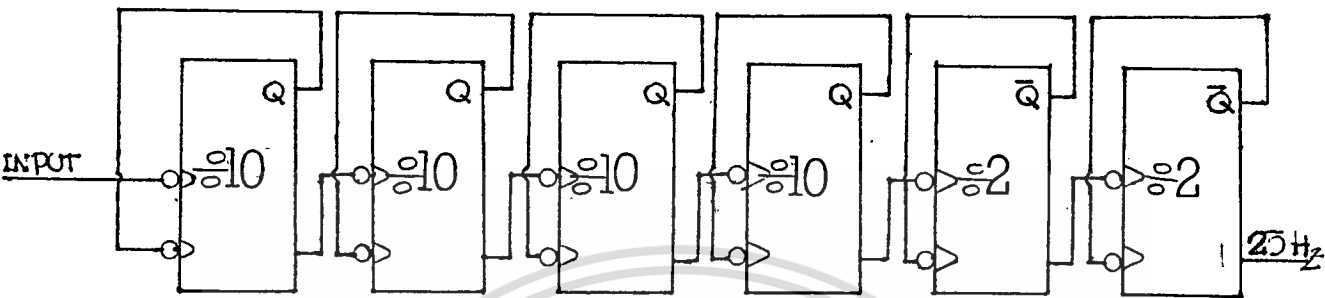
รูปที่ 3.4.3 วงจร Multiple Bandpass filter

3.5 การออกแบบวงจรกำเนิดสัญญาณ ไพลอตโทน (pilot tone)

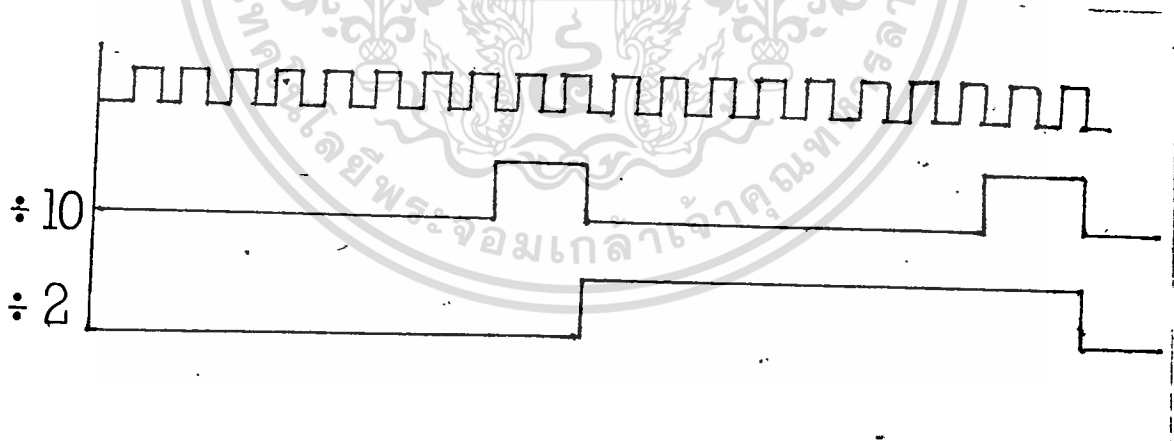
สัญญาณไพลอตโทนที่ใช้ในโครงงานนี้ คือ 25 Hz เป็นคลื่นไซน์ขั้นตอนในการออกแบบทำได้ง่าย โดยใช้หลักการเดียวกันกับวงจรกำเนิดคลื่นพา ซึ่งในส่วนนี้ จะใช้ความถี่ 1 MHz คลื่นจัตุรัสจากวงจรกำเนิดสัญญาณคลื่นพา มาหารด้วย $40,000$ จะได้คลื่นจัตุรัสความถี่ 25 Hz พอดีออกแบบวงจรโดยใช้ IC เบอร์ 74LS390 2 ตัวและ IC เบอร์ 74LS74 และอธิบายการทำงานของวงจรด้วย

timing diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.5.1 วงจรกำเนิดสัญญาณไซน์ 25 Hz

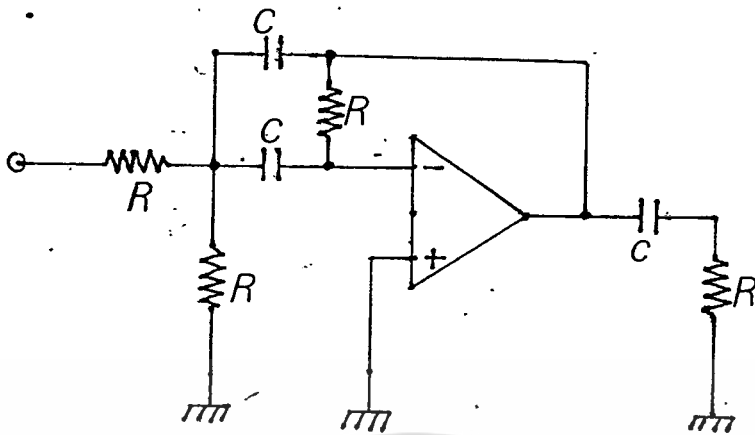


รูป 3.5.2 timing diagram

จากนั้นขั้นตอนต่อไปก็จะทำการกรอง คลื่นจัตุรัสให้เป็นโดยใช้ Band-pass filter โดยหลักการออกแบบวงจรนั้นเช่นเดียวกับ Bandpass filter

1 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลง -20- และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

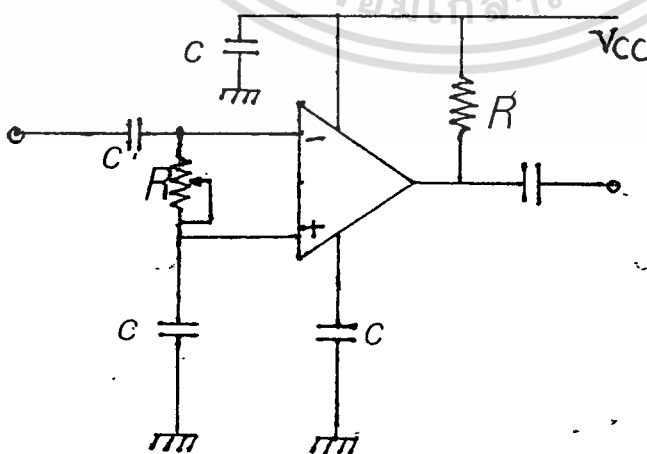


รูป 3.5.3 วงจร Bandpass filter

3.6 การออกแบบวงจร ลิมิตเตอร์ (limiter)

ในโครงงานเราใช้ IC เบอร์ 7302 ซึ่งรายละเอียดจะกล่าวในภาคผนวก สิ่งสำคัญในการออกแบบคือการให้ ไบแอส (bias) แก่ IC และปรับอัตราขยาย ในการปรับแต่งสามารถปรับแต่งที่ความต้านทาน R_1 เป็นการปรับจรรยาเข้ากันได้ ระหว่างความต้านทานรวมทางด้านออก (output) ของภาคก่อนกับ ทางด้านเข้าของ ลิมิตเตอร์

วงจรใช้งานจริง



รูป 3.6.1 วงจรลิมิตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงแก้ไข-21-และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่นำออกของวงจรนี้ จะมีลักษณะเป็นคลื่นจัตุรัส ดังนั้นจึงจำเป็นต้องกรองให้เป็นรูปคลื่นไซน์ ด้วย Bandpass filter 1 MHz ซึ่งรายละเอียดของวงจร จะเหมือนกับวงจรกรองความถี่ 1 MHz ดังที่กล่าวไว้ข้างต้น



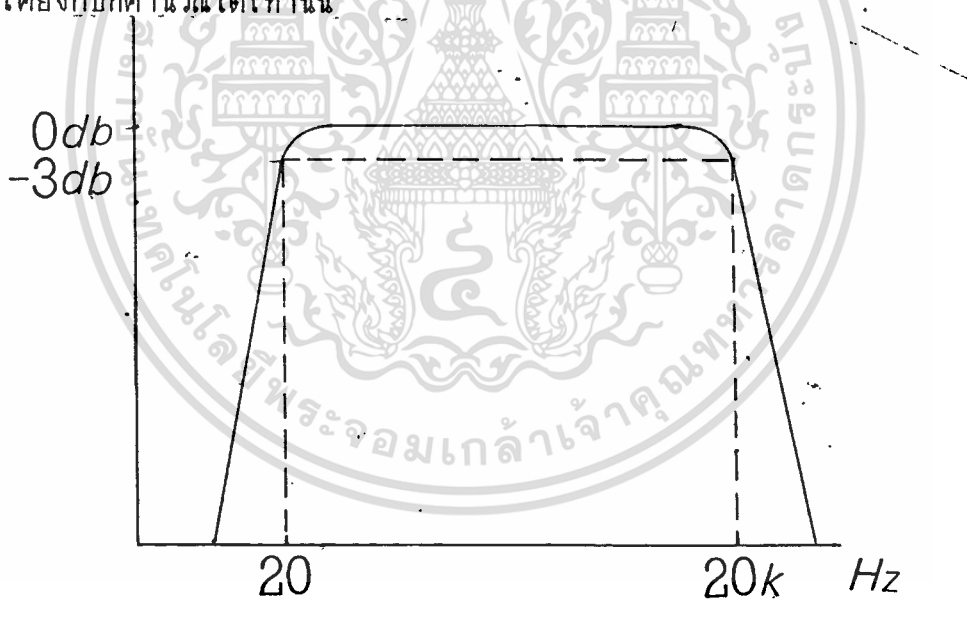
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

การทดลอง

4.1 การทดลองในภาค จัดแบ่งเท่ากัน (equalizer) นั้นสามารถทำงานได้อย่างดี ซึ่งการปรับค่าความต้านทานนั้นจะทำให้ช่วงการตัด (cutoff) ในภาคนี้เปลี่ยนไปตาม ค่าความต้านทานที่เปลี่ยน ซึ่งเป็นไปได้เช่นเดียวกับการคำนวณในภาคนี้จะประกอบไปด้วย ภาคจัดแบ่งเท่ากันความถี่สูง (high frequency equalizer) และภาคจัดแบ่งเท่ากันความถี่ต่ำ (low frequency equalizer) ในการทำงานร่วมกัน โดยจะชดเชยความถี่สูงหรือต่ำ ในช่วงที่เป็นไปได้ ตามทฤษฎีแล้ว วงจรจะตอบสนองความถี่ช่วง $20 \text{ Hz} - 20 \text{ kHz}$ แต่ในทางปฏิบัติแล้วจะได้ใกล้เคียงกับที่คำนวณได้เท่านั้น



รูป 4.1 รูปแสดงการชดเชยความถี่

4.2 การทดลองในภาคเมตริกซ์ (matrix) จะกำหนดให้อัตราขยาย L-R ให้เท่ากับค่าของ L+R ซึ่งได้กล่าวมาแล้วในบทที่ 3 จากผลการทดลองนับว่าใกล้เคียงกับทฤษฎี ซึ่งสามารถปรับสมดุลย์ของสัญญาณ ซ้าย (left) และ ขวา (right) ที่ความต้านทานปรับค่าได้ เพื่อให้สัญญาณทางด้านออก (output) ออกมาตามความเป็นจริงทั้ง L-R และ L+R ทางด้านออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาก่อน และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองในภาคกำเนิดตัวพา(carrier generator) และ ไพลอตโทน(Pilot tone) ในภาคนี้ทำการทดลอง เพื่อให้ได้สัญญาณคลื่นพา ความถี่ 1 MHz คลื่นไซน์ (Sine wave) ก่อนที่จะนำไปมอดูเลต(modulate)ที่ตัว มอดูเลต (modulator) ในการทดลองในส่วนของ ไพลอตโทน นั้นเป็นผลจาก การนำตัวพา (carrier) 1MHz คลื่นจัตุรัส (square wave) มาหาร 400 เพื่อให้ได้สัญญาณ 25 Hz แล้วกรองสัญญาณให้เป็นคลื่นไซน์ ในภาคกรองความถี่ผ่านแถบ ความถี่ (bandpass filter).

ปัญหาในการทดลองเกิดขึ้นกับ การทดลองในส่วนของวงจรกรองความถี่ผ่านแถบความถี่ (bandpass filter) ที่กรองเอาคลื่นไซน์ จากคลื่นจัตุรัส ค่าต่างๆ ของอุปกรณ์ที่ได้จากการคำนวณ มักจะให้ผลได้ ไม่ตรงกับความต้องการที่ เดียวนัก แต่จะใกล้เคียงเช่น รูปคลื่นที่กรองออกมาได้นั้น จะได้รูปคลื่นไซน์ ที่เพี้ยน หรือเป็นคลื่นไซน์ ที่ไม่สมบูรณ์

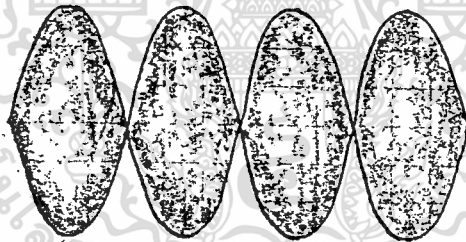
การแก้ปัญหาเราจะใช้ ค่าความต้านทานปรับค่าได้ ที่มีค่าใกล้เคียงกับ ค่าที่เราคำนวณได้แล้วปรับให้ให้ได้รูปคลื่นทางด้านออก (output) เป็นรูปคลื่นไซน์ ที่สมบูรณ์

4.4 การทดลองในภาคมอดูเลเตอร์(modulator)แบ่งการทดลอง ออกเป็น 3 ส่วน

4.4.1 ส่วนของมอดูเลตแอมพลิจูด (amplitude modulator) นั้นจะนำสัญญาณตัวพา (carrier) 1MHz มามอดูเลตเข้ากับสัญญาณเสียง (audio signal) L-R จากภาคเมตริกซ์ (matrix) การปรับแต่งวงจรที่สำคัญก็คือ การ กำหนดค่าตัวชี้การมอดูเลต (modulate index) และ อัตราขยายของวงจร สิ่ง ที่จะต้องกำหนดคือ จะต้องให้สัญญาณเสียง (audio signal) L+R ต้องมีขนาดน้อย กว่าหรือเท่ากับแรงดัน (voltage) ของตัวพา (carrier) ซึ่งจะเป็นผลให้ตัวชี้ การมอดูเลต(modulate index)ไม่เกิน 100% ปัญหาที่เกิดขึ้นตามมาคือจะต้องจำกัด สัญญาณเสียง (audio signal) L+R ไม่ให้มีขนาดมากกว่าขนาดของสัญญาณตัวพา

(carrier) ณ. ที่ความถี่ใดๆ มิฉะนั้นจะทำให้การมอดูเลตเกิน (over modulate) ทำให้การปรับแต่งผิดพลาดไป เพราะไม่ได้จำกัดขนาดของสัญญาณด้านเข้า (input) ตั้งแต่ภาคแรก

4.4.2 ส่วนของมอดูเลตสมดุลย์ (balance modulate) จะเป็น วงจรมอดูเลต ระหว่าง ตัวพา $1MH_z$ ที่ต่างเฟสกับตัวพา ในภาคมอดูเลตแอมพลิจูด (amplitude modulator) กับสัญญาณเสียงของ L-R ที่รวมกับไฟลิตโทน $25MH_z$ แล้วโดยกำหนดให้ สัญญาณตัวพามีขนาดน้อยกว่า สัญญาณเสียงทางด้านเข้า (input audio signal) อยู่ครึ่งหนึ่งซึ่งการปรับแต่งในวงจรกระทำเพื่อให้ได้สัญญาณทางด้านออก (output) ที่ได้เป็นการมอดูเลตสมดุลย์ (balance modulate) และ สัญญาณสมมาตรกัน ทั้งด้านบวกและด้านลบ

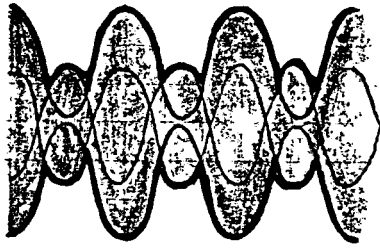


รูป 4.4.ก สัญญาณที่ได้จากการมอดูเลตสมดุลย์

การปรับอัตราขยายของวงจร ก็เป็นสิ่งสำคัญอีกประการหนึ่งคือจะต้อง ปรับระดับสัญญาณให้มีขนาด เท่ากับสัญญาณทางด้านออกของมอดูเลตแอมพลิจูด

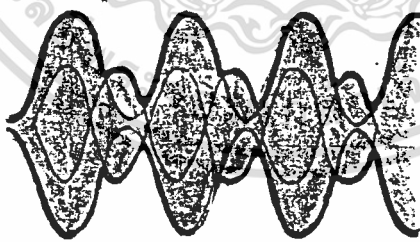
4.4.3 การทดลองขั้นสุดท้ายในภาคนี้คือการรวมสัญญาณทางเวกเตอร์ (vector) ซึ่งจะได้สัญญาณการมอดูเลตเดียวที่มีเฟส (phase) ของตัวพาขึ้นอยู่กับ สัญญาณ L+R และ L-R

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 4.4.บ ลักษณะของสัญญาณ ที่รวมกันทางเวกเตอร์

ปัญหาที่เกิดจากการรวมกันทาง เวกเตอร์ ที่เกิดจากเฟส (phase) ของตัวพาทั้งสองเหมือนกัน หรือแตกต่างกันไม่ถึง 90 องศา สัญญาณที่ได้จะมีรูป เปลี่ยนไป ซึ่งจะทำให้มีผลกระทบอย่างมาก ต่อการทำงานของระบบและภาคการ ทำงานต่อไป สัญญาณที่ผิดเพี้ยนแสดงดังรูป



รูป 4.4.ค รูปสัญญาณผิดเพี้ยน เนื่องจากสัญญาณตัวพาต่างเฟสไม่ถึง 90 องศา

4.5 การทดลองในภาคลิมิตเตอร์ (limiter) เป็นการทำให้สัญญาณ ตัวพา 1MHz คลื่นไซน์ ให้มีขนาดเท่ากันตลอดเวลา โดยการนำเอาสัญญาณที่ได้จาก เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคมอดูเลต มาเข้าวงจรลิมิตเตอร์ เพื่อกำหนดขนาดสัญญาณให้มีขนาดเป็นหนึ่งการปรับแต่งทำได้ง่ายโดยการปรับ แมทซิ่งอิมพีแดนซ์ (impedance matching) สัญญาณที่ได้หลังการปรับแต่ง จะให้ผลคือมีขนาดของตัวพาเท่ากันตลอด เมื่อขยายดูที่ความถี่ 1 MHz นั้นสัญญาณจะถูกขยายจนเป็นคลื่นจัตุรัส ซึ่งจำเป็นจะต้องนำสัญญาณดังกล่าวมากรอง ให้เป็นคลื่นรูปไซน์ เหมือนเดิมที่มีขนาดเท่ากันตลอดเวลา ด้วยการนำคลื่นจัตุรัสมาผ่านเครื่องกรองความถี่ผ่านแถบความถี่ (bandpass filter) 1 MHz สัญญาณที่ได้ในภาคนี้ถือว่าเป็นคลื่นพาตัวใหม่ที่ต่างกับสัญญาณเดิมโดยที่เฟสของสัญญาณใหม่นี้อาจเปลี่ยนแปลง ทั้งนี้ขึ้นอยู่กับสัญญาณ ข้าย และขวา ดังหลักการที่ได้กล่าวมาแล้วในบทที่ 2.

ปัญหาที่เกิดขึ้นคือวงจรลิมิตเตอร์คือ ไม่สามารถจำกัดสัญญาณให้มีขนาดเท่ากันได้ก็ต่อเมื่อ สัญญาณตัวพา (carrier) สัญญาณที่เข้ามานี้ผิดพลาด ดังที่กล่าวแล้วในภาคมอดูเลตเตอร์ลักษณะการผิดเพี้ยนของสัญญาณที่ผิดพลาดหลังการลิมิตเตอร์เกิดขึ้นที่สัญญาณเป็นศูนย์

การแก้ปัญหาในส่วนจะต้องระวังเป็นอย่างมาก เพราะจะทำให้สัญญาณที่ได้นั้นไม่เป็นไปตามหลักการของระบบ ดังนั้นการปรับแต่งจึงเป็นเรื่องสำคัญโดยจะย้อนไปที่ภาคของ ตัวกำเนิดตัวพา (carrier generator) เมื่อวัดสัญญาณตัวพาทั้งสองเปรียบเทียบเฟสให้ได้ ต่างกัน 90 องศา

บทที่ 5

บทวิจารณ์และสรุป

จากการทดลองในภาคความถี่เสียงไม่ค่อยมีปัญหาเกิดขึ้น เพราะในภาคนี้จะประกอบด้วยภาคเมตริกซ์ (matrix), equalization ในตอนแรกทดลองใช้ IC op-amp เบอร์ **741 แต่ผลปรากฏว่ามีสัญญาณรบกวน(noise) ขึ้นดังนั้นจึงเปลี่ยนมาใช้ low noise op-amp เบอร์ TL 072 แทน นอกจากนี้ในภาคเมตริกซ์นั้นได้ออกแบบให้สามารถปรับอัตราขยายของวงจรได้ด้วยเพื่อที่จะให้ขนาดของ L+R และ L-R มีขนาดที่ถูกต้อง และวงจร equalization ก็สามารปรับให้ตอบสนองทั้งความถี่สูงและต่ำได้ดีพอสมควร ดังนั้นผลการทดลองในภาคความถี่เสียง จึงไม่พบปัญหาอะไรมากนัก ส่วนใหญ่ปัญหาที่พบจะพบในภาคอาร์เอฟและมอดูเลชั่น ในภาคนี้สัญญาณคลื่นพา และสัญญาณเสียงควรมีขนาดพอเหมาะตามที่ได้ระบุไว้ในสเปค นอกจากนี้ยังพบอีกว่าภาคเพาเวอร์ซัพพลายมีผลอย่างมากที่จะก่อสัญญาณรบกวน ในการทดลองได้ต่อตัวเก็บประจุขนาด 0.1 ไมโครฟารัด คร่อมไฟบวกและ ไฟลบกับกราวด์ไว้ซึ่งจะสามารถกำจัดสัญญาณรบกวนได้ดีภาคกำเนิดคลื่นพาเป็นภาคที่ใช้วงจรดิจิตอล จึงไม่ค่อยพบปัญหาแต่ก็ควรคำนึงถึงค่าสลับเร็วของ IC ที่ทำหน้าที่เป็นตัวหารความถี่ควรจะใช้ IC ที่มีค่าสลับเร็วสูงๆ เพื่อให้ได้สัญญาณจัตุรัสความถี่ 1 MHz ที่เป็นเหลี่ยมตีมากๆ ซึ่งจะทำให้เป็นคลื่นไซน์ได้ง่า ภาคกรองความถี่วงจรถ่ายที่ใช้เป็นแบบแอกทิฟฟิลเตอร์ จากทดลองพบว่าต้องใช้ IC ที่มีแบนด์วิดท์กว้างถึง 20 MHz จึงจะสามารถกรองสัญญาณจัตุรัสเป็นรูปคลื่นไซน์ได้และทางเอาท์พุทของวงจรกรองความถี่ยังต้องใส่บัฟเฟอร์เพื่อเชื่อมต่อระหว่างวงจรกรองความถี่และภาคมอดูเลชั่น พบว่าต้องออกแบบบัฟเฟอร์ให้มีเอาท์พุทขนาดพอเหมาะ เพื่อให้คลื่นพาที่ออกมาไม่มีความถี่ใหญ่เกินไปที่จะนำไปมอดูเลชั่น

ภาคกำเนิดสัญญาณไหลอโทน 25 Hz จากการทดลองใช้ความถี่ 1 MHz มาหารให้เหลือ 25Hz ด้วยฟลิปฟลอปไม่พบปัญหาเกิดขึ้น สุดท้ายเป็นการประกอบส่วนต่างๆ เข้าด้วยกันทั้งหมดปัญหาที่พบก็คืออินพุทของภาคต่างๆ ได้รับขนาดของสัญญาณไม่พอเหมาะ ดังนั้นจึงต้องมีการปรับขนาดสัญญาณเพื่อให้วงจรต่างๆทำงานที่จุดทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้บ่งชี้หรือเผยแพร่

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาก่อนหน้านี้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอดี ปัญหาที่พบอีกประการหนึ่งคือการกราวด์วงจรเพราะถ้ากราวด์วงจรไม่ดีแล้ว จะเกิดสัญญาณรบกวนขึ้น ในการทดลองใช้เส้นลวดทองแดงขนาดใหญ่มาใช้ทำเป็น กราวด์จะพบว่าสัญญาณรบกวนหายไป

สรุปแล้วปัญหาต่างๆที่เกิดขึ้นมักจะเกิดจากสัญญาณรบกวน วงจรที่ขาดการ บัฟเฟอร์ อินพุทของภาคต่างๆมีขนาดสัญญาณที่ไม่เหมาะสม ซึ่งได้แนะนำแนวทางและ วิธีการแก้ปัญหาไว้แล้ว





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram แบบละเอียดของ C-QUAM SYSTEM

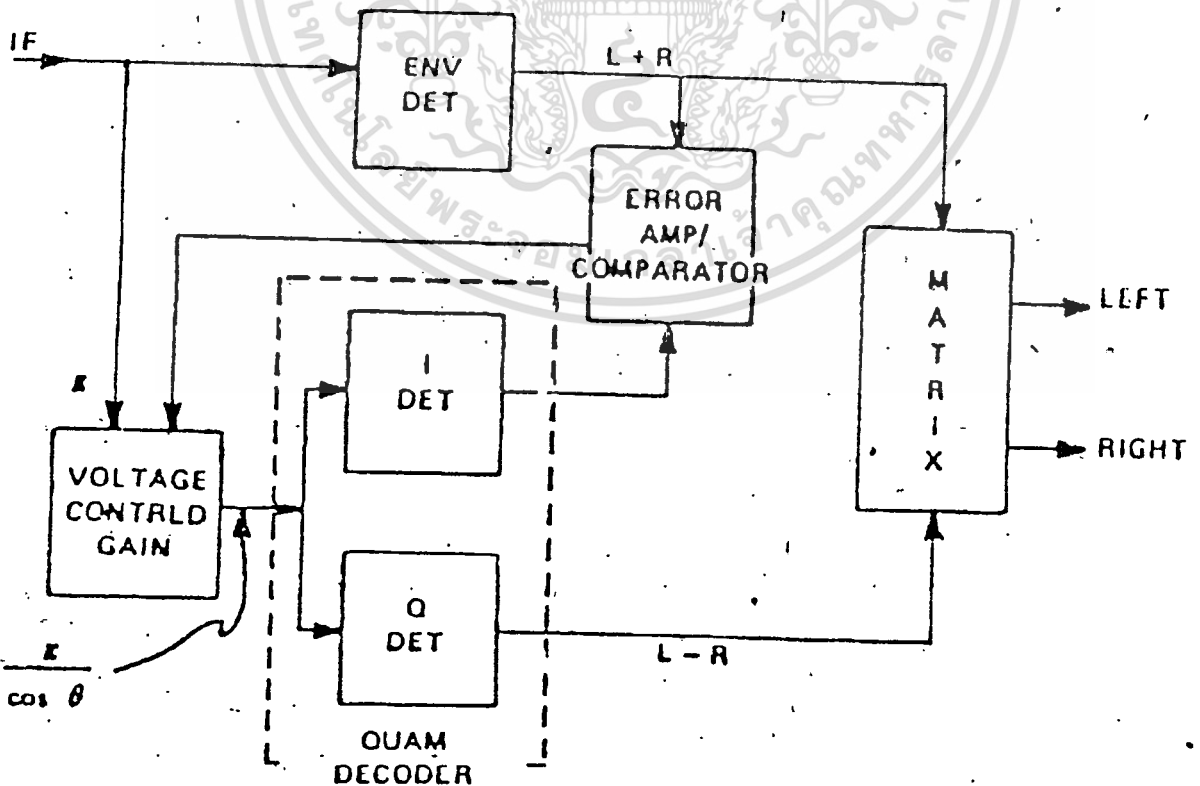
Block Diagram ต่าง ๆ ที่เพิ่มเข้ามา ก็เพื่อให้การรับฟังมีประสิทธิภาพเพิ่ม เช่น EQUALIZER ที่ช่วยปรับแต่งเสียง ส่วน PILOT TONE 25Hz เพื่อที่จะทำให้เครื่องรับรู้ว่า สัญญาณได้เป็น (L+R) หรือ (L-R)

การ DETEC สัญญาณ

การ DETEC สัญญาณสามารถแสดงได้โดยใช้สมการง่าย ๆ คือ

$$\frac{C-QUAM}{\cos \theta} = QUAM$$

เมื่อเราได้สัญญาณ QUAM เราจะสามารถแยกสัญญาณ (L+R) , (L-R) ออกมาได้
รูปข้างล่างจะแสดง Block Diagram ของภาค Detec



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM1596/LM1496



Audio, Radio and TV Circuits

LM1596/LM1496 balanced modulator-demodulator

general description

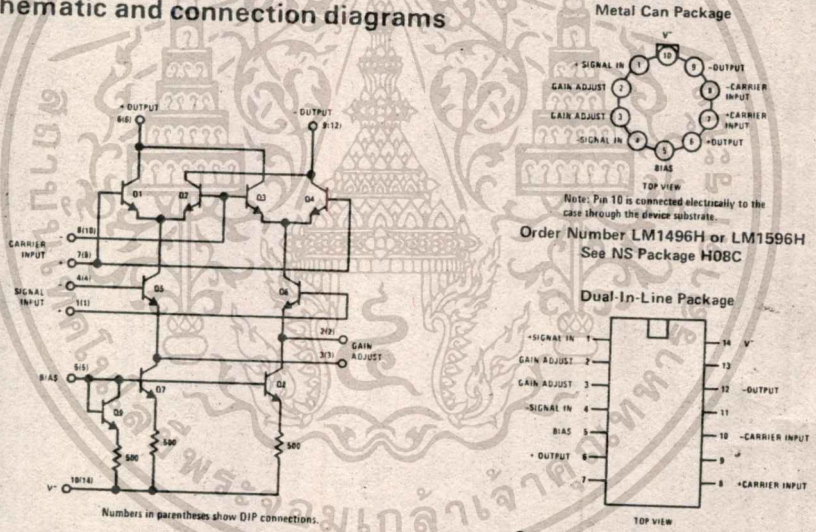
The LM1596/LM1496 are double balanced modulator-demodulators which produce an output voltage proportional to the product of an input (signal) voltage and a switching (carrier) signal. Typical applications include suppressed carrier modulation, amplitude modulation, synchronous detection, FM or PM detection, broadband frequency doubling and chopping.

The LM1596 is specified for operation over the -55°C to +125°C military temperature range. The LM1496 is specified for operation over the 0°C to +70°C temperature range.

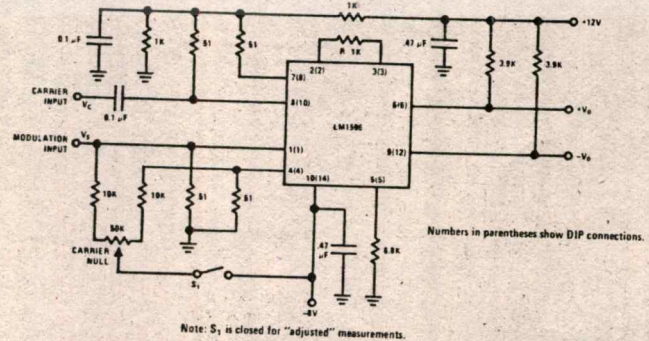
features

- Excellent carrier suppression
 - 65 dB typical at 0.5 MHz
 - 50 dB typical at 10 MHz
- Adjustable gain and signal handling
- Fully balanced inputs and outputs
- Low offset and drift
- Wide frequency response up to 100 MHz

schematic and connection diagrams



typical application and test circuit



Suppressed Carrier Modulator

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานที่ออกจากรายการนี้ ในอนาคตใช้ไม่ได้ประโยชน์
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings

Internal Power Dissipation (Note 1)	500 mW
Applied Voltage (Note 2)	30V
Differential Input Signal ($V_7 - V_8$)	$\pm 5.0V$
Differential Input Signal ($V_4 - V_1$)	$\pm(5 \cdot I_B R_A)V$
Input Signal ($V_2 - V_1, V_3 - V_4$)	5.0V
Bias Current (I_B)	12 mA
Operating Temperature Range LM1596	$-55^\circ C$ to $+125^\circ C$
LM1496	$0^\circ C$ to $+70^\circ C$
Storage Temperature Range	$-65^\circ C$ to $+150^\circ C$
Lead Temperature (Soldering, 10 sec)	$300^\circ C$

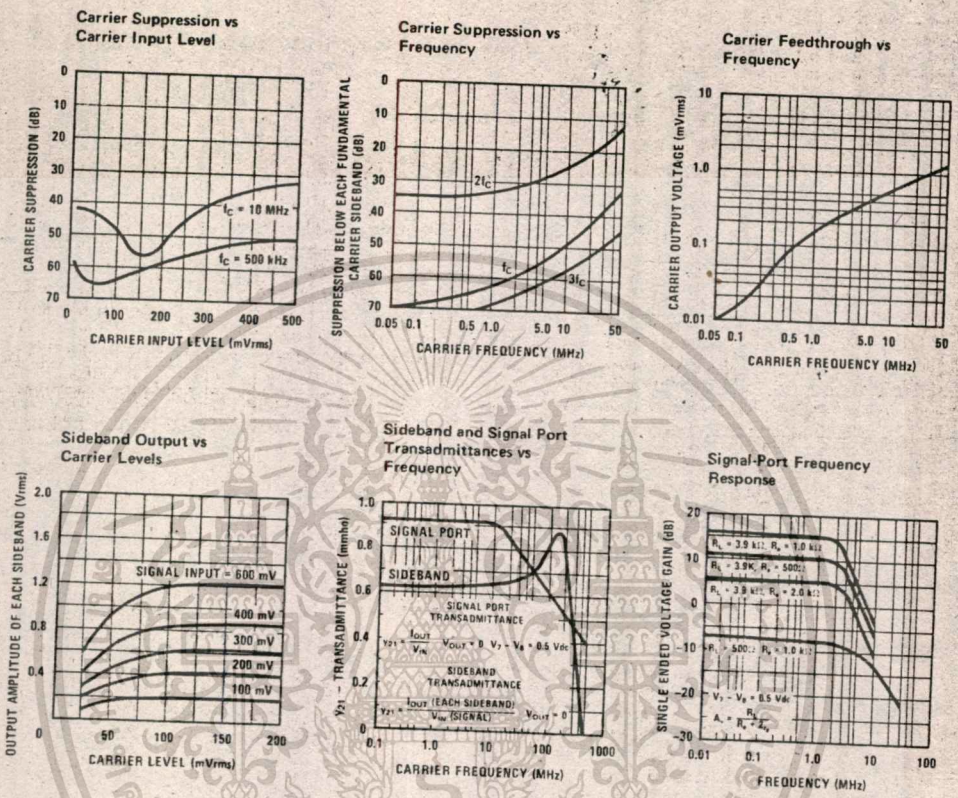
electrical characteristics ($T_A = 25^\circ C$, unless otherwise specified, see test circuit)

PARAMETER	CONDITIONS	LM1596			LM1496			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Carrier Feedthrough	$V_C = 60$ mVrms sine wave $f_C = 1.0$ kHz, offset adjusted		40		40			μV rms
	$V_C = 60$ mVrms sine wave $f_C = 10$ MHz, offset adjusted		140		140			μV rms
	$V_C = 300$ mV _{pp} square wave $f_C = 1.0$ kHz, offset adjusted		0.04	0.2	0.04	0.2		mVrms
	$V_C = 300$ mV _{pp} square wave $f_C = 1.0$ kHz, offset not adjusted		20	100	20	150		mVrms
Carrier Suppression	$f_S = 10$ kHz, 300 mVrms $f_C = 500$ kHz, 60 mVrms sine wave offset adjusted	50	65		50	65		dB
	$f_S = 10$ kHz, 300 mVrms $f_C = 10$ MHz, 60 mVrms sine wave offset adjusted		50		50			dB
Transmittance Bandwidth	$R_L = 50\Omega$ Carrier Input Port, $V_C = 60$ mVrms sine wave $f_S = 1.0$ kHz, 300 mVrms sine wave		300		300			MHz
	Signal Input Port, $V_S = 300$ mVrms sine wave $V_7 - V_8 = 0.5V_{dc}$		80		80			MHz
Voltage Gain, Signal Channel	$V_S = 100$ mVrms, $f = 1.0$ kHz $V_7 - V_8 = 0.5V_{dc}$	2.5	3.5		2.5	3.5		V/V
Input Resistance, Signal Port	$f = 5.0$ MHz $V_7 - V_8 = 0.5 V_{dc}$		200		200			k Ω
Input Capacitance, Signal Port	$f = 5.0$ MHz $V_7 - V_8 = 0.5 V_{dc}$		2.0		2.0			pF
Single Ended Output Resistance	$f = 10$ MHz		40		40			k Ω
Single Ended Output Capacitance	$f = 10$ MHz		5.0		5.0			pF
Input Bias Current	$(I_7 + I_4)/2$	12	25		12	30		μA
Input Bias Current	$(I_7 + I_6)/2$	12	25		12	30		μA
Input Offset Current	$(I_1 - I_4)$	0.7	5.0		0.7	5.0		μA
Input Offset Current	$(I_7 - I_6)$	0.7	5.0		0.7	5.0		μA
Average Temperature Coefficient of Input Offset Current	$(-55^\circ C < T_A < +125^\circ C)$ $(0^\circ C < T_A < +70^\circ C)$		2.0		2.0			nA/ $^\circ C$ nA/ $^\circ C$
Output Offset Current	$(I_6 - I_9)$	14	50		14	60		μA
Average Temperature Coefficient of Output Offset Current	$(-55^\circ C < T_A < +125^\circ C)$ $(0^\circ C < T_A < +70^\circ C)$		90		90			nA/ $^\circ C$ nA/ $^\circ C$
Signal Port Common Mode Input Voltage Range	$f_S = 1.0$ kHz		5.0		5.0			V _{pp}
Signal Port Common Mode Rejection Ratio	$V_7 - V_8 = 0.5 V_{dc}$		-85		-85			dB
Common Mode Quiescent Output Voltage			8.0		8.0			V _{dc}
Differential Output Swing Capability			8.0		8.0			V _{pp}
Positive Supply Current	$(I_6 + I_9)$	2.0	3.0		2.0	3.0		mA
Negative Supply Current	(I_{10})	3.0	4.0		3.0	4.0		mA
Power Dissipation		33			33			mW

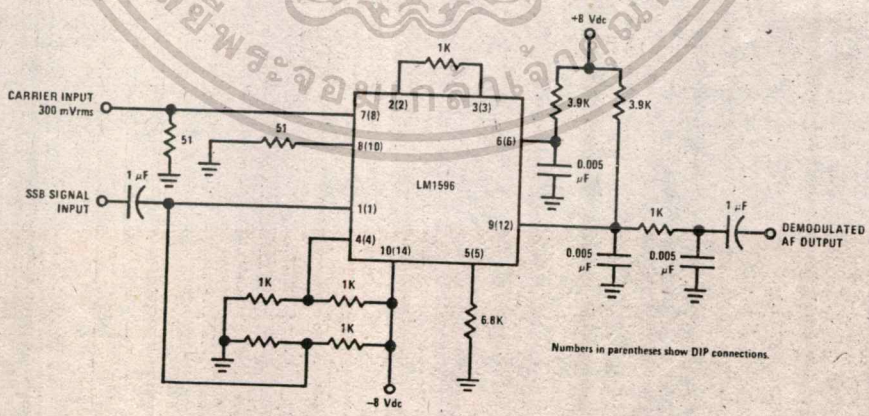
Note 1: LM1596 rating applies to case temperatures to $+125^\circ C$; derate linearly at 6.5 mW/ $^\circ C$ for ambient temperature above $75^\circ C$. LM1496 rating applies to case temperatures to $+70^\circ C$.

Note 2: Voltage applied between pins 6-7, 8-1, 9-7, 9-8, 7-4, 7-1, 8-4, 6-8, 2-5, 3-5.

typical performance characteristics



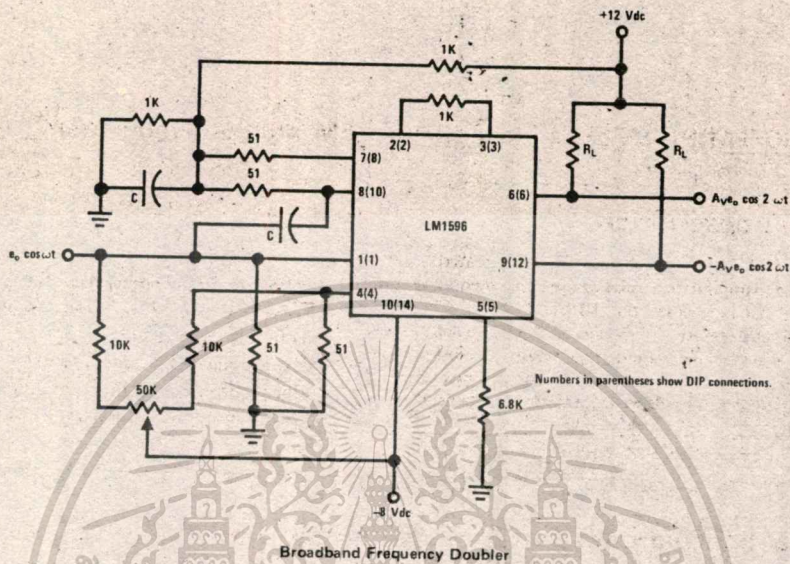
typical applications (con't)



SSB Product Detector

This figure shows the LM1596 used as a single sideband (SSB) suppressed carrier demodulator (product detector). The carrier signal is applied to the carrier input port with sufficient amplitude for switching operation. A carrier input level of 300 mVrms is optimum. The composite SSB signal is applied to the signal input port with an amplitude of 5.0 to 500 mVrms. All output signal components except the desired demodulated audio are filtered out, so that an offset adjustment is not required. This circuit may also be used as an AM detector by applying composite and carrier signals in the same manner as described for product detector operation.

typical applications (con't)



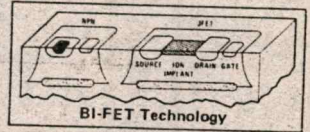
The frequency doubler circuit shown will double low-level signals with low distortion. The value of C should be chosen for low reactance at the operating frequency.

Signal level at the carrier input must be less than 25 mV peak to maintain operation in the linear region of the switching differential amplifier. Levels to 50 mV peak may be used with some distortion of the output waveform. If a larger input signal is available a resistive divider may be used at the carrier input, with full signal applied to the signal input.



Operational Amplifiers/Buffers

LF155/LF156/LF157 Series Monolithic JFET Input Operational Amplifiers



LF155, LF155A, LF255, LF355, LF355A, LF355B low supply current
 LF156, LF156A, LF256, LF356, LF356A, LF356B wide band
 LF157, LF157A, LF257, LF357, LF357A, LF357B wide band decompensated ($A_{V_{MIN}} = 5$)

General Description

These are the first monolithic JFET input operational amplifiers to incorporate well matched, high voltage JFETs on the same chip with standard bipolar transistors (Bi-FET Technology). These amplifiers feature low input bias and offset currents, low offset voltage and offset voltage drift, coupled with offset adjust which does not degrade drift or common-mode rejection. The devices are also designed for high slew rate, wide bandwidth, extremely fast settling time, low voltage and current noise and a low $1/f$ noise corner.

- Photocell amplifiers
- Sample and Hold circuits

Common Features*

(LF155A, LF156A, LF157A)

- Low input bias current 30 pA
- Low Input Offset Current 3 pA
- High input impedance $10^{12} \Omega$
- Low input offset voltage 1 mV
- Low input offset voltage temperature drift $3 \mu V/^\circ C$
- Low input noise current 0.01 pA/\sqrt{Hz}
- High common-mode rejection ratio 100 dB
- Large dc voltage gain 106 dB

Advantages

- Replace expensive hybrid and module FET op amps
- Rugged JFETs allow blow-out free handling compared with MOSFET input devices
- Excellent for low noise applications using either high or low source impedance—very low $1/f$ corner
- Offset adjust does not degrade drift or common-mode rejection as in most monolithic amplifiers
- New output stage allows use of large capacitive loads (10,000 pF) without stability problems
- Internal compensation and large differential input voltage capability

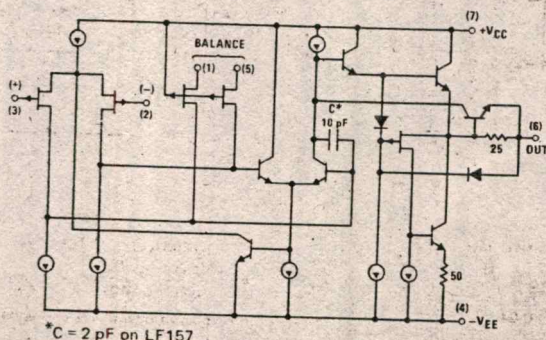
Uncommon Features

	LF155A	LF156A	LF157A ($A_V = 5$)*	UNITS
Extremely fast settling time to 0.01%	4	1.5	1.5	μs
Fast slew rate	5	12	50	$V/\mu s$
Wide gain bandwidth	2.5	5	20	MHz
Low input noise voltage	20	12	12	nV/\sqrt{Hz}

Applications

- Precision high speed integrators
- Fast D/A and A/D converters
- High impedance buffers
- Wideband, low noise, low drift amplifiers
- Logarithmic amplifiers

Simplified Schematic



*C = 2 pF on LF157

Absolute Maximum Ratings

	LF155A/6A/7A	LF155/6/7	LF355B/6B/7B LF255/6/7 LF355B/6B/7B ±22V	LF355A/6A/7A LF355/6/7 ±18V
Supply Voltage	±22V	±22V		
Power Dissipation (P_D at 25°C) and Thermal Resistance (θ_{jA}) (Note 1)				
T_{jMAX} (H and J Package)	150°C	150°C	115°C	115°C
(N Package)			100°C	100°C
(H Package) P_D	670 mW	670 mW	570 mW	570 mW
θ_{jA}	150°C/W	150°C/W	150°C/W	150°C/W
(J Package) P_D	670 mW	670 mW	570 mW	570 mW
θ_{jA}	140°C/W	140°C/W	140°C/W	140°C/W
(N Package) P_D			500 mW	500 mW
θ_{jA}			155°C/W	155°C/W
Differential Input Voltage	±40V	±40V	±40V	±30V
Input Voltage Range (Note 2)	±20V	±20V	±20V	±16V
Output Short Circuit Duration	Continuous	Continuous	Continuous	Continuous
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C	300°C	300°C	300°C

DC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF155A/6A/7A			LF355A/6A/7A			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	$R_S = 50\Omega, T_A = 25^\circ C$ Over Temperature		1	2		1	2	mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 50\Omega$		3	5		3	5	$\mu V/^\circ C$
$\Delta TC/\Delta V_{OS}$	Change in Average TC with V_{OS} Adjust	$R_S = 50\Omega$, (Note 4)		0.5			0.5		$\mu V/^\circ C$ per mV
I_{OS}	Input Offset Current	$T_J = 25^\circ C$, (Notes 3, 5) $T_J \leq T_{HIGH}$		3	10		3	10	pA nA
I_B	Input Bias Current	$T_J = 25^\circ C$, (Notes 3, 5) $T_J \leq T_{HIGH}$		30	50		30	50	pA nA
R_{IN}	Input Resistance	$T_J = 25^\circ C$		10^{12}			10^{12}		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V, T_A = 25^\circ C$ $V_O = \pm 10V, R_L = 2k$ Over Temperature	50	200		50	200		V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V, R_L = 10k$ $V_S = \pm 15V, R_L = 2k$	-12 -10	-13 -12		-12 -10	-13 -12		V/mV V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	-11	-15.1 -12		-11	-15.1 -12		V
CMRR	Common-Mode Rejection Ratio		85	100		85	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	85	100		85	100		dB

AC Electrical Characteristics $T_A = 25^\circ C, V_S = \pm 15V$

SYMBOL	PARAMETER	CONDITIONS	LF155A/355A			LF156A/356A			LF157A/357A			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
SR	Slew Rate	LF155A/6A; $A_V = 1$, LF157A; $A_V = 5$	3	5		10	12					V/ μs
GBW	Gain Bandwidth Product			2.5		4	4.5		40	50		V/ μs MHz
t_s	Settling Time to 0.01%	(Note 7)		4			1.5			1.5		μs
e_n	Equivalent Input Noise Voltage	$R_S = 100\Omega$ $f = 100 Hz$ $f = 1000 Hz$		25 25			15 12			15 12		nV/\sqrt{Hz} nV/\sqrt{Hz}
i_n	Equivalent Input Noise Current	$f = 100 Hz$ $f = 1000 Hz$		0.01 0.01			0.01 0.01			0.01 0.01		pA/\sqrt{Hz} pA/\sqrt{Hz}
C_{IN}	Input Capacitance			3			3			3		pF

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท เซมิคอนดักเตอร์ เทคโนโลยี จำกัด และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics (Note 3)

SYMBOL	PARAMETER	CONDITIONS	LF155/6/7			LF255/6/7 LF355B/6B/7B			LF355/6/7			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V _{OS}	Input Offset Voltage	R _S = 50Ω, T _A = 25°C		3	5		3	5		5	10	mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	Over Temperature R _S = 50Ω		5	7		5	6.5		5	13	mV/°C
ΔTC/ΔV _{OS}	Change in Average TC with V _{OS} Adjust	R _S = 50Ω, (Note 4)		0.5			0.5			0.5		μV/°C
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 3, 5) T _J ≤ T _{HIGH}		3	20		3	20		3	50	pA
I _B	Input Bias Current	T _J = 25°C, (Notes 3, 5) T _J ≤ T _{HIGH}		30	100		30	100		30	200	nA
R _{IN}	Input Resistance	T _J = 25°C		10 ¹²			10 ¹²			10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = ±15V, T _A = 25°C V _O = ±10V, R _L = 2k Over Temperature	50	200		50	200		25	200		V/mV
V _O	Output Voltage Swing	V _S = ±15V, R _L = 10k V _S = ±15V, R _L = 2k	25		25			15				V/mV
V _{CM}	Input Common-Mode Voltage Range	V _S = ±15V	-12	-13	-12	-13	-12	-13	-12	-13		V
CMRR	Common-Mode Rejection Ratio		-10	-11	-10	-11	-10	-11	-10	-11		V
PSRR	Supply Voltage Rejection Ratio	(Note 6)	85	100	85	100	85	100	85	100		dB

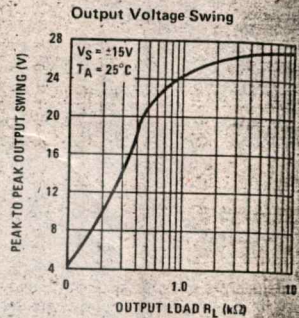
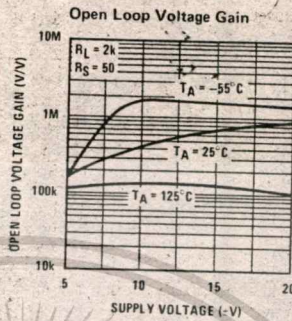
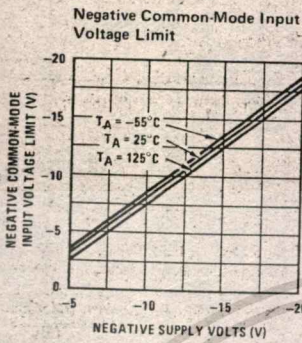
DC Electrical Characteristics T_A = 25°C, V_S = ±15V

PARAMETER	LF155A/155, LF255, LF355A/355B		LF355		LF156A/156, LF256/356B		LF356A/356		LF157A/157, LF257/357B		LF357A/357		UNITS
	TYP	MAX	TYP	MAX	TYP	MAX	TYP	MAX	TYP	MAX	TYP	MAX	
Supply Current	2	4	2	4	5	7	5	10	5	7	5	10	mA

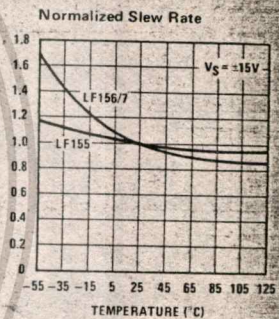
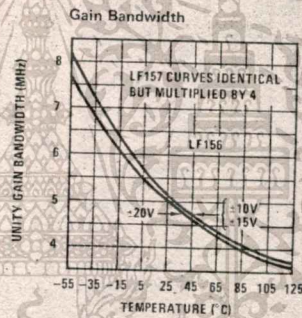
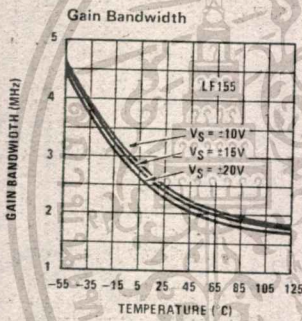
AC Electrical Characteristics T_A = 25°C, V_S = ±15V

SYMBOL	PARAMETER	CONDITIONS	LF155/255/ 355/355B	LF156/256, LF356B	LF156/256/ 356/356B	LF157/257, LF357B	LF157/257/ 357/357B	UNITS
			TYP	MIN	TYP	MIN	TYP	
SR	Slew Rate	LF155/6: A _V = 1, LF157: A _V = 5	5	7.5	12			V/μs
GBW	Gain Bandwidth Product		25		5	30	50	V/μs
t _s	Settling Time to 0.01%	(Note 7)	4		1.5		20	MHz
e _n	Equivalent Input Noise Voltage	R _S = 100Ω f = 100 Hz f = 1000 Hz	25		15		1.5	μs
i _n	Equivalent Input Current Noise	f = 100 Hz f = 1000 Hz	20		12		15	nV/√Hz
C _{IN}	Input Capacitance		0.01		0.01		0.01	pA/√Hz
			0.01		0.01		0.01	pA/√Hz
			3		3		3	pF

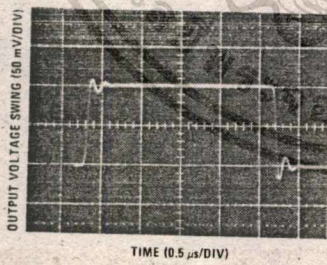
Typical DC Performance Characteristics (Continued)



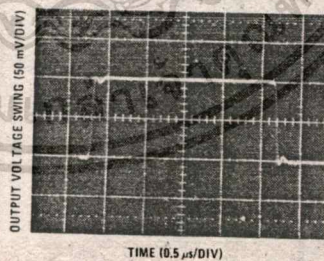
Typical AC Performance Characteristics



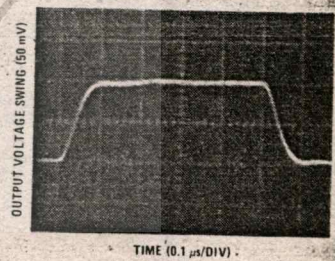
LF155 Small Signal Pulse Response, $A_V = +1$



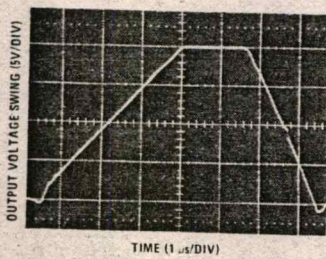
LF156 Small Signal Pulse Response, $A_V = +1$



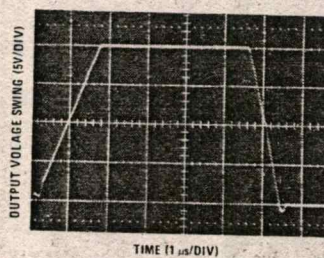
LF157 Small Signal Pulse Response, $A_V = +5$



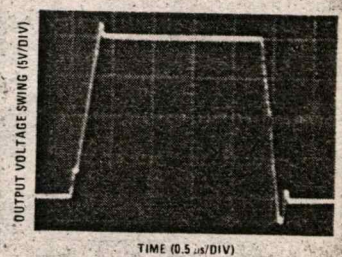
LF155 Large Signal Pulse Response, $A_V = +1$



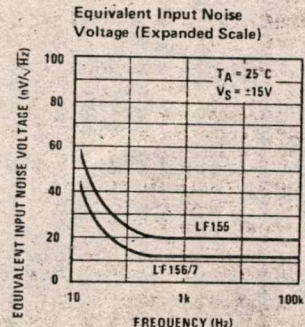
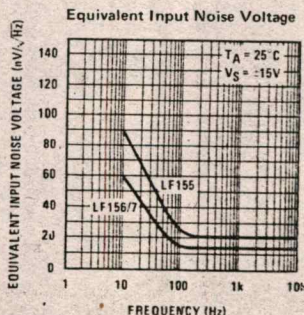
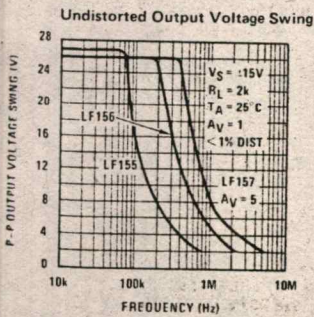
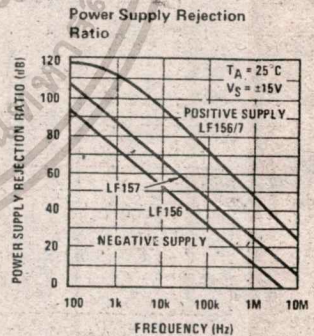
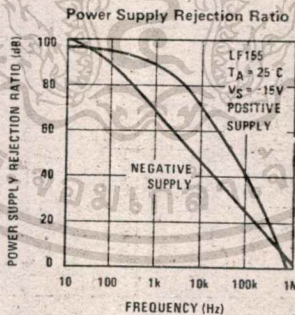
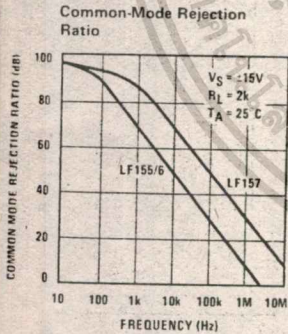
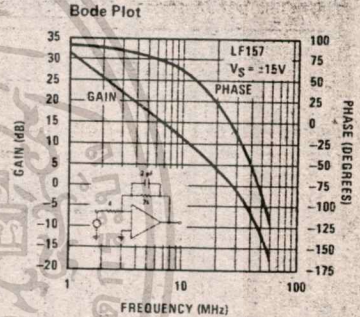
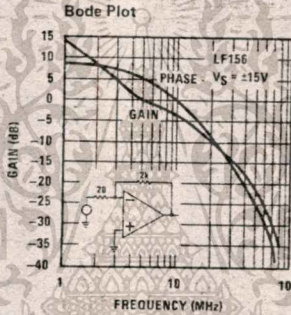
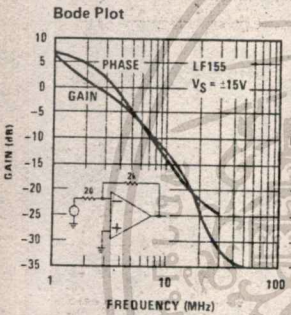
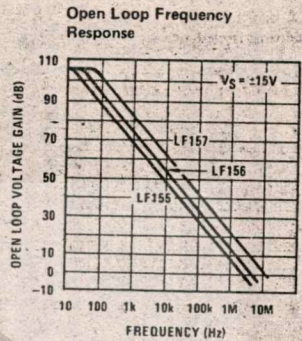
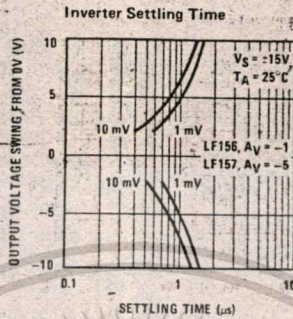
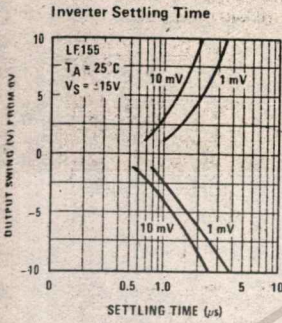
LF156 Large Signal Pulse Response, $A_V = +1$



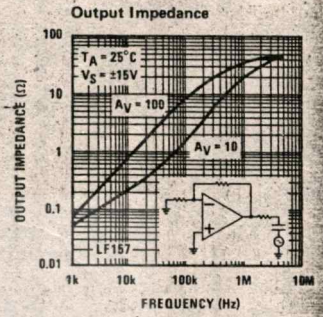
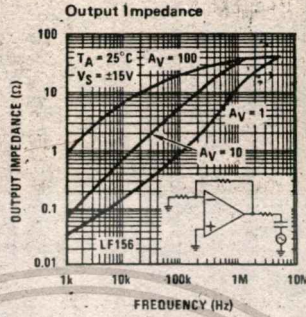
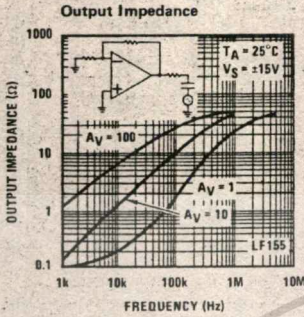
LF157 Large Signal Pulse Response, $A_V = +5$



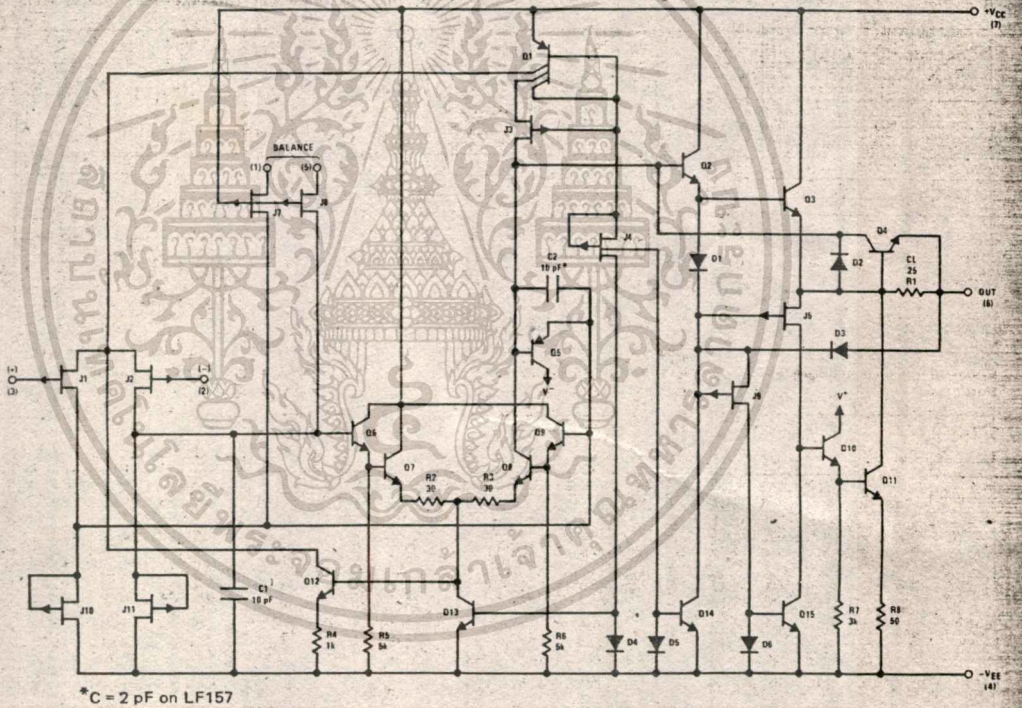
Typical AC Performance Characteristics (Continued)



Typical AC Performance Characteristics (Continued)



Detailed Schematic

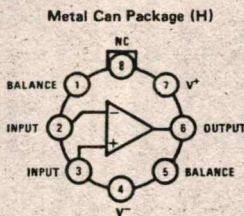


*C = 2 pF on LF157

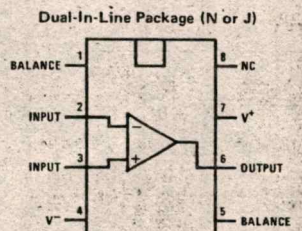
Connection Diagrams (Top Views)

Order Number	LF155AH	LF156AH	LF157AH
	LF155H	LF156H	LF157H
	LF255AH	LF256AH	LF357AH
	LF355H	LF356H	LF357H

See NS Package H08C



Note 4: Pin 4 connected to case.



Order Number LF355N, LF356N or LF357N
See NS Package N08B

54390/74390 Dual 4-Bit Decade Counter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL					
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package			
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF		
T. I.																						
FAIRCHILD									SN74LS390	J	D	N	D	SN54390	J	D		WD				
MOTOROLA																						
N. S. C.																						
PHILIPS																						
SIGNESTICS																						
SIEMENS																						
FUJITSU																						
HITACHI																						
MITUBISHI																						
NEC									M74LS390	P	D											
TOSHIBA																						

Electrical Characteristics SN54LS390/SN74LS390

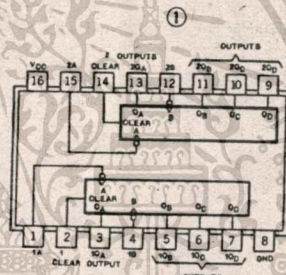
absolute maximum ratings over operating free-air temperature range			
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS -55°C to 125°C
Input voltage	7V		SN74LS 0°C to 70°C
		Storage temperature range	-65°C to 125°C
recommended operating conditions			
		SN54LS390	SN74LS390
		MIN NOM MAX	MIN NOM MAX
Supply voltage, V _{CC}		4.5 5 5.5	4.75 5 5.25
High-level output current, I _{OH}		-400	-400
Low-level output current, I _{OL}		4	8
Count frequency, f _{count}	A input	0 25 0	0 25 0
	B input	0 20 0	0 20 0
Pulse width, t _w	A input high or low	20	20
	B input high or low	25	25
	Clear high	20	20
Clear inactive-state setup time, t _{setup}		25 ↓	25 ↓
Operating free-air temperature, T _A		-55 125 0	70 °C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH} High-level input voltage		2			V
V _{IL} Low-level input voltage				0.8	V
V _I Input clamp voltage	V _{CC} =MIN, I _I =-18mA			-1.5	V
V _{OH} High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OH} =-400µA	2.7	3.4		V
V _{OL} Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OL} =8mA	0.35	0.5		V
I _I Input current at maximum input voltage	Clear V _{CC} =MAX, V _I =7V		0.1		µA
	Input A V _{CC} =MAX, V _I =5.5V		0.2		µA
	Input B		0.4		µA
I _{IH} High-level input current	Clear		20		mA
	A V _{CC} =MAX, V _I =2.4V		100		mA
	B		100		mA
I _{IL} Low-level input current	Clear		-0.4		mA
	A V _{CC} =MAX, V _I =2.7V		-1.6		mA
	B		-2.4		mA
I _{OS} Short-circuit output current †	V _{CC} =MAX	SN54 [‡]	-20	-100	mA
		SN74 [‡]	-20	-100	mA
I _{CC} Supply current	V _{CC} =MAX. See Note 1		15	26	mA
f _{max} from A to output Q _A			25	35	MHz
	from B to output Q _B		20	30	MHz
t _{PLH} from A to output Q _A			12	20	ns
t _{PHL} from A to output Q _C			13	20	ns
t _{PLH} from A to output Q _C			37	60	ns
t _{PHL} from B to output Q _B			39	60	ns
t _{PLH} from B to output Q _B			13	21	ns
t _{PHL} from B to output Q _C			14	21	ns
t _{PLH} from B to output Q _C			24	39	ns
t _{PHL} from B to output Q _D			26	39	ns
t _{PLH} from Clear to A any output			13	21	ns
t _{PHL} from Clear to A any output			14	21	ns
			24	39	ns

† The arrow indicates the falling edge of the clock pulse is used for reference.
 ‡ f_{max} = maximum count frequency t_{PLH} = propagation delay time, high-to-low-level output t_{PHL} = propagation delay time, low-to-high-level output
 § The Q_A outputs of the 390 are tested at I_{OL} = 16 mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
 ¶ For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 †† All typical values are at V_{CC} = 5V, T_A = 25°C.
 ††† Not more than one output should be shorted at a time.

Pin Assignment (Top View)

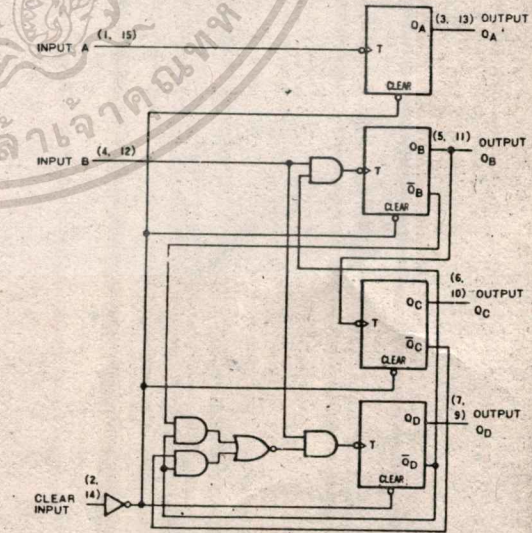


Function Table

BCD COUNT SEQUENCE (See Note A)					BI-QUINARY (5-2) (See Note B)				
COUNT	Q _D	Q _C	Q _B	Q _A	COUNT	Q _A	Q _B	Q _C	Q _D
0	L	L	L	L	0	L	L	L	L
1	L	L	L	H	1	L	L	L	H
2	L	L	H	L	2	L	L	H	L
3	L	L	H	H	3	L	L	H	H
4	L	H	L	L	4	L	H	L	L
5	L	H	L	H	5	L	H	L	H
6	L	H	H	L	6	L	H	H	L
7	L	H	H	H	7	L	H	H	H
8	H	L	L	L	8	H	L	L	L
9	H	L	L	H	9	H	L	L	H

positive logic: High input to clear resets all four outputs low

Functional Block Diagram



NOTES: 1. I_{CC} is measured with all outputs open, both clear inputs grounded following momentary connection to 4.5V, and all other inputs grounded.
 A. Output Q_A is connected to input B for BCD count.
 B. Output Q_D is connected to input A for bi-quinary count.

5476/7476 Dual J-K Master-Slave Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL						
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package					
		C	P	M		CF	C	P		M	CF	C		P	M	CF		C	P	M	CF		
T.I.					SN54H76	J	Q	ND	WD	SN54LS76	J	Q	ND	WD	SN5476	J	Q	ND	WD				
FAIRCHILD					SN74H76	J	Q	ND	WD	SN74LS76	J	Q	ND	WD	SN7476	J	Q	ND	WD				
MOTOROLA					FMS54H76/FM9H76	D	Q		F					FMS476/FM9N76	D	Q		F					
N.S.C.					FC74H76/FC9H76	D	Q		F					FC7476/FC9N76	D	Q		F					
PHILIPS					DM54H76	J	Q	ND	WD	DM54LS76	J	Q	ND	WD	DM5476	J	Q	ND	WD				
SIGNETICS					DM74H76	J	Q	ND	WD	DM74LS76	J	Q	ND	WD	DM7476	J	Q	ND	WD				
SIEMENS					N74H76					N74LS76					FJJ191/7476								
FUJITSU					SS4H76	B	Q							SN5476	F	Q	B	Q	WD				
HITACHI					N74H76	B	Q							SN7476	F	Q	B	Q	WD				
MITSUBISHI														FLJ131									
NEC																							
TOSHIBA														HD7476/HD2516									
										HD74LS76	P	Q			M53276	P	Q						
														μPB224	D	Q	C	Q					
														TD7476	P	Q							

Electrical Characteristics SN54LS76/SN74LS76

absolute maximum ratings over operating free-air temperature range

Supply voltage VCC	TV	Operating free-air temperature range	SN54LS	-55 to 125°C
Input voltage	5.5V		SN74LS	0°C to 75°C
		Storage temperature range		-65°C to 150°C

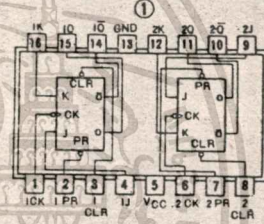
recommended operating conditions

	SN54LS76			SN74LS76			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage VCC	4.5	5	5.5	4.75	5	5.25	V
High-level output current IOH			-400			-400	μA
Low-level output current IOL			4			4	mA
Pulse width, ts	Clock high	20		20			ns
	Preset or clear low	25		25			
Input setup time, tSU	High-level data	20		20			ns
	Low-level data	20		20			
Input hold time, tSH			0			0	ns
Operating free-air temperature, TA	-55	125	0	0	70	0	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 4 mA	0.25	0.4	V	
I _I	Input current at maximum input voltage	D, J, K, Clear			0.1	
		Preset			0.3	
		Clock	V _{CC} = MAX, V _I = 7V			0.4
						20
I _{IH}	High-level input current	D, J, K, Clear			60	
		Preset	V _{CC} = MAX, V _I = 2.7V			50
		Clock				80
						-4
I _{IL}	Low-level input current	D, J, K, Clear			-0.8	
		Preset	V _{CC} = MAX, V _I = 0.4V			-0.8
		Clock				-0.8
						-0.8
I _{OS}	Short-circuit output current †	Series 4LE			-20 to -100	
		Series 74LS	V _{CC} = MAX			-20 to -100
I _{CC}	Supply current (Average per flip-flop)	V _{CC} = MAX, See Note 1			4 to 8	
f _{max}	maximum clock frequency		30	45	MHz	
t _{PLH}	from clear, preset or clock (as appropriate) to 0 or 1	V _{CC} = 5V, T _A = 25°C, C _L = 15pF, R _L = 2kΩ		15	20	
					15	20

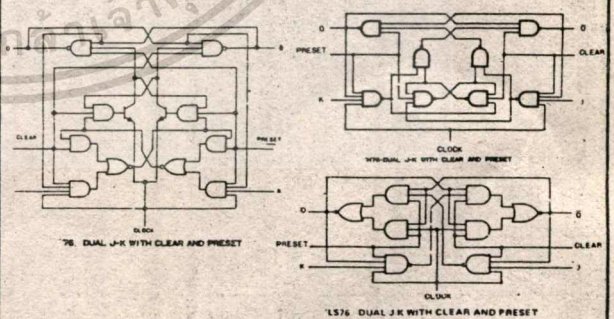
Pin Assignment (Top View)



Function Tables (See Note 2)

74LS76							LS76						
INPUTS			OUTPUTS				INPUTS			OUTPUTS			
PRESET	CLEAR	CLOCK	J	K	Q	Q̄	PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L	L	H	X	X	X	H	L
L	L	X	X	X	L	H	L	L	X	X	X	L	H
L	L	X	X	X	H*	H*	L	L	X	X	X	H*	H*
H	H	J	L	L	Q ₀	Q̄ ₀	H	H	J	L	L	Q ₀	Q̄ ₀
H	H	J	L	L	L	L	H	H	J	L	L	L	L
H	H	J	L	L	H	H	H	H	J	L	L	H	H
H	H	J	H	H	TOGGLE	TOGGLE	H	H	J	H	H	TOGGLE	TOGGLE
H	H	H	X	X	Q ₀	Q̄ ₀	H	H	H	X	X	Q ₀	Q̄ ₀

Functional Block Diagrams



- NOTES: 1 With all outputs open, I_{CC} is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is grounded.
 2 H = high level (steady state), L = low level (steady), X = irrelevant
 † = transition from high to low level
 J = high-level pulse; data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse.
 Q₀ = the level of Q before the indicated input conditions were established.
 TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
 * This configuration is nonstatic; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

• Not more than one output should be shorted at a time.

• t_{PLH} = propagation delay time, low-to-high-level output.

• t_{PHL} = propagation delay time, high-to-low-level output.

§ † The arrow indicates the edge of the clock pulse used for reference: ↑ for the rising edge, ↓ for the falling edge.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของทางราชการเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งในการนำไปใช้

5474/7474* Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL							
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package					
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF				
T.I.	SN54S74	J	Q		W	Q		W	SN54LS74	J	Q		W	Q		W	SN54L74	J	Q	ND	T	Q		
FAIRCHILD	SN74S74	J	Q	ND					SN74LS74	J	Q	ND					SN74L74	J	Q	ND	T	Q		
MOTOROLA	FM54S74/FM9S74	DD					F	Q	FM54LS74/FM9LS74	DD			F	Q										
N.S.C.	DM74S74			ND					DM74LS74				ND				DM54L74				ND	F	Q	
PHILIPS	N74S74			Q					N74LS74				Q				FJ131/7474				Q			
SIGNETICS	S54S74						F	Q	S54LS74				F	Q			S5474*				F	Q		
SIEMENS	N74S74						F	Q	N74LS74				A				N7474				F	Q		
FUJITSU									74LS74				M	Q			MB420				Q	M	Q	
HITACHI	HD74S74			Q	P	Q			HD74LS74				P	Q			HD7474/HD2510				Q	P	Q	
mitsubishi	M74S74			P	Q				M74LS74				P	Q			M5327/M5374				P	Q		
NEC	74S74			C	Q				74LS74				C	Q			μPB214				DD	C	Q	
TOSHIBA																	TD3474A						P	Q

Electrical Characteristics SN54LS74/SN74LS74

absolute maximum ratings over operating free-air temperature range

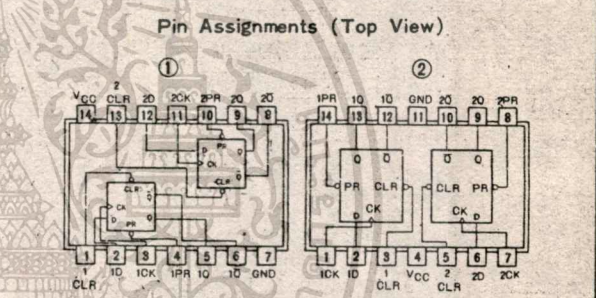
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS74	-55°C to 125°C
Input voltage	-5.5V		SN74LS74	0°C to 70°C
		Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS74			SN74LS74			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Pulse width, t _p	Clock high	25		25			ns
	Preset or clear low	25		25			
Input setup time, t _{su}	High-level data	25		25			ns
	Low-level data	20		20			
Input hold time, t _{hd}		51		51			ns
Operating free-air temperature, T _A		-55	125	0	70		°C

electrical characteristics over recommended operating free-air temperature range

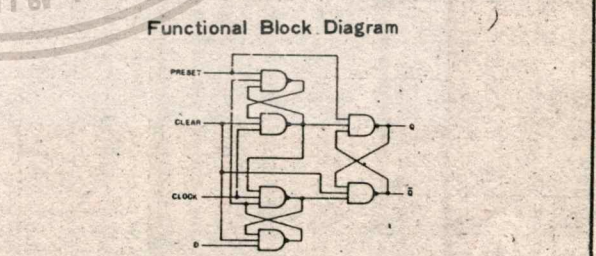
PARAMETER*	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} =MIN, I _I =-18mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OH} =MAX	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OL} =4mA	0.25	0.4	V
I _I	Input current at maximum input voltage	D, J, K, Clear		0.1	mA
		Preset		0.2	
		Clock		0.2	
				0.1	
I _{IH}	High-level input current	D, J, K, Clear		20	μA
		Preset		40	
		Clock		40	
				20	
I _{IL}	Low-level input current	D, J, K, Clear		-0.4	mA
		Preset		-0.8	
		Clock		-0.8	
				-0.4	
I _{OS}	Short-circuit output current	V _{CC} =MAX		-20	mA
				-100	
I _{CC}	Supply current (Average per flip-flop)	V _{CC} =MAX, See Note 1		4	mA
				8	
f	clock frequency	V _{CC} =5V, T _A =25°C, C _L =15pF, R _L =2kΩ	25	33	MHz
t _{PLH}	from clear, preset or clock		13	25	ns
t _{PHL}	(as appropriate) to 0 or 1		25	40	



Functional Table

*74, *H74, *LS74, *S74 (See Note 2)

INPUTS		CLOCK		D	Q	Q̄
PRESET	CLEAR	X	X	X	H	L
L	H	X	X	X	L	H
H	L	X	X	X	H*	H*
L	L	X	X	X	H	L
H	H	↑	↑	L	L	H
H	H	↑	↑	L	L	H
H	H	L	X	Q ₀	Q ₀	Q ₀



*74, *S74, *H74, *LS74, *L74 DUAL D-FLIP-FLOP WITH CLEAR AND PRESET

- NOTES: 1 With all outputs open, I_{CC} is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is grounded.
 2 H=high level (steady state), L=low level (steady state), X=irrelevant
 ↑=transition from low to high level.
 Q₀=the level of Q before the indicated input conditions were established.
 * This configuration is nonstatic; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

1 For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 2 All typical values are at V_{CC}=5V, T_A=25°C.
 * Not more than one output should be shorted at a time.
 † t_{PLH}=propagation delay time, low-to-high-level output;
 ‡ t_{PHL}=propagation delay time, high-to-low-level output;
 § The arrow indicate the edge of the clock pulse used for reference; † for the rising edge.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษารายงาน โฆษณาสื่อพิมพ์ไปใช้ประโยชน์ด้านการศึกษา
 ไม่ว่ากรณีใดๆก็ตาม อีกหนึ่งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ สำเร็จลุล่วงโดยได้รับ ความอนุเคราะห์จากท่าน
อาจารย์ที่ปรึกษา รุ่นพี่และเพื่อนๆ เป็นอย่างดี ทางผู้จัดทำจึงขอขอบคุณทุกท่านที่ให้
คำปรึกษาและให้ความช่วยเหลือในการจัดทำปริญญานิพนธ์ มา ณ. ที่นี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

Motorola Lab. ; Theory of Operation for "C-QUAM AM STEREO"
and Notes on Audio processing ; Schaumburg, IL
, 1988.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้