



ปีการศึกษา 2532

โปรแกรมเขียนแบบการทำงานของวงจรรองความถี่ดิจิทัล ๑.

และ

การออกแบบวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์โดยใช้

BILINEAR TRANSFORM

จัดทำโดย

นาย กล้าหาญ รสสุคนธ์

นาย นิติ เทพสุธรรมรัตน์

อาจารย์ที่ปรึกษา

อ. กฤตากร กล่อมการ

ผศ.ดร. กนก เจนจิระพงศ์เวช

ปฏิทินพจนธ์ปีการศึกษา 2532

ภาควิชา เทคโนโลยีคอมพิวเตอร์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง โปรแกรมเลียนแบบการทำงานของวงจรรองความถี่ดิจิทัล และการ
ออกแบบวงจรสวิตซ์คาปาซิเตอร์ฟิลเตอร์โดยใช้ BILINEAR TRANSFORM

ผู้จัดทำ

1. นาย กล้าหาญ รสสุคนธ์ 318501

2. นาย นิตี เทนสุธรรมรัตน์ 318509

อ. กฤตากร กล่อมการ อาจารย์ที่ปรึกษา
(*[Signature]*)

ผศ.ดร. กนก เจริญพงศ์เวช อาจารย์ที่ปรึกษา
(*[Signature]*)

โปรแกรมเลียนแบบการทำงานของวงจรรองความถี่ดิจิทัล

และ

การออกแบบวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์โดยใช้

BILINEAR TRANSFORM

บทคัดย่อ

ปฏิญานิพนธ์นี้แบ่งออกเป็นสองส่วน โดยส่วนแรกจะเกี่ยวกับการประมวลผลสัญญาณดิจิทัล คือเราเขียนซอฟต์แวร์เพื่อที่จะทำให้คอมพิวเตอร์ทำงานเป็นวงจรรองความถี่ดิจิทัล ซึ่งทำได้โดยเขียนโปรแกรมเก็บทรานส์เฟอร์ฟังก์ชันของวงจรรองความถี่ดิจิทัลไว้ ทรานส์เฟอร์ฟังก์ชันนั้นได้มาจากการแปลงสมการ prototype ของวงจรรองความถี่ Butterworth ไปเป็นทรานส์เฟอร์ฟังก์ชันของวงจรรองความถี่ดิจิทัลโดยใช้ bilinear transform จากนั้นก็นำเอาสัญญาณดิจิทัลที่จะกรองป้อนเข้าไปในเครื่องคอมพิวเตอร์ให้ทำการคำนวณ ผลลัพธ์ที่ได้ก็คือสัญญาณดิจิทัลที่ผ่านวงจรรองความถี่ดิจิทัลนั่นเอง

ส่วนที่สองจะเป็นนำ bilinear transform มาใช้งานจริง โดยเราทำการสร้างวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์ ซึ่งทำได้โดยแทนที่ความต้านทานในวงจร RC Active filter ด้วยวงจรสวิตช์คาปาซิเตอร์ที่ต่อกันแบบ bilinear ดังนั้นในการคำนวณหาขนาดและเฟสของวงจรสวิตช์คาปาซิเตอร์เราจะวิเคราะห์ใน z - domain ซึ่งเราจะแสดงให้เห็นว่าสามารถปรับตำแหน่งความถี่คัทออฟของวงจรสวิตช์คาปาซิเตอร์ได้โดยปรับความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของสวิตช์

โครงงานนี้เป็นปฏิญานิพนธ์ของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต สาขาวิชาเทคโนโลยีโทรคมนาคม ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECURSIVE DIGITAL FILTER SIMULATION
AND
SWITCHED CAPACITOR FILTER DESIGN USING
BILINEAR Z - TRANSFORM

Abstract

This thesis is divided into two sections. The first section is described about digital signal processing. By design the software for computer to be function as digital filter, which stored the transfer function of digital in computer. Bilinear transform is used to transform prototype of butterworth analog filter transformation into digital filter transfer function. The result of simulate signal that pass into this transfer function is output of digital filter signal.

The second part is application of bilinear transform. The switched capacitor circuit is fabricated, resistor in active filter is implement switched capacitor using bilinear transform. Analysis of phase and magnitude response is in z - domain which show that the cutoff frequency of switched capacitor filter is adjusted by vary clock frequency which use to control operation of switch.

สารบัญ

	หน้า
บทนำ	1
บทที่ 1 ทฤษฎีเบื้องต้นเกี่ยวกับวงจรกรองความถี่ดิจิทัล	
1.1 บทนำ	2
1.2 การประมวลผลสัญญาณดิจิทัล	3
1.3 ระบบและสัญญาณไม่ต่อเนื่องทางแกนเวลา	6
1.4 การสร้างวงจรกรองความถี่ดิจิทัลแบบรีเคอร์ซีฟ	12
บทที่ 2 การออกแบบวงจรกรองความถี่ดิจิทัล	
2.1 Butterworth Low Pass Filter	18
บทที่ 3 หลักการของโปรแกรมเลียนแบบการทำงานของวงจรกรองความถี่ดิจิทัลแบบรีเคอร์ซีฟ	
3.1 ส่วนประกอบต่าง ๆ ในโปรแกรม	22
บทที่ 4 สวิตช์คาปาซิเตอร์ฟิลเตอร์	
4.1 ทฤษฎีเกี่ยวกับสวิตช์คาปาซิเตอร์	36
4.2 การแทนที่ความต้านทานด้วยสวิตช์คาปาซิเตอร์	39
บทที่ 5 การนำสวิตช์คาปาซิเตอร์มาแทนที่ความต้านทานในวงจร RC	
5.1 RC Low Pass Filter	48
5.2 การแทนที่ความต้านทานด้วยการต่อสวิตช์กับคาปาซิเตอร์แบบขนาน ในวงจร RC Passive Low Pass Filter	49
5.3 การแทนที่ความต้านทานด้วยการต่อสวิตช์กับคาปาซิเตอร์แบบอนุกรมในวงจร RC Passive Low Pass Filter	54
บทที่ 6 การออกแบบวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์	
6.1 การออกแบบวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์จากวงจร Active RC Filter โดยแทนที่ความต้านทานด้วยวิธี Bilinear z - Transform	58

บทที่ 7 การทดลองวงจรสวิตซ์คาปาซิเตอร์ฟิลเตอร์	
7.1 Low Pass Filter	62
7.2 High Pass Filter	72
บทที่ 8 การสร้างวงจรสวิตซ์คาปาซิเตอร์อันดับที่สอง	
8.1 วงจร Infinite Gain Multiple Feedback Low Pass Filter	89
8.2 วงจร Sallen and Key (Finite Gain) High Pass Filter	92
หนังสืออ้างอิง	104



บทนำ

ความเป็นมาของโครงการ

เนื่องจากในปัจจุบันได้มีการวิจัยและพัฒนากันอย่างกว้างขวางในระดับบัณฑิตศึกษาทั้งในประเทศและต่างประเทศ ดังจะเห็นได้จากในวารสารวิชาการทางวิศวกรรมไฟฟ้า ทั้ง IEE และ IEEE ซึ่งทางผู้จัดทำเห็นว่าไม่ยากจนเกินไปที่จะนำมาศึกษา ผลงานที่ทำขึ้นมานั้นเป็นเพียงแค่พื้นฐานเท่านั้น ทั้งวงจรกรองความถี่ดิจิทัล และวงจรสวิตซ์คาปาซิเตอร์ฟิลเตอร์ ซึ่งจะต้องเสียเวลาในการศึกษาทฤษฎีพอสมควร อีกทั้งยังใช้คณิตศาสตร์ค่อนข้างสูง โดยผู้จัดทำหวังว่าสิ่งที่ได้ทำขึ้นมานั้นพอที่จะเป็นพื้นฐานให้กับท่านที่สนใจในเรื่องของ DIGITAL FILTER และ SWITCH CAPACITOR FILTER

ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถอธิบายการทำงานของวงจรกรองความถี่ดิจิทัลได้
2. สามารถสร้างวงจรสวิตซ์คาปาซิเตอร์ฟิลเตอร์ได้

บทที่ 1

ทฤษฎีเบื้องต้นเกี่ยวกับ digital filter

1.1 บทนำ

วงจรมีผลเตอร์กล่าวได้ว่าเป็นวงจรมีความสำคัญในระบบอิเล็กทรอนิกส์ ทฤษฎีของวงจรมีผลเตอร์เริ่มขึ้นในปี พ.ศ. 2458 โดยมีผู้ผลิต electric wave filter ขึ้นใช้งาน ทฤษฎีของวงจรมีผลเตอร์แบ่งตามประวัติได้เป็น 2 แขนงคือ ทฤษฎีดั้งเดิม (classical filter theory) และทฤษฎียุคใหม่ (modern filter theory) ทฤษฎีแบบยุคใหม่นี้จะให้ผลที่ละเอียดและแน่นอนกว่าทฤษฎียุคดั้งเดิม

วงจรมีผลเตอร์แบ่งออกได้เป็น 5 ประเภทใหญ่ๆ คือ

1. Passive Filter
2. Active Filter
3. Electromechanical Filter
4. Digital Filter
5. Microwave Filter

การกรองความถี่ (filtering) เป็นแขนงหนึ่งของการประมวลผลสัญญาณ (signal processing) ก่อนที่จะกล่าวถึงรายละเอียดของการกรองความถี่จะขอยินยามความหมายของคำบางคำที่เป็นประโยชน์ในการทำความเข้าใจในหัวข้อต่อไป

คำว่าสัญญาณ (signal) เราจะทำให้คำจำกัดความว่า คือฟังก์ชันที่แทนความหมายของข้อมูล (data) หรือข่าวสาร (information) ซึ่งเป็นขนาดทางกายภาพ (physical quantity) ที่สามารถวัดได้ (measurable) สัญญาณอาจจะเขียนให้อยู่ในรูปฟังก์ชันทางคณิตศาสตร์ได้หลายตัวแปร ซึ่งขนาดของสัญญาณอาจเปลี่ยนไปตามเวลา (time) ความถี่ (frequency) และระยะทาง (distance) เป็นต้น

ตัวแปรอิสระที่ใช้เขียนเป็นคณิตศาสตร์แทนความหมายของสัญญาณ อาจจะเป็นตัวแปรที่ต่อเนื่อง (continuous) หรือไม่ต่อเนื่อง (discrete) ก็ได้ ดังนั้นการประมวลผลสัญญาณจึงแบ่งชนิดของสัญญาณออกได้เป็นสองชนิดคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.1.1 สัญญาณอนาลอกหรือสัญญาณที่มีความต่อเนื่องทางแกนเวลา (Analog or Continuous Signal)

คือสัญญาณที่มีความต่อเนื่องทั้งในแกนเวลาและขนาดของสัญญาณ คณิตศาสตร์พื้นฐานที่ใช้วิเคราะห์คือ สมการอนุพันธ์เชิงเส้น โดยใช้ลาปลาซทรานส์ฟอร์มช่วยแก้ปัญหา

1.1.2 สัญญาณดิจิตอลหรือสัญญาณที่ไม่มีความต่อเนื่องทางแกนเวลา (Digital or Discrete Signal)

คือสัญญาณที่ไม่ต่อเนื่องกันทั้งในแกนเวลาและขนาดของสัญญาณ คณิตศาสตร์พื้นฐานที่ใช้วิเคราะห์คือ สมการแตกต่างเชิงเส้น โดยใช้ Z-ทรานส์ฟอร์มช่วยแก้ปัญหา

1.2 การประมวลผลสัญญาณดิจิตอล (Digital Signal Processing)

การประมวลผลสัญญาณดิจิตอลหมายถึง การแทนสัญญาณต่างๆ ด้วยลำดับของตัวเลขหรือสัญลักษณ์ และทำการประมวลลำดับเหล่านี้ออกมา วิธีการประมวลอาจจะมียุคประสงค์ต่างๆ กัน เช่น การประมาณคุณสมบัติของสัญญาณ หรือการแปลงสัญญาณหนึ่งให้ไปอยู่ในอีกรูปแบบหนึ่ง ซึ่งเหมาะสมในการพิจารณาวิเคราะห์มากกว่าสัญญาณเดิม

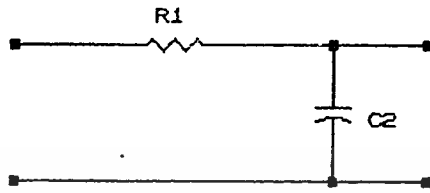
ขอบข่ายหรือสาขาของการประมวลผลสัญญาณดิจิตอลได้พัฒนาขึ้นอย่างมากมาย และได้ช่วยขยายพื้นฐานทางทฤษฎีในสาขาอื่นอีกเป็นจำนวนมาก ซึ่งการกรองสัญญาณดิจิตอล (digital filter) ก็เป็นแขนงหนึ่งของการประมวลผลสัญญาณดิจิตอล

1.2.1 การกรองสัญญาณดิจิตอล (Digital Filter)

การกรองสัญญาณดิจิตอลคือ กระบวนการคำนวณ (computational process) หรืออัลกอริทึม (algorithm) ซึ่งสัญญาณดิจิตอลหรือลำดับของตัวเลขที่เป็นสัญญาณเข้า (input) ถูกแปลงให้เป็นลำดับของตัวเลขใหม่ที่เรียกว่า สัญญาณออกดิจิตอล (output digital signal) กระบวนการคำนวณอาจจะเป็นแบบการกรองความถี่ต่ำ (low pass filter) การกรองความถี่สูง (high pass filter) การหาค่าอนุพันธ์ (derivative) เป็นต้น

ความสัมพันธ์ระหว่าง Analog Signal Processing กับ Digital Signal Processing

สมมติว่าเรามีวงจร analog filter ดังแสดงในรูปที่ 1.1



รูปที่ 1.1 แสดงวงจร analog filter

ซึ่งเราสามารถเขียนแทนด้วย block diagram ได้ดังรูปที่ 1.2

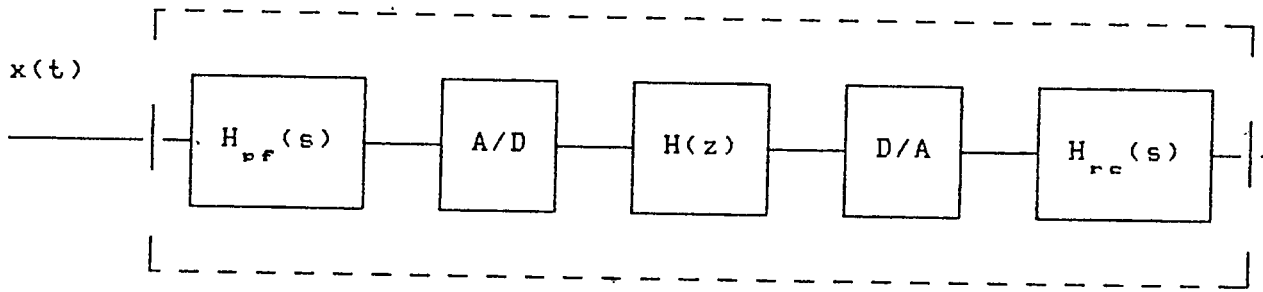


รูปที่ 1.2 Analog signal processing of analog signals

เมื่อ $H(s)$ เป็น transfer function ของวงจร RC เราสามารถที่จะแทนวงจรที่มีการประมวลผลแบบอนาล็อก

โดยใช้การประมวล

ผลแบบดิจิทัลไปแทน ดังในรูปที่ 1.3

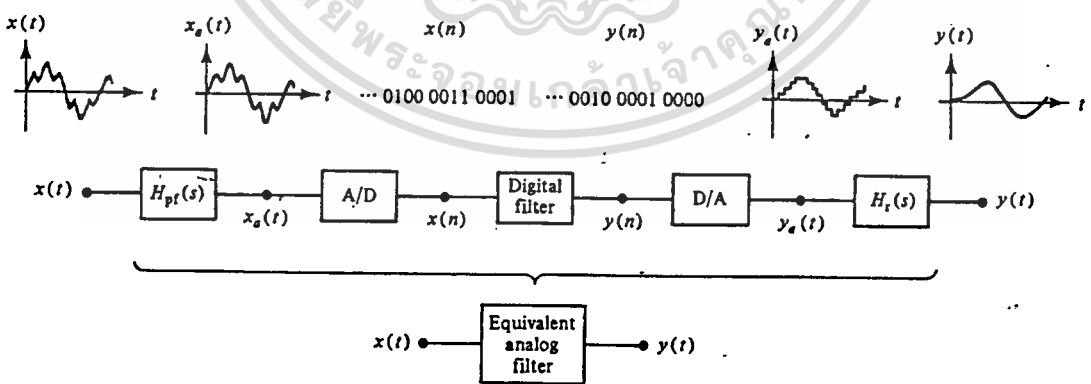


รูปที่ 1.3 Digital signal processing of analog signals

Transfer Function $H(z)$ เราสามารถนำไปประมวลผลในรูปแบบ DSP (digital signal processing) โดยใช้ไมโครโปรเซสเซอร์ที่มีความเร็วสูงและเป็นการออกแบบระบบด้วย software ดังนั้นจึงประยุกต์ใช้งานได้ง่าย ซึ่งการประมวลผลสัญญาณอนาล็อกในรูปแบบ DSP ประกอบด้วยขั้นตอนต่างๆ ดังนี้

1. สุ่มสัญญาณอนาล็อกที่เป็น input โดยมองสัญญาณอนาล็อกเป็นห้วงๆ (discrete time)
2. เปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (A/D)
3. ประมวลข้อมูลดิจิทัลนั้นตามอัลกอริทึมทางคณิตศาสตร์
4. แปลงผลลัพธ์จากสัญญาณดิจิทัลกลับเป็นสัญญาณอนาล็อกใหม่ (D/A)

ตัวอย่างการประมวลผลสัญญาณดิจิทัล



รูปที่ 1.4 Expanded version of a digital signal processor.

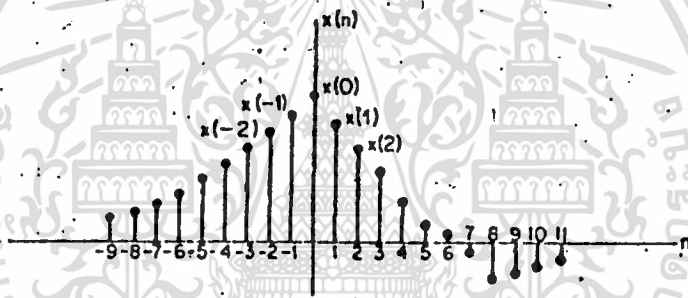
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ระบบและสัญญาณที่ไม่ต่อเนื่องทางแกนเวลา (Discrete-Time Signals and Systems)

1.3.1 สัญญาณที่ไม่ต่อเนื่องทางแกนเวลา (Discrete-Time Signals Sequences)

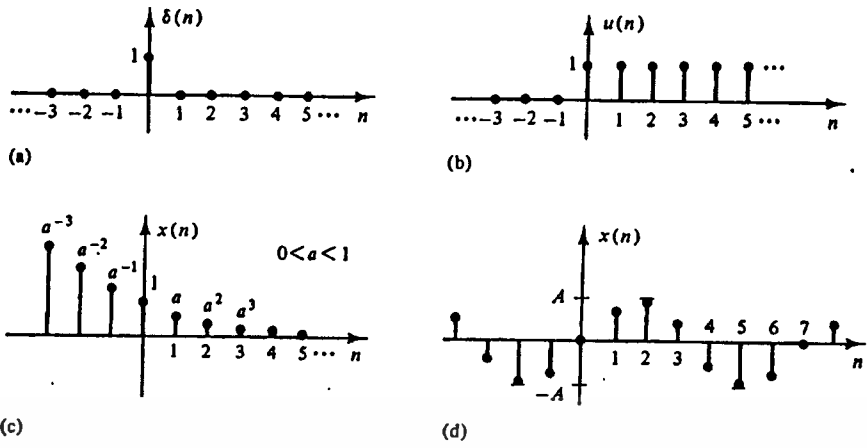
ในระบบสัญญาณที่ไม่ต่อเนื่องทางแกนเวลาจะกล่าวถึงการประมวลสัญญาณ ซึ่งแทนด้วยลำดับตัวเลข (sequences) และลำดับตัวเลข x ตัวที่ n เขียนแทนด้วย $x(n)$ ซึ่งเขียนเป็นรูปทางคณิตศาสตร์ได้

$$x = [x(n)], \quad -\alpha < n < \alpha \quad (1.1)$$



รูปที่ 1.5 กราฟแสดงสัญญาณที่ไม่ต่อเนื่อง

สัญญาณหรือลำดับตัวเลขแทนด้วยกราฟได้ดังตัวอย่าง ในรูปที่ 1.5 แม้ว่าแกน abscissa เป็นเส้นที่ต่อเนื่อง แต่จริงๆแล้ว $x(n)$ มีความหมายเฉพาะค่า integer ของ n ส่วนค่า n ที่ไม่ใช่ตัวเลข integer ไม่ได้หมายความว่าลำดับ $x(n)$ จะมีค่าเป็นศูนย์ เพียงแต่เราไม่กำหนดค่า $x(n)$ เมื่อ n ไม่ใช่ตัวเลข integer



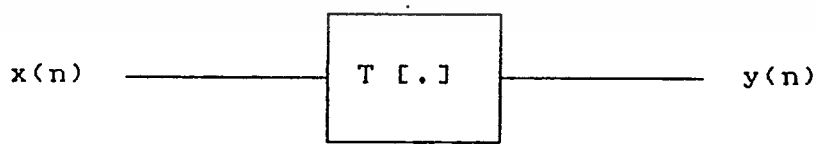
รูปที่ 1.6 แสดงกราฟลำดับของสัญญาณ: (a) unit sample sequence; (b) unit step sequence; (c) real exponential sequence; (d) sinusoidal sequence.

1.3.2 ระบบซิมป์-อินแวเรียนท์เชิงเส้น (Linear Shift-Invariant Systems)

ระบบ (system) มีความหมายทางคณิตศาสตร์ว่าเป็นการแปลงหรือเป็นตัวกระทำซึ่งเป็นลำดับของสัญญาณเข้า $x(n]$ ไปเป็นลำดับสัญญาณออก $y(n]$ เขียนได้เป็น

$$y(n) = T [x(n)] \tag{1.2}$$

เมื่อ T เป็นตัวแปลง (transform) ทางคณิตศาสตร์ จากสมการที่ (1.2) เขียนเป็น block diagram ได้ดังรูปที่ 1.7



รูปที่ 1.7 แสดงการแปลงลำดับสัญญาณเข้า $x(n]$ ไปเป็นสัญญาณออก $y(n]$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนี้

สำหรับระบบเชิงเส้น (linear system) ถูกกำหนดด้วยรูปแบบทางคณิตศาสตร์

$$\begin{aligned} T [a x_1(n) + b x_2(n)] &= a T[x_1(n)] + b T[x_2(n)] \\ &= a y_1(n) + b y_2(n) \end{aligned} \quad (1.3)$$

เมื่อ a และ b เป็นค่าคงที่ใดๆ

$y_1(n)$ และ $y_2(n)$ เป็นผลตอบสนองของสัญญาณเข้า $x_1(n)$ และ $x_2(n)$

ในกรณี discrete-time system คือ $T[.]$ ถูก shift ด้วยเวลา n_0 เราจะได้ว่า

$$T [x(n-n_0)] = y(n-n_0) \quad (1.4)$$

เราจะได้เป็น linearity property

Convolution

ถ้า $x(n)$ เป็นสัญญาณ input ของ linear shift invariant discrete time system ซึ่งมี characteristic transfer function $T[.]$ ดังนั้นเราจะได้สัญญาณ output $y(n)$ มีค่าเป็น

$$y(n) = \sum_{k=-\infty}^{\infty} x(k)h(n-k) = \sum_{k=-\infty}^{\infty} x(n-k)h(k) \quad (1.5)$$

เมื่อ $h(n) = T[\delta(n)]$ คือผลตอบสนองทางอิมพัลส์ของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เราสามารถเขียนสมการของ input $x(n)$ ในรูปผลรวมของ unit delay sample sequences ณ เวลา k ใดๆได้ดังนี้

$$x(n) = \sum_{k=-\alpha}^{\alpha} x(k) \delta(n-k) \quad (1.6)$$

พิสูจน์สมการที่ (1.5)

จาก

$$y(n) = T [x(n)]$$

และ

$$x(n) = \sum_{k=-\alpha}^{\alpha} x(k) \delta(n-k)$$

ดังนั้น

$$y(n) = T \left[\sum_{k=-\alpha}^{\alpha} x(k) \delta(n-k) \right]$$

$$= \sum_{k=-\alpha}^{\alpha} x(k) T [\delta(n-k)]$$

จากคุณสมบัติของ linearity

$$T[\delta(n)] = h(n)$$

ดังนั้น

$$T[\delta(n-k)] = h(n-k)$$

เราจะได้

$$y(n) = \sum_{k=-\alpha}^{\alpha} x(k)h(n-k)$$

ถ้าให้ $m = n-k$ เราจะได้

$$\sum_{k=-\alpha}^{\alpha} x(k)h(n-k) = \sum_{m=-\alpha}^{\alpha} x(n-m)h(m)$$

เราจะได้

$$y(n) = x(n) * h(n) = \sum_{k=-\alpha}^{\alpha} x(k)h(n-k)$$

(1.7a)

$$y(n) = \sum_{k=-\alpha}^{\alpha} x(n-k)h(k)$$

(1.7b)

เมื่อ * แทน convolution operator
 สมการที่ (1.7a) และ (1.7b) เรียกว่า convolution sum

1.3.3 สมการแตกต่างเชิงเส้นสัมประสิทธิ์คงที่ (Linear Constant Coefficient Differential Equations)

ระบบ shift-invariant สามารถเขียนแทนด้วยสมการแตกต่างเชิงเส้นสัมประสิทธิ์คงที่อันดับที่ N ได้ดังนี้

$$\sum_{k=0}^N a_k y(n-k) = \sum_{r=0}^M b_r x(n-r) \quad ; \quad a_0 \neq 0 \quad (1.8)$$

$$a_0 y(n) + \sum_{k=1}^N a_k y(n-k) = \sum_{r=0}^M b_r x(n-r)$$

เมื่อ a_0, a_1, \dots, a_N และ b_0, b_1, \dots, b_M เป็นค่าคงที่ที่ใช้ในการกำหนดคุณสมบัติ (characteristic) ของระบบ

ถ้าเรากำหนดให้ $a_0 = 1$ เราจะได้

$$y(n) = \sum_{r=0}^M b_r x(n-r) - \sum_{k=1}^N a_k y(n-k) \quad (1.9)$$

เราเรียกสมการที่ (1.9) ว่าสมการ digital filter

โดยที่ a_k และ b_r เป็นค่าสัมประสิทธิ์ จะมีค่าเท่าไรขึ้นอยู่กับชนิดของฟิลเตอร์ ซึ่งเราเรียกฟิลเตอร์แบบนี้ว่า รีเคอร์ซีฟฟิลเตอร์ (recursive filter)

ถ้าสัมประสิทธิ์ a_k ของ $y(n-k)$ มีค่าเป็นศูนย์ เราเรียกฟิลเตอร์แบบนี้ว่า นอน-รีเคอร์ซีฟฟิลเตอร์ (non-recursive filter) ซึ่งเขียนความสัมพันธ์ได้ดังสมการที่ (1.10) .

$$y(n) = \sum_{r=0}^M b_r x(n-r) \quad (1.10)$$

1.4 การสร้างวงจรกรองความถี่ดิจิทัลแบบรีเคอร์ซีฟ (Recursive Filter Synthesis)

การสร้างวงจรกรองความถี่ดิจิทัลจะต้องเขียนความสัมพันธ์ระหว่างสัญญาณ input และ สัญญาณ output ให้อยู่ในรูปแบบหรือ algorithm ที่ใช้คำนวณก่อน algorithm นี้จะใช้ตัวบวก (adder) ตัวหน่วง (delay) และ ตัวคูณด้วยค่าคงที่ (constant multiplier) มาช่วยเขียนโครงสร้างของวงจร

จากสมการของ digital filter สมการที่ (1.9) กรณี $r=k$ เราจะได้

$$y(n) = \sum_{k=0}^M b_k x(n-k) - \sum_{k=1}^N a_k y(n-k) \quad (1.11)$$

Z-transform

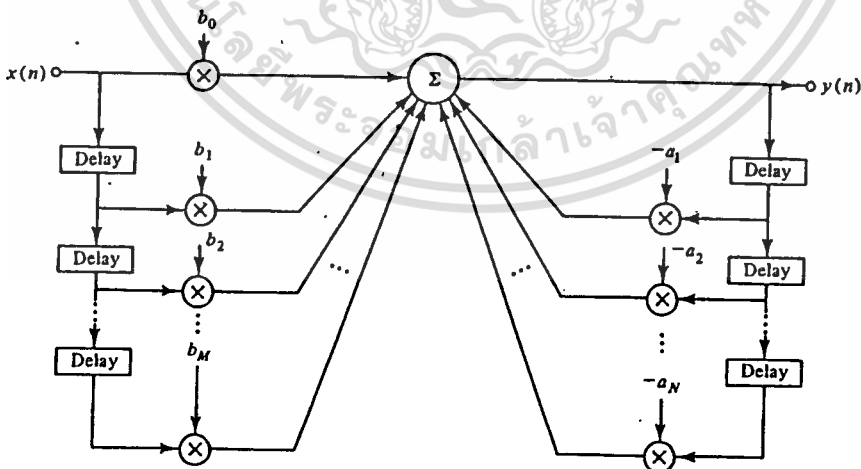
$$Y(z) = \sum_{k=0}^M b_k X(z) z^{-k} - \sum_{k=1}^N a_k Y(z) z^{-k}$$

$$Y(z) \left[1 + \sum_{k=1}^N a_k z^{-k} \right] = X(z) \sum_{k=0}^M b_k z^{-k}$$

$$H(z) = \frac{Y(z)}{X(z)} = \frac{\sum_{k=0}^M b_k z^{-k}}{1 + \sum_{k=1}^N a_k z^{-k}} \quad (1.12)$$

เมื่อ $H(z)$ เป็น transfer function ของสมการ digital filter

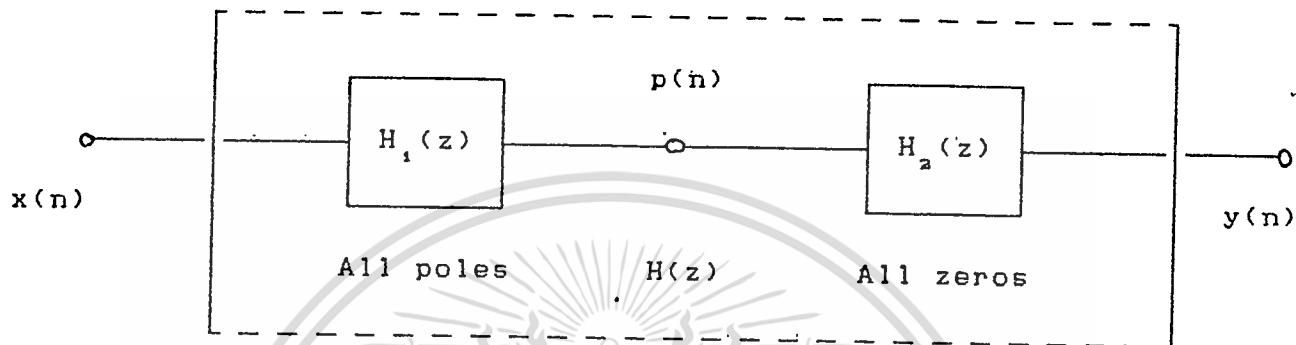
ซึ่งเราสามารถแทนสมการ (1.11) ด้วย algorithm ในการคำนวณได้โดยตรง นั่นคือเอาค่า delay ของสัญญาณ input คูณด้วยสัมประสิทธิ์ b_k และค่า delay ของสัญญาณ output คูณด้วยสัมประสิทธิ์ a_k แล้วนำผลคูณทั้งหมดเอามาเข้าวงจร summing โดยสามารถเขียนเป็น block diagram ดังรูปที่ 1.8 ซึ่งเรียกว่า direct form.



รูปที่ 1.8 Direct form I

จาก direct form I เราจะแยกให้อยู่ในรูปของ direct form II

$$\text{ให้ } H(z) = H_1(z) \cdot H_2(z) \tag{1.12a}$$



รูปที่ 1.9 Direct form II

$$\text{ให้ } H_1(z) = \frac{1}{\sum_{k=0}^N a_k z^{-k}} \tag{1.12b}$$

$$H_2(z) = \sum_{k=0}^M b_k z^{-k} \tag{1.12c}$$

$$P(z) = H_1(z) \cdot X(z) \tag{1.13}$$

$$Y(z) = H_2(z) \cdot P(z) \tag{1.14}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า $H_1(z)$ และ $H_2(z)$ จากสมการ (1.12b) กับ (1.12c) ลงในสมการ (1.13) และ (1.14) จะได้

$$P(z) + \sum_{k=1}^N a_k P(z) z^{-k} = X(z) \quad (1.15)$$

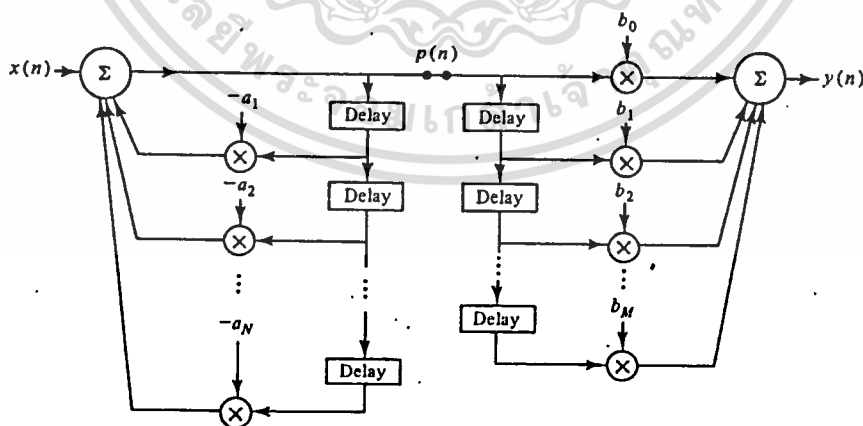
$$Y(z) = \sum_{k=0}^M b_k P(z) z^{-k} \quad (1.16)$$

Inverse Z-transform สมการ (1.15) และ (1.16) จะได้

$$p(n) = x(n) - \sum_{k=1}^N a_k p(n-k) \quad (1.17)$$

$$y(n) = \sum_{k=0}^M b_k p(n-k) \quad (1.18)$$

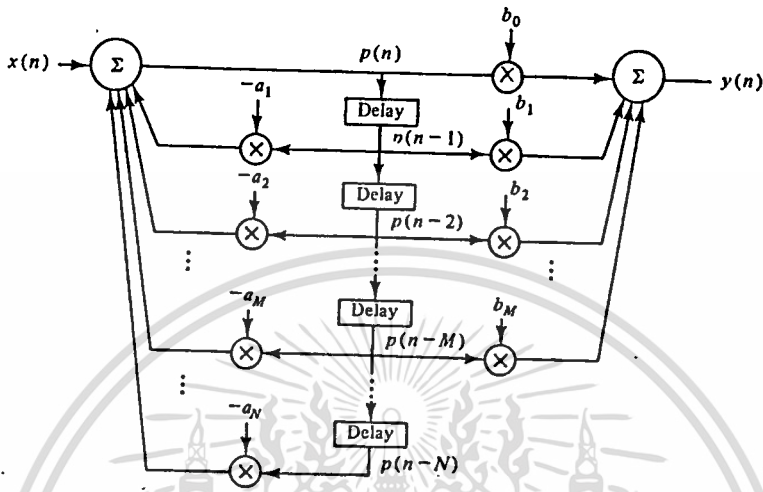
สมการที่ (1.17) และ (1.18) สามารถเขียนเป็น block diagram ได้ดังนี้



รูปที่ 1.10 Direct form II

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 1.10 จะเห็นว่าเราสามารถนำ delay ร่วมกันได้ เมื่อรวม delay รวมกันแล้ว เราเรียกการเขียนรูปแบบนี้ว่า direct form II canonical



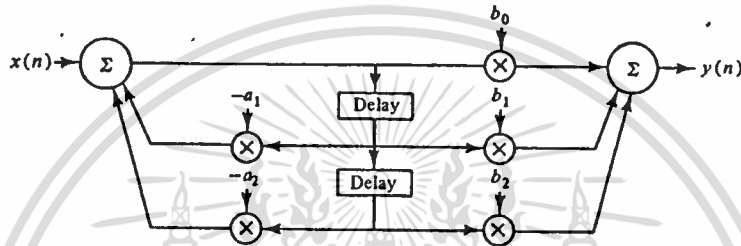
รูปที่ 1.11 Direct form II canonical

จากสมการที่ (1.12) กรณีสมมติให้ $M = N = 2$ เราจะได้

$$H(z) = \frac{\sum_{k=0}^2 b_k z^{-k}}{1 + \sum_{k=1}^2 a_k z^{-k}}$$

$$= \frac{b_0 + b_1 z^{-1} + b_2 z^{-2}}{1 + a_1 z^{-1} + a_2 z^{-2}} \quad (1.19)$$

เราสามารถใช้อัลกอริทึม direct form II canonical แสดงแทนสมการ (1.19) ได้ดังนี้



สุดท้ายเราจะได้สมการที่ (1.19) ซึ่งแทนทรานส์เฟอ์ฟังก์ชันของวงจรดิจิทัลฟิลเตอร์ อันดับที่ 2 โดยทั้ง Low pass และ High pass ที่อันดับเท่ากันทรานส์เฟอ์ฟังก์ชันจะเหมือนกัน แต่จะต่างกันที่ค่าของสัมประสิทธิ์ ขนาดและเฟสของระบบหาได้โดยแทน z ด้วย $e^{j\omega T}$ แล้วปรับค่า ωT ตั้งแต่ 0 จนถึง 2π ก็จะได้ขนาดและเฟสของระบบตามที่เราต้องการ

บทที่ 2

การออกแบบวงจรกรองความถี่ดิจิทัล

2.1 Butterworth Lowpass Filter

ฟังก์ชันบัตเตอร์เวิร์ธ เป็นฟังก์ชันที่ตั้งอยู่บนพื้นฐานของฟังก์ชันลำดับที่สอง ซึ่งมีรูปแบบฟังก์ชันขนาดกำลังสองคือ

$$\left| H_n(j\Omega) \right|^2 = \frac{1}{1 + \left[\frac{\Omega}{\Omega_c} \right]^{2n}} \quad (2.1)$$

โดยที่ n เป็นลำดับของฟังก์ชัน ซึ่งอาจเป็นเลขจำนวนคู่หรือจำนวนคี่ก็ได้ โดยถ้า n เป็นจำนวนคู่ โพลของฟังก์ชันจะเป็นจำนวนเชิงซ้อนที่จับคู่คอนจูเกตกัน การสร้างวงจรด้วยวิธีคาสเคดต้องใช้วงจรลำดับที่สองทั้งหมด แต่ถ้า n เป็นเลขจำนวนคี่ แสดงว่าฟังก์ชันประกอบด้วยโพลจริงหนึ่งโพล กับส่วนที่เหลือซึ่งเป็นโพลเชิงซ้อนที่จับคู่คอนจูเกตกัน

2.1.1 คุณสมบัติของ Butterworth Lowpass Filter

$$1. \left| H_n(j\Omega) \right|^2 \Big|_{\Omega=0} = 1 \quad \text{for all } n$$

$$2. \left| H_n(j\Omega) \right|^2 \Big|_{\Omega=\Omega_c} = 1/2 \quad \text{for all finite } n$$

$$3. \left| H_n(j\Omega) \right|^2 \text{ ขึ้นอยู่กับฟังก์ชัน } \Omega$$

4. ยิ่ง n มีค่ามาก ก็ยิ่งมี frequency response ใกล้เคียง ideal filter มาก

2.1.2 Bilinear Transformation

ใช้สำหรับเปลี่ยนวงจรกรองความถี่จากอนาล็อกให้เป็นดิจิทัล โดยปกติแล้วในการวิเคราะห์ทางอนาล็อกจะใช้ Laplace Transform แต่ถ้าวิเคราะห์สัญญาณทางดิจิทัลแล้วจะใช้ Z-Transform ซึ่ง Bilinear Transformation เป็นวิธีหนึ่งที่ใช้เปลี่ยนจาก S - Domain เป็น Z - Domain

สามารถทำได้โดยแทนค่า s = (2/T) * (1 - z^-1) / (1 + z^-1) (2.3)

ในกรณีของอนาล็อก

s = jw

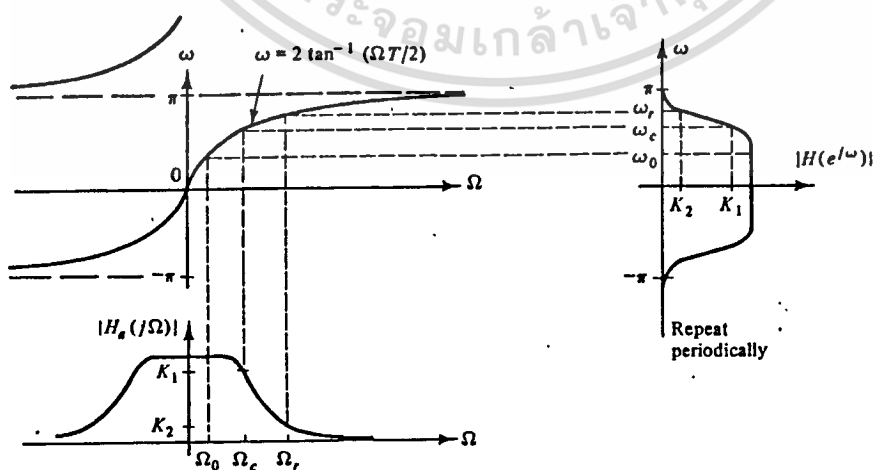
ในกรณีของดิจิทัล

z = exp(jw_d T)

แทนค่า s และ z ลงในสมการที่ (2.3) จะได้

w_d = (2/T) * tan(w_d T / 2) (2.4)

เมื่อ w_d = 2π * BW



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีให้ $\omega_c = 1 \text{ rad/sec}$ และ $s = j\omega$

เราเลือกฟังก์ชัน $H_n(s)$ ที่ stable โดยเลือก poles ของ $H_n(s)$ ที่อยู่ทาง LHP (left half plane) ทั้งหมด ซึ่งเราสามารถเขียนฟังก์ชัน $H_n(s)$ ได้ดังนี้

$$H_n(s) = \frac{1}{\prod_{\text{poles}} (s - s_k)} = \frac{1}{B_n(s)} \quad (2.2)$$

LHP

ตาราง 2.1 Butterworth polynomials and normalized low-pass butterworth filters

order n	Butterworth polynomial $B_n(s)$
1	$s + 1$
2	$s^2 + \sqrt{2}s + 1$
3	$(s + 1)(s^2 + s + 1)$
4	$(s^2 + 0.76536s + 1)(s^2 + 1.84776s + 1)$
5	$(s + 1)(s^2 + 0.6180s + 1)(s^2 + 1.6180s + 1)$

Normalized low-pass butterworth filters

$$H_n(s) = \frac{1}{B_n(s)}$$

2.1.3 Frequency Scaling

เป็นการเลื่อนตำแหน่งของ Frequency Cutoff จาก 1 rad/sec ในสมการ normalized ไปยังตำแหน่งของ Frequency Cutoff ที่เราต้องการโดยการแทนค่า s ด้วย s/w_c ลงในสมการ (2.3)

$$s = s/w_c = \frac{1}{\frac{2 \tan w_c T}{T}} \cdot \frac{2}{T} \cdot \frac{1 - z^{-1}}{1 + z^{-1}}$$

$$= \frac{1}{\tan w_c T} \cdot \frac{1 - z^{-1}}{1 + z^{-1}} \quad (2.5)$$

สรุป

ในการออกแบบวงจรกรองความถี่ดิจิทัลนั้นเราจะใช้สมการ normalized low pass butterworth filter ซึ่งเป็นวงจรกรองความถี่อนาล็อก จากนั้นเปลี่ยนเป็นวงจรกรองความถี่ดิจิทัล (จาก s - Domain เป็น z - Domain) พร้อมทั้ง scaling frequency ไปยังตำแหน่งของ frequency cutoff ที่เราต้องการ โดยการแทนค่า s ด้วยค่าในสมการ (2.5) จัดรูปแบบของสมการให้เข้ากับสมการ Digital Filter เราก็จะได้ค่าสัมประสิทธิ์เพื่อที่จะนำไปเขียนโปรแกรมต่อไป

บทที่ 3

หลักการของโปรแกรมเลียนแบบการทำงานของวงจรรองความถี่ดิจิทัลแบบรีเคอร์ซีฟ

เป็นที่ทราบกันดีอยู่แล้วว่าวงจรรองความถี่ดิจิทัลนั้นเราสามารถสร้างได้ ทั้งทางฮาร์ดแวร์ และซอฟต์แวร์ สำหรับในที่นี้จะขอเสนอโปรแกรมซอฟต์แวร์ที่สร้างขึ้นเพื่อเลียนแบบการทำงานของวงจรรองความถี่ดิจิทัลแบบรีเคอร์ซีฟ ซึ่งหลักการเขียนโปรแกรมก็คือเราจะต้องเขียนโปรแกรมเก็บเอาทรานส์เฟอร์ฟังก์ชันของวงจรรองความถี่ดิจิทัลในแต่ละแบบเก็บเอาไว้ จากนั้นก็ป้อน input ที่เป็นสัญญาณดิจิทัลเข้าทางคีย์บอร์ด คอมพิวเตอร์ก็จะนำเอาสัญญาณ input ไปผ่านทรานส์เฟอร์ฟังก์ชัน ดังนั้น output ที่ได้ก็คือสัญญาณดิจิทัลที่ผ่านการกรองจากวงจรรองความถี่ดิจิทัลนั่นเอง

3.1 ส่วนประกอบต่างๆในโปรแกรมเลียนแบบการทำงานของวงจรรองความถี่ดิจิทัลแบบรีเคอร์ซีฟ

1. หัวใจสำคัญของโปรแกรมนี้อ็คือทรานส์เฟอร์ฟังก์ชันของวงจรรองความถี่ดิจิทัล ซึ่งในแต่ละแบบจะไม่เหมือนกัน ทรานส์เฟอร์ฟังก์ชันที่เราคำนวณขึ้นมาั้นได้มาจากสมการ prototype ของ butterworth ซึ่งเป็นสมการของวงจรรองความถี่แบบอนาล็อก แล้วทำการเปลี่ยนให้เป็นทรานส์เฟอร์ฟังก์ชันของวงจรรองความถี่ดิจิทัล โดยใช้ bilinear transform (แปลงจาก s - domain ไปเป็น z - domain) ซึ่งง่ายต่อการเขียนโปรแกรมมาก เช่น z หมายถึงเลื่อนข้อมูลไปข้างหน้าหนึ่งครั้ง ส่วน z^{-1} หมายถึงหน่วงข้อมูลไว้หนึ่งครั้ง และข้อได้เปรียบอีกอย่างหนึ่งของวงจรรองความถี่ดิจิทัลก็คืออย่างเช่น วงจรรองความถี่ดิจิทัลอันดับเดียวกันไม่ว่าจะเป็น LPF หรือ HPF ทรานส์เฟอร์ฟังก์ชันจะมีรูปแบบเดียวกัน แต่จะต่างกันที่สัมประสิทธิ์ของทรานส์เฟอร์ฟังก์ชันเท่านั้น ส่วน BPF และ BSF ที่อันดับเดียวกันกับ LPF และ HPF เมื่อแปลงทรานส์เฟอร์ฟังก์ชันให้มาอยู่ในรูปวงจรรองความถี่ดิจิทัล อันดับของทรานส์เฟอร์ฟังก์ชันจะเพิ่มขึ้น

เป็นสองเท่าของ LPF และ HPF เสมอ

2. เป็นส่วนที่ใช้คำนวณคุณลักษณะของวงจรรองความถี่ดิจิทัล ซึ่งหาได้จากแทนค่า $z = e^{j\omega T} = \cos \omega T + j \sin \omega T$ แล้วทำการปรับค่า ωT เริ่มตั้งแต่ 0 จนถึง 2π ที่จุด 2π นี้จะแทนตำแหน่งของความถี่ sampling แต่ที่เรานำมาใช้จริงเพียงแค่ $F_s/2$ โดยจุดนี้จะอยู่ที่ π เพราะในช่วง π ถึง 2π ถ้าเราแปลงให้อยู่ใน frequency domain จะพบว่าความถี่ช่วงนี้ตีกลับ ดังนั้นเมื่อเราพล็อตกราฟหาความสัมพันธ์ระหว่างขนาดกับความถี่เราก็จะได้ characteristic ของวงจรรองความถี่ดิจิทัลที่เราต้องการ

3. ส่วนที่เป็น input ของระบบ โดยเราจะป้อนเป็นลักษณะของตัวเลข real เข้าทางคีย์บอร์ด ซึ่งเรากำหนดจำนวน point ของ input ที่จะรับเข้ามาได้ไม่เกิน 32 point คือรับเข้ามาได้มากที่สุด 32 input โดยเป็นขนาดเช่น 0.5, 1.2 เป็นต้น

4. ส่วนนี้จะเป็นการนำเอาสัญญาณ input ให้มาอยู่ใน frequency domain โดยใช้ discrete fourier transform ให้ทำการคำนวณ ผลสุดท้ายเราก็จะได้สัญญาณดิจิทัลที่อยู่ใน frequency domain ตามต้องการ

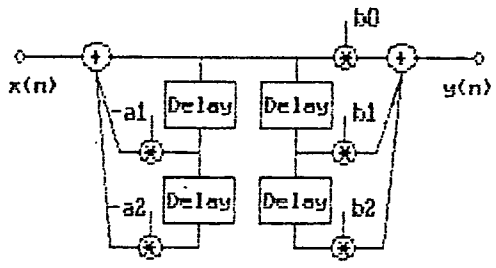
5. ส่วนนี้จะแสดง output ของระบบใน time domain อย่างเช่น ใช้แสดง impulse response หรือ unit response ของระบบ เป็นต้น

6. จากส่วนที่ 5 ทำสัญญาณให้อยู่ใน frequency domain โดยใช้ DFT เพื่อที่เราจะได้รู้ว่าในแต่ละความถี่มีสัญญาณขนาดเท่าใดออกมาบ้าง

7. เป็นส่วนที่ใช้คำนวณ frequency response ของระบบ โดยการแทน $z = e^{j\omega T} = \cos \omega T + j \sin \omega T$ จากนั้นก็แทนในสูตร $\tan^{-1} \text{Im}/\text{Re}$ ก็จะได้ frequency response ตามที่เราต้องการ

เมื่อลอง RUN โปรแกรมจะได้ผลดังนี้

เรียก FILE FILTER.EXE.



```

a1 = -9.4201205546E-01
a2 = 3.3333739339E-01

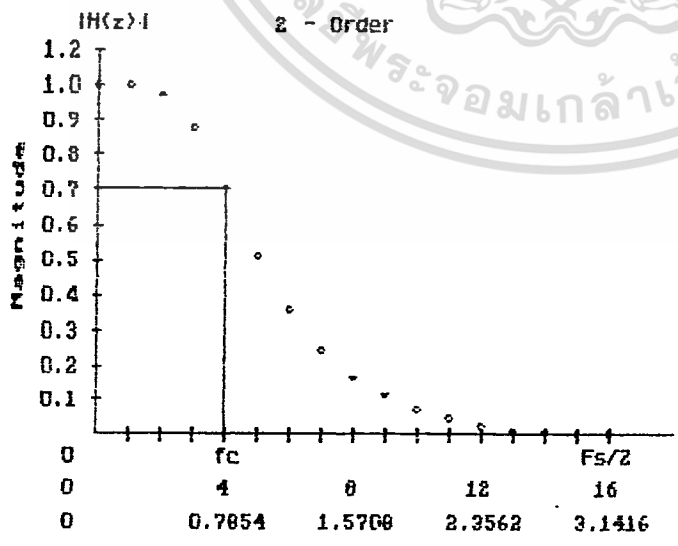
b0 = 9.7431385034E-02
b1 = 1.9526277007E-01
b2 = 9.7631383034E-02
    
```

2 - Order

Butterworth Low Pass Filter

1. RELIZATION OF RECURSIVE DIGITAL FILTER

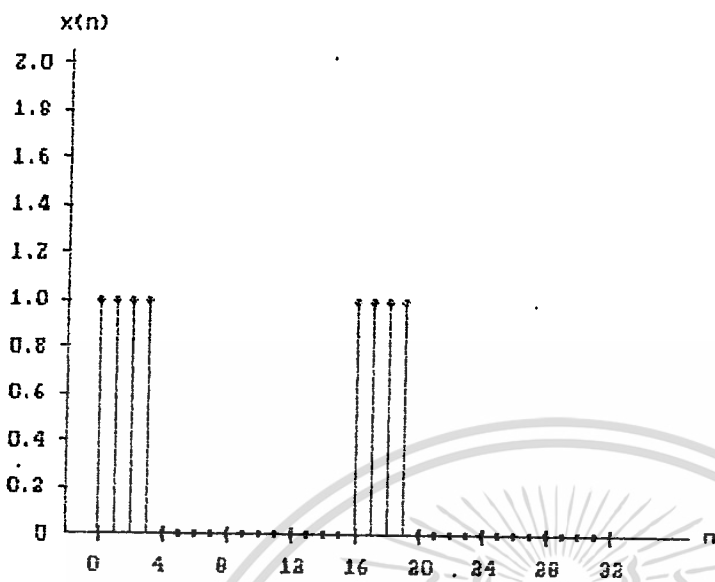
2. CHARACTERISTIC OF DIGITAL FILTER
 Design by Bilinear Transform
 Butterworth Low Pass Filter
 2 - Order



N	wT	H(z)
0	0	9.9999999999E-01
1		9.9840637236E-01
2		9.7442963446E-01
3		8.9126205664E-01
4	0.7854	7.0711956503E-01
5		5.1483432419E-01
6		3.5871992976E-01
7		2.4696016839E-01
8	1.5708	1.6910252152E-01
9		1.1479303883E-01
10		7.6377249581E-02
11		4.8960001025E-02
12	2.3562	2.9424522002E-02
13		1.5786038623E-02
14		6.7883195623E-03
15		1.6643503418E-03
16	3.1416	2.5350574399E-13

fc = 100 Hz Fs = 600 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

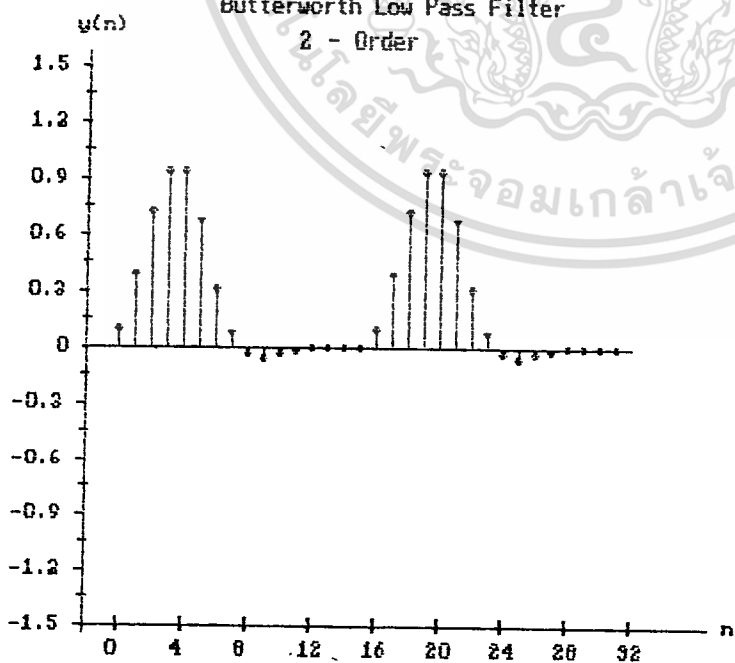


$f_c = 100 \text{ Hz}$ $F_s = 800 \text{ Hz}$ $N = 32$

3. DIGITAL INPUT SIGNAL

n	x(n)
0	1.000000000E+00
1	1.000000000E+00
2	1.000000000E+00
3	1.000000000E+00
4	0.000000000E+00
5	0.000000000E+00
6	0.000000000E+00
7	0.000000000E+00
8	0.000000000E+00
9	0.000000000E+00
10	0.000000000E+00
11	0.000000000E+00
12	0.000000000E+00
13	0.000000000E+00
14	0.000000000E+00
15	0.000000000E+00
16	1.000000000E+00
17	1.000000000E+00
18	1.000000000E+00
19	1.000000000E+00
20	0.000000000E+00
21	0.000000000E+00
22	0.000000000E+00
23	0.000000000E+00
24	0.000000000E+00
25	0.000000000E+00
26	0.000000000E+00
27	0.000000000E+00
28	0.000000000E+00
29	0.000000000E+00
30	0.000000000E+00
31	0.000000000E+00

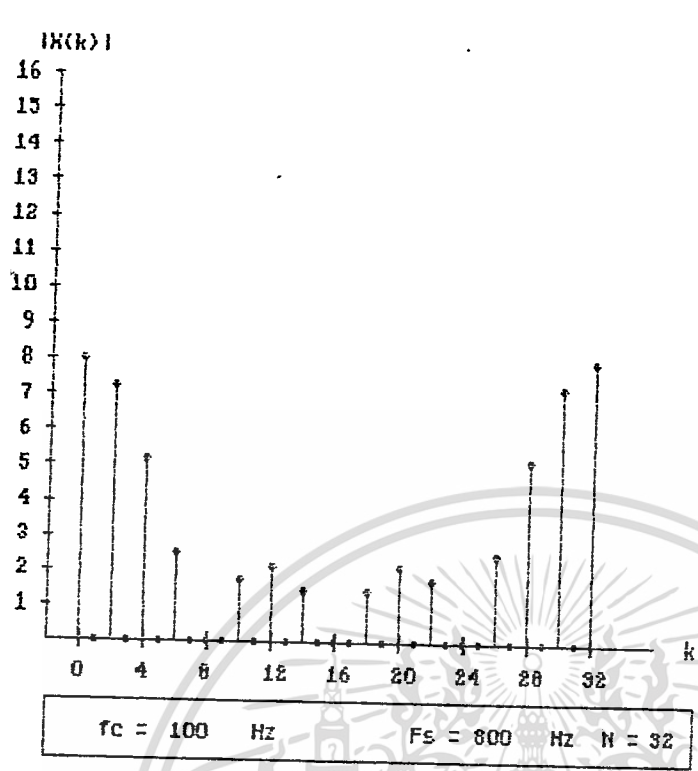
Butterworth Low Pass Filter
2 - Order



$f_c = 100 \text{ Hz}$ $F_s = 800 \text{ Hz}$ $N = 32$

4. DIGITAL OUTPUT SIGNAL

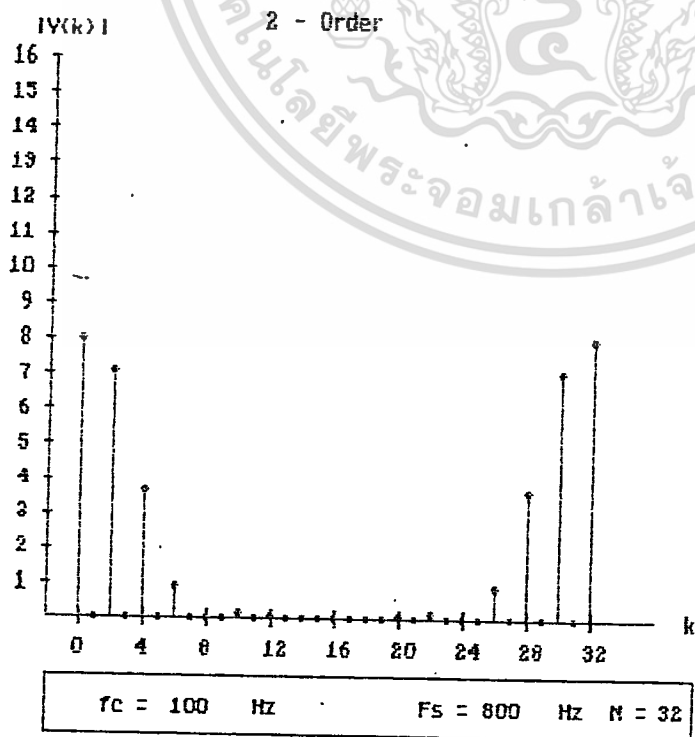
n	y(n)
0	9.7631385034E-02
1	3.8494220190E-01
2	7.2090947760E-01
3	9.4109197849E-01
4	9.4061503345E-01
5	6.7048657259E-01
6	3.18500446936E-01
7	7.6881981407E-02
8	-3.3716255493E-02
9	-5.7415746971E-02
10	-4.2893352879E-02
11	-2.1301552577E-02
12	-3.7833901205E-03
13	1.6460727671E-03
14	3.4804252813E-03
15	2.7326889750E-03
16	3.9047640548E-02
17	3.8536655670E-01
18	7.2083747321E-01
19	9.4168263847E-01
20	9.4044166894E-01
21	6.7039290144E-01
22	3.1856994466E-01
23	7.688426460E-02
24	-3.3703773236E-02
25	-5.7404795461E-02
26	-4.2887197802E-02
27	-2.1299390619E-02
28	-3.7834068519E-03
29	1.6453363306E-03
30	3.4797365273E-03
31	2.7222851000E-03



k	X(k)
0	7.999999999999E+00
1	3.6379788071E-12
2	7.2490195708E+00
3	5.2044736666E-11
4	5.2262518595E+00
5	6.1659783412E-11
6	2.5455171612E+00
7	2.7284841053E-12
8	4.9247269520E-11
9	2.1903532941E-11
10	1.7008601896E+00
11	8.0550634540E-11
12	2.1647844005E+00
13	1.1534458363E-10
14	1.4419196440E+00
15	4.7867424171E-11
16	1.2369462313E-10
17	3.3749494492E-11
18	1.4419196440E+00
19	7.9208772389E-11
20	2.1647844004E+00
21	1.1490472160E-10
22	1.7008601896E+00
23	5.4280911395E-11
24	1.1606389086E-10
25	6.2991947092E-11
26	2.5455171611E+00
27	3.2171768154E-10
28	5.2262518594E+00
29	4.9391612671E-10
30	7.2490195708E+00
31	6.3990433994E-10

5. DFT DIGITAL INPUT SIGNAL

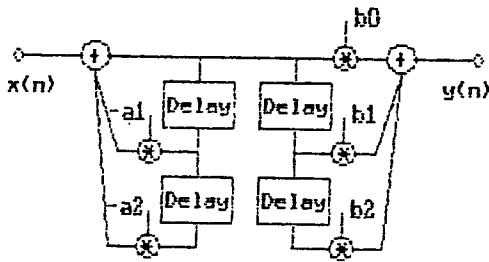
Butterworth Low Pass Filter
2 - Order



k	Y(k)
0	7.9987060232E+00
1	1.4254310780E-03
2	7.0635832727E+00
3	2.0470891389E-03
4	3.6974426609E+00
5	2.0067642322E-03
6	9.1473738162E-01
7	1.6153256809E-03
8	1.4581305294E-03
9	1.3344376916E-03
10	1.3065184961E-01
11	1.1655438616E-03
12	6.4803059253E-02
13	1.0704694229E-03
14	1.0580584247E-02
15	1.0274667485E-03
16	1.0223867643E-03
17	1.0274666129E-03
18	1.0580584269E-02
19	1.0704694224E-03
20	6.4803059332E-02
21	1.1655439978E-03
22	1.3065184970E-01
23	1.3344376645E-03
24	1.4581305412E-03
25	1.6153256940E-03
26	9.1473738154E-01
27	2.0067642271E-03
28	3.6974426609E+00
29	2.0470887303E-03
30	7.0635832727E+00
31	1.4254306691E-03
32	7.9987060232E+00

เอกสารนี้เป็นเอกสาร 6. DFT DIGITAL OUTPUT SIGNAL ที่ศึกษาเท่านั้น ไม่นำไปใช้ในการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$a1 = -3.1968179324E-12$
 $a2 = 1.7164616286E-01$
 $b0 = 2.9291154072E-01$
 $b1 = -5.8582308143E-01$
 $b2 = 2.9291154072E-01$

2 - Order

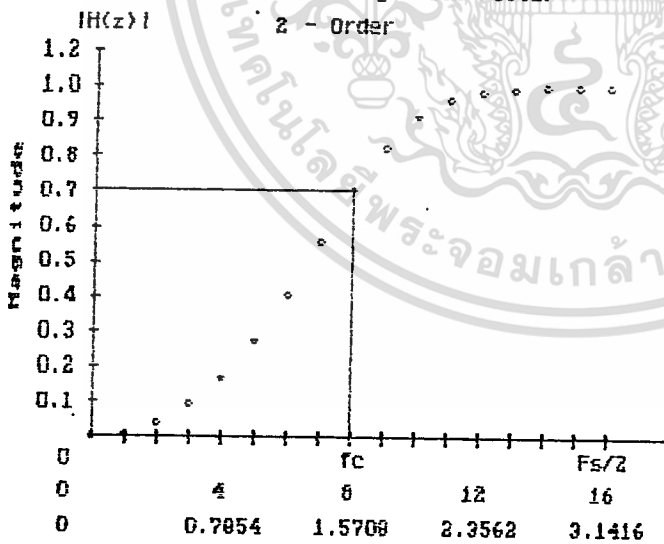
Butterworth High Pass Filter

1. RELIZATION OF RECURSIVE DIGITAL FILTER

2. CHARACTERISTIC OF DIGITAL FILTER

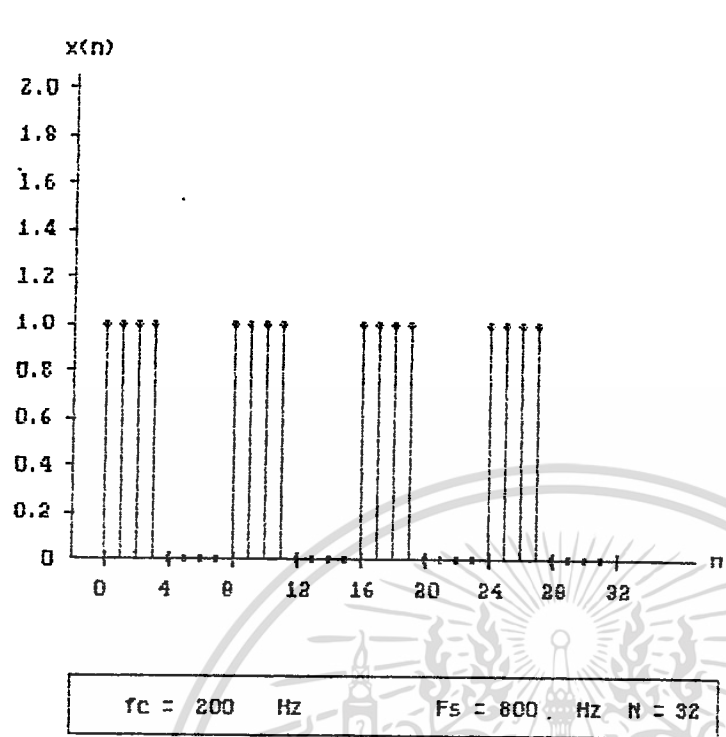
Design by Bilinear Transform
Butterworth High Pass Filter

2 - Order



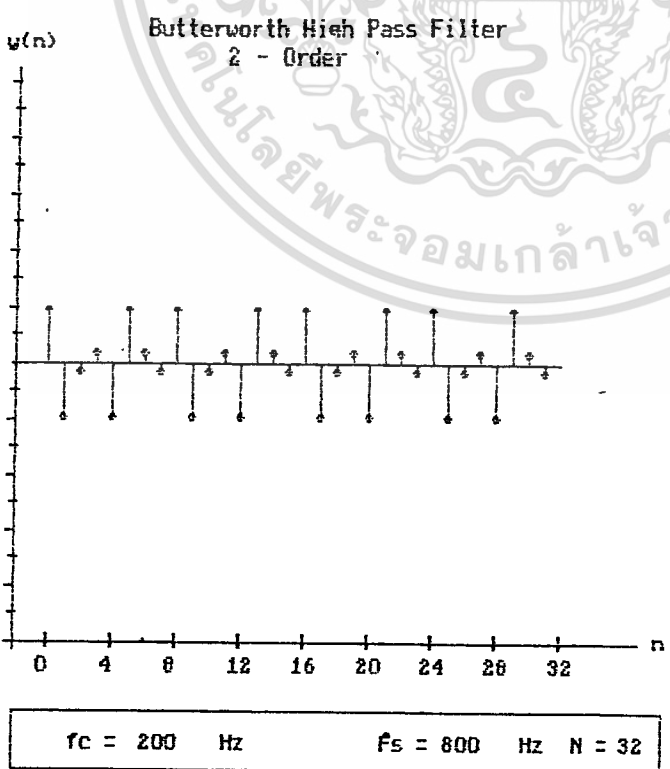
N	wT	H(z)
0	0	1.1643805919E-12
1		9.7001284823E-03
2		3.9535657571E-02
3		9.1634603643E-02
4	0.7854	1.6911048926E-01
5		2.7473225753E-01
6		4.0772265527E-01
7		5.5870382021E-01
8	1.5708	7.0721357369E-01
9		8.2933598330E-01
10		9.1322895491E-01
11		9.6160373802E-01
12	2.3562	9.8564817104E-01
13		9.9582037264E-01
14		9.9923009959E-01
15		9.9995598208E-01
16	3.1416	1.0000000000E+00

$f_c = 300 \text{ Hz}$ $F_s = 800 \text{ Hz}$



n	x(n)
0	1.000000000E+00
1	1.000000000E+00
2	1.000000000E+00
3	1.000000000E+00
4	0.000000000E+00
5	0.000000000E+00
6	0.000000000E+00
7	0.000000000E+00
8	1.000000000E+00
9	1.000000000E+00
10	1.000000000E+00
11	1.000000000E+00
12	0.000000000E+00
13	0.000000000E+00
14	0.000000000E+00
15	0.000000000E+00
16	1.000000000E+00
17	1.000000000E+00
18	1.000000000E+00
19	1.000000000E+00
20	0.000000000E+00
21	0.000000000E+00
22	0.000000000E+00
23	0.000000000E+00
24	1.000000000E+00
25	1.000000000E+00
26	1.000000000E+00
27	1.000000000E+00
28	0.000000000E+00
29	0.000000000E+00
30	0.000000000E+00
31	0.000000000E+00

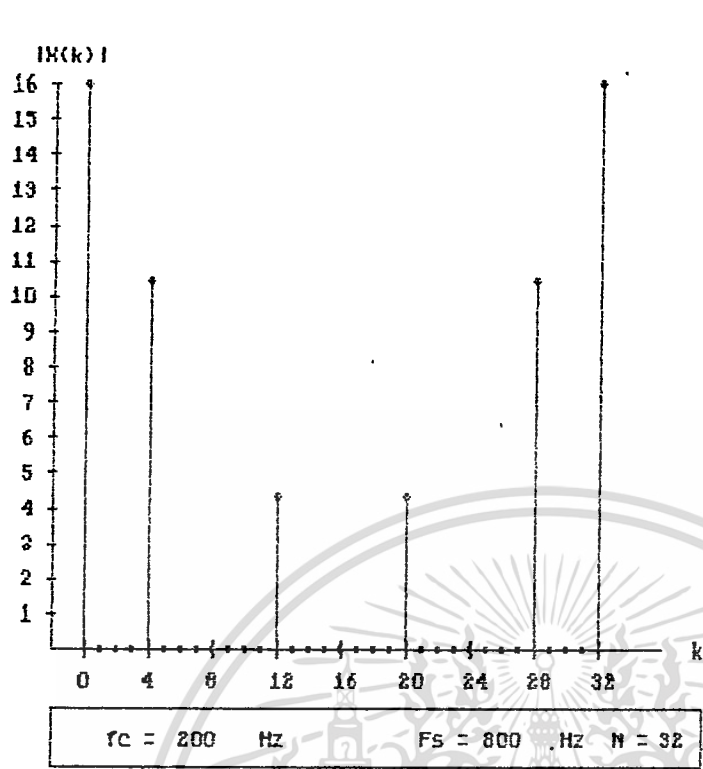
3. DIGITAL INPUT SIGNAL



n	y(n)
0	2.9291154072E-01
1	-2.9291154072E-01
2	-5.0277142023E-02
3	5.0277142020E-02
4	-2.8428166221E-01
5	2.8428166221E-01
6	4.8795856490E-02
7	-4.8795856489E-02
8	2.8453591919E-01
9	-2.8453591919E-01
10	-4.8839498725E-02
11	4.8839498723E-02
12	-2.8452842816E-01
13	2.8452842816E-01
14	4.8838212920E-02
15	-4.8838212918E-02
16	2.8452864887E-01
17	-2.8452864887E-01
18	-4.8838250803E-02
19	4.8838250801E-02
20	-2.8452864236E-01
21	2.8452864236E-01
22	4.8838249689E-02
23	-4.8838249685E-02
24	2.8452864236E-01
25	-2.8452864256E-01
26	-4.8838249720E-02
27	4.8838249718E-02
28	-2.8452864255E-01
29	2.8452864255E-01
30	4.8838249718E-02
31	-4.8838249717E-02

4. DIGITAL OUTPUT SIGNAL

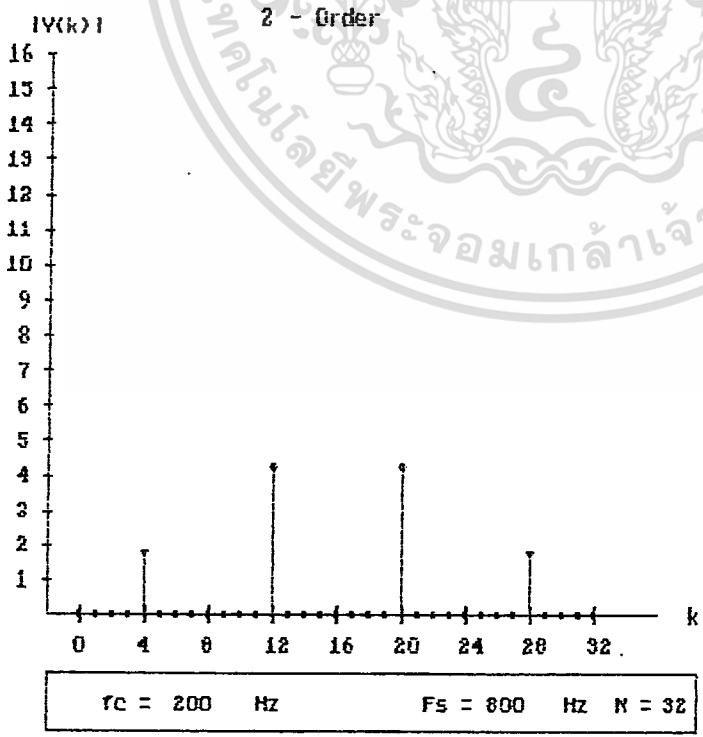
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้มีการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



k	$ X(k) $
0	1.600000000E+01
1	2.807673634E-11
2	3.486165680E-11
3	6.795734734E-11
4	1.045250371E+01
5	8.438719034E-11
6	2.998920007E-11
7	1.912103111E-11
8	1.200670800E-10
9	3.782885749E-11
10	1.051489555E-10
11	8.878177773E-11
12	4.329568801E+00
13	1.458399639E-10
14	9.442662028E-11
15	4.641988254E-11
16	1.673494965E-10
17	8.071989646E-11
18	1.502518554E-10
19	1.607634795E-10
20	4.329568801E+00
21	1.811335370E-10
22	1.064351693E-10
23	6.843003322E-11
24	2.546585165E-10
25	2.736052730E-10
26	3.528103917E-10
27	3.685929258E-10
28	1.045250371E+01
29	6.097436235E-10
30	2.845050763E-10
31	9.308928224E-10

5. DFT DIGITAL INPUT SIGNAL

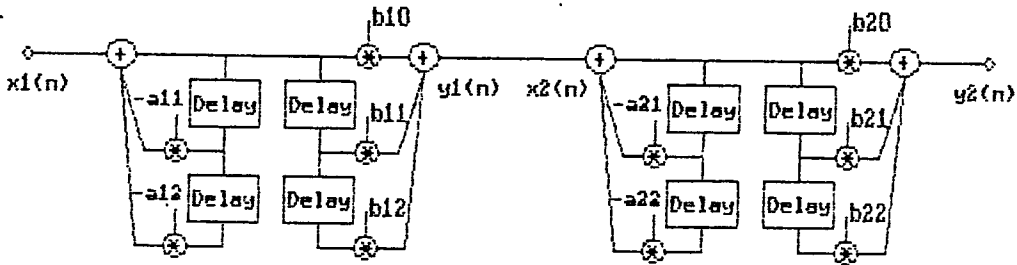
Butterworth High Pass Filter
2 - Order



k	$ Y(k) $
0	3.808509063E-12
1	1.416130165E-03
2	2.899886934E-03
3	4.517135404E-03
4	1.773951550E+00
5	8.339707102E-03
6	1.050155449E-02
7	1.260232823E-02
8	1.431176838E-02
9	1.533398140E-02
10	1.571668700E-02
11	1.560249467E-02
12	4.282697891E+00
13	1.489099969E-02
14	1.457871613E-02
15	1.437821095E-02
16	1.430960716E-02
17	1.437821088E-02
18	1.457871619E-02
19	1.489099995E-02
20	4.282697891E+00
21	1.560249444E-02
22	1.571668692E-02
23	1.535598130E-02
24	1.431176849E-02
25	1.260232826E-02
26	1.050155449E-02
27	8.339707227E-03
28	1.773951550E+00
29	4.517135376E-03
30	2.899886945E-03
31	1.416130204E-03
32	3.808509063E-12

6. DFT DIGITAL OUTPUT SIGNAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

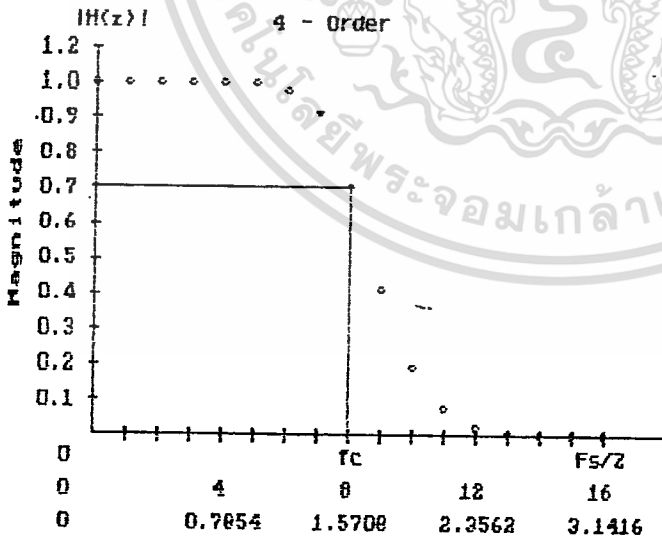


$a_{11} = -3.9466602617E-12$
 $a_{12} = 4.4646628287E-01$
 $b_{10} = 3.6161657078E-01$
 $b_{11} = 7.2323314143E-01$
 $b_{12} = 3.6161657072E-01$

$a_{21} = -2.8364389726E-12$
 $a_{22} = 3.9565877290E-02$
 $b_{20} = 2.5989146932E-01$
 $b_{21} = 5.1978293864E-01$
 $b_{22} = 2.5989146932E-01$

4 - Order
 Butterworth Low Pass Filter
 1. RELIZATION OF RECURSIVE DIGITAL FILTER

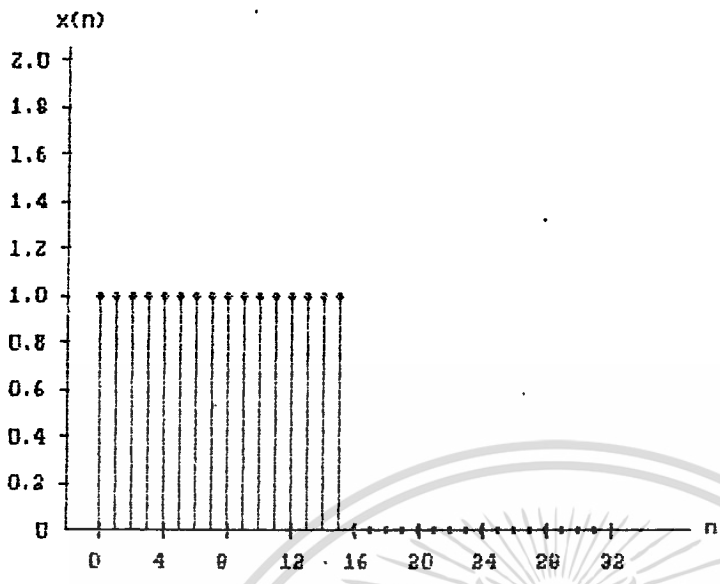
2. CHARACTERISTIC OF DIGITAL FILTER
 Design by Bilinear Transform
 Butterworth Low Pass Filter



N	wT	H(z)
0	0	9.9999999999E-01
1		1.000000307E+00
2		9.999892984E-01
3		9.9996456315E-01
4	0.7854	9.9956791788E-01
5		9.9668703308E-01
6		9.8071067083E-01
7		9.1068946444E-01
8	1.5708	7.0711277522E-01
9		4.1310737771E-01
10		1.9548402080E-01
11		8.1355303005E-02
12	2.3562	2.9424533904E-02
13		8.4672357034E-03
14		1.5654771562E-03
15		9.4100824560E-05
16	3.1416	5.7024137317E-12

$f_c = 300 \text{ Hz}$ $F_s = 900 \text{ Hz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

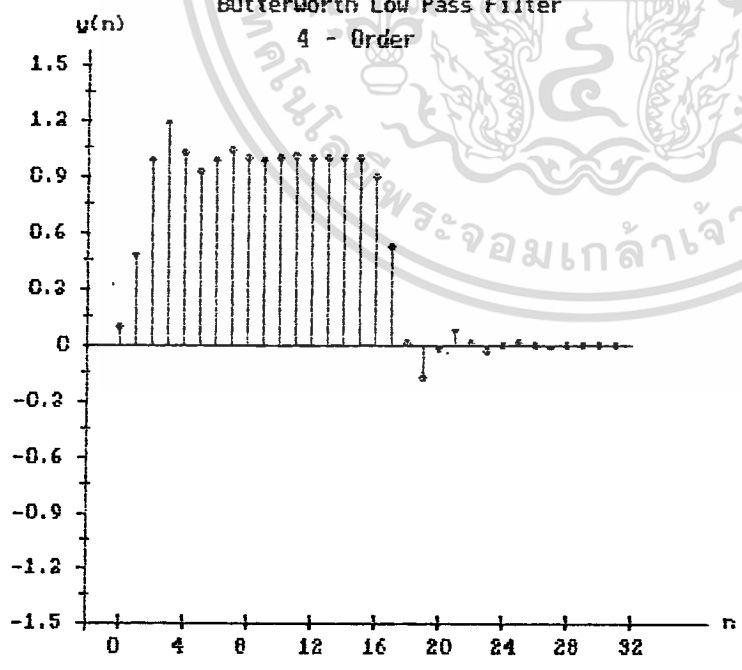


$f_c = 200$ Hz $F_s = 800$ Hz $N = 32$

3. DIGITAL INPUT SIGNAL

n	x(n)
0	1.000000000E+00
1	1.000000000E+00
2	1.000000000E+00
3	1.000000000E+00
4	1.000000000E+00
5	1.000000000E+00
6	1.000000000E+00
7	1.000000000E+00
8	1.000000000E+00
9	1.000000000E+00
10	1.000000000E+00
11	1.000000000E+00
12	1.000000000E+00
13	1.000000000E+00
14	1.000000000E+00
15	1.000000000E+00
16	0.000000000E+00
17	0.000000000E+00
18	0.000000000E+00
19	0.000000000E+00
20	0.000000000E+00
21	0.000000000E+00
22	0.000000000E+00
23	0.000000000E+00
24	0.000000000E+00
25	0.000000000E+00
26	0.000000000E+00
27	0.000000000E+00
28	0.000000000E+00
29	0.000000000E+00
30	0.000000000E+00
31	0.000000000E+00

Butterworth Low Pass Filter
4 - Order

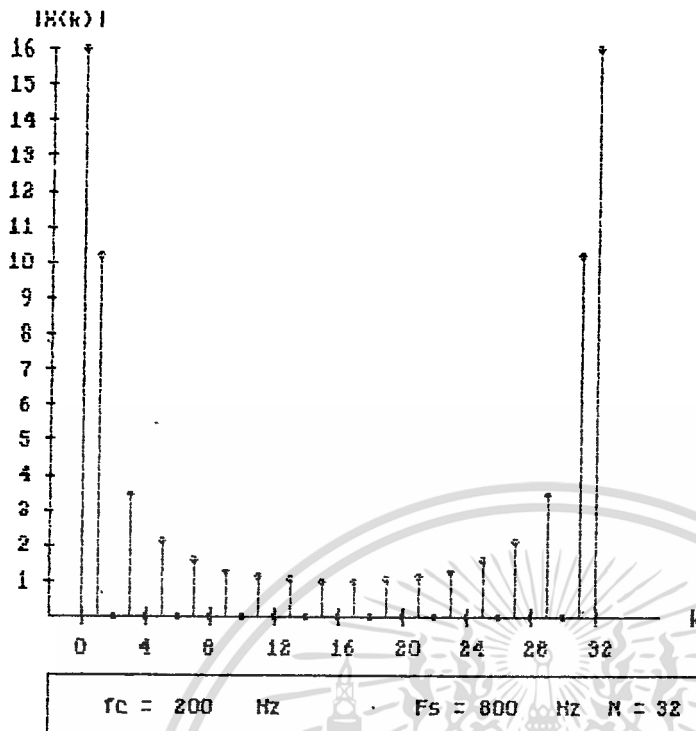


$f_c = 200$ Hz $F_s = 800$ Hz $N = 32$

4. DIGITAL OUTPUT SIGNAL

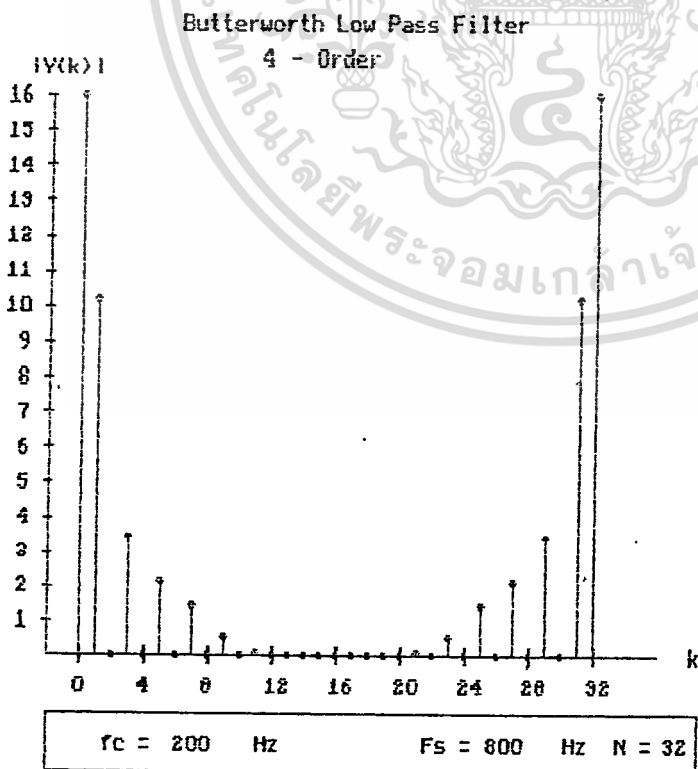
n	y(n)
0	9.3981061894E-02
1	4.6990530947E-01
2	9.8911386231E-01
3	1.1019266356E+00
4	1.0217817158E+00
5	9.2123335898E-01
6	9.8962335220E-01
7	1.0350600129E+00
8	1.0046586142E+00
9	9.8434138487E-01
10	9.9791906538E-01
11	1.0069909081E+00
12	1.0009291073E+00
13	9.9687880062E-01
14	9.9958518322E-01
15	1.0013935101E+00
16	9.0620413987E-01
17	5.2947253527E-01
18	1.1803451335E-02
19	-1.8104906445E-01
20	-2.1744799173E-02
21	7.8642625478E-02
22	1.0260165751E-02
23	-3.5024644167E-02
24	-4.6512553556E-03
25	1.5633894841E-02
26	2.0776492168E-03
27	-6.9790718906E-03
28	-9.2764069747E-04
29	3.1162718239E-03
30	4.1416189151E-04
31	-1.3913100653E-03

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



k	X(k)
0	1.6000000000E+01
1	1.0202297237E+01
2	2.3102776678E-11
3	3.4448941965E+00
4	3.2955851442E-11
5	2.1213533719E+00
6	1.2765366453E-11
7	1.5763092469E+00
8	6.4925437246E-11
9	1.2936433667E+00
10	1.8843228968E-11
11	1.1338880696E+00
12	1.4805501083E-11
13	1.0449972299E+00
14	4.2797017085E-11
15	1.0048385724E+00
16	1.6011240384E-10
17	1.0048385724E+00
18	8.2178521014E-11
19	1.0449972299E+00
20	9.7875322089E-11
21	1.1338880696E+00
22	7.2810717246E-11
23	1.2936433667E+00
24	8.7826301368E-11
25	1.5763092469E+00
26	1.1232627777E-10
27	2.1213533719E+00
28	1.5974958220E-10
29	3.4448941965E+00
30	3.1239653623E-10
31	1.0202297237E+01

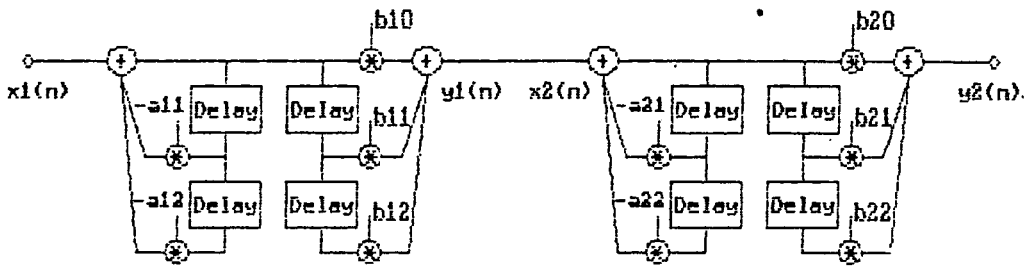
5. DFT DIGITAL INPUT SIGNAL



k	Y(k)
0	1.5999698393E+01
1	1.0202298092E+01
2	3.3691752629E-04
3	3.4447884030E+00
4	4.6345917116E-04
5	2.1144237009E+00
6	7.6473294706E-04
7	1.4358914304E+00
8	1.1708602442E-03
9	3.307125164E-01
10	9.4572569389E-04
11	9.2878908516E-02
12	6.9690349930E-04
13	9.4336143392E-03
14	5.8768320654E-04
15	6.5851617518E-04
16	5.5727701189E-04
17	6.5851623518E-04
18	5.8768317054E-04
19	9.4336144944E-03
20	6.9690352715E-04
21	9.2878908499E-02
22	9.4572567176E-04
23	5.3507125166E-01
24	1.1708602694E-03
25	1.4358914304E+00
26	7.6473275567E-04
27	2.1144237009E+00
28	4.6345902276E-04
29	3.4447884030E+00
30	3.3691721027E-04
31	1.0202298092E+01
32	1.5999698393E+01

6. DFT DIGITAL OUTPUT SIGNAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

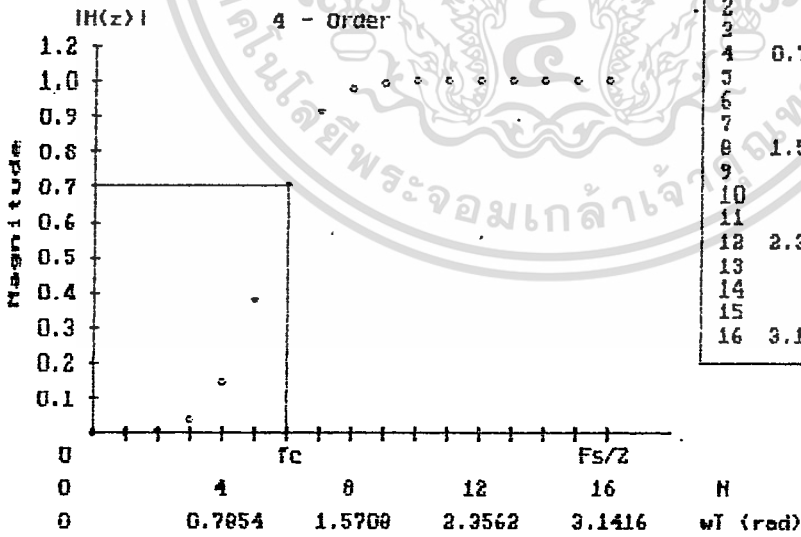


$a_{11} = -3.6345139863E-01$
 $a_{12} = 4.7759571177E-01$
 $b_{10} = 5.1076177760E-01$
 $b_{11} = -1.021523552E+00$
 $b_{12} = 5.1076177760E-01$

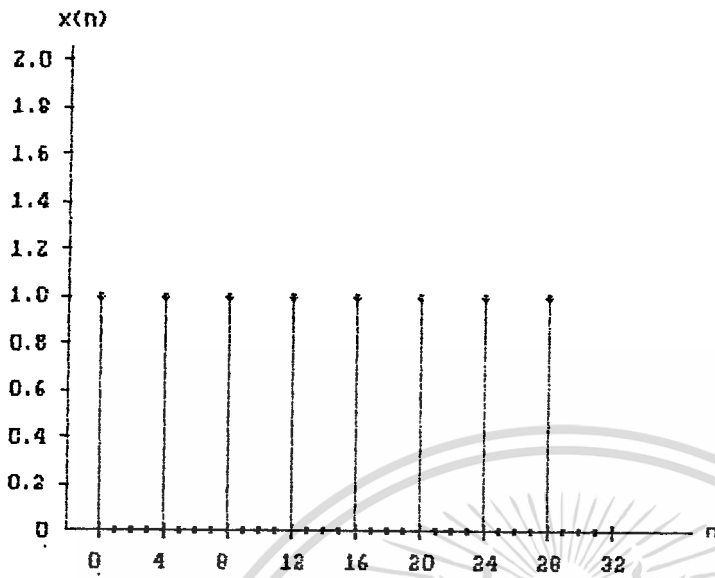
$a_{21} = -4.1291860827E-01$
 $a_{22} = 7.9008322137E-02$
 $b_{20} = 3.7298173260E-01$
 $b_{21} = -7.4396346320E-01$
 $b_{22} = 3.7298173260E-01$

4 - Order
 Butterworth High Pass Filter
 1. RELIZATION OF RECURSIVE DIGITAL FILTER

2. CHARACTERISTIC OF DIGITAL FILTER
 Design by Bilinear Transform
 Butterworth High Pass Filter



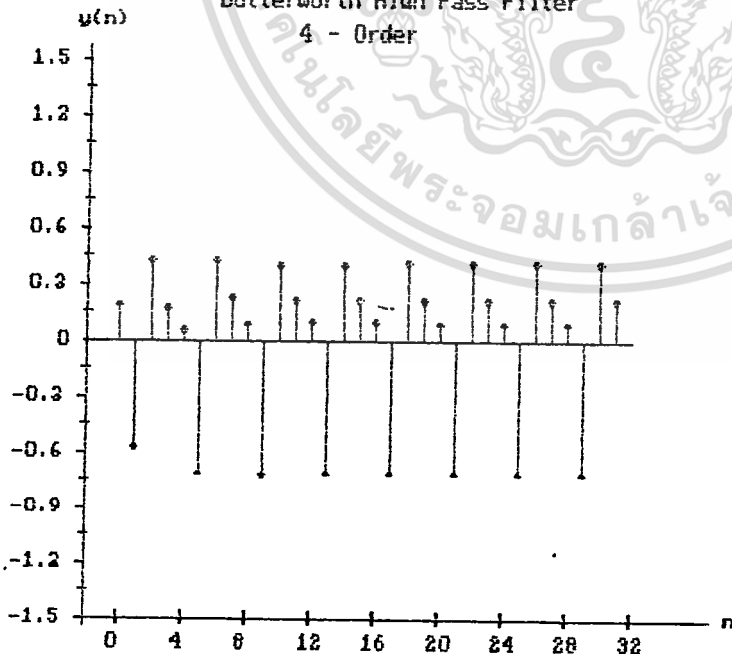
$f_c = 150 \text{ Hz}$ $F_s = 600 \text{ Hz}$



$f_c = 150$ Hz $F_s = 800$ Hz $N = 32$

3. DIGITAL INPUT SIGNAL

Butterworth High Pass Filter
4 - Order



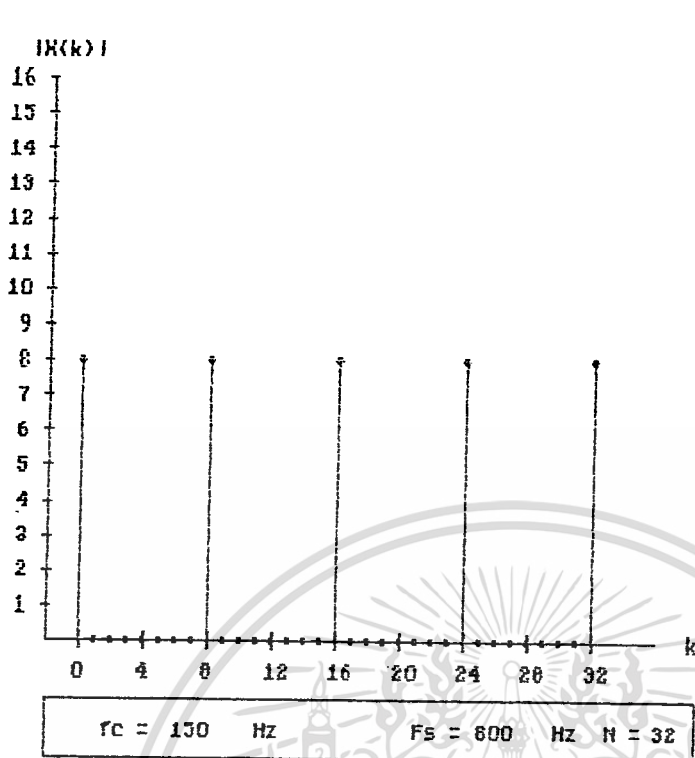
$f_c = 150$ Hz $F_s = 800$ Hz $N = 32$

n	x(n)
0	1.000000000E+00
1	0.000000000E+00
2	0.000000000E+00
3	0.000000000E+00
4	1.000000000E+00
5	0.000000000E+00
6	0.000000000E+00
7	0.000000000E+00
8	1.000000000E+00
9	0.000000000E+00
10	0.000000000E+00
11	0.000000000E+00
12	1.000000000E+00
13	0.000000000E+00
14	0.000000000E+00
15	0.000000000E+00
16	1.000000000E+00
17	0.000000000E+00
18	0.000000000E+00
19	0.000000000E+00
20	1.000000000E+00
21	0.000000000E+00
22	0.000000000E+00
23	0.000000000E+00
24	1.000000000E+00
25	0.000000000E+00
26	0.000000000E+00
27	0.000000000E+00
28	1.000000000E+00
29	0.000000000E+00
30	0.000000000E+00
31	0.000000000E+00

n	y(n)
0	1.9050481276E-01
1	-5.7563505605E-01
2	4.2932896224E-01
3	1.5890648216E-01
4	3.0845532183E-02
5	-7.1225520491E-01
6	4.2824377402E-01
7	2.2600944162E-01
8	8.9578196203E-02
9	-7.2248432726E-01
10	4.0390510055E-01
11	2.1711633677E-01
12	9.6171237030E-02
13	-7.1450926102E-01
14	4.0526646211E-01
15	2.1407708311E-01
16	9.3802525221E-02
17	-7.1439711853E-01
18	4.0646115809E-01
19	2.1469906618E-01
20	9.3583644601E-02
21	-7.1481794134E-01
22	4.0632773970E-01
23	2.1482460773E-01
24	9.3718352301E-02
25	-7.1480172879E-01
26	4.0627257129E-01
27	2.1478566963E-01
28	9.3722682895E-02
29	-7.1478068338E-01
30	4.0628240317E-01
31	2.1478117789E-01

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษานี้เท่านั้น ไม่อนุญาติให้เผยแพร่โดยไม่ได้รับอนุญาต

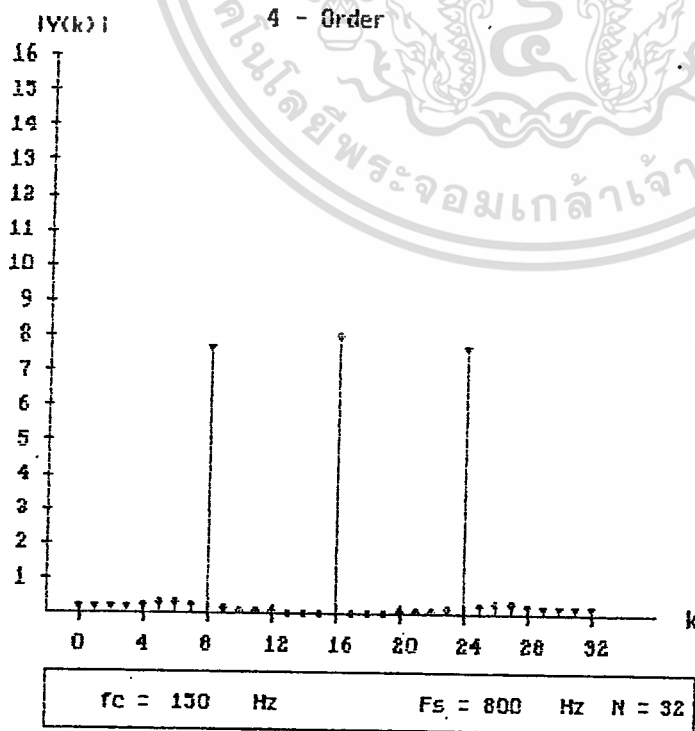
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



k	$ X(k) $
0	7.999999999999E+00
1	8.9574839892E-12
2	2.5270208406E-11
3	5.7521495549E-12
4	6.5483618528E-11
5	2.1310142099E-11
6	3.9487155566E-11
7	9.303224611E-11
8	7.999999999999E+00
9	1.3595348759E-10
10	7.5723285759E-11
11	5.5776574687E-11
12	8.7367249726E-11
13	1.2898481950E-10
14	5.5329878430E-11
15	1.6745079398E-10
16	7.999999999999E+00
17	3.8963877960E-10
18	2.0637314597E-10
19	1.6025957331E-10
20	7.2010717246E-11
21	1.4204432231E-10
22	1.5375572154E-10
23	4.5289731341E-10
24	7.999999999999E+00
25	3.2626656744E-10
26	1.0331475511E-10
27	1.9554583556E-10
28	4.3807065881E-11
29	1.4570093768E-10
30	1.0495111737E-10
31	5.2409759186E-10

5. DFT DIGITAL INPUT SIGNAL

Butterworth High Pass Filter
4 - Order



k	$ Y(k) $
0	1.8553309824E-01
1	1.90107816538E-01
2	2.0467514478E-01
3	2.3170971047E-01
4	2.7375747336E-01
5	3.2136780401E-01
6	3.2327122094E-01
7	2.5352540178E-01
8	7.6741297571E+00
9	1.2473031825E-01
10	8.9121316691E-02
11	6.4352582575E-02
12	4.6137164910E-02
13	3.1941791504E-02
14	2.0224122861E-02
15	1.0025765637E-02
16	8.0024972105E+00
17	1.0023765387E-02
18	2.0224122753E-02
19	3.1941791429E-02
20	4.6137164820E-02
21	6.4353582500E-02
22	8.9121316437E-02
23	1.2473031781E-01
24	7.6741297572E+00
25	2.5352540223E-01
26	3.2327122110E-01
27	3.2136780394E-01
28	2.7375747347E-01
29	2.3170971049E-01
30	2.0467514480E-01
31	1.9010781677E-01
32	1.8553309824E-01

6. DFT DIGITAL OUTPUT SIGNAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ การค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

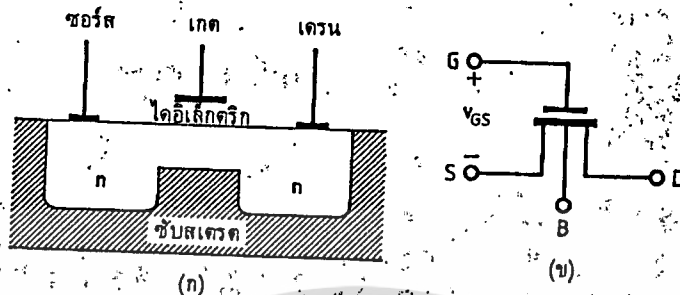
สวิทช์คาปาซิเตอร์ฟิลเตอร์

ในการออกแบบดิจิตอลฟิลเตอร์นั้นเราแปลงมาจากสมการของอนาล็อกฟิลเตอร์โดยใช้ bilinear transformation แปลงจาก s - domain เป็น z - domain เพื่อแสดงให้เห็นว่าวงจรถิจิตออลฟิลเตอร์สามารถใช้แทนวงจรอนาล็อกฟิลเตอร์ได้ เราจะใช้หลักการของสวิทช์คาปาซิเตอร์ฟิลเตอร์มาสร้างเป็นวงจรถิจิตออลฟิลเตอร์

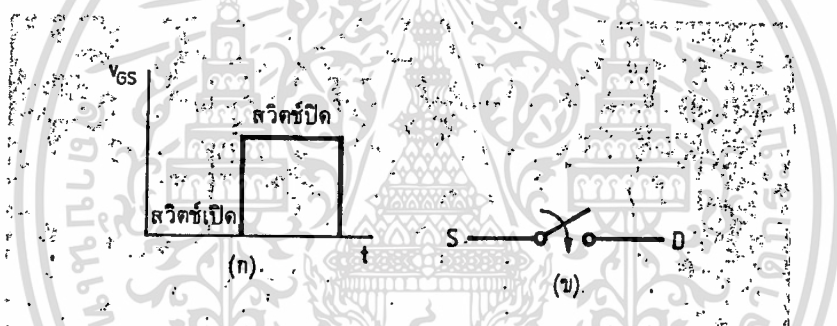
เป็นที่ทราบกันดีอยู่แล้วว่าอนาล็อกฟิลเตอร์แบบแอคทีฟฟิลเตอร์ (active filter) คือวงจกรองความถี่ประเภทหนึ่งประกอบไปด้วย ตัวต้านทาน (resistor) ตัวเก็บประจุ (capacitor) และส่วนที่สำคัญอีกอย่างหนึ่งก็คือ โอปออปแอมป์ (op - amp) ค่าของความถี่กลาง (center frequency) จะถูกกำหนดด้วยค่าของความต้านทานและตัวเก็บประจุ ถ้าค่าอุปกรณ์ทั้งสองตัวนี้เปลี่ยนไป ความถี่กลางก็จะเปลี่ยนไปด้วย ที่จุดนี้เราพบว่าตัวต้านทานของวงจรแอคทีฟฟิลเตอร์สามารถแทนได้ด้วยการทำงานของมอสสวิทช์ (MOS switch) ซึ่งทำงานร่วมกับตัวเก็บประจุ เราจึงเรียกรวมกันว่า สวิทช์คาปาซิเตอร์ ก่อนที่เราจะสร้างวงจรถิจิตออลฟิลเตอร์เราลองมาศึกษาทฤษฎีเกี่ยวกับสวิทช์คาปาซิเตอร์

4.1 ทฤษฎีเกี่ยวกับสวิทช์คาปาซิเตอร์

ก่อนอื่นจะขอกล่าวถึงการทำงานของมอสสวิทช์เสียก่อน (MOS มาจาก Metal Oxide Semiconductor) จากรูปที่ 4.1ก เป็นภาพตัดขวางของมอสที่เป็นทรานซิสเตอร์ชนิดหนึ่งที่เราเรียกกันว่ามอสเฟต (MOSFET : Metal Oxide Semiconductor Field Effect Transistor) รูปที่ 4.1ข เป็นสัญลักษณ์ของมอสเฟต มีขาเกต (Gate) เทรน (Drain) ซอร์ส (Source) และซับสเตรต (Substrate) V_{gs} คือแรงดันระหว่างเกตกับซอร์ส ปกติมีค่าเป็นศูนย์หรือมีค่าสูงกว่า V_{cr} (cutoff regions : แรงดันที่ทำให้กระแสทรนคงที่ปกติมีค่า 1-2 โวลต์). V_{gs} จะเป็นตัวควบคุมให้เฟตปิดหรือเปิดระหว่างขาซอร์สกับเทรนจึงเรียกว่า มอสสวิทช์



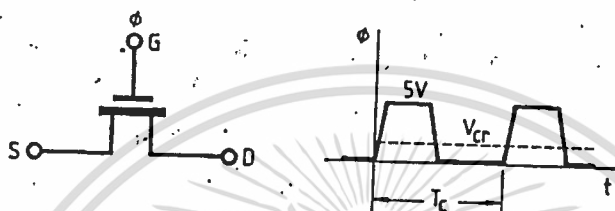
รูปที่ 4.1 โครงสร้างภายในของมอสเฟต



รูปที่ 4.2 แสดงสภาวะเปิดหรือปิดของมอสสวิทช์ซึ่งถูกควบคุมโดย V_{GS}

สิ่งที่สำคัญที่เห็นได้ชัดที่ทำให้มอสเฟตแตกต่างไปจากไบโพลาร์ทรานซิสเตอร์ทั่วไปคือ ที่บริเวณรอยต่อระหว่างเกตกับซอร์สจะได้รับการไบแอสกลับ ซึ่งผิดกับไบโพลาร์ทรานซิสเตอร์ เพราะที่รอยต่อระหว่างเบสกับอิมิตเตอร์จะได้รับการไบแอสตรง ดังนั้นความต้านทานระหว่างเกตกับซอร์สจึงมีค่าสูงมาก ซึ่งสูงกว่าความต้านทานระหว่างเบสกับอิมิตเตอร์หลายสิบเท่า ปกติแล้วค่าความต้านทาน R_{ds} (Drain-Source Resistance) เมื่อมอสสวิทช์อยู่ในสภาวะเปิดวงจร (off mode : $V_{GS} < V_{cr}$) ความต้านทาน R_{ds}

จะมีค่าสูงมากราวๆ 100 - 1000 เมกะโอห์ม และในขณะที่มอสสวิตช์อยู่ในสภาวะปิดวงจร (on mode : $V_{gs} > V_{cr}$) ค่าความต้านทาน R_{ds} จะมีค่าประมาณ 10 กิโลโอห์ม (ค่านี้ขึ้นอยู่กับขนาดของมอส) อัตราส่วนของความต้านทานทั้งสองสภาวะนี้มีค่าประมาณ 10^5 เท่า



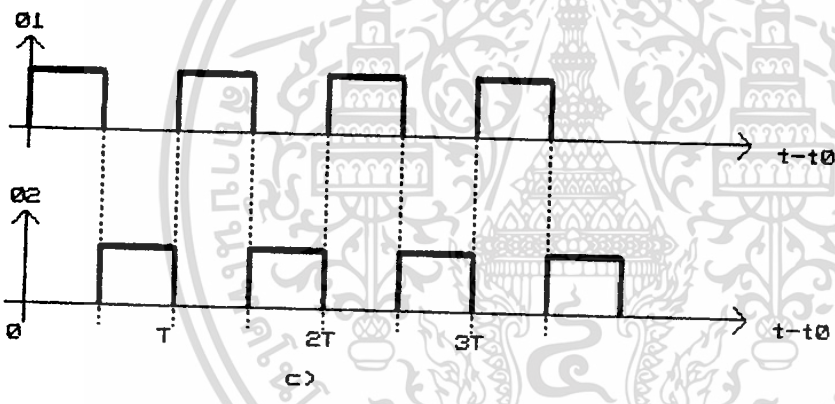
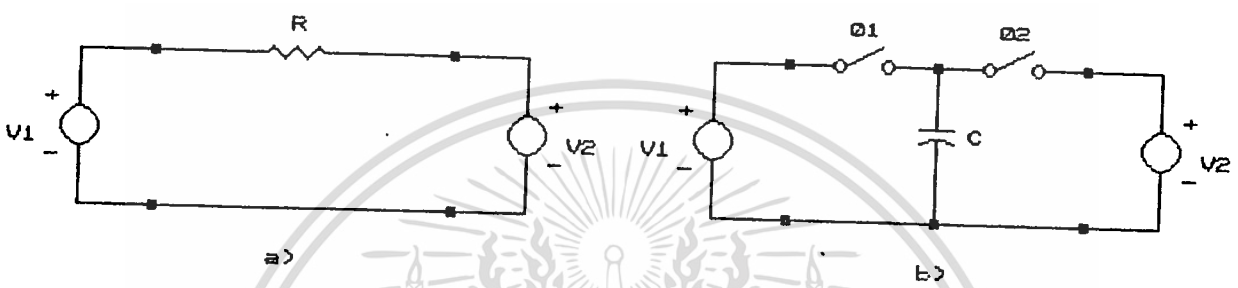
รูปที่ 4.3 แสดงรูปร่างสัญญาณนาฬิกาที่ใช้กระตุ้นมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การแทนวงจรมูลยความต้านทานด้วยสวิทช์คาปาซิเตอร์

เมื่อเรานำสวิทช์มาต่อกับตัวเก็บประจุเพื่อที่จะให้มันทำหน้าที่เป็นความต้านทาน ซึ่งมีวิธีการต่ออยู่หลายแบบ เราจะได้ศึกษาในแต่ละแบบดังนี้

4.2.1 การต่อสวิทช์กับคาปาซิเตอร์แบบขนาน (parallel switched capacitor circuit)



รูป 4.4 a) วงจรความต้านทาน
 b) วงจรสวิทช์คาปาซิเตอร์
 c) สัญญาณนาฬิกาที่ใช้ควบคุมสวิทช์

ถ้าเราพิจารณาวงจรรูป b) ซึ่งประกอบด้วย สวิทช์ 2 ตัว คาปาซิเตอร์ ซึ่งต่ออยู่กับแหล่งกำเนิดแรงดันไฟฟ้า แล้วจะมีสัญญาณนาฬิกาเป็นตัวควบคุมการทำงานของสวิทช์แต่ละตัวอีกทีหนึ่ง จุดประสงค์ที่นำวงจรรูป b) มาแสดงนั้นก็เพื่อที่จะแสดงให้เห็นว่าวงจรม

มูลย์ของวงจรรูป b) นั่นก็คือวงจรในรูป a) นั่นเอง หมายความว่าสวิตช์เมื่อนำมาต่อร่วมกับคาปาซิเตอร์อย่างถูกวิธีก็จะได้วงจรสมมูลย์เป็นความต้านทาน

การศึกษาการทำงานของวงจรเริ่มจากสมมติให้วงจรรูป b) ขณะที่ยังไม่ได้ทำงาน สวิตช์ทั้งสองเปิดวงจรและคาปาซิเตอร์ก็ดิสชาร์จออกหมด สำหรับสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของสวิตช์ก็มีลักษณะดังแสดงในรูป c)

ที่เวลา $t_0 = nT$ ($n = 0, 1, \dots$) สัญญาณนาฬิกาแรกจะไปควบคุมที่ ϕ_1 จะทำให้สวิตช์ปิดวงจร C จะถูกชาร์จด้วย V_1 ซึ่งเราอาจจะพูดได้ว่าขณะนี้ประจุไหลเข้าไปใน C ซึ่งมีทิศทางซึ่งแสดงแทนโดย i_1 ซึ่งสามารถเขียนเป็นสมการได้ดังนี้

$$Q(t_0 + T/2) = CV_1 \quad (4.1)$$

เนื่องจากที่เวลา t_0 ถึง $t_0 + T/2$ สวิตช์ ϕ_1 นั้นปิดวงจรตลอดของการชาร์จประจุของ C เราจึงสมมติให้เป็นเวลา $t_0 + T/2$

ตั้งแต่วันที่เวลา $t_0 + T/2$ ถึง $t_0 + T$ สวิตช์ ϕ_1 จะเปิดวงจร ส่วนสวิตช์ ϕ_2 ปิดวงจร C ก็จะถูกชาร์จด้วย V_2 ซึ่งมีทิศทางแทนโดยกระแส i_2 เราจะได้

$$\begin{aligned} Q(t_0 + T) &= CV_2 - CV_1 \\ &= C(V_2 - V_1) \end{aligned} \quad (4.2)$$

เราลองพิจารณาสัญญาณนาฬิกาถัดไป เราจะได้

$$\begin{aligned} Q(t_0 + 3T/2) &= CV_1 - CV_2 \\ &= C(V_1 - V_2) \end{aligned} \quad (4.3)$$

ถ้าเราลองทำต่อไปเราจะเห็นว่าเราจะได้สมการที่ (4.2) และ (4.3) สลับซ้ำกันไปเรื่อย ๆ ซึ่งเรากำลังพิจารณาจุดนี้ จากรูป a) เราเขียนเป็นสมการได้ดังนี้

$$R = \frac{V_1 - V_2}{I_1} \quad (4.4a)$$

$$= \frac{V_2 - V_1}{I_2} \quad (4.4b)$$

$$\text{จาก } i = dq/dt \quad (4.5)$$

$$Q_1 = \int_{t_0+T}^{t_0+3T/2} i_1 dt \quad (4.6)$$

เนื่องจากที่เวลา $t_0+T/2$ ถึง t_0+T i_1 มีค่าเท่ากับ 0 เราจะได้

$$Q_1 = \int_{t_0+T/2}^{t_0+3T/2} i_1 dt \quad (4.7)$$

เนื่องจากประจุ q ในสมการที่ (4.3) กับ (4.7) เป็นตัวเดียวกัน

$$Q(t_0+3T/2) = \int_{t_0+T/2}^{t_0+3T/2} i_1 dt \quad (4.8)$$

$$\frac{Q(t_0 + 3T/2)}{T} = \frac{1}{T} \int_{t_0 + T/2}^{t_0 + 3T/2} i_1 dt \quad (4.8a)$$

$$= I_1(\text{aver.}) \quad (4.8b)$$

$$\frac{C(V_1 - V_2)}{T} = I_1(\text{aver.}) \quad (4.9)$$

$$\frac{V_1 - V_2}{I_1(\text{aver.})} = \frac{T}{C} \quad (4.10)$$

$$R = \frac{T}{C} \quad (4.11)$$

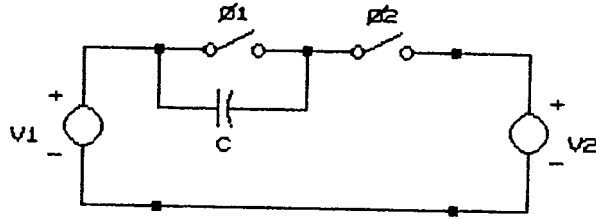
ถ้าเราสมมติให้ $I_1 = I_1(\text{aver.})$ ซึ่ง V_1 และ V_2 คงที่ในระหว่างคาบของสัญญาณนาฬิกา T ถ้าเรากำหนดให้คาบของสัญญาณนาฬิกาเป็น T_s ซึ่งเราสามารถเขียนสมการที่ (4.11) ใหม่ได้เป็น

$$R = \frac{T_s}{C} \quad (4.12)$$

เมื่อ F_s เป็นความถี่ของสัญญาณนาฬิกา มีหน่วยเป็น Hz ซึ่งการต่อวงจรสวิตช์คาปาซิเตอร์ ดังแสดงในรูป 4.4 (b) เราเรียกว่า parallel switched capacitor circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 การต่อสวิตช์กับคาปาซิเตอร์แบบอนุกรม (series switched capacitor circuit)



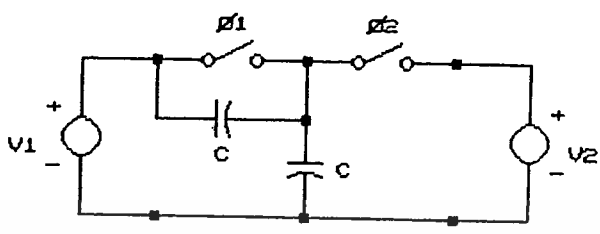
รูป 4.5 แสดงการต่อสวิตช์กับคาปาซิเตอร์แบบอนุกรม

การต่อแบบนี้มีลักษณะคล้ายกับแบบแรก ดังนั้นผลที่ได้จากการคำนวณหาวงจร

สมมูลย์ของวงจรรูปที่ 4.5 เราสามารถนำสมการที่ (4.12) มาใช้คำนวณได้เลย คือ



4.2.3 การต่อสวิตช์กับคาปาซิเตอร์แบบอนุกรม - ขนาน (series parallel switched capacitor circuit)



รูป 4.6 แสดงการต่อสวิตช์กับคาปาซิเตอร์แบบอนุกรม - ขนาน

จากวงจรรูปที่ 4.6 เกิดจากนำเอาวงจรรูปที่ 4.4 กับ 4.5 มารวมกัน ซึ่งเราสามารถทำการวิเคราะห์โดยใช้เทคนิคเหมือนกับการคำนวณในรูปที่ 4.4

เมื่อเราป้อนสัญญาณนาฬิกาที่เวลา $t = t_0 + T/2$ คือสวิตช์ $\phi 1$ ปิด $C 2$ จะชาร์จประจุในทิศทาง $i 1$ จะได้

$$Q1(t_0 + T/2) = C2V1 \tag{4.13}$$

ที่เวลา $t = t_0 + T$ สวิตช์ $\phi 1$ เปิดวงจร ส่วนสวิตช์ $\phi 2$ ปิดวงจร ซึ่งจะมีประจุชาร์จเข้ามาในทิศทางของ $i 2$

$$Q2(t_0 + T) = C1(V2 - V1) + C2(V2 - V1) \tag{4.14}$$

ดังนั้น ในขณะนี้จะมีการประจุเกิดขึ้นมาอีกที่ $C 1$ ซึ่งไหลในทิศทางของ $i 1$

$$Q1(t_0 + T) = C1(V1 - V2) \tag{4.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่จริงแล้วในส่วนของ $Q_2(t_0+T)$ ซึ่งไหลผ่าน C_1 จะมีค่าเท่ากับ $-Q_1(t_0+T/2)$ ดังนั้นเมื่อสวิตช์ ϕ_1 กลับมาทำงานอีกครั้งหนึ่งที่เวลา $t = t_0+3T/2$ ก็จะมีประจุไหลในทิศทางของ i_1 ซึ่งจะได้ดังนี้

$$Q_1(t_0+3T/2) = C_2(V_1 - V_2) \quad (4.16)$$

$$\text{จาก } i = dq/dt$$

$$\begin{aligned} Q_1 &= \int_{t_0+T/2}^{t_0+3T/2} i_1 dt \\ &= \int_{t_0+T/2}^{t_0+T} i_1 dt + \int_{t_0+T}^{t_0+3T/2} i_1 dt \\ &= Q_1(t_0+T) + Q_2(t_0+3T/2) \end{aligned} \quad (4.17)$$

$$\begin{aligned} \frac{(V_1 - V_2)(C_1 + C_2)}{T} &= \frac{1}{T} \int_{t_0+T/2}^{t_0+3T/2} i_1 dt \\ &= I_1(\text{aver.}) \end{aligned} \quad (4.18)$$

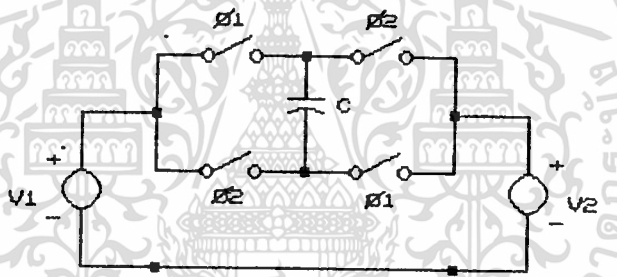
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_1 - V_2}{I_1(\text{aver.})} = \frac{T}{C_1 + C_2}$$

ถ้าเรากำหนดให้ $C = C_1 = C_2$ ดังนั้น

$$R^* = \frac{T_s}{2C} \quad (4.19)$$

4.2.4 การต่อสวิตช์กับคาปาซิเตอร์แบบ bilinear (bilinear switched capacitor circuit)



รูป 4.7 แสดงการต่อสวิตช์กับคาปาซิเตอร์แบบ bilinear

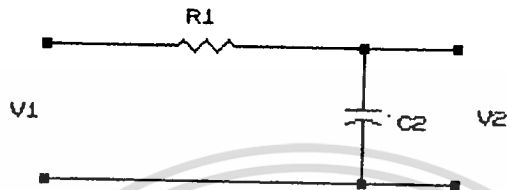
ใช้หลักการวิเคราะห์เช่นเดียวกับแบบ อนุกรม - ขนาน ผลสุดท้ายเราจะได้

$$R = \frac{T_s}{4C} \quad (4.20)$$

บทที่ 5

การนำสวิทช์คาปาซิเตอร์มาแทนที่ความต้านทานในวงจร RC

5.1 RC Low Pass Filter



รูป 5.1 RC Low Pass Filter

$$H(s) = \frac{1/R1C2}{s + 1/R1C2} \quad (5.1a)$$

$$= \frac{1}{s \alpha_1 + 1} \quad (5.1b)$$

$$= \frac{w_1}{s + w_1} \quad (5.1c)$$

เมื่อ $\alpha_1 = R1C2$ และ $w_1 = 1/\alpha_1$

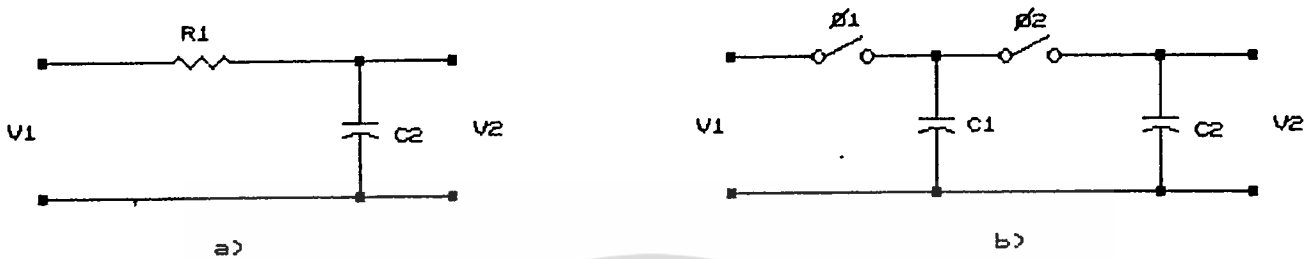
$$H(jw) = [1 + (wR1C2)^2]^{-1/2} \quad (5.2)$$

$$\text{Arg } H(jw) = -\tan^{-1}(wR1C2) \quad (5.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การแทนที่ความต้านทาน ด้วยการต่อสวิตช์กับคาปาซิเตอร์แบบขนานในวงจร

RC passive low pass filter



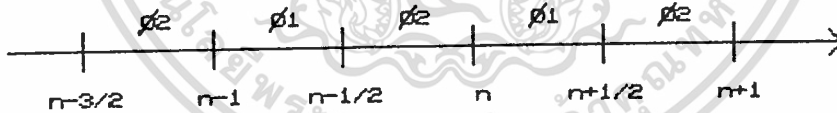
รูป 5.2 a) RC passive low pass filter
b) parallel SC low pass filter

ถ้าเรากำหนดให้ clock period

$$(n+i) \leq t/T < (n+i+1/2) \quad ; \text{ odd } (\phi 1)$$

$$(n+i+1/2) \leq t/T < (n+i+1) \quad ; \text{ even } (\phi 2)$$

เมื่อ $i = \{ \dots, -2, -1, 0, 1, 2, \dots \}$



รูป 5.3 แสดงคาบเวลาของสัญญาณนาฬิกา

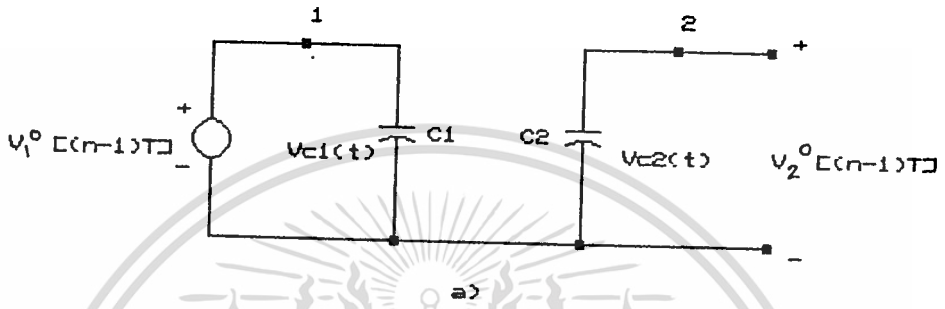
ถ้าเรากำหนดให้ที่เวลา $t = (n-1)T$ สวิตช์ $\phi 1$ ปิด ดังนั้นแรงดันที่ $C1$ จะมีค่าเป็น $V1^0[(n-1)T]$ นั้นหมายความว่าในระหว่าง odd phase period ($\phi 1$) ที่เวลา $(n-1) \leq t/T < (n-1/2)$ เราจะได้

$$v_{c_1}(t) = v_1^0[(n-1)T] \quad (5.4a)$$

$$= v_1^0(n-1) \quad (5.4b)$$

$$v_{c_2}(t) = v_2^0[(n-1)T] \quad (5.5a)$$

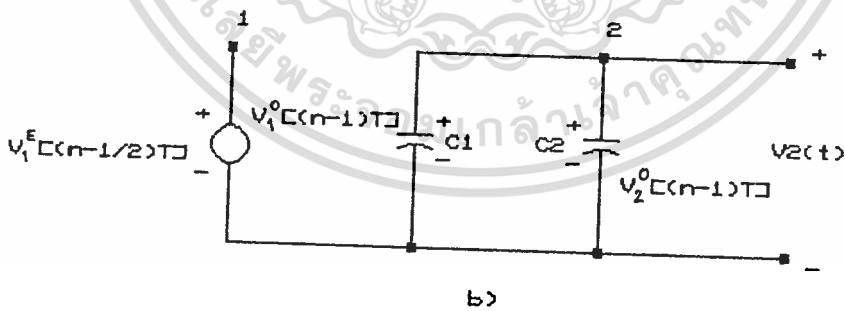
$$= v_2^0(n-1) \quad (5.5b)$$

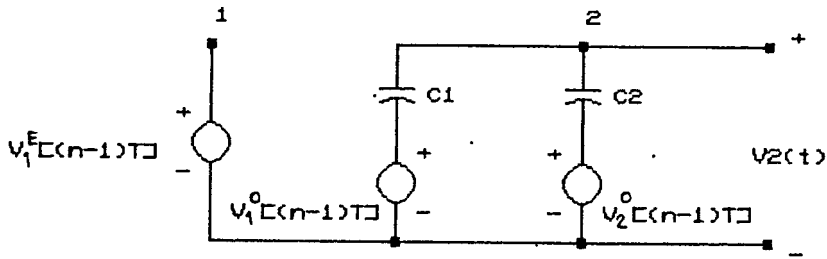


รูป 5.4 a) แสดงสภาวะของวงจรเมื่อสวิตช์ $\phi 1$ ปิด

ต่อมาที่ even phase period ($\phi 2$) $(n-1/2)T \leq t/T < nT$ สวิตช์

$\phi 1$ เปิด สวิตช์ $\phi 2$ ปิด เราจะได้





รูป 5.4 b) เมื่อสวิตช์ $\phi 2$ ปิด

c) จากรูป b แยก v กับ c

ใช้ Superposition Theorem

$$v_2(t) = \frac{C1}{C1 + C2} v_1^O(n-1) + \frac{C2}{C1 + C2} v_2^O(n-1) \quad (5.6)$$

แต่เรากำหนด t ของ $v_2(t)$ ที่ $t = (n-1/2)$ เราจะได้

$$v_2^O(n-1/2) = \frac{C1}{C1 + C2} v_1^O(n-1) + \frac{C2}{C1 + C2} v_2^O(n-1) \quad (5.7)$$

ดังนั้นที่ phase period ถัดไป เราจะได้

$$v_2^O(n) = v_2^E(n-1/2) \quad (5.8)$$

หมายความว่า v_2^o ที่เวลา n จะมีค่าเท่ากับ v_2^E ถูกหน่วงไป $(n-1/2)$ ถ้าแทน (5.8) ลงใน (5.7) จะได้

$$v_2^o(n) = \frac{C1}{C1 + C2} v_1^o(n-1) + \frac{C2}{C1 + C2} v_2^o(n-1) \quad (5.9)$$

Z - Transform

$$V_2^o(z) = \frac{C1}{C1 + C2} z^{-1} V_1^o(z) + \frac{C2}{C1 + C2} z^{-1} V_2^o(z) \quad (5.10)$$

$$\begin{aligned} H^{oo}(z) &= \frac{V_2^o(z)}{V_1^o(z)} \\ &= \frac{\alpha}{1 - (1-\alpha) z^{-1}} \end{aligned} \quad (5.11)$$

$$\text{ถ้า } \alpha = \frac{C1}{C1 + C2}$$

จากสมการที่ (5.8) แทนลงใน (5.11)

$$H^{oE}(z) = \frac{V_2^E(z)}{V_1^o(z)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{\alpha z^{-1/2}}{1 - (1-\alpha)z^{-1}} \quad (5.12)$$

ดังนั้นเราจะได้

$$H^{oo}(z) = z^{-1/2} H^{OE}(z) \quad (5.13)$$

การคำนวณ magnitude และ phase response

$$\begin{aligned} \text{แทน } z &= e^{j\omega T} \\ \text{และ } e^{j\omega T} &= \cos \omega T + j \sin \omega T \\ H^{oo}(e^{j\omega T}) &= \frac{\alpha e^{-j\omega T}}{1 - (1-\alpha)e^{-j\omega T}} \\ &= \frac{\alpha(\cos \omega T - j \sin \omega T)}{1 - (1-\alpha)(\cos \omega T - j \sin \omega T)} \end{aligned} \quad (5.15)$$

$$\left| H^{oo}(e^{j\omega T}) \right| = \frac{[(\alpha \cos \omega T)^2 + (\alpha \sin \omega T)^2]^{1/2}}{[(1 - (1-\alpha) \cos \omega T)^2 + ((1-\alpha) \sin \omega T)^2]^{1/2}} \quad (5.16)$$

$$\text{Arg } H^{oo}(e^{j\omega T}) = -\omega T + \frac{\tan^{-1} (1-\alpha) \sin \omega T}{1 - (1-\alpha) \cos \omega T} \quad (5.17)$$

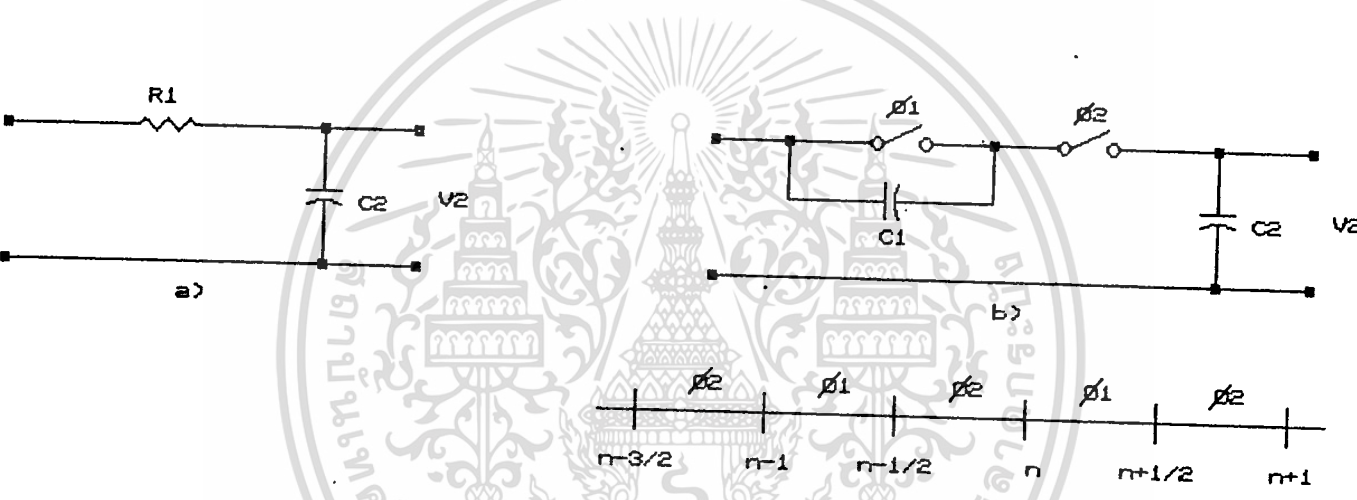
เมื่อเราทำการเปรียบเทียบ transfer function ในสมการที่ (5.1c) กับสมการที่ (5.11) ซึ่งจะเห็นว่าเราสามารถแปลงกลับไปมาระหว่าง s - domain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับ z - domain ได้ การแปลงที่เราใช้ในวงจรข้างบนนั้นเราเรียกว่า forward - transformation จะเป็นตัวทำหน้าที่แปลงจาก $H(s)$ เป็น $H(z)$ โดยแทน s ด้วย $1/T(z - 1)$ แต่จะต้องอยู่ภายใต้เงื่อนไขที่ว่า ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุม สวิตช์ ϕ_1 และ ϕ_2 นั้นจะต้องมีค่ามากกว่าความถี่คัทออฟมาก ๆ จึงจะทำให้เงื่อนไขนี้ใกล้เคียงกับความเป็นจริงมากที่สุด

5.3 การแทนที่ความต้านทาน ด้วยการต่อสวิตช์กับคาปาซิเตอร์แบบอนุกรมในวงจร

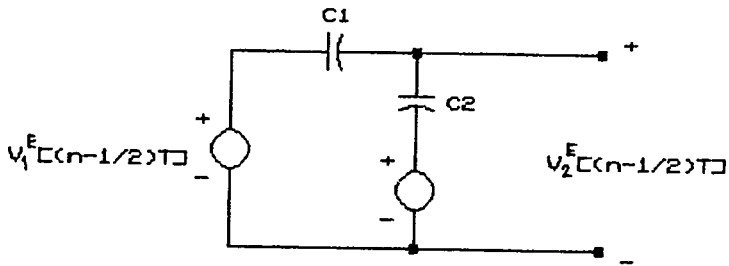
RC passive low pass filter



รูป 5.5 a) RC passive low pass filter
b) series SC low pass filter

เริ่มจากที่เวลา $(n-1/2) \leq t/T < n$ สวิตช์ ϕ_1 เปิดและสวิตช์ ϕ_2 ปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 5.6. แสดงสถานะที่สวิตช์ $\phi 1$ เปิดและสวิตช์ $\phi 2$ ปิด

ใช้ Superposition Theorem

$$v_2^E(n-1/2) = \frac{C2}{C1 + C2} v_2^O(n-1) + \frac{C1}{C1 + C2} v_1^E(n-1/2) \quad (5.18)$$

ดังนั้นที่ phase period ถัดไปที่เวลา $n \leq t/T < (n+1/2)$ เราจะได้

$$v_2^E(n-1/2) = v_2^O(n) \quad (5.19)$$

หมายความว่า v_2^O ที่เวลา n จะมีค่าเท่ากับ v_2^E ถูกหน่วงไป $(n-1/2)$

ถ้าแทน (5.19) ลงใน (5.18) จะได้

$$v_2^O(n) = \frac{C2}{C1 + C2} v_2^O(n-1) + \frac{C1}{C1 + C2} v_1^E(n-1/2) \quad (5.20)$$

Z - Transform

$$V_2^O(z) = \frac{C2}{C1 + C2} z^{-1} V_2^O(z) + \frac{C1}{C1 + C2} z^{-1/2} V_1^E(z) \quad (5.21)$$

$$H^{EO}(z) = \frac{V_2^O(z)}{V_1^E(z)}$$

$$= \frac{\alpha z^{-1/2}}{1 - (1-\alpha) z^{-1}} \quad (5.22)$$

ถ้า $\alpha = \frac{C1}{C1 + C2}$

จากสมการที่ (5.19) แทนลงใน (5.22)

$$H^{EE}(z) = \frac{V_2^E(z)}{V_1^E(z)}$$

$$= \frac{\alpha}{1 - (1-\alpha) z^{-1}} \quad (5.23)$$

ดังนั้นเราจะได้

$$H^{EE}(z) = z^{1/2} H^{EO}(z) \quad (5.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณ magnitude และ phase response

$$\text{แทน } z = e^{j\omega T}$$

$$\text{และ } e^{j\omega T} = \cos \omega T + j \sin \omega T$$

$$H^{EE}(e^{j\omega T}) = \frac{\alpha}{1 - (1-\alpha)e^{-j\omega T}}$$

$$= \frac{\alpha}{1 - (1-\alpha)(\cos \omega T - j \sin \omega T)} \quad (5.25)$$

$$\left| H^{EE}(e^{j\omega T}) \right| = \frac{\alpha}{\left[(1 - (1-\alpha) \cos \omega T)^2 + ((1-\alpha) \sin \omega T)^2 \right]^{1/2}} \quad (5.26)$$

$$\text{Arg } H^{EE}(e^{j\omega T}) = - \tan^{-1} \frac{(1-\alpha) \sin \omega T}{1 - (1-\alpha) \cos \omega T} \quad (5.27)$$

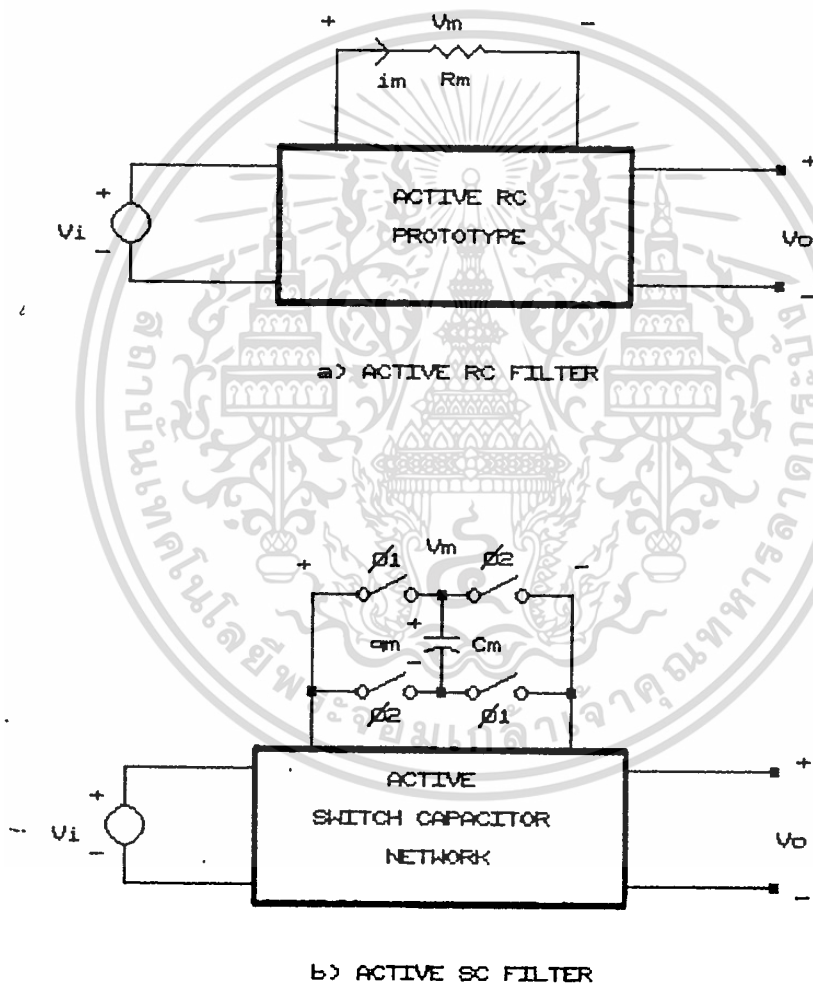
เมื่อเราทำการเปรียบเทียบ transfer function ในสมการที่ (5.1c) กับสมการที่ (5.23) ซึ่งจะเห็นว่าเราสามารถแปลงกลับไปมาระหว่าง s - domain กับ z - domain ได้ การแปลงที่เราใช้ในวงจรถ้างบนนั้นเราเรียกว่า backward - transformation จะเป็นตัวทำหน้าที่แปลงจาก $H(s)$ เป็น $H(z)$ โดยแทน s ด้วย $1/T(1 - z^{-1})$ แต่จะต้องอยู่ภายใต้เงื่อนไขที่ว่า ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมสวิตช์ ϕ_1 และ ϕ_2 นั้นจะต้องมีค่ามากกว่าความถี่คัทออฟมาก ๆ จึงจะทำให้เงื่อนไขนี้ใกล้เคียงกับความเป็นจริงมากที่สุด

บทที่ 6

การออกแบบวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์

6.1 การออกแบบวงจรสวิตช์คาปาซิเตอร์จากวงจร Active RC Filter โดยแทนที่ ความต้านทานด้วยวิธี bilinear z - transform

6.1.1 การวิเคราะห์ห้วงจร Active RC Filter เทียบกับ Active SC Filter



รูป 6.1 วงจรสมมูลของวงจร Active Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาวงจร Active RC Filter รูป a

$$q_m(t) = \int_{-\alpha}^t i_m(t) dt \quad (6.1a)$$

$$= \frac{1}{R_m} \int_{-\alpha}^t v_m(t) dt \quad (6.1b)$$

Laplace Transform

$$Q_m(s) = \frac{1}{s R_m} V_m(s) \quad (6.2)$$

ถ้าเรากำหนดให้ $G_m = 1/R_m$

$$\text{ดังนั้น } Q_m(s) = \frac{G_m V_m(s)}{s} \quad (6.3)$$

ถ้าเราแทน R_m ในวงจรรูป 6.1a ด้วยวงจรรูป 6.1b คือแทนด้วยวิธีแบบ bilinear คือประกอบด้วยคาปาซิเตอร์ C_m และ สวิตช์ 4 ตัว (two toggle switches)

เราสมมติให้สวิตช์ทุกตัวทำงานที่ทุก ๆ เวลา T ดังนั้นการเปลี่ยนแปลงของประจุในช่วงเวลา $(n-1) \leq t/T < n$ สามารถเขียนเป็นสมการได้ดังนี้

$$q_m(n) - q_m(n-1) = C_m [v_m(n) - v_m(n-1)] \quad (6.4)$$

Z - transform สมการ (6.4) จะได้

$$Q_m(z) - z^{-1} Q_m(z) = C_m [V_m(z) + z^{-1} V_m(z)] \quad (6.5)$$

$$Q_m(z) = C_m \frac{1 + z^{-1}}{1 - z^{-1}} V_m(z) \quad (6.6)$$

จาก Bilinear Transform

$$s = \frac{2}{T} \frac{1 - z^{-1}}{1 + z^{-1}}$$

ถ้าแทน $C_m = G_m T/2$ ลงในสมการที่ (6.6) จะได้

$$Q_m(z) = \frac{G_m T}{2} \frac{1 + z^{-1}}{1 - z^{-1}} V_m(z) \quad (6.7a)$$

$$= \frac{G_m}{\frac{2}{T} \frac{1 - z^{-1}}{1 + z^{-1}}} V_m(z) \quad (6.7b)$$

เมื่อเราทำการเปรียบเทียบสมการที่ (6.3) กับ (6.7b) จะเห็นได้ว่าการแปลงจาก s - domain ไปเป็น z - domain นั้นตรงกันกับทฤษฎี bilinear transform พอดี ดังนั้นเราจึงสรุปได้ว่า ถ้าเราแทนที่ความต้านทานในรูป 6.1a ด้วยวงจรสวิตช์คาปาซิเตอร์รูป 6.1b แล้ว เราใช้ bilinear transform แปลงจาก

s - domain ซึ่งอยู่ในเทอมของ Active RC Filter มาเป็น z - transform
เราก็จะได้สมการของ Active SC Filter

แต่เนื่องจากความถี่ของสัญญาณนาฬิกา $T_s = 2T$ ดังนั้น

$$C_m = \frac{T_s}{4 R_m} \quad (6.8)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

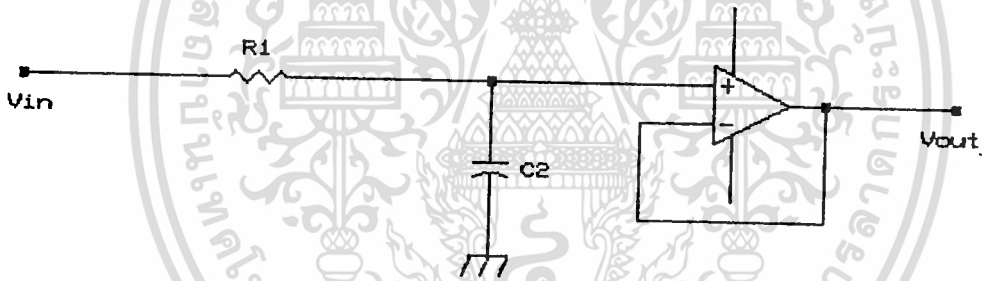
บทที่ 7

การทดลองวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์

เพื่อเป็นการยืนยันให้เห็นว่า เราสามารถแทนที่ความต้านทานวงจรสวิตช์คาปาซิเตอร์ โดยเรานำมาแทนที่ความต้านทานในวงจร Low Pass Filter และ High Pass Filter ซึ่งเป็นวงจร Active Filter อันดับหนึ่ง จากนั้นก็แทนที่ความต้านทานด้วยวงจรสวิตช์คาปาซิเตอร์ทั้ง 4 แบบ ดังที่ได้กล่าวไว้แล้วในบทต้น ๆ

7.1 Low Pass Filter

วงจร Low Pass Filter ที่ใช้ในการทดลองนี้ใช้อุปแอมป์ที่ต่อแบบ unity gain non - inverting amplifier



รูปที่ 7.1 แสดงวงจร Active RC Low Pass Filter

ทรานส์เฟอ์ฟังก์ชันของวงจร Low Pass Filter

$$H(s) = \frac{1/R1C2}{s + 1/R1C2} \quad (7.1)$$

ถ้ากำหนดให้ $\omega_c = 1/R1C2$ ดังนั้น

$$H(s) = \frac{\omega_c}{s + \omega_c} \quad (7.2)$$

การออกแบบวงจร

จากสมการที่ 7.1 และ 7.2 จะได้ว่า

$$\omega_c = \frac{1}{R_1 C_2} \quad (7.3a)$$

$$= \frac{1}{2\pi f_c} \quad (7.3b)$$

เมื่อ ω_c คือ cutoff frequency (rad/sec)

f_c คือ cutoff frequency (Hz)

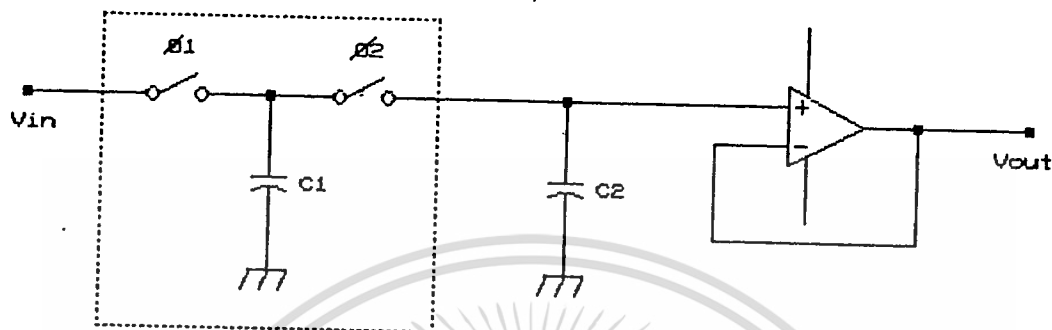
จากสมการที่ 7.3a และ 7.3b นำมาเขียนใหม่จะได้

$$R_1 = \frac{1}{2\pi f_c C_2} \quad (7.4)$$

ขั้นตอนการออกแบบ

1. กำหนด cutoff frequency ω_c หรือ f_c
2. เลือกค่าคาปาซิเตอร์ (C_2)
3. คำนวณค่าความต้านทาน (R_1) จากสูตร $R_1 = 1/2\pi f_c C_2$

7.1.1 เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรมุมมูลย์ของสวิตช์คาปาซิเตอร์ที่ต่อกันแบบขนาน



รูปที่ 7.2 เมื่อแทน R1 ด้วยวงจรมุมมูลย์ของสวิตช์คาปาซิเตอร์ที่กันแบบขนาน

การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาลอกสวิตช์เป็น

$$F_c = 31.25 \text{ kHz}$$

2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$

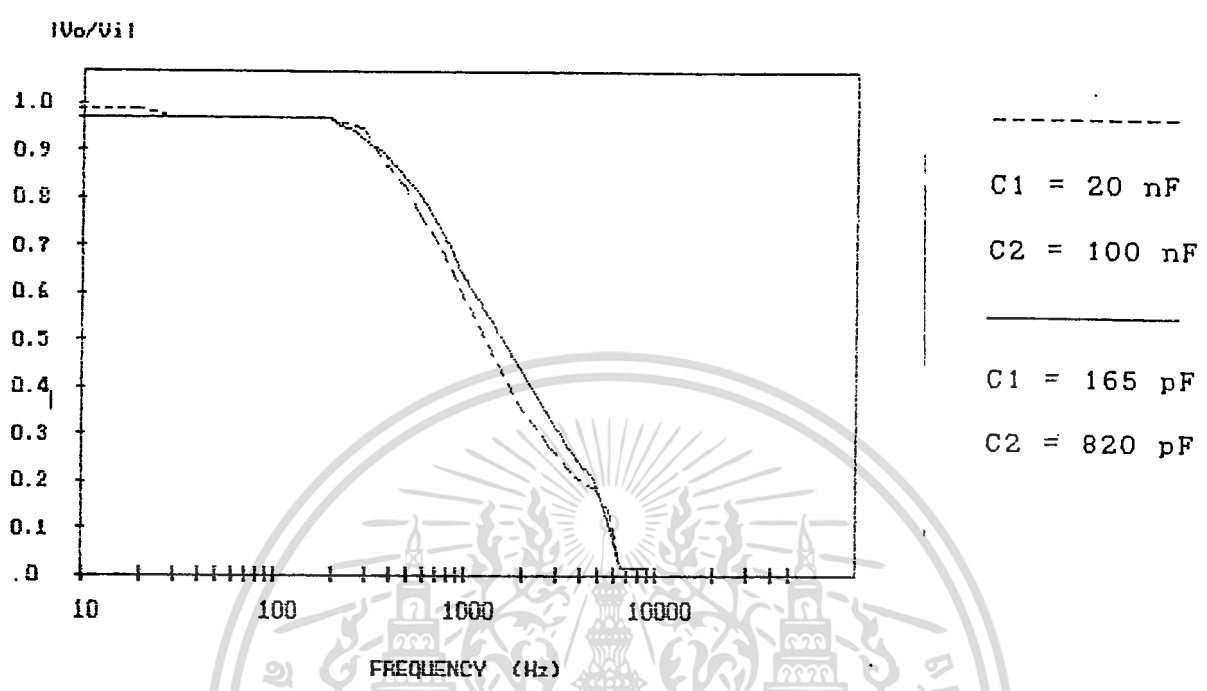
3. เลือก $C2 = 820 \text{ pF}$

4. คำนวนได้ $C1 = 165 \text{ pF}$

ต่อไปเลือก $C2 = 100 \text{ nF}$ คำนวน $C1$ ได้ 20 nF เพื่อนำไปเปรียบเทียบกับ

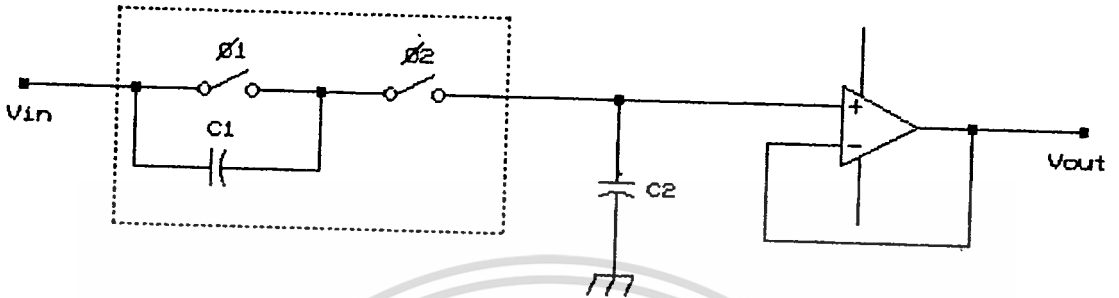
แบบแรก

ผลการทดลองที่ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.1.2 เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่ต่อกันแบบอนุกรม



รูปที่ 7.3 เมื่อแทน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่กันแบบอนุกรม

การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์เป็น

$$F_s = 31.25 \text{ kHz}$$

2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$

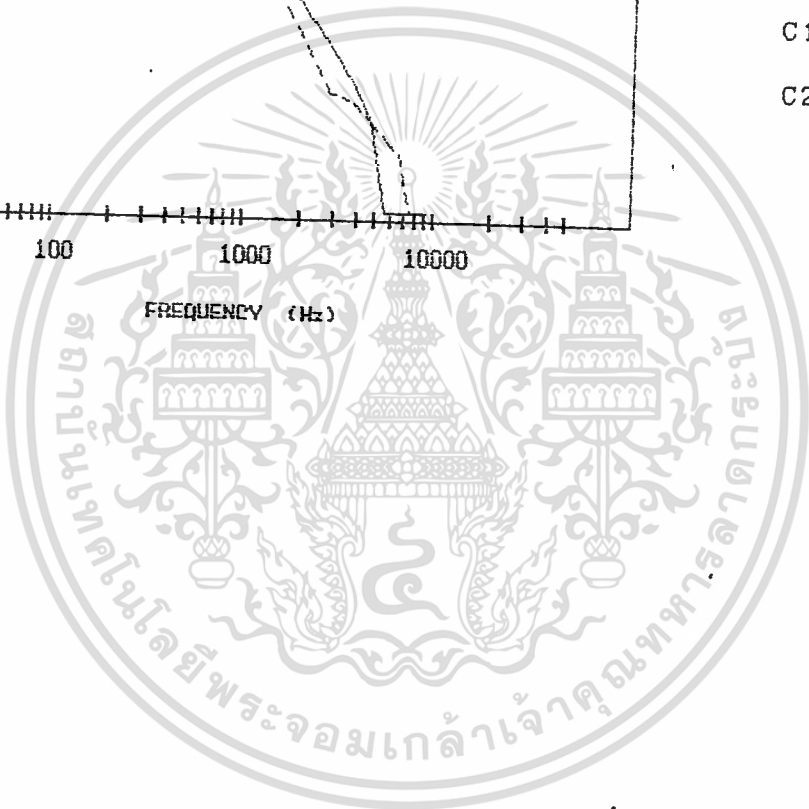
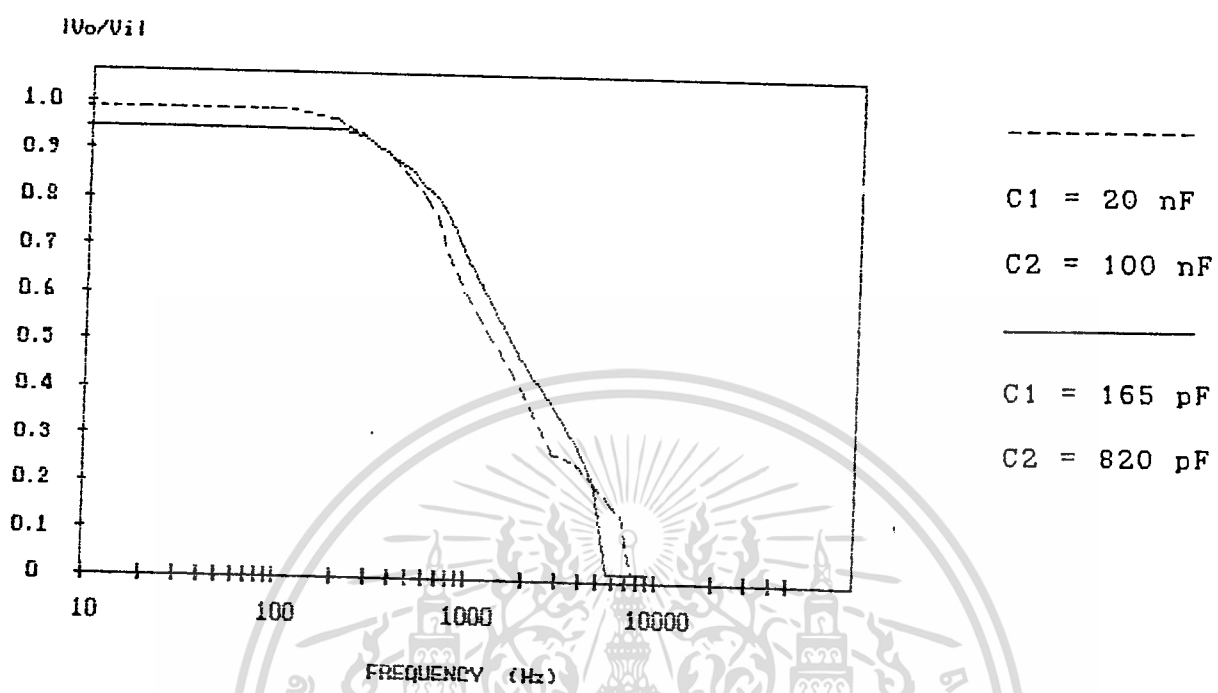
3. เลือก $C_2 = 820 \text{ pF}$

4. คำนวณได้ $C_1 = 165 \text{ pF}$

ต่อไปเลือก $C_2 = 100 \text{ nF}$ คำนวณ C_1 ได้ 20 nF เพื่อนำไปเปรียบเทียบกับ

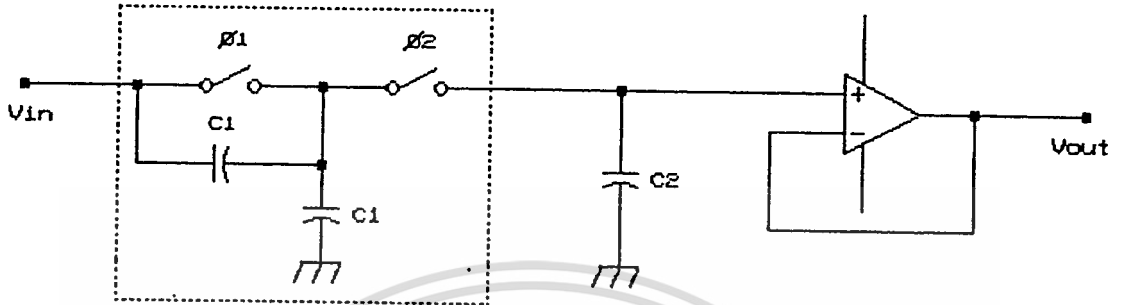
แบบแรก

ผลการทดลองที่ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.1.3. เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่ต่อกัน
แบบอนุกรม - ขนาน



รูปที่ 7.4 เมื่อแทน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่กันแบบอนุกรม- ขนาน

การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์เป็น

$$F_s = 31.25 \text{ kHz}$$

2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$

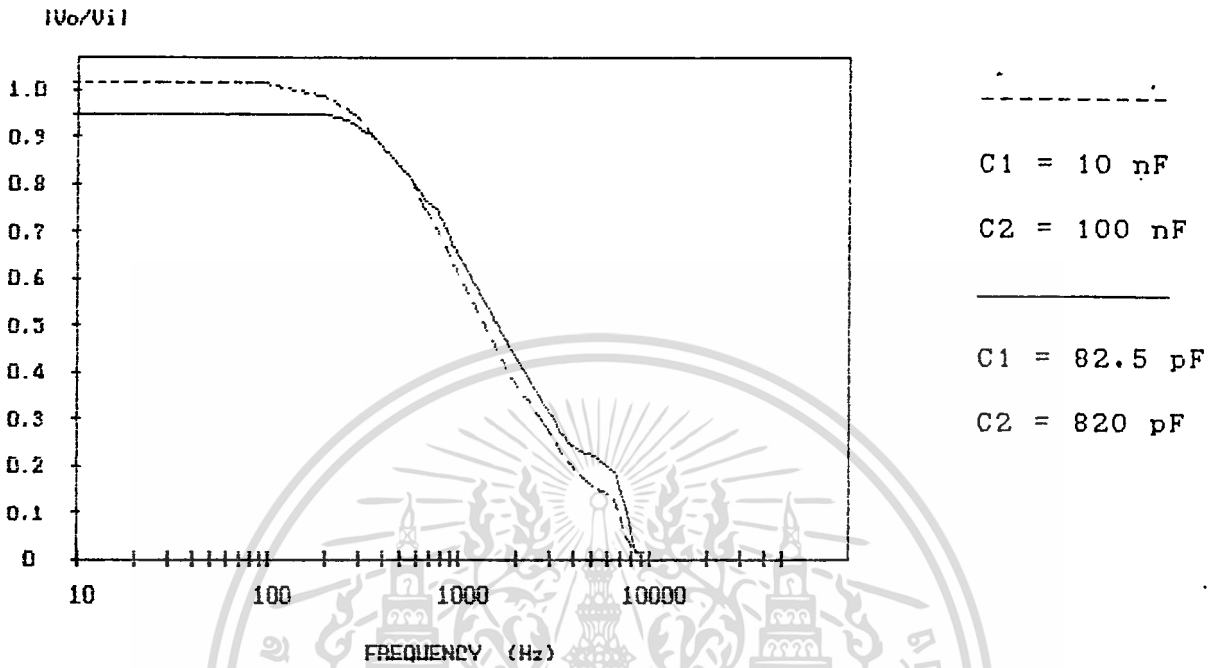
3. เลือก $C_2 = 820 \text{ pF}$

4. คำนวณได้ $C_1 = 82.5 \text{ pF}$

ต่อไปเลือก $C_2 = 100 \text{ nF}$ คำนวณ C_1 ได้ 10 nF เพื่อนำไปเปรียบเทียบกับ

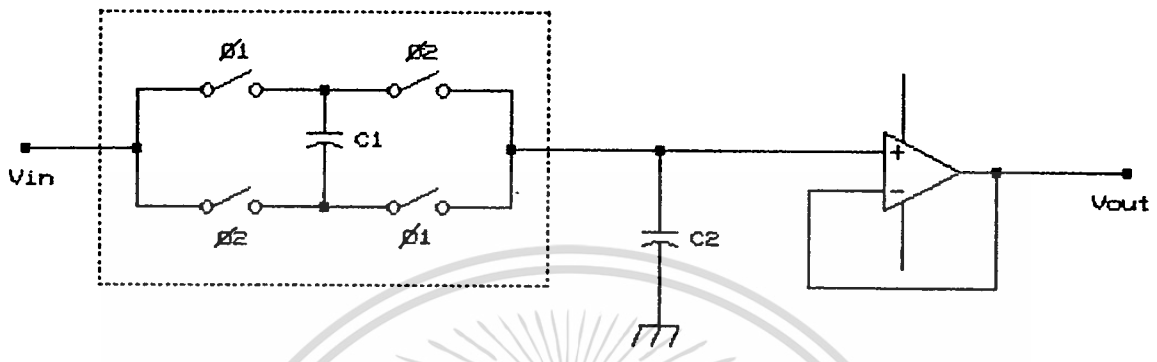
แบบแรก

ผลการทดลองที่ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.1.4 เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่ต่อกันแบบ bilinear



รูปที่ 7.5 เมื่อแทน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่กันแบบ bilinear

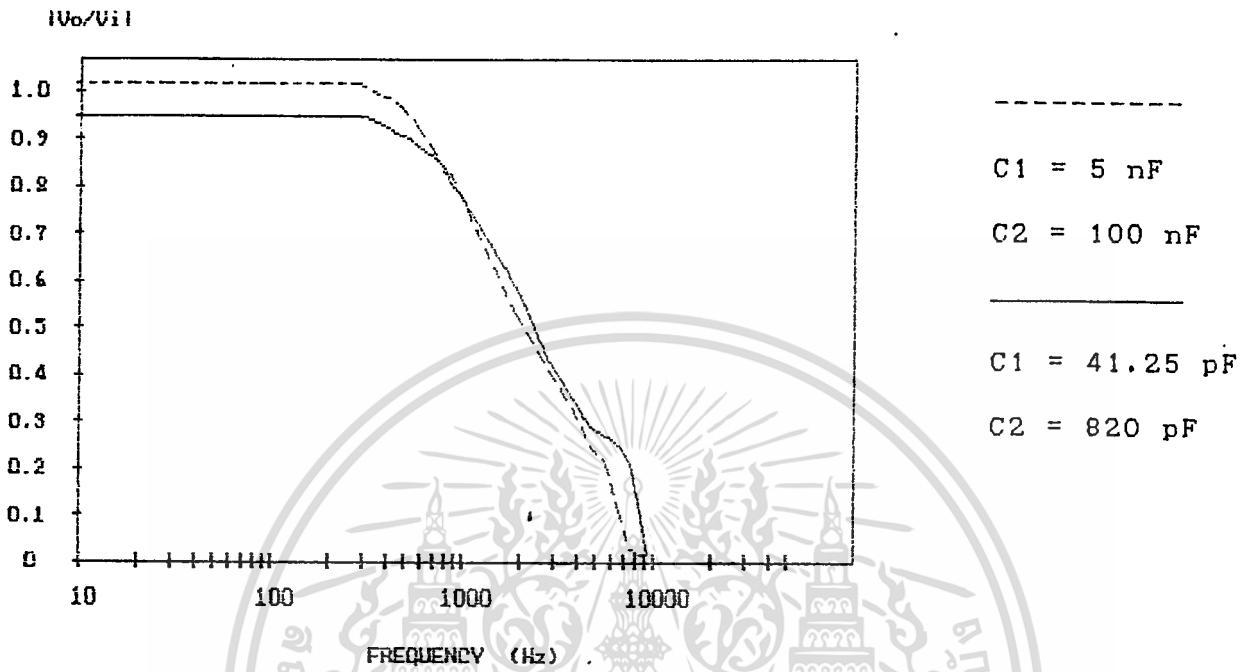
การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์เป็น $F_s = 31.25 \text{ kHz}$
2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$
3. เลือก $C_2 = 820 \text{ pF}$
4. คำนวณได้ $C_1 = 41.25 \text{ pF}$

ต่อไปเลือก $C_2 = 100 \text{ nF}$ คำนวณ C_1 ได้ 5 nF เพื่อนำไปเปรียบเทียบกับ

แบบแรก

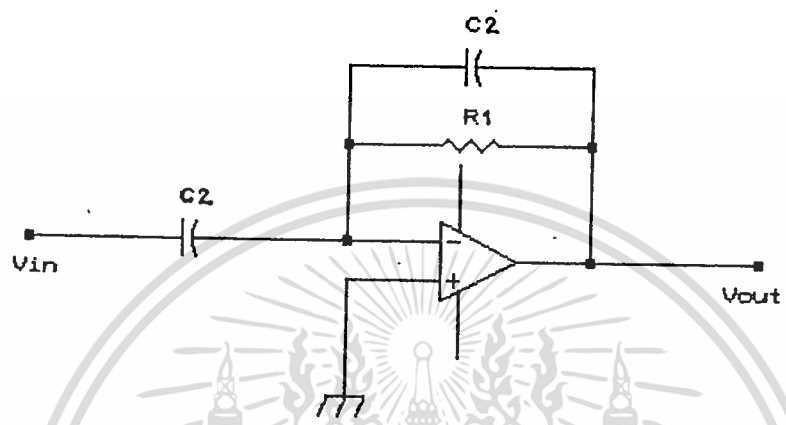
ผลการทดลองที่ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 High Pass Filter

วงจร High Pass Filter ที่ใช้ในการทดลองนี้ใช้อุปแอมป์ที่ต่อแบบ unity gain inverting amplifier



รูปที่ 7.6 แสดงวงจร Active RC High Pass Filter

ทรานส์เฟอ์ฟังก์ชันของวงจร High Pass Filter

$$H(s) = \frac{-s}{s + 1/R1C2} \tag{7.5}$$

ถ้ากำหนดให้ $w_c = 1/R1C2$ ดังนั้น

$$H(s) = \frac{-s}{s + w_c} \tag{7.6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจร

จากสมการที่ 7.5 และ 7.6 จะได้

$$\omega_c = \frac{1}{R_1 C_2} \quad (7.7a)$$

$$= 2\pi f_c \quad (7.7b)$$

เมื่อ ω_c คือ cutoff frequency (rad/sec)

f_c คือ cutoff frequency (Hz)

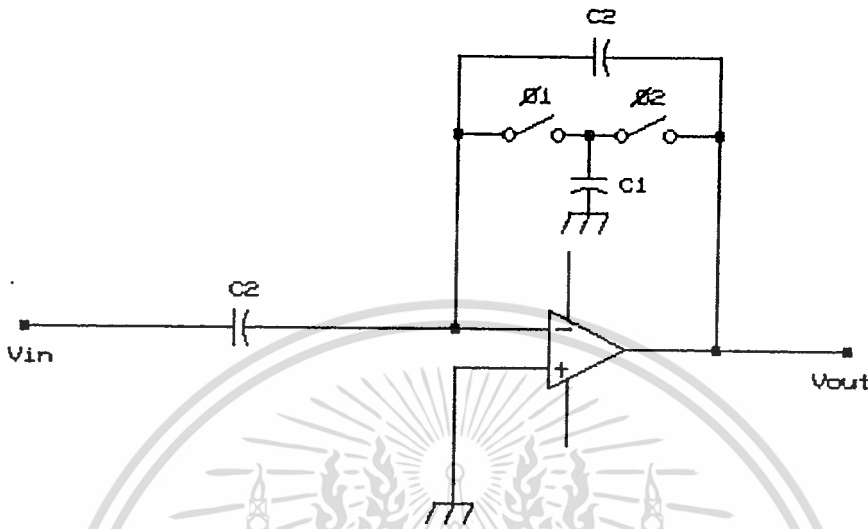
จากสมการที่ 7.7a และ 7.7b นำมาเขียนใหม่จะได้

$$R_1 = \frac{1}{2\pi f_c C_2} \quad (7.8)$$

ขั้นตอนการออกแบบ

1. กำหนด cutoff frequency ω_c หรือ f_c
2. เลือกค่าคาปาซิเตอร์ (C_2)
3. คำนวณค่าความต้านทาน (R_1) จากสูตร $R_1 = 1/2\pi f_c C_2$ (7.9)

7.2.1 เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรมุมมูลย์ของสวิตช์คาปาซิเตอร์ที่ต่อกันแบบขนาน



รูปที่ 7.7 เมื่อแทน R1 ด้วยวงจรมุมมูลย์ของสวิตช์คาปาซิเตอร์ที่กันแบบขนาน

การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์ เป็น

$$F_s = 31.25 \text{ kHz}$$

2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$

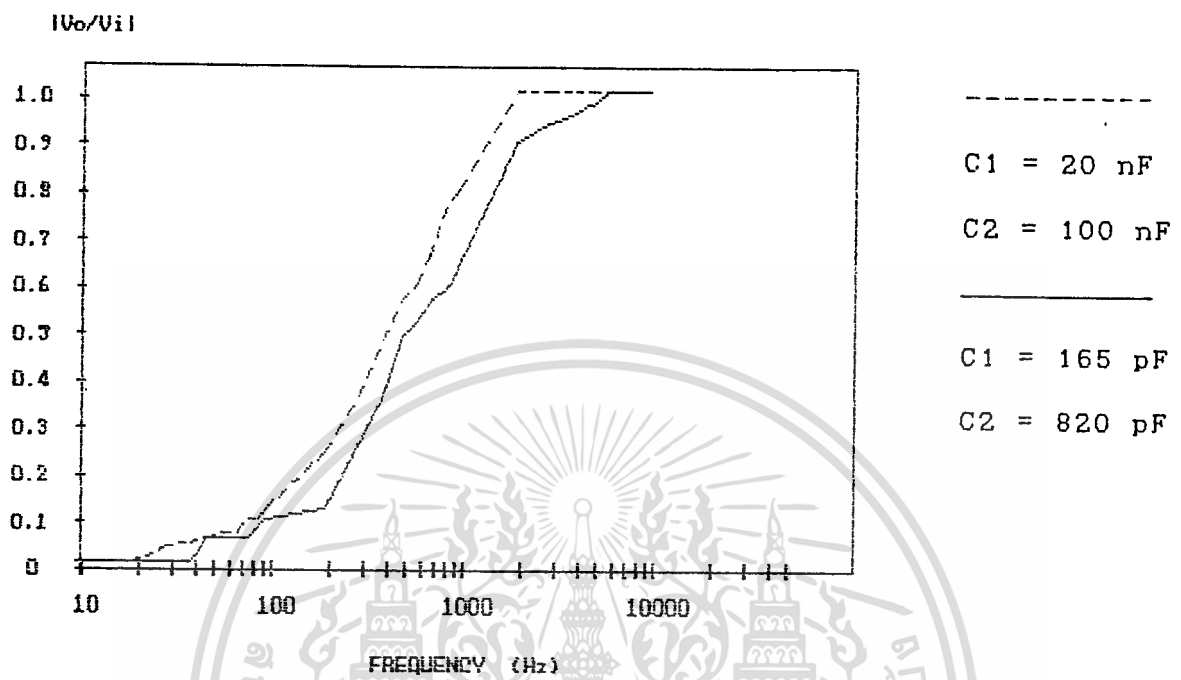
3. เลือก $C_2 = 820 \text{ pF}$

4. คำนวณได้ $C_1 = 165 \text{ pF}$

ต่อไปเลือก $C_2 = 100 \text{ nF}$ คำนวณ C_1 ได้ 20 nF เพื่อนำไปเปรียบเทียบกับ

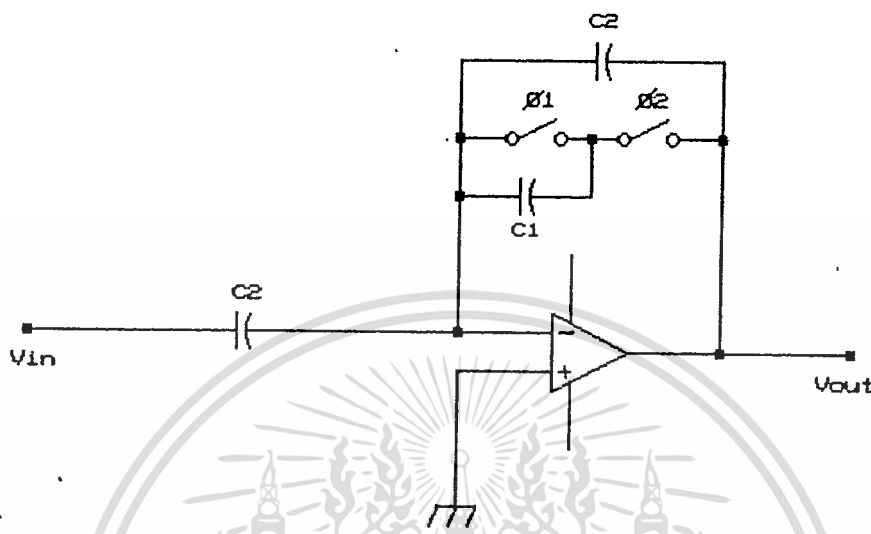
แบบแรก

ผลการทดลองที่ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.2 เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่ต่อกันแบบอนุกรม



รูปที่ 7.8 เมื่อแทน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่กันแบบอนุกรม

การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาลอกสวิตช์เป็น

$$F_s = 31.25 \text{ kHz}$$

2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$

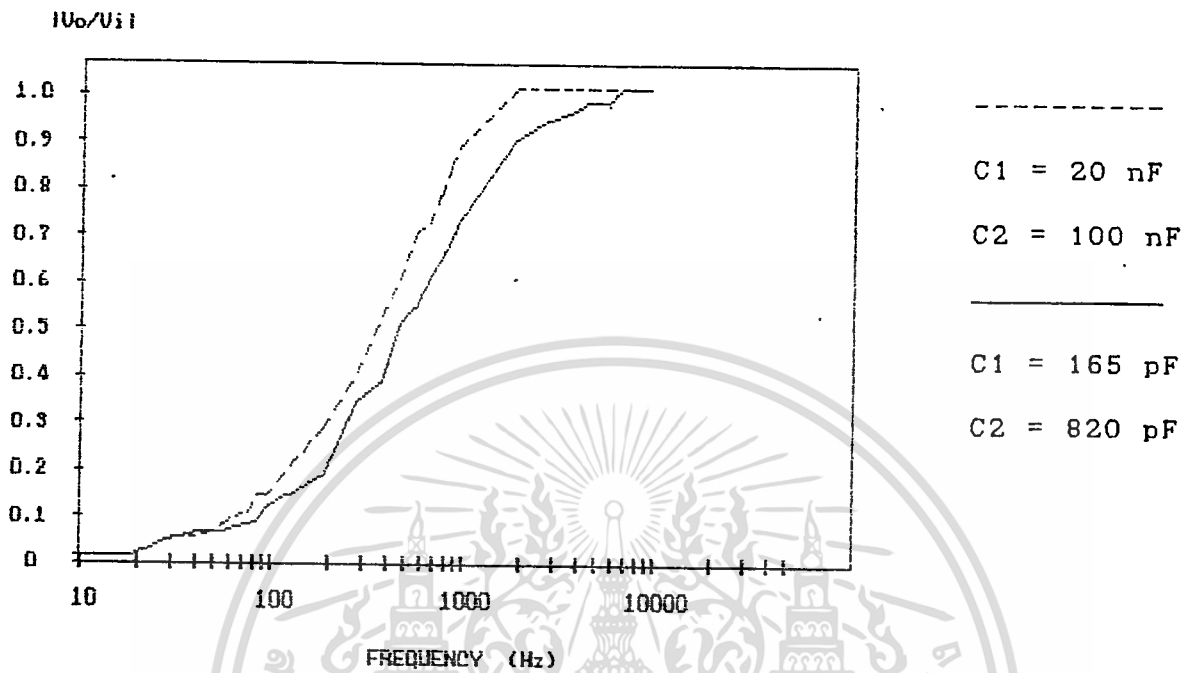
3. เลือก $C_2 = 820 \text{ pF}$

4. คำนวณได้ $C_1 = 165 \text{ pF}$

ต่อไปเลือก $C_2 = 100 \text{ nF}$ คำนวณ C_1 ได้ 20 nF เพื่อนำไปเปรียบเทียบกับ

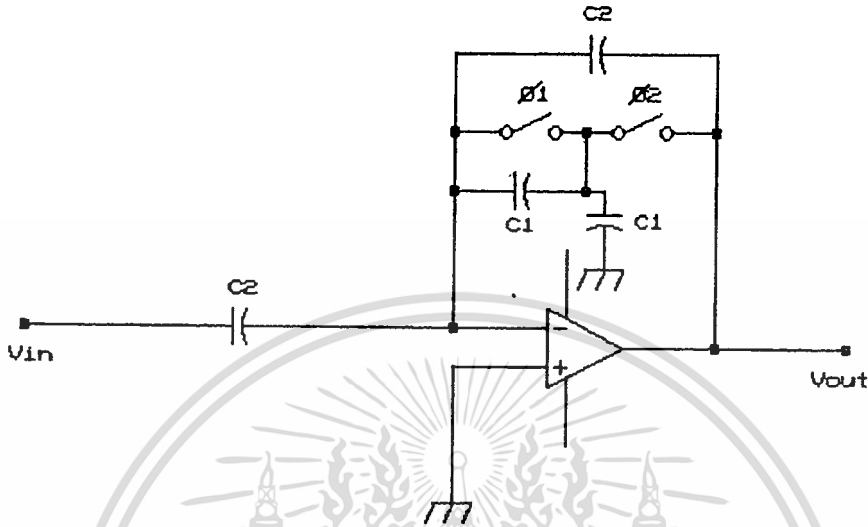
แบบแรก

ผลการทดลองที่ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.3 เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรมูลค่าของสวิตช์คาปาซิเตอร์ที่ต่อกัน
แบบอนุกรม - ขนาน



รูปที่ 7.9 เมื่อแทน R1 ด้วยวงจรมูลค่าของสวิตช์คาปาซิเตอร์ที่กันแบบอนุกรม- ขนาน

การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์เป็น

$$F_s = 31.25 \text{ kHz}$$

2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$

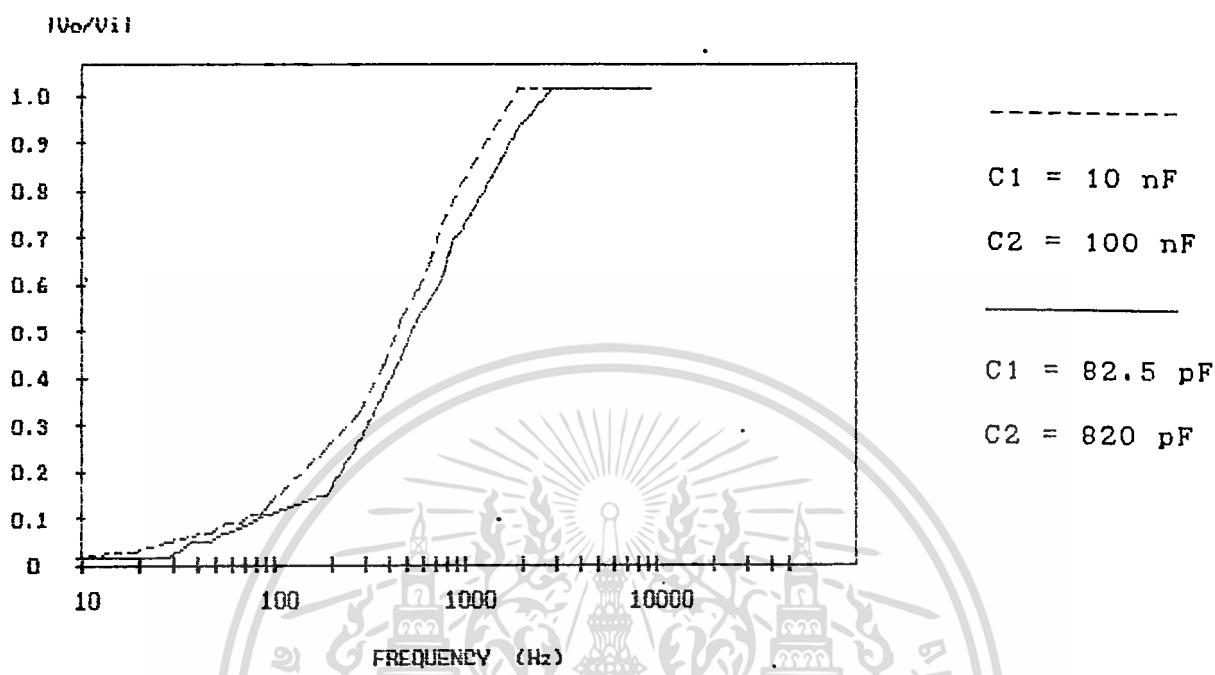
3. เลือก $C_2 = 820 \text{ pF}$

4. คำนวณได้ $C_1 = 82.5 \text{ pF}$

ต่อไปเลือก $C_2 = 100 \text{ nF}$ คำนวณ C_1 ได้ 10 nF เพื่อนำไปเปรียบเทียบกับ

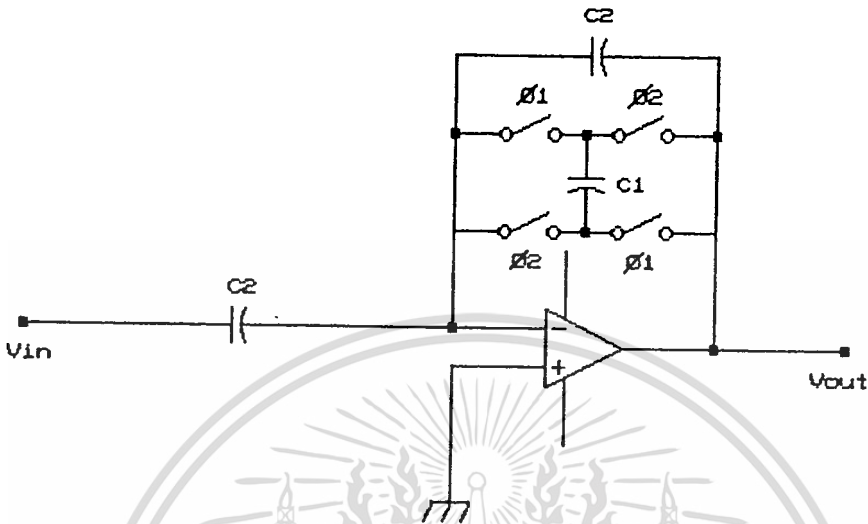
แบบแรก

ผลการทดลองที่ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.4 เมื่อแทนที่ความต้านทาน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่ต่อกันแบบ bilinear



รูปที่ 7.10 เมื่อแทน R1 ด้วยวงจรสมมูลย์ของสวิตช์คาปาซิเตอร์ที่กันแบบ bilinear

การออกแบบ

1. กำหนด ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์เป็น

$F_s = 31.25 \text{ kHz}$

2. กำหนด frequency cutoff : $f_c = 1 \text{ kHz}$

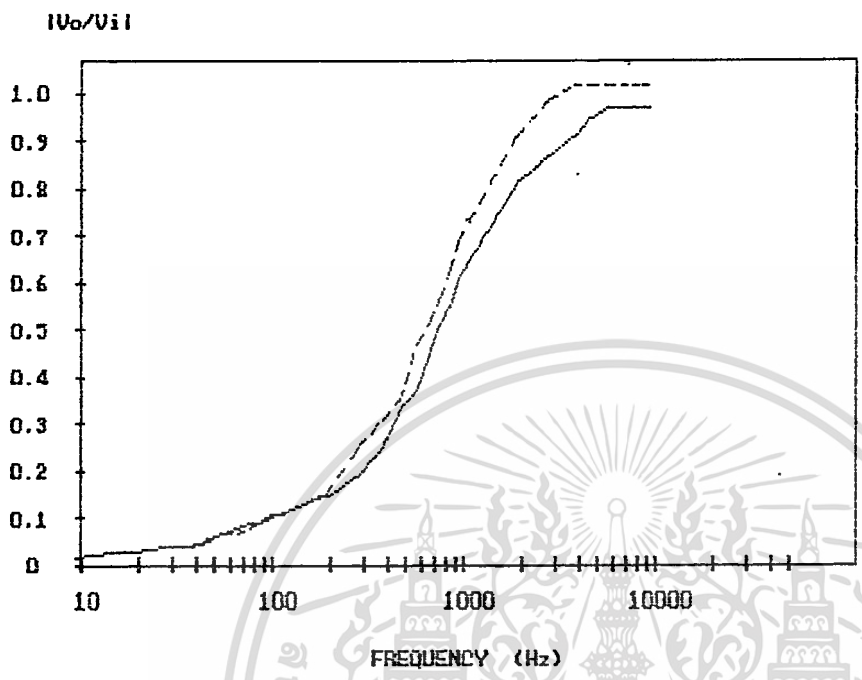
3. เลือก $C_2 = 820 \text{ pF}$

4. คำนวณได้ $C_1 = 41.25 \text{ pF}$

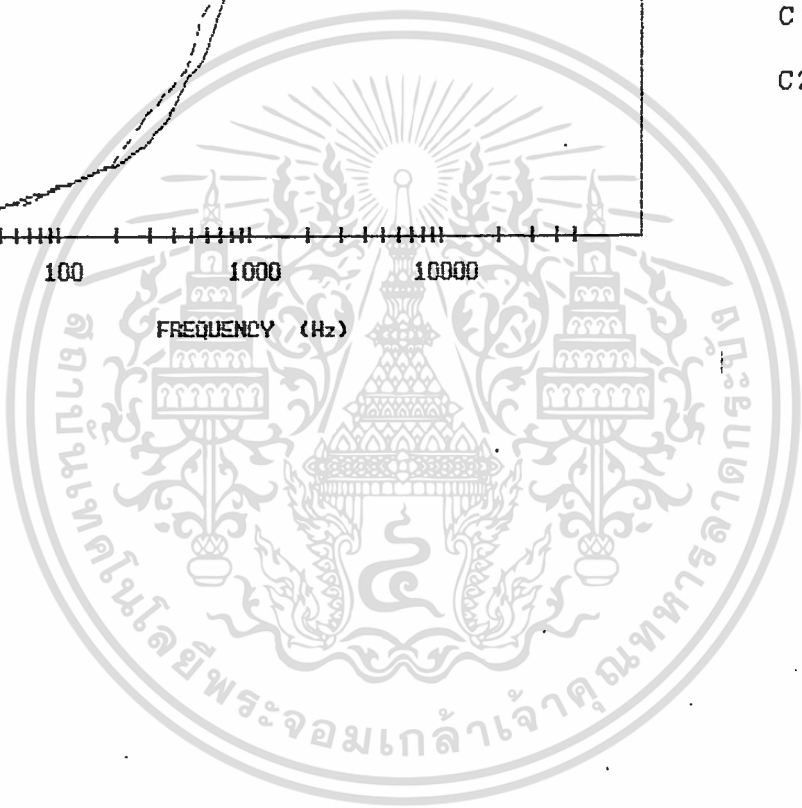
ต่อไปเลือก $C_2 = 100 \text{ nF}$ คำนวณ C_1 ได้ 5 nF เพื่อนำไปเปรียบเทียบกับ

แบบแรก

ผลการทดลองที่ได้



-
- C1 = 5 nF
- C2 = 100 nF
- _____
- C1 = 41.25 pF
- C2 = 820 pF



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากรูปที่แสดงไว้ให้ดู จะเห็นได้ว่าทั้ง Low Pass SC Filter และ High Pass SC Filter ตำแหน่งความถี่ cutoff จะขึ้นอยู่กับความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์

จากการทดลองสรุปได้ว่า ถ้าเพิ่มความถี่ของสัญญาณนาฬิกาขึ้นเป็นสองเท่า ตำแหน่งของความถี่ cutoff ก็จะเพิ่มขึ้นเป็นสองเท่า และถ้าลดความถี่ของสัญญาณนาฬิกาลงมาครึ่งหนึ่ง ความถี่ cutoff ก็จะลดลงมาครึ่งหนึ่งด้วย

พิสูจน์

$$H(s) = \frac{1/R_1C_2}{s + 1/R_1C_2}$$

$$w = \frac{1}{R_1C_2}$$

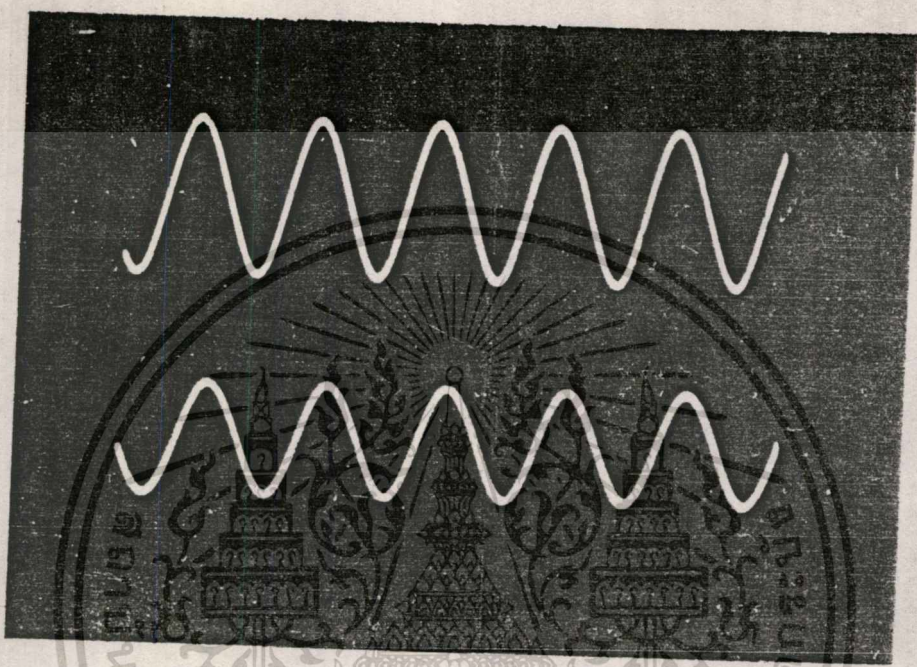
แต่ $R_1 = \frac{1}{4F_sC_1}$

$$w = \frac{4F_sC_1}{C_2}$$

ถ้า C_1 และ C_2 คงที่จะได้

$$w \sim F_s$$

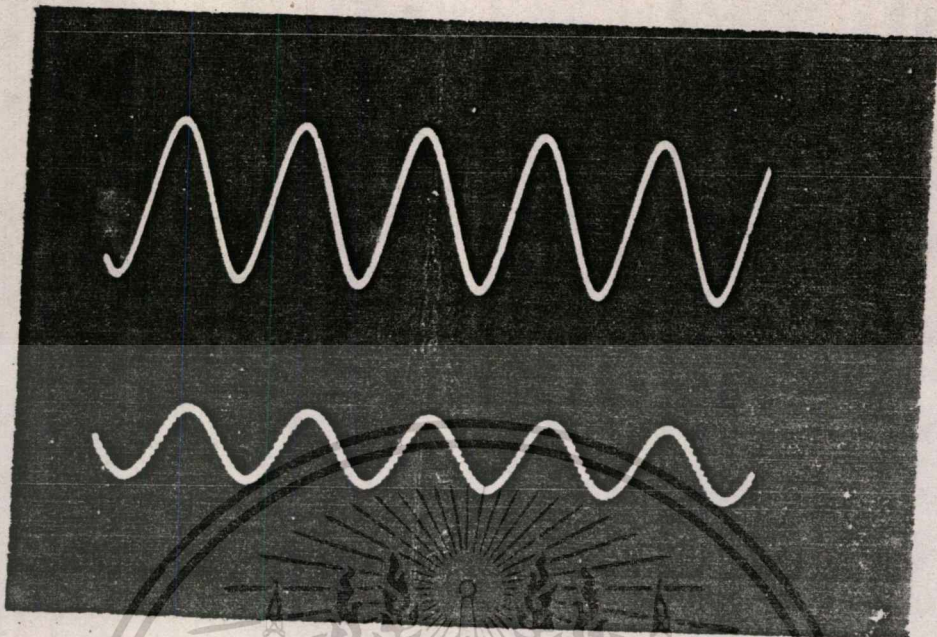
ภาพแสดงลักษณะของสัญญาณ เมื่อต่อวงจร Low Pass SC Filter (non-inverting amplifier) อันดับ 1 โดยออกแบบให้ความถี่ cutoff อยู่ที่ 1 kHz ที่ความถี่ของ สัญญาณนาฬิกา 31.25 kHz



input

output

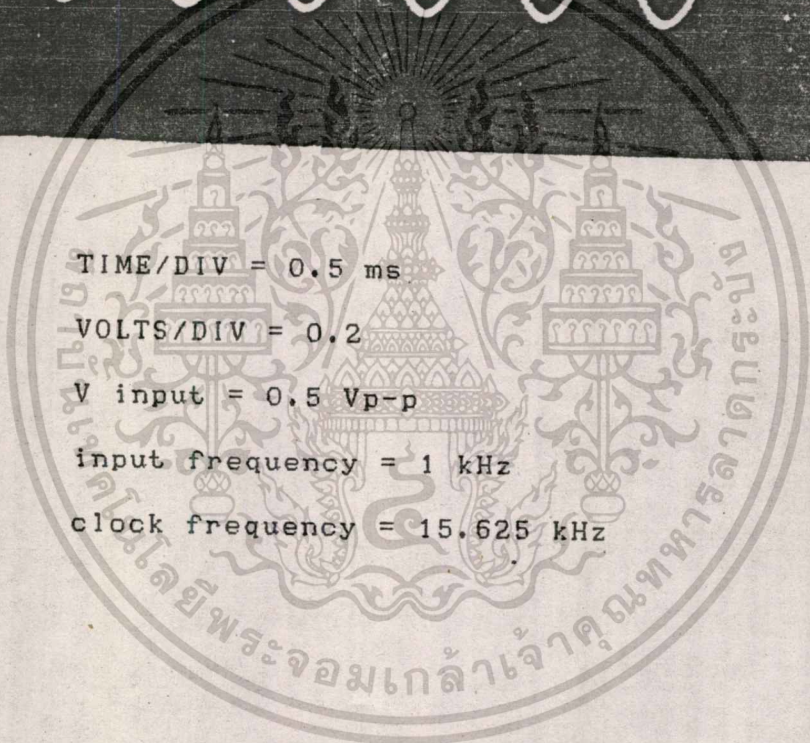
TIME/DIV = 0.5 ms
 VOLTS/DIV = 0.2
 V input = 0.5 Vp-p
 input frequency = 1 kHz
 clock frequency = 31.25 kHz

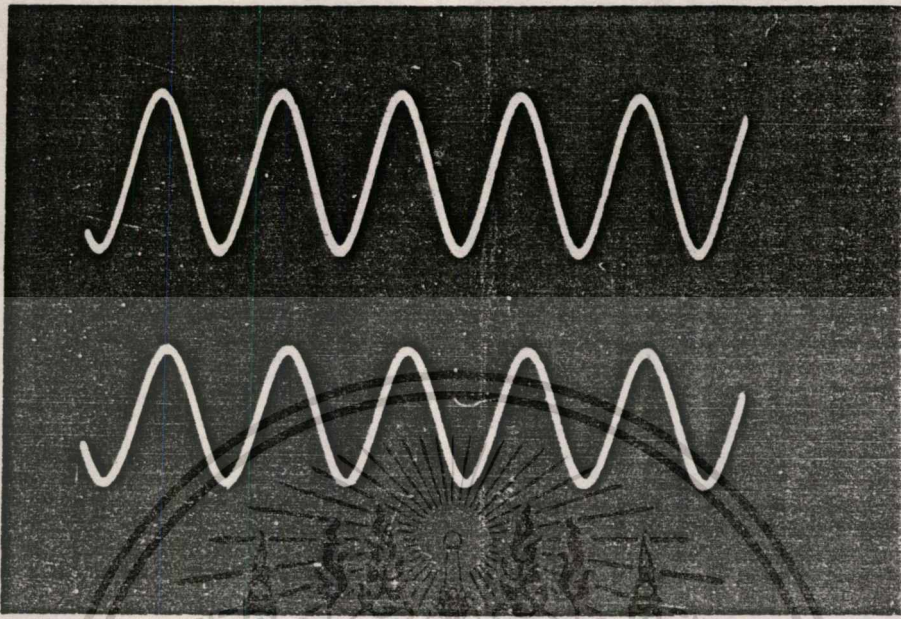


input

output

TIME/DIV = 0.5 ms
 VOLTS/DIV = 0.2
 V input = 0.5 Vp-p
 input frequency = 1 kHz
 clock frequency = 15.625 kHz

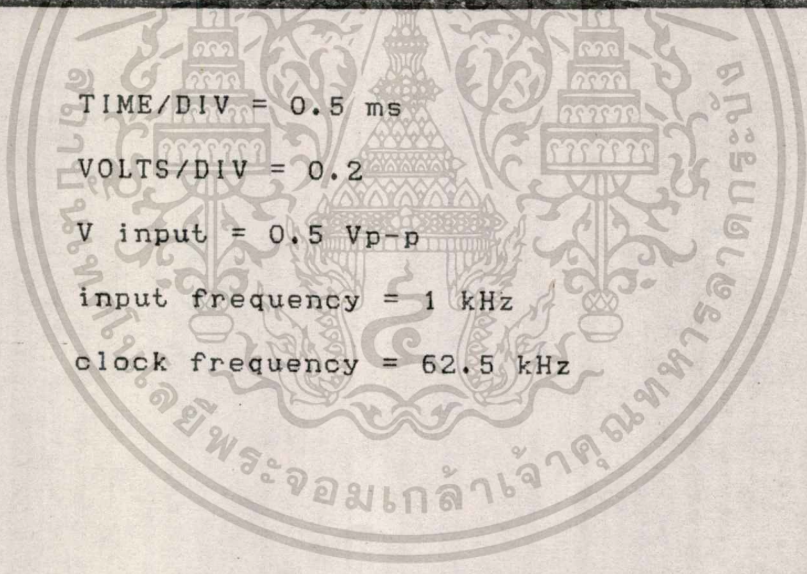




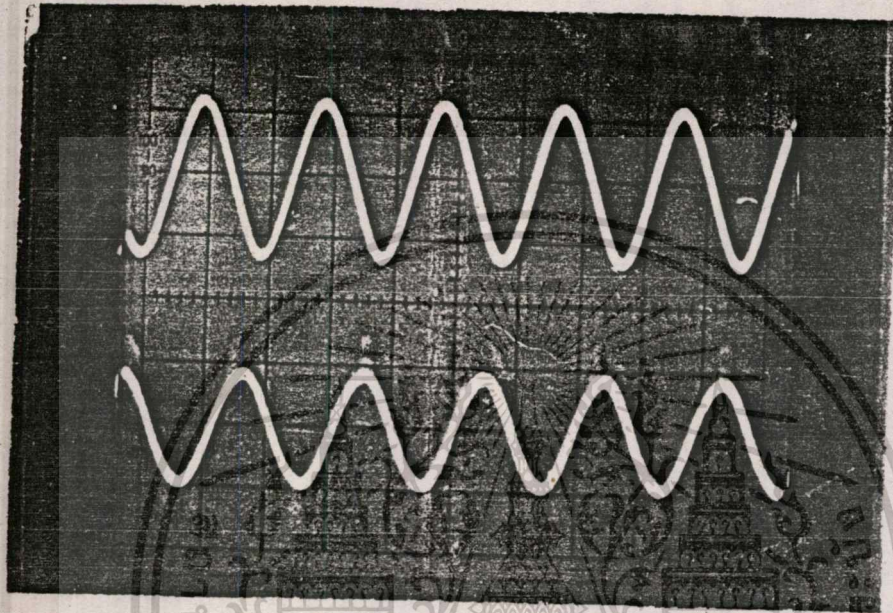
input

output

TIME/DIV = 0.5 ms
 VOLTS/DIV = 0.2
 V input = 0.5 Vp-p
 input frequency = 1 kHz
 clock frequency = 62.5 kHz



ภาพแสดงลักษณะของสัญญาณ เมื่อต่อวงจร High Pass SC Filter (inverting amplifier) อันดับ 1 โดยออกแบบให้ความถี่ cutoff อยู่ที่ 1 kHz ที่ความถี่ของสัญญาณนาฬิกา 31.25 kHz



input

output

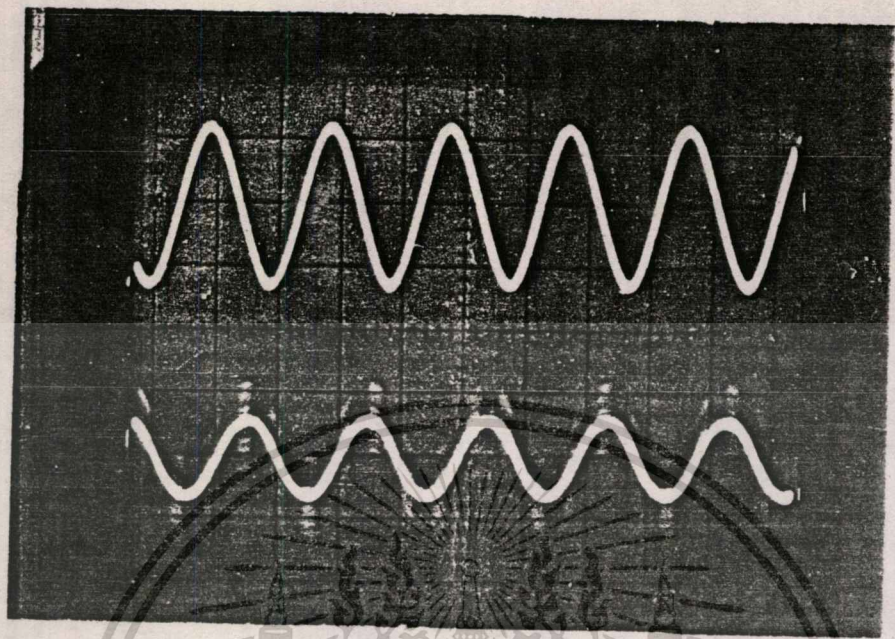
TIME/DIV = 0.5 ms

VOLTS/DIV = 0.2

V input = 0.5 Vp-p

input frequency = 1 kHz

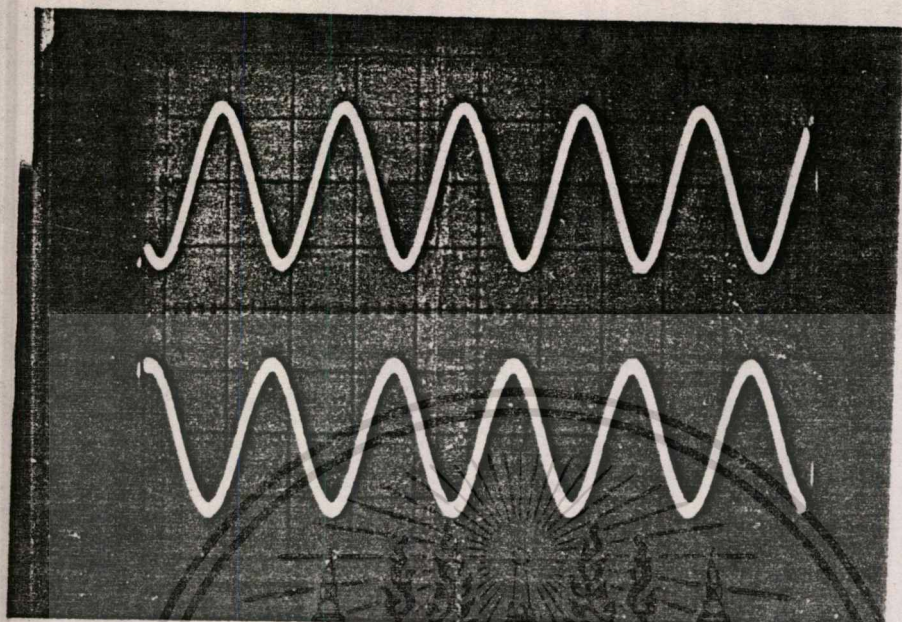
clock frequency = 31.25 kHz



input

output

TIME/DIV = 0.5 ms
 VOLTS/DIV = 0.2
 V input = 0.5 Vp-p
 input frequency = 1 kHz
 clock frequency = 15.625 kHz



input

output

TIME/DIV = 0.5 ms

VOLTS/DIV = 0.2

V input = 0.5 Vp-p

input frequency = 1 kHz

clock frequency = 62.5 kHz

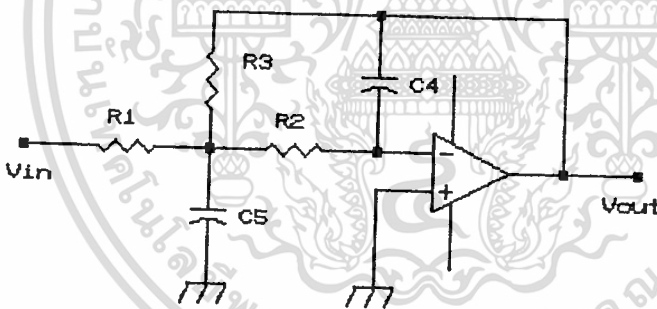
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8

การสร้างวงจรสวิทช์คาปาซิเตอร์อันดับสอง

การสร้างวงจรสวิทช์คาปาซิเตอร์นั้นสามารถสร้างได้หลายวิธี แต่สำหรับในที่นี้จะเป็นการสร้างโดยอาศัยวงจร RC Active Filter แบบขั้วต่อเวอร์เรจ โดยการแทนที่ความต้านทานในวงจร RC Active Filter ด้วยวงจรสวิทช์คาปาซิเตอร์ที่ต่อกันแบบ bilinear. สำหรับเหตุผลที่ใช้วงจรสวิทช์คาปาซิเตอร์ที่ต่อกันแบบ bilinear ก็เพราะว่าการต่อแบบ bilinear นั้น ความสัมพันธ์ระหว่าง analog frequency กับ digital frequency อยู่ในฟังก์ชันของ \tan ดังนั้นความถี่เมื่อแปลงกลับไปมาระหว่าง analog กับ digital จึงมีค่าใกล้เคียงกันมาก ซึ่งอาจจะถือว่าเท่ากันเลยก็ได้

8.1 วงจร Infinite Gain Multiple Feedback Low Pass Filter อันดับสอง



รูปที่ 8.1 แสดงวงจร Infinite gain multiple feedback low pass filter อันดับสอง

ทรานเฟอ์ฟังก์ชันของวงจรรูป 8.1 คือ

$$H(s) = - \frac{H w_o^2}{s^2 + w_o s + w_o^2} \quad (8.1)$$

$$= - \frac{1/R_1 R_2 C_4 C_5}{s^2 + (1/R_1 + 1/R_2 + 1/R_3) 1/C_5 s + 1/R_2 R_3 C_4 C_5} \quad (8.2)$$

เปรียบเทียบสมการที่ 8.1 กับ 8.2 จะได้

$$w_o^2 = \frac{1}{R_2 R_3 C_4 C_5}$$

$$\frac{w_o}{Q} = \frac{1}{C_5} (1/R_1 + 1/R_2 + 1/R_3)$$

$$H = - R_3 / R_1$$

การออกแบบวงจร Active RC Low Pass Filter

1. เลือก C_4

2. คำนวณ $C_5 = 4 C_4 (1 + H) Q^2$

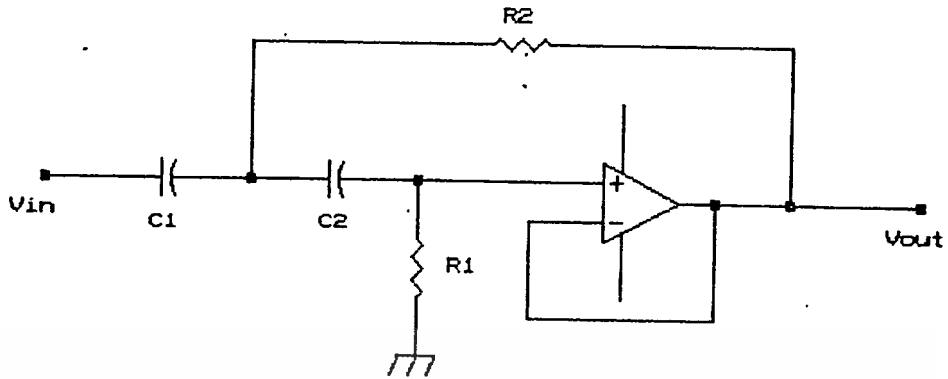
3. คำนวณ $R_1 = \frac{1}{2H\omega_c Q C_4}$

4. คำนวณ $R_2 = \frac{1}{2\omega_c Q (1 + H) C_4}$

5. คำนวณ $R_3 = \frac{1}{2\omega_c Q C_4}$



8.2 วงจร Sallen and Key (finite gain) High Pass Filter อันดับที่สอง



รูป 8.2 แสดงวงจร Sallen and Key (finite gain) High Pass Filter อันดับสอง

ทรานส์เฟอ์ฟังก์ชันของวงจรรูปที่ 8.2 คือ

$$H(s) = \frac{H s^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2}$$

$$H(s) = \frac{s^2}{s^2 + 1/R1(1/C1+1/C2) s + 1/R1R2C1C2}$$

การออกแบบวงจร Active RC High Pass Filter

วงจรที่เราออกแบบนั้นเรากำหนดให้เป็น unity gain และ $C_1 = C_2 = C$ ดังนั้นเราจึงสรุปเป็นขั้นตอนการออกแบบได้ดังนี้

1. กำหนด frequency cutoff ตามที่ต้องการ
2. ถ้า $C_1 = C_2 = C$ เลือกค่า C ที่เหมาะสม
3. คำนวณค่า R_1 จากสูตร $R_1 = \frac{1.414}{\omega_c C}$
4. เลือกค่า $R_2 = R_1/2$

การออกแบบวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์

สำหรับการออกแบบวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์ที่สร้างขึ้นมานี้ เราทำโดยการสร้างวงจร Active RC Filter ขึ้นมาก่อน จากนั้นแทนที่ความต้านทานด้วยวงจรสวิตช์คาปาซิเตอร์ที่ต่อกันแบบ bilinear ซึ่งเราสามารถคำนวณค่าของคาปาซิเตอร์ที่นำมาที่ความต้านทานได้จากสูตร $C = 1/4FsR$ โดยสามารถสรุปเป็นขั้นตอนการออกแบบได้ดังนี้

1. กำหนดความถี่ Pass Band และ Stop Band ของวงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์ จากนั้นแปลงความถี่ให้อยู่ในรูปของ Active RC Filter โดยใช้ bilinear z - transformation คือ $\omega_c = (2/T) \tan(\omega_p T/2)$
2. ทำการสร้างวงจร Active RC Filter
3. แทนที่ความต้านทานทุกตัวในวงจร Active RC Filter ด้วยสวิตช์คาปาซิเตอร์ที่ต่อกันแบบ bilinear ซึ่งคำนวณหาค่าคาปาซิเตอร์ได้จากสูตร

$$C = \frac{1}{4FsR}$$

ตัวอย่างการออกแบบวงจรสวิทช์คาปาซิเตอร์

1. Low Pass Filter

สมมติว่าต้องการออกแบบวงจรสวิทช์คาปาซิเตอร์ฟิลเตอร์ โดย frequency cut-off อยู่ที่ 1 kHz กำหนดให้ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาลอกสวิทช์เท่ากับ 31.25 kHz และ gain เท่ากับ 1

ขั้นตอนของการออกแบบ

จากสมการ prototype อันดับสองแบบบัตเตอร์เวิร์ท

$$H(s) = \frac{1}{s^2 + \sqrt{2}s + 1}$$

จะได้ $Q = 0.707$

1. เลือก $C_5 = 100 \text{ nF}$

2. คำนวณ $C_4 \leq \frac{C_5}{4Q^2(1+H)}$

$$\leq \frac{100 * 10^{-9}}{4 * (0.707)^2 * 2}$$

$$\leq 25 \text{ nF}$$

เลือก $C_4 = 22.22 \text{ nF} (403+503)$

$$\begin{aligned}
 3. \text{ คำนวณ } w_A &= 2/T \tan (w_D T/2) \\
 &= \frac{2 * 2 * 31.25 * 10^3 \tan (2\pi * 1 * 10^3)}{4 * 31.25 * 10^3} \\
 &= 2\pi * 1000.84 \text{ rad/sec}
 \end{aligned}$$

4. คำนวณหาค่า element ต่างๆ

$$\begin{aligned}
 R1 &= \frac{1}{2Hw_A QC4} \\
 &= \frac{1}{2 * 2\pi * 1000.84 * 0.707 * 22.22 * 10^{-9}} \\
 &= 5065 \text{ ohm} \\
 C1 &= 1/4FsR1 \\
 &= 1/(4 * 31.25 * 10^3 * 5065) = 1.57 \text{ nF (680//820)} \\
 R2 &= \frac{1}{2w_A Q(1 + H)C4} \\
 &= \frac{1}{2 * 2\pi * 1000.84 * 0.707 * 2 * 22.22 * 10^{-9}} \\
 &= 2532 \text{ ohm}
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

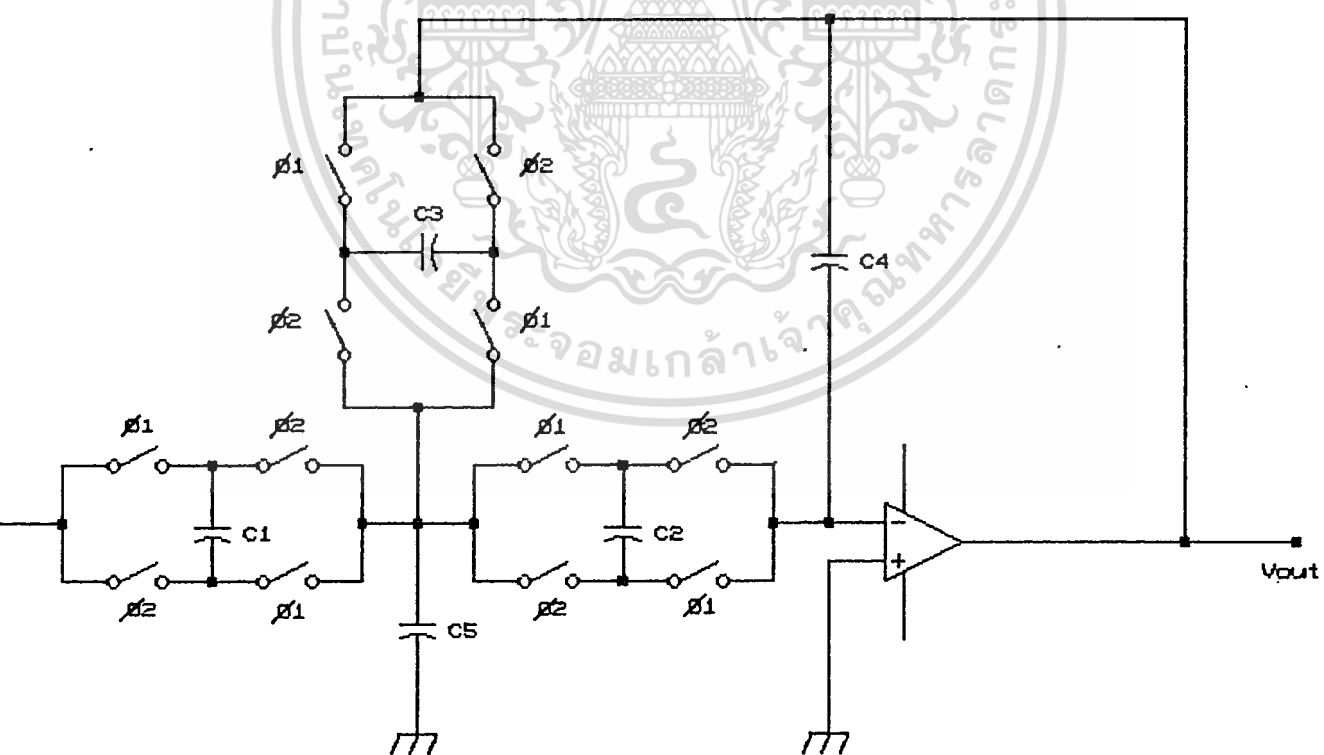
$$C2 = 1/4F\epsilon R2 = 3.1 \text{ nF (102//202)}$$

$$R3 = \frac{1}{2w_{\wedge} QC4}$$

$$= \frac{1}{2*2\pi*1000.84*0.70.*22.22*10^{-9}}$$

$$= 5065 \text{ ohm}$$

$$C3 = 1/4F\epsilon R3 = 1.57 \text{ nF (680//820)}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณหา characteristic ของวงจร Low Pass SC Filter

จากทรานส์เฟอ์ฟังก์ชันของวงจร Low Pass Filter

$$H(s) = \frac{1/R_2R_3C_4C_5}{s^2 + 1/C_5(1/R_1+1/R_2+1/R_3) s + 1/R_2R_3C_4C_5}$$

ใช้ bilinear transform แปลงจาก s-domain ไปเป็น z-domain

$$s = \frac{2}{T} \frac{1 - z^{-1}}{1 + z^{-1}} = \frac{4F_s}{1} \frac{1 - z^{-1}}{1 + z^{-1}}$$

แปลงจาก R ไปเป็น C โดยใช้สูตร

$$C_m = \frac{1}{4F_s R_m}$$

จากนั้นจัดรูปให้อยู่ในรูปของสมการ digital filter คือ

$$H(z) = \frac{b_0 + b_1z^{-1} + b_2z^{-2}}{1 + a_1z^{-1} + a_2z^{-2}}$$

เทียบสัมประสิทธิ์จะได้

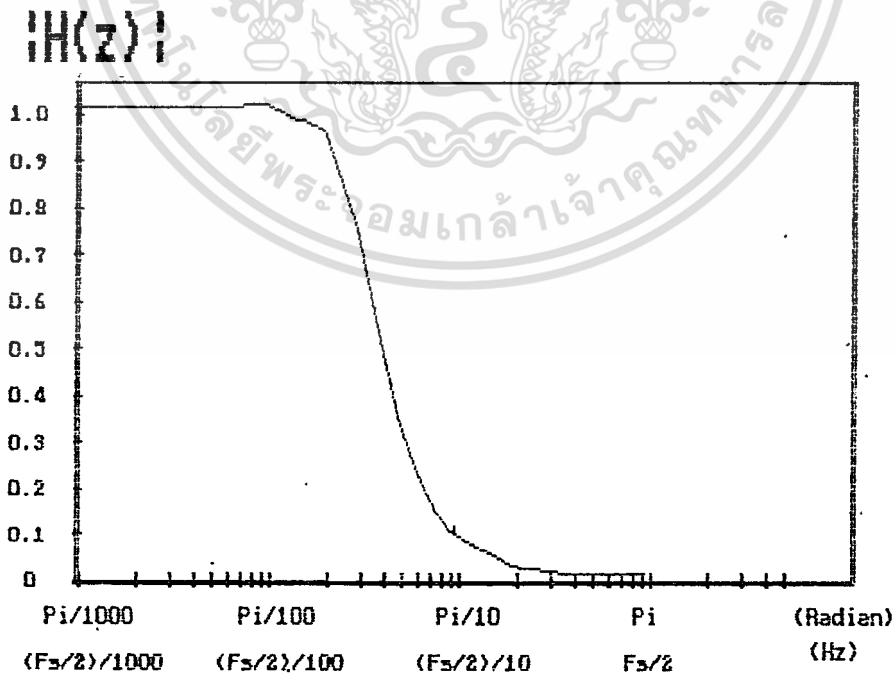
$$b_0 = \frac{C_2 C_3 / (C_4 C_5)}{1 + 1/C_5 (C_1 + C_2 + C_3) + C_2 C_3 / (C_4 C_5)}$$

$$b_1 = 2 * b_0$$

$$b_2 = b_0$$

$$a_1 = \frac{2 * C_2 C_3 / (C_4 C_5) - 2}{1 + 1/C_5 (C_1 + C_2 + C_3) + C_2 C_3 / (C_4 C_5)}$$

$$a_2 = \frac{1 - 1/C_5 (C_1 + C_2 + C_3) + C_2 C_3 / (C_4 C_5)}{1 + 1/C_5 (C_1 + C_2 + C_3) + C_2 C_3 / (C_4 C_5)}$$



Switch Capacitor Filter Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. High Pass Filter

สมมติว่าต้องการออกแบบวงจรสวิทช์คาปาซิเตอร์ฟิลเตอร์ โดย frequency cut-off อยู่ที่ 1 kHz กำหนดให้ความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของอนาล็อกสวิทช์เท่ากับ 31.25 kHz และ gain เท่ากับ 1

ขั้นตอนของการออกแบบ

$$\begin{aligned}
 1. \text{ คำนวณ } \omega_A &= 2/T \tan(\omega_D T/2) \\
 &= 2 * 2 * 31.25 * 10^3 \tan(2\pi * 1 * 10^3) \\
 &\qquad\qquad\qquad 4 * 31.25 * 10^3
 \end{aligned}$$

$$= 2\pi * 1000.84 \text{ rad/sec}$$

$$2. \text{ เลือก } C = 50 \text{ nF (503)}$$

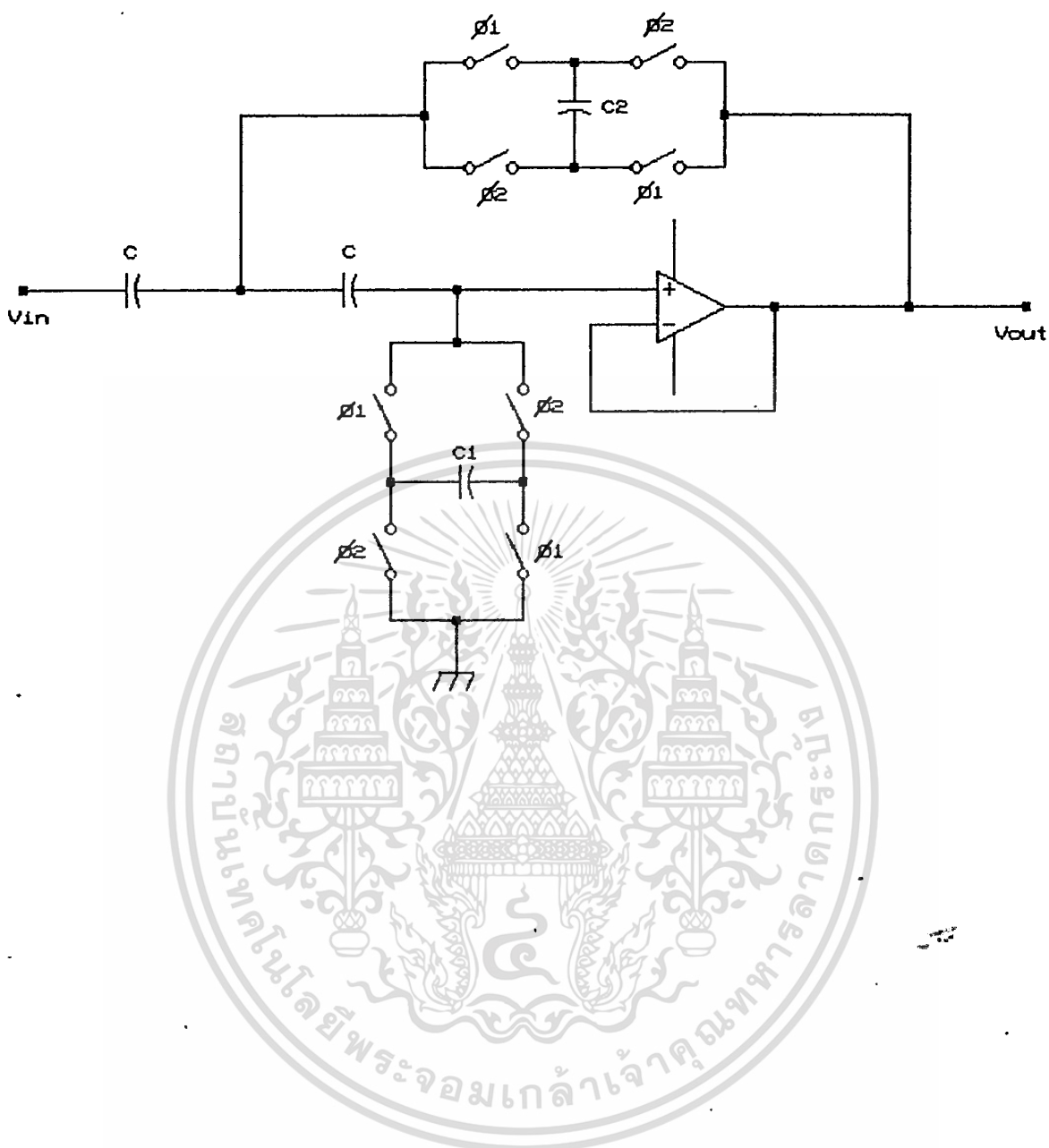
$$\begin{aligned}
 3. \text{ คำนวณ } R1 &= \frac{1.414}{\omega_A C} = \frac{1.414}{2\pi * 1000.84 * 50 * 10^{-9}} \\
 &= 4500 \text{ ohm}
 \end{aligned}$$

$$\begin{aligned}
 C1 &= 1/4F_S R1 \\
 &= 1/(4 * 31.25 * 10^3 * 4500) \\
 &= 1.77 \text{ nF (102//501//200)}
 \end{aligned}$$

$$4. \text{ คำนวณ } R2 = R1/2 = 2250 \text{ ohm}$$

$$\begin{aligned}
 C2 &= 1/4F_S R2 \\
 &= 3.54 \text{ nF (200)}
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณหา characteristic ของวงจร High Pass SC Filter

จากทรานส์เฟอร์ฟังก์ชันของวงจร High Pass Filter

$$H(s) = \frac{s^2}{s^2 + 1/R1(1/C1+1/C2) s + 1/R1R2C1C2}$$

กำหนดให้ $C1 = C2 = C$ จะได้

$$H(s) = \frac{s^2}{s^2 + 2/(R1C) s + 1/(R1R2C^2)}$$

ใช้ bilinear transform แปลงจาก s-domain ไปเป็น z-domain

$$s = \frac{2}{T} \frac{1 - z^{-1}}{1 + z^{-1}} = \frac{4Fs}{1 + z^{-1}}$$

แปลงจาก R ไปเป็น C โดยใช้สูตร

$$C_m = \frac{1}{4FsR_m}$$

จากนั้นจัดรูปให้อยู่ในรูปของสมการ digital filter คือ

$$H(z) = \frac{b_0 + b_1z^{-1} + b_2z^{-2}}{1 + a_1z^{-1} + a_2z^{-2}}$$

เทียบสัมประสิทธิ์จะได้

$$b_0 = \frac{1}{1 + 2 * C_1 / C + C_1 C_2 / (C^2)}$$

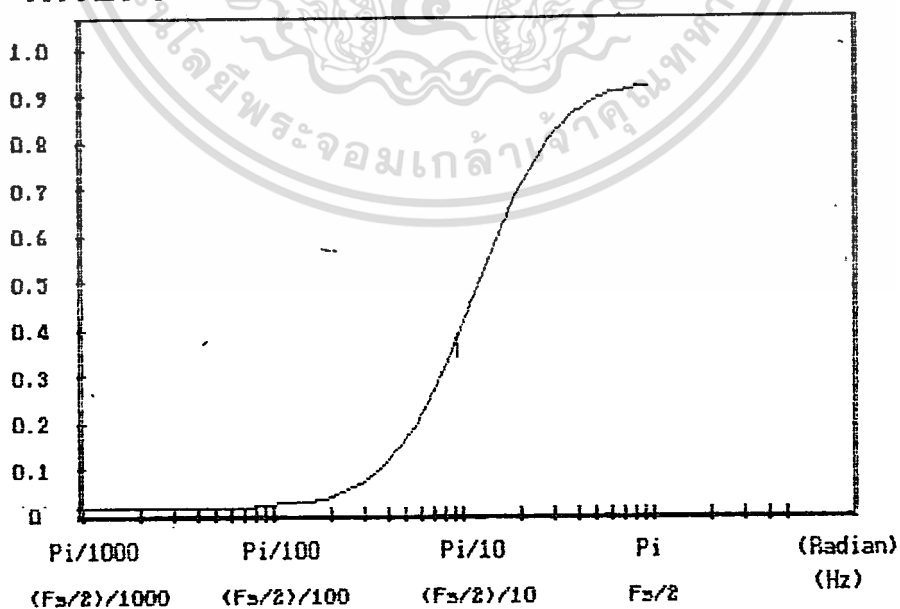
$$b_1 = - 2 * b_0$$

$$b_2 = b_0$$

$$a_1 = \frac{2 * C_1 C_2 / (C^2) - 2}{1 + 2 * C_1 / C + C_1 C_2 / (C^2)}$$

$$a_2 = \frac{1 - 2 * C_1 / C + C_1 C_2 / (C^2)}{1 + 2 * C_1 / C + C_1 C_2 / (C^2)}$$

$|H(z)|$



Switch Capacitor Filter Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุป

วงจรสวิตช์ที่เราทำการออกแบบนั้น เราออกแบบมาจากวงจร

Active Filter จากนั้นแทนที่ความต้านทานของวงจร Active Filter

ด้วยสวิตช์กับคาปาซิเตอร์ที่ต่อกันแบบ bilinear (two toggle switches)

ซึ่งได้ผลการทดลองเป็นที่น่าพอใจ

จากการทดลองพบว่า วงจรสวิตช์คาปาซิเตอร์ฟิลเตอร์ สามารถ

ใช้งานได้ดีในย่านความถี่เสียงคือในช่วง 10 KHz ลงมา ที่มีขีดจำกัดก็เพราะว่า

ความถี่ cut off จะขึ้นอยู่กับความถี่ของสัญญาณนาฬิกาที่ใช้ควบคุมการทำงาน

ของอนาล็อกสวิตช์ ความถี่ที่ใช้จะมากกว่าความถี่ cut off ประมาณ 20-30

เท่า จึงจะให้ผลของสัญญาณออกมาราบเรียบที่สุด ซึ่งความถี่ cut off ของ

วงจรถ้าจะขึ้นอยู่กับความถี่ของสัญญาณนาฬิกาด้วย โดยความถี่ cut off จะแปร

ผันตรงกับความถี่ของสัญญาณนาฬิกา ที่ใช้ควบคุมการทำงานของอนาล็อกสวิตช์

หนังสืออ้างอิง

- กนก เจนจิระพงศ์เวช, "วงจร Active Filter", เอกสารประกอบการสอน
วิชา Electronic Laboratory 1, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระ
จอมเกล้าเจ้าคุณทหารลาดกระบัง
- นิกร สุขุมตมตันติ, เอกสารประกอบการสอนวิชา Electronic Circuit Design
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- Robert D. Strum, Donal E. Kirk, "First Priciple of Discrete
Systems and Digital Signal Processing", 1988.
- Lonnie C. Ludeman; "Fundamental of Digital signal Processing"
, 1987
- J. T. R. Sylvester Bradley, "Digital Filter Design Procedure"
, Wireless World, May 1983, pp. 76 - 78.
- J. T. R. Sylvester Bradley, "Digital Filter Design Procedure -
3", Wireless World, March 1984, pp 46 - 48.
- Phillip E. Allen, "Switched Capacitor Circuits"
- J. Terry Caves, Miles A. Copeland, Chowdhury F. Rahim, Stanley
D. Rosenbaum, "Sampled Analog Filtering Using Switched
Capacitors as Resistor Equivalents", IEEE Journal of Solid
State Circuits, vol. SC-12, No. 6, December 1977, pp. 592 - 599.
- Gabor C. Tames, H. J. Orchard, Masood Jahanbeglood, "Switched
Capacitor Filter Design Using the Bilinear z - Transform",
IEEE Transactions on Circuit and Systems, vol. cas-25, No.12,
December 1978, pp. 1039 - 1043.
- Man Shek Lee, Chieh Chang, "Switched - Capacitor Filters Using
the LDI and Bilinear Transformations", IEEE Transection on
Circuits and system, vol. cas-28, No.4, April 1981, pp. 265 -
270.
- เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้