



ปีการศึกษา 2532

HF OPERATED FLUORESCENT LAMPS



026990

ปริญญานิพนธ์ ปีการศึกษา 2532

ภาควิชา เทคโนโลยีอุตสาหกรรม สาขาวิชาโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง HF OPERATED FLUORESCENT LAMPS

ผู้จัดทำ ประกอบด้วย

1. นายทองดี สุริยาประสิทธิ์

2. นายพิบูลย์ จันทร์ภบาล



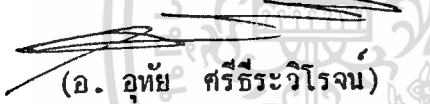
(ศส. วิชัย สุรพัฒน์)

อาจารย์ที่ปรึกษา



(คร. ไพศาล นากพิพัฒน์)

อาจารย์ที่ปรึกษา



(อ. อุทัย ศรีธีระวิโรจน์)

อาจารย์ที่ปรึกษา



026990

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HF OPERATED FLUORESCENT LAMPS

ทองที สุริยประสิทธิ์

พิบูลย์ จันทภิบาล

ผศ. วิชัย สุรพัฒน์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2532

บทคัดย่อ

ปัจจุบันระบบอิเล็กทรอนิกส์ได้เข้ามามีบทบาทต่อชีวิตประจำวันของเรา
มาก อุปกรณ์เครื่องใช้ไฟฟ้าภายในบ้านถูกตัดแปลงใช้ระบบอิเล็กทรอนิกส์ควบคุม
มากขึ้น เนื่องจากความต้องการความสะดวกสบายปลอดภัย ประหยัดและมี
ประสิทธิภาพมากขึ้น เป็นสิ่งจูงใจที่ทาให้มีการพัฒนาเทคโนโลยีด้านอิเล็กทรอนิกส์
อย่างไม่หยุดยั้ง

ระบบแสงสว่างที่ใช้หลอดฟลูออเรสเซนต์ เป็นระบบหนึ่งที่มีความสำคัญ
งานการุ้ชงานทั่วไปซึ่งปัจจุบันนี้ใช้ "บัลลาสต์" เป็นตัวควบคุมกระแสไฟฟ้า ถึง
แม้ว่าขณะนี้จะมีการพัฒนาหลอดไฟฟ้ากันอย่างกว้างขวางโดยการนำวิทยาการ
เทคนิคใหม่ ๆ มาเพิ่มประสิทธิภาพของการส่องสว่างแต่ไม่สามารถควบคุมการ
ปรับความเข้มของการส่องสว่างได้ ซึ่งมีผลถึงการไม่ประหยัดพลังงานอันเป็น
ปัญหาทางเศรษฐกิจในอนาคต คณะผู้จัดทำได้เล็งเห็นปัญหานี้จึงได้ทำการวิจัย
เสนองานโครงการนี้

จุดประสงค์ของงานโครงการนี้ก็เพื่อสร้างอุปกรณ์อิเล็กทรอนิกส์ควบคุม
การทำงานของหลอดฟลูออเรสเซนต์ให้มีประสิทธิภาพการส่องสว่างตามที่ต้องการ
และประหยัดพลังงานไฟฟ้า โดยการนำวิธีการใช้ความถี่สูงควบคุมการทำงานของ
หลอดฟลูออเรสเซนต์ สามารถปรับความเข้มของการส่องสว่างได้ตามต้องการ

สารบัญ

	หน้า
บทคัดย่อ	
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์	1
1.2 หลอดไฟฟ้าชนิดต่าง ๆ	1
1.3 หลักการทำงานของหลอด FLUORESCENT	3
1.4 ขอบเขตของโครงการ	6
1.5 องค์ประกอบของรายงาน	6
บทที่ 2 ทฤษฎีการทำงาน	7
2.1 หลักการใช้ความถี่สูงควบคุมแสงสว่างจากหลอด FLUORESCENT	7
2.2 คุณสมบัติของ MOSFET โดยทั่วไป	8
2.3 POWER MOS IN SWITCHING	13
บทที่ 3 การออกแบบวงจร	30
3.1 การออกแบบวงจร Power Supply	32
3.2 การออกแบบวงจร Voltage Controlled Oscillator	35
3.3 การออกแบบวงจร Pulse width Modulator	43
3.4 การออกแบบวงจร SENSING	46
3.5 การออกแบบวงจร Power Switching	48
3.6 การออกแบบวงจรควบคุมหลอด PLUORESCENT ด้วยความถี่สูง	49
บทที่ 4 การทดสอบวงจร	54
4.1 การทดสอบวงจร Power Supply	54
4.2 การทดสอบวงจร Power Switching	55

4.3	การทดสอบวงจร Voltage Controlled Oscillator	56
4.4	การทดสอบวงจร Pulse Width Modulator	58
4.5	การทดสอบวงจรควบคุมหลอด FLUORESCENT	61
บทที่ 5	บทสรุป	65
5.1	สรุปผลการดำเนินงาน	65
5.2	ข้อเสนอแนะ	65
ภาคผนวก		66



บทที่ 1

บทนำ

ปัจจุบันระบบอิเล็กทรอนิกส์ได้เข้ามามีบทบาทต่อชีวิตประจำวันของเรา มากอุปกรณ์เครื่องใช้ไฟฟ้า ภายในบ้านถูกตัดแปลงใช้ระบบอิเล็กทรอนิกส์ควบคุม มากขึ้น เนื่องจากความต้องการความสะดวกสบายปลอดภัยประหยัดและมี ประสิทธิภาพมากขึ้น เป็นสิ่งจูงใจที่ทำให้มีการพัฒนาเทคโนโลยีด้านอิเล็กทรอนิกส์ อย่างไม่หยุดยั้ง

ระบบแสงสว่าง เป็นระบบหนึ่งที่มีความสำคัญในการใช้งานได้ถูกพัฒนา ขึ้นเรื่อย ๆ เพื่อให้ได้ความต้องการข้างต้น ระบบอิเล็กทรอนิกส์จึงได้ถูกนำมาใช้ งานร่วมด้วย

1.1 วัตถุประสงค์

จุดประสงค์ของงานโครงการนี้ก็คือ เพื่อสร้างอุปกรณ์อิเล็กทรอนิกส์ เพื่อควบคุมการทำงานของหลอดฟลูออเรสเซนต์เพื่อประสิทธิภาพการส่องสว่าง และประหยัดพลังงานไฟฟ้า โดยการนำวิธีการใช้ความถี่สูง ควบคุมการทำงานของ หลอดฟลูออเรสเซนต์ สามารถปรับความเข้มของการส่องสว่างได้ตามความ ต้องการ แทนวิธีการควบคุมการทำงานที่ใช้กันอยู่ปัจจุบัน ซึ่งความถี่ที่ใช้เท่ากับ ความถี่ระบบไฟฟ้าในท้องถิ่น 50 หรือ 60 Hz เท่านั้น ที่ไม่สามารถปรับความ เข้มของการส่องสว่างได้

1.2 หลอดไฟชนิดต่าง

หลอดไฟฟ้า คือ สิ่งประดิษฐ์ที่จะให้แสงสว่างโดยเปล่งออกในรูปของ พลังงานไฟฟ้า คุณสมบัติทางวิศวกรรมแสงสว่างที่ต้องคำนึง เกี่ยวกับหลอดไฟฟ้า

ที่ใช้ส่องสว่างทั่ว ๆ ไปได้แก่
เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. หลักการส่องสว่าง
2. ประสิทธิภาพการส่องสว่าง
3. อายุการใช้งานของหลอด
4. ชนิดของหลอดและความเหมาะสมในการใช้งาน
5. สีหรือสเปกตรัมของแสงสว่างและคุณสมบัติ
6. ความส่องสว่าง
7. ค่าทางไฟฟ้าในการใช้งาน

ประสิทธิภาพในการส่องสว่างเป็นสิ่งสำคัญมาก เพราะจะเป็นการประหยัดพลังงานอันเป็นผลถึงปัญหาทางเศรษฐกิจ จึงมีการพัฒนาหลอดไฟฟ้ากันอย่างกว้างขวาง พลังงานไฟฟ้าที่จ่ายให้กับหลอดไฟฟ้าก็จะเปลี่ยนเป็นพลังงานความร้อนแล้วก็แผ่รังสีออกมา ทำให้เกิดแสงสว่างขึ้นจึงมีวิทยาการเทคนิคใหม่ ๆ มาเพิ่มประสิทธิภาพของการส่องสว่าง เช่นการเพิ่มอุณหภูมิของไส้หลอดให้สูงขึ้นหรือเพิ่มสารบางชนิด เช่น แก๊สเฉื่อยเข้าไปในกระเปาะแก้ว ซึ่งสามารถจะเพิ่มประสิทธิภาพของไส้หลอดให้คงทนมากขึ้น และทำให้การส่องสว่างมากขึ้น

หลักการที่จะให้กำเนิดแสงสว่างนั้น ก็เกิดจากการเปลี่ยนแปลงพลังงานไฟฟ้าเป็นพลังงานความร้อน โดยพลังงานไฟฟ้านี้จะไปทำให้อิเล็กตรอนเคลื่อนที่จาก Energy Level สูงไปยัง Energy Level ที่ต่ำกว่า แล้วเกิดการวิ่งของอิเล็กตรอน เกิดการแผ่รังสีแล้วผลทำให้เกิดแสงสว่างขึ้น

หลอดไฟฟ้าทั่ว ๆ ไปสามารถแบ่งออกได้เป็น 2 กลุ่มใหญ่ ๆ ดังนี้

- ก. หลอดไฟฟ้าชนิดมีไส้หลอด (Incandescent Lamp)
- ข. หลอดไฟฟ้าชนิดไม่มีไส้หลอด (Discharge lamp) ซึ่งได้แก่
 - หลอดฟลูออเรสเซนต์
 - หลอดแสงจันทร์
 - หลอดเมอคิวรีฮาโลด์ความดันสูง
 - หลอดโซเดียมความดันไอต่ำ
 - หลอดโซเดียมความดันไอสูง
 - หลอดอินฟราเรด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- หลอด เอส แอล
- หลอดไฟฟ้าที่ใช้เฉพาะงาน

1.3 หลักการทางานและการประยุกต์นำไปใช้ทั่วไปของหลอดฟลูออเรสเซนต์

เป็นหลอดไฟฟ้าแบบดีซาร์จความดันไอปรอทต่ำ ส่วนประกอบมี
ขั้วอิเล็กโตรด 2 อัน บรรจุในหลอดแก้วส่วนใหญ่เป็นแบบทรงกระบอกปิดสนิททั้ง
สองข้าง ภายในหลอดประกอบด้วยไอปรอทซึ่งถูกอัดด้วยแรงดันต่ำและมี
ส่วนผสมของก๊าซเฉื่อย ส่วนมากเป็นก๊าซอาร์กอนเพื่อช่วยในการสตาร์ทผนังด้าน
ในของหลอดถูกเคลือบด้วยผงฟอสเฟอร์ ซึ่งเป็นผงฟลูออเรสเซนต์ชนิดหนึ่ง เมื่อ
เราประยุกต์แรงดันไฟฟ้าที่เหมาะสมให้กับขั้วอิเล็กโตรดทั้งสอง จะเกิดการอาร์ค
เข้าหากัน โดยวิ่งผ่านไอของปรอท จากผลอันนี้ทำให้เกิดการแผ่รังสีอัลตราไว-
โอเล็ต ซึ่งจะไปกระตุ้นให้ฟอสเฟอร์เรืองแสงทำให้เกิดแสงสว่างออกมา

ผงฟอสเฟอร์นี้จะถูกเลือกให้เหมาะสมกับรังสีอัลตราไวโอเล็ตให้ได้
ความยาวคลื่น 253.7 นาโนเมตร ซึ่งความยาวคลื่นนี้จะทำให้ไอปรอทมี
ประสิทธิภาพในการคายประจุสูงสุด และการที่หลอดจะเปล่งแสงสีดออกมายังขึ้นอยู่กับฟอสเฟอร์ที่เคลือบอยู่ภายใน ขณะหลอดไฟไม่ทำงานนั้น สารที่เคลือบจะมี
ลักษณะใสหรือเป็นสีขาวเหมือนกัน แต่ในขณะที่หลอดทำงานจะให้พลังงาน
รังสีสเปกตรัมต่างกัน สีที่สามารถมองเห็นได้จะแตกต่างกันออกไป

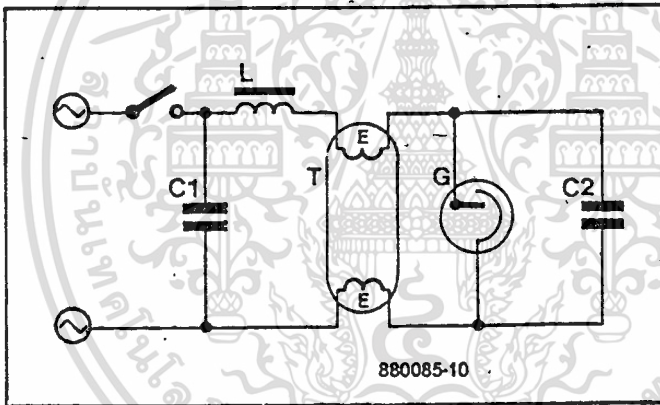
หลอดฟลูออเรสเซนต์เหมือนกับหลอดดีซาร์จทั่วไป ๆ มีลักษณะความ
ต้านทางลบ (Negative Resistance) ดังนั้นเมื่อนำหลอดนี้มาใช้งานต้องนำ
มาต่ออนุกรมกับตัวควบคุมกระแสไฟฟ้าซึ่งเรียกว่า "บาลลาสต์" จะเป็นตัวควบคุม
กระแสที่พอเหมาะให้ไหลผ่านหลอดและ เป็นตัวที่จะกำหนดค่าโวลต์เตทที่ใช้ในการ
จุดหลอด และโวลต์เตทของหลอดในขณะทำงานด้วย

ในการที่หลอดมีความต้านทางลบ (Negative Resistance) นี้การ
จุดหลอดเริ่มต้น ความต้านทานหลอดจะมีค่าสูงมาก จะต้องมีตัวช่วยในการจุด
หลอดซึ่งเรียกว่า "สตาร์ทเตอร์" ส่วนใหญ่ใช้ชนิด Glow Switch Starter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะการทำงานในขณะที่สวิตช์เมื่อสวิตช์ปิด จะไม่มีโวลต์เตทมากพอที่จะทำให้เกิด Glow Discharge ระหว่างหน้า Contact ซึ่งเป็น BI-METAL ความร้อนที่เกิดขึ้นจากประกายนี้ทำให้ Contact ปิดซึ่งทำหน้าที่เป็นตัวอุ่นไส้หลอด (Preheat) ผลก็คือ ทำให้เกิด Transient Voltage ที่จุดหลอดไฟติดได้เมื่อหลอดติดแล้วของชุดสตาร์ทเตอร์จะเปิดออกอยู่ในลักษณะเดิม ภายในกระเปาะของสตาร์ทเตอร์บรรจุด้วยแก๊สเฉื่อย

การทำงานของหลอดฟลูออเรสเซนต์นี้ จะมีค่า Power Factor ต่ำ จึงจำเป็นต้องใช้ คาปาซิเตอร์ (c) ต่อคร่อมวงจรด้วยเพื่อค่า Power Factor ให้สูงขึ้น วงจรการทำงานของหลอดฟลูออเรสเซนต์พร้อมอุปกรณ์ช่วยในการทำงานแสดงในรูปที่ 1.1



รูปที่ 1 วงจรใช้ไฟแรงดันต่ำทั่วไปที่เข้ากับหลอดฟลูออเรสเซนต์

การทำงานของหลอดฟลูออเรสเซนต์ที่ใช้ทั่ว ๆ ไป ปัจจุบันเข้ากับระบบไฟฟ้าที่ใช้กันมีความถี่ 50 Hz หรือ 60 Hz ขึ้นอยู่ที่ระบบไฟฟ้าในท้องถิ่นนั้นๆ ในรูปที่ 1 แสดงวงจรทำงานพื้นฐานฟลูออเรสเซนต์ ซึ่งประกอบด้วย L คือ บาลลาสต์ C1 คือ คาปาซิเตอร์ที่ต่อคร่อมเพื่อทำให้ค่า Power Factor ของวงจรสูงขึ้น T คือ หลอดฟลูออเรสเซนต์ที่ใช้งาน G และ C2 เป็นชุดของ Glow switch Starter ที่ในการจุดหลอดไฟติดในขณะที่ เริ่มต้นที่หลอดมีความดันสูงมาก ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติที่สำคัญของหลอดฟลูออโรเรสเซนต์ที่กำหนดเป็นมาตรฐานคือ

ก. การจุดหลอด หลอดต้องจุดติดได้ภายในเวลา 1 นาที และต้องสว่างอย่างคงที่ หลอดจะต้องจุดติดได้เมื่อแรงดันลดลงจากปกติไม่เกินมาตรฐานที่กำหนดเมื่อผ่านการจุดหลอดแล้วต้องให้หลอดติดอยู่ 100 ชั่วโมง จึงจะทดสอบพิภพของหลอดต่อไป ซึ่ง

ข. กำลังไฟฟ้าของหลอดต้องมีค่าไม่แตกต่างจากกำลังไฟฟ้าประสงค์เกินกว่าผลรวมของ 0.5 วัตต์กับร้อยละ 5 ของกำลังไฟฟ้าประสงค์นั้น

ค. กำลังไฟฟ้าระหว่างชั่วโมงหลอดต้องอยู่ในช่วงที่กำหนดตามมาตรฐาน

ง. พลังของการส่องสว่างของหลอดต้องไม่น้อยกว่าร้อยละ 90 ของค่าพลังการส่องสว่างที่ผู้ผลิตกำหนด แต่ต้องไม่น้อยกว่าค่าพลังของการส่องสว่างต่ำสุดที่กำหนดไว้ในมาตรฐาน

จ. อายุใช้งาน หลอดต้องมีอายุการใช้งานไม่ต่ำกว่า 2,000 ชั่วโมง ซึ่งเมื่อใช้งานครบ 2,000 ชั่วโมงแล้วอัตราระหว่างค่าพลังการส่องสว่างของแติละหลอดเทียบกับขณะทีวัตต์เมื่อจุดหลอด 100 ชั่วโมง ต้องไม่น้อยกว่า 85% เพื่อที่จะให้เข้าจาได้ง่ายขึ้นจะได้หน้าตัวเลขที่ใช้กับหลอด 20 วัตต์และ 40 วัตต์ที่ให้แสง daylight (อุณหภูมิสี 6,500 องศาเคลวิน)

สำหรับหลอด 20 วัตต์

แรงดันต่ำสุดที่จุดหลอดได้ต้องไม่เกิน 95 โวลต์ ในเมื่อใช้บัลลาสต์ชนิด 110 โวลต์ กำลังไฟฟ้าของหลอด (กำลังไฟฟ้าประสงค์ 19.3 วัตต์) ต้องอยู่ในระหว่าง 17.84 ถึง 20.76 วัตต์

แรงดันไฟฟ้าระหว่างชั่วโมงหลอดต้องอยู่ในระหว่าง 50 ถึง 64 โวลต์ พลังของการส่องสว่างของหลอดต้องไม่น้อยกว่า 880 ลูเมน

สำหรับหลอด 40 วัตต์

แรงดันต่ำสุดที่จุดหลอดได้ต้องไม่เกิน 180 โวลต์ ในเมื่อใช้บัลลาสต์ชนิด 220 โวลต์ กำลังไฟฟ้าของหลอด (กำลังไฟฟ้าประสงค์ 39.5 วัตต์) ต้องอยู่ในระหว่าง 37.03 ถึง 41.97 วัตต์ แรงดันไฟฟ้าระหว่างชั่วโมงหลอดต้องอยู่ใน

ระหว่าง 93 ถึง 113 วัตต์ พลังของการส่องสว่างของหลอดต้องไม่น้อยกว่า 2,300 ลูเมน

1.4 ขอบเขตของงานโครงการ

งานโครงการนี้เป็นการสร้างอุปกรณ์สำหรับการควบคุมการทำงานของ หลอดฟลูออเรสเซนต์ โดยใช้ความถี่สูงของระบบไฟฟ้าที่ใช้งาน ซึ่งอุปกรณ์ชุดนี้ เป็นตัวเปลี่ยนแปลง ควบคุมความถี่ของระบบไฟฟ้าที่ใช้กันอยู่ปัจจุบันความถี่ 50 Hz หรือ 60Hz ให้เป็นความถี่ 70-80 KHz ในช่วงเริ่มต้นจุดหลอดเปลี่ยน เป็นความถี่ 30 KHz ช่วงหลอดทำงานปกติและสามารถควบคุมการส่องสว่างความ เข้มของหลอดได้

1.5 องค์ประกอบของการรายงาน

รายงานนี้แบ่งออกเป็น 3 ส่วนหลัก

1. ประกอบด้วยหลักการทำงานรวมถึงทฤษฎีของหลอดฟลูออเรสเซนต์ โดยใช้ความถี่สูงควบคุมการทำงานการส่องสว่างของหลอด (HF Operated Fluorescent Lamps) เนื้อหาส่วนนี้อยู่ในบทที่ 2
2. อธิบายการออกแบบอุปกรณ์ส่วนต่าง ๆ ของการทำงานในวงจร HF Operation of Fluorescent Lamps เนื้อหาในส่วนนี้อยู่ในบทที่ 3
3. แสดงผลการทดลองอุปกรณ์ที่สร้างขึ้น ข้อวิจารณ์ผลที่ได้บทสรุป และข้อเสนอแนะสำหรับผู้สนใจ เนื้อหาส่วนนี้อยู่ในบทที่ 4 และ 5

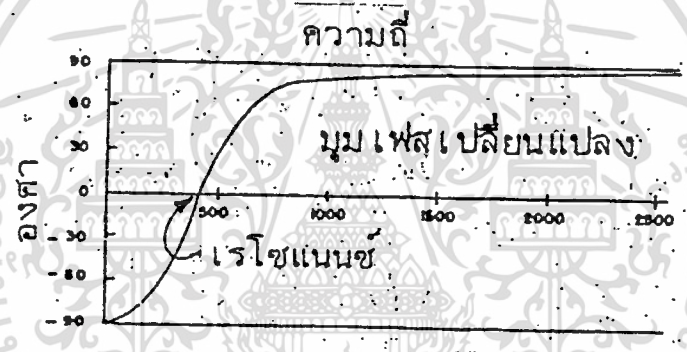
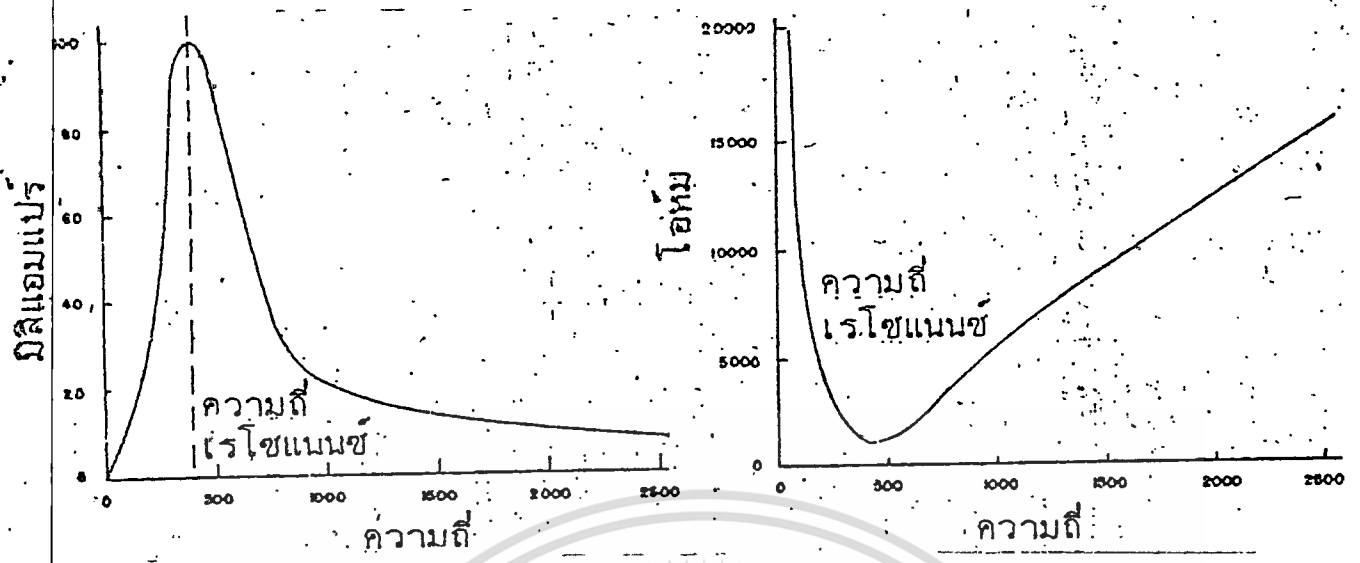
บทที่ 2

ทฤษฎีการทำงาน

การทำงานของหลอดฟลูออเรสเซนต์ โดยใช้ความถี่สูงและการควบคุม การส่องสว่างของหลอดเป็นเทคนิคการทำงานใหม่ที่ยังไม่มีการใช้งานกันแพร่ หลาย ดังนั้นเพื่อให้เข้าใจหลักการทำงานในตอนต้นของบทนี้จะกล่าวถึงทฤษฎีและ หลักการทำงานเบื้องต้นซึ่งจะเป็นแนวทางสำหรับการออกแบบอุปกรณ์ในโครงการ นี้ต่อไป

2.1 ทฤษฎีและหลักการทํางานควบคุมหลอดฟลูออเรสเซนต์โดยวิธีการใช้ความถี่สูง (HF Operated Fluorescent Lamps)

จากคุณสมบัติของหลอดฟลูออเรสเซนต์เป็นหลอดไฟฟ้าแบบดีซาร์ชขณะ เริ่มต้นจุดไส้หลอด ความต้านทานภายในหลอดจะมีค่าสูงมากเมื่อเทียบกับความ ต้านทางขณะหลอดทำงานปกติจากหลักการคุณสมบัติของความถี่สูงนี้ จึงนำวิธี การใช้ความถี่สูงมาใช้ในโครงการนี้ได้อาศัยหลักการ Resonance Frequency ซึ่งเป็นเหตุให้มีกระแสจำนวนมากในวงจรที่เกิดปรากฏการณ์นี้ สามารถนำกระแส นี้ไหลผ่านขั้วหลอดทั้งสองจุดหลอดให้ติดได้สามารถแสดงตัวอย่างปรากฏการณ์ Resonance ได้ดังรูปที่ 2.1

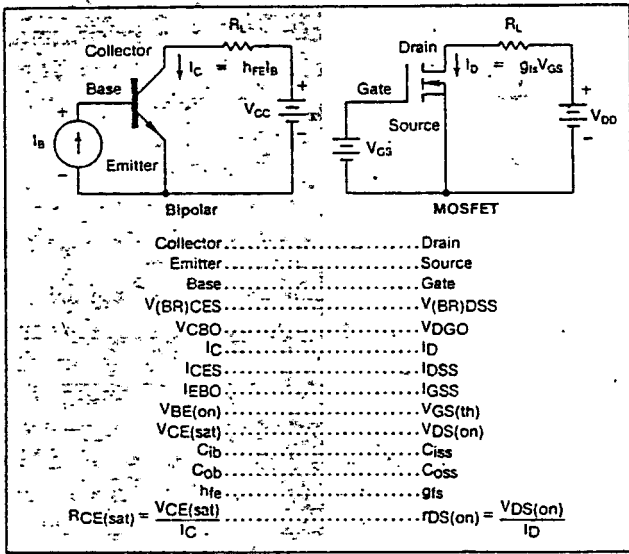


รูปที่ 2.1 แสดงปรากฏการณ์การเกิด resonance

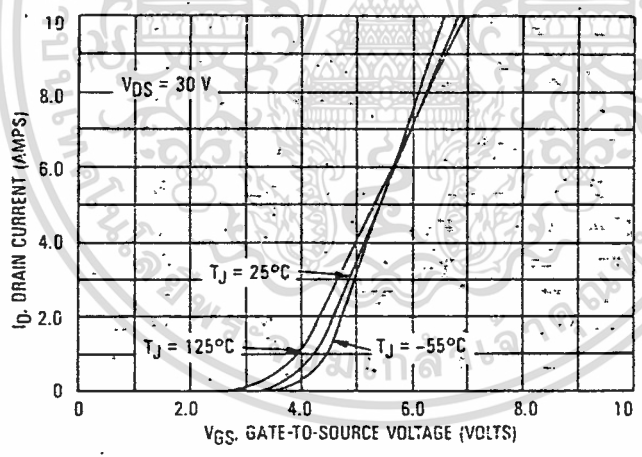
2.2 คุณสมบัติของมอสเฟต

การนำ Silicon-Gate Power Mosfet N-Channel-Enhancement Mode มาใช้งานแทน NPN Bipolar Transistor ตามรูปที่ 1 จากความแตกต่างกันด้านโครงสร้างทำให้การควบคุมกระแสที่จะผ่านนั้นแตกต่างกันออกไปด้วย กล่าวคือ NPN-Bipolar ต้องการกระแสเบส เป็นตัวควบคุมกระแสคอลเลคเตอร์ ในขณะที่ MOSFET (มอสเฟต) ต้องการแรงดันเกตเป็นตัวควบคุมกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Bipolar และมอสเฟต ได้ออกแบบคล้ายกัน ยกเว้นแต่ Bipolar ใช้กระแสเป็นตัวกระตุ้นส่วนมอสเฟตใช้โวลเตจเป็นตัวกระตุ้น



The gate Threhold Voltage ของมอสเฟตและ The drain currant จะเป็นสัดส่วนของ gate source voltage

โดยทั่วไปแล้ว ขั้ว Gate จะทำจากสาร Poly Silicon ซึ่งมีคุณสมบัติเป็นฉนวนไฟฟ้า ทำให้ Input Resistance สูงถึง 10^9 (1000 M) และมีกระแสรั่วไหลด้านอินพุตต่ำ (ินย่าน NANOAMP)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า-
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

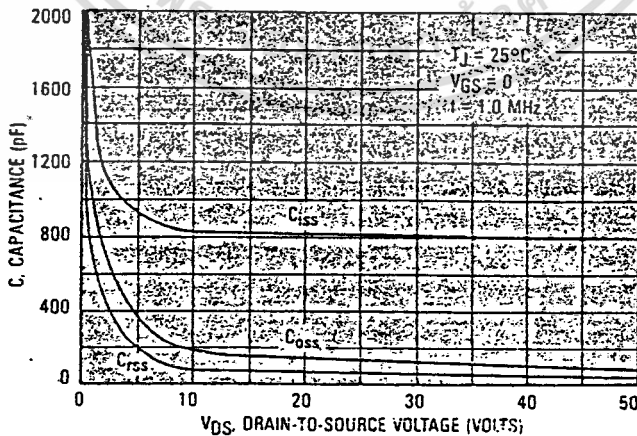
เพราะว่าการใช้สารที่เป็นฉนวนไฟฟ้ามาประกอบกับโครงสร้าง จึงก่อให้เกิดค่า Parasitics Capacitance ขึ้นตาม Junction ต่าง ๆ ภายในตัวมอสเฟต คือ Capacitance ระหว่าง Gate-Drain (C_{gd}), Gate-Source (C_{gs}) ส่วนทางด้าน Output จะได้ระหว่าง Drain-Source (C_{ds}) จากค่า Capacitance ต่าง ๆ เหล่านี้ ทำให้เกิดค่า Input Capacitance (C_{iss}) และ Reverse Transfer Capacitance (C_{rss})

$$C_{iss} = C_{gd} + C_{gs}$$

$$C_{oss} = C_{gd} + C_{ds}$$

$$C_{rss} = C_{gd}$$

ถ้า V_{gs} มีค่าสูงกว่าระดับ Threshold voltage ($V_{gs(th)}$) จะเกิดสนามไฟฟ้าขึ้นค่าหนึ่งทั่วบริเวณผิว Gate (พื้นที่ผิวประมาณตารางไมโครเมตร) สนามไฟฟ้าจะเป็นตัวเร่ง Drift Velocity ของ Majority Carrier ทำให้เกิด Channel ขึ้น กระแส Drain จะผ่านไป Source ได้ค่า C_{iss} มีส่วนสำคัญในการครีวงมอสเฟตมาก ขอให้ดูรูปที่ 5 ประกอบด้วย จุดที่ $V_{gs} = 0V$ ในช่วงเริ่มต้นค่อย ๆ ปรับ V_{ds} จาก $0V - 6V$ ค่า C_{iss} ยังมีค่าสูงประมาณ $1000 PF$ ขึ้นไปและจะค่อย ๆ ลดลงมาจนค่อนข้างจะคงที่ประมาณ $800 PF$ เมื่อ V_{ds} มากกว่า $10V$ ขึ้นไป



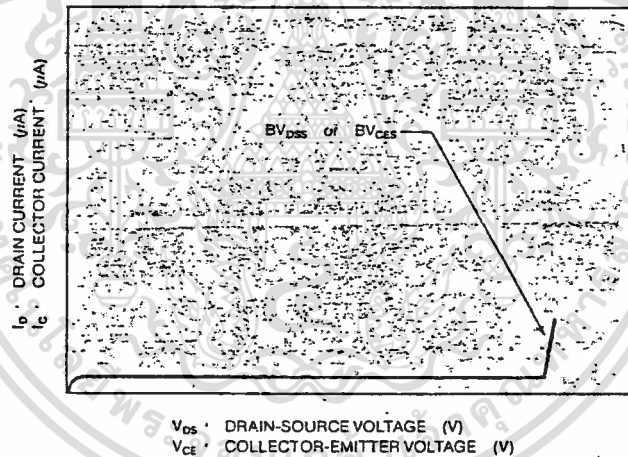
มอสเฟต คาปาซิเตนเปลี่ยนแปลงกับโวลเตจเกรท, เคอร์เร้นท์จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไหลชั่วคราวเพื่อไปบรรจุอินพุตคาปาซิเตน, C_{iss} เพื่อควบคุมเกรทวอลเตจ
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากรูปที่ 2 จะเห็นว่า V_{gs} ประมาณ 4v สามารถที่จะสร้าง Channel รับกระแสเดรนได้ ดังนั้น จึงสามารถออกแบบให้ IC ตระกูล TTL, CMOS ับ มอสเฟตได้โดยตรง

คุณสมบัติการทำงานของมอสเฟต

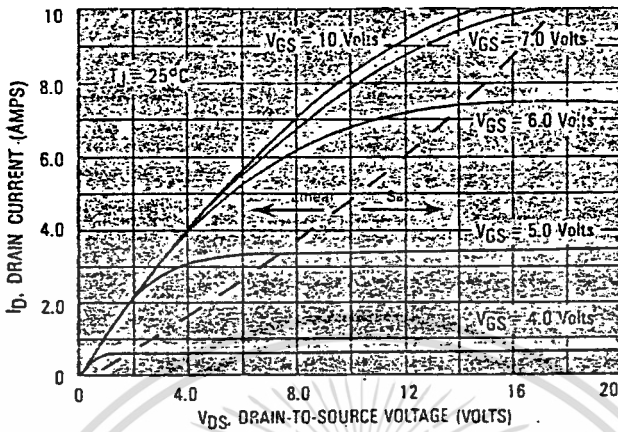
ถ้าไม่ทำให้ Gate Biased และปรับ V_{ds} ไปจนถึงค่าหนึ่ง ที่ทำให้เกิดกระแส Drain มีค่าสูงอย่างฉับพลัน ที่จุดนั้นคือจุด Breakdown Voltage (BV_{dss} ถ้า V_{ds} ต่ำกว่า BV_{dss} จะมีกระแสเดรนรั่วไหลผ่านน้อยมาก ประมาณในย่าน Nanoamp ดังรูปที่ 3 (ค่า BV_{dss} มาก, น้อย ขึ้นกับความต้านทานของ Material)



The blocking characteristics ของมอสเฟต และ bipolar คล้ายกัน, เบรคดาวน์โวลเตจของมอสเฟตมากกว่าถูกกำหนดโดยค่าความต้านทานของวัสดุที่ใช้

เมื่อให้ Gate Biased การควบคุมกระแส Drain จะได้จาก V_{gs} ในช่วงเริ่มต้น V_{gs} ยังอยู่ระดับต่ำ, I_d จะผ่าน Drain-Source ได้น้อย เมื่อ V_{gs} เพิ่มขึ้น I_d จะมากตามจน Channel อัดตัว (Pinch-Off) หรือค่า $R_{ds(on)}$ ค่าสุดท้ายนี้เรียกว่า Saturated Region, Carrier มีความเร็วไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูงสุด ำให้ดูจากรูปที่ 4 (ข้อสังเกต Linear region, Saturated Region ของมอสเฟต กับ Bipolar Transistor จะกลับตรงข้ามกัน)



Saturation characteristic ของมอสเฟตคล้ายคลึงกับ bipolar transistor, พื้นที่ทางด้านซ้ายมือของเส้นปะ เป็นเพทเส้นตรงทาง ขวามือเป็นเส้น Saturate

การแปรเปลี่ยนค่าความต้านทาน R_{ds} (เป็นแบบ Positive Temperature Coefficient) ตาม I_d และ Power ใน R_{ds} จะกลายเป็น Heat, ดังนั้น $V_{ds(on)}$ จึงมีผลตามอุณหภูมิโดยตรง ทางฝ่ายผู้ผลิตจึงต้อง ต้องแก้ปัญหาี้จาก Die Size และ Topology ซึ่งก็ต้องอยู่ระหว่างจุด เหมาะสมที่สุดระหว่าง BV_{dss} ได้สูงสุดและให้ $R_{ds(on)}$ ต่ำสุด

PARASITIC DIODES

ตามโครงสร้างของมอสเฟต จะเกิด P-N Junction ขึ้นระหว่าง Drain-Source (P-N Epitaxial Material) หรือไดโอดแพง (D_p) จะ นำกระแสได้เมื่อ source เป็นศักย์บวก เทียบกับ Drain และ Blocking Voltage เท่ากับ BV_{dss}

เอกสารนี้เป็นเอกสารของบริษัทฯ ใช้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดโอดแผงจะถูกประยุกต์ไปใช้งานเป็น Free-Wheeling Diode ำใช้ Clamp Inductive Loads ำวงจร Switching ซึ่งต้องพิจารณาค่า Forward Voltage, Turn-on, Reverse Recovery Times (T_{rr})

ข้อควรระวังในการออกแบบวงจร

- ำไม่ควรปล่อยให้ Gate Open, Floating เพราะจะทำให้ มอสเฟตสามารถ Turn-on ำได้ ถ้าเกิด Potential ตกคร่อม Input Capacitor มีค่าสูงกว่าระดับ Threshold Voltage (Potential นี้เกิดได้ จาก Leakage Current, Static Pickup, Spike Pulse จาก Supply Voltage ที่ Coupling มาโดย C_{gs}) ถ้าค่า potential นี้มากเกินไปจะทำให้ มอสเฟตเสียหายได้ ควรต่อ Pull-up หรือ Pull-down Resistor
- ตรวจสอบการทำงานของวงจรด้าน Load ให้แน่ใจว่า ในขณะที่ทำงานจะไม่เกิดแรงดันเกิน BV_{dss}
- ควรต่อ Zener Diode ด้าน Input เพื่อให้แน่ใจว่า V_{gs} จะไม่เกินระดับที่ต้องการ

2.3 POWER MOS IN SWITCHING

SWITCHING PHASE

1. ON-STATE

แบ่งออกเป็น 3 ช่วง

สภาวะที่ MOS นำกระแส I_d ผ่าน Junction Drain-source ที่มีค่าความต้านทานในสภาวะนี้เป็น $R_{ds(on)}$ และแรงดันตกคร่อม $R_{ds(on)}$ เป็น $V_{ds(on)}$ และเกิด Power ในรูปของ Heat ที่ junction นี้เป็น $P_{(on)}$

$$P_{(on)} = V_{ds(on)} I_d$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. OFF-STATE

สภาวะที่ MOS ไม่นำกระแส I_d , R_{ds} มีค่าสูงมาก แต่อย่างไรก็ตามยังมีกระแสรั่วไหลผ่าน $R_{ds(off)}$ ไปได้ด้วยค่า I_{dss}

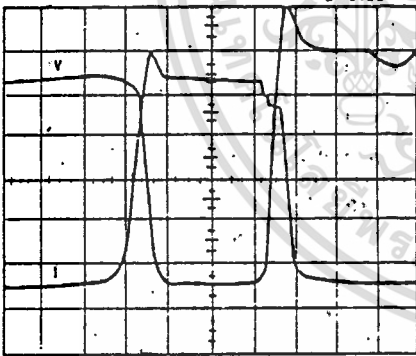
$$P(off) = V_{dd} I_{dss}$$

3. TRANSITIONS

สภาวะที่ MOS กำลังเปลี่ยนสภาวะอาจจะจาก ON/OFF STATE หรือจาก OFF/ON STATE เนื่องจากเป็นสภาวะที่มีความสัมพันธ์กับเวลาโดยตรง ค่าแรงดันและ กระแสจึงต้องขึ้นกับเวลาดำย

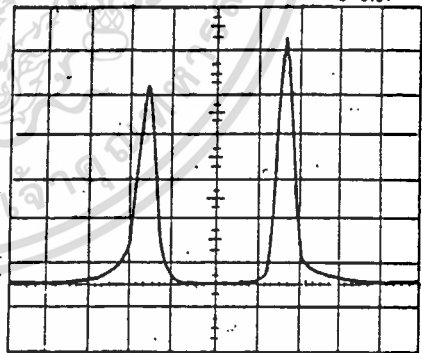
$$P(t) = V_{ds}(t) I_d(t)$$

Fig. 1 - I/V waveforms



t: 100 ns/div, V: 45V/div, I: 1.2A/div, Vg=10V, Rg=25Ω

Fig. 2 - Power dissipation waveforms.



t: 100 ns/div, P: 200 W/div, Vg=10V, Rg=25Ω

INPUT

- ตามลักษณะ โครงสร้างของ MOS เอง จะมีค่าเก็บประจุแฝง (Parasitic Capacitance) ระหว่าง Junction (Fig 3) ในที่นี้จะกล่าว เฉพาะ C_{gd} กับ C_{gs} เพราะเป็นส่วนของ Input และทาง Input จะเกิดค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{iss} = C_{gs} + C_{gd}$$

C_{iss} มีโอกาสที่จะเปลี่ยนแปลงตาม C_{gd} ในสภาวะ Switching, C_{gd} เป็นค่า Capacitance ที่อยู่ใน Drain Layer มีค่า Dielectric ที่เปลี่ยนแปลงตาม V_{ds} ถ้า V_{ds} มีค่าสูง C_{gd} จะมีค่าน้อย ในทางกลับกัน ถ้า V_{ds} มีค่าน้อย C_{gd} ก็จะมีค่ามาก charging ของ C_{gd} จะหาได้จาก

$$Q_{gd} = C_{gd} [V_{cc} - V_{ds(on)}]$$

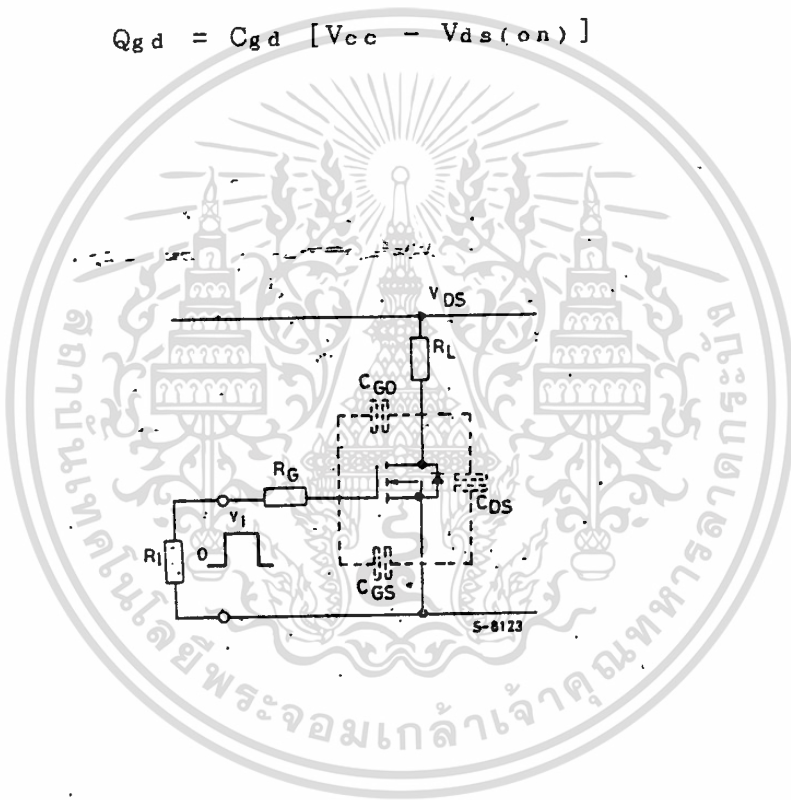


Fig.3 วงจร SGS POWER MOS

เมื่อค่า Capacitance ของ C_{gd} เปลี่ยนแปลงตาม v_{ds} แรงดันที่ตกคร่อม C_{gd} ก็จะเปลี่ยนแปลงได้ตาม $\Delta Q = C \cdot \Delta V$ เมื่อ V_{gs} มีค่าถึง Threshold Voltage, V_{gs} ก็จะเริ่มลดลง ค่า C_{gd} เริ่มมีค่ามากขึ้นและจะไป Delay การเพิ่ม V_{gs} ขณะหนึ่ง V_{ds} จึงคงระดับ Threshold ในขณะที่ Q_g (Gate Charge) ถูก Charged มากขึ้นจนถึงระดับหนึ่งที่ยอมรับ V_{gs} ให้มากขึ้นได้ปรากฏการณ์นี้ เรียกว่า Miller Effect

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก Fig.3, C_{iss} จะเปลี่ยนแปลงตาม V_{gs} โดยแบ่งออกเป็น 2 ช่วง คือช่วง V_{gs} ต่ำกว่าระดับ Threshold และ V_{gs} สูงกว่าระดับ Threshold

- ในช่วงเริ่มต้น V_i ยังเพิ่มค่าไม่ถึง Threshold Voltage มอสเฟตจะยังไม่ Conduct, V_a จะเท่ากับ Supply Voltage ค่า Input Capacitance ได้จาก

$$C_{eq} = C_{gs} + C_{gd}(\text{High Voltage})$$

C_{gd} จะมีค่าน้อย เพราะผกผันกลับกัน

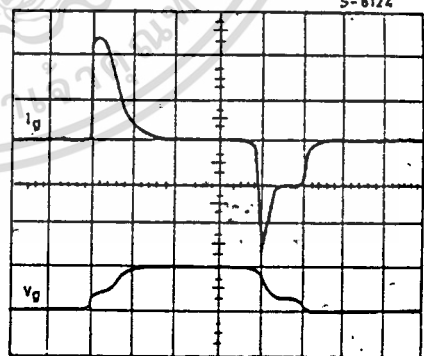
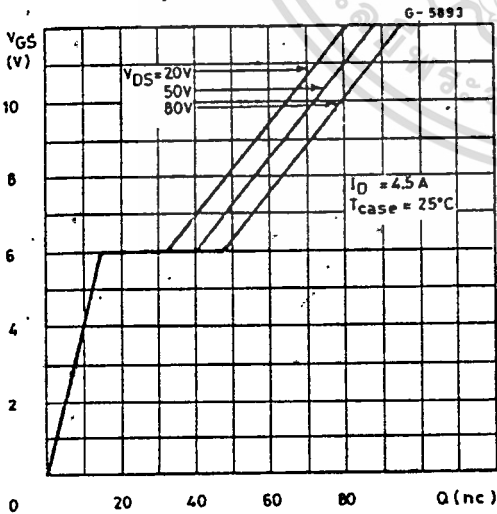
ค่า V_{ds} ขณะนี้มีค่าสูง

- ต่อมา V_{gs} เพิ่มไปถึงระดับ Threshold, MOS เริ่ม Conduct V_{ds} ลดลงเป็น $V_{ds}(\text{on})$ ทำให้ค่า C_{gd} มากพอที่จะรับกระแส input เข้าไป ได้ทั้งหมด ค่า input Capacitance

$$C_{eq} = C_{gs} + C_{gd}(\text{low voltage})$$

C_{gd} จะมีค่ามากขึ้น

Fig. 5 - I_g - V_g waveforms



t: 0.5 μs /div, I: 0.1 A/div, V: 10 V/div

Fig. 4 แสดงความสัมพันธ์ระหว่าง V_{gs} กับ Gate Charge SC-SP471

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Input Capacitance ช่วง High Voltage จะอยู่ช่วงแรก เส้น V_{ds} เริ่มจาก origin จนถึง Threshold level ต่อจากนั้นก็จะเป็นช่วง Low Voltage และในระดับ Threshold (6V) จะเกิด Miller Effect หรือการ delay V_{gs} ไว้ชั่วขณะจนกว่า Gate charge จะมากขึ้น ต่อมา V_i (fig.3) มีค่าลดลง ต่ำกว่า Threshold level, MOS ต้องใช้พลังงาน E_p มา drive Switching ในช่วง turn-off

$$E_p = \frac{C_{eq} \cdot V_{gs}^2}{2} = \frac{Q_g \cdot V_{gs}}{2}$$

V_{gs} = หาค่าจาก fig.4

Q_g = หาค่าจาก fig.4 (Gate charge)

หรือจะหา Gate charge จากการ integral กระแส Gate ตาม fig.5 ก็ได้ ทำให้ input energy จะอยู่ในย่าน nano joule

OUTPUT

- แยกการพิจารณา output ตาม load ได้ 2 แบบคือ RESISTIVE LOAD; INDUCTIVE LOAD

SWITCHING TIME FOR RESISTIVE LOAD

Fig. 10 - Test circuit

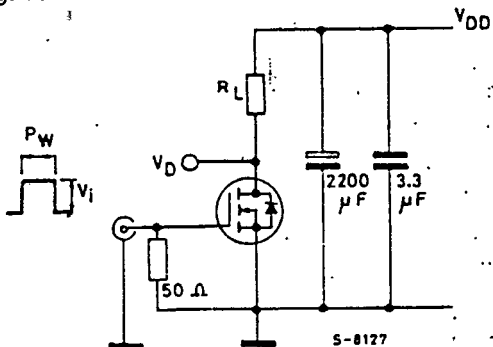
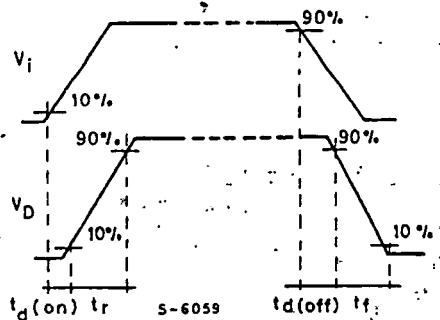


Fig. 11 - V_{GS} and V_{DS} waveforms



จาก fig.10 เป็นวงจراحیตสองหาค่าเวลา Switching หรือ ช่วงเวลาที่มอสเพทกำลังเปลี่ยนสภาวะจาก ON/OFF (t_{doff}) หรือจาก OFF/ON (t_{don}), $t_{d(on)}$: V_{gs} มีค่าถึง Threshold Voltage

$$V_{gs} = V_i [1 - e^{-t/RiCiss}]$$

$$RiCiss = \text{Time Constant}$$

แทน V_{gs} ด้วย V_{th} (Threshold Voltage)

$$t_{d(on)} = RiCiss \ln \frac{V_i}{V_i - V_{th}}$$

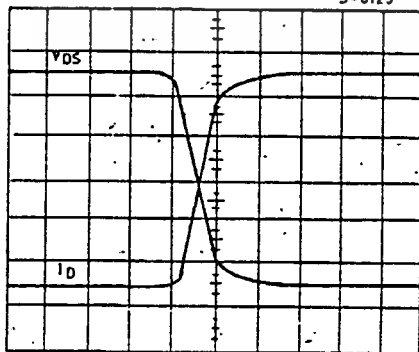
V_i, V_{th} ได้จาก Fig 10, 11

$$t_{d(on)} = 0.35 Ri \cdot Ciss \dots (A)$$

(A) จะได้ $t_{d(on)}$ มีค่าน้อยมาก (\approx านย่าน 10~20 ns) Energy ที่เข้าไปในช่วงนี้ก็น้อยตามไปด้วย (\approx านย่าน Picojoule)

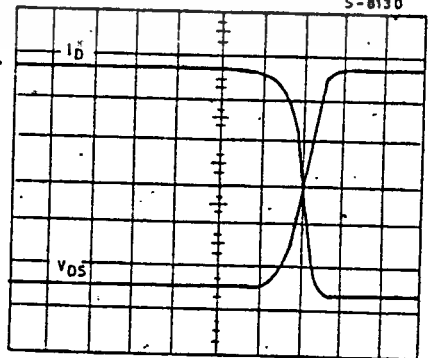
$t_{d(off)}$ - ช่วงที่ก่าลังจะเปลี่ยนจากสภาวะ conduct ไปเป็น สภาวะ cut off

Fig. 12 a - Turn-on



t = 50 ns/div

Fig. 12 b - Turn-off



t = 50 ns/div

PARASITIC CAPACITANCE DURING SWITCHING CYCLE

จากที่ผ่านมา $V_{GS} = V_i [1 - e^{-t/R_i C_{iss}}]$

$C_{iss} = C_{gs} + C_{gd}$

R_i = ความต้านทานภายในของ Generator ประกอบด้วย

R_1 = ความต้านทานระหว่าง gate-Source ให้ matching กับ วงจรด้าน input

R_g = ความต้านทานภายในของ gate

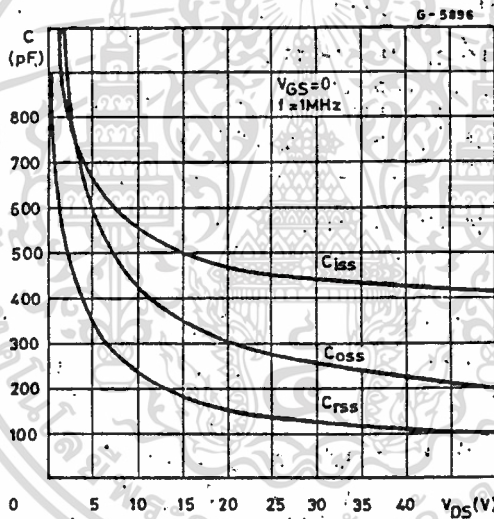


Fig. 13.6 ค่า Capacity อยู่ในรูปของ V_{DS}

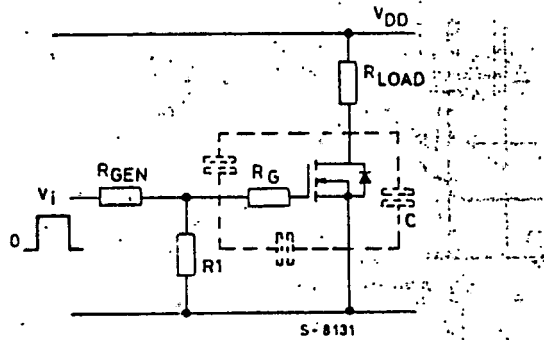


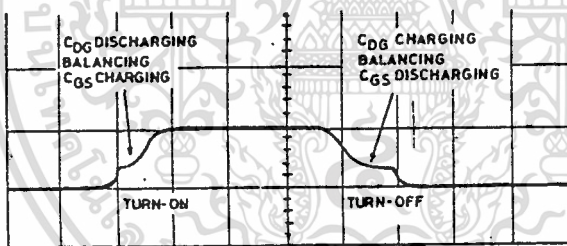
Fig. 13a รูปวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนค่า C_{iss} ในขณะ $t_{d(on)}$ และ $t_{d(off)}$

- ถ้าพิจารณาตาม Miller effect, C_{iss} จะไม่เปลี่ยนแปลงค่าในช่วง $t_{d(on)}$ และ $t_{d(off)}$ เพราะพิจารณาว่า C_{iss} เป็น function ของ C_{GD} ซึ่ง C_{GD} จะเปลี่ยนแปลงตาม V_{DS} เท่านั้น (See Fig. 13.6)

- แต่ถ้าพิจารณาตามกฎการ charging และ discharging ของวงจร RC ในระหว่างการเปลี่ยนแปลง OFF/ON หรือ ON/OFF ค่า C_{iss} จะเปลี่ยนแปลง นั่นหมายความว่า เมื่อ V_{DS} ลดลงในขณะ turn-on ค่า C_{GD} ก็เพิ่มขึ้น ทำให้เกิด Delay แรงดันเกต V_{GS} ที่เพิ่มค่าได้ช้าขึ้น ช่วงนี้เองที่ C_{iss} สามารถที่จะ absorb กระแสเกต และในช่วง Turn-off, C_{GS} จะ discharge กระแสให้ C_{GD} เป็นการ Balancing (See Fig 13.c)



5-8132
t: 0.5μs/div, I: 0.1A/div, V: 10V/div

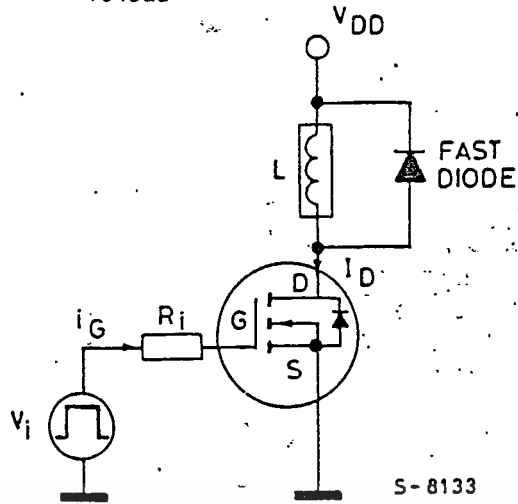
Fig. 13C คำอธิบายประกอบจากรูปที่ 5 แสดงการ discharge และ charge ของ C_{GD}

SWITCHING TIMES FOR INDUCTIVE LOADS

คุณสมบัติของ Power MOS สามารถที่จะ Switching ค่า Power สูงด้วยความเร็วสูง จึงนิยมที่จะนำไปควบคุมอุปกรณ์พวก Inductive loads เช่น Motor Control switching Power Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 18 - SGS POWER MOS with clamped inductive load

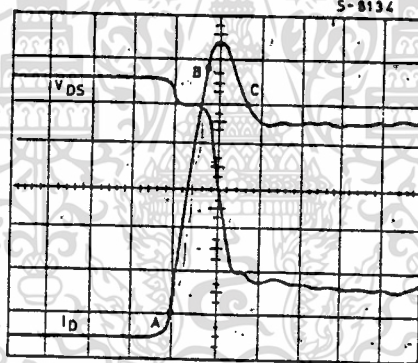


S-8133

TURN-ON

สภาวะที่กำลังเปลี่ยนจาก OFF/ON จาก FIG 19 จะพิจารณาเป็น 2

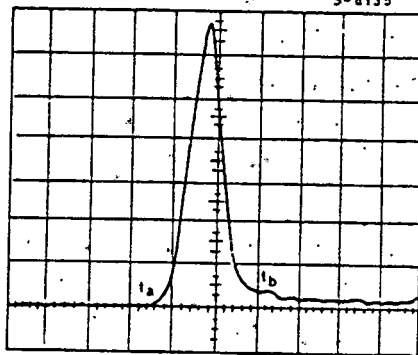
ช่วง



S-8134

t: 50ns/div, I: 1.2A/div, V: 40V/div, R=25Ω

Fig. 19 รูปคลื่นของกระแสและโวลที่เดจระหว่างเปิดสวิต



S-8135

t: 50ns/div, P: 200W/div, E: 67.5 μJ

เอกสารนี้เป็นเอกสารที่ Fig.20 ทรหลังงาน output ระหว่างเปิดสวิตซ์ นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ช่วง A-B MOS เริ่ม conduct และเกิด free-wheeling Diode ขึ้นระหว่าง junction Drane Source แต่ยังคงอยู่ในลักษณะ Reveise Biased, V_{ds} ยังไม่ลดค่าถึง $V_{ds(on)}$ ต่อมา Diode จะ Short ตัวเองในทันที ทำให้ I_D ผ่าน Junction Drain-Source ด้วยจำนวนมาก V_{ds} จะลดลงเป็น $V_{DS(on)}$ และจะตกคร่อมค่าเหนี่ยวนาแฝง (Parasitic inductive) L_D และ L_s ความเร็วในช่วง Transitions นี้ได้จาก $d \frac{I_D}{dt}$

- ช่วง B-C, (Fig-19)

เมื่อมอสเพทเปลี่ยนสภาวะมาถึงช่วงนี้ Free-Wheeling Diode ก็จะมี Reverse Biased อีกครั้ง แต่ Clamping Diode-Conduct, I_D ยังคงอยู่ในระหว่าง Transitions กระแสที่ผ่าน Clampina Diode จะมารวมอยู่ใน I_D ด้วย ทำให้มีลักษณะ Peak ขึ้นไป ขณะนี้ V_{DS} จะอยู่ในระดับ $V_{DS(on)}$

- ที่ curve $I_D - V_{ds}$ มีจุดตัดในระดับสูง เพราะ V_{ds} ถูก delay ไว้ในระหว่าง free-wheeling diode cut off (ชั่วขณะ)

Fig 20 เป็นกำลังงานที่ใช้ไปในระหว่าง Turn-On ถ้าจะให้กำลังงานนี้น้อยลงจะต้องปรับปรุง $d I_D/dt$ (ช่วง A-B) ให้เร็วขึ้น ส่วนในช่วง (B-C) ให้ปรับปรุง Reverse Biased ของ Free-Wheeling Diode

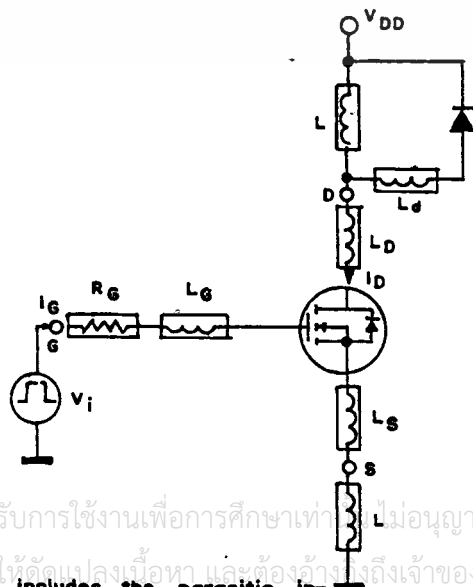


Fig. 21 Circuit which includes the parasitic inductances

Ld = Parasitic inductance ระหว่าง Clamping Diode กับ load

Lb = Parasitic inductance, ระหว่าง Drain-load

Lg = Parasitic inductance, ระหว่าง gate - วงจรขับเคลื่อน

Ls = Parasitic inductance, ระหว่าง source-Ground

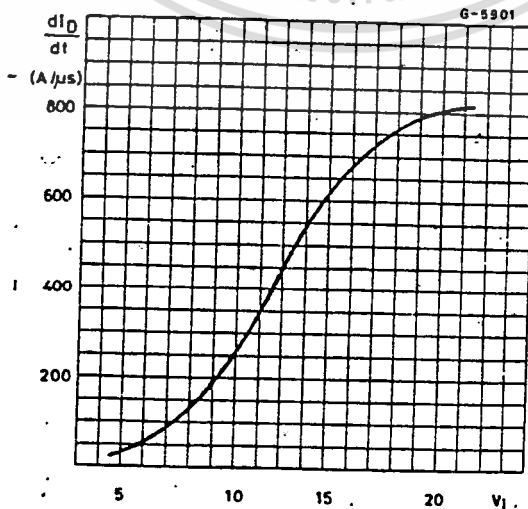
Input Loop = Vi = Ri [Ig + Lg dIg/dt + Vgs + Ls dId/dt] (B)

Ri = Resistance of the Driving circuit

ในขณะที่ ID กำลังเพิ่มขึ้น (Transition) term -Lg diG/dt เป็นศูนย์ได้เพราะระหว่างนี้กระแสจะเปลี่ยนน้อยมาก เมื่อ VGS ถึง Threshold Ig จะคงที่และ Vds คงที่ (Standard) จะได้ dId/dt ในช่วง (A-B) ให้อยู่ในลักษณะความสัมพันธ์กับด้าน Input

จาก (B) dId/dt = (Vi - (Ri Ig) - Vgs) / Ls

Fig. 22 - dId/dt as a function of Vi (RG=25Ω) for SGSP369



IMPROVING THE REVERSE RECOVERY OF THE DIODE

เป็นการปรับปรุง Curve ในช่วง (B-C) (See Fig. 19) ให้ค่า Peak ลดลง เกิดจากมีกระแสที่ผ่าน Clamping Diode เป็นเวลานานกว่ารวมกับ I_D จึงต้องใช้ Diode ให้ช่วงสวิตช์ Reverse Recovery Time (T_{rr}) สั้น ๆ ตามตัวอย่างในตาราง Fig. 23

DEVICE	V _{REVERSE}	I _{FORWARD}	t _{rr}	PACKAGE
SGS8R05-->20	50V/200V	8 A	35 ns	DO-220
SGS15R05-->20	50V/200V	15 A	35 ns	DO-220
SGS30R05-->20	50V/200V	30 A	35 ns	SOD- 93
SGS35R120	1200 V	35 A	100 ns	SOD- 93
SGS45R80	800 V	45 A	100 ns	SOD- 93
SGS60R40	400 V	60 A	100 ns	SOD- 93

Fig. 23 SGS Fast recovery diodes

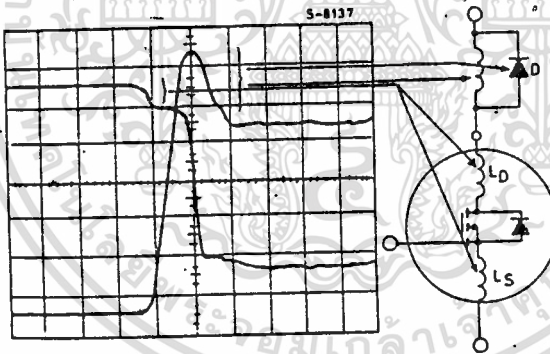


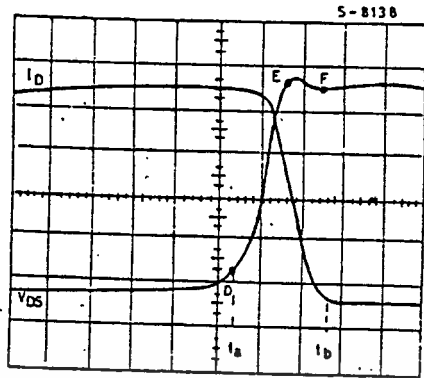
Fig 24 แสดงผลของส่วนประกอบของ inductance LD และ LS ของ diode ที่ต่อกันในรูปคลื่น V_{DS} และ I_D

TURN-OFF

- Initial conditions

1. $I_D \approx I_{load}$
2. $V_{DS} = V_{DS(on)} = R_{DS(on)} I_D$
3. $D_f = \text{Reverse biased}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับวงการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$t: 50\text{ns/div}$, $V: 40\text{V/div}$, $I: 1.2\text{A/div}$, $R_g=25\Omega$, $V_g=10\text{V}$

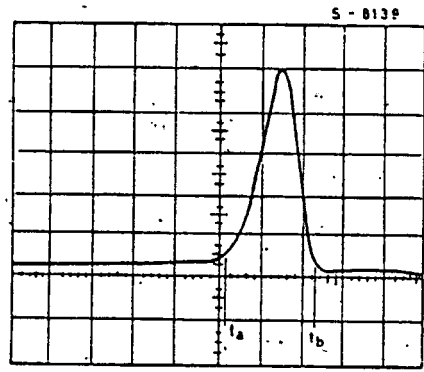
Fig 25 V_{ds} และ I_D ในระหว่างปิดสวิต

จาก FIG - 25 ; แบ่งเป็น 2 ช่วง

- ช่วง (D-E) - V_{ds} เพิ่มขึ้น
- $I_D = I_{load}$ (ยังคง constant.)
 - $D_r = \text{Reverse biased}$

- ช่วง (E-F)
- D_r เริ่ม Conduct, ยอมให้ I_{load} ผ่านตัวมัน, และ I_D จะเริ่มลดลง

Fig. 26 - Output Energy during turn-off phase.



$t: 50\text{ns/div}$, $P: 200\text{W/div}$, $E=70.6\mu\text{J}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 Fig 26 พลังงาน output ระหว่างปิดเฟส
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าจุดตัว V_{ds} กับ I_D ยังอยู่ในระดับสูงถึงแม้จะไม่มี Reverse Recovery ของ Diode ในระหว่าง turn-on, Miller Effect จะ delay- V_{ds} จนเกิด DF-Switch-on

Energy in Switching

ใน 1 Cycle, Power MOS จะต้องทำงานใน 4 สภาวะ

1. ON-STATE
2. OFF-STATE
3. TRANSITION ON-OFF
4. TRANSITION OFF-ON

ON-STATE

สภาวะที่ $R_{ds(on)}$ มีค่าต่ำสุด จะมีทางให้กระแสผ่านระหว่าง Drain-Source (channel) $R_{ds(on)}$ ยังมีส่วนสัมพันธ์กับอุณหภูมิโดยตรงอีกด้วย โดยดูจากความสัมพันธ์การใช้กำลังงาน

$$P_{D(on)} = R_{DS(on)} (T_j) I_D^2$$

$$(10) \text{---} = R_{DS(on)} [1 + (T_j - 25^\circ C)] I_D^2$$

= Positive coefficient

$$\alpha = 8 \times 10^{-3} / ^\circ C$$

จากสมการ (10) จะเห็นว่า ถ้าค่า $R_{ds(on)}$ มีค่ามาก การสูญเสียก็จะสูงตาม ดังนั้นทางผู้ผลิต Device จึงต้องหาทางแก้ไขขบวนการผลิตดังนี้

1. ปรับปรุงวัสดุใช้ทำฐาน chip และยึดติดกับ Case ให้แน่น
2. ควบคุม epitaxial growth ของ Drain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
3. ปรับปรุง Structure ให้อยู่ในระดับราบที่สุด
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

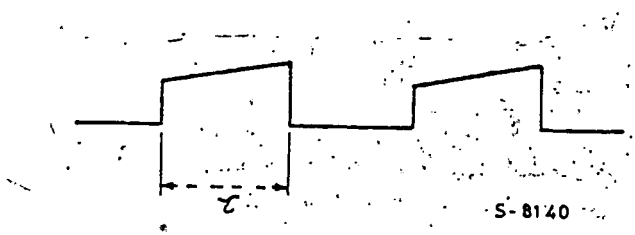


Fig 27 รูปคลื่น ID ระหว่างการทำงาน working cycle

- Slope ของ ID ในระหว่าง conduction กำหนดโดย

$$\frac{dID}{dt} = \frac{V_{D0}}{L} \quad (\text{See Fig-19})$$

- ใน 1. Cycle, พลังงาน lost Energy ได้จาก (x)

$$E_{on} = \int_0^{\tau} I_D^2(t) R_{ds(on)} dt \quad \text{--- (X)}$$

τ = Pulse width

เฉลี่ย I_D ระหว่าง t_1 และ t_2 ($t_1 - t_2 = \tau$) - ดู (FIG-27)

จาก (x)

$$E_{on} = R_{ds(on)} T_j \cdot I^2 \cdot \tau \quad \text{--- (Y)}$$

Fig-28, 29 และ 30 เป็นตัวอย่าง E_{on} ของแต่ละเบอร์ โดยให้แปรเปลี่ยนตาม I_D แต่ค่า τ จะกำหนดให้ 3 ค่าคือ $0.5 \mu s, 1 \mu s, 10 \mu s$

OFF STATE

เมื่อมอสเพทเป็น Switch off, V_{DS} จะเท่ากับ V_{DD} (See Fig 25) แต่ยังมีกระแส Drain รั่วไหลผ่านไปได้เป็นค่า I_{DSS} กำลังงานจะได้

$$E_o = V_{DD} \cdot I_{DSS} \cdot t_{off} \quad \text{--- (13)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้ค่าอยู่ในย่าน pico-joule โดยประมาณ ซึ่งก็มีค่าน้อยมาก จนไม่ต้องนำมาพิจารณา เมื่อไปเทียบกับ dissipated ในช่วง ON-STATE TRANSITIONS

ในช่วงที่ MOS กำลังเปลี่ยนสถานะ ดังนั้นค่า Power จึงขึ้นกับ function เวลาโดยตรง

$$P(t) = V_{DS}(t) \cdot I_P(t) \quad \text{---(14)}$$

INTEGRAL ---(14)

$$E = \int_{t_a}^{t_b} P(t) dt = \int_{t_a}^{t_b} v_{ds}(t) \cdot I_D(t) dt \quad \text{---(15)}$$

t_a เวลาเริ่มต้นของ Transition

t_b เวลาสิ้นสุดของ Transition

Fig 31 แสดงกำลังงานที่ใช้ไปใน ON-OFF Transitions ใน 1 Cycle โดยเปรียบเทียบกับ Gate Voltage ในระยะเริ่มต้นที่ V_G ไม่ถึงค่า Threshold จะเห็นว่า กำลังงานที่ใช้ไปจะสูง จนกระทั่งเมื่อ V_G มีค่ามากกว่า Threshold ระดับกำลังงานก็จะต่ำลงทันที

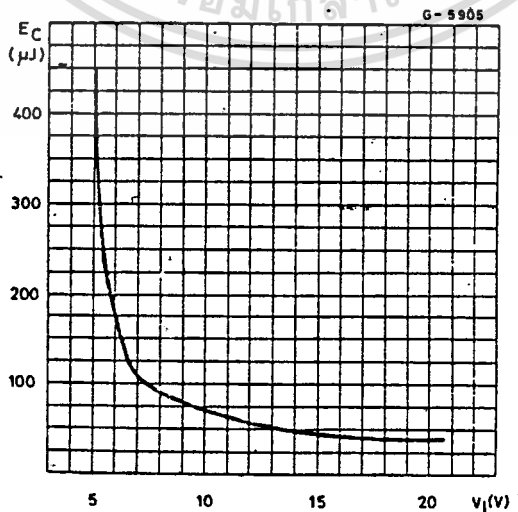


Fig 31 ค่าของพลังงานที่สูญเสียไปต่อ Cycle อยู่ในรูปของ Gate Voltage การคำนวณว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณค่ากำลังที่ใช้ใน 1. Cycle:

$$E_{TOT} = E_{on} + E_{OFF/ON} + E_{ON/OFF} + E_p + E_{off} \quad (15)$$

E_{TOT} - กำลังงานที่ใช้ทั้งหมดใน 1. cycle

E_{on} - กำลังงานที่ใช้ช่วง ON state

E_{OFF} - กำลังงานที่ใช้ OFF state \approx Picojoule

$E_{OFF/ON}$ - กำลังงานที่ใช้ Turn-on

$E_{ON/OFF}$ - กำลังงานที่ใช้ Drive circuit

E_p - กำลังงานที่ใช้โดย Drive ckt \approx nano joule

E_{off}, E_p - ไม่ต้องนำพิจารณาก็ได้ มีค่าน้อยมาก เขียน (16) ใหม่ได้

$$E_{TOT} = E_{on} + E_{OFF/ON} + E_{ON/OFF} \quad (17)$$

ทั้ง 3 Terms นี้จะขึ้นกับเงื่อนไขการทำงานที่ตั้งไว้ Duty Cycle, V_{DD} , I_D

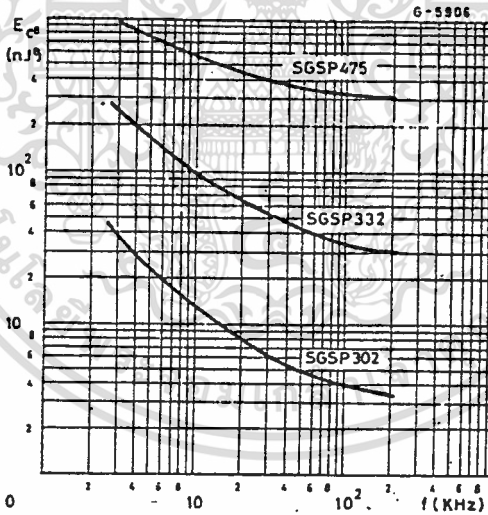


Fig 32 พลังงานที่สูญเสียไปทั้งหมดต่อ Cycle อยู่ในรูปของความถี่ โดยกำหนดค่าคงที่ของ Duty Cycle 50%

$$V_{DD} = \frac{.1}{2 BV_{DSS}}$$

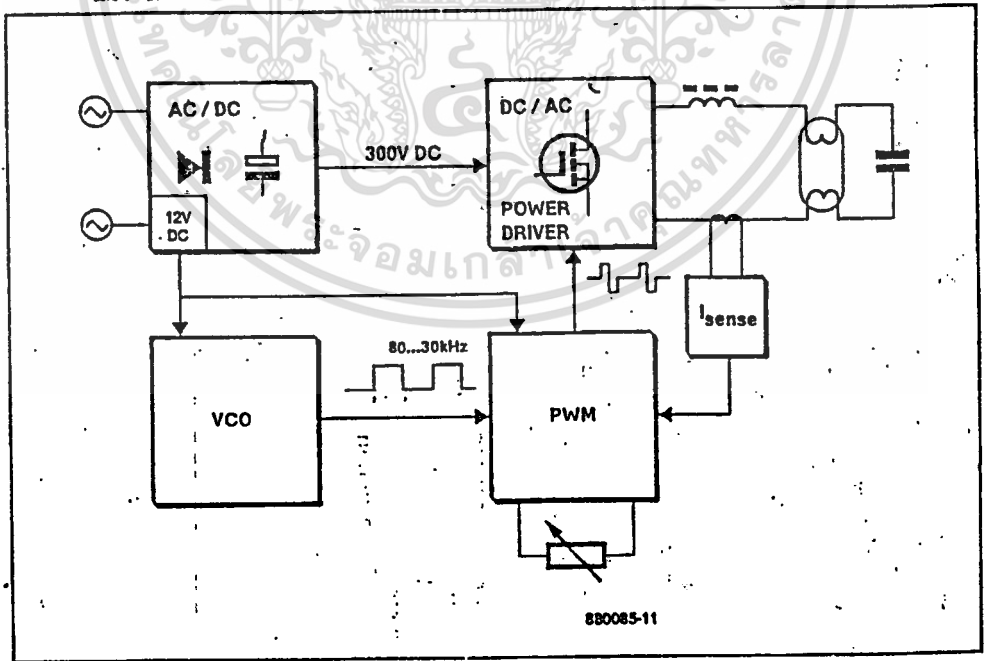
$$I_D = \frac{3}{4 I_{Dmax}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 Duty Cycle 50%
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

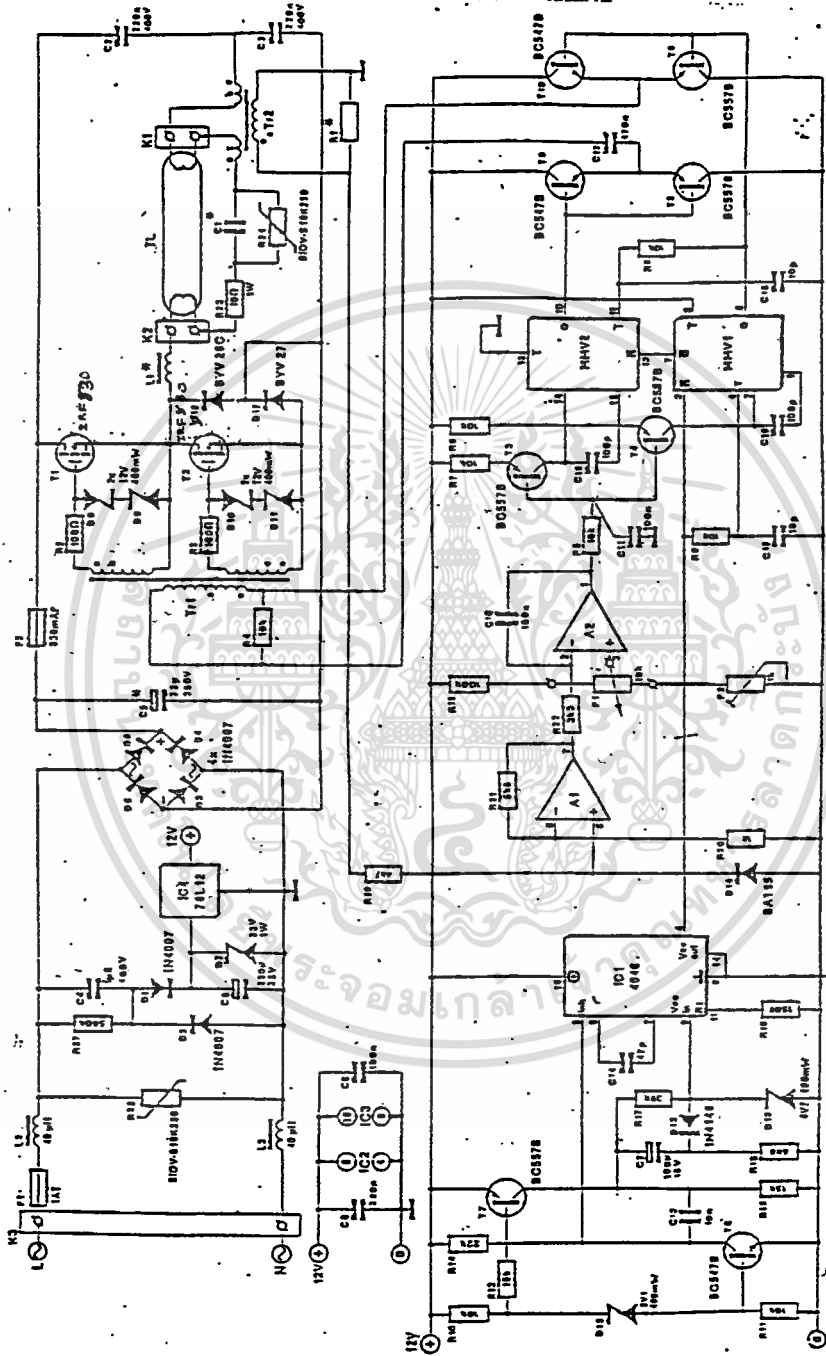
การออกแบบวงจร

ในบทที่ 2 เราได้กล่าวถึงทฤษฎีและหลักการทางานควบคุมหลอดฟลูออเรสเซนต์โดยใช้ความถี่สูง (HF Operated of Fluorescent Lamps) โครงการนี้ใช้หลักการดังกล่าวเป็นพื้นฐานสำหรับออกแบบอุปกรณ์ในส่วนต่าง ๆ ของวงจรใช้งานจริง เนื้อหาในบทนี้จะกล่าวถึงวงจรใช้งานและรายละเอียดการออกแบบวงจรส่วนต่าง ๆ อันได้แก่ วงจร Power Supply วงจร Power Switching วงจร Voltage Control Oscillator วงจร Pulse Width Modulator วงจร Sensing วงจรควบคุมการทางานของหลอดฟลูออเรสเซนต์ ซึ่งแยกเป็น Block Diagram แสดงได้ดังรูป 3.1 และวงจรการใช้งานจริงแสดงในรูป 3.2



รูป 3.1 แสดง Block Diagram การทางานของ HF Operated

Fluorescent Lamps เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอาจารย์และบุคลากรที่ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

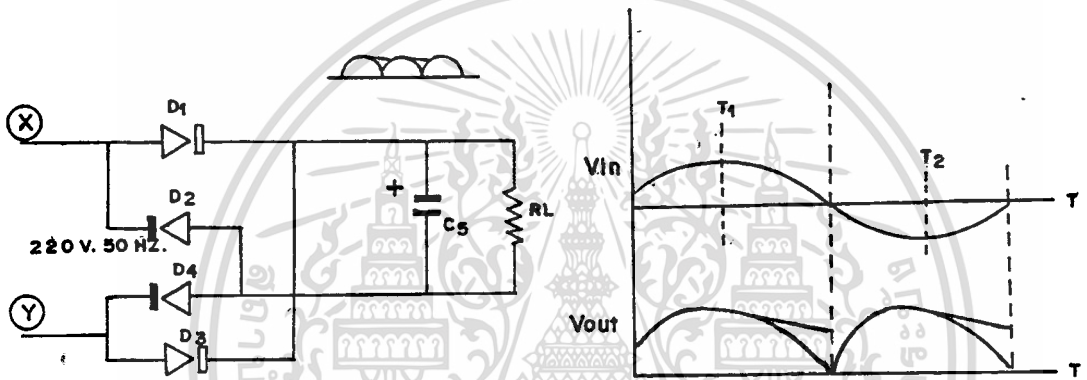


รูปที่ 3.2 แสดงวงจรการทำงานของ HF Operated Fluorescent Lamps
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

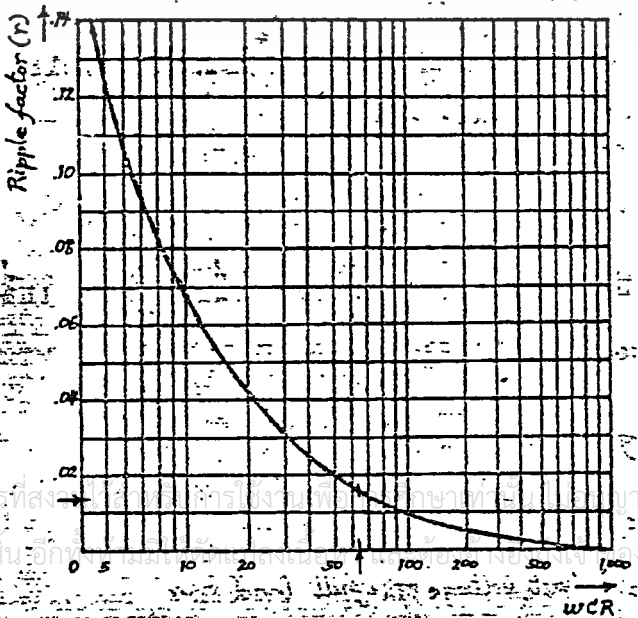
3.1 การออกแบบวงจร Power Supply

การออกแบบวงจร Power Supply เป็นการออกแบบเพื่อแปลง สัญญาณไฟกระแสตรงมีความต้องการเป็น 2 ส่วน ดังนี้

3.1.1 Rectify เป็นไฟแรงสูงกระแสตรง 300 โวลท์



ช่วง T_1 , ① เป็นศักย์บวกเทียบกับ ② i_{ic} ผ่าน D_1 โดยถูก C_s Charge และ discharge ผ่าน Load ออกจาก DC-Loop ทาง D_4 ช่วง T_2 , ③ เป็นศักย์ลบเทียบกับ ④ i_{ic} จะถูก C_s Charge ผ่าน D_3 และ Discharge ผ่าน load และ D_2 ออก DC - loop ไปที่ ⑤



$$V_{out} = 220 \sqrt{2}$$

$$= 311 \text{ V}$$

$$\text{DC COMPONENT} = 300 \text{ V}$$

เลือก Ripple voltage ตกคร่อม $RL \approx 5 V_{rms}$

$$\text{Ripple Factor} = 5/300 = 0.0166$$

เทียบกับตาราง WCR ที่ Ripple Factor = 0.0166 ได้ $WCR \approx 65$

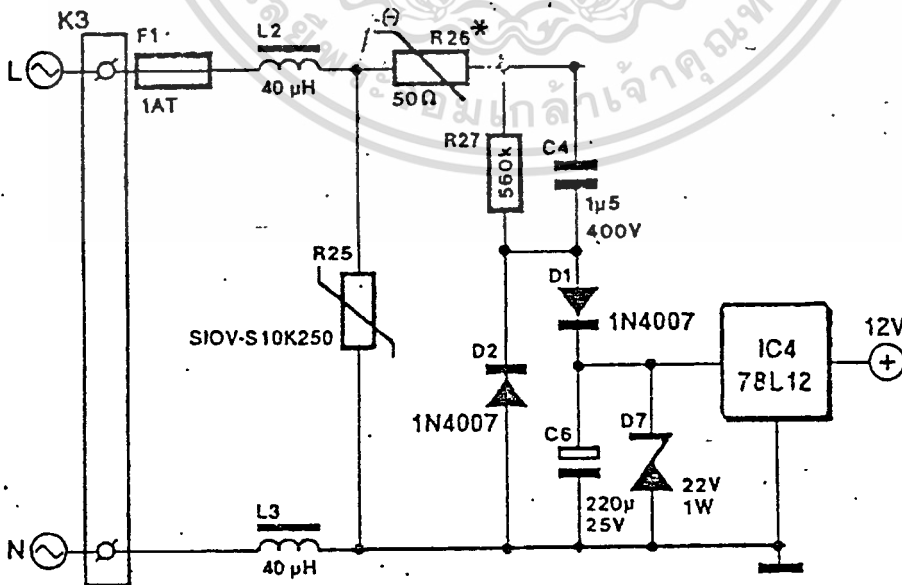
$$\therefore C_5 = WCR/WRL$$

$$= 65 / 2\pi \times 100 \text{ Hz} \times 4.5 \text{ K} = 22 \mu\text{F}$$

Ripple Voltage $5 V_{rms}$ 100 Hz ไม่มีผลต่อการทำงานของวงจร
ย่านความถี่สูง 30 KHz ~ 80 KHz และมี DC-COMPONENT สูงถึง 300 V.,
ค่า C_5 ขนาด 22 F 350 V. จึงเพียงพอที่จะนำมาใช้ในวงจรนี้ได้

3.1.2 Rectify เป็นไฟแรงต่ำ 12 VDC

ในส่วนของ Power Supply 12 VDC นี้ไม่ใช้หม้อแปลง
เป็นตัวลดแรงดันลงต่ำก่อนแต่ใช้ Resistor, Capacitor เป็นตัวลดและใช้
IC เป็นตัวแปลงสัญญาณไฟ ดังแสดงวงจรใช้งาน ในรูป 3.4



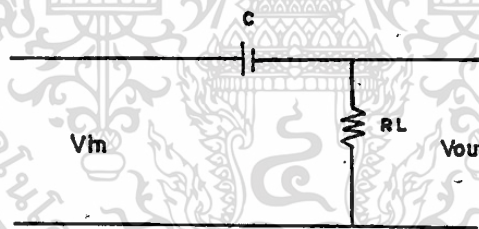
พิจารณา รูปที่ 3.4 จะเห็นว่าเมื่อสัญญาณไฟกระแสสลับ 220 V ตกร่วม R27 , C4 แรงดันระหว่างจุด 1 , 2 จะแปรไปตามขนาดของ C4 .สามารถแสดงในเชิงคณิตศาสตร์ ได้ดังนี้

$$\text{จาก Reactance } X_c = 1/2\pi fC \text{ -----3.1}$$

เมื่อ 2π เป็นค่าคงที่, f เป็นค่าความถี่ที่ 50 Hz., C เป็นค่าของ Capacitor

$$\text{จะได้ว่า } X_c \propto 1/C \text{ -----3.2}$$

เพื่อให้เข้าใจง่ายแปลงเป็นวงจรง่าย ๆ ได้เป็นดังรูป 3.5



รูปที่ 3.5 แสดงวงจร R,C เพื่อลดแรงดันไฟฟ้า

พิจารณาจากรูป 3.5 จะเห็นว่า

$$E_{in} = E_xc + E_{RL} \text{ -----3.3}$$

$$\text{โดยที่ } E_{out} = E_{RL} \text{ -----3.4}$$

จากสมการ 3.2 $X_C \propto 1/C$ จะได้ว่า
ถ้าค่า C มากก็จะทำให้ Voltage ตกคร่อม RL มาก
ถ้าค่า C น้อยก็ทำให้ Voltage ตกคร่อม RL น้อย

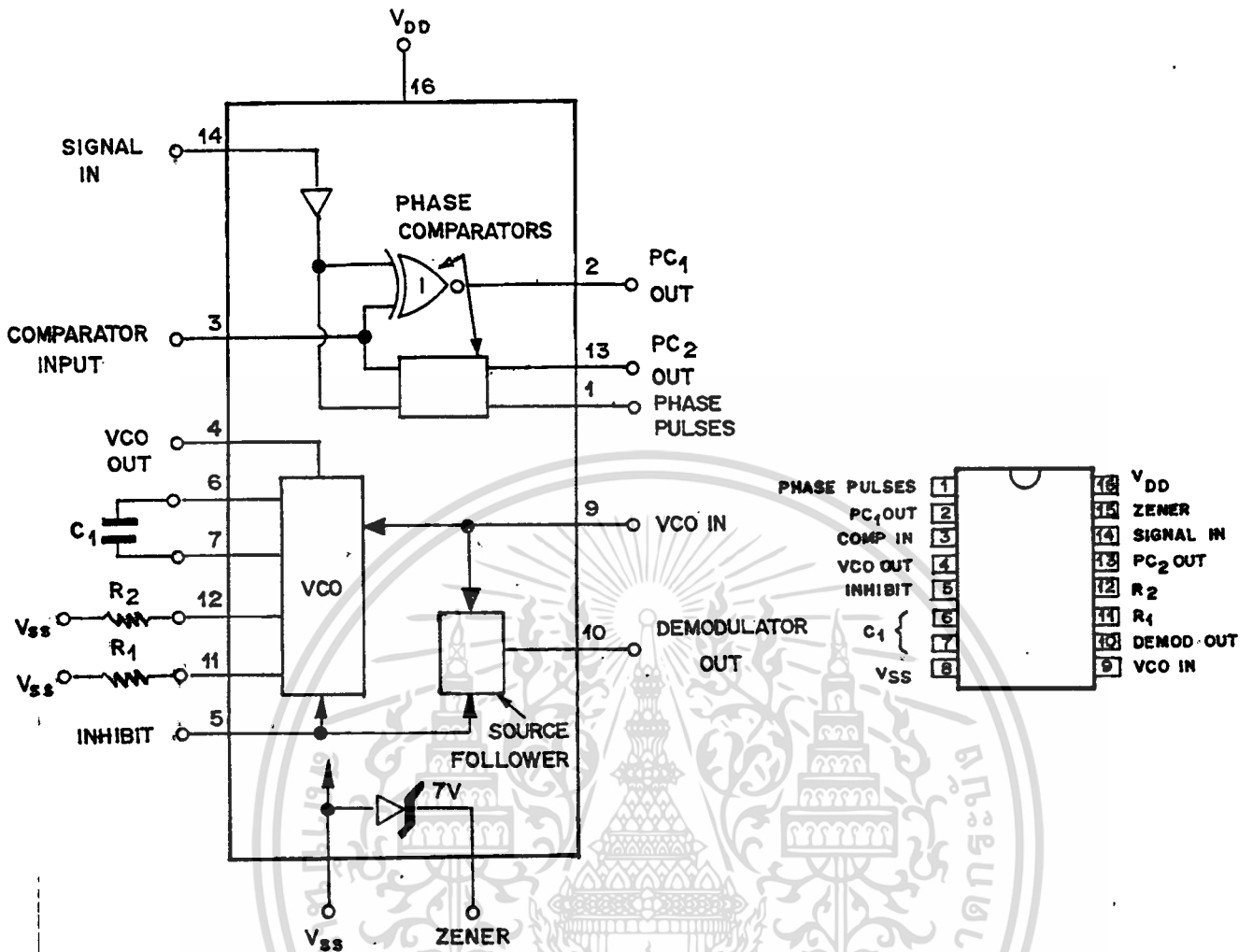
จากหลักการนี้จะทำให้มีผลต่อแรงดันไฟฟ้าที่บ่อนเข้ามีแรงดันลดลงตามค่า C ที่ใช้ทำให้ไม่ต้องใช้ Transformer แต่วิธีการนี้มีข้อเสียอยู่ที่การจ่ายกระแสไฟได้ไม่สูง เพราะกระแสที่ไหลผ่าน C มีค่าจำกัด

จากรูปวงจรที่ 3.4 เมื่อ C_4 ทำการลดแรงดันไฟลงแล้ว Diode จะเป็นตัวแปลงไฟกระแสสลับเป็นไฟกระแสตรง และใช้ C_6 เป็น Filter ได้ไฟกระแสตรงตกคร่อมที่ Zener Diode D_7 ทำหน้าที่เป็นตัว Limit Voltage ก่อนเข้า IC_4 Break down Voltage ที่ 22 V. ที่ตัว IC_4 เป็น Regulator 12 VDC จึงทำให้ Output มี Voltage 12 VDC เพื่อเป็น Supply จ่ายให้วงจรส่วนอื่น คือวงจร Voltage Control Oscillator วงจร Pulse Width Modulator และวงจร Sensing ทำงานต่อไป

3.2 การออกแบบวงจร Voltage Controlled Oscillator (VCO)

VCO เป็นวงจรส่วนหนึ่งของ Phase locked loop ซึ่งไอซีที่ใช้จำนวนมากอย่างแรกหลาย คือ ไอซีเบอร์ 4046B จึงขอกล่าวถึงโครงสร้างภายในของ ไอซี Phase locked loop CMOS เบอร์ 4046B เพื่อให้เข้าใจหลักการทํางานของวงจร

โครงสร้างภายในของ ไอซี เบอร์ 4046B ส่วนประกอบและตำแหน่งขาของไอซีแสดงดังรูปที่ 3.6 ข้างล่างนี้



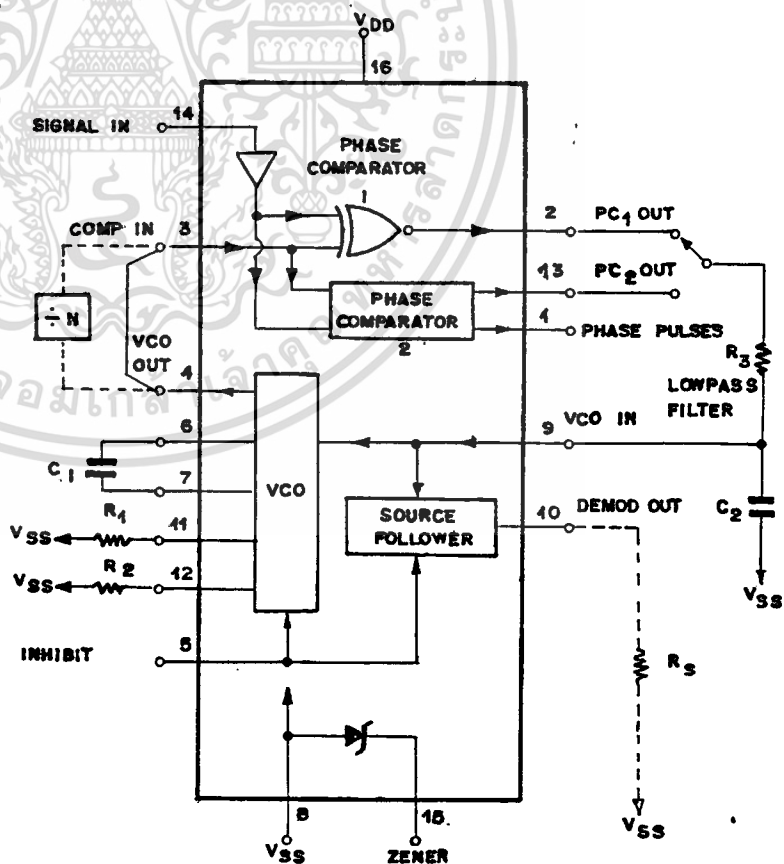
รูปที่ 3.6 แสดงรายละเอียดภายในและการจัดขาของ 4046B

จากรูป 3.6 จะเห็นว่า ไอซี 4046B ประกอบด้วย วงจรเปรียบเทียบเฟส (Phase Comparator) 1 คู่ ซีเนอร์ไดโอด 1 ตัวและภาคกำเนิดความถี่ควบคุมด้วยแรงดัน หรือ Voltage Controlled Oscillator (VCO) 1 ชุด ส่วนประกอบเหล่านี้ จะแยกเป็นอิสระจากกัน ในส่วนของภาค VCO เป็นส่วนที่สามารถตัดแปลงใช้งานได้มากมาย เช่น ดึงกำลังงานต่ำอย่างมากซึ่งอาจจะลดลงได้อีก โดยการกั้นสัญญาณ input การตั้งความถี่ กระทำได้ด้วยคววมต้านทาน (R) และคาปาซิเตอร์ (C) อย่างละตัวเดียว ค่า Duty Cycle 50% ฟรีควนซีโมคูละชัน มีความเป็นลิเนียร์ สามารถจะปรับความถี่ได้ และปรับได้สูงสุดถึง 1.3 MHz ที่สวิตช์ไอซี 4046B มีราคาถูกเมื่อเทียบกับวงจร

เอกสภาคกำเนิดความถี่ควบคุมด้วยแรงดันอื่น ๆ การศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรภาค VCO นี้ กำหนดให้รูปคลื่นสี่เหลี่ยมที่สมมาตร ในการใช้งานขา 5 ของไอซี เป็นขา Inhibit จะเป็นตัวควบคุมให้ VCO ทำงาน คือถ้าขา 5 มีสภาวะลอจิกเป็น "1" ภาค VCO จะไม่ทำงาน แต่ถ้ามีสภาวะลอจิกเป็น "0" ภาค VCO จะทำงานตามปกติ แรงดันไฟฟ้าที่ ไอซีนี้ยังทำงานอยู่ได้ อยู่ในช่วง ระหว่าง 3 - 18 โวลท์

สำหรับการใช้งานแบบ Phase Locked Loop (PLL) นั้นขา Output ของ VCO ขาที่ 4 จะต่อเข้ากับขา Input ของวงจรเปรียบเทียบขาที่ 3 และขา Output ของวงจรเปรียบเทียบ ต่อไปยังวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) สัญญาณที่กรองเรียบร้อยแล้ว ถูกป้อนกลับมาที่ขา Input ของ VCO. ขาที่ 9 เพื่อควบคุมความถี่ของ VCO จะเห็นว่างจร Phase Locked Loop (PLL) นี้ต่อครบเป็นลูป (Loop) ดังวงจรในรูปที่ 3.7 ซึ่งวงจร PLL นี้ใช้สำหรับตรวจกับความถี่ของสัญญาณที่เข้ามาซึ่ง ขาที่ 14 ของไอซี รายละเอียดส่วนนี้ไม่ขอกล่าวในที่นี้



รูปที่ 3.7 การต่อวงจรเพื่อใช้งานแบบเฟสล็อกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากที่กล่าวมาแล้วจะเห็นว่าหัวใจของวงจร PLL คือวงจรภาค VCO สำหรับในไอซี 4046B ความถี่ OUTPUT ภาค VCO สามารถคำนวณได้จากสูตร ดังนี้

$$f = \frac{K \cdot [(VCO_{in} - 1.65)/R_1 + (V_{DD} - 1.35)/R_2]}{(C_1 + 32) (V_{DD} + 1.6)}$$

เมื่อ f คือค่าความถี่ Output ที่มีหน่วยเป็น MHz

V_{DD} มีค่าเป็น $5.0 \leq V_{DD} \leq 15.0$ โวลต์

VCO_{in} มีค่าเป็น $1.65 \leq VCO_{in} \leq -1.35$

R_1 มีค่าเป็น $R_1 > 0.005 \text{ M}\Omega$

R_2 มีค่าเป็น $R_2 < 10 \text{ M}\Omega$

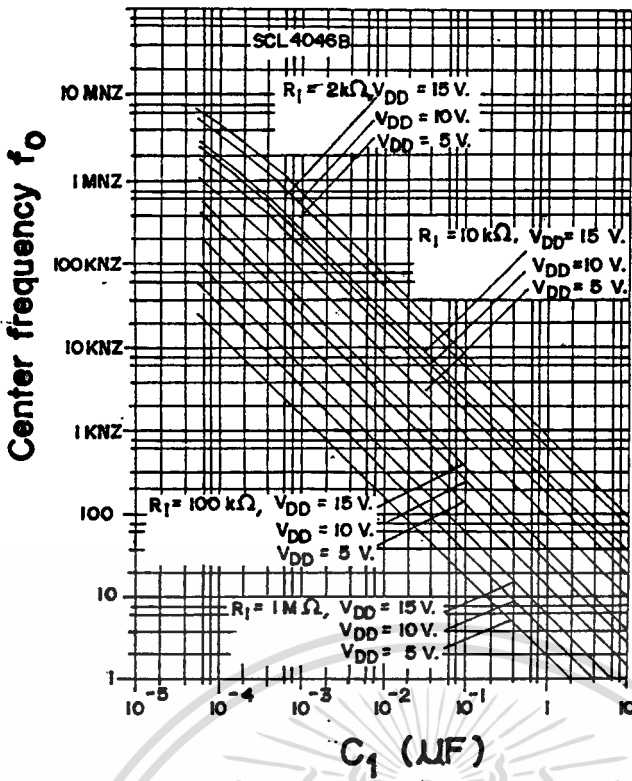
C_1 มีค่าเป็น $C_1 > 50 \text{ pF}$

$K = 0.65$ เมื่อ $V_{DD} = 5$ โวลต์

$K = 0.95$ เมื่อ $V_{DD} = 10$ โวลต์

$K = 1.08$ เมื่อ $V_{DD} = 15$ โวลต์

เราสามารถปรับค่า VCO_{in} เริ่มต้นจาก 0 โวลต์ ถึง V_{DD} โดยไม่เกิดความเสียหาย อย่างไรก็ตามไอซีอาจพังหรือเสียได้ถ้าหาก R_1 หรือ R_2 มีค่าน้อยกว่า 500Ω การหาค่าความถี่ Output ภาค VCO อาจหาได้จากกราฟดังแสดงในรูป 3.7



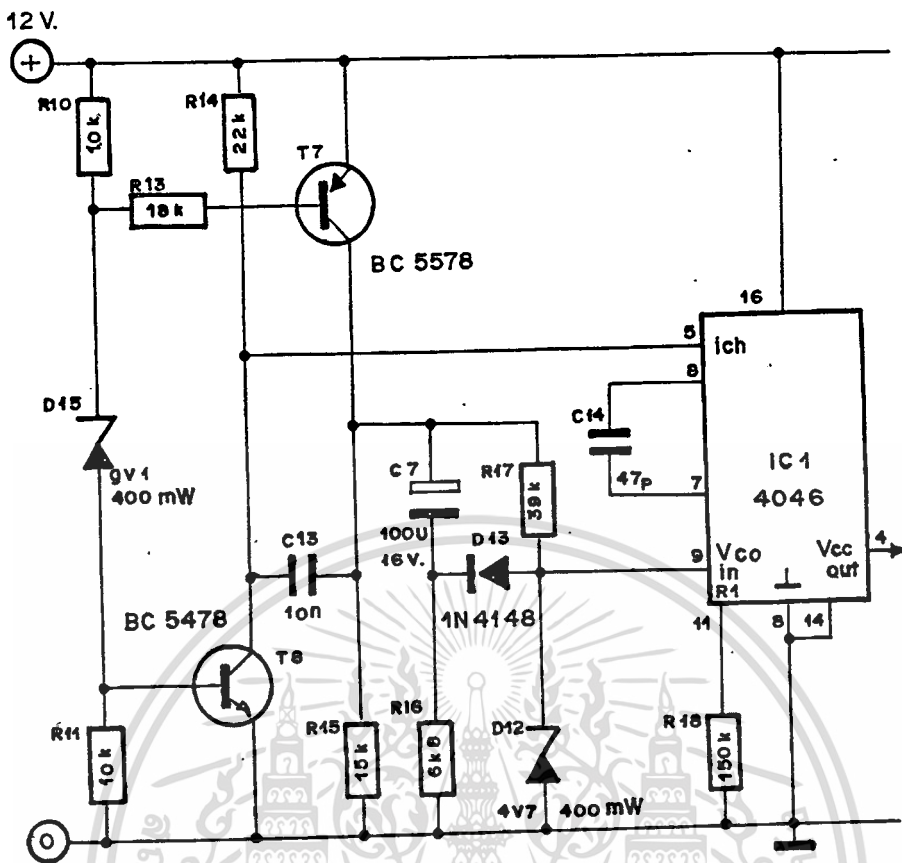
รูปที่ 3.7 กราฟแสดงความสัมพันธ์ของความถี่เอาต์พุตกับค่าของ R_1 และ C_1

จากรูป 3.7 เป็นกราฟแสดงความสัมพันธ์ของความถี่ของ VCO กับค่า R_1 และ C_1 เมื่อแรงดัน VCO_{in} ที่ขา 9 เป็นครึ่งหนึ่งของแรงดันไฟเลี้ยง ($V_{DD}/2$) จากความสัมพันธ์ในกราฟรูป 3.7 จะเห็นว่า เมื่อ R_1 และ C_1 มีค่าน้อยลง จะทำให้ได้ความถี่สูงขึ้น และถ้าแรงดันที่ขา 9 เพิ่มมากขึ้น ความถี่จะสูงขึ้น จากกราฟนี้เองเราสามารถคำนวณหาค่า แรงดัน VCO_{in} ที่ขา 9 ค่าความต้านทาน R_1 และค่าตัวเก็บประจุ C_1 เพื่อให้ได้ค่าความถี่ Output ของ VCO ได้ตามที่เรต้องการ และจะมีการ Offset ความถี่ได้โดยใช้ R_1 และ R_2 ได้ตามต้องการคือ R_1 จะ Offset ที่ความถี่ต่ำสุดของ VCO ที่จะผลิตได้ R_2 จะ Offset ที่ความถี่สูงสุดของ VCO ที่จะผลิตได้ จึงนำเอาค่า R_1, R_2 มาใช้งานรวมกันได้ Band Width ของความถี่ Output ของ VCO ผลิตได้ระหว่าง Min. frequency ถึง Max. frequency ซึ่งค่าความถี่นี้จะเกิดขึ้นได้เมื่อถ้าแรงดัน VCO_{in} มีค่าเป็นศูนย์ หรือใกล้เป็นศูนย์ ก็จะได้ความถี่ต่ำสุดที่ VCO ผลิตได้ แต่ถ้าแรงดันไฟที่ VCO_{in} มีค่ามากที่สุด ก็จะได้ความถี่สูงสุดที่ VCO ผลิตได้ โดยจะกำหนดได้ด้วย R_1, R_2

ในการใช้งาน ไอซี 4046B ภาค VCO สำหรับ HF Operated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่อาคารศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
Fluorescent Lamps นี้ วงจรการใช้งานแสดงดังรูปที่ 3.8

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



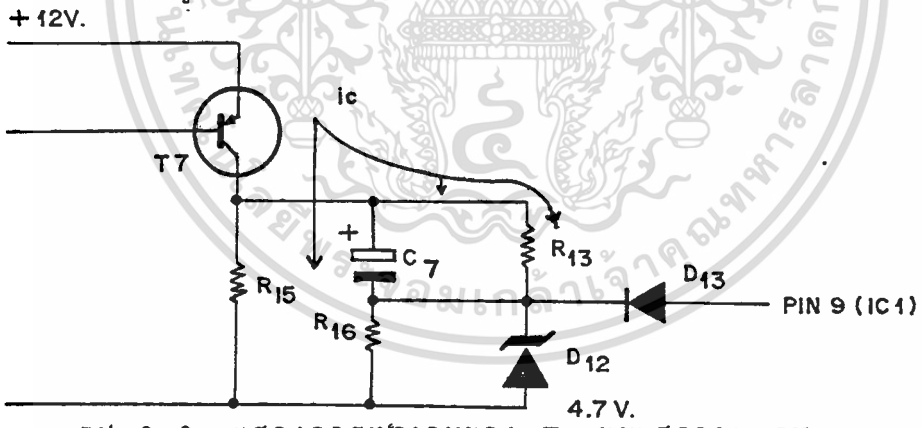
รูป 3.8 แสดงวงจรภาค VCO

พิจารณารูปที่ 3.8 การทำงานของวงจรเริ่มจาก ทรานซิสเตอร์ T7, T8 จะเป็นตัวกำเนิดสัญญาณ Control ใต้แก่ IC1 เบอร์ 4046B โดย T8 จะเป็นตัว Inhibit ใต้แก่ IC1 คือเมื่อ T8 มีสภาวะ "ON" จะได้แรงดันที่ขา 5 ของ IC1 เป็น 0 โวลต์ จะทำให้ IC1 ทำงานได้ และที่ขา 9 จะมีคาปาซิเตอร์ C7 รีซิสเตอร์ R16, R17 ไอโอด D13 ทำหน้าที่เหมือนกับเป็น Low Pass Filter เมื่อ T7 มีสภาวะ "ON" จะจ่ายไฟซาร์ท C7 ทำให้มีแรงดันคร่อม R16 และซีเนอร์ไดโอด D12 เป็นตัวควบคุมแรงดันไฟเพื่อกำหนดเกิน 4.7 โวลต์ โดยขณะ T7 เริ่ม ON จะมีการไหลผ่าน R17, D12 ซึ่ง D12 จะจำกัดแรงดันไม่เกิน 4.7 โวลต์ เป็นแรงดันบ่อนที่ขา 9 ของ IC1 ความถี่ Output ของ IC1 ผลิตได้เริ่มต้นจะขึ้นอยู่กับค่า R18, C14 จะได้ค่าประมาณ

70~80 KHz ขณะแรงดัน Input ที่ขา 9 ของ IC1 มีค่า 4.7 โวลต์
 เอกสารนี้ใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นแรงดันที่คร่อม D_{12} จะลดลงเนื่องจากแรงดันจะ drop ผ่าน ไอโอด D_{13} ทำให้แรงดันที่ขา 9 ของ IC_1 ลดลง เป็นผลให้ความถี่ Output ของ IC_1 ลดลงมีค่าประมาณ 50 KHz เมื่อ C_7 เริ่ม Discharge ใหม่ออกมา ผ่าน R_{16} ทำให้กระแสที่ไหลผ่าน R_{17} จะไหลผ่าน D_{13} ไปที่ R_{16} มากขึ้น ทำให้แรงดันที่ขา 9 ของ IC_1 มีแรงดันลดลงอีกเป็นผลให้ความถี่ Output ของ IC_1 ลดลงอีก เหลือประมาณ 30 KHz คงที่ตลอดไปซึ่งค่าความถี่นี้เป็นความถี่ใช้ทำงานของวงจรทำงาน HF Operation of Fluorescent Lamps เวลาในการเริ่มต้นความถี่จาก 80 KHz ถึง 30 KHz ใช้เวลาประมาณ 2วินาที สัญญาณความถี่ Output ที่กล่าวมาแล้วนี้จะออกที่ขา 4 ของ IC_1 เพื่อส่งสัญญาณไปห้วงจากภาค PWM เพื่อทำการ Drive และ Control ภาค Power Switching ต่อไป

การทำงานช่วงเปลี่ยนแปลงความถี่จาก 80 KHz ถึง 30 KHz ซึ่งขึ้นอยู่กับแรงดัน input ขาที่ 9 ของ IC_1 ซึ่งหลักการลดแรงดัน input ดังกล่าว มีขั้นตอนดังแสดงในรูปที่ 3.9

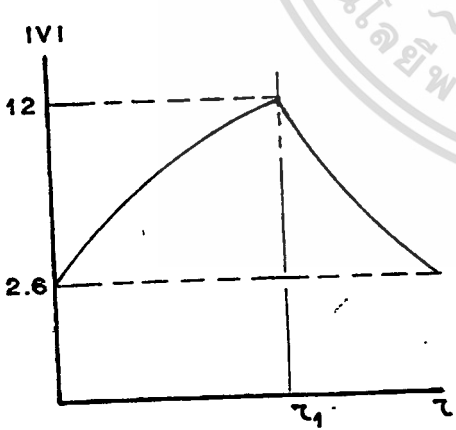
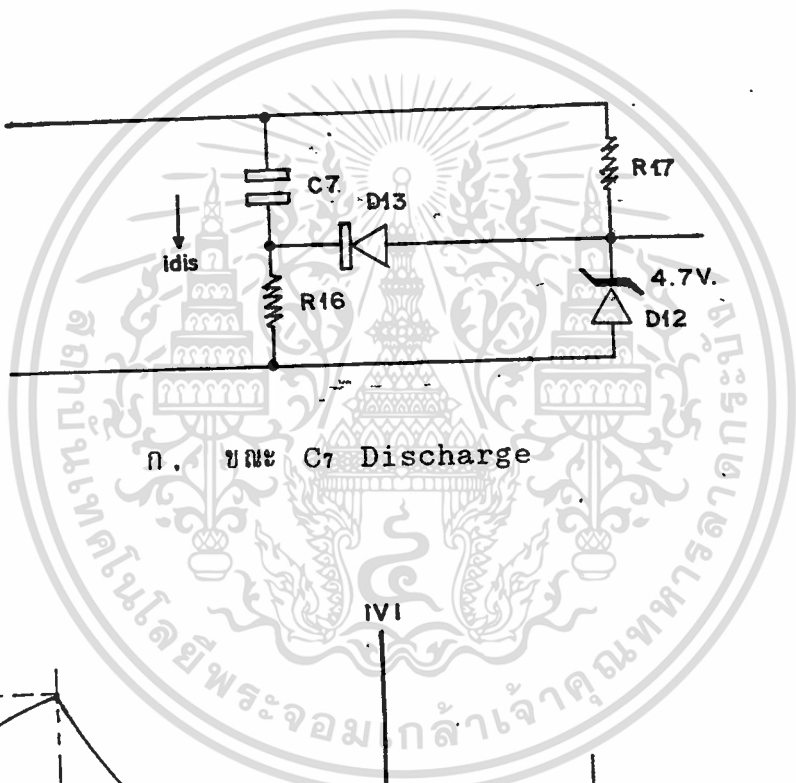


รูป 3.9 แสดงการทำงานของ T_7 ขณะสภาวะ ON

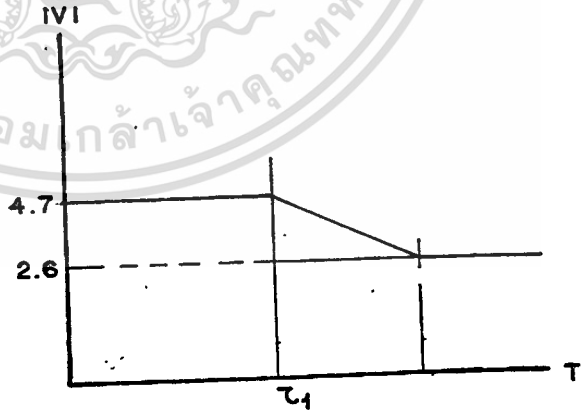
จากรูป 3.9 เมื่อ T_7 ON จะมีกระแสไหลผ่าน T_7 จากขา E มาที่ขา C ทำให้แรงดันคร่อม R_{15} มีค่าประมาณ 12 โวลต์ และกระแสจะทำการ Charge C_7 ทำให้เกิดแรงดันคร่อม R_{16} มีค่า 12 โวลต์ และกระแสไหลผ่าน R_{17} ทำให้ D_{12} จะจำกัดแรงดันที่ 4.7 โวลต์ จึงทำให้เกิดแรงดัน Input ที่ขา 9 ของ IC_1 เป็น 4.7 โวลต์ จึงทำให้เกิดแรงดัน Input ที่ขา 9 ของ

IC_1 เป็น 4.7 โวลต์ ซึ่งเป็นผลให้ IC_1 ที่ผลิตความถี่ขณะนั้นมีค่าประมาณ 70-80 KHz การคำนวณค่าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อมาเมื่อ C7 เริ่ม Discharge ออกมาผ่าน R16 ทำให้แรงดันคร่อม R16 ลดลงเข้าใกล้ 0 โวลต์ ในขณะที่แรงดันคร่อม D12 เป็น 4.7 โวลต์ จึงทำให้จุด 2 จุดนี้มีค่าความต่างของแรงดันไฟฟ้าที่มีกระแสไหลผ่าน D13 เมื่อแรงดันคร่อม R16 ลดลงค่าก็จะมีผลทำให้แรงดันที่คร่อม D12 ลดลงเรื่อย ๆ ดังแสดงในรูปที่ 3.10



ข. แรงดันคร่อม C7



ค. แรงดันคร่อม D12

รูป 3.10 กราฟแสดงแรงดันตกคร่อม R16, D12 เนื่องจาก C7 Discharge

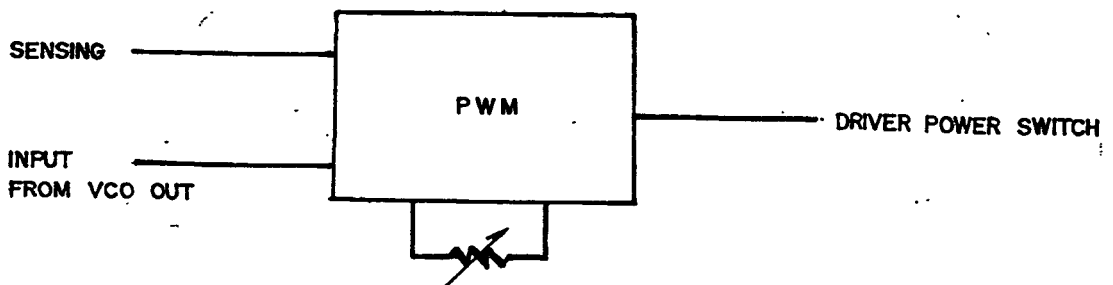
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าเมื่อแรงดันระหว่าง D_{13} แตกต่างกันจึงทำให้ D_{13} มีกระแสไหลผ่านแรงดันคร่อม 0.6 โวลต์ ทำให้แรงดันคร่อม D_{12} มีค่าเท่ากับ $V_{R16} + V_{D13}$ โวลต์ แรงดัน V_{R16} จะลดลงจาก 12 โวลต์ เมื่อ C_7 เริ่ม Discharge ดังแสดงในรูป 3.10

จากรูป 3.10 ที่แสดงแรงดันตกคร่อม $R_{16} + D_{12}$ จะเห็นได้ว่าค่าแรงดันต่ำสุดที่ขา 9 ของ IC_1 คือ 2.6 โวลต์ ซึ่งผลิตความถี่ต่ำสุดมีค่าประมาณ 30 KHz คงที่ในขณะที่หลอดไฟสว่างแล้ว ความถี่ Output ของภาค VCO ผลิตนี้จะส่งไปยังภาค Pulse Width Modulator เพื่อทำงานตามขั้นตอนต่อไป

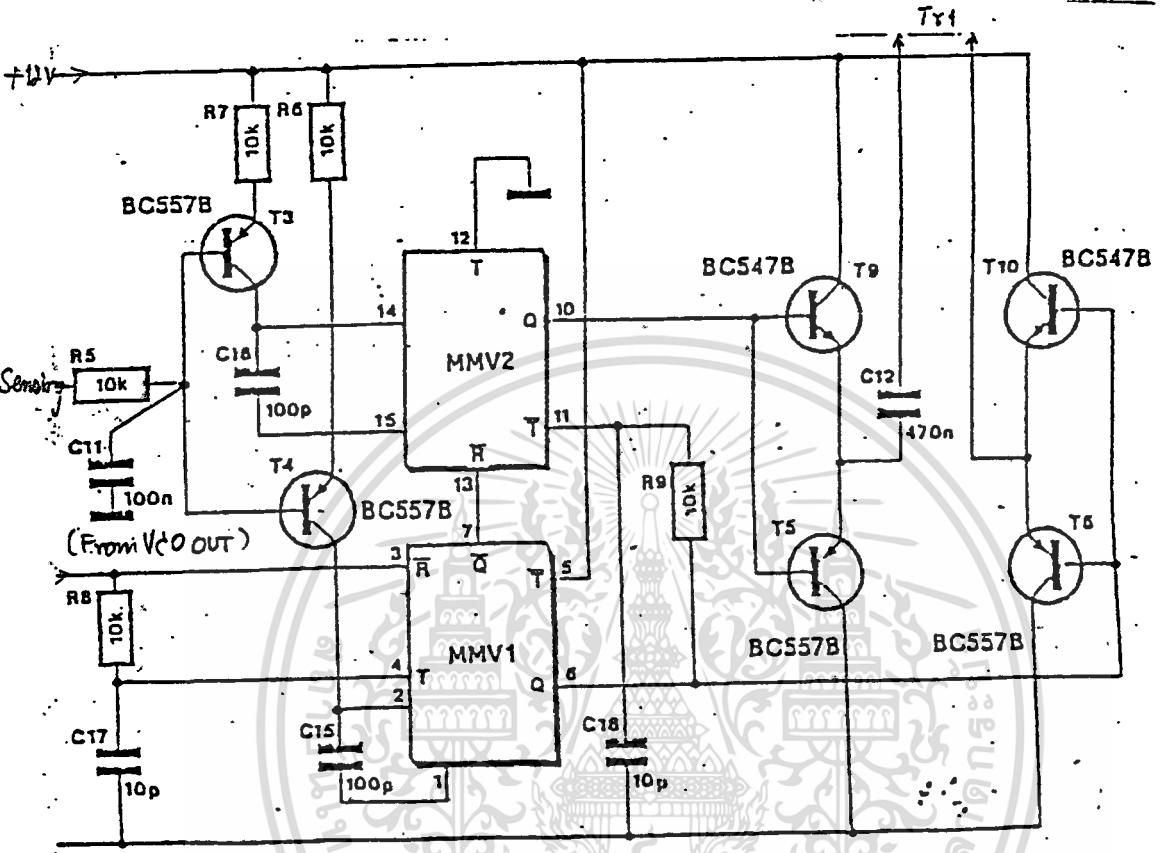
3.3 การออกแบบวงจร Pulse Width Modulator

การทำงานในภาค PWM นี้เป็นการรับสัญญาณความถี่จากภาค VCO ขาที่ 4 ของ IC_1 ดังที่กล่าวมาแล้วเพื่อทำการ Drive และ Control ภาค Power Switching ได้รับสัญญาณควบคุมจากภาค Sensing ซึ่งจะกล่าวในหัวข้อต่อไปเพื่อมาควบคุมการทำงานอีกที่หนึ่ง บล็อกไดอะแกรมและวงจรการทำงานแสดงดังรูปที่ 3.11, 3.12 ตามลำดับ



รูปที่ 3.11 แสดง Block Diagram ทั่ว ๆ ไปของภาค PWM

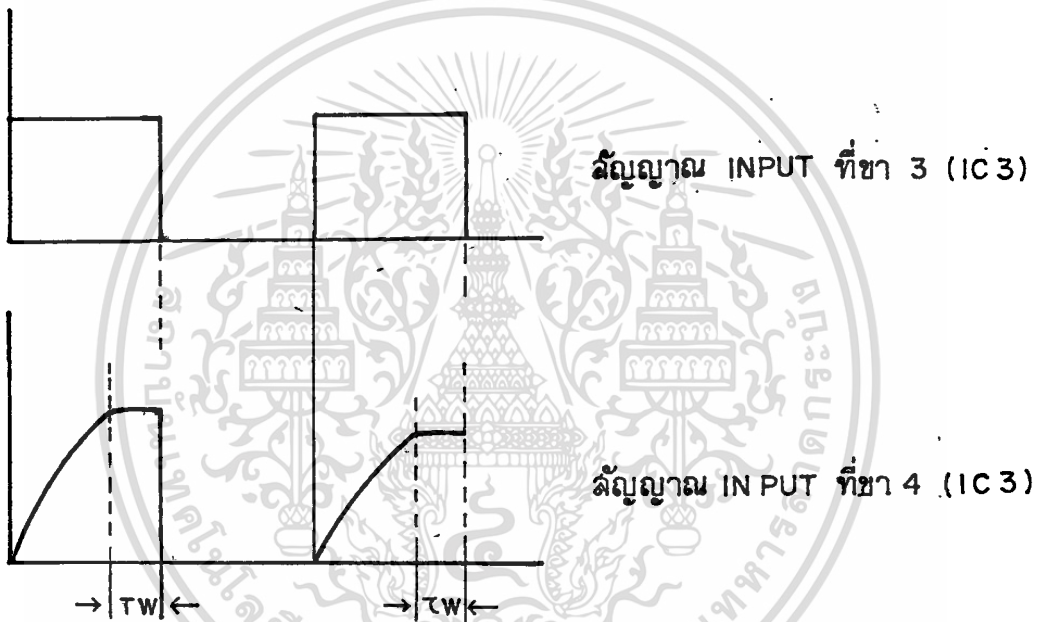
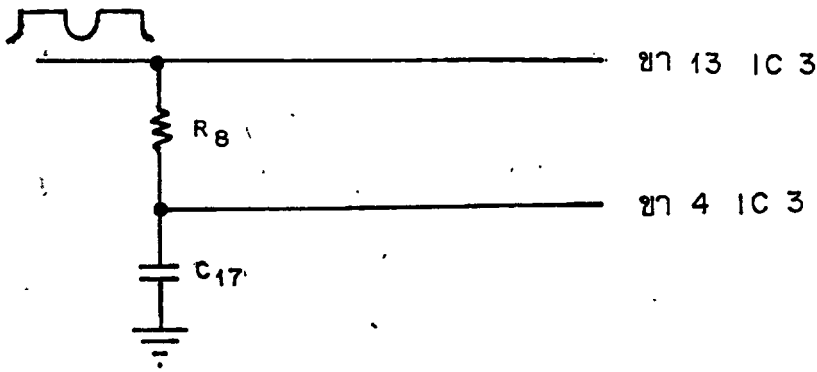
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.12 แสดงวงจรภาค PWM

พิจารณารูป 3.12 จะใช้ Dual Monostable Multivibrator เบอร์ 4528 B เป็น Multivibrator ควบคุม Pulse ที่ออกไปเพื่อ Drive ทรานซิสเตอร์ T5, T9 และ T6, T10 เพื่อส่งสัญญาณต่อไปยัง Tr1 ที่ขดลวด a ของภาค Power Switching การทำงานของวงจรเริ่มจากสัญญาณ VCO ซึ่งจากขาที่ 4 ของ IC1 เข้าที่ขา 3 ของ MMV1 (IC3) ซึ่งเป็นขา Reset (\bar{R}) และขาที่ 3 นี้จะมี R8, C17 เป็น RC-Filter คือเมื่อสัญญาณ Output จากภาค VCO จะเข้าขา 3 ของ MMV1 ต้องผ่าน R8, C17 ซึ่งจะได้รูปคลื่นสัญญาณ ดังรูป 3.13 เข้าที่ขา 4 MMV1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.13 แสดงสัญญาณจากภาค VCO ของ IC3

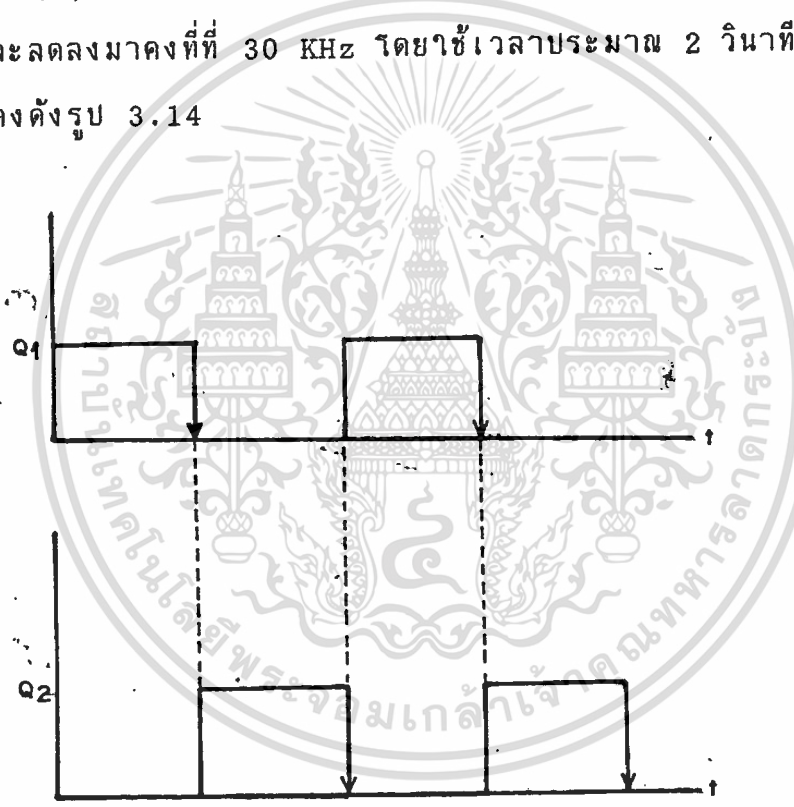
จากรูป 3.12 IC₃ ที่เป็น MMV₁ จะทำงานที่ leading edge (↗) จะเห็นว่าเมื่อสัญญาณเข้ามาก็จะถูก Reset ก่อนที่ MMV₁ Output เป็น Q, \bar{Q} โดย \bar{Q} จะเข้าที่ขา 13 ของ MMV₂ ซึ่งเป็นขา Reset Q จะเป็น input ของ MMV₂ เข้าที่ขา 11 ในตัว MMV_{1,2} นี้จะมี time RC คือ R_6 , C_{15} และ C_{16} เป็นตัวกำหนดค่า t_w ของ Pulse

เมื่อมีการ trig เข้ามา โดยจะมีตัวปรับคือ ทรานซิสเตอร์ T₄ เป็นตัวปรับโดยได้รับสัญญาณ Sensing มาทำการปรับค่า T_w ของ MMV₁ และสัญญาณ Q ของ MMV₁ จะไป Drive T₁₀, T₆ เพื่อขยายไป Drive Tr1 ขด a ของ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการอ้างอิงเท่านั้น ไปลงจากเอกสารนี้ไม่ได้ประโยชน์ด้านการค้า Power Switching ต่อไปและสัญญาณ Q และ MMV₁ นี้จะเป็น Input

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

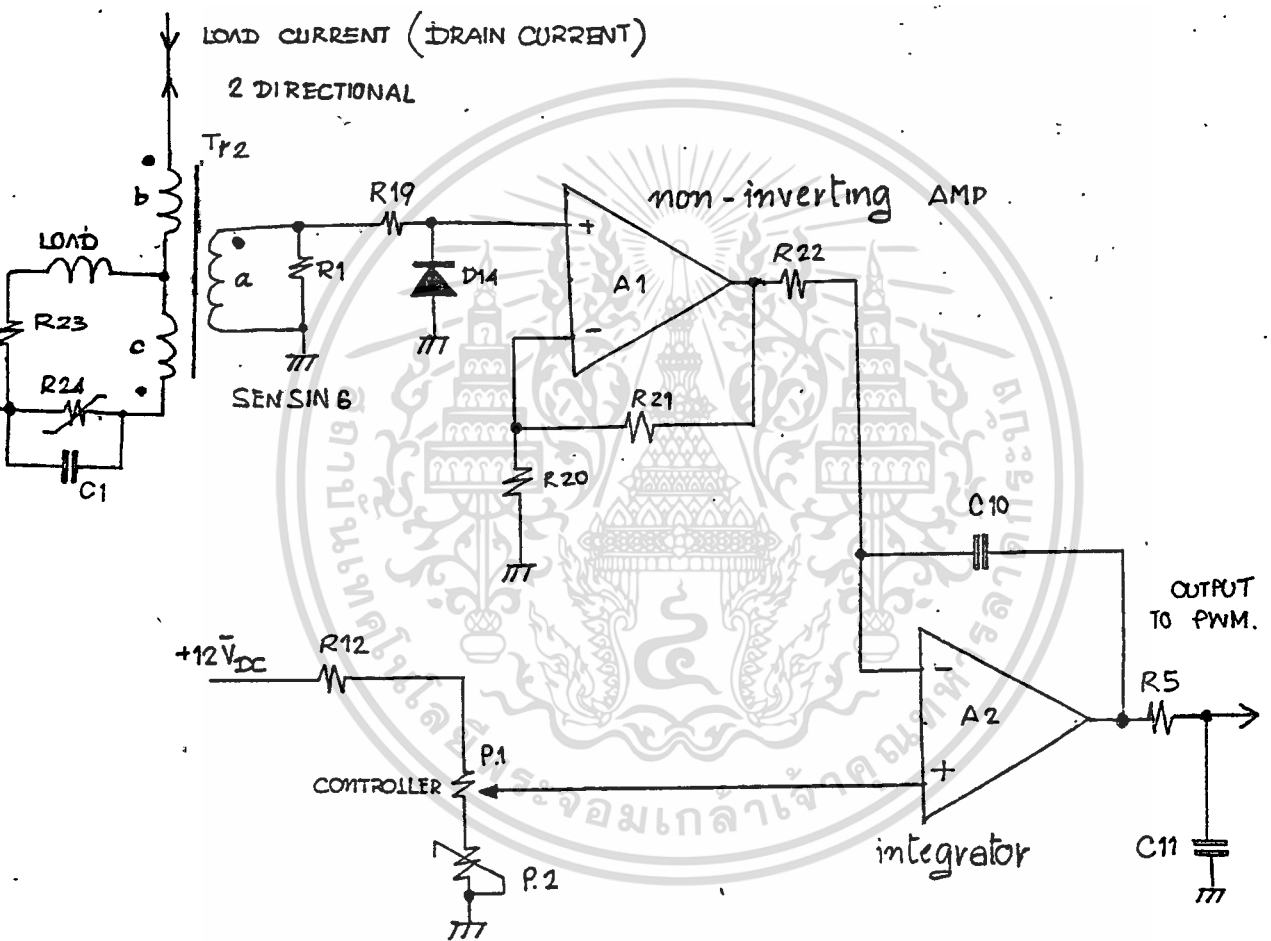
ของ MMV2 อีกทีหนึ่ง แต่ MMV2 จะทำงานเมื่อมี Pulse ที่ Trailing edge (๗) คือเมื่อ Q ของ MMV1 เป็น High อยู่จะเป็น Input ให้ MMV2 เมื่อ VCO out ส่งสัญญาณอีก Pulse มากก็จะทำให้ Q ของ MMV1 เป็น 0 คือเปลี่ยนจาก 1 → 0 และในขณะที่ขา Reset ของ MMV2 เป็น 0 จะทำให้ MMV2 ทำงานทำให้ Q ของ MMV2 เป็น 1 จะทำงานลักษณะนี้ไปเรื่อย ๆ ที่ความถี่ 80 KHz - 30 KHz และสัญญาณ Q ของ MMV2 นี้จะไป Drive Tr, Ts เพื่อทำการขยายต่อไป drive Tr1 ขด a ของภาค Power Switching ต่อไปจากผลของสัญญาณ Q1, Q2 นี้ จึงทำให้ภาค Power Switching ทำงานที่ความถี่ 80 KHz และลดลงมาคงที่ที่ 30 KHz โดยใช้เวลาประมาณ 2 วินาที สัญญาณ Q1, Q2 แสดงดังรูป 3.14



รูป 3.14 แสดง Output สัญญาณ Q1, Q2 ของ MMV1,2

3.4 การออกแบบวงจรภาค Sensing

วงจรภาค Sensing จะทำหน้าที่รับสัญญาณ Output ของภาค Power Switching มาทำการขยายเพื่อที่จะทำการ Control ภาค PWM โดยจะควบคุมค่า t_w ของภาค PWM โดยใช้ timer RC ของ IC3 ถ้าการ Sensing ได้แรงดันมาก ก็จะควบคุมแรงดันไปให้ PWM มากตามวงจรการทำงานแสดงดังรูป 3.15

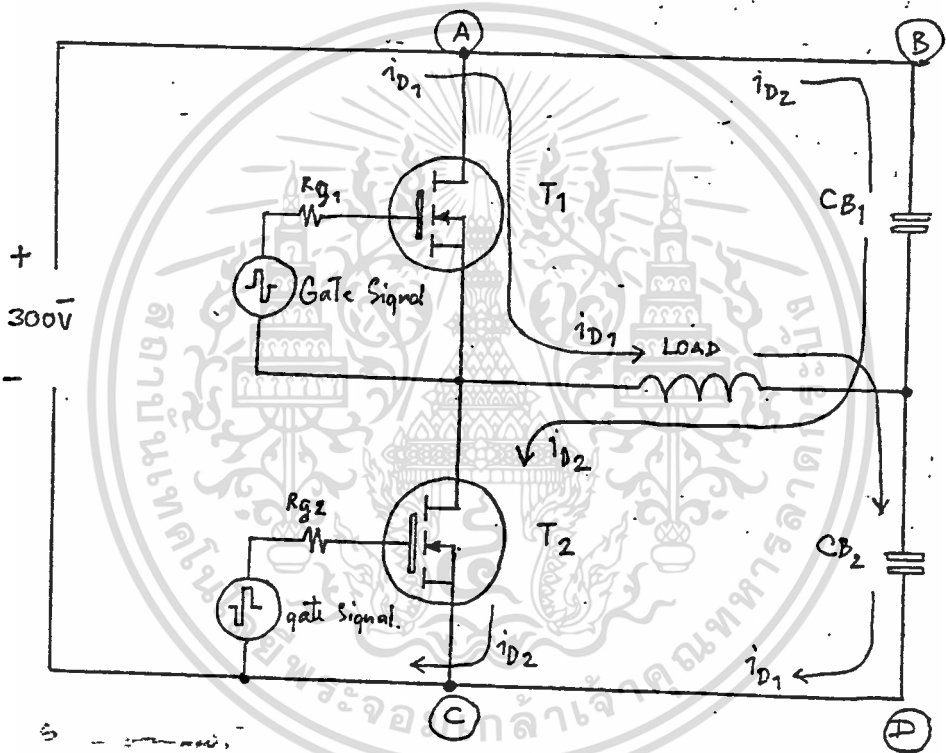


รูป 3.15 แสดงวงจกรทำงานของภาค Sensing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 การออกแบบวงจร Power Switching

ในส่วนของวงจร Power Switching นี้จะใช้ เพาเวอร์ มอร์เฟท เป็นตัวทำงานแปลงแรงดันไฟกระแสตรง ≈ 300 V. ที่จ่ายมาจาก ส่วน Power Supply เป็นแรงดันไฟกระแสสลับ 0-300 V. ที่สามารถเปลี่ยน แปลงความถี่สูง 30-80 KHz. วงจร Power Supply แสดงดังรูปที่ 3.5



CB: BLOCKING CAPACITOR.

รูปที่ 3.5

จากรูปที่ 3.5 พิจารณาว่า Node ABCD จะถูกจัดให้เป็นลักษณะ Bridge Network Transistor T1, T2 เป็นเพาเวอร์ มอสเฟท การทำงานจะ ON - OFF สลับกันครั้งละครั้งรอบ จึงเรียกว่า Halfbridge

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่ Gate (T₁) มีศักย์เป็นบวกเมื่อเทียบกับ Source (T₁) ซึ่งมีค่าสูงกว่า Threshold Voltage ((V_T) ของตัวมันเองก็พอเพียงที่จะทำให้มี ID ไหลผ่านในทิศทางเส้นที่ 1 ในขณะที่ Gate (T₂) มีศักย์เป็นลบเมื่อเทียบกับ Source (T₂) จะทำให้ T₂ มีสภาวะ OFF ขณะที่ T₁ มีสภาวะ ON

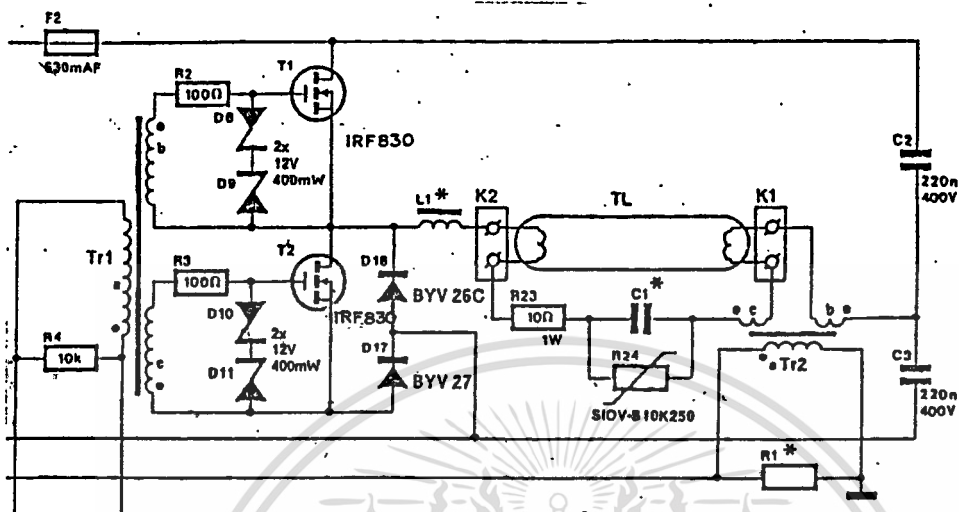
ในกรณีที่ Gate (T₂) มีศักย์เป็นบวกเมื่อเทียบกับ Source (T₂) จะทำให้ T₂ มีสภาวะ ON มี ID ไหลในทิศทางเส้นที่ 2 ในขณะที่ T₁ จะมีสภาวะ OFF ซึ่งทั้งสองสภาวะแรงดันตกคร่อมจะเท่ากันเพียงแต่สลับศักย์ตกคร่อมเท่านั้น

พิจารณา รูปที่ 3.15 การทำงานของภาคนี้จะเริ่มจากเมื่อ Output จาก IC A₂ จะมีผลให้ทรานซิสเตอร์ T₃, T₄ (ในรูป 3.2) มีสภาวะ ON สภาพจะเหมือน R₁ ต่อกับ C₁₆ เมื่อ T₃ ON และ R₆ ต่อกับ C₁₅ เมื่อ T₄ ON จะเกิด Time RC ของภาค PWM จึงมีผลต่อสัญญาณของวงจรภาค VCO ที่ม้วนเข้ามาทำให้เกิด t_w ขึ้นได้ คือ t_w จะเปลี่ยนแปลงได้ตามการควบคุมและมีผลกับวงจรภาค Sensing

ในส่วนของวงจร Sensing จะมี OP. Amp A₁ เป็นตัวขยายสัญญาณจากภาค Power Switching โดยการ Induce ที่ T_{r2} มาเข้า Ic₂ A₁ ทำการขยายส่งให้ A₂ ซึ่งเป็น Integrator และสามารถ Control ได้โดย Port R P₁ โดยทำการ Control แรงไฟ Reference ทำให้มี Output เปลี่ยนแปลงได้ เมื่อมีสัญญาณ Input มาและสัญญาณ Output จะส่งสัญญาณไป T₃, T₄ เพื่อทำงานต่อไป

3.6 การออกแบบวงจรควบคุมการทำงานของหลอดฟลูออเรสเซนต์

ในการออกแบบของภาคการทำงานของหลอดฟลูออเรสเซนต์นี้ จะนำหลักเบื้องต้นของหลอดฟลูออเรสเซนต์จากที่กล่าวมาแล้วในบทที่ 1 มาประยุกต์ใช้งานจริง ดังวงจรแสดงในรูป 3.16



รูป 3.16 แสดงวงจรการทำงานของหลอดฟลูออเรสเซนต์โดยใช้ความถี่สูง (High Frequency Operated Fluorescent Lamps)

พิจารณา รูปที่ 3.16 จะเห็นว่าเมื่อภาค Power Switching แปลง 1 โฟลระแสดงตรงเป็น 1 โฟลระแสสลับแรงดันสูง 300 โวลต์ ความถี่เริ่มต้นเป็น 70 ~ 80 KHz และลดลงมาเป็น 50 KHz ขณะหนึ่งแล้วลดลงเป็น 30 KHz คงที่ตลอดไป ซึ่งใช้เวลาในการเปลี่ยนแปลงความถี่จาก 80 KHz - 30 KHz ประมาณ 2 วินาที ซึ่งภาคกำเนิดความถี่นี้ได้กล่าวในภาควงจร VCO แล้ว

ในการจุดหลอดให้ติดสว่างนั้นใช้หลักการคือ เมื่อภาค Power Switch จ่ายแรงดันกระแสสลับ 300 โวลต์ให้ที่ขั้ว K1 - K2 ที่ความถี่ 80 KHz กระแสจะไม่สามารถไหลผ่านหลอด TL ได้ทันที แต่จะไหลผ่าน R23 , C1 แทนที่ Tr2 ขดลวด b, c จะมีกระแสไหลผ่านในลักษณะสมมูลย์ ทำให้ขด a ไม่มีกระแสไหลผ่านเมื่อเวลาผ่านไป ความถี่ที่ภาคควบคุมความถี่จะลดลงเป็น 50 KHz ซึ่งเป็นค่า Resonance Frequency ของวงจรที่ออกแบบนี้ทำให้ค่า 1 Impedance ของวงจรลดลงอย่างรวดเร็ว ซึ่งเป็นเหตุให้มีกระแสจำนวนมากไหลผ่านขั้ว K1 ที่ส่ง - K2 ของหลอด TL ทำให้หลอด TL ญ่เกิดการไอออนตื้นขึ้นการค่า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสจะไหลผ่านหลอด TL ในขณะที่เดียวกัน แรงดันคร่อม L_1, C_1 จะเพิ่มขึ้นอย่างรวดเร็ว เมื่อหลอด TL สว่าง ความต้านทานของหลอดจะลดลงตามคุณสมบัติ Negative Resistance ดังกล่าวแล้วในบทที่ 1 แต่เนื่องจาก L_1 จะเป็นตัวจำกัดกระแสทำให้ไหลผ่านหลอดขณะสว่างและให้มีความถี่ที่เหมาะสม ความถี่ของแรงดันกระแสสลับ 300 โวลท์ จะลดลงเป็น 30 KHz คงที่ กระแสที่ไหลผ่าน C_1 จะมีค่าน้อยมากเมื่อเทียบกับ กระแสที่ไหลผ่านหลอด TL เนื่องจากที่ความถี่ 30 KHz คงที่ กระแสที่ไหลผ่าน C_1 จะมีค่าน้อยมากเมื่อเทียบกับ กระแสที่ไหลผ่านหลอด TL เนื่องจากที่ความถี่ 30 KHz ค่า Reactance (X_c) ของ C_1 จะมีค่ามาก (มากกว่าที่ความถี่ 80 KHz ดังแสดงความสัมพันธ์ในสมการ 3.1) เมื่อเทียบกับความต้านทานของหลอด TL ขณะทำงานแล้ว

การควบคุมแสงสว่างของหลอด กระทำได้โดยควบคุมกระแสที่ไหลผ่านหลอด TL กระแสนี้จะมีผลต่อ Tr_2 ซึ่งขด b, c จะมีค่ากระแสที่ไหลแตกต่างกัน เป็นผลให้เกิดการ Induce ขึ้นที่ขด a จะมีแรงดันตกคร่อมขึ้นที่ R_1 ซึ่งแรงดันค่านี้ที่ Sensing ไปยังภาค PWM โดยภาค PWM นี้เป็นตัวควบคุม Duty Cycle ของ Pulse Width จากสัญญาณความถี่ที่ภาค VCO ส่งมาอีกขั้นตอนหนึ่งเพื่อควบคุมขนาดของกระแสที่จะให้ไหลผ่านหลอด TL ให้ได้แสงสว่างตามที่ต้องการ

การประกอบและปรับแต่ง

- ต่อ Tube เข้าวงจร ปรับ P₂ ในทิศทางทวนเข็มนาฬิกาจนสุด ตั้ง P₁ ไว้ตำแหน่งกลาง ต่อ K₁ เข้า AC Mainlines, Switched-ON, Tube ควรติดภายใน 1~2 วินาที ลองปรับ Dim ด้วย P₁, ถ้าแสงกระพริบหรือเห็นว่า ผิดปกติไป ให้ปรับแกน L₁

- ปรับ P₂ ให้อยู่ตำแหน่งสุดท้ายที่ Tube ยังติดได้ (ควรจะปรับปรับ ก่อนที่ Tube จะเริ่มร้อน)



Final construction

- ติดตั้ง Transformer Tr1, Tr2 ลงบน PCB (Printed circuit Board) ตามด้วย R2 R3 D8 D9 D10 D11 T1 และ T2
- ผ่านแรงดันขนาด 12V เข้า Gate ควรจะได้ ID \approx 20-25 mA
- ตรวจสอบ Secondary windings ของ Tr1 ต้อง

Anti-phase

- ต่อ K3, F1, L2, L3, R25, R26, R27, C4, C6, D2 และ D7 ต่อ K1 เข้า Ac-Main Lines และ Switch-on วัตแรงดันตกคร่อม D7 ควรจะได้ \approx 18 V

- ปลด K1 ออกจาก Mainlines Discharge C6 ผ่าน Resistor

- ต่อ IC4 ลง Print
- ต่อ K1 เข้า AC Main Lines อีกครั้ง วัด Output-IC4 ควรได้ประมาณ +12 V, วัด gate Signal ด้วย Oscilloscope ควรจะได้



GATE SIGNAL

- ประกอบอุปกรณ์ที่เหลือลง ACB ทั้งหมด
 - ค่า R1 C1 L1 กำหนดลงใน Table-1 ตามขนาด Tube rating
 - 1 ไร่ วงต่อ D16, D17 จะสลับกัน เพราะเหมือนกันมาก
 - ถ้าใช้ tube rating $>$ 30W, T1-T2 ควรติด Heat Sink ระบายความร้อนด้วย ตามรูปที่ 10 ท้ายภาคผนวกนี้ และควรใช้ Ceramic เป็นฉนวนรองระหว่างมอสเฟตกับ Heat Sink ด้วย (ไม่ควรใช้ mica) ใช้ประโยชน์ด้านการค้า
- ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดสอบวงจร

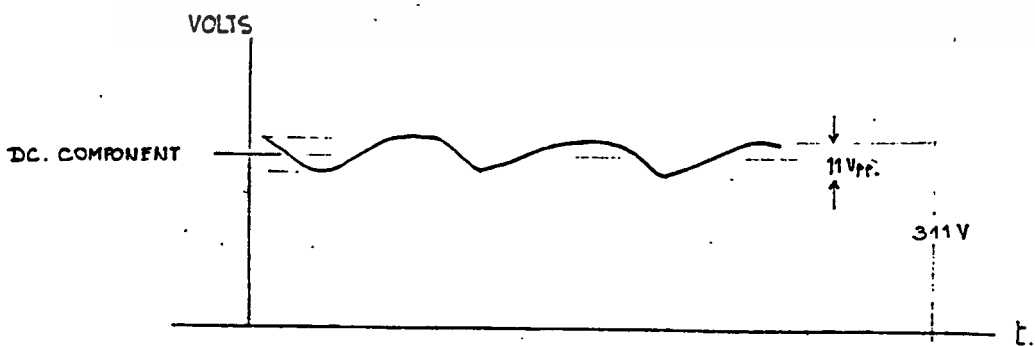
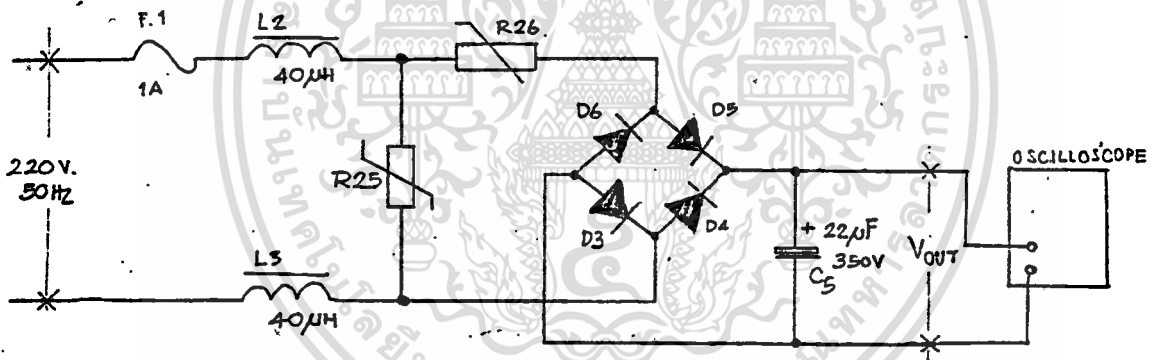
ในบทนี้จะกล่าวถึงผล Output ของการทำงานภาคต่าง ๆ แสดงได้ด้วยกราฟที่แสดงบนจอสโคปในลักษณะต่าง ๆ ที่กล่าวมาแล้วในบทที่ 3

4.1 การทดสอบภาค Power Supply

แยกออกเป็น 2 ส่วนด้วยกันคือ

4.1.1 การทดสอบภาค Rectify เป็นไฟแรงสูงกระแสตรง 300

โวลท์ แสดงได้ดังรูป 4.1



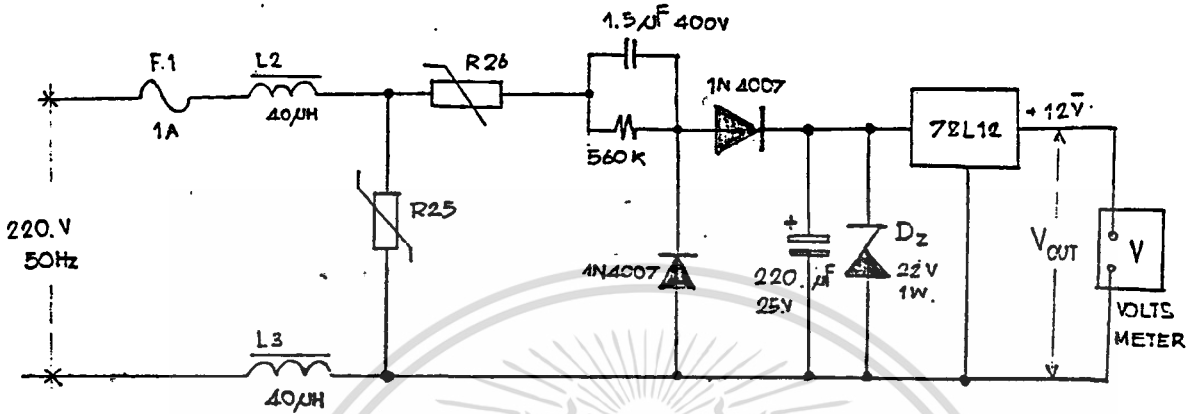
OUTPUT VOLTAGE = 311 V

DC COMPONENT = 300 V

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 การทดสอบภาค Rectify เป็นไฟแรงต่ำกระแสตรง 12

โวลท์ แสดงได้ดังรูป 4.2

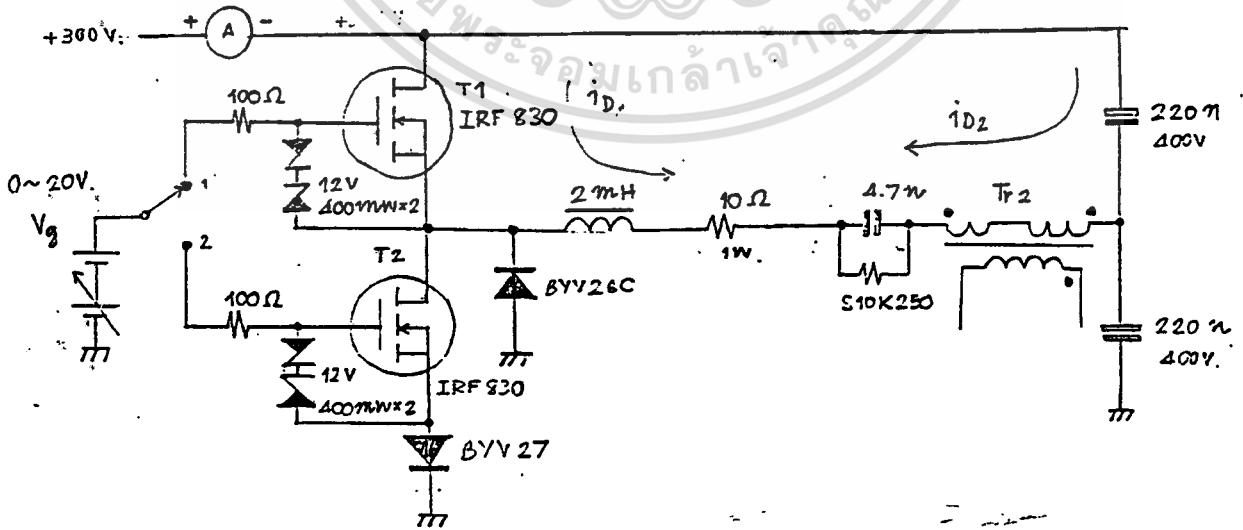


$V_{out} = -12 \text{ V}$

$V_{Dz} = 18 \text{ V}$

4.2 การทดสอบวงจรภาค Power Switching

วงจรภาคนี้เป็นส่วนสำคัญในการทำงานของหลอดตั้งแต่เริ่มต้นจนกระทั่งหลอดทำงานตามปกติแสดงลักษณะต่าง ๆ ได้ดังรูป 4.3



DRAIN CURRENT = 50 mA.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ $V_{GS} \approx 10 \text{ V}$ นี้ ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วง STarT-up วัดความถี่ได้

$$f = \frac{1}{3\mu S \times 4.2}$$

$$= 79.4 \text{ KHz}$$

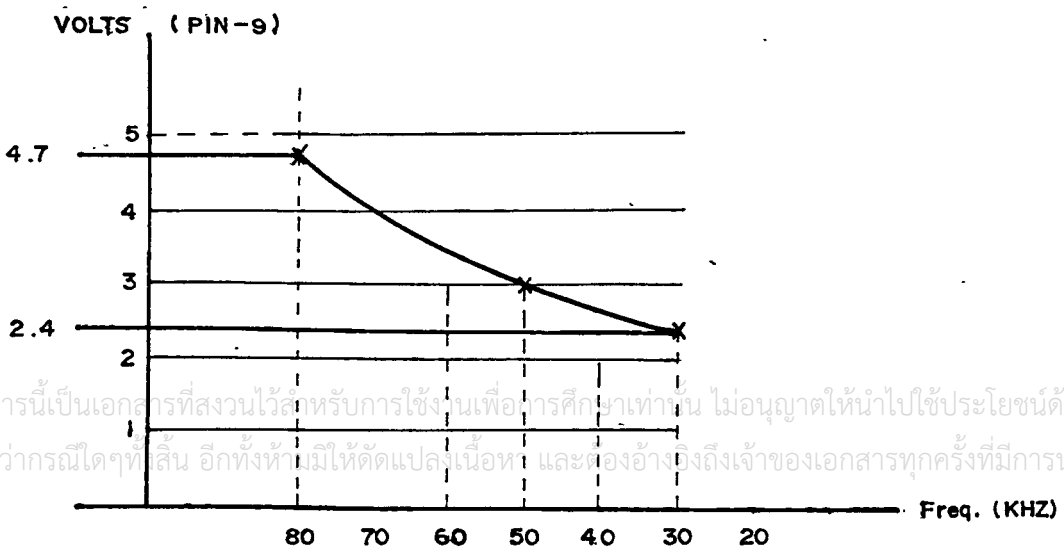
$$\approx 80 \text{ KHz}$$

แรงดันที่ขา 9 = 4.7 V

แรงดันที่ขา 4 = 12 V_{pp}

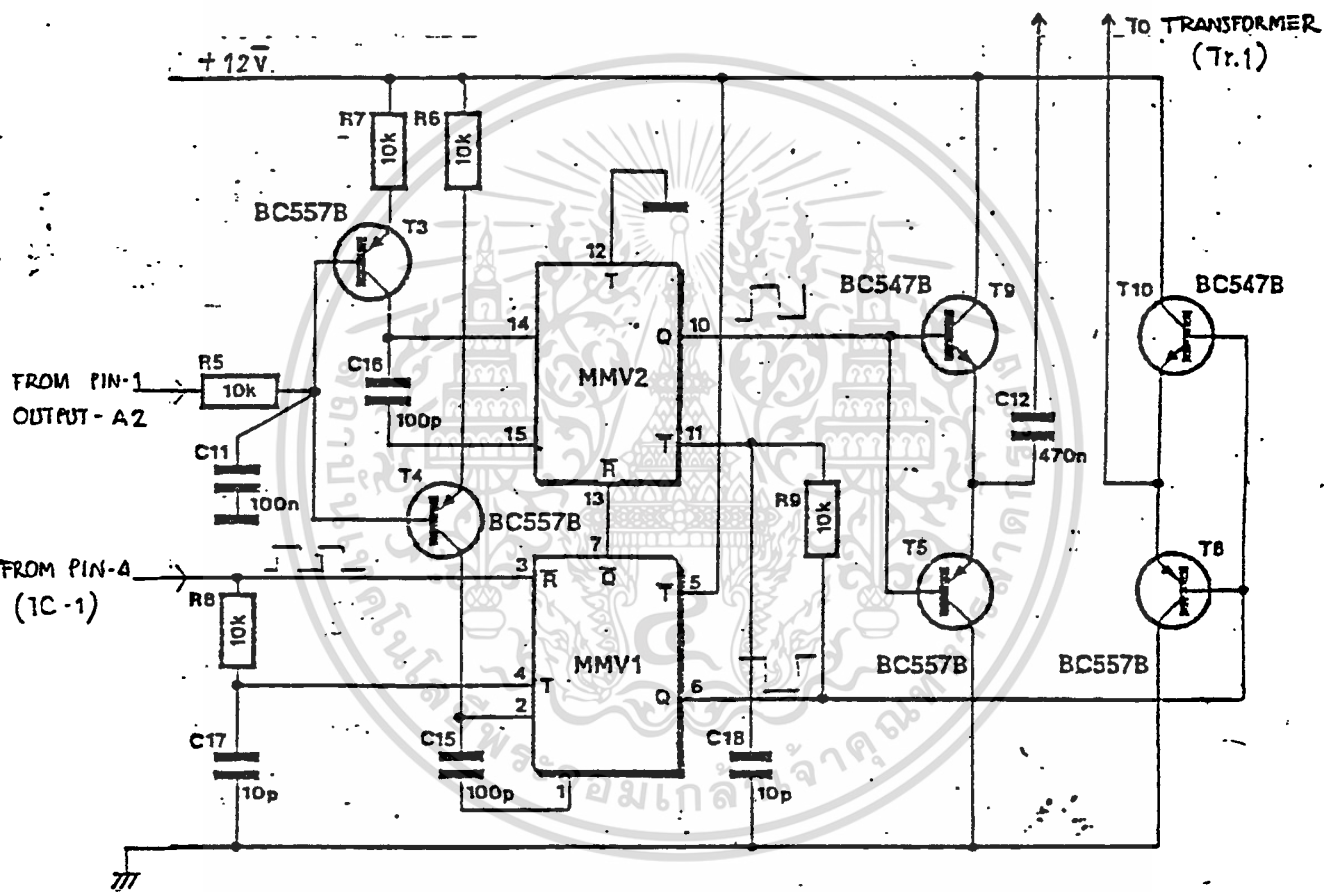
ต่อมาภายใน 2 วินาที แรงดันที่ขา 9 แสดงลงเหลือประมาณ 2.4 V จะได้สัญญาณ Square Wave ทางขา 4 เหมือนเดิมกับตอนแรก แต่ขณะนี้ความถี่จะลดลงเหลือ 33 KHz หรืออยู่ในสภาวะ normal (หลอดติดแล้ว)

แรงดันควบคุมความถี่ทาง OUTPUT คือแรงดันที่ขา 9 โดยในช่วงเริ่มต้น (Start up) กระแสไฟ (ควบคุมโดย T.7) จะผ่าน R17 และ ตกร่วม D12 ระดับ 4.7 V. (ตรงตามที่วัดได้) ขณะนี้จะได้ความถี่ OUTPUT ประมาณ 80 KHz (วัดได้ 79.4 KHz) ในขณะที่เดียวกัน C7 ก็จะถูก charged ผ่าน R16 ทำให้เกิดความต่างศักย์คร่อม D13 ในสภาวะ forward Bias ทำให้เกิดการแบ่งแรงดันไปตกร่วม R16, แรงดันที่ตกร่วม D12 จะลดลงเหลือค่าประมาณ 2.4V, ในระหว่างที่แรงคร่อม D12 ลดลงจาก 4.7 V. เหลือ 2.4 V. (ใช้เวลาประมาณ 2 Sec) ความถี่ OUTPUT ก็จะมีเริ่มลดลงจาก 80 KHz จนถึง 50 KHz (Resoance Frequecy) หลอดจะติดสว่างที่ความถี่นี้, และจะลดลงเหลือประมาณ 30. KHz ($\pm 5 \text{ KHz}$)



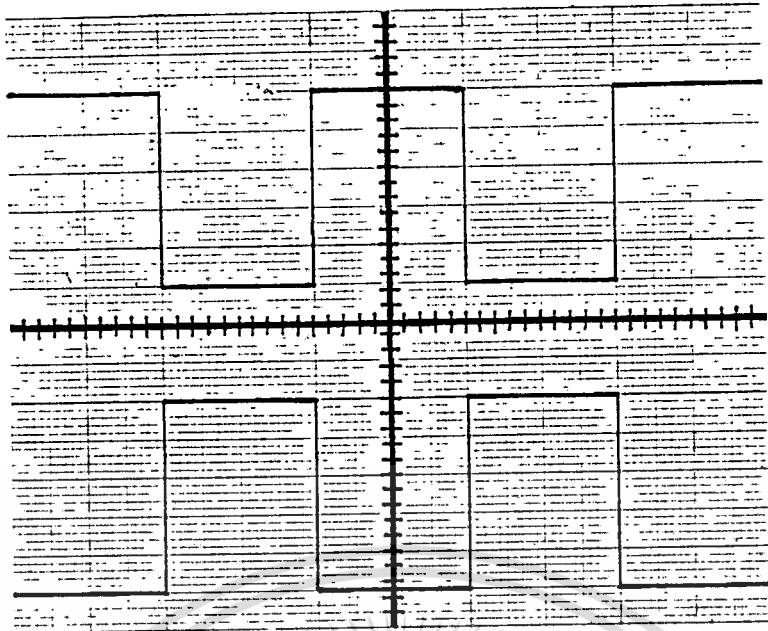
4.4 การทดสอบวงจรภาค Pulse Width Modulator

วงจรภาคนี้ทำงานเพื่อนำ out put ส่งไปยัง Tr1 เพื่อไป Drive ภาค Power Swithcing ต่อไป Output ของภาคนี้แสดงที่ขา 6 ของ IC3 สัมพันธ์กับ out put ของ T6, T10 (ในรูป 3.12) และขา 10 ของ IC3 สัมพันธ์กับ out put ของ T5, T9 ดังแสดงในรูป 4.5



- เมื่อ VCO ให้ OUT PUT (จาก PIN-4, IC-1) ประมาณ 34 KHz (normal Stage)
- ยังไม่ปรับ A1, A2 ให้ T3 - T4 CUT-OFF
- วัด PIN - 10 (MMV.2), ด้วย OSCILLOSCOPE (DUAL TRACE) ch-1
- วัด PIN-6 (MMV-1), ด้วย USCILLOSCOPE - ch2

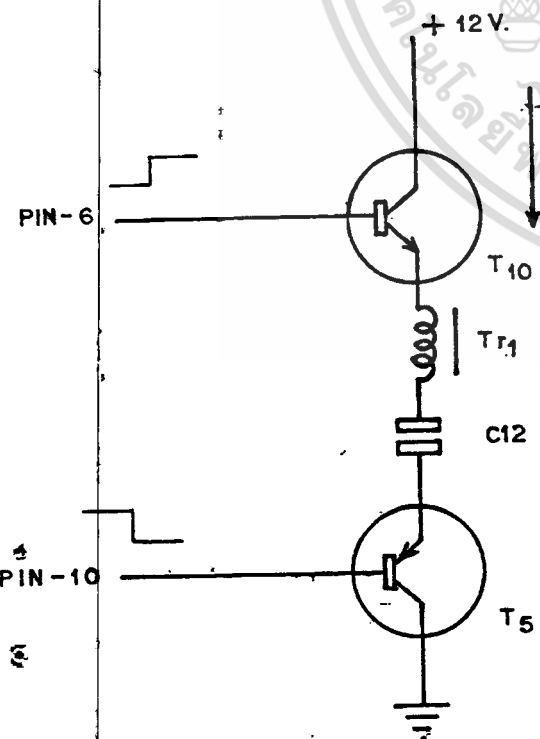
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



5 V/DIV (12 V)

7 μ S/DIV (34 KHz)

รูป WAVE FORM ถ่ายจากจอ OSCILLOSCOPE ขณะทำการทดลองจะเห็นว่า PIN-10, PIN-6 จะ OUT-OF-PHASE 180 องศา, และ Signal. ทั้ง 2 นี้จะไป Drive T5 ~ T6, T9 ~ T10 พอจะอธิบายในขั้นต้นได้ดังนี้

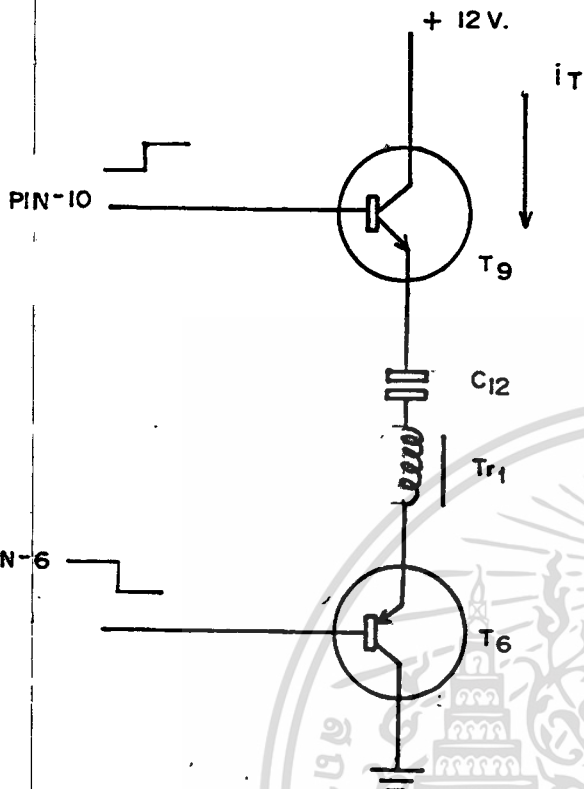


ที่เวลา t_1 (ตามรูป) PIN-6, เป็น Forward Biased Voltage ให้ T10 Turn-on, T6 Turn-OFF (Reverse Biased) และ PIN-10 แรงดันตกลงไม่พอให้ V_{BE} (T9) Forward Biased ได้ จึง Turn-OFF, และ T5 Turn-on, กระแส i_T จะผ่าน T10, T_{R1} , C12 และ T5 ลง Ground

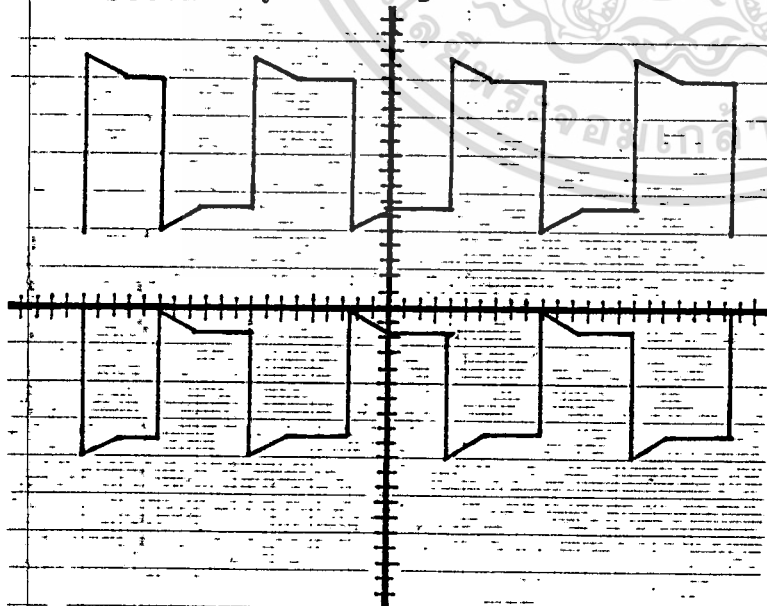
เอกสารนี้เป็นเอกสารที่สวชนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่เวลา t_2 , ที่ PIN-6 แรงดันจะลดลง LOW LEVEL และ

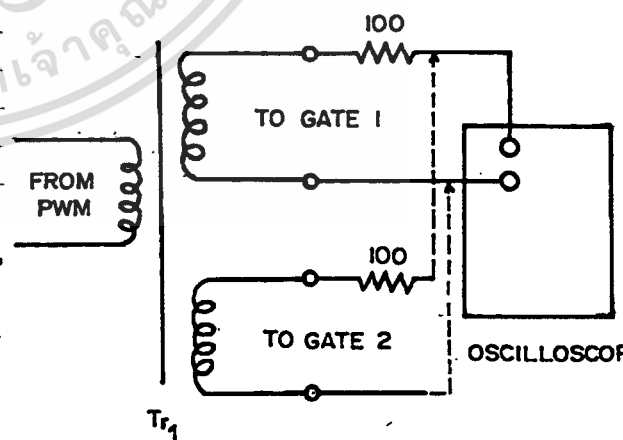
PIN-10, แรงดันจะเปลี่ยนไป HIGH LEVEL ($\approx 12 V$) ทาาให้ T_6 และ T_9 -Turn on, T_5 และ T_{10} -Turn OFF i_T จะผ่าน T_9, C_{12}, Tr_1 และ T_6



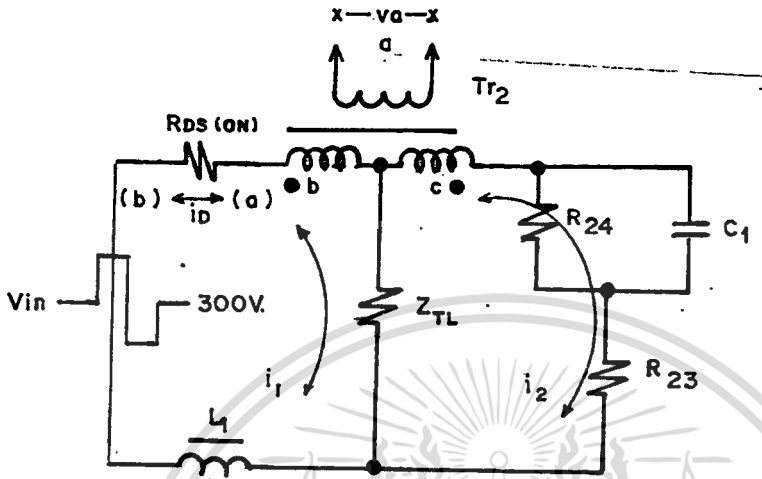
ให้สังเกตว่า, ทิศทาง i_T ในเวลา t_1 จะมีทิศทาง FLOW ตรงข้ามกับ i_T ในเวลา t_2 , และ Transistor ทั้ง 4 ตัว จะ ON-OFF Switch สลับกันด้วยความถี่ $80 \sim 30 KHz$ ทาาให้เกิด induced ใน Tr_1 ออกใน Secondary Winding เป็น Gate Signal ดังรูปข้างล่างนี้



12 VP-P 34 KHz, Out of Phase 180°

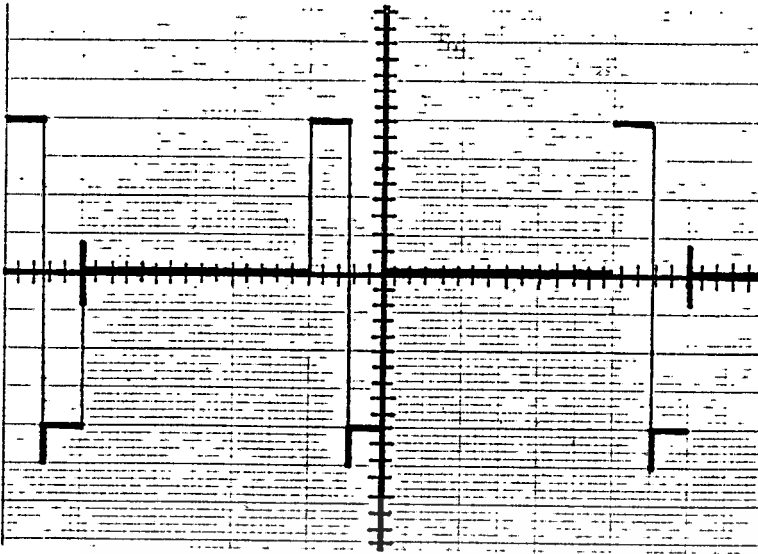


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ที่สภาวะ normal (30 KHz) i_D จะผ่าน T_L ในทิศทาง (a) อยู่ 50% Duty cycle หรือประมาณ 17 μ S และกลับไปทิศทาง (b) อีก 17 μ S. ดังนั้น Power ที่ T_L จึงถือเป็น 100% (≈ 20 W) นั่นคือ $i_{D(max)} = i_1 + i_2$ ที่ 50% Duty Cycle

i_1 และ i_2 ต่างก็ผ่าน Tr_2 ในทิศทางแบบกระแสไหลกลับ จะมี induced Voltage ที่ขด a ถ้ากระแส i_D ในช่วงนี้เป็น Maximum V_a (ตกคร่อมขด a) ก็จะมีสูงสุด สัญญาณขนาด V_a จะถูกขยายโดย A_1 และถูก integrated โดย A_2 และต่อ output ไปควบคุม Charging current ของ C_{16} และ C_{15} เพื่อเปลี่ยนแปลง Duty Cycle ของ MMV_1 และ MMV_2 ให้น้อยกว่า 50% ได้ ผลจากการทดลองจะได้ประมาณเพสละ 12.5% ดังรูป รวมทั้ง 2 เพส จะได้ 25% หรือประมาณ 5 watts



6 μ S x 4 DIV (\approx 42 KHz)

5 VOLTS x 4 DIV (20 VPP)

1 Cycle = 24 μ S

on-Duration = 6 μ S

Duty % = $6/24 \times 100\%$ = 25%

Power 25% = 5 watis <--- (min)

จากหัวข้อการทดลองที่ 4.5 เราสามารถหา Efficiency ของ วงจรนี้ได้จาก

- วงจรควบคุม ประกอบด้วย
- Voltage control oscillator
- Sensing Amplifier
- Pulse width modulator, Switching Transistor

ใช้กระแสไฟประมาณ 30 ma (max), (จากการวัด)

(Pd) Dissipated Power = 30 ma x 12 V

= 360 mw

\approx 0.4 Watts <---

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจร Power Mosfet Switching ใช้กระแสไฟประมาณ 65 ma (max), (จากการวัด)

- $V_{DS(on)} \approx 95 \text{ V}$ (จากการวัด), $R_{DS(on)} = 1.5$ (จาก Spec)

$$P_d = 95V \cdot 65 \text{ ma} \leftarrow \text{---}$$

$$= 6.17 \text{ Watis} \approx 6 \text{ Watts}$$

- (P_o) output power = 10 watts (เพสเดียว)

$$\% \text{ Efficiency} = \frac{P_o}{P_d + P_o}$$

$$= \frac{10 \text{ W}}{(6.4+10)W} = 0.609 \approx 0.61$$

$$= 61\%$$

กำลังงานสูญเสียจะเกิดที่เพาเวอร์มอสเฟตเป็นอัตราส่วนมาก ประมาณ 94% ของกำลังงานสูญเสียทั้งหมด จึงถือว่าวงจรควบคุมใช้กำลังงานน้อยมากในการควบคุมกำลังงานอัตราที่สูง (ประมาณ 25 เท่า)

บทที่ 5

บทสรุป

5.1 สรุปผลการดำเนินการสร้าง

ในโครงการนี้เราได้ทำการสร้างอุปกรณ์การทำงานของหลอดฟลูออ-เรสเซนต์ โดยใช้ความถี่สูง (HF Operated of Fluorescent Lamps) ซึ่งอุปกรณ์ชุดนี้ได้แยกออกเป็นหลายส่วนการทำงานดังที่กล่าวมาแล้ว แต่จุดประสงค์คือ ต้องการหลอดฟลูออเรสเซนต์ทำงานส่องสว่างได้ตามปกติเหมือนการใช้งานทั่ว ๆ ไป และสามารถปรับการส่องสว่างได้ตามต้องการ ซึ่งวิธีการธรรมดาไม่สามารถทำได้ แต่เมื่อเปรียบเทียบกับค่าใช้จ่ายต่าง ๆ แล้ว จะมีค่าสูงกว่าวิธีการธรรมดา และอุปกรณ์บางตัวยังไม่เป็นที่แพร่หลายในการใช้งาน ทำให้ยากต่อการจัดหาด้วย ข้อเสียอีกอย่างของการทำงานของโครงการนี้คือ ในภาควงจร power Switching นั้น จะต้องใช้แรงดันกระแสตรงสูง และความถี่ในการใช้งานสูงด้วย จึงเป็นเรื่องยุ่งยากในการควบคุมขณะใช้งาน

5.2 ข้อเสนอแนะ

ข้อเสียดังที่กล่าวมาแล้วข้างต้นนั้น สำหรับอุปกรณ์บางตัวที่ไม่แพร่หลาย ทำให้ลำบากในการจัดหา ถ้าการทำงานของโครงการนี้ได้รับการปรับปรุงให้มีประสิทธิภาพดีขึ้น ความต้องการใช้งานจะมีมากขึ้นเนื่องจากเมื่อเทียบระยะเวลาใช้งานมาก ๆ จะมีค่าถูกกว่าราคาของวิธีการใช้งานทั่ว ๆ ไป เนื่องจากค่าใช้ไฟฟ้าจะถูกกว่าตามคุณสมบัติที่กล่าวมาแล้ว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 9. Showing how choke L_1 should be wound. The number of turns for a variety of tubes is given in Table 1.

Table 1

Tube rating	L_1	C_1	R_1
20 W	2.0 mH 45.5 turns	4n7 1500 V	2R2
30 W	1.8 mH 43.5 turns	5n6 1500 V	1R8
40 W	1.6 mH 42.5 turns	6n8 1500 V	1R8
60 W	1.1 mH 32.5 turns	10 n 1500 V	1R0

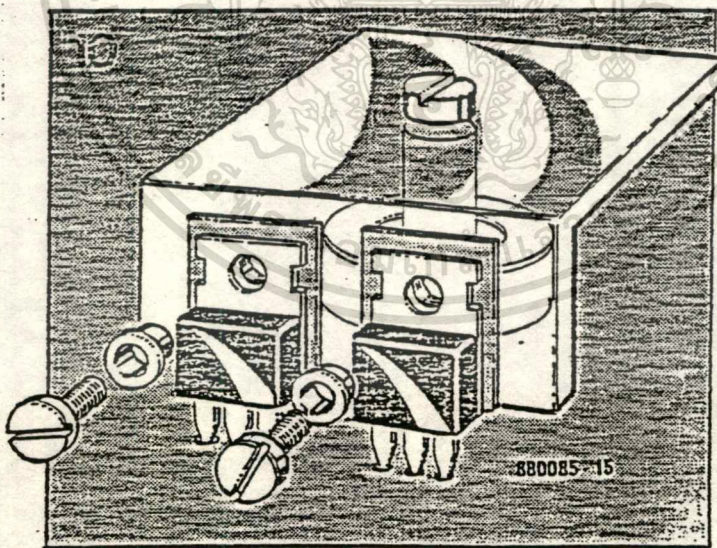


Fig. 10. When fluorescent tubes of rating >30 W are used, the MOSFETs should be cooled, for example, with the aid of a simple L-shaped piece of aluminium as shown here.

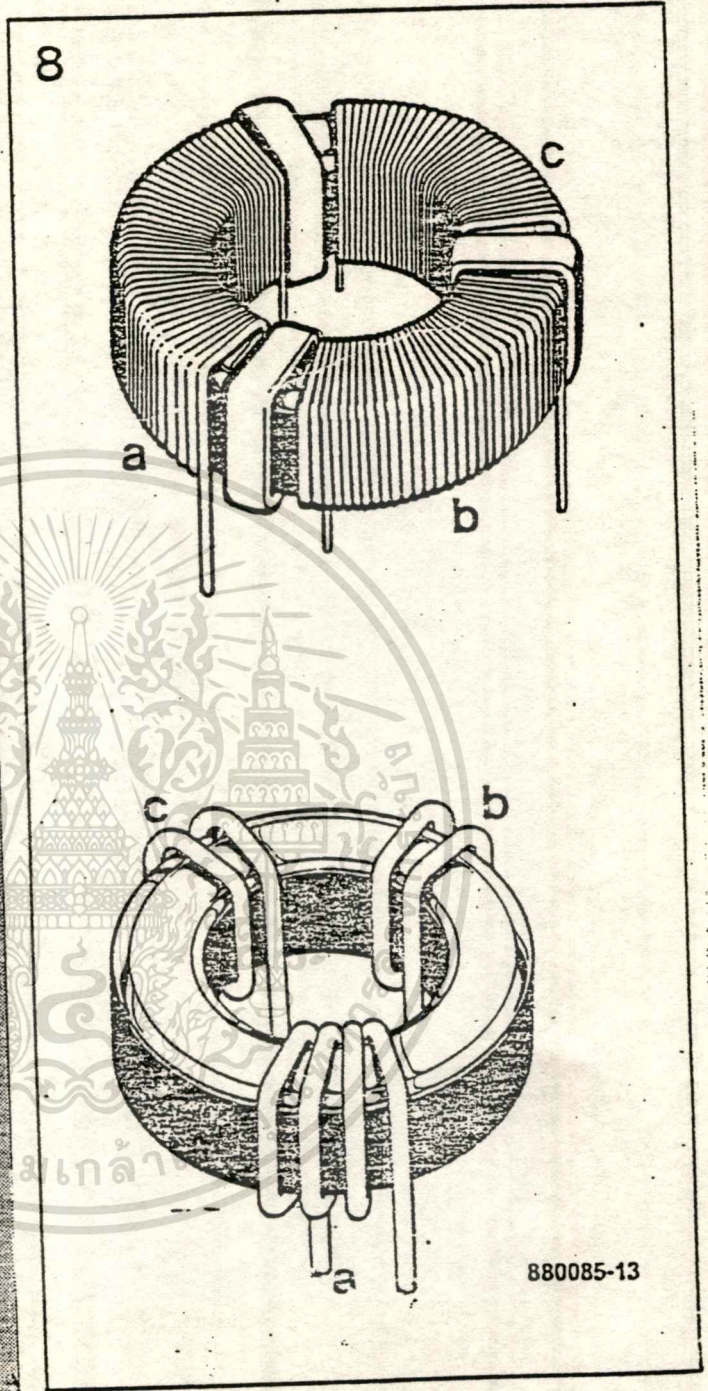


Fig. 8. Showing how the pulse transformer (a) and the current transformer (b) should be wound.

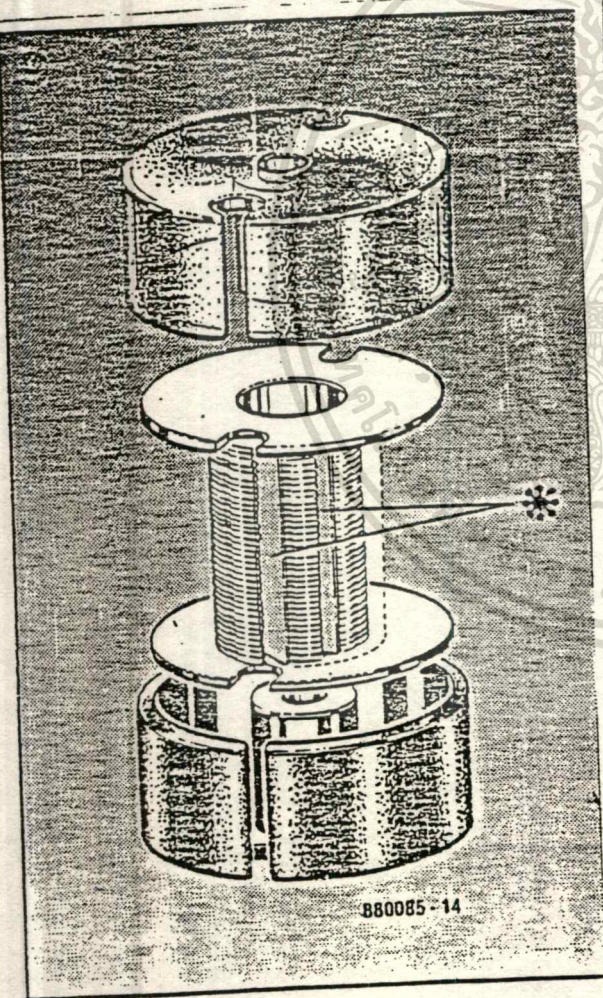
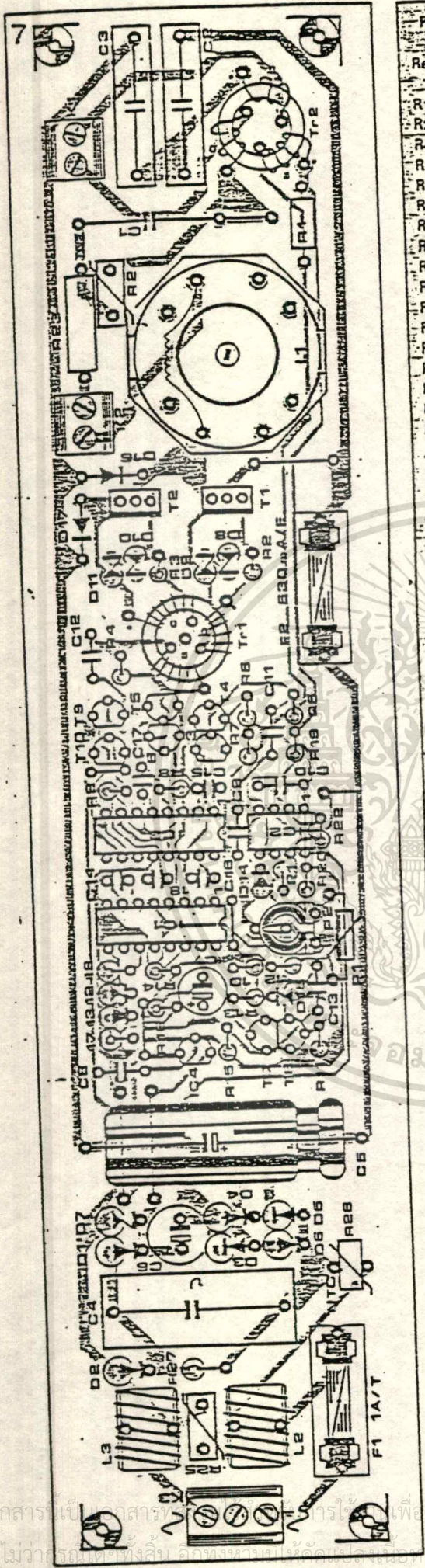


Fig. 9. Showing how choke L_1 should be wound. The number of turns for a variety of tubes is given in Table 1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Parts list

Resistors ($\pm 5\%$)

- R1 = see text
- R2, R3 = 100R
- R4 = R11 incl. = 10K
- R12 = 100K
- R13 = 18K
- R14 = 22K
- R15 = 15K
- R16 = 6K8
- R17 = 39K
- R18 = 150K
- R19 = 4K7
- R20 = 1K0
- R21 = 5K6
- R22 = 3K3
- R23 = 10R; 1 W
- R24, R25 = varistor S10K250 (ElectroValue)
- R26 = NTC 50 Ω ; 1 W e.g. Mullard no. 2322 610-11509
- R27 = 560K
- P1 = 1K0 preset
- P2 = 10K linear potentiometer with plastic shaft

Capacitors

- C1 = see text
- C2, C3 = 220n; 400 V
- C4 = 1 μ 5; 400 V
- C5 = 22 μ ; 350 V
- C6 = 220 μ ; 25 V; radial
- C7 = 100 μ ; 16 V; radial
- C8 = 220n
- C9, C10, C11 = 100n
- C12 = 470n
- C13 = 10n
- C14 = 47p
- C15, C16 = 100p
- C17, C18 = 100p

Semiconductors

- D1 = D6 incl. = 1N4007
- D7 = zener diode 22 V; 1 W
- D8 = D11 incl. = zener diode 12 V; 400 mW
- D12 = zener diode 4V7; 400 mW
- D13 = 1N4148
- D14 = BAT85 (Cricklewood)
- D15 = zener diode 9V1; 400 mW
- D16 = BYV26C (Mullard)
- D17 = BYV27 (Universal Semiconductor Devices)
- T1, T2 = IRF 830 (ElectroValue)
- T3 = T7 incl. = BC557B
- T8, T9, T10 = BC547B
- IC1 = 4046
- IC2 = 3240
- IC3 = 4528
- IC4 = 78L12

Miscellaneous

- F1 = fuse 1 A; delayed action
- F2 = fuse 630 mA; fast
- 2 off PCB-mount fuseholders
- K1, K2 = 2-way terminal block for PCB mounting
- K3 = 3-way terminal block for PCB mounting
- L1 = the following parts from Siemens are required for making this inductor:
 - 1 off pot. core 865701-L1000-A48;
 - 1 off coil former 865702-B-T2;
 - 2 off washers 865705-A5000;
 - 1 off mounting assembly 865705-B3;
 - 1 off white screw core 865679-E1-X22;
 - 1 off threaded flange 865679-L3;

Fig.7. The printed circuit of the HF controller.

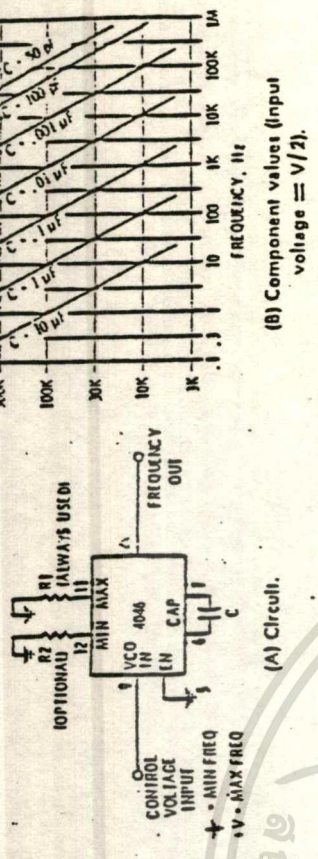


Fig. 4-30. Voltage-controlled oscillator using 4046.

For instance, if R2 is twice R1 and our original circuit went from 0 to 10 kilohertz, adding R2 with a value of 20K will change the range from 5 to 15 kilohertz.

Some simple applications for vco circuits appear in Fig. 4-32. Fig. 4-32A is a siren. Pressing the input button charges the 2-microfarad capacitor. The vco starts at zero frequency, to which the speaker cannot respond, and rapidly increases in a typical siren fashion. Increasing the push button causes the note to decay in frequency, with the time being set by the 2.2-megohm resistor.

We can turn the 4046 off by making pin 5 positive. A pulsed oscillator is shown in Fig. 4-32B. This circuit gives us a tone-burst

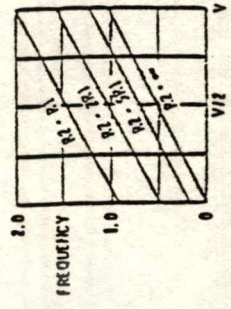
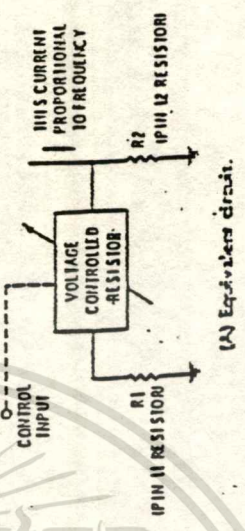


Fig. 4-31. Adding a frequency offset to a 4046 vco.

Whenever we are using a short keyboard synthesizer or otherwise want to get by with fewer vco's (voltage-controlled amplifier) and other downstream electronics, we can translate down our top octave to any octave we want, as shown in Fig. 4-29B. Here, we use a 4024 to divide down our crystal so that we get references of normal, down one octave, down two octaves, and down three octaves. One of these references is selected and routed to the 5024, which now generates the selected octave rather than a top one.

This same technique is handy for pitch references, which are useful for tuning other instruments. But, remember that a properly designed tuning aid has to have a sine-wave output so that your ear doesn't trick you into mistuning the instrument. Also, most tuning aids applied to a piano will result in disastor, as a piano keyboard is "stretched" away from exact frequencies so that nonharmonic overtones will sound correctly.

Incidentally, if you want to purposely throw the music generator off key, either to introduce vibrato or frequency modulation, or to tune to another instrument, or to include a nonelectronic randomness, you break the input connection and add an offset oscillator that shifts the crystal frequency as much as needed.

For complete microprocessor or computer control, we would like to be able to output a seven- or eight-bit computer word that our top octave circuit could convert to a desired note in a desired octave. This is done in Fig. 4-29C. An input one-of-eight selector made from a 4051 picks the octave to be output, while a 4007 set up as a one-of-twelve selector picks our output note. Thus, three bits are used to select the octave and four more to select the output note. An eighth computer bit can be used to key an attack-sustain-decay generator.

VOLTAGE-CONTROLLED OSCILLATORS

Yet another type of stable is the voltage-controlled oscillator (vco), sometimes also called a voltage-to-frequency converter or V/F. You can build a very simple and effective, ultrawide-range vco with one-half of the 4046 phase-locked loop, as shown in Fig. 4-30. A capacitor and a resistor, R1, set the operating frequency. This set frequency will vary from zero for a grounded control voltage input to twice the value shown in Fig. 4-30B for a control voltage input of +V. The control input is a very high impedance. We can easily sweep 100:1 or 1000:1 in frequency with this circuit.

If we want a more limited operating range, we can add a second resistor, R2, as shown in Fig. 4-31. This resistor provides us with a frequency offset. Resistor R2 raises both the minimum and maximum frequency in direct proportion to its size with respect to R1.



เลือกให้เหมาะสมกับ POWER SWITCHING



ถึงเวลาแล้วหรือยังที่จะเปลี่ยนจาก bipolar power transistor ให้เป็น POWER MOSFET

ถ้า POWER MOSFET ช่วยให้คนออกแบบวงจรได้ง่ายขึ้น, มีคุณสมบัติดีขึ้น, ความเชื่อถือได้สูงขึ้น และราคาเป็นที่พอใจ

ไมโครโละใช้เวลากว่า 3 ปี ในการพัฒนา ADVANCE POWER MOSFET สำหรับงานอุตสาหกรรม ซึ่งปัจจุบันมีความสามารถทนแรงดันได้สูงถึง 1 kV และมีพิกัดกระแสสูงถึง 200 A

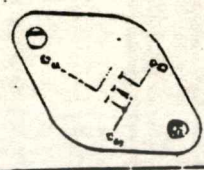
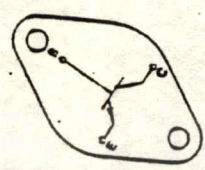
- ด้วย input impedance ที่สูง ของ POWER MOSFET ช่วยให้ อิมพีแดนซ์ แมตช์กันได้ดีกับ signal source

- ด้วยลักษณะการ ขับด้วยแรงดัน (voltage driven) แทนการ ขับด้วยกระแส (current driven) ดังในทรานซิสเตอร์ ทำให้วงจรขับง่ายขึ้น

- ด้วยความสามารถทางด้าน ความเร็วสูง ถึงแม้จะใช้งานที่ อุณหภูมิสูง ๆ ก็ตาม เพราะไม่มี storage time เหมือนทรานซิสเตอร์

คุณะยังทนใช้ bipolar power transistor กับงาน power switching ของคุณอยู่อีกหรือ

ข้อเปรียบเทียบระหว่าง bipolar กับ MOSFET



bipolar power transistor	คุณสมบัติ	power MOSFET
มากมาย	มีให้เลือก	ยังจำกัด แต่กำลังเพิ่มมากขึ้น
ตั้งแต่ต่ำจนสูง	ราคา	โครงสร้างซับซ้อนกว่าหาหึ่งมีสูงกว่า
ยุ่งยาก, มีผลต่อความเร็วและพื้นที่ปลอดภัย (SOA)	drive	ง่าย, อีสาระจากกระแสไหลลดภาคขับไม่มีผลต่อพื้นที่ปลอดภัย
ถูกจำกัดด้วย Storage Time และค่า C ภายในที่สูงกว่า	ความเร็ว	เร็วกว่า เพราะไม่มี storage time ไม่ไวต่ออุณหภูมิ
ถูกจำกัดอยู่ที่ Second break down	พื้นที่ปลอดภัย (SOA)	กำลังงานถูกจำกัดที่ I_{DM}/V_{DSS} ในสภาวะ "on"
2 เท่าของ V_{CEO}	blocking voltage	จำกัดอยู่ที่ BV_{DSS} ทุกเงื่อนไข
มีค่าต่ำลง สำหรับอุปกรณ์ที่ใช้กับแรงดันสูง มีสมบัติทางอุณหภูมิเป็นลบ	on-voltage	สมบัติที่อุณหภูมิเป็นบวก มีค่าต่ำลงได้ สำหรับอุปกรณ์ใช้แรงดันต่ำ
ซับซ้อนกว่า MOSFET	กาวต่อขานาน	ต่อขานานกันได้โดยตรง โดยมีกระป๋องกันเล็กน้อย
ต้องมีการป้องกันไว้ล่วงหน้า	เสถียรภาพทางอุณหภูมิ	ไม่ไวต่อการเกิด thermal runaway

เปรียบเทียบตัวพารามิเตอร์

COLLECTOR.....	DRAIN.....
EMITTER.....	SOURCE.....
BASE.....	GATE.....
$V_{(BR)CES}$	$V_{(BR)DSS}$
V_{CBO}	V_{DGO}
I_C	I_D
I_{CES}	I_{DSS}
I_{EBO}	$I_{GS(th)}$
$V_{BE(on)}$	$V_{DS(on)}$
$V_{CE(sat)}$	$V_{DS(ion)}$
C_{ib}	C_{iss}
C_{ob}	C_{oss}
h_{fe}	g_{fs}
$R_{CE(sat)} = \frac{V_{CE(sat)}}{I_C}$	$r_{DS(on)} = \frac{V_{DS(on)}}{I_D}$

สหภาพพัฒนา ผู้แทนจำหน่าย 176 ถนนบ้านหม้อ กรุงเทพฯ 10200 โทร. 2229295, 2240726
 ถนนทางบกจรจัดถนนค้ำพระพรหมที่ถนนพิษณุโลกจกการก้าหน้าตักโครนคณ โดยวาคายอมถนและเป็นกันเอง ร่มบงทง พ.บ. ด้วยความรวดเร็ว



บัตรข้อมูลขั้วหลอดไฟ



MOTOROLA

เบอร์ที่มิ้อทหาย



V _{max} (Volt) Min	I _{max} (Amp) Max	I _{max} (Amp) Max	Typical Device	I _{max} (Amp) Max	P _{max} (Watt) Max
500	1.5	1.5	IRF 830	4.5	75
500	1.1	4	IRF 840	8	125
450	0.4	6.5	MTH 13N45	13	150
400	1.5	3	IRF 730	5.5	75
350	0.55	5	IRF 741	10	125
200	i	2.5	MTP5N20	5	75
200	0.4	4	MTP8N20	8	75
100	0.5	4	MTP8N10	8	75
100	0.4	4	MTP8P10*	8	75
100	0.18	6	MTP12N10	12	75
80	0.5	4	MTP8N08	8	75
80	0.4	4	MTP8P08*	8	75
60	0.15	6	MTP3055A	12	40
50	0.12	6	BUZ71A	12	40
50	0.08	12.5	MTP 25N05	25	100
50	0.08	8	MTP 16N05A	16	40



V _{max} (Volt) Min	I _{max} (Amp) Max	I _{max} (Amp) Max	Typical Device	I _{max} (Amp) Max	P _{max} (Watt) Max
500	0.40	7.5	MTM15N50	15	250
450	0.40	7.5	MTM15N45	15	250
350	0.55	4	MTM8N35	8	150
200	0.7	3.5	MTM8P20*	8	125
150	0.7	3.5	MTM7N15	7	75
100	0.5	4	MTM8P10*	8	75
100	0.04	27.5	MTM55N10	55	250
80	0.04	27.5	MTM55N08	55	250



ตัวอย่างเบอร์ที่นำไปใช้แทนได้

- | | | | | | |
|---------|------------|------------|------------|----------|------------|
| 25K294 | - MTP8N08 | IRF9520 | - MTP8P10 | TA9112A | - MTP8N10 |
| 25K295 | - MTP8N10 | IVN6200CNM | - MTP8N20 | UNF26A2 | - MTP12N10 |
| BUZ32 | - MTP8N20 | MTM815 | - MTM8P10 | VN90AA | - MTP8N10 |
| DB4DNZ | - MTP8N20 | MTP814 | - MTP8N08 | VN1000D | - MTP12N10 |
| DB4EK1 | - MTP25N05 | MTP815 | - MTP8N10 | VNLO01A | - MTM8N35 |
| DB6E01 | - MTM8N35 | MTP1225 | - MTP12N10 | VP1204N5 | - MTP8P08 |
| DB6FRI | - MTM15N45 | RFP8N20 | - MTP8N20 | VP1209NI | - MTM8P10 |
| IRF9132 | - MTM8P10 | RFP12N10 | - MTP12N10 | VP1209N5 | - MTP8P10 |

สหพิตินันท์ ผู้แทนจำหน่าย 176 ถนนบ้านหม้อ กรุงเทพฯ 10200 โทร. 2229295, 2240726
 กรมหมื่นจักรวรรดิอินทรีแห่งประเทศไทยและกิจการวิทยุคมนาคม โทรคมนาคม โดยราชบัณฑิตยสถานและกรมการสื่อสารโทรคมนาคม รับผิดชอบทางท.ก.จ. ด้วยความรวดเร็ว

มีบริการจัดส่งสินค้าทั่วประเทศฟรีค่าขนส่งในเขตภาคกลางและภาคตะวันออก และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4-32C is to use the exclusive-or gate available elsewhere in the 4040 as an outside-world inverter. In this case, the gate is used as half of the stable that set the rate at which the two tones change.

More Accuracy

The 4040 is ideal for utility vco applications and is reasonably stable. This is particularly true in the closed-loop applications we will be looking at in detail in Chapter 7. This is a simple, cheap, and easy-to-use circuit. But the 4040 is not stable enough for ultracritical vco applications such as you might need for a digital voltmeter or an electronic music-tone source.

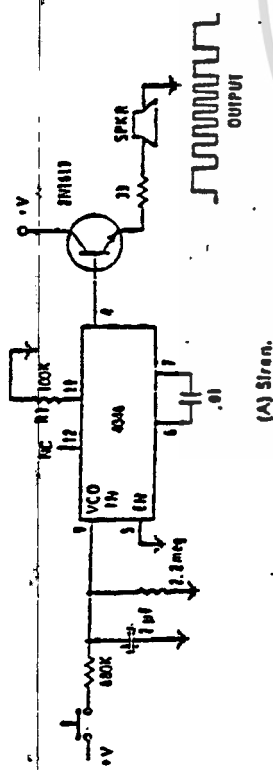
Two somewhat more stable circuits are the bipolar 555 timer (see the TTL Cookbook for details) and the Intersil 8038 sine-square-triangle generator.

If we need very wide range, good linearity, stability, and the ability to go down to zero frequency for a zero-voltage input, we have to turn to fancier vco techniques. Typically, these will use a modified form of dual-slope integration, or else they will use a charge-balancing scheme. Chips available to do just this include the Siliconix LD110, the Motorola 14433, the Raytheon 4151, and the Intersil 8052, among others. Some of these chips are expensive and may need special codes, large capacitors, stable references, or other restrictions that limit their ease of use.

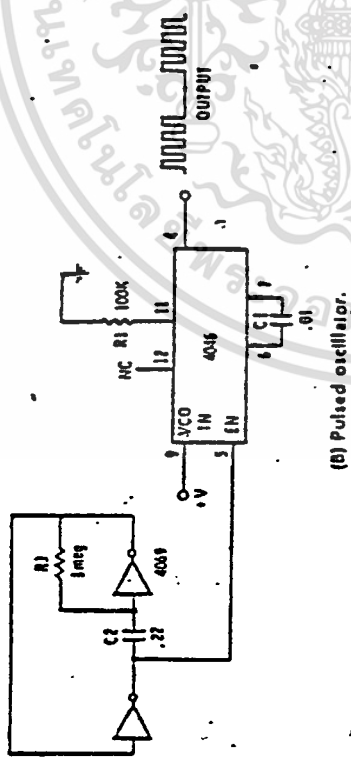
A "semidiscrete" vco, or V/F, that uses very low cost parts and is surprisingly good in performance over its 3 1/2- or 4-decade range is shown in Fig. 4-33A. An input voltage of 0 to -2 volts produces an output frequency of 0 to 20 kilohertz. The circuit uses a V/F technique called charge balancing.

We let the input continuously fill a capacitor while we empty the capacitor in discrete charge packets, which are determined by a constant current for a constant time. The average capacitor voltage is continuously forced to zero, so that the frequency of the current-time charge packets linearly follows the input current.

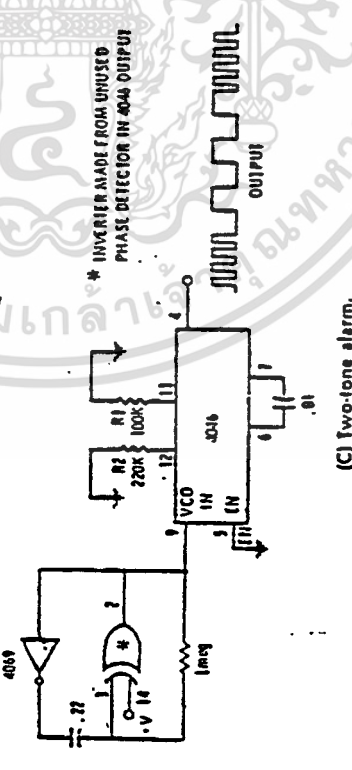
The 4558 is an improved 1558 dual linear op amp made by Raytheon. Half of it is operated as an integrator, and the negative input voltage continuously tries to charge the .047-μF capacitor in a positive direction. The second half of the 4558 is operated as a comparator that trips a 555 monostable that generates a 10-microsecond pulse every time the capacitor goes positive. This constant-time pulse turns on a constant-current generator comprised of the field-effect transistor, which in turn reaches around and removes a packet of charge from the capacitor and drives the output back negative. The more negative the input voltage, the higher the input current; so, the more often the charge pulses have to be removed to balance the capacitor charge.



(A) Siren.



(B) Pulsed oscillator.



(C) Two-tone alarm.

Fig. 4-32. Some simple 4040 vco circuits.

output. The tone is produced when enable pin 5 is low, and it is not produced when enable pin 5 is high. The tone frequency is set by R1 and C1, while the burst rate is set by R3 and C2. The burst duty cycle may be changed by adding a resistor and a diode across resistor R3, as we did back in Fig. 4-20A. Note that the 4040 is operated in a fixed-frequency mode in this application. For fixed-frequency operation, tie the voltage-control input to +V.

You can build a two-tone alarm by changing the vco input from ground to +V and using an offset resistor, R2, to select the ratio of the two notes you are going to produce. Another trick, shown in Fig.

everything the 741 does without the poor slew rate and low input impedance.

Unfortunately, the 3140 won't swing within two volts of the positive supply rail, so it isn't nearly as suitable when you are trying to work with very small supply voltages (such as a single +5-volt supply) or, more importantly, when you are trying to directly interface CMOS digital circuits. Noise performance of the 3130 and 3140 are about the same.

The choice boils down to this: Use the 3130 anytime you must operate on a small supply voltage or anytime you need the entire rail-to-rail output swing. Use the 3140 as a general-purpose 741 replacement. Use a LF150 or something similar if low noise is very important.

Using the 3130 and 3140

With a very few exceptions, op amps are operated in a closed-loop mode where external feedback components are added to get a desired response. The very high amplifier gain inside the loop makes the circuit respond almost exactly to the transfer function of the feedback-network resistors and capacitors. Some basic op-amp circuits are shown in Fig. 7-2.

A gain-of-n inverting amplifier appears in Fig. 7-2A. You set the gain of the amplifier by the ratio of the feedback resistor to the input resistor. Use a 100K feedback resistor and a 10K input resistor, and you will get a gain of almost exactly -10. The minus sign means that the output is inverted with respect to the input signal. The input impedance of your circuit will be 10K.

Why only 10K if we are working into a 12-million-megohm input impedance? We get only 10K because the (-) input of the op amp appears as a virtual ground or a zero-ohms circuit point. It gets that way because of the feedback. Therefore, the input impedance is equal to the value of the input resistor.

Any voltage difference at all between the (-) and (+) inputs is strongly amplified and fed back to force the inverting input back to the same voltage that is on the (+) input, or ground, in the circuit shown. Since the (-) input always stays at a virtual ground, the gain of the amplifier is set by the stable ratio of two resistors. A 50 percent change in op-amp gain will have only a negligible effect on the -10 circuit gain.

The virtual ground on the (-) input is the key to the summing circuit of Fig. 7-2B. Since the inverting input is always at a virtual ground, there will be no interaction if you add extra inputs. This is useful in an electronic-music mixer or when you want to sum two or more analog signals. The gain of each signal path is independently set by the ratio of the common feedback resistor and the individual

input resistors. As before, each separate input impedance equals the input resistor.

This virtual-ground concept exists only on the (-) input and only when feedback is provided. Therefore, the unity-gain voltage follower in Fig. 7-2C does give a very high input impedance. You can think of this circuit as a super emitter follower with zero offset. It gives us a low-impedance, same-size, same-polarity replica of an input signal that we can't afford to load heavily. Since all of the output voltage is fed back to the (-) input, the (-) input will equal

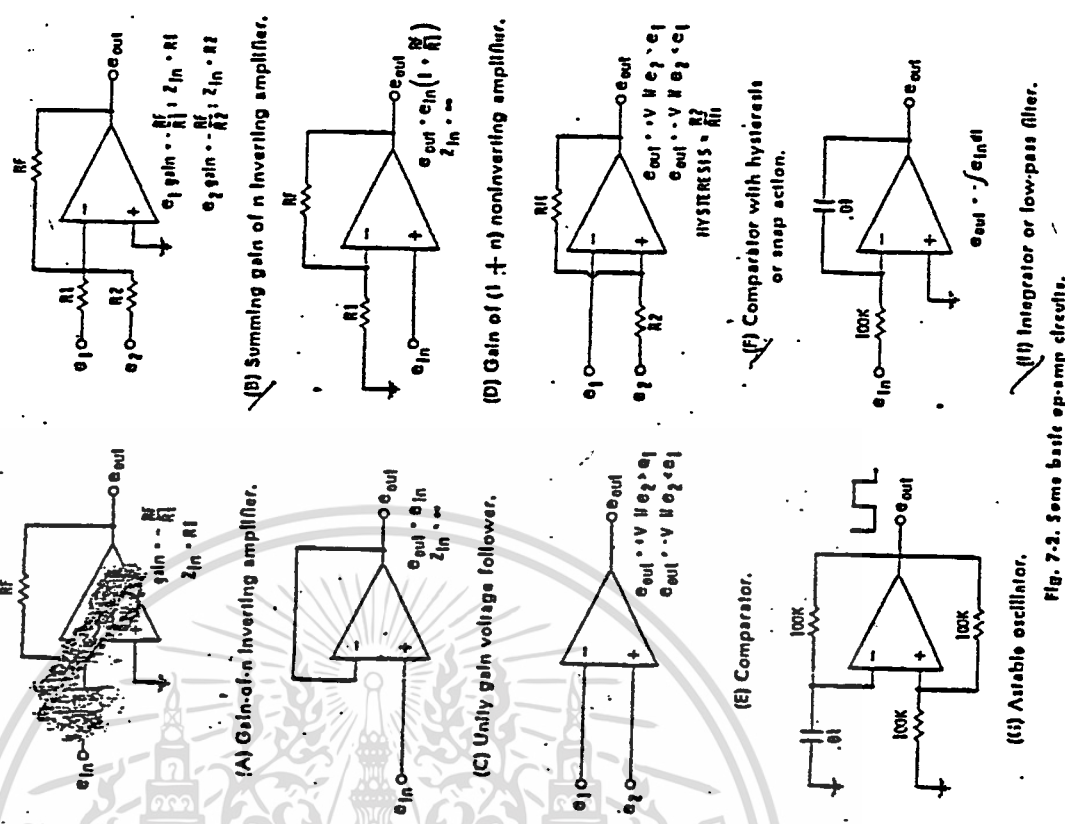


Fig. 7-2. Some basic op-amp circuits.

the output voltage. The high gain of the op amp will force the (-) input to follow the (+) input.

We can convert this circuit into a higher-gain, high-input-impedance, noninverting amplifier as shown in Fig. 7-2D. The feedback resistors form a voltage divider, and the output gain will be the inverse of their ratio as a voltage divider. Note that gains of less than one aren't available with this circuit.

Sometimes we can run our op amp open loop. If we do this, the output will be at one supply rail or the other practically all of the time. The comparator circuit of Fig. 7-2E is typical. If the (-) input is more positive, the output rests on the negative rail. If the (+) input is more positive, the output goes all the way positive. We can use this circuit to compare two analog voltages and to convert the result to a signal compatible with CMOS digital logic. The input impedance on both inputs is very high.

Comparators may be sensitive to noise, particularly if you are working with slowly changing or low-level signals, or if some high-level output works its way back into the input section of the circuit. As shown in Fig. 7-2E, we can add positive feedback to gain a snap action, or hysteresis, that will get us out of the noise area. Just as in the Schmitt-trigger circuits of Chapter 4, we gain an upper trip point, a lower trip point, and a dead band in between.

Normally, a hysteresis of one-tenth the supply voltage or so is a good starting point for design. The input impedance on e_1 will be very high; on e_2 it will be something around the value of R_2 . Sometimes hysteresis may not be desirable. If you are detecting a waveform at zero crossing and then later want to accurately measure the times between zero crossings, large amounts of hysteresis will make the crossing position amplitude-sensitive and can lead to jitter or other errors.

You will find an astable oscillator or signal source in Fig. 7-2G. The (+) input acts like a comparator with lots of hysteresis, while the RC network on the (-) input forms a triangle-wave generator. If the output jumps high, the RC network starts charging positive through the dead band until the upper trip point is reached. The output jumps the output low, and the RC network starts discharging until the (-) input hits the lower trip point, completing the cycle. You will get a square-wave output, along with an optional high-impedance and slightly nonlinear triangle wave that may be picked off at the inverting input.

An integrator or low-pass filter is shown in Fig. 7-2H. The capacitor will store the current through the input resistor. This circuit is extremely important in advanced op-amp work. You can use it as a ramp generator, a true analog integrator, an averaging device, or as a single-pole, low-pass active filter.

All of the circuits shown in Fig. 7-2 assume that you are using dual power supplies of equal value. For single-ended operation, the negative supply rail can be grounded and the inputs returned to some suitable voltage within the limits of the common-mode input. One-third to one-half the positive supply voltage is often a good choice.

Note that while you can run both inputs at the negative supply voltage, there are not many things you can do with them connected this way. This is good for an open-loop comparator provided you are sure you will never get more than a few tenths of a volt negative. For most op-amp uses, you need feedback from output to input, and at times the feedback must be provided with the output lower

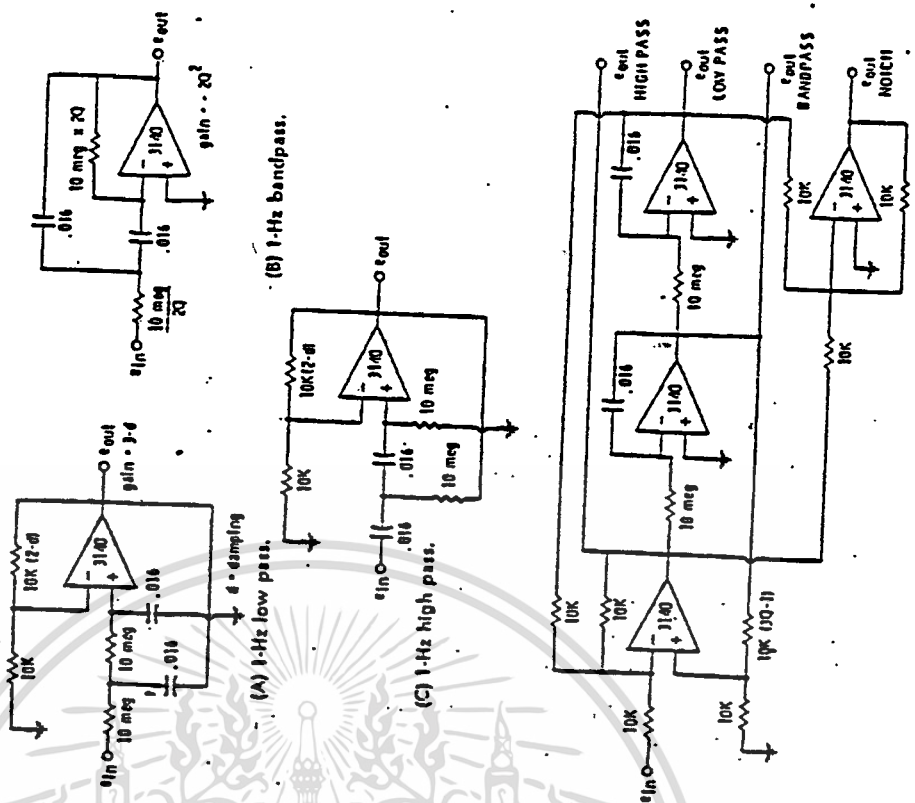


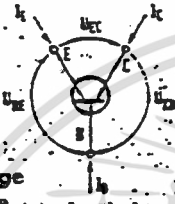
Fig. 7-2. Active filters using CMOS.

General Explanation

The letters that are employed indicate the way in which the pins are connected. Their assignment in conjunction with the polarity sign (+ or -) designates the direction of the voltage or current. This is based on the technical sense of current (current from + to -). One should note that in the transistor pocket guide, for reasons of clarity, negative polarity signs have been dispensed with in the case of reverse-voltage values (e.g. for PNP transistors).

Transistors

- I_E emitter current
- I_C collector current
- I_B base current
- $I_E + I_C + I_B = 0$
- U_{CB} collector-base voltage
- U_{BE} base-emitter voltage
- U_{EC} emitter-collector voltage
- $U_{CB} + U_{BE} + U_{EC} = 0$

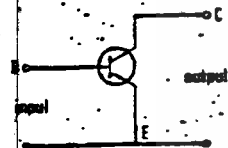


The following applies:

- $U_{CB} = -U_{BC}$
- $U_{BE} = -U_{EB}$
- $U_{EC} = -U_{CE}$

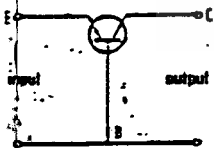
The notations U_{EB} and U_{CB} are generally used with a common-base circuit, whilst U_{BE} and U_{CE} are primarily reserved for a common-emitter circuit.

Common-emitter circuit



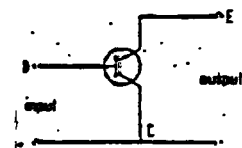
The emitter is the common connection for input and output

Common-base circuit



The base is the common connection for input and output

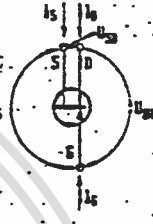
Common-collector circuit



The collector is the common connection for input and output

Field-effect transistors

- I_S source current
- I_D drain current
- I_G gate current
- $I_S + I_D + I_G = 0$
- U_{DG} drain-gate voltage
- U_{GS} gate-source voltage
- U_{SD} source-drain voltage
- $U_{DG} + U_{GS} + U_{SD} = 0$

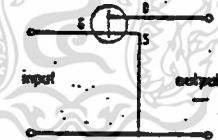


The following applies:

- $U_{DG} = -U_{GD}$
- $U_{GS} = -U_{SG}$
- $U_{SD} = -U_{DS}$

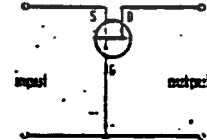
The notations U_{SG} and U_{DG} are generally used with a common-gate circuit, while U_{GS} and U_{DS} are primarily reserved for a common-source circuit.

Common-source circuit



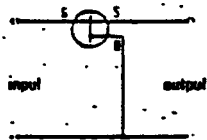
The source is the common connection for input and output

Common-gate circuit



The gate is the common connection for input and output

Common-drain circuit



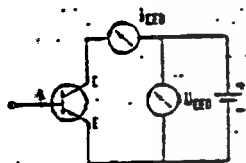
The drain is the common connection for input and output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

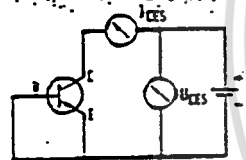
Definition of reverse voltages and leakage currents;

Transistor (NPN): code T or t

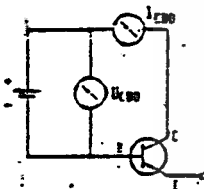
Symbol	Type	Structure	Base	PN	I_{CE0}	I_{CES}	U_{CE0}	U_{CES}
T								
t								



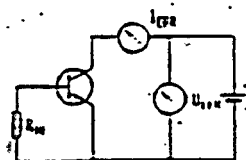
U_{CE0} ; I_{CE0}
Collector-emitter voltage (base open);
collector-emitter current (base open) ($I_B = 0$)



U_{CES} ; I_{CES}
Collector-emitter voltage (emitter shorted);
collector-emitter current (emitter shorted) ($U_{BE} = 0$)



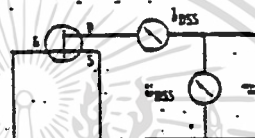
U_{CB0} ; I_{CB0}
Collector-base voltage (emitter open);
collector-base current (emitter open) ($I_E = 0$)



U_{CER} ; I_{CER}
Collector-emitter voltage and collector-emitter current (cutoff)

Field-effect transistor (N-channel): code F or f
M or m

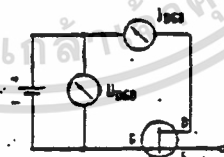
Symbol	Type	Structure	Gate	PN	I_{DSS}	I_{GSS}	U_{DS}	U_{GS}
F								
f								
M								
m								



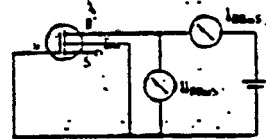
U_{DSS} ; I_{DSS}
Drain-source voltage, drain-source current with short-circuit between gate and source ($U_{GS} = 0$)



U_{GSS} ; I_{GSS}
Gate-source voltage, gate-source current with short-circuit between drain and source ($U_{DS} = 0$)

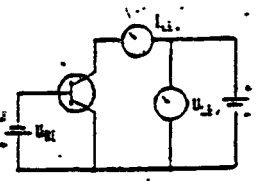


U_{DG0} ; I_{DG0}
Drain-gate voltage, drain-gate current with open source ($I_S = 0$)

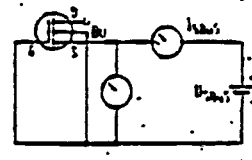


U_{DS0S} ; I_{DS0S}
Drain-substrate voltage and drain-substrate current with short-circuit between gate and substrate and open source ($U_{GS} = 0$, $I_S = 0$)

General Explanation



U_{CEV}, I_{CEV}
Collector-emitter voltage and collector-emitter current (reverse)



U_{SBUS}, I_{SBUS}
Source-substrate voltage and source-substrate current with short-circuit between gate and substrate and open drain ($U_{GSU} = 0, I_D = 0$)

Maximum reverse voltage U_{max} (column 8)

Exceeding the maximum permissible reverse voltage stated by the manufacturer can lead to damaging or destruction of a device.

Transistor: code T or t

1	2	3	4	5	6	7	8	9
IE	IC	Type	Manufacturer	Max. P _{tot}	F ₀	Δf	U_{max} (V)	U_{max} (max.)
T								
t								

Field-effect transistors: code F or f
M or m

1	2	3	4	5	6	7	8	9
IE	IC	Type	Manufacturer	Max. P _{tot}	F ₀	Δf	U_{max} (V)	U_{max} (max.)
F								
f								
M								
m								

A third letter is used in the index to designate reverse voltages and leakage currents (column 13). This letter indicates the type of connection of the unnamed third connection. The meanings are as follows:

- O the third and unnamed connection is open.
- R there is an ohmic resistance between the second-placed connection and the unnamed one.
- S there is a short-circuit between the second-placed connection and the unnamed one.
- V there is a reverse bias between the second-placed connection and the unnamed one.

In the transistor pocket guide the following abbreviations are used for U_{max} :

no symbol	-	U_{CEO}
.	-	U_{CES}
()	-	U_{CBO}
+	-	U_{CER}
o	-	U_{CEV}

no symbol	-	U_{DSS}
.	-	U_{GSS}
()	-	U_{DGO}
+	-	U_{DBUS}
o	-	U_{SBUS}

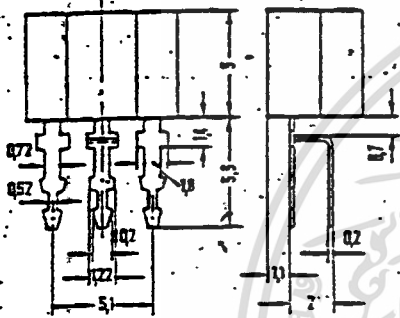
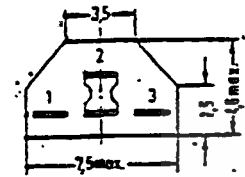
Forward current I_{max} (column 9)

Exceeding the maximum permissible forward current I_{max} for a device can lead to damaging or destruction of the device.

Bauform 32...35

SOT-25

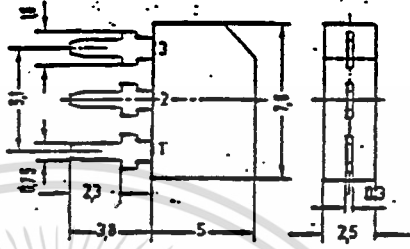
Bauform 32
Plastik



Fo	Al	Anschlüsse			Dem.
		1	2	3	
32	A	E	B	C	
32	B	B	E	C	

SOT-33

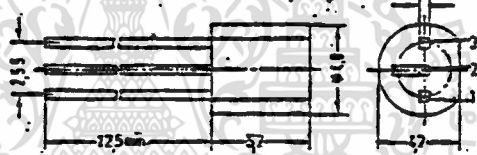
Bauform 34
Plastik



Fo	Al	Anschlüsse			Dem.
		1	2	3	
34	A	E	B	C	
34	B	B	E	C	

SOT-54

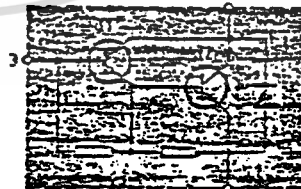
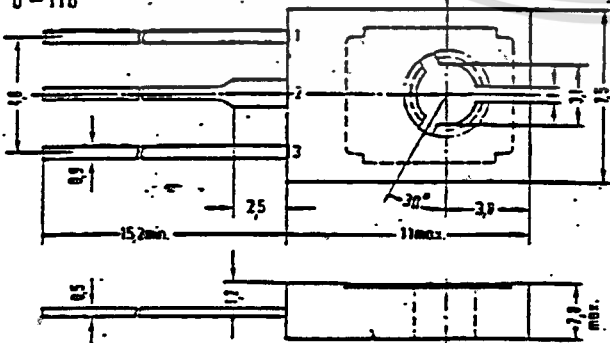
Bauform 35
Plastik



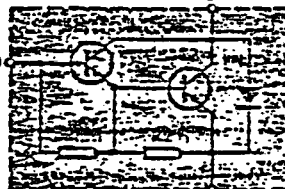
Fo	Al	Anschlüsse			Dem.
		1	2	3	
35	A	E	B	C	
35	B	B	E	C	
35	C	B	S	E	
35	B	B	C	E	

SOT-32
U-116

Bauform 33
Plastik mit
Metallgrundplatte



BPH-Burington

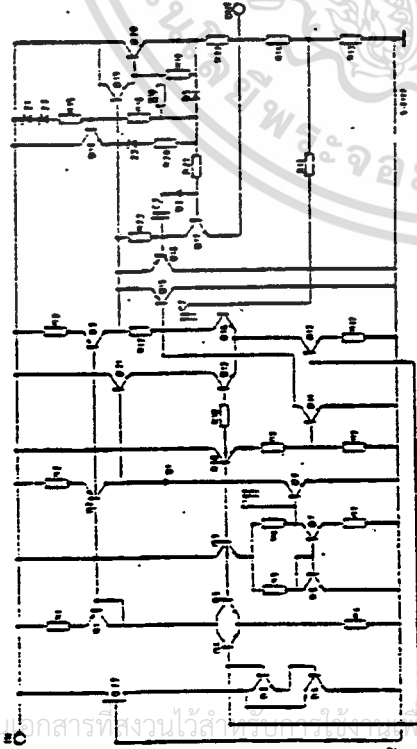


PFP-Burington

Fo	Al	Anschlüsse			Dem.
		1	2	3	
33	A	E	C	B	
33	B	EZ	C/UCZ	B1	Burington
33	C	B	C	E	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCHEMATIC DIAGRAM



TEST CIRCUITS

Fig. 1 - DC parameters

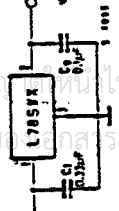


Fig. 2 - Load regulation

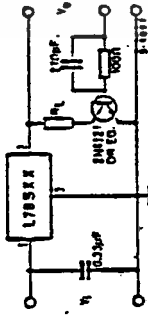
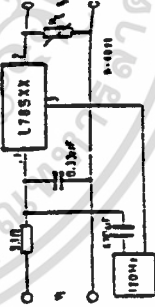


Fig. 3 - Ripple rejection



ELECTRICAL CHARACTERISTICS L78500 (Refer to the test circuits, $T_J = 25^\circ\text{C}$, $I_O = 500\text{ mA}$ unless otherwise specified)

OUTPUT VOLTAGE		5	10	7.5	9	10	Unit							
INPUT VOLTAGE (Unless otherwise specified)		Min. Typ. Max.		Min. Typ. Max.		Min. Typ. Max.								
V_O Output voltage	Test conditions	4.8	5	5.2	7.1	7.5	7.9	8.8	9	9.35	9.5	10	10.5	V
ΔV_O Line regulation	$I_O = 1\text{ A}$	4.35	5	5.25	7.1	7.5	7.95	8.8	9	9.4	9.4	10	10.6	mV
ΔV_O Load regulation	$I_O = 20\text{ mA to } 2\text{ A}$	100	100	120	130	130	200	($V_I = 7$ to 25V)	($V_I = 11$ to 25V)	($V_I = 12.5$ to 30V)	($V_I = 12.5$ to 30V)	($V_I = 14$ to 22V)	($V_I = 12.5$ to 30V)	mV
I_Q Quiescent current		0	0	0	0	0	0	($V_I = 8$ to 12V)	($V_I = 11$ to 20V)	($V_I = 11$ to 20V)	($V_I = 11$ to 25V)	($V_I = 12.5$ to 30V)	($V_I = 14$ to 22V)	mA
ΔI_Q Quiescent current change	$I_O = 20\text{ mA to } 1\text{ A}$	0.5	0.5	0.8	0.8	0.8	0.9	($V_I = 7$ to 25V)	($V_I = 11$ to 25V)	($V_I = 11$ to 25V)	($V_I = 11$ to 25V)	($V_I = 12.5$ to 30V)	($V_I = 12.5$ to 30V)	mA
$\Delta V_O / \Delta V_I$ Output voltage drift	$I_O = 5\text{ mA}$ $T_J = -55$ to 150°C	-1.1	-1.1	-0.8	-0.8	-0.8	-1	($V_I = 7$ to 25V)	($V_I = 11$ to 25V)	($V_I = 11$ to 25V)	($V_I = 11$ to 25V)	($V_I = 12.5$ to 30V)	($V_I = 12.5$ to 30V)	mV/C
en Output noise voltage	$f = 10\text{ Hz to } 100\text{ kHz}$	40	40	52	52	52	55						μV	
SVR Supply voltage rejection	$f = 120\text{ Hz}$	60	60	84	84	84	85						dB	
V_I Operating input voltage	$I_O \leq 1.5\text{ A}$	-8	-8	10.5	10.5	10.5	15						V	
R_O Output resistance	$f = 1\text{ kHz}$	17	17	18	18	18	17						m Ω	
I_{SC} Short circuit current	$V_I = 27\text{ V}$	800	800	800	800	800	800						mA	
I_{SCP} Short circuit peak current		4	4	4	4	4	4						A	

THERMAL DATA

$R_{th(j-c)}$ Thermal resistance junction-case	TO-220	TO-3
$R_{th(j-a)}$ Thermal resistance junction-ambient	mbx	mbx
	3 °C/W	4 °C/W
	60 °C/W	35 °C/W

ELECTRICAL CHARACTERISTICS L78S00 (continued)

Parameter	12		15		18		24		Unit
	Min. Typ. Max.	Test condition	Min. Typ. Max.	Test condition	Min. Typ. Max.	Test condition	Min. Typ. Max.	Test condition	
Output voltage	11.5 12 12.5	$I_o = 1A$	14.4 15 15.8	$I_o = 1A$	17.1 18 18.9	$I_o = 1A$	22.8 24 25.2	$I_o = 1A$	V
Line regulation	240	$I_o = 20mA$	300	$I_o = 20mA$	300	$I_o = 20mA$	480	$I_o = 20mA$	mV
Load regulation	120	$I_o = 20mA$	150	$I_o = 20mA$	180	$I_o = 20mA$	240	$I_o = 20mA$	mV
Quiescent current	8	$I_o = 20mA$	8	$I_o = 20mA$	8	$I_o = 20mA$	8	$I_o = 20mA$	mA
Quiescent current change	0.5	$I_o = 20mA$	0.5	$I_o = 20mA$	0.5	$I_o = 20mA$	0.5	$I_o = 20mA$	mA
Output voltage drift	-1	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	-1	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	-1	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	-1.5	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	mV/C
Output noise voltage	75	$f = 10Hz \text{ to } 100KHz$	90	$f = 10Hz \text{ to } 100KHz$	110	$f = 10Hz \text{ to } 100KHz$	170	$f = 10Hz \text{ to } 100KHz$	μV
Supply voltage rejection	53	$f = 120Hz$	52	$f = 120Hz$	49	$f = 120Hz$	46	$f = 120Hz$	dB
Operating input voltage	15	$I_o \leq 1.5A$	16	$I_o \leq 1.5A$	21	$I_o \leq 1.5A$	27	$I_o \leq 1.5A$	V
Output resistance	18	$f = 1KHz$	18	$f = 1KHz$	22	$f = 1KHz$	28	$f = 1KHz$	m Ω
Short circuit current	800	$V_i = 27V$	800	$V_i = 27V$	800	$V_i = 27V$	800	$V_i = 27V$	mA
Short-circ. peak current	4		4		4		4	A	

ELECTRICAL CHARACTERISTICS L78S00 (continued)

Parameter	5		7.5		9		10		Unit
	Min. Typ. Max.	Test condition	Min. Typ. Max.	Test condition	Min. Typ. Max.	Test condition	Min. Typ. Max.	Test condition	
Output voltage	4.8 5 5.2	$I_o = 1A$	7.1 7.5 7.8	$I_o = 1A$	8.8 9 9.35	$I_o = 1A$	9.5 10 10.5	$I_o = 1A$	V
Line regulation	100	$I_o = 20mA$	120	$I_o = 20mA$	130	$I_o = 20mA$	200	$I_o = 20mA$	mV
Load regulation	80	$I_o = 20mA$	100	$I_o = 20mA$	100	$I_o = 20mA$	180	$I_o = 20mA$	mV
Quiescent current	8	$I_o = 20mA$	8	$I_o = 20mA$	8	$I_o = 20mA$	8	$I_o = 20mA$	mA
Quiescent current change	0.5	$I_o = 20mA$	0.5	$I_o = 20mA$	0.5	$I_o = 20mA$	0.5	$I_o = 20mA$	mA
Output voltage drift	-1.1	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	-0.8	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	-1	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	-1	$I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	mV/C
Output noise voltage	40	$f = 10Hz \text{ to } 100KHz$	52	$f = 10Hz \text{ to } 100KHz$	60	$f = 10Hz \text{ to } 100KHz$	65	$f = 10Hz \text{ to } 100KHz$	μV
Supply voltage rejection	54	$f = 120Hz$	48	$f = 120Hz$	47	$f = 120Hz$	47	$f = 120Hz$	dB
Operating input voltage	8	$I_o \leq 1.5A$	10.5	$I_o \leq 1.5A$	12	$I_o \leq 1.5A$	13	$I_o \leq 1.5A$	V
Output resistance	17	$f = 1KHz$	16	$f = 1KHz$	17	$f = 1KHz$	17	$f = 1KHz$	m Ω
Short circuit current	500	$V_i = 27V$	500	$V_i = 27V$	500	$V_i = 27V$	500	$V_i = 27V$	mA
Short-circ. peak current	4		4		4		4	A	

ELECTRICAL CHARACTERISTICS L78S00 (Refer to the test circuits, $T_j = 25^\circ C, I_o = 500mA$ unless otherwise specified)

ELECTRICAL CHARACTERISTICS L78500C (continued)

OUTPUT VOLTAGE		12	15	18	24	Unit	
INPUT VOLTAGE (Unless otherwise specified)		19	23	26	33		
Parameter	Test conditions	Min.	Typ.	Max.	Min.	Typ.	Max.
V_o	Output voltage $I_o = 1A$	11.5 $(V_i = 14.5V)$	12 $(V_i = 17.5V)$	12.5 $(V_i = 20.5V)$	13 $(V_i = 27V)$	V	
ΔV_o	Line regulation	240 $(V_i = 14.5 \text{ to } 30V)$	300 $(V_i = 17.5 \text{ to } 30V)$	360 $(V_i = 20.5 \text{ to } 30V)$	480 $(V_i = 27 \text{ to } 38V)$	mV	
ΔV_o	Load regulation $I_o = 20mA$ to $1.5A$ $I_o = 2A$	160 $(V_i = 16 \text{ to } 22V)$	150 $(V_i = 20 \text{ to } 26V)$	200 $(V_i = 22 \text{ to } 28V)$	300 $(V_i = 30 \text{ to } 36V)$	mV	
I_d	Quiescent current	8	8	8	8	mA	
ΔI_d	Quiescent current change $I_o = 20mA$ to $1A$	0.5	0.5	0.5	0.5	mA	
$\Delta V_o / \Delta T$	Output voltage drift $I_o = 5mA$ $T_{amb} = 0 \text{ to } 70^\circ C$	-1	-1	-1	-1.5	mV/°C	
SN	Output noise voltage $f = 10Hz$ to $100kHz$	78	90	110	170	μV	
SVR	Supply voltage rejection $f = 120Hz$	47	46	43	42	dB	
V_i	Operating input voltage $I_o < 1.5A$	18	18	21	27	V	
R_o	Output resistance $f = 1kHz$	19	19	22	28	milli	
I_{sc}	Short circuit current $V_i = 27V$	600	600	600	900	mA	
I_{scp}	Short circ. peak current	4	4	4	4	A	

Fig. 4 - Dropout voltage vs. junction temperature

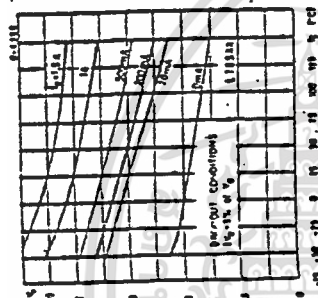


Fig. 5 - Peak output current vs. Input/output differential voltage

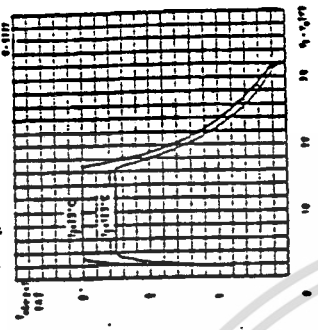


Fig. 6 - Supply voltage rejection vs. frequency

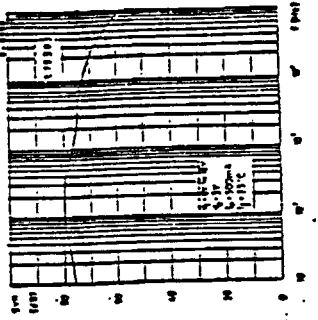


Fig. 7 - Output voltage vs. junction temperature

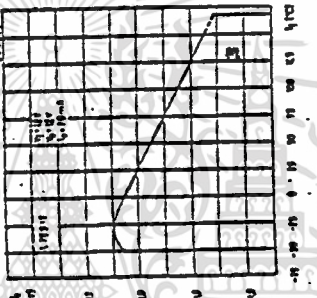


Fig. 8 - Output Impedance vs. frequency

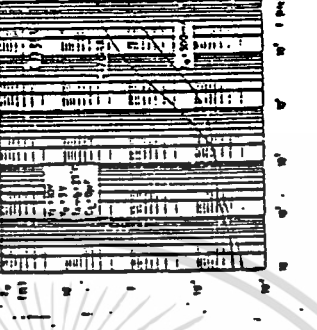


Fig. 9 - Quiescent current vs. junction temperature

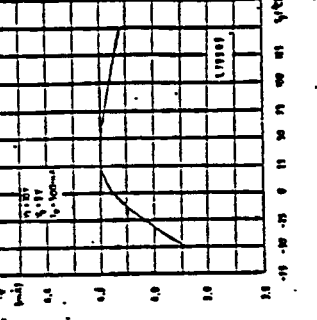


Fig. 10 - Load transient response

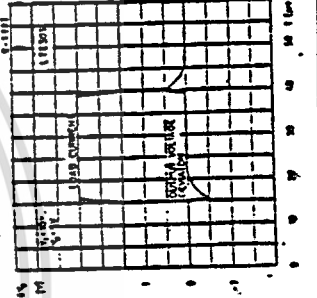


Fig. 11 - Line transient response

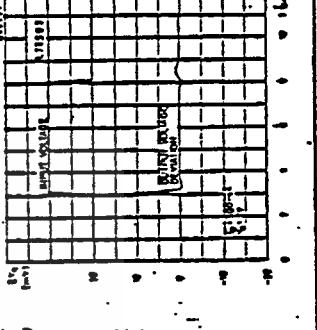
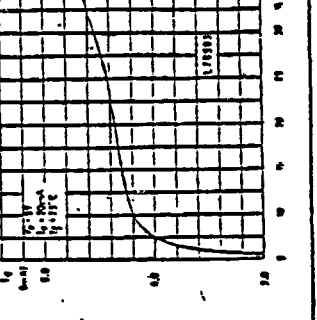


Fig. 12 - Quiescent current vs. input voltage





MOTOROLA

MC14528B

DUAL MONOSTABLE MULTIVIBRATOR

The MC14528B is a dual, retriggerable, resettable monostable multivibrator. It may be triggered from either edge of an input pulse, and will produce an accurate output pulse over a wide range of widths, the duration and accuracy of which are determined by the external timing components, Cx and Rx.

- Separate Reset Available
- Quiescent Current = 5.0 nA/package typical @ 5 Vdc
- Diode Protection on All Inputs
- Triggerable from Leading or Trailing Edge Pulse
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range
- See MC14538B Data Sheet for Applications Requiring Precise Control of Output Pulse Width

MAXIMUM RATINGS (Voltages referenced to VSS)

Rating	Symbol	Value	Unit
DC Supply Voltage	VDD	-0.5 to +18	Vdc
Input Voltage, All Inputs	Vin	-0.5 to VDD + 0.5	Vdc
DC Current Drain per Pin	I	10	mAac
Operating Temperature Range - AL Device	TA	-55 to +125	°C
Operating Temperature Range - CL/CP Device	TA	-40 to +85	°C
Storage Temperature Range	Tstg	-65 to +150	°C

CMOS MSI

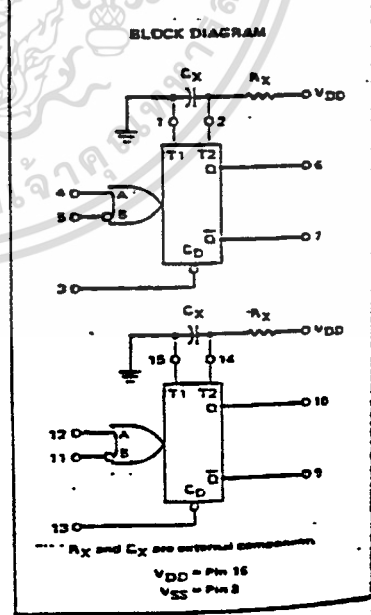
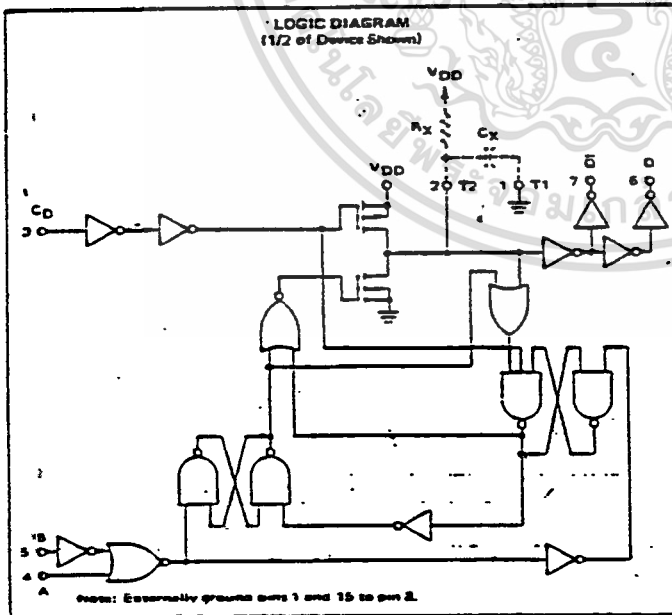
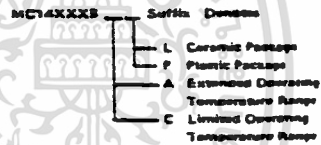
(LOW-POWER COMPLEMENTARY MOS)

DUAL RETRIGGERABLE/RESETTABLE MONOSTABLE MULTIVIBRATOR



L SUFFIX CERAMIC PACKAGE CASE 820 P SUFFIX PLASTIC PACKAGE CASE 848

ORDERING INFORMATION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14528B

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	VDD Vdc	T _{low} *		25°C			T _{high} *		Unit	
			Min	Max	Min	Typ	Max	Min	Max		
Output Voltage V _{in} = VDD or 0 V _{in} = 0 or VDD	"0" Level	V _{OL}	5.0	-	0.05	-	0	0.05	-	0.05	Vdc
		10	-	0.05	-	0	0.05	-	0.05		
		15	-	0.05	-	0	0.05	-	0.05		
	"1" Level	V _{OH}	5.0	4.95	-	4.95	5.0	-	4.95	-	Vdc
		10	9.95	-	9.95	10	-	9.95	-	-	
		15	14.95	-	14.95	15	-	14.95	-	-	
Input Voltage**	"0" Level	V _{IL}	5.0	-	1.5	-	2.25	1.5	-	1.5	Vdc
		10	-	3.0	-	4.50	3.0	-	3.0		
		15	-	4.0	-	6.75	4.0	-	4.0		
	"1" Level	V _{IH}	5.0	3.5	-	3.5	2.75	-	3.5	-	Vdc
		10	7.0	-	7.0	5.50	-	7.0	-	-	
		15	11.0	-	11.0	8.25	-	11.0	-	-	
Output Drive Current (AL Device)	Source	I _{OH}	5.0	-1.2	-	-1.0	-1.7	-	-0.7	-	mAdc
		10	-0.25	-	-0.2	-0.36	-	-0.14	-		
		15	-0.62	-	-0.5	-0.9	-	-0.35	-		
	Sink	I _{OL}	5.0	0.64	-	0.51	0.88	-	0.36	-	mAdc
		10	1.6	-	1.3	2.25	-	0.9	-		
		15	4.2	-	3.4	8.8	-	2.4	-		
Output Drive Current (CL/CP Device)	Source	I _{OH}	5.0	-1.0	-	-0.8	-1.7	-	-0.5	-	mAdc
		10	-0.2	-	-0.16	-0.36	-	-0.12	-		
		15	-0.5	-	-0.4	-0.9	-	-0.3	-		
	Sink	I _{OL}	5.0	0.52	-	0.44	0.88	-	0.36	-	mAdc
		10	1.3	-	1.1	2.25	-	0.9	-		
		15	3.6	-	3.0	8.8	-	2.4	-		
Input Current (AL Device)	I _{in}	15	-	±0.1	-	±0.00001	±0.1	-	±1.0	µAac	
Input Current (CL/CP Device)	I _{in}	15	-	±0.3	-	±0.00001	±0.3	-	±1.0	µAac	
Input Capacitance (V _{in} = 0)	C _{in}	-	-	-	-	5.0	7.5	-	-	pF	
Quiescent Current (AL Device) (Per Package)	I _{DD}	5.0	-	5.0	-	0.005	5.0	-	150	µAac	
	10	-	10	-	0.010	10	-	300			
	15	-	20	-	0.015	20	-	600			
Quiescent Current (CL/CP Device) (Per Package)	I _{DD}	5.0	-	20	-	0.005	20	-	150	µAac	
	10	-	40	-	0.010	40	-	300			
	15	-	80	-	0.015	80	-	600			
Total Supply Current at an external load capacitance (C _L) and at external wiring capacitance (C _X). Use the formula -	I _T	-	$I_T(C_L, C_X) = I_{CL} + 0.3BC_X(V_{DD}) + 2 \times 10^{-5} R_X C_X (V_{DD} - 2)^2 f \times 10^{-3}$ <p>where: I_T in µA (per circuit), C_L and C_X in pF, R_X in megohms, V_{DD} in Vdc, f in kHz is input frequency.</p>								

*T_{low} = -55°C for AL Device, -40°C for CL/CP Device.
 T_{high} = +125°C for AL Device, +85°C for CL/CP Device.
 All noise immunity specified for worst-case input combination.
 Noise Margin for both "1" and "0" level = 1.0 Vdc min @ VDD = 5.0 Vdc
 2.0 Vdc min @ VDD = 10 Vdc
 2.5 Vdc min @ VDD = 15 Vdc
 **The formulas given are for the typical characteristics only at 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14528B

SWITCHING CHARACTERISTICS** (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	C _X pF	R _X kΩ	V _{DD} Vdc	Min	Typ	Max	Unit
Output Rise Time -- TTLH = (3.0 ns/pF) C _L + 30 ns TTLH = (1.5 ns/pF) C _L + 15 ns TTLH = (1.1 ns/pF) C _L + 10 ns	TTLH	—	—	5.0 10 15	—	180 80 65	300 150 130	ns
Output Fall Time TFHL = (1.5 ns/pF) C _L + 25 ns TFHL = (0.75 ns/pF) C _L + 12.5 ns TFHL = (0.55 ns/pF) C _L + 9.5 ns	TFHL	—	—	5.0 10 15	—	100 50 40	200 100 80	ns
Turn-Off, Turn-On Delay Time — A or B to Q or Q̄ *PLH, *PHL = (1.7 ns/pF) C _L + 240 ns *PLH, *PHL = (0.85 ns/pF) C _L + 87 ns *PLH, *PHL = (0.5 ns/pF) C _L + 55 ns	*PLH, *PHL	15	5.0	5.0 10 15	—	325 120 90	600 240 180	ns
Turn-Off, Turn-On Delay Time — A or B to Q or Q̄ *PLH, *PHL = (1.7 ns/pF) C _L + 240 ns *PLH, *PHL = (0.85 ns/pF) C _L + 87 ns *PLH, *PHL = (0.5 ns/pF) C _L + 55 ns	*PLH, *PHL	1000	10	5.0 10 15	—	705 280 210	— — —	ns
Maximum Input Pulse Width — A or B	*PW	15	5.0	5.0 10 15	—	70 30 30	150 75 55	ns
	*WL	1000	10	5.0 10 15	—	70 30 30	— — —	ns
Output Pulse Width — Q or Q̄ (For C _X < 0.01 μF use graph for appropriate V _{DD} level)	*W	15	5.0	5.0 10 15	—	550 350 300	— — —	ns
Output Pulse Width — Q or Q̄ (For C _X > 0.01 μF use formula: *W = 0.2 R _X C _X Ln (V _{DD} - V _{SS})†	*W	10,000	10	5.0 10 15	—	30 50 55	±15 ±40 ±40	ns
Pulse Width Margin between Circuits in the same package	t1 - t2	10,000	10	5.0 10 15	—	5.0 3.0 3.0	25 35 35	%
Reset Propagation Delay — C _D to Q or Q̄	*PLH, *PHL	.15	5.0	5.0 10 15	—	325 90 90	600 225 170	ns
		1000	10	5.0 10 15	—	1000 300 250	— — —	ns
Minimum Retrigger Time	*tr	15	5.0	5.0 10 15	—	0 0 0	— — —	ns
		1000	10	5.0 10 15	—	0 0 0	— — —	ns
External Timing Resistance	R _X	—	—	—	5.0	1000	1000	kΩ
External Timing Capacitance	C _X	—	—	—	—	No Limit	—	μF

** The formula given is for the typical characteristics only.
† R_X is in Ohms, C_X is in farads, V_{DD} and V_{SS} in volts, PW_{out} in seconds.

IC14528B

FIGURE 1 - OUTPUT SOURCE CURRENT TEST CIRCUIT

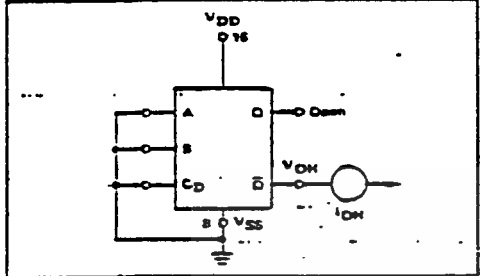


FIGURE 2 - OUTPUT SINK CURRENT TEST CIRCUIT

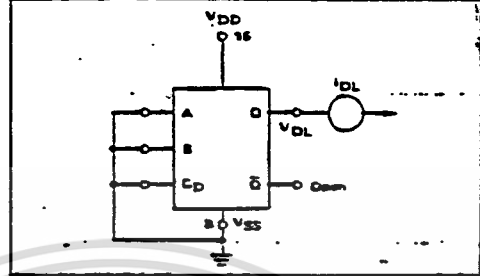


FIGURE 3 - POWER DISSIPATION TEST CIRCUIT AND WAVEFORMS

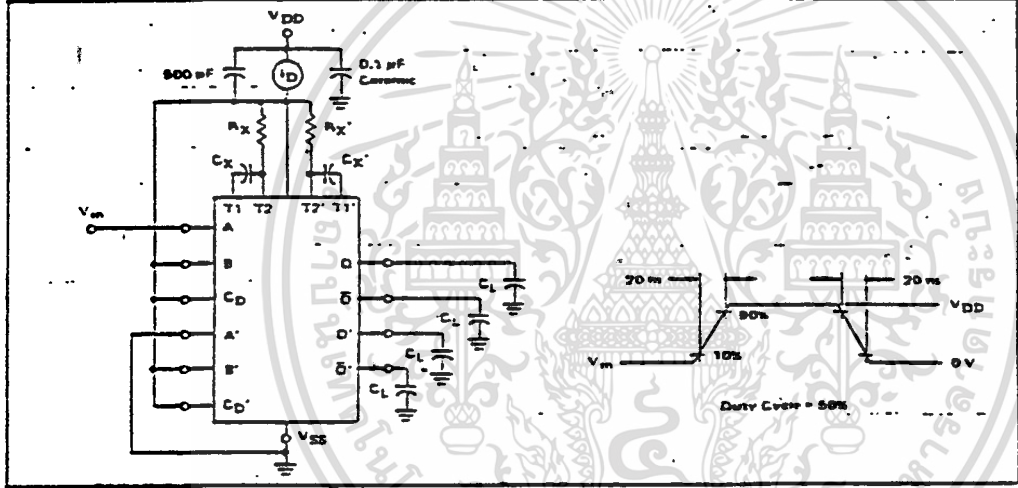
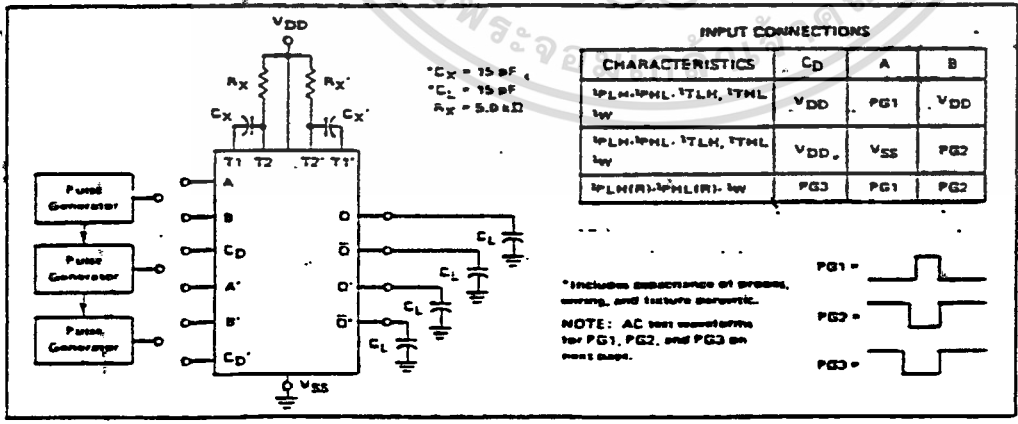


FIGURE 4 - AC TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14528B

FIGURE 5 - AC TEST WAVEFORMS

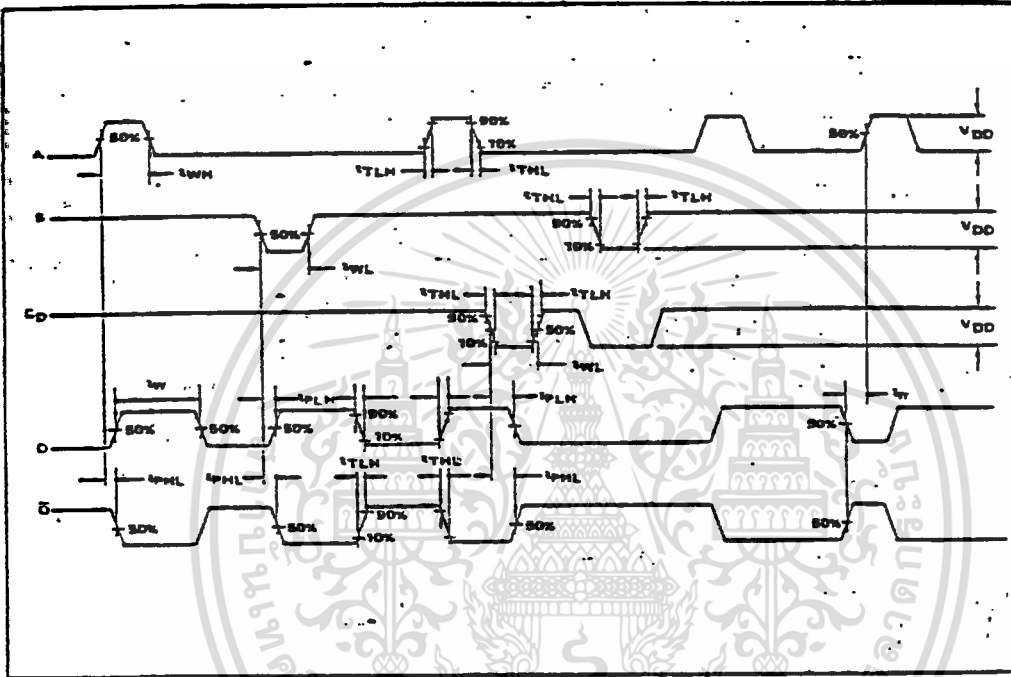


FIGURE 6 - NORMALIZED PULSE WIDTH versus TEMPERATURE

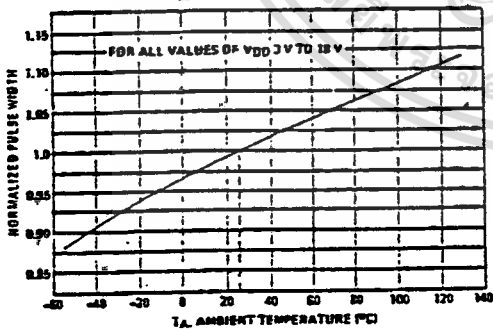
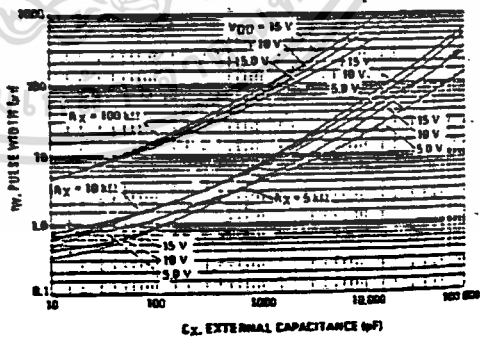


FIGURE 7 - PULSE WIDTH versus Cx



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC14046B

PHASE-LOCKED LOOP

The MC14046B phase-locked loop contains two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common signal inputs, PCA_{in} and PCB_{in} . Input PCA_{in} can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator 1 (an exclusive OR gate) provides a digital error signal $PC1_{out}$, and maintains 50° phase shift at the center frequency between PCA_{in} and PCB_{in} signals (both at 50% duty cycle). Phase comparator 2 (with leading edge sensing logic) provides digital error signals $PC2_{out}$ and PCP_{out} , and maintains a 0° phase shift between PCA_{in} and PCB_{in} signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{out} whose frequency is determined by the voltage of input VCO_{in} and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source-follower output SF_{out} with an external resistor is used where the VCO_{in} signal is needed but no loading can be tolerated. The inhibit input Inh , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

Applications include FM and FSK modulation and demodulation, frequency synthesis and multiplication, frequency discrimination, tone decoding, data synchronization and conditioning, voltage-to-frequency conversion and motor-speed control.

- VCO Frequency = 1.4 MHz Typical @ $V_{DD} = 10$ Vdc
- VCO Frequency Drift with Temperature = 0.04%/°C Typical @ $V_{DD} = 10$ Vdc
- VCO Linearity = 1% Typical
- Quiescent Current = 5.0 nA/package typical @ 5 Vdc
- Low Dynamic Power Dissipation - 70 μ W Typical @ $f_0 = 10$ kHz, $V_{DD} = 5.0$ Vdc, $R1 = 1.0$ M Ω , $R2 = \infty$, $R_{SF} = \infty$
- Buffered Outputs Compatible with MHTL and Low-Power TTL
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 to 18 Vdc
- Pin-for-Pin Replacement for CD4046B

CMOS MSI

(LOW-POWER COMPLEMENTARY MOS)

PHASE-LOCKED LOOP



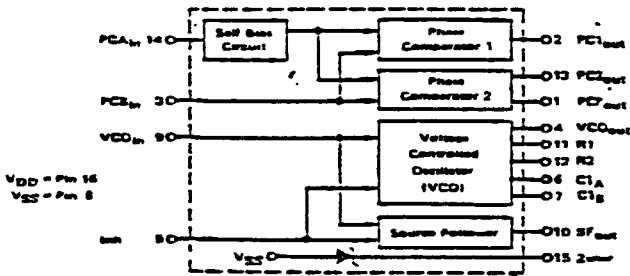
L SUFFIX
CERAMIC PACKAGE
CASE 820

P SUFFIX
PLASTIC PACKAGE
CASE 848

ORDERING INFORMATION

MC14046B	Suffix	Denotes
	L	Ceramic Package
	P	Plastic Package
	A	Extended Operating Temperature Range
	C	Limited Operating Temperature Range

BLOCK DIAGRAM



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to any high impedance circuit. For proper operation it is recommended that V_{in} and V_{out} be distinguished to the range $V_{SS} < (V_{in} \text{ or } V_{out}) < V_{DD}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Pins 6, 7, 10, 11, 12, and 15 if unused must be left open.

MC14046B

MAXIMUM RATINGS (Voltages referenced to VSS)

Rating	Symbol	Value	Unit
DC Supply Voltage	VDD	-0.5 to +18	Vdc
Input Voltage, All Inputs	Vin	-0.5 to VDD + 0.5	Vdc
DC Current Drawn per Pin	I	10	mAdc
Operating Temperature Range - AL Device	TA	-55 to +125	°C
CL/CP Device		-40 to +85	
Storage Temperature Range	Tstg	-65 to +150	°C

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	VDD Vdc	Tlow			25°C			Thigh		Unit
			Min	Max	Min	Typ	Max	Min	Max		
Output Voltage Vin = VDD or 0 Vin = 0 or VDD	"0" Level VOL	5.0	-	0.05	-	0	0.05	-	0.05	Vdc	
		10	-	0.05	-	0	0.05	-	0.05		
		15	-	0.05	-	0	0.05	-	0.05		
	"1" Level VOH	5.0	4.95	-	4.95	5.0	-	4.95	-	Vdc	
		10	9.95	-	9.95	10	-	9.95	-		
		15	14.95	-	14.95	15	-	14.95	-		
Input Voltage	"0" Level VIL	5.0	-	1.5	-	2.25	1.5	-	1.5	Vdc	
		10	-	3.0	-	4.50	3.0	-	3.0		
		15	-	4.0	-	6.75	4.0	-	4.0		
	"1" Level VIH	5.0	-	3.5	-	2.75	-	2.5	-	Vdc	
		10	-	7.0	-	5.50	-	7.0	-		
		15	-	11.0	-	8.25	-	11.0	-		
Output Drive Current (AL Device)	Source IOH	5.0	-1.2	-	-1.0	-1.7	-	-0.7	-	mAac	
		10	-0.25	-	-0.2	-0.36	-	-0.14	-		
		15	-	-	-0.5	-0.9	-	-0.25	-		
	Sink IOL	5.0	0.84	-	0.51	0.88	-	0.36	-	mAac	
		10	1.5	-	1.2	2.25	-	0.9	-		
		15	4.2	-	3.4	8.8	-	2.4	-		
Output Drive Current (CL/CP Device)	Source IOH	5.0	-1.0	-	-0.8	-1.7	-	-0.6	-	mAac	
		10	-0.2	-	-0.16	-0.36	-	-0.12	-		
		15	-0.5	-	-0.4	-0.9	-	-0.3	-		
	Sink IOL	5.0	0.52	-	0.44	0.88	-	0.36	-	mAac	
		10	1.3	-	1.1	2.25	-	0.9	-		
		15	3.6	-	3.0	8.8	-	2.4	-		
Input Current (AL Device)	Iin	15	-	±0.1	-	±0.00001	±0.1	-	±1.0	µAac	
Input Current (CL/CP Device)	Iin	15	-	±0.3	-	±0.00001	±0.3	-	±1.0	µAac	
Input Capacitance (Vin = 0)	Cin	-	-	-	-	5.0	7.5	-	-	pf	
Quiescent Current (AL Device) (For Package)	IDD	5.0	-	5.0	-	0.005	5.0	-	150	µAac	
		10	-	10	-	0.010	10	-	300		
		15	-	20	-	0.015	20	-	600		
Quiescent Current (CL/CP Device) (For Package)	IDD	5.0	-	20	-	0.005	20	-	150	µAac	
		10	-	40	-	0.010	40	-	300		
		15	-	80	-	0.015	80	-	600		
Total Supply Current I (Iin = "0", Iin = 10 kHz, CL = 50 pF, R1 = 1 MΩ, R2 = ∞, RSP = ∞, and 80% Duty Cycle)	IT	5.0	-	-	-	IT = (1.46 µA/kHz) f + IDD	-	-	-	µAac	
		10	-	-	-	IT = (2.91 µA/kHz) f + IDD	-	-	-		
		15	-	-	-	IT = (4.37 µA/kHz) f + IDD	-	-	-		

Tlow = -55°C for AL Device, -40°C for CL/CP Device.
 Thigh = +125°C for AL Device, +85°C for CL/CP Device.
 Noise immunity specified for worst-case input combination.
 Noise Margin for both "1" and "0" level = 1.0 Vdc min @ VDD = 5.0 Vdc
 2.0 Vdc min @ VDD = 10 Vdc
 2.5 Vdc min @ VDD = 15 Vdc

To Calculate Total Current in General:

$$I_T = 2.2 \times V_{DD} \left(\frac{V_{CCin} - 1.65}{R1} + \frac{V_{DD} - 1.35}{R2} \right) + 1.6 \times \left(\frac{V_{CCin} - 1.65}{R_{SP}} \right) + 1 \times 10^{-3} I_{CL} + 91 V_{DD} f + 1 \times 10^{-1} V_{DD}^2 \left(\frac{100 - \% \text{ Duty Cycle of PCA}_{in}}{100} \right) + I_Q$$

where: IT in µA, CL in pF, VCCin, VDD in Vdc, f in KHz, and R1, R2, RSP in MΩ, CL on VCCout.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14046B

ELECTRICAL CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V _{DD} Vdc	Minimum		Typical All Types	Maximum		Units
			AL Device	CL/CP Device		AL Device	CL/CP Device	
Output Rise Time TTLH = (3.0 ns/pF) C _L + 30 ns TTLH = (1.5 ns/pF) C _L + 15 ns TTLH = (1.1 ns/pF) C _L + 10 ns	TTLH	5.0 10 15	- - -	- - -	120 80 65	350 150 110	400 200 160	ns
Output Fall Time FTFL = (1.5 ns/pF) C _L + 25 ns FTFL = (0.75 ns/pF) C _L + 12.5 ns FTFL = (0.55 ns/pF) C _L + 9.5 ns	FTFL	5.0 10 15	- - -	- - -	100 80 37	175 75 55	200 100 80	ns

PHASE COMPARATORS 1 and 2

Input Resistance - PCA _{in}	R _{in}	5.0 10 15	1.0 0.2 0.1	1.0 0.2 0.1	2.0 0.4 0.2	- - -	- - -	MΩ
	PCB _{in}	15	150	15	1500	-	-	MΩ
Minimum Input Sensitivity AC Coupled - PCA _{in} C _{series} = 1000 pF, f = 50 kHz	V _{in}	5.0 10 15	- - -	- - -	200 400 700	300 600 1050	400 800 1400	mV p-p
DC Coupled - PCA _{in} , PCB _{in}	-	5 to 15	-	-	See Noise Immunity			-

VOLTAGE CONTROLLED OSCILLATOR (VCO)

Maximum Frequency (VCO _{in} = V _{DD} , C1 = 50 pF, R1 = 5 kΩ, and R2 = ∞)	f _{max}	5.0 10 15	0.50 1.0 1.4	0.35 0.7 1.0	0.70 1.4 1.9	- - -	- - -	MHz
Temperature - Frequency Stability (R2 = ∞)	-	5.0 10 15	- - -	- - -	0.12 0.04 0.015	- - -	- - -	%/°C
Linearity (R2 = ∞) (VCO _{in} = 2.50 V ± 0.30 V, R1 > 10 kΩ) (VCO _{in} = 5.00 V ± 2.50 V, R1 > 400 kΩ) (VCO _{in} = 7.50 V ± 5.00 V, R1 > 1000 kΩ)	-	5.0 10 15	- - -	- - -	1 1 1	- - -	- - -	%
Output Duty Cycle	-	5 to 15	-	-	50	-	-	%
Input Resistance - VCO _{in}	R _{in}	15	150	15	1500	-	-	MΩ

SOURCE-FOLLOWER

Output Voltage (VCO _{in} minus SF _{out} , R _{SF} > 50 kΩ)	V _o	5.0 10 15	- - -	- - -	1.65 1.65 1.65	2.2 2.2 2.2	2.5 2.5 2.5	Vdc
Linearity (VCO _{in} = 2.50 V ± 0.30 V, R _{SF} > 50 kΩ) (VCO _{in} = 5.00 V ± 2.50 V, R _{SF} > 50 kΩ) (VCO _{in} = 7.50 V ± 5.00 V, R _{SF} > 50 kΩ)	-	5.0 10 15	- - -	- - -	0.1 0.6 0.8	- - -	- - -	%

ZENER DIODE

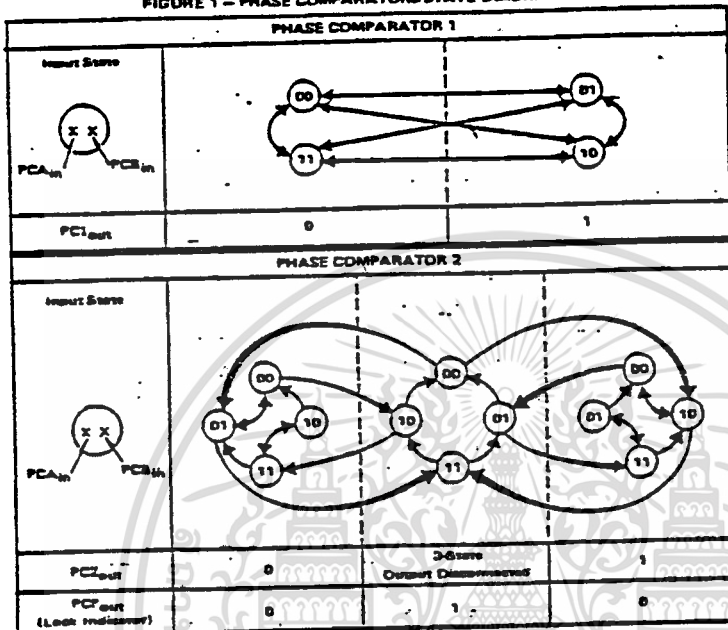
Zener Voltage (I _Z = 50 μA)	V _Z	-	6.7	6.3	7.0	7.3	7.7	Vdc
Dynamic Resistance (I _Z = 1 mA)	R _Z	-	-	-	100	-	-	Ω

*The format given is for the typical characteristics only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14046B

FIGURE 1 - PHASE COMPARATORS STATE DIAGRAMS



Refer to Waveforms in Figure 3.

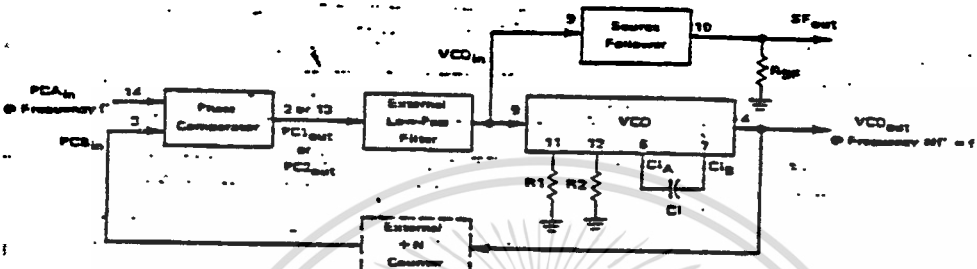
FIGURE 2 - DESIGN INFORMATION

Characteristic	Using Phase Comparator 1	Using Phase Comparator 2
No signal on input PCA _{in}	VCO in PLL system adjusts to center frequency (f _c).	VCO in PLL system adjusts to minimum frequency (f _{min}).
Phase angle between PCA _{in} and PCB _{in}	90° at center frequency (f _c), approaching 0° and 180° at ends of lock range (2f _L).	Always 0° in lock (positive rising signal).
Locks on harmonics of center frequency	Yes	No
Signal input noise rejection	High	Low
Lock frequency range (2f _L)	The frequency range of the input signal on which the loop will stay locked if it was initially in lock. 2f _L = full VCO frequency range = f _{max} - f _{min} .	
Capture frequency range (2f _C)	The frequency range of the input signal on which the loop will lock if it was initially out of lock.	
	Depends on low-pass filter characteristics (see Figure 3). f _C < f _L .	f _C = f _L .
Center frequency (f _c)	The frequency of VCO _{out} , when VCO _{in} = 1/2 VDD	
VCO output frequency (f _c)	$f_{min} = \frac{1}{R_2(C_1 + 32 \text{ pF})} \quad (V_{CO \text{ input}} = V_{SS})$ $f_{max} = \frac{1}{R_1(C_1 + 32 \text{ pF})} + f_{min} \quad (V_{CO \text{ input}} = V_{DD})$ <p>where: 10K < R₁ < 1M 10K < R₂ < 1M 100pF < C₁ < .01 μF</p>	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14046B

FIGURE 3 - GENERAL PHASE-LOCKED LOOP CONNECTIONS AND WAVEFORMS



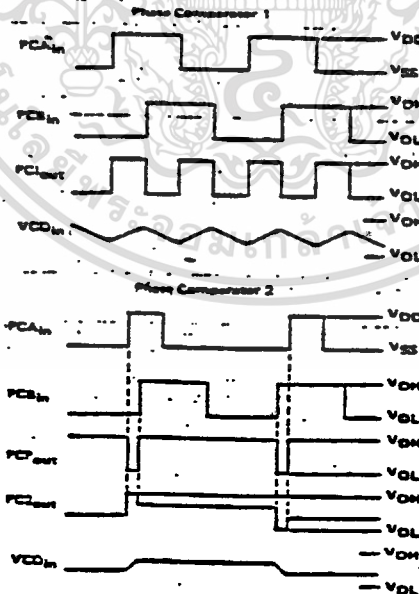
Typical Low-Pass Filters



Note: for further information, see:

- (1) F. Gardner, "Phase-Lock Techniques", John Wiley and Son, New York, 1966.
- (2) G. S. Moschytz, "Miniature RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.
- (3) Gerth Nash, "Phase-Lock Loop Design Fundamentals", AN-535, Motorola Inc.

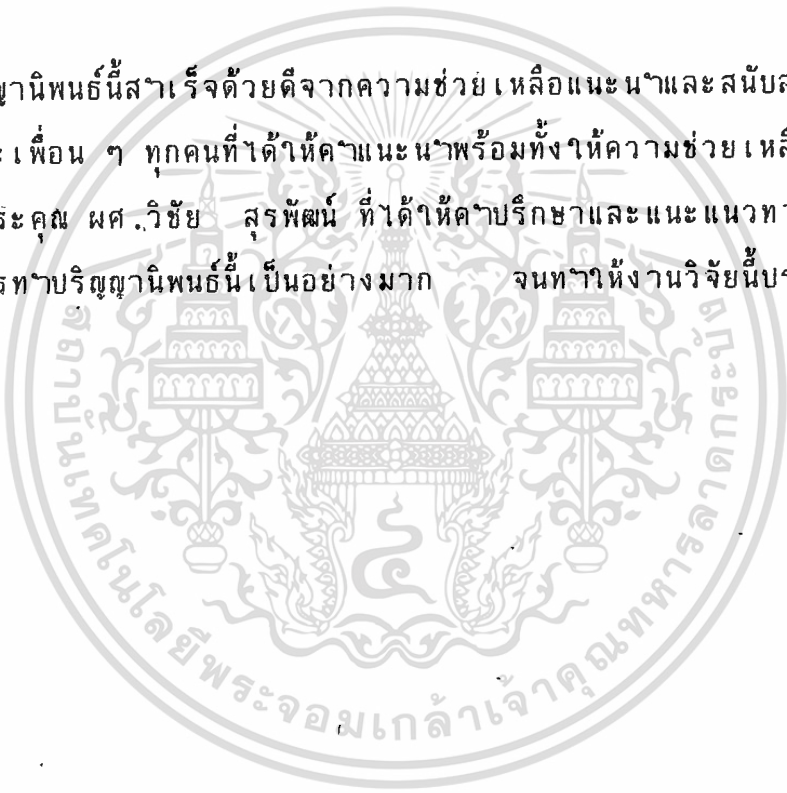
Waveforms



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาบัตรนี้สำเร็จด้วยดีจากความช่วยเหลือแนะนำและสนับสนุนจาก
คณาจารย์ และเพื่อน ๆ ทุกคนที่ได้ให้ความแนะนำพร้อมทั้งให้ความช่วยเหลือตลอด
มาและขอขอบพระคุณ ผศ. วิชัย สุรพัฒน์ ที่ได้ให้คำปรึกษาและแนะนำแนวทางที่เป็น
ประโยชน์ในการทำปริญญาบัตรนี้เป็นอย่างมาก จนทำให้งานวิจัยนี้ประสบ
สำเร็จลงด้วยดี



หนังสืออ้างอิง

1. คู่มือ TRANSISTOR
2. SGS GROUP OF COMPANIES, POWER SUPPLY APPLICATION MANUAL 1985,
PAGE 205-215, 386-390
3. JACK TAKESUYE & GARY FAY, "ELECTRONIC DESIGN MAGAZINE,
DECEMBER 1980" PAGE 93-97

