



อินเวอร์ตเตอร์

INVERTER

จัดทำโดย

โอกาส เรืองธัมมกิจ

OPAS RUANGTHAMMAKIT

เอกชัย เหลืองวิลเลิศ

EKACHAI LUENGVILAILERT

อาจารย์ที่ปรึกษา

ADVISOR

พ.ศ. ประภาส ไพรสุวรรณ

ASSOC.PROF. PRAPART PRISUWANNA M.ENG. (KMITL)

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

ปีการศึกษา 2532



ปริญญานิพนธ์ปีการศึกษา 2532

เรื่อง อินเวอร์ตเตอร์

ผู้จัดทำ

1. นาย โอภาส เรืองธัมมกิจ 291291

2. นาย เอกชัย เหลืองวิไลเลิศ 291304

.....อาจารย์ที่ปรึกษา
(ผ.ศ. ประภาส ไพรสวรรค์)

อินเวอร์ตเตอร์

โอกาส เรืองธัมมกิจ
เอกชัย เหลืองวิไลเลิศ
ปีการศึกษา 2532

ผ.ศ.ประภาส ไพรสุวรรณ
อาจารย์ที่ปรึกษา

บทคัดย่อ

ในโครงงานนี้จะกล่าวถึงการพัฒนาและทดลองสร้างอินเวอร์ตเตอร์ (INVERTER) เพื่อนำไปใช้กับแหล่งจ่ายไฟต่อเนื่อง โดยจะใช้เทคนิคของ PWM (PULSE WIDTH MODULATION) เป็นสัญญาณควบคุมเพื่อใช้ในการสวิตชิงให้กับวงจรกำลังซึ่งจะใช้เพาเวอร์ทรานซิสเตอร์ (POWER TRANSISTOR) ซึ่งต่อกันแบบฟูลบริดจ์ (FULL BRIDGE) ได้สัญญาณออกมาเป็นพัลส์ซึ่งมีความกว้างต่าง ๆ กัน และเมื่อนำสัญญาณที่ได้นี้ไปผ่านวงจรกรอง (FILTER) ก็จะได้รูปคลื่นไซน์ (SINE) ที่มีความถี่ 50 HZ ออกมา

INVERTER

OPAS KUANGTHAMMAKIT

EKACHAI LEUNGVILAILERT

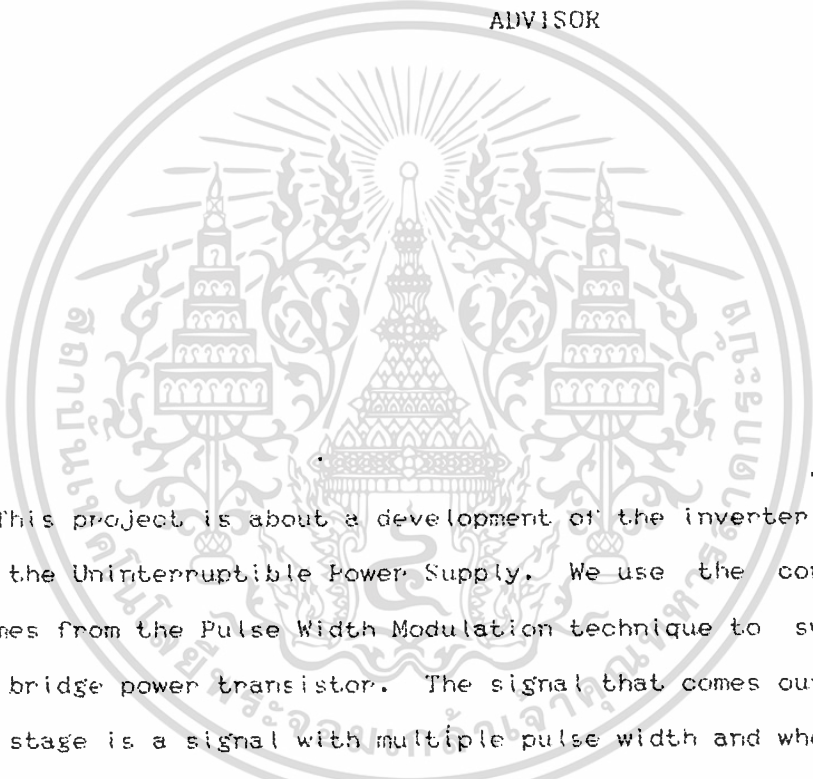
ACADEMIC YEAR 1989

ASSOCIATED PROFESSOR

PRAPART PRISUWANNA

ADVISOR

ABSTRACT

The seal of Rajabhat Buriram University is a large, circular emblem. It features a central sunburst with a sun in the middle, flanked by two traditional Thai stupas. The entire emblem is surrounded by a decorative border with Thai script. The text 'มหาวิทยาลัยราชภัฏบุรีรัมย์' is written around the perimeter of the seal.

This project is about a development of the inverter for using in the Uninterruptible Power Supply. We use the control signal comes from the Pulse Width Modulation technique to switch the full bridge power transistor. The signal that comes out of the power stage is a signal with multiple pulse width and when we get this signal passed through the filter the output of the filter is a sine wave signal its frequency is 50 Hz.

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 อินเวอร์เตอร์	2
2.1 วงจรควบคุม	5
2.2 วงจรขับเบส	9
2.3 วงจรกำลัง	13
บทที่ 3 วงจรกรองความถี่	14
บทที่ 4 วงจรป้องกันกลับ	16
บทที่ 5 ผลการทดลอง	18
บทที่ 6 สรุปผลการทดลองและแนวทางแก้ไข	30
กิตติกรรมประกาศ	31
หนังสืออ้างอิง	32



Handwritten signature and initials.

Handwritten rectangular stamp or mark.

บทที่ 1

บทนำ

ปริญญาโทฉบับนี้จะอธิบายถึงหลักการทำงานและส่วนประกอบของอินเวอร์เตอร์ที่สร้างขึ้นเพื่อใช้ในระบบของแหล่งจ่ายไฟต่อเนื่อง โดยจะแบ่งออกเป็นบทต่าง ๆ เพื่อให้สามารถทำความเข้าใจปริญญาโทฉบับนี้ได้ดียิ่งขึ้น ดังมีรายละเอียดดังนี้

บทที่ 2 จะกล่าวถึงลักษณะของอินเวอร์เตอร์และส่วนประกอบต่าง ๆ ที่ใช้ในการสร้างสัญญาณควบคุม ส่วนของวงจรขับเบส และส่วนของวงจรถูกำลัง

บทที่ 3 จะกล่าวถึงวงจรมองความถี่เพื่อกรองความถี่ของสัญญาณที่ออกมาจากส่วนของวงจรถูกำลังให้เป็นสัญญาณไซน์ที่มีความถี่ 50 เฮิรตซ์

บทที่ 4 จะกล่าวถึงส่วนของวงจรถูกำลังเพื่อรักษาระดับแรงดันเอาต์พุตที่ออกมาให้มีค่าคงที่

บทที่ 5 จะกล่าวถึงผลการทดลองที่ได้ออกมา

บทที่ 6 จะเป็นการสรุปผลและวิจารณ์ผลการทดลองที่ได้ออกมาเพื่อเป็นแนวทางในการปรับปรุงให้มีประสิทธิภาพดีขึ้น

บทที่ 2

อินเวอร์เตอร์

วงจรอินเวอร์เตอร์ คือ วงจรที่เปลี่ยนพลังงานไฟฟ้ากระแสตรงไปเป็นพลังงานไฟฟ้ากระแสสลับ โดยสามารถควบคุมทั้งระดับแรงดันไฟฟ้าและความถี่ไฟฟ้ามีการประยุกต์เอาวงจรอินเวอร์เตอร์ไปใช้ในระบบต่าง ๆ เช่น

- แหล่งจ่ายไฟต่อเนื่อง (UNINTERRUPTIBLE POWER SUPPLY)
- ระบบไฟฟ้าบนเครื่องบิน
- การเหนี่ยวนำความร้อน (INDUCTION HEATING)
- ระบบสายส่งไฟฟ้ากระแสตรง
- การควบคุมมอเตอร์กระแสสลับ (AC MOTOR CONTROL) ฯลฯ

ลักษณะการทำงานอาศัยอุปกรณ์อิเล็กทรอนิกส์กำลัง (POWER ELECTRONIC) เช่น เพาเวอร์ทรานซิสเตอร์ (POWER TRANSISTOR) หรือเอสซีอาร์ (SCR) เป็นสวิตช์เปิดปิดวงจรซึ่งจะใช้เพาเวอร์ทรานซิสเตอร์หรือเอสซีอาร์นั้นขึ้นกับกำลังงานสูงสุดของอินเวอร์เตอร์ โดยปกตินิยมใช้เพาเวอร์ทรานซิสเตอร์กับพิกัดกำลังงานต่ำ ๆ เพราะวงจรง่ายและสะดวกในการควบคุม ที่พิกัดกำลังสูงจะใช้เอสซีอาร์แทนเนื่องจากราคาถูกกว่าและเพาเวอร์ทรานซิสเตอร์กำลังสูงมาก ๆ ไม่มีการผลิตออกมาสู่ตลาด

สำหรับในโครงการนี้ใช้เพาเวอร์ทรานซิสเตอร์ในวงจร TRANSISTOR SWITCH INVERTER สิ่งสำคัญที่นำมาประยุกต์ใช้ในยูพีเอส คือ ระดับแรงดันไฟฟ้าที่จ่ายให้กับโหลดคงที่และรูปร่างของสัญญาณเอาต์พุต

การควบคุมระดับแรงดันไฟฟ้ามี 3 วิธี คือ

1. ควบคุมระดับแรงดันไฟฟ้าที่จ่ายให้วงจรอินเวอร์เตอร์ สามารถทำได้โดยใช้วงจรตัดไฟ (RECTIFIER) ที่สามารถควบคุมระดับแรงดันได้ หรือวงจรช็อปเปอร์ (CHOPPER)
2. ควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์โดยใช้ (PULSE MODULATION) มีหลายแบบเช่น PULSE WIDTH MODULATION , SINGLE PULSE MODULATION ~~ทำให้เอาต์พุตมีรูปร่างเปลี่ยนไป~~
3. ควบคุมระดับแรงดันไฟฟ้าที่เอาต์พุตโดยใช้ STEPPING TRANSFORMER วิธีควบคุมแบบนี้ให้การตอบสนองช้า ไม่ค่อยนิยม

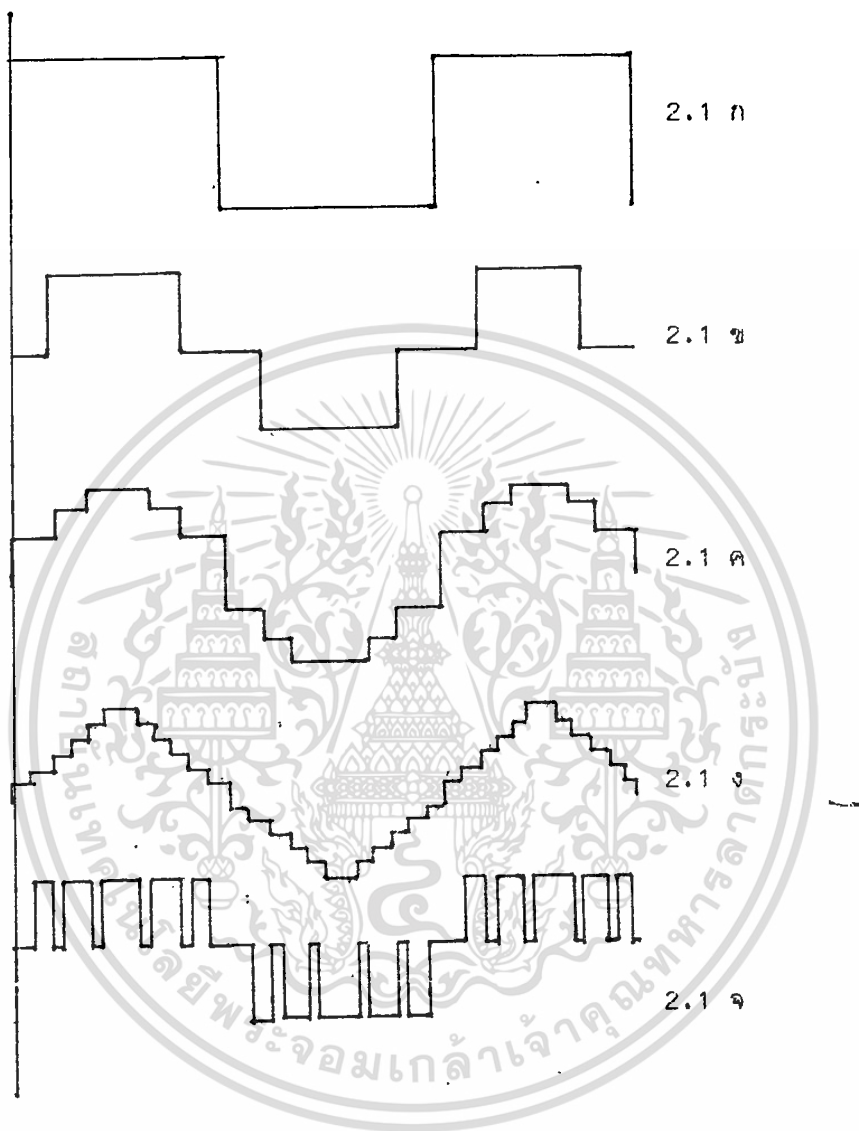
การควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์กับการควบคุมระดับแรงดันไฟฟ้ากระแสตรงที่จ่ายให้กับอินเวอร์เตอร์ ทั้ง 2 วิธีนี้นิยมใช้กันมากโดยมีลักษณะข้อดีและข้อเสียดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมระดับแรงดันไฟฟ้าภายใน	การควบคุมระดับแรงดันไฟฟ้าตรงที่ จ่ายให้อินเวอร์เตอร์
1. การตอบสนองรวดเร็ว 2. เหมาะสมกับโหลดสูง ๆ 3. ฮาร์โมนิคเอาต์พุทเปลี่ยนแปลง 4. FILTER ยากกว่า	1. ตอบสนองช้ากว่าเพราะ FILTERING ในแหล่งจ่าย 2. ไม่เหมาะสมกับโหลดสูง ๆ 3. ฮาร์โมนิคเอาต์พุตคงที่ 4. FILTER ง่ายกว่า

ซึ่งในโครงการนี้จะใช้การควบคุมแรงดันไฟฟ้าแบบปรับแรงดันภายในอินเวอร์เตอร์ ซึ่งอินเวอร์เตอร์ที่จะใช้นั้นมีหลายแบบโดยแต่ละแบบจะมีข้อดี ข้อเสีย ต่างกัน ขึ้นอยู่กับว่าจะใช้กับโหลดชนิดใด ต้องการสัญญาณเอาต์พุทแบบไหน ดังมีรายละเอียดดังนี้

1. แบบคลื่นสี่เหลี่ยม (SQUARE WAVE) เป็นอินเวอร์เตอร์แบบที่ให้สัญญาณเอาต์พุทเป็นคลื่นสี่เหลี่ยม เป็นชนิดที่สร้างได้ไม่ยากแต่จะทำให้เอาต์พุทเป็นคลื่นรูป SINE จะต้องใช้อุปกรณ์กรองความถี่ขนาดใหญ่มากจึง ไม่นิยมใช้ ดังรูปที่ 2.1 ก
2. แบบคลื่นสี่เหลี่ยมคว่ำ (QUASI SQUARE WAVE) แบบนี้ได้รับการปรับปรุงจากแบบแรกซึ่งจะกรองเอาสัญญาณ SINE ออกมาได้ง่ายขึ้น และแบบนี้จะสามารถใช้ได้เฉพาะโหลดบางอย่างเท่านั้น เพราะว่าในเอาต์พุทแบบนี้ยังมีฮาร์โมนิกปนอยู่มาก ดังรูป 2.1 ข
3. แบบ 6 ขั้นและ 12 ขั้น (SIX STEP , TWELVE STEP) ทั้ง 2 ชนิดนี้ใช้สัญญาณคว่ำี่มารวมกัน โดยผ่านหม้อแปลงไฟฟ้า เพื่อให้ลักษณะสัญญาณเอาต์พุทใกล้เคียงกับคลื่นรูป SINE จึงสามารถลดขนาดอุปกรณ์กรองความถี่ได้เพราะฮาร์โมนิคลดลงแต่การสร้างอินเวอร์เตอร์แบบนี้จะยุ่งยาก และสิ้นเปลืองค่าใช้จ่ายเพราะต้องใช้ชนิดคว่ำี่หลาย ๆ ตัวมาต่อเข้ากันและยังต้องใช้หม้อแปลงเพิ่มขึ้นด้วย ทำให้ขนาดใหญ่และน้ำหนักมาก ซึ่งวิธีการนี้จะใช้กับอินเวอร์เตอร์ที่มีพิกัดกำลังสูง ดังรูป 2.1 ค-ง
4. แบบพัลส์วิดท์มอดูเลชัน (PULSE WIDTH MODULATION) เป็นแบบที่ให้เอาต์พุทไม่เหมือนกับแบบอื่น โดยลักษณะของสัญญาณเอาต์พุทเกิดจากการมอดูเลทระหว่างคลื่นซายน์กับสัญญาณสามเหลี่ยม ซึ่งผลที่ได้จะมีฮาร์โมนิคลำดับต่ำ ๆ น้อยมาก อุปกรณ์กรองความถี่ที่ใช้จึงมีขนาดเล็กแต่แบบนี้จะมีความยุ่งยากในการสร้างรูปแบบ (PATTERN) และแบบนี้จะมีความเหมาะสมเฉพาะอินเวอร์เตอร์ที่มีขนาดพิกัดกำลังไม่ใหญ่มากนัก ดังรูป 2.1 จ

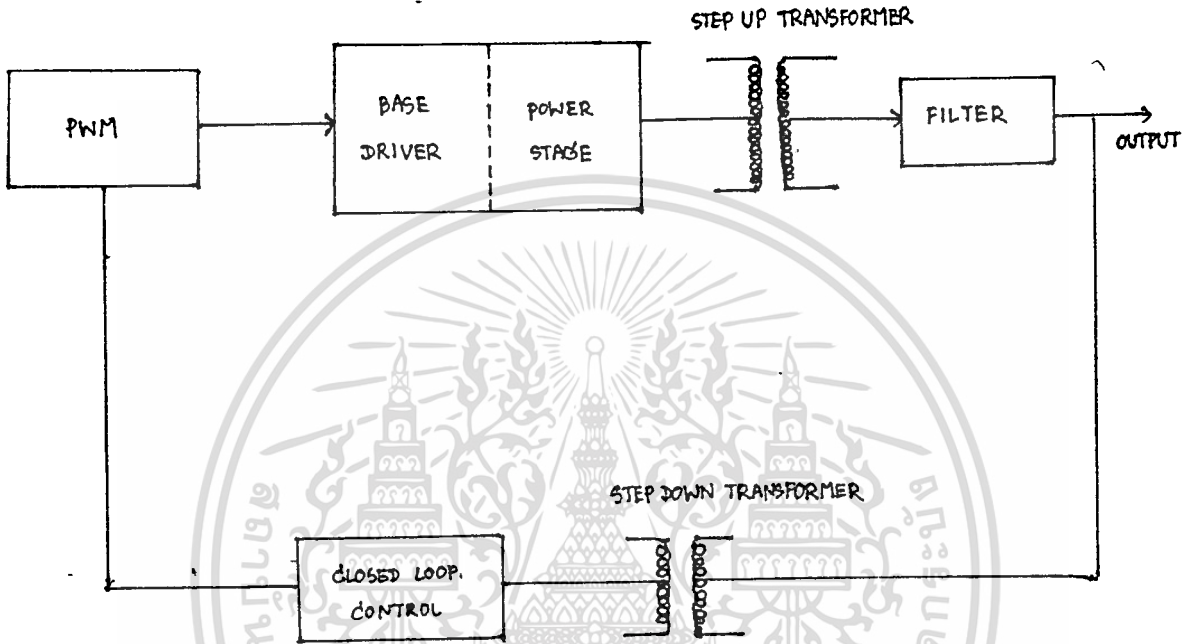


รูปแสดงลักษณะรูปคลื่นแบบต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโครงการนี้ได้เลือกใช้อินเวอร์ตเตอร์แบบพัลส์วิดท์เพราะจะสร้างสัญญาณที่ได้รูป
 ซายน์ที่บริสุทธิ์ได้ง่ายขึ้นและมีประสิทธิภาพสูงเพราะให้ฮาร์โมนิคที่ลำดับต่ำๆ ออกมามีขนาด
 ต่ำกว่าอินเวอร์ตเตอร์แบบอื่น ๆ

สามารถแสดงเป็นบล็อกไดอะแกรม (BLOCK DIAGRAM) แสดงการทำงานอย่าง
 คร่าว ๆ ของโครงการได้ดังนี้ตามรูป 2.2



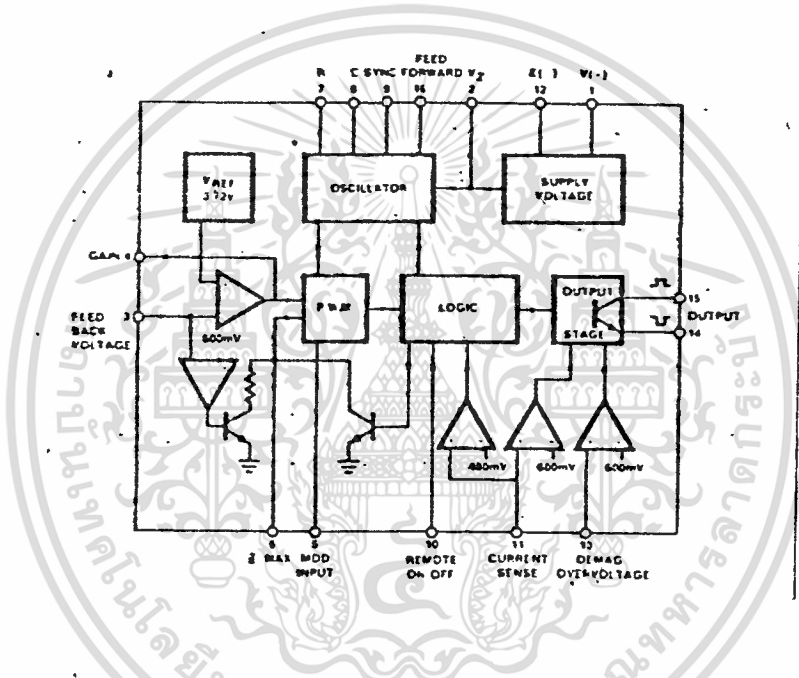
รูป 2.2

1. วงจรสร้างรูปคลื่น PWM จะมีหน้าที่กำเนิดสัญญาณควบคุมให้กับเพาเวอร์ทรานซิสเตอร์ เพื่อนำกระแสหรือหยุดนำกระแสตามที่ต้องการ
2. วงจรขับเบส (BASE DRIVE CIRCUIT) จะทำหน้าที่ขยายสัญญาณควบคุมที่สร้างขึ้นให้มีกำลังสูงพอที่จะนำไปขับเพาเวอร์ทรานซิสเตอร์ให้ทำการสวิตช์ตามรูปแบบของคลื่น PWM
3. วงจรกำลัง (POWER STAGE) จะเป็นส่วนที่แปลงแรงดันไฟตรงให้เป็นแรงดันไฟสลับ
4. วงจรกรองความถี่ (FILTER) ทำหน้าที่กรองความถี่ฮาร์โมนิคต่าง ๆ ที่เกิดขึ้นออกไปอันเนื่องมาจากสัญญาณที่ออกมาจากวงจรกำลัง เป็นรูปพัลส์ เพื่อให้ได้เอาท์พุทเป็นรูปซายน์ตามที่ต้องการ
5. วงจรควบคุมลูปปิด (CLOSED LOOP) ทำหน้าที่รักษาระดับแรงดันที่เอาท์พุทให้มีค่าคงที่

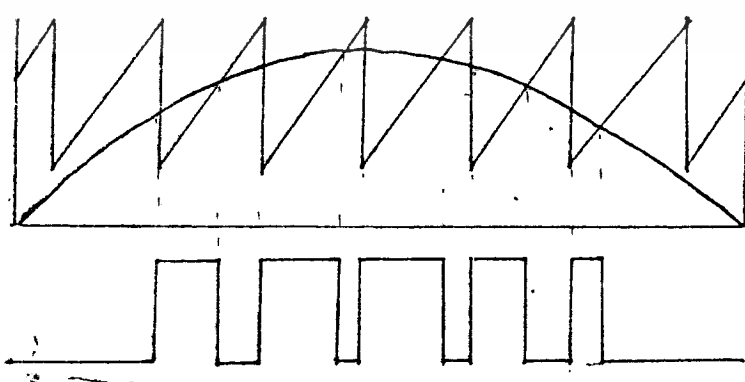
2.1 วงจรสร้างสัญญาณควบคุม PWM

การสร้างสัญญาณควบคุม PWM โดยทั่วไปจะใช้การเปรียบเทียบ (COMPARE) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้แก้ไข ใช้ประโยชน์ด้านการค้าระหว่างสัญญาณ SINE WAVE กับสัญญาณสามเหลี่ยม (TRIANGULAR) ซึ่งมีทั้งแบบ 2 ระดับ ไม่วากรัมได้ทั้งสั่น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 3 ระดับ แต่ในโครงการนี้จะใช้การเปรียบเทียบระหว่างสัญญาณ SINE WAVE กับสัญญาณฟันเลื่อย (SAWTOOTH) โดยสัญญาณฟันเลื่อยนี้เป็นสัญญาณที่สร้างขึ้นได้ภายใน IC เบอร์ NE 5560 ซึ่งเป็น IC สำเร็จรูปที่มีการสร้างสัญญาณฟันเลื่อยอยู่ภายในตัว IC แล้วนำมาเปรียบเทียบกับสัญญาณที่อินพุตไปยังตัว IC ซึ่งอาจจะเป็น SINE WAVE หรือ สัญญาณไฟตรงก็ได้ ดังจะสามารถดู BLOCK DIAGRAM และการทำงานของ IC ได้ดังรูปที่ 2.3 และเมื่อนำสัญญาณมาเปรียบเทียบกันแล้วจะได้เกาท์พุทออกมาเป็นลักษณะของ PWM คือจะมีความกว้างของพัลส์ที่ต่าง ๆ กันไปมีลักษณะดังรูปที่ 2.4



รูปที่ 2.3 แสดง BLOCK DIAGRAM ของ IC เบอร์ NE 5560

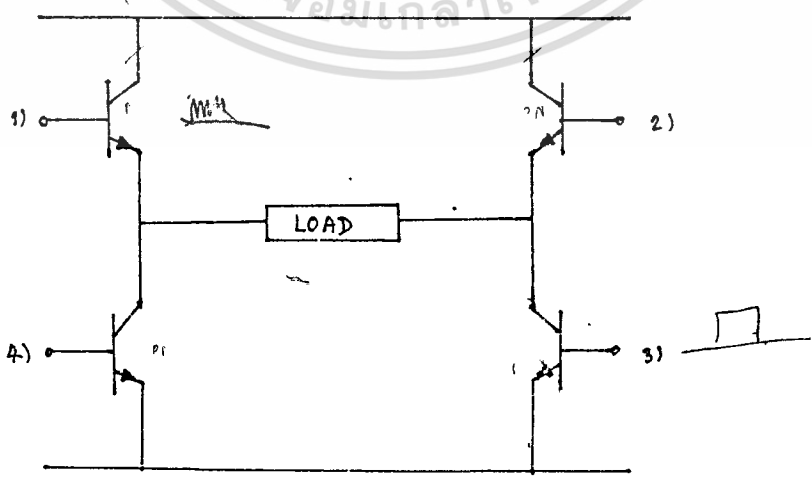
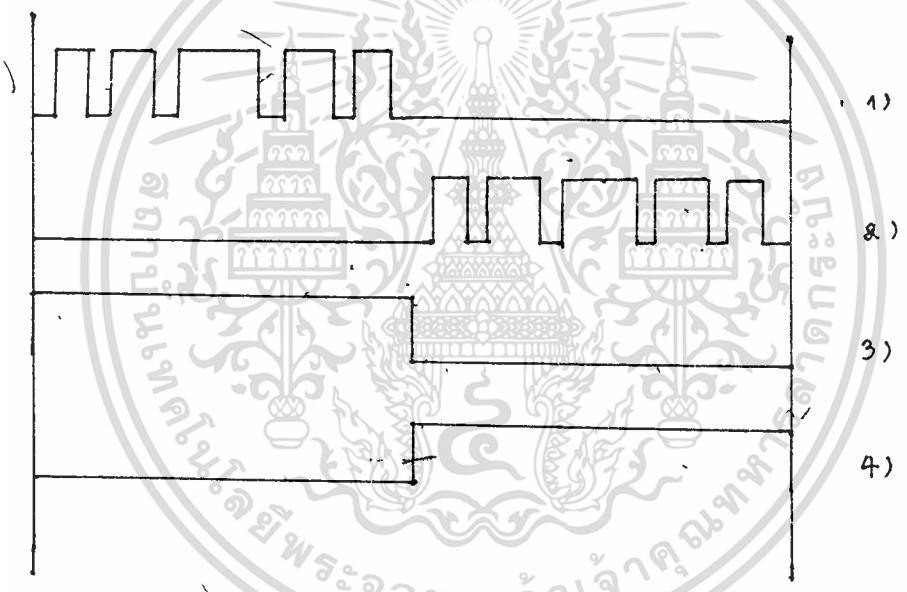


รูปที่ 2.4 แสดงลักษณะการเปรียบเทียบกันของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

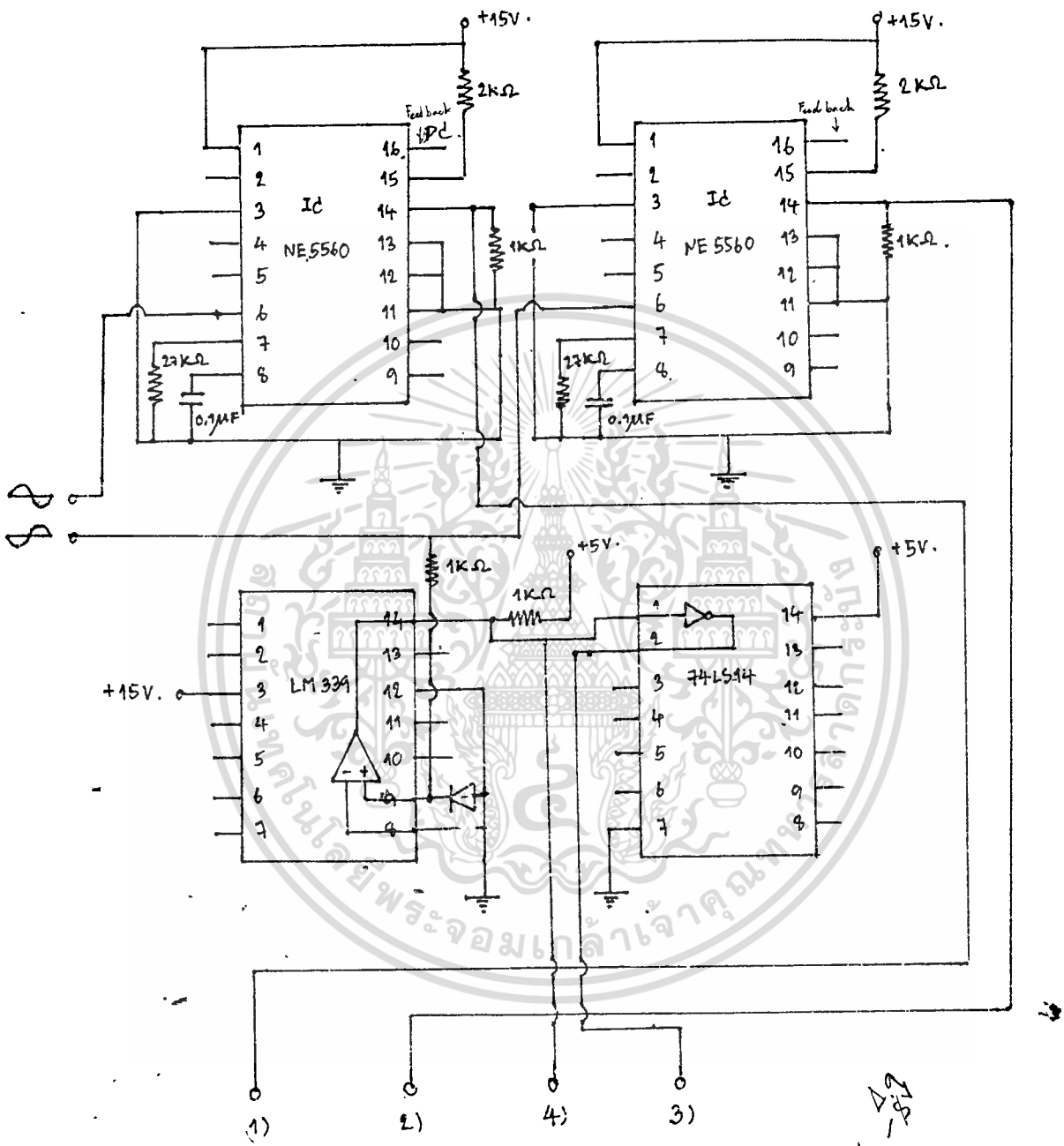
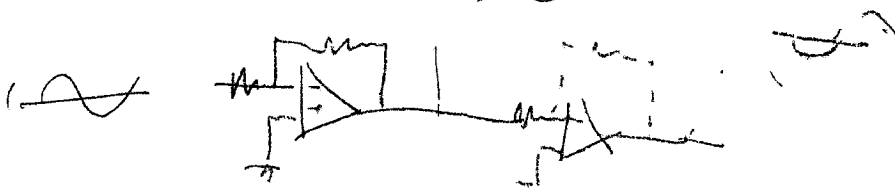
1.1 v
3- p

ในโครงการนี้จะทำการเปรียบเทียบกันเพื่อให้ได้พัลส์ออกที่ออกมาจำนวน 5 ลูกใน
 ครึ่งไซเคิล (CYCLE) โดยจะใช้ความถี่ของสัญญาณพื้นฐานที่ประมาณ 700 เฮิรตซ์ และสัญญาณ
 พื้นฐานที่สร้างขึ้นภายใน IC นี้จะมีระดับฐาน (BASE LEVEL) ของสัญญาณที่ 1.1
 โวลท์และระดับยอด (PEAK LEVEL) ของสัญญาณที่ 5.6 โวลท์ สาเหตุที่เลือกใช้ความถี่
 ของสัญญาณที่ประมาณ 700 เฮิรตซ์นี้เพราะว่าเพาเวอร์ทรานซิสเตอร์ที่ต้องใช้ในส่วนของวงจร
 กำลังนั้นจะมีช่วงของความถี่ที่ทรานซิสเตอร์สามารถทำงานได้เป็นอย่างดีอยู่ในช่วงที่ไม่มากโดย
 จะกล่าวถึงอีกครั้งหนึ่งในส่วนของวงจรขับเบส และที่สำคัญคือในส่วนของการเพิ่มแรงดันให้สูงขึ้น
 (STEP UP VOLTAGE) จะใช้หม้อแปลงที่เป็นแกนเหล็กและแกนเหล็กจะตอบสนองต่อความถี่ที่
 มีค่าต่ำกว่า 1 KHz ได้ดีและเกิดความแน่นอนในการสวิทช์ซิ่ง (SWITCHING) อีกทั้งยังลดการ
 สูญเสียที่ตัวเพาเวอร์ทรานซิสเตอร์เป็นการเพิ่มความเชื่อถือ (RELIABILITY) ของระบบด้วย



2 4
3 1

รูปที่ 2.5 แสดงสัญญาณควบคุมที่ต้องการเพื่อนำไปขับเพาเวอร์ทรานซิสเตอร์
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาก็เท่านั้น เมื่อผู้ผู้ใดเห็นใบเขียวระเบียบขั้นตอนการคำ
 ไม่ว่ากรณีใดๆทั้งสิ้น 2 3 700 Hz -7-



TO BASE DRIVE CIRCUIT

รูป 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่โดยไม่ได้รับอนุญาต และต้องแจ้งชื่อของเอกสารทุกครั้งที่มีการนำไปใช้



จากรูปที่ 2.5 ซึ่งแสดงสัญญาณความถี่ที่ต้องการเพื่อนำไปขับเพาเวอร์ทรานซิสเตอร์ จะเห็นว่าสัญญาณที่ 1 และสัญญาณที่ 2 จะมีการเลื่อนเฟสไป 180 องศา สัญญาณที่ 3 และ 4 ก็มีการเลื่อนเฟสไป 180 องศาเช่นเดียวกัน เหตุที่ใช้สัญญาณที่ 3 และ 4 เป็นสัญญาณสี่เหลี่ยม (SQUARE WAVE) ที่มีความถี่ 50 เฮิรตซ์ เพราะเมื่อสัญญาณที่ 1 และ 2 อยู่ในช่วงหยุดนำ กระแสและโวลตที่ตก อยู่มีค่าของอินดักแตนซ์ (INDUCTANCE) เข้ามาเกี่ยวข้องซึ่งธรรมชาติของอินดักแตนซ์นั้นจะทำการหน่วงกระแสให้เกิดการเปลี่ยนแปลงขึ้นและลดลงช้ากว่าแรงดันที่บ่อนให้กับตัวมันโดยจะขึ้นกับค่าของอินดักแตนซ์ในตัวมันด้วย เราจึงต้องทำให้เพาเวอร์ทรานซิสเตอร์ตัวที่ 3 และ 4 ปิดวงจรเพื่อเป็นทางเดินของกระแสที่เกิดจากอินดักแตนซ์เมื่อเพาเวอร์ทรานซิสเตอร์ตัวที่ 1 และ 2 เปิดวงจรไปแล้ว

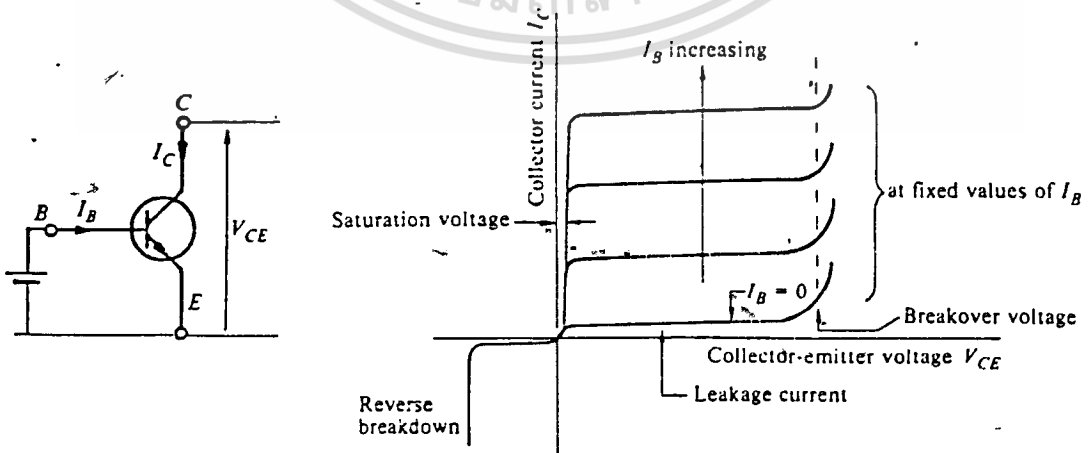
L. 2.5 (

2.2 วงจรขับเบส (BASE DRIVER)

ก่อนที่จะกล่าวถึงส่วนของวงจรขับเบสนั้นจะขอกล่าวถึงคุณลักษณะโดยทั่วไปของเพาเวอร์ทรานซิสเตอร์ (CHARACTERISTIC) เพราะว่าจะก่อนที่จะทำการออกแบบวงจรที่จะนำไปขับเบสของเพาเวอร์ทรานซิสเตอร์ได้นั้นก็ควรจะรู้ถึงหลักการทำงานและโหมด (MODE) ต่างๆ ในการทำงานของมันเสียก่อน

ทรานซิสเตอร์ เป็นอุปกรณ์ที่ทำงานด้วยกระแสคือเมื่อมีกระแสที่ขาเบส (BASE) จะทำให้เกิดกระแสขึ้นที่ขาคอลเลคเตอร์ (COLLECTOR) ซึ่งกระแสที่เกิดขึ้นนี้จะ เป็นสัดส่วนกับกระแสที่ขาเบส สัดส่วนที่ว่านี้ก็คืออัตราขยายกระแสของทรานซิสเตอร์นั่นเองและทรานซิสเตอร์แต่ละตัวก็จะมีอัตราขยายกระแสไม่เท่ากัน สัญญลักษณ์ของทรานซิสเตอร์แสดงในรูปที่ 2.6 และคุณลักษณะของแรงดันที่คร่อมรอยต่อ (JUNCTION) คอลเลคเตอร์และอิมิตเตอร์ (EMITTER) แสดงในรูปที่ 2.7

L. 2.6

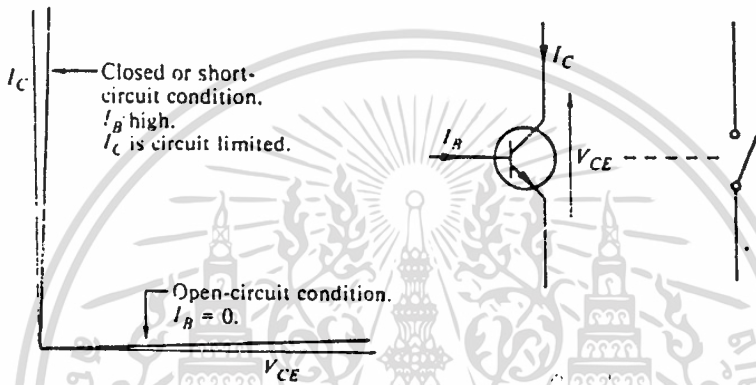


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง
 รูปที่ 2.6 รูปที่ 2.7 026976

$$P = I_B V_{CE}$$

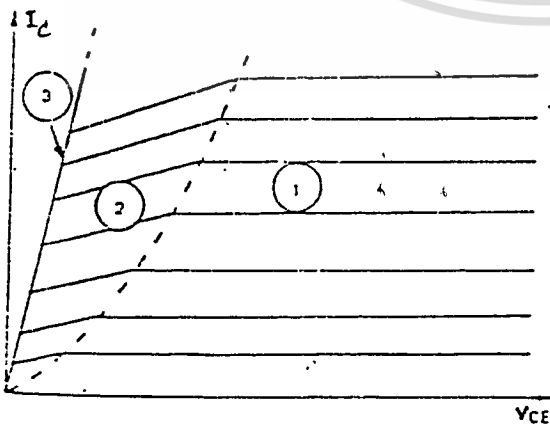
พลังงานที่สูญเสียในทรานซิสเตอร์หาได้จากค่าของกระแสคอลเลคเตอร์คูณกับค่าของแรงดันคร่อมรอยต่อคอลเลคเตอร์กับอิมิตเตอร์ .

ทรานซิสเตอร์จะมีโหมดการทำงานอยู่ 2) โหมดคือโหมดเชิงเส้น (LINEAR) และ โหมดอิ่มตัวหรือโหมดสวิตช์ซึ่ง (SATURATING OR SWITCHING) โหมดเชิงเส้นจะใช้ในงานที่ต้องการขยายสัญญาณคือค่าของกระแสคอลเลคเตอร์จะเป็นสัดส่วนกับค่าของกระแสเบส ส่วนในโหมดของการสวิตช์ซึ่งจะใช้ในงานที่ต้องการให้ทรานซิสเตอร์ เป็นในลักษณะของสวิตช์เปิด-ปิด แสดงได้ดังรูปที่ 2.8



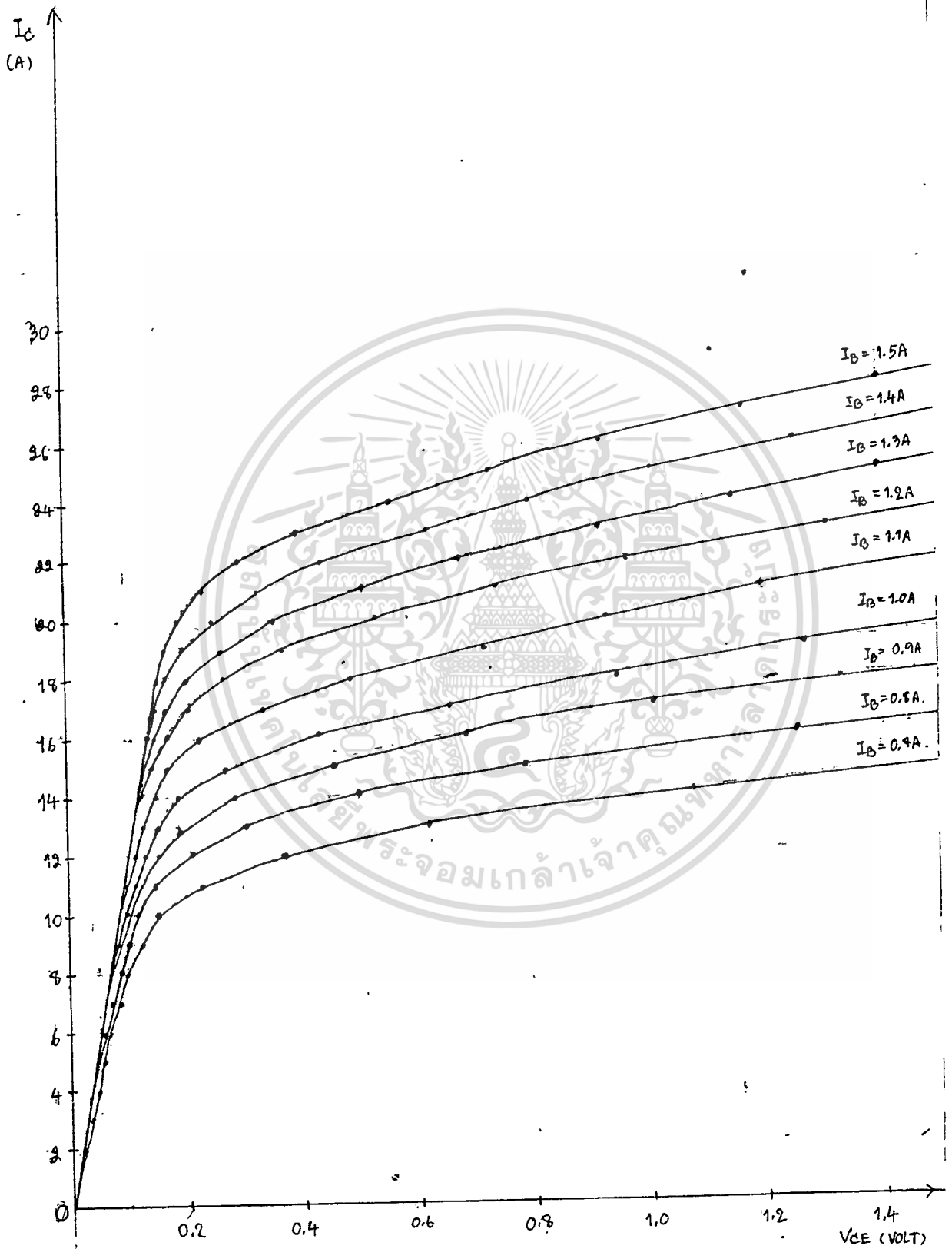
รูปที่ 2.8 แสดงการทำงานของทรานซิสเตอร์เป็นสวิตช์

ในการที่จะทราบว่า จะทำให้ทรานซิสเตอร์อยู่ในโหมดสวิตช์ซึ่งนั้นควรจะใช้ค่าของกระแสเบสเท่าไรเมื่อทราบค่าของกระแสคอลเลคเตอร์ที่ต้องการนั้นก็สามารดูได้จากกราฟระหว่างค่าของแรงดันคร่อมรอยต่อคอลเลคเตอร์กับอิมิตเตอร์ดังในรูป 2.9



Diagrammatic representation of the form of curves $V_{CE}-I_C$ of a power transistor.
 - zone 1 is the linear operation zone
 - zone 2 is the so called crossover region
 - zone 3 is the zone of hard saturation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 2.9 แสดงกราฟระหว่าง V_{CE} กับ I_C ของทรานซิสเตอร์
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น ยกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

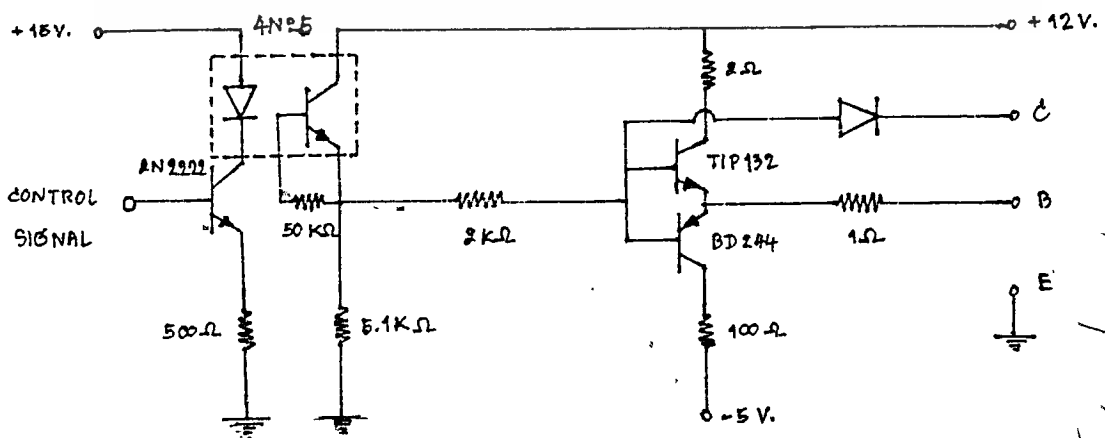


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 2.10 แสดงกราฟระหว่าง V_{ce} กับ I_c ของเพาเวอร์ทรานซิสเตอร์ที่ใช้
 ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.9 เราจะทราบว่าย่านของการอิ่มตัว (SATURATION REGION) ของทรานซิสเตอร์อยู่ในย่านใดและในย่านของการอิ่มตัวนี้เองค่าของกระแสคอลเลคเตอร์จะไม่เป็นสัดส่วนกับอัตราขยายกระแสเบสของทรานซิสเตอร์ โดยจะมีอัตราขยายกระแสที่ต่ำกว่า และ V_{CE} ที่เกิดขึ้นในย่านนี้จะมีค่าน้อยยิ่งผลให้การทำงานเป็นสวิทช์มีประสิทธิภาพดี และเพื่อเป็นการลดการสะสมประจุในขาเบสมากเกินไปค่าของกระแสเบสควรจะมีค่าเพียงพอที่จะทำ ให้ทรานซิสเตอร์อยู่ในย่านของการอิ่มตัวซึ่งจากรูปก็คือย่านที่เรียกว่า (QUASI SATURATION REGION) เป็นย่านที่เหมาะสมเพราะจะทำให้ทรานซิสเตอร์ ON หรือ OFF ได้รวดเร็วและเกิดการสะสมของประจุที่ขาเบสน้อยลงด้วย และถ้าจะเพิ่มความรวดเร็วในการคายประจุของขาเบสก็ควรจะมีกระแสเบสที่กลับทิศเพื่อระบายประจุที่สะสมอยู่ด้วย

และเนื่องจากทรานซิสเตอร์ไม่ใช่อุปกรณ์ในอุดมคติที่ย่อมจะมีค่าของการหน่วงเวลาเกิดขึ้นเป็นจำนวนหนึ่งทั้งเวลา ON หรือ OFF ยิ่งเป็นทรานซิสเตอร์ตัวใหญ่ ๆ หรือเพาเวอร์ ทรานซิสเตอร์แล้วการทำงานก็ยิ่งช้าเพราะมีประจุอยู่มากทำให้เพาเวอร์ทรานซิสเตอร์ทำงานที่ ความถี่ได้ไม่มาก

× ในโครงการนี้ใช้เพาเวอร์ทรานซิสเตอร์ยี่ห้อฟูจิ (FUJI) เบอร์ ETN01-055 มีพิกัด 200 แอมแปร์ 550 โวลท์ แต่เนื่องจากไม่สามารถหาหนังสือคู่มือหรือรายละเอียดของ ทรานซิสเตอร์ตัวนี้ได้จึงต้องทำการทดสอบเพื่อหากราฟระหว่าง V_{CE} และ I_C ที่ค่าของกระแส เบสต่าง ๆ ดังแสดงได้ดังรูปที่ 2.10 จากรูปที่ 2.10 เราสามารถรู้ได้ว่าย่านของการอิ่มตัว หรือย่านของ QUASI SATURATION หรือย่านของเชิงเส้นอยู่ในย่านใด และได้ค่าของอัตราขยาย กระแสประมาณ 20 ในโครงการนี้ต้องการให้ทรานซิสเตอร์นำกระแสคอลเลคเตอร์ได้ประมาณ 50 แอมแปร์ ดังนั้นจึงออกแบบวงจรขับเบสให้จ่ายกระแสเบสออกมาประมาณ 4 แอมแปร์ และ ค่าของกระแสเบสกลับทิศประมาณ 50 มิลลิแอมแปร์ และเพื่อให้ทรานซิสเตอร์ทำงานอยู่ในย่าน ของ QUASI SATURATION ก็จะมีการต่อ DIODE คร่อมระหว่างขาเบสของเพาเวอร์ทรานซิส เตอร์กับขาคอลเลคเตอร์ของเพาเวอร์ทรานซิสเตอร์นั้นเพื่อทำให้ค่าของ V_{CE} นั้นอยู่ในย่านของ QUASI SATURATION

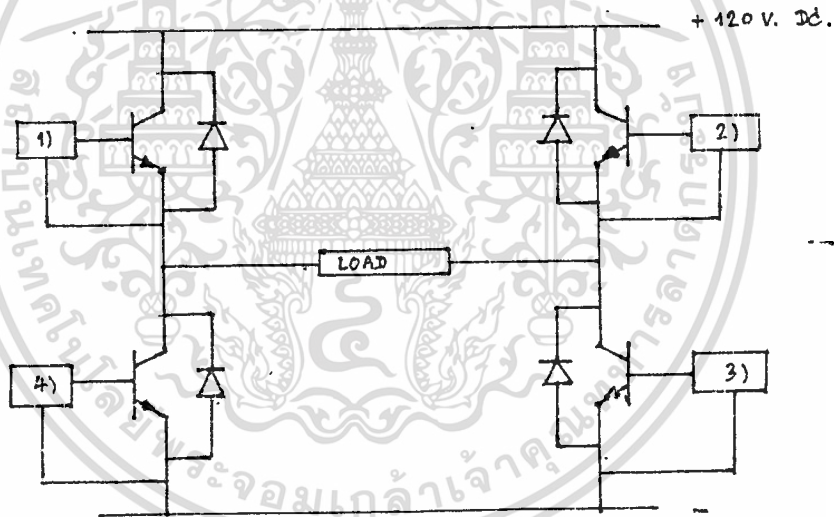


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.11 ที่แสดงวงจรขับเบสมีอนุญาติให้นำไปใช้ประโยชน์ในการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.11 เมื่อได้สัญญาณควบคุมที่ต้องการมาแล้วก็จะนำมาผ่าน IC 4N25 ซึ่งเป็น IC OPTO-ISOLATOR โดยจะทำหน้าที่แยกส่วนควบคุมกับส่วนของวงจรขับเบสเพื่อป้องกันวงจรควบคุมเมื่อเกิดการผิดปกติขึ้นมา หลังจากผ่าน IC OPTO-ISOLATOR แล้วก็จะนำมาผ่านทรานซิสเตอร์เบอร์ TIP132 ซึ่งเป็นทรานซิสเตอร์ที่ต่อกันแบบดาร์ลิ่งตัน (DARLINGTON) อยู่ในตัวของมันมีอัตราขยายกระแสสูง ซึ่งต่อกันแบบ TOTEM POLE อยู่กับทรานซิสเตอร์เบอร์ BD244 ซึ่งจะทำหน้าที่ในการคายประจุค้ำที่สะสมอยู่ในขาเบสของเพาเวอร์ทรานซิสเตอร์ และจะมี DIODE ที่กล่าวถึงไปแล้วข้างต้นต่ออยู่ด้วยเพื่อทำให้เพาเวอร์ทรานซิสเตอร์ทำงานอยู่ในย่านของ QUASI SATURATION

2.3 วงจรกำลัง

ในวงจรกำลังจะเป็นลักษณะของวงจรทางเพาเวอร์และเป็นส่วนที่จะจ่ายพลังงานไฟฟ้าให้กับโหลด (LOAD) โดยใช้เพาเวอร์ทรานซิสเตอร์เป็นอุปกรณ์ในการสวิตซ์ซึ่งซึ่งต่อกันอยู่แบบฟูลบริดจ์ (FULL BRIDGE) ดังแสดงในรูปที่ 2.12



รูปที่ 2.12 แสดงวงจรกำลัง

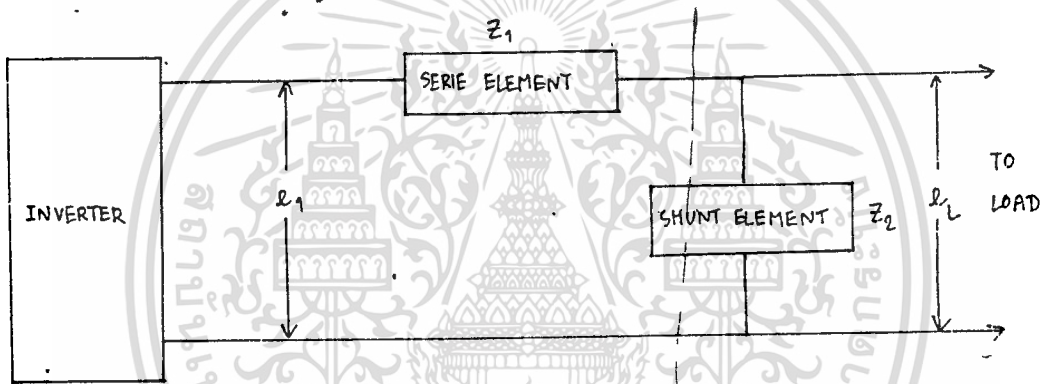
จากรูปที่ 2.12 จะเห็นว่าทรานซิสเตอร์จะทำการสวิตซ์ระดับไฟตรง DC 120 โวลต์ให้เป็นสัญญาณตามสัญญาณควบคุมแต่ยังมีแรงดันยอด (PEAK VOLTAGE) เท่ากับ 120 โวลต์ที่ได้ออกมาเป็นสัญญาณ PWM แบบ 3 ระดับหลังจากนั้นก็ให้นำไปผ่าน STEP UP TRANSFORMER เพื่อเพิ่มแรงดันให้ถึงระดับที่ต้องการ แล้วทำการผ่านวงจรกรองความถี่ได้เป็นสัญญาณ SINE WAVE ที่มีความถี่ 50 Hz และขนาดที่ต้องการออกมา

บทที่ 3

วงจรกรองความถี่

เนื่องจากอุปกรณ์ทางอิเล็กทรอนิกส์ที่เกิดการสวิตช์อย่างมกนั้นเป็นต้นเหตุของการเกิดฮาร์โมนิคออกมารบกวนระบบไฟฟ้าที่อุปกรณ์สวิตช์นั้นต่ออยู่ด้วย

ดังนั้นวงจรกรองความถี่จึงมีประโยชน์อย่างมากสำหรับใช้ปรับปรุงสัญญาณด้านเอาต์พุตของอินเวอร์ตเตอร์ ไม่ว่าจะเอาต์พุตของอินเวอร์ตเตอร์ที่ใช้การควบคุมทั้งชนิดคลื่นสี่เหลี่ยม, คลื่นควอซี, คลื่นแบบขั้นหรือคลื่นแบบพัลส์วิดท์ก็ตาม จะมีฮาร์โมนิคปนออกมาด้วยทั้งนั้นขึ้นอยู่ว่าชนิดไหนจะให้ฮาร์โมนิคอันดับต่ำออกมามากกว่ากัน เพราะฮาร์โมนิคอันดับต่ำจะมีผลต่อความถี่ธรรมชาติมากกว่าฮาร์โมนิคอันดับสูง ซึ่งวิธีการกำจัดฮาร์โมนิคออกไปทำได้โดยการผ่านวงจรกรองความถี่ (FILTER) ซึ่งจะมีทั้งชุดอนุกรม (SERIE ELEMENT) และชุดขนาน (SHUNT ELEMENT) ดังรูปที่ 3.1



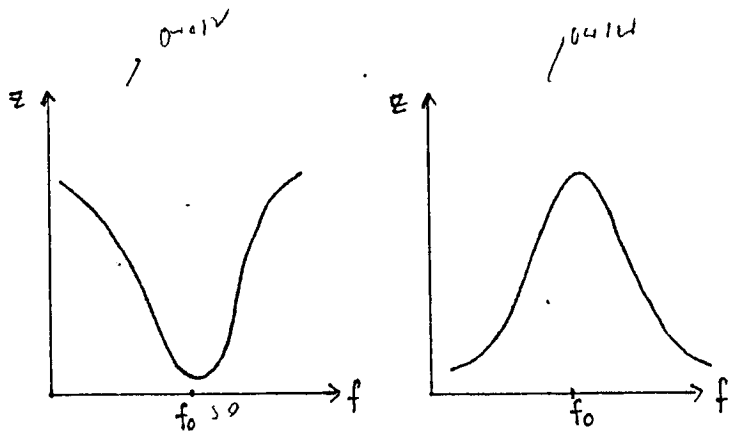
รูป 3.1 แสดงลักษณะทั่วไปของวงจรกรองความถี่

โดยที่วงจรทางชุดขนานจะพิจารณากระแสฮาร์โมนิค และวงจรทางชุดอนุกรมจะใช้วิเคราะห์แรงดันฮาร์โมนิคที่เกิดขึ้น ซึ่งการลดค่าฮาร์โมนิคจะขึ้นอยู่กับอัตราส่วนค่าอิมพีแดนซ์ของโหลดกับค่าอิมพีแดนซ์ของวงจรขนาน กล่าวคือ

$$\frac{e_L}{e_1} = \frac{Z_0}{Z_1 + Z_0}$$
$$Z_0 = \frac{Z_2 Z_L}{Z_2 + Z_L}$$

3.1 การออกแบบวงจรกรองความถี่

ในโครงงานนี้จะใช้วงจรกรองความถี่ที่เป็นแบบรีโซแนนซ์ (RESONANCE) ซึ่งจากการเกิดรีโซแนนซ์ของวงจร LC จะทำให้เกิดความได้เปรียบของค่าอิมพีแดนซ์ของส่วนต่าง ๆ ขณะที่เกิดรีโซแนนซ์ ซึ่งสามารถอธิบายได้ดังรูป 3.2



รูปที่ 3.2

จากรูปที่ 3.2 ก) ถ้า $s = j\omega$ จะได้ว่า

$$V(s) = (sL + 1/sC) I(s)$$

$$Z(s) = sL + 1/sC \quad \text{----- 1)}$$

จากสมการที่ 1) ที่ความถี่ ω_0 จะให้ค่าอิมพีแดนซ์ที่ต่ำที่สุด โดยที่

$$\omega_0 = 1/\sqrt{LC}$$

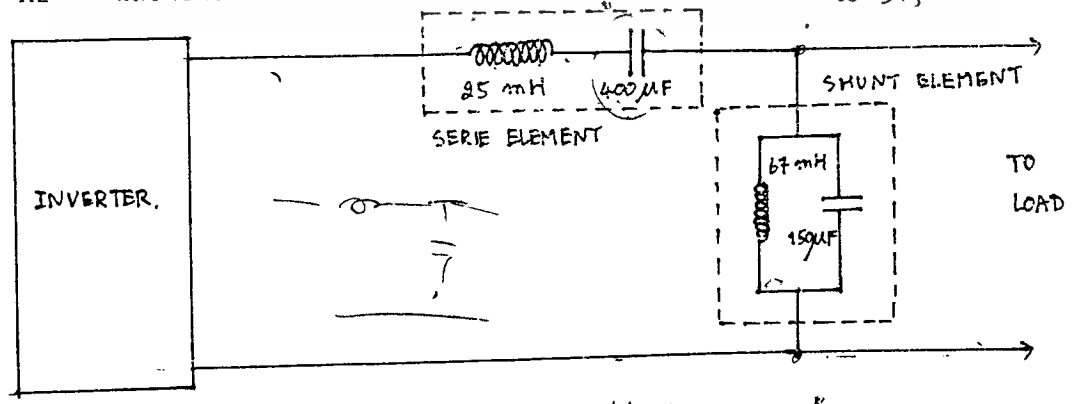
และจากรูปที่ 3.2 ข) ถ้า $s = j\omega$ จะได้ว่า

$$V(s) (1/R + 1/sL + sC) = I(s)$$

$$Z(s) = 1 / (1/R + 1/sL + sC) \quad \text{----- 2)}$$

และเช่นเดียวกันคือที่ ω_0 ค่าอิมพีแดนซ์จะสูงที่สุดโดยที่ $\omega_0 = 1/\sqrt{LC}$ ด้วย.

จากความเหมาะสมของวงจรทั้งสองนั้นจะได้ว่าที่ชุดอนุกรมจะมีอิมพีแดนซ์น้อยมากที่ความถี่ธรรมชาติที่ถูกกำหนดโดยค่าของ LC จากสูตร $\omega_0 = 1/\sqrt{LC}$ และที่ชุดขนานจะมีอิมพีแดนซ์สูงมาก สำหรับความถี่ธรรมชาติซึ่งสามารถกำหนดได้โดยค่าของ LC ตามสูตรที่กล่าวมาข้างต้น และถ้าเกิดมีความถี่อื่นที่ไม่ใช่ความถี่ธรรมชาติผ่านเข้ามาที่ชุดอนุกรมก็จะมีอิมพีแดนซ์ที่สูง ที่ชุดขนานก็จะมีอิมพีแดนซ์ที่ต่ำ ทำให้สัญญาณที่ผ่านวงจรรองความถี่ออกมาจะมีลักษณะใกล้เคียงกับคลื่นความถี่ธรรมชาติมาก ในโครงการนี้ต้องการให้ได้คลื่นความถี่ที่ออกจากวงจรรองความถี่มีความถี่ 50 Hz และจะใช้ค่า L และค่า C ดังที่แสดงดังรูป 3.3 ($0A \quad \omega = 315$)



รูปที่ 3.3 แสดงวงจรรองความถี่ที่ใช้ในโครงการนี้

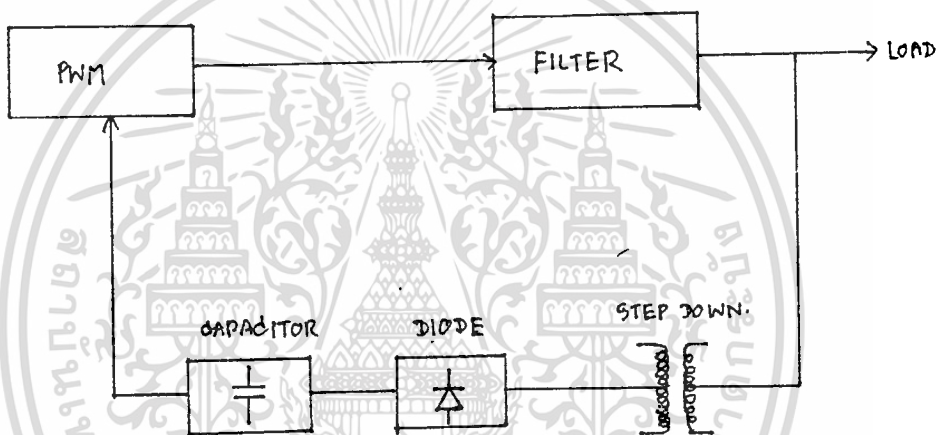
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

วงจรบ่อนกลับ

ส่วนของวงจรบ่อนกลับเป็นส่วนที่ใช้ในการปรับค่าของ เอาท์พุทที่จะนำไปจ่ายให้กับ โหลดให้อยู่ในขนาดที่คงที่หรือเกือบจะคงที่ กล่าวคือเพื่อทำให้อเอาท์พุทที่ออกมานั้นมี เรกูเลชัน (REGULATION) ที่ดีนั่นเองขณะที่โหลดมีการเปลี่ยนแปลง

ซึ่งในโครงงานนี้จะควบคุมแรงดันเอาท์พุทให้คงที่โดยการควบคุมระดับแรงดันไฟฟ้า ภายในวงจรอินเวอร์เตอร์ซึ่งทำได้โดยการปรับความกว้างของพัลส์ให้มีค่ากว้างขึ้นเมื่อระดับแรงดันที่เอาท์พุทตกลงและปรับให้มีค่าแคบลงเมื่อระดับแรงดันเอาท์พุทมีค่าเพิ่มขึ้น รูปที่ 4.1 จะแสดงหลักการเบื้องต้นของการควบคุมแรงดันแบบลูปปิด (CLOSED LOOP)

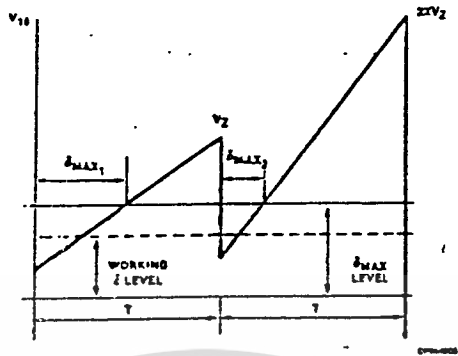


รูปที่ 4.1 แสดงหลักการเบื้องต้นของวงจรลูปปิด

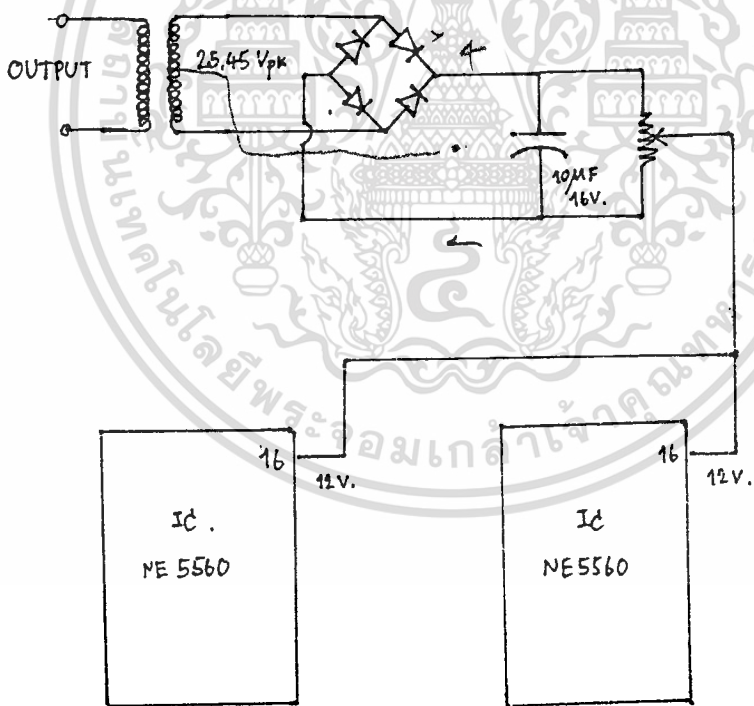
ซึ่งการควบคุมแบบลูปปิดในโครงงานนี้จะใช้ IC NE 5560 ซึ่งเป็น IC ที่สร้างสัญญาณพัลส์วิตที่นั่นเอง โดยจะทำการตรวจจับแรงดันทางเอาท์พุทโดยผ่านหม้อแปลงเพื่อแปลงแรงดันให้ลดลงมาแล้วผ่านวงจรบริดจ์ไดโอด (BRIDGE DIODE) แล้วผ่านคาปาซิเตอร์อีกทีหนึ่งเพื่อทำให้แรงดันที่ได้ออกมาเป็นแรงดันที่ใกล้เคียงไฟตรงมาก เมื่อได้แรงดันไฟตรงมาแล้วก็จะนำมาบ่อนเข้ายังขา 16 ของ IC ตัวนี้ซึ่งขา 16 นี้เป็นขาสำหรับการควบคุมขนาดของสัญญาณพื้นเลื้อยให้มีขนาดเพิ่มขึ้นหรือลดลงคือถ้าแรงดันไฟตรงที่เข้ามายังขานี้มีค่าสูงขึ้นก็จะทำให้ขนาดของสัญญาณพื้นเลื้อยมีค่าลดลง และเมื่อแรงดันไฟตรงมีขนาดลดลงก็จะทำให้ขนาดความสูงของสัญญาณพื้นเลื้อยมีค่าเพิ่มขึ้น อันจะมีผลให้ความกว้างของพัลส์เพิ่มขึ้นเมื่อระดับของสัญญาณพื้นเลื้อยมีค่าลดลงและความกว้างของพัลส์จะลดลงเมื่อระดับของสัญญาณพื้นเลื้อยมีค่าเพิ่มขึ้น และจะไม่ทำให้ความถี่ของสัญญาณพื้นเลื้อยที่ใช้อยู่เปลี่ยนแปลง โดยระดับแรงดันไฟตรงที่ค่าที่สุดที่สามารถจะทำให้เกิดการปรับระดับความสูงของสัญญาณพื้นเลื้อยคือที่ 8.4 โวลท์หรือ V_u โดยในโครงงานนี้จะใช้ระดับแรงดันไฟตรงที่ประมาณ 12 โวลท์ดังนั้นจึงหมายความว่า จะสามารถปรับความกว้างของสัญญาณพัลส์ได้สูงสุดที่ค่า 8.4 โวลท์นั่นเอง รูปที่ 4.2 จะแสดงการทำงานของ IC ตัวนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงลักษณะการทำงานของ IC ตัวนี้

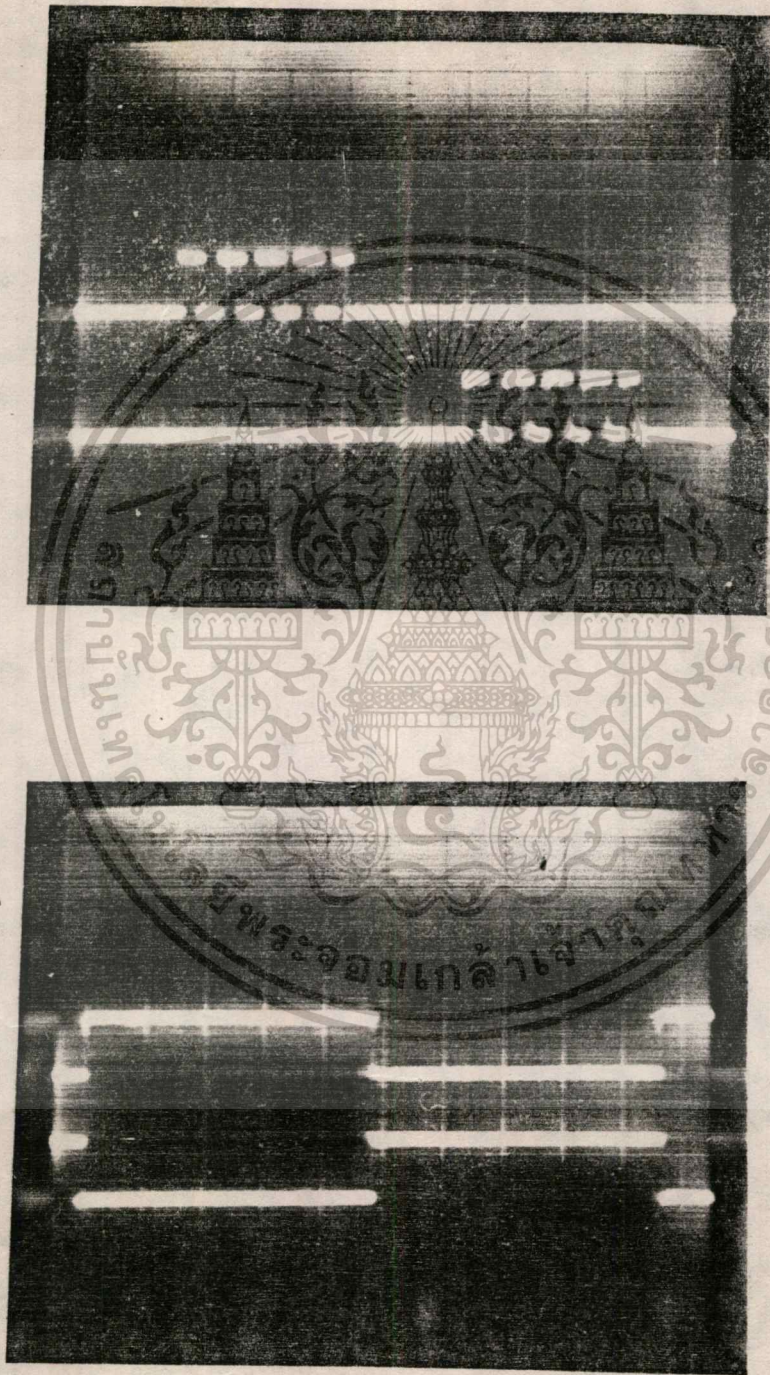


รูปที่ 4.3 แสดงวงจรในการควบคุมแบบลูปปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น, เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

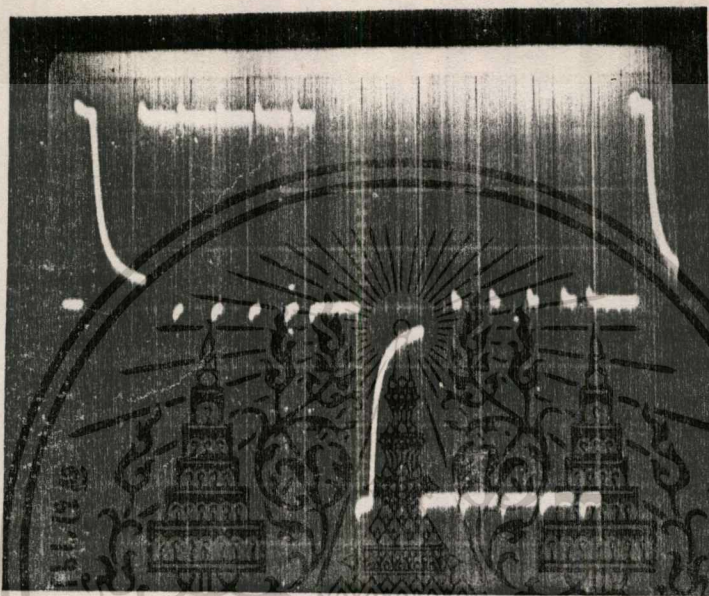
บทที่ 5

ผลการทดลอง



รูปที่ 5.1 แสดงสัญญาณความคมที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ควบเวลา 2 ms ต่อ ช่อง แร่งต้น 5 โวลท์ ต่อ ช่อง
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 แสดงเอาท์พุทที่ออกจากหม้อแปลง

คาบเวลา 2 ms ต่อ ช่อง แรงดัน 50 โวลท์ ต่อ ช่อง

ตารางที่ 5.1

ขกะที่ยังไม่มีการควบคุมแบบลูปปิด

โหลด R

หลอดไฟ (ดวง)	วัตต์ (W)	V_L (โวลท์)	I_L (แอมป์)	% REGULATION
0	0	90	0	0
5	100.0	74	1.30	17.7
10	175.0	68	2.45	24.4
14	250.0	65	3.60	27.7
19	300.0	63	4.45	30.0
21	325.0	61	4.85	32.2
25	362.5	60	5.80	33.3
29	400.0	58	6.50	35.5
33	437.5	56	7.30	37.7
37	475.0	55	8.00	38.8
43	525.0	52	9.20	42.2
49	575.0	50	10.20	44.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.2

โหลด R+L power factor ประมาณ 0.8

โหลดไฟ (ดวง)	วัตต์ (W)	V_L (โวลท์)	I_L (แอมป์)	% REGULATION
0	0	90.0	0	0
5	100.0	72.0	1.27	20
10	175.0	67.5	2.36	25
14	225.0	65.0	3.40	27.7
19	250.0	64.0	4.10	28.8
21	262.5	62.0	4.50	31.1
25	275.0	62.0	5.10	31.1
29	300.0	61.0	5.80	32.2
33	312.5	60.0	6.20	33.3
37	312.5	60.0	6.80	33.3
43	312.5	60.0	7.40	33.3
49	312.5	58.0	8.00	35.5

ตารางที่ 5.3

ประสิทธิภาพความคุมแบบลูปปิด

โหลด R

โหลดไฟ (ดวง)	วัตต์ (W)	V_L (โวลท์)	I_L (แอมป์)	% REGULATION
0	0	90	0	0
5	125.0	82	1.4	8.8
10	225.0	80	2.7	11.1
14	350.0	80	4.0	11.1
19	437.5	80	5.0	11.1
21	475.0	80	5.6	11.1
25	562.5	80	6.7	11.1
29	676.0	80	7.7	11.1
33	725.0	80	8.7	11.1
37	812.5	80	9.8	11.1
43	925.0	78	11.2	13.3
49	1025.0	76	12.6	15.5

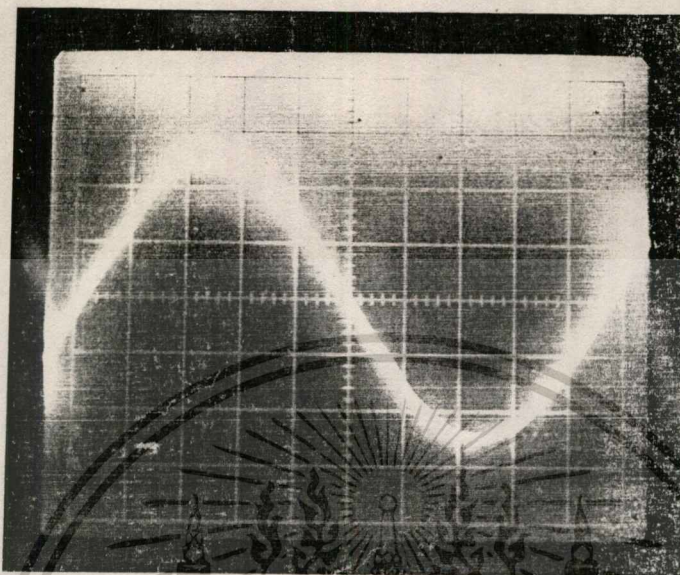
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.4

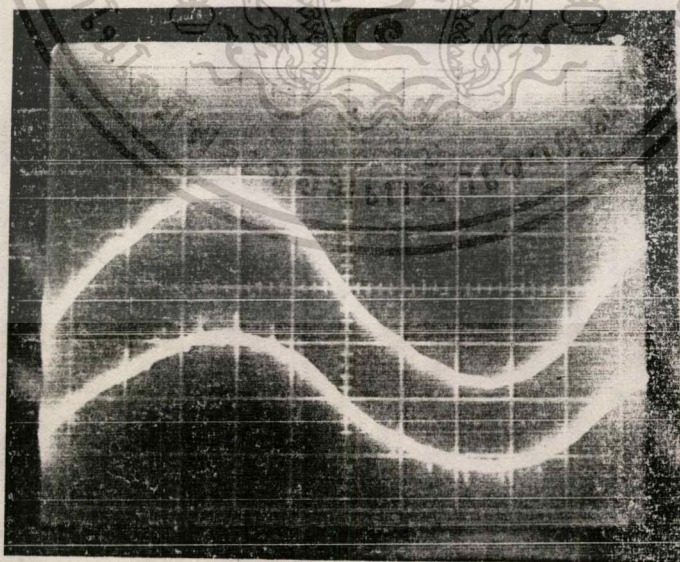
โหลด K+L power factor ประมาณ 0.8

โหลดไฟ (ดวง)	วัตต์ (W)	V_L (โวลท์)	I_L (แอมป์)	% REGULATION
0	0	90.0	0	0
5	125.0	82.0	1.40	8.8
10	225.0	82.0	2.65	8.8
14	300.0	82.0	3.65	8.8
19	400.0	85.0	4.90	5.5
21	437.5	85.0	5.20	5.5
25	500.0	85.0	6.20	5.5
29	550.0	86.0	7.10	4.4
33	512.5	80.0	7.80	11.1
37	500.0	78.0	8.00	13.3
43	475.0	75.0	9.60	16.6
49	450.0	72.0	9.20	20.0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 รูปสัญญาณเอาต์พุตเมื่อยังไม่มีการควบคุมลูปปิด NO LOAD
 คาบเวลา 2 ms ต่อช่อง แรงดัน 50 โวลท์ ต่อ ช่อง



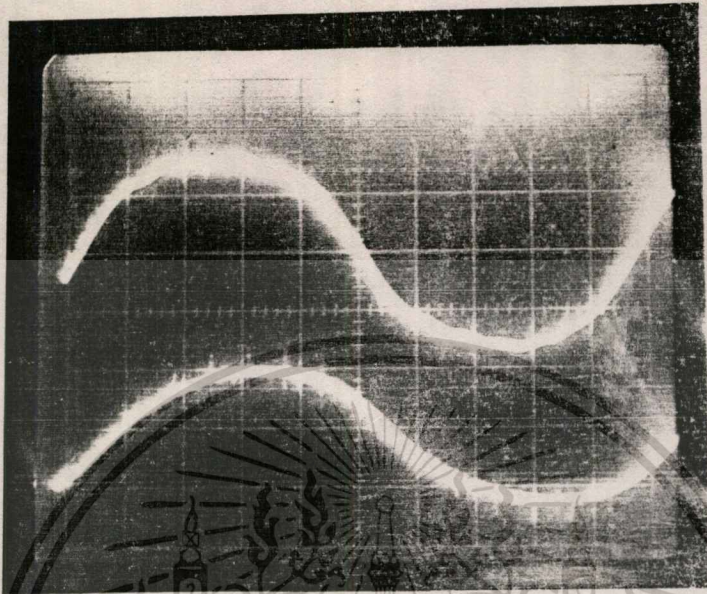
รูปที่ 5.4 สัญญาณเอาต์พุตเมื่อยังไม่มีการควบคุมลูปปิด TAKE LOAD R 3.6 A.

บน : แรงดัน 50 โวลท์ ต่อ ช่อง ล่าง : กระแส 5 แอมป์ ต่อ ช่อง

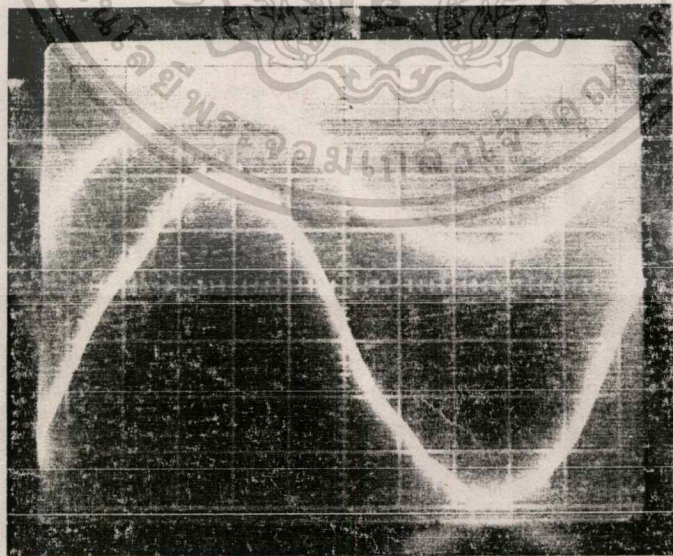
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

คาบเวลา 2 ms ต่อ ช่อง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 สัญญาณเอาต์พุตเมื่อยังไม่มีการควบคุมลูปปิด TAKE LOAD R+L 3.4 A
 บน : แรงดัน 50 โวลต์ ต่อ ช่อง ล่าง : กระแส 57 แอมป์ ต่อ ช่อง
 คาบเวลา 2 ms ต่อ ช่อง

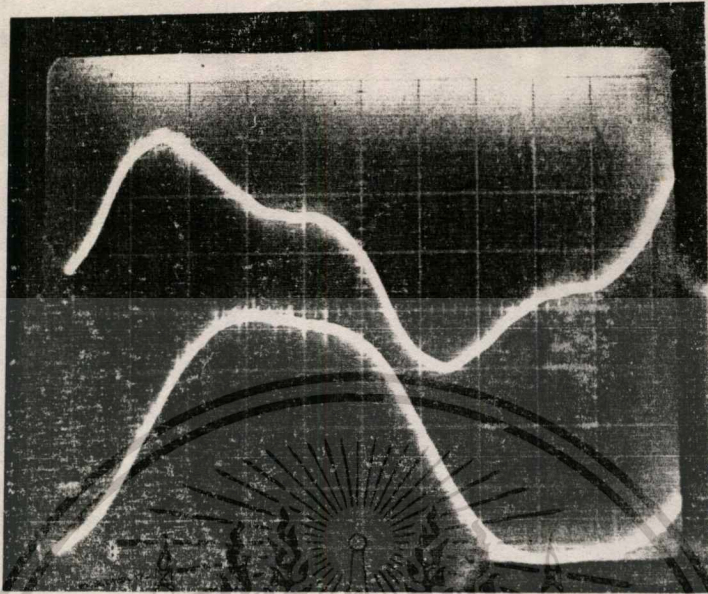


รูปที่ 5.6 สัญญาณเอาต์พุตเมื่อยังไม่มีการควบคุมลูปปิด TAKE FULL LOAD R 10.2 A.

บน : แรงดัน 50 โวลต์ ต่อ ช่อง ล่าง : กระแส 5 แอมป์ ต่อ ช่อง

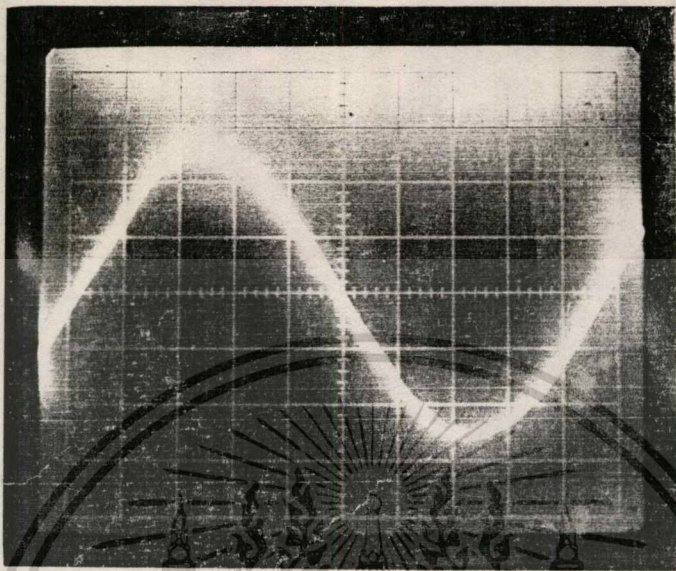
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

คาบเวลา 2 ms ต่อ ช่อง
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

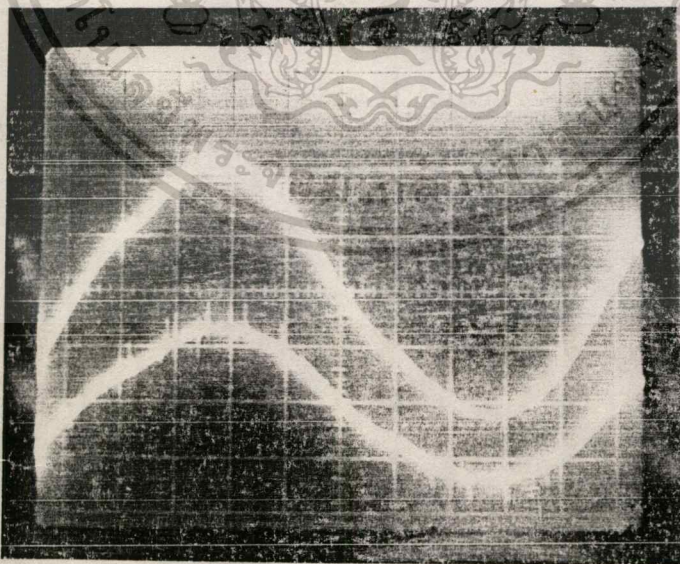


รูปที่ 5.7 สัญญาณเอาต์พุตเมื่อยังไม่มีการควบคุมลูปปิด TAKE FULL LOAD R+L 8 A
 บน : แรงดัน 50 โวลต์ ต่อ ช่อง ล่าง : กระแส 5 แอมป์ ต่อ ช่อง
 คาบเวลา 2 ms ต่อ ช่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

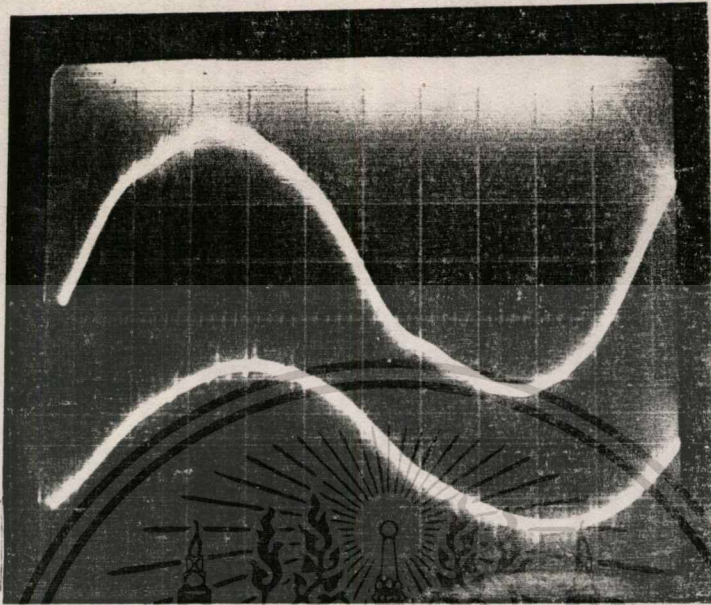


รูปที่ 5.8 สัญญาณเอาท์พุทเมื่อมีการควบคุมลูปปิด NO LOAD
 คาบเวลา 2 ms ต่อ ช่อง แรงดัน 50 โวลต์ ต่อ ช่อง

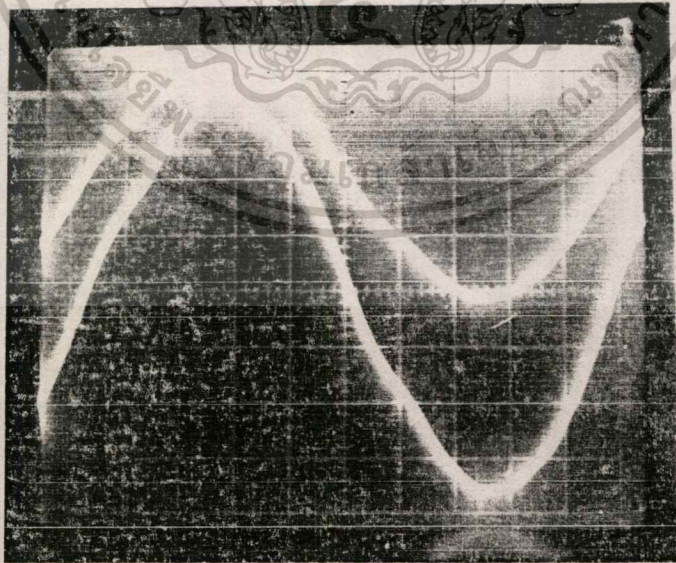


รูปที่ 5.9 สัญญาณเอาท์พุทเมื่อมีการควบคุมลูปปิด TAKE LOAD R 4 A.

บน : แรงดัน 50 โวลต์ ต่อ ช่อง ล่าง : กระแส 5 แอมป์ ต่อ ช่อง
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

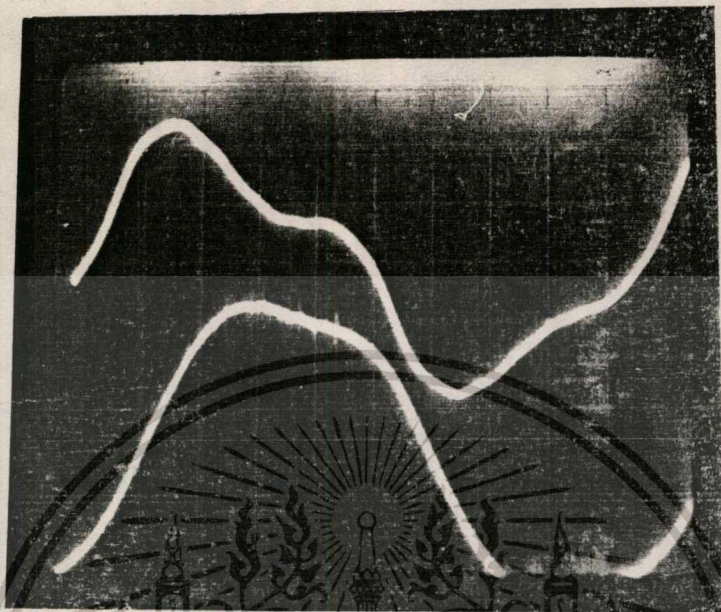


รูปที่ 5.10 สัญญาณเอาต์พุตเมื่อมีการควบคุมลูปปิด TAKE LOAD R+L 3.65 A.
 บน : แรงดัน 50 โวลต์ ต่อ ช่อง ล่าง : กระแส 5 แอมป์ ต่อ ช่อง
 คาบเวลา 2 mS ต่อ ช่อง



รูปที่ 5.11 สัญญาณเอาต์พุตเมื่อมีการควบคุมลูปปิด TAKE FULL LOAD R 12.6 A.

บน : แรงดัน 50 โวลต์ ต่อ ช่อง ล่าง : กระแส 5 แอมป์ ต่อ ช่อง
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 คาบเวลา 2 mS ต่อ ช่อง
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12 สัญญาณแอมป์พุทเมื่อมีการควบคุมลูปปิด TAKE FULL LOAD R+L 9.2 A
 บน : แรงดัน 50 โวลท์ ต่อ ช่อง ล่าง : กระแส 5 แอมป์ ต่อ ช่อง
 คาบเวลา 2 ms ต่อ ช่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปผลการทดลองและแนวทางแก้ไข

จากผลการทดลองที่ได้ออกมาจะเห็นว่า ได้สัญญาณขาขึ้นที่ค่อนข้างบริสุทธิ์แต่เมื่อทำการต่อโหลดทั้งโหลด R และ โหลด R+L ดูจะเห็นว่าสัญญาณที่ได้เปลี่ยนไปและระดับแรงดันของสัญญาณที่ได้มานี้จะมีค่าตกแรงมากเมื่อมีการต่อโหลดมากขึ้นและสัญญาณจะมีการเพี้ยนไปมากเมื่อมีโหลด L เข้ามาเกี่ยวข้องกับตัว และเมื่อมีการควบคุมแบบลูปปิดจะมีเรกูละชันของระดับแรงดันที่ตีขึ้นมากแต่ก็ยังมีแรงดันตกอยู่อีก

แนวทางในการแก้ไขและพัฒนา

1. ในส่วนของวงจรกรองความถี่ยังมีแรงดันตกในส่วนของวงจรกรองความถี่มาก และวงจรกรองความถี่ที่ใช้ในวงจรนี้ยังมีขนาดใหญ่อยู่และมีราคาแพง เนื่องจากใช้ค่าของ C เป็นจำนวนมาก และที่สำคัญก็คือระดับแรงดันเอาต์พุต SINE WAVE ที่ต้องการนั้นยังมีขนาดที่ยังไม่ถึง 220 โวลท์ เพราะฉะนั้นถ้าจะมีการพัฒนาต่อไปควรจะได้รับการปรับหรือแปลง STEP UP ให้มี RATIO ถึงระดับที่ต้องการ เพราะอาจจะเป็นสิ่งหนึ่งที่จะทำให้แรงดันตกในส่วนของวงจรกรองความถี่ลดน้อยลง และยังต้องมีการออกแบบวงจรกรองความถี่เสียใหม่ให้มีระดับแรงดันตกน้อยและมีขนาดที่พอเหมาะสำหรับในการนำไปใช้กับแหล่งจ่ายไฟต่อเนื่อง
 2. ในส่วนของหม้อแปลง STEP UP นอกจากจะต้องปรับให้มี RATIO ถึงระดับที่ต้องการแล้ว ในส่วนของการทำงานก็ควรจะมีการปรับอย่างดีเพื่อให้ REGULATION ของหม้อแปลงดีมีแรงดันตกน้อยลงเมื่อรับโหลดมาก ๆ
 3. ในส่วนของเพาเวอร์ทรานซิสเตอร์ เนื่องจากเป็นทรานซิสเตอร์ที่ทนแรงดันและกระแสได้มากดังนั้นยังสามารถใช้ทรานซิสเตอร์ตัวนี้ให้ทำงานที่พิกัดกำลังที่สูงขึ้นได้อีก และเมื่อเพิ่มพิกัดกำลังใช้งานให้สูงขึ้นก็ต้องคำนึงถึงความปลอดภัยของทรานซิสเตอร์ด้วยโดยอาจจะเพิ่มวงจร SNUBBER ทั้ง VOLTAGE และ CURRENT SNUBBER เข้าไป
 4. ในส่วนของวงจรควบคุมควรจะมีการเพิ่มเติมในส่วนของการควบคุมกระแสและแรงดันเข้าไปในการควบคุมลูปปิดด้วยเพื่อเพิ่มความปลอดภัยให้กับทั้งระบบด้วย
- จากที่กล่าวมาแล้วข้างต้นถ้าได้มีการพัฒนาต่อไปก็จะเป็นการเพิ่มประสิทธิภาพให้กับอินเวอร์เตอร์เพื่อที่จะนำไปใช้กับแหล่งจ่ายไฟต่อเนื่องได้เป็นอย่างดี โดยจะต้องเพิ่มเติมในส่วน of SWITCHING POWER SUPPLY , RECTIFIER , OSCILLATOR , TRANSFER SWITCH เพื่อให้เป็นระบบแหล่งจ่ายไฟต่อเนื่องที่สมบูรณ์แบบสามารถผลิตออกมาในเชิงพาณิชย์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

คณะผู้จัดทำขอขอบพระคุณอาจารย์ ประภาฯ ไพรสุวรรณา ซึ่งเป็นอาจารย์ที่ปรึกษา ที่ได้ให้คำปรึกษา คำแนะนำ และชี้แนะแนวทางเพื่อให้โครงการนี้ดำเนินไปได้ด้วยดีตลอดระยะเวลาที่ผ่านมา และขอขอบคุณเพื่อน ๆ ทุกคนที่ได้ให้กำลังใจและหลายสิ่งหลายอย่างที่ทำให้คณะผู้จัดทำสามารถฝ่าฟันอุปสรรคต่าง ๆ จนกระทั่งโครงการนี้สำเร็จจลุล่วงตามวัตถุประสงค์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Cyril W.Larder. Power Electronics. Mc Graw-Hill, 1981.
2. George Chryssis. High Frequency Switching Power Supply. Mc Graw-Hill, 1984.
3. THOMSON-CSF.SESCOSEM. The Power Transistor In Its Environment. 1978.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

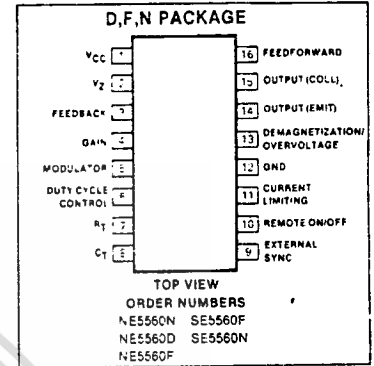
DESCRIPTION

The NE/SE5560 is a control circuit for use in switched mode power supplies. This single monolithic chip incorporates all the control and housekeeping (protection) functions required in switched mode power supplies, including an internal temperature compensated reference source, internal Zener reference, sawtooth generator, pulse width modulator, output stage and various protection circuits.

FEATURES

- Stabilized power supply
- Temperature compensated reference source
- Sawtooth generator
- Pulse width modulator
- Remote on/off switching
- Current limiting
- Low supply voltage protection
- Loop fault protection
- Demagnetization/overvoltage protection
- Maximum duty cycle clamp
- Feed forward control
- External synchronization

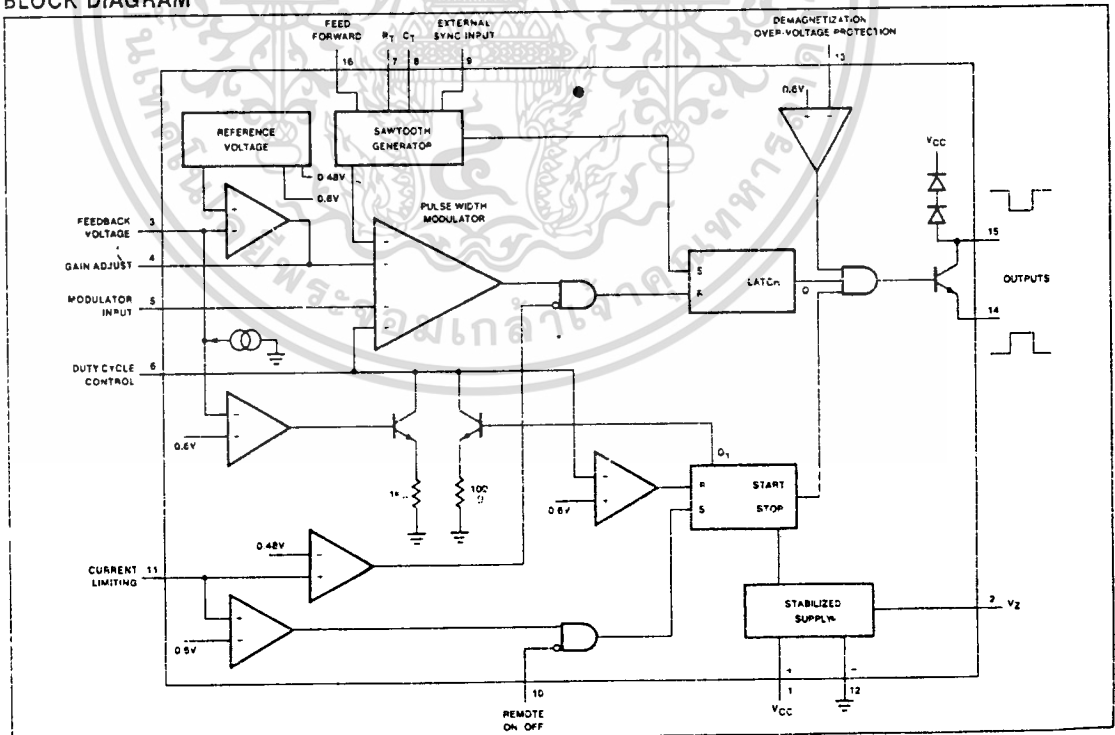
PIN CONFIGURATION



ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
Supply		
Voltage sourced	+18	V
Current sourced	30	mA
Output transistor		
Output current	40	mA
Collector voltage (Pin 15)	+18	V
Max. emitter voltage (Pin 14)	+5	V
Operating temperature (ambient)		°C
SE5560	-55 to +125	
NE5560	0 to 70	
Storage temperature range	-65 to +150	°C

BLOCK DIAGRAM



SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

DC ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$, $V_{CC} = 12\text{V}$ unless otherwise specified)

PARAMETER	TEST CONDITIONS	SE5560			NE5560			UNIT
		Min	Typ	Max	Min	Typ	Max	
Reference Sections								
Internal reference voltage (V_{ref})	25°C	3.69	3.72	3.81	3.57	3.72	3.95	V
Temperature coefficient of V_{ref}	Over temperature	3.65		3.85	3.53		4.00	V
Internal Zener reference (V_Z)	$I_L = -7\text{ mA}$	7.8	8.4	9.0	7.8	8.4	9.0	V
Temperature coefficient of V_Z			200			-200		ppm/°C
Oscillator Section								
Frequency range	Over temperature	50		100k	50		100k	Hz
Initial accuracy oscillator	R = 5 kΩ		5			5		%
Duty cycle range	$f_o = 20\text{ kHz}$	0		98	0		98	%
Modulator								
Modulation input current	Voltage at Pin 5 = 2V Over temperature		0.2	20		0.2	20	μA
Housekeeping Function								
Pin 6, input current	at 2V Over temperature		0.2	20		0.2	20	μA
Pin 6, duty cycle limit control	(for 50% maximum duty cycle) 15 kHz to 50 kHz/ 41% of V_Z	40	50	60	40	50	60	% of duty cycle
Pin 1, low supply voltage protection thresholds		8	9.0	10.5	8	9.0	10.5	V
Pin 3, feedback loop protection trip threshold		400	600	720	400	600	720	mV
Pin 3, pull up current	at 2V Over temperature	-7	-15	-35	-7	-15	-35	μA
Pin 13, demagnetization/over voltage protection trip on threshold		470	600	720	470	600	720	mV
Pin 13, input current	at 0.25V 25°C Over temperature		0.6	10		0.6	10	μA
Pin 16, feed forward duty cycle control	Voltage at Pin 16 = $2V_Z$	30	40	50	30	40	50	% original duty cycle
*Pin 16, feed forward input current	at 16V, $V_{CC} = 18\text{V}$ 25°C Over temperature		0.2	5		0.2	5	μA
				10		10		μA
External Synchronization								
Pin 9 off		0		0.6	0		0.8	V
on		2		V_Z	2		V_Z	V
sink current	Voltage at Pin 9 = 0V, 25°C Over temperature		-65	-100		-65	-125	μA
				-125			-125	μA
Remote								
Pin 1C off		0	0.8		0	0.8		V
on		2	V_Z		2	V_Z		V
sink current	at 0V 25°C Over temperature		-85	-100		-85	-125	μA
				-125			-125	μA
Current Limiting								
Pin 11, I_{IN}	Voltage at Pin 11 = 250 mV, 25°C Over temperature		-2	-10		-2	-10	μA
Single pulse inhibit delay	Over temperature Inhibit delay time for 20% overdrive at 40 mA I_{OUT}		0.7	0.8		0.7	0.8	μs
Trip Levels: Shut down, slow start		0.560	0.600	0.700	0.560	0.600	0.700	V
Current limit		0.400	0.480	0.500	0.400	0.480	0.500	V
Error Amplifier								
Output voltage swing (V_{OH})		6.2		9.5	6.2		9.5	V
Output voltage swing (V_{OL})				0.7			0.7	V
Open loop gain		54	60		54	60		dB
Feedback resistor		10k			10k			Ω
Small signal bandwidth			3			3		MHz

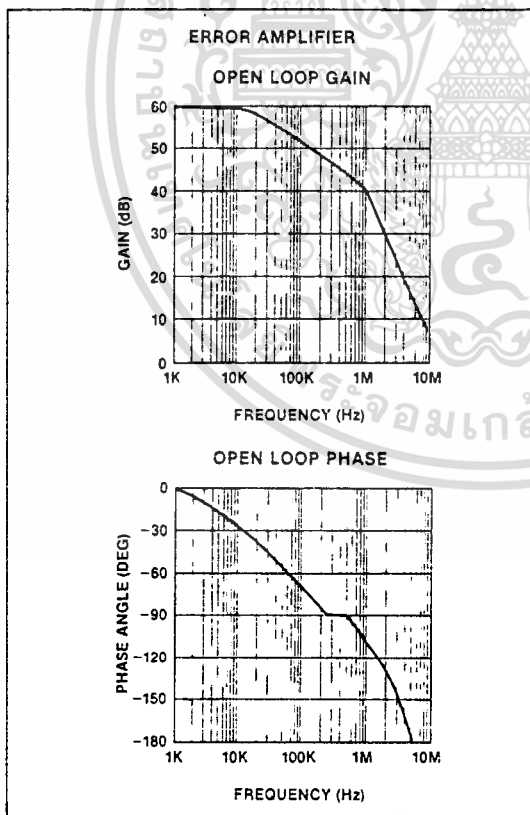
SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

DC ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	TEST CONDITIONS	SE5560			NE5560			UNIT
		Min	Typ	Max	Min	Typ	Max	
Output Stage $V_{CE(SAT)}$ $I_C = 40\text{mA}$ Output current (pin 15) Max emitter voltage (pin 14)				0.5			0.5	V
		40			40			mA
		5	6		5	6		V
Supply Voltage/Current I_{CC}	$I_Z = 0$, voltage fed, $V_{CC} = 12\text{V}$, 25°C Over temp.			10			10	mA
				15			15	mA
		V_{CC}	20		23	19		24
V_{CC}		20		30	20		30	V

TYPICAL PERFORMANCE CHARACTERISTICS



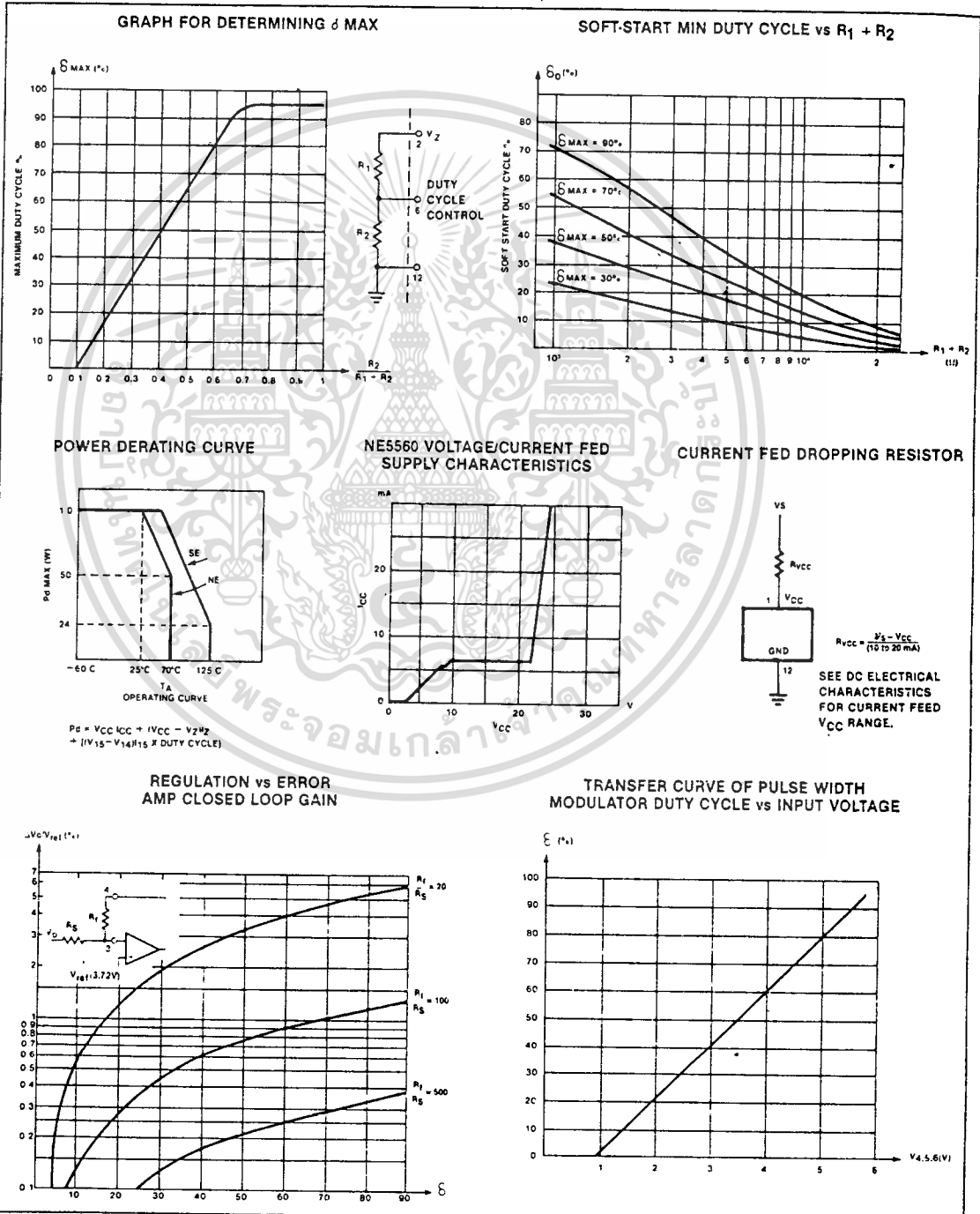
MAXIMUM PIN VOLTAGES

NE5560	
FUNCTION	MAXIMUM VOLTAGE
1. V_{CC}	+ 18 volts
2. V_Z	Do not force (28.4V)
3. Feedback	V_Z
4. Gain	
5. Modulator	V_Z
6. Duty Cycle Control	V_Z
7. R_T	Current force mode
8. C_T	
9. External Sync	V_Z
10. Remote On/Off	V_Z
11. Current Limiting	V_{CC}
12. GND	GND
13. Demagnetization/Overvoltage	V_{CC}
14. Output (Emit)	V_Z
15. Output (Collector)	$V_{CC} + 2V_{be}$
16. Feed forward	V_{CC}

SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

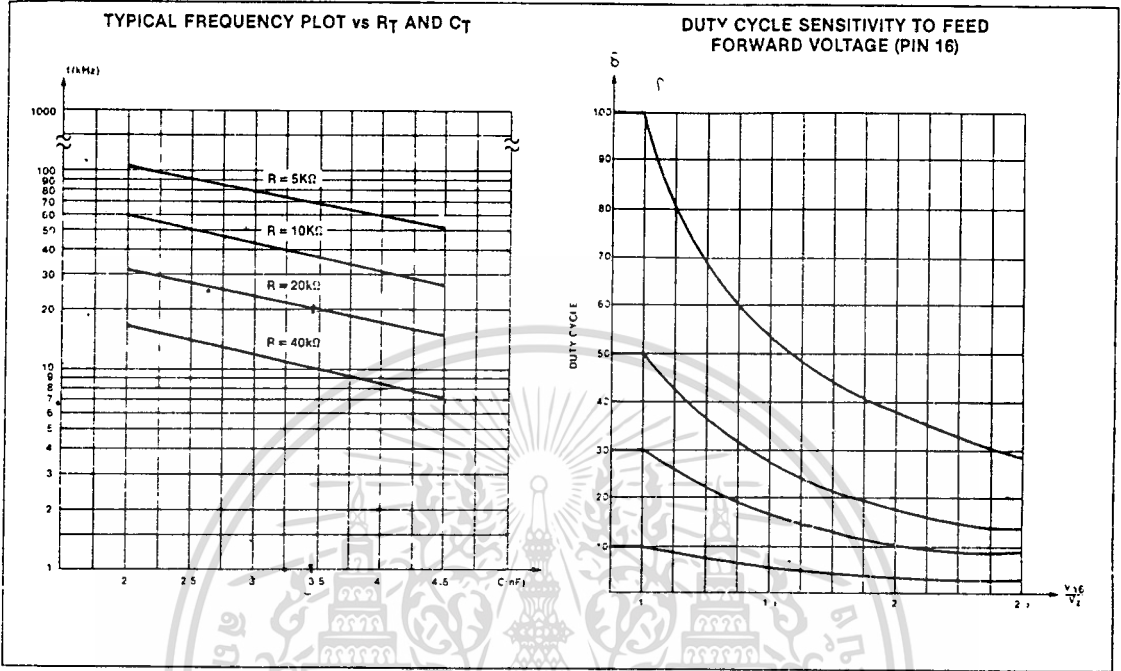
TYPICAL PERFORMANCE CHARACTERISTICS (continued)



SWITCHED-MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

TYPICAL PERFORMANCE CHARACTERISTICS (continued)



THEORY OF OPERATION

The following functions are incorporated:

- A temperature compensated reference source.
- An error amplifier with pin 3 as input. The output is connected to pin 4 so that the gain is adjustable with external resistors.
- A sawtooth generator with a TTL-compatible synchronization input (pins 7,8,9).
- A pulse-width modulator with a duty-cycle range from 0 to 95%.

(The PWM has two additional inputs: Pin 6 can be used for a precise setting of δ max.

Pin 5 gives a direct access to the modulator, allowing for real constant current operation:)

- A gate at the output of the PWM provides a simple dynamic current limit.
- A latch that is set by the flyback of the sawtooth and reset by the output pulse of the above-mentioned gate prohibits double pulsing.
- Another latch functions as a start-stop circuit; it provides a fast switch-off and a slow start.
- A current protection circuit that operates via the start-stop circuit. This is a combined function with the current

limit circuit, therefore pin 11 has two trip-on levels; the lower one for cycle-by-cycle current limiting, the upper one for current protection by means of switch-off and slow-start.

- A TTL-compatible remote on/off input at pin 10, also operating via the start-stop circuit.
- An inhibit input at pin 13. The output pulse can be inhibited immediately.
- An output gate that is commanded by the latches and the inhibit circuit.
- An output transistor of which both the collector (pin 15) and the emitter (pin 14) are externally available. This allows for normal or inverse output pulses.
- A power supply that can be either voltage or current driven (pins 1 and 12). The internally generated stabilized output voltage V_2 is connected to pin 2.
- A special function is the so-called feed-forward at pin 16. The amplitude of the sawtooth generator is modulated in such a way that the duty cycle becomes inversely proportional to the voltage on this pin: $\delta \sim 1/V_{16}$
- Loop fault protection circuits assure that the duty-cycle is reduced to zero or a low value for open or short-circuited feedback loops.

Stabilized Power Supply (Pins 1, 2, 12)

The power supply of the NE5560 is of the well known series regulation type and provides a stabilized output voltage of typically 8.5 volts.

This voltage V_2 is also present at pin 2 and can be used for precise setting of δ max. and to supply external circuitry. Its maximum current capability is 5mA.

The circuit can be fed directly from a DC voltage source between 10.5V and 18V or can be current driven via a limiting resistor. In the latter case, internal pinch-off resistors will limit the maximum supply voltage; typical 23V for 10mA and maximum 30V for 30mA.

The low supply voltage protection is active when $V_{(1-12)}$ is below 10.5V and inhibits the output pulse (no hysteresis).

When the supply voltage surpasses the 10.5V level, the IC starts delivering output pulses via the slow-start function.

The current consumption at 12V is less than 10mA, provided that no current is drawn from V_2 and $R_{(7-12)} \geq 20k\Omega$.

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

The Sawtooth Generator

Figure 2 shows the principal circuitry of the oscillator. A resistor between pin 7 and pin 12 (ground) determines the constant current that charges the timing capacitor C(8-12).

This causes a linear increasing voltage on pin 8 until the upper level of 5.6V is reached. Comparator H sets the RS flip flop and Q1 discharges C(8-12) down to 1.1V, where comparator L resets the flip-flop. During this flyback time, Q2 inhibits the output.

Synchronization at a frequency lower than the free-running frequency is accomplished via the TTL gate on pin 9. By activating this gate ($V^9 < 2V$), the setting of the sawtooth is prevented. This is indicated in Figure 3.

Figure 4 shows a typical plot of the oscillator frequency against the timing capacitor. The frequency range of the NE5560 goes from $<50\text{Hz}$ up to $>100\text{kHz}$.

Reference Voltage Source

The internal reference voltage source is based on the bandgap voltage of silicon. Good design practice assures a temperature dependency typically $\pm 100\text{ppm}/^\circ\text{C}$. The reference voltage is connected to the positive input of the error amplifier and has a typical value of 3.72V.

Error Amp Compensation

For closed loop gains less than 40 dB, it is necessary to add a simple compensation capacitor as shown in Figures 4, 5.

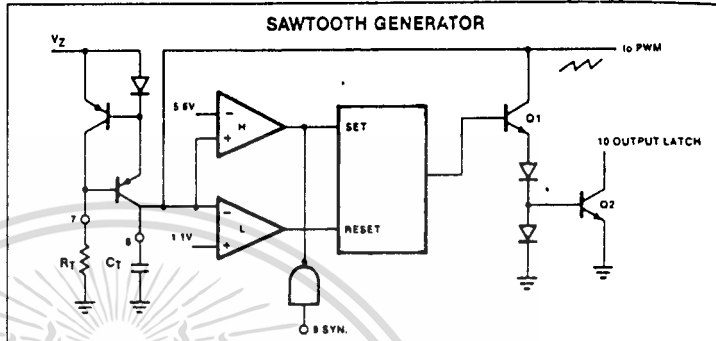


Figure 2

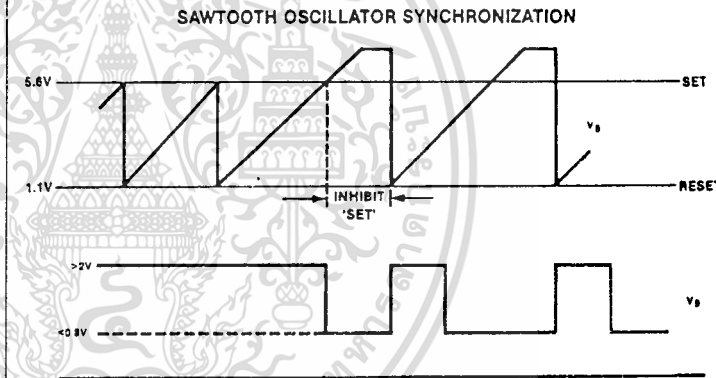


Figure 3

ERROR AMPLIFIER COMPENSATION

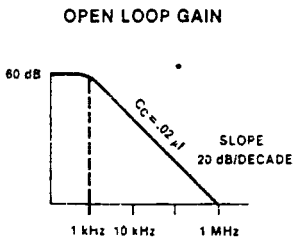


Figure 4

ERROR AMPLIFIER

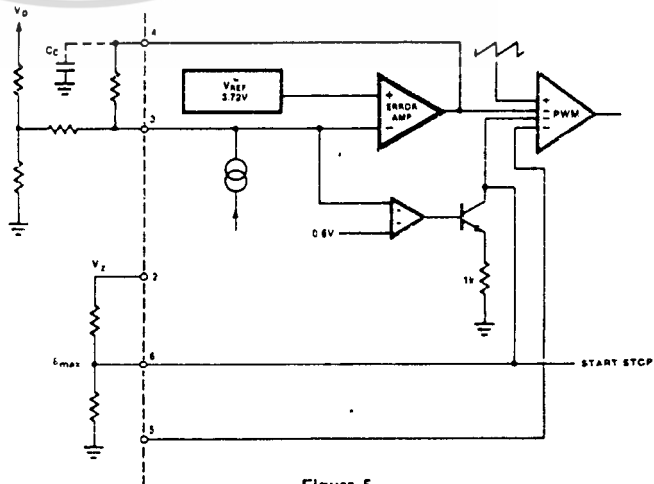


Figure 5

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

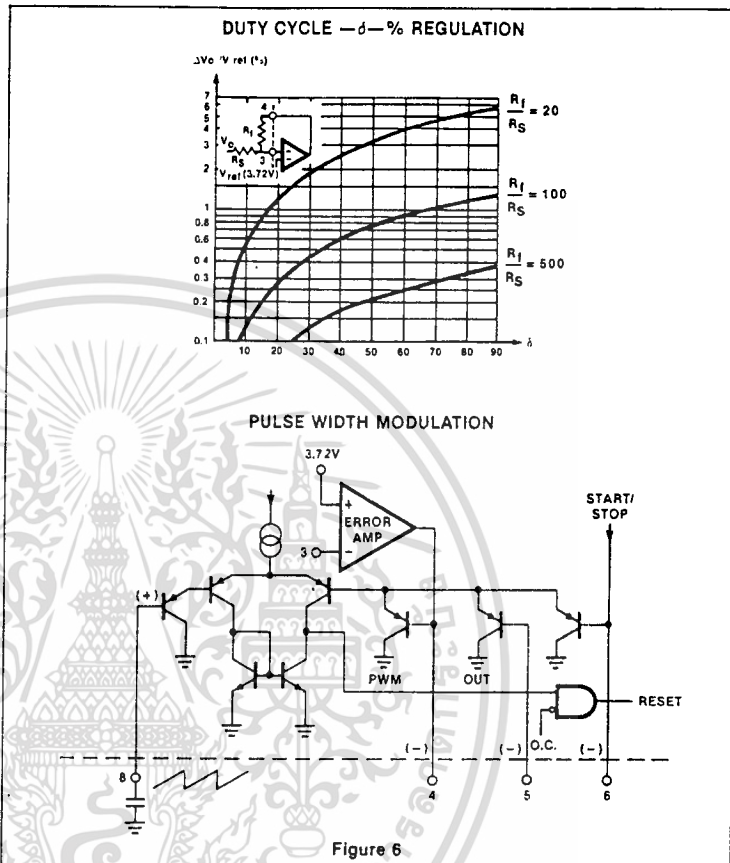
NE/SE5560

Error Amplifier with Loop-Fault Protection Circuits

This operational amplifier is of a generally used concept and has an open loop gain of typically 60dB. As can be seen in Figure 5, the inverting input is connected to pin 3 for a feedback information proportional to V_O .

The output goes to the PWM circuit, but is also connected to pin 4, so that the required gain can be set with R_S and $R(3-4)$. This is indicated in Figure 5, showing the relative change of the feedback voltage as a function of the duty cycle. Additionally, pin 4 can be used for phase shift networks that improve the loop stability.

When the SMPS feedback loop is interrupted, the error amplifier would settle in the middle of its active region because of the feedback via $R(3-4)$. This would result in a large duty cycle. A current source on pin 3 prevents this by pushing the input voltage high via the voltage drop over $R(3-4)$. As a result, the duty cycle will become zero, provided that $R(3-4) > 100k$. When the feedback loop is shortcircuited, the duty cycle would jump to the adjusted maximum duty cycle. Therefore, an additional comparator is active for feedback voltages at pin 3 below 0.6V. Now an internal resistor of typically 1k is shunted to the impedance on the δ_{max} setting pin 6. Depending on this impedance, δ will be reduced to a value δ_0 . This will be discussed further.



TRANSFER CURVE OF PULSE WIDTH MODULATOR DUTY CYCLE vs INPUT VOLTAGE

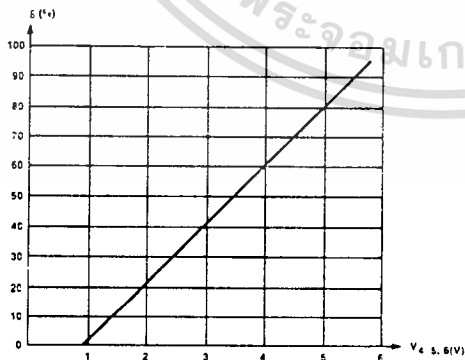


Figure 7

GRAPH FOR DETERMINING δ_{MAX}

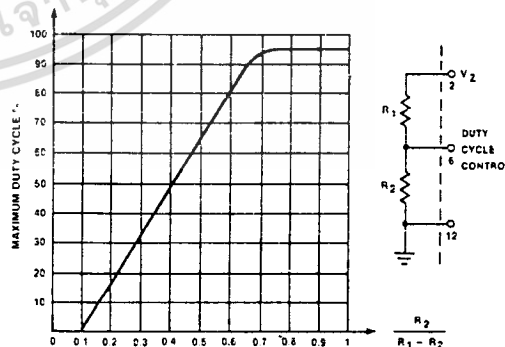


Figure 8

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

The Pulse-Width Modulator

The function of the PWM circuit is to translate a feedback voltage into a periodical pulse of which the duty cycle depends on that feedback voltage. As can be seen in Figure 6, the PWM circuit in the NE5560 is a long-tailed pair in which the sawtooth on pin 8 is compared with the LOWEST voltage on either pin 4 (error amplifier), pin 5, or pin 6 d_{max} and slow-start). The transfer graph is given in Figure 7. The output of the PWM causes the resetting of the output bistable.

Limitation of the Maximum Duty Cycle

With pins 5 and 6 not connected and with a rather low feedback voltage on pin 3, the NE5560 will deliver output pulses with a duty cycle of $\approx 95\%$. In many SMPS applications, however, this high d will cause problems. Especially in forward converters, where the transformer will saturate when d exceeds 50%, a limitation of the maximum duty-cycle is a must.

A DC voltage applied to pin 6 (PWM input) will set d_{max} at a value in accordance with Figure 7. For low tolerances of d_{max} , this voltage on pin 6 should be set with a resistor divider from V_Z (pin 2). The upper and lower sawtooth levels are also set by means of an internal resistor divider from V_Z , so forming a bridge configuration with the d_{max} setting is low because tolerances in V_Z are compensated and the sawtooth levels are determined by internal resistor matching rather than by absolute resistor tolerance. Figure 8 can be used for determining the tap on the bleeder for a certain d_{max} setting.

As already mentioned, Figure 9 gives a graphical representation of this. The value d is limited to the lower and the higher side;

- It must be large enough to ensure that at maximum load and minimum input voltage the resulting feedback voltage on pin 3 exceeds 0.6V.
- It must be small enough to limit the amount of energy in the SMPS when a loop-fault occurs. In practice a value of 10-15% will be a good compromise.

Extra PWM Input (Pin 5)

The PWM has an additional inverting input: pin 5. It allows for attacking the duty cycle via the PWM circuit, independently from the feedback and the d_{max} information. This is necessary when the SMPS must have a real constant current behavior, possibly with a fold-back characteris-

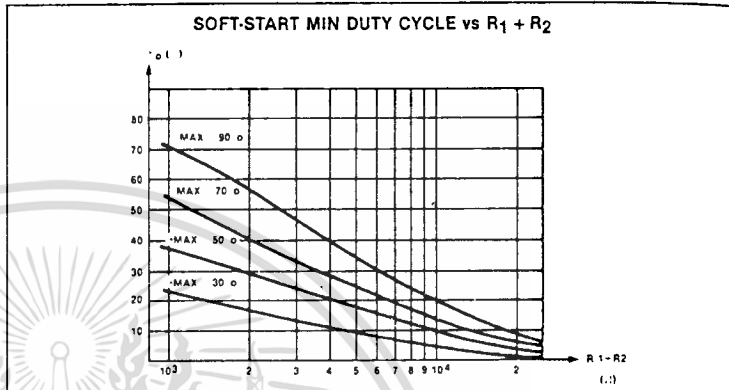


Figure 9

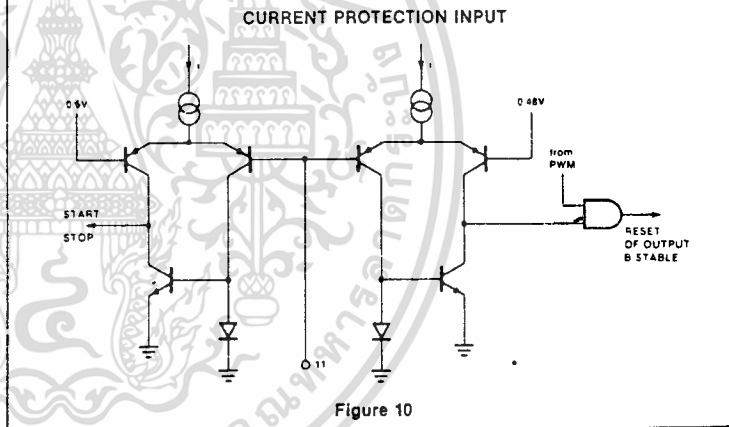


Figure 10

tic. However, the realization of this feature must be done with additional external components.

Dynamic Current Limit and Current Protection (Pin 11)

In many applications, it is not necessary to have a real constant current output of the SMPS.

Protection of the power transistor will be the prime goal. This can be realized with the NE5560 in a simple and cheap way. A resistor (or a current transformer) in the emitter of the power transistor gives a replica of the collector current. This signal must be connected to pin 11. As can be seen in Figure 10, this input has two comparators with different reference levels. The output of the comparator with the lower 0.48V reference is connected to the same gate as the output of the PWM.

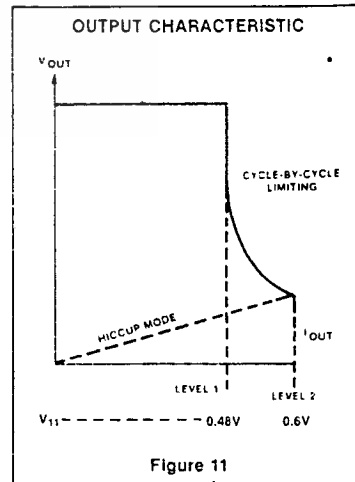


Figure 11

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

When activated, it will immediately reset the output flip flop, so reducing the duty cycle. The effectiveness of this so-called cycle-by-cycle current limit diminishes at low duty cycle values. When d becomes very small, the storage time of the power transistor become dominant. The current will now increase again, until it surpasses the reference of the second comparator. The output of this comparator activates the start/stop circuit and causes an immediate inhibit of the output pulses. After a certain dead-time, the circuit starts again with very narrow output pulses. The effect of this two-level current protection circuit is visualized in Figure 11.

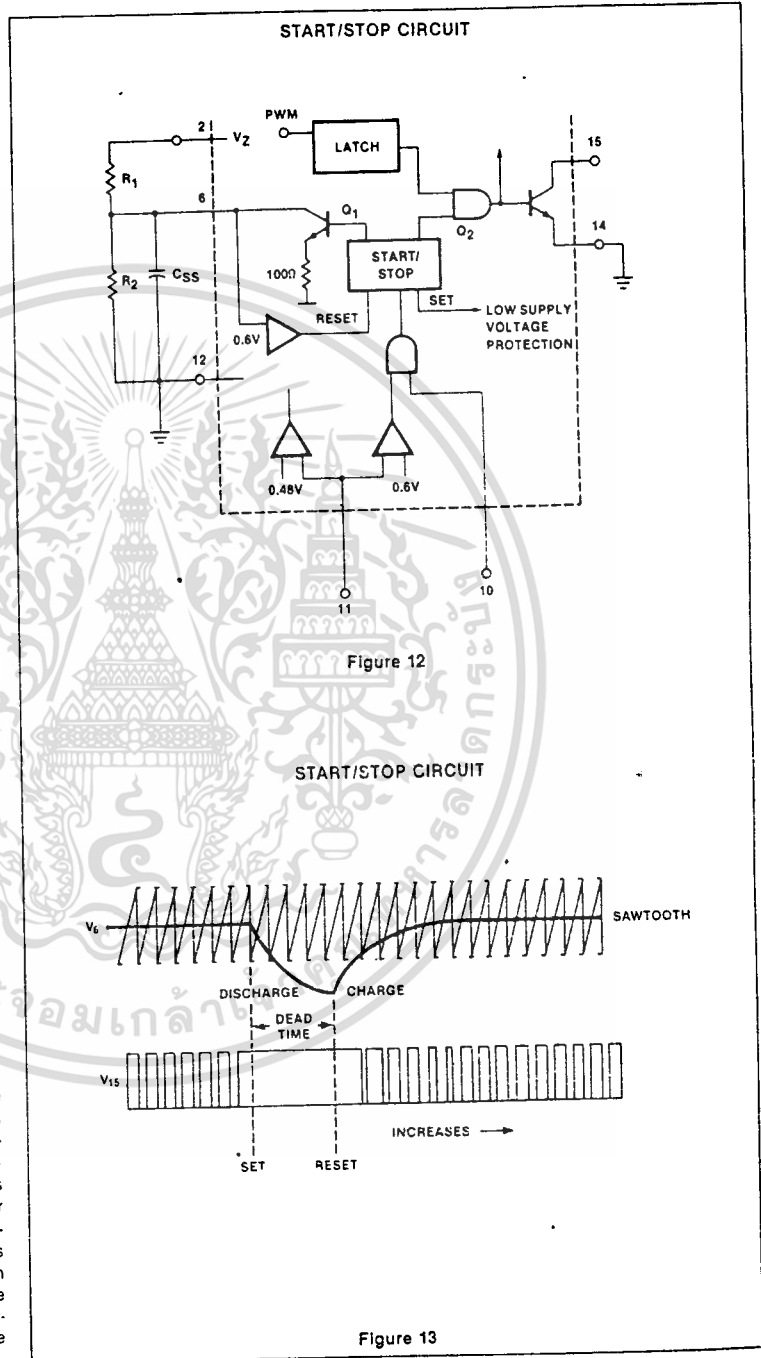
The Start/Stop Circuit

The function of this protection circuit is to stop the output pulses as soon as a fault occurs and to keep the output stopped for several periods. After this dead time, the output starts with a very small, gradually increasing duty cycle. When the fault is persistent, this will cause a cyclic switch-off/switch-on condition. This "hiccup" mode limits effectively the energy during fault conditions. The realization and the working of the circuit is indicated in the Figures 12 and 13. The dead-time and the soft-start are determined by an external capacitor that is connected to pin 6 (d_{max} setting).

- An RS flip flop can be set by three different functions:
1. Remote on/off on pin 10.
 2. Overcurrent protection on pin 11.
 3. Low supply voltage protection (internal).

As soon as one of these functions cause a setting of the flip flop, the output pulses are blocked via the output gate. In the same time transistor Q1 is forward-biased, resulting in a discharge of the capacitor on pin 6.

The discharging current is limited by an internal 150Ω resistor in the emitter of Q1. The voltage at pin 6 decreases to below the lower level of the sawtooth. When V6 has dropped to 0.6V, this will activate a comparator and the flip flop is reset. The output stage is no longer blocked and Q1 is cut-off. Now V2 will charge the capacitor via R1 to the normal d_{max} voltage. The output starts delivering very narrow pulses as soon as V6 exceeds the lower sawtooth level. The duty-cycle of the output pulse now gradually increases to a value determined by the feedback on pin 3, or by the static d_{max} setting on pin 6.



SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

Remote On/Off Circuit (Pin 10)

In systems where two or more power supplies are used, it is often necessary to switch these supplies on and off in a sequential way. Furthermore, there are many applications in which a supply must be switched by a logical signal. This can be done via the TTL-compatible remote on/off input on pin 10. The output pulse is inhibited for levels below 0.8V. The output of the IC is no longer blocked when the remote on/off input is left floating or when a voltage > 2V is applied. Start up occurs via the slow-start circuit.

The Output Stage

The output stage of the NE5560 contains a flip flop, a push-pull driven output transistor, and a gate, as indicated in Figure 14. The flip flop is set by the flyback of the sawtooth. Resetting occurs by a signal either from the PWM or the current limit circuit. With this configuration, it is assured that the output is switched only once per period, thus prohibiting double pulsing. The collector and emitter of the output transistor are connected to respectively pin 15 and pin 14, allowing for normal or inverted output pulses. An internally grounded emitter would cause intolerable voltage spikes over the bonding wire, especially at high output currents.

This current capability of the output transistor is 40mA peak for $V_{CE} \approx 0.4V$. An internal clamping diode to the supply voltage protects the collector against over-voltages. The maximum voltage at the emitter (pin 14) must not exceed +5V. A gate, activated by one of the set of reset pulses, or by a command from the start-stop circuit will immediately switch-off the output transistor by short-circuiting its base. The external inhibitor (pin 13) operates also via this base.

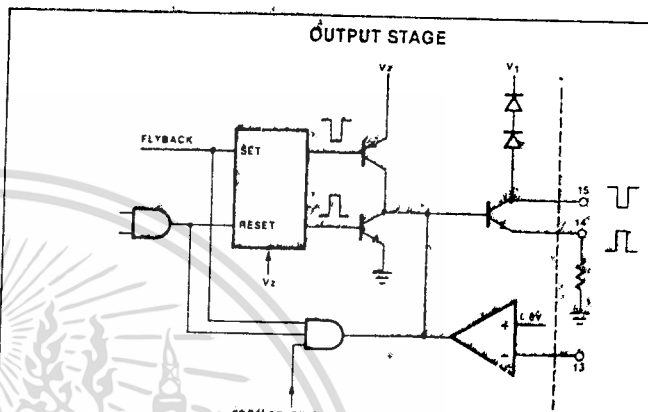
Demagnetization Sense

As indicated in Figure 14, the output of this NPN comparator will block the output pulse, when a voltage above 0.6V is applied to pin 13. A specific application for this function is to prevent saturation of forward converter transformers. This is indicated in Figure 15.

Feed-Forward (Pin 16)

The basic formula for a forward converter is

$$V_{OUT} = \frac{dV_{in}}{n} \quad (n = \text{transformer ratio})$$



NOTE: The signal V_{13} can be derived from the demagnetizing winding in a forward converter as shown below.

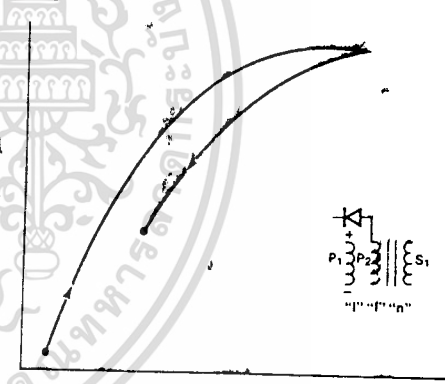


Figure 14

OUTPUT STAGE INHIBIT

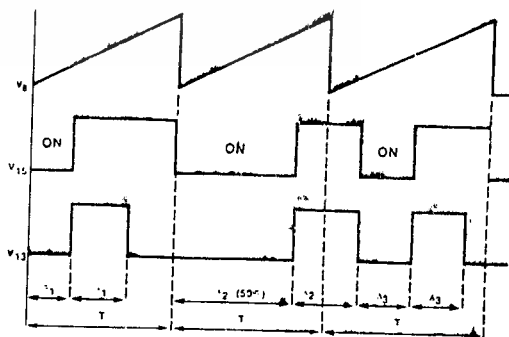


Figure 15

SWITCHED MODE POWER SUPPLY CONTROL CIRCUIT

NE/SE5560

This means that in order to keep V_{OUT} at a constant value, the duty cycle δ must be made inversely proportional to the input voltage. A preregulation (feed-forward) with the function $\delta \sim 1/V_{IN}$ can ease the feedback-loop design.

This loop now only has to regulate for load variations, which require only a low feedback gain in the normal operation area. The transformer of a forward converter must be designed in such a way that it does not saturate, even under transient conditions, where the maximum inductance is determined by $d_{max} \times V_{IN} \max$. A regulation of $d_{max} \sim 1/V_{IN}$ will allow for a considerable reduction or simplification of the transformer. The function of $\delta \sim 1/V_{IN}$ can be realized by using pin 16 of the NE5560.

Figure 16 shows the electrical realization. When the voltage at pin 16 exceeds the stabilized voltage V_Z (pin 2), it will increase the charging current for the timing capacitor on pin 8.

The operating frequency is not affected, because the upper trip level for sawtooth increases also. Note that the δ_{max} voltage on pin 6 remains constant because it is set via V_Z . Figure 17 visualizes the effect on δ_{max} and the normal operating duty cycle δ . For $V_{16} = 2 \times V_Z$ these duty cycles have halved. The graph for $\delta = f(V_{16})$ is given in Figure 18. (Note: V_{16} must be less than Pin 1 voltage.)

APPLICATIONS

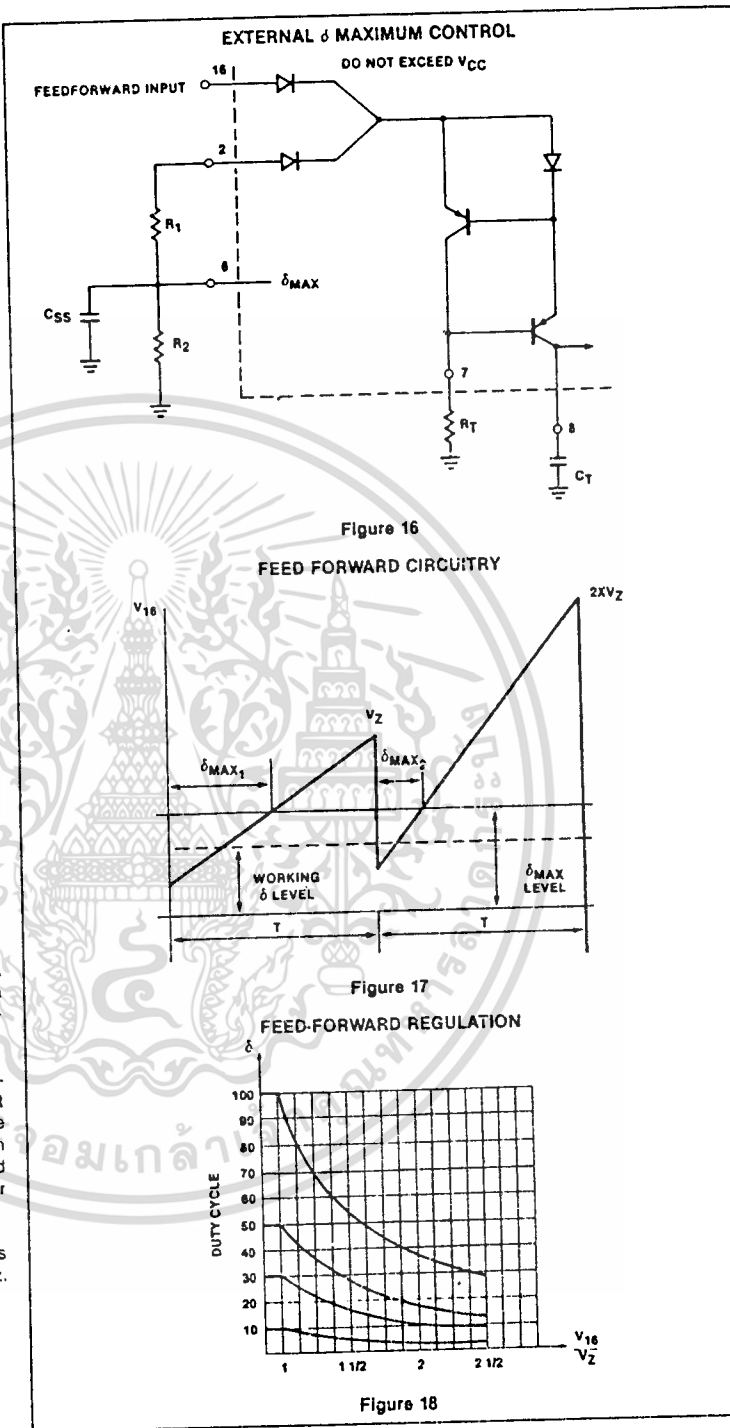
NE/SE5560 Push-Pull Regulator

This application describes the use of the Signetics NE/SE5560 adapted to function as a push-pull switched mode regulator, as shown in Figures 19 and 20.

Input voltage range is +12 to +18V for a nominal output of +30 and -30V at a maximum load current of 1A with an average efficiency of 81%.

Features include feed forward input compensation, cycle-to-cycle drive current protection and other voltage sensing, line (to positive output) regulation < 1% for an input range of +13 to +18V and load regulation to positive output of < 3% for $\Delta I_L(+)$ of 0.1 to 1 Amp.

The main pulse width modulator operates to 48 kHz with power switching at 24 kHz.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSISTOR NUMBER	PA LT	PACK-AGE	LEAD INFO	VCB MAX	VCE MAX	VEB MAX	I C MAX	T J MAX	P TOT	F T MIN	C OB MAX	H FE	H FE BIAS	USE	MFR	EUR EQUIV	USA EQUIV	ISS
2N2192B	NS	T05	L04	60V	40V	5V	1A	200C	800mW	50M	20P	100mN	150mA	AMG	MOB	BFY50	2N2297	0
2N2193	NS	T05	L04	80V	50V	8V	1A	175C	800mW	50M	20P	40/120	150mA	AMG	MOB	BSW66	2N4001	0
2N2193A	NS	T05	L04	80V	50V	8V	1A	175C	800mW	50M	20P	40/120	150mA	AMG	MOB	BFY50	2N2297	0
2N2193B	NS	T05	L04	80V	50V	8V	1A	200C	800mW	50M	20P	40/120	150mA	AMG	MOB	BFY50	2N2297	0
2N2193S	NS	T039	L04	80V	50V	8V	1A	175C	800mW	50M	20P	40/120	1A	AMG	MOB	BFY50	2N2297	2
2N2193AS	NS	T039	L04	80V	50V	8V	1A	175C	800mW	50M	20P	40/120	150mA	AMG	MOB	BFY50	2N2297	2
2N2193BS	NS	T039	L04	80V	50V	8V	1A	200C	800mW	50M	20P	40/120	150mA	AMG	MOB	BFY50	2N2297	2
2N2194	NS	T05	L04	60V	40V	5V	1A	200C	800mW	50M	20P	20/60	150mA	AMG	MOB	BFY50	2N2297	0
2N2194A	NS	T05	L04	60V	40V	5V	1A	200C	800mW	50M	20P	20/60	150mA	AMG	MOB	BFY50	2N2297	2
2N2194B	NS	T05	L04	60V	40V	5V	1A	200C	800mW	50M	20P	20/60	150mA	AMG	MOB	BFY50	2N2297	0
2N2194S	NS	T039	L04	60V	40V	5V	1A	200C	800mW	50M	20P	20/60	150mA	AMG	MOB	BFY50	2N2297	2
2N2194AS	NS	T039	L04	60V	40V	5V	1A	200C	800mW	50M	20P	20/60	150mA	AMG	MOB	BFY50	2N2297	2
2N2194BS	NS	T039	L04	60V	40V	5V	1A	200C	800mW	50M	20P	20/60	150mA	AMG	MOB	BFY50	2N2297	2
2N2195	NS	T05	L04	45V	25V	5V	1A	175C	600mW	50M	20P	20mN	150mA	AMG	SGI	BFY50	2N2297	0
2N2195A	NS	T05	L04	45V	25V	5V	1A	175C	600mW	50M	20P	20mN	150mA	AMG	SGI	BFY50	2N2297	0
2N2195B	NS	T05	L04	45V	25V	5V	1A	200C	600mW	50M	20P	20mN	150mA	AMG	MOB	BFY50	2N2297	0
2N2195S	NS	T039	L04	45V	25V	5V	1A	175C	600mW	50M	20P	20mN	150mA	AMG	MOB	BFY50	2N2297	2
2N2195AS	NS	T039	L04	45V	25V	5V	1A	175C	600mW	50M	20P	20mN	150mA	AMG	MOB	BFY50	2N2297	2
2N2195BS	NS	T039	L04	45V	25V	5V	1A	175C	600mW	50M	20P	20mN	150mA	AMG	MOB	BFY50	2N2297	2
2N2196	NS	T05F	L44	80V	60V	8V	1A	175C	2W			30/90	200mA	AMH	SEU		2N2197	0
2N2197	NS	T05F	L44	80V	60V	8V	1A	175C	2W			75/200	200mA	AMH	SEU		2N2197	0
2N2198	NS	T05	L04	80V	80V		200mA	200C	600mW	4M	12P	35/55	100mA	AMH	OBS	BSW66	2N1893	2
2N2199	PG	T05	L04	15V	10V		100mA	100C	75mW	120M	2P8	9mN	3mA	VLA	OBS	AF106	2N3283	2
2N2200	PG	T05	L04	15V	10V		100mA	100C	75mW	120M	2P8	9mN	3mA	VLA	OBS	AF106	2N3283	2
2N2201	NS	T05F	L44	120V	100V		1A	175C	2WC	10M	75P	25/90	200mA	RME	OBS	BSW67	2N5682	2
2N2205	NS	T018	L01	25V	12V	3V	200mA	175C	300mW	200M	6P	40/120	10mA	RLS	SGI	BSX20	2N2369	0
2N2206	NS	T046	L01	25V	12V	3V	200mA	175C	300mW	200M	6P	40/120	10mA	RLS	SGI	BSX20	2N2369	0
2N2207	PG	T07	L07	70V	50V		50mA	75C	260mW	140M	13P	36/370	10mA	VLA	OBS		2	2
2N2208	PG	TQ1H	L06	40V	10V		10mA	85C	120mW		3P		1.5MA	RLA	OBS	AFY18	2N2382	2
2N2209	PG	T05	L04	30V	12V		100mA	85C	150mW	6M	20P	50mN	24MA	RMS	OBS	AS27	2N1305	2
2N2210	NS	T039	L04	60V	45V	7V		200C	1W	100M	15P	50/200	150mA	AMG	MCB	BFY50	2N2297	1
2N2211	PG	T03	L05	80V			5A	100C	90WC			60/140	1A	ANG	OBS	AD132/	2N1542	2
2N2212	PG	T03	L05	120V	120V	1V5	10A	100C	60WC	450K		50/120	5A	AHH	GPD	AU106	2N5155	2
2N2214	NS	X41	L84	25V	15V		200mA	150C	250mW	200M	7P	25mN	10mA	VLS	OBS		2	2
2N2216	PS	T05	L04	150V	100V		250mA	200C	800mW	50M	15P	25/120	50mA	RME	OBS	BFT19	2N4929	2
2N2217	NS	T05	L04	60V	30V	5V	800mA	175C	800mW	250M	8P	20mN	150mA	RMS	MOU	BFX97	2N2219A	0
2N2217A	NS	T05	L04	75V	40V	6V	800mA	175C	800mW	250M	8P	20mN	150mA	RMS	MOU	BFX97	2N2219A	0
2N2218	NS	T05	L04	60V	30V	5V	800mA	175C	800mW	250M	8P	40/120	150mA	RMG	SGI	BSW54	2N2219A	0
2N2218A	NS	T05	L04	75V	40V	6V	800mA	175C	800mW	250M	8P	40/120	150mA	RMG	SGI	BSW54	2N2219A	0
2N2218S	NS	T039	L04	60V	30V	6V	800mA	175C	800mW	250M	8P	40/120	150mA	RMG	MOB	BSW54	2N2218	2
2N2218AS	NS	T039	L04	75V	40V	6V	800mA	175C	800mW	250M	8P	40/120	150mA	RMG	MOB	BSW54	2N2218A	2
2N2219	NS	T05	L04	60V	30V	5V	800mA	175C	800mW	250M	8P	100mN	150mA	RMG	SGI	BSW54	2N2219A	0
2N2219A	NS	T05	L04	75V	50V	6V	800mA	175C	800mW	300M	8P	100mN	150mA	RMG	SGI	BSW54	2N2219A	0
2N2219S	NS	T039	L04	60V	30V	5V	800mA	175C	800mW	250M	8P	100mN	150mA	RMG	MOB	BSW54	2N2219	2
2N2219AS	NS	T039	L04	75V	50V	6V	800mA	175C	800mW	300M	8P	100mN	150mA	RMG	MOB	BSW54	2N2219A	2
2N2220	NS	T018	L01	60V	30V	5V	800mA	175C	500mW	250M	8P	20mN	150mA	RMS	MOU	BFX95	2N2222A	0
2N2220A	NS	T018	L01	75V	40V	6V	800mA	175C	500mW	250M	8P	20mN	150mA	RMS	MOU	BFX95	2N2222A	0
2N2221	NS	T018	L01	60V	30V	5V	800mA	175C	500mW	250M	8P	40/120	150mA	RMG	SGI	BSW64	2N2222A	0
2N2221A	NS	T018	L01	75V	40V	6V	800mA	175C	500mW	250M	8P	40/120	150mA	RMG	SGI	BSW64	2N2222A	0
2N2222	NS	T018	L01	60V	30V	5V	800mA	175C	500mW	250M	8P	100mN	150mA	RMG	SGI	BSW64	2N2222A	0
2N2222A	NS	T018	L01	75V	40V	6V	800mA	175C	500mW	300M	8P	100mN	150mA	RMG	SGI	BSW64	2N2222A	0
2N2234	NS	T03	L05	40V	20V		500mA	150C	12WC	50M	23P	15/60	100mA	RMG	OBS	BUY92	2N5069	2
2N2235	NS	T03	L05	40V	20V		500mA	150C	12WC	100M	23P	40/65	100mA	RMG	OBS	BUY92	2N5069	2
2N2236	NS	T05	L04	40V	20V		500mA	150C	600mW	50M	35P	15/60	100mA	RMG	OBS	BUY92	2N5069	2
2N2237	NS	T05	L04	40V	20V		500mA	150C	600mW	100M	35P	40/125	100mA	RMG	OBS	BFY50	2N2297	2
2N2238	PG	T05	L04	30V			50mA	100V	300mW	400M	3P	10mN	10MA	ULA	OBS	AFY18	2N2382	2
2N2239	NS	T037	L47	60V	50V		500mA	150C	1W	1M		30/200	200mA	AMH	OBS		2N2196	2
2N2240	NS	T05	L04	25V	20V		500mA	200C	600mW	50M	35P	40/120	1MA	RMG	OBS	BFY50	2N2297	2
2N2241	NS	T05	L04	25V	20V		500mA	200C	600mW	50M	35P	100mN	1MA	RMG	OBS	BFY50	2N2297	2
2N2242	NS	T018	L01	40V	15V	5V	200mA	175C	360mW	250M	6P	40/120	10MA	RLS	SGI	BSX20	2N2369	0
2N2243	NS	T05	L04	120V	80V	7V	1A	200C	800mW	50M	20P	40/120	150mA	AMH	TIB	BSW66	2N1893	0
2N2243A	NS	T039	L04	120V	80V	7V	1A	200C	800mW	50M	20P	40/120	150mA	AMH	TIB	BSW66	2N1893	0
2N2244	NS	T018	L01	20V	20V		100mA	200C	500mW	60M	8P	5/15	2UA	ALG	OBS	BC109C	2N930	2
2N2245	NS	T018	L01	20V	20V		100mA	200C	500mW	60M	8P	10/30	2UA	ALG	OBS	BC109C	2N930	2
2N2246	NS	T018	L01	20V	20V		100mA	200C	500mW	60M	8P	20/60	2UA	ALG	OBS	BC109C	2N930	2
2N2247	NS	T018	L01	45V	45V		100mA	200C	500mW	60M	8P	5/15	2UA	ALG	OBS	BC109C	2N930	2
2N2248	NS	T018	L01	45V	45V		100mA	200C	500mW	60M	8P	10/30	2UA	ALG	OBS	BC109C	2N930	2
2N2249	NS	T018	L01	45V	45V		100mA	200C	500mW	60M	8P	20/60	2UA	ALG	OBS	BC109C	2N930	2
2N2250	NS	T018	L01	25V	20V		100mA	200C	500mW	60M	8P	5/15	2UA	ALN	OBS	BC109C	2N930	2
2N2251	NS	T018	L01	25V	20V		100mA	200C	500mW	60M	8P	10/30	2UA	ALN	OBS	BC109C	2N930	2
2N2252	NS	T018	L01	25V	20V		100mA	200C	500mW	60M	8P	20/60	2UA	ALN	OBS	BC109C	2N930	2
2N2253	NS	T018	L01	45V	45V		100mA	200C	500mW	60M	8P	5/15	2UA	ALN	OBS	BC109C	2N930	2
2N2254	NS	T018	L01	45V	45V		100mA	200C	500mW	60M	8P	10/20	2UA	ALN	OBS	BC109C	2N930	2
2N2255	NS	T018	L01	45V	45V		100mA	200C	500mW	60M	8P	20/60	2UA	ALN	OBS	BC109C	2N930	2
2N2256	NS	T018	L01	7V	7V	1V	100mA	175C	300mW	250M	5P	20mN	25MA	ULS	MOB	BSX20	2N2369	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSISTOR NUMBER	PM QLT	PACKAGE	LEAD INFO	VCE MAX	VCE MAX	VBE MAX	I C MAX	T J MAX	P TOT	F T MIN	C OB MAX	M FE	M FE BIAS	USE MFR	EUR EQUIV	USA EQUIV	ISS	
K238G	PS	TOP66	L32	100V	80V	5V	4A	150C	30WC	40M		40MN	150MA	AHG	GEB	BD590	2N6126	2
K239	NS	TOP66	L32	55V	45V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD239C	2N5296	1
K239A	NS	TOP66	L32	70V	60V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD239C	2N5298	1
K239B	NS	TOP66	L32	90V	80V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD239C	2N6743	1
K239C	NS	TOP66	L32	115V	100V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD239C	2N6473	1
K240	PS	TOP66	L32	55V	45V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD240C	2N6109	1
K240A	PS	TOP66	L32	70V	60V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD240C	2N6107	1
K240B	PS	TOP66	L32	90V	80V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD240C	2N6475	1
K240C	PS	TOP66	L32	115V	100V	5V	2A	150C	30WC	3M		15MN	1A	AHG	RCB	BD240C	2N6475	1
K241	NS	TOP66	L32	55V	45V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD241C	2N6290	1
K241A	NS	TOP66	L32	70V	60V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD241C	2N6292	1
K241B	NS	TOP66	L32	90V	80V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD241C	2N6473	1
K241C	NS	TOP66	L32	115V	100V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD241C	2N6743	1
K242	PS	TOP66	L32	55V	45V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD242C	2N6109	1
K242A	PS	TOP66	L32	70V	60V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD242C	2N6107	1
K242B	PS	TOP66	L32	90V	80V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD242C	2N6475	1
K242C	PS	TOP66	L32	115V	100V	5V	3A	150C	40WC	3M		25MN	1A	AHG	RCB	BD242C	2N6475	1
K243	NS	TOP66	L32	55V	45V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD243C	2N6487	1
K243A	NS	TOP66	L32	70V	60V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD243C	2N6487	1
K243B	NS	TOP66	L32	90V	80V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD243C	2N6488	1
K243C	NS	TOP66	L32	115V	100V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD243C	2N6488	2
K244	PS	TOP66	L32	55V	45V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD244C	2N6490	1
K244A	PS	TOP66	L32	70V	60V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD244C	2N6490	1
K244B	PS	TOP66	L32	90V	80V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD244C	2N6491	1
K244C	PS	TOP66	L32	115V	100V	5V	6A	150C	65WC	3M		30MN	300MA	AHG	RCB	BD244C	2N6491	1
K245	NS	TOP3	L34	55V	45V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD213		1
K245A	NS	TOP3	L34	70V	60V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD213		1
K245B	NS	TOP3	L34	90V	80V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD213		1
K245C	NS	TOP3	L34	115V	100V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD213		1
K246	PS	TOP3	L34	55V	45V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD214		1
K246A	PS	TOP3	L34	70V	60V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD214		1
K246B	PS	TOP3	L34	90V	80V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD214		1
K246C	PS	TOP3	L34	115V	100V	5V	15A	150C	80WC			40MN	1A	AHG	TIW	BD214		1
K249	NS	TOP3	L34	55V	45V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BDX40	2N3772	1
K249A	NS	TOP3	L34	70V	60V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BDX40	2N3772	1
K249B	NS	TOP3	L34	90V	80V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BDX40	2N5886	1
K249C	NS	TOP3	L34	115V	100V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BDY29	2N3772	1
K250	PS	TOP3	L34	55V	45V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BD258		1
K250A	PS	TOP3	L34	70V	60V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BD258		1
K250B	PS	TOP3	L34	90V	80V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BD258		1
K250C	PS	TOP3	L34	115V	100V	5V	40A	150C	125WC			25MN	1.5A	AHG	TIW	BD258		1
K251	NS	TO3	L05	40V	40V	5V	3A	150C	20WC	25M		20MN	2A	RHG	ATB	BDY24	2N3448	1
K253	NS	TO3	L05	350V	200V		6A	200C	50WC	2500K		15MN	1A	AHE	TIB			0
K253A	NS	TO3	L05	500V	250V		6A	200C	50WC	2500K		15MN	1A	AHE	TIB			0
K253B	NS	TO3	L05	700V	300V		6A	200C	50WC	2500K		15MN	1A	AHE	TIB			0
K253C	NS	TO3	L05	900V	400V		6A	200C	50WC	2500K		15MN	50WC	AHE	TIB			0
K257	NS	TOP3	L34	45V	45V		25A	150C	125WC			10MN	15A	AHG	TFK	BD257/1		0
K257/45	NS	TOP3	L34	45V	45V		25A	150C	125WC			10MN	15A	AHG	TFK	BD257/1		0
K257/60	NS	TOP3	L34	60V	60V		25A	150C	125WC			10MN	15A	AHG	TFK	BD257/1		0
K257/80	NS	TOP3	L34	80V	80V		25A	150C	125WC			10MN	15A	AHG	TFK	BD257/1		0
K257/100	NS	TOP3	L34	100V	100V		25A	150C	125WC			10FG	15A	AHG	TFK	BD257/1		0
K258	PS	TOP3	L34	45V	45V		25A	150C	125WC			10MN	15A	AHG	TFK	BD258/1		0
K258/45	PS	TOP3	L34	45V	45V		25A	150C	125WC			10MN	15A	AHG	TFK	BD258/1		0
K258/60	PS	TOP3	L34	60V	60V		25A	150C	125WC			10MN	15A	AHG	TFK	BD258/1		0
K258/80	PS	TOP3	L34	80V	80V		25A	150C	125WC			10MN	15A	AHG	TFK	BD258/1		0
K258/100	PS	TOP3	L34	100V	100V		25A	150C	125WC			10MN	15A	AHG	TFK	BD258/1		0
K260	NS	TO66	L43	105V	105V	6V	2A	175C	30WC	10M		50/300	500MA	RHM	ATB	BDY79	2N5050	1
K261	NS	TO66	L43	105V	105V	6V	2A	175C	30WC	10M		50/300	500MA	RHM	ATB	BDY79	2N5050	1
K262	PS	TO126	L69	60V	60V		6A	150C	36WC	1M		750MN	1500MA	AHD	MUB			0
K262A	PS	TO126	L69	80V	80V		6A	150C	36WC	1M		750MN	1500MA	AHD	MUB			0
K262B	PS	TO126	L31	100V	100V	5V	6A	150C	36WC	1M		750MN	1500MA	AHD	MUB			1
K262L	PS	TO126	L31	45V	45V		6A	150C	36WC	1M		750MN	1500MA	AHD	OBS	BDX54C		2
K263	NS	TO126	L69	80V	80V		6A	150C	36WC	1M		750MN	1500MA	AHD	MUB			0
K263A	NS	TO126	L69	100V	100V		6A	150C	36WC	1M		750MN	1500MA	AHD	MUB			0
K263B	NS	TO126	L31	120V	100V	5V	6A	150C	36WC	1M		750MN	1500MA	AHD	MUB			1
K263L	NS	TO126	L31	45V	45V		6A	150C	36WC	1M		750MN	1500MA	AHD	OBS	BDX53C		2
K264	PS	X34	L32	60V	60V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	VAL			2
K264A	PS	X34	L32	80V	80V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	VAL			2
K264B	PS	TOP66	L32	80V	80V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	VAL	BDX54C		2
K264L	PS	X34	L32	45V	45V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	VAL	BDX54C		2
K265	NS	X34	L32	80V	60V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	VAL			2
K265A	NS	X34	L32	100V	80V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	VAL			2
K265B	NS	X34	L32	100V	100V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	OBS	BDX53C		2
K265L	NS	X34	L32	45V	45V	5V	4A	150C	40WC	4M		1000MN	2A	AHD	OBS	BDX53C		2
K266	PS	TOP66	L32	60V	60V		8A	150C	55WC	1M		750MK	3A	AHD	MUB			0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

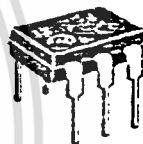
TRANSISTOR NUMBER	PM DA LT	PACK-AGE	LEAD INFO	VCB MAX	VCE MAX	VEB MAX	I C MAX	T J MAX	P TOT	F T MIN	C OB MAX	H FE	H FE BIAS	USE	MFR	EUR EQUIV	USA EQUIV	ISS
TIP53	NS	TOP3	L34		350V		3A	150C	100WC			30/150	300MA	AHE	TIB			1
TIP54	NS	TOP3	L34		400V		3A	150C	100WC			30/150	300MA	AHE	TIB			1
TIP55	NS	TOP3	L34	350V	250V	5V	10A	150C	125WC	10M		20MN	5A	RHE	TIB			2
TIP56	NS	TOP3	L34	400V	300V	5V	10A	150C	125WC	10M		20MN	5A	RHE	TIB			2
TIP57	NS	TOP3	L34	450V	350V	5V	10A	150C	125WC	10M		15MN	5A	RHE	TIB			2
TIP58	NS	TOP3	L34	500V	400V	5V	10A	150C	125WC	10M		15MN	5A	RHE	TIB			2
TIP63	NS	TOP66	L32		300V		500MA	150C	20WC	15M		30MN	50MA	FME	MOU			2
TIP64	NS	TOP66	L32		350V		500MA	150C	20WC	15M		30MN	50MA	FME	MOU			2
TIP65	NS	TOP3	L34	2200V	600V	5V	2A	150C	40WC					TLE	TIB			2
TIP66	NS	TOP3	L34	1400V	600V	5V	2A	150C	40WC					TLE	TIB			2
TIP100	NS	TOP66	L32		60V		8A	150C	80WC	4M		1KMN	3A	AHD	MOU	BD651		2
TIP101	NS	TOP66	L32		80V		8A	150C	80WC	4M		1KMN	3A	AHD	MOU	BD651		2
TIP102	NS	TOP66	L32		100V		8A	150C	80WC	4M		1KMN	3A	AHD	MOU	BD651		2
TIP105	PS	TOP66	L32		60V		8A	150C	80WC	4M		1KMN	3A	AHD	MOU	BD652		2
TIP106	PS	TOP66	L32		80V		8A	150C	80WC	4M		1KMN	3A	AHD	MOU	BD652		2
TIP107	PS	TOP66	L32		100V		8A	150C	80WC	4M		1KMN	3A	AHD	MOU	BD652		2
TIP110	NS	TOP66	L32	60V	60V	5V	2A	150C	50WC			750MN	2A	AHD	TIB			0
TIP111	NS	TOP66	L32	80V	80V	5V	2A	150C	50WC			750MN	2A	AHD	TIB			0
TIP112	NS	TOP66	L32	100V	100V	5V	2A	150C	50WC			750MN	2A	AHD	TIB			0
TIP115	PS	TOP66	L32	60V	60V	5V	2A	150C	50WC			750MN	2A	AHD	TIB			0
TIP116	PS	TOP66	L32	80V	80V	5V	2A	150C	50WC			750MN	2A	AHD	TIB			0
TIP117	PS	TOP66	L32	100V	100V	5V	2A	150C	50WC			750MN	2A	AHD	TIB			0
TIP120	NS	TOP66	L32	60V	60V	5V	5A	150C	60WC			1000MN	3A	AHD	TIB			0
TIP121	NS	TOP66	L32	80V	80V	5V	5A	150C	60WC			1000MN	3A	AHD	TIB			0
TIP122	NS	TOP66	L32	100V	100V	5V	5A	150C	60WC			1000MN	3A	AHD	TIB			0
TIP125	PS	TOP66	L32	60V	60V	5V	5A	150C	60WC			1000MN	3A	AHD	TIB			0
TIP126	PS	TOP66	L32	80V	80V	5V	5A	150C	60WC			1000MN	3A	AHD	TIB			0
TIP127	PS	TOP66	L32	100V	100V	5V	5A	150C	60WC			1000MN	3A	AHD	TIB			0
TIP130	NS	TOP66	L32	60V	60V	5V	12A	150C	70WC		200P	1KMN	4A	AHD	TIB			2
TIP131	NS	TOP66	L32	80V	80V	5V	12A	150C	70WC		200P	1KMN	4A	AHD	TIB			2
TIP132	NS	TOP66	L32	100V	100V	5V	12A	150C	70WC		200P	1KMN	4A	AHD	TIB			2
TIP135	PS	TOP66	L32	60V	60V	5V	12A	150C	70WC		200P	1KMN	4A	AHD	TIB			2
TIP136	PS	TOP66	L32	80V	80V	5V	12A	150C	70WC		200P	1KMN	4A	AHD	TIB			2
TIP137	PS	TOP66	L32	100V	100V	5V	12A	150C	70WC		200P	1KMN	4A	AHD	TIB			2
TIP140	NS	TOP3	L34	60V	60V	5V	10A	150C	125WC			500MN	10A	AHD	TIB			0
TIP141	NS	TOP3	L34	80V	80V	5V	10A	150C	125WC			500MN	10A	AHD	TIB			0
TIP142	NS	TOP3	L34	100V	100V	5V	10A	150C	125WC			500MN	10A	AHD	TIB			0
TIP145	PS	TOP3	L34	60V	60V	5V	10A	150C	125WC			500MN	10A	AHD	TIB			0
TIP146	PS	TOP3	L34	80V	80V	5V	10A	150C	125WC			500MN	10A	AHD	TIB			0
TIP147	PS	TOP3	L34	100V	100V	5V	10A	150C	125WC			500MN	10A	AHD	TIB			0
TIP150	NS	TOP66	L32	200V	200V	5V	3A	150C	65WC			500MN	1A5	AHD	TIB			2
TIP151	NS	TOP66	L32	300V	300V	5V	3A	150C	65WC			500MN	1A5	AHD	TIB			2
TIP152	NS	TOP66	L32	400V	400V	5V	3A	150C	65WC			500MN	1A5	AHD	TIB			2
TIP160	NS	TOP3	L34	200V	200V	5V	7A5	150C	125WC			200MN	5A	AHD	TIB			2
TIP161	NS	TOP3	L34	300V	300V	5V	7A5	150C	125WC			200MN	5A	AHD	TIB			2
TIF162	NS	TOP3	L34	400V	400V	5V	7A5	150C	125WC			250MN	5A	AHD	TIB			2
TIP501	NS	T039	L04		40V		3A	200C	6WC			25/180	1A	AHG	TIB	BSV64	2N4877	1
TIP502	NS	T039	L04		60V		3A	200C	6WC			25/180	1A	AHG	TIB	BSV64	2N4877	1
TIP503	NS	T066	L43		120V		2A	200C	20WC			40/200	1A	AHM	TIB		2N3854	1
TIP504	NS	T066	L43		150V		2A	200C	20WC			40/200	1A	HH	TIB		2N3854	1
TIP505	NS	T059	L63		120V		2A	200C	20WC			40/200	1A	AHM	TIB		2N3858	1
TIP506	NS	T059	L63		150V		2A	200C	20WC			40/200	1A	AHM	TIB			1
TIP507	PS	T059	L63		150V		2A	200C	20WC			30/120	1A	AHE	TIB			1
TIP508	NS	T039	L04		150V		2A	200C	4WC			30/120	1A	AHE	TIB			1
TIP509	NS	T03	L05		120V		4A	200C	30WC			40/200	2A	AHE	TIB	8DY74	2N3442	1
TIP510	NS	T03	L05		150V		4A	200C	30WC			40/200	2A	AHE	TIB	BU120	2N3442	1
TIP511	NS	T061	L46		120V		4A	200C	30WC			40/200	2A	AHE	TIB			1
TIP512	NS	T061	L46		150V		4A	200C	30WC			40/200	2A	AHE	TIB			1
TIP513	PS	T059	L63		150V		5A	200C	30WC			30/150	2.5A	AHE	TIB			1
TIP514	PS	T066	L43		150V		5A	200C	20WC			30/150	2.5A	AHE	TIB		2N5235	1
TIP515	NS	T03	L05		120V		12A	200C	80WC			40/200	6A	AHM	TIB	BCX50	2N3773	1
TIP516	NS	T03	L05		150V		12A	200C	80WC			40/200	6A	AHE	TIB	BDX50	2N3773	1
TIP517	NS	T061	L46		120V		12A	200C	80WC			40/200	6A	AHM	TIB			1
TIP518	NS	T061	L46		150V		12A	200C	80WC			40/200	6A	AHE	TIB			1
TIP519	PS	T03	L05		150V		8A	200C	90WC			30/150	4A	AHE	TIB	BDX20		1
TIP520	PS	T061	L46		150V		8A	200C	90WC			30/150	4A	AHE	TIB			1
TIP521	PS	T059	L63		150V		2A	200C	35WC			20/100	1A	AHE	TIB			1
TIP522	PS	T039	L04		150V		2A	200C	7WC			20/100	1A	AHE	TIB	6FT19		1
TIP523	PS	T059	L63		200V		5A	200C	55WC			20/100	2.5A	AHE	TIB			1
TIP524	PS	T039	L04		200V		5A	200C	10WC			20/100	2.5A	AHE	TIB			1
TIP525	NS	T03	L05		200V		5A	200C	110WC			30/150	2.5A	AHE	TIB	BUX11		1
TIP526	NS	T061	L46		200V		5A	200C	110WC			30/150	2.5A	AHE	TIB			1
TIP527	PS	T03	L05		200V		8A	200C	110WC			20/100	4A	AHE	TIB			1
TIP528	PS	T061	L46		200V		8A	200C	110WC			20/100	4A	AHE	TIB			1
TIP529	NS	T061	L46		300V		3A	200C	115WC			25/125	1.5A	AHE	TIB			1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



4N25, 4N25A
4N26
4N27
4N28

OPTO
COUPLER/ISOLATOR
TRANSISTOR OUTPUT



**NPN PHOTOTRANSISTORS AND
PN INFRARED EMITTING DIODES**

... gallium arsenide LED optically coupled to silicon phototransistors designed for applications requiring electrical isolation, high-current transfer ratios, small package size and low cost; such as interfacing and coupling systems, phase and feedback controls, solid-state relays and general-purpose switching circuits.

- High Isolation Voltage — $V_{ISO} = 7500 \text{ V (Min)}$
- High Collector Output Current @ $I_F = 10 \text{ mA}$ — $I_C = 5.0 \text{ mA (Typ)} - 4N25, 4N26$
 $2.0 \text{ mA (Typ)} - 4N27, 4N28$
- Excellent Frequency Response — 300 kHz (Typ)
- Fast Switching Times @ $I_C = 10 \text{ mA}$
 $t_{on} = 0.87 \mu\text{s (Typ)} - 4N25, 4N26$
 $2.1 \mu\text{s (Typ)} - 4N27, 4N28$
 $t_{off} = 11 \mu\text{s (Typ)} - 4N25, 4N26$
 $5.0 \mu\text{s (Typ)} - 4N27, 4N28$
- Economical, Compact, Dual-In-Line Package
- 4N25A is UL Recognized File Number E54915

*MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted).

Rating	Symbol	Value	Unit
--------	--------	-------	------

INFRARED-EMITTING DIODE MAXIMUM RATINGS

Reverse Voltage	V_R	3.0	Volts
Forward Current — Continuous	I_F	80	mA
Forward Current — Peak Pulse Width = 300 μs , 2.0% Duty Cycle	I_F	3.0	Amp
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Negligible Power in Transistor Derate above 25°C	P_D	150	mW
		2.0	mW/ $^\circ\text{C}$

PHOTOTRANSISTOR MAXIMUM RATINGS

Collector-Emitter Voltage	V_{CEO}	30	Volts
Emitter-Collector Voltage	V_{ECO}	7.0	Volts
Collector-Base Voltage	V_{CBO}	70	Volts
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Negligible Power in Diode Derate above 25°C	P_D	150	mW
		2.0	mW/ $^\circ\text{C}$

TOTAL DEVICE RATINGS

Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Equal Power Dissipation in Each Element Derate above 25°C	P_D	250	mW
		3.3	mW/ $^\circ\text{C}$
Junction Temperature Range	T_J	-55 to +100	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to +150	$^\circ\text{C}$
Soldering Temperature (110 s)		260	$^\circ\text{C}$

*Indicates JEDEC Registered Data.

FIGURE 1 — MAXIMUM POWER DISSIPATION

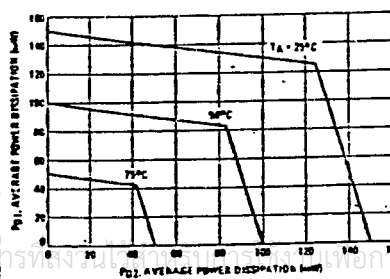
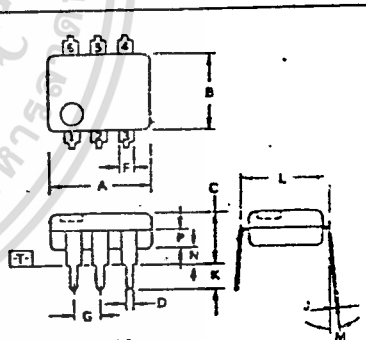


Figure 1 is based upon using limit values in the equation:
 $T_{J1} - T_A = R_{\theta JA} (P_{D1} + K_{\theta} P_{D2})$
where:
 T_{J1} Junction Temperature (100°C)
 T_A Ambient Temperature
 $R_{\theta JA}$ Junction to Ambient Thermal Resistance ($150^\circ\text{C}/\text{W}$)
 P_{D1} Power Dissipation in One Chip
 P_{D2} Power Dissipation in Other Chip
 K_{θ} Thermal Coupling Coefficient (20%)
Example:
With $P_{D1} = 90 \text{ mW}$ in the LED @ $T_A = 50^\circ\text{C}$, the transistor $P_{D1} + P_{D2}$ must be less than 50 mW.



- STYLE 1:
PIN 1. ANODE
2. CATHODE
3. NC
4. EMITTER
5. COLLECTOR
6. BASE

- NOTES:
1. DIMENSIONS A AND B ARE DATUMS.
2. \square IS SEATING PLANE.
3. POSITIONAL TOLERANCES FOR LEADS:
 $\square 0.13 \text{ (MAX) } \square 0.13 \text{ (MAX)}$
4. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
5. DIMENSIONING AND TOLERANCING PER ANSI Y14.5, 1972.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.13	8.25	0.320	0.350
B	6.10	6.12	0.240	0.260
C	2.92	5.62	0.115	0.200
D	0.41	2.51	0.016	0.100
F	1.07	1.78	0.040	0.070
G	2.54	BSC	0.100	PSC
J	0.20	0.30	0.008	0.012
K	2.54	3.81	0.100	0.150
L	7.62	BSC	0.300	BSC
M	00	150	00	150
N	0.34	2.54	0.015	0.100
P	1.27	2.03	0.050	0.080

CASE 720A-01

4N25, 4N25A, 4N26, 4N27, 4N28

LED CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
*Reverse Leakage Current (V _R = 3.0 V, R _L = 1.0 M ohms)	I _R	—	0.005	100	μA
*Forward Voltage (I _F = 10 mA)	V _F	—	1.2	1.5	Volts
Capacitance (V _R = 0 V, f = 1.0 MHz)	C	—	40	—	pF

PHOTOTRANSISTOR CHARACTERISTICS (T_A = 25°C and I_F = 0 unless otherwise noted)

*Collector-Emitter Dark Current (V _{CE} = 10 V, Base Open)	4N25, A, 4N26, 4N27 4N28	I _{CEO}	—	3.5	50	nA
*Collector-Base Dark Current (V _{CB} = 10 V, Emitter Open)		I _{CBO}	—	—	20	nA
*Collector-Base Breakdown Voltage (I _C = 100 μA, I _E = 0)		V _{(BR)CBO}	70	—	—	Volts
*Collector-Emitter Breakdown Voltage (I _C = 1.0 mA, I _B = 0)		V _{(BR)CEO}	30	—	—	Volts
*Emitter-Collector Breakdown Voltage (I _E = 100 μA, I _B = 0)		V _{(BR)ECO}	7.0	6.0	—	Volts
DC Current Gain (V _{CE} = 5.0 V, I _C = 500 μA)		h _{FE}	—	325	—	—

COUPLED CHARACTERISTICS (T_A = 25°C unless otherwise noted)

*Collector Output Current (1) (V _{CE} = 10 V, I _F = 10 mA, I _E = 0)	4N25, A, 4N26 4N27, 4N28	I _C	2.0 1.0	5.0 2.0	—	mA
Isolation Surge Voltage (2, 5) (60 Hz Peak ac, 5 Seconds) (60 Hz Peak) (60 Hz RMS for 1 Second) (3)	*4N25, A *4N26, 4N27 *4N28 *4N25A	V _{ISO}	7500 2500 1500 500 1775	— — — — —	— — — — —	Volts
Isolation Resistance (2) (V = 500 V)			—	10 ¹¹	—	Ohms
*Collector-Emitter Saturation (I _C = 2.0 mA, I _F = 50 mA)		V _{CE(sat)}	—	0.2	0.5	Volts
Isolation Capacitance (2) (V = 0, f = 1.0 MHz)			—	0.5	—	pF
Bandwidth (4) (I _C = 2.0 mA, R _L = 10 ohms, Figure 11 (2))			—	300	—	kHz

SWITCHING CHARACTERISTICS

Delay Time (I _C = 10 mA, V _{CC} = 10 V)	4N25, A, 4N26 4N27, 4N28	t _d	—	1.07 0.10	—	μs
Rise Time (Figures 6 and E)	4N25, A, 4N26 4N27, 4N28	t _r	—	0.9 2.0	—	μs
Storage Time (I _C = 10 mA, V _{CC} = 10 V)	4N25, A, 4N26 4N27, 4N28	t _s	—	0.9 2.0	—	μs
Fall Time (Figures 7 and E)	4N25, A, 4N26 4N27, 4N28	t _f	—	0.9 8.0	—	μs

* Indicates JEDEC Registered Data

(1) Pulse Test. Pulse Width = 300 μs, Duty Cycle < 2.0%.

(2) For this test LED pins 1 and 2 are common and phototransistor pins 4, 5, and 6 are common.

(3) RMS Value, 60 Hz. For this test, pins 1, 2, and 3 are common and pins 4, 5, and 6 are common.

(4) I_F adjusted to yield I_C = 2.0 mA and i_L = 2.0 mA p-p at 10 kHz.

(5) Isolation Surge Voltage, V_{ISO}, is an internal device dielectric breakdown rating

DC CURRENT TRANSFER CHARACTERISTICS

FIGURE 2 - 4N25, A, 4N26

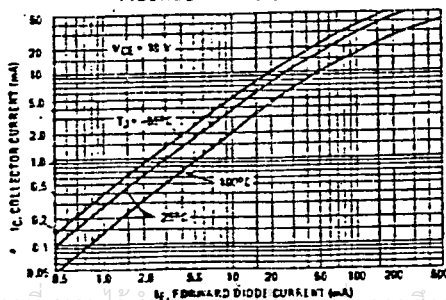
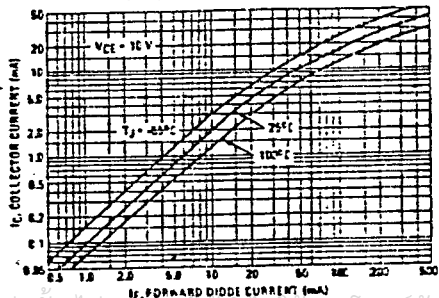


FIGURE 3 - 4N27, 4N28



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษเท่านั้น ไม่ควรนำออกไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4N25, 4N25A, 4N26, 4N27, 4N28

TYPICAL ELECTRICAL CHARACTERISTICS

FIGURE 4 - FORWARD CHARACTERISTICS

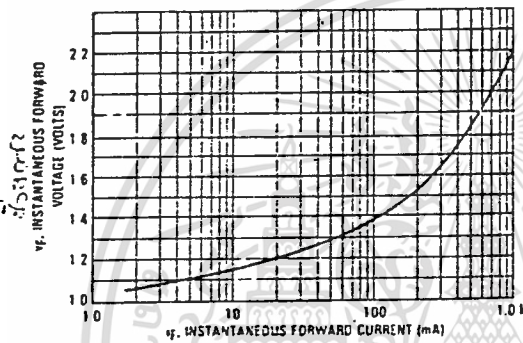


FIGURE 5 - COLLECTOR SATURATION VOLTAGE

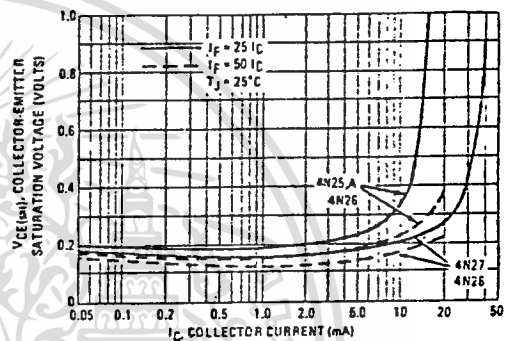


FIGURE 6 - TURN-ON TIME

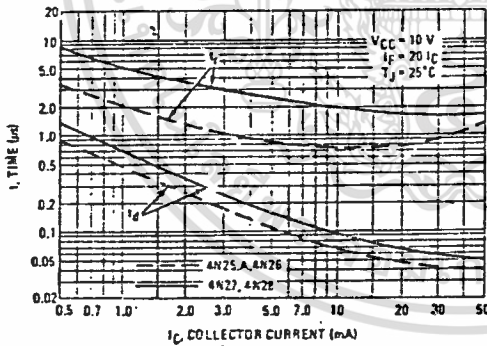


FIGURE 7 - TURN-OFF TIME

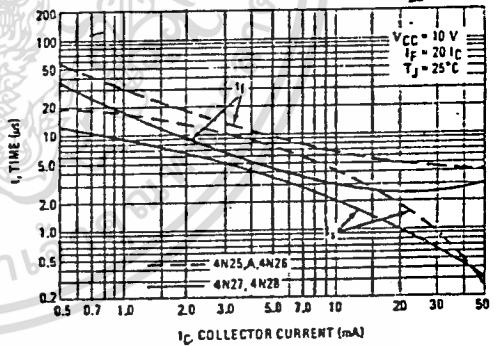


FIGURE 8 - SATURATED SWITCHING TIME TEST CIRCUIT

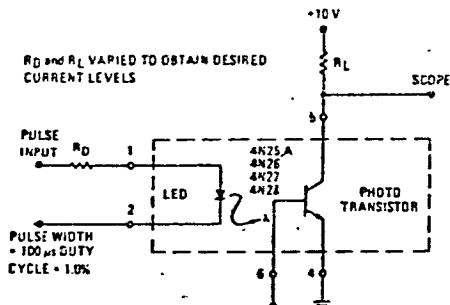
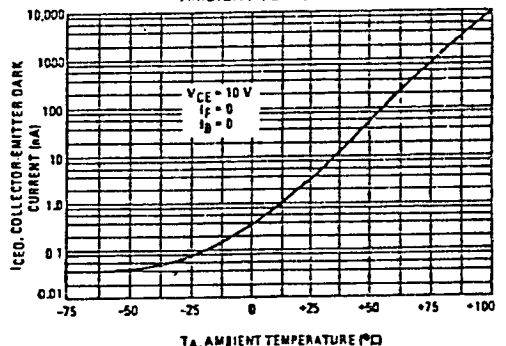
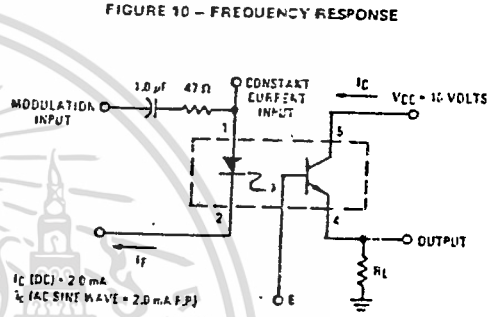
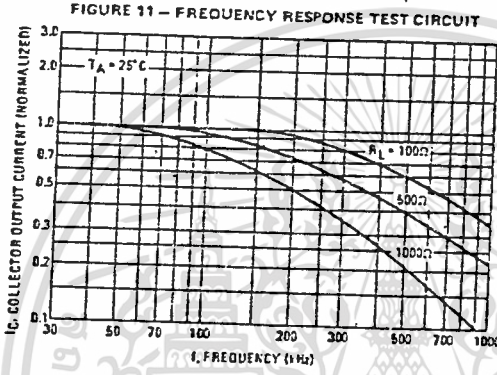


FIGURE 9 - DARK CURRENT versus AMBIENT TEMPERATURE



4N25, 4N25A, 4N26, 4N27, 4N28



TYPICAL APPLICATIONS

FIGURE 12 - ISOLATED M TTL TO MOS (P-CHANNEL) LEVEL TRANSLATOR

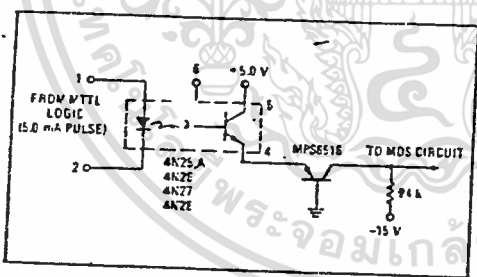


FIGURE 13 - COMPUTER/PERIPHERAL INTERCONNECT

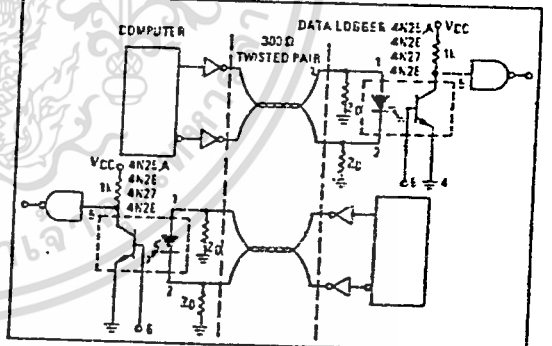


FIGURE 14 - POWER AMPLIFIER

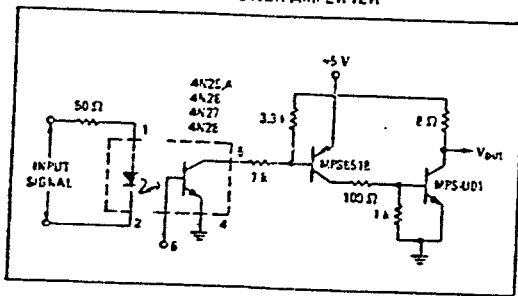
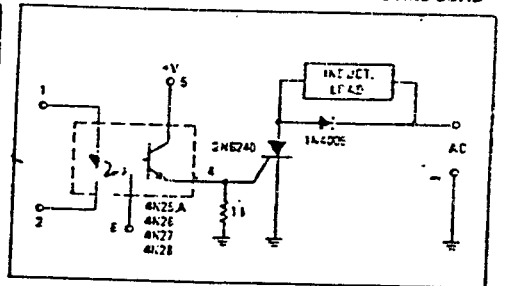


FIGURE 15 - INTERFACE BETWEEN LOGIC AND LOAD



QUAD VOLTAGE COMPARATOR

LM139A/239A/339A/LM139/239/339/
LM2901/MC3302

DESCRIPTION

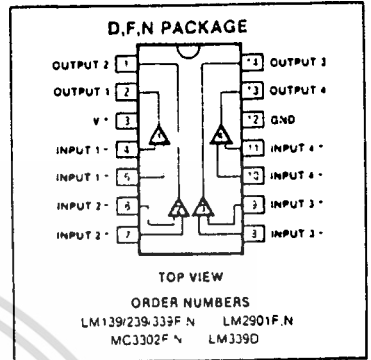
The LM139 series consists of four independent precision voltage comparators with an offset voltage specification as low as 2.0mV max for each comparator which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage. These comparators also have a unique characteristic in that the input common mode voltage range includes ground, even though operated from a single power supply voltage.

The LM139 series was designed to directly interface with TTL and CMOS. When operated from both plus and minus power supplies, the LM139 series will directly interface with MOS logic where their low power drain is a distinct advantage over standard comparators.

FEATURES

- Wide single supply voltage range 2.0Vdc to 36Vdc or dual supplies ± 1.0 Vdc to ± 18 Vdc
- Very low supply current drain (0.8mA) independent of supply voltage (1.0mW - comparator at 5.0Vdc)
- Low input biasing current 25nA
- Low input offset current ± 5 nA and offset voltage
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage.
- Low output 250mV at 4mA saturation voltage
- Output voltage compatible with TTL, DTL, ECL, MOS and CMOS logic systems.

PIN CONFIGURATION



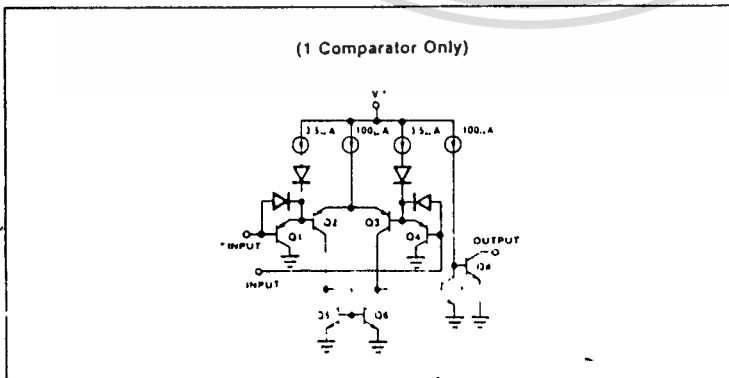
APPLICATIONS

- A/D converters
- Wide range VCO
- MOS clock generator
- High voltage logic gate
- Multivibrators

ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
Vcc supply voltage	36 or -18	
Differential input voltage	36	
Input voltage	-0.3 to -36	
Power dissipation ¹		
N package	570	mW
F package	900	mW
Output short circuit to ground ²	Continuous	
Input current (VIN < -0.3Vcc)	50	mA
Operating temperature range		
LM139/A	-55 to -125	°C
LM239/A	-25 to -85	°C
LM339/A	0 to +70	°C
LM2901/MC3302	-40 to -85	°C
Storage temperature range	-65 to -150	°C
Lead temperature (soldering 10 sec)	300	°C

EQUIVALENT CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

QUAD VOLTAGE COMPARATOR

LM139A/239A 339A/LM139/239/339/
LM2901/MC3302

DC ELECTRICAL CHARACTERISTICS $V+ = 5Vdc$, LM139A/LM139: $-55^{\circ}C \leq T_A \leq 125^{\circ}C$ unless otherwise specified
LM239: $-25^{\circ}C \leq T_A \leq 85^{\circ}C$ unless otherwise specified
LM339: $0^{\circ}C \leq T_A \leq 70^{\circ}C$ unless otherwise specified
 $V+ = 5Vdc$, LM339A: $0^{\circ}C \leq T_A \leq 70^{\circ}C$ unless otherwise specified
LM239A: $-25^{\circ}C \leq T_A \leq 85^{\circ}C$ unless otherwise specified
LM2901/LM3302: $-40^{\circ}C \leq T_A \leq 85^{\circ}C$ unless otherwise specified

PARAMETER	TEST CONDITIONS	LM139A			LM239A/239A			LM139			LM239/339			LM2901			MC3302			UNIT	
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
V_{OS} Input offset voltage ¹	$T_A = 25^{\circ}C$ Over temp	± 1.0	± 2.0	± 4.0	± 1.0	± 2.0	± 4.0	± 2.0	± 5.0	± 2.0	± 5.0	± 2.0	± 5.0	± 2.0	± 5.0	± 2.0	± 5.0	± 2.0	± 5.0	mV	
V_{CM} Input common mode voltage range ²	$T_A = 25^{\circ}C$ Over temp	0	$V+ - 1.5$	$V+ - 2.0$	0	$V+ - 1.5$	$V+ - 2.0$	0	$V+ - 1.5$	0	$V+ - 1.5$	0	$V+ - 2.0$	0	$V+ - 1.5$	0	$V+ - 2.0$	0	$V+ - 1.5$	$V+ - 2.0$	V
V_{DR} Differential input voltage ³ for $V+$, if needed	Keep all inputs at $V+$ or $V-$, if needed	$V+$			$V+$			$V+$			$V+$			$V+$			$V+$			$V+$	V
I_B Input bias current ⁴	$I_{IN(1)}$ or $I_{IN(2)}$ with output in linear range $T_A = 25^{\circ}C$ (Over temp)	25	100	300	25	75	100	25	100	300	25	75	100	25	75	100	25	75	100	500	nA
I_{OS} Input offset current	$I_{IN(1)} - I_{IN(2)}$ $T_A = 25^{\circ}C$ (Over temp)	± 3.0	± 10	± 25	± 3.0	± 10	± 25	± 3.0	± 10	± 25	± 3.0	± 10	± 25	± 3.0	± 10	± 25	± 3.0	± 10	± 25	± 100	nA
I_{OL} Output sink current	$V_{IN(1)} = 1Vdc$ $V_{IN(2)} = 0$ $V_O = 1.5Vdc$ $T_A = 25^{\circ}C$ Over temp	6.0	16	30	6.0	16	30	6.0	16	30	6.0	16	30	6.0	16	30	6.0	16	30	6	mA
I_{NH} Output leakage current	$V_{IN(1)} = 1Vdc$ $V_{IN(2)} = 0$ $V_O = 1.5Vdc$ $T_A = 25^{\circ}C$ Over temp	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	nA
I_{S} Supply current	$V+ = 20V$ $I_H = 0$ on comparators $T_A = 25^{\circ}C$ $V_I = 0V$	0.8	2.0	5.0	0.8	2.0	5.0	0.8	2.0	5.0	0.8	2.0	5.0	0.8	2.0	5.0	0.8	2.0	5.0	0.8	mA
A_V Voltage gain	$I_H = 1mA$ $V_I = 1Vdc$	200	50	200	200	50	200	200	50	200	200	50	200	200	50	200	200	50	200	200	V/mV
V_{OL} Saturation voltage	$V_{IN(1)} = 1Vdc$ $V_{IN(2)} = 0$ $I_{IN(1)} = 0$ $I_{IN(2)} = 0$ $T_A = 25^{\circ}C$ (Over temp)	2.0	4.0	7.0	2.0	4.0	7.0	2.0	4.0	7.0	2.0	4.0	7.0	2.0	4.0	7.0	2.0	4.0	7.0	2.0	mV
T_{SR} Large signal response time	$V_{IN} = 1V$ logic swing																				ns
T_R Response time ⁵	$V_{IN} = 1Vdc$ $I_H = 1mA$ $T_A = 25^{\circ}C$	13	300	750	13	300	750	13	300	750	13	300	750	13	300	750	13	300	750	13	ns

See notes on following page



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

QUAD VOLTAGE COMPARATOR

LM139A/239A/339A; LM139/239/339;
LM2901/MC3302

NOTES

1. For operating at high temperatures, the LM339/339A, LM2901 and MC3302 must be derated based on a 25°C maximum junction temperature and a thermal resistance of 175°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM139/139A/239/239A must be derated on a 150°C maximum junction temperature. The low power dissipation and the "On-Chip" characteristics of the outputs keep the chip dissipation very small. P_D is 100-mW, provided the output transistors are allowed to saturate.
2. Short circuits from the output to V_{-} can cause excessive heating and eventual destruction. The maximum output current is approximately 20mA independent of the magnitude of V_{-} .
3. This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V_{-} voltage level or to ground for a large overdrive, for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than $-0.3V_{DC}$.
4. Positive excursions of input voltage may exceed the power supply level by 17 volts. As long as the other voltage remains within the common-mode range, the comparator will provide a proper output state. The low input voltage state must not be less than $-0.3V_{DC}$ (or 0.3Vdc below the magnitude of the negative power supply if used).
5. At output switch point, $V_O = 1.4V_{DC}$, $R_G = 0\Omega$ with V_{+} from 5Vdc to 30Vdc, and over the full input common-mode range (0Vdc to $V_{-} - 1.5V_{DC}$).
6. The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is $V_{-} - 1.5V$, but either or both inputs can go to 30Vdc without damage.
7. The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output and no loading change exists on the reference or input lines.
8. The response time specified is for a 100mV input step with a 5mV overdrive. For larger overdrive signals, 300ns can be obtained, see typical performance characteristics section.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้