ปีการศึกษา 2532

# เครื่องโทรศัพท์ไม่ต้องถือหูระบบดิจิตอล

# Digital Hand Free Telephone

โดย


นางสาวประสพฤกษ์ ยุพิน 291121

นายภุชงค์ นิพิฐวัธนะผล 291155


อาจารย์ที่ปรึกษา

อ. สมยศ จุณณะปิยะ

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตร์บัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2532
ภาควิชาโทรคมนาคม
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

เรื่อง เครื่องโทรศัพท์ไม่ต้องถือหูระบบดิจิตอล
ผู้จัดทำ

นางสาวประสพฤกษ์ ยุพิน 291121
นายภุชงค์ นิพิฐวัชนะผล 291155

..... อาจารย์ ที่ปรึกษา

( อาจารย์ สมยศ จุณณะปิยะ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
026959

'แด่คุณแม่และคุณพ่อ'

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# เครื่องโทรศัพท์ไม่ต้องถือหูระบบดิจิตอล
# Digital Hand Free Telephone

ประสพฤกษ์ ยุพิน
ภุชงค์ นิพิฐวัธนะผล

อ.สมยศ จุณณะปิยะ อาจารย์ที่ปรึกษา
ปีการศึกษา 2532

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้นำเสนอ การประยุกต์ใช้งานโปรเซสเซอร์ประมวลผลสัญญาณดิจิตอล DSP (Digital Signal Processing) เบอร์ TMS32010 โดยนำมาประยุกต์ใช้งานกับเครื่องโทรศัพท์ไม่ต้องยกหูระบบดิจิตอล(Digital Handfree Telephone) ในโครงงานนี้นำสัญญาณเสียง มาประมวลผลทำการคอมแพนดิ้ง (Companding) โดยทางซอฟท์แวร์และใช้วงจรอนาลอกอินเตอร์เฟส ทำการเชื่อมระหว่างส่วนของวงจรอนาลอกของโทรศัพท์และส่วนของTMS32010 DSP จะประมวลผลให้เอ้าท์พุทของสัญญาณเหมือนกับที่ได้จากฮาร์ดแวร์โดยการควบคุมทางซอฟท์แวร์ นอกจากนี้ DSP ยังสามารถนำไปใช้งานประมวลผลด้านต่างๆ เช่น ดิจิตอลฟิลเตอร์ (Digital Filter),อีควอไรเซอร์ (Equalizer),มิกเซอร์(Mixer) มอดดูเลเตอร์ (Modulator) เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Digital Hand Free Telephone

Prasopruak Yoopin
Puchong Nipitwattanapon

Somyot Chunnapiyar Advisor
1989

Abstract

This thesis presents the application of digital signal processor (DSP) TMS32010 , used to be applied with the digital hand free telephone. The audio signal would be processed by TMS32010 which is designed to perform as a compander by software. The analogue interface circuit interfaces between the analogue circuit and TMS32010 circuit , so the audio signal can pass the analogue circuit and TMS32010 through analogue interface circuit with the different format but still the meaning. The output signal from the processing has the same characteristic as the output signal from hardware, by software control. Otherwise, DSP can be applied in many ways such as digital filter, equalizer, mixer and modulator.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ


| | | |
|---|---|---|
| บทคัดย่อ | | |
| บทที่ 1 | บทนำ | 1 |
| บทที่ 2 | ทฤษฎีและหลักการ | |
| | 2.1 หลักการของระบบ | 2 |
| | 2.2 ทฤษฎี PCM (Pulse Code Modulation) | 4 |
| | 2.3 DSP (Digital Signal Processing) และ TMS32010 | 19 |
| บทที่ 3 | ส่วนประกอบต่างๆของระบบ | |
| | 3.1.1 วงจร TM32010 วงจรสนับสนุน | 27 |
| | 3.1.2 วงจรอนาลอกอินเตอร์เฟส | 30 |
| | 3.1.3 วงจรสัญญาณนาฬิกาและควบคุม | 33 |
| | 3.1.4 วงจรไฟเลี้ยง | 36 |
| | 3.2 การออกแบบซอฟท์แวร์ของระบบ ( การคอมแพนดิ้งด้วยซอฟท์แวร์โดย TMS32010 ) | 38 |
| บทที่ 4 | การทดลองและผลการทดลอง | 52 |
| บทที่ 5 | บทวิจารณ์และแนวความคิดเห็น | 54 |
| ภาคผนวก | | |
| กิตติกรรมประกาศ | | |
| เอกสารอ้างอิง | | |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1
# บทนำ

ในปัจจุบันโทรศัพท์เป็นอุปกรณ์การสื่อสารแบบหนึ่งซึ่งได้รับความนิยมแพร่หลาย ผู้ใช้สามารถติดต่อถึงกันได้ในเวลาอันรวดเร็วและสะดวกสบาย โครงข่ายของการโทรศัพท์และการสื่อสารในปัจจุบันเป็นระบบอนาลอก อุปกรณ์การสื่อสารส่วนใหญ่จึงเป็นแบบระบบอนาลอกเพื่อสามารถใช้งานในโครงข่ายได้ แต่เนื่องจากโครงข่ายในอนาคตอันใกล้นี้จะเปลี่ยนมาเป็นระบบดิจิตอล ดังนั้นอุปกรณ์การสื่อสารต่างๆจึงต้องเปลี่ยนมาใช้ระบบดิจิตอลด้วยจึงควรทำการศึกษาอุปกรณ์ระบบดิจิตอลเอาไว้ในปริญญานิพนธ์นี้นำเสนอเครื่องโทรศัพท์ไม่ถือหูระบบดิจิตอล ( Digital Hand Free Telephone )โดยออกแบบให้สามารถใช้กับโครงข่ายระบบอนาลอกในปัจจุบันได้

วัตถุประสงค์ของปริญญานิพนธ์ฉบับนี้คือทำการศึกษาระบบโทรศัพท์ดิจิตอลโดยนำโปรเซสเซอร์ประมวลผลสัญญาณดิจิตอล (Digital Signal Processor) เบอร์ TMS32010 มาประมวลผลสัญญาณดิจิตอลของเสียงพูดของโทรศัพท์ DSP ตัวนี้สามารถทำหน้าที่โดยซอฟแวร์ได้หลายฟังก์ชั่นเช่น Low Pass Filter , Echo Cancellor , Compander เป็นต้น ในโครงงานนี้ DSP ถูกโปรแกรมให้ทำหน้าที่เป็นคอมแพนเดอร์

ปริญญานิพนธ์ฉบับนี้มีเนื้อหาแยกเป็นบทๆได้ดังนี้

<u>บทที่</u> 1 กล่าวถึงแนวคิดของวิทยานิพนธ์ฉบับนี้

<u>บทที่</u> 2 หลักการทำงานของระบบและทฤษฎี

<u>บทที่</u> 3 รายละเอียดและการออกแบบระบบทั้งฮาร์ดแวร์และซอฟท์แวร์

<u>บทที่</u> 4 การทดลองและผลการทดลอง

<u>บทที่</u> 5 สรุปผลและวิจารณ์การทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 2

## 2.1 หลักการทำงานของระบบ

ระบบจะทำการสื่อบทสนทนาระหว่างสายโทรศัพท์ และส่วนของ โทรศัพท์ไม่ต้องยกหู (ไมโครโฟนและลำโพง) โดยบทสนทนาที่ส่งมาจากสายโทรศัพท์ซึ่งอยู่ในรูปสัญญาณอนาลอก จะผ่านไปวงจรตัวเข้าระหัสและถอดระหัส (codec) เพื่อทำการเปลี่ยนสัญญาณเป็นแบบดิจิตอลพีซีเอ็ม (pulse code modulation) ข้อมูลนี้จะถูกประมวลผลโดย TMS32010 แล้วส่งกลับไปยังโคเด็ค อีกเพื่อเปลี่ยนกลับเป็นสัญญาณอนาลอกของเสียงแล้วขยายส่งออกลำโพง ในทางกลับกันเสียงพูดซึ่งเป็นสัญญาณอนาลอกจะส่งผ่านไมโครโฟนไปยังโคเด็ค เปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอลส่งไปประมวลผลที่ TMS32010 ซึ่งทำหน้าที่เป็นอะแดพทีพฟิลเตอร์ (adaptive filter) และตัวสวิชชิ่ง (switching) ให้กับข้อมูลของบทสนทนา โดยคำสั่งที่ส่งมาจากช่องถอดระหัส (port decoder) ระบบประกอบด้วยบล็อกไดอะแกรม 3 ส่วน คือ

1.ส่วนของโปรเซสเซอร์และวงจรสนับสนุน (TMS and support circuit)

2.วงจรอนาลอกอินเตอร์เฟส (analog interface circuit)

3.วงจรสัญญาณนาฬิกาและควบคุม(timing and control circuit)

จากรูป 2.1 เป็นโครงสร้างทางฮาร์ดแวร์ของระบบโทรศัพท์ไม่ต้องยกหูทั้งหมดโดยบล็อกไดอะแกรมของวงจรอนาลอกอินเตอร์เฟสนั้น มีฟิลเตอร์ของตัวเข้าระหัสและถอดระหัส (combo codec filter) 2 ส่วนเพื่อทำการกรองความถี่เข้าจากสายโทรศัพท์ และความถี่ที่จะส่งจากตัวเข้าระหัสและถอดระหัสไปยังสายโทรศัพท์ นอกจากนี้ตัวเข้าระหัสและถอดระหัส่ยังมีหน้าที่เปลี่ยนสัญญาณอนาลอกเป็นดิจิตอลและดิจิตอลเป็นอนาลอก โดยเป็นแบบพีซีเอ็มข้อมูลดิจิตอลที่ได้จะส่งแบบอนุกรมไปยังชิพท์รีจิสเตอร์เปลี่ยนข้อมูลเป็นแบบขนาน

โปรเซสเซอร์และวงจรสนับสนุน จะทำงานทางด้านอะแดพทีพฟิลเตอร์ร่วมกับโปรแกรมในหน่วยความจำและทำหน้าที่เป็นวอยซ์สวิชชิ่ง (voice switching) ร่วมกับช่องถอดระหัสคุมข้อมูลและการทำงานของฟลิบฟลอบ

ในขบวนการทั้งหมดดังกล่าวมาแล้ว มีการชิงโครนัสและควบคุมการทำงานโดยสัญญาณนาฬิกาต่างๆซึ่งสร้างมาจากวงจรสัญญาณนาฬิกาและควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

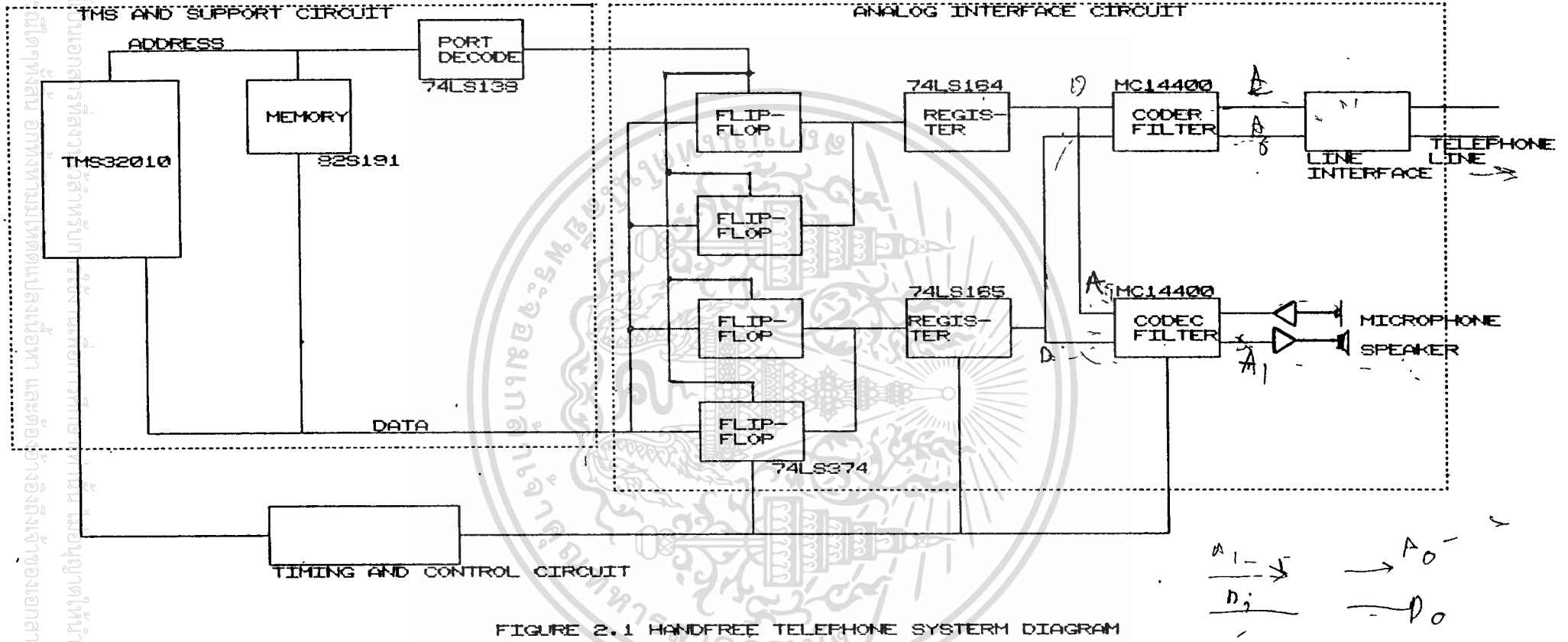



FIGURE 2.1 HANDFREE TELEPHONE SYSTERM DIAGRAM

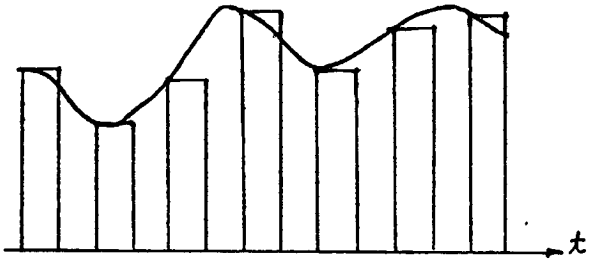
## 2.2 ทฤษฎีพัลส์โค็ดมอดดูเลชั่น
(Pulse Code Modulation - PCM Theory)

### 2.2.1 หลักการและระบบพีซีเอ็ม

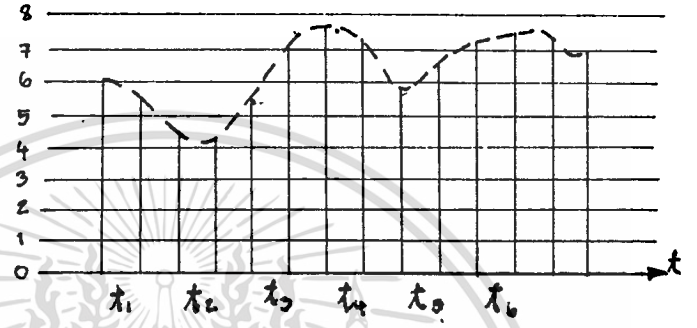
ระบบพีซีเอ็มเป็นการเปลี่ยนสัญญาณอนาลอกให้เป็นสัญญาณดิจิตอล โดยการมอดดูเลทสัญญาณอนาลอกด้วยขบวนพัลส์ที่มีความถี่คงที่ ทำการมอดดูเลทแบบเอ-เอ็ม (แอมปลิจูดของพัลส์เปลี่ยนแปลงตามแอมปลิจูดของสัญญาณอนาลอก) หรือเรียกว่าการแซมปลิ้ง( Sampling )ผลลัพธ์ที่ได้จะได้สัญญาณพีเอเอ็ม ( PAM Pulse - Amplitude Modulation ) จากนั้นนำตัวอย่างที่ได้มาทำการจัดระดับแอมปลิจูด ( Quantizing )และเข้ารหัส( Encoding ) โดยการแทนค่าแอมปลิจูดแต่ละค่าเป็นรหัสเลขฐานสองด้วยบิทจำนวนหนึ่งได้สัญญาณพีซีเอ็ม( PCM Pulse Code Modulation )ออกมาจากนั้นทำการส่ง ขบวนการทั้งหมดที่กล่าวมาเป็นขบวนการทางด้านส่ง เปลี่ยนสัญญาณอนาลอกให้เป็นสัญญาณดิจิตอล ( Analogue to Digital Conversion ) ทางด้านรับ เมื่อได้รับสัญญาณพีซีเอ็มแล้ว ทำการถอดรหัสออกมา ( Decoding ) ได้สัญญาณพัลส์มอดดูเลทแบบเอ-เอ็ม จากนั้นนำมาผ่านวงจรกรองความถี่ ( Filter ) จะได้สัญญาณอนาลอกเดิมออกมา เป็นขบวนการทางด้านรับเปลี่ยนสัญญาณดิจิตอลให้เป็นสัญญาณอนาลอก (Digital to Analogue Conversion ) ดูรูปกระบวนการทั้งหมด รูป 2.2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

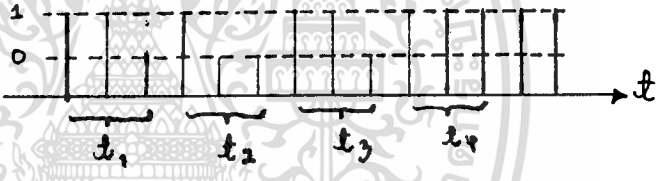
การแซมปลิ้ง( Sampling )



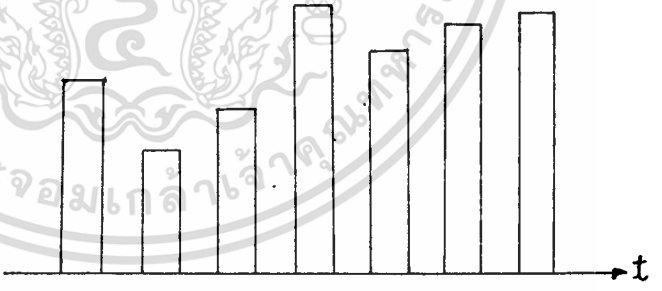

การจัดระดับแอมปลิจูด
( Quantizing )



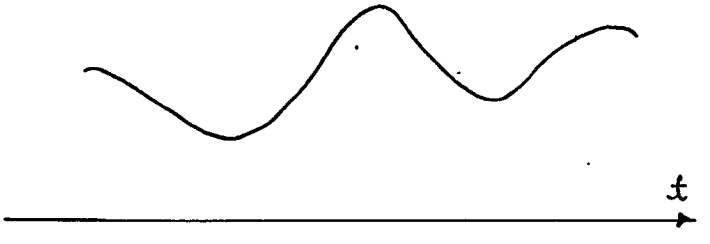

การเข้ารหัส( Encoding )




การถอดรหัส( Decoding )




ผ่านวงจรกรอง
ความถี่( Filter )

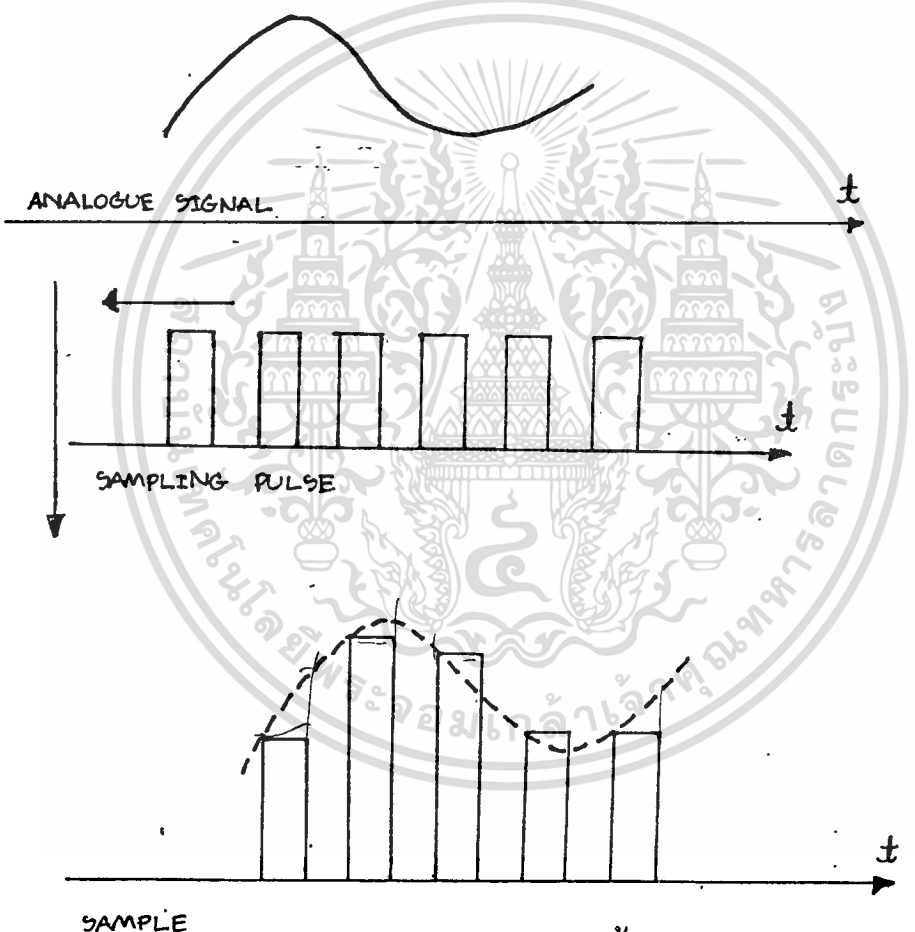



รูป 2.2.1 แสดงกระบวนการพีซีเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 การแซมปลิ้ง (Sampling)

แซมปลิ้งเป็นกระบวนการที่กำหนดแอมปลิจูดของสัญญาณอนาลอกทุกช่วงเวลาที่เท่ากันอย่างสม่ำเสมอ หรือกระบวนการเอ-เอ็มมอดดูเลชั่น( Amplitude Modulation )โดยขบวนพัลส์เป็นคลื่นพาหะ เปลี่ยนค่าแอมปลิจูดตามสัญญาณอนาลอก สิ่งที่ได้จากการแซมปลิ้งนี้เรียกว่า ตัวอย่าง ( Sample ) กระบวนการการแซมปลิ้งและตัวอย่างที่ได้ แสดงไว้ในรูป 2.2.2




รูป 2.2.2 การแซมปลิ้ง

พิจารณาการเลือกใช้ความถี่ในการแซมปลิ้ง จากทฤษฎีการแซมปลิ้ง ( Sampling Theory ) กล่าวว่า ถ้า $f_m$ เป็นความถี่สูงสุดของสัญญาณอนาลอก แล้ว หากใช้ความถี่ในการแซมปลิ้ง $f_s$ เท่ากับ 2 เท่าหรือมากกว่า 2 เท่าของ

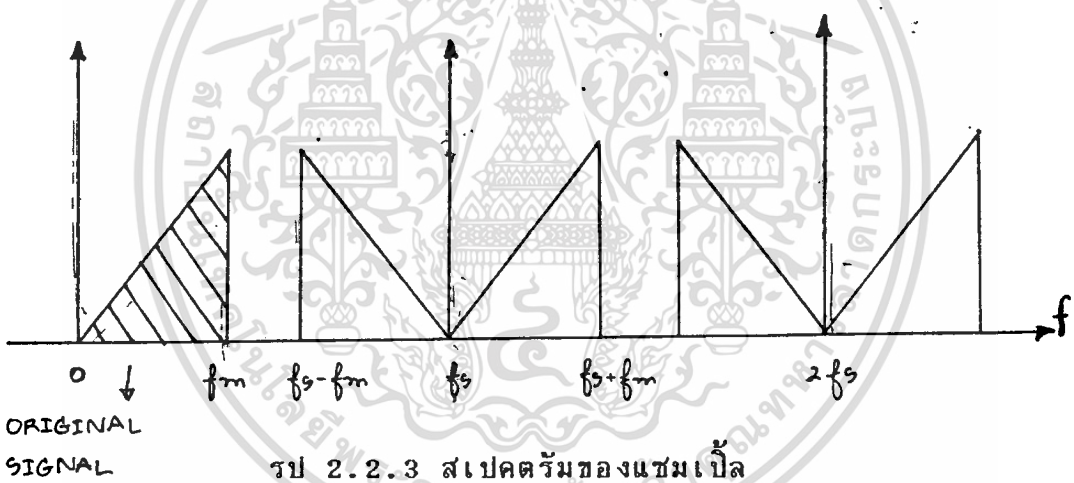
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$f_m$ แล้วจะสามารถเก็บข่าวสารของสัญญาณอนาลอกได้อย่างสมบูรณ์ นั่นคือ

Sampling Frequensy >= 2 * Maximum Analoge Frequency

$$f_s >= 2 * f_m$$

พิจารณาสเปคตรัมของแซมเปิ้ลเนื่องจากขบวนพัลส์ที่แซมปลิ้งนั้นมีฮาร์-โมนิคของ $f_s$ อยู่และ เพราะว่ากระบวนการแซมปลิ้งมีลักษณะคล้ายกับการมอดดู-เลชั่นแบบเอ-เอ็ม ดังนั้นสเปคตรัมความถี่ของแซมเปิ้ล จะได้โดยการคอนโวลูชั่น (Convolution) สัญญาณอนาลอกและแซมปลิ้งพัลส์ในโดเมนความถี่ ฉะนั้นสเปค-ตรัมของแซมเปิ้ล จะเกิดเป็นคู่ ๆ ของโลเวอร์ไซด์แบนด์ และอัพเพอร์ไซด์แบนด์ ( Lower Sideband and Upper Sideband ) ที่บริเวณใกล้กับกระแสตรงที่ $f_s$ , $2f_s$,$3f_s$ ,... ฮาร์ โมนิคต่างๆ แสดงไว้ดังรูป 2.2.3




รูป 2.2.3 สเปคตรัมของแซมเปิ้ล

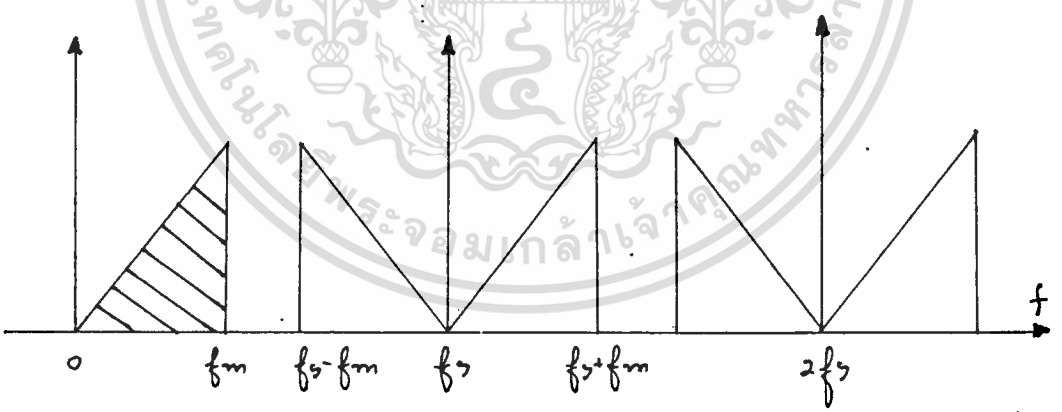
ถ้าอัตราการแซมปลิ้ง $f_s$ มากกว่า 2 เท่าของ $f_m$ ความถี่สูงสุดของสัญญาณอนาลอกแล้วจะเกิดไซด์แบนด์ซึ่งไม่ซ้อนกันตาม รูป 2.2.4 (ก) ในกรณีนี้ ทางด้านรับจะสามารถแยกสัญญาณอนาลอกเดิมออกมาได้ ในทางตรงกันข้าม จาก รูป 2.2.4 (ข) ถ้า $f_s$ น้อยกว่า 2 เท่าของ $f_m$ แล้วจะทำให้เกิดไซด์แบนด์ซ้อนกัน ดังนั้นทางด้านรับไม่สามารถแยกสัญญาณเดิมจริงๆออกมาได้ ในการแซม ปลิ้งนี้ เนื่องจากสัญญาณเสียงอยู่ในช่วง 0.3-3.4 กิโลเฮิร์ทซ จึงชัดความถี่ในการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แซมปลิ้งอย่างน้อย 6.8 กิโลเฮิร์ทซ อย่างไรก็ตามในทางปฏิบัติใช้ 8 กิโลเฮิร์ทซ ดังนั้น ช่วงเวลาการแซมปลิ้งซึ่งบางทีเรียกว่า ไนควิสท์อินเทอร์วอล ( Nyquist Interval ) $t_n$

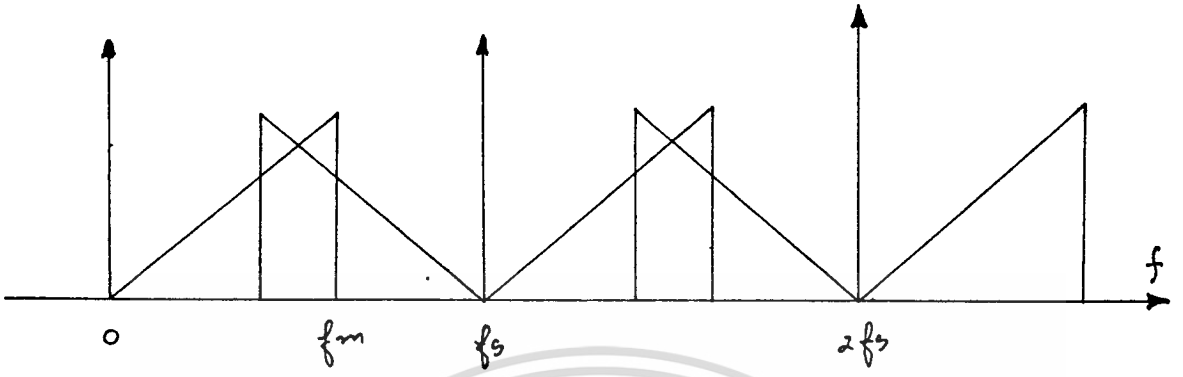
$$t_n = 1 / 2 f_s$$
$$= 1 / 8000$$
$$= 125 \text{ Microsecond}$$

เมื่อทำการแซมปลิ้งสัญญาณเสียงด้วยอัตราตามสมการแล้ว แอมปลิจูดของแซมเปิ้ลทุกตัวจะมีขนาดเท่ากับแอมปลิจูดของสัญญาณอนาลอก ที่ทุกๆเวลาของการแซมเปิ้ล ตามรูป 2.2.5




รูป 2.2.4 (ก)
fs > 2 * $f_m$

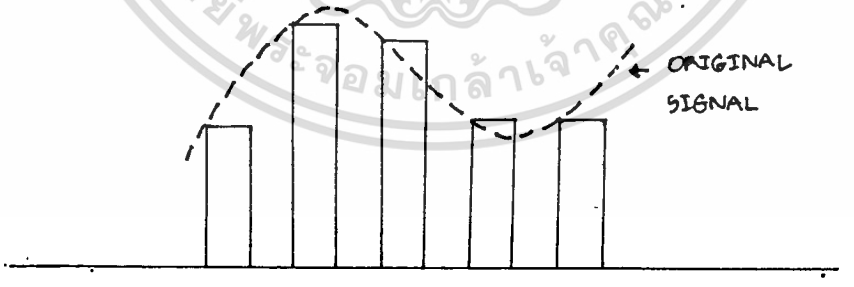
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 2.2.4 (ข)

$f_s < 2 * f_m$

รูป 2.2.4 สเปรคตรัมของการแชมเปิ้ลใช้ $f_s$ ต่างกัน

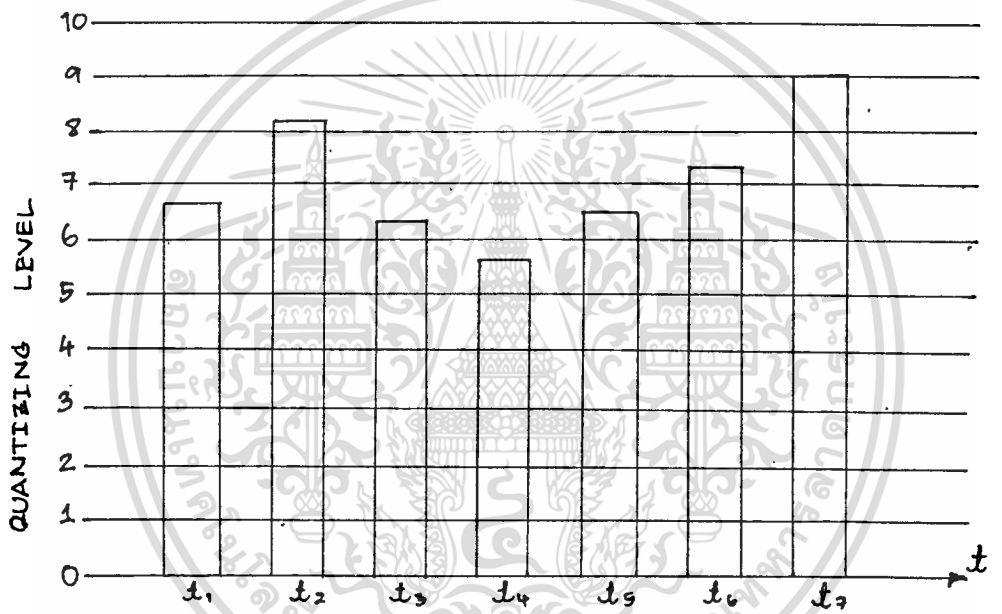



รูป 2.2.5 แชมเปิ้ลที่ได้จากการแชมปลิ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสาร
026959

2.2.3 การควอนไตซิง (Quantizing)

การควอนไตซิงเป็นกระบวนการจัดระดับแอมปลิจูดของแซมเปิ้ล โดยแบ่งแอมปลิจูดออกเป็นขั้นๆ ระยะห่างแต่ละระดับเท่ากันแต่ละแซมเปิ้ลแทนค่าแอมปลิจูดด้วยค่าระดับที่ใกล้เคียงที่สุด การควอนไตซิงในลักษณะที่การแบ่งระดับเท่าๆ กันนี้เรียกว่า การควอนไตซิงแบบยูนิฟอร์ม (Uniform Quantizing) และระยะห่างของแต่ละระดับเรียกว่าควอนไตซิงอินเทอร์วอล (Quantizing Interval)

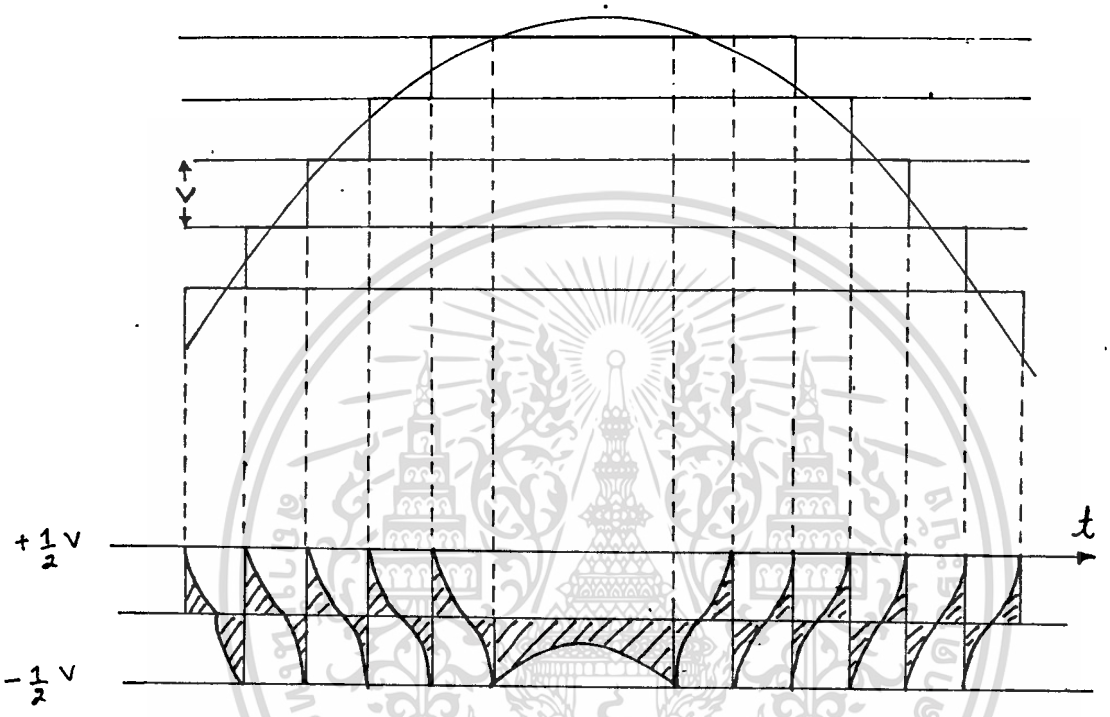



รูป 2.2.6 การควอนไตซิง

แซมเปิ้ลที่นำมาจัดระดับนี้เป็นเพียงค่าโดยประมาณของสัญญาณอนาล็อกเท่านั้น ฉะนั้นจึงมีค่าผิดพลาดระหว่างสัญญาณทั้งสองในรูปของแอมปลิจูด ค่าผิดพลาดนี้เรียกว่า ควอนไตซิงน้อยส์( Quantizing Noise )หรือ ความพร่าเพี้ยนจากการควอนไตซิง( Quantizing Distortion )ตามรูปที่ 2.2.7 จะเห็นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ว่ามีควอนไตซิงน้อยส์เกิดขึ้นอย่างสม่ำเสมอในควอนไตซิงอินเทอร์วอล โดยไม่คำนึงถึงแอมปลิจูดของสัญญาณเดิม กล่าวคือเพาเวอร์ของควอนไตซิงน้อยส์เกือบจะคงที่โดยไม่ขึ้นอยู่กับระดับเพาเวอร์ของสัญญาณ

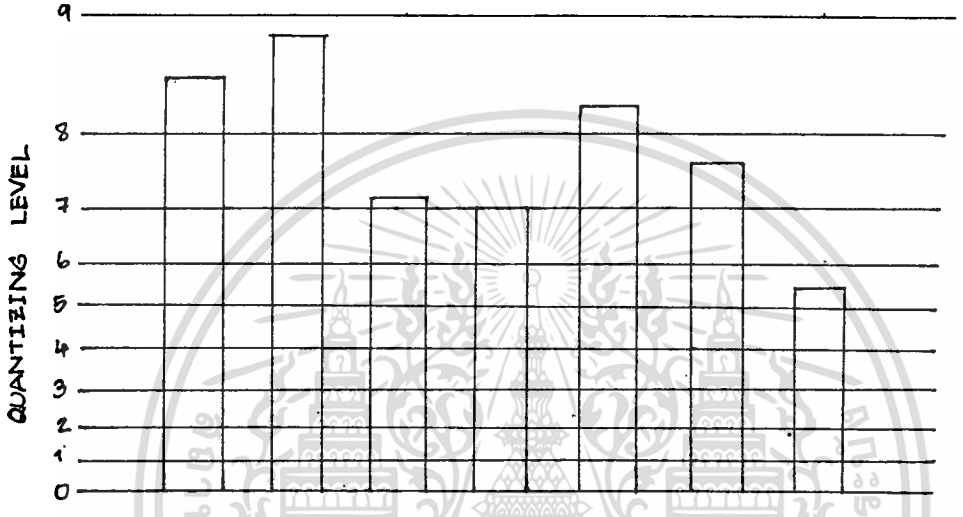



รูป 2.2.7 ควอนไตซิงน้อยส์ (Quantizing Noise)

เราทราบแล้วว่าเพาเวอร์ของควอนไตซิงน้อยส์มีค่าเกือบจะคงที่ โดยไม่คำนึงถึงระดับเพาเวอร์ของสัญญาณอนาลอก ดังนั้น อัตราส่วนของเพาเวอร์ของสัญญาณต่อเพาเวอร์ของควอนไตซิงน้อยส์( Signal to Noise Ratio S/N ) จะดีขึ้นเมื่อสัญญาณมีระดับเพาเวอร์สูง( แอมปลิจูดสูง )และจะเลวลงเมื่อสัญญาณมีระดับเพาเวอร์ต่ำ( แอมปลิจูดต่ำ )ในการที่จะทำให้ค่า S/N ดีขึ้น เมื่อสัญญาณมีระดับเพาเวอร์ต่ำกระทำได้โดยการลดควอนไตซิงอินเทอร์วอล แต่อย่างไรก็ตาม การลดควอนไตซิงอินเทอร์วอลนี้ จะทำให้จำนวนระดับของการควอนไตซิง และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

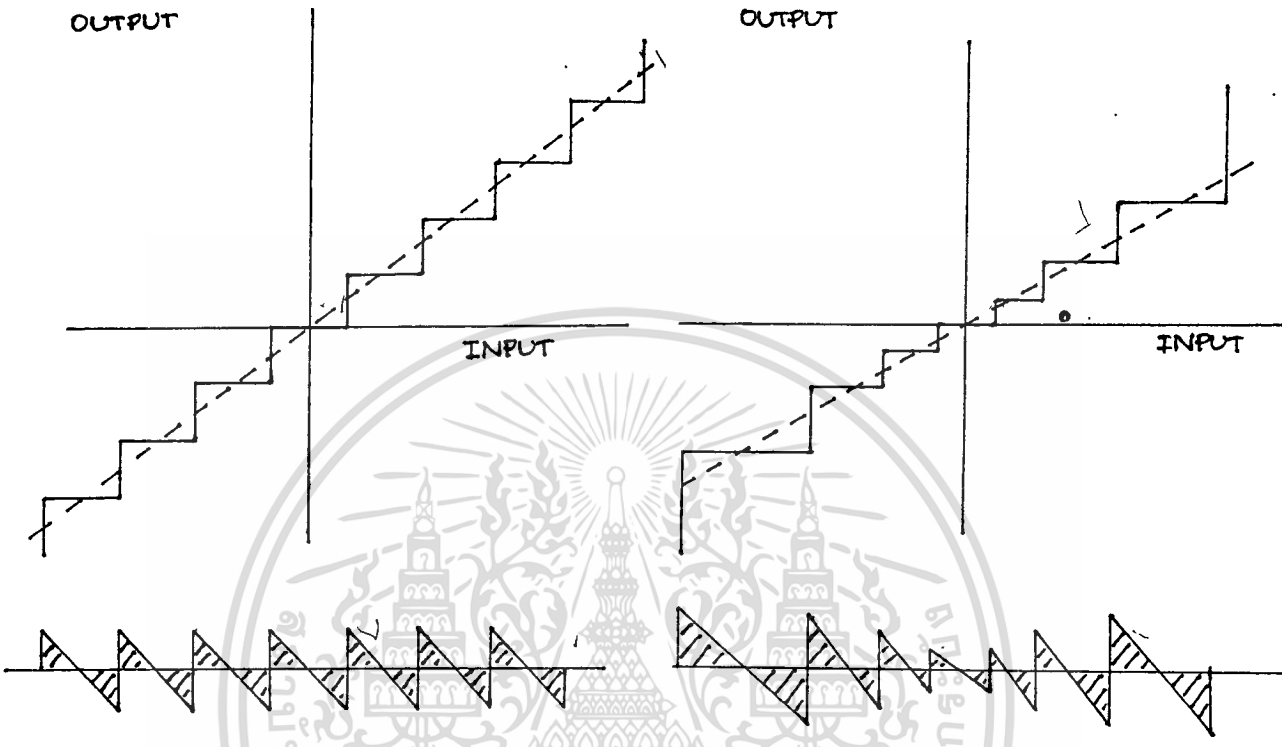
จำนวนบิทต่อแชมเปิ้ลเพิ่มขึ้น แต่ในทางปฏิบัตินั้นเพื่อต้องการให้มีคุณภาพในการสนทนาสูงค่า S/N ต้องคงที่ตลอดช่วงระดับเพาเวอร์สัญญาณที่กว้าง และใช้จำนวนบิทที่เหมาะสม ด้วยเหตุผลดังกล่าวจึงลดควอนไตซิงอินเทอร์วอล เมื่อมีแอมปลิจูดต่ำและเพิ่มควอนไตซิงอินเทอร์วอลเมื่อมีแอมปลิจูดสูงการควอนไตซิงแบบนี้เรียกว่าการควอนไตซิงแบบนอน-ยูนิฟอร์ม ( Non-Uniform Quantizing ) ตามรูป 2.2.8




รูป 2.2.8 การควอนไตซิงแบบนอนยูนิฟอร์ม
( Non-Uniform Quantizing )

อนึ่ง. การเปรียบเทียบน้อยส์ที่เกิดขึ้นระหว่างการควอนไตซิงแบบยูนิ-ฟอร์มและการควอนไตซิงแบบนอนยูนิฟอร์ม จะเห็นว่าควอนไตซิงน้อยส์จะลดลงเมื่อแอมปลิจูดของสัญญาณต่ำ สำหรับการควอนไตซิงแบบนอนยูนิฟอร์มดังรูป 2.2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




(a) ยูนิฟอร์มควอนไตซิง (Uniform Quantizing)

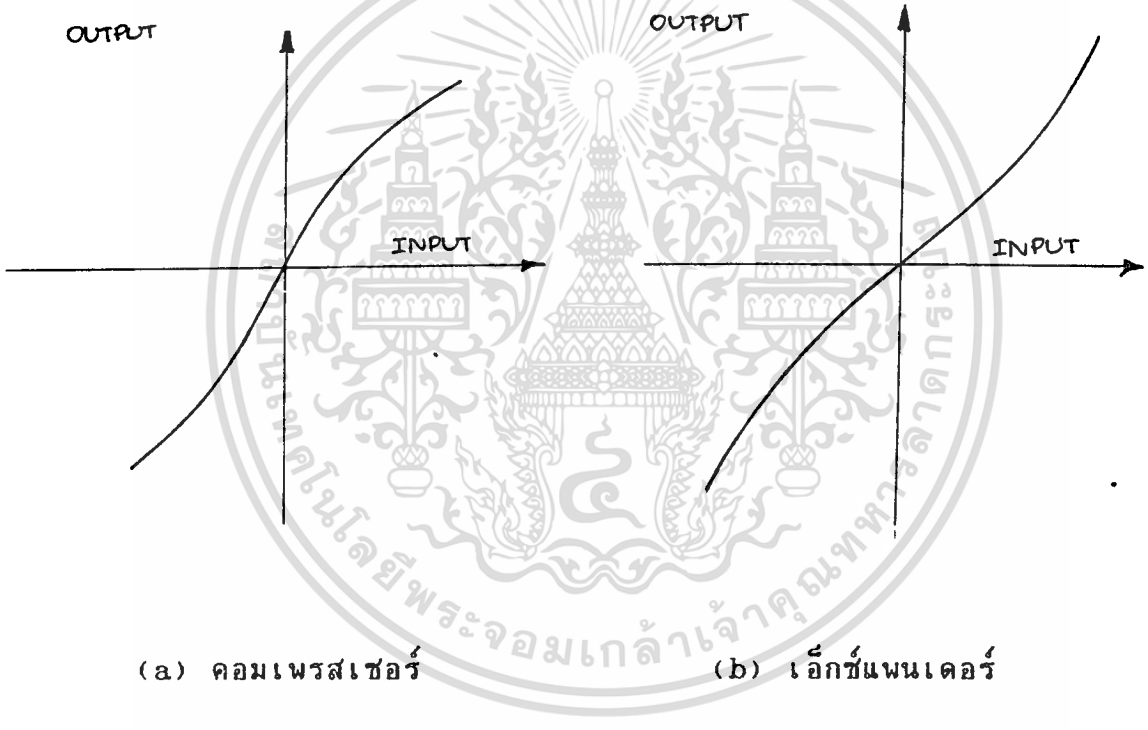
(b) นอน-ยูนิฟอร์มควอนไตซิง (Non-Uniform Quantizing)

รูป 2.2.9 การเปรียบเทียบควอนไตซิงน้อยส์ของทั้งสองแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.4 การคอมเพรสชิงและเอ็กแพนดิ้ง
(Compressing and Expanding)

ในการควอนไตชิงที่เป็นแบบยูนิฟอร์ม( Uniform Quantizing )นั้น ทางด้านส่ง สัญญาณเสียงที่มีแอมปลิจูดสูงจะถูกกดไว้โดยคอมเพรสเซอร์ด้วยลอการิทึมเสกลแล้วทำการควอนไตแบบยูนิฟอร์ม กระบวนการนี้จะมีผลเหมือนกันกับการเปลี่ยนควอนไตชิงอินเทอร์วอล( Quantizing Interval ) โดยขึ้นอยู่กับขนาดของสัญญาณ ส่วนทางด้านรับนั้นก็จะใช้เอ็กซ์แพนเดอร์ทำการขยายด้วยลอการิทึมเสกล เพื่อทำให้ได้รับสัญญาณเดิม เอ็กซ์แพนเดอร์นี้มีคุณสมบัติกลับกันกับของคอมเพรสเซอร์ สำหรับคุณสมบัติดังกล่าวนี้แสดงไว้ใน รูป 2.2.10



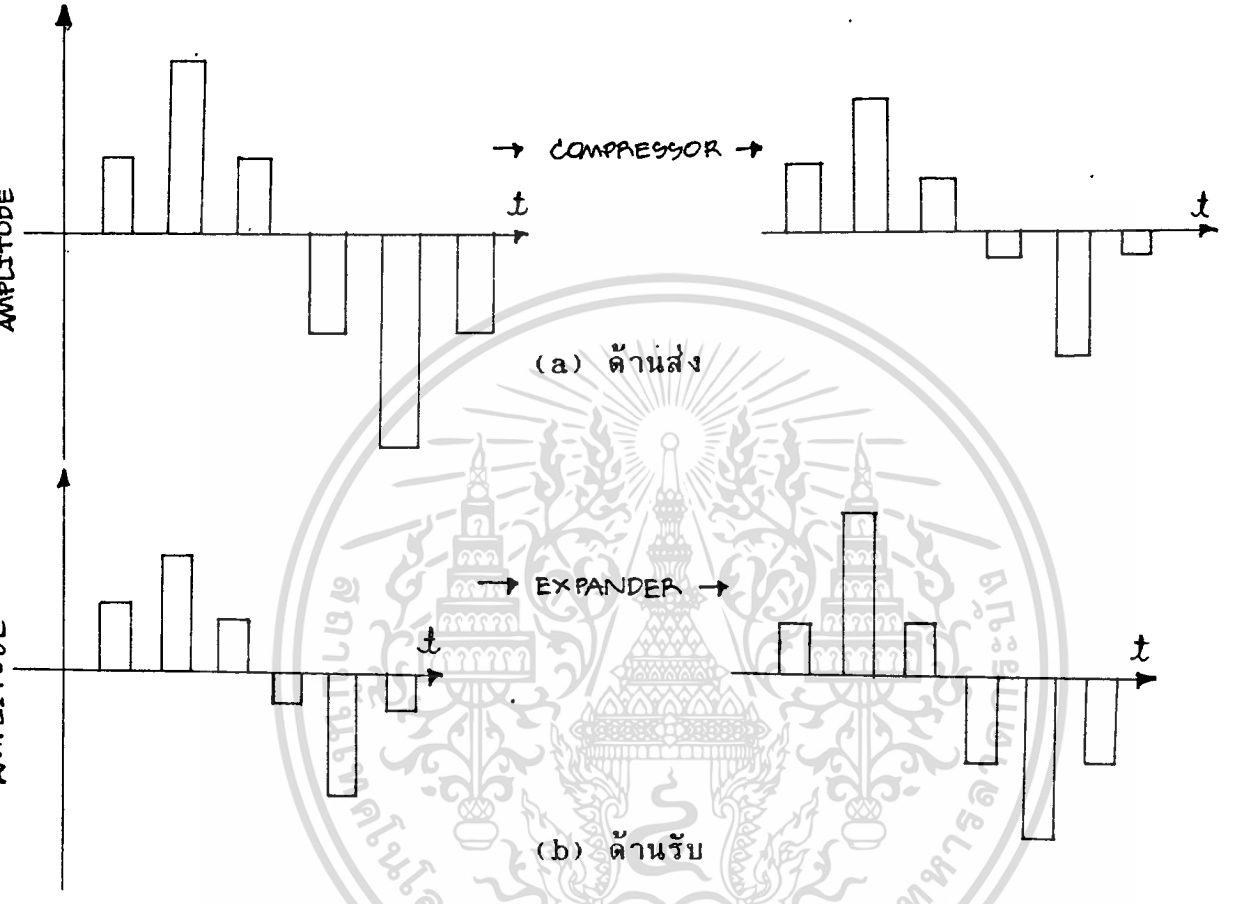

(a) คอมเพรสเซอร์ (b) เอ็กซ์แพนเดอร์

รูป 2.2.10 รูปแสดงคุณลักษณะของคอมแพนเดอร์

เนื่องจากสัญญาณเสียงมีไดนามิคส์เรนจ์( dynamic range )ที่กว้าง ดังนั้น ควอนไตชิงน้อยส์จะต้องเป็นสัดส่วนกับแอมปลิจูดของสัญญาณ คอมแพนเดอร์จึงต้องมีลักษณะดังรูป 2.2.10จึงจะทำให้ควอนไตชิงน้อยส์ที่ระดับเพาเวอร์สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่ำลดลงอย่างเป็นที่น่าพอใจและจะทำให้ S/N (Signal to Noise ratio) มีค่าคงที่ในพิกัดเพาเวอร์ของสัญญาณ รูป 2.2.11 (a) แสดงสัญญาณที่ผ่านคอม-เพรสเซอร์ทางด้านส่ง รูป 2.2.11 (b) แสดงสัญญาณที่ผ่านเอ็กซ์แพนเดอร์ทางด้านรับ




รูป 2.2.11 รูปแสดงกระบวนการคอมแพนดิ้ง (Companding)

CCITT กำหนดไว้ว่าให้ใช้คอมแพนเดอร์สองแบบคือแบบเอ-ลอว์( A-Law )ซึ่งใช้ในแถบทวีปยุโรป และแบบมิวลอว์( Mu-Law ) ซึ่งใช้ในแถบอเมริกาเหนือและญี่ปุ่น สำหรับกฎทั้งสองแบบมีสมการเบื้องต้นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A-Law :

$$Y \begin{cases} = Ax/(1+\ln A) & , \quad ( 0 <= x <= 1/A ) \\ = [1+\ln(Ax)]/(1+\ln A) & , \quad ( 1/A <= x <= 1 ) \end{cases}$$

Mu-Law :

$$Y = \ln(1+Mux)/\ln(1+Mu) \quad , \quad ( 0 <= x <= 1 )$$

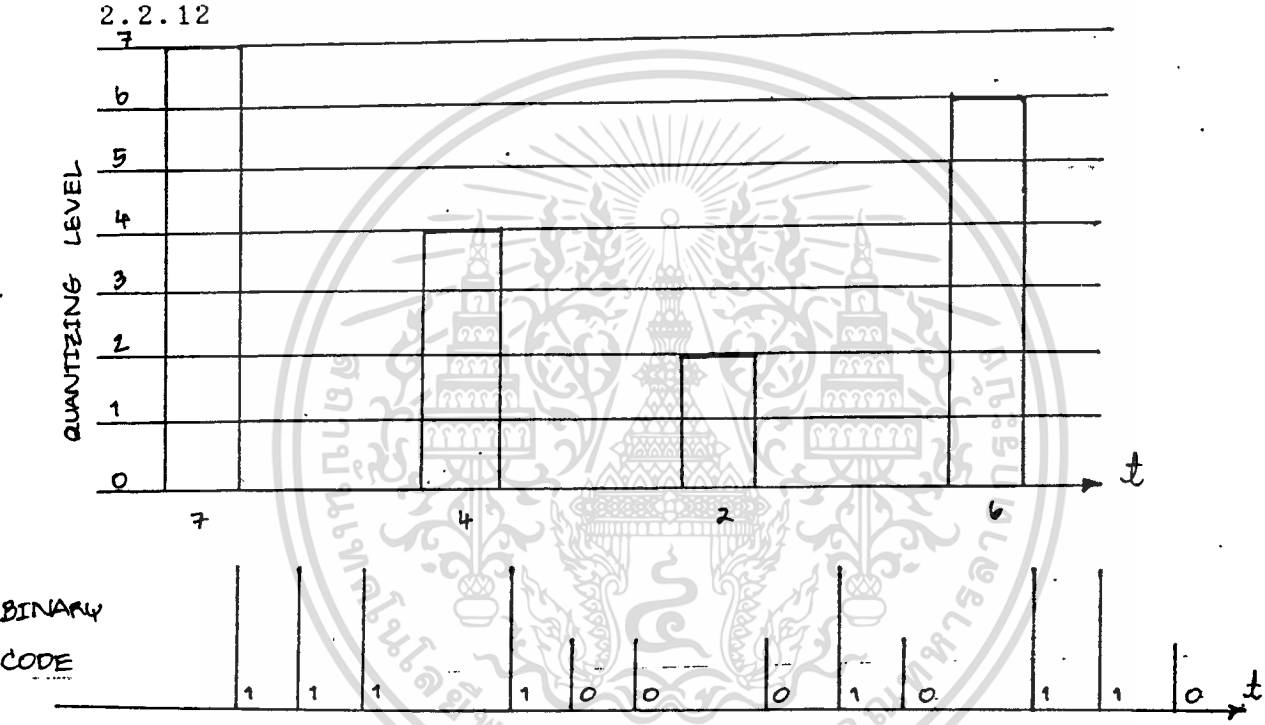
ในที่นี้ A และ Mu เป็นพารามิเตอร์ ณ.ที่ระดับสัญญาณสูง A-Law จะมี S/N ratio ดีกว่า แต่ที่ระดับสัญญาณต่ำจะด้อยกว่าเมื่อเปรียบเทียบกับมิว-ลอว์ ทั้งนี้ เนื่องมาจาก ควอนไตซิงอินเทอร์วอลของเอ-ลอว์ที่มีแอมปลิจูดของสัญญาณต่ำจะมีขนาดกว้างกว่า และที่สัญญาณซึ่งมีแอมปลิจูดสูงกว่าจะมีขนาดแคบกว่า แต่อย่างไรก็ดีทั้งเอ-ลอว์ และมิว-ลอว ก็สามารถให้ได้รับ S/N ที่มีค่าสูงและเกือบคงที่แม้ในระดับสัญญาณต่ำที่ยอมให้ได้

อนึ่ง ในกรณีที่ใช้การควอนไตซิงแบบยูนิฟอร์มนั้นเพื่อที่จะรักษาคุณภาพในการสนทนาให้ดี จะต้องใช้ระดับควอนไตถึง 2000 ระดับซึ่งสอดคล้องกับจำนวนบิท 11 บิท ต่อ แซมเปิ้ล 1 ตัว ในทางตรงกันข้าม ถ้าใช้การควอนไตซิงแบบนอนยูนิฟอร์มนั้นจะใช้เพียง 127 ระดับและจำนวนบิท 7 บิท เท่านั้นก็เป็นการเพียงพอที่จะได้ S/N ใกล้เคียงกับกรณีที่ใช้แบบยูนิฟอร์มที่ระดับเพาเวอร์ต่ำๆ แต่อย่างไรก็ดี CCITT กำหนดให้ใช้ 8 บิท ต่อแซมเปิ้ล 1 ตัว และ 256 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5 การเข้ารหัส (Encoding)

คือการนำเอาแซมเปิ้ลที่ผ่านการคอมเพรสชิง และการควอนไตซิงแบบยูนิฟอร์มแล้ว มาเปลี่ยนเป็นรหัสเลขฐานสอง หรือ ( Binary Code ) ตามที่ได้กล่าวมาแล้วว่า CCITT ได้กำหนดให้แต่ละแซมเปิ้ลใช้แทนค่าด้วยบิท 8 บิท แต่ละบิทแสดงค่าด้วยลอจิก "1" หรือ ลอจิก "0" ค่าระดับแอมปลิจูดของแต่ละแซมเปิ้ลจะถูกเปลี่ยนให้เป็นรหัส 8 บิทดังตัวอย่าง กลุ่มของพัลส์ที่ได้เนื่องจากการเข้ารหัสนี้เรียกว่า สัญญาณพีซีเอ็ม (PCM - Pulse Code Modulation) แสดงด้วยรูป 2.2.12




รูป 2.2.12 การเข้ารหัส (Encoding)

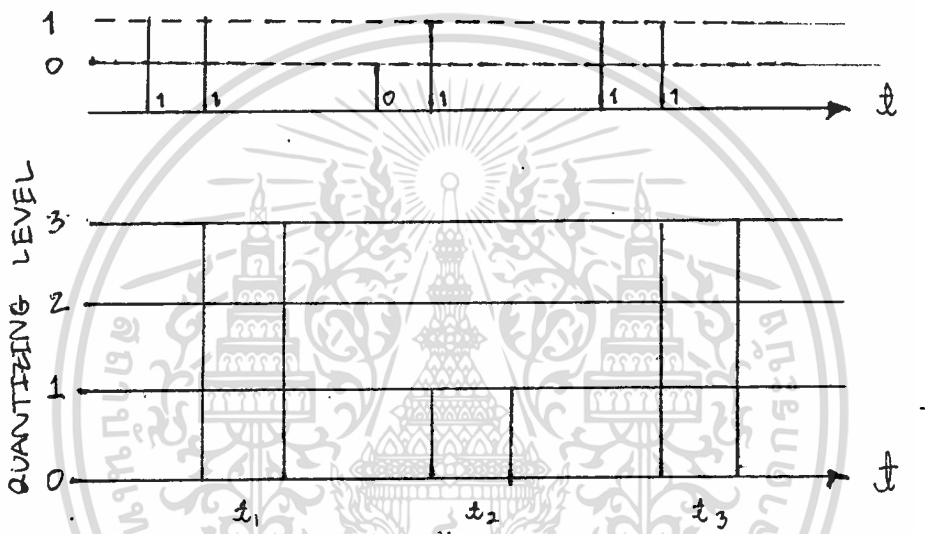
กลุ่มของรหัสจะสอดคล้องกับระดับของการควอนไตซิง 1 ระดับ ดังนั้นจำนวนระดับทั้งหมดของการควอนไตซิง จะถูกกำหนดโดยจำนวนบิทที่ใช้ใน 1 แซมเปิ้ล เช่นในการเข้ารหัส สำหรับแซมเปิ้ล 1 ตัว ใช้ N บิท จำนวนระดับของการควอนไตซิงจะมีค่าเท่ากับ $2^n$ นั่นคือถ้าใช้ 8 บิท ก็จะมี 256 ระดับ

สัญญาณพีซีเอ็มนี้จะถูกส่งออกไปทางด้านส่ง เมื่อด้านรับได้รับสัญญาณพีซีเอ็มนี้ก็จะถูกถอดรหัส( Decoding )ที่ทางด้านรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

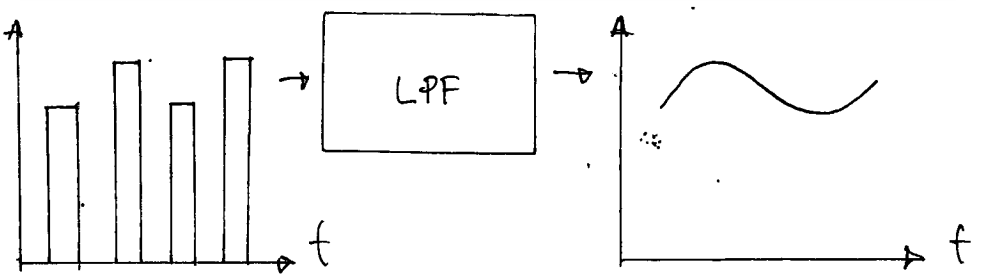
2.2.6 การถอดรหัส (Decoding)

เมื่อด้านรับได้รับสัญญาณพีซีเอ็มแล้ว จะเปลี่ยนให้เป็นสัญญาณเสียงตามเดิมโดยผ่านขั้นตอนการถอดรหัสและวงจรกรองความถี่ ขั้นตอนเหล่านี้ถูกเรียกรวมกันว่า D/A ( Digital to Analog Conversion ) การถอดรหัสนี้เป็นการกระทำซึ่งตรงกันข้ามกับการเข้ารหัส เริ่มต้นด้วยการแยกกลุ่มของพัลซ์จากสัญญาณพีซีเอ็มที่ได้รับ แล้วหาระดับของการควอนไตซิงจากรหัสเลขฐานสอง ก็จะได้ขนาดหรือแอมปลิจูดของแซมเปิ้ล แอมปลิจูดของแซมเปิ้ลเป็นไปตามรหัสดังรูป 2.2.13




รูป 2.2.13 การถอดรหัส (Decoding)

สัญญาณ PAM ที่ได้จากการถอดรหัสจะมีควอนไตซิงน้อยส์ปนอยู่ด้วย แต่เมื่อผ่านวงจรเอ็กซ์แพนเดอร์ก็จะได้สัญญาณพีเอเอ็มเหมือนกันกับขณะที่ทำการแซม-ปลิ้งที่ด้านส่ง จากนั้นเมื่อนำสัญญาณพีเอเอ็มนี้ผ่านวงจรกรองความถี่ต่ำ ( LPF ) ตามรูป 2.2.14 ก็จะได้สัญญาณเสียงที่เป็นอนาลอกเหมือนกับที่ได้ส่งมาจากต้นทาง

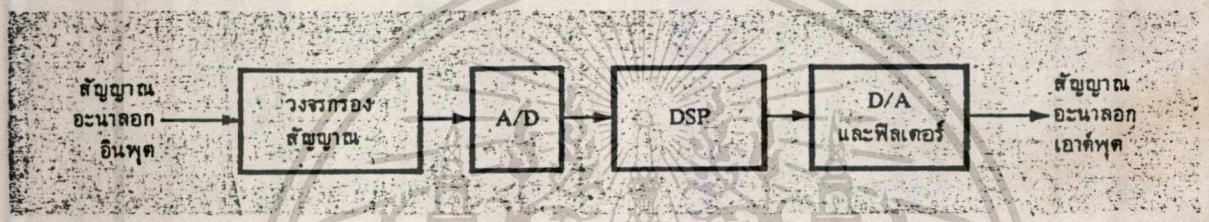



รูป 2.2.14 รูปแสดงกระบวนการกรองสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.3 DSP (Digital Signal Processing) และ TMS32010

การประมวลผลสัญญาณที่เรียกว่าดิจิตอลซิกแนลโปรเซสซิ่ง( DSP) เป็นขบวนการที่ใช้ความรู้ทางคณิตศาสตร์มาทำการจัดการกับสัญญาณต่างๆ โดยปรกติการจัดการสัญญาณอนาลอกทั้งแบบเชิงเส้นและแบบไม่เชิงเส้น มีอุปกรณ์ช่วยในการประมวลผลสัญญาณอยู่มากเช่น ตัวต้านทาน ตัวเก็บประจุ ทรานซิสเตอร์และอุปกรณ์ทางอีเล็คโทรนิคส์อีกมากมาย การสร้างและประมวลผลสัญญาณเหล่านั้นสามารถประมวลผลให้มีผลเช่นเดียวกันได้โดยขบวนการทางดิจิตอล รูปแบบของการประมวลผลสัญญาณเขียนเป็นบล็อกไดอาแกรมดังรูป 2.3.1




รูป 2.3.1 บล็อกการทำงานของระบบประมวลผลสัญญาณด้วย DSP

การประมวลผลสัญญาณในรูปแบบ DSP จะใช้ไมโครโปรเซสเซอร์ที่มีความเร็วสูง ดังนั้นจึงนำมาประยุกต์ใช้งานได้ง่ายและเป็นการออกแบบระบบด้วยซอฟท์แวร์ ดังนั้นจึงมีการนำไปใช้ในงานด้านต่างๆ ที่เป็นผลิตภัณฑ์สำเร็จรูป เช่น โมเดม อุปกรณ์โทรศัพท์ วงจรสังเคราะห์เสียง เป็นต้น การประมวลผลสัญญาณอนาลอกจึงประกอบด้วยขั้นตอนต่างๆดังนี้

1. สุ่มสัญญาณอนาลอกที่เป็นอินพุท และอ่านค่าแอมปลิจูดเป็นห้วงๆ
2. เปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอล
3. ประมวลข้อมูลดิจิตอลนั้นตามอัลกอริทึมทางคณิตศาสตร์
4. แปลงสัญญาณดิจิตอลที่ผ่านการประมวลผลแล้วเป็นสัญญาณอนาลอกใหม่

DSP เป็นไมโครโปรเซสเซอร์ที่ใช้เฉพาะในงานประมวลผลสัญญาณจึงเน้นในแง่ความเร็วในการทำงาน ชิพ DSP ส่วนใหญ่มักใช้สัญญาณนาฬิกาเกินกว่า 10 MHz ขึ้นไป สามารถทำคำสั่งการคูณและแอคคิวมูเลต (Accumulate) ข้อมูลได้ในสัญญาณนาฬิกาลูกเดียว DSP จึงมีโครงสร้างสถาปัตยกรรมที่แตกต่างจากไมโครโปรเซสเซอร์ทั่วไป เพื่อที่จะให้มีประสิทธิภาพในการทำงานให้รวดเร็ว โครง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สร้างทั่วไปจึงมักใช้แบบไพพ์ไลน์นิง( Pipelining ) คือค่าสั่งการทำงานซ้อนกัน ในบางจังหวะการใช้ค่าสั่งที่สัมพันธ์กันเช่น การเพิ่ม-ลดค่ารีจิสเตอร์ การอินเด็กซ์ เป็นต้น

บริษัท เท็กซัสอินสตรูเม้นท์ ( Texas Instrument ) ได้นำเอาชิพ DSP ตระกูล TMS320 เข้าสู่ท้องตลาด โดย DSP ตัวแรกของตระกูล TMS320 นี้ คือ TMS32010 ซึ่งมีความเร็วสูงถึง 5 ล้านค่าสั่งต่อหนึ่งวินาที

2.3.1 สถาปัตยกรรมพื้นฐานของ TMS32010

ลักษณะที่สำคัญของ DSP ทุกชิพ คือความเร็วของการทำค่าสั่งทาง-คณิตศาสตร์ ซึ่งสามารถทำงานทางคณิตศาสตร์ได้รวดเร็วมาก โดยมีเงื่อนไขของ DSP ที่ออกแบบไว้คือ

- สถาปัตยกรรมเน้นการทำงานด้านฮาร์ดแวร์
- มีฮาร์ดแวร์สำหรับการคูณโดยเฉพาะ
- มีค่าสั่งที่ใช้งานในเรื่องการประมวลผลสัญญาณโดยเฉพาะ
- ใช้หลักการ Pipelining

ด้วยหลักการดังกล่าว จึงทำให้การประมวลผลสัญญาณสามารถใช้ข้อมูลได้เป็นจำนวนมาก และการทำงานส่วนใหญ่ในแต่ละค่าสั่งจะเสร็จสิ้นในรอบเดียว

TMS32010 ใช้สถาปัตยกรรมฮาร์วาร์ดซึ่งแยกโปรแกรมและข้อมูลออกจากกัน จึงทำให้จังหวะเฟทช์และเอ็กซีคิวท์ ( Fetch + Execute ) พร้อมกันได้ แต่ก็ได้มีการดัดแปลงจากสถาปัตยกรรมฮาร์วาร์ด ให้เกิดการถ่ายเทข้อมูลระหว่างโปรแกรมและข้อมูลได้ จึงทำให้มีการทำงานได้คล่องตัวขึ้น ตารางแสดงคุณ-สมบัติของ TMS32010 แสดงไว้ที่ตาราง 2.3.1

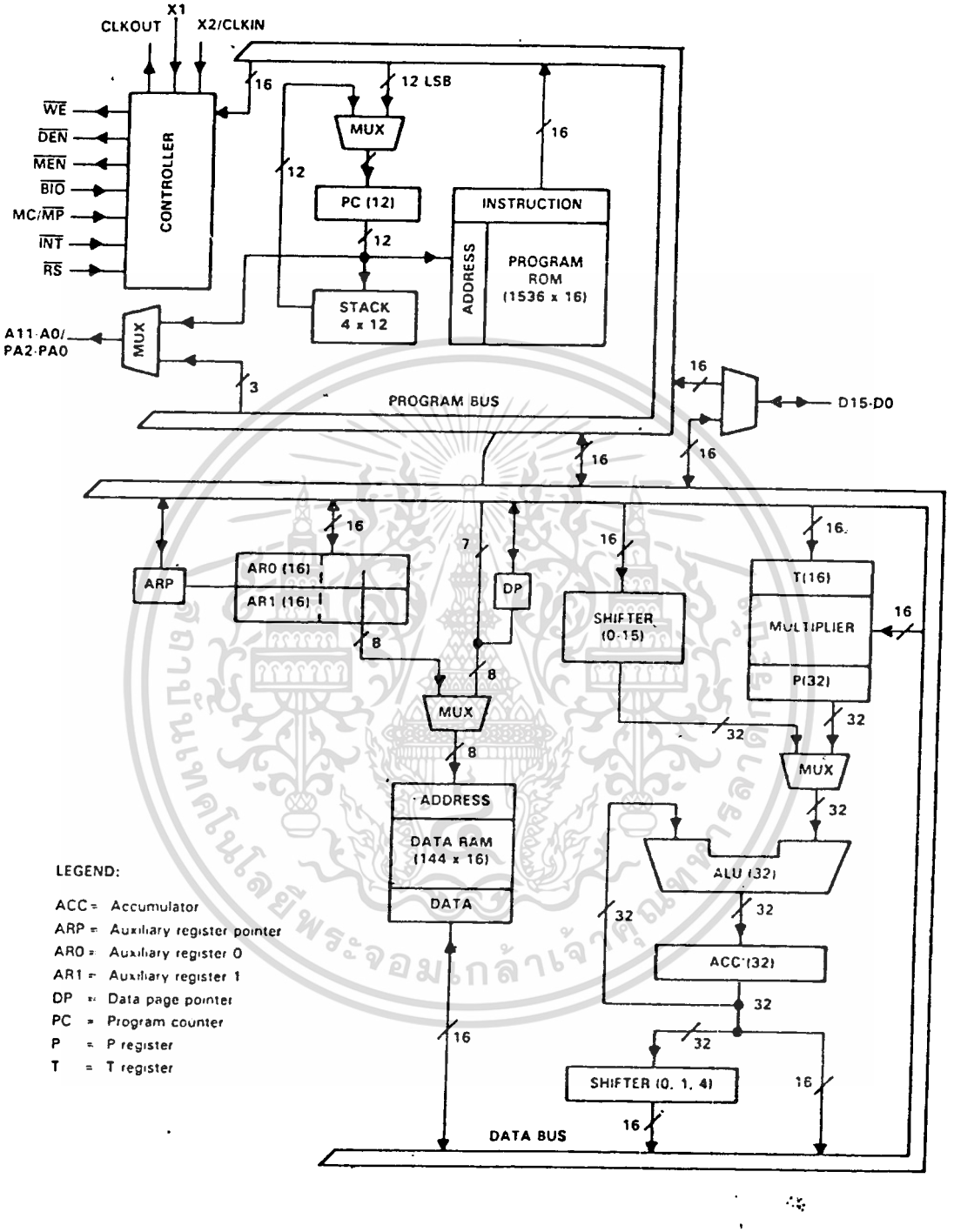
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของ TMS32010

- ชุดคำสั่ง 1 ไซเคิล 160 nS
- ALU ขนาด 32 บิทและแอคคิวมูเลเตอร์ 32 บิท
- คำสั่งคูณ 16*16 บิท ใช้เวลา 160 nS
- ใช้เทคโนโลยี่ NMOS
- 1.5 K Word ROM บนชิพ
- 144 Word RAM บนชิพ
- ขยายหน่วยความจำภายนอกได้ 4 K Word
- ชิพท์ (Shift) ได้จาก 0 - 15 บิท
- มีอินพุท , เอาท์พุท ( Port ) 8 ช่อง
- บัสข้อมูลขนาด 16 บิท อัตราการส่งผ่านข้อมูล 16 Mb/s
- อินเทอร์รัพจะเก็บรักษาข้อมูลที่จำเป็นหมด
- การทำงานทางคณิตศาสตร์ได้ทั้งคิดเครื่องหมาย , กำหนดจุดทศนิยม และทูคอมพลีเม้นท์
- ใช้ไฟ 5 Volt

ตาราง 2.3.1 แสดงคุณสมบัติของ TMS32010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 2.2.3 บล็อกไดอาแกรมของ TMS32010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 TMS32010

TMS32010 เป็นไอซี DSP ขนาด 40 ขา ใช้เทคโนโลยี NMOS จึงใช้กับไฟเลี้ยงเพียง 5 โวลต์เท่านั้น โครงสร้างการจัดขาไอซีแสดงที่รูป 2.2.2 สถาปัตยกรรมของ TMS32010 แยกดาต้าบัสและโปรแกรมออกจากกัน แต่ก็ยังสามารถโอนข้อมูลร่วมกันได้ จึงทำให้ค่าสัมประสิทธิ์ซึ่งเป็นดาต้าสามารถเก็บอยู่ในแกรมได้ TMS32010 จึงเป็นชิพที่สร้างขึ้นมาให้ชุดคำสั่งทางซอฟท์แวร์เหมาะกับการทำงานทางด้านประมวลผลสัญญาณ เพราะสามารถคูณตัวเลข16 บิท * 16 บิท ได้ในเวลาเพียง 160 nS การคำสัมประสิทธิ์จากตารางสามารถทำการเพิ่มค่าหรือลดค่าตัวชี้เพื่อให้การอ่านทำให้รวดเร็วยิ่งขึ้น ดูรูปที่ 2.2.3

2.3.2 (ก) แอคคิวมูเลเตอร์ขนาด 32 บิท

TMS32010 มี ALU ที่ทำงานทางคณิตศาสตร์ด้วยตัวเลขขนาด 32 บิท ทั้งนี้ เพราะการประมวลผลสัญญาณจะขึ้นอยู่กับค่าความละเอียดของตัวเลขอยู่มาก TMS32010 จึงจัดให้การคำนวณทำได้ถึงแบบ double precision นอกจากนี้ คำสั่งที่เกี่ยวกับลอจิกทางบูลีน ก็ทำได้ด้วยความเร็วสูงเช่นกัน

2.3.2 (ข) การเลื่อนบิท

การเลื่อนบิทของ TMS32010 มีข้อเด่นกว่าชีพียูอื่นๆมากคือมันสามารถเลื่อนบิทได้ตั้งแต่ 0 ถึง 15 เมื่อเลื่อนบิทแล้วสามารถทำการโหลดเข้าไปในแอคคิวมูเลเตอร์ หรือลบจากแอคคิวมูเลเตอร์ หรือบวกกับแอคคิวมูเลเตอร์ วิธีการสั่งใช้เพียงคำสั่งเดียว การเลื่อนบิทจะเลื่อนไปยังบิทที่มีนัยสำคัญสูงกว่าและเติม "0" ต่อท้ายสำหรับการทำการคำนวณทางคณิตศาสตร์แบบทูคอมพลีเมนท์ก็ได้การเลื่อนบิทนี้จะเลื่อนไปทางซ้าย นอกจากนี้ ยังสามารถเลื่อนบิทในส่วนของแอคคิวมูเลเตอร์ส่วน 16 บิทบนโดยเลื่อนไป 0 , 1 หรือ 4 ตำแหน่งก่อนที่จะนำเข้าไปเก็บไว้ใน RAM การเลื่อนบิทนี้มีประโยชน์มากสำหรับการทำการเสกลข้อมูลและแยกข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 (ค) การคูณเลข 16 บิท * 16 บิท

การคูณเลขของ TMS32010 เป็นการคูณเลขในหนึ่งคำสั่งหรือใช้เวลาเพียง 160 nS การคูณจะใช้ตัวตั้งอยู่ที่รีจิสเตอร์ T ได้ผลลัพธ์ 32 บิทอยู่ที่รีจิสเตอร์ P ส่วนตัวคูณ 16 บิท มาจากหน่วยความจำดาต้า หรือมาโดยตรงจากคำสั่ง MPYK ( Multiply Immediate ) การคูณจึงทำงานได้เร็วมาก ซึ่งเป็นผลดีกับการประมวลผลสัญญาณโดยตรง

2.3.2 (ง) การขยายหน่วยความจำโปรแกรม

บนชิพของ TMS32010 มี ROM ที่บรรจุโปรแกรมได้ 1,536 เวิร์ด ซึ่งสามารถบอกให้โรงงานบรรจุโปรแกรมตามที่ต้องการได้ แต่อย่างไรก็ตามผู้ใช้สามารถต่อหน่วยความจำภายนอกที่จะเป็นที่เก็บโปรแกรมได้อีกถึง 2,560 เวิร์ด โดยการทำงานจะใช้ความเร็วเท่าเดิม การขยายหน่วยความจำภายนอกนี้ ทำให้ผู้ใช้สามารถสร้างหรือแก้ไขโปรแกรมบางส่วนด้วยตัวเองได้ง่าย จึงทำให้กาประยุกต์มีความคล่องตัวมากขึ้น

TMS32010 มีโหมดการทำงานได้ 2 โหมด คือ โหมดไมโครคอมพิวเตอร์(MC) และโหมดไมโครโปรเซสเซอร์ (MP) โหมดไมโครคอมพิวเตอร์หมายการเลือก ROM บนชิพสำหรับเป็นโปรแกรม ส่วนโหมด MP จะเลือกหน่วยความจำภายนอกจำนวน 4096 ตำแหน่งเป็นหน่วยความจำโปรแกรม

ในการเลือกซื้อ TMS32010 นั้นถ้าจะระบุที่มี ROM ภายในจะใช้เบอร์เป็น TMS320M10 แทน การที่บริษัทเท็กซัสอินสตรูเม้นท์ ได้ออกแบบ TMS32010 ให้อยู่ในโหมดไมโครโปรเซสเซอร์ได้ ก็ด้วยเหตุผลที่สำคัญ

-สามารถใช้เป็นตัวพัฒนาต้นแบบได้ง่าย
-สามารถเลือกซื้อไอซี TMS32010 ได้เหมือนซื้อไมโครโปรเซสเซอร์
-สามารถปรับปรุงโปรแกรมได้โดยง่าย
-สามารถใช้งานร่วมกับโปรเซสเซอร์อื่น เพื่อย้ายโปรแกรมมาให้
-ทำให้ขยายการทำงานได้มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 (จ) อินพุท-เอาท์พุท

TMS32010 ใช้บัส 16 บิท ในการส่ง-ถ่ายข้อมูล การส่งถ่ายข้อมูลทำได้ด้วยอัตราที่เร็วมากถึง 50 Mb/s ( 50 ล้านบิทต่อวินาที )การเชื่อมต่อกับอุปกรณ์ภายนอกในรูปของอินพุทและเอาท์พุท ซึ่งมีจำนวน 128 บิท โดยแบ่งเป็นพอร์ทขนาด 16 บิทมัลติเพล็กซ์กันมา นอกจากนี้ยังใช้การตรวจสอบบิทบางบิท และการตอบสนองต่ออินเตอร์รัพได้

2.3.2 (ฉ) อินเตอร์รัพท์และการเรียกโปรแกรมย่อย

ในไมโครโปรเซสเซอร์ทั่วไปใช้สแตคเป็นตัวช่วยในการเรียกโปรแกรมย่อย TMS32010 ใช้สแตคแบบฮาร์ดแวร์ซึ่งมี 4 ระดับ สำหรับอินเตอร์รัพหรือการเรียกโปรแกรมย่อย โดยทำการเก็บข้อมูลไว้ในสแตคให้หมดและหากจะมาใช้โปรแกรมย่อยมากๆ ที่ซ้อนกันหลายชั้นก็ทำได้โดยใช้คำสั่ง PUSH และ POP ช่วย หรือเป็นการย้ายสแตคโดยคำสั่ง PUSH และ POP จากฮาร์ดแวร์สแตคไปไว้ที่อื่นได้นั่นเอง สำหรับการอินเตอร์รัพของ TMS32010 นั้นเป็นแบบมาสเคเบิ้ล( Maskable Interrupt )

2.3.2 (ช) ชุดคำสั่งของ TMS32010

ชุดคำสั่งของ TMS32010 เป็นชุดคำสั่งที่เน้นประโยชน์ในแง่การนำไปใช้ในการประมวลผลสัญญาณ โดยคำสั่งส่วนใหญ่จะใช้ 1 เวิร์ดและทำงานใน 1 ไซเคิลมีบางคำสั่งที่เกี่ยวกับการกระโดดและอินพุท-เอาท์พุทเท่านั้นที่ใช้ 2 ไซเคิล

ตารางที่ 3 แสดงคำสั่งทั้งหมดของ TMS32010 โดยสัญลักษณ์ที่ใช้มีความดังนี้

ACC - แอคคิวมูเลเตอร์รีจิสเตอร์
D - ฟิลด์แอดเดรสบอกโหมดแอดเดรส
I - บิทบอกโหมดแอดเดรส
K - ฟิลด์อิมมีเดียทโอเปอร์แรนด์
PA - ฟิลด์บอกแอดเดรสพ่อร์ท 3 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R - 1 บิทในโอเปอร์แรนฟิลด์บอกรีจิสเตอร์ช่วย (Auxilary Register)

S - รหัส 4 บิทบอกการเลื่อนบิทซ้าย

X - ฟิลด์ 3 บิทบอกการเลื่อนบิทที่แอคคิวมูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 3

## 3.1 ส่วนฮาร์ดแวร์ของระบบ

วงจรต่างๆ จะขอกล่าวทีละวงจรได้ดังต่อไปนี้

### 3.1.1 TMS32010 และวงจรสนับสนุน

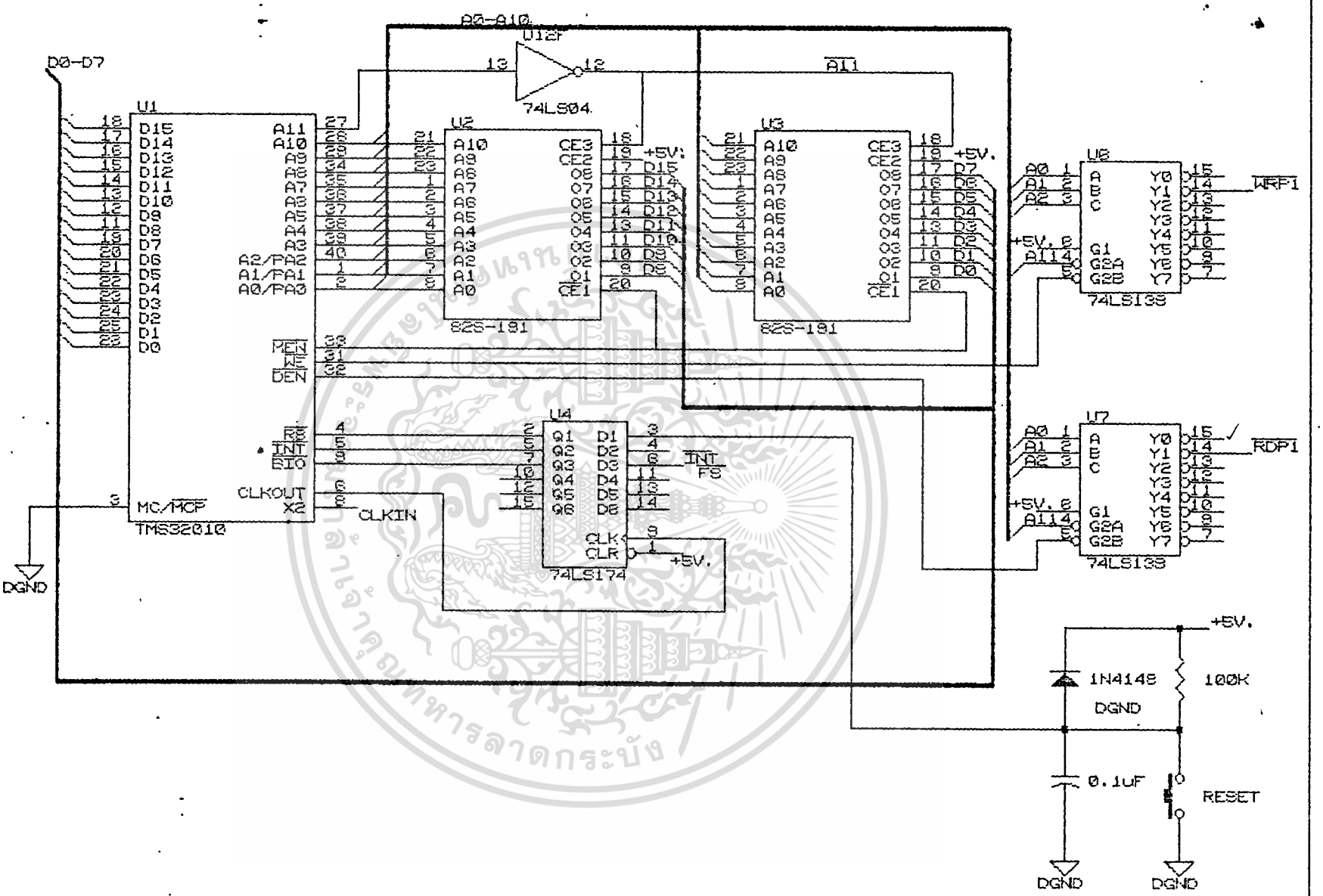
TMS32010 ถูกออกแบบให้นำมาใช้ในงานด้าน DSP(Digital Signal Processing) อัลกอริทึมชิ่งจากรูป .3.2 นี้รูปของวงจรสนับสนุนของ TMS ประกอบด้วย

1. หน่วยความจำ
2. ช่องถอดระหัส (Port Decoder)
3. การชิงโครนัสฟลิบฟลอบ (Synchronization Flip-Flop)

แต่ละพอร์ทของ TMS32010 สามารถนำไปต่อใช้ในงานด้านต่าง ๆ ได้มากมายยกตัวอย่างตามตารางพอร์ทของ TMS TMS32010 สามารถถูกรีเซทได้โดยสวิทช์รีเซท ซึ่งเตรียมพัลส์ขนาด 6 ms เข้าทางขา RS ของ TMS32010 มีการอินเทอร์รัพท์ 2 ลักษณะคือฮาร์ดแวร์อินเทอร์รัพท์ (INT)และซอร์พแวร์อินเทอร์รัพ (BIO) ซึ่ง BIO (Branch on I/O) จะมีระดับการ อินเทอร์รัพ เป็น low priority สำหรับ TMS32010 และใช้สำหรับการชิงโครไนเซชั่น กับเฟรมมิ่งพัลส์ (8 kHz) INT จะมีระดับการอินเทอร์รัพเป็น high priority สำหรับ TMS32010 และใช้สำหรับการสื่อสารกับโปรเซสเซอร์หลัก (Host processor) โดยทางส่วนอินเตอร์เฟสหลัก (host interface INT) จะแอคทีฟเมื่อคำสั่งจากตัวหลักกำลังคอยที่จะทำ การทำงานอยู่ สัญญาณรีเซทและอินเทอร์รัพท์ที่ส่งไปยัง TMS32010 ล้วนแต่ต้องชิงโครไนซ์ทั้งสิ้น

ในการประยุกต์การใช้งาน ของโทรศัพท์แบบไม่ถือหูนี้ใช้ข้อมูล 8 บิท (D0-D7) หน่วยความจำใช้พรอม ความจำ 2K เก็บคำสั่งและค่าคงที่ต่าง ๆ ไว้ TMS32010 มี 12 แอดเดรส (A0-A11) ทำการติดต่อกับหน่วยความจำและพอร์ทดีโค๊ดเดอร์ ชิ่งสัญญาณที่ได้จากพอร์ทดีโค๊ดเดอร์นี้ จะเป็นสัญญาณการอ่าน (read port strobe)และการเขียน (write port strobe)ใช้ควบคุมการทำงานของรีจิสเตอร์ ที่ทำการรับส่งข้อมูลในภาคอนาลอกอินเตอร์เฟสต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 3.1.1 TMS32010 AND SUPPORT CIRCUIT

| TMS AND SUPPORT CIRCUIT | | |
|---|---|---|
| Size A | Document Number 12368-1 P&TR | REV 1 |
| Date: March 28, 1990 | Sheet 1 of TMS | |

TMS32010 ในโทรศัพท์ไม่ต้องถือหู TMS32010 ทำหน้าที่เป็นอะแดปทีฟฟิลเตอร์และวอยซ์สวิชชิง ในส่วนหน้าที่ของฟิลเตอร์นี้จะทำการกรองสัญญาณดิจิตอลที่ส่งมาจากภาคของอนาลอก ในความถี่ช่วงสัญญาณเสียง คือ 0.3-3.4 kHz และทำการลดระดับสัญญาณความถี่ในช่วงอื่นออกโดยคุณสมบัติต่าง ๆ ของดิจิตอลฟิลเตอร์ที่ต้องการนี้สามารถคำนวณได้โดยการโปรแกรมที่ตัว TMS32010 ให้ทำงานเป็นดิจิตอลฟิลเตอร์ ตามที่ต้องการได้และในส่วนหน้าที่ของวอยซ์สวิชชิ่งจะทำการสวิชชิ่งระหว่างด้านรับและด้านส่งซึ่งต้องควบคุมการรับ-ส่งให้เป็นไปอย่างถูกต้อง โดยการโปรแกรม TMS32010 ให้ควบคุมการทำงานของพอร์ทดีโค็ดเดอร์ ซึ่งเป็นตัวส่งสัญญาณการอ่านและเขียน ให้แก่ตัวชิพรีจิสเตอร์ของทั้งด้านส่งและด้านรับของวงจรอนาลอกอินเตอร์เฟส ซึ่งพอร์ทดีโค็ดเดอร์จะทำการส่งสัญญาณโสตรบออกมา ก็ต่อเมื่อมีข้อมูลของสัญญาณเสียงต้องการ เข้าหรือออกจาก TMS32010

ตารางพอร์ทของ TMS32010

| พอร์ท | การใช้งาน |
|---|---|
| 0 | อนาลอกอินเตอร์เฟส 1 |
| 1 | อนาลอกอินเตอร์เฟส 2, ไมโครโฟนและลำโพง |
| 2 | PBX/TDM อินเตอร์เฟส 1 |
| 3 | PBX/TDM อินเตอร์เฟส 2 |
| 4 | Mu/A ลอว์ เป็น 2's คอมพลีเมนท์ลิเนียร์-คอนเวอร์ชัน |
| 5 | 2's คอมพลีเมนท์ลิเนียร์เป็น Mu/A ลอว์ คอนเวอร์ชัน |
| 6 | อินเตอร์เฟสกับตัวโปรเซสเซอร์หลัก |
| 7 | ไม่ใช้งาน |

นอกเหนือจากที่กล่าวมานี้ TMS ยังสามารถใช้ในงานด้านต่าง ๆได้อีกด้วยคือสามารถโปรแกรมให้หาค่านอยซ์,ค่าดิสทอร์ชัน มีความสามารถในการคำนวณผลทางด้านคณิตศาสตร์ สามารถเปลี่ยนจากพีซีเอ็ม นอน-ลิเนียร์ เป็นแบบลิเนียร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถโปรแกรมให้ทางานเป็น DTMF ดีเทคชั่นได้

ตารางการอินเทอร์รัพท์ของ TMS32010

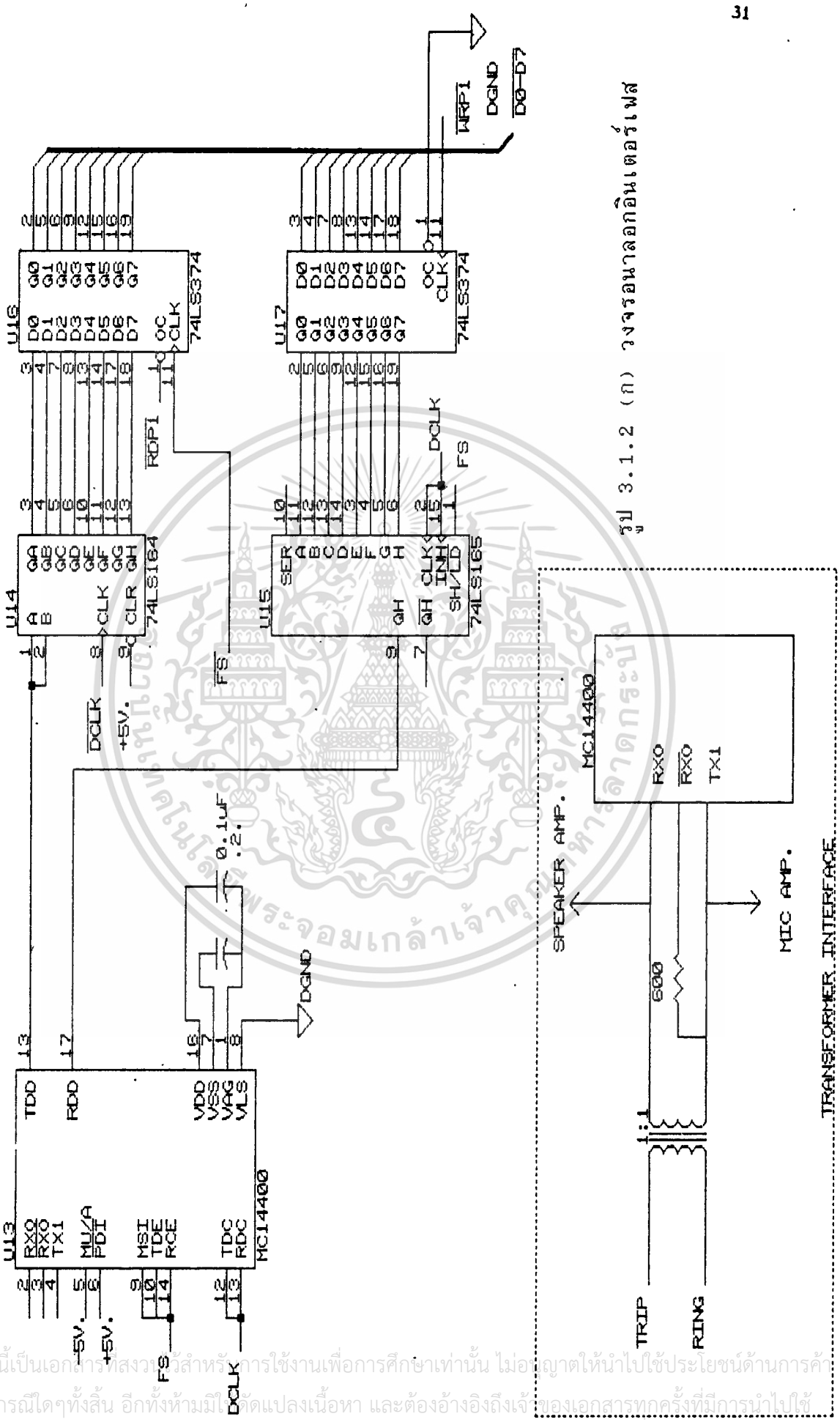
| อินเทอร์รัพท์ | หน้าที่ |
|---|---|
| $\overline{RS}$ | รีเซทต่าแหน่งเวคเตอร์ไปยัง >000H ของโปรแกรมซึ่งเป็นการเริ่มต้นของพอยท์เตอร์และรีจิสเตอร์ภายใน ทั้งหมด |
| $\overline{INT}$ | เป็นฮาร์ดแวร์อินเทอร์รัพท์ เวคเตอร์ไปยังต่าแหน่ง >002H ในโปรแกรมเมมโมรี่ |
| | เป็นการอินเทอร์รัพท์ของขบวนการท่างานของค่าสั่งของตัวหลัก |
| $\overline{BIO}$ | เป็นซอฟแวร์อินเทอร์รัพท์เมื่อใช้ค่าสั่ง BIOZ โปรแกรมจะอยู่ในสภาวะการคอย สาหรับสัญญาณการชิงโครไนซ์ 8 kHz |

3.1.2 วงจรอนาลอกอินเตอร์เฟส

โครงงานนี้ใช้โคเด็ค MC14400 ของโมโตโรล่า ซึ่งโคเด็คตัวเดียวนี้ท่าหน้าที่ทั้งเป็นตัวเข้าระหัสและถอดระหัส และฟิลเตอร์ ในการเข้าระหัสนั้น โคเด็คจะแปลงสัญญาณอนาลอกเป็นดิจิตอล โดยการแซมปลิง (sampling), ควอนไตซ์ (quantization) และการคอมแพน (companding) มี 2 แบบคือแบบเอ-ลอว์ (A-law) ก่าหนดโดย AT&T และแบบมิว-ลอว์ (Mu-law) ก่าหนดโดย CCITT ซึ่งต่างก็แปรตาม สมการลอกการิทึม (logarithmic) จากเส้นโค้งการคอมแพนทั้งสองแบบมีจ่านวนระดับประมาณดังนี้ คือ เอ-ลอว์ = 87.6 และมิว-ลอว์ = 255

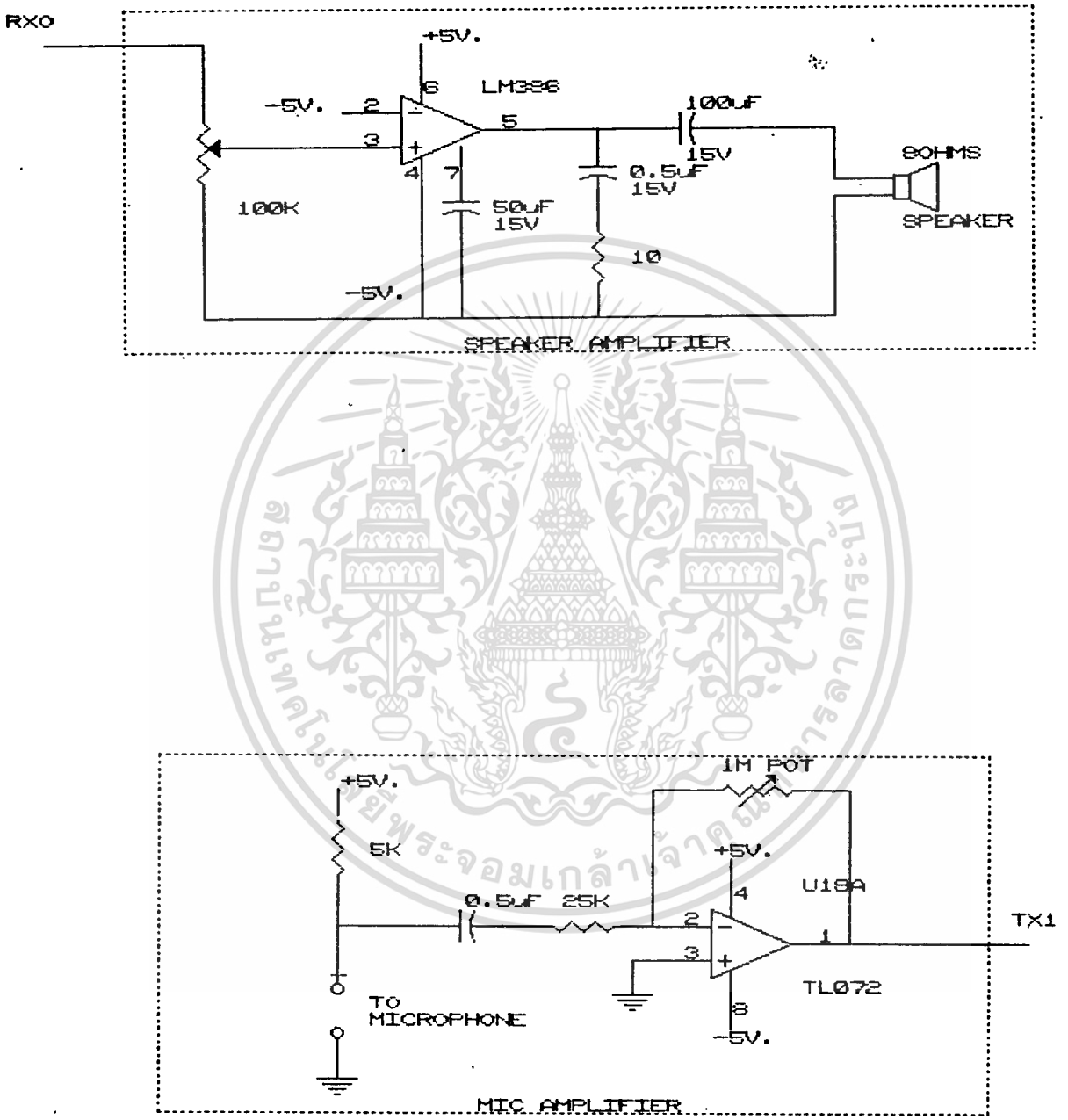
เพื่อให้เป็นไปตามทฤษฎีการแซมปลิ้งคือ การแซมปลิ้งอย่างน้อยต้องเป็นสองเท่าของความถี่สูงสุดที่ใช้งาน ดังนั้นจึงใช้ฟิลเตอร์ซึ่งจะกรองย่านความถี่ 300

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 3.1.2 (ก) วงจรอนาลอกอินเตอร์เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 3.1.2 (ข) วงจรขยายของลำโพงและไมโครโฟน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-3400 เฮร์ทซ เพื่อไม่ให้เกิดการผิดพลาดในการแซมปลิ้งนั่นเอง

ข้อมูลที่ส่งอนุกรมออกจากโคเด็ค ต่อเข้าชิพท์รีจิสเตอร์ U14 แปลงเป็นข้อมูลแบบขนานออกมา แล้วส่งไปยังฟลิบฟลอบ U16 โดยส่งข้อมูลด้วยอัตราเร็ว 8 กิโลเฮร์ทซ TMS จะส่งสัญญาณ READ อ่านข้อมูลจากฟลิบฟลอบ U16 เข้าไปพอร์ท 1 ของ TMS แล้วทำการประมวลผลโดยการคอมแพน

หลังจากที่ TMS ทำการประมวลผลเสร็จแล้ว TMS ก็จะส่งสัญญาณ WRITE มาเพื่อส่งข้อมูลลงฟลิบฟลอบ U17 จากนั้นส่งข้อมูลไปยังชิพท์รีจิสเตอร์ U15 แปลงข้อมูลแบบขนานเป็นข้อมูลแบบอนุกรมด้วยอัตราเร็ว 8 กิโลเฮร์ทซ ข้อมูลแบบอนุกรมส่งจากชิพท์รีจิสเตอร์ U15 ส่งออกไปโคเด็ค ด้วยอัตราเร็ว 128 kbit/s จะเห็นว่าเราใช้สัญญาณนาฬิกา 128 kHz ในการเลื่อนส่งข้อมูลและสัญญาณนาฬิกา 8 kHz สำหรับโหลดข้อมูลจากฟลิบฟลอบ

3.1.3 วงจรสัญญาณนาฬิกาและควบคุม

ในภาคนี้ประกอบด้วยวงจรโคลพิทท์ออสซิลเลเตอร์(Colpitts Oscillator),ไอซีหาร 10 ,ไอซีหาร 16 และอินเวอร์เตอร์ วงจรโคลพิทท์ที่ใช้นี้ใช้เอ็นพีเอ็นทรานซิสเตอร์เบอร์ 2N4123 เป็นอีมิตเตอร์ฟอลโลเวอร์ (emitter follower) มีอัตราขยายเป็น 1 ทรานซิสเตอร์จะนำกระแสเล็กน้อย เมื่อเกิดการออสซิลเลตในแต่ละลูกคลื่นปกติแล้วประมาณ 15-20% ของลูกคลื่น ทรานซิสเตอร์จะเริ่มนำกระแส ก่อนที่กระแสที่ขาเบสจะถึงจุดยอดชีกบวกของลูกคลื่นซายน์ และจะหยุดนำกระแสทันทีหลังจุดยอดชีกบวก ที่จุดยอดชีกบวกทรานซิสเตอร์เกิดอิ่มตัว (saturate) และจับคริสตอลกับไฟเลี้ยงผ่านไปจุดต่อฟอร์เวอร์ดไบอัส (forword-biased) ของขาเบส-คอลเลคเตอร์ (base-collector) ซึ่งกินช่วงเวลา 5-10% ของหนึ่งลูกคลื่นของการออสซิลเลต และทรานซิสเตอร์จะหยุดนำกระแสในช่วงที่เหลือของลูกคลื่น (80-85%) ดังนั้นวงจรมีการเปลี่ยนแปลงอยู่ 3 แบบในแต่ละลูกคลื่น คือ

1. ในช่วงเวลาสั้นๆ (10%) ที่ทรานซิสเตอร์เกิดการนำกระแสอย่างเหมาะสมซึ่งทำหน้าที่เป็นอีมิตเตอร์ฟอลโลเวอร์

2. ช่วงเวลาสั้นๆ (5-10%) ที่ทรานซิสเตอร์เกิดอิ่มตัวและช็อตคริสตอล

3. มีช่วงเวลานาน (80-85%) ที่ทรานซิสเตอร์ไม่ทำงาน

ช่วงเวลาที่ทรานซิสเตอร์ทำงานนั้น การออสซิลเลตของคริสตอลอนุกรม

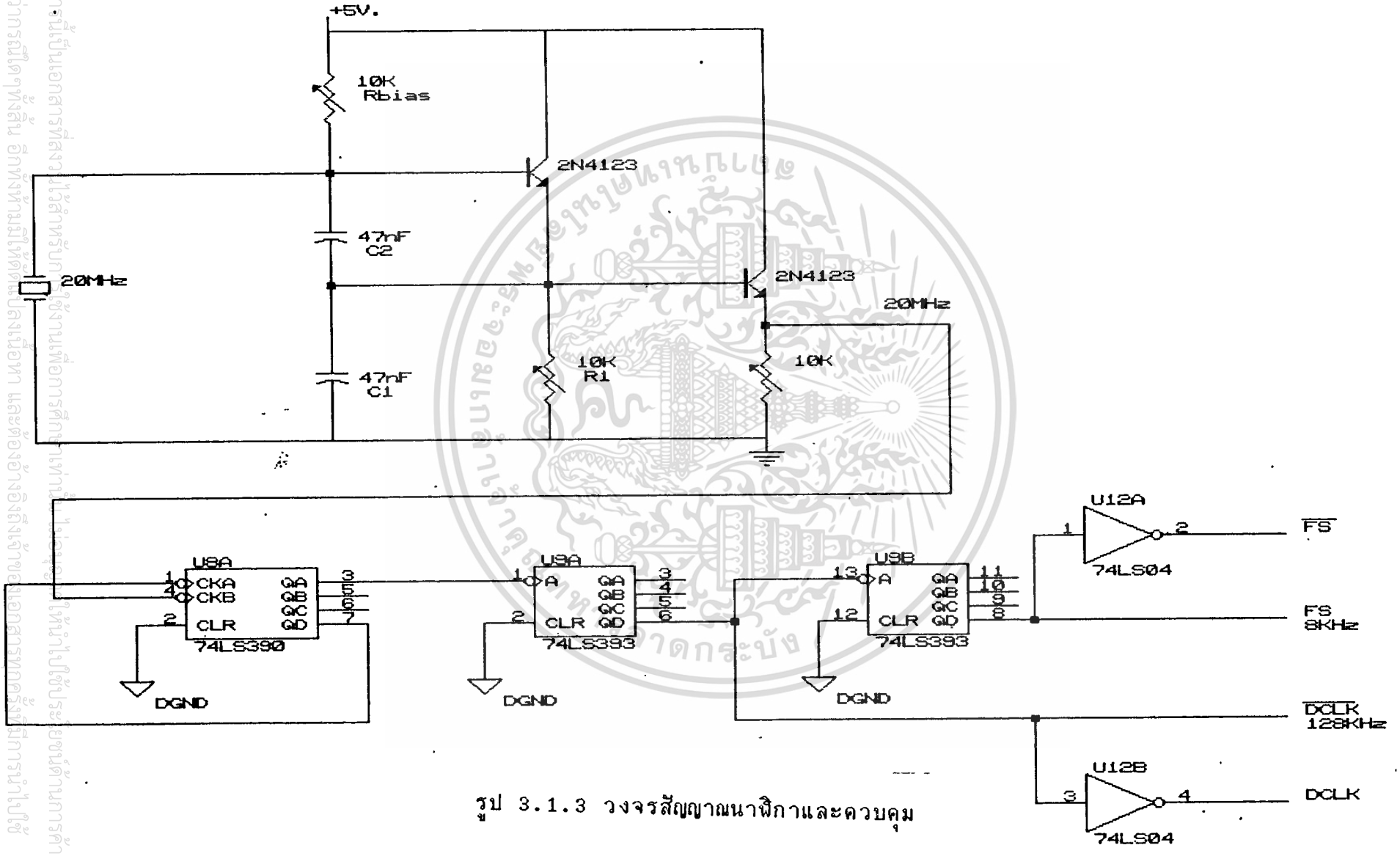
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับตัวเก็บประจุ $C_2$ ซึ่งต่ออยู่ระหว่างขาเบสและอีมิตเตอร์คือ ตัวเก็บประจุตัวนี้ ต่ออนุกรมกับตัวเก็บประจุภายในของคริสตอลซึ่งทำให้ ค่าตัวเก็บประจุรวมลดลงและเพิ่มความถี่ของการออสซิลเลต ที่ความถี่ออสซิลเลตที่สูงขึ้นนี้ คริสตอลจะทำตัวเป็นอินดักทีฟ (inductive) รวมกับตัวเก็บประจุ เกิดเฟสลีด (phase lead) จากอีมิตเตอร์ไปเบสตัวเก็บประจุ $C_1$ กับความต้านทานรวมของ $R_1$ และเอาท์พุทรีซิสแตนท์ของอีมิตเตอร์จะเกิด ความถี่เท่ากันแต่เป็นเฟสตามตรงกันข้าม (opposite phase lag) ซึ่งทำให้เฟสชิพเท่ากับศูนย์ รอบ ๆ ลูพแอมปลิฟายล์ จากอีมิตเตอร์ไปยังขาเบส โวลท์เตจเกนจากขาอีมิตเตอร์ไปเบสได้จากอนุกรมพาเชียลรีโซแนนซ์ (partial serier resonance) ระหว่างตัวเก็บประจุ $C_2$ และอินดัคแตนท์ของคริสตอลในระหว่างที่ทรานซิสเตอร์ชัตออฟ (shut-off)โวลท์เตจที่ตกคร่อมตัวเก็บประจุ $C_1$ จะลดลงด้วยอัตราของค่าตัวเวลาคงที่ (timeconstant $R_1C_1$) มีค่าประมาณ .5 / ความถี่ ซึ่งตัวต้านทาน $R_1$ มีหน่วยเป็นโอหม์, ตัวเก็บประจุ $C_1$ มีหน่วยเป็นไมโครฟารัด และความถี่มีหน่วยเป็น เมกกะเฮร์ทซ ตัวต้านทาน $R_1$ และ $R_{bias}$ ที่ใช้ในวงจร เป็นตัวต้านทานปรับค่าได้โดยปรับให้เอาท์พุทโวลท์เตจซีกบวก มีค่าสูงสุด ส่วนตัวเก็บประจุ $C_1$ และ $C_2$ มีค่า 47 พิโคฟารัดและใช้คริสตอลความถี่ 20.00 เมกกะเฮร์ทซ

ในโครงงานใช้ วงจรทรานซิสเตอร์อีมิตเตอร์ฟอลโลเวอร์เป็นบัฟเฟอร์เพื่อใช้ขับกระแสให้ไอซีโดยใช้ความต้านทานปรับค่าได้ปรับเอาค่าเอาท์พุทโวลท์เตจเฉพาะซีกบวกมีขนาด 0.2-4.5 โวลท์ ความถี่ที่ตัวต้านทาน $R_E$ ของบัฟเฟอร์วัดได้ 20.00 เมกกะเฮร์ทซ ซึ่งใช้เป็นสัญญาณนาฬิกา (clk) ของ TMS

จากนั้นนำความถี่นี้ไปหาร 10 ที่ไอซี 74HC390 ซึ่งเป็นตัวนับลงฐานสองสี่บิทแบบคู่ (dual 4-bit decade and binary counter) โดยต่อเข้าที่ขา 4 จับขา 1 และขา 7 ต่อร่วมกันส่วนขา 2 ต่อลงดิจิตอลกราวน์ เอาท์พุทที่ได้จากขา 3 นี้ มีความถี่ 2.000 เมกกะเฮร์ทซ จากนั้นนำ ความถี่ 2.000 เมกกะเฮร์ทซ ไปหาร 16 โดยใช้ไอซี 74HC393 ซึ่งเป็นตัวนับฐานสองสี่บิทแบบคู่ (dual 4-bit binary counter) โดยต่ออินพุทเข้าที่ขา 1 จับขา 2 และ 12 ต่อลงดิจิตอลกราวน์ เอาท์พุทที่ขา 6 วัดได้ความถี่ 128 กิโลเฮร์ทซและต่อไปขา 13 เพื่อหาร 16 อีกครั้ง เพื่อให้ได้ความถี่ 8 กิโลเฮร์ทซเป็นเฟรมมิ่ง-สะโตรบ (framing strobe fs) ใช้ในกระบวนการแปลง ข้อมูลจากอนุกรม/ขนาน และเป็นสัญญาณซิงโครนัส (synchronous) กับตัว TMS 32010 จากนั้นนำความถี่ 8 กิโลเฮร์ทซ ต่อเข้าไอซี 74HC04 ซึ่งเป็นอินเวอร์เตอร์ที่ขา 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 3.1.3 วงจรสัญญาณนาฬิกาและควบคุม

เอาท์พุทที่ได้จากขา 2 กลับเฟสจากเดิม 180 องศา เช่นเดียวกันความถี่ 128 กิโลเฮร์ทซ นำต่อเข้าอินเวอร์เตอร์ 74HC04 ขา 3 ได้เอาท์พุทที่ขา 4 ซึ่งจะกลับเฟสจากเดิม 180

3.1.4 วงจรไฟเลี้ยง

วงจรทั้งหมดใช้ไฟตรง +5 โวลท์และ -5 โวลท์เป็นไฟเลี้ยงจากวงจรใช้หม้อแปลงแทปกลาง 15-0-15 โวลท์ลดแรงดันไฟสลับขนาด 220 โวลท์เป็นไฟสลับแรงดัน 15 โวลท์ จากนั้นนำไป ผ่านบริดจ์เลคติไฟเออร์ และ ตัวเก็บประจุได้กระแสไฟตรงมีแรงดันประมาณ 21 โวลท์ทางด้านไฟบวกต่อไปยังไอซีเรคกูเลเตอร์ 7805 ขา 1 ทางด้านไฟลบต่อไปยังไอซีเรคกูเลเตอร์ 7905 ขา 2 โดยใช้ตัวต้านทานปรับค่าได้ขนาด 1 กิโลโอหม์ ปรับแต่งเอาท์พุทโวลท์เตจที่ขา 3 จากไอซีทั้งคู่ให้ได้ขนาดที่ต้องการ

ภาคของ TMS นั้นเราใช้การ์ดแรมสองทาง ในการทดสอบการทำงานของซอร์ฟแวร์ กล่าวคือ โปรแกรมการทำงานของ TMS จะถูกโหลดจากไมโครคอมพิวเตอร์ลงบน การ์ดแรมสองทาง จากนั้นให้ TMS ทำงานโดย TMS มองเห็นแรมสองทางเป็นเหมือนรอม วิธีนี้สะดวกเพราะว่าไม่ต้องเสียเวลาในการกอร์ปปี้อีพรอมหรือพรอมซึ่งยังไม่แน่ใจว่าโปรแกรมทำงานได้แน่ริยัง วงจรแรมสองทางดูได้ในภาคผนวก

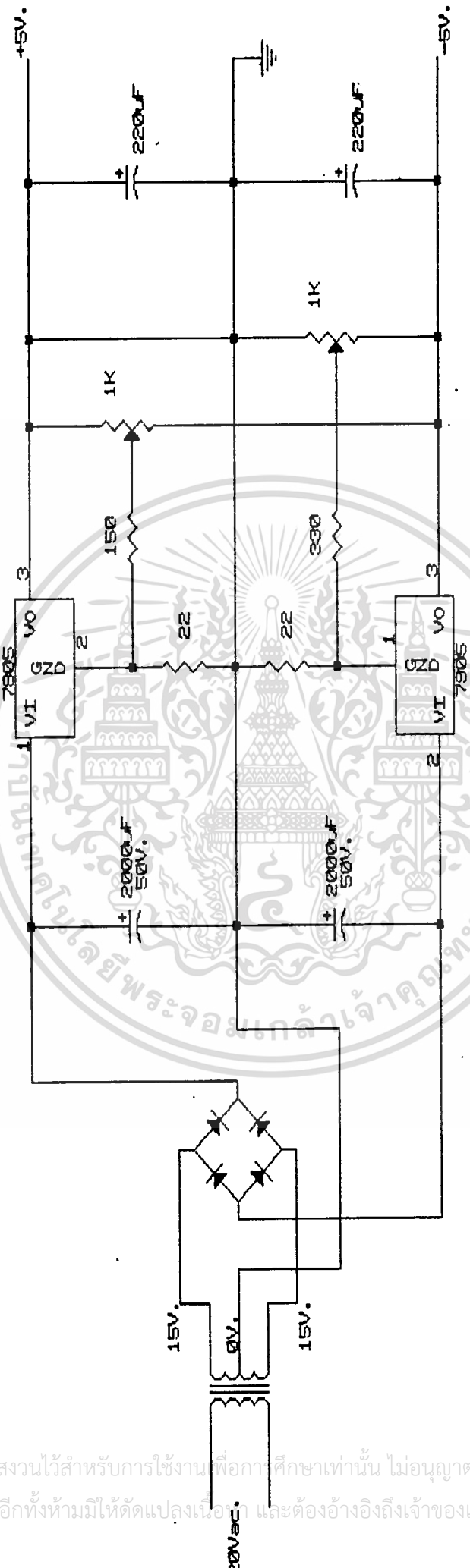
วงจร TMS และวงจรสนับสนุน, วงจรสัญญาณนาฬิกา, วงจรอนาลอกอินเตอร์เฟสและส่วนเชื่อมต่อกับสายโทรศัพท์ ประกอบกันบนแผ่นปรินท์โดยใช้สายวายแวรพ ต่อเชื่อมระหว่างซอกเกทวายแรพใช้ตัวเก็บประจุขนาด 0.1 uF ต่อคร่อมไฟเลี้ยงและกราวน์ที่ไอซีทุก ๆ ตัว

ในภาคสัญญาณนาฬิกานั้น ครั้งแรกใช้วงจรไอซีเป็นตัวขยาย แต่มีปัญหาหลายอย่าง เช่น ควบคุมความถี่ที่ต้องการได้ยาก, เอาท์พุทน้อย เป็นต้น ดังนั้นจึงเปลี่ยนไปใช้วงจรทรานซิสเตอร์ ผลที่ได้ดีกว่าใช้วงจรเดิมมาก การใช้วงจรทรานซิสเตอร์เป็นตัวขยายมีข้อดีกว่าใช้ไอซีเพราะ

-ทรานซิสเตอร์ง่ายต่อการควบคุมคริสตอลซอร์สและความต้านทานโหลด, เกน และแอมปริจูดของสัญญาณในทรานซิสเตอร์

-วงจรขยายทรานซิสเตอร์มีการหน่วงเวลา (time delay) น้อยกว่าไอซี โดยปกติแล้วใช้ทรานซิสเตอร์หนึ่งหรือสองตัวเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 3.1.4 วงจรไฟเลี้ยง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการประกอบและทดสอบวงจรต่างๆ ทีละวงจรเสร็จแล้ว ก็ทำการต่อวงจรต่างๆเข้าด้วยกันเพื่อทดสอบการใช้งานโดยป้อนสัญญาณชายน์จากเครื่องกำเนิดสัญญาณทางวงจรเชื่อมต่อทางโทรศัพท์ให้มีช่วงความถี่ 3-3400 KHz เพราะว่าเมื่อป้อนความถี่เกินกว่านี้โคเด็คจะตัดออก จากนั้นสัญญาณก็จะทำการส่งไปประมวลดังที่กล่าวมาแล้ว และในที่สุดก็จะส่งเป็นเสียงผ่านออกมาทางลำโพง ในทางกลับกันเมื่อลองพูดใส่ไมโครโฟนแล้วทำการต่อลำโพงก็จะได้สัญญาณเสียงออกมา

โครงงานที่ทำไม่ได้ต่อวงจรตรวจจับสัญญาณกระดิ่งและภาคส่งสัญญาณไดอัลจิงใช้เป็นตัวพ่วงโทรศัพท์อีกทีหนึ่งซึ่งเป็นการประยุกต์การใช้งาน TMS อย่างหนึ่ง

## 3.2 การออกแบบซอฟท์แวร์ของระบบ (การคอมแพนดิ้งด้วยซอฟท์แวร์)

### 3.2.1 ทฤษฎีการคอมแพนดิ้ง (Companding)

ในระบบพัลส์โค้ดมอดดูเลชั่น(Pulse Code Modulation or PCM) ตัวอย่างของคลื่นสัญญาณอนาลอกถูกเข้ารหัสเป็นเลขฐานสอง และถูกส่งแบบอนุกรมด้วยอัตราความเร็ว 8000 ตัวอย่างต่อวินาที ซึ่งข้อมูลดิจิตอลนี้จะสื่อสารได้อย่างมีประสิทธิภาพที่สุดถ้าแอมปลิจูดของคลื่นสัญญาณถูกกด( Compressed ) ด้วยสเกลของลอการิทึมก่อนการส่ง เป็นการลดจำนวนบิทที่ใช้ในแต่ละตัวอย่าง และจะถูกนำมาขยาย( expand )ที่ด้านรับ

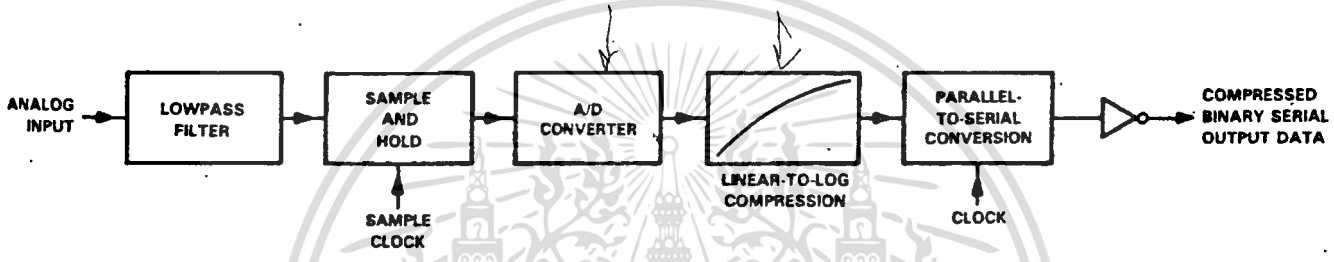
การเปลี่ยนด้วยสเกลของลอการิทึม ทำให้สัญญาณที่มีค่าแอมปลิจูดต่ำถูกทำให้เป็นดิจิตอลด้วยค่าสูญเสีย(loss )น้อยที่สุด ขบวนการนี้ที่ทำการกดสัญญาณในตอนแรก และขยายสัญญาณในตอนสุดท้ายเรียกว่า คอมแพนดิ้ง ( COMpressing and exPANding )ตามรูป 3.2.1 (a) คือขบวนการคอมแพนดิ้งด้วยฮาร์ดแวร์ ( hardware )อุปกรณ์ชื่อโคเดค( Codec ) เนื่องจากโคเดคมีราคาถูกลงดังนั้นจึงถูกนำมาใช้อย่างกว้างขวาง ในการเป็นอุปกรณ์อินพุทและเอาท์พุทของสัญญาณอนาลอกในการใช้งานประมวลผลสัญญาณดิจิตอลเช่น โทรศัพท์ระบบดิจิตอล เป็นต้น

ในระบบประมวลผลสัญญาณดิจิตอลที่ใช้ในโคเดคต้องนำขบวนการที่ตรงข้ามกับคอมแพนดิ้งมาใช้ตามรูป 3.2.1(b) ด้านล่างจะเห็นว่าข้อมูลพีซีเอ็ม(PCM) ถูกกด( Compressed )โดยโคเดคจะถูกเปลี่ยนเป็นสัญญาณพีซีเอ็มเชิงเส้น( Li-

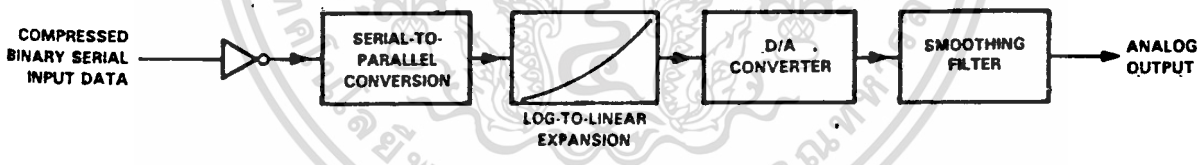
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

near PCM )ก่อนโดยผ่านการขยาย( Expand )ด้วยตัวประมวลผลสัญญาณดิจิตอล ก่อนถูกส่งไปยังโคเดคเพื่อให้โคเดคทำการขยายสร้างสัญญาณอนาลอกเอาท์พุทออกมา

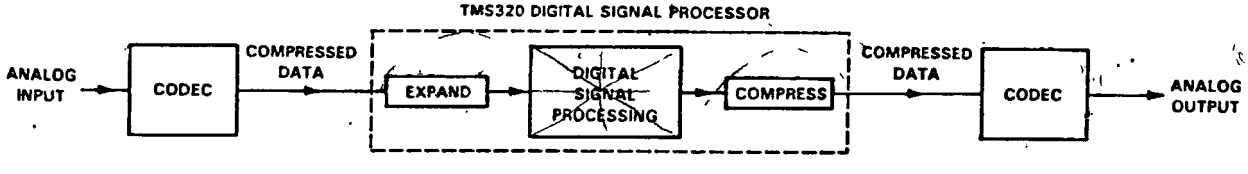
ตัวประมวลผลสัญญาณดิจิตอล TMS32010 เป็นตัวประมวลผลที่มีความเร็วสูง ซึ่งในส่วนของการคอมแพนดิ้งนี้ ใช้เวลาในการทำงานและโปรแกรมน้อยมาก พร้อมทั้งยังสามารถนำสัญญาณพีซีเอ็มเชิงเส้นมาประมวลผลสัญญาณด้วยซอฟท์แวร์ทำหน้าที่อื่นๆเพิ่มได้อีก เช่น Echo Cancellation , Filter เป็นต้น แต่ในโครงงานนี้จะทำแค่ในส่วนของการคอมแพนดิ้งเท่านั้น




รูป 3.2.1 (a) Transmission




รูป 3.2.1 (b) Reception




รูป 3.2.1 (c) การคอมแพนดิ้งโดยตัวประมวลผลสัญญาณดิจิตอล
(Companding by Digital Sinal Processing)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคอมแพนดิ้งสามารถสร้างโดยซอฟแวร์ได้ 2 ทาง

1. โดยการคำนวณอัลกอริทึมของการคอมแพนดิ้งในเวลาจริง
2. โดยใช้ตารางที่สร้างขึ้นมาโดยใช้อัลกอริทึม

การใช้ตารางต้องการเนื้อที่ความจำมากกว่าแบบการคำนวณ แต่การทำงานเร็วกว่าแบบการคำนวณ ดังนั้นการเลือกใช้จึงขึ้นอยู่กับความต้องการของผู้ออกแบบ ซึ่งในโครงงานนี้เลือกใช้วิธีการสร้างซอฟท์แวร์โดยการคำนวณอัลกอริทึมของการคอมแพนดิ้งในเวลาจริง

### 3.2.2 การคอมแพนดิ้ง (Companding)

ในระบบตัวอย่างข้อมูลใด ขบวนการเปลี่ยนสัญญาณจากอนาลอกมาเป็นสัญญาณดิจิตอลทำให้เกิดควอนไต้ซิ่งน้อยส์ การเข้ารหัสสัญญาณดิจิตอลแบบเชิงเส้นในบางครั้ง รหัสบางตัวใช้บิทมากกว่าจำนวนบิทที่กำหนดไว้สำหรับแต่ละแซมเปิ้ล ( Truncate ) โดยเฉพาะที่สัญญาณแอมปลิจูดต่ำ(ที่สัญญาณแอมปลิจูดต่ำจะแทนค่าด้วยรหัสค่ามาก ที่สัญญาณแอมปลิจูดสูงจะแทนค่าด้วยรหัสค่าน้อย เช่น แอมปลิจูด 3 แทนค่าด้วยรหัส " 1101 " แอมปลิจูด 10 แทนค่าด้วยรหัส " 0101 "เป็นต้น) จะเห็นว่าถ้าแอมปลิจูดมีค่าต่ำอาจทำให้จำนวนบิทไม่พอได้ ทำให้ข้อมูลผิดพลาดไปจากข้อมูลเท็จจริง ในกรณีการส่งสัญญาณเสียงข้อมูลส่วนใหญ่เป็นข้อมูลแอมปลิจูดต่ำแต่มีช่วงแอมปลิจูดกว้างปัญหานี้จึงเกิดขึ้นแน่นอน ซึ่งก็มีวิธีแก้ไข โดยในช่วงแอมปลิจูดต่ำให้มีช่วงการควอนไตซ์แคบ และในช่วงแอมปลิจูดสูงให้มีช่วงการควอนไตซ์กว้าง ซึ่งจะทำให้ช่วงแอมปลิจูดต่ำมีระดับการควอนไตมากกว่าช่วงแอมปลิจูดสูง ซึ่งคุณสมบัติที่กล่าวมาเป็นแบบลอการิทึมนั่นเอง

ผลของการเข้ารหัสคุณสมบัติลอการิทึม และช่วงแอมปลิจูดกว้าง โดยกำหนดความยาวของค่า( Word ) และค่า S/N (Signal to Noise Ratio) ไว้ด้วย การคอมแพนดิ้งถูกกำหนดไว้ในมาตราฐานสากลมี 2 มาตราฐาน โดยทั้งคู่ทำการกดสัญญาณ 13 บิทเป็นสัญญาณ 7 บิทและขยายสัญญาณ 7 บิทกลับเป็นสัญญาณ 13 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาตราฐานที่ใช้ในอเมริกาเหนือและญี่ปุ่น ใช้ Mu-255 Law

$$F(x) = sgn(x)\ \ln(1+Mu|x|)$$

F(x) = ค่าเอาท์พุทที่ถูกปลด

x = สัญญาณอินพุทที่ถูกนอมัลไลซ์ ( มีค่าระหว่าง -1 ถึง 1 )

Mu = ค่าคอมเพรสชั่นพารามิเตอร์ ( = 255 ในอเมริกาเหนือ )

sgn(x) = เครื่องหมายบวกลบของ x

มาตราฐานของยุโรปใช้ A-Law ตามสมการดังต่อไปนี้

$$F(x) = \begin{cases} sgn(x)A|X|/[1+\ln(A)] & \text{สำหรับ } 0<=|x|<=1/A \\ sgn(x)*(1+\ln A|x|)/(1+\ln A) & \text{สำหรับ } 1/A<=|x|<=1 \end{cases}$$

F(x) = ค่าเอาท์พุทที่ถูกปลด

x = สัญญาณอินพุทที่ถูกนอมัลไลซ์ ( มีค่าระหว่าง -1 ถึง 1 )

A = ค่าคอมเพรสชั่นพารามิเตอร์ ( = 87.6 ในยุโรป )

sgn(x) = เครื่องหมายบวกลบของ x

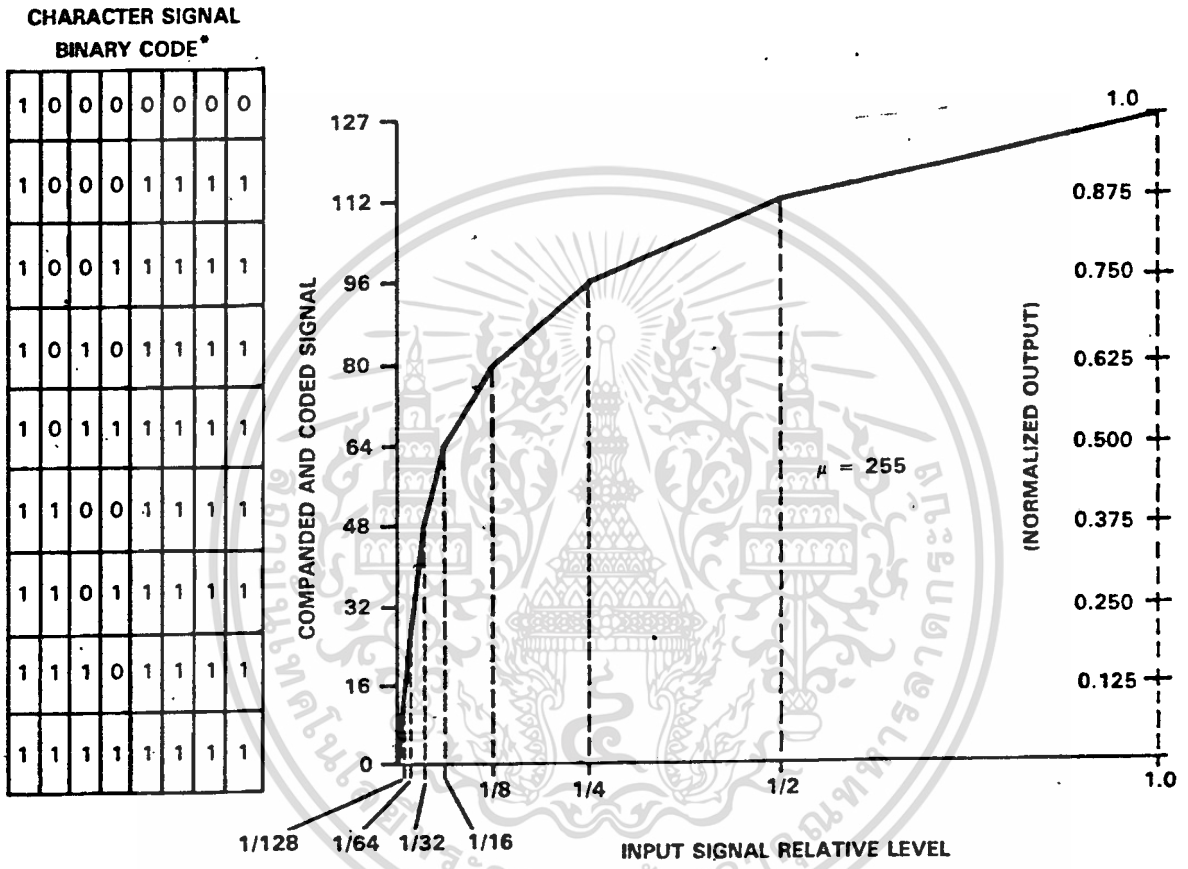
ในทางปฏิบัติรหัสนี้จะต้องถูกกลับค่าก่อนส่ง สัญญาณแอมปลิจูดต่ำจะต้องมีค่าของตัวเลขมากกว่าสัญญาณแอมปลิจูดสูง การกลับค่าบิท(bit)เป็นการเพิ่มจำนวนพัลส์บวกบนสายส่ง ในโครงงานนี้เลือกใช้ Mu-255 เนื่องจากเหมาะแก่การใช้งานณ.ความถี่ต่ำ

### 3.2.3 การคอมแพนดิ้งโดยใช้ Mu-255 (Mu-255 Companding)

ในการเข้ารหัสและกดสัญญาณจะได้ค่าละ( Word ) 8 บิท ประกอบด้วยข้อมูล 7 บิท บิทเครื่องหมาย 1 บิท ซึ่งสามารถแทนรหัสได้โค๊ด $2^7$ โค๊ดหรือ 255 รหัสนั่นเอง และนี่ก็ทำให้พารามิเตอร์ของ Mu-Law มีค่าเท่ากับ255 พิจารณาจากรูป 3.2.2 จะเห็นการเข้ารหัสของแอมปลิจูดด้วยค่า 8 บิท จะเห็นว่าที่ค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอมปลิจูดสูงจะมีการกดสัญญาณ( Compress )โดยช่วงการควอนไตซ์(Quantizing Interval) มีขนาดเท่ากันหมด(Uniform) ความชันของแต่ละส่วน(Segment) มีค่าเท่ากับครึ่งหนึ่งของส่วนก่อน(Preceding Segment) ขนาดของชั้นระหว่างส่วนมีค่าเป็น 2 เท่าของการเพิ่มขึ้นของแต่ละส่วน คุณสมบัตินี้ทำให้การเปลี่ยนไปหรือการกลับในรูปแบบเชิงเส้นทำได้อย่างมีประสิทธิภาพ




รูป 3.2.2 เส้นโค้งของการคอมแพนด์ดิ้งแบบ Mu-255
(Companding Curve of Mu-Law Compander)

3.2.4 อัลกอริทึมของ TMS32010 ( TMS32010 Algorithm )

ตัวเลข 14 บิท พร้อมบิทเครื่องหมายที่มีการควอนไตซ์แบบยูนิฟอร์มถูกกดลงเหลือรหัส 8 บิท พร้อมบิทเครื่องหมายด้วยโปรแกรม( Program ) ในส่วนคอมเพรส( Compress ) และรหัส 8 บิท นี้ก็จะถูกขยายกลับไปเป็นตัวเลข 14 บิทด้วยโปรแกรมในส่วนเอ็กซ์แพนด์( Expand )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Input Amplitude Range | Step Size | Segment Code S | Quantization Code Q | Code Value | Decoder Amplitude |
|---|---|---|---|---|---|
| 0-1 | 1 | | 0000 | 0 | 0 |
| 1-3 | | | 0001 | 1 | 2 |
| 3-5 | 2 | 000 | 0010 | 2 | 4 |
| . | | | . | . | . |
| . | | | . | . | . |
| . | | | . | . | . |
| 29-31 | | | 1111 | 15 | 30 |
| 31-35 | | | 0000 | 16 | 33 |
| . | | | . | . | . |
| . | 4 | 001 | . | . | . |
| . | | | . | . | . |
| 91-95 | | | 1111 | 31 | 93 |
| 95-103 | | | 0000 | 32 | 99 |
| . | | | . | . | . |
| . | 8 | 010 | . | . | . |
| . | | | . | . | . |
| 215-223 | | | 1111 | 47 | 219 |
| 223-239 | | | 0000 | 48 | 231 |
| . | | | . | . | . |
| . | 16 | 011 | . | . | . |
| . | | | . | . | . |
| 463-479 | | | 1111 | 63 | 471 |
| 479-511 | | | 0000 | 64 | 495 |
| . | | | . | . | . |
| . | 32 | 100 | . | . | . |
| . | | | . | . | . |
| 959-991 | | | 1111 | 79 | 975 |
| 991-1055 | | | 0000 | 80 | 1023 |
| . | | | . | . | . |
| . | 64 | 101 | . | . | . |
| . | | | . | . | . |
| 1951-2015 | | | 1111 | 95 | 1983 |
| 2015-2143 | | | 0000 | 96 | 2079 |
| . | | | . | . | . |
| . | 128 | 110 | . | . | . |
| . | | | . | . | . |
| 3935-4063 | | | 1111 | 111 | 3999 |
| 4063-4319 | | | 0000 | 112 | 4191 |
| . | | | . | . | . |
| . | 256 | 111 | . | . | . |
| . | | | . | . | . |
| 7903-8159 | | | 1111 | 127 | 8031 |

ตาราง 3.2.1 การเข้าและถอดรหัสของ Mu-255 PCM
(Encoding/Decoding Table for Mu-255 PCM)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัลกอริทึมของการเข้ารหัสสามารถทำความเข้าใจ จากตาราง3.2.1 ซึ่งเริ่มต้นด้วยค่า 31 , 95 , 223 ,..... 4063 สังเกตุว่า

$$31 = 2^{5} - 33$$

$$95 = 2^{7} - 33$$

$$223 = 2^{8} - 33$$

.

.

$$4063 = 2^{12} - 3$$

จะเห็นว่าถ้าบวก 33 เข้าไปในค่าอินพุท จะทำให้มีค่าเป็นจำนวนยกกำลังเลขฐานสอง เลข33 นี้เรียกว่าเลขไบอัส (Bias)

จากตารางจะเห็นว่าค่าอินพุทจะถูกนำมาบวกค่าไบอัสก่อน จึงหาค่า SSS (Segment Number) และ QQQQ (Quantization Bin Number)

| Biased Input Values | | | | | | | | | | | | | Compressed Code Word | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Bit: 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | Bit: 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | 0 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | 0 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | 0 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | x | 1 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | x | x | 1 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | x | x | x | 1 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | x | x | x | x | 1 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |

Polarity bit is not included in this table.

example:

(a) $+865_{10}$ + Bias = $+865_{10}$ + $33_{10}$ = $+898_{10}$ = $+382_{16}$ =
(0)0 00111000 $0010_2$ = (0)100 $1100_2$

(b) $-2513_{10}$ - Bias = $-2513_{10}$ - $33_{10}$ = $-2546_{10}$ = $-9F2_{16}$ =
(1)0 1001 1111 $0010_2$ = (1)110 $0011_2$

ตาราง 3.2.2 การเข้ารหัส Mu-255 PCM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Compressed Code Word | | | | | | | Biased Output Values | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Bit: 6 | 5 | 4 | 3 | 2 | 1 | 0 | Bit: 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 0 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 |
| 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 |
| 0 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 |
| 0 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

The polarity bit is not included in this table.
example:

(a) $3C_{16} = (0)011\ 1100_2 = (0)0\ 0001\ 1000_2 =$
$+01C8_{16} = +456_{10} = +456_{10} - Bias = +456_{10} - 33_{10} = +423_{10}$

(b) $E3_{16} = (1)110\ 0011_2 = (1)0\ 1001\ 0000_2 =$
$-09C0_{16} = -2496_{10} = -2496_{10} + Bias = -2496_{10} + 33_{10} = -2463_{10}$

ตาราง 3.2.3 การถอดรหัส Mu-Law PCM

3.2.5 การแสดงผลงาน ( Performance )

จากการวิเคราะห์ระบบการคอมแพนดิ้งแบบ Mu-Law PCM จะเห็นว่าสัญญาณดิจิตอลที่ได้จะมีค่าใกล้เคียงกับสัญญาณอนาลอกอินพุท ด้วยค่าS/N 39.3 dB สำหรับสัญญาณซายน์เต็มช่วง โดยทั่วๆไปสัญญาณเสียงจะมีค่าความผิดพลาดจากการควอนไต้ซิ่งมีค่าน้อย แต่สัญญาณเสียงก็มีค่าเพาเวอร์ต่ำเช่นกันค่า S/N สำหรับการเข้ารหัสแบบ Mu-255 แสดงไว้ในรูป 3.2.3 สำหรับสัญญาณอินพุทซายน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

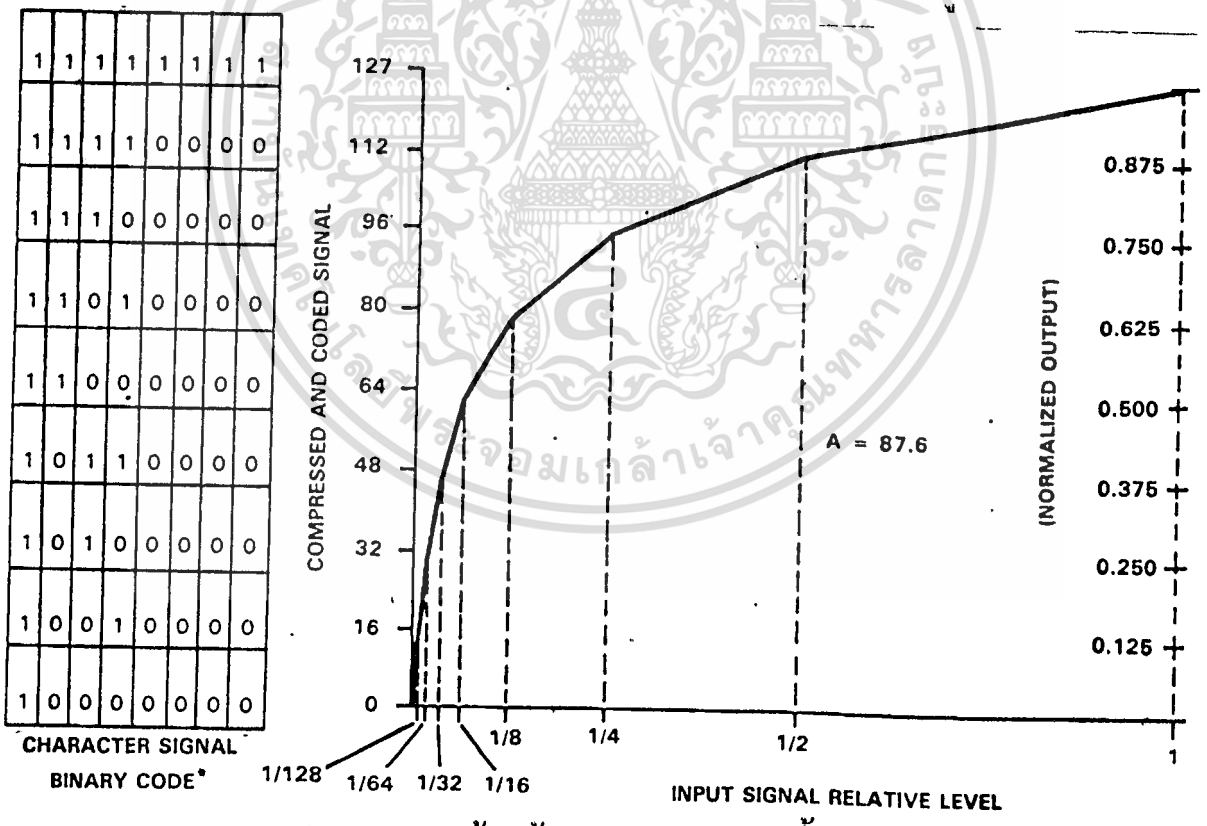
3.2.6 การคอมแพนด้งโดยใช้ A-Law (A-Law Companding)

มาตราฐาน A-Law ใช้ในยุโรป มีคุณสมบัติคล้ายกับMu-Law แตกต่างกันตรงที่ Segmentแรก (พิจราณารูป 3.2.4 ประกอบไปด้วย) จะเห็นว่าสำหรับ A-Law แล้วไม่ต้องมีการไบอัสสัญญาณอินพุท ค่าอินพุทจะมีเสกลสูงสุด 4096 (ใน Mu-Law มีค่า 8158) ขั้นตอนของ A-Law จึงมีน้อยกว่า Mu-Law เนื่องจากการแบ่งระดับที่แอมปลิจูดสูงของ A-Law จะละเอียดกว่า Mu-Law แต่ที่แอมปลิจูดต่ำของ Mu-Law จะละเอียดกว่า A-Law ดังนั้นที่สัญญาณแอมปลิจูดต่ำใช้แบบMu-Law จะดีกว่า และการใช้งานสัญญาณที่แอมปลิจูดสูงใช้แบบ A-Law

ตารางแสดงการเข้ารหัสและถอดรหัสแสดงด้วยตาราง 3.2.4 และตารางการเข้ารหัส A-Law แสดงด้วยตาราง 3.2.5 สำหรับการถอดรหัสแสดงด้วยตาราง 3.2.6 และรูป 3.2.5 แสดงค่า S/N ของ A-Law

3.2.7 บทสรุป

สำหรับโฟลว์ชาร์ท (Flowchart) และโปรแกรม อยู่ในภาคผนวก




รูป 3.2.4 เส้นโค้งของการคอมแพนด้งแบบ A-Law
(Companding Curce of A-Law Compander)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Input Amplitude Range | Step Size | Segment Code S | Quantization Code Q | Code Value | Decoder Amplitude |
|---|---|---|---|---|---|
| 0-2 | | | 0000 | 0 | 1 |
| 2-4 | | 000 | 0001 | 1 | 3 |
| . | | | . | . | . |
| . | | | . | . | . |
| . | | | . | . | . |
| 30-32 | 2 | | 1111 | 15 | 31 |
| 32-34 | | | 0000 | 16 | 33 |
| . | | | . | . | . |
| . | | 001 | . | . | . |
| . | | | . | . | . |
| 62-64 | | | 1111 | 31 | 63 |
| 64-68 | | | 0000 | 32 | 66 |
| . | | | . | . | . |
| . | 4 | 010 | . | . | . |
| . | | | . | . | . |
| 124-128 | | | 1111 | 47 | 126 |
| 128-136 | | | 0000 | 48 | 132 |
| . | | | . | . | . |
| . | 8 | 011 | . | . | . |
| . | | | . | . | . |
| 248-256 | | | 1111 | 63 | 252 |
| 256-272 | | | 0000 | 64 | 264 |
| . | | | . | . | . |
| . | 16 | 100 | . | . | . |
| . | | | . | . | . |
| 496-512 | | | 1111 | 79 | 504 |
| 512-544 | | | 0000 | 80 | 528 |
| . | | | . | . | . |
| . | 32 | 101 | . | . | . |
| . | | | . | . | . |
| 992-1024 | | | 1111 | 95 | 1008 |
| 1024-1088 | | | 0000 | 96 | 1056 |
| . | | | . | . | . |
| . | 64 | 110 | . | . | . |
| . | | | . | . | . |
| 1984-2048 | | | 1111 | 111 | 2016 |
| 2048-2176 | | | 0000 | 112 | 2112 |
| . | | | . | . | . |
| . | 128 | 111 | . | . | . |
| . | | | . | . | . |
| 3968-4096 | | | 1111 | 127 | 4032 |

ตาราง 3.2.4 การเข้าและถอดรหัสแบบ A-Law

(A-Law Encoding/Decoding Table)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Input Values | | | | | | | | | | | | Compressed Code Word | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Bit: 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | Bit: 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | 0 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | 0 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | 0 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | 1 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | x | 1 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | x | x | 1 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | x | x | x | x | x | x | x | 1 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ |

The polarity is not included in this table

example:

(a) $+3221_{10}$ $=+C95_{16}$ $= (0)1100\ 1001\ 0101_2$ $= (0)111\ 1001_2$

(b) $-199_{10}$ $=-C7_{16}$ $= (1)0000\ 1100\ 0111_2$ $= (1)011\ 1000_2$

ตาราง 3.2.5 การเข้ารหัสแบบ A-Law

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Compressed Code Word | | | | | | | Output Values | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Bit: 6 | 5 | 4 | 3 | 2 | 1 | 0 | Bit: 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 0 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 0 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 |
| 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 |
| 0 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 |
| 0 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 |
| 1 | 0 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 0 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

The polarity is not included in this table

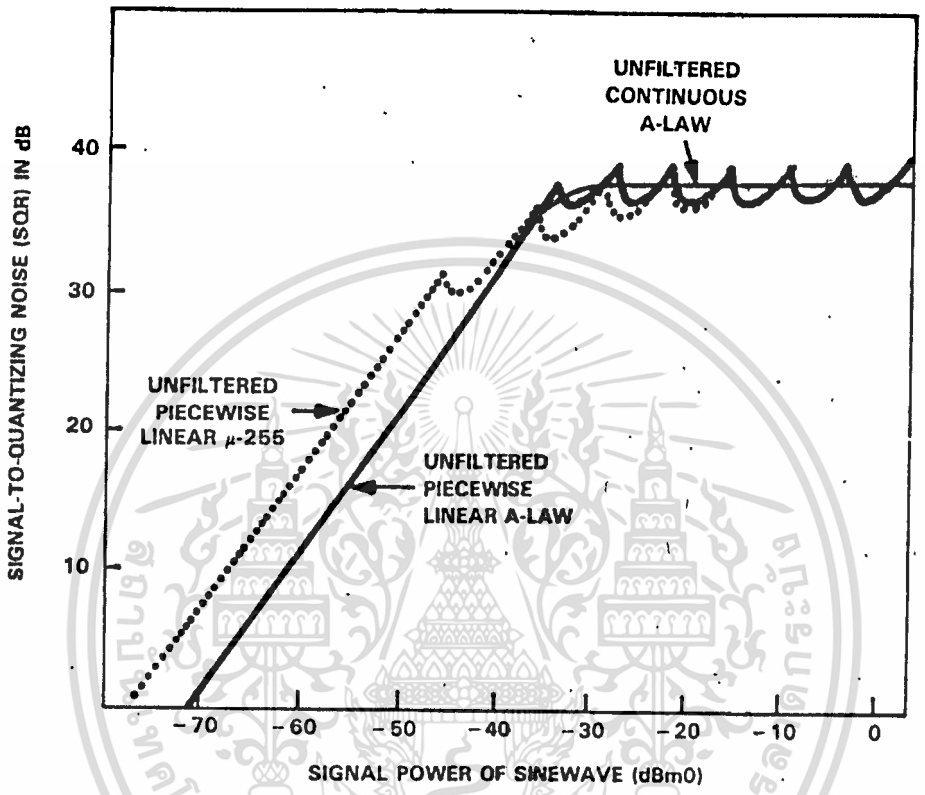
example:

(a) $(0)001\ 1101_2$ $(0)0000\ 0011\ 1011_2$ $+38_{10}$ $159_{10}$

(b) $(1)110\ 0100_2$ $(1)0101\ 0010\ 0000_2$ $=-520_{10}$ $-1312_{10}$

ตาราง 3.2.6 การถอดรหัสแบบ A-Law

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูป 3.2.5 แสดงค่า S/N ของ A-Law

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 4

## การทดลองและผล

ภาคของ TMS นั้นเราใช้การ์ดแรมสองทาง ในการทดสอบการทำงานของซอฟท์แวร์ กล่าวคือ โปรแกรมการทำงานของ TMS จะถูกโหลดจากไมโครคอมพิวเตอร์ลงบน การ์ดแรมสองทาง จากนั้นให้ TMS ทำงานโดย TMS มองเห็นแรมสองทางเป็นเหมือนรอม วิธีนี้สะดวกเพราะว่าไม่ต้องเสียเวลาในการกอร์ปปี้อีพรอมหรือพรอมซึ่งยังไม่แน่ใจว่าโปรแกรมทำงานได้แน่ริยัง วงจรแรมสองทางดูได้ในภาคผนวก ซอฟท์แวร์ที่เขียนขึ้นนำไปคอมไพล์โดยโปรแกรมครอสแอสเซมบลี้ ได้ไฟล์มาอีกสองไฟล์ คือ .LST และ .MPO จากนั้นทดสอบความถูกต้องของโปรแกรมโดยใช้โปรแกรมซิมูเลเตอร์ (Simulator)ของ TMS32010 ดังแสดงในภาคผนวก เมื่อโปรแกรมและผลจากส่วนฮาร์ดแวร์ถูกต้องนำโปรแกรมไปกอร์ปปี้ลงพรอม

วงจร TMS และวงจรสนับสนุน, วงจรสัญญาณนาฬิกา, วงจรอนาลอกอินเตอร์เฟสและส่วนเชื่อมต่อกับสายโทรศัพท์ ประกอบกันบนแผ่นปรินท์โดยใช้สายวายแวรพ ต่อเชื่อมระหว่างซอกเกทวายแรพใช้ตัวเก็บประจุขนาด 0.1 uF ต่อคร่อมไฟเลี้ยงและกราวน์ที่ไอซีทุก ๆ ตัว

ในภาคสัญญาณนาฬิกานั้น ครั้งแรกใช้วงจรไอซีเป็นตัวขยาย แต่มีปัญหาหลายอย่าง เช่น ควบคุมความถี่ที่ต้องการได้ยาก, เอาท์พุทน้อย เป็นต้น ดังนั้นจึงเปลี่ยนไปใช้วงจรทรานซิสเตอร์ ผลที่ได้ดีกว่าใช้วงจรเดิมมาก การใช้วงจรทรานซิสเตอร์เป็นตัวขยายมีข้อดีกว่าใช้ไอซีเพราะ

-ทรานซิสเตอร์ง่ายต่อการควบคุมคริสตอลชอร์สและความต้านทานโหลด, เกน และแอมปริจูดของสัญญาณในทรานซิสเตอร์

-วงจรขยายทรานซิสเตอร์มีการหน่วงเวลา (time delay) น้อยกว่าไอซี โดยปกติแล้วใช้ทรานซิสเตอร์หนึ่งหรือสองตัวเท่านั้น

เมื่อทำการประกอบและทดสอบวงจรต่างๆ ทีละวงจรเสร็จแล้ว ก็ทำการต่อวงจรต่างๆเข้าด้วยกันเพื่อทดสอบการใช้งานโดยป้อนสัญญาณซายน์จากเครื่องกำเนิดสัญญาณทางวงจรเชื่อมต่อทางโทรศัพท์ให้มีช่วงความถี่ 3-3400 KHz เพราะว่าเมื่อป้อนความถี่เกินกว่านี้โคเด็คจะตัดออก จากนั้นสัญญาณก็จะทำการส่งไปประมวลดังที่กล่าวมาแล้ว และในที่สุดก็จะส่งเป็นเสียงผ่านออกมาทางลำโพง ในทางกลับกันเมื่อลองพูดใส่ไมโครโฟนแล้วทำการต่อลำโพงก็จะได้สัญญาณเสียงออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นนำโทรศัพท์มาต่อดู เมื่อมีสัญญาณกริ่งโทรศัพท์เข้ามาที่เครื่องแม่ ทำการยกหูแล้วกดสวิทช์เครื่องโทรศัพท์ไม่ต้องถือหูเริ่มการสนทนาได้ หากเสียงที่ออกมาทางลำโพงค่อยไปก็ปรับโวลลุ่มให้เสียงดังขึ้น เมื่อสนทนาเสร็จแล้วก็ปิดสวิทช์และวางหูโทรศัพท์ เสียงที่ออกจากลำโพงและทางคู่สนทนามีความชัดเจนปานกลาง ซึ่งอาจจะเกิดจากสัญญาณรบกวนต่างๆ

โครงงานที่ทำไม่ได้ต่อวงจรตรวจจับสัญญาณกระดิ่งและภาคส่งสัญญาณไดอัลจิงใช้เป็นตัวพ่วงโทรศัพท์อีกทีหนึ่งซึ่งเป็นการประยุกต์การใช้งาน TMS อย่างหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 5

## สรุปผลและวิจารณ์

โครงงานที่ทำมานี้เป็นการประยุกต์ใช้งานแบบหนึ่งของดีเอสพี ซึ่งจะเป็นที่แพร่หลายในอนาคตของยุคการสื่อสารระบบดิจิตอล โดยให้ดีเอสพีประมวลผลทางคณิตศาสตร์แล้วให้ผลการคำนวณออกมา เราใช้ TMS32010 ซึ่งมีความสามารถในการสูงทำงานสูงมาเป็นตัวประมวลผลสัญญาณที่ต้องการ ขณะที่ TMS ทำงานมีความเร็วมากจนถือเป็นรีลไทม์ ดังนั้นอุปกรณ์ทางอีเลคทรอนิคส์ที่ใช้ต้องทำงานที่ความเร็วให้ทันกับ TMS32010 เราได้เลือกใช้ไอซีตระกูล LS และ HC ส่วนหน่วยเก็บความจำใช้พรอมเพราะอีพรอมที่หาได้ในประเทศมีความเร็วในการทำงานประมาณ 250 ns. ซึ่งช้ากว่าการทำงานของ TMS32010 มาก การใช้โพเด็คนั้นต้องทำอย่างระมัดระวัง เพราะมีความบอบบางต่อการทนอินพุทโวลท์เตจ และไฟเลี้ยงซึ่งเป็นไฟบวกและลบต้องเปิดพร้อมกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# APPENDIX A

# TMS32010 HARDWARE SUMMARY

## A.1 COMPONENTS

| NAME | SYMBOL | SIZE (bits) | DESCRIPTION |
|---|---|---|---|
| Program ROM | – | 1536 X 16 | On-chip masked ROM containing program code. |
| Program Counter | PC | 12 | Register containing current address of program memory. |
| Stack | – | 4 X 12 | Four 12-bit registers for saving program counter contents during subroutine and interrupt calls. |
| Data RAM | – | 144 X 16 | On-chip RAM containing data. It can be addressed both directly and indirectly. The instruction DMOVE enables the user to move the contents of a given location in RAM to the next higher location in one machine cycle. This is a very useful function in many applications, such as signal processing. |
| Data Memory Page Pointer | DP | 1 | A single-bit register containing the page address of data RAM. 1 page = 128 words. Note that the second page utilizes only the first 16 words. |
| Auxiliary Registers 0 and 1 | AR | 2 X 16 | The eight least significant bits are used for indirect addressing of data memory. The nine least significant bits can also be configured as bidirectional counters for loop control, with options for autoincrement/decrement. |
| Auxiliary Register Pointer | ARP | 1 | A single-bit register which points to current auxiliary register. |
| Shifter | – | – | Two shifters are present. One left-shifts data from 0 to 15 bits on its way to the ALU; the other left-shifts the result of the accumulator either 0, 1, or 4 bits. The shifter is controlled by four bits in the opcode of arithmetic operations, and its output is always a 32-bit word. To handle two's complement arithmetic, shifted data is zero-filled, and the high-order bit is sign-extended. In addition, there are instructions that suppress sign extension. |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| NAME | SYMBOL | SIZE (bits) | DESCRIPTION |
|---|---|---|---|
| T Register | T | 16 | Contains the multiplicand in multiply operations. |
| Multiplier | – | – | Multiplies two 16-bit numbers. The result is 32 bits. The multiplier is a word from the data RAM or a 13-bit immediate value in the instruction word. The immediate value is loaded right-justified and sign extended. |
| P Register | P | 32 | Contains the 32-bit product of multiply operations. |
| Arithmetic Logic Unit | ALU | 32 | Performs all arithmetic and logical functions except multiply. Logical operations are between the 16 least significant bits of the accumulator and the data memory value. |
| Accumulator | ACC | 32 | Accumulates results of ALU. Holds branch address of program memory during branch operations. Contains an overflow mode (see below). |
| Interrupt Flag Register | INTF | 1 | Used to indicate an interrupt. Automatically cleared upon grant of an interrupt. |
| Interrupt Mode Register | INTM | 1 | Used to mask the Interrupt Flag. Upon grant of an interrupt, this bit is set to one by the DINT instruction. This disables further interrupts. This register is reset by the EINT instruction. |
| Overflow Flag | OV | 1 | A one indicates an overflow in arithmetic operations. The BV (branch on overflow) instruction tests if this flag is clear and clears it. This feature allows the flexibility of overflow examination outside time-critical loops. |
| Overflow Mode | OVM | 1 | Defines whether the TMS32010 operates in the saturated or unsaturated mode during arithmetic operations. In the saturated mode, an overflow/underflow causes the accumulator to be set to its largest/smallest representative value. A logic one enables the overflow mode, and a logic zero disables it. |

## A.2 ADDRESSING MODES AND INSTRUCTION FORMAT (SEE SECTION 3.3)

## A.3 INTERFACE AND CONTROL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Table 9. Segmented $\mu$-255 Companding*
(Courtesy of John Wiley & Sons, see Reference 6)

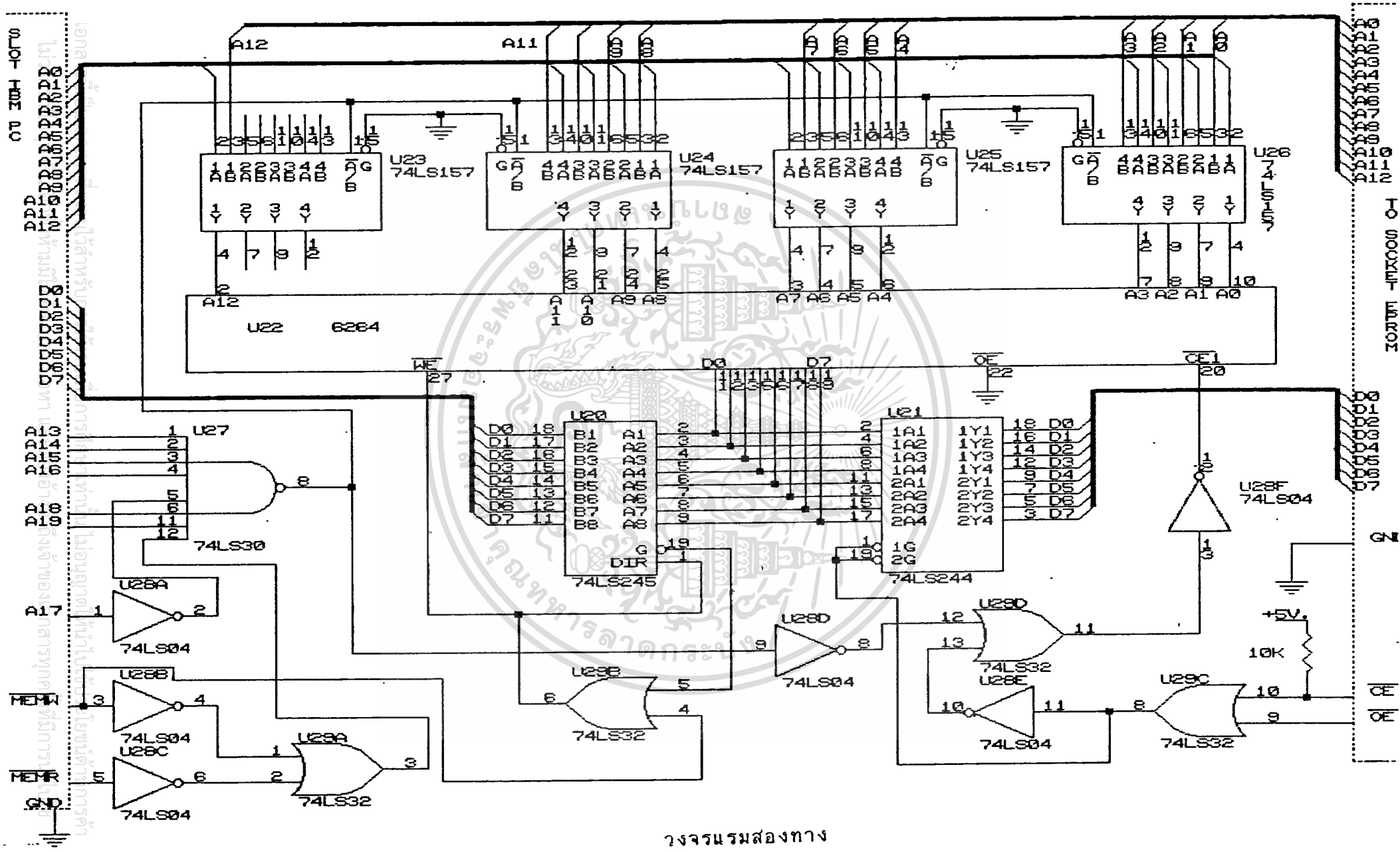
| | Segment S | | | | | | | | Quantization | |
|---|---|---|---|---|---|---|---|---|---|---|
| | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 | BIN | Q |
| Quantization Endpoints | 0 | 31 | 95 | 223 | 479 | 991 | 2015 | 4063 | 0000 | 0 |
| | 1 | 35 | 103 | 239 | 511 | 1055 | 2143 | 4319 | 0001 | 1 |
| | 3 | 39 | 111 | 255 | 543 | 1119 | 2271 | 4575 | 0010 | 2 |
| | 5 | 43 | 119 | 271 | 575 | 1183 | 2399 | 4831 | 0011 | 3 |
| | 7 | 47 | 127 | 287 | 607 | 1247 | 2527 | 5087 | 0100 | 4 |
| | 9 | 51 | 135 | 303 | 639 | 1311 | 2655 | 5343 | 0101 | 5 |
| | 11 | 55 | 143 | 319 | 671 | 1375 | 2783 | 5599 | 0110 | 6 |
| | 13 | 59 | 151 | 335 | 703 | 1439 | 2911 | 5855 | 0111 | 7 |
| | 15 | 63 | 159 | 351 | 735 | 1503 | 3039 | 6111 | 1000 | 8 |
| | 17 | 67 | 167 | 367 | 767 | 1567 | 3167 | 6367 | 1001 | 9 |
| | 19 | 71 | 175 | 383 | 799 | 1631 | 3295 | 6623 | 1010 | 10 |
| | 21 | 75 | 183 | 399 | 831 | 1695 | 3423 | 6879 | 1011 | 11 |
| | 23 | 79 | 191 | 415 | 863 | 1759 | 3551 | 7135 | 1100 | 12 |
| | 25 | 83 | 199 | 431 | 895 | 1823 | 3679 | 7391 | 1101 | 13 |
| | 27 | 87 | 207 | 447 | 927 | 1887 | 3807 | 7647 | 1110 | 14 |
| | 29 | 91 | 215 | 463 | 959 | 1951 | 3935 | 7903 | 1111 | 15 |
| | 31 | 95 | 223 | 479 | 991 | 2015 | 4063 | 8159 | | |

*(1) Sample values are referenced to a full-scale value of 8159. (2) Negative samples are encoded in sign-magnitude format with a polarity bit of 1. (3) In actual transmission the codes are inverted to increase the density of 1's when low signal amplitudes are encoded. (4) Analog output samples are decoded as the center of the encoded quantization interval. (5) Quantization error is the difference between the reconstructed output value and the original input sample value.

## Table 10. Segmented A-Law Companding
(Courtesy of John Wiley & Sons, see Reference 6)

| | Segment S | | | | | | | | Quantization | |
|---|---|---|---|---|---|---|---|---|---|---|
| | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 | BIN | Q |
| Quantization Endpoints | 0 | 32 | 64 | 128 | 256 | 512 | 1024 | 2048 | 0000 | 0 |
| | 2 | 34 | 68 | 136 | 272 | 544 | 1088 | 2176 | 0001 | 1 |
| | 4 | 36 | 72 | 144 | 288 | 576 | 1152 | 2304 | 0010 | 2 |
| | 6 | 38 | 76 | 152 | 304 | 608 | 1216 | 2432 | 0011 | 3 |
| | 8 | 40 | 80 | 160 | 320 | 640 | 1280 | 2560 | 0100 | 4 |
| | 10 | 42 | 84 | 168 | 336 | 672 | 1344 | 2688 | 0101 | 5 |
| | 12 | 44 | 88 | 176 | 352 | 704 | 1408 | 2816 | 0110 | 6 |
| | 14 | 46 | 92 | 184 | 368 | 736 | 1472 | 2944 | 0111 | 7 |
| | 16 | 48 | 96 | 192 | 384 | 768 | 1536 | 3072 | 1000 | 8 |
| | 18 | 50 | 100 | 200 | 400 | 800 | 1600 | 3200 | 1001 | 9 |
| | 20 | 52 | 104 | 208 | 416 | 832 | 1664 | 3328 | 1010 | 10 |
| | 22 | 54 | 108 | 216 | 432 | 864 | 1728 | 3456 | 1011 | 11 |
| | 24 | 56 | 112 | 224 | 448 | 896 | 1792 | 3584 | 1100 | 12 |
| | 26 | 58 | 116 | 232 | 464 | 928 | 1856 | 3712 | 1101 | 13 |
| | 28 | 60 | 120 | 240 | 480 | 960 | 1920 | 3840 | 1110 | 14 |
| | 30 | 62 | 124 | 248 | 496 | 992 | 1984 | 3968 | 1111 | 15 |
| | 32 | 64 | 128 | 256 | 512 | 1024 | 2048 | 4096 | | |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




วงจรแรมสองทาง

```
0001                    IDT       ' A-LAW'
0002                *   'ALAWEXP' PERFORM AN A-LAW EXPANSION.
0003                *
0004                *
0005                *   Y = P S2 S1 S0 Q3 Q2 Q1 Q0  WHICH CONSIST OF
0006                *
0007                *   POLARITY BIT: P
0008                *   3-BIT SEGMENT NUMBER: S = S2 S1 S0
0009                *   4-BIT QUANTIZATION NUMBER: Q = Q3 Q2 Q1 Q0
0010                *
0011                *   THE INPUT Y IS EXPANDED INTO A 13-BIT OUTPUT
0012                *
0013                *   X = P X11 X10 X11 ... X2 X1 X0  CONSISTING OF
0014                *
0015                *   POLARITY BIT: P
0016                *   AND A 13-BIT MAGNITUDE  (X12...X0)
0017                *
0018                *   PORT 1 IS USED FOR I/O.
0019                *   WORST-CASE TIMING IN CYCLES: 4 INIT / 25  LOOP
0020                *   SPACE REQUIREMENTS IN WORDS: 7 DATA / 48  LOOP
0021 0000                   AORG      0
0022                *   CONSTANTS:
0023                *
0024        0001    ONE     EQU       1
0025        0002    BIT7    EQU       2
0026        0003    BIT4    EQU       3
0027        0004    MASK12  EQU       4
0028        0005    MASK8   EQU       5
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0029        0006   MASK4   EQU       6
0030        0007   MASK2   EQU       7
0031 0000
0032               * VARIABLES:
0033               *
0034        0008   Y       EQU       8
0035        0009   X       EQU       9
0036        000A   P       EQU       10
0037        000B   S       EQU       11
0038        000C   Q       EQU       12
0039        000D   SUM     EQU       13
0040               *
0041               *
0042 0000 7E01  INIT   LACK    1
0043 0001 5001         SACL    ONE
0044 0002 2701         LAC     ONE,7
0045 0003 5002         SACL    BIT7
0046               *
0047               * INVERT INPUT
0048               *
0049 0004 4108  START  IN      Y,1     INPUT DATA THRU PORT 1
0050 0005 7EFF         LACK    >00FF
0051 0006 7808         XOR     Y
0052 0007 5008         SACL    Y
0053               *
0054               * SAVE POLARITY AND STRIP TO LOW 7 BITS
0055 0008 7902         AND     BIT7
0056 0009 500A         SACL    P       0000 FOR POS; 0080 FOR NEG
0057 000A 7E7F         LACK    >007F
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0058 000B 7908          AND     Y
0059 000C 5008          SACL    Y
0060                *
0061                * MAGNITUDE IS CORRECT. STRIP Y OF S AND Q.
0062 000D 2108          LAC     Y,1     SHIFT S INTO HIGH HALF OF ACC
0063 000E 580B          SACH    S
0064 000F 200B          LAC     S       CHECK FOR SEGMENT 0
0065 0010 FE00          BNZ     SEGNZ
     0011 0016
0066 0012
0067                * SEGMENT 0: EXPAND X TO 2*Q + 1
0068 0012 2108          LAC     Y,1
0069 0013 0001          ADD     ONE
0070 0014 F900          B       SIGN
     0015 001D
0071 0016
0072                * NONZERO SEGMENT: SUM = 2*Q + 33
0073 0016 7E21  SEGNZ   LACK    33
0074 0017 0108          ADD     Y,1
0075 0018 150B          SUB     S,5     REMOVE S BITS
0076 0019 500D          SACL    SUM
0077                *
0078                * SHIFT SUM BY S USING VARIABLE SHIFT ROUTINE AT SBAS
0079 001A 7E1D          LACK    SBASE-2 OFFSET (MINUS 0 CASE)
0080 001B 010B          ADD     S,1     DOUBLE S (2 WDS/SHIFT SEGMEN
0081 001C 7F8C          CALA            SHIFT SUM BY S
0082                *
0083                * ACC = MAGNITUDE. ADD POLARITY TO BIT 12.
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0084 001D 050A  SIGN   ADD      P,5       SHIFT P TO BIY 12
0085 001E 5009         SACL     X
0086           *
0087           * LOAD SUM SHIFTED 0:6
0088 001F 200D  SBASE  LAC      SUM,0
0089 0020 7F8D         RET
0090 0021 210D         LAC      SUM,1
0091 0022 7F8D         RET
0092 0023 220D         LAC      SUM,2
0093 0024 7F8D         RET
0094 0025 230D         LAC      SUM,3
0095 0026 7F8D         RET
0096 0027 240D         LAC      SUM,4
0097 0028 7F8D         RET
0098 0029 250D         LAC      SUM,5
0099 002A 7F8D         RET
0100 002B 260D         LAC      SUM,6
0101 002C 7F8D         RET
0102 002D
0103           *
0104           *   'ALAWCOMP' PROGRAM AN A-LAW COMPRESSION.
0105           *   THE 13-BIT SIGN-MAGNITUDE INPUT X,
0106           *
0107           *   X = P X11 X10 ... X2 X1 X0
0108           *
0109           *   IS ENCODED AS AN 8-BIT
0110           *   SIGN-MANITUDE NUMBER Y,
0111           *   Y = P S2 S1 S0 Q3 Q2 Q1 Q0  consisting of
0112           *
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0113                *   POLARITY BIT: P,
0114                *   3-BIT SEGMENT NUMBER: S = S2 S1 S0
0115                *   4-BIT QUANTIZATION BIN NUMBER:
0116                *   Q = Q3 Q2 Q1 Q0
0117                *   Y IS INVERTED BEFORE TRANSMISSION.
0118                *   PORT 1 IS USED FOR I/O.
0119                *
0120                *   WORST-CASE TIMING IN CYCLES: 14 INIT / 36 LOOP
0121                *   SPACE REQUIREMENTS IN WORDS: 11 DATA / 97 PROG
0122                *
0123                *
0124                *   GET INPUT AND SAVE POLARITY
0125                *
0126 002D 2C01          LAC     ONE,12    POLARITY BIT MASK
0127 002E 7909          AND     X
0128 002F 5C0A          SACH    P,4       0 FOR POS; 1 FOR NEG.
0129                *
0130                * STRIP TO LOW 12 BITS
0131 0030 2009          LAC     X
0132 0031 7904          AND     MASK12
0133 0032 5009          SACL    X
0134 0033
0135                * S = BP - 4 WHERE BP = BIT POSITION OF THE LEFTMOST
0136                * IN X. TIND THE '1' THROUGH A BINARY SEARCH OF 8 MSB
0137                * OF X. STORE S AND LOAD X SHIFTED LEFT BY 16-S SO THA
0138                * THE '1' AND FOUR FOLLOWING BITS ARE IN HIGH HALF OF
0139                * THE ACCUMULATOR. SEARCH BITS 4 THRU 11.
0140                *
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0141 0033 2806  LMOST  LAC      MASK4,8
0142 0034 7909         AND      X
0143 0035 FF00         BZ       EEE
     0036 0057
0144 0037
0145            *
0146 0037 2A07         LAC      MASK2,10   1100 0000
0147 0038 7909         AND      X
0148 0039 FF00         BZ       CC
     003A 0049
0149 003B
0150            *
0151 003B 2B01         LAC      ONE,11     1000 0000
0152 003C 7909         AND      X
0153 003D FF00         BZ       B
     003E 0044
0154 003F
0155            *
0156 003F 2007         LAC      7          1... ....
0157 0040 500B         SACL     S
0158 0041 2909         LAC      X,9
0159 0042 F900         B        XDONE
     0043 0077
0160 0044
0161            *
0162 0044 7E06  B      LACK     6          01.. ....
0163 0045 500B         SACL     S
0164 0046 2A09         LAC      X,10
0165 0047 F900         B        XDONE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
     0048 0077
0166 0049
0167              *
0168 0049 2901  CC      LAC       ONE,9      0010 0000
0169 004A 7909          AND       X
0170 004B FF00          BZ        D
     004C 0052
0171 004D
0172              *
0173 004D 7E05          LACK      5          001. ....
0174 004E 500B          SACL      S
0175 004F 2B09          LAC       X,11
0176 0050 F900          B         XDONE
     0051 0077
0177 0052
0178              *
0179 0052 7E04  D       LACK      4          0001 ....
0180 0053 500B          SACL      S
0181 0054 2C09          LAC       X,12
0182 0055 F900          B         XDONE
     0056 0077
0183 0057
0184              *
0185 0057 2607  EEE     LAC       MASK2,6    0000 1100
0186 0058 7909          AND       X
0187 0059 FF00          BZ        GG
     005A 0069
0188 005B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0189                *
0190 005B 2701             LAC       ONE,7       0000 100
0191 005C 7909             AND       X
0192 005D FF00             BZ        F
     005E 0064
0193 005F
0194                *
0195 005F 7E03             LACK      3           0000 1...
0196 0060 500B             SACL      S
0197 0061 2D09             LAC       X,13
0198 0062 F900             B         XDONE
     0063 0077
0199 0064
0200                *
0201 0064 7E02  F          LACK      2           0000 01..
0202 0065 500B             SACL      S
0203 0066 2E09             LAC       X,14
0204 0067 F900             B         XDONE
     0068 0077
0205 0069
0206                *
0207 0069 2501  GG         LAC       ONE,5       0000 0010
0208 006A 7909             AND       X
0209 006B FF00             BZ        SEGZ
     006C 0072
0210 006D
0211                *
0212 006D 7E01             LACK      1           0000 001.
0213 006E 500B             SACL      S
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0214 006F 2F09          LAC     X,15
0215 0070 F900          B       XDONE
     0071 0077
0216 0072
0217                * SEGMENT 0:  ]SSSQQQQ = X/2
0218 0072 2F09  SEGZ    LAC     X,15
0219 0073 5809          SACH    X
0220 0074 2009          LAC     X
0221 0075 F900          B       SIGN1
     0076 007B
0222 0077
0223                *
0224                * REMOVE LEFTMOST '1' AND STORE Q
0225 0077 6203  XDONE   SUBH    BIT4
0226 0078 580C          SACH    Q
0227                *
0228                * FORM 8-BIT COMPRESSED WORS FIR Q, S, AND P.
0229 0079 200C          LAC     Q           Q:BITS 0-3 ]]]]QQQQ
0230 007A 040B          ADD     S,4         S:BITS 4-6 ]SSSQQQQ
0231 007B 070A  SIGN1   ADD     P,7
0232 007C
0233                * COMPLEMENT FOR TRANSMISSION AND OUTPUT
0234 007C 7805          XOR     MASK8
0235 007D 5008          SACL    Y
0236 007E 4908          OUT     Y,1         PORT 0
0237                *
0238 007F F900          B       START
     0080 0004
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0239              *
0240                        END
NO ERRORS, NO WARNINGS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# กิตติกรรมประกาศ

ขอขอบคุณ

- อ.สมยศ จุณณะปิยะ
- อ.กวิน สนธิเพิ่มพูน
- อ.วิชา ศรีเพิ่มพูน
- อ.พลผดุง ผดุงกุล
- คุณทรงชัย วีระทวีมาศ
- คุณอัครินทร์ คุณกิตติ

ตลอดจนพี่และเพื่อนๆที่ให้คำแนะนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# หนังสืออ้างอิง


1. Matthys, Robert J. "CRYSTAL OSCILLATOR CIRCUITS"
   New York: John Wiley, 1983
2. Digital Signal Processing Semiconductor Group
   "Digital Signal Processing Application with the
   TMS320 Family"
   Texas Instruments, 1986
3. TEXAS INSTRUMENTS "TMS 32010 EMULATOR USER'S GUIDE"
   TEXAS INSTRUMENTS,1986
4. Digital Signal Procesessor Products
   "TMS32010 Assembly Language Programmer's Guide"
   TEXAS INSTRUMENTS,1986
5. TEXAS INSTRUMENTS INCORPORATED
   "The TTL Data Book for Design Engineerings"
   TEXAS INSTRUMENTS, Second Edition 1983
6. National Semiconductor "LINEAR DATABOOK"
   National Semiconductor,1982
7. MOTOROLA INC.
   "MOTOROLA TELECOMMUNICATIONS DEVICE DATA"
   MOTOROLA INC.,Series C ,1989
8. HITACHI , Ltd.
   "Quick Reference Guide to Hitachi Semiconductor Devices"
   Hitachi , Ltd., 1988



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้