



ปีการศึกษา 2532

MODULATED REMOTE CONTROL



ปริญญาโทปีการศึกษา 2532

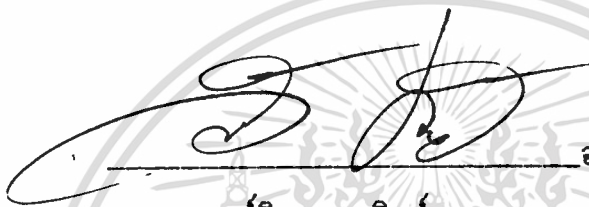
ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง MODULATED REMOTE CONTROL

ผู้จัดทำ

1. นายพิเศษ บดยรัตน์ เลขประจำตัว 29.6712

  
อาจารย์ที่ปรึกษา  
( อาจารย์วิชา ทินย์สุวรรณพร )



## MODULATED REMOTE CONTROL

พิเศษ บุญรัตพันธุ์

วิทยา วิทยุสุวรรณพร อาจารย์ที่ปรึกษา

ปีการศึกษา 2532

### บทคัดย่อ

วงจร MODULATED REMOTE CONTROL ที่ได้กล่าวถึงเป็นวงจรที่ใช้ควบคุมการทำงานของสวิตช์ (SWITCH) โดยอาศัยส่งสัญญาณผ่านเข้าไปในสายไฟฟ้าโดยอาศัยคลื่นวิทยุเป็นตัวพาไป

โดยหลักการแล้ว MODULATED REMOTE CONTROL จะประกอบด้วยภาครับและภาคส่ง ภาคส่งเป็นตัวส่งสัญญาณอาจจะอยู่ในรูปของความถี่หรือ พัลส์ (PULSE) เมื่อภาครับได้รับสัญญาณ สัญญาณนั้นก็จะไปบังคับวงจรสวิตช์ให้ทำงาน

สำหรับวงจร MODULATED REMOTE CONTROL นี้เป็นวงจรที่ได้รับสัญญาณจากภาคส่ง ซึ่งสัญญาณที่มาจากคีย์บอร์ด (KEYBOARD) จะเข้าไปสู่ภาคเข้ารหัสก่อนโดยเมื่อเข้ารหัสแล้วจะได้สัญญาณ DTMF ซึ่งสัญญาณที่ได้นี้จะถูกมอดดูเลทที่ภาคส่ง และส่งเข้าไปในสายไฟฟ้าเพื่อส่งต่อไปกับตัวรับสัญญาณ ในภาครับสัญญาณก็จะทำการแยกสัญญาณวิทยุ กับสัญญาณ DTMF ออกจากกัน และนำเอาสัญญาณ DTMF ไปถอดรหัสออกเป็นสัญญาณดิจิตอลขนาด 4 บิต และถอดรหัสดิจิตอลขนาด 4 บิต อีกครั้งเพื่อให้ได้เอาต์พุต 16 แชนแนล เพื่อไปควบคุมสวิตช์ให้ เปิด ปิด อุปกรณ์ที่ต้องการควบคุม

## MODULATED REMOTE CONTROL

PISES

BOONYARATAPUN

VITAYA

THIPSUWARNPORN ADVISER

1989

### ABSTRACT

THE MODULATED REMOTE CONTROL CIRCUIT MENTIONED IS A CIRCUIT CONTROLLING THE SWITCH OPERATION. IT CONTROLS BY PASSING THE SIGNALS ACCOMPANIED WITH THE RADIO WAVE THROUGH THE WIRE.

THERETICALLY, THE MODULATED REMOTE CONTROL CONSISTS OF THE TRANSMITTER AND THE RECEIVER . THE TRANSMITTER BEING SIGNALS IS IN THE FROM OF FREQUENCY OR PULSE. WHEN THE RECEIVER RECEIVES THE SIGNALS, THESE SIGNAL WILL CONTROL THE SWITCH CIRCUIT TO BEING OPERATION.

THIS MODULATED REMOTE CONTROL CIRCUIT RECEIVES THE SIGNALS FROM THE TRANSMITTER. THEN THE SIGNALS FROM THE TRANSMITTER KEYBOARD WILL GO THROUGH THE ENCODE WHERE THE DTMF SIGNALS WILL BE PRODUCED AND MODULATE . AFTER THAT THE DTMF SIGNALS WILL BE SENT THROUGH THE WIRE TO THE RECEIVER . THE RECEIVER WILL FIRSTLY SEPARATES THE RADIO SIGNALS FROM THE DTMF SIGNALS . SUBSEQUENTLY, IT DECODES THE 4 BIT DIGITAL SIGNALS INTO 16 CHANNEL OUTPUT FOR CONTROLLING THE SWITCH OPERATION .

## สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	หลักการทํางานและโครงสร้างของ MODULATED REMOTE CONTROL	4
2.1	หลักการทํางาน	4
2.2	บล็อกไดอะแกรม (BLOCK DIAGRAM)	6
2.3	ทฤษฎีการทํางาน	8
2.3.1	วาริสเตอร์ (VOLTAGE DEPENDENT RESISTOR )	8
2.3.2	การมอดคูเลชันเชิงความถี่	12
2.3.3	การถอดรหัส (DECODER)	18
2.3.4	เฟสล็อกคูลูป (PHASE LOCK LOOP) หรือ PLL	26
บทที่ 3	การสร้างและการทํางานของ MODULATED REMOTE CONTROL	32
3.1	วงจรและการทํางานของภาคส่ง	32
3.2	วงจรการทํางานของภาครับ	35
บทที่ 4	การทดลองและผลการทดลอง	40
4.1	การสร้างและการทดลองในส่วนที่เป็นภาคส่ง	40
4.2	การสร้างและการทดลองในส่วนที่เป็นภาครับ	40
4.3	ส่วนในการปรับแต่ง	41
4.4	ปัญหาจากการทดลอง	42
4.5	ผลการทดลอง	42
บทที่ 5	บทวิจารณ์และสรุป	43
5.1	ขีดความสามารถ	43
5.2	ปัญหาและอุปสรรค	43
5.2.1	ปัญหาเกี่ยวกับข้อมูล	43
5.2.2	ปัญหาในเรื่องอุปกรณ์การประกอบเครื่อง	43
5.3	แนวทางการพัฒนาและสรุป	43

ภาคผนวก	44
กิตติกรรมประกาศ	74
หนังสืออ้างอิง	75



## สารบัญรูปภาพ

		หน้า
รูปที่ 1	แสดงระบบของรีโมทคอนโทรล	1
รูปที่ 2	แสดงการส่งผ่านสัญญาณโดยตัวกลางเป็นสายไฟฟ้า	2
รูปที่ 3	หลักการทำงานของ MODULATED REMOTE CONTROL	4
รูปที่ 4	บล็อกไดอะแกรมของ MODULATED REMOTE CONTROL	7
รูปที่ 5	ตัวอย่างแสดงความสัมพันธ์ของแรงดัน และความต้านทานของ VDR ที่มี RATING VOLTAGE = 250 V <sub>r.m.s.</sub>	8
รูปที่ 6	ตัวอย่างแสดงความสัมพันธ์ของแรงดัน และกระแสในตัว VDR ที่มี RATING VOLTAGE = 250 V <sub>r.m.s.</sub> และแสดงค่า VARISTOR VOLTAGE ให้เห็นด้วย	9
รูปที่ 7	การป้อนรูปคลื่นเพื่อหา CURRENT RATING ตามเงื่อนไขที่ของ VDR	10
รูปที่ 8	แสดงตัวอย่างของคลื่นพหุคูณที่มอดูเลตกับคลื่นสัญญาณรูปซายน์	12
รูปที่ 9	แสดงรายละเอียดขาของ MT 8870	18
รูปที่ 10	แสดงโครงสร้างภายในของ MT 8870	19
รูปที่ 11	แสดงความถี่ที่ได้จากภาคกรองความถี่	19
รูปที่ 12	แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ	21
รูปที่ 14	แสดงการกำหนดเวลาการ์ตไทม์	22
รูปที่ 15	แสดงวงจรตรวจสอบสัญญาณอย่างง่าย	23
รูปที่ 16	แสดงการต่อวงจรภาคอินพุต	24
รูปที่ 17	แสดงวงจรผลิตความถี่	24
รูปที่ 18	แสดงวงจรใช้งานเบื้องต้นของ MT 8870	25
รูปที่ 19	แสดงแผนภูมิเวลา (TIMING DIAGRAM) ของ MT 8870	25
รูปที่ 20	บล็อกไดอะแกรมของเฟสล็อกกลุฟ	26
รูปที่ 21	แสดงถึงการไม่ซิงโครไนส์ของเออร์เรอร์บิทไนต์	28
รูปที่ 23	แสดงวงจรเข้ารหัส	33
รูปที่ 24	แสดงวงจรของ ENCODER และ MODULATED	34

	หน้า
รูปที่ 25 แสดงวงจรภาครับ และภาคลิมิเตอร์	36
รูปที่ 26 แสดงวงจรภาครับ และภาคตีมอดดูเลเตอร์	37
รูปที่ 27 แสดงวงจรของภาค DECODER และ DRIVER	38



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

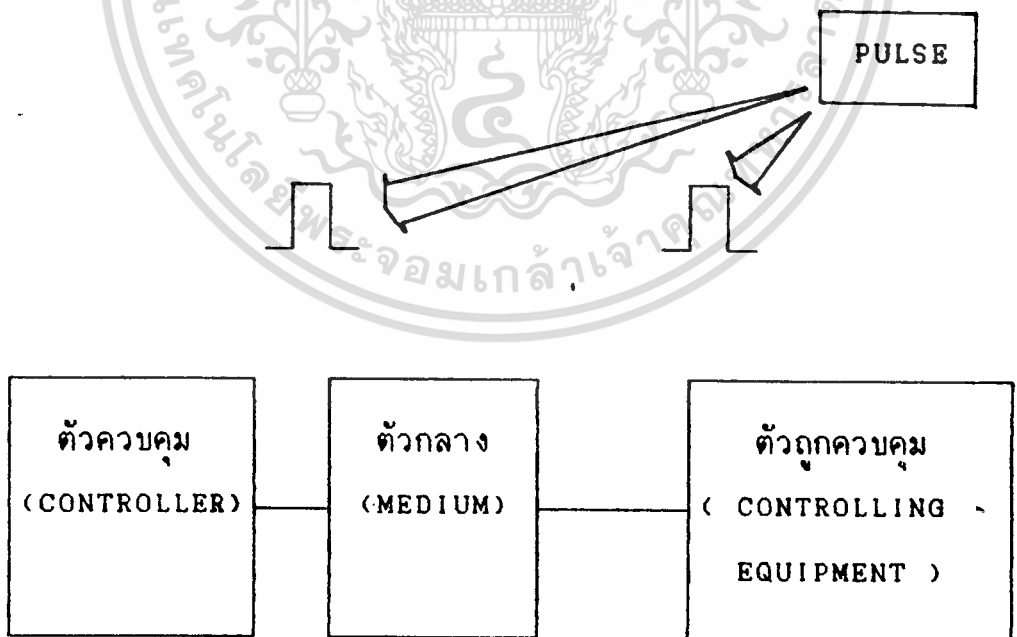
บทที่ 1

บทนำ

มอดคูเลทรีโมทคอนโทรล (MODULATED REMOTE CONTROL)

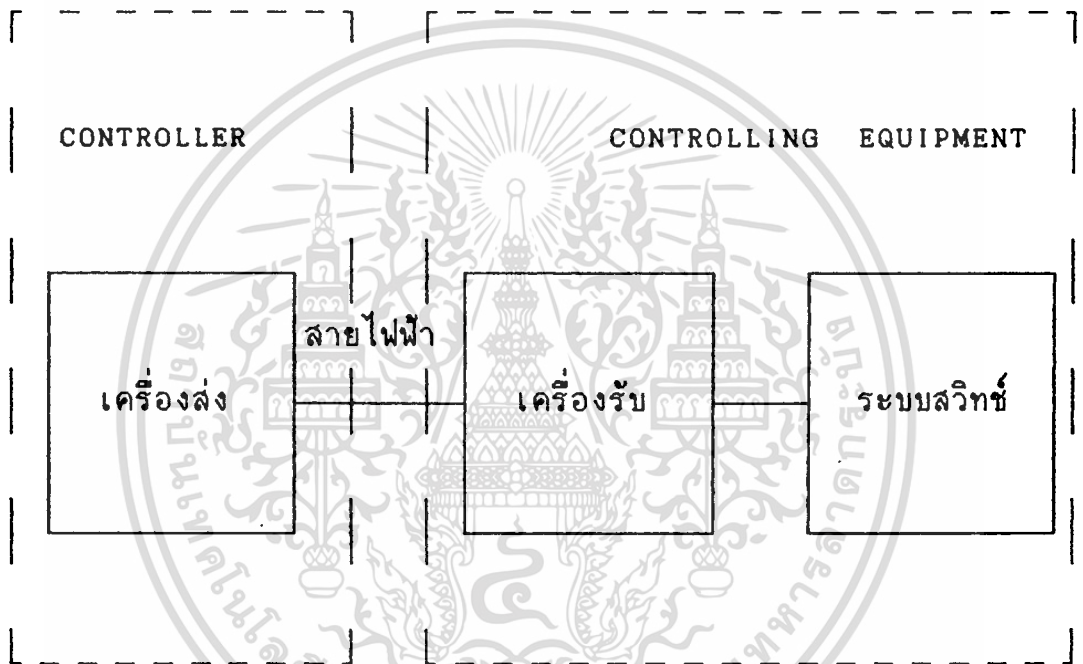
เป็นระบบควบคุมทางไฟฟ้าหรือทางอิเล็กทรอนิกส์ ซึ่งมีอุปกรณ์ที่ถูกควบคุมที่อยู่ไกลจากตัวควบคุม ระหว่างตัวควบคุมและตัวถูกควบคุมจะต้องมีตัวกลางเป็นตัวส่งผ่านสัญญาณในการควบคุม เช่นสัญญาณจากคลื่นวิทยุ คลื่นเสียง ไมโครเวฟ ซึ่งตัวกลางนี้อาจจะเป็นอากาศหรือสายไฟฟ้า ก็ได้

จากรูปที่ 1 เป็นการแสดงถึงระบบของ MODULATED REMOTE CONTROL ตัวควบคุม (CONTROLLER) จะเป็นตัวผลิตสัญญาณที่ใช้ในการบังคับตัวถูกควบคุม (CONTROLLING EQUIPMENT) โดยมีตัวกลาง (MEDIUM) เป็นตัวรับสัญญาณจากตัวควบคุมไปยังตัวที่ถูกควบคุม และพัลส์ (PULSE) จะเป็นตัวกระตุ้นระบบสวิตช์ (SWITCH) ของตัวถูกควบคุม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวควบคุมนี้อาจจะเป็นตัวผลิตสัญญาณพัลส์และตัวเครื่องส่ง (TRANSMITTER) ตัวกลางในที่นี้ ใช้สายไฟฟ้าเป็นตัวกลางในการส่ง และ CONTROLLING EQUIPMENT จะเป็นเครื่องรับ (RECEIVER) และระบบสวิตช์



รูปที่ 2 แสดงการส่งผ่านสัญญาณโดยตัวกลางเป็นสายไฟฟ้า

การส่งสัญญาณเข้าไปในสาย 220 โวลต์ (VOLT) โดยตรงขณะที่มีไฟอยู่ นั้น ไม่สามารถทำได้จึงใช้วิธีการมอดดูเลทโทนได้อัล (TONE DILER) หรือ DTMF ดูอัลโทนมัลติฟริควเ็นซี (DUAL-TONE-MULTI-FREQUENCY) กับคลื่นวิทยุที่มีความถี่ต่ำๆ แล้วจึงส่งไปตามสายโดยเป็นตัวส่งรหัส (ENCODER) สัญญาณโทนได้อัลในที่นี้ใช้ไอซีเบอร์ ( INTEGRATED CIRCUIT ) UM95087

เอ็นไอซีดีให้สัญญาณออก (TONE OUT) เป็นแบบดูอัลโทนมัลติฟริควเ็นซี หรือ DTMF ซึ่งสัญญาณที่ออกมาจะแตกต่างกัน หรือเหมือนกันนั้นจะขึ้นอยู่กับกรกด

คีย์บอร์ด (KEY BOARD) ตัวรับก็นำความถี่วิทยุนี้มาทำการตีมอดคูเลทเป็นความถี่ DUAL-TONE-MULTI-FREQUENCY แปลงสัญญาณของ DTMF ให้เป็นระบบตัวเลขทางดิจิทัล (DIGITAL) เลขฐานสองขนาด 4 บิต โดยตัวถอดรหัส (DECODER) จะใช้ไอซีเบอร์ MT 8870 ซึ่งเป็นไอซีเฉพาะในการใช้แปลงสัญญาณของ DTMF ที่แยกออกมาจากภาครับว่าสัญญาณที่ส่งออกมามีความถี่เท่าไร โดยถอดรหัสความถี่ที่ส่งมาทั้ง 16 ความถี่ออกเป็นเลขฐานสองขนาด 4 บิตแล้วนำไปตีโค้ดอีกครั้งเพื่อนำไปควบคุมรีเลย์ ซึ่งรีเลย์จะทำหน้าที่แทนสวิตช์คอยปิดและเปิดอุปกรณ์ไฟฟ้า

จากความสามารถของปริิณยานิพนธ์ฉบับนี้ ทำให้เราสามารถนำไปใช้งานและก่อประโยชน์ตามจุดประสงค์ ดังนี้

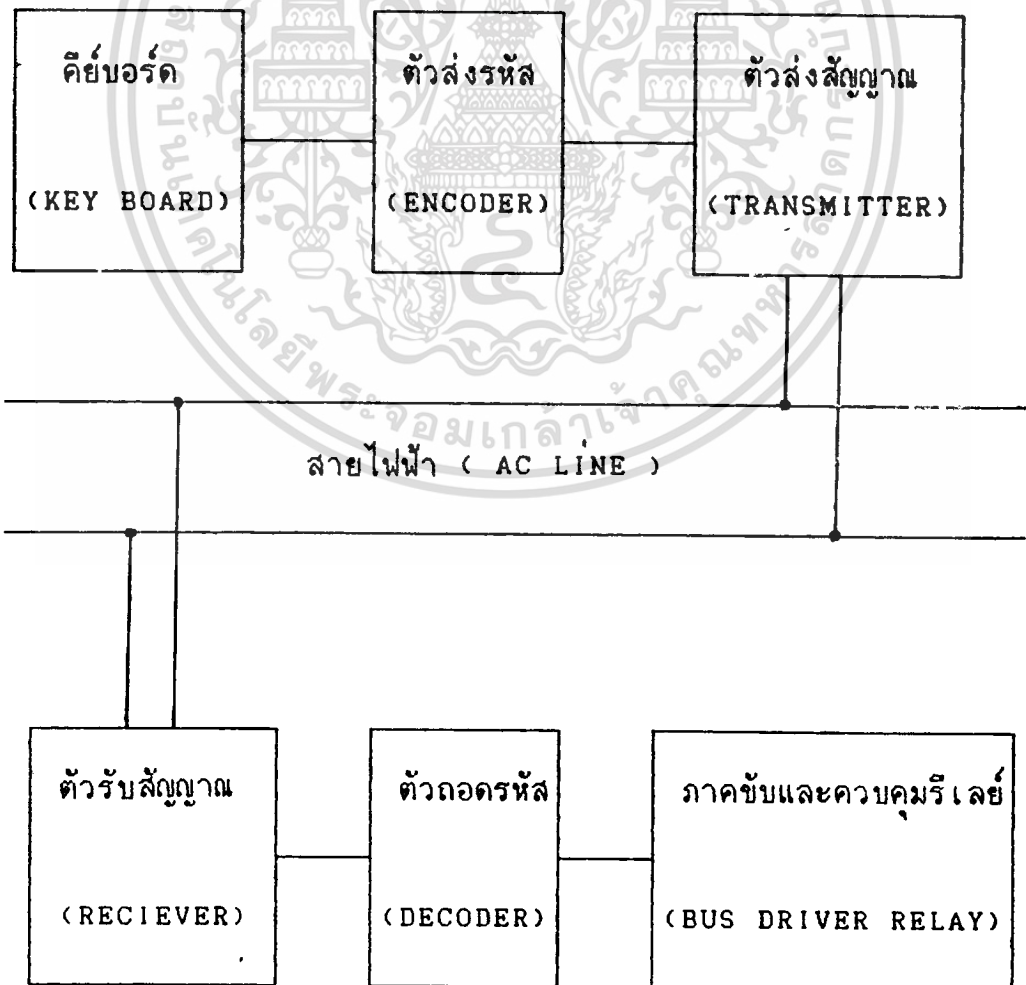
1. เพื่อไปใช้กับการเรียนการสอนในวิชาอิเล็กทรอนิกส์อุตสาหกรรมที่ต้องการควบคุมอุปกรณ์ไฟฟ้าชนิดต่าง ๆ ได้
2. สามารถนำไปใช้งานเป็นตัวควบคุม อุปกรณ์อิเล็กทรอนิกส์ทางไกลได้ โดยอาศัยสายไฟฟ้าเป็นตัวกลาง
3. ผู้ใช้สามารถนำไปควบคุมอุปกรณ์ตามที่ต้องการได้อย่างสะดวกสบาย และง่ายต่อการใช้อุปกรณ์นั้น ๆ
4. สามารถใช้เป็นวงจรที่มีการควบคุมอุปกรณ์ได้หลาย ๆ ชุด เพราะมีการออกแบบไว้ใช้ได้หลาย ๆ แชนแนล โดยการเปลี่ยนการควบคุมที่ คีย์บอร์ด (KEY BOARD)

## บทที่ 2

### หลักการทํางานและโครงสร้างของ MODULATED REMOTE CONTROL

#### 2.1 หลักการทํางาน

MODULATED REMOTE CONTROL เป็นอุปกรณ์ทางอิเล็กทรอนิกส์ที่มีหลักการทํางานคล้ายกับรีโมทคอนโทรลชนิดอินฟราเรด และแบบใช้สายแตกต่างกันที่ MODULATED REMOTE CONTROL ใช้ตัวกลางในการส่งสัญญาณผ่านทางสายไฟฟ้าภายในอาคารที่นักอาศัย เพื่อไปควบคุมอุปกรณ์ไฟฟ้า ซึ่งรีโมทคอนโทรลชนิดอื่นอาจใช้ อากาศ หรือ แสง เป็นตัวกลางในการส่งผ่านสัญญาณ หลักการทํางานของตัวรับ และตัวส่งก็คล้ายคลึงกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 3 หลักการทํางานของ MODULATED REMOTE CONTROL  
ไม่ว่ากรณีใดๆทั้งนี้ อีกทั้งห้ามเผยแพร่ต่อสาธารณะ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

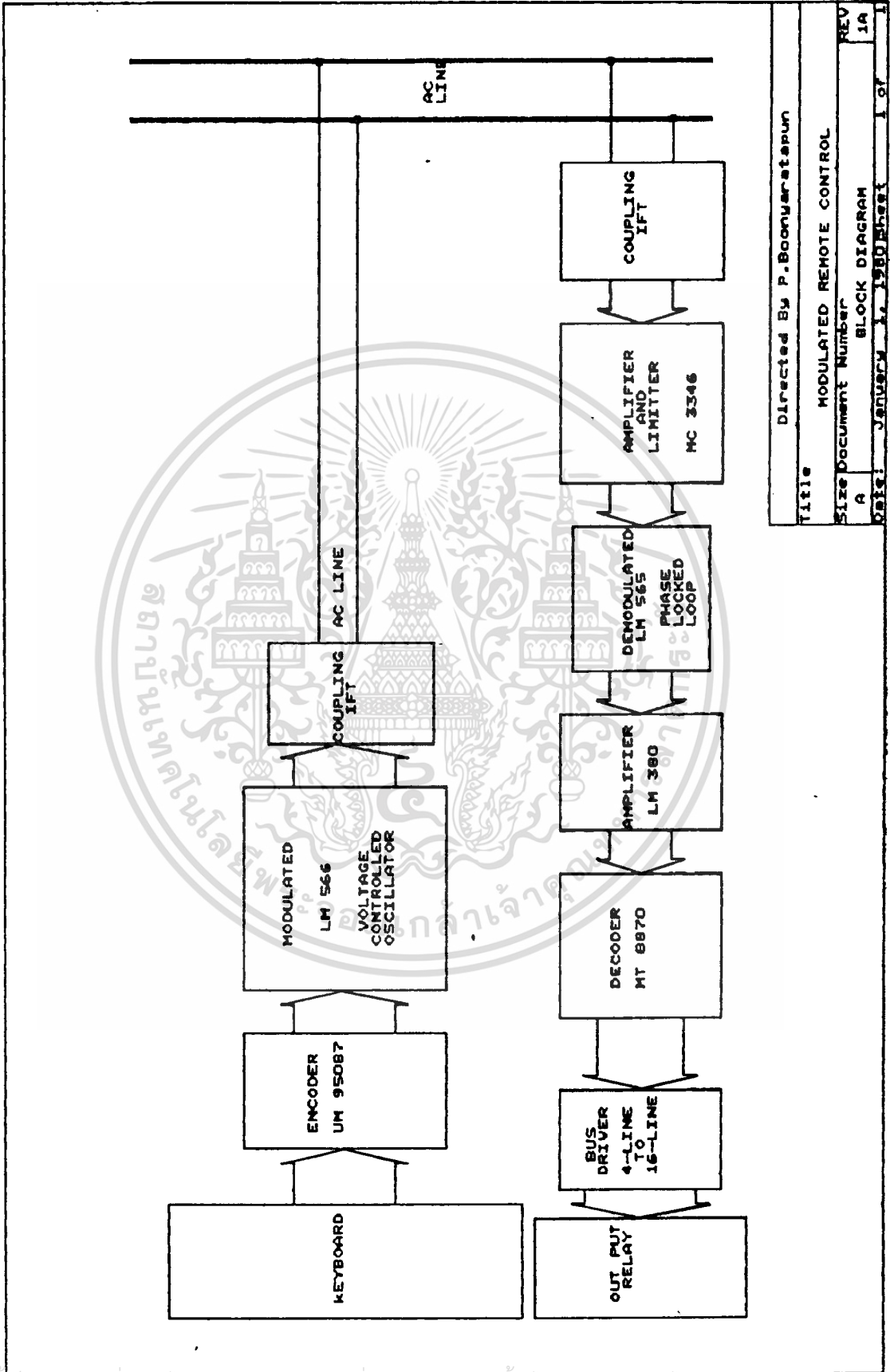
หลักการการทำงานของ MODULATED REMOTE CONTROL ในชุดตัวควบคุมจะประกอบด้วยคีย์บอร์ด ( KEY BOARD ) จะเป็นตัวเลือกการทำงานของอุปกรณ์ไฟฟ้าที่ต่ออยู่ทางเอาต์พุต ( OUT PUT ) โดยตัวส่งรหัส ( ENCODER ) จะเป็นตัวเข้ารหัสสัญญาณจากคีย์บอร์ดว่า คีย์บอร์ดตัวใดถูกกดก็จะให้ความถี่ออกมาตามตำแหน่งคีย์นั้น โดยที่คีย์แต่ละคีย์จะมีความถี่ออกมาไม่เท่ากัน และความถี่ที่ออกมาจะถูกส่งผ่านเข้าไปในตัวส่งสัญญาณ ตัวส่งสัญญาณก็จะทำการมอดคูเลทความถี่ที่ได้จากคีย์บอร์ด แล้วส่งออกไป ตัวส่งสัญญาณใช้ชิปไอซีเพียงตัวที่อาศัยหลักการของโวลต์เตจคอนโทรลอสซิลเลเตอร์ ( VOLTAGE CONTROL OSCILATOR หรือ VCO ) ให้สัญญาณออกมาเป็นสแคว์เวฟ ( SQUARE WAVE ) และส่งผ่านเข้าไปในสายไฟฟ้า

ตัวรับสัญญาณ ( RECIEVER ) จะรับสัญญาณที่ถูกส่งมาตามสายไฟฟ้า แล้วนำสัญญาณที่ได้รับเข้าแยกเอาสัญญาณ DTMF ออกมาจากคลื่นวิทยุโดยที่ตัวรับสัญญาณจะมีภาคดีมอดคูเลเตอร์ ( DEMODULATOR ) แบบ FM โดยใช้ไอซีเฟสล็อกคูล ( PHASE LOCK LOOP ) จะเป็นตัวล็อคความถี่ค่าใดค่าหนึ่งที่เป็นสัญญาณที่ภาคตัวส่งสัญญาณได้ส่งออกมา และจะนำสัญญาณที่ได้เข้าไปขยายสัญญาณ เพื่อให้สัญญาณมีความแรงพอเพียงที่จะนำส่งเข้าไปภาคถอดรหัส ( DECODER ) เพื่อถอดรหัสความถี่ DTMF ที่ภาครับส่งต่อมาให้เป็นเลขฐานสองขนาด 4 บิต และจะทำการถอดรหัสเลขฐานสองขนาด 4 บิต อีกครั้งหนึ่งด้วยไอซี ที่ให้เอาต์พุตเป็น 16 ช่อง และนำเอาเอาต์พุตนี้ไปขับอุปกรณ์รีเลย์ เพื่อควบคุมอุปกรณ์ไฟฟ้าต่อไป

## 2.2 บล็อกไดอะแกรม (BLOCK DIAGRAM)

ดังรูปที่ 4 เป็นบล็อกไดอะแกรมของ MODULATED REMOTE CONTROL ) ประกอบด้วยส่วนประกอบด้วยกัน 2 ส่วน คือ ชุดตัวส่งสัญญาณ และ ชุดตัวรับสัญญาณ ซึ่งชุดตัวส่งสัญญาณประกอบด้วยคีย์บอร์ด 16 คีย์ที่ต่อแบบ เมตริกส่งสัญญาณเข้าไปในชุดตัวเข้ารหัส ซึ่งใช้ไอซีเบอร์ UM 95087 เพียงตัวเดียวให้สัญญาณออกเป็นสัญญาณ DTMF ผ่านเข้าไปทำการมอดคูเลทด้วยหลักการของโวลท์เต็มคอนโทรลอสซิส เลเตอร์ด้วย ไอซีเพียงตัวเดียวเช่นเดียวกับ เบอร์ LM 566 และคัปปีงเข้าสายไฟฟ้า

ในชุดภาครับนี้จะรับสัญญาณที่ส่งมาตามสายไฟฟ้าผ่านเข้าวงจรคัปปีงและเข้าไปผ่านวงจรลิมิตเตอร์ด้วยไอซี MC 3346 และเข้าไปผ่านชุดดีมอดคูเลเตอร์ด้วยวิธีการ เฟสล็อกคูล์โดยใช้ไอซีเบอร์ LM 565 แยกเอาสัญญาณ DTMF ออกผ่านเข้าภาคขยายโดยใช้ไอซีเบอร์ LM 380 และสัญญาณที่ขยายแล้วเข้าไปทำการถอดรหัส DTMF ด้วยไอซีเบอร์ MT 8870 จะให้สัญญาณเป็นสัญญาณ ดิจิตอลขนาด 4 บิต และนำสัญญาณดิจิตอลที่ได้ไปถอดรหัสอีกครั้งเป็น 16 แชนแนล และทำการแลทซ์สัญญาณเอาไว้และสัญญาณนี้จะต่อไปยังภาคขับเอาท์พุทเพื่อควบคุมอุปกรณ์ที่ต่ออยู่กับรีเลย์เพื่อทำงานตามวัตถุประสงค์ต่อไป



Directed By P.Boonwaratapun	
Title	MODULATED REMOTE CONTROL
Size Document Number	A
Block Diagram	1A
Date	JANUARY 14, 1980 Sheet 1 of 1

เอกสารนี้เป็นเอกสารทสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

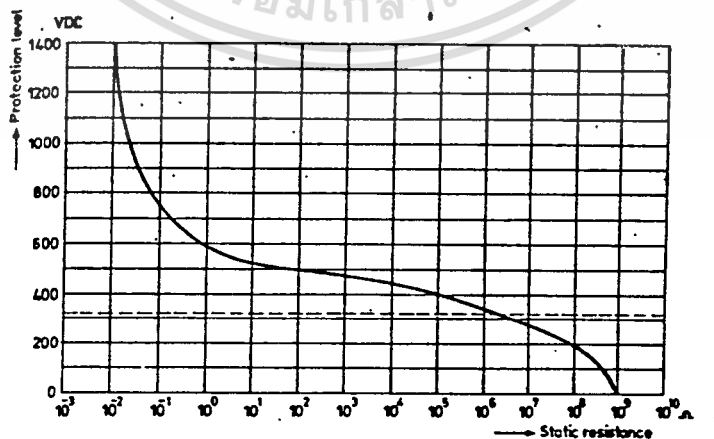
รูปที่ 4 แสดงบล็อกไดอะแกรมของ MODULATED REMOTE CONTROL

## 2.3 ทฤษฎีการทำงาน

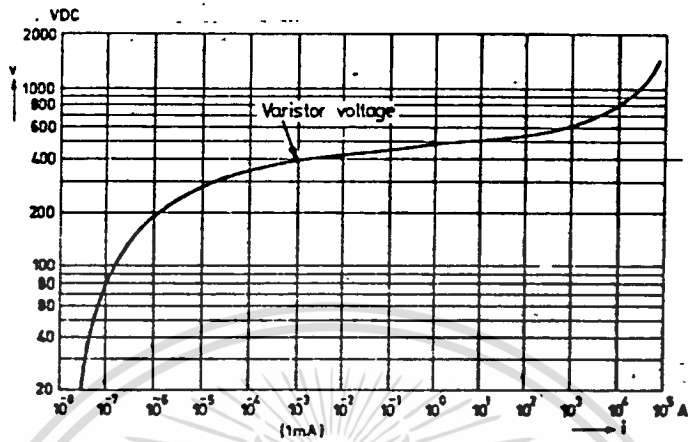
### 2.3.1 วาริสเตอร์ ( VDR หรือ MOV )

VDR ( VOLTAGE DEPENDENT RESISTOR ) หรือเรียกอีกอย่างหนึ่งว่า MOV ( METAL OXIDE VARISTOR ) แต่มักจะเรียกว่า "วาริสเตอร์" เป็นอุปกรณ์ทางไฟฟ้า ที่มีคุณสมบัติแตกต่างจากตัวอื่นๆ คือมันจะทำหน้าที่เป็นตัวความต้านทานที่แปรค่าได้ตามแรงดัน ที่ตกคร่อมตัวมัน โดยจะมีค่าความต้านทานสูงมาก ๆ ( อาจถึง 100 M ) เมื่อแรงดันที่ตกคร่อมตัวมัน ต่ำกว่าแรงดันพิกัด ( RATING VOLTAGE ) แต่เมื่อแรงดันเพิ่มขึ้นจนเกินกว่า RATING VOLTAGE แล้ว ค่าความต้านทานจะลดต่ำลงมาก ๆ อย่างรวดเร็ว ( อาจเหลือเพียง 0.1  $\Omega$  เมื่อแรงดันสูงกว่า RATING VOLTAGE 2 เท่า ) ซึ่งจะทำให้มีกระแสจำนวนมาก ( ในช่วง 100 - 10,000 A ) ไหลผ่านตัวมัน เปรียบเสมือนว่าตัวมันทำหน้าที่ลัดวงจรได้เลยทีเดียว

เพื่อให้เห็นการทำงานที่ชัดเจนยิ่งขึ้น จึงแสดงด้วยกราฟแสดงความสัมพันธ์ของแรงดันกับความต้านทานของ VDR ไว้ในรูปที่ 5 และความสัมพันธ์ของแรงดันกับกระแสไฟฟ้าในรูปที่ 6 หรือพอสรุปได้ว่า VDR หรือ วาริสเตอร์ เปรียบเสมือน ซีเนอร์ไดโอดไฟสลับนั่นเอง



รูปที่ 5 ตัวอย่างแสดงความสัมพันธ์ของแรงดันและความต้านทานของ VDR ที่มี RATING VOLTAGE = 250 Vrms



รูปที่ 6 ตัวอย่างแสดงความสัมพันธ์ของแรงดันและกระแสในตัว VDR ที่มี RATING VOLTAGE = 250 Vrms และแสดงค่า VARISTOR VOLTAGE ให้เห็นด้วย

คุณสมบัติที่สำคัญอีกข้อหนึ่งของ VDR ซึ่งเป็นตัวกำหนดความสามารถในการทนรับพลังงานจะเรียกว่า เอนเนจี้ แอ็บซอร์บชั่น เรตติง (ENERGY ABSORPTION RATING) โดยจะมีผลกับปริมาณกระแสไฟฟ้า และช่วงเวลาที่ยอมรับได้ โดยไม่พังเสียหายไปก่อนและค่าพลังงานที่จะทนรับได้นี้มีหน่วยเป็นจูล ( หรือ W.sec ) ขึ้นอยู่กับขนาดของตัว VDR ด้วย ถ้าขนาดใหญ่ย่อมจะมีค่าสูง หรือสามารถรับกระแสได้สูง หรือ สามารถทนกับสภาวะการลัดวงจรภายในตัวมันในช่วงเวลานานๆได้ VDR จะมีค่าแรงดันฉีก (RATING VOLTAGE) ไม่เท่ากันทุกตัว ( เนื่องจากการผลิตไม่สามารถจะทำได้ ) จึงจัดกลุ่มค่าที่ใกล้เคียงกันเอา

ไว้ด้วยกัน แล้วจึงกำหนดเป็นค่าแรงดันฉีกเอาไว้ค่าหนึ่ง ซึ่งจะเป็นค่ากลาง ๆ ของแต่ละกลุ่ม เช่น กำหนดค่าวาริสเตอร์โวลท์เตจ (VARISTOR VOLTAGE)

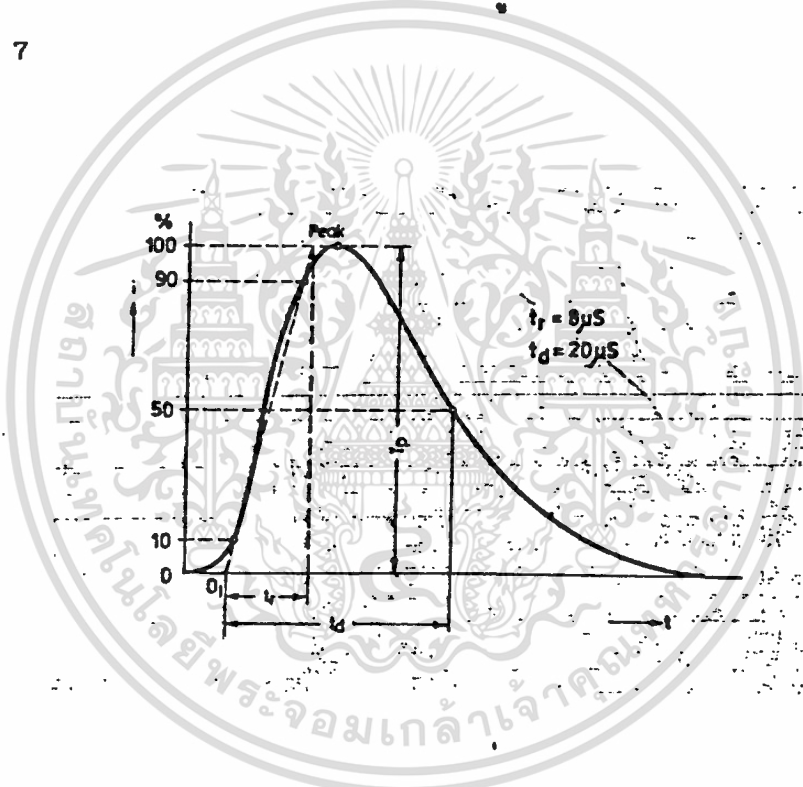
เอาไว้ที่ 390 VDC +10 เปอร์เซ็นต์ คือได้ตั้งแต่ 351 - 429 VDC

ค่าวาริสเตอร์โวลท์เตจ คือค่าแรงดันเมื่อป้อนแรงดันไฟตรงเข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีเหตุเปลี่ยนแปลงได้ และต้องอ้างอิงถึงชื่อเอกสารทุกครั้งที่มีการนำไปใช้

ตัววาริสเตอร์แล้วเกิดกระแสไหลผ่านตัวมัน 1 mA แล้วและถ้าแรงดันเพิ่มขึ้นอีกเล็กน้อยจะเกิดกระแสไหลผ่านตัวมันเพิ่มขึ้นอย่างรวดเร็ว ดังนั้นจึงมักจะใช้ตัววาริสเตอร์โวลต์เตจเป็นตัวกำหนดการใช้งาน หรือนิกัดแรงดัน

คุณสมบัติอีกข้อหนึ่งนั่นคือกระแสนิกัด (CURRENT RATING) ซึ่งเป็นตัวกำหนดกระแสสูงสุดที่ผ่านตัวมันได้ ในสถานะของเงื่อนไขที่กำหนดตัวจะเสียหาย โดยทั่วไปจะกำหนดเงื่อนไขเป็น  $8 * 20\mu\text{Sec}$  หรือ  $8 / 20\mu\text{Sec}$  ความหมายของเงื่อนไขตัวนี้มาจากการป้อนรูปคลื่นให้เกิดกระแสเชิง (SURGE) ดังรูปที่ 7



รูปที่ 7 การป้อนรูปคลื่นเพื่อหา CURRENT RATING ตามเงื่อนไขที่กำหนดของ VDR

รูปคลื่นของกระแสที่ได้ในรูปที่ 7 จะได้ค่า  $t_r$  และ  $t_d$  โดย  $t_r$  เกิดจากการวัดค่ากระแสที่ 10 เปอร์เซ็นต์ และ 90 เปอร์เซ็นต์ ของกระแสสูงสุด แล้วลากเส้นไปหาจุดสูงสุด ( $I_m$ ) พร้อมกับลากเส้นตั้งฉากลงมาสำหรับ  $t_d$  วัดจากจุดเริ่มต้นของ  $t_r$  ไปยังจุดที่กระแสลดลงมาเหลือ 50 เปอร์เซ็นต์ ดังนั้นเงื่อนไขที่กำหนดไว้  $8 * 20\mu\text{Sec}$  หรือ  $8 / 20\mu\text{Sec}$  ก็คือ  $t_r$  กับ  $t_d$  นั่นเอง โดยที่  $t_r$  คือ  $8 \mu\text{Sec}$  และ  $t_d$  คือ  $20 \mu\text{Sec}$

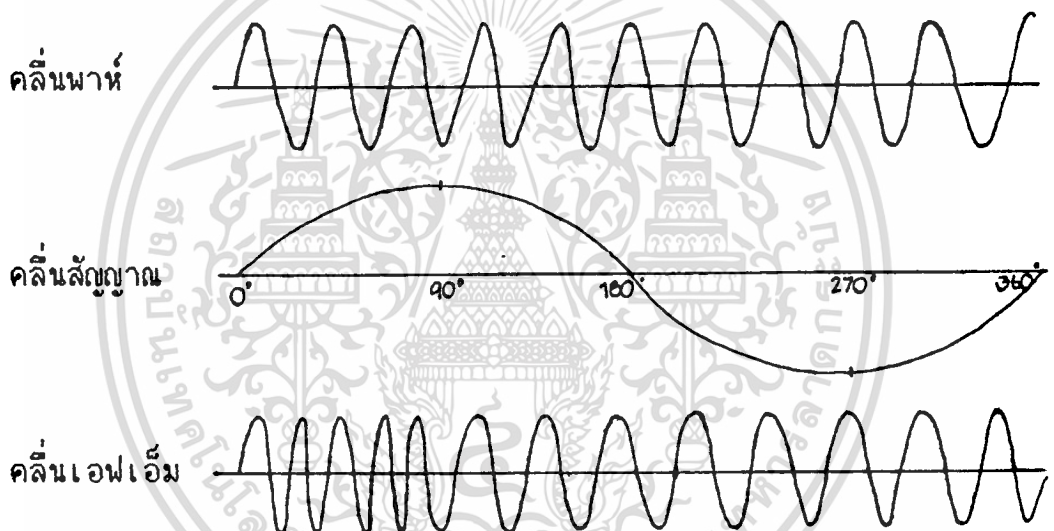
เราสามารถนำเอา VDR หลาย ๆ ตัวมาต่อขนานกัน เพื่อเพิ่มความสามารถ การรับพลังงานและกระแสเชิง (SURGE) ได้ แต่เนื่องจากค่าวาริสเตอร์โวลต์เทจของแต่ละเบอร์มีโอกาสแตกต่างกันสูงมากถึง +10 เปอร์เซ็นต์ ดังนั้นอัตราส่วนในการแบ่งกระแสเชิง (SURGE) ไปยัง VDR แต่ละตัวจึงอาจแตกต่างกันมาก เช่นตัวที่มีวาริสเตอร์โวลต์เทจต่ำที่สุดอาจต้องรับกระแสเชิงสูงกว่าตัวอื่นเป็น 100 เท่า หรือ 1000 เท่า ก็ได้ ถ้าอยู่ในสภาวะที่เลวร้าย แต่ก็รู้ว่าจะเป็นผลเสียไปเลยทีเดียว เมื่อเทียบกับการเลือกใช้แบบตัวใหญ่ตัวเดียวกับตัวเล็กหลาย ๆ ตัวแล้ว ในเรื่องของราคาอาจจะประหยัดกว่า และช่วงเวลาในการป้องกันกระแสเชิงจะยาวนานกว่า เพราะถ้ากระแสมากเกินไป VDR จะทำงานต่อเนื่องกันไป จากตัวที่มีค่าวาริสเตอร์โวลต์เทจต่ำสุดไปหาตัวที่มีค่าสูงสุด หรือถ้าจะพังก็จะพังเรียงทีละตัวกันไปจะปลอดภัยกว่าที่มีตัวใหญ่อยู่ตัวเดียวแล้วพังไปเลย

## 2.3.2 การมอดูเลชันเชิงความถี่ (Frequency Modulation)

### 1. ลักษณะของคลื่นเอฟเอ็ม

การมอดูเลชันเชิงความถี่เป็นการรวมหรือฝากสัญญาณเสียงเข้ากับคลื่นพาห์ (แคเรีย) วิธีหนึ่ง ในลักษณะที่ความถี่ของคลื่นพาห์จะเปลี่ยนไปตามขนาดของ สัญญาณเสียง โดยที่ขนาดของคลื่นพาห์ยังคงที่ตลอดเวลา

รูปที่ 8 แสดงตัวอย่างของคลื่นพาห์ที่มอดูเลทกับคลื่นสัญญาณรูปไซน์



คลื่นพาห์จะเปลี่ยนแปลงความถี่ตามขนาด (โวลต์เตจ) ของสัญญาณ (เสียง) เมื่อขนาดคลื่นสัญญาณเสียงสูงสุด ความถี่คลื่นพาห์ก็สูงสุดและเมื่อขนาดคลื่นสัญญาณลดลงต่ำสุด ความถี่คลื่นพาห์ก็ลดลงต่ำสุดเช่นกัน ถ้าคลื่นสัญญาณเปลี่ยนแปลงขนาดตลอดเวลาความถี่คลื่นพาห์ก็จะเปลี่ยนแปลงตลอดเวลาเช่นกัน และการเปลี่ยนแปลงความถี่นี้เรียกว่า ความถี่เบี่ยงเบน (เฟริควเ็นซี ดีริเอนซ์)  $f_{\Delta}$  ซึ่งทำให้คลื่นเอฟเอ็มมีความถี่  $= 2 \times f_{\Delta}$  (แบนวิทซ์)

การมอดูเลททางขนาด (เอ-เอ็ม) จะเกิดไซด์แบนด์เพียง 1 คู่ ความถี่ไซด์แบนด์ต่างๆจากความถี่คลื่นพาห์เท่ากับ  $f_c - f_m$  และ  $f_c + f_m$  แต่การมอดูเลทเชิงความถี่จะเกิดจำนวนไซด์แบนด์มากคู่ไม่มีที่สิ้นสุด ( $\infty$ ) แต่ละ

คู่จะมีความถี่เป็น  $f_c + f_m, f_c + 2f_m, f_c + 3f_m \dots f_c + nf_m \dots$  ดังนั้นการเบี่ยงเบนความถี่ก็อาจจะมีถึงค่าอนันต์ได้

ถ้ากำหนดให้คลื่นพาห้เป็น

$$E_c = E_c \sin(\omega_c t + \theta) = E_c \sin(2\pi f_c t + \theta)$$

คลื่นสัญญาณ  $E_m = E_m \sin \omega_m t = E_m \sin 2\pi f_m t$

ความถี่เบี่ยงเบนของคลื่นพาห้  $f_d$  คือ

$$f = f_c + f_d \sin 2\pi f_m t$$

ดังนั้นคลื่นแอมป์  $e = E_c \sin 2\pi (f_c + f_d \sin 2\pi f_m t)t$

$$e = E_c \sin (2\pi f_c t + [f_d / f_m] \cos 2\pi f_m t)$$

ซึ่ง  $f_d / f_m = m_f =$  มอดคูลชันอินเด็กซ์ หรือ ดัชนีการมอดคูลชัน

$f_d =$  ความถี่เบี่ยงเบนของคลื่นพาห้

$f_m =$  ความถี่ของคลื่นสัญญาณ

## 2. เปอร์เซนต์มอดคูลชัน

การส่งกระจายเสียงระบบแอมป์-เอ็มตามข้อตกลงของ FCC กำหนดไว้ว่าความถี่คลื่นพาห้ต้องอยู่ในย่าน 88-108 MHz, ความถี่สัญญาณสูงสุดต้องไม่เกิน 15 KHz ความถี่เบี่ยงเบนสูงสุด 75 MHz ( ถ้าเป็นเสียงของ TV. กำหนดไว้ไม่เกิน 25 KHz )

ดังนั้นการกำหนดเปอร์เซนต์มอดคูลชันให้ถือว่ามอดคูลชัน 100% เกิดเมื่อความถี่คลื่นพาห้เบี่ยงเบนไป 75 KHz (หรือ TV. 25 KHz) และ ณ ความถี่เบี่ยงเบนใดจะคำนวณหาเปอร์เซนต์มอดคูลชันได้จาก

$$\text{เปอร์เซนต์มอดคูลชัน } M = \frac{\text{ความถี่เบี่ยงเบนที่เกิดขึ้นจริง} \times 100}{\text{ความถี่เบี่ยงเบนสูงสุดตามข้อกำหนด FCC}}$$

## 3. ไซด์แบนด์

เนื่องจากไซด์แบนด์มีจำนวนมาก ขนาดของไซด์แบนด์แต่ละคู่จะแตกต่างกันไปขึ้นอยู่กับความถี่ของคลื่นพาห้และสัญญาณมอดคูลชัน อย่างไรก็ตามการกระจายขนาดของไซด์แบนด์ขึ้นอยู่กับความถี่ของคลื่นพาห้และสัญญาณมอดคูลชัน

ไซค์แบนด์ ทำให้กำลังทั้งหมดของคลื่นพาร์คังที่ตลอดเวลา การคำนวณหาค่า  
ขนาดของไซค์แบนด์แต่ละคู่ต้องใช้สมการของ Bessel function มาคำนวณ  
คือ  $E = E_c \sin w_c t [j_0(m_f) + 2j_2(m_f) \cos 2w_m t + 2j_4(m_f) \cos 4w_m t + \dots]$   
 $+ E_c \cos w_c t [2j_1(m_f) \sin w_m t + 2j_3(m_f) \sin 3w_m t$   
 $+ 2j_5(m_f) \sin 5w_m t + \dots]$

$$\sin A \cos B = 1/2 [\sin(a+b) + \sin(a-b)]$$

$$\cos A \sin B = 1/2 [\sin(a+b) - \sin(a-b)]$$

แทนค่า

$$E = E_c \{ j_0(m_f) \sin w_c t +$$

$$j_1(m_f) [\sin(w_c + w_m)t - \sin(w_c - w_m)t] +$$

$$j_2(m_f) [\sin(w_c + 2w_m)t + \sin(w_c - 2w_m)t] +$$

$$j_3(m_f) [\sin(w_c + 3w_m)t - \sin(w_c - 3w_m)t] +$$

$$j_4(m_f) [\sin(w_c + 4w_m)t - \sin(w_c - 4w_m)t] +$$

$$j_n(m_f) [\sin(w_c + nw_m)t - \sin(w_c - nw_m)t] \}$$

ในที่นี้  $j_0(m_f)$  คือ Bessel ของคลื่นพาร์คัง  $j_n(m_f)$  คือ  
Bessel function ของ  $m_f$  ลำดับที่  $n$  (หรือหมายถึงความเข้มของ  
ไซค์แบนด์)

#### 4. กำลังงานในคลื่นเอฟ-เอ็ม

คลื่น เอฟ-เอ็ม จะมีขนาดคังที่เท่ากับ ขนาดแคเรียก่อนการ  
มอดดูเลท ทั้งนี้หมายถึงว่ากำลังงานทั้งหมดหลังการมอดดูเลทจะเท่ากับกำลัง  
ก่อนการมอดดูเลท เนื่องจากไซค์แบนด์เดินขึ้นตั้งแต่ 1 คู่ จนถึง  $n$  คู่ ทำให้  
กำลังงานที่คลื่นพาร์คังกระจายไปในไซค์แบนด์ทั้งหมด ผลรวมของกำลังงานที่  
ไซค์แบนด์ยกกำลังสองแล้วถอดรากที่สองจะคังที่เท่ากำลังของคลื่นพาร์คังก่อน  
การมอดดูเลทเสมอ เช่น เมื่อ  $m_f = 2$  จะได้กำลังงานเป็น

$$\text{กำลังงานทั้งหมด} = j^2 + 2(j^2 + j^2 + j^2)$$

$$= (.22)^2 + 2[(.58)^2 + (.35)^2 + (.13)^2 + (.03)^2]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นำไปใช้ประโยชน์อื่นใด

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5. ดิวีเอชันเรโซ

$$\text{ดิวีเอชันเรโซ} = \text{ความถี่เบี่ยงเบนสูงสุด} = f_{\Delta} \text{ max}$$

$$\text{ความถี่สัญญาณสูงสุด} = f_{\infty} \text{ max}$$

สำหรับการส่งกระจายเสียงระบบเอฟ-เอ็ม (ย่านความถี่ 88-108 MHz)

$$= 75 \text{ MHz} / 15 \text{ MHz} = 5$$

$$(\text{ส่วนเสียงใน TV.} = 25 \text{ MHz} / 15 \text{ MHz} = 1.67)$$

## 6. การปรับเทียบความถี่เบี่ยงเบน

คลื่นพาห้จะเปลี่ยนแปลงค่าตลอดเวลามีทั้งค่าบวก ค่าลบ และค่าที่เป็นศูนย์ตามการเปลี่ยนแปลงดัชนีมอดดูเลชั่น ( $m_f$ ) ค่าที่เป็นศูนย์ของคลื่นพาห้ขึ้นอยู่กับค่าที่เปลี่ยนแปลงของดัชนีการมอดดูเลชั่น จุดแรกที่คลื่นพาห้ตกลงเป็นศูนย์คือ  $m_f$  เท่ากับ 2.4 และถัดไป  $m_f = 5.5, 8.6, 1, 1.7 \dots$  ซึ่งข้อมูลนี้นำไปใช้การปรับเทียบ (Calibration) ความถี่เบี่ยงเบนหรือตรวจสอบความถี่เบี่ยงเบน (Deviation monitor) ของเครื่องส่งเอฟ-เอ็มได้ หลักการนี้เรียกว่า Bessel Zero หรือ Bessel Carrier Null

### ตัวอย่างที่ 1

จงหาความถี่เบี่ยงเบนของเครื่องส่งเอฟ-เอ็ม เมื่อขนาดของคลื่นสัญญาณความถี่ 10 KHz ทำให้เกิด Bessel Zero อันแรกขึ้น

### วิธีทำ

ดัชนีการมอดดูเลชั่น ( $m_f$ ) ที่เกิด Bessel Zero คือ 2.4 ดังนั้นความถี่เบี่ยงเบนคลื่นพาห้จึงเป็น

$$\begin{aligned} f_{\Delta} &= m_f \times f_{\infty} \\ &= 2.4 \times 10 \\ &= + 2.4 \text{ KHz} \end{aligned}$$

## 7. ลักษณะของ Narrow band FM

จะคล้าย ๆ กับคลื่นเอ-เอ็ม คือมีแถบความถี่แคบมีจำนวนไซด์แบนด์คู่เดียว ค่าความถี่สัญญาณที่มอดดูเลทสูงสุดไม่เกิน 3 KHz และค่าความถี่เบี่ยงเบนสูงสุด 5 KHz และจะใช้เป็นวิทยุสื่อสารเคลื่อนที่ (FM mobile communication service) ซึ่งรวมถึงวิทยุตำรวจ รถพยาบาล วิทยุในรถแท็กซี่ และวิทยุบังคับ

ส่วน Wideband FM ใช้กับเครื่องส่งกระจายเสียงเพื่อความบันเทิง มีข้อดีกว่าตรงที่ใช้ความถี่สัญญาณได้ถึง 15 KHz ความถี่เบี่ยงเบนได้สูงสุดถึง 75 KHz สามารถกำจัดเสียงรบกวนได้

## 8. แถบความถี่คลื่นเอฟ-เอ็ม

กำลังงานรวมจากไซด์แบนด์ต่าง ๆ และคลื่นพาห์รวมกันควรจะมีค่าเท่ากับคลื่นพาห์ก่อนการมอดดูเลท แต่จากการรวมค่าไซด์แบนด์และคู่ยกกำลังสองรวมกับคลื่นพาห์กำลังสองจะได้ค่าไม่ถึง 100 % ดังนั้นจึงมีผู้คิดค้นสูตรขึ้นมาคำนวณขอบเขตของแถบความถี่ เพื่อครอบคลุมกำลังงานที่กระจายอยู่ในไซด์แบนด์ท้าย ๆ ให้ได้รวมกันถึง 98 % เป็นอย่างดี เรียกสูตรนี้ว่า Carson's Rule

$$\text{แถบความถี่เอฟ-เอ็ม (BW)} = 2 ( f_u + f_m )$$

### ตัวอย่าง

จงหาแถบความถี่ของคลื่นของคลื่นเอฟ-เอ็ม ที่มีความเบี่ยงเบน 3 KHz และการมอดดูเลทด้วยสัญญาณย่านความถี่ 200 Hz ถึง 5000 Hz

### วิธีทำ

จาก Carson's Rule จะได้แถบความถี่เมื่อสัญญาณความถี่ต่ำสุดและสูงสุด

$$\begin{aligned} BW_1 &= 2 ( f_u + f_{m1} ) \\ &= 2 ( 3 + 0.2 ) = 6.4 \text{ KHz} \end{aligned}$$

$$\begin{aligned} BW_2 &= 2 ( f_u + f_{m2} ) \\ &= 2 ( 3 + 5000 ) = 16 \text{ KHz} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ดังนั้นแถบความถี่สูงสุดจึงเท่ากับ 16 KHz  
ไม่ว่ากรณีใดๆก็ตาม ขอสงวนสิทธิ์ในสิ่งที่ปรากฏ และต้องขออนุญาตถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 9. การทวีคูณความถี่ (frequency multiplier)

สัญญาณเอฟ-เอ็ม เบื้องต้นจะผลิตให้มีกำลังต่ำและการมอดดูเลท จะได้ความถี่เบี่ยงเบนต่ำไม่ได้ตามกฎหมายของ FCC จึงต้องมีการทวีคูณความถี่ สมการของคลื่นเอฟ-เอ็ม ที่กล่าวมาแล้วคือ

$$e = E_c \sin [2\pi(f_c + f_m \sin(2\pi f_m t))t]$$

ความถี่  $f = f_c + f_m \sin 2\pi f_m t$

ถ้าทวีคูณความถี่เอฟ-เอ็มด้วยจำนวน  $s$  เท่า เพื่อให้ได้ความถี่เบี่ยงเบน  $sf_m$

$$S_f = S(f_c + f_m \sin 2\pi f_m t)$$

$$S_f = S f_c + S f_m \sin 2\pi f_m t$$

ดังนั้น  $f_m$  ใหม่ =  $S f_m$  เท่า

และมีความถี่ศูนย์กลาง (center frequency) เป็น  $S f_c$  เท่า

การทวีคูณความถี่ทำไม่ยากโดยใช้อุปกรณ์ที่ไม่เป็นเชิงเส้น

เช่น วงจรขยายคลาสซี และวาแรคเตอร์ไดโอด ซึ่งจะให้ความถี่ทวีคูณหรือฮาโมนิกส์จำนวนมาก เพียงแค่เลือกเอาจำนวนฮาโมนิกส์ที่ต้องการมาให้ เช่นทวีคูณ 2, 3 หรือ 4 การทวีคูณความถี่จำนวนมาก ๆ จะใช้วิธีคูณความถี่ด้วยจำนวนเท่าน้อย ๆ แล้วทวีคูณต่อเนื่อง เช่น ถ้าต้องการเพิ่มความถี่ 4 เท่า ก็เพิ่ม 2 เท่า แล้วเพิ่มต่ออีก 2 เท่า

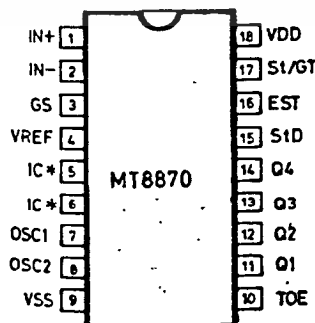
### 2.3.3 การถอดรหัส (DECODER)

ในโครงงานนี้ใช้ไอซีถอดรหัสความถี่ (INTEGRATED DTMF RECEIVER) เบอร์ MT 8870 มีคุณสมบัติดังนี้

- เป็นตัวรับและถอดรหัสความถี่ (DTMF RECEIVER)
- ใช้กระแสไฟฟ้าน้อย ใช้ไฟเลี้ยงระดับเดียวกับ TTL
- สามารถตั้งอัตราการขยายภายในตัวไอซีได้
- สามารถปรับการ์ดไทม์ (GUARD TIME) ได้
- เป็นไอซีคุณภาพสูง

### โครงสร้างของ MT 8870

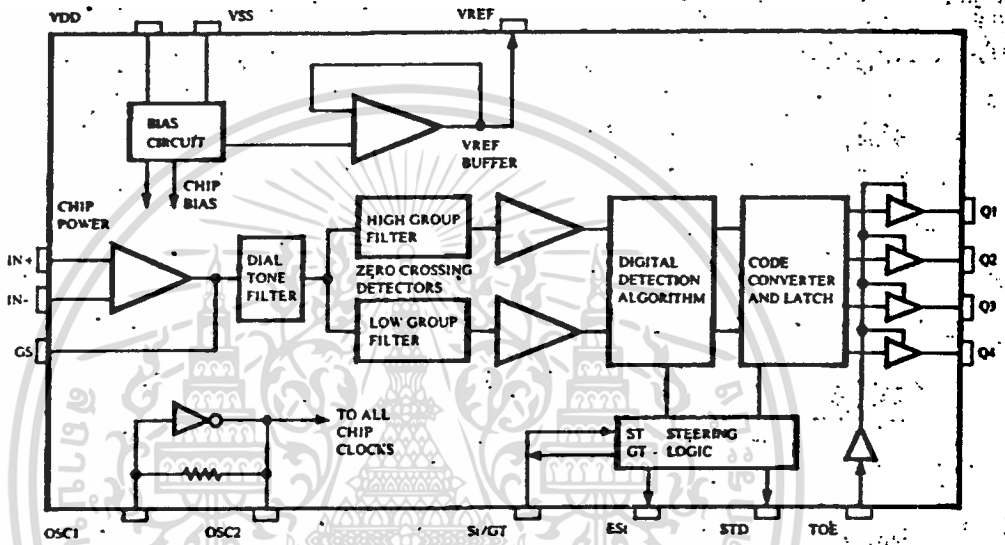
โครงสร้างภายในของ MT 8870 ประกอบด้วยวงจรรองความถี่ และวงจรถอดรหัสฟังก์ชันทางดิจิทัลเป็นไอซีที่สร้างโดยใช้เทคโนโลยี  $1\text{SO}^2$  CMOS ในส่วนของวงจรรองความถี่ใช้เทคนิคของสวิทช์ คาปาซิเตอร์ฟิลเตอร์ สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิทัล เพื่อตรวจจับและถอดรหัสทั้ง 16 ความถี่ออกเป็นเลขฐานสองขนาด 4 บิต และ เช็คช่วงเวลาที่สำคัญเข้ามา ส่วนภาคอินพุตเป็นออปแอมป์ ซึ่งสามารถปรับ อัตราการขยายได้โดยต่ออุปกรณ์ภายนอก เอาต์พุตเป็นวงจรแลคซ์ 3 สถานะ รูปที่ 9 แสดงขาของ MT 8870 และรูปที่ 10 แสดงโครงสร้างภายใน ในของ MT 8870



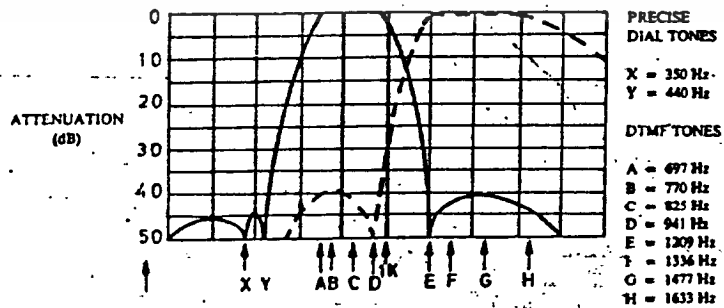
\* ต่อกับ VSS

MT8870BE 18 PIN PLASTIC  
MT8870BC 18 PIN CERDIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ รูปที่ 9 แสดงรายละเอียดขาของ MT 8870



รูปที่ 10 แสดงโครงสร้างภายในของ MT 8870



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งรูปที่ 11 แสดงความถี่ที่ได้จากภาคกรองความถี่

## ฟังก์ชันการทำงานภายในของ MT 8870

ภายในของ MT 8870 ประกอบด้วยส่วนสำคัญ 5 ส่วน คือ

1. ภาคกรองสัญญาณความถี่ (FILLTER SECTION)
2. ภาคถอดรหัส (DECODER SECTION)
3. ภาคตรวจสอบสัญญาณ (STEERING CIRCUIT)
4. ภาคขยายสัญญาณความแตกต่าง (DIFFERENTIAL INPUT)
5. ภาคกำเนิดความถี่ (OSCILLATOR)

### 1. ภาคกรองสัญญาณความถี่ (FILLTER SECTION)

ในส่วนนี้จะแยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มความถี่ คือ ช่วงความถี่สูงและช่วงความถี่ต่ำโดยใช้วงจรกรองแถบความถี่อันดับ 6 ชนิด สวิทช์ คาปาซิเตอร์ (SIX-ORDER SWITCHED CAPACITOR BAND PASS FILLTER) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือช่วงความถี่สูงและช่วงความถี่ต่ำ

### 2. ภาคถอดรหัส (DECODER SECTION)

ความถี่ DTMF ที่ถูกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัส ความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิทัล และมีการตรวจสอบความถี่ที่เข้ามา ว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบว่าความถี่นั้นถูกต้องสัญญาณที่ขา EST (EARLY STEERING) ก็จะแอกทีฟสำหรับค่าที่ถอดรหัสได้จากความถี่ต่างๆ นั้น แสดงในรูปที่ 12

F <sub>low</sub>	F <sub>high</sub>	NO	TOE	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>4</sub>
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	•	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

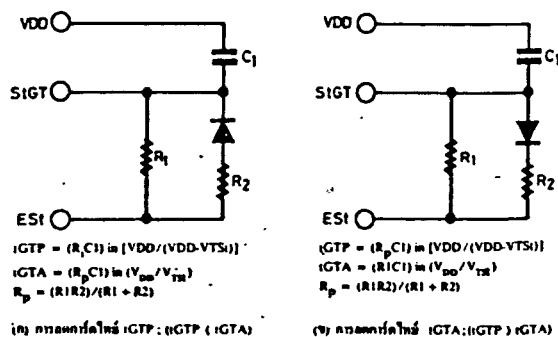
รูปที่ 12 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3. ภาคตรวจสอบสัญญาณ (STEERING CIRCUIT)

ก่อนที่จะมีการถอดรหัสความถี่ออกไปทางเอาต์พุต จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยที่สังเกตจากรยะเวลา การกดปุ่มสวิตช์ความถี่ เพื่อให้มีช่วงความถี่ออกมาเป็นช่วงเวลาพอสมควรมีเวลานั้นวงจรส่วนนี้จะไม่รับโดยถือว่า สัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดสามารถตั้งได้โดยใช้ RC ต่อภายนอกสัญญาณที่ขา EST จะเป็น "High" นานใกล้เคียงกับระยะเวลาที่ความถี่ DTMF เข้ามาทำให้ แรงดัน  $V_c$  สูงขึ้นจนถึงค่า เทอร์ชโฮลด์ วงจรถอดรหัส จึงจะถอดรหัสออกมาเป็นตัวเลข ขนาด 4 บิต ส่วนรายละเอียดการทำงานดูได้จาก แผนภูมิเวลาหรือไทม์มิ่งไดอะแกรม (TIMING DIAGRAM) ในรูปที่ 19 จะเข้าใจยิ่งขึ้น

สำหรับการ์ดไทม์ (GARD TIME) นั้นหมายถึง คาบเวลาของความถี่ที่เข้ามา ซึ่งจะต้องนานเท่ากันหรือมากกว่าช่วงเวลาที่เราตั้งไว้จึงจะได้รับการยอมรับว่าสัญญาณความถี่นั้นถูกต้อง หรือ เวลาที่เราตั้งไว้โดย RC ก็คือ การ์ดไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามานานเท่าหรือมากกว่า เวลาที่ตั้งไว้จึงสามารถแปลงเป็นตัวเลขได้ ถ้าสัญญาณความถี่เข้ามาสั้นกว่าก็ จะไม่มีการถอดรหัสเป็นตัวเลขออกไป การตั้งเวลาและคำนวณเวลาดูได้จาก รูปที่ 14



วิธีการคำนวณ

$$t_{GTA} = (RC) \ln [V_{DD} / V_{Tst}]$$

$$t_{GTP} = (RC) \ln [V_{DD} / (V_{DD} - VTst)]$$

(ก) การลดการ์ดไทม์  $t_{GTP}; (t_{GTP} < t_{GTA})$

$$t_{GTP} = (R_p C_1) \ln [VDD / (VDD - VTst)]$$

$$t_{GTA} = (R_p C_1) \ln (V_{DD} / V_{Tst})$$

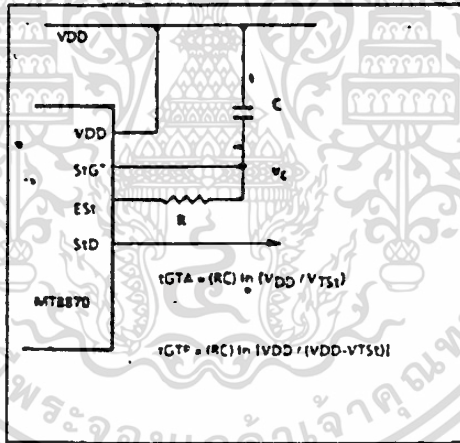
$$R_p = (R_1 R_2) / (R_1 + R_2)$$

(ข) การลดการ์ดไทม์  $t_{GTA}; (t_{GTP} > t_{GTA})$

$$t_{GTP} = (R_p C_1) \ln [VDD / (VDD - VTst)]$$

$$t_{GTA} = (R_1 C_1) \ln (V_{DD} / V_{Tst})$$

$$R_p = (R_1 R_2) / (R_1 + R_2)$$



รูปที่ 15 แสดงวงจรตรวจสอบสัญญาณอย่างง่าย

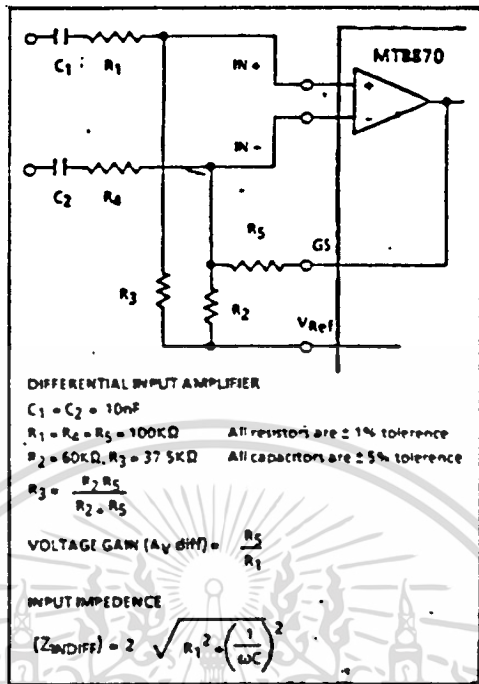
4. ภาคขยายสัญญาณความแตกต่าง ( DIFFERENTIAL INPUT )

วงจรส่วนอินพุตของ MT 8870 เป็นภาคขยายออปแอมป์ที่สามารถปรับอัตราขยายได้โดยต่อ วงจรภายนอกเข้าไปแสดงในรูปที่ 16 เป็นการต่อวงจรภายนอกเข้ากับอินพุต ซึ่งสามารถคำนวณอัตราขยายความแตกต่างของอินพุต และอิมพีแดนซ์ได้ดังนี้

$$\text{อัตราขยาย} \quad (A_{diff}) = R_f / R_i$$

$$\text{อินพุตอิมพีแดนซ์} \quad (Z_{diff}) = 2 \sqrt{R_i^2 + (1 / \omega C)^2}$$

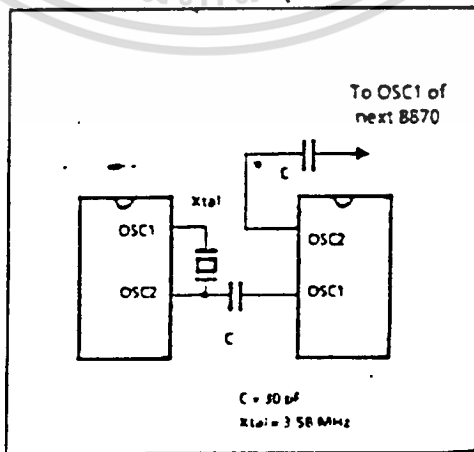
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่เนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 16 แสดงการต่อวงจรภาคอินพุต

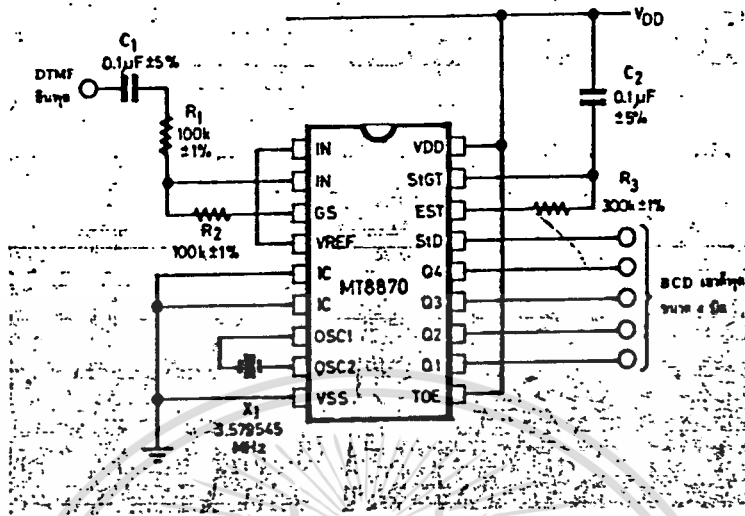
5. ภาคกำเนิดความถี่ (OSCILLATOR)

ในภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอลขนาด 3.58 MHz. ก็สามารถใช้งานได้ทันที การต่อวงจรกำเนิดความถี่ แสดงในรูปที่ 17

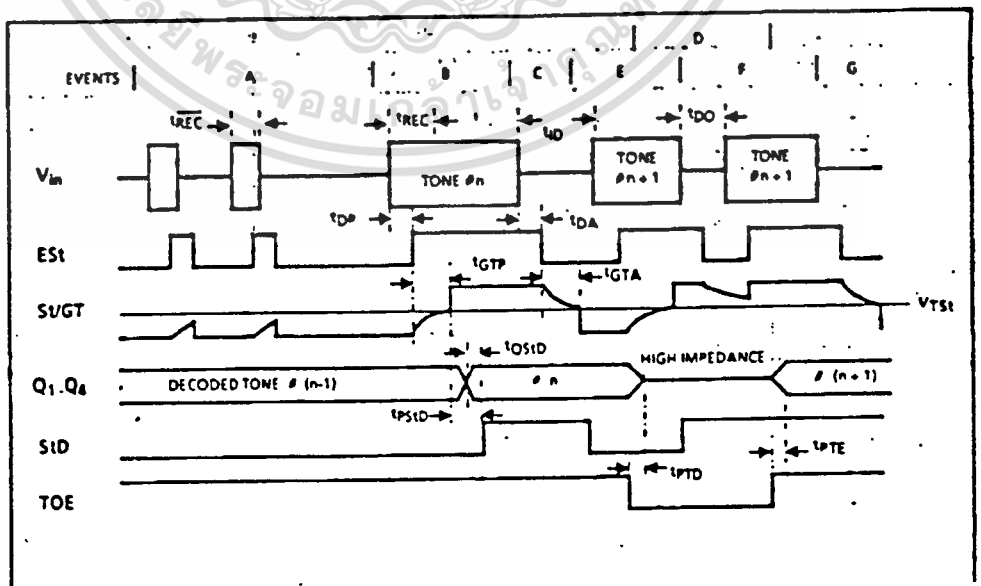


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

รูปที่ 17 แสดงวงจรผลิตความถี่ ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดข้อมูลและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



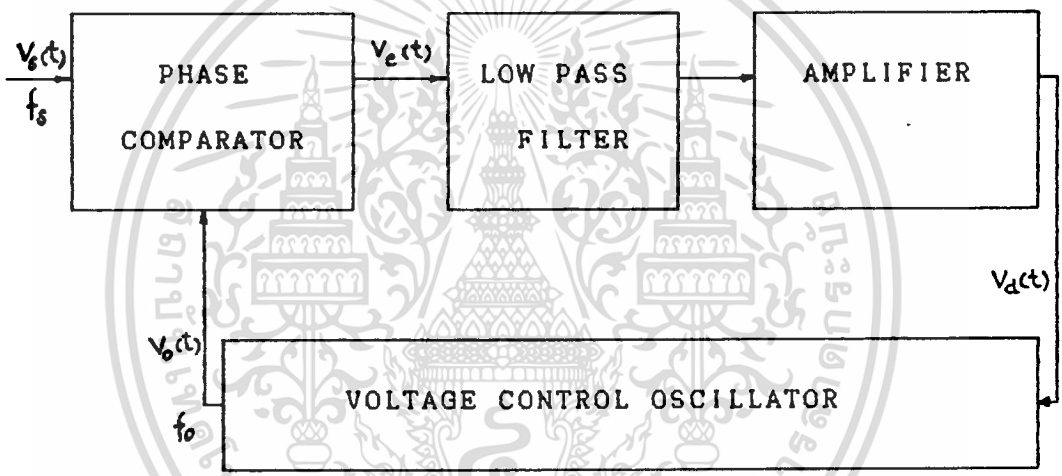
รูปที่ 18 แสดงวงจรใช้งานเบื้องต้นของ MT 8870



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 19 แสดงแผนภูมิเวลา (TIMING DIAGRAM) ของ MT 8870  
 ไม่ว่าจะกรณีใดก็ตาม อีกทั้งห้ามมิให้ตีพิมพ์สิ่งนี้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.4 เฟสล็อกคูลูฟ (PHASE LOCK LOOP )หรือ PLL

เฟสล็อกคูลูฟ (PLL)คือ ระบบที่มีการป้อนความถี่กลับประกอบด้วย เฟสดีเท็คเตอร์ (PHASE DETACTOR)โลว์พาสฟิลเตอร์(Low Pass Filter) และ เออร์เรอร์แอมพลิไฟเออร์ (ERROR AMPLIFIER) ซึ่งอยู่ทางที่สัญญาณ เดินไปหน้าและ โวลท์เตจคอนโทรลอสซิลเลเตอร์ (VOLTAGE CONTROL OSILLATOR) หรือ VCO อยู่ในทางป้อนกลับแผนภาพของระบบเฟสล็อกคูลูฟอย่าง ง่ายๆ แสดงได้ดังในรูปที่ 20



รูปที่ 20 บล็อกไดอะแกรมของเฟสล็อกคูลูฟ

จากรูปที่ 20 ขณะที่ยังไม่มีสัญญาณเข้าไปในระบบแรงดันควบคุม (CONTROL VOLTAGE)  $V_d(t)$  จะเท่ากับศูนย์ VCO จะทำงานโดยการตั้ง ความถี่ไว้ที่  $f_o$  ซึ่งเรียกว่า Free-Running Frequency ถ้าสัญญาณเข้าไปในระบบ เฟสคอมพาราเตอร์ จะทำการเปรียบเทียบเฟส และความถี่ของ สัญญาณอินพุตกับ VCO และผลิตแรงดันคลาดเคลื่อน  $V_e(t)$  ซึ่งสัมพันธ์ กับความแตกต่างของเฟส และความถี่ระหว่างสัญญาณทั้งสอง แรงดันคลาด เคลื่อนนี้จะถูกกรองและขยายส่งไปควบคุม VCO ในการนี้แรงดันควบคุม  $V_d(t)$  จะไปบังคับความถี่ VCO ให้เปลี่ยนไปในทิศทางที่จะลดความถี่ที่แตกต่างกับระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น - อีกรหัสห้ามเผยแพร่ และต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีการนำไปใช้

จากการป้อนกลับของ PLL ทำให้ PLL ซึ่งโคโรไลน์ หรือ ล็อค กับสัญญาณที่เข้ามา ขณะที่ทำการล๊อคนั้น ความถี่ VCO จะเท่ากับสัญญาณอินพุตแต่เฟสยังต่างกันอยู่ ความแตกต่างของเฟส  $f_0$  มีความจำเป็นต่อการผลิตแรงดันคลาดเคลื่อนที่จะไปคอยปรับความถี่ VCO จากค่า ฟรีรันนิ่ง ให้เท่ากับความถี่ที่เข้ามา  $f_0$  ดังนั้น PLL จะยังคงรักษาสภาพการล๊อค การที่ระบบสามารถที่จะปรับตัวเองทำให้ PLL สามารถติดตามความถี่ที่เปลี่ยนไปของสัญญาณที่เข้าไปให้อยู่ในสภาพล๊อค เช่นเดิม ช่วงของความถี่ซึ่ง PLL สามารถติดตามการล๊อคกับสัญญาณที่เข้ามา เรียกว่า "LOCK RANGE" ของระบบค่าของมันจะขึ้นอยู่กับแรงดันคลาดเคลื่อน โดยจะไม่ขึ้นอยู่กับ แบนด์เอดของฟิลเตอร์ ช่วงความถี่นี้จะมากกว่าช่วงความถี่ที่ PLL สามารถทำการล๊อคอย่างแท้จริงกับสัญญาณอินพุต ช่วงความถี่หลังนี้เรียกว่า "CAPTURE RANGE" ของระบบช่วงการแคปเจอร์ นี้จะขึ้นอยู่กับ แบนด์เอดของฟิลเตอร์ และอัตราขยายลูปปิด ของระบบทั้งหมดโดยมีผลเกี่ยวข้องกับการเลือกเฟ้นของวงจรร PLL และยิ่งช่วยเพิ่มความปลอดภัยเกี่ยวกับสัญญาณรบกวนทางด้านสัญญาณนอกแบนด์ ที่จะมารบกวนได้เป็นอย่างดี

ขบวนการ แคปเจอร์คือ เฟสที่เปลี่ยนไปตามเวลาความถี่ และความคลาดเคลื่อนทางเฟสในลูป สามารถที่เขียนความสัมพันธ์ได้เป็น

$$2\pi \Delta f = d\theta_0 / dt$$

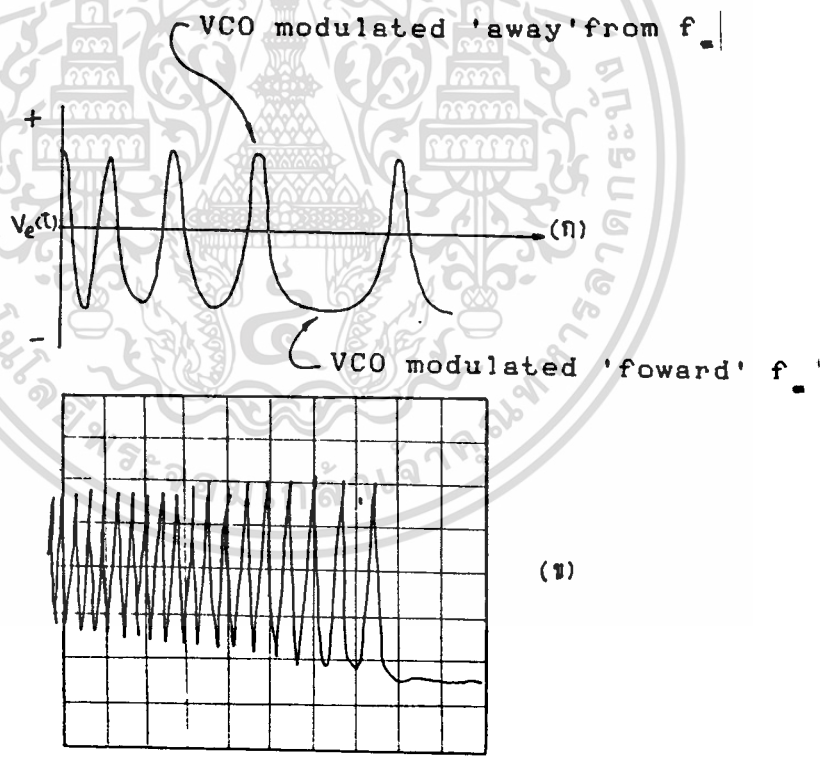
เมื่อ  $\Delta f$  เป็นความถี่ระหว่างสัญญาณอินพุตและความถี่ VCO

ถ้าเส้นทางป้อนกลับของ PLL ถูกเปิดออก คือ ระหว่าง โลว์พาสฟิลเตอร์ และอินพุตควบคุม VCO ดังนั้นจากความถี่ที่ตั้งไว้ของ  $f_0$  และ  $f_0$  จะทำให้สัญญาณที่ออกมาจาก เฟสคอมพาราเตอร์ จะเป็น Sinusoidal Beatnote ที่ความถี่คงที่  $\Delta f$  ถ้า  $f_0$  และ  $f_0$  มีความถี่ที่ใกล้เคียงกับ บิทโน้ต จะไปปรากฏที่ทางออกจาก ฟิลเตอร์โดยไม่ถูกลดขนาดลง คราวนี้สมมติว่าทางป้อนกลับถูกปิดลงโดยการต่อ โลว์พาสฟิลเตอร์ ไปยังขั้วควบคุม VCO ดังนั้นความถี่ VCO จะถูกมอดดูเลทกับบิทโน้ต  $\Delta f$  จะกลายเป็นฟังก์ชันของเวลา ถ้าระหว่างขบวนการมอดดูเลทขึ้น ความถี่ VCO เคลื่อนเข้าใกล้  $f_0$  (นั่นคือ

การลด  $\Delta f$ ) ดังนั้น  $d\theta_0 / dt$  ลดลงและสัญญาณที่ออกมาจาก Phase Comparator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใด ๆ ก็ตาม หากพบข้อผิดพลาดประการใด กรุณาแจ้งไปยังเจ้าของเอกสารที่ควรทราบไว้

ถูกมอดคูเลทให้ออกจาก  $f_c$  ซึ่ง  $df_c/dt$  จะเพิ่มขึ้น และแรงดันคลาดเคลื่อนจะเปลี่ยนไปอย่างรวดเร็วเป็นฟังก์ชันของเวลา ดังนั้นภายใต้เงื่อนไขนี้ ลुकคลื่นบิทโน้ตจะไม่อยู่ในลักษณะลูกคลื่นซายน์ มันจะมองดูเป็นอนุกรมของคาบเวลา "Cusps" ดังแสดงในรูปที่ 21 (ก) เนื่องจากความไม่เท่ากันของลูกคลื่นบิทโน้ต และมีสัญญาณกระแสดตรงเป็นส่วนประกอบค่าเฉลี่ย (average value) ของมันจะไปควบคุมให้ VCO เพิ่มค่า  $f_o$  เพื่อที่จะลด  $\Delta f$  ในช่วงนี้ความถี่ บิทโน้ต จะลดลงอย่างรวดเร็วจนเป็นศูนย์ ความถี่ VCO เพิ่มจาก  $f_o$  และทำให้เกิดการล๊อค เมื่อระบบอยู่ในช่วงล๊อค  $\Delta f$  จะเท่ากับศูนย์และจะเหลือเพียงดิซีเออร์เรอร์โวลท์เตจคงที่



รูปที่ 21 แสดงถึงการไม่ซิงโครไนส์ของเออร์เรอร์บิทโน้ต

(ก) ลักษณะลูกคลื่นของบิทโน้ต

(ข) ออสซิลแกรมของแคปเจอร์ทรานเซียนท์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามเผยแพร่เอกสารนี้โดยไม่ได้รับอนุญาตจากสำนักพิมพ์เอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 21 (ข) เป็นการแสดงออสซิลโลแกรมของลูปเออร์เรอร์โวลท์ เตจ  $V_e(t)$  ในขณะที่ระบบ PLL กำลังทำงานระหว่างขบวนการ capture สิ่งที่น่าสังเกต คือขณะที่ทำการลอค  $\Delta f$  จะลดลง การลดขนาดของโลว์พาสฟิลเตอร์ จะน้อยและขนาดของบิทโน้ต จะเพิ่มขึ้น

เวลาที่ PLL ใช้ในการลอค เรียกว่า "pull in time" พูลอินไทม์ จะขึ้นกับความถี่เริ่มแรก และความแตกต่างของเฟสระหว่างสองสัญญาณ รวมทั้งอัตราขยายทั้งหมด (overall loop gain) และช่วงกว้างของโลว์พาสฟิลเตอร์ พูลอินไทม์ อาจจะสั้นกว่าคาบเวลาของบิทโน้ต และลูปสามารถลอคโดยปราศจาก เออร์เรอร์ทรานเซียนท์

การทำงานของลูปโลว์พาสฟิลเตอร์มีหน้าที่ 2 อย่างคือ

1. การลดค่าคลาดเคลื่อนที่เป็นความถี่สูงที่ออกจากเฟสคอมพาราเตอร์ โดยการใช้คุณสมบัติการกำจัดสัญญาณรบกวน
2. มันทำหน้าที่เหมือนกับ short-term memory สำหรับ PLL และจะแคปเจอร์ กับสัญญาณใหม่อีกทีเมื่อระบบหลุดออกจากการลอค เนื่องจากสัญญาณรบกวนในช่วงทรานเซียนท์

เนื่องจาก โลว์พาสฟิลเตอร์ลดค่าแรงดันคลาดเคลื่อนของความถี่สูงระหว่างลูป มันเป็นตัวควบคุมการแคปเจอร์โดยตรง และคุณสมบัติผลตอบสนองชั่วขณะของ PLL

การลดช่วงกว้างของฟิลเตอร์ จะส่งผลไปยังการทำงานของระบบคือ

1. ขบวนการ แคปเจอร์ จะช้าลงและพูลอินไทม์จะเพิ่มขึ้น
2. ช่วงแคปเจอร์ จะลดลง
3. คุณสมบัติทาง inference-rejection ของ PLL จะดีขึ้นเพราะว่าแรงดันคลาดเคลื่อน เนื่องจากความถี่ของสัญญาณรบกวนจะถูกกลบไป
4. ผลตอบสนองชั่วขณะของ PLL ต่อการเปลี่ยนแปลงทันทีของสัญญาณเข้าในช่วงความถี่ แคปเจอร์ จะอยู่ในลักษณะภายใต้การแดมพ์ (underdamp)

## การประยุกต์ใช้งานของเฟสล็อกคูล (PLL)

เฟสล็อกคูลใช้งานอย่างกว้างขวางใน (frequency selective, demodulation, signal conditioning หรือประยุกต์ใช้เป็น frequency synthesise

### การประยุกต์ใช้งานของเฟสล็อกคูล

#### 1. FM demodulation

- (a) Broadcast FM detection
- (b) AM 3 FM telemetry decoding
- (c) FSK demodulation

#### 2. Frequency synchronization

#### 3. Signal conditioning

#### 4. Frequency multiplication & division

#### 5. Frequency translation

#### 6. AM detection

การทำงานของแต่ละอย่างของระบบ PLL อธิบายได้ดังนี้

#### 1. เอฟเอ็มดีมอดคูลเลชัน

ถ้า PLL lock กับสัญญาณ ฟรีควเอนซีมอดคูลเลชัน (FM) VCO จะติดตามความถี่ของสัญญาณที่เข้ากันทันทีแรงดันคลาดเคลื่อนจาก ฟัลเตอร์  $v_d$  (e) เป็นตัวทำให้ VCO รักษาการ ล็อค กับสัญญาณเข้าให้สอดคล้องกับเอาต์พุตมอดคูลเลชันในกรณีนี้การแปลงแรงดันให้เป็นความถี่ของ VCO จะให้มอดคูลเลชันออกมา มีลักษณะเป็นสัญญาณเชิงเส้น PLL สามารถใช้เป็นตัว ดีเท็ค สัญญาณ FM ที่มีช่วงความถี่กว้างหรือแคบได้ในลักษณะเป็นเชิงเส้นมากกว่าจะใช้อย่างอื่นเป็นตัว ดีเท็ค นั่นคือสำหรับในกรณีของ FM PLL จะมีลักษณะเป็นระบบเครื่องรับแบบ self contained เพราะมันประกอบด้วยฟังก์ชันของการเลือกความถี่และการ ดีมอดคูลเลชัน

เนื่องจาก PLL อยู่ในสภาวะลอคตอนช่วงขบวนการการเอฟเอ็มดีมอดคูลเลชัน

การตอบสนองความถี่อย่างเช่น rise time ของสัญญาณจากการ ดีมอดคูลเลชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ในการค้า  
สามารถทำนายได้จากการ plot root locus

ไม่ว่ากรณีใดก็ตาม อีกทั้งยังมีเหตุเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีของการส่งข้อมูลโดยใช้ Frequency Shift Keyed (FSK) ข่าวสารที่อยู่ในรูปดิจิทัล จะถูกส่งโดยการสวิตซ์ซึ่ง ความถี่สัญญาณที่เข้ารหัสระหว่างอันใดอันหนึ่งในช่วงที่ไม่ต่อเนื่อง 2 ช่วง ของความถี่สัญญาณเข้าซึ่งสอดคล้องกับค่าทางลอจิก "หนึ่ง" และ "ศูนย์" เมื่อ PLL ล็อกกับสัญญาณเข้าที่เป็น FSK แรงดันคลาดเคลื่อน  $v_d(t)$  ซึ่งอยู่ในลักษณะ discrete Voltage step จะสอดคล้องกับสัญญาณออกที่เป็น demodulated binary

## 2. ฟรีควีนซีซิงโครไนส์เซชัน

การใช้ระบบเฟสล็อกความถี่ออสซิลเลเตอร์อย่าง VCO สามารถที่จะเฟสล็อกกับสัญญาณระดับต่ำแต่เสถียรภาพสูงได้ ยิ่งกว่านั้นความถี่ที่ออกจาก VCO จะเหมือนกับความถี่ของสัญญาณที่เข้าแต่จะมีระดับกำลังที่สูงกว่า การใช้งานในบางกรณี สัญญาณ ซิงโครไนส์ซึ่งจะออกมาอย่างรวดเร็วในระยะสั้น (low duty cycle burst) ณ ความถี่ที่กำหนด PLL ยังสามารถที่จะใช้ในการผลิต CW ที่ต่อเนื่องกันโดยใช้ซิงโครไนส์ซึ่งพัลส์ ช่วงสั้น ๆ ที่ ล็อก ไว้เป็นสัญญาณอ้างอิงตัวอย่างที่ใช้ตั้งใน phase locked chroma reference generator ของเครื่องรับโทรทัศน์

ในระบบดิจิทัล PLL สามารถใช้สำหรับ ซิงโครไนส์เซชัน ฟังก์ชันได้เป็นอันมาก ตั้งอย่างเช่น ระบบสัญญาณนาฬิกาสองระบบสามารถ เฟสล็อกซึ่งกันและกัน ดังนั้นแต่ละอันจะเป็นฟังก์ชันของอีกอันหนึ่ง หรือใช้ใน synchronizing disk หรือ เทปที่ขั้วโดยทางกลไกในส่วนเก็บข่าวสารและระบบเอากลับเครื่องรับในการสื่อสารที่ใช้ พัลส์โคดมอดดูเลชัน (PCM) หรือระบบทวนสัญญาณ PLL ใช้สำหรับ บิทซิงโครไนส์เซชัน

## 3. ซิกแนลคอนดิชันนิ่ง

โดยการเลือกความถี่ free running ของ VCO PLL สามารถใช้ในการล็อกสัญญาณที่เข้า ดังนั้น VCO จะให้สัญญาณที่มีความถี่ที่ต้องการออกมาในขณะที่มันจะทำการกำจัดความถี่ของ sideband ที่ไม่ต้องการที่เข้ามา ถ้าพิสัยของ ลูฟ มีลักษณะแคบอัตราส่วนของสัญญาณต่อสัญญาณรบกวนที่ทางด้านออกของ VCO จะดีกว่าทางด้านเข้า ดังนั้น PLL สามารถใช้เป็นตัวกรองสัญญาณรบกวนสำหรับผลิตสัญญาณที่อ่อนโดยปราศจากสัญญาณรบกวน

### บทที่ 3

## การสร้างและการทำงานของ MODULATED REMOTE CONTROL

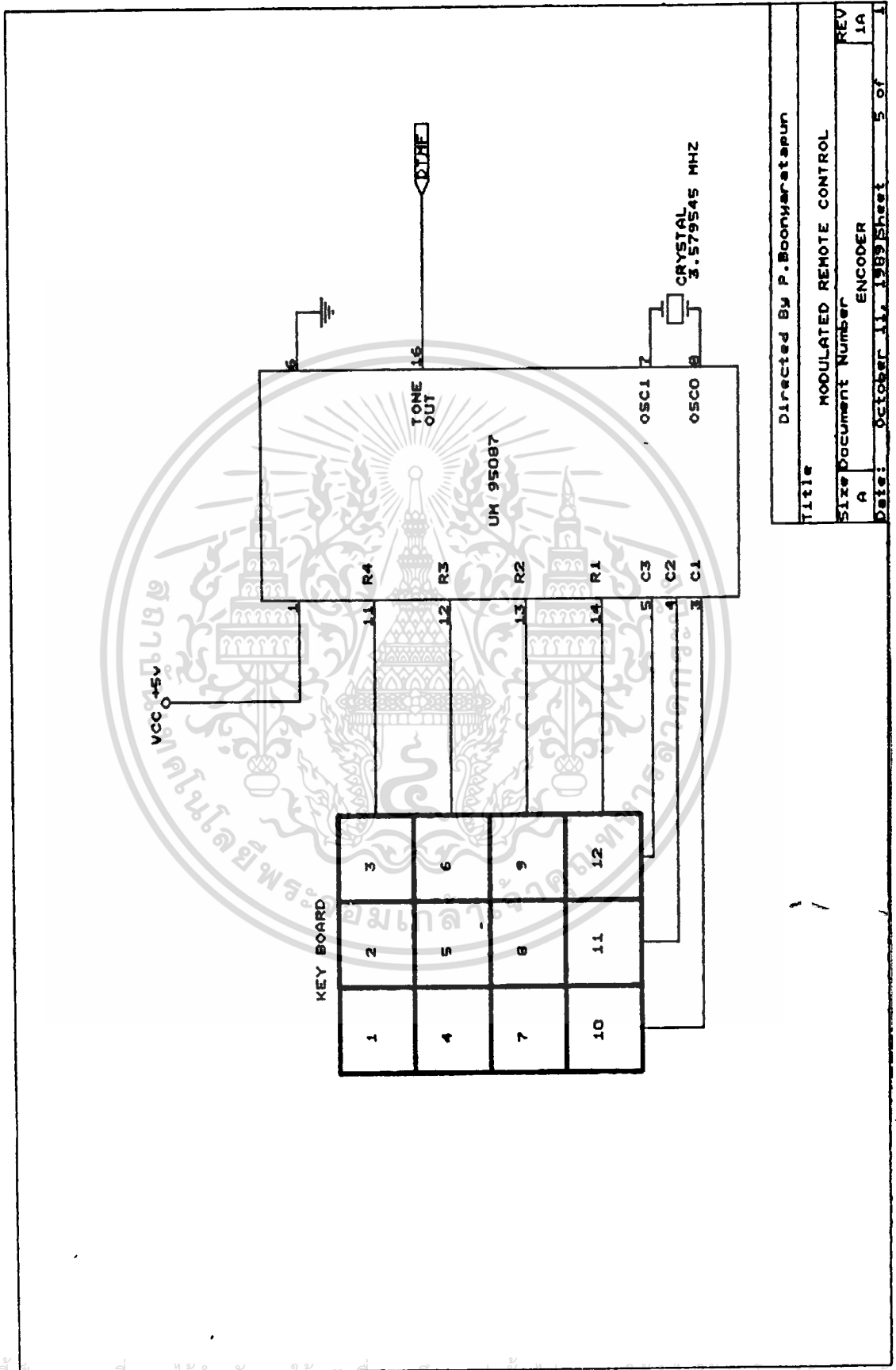
### 3.1 วงจรและการทำงานของภาคส่ง

รหัสจะถูกส่งมาโดยคีย์บอร์ด สัญญาณที่ได้จากคีย์บอร์ดจะเข้าสู่ภาคเข้ารหัสกำหนดให้ใช้ไอซีเบอร์ UM 95087 ซึ่งเป็นไอซีประเภทซิมอสซึ่งเป็นไอซีที่เข้ารหัสโดยเฉพาะที่ใช้ในการเข้ารหัสของเครื่องโทรทัศน์ที่ให้สัญญาณออกมาเป็นแบบ คูอัลโทนมัลติฟริควีนซี (Dual-tone-Multi-frequency) หรือ DTMF ในย่านความถี่โทรทัศน์

จากรูปที่ 23 หรือส่วนของวงจรเข้ารหัส จากโครงสร้างของไอซี จะเห็นว่าไอซี UM 95087 จะรับสัญญาณจากคีย์บอร์ดโดยตรง และจะทำงานในลักษณะการสแกนทางแนวดิ่ง (ROW) และแนวนอน (COLUMN) การกดคีย์บอร์ดแต่ละครั้งจะกำเนิดสัญญาณความถี่ 2 ความถี่ขา TONE OUT และส่งเข้าไปในวงจรภาคส่งที่ใช้ไอซีเบอร์ UM566 ดังรูปที่ 24 ซึ่งเป็นตัวกำเนิดความถี่ควบคุมด้วยแรงดัน (VOLTAGE CONTROL OSCILLATOR) หรือ VCO ทำหน้าที่มอดดูเลขแบบ FM โดยกำหนดความถี่กลางหรือคลื่นพาห์ด้วย  $R_1, VR_2, C_2$  และ  $C_3$  จากรูปที่ 24 ความถี่ที่ลอคเอาไว้ที่ 100 KHz เป็นช่วงความถี่ที่เหมาะสมที่สุด สัญญาณ DTMF จะผ่านชุด  $R_3$  และ  $C_1$  เพื่อช่วยการตอบสนองความถี่ด้านความถี่สูงให้ดีขึ้นมี  $VR_1$  เป็นตัวปรับระดับไม่ให้เกิดการโอเวอร์มอดดูเลขชั้นที่ทำให้สัญญาณเพี้ยนได้

การเปลี่ยนแปลงความถี่ความแรงอินพุตมีค่าเท่ากับ  $-0.66 f_c / V$  ที่แรงดันซัพพลาย 12 โวลต์ เพอร์เซ็นต์การมอดดูเลขที่ให้ความเพี้ยนต่ำสุดไม่เกิน 10 % ดังนั้นระดับสัญญาณที่อินพุตของ UM 566 ต้องมีค่าไม่เกิน  $0.15V_p$  หรือที่จุดต่อสัญญาณอินพุตไม่เกิน  $0.2 V_{rms}$  อินพุตของ LM 566 ถูกไบอัสไว้ที่  $3/4V_{cc}$  อันเป็นจุดทำงาน

เอาท์พุทจะออกที่ขา 3 ของ LM 566 ได้เป็นคลื่นสี่เหลี่ยมป้อนให้กับทรานซิสเตอร์ Q<sub>1</sub> ทำการขยายกำลังให้สูงขึ้นและ ใช้หม้อแปลงไอเอฟทรานฟอร์เมอร์ (IFT) จูนเอาสัญญาณที่ขยายนี้แล้วคัปปลิ่งผ่าน  $C_4$  ไปยังสายไฟ 220



Directed By P.Boonharatapun

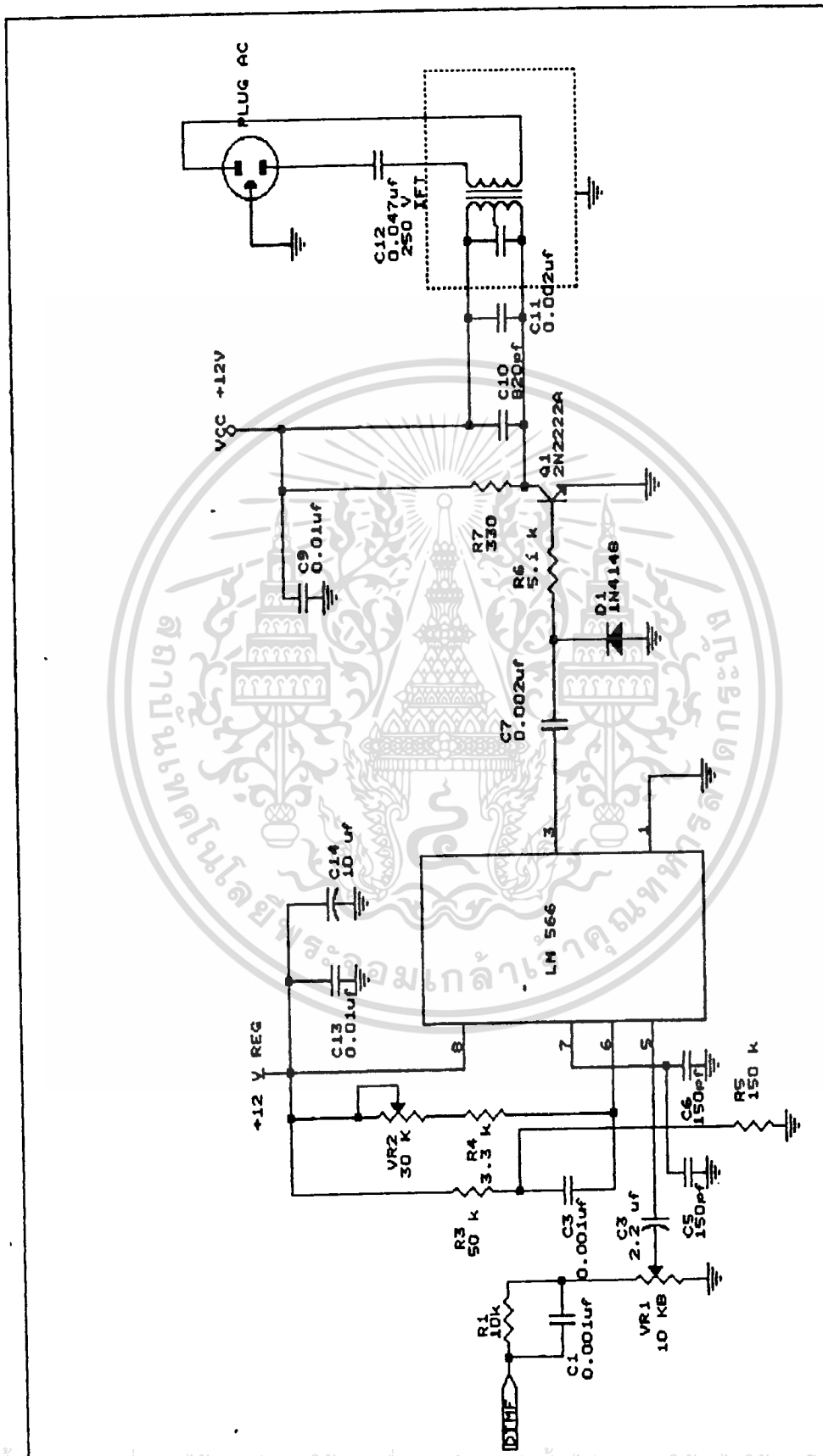
Title MODULATED REMOTE CONTROL

Size Document Number A

Encoder 1A

REV 1A

Date: October 11, 1999 Sheet 5 of 1



Directed By P.Boonwattapun	
Title	TRANSMITTER
Size Document Number	A
CIRCUIT DIAGRAM	REV 1A
Date:	October 10, 1989 Sheet 2 of 1

โวลต์ โดยมีความแรงของสัญญาณที่ขาคอลเลคเตอร์ของ  $Q_1$  ประมาณ 40-50 V<sub>P-P</sub>

### 3.2 วงจรการทำงานของภาครับ

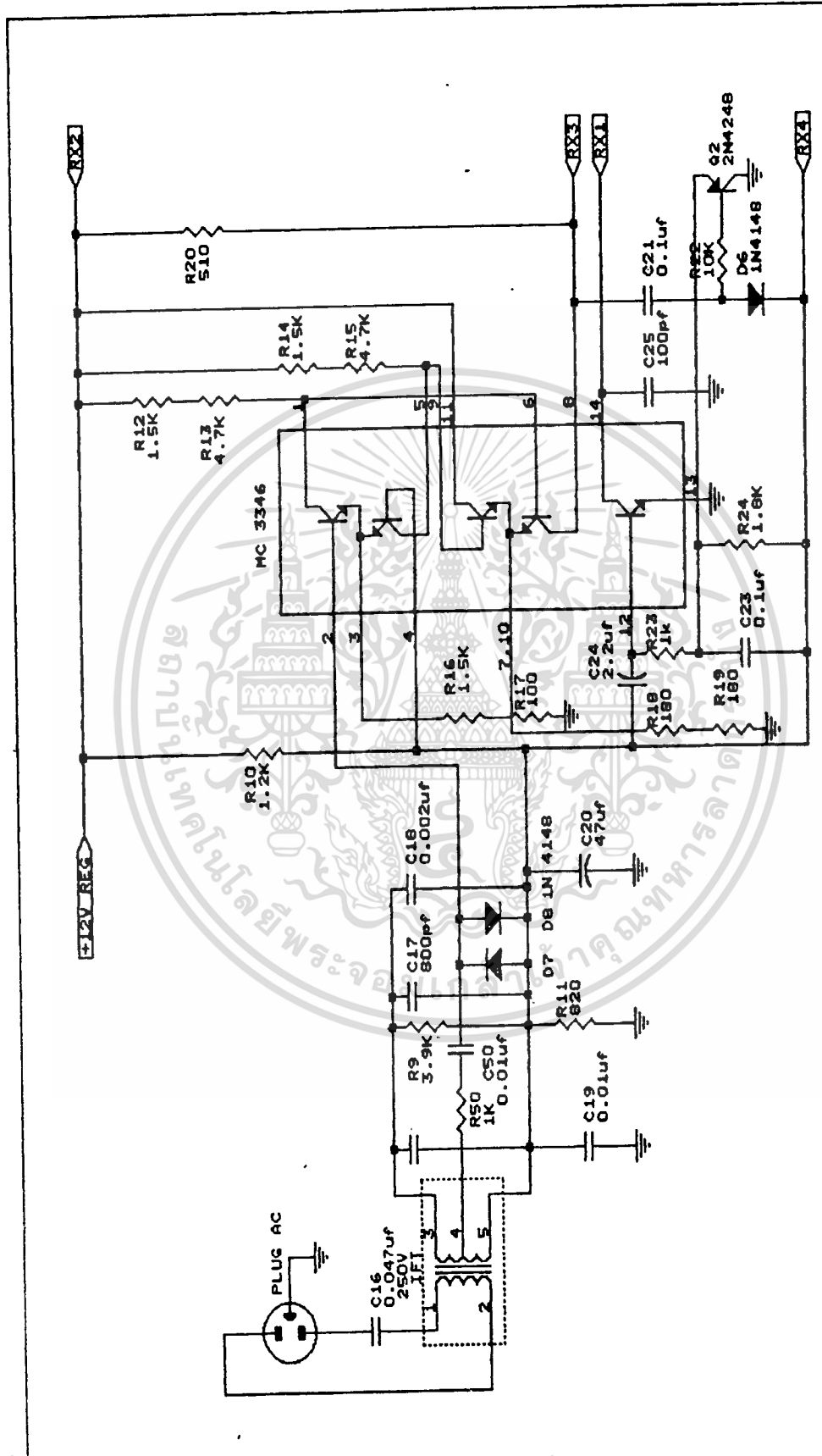
ที่ตัวรับจะมีภาคคิมอดคูเลเตอร์แบบ FM โดยใช้ไอซีเฟสล็อกคูล (Phase lock loop) หรือ PLL เบอร์ LM 565 มีวงจรตัดเสียงเมื่อไม่มีสัญญาณ (มัตตั้ง) และภาคขยายเสียง 2.5 วัตต์

วงจรตัวรับแสดงไว้ในรูปที่ 25 และรูปที่ 26 สัญญาณความถี่ DTMF ที่อยู่ในสาย 220 โวลต์ถูกคัปปลิงโดย  $C_{12}$  ที่หม้อแปลงไอเอฟ (IFT) จนเอาความถี่ที่ต้องการออกมาและไอซี MC 3346 คือเป็นวงจรขยายความถี่วิทยุและลิมิเตอร์ ช่วยการทำงานของตัวรับนั้นอยู่ที่ความแรงของสัญญาณระหว่าง 0-2  $V_{P-P}$  ที่ขดเชกกันคาร์ของไอเอฟทรานฟอร์เมอร์ หรือวัตที่ขา 2 ของ MC 3346 จะอยู่ระหว่าง 12 mv- 2.6 V

เอาต์พุตจากภาคลิมิเตอร์ที่ขา 3 ของ MC 3346 เป็นคลื่นสี่เหลี่ยมขนาด 7 โวลต์ ถูกป้อนผ่าน  $R_{22}$ ,  $C_{22}$  เหลือประมาณ 1 โวลต์เป็นอินพุตให้กับเฟสล็อกคูล ไอซีเบอร์ LM 565 มี  $Q_2$  และ MC 3346 ที่ขา 12, 13 และ 14 คือเป็นวงจรมัตตั้งตัดสัญญาณเมื่อไม่มีคลื่นพาห์เข้ามา

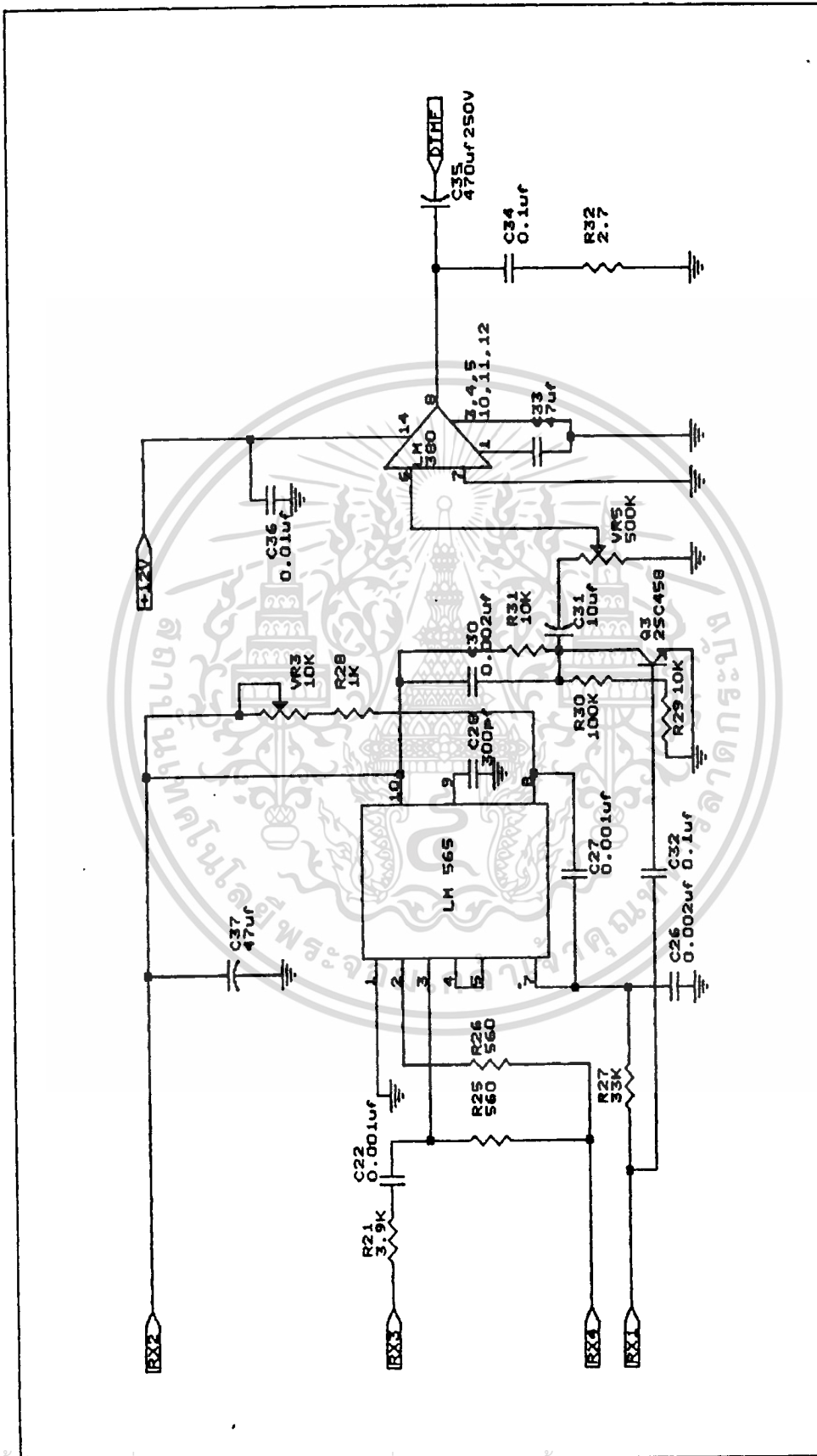
เฟสล็อกคูล LM 565 จะล็อกความถี่ค่าใดค่าหนึ่งซึ่งกำหนดโดย  $R_{20}$ ,  $V_{R2}$  และ  $C_{20}$  ความถี่นี้จะกำหนดให้ตรงกับความถี่คลื่นพาห์ ความถี่ที่เบี่ยงเบนจากคลื่นพาห์ที่เกิดจากการมอดูเลตแบบ FM จะได้เป็นแรงดันที่เปลี่ยนแปลงตามปรากฏที่ขา 7 ซึ่งแรงดันที่เปลี่ยนแปลงนี้ก็คือสัญญาณ DTMF นั้นเองโดยจะถูกฟิลเตอร์แล้วป้อนให้  $Q_3$  ทำการขยายเบื้องต้น และจึงส่งต่อให้ LM 380 ทำการขยายกำลังเพื่อส่งต่อไปภาคติโต้ด

สัญญาณ DTMF จะถูกติโต้ดโดยไอซีเบอร์ MT8870 ซึ่งเป็นไอซีเฉพาะที่ใช้สำหรับการติโต้ดสัญญาณ DTMF โดยใช้ความถี่เท่ากับ UM 95087 เป็นคริสตอลสำเร็จให้ความถี่ 3.579545 MHz โดยจะทำการแปลงสัญญาณ DTMF ที่ส่งเข้ามาออกเป็นเลขฐานสอง 4 บิต และผ่านชุดของเลขฐานสอง 4 บิตที่ได้เข้าไอซีเบอร์ SN 74154 เพื่อทำการติโต้ดออกเป็นเอาต์พุต 16 แชลแนลโดย



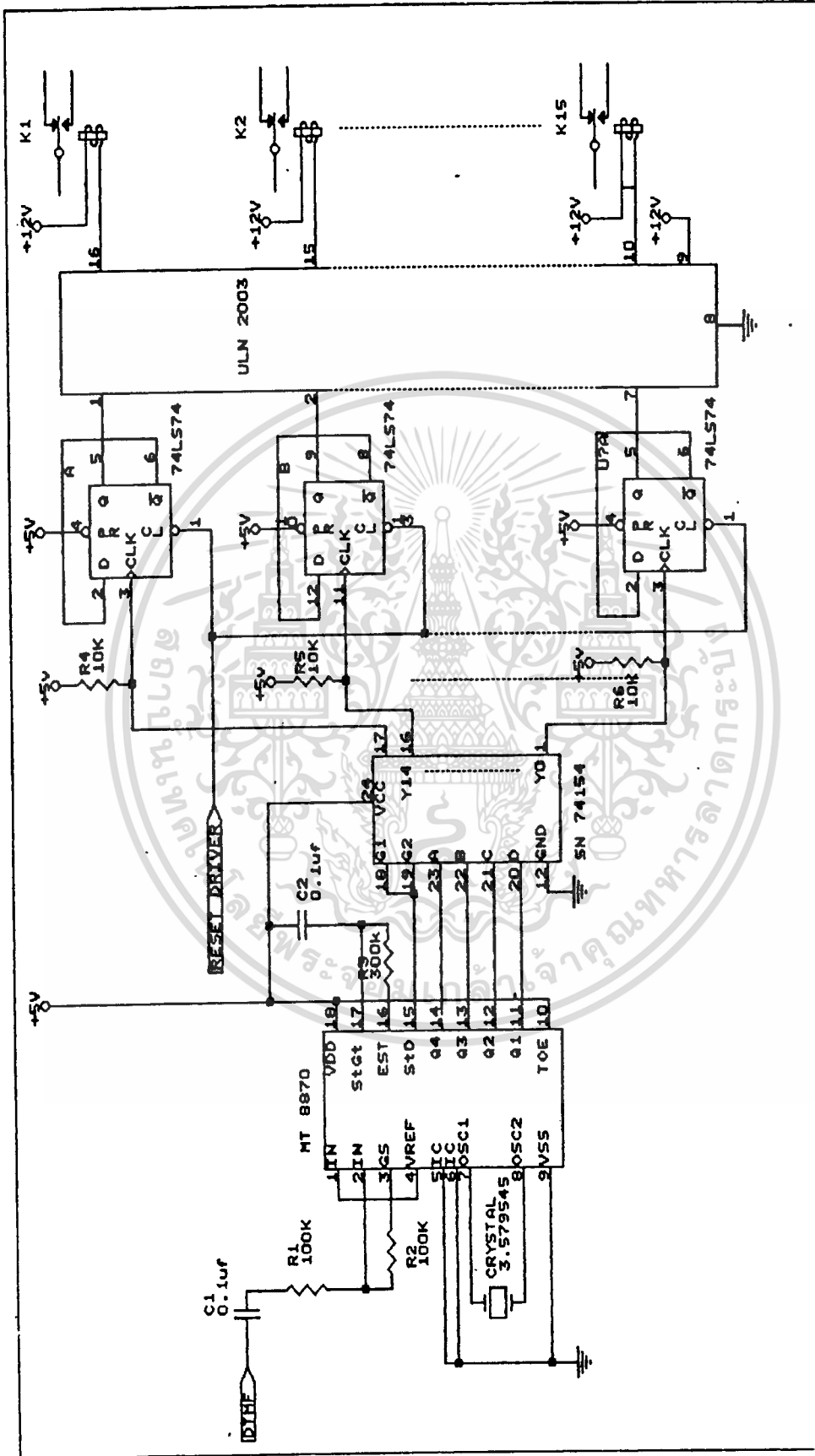
Directed By P. Boonyaratapun	
Title	MODULATED REMOTE CONTROL
Size Document Number	A
REV	1A
Date	October 10, 1989 Sheet 3 of 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะตีพิมพ์หรือดัดแปลงในลักษณะใดก็ตาม กรุณาติดต่อขอขออนุญาตจากศูนย์วิจัยและพัฒนาอิเล็กทรอนิกส์ทุกครั้งที่มีการนำไปใช้



Directed By P.Boonyaratapun	
Title	MODULATED REMOTE CONTROL
Size	Document Number
REV	1A
Date:	October 11, 1989 Sheet 4 of 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 26 แสดงวงจรของภาครับและภาคดีมอดูเลเตอร์  
 ไม่ว่าจะฉีกดูที่ส่วนอื่น ๆ ก็ห้ามมีเหตุใดแบบสงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Directed By P. Boonyaratapum	
Title	MODULATED REMOTE CONTROL
Size	Document Number
A	DECODER
Date:	October 12, 1989
Sheet	6 of 1
REV	1A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
 รูปที่ 27 แสดงวงจรของภาค DECODER และ DRIVER  
 ไม่ว่าการณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ขา ST<sub>2</sub> ของ MT 8870 มาอินาเบลขา G<sub>1</sub>, G<sub>2</sub> ของ SN 74154 เพื่อเปิดรับข้อมูลเมื่อมีสัญญาณ DTMF เข้ามาและถูกตีโคตออกไปให้สัญญาณที่ถูกตองดังรูปที่ 27 สัญญาณที่ออกจาก SN 74154 จะไปเข้าที่ขา CLOCK ของดีฟลิปฟลอปไอซีเบอร์ 7474 ต่อเป็นแลทช์ ถ้าสัญญาณครั้งแรกจะเป็นการต่อให้รีเลย์ทำงานและถ้าสัญญาณเดิมเข้ามาอีกครั้งหนึ่งรีเลย์ก็จะหยุดทำงาน โดยสัญญาณที่ออกมาขั้วรีเลย์จะผ่านไอซี UNL 2003 เป็นตัวขับให้รีเลย์ทำงานเมื่อได้รับสัญญาณจาก DTMF ที่ต่อมาจาก ดี-ฟลิปฟลอป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลองและการผลการทดลอง

โครงงานนี้ได้แบ่งการทดลองออกเป็น 3 ส่วนดังนี้

#### 4.1 การสร้างและทดลองในส่วนที่เป็นภาคส่งโดยการทดลองออก

แบบ ประกอบวงจรภาคส่งสัญญาณโดยการส่งสัญญาณแบบแปลงรหัสซึ่งรับสัญญาณจากคีย์บอร์ด นำมาเข้าไอซีเบอร์ UM 95087 ซีปไอซีนี้เป็นซีปไอซีซึ่งทำหน้าที่ในการสร้างสัญญาณและแปลงรหัส โดยทำการมอดดูเลทสัญญาณและขยายสัญญาณออกสู่สายไฟเพื่อส่งออกไปยังภาครับ จากผลการทดลองโดยใช้เครื่องมือวัด ออสซิลโลสโคป (oscilloscope) ทำการวัดสัญญาณมอดดูเลชันเพื่อตรวจสอบการมอดดูเลชันว่าจะมีข้อบกพร่องอย่างไรปรากฏว่า มีข้อผิดพลาดบ้างเล็กน้อยอันเกิดจากการเดินสายไฟ และคุณภาพของอุปกรณ์บางชนิดไม่ได้มาตรฐาน จึงทำให้การมอดดูเลชันผิดพลาดไป จึงนำมาแก้ไขปรับปรุงจนกระทั่งได้สัญญาณที่ต้องการ

#### 4.2 การสร้างและทดลองในส่วนที่เป็นภาครับ จะมีภาคตีมอดดู

เลเตอร์ซึ่งรับสัญญาณจากการค้ำบั้งโดยใช้หม้อแปลงไอเอฟ ซึ่งปรับเลือกความถี่ได้ตามต้องการมาทำการลิมิตเตอร์ เพื่อให้เป็นสัญญาณรูปสี่เหลี่ยม และขยายให้มีความแรงขึ้น เพื่อส่งเข้าภาคเฟสล็อคลูปเป็นวงจรตัดสัญญาณเสียงซ่าเพื่อไม่มีคลื่นนำห้เข้ามานำมาขยายสัญญาณต่อแล้วนำสัญญาณมาทำการตีโค๊ดเตอร์ เพื่อแปลงรหัสแล้วส่งต่อแล้วนำสัญญาณมาทำการตีโค๊ดเตอร์เพื่อแปลงรหัส แล้วส่งเข้าภาครับเพื่อส่งให้ภาครีเลย์ ในภาคควบคุมอุปกรณ์ จากวงจรภาคนี้ได้ทำการทดลองรับสัญญาณจากภาคส่งแต่ยังมีข้อผิดพลาดบ้างคือ การรับสัญญาณจากการจุนรับสัญญาณเข้ามายังภาครับไม่ตรงกับสัญญาณที่ส่งเข้ามาต้องทำการปรับแต่งที่ชุดควบคุมความถี่

สำหรับตัวหม้อแปลงไอเอฟ หรือ ไอเอฟทรานฟอเมอร์นั้นใช้ ไอเอฟวิทยูเอเอ็มลิตำทั่ว ๆ ไป ซึ่งมีความต้านทาน ขา 4 กับ ขา 5 น้อยกว่าด้าน ขา 3 กับ ขา 4 ทรานซิสเตอร์ตัวที่ทำหน้าที่ขยายสัญญาณในการส่งต้องเลือกตัวต้านทานกระแสสูง ๆ เช่น เบอร์ 2N2219 แล้วติดตัวระบายความร้อนตัวความ

ด้านทานต้องให้ค่าที่ผิดพลาดน้อยมาก เพราะจะทำให้ความไวเลวลง ไอซี ที่ทำ  
หน้าที่ขยายสัญญาณควรติดตัวระบายความร้อนเพื่อช่วยให้ระบายความร้อนได้ดีขึ้น  
จะทำให้การทำงานมีประสิทธิภาพดียิ่งขึ้น

#### 4.3. ส่วนในการปรับแต่ง

1. ความถี่ของชุดภาครับ และภาคส่งต้องจูนให้เท่ากันโดยในโครง  
งานนี้จูนที่ภาคตัวรับเพียงตัวเดียวเท่านั้นจะทำให้จูนได้ความถี่ที่ส่งมาได้ สะดวก  
กว่า โดยการที่ต้องปิดตัวภาคส่งก่อน และวัดความถี่ที่ขา 4 ของไอซี LM 565  
ปรับ  $VR_2$  ให้ได้ตรงกับตัวส่ง จากนั้นเปิดตัวส่งทำงานปกติ ป้อนสัญญาณให้  
อินพุตของตัวส่งถ้าเครื่องทำงานปกติ ต้องได้ยินเสียงที่ลำโพงของภาครับและ  
ปรับ  $VR_2$  ให้เสียงชัดเจนที่สุดถ้าเจียบให้ตรวจเช็คดังนี้

วัดไฟ DC ที่ขา 14 ของ MC 3346 ในขณะที่ตัวส่งทำงานและตัวรับ  
คลื่นได้ที่ขา 1 จะต้องมีแรงดันอยู่ค่าหนึ่ง เมื่อปิดตัวส่งไม่ให้ทำงานขา 1 จะต้องมีแรงดัน  
ศูนย์โวลต์ถ้าไม่เป็นเช่นนั้นให้ตรวจดู  $Q_2$

ถ้าไม่ใช่ให้ตรวจดูสัญญาณที่ขา 8 ของ MC 3346 ที่จุดนี้เมื่อรับ  
สัญญาณได้จะต้องมีสัญญาณสี่เหลี่ยมแรงดันประมาณ 7 โวลต์ถ้าไม่มีให้ตรวจขา 2  
ของ MC 3346 ว่ามีสัญญาณเข้ามาหรือไม่

2. การปรับจูนความถี่การปรับความถี่ของภาคส่งก่อนอื่นอย่าเพิ่งต่อ  
เอาต์พุตของ IFT เข้าสายไฟ 220 โวลต์ให้เอาออสซิลโลสโคปวัดสัญญาณที่ขด  
เช็คกันดาริ ปรับ  $VR_2$  ให้ได้ความถี่ที่ต้องการแล้วจูน IFT โดยใช้ไขควงหมุน  
แกนไปมาให้ได้สัญญาณแรงที่สุด

ส่วนตัวรับใช้วงจรถามปกติเลยไม่ต้องปลดอะไรรอกให้เสียบปลั๊ก  
ตัวส่งและตัวรับเข้ากับไฟ 220 V แล้วเปิดเครื่องทำงานทั้งคู่ วัดสัญญาณที่ขด  
เช็คกันดาริขา 3 ของ IFT แล้วจูนให้ได้สัญญาณสูงสุด อันนี้เป็นขั้นตอนการปรับ  
ความไวภาครับสัญญาณ

#### 4.4 ปัญหาจากการทดลอง

ไอซีMC 3346 ค่อนข้างเสียหายได้ง่ายเวลาประกอบจะต้องระมัดระวังเกี่ยวกับอุปกรณ์ควบคุมถ้าจะให้เครื่องทำงานสมบูรณ์ที่สุด ควรใช้อุปกรณ์ที่มีความผิดพลาดต่ำแต่การหาซื้อทำได้ยากและโดยเฉพาะ MT 8870 หาซื้อได้ยากเนื่องจากมีผู้ใช้งานน้อยจึงมีจำหน่ายน้อย ส่วนความต้านทานแบบปรับค่าได้ควรเลือกใช้แบบชนิด ทริมพอร์ต (TRIMMING POTENTIOMETERS) เพื่อป้องกันการเคลื่อนของสัญญาณในขณะที่ปรับแต่ง และเมื่อปรับแต่งแล้ว

#### 4.5 ผลการทดลอง

จากการทดลองในการส่งสัญญาณ และรับสัญญาณสามารถรับและส่งได้ผลดีพอสมควร ภายในบริเวณที่นักอาศัยใช้ได้ดีได้ตามวัตถุประสงค์ที่ตั้งเอาไว้สามารถเลือกให้เอาต์พุตออกได้ หรือ ต้องการให้เซลล์แวลไดทำงานได้ตามต้องการ

## บทที่ 5

### บทวิจารณ์และสรุป

ในบทนี้จะกล่าวถึงผลงาน และประสิทธิภาพของวงจรมอดคูเลทรีโมทคอนโทรลปัญหาจากการออกแบบและการทดลอง ตลอดจนแนวทางการพัฒนาให้ดีขึ้น ซึ่งจะแยกสรุปเป็นเรื่องๆ ดังนี้

#### 5.1 ขีดความสามารถ

ในการควบคุมอุปกรณ์ไฟฟ้า ถ้าอาคารที่อยู่อาศัยอยู่ใกล้เคียงกันไม่เกินกว่า 10 เมตร เครื่องควบคุมนี้ก็ยังใช้ในการควบคุมอุปกรณ์ไฟฟ้าได้ผลดีแต่ก็ต้องตรวจดูด้วยว่าจะต้องเป็นสายไฟเมนเส้นเดียวกัน จึงจะไม่เกิดปัญหาในการควบคุม ถ้าต้องการที่จะควบคุมในรัศมีไกลๆ ที่อยู่นอกบริเวณที่นักอาศัย

#### 5.2 ปัญหาและอุปสรรค

การทำงานใดๆ ก็มักจะพบปัญหาและอุปสรรคมากบ้างน้อยบ้างตามสมควร ผู้ทำโครงการก็ได้พยายามแก้ไขปัญหาให้ผ่านไปและนำไปสู่ความสำเร็จได้ด้วยดีซึ่งพอสรุปได้ดังนี้

5.2.1 ปัญหาเกี่ยวกับข้อมูล ได้พยายามหาข้อมูลจากแหล่งต่างๆ มากมาย ทั้งได้ติดตามสอบถามจากท่านผู้รู้ทำให้เสียเวลาในการหาข้อมูล และค้นคว้าข้อมูลกว่าจะนำมาทำการทดลองได้

5.2.2 ปัญหาในเรื่องอุปกรณ์การประกอบเครื่อง อุปกรณ์บางชนิดไม่สามารถหาได้ตามที่ได้ออกแบบไว้ จึงจำเป็นต้องนำมาดัดแปลง และเสียเวลารอคอยอุปกรณ์บางตัวที่ขาดจำหน่ายในท้องตลาด ทำให้การทดลองโครงการต้องหยุดชงักไปชั่วขณะ

#### 5.3 แนวทางการพัฒนาและสรุป

เนื่องจากวงจรควบคุมที่ได้ออกแบบไว้นี้เป็นเพียงเครื่อง ต้นแบบ และยังมีจุดบกพร่องหลายประการที่จะต้องพัฒนา เช่น ระยะเวลาในการควบคุมที่ต้องพัฒนาให้ควบคุมได้ไกลกว่านี้ และต้องพัฒนาภาคจ่ายไฟให้มีขนาดกระทัดรัด เพื่อให้ตัวควบคุมมีขนาดเล็ก จะได้สะดวกแก่การพกพา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# UM95087 Tone Dialer

## Features

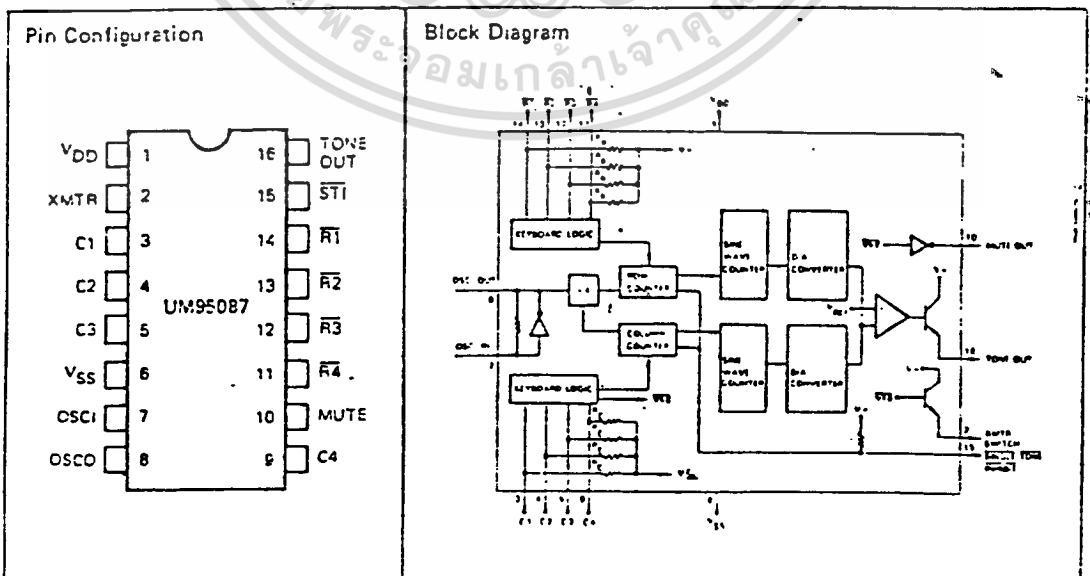
- Direct replacement for Mostek MK5087
- Operating voltage range: 3.5 to 10.0 Volts
- Uses TV crystal standard (3.58 MHz) to derive all frequencies thus providing very high accuracy and stability
- On-chip regulation of dual and single tone amplitudes
- Auxiliary switching function: on-chip
- Mute Driver on-chip
- Minimum external parts count
- Multiple key entry pin-selectable to either single tone or no tone

## General Description

The UM95087 is a monolithic CMOS integrated circuit designed for Dual-Tone-Multi-Frequency (DTMF) tele-

The UM95087 was designed specifically for the perfor-

mance: single contact static keyboard inputs; single tone inhibit (STI) option; wide supply voltage operation with regulated output. And the UM95087 provides good performance for low output tone distortion: T.H.D. < -20dB



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Absolute Maximum Ratings\***

DC Supply Voltage ( $V_{DD} - V_{SS}$ ) . . . . . -0.3V to +10.0V  
 Operating Temperature ( $T_{OP}$ ) . . . . . -30°C to +65°C  
 Storage Temperature ( $T_{STG}$ ) . . . . . -55°C to +150°C  
 Maximum Voltage on Any Pin  
 ( $V_{IN}$ ) . . . . .  $V_{SS} - 0.3 \leq V_{IN} \leq V_{DD} + 0.3$   
 Power Dissipation at 25°C . . . . . 500 mW

**\*Comments**

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

**Electrical Characteristics**

(Specification apply over the operating temperature and  $3.5V \leq V_{DD}$  to  $V_{SS} \leq 10.0V$  unless otherwise specified.)

Parameter	Symbol	Min.	Typ.	Max.	Units	Conditions
Operating Voltage	$V_{DD}$	3.5		10.0	V	
Standby Current	$I_{DD}$		0.25	100	$\mu A$	$V_{DD} = 3.5V$ All outputs unloaded, Oscillator not running.
	$I_{DD}$		0.5	200	$\mu A$	$V_{DD} = 10.0V$
Operating Current	$I_{DD}$		1.0	20	mA	$V_{DD} = 3.5V$ All outputs unloaded, Oscillator running.
	$I_{DD}$		5.0	10.0	mA	$V_{DD} = 10.0V$
Row Tone Output	$V_R$	317	400	504	mVrms	$3.5V \leq V_{DD} \leq 10.0V, R_L = 1K\Omega, @25^\circ C$
Column Tone Output	$V_C$	395	500	630	mVrms	
Tone Output External Load Impedance	$R_L$	520			$\Omega$	$V_{DD} = 3.5V$
		330			$\Omega$	$V_{DD} = 10.0V$
MTR Output Current	$I_{OH}$	-15	-25		mA	$V_{DD} = 3.5V, V_{OH} = 2.5V, No key entry$
	$I_{OH}$	-50	-100		mA	$V_{DD} = 10.0V, V_{OH} = 8.0V, No key entry$
	$I_{OL}$		0.1	10.0	$\mu A$	$V_{DD} = 10.0V, V_{OL} = 0.0V, With key entry$
Mute Output Current	$I_{OLM}$	0.5	2.0		mA	$V_{DD} = 3.5V$ $V_{OLM} = 0.5V, No key entry$
	$I_{OLM}$	1.0	4.0		mA	$V_{DD} = 10.0V$
	$I_{OHM}$	-0.5	-2.0		mA	$V_{DD} = 3.5V, V_{OHM} = 3.0V, With key entry$
	$I_{OHM}$	-1.0	-4.0		mA	$V_{DD} = 10.0V, V_{OHM} = 9.5V, With key entry$
STI Input Resistance	$R_{IN}$	20		100	k $\Omega$	@25°C
Tone Output Rise Time	$t_r$		3.0	5.0	ms	
Column to Row Pre-Emphasis		1.0	2.0	3.0	dB	
Tone Output Distortion	T.H.D.			-20	dB	
Input High Voltage	$V_{IH}$	0.7 $V_{DD}$		$V_{DD}$	V	
Input Low Voltage	$V_{IL}$	$V_{SS}$		0.3 $V_{DD}$	V	

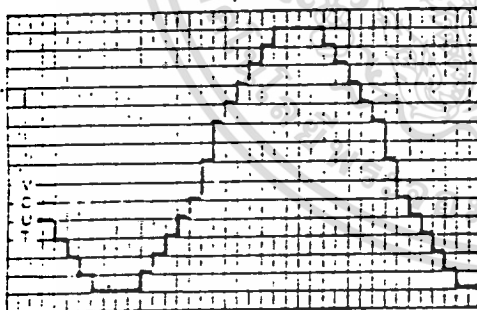
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Comparison of Specified vs Actual Tone Frequencies Generated by UM95087

Active Input*	Output Frequency (Hz)		% Error*
	Specified	Actual	
F1	637	659.1	+0.30
F2	770	766.2	-0.49
F3	852	847.4	-0.54
F4	941	948.0	+0.74
C1	1,209	1,215.9	+0.57
C2	1,336	1,331.7	-0.32
C3	1,477	1,471.9	-0.35
C4	1,633	1,645.0	+0.73

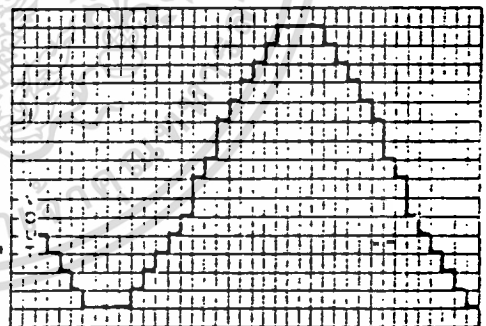
\* % Error does not include oscillator drift.

Row 2 tone output



TIME - 44.7  $\mu$ s/div.

Column 4 tone output



TIME - 19  $\mu$ s/div.

Fig 1: Single Tone Output Waveform

### Crystal Specification

A standard television color burst crystal is specified to have much tighter tolerance than necessary for tone generation application. By relaxing the tolerance specification is as follows

Frequency: 3.58 MHz  $\pm$  0.02%

$R_S < 100\Omega$ ,  $L_M = 96mH$ ,  $C_M = 0.25pF$ ,  $C_H = 5pF$ ,

$C_L = 18pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



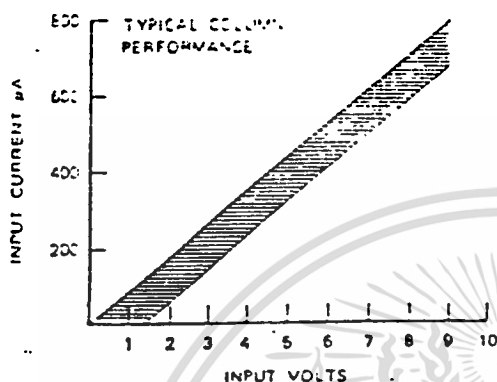


Fig 2a: Typical Input Operating Conditions for Pins 3, 4, 5, and 9 with Voltage Reference  $V_{SS}$  @ 25°C.

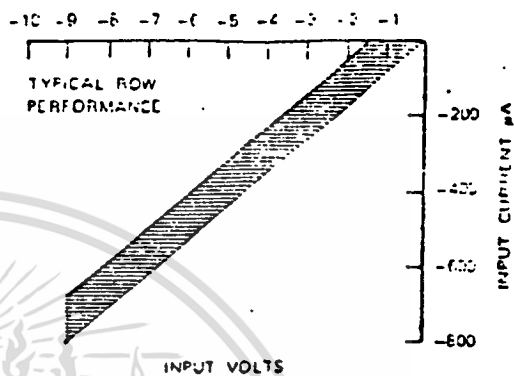


Fig 2b: Typical Input Operating Conditions for Pins 11, 12, 13, & 14 with Voltage Reference  $V_{DD}$  @ 25°C.

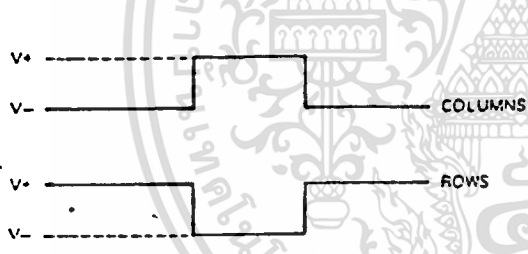


Fig 3: Electronic Input

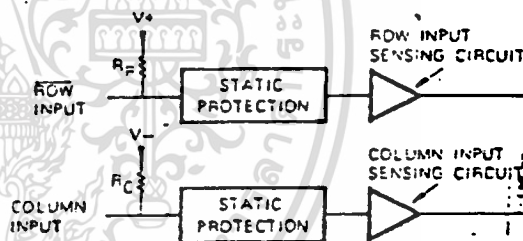


Fig 4: Row and Column Inputs

### Pin Description

#### Keyboard (R1, R2, R3, R4, C1, C2, C3, C4)

The UM95087 features inputs compatible with the standard Prof-S keyboard, the inexpensive single-contact (Form A) keyboard, and electronic input (as shown in Fig. 3). The inputs are static (as shown in Fig. 4) i.e. there is no noise generation as occurs with scanned or dynamic inputs. When operating with a keyboard, normal operation is for dual tone generation when any single button is pushed, and single tone operation when two or more buttons in the same row or column are pushed. Activation of diagonal buttons will result in no tone being generated.

When the inputs to the UM95087 are electronically activated, input to a single row and column will result in that dual tone digit's being generated. Input to a single column will result in that column tone being generated. Input to

multiple columns will result in no tone being generated. Activation of a single row is not sensed by the internal circuit of the UM95087. If a single row tone is desired, two columns must be activated along with the desired row.

#### Oscillator (OSCI, OSCO)

The UM95087 contains an on-chip inverter with sufficient loop-gain to provide oscillation when working with a low cost television color-burst crystal. The circuit is designed to work with a crystal cut to 3.58 MHz to give the frequencies in Table 1. The oscillator is disabled whenever a key board input is not sensed.

Any crystal frequency deviation from 3.579545 MHz will be reflected in the tone output frequency. Most crystals do not vary more than ±.02%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# Industrial/Automotive/Functional Blocks

## LM565/LM565C phase locked loop general description

The LM565 and LM565C are general purpose phase locked loops containing a stable, highly linear voltage controlled oscillator for low distortion FM demodulation, and a double balanced phase detector with good carrier suppression. The VCO frequency is set with an external resistor and capacitor, and a tuning range of 10:1 can be obtained with the same capacitor. The characteristics of the closed loop system—bandwidth, response speed, capture and pull in range—may be adjusted over a wide range with an external resistor and capacitor. The loop may be broken between the VCO and the phase detector for insertion of a digital frequency divider to obtain frequency multiplication.

The LM565H is specified for operation over the  $-55^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$  military temperature range. The LM565CH and LM565CN are specified for operation over the  $0^{\circ}\text{C}$  to  $+70^{\circ}\text{C}$  temperature range.

### features

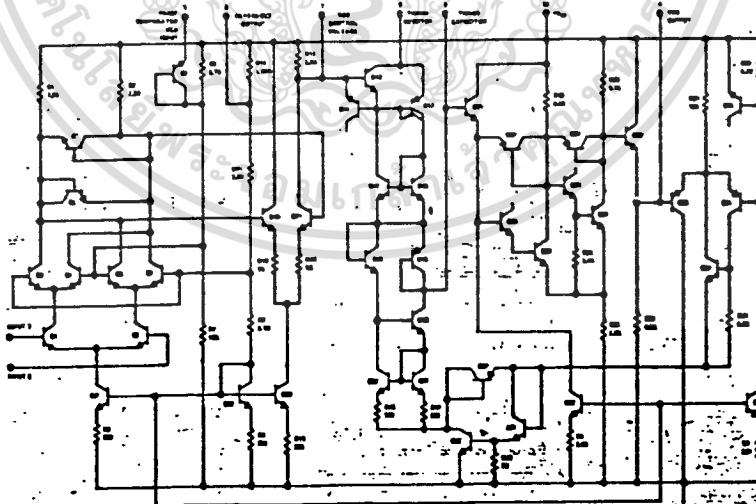
- 200 ppm/ $^{\circ}\text{C}$  frequency stability of the VCO

- Power supply range of  $\pm 5$  to  $\pm 12$  volts with 100 ppm/% typical
- 0.2% linearity of demodulated output
- Linear triangle wave with in phase zero crossings available
- TTL and DTL compatible phase detector input and square wave output
- Adjustable hold in range from  $\pm 1\%$  to  $> \pm 60\%$

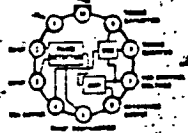
### applications

- Data and tape synchronization
- Modems
- FSK demodulation
- FM demodulation
- Frequency synthesizer
- Tone decoding
- Frequency multiplication and division
- SCA demodulators
- Telemetry receivers
- Signal regeneration
- Coherent demodulators

## schematic and connection diagrams

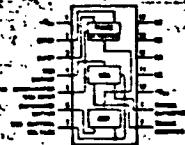


Metal Can Package



Order Number LM565H or LM565CH  
See Package 14

Dual-In-Line Package



Order Number LM565CN  
See Package 22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญ่ยู่ดใ้หน้าไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดจ้ทั้งสิ้น อีจ้กั้ทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### absolute maximum ratings

Supply Voltage	±12V
Power Dissipation (Note 1)	300 mW
Differential Input Voltage	±1V
Operating Temperature Range	LM565H -55°C to +125°C
	LM565CH, LM565CN 0°C to 70°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec)	300°C

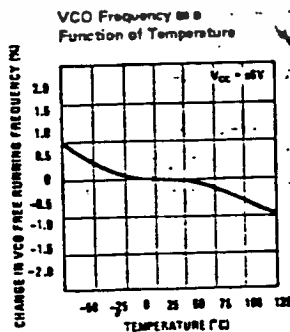
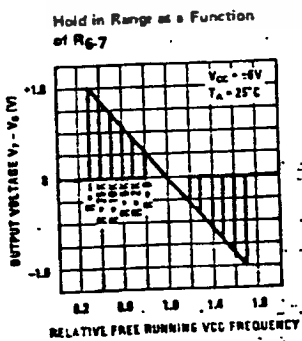
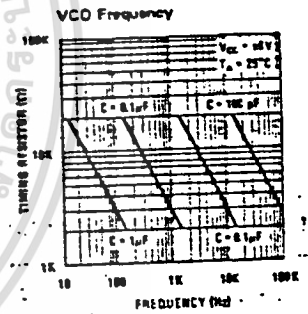
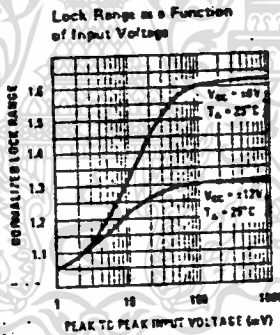
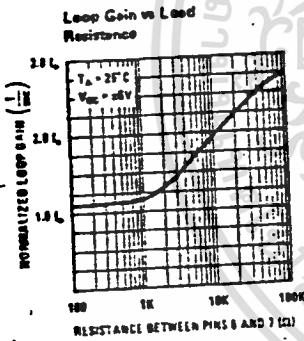
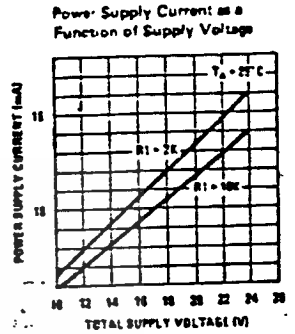
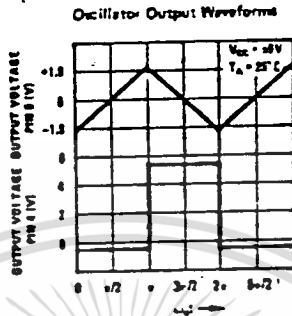
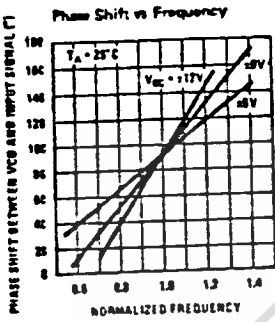
### electrical characteristics (AC Test Circuit, $T_A = 25^\circ\text{C}$ , $V_C = \pm 6\text{V}$ )

PARAMETER	CONDITIONS	LM565			LM565C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Power Supply Current			8.0	12.5		8.0	12.5	mA
Input Impedance (Pins 2, 3)	$-4\text{V} < V_2, V_3 < 0\text{V}$	7	10			5		k $\Omega$
VCO Maximum Operating Frequency	$C_0 = 2.7 \text{ pF}$	300	500		250	500		kHz
Operating Frequency Temperature Coefficient			-100	300		-200	500	ppm/°C
Frequency Drift with Supply Voltage			0.01	0.1		0.05	0.2	%/V
Triangle Wave Output Voltage		2	2.4	3	2	2.4	3	$V_{DD}$
Triangle Wave Output Linearity			0.2	0.75		0.5	1	%
Square Wave Output Level		4.7	5.4		4.7	5.4		$V_{DD}$
Output Impedance (Pin 4)			5			5		k $\Omega$
Square Wave Duty Cycle		45	50	55	40	50	60	%
Square Wave Rise Time			20	100		20		ns
Square Wave Fall Time			50	200		50		ns
Output Current Sink (Pin 4)		0.6	1		0.6	1		mA
VCO Sensitivity	$f_0 = 10 \text{ kHz}$	6400	6600	6800	6000	6600	7200	Hz/V
Demodulated Output Voltage (Pin 7)	±10% Frequency Deviation	250	300	350	200	300	400	$mV_{DD}$
Total Harmonic Distortion	±10% Frequency Deviation		0.2	0.75		0.2	1.5	%
Output Impedance (Pin 7)			3.5			3.5		k $\Omega$
DC Level (Pin 7)		4.25	4.5	4.75	4.0	4.5	5.0	V
Output Offset Voltage ( $V_7 - V_0$ )			30	100		50	200	mV
Temperature Drift of $V_7 - V_0$			500			500		$\mu\text{V}/^\circ\text{C}$
AM Rejection		30	40		40			dB
Phase Detector Sensitivity $K_D$		0.6	.68	0.9	0.55	.68	0.95	V/radian

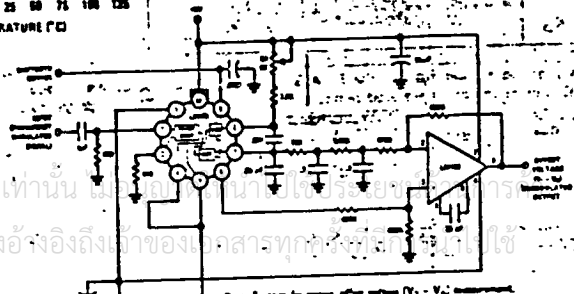
Note 1: The maximum junction temperature of the LM565 is 150°C, while that of the LM565C and LM565CN is 100°C. For operation at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W junction to ambient or 45°C/W junction to case. Thermal resistance of the dual-in-line package is 100°C/W.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical performance characteristics

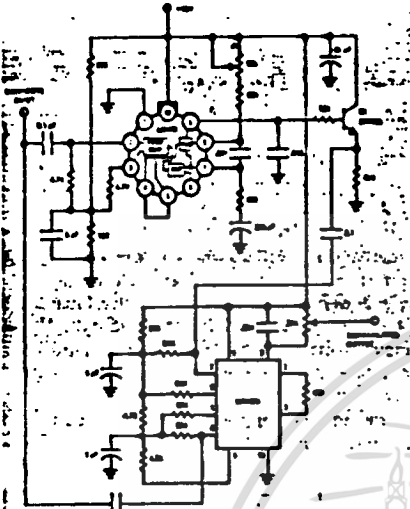


ac test circuit

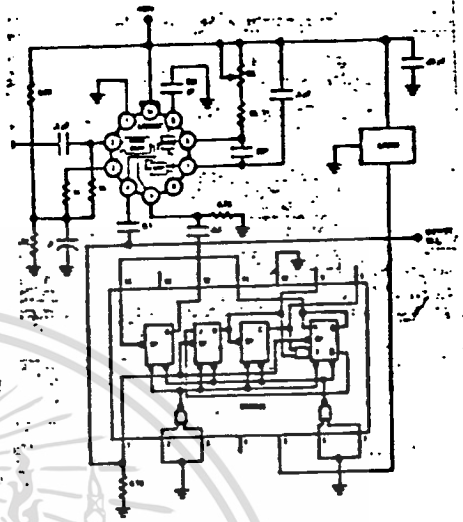


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำมาใช้หรือเผยแพร่โดยไม่ได้รับอนุญาต  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงที่มาของเอกสารทุกครั้งที่ใช้

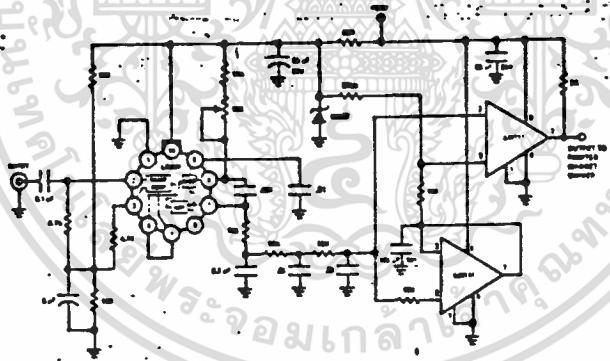
typical applications



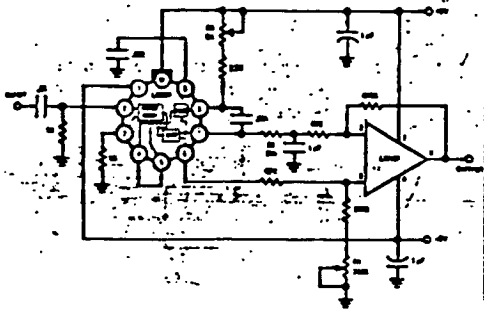
2400 Hz Synchronous AM Demodulator



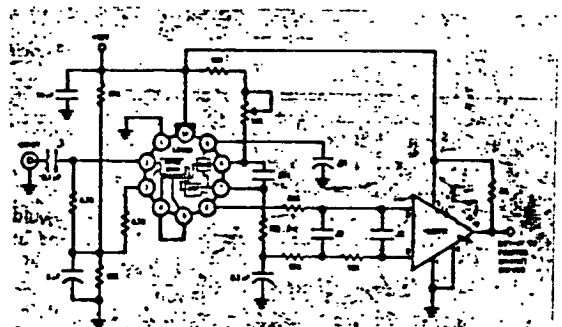
Frequency Multiplier (x10)



FSK Demodulator with DC Restoration



IRIG Channel 13 Demodulator



FSK Demodulator (2025-2225 cps)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เรลงไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## applications information

In designing with phase locked loops such as the LM565, the important parameters of interest are:

### FREE RUNNING FREQUENCY

$$f_o \approx \frac{1}{3.7 R_o C_o}$$

**LOOP GAIN:** relates the amount of phase change between the input signal and the VCO signal for a shift in input signal frequency (assuming the loop remains in lock). In servo theory, this is called the "velocity error coefficient".

$$\text{Loop gain} = K_o K_D \left( \frac{1}{\text{sec}} \right)$$

$$K_o = \text{oscillator sensitivity} \left( \frac{\text{radians/sec}}{\text{volt}} \right)$$

$$K_D = \text{phase detector sensitivity} \left( \frac{\text{volts}}{\text{radian}} \right)$$

The loop gain of the LM565 is dependent on supply voltage, and may be found from:

$$K_o K_D = \frac{33.6 f_o}{V_c}$$

$$f_o = \text{VCO frequency in Hz}$$

$$V_c = \text{total supply voltage to circuit.}$$

Loop gain may be reduced by connecting a resistor between pins 6 and 7; this reduces the load impedance on the output amplifier and hence the loop gain.

**HOLD IN RANGE:** the range of frequencies that the loop will remain in lock after initially being locked.

$$f_H = \pm \frac{8 f_o}{V_c}$$

$$f_o = \text{free running frequency of VCO}$$

$$V_c = \text{total supply voltage to the circuit.}$$

### THE LOOP FILTER

In almost all applications, it will be desirable to filter the signal at the output of the phase detector (pin 7) this filter may take one of two forms:



Simple Lag Filter

Lag-Lead Filter

A simple lag filter may be used for wide closed loop bandwidth applications such as modulation following where the frequency deviation of the carrier is fairly high (greater than 10%), or where wideband modulating signals must be followed.

The natural bandwidth of the closed loop response may be found from:

$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_o K_D}{R_1 C_1}}$$

Associated with this is a damping factor:

$$\delta = \frac{1}{2} \sqrt{\frac{1}{R_1 C_1 K_o K_D}}$$

For narrow band applications where a narrow noise bandwidth is desired, such as applications involving tracking a slowly varying carrier, a lead lag filter should be used. In general, if  $1/R_1 C_1 < K_o K_D$ , the damping factor for the loop becomes quite small resulting in large overshoot and possible instability in the transient response of the loop. In this case, the natural frequency of the loop may be found from

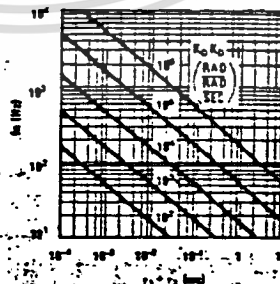
$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_o K_D}{T_1 + T_2}}$$

$$T_1 + T_2 = (R_1 + R_2) C_1$$

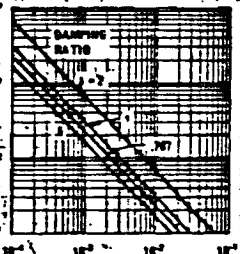
$R_2$  is selected to produce a desired damping factor  $\delta$ , usually between 0.5 and 1.0. The damping factor is found from the approximation:

$$\delta \approx \pi T_2 f_n$$

These two equations are plotted for convenience.



Filter Time Constant vs Natural Frequency



Damping Time Constant vs Natural Frequency

Capacitor  $C_2$  should be much smaller than  $C_1$  since its function is to provide filtering of carrier. In general  $C_2 \leq 0.1 C_1$ .



# Industrial/Automotive/Functional Blocks

## LM566/LM566C voltage controlled oscillator

### general description

The LM566/LM566C are general purpose voltage controlled oscillators which may be used to generate square and triangular waves, the frequency of which is a very linear function of a control voltage. The frequency is also a function of an external resistor and capacitor.

- High temperature stability
- Excellent supply voltage rejection
- 10 to 3 frequency range with fixed capacitor
- Frequency programmable by means of current, voltage, resistor or capacitor.

The LM566 is specified for operation over the -55°C to +125°C military temperature range. The LM566C is specified for operation over the 0°C to +70°C temperature range.

### features

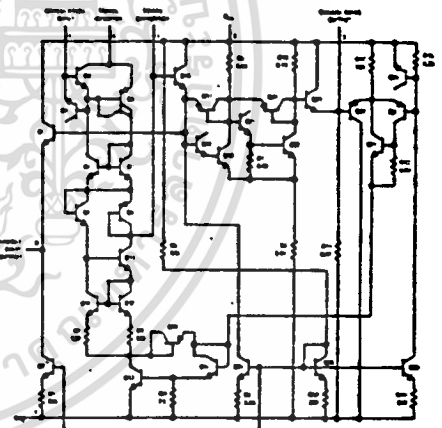
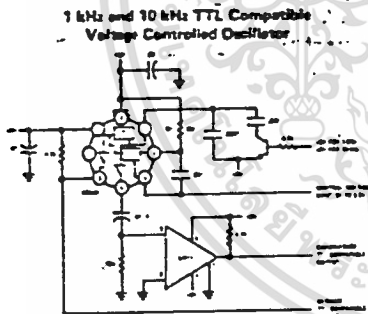
- Wide supply voltage range: 10 to 24 volts
- Very linear modulation characteristics

### applications

- FM modulation
- Signal generation
- Function generation
- Frequency shift keying
- Tone generation

### schematic and connection diagrams

### typical application



### applications information

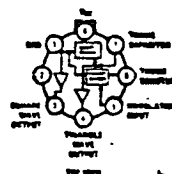
The LM566 may be operated from either a single supply as shown in this test circuit, or from a split (±) power supply. When operating from a split supply, the square wave output (pin 4) is TTL compatible (2 mA current sink) with the addition of a 4.7 kΩ resistor from pin 3 to ground.

A .001 μF capacitor is connected between pins 5 and 6 to prevent parasitic oscillations that may occur during VCO switching.

$$f_o = \frac{2(V^+ - V_b)}{R_1 C_1 V^+}$$

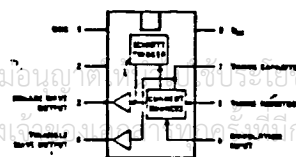
where  $V_b$  is the voltage between pin 5 and pin 1 and  $V^+$  is the positive supply voltage.

### Metal Can Package



Order Number LM566H or LM566CH  
See Package 11

### Dual-In-Line Package



absolute maximum ratings

Power Supply Voltage  
 Power Dissipation (Note 1)  
 Operating Temperature Range LM566 LM566C  
 Lead Temperature (Soldering, 10 sec)

-55°C to  
 0°C

electrical characteristics  $V_{CC} = 12V, T_A = 25^\circ C, AC$  Test Circuit

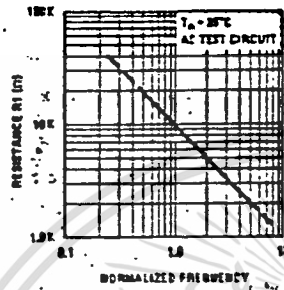
PARAMETER	CONDITIONS	LM566			LM566C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Maximum Operating Frequency	$R_0 = 2k$ $C_0 = 2.7 pF$		1			1		MHz
Input Voltage Range Pin 5		$3/4 V_{CC}$		$V_{CC}$	$3/4 V_{CC}$		$V_{CC}$	V
Average Temperature Coefficient of Operating Frequency			100			200		ppm/°C
Supply Voltage Rejection	10-20V		0.1	1	0.1	2		%/V
Input Impedance Pin 5		0.5	1		0.5	1		MΩ
VCO Sensitivity	For Pin 5, From 8-10V, $f_0 = 10 kHz$	6.4	6.6	6.8	6.0	6.6	7.2	kHz/V
FM Distortion	±10% Deviation		0.2	0.75	0.2	1.5		%
Maximum Sweep Rate		800	1		500	1		MHz
Sweep Range			10:1			10:1		
Output Impedance Pin 3			50			50		Ω
Pin 4			50			50		Ω
Square Wave Output Level	$R_{L1} = 10k$	5.0	5.4		5.0	5.4		Vp-p
Triangle Wave Output Level	$R_{L2} = 10k$	2.0	2.4		2.0	2.4		Vp-p
Square Wave Duty Cycle		45	50	55	40	50	60	%
Square Wave Rise Time			20			20		ns
Square Wave Fall Time			50			50		ns
Triangle Wave Linearity	+1V Segment at $1/2 V_{CC}$		0.2	0.75		0.5	1	%

Note 1: The maximum junction temperature of the LM566 is 150°C, while that of the LM566C is 100°C. For operating at elevated junction temperatures, devices in the TO-5 package are derated based on a thermal resistance of 150°C/W. The thermal resistance of the dual-in-line package is 100°C/W.

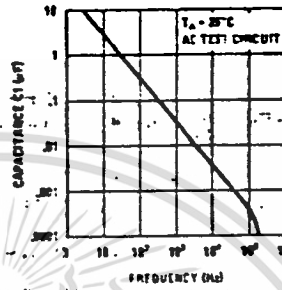
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# typical performance characteristics

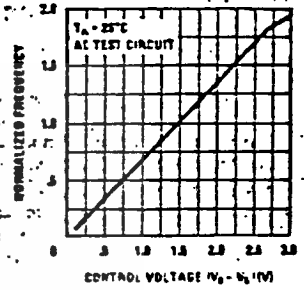
Operating Frequency as a Function of Timing Resistor



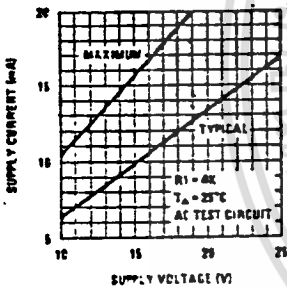
Operating Frequency as a Function of Timing Capacitor



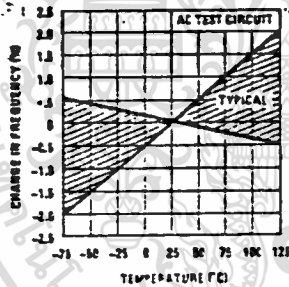
Normalized Frequency as a Function of Control Voltage



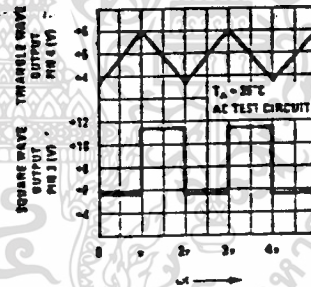
Power Supply Current



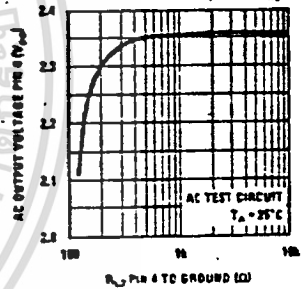
Temperature Stability



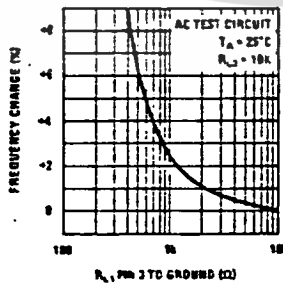
VCO Waveforms



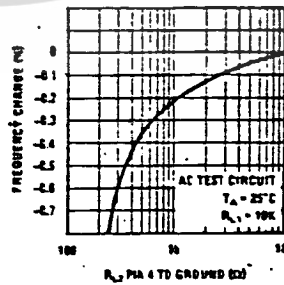
Triangle Wave Output Characteristics



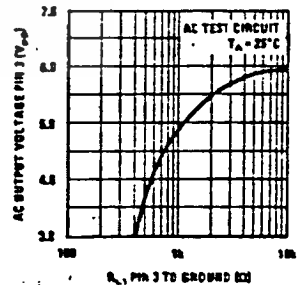
Frequency Stability vs Load Resistance (Square Wave Output)



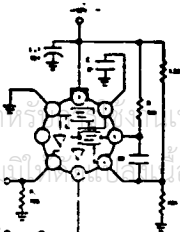
Frequency Stability vs Load Impedance (Triangle Output)



Square Wave Output Characteristics



## ac test circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SERIES ULN-2000A HIGH-VOLTAGE, HIGH-CURRENT DARLINGTON TRANSISTOR ARRAYS

THESE high-voltage, high-current Darlington arrays are comprised of seven silicon NPN Darlington pairs on a common monolithic substrate. All units feature open collector outputs and integral diodes for inductive load transient suppression. Peak inrush currents to 600 mA (Series ULN-2000A and ULN-2020A) or 750 mA (Series ULN-2010A) are permissible, making them ideal for driving tungsten filament lamp loads.

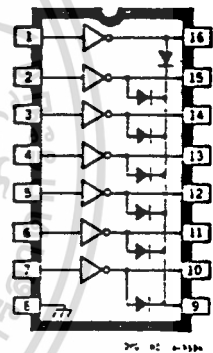
The Series ULN-2001A devices are general purpose arrays which may be used with standard bipolar digital logic using external current limiting, or with most PMOS or CMOS directly. All are pinned with outputs opposite inputs to facilitate ease of circuit board layout and are priced to compete directly with discrete transistor alternatives.

The Series ULN-2002A was specifically designed for use with 14 to 25 V PMOS devices. Each input has a Zener diode and resistor in series to limit the input current to a safe value in that application. The Zener diode also means excellent noise immunity for these devices.

The Series ULN-2003A has a 2.7 k $\Omega$  series base resistor to each Darlington pair, and thus allows operation directly with TTL or CMOS operating at a supply voltage of 5 V. These devices will handle numerous interface needs - particularly those beyond the capabilities of standard logic buffers.

The Series ULN-2004A features a 10.5 k $\Omega$  series input resistor to permit their operation directly from CMOS or PMOS outputs utilizing supply voltages of 6 to 15 V. The required input current is below that of the Series ULN-2003A while the required input voltage is less than that required by the Series ULN-2002A.

The Series ULN-2005A is especially designed for use with standard and Schottky TTL where higher output currents are required and loading of the logic output is not a concern. These devices will sink a minimum of 350 mA when driven from a "totem



pole" logic output. Typical voltage and current levels for both the Series ULN-2003A and ULN-2005A are shown in the graphs.

The Series ULN-2000A is the original high-voltage, high-current Darlington array. The output transistors are capable of sinking 500 mA and will sustain at least 50 V in the off state. Outputs may be paral-

Device Type Number Designation

$V_{CE(MAX)}$ = $I_{C(MAX)}$ =	50 V 500 mA	50 V 600 mA	95 V 500 mA
	Type Number		
General Purpose PMOS, CMOS	ULN-2001A	ULN-2011A	ULN-2021A
14 - 25 V PMOS	ULN-2002A	ULN-2012A	ULN-2022A
5 V TTL, CMOS	ULN-2003A	ULN-2013A	ULN-2023A
6 - 15 V CMOS, PMOS	ULN-2004A	ULN-2014A	ULN-2024A
High Output TTL	ULN-2005A	ULN-2015A	ULN-2025A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

leled for higher load current capability. The Series ULN-2010A devices are similar except that they will sink 600 mA. The Series ULN-2020A will sustain 95 V in the OFF state. A table showing the specific type numbers available for the various applications is given on page 4-2.

All Series ULN-2000A Darlington arrays are furnished in a 16-pin dual in-line plastic package. These devices can also be supplied in a hermetic dual in-line package for use in military and aerospace applications (with a slightly reduced power handling capacity).

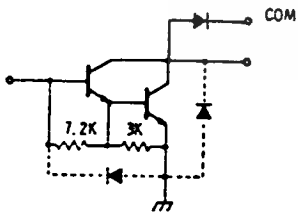
**ABSOLUTE MAXIMUM RATINGS at 25°C Free-Air Temperature for any one Darlington pair (unless otherwise noted)**

Output Voltage, $V_{CE}$ (Series ULN-2000, 2010A).....	.50 V
(Series ULN-2020A).....	.95 V
Input Voltage, $V_{in}$ (Series ULN-2002, 2003, 2004A).....	30 V
(Series ULN-2005A).....	15 V
Continuous Collector Current, $I_C$ (Series ULN-2000, 2020A).....	500 mA
(Series ULN-2010A).....	600 mA
Continuous Base Current, $I_B$ .....	25 mA
Power Dissipation, $P_D$ (one Darlington pair).....	1.0 W*
(total package).....	2.0 W†
Operating Ambient Temperature Range, $T_A$ .....	0°C to +70°C
Storage Temperature Range, $T_S$ .....	-55°C to +150°C

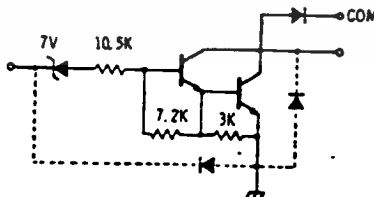
\*Derate at the rate of 16.67 mW/°C above 25°C.

†Under normal operating conditions, these devices will sustain 350 mA per output with  $V_{CE(sat)} = 1.6$  V at 70°C with a pulse width of 20 ms and a duty cycle of 50%. Other allowable combinations of output current, number of outputs conducting, and duty cycle are shown on page 4-8.

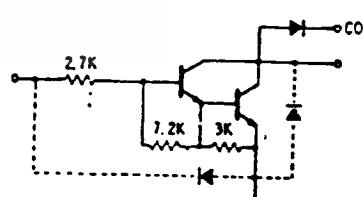
**PARTIAL SCHEMATICS**



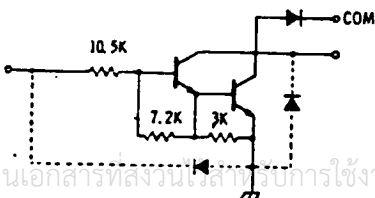
Series ULN-2001A (each driver)



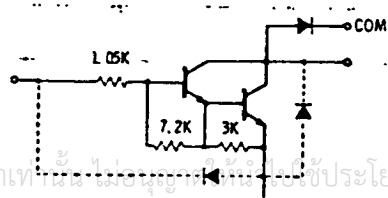
Series ULN-2002A (each driver)



Series ULN-2003A (each driver)



Series ULN-2004A



Series ULN-2005A

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุที่แปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SERIES ULN-2000A

### ELECTRICAL CHARACTERISTICS AT 25°C (unless otherwise noted)

Characteristic	Symbol	Test Fig.	Applicable Devices	Test Conditions	Limits			
					Min.	Typ.	Max.	Units
Output Leakage Current	$I_{CEX}$	1A	All	$V_{CE} = 50\text{ V}, T_A = 25^\circ\text{C}$	—	—	50	$\mu\text{A}$
				$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}$	—	—	100	$\mu\text{A}$
		1B	ULN-2002A	$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}, V_{IN} = 6.0\text{ V}$	—	—	500	$\mu\text{A}$
			ULN-2002A	$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}, V_{IN} = 1.0\text{ V}$	—	—	500	$\mu\text{A}$
Collector-Emitter Saturation Voltage	$V_{CE(SAT)}$	2	All	$I_C = 100\text{ mA}, I_B = 250\text{ }\mu\text{A}$	—	0.9	1.1	V
				$I_C = 200\text{ mA}, I_B = 350\text{ }\mu\text{A}$	—	1.1	1.3	V
				$I_C = 350\text{ mA}, I_B = 500\text{ }\mu\text{A}$	—	1.3	1.6	V
Input Current	$I_{IN(OH)}$	3	ULN-2002A	$V_{IN} = 17\text{ V}$	—	0.82	1.25	mA
			ULN-2003A	$V_{IN} = 3.85\text{ V}$	—	0.93	1.35	mA
			ULN-2004A	$V_{IN} = 5.0\text{ V}$	—	0.35	0.5	mA
			ULN-2004A	$V_{IN} = 12\text{ V}$	—	1.0	1.45	mA
	ULN-2005A	$V_{IN} = 3.0\text{ V}$	—	1.5	2.4	mA		
$I_{IN(OFF)}$	4	All	$I_C = 500\text{ }\mu\text{A}, T_A = 70^\circ\text{C}$	50	65	—	$\mu\text{A}$	
Input Voltage	$V_{IN(OH)}$	5	ULN-2002A	$V_{CE} = 2.0\text{ V}, I_C = 300\text{ mA}$	—	—	13	V
				$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	2.4	V
			ULN-2003A	$V_{CE} = 2.0\text{ V}, I_C = 250\text{ mA}$	—	—	2.7	V
				$V_{CE} = 2.0\text{ V}, I_C = 300\text{ mA}$	—	—	3.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 125\text{ mA}$	—	—	5.0	V
			ULN-2004A	$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	6.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 275\text{ mA}$	—	—	7.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 350\text{ mA}$	—	—	5.0	V
ULN-2005A	$V_{CE} = 2.0\text{ V}, I_C = 350\text{ mA}$	—	—	2.0	V			
D-C Forward Current Transfer Ratio	$h_{FE}$	2	ULN-2001A	$V_{CE} = 2.0\text{ V}, I_C = 350\text{ mA}$	1000	—	—	
Input Capacitance	$C_{IN}$	—	All		—	15	25	pF
Turn-On Delay	$t_{PLH}$	—	All	$0.5 E_{IN}$ to $0.5 E_{OFF}$	—	0.25	1.0	$\mu\text{s}$
Turn-Off Delay	$t_{PHL}$	—	All	$0.5 E_{IN}$ to $0.5 E_{OFF}$	—	0.25	1.0	$\mu\text{s}$
Clamp Diode Leakage Current	$I_R$	6	All	$V_B = 50\text{ V}, T_A = 25^\circ\text{C}$	—	—	50	$\mu\text{A}$
				$V_B = 50\text{ V}, T_A = 70^\circ\text{C}$	—	—	100	$\mu\text{A}$
Clamp Diode Forward Voltage	$V_F$	7	All	$I_F = 350\text{ mA}$	—	1.7	2.0	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SERIES ULN-2010A

### ELECTRICAL CHARACTERISTICS AT 25°C (unless otherwise noted)

Characteristic	Symbol	Test Fig.	Applicable Devices	Test Conditions	Limits			
					Min.	Typ.	Max.	Units
Output Leakage Current	$I_{CEX}$	1A	All	$V_{CE} = 50\text{ V}, T_A = 25^\circ\text{C}$	—	—	50	$\mu\text{A}$
				$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}$	—	—	100	$\mu\text{A}$
		1B	ULN-2012A	$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}, V_{IN} = 6.0\text{ V}$	—	—	500	$\mu\text{A}$
			ULN-2014A	$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}, V_{IN} = 1.0\text{ V}$	—	—	500	$\mu\text{A}$
Collector-Emitter Saturation Voltage	$V_{CE(SAT)}$	2	All	$I_C = 100\text{ mA}, I_B = 225\text{ }\mu\text{A}$	—	0.9	1.1	V
				$I_C = 300\text{ mA}, I_B = 400\text{ }\mu\text{A}$	—	1.3	1.5	V
				$I_C = 500\text{ mA}, I_B = 600\text{ }\mu\text{A}$	—	1.7	1.9	V
Input Current	$I_{IN(ON)}$	3	ULN-2012A	$V_{IN} = 17\text{ V}$	—	0.82	1.25	mA
			ULN-2013A	$V_{IN} = 3.85\text{ V}$	—	0.93	1.35	mA
			ULN-2014A	$V_{IN} = 5.0\text{ V}$	—	0.35	0.5	mA
				$V_{IN} = 12\text{ V}$	—	1.0	1.45	mA
			ULN-2015A	$V_{IN} = 3.0\text{ V}$	—	1.5	2.4	mA
	$I_{IN(OFF)}$	4	All	$I_C = 500\text{ }\mu\text{A}, T_A = 70^\circ\text{C}$	50	65	—	$\mu\text{A}$
Input Voltage	$V_{IN(ON)}$	5	ULN-2012A	$V_{CE} = 2.0\text{ V}, I_C = 500\text{ mA}$	—	—	17	V
			ULN-2013A	$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	2.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 300\text{ mA}$	—	—	2.5	V
				$V_{CE} = 2.0\text{ V}, I_C = 500\text{ mA}$	—	—	3.5	V
			ULN-2014A	$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	4.5	V
				$V_{CE} = 2.0\text{ V}, I_C = 300\text{ mA}$	—	—	6.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 500\text{ mA}$	—	—	9.5	V
			ULN-2015A	$V_{CE} = 2.0\text{ V}, I_C = 500\text{ mA}$	—	—	2.4	V
D-C Forward Current Transfer Ratio	$h_{FE}$	2	ULN-2011A	$V_{CE} = 2.0\text{ V}, I_C = 350\text{ mA}$	1000	—	—	
			$V_{CE} = 2.0\text{ V}, I_C = 500\text{ mA}$	900	—	—		
Input Capacitance	$C_{IN}$	—	All		—	15	25	pF
Turn-On Delay	$t_{LH}$	—	All	$0.5 E_{in}$ to $0.5 E_{out}$	—	0.25	1.0	$\mu\text{s}$
Turn-Off Delay	$t_{PHL}$	—	All	$0.5 E_{in}$ to $0.5 E_{off}$	—	0.25	1.0	$\mu\text{s}$
Clamp Diode Leakage Current	$I_R$	6	All	$V_R = 50\text{ V}, T_A = 25^\circ\text{C}$	—	—	50	$\mu\text{A}$
				$V_R = 50\text{ V}, T_A = 70^\circ\text{C}$	—	—	100	$\mu\text{A}$
Clamp Diode Forward Voltage	$V_F$	7	All	$I_F = 350\text{ mA}$	—	1.7	2.0	V
				$I_F = 500\text{ mA}$	—	2.1	2.5	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SERIES ULN-2020A

ELECTRICAL CHARACTERISTICS AT 25°C (unless otherwise noted)

Characteristic	Symbol	Test Fig.	Applicable Devices	Test Conditions	Limits			Units
					Min.	Typ.	Max.	
Output Leakage Current	I <sub>CEX</sub>	1A	All	V <sub>CE</sub> = 95 V, T <sub>A</sub> = 25°C	—	—	50	μA
				V <sub>CE</sub> = 95 V, T <sub>A</sub> = 70°C	—	—	100	μA
	iB	ULN-2022A	V <sub>CE</sub> = 95 V, T <sub>A</sub> = 70°C, V <sub>IN</sub> = 6.0 V	—	—	500	μA	
		ULN-2024A	V <sub>CE</sub> = 95 V, T <sub>A</sub> = 70°C, V <sub>IN</sub> = 1.0 V	—	—	500	μA	
Collector-Emitter Saturation Voltage	V <sub>CE(SAT)</sub>	2	All	I <sub>C</sub> = 100 mA, I <sub>B</sub> = 250 μA	—	0.9	1.1	V
				I <sub>C</sub> = 200 mA, I <sub>B</sub> = 350 μA	—	1.1	1.3	V
				I <sub>C</sub> = 350 mA, I <sub>B</sub> = 500 μA	—	1.3	1.6	V
Input Current	I <sub>IN(ON)</sub>	3	ULN-2022A	V <sub>IN</sub> = 17 V	—	0.82	1.25	mA
			ULN-2023A	V <sub>IN</sub> = 3.85 V	—	0.93	1.35	mA
			ULN-2024A	V <sub>IN</sub> = 5.0 V	—	0.35	0.5	mA
				V <sub>IN</sub> = 12 V	—	1.0	1.45	mA
			ULN-2025A	V <sub>IN</sub> = 3.0 V	—	1.5	2.4	mA
	I <sub>IN(OFF)</sub>	4	All	I <sub>C</sub> = 500 μA, T <sub>A</sub> = 70°C	50	65	—	μA
Input Voltage	V <sub>IN(ON)</sub>	5	ULN-2022A	V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 300 mA	—	—	13	V
			ULN-2023A	V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 200 mA	—	—	2.4	V
				V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 250 mA	—	—	2.7	V
				V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 300 mA	—	—	3.0	V
			ULN-2024A	V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 125 mA	—	—	5.0	V
				V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 200 mA	—	—	5.0	V
				V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 275 mA	—	—	7.0	V
				V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 350 mA	—	—	8.0	V
			ULN-2025A	V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 350 mA	—	—	2.0	V
D-C Forward Current	h <sub>FE</sub>	2	ULN-2021A	V <sub>CE</sub> = 2.0 V, I <sub>C</sub> = 350 mA	1000	—	—	
Transfer Ratio								
Input Capacitance	C <sub>IN</sub>	—	All		—	15	25	pF
Turn-On Delay	t <sub>PLH</sub>	—	All	0.5 E <sub>IN</sub> to 0.5 E <sub>OUT</sub>	—	0.25	1.0	μs
Turn-Off Delay	t <sub>PHL</sub>	—	All	0.5 E <sub>IN</sub> to 0.5 E <sub>OUT</sub>	—	0.25	1.0	μs
Clamp Diode Leakage Current	I <sub>R</sub>	6	All	V <sub>R</sub> = 95 V, T <sub>A</sub> = 25°C	—	—	50	μA
Clamp Diode Leakage Current				V <sub>R</sub> = 95 V, T <sub>A</sub> = 70°C	—	—	100	μA
Clamp Diode Forward Voltage	V <sub>F</sub>	7	All	I <sub>F</sub> = 350 mA	—	1.7	2.0	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# TEST FIGURES

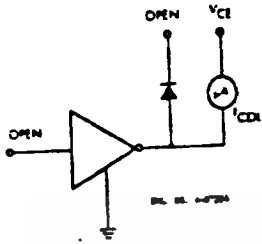


FIGURE 1A

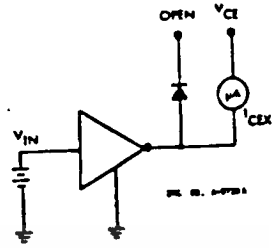


FIGURE 1B

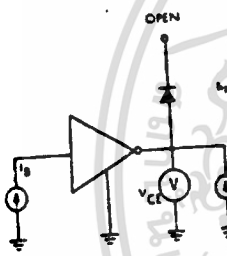


FIGURE 2

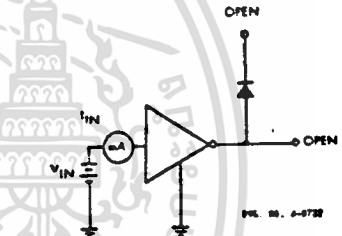


FIGURE 3

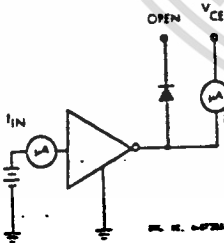


FIGURE 4

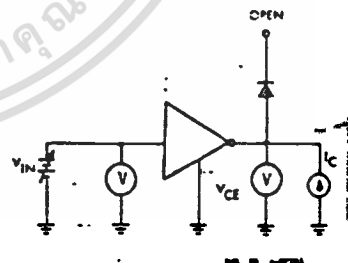


FIGURE 5

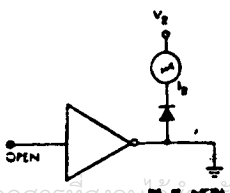


FIGURE 6

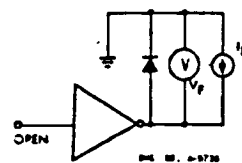
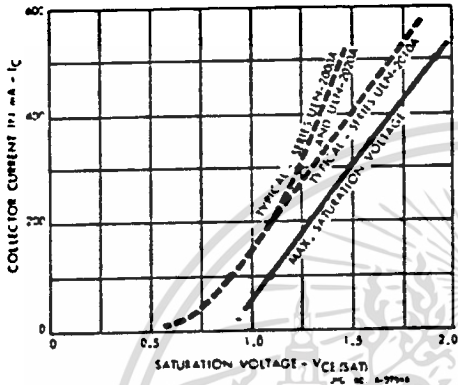
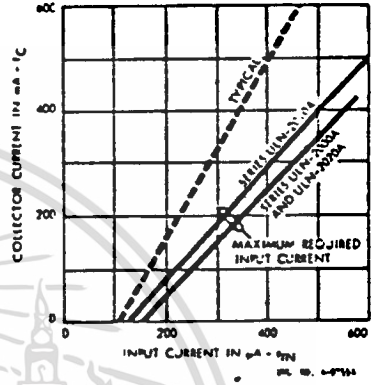


FIGURE 7

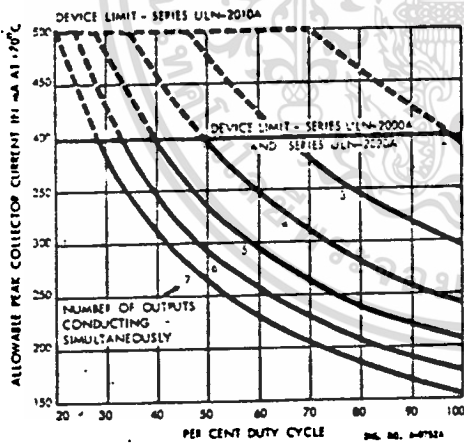
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์กับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นผู้ที่มีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



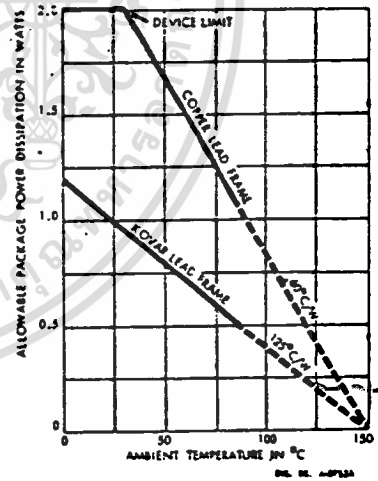
COLLECTOR CURRENT AS A FUNCTION OF SATURATION VOLTAGE



COLLECTOR CURRENT AS A FUNCTION OF INPUT CURRENT



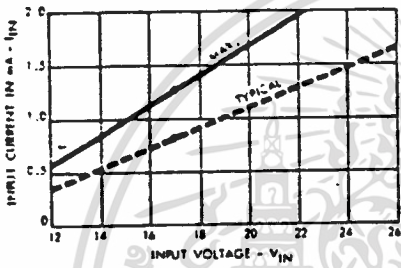
PEAK COLLECTOR CURRENT AS A FUNCTION OF DUTY CYCLE AND NUMBER OF OUTPUTS



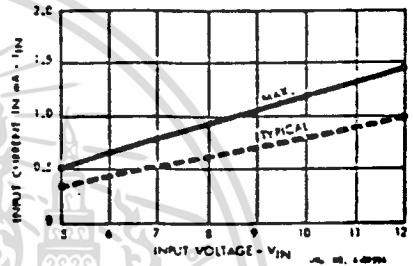
ALLOWABLE AVERAGE POWER DISSIPATION AS A FUNCTION OF AMBIENT TEMPERATURE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

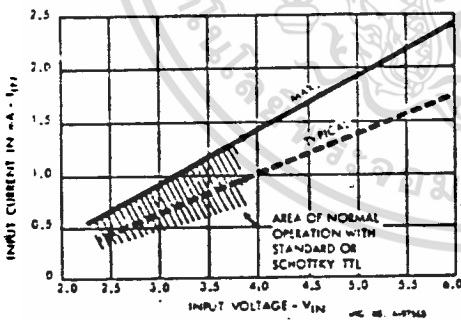
## INPUT CURRENT AS A FUNCTION OF INPUT VOLTAGE



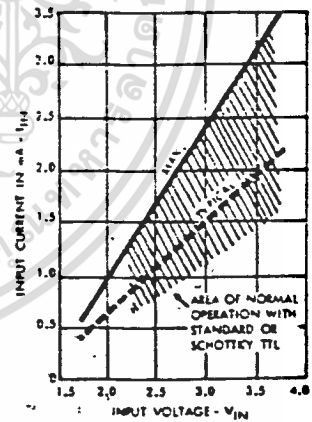
SERIES ULN-2002A



SERIES ULN-2004A



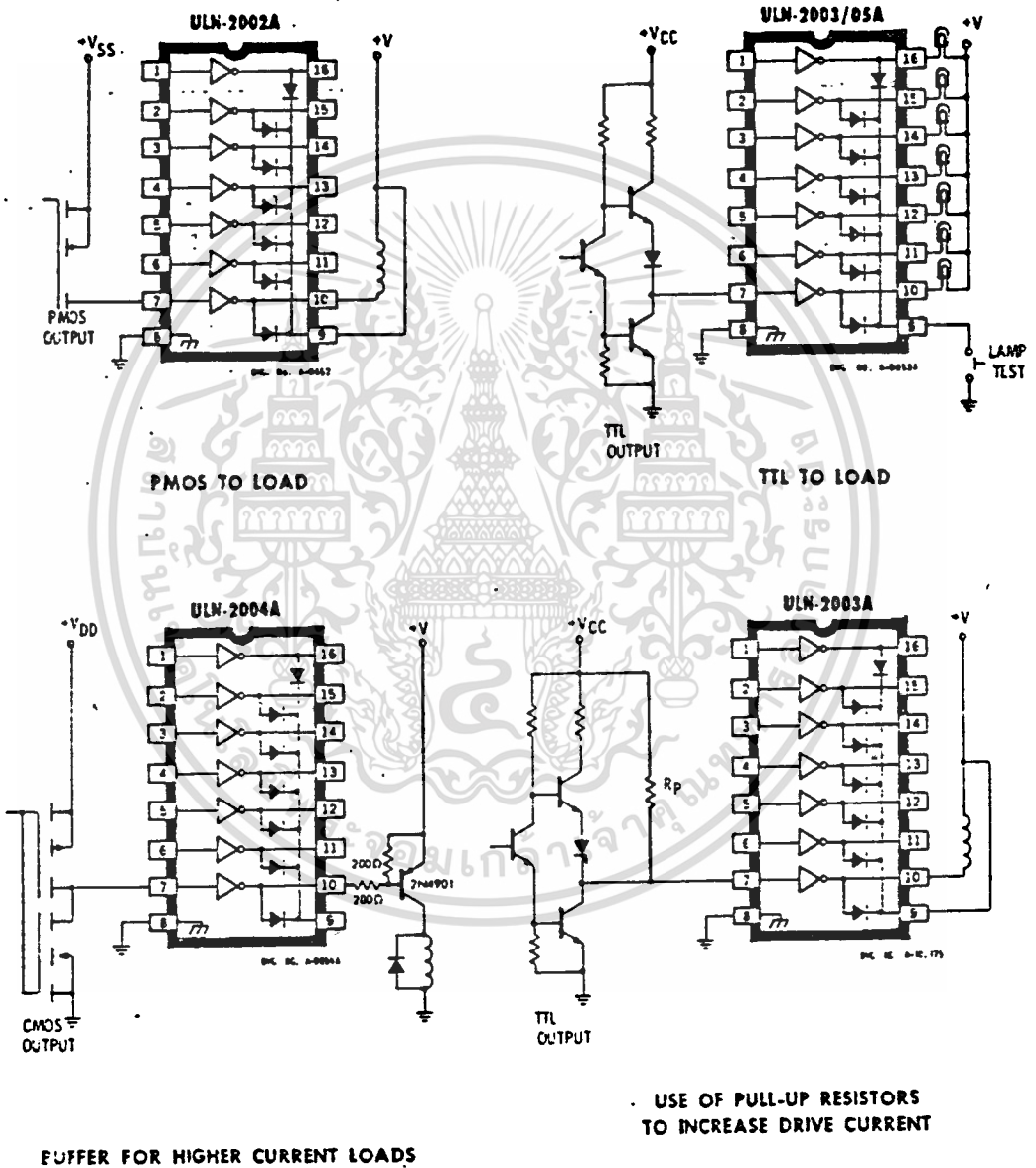
SERIES ULN-2003A



SERIES ULN-2005A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## TYPICAL APPLICATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SERIES ULS-2000H HERMETICALLY-SEALED HIGH-VOLTAGE, HIGH-CURRENT DARLINGTON TRANSISTOR ARRAYS

## FEATURES

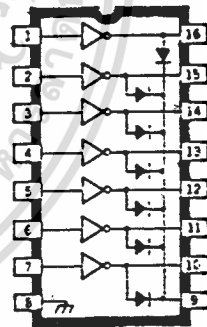
- TTL, DTL, PMOS, or CMOS Compatible Inputs
- 500 mA-Output Sink Current Capability
- Transient Protected Outputs
- Hermetically-Sealed Package to MIL-M-38510
- High-Reliability Screening to MIL-STD-883, Class B

COMPRISED of seven silicon NPN Darlington transistor pairs on a common monolithic substrate, the Series ULS-2000H arrays are ideally suited for driving relays, solenoids, lamps and other devices with up to 2.5 A output current per package. Hermetic sealing and an operating temperature range of  $-55^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$  recommend them for military and aerospace applications as well as commercial and industrial control applications where severe environments may be encountered.

The Type ULS-2001H is a general-purpose Darlington Transistor Array without input current limiting. It may be used with DTL, TTL, PMOS, CMOS, etc. Each of the remaining devices in this series has appropriate current limiting for use with a specific driving source.

The Type ULS-2002H is intended for use with 14 to 25 V PMOS devices. Each input has a series input Zener diode and a resistor.

The Type ULS-2003H and ULS-2004H both have series input resistors. The former has a low-value resistor for use with TTL or CMOS operating with a supply voltage of 5 V. The latter features a higher-



value resistor which allows operation directly with CMOS or PMOS outputs utilizing supply voltages of 6 to 15 V.

All Series ULS-2000H High-Voltage, High-Current Darlington Transistor Arrays are furnished in a 16-pin hermetic dual in-line package which conforms to the dimensional requirements of Military Specification MIL-M-38510 and meets all of the processing and environmental requirements of Military Standard MIL-STD-883, Methods 5004 and 5005. These devices, as shown in Engineering Bulletin No. 29304, can also be supplied in a plastic 16-pin dual in-line package (Series ULN-2000A) for operation over a limited temperature range or where a higher package power dissipation is required.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Series ULN-2000A Darlington Transistor Arrays

## — Description and Application

### Introduction

The increased use of electronic circuits in systems formerly built with mechanical, electro-mechanical, or hydraulic components has resulted in systems becoming more precise, more reliable, generally less expensive, smaller, more efficient, and faster. Although the drive capabilities of monolithic integrated logic circuits are adequate for most information processing applications, there now exists a large and rapidly growing number of system applications where the current-carrying and/or voltage-sustaining capability of the integrated circuit logic is inadequate. Typically, these deficiencies arise when the logic must control such peripheral components as relays, solenoids, punches, stepping motors, and a variety of indicators (incandescent, LED, or gas discharge lamps and displays).

A very common solution to this output interface inadequacy has been the addition of discrete power transistors (or SCRs) and associated passive components to the logic output in order to obtain the necessary current and/or voltage capability. Although this provides a very satisfactory electrical solution, the large number of discrete components often required, high assembly labor costs, and space (packaging) limitations often mean additional problems and cost. A simple, and less expensive solution is the use of monolithic integrated circuits.

The Series ULN-2000A is comprised of five different high-voltage high-current interface circuits. They are capable of controlling resistive, inductive, or tungsten filament loads of up to 125 watts and are compatible with all standard digital logic families (DTL, TTL, PMOS, and CMOS) without the need for additional discrete components.

### High-Voltage and High-Current Capability

A large number of interface problems have been simplified by the Series ULN-2000A high-voltage, high-current Darlington transistor arrays. These devices are suitable for voltage, current, and gain levels beyond the limits of other monolithic buffers and arrays.

The five devices in the ULN-2000A series are all comprised of seven silicon NPN Darlington pairs on a common monolithic substrate. All units feature open collector outputs and integral suppression diodes for use with inductive loads.

All devices have an output sink current capability of 500 mA although peak inrush currents to 600 mA are permissible, making them ideal for use with tungsten filament lamps. All of the outputs will sustain "OFF" voltages of at least 50 volts. Each individual Darlington circuit may therefore switch up to 25 watts (50 V at 500 mA).

A definite asset of monolithic device technology is the very fine match between adjacent outputs when used in parallel. Applications requiring a sink current beyond the capability of a single output can be accommodated by parallel outputs. Continuous operation of all outputs at the maximum rated current is not allowed because of power dissipation limitations imposed by the package. However, as illustrated in Figure 1, under certain conditions, the Series ULN-2000A Darlington arrays are capable of switching loads totaling more than 125 watts at an ambient temperature of +70°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### High-Power Capability

A primary limitation of many interface circuits is the power dissipation of the device package. Until recently, very little concern was expressed for monolithic integrated circuit power dissipation. Improvements in silicon device technology have brought about a growing number of monolithic circuits capable of power considerably in excess of present package technology.

The Series ULN-2000A is supplied in a 16-pin dual in-line plastic package with a copper lead frame. Shown in Figure 2 is a comparison of the allowable package power dissipation for the industry standard iron-nickel alloy (Kovar) lead frame and the Sprague

copper lead frame used on these devices. As shown, at an ambient temperature of  $+70^{\circ}\text{C}$ , the Kovar lead frame allows only 0.64 watts while the copper lead frame allows 1.33 watts. At  $+25^{\circ}\text{C}$  the copper lead frame permits a package power dissipation of 2.0 watts!

Actual power dissipation in any application for the Series ULN-2000A devices is the sum of the individual driver power dissipations. In turn, the individual driver dissipation is the product of the collector-emitter saturation voltage, the collector current, and the duty cycle. The collector-emitter saturation voltage is dependent on the collector current and, to a lesser extent, operating temperature.

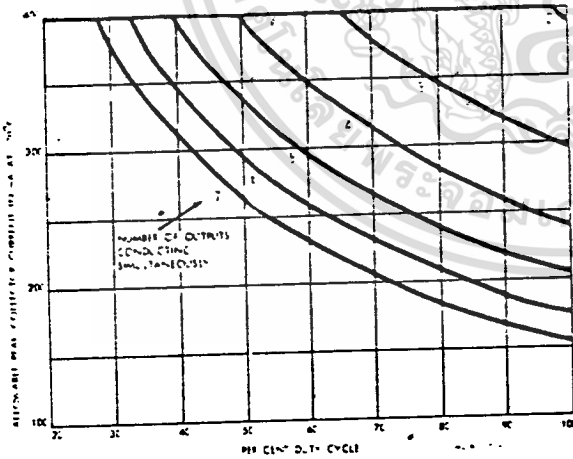


Figure 1  
COLLECTOR CURRENT AS A FUNCTION OF DUTY CYCLE AND NUMBER OF OUTPUTS

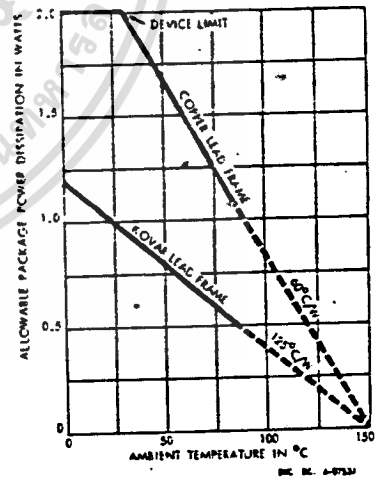
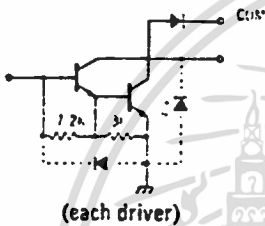


Figure 2  
ALLOWABLE AVERAGE PACKAGE POWER DISSIPATION AS A FUNCTION OF AMBIENT TEMPERATURE

### The Basic Darlington Array

The first, and basic array, in this series, is the Type ULN-2001A. This is a general-purpose version with input current limiting normally accomplished via the use of an appropriate discrete resistor connected in series with each input. It is also possible to utilize the intrinsic current limiting of many MOS outputs as shown in Figure 4; a typical P-channel characteristic.

The use of TTL in such a manner is not recommended due to the higher currents and resultant high level of package power dissipation. Outputs of most PMOS and CMOS circuits will not normally source currents of any significance due to their high source impedance.



(each driver)

Figure 3

TYPE ULN-2001A SCHEMATIC

### 14 to 25 Volts PMOS Applications

The Type ULN-2002A Darlington array was specifically designed for use with 14 to 25 volt PMOS devices. Each input has a 7 V Zener diode and a 10,500 ohm resistor (nominal values) to limit the input current to within the capability of most PMOS of the type specified. The basic circuit diagram is shown in Figure 5 with a typical application. Note that there are no pull-down resistors or other external discrete components necessary. The incorporation of the Zener diode also results in excellent noise immunity for this array.

### TTL and CMOS INTERFACE

The ULN-2001A and ULN-2002A allow only a limited number of input options. Shown in Figure 6 is the basic circuit diagram of the Type ULN-2003A. This device has a series base input resistor to each Darlington pair, and thus allows operation directly with TTL or CMOS logic operating at a supply voltage of 5 V (or 12 V CMOS using FET characteristics).

A guarantee of 200 mA output sink current capability (saturated) is provided with the worst case TTL logic / level of 2.4 volts. Low-power Schottky-clamped TTL logic is generally specified to have a minimum  $V_{out}$  of 2.7 volts. The ULN-2003A is guaranteed to sink 250 mA under this input condition. With the more typical input of 3 volts, the ULN-2003A Darlington pair will sink at least 300 mA in the "ON" state.

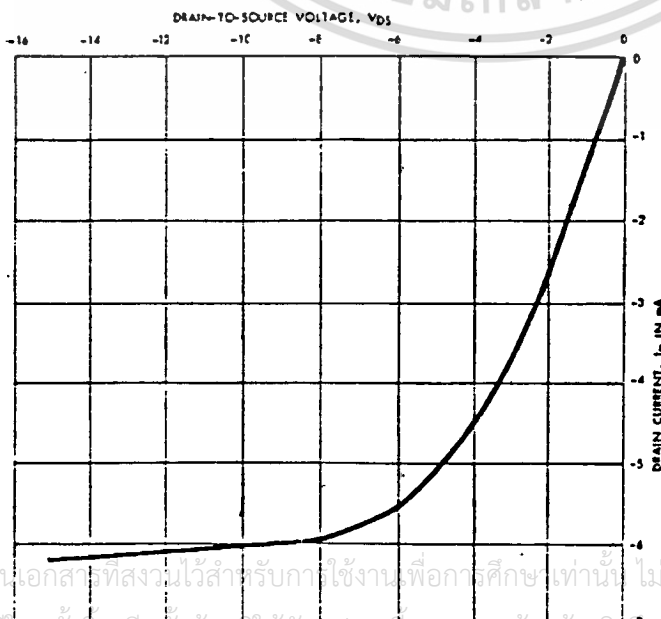


Figure 4

TYPICAL P-CHANNEL  
DRAIN CHARACTERISTIC

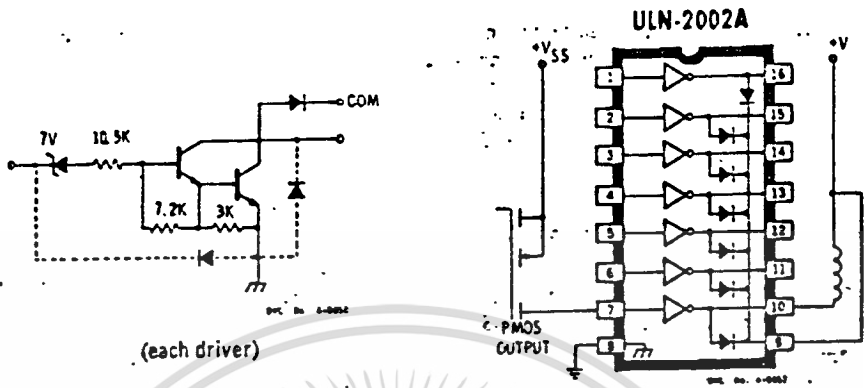


Figure 5  
TYPE ULN-2002A SCHEMATIC AND APPLICATION

TTL totem pole outputs are not specified between the  $400 \mu\text{A}$  logic  $I$  fanout condition and the maximum output short-circuit current (20 to 55 mA for the 7400 series). Between these rather wide limits lies the required ULN-2003A input current. The maximum Type ULN-2003A input current level is specified at 1.35 mA at the extrapolated TTL maximum logic  $I$  level of 3.85 V.

The ULN-2003A Darlington array will handle a great many interface needs – particularly those beyond the capabilities of TTL buffers. Also shown in Figure 6, is a typical application of the ULN-2003A Darlington array. Of particular interest in this application is an unusual use of the transient-suppression diodes for a non-inductive load. The lamp test feature can of course be used with any of the devices in this series.

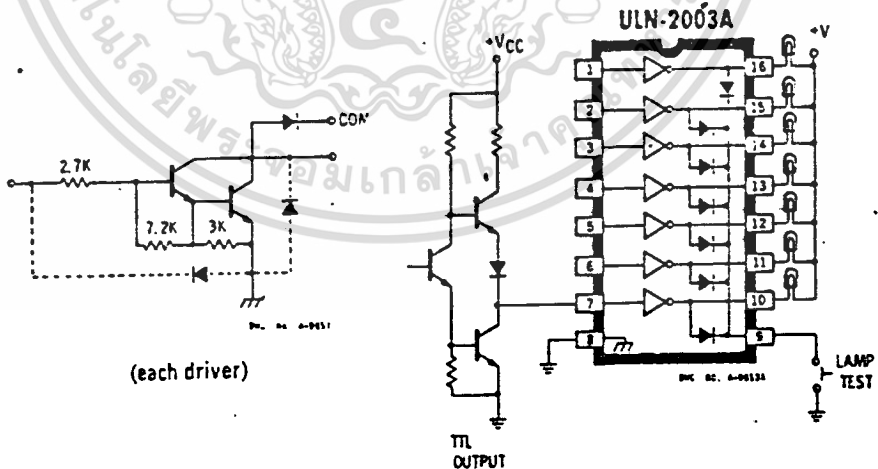


Figure 6  
TYPE ULN-2003A SCHEMATIC AND APPLICATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The diodes are designed to handle the same current and voltage as the output transistors. Switching can be accomplished through an ordinary switch or an appropriate power transistor. With the standard +70°C ambient and the most widely used lamps (2 No. 327 or 2 No. 387 lamps per output) there is no problem with continuous operation.

#### 6 to 15 Volt CMOS or PMOS Applications

The Type ULN-2004A Darlington array has an appropriate series input resistor (nominally 10.5 kΩ) to allow its operation directly from CMOS or PMOS logic outputs utilizing supply voltages of between 6 and 15 V.

Shown in Figure 7 is a typical application of this array. Although the discrete output buffer could be used to increase the output capability of any of the devices in this series, this is most often done by paralleling outputs as was described earlier.

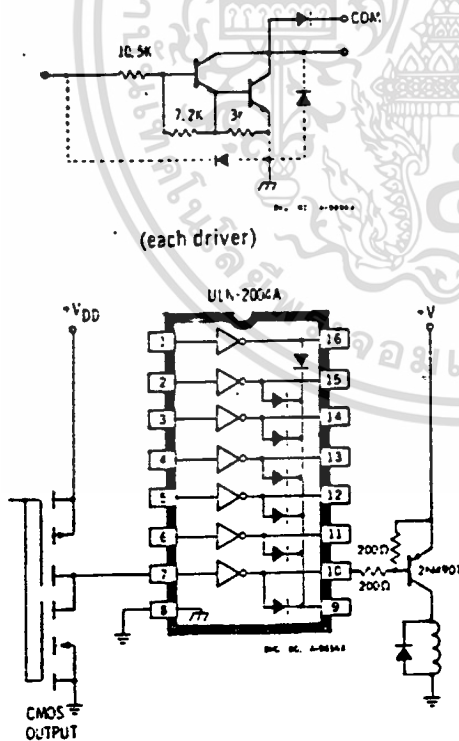


Figure 7  
Type ULN-2004A SCHEMATIC AND APPLICATION

#### Input Current

The Darlington collector current (output in saturation) at an ambient temperature of +25°C, for any input current is the same for all four devices in this series and is shown in the graph of Figure 8. More accurately, the maximum input current for any collector current is described by the equation:

$$I_{IN(MAX)} = I_{C(MAX)} + 140 \mu A$$

where  $I_L$  is the input current in microamperes,  $I_C$  is the collector current in milliamperes, and the figure 140 represents the maximum shunt current through the emitter-base resistors. The typical input current can be described as:

$$I_{IN(TYP)} = 0.58 I_{C(TYP)} + 110 \mu A$$

where the figure 0.58 is an adjustment for the typical Darlington current gain and the figure 110 represents the typical shunt current.

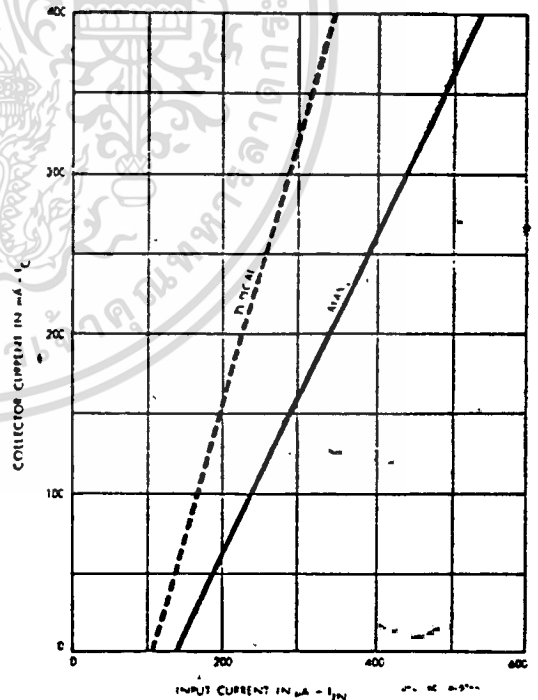


Figure 8  
COLLECTOR CURRENT  
AS A FUNCTION OF INPUT CURRENT

### Low Available Drive Current Operation

Occasionally, applications featuring minimum available input drive current and a high output load current have shown the Type ULN-2003A and ULN-2004A Darlington arrays to be inadequate for the particular requirement under worst case conditions. This usually results from the restricted drive current available from a TTL or CMOS gate operating from a nominal supply of 5 volts.

Under worst case conditions with a low logic  $I$  voltage (2.4 V), and a high input resistor value (3.51 k $\Omega$ ), the available load current is reduced to only 145 mA. Compounding this problem would be the effect that a high drive current requirement would have on the logic output voltage since that is normally specified at only 400  $\mu$ A. If the gate output is connected to additional logic elements, a minimum logic  $I$  voltage of 2.0 V must be maintained and at that level the worst case Darlington load current would be reduced to only 31 mA!

A simple solution to this problem is through the use of inexpensive pull-up resistors as shown in Figure 10. The minimum resistor value is determined by the maximum allowable sink current (16 mA for TTL, 360  $\mu$ A for CMOS), the minimum logic  $I$  output voltage, and the maximum supply voltage as per the following equation:

$$R_p \geq \frac{V_s - V_{out(m)}}{I_{out}}$$

For standard TTL, the minimum value for  $R_p$  is about 316  $\Omega$  with values between 3000  $\Omega$  and 5000  $\Omega$  being used customarily. Multiple pull-up resistors in a single in-line package are shown in Sprague Engineering Bulletin No. 7041; resistors in a dual in-line package are shown in Bulletin No. 7042.

### Conclusion

Since the Series ULN-2000A high-voltage, high-current Darlington transistor arrays are quite conservatively designed, the basic product is fully capable of being ordered to higher voltages and/or higher currents than the standard specifications. Presently, parts are available to withstand up to 95 volts on the output. Parts with this higher voltage rating would create a potential for switching loads far in excess of 125 watts! Aside from the higher power handling capability, the higher voltage rating is required for driving plasma or gas-discharge displays.

The input current as a function of input voltage is shown in Figure 9 for the ULN-2002A, ULN-2003A, and the ULN-2004A. The Type ULN-2001A Darlington array is not shown since input current is more a function of the external circuitry. Systems utilizing either CMOS or PMOS logic should be evaluated for intrinsic current limiting as was shown in Figure 4.

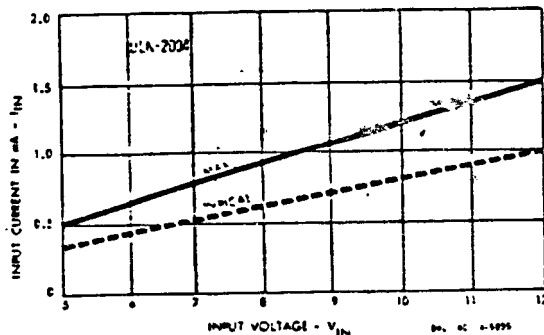
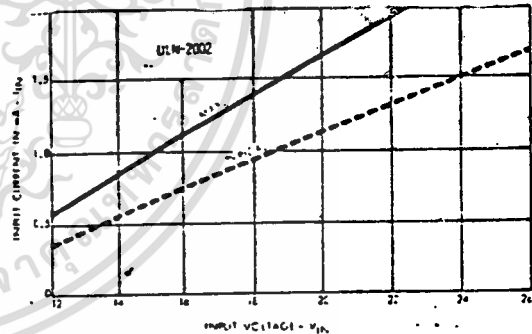
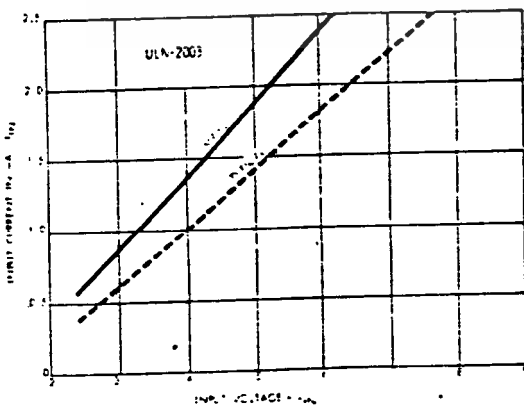


Figure 9  
INPUT CURRENT AS A FUNCTION OF INPUT VOLTAGE

Although not intended for high power applications, there is also available a Series ULS-2000H with hermetic sealing and an operating temperature range to  $+125^{\circ}\text{C}$ . These parts are recommended for military and aerospace applications as well as commercial and industrial control applications where severe environments may be encountered.

All of these Darlington transistor arrays offer a common solution to a great many interface needs. The minimal component count and straightforward printed wiring board layout offer benefits in cost reduction, simplicity of board layout, and savings in space. Other benefits are a reduction in insertion costs, and lower handling and inventory costs than other alternatives. Cost benefits from some of these factors are not very tangible. However, fewer components, less complex boards, etc. usually result in lower system manufacturing costs.

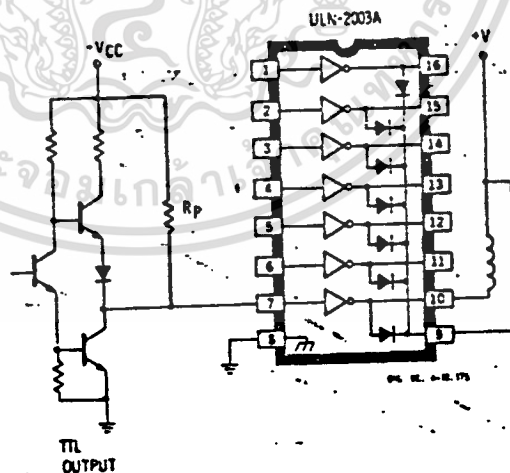


Figure 10  
USE OF PULL-UP RESISTORS  
TO INCREASE DRIVE CURRENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ผู้จัดทำปฏิญานินพนธ์ฉบับนี้ขอขอบคุณบุคคลดังกล่าวต่อไปนี้ที่มีส่วนช่วยให้  
ปฏิญานินพนธ์ สำเร็จลุล่วงไปด้วยดี

1. อาจารย์วิทยา ทิพย์สุวรรณพร อาจารย์ที่ปรึกษา  
ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม  
สถาบันเทคโนโลยี พระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง
2. อาจารย์สุธีร์ กิจฉวี อาจารย์ประจำแผนกช่างอิเล็กทรอนิกส์  
วิทยาลัยเทคนิคมินบุรี
3. คุณเกษม หลังสืบ งานเอกสารการพิมพ์  
วิทยาลัยเทคนิคมินบุรี
4. คณะนักศึกษาชั้นปีที่ 3 แผนกช่างอิเล็กทรอนิกส์  
วิทยาลัยเทคนิคมินบุรี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## หนังสืออ้างอิง

### หนังสือภาษาไทย

1. ประทีป บัญญัติสินพรัตน์, " ทฤษฎีและการใช้งานวงจรถิจริตอล ",  
หน้า 203 - 280, 2527.
2. ยืน กุ้วราวรณ, " ทฤษฎีและการใช้งานอิเล็กทรอนิกส์ ",  
หน้า 181 - 209, 2522.

### หนังสือภาษาอังกฤษ

1. LOVIS NASHESKY, "INTRODUCTION TO DIGITAL COMPUTER TECHNOLOGY", PP. 241 - 276 JOHN WILEY&SONS.Inc.
2. SAMUEL WEBER, "ELECTRONIC CIRCUIT NOTE BOOK",  
PP. 135 - 180, MCGRAW HILL, 1980.
3. JOHN MARKUS, " POPULAR CIRCUITS "  
PP. 35 - 150, MCGRAW HILL, 1980.

### วารสารภาษาไทย

1. สมยศ โลหะวิทยาวิกรานต์ และสมเกียรติ นวลศิริ, "ปลั๊กไร้สัญญาณรบกวน"  
วารสารเคมีคอนดักเตอร์, ฉบับที่ 86, หน้า 164 - 166, 2531.
2. โยธิน เปรมปราณีรัชต์, " เฟสล็อกคลุฟ "  
วารสารวิศวกรรมลาดกระบัง ", ฉบับที่ 1, หน้า 58 - 67, 2531.
3. ซีเอ็ดยูเคชั่น , " IC น่าสนใจ "  
วารสารเคมีคอนดักเตอร์, ฉบับที่ 88, หน้า 210 - 214, 2531.