ปีการศึกษา 2532

แผงสาธิตเครื่องคำนวณอิเล็คทรอนิกส์

โ ด ย

นายพรศิลป์ หวิสุวรรณ 2967111

นายสุชุม แป้นศรี 2967118

อาจารย์ที่ปรึกษา

อาจารย์วิริยะ ลองรัตน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2532

เรื่อง แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์

ผู้จัดทำ นักศึกษาภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

1. นายพรศิลป์ ทวิสุวรรณ 2967 11
2. นายสุชุม แป้นศรี 2967 18

อาจารย์วิชิต กองรัตน์ อาจารย์ที่ปรึกษา

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์

1. นายพรศิลป์ ทวิสุวรรณ 2967 11
2. นายสุชุม แป้นศรี 2967 18
อาจารย์วิริยะ กองรัตน์ อาจารย์ที่ปรึกษา
ปริญญานิพนธ์ ปีการศึกษา 2532

บทคัดย่อ

แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์ ออกแบบไว้สำหรับฝึกและสาธิตการทำงานของวงจรอิเล็กทรอนิกส์ ซึ่งใช้ในการบวก ลบ คูณ และหาร ในเครื่องคำนวณอิเล็กทรอนิกส์ทั่ว ๆ ไป สามารถใช้ประกอบการสอนในรายวิชาวงจรดิจิตอล หรืองานบริการเครื่องคำนวณอิเล็กทรอนิกส์เบื้องต้นได้เป็นอย่างดีเพราะผู้ใช้สามารถศึกษาการแปลงข้อมูลการถอดรหัสการเคลื่อนที่ของข้อมูลในแต่ละขั้นตอนได้โดยละเอียด ซึ่งจะเป็นพื้นฐานในการศึกษาการทำงานของระบบการคำนวณทางคณิตศาสตร์ ในเครื่องอิเล็กทรอนิกส์และเครื่องคอมพิวเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ARITHMATIC CIRCUIT TRAINER DEMONSTRATION UNIT

1.	PORSIN	THAVISUVAN	296711
2.	SUKHUM	PHANSEI	296718
	VIRIYA	KHONGRATANA	ADVISER
	COMPOSE	DEGREE	OF 1989

PERFACE

Arithmatic circuit trainer demonstration unit is designed for practical and electronic circuit demonstration use to adder,subtract, multiplier and divider. General electronic calculator can be combination to teach in digital circuit subject or basic electronic calculato service becouse user can be study to change data,decoder and shift dat

It is a study work basic its arithmatic calculator system electronic and computer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

026962

สารบัญ

		หน้า
บทคัดย่อ		
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีเบื้องต้น	2
	2.1 ระบบเลขฐานสอง	2
	2.2 การบวกเลขฐานสอง	3
	2.3 การลบเลขฐานสอง	11
	2.4 การคูณเลขฐานสอง	17
	2.5 การหารเลขฐานสอง	18
บทที่ 3	การออกแบบและการคำนวณ	25
	3.1 NUMBER KEY UNIT	25
	3.2 REGISTOR [B],[B'] UNIT	26
	3.3 REGISTOR [M] UNIT	29
	3.4 ACCUMULATOR [A] UNIT	31
	3.5 ADDER UNIT	31
	3.6 DECIMAL INDICATOR UNIT	33
	3.7 CONTROL SIGNAL UNIT	35
	3.8 POWER SUPPLY	38
บทที่ 4	การทดลองและผลการทดลอง	39
	4.1 การทดลองวงจรบวก	39
	4.2 การทดลองวงจรลบ	41
	4.3 การทดลองวงจรคูณ	44
	4.4 การทดลองวงจรหาร	46
บทที่ 5	บทวิจารณ์และสรุป	51
ภาคผนวก		
กิตติกรรมประกาศ		
หนังสืออ้างอิง		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์

(ARITHMATIC CIRCUIT TRAINER DEMONSTRATION UNIT)

1.1 บทนำ

ในปัจจุบัน เครื่องคำนวณอิเล็กทรอนิกส์แบบตั้งโต๊ะหรือแบบกระเป๋า กำลังเป็นที่นิยมใช้ในงานทั่วไปอย่างกว้างขวาง การศึกษาการทำงานของวงจรคำนวณทางคณิตศาสตร์เบื้องต้น จึงเป็นเรื่องสำคัญที่จะศึกษาการทำงานของระบบการคำนวณทางคณิตศาสตร์ใน เครื่องอิเล็กทรอนิกส์และคอมพิวเตอร์ขนาดใหญ่ได้

แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์นี้ ออกแบบสำหรับฝึกและสาธิตการทำงานจากวงจรคำนวณทางคณิตศาสตร์ ได้มีวงจรพื้นฐานแต่ละส่วนปรากฏบนแผงทุกส่วน สามารถตรวจสอบการถ่ายเททางข้อมูลได้ทุกขั้นตอน โดยละเอียด ดังนั้น ในการศึกษาโดยแยกฝึกนี้หากผู้เรียนได้ศึกษาผ่านความรู้ทางพื้นฐานเกี่ยวกับวงจรดิจิตอลมาแล้ว ก็จะทำให้เข้าใจได้ง่ายยิ่งขึ้น

แผงสาธิตนี้ประกอบด้วยภาคที่ทำหน้าที่คำนวณทางคณิตศาสตร์เป็นส่วน ๆ เชื่อมโยงถึงกันบนแผงสาธิตทั้งหมดอย่างชัดแจนสามารถตรวจสอบการทำงานได้โดยง่าย โดยที่สัญญาณอินพุท จะใช้รหัสเลขฐานสิบ (DECIMAL CODE) ผลลัพธ์ที่ได้สามารถแสดงออกทั้งในรูปทางเลขฐานสิบและรหัสไบนารี่โดยมีอุปกรณ์แสดงผลเป็น แอล อี ดี แสดงผลทางข้อมูลที่อยู่ในรีจิสเตอร์แต่ละตัวเป็นเลข "1" หรือ "0" เพื่อให้สามารถเข้าใจการถ่ายเทของข้อมูลในลักษณะทางโลจิกหรือระบบดิจิตอลได้ง่าย

แผงสาธิตนี้การคำนวณทางคณิตศาสตร์ทำโดยการเปลี่ยนเลขรหัสเดซิมอลหรือเลขฐานสิบ 1 หลัก ("0" ถึง "9") เป็นรหัสไบนารี่ (5 บิท) การบวกจะใช้วิธีเลื่อนบิทต่ำสุด 1 บิท (วิธีบวกแบบอันดับ) โดยบวกเลขรหัสฐานสิบได้ 1 หลัก (0 + 0 = 0 ถึง 9 + 9 = 18) จะคำนวณได้จนกระทั่งผลบวกเป็น 19 การลบจะใช้วิธีการเปลี่ยนเลขตัวลบเป็นเลขทูคอมพลีเมนต์ (2'S COMPLIMENT) โดยจะลบตัวเลขฐานสิบหนึ่งหลัก (0 - 9 =-9 ถึง 9 - 0 = 9) จะคำนวณได้จนกระทั่งผลลัพท์เป็น -15 การคูณใช้วิธีการบวกโดยเลื่อนข้อมูลตัวคูณไปทางขวามือที่ละบิทโดยจะคูณตัวเลขฐานสิบหนึ่งหลัก (0 x 0 = 0 ถึง 9 x 9 =81) ได้สูงสุด 7 บิท สำหรับวิธีการหารโดยการเลื่อนข้อมูลที่เป็นตัวหารไปทีละบิท โดยจะหารตัวเลขฐานสิบหนึ่งหลัก (0 - 1=0 ถึง 9 - 1=9) ผลการหารจะแสดงผลลัพธ์ที่ได้และจำนวนเศษที่เหลือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลขฐานสิบ	เลขฐานสอง
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
99	1001
10	1010

ตารางที่ 2.1 แสดงเลขฐานสิบและเลขฐานสอง

2.2 การบวกเลขฐานสอง

การบวกเลขฐานสองก็เช่นเดียวกับการบวกเลขฐานสิบกล่าวคือ เป็นกระบวนการนับ แต่การบวกเลขฐานสองจะง่ายกว่าเพราะมีสัญญลักษณ์เพียง 2 ตัวคือ 0 กับ 1 ฉนั้น กฎการบวกมีเพียง 4 ข้อ คือ

1. กรณี 0+0 ได้ผลลัพธ์ = 0 ไม่มีตัวทด
2. กรณี 0+1 = 1
3. กรณี 0+0 = 1
4. กรณี 1+1 = 0 ตัวทด 1

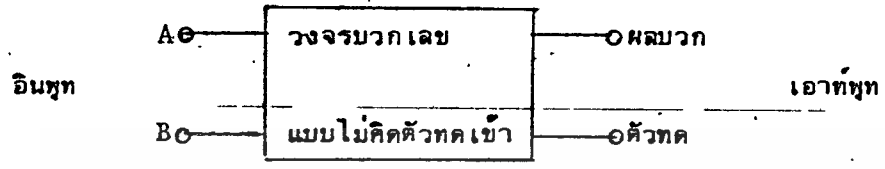
ในกรณีที่เป็นการบวกเลขหลายหลัก ตัวทดในหลักต่ำที่ได้ต้องนำไปคิดในการบวกหลักสูงกว่าที่อยู่ถัดไป ตัวอย่างเช่น การบวก 1011 และ 110 เราแสดงได้ดังนี้

เลขฐานสอง		เลขฐานสิบ
+1 +1	ตัวทด	
1011	ตัวตั้ง	11
+		+
110	ตัวบวก	6
10001	ผลลัพธ์	17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 <u>วงจรบวกเลขแบบไม่คิดตัวทดเข้า</u>

วงจรบวกเลขแบบไม่คิดตัวทดเข้า หรือวงจรกึ่งบวกเลขนี้เป็นวงจรที่ใช้บวกเลขฐานสองขนาด 1 บิท สองจำนวนเข้าด้วยกัน ผลลัพธ์ที่ได้มีค่าผลบวกและตัวทดที่เกิดระหว่างการบวกเป็นบล็อคไดอะแกรมได้ดังรูปที่ 2.1



<u>รูปที่ 2.1</u> บล็อคไดอะแกรมของวงจรบวกเลขไม่คิดตัวทดเข้า

การทำงานของวงจรจะเป็นไปตามกฎการบวกเลขของเลขฐานสองดังนี้

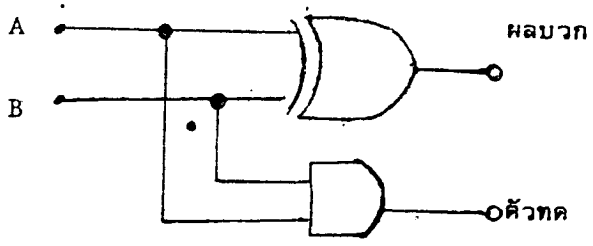
1. เมื่อ A=0 และ B=0
   ผลบวก =0 ตัวทด = 0
2. เมื่อ A=0 และ B=1
   ผลบวก =1 ตัวทด = 0
3. เมื่อ A=1 และ B=0
   ผลบวก =1 ตัวทด = 0
4. เมื่อ A=1 และ B=1
   ผลบวก =0 ตัวทด = 1

จากการบวกเลขทั้ง 4 กรณี เราสามารถเขียนเป็นตารางความจริงได้ดังตารางที่ 2.2

อินพุท		เอาท์พุท	
ตัวตั้ง	ตัวบวก	ผลบวก	ตัวทด
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

เราสามารถแสดงวงจรตรรกสำหรับ ตาราง 2.2 ได้ดังรูปที่ 2.2 ซึ่งมีวงจรเอกซ์คลูสีฟออร์ เป็นตัวสร้างค่าผลบวกและแอนด์เกทเป็นตัวสร้างค่าตัวทด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 วงจรบวกเลขไม่คิดตัวทดเข้า

การทำงานของวงจรในรูป 2.2 จะเป็นไปตามตารางความจริงในตารางที่ 2.2 เช่น เมื่อ A=0 และ B=1 ค่าผลบวก =1 และตัวทด= 0 เป็นต้น

เราเขียนสมการของการบวกแลขจากตารางความจริงหรือจากวงจรได้ดังนี้

ผลบวก = $\bar{A}B + A\bar{B} = A \oplus B$

ตัวทด = AB

2.2.2 วงจรบวกเลขคิดตัวทดเข้า

วงจรบวกเลขที่กล่าวมาในตอน 2.2.1 เป็นวงจรบวกเลขที่เราไม่ได้คิดตัวทดที่อาจมีเข้ามาทางอินพุทในการบวกเลขนั้นเราต้องคำนึงถึงตัวทดที่อาจมีมาจากหลักที่ต่ำกว่าด้วย ดังเช่น เมื่อเราบวก 111 กับ 101 เข้าด้วยกันจะได้

$$\begin{array}{r} 1\ 1\ 1 \\ +\ 1\ 0\ 1 \\ \hline 1\ 1\ 0\ 0 \end{array}$$

ในการบวกนั้น หลักทางขวาสุด

1 + 1 = 0 ทด 1 (ไม่มีตัวทดเข้า

ในหลักถัดไปเราต้องนำเอาตัวทดที่เกิดจากการบวกในหลักก่อนนั้นมารวมด้วย จะได้

1 + 0 + 1 = 0 ทด 1

การบวกหลักสุดท้าย (ซ้ายมือสุด) ก็ต้องนำเอาตัวทดที่เกิดในการบวกหลักกลาง คือ 1 มารวมด้วยได้

1 + 1 + 1 = 0 ทด 1

ตัวทดสุดท้ายเขียนลงข้างหน้า ของผลลัพธ์ก็จะได้คำตอบคือ 1100

ดังนั้นในการบวกเลขฐานสองขนาดมากกว่า 1 บิท สองจำนวนนั้น เราจำเป็นมีวงจรที่สามารถบวกเลขได้ครั้งละสามจำนวน (สามบิท) เพื่อใช้ในการบวกเลขตั้งแต่หลัก

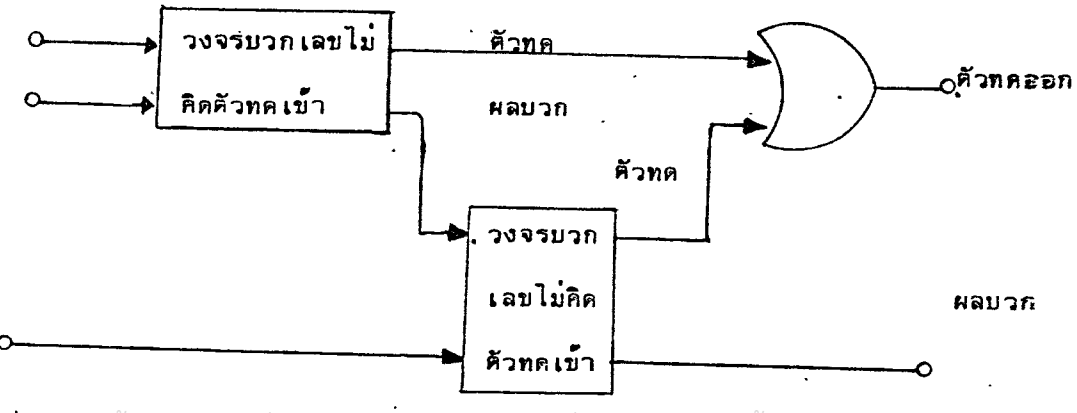
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่สองนับจากทางขวา วงจรที่ใช้ในการบวกเลขดังกล่าวนี้มีชื่อว่า วงจรบวกเลขแบบคิดตัวทดเข้า (Full Adder) ซึ่งการทำงานของวงจรจะเป็นไปตามตารางความจริงในตาราง 2.3 เมื่อ A และ B เป็นเลขที่จะบวกกัน และCi เป็นตัวทดจากหลักต่ำกว่า S เป็นผลบวก และ Co เป็นตัวทดที่เกิดจากการบวก

การสร้างวงจรสำหรับตารางความจริงในตาราง 2.3 ก็สามารถทำได้โดยการเขียนสมการบูลลีน แล้วสร้างวงจรตามสมการ แต่หากพิจารณาให้ดี แล้วจะจะเห็นว่าเราสามารถใช้วงจรบวกเลขแบบไม่คิดตัวทดเข้าสองตัวกับออร์เกทหนึ่งตัวประกอบสร้างเป็นวงจรบวกเลขคิดตัวทดเข้าไปได้ดังรูป 2.3

อินพุท			เอาท์พุท	
A	B	Ci	S	Co
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

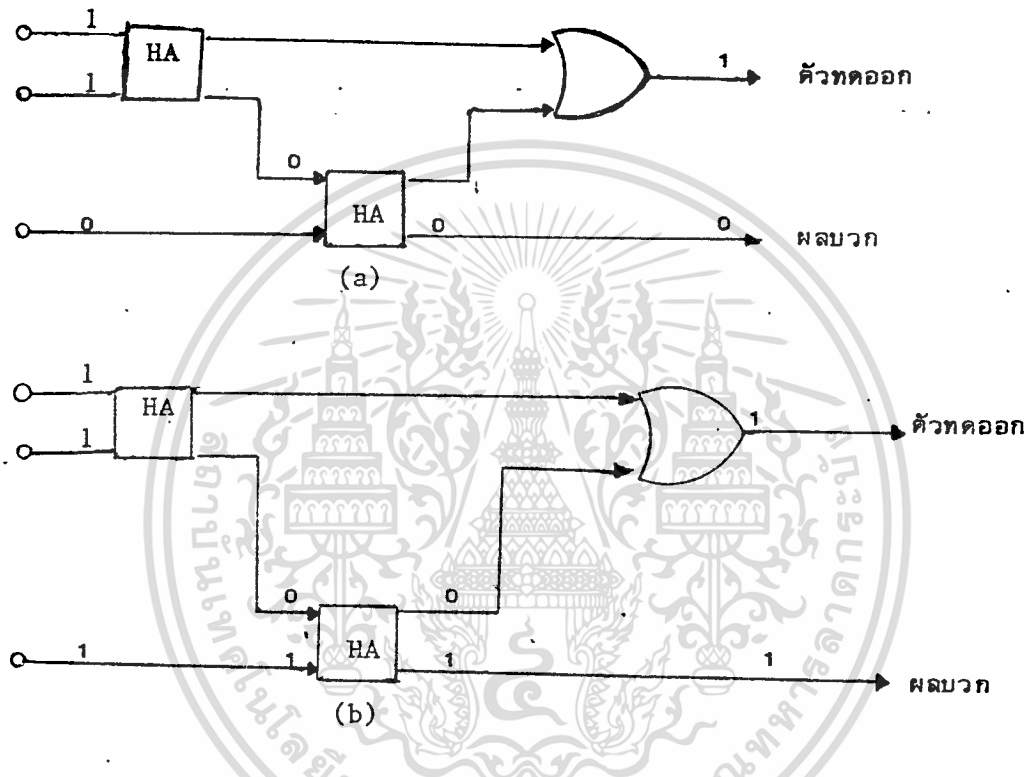
ตาราง 2.3 ตารางความจริงของวงจรบวกเลขคิดตัวทดเข้า



รูปที่ 2.3 วงจรบวกเลขคิดตัวทดเข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างการทำงาน เมื่อ A = 1 B = 1 และ Ci = 0 เราอธิบายการทำงานได้ดังรูป 2.4 (a) เอาท์พุทของวงจรบวกเลขไม่คิดตัวทดเข้าตัวแรกมีค่าตัวทดเป็น 1 และผลบวกเป็น 0 สำหรับ วงจรบวกเลขตัวที่ 2 มีค่าตัวทด = 1 และผลบวก = 0 คำตอบคือ 0 ทด 1 หรือกรณี A = 1 B = 1 C = 1 นั้นแสดงดังในรูป 2.4 (b) ซึ่งจะได้ค่าผลบวก = 1 และตัวทด = 1



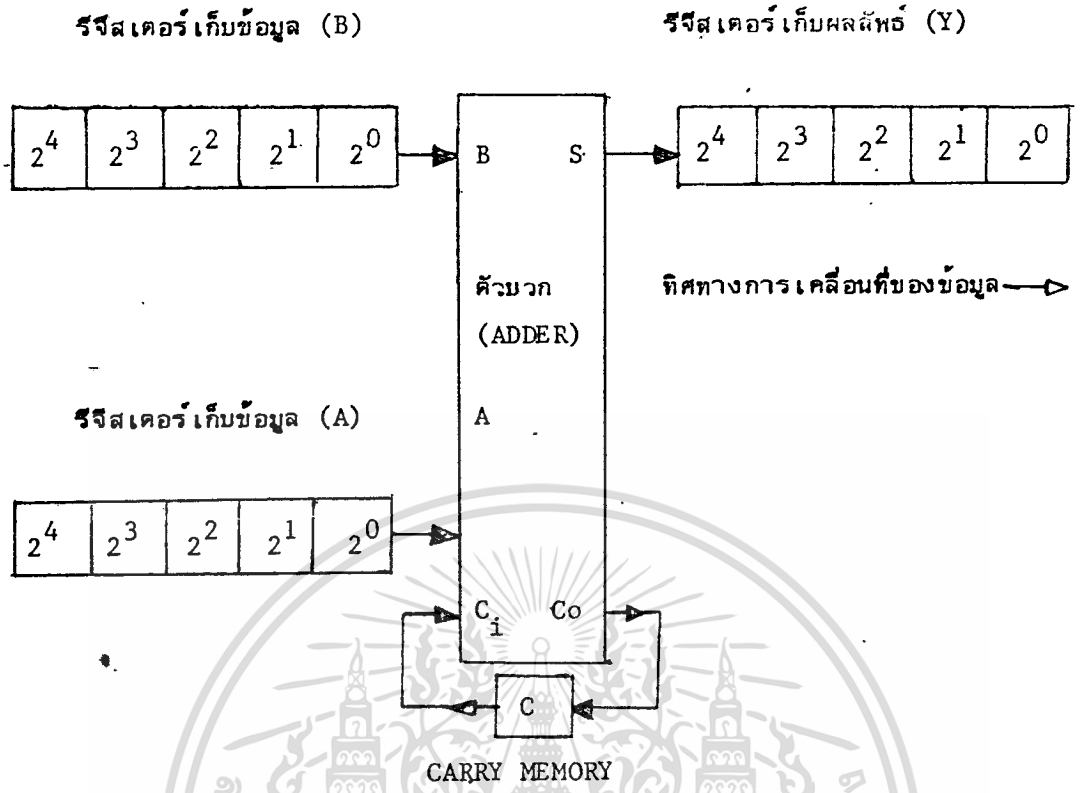
รูปที่ 2.4 แสดงตัวอย่างการบวกเลข

หากเราแทนค่า A,B และ Ci สำหรับทุก ๆ กรณีก็จะได้เอาท์พุทออกมาดังแสดงในตาราง 2.3

2.2.3 หฤษฎีการบวกเลขไบนารี่

การบวกเลขด้วยรหัสไบนารี่สามารถทำได้ 2 วิธี คือการบวกแบบขนาน (PARALLEL) และการบวกแบบอันดับ (SERIAL) สำหรับแผงสาธิตนี้ใช้วิธีบวกแบบอันดับซึ่งจะทำให้เข้าใจการทำงานของวงจรได้ง่ายกว่า วิธีบวกแบบขนาน ผังการบวกเลขไบนารี่แบบอันดับแสดงดังรูป 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 ผังการบวกเลขไบนารี่แบบอันดับ

วงจรบวกแบบอันดับเลื่องต้น ประกอบด้วยรีจีสเตอร์เก็บข้อมูลตัวเลขสองจำนวนที่จะมาบวกกันคือ รีจีสเตอร์ เอ และรีจีสเตอร์ บี ตัวบวกหรือวงจรบวก (ADDER) หน่วยความจำสำหรับเก็บตัวหด (CARRY MEMORY) (C) และรีจีสเตอร์สำหรับเก็บผลลัพธ์ (Y)

การบวกแบบอันดับทำได้โดยการเลื่อนข้อมูลในรีจีสเตอร์เอ และรีจีสเตอร์ บี มาทางขวามือทีละบิท เริ่มตั้งแต่บิทต่ำสุด ป้อนเข้าวงจรบวก ผลลัพธ์ของการบวกที่ได้จะนำไปเก็บไว้ในรีจีสเตอร์เก็บผลลัพธ์ (Y) การบวกจะทำเช่นนี้เรื่อย ๆ ไปจนครบทุกบิท

<u>ตัวอย่าง</u> เช่น ในระบบเลขฐานสิบ 7 + 3 = 10 สามารถเขียนเป็นเลขรหัสไบนารี่ได้เป็น

0 1 1 1 + 0 0 1 1 = 1 0 1 0

(A) (B) (Y) or (S)

การบวกจะทำทีละหนึ่งบิท เริ่มตั้งแต่บิทที่ 2^0 ของข้อมูลในรีจีสเตอร์ (เอ) และ (บี) และจบลงที่บิท 2^3 ขบวนการบวกเลขแต่ละบิทดูได้จากตารางที่ 2.4 ประกอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 ตารางการบวกเลขไบนารี่ (7 + 3 = 10)

บิทที่		2^3	2^2	2^1	2^0
อินพุท	ข้อมูลในรีจีสเตอร์ A	0	1	1	1
	ข้อมูลในรีจีสเตอร์ B	0	0	1	1
	ตัวทดอินพุท (Ci)	1	1	1	0
เอ้าท์พุท	ตัวทดเอ้าท์พุท (Co)	0	1	1	1
	ผลรวม (S)	1	0	1	0

ข้อมูลที่อินพุทของวงจรบวก (ADDER) คือ ข้อมูลใน A,B และตัวทด Ci โดยมีตัวทดเอ้าท์พุท (Co) และผลลัพธ์ (S) เป็นเอ้าท์พุท ข้อมูลตัวทดเอ้าท์พุท (Co) จะถูกถ่ายเทไปยังอินพุทใหม่ เพื่อเป็นตัวทดอินพุท (Ci) สำหรับบิทถัดไป เริ่มต้นที่บิท 2^0 ข้อมูลในรีจีสเตอร์ A และ B เป็น "1" และข้อมูลใน Ci เป็น "0" ดังนั้นผลบวกที่เอ้าท์พุทของวงจรบวกจะเป็น

S = 1 + 1 + 0 = 0 (ทด "1")

Co = 1

เมื่อข้อมูลในบิทถัดไปถูกเลื่อนเข้ามา เพื่อบวกบิทถัดไป คือ บิทที่ 2^1 ข้อมูลใน Co จะถูกถ่ายเทไปให้กับ Ci เพื่อเป็นอินพุทของวงจรบวกด้วย ดังนั้นผลลัพธ์ที่เอ้าท์พุทของวงจรบวกในบิทที่ 2^1 จะเป็น

S = 1 + 1 + 1 = 1 (ทด "1")

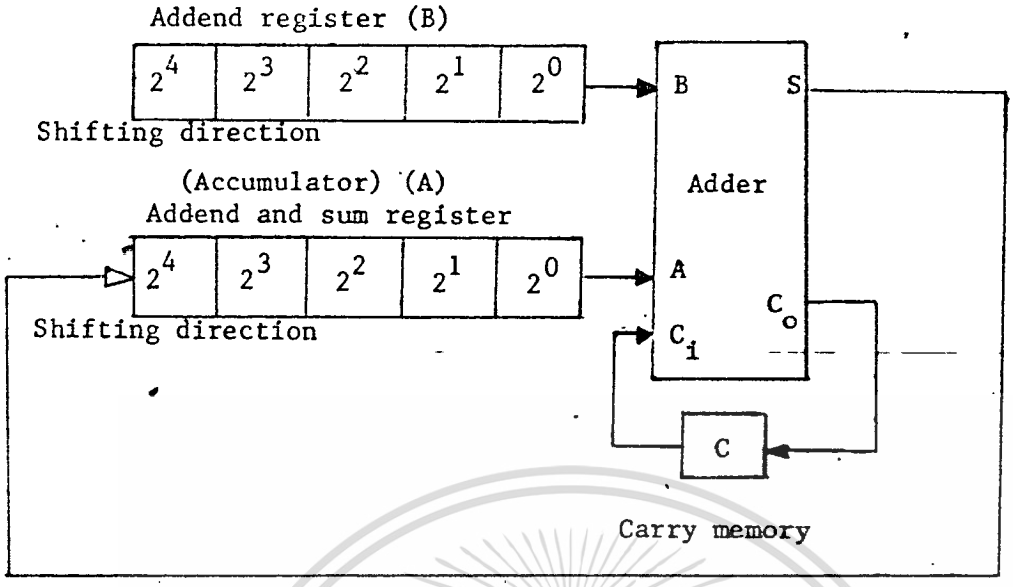
Co = 1

ข้อมูลใน Co จะถูกถ่ายเทไปยัง Ci สำหรับการบวกในบิทถัดไปเช่นนี้เรื่อย ๆ จนถึงบิทที่ 2^3

<u>การใช้รีจีสเตอร์ A เป็นตัวเก็บผลลัพธ์</u>

วิธีการบวกดังแสดงในแผนผังรูปที่ 2.5 จะต้องใช้รีจีสเตอร์กับข้อมูลถึง 3 ตัว เพราะเราสามารถประหยัดจำนวนรีจีสเตอร์ได้โดยการป้อนข้อมูลที่เป็นผลลัพธ์จากวงจรบวกเข้าแทนที่ข้อมูล ที่ว่างอยู่ในรีจีสเตอร์ เอ ดังนั้นรีจีสเตอร์ เอ จึงทำหน้าที่เป็นรีจีสเตอร์เก็บตัวเลขที่จะบวก และเก็บข้อมูลที่เป็นผลลัพธ์ด้วย เราจึงเรียกรีจีสเตอร์ เอว่าแอคคิวมูเลเตอร์ (ACCUMULATOR) ดังแสดงในรูปที่ 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 ผังการบวกแบบอันดับโดยใช้แอคคิวมูเลเตอร์

การใช้รีจีสเตอร์ เอ เป็นแอคคิวมูเลเตอร์ทำให้เราสามารถบวกหลาย ๆ จำนวน ต่อเนื่องกันไปได้ ตัวอย่างเช่น ต้องการบวกเลข 1 + 2 + 5 = 8 สามารถทำได้ดังนี้

1.	ตั้งบิทข้อมูลในแอคคิวมูเลเตอร์เป็นศูนย์	00000
2.	ใส่ข้อมูลเลข 1 เป็นรหัสไบนารี่ ในรีจีสเตอร์ บี	00001
3.	บวกเลขจำนวนในข้อ 1 และข้อ 2 เข้าด้วยกันจะได้ ผลลัพธ์ในแอคคิวเลเตอร์เป็น (0 + 1 = 1)	00001
4.	ใส่ข้อมูลเลข 2 เป็นรหัสไบนารี่ลงในรีจีสเตอร์ บี	00010
5.	บวกเลขจำนวนในข้อ 3 และข้อ 4 เข้าด้วยกัน จะได้ ผลลัพธ์ในแอคคิวเลเตอร์เป็น (1 + 2 = 3)	00011
6.	ใส่ข้อมูลเลข 5 เป็นรหัสไบนารี่ลงในรีจีสเตอร์ บี	00101
7.	บวกเลขจำนวนในข้อ 5 และข้อ 6 เข้าด้วยกันจะได้ ผลลัพธ์ในแอคคิวเอเตอร์เป็น (3 + 5 = 8)	01000

การคำนวณโดยใช้แอคคิวมูเลเตอร์ จำนวน 5 บิท สามารถแสดงตัวเลขได้สูงสุดถึง "11111" หรือ "31" แต่วงจรแปลงรหัสไบนารี่เป็นเลขฐานสิบจะจำกัดไว้ เพียงเลข "19" เท่านั้นดังนั้น ผลลัพธ์ที่แสดงเป็นเลขฐานสิบจึงจำกัดได้เพียง "19" เท่านั้น แต่ข้อมูลที่เป็นเลขไบนารี่จะสามารถแสดงได้ถึงเลขจำนวนเท่ากัน "31" ในระบบเลขฐานสิบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การลบเลขฐานสอง

กฎการลบเลขฐานสอง มี 4 กฎ คือ

1. กรณี 0–0 ผลต่าง = 0 ไม่มีตัวยืม
2. กรณี 1–1 ผลต่าง = 0 "
3. กรณี 1–0 ผลต่าง = 0 "
4. กรณี 0–1 ผลต่าง = 1 ตัวยืม = 1

ตัวยืมในที่นี้เป็นค่าที่เกิดจากกรณีตัวลบมีค่ามากกว่าตัวตั้งตัวตั้งต้องไปยืมจากตัวตั้งในหลักสูงกว่ามีอยู่ถัดไปมา ตัวอย่างเช่น 111 ออกจาก 1011 แสดงได้ดังนี้

เลขฐานสอง		เลขฐานสิบ
-1	ตัวยืม	-1
1011	ตัวตั้ง	11
1111	ตัวลบ	-7
0100	ผลต่าง	4

นอกจากการลบโดยวิธีดังกล่าวนี้แล้วเรายังมีวิธีการลบแบบคอมพลีเมนต์ เช่นเดียวกับในกรณีการลบเลขฐานสองนั้นมีสองชนิด คือ

1. คอมพลีเม้นท์ ของ 1 (ONE'S Complement)
2. คอมพลีเม้นท์ 2 (TWO'S Complement)

ค่าคอมพลีเม้นท์ของ 1 ของเลขฐานสองใด ๆ ก็คือค่าผลต่างที่เกิดจากการลบเลขฐานสองนั้นแต่ละดิจิตจากค่า 1 ดังเช่น ค่าคอมพลีเม้นท์ของ 10110 ก็คือ 11111 - 10110 = 01001

ค่าคอมพลีเม้นท์ของ 2 ของเลขฐานสองใด ๆก็คือค่าคอมพลีเม้นท์ของ 1 ของเลขฐานสองนั้นบวกด้วย 1 ฉนั้นคอมพลีเม้นท์ของ 2 ของเลข 10110 ก็คือ 1111–10110+1 = 01010

หากพิจารณาดูการหาค่าคอมพลีเม้นท์ของ 1 เราจะพบว่าจากตัวเลขเดิมในดิจิตใดเป็น 0 ค่าคอมพลีเม้นท์ของ 1 ของเลขในดิจิตนั้นจะเป็น 1 หรือ จากเลขเดิมในดิจิตเป็น 1 ค่าคอมพลีเม้นท์ของ 1 จะเป็น 0 จึงเปรียบเสมือนว่าการหาค่าคอมพลีเม้นท์ของ 1 นั้นเท่ากับการกลับค่าในแต่ละดิจิตให้เป็นค่าในเลขฐานสองที่ตรงกันข้าม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 <u>การลบโดยอาศัย 1'S คอมพลีเม้นท์</u>

$A - B = A + (-B)$

<u>วิธีการ</u>

1. บวก A เข้ากับคอมพลีเม้นท์ของ B
2. พิจารณาตัวทดที่บิทซ้ายสุด (end - round - cany)

ก. ถ้ามี "ตัวทด" ให้นำตัวทดบวกเข้ากับบิทที่สำคัญน้อยที่สุด ผลลัพธ์ที่ได้เป็นเลขบวก (A>B)

ข. ถ้าไม่มี "ตัวทด" ให้ทำคอมพลีเม้นท์ผลลัพธ์นี้ได้จาก 1 และใส่เครื่องหมายลบข้างหน้า (A<B)

เช่น จงหาผลลัพธ์ $(111000)_2-(1010 1)_2 = (56-21)_{10}$

```
      1 1 1
    1 1 1 0 0 0
  - 1 0 1 0 1 0
ตัวทด → [1] 1 0 0 0 1 0
            └──→ + 1
    ─────────────────
      1 0 0 0 1 1
```

เนื่องจากตัวตั้งมี 6 บิท ดังนั้นต้องทำตัวลบให้มี 6 บิทด้วยเป็น 0 10 10 1ทำคอมพลีเม้นท์จะได้ 10 10 10

จงหาผลลัพธ์ของ $(100)_2-(1010)_2 = (4-10)_{10}$ คอมพลีเม้นท์ของ 1010 = 0101

```
      1 ←──── ตัดทิ้ง
    0 1 0 0
  + 0 1 0 1
    ─────────
    1 0 0 1
```

(ไม่มีทด) 1 0 0 1

ดังนั้น 1'S คอมพลีเม้นท์ของ 1001 ได้ 0110 คำตอบคือ $-(0110)_2$

$-(0110)_2 = -(6)_{10}$

2.3.2 <u>การลบโดยอาศัย 2'S คอมพลีเม้นท์</u>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการ

1. บวก A เข้ากับ 2'S คอมพลีเม้นท์ของ B
2. ตรวจการทดที่บิทซ้ายสุด
   ก. ถ้ามีที่บิทซ้ายสุดให้ละทิ้งตัวทดนี้ที่เหลือ คือคำตอบเป็นเลขไบนารี่บวก
   ข. ถ้าไม่มีตัวทดที่บิทซ้ายสุดให้ทำ 2'S คอมพลีเม้นท์กับผลลัพธ์ที่ได้จาก 1 แล้วใส่เครื่องหมายลบข้างหน้า

เช่น จงหาผลลัพธ์ของ $(111000)_2-(1010 1)_2$ 2'S คอมพลีเม้นท์ของ 10 10 = 0 10 1+1 = 0 110

```
  1 1 1   <-------- ตัวทด
  1 1 1 0 0 0
  1 0 1 0 1 1
-------------
1 0 0 0 1 1
```

ตัดทิ้ง → 1

คำตอบคือ $(100011)_2$

จงหาผลลัพธ์ของ $(100)_2-(10 10)_2$ คอมพลีเมนท์ของ 10 10 = 0 10 1 + 1 = 0 110

```
  1   <-------- ตัวทด
  0 1 0 0
+ 0 1 1 0
---------
  1 0 1 0
```

(ไม่มีทด)

2'S คอมพลีเม้นท์ของ 10 10 = 0 10 1 + 1 = 0 110 คำตอบคือ $-(0110)_2$ หรือ $-(6)_{10}$

2.3.3 วงจรลบเลขฐานสอง

วงจรลบเลขฐานสองจะแบ่งเป็นสองชนิดคือ วงจรลบเลขไม่คิดตัวยืมเข้า (Half - Subtractor:H.S) และวงจรลบเลขคิดตัวยืมเข้า (Full-Subtractor:F.S)

การทำงานของวงจรลบเลขแบบไม่คิดตัวยืมเข้านั้นคิดได้จากการลบเลขฐานสองที่กล่าวฐานสองที่กล่าวมาแล้วใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1 - 0 = 0 ยืม 0

0 - 1 = 1 ยืม 1

1 - 0 = 1 ยืม 0

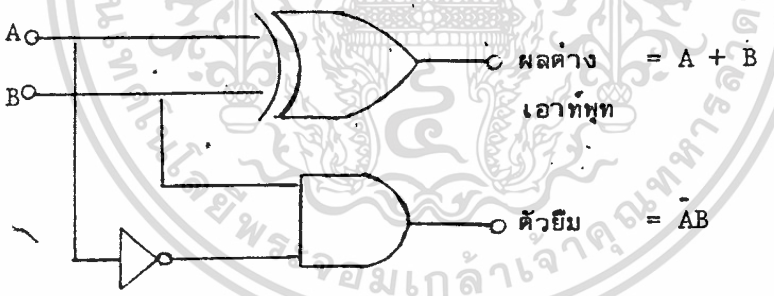
1 - 1 = 0 ยืม 0

เขียนรวมเป็นตารางความจริงได้ดังตาราง 2.5

อินพุท		เอาท์พุท	
A	B	ผลต่าง	ตัวยืม
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

ตาราง 2.5 ตารางความจริงของวงจรลบเลขไม่คิดตัวยืมเข้า

วงจรที่ทำงานตามตาราง 2.5 แสดงดังรูป 2.7

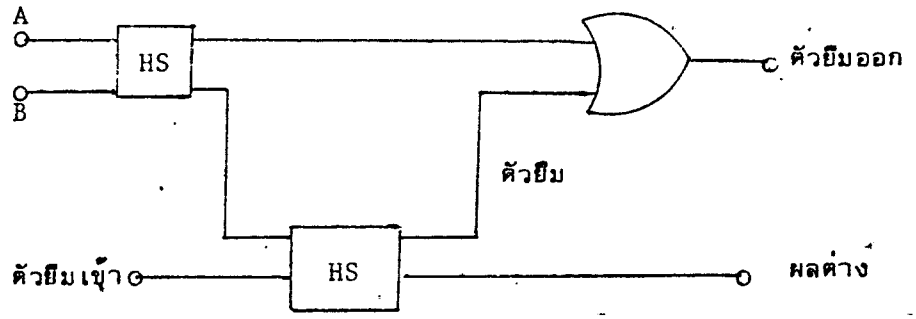


รูปที่ 2.7 วงจรลบเลขไม่คิดตัวยืมเข้า

ตัวอย่างการทำงาน เช่นเมื่อ A =0 และ B=1 นั้น เอาท์พุทของเอกซ์คลูสีฟออร์เกท = 1 และเอาท์พุทของแอนด์เกท =1 นั้นคือค่าผลต่าง = 1 และตัวยืม =1 ตรงตามตารางความจริงสำหรับกรณีอื่น ๆ เมื่อเราแทนค่าจะได้ผลตามตาราง 2.5 ทุกประการ

สำหรับกรณีที่เราคิดตัวยืมที่อาจมีการยืมมาในการลบบิทก่อนหน้านั้นเราใช้วงจรลบเลขแบบคิดตัวยืมตัวแสดงในรูป 2.7 ซึ่งเป็นการนำเอาวงจรลบเลขไม่คิดตัวยืม 2 ตัว มาประกอบกันการทำงานของจงจรจะเป็นไปตามตาราง 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 วงจรลบเลขคิดตัวยืมเข้า

ถ้า ถ้าหากเราต้องการลบเลขฐานสองขนาด 4 บิท สองจำนวนก็ทำได้ เช่นเดียวกับการบวกเลขโดยใช้วงจรลบเลขแทนวงจรบวกเลข ดังรูป 2.6 ในรูปแสดงถึงการลบ $B_4B_3B_2B_1$ ออกจาก $A_4\ A_3\ A_2\ A_1$

อินพุท			เอ้าท์พุท	
A	B	Ci	ผลต่าง	ตัวยืมออก
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

ตาราง 2.6 ตารางความจริงของวงจรลบเลขคิดตัวยืมเข้า

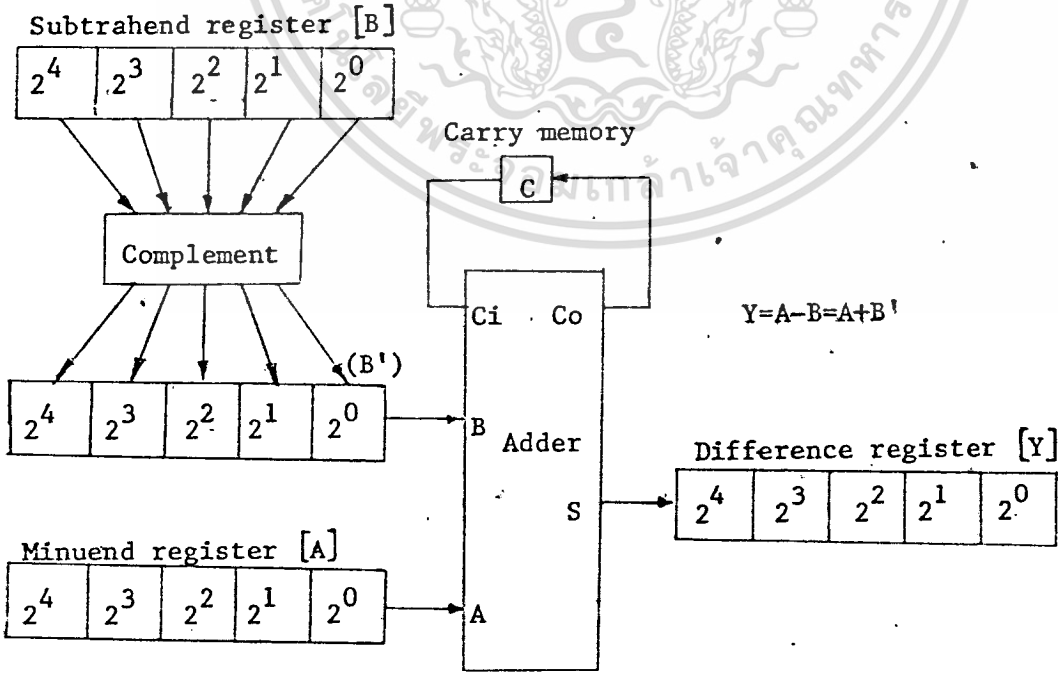
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.4 หลักการลบเลขไบนารี่

การลบเลขไบนารี่ทำได้โดยการบวกเลขเป็นส่วนเกินเต็มหรือคอมพลิเมนต์ (COMPLEMENT) และตัวลบเข้าด้วยกันหรืออาจกล่าวได้ว่าการลบเลขไบนารี่ก็คือการบวกเลขไบนารี่โดยผ่านตัวคอมพลิเมนต์เสียก่อน ผังวงจรแสดงการลบเลขไบนารี่เบื้องต้นแสดงดังรูปที่ 2.4 และผังแสดงการลบเลขไบนารี่โดยใช้แอคคิวมูเลเตอร์ แสดงดังรูปที่ 2.5

การแปลงเลขลบให้เป็นเลขคอมพลิเมนต์ทำได้โดยการนำบิทข้อมูลทุกบิทผ่านวงจร NOT และบวกด้วย "1" เข้าที่บิทต่ำสุด เพื่อให้เลขคอมพลิเมนต์ที่ได้เป็นเลขชนิดหนึ่งคอมพลิเมนต์ (Complement of 2)

ผลต่างหรือผลลัพธ์ที่ได้อาจจะเป็นเลขลบ (Negative Number) ซึ่งสามารถสังเกตได้ว่าจะเป็นเลขบวกหรือเลขลบโดยใช้บิทสูงสุดเป็นบิทเครื่องหมาย (Sign Bit) ถ้าผลต่างหรือผลลัพธ์ที่ได้เป็นเลขลบบิทเครื่องหมายจะเป็น "1" และผลต่างหรือผลลัพธ์ที่ได้เป็นเลขบวก บิทเครื่องหมายจะเป็น "0" ตารางที่ 2.2 แสดงตัวเลข "0" ถึง "9" ทั้งที่เป็นเลขบวกและเลขลบโดยใช้บิทข้อมูล จำนวน 5 บิท และบิทที่ 5 ซึ่งเป็นบิทสูงสุดเป็นบิทเครื่องหมาย ถ้าใช้บิทข้อมูลเพียง 4 บิท ก็จะแสดงตัวเลขได้เพียง "0" ถึง "7" เท่านั้น



รูปที่ 2.8 ผังแสดงวงจรลบเบื้องต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การคูณเลขฐานสอง

การคูณเลขฐานสองนั้นมีกฎในการคูณสามข้อ คือ

1. 0 x 0 = 0
2. 0 x 1 = 0
3. 1 x 1 = 1

เนื่องจากการที่มีเลขเพียงสองตัว คือ 0 และ 1 ในเลขฐานสอง จึงทำให้กระบวนการในการคูณเลขฐานสองง่าย จากหลักการที่ว่า 0 คูณกับจำนวนอะไร ก็ตามจะได้ค่าเท่ากับจำนวนนั้น ฉนั้นถ้าดิจิตที่นำไปคูณ คือ 0 จะทำให้ผลคูณย่อยมีค่า 0 และถ้าดิจิตที่นำไปคูณมีค่า 1 จะได้ผลคูณย่อย คือ ตัวตั้งนั้น ดังตัวอย่างต่อไปนี้

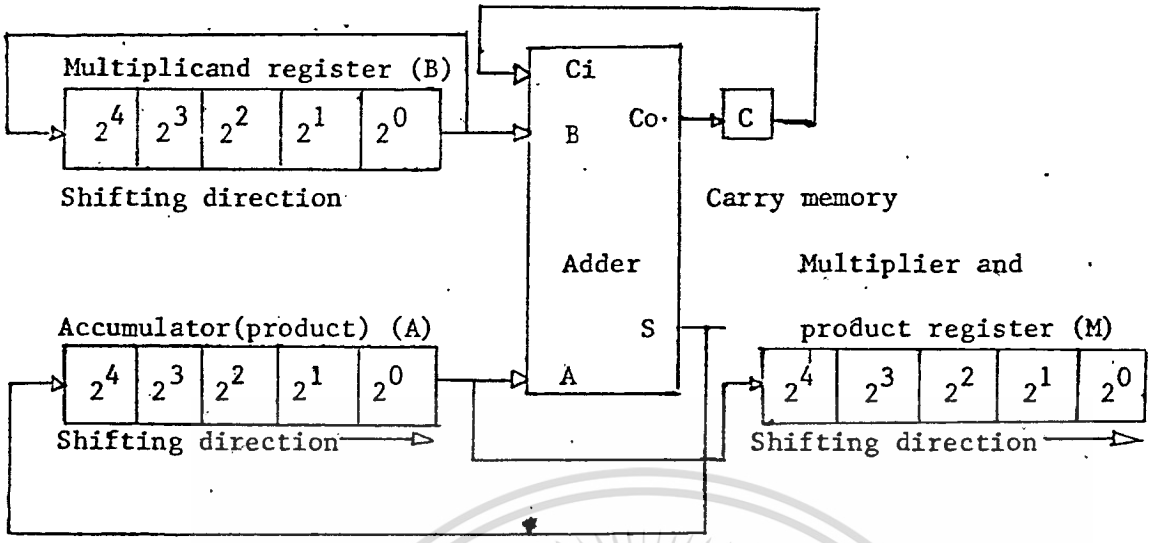
เลขฐานสอง		เลขฐานสิบ
1 0 1 1 0	(ตัวตั้ง)	2 2
x 1 0	(ตัวคูณ)	x 2
0 0 0 0 0	(ผลคูณย่อยตัวแรก)	4 4
1 0 1 1 0	(ผลคูณย่อยตัวที่สอง)	
1 0 1 1 0 0		

2.4.1 หลักการคูณเลขไบนารี่

หลักการคูณไบนารี่จะใช้หลักการเหมือนกับการคูณเลขในระบบเลขฐานนิยมธรรมดา โดยการคูณเลขและบวกโดยการเลื่อนบิทตัวบวกไปหนึ่งหลัก ถ้าตัวคูณเป็น "1" เลขตัวตั้งจะเป็นผลลัพธ์ ถ้าเลขตัวคูณเป็น "0" ผลลัพธ์จะเป็น "0" ลำดับขั้นการคูณเลขไบนารี่จะเป็นดังนี้

ถ้าตัวคูณ (Multiplier) เป็น "1" ให้บวกเลขตัวตั้งเข้ากับผลลัพธ์เดิมแล้วเลื่อนข้อมูลที่เป็นผลลัพธ์ใหม่ไปทางขวามือหนึ่งบิท ถ้าตัวคูณเป็น "0" ก็ให้เลื่อนข้อมูลที่เป็นผลลัพธ์เดิมไปทางขวามือหนึ่งบิทโดยไม่ต้องบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 ผังวงจรการคูณ

จากผังวงจรการคูณในรูปที่ 2.9 บิทสูงสุดของรีจีสเตอร์ตัวคูณ (Multiplier Register) และบิทต่ำสุดของแอคคิวมูเลเตอร์จะต่อใช้งานร่วมกัน เนื่องจากผลลัพธ์ที่ได้จากคูณมีค่ามากจึงต้องใช้ทั้งแอคคิวมูเลเตอร์และรีจีสเตอร์ตัวคูณด้วย สำหรับเลขตัวตั้ง (Multiplicand) ซึ่งเก็บไว้ในรีจีสเตอร์ (B) จะต่อบิทสูงสุดและบิทต่ำสุดถึงกันเพื่อใช้เก็บข้อมูลที่ได้จากการบวกเลขแล้ว ดังนั้นสำหรับวงจรคูณจะต้องใช้พัลซ์เลื่อนข้อมูล (Shift Pulse) 2 แบบ คือ แบบหนึ่งใช้สำหรับควบคุมการบวกและอีกแบบหนึ่งใช้สำหรับการเลื่อนข้อมูล

2.5 การหารเลขฐานสอง

ในการหารนั้น เนื่องจากการหารเลขใด ๆ ด้วย 0 จะไม่มีความหมายเลย ฉนั้นกฎการหารจึงมีเพียงสองข้อ คือ

1. $0 \div 1 = 0$
2. $1 \div 1 = 1$

ตัวอย่างการหารเลข 101101 (เลข 45 ในฐานสิบ) ด้วยเลข 101 (เลข 5 ในฐานสิบ) แสดงดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลขฐานสอง	เลขฐานสิบ
1001	9
101) 1011101	5) 45
101	45
0101	0
101	
0	

2.5.1 หลักการหารเลขไบนารี่

การหารเลขไบนารี่ทำได้โดย เลื่อนข้อมูลไปทีละบิท วิธีการคำนวณจะใช้วิธีการนำเลขตัว ตั้งลบด้วยเลขตัวหาร (divedend - divisor) ซึ่งในการคำนวณด้วยเครื่องจริง ๆ จะใช้วิธีบวกเลขตัวตั้งด้วยเลขคอมพลิเมนต์ของเลขตัวหาร (dividend complement of the divisor) เลขตัวตั้งจะต้องใช้เนื้อที่ในรีจีสเตอร์สองตัวคือแอคคิวมูเลเตอร์และรีจีสเตอร์เก็บผลหาร (Quotient Register) สำหรับเครื่องสาธิตนี้สามารถหารเลขฐานสิบได้เพียงหนึ่งหลัก ดังนั้นข้อมูลในแอคคิวมูเลเตอร์จึงเป็น "0" ตลอดทุกบิท หลังจากนั้นเมื่อเลื่อนข้อมูลตัวตั้งในแอคคิวมูเลเตอร์ไปทางซ้ายมือ หนึ่งบิทและใส่เลข "0" ให้กับบิทต่ำสุดในรีจีสเตอร์ที่เก็บผลหารเอาผลหารของเลขคอมพลิเมนต์ในรีจีสเตอร์ที่เก็บผลหารเป็นเลขจำนวนลบ (Nega tive Number) จะต้องบวกผลหารบวกเลขคอมพลิเมนต์ที่ได้ในแอคคิวมูเลเตอร์ (A) กับเลขตัวหารในรีจีสเตอร์ (B) เข้าด้วยกันเพื่อให้ได้เลขตัวตั้งตัวเดิม

เมื่อเลื่อนข้อมูลตัวตั้งในแอคคิวมูเลเตอร์ไปทางซ้ายมือหนึ่งบิทและใส่เลข "1" ให้กับบิทต่ำสุดในรีจีสเตอร์ที่เก็บผลหารเมื่อผลหารบวกเลขคอมพลิเมนต์เป็นเลขจำนวนบวก (Positive Number) แสดงว่าสามารถกันได้ 1 และเลขจำนวนที่เหลือในแอคคิวมูเลเตอร์จะเป็นเศษที่เหลือ

เราจะเห็นว่าในการคำนวณเราจะใช้วิธีเลื่อนข้อมูลที่เป็นเลขตัวตั้งที่เก็บไว้ในรีจีสเตอร์เก็บผลลัพธ์ไปทางซ้ายมือออกไปในแอคคิวมูเลเตอร์แล้วเปรียบเทียบหรือบวกเลขคอมคอมพลิเมนต์ ถ้าผลการบวกเลขคอมพลิเมนต์ที่อยู่ในแอคคิวมูเลเตอร์โดยดูจากบิทสูงสุดของข้อมูลแอคคิวมูเลเตอร์ ถ้าเป็น"1" แสดงว่าผลของการบวกเลขคอมพลิเมนต์เป็นเลขลบลงให้ใส่ผลลัพธ์ (Quotient) คือเป็นเลข "0" ลงในบิทต่ำสุดของรีจีสเตอร์เก็บผลลัพธ์แล้วบวกตัวเลขที่อยู่แอคคิวเลเตอร์เข้ากับตัวหารในรีจีสเตอร์ เพื่อให้ข้อมูลที่เป็นเลขตัวตั้งกลับคืนมาอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอคคิวมูเลเตอร์ตามเดิม แต่ถ้าบิทสูงสุดของข้อมูลในแอคคิวมูเลเตอร์ตามเดิม แต่ถ้าบิทสูงสุดของข้อมูลในแอคคิวมูเลเตอร์ ข้อมูลในเป็น "0" แสดงว่าผลของการบวกเลขคอมพลิเมนต์เป็นเลขบวก ให้ใส่ผลลัพธ์คือเลข "1" ลงในบิทต่ำสุดของรีจีสเตอร์เก็บผลลัพธ์และไม่ต้องบวกข้อมูลในแอคคิวมูเลเตอร์กับเลขตัวตั้งอีกเพราะว่าหารกันลงตัวและเศษที่เหลือก็จะใช้ในการหารครั้งต่อไปจนครบทุกบิท

ตัวอย่าง เช่นต้องการหารตัวเลข (9 – 2 = 4 เศษ 1) หรือในรูปของเลขไบนารี่คือ 1001 – 0010 = 0100 เศษ 0001 เราสามารถเขียนในรูปการหารทั่ว ๆ ไปได้ ดังนี้

```
      0100
   ┌──────
0010 1001
     10
     ----
     0001
     ====
```

วิธีการหารแต่ละขั้นตอนแสดงดังรูปที่ 2.12 ซึ่งอธิบายโดยลำดับขั้นดังนี้

(1) หาผลต่างของข้อมูลเลขตัวตั้งบิทแรกทางซ้ายมือคือ "1" (บิทที่ 2^3 ของตัวตั้ง) กับตัวหาร

```
0001    บิทที่ 2^3 ของตัวตั้ง
 -
0010
----
1111
====
```

จะเห็นว่าผลต่างจะเป็นเลขลบ ดังนั้นผลลัพธ์คือ "0"

(2) เมื่อผลลัพธ์เป็น "0" แสดงว่าหารกันไม่ได้ ก็ให้บวกตัวเลขที่เป็นผลต่างที่ได้ในข้อ 1 (1111) เข้ากับเลขตัวหาร (0010) เพื่อให้ได้ตัวเลขเดิมออกมา (0001)

```
1111    ผลต่างที่ได้จากข้อ 1
 +
0010    ตัวหาร
----
0001    เลขบิทที่ 2^3 ของเลขตัวตั้ง
====
```

(3) จากนั้นก็เลื่อนข้อมูลบิทที่ 2^3 ของเลขตัวตั้งไปทางซ้ายมือหนึ่งบิทได้ตัวเลขข้อมูลบิทที่ 2 ของเลขตัวตั้งเข้ามาอีกตัวหนึ่งทางบิทต่ำสุดได้ตัวเลขเป็น (0010) หาผลต่างของเลขตัวตั้งที่เลื่อนเข้ามากับตัวหารจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0010 เลขตัวตั้งบิทที่ 2^3 และ 2^2 ของตัวตั้ง

−

0010

0000

ผลต่างที่ได้จะเป็นเลขจำนวนบวกก็ใส่เลขผลลัพธ์ในบิทถัดไปคือเลข" 1"

(4) เมื่อผลต่างที่ได้เป็นเลขจำนวนบวกก็ใส่เลขผลลัพธ์ในบิทถัดไปคือเลข" 1" ครั้งต่อไปได้ทันที โดยการเลื่อนข้อมูลเลขตัวตั้งไปทางซ้ายมือหนึ่งบิทเพื่อให้ข้อมูลบิทที่ 2^1 ของเลขตัวตั้งเลื่อนเข้ามาอยู่ที่บิทต่ำสุดหาผลต่างระหว่างตัวตั้งกับเลขตัวหาร

0000

−

0010

1110

ผลต่างที่ได้เป็นเลขจำนวนลบ ดังนั้นผลลัพธ์จากการหารจึงเป็นเลข "0"

(5) เมื่อผลลัพธ์เป็น "0" จะต้องบวกตัวหารกับผลต่างที่ได้ในข้อ(4)(1110) เพื่อให้ได้เลขตัวตั้งเดิม (0000) ในข้อ(4)

1110 ผลต่างที่ได้ในข้อ(4)ผลต่างที่ได้ในข้อ(4)

0010 ตัวหาร

0000

(6) การหารในบิทต่อไปก็เลื่อนข้อมูลเดิมในข้อ(4)(0000) ไปทางซ้ายมือหนึ่งบิทและเลื่อนข้อมูลเลขตัวตั้งบิทสุดท้าย "1" หรือบิทที่ 2^0 ของเลขตัวตั้งเข้าที่บิทต่ำสุด เป็น 0001 แล้วนำไปลบกับตัวหาร

0001 ตัวตั้ง

−

0010 ตัวหาร

1111

ผลต่างที่ได้เป็นเลขจำนวนลบ ดังนั้นผลลัพธ์จากการหารจึงเป็น "0"

(7) จากผลลัพธ์ที่ได้เป็น "0" จะต้องบวกผลต่างที่ได้ในข้อ (6) (1111) กับเลขตัวหารเพื่อให้ได้เลขตัวเดิมในข้อ (6)

1111 ผลต่างจากข้อ (6)

+

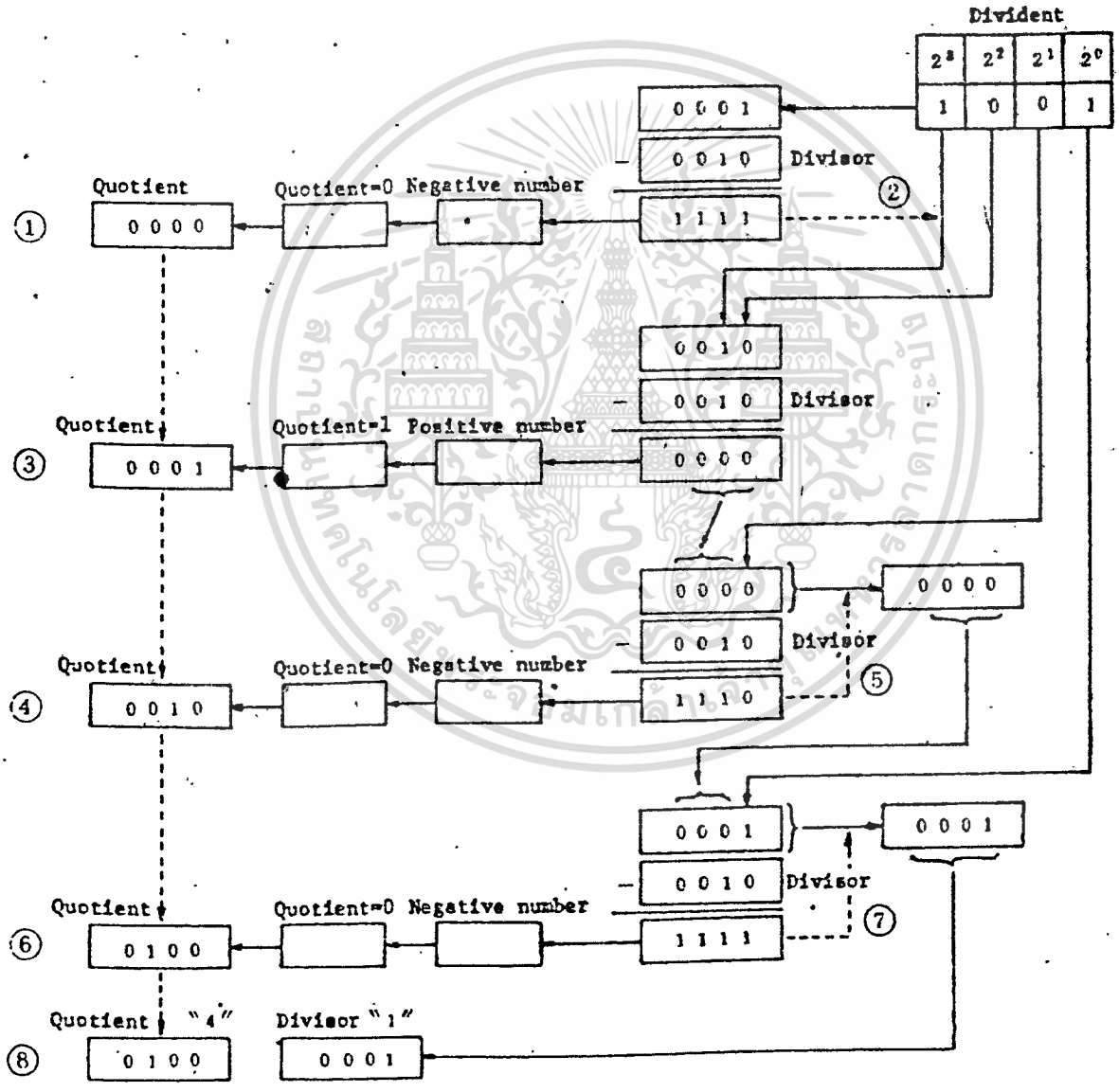
0010

0001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

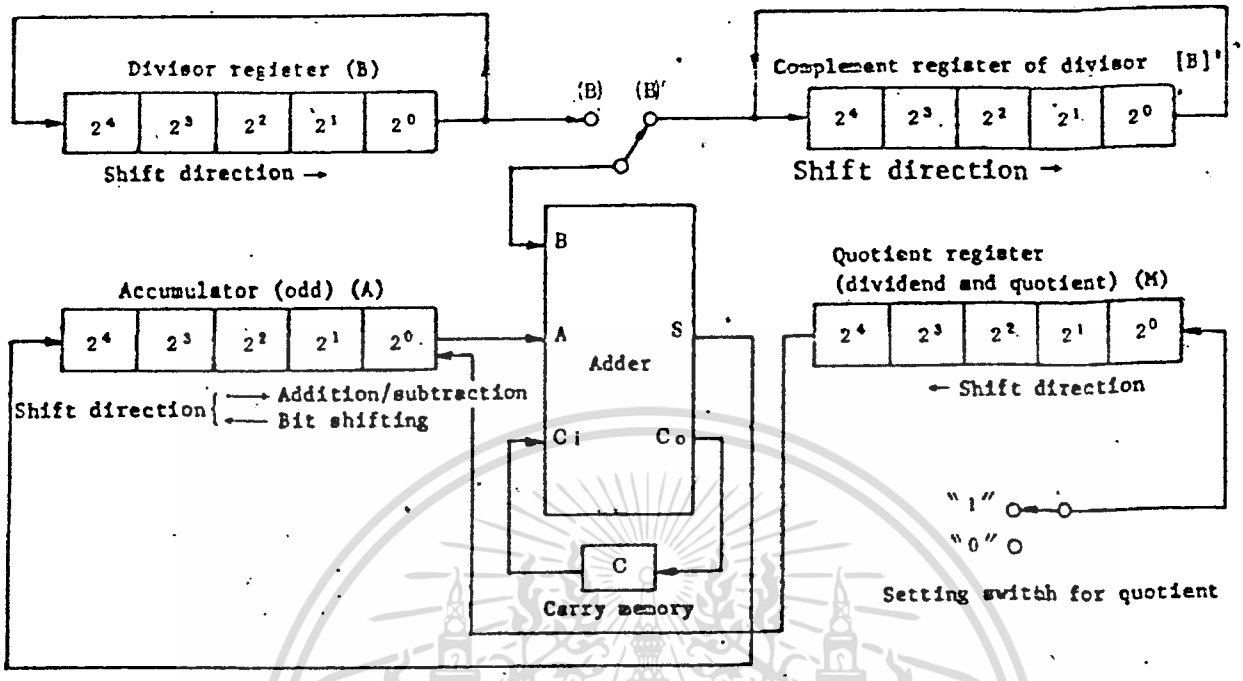
(8) ในขณะนี้การหารครบทุกบิทแล้ว ข้อมูล 0001 ในข้อ (7) จึงเห็นเป็นเศษที่เหลือจากการหาร ผลลัพธ์ที่ได้จากการหารจะเป็น 4 หรือ(0100) เหลือเศษ 1 หรือ (0001)

ผังการหารเลขไบนารี่ ดังกล่าวข้างต้น แสดงดังรูปที่ 2.10



รูปที่ 2.10 ผังแสดงการหารเลขไบนารี่ 1001 – 0100 0100 เศษ 0001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 ผังวงจรการหารเลขไบนารี่

จากผังวงจรการหารเลขไบนารี่ในรูปที่ 2.11 รีจีสเตอร์ของเลขตัวหารและถอมปลิเมนต์รีจีสเตอร์ของเลขตัวหารจะถูกต่อเข้าไปยังวงจรบวกโดยผ่านสวิทช์ เลือก ถ้าเลือกมาทางด้าน (B) จะใช้สำหรับการบวกตัวหาร ถ้าเลือกมาทางด้าน (B) จะใช้สำหรับการลบตัวหาร เอ้าท์พุทบิทต่ำสุดของรีจีสเตอร์ทั้งสองจะถูกป้อนย้อนกลับมายังบิทสูงสุด เพื่อให้ข้อมูลเดิมยังคงอยู่หลังจากการบวกหรือลบข้อมูล

รีจีสเตอร์ A ซึ่งเป็นแอคคิวมูเลเตอร์จะสามารถเลื่อนข้อมูลเข้าออกได้ ทั้งสองทิศทางคือทั้งทางด้านซ้ายและทางด้านขวามือ การเลื่อนทางขวามือเพื่อบวกหรือลบข้อมูลกับตัวหารการเลื่อนทางซ้ายมือเพื่อเลื่อนข้อมูลที่เป็นเลขตัวตั้งเข้ามาเปรียบเทียบทีละบิท

รีจีสเตอร์ที่เป็นผลลัพธ์ของการหาร (Quotient Register) จะเลื่อนข้อมูลได้เฉพาะทางขวามือเท่านั้นโดยต่อบิทสูงสุดไปเข้ากับบิทต่ำสุดของแอคคิวมูเลเตอร์ ผลลัพธ์ที่ได้จากการหารจะป้อนเข้าทางบิทต่ำสุดของรีจีสเตอร์ที่เป็นผลลัพธ์โดยใช้สวิทช์ป้อนข้อมูล ("1" หรือ "0")

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

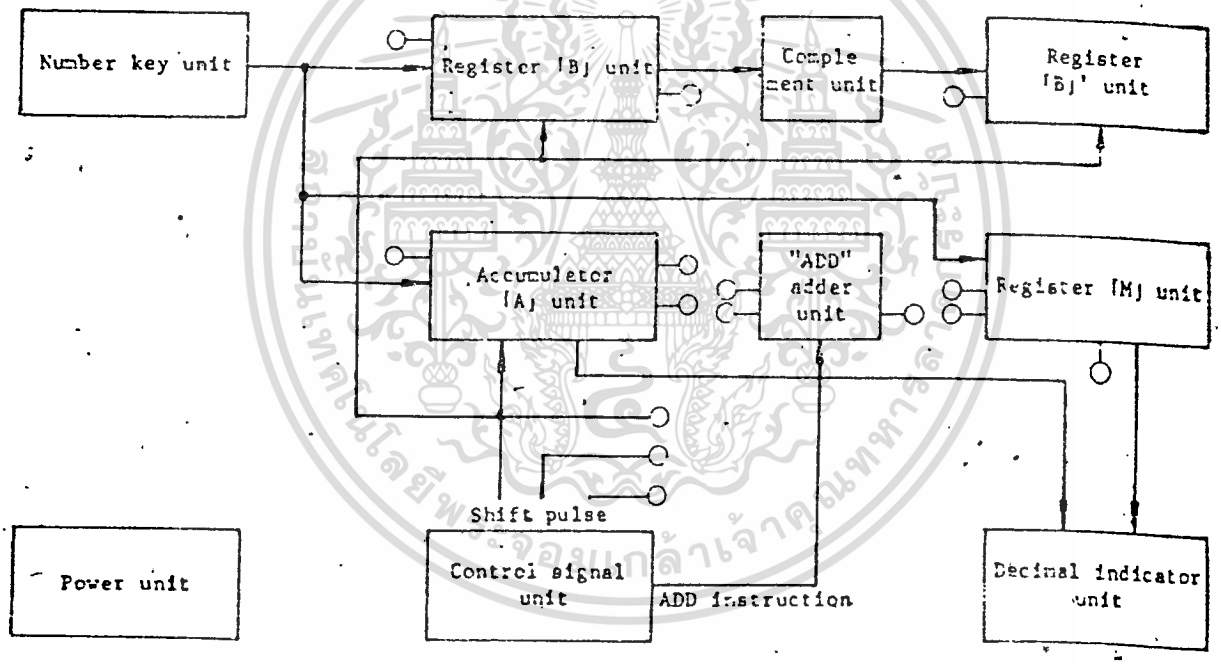
บทที่ 3

การคำนวณและการสร้าง

แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์

ARITHMATIC CIRCUIT TRAINER . DEMONSTATION

แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์นี้ได้ออกแบบสำหรับฝึกและสาธิต การทำงานจากวงจรคำนวณทางคณิตศาสตร์ได้มีวงจรพื้นฐาน แต่ละส่วนประกอบบนแผงทุกส่วน สามารถตรวจสอบการถ่ายเทของข้อมูลได้ทุกขั้นตอนโดยละเอียด ซึ่งจะแสดงลักษณะแผนผังคร่าว ๆ ของเครื่องเบื้องต้นดังนี้



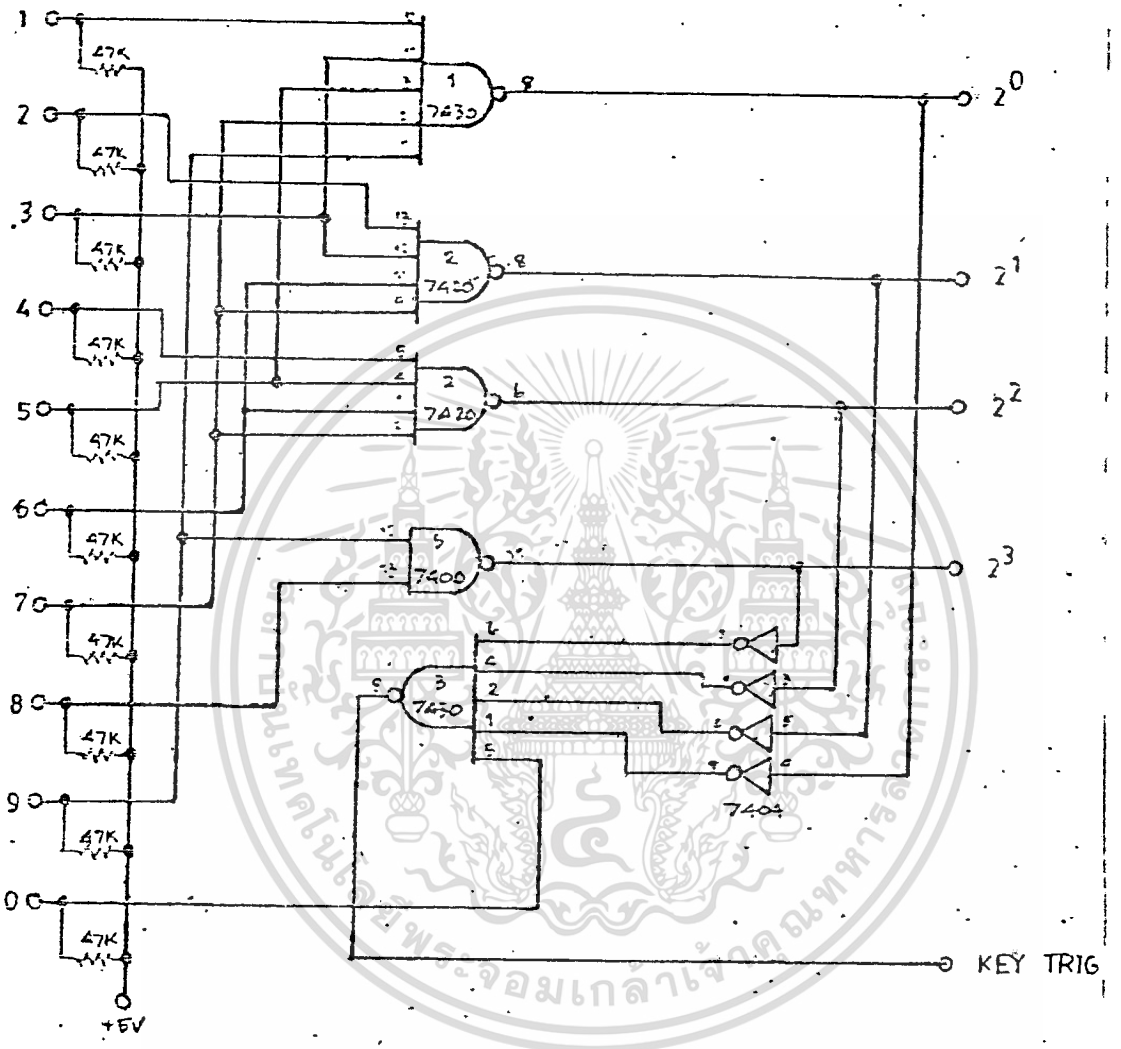
รูปที่ 1 ผังแสดงของเครื่องคำนวณอิเล็กทรอนิกส์

3.1 NUMBER KEY UNIT

หน่วยนี้เป็นหน่วยสัญญาณอินพุทใช้ในการป้อนข้อมูล ซึ่งจะใช้ระหัสเลขฐานสิบ (DECIMAL CODE) เพื่อใช้ในการคำนวณทางคณิตศาสตร์จะใช้ระหัสของเอชไบนารี่หรือระหัสเลขฐานสอง ตัวเลขอินพุทจะได้จากคีย์บอร์ดนี้ ซึ่งประกอบด้วยคีย์สวิทช์สิบตัว คือ 0 ถึง 9 ตัวเลขอินพุทจะถูกเปลี่ยนให้เป็นรหัส BCD ด้วยวงจร ENCODER

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังรูปที่ 2



รูปที่ 2 แสดงวงจร NUMBER KEY UNIT

จากรูปที่ 2 ออกแบบโดยใช้ NAND GATE ต่อเป็นวงจร ENCODER และเอ้าท์พุทของวงจร ENCODER ทุกตัวจะส่งไปควบคุมในการที่จะให้ข้อมูลที่เราต้องการเข้าไปยัง REGISTOR แต่ละตัวโดยใช้ NOT GATE 7404 และ NAND GATE 7430 ต่อด้วยกัน เรียกว่า KEY TRIG ทุกครั้งที่เราทำการกด KEY NUMBER ทุกตัวจะมี PULSE KEY TRIG ออกมาทุกครั้งเพื่อให้ไปควบคุมให้ข้อมูลเข้า REGUSTIR ที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 REGISTOR [B], [B'] UNIT

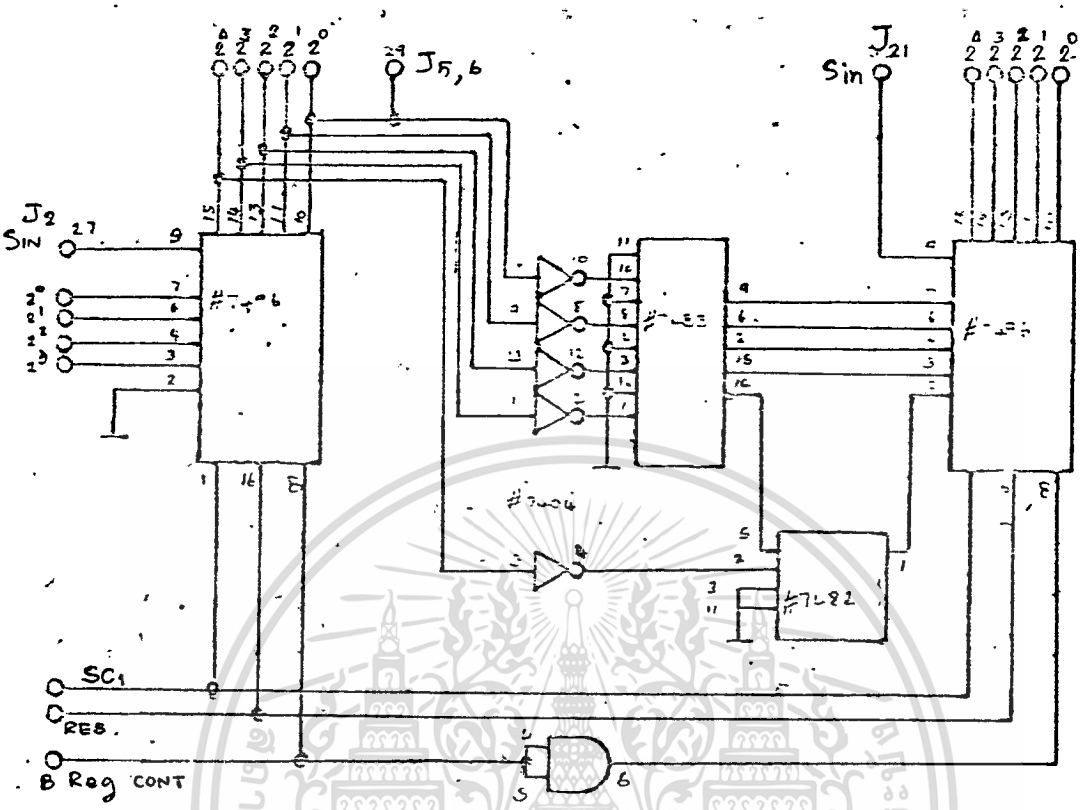
หน่วย REGISTOR [B],[B'] นี้ได้ออกแบบไว้ให้เป็นส่วนเดียวกัน โดยใช้ไอซีเบอร์ 7496 เป็นไอซี ชิฟรีจิสเตอร์ชนิด 5 บิท ที่เลื่อนข้อมูลได้ทางขวา แต่เพียงอย่างเดียว โดยเป็นชนิดข้อมูลเข้าแบบขนาน และให้ข้อมูลเอาท์พุทแบบขนานด้วย ไอซีเบอร์ 7496 นี้สามารถใช้งานได้กว้างขวางคือจะใช้เลื่อนข้อมูลอินพุทที่เข้าแบบอนุกรมก็ได้ หรือจะป้อนข้อมูลเข้าแบบขนานก็ได้ แต่เอาท์พุทจะรับข้อมูลออกแบบขนานและเราสามารถเคลียร์ให้ทุกเอาท์พุทเป็น "0" ได้โดยภาวะปกติขาเคลียร์จะอยู่ที่ลอจิก "1" และหากต้องการเคลียร์ก็ให้อยู่ที่ลอจิก 0

ในการโหลดข้อมูลเข้าไปเก็บก็ทำได้โดยการป้อนข้อมูลเข้าทางขาอินพุท A,B,C,D,E ในภาวะปกติขาโหลดจะอยู่ที่ลอจิก "0" และถ้าต้องการโหลด จะต้องทำการเคลียร์เอาท์พุททั้งหมดก่อน จากนั้นจึงให้ขาโหลดขึ้นไปลอจิก"1" แล้วกลับมาที่เดิม ในการเลื่อนข้อมูลไปทางขวา ขาเคลียร์จะต้องอยู่ที่ลอจิก "1" เขาโหลดต้องอยู่ที่ลอจิก "0" ข้อมูลจะเลื่อนตามจังหวะ การเปลี่ยนแปลงของสัญญาณนาฬิกา ที่เปลี่ยนจาก "0" ไปเป็น "1"

สำหรับ REGISTOR B' หรือ คอมพลีเม้นท์ B นั้นเราก็จะใช้ไอซีเบอร์ 7496 เช่นเดียวกัน แต่ค่าคอมพลีเม้นท์นั้นเราจะใช้ 2'S COMPLEMENT คือ กลับตัวเลขทุกบิทโดยผ่าน NOT GATE แล้วบวกด้วย "1" ในบิทต่ำสุด เราก็จะได้ค่า คอมพลีเม้นท์ออกมาแล้วเก็บไว้ใน REGISTOR B'

ในการออกแบบวงจร 2'S COMPLEMENT นั้นเราจะใช้ ไอซี NOT GATE และไอซีเบอร์ 7483 ร่วมกับ ไอซี 7482 ในการทำ 2'S COMPLEMENT จะต่อร่วมกันกับ REGISTOR B และ B' ดังแสดงในรูปที่ 3

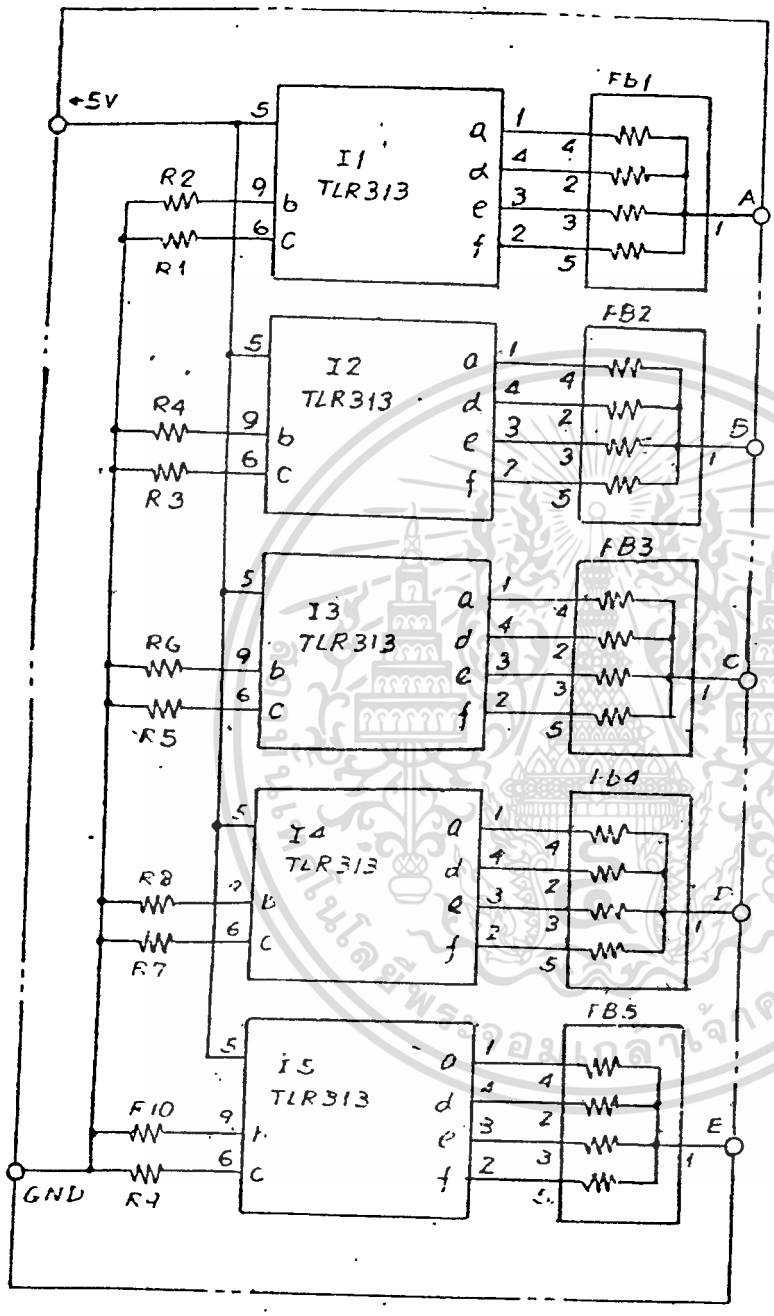
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3 แสดงวงจร REGISTOR [B]; [B']

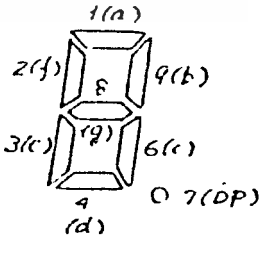
จากรูปที่ 3 ข้อมูล INPUT ของ REGISTOR [B] สามารถป้อนเข้ามาได้ 2 ทางคือ ทางหนึ่ง จะเข้าที่ขา 9 ซึ่งเป็น SERIAL INPUT และอีกทางหนึ่งจะเข้าที่ PRESET (A,B,C,D,E) ซึ่งส่วนนี้จะมาจากหน่วยของ KEY UNIT และข้อมูลจะเข้า B ได้ก็ต่อเมื่อเราเลือกข้อมูลเข้าได้ โดยให้ขา PRESET ENABLE เป็น ๑ เท่านั้น ข้อมูลที่ป้อนเข้ามานั้นเราสามารถแสดงให้เห็นได้เป็นเลขไบนารี่ที่ $0_A, 0_B, 0_C, 0_D$ และ 0_E ซึ่งสามารถแสดงเป็นวงจรแสดงผลตัวเลขไบนารี่ได้ดังรูปที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



R1 ~ R10 1.2KΩ

FB1 ~ FB5 IHR 1/8 4 · 1.2KΩK



รูปที่ 4 วงจรแสดงผลตัวเลขไบนารี่ของ REGISTOR [B], [B']

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนข้อมูลที่เข้าแบบ Serial Input นั้นเราสามารถควบคุมการเข้าได้โดยขา CLOCK โดยในแผงสาธิตจะเป็น I (SHIFT CLOCK PULSE I) ส่วนREGISTOR B' ก็มีลักษณะการทำงานเช่นเดียวกันกับ [B]

3.3 REGISTOR [M] UNIT

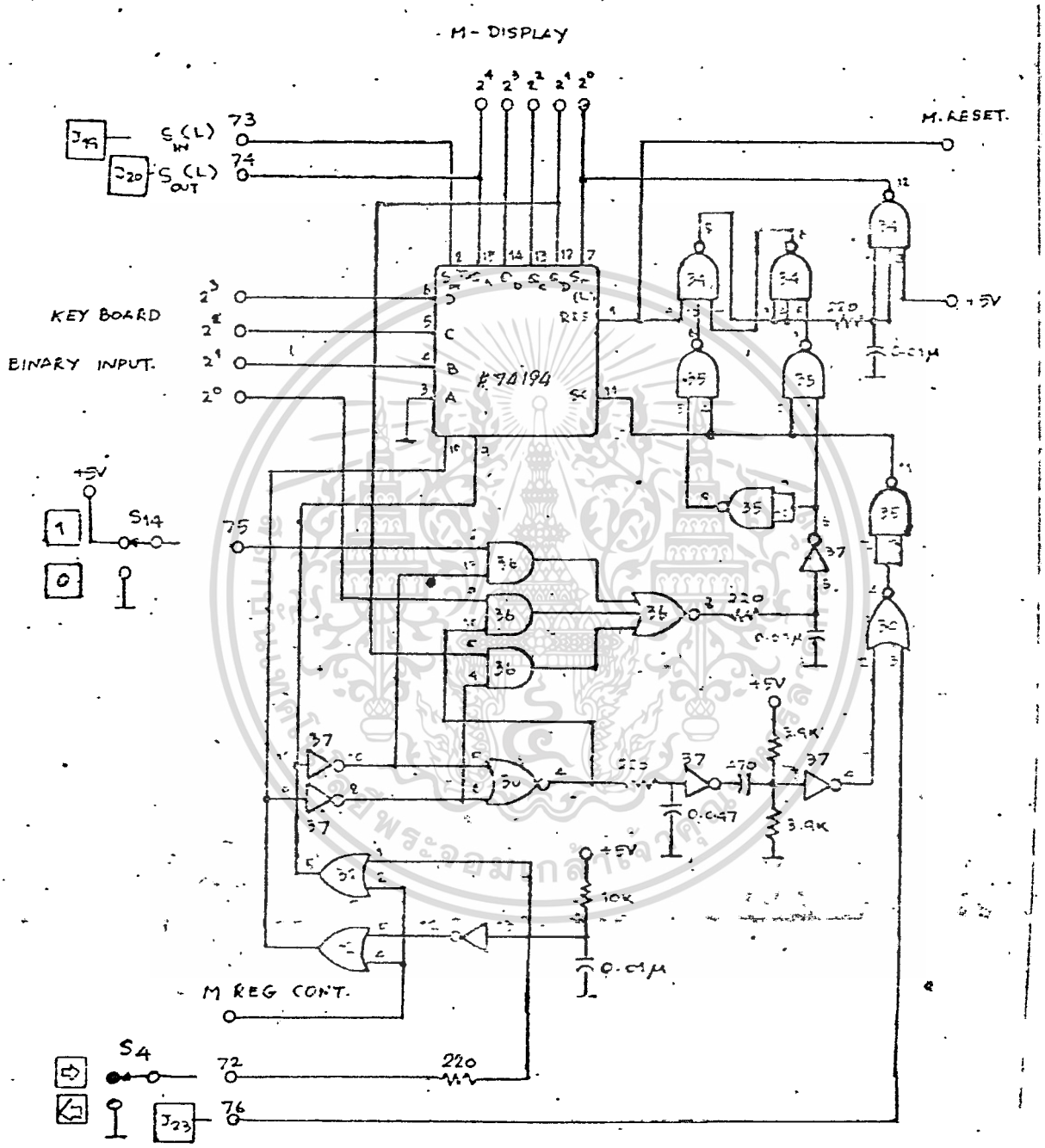
หน่วย REGISTOR M นี้ออกแบบ โดยใช้ ไอซีเบอร์ 74194 ซึ่งเป็น ไอซีที่ทำหน้าที่ ชิฟท์รีจิสเตอร์ 4 บิท ที่เลื่อนข้อมูลได้ทั้งซ้ายและขวานอกจากนี้ยังสามารถโหลดข้อมูลแบบขนานได้และให้เอาท์พุทแบบขนานได้เช่นกัน

การทำงานของ ไอซี 74194 (ดูภาคผนวก) คือจะอาศัยการหริกของสัญญาณนาฬิกา (CK) ขณะเปลี่ยนสภาวะจากลอจิก "0" ไปเป็นลอจิก "1" ในขณะที่ต้องการป้อนข้อมูลเข้าแบบขนานอินพุท So และ Si จะอยู่ในสภาวะโลจิค "1"

ถ้าหากต้องการเลื่อนข้อมูลทางขวาก็ทำได้ด้วยการควบคุมที่ So เป็น "1" และ Si เป็น "0" และถ้าต้องการเลื่อนข้อมูลทางซ้ายก็ให้ So เป็น "0" และSi เป็น "1"

จากรูปที่ 5 เราสามารถให้ข้อมูลจาก Key Bord เข้าได้ทางขา PARALLEL INPUT โดยเราต้องให้ส่วนควบคุม M.REG. Control เป็น "1" เพื่อที่จะไปควบคุมให้ Si และ So เป็น 1 ทั้งคู่ ก็จะทำให้ข้อมูลจาก KEY BOARD เข้าไปได้และเราสามารถแสดงข้อมูลใน REG.[M] แบบไบนารี่ได้เช่นเดียวกันใน REG. [B]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5 แสดงวงจร REGISTOR [M]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนการที่เราจะให้ข้อมูลเข้าแบบ Series เราสามารถกระทำได้ เช่น ต้องการให้ข้อมูลเข้ามาทางซ้าย เราก็เลื่อน SWITCH S_4 ไปที่ ➡ และให้ข้อมูลเข้าทางขา Sin L ซึ่งการควบคุมข้อมูลเข้านั้นจะอยู่ที่ CP เมื่อ CP มี CLOCK เข้ามา แต่ละครั้งก็จะทำให้ข้อมูลเข้ามาทีละบิทการควบคุม CP นี้ กระทำได้โดยหน่วย CONTROL SIGNAL UNIT

สำหรับตำแหน่งของ Switch S_{14} นั้นเป็นส่วนที่เลือกโลจิก "0" และ "1" เข้าทาง Sin R โดยที่ให้ Switch S_4 ไปทาง ⬅ ซึ่งส่วนนี้จะใช้เกี่ยวกับในวงจรการหาร สำหรับการให้ข้อมูลออกทาง Sout L ได้โดยการควบคุมของ CP เช่นกัน

3.4 ACCUMULATOR [A] UNIT

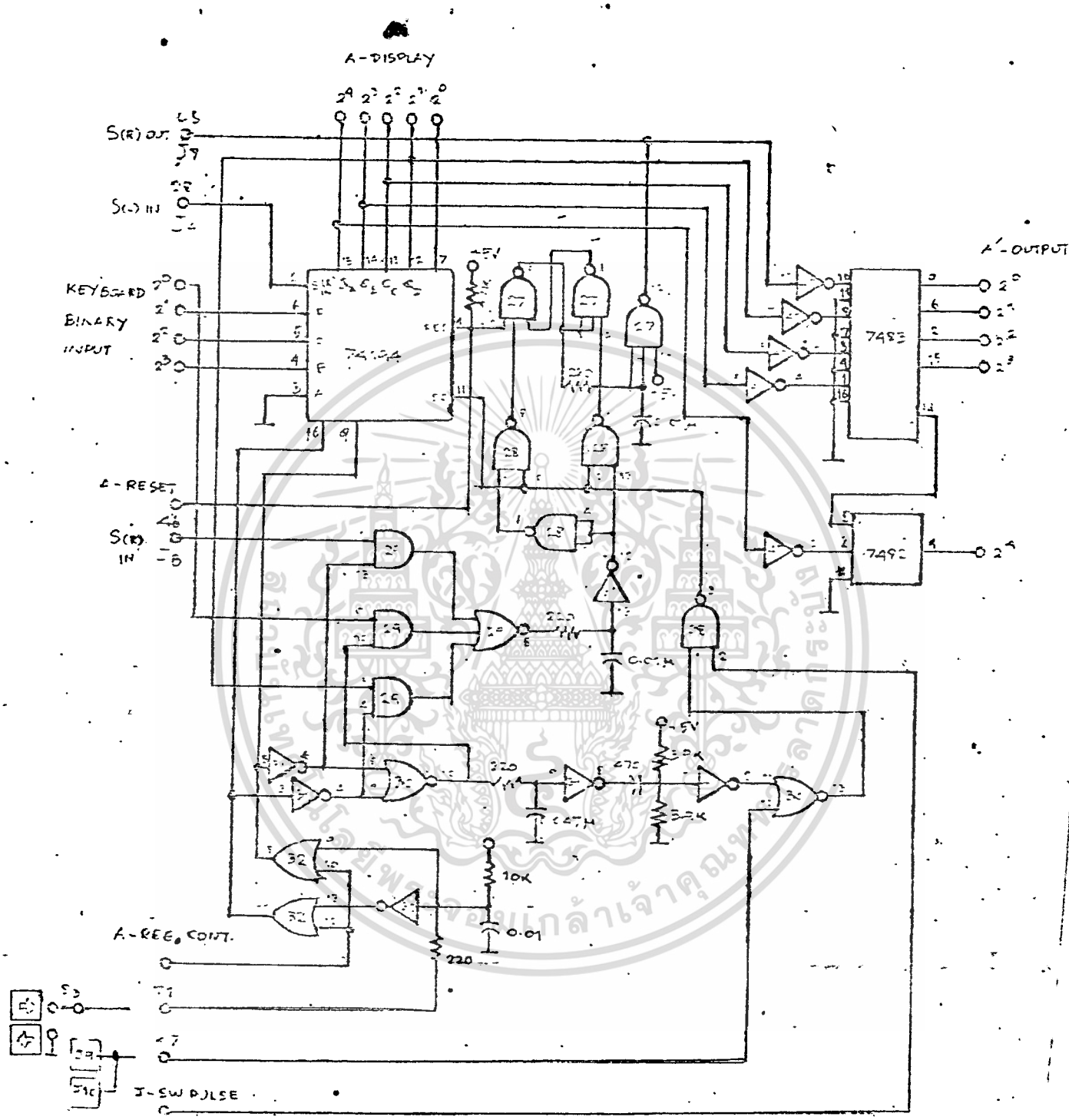
หน่วย Accumulator [A] นี้ได้ออกแบบโดยใช้ ไอซีเบอร์ 74 194 เช่นเดียวกับในหน่วย REG. [M] ทุกประการ แต่มีส่วนเพิ่มเติมขึ้นมาคือ ส่วน Complement [A'] เพื่อตรวจนอบผลของ 2'S Complement ให้แสดงเป็นเลขฐานสิบ โดย [A] OUTPUT จะต่อไปยังหน่วย BINARY TO DECIMAL DISPLAY

หน่วย Complement [A'] จะมีลักษณะของวงจรเช่นเดียวกับในหน่วยของ REG. [B'] คือใช้ NOT GATE ต่อร่วมกับ ไอซีเบอร์ 7483 และไอซี 7482 เป็นลักษณะของ 2'S Complement

3.5 ADDER UNIT

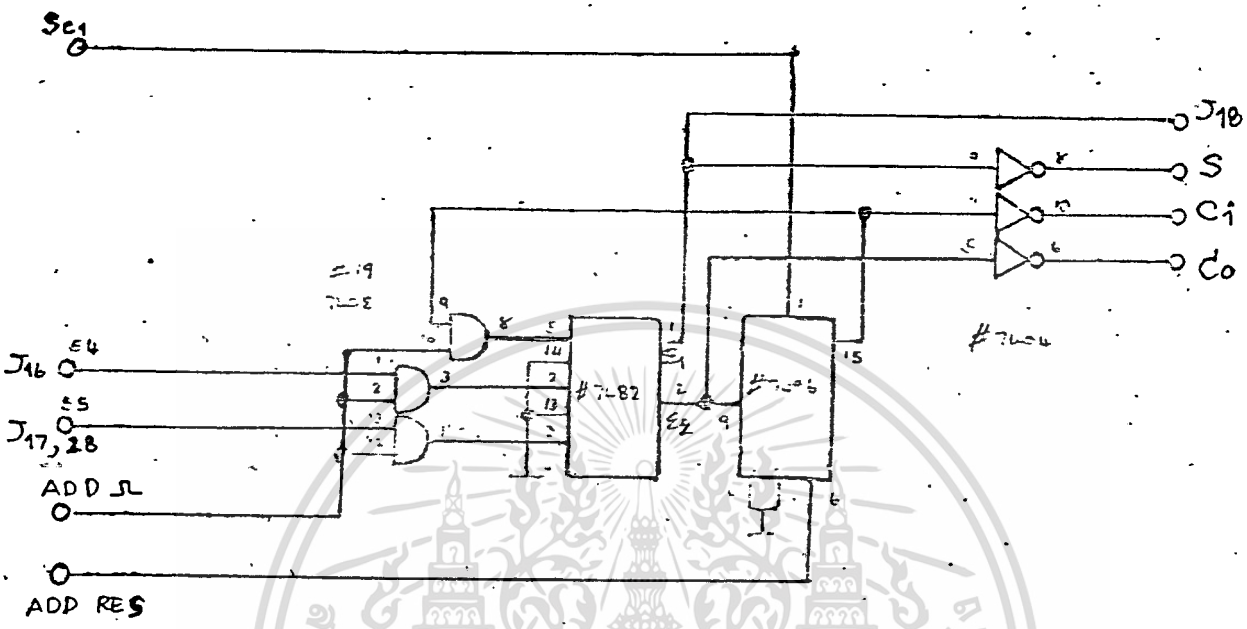
หน่วย Adder นี้ทำหน้าที่ในการบวกเลขไบนารี่ สำหรับการลบเลขทางไบนารี่ก็จะใช้หน่วยนี้ โดยการลวกเลขด้วยค่าคอมพลีเม้นท์ของตัวที่จะนำมาลบ ซึ่งจะได้ผลลัพธ์เป็นการลบกันนั้นเองหน่วยAdder นี้ได้ออกแบบโดยใช้ ไอซีเบอร์ 7482 เป็นไอซีที่ทำหน้าที่บวกเลขจำนวนเต็ม 2หลัก (2 Bit Binary Full Adder) ต่อร่วมกับไอซีเบอร์7496 ซึ่งทำหน้าที่เก็บผลของตัวทศโดยใช้ขา Sin เป็นตัวให้ตัวทศเข้าและ O_A เป็นตัวทศออก ซึ่งถูกควบคุมโดยขา SP ที่จะให้ตัวทศออกไปขา O_A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6 แสดงวงจร ACCUMULATOR (A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7 แสดงวงจร ADDER UNIT

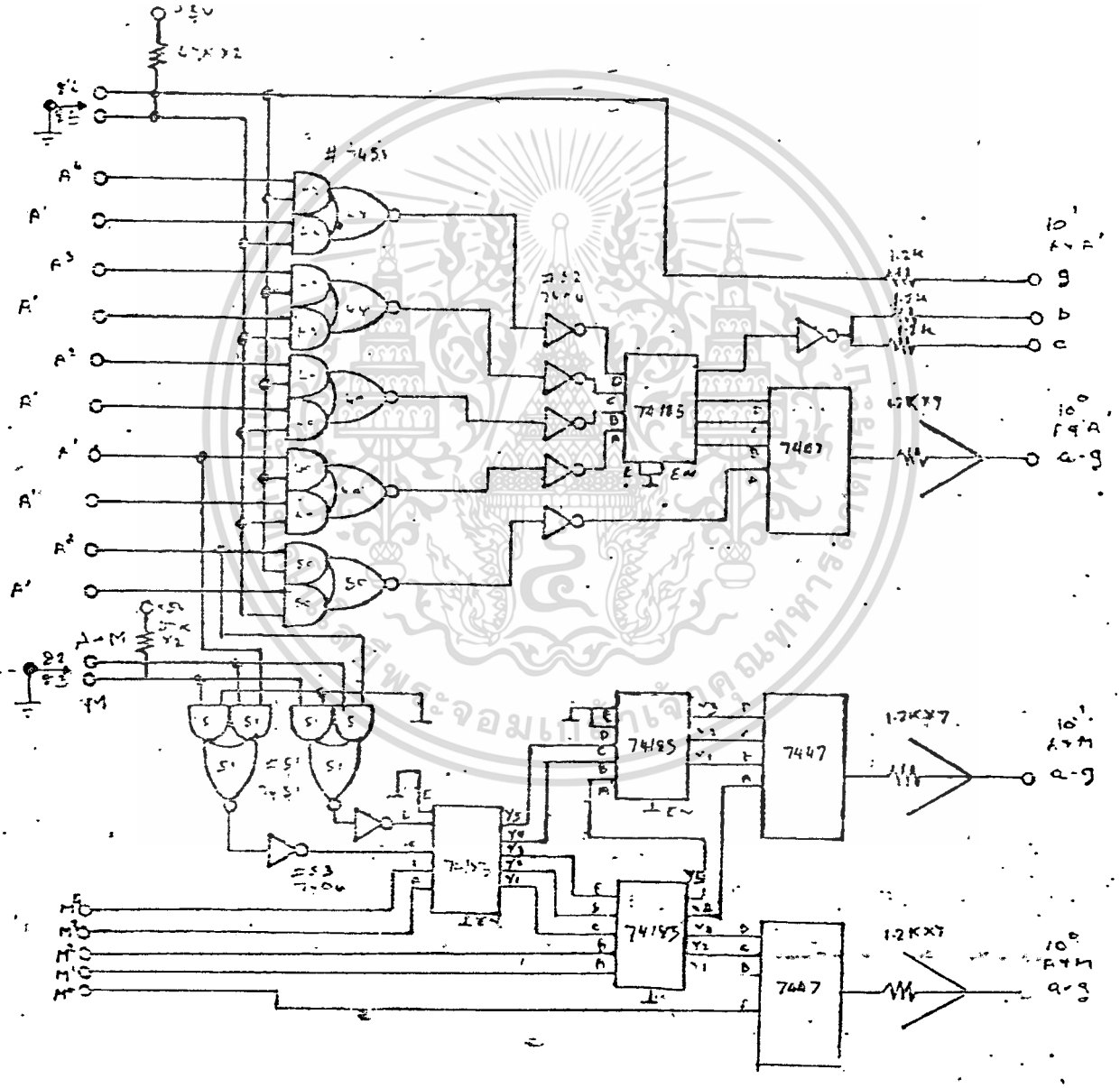
การออกแบบวงจรบวกนี้จะเป็นลักษณะการบวกแบบอันดับ ซึ่งจะทำให้เข้าใจการทำงานที่ง่ายกว่า การบวกแบบขนาน การบวกแบบอันดับนี้ กระทำได้โดยการเลื่อนข้อมูลในรีจีสเตอร์ตัวตั้งและตัวบวกเข้ามาที่ละบิททาง J_{16} และ J_{17} ผ่าน AND GATE โดยการบวกนี้จะถูกควบคุม โดยสัญญาณ ADD INST ต่อกับ AND GATE ซึ่งใช้ไอซีเบอร์ 7408 เช่นกัน ซึ่งผลลัพธ์ที่ได้จะออกที่ $_1$ ส่วนตัวทศจะออกทาง $_2$ ไปเข้า ไอซีเบอร์ 7496 ทำหน้าที่เก็บตัวทศ และเลื่อนตัวทศกลับไปยังวงจรบวกอีกครั้งโดยจะถูกควบคุมการเลื่อนตัวทศด้วย So_1 และเราสามารถแสดงให้เห็นว่าผลของการบวกคือ S และ ตัวทศทั้ง Co และ Ci โดยใช้ NOT GATE ต่อกับ LED.

3.6 DECIMAL INDICATOR UNIT

หน่วย DECIMAL INDICATOR นี้ได้ออกแบบโดยใช้ ไอซีเบอร์ 7451 เป็นวงจรเลือก [A] ,[A'] และ [A+M] กับ [M] เมื่อต้องการให้แสดงผลเป็นเลขฐานสิบ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนใดและต่อร่วมกับ ไอซีเบอร์ 74185 ซึ่งเป็นไอซี เปลี่ยนรหัส Binary-to-BCD Converter และ OUTPUT ของ ไอซี 74185 จะต่อเข้ากับไอซีเบอร์ 7447 เป็นไอซีเปลี่ยนรหัสตัวเลขไบนารี่ให้แสดงออกทางภาคแสดง 7 ส่วน ซึ่งแสดงค่าเป็นตัวเลขได้ ซึ่งจะมีทั้งส่วนแสดงผลตัวเลขจำนวนฐานสิบและเครื่องหมายลบด้วย



รูปที่ 8 แสดงวงจร DECIMAL INDICATOR UNIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แม้ว่าการทำงานในเครื่องคำนวณอิเล็กทรอนิกส์จะใช้วิธีคำนวณด้วยเลขรหัสไบนารี่หรือเลขฐานสอง ก็ตาม เมื่อต้องการแสดงผลจำเป็นต้องแสดงผลในรูปของเลขฐานสิบที่คนทั่วไปสามารถเข้าใจได้ ข้อมูลที่ใช้แสดงผลจะเป็นข้อมูลในรีจิสเตอร์ [A] ซึ่งเป็นแอคคิวมูเลเตอร์หรือข้อมูลในรีจิสเตอร์ [M] และบางครั้งอาจต้องแสดงผลข้อมูลในรีจีสเตอร์ [A] และ [M] รวมกัน ดังนั้นในแผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์นี้ จึงมีส่วนแสดงผลลัพธ์เป็นฐานสิบ (DECIMAL DISPLAY) เป็นสองส่วน คือ ส่วนแสดงผลในรีจีสเตอร์ [A] ในกรณีของเลขจำนวนที่เป็นบวกหรือแสดงผลในรีจิสเตอร์ [A'] ซึ่งจะแปลงเลขรหัสทูคอมพลีเม้นท์ ของข้อมูลในรีจีสเตอร์ [A] ให้เป็นเลขลบฐานสิบอีกส่วนหนึ่งจะแสดงผลข้อมูลในรีจีสเตอร์ [M] ในกรณีของเลขจำนวนที่เป็นบวก หรือแสดงผลในรีจีสเตอร์ [A] และ [M] ร่วมกันหรือ [A+M] เพื่อแสดงผลลัพธ์ของเลขจำนวนที่ได้จากการคูณซึ่งไม่สามารถเก็บไว้ในรีจีสเตอร์ [M] หรือ [A] ตัวใดตัวหนึ่งได้ นอกจากนั้นยังสามารถใช้แสดงผลลัพธ์ของการหารเลขจำนวน โดยให้ส่วนแสดงผลในรีจีสเตอร์ [A] เป็นส่วนแสดงผลลัพธ์ที่ได้จากการหารและส่วนแสดงผลในรีจีสเตอร์ [M] เป็นส่วนแสดงเศษที่เหลือจากการหารได้ด้วย ดังนั้นเมื่อต้องการดูผลลัพธ์จากการคำนวณที่เป็นเลขฐานสิบจะต้องเข้าใจว่าผลลัพธ์ที่ต้องการอยู่ในรีจีสเตอร์ตัวใดเป็นเลขจำนวนที่เป็นบวกหรือลบเพื่อจะได้เลือกแสดงผลข้อมูลได้ถูกต้อง

3.7 CONTROL SIGNAL UNIT

หน่วย CONTROL SIGNAL นี้จะเป็นส่วนที่ควบคุมการทำงานของแผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์ทั้งระบบไม่ว่าจะเป็นการบวกการเลื่อนข้อมูลหรือการเก็บข้อมูลไว้ใน REGISTOR แต่ละตัว

ในการออกแบบวงจรส่วนนี้ จะมีส่วนที่ต้องออกแบบคือส่วน ADD INST;SHIPT CLOCK PULSE-I;SHIFT CLOCK PULSE-II-III;CLEAR; และส่วนควบคุมการป้อนข้อมูลเข้า REGISTOR แต่ละตัว

ส่วน ADD INST. เป็นส่วนที่ไปควบคุมการบวกของข้อมูลที่เข้ามาในวงจร ADDER UNIT โดยใช้วงจร LATCHES ในการออกแบบ ซึ่งจะต่อร่วมกับส่วน CLEAR เพื่อทำการ CLEAR ข้อมูลในวงจร ADD. ด้วย

ส่วน SHIFT CLOCK PULSE-I เป็นส่วนที่ทำหน้าที่ควบคุมการเลื่อนข้อมูลในแบบ SERIES ส่วนนี้จะออกแบบเป็นวงจรนับโดยใช้ ไอซีเบอร์ 7490 ต่อร่วมกับวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LATCHES และ GATE ต่าง ๆ ในการควบคุม โดยออกแบบให้นับ 5 แล้วกลับเป็น 0 ใหม่ และ OUTPUT ของไอซีเบอร์ 7490 จะต่อเข้ากับ ไอซี 7447 โดยตรงเพื่อเปลี่ยนรหัสตัวเลขไบนารี่ให้แสดงออกทางภาคแสดง 7 ส่วน ซึ่งแสดงค่าออกเป็นตัวเลขได้

ไอซีเบอร์ 7490 ดูจากภาคผนวก เป็นไอซีนับสิบ แต่ในการออกแบบในวงจร SHIFT CLOCK PULSE-I นี้ ออกแบบให้นับ 5 โดยต่อ NAND GATE ร่วมกับ NOT GATE ที่ OUTPUT ของ ไอซีเบอร์ 7490 ที่ขา O_A,O_B และ O_C เพื่อให้สามารถนับ 5

ดังนั้นถ้าต่อสัญญาณอินพุทเข้าที่ขาอินพุท A และต่อเอาท์พุท O_A เข้ากับอินพุท B ก็จะได้วงจรนับสิบ BCD ตามต้องการและในวงจรนี้ที่ O_A เราก็ต่อกับ อินพุท B เช่นกัน

อินพุท Ro(1) และ Ro(2) เป็นอินพุทสำหรับเคลียร์ โดยตรง (Derect Clear) ซึ่งจะทำให้เอาท์พุททุกตัวเป็นโลจิก LOW(L) เมื่อ Ro(1) และ Ro(2)เป็นโลจิก High (H) ดังในตารางตามรูป 13.13

ส่วน SHIFT CLOCK PULSE II-III ส่วนนี้ก็ออกแบบไว้เช่นเดียวกับส่วน SHIFT CLOCK PULES I ทุกประการ แต่จะมีส่วนที่แตกต่างกันคือการนับใน SC.II เราจะให้นับ 5 และ SCIII ออกแบบให้นับ 6 ในส่วนของ SC II-III นี้ ออกแบบมาใช้กับในวงจรคูณและวงจรหารโดยเฉพาะ

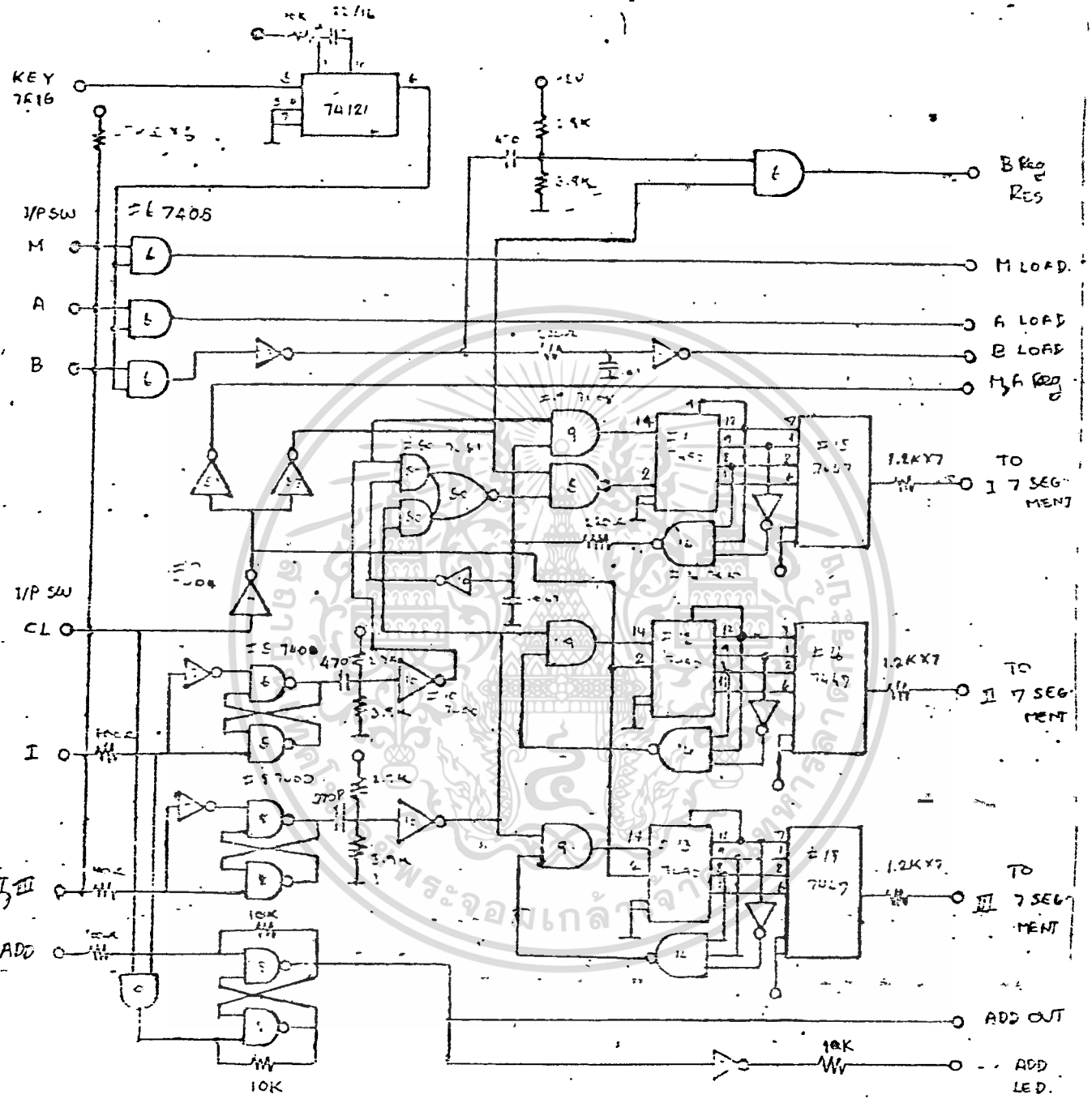
ส่วน CLEAR นี้จะต่อกับวงจรทุก ๆ ส่วนเพื่อทำการ CLEAR ข้อมูลให้มีค่าที่พร้อมจะเริ่มต้นใหม่คือเป็น "0" หมด

ส่วนสุดท้ายคือ ส่วนควบคุมการป้อนข้อมูลเข้าของ REG.A,B,M ส่วนนี้ได้ออกแบบโดยใช้ IC เบอร์ 74121 ดูจากภาคผนวก ซึ่งเป็นไอซี โมโนสเตเบิลมิลติไวเบสเตอร์ ซึ่งออกแบบเป็นวงจรวันช็อท ที่สามารถยืดเวลาคงที่ของเอาท์พุทให้ได้นานกว่าปกติได้ โดยใช้สัญญาณอินพุทกระตุ้นชั้นนี้ได้มาจาก KEY TRIG ในส่วนของวงจร KEY BOARD ซึ่งค่าเวลาในการยืดเวลาคงที่ของเอาท์พุทสามารถกำหนดได้โดยค่า R และ C ที่ต่อที่ขา 9 และ 10 ของ IC 74121 ซึ่งค่าเวลานี้สามารถคำนวณได้จากสูตร

$$T = 0.695\ RC$$

ทุกครั้งที่เรากด KEY BOARD จะมีสัญญาณ KEY TRIG ออกมาส่งให้กับขา 5 ของ IC74121 และในขณะที่เราต้องการเลือกข้อมูลเข้า ใน REG.A,B หรือ M ก็จะมีสัญญาณออกจาก IC74121 ผ่าน END GATE ของส่วนที่ควบคุมการป้อนข้อมูลใน REG. A,B,M ที่เราเลือกต้องการก็จะทำให้ข้อข้อมูลจาก KEY BOARD เข้าไปใน REGESTOR ตัวใดตัวหนึ่งที่เราเลือกไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



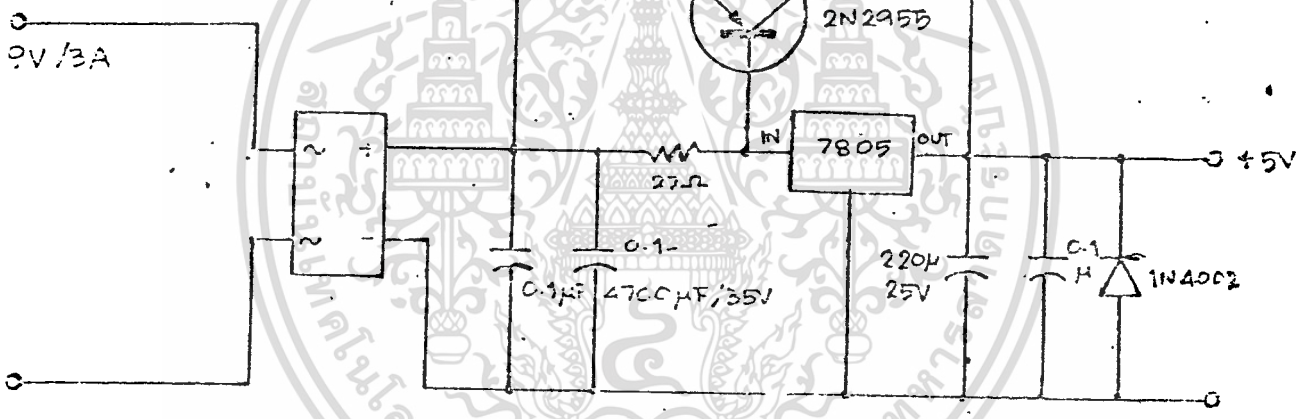
CONTROL SIGNAL UNIT

รูปที่ 9 แสดงวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 POWER SUPPLY

วงจร POWER SUPPLY นี้ได้ออกแบบโดยใช้ IC 7805 เป็น ไอซีเร็กกูเลต ให้แรงดันเอาท์พุท 5 V และใช้ทรานซิสเตอร์ 2N2955 เป็นตัวเพิ่มกระแสให้กับวงจร เพื่อให้สามารถจ่ายกระแสเอาท์พุทได้สูงขึ้น ส่วนค่าปาซิเตอร์ ค่า 0.1 UF นั้นเป็นตัวป้องกันไม่ให้ความถี่สูง ๆ ส่งผ่านไปได้คือ ทำให้ความถี่สูง ๆ ผ่านตัวมีนลงกราวด์ไปส่วนคาปาซิเตอร์ ค่า 4700 UF/ 35V และ 220 UF/25V เป็นตัวลดค่าริบเปิลในแหล่งจ่ายไฟส่วนไดโอด 1N4002 เป็นตัวป้องกัน Black Emf เนื่องจาก Load



รูปที่ 10 แสดงวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองวงจรบวก

4.1.1 ลำดับขั้นการเตรียมการ

1. "OFF" POWER SUPPLY
2. ต่อสาย (1,2),(4,18),(6,16),(7,17)และ(10,11)ด้วยสายต่อวงจร
3. ตั้งทิศทางการเลื่อนข้อมูลของ แอคคิวมูเลเตอร์ "A" ในทิศทาง ⟶
4. ตั้ง ON/OFF สวิทช์ของรีจีสเตอร์ [B'] ไปที่ OFF
5. ตั้ง ON/OFF สวิทช์ของรีจีสเตอร์ [M] ไปที่ OFF
6. ตั้งสวิทช์ ON/OFF ของเดิซิมอล อินดิเคเตอร์ทางด้านซ้ายมือและขวามือไปที่ตำแหน่ง (OFF)
7. ตั้งสวิทช์เลือก [A']/[A] ไปทางด้าน [A]
8. เปิดสวิทช์เพาเวอร์ "ON"

4.1.2 ลำดับขั้นการทดลอง ตัวอย่างการบวกเลข 7 + 5 = 12

1. กดปุ่ม [CL] ทำให้ข้อมูลในรีจีสเตอร์ต่าง ๆ เป็นศูนย์

   [A] [00000] s = 0 Co = 0 Ci = 0 [B] [00000] CP1 [0]

2. กดปุ่มเลือกใส่ข้อมูลใน [A] PRESET
3. กดปุ่มเลขตัวตั้ง [7] ตัวเลขไบนารี่จะปรากฏในรีจีสเตอร์ [A]

   A [00111]

4. กดปุ่มเลือกใส่ข้อมูลใน [B] PRESET
5. ใส่เลขตัวบวก [5] ตัวเลขไบนารี่จะปรากฏในรีจีสเตอร์ [B]

   [B] [00101]

6. กดปุ่ม [ADD] เพื่อให้การบวกในบิทแรกของข้อมูลในรีจีสเตอร์ A และรีจีสเตอร์ B จะได้ s = 0 , Co = 1
7. กดปุ่ม [I] 1 ครั้ง เพื่อเลื่อนข้อมูลในแอคคิวมูเลเตอร์ [A] 1 บิท ไปทางขวามือ ข้อมูล s = 0 จะถูกนำมาเก็บไว้ในบิทสูงสุดของแอคคิวมูเลเตอร์ [A] และข้อมูล Co=1 จะถูกนำไปเก็บไว้ที่ CARRY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY ทำให้ได้ Ci = 1

8. กดปุ่ม [ADD] ให้ข้อมูลในบิทถัดไปถูกบวกกัน เหมือนกับในข้อ 6 จะได้ s=0

9. กดปุ่ม [I] หนึ่งครั้งเลื่อนข้อมูลใน [A] และ [B] เหมือนกับในข้อ 7 ข้อมูล s = 0 จะเก็บไว้ในบิทสูงสุดของ [A] และ Co=1 จะเก็บไว้ในช CARRY MEMORY ทำให้ Ci = 1

10. กดปุ่ม [ADD] ให้ข้อมูลในบิทถัดไปถูกบวกกันเหมือนในข้อ 6 ได้ s = 1 Co = 1

11. กดปุ่ม [I] 1 ครั้ง เพื่อเลื่อนข้อมูลใน [A] และ [B] เหมือนกับในข้อ 7 s=1 จะเก็บไว้ในบิทสูงสุดของ [A], Co = 1 จะเก็บไว้ใน CARRY MEMORY ทำให้ Ci = 1

12. กดปุ่ม [ADD] ให้ข้อมูลในบิทถัดไปถูกบวกกันเหมือนกันในข้อ 6 ทำให้ S = 1 , Co = 0

13. กดปุ่ม [I] 1 ครั้ง ให้ข้อมูลใน [A] และ [B] เลื่อนไป 1 บิทข้อมูล S = 1 จะถูกเก็บไว้ในบิทสูงสุดใน [A] และ Co=0 จะเก็บไว้ใน CARRY MEMORY ทำให้ Ci = 0

14. กดปุ่ม [ADD] ให้ข้อมูลในบิทถัดไปถูกบวกกัน เหมือนกันในข้อ 6 ทำให้ S = 0 , Co = 0

15. กดปุ่ม [I] 1 ครั้ง เพื่อเลื่อนข้อมูลเหมือนกับในข้อ 7 ข้อมูล S = 0 จะเก็บไว้ใน [A] และ Co = 0 เก็บไว้ใน CARRY MEMORY ทำให้ Ci = 0 ตัวอย่างนี้เป็นการบวกข้อมูล 5 บิท ผลบวกหรือผลลัพธ์ที่ได้จะเก็บไว้ใน [A]

16. การดูข้อมูลบไนารี่ในรีจีสเตอร์ [A] ในระบบเลขฐานสิบ ให้ตั้งสวิทช์ให้ ON/OFFด้านซ้ายมือไปตำแหน่ง "ON" ตัวเลขผลลัพธ์ "12" จะแสดงขึ้น

หมายเหตุ

การบวณเลขตามใบงานที่ 1 เป็นการบวกเลขโดยใช้แอคิวมูลเสเตอร์ถ้าต้องการบวกเลขโดยใช้รีจีสเตอร์ A เก็บตัวเลขที่จะบวกและรีจีสเตอร์ M เก็บผลลัพธ์จะทำได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ก) ต่อสายประกอบวงจรที่ขั้วต่อ หมายเลข 1-2, 3-4, 6-16, 7-17, 10-11, 18-19 และ 23-25 ตามลำดับ

(ข) ตั้งสวิทช์เลื่อนทิศทางการเลื่อนข้อมูลของรีจีสเตอร์ [A] ไปที่

(ค) ตั้งสวิทช์เลือกทิศทางการเลื่อนข้อมูลของรีจีสเตอร์ [M] ไปที่

(ง) ตั้งสวิทช์ ON/OFF ของรีจีสเตอร์ [B'] ไปที่ OFF

(จ) ตั้งสวิทช์ ON/OFF ของรีจีสเตอร์ [M] ไปที่ ON

(ฉ) ตั้งสวิทช์แสดงผลลัพธ์เป็นเลขฐานสิบไว้ที่ OFF ทั้งทางด้านซ้ายและขวามือ

(ช) ตั้งสวิทช์เลือก [A] + [M]/ [M] ไปทางด้าน M

(ซ) ทดลองตามลำดับขั้นการทดลองในงานที่ 1 ตั้งแต่ข้อ 1 ถึง ข้อ 15 ข้อมูลที่เป็นผลลัพธ์จะถูกเก็บไว้ในรีจีสเตอร์ [M]

(ฌ) ข้อมูลผลลัพธ์ในรีจีสเตอร์ จะเป็นเลขไบนารี่ ถ้าต้องการจะดูผลลัพธ์เป็นฐานสิบ ก็สามารถดูได้โดยการตั้งสวิทช์ ON/OFF ทางด้านขวามือ ที่แสดงตัวเลขฐานสิบไปที่ตำแหน่ง "ON"

4.2 การทดลองวงจรลบ

4.2.1 ลำดับขั้นการเตรียมการ

ต่อประกอบวงจรและตั้งสวิทช์ต่าง ๆ ดังนี้

1. ตั้งสวิทช์จ่ายไปไว้ที่ OFF
2. ต่อสายประกอบวงจรที่ตำแหน่งต่าง ๆ ดังนี้ 1-2, 4-18, 7-17, 10-11, 15-16 และ 21-22 ตามลำดับ
3. ตั้งสวิทช์เลือกทิศทางการเลื่อนข้อมูลในแอคคิวมูเลเตอร์ [A] ไว้ที่
4. ตั้งสวิทช์ที่แสดงข้อมูลในรีจีสเตอร์ [B'] ไว้ที่ ON
5. ตั้งสวิทช์ที่แสดงข้อมูลในรีจีสเตอร์ [M] ไว้ที่ OFF
6. ตั้งสวิทช์ที่แสดงข้อมูลผลลัพธ์เป็นเลขฐานสิบไว้ที่ OFF
7. ตั้งสวิทช์เลือก [A'] / [A] ไปที่ตำแหน่ง [A] เสียก่อนในขณะนี้ เนื่องจากเราสามารถเลือกตั้งสวิทช์ได้ทั้งที่ [A'] หรือ [A] ขึ้นอยู่กับผลลัพธ์ของการคำนวณเข้าผลลัพธ์เป็นบวกให้ตั้งไว้ทางด้าน [A] เข้าผลลัพธ์เป็นเลขลบให้ตั้งไว้ทางด้าน [A]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. ต่อสวิทช์ให้ไฟเข้าเครื่อง [ON] แล้วทดลองตามลำดับขั้นต่าง ๆ ดังต่อไปนี้

4.2.2 ลำดับขั้นการทดลอง ตัวอย่างเช่น ต้องการคำนวณ 1-9 = -8

1. กดปุ่ม [CL] เพื่อให้ข้อมูลในรีจีสเตอร์ ทุกตัวเป็น "0"
2. กดปุ่มเลือกป้อนข้อมูลลงในรีจีสเตอร์ (A) (A-PRESET)
3. กดตัวเลข [1] ตัวเลขรหัสไบนารี่ของเลข "1" จะปรากฏในแอคคิวมูเลเตอร์ [A]
4. กดปุ่มเลือกป้อนข้อมูลในรีจีสเตอร์ (B) (B-PRESET)
5. กดตัวเลข [9] ตัวเลขรหัสไบนารี่ของเลข "9" จะปรากฏในรีจีสเตอร์ [B] และคอมพลิเม้นท์ของ "9" ซึ่งเป็นเลขลบของข้อมูลในรีจีสเตอร์ [B] จะปรากฏในรีจีสเตอร์ [B']
6. กดปุ่ม [ADD] เพื่อบวกข้อมูลในบิทต่ำสุดของรีจีสเตอร์ [A] และ [B'] เข้าด้วยกันจะได้ S = 0, Co = 1
7. กดปุ่ม [I] หนึ่งครั้ง ข้อมูลในรีจีสเตอร์[A] และ [B'] จะถูกเลื่อนไปทางขวามือหนึ่งบิทและข้อมูลที่เป็นผลลัพธ์จากการบวกในบิทแรกคือ S = 0 จะถูกเลื่อนมาเก็บไว้ที่บิทสูงสุดของแอคคิวมูเลเตอร์ [A] ส่วนข้อมูล Co = 1 จะเก็บไว้ในหน่วยความจำที่เก็บตัวทด ทำให้ Ci = 1
8. กดปุ่ม [ADD] เพื่อให้ข้อมูลใน [A], [B'] และ Ci บวกกันจะได้ S = 0, Co = 1
9. กดปุ่ม [I] หนึ่งครั้งเช่นเดียวกันกับข้อ 7 ข้อมูล S=0 จะเก็บไว้ในบิทสูงสุดของแอคคิวมูเลเตอร์ [A] ข้อมูล Co=1 เก็บไว้ในที่เก็บตัวทดทำให้ Ci = 1
10. กดปุ่ม [ADD] เช่นเดียวกันกับข้อ 6 จะได้ S = 0, Co = 1
11. กดปุ่ม [I] หนึ่งครั้งดังอธิบายในข้อ 7 ข้อมูล S=0 จะเก็บไว้ในบิทสูงสุดของแอคคิวมูเลเตอร์ [A] และ Co = 1 จะเก็บไว้ในหน่วยความจำที่เก็บตัวทดทำให้ Ci = 1
12. กดปุ่ม [ADD] ดังอธิบายในข้อ 6 ทำให้ S = 1, Co = 0
13. กดปุ่ม [I] หนึ่งครั้งดังอธิบายในข้อ 7 ข้อมูล S=0 จะเก็บไว้ในบิทสูงสุดของแอคคิวมูเลเตอร์ [A] และ Co = 0 แก็บไว้ในที่เก็บตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นจะได้รับอนุญาตจากจุฬาลงกรณ์มหาวิทยาลัยก่อน

ทดทำให้ Ci = 0

14. กดปุ่ม [ADD] ดังอธิบายในข้อ 6 ทำให้ S = 1, Co = 0

15. กดปุ่ม [I] หนึ่งครั้งดังอธิบายในข้อ 7 จะได้ S = 1 เก็บไว้ในบิทสูงสุดของแอคคิวมูเลเตอร์ [A] และ Co = 0 เก็บไว้ในที่เก็บตัวทด ทำให้ Ci = 0

การทดลองตั้งแต่ข้อ (1)ถึง(15) จะเป็นการลบเลขโดยวิธีบวกเลขคอมพลิเมนต์ครบ 5 บิท ผลต่างหรือผลลัพธ์ที่ได้จะเก็บไว้ในแอคคิวมูเลเตอร์ [A] จะเห็นว่าข้อมูลในบิทสูงสุด ซึ่งเป็นเครื่องหมาย (Sign Bit) เป็นเลข "1" ซึ่งแสดงว่าผลลัพธ์เป็นเลขลบ

16. ตั้งปุ่มสวิทช์เลือก [A'] /[A] ไปทางด้าน [A'] เมื่อผลลัพธ์ในแอคคิวมูเลเตอร์ [A] เป็นเลขลบ (ดูจากบิทเครื่องหมายซึ่งเป็นบิทสูงสุดเป็น "1")

17. ถ้าต้องการผลลัพธ์ในแอคคิวมูเลเตอร์เป็นเลขฐานสิบให้ตั้งสวิทช์ตัวแสดงผลเป็นเลขฐานสิบซ้ายมือไปที่ตำแหน่ง "ON" จะเห็นผลลัพธ์แสดงคือ "-8"

หมายเหตุ

(ก) จะต้องจำไว้เสมอว่าช่วงตัวเลขที่เป็นเลขลบที่ได้ตั้งแต่ "-1" ถึง "-15" เท่านั้น การตั้งตัวเลขมากำนวณจะต้องไม่ให้เกินจำนวนที่กำหนด

(ข) ในการคำนวณให้รีเซ็ท CP1 โดยการกดปุ่ม [I] จนกว่าตัวเลขของ CP1 เป็น "0" หรืออาจกดปุ่ม [II III] ก็ได้ข้อมูลในรีจีสเตอร์ทุกตัวจะถูกรีเซ็ทเมื่อกดปุ่ม CL

(ค) การทดลองในลำดับขั้นที่ (4) เป็นต้นไปจะต้องทำหลังจากที่รีเซ็ท CP1 เรียบร้อยแล้ว

(ง) วิธีการลบเลขไบนารี่ในใบงานที่ 2 นี้เป็นวิธีการลบเลขโดยใช้แอคคิวมูเลเตอร์ดังแสดงในรูปที่ สำหรับวิธีการแสดงในรูปที่ (วงจรลบเลขไบนารี่เป็นต้น) ไม่สามารถทดลองได้เนื่องจากรีจีสเตอร์ [M] ซึ่งจะใช้เก็บผลลัพธ์ไม่มีตัวแปลงรหัสเป็นคอมพลิเมนต์ จึงไม่สามารถแสดงผลลัพธ์ที่เป็นเลขลบได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดสอบวงจรคูณ

4.3.1 ลำดับขั้นการเตรียมการ

1. ตั้งสวิทช์จ่ายไฟเข้าเครื่องไว้ที่ตำแหน่ง OFF
2. ต่อสายประกอบวงจรที่ขั้วต่อต่าง ๆ ตามลำดับดังนี้ 2-5, 4-18, 6-16, 7-17, 9-26, 10-23 และ 19-28
3. ตั้งสวิทช์เลือกทิศทางการเลื่อนข้อมูลในแอคคิวมูเลเตอร์ (A) ไปที่ ⟶
4. ตั้งทิศทางการเลื่อนข้อมูลในรีจีสเตอร์ (M) ไปทาง ⟶
5. ตั้งสวิทช์ ON/OFF ของรีจีสเตอร์ (B') ไปที่ OFF
6. ตั้งสวิทช์ ON/OFF ของที่แสดงข้อมูลในรีจีสเตอร์ (M) ไว้ที่ ON
7. ตั้งสวิทช์ ON/OFF ของที่แสดงตัวเลขผลลัพธ์เป็นเลขฐานสิบไว้ที่ OFF
8. ตั้งสวิทช์เลือก [A] + [M]/[M] ไปทางด้าน [A] + [M]
9. ต่อสวิทช์ไฟเข้าเครื่อง (ON)

4.3.2 ลำดับขั้นการทดลอง

ตัวอย่างเช่น ต้องการคูณเลข (9 x 8 = 72)

1. กดปุ่ม [CL] เพื่อให้ข้อมูลในรีจีสเตอร์ทุกตัวเป็นศูนย์
2. กดปุ่มเลือกใส่ข้อมูลในรีจีสเตอร์ (B) (B-PRESET)
3. กดเลข [9] ที่แป้นกดตัวเลข รหัสไบนารี่ซึ่งแทนเลข (9) จะปรากฏในรีจีสเตอร์ (B)
4. กดปุ่มเลือกใส่ข้อมูลในรีจีสเตอร์ (M) (M-PRESET)
5. กดเลข [8] ที่แป้นกดตัวเลขรหัสไบนารี่ซึ่งแทนเลข (8) จะปรากฏในรีจีสเตอร์ (M)

(ในขณะนี้ข้อมูลที่เป็นเลขตัวตั้งจะอยู่ในรีจีสเตอร์ B ข้อมูลที่เป็นเลขตัวคูณจะอยู่ในรีจีสเตอร์ (M) ส่วนข้อมูลในแอคคิวมูเลเตอร์จะเป็นศูนย์)

6. ในขณะนี้บิทต่ำสุดของรีจีสเตอร์ (M) ซึ่งเป็นตัวคูณเป็นเลข "0" ให้กดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลในรีจีสเตอร์ M และรีจีสเตอร์ A ไปทางขวามือหนึ่งหนึ่งบิท
7. บิทต่อมาในรีจีสเตอร์ (M) ก็ยังมีบิทต่ำสุดเป็นเลข"0" อีกให้กดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลในรีจีสเตอร์ (M) และรีจีสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไปทางขวามือหนึ่งบิทเช่นเดียวกันกับข้อ (6)

8. บิทต่ำสุดของรีจีสเตอร์ (M) ก็ยังเป็นเลข "0" อีกก็ให้กดปุ่ม [II III] หนึ่งครั้งเช่นเดียวกันกับข้อ (6)

9. ในขณะนี้บิทต่ำสุดของข้อมูลในรีจีสเตอร์ (M) เป็นเลข "1" จะต้องทำการบวกข้อมูลในแอคคิวมูเลเตอร์ (A) และข้อมูลในรีจีสเตอร์ (B) ซึ่งเป็นตัวตั้ง การบวกก็ให้กระทำเช่นเดียวกับการบวกเลขไบนารี่ที่ผ่านมาแล้วในใบงานที่ 1 กล่าวคือ กดปุ่ม [ADD] แล้วกดปุ่ม [I] สลับกันไปจนครบ 5 รอบ เพื่อบวกข้อมูลแบบอันดับจำนวน 5 บิท ในแอคคิวมูเลเตอร์ (A) และข้อมูลในรีจีสเตอร์ (B) และรีจีสเตอร์ โดยมีผลบวกที่ได้เก็บไว้ในแอคคิวมูเลเตอร์ (A)

10. เมื่อเสร็จสิ้นการบวกแล้วให้กดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลในแอคคิวมูเลเตอร์ (A) และรีจีสเตอร์ (M) ไปทางขวามือหนึ่งบิท (ในตอนแรกตัวแสดงสัญญาณพัลส์ควบคุม CP1 จะเป็นเลข 5 และจะถูกรีเซ็ทกลับเป็น "0" เมื่อกดปุ่ม [II III])

11. บิทต่อมาซึ่งเป็นบิทสุดท้ายของเลขตัวตั้งในรีจีสเตอร์ (M) หรือบิทต่ำสุดที่อยู่ในรีจีสเตอร์ (M) ขณะนี้เป็นเลข "0" ให้กดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลในแอคคิวมูเลเตอร์ (A) และรีจีสเตอร์(M) ไปทางขวามือหนึ่งบิท

ทั้งหมดนี้เป็นลำดับการคูณเลขไบนารี่ครบ 5 บิท ผลลัพธ์ที่ได้จากการคูณ จะเก็บไว้ในแอคคิวมูเลเตอร์ (A) และรีจีสเตอร์ (M) เรียงลำดับจากบิทที่มีค่าสูงสุดไปยังบิทที่มีค่าต่ำสุด

(A)						(M)			
2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
0	0	0	1	0	0	1	0	0	0
			(2^6)			(2^3)			

นั่นคือ $9 \times 8 = 2^6 + 2^3 = 64 + 8 = 72$

12. ถ้าต้องการดูผลลัพธ์เป็นเลขฐานสิบ หรือเลขที่แสดงผลเป็นเลขฐานสิบทางขวามือไปจำนวนหนึ่ง "ON" จะเห็นผลลัพธ์ คือ 72

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การทดลองวงจรหาร

4.4.1 ลำดับขั้นการเตรียมการ

1. ตั้งสวิทช์ไฟเข้าไว้ที่ตำแหน่ง "OFF"
2. ต่อสายประกอบที่ช้ั้วต่าง ๆ ตามลำดับ ดังนี้ 2-5,4-18,6-12, 7-17,8-20,9-26, 13-16, 14-15,21-24 และ 23-27
3. ตั้งสวิทช์เลือกทิศทางการเลื่อนข้อมูลในแอคคิวมูเลเตอร์ [A] ไปทาง→
4. ตั้งสวิทช์เลือกทิศทางการเลื่อนข้อมูลในรีจีสเตอร์ [M] ไปทาง←
5. ตั้งสวิทช์แสดงข้อมูลในรีจีสเตอร์ (B) ไว้ที่ตำแหน่ง ON
6. ตั้งสวิทช์แสดงข้อมูลในรีจีสเตอร์ (M) ไว้ที่ตำแหน่ง ON
7. ตั้งสวิทช์ 1/0 ของรีจีสเตอร์ (M) ไว้ที่ตำแหน่ง "0"
8. ตั้งสวิทช์แสดงตัวเลขระบบฐานสิบไว้ที่ตำแหน่ง OFF
9. ตั้งสวิทช์เลือก [A+M]/[M] ไปทางด้าน [M]
10. ตั้งสวิทช์เลือก [A] /[A] ไปทางด้าน [A]
11. ตั้งสวิทช์เลือก (B)/(B') ไปทางด้าน (B')
12. จ่ายไฟฟ้าเข้าเครื่องโดยต่อสวิทช์ให้ไฟเข้า (ON)

4.4.2 ลำดับขั้นการทดลอง

ตัวอย่างเช่น การหารตัวเลข 9-2 = 4 เศษ 1

1. กดปุ่ม [CL] เพื่อให้ข้อมูลในรีจีสเตอร์ทุกตัวเป็นศูนย์
2. กดปุ่มเลือกป้อนข้อมูลในรีจีสเตอร์ (M) (M-PRESET)
3. กดปุ่มตัวเลข [9] ที่แป้นตัวเลข รหัสไบนารี่ซึ่งแทนตัวเลข "9" จะปรากฏในรีจีสเตอร์ [M] ซึ่งเป็นตัวตั้ง
4. กดปุ่มเลือกป้อนข้อมูลลงในรีจีสเตอร์ (B) (B-PRESET)
5. กดปุ่มตัวเลข [2] ซึ่งเป็นตัวหารรหัสไบนารี่ซึ่งแทนเลข "2" จะปรากฏในรีจีสเตอร์ [B]

(ในขณะนี้ข้อมูลในรีจีสเตอร์ [M] จะเป็นเลขตัวตั้ง ข้อมูลในรีจีสเตอร์ [B] จะเป็นตัวหาร คอมพลิเมนต์ของเลขตัวหารจะปรากฏในรีจีสเตอร์ [B'] ข้อมูลในแอคคิวมูเลเตอร์จะเป็น "0")

6. เริ่มคำนวณโดยบวกตัวเลขในแอคคิวมูเลเตอร์ (A) กับเลข คอมพลิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมันต์ของเลขตัวหารในรีจีสเตอร์ (B') โดยการกดปุ่ม [ADD] ก่อนแล้วกดปุ่ม [I] สลับกันไป 5 รอบ (เช่นเดียวกบการลบเลข)

7. ผลต่างที่ได้จากข้อ 6 จะอยู่ในแอคคิวมูเลเตอร์ (A) ซึ่งบิทสูงสุดเป็นเลข "1" แสดงว่าหารกันไม่ได้ (ผลต่างเป็นเลขลบ) ให้เลื่อนสวิทช์เลือก [B/B'] ไปทางด้าน [B] และกดปุ่ม [I] หนึ่งครั้งที่แสดงผล CP 1 ซึ่งเป็นเลข 5 อยู่เดิมก็จะถูกรีเซ็ทกลับเป็นศูนย์ ผลการหารจะเป็น "0"

8. ในขณะนี้ข้อมูลในแอคคิวมูเลเตอร์จะเป็นเลขจำนวนลบจึงต้องบวกข้อมูลในแอคคิวมูเลเตอร์กับตัหารในรีจีสเตอร์ (B) เพื่อให้ได้ตัวตั้งตัวเดิมออกมา ทำได้โดยการกดปุ่ม [ADD] หนึ่งครั้งและกดปุ่ม [I] หนึ่งครั้งสลับกันไป 5 รอบ ข้อมูลในแอคคิวมูเลเตอร์จะกลับเหมือนเดิม

9. ทำการหารในบิทต่อไปโดยการเลื่อนสวิทช์เลือกทิศทางการเลื่อนข้อมูลของแอคคิวมูเลเตอร์ (A) ไป ◄— และสวิทช์ใส่ผลลัพธ์ของการหาร 1/0 ของรีจีสเตอร์ (M) อยู่ที่ตำแหน่ง "0" (เดิมตั้งไว้ที่"0" อยู่แล้ว) กดปุ่ม [II III] หนึ่งครั้งข้อมูลในแอคคิวมูเลเตอร์ A และรีจีสเตอร์ M จะเลื่อนไปทางซ้ายมือ (ข้อมูลที่เป็นผลลัพธ์ของการหารครั้งแรก = "0" จะถูกเลื่อนเข้ามาอยู่ที่บิทต่ำสุดของรีจีสเตอร์ (M)

10. ตั้งปุ่มสวิทช์เลือก B/B' มาทางด้าน B' และสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ (A) ไป —► ทำการบวกข้อมูลในแอคคิวมูเลเตอร์ (A) กับเลขคอมปลิเมนต์ในรีจีสเตอร์ B' โดยการกดปุ่ม [ADD] หนึ่งครั้งและ [I] หนึ่งครั้งสลับกันไป 5 รอบ เช่นเดียวกันกับข้อ 6

11. บิทสูงสุด ในแอคคิวมูเลเตอร์ (A) จะเป็น "1" แสดงว่าผลการหารเป็น "0" ให้ตั้งปุ่มเลือก B/B' ไปที่ B และกดปุ่ม [I] หนึ่งครั้งเพื่อรีเซ็ทให้ CP1 กลับไปเป็นศูนย์

12. บวกข้อมูลในแอคคิวมูเลเตอร์ (A) กับรีจีสเตอร์ (B) โดยการกด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปุ่ม [ADD], หนึ่งครั้งและ [I] หนึ่งครั้งสลับกันไป 5 รอบ เช่นเดียวกันกับข้อ 8

13. ตั้งสวิทช์เลือกทิศทางเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ (A) ไป ◀— ผลการหารเป็น "0" ดังนั้นสวิทช์ป้อนข้อมูลให้กับรีจีสเตอร์ (M) จะอยู่ที่ตำแหน่ง "0" ให้กดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลในบิทถัดไปของเลขตัวตั้งมาไว้ในแอคคิวมูเลเตอร์ (A) และผลการหารครั้งที่ 2 จะอยู่ในบิทต่ำสุดของรีจีสเตอร์ (M) ด้วย

14. ตั้งสวิทช์เลือก B/B' ไปทางด้าน B' และสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ A ไป —▶ ทำการบวกข้อมูลในแอคคิวมูเลเตอร์ (A) กับเลขคอมพลิเมนต์ ตัวตั้งในรีจีสเตอร์ B' โดยการกดปุ่ม [ADD] หนึ่งครั้งและกดปุ่ม [I] หนึ่งครั้งสลับกันไป 5 รอบ เช่นเดียวกับในข้อ 6

15. ดูบิทสูงสุดของแอคคิวมูเลเตอร์ (A) เป็น "1" ตั้งสวิทช์เลือก B/B' มาทางด้าน B และกดปุ่ม [I] หนึ่งครั้งเพื่อรีเซ็ท CP1

16. บวกข้อมูลในแอคคิวมูเลเตอร์ (A) กับรีจีสเตอร์ (B) ให้ได้ผลลัพธ์ตัวตั้งเดิมในแอคคิวมูเลเตอร์ (A) โดยการกดปุ่ม [ADD] หนึ่งครั้งและกดปุ่ม [I] หนึ่งครั้งสลับกันไปครบ 5 รอบ เช่นเดียวกันกับในข้อ 8

17. ตั้งสวิทช์เลือกทิศทางการเลื่อนข้อมูลในแอคคิวมูเลเตอร์ (A) ไป เนื่องจากผลการหารเป็นเลข "0" ดังนั้นสวิทช์ป้อนข้อมูลเลขผลลัพธ์ในรีจีสเตอร์ (M) หรือสวิทช์ 1/0 จะต้องตั้งไว้ที่ตำแหน่ง "0" กดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลในแอคคิวมูเลเตอร์ (A) และรีจีสเตอร์ (M) ไปทางซ้ายมือหนึ่งบิท ข้อมูลที่เป็นผลลัพธ์จากการหารคือ "0" จะถูกป้อนเข้าไปอยู่ที่บิทต่ำสุดของรีจีสเตอร์ (M)

18. ตั้งสวิทช์เลือก B/B' ไปทางด้าน B' และสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ A ไป —▶ คำนวณหาผลต่างของข้อมูลในแอคคิวมูเลเตอร์ (A) กับเลขคอมพลิเมนต์ในรีจีสเตอร์ B'

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยการกดปุ่ม [ADD] หนึ่งครั้งและ [I] หนึ่งครั้งสลับกันไป 5 รอบ เช่นเดียวกันกับในข้อ 6

19. ในขณะนี้บิทสูงสุดในแอคคิวมูเลเตอร์เป็น "0" ให้ตั้งสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ (A) ไป←— และสวิทช์ป้อนผลลัพธ์การหาร 1/0 อยู่ที่ตำแหน่ง "1" กดปุ่ม [II III] หนึ่งครั้ง เพื่อให้ข้อมูลในแอคคิวมูเลเตอร์ (A) และรีจีสเตอร์ (M) เลื่อนไปทางซ้ายมือหนึ่งบิท (ข้อมูลที่ได้จากการหาร = "1" จะถูกป้อนเข้าไปอยู่ที่บิทต่ำสุดของรีจีสเตอร์ (M) เนื่องจากข้อมูลในแอคคิวมูเลเตอร์ เป็นเลขยวก ดังนั้นจึงสามารถนำไปใช้ในการหารบิทต่อไปได้เลย ไม่ต้องนำมายวกกับเลขตัวหาร

20. ตั้งสวิทช์ (B)/(B') ไปทางด้าน B' ตั้งสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ (A) ไปทาง—→ คำนวณผลต่างของเลขในแอคคิวมูเลเตอร์ (A) กับเลขคอมปลิเมนต์ในรีจีสเตอร์ B' โดยการกดปุ่ม [ADD] หนึ่งครั้งและปุ่ม [I] หนึ่งครั้งสลับกันไป 5 รอบ เช่นเดียวกันกับในข้อ 6

21. ตัวเลขในบิทสูงสุด ในแอคคิวมูเลเตอร์ (A) เป็น "1" ตั้งสวิทช์เลือก B/B' มาทางด้าน B และ กด [I] หนึ่งครั้งเพื่อรีเซ็ทCP1

22. คำนวณหาผลรวมของเลขในแอคคิวมูเลเตอร์ A กับข้อมูลในรีจีสเตอร์ B โดยการกดปุ่ม [ADD] และปุ่ม [I] สลับกันไป 5 รอบ เช่นเดียวกันกับข้อ 6

23. ตั้งสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ (A) ไปทาง ←— ผลหารที่ได้คือ "0" ดังนั้นจึงตั้งสวิทช์ใส่ในข้อมูลผลหาร 1/0 ไปที่ตำแหน่ง "0" กดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลในแอคคิวมูเลเตอร์ A และรีจีสเตอร์ M ไปทางซ้ายมือหนึ่งบิท ข้อมูลที่เป็นผลลัพธ์ของการหารคือ "0" จะถูกเลื่อนเข้ามาอยู่ที่บิทต่ำสุดของรีจีสเตอร์ (M)

24. ตั้งสวิทช์เลือก B/B' ไปทางด้าน B' และตั้งสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ (A) ไป —→ คำนวณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลต่างระหว่างข้อมูลในแอคคิวมูเลเตอร์ A กับเลขคอมปลิเมนต์ในรีจีสเตอร์ B' โดยการกดปุ่ม [ADD] และ [I] สลับกันไป 5 รอบ เช่นเดียวกันกับข้อ 6

25. ตัวเลขในบิทสูงสุดของแอคคิวมูเลเตอร์ A เป็น "1" ตั้งสวิทช์ B/B' ไปทางด้าน B แล้วกดปุ่ม [I] หนึ่งครั้งเพื่อรีเซ็ท CP1

26. คำนวณหา ผลบวกของข้อมูลในแอคคิวมูเลเตอร์ A กับข้อมูลในรีจีสเตอร์ B โดยการกดปุ่ม [ADD] และ [I] สลับกันไป 5 รอบ เช่นเดียวกันกับข้อ 8

27. เนื่องจากผลหารในบิทสุดท้ายเป็น "0" ตั้งสวิทช์ 1/0 ไปที่ตำแหน่ง "0" แล้วกดปุ่ม [II III] หนึ่งครั้งเพื่อเลื่อนข้อมูลที่เป็นผลหารคือเลข "0" ไปอยู่ที่บิทต่ำสุดของรีจีสเตอร์ M สัญญาณพัลซ์ CP2 จะอยู่ที่เลข 5 และสัญญาณพัลซ์ CP3 จะอยู่ที่เลข 6

ข้อมูลที่เป็นผลหารหรือผลลัพธ์จะอยู่ในรีจีสเตอร์ M คือเลขฐานนสิบเท่ากับ $2^2 = 4$ และเศษที่เหลือจากการหารจะอยู่ในแอคคิวมูเลเตอร์ (A) คือเลขฐานสิบเท่ากับ $2^0 = 1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์ และสรุป

แผงสาธิตเครื่องคำนวณอิเล็กทรอนิกส์นี้ได้ออกแบบโดยใช้ IC TTL ทั้งหมด ดังนั้นปัญหาที่เกิดจาก IC TTL นี้ ที่พอจะสรุปได้คือ ความไวต่อสัญญาณรบกวนสูงพอสมควร นั่นคือ ถ้ามีสัญญาณรบกวนเกิดขึ้นไม่ว่าจะมาจากแหล่งจ่ายไฟเลี้ยงจากสนามไฟฟ้าหรืออื่นใด ก็ตามย่อมทำให้การทำงานของ IC เกิดการผิดพลาดขึ้นได้ง่าย นอกจากนี้แล้วลักษณะการทำงานของ IC ยังทำหน้าที่เป็นสวิทช์ ซึ่งก็ย่อมก่อให้เกิดสัญญาณรบกวนเกิดขึ้นจากตัวมันเอง และอาจจะส่งผลไปรบกวนวงจรภาคอื่น ๆ ที่ประกอบกันอยู่อีกก็ได้ เพื่อเป็นการแก้ไขปัญหาเกี่ยวกับสัญญาณรบกวนเกิดขึ้นจากตัวมันเองและอาจจะส่งผลไปรบกวนวงจรภาคอื่น ๆ ที่ประกอบกันอีกก็ได้ เพื่อเป็นการแก้ไขปัญหาเกี่ยวกับสัญญาณรบกวนนี้จึงได้แก้ปัญหาเกี่ยวกับสัญญาณรบกวนนี้โดยกรองสัญญาณรบกวนคือ ต่อเก็บประจุชนิดเซรามิคขนาด 0.01-0.1 UF โดยตัดขาให้สั้นที่สุดต่อคร่อมระหว่างเอาท์พุทกับกราวด์ของ IC ทุก ๆ IC สี่ตัวที่ทำงานประกอบในลักษณะอนุกรม ถ้าหาก IC ที่ที่ต่อเชื่อมกับ IC ตัวอื่นเป็นทางเดินปริ้นยาวเกินกว่า 3 นิ้ว ให้ต่อตัวเก็บประจุคร่อมทางเดินนั้น และในแผ่นวงจรพิมพ์ที่มี IC ประกอบอยู่ทุกแผ่น ถ้าหากมีช้วจ่ายไฟเลี้ยงป้อนเข้ามายังแผ่นวงจรพิมพ์ก็จะต่อตัวเก็บประจุขนาด 10 UF 16V คร่อมช้วแหล่งจ่ายไฟเลี้ยงทุกแผ่นวงจรพิมพ์

กระแสจากแหล่งจ่ายไฟเลี้ยงที่จ่ายให้ IC นั้นจะขึ้นอยู่กับแรงดันไฟเลี้ยงด้วย นอกจากนี้ในขณะที่เอาท์พุทแสดงลอจิก "0" หรือ "1" ย่อมต้องดึงกระแสจากตัวจ่ายไฟเลี้ยงแตกต่างกัน ดังนั้นในวงจรส่วนของภาคแหล่งจ่ายไฟจึงต้องออกแบบให้ใช้หม้อแปลงที่มีขนาดสามารถจ่ายกระแสได้เพียงพอ และได้ใช้ทรานซิสเตอร์ 2N2955 เป็นตัวเพิ่มกระแสให้กับวงจร เพื่อป้องกันการทำงานที่ผิดพลาดของวงจรได้ และปัญหาที่เกิดการกด KEY SWITCH นั้นได้แก้ปัญหาโดยใช้ตัวเก็บประจุค่า 0.01 UF ต่อคร่อม SWITCH ทุกตัว เพื่อป้องกันการผิดพลาดของการกด KEY WWITCH

ข้อควรระวังในการทดลองแผงสาธิตเครื่องคำนวณดิเล็กทรอนิกส์ พอสรุปได้ดังนี้ ดังนี้

1. กดปุ่มแต่ละปุ่มช้า ๆ ทีละปุ่ม การกดปุ่มตัวเลข 2 ปุ่มหรือมาก ๆ กันหรือกดปุ่มไม่ดี อาจทำให้การคำนวณผิดพลาดได้

2. ในครั้งแรกของการทดลองให้รีเซ็ท CP1 เสียก่อนโดยการกดปุ่ม [I]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

จนกว่าข้อมูล CP1 จะแสดงตัวเลข "0" หรืออาจใช้ปุ่ม [II - III] ก็ได้และเราสามารถรีเซ็ทข้อมูลทั้งหมดได้โดยใช้ปุ่ม [CL]

3. ในการทดลองวงจรลบช่วงตัวเลขที่ได้ตั้งแต่ "-1"ถึง"-15" เท่านั้น การตั้งตัวเลขมาคำนวณจะต้องไม่ให้เกินจำนวนที่กำหนดเท่านั้น

4. วิธีการลบจากการทดลองการลบเลขนั้นเป็นวิธีการลบโดยใช้แอคคิวมูเลเตอร์ ไม่สามารถทดลองได้เนื่องจากรีจีสเตอร์ [M] ซึ่งจะใช้เก็บผลลัพธ์ไม่มีตัวแปลงรหัสเป็นคอมพลีเม้นต์ จึงไม่สามารถแสดงผลลัพธ์ที่เป็นเลขลบได้

5. ในการทดลองการคูณควรระวังการกดปุ่มเลือกสัญญาณพัลซ์ควบคุมการเลื่อนข้อมูลทั้งสองแบบ ซึ่งใช้ในการคูณคือ ปุ่ม [I] และปุ่ม [II - III]

เมื่อกดปุ่ม [II - III] หนึ่งครั้งข้อมูลแอคคิวมูเลเตอร์ (A) และรีจีสเตอร์ (M) ปรากฏที่แสดงผล CP2 และ CP3 สำหรับที่แสดงผลของ CP3 จะไม่เกี่ยวข้องกับการคูณ แต่จะใช้ในการหารเท่านั้น

สำหรับการบวกข้อมูลในรีจีสเตอร์ (B) และแอคคิวมูเลเตอร์ (A) จะใช้พัลซ์ควบคุมที่ปุ่ม [I] ซึ่งจะทำให้ข้อมูลเลื่อนไปทางขวามือหนึ่งบิทในรีจีสเตอร์ทั้งสองตัว จำนวนครั้งของพัลซ์ควบคุมการบวกจะดูได้จาก CP1 ส่วนปุ่ม [ADD] จะใช้บวกข้อมูลแต่ละบิท

6. การทดลองการหารนั้น แต่ละขั้นตอนต้องระมัดระวัง เพราะวิธีการคำนวณจะสลับซับซ้อนกว่าการบวก การลบ หรือการคูณมาก โดยเฉพาะอย่างยิ่งการตั้งสวิทช์เลือกรีจิสเตอร์ B/B' การตั้งสวิทช์เลือกทิศทางการเคลื่อนที่ของข้อมูลในแอคคิวมูเลเตอร์ A และการใช้สัญญาณพัลซ์ควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้ด้วยความช่วยเหลือและให้คำแนะนำของ อาจารย์วิริยะ กองรัตน์ จึงขอขอบคุณเป็นอย่างสูงมา ณ ที่นี้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

หนังสืออ้างอิง

ซีเอ็ดยูเคชั่น จำกัด,บริษัท. คู่มือเทียบเบอร์ ไอ ซี ที ที แอล. กรุงเทพ : นำอักษรการพิมพ์,2529

ประทีป ปัญญ์ดินพรัตน์ ผศ. ทฤษฎีการใช้งานวงจรดิจิตอล ฉบับปรับปรุงใหม่,เล่ม 1,2. กรุงเทพ: ภาควิชาวิศวกรรมคอมพิวเตอร์ สถาบันเทคโนโลยีพระจอมเกล้า ลาดกระบัง,2523

ภาควิชาช่างอิเล็กทรอนิกส์. ตำราเรียนประกอบการฝึกอบรมและสัมมนา วิชาวงจรดิจิตอล 1,2. กรุงเทพ: ศูนย์ฝึกอบรมและพัฒนาอาชีวศึกษา 1 กรมอาชีวศึกษา,2530

ยืน ภู่วรวรรณ. เทคนิคการประยุกต์และใช้งาน ไอ ซี ที ที แอล. กรุงเทพ: บริษัท ซีเอ็ดยูเคชั่น จำกัด,2525

สุชาย ธนวเสถียรและชัยยง วงค์สุวรรณ. หลักการออกแบบวงจรลอจิกภาคแรกวงจรคอมไพเนชั่น. กรุงเทพ: แผนกเทคโนโลยีการศึกษา บริษัท ซีเอ็ดยูเคชั่น จำกัด,2520

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5400/7400 Quadruple 2-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S00	J①	N①		W①	SN54H00	J①			W①	SN54LS00	J①			W①	SN5400	J①			W②	SN54L__	J①	N①		
	SN74S00	J①	N①			SN74H00	J①	N①			SN74LS00	J①	N①			SN7400	J①	N①			SN74L__	J①	N①		
FAIRCHILD	FM54S00/FJ49S00	D①				FM54H00/FJ49H00	D①			F②	FJ54LS00/FJ93LS00	F①			F②	FM54S00/FJ49N00	D①			F②					
	FC74S00/FC9S00	D①	P①			FC74H00/FC9H00	D①	P①			FC74LS00/FC93LS00	F①	P①			FC7400/FC9N00	D①	P①							
MOTOROLA						MC3100	L①			F②						MC5400	L①			F②					
						MC3000	L①	P①		F②	SN74LS00		P①			MC7400	L①	P①		F②					
N.S.C.						DM54H00	J①	N①			DM54LS00					DM5400	J①	N①		W②	DM54L__	J①	N①		
	DM74S00		N①			DM74H00	J①	N①			DM74LS00					DM7400	J①	N①			DM74L__	J①	N①		
PHILIPS	N74S00		①			GJH131/74H00		①			N74LS00		①			FJH131/7400		①							
SIGNETICS	N54S00	F①	A①		W①	S54H00	F①	A①		W②						S5400	F①	A①		W②					
	N74S00	F①	A①			N74H00	F①	A①			N74LS00		A①			N7400	F①	A①							
SIEMENS																FLH101		①							
FUJITSU						MB601	①	M①			74LS00		M①			MB400	①	M①							
HITACHI	HD74S00	①	P①								HD74LS00		P①			HD7400/HD2503	①	P①							
MITSUBISHI	M55000		P①								M74LS00		P①			M53200		P①							
NEC	μPB2500	D①									74LS00		C①			μPB201	D①	C①							
TOSHIBA																TD3400A		P①							

Electrical Characteristics SN54LS00/SN74LS00

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

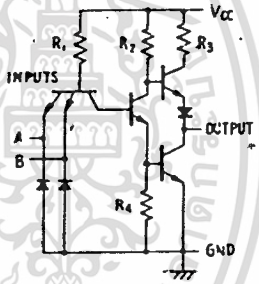
recommended operating conditions

	SN54LS00 MIN	NOM	MAX	SN74LS00 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

	PARAMETER	TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=4mA			0.2	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.7V				20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				−0.4	mA
I_{OS}	Short-circuit output current*	V_{CC}=MAX	54LS Family	−20		−100	mA
			74LS Family	−18		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		4	8	mA
I_{CCL}	Supply current		Total, outputs low		12	22	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ			9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

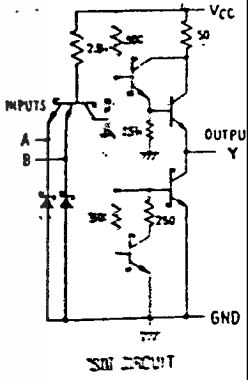
Schematics (each gate)



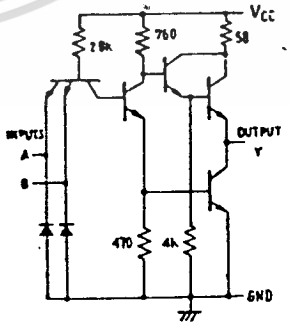
CIRCUIT	R_1	R_2	R_3	R_4
'00	4k	1.6k	130	1k
'L00	40k	20k	500	12k

Input clamp diodes not on SN54L'/SN74L' circuits.

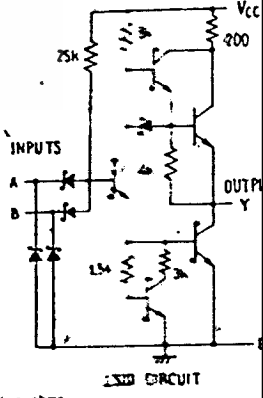
'00, 'L00 CIRCUITS



'S00 CIRCUIT



'H00 CIRCUIT

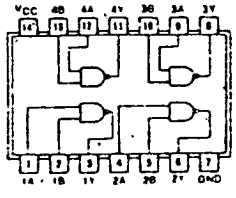


'LS00 CIRCUIT

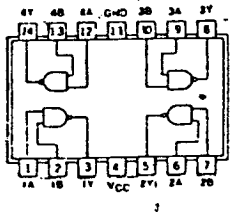
Resistor values shown are nominal and in ohms.

Pin Assignments (Top View)

①



②



positive logic:
$Y = \overline{AB}$

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
* Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S'/SN74S', duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5402/7402 Quadruple 2-Input Positive-NOR Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standerd TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S02	J⑭			W⑭						SN54LS02	J⑭			W⑭	SN5402	J⑭			W⑭	SN54L02	J⑭	N⑭	T⑭	
	SN74S02	J⑭	N⑭								SN74LS02	J⑭	N⑭			SN7402	J⑭	N⑭			SN74L02	J⑭	N⑭	T⑭	
FAIRCHILD	[illegible]	⑭			F⑭						[illegible]	⑭			F⑭	F M5402/F M9N02	D⑭	T⑭		F⑭					
	[illegible]	⑭	P⑭		F⑭						[illegible]	⑭	P⑭		F⑭	F C7402/F C9N02	D⑭	P⑭							
MOTOROLA																MC5402	L⑭			F⑭					
											SN74LS02		P⑭			MC7402	L⑭	P⑭		F⑭					
N.S.C.											DM54LS02					DM5402	J⑭	N⑭		W⑭	DM54L02	J⑭	N⑭		F⑭
											DM74LS02					DM7402	J⑭	N⑭			DM74L02	J⑭	N⑭		F⑭
PHILIPS	N74S02		⑭								N74LS02		⑭			FJH221/7402		⑭							
SIGNETICS																S5402	F⑭	A⑭		W⑭					
	N74S02		A⑭								N74LS02		A⑭			N7402	F⑭	A⑭							
SIEMENS																									
																FLH191		⑭							
FUJITSU																									
											74LS02		M⑭			MB417	⑭	M⑭							
HITACHI	HD74S02		P⑭																						
											HD74LS02		P⑭			HD7402/HD2511	⑭	P⑭							
MITSUBISHI																									
											M74LS02		P⑭			M53202		P⑭							
NEC																									
																μPB732	D⑭	C⑭							
TOSHIBA																									
																TD3402A		P⑭							

Electrical Characteristics SN54LS02/SN74LS02

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

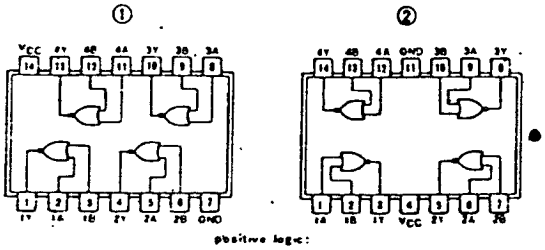
recommended operating conditions

	SN54LS02			SN74LS02			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

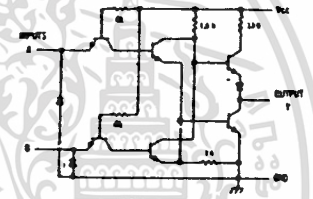
PARAMTER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current, Data inputs	V_{CC}=MAX, V_{IH}=2.7V				20	μA
I_{IL}	Low-level input current, Data inputs	V_{CC}=MAX, V_{IL}=0.4V				0.4	mA
I_{OS}	Short-circuit output current*	V_{CC}=MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		1.6	3.2	mA
I_{CCL}	Supply current		Total, outputs low		2.8	5.4	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		0.55		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ			10	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)

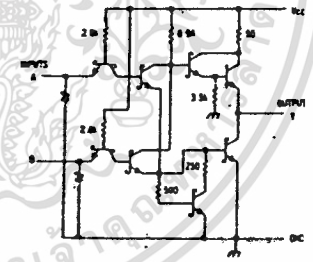


positive logic:
$Y = \overline{A+B}$

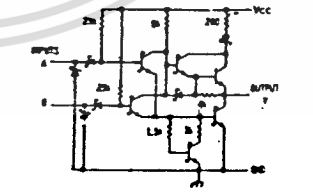
Schematics (each gate)



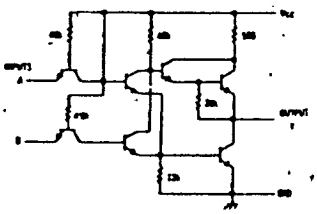
'02 CIRCUIT



'S02 CIRCUIT



'LS02 CIRCUIT



'L02 CIRCUIT

Resistor values shown are nominal and in ohms.

‡ For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
* Not more than one output should be shorted at a time, and for SN54S'/SN74S', duration of output short-circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5404/7404 Hex Inverter

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P		
T.I.	SN54S04	J1			W1	SN54H04	J1			W1	SN54LS04	J1			W1	SN5404	J1			W1	SN54L04	J1	N1		
	SN74S04	J1	N1			SN74H04	J1	N1			SN74LS04	J1	N1			SN7404	J1	N1			SN74L04	J1	N1		
FAIRCHILD	FM54S04/FM95S04	D1				FM54H04/FM95H04	D1			F2	FM54LS04/FM95LS04	D1			F2	FM5404/FM95N04	D1			F2					
	FC74S04/FC95S04	D1	P1			FC74H04/FC95H04	D1	P1			FCJLS04/FCNLS04	D1	P1			FM7404/FC9N04	D1	P2							
MOTOROLA						MC3108	L1			F2						MC5404	L1			F2					
						MC3008	L1	P1		F2	SN74LS04		P1			MC7404	L1	P1							
N.S.C.						DM54H04	J1	N1			DM54LS04					DM5404	J1	N1		W2	DM54L04	J1	N1		
	DM74S04		N1			DM74H04	J1	N1			DM74LS04					DM7404	J1	N1			DM74L04	J1	N1		
PHILIPS	N74S04		1			N74H04		1			N74LS04		1			FJH241/7404		1							
SIGNETICS	S54S04	F1	A1		W1	S54H04	F1	A1		W2						S5404	F1	A1		W2					
	N74S04	F1	A1		W1	N74H04	F1	A1			N74LS04		A1			N7404	F1	A1							
SIEMENS																FLH211		1							
FUJITSU											74LS04		MB1			MB418	1	MB1							
HITACHI	HD74S04	1	P1								HD74LS04		P1			HD7404/HD2522	1	P1							
MITSUBISHI	M55004		P1								M74LS04		P1			M53204		P1							
NEC	74S04		C1								74LS04		C1			μPB235	D1								
TOSHIBA																TD3404A		P1							

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

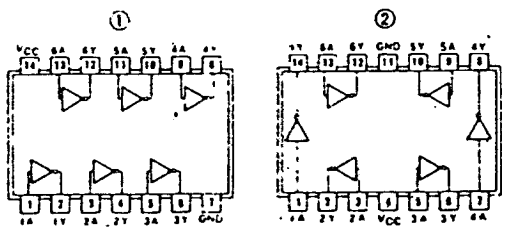
recommended operating conditions

	SN54LS04			SN74LS04			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4*			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

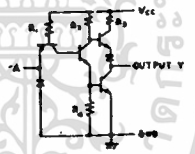
PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX	V_{IL} = V_{IL} max,	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 4mA	V_{IH} = 2V,			0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7V			0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short-circuit output current ◆	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		1.2	2.4	mA
I_{CCL}	Supply current		Total, outputs low		3.6	6.6	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF	T_A = 25°C, R_L = 2kΩ		9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)



positive logic:
$Y = \overline{A}$

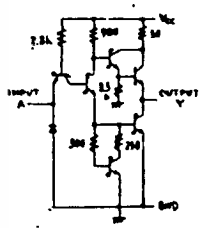
Schematics (each gate)



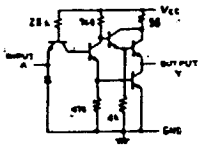
CIRCUIT	R1	R2	R3	R4
'04	4k	1.6k	130	1k
'L04	40k	20k	500	12k

Input clamp diodes not on SN54LS/SN74LS circuits.

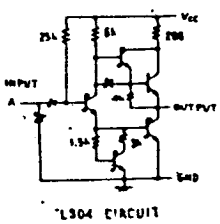
'04, 'L04 CIRCUITS



'S04 CIRCUIT



'H04 CIRCUIT



'LS04 CIRCUIT

Resistor values shown are nominal and in

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
◆ Not more than one output should be shorted at a time, and for SN54H/SN74H and SN54S/SN74S, duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5408/7408 Quadruple 2-Input Positive-AND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TT	
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	P
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C
T.I.	SN54S08	J			W						SN54LS08	J			W	SN5408	J			W		
	SN74S08	J	N								SN74LS08	J	N			SN7408	J	N				
FAIRCHILD	9N54S08 / 9N74S08	DJ			FJ	F M54H08 / F M74H08	DJ			FJ	9N54LS08 / 9N74LS08	DJ			FJ	F M5408 / F M7408	D			F		
	FC74S08 / FC9S08	DJ	PJ		FJ	F C74H08 / F C9H08	DJ	PJ			FC74LS08 / FC9LS08	DJ	PJ		FJ	F C7408 / F C9N08	DJ	PJ				
MOTOROLA						MC3101	LJ			FJ												
						MC3001	LJ	PJ		FJ	SN74LS08		P			MC7408		P				
N.S.C.						DM54H08	J/J	N/J			DM54LS08		P			DM5408	J/J	N/J		W	DM54L08	
						DM74H08	J/J	N/J			DM74LS08		P			DM7408	J/J	N/J			DM74L08	
PHILIPS	N74S08					N74H08		J			N74LS08					N7408						
SIGNETICS						S54H08	FJ	AJ		W						S5408	FJ	AJ		W		
	N74S08		A			N74H08	FJ	AJ			N74LS08		A			N7408	FJ	AJ				
SIEMENS																FLH381		J				
FUJITSU											74LS08		M									
HITACHI											HD74LS08		P			HD7408 / HD2550	G	PJ				
MITSUBISHI											M74LS08		P			M53208		P				
NEC											74LS08		C			μPB234	D					
TOSHIBA																TD3408		P				

Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

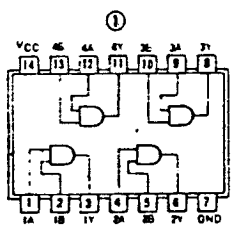
recommended operating conditions

	SN54LS08			SN74LS08			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

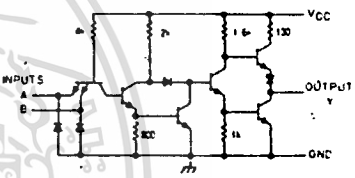
PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OH} = MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OL} = 4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short circuit output current *	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		2.4	4.8	mA
I_{CCL}	Supply current		Total, outputs low		4.4	8.8	mA
I_{CC}	Supply current	V_{CC} = 5V,	Average per gate (50% duty cycle)		0.45		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF,	T_A = 25°C, R_L = 2kΩ		8	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	20	ns

Pin Assignment (Top View)

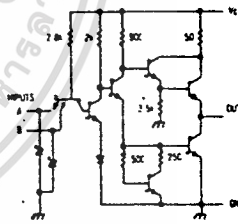


positive logic:
$Y = AB$

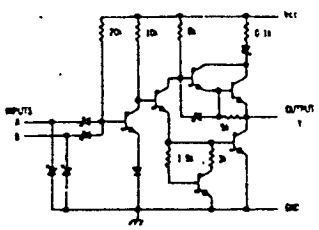
Schematics (each gate)



'08 CIRCUIT



'S08 CIRCUIT



'LS08 CIRCUIT

Resistor values shown are nominal and i

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time, and for SN54S'/SN74S', duration of output short circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5410/7410 Triple 3-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TT				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Pac			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P		
T.I	SN54S10	J①			W①	SN54H10	J①			W②	SN54LS10	J①			W①	SN5410	J①			W②	SN54L10	J①	N①		
	SN74S10	J①	N①			SN74H10	J①	N①			SN74LS10	J①	N①			SN7410	J①	N①			SN74L10	J①	N①		
FAIRCHILD	[illegible]	R①			F①	FJ SN74H10/FJ SN74H10	D①			F②	[illegible]	R①			F①	FJ54S10/FJ74S10	D①			F②					
	[illegible]	R①	P①			FC74H10/FC54H10	D①	P①			[illegible]	R①	P①			FC74S10/FC54S10	D①			F②					
MOTOROLA						MC3105	L①			F①						MC5410	L①			F②					
						MC3065	L①	P①		F①	SN74LS10		P①			MC7410	L①	P①		F②					
N.S.C.	DM54S10		①			DM54H10	J①	N①			DM54LS10					DM5410	J①	N①		F②					
	DM74S10		N①			DM74H10	J①	N①			DM74LS10					DM7410	J①	N①		F②					
PHILIPS																									
	N74S10		①																						
SIGNETICS	S54S10					SJH121/74H10		①			N74LS10		①			FJH121/7410		①							
	N74S10					S54H10	F①	A①		W①						S5410	F①	A①		W②					
						N74H10	F①	A①			N74LS10		A①			N7410	F①	A①							
SIEMENS																									
																FLH111		①							
FUJITSU																									
						MB602	①	A①			74LS10		A①			MB401	①	N①							
HITACHI	HD74S10	①	P①																						
											HD74LS10		P①			HD7410/HD2507	①	P①							
MITSUBISHI	M5S010		P①																						
											M74LS10		P①			M53710		P①							
NEC	μPB2S10	D①																							
											74LS10		C①			μPB202	D①	C①							
TOSHIBA																									
																TD3410A		P①							

Electrical Characteristics SN54LS10/SN74LS10

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

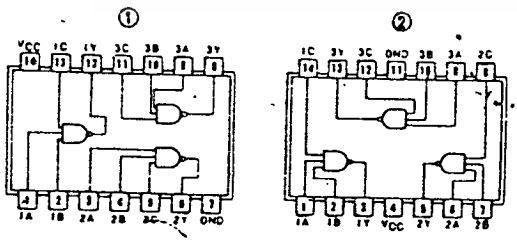
recommended operating conditions

	SN54LS10			SN74LS10			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electristics over recommended operating over free-air temperature range

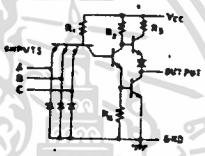
PARAMETER		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=4mA				0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_{IH}=2.7V				20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_{IL}=0.4V				−0.4	mA
I_{OS}	Short-circuit output current *	V_{CC}=MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		0.5	1.2	mA
I_{CCL}	Supply current		Total, outputs low		1.8	3.3	mA
I_{CC}	Supply current	V_{CC}= 5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}= 5V, C_L=15pF,	T_A=25°C, R_L=2kΩ		9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)



positive logic :
$Y = \overline{ABC}$

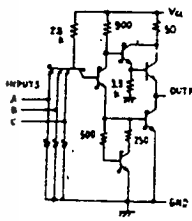
Schematics (each gate)



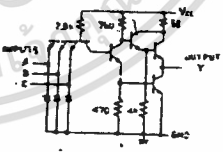
CIRCUIT	R_1	R_2	R_3	R_4
'10	4k	1.6k	130	1k
'L10	40k	20k	500	17k

Input clamp diodes not on SN54L'/SN74L' circuits.

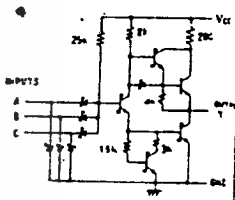
'10 'L10 CIRCUITS



'S10 CIRCUIT



'H10 CIRCUIT



'LS10 CIRCUIT

Resistor values shown are nominal and in ohms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time, and for SN54H,/SN74H' and SN54S'/SN74S', duration of short-circuit should not exceed 1 second

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5420/7420 Dual 4-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S20	J①			W①	SN54H20	J①			W①	SN54LS20	J①,			W①	SN5420	J①			W②	SN54L20	J①	N①	T②	W②
	SN74S20	J①	N①			SN74H20	J①	N①			SN74LS20	J①	N①			SN7420	J①	N①			SN74L20	J①	N①	T②	
FAIRCHILD	FW54S20/FW8S20	D①				FW54H20/FW8H20	D①			F②	R54LS20/R8LS20	P①			F②	FW5420/FW8N20	D①			F②					
	FC74S20/FC9S20	D①	P①			FC74H20/FC9H20	D①	P①			RC74LS20/RC9LS20	P①			F②	RC7420/FC9N20	D①	P①							
MOTOROLA						MC3110	L①			F②						MC5420	L①			F②					
						MC3010	L①	P①		F②	SN74LS20		P①			MC7420	L①	P①		F②					
N. S. C.						DM54H20	J①	N①			DM54LS20					DM5420	J①	N①		W②	DM54L20	J①	N①		F②
	DM74S20		N①			DM74H20	J①	N①			DM74LS20					DM7420	J①	N①			DM74L20	J①	N①		F②
PHILIPS																									
	N74S20		①			GJH111/74H29		①			N74LS20		①			FJH111/7420		①							
SIGNETICS	S54S20	F①	A①		W①	S54H20.	F①	A①		W②						S5420	F①	A①		W②					
	N74S20	F①	A①			N74H20	F①	A①			N74LS20		A①			N7420	F①	A①							
SIEMENS																									
																FLH121		①							
FUJITSU						MB603	①	M①			74LS20		A①			MB402	①	M①							
HITACHI						MB603																			
	HD74S20	①	P①								HD74LS20		P①			HD7420/A-02534	①	P①							
MITSUBISHI																									
	M5S020	①	P①								M74LS20		P①			M53220		P①							
NEC																									
	μPB2S20	D①									74LS20		C①			μPB203	D①	C①							
TOSHIBA																									
																TD3420A		P①							

Electrical Characteristics SN54LS20/SN74LS20

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

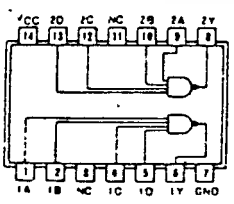
	SN54LS20			SN74LS20			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

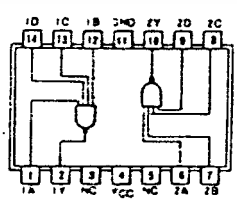
	PARAMETER	TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OH} = MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, I_{OL} = 4mA				0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_{IL} = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current*	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		0.4	0.8	mA
I_{CCL}	Supply current		Total, outputs low		1.2	2.2	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.4		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, T_A = 25°C			9	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output	C_L = 15pF, R_L = 2kΩ			10	15	ns

Pin Assignments (Top View)

(1)



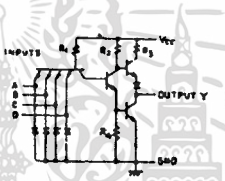
(2)



positive logic $Y = \overline{ABCD}$

NC – No internal connection

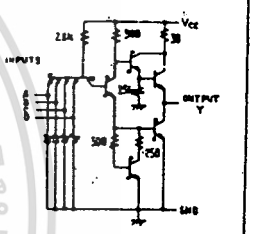
Schematics(each gate)



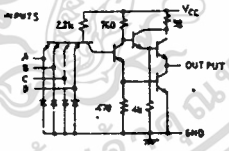
CIRCUIT	R_1	R_2	R_3	R_4
'L20	4k	1.6k	130	1k
'H20	40k	20k	500	12k

Input clamp diodes not on SN54L'/SN74L' circuits.

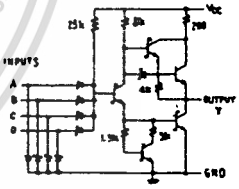
'20, 'L20 CIRCUITS



'S20 CIRCUIT



'H20 CIRCUIT



'LS20 CIRCUIT

Resistor values shown are nominal and in ohms.

For conditions shown as MIN or MAX, use appropriate value specified under recommended operating conditions.
All typical values are at V_{CC} = 5V, T_A = 25°C.
‡ Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S'/SN74S', duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5430/7430 8-Input Positive-NAND Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	C
T.I.	SN54S30	J①			W①	SN54H30	J①			W①	SN54LS30	J①			W①	SN5430	J①			W②	SN54L30	J①	N①	T②	
	SN74S30	J①	N①			SN74H30	J①	N①			SN74LS30	J①	N①			SN7430	J①	N①			SN74L30	J①	N①	T②	
FAIRCHILD	μA930DC/μA930DM	X①			F①	μA930DC/μA930DM	X①			F①	μA930DC/μA930DM	X①			F①	FJH530/FJH530	X①			F①					
	μA930PC/μA930DC	X①	P①		F①	FC74H30/FC93H30	O①	P①		F②	μA930PC/μA930DC	X①	P①		F①	FC7430/FC93H30	O①	P①		F②					
MOTOROLA						MC3416	L①			F①						MC5430	L①			F②					
						MC2816	L①	P①		F①	SN74LS30		P①			MC7430	L①	P①		F②					
N.S.C.						DM54H30	J①	N①			DM54LS30					DM5430	J①	N①		W②	DM54L30	J①	N①		
	DM74S30					DM74H30	J①	N①			DM74LS30					DM7430	J①	N①			DM74L30	J①	N①		
PHILIPS																									
						GJH131/T4H30		①			N74LS30		①			FJH131/7430		①							
SIGNETICS						S54H30	F①	A①		W②						S5430	F①	A①		W②					
	N74S30		A①			N74H30	F①	A①		W②	N74LS30		A①			N7430	F①	A①							
SIEMENS																									
																FLH131		①							
FUJITSU						MB404	①	M①			74LS30		M①			MB403	①	M①							
HITACHI																									
											HD74LS30		P①			HD7430/HD2508	①	P①							
MITSUBISHI	M5S030		P①								M74LS30		P①			M53230/M5310		P①							
NEC																									
											74LS30		C①			μPB204	D①	C①							
TOSHIBA																									
																TD3430A		P①							

Electrical Characteristics SN54LS30/SN74LS30

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

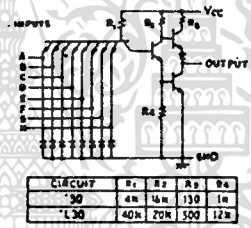
recommended operating conditions

	SN54LS30			SN74LS30			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			8			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX	V_{IL} = V_{IL} max	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 4mA	V_{IH} = 2V			0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_{IL} = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current ⊕	V_{CC} = MAX	SNL S Family	−20		−100	mA
			TNL S Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total outputs high		0.35	0.5	mA
I_{CCL}	Supply current		Total outputs low		0.6	1.1	mA
I_{CC}	Supply current	V_{CC} = 5V	Average per gate (50% duty cycle)		0.48		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF,	T_A = 25°C, R_L = 2kΩ		8	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				13	20	ns

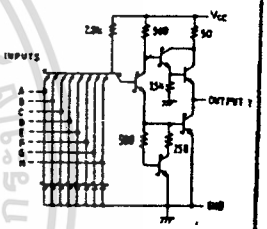
Schematics (each gate)



CIRCUIT	R_1	R_2	R_3	R_4
'30	4kΩ	4kΩ	130Ω	1kΩ
'L30	40kΩ	20kΩ	500Ω	12kΩ

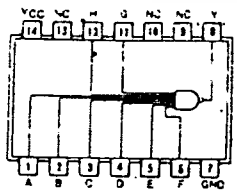
Input clamp diodes not shown.

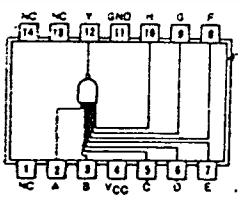
'30 'L30 CIRCUITS



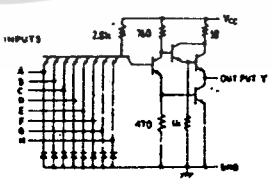
'S30 CIRCUIT

Pin Assignments (Top View)

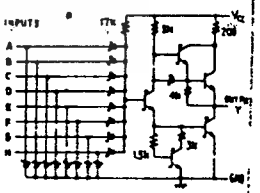




positive logic:
Y = ABCDEFGH
NC = No internal connection



'H30 CIRCUIT



'LS30 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
⊕ Not more than one output should be shorted at a time, and for SN54H'/SN74H' and SN54S/SN74S', duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.	SN54S32	J①			W①						SN54LS32	J①			W①	SN5432	J①			W①					
	SN74S32	J①	N①								SN74LS32	J①	N①			SN7432	J①	N①							
FAIRCHILD	[illegible]	P①			F①						[illegible]	P①			F①	FM5432/FM9N32	D①			F①					
	[illegible]	P①	P①		F①						[illegible]	P①	P①		F①	FC7432/FC9N32	D①	P①							
MOTOROLA																									
N.S.C.											SN74LS32		P①												
											DM74LS32		①			DM5432	J①	N①		W①	DM54L32				
PHILIPS											DM54LS32		①			DM7432	J①	N①			DM74L32				
	N74S32		①																						
SIGNETICS											N74LS32		①			N7432		①							
																[illegible]	F①	A①		W①					
SIEMENS											N74LS32		A①			[illegible]	F①	A①							
FUJITSU																FLH431		①							
HITACHI											74LS32		M①												
MITSUBISHI											M74LS32		P①			M7432	①	P①							
NEC											M53LS32		P①												
TOSHIBA											74LS32		C①												

Electrical Characteristics SN54LS32/SN74LS32

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

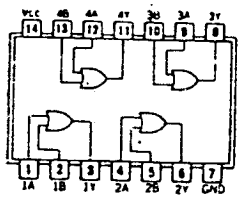
	SN54LS32 MIN	NOM	MAX	SN74LS32 MIN	NOM	MAX	UNIT
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX	V_{IH} = 2V	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 4mA	V_{IL} = V_{IL} max		0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_{IH} = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short-circuit output current§	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		3.1	6.2	mA
I_{CCL}	Supply current		Total, outputs low		4.9	9.8	mA
I_{CC}	Supply current	V_{CC} = 5V,	Average per gate (50% duty cycle)		1.0		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5V, C_L = 15pF	T_A = 25°C, R_L = 2kΩ		14	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output				14	22	ns

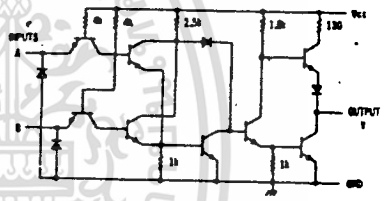
Pin Assignment (Top View)

①

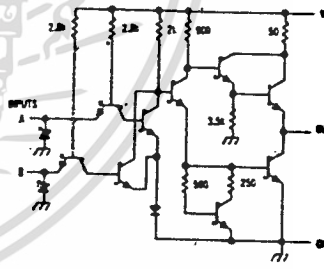


positive logic:
$Y = A + B$

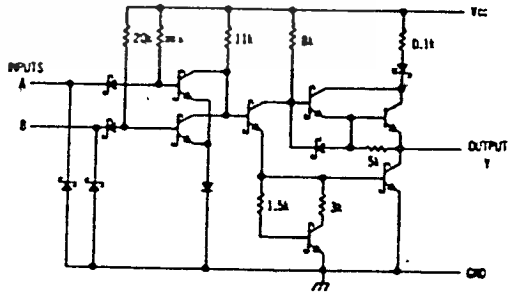
Schematics(each gate)



'32 CIRCUIT



'S32 CIRCUIT



'LS32 CIRCUIT

Resistor values shown are nominal and in ohms

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions
‡All typical values are at V_{CC} = 5V, T_A = 25°C
§Not more than one output should be shorted at a time

5447A/7447A BCD-to-Seveen Segment Decder/Driver (15V Output)

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.											SN54LS47	J†			W†	SN5447A	J†			W†	SN54L47	J†			
											SN74LS47	J†	N†			SN7447A	J†	N†			SN74L47	J†	N†		
FAIRCHLD																FMS447 FM93S78	D†			F†					
																FC7447 FC93S78	D†	P†		F†					
MOTOROLA																MC5447	L†								
																MC7447	L†	P†							
N.S.C.											DM54LS47		J†			DM5447A		J†							
											DM74LS47		J†			DM7447A		N†							
PHILIPS																									
SIGNETICS																N7447		J†							
																N7447		B†							
SIEMENS																									
FUJITSU																FLL121V									
HITACHI											74LS47		M†												
											HD74LS47		P†			HD7447A/HD2532		P†							
MITSUBISHI											M74LS47		P†			M53247		P†							
NEC																μPB2047	D†								
TOSHIBA																TD3447A		P†							

Electrical Characteristics SN54LS47A/SN74LS47A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Current forced into any output in the off state	1 mA	Storage temperature range		−65°C to 150°C

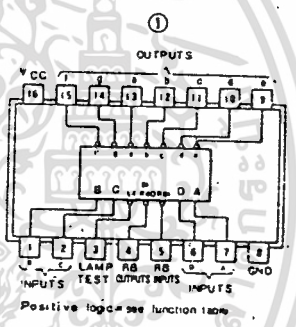
recommended operating conditions

		SN54LS47A MIN	NOM	MAX	SN74LS47A MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
Off-state output voltage, V_O (off)	a thru g			15			15	V
On-state output current, I_O(on)	a thru g			12			24	mA
High-level output current, I_{OH}	BI/RBO			−50			−50	μA
Low-level output current, I_{OL}	BI/RBO			1.6			3.2	mA
Operating free-air temperature, T_A		−55		125	0		70	°C

electrica actatics over recommended operating free-air temperature range

PARAMETER *		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH} High-level input voltage				2			V
V_{IL} Low-level input voltage						0.8	V
V_I Input clamp voltage, any input except BI/RBO		V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH} High-level output voltage	BI/RBO	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8V, I_{OH} = −50μA		2.4	4.2		V
V_{OL} Low-level output voltage	BI/RBO	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8V, I_{OL} = 1.6mA			0.25	0.4	V
$I_{O(off)}$ Off-state output current	a thru g	V_{CC} = MAX; V_{IH} = 2 V, V_{IL} = 0.8V, $V_{O(off)}$ = MAX				250	μA
$V_{O(on)}$ On-state output voltage	a thru g	V_{CC} = MAX, V_{IH} = 2 V, V_{IL} = 0.8V, $I_{O(on)}$ = 12mA			0.25	0.4	V
I_I Input current at maximum input voltage	Any input except BI/RBO	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH} High-level input current	Any input except BI/RBO	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL} Low-level input current	Any input except BI/RBO	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
	BI/RBO					−1.2	
I_{OS} Short-circuit output current	BI/RBO	V_{CC} = MAX		−0.3		−2	mA
I_{CC} Supply current		V_{CC} = MAX	SN54LS		7	13	mA
			SN74LS		7	13	
t_{off} Turn-off time from A input		V_{CC} = 5 V, T_A = 25°C, C_L = 15pF, R_L = 665Ω				100	ns
t_{on} Turn-on time from A input						100	
t_{off} Turn-off time from RBI input						100	ns
t_{on} Turn-on time from BRI input						100	

Pin Assignment (Top View)



Positive logic: see function table

NOTES: 1. The blanking input (BI) must be open or held at a high logic level when output functions 0 through 15 are desired. The ripple-blanking input (RBI) must be open or high if blanking of a decimal zero is not desired.
2. When a low logic level is applied directly to the blanking input (BI), all segment outputs are off regardless of the level of any other input.
3. When ripple-blanking input (RBI) and inputs A, B, C, and D are at a low level with the lamp test input high, all segment outputs go off and the ripple-blanking output (RBO) goes to a low level (response condition).
4. When the blanking input/ripple blanking output (BI/RBO) is open or held high and a low is applied to the lamp-test input, all segment outputs are on.
5. BI/RBO is wire-AND logic serving as blanking input (BI) and/or ripple-blanking output (RBO).

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C
* I_{CC} is measured with all outputs open and all inputs at 4.5V.
t_{off} corresponds to t_{PLH} and t_{on} corresponds to t_{PHL}.

CONTINUED ON NEXT PAGE

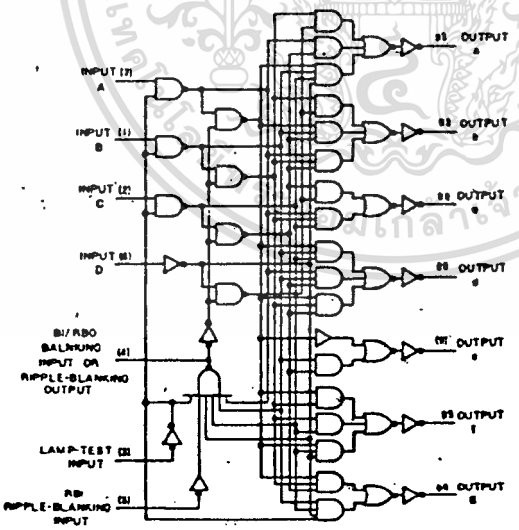
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Function Table

DECIMAL OR FUNCTION	INPUTS						BI/RBO§	OUTPUTS							NOTE
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	1
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	1
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON	
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	ON	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF	
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON	
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	ON	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	2
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	3
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	4

H = high level, L = low level, X = irrelevant

Schematic



'47A, 'LS47, 'L47 BCD-TO-SEVEN-SEGMENT DECODER/DRIVER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านกา

~/490 Decade Co

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Pack			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	
T.I.											SN54L90	J			W	SN5490A	J			W	SN54L90A	J			
											SN74L90	J	N			SN7490A	J	N			S474L90A	J			
FAIRCHILD											FM54L90 FM74L90	D			F	FM5490 FM9390	D			F					
											FC74L90 FC9390	D	P			FC749C FC9390	D	P							
MOTOROLA																MC5490	L			F					
											SN74LS90		F			MC7490	L	P		F					
N. S. C											DM54LS90		J			DM5490	J	N		W	DM54L90	J			
											DM74LS90		J			DM7490	J	N			DM74L90	J			
PHILIPS																									
											N74LS90					FJ114 7490									
SIGNETICS																S490	F	A		W					
											N74LS90		A			N7490	F	A							
SIEMENS																									
																FLJ161									
FUJITSU																									
HITACHI											HD74LS90		P			HD7490A HD2519		P							
MITSUBISHI											M74LS90		P			M53290		P							
NEC																									
																μPB219	D	C							
TOSHIBA																									
																TC3490A		P							

Electrical Characteristics SN54LS/SN74LS90A

absolute maximum ratings over operating-free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C	to 125°C
Input voltage	7V		SN74LS	0°C	to 70°C
Interemitter voltage (see Note 1)	5.5V	Storage temperature range		−65°C	to 150°C

recommended operating conditions

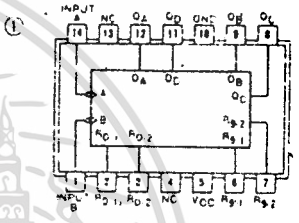
		SN54LS90A			SN74LS90A			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−400			−400	μA
Low-level output current, I_{OH}				4			8	mA
Count frequency, f_{count}	A input	0		32	0		32	MHz
	B input	0		16	0		16	
Pulse width, t_w	A input	15			15			ns
	B input	30			30			
	Reset inputs	15			15			
Reset inactive-state setup, t_{setup}		25			25			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER ◆		TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN,	I_I = −18mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V,	I_{OH} = −400μA	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V,	I_{OL} = 8mA		0.35	0.5	V
I_I	Input current at maximum input voltage: A input, Any reset	V_{CC} = MAX,	V_I = 7V			0.1	mA
	B input	V_{CC} = MAX,	V_I = 5.5V			0.2	
I_{IH}	High-level input current: Any reset	V_{CC} = MAX,	V_I = 2.7V			20	μA
	A input					40	
	B input					80	
I_{IL}	Low-level input current: Any reset	V_{CC} = MAX,	V_I = 0.4V			−0.4	mA
	A input					−2.4	
	B input					−3.2	
I_{OS}	Short-circuit output current ◆	V_{CC} = MAX	SN54LS	−20		−100	mA
			SN74LS	−20		−100	
I_{CC}	Supply current	V_{CC} = MAX	See Note 2		9	15	mA

f_{max}	from A to output Q_A	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ	32	42	MHz
	from B to output Q_D		16		
t_{PLH} / t_{PHL}	from A to output Q_A		10 / 12	16 / 18	ns
t_{PLH} / t_{PHL}	from A to output Q_D		32 / 34	48 / 50	ns
t_{PLH} / t_{PHL}	from B to output Q_B		10 / 14	16 / 21	ns
t_{PLH} / t_{PHL}	from B to output Q_C		21 / 23	32 / 35	ns
t_{PLH} / t_{PHL}	from B to output Q_D		21 / 23	32 / 35	ns
t_{PHL}	from Set-to-0 to Any output		26	40	ns
t_{PLH}	from Set-to-9 to output Q_A, Q_D		20	30	ns
t_{PHL}	from Set-to-9 to output Q_B, Q_C		26	40	ns

Pin Assignment (Top View)



Function Table

BCD COUNT SEQUENCE (See Note 3)

COUNT	OUTPUT Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

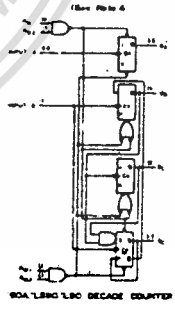
BI-QUINARY (5×2) (See Note 3)

COUNT	OUTPUT Q_A	Q_D	Q_C	Q_B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

RESET COUNT (See Note 3)

RESET INPUTS $R_{0,1}$	$R_{0,2}$	$R_{9,1}$	$R_{9,2}$	OUTPUT Q_D	Q_C	Q_B	Q_A
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

Functional Block Diagram



NOTES

1. This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R_0 inputs, and it also applies between the two R_9 inputs.
2. I_{CC} is measured with all outputs open, both R_0 inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.
3. Output Q_A is connected to input B for BCD count. Output Q_D is connected to input A for bi-quinary count. H = high level, L = low level, X = irrelevant.
4. The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
◆ Not more than one output should be shorted at a time.
§ Q_A outputs are tested at I_{OL} = 16mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
¶ f_{max} = maximum count frequency.
t_{PLH} = propagation delay time, low-to-high-level output.
t_{PHL} = propagation delay time, high-to-low-level output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

'5483/7483 Single 4-Bit Binary Full Adder (Look Ahead Carry)

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TT		
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Pac C	P
T.I.											SN54LS83A	J①			W①	SN5483A	J①			W①			
											SN74LS83A	J①N②				SN7483A	J①N①						
FAIRCHILD											[illegible]	B①			F①	FM5483/FM9383	D①②			F①			
											FC74LS83/FDLS83	B①	P①		F①	FC7483/FC9383	D①P①						
MOTOROLA																MC 5483	L①						
											SN74LS83	P①				MC7483	L①P①						
N. S. C.											DM54LS83A	J				DM5483	J①			W①			
											DM74LS83A	J				DM7483	J①N①						
PHILIPS																							
											N74LS83	J				FJH211/7483		①					
SIGNETICS																S5483	F①B①			W①			
											N74LS83	A J				N7483	F①B①						
SIEMENS																							
																FLH241		①					
FUJITSU																							
HITACHI																							
											HD74LS83	P				HD7483A/HD2535	①P①						
MITSUBISHI																							
											M74LS83	P				M53283		P①					
NEC																							
																μPB230	D①						
TOSHIBA																							

Electrical Characteristics SN54LS83A/SN74LS83A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C	
Input voltage	7V		SN74LS	0°C to 70°C	
Interemitter voltage (see Note 1)	5.5V	Storage temperature range		−65°C to 150°C	

recommended operating conditions

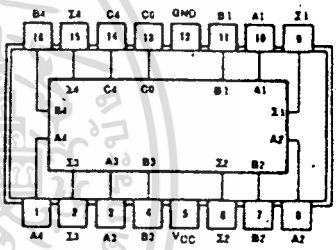
	SN54LS83A MIN	NOM	MAX	SN74LS83A MIN	NOM	MAX	UNIT
Supply Voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V, I_{OL}=4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	Any A or B	V_{CC}=MAX, V_I=7V			0.2	mA
		C0				0.1	
I_{IH}	High-level input current	Any A or B	V_{CC}=MAX, V_I=2.7V			40	μA
		C0				20	
I_{IL}	Low-level input current	Any A or B	V_{CC}=MAX, V_I=0.4V			−0.8	mA
		C0				−0.4	
I_{OS}	Short-circuit output current*	V_{CC}=MAX		−20		−100	mA
I_{CC}	Supply current	V_{CC}=MAX, Outputs open	All B low, other inputs at 4.5V				mA
			All inputs at 4.5V, SN74LS		19	34	
t_{PLH}	from C0 to output Any Σ	V_{CC}=5V, C_L=15pF	T_A=25°C, R_L=2kΩ		16	24	ns
t_{PHL}					15	24	
t_{PLH}	from A_i or B_i to output Σ				15	24	ns
t_{PHL}					15	24	
t_{PLH}	from C0 to output C4				11	17	ns
t_{PHL}					15	22	
t_{PLH}	from A_i or B_i to output C4				11	17	ns
t_{PHL}					12	17	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
* Only one output should be shorted at a time.
• t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

Pin Assignment (Top View) ①



positive logic: see function table

Function Table

'83A, 'LS83 (see Note 2)

INPUT A1 A3	B1 B3	A2 A4	B2 B4	OUTPUT WHEN CO=L Σ1 Σ3	Σ2 Σ4	C2 C4	WHEN CO=H Σ1 Σ3	Σ2 Σ4	C2 C4
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	H	H	L
H	L	H	L	H	H	L	L	L	H
L	H	H	L	H	H	L	L	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	H	H	L
H	L	L	H	H	H	L	L	L	H
L	H	L	H	H	H	L	L	L	H
H	H	L	H	L	L	H	H	L	H
L	L	H	H	L	L	H	H	L	H
H	L	H	H	L	H	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

H = high level, L = low level

NOTES 1. This is the voltage between two emitters of a multiple-emitter transistor. For the 83A, this rating applies between the following pairs: A1 and B1, A2 and B2, A3 and B3, A4 and B4.
2. Input conditions at A1, B1, A2, B2, and C0 are used to determine outputs Σ1 and Σ2 and the value of the internal carry C2. The values at C2, A3, B3, A4, and B4 are then used to determine outputs Σ3, Σ4, and C4.

CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5482/7482 ... 2-Bit Binary Full Adder

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	
T.I.																SN5482	J			W					
																SN7482	N								
FAIRCHILD																FMS482 FMS382	C			F					
																FC7482 FC9382	C	F		F					
MOTOROLA																MC5482	L			F					
																MC7482	L	P		F					
N.S.C.																									
PHILIPS																									
SIGNETICS																FJH201/7482									
SIEMENS																									
FUJITSU																FLH231									
HITACHI																									
MITSUBISHI																MD2513	J	P							
NEC																									
TOSHIBA																									

Electrical Characterics SN5482/SN7482

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54	−55°C to 125°C
Input voltage	5.5V		SN74	0°C to 70°C
		Storage temperature range		−65°C to 150°C

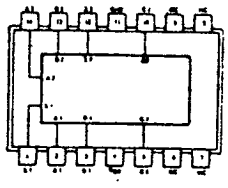
recommended operating conditions

		SN5482			SN7482			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}	Σ1 or Σ2			−400			−400	μA
	C2			−200			−200	
Low-level output current, I_{OL}	Σ1 or Σ2			16			16	mA
	C2			8			8	
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER			TEST CONDITIONS†			MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage					2			V
V_{IL}	Low-level input voltage							0.8	V
V_{OH}	High-level output voltage	Σ1 or Σ2	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.4V	I_{OH}=−400μA		2.4	3.4		V
		C2		I_{OH}=−200μA					
V_{OL}	Low-level output voltage	Σ1 or Σ2	V_{CC}=MIN, V_{IH}=2V, V_{IL}=0.8V	I_{OH}=16mA			0.2	0.4	V
		C2		I_{OL}=8mA					
I_I	Input current at maximum input voltage		V_{CC}=MAX	V_I=5.5V				1	mA
I_{IH}	High-level input current	A1, B1, or C0	V_{CC}=MAX,	V_I=2.4V				160	μA
		A2 or B2						40	
I_{IL}	Low-level input current	A1, B1, or C0	V_{CC}=MAX,	V_I=0.4V				−6.4	mA
		A2 or B2						−1.6	
I_{OS}	Short-circuit output current*	Σ1 or Σ2	V_{CC}=MAX		SN54	−20		−55	mA
					SN74	−18		−55	
		C2			SN54	−20		−70	
					SN74	−18		−70	
I_{CC}	Supply current		V_{CC}=MAX, See Note		SN54		35	50	mA
					SN74		35	58	
t_{PLH}	from C0 to output Σ1		V_{CC}=5V, C_L=15pF,	T_A=25°C, R_L=400Ω				34	ns
t_{PHL}								40	
t_{PLH}	from B2 to output Σ2							40	
t_{PHL}								35	
t_{PLH}	from C0 to output Σ2							38	
t_{PHL}								42	
t_{PLH}	from C0 to output C2		V_{CC}=5V, C_L=15pF,	T_A=25°C, R_L=780Ω			12	19	
t_{PHL}							17	27	

Pin Assignment (Top View)



positive logic: see function table
NC—No internal connection

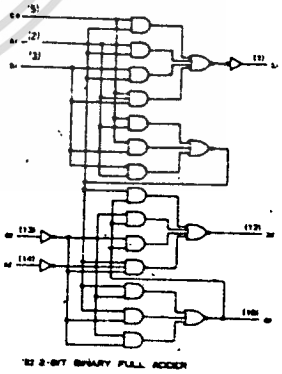
Function Table

'82

INPUTS				OUTPUTS					
				WHEN C0 = L			WHEN C0 = H		
A1	B1	A2	B2	Σ1	Σ2	C2	Σ1	Σ2	C2
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	H	H	L
H	L	H	L	H	H	L	L	L	H
L	H	H	L	H	H	L	L	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	H	H	L
H	L	L	H	H	H	L	L	L	H
L	H	L	H	H	H	L	L	L	H
H	H	L	H	L	L	H	H	L	H
L	L	H	H	L	L	H	H	L	H
H	L	H	H	H	L	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

H = high level, L = low level

Functional Block Diagram



NOTE: I_{CC} is measured with outputs open, B1 and B2 grounded and 4.5V applied to A1, A2, and C0.

† For conditions shown as MIN or MAX, use the appropriate value specified recommended operating conditions for the applicable type
‡ All typical values are at V_{CC}=5V, T_A=25°C
* Not more than one output should be shorted at a time
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5454/7454 4-Wide AND-OR-Invert Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power T				
	Device Typ	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Pac			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P		
T.I.						SN54H54	J①			W①	SN54LS54	J①			W①	SN5454	J①			W①	SN54LS54	J①	N①		
						SN74H54	J①	N①			SN74LS54	J①	N①			SN7454	J①	N①			SN74LS54	J①	N①		
FAIRCHILD						FM54H54/FM94H54	D①			F①	[illegible]	[illegible]			[illegible]	FM5454/FM9N54	D①			F①					
						FC74H54/FC9H54	D①	P①			[illegible]	[illegible]			[illegible]	FC7454/FC9N54	D①	P①							
MOTOROLA						MC3133	L①			F①						MC5454	L①			F①					
						MC3033	L①	P①		F①	SN74LS54		P①			MC7454	L①	P①		F①					
N.S.C.						DM54H54	J①	N①			DM54LS54		N①			DM5454	J①	N①		W①	DM54LS4	J①	N①		
						DM74H54	J①	N①			DM74LS54		N①			DM7454	J①	N①			DM74LS4	J①	N①		
PHILIPS																									
											N74LS54		⑤			FJH181/7454		①							
SIGNETICS						S54H54	F①	A①		W①						S5454	F①	A①		W①					
						N74H54	F①	A①			N74LS54		A①			N7454	F①	A①							
SIEMENS																									
																FLH181		G①							
FUJITSU																									
											HD74LS54		M⑤												
HITACHI																									
											74LS54		P⑤			HD7454/HD2514		①	P①						
MITSUBISHI																									
NEC																									
											N74LS54		C⑤			μPB209		C①							
TOSHIBA																									

Electrical Characteristics SN54LS54/SN74LS54

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

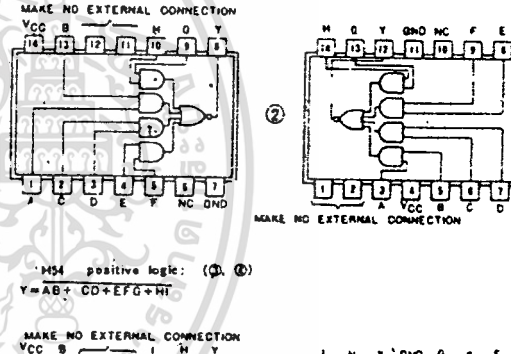
	SN54LS54			SN74LS54			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electical characteristics over recommended operating free-air temperature range

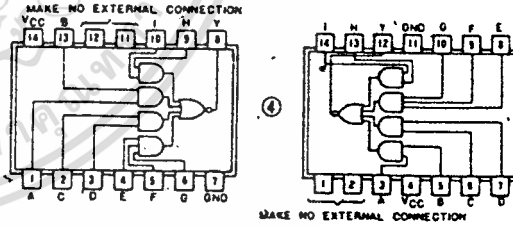
PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OH} = MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, I_{OL} = 4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_{IH} = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX	V_{IL} = 0.4V			−0.4	mA
I_{OS}	Short-circuit output current*	V_{CC} = MAX	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total outputs high		0.8	1.6	mA
I_{CCL}	Supply current		Total outputs low		1	2	mA
I_{CC}	Supply current	V_{CC} = 5 V,	Average per gate (50%-duty cycle)		0.8		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5 V, C_L = 15pF,	T_A = 25°C, R_L = 2kΩ		12	20	ns
t_{PHL}	Propagation delay time, high-to-low-level output				12.5	20	ns

Pin Assignments (Top View)

'54 positive logic. (①, ②)
$Y = \overline{AB + CD + EF + GH}$

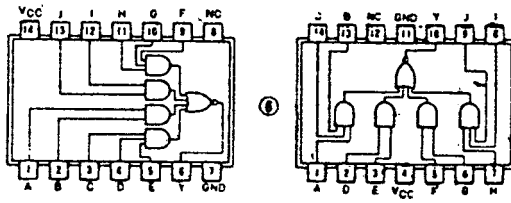


'H54 positive logic: (③, ④)
$Y = \overline{AB + CD + EFG + HI}$



'LS54 (J, N), 'LS54
positive logic: (⑤)
$Y = \overline{AB + CDE + FGH + IJ}$

'LS54(T) positive logic: (⑥)
$Y = \overline{ABC + DE + FG + HIJ}$



NC – No internal connection

†For conditions shown as MIN or MAX, use the the appropriate value specified under recommended operating conditions
‡All typical values are at V_{CC} = 5 V, T_A = 25°C.
*Not more than one output should be shorted at a time, and for SN54H'/SN74H' duration of the short-circuit should not exceed one second.

CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5451/7451 Dual 2-Wide 2-Input AND-OR-Invert Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standerd TTL					Low-Power	
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	P
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C
T.I.	SN54S51	J ①			W①	SN54H51	J ①			W ④	SN54LS51	J ①			W①	SN5451	J ①			W②	SN54LS1	J ①
	SN74S51	J ①	N①			SN74H51	J ①	N①			SN74LS51	J ①	N①			SN7451	J ①	N①			SN74LS1	J ①
FAIRCHILD	[illegible]	R①			P①	FM54H51/FM74H51	D①			F ③	[illegible]	R①			F②	FM5451/FM7451	D①			F②		
	[illegible]	R①	P①		P①	FC74H51/FC84H51	D①	P①		F ③	[illegible]	R①	P①		F②	FC7451/FC8451	D①	P①		F②		
MOTOROLA						MC3123	L①			F ③						MC5451	L①			F②		
						MC3023	L①	P①		F ③	SN74LS51		P①			MC7451	L①	P①		F②		
N.S.C.						DM54H51	J ①	N①			DM54LS51		①			DM5451	J ①	N①		W②	DM54LS1	J ①
	DM74S51		J ①			DM74H51	J ①	N①			DM74LS51		①			DM7451	J ①	N①			DM74LS1	J ①
PHILIPS																						
	N74S51		①			N74H51		①			N74LS51		①			FJH181/7451		①				
SIGNETICS						S54H51	F①	A①		W ④						S5451	F①	A①		W②		
	N74S51		A①			N74H51	F①	A①			N74LS51		A①			N7451	F①	A①				
SIEMENS																FLH181		①				
FUJITSU																						
											74LS51		M①			MB434	①					
HITACHI																						
											HD74LS51		P①			HD7451/HD2505	①	P①				
MITSUBISHI	M74S51		P①																			
											M74LS51		P①									
NEC																						
											74LS51		C①			μPB207		C①				
TOSHIBA																						
																TD3451A		P①				

Electrical Characteristics SN54LS51/SN74LS51

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

	SN54LS51			SN74LS51			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}			−400			−400	μA
Low-level output current I_{OL}			4			4	mA
Operating free-air temperature T_A	−55		125	0		70	°C

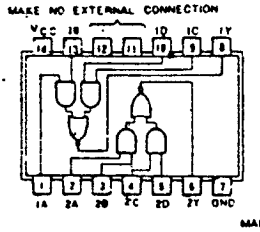
electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = MAX	V_{IL} = V_{IL} max,	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 4 mA	V_{IH} = 2 V,		0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7 V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX	V_{IH} = 2.7 V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX	V_{IL} = 0.4 V			−0.4	mA
I_{OS}	Short-circuit output current*	V_{CC} = MAX	54L S Family	−20		−100	mA
			74L S Family	−20		−100	
I_{CCH}	Supply current	V_{CC} = MAX	Total, outputs high		0.8	1.6	mA
I_{CCL}	Supply current		Total, outputs low		1.4	2.8	mA
I_{CC}	Supply current	V_{CC} = 5 V	Average per gate (50% duty cycle)		0.56		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC} = 5 V, T_A = 25°C, C_L = 15 pF, R_L = 2 kΩ			12	20	ns
t_{PHL}	Propagation delay time, high-to-low-level output				12.5	20	ns

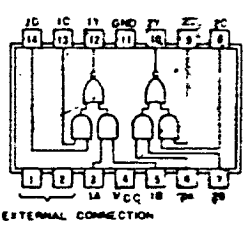
Pin Assignments (Top View)

'51, 'H51, 'S51
positive logic: (①, ②)

① $Y = AB + CD$



②

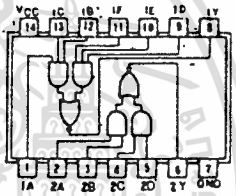


'L51, 'LS51
positive logic. (②, ④)

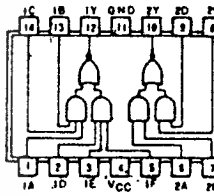
$1Y = \overline{(1A \cdot 1B \cdot 1Q + \overline{2}\overline{Q} \cdot 1E \cdot 1F)}$

$2Y = \overline{(2A \cdot 2B) + (2C \cdot 2D)}$

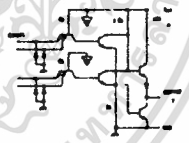
③



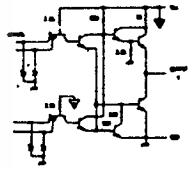
④



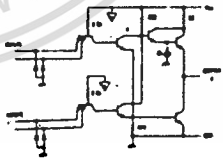
Schematics (each gate)



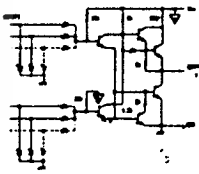
'51 circuit



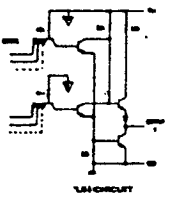
'H51 circuit



'L51 circuit



'LS51 circuit



'S51 circuit

Resistor values shown are nominal and in

†For conditions shown as MIN or MAX, use the appropriate value specified operating conditions
‡All typical values are at V_{CC} = 5 V, T_A = 25°C
*Not more than one output should be shorted at a time, and for SN54H'/SN74S', duration of the short-circuit should not exceed one second

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7496/7496 ... Register(Parallel-In, Parallel ...)

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T. I.											SN54LS96		J W		W	SN5496		J		W					
											SN74LS96		J	N		SN7496		J	N		SN74a96		J	N	
FAIRCHILD																FM5496 FM9396		J							
																FC7496 FC9396		J	P						
MOTOROLA																MC5496		J							
																MC7496			P						
N. S. C											DM54LS96		J			DM5496		J							
											DM74LS96		J			DM749F		J	N						
PHILIPS																									
											N74LS96		J			FJJ241 7496N			J						
SIGNETICS																S5496		F	B						
											N74LS96		A	T		N7496		F	B						
SIEMENS																									
																FLJ261			J						
FUJITSU																									
HITACHI																									
																HD7496 HD7546		J	P						
MITSUBISHI																									
											M74LS96		P	J		M53296			P						
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS96/SN74LS96A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

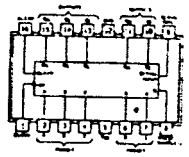
recommended operating conditions

	SN54LS96 MIN	NOM	MAX	SN74LS96 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			4			8	mA
Clock frequency, f_{clock}	0		25	0		25	MHz
Width of clock input pulse, t_w(clock)	20			20			ns
Width of preset and clear input pulse, t_w	30			30			ns
Serial input setup time, t_{setup}	30			30			ns
Serial input hold time, t_{hold}	0			0			ns
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OH} = −400 μA		2.7	3.5		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OL} = 8 mA			0.35	0.5	V
I_I	Input current at maximum input voltage — Preset enable	V_{CC} = MAX, V_I = 7 V				0.5	mA
	All other					0.1	
I_{IH}	High-level input current — any input except preset enable	V_{CC} = MAX, V_I = 2.7 V				20	μA
	preset enable					100	
I_{IL}	Low-level input current — any input except preset enable	V_{CC} = MAX, V_I = 0.4 V				−0.4	mA
	preset enable					−2	
I_{OS}	Short-circuit output current*	V_{CC} = MAX	SN54LS	−20		−100	mA
			SN74LS	−20		−100	
I_{CC}	Supply current	V_{CC} = MAX, See Note 1	SN54LS		48	68	mA
			SN74LS		48	79	
t_{PLH}	From clock input	V_{CC} = 5 V, T_A = 25°C, C_L = 15 pF, R_L = 2 kΩ			25	40	ns
t_{PHL}	From clock input				25	40	ns
t_{PLH}	From preset or preset enable input				28	35	ns
t_{PHL}	From clear input					55	ns

Pin Assignment (Top View)

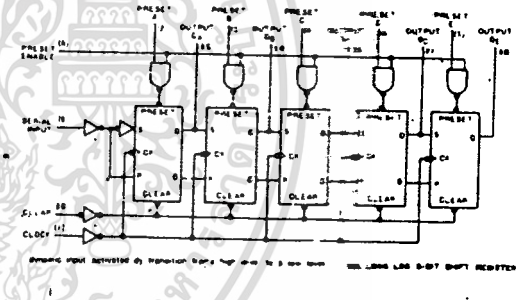


Positive logic. see function table

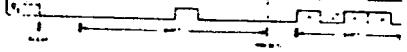
Function Table

INPUTS								OUTPUTS				
CLEAR	PRESET ENABLE	PRESET A	B	C	D	E	CLOCK	SERIAL	Q_A	Q_B	Q_C	Q_D	Q_E
L	L	X	X	X	X	X	↑	X	L	L	L	L	L
L	X	L	L	L	L	L	↑	X	L	L	L	L	L
H	H	H	H	H	H	H	↑	X	H	H	H	H	H
H	H	L	L	L	L	L	↑	X	Q_{An}	Q_{Bn}	Q_{Cn}	Q_{Dn}	Q_{En}
H	H	H	L	L	L	L	↑	X	H	Q_{Bn}	Q_{Cn}	Q_{Dn}	Q_{En}
H	L	X	X	X	X	X	↑	X	Q_{An}	Q_{Bn}	Q_{Cn}	Q_{Dn}	Q_{En}
H	L	X	X	X	X	X	↑	L	L	Q_{An}	Q_{Bn}	Q_{Cn}	Q_{Dn}
H	L	X	X	X	X	X	↑	H	H	Q_{An}	Q_{Bn}	Q_{Cn}	Q_{Dn}

Functional Block Diagram



typical clear, shift, preset, and shift sequences



NOTES. 1. I_{CC} is measured with the clear input grounded and all other inputs and outputs open.

2. H = high level (steady state), L = low level (steady state), X = irrelevant (any input, including transitions), ↑ = transition from low to high level, Q_{A0}, Q_{B0}, etc. = the level of Q_A, Q_B, etc., respectively, before the indicated steady-state input conditions were established, Q_{An}, Q_{Bn}, etc. = the level of Q_A, Q_B, etc., respectively, before the most-recent ↑ transition of the clock.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.

* Not more than one output should be shorted at a time.

t_{PLH} = propagation delay time, low-to-high-level output. t_{PHL} = propagation delay time, high-to-low-level output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54121/74121 Monostable Multivibrator with Schmitt-Trigger Input

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T.I.																SN54121	J①			W①	SN54L121	J①	N①	T①	
FAIRCHILD																SN74121	J①	N①			SN74L121	J①	N①	T①	
MOTOROLA																FM54121/FM9603	D①			F①					
N.S.C.																FC74121/FC9603	D①	P①							
PHILIPS																MC54121	L①			F①					
SIGNETICS																MC74121	L①	P①		F①					
SIEMENS																DM54121	J①	N①		W①					
FUJITSU																DM74121	J①	N①							
HITACHI																FJK101/74121		①							
MITSUBISHI																S54121	F①	A①		W①					
NEC																N74121	F①	A①		W①					
TOSHIBA																FLK101		①							
																HD74121/HD2543	①	P①							
																M53321		P①							
																TD3412IA		P①							

Electrical Characteristics SN54S121 SN74S121

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54S	55°C to 125°C
Input voltage	5.5V		SN74S	0°C to 70°C
		Storage temperature range		65°C to 150°C

recommended operating conditions

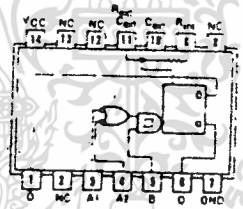
		SN54S121 MIN	NOM	MAX	SN74S121 MIN	NOM	MAX	Unit
Supply voltage V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}							400	μA
Low-level output current I_{OL}							16	mA
Rate of rise or fall of input pulse, t_r or t_f	Schmitt input, B	1			1			V/s
	Logic input, A1, A2	1			1			V/ns
Input pulse width, t_w		30			30			ns
External timing capacitance, C_{ext}		10	30		10		40	pF
External timing resistance, R_{ext}		0		10kΩ	0		10kΩ	Ω
Duty cycle	R_T = 2kΩ			67			67	%
	R_T = 10kΩ			95			95	%
Operating free-air temperature, T_A		55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{T+}	Positive-going threshold voltage	V_{CC} = MIN	A input		1.4	2	V
V_{T-}	Negative-going threshold voltage	V_{CC} = MIN	A input	0.8	1.4		V
V_{T+}	Positive-going threshold voltage	V_{CC} = MIN	B input		1.55	2	V
V_{T-}	Negative-going threshold voltage	V_{CC} = MIN	B input	0.8	1.35		V
V_I	Input clamp voltage	V_{CC} = MIN,	I_I = −12mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN,	I_{OH} = MAX	2.4	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN,	I_{OL} = MAX		0.2	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 5.5V			1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	A1 or A2			40	μA
	High-level input current	V_I = 2.4V	B			80	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	A1 or A2			−1.6	mA
		V_I = 0.4V	B			−3.2	mA
I_{OS}	Short-circuit output current*	V_{CC} = MAX	54 Family	−20		−55	mA
			74 Family	−18		−55	mA
I_{CC}	Supply current	V_{CC} = MAX	Quiescent		13	25	mA
			Triggered		23	40	mA
t_{PLH}	Propagation delay time, low-to-high-level C output from either A input	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 400Ω	C_T = 80 pF, R_{int} to V_{CC}		45	70	ns
t_{PLH}	Propagation delay time, low-to-high-level C output from B input				35	55	ns
t_{PHL}	Propagation delay time, high-to-low-level C output from either A input				50	80	ns
t_{PHL}	Propagation delay time, high-to-low-level C output from B input				40	65	ns
t_w(out)	Pulse width obtained using internal timing resistor	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 400Ω	C_T = 80pF, R_{int} to V_{CC}	70	110	150	ns
t_w(out)	Pulse width obtained with zero timing capacitance		C_T = 0, R_{int} to V_{CC}		30	50	ns
t_w(out)	Pulse width obtained using external timing resistor		C_T = 100pF, R_T = 10kΩ	600	700	800	ns
			C_T = 1μF, R_T = 10kΩ	6	7	8	ms

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC} = 5V, T_A = 25°C.
*Not more than one output should be shorted at a time.

Pin Assignment (Top view)



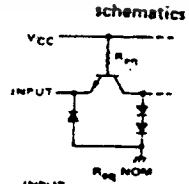
NC-No internal connection
'121···R_{int} = 2 kΩ NOM
L121···R_{int} = 4 kΩ NOM

Function Table

'121, 'L121 (See Note)

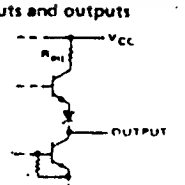
INPUTS A1	INPUTS A2	INPUTS B	OUTPUTS Q	OUTPUTS $\overline{Q}$
L	X	H	L	H
X	L	H	L	H
X	X	L	L	H
H	H	↑	⎍	⎍
↓	H	H	⎍	⎍
↓	↓	H	⎍	⎍
L	X	↑	⎍	⎍
X	L	↑	⎍	⎍

schematics of inputs and outputs



INPUT	'121	'L121
A1	4 kΩ	8 kΩ
A2	4 kΩ	8 kΩ
B	2 kΩ	4 kΩ

EQUIVALENT OF EACH INPUT



'121 R_{int} = 130 Ω NOM
'L121 R_{int} = 260 Ω NOM

TYPICAL OF BOTH OUTPUTS

NOTES: A. H = high level (steady state), L = low level (steady state), ↑ = transition from low to high level, ↓ = transition from high to low level, ⎍ = one high-level pulse, ⎍ = one low-level pulse, X = irrelevant (any input, including transitions).
B. To use the internal timing resistor connect R_{int} to V_{CC}.
C. An external timing capacitor may be connected between C_{ext} (positive) and R_{ext}/C_{ext}.
D. For accurate repeatable pulse widths, connect an external resistor between R_{ext}/C_{ext} and V_{CC} with R_{int} open-circuited.
E. To obtain variable pulse widths, connect external values resistance between R_{int} or R_{ext}/C_{ext} and V_{CC}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเชิงประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น และห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54121/74121 Monostable Multivibrator with Schmitt-Trigger Input

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Dexice Type	Package C	P	M	CF
T.I.																SN54121	J⑭			W⑭	SN54L121	J⑭	W⑭		T⑭
FAIRCHILD																SN74121	J⑭	N⑭			SN74L121	J⑭	N⑭		T⑭
MOTOROLA																FM54121/FM9603	D⑭			F⑭					
N.S.C.																FC74121/FC9603	D⑭	P⑭							
PHILIPS																MC54121	L⑭			F⑭					
SIGNETICS																MC74121	L⑭	P⑭		F⑭					
SIEMENS																DM54121	J⑭	N⑭		W⑭					
FUJITSU																DM74121	J⑭	N⑭							
HITACHI																FJK101/74121		⑭							
MITSUBISHI																SS4121	F⑭	A⑭		W⑭					
NEC																N74121	F⑭	A⑭		W⑭					
TOSHIBA																FLK101		⑭							
																HD74121/HD2543	⑭	P⑭							
																M53321		P⑭							
																TD341121A		P⑭							

Electrical Characteristics SN54S121 SN74S121

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range: SN54S	55°C to 125°C
Input voltage	5.5V	SN74S	0°C to 70°C
		Storage temperature range	65°C to 150°C

recommended operating conditions

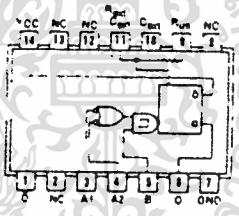
		SN54S121 MIN	NOM	MAX	SN74S121 MIN	NOM	MAX	UNIT
Supply voltage V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}							-400	μA
Low-level output current I_{OL}							16	mA
Rate of rise or fall of input pulse, dv/dt	Schmitt input B							V/s
	Logic input A1, A2	1			1			V/ns
Input pulse width t_w		50			50			ns
External timing capacitance C_{ext}		1.0		30	1.0		40	nF
External timing resistance R_{ext}		2		30	0		1000	Ω
Duty cycle	At 25%		6				67	%
	At MAX P_{out}		90				90	
Operating free-air temperature T_A		55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{T+}	Positive-going threshold voltage	V_{CC} = MIN	A input		1.4	2	V
V_{T-}	Negative-going threshold voltage	V_{CC} = MIN	A input	0.8	1.4		V
V_{T+}	Positive-going threshold voltage	V_{CC} = MIN	B input		1.55	2	V
V_{T-}	Negative-going threshold voltage	V_{CC} = MIN	B input	0.8	1.35		V
V_I	Input clamp voltage	V_{CC} = MIN,	I_I = −12mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN,	I_{OH} = MAX	2.4	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN,	I_{OL} = MAX		0.2	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 5.5 V			1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	A1 or A2			40	μA
	High-level input current	V_I = 2.4V	B			80	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	A1 or A2			−1.6	mA
		V_I = 0.4V	B			−3.2	
I_{OS}	Short-circuit output current*	V_{CC} = MAX	54 Family	−20		−55	mA
			74 Family	−18		−55	
I_{CC}	Supply current	V_{CC} = MAX	Quiescent		13	25	mA
			Triggered		23	40	
t_{PLH}	Propagation delay time, low-to-high-level Q output from either A input	V_{CC} = 5 V, T_A = 25°C, C_L = 15pF, R_L = 400Ω	C_T = 80 pF, Rint to V_{CC}		45	70	ns
t_{PLH}	Propagation delay time, low-to-high-level Q output from B input				35	55	ns
t_{PHL}	Propagation delay time, high-to-low-level Q output from either A input				50	80	ns
t_{PHL}	Propagation delay time, high-to-low-level Q output from B input				40	65	ns
t_w(out)	Pulse width obtained using internal timing resistor	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 400Ω	C_T = 80pF, Rint to V_{CC}	70	110	150	ns
t_w(out)	Pulse width obtained with zero timing capacitance		C_T = 0, Rint to V_{CC}		30	50	ns
t_w(out)	Pulse width obtained using external timing resistor		C_T = 100pF, R_T = 10kΩ	600	700	800	ns
			C_T = 1μF, R_T = 10kΩ	6	7	8	ms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time.

Pin Assignment (Top view)



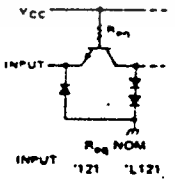
NC-No internal connection
'121···R_{int} = 2 kΩ NOM
'L121···R_{int} = 4 kΩ NOM

Function Table

'121, 'L121 (See Note)

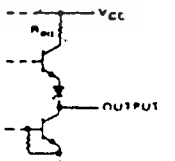
INPUTS A1	A2	B	OUTPUTS Q	Q̄
L	X	H	L	H
X	L	H	L	H
X	X	L	L	H
H	H	X	L	H
H	↓	H	⎍	⎎
↓	H	H	⎍	⎎
↓	↓	H	⎍	⎎
L	X	↑	⎍	⎎
X	L	↑	⎍	⎎

schematics of inputs and outputs



INPUT	'121	'L121
A1	4 kΩ	8 kΩ
A2	4 kΩ	8 kΩ
B	2 kΩ	4 kΩ

EQUIVALENT OF EACH INPUT



'121 R_{ext} = 130 Ω NOM
'L121 R_{ext} = 260 Ω NOM

TYPICAL OF BOTH OUTPUTS

NOTES: A. H = high level (steady state), L = low level (steady state), ↑ = transition from low to high level, ↓ = transition from high to low level, ⎍ = one high-level pulse, ⎎ = one low-level pulse, X = irrelevant (any input, including transitions).
B. To use the internal timing resistor connect R_{int} to V_{CC}.
C. An external timing capacitor may be connected between C_{ext} (positive) and R_{ext}/C_{ext}.
D. For accurate repeatable pulse widths, connect an external resistor between R_{ext}/C_{ext} and V_{CC} with R_{int} open-circuited.
E. To obtain variable pulse widths, connect external values resistance between R_{int} or R_{ext}/C_{ext} and V_{CC}.

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54185/74185 Binary-to-BCD Converter

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.																SN54185A	J ①			W①					
																SN74185A	J ①	N ①							
FAIRCHILD																									
MOTOROLA																MC54185		①							
																MC74185		①							
N.S.C.																DM54185A	J ①			W①					
																DM74185A	J ①	N ①		W①					
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																FLH571		①							
HITACHI																									
MITSUBISHI																									
NEC																M53385		P ①							
TOSHIBA																									

Electrical Characteristics SN54185A/SN74185A

absolute maximum ratings over operating free-air temperature range

Supply voltage	7V	Operating free-air temperature range	SN54	−55°C to 125°C
Input voltage	5.5V		SN74	0°C to 70°C
		Storage temperature range		−65°C to 150°C

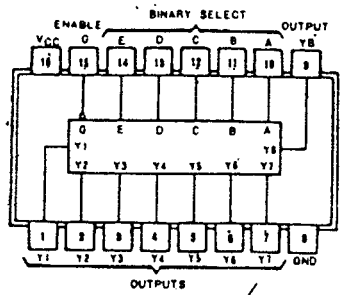
recommended operating conditions

	SN54185A			SN74185A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
Low-level output current, I_{OL}			12			12	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN,	I_I = −12mA			−1.5	V
I_{OH}	High-level output current	V_{CC} = MIN, V_{IL} = 0.8V,	V_{IH} = 2V, V_{OH} = 5.5V			100	μA
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IL} = 0.8V,	V_{IH} = 2V, I_{OL} = 12mA			0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 5.5V			1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_I = 2.4V			40	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_I = 0.4V			−1	mA
I_{CCH}	Supply current, all outputs high	V_{CC} = MAX			50		mA
I_{CCL}	Supply current, all programmed outputs low	V_{CC} = MAX			62	99	mA
t_{PLH}	From enable G	V_{CC} = 5V	T_A = 25°C,		19	30	ns
t_{PHL}	From enable G	C_L = 15pF			22	35	ns
t_{PLH}	From binary select	R_{L1} = 400Ω			27	40	ns
t_{PHL}	From binary select	R_{L2} = 600Ω			23	40	ns

Pin Assignment (Top View)



positive logic: see function table

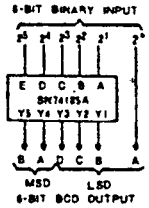
Function Table

'185

BINARY WORDS	INPUTS						OUTPUTS							
	BINARY SELECT					ENABLE								
	E	D	C	B	A	G	YB	Y7	Y6	Y5	Y4	Y3	Y2	Y1
0-1	L	L	L	L	L	L	H	H	L	L	L	L	L	L
2-3	L	L	L	L	H	L	H	H	L	L	L	L	L	H
4-5	L	L	L	H	L	L	H	H	L	L	L	L	H	L
6-7	L	L	L	H	H	L	H	H	L	L	L	L	H	H
8-9	L	L	H	L	L	L	H	H	L	L	L	H	L	L
10-11	L	L	H	L	H	L	H	H	L	L	H	L	L	L
12-13	L	L	H	H	L	L	H	H	L	L	H	L	L	H
14-15	L	L	H	H	H	L	H	H	L	L	H	L	H	L
16-17	L	H	L	L	L	L	H	H	L	L	H	L	H	H
18-19	L	H	L	L	H	L	H	H	L	L	H	H	L	L
20-21	L	H	L	H	L	L	H	H	L	H	L	L	L	L
22-23	L	H	L	H	H	L	H	H	L	H	L	L	L	H
24-25	L	H	H	L	L	L	H	H	L	H	L	L	H	L
26-27	L	H	H	L	H	L	H	H	L	H	L	L	H	H
28-29	L	H	H	H	L	L	H	H	L	H	L	H	L	L
30-31	L	H	H	H	H	L	H	H	L	H	H	L	L	L
32-33	H	L	L	L	L	L	H	H	L	H	H	L	L	H
34-35	H	L	L	L	H	L	H	H	L	H	H	L	H	L
36-37	H	L	L	H	L	L	H	H	L	H	H	L	H	H
38-39	H	L	L	H	H	L	H	H	L	H	H	H	L	L
40-41	H	L	H	L	L	L	H	H	H	L	L	L	L	L
42-43	H	L	H	L	H	L	H	H	H	L	L	L	L	H
44-45	H	L	H	H	L	L	H	H	H	L	L	L	H	L
46-47	H	L	H	H	H	L	H	H	H	L	L	L	H	H
48-49	H	H	L	L	L	L	H	H	H	L	L	H	L	L
50-51	H	H	L	L	H	L	H	H	H	L	H	L	L	L
52-53	H	H	L	H	L	L	H	H	H	L	H	L	L	H
54-55	H	H	L	H	H	L	H	H	H	L	H	L	H	L
56-57	H	H	H	L	L	L	H	H	H	L	H	L	H	H
58-59	H	H	H	L	H	L	H	H	H	L	H	H	L	L
60-61	H	H	H	H	L	L	H	H	H	H	L	L	L	L
62-63	H	H	H	H	H	L	H	H	H	H	L	L	L	H
ALL	X	X	X	X	X	H	H	H	H	H	H	H	H	H

H = high level, L = low level, X = irrelevant

6-BIT CONVERTER



†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡All typical values are at V_{CC} = 5V, T_A = 25°C
*t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

เอกสารนี้จัดทำขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54194/74194 4-Bit Bidirectional Universal Shift Register

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power	
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	I C
T. I.	SN54S194	J ①			W①						SN54LS194A	J ①			W①	SN54194	J ①			W①		
	SN74C194	J ①	N①								SN74LS194A	J ①	N①			SN74194	J ①	N①				
FAIRCHILD																						
		R①										R①			P①		R①				
MOTOROLA																						
		R①										R①	P①		P①		R①	P①		P①		
N. S. C.											SN74LS194		P①			SN74194		P①				
	DM74S194		①								DM54LS194		①			DM54194	J ①			W①		
PHILIPS											DM74LS194		①			DM74194	J ①	N①		W①		
	N74S194																					
SIGNETICS	S54S194	F①			W①						N74LS194		①			N74194		①				
	N74S194	F①	E①													S54194	F ①	B ①		W①		
SIEMENS											N74LS194		A ①			N74194	F ①	B ①				
FUJITSU																FLJSS1		①				
HITACHI											74LS194		M ①									
MITSUBISHI											HD74LS194		P ①			HD74194	①	P ①				
NEC											M74LS194		P ①									
AMD	Am54S194	①									74LS194		C ①									
	Am74S194	①									Am54LS194A		①									
											Am74LS194A											

Electrical Characteristics SN54LS194/SN74LS194

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

		SN54LS194 MIN	NOM	MAX	SN74LS194 MIN	NOM	MAX	UNIT
Supply voltage V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−400			−400	μA
Low-level output current, I_{OL}				4			8	mA
Clock frequency f_{clock}		0		25	0		25	MHz
Width of clock or clear pulse, t_w		20			20			ns
Setup time t_{setup}	Mode control	30			30			ns
	Serial and parallel data	25			20			ns
	Clear inactive-state	25			25			ns
Hold time at any input, t_{hold}		0			0			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

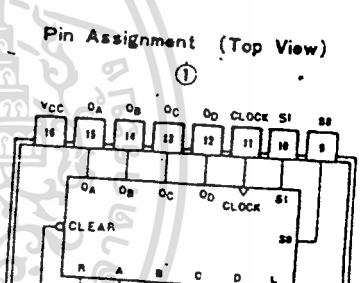
PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = −400μA		2.7	3.5		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OL} = 8mA			0.35	0.5	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current*	V_{CC} = MAX	SN54LS	−20		−100	mA
			SN74LS	−20		−100	
I_{CC}	Supply current	V_{CC} = MAX, See Note 1			15	23	mA
f_{max}	Maximum clock frequency	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ		25	36		MHz
t_{PHL}	from clear				19	30	ns
t_{PLH}	from clock				14	22	ns
t_{PHL}	from clock				17	26	ns

NOTES 1. With all outputs open, inputs A through D grounded, and 4.5 V applied to S0, S1, clear, and the serial inputs, I_{CC} is tested with a momentary GND, then 4.5 V, applied to clock.

2. H = high level (steady state)
L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level
a, b, c, d = the level of steady-state input at inputs A, B, C, or D, respectively
Q_{A0}, Q_{B0}, Q_{C0}, Q_{D0} = the level of Q_A, Q_B, Q_C, or Q_D, respectively, before the indicated steady-state input conditions were established
Q_{An}, Q_{Bn}, Q_{Cn}, Q_{Dn} = the level of Q_A, Q_B, Q_C, Q_D, respectively, before the most-recent ↑ transition of the clock

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions
‡All typical values are at V_{CC} = 5V, T_A = 25°C
*Not more than one output should be shorted at a time
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

Pin Assignment (Top View) ①



positive logic see function table

Function Table

194,*S194,*LS194 (See Note 2)

INPUTS										OUTPUTS			
CLEAR	MODE S1	MODE S0	CLOCK	SERIAL LEFT	SERIAL RIGHT	PARALLEL A	PARALLEL B	PARALLEL C	PARALLEL D	Q_A	Q_B	Q_C	Q_D
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q_{An}	Q_{Bn}	Q_{Cn}
H	L	H	↑	X	L	X	X	X	X	L	Q_{An}	Q_{Bn}	Q_{Cn}
H	H	L	↑	H	X	X	X	X	X	Q_{Bn}	Q_{Cn}	Q_{Dn}	H
H	H	L	↑	L	X	X	X	X	X	Q_{Bn}	Q_{Cn}	Q_{Dn}	L
H	L	L	X	X	X	X	X	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}

CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้