



ปีการศึกษา 2532

เครื่องชั่งน้ำหนักแบบดิจิทัล



ปริญญาโท ปีการศึกษา 2532

เรื่อง เครื่องชั่งน้ำหนักแบบดิจิทัล

ผู้จัดทำ

1. นาย บุญชัย ปัญญาวิเศษพงศ์ 29.1095
2. นาย เบนจศักดิ์ จรรยาสิทธิ์ 29.1100

(อาจารย์ สมศักดิ์ เขียวศิริกุล)

อาจารย์ที่ปรึกษา

ปริญญาโท ปีการศึกษา 2532

เรื่อง เครื่องชั่งน้ำหนักแบบดิจิทัล

ผู้จัดทำ

1. นาย บุญชัย ปัญญาวิเศษพงศ์ 29.1095
2. นาย บุญศักดิ์ จรรยาสิทธิ์ 29.1100

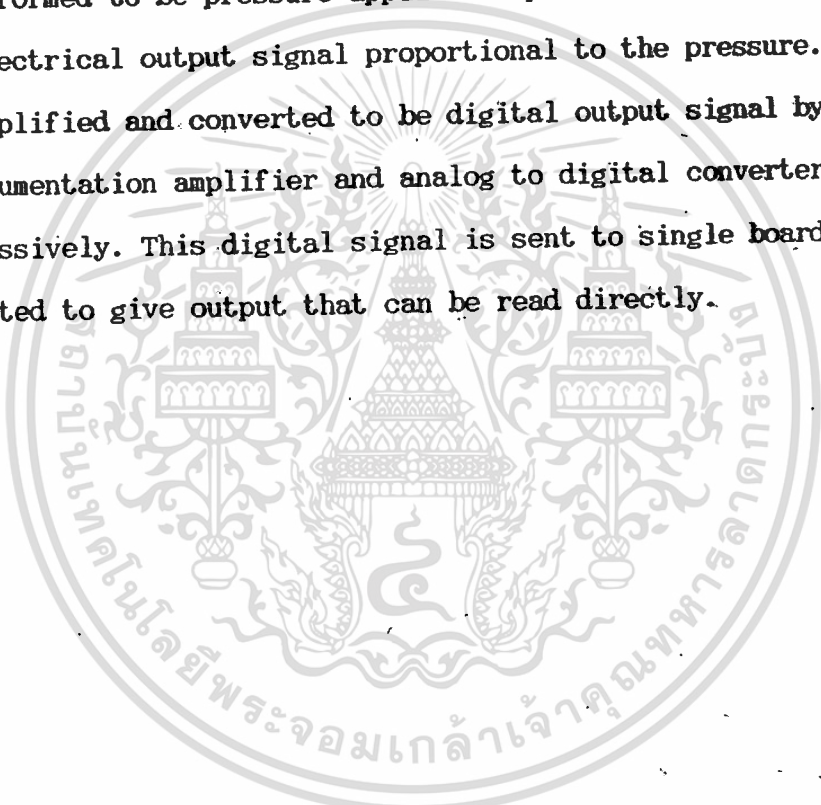
..... อาจารย์ที่ปรึกษา

(อาจารย์ สมศักดิ์ เชียรศิริกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSTRACT

This project concerns in the studying of digital weight-meter. It consists of two main parts: first, the mechanics part; second, the electronics circuits. Weight applied to the mechanics part is transformed to be pressure applied to pressure transducer and gives an electrical output signal proportional to the pressure. This signal is amplified and converted to be digital output signal by instrumentation amplifier and analog to digital converter successively. This digital signal is sent to single board and operated to give output that can be read directly.

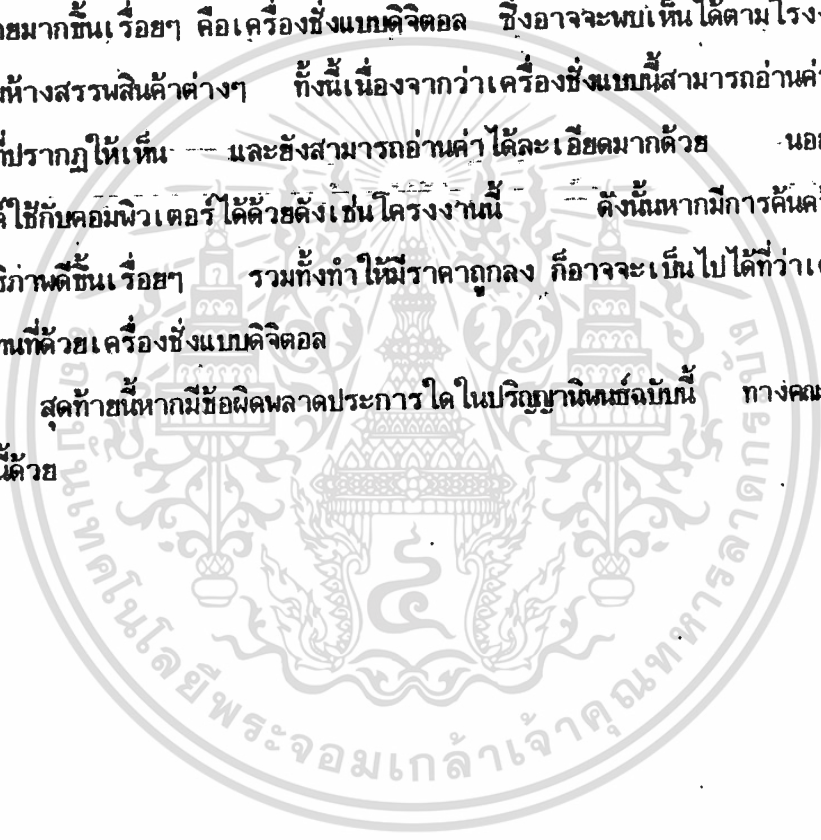


บทที่ 1

บทนำ

เครื่องซึ่งที่ใช้กันทั่วไปในปัจจุบันมีหลายแบบ เช่น เครื่องซึ่งแบบเข็ม เครื่องซึ่งสปริง ในบรรดาเครื่องซึ่งแบบต่างๆ เหล่านี้ เครื่องซึ่งอีกแบบที่น่าสนใจ และน่าจะมีการใช้งานอย่างแพร่หลายมากขึ้นเรื่อยๆ คือเครื่องซึ่งแบบดิจิทัล ซึ่งอาจจะพบเห็นได้ตามโรงงานอุตสาหกรรมหรือตามห้างสรรพสินค้าต่างๆ ทั้งนี้เนื่องจากว่าเครื่องซึ่งแบบนี้สามารถอ่านค่าได้โดยตรงจากตัวเลขที่ปรากฏให้เห็น และยังสามารอ่านค่าได้ละเอียดมากด้วย นอกจากนี้ยังอาจจะประยุกต์ใช้กับคอมพิวเตอร์ได้ด้วยดังเช่น เครื่องงานนี้ ดังนั้นก็หากมีการค้นคว้าและหันมาให้ความสนใจกับภาคนี้เรื่อยๆ รวมทั้งทำให้มีราคาถูกลง ก็อาจจะเป็นไปได้ว่าเครื่องซึ่งแบบเก่าจะถูกแทนที่ด้วยเครื่องซึ่งแบบดิจิทัล

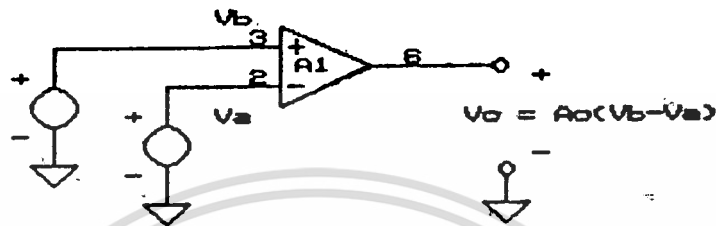
สุดท้ายนี้หากมีข้อผิดพลาดประการใด ในปริิญาฉบับนี้ ทางคณะผู้จัดทำก็ขออภัยไว้ ณ ที่นี้ด้วย



บทที่ 2

ทฤษฎีหรือหลักการ

2.1 ออปแอมป์ (OPERATIONAL AMPLIFIER)



ภาพที่ 2.1.1

คุณสมบัติในทางอุดมคติของออปแอมป์

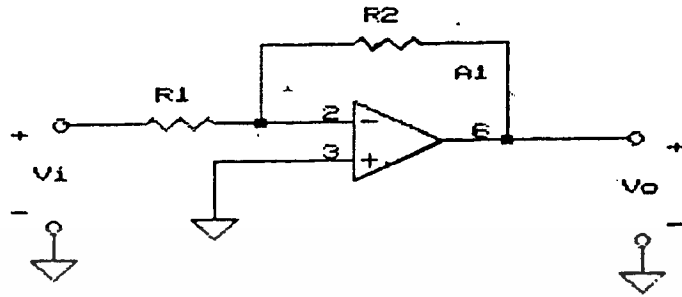
1. กระแสที่ไหลเข้าขั้วจุดอินพุท (input) ที่ขาอินเวอร์ตติ้ง (INVERTING) และที่ขาอนอินเวอร์ตติ้ง (NONINVERTING) ของออปแอมป์ (OP-AMP) มีค่าเท่ากับศูนย์ นั่นคือค่าอินพุทอิมพีแดนซ์ (input impedance (Z_{in})) ของออปแอมป์มีค่าเข้าใกล้อนันต์
2. อัตราขยายแบบโอเพนลูป (OPEN-LOOP GAIN) และแบนวิธ (BANDWIDTH) ของออปแอมป์มีค่าเข้าใกล้อนันต์
3. ศักดาไฟฟ้าที่ขาอินพุททั้งสอง คือที่ขาอนอินเวอร์ตติ้งและขาอินเวอร์ตติ้งมีค่าเท่ากัน เนื่องจากอัตราขยายแบบโอเพนลูปของออปแอมป์มีค่าเข้าใกล้อนันต์ และศักดาไฟฟ้าที่เอาต์พุท (output voltage (v_o)) มีค่าเป็นไปตามสมการ

$$v_o = A_o (v_b - v_a) \quad (2.1.1)$$

และในการใช้งาน v_o มักจะมีค่าจำกัด ดังนั้น $(v_b - v_a)$ จึงต้องมีค่าเป็นศูนย์ หรือกล่าวอีกนัยหนึ่งได้ว่าศักดาไฟฟ้าที่ขาอินพุททั้งสองมีค่าเท่ากัน

4. เอาต์พุทอิมพีแดนซ์ (output impedance) ที่ขาเอาต์พุทของออปแอมป์มีค่าเท่ากับศูนย์ และยังสามารถจ่ายกระแสได้อย่างไม่จำกัดด้วย

2.2 อินเวอร์ตติ้ง แอมพลิฟายเออร์ (INVERTING AMPLIFIER)



ภาพที่ 2.2.1

จากภาพที่ 2.2.1 สักดาไฟฟ้าที่ขานอนอินเวอร์ตติ้งมีค่าเป็นศูนย์ ทำให้ขานอินเวอร์ตติ้ง มีลักษณะเป็นกราวด์เสมือน (virtual ground) กล่าวคือมีศักดาเท่ากับศูนย์ โดยที่ไม่ได้ต่อกับกราวด์ของวงจร ดังนั้นกระแส i จะมีค่าเป็นดังสมการ

$$i = v_1 / R_1 \quad (2.2.1)$$

เนื่องจากอินพุทอิมพีแดนซ์มีค่าสูงมาก จึงไม่มีกระแสไหลเข้าขานอินเวอร์ตติ้งของออปแอมป์ ดังนั้นกระแสที่ไหลผ่าน R_2 จะเท่ากับ i จึงได้ว่า

$$v_o = -iR_2 = -v_1 R_2 / R_1 \quad (2.2.2)$$

และจะได้อัตราขยายแบบโคลลสลับ (CLOSE-LOOP GAIN) ของอินเวอร์ตติ้งแอมป์ (A_v) จะเท่ากับ

$$A_v = v_o / v_1 = -R_2 / R_1 \quad (2.2.3)$$

การที่ A_v มีเครื่องหมายเป็นลบ แสดงว่าเฟสของเอาต์พุตและอินพุตจะตรงข้ามกัน และจากสมการ (2.2.3) จะพบว่า A_v มีค่าขึ้นกับ R_1 และ R_2 เท่านั้น จึงสามารถกำหนดอัตราขยาย (gain) ของวงจรได้จากอุปกรณ์ภายนอก เนื่องจากอัตราขยายของวงจรไม่ขึ้นกับคุณสมบัติของออปแอมป์ และจะหาอินพุทอิมพีแดนซ์ของอินเวอร์ตติ้งแอมป์ได้จาก

$$R_{in} = v / (v_1 / R_1) = R_1 \quad (2.2.4)$$

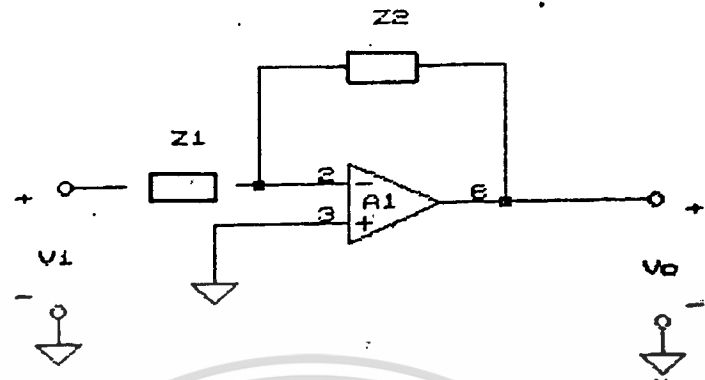
ดังนั้นถ้าต้องการใช้อินเวอร์ตติ้งแอมป์ที่มีค่า R_{in} สูง จะต้องใช้ R_1 ที่มีค่าสูง และ

ถ้าต้องการให้อัตราขยายของวงจรมีค่าสูงด้วยจะต้องใช้ค่า R_2 ที่มีค่าสูงมาก ซึ่งเป็นข้อเสีย

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ของวงจรมอง
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

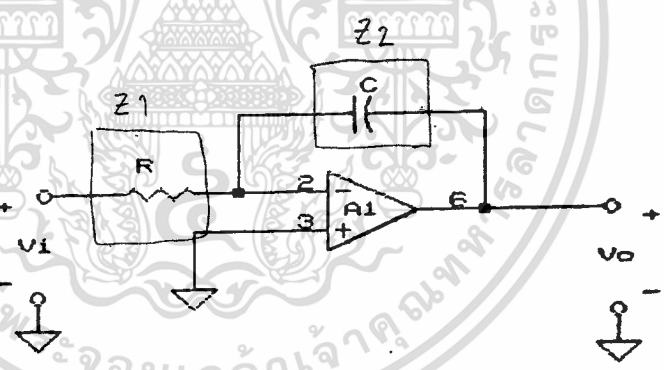
ตัวอย่างการประยุกต์ใช้อินเวอร์ตติ้งแอมป์



ภาพที่ 2.2.2

จากภาพที่ 2.2.2 จะต้องวงจรโดยแทน R_1 และ R_2 ด้วยอิมพีแดนซ์ Z_1 และ Z_2
 ตามลำดับ ดังนั้นจะได้อัตราขยายแบบโวลต์ (A_v)

$$A_v = v_o/v_i = -Z_2/Z_1 \tag{2.2.5}$$



ภาพที่ 2.2.3 $\frac{1}{2\pi fC}$

และในกรณีที่ $Z_1 = R$ และ $Z_2 = 1/j\omega C$ ดังภาพที่ 2.2.3 จะได้

$$A_v = v_o/v_i = -1/j\omega RC \tag{2.2.6}$$

นิยามในแง่ของเวลา (time-domain) จะได้

$$i(t) = v_i(t)/R \tag{2.2.7}$$

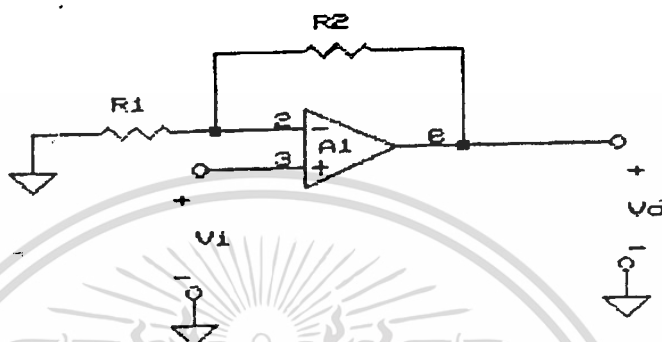
ถ้าสมมติเวลาที่ $t = 0$ สวิตช์รวม C มีค่าเท่ากับศูนย์ จะได้

$$v_o(t) = (1/C) \int i(t)dt = -(1/RC) \int v_i(t)dt \tag{2.2.8}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ
 จากสมการ (2.2.8) จะเห็นว่า v_o เป็นอินทิกรัล (integral) ของ v_i ดังนั้น
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จึงเรียกวงจรนี้ว่าวงจรมินิเกรเตอร์ (integrator) และจากสมการ (2.2.4) จะได้ว่า อินพุทอิมพีแดนซ์ของวงจรมินิเกรเตอร์มีค่าเท่ากับ R

2.3 นอนอินเวอร์ตติ้งแอมพลิฟายเออร์ (NONINVERTING AMPLIFIER)



ภาพที่ 2.3.1

จากภาพที่ 2.3.1 จะเห็นว่าศักดาไฟฟ้าที่ขาอินเวอร์ตติ้งของออปแอมป์จะเท่ากับ ศักดาไฟฟ้าที่ขาอนอินเวอร์ตติ้งคือ v_1 ดังนั้นจะสามารถคำนวณหากระแส i ได้จาก

$$i = v_1 / R_1 \quad (2.3.1)$$

และจะได้ว่ากระแสที่ไหลผ่าน R_2 จะเท่ากับ i ด้วย ดังนั้น

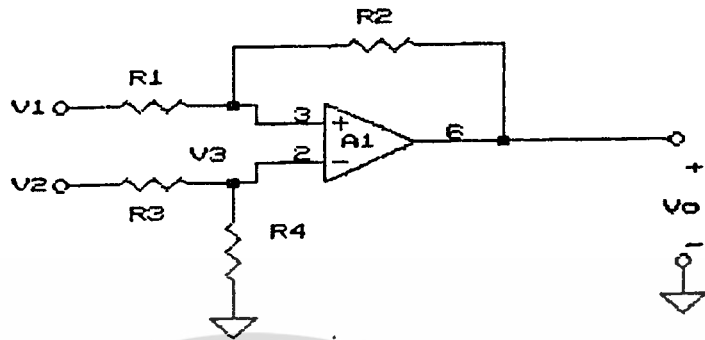
$$v_o = v_1 + iR_2 = v_1 + (v_1 / R_1)R_2 \quad (2.3.2)$$

ดังนั้นอัตราขยายแบบโวลต์สลุปของวงจรมินิเกรเตอร์จะเท่ากับ

$$A_v = v_o / v_1 = 1 + R_2 / R_1 \quad (2.3.3)$$

เนื่องจากกระแสที่ไหลเข้าจุดอินพุทของอนอินเวอร์ตติ้งออปแอมป์เท่ากับศูนย์ ดังนั้นจะ
ได้ว่าอินพุทอิมพีแดนซ์ของวงจรมินิเกรเตอร์มีค่าเข้าใกล้อนันต์ วงจรมินิเกรเตอร์จึงเหมาะสำหรับการใช้งานเมื่อ
แยกแยะแหล่งจ่าย (source) ที่มีค่าอิมพีแดนซ์สูงกับ โหลดที่มีค่าอิมพีแดนซ์ต่ำ

2.4 ติฟเฟอเรนเชียลแอมพลิฟายเออร์ (DIFFERENCE AMPLIFIER)



ภาพที่ 2.4.1

จากภาพที่ 2.4.1 จะเห็นว่าวงจรมีสองอินพุตคือ v_1 กับ v_2 และที่ขาอินพุตของ
 ออปแอมป์ทั้งสองต่างก็มีศักดาไฟฟ้าเท่ากับ v_3 และสามารถหา v_3 ได้จาก

$$v_3 = v_2 R_4 / (R_3 + R_4) \quad (2.4.1)$$

และจะคำนวณกระแส i ได้โดย

$$i = (v_1 - v_3) / R_1 \quad (2.4.2)$$

ดังนั้นจะได้

$$v_o = v_3 - i R_2 = v_3 - [(v_1 - v_3) / R_1] R_2 \quad (2.4.3)$$

$$v_o = [(1 + R_2 / R_1) / (1 + R_3 / R_4)] v_2 - (R_2 / R_1) v_1 \quad (2.4.4)$$

จากสมการ (2.4.4) ถ้าต้องการทำวงจรดังกล่าวให้เป็นติฟเฟอเรนเชียลแอมป์

(DIFFERENTIAL AMP.) นั้นคือวงจรจะขยายเฉพาะสัญญาณแบบติฟเฟอเรนเชียลโหมด

(differential mode) แต่สัญญาณคอมมอนโหมด (common mode) จะถูกกำจัดออกไป

กล่าวคือเมื่อสัญญาณอินพุตทั้ง v_1 และ v_2 มีค่าเท่ากันและเฟสตรงกันจะได้ศักดาไฟฟ้าที่เอาท์พุท

v_o เป็นศูนย์ จากสมการ (2.4.4) เงื่อนไขนี้จะเป็นจริงก็ต่อเมื่อ

$$R_2 / R_1 = R_4 / R_3 \quad (2.4.5)$$

ดังนั้นจึงคำนวณหา v_o ได้โดย

$$v_o = (R_2 / R_1) (v_2 - v_1) \quad (2.4.6)$$

$$A_{diff} = R_2 / R_1 \quad (2.4.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปเผยแพร่โดยไม่ได้รับอนุญาต
 จากสมการ (2.4.7) A_{diff} ซึ่งเป็นอัตราขยายของวงจรเมื่อสัญญาณอินพุตเป็น
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบคิฟเฟอเรนเชียลใหม่จะเท่ากับอัตราส่วนของ R_2 ต่อ R_1 และ A_{cm} ซึ่งเป็นอัตราขยายของวงจรเมื่อสัญญาณอินพุตเป็นแบบคอมมอนโหมดจะเท่ากับศูนย์ ดังนั้น CMRR (COMMON MODE REJECTION RATIO) ของวงจรมีค่าสูงมาก แต่ในทางปฏิบัติ ค่า CMRR ของวงจรมักจะถูกจำกัดโดยตัวแปรอื่น ๆ ดังเช่นตัวอย่างที่จะแสดงต่อไปนี้

ถ้ากำหนดให้ $R_1 = R_3$ และ $R_2 = R_4$ เนื่องจากค่าความต้านทานที่ใช้ในวงจรจะมีค่าผิดพลาดไปจากค่าที่ระบุไว้

ในที่นี้จะสมมติว่าค่าความผิดพลาดเท่ากับ 1%

$$R_1 = R_3 = 10K \text{ และ } R_2 = R_4 = 100K$$

จากสมการ (2.4.4) จะได้

$$A_{cm} = v_o / v_{cm} = -(R_2/R_1) + [R_4/(R_3+R_4)] [(R_2+R_1)/R_1] \tag{2.4.8}$$

ในกรณีที่แยกที่สุดคือ ค่าผิดพลาดของ R_2 และ R_3 เท่ากับ +1% ส่วนค่าผิดพลาดของ R_1 และ R_4 เท่ากับ -1% ดังนั้นเมื่อแทนค่าลงในสมการ (2.4.8) จะได้

$$(A_{cm})_{\text{worst case}} = -10.20202 + 10.16498 = -0.03704$$

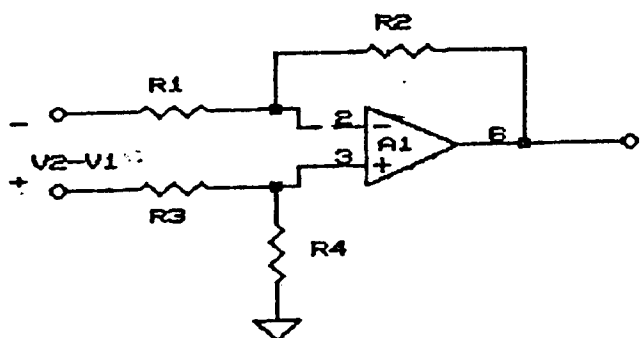
$$A_{diff} = -10$$

ดังนั้นจึงได้ว่า

$$(CMRR)_{\text{worst case}} = 20 \log A_{diff} / A_{cm} = 20 \log 10 / 0.03704 = 48.6 \text{ dB}$$

จะเห็นได้ว่าค่า CMRR ที่แท้จริงของวงจรมักจะถูกจำกัดด้วยค่าความผิดพลาดของ

ตัวความต้านทานเอง



จากภาพที่ 2.4.2 เป็นการทำ Z_{in} ของวงจร เพื่อให้ง่ายต่อควมคำนวณจะกำหนดให้ $R_1 = R_3$ และ $R_2 = R_4$ ดังนั้นจะได้อินพุทริซิสแตนท์แบบดิฟเฟอเรนเชียล (differential-input resistance (R_{diff}))

$$R_{diff} = (v_2 - v_1) / i \tag{2.4.9}$$

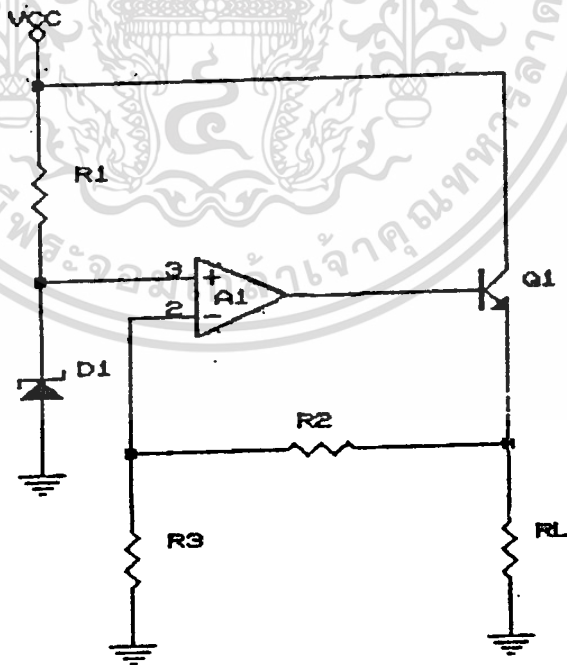
เนื่องจากขาอินพุทของออปแอมป์ทั้งสองมีศักดาไฟฟ้าเท่ากัน จึงเปรียบเสมือนเป็นจุดเดียวกัน และจะเขียนสมการ (loop equation) ได้เป็น

$$v_2 - v_1 = iR_1 + 0 + iR_1 \tag{2.4.10}$$

$$R_{diff} = 2R_1 \tag{2.4.11}$$

จากสมการ (2.4.7) จะเห็นว่าถ้าต้องการวงจรที่มี A_{diff} สูงๆ จะต้องใช้ R_1 ค่าน้อยๆ ซึ่งจะมีผลให้ R_{diff} มีค่าต่ำ ซึ่งเป็นข้อเสียของวงจรนี้

2.5 โวลเตจเรกกูเลเตอร์แบบอนุกรม (SERIES TYPE VOLTAGE REGULATOR)



$$Z_D = V_o \times \frac{R_3}{R_2 + R_3}$$

$$V_o = \frac{Z_D (R_1 + R_3)}{R_1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาภาพที่ 2.5.1 ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากภาพที่ (2.5.1) แหล่งกำเนิดศักดาเปรียบเทียบ (reference voltage source) D_1 จะให้เอาต์พุตที่มีค่าคงที่เท่ากับ v_{ref} และจะป้อนเข้าที่ขาอินพุตอินเวอร์ตติงของ A_1 เอาต์พุตของ A_1 จะขับทรานซิสเตอร์ Q_1 เพื่อให้จ่ายกระแสให้แก่โหลดได้อย่างเพียงพอ ศักดาไฟฟ้าที่เอาต์พุต (v_o) ที่ขา emitter ของ Q_1 จะถูกป้อนกลับโดยผ่านทาง feedback network R_2 และ R_3 เข้าที่ขาอินเวอร์ตติงของ A_1 ค่าการลดทอน (attenuation) ของ feedback network (B) จะเป็นไปตามสมการ

$$B = R_2 / (R_2 + R_3) \quad (2.5.1)$$

เนื่องจากศักดาที่ขาอินพุตอินเวอร์ตติงและขาอินเวอร์ตติงของ A_1 จะต้องมีความเท่ากัน ดังนั้นจะได้ว่า

$$B v_o = [R_2 / (R_2 + R_3)] v_o = v_{ref} \quad (2.5.2)$$

ซึ่งผลที่ได้คือ

$$v_o = (1 + R_3 / R_2) v_{ref} \quad (2.5.3)$$

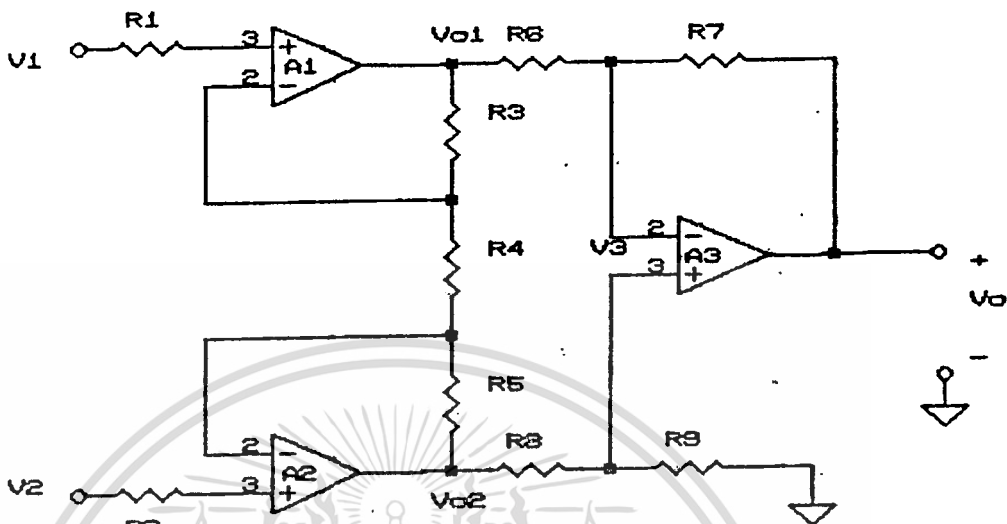
จากสมการ (2.5.3) จะเห็นว่า v_o มีค่าแปรผันโดยตรงกับ v_{ref} ฉะนั้นการที่จะทำให้ v_o มีค่าคงที่โดยไม่เปลี่ยนแปลงตามอุณหภูมิและเวลา แหล่งกำเนิดศักดาเปรียบเทียบจะต้องมีคุณสมบัติดังต่อไปนี้คือ

1. ค่าสัมประสิทธิ์ตามอุณหภูมิ (temperature coefficient) ของแหล่งกำเนิดศักดาเปรียบเทียบจะต้องเป็นศูนย์ ซึ่งกระทำได้โดยการรักษาให้กระแสที่ไหลผ่านแหล่งกำเนิดศักดาเปรียบเทียบมีค่าคงที่ และในทางปฏิบัติค่าสัมประสิทธิ์ตามอุณหภูมิของแหล่งกำเนิดศักดาเปรียบเทียบมักจะมีค่าคงที่ที่กระแสค่าแน่นอนค่าหนึ่งเท่านั้น

2. ถ้า v_{cc} มีค่าเปลี่ยนแปลงจะทำให้ v_{ref} มีการเปลี่ยนแปลงด้วย เนื่องจากค่าไดนามิกคริสเตนซ์ (dynamic resistance) ของแหล่งกำเนิดศักดาเปรียบเทียบมักจะมีค่าไม่เป็นศูนย์

นอกจากนี้จะเห็นได้จากวงจรว่า v_o ที่พร้อมไหลจะมีค่าสูงสุดได้ไม่เกิน $v_{cc} - v_{BE}$ และกระแสที่ไหลผ่าน R_L จะมีค่าสูงสุดได้ไม่เกิน I_{cmax} ของ Q_1 นั่นคือ R_L จะต้องมีความต่ำมากนัก ดังนั้นในการใช้งานจึงควรคำนึงถึงขีดความสามารถของอุปกรณ์แต่ละตัวด้วย

2.6 อินสตรูเมนต์แอมพลิฟายเออร์ (INSTRUMENTATION AMPLIFIER)



ภาพที่ 2.6.1

พิจารณาจากวงจรในภาพที่ 2.6.1 จะเห็นว่าวงจรประกอบด้วยสองภาค โดยภาคแรกประกอบด้วย A_1 และ A_2 ซึ่งมีลักษณะเป็นแบบ differential input differential output และภาคที่สองคือ A_3 ซึ่งมีลักษณะเหมือนวงจรในภาพที่ 2.4.1

ขณะที่สัญญาณป้อนเข้าที่จุดอินพุตของวงจรวงจรดังภาพที่ 2.6.1 จะสามารถคำนวณหา v_o ได้โดยจะเห็นว่าศักดาพร้อม R_4 มีค่าเท่ากับ $v_1 - v_2$ ดังนั้น

$$i = (v_1 - v_2) / R_4 \tag{2.6.1}$$

ฉะนั้นจะได้

$$\begin{aligned} v_{o1} &= v_1 + [(v_1 - v_2) / R_4] R_3 \\ &= v_1 (1 + R_3 / R_4) - v_2 (R_3 / R_4) \end{aligned} \tag{2.6.2}$$

$$\begin{aligned} v_{o2} &= v_2 - [(v_1 - v_2) / R_4] R_5 \\ &= v_2 (1 + R_5 / R_4) - v_1 (R_5 / R_4) \end{aligned} \tag{2.6.3}$$

ดังนั้น

$$v_{o1} - v_{o2} = [(v_1 - v_2) / R_4] (R_3 + R_4 + R_5) \tag{2.6.4}$$

$$A_{diff} = (R_3 + R_4 + R_5) / R_4 \tag{2.6.5}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และห้ามทำซ้ำโดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์โดยไม่มีการแสวงหาประโยชน์ในทางพาณิชย์ใด ๆ ในกรณีที่สัญญาณอินพุตเป็นแบบคอมมอนโหมดคือ $v_1 = v_2 = v_{cm}$ จะไม่มีกระแสไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหลดผ่าน R_4 ทำให้ไม่มีกระแสไหลผ่าน R_3 และ R_5 ดังนั้นจะได้ว่า v_{o1} และ v_{o2} จะเท่ากับ v_{cm} ด้วย

$$A_{cm} = v_o / v_{cm} = [R_9 / (R_8 + R_9)] [(R_8 + R_7) / R_8] - (R_7 / R_8) \quad (2.6.6)$$

ถ้าต้องการใช้วงจรมีการขยายเฉพาะสัญญาณแบบคิฟเฟอเรนเชียลโหมดนั่นคือ เมื่อ $v_1 = v_2 = v_{cm}$ จะได้ v_o มีค่าเป็นศูนย์ จากสมการ (2.6.6) เงื่อนไขนี้จะเป็นจริงก็ต่อเมื่อ

$$R_8 / R_7 = R_9 / R_8 \quad (2.6.7)$$

และเมื่อสมการ (2.6.7) เป็นจริง จะได้

$$v_o = (v_{o2} - v_{o1}) (R_7 / R_8) \quad (2.6.8)$$

แทนค่าสมการ (2.6.4) (2.6.8) จะได้

$$v_o = -(v_1 - v_2) [(R_3 + R_4 + R_5) / R_4] (R_7 / R_8) \quad (2.6.9)$$

ข้อดีของวงจร INSTRUMENTATION AMP.

1. จากสมการ (2.6.5) จะเห็นว่าภาคแรกของวงจรมีค่า S/N RATIO สัญญาณที่มีค่าสูงขึ้น เนื่องจากสัญญาณแบบคิฟเฟอเรนเชียลโหมดเท่านั้นที่จะถูกขยาย ส่วนสัญญาณรบกวน (noise) ที่เป็นแบบคอมมอนโหมดจะถูกกำจัดออกไป

2. จากสมการ (2.6.9) จะเห็นว่าการปรับอัตราขยายของวงจรมีผลทำได้ โดยการปรับค่าความต้านทาน R_3 , R_4 หรือ R_5 โดยไม่มีผลต่อค่า CMRR ของวงจรราบใดที่เงื่อนไขของสมการ (2.6.7) ยังคงเป็นจริงอยู่ แต่ในทางปฏิบัติมักจะใช้ค่าความต้านทาน R_4 ในการปรับอัตราขยายของวงจร

3. ในกรณีที่ A_1 และ A_2 มีคุณสมบัติเหมือนกันทุกประการ การดริฟท์ (drift) ของวงจรมีแนวโน้มที่จะเกิดในทิศทางเดียวกันด้วยขนาดเท่ากัน ดังนั้นสัญญาณที่เกิดจากการดริฟท์ของทั้ง A_1 และ A_2 จะกลายเป็นสัญญาณคอมมอนโหมดซึ่งจะถูกกำจัดโดย A_3 ดังนั้นถ้าเลือกใช้ A_3 ที่เป็นออฟเซตที่มีคุณภาพดี ออฟเซตดริฟท์ (offset drift) ที่เกิดจากวงจรมีค่าน้อยมาก

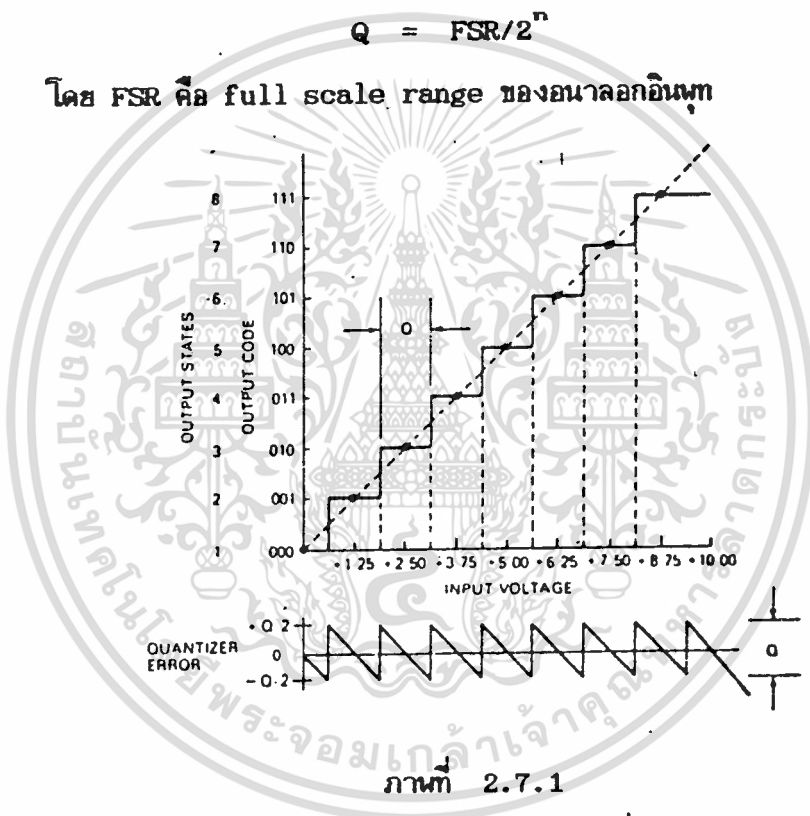
2.7 A/D CONVERTER (ADC)

นิยามของคำที่ใช้เกี่ยวกับ A/D CONVERTER

resolution หมายถึงจำนวนเอาต์พุตสเตต (output state) ของ ADC ซึ่งมีค่าเท่ากับ 2^n โดย n คือจำนวน bit ของดิจิตอลเอาต์พุต (digital output) ของ ADC
 quantum หมายถึงช่วงที่เล็กที่สุดของอนาล็อกอินพุต (analog input) ที่จะให้ค่าของดิจิตอลเอาต์พุตเป็นค่าเดียวกัน ซึ่งจะหาได้จาก

$$Q = \text{FSR}/2^n \quad (2.7.1)$$

โดย FSR คือ full scale range ของอนาล็อกอินพุต

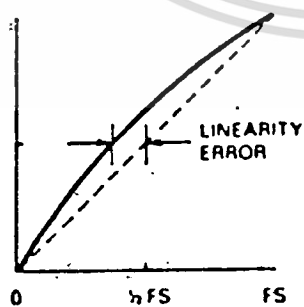
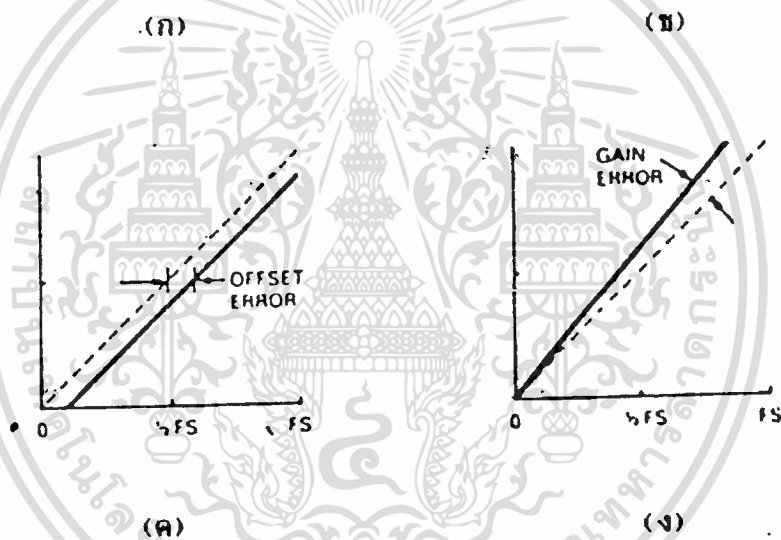
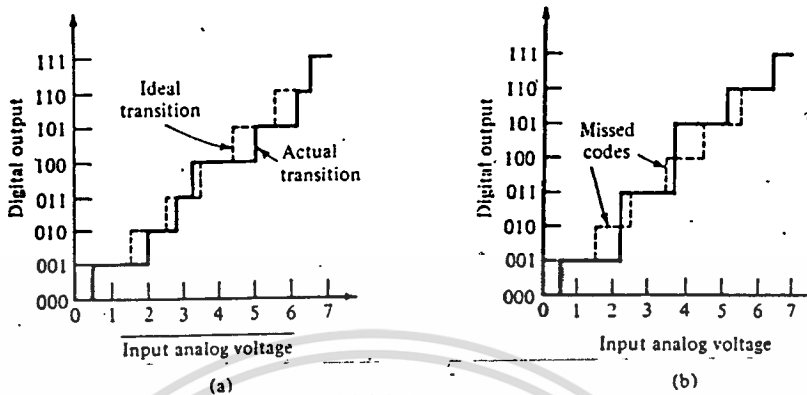


ภาพที่ 2.7.1

ถ้าให้ออนาล็อกอินพุตมีค่าเปลี่ยนแปลงในช่วง full scale range แล้วหาผลต่างของอนาล็อกอินพุตกับดิจิตอลเอาต์พุตจะได้ error function มีลักษณะเป็นรูป sawtooth ซึ่งเรียกว่า quantizing error ดังภาพที่ (2.7.1) และจะเห็นได้ว่าผลต่างของอนาล็อกอินพุตกับดิจิตอลเอาต์พุตจะมีค่าอยู่ในช่วง $(1/2)Q$ ซึ่งจากสมการ (2.7.1) จะเห็นได้ว่าค่าผิดพลาด (error) ดังกล่าวจะสามารถลดได้โดยการเพิ่มค่า n

monotonic คือเมื่อทำการเปลี่ยนแปลงค่าของอนาล็อกอินพุต แล้วจะทำให้ดิจิตอลเอาต์พุตมีการเปลี่ยนแปลงในทิศทางเดียวกับอินพุตด้วย ดังแสดงในภาพที่ 2.7.2 (ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(จ)

ภาพที่ 2.7.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

missing code คือการที่เอาท์พุทสเตปบางค่าหายไป กล่าวคือถึงแม้จะมีการเปลี่ยนแปลงค่าของอนาลอกอินพุทตลอดช่วงที่ใช้งานแล้วก็ตาม จะไม่มีค่าของอินพุทค่าใดที่ทำให้เกิดเอาท์พุทสเตปค่านั้นได้ ดังแสดงในภาพที่ 2.7.2 (ข)

offset error คือค่าผิดพลาดซึ่งเกิดจากการที่แต่ละช่วง (step) ของอนาลอกอินพุทที่ทำให้เกิดจิจิตอลเอาท์พุทมีการเปลี่ยนแปลงต่างก็มีค่าเท่ากับ 1 LSB แต่จุดกึ่งกลางของช่วงแรกไม่ได้เกิดที่ตำแหน่งศูนย์ ดังแสดงในภาพที่ 2.7.2 (ค)

gain error คือค่าผิดพลาดซึ่งเกิดจากการที่แต่ละช่วงของอนาลอกอินพุทที่ทำให้เกิดจิจิตอลเอาท์พุทมีการเปลี่ยนแปลงต่างก็มีค่าเท่ากันแต่ไม่เท่ากับ 1 LSB ดังนั้นถ้าลากเส้นเชื่อมระหว่างจุดกึ่งกลางของแต่ละช่วงแล้วจะได้เป็นรูปเส้นตรง ดังแสดงในภาพที่ 2.7.2 (ง)

linearity error คือค่าผิดพลาดซึ่งเกิดจากการที่แต่ละช่วงของอนาลอกอินพุทที่ทำให้เกิดจิจิตอลเอาท์พุท มีการเปลี่ยนแปลงมีค่าไม่เท่ากันตลอดช่วงของอินพุท ดังนั้นถ้าลากเส้นเชื่อมระหว่างจุดกึ่งกลางของแต่ละช่วงแล้วจะไม่ได้รูปเส้นตรง ดังแสดงในภาพที่ 2.7.2 (จ)

2.7.1 DUAL SLOPE A/D CONVERTER

A/D CONVERTER ชนิดนี้จะประกอบด้วยส่วนที่สำคัญคือ ออปแอมป์อินทิเกรเตอร์ ออปแอมป์คอมพาราเตอร์ (มักจะใช้งานในรูปแบบของ zero crossing detector) เคานเตอร์ (counter) ส่วน control logic และแหล่งกำเนิดศักดาเปรียบเทียบ นอกจากนี้ยังอาจจะมีประกอบด้วยส่วน automatic-zero-correction (AUTO ZERO) ซึ่งจะใช้ในการลดผลของดริฟต์ออฟเซต (DC offset) ของตัววงจรเอง

จากภาพที่ 2.7.4 เมื่อเริ่มเฟส 1 (AUTO ZERO) ซึ่งเป็นส่วนแรกของ conversion cycle สวิตช์ S_1 จะต่ออินพุทของออปแอมป์เฟอ์กับจุดกราวนด์ (S_1 อยู่ที่ตำแหน่ง A) และ S_2 จะเปิดวงจรทำให้เกิด AUTO ZERO LOOP ขึ้น ฉะนั้น C_{AZ} จะถูก charge ทำให้ผลรวมของศักดาออฟเซต (offset voltage) ที่เกิดจาก A_1, A_2 และ A_3 ปรากฏที่ขานอนอินเวอร์ตคั้งของ A_2 ช่วงเวลาที่ใช้โดยเฟส 1 (t_1) จะถูกกำหนดให้มีค่าคงที่

เมื่อเริ่มเฟส 2 (SIGNAL INTEGRATE) S_2 จะเปิดวงจรทำให้ AUTO ZERO LOOP ถูกตัดออกจากวงจร สวิตช์ S_1 จะต่อกับศักดาอินพุทที่ต้องการวัด (S_2 ต่อกับตำแหน่ง B) วงจรอินทิเกรเตอร์ทำการอินทิเกรต (integrate) สัญญาณอินพุทในช่วงเวลาที่กำหนดไว้

แน่นอนเท่ากับ t_2 และในขณะที่เริ่มเฟส 2 ก็จะมีสัญญาณทริกเคอร์เตอร์ให้เริ่มนับขึ้น จำนวนสัญญาณ clock ที่นับได้จะมีค่าคงที่ด้วย เมื่อสิ้นสุดเฟส 2 สวิตช์ S_1 จะต่อเข้ากับ สักดาเปรียบเทียบกับมีค่าคงที่และมีทิศทางตรงข้ามกับอินพุต ณ ตำแหน่ง C นั่นคือเริ่มเข้าสู่ เฟส 3 (REFERENCE INTEGRATE) ดังนั้นขณะที่อยู่ในเฟส 2 จะต้องมีส่วนของวงจรที่คอย ตรวจสอบทิศทางของอินพุตด้วยเพื่อให้สักดาเปรียบเทียบกับทิศทางที่ถูกต้อง และเนื่องจากสักดา เปรียบเทียบมีค่าคงที่ ดังนั้นค่าความชัน (slope) ของเอาต์พุตที่ A_2 ก็จะมีค่าคงที่ และมีทิศทางตรงข้ามกับเอาต์พุตที่เฟส 2 จึงอาจกล่าวได้ว่าเฟส 3 เป็นการ de-integrated สัญญาณ อินพุตและในขณะที่เริ่มเข้าสู่เฟส 3 เคน์เตอร์จะเริ่มนับใหม่อีกครั้งหนึ่ง ในช่วงนี้ A_3 จะคอย ตรวจสอบว่าเอาต์พุตของ A_2 มีสักดาเท่ากับศูนย์หรือยัง ถ้าหากมีการตรวจพบ ส่วน control logic จะควบคุมให้เคน์เตอร์หยุดนับ ดีจิตอลเอาต์พุตของเคน์เตอร์ซึ่งคำนวณตรงกับ อินพุตก็จะถูกแลตช์ (latch) ไว้เป็นการสิ้นสุดเฟส 3 และจะเริ่มเข้าสู่เฟส 1 อีกครั้ง การทำงานของ A/D CONVERTER ก็จะไปเรื่อยๆดังเช่นที่ได้กล่าวไว้แล้วข้างต้น

จากภาพที่ 2.7.4 ขณะที่สิ้นสุดเวลา t_2 สักดาที่เอาต์พุตของ A_2 จะมีการเปลี่ยนแปลงเท่ากับ

$$v_2(A_2)t=t_2 = -(v_{in}/R_{int}C_{int})t_2 \tag{2.7.2}$$

และขณะที่สิ้นสุดเวลา t_3 สักดาที่เอาต์พุตของ A_2 จะมีการเปลี่ยนแปลงเท่ากับ

$$v_2(A_2)t=t_3 = -(v_{ref}/R_{int}C_{int})t_3 \tag{2.7.3}$$

เนื่องจากสักดาที่มีการเปลี่ยนแปลงในช่วงเวลาทั้งสองมีค่าเท่ากัน ดังนั้น

$$t_3 = t_2(v_{in}/v_{ref}) \tag{2.7.4}$$

หรืออาจจะเขียนสมการ (2.7.4) ในรูปของจำนวนสัญญาณ clock ที่นับได้เป็น

$$N_3 = N_2(v_{in}/v_{ref}) \tag{2.7.5}$$

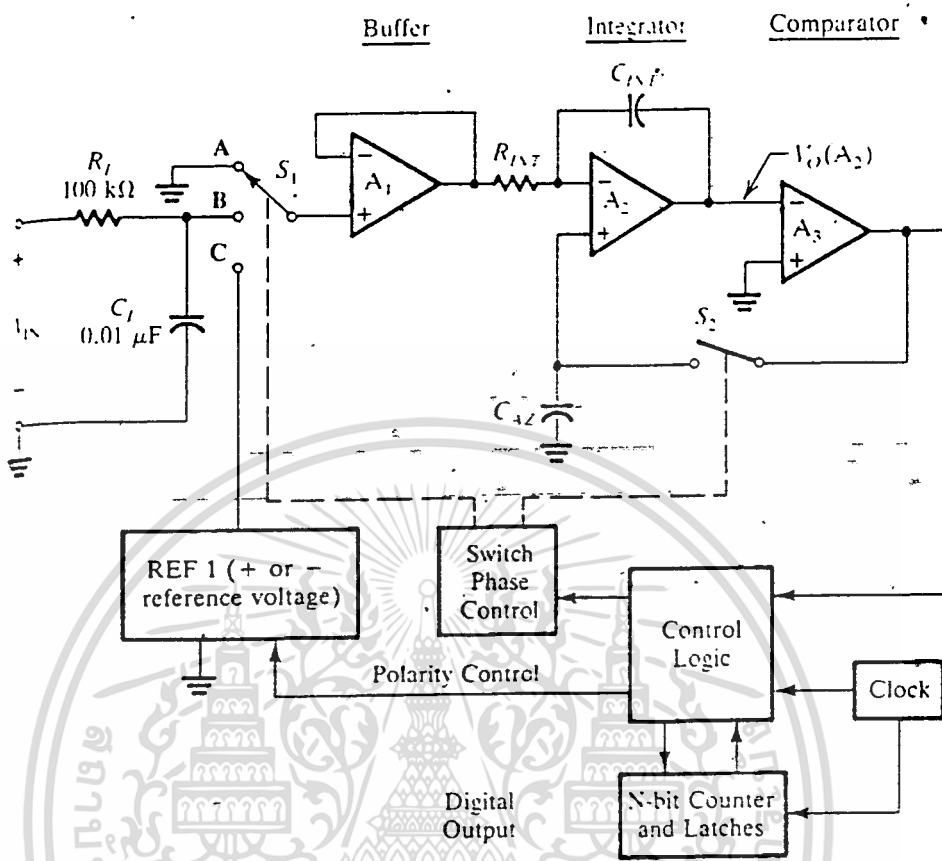
จากสมการ (2.7.4) และ (2.7.5) จะเห็นว่าค่าความถูกต้อง (accuracy) ในทางทฤษฎีของ A/D CONVERTER จะขึ้นกับค่าความถูกต้องของสักดาเปรียบเทียบและค่าความถูกต้องของสัญญาณ clock เท่านั้น ส่วนค่าความผิดพลาดของ C_{int} จะไม่มีผลต่อวงจรเพียงแต่ค่าของ C_{int} จะต้องมีค่าคงที่ในแต่ละ conversion cycle เท่านั้น

ข้อดีของ DUAL SLOPE A/D CONVERTER

ถ้ากำหนดให้ช่วงเวลา t_2 ที่ใช้ในเฟส 2 มีค่าเท่ากับ integral multiple

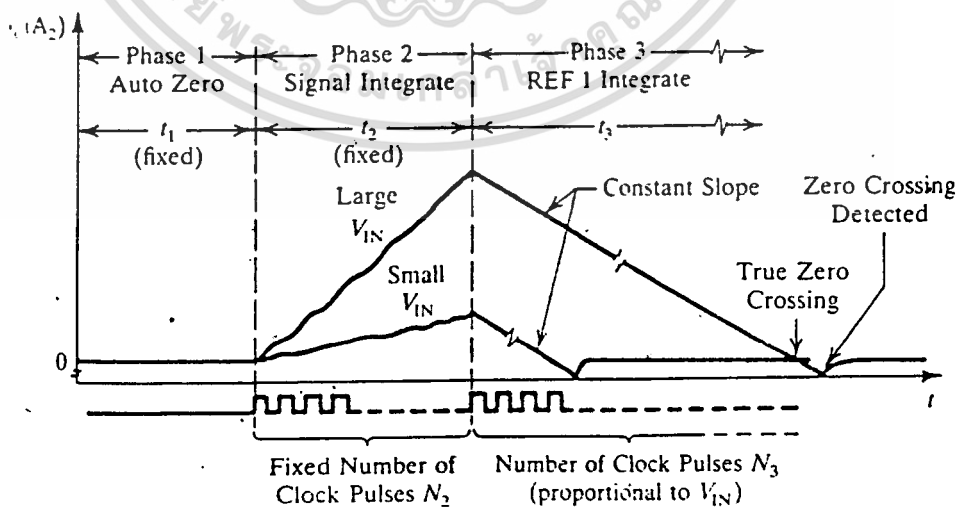
ของคาบเวลาของสัญญาณรบกวน เช่นในกรณีที่ของสัญญาณความถี่ 50 Hz. สัญญาณดังกล่าวจะ

ถูกอินทิเกรตครบคาบเวลาพอดี ดังนั้นค่าอินทิกรัลของสัญญาณความถี่นี้จะมีค่าเป็นศูนย์จึงไม่มีผลต่อการวัดค่าอื่นใดอีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.7.3

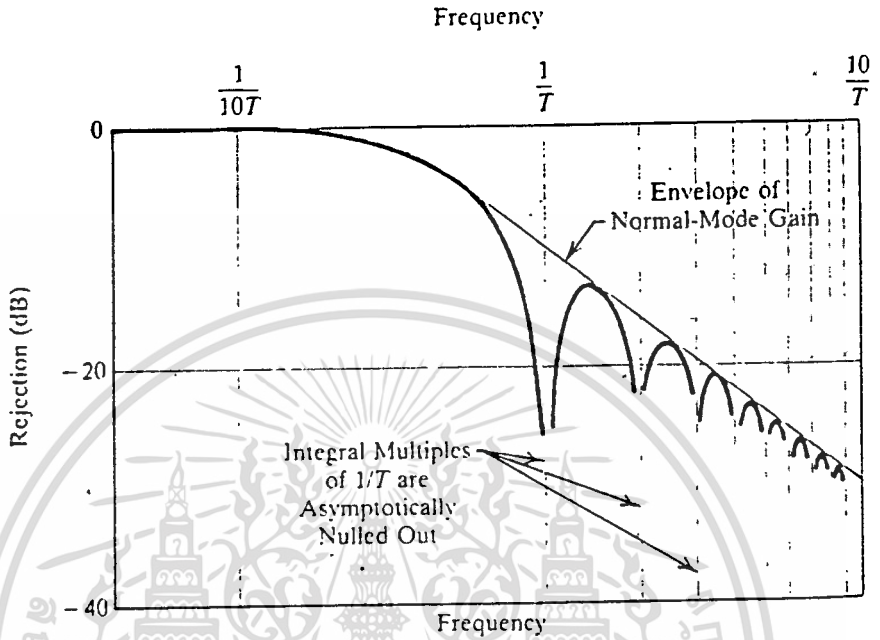
(a)



ภาพที่ 2.7.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลต่อค่าอินทิกรัลของสัญญาณที่ต้องการวัด ซึ่งคุณสมบัตินี้เรียกว่า normal mode หรือ line frequency rejection (NMR) ดังแสดงในภาพที่ 2.7.5 .



ภาพที่ 2.7.5

ในกรณีของสัญญาณความถี่ 50 Hz. ค่า integration time ของสัญญาณ (t_2) ที่น้อยที่สุดจะต้องเท่ากับ $1/50 = 20$ msec.

ถึงแม้ว่า DUAL SLOPE A/D CONVERTER จะมีค่าความถูกต้องดี แต่ค่าผิดพลาดบางค่าจะไม่สามารถกำจัดได้อีก เช่น

1. ในช่วงของเฟส 1 (AUTO ZERO) analog switch S_2 จะมีกระแสรั่วไหล (leakage current) ซึ่งจะลดศักดาที่จะ charge C_{AZ} และ C_{int} และยังมีปัญหาเกี่ยวกับช่วงเวลาเปิดเปิดสวิตช์ S_1 และ S_2 ด้วย เนื่องจากจะต้องใช้ช่วงเวลาหนึ่งในการ charge ตัวเก็บประจุที่เกิดระหว่างขาทเกต (gate) และขาคเวิน (drain) ของ analog switch ด้วย
2. A_1 และ A_2 จะทำให้เกิดความไม่เป็นเชิงเส้น (nonlinearity) ที่เอาท์พุทด้วย
3. ตัวเก็บประจุ C_{int} และ C_{AZ} จะมีค่า dielectric absorption ซึ่งจะ

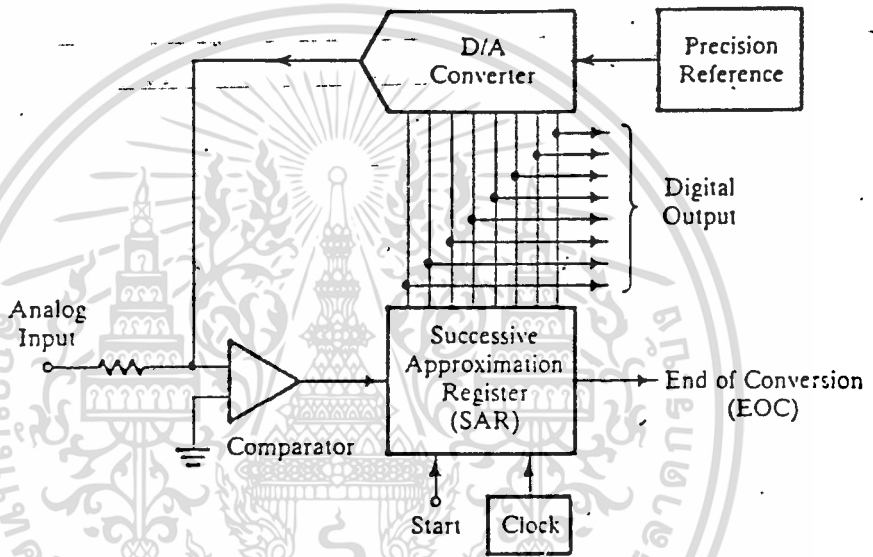
สามารถลดผลของปรากฏการณ์นี้ได้โดยการใช้ตัวเก็บประจุแบบโพลีสไตรีน (polystyrene) หรือแบบโพลีโพรไพลีน (polypropylene)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. จะเกิดช่วงเวลาที่เป็นค่าผิดพลาดระหว่าง true zero crossing และ zero crossing ที่ถูกตรวจสอบโดยส่วนของวงจร control logic.

ผลรวมของค่าผิดพลาดที่เกิดจากวงจรทั้งหมดจะต้องมีค่าไม่เกิน $(1/2)LSB$ จึงจะทำให้วัดค่าได้อย่างถูกต้อง

2.7.2 SUCCESSIVE APPROXIMATION A/D CONVERTER



ภาพที่ 2.7.6

จากภาพที่ 2.7.6 จะเห็นว่า A/D CONVERTER แบบนี้จะประกอบด้วยส่วนที่สำคัญ คือออปแอมป์คอมพาราเตอร์ , D/A CONVERTER (DAC) , แหล่งจ่ายศักดาเปรียบเทียบ และ SAR (successive approximation register)

เมื่อเริ่ม conversion cycle ทุกบิตของ SAR จะถูกรีเซ็ตให้มีค่าเป็นศูนย์ เมื่อมีสัญญาณ clock ลุกแรกผ่านเข้ามา most significant bit (MSB) ของ SAR จะถูกเซ็ตให้มีค่าเป็น "1" และส่งให้เป็นดิจิทัลอินพุตของ DAC จากนั้นออปแอมป์คอมพาราเตอร์จะเปรียบเทียบค่าเอาต์พุตของ DAC กับอนาลอกอินพุต ถ้าเอาต์พุตของ DAC มีค่าน้อยกว่าอนาลอกอินพุต MSB จะยังคงมีค่าเป็น "1" แต่ถ้าเอาต์พุตของ DAC มีค่ามากกว่าอนาลอกอินพุต MSB จะถูกรีเซ็ตให้มีค่าเป็น "0" จากนั้นบิตต่อไปจะถูกเซ็ตให้มีค่าเป็น "1" ขึ้นตอน

เอกสารนี้เป็นเอกสารทสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่น การทำางานในลักษณะเช่นนี้จะกระทำไม่ว่ากรณแต่เพียงสั้น อีกทั้งห้ามมีเหตุดแปลงเนื้อหา และของอย่างองถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

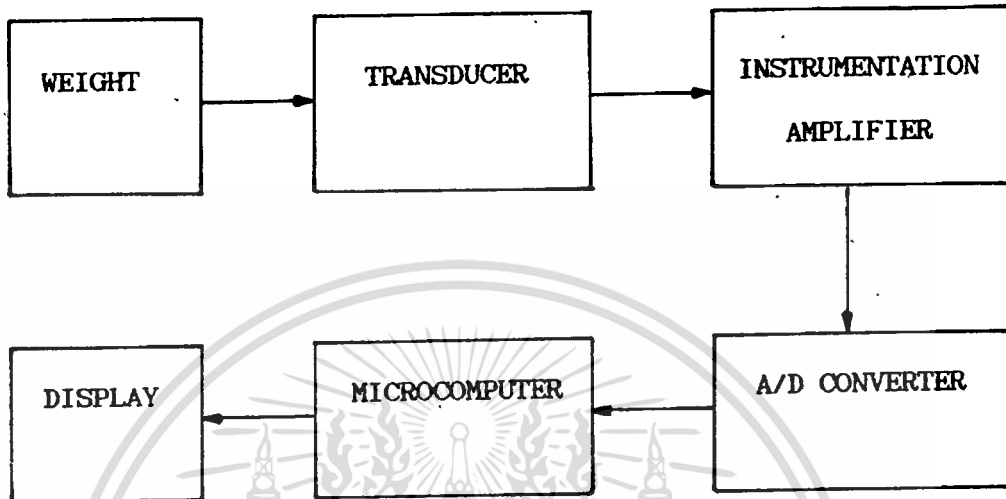
จนครบทุกบิตเพื่อที่จะทำให้เอาต์พุตของ DAC มีค่าใกล้เคียงกับอนาลอกอินพุตมากที่สุด ซึ่งสุดท้ายจะได้ว่าผลต่างระหว่างเอาต์พุตของ DAC กับอนาลอกอินพุตจะมีค่าอยู่ในช่วง $(1/2) \text{LSB}$

สำหรับ A/D CONVERTER แบบนี้ ค่า conversion time (t_{conv}) จะมีค่าแปรผันโดยตรงกับความเร็วของคอมพาราเตอร์ และ DAC ซึ่งช่วงเวลา t_{conv} ที่ใช้จะต้องมีค่าอย่างน้อยที่สุดเท่ากับ n clock period โดย n คือจำนวนบิตของดิจิตอลเอาต์พุตของ DAC และเมื่อเปรียบเทียบความเร็วในการทำงานแล้วจะพบว่าแบบ successive approximation จะทำงานได้เร็วกว่าแบบ dual slope

ในการใช้งานมักจะต้องเพิ่มวงจร sampling and hold เพื่อให้ค่าของอนาลอกอินพุตคงที่ในขณะที่ ADC ทำงานอยู่

ข้อเสียของ successive approximation A/D CONVERTER คือค่าความถูกต้อง ความเป็นเชิงเส้น และ t_{conv} ของ A/D CONVERTER แบบนี้จะถูกจำกัดโดยส่วน DAC

บทที่ 3
การคำนวณและการสร้าง



ภาพที่ 3.1

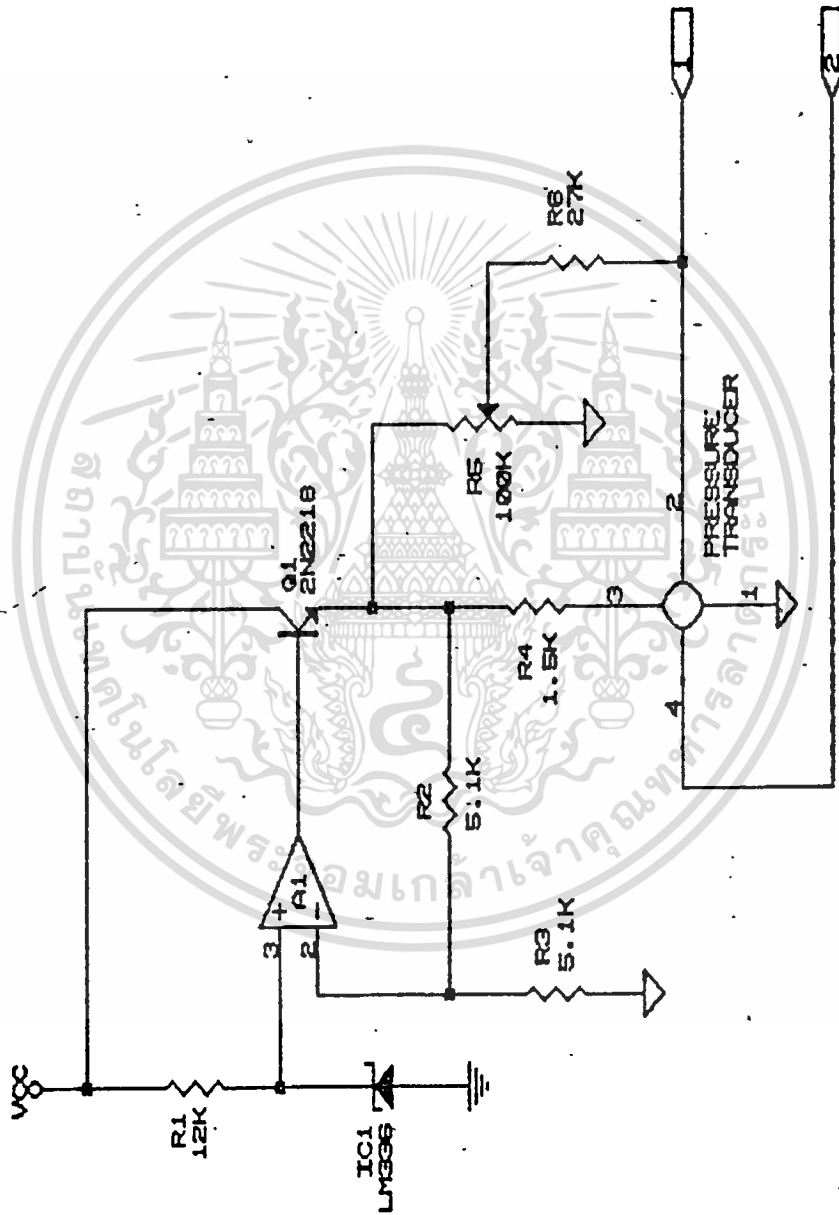
ภาพที่ 3.1 แสดงบล็อกไดอะแกรม (block diagram) ของเครื่องชั่งน้ำหนักแบบดิจิทัลซึ่งสามารถอธิบายหลักการการทำงาน ได้ดังนี้คือน้ำหนักที่ต้องการชั่งจะถูกวางบนจานโลหะซึ่งวางอยู่บนแผ่นไดอะแฟรม (diaphragm) โลหะ ทำให้น้ำหนักนี้ถูกเปลี่ยนให้อยู่ในรูปของความดันกระทำกับของเหลวที่อยู่ใต้แผ่น ไดอะแฟรม ความดันนี้จะถูกส่งผ่านของเหลวไปกระทำกับทรานสดิวเซอร์ทำให้ ได้สัญญาณไฟฟ้าที่มีค่าแปรผัน โดยตรงกับน้ำหนักที่วางอยู่ สัญญาณนี้จะผ่านภาคขยายซึ่งเป็นวงจรมินิโสตริแมคเซ็น แอมป์ แล้วส่งต่อไปยังวงจร A/D CONVERTER เพื่อแปลงให้เป็นสัญญาณดิจิทัล จากนั้น single board จะรับสัญญาณดิจิทัลดังกล่าวไปประมวลผล และแสดงค่าน้ำหนักเป็นตัวเลขที่สามารถอ่านค่าได้โดยตรง

ภาพที่ 3.2 แสดงวงจรที่ใช้ในการไบอัสทรานสดิวเซอร์ซึ่งมีลักษณะคล้ายกับวงจรในหัวข้อ 2.5 จากภาพที่ 3.2 จะเห็นว่าโหนดของวงจรประกอบด้วย R_4 และทรานสดิวเซอร์ โดย R_4 ต่อไว้เพื่อชดเชยผลของอุณหภูมิที่มีต่อทรานสดิวเซอร์ซึ่งกำหนดค่า R_4 ไว้ดังนี้

$$R_4 = 3.577 R_x \tag{3.1}$$

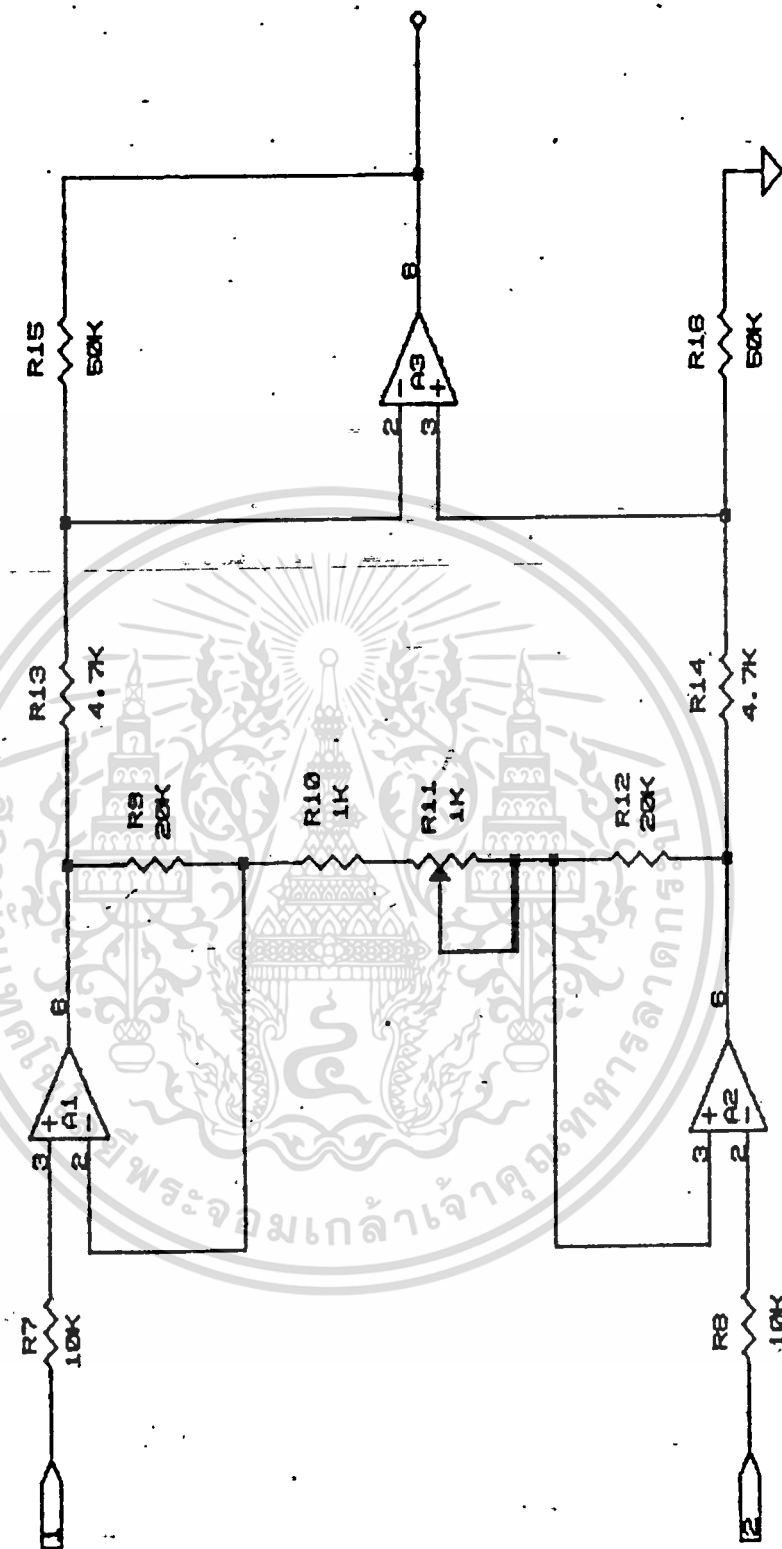
โดย R_x คือค่าความต้านทานของทรานสดิวเซอร์ ซึ่งจากการวัดจะได้ค่า R_x มีค่า

เท่ากับ 430 โอห์ม ดังนั้น R_4 จึงมีค่าเท่ากับ 1.538 กิโลโห์ม ตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC_5 ใช้เป็นแหล่งกำเนิดศักดาเปรียบเทียบ ซึ่งจะให้ค่าศักดาที่เอาท์พุทประมาณ 2.5 โวลท์ โดยมี R_1 เป็นตัวจำกัดกระแสที่ไหลผ่าน IC_5 ดังนั้นจากสมการ (2.5.3) จะได้ว่า

$$v_o = (1 + 5.1k/5.1k)2.5 = 5 \text{ โวลท์}$$

โดย v_o เป็นศักดาที่ขาอิมิตเตอร์ (emitter) ของ Q_1

ภาพที่ 3.3 แสดงส่วนของวงจรอินสตรูเมนต์แอมป์ ซึ่งจากสมการ (2.6.5) จะคำนวณหาค่าอัตราขยายสูงสุดและต่ำสุดของวงจรภาคแรกได้ โดยอัตราขยายจะมีค่าสูงสุดเมื่อ R_{11} มีค่าเท่ากับศูนย์ และจะมีค่าต่ำสุดเมื่อ R_{11} มีค่าเท่ากับ 1 กิโลโอห์ม ดังนั้นจึงได้

$$A_{diff1(max)} = (1 + 2*20k/1k) = 41$$

$$A_{diff1(min)} = (1 + 2*20k/2k) = 21$$

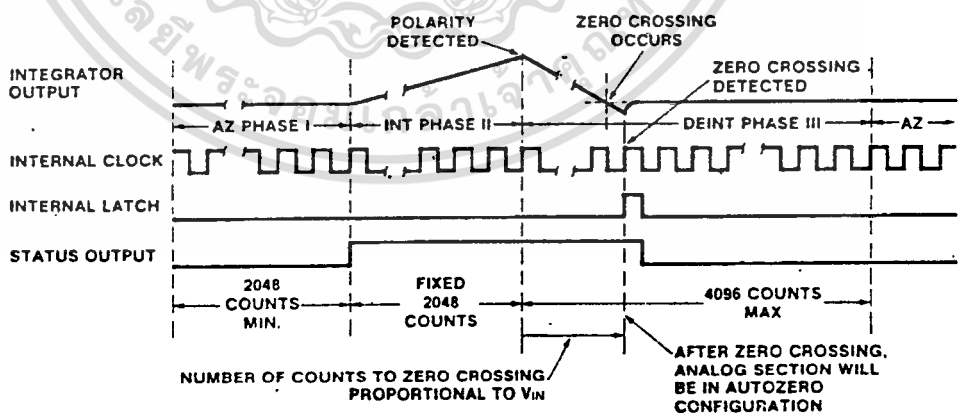
โดย A_{diff1} เป็นอัตราขยายของวงจรขยายภาคแรก และจะหาอัตราขยายของวงจรภาคที่สอง (A_{diff2}) ได้จากสมการ (2.6.8) ดังนี้

$$A_{diff2} = -(50k/4.7k) = -10.6$$

ดังนั้นจะหาอัตราขยายรวมของวงจร (A_v) จากสมการ (2.6.9) ได้เป็น

$$A_{v(max)} = 41 * (-10.6) = 436.6$$

$$A_{v(min)} = 21 * (-10.6) = 222.6$$



ภาพที่ 3.4

ส่วนของวงจร A/D CONVERTER คือ IC7109 ซึ่งเป็น ADC แบบ dual slope

เอกสารนี้เป็นเอกสารที่งานวิจัยใช้และเผยแพร่โดย IC7109 มีทั้งหมด 14 บิตโดยจะมี 2 บิตที่เพิ่มขึ้นมาคือ over-range ขนาด 12 บิต เอาท์พุทของ IC7109 ไม่ว่าจะนำเอา 12 บิต หรือ 14 บิตมาใช้ก็ไม่ได้มีปัญหาอะไรเลย ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ange และ polarity ภาพที่ 3.4 แสดงแผนภูมิเวลา (timing diagram) ของ IC7109 ซึ่งจะเห็นได้ว่าถ้าใช้คริสตัล (crystal) ความถี่ 3.58 MHz ในการสร้างสัญญาณ clock จะได้อัตรา conversion time

$$t_{conv} = 8192 * (58 / 3.58 * 10^6) = 132.7 \text{ msec.}$$

หลักการการทำงานของ IC7109 จะมีลักษณะคล้ายกับที่กล่าวแล้วในหัวข้อ 2.7.1 ค่าของ R_{int} และ C_{int} ที่ใช้สามารถคำนวณได้จาก

$$R_{int} = \text{full scale voltage} / 20 \text{ uA}$$

ซึ่งในที่นี้จะใช้ full scale voltage ที่ 2.048 โวลต์ เนื่องจากศักดาไฟฟ้าที่ได้จากภาคขยายสัญญาณมีค่าอยู่ระหว่าง 0 - 1.5 โวลต์ ดังนั้น

$$R_{int} = 2.048 / 20 \text{ uA} = 102.4 \text{ กิโลโห์ม}$$

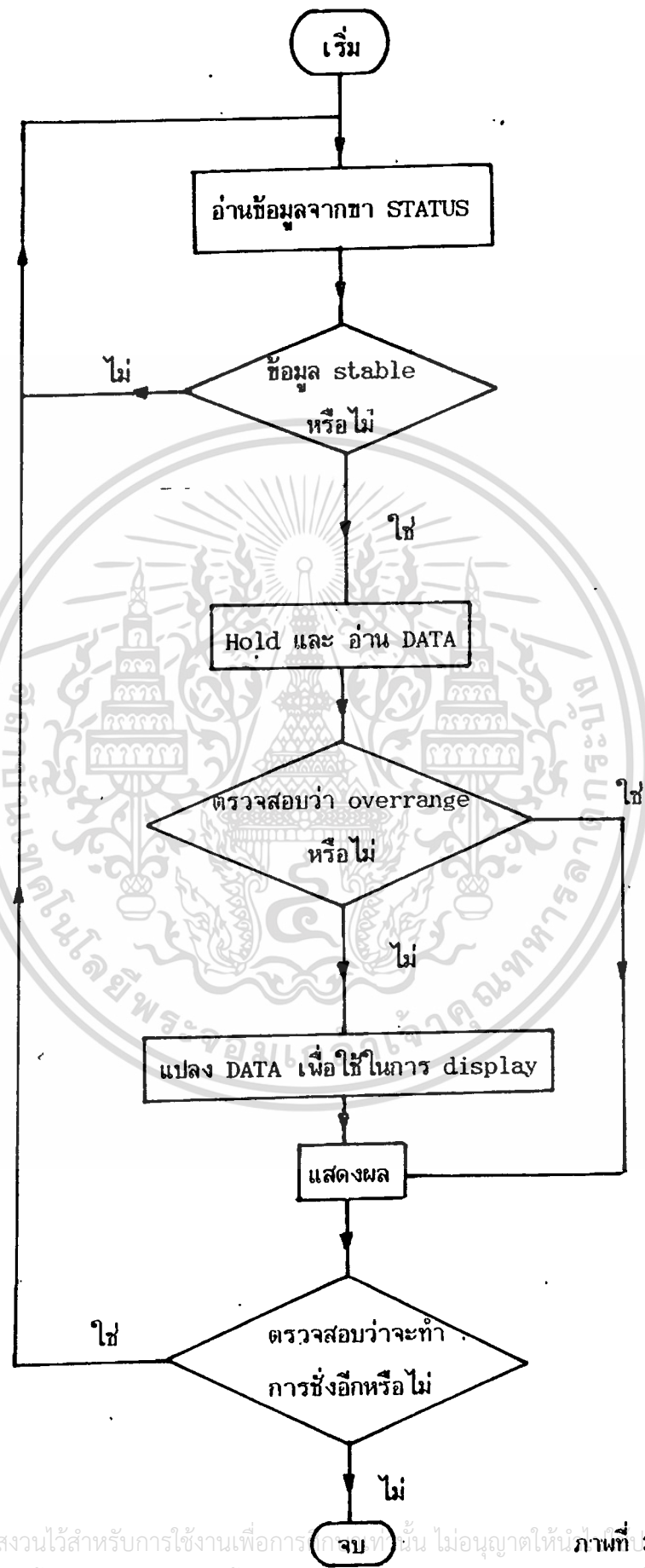
$$C_{int} = (2048T)(20 \text{ uA}) / \text{integrator output voltage swing}$$

ในที่นี้จะกำหนดให้ voltage swing มีค่าประมาณ 4 โวลต์ ดังนั้นจะได้

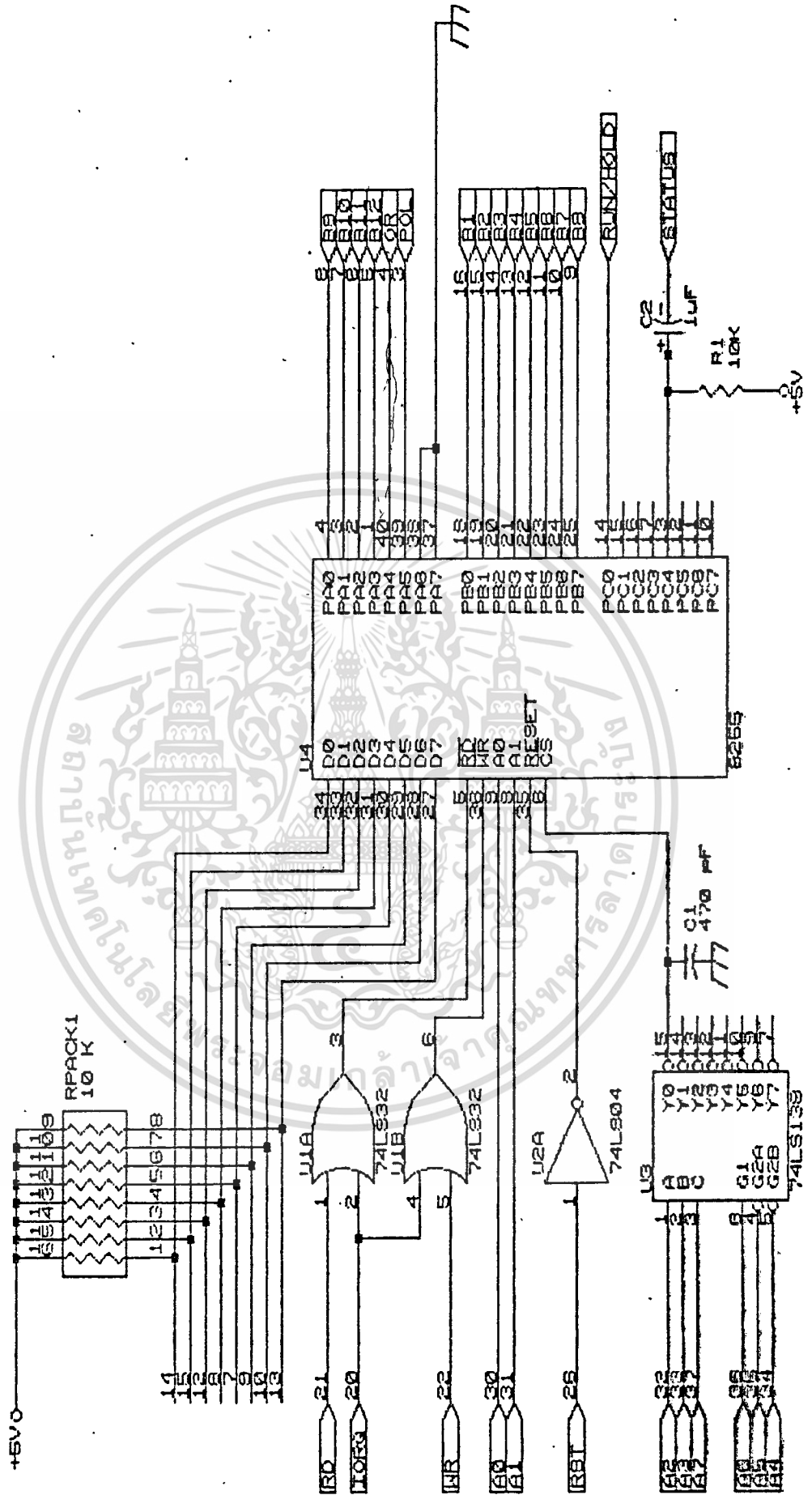
$$C_{int} = (2048 * 16.2 \text{ usec})(20 \text{ uA}) / 4 = 0.16 \text{ uF}$$

เอาต์พุตของ ADC จะส่งให้กับอินพุตพอร์ต (input port) ซึ่งจะใช้พอร์ตหมายเลข 10H-13H โดย high order byte จะส่งให้กับพอร์ต A และ low order byte จะส่งให้พอร์ต B นอกจากนี้ยังใช้สัญญาณ STATUS จาก IC7109 เป็นอินพุตเพื่อตรวจสอบข้อมูลว่ามีค่าเสถียรหรือยัง และจะใช้พอร์ต C เป็นเอาต์พุตพอร์ตเพื่อคอยควบคุมให้หยุด conversion cycle ไว้ขณะที่ทำการอ่านข้อมูลเพื่อให้ข้อมูลไม่มีการเปลี่ยนแปลง

เมื่อมีการรับข้อมูลจาก ADC แล้ว จะนำข้อมูลดังกล่าวไปประมวลผลและแสดงผลเป็นค่าหน้าหนักโดย single board ซึ่งหลักการการทำงานของวงจรนี้จะแสดงได้โดยโฟลวชาร์ต (flow chart) ดังภาพที่ 3.5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการ () นั้น ไม่อนุญาตให้เกินกว่าที่ 3.5 วิชาด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FB00	3E B2		LD A,0B2H
02	D3 13		OUT (13H),A
04	21 24 FC	START :	LD HL,ZERO
07	CD 59 FB		CALL WAIT
0A	CD 69 FB		CALL READ
0D	22 15 FC		LD (FIRST),HL
10	21 24 FC		LD HL,ZERO
13	CD 87 FB		CALL READY
16	CD 69 FB		CALL READ
19	22 17 FC		LD (SECOND),HL
1C	ED 5B 15 FC		LD DE,(FIRST)
20	CD 9F FB		CALL SUBTRACT
23	78		LD A,B
24	32 19 FC		LD (SIGN),A
27	22 1A FC		LD (DIFF),HL
2A	11 0D 00	CHECK :	LD DE,0
2D	AF		XOR A
2E	ED 52		SBC HL,DE
30	28 06		JR Z,XFORM
32	3E 00		LD A,0
34	A8		XOR B
35	CA 0F FC		JP Z,ERROR
38	CA C8 FB	XFORM :	CALL BINTODEC
3B	21 54 FC		LD HL,WEIGHT
3E	CD 48 FB	DISPLAY :	CALL DISP
41	CD 46 02	CONT :	CALL 0246H
44	FE 20		CP 20 H
46	20 F9		JR NZ,CONT
48	C3 04 FB		JR START

4B	CD B9 09	DISP :	CALL 09B9H
4E	CD CA 09		CALL 09CAH
51	CD 95 03		CALL 0395H
54	DD 21 2C FF		LD IX,OFF2CH
58	C9		RET
59	CD 48 FB	WAIT :	CALL DISP
5C	06 FF		LD B,OFFH
5E	0E 22	LOOP1 :	LD C,2
60	CD 9B 02	LOOP2 :	CALL 029BH
63	0D		DEC C
64	20 FA		JP NZ,LOOP2
66	10 F6		DJNZ LOOP1
68	C9		RET
69	3E 00	READ :	LD A,0
6B	DB 12	IBF :	IN A,(12H)
6D	CB 6F		BIT 5,A
6F	28 FA		JR Z,IBF
71	EL FE		AND OFEH
73	D3 12		OUT (12H),A
75	DB 11		IN A,(11H)
77	6F		LD L,A
78	DB 10		IN A,(10H)
7A	CB 67		BIT 4,A
7C	C2 09 FC		JP NZ,OVDSP
7F	67		LD H,A
80	DB 12		OUT (12H),A
82	F6 01		OR 01H
84	D3 12		OUT (12H),A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุ RET ให้นำไปใช้ประโยชน์ด้านการค้า
 86 C9
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

87	CD 4B FB	READY :	CALL 0298B
8A	21 D0 6F		LD HL,6FDOH
8D	E5		PUSH HL
8E	06 10	LOOP3 :	LD B,16
90	CD 9B 02	LOOP4 :	CALL 0298H
93	10 FB		DJNZ LOOP4
95	FE 02		CP 02H
97	28 04		JR Z,PRESS
99	DD E3		EX (SP),IX
9B	18 F1		JR LOOP3
9D	E1	PRESS :	POP HL
9E	C9		RET
9F	4A	SUBTRACT :	LD C,D
A0	44		LD B,H
A1	3E 0F		LD A,OFH
A3	A2		AND D.
A4	57		LD D,A
A5	3E 0F		LD A,OFH
A7	A4		AND H
A8	67		LD H,A
A9	3E 20		LD A,20H
AB	A1		AND C
AC	4F		LD C,A
AD	3E 20		LD A,20H
AF	A0		AND B
B0	47		LD B,A
B1	A9		XOR C
B2	28 03		JR Z,SUBT
B4	19		ADD HL,DE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาตจากศูนย์บริการวิชาการ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

B5	18 10		JR SOLN
B7	AF	SUBT :	XOR A
B8	ED 52		SBC HL, DE
BA	38 02		JR C, XCNG
BC	18 09		JR SOLN
BE	19	XCNG :	ADD HL, DE
BF	EB		EX DE, HL
C0	AF		XOR A
C1	ED 52		SBC HL, DE
C3	3E 20		LD A, 20H
C5	A8		XOR B
C6	47		LD B, A
C7	C9	SOLN :	RET
C8	DD 21 59 FC	BINTODEC :	LD IX, RESULT
CC	FD 21 1C FC		LD IY, TENS
D0	06 04		LD B, 4
D2	0E 00		LD C, 0
D4	FD 5E 00	CLOOP :	LD E, (IY)
D7	FD 23		INC IY
D9	FD 56 00		LD D, (IY)
DC	FD 23		INC IY
DE	AF		XOR A
DF	ED 52	DECLOOP :	SBC HL , DE
E1	38 03		JR C , ADDBACK
E3	3C		INC A
E4	18 F9		JR DECLOOP
E6	19	ADDBACK :	ADD HL , DE
E7	CD ED FB		CALL SUPRESS
EA	10 EB		DJNZ CLOOP

EC	C9	RET
ED	A7	SUPRESS : AND A
EE	28 09	JR Z, YESO
FO	4F	LD C, A
F1	C6 30	ADD A, 30H
F3	DD 77 00	STORE : LD (IX), A
F6	DD 23	INC IX
F8	C9	RET
F9	79	YESO : LD A, C
FA	A7	AND A
FB	28 04	JR Z, BLANKO
FD	3E 30	PRINTO : LD A, B
FF	18 F2	JR STORE
01	78	BLANKO : LD A, B
02	3D	DEC A
03	28 F8	JR Z, PRINTO
05	3E 20	LD A, ' '
07	18 EA	JR STORE
09	21 34 FC	OVDSP : LD HL, OVRNG
0C	C3 3E FB	JP DISPLAY
0F	21 44 FC	ERROR : LD HL, ERRMSG
12	C3 3E FB	JP DISPLAY
15	00 00	FIRST : DEFW 0
17	00 00	SECOND : DEFW 0
19	00	SIGN : DEFB 0
1A	00 00	DIFF : DEFW 0
1C	E8 03	TENS : DEFW 1000
1E	64 00	DEFW 100

```

22      01 00                      DEFW      1
24      20 20 20 20 20      ZERO :  DEFM '      '
      20 20 20 20
2D      30 20 47 52 41                      DEFM 'O GRAM'
      4D
33      0D                      DEFB ODH
34      20 20 20 20 20      OVRNG :  DEFM '      '
      20
3A      4F 56 45 52 52                      DEFM 'OVERRANGE'
43      41 4E 47 45 OD                      DEFB ODH
44      20 20 20 20 20      ERRMSG :  DEFM '      '
      20 20 20 20 20
4E      45 52 52 4F 52                      DEFM 'ERROR'
53      OD                      DEFB ODH
54      20 20 20 20 20      WEIGHT :  DEFM '      '
59      00 00                      RESULT :  DEFW 0
5B      00 00                      DEFW 0
5D      20 47 52 41 4D                      DEFM 'GRAMS'
63      53 OD                      DEFB ODH
FC64                                END

```

บทที่ 4

การทดลองและผลจากการทดลอง

ในการทดสอบเครื่องซึ่งนำหลักแบบดิจิตอลจะทำการทดสอบคุณสมบัติของแต่ละส่วนก่อน โดยจะสรุปเป็นขั้นตอนการทดสอบ ได้ดังนี้

4.1 การทดสอบความเป็นเชิงเส้นของทรานสดิวเซอร์

ในการทดสอบจะป้อนความดันให้กับทรานสดิวเซอร์ แล้ววัดศักดาไฟฟ้าแบบดิฟเฟอเรนเชียลที่ขาเอาท์พุททั้งสองของทรานสดิวเซอร์เปรียบเทียบกับความดันที่ป้อนให้ ซึ่งจะได้ผลการทดลองดังภาพที่ 4.1.1

4.2 การทดสอบคุณสมบัติของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์

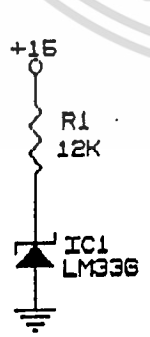
4.2.1 การทดสอบความเป็นเชิงเส้นของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์

ในการทดสอบจะป้อนศักดาไฟฟ้าแบบดิฟเฟอเรนเชียลจากขาเอาท์พุททั้งสองของทรานสดิวเซอร์เข้าที่จุดอินพุทของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์ แล้วจึงวัดศักดาไฟฟ้าที่จุดเอาท์พุทของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์เปรียบเทียบกับความดันที่ป้อนให้กับทรานสดิวเซอร์ ผลการทดลองจะได้ดังภาพที่ 4.2.1

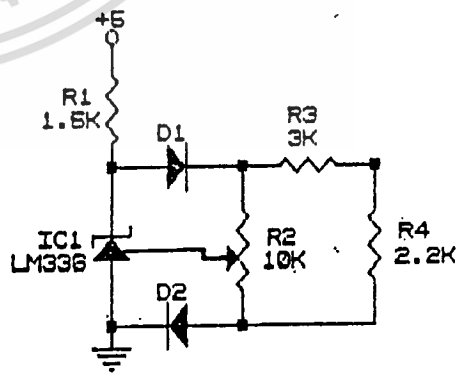
4.2.2 การทดสอบการดริฟท์ (drift) ของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์

ในการทดสอบจะต่อจุดอินพุททั้งสองของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์เข้ากับจุดกราวด์ของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์ แล้วจึงวัดศักดาไฟฟ้าที่จุดเอาท์พุทของวงจรรีเลย์อินสตรูเมนต์เซ็นเซอร์เปรียบเทียบกับเวลา ซึ่งจะได้ผลการทดลองดังภาพที่ 4.2.2

4.3 การทดสอบเสถียรภาพของแหล่งจ่ายศักดาเปรียบเทียบ



ภาพที่ 4.3.1



ภาพที่ 4.3.2

4.3.1 ในภาารทดสอบจะต่อวงจรดังภาพที่ 4.3.1 แล้ววัดเสถียรภาพต่อเวลาและ
 อุณหภูมิของแหล่งจ่ายศักดาเปรียบเทียบ ซึ่งจากการวัดจะได้ว่าศักดาเปรียบเทียบจะมีค่าเท่ากับ
 2.491 โวลต์ตลอดการทดลอง

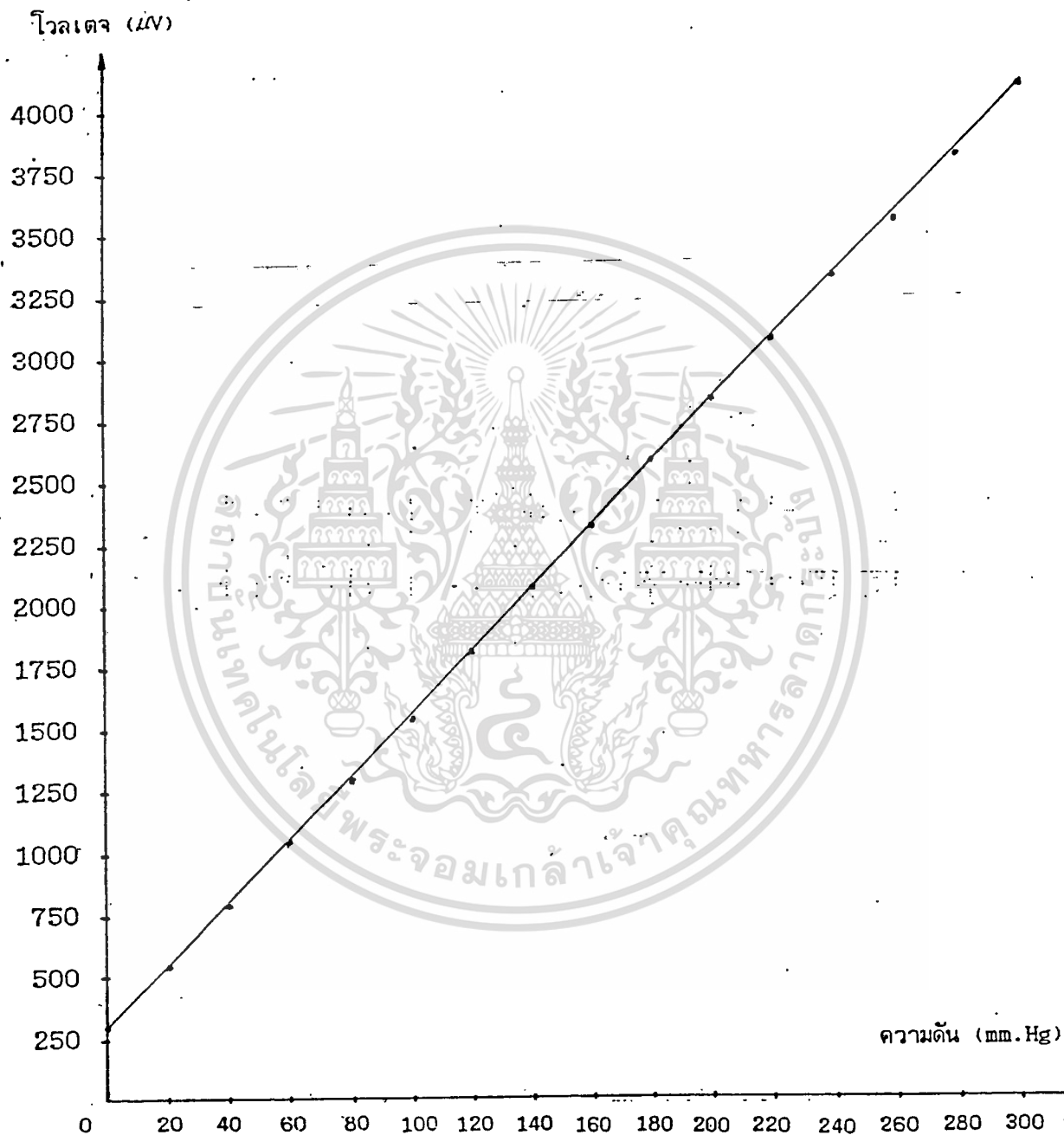
4.3.2 ในภาารทดสอบจะต่อวงจรดังภาพที่ 4.3.2 แล้ววัดเสถียรภาพต่อเวลาและ
 อุณหภูมิของแหล่งจ่ายศักดาเปรียบเทียบ ซึ่งจากการวัดจะได้ว่าศักดาเปรียบเทียบจะมีค่าเท่ากับ
 1.024 โวลต์ตลอดการทดลอง

4.4 การทดสอบความเป็นเชิงเส้นของ A/D CONVERTER

ในภาารทดสอบจะป้อนความดันให้กับทรานสดิวเซอร์ แล้วอ่านค่าที่ได้จากส่วนแสดงผล
 ซึ่งจะ ได้ผลการทดลองจะ ได้ดังภาพที่ 4.4.1

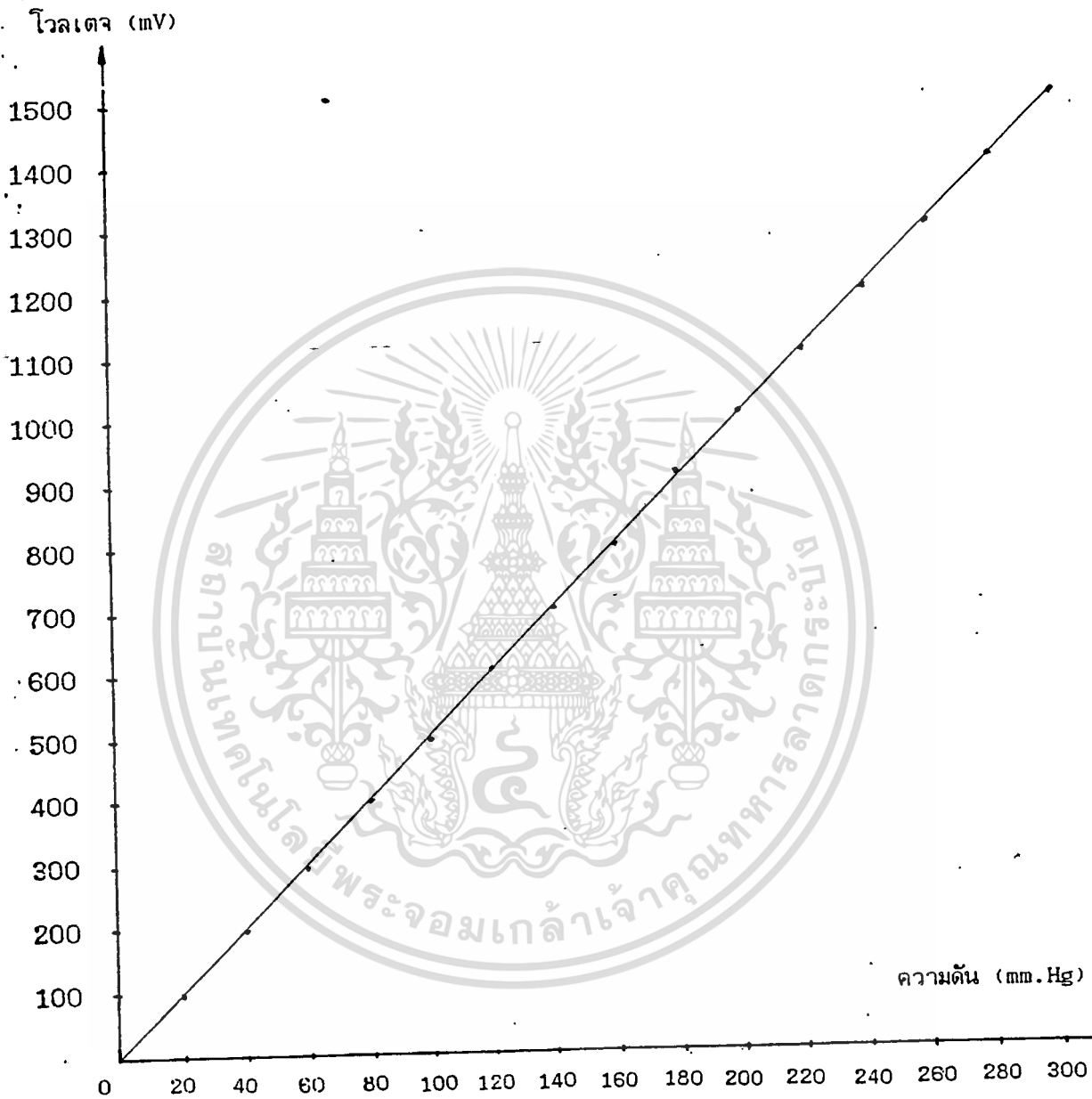
4.5 การทดสอบเครื่องชั่งน้ำหนักแบบดิจิตอล

ในภาารทดสอบจะวางน้ำหนักที่ต้องการซึ่งลงบนจานโลหะ แล้วอ่านค่าที่วัด ได้จากส่วน
 แสดงผล ซึ่งจะ ได้ผลการทดลองจะ ได้ดังตารางที่ 4.5.1



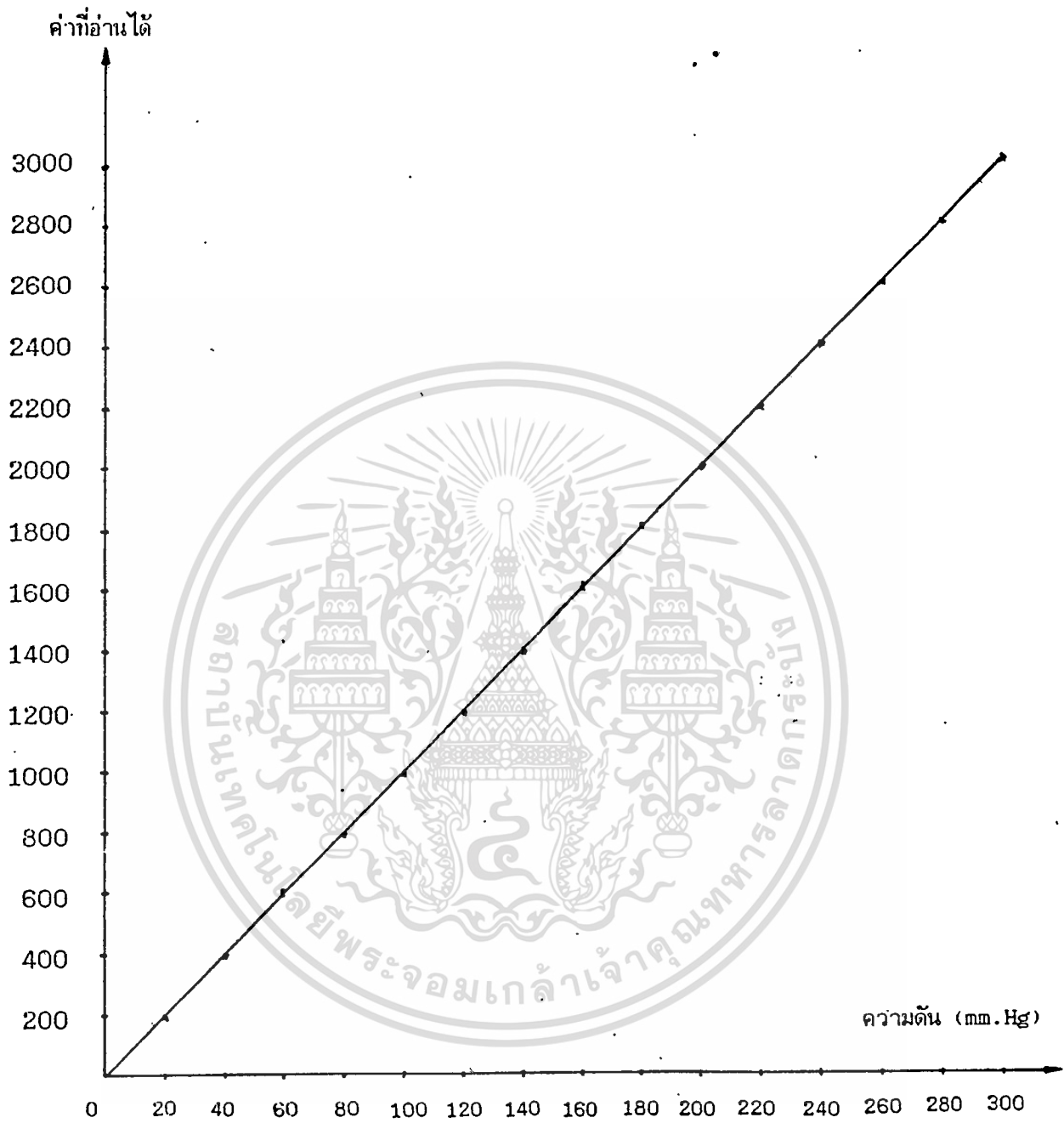
ภาพที่ 4.1.1 ความสัมพันธ์ระหว่างศักดาเอาท์พุทและความดันที่กระทำต่อทรานสดิวเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.2.1 ความสัมพันธ์ระหว่างศักดาเอาท์พุทของวงจรมอนิเตอร์แมนเตชันแอมป์ และความดันที่กระทำต่อทรานสดิวเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.4.1 ความสัมพันธ์ระหว่างค่าที่อ่านได้จากส่วนแสดงผลและความดันที่กระทำต่อทรานสดิวเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5.1 การเปรียบเทียบระหว่างค่าน้ำหนักมาตรฐานกับค่าน้ำหนักที่อ่านได้จากเครื่องชั่งแบบดิจิทัล

ค่าน้ำหนักมาตรฐาน (กรัม)	ค่าน้ำหนักที่อ่านได้ (กรัม)	ค่าผิดพลาด (%)
100	95	-5.0
200	205	2.5
250	251	0.4
500	490	-2.0
750	735	-2.0
1000	991	-0.9
1250	1214	-2.88
1500	1459	-2.73
1750	1742	-0.4
2000	2006	0.3
2250	2199	-2.27
2500	2447	-2.12
2750	2720	-1.09
3000	2988	-0.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และสรุป

จากผลการทดสอบเครื่องซึ่งแบบจำลองดังที่แสดงในบทที่ 4 สามารถที่จะสรุปผล
ได้ดังนี้

1. การทดสอบในหัวข้อ 4.1 , 4.2.1 และ 4.4 ซึ่งเป็นการศึกษาความเป็นเชิงเส้นของทรานสดิวเซอร์ วงจรอินสตรูเมนเตชัน และวงจร A/D CONVERTER ตามลำดับนั้น จากผลการทดสอบแสดงให้เห็นว่าแต่ละส่วนที่ทำการทดสอบมีคุณสมบัติของความเป็นเชิงเส้นอยู่ในเกณฑ์ดี

2. จากผลของการทดสอบในหัวข้อ 4.3 แสดงให้เห็นว่าเสถียรภาพของแหล่งจ่ายศักดาเปรียบเทียบกับอยู่ในเกณฑ์ดีมาก ทำให้สามารถนำไปใช้กับเครื่องซึ่งในโครงการนี้ได้เป็นอย่างดี

3. จากการทดสอบโดยใช้แผ่น ไดอะแฟรม โลหะแบบที่มีรูปร่างแบนราบและแบบที่มีลอนนั้นแสดงให้เห็นว่าแบบที่เป็นแผ่นแบนราบจะทำให้เกิดความผิดพลาดระหว่างค่าที่อ่านได้กับค่าที่อ่านมาตรฐานมากกว่าแบบที่มีลอน เนื่องจาก โลหะมีขีดจำกัดของความยืดหยุ่นกล่าวคือปริมาณการยืดตัวของโลหะจะมีค่าแปรผันโดยตรงกับแรงที่กระทำในช่วงหนึ่งเท่านั้น ถ้าแรงที่กระทำมีค่าเกินกว่าช่วงนี้แล้วการยืดตัวของโลหะจะไม่เป็นสัดส่วนโดยตรงกับแรงที่กระทำ และนอกจากนี้การยืดตัวของโลหะยังมีค่าน้อยมากด้วย แต่สำหรับแผ่น ไดอะแฟรมแบบที่มีลอนนั้นจะมีพื้นที่ของการยืดตัวมากกว่าแบบที่เป็นแผ่นเรียบ จึงทำให้ช่วงของความเป็นเชิงเส้นระหว่างปริมาณการยืดตัวกับแรงที่กระทำมีค่ามากกว่า ทำให้ค่าที่อ่านได้มีความถูกต้องมากกว่า

4. จากการทดสอบโดยการวางน้ำหนักที่ต้องการจะชั่งไว้ที่ตำแหน่งต่างๆบนจานโลหะ แล้วอ่านค่าที่อ่าน จะพบว่าค่าที่อ่านได้จะมีค่าไม่เท่ากัน เนื่องจากเกิดความไม่สมดุลย์ของแรงที่ตกลงบนแผ่น ไดอะแฟรม ดังนั้นในการชั่งน้ำหนักจึงต้องวางวัตถุไว้ที่กึ่งกลางจานเพื่อที่จะทำให้ค่าที่อ่านได้มีความผิดพลาดน้อยที่สุด

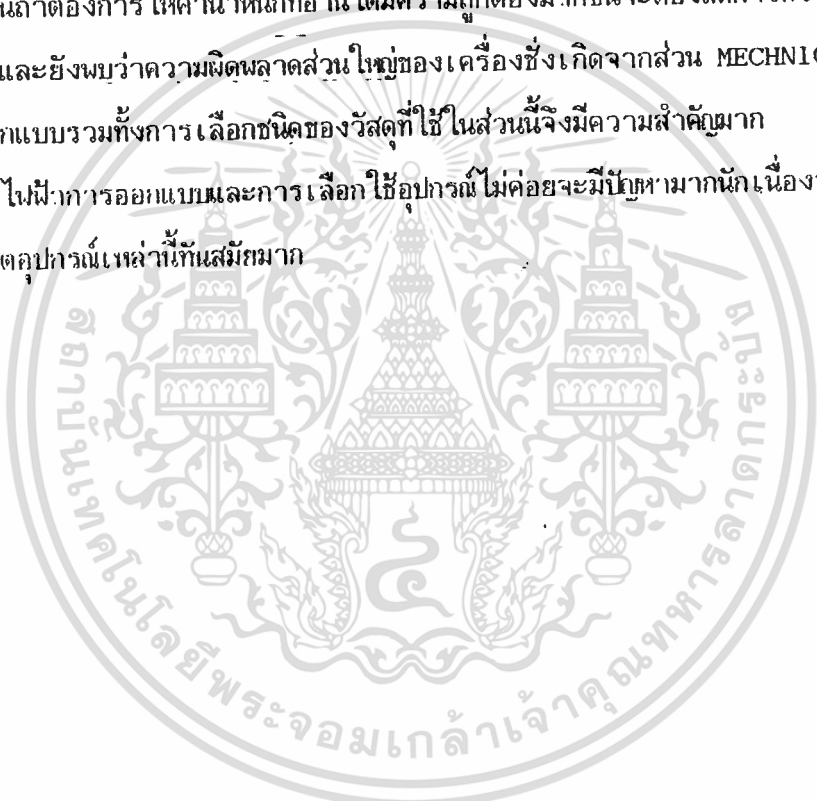
5. เมื่อวางน้ำหนักลงบนจานโลหะแล้วจะต้องใช้เวลาส่วนหนึ่ง เพื่อให้จะทำให้เครื่องซึ่งเริ่มเข้าสู่เสถียรภาพ ดังนั้นในส่วนของ software จึงต้องมีการหน่วงเวลาไว้ช่วงหนึ่งก่อนที่จะรับข้อมูลจากส่วน A/D CONVERTER เพื่อให้ค่าที่ได้มีความถูกต้องมากยิ่งขึ้น

6. ในการศึกษาโดยการวางน้ำหนักก่อนแรกแล้วอ่านค่า จากนั้นจึงวางน้ำหนักก้อนที่สอง จะพบว่าเมื่อยกก้อนน้ำหนักก้อนที่สองออกค่าที่อ่านได้จะมีความถูกต้องมากกว่า

เนื่องจากแผ่น ไดอะแฟรม โหหะคี่ตัว ได้ไม่ดี

7. จากการศึกษาโดยการชั่งน้ำหนักค่าต่างๆ จะพบว่าเมื่อน้ำหนักมาตรฐานมีค่าน้อย ค่าผิดพลาดระหว่างค่าน้ำหนักมาตรฐานกับค่าน้ำหนักที่อ่านได้จะมีค่ามากกว่าเมื่อน้ำหนักมาตรฐานมีค่ามาก เนื่องจากการตริฟ์ของวงจรมีผลทำให้ศักดาเอาท์พุทมีค่าเปลี่ยนไป แต่เมื่อน้ำหนักมาตรฐานมีค่ามากขึ้น ศักดาเอาท์พุทของวงจรมีค่ามากเมื่อเทียบกับการตริฟ์ของวงจรถัดนั้นค่าน้ำหนักที่อ่านได้จึงมีค่าถูกต้องมากกว่า

จากข้อสรุปที่ได้จากการทดลองจะเห็นว่าการตริฟ์ของวงจรมีผลต่อค่าน้ำหนักที่อ่านได้ ดังนั้นถ้าต้องการให้ค่าน้ำหนักที่อ่านได้มีความถูกต้องมากขึ้นจะต้องลดการตริฟ์ของวงจรมีให้น้อยลง และยังพบว่าความผิดพลาดส่วนใหญ่ของเครื่องซึ่งเกิดจากส่วน MECHANICS ดังนั้นในการออกแบบรวมทั้งการเลือกชนิดของวัสดุที่ใช้ในส่วนนี้จึงมีความสำคัญมาก สำหรับส่วนของวงจรรไฟฟ้าการออกแบบและการเลือกใช้อุปกรณ์ไม่ค่อยจะมีปัญหามากนักเนื่องจากเทคโนโลยีในการผลิตอุปกรณ์เหล่านี้ทันสมัยมาก



ภาคผนวก

PRESSURE TRANSDUCER

IC 725

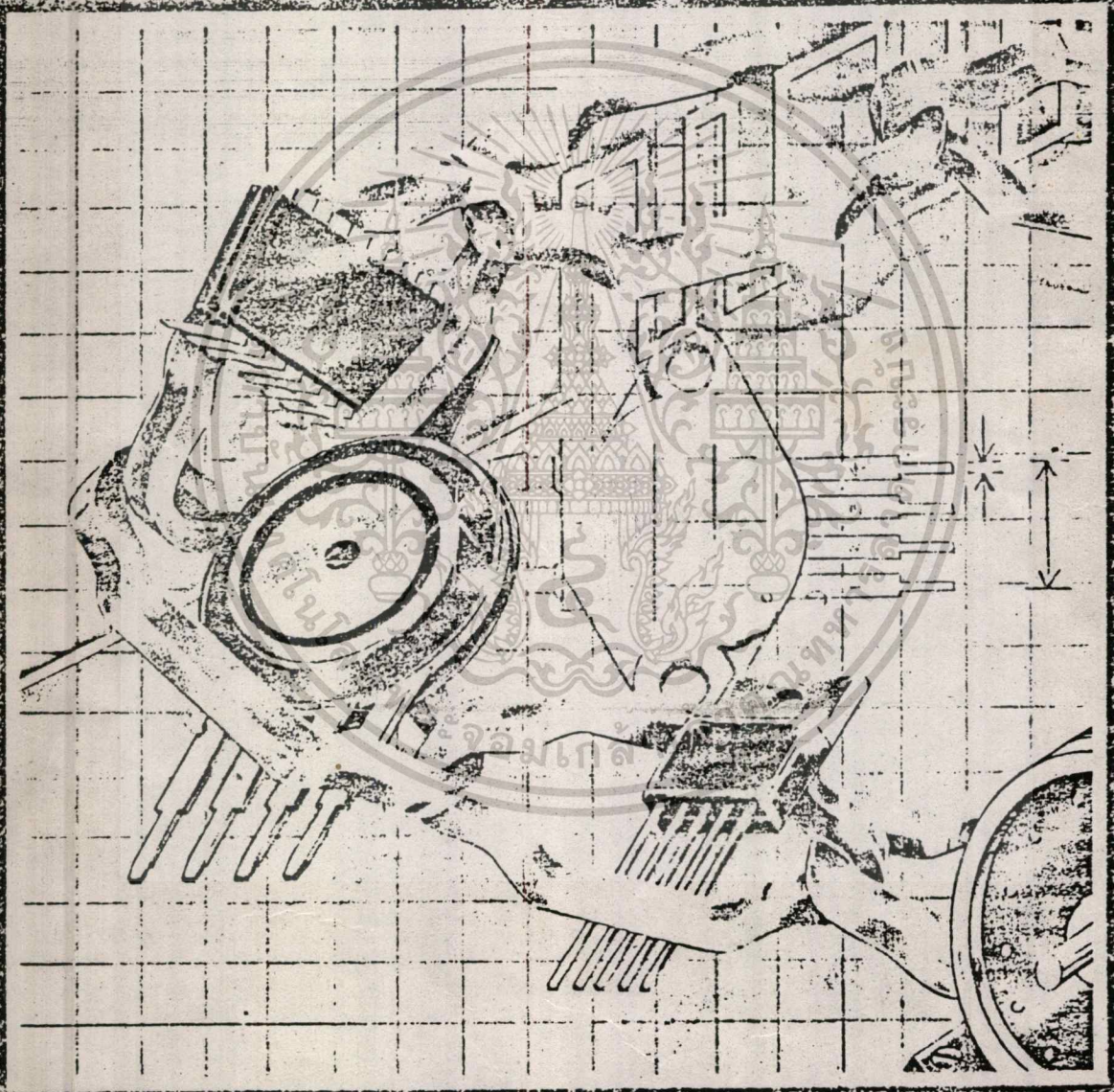
IC 336

IC 7109



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pressure Sensors



MOTOROLA

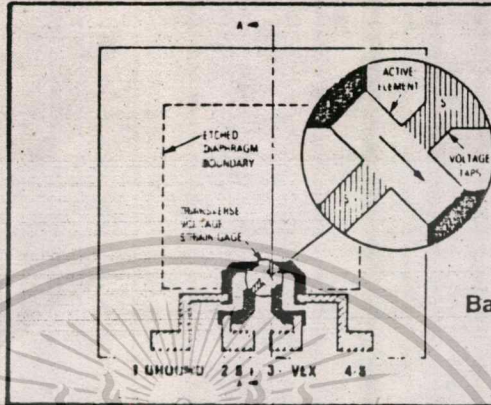
The Basic Structure . . .

The Motorola pressure sensor is designed utilizing a monolithic silicon piezoresistor, which generates a changing output voltage with variations in applied pressure. The resistive element, which constitutes a strain gage, is diffused or ion implanted on a thin silicon diaphragm.

Applying pressure to the diaphragm results in a resistance change in the strain gage, which in turn causes a change in the output voltage in direct proportion to the applied pressure. The strain gage is an integral part of the silicon diaphragm, hence there are no temperature effects due to differences in thermal expansion of the strain gage and the diaphragm. The output parameters of the strain gage itself are tem-

perature dependent, however, requiring that the device be compensated if used over an extensive temperature range. Simple resistor networks can be used

for narrow temperature ranges, i.e., to 80°C. For temperature ranges from -40°C to +125°C, more extensive compensation networks are necessary.



Basic uncompensated sensor element — Top View

The Basic Elements . . .

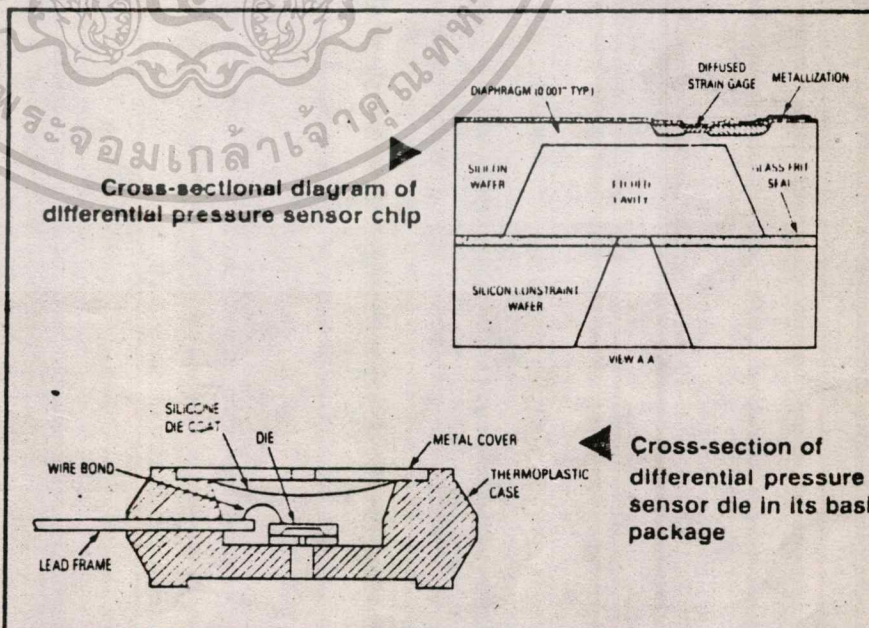
Motorola silicon pressure sensors are available in three different configurations that permit measurement of absolute, differential and gage pressure. Absolute pressure, such as barometric pressure, is measured with respect to a built-in vacuum reference. A pressure differential, such as the pressure drop across a damper or filter in an air duct, is measured by applying pressure to opposite sides of the sensor simultaneously. Gage pressure, as in blood pressure measurement, is a special case of differential pressure, where atmospheric pressure is used as a reference.

The top view of the pressure-sensor chip shows the strain-gage resistor diagonally placed on the edge of the diaphragm to maximize shear stress, and sensitivity to shear stress, when the pressure is applied normal to the plane of the die. Current is applied between pins 1 and 3, while the taps that sense the voltage transversely across the pressure sensitive resistor are connected to pins 2 and 4.

The cross-sectional view illustrates the differential pressure sensing die which is also used for gage pressure measurements. The difference in die

structure between a differential pressure sensor and absolute pressure sensor is that the latter does not have a hole in the constraint wafer, and the chamber formed by the etched cavity and the solid constraint wafer contains the sealed-in reference vacuum.

The cross-section of the differential die in its chip-carrier package shows silicone gel which isolates the die surface and wire bonds from harsh environments while allowing a pressure signal to be transmitted to the silicon diaphragm.



Cross-sectional diagram of differential pressure sensor chip

Cross-section of differential pressure sensor die in its package

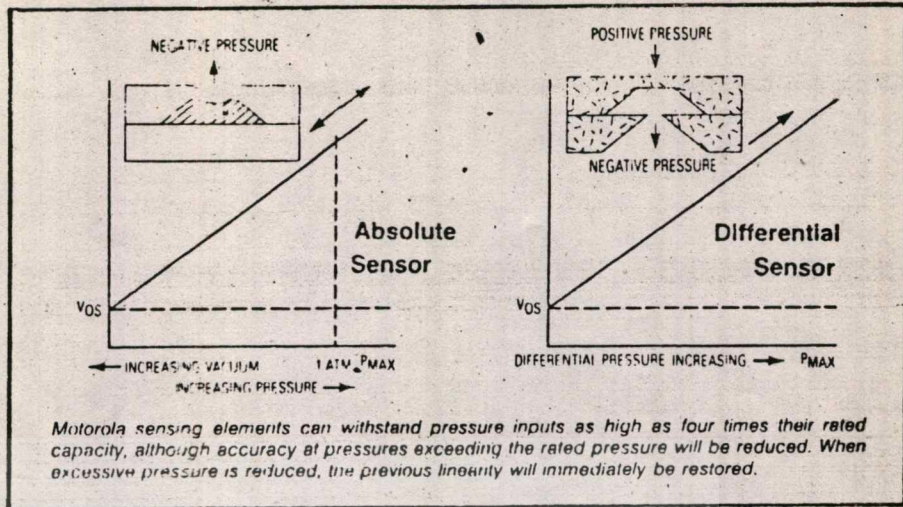
เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Operation . . .

Motorola pressure sensors support three types of pressure measurements: Absolute Pressure, Differential Pressure and Gage Pressure.

Absolute Pressure Sensors measure an external pressure relative to a zero-pressure reference (vacuum) sealed inside the reference chamber of the die during manufacture. This corresponds to a deflection of the diaphragm equal to 14.5 PSI (one atmosphere), generating a quiescent full-scale output for the MPX100A (14.5 PSI) sensor, and a half-scale output for the MPX200A (29 PSI) device. Measurement of external pressure is accomplished by applying a negative pressure to the "Pressure" side of the sensor.



Differential Pressure Sensors measure the difference between pressures applied simultaneously to opposite sides of the diaphragm. A positive pressure applied to the "Pressure" side generates the same (positive) output as an equal negative pressure applied to the "Vacuum" side.

Gage Pressure readings are a special case of differential measurements in which the pressure applied to the Pressure side is measured against the ambient atmospheric pressure applied to the Vacuum side through the vent hole in the chip of the differential pressure sensor elements.

Temperature Compensation . . .

The Motorola MPX series of pressure sensors is available in three forms: uncompensated or temperature compensated and calibrated or fully signal-conditioned.

The standard, uncompensated sensing elements permit manufacturers to design and add their own external compensating and signal conditioning networks. Compensation techniques are simplified because of the predictability of Motorola's single-element strain-

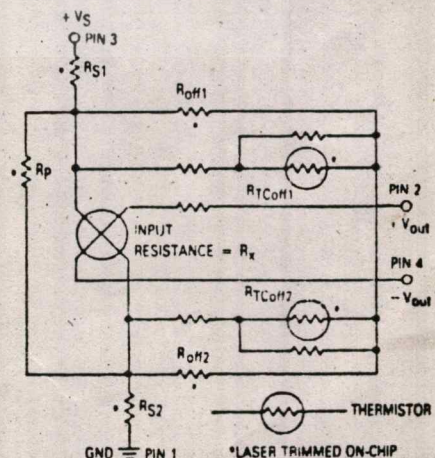
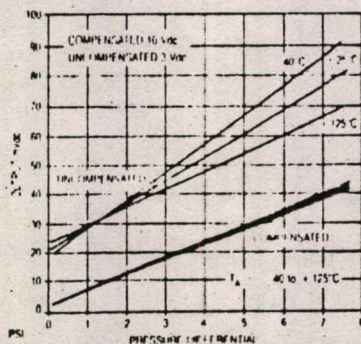
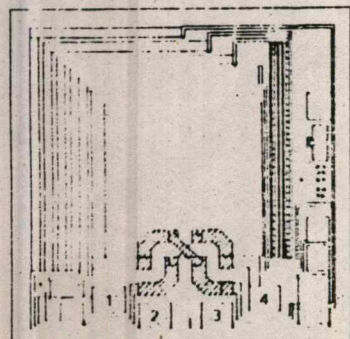
gage design. In addition, temperature compensation can be accomplished without the need to characterize each MPX sensor over temperature.

In the compensated MPX2000 series, the strain-gage element is ion implanted onto the silicon diaphragm. Standard bipolar IC processing techniques combined with state-of-the-art metallization are used to add the appropriate passive elements on the unetched portion of the die. These consist of two diffused ther-

mistors which compensate the offset for the effects of temperature, and 10 thin-film resistors which calibrate the offset voltage and adjust the voltage span. The thermistors and five of the resistors are laser trimmed, on-chip, to insure accuracy of calibration and temperature compensation.

The output characteristics of both compensated and uncompensated devices are shown in the illustration.

Fully compensated pressure sensor chip adds two diffused thermistors and ten thin-film resistors to the basic chip. Differences in performance are given in the graph below. Output voltage versus pressure differential as a function of temperature for compensated and uncompensated pressure sensors, below. Schematic diagram of compensated device, at right.



Motorola Pressure Sensors

Device	Pressure Range (PSI)	Over Pressure (PSI Max)	Full Scale Span (mV Typ)	Offset (mV Max)	Sensitivity (mV/PSI-Typ)	Linearity (% of F.S., Max)	Temp. Effect on Full Scale Span (%) (MAX)*	Temp. Effect on Offset (mV) (MAX)*
--------	----------------------	-------------------------	--------------------------	-----------------	--------------------------	----------------------------	--	------------------------------------

Integrated . . .

Operating Characteristics: $V_S = 5 \text{ Vdc}$, $T_A = 25^\circ\text{C}$

MPX3100D	0 to 15	60	2.5	0.6 V	175	2	± 2.0	± 50
----------	---------	----	-----	-------	-----	---	-----------	----------

Compensated . . .

Operating Characteristics: $V_S = 10 \text{ Vdc}$, $T_A = 25^\circ\text{C}$

MPX2050	0 to 7.5	30	40 ± 1.5	± 1.0	5.5	± 0.25	± 1.0	± 1.0
MPX2051	0 to 7.5	30	40 ± 2.5	± 2.0	5.5	± 0.5	± 1.0	± 1.0
MPX2100	0 to 15	60	40 ± 1.5	± 1.0	2.75	± 0.25	± 1.0	± 1.0
MPX2101	0 to 15	60	40 ± 2.5	± 2.0	2.75	± 0.5	± 1.0	± 1.0
MPX2200	0 to 30	60	40 ± 1.5	± 1.0	1.38	± 0.25	± 1.0	± 1.0
MPX2201	0 to 30	60	40 ± 2.5	± 2.0	1.38	± 0.5	± 1.0	± 1.0

* $T_A = 0^\circ\text{C}$ to 85°C .

Uncompensated . . .

Operating Characteristics: $V_S = 3 \text{ Vdc}$, $T_A = 25^\circ\text{C}$

MPX10	0 to 1.5	15	20/50	35	24	± 1.0	-15	± 1.3
MPX11	0 to 1.5	15	20/60	35	34	-0.5 to +3	-15	± 1.3
MPX12	0 to 1.5	15	20/70	35	38	0 to +5	-15	± 1.3
MPX50	0 to 7.5	30	45/90	35	8	± 0.2	-15	± 1.3
MPX51	0 to 7.5	30	30/60	35	6	± 0.2	-15	± 1.3
MPX52	0 to 7.5	30	30/90	35	8	± 0.5	-15	± 1.3
MPX100	0 to 15	60	45/90	35	4	± 0.2	-15	± 1.3
MPX200	0 to 30	60	45/90	35	2	± 0.2	-15	± 1.3
MPX201	0 to 30	60	45/90	35	2	± 0.5	-15	± 1.3

$T_A = 0^\circ\text{C}$ to 85°C .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่าการนี้แต่ทั้งนี้ ยกเว้นที่พิมพ์เพิ่มเติมโดย: และต้องยื่นเรื่องถึง: ของเอกสารนี้ที่สำนักงานนี้

Quality and Reliability

Major Objective of the Production Cycle

From rigid incoming inspection of piece parts and materials stringent outgoing quality verification, the Motorola assembly and process flow is encompassed by an elaborate system test and inspection stations; stations to ensure a step-by-step adherence to prescribed procedure. This produces the high level of quality for which Motorola is known ... from start to finish.

As illustrated in the process flow overview, every major manufacturing step is followed by an appropriate in-process

QA inspection to insure product conformance to specification. In addition, Statistical Process Control (S.P.C.) techniques are utilized on all critical processes to insure processing equipment is capable of producing the product to the target specification while minimizing the variability. Quality control in wafer processing, assembly, and final test impart Motorola Sensor products with a level of reliability that easily exceeds almost all industrial, consumer, and military requirement. It is this built-in quality that insures failure-free shipments of Motorola Sensor products.

Compensated Sensor Process Flow

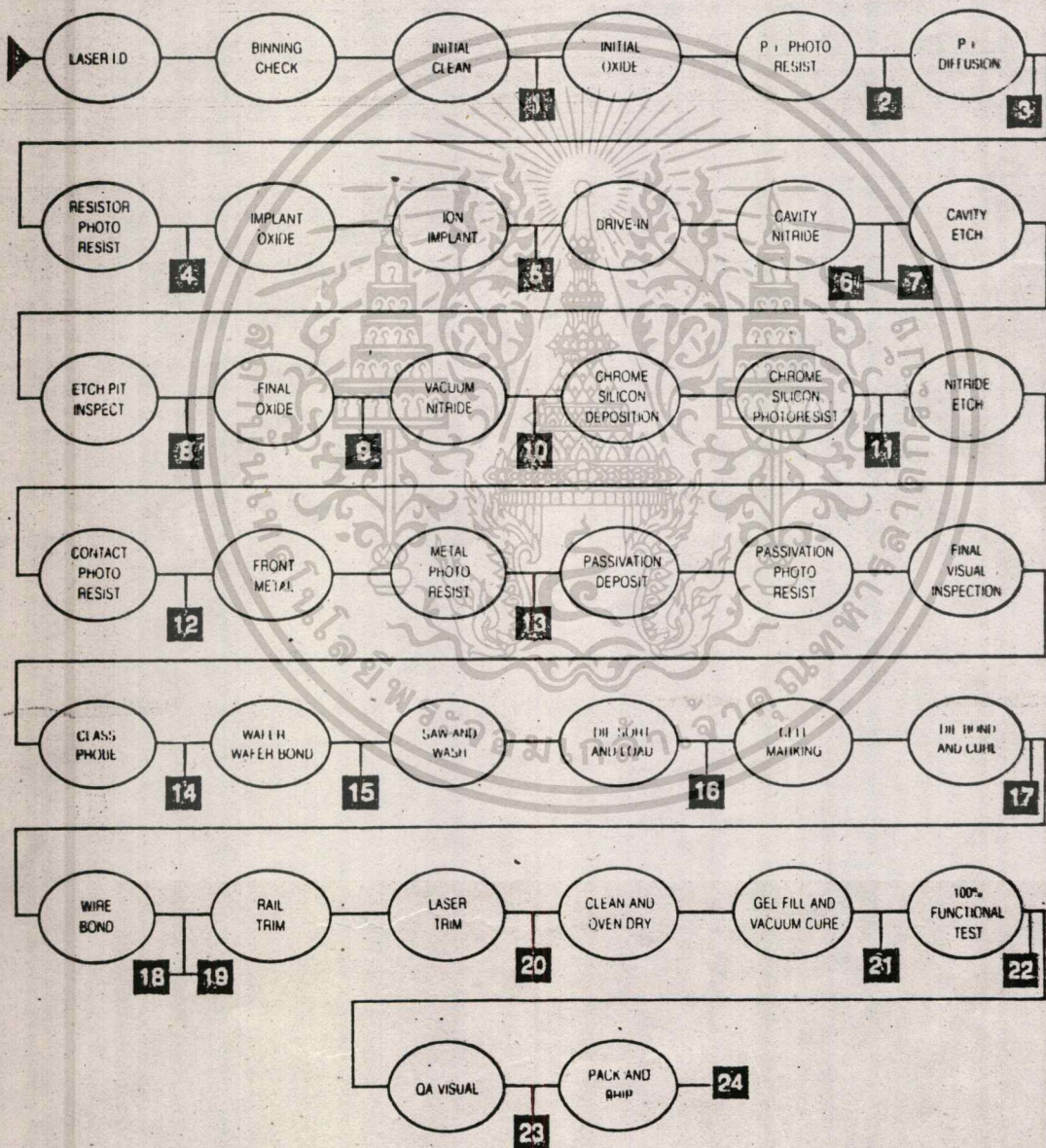
- 1 **INCOMING WAFER INSPECTION:** Both sides of the wafers are checked for roughness, contaminants, dimension, integrity, flatness, scratches, chips, and pits.
- 2 **POST PHOTORESIST/ETCH INSPECTION:** The integrity of the photoresist coating for each lot of wafers is evaluated.
- 3 **RESISTIVITY/THICKNESS:** Sheet resistance and oxide thickness are carefully measured and compared to the process specification.
- 4 **POST PHOTORESIST/ETCH INSPECTION:** (See Step 2.)
- 5 **DIFFUSION INSPECTION:** The wafers are inspected for contamination and conformance to process specification.
- 6 **DIFFUSION INSPECTION:** (See Step 5.)
- 7 **POST PHOTORESIST/ETCH INSPECTION:** (See Step 2.)
- 8 **POST PHOTORESIST/ETCH INSPECTION:** (See Step 2.)
- 9 **DIFFUSION INSPECTION:** (See Step 5.)
- 10 **DIFFUSION INSPECTION:** (See Step 5.)
- 11 **POST PHOTORESIST/ETCH INSPECTION:** (See Step 2.)
- 12 **POST PHOTORESIST/ETCH INSPECTION:** (See Step 2.)
- 13 **POST PHOTORESIST/ETCH INSPECTION:** (See Step 2.)
- 14 **POST PROBE INSPECTION:** After probing, each lot is sampled and inspected visually before shipping to the die cage.
- 15 **POST WAFER TO WAFER BOND VISUAL:** After bonding, each lot is sampled and inspected visually and x-rayed for proper wafer alignment.
- 16 **POST SAW/SORT GATE:** This microscopic inspection checks for proper saw cut, cracks, chips, foreign material, and missing or scratched metal.
- 17 **DIE BOND INSPECTION:** This inspection checks uses a optic scope to verify die placement and orientation to the process specification and visually inspect for chips, cracks, scratches, or metallization defects.
- 18 **WIRE BOND VISUAL:** Wire bonds are checked microscopically to disclose lifted bonds, and damaged or missing wire. This QA gate also checks for proper bond formation and impression, bond placement, and wire angle.
- 19 **DESTRUCTIVE WIRE-PULL:** A random sample from each wire bonding machine is subjected to a destructive wire pull test.
- 20 **PRE-FILL VISUAL INSPECTION:** This microscopic inspection checks for damaged units from the laser operation including crushed wires or contamination. This QA gate also inspects for any scratches, pits, or metallization defects.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับดูเท่านั้น ไม่ควรนำออกนอกระบบ หรือทำซ้ำโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Quality and Reliability

- 21 POST-FILL VISUAL INSPECTION:** The random sample is inspected for proper fill height and contamination in addition to a bubble inspection of the gel.
- 22 FUNCTIONAL TEST GATE:** A random sample from each final test lot is electrically tested to limits established by product specification.
- 23 PRE-PACKAGING VISUAL INSPECTION:** Samples are visually inspected for physical defects, damage, or contamination.
- 24 OUTGOING FINAL INSPECTION:** All outgoing lots are inspected for correct packaging, device marking, part types, parts count, and documentation requirements.

Compensated Sensor Flow Chart



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LM725/LM725A/LM725C (Instrumentation) Operational Amplifier

General Description

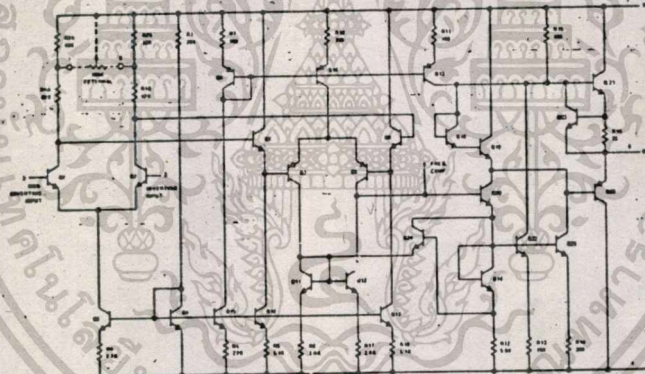
The LM725/LM725A/LM725C are operational amplifiers featuring superior performance in applications where low noise, low drift, and accurate closed-loop gain are required. With high common mode rejection and offset null capability, it is especially suited for low level instrumentation applications over a wide supply voltage range.

The LM725A has tightened electrical performance with higher input accuracy and like the LM725, is guaranteed over a -55°C to $+125^{\circ}\text{C}$ temperature range. The LM725C has slightly relaxed specifications and has its performance guaranteed over a 0°C to 70°C temperature range.

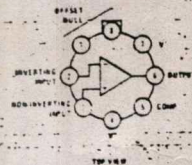
Features

- High open loop gain 3,000,000
- Low input voltage drift $0.6 \mu\text{V}/^{\circ}\text{C}$
- High common mode rejection 120 dB
- Low input noise current $0.15 \text{ pA}/\sqrt{\text{Hz}}$
- Low input offset current 2 nA
- High input voltage range $\pm 14\text{V}$
- Wide power supply range $\pm 3\text{V}$ to $\pm 22\text{V}$
- Offset null capability
- Output short circuit protection

Schematic and Connection Diagrams

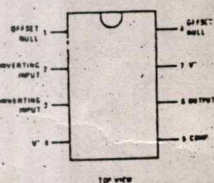


Metal Can Package



Order Number LM725H or LM725AH or LM725CH
See NS Package H08C

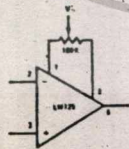
Dual-In-Line Package



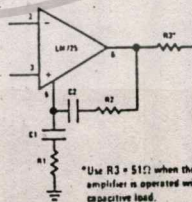
Order Number LM725CN
See NS Package N08B

Auxiliary Circuits

Voltage Offset Null Circuit



Frequency Compensation Circuit



*Use $R3 = 51\Omega$ when the amplifier is operated with capacitive load.

Compensation Component Values

A_{vCL}	R1 (Ω)	C1 (μF)	R2 (Ω)	C2 (μF)
10,000	10K	50 pF	-	-
1,000	470	001	-	-
100	47	01	-	-
10	27	05	270	0015
1	10	05	39	02

Absolute Maximum Ratings

Supply Voltage	±22V	Operating Temperature Range	T _A (MIN)	T _A (MAX)
Internal Power Dissipation (Note 1)	500 mW	LM725	-55°C	to +125°C
Differential Input Voltage	±5V	LM725A	-55°C	to +125°C
Input Voltage (Note 2)	±22V	LM725C	0°C	to +70°C
Storage Temperature Range	-65°C to +150°C			
Lead Temperature (Soldering, 10 sec)	300°C			

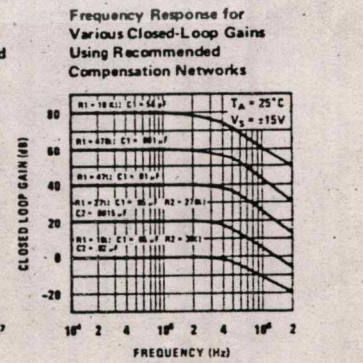
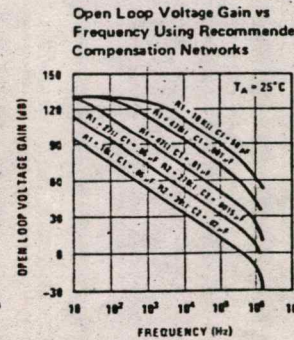
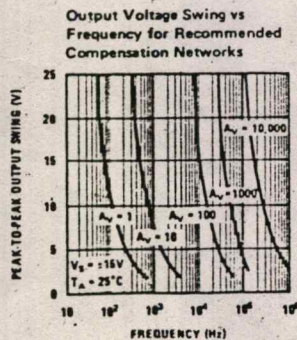
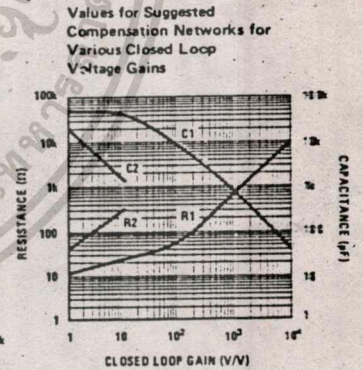
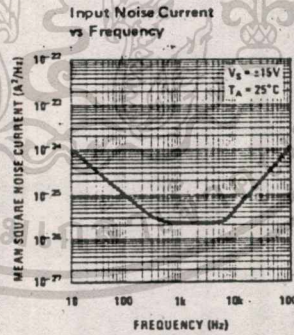
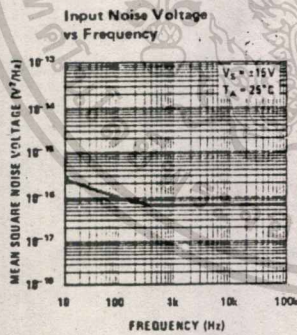
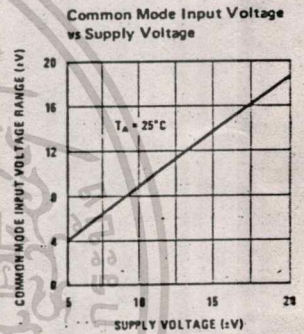
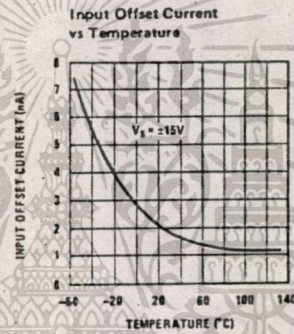
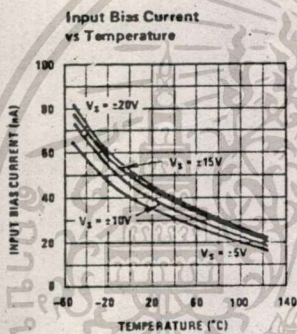
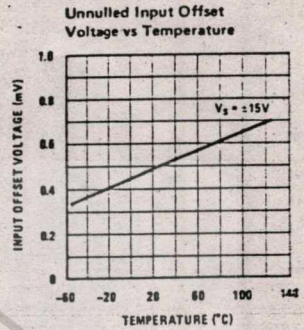
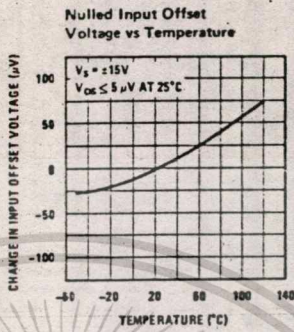
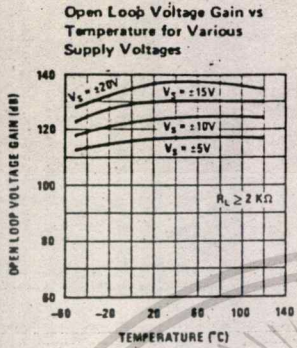
Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	LM725A		LM725		LM725C		UNITS
		MIN	TYP	MIN	TYP	MIN	TYP	
Input Offset Voltage (Without External Trim)	T _A = 25°C, R _S ≤ 10 kΩ		0.5	0.5	1.0	0.5	2.5	mV
Input Offset Current	T _A = 25°C	2.0	5.0	2.0	20	2.0	35	nA
Input Bias Current	T _A = 25°C	42	80	42	100	42	125	nA
Input Noise Voltage	T _A = 25°C f _o = 10 Hz f _o = 100 Hz f _o = 1 kHz	15 9.0 8.0		15 9.0 8.0		15 9.0 8.0		nV/√Hz nV/√Hz nV/√Hz
Input Noise Current	T _A = 25°C f _o = 10 Hz f _o = 100 Hz f _o = 1 kHz	1.0 0.3 0.15		1.0 0.3 0.15		1.0 0.3 0.15		pA/√Hz pA/√Hz pA/√Hz
Input Resistance	T _A = 25°C	1.5		1.5		1.5		MΩ
Input Voltage Range	T _A = 25°C	±13.5	±14	±13.5	±14	±13.5	±14	V
Large Signal Voltage Gain	T _A = 25°C, R _L ≥ 2 kΩ, V _{OUT} = ±10V	1000	3000	1000	3000	250	3000	V/mV
Common-Mode Rejection Ratio	T _A = 25°C, R _S ≤ 10 kΩ	120		110	120	94	120	dB
Power Supply Rejection Ratio	T _A = 25°C, R _S ≤ 10 kΩ		2.0	5.0		2.0	35	μV/V
Output Voltage Swing	T _A = 25°C, R _L ≥ 10 kΩ, R _L ≥ 2 kΩ	±12.5 ±12.0	±13.5 ±13.5	±12 ±10	±13.5 ±13.5	±12 ±10	±13.5 ±13.5	V V
Power Consumption	T _A = 25°C	80	105	80	105	80	150	mW
Input Offset Voltage (Without External Trim)	R _S ≤ 10 kΩ		0.7		1.5		3.5	mV
Average Input Offset Voltage Drift (Without External Trim)	R _S = 50Ω		2.0	5.0		2.0		μV/°C
Average Input Offset Voltage Drift (With External Trim)	R _S = 50Ω		0.6	1.0		0.6		μV/°C
Input Offset Current	T _A = T _{MAX} T _A = T _{MIN}	1.2 7.5	4.0 18.0	1.2 7.5	20 40	1.2 4.0	35 50	nA nA
Average Input Offset Current Drift		35	90	35	150	10		pA/°C
Input Bias Current	T _A = T _{MAX} T _A = T _{MIN}	20 80	70 180	20 80	100 200	125 250		nA nA
Large Signal Voltage Gain	R _L ≥ 2 kΩ T _A = T _{MAX} R _L ≥ 2 kΩ T _A = T _{MIN}	1,000,000		1,000,000		125,000		V/V V/V
Common-Mode Rejection Ratio	R _S ≤ 10 kΩ	110		100		115		dB
Power Supply Rejection Ratio	R _S ≤ 10 kΩ		8.0		20	20		μV/V
Output Voltage Swing	R _L ≥ 2 kΩ	±12		±10		±10		V

Note 1: Derate at 150°C/W for operation at ambient temperatures above 75°C.
 Note 2: For supply voltages less than ±22V, the absolute maximum input voltage is equal to the supply voltage.
 Note 3: These specifications apply for V_S = ±15V unless otherwise specified.

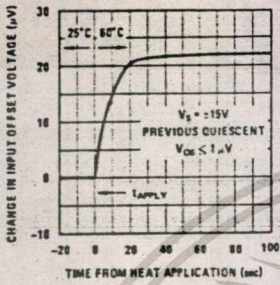
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

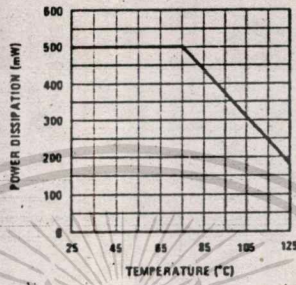


Typical Performance Characteristics (Continued)

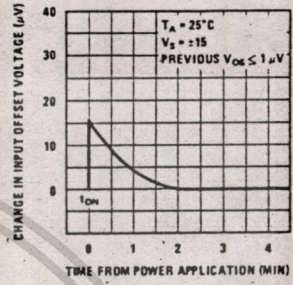
Change in Input Offset Voltage Due to Thermal Shock vs Time



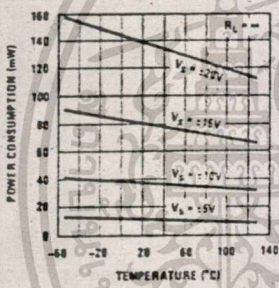
Absolute Maximum Power Dissipation vs Ambient Temperature



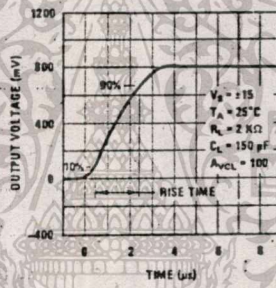
Stabilization Time of Input Offset Voltage from Power Turn-On



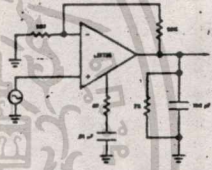
Power Consumption vs Temperature



Transient Response



Transient Response Test Circuit





LM136-2.5/LM236-2.5/LM336-2.5V Reference Diode

General Description

The LM136-2.5/LM236-2.5 and LM336-2.5 integrated circuits are precision 2.5V shunt regulator diodes. These monolithic IC voltage references operate as a low-temperature-coefficient 2.5V zener with 0.2Ω dynamic impedance. A third terminal on the LM136-2.5 allows the reference voltage and temperature coefficient to be trimmed easily.

The LM136-2.5 series is useful as a precision 2.5V low-voltage reference for digital voltmeters, power supplies or op amp circuitry. The 2.5V make it convenient to obtain a stable reference from 5V logic supplies. Further, since the LM136-2.5 operates as a shunt regulator, it can be used as either a positive or negative voltage reference.

The LM136-2.5 is rated for operation over -55°C to +125°C while the LM236-2.5 is rated over a -25°C to +85°C temperature range.

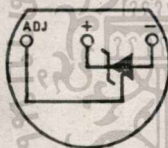
Both are packaged in a TO-46 package. The LM336-2.5 is rated for operation over a 0°C to +70°C temperature range and is available in a TO-92 plastic package.

Features

- Low temperature coefficient
- Wide operating current of 400 μA to 10 mA
- 0.2Ω dynamic impedance
- ±1% initial tolerance available
- Guaranteed temperature stability
- Easily trimmed for minimum temperature drift
- Fast turn-on
- Three lead transistor package

Connection Diagrams

TO-92
Plastic Package

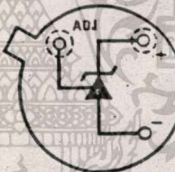


Bottom View

Order Number LM336Z-2.5
or LM336BZ-2.5

See NS Package Number Z03A

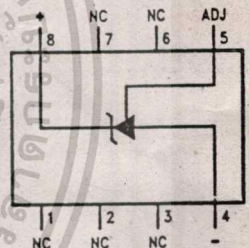
TO-46
Metal Can Package



Bottom View

Order Number LM136H-2.5,
LM236H-2.5, LM336H-2.5,
LM136AH-2.5 or LM236AH-2.5
See NS Package Number H03H

SO Package



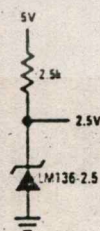
Top View

Order Number LM336M-2.5
or LM336BM-2.5

See NS Package Number M08A

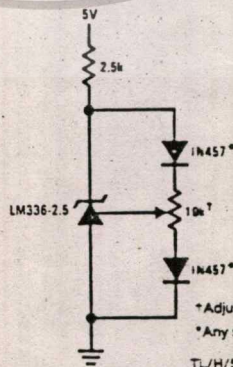
Typical Applications

2.5V Reference



TL/H/5715-9

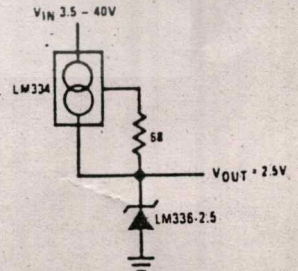
2.5V Reference with Minimum
Temperature Coefficient



*Adjust to 2.490V
*Any silicon signal diode

TL/H/5715-10

Wide Input Range Reference



TL/H/5715-11

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Reverse Current	15 mA
Forward Current	10 mA
Storage Temperature	-60°C to +150°C
Operating Temperature Range	
LM136	-55°C to +150°C
LM236	-25°C to +85°C
LM336	0°C to +70°C

Soldering Information

TO-92 Package (10 sec.)	260°C
TO-46 Package (10 sec.)	300°C
SO Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" (Appendix D) for other methods of soldering surface mount devices.

Electrical Characteristics (Note 1)

Parameter	Conditions	LM136A-2.5/LM236A-2.5 LM136-2.5/LM236-2.5			LM336B-2.5 LM336-2.5			Units
		Min	Typ	Max	Min	Typ	Max	
Reverse Breakdown Voltage	$T_A = 25^\circ\text{C}$, $I_R = 1\text{ mA}$							V
	LM136/LM236/LM336	2.440	2.490	2.540	2.390	2.490	2.590	V
	LM136A/LM236A, LM336B	2.465	2.490	2.515	2.440	2.490	2.540	V
Reverse Breakdown Change With Current	$T_A = 25^\circ\text{C}$, $400\ \mu\text{A} \leq I_R \leq 10\text{ mA}$		2.6	6		2.6	10	mV
Reverse Dynamic Impedance	$T_A = 25^\circ\text{C}$, $I_R = 1\text{ mA}$		0.2	0.6		0.2	1	Ω
Temperature Stability (Note 2)	V_R Adjusted to 2.490V $I_R = 1\text{ mA}$, (Figure 2) $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ (LM336) $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ (LM236) $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ (LM136)					1.8	6	mV
			3.5	9				mV
			12	18				mV
Reverse Breakdown Change With Current	$400\ \mu\text{A} \leq I_R \leq 10\text{ mA}$		3	10		3	12	mV
Reverse Dynamic Impedance	$I_R = 1\text{ mA}$		0.4	1		0.4	1.4	Ω
Long Term Stability	$T_A = 25^\circ\text{C} \pm 0.1^\circ\text{C}$, $I_R = 1\text{ mA}$		20			20		ppm

Note 1: Unless otherwise specified, the LM136-2.5 is specified from $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, the LM236-2.5 from $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ and the LM336-2.5 from $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$.

Note 2: Temperature stability for the LM336 and LM236 family is guaranteed by design. Design limits are guaranteed (but not 100% production tested) over the indicated temperature and supply voltage ranges. These limits are not used to calculate outgoing quality levels. Stability is defined as the maximum change in V_{ref} from 25°C to T_A (min) or T_A (max).

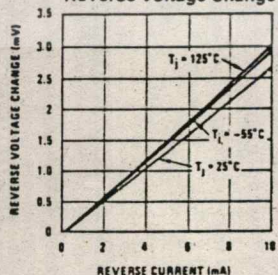
Note 3: For elevated temperature operation, T_J max is:

LM136	150°C
LM236	125°C
LM336	100°C

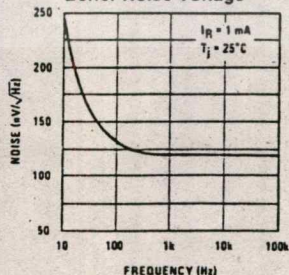
Thermal Resistance	TO-92	TO-46	SO-8
θ_{JA} (Junction to Ambient)	180°C/W (0.4" leads) 170°C/W (0.125" lead)	440°C/W	165°C/W
θ_{JC} (Junction to Case)	n/a	80°C/W	n/a

Typical Performance Characteristics

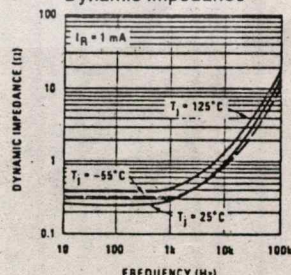
Reverse Voltage Change



Zener Noise Voltage

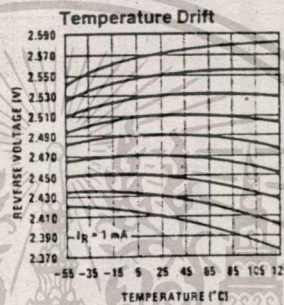
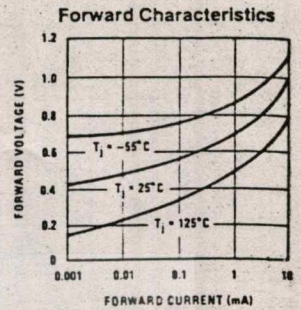
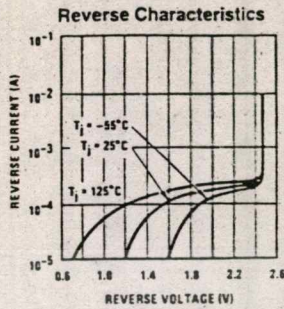
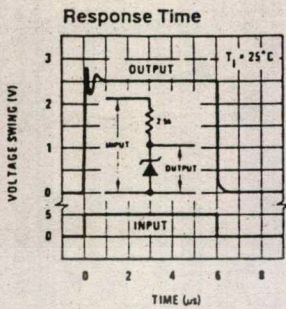


Dynamic Impedance



TL/H/5715-2

Typical Performance Characteristics (Continued)



TL/H/5715-3

Application Hints

The LM136 series voltage references are much easier to use than ordinary zener diodes. Their low impedance and wide operating current range simplify biasing in almost any circuit. Further, either the breakdown voltage or the temperature coefficient can be adjusted to optimize circuit performance.

Figure 1 shows an LM136 with a 10k potentiometer for adjusting the reverse breakdown voltage. With the addition of R1 the breakdown voltage can be adjusted without affecting the temperature coefficient of the device. The adjustment range is usually sufficient to adjust for both the initial device tolerance and inaccuracies in buffer circuitry.

If minimum temperature coefficient is desired, two diodes can be added in series with the adjustment potentiometer as shown in Figure 2. When the device is adjusted to 2.490V the temperature coefficient is minimized. Almost any silicon signal diode can be used for this purpose such as a 1N914, 1N4148 or a 1N457. For proper temperature compensation the diodes should be in the same thermal environment as the LM136. It is usually sufficient to mount the diodes near the LM136 on the printed circuit board. The absolute resistance of R1 is not critical and any value from 2k to 20k will work.

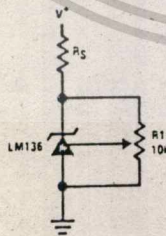


FIGURE 1. LM136 With Pot for Adjustment of Breakdown Voltage (Trim Range = $\pm 120\text{ mV}$ typical)

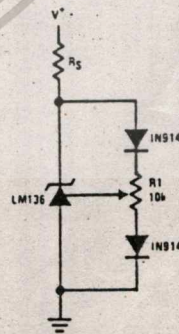
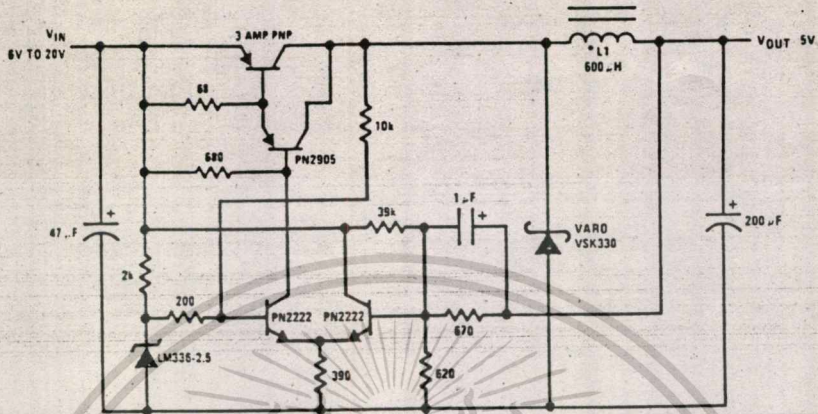


FIGURE 2. Temperature Coefficient Adjustment (Trim Range = $\pm 70\text{ mV}$ typical)

TL/H/5715-4

Typical Applications (Continued)

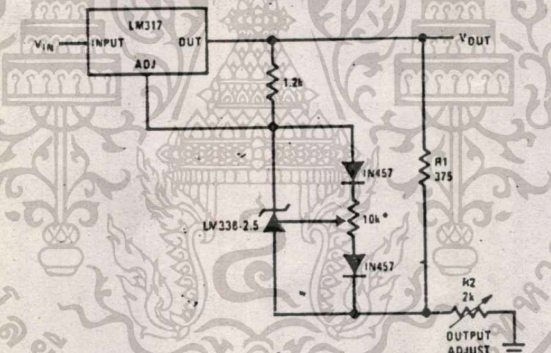
Low Cost 2 Amp Switching Regulator†



*L1 60 turns #16 wire on Arnold Core A-254168-2
 †Efficiency = 80%

TL/H/5715-5

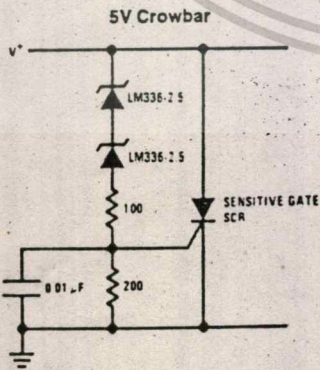
Precision Power Regulator with Low Temperature Coefficient



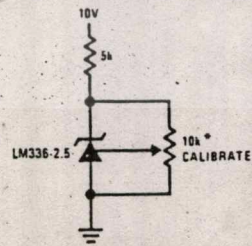
*Adjust for 3.75V across R1

TL/H/5715-13

Trimmed 2.5V Reference with Temperature Coefficient Independent of Breakdown Voltage



TL/H/5715-14

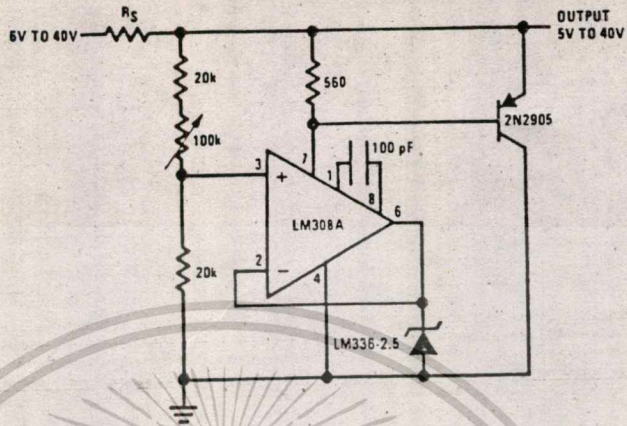


*Does not affect temperature coefficient

TL/H/5715-15

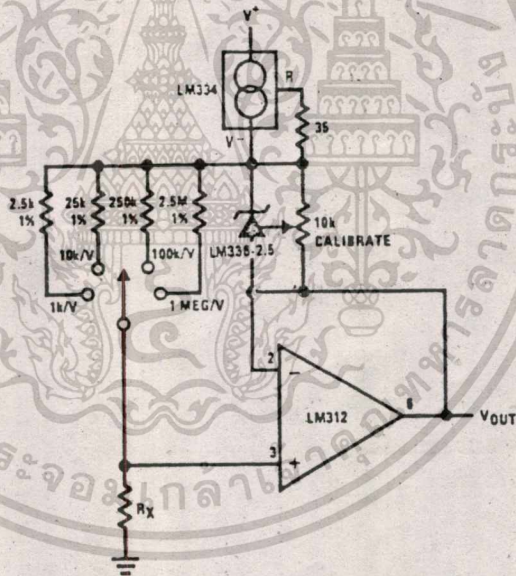
Typical Applications (Continued)

Adjustable Shunt Regulator



TL/H/5715-6

Linear Ohmmeter

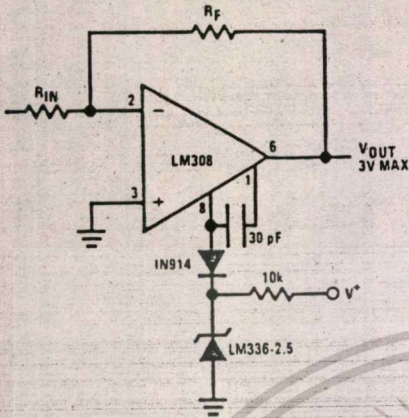


TL/H/5715-16

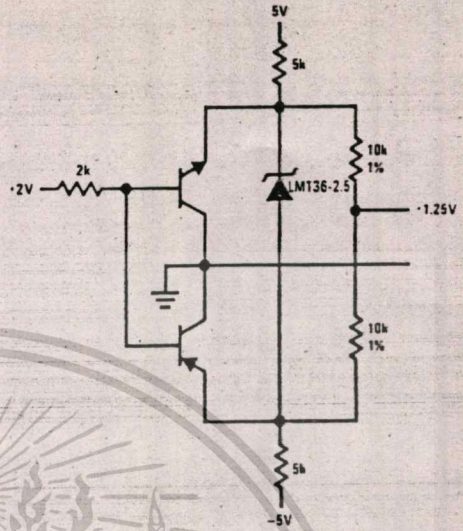
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Op Amp with Output Clamped



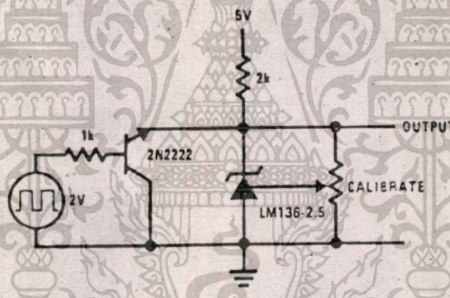
Bipolar Output Reference



TL/H/5715-17

TL/H/5715-18

2.5V Square Wave Calibrator

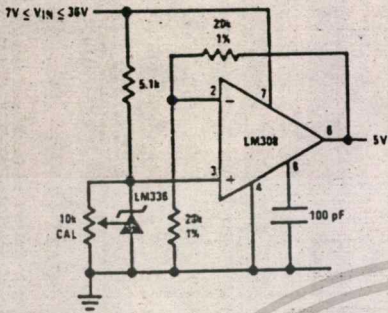


TL/H/5715-19

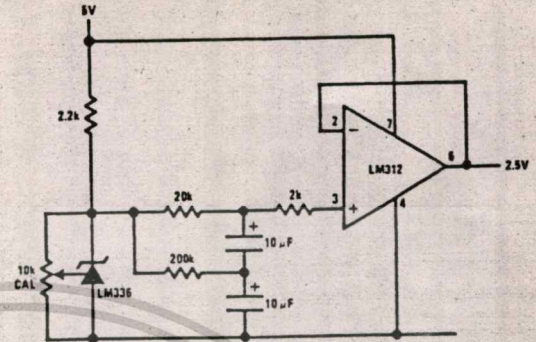
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
 ไม่จากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

5V Buffered Reference

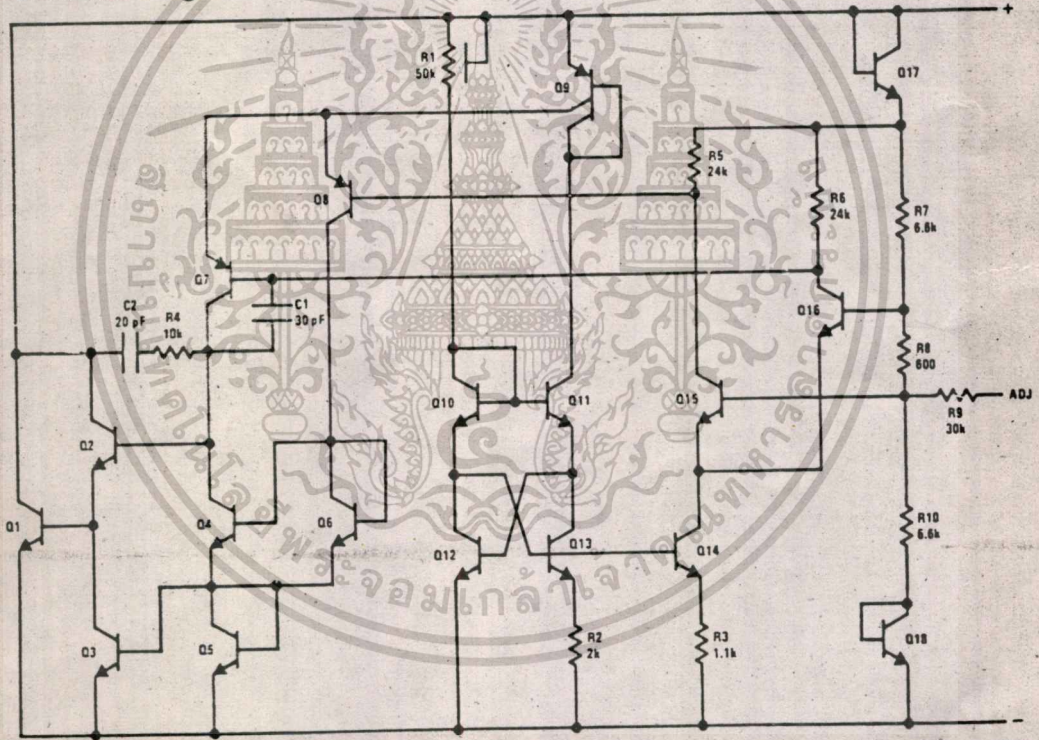


Low Noise Buffered Reference



TL/H/5715-7

Schematic Diagram



TL/H/5715-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่วางกรรมใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ICL7109 12 Bit Binary A/D Converter for Microprocessor Interface

FEATURES

- 12 bit binary (plus polarity and overrange) dual slope integrating analog-to-digital converter.
- Byte-organized TTL-compatible three-state outputs and UART handshake mode for simple parallel or serial interfacing to microprocessor systems.
- RUN/HOLD Input and STATUS output can be used to monitor and control conversion timing.
- True differential input and differential reference.
- Low noise — typically 15 μ V p-p.
- 1pA typical input current.
- Operates at up to 30 conversions per second.
- On-chip oscillator operates with inexpensive 3.58MHz TV crystal giving 7.5 conversions per second for 60Hz rejection. May also be operated as RC oscillator for other clock frequencies.
- Fabricated using MAX-CMOS™ technology combining analog and digital functions on a single low power LSI CMOS chip.
- All inputs fully protected against static discharge; no special handling precautions necessary.

GENERAL DESCRIPTION

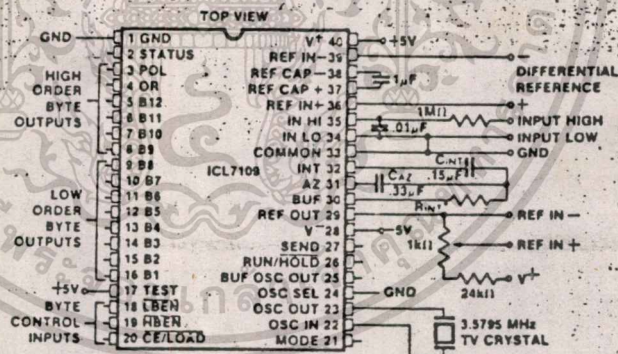
The ICL7109 is a high performance, low power integrating A/D converter designed to easily interface with microprocessors.

The output data (12 bits, polarity and overrange) may be directly accessed under control of two byte enable inputs and a chip select input for a simple parallel bus interface. UART handshake mode is provided to allow the ICL7109 to work with industry-standard UARTs in providing serial data transmission, ideal for remote data logging applications. The RUN/HOLD input and STATUS output allow monitoring and control of conversion timing.

The ICL7109 provides the user with the high accuracy, low noise, low drift, versatility and economy of the dual-slope integrating A/D converter. Features like true differential input and reference, drift of less than 1 μ V/°C, maximum input bias current of 10pA, and typical power consumption of 20mW make the ICL7109 an attractive per-channel alternative to analog multiplexing for many data acquisition applications.

PIN CONFIGURATION AND TEST CIRCUIT:

(See Figure 1 for typical connection to a UART or Microcomputer)



*R_{INT} = 20k Ω FOR 0.2V REF
= 200k Ω FOR 2.0V REF

(OUTLINE DWGS DL, JL, PL)

ORDERING INFORMATION

Part	Temp. Range	Package	Order Number
7109	-55°C to +125°C	40-Pin Ceramic DIP	ICL7109MDL
7109	-20°C to +85°C	40-Pin Ceramic DIP	ICL7109IDL
7109	-20°C to +85°C	40-Pin Cerdip	ICL7109JDL
7109	0°C to 70°C	40-Pin Plastic DIP	ICL7109CPL

ABSOLUTE MAXIMUM RATINGS

Positive Supply Voltage (GND to V ⁺)	+6.2V
Negative Supply Voltage (GND to V ⁻)	-9V
Analog Input Voltage (Lo or Hi) (Note 1)	V ⁺ to V ⁻
Reference Input Voltage (Lo or Hi) (Note 1)	V ⁺ to V ⁻
Digital Input Voltage	V ⁺ + 0.3V
IPins 2-27) (Note 2)	GND - 0.3V
Power Dissipation (Note 3)	
Ceramic Package	1W @ +85°C
Plastic Package	500mW @ +70°C
Operating Temperature	
Ceramic Package (MDL)	-55°C ≤ T _A ≤ +125°C
(IDL)	-25°C ≤ T _A ≤ +85°C
Plastic Package (CPL)	0°C ≤ T _A ≤ +70°C
Storage Temperature	-55°C ≤ T _A ≤ +125°C
Lead Temperature (soldering, 60 sec.)	+300°C

CAUTION: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the devices. This is a stress only and functional operation of the devices at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

TABLE I OPERATING CHARACTERISTICS

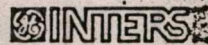
Parameters with V⁺ = +5V, V⁻ = -5V, GND = 0V, T_A = 25°C, unless otherwise indicated. Test circuit as shown on page 1.

ANALOG SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Zero Input Reading		V _{IN} = 0.0V Full Scale = 409.6mV	-0000 ₈	±0000 ₈	+0000 ₈	Octal Reading
Stoichiometric Reading		V _{IN} = V _{REF} V _{REF} = 204.8mV	3777 ₈	3777 ₈ 4000 ₈	4000 ₈	Octal Reading
Non-Linearity (Max deviation from best straight line fit)		Full Scale = 409.6mV to 4.096V Over full operating temperature range.	-1	±2	+1	Counts
Full-Scale Error (difference in reading for equal pos. and neg. inputs near full scale)		Full Scale = 409.6mV to 4.096V Over full operating temperature range.	-1	±2	+1	Counts
Common Mode Rejection Ratio	CMRR	V _{CM} ±1V V _{IN} = 0V Full Scale = 409.6mV		50		μV/V
Input Common Mode Range	V _{CMR}	Input Hi, Input Lo, Common	V ⁺ +1.5		V ⁻ -1.0	V
Ripple (p-p value not exceeded 95% of time)	e _n	V _{IN} = 0V Full Scale = 409.6mV		15		μV
Leakage current at Input	I _{ILK}	V _{IN} = 0 All devices 25°C ICL7109CPL 0°C ≤ T _A ≤ +70°C ICL7109IDC -25°C ≤ T _A ≤ +85°C ICL7109MDL -55°C ≤ T _A ≤ +125°C		1 20 100	10 100 250	pA pA nA
Zero Reading Drift		V _{IN} = 0V		0.2	1	μV/°C
Scale Factor Temperature Coefficient		V _{IN} = 408.9mV => 7770 ₈ reading Ext. Ref. 0 ppm/°C		1	5	ppm/°C
Supply Current V ⁺ to GND	I ⁺	V _{IN} = 0, Crystal Osc. 3.58MHz test circuit		700	1500	μA
Supply Current V ⁺ to V ⁻	I _{SUPP}	Pins 2-21, 25, 26, 27, 29, open		700	1500	μA
Ref Out Voltage	V _{REF}	Referred to V ⁺ , 25kΩ between V ⁺ and REF OUT	-2.4	-2.8	-3.2	V
Ref Out Temp. Coefficient		25kΩ between V ⁺ and REF OUT		80		ppm/°C
Input Common Mode Range	V _{CM}	IN HI, IN LO, COMMON	V ⁻ +1.5	V ⁺ -0.5 to V ⁻ +1.0	V ⁺ -1.0	V



ICL7109



DIGITAL SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output High Voltage	V_{OH}	$I_{OUT} = 100\mu A$ Pins 2-16, 18, 19, 20	3.5	4.3		V
Output Low Voltage	V_{OL}	$I_{OUT} = 1.6mA$		0.2	0.4	V
Output Leakage Current		Pins 3-16 high impedance		± 0.1	± 1	μA
Control I/O Pullup Current		Pins 18, 19, 20 $V_{OUT} = V^* - 3V$ MODE input at GND		5		μA
Control I/O Loading		HBEN Pin 19 LBEN Pin 18			50	pF
Input High Voltage	V_{IH}	Pins 18-21, 26, 27 referred to GND	2.5			V
Input Low Voltage	V_{IL}	Pins 18-21, 26, 27 referred to GND			1	V
Input Pull-up Current		Pins 26, 27 $V_{OUT} = V^* - 3V$		5		μA
Input Pull-up Current		Pins 17, 24 $V_{OUT} = V^* - 3V$		25		μA
Input Pull-down Current		Pin 21 $V_{OUT} = GND + 3V$		5		μA
Oscillator Output Current	High	O_{OH} $V_{OUT} = 2.5V$		1		mA
	Low	O_{OL} $V_{OUT} = 2.5V$		1.5		mA
Buffered Oscillator Output Current	High	BO_{OH} $V_{OUT} = 2.5V$		2		mA
	Low	BO_{OL} $V_{OUT} = 2.5V$		5		mA
MODE Input Pulse Width	tw		50			ns

- Note 1: Input voltages may exceed the supply voltages provided the input current is limited to $\pm 100\mu A$
- Note 2: Due to the SCR structure inherent in the process used to fabricate these devices, connecting any digital inputs or outputs to voltages greater than V^* or less than GND may cause destructive device latchup. For this reason it is recommended that no inputs from sources other than the same power supply be applied to the ICL7109 before its power supply is established, and that in multiple supply systems the supply to the ICL7109 be activated first.
- Note 3: This limit refers to that of the package and will not be obtained during normal operation.

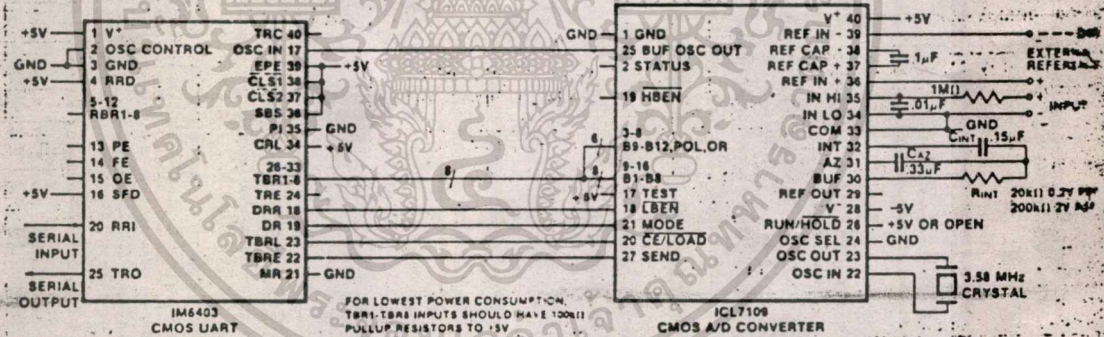


Figure 1A. Typical Connection Diagram UART Interface - To transmit latest result, send any word to UART

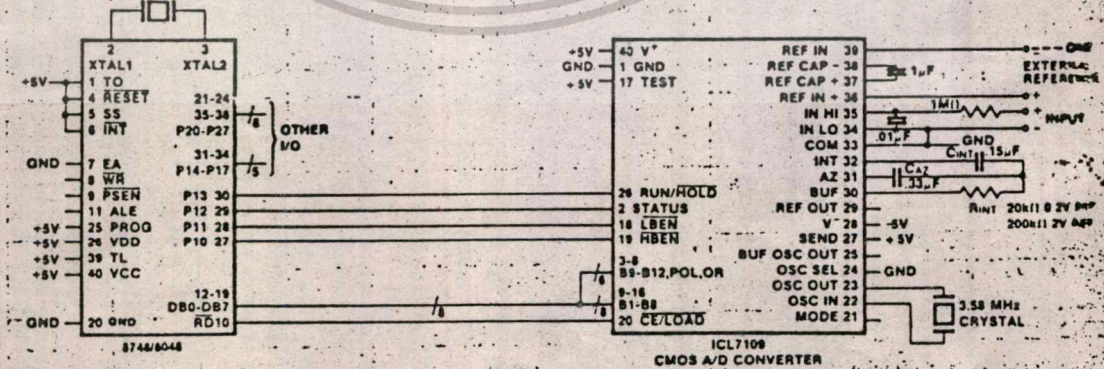


Figure 1B: Typical Connection Diagram Parallel Interface With MCS-48 Microcomputer

TABLE 2 - Pin Assignment and Function Description

SYMBOL	DESCRIPTION	PIN	SYMBOL	DESCRIPTION	
GND	Digital Ground. 0V. Ground return for all digital logic		21	MODE	
STATUS	Output High during integrate and deintegrate until data is latched. Output Low when analog section is in Auto-Zero configuration.			Input Low - Direct output mode where CE/LOAD (Pin 20), HBEN (Pin 19) and LBEN (Pin 18) act as inputs directly controlling byte outputs. Input Pulsed High - Causes immediate entry into handshake mode and output of data as in Figure 9.	
POL	Polarity - HI for Positive Input.			Input High - Enables CE/LOAD (Pin 20), HBEN (Pin 19), and LBEN (Pin 18) as outputs, handshake mode will be entered and data output as in Figures 7 and 8 at conversion completion.	
OR	Overrange - HI if Overranged.		22	OSC IN	
B12	Bit 12 (Most Significant Bit)			Oscillator Input	
B11	Bit 11		23	OSC OUT	
B10	Bit 10			Oscillator Output	
B9	Bit 9		24	OSC SEL	
B8	Bit 8			Oscillator Select - Input high configures OSC IN, OSC OUT, BUF OSC OUT as RC oscillator - clock will be same phase and duty cycle as BUF OSC OUT. Input low configures OSC IN, OSC OUT for crystal oscillator - clock frequency will be 1/56 of frequency at BUF OSC OUT.	
B7	Bit 7	HI = true		25	BUF OSC-OUT
B6	Bit 6			Buffered Oscillator Output	
B5	Bit 5			26	RUN/HOLD
B4	Bit 4			Input High - Conversions continuously performed every 8192 clock pulses. Input Low - Conversion in progress completed, converter will stop in Auto-Zero 7 counts before integrate.	
B3	Bit 3			27	SEND
B2	Bit 2			Input - Used in handshake mode to indicate ability of an external device to accept data. Connect to +5V if not used.	
B1	Bit 1 (Least Significant Bit)			28	V ₋
TEST	Input High - Normal Operation. Input Low - Forces all bit outputs high. Note: This input is used for test purposes only. Tie high if not used.			Analog Negative Supply - Nominally -5V with respect to GND (Pin 1).	
LBEN	Low Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates low order byte outputs B1-B8. With Mode (Pin 21) high, this pin serves as a low byte flag output used in handshake mode. See Figures 7, 8, 9.			29	REF OUT
HBEN	High Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates high order byte outputs B9-B12. POL, OR. With Mode (Pin 21) high, this pin serves as a high byte flag output used in handshake mode. See Figures 7, 8, 9.			Reference Voltage Output - Nominally 2.8V down from V ₋ (Pin 40).	
CE/LOAD	Chip Enable Load - With Mode (Pin 21) low, CE/LOAD serves as a master output enable. When high, B1-B12, POL, OR outputs are disabled. With Mode (Pin 21) high, this pin serves as a load strobe used in handshake mode. See Figures 7, 8, 9.			30	BUFFER
				Buffer Amplifier Output	
				31	AUTO-ZERO
				Auto-Zero Node - Inside foil of C _{AZ}	
				32	INTEGRATOR
				Integrator Output - Outside foil of C _{INT}	
				33	COMMON
				Analog Common - System is Auto-Zeroed to COMMON	
				34	INPUT LO
				Differential Input Low Side	
				35	INPUT HI
				Differential Input High Side	
				36	REF IN +
				Differential Reference Input Positive	
				37	REF CAP +
				Reference Capacitor Positive	
				38	REF CAP -
				Reference Capacitor Negative	
				39	REF IN -
				Differential Reference Input Negative	
				40	V ₊
				Positive Supply Voltage - Nominally +5V with respect to GND (Pin 1).	

All digital levels are positive true.

DETAILED DESCRIPTION

Analog Section

Figure 2 shows the equivalent circuit of the Analog Section of the ICL7109. When the RUN/HOLD input is left open or connected to V₊, the circuit will perform conversions at a rate determined by the clock frequency (8192 clock periods per second). Each measurement cycle is divided into three phases as shown in Figure 3. They are (1) Auto-Zero (AZ), (2) Signal Integrate (INT) and (3) Deintegrate (DE).

Auto-Zero Phase

During auto-zero three things happen. First, Input high and low are disconnected from their pins and internally shorted to analog COMMON. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-zero capacitor C_{AZ} to compensate for offset voltages in

the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the AZ accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than 10μV.

2. Signal Integrate Phase

During signal integrate the auto-zero loop is opened, the internal short is removed and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between IN HI and IN LO for a fixed time of 2048 clock periods. Note that this differential voltage can be within the common mode range of the inputs. At the end of this phase, the polarity of the integrated signal is determined.



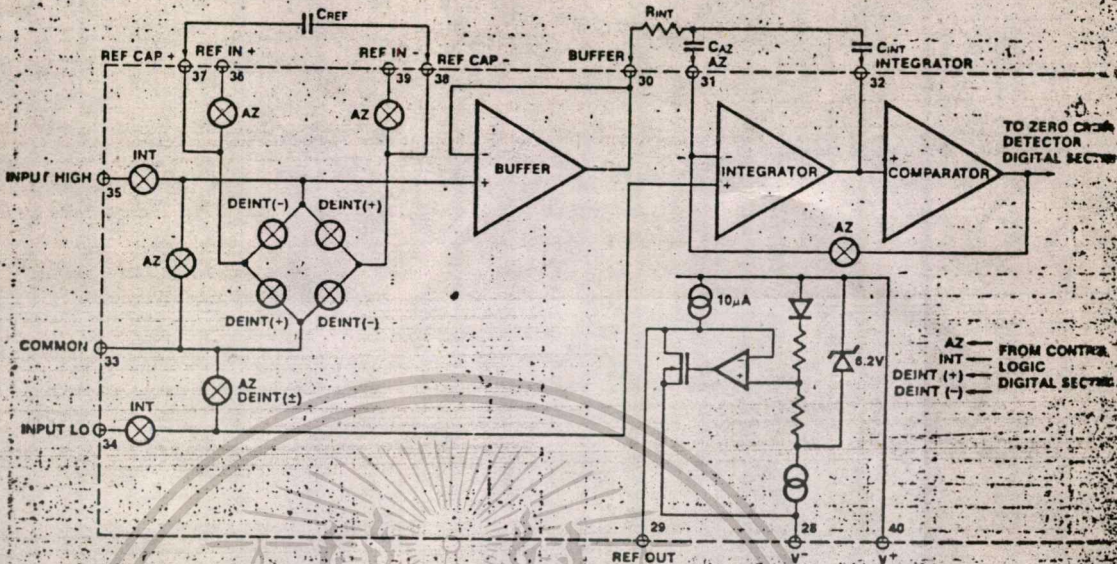


Figure 2: Analog Section

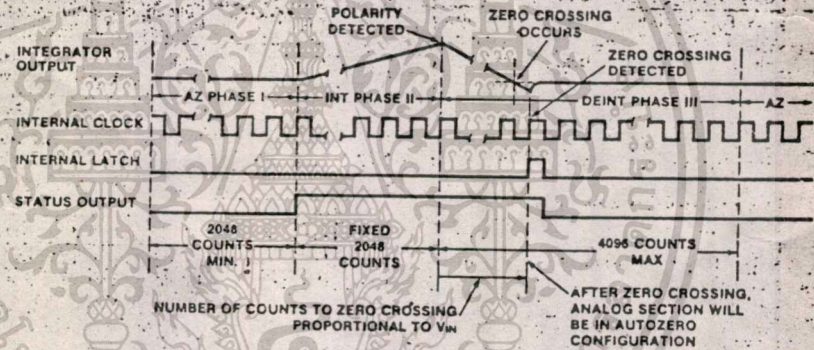


Figure 3: Conversion Timing (RUN/HOLD Pin High)

3. De-Integrate Phase

The final phase is de-integrate, or reference integrate. Input low is internally connected to analog COMMON and input high is connected across the previously charged (during auto-zero) reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to zero crossing (established in Auto Zero) with a fixed slope. Thus the time for the output to return to zero (represented by the number of clock periods counted) is proportional to the input signal.

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier, or specifically from 1.0 volts below the positive supply to 1.5 volts above the negative supply. In this range the system has a CMRR of 86dB typical. However, since the integrator also swings with the common mode voltage, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common mode voltage with a near full-scale negative differential input voltage. The negative input signal drives the integrator

positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator swing can be reduced to less than the recommended 4V full scale with some loss of accuracy. The integrator output can swing within 0.3 volts of either supply without loss of linearity.

The ICL7109 has, however, been optimized for operation with analog common near digital ground. With power supplies of +5V and -5V, this allows a 4V full scale integrator swing positive or negative maximizing the performance of the analog section.

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to its capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to deintegrate a positive signal or lose charge (decrease voltage) when called up to deintegrate a negative input signal. This difference in reference for (+) (-) input voltage will give a roll-over error. However,

กิตติกรรมประกาศ

ขอขอบพระคุณอาจารย์สมศักดิ์ เชียรศิริกุลที่กรุณาให้คำแนะนำและช่วยจัดหาอุปกรณ์
ต่างๆที่ใช้ในโครงการนี้ รวมทั้งขอขอบพระคุณอาจารย์ทุกท่านที่ประสิทธิ์ประสาทวิชาให้ศิษย์
ไว้ ณ. ที่นี้ด้วย

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. JUNG, WALTER G. IC OPAMP COOKBOOK. INDIANAPOLIS. HOWARD W. SAM & CO., 1974
2. JUNG, WALTER G. IC CONVERTER COOKBOOK. INDIANAPOLIS. HOWARD W. SAM & CO., 1981
3. KENNEDY, E. J. OPERATIONAL AMPLIFIER CIRCUITS: THEORY AND APPLICATIONS. NEW YORK: HOLT, RINEHART & WINSTON, 1988
4. HALL, DOUGLAS V. MICROPROCESSORS AND DIGITAL SYSTEMS. NEW YORK: MCGRAW-HILL, 1988
5. HOESCHETE, DAVID F. ANALOG-TO-DIGITAL/DIGITAL-TO-ANALOG CONVERSION TECHNIQUES. NEW YORK: WILEY, 1968
6. ZUCH, EUGENE L. DATA ACQUISITION AND CONVERSION HANDBOOK. DATEL INTERSIL INC., 1980
7. MPF-IP MANUAL. ACER INC., 1988