04
21 มิ.ย. 33

ปีการศึกษา 2533

การทดลองเลือกเส้นทางแสง
สำหรับชุมสายโทรศัพท์ปลายทาง
(Experimental on Opto Switch Path for PABX)

โดย

นายพรฉวงค์ พิศาลพัฒนกุล
นายวิฑูรย์ จงนำดี
นายสุริยันห์ จุฑาพรพงศ์

อาจารย์ที่ปรึกษา

รศ.มนูญ สุขเกษม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

026846

ปริญญานิพนธ์ปีการศึกษา 2532

ภาควิชา วิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การทดลองเลือกเส้นทางแสงสำหรับชุมสายโทรศัพท์ปลายทาง

(Expermental on Opto Switch Path for PABX)

ผู้จัดทำ

1. นายพรเพรงค์ พิศาลบัณฑิตกุล
2. นายวิฑูรย์ จงนำดี
3. นายสุริยัณห์ จุฑาพรพงศ์

..... อาจารย์ที่ปรึกษา

(รศ.มนูญ สุขเกษม)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

026846

การทดลองเลือกเส้นทางของสัญญาณแสงสำหรับชุมสายโทรศัพท์ปลายทาง

พรณรงค์ พิศาลพัฒกุล
วิฑูรย์ จงนำดี
สุริยัณห์ จุฑาพรพงศ์
รศ.มนูญ สุขเกษม อาจารย์ที่ปรึกษา
ปีการศึกษา 2532

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เป็นการทดลองนำหลักการสื่อสารด้วยเส้นใยแสงมาใช้กับการสื่อสารทางโทรศัพท์ โดยจุดประสงค์ของการทดลองนี้คือ หาแนวทางพัฒนาการสื่อสารทางโทรศัพท์ผ่านเส้นใยแสง จากเครื่องปลายทางหนึ่งผ่านชุมสายต่อไปยังอีกเครื่องปลายทางหนึ่ง ในการทดลองนี้จึงต้องมีการสร้างอุปกรณ์เพื่อการสื่อสารทางเส้นใยแสงโดยเฉพาะ คือ โทรศัพท์ที่ใช้ในการทดลองนี้ต้องมีส่วนแปลงสัญญาณเสียงพูดจากโทรศัพท์เป็นสัญญาณดิจิตอลด้วยวิธี PCM (Pulse Code Modulation) และส่วนเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณแสง ด้วยวิธี มอดูเลชั่นทางความเข้มแสง (Intensity Modulation) รวมเป็นเครื่องปลายทางของการทดลอง ส่วนวงจรต่อเชื่อมสัญญาณแสงจากต้นทางไปถึงปลายทางที่ต้องการติดต่อ เกิดจากการทำงานของครอสพอยท์สวิสชิ่ง (Cross point switching) ขนาด 4 ทางเข้า (Inlet) X 4 ทางออก (Outlet) ซึ่งออกแบบเพื่อการสื่อสารสัญญาณดิจิตอลโดยเฉพาะ พร้อมกับมีเครื่องรับและส่งสัญญาณแสงร่วมทำงานในวงจรต่อเชื่อมนี้ด้วย เพื่อทำให้สัญญาณที่รับและส่งออกจากวงจรเป็นสัญญาณแสงทั้งหมด สำหรับการควบคุมให้ครอสพอยท์สวิสชิ่งทำงาน มาจากส่วนควบคุม (Control unit) ซึ่งมีไมโครโปรเซสเซอร์เป็นตัวประมวลผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXPERIMENTAL ON OPTO SWITCH PATH FOR PABX

Pornnarong Pisanpattanakul
Witoon Jongnamdee
Suriyan Juthapornpong
Associate Professor Manoon Sukkasem Advisor
1989

Abstract

This thesis is experiment based on optical fiber for telephone communication. The objective of the experiment is to develope the telephone switching for optical fiber in telephone communication. The terminated equipment composed of analog to digital converter by PCM (Pulse Code Modulation) method, digital to light signal converter by intensity modulation technic and telephone set. To link the light signal between call and called terminated equipment is achieve by operating of crosspoint switching 4 inlet X 4 outlet. This switching designed for connecting the digital singnal converted from light to digital convertor. The epuipment operated this process is controled by Control Unit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทที่ 1 บทนำ 1

บทที่ 2 หลักการของวงจรเลือกเส้นทางแสง 3
2.1 วงจรคู่สายโทรศัพท์ทั่วไป 3
2.2 หลักการส่งความถี่เสียงผ่านเส้นใยแสง 3
2.3 หลักการรับสัญญาณแสงจากเส้นใยแสง 5
2.4 โครงสร้างของลวิสช์พาธ 6
2.5 หลักการควบคุม 8

บทที่ 3 การออกแบบ 9
3.1 วงจรเครื่องโทรศัพท์แบบใช้เส้นใยแสง 9
3.2 เครื่องรับและส่งสัญญาณแสงผ่านเส้นใยแสง 23
3.3 วงจรลวิสช์พาธ 25
3.4 วงจรส่วนควบคุม 29

บทที่ 4 การทดลองและผลการทดลอง 34

บทที่ 5 บทวิจารณ์และสรุป 37

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันการสื่อสารได้เริ่มเปลี่ยนโฉมหน้าจากสัญญาณอนาลอก(Analog Signal) เป็นสัญญาณดิจิตอล (Digital Signal) กันมากขึ้น เนื่องจากการให้บริการแก่ผู้เช่าได้หลายรูปแบบมากกว่า ทั้งเสียง ภาพนิ่ง ภาพเคลื่อนไหว ข้อมูล ฯลฯ ด้วยชุมสายเพียงแห่งเดียว ทำให้ผู้เช่าได้รับความสะดวกสบายในการสื่อสารมากยิ่งขึ้น และนับวันจะได้รับความนิยมมาก ดังนั้นในกรณีที่มีผู้ใช้บริการมากในปริมาณความหนาแน่นของการจราจรสูง ๆ เส้นใยแสงจะมีบทบาทอย่างมากในการรับภาระหน้าที่อันหนักหน่วงนี้

จากเหตุผลข้างต้น การทดลองทางออปโต้สปีชพาธจึงเกิดขึ้นเพื่อหาแนวทางไปสู่ระบบที่สามารถนำไปสู่การสื่อสารทางใยแสงที่สมบูรณ์

การทดลองนี้มีส่วนประกอบต่าง ๆ ดังรูปที่ 1 โดยแต่ละส่วนมีหน้าที่ต่าง ๆ กันดังนี้

a) วงจรผู้เช่า (Subscriber Circuit)

วงจรผู้เช่ามีหน้าที่รับและส่งเสียงพูดจากโทรศัพท์ ผ่านเส้นใยแสงซึ่งเป็นเสมือนสายส่งของระบบสื่อสาร มีส่วนประกอบของวงจรคู่สายโทรศัพท์, วงจรเข้าและถอดรหัส (CODEC: Code and Decode) , และเครื่องรับส่งแสง

b) ออปโตสวิสช์พาธ (Opto Switch Path)

มีหน้าที่รับสัญญาณแสงจากต้นทาง และตัดต่อ ส่งไปยังปลายทางที่ระบุไว้ ในรูปของสัญญาณแสงเช่นกัน

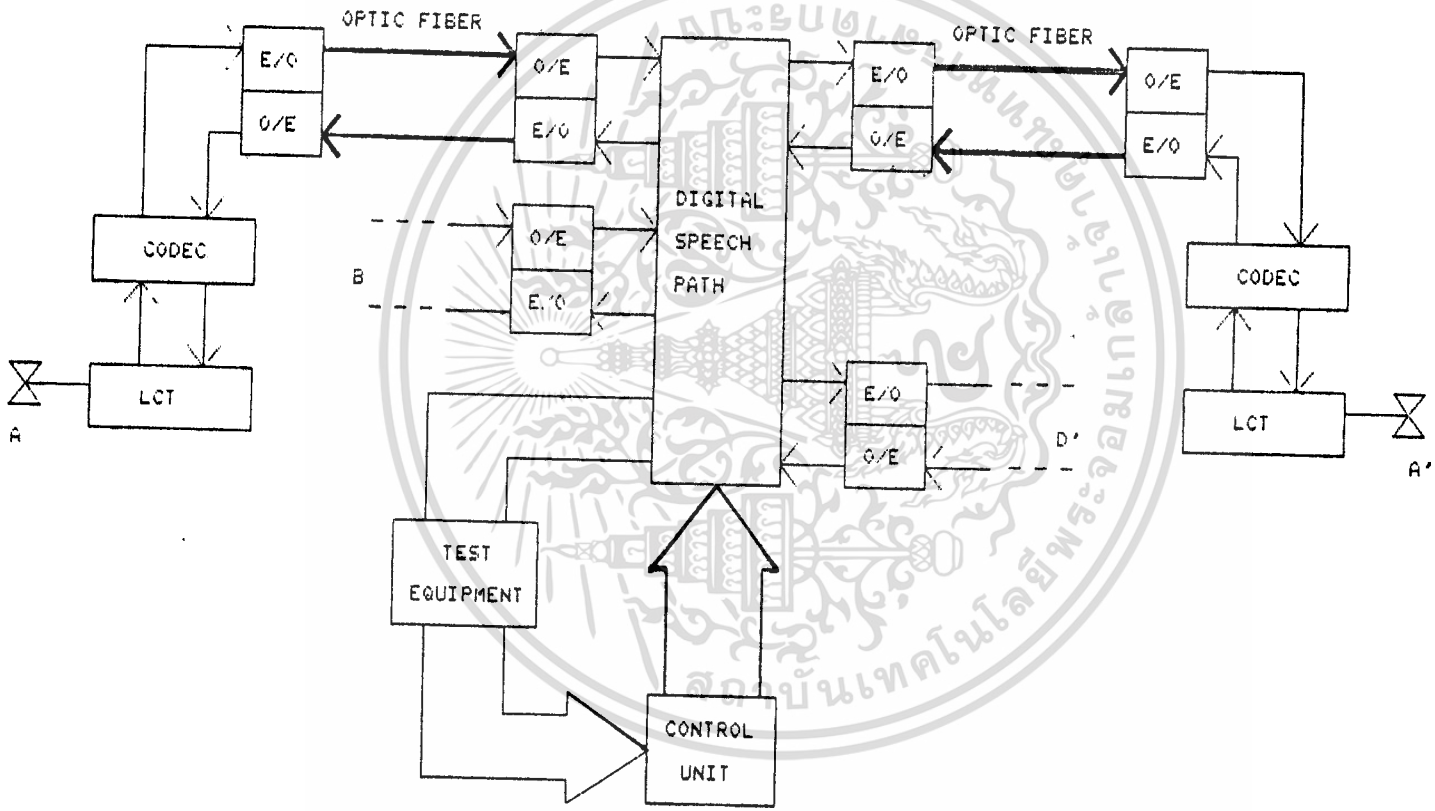
c) ส่วนควบคุม (Control Unit)

มีหน้าที่ควบคุมการทำงานของสวิสช์พาธให้ทำงานถูกต้องตามต้องการ และประมวลผลสถานะของคู่สาย

d) ส่วนตรวจสอบคู่สาย (Test Equipment)

มีหน้าที่ตรวจสอบสถานะของคู่สายต่าง ๆ เพื่อส่งต่อให้กับส่วนควบคุมรับทราบและทำให้การควบคุมสวิสช์พาธเป็นไปอย่างถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1 แสดงบล๊อกไดอาแกรมของออปโตสวิสซ์พาธ

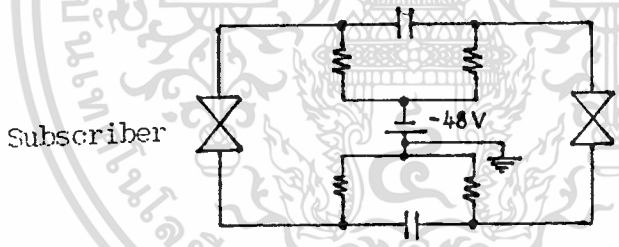
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
หลักการของวงจรเลือกเส้นทางแสง

2.1 วงจรคู่สายโทรศัพท์ทั่วไป

วงจรโทรศัพท์ที่ใช้กับระบบอัตโนมัติ จะมีวิธีการจ่ายกระแสดังรูปที่ 2.1 ซึ่งเรียกว่า สโตนบริดจ์ซีสเต็ม (Stone Bridge System) วงจรนี้ประกอบด้วย แหล่งจ่ายไฟตรง ตัวความต้านทาน โทรศัพท์ผู้เช่าและตัวเก็บประจุ ตัวต้านทานมีบทบาทมากในกรณีที่โทรศัพท์ถูกยกหู เพราะจะเป็นตัวแบ่งศักดาบางส่วน เพื่อให้ศักดาตกคร่อมโทรศัพท์มีค่าประมาณ 6-8 โวลท์ ซึ่งเป็นค่าที่โทรศัพท์สามารถทำงานได้ การยกหูโทรศัพท์จะทำให้อิมพีแดนซ์ของโทรศัพท์มีค่าน้อย ประมาณ 600 โอมห์ ถ้าวางหูโทรศัพท์อิมพีแดนซ์ของมันจะมีค่ามาก ศักดาตกคร่อมมันจะมีค่าสูงถึง 48 โวลท์ ซึ่งมีขนาดเท่าแหล่งจ่ายไฟ

ด้วยหลักการของศักดาที่แตกต่างกันตามสถานะโทรศัพท์ทำให้ส่วนควบคุม (Control Unit) สามารถรับรู้สถานะคู่สายว่าเป็นอย่างไร



รูปที่ 2.1 แสดงวงจรการจ่ายกระแสในวงจรขณะยกหู พูดคุย

2.2 หลักการส่งความถี่เสียงผ่านเส้นใยแสง

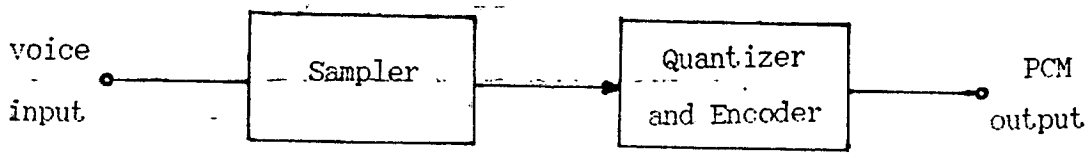
การสื่อสารทางเส้นใยแสงมีรูปแบบของสัญญาณเป็นดิจิตอล

เนื่องจากการสื่อสารทางเส้นใยแสงใช้สัญญาณดิจิตอลในการส่ง ดังนั้นการส่งสัญญาณเสียงซึ่งเป็นอนาลอก ผ่านเส้นใยแสงโดยตรงจึงกระทำไม่ได้ จะต้องมีกระบวนการเปลี่ยนสัญญาณเสียงให้เป็นดิจิตอลเสียก่อน

วิธีการเปลี่ยนสัญญาณเสียงให้เป็นดิจิตอลมีวิธีการดังต่อไปนี้

- แซมปลิ้ง (Sampling)
- ค่วอนไตซ์ซิ่ง และเข้ารหัส (Encoding)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



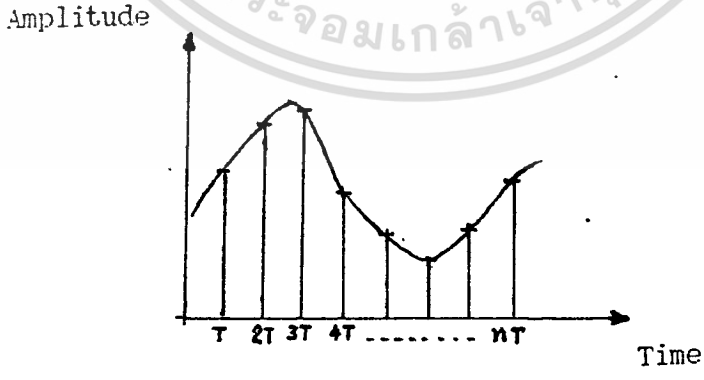
รูปที่ 2.2 บล็อกไดอาแกรมของการเปลี่ยนอนาลอกเป็นดิจิตอล

2.2.1 การแซมปลิ้ง

เป็นกระบวนการหาค่าระดับสัญญาณที่เวลาหนึ่ง ๆ ผลที่ได้จากการแซมปลิ้งจะเป็นค่าระดับสัญญาณที่มีลักษณะไม่ต่อเนื่อง และจะให้ค่าออกมาอยู่ตลอดเวลาเป็นอนุกรม (Serial)

อัตราการแซมปลิ้งตามทฤษฎีของไนควิสต์ (Nyquist Theorem) มีดังนี้คือ ถ้าสัญญาณที่มีความถี่สูงสุดจำกัดเพียง W Hz เป็นสัญญาณที่ถูกแซมปลิ้ง พัลซ์ (pulse train) ที่ใช้ในการแซมปลิ้งจะมีค่าอย่างน้อย 2 W พัลซ์ต่อวินาที ซึ่งเป็นค่าที่อยู่ในวิสัยที่จะสร้างสัญญาณกลับมาได้ใกล้เคียงกับสัญญาณเดิม

เนื่องจากย่านความถี่เสียงที่มนุษย์สามารถใช้สื่อสารกันได้เข้าใจจะอยู่ในช่วงความถี่ 300 - 3400 Hz ดังนั้นอัตราการแซมปลิ้งจะมีค่าได้ 8000 พัลซ์ต่อวินาที ถ้าให้ความถี่สูงสุดของสัญญาณเสียงมีค่าได้ถึง 4 KHz ผลที่ได้จากการแซมปลิ้งจะออกมาในลักษณะพัลซ์แอมปลิจูดมอดูเลชั่น (Pulse Amplitude Modulation) ดังรูปที่ 2.3



รูปที่ 2.3 แสดงลักษณะของการแซมปลิ้งสัญญาณเสียง

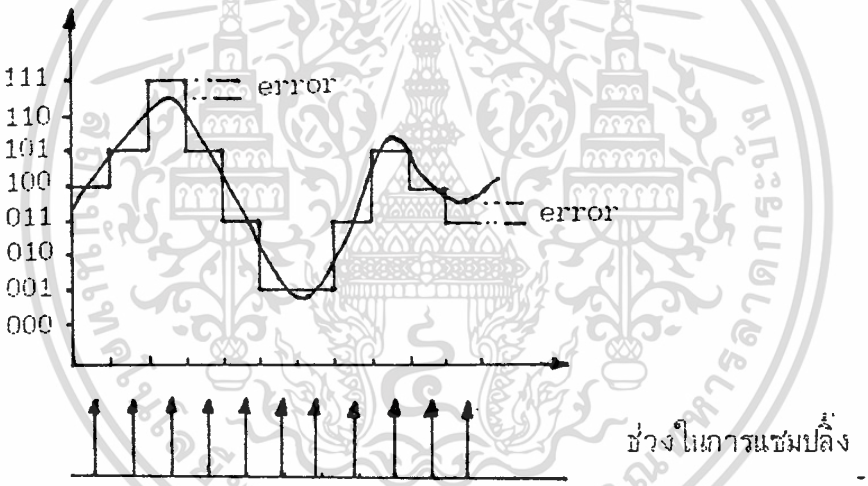
ผลของการแซมปลิ้งแต่ละครั้งจะถูกส่งต่อไปยังส่วนของการควอนไตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 การควอนไตซ์ (quenization) และ การเข้ารหัส (Encolding)

ผลที่ได้จากการแซมปลิ้งในลักษณะพัลซ์แอมปลิจูดมอดูเลชั่น (PAM) จะถูกควอนไตซ์ด้วยกระบวนการดังแสดงในรูป 2.4 แอมปลิจูดของสัญญาณสามารถได้แทนด้วยระดับต่าง ๆ ที่แบ่งไว้แล้วดังรูป ซึ่งมี 8 ระดับ

ขนาดที่แตกต่างกันระหว่างค่าควอนไตซ์แต่ละอันกับค่าจากการแซมปลิ้ง ทำให้เกิดความผิดพลาดของการควอนไตซ์ (Quantization Error) โดยความผิดพลาดนี้มีค่ามากหรือน้อยขึ้นกับจำนวนระดับที่แบ่ง ถ้าแบ่งระดับจำนวนมากความผิดพลาดจะเกิดน้อย จำนวนระดับที่ใช้ทั่วไปในระบบโทรศัพท์คือ 256 ระดับ (2^8 หรือ 8 Binary Bit) และความผิดพลาดดังกล่าวมีชื่อเรียกอีกอย่างว่า นอยซ์ (Noise) หรือ ควอนไตซิ่งนอยซ์ (Quantizing Noise)



รูปที่ 2.4 แสดงการควอนไตซ์ และความผิดพลาดของการควอนไตซ์

ผลจากการควอนไตซ์จะนำมาเข้ารหัส โดยแต่ละระดับจะมีรหัสกำกับไว้แน่นอน การแซมปลิ้ง 1 ครั้ง จะนำมาซึ่งระดับควอนไตซ์ 1 ค่า และรหัสแทนระดับ 1 ชุด ถ้าต้องการระดับที่แบ่งย่อยออกมา จำนวนบิทของรหัสจะต้องมากขึ้นด้วย

จากผลของการเข้ารหัส ทำให้อัตราการส่งข้อมูลมีค่าเท่ากับอัตราการแซมปลิ้งคูณกับจำนวนบิทของรหัส เช่น แซมปลิ้ง 8 KHz เข้ารหัส 8 บิท อัตราการส่งจะมีค่า 64 Kb/s ที่เป็นเช่นนี้เพราะว่าการส่งสัญญาณดิจิตอลจะส่งเป็นข้อมูลอนุกรม

หลังจากแปลงเสียงอนาลอกเป็นดิจิตอลตามวิธีข้างต้น สัญญาณดิจิตอลนี้จะเป็นต้นกำเนิดของการส่งข้อมูลทางเส้นใยแสงต่อไป

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบการติดต่อสื่อสารโดยใช้เส้นใยแสงเป็นตัวกลางนั้น สัญญาณไฟฟ้าที่ส่งจากอุปกรณ์ต่าง ๆ เช่น โทรศัพท์ โทรสาร โทรภาพ จะถูกอุปกรณ์เปลี่ยนไฟฟ้าเป็นแสง (E/O Convertor) เปลี่ยนให้เป็นสัญญาณแสง โดยความแรงของสัญญาณไฟฟ้า จะถูกเปลี่ยนเป็นความสว่างของแสง ก่อนที่จะส่งผ่านเข้าไปในเส้นใยแสง ซึ่งอุปกรณ์เปลี่ยนไฟฟ้าเป็นแสงทำได้โดยใช้อุปกรณ์กำเนิดแสง เช่น LED, เซมิคอนดัคเตอร์เลเซอร์ (Semiconductor Laser)

2.3 หลักการรับสัญญาณเสียงจากเส้นใยแสง

เมื่อได้รับสัญญาณดิจิตอลจากเส้นใยแสง ข้อมูลที่รับมาถูกจัดเรียงเป็นชุดดังกล่าวแล้วในหัวข้อ 2.2 ซึ่งจะถูกถอดรหัสจากไบนารีเป็นระดับความสูงของสัญญาณ ซึ่งให้ค่าต่าง ๆ กันไปตามรหัสสัญญาณ เมื่อเรียงค่าของระดับสัญญาณอย่างต่อเนื่องก็จะได้รูปสัญญาณที่ใกล้เคียงกับสัญญาณเดิม แต่จะมีฮาโมนิกซ์ของความถี่สูงประกอบอยู่ด้วย เพราะสัญญาณที่ถอดรหัสได้มีลักษณะเป็นขั้นบันไดอยู่ ด้วยเหตุนี้จึงต้องนำสัญญาณมาผ่านการกรองสัญญาณให้ความถี่อยู่ในย่านใช้งานเท่านั้น ขั้นตอนของการแปลงสัญญาณกลับ แสดงดังรูปที่ 2.5

รูปที่ 2.5 บล็อกไดอาแกรมของการแปลงสัญญาณดิจิตอลเป็นเสียง

สัญญาณแสงที่เดินทางมาในเส้นใยแสง เมื่อมาถึงทางด้านรับจะถูกอุปกรณ์เปลี่ยนแสงเป็นไฟฟ้า (O/E Convertor) เปลี่ยนกลับให้เป็นสัญญาณไฟฟ้า เพื่อที่จะส่งไปยังอุปกรณ์ปลายทางเปลี่ยนกลับเป็นสัญญาณเดิมของอุปกรณ์ปลายทางแต่ละชนิด อุปกรณ์เปลี่ยนแสงเป็นไฟฟ้าทำได้โดยใช้ ไดโอดแสง (Photo Diode) , ทรานซิสเตอร์แสง (Photo Transistor)

2.4 หลักการของสวิสช์พาธ

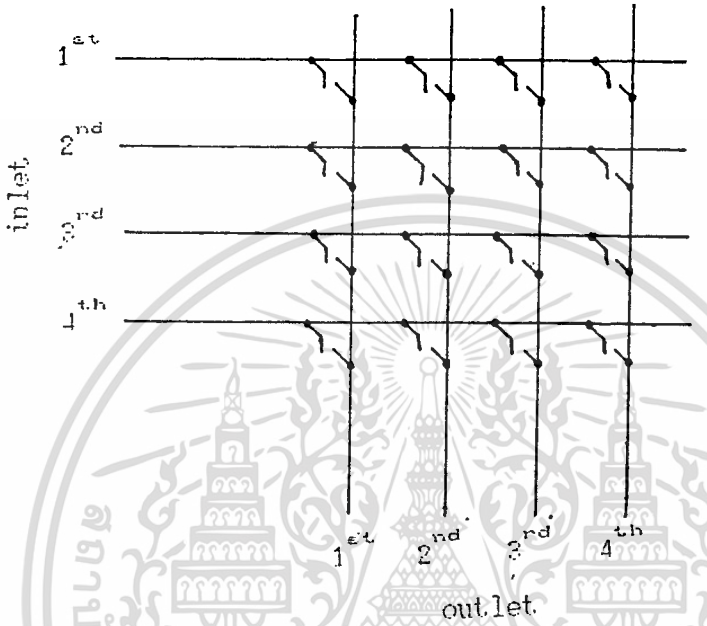
ทางเสียงพูดผ่านที่ใช้ในการทดลองนี้ อาศัยหลักการของครอสพอยท์สวิสช์ (Crosspoint switching) โดยมีโครงสร้างและลักษณะการทำงานดังนี้

2.4.1 โครงสร้างของครอสพอยท์สวิสชิ่ง

ครอสพอยท์สวิสชิ่งที่ใช้เป็นทางเสียงพูดผ่านมีโครงสร้างดังรูป 2.6จากรูปจะเห็นว่ามีทางเข้าของสัญญาณ (Inlet) 4 ทาง และทางออก (Qutlet) 4 ทาง ด้วยจำนวนของทางเข้าและทางออกดังกล่าว ทำให้เกิดจุดตัดขึ้น 16 จุด และเมื่อแทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดตัดแต่ จุดด้วยรีเลย์ (Relay) ดังนั้นจำนวนรีเลย์ที่ใช้ ต้องเท่ากับจำนวนจุดตัดที่เกิดขึ้น เพื่อให้เกิดจุดตัด (Crosspoint) ตามตำแหน่งที่ต้องการ รีเลย์แต่ละตัวจะถูกควบคุมอิสระต่อกัน



รูปที่ 2.6 แสดงโครงสร้างของครอสพอยท์สวิสชิ่ง

2.4.2 การทำงานของครอสพอยท์สวิสชิ่ง

การควบคุมให้รีเลย์ตัดต่อสัญญาณต่าง ๆ ผ่านจากทางเข้าหนึ่งไปยังทางออกทางหนึ่ง สามารถกระทำได้โดยการกำหนดครอสพอยท์ให้ตรงจุดที่เหมาะสม เช่น ต้องการให้ A ติดต่อกับ C' รีเลย์ตัวที่อยู่แถวที่ 1 หลักที่ 2 จะต้องทำงานคือปิดวงจร และจุดตัดสามารถเกิดขึ้นได้ถึง 4 จุดพร้อม ๆ กัน การควบคุมสามารถกระทำได้จากการควบคุมของส่วนหน่วยควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 หลักการทำงานของวงจรควบคุม

วงจรควบคุมจะทำหน้าที่เลือกเส้นทางให้วงจรทางเสียงพูดผ่าน โดยส่วนควบคุมจะคอยอ่านค่าการใช้งานในแต่ละคู่สายว่าเป็นอย่างไร แล้วทำการวิเคราะห์ว่าคู่สายนั้นอยู่ในสภาพใด ทำการขอใช้งาน หรือ เลิกใช้งาน เป็นต้น เมื่อส่วนควบคุมทราบถึงความต้องการของคู่สายว่าต้องการอะไร ในการเรียกติดต่อระหว่างคู่สายนั้นส่วนควบคุมเมื่อได้รับการแจ้งเรียกใช้ก็จะบันทึกผู้เรียกไว้ แล้วรอรับเลขหมายประจำคู่สายที่ต้องการติดต่อ เมื่อทราบเลขหมายปลายทางแล้ว ก็จะตรวจลอบดูว่าคู่สายปลายทางว่างหรือไม่ ถ้าไม่ว่างก็จะยกเลิกกระบวนการติดต่อทั้งหมดแล้วกลับไปตรวจสอบ การใช้งานของคู่สายใหม่อีกที แต่ถ้าเลขหมายปลายทางว่างก็จะเลือกเส้นทางการติดต่อให้ แล้วทำการบันทึกการใช้งาน เพื่อประโยชน์ในการตรวจลอบ และ ป้องกันการติดต่อซ้ำซ้อนในภายหลัง พร้อมกันนั้นการเปลี่ยนแปลงสภาพการใช้งาน เช่น การเลิกใช้งาน การขอติดต่อใหม่ เป็นต้น ข้อมูลเหล่านี้ส่วนควบคุมต้องคอยบันทึกทุกครั้ง เพื่อจะได้ปฏิบัติเพื่อให้ถูกต้องตามวัตถุประสงค์ จะเห็นว่าเรานำหลักการบางส่วนของระบบโทรศัพท์มาใช้งาน

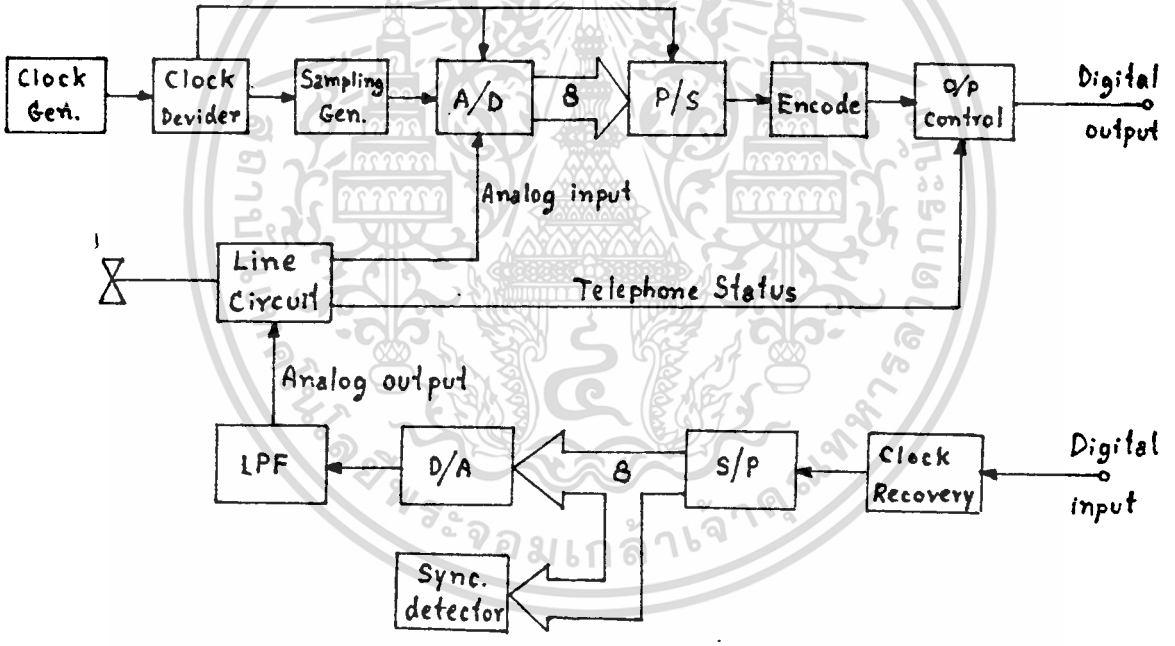
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการออกแบบ

3.1 วงจรเครื่องโทรศัพท์แบบใช้เส้นใยแสงเป็นสายส่ง

เครื่องนี้จะทำหน้าที่เปลี่ยนสัญญาณเสียงพูดจากโทรศัพท์ให้เป็นสัญญาณดิจิตอล ด้วยวิธีพัลซ์โค้ดมอเลชั่น (PCM : Pulse Code Modulation) แล้วจึงส่งออกเป็นสัญญาณแสงผ่านไปทางเส้นใยแสง ในทำนองกลับกันก็จะรับสัญญาณดิจิตอลที่ได้จากเส้นใยแสงมาทำการถอดรหัสเป็นเสียงพูดดังเดิม เพื่อให้ผู้รับสามารถฟังได้เข้าใจ

ขั้นตอนของการแปลงสัญญาณเสียงพูดจากโทรศัพท์เป็นสัญญาณดิจิตอล และการเปลี่ยนกลับในทางตรงกันข้ามตามที่ได้ออกแบบในการทดลองนี้ แสดงดังรูปที่ 3.1



รูปที่ 3.1 แสดงบล็อกไดอาแกรมของวงจรโทรศัพท์แบบใช้กับเส้นใยแสง

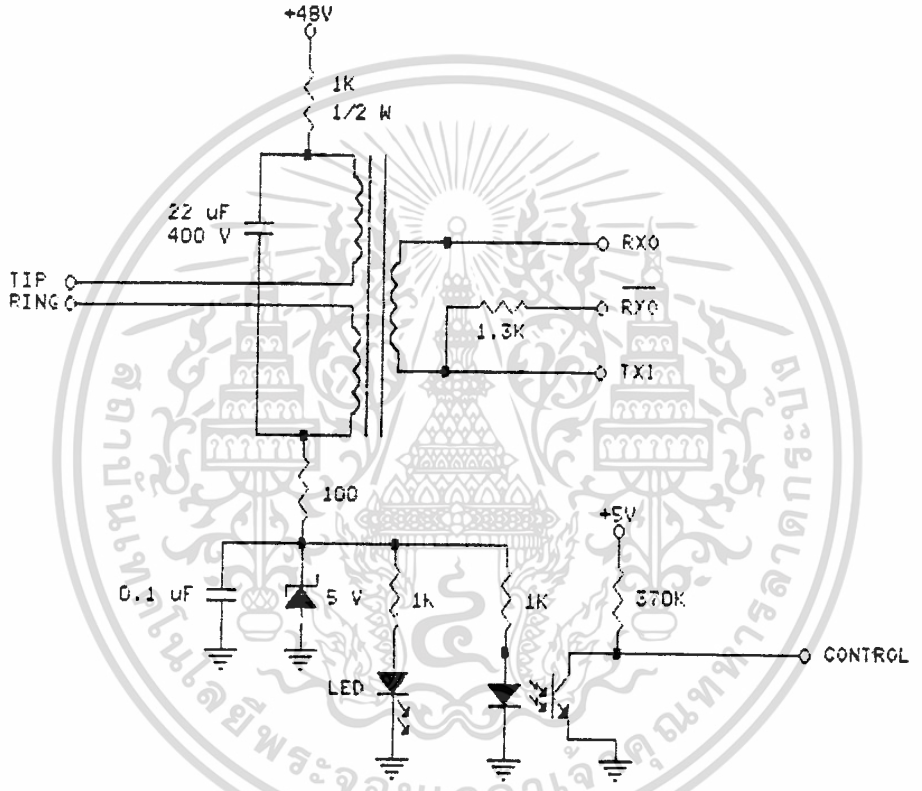
สามารถแบ่งออกเป็น 3 ส่วนใหญ่ ๆ คือ

- วงจรคู่สายโทรศัพท์
- วงจรแปลงเสียงพูดเป็นสัญญาณดิจิตอล
- วงจรแปลงสัญญาณดิจิตอลเป็นเสียงพูด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
026846

3.1.1 วงจรคู่สายโทรศัพท์

โทรศัพท์ทั่ว ๆ ไปจะมีค่าของอิมพีแดนซ์สูงเมื่อวางหู และมีอิมพีแดนซ์ต่ำเมื่อยกหู ศักดาที่คร่อมคู่สายจะมีค่า 48 โวลท์ และ 8 โวลท์ ตามลำดับ จากหลักการนี้จึงต้องสร้างไฟตรงขนาดหนึ่งขึ้นโดยเลือกใช้ไฟตรง 24 โวลท์ เป็นตัวชับกระแสให้กับโทรศัพท์ เพราะหาอุปกรณ์ได้ง่ายกว่า และโทรศัพท์ก็ยังสามารถทำงานได้เหมือนเดิม



รูปที่ 3.2 แสดงวงจรคู่สายโทรศัพท์

จากวงจรรูป 3.2 ใช้ไฟกระแสตรง 24 โวลท์เป็นแหล่งจ่ายกระแสให้กับวงจร เมื่อโทรศัพท์วางหูอิมพีแดนซ์ของวงจรโทรศัพท์มีค่าสูง จึงทำให้ศักดา 24 โวลท์ตกคร่อมวงจรโทรศัพท์ แต่ขณะที่ยกหูโทรศัพท์ กระแสจะไหลเข้าสู่วงจรทั้งหมด รวมทั้งวงจรแสดงสถานะของโทรศัพท์ และวงจรควบคุมการส่งสัญญาณดิจิตอลด้วย

ค่าศักดาตกคร่อมโทรศัพท์ที่ต้องการคือ 6.5 โวลท์ ในขณะที่โทรศัพท์มีค่าอิมพีแดนซ์ประมาณ 600 โอมห์ ดังนั้นกระแสที่ต้องการสำหรับป้อนให้เครื่องโทรศัพท์ทำงานคือ 10.8 มิลลิแอมแปร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแสดงสถานะ และวงจรควบคุม ต้องการค่าศักดา 5 โวลท์ จึงใช้ซีนเนอร์ไดโอด (Zener Diode) สร้างศักดาขนาด 5 โวลท์ แทน ดังนั้นความต้านทาน R ที่ใช้เป็นตัวแบ่งศักดาจะมีค่าประมาณหาได้ดังนี้

$$(24 - 5.6)/0.0108 = (R + 600)$$

$$R = 1100 \text{ โอมห์}$$

ศักดาที่ได้จากซีนเนอร์ไดโอด จะนำไปใช้ขับ LED ทั้ง 2 ตัว ตัวหนึ่งใช้แสดงสถานะให้ผู้ใช้ทราบ ส่วนอีกตัวหนึ่งใช้เป็นตัวไบอัสทรานซิสเตอร์ ในออปโต้คัปเปลอร์ (Opto Coupler) เพื่อนำไปควบคุมการส่งสัญญาณดิจิตอลของวงจรเข้าและถอดรหัส สาเหตุที่ต้องใช้ออปโต้คัปเปลอร์ เพราะว่าต้องการให้ไฟในวงจรคู่สาย และวงจรเข้า/ถอดรหัสแยกอิสระออกจากกัน

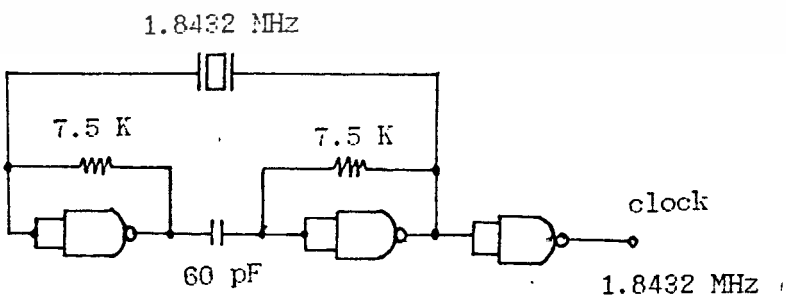
ทรานฟอร์มเมอร์ที่ใช้ในวงจร มีหน้าที่ผ่านสัญญาณเสียงเข้า-ออกระหว่างโทรศัพท์ กับวงจรเข้า/ถอดรหัส โดยสัญญาณ RXO และ $\overline{RXO}$ ที่มาจากวงจรเข้า/ถอดรหัส ซึ่งมีเฟสตรงกันข้าม จะผ่านเข้าสู่โทรศัพท์ได้โดยไม่รบกวนหรือเกิดการรั่วของสัญญาณเข้าสู่ทางด้านส่ง TX1 ของวงจรเข้า/ถอดรหัสเลย ส่วนสัญญาณเสียงที่มาจากโทรศัพท์จะผ่านออกไปยังวงจรเข้า/ถอดรหัสทาง TX1

3.1.2 วงจรแปลงสัญญาณเสียงพูดเป็นสัญญาณดิจิตอล

จากบล็อกไดอาแกรม รูปที่ 3.1 จะกล่าวเป็นส่วน ๆ ดังนี้คือ

- วงจรกำเนิดสัญญาณนาฬิกา (Clock Generater)

เป็นวงจรสร้างสัญญาณนาฬิกาหลัก เพื่อให้วงจรอื่น ๆ ทำงานได้ วงจรส่วนนี้ใช้คริสตอลความถี่ 1.8432 MHz เป็นตัวควบคุมความถี่ให้คงที่ ซึ่งค่าตามที่คำนวณได้ตามวงจรที่ออกแบบต้องการค่าความถี่ 1.536 MHz แต่เนื่องจากหาอุปกรณ์ค่าตามต้องการหาไม่ได้จึงใช้ค่าความถี่ 1.8432 MHz ซึ่งก็สามารถใช้ทดแทนกันได้



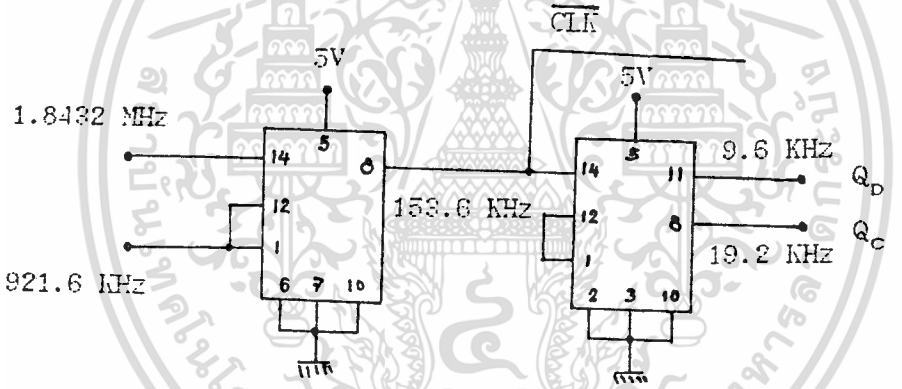
รูปที่ 3.3 แสดงวงจรกำเนิดสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจรหารความถี่ (Clock Devider)

วงจรหารความถี่ที่ออกแบบ ประกอบด้วยวงจรหาร 12 และ หาร 16 สัญญาณนาฬิกา 1.8432 MHz ถูกป้อนเข้าขา 14 ของไอซีหาร 12 เบอร์ 74LS92 เพื่อหาร 2 ได้ความถี่ 921.6 KHz จากขา 1 ความถี่ที่ได้ใช้เป็นสัญญาณนาฬิกาให้กับไอซีที่ทำหน้าที่เปลี่ยนอนาลอกเป็นดิจิตอล (เบอร์ ADC 0809) เพื่อให้ไอซีสามารถทำงานตามกระบวนการได้ ความถี่ 1.536 KHz จากการหาร 12 ที่ขา 8 ใช้เป็นสัญญาณนาฬิกาสำหรับการส่งสัญญาณดิจิตอล และการทำงานของส่วนอื่น ๆ ที่จำเป็นต้องใช้ ซึ่งจะได้กล่าวถึงต่อไป

ความถี่ 153.6 KHz จะถูกหารด้วย 8 และ 16 ได้ความถี่ 19.2 KHz และ 9.6 KHz ที่ขา 8 และขา 11 ตามลำดับ สัญญาณทั้งสองถูกป้อนให้กับวงจรสร้างสัญญาณเพื่อการแซมปลิ้ง (Sampling)



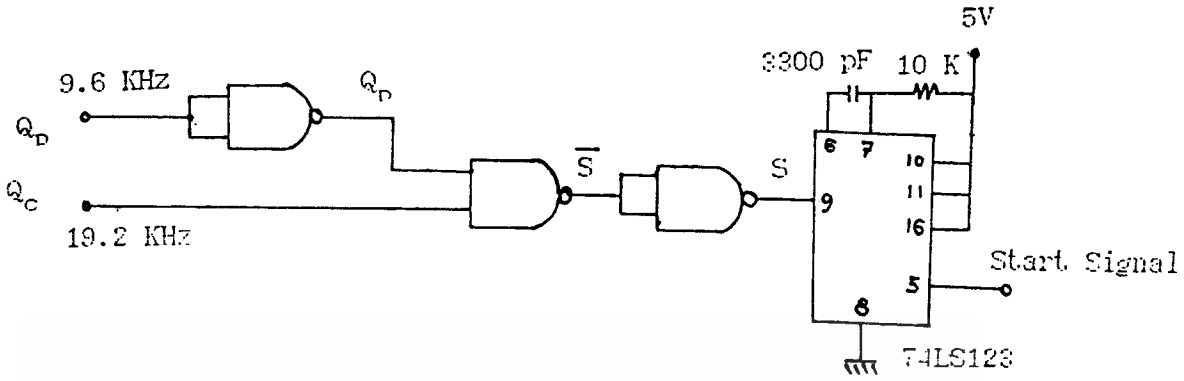
รูปที่ 3.4 แสดงวงจรหารความถี่

- วงจรสร้างสัญญาณแซมปลิ้ง (Sampling Generater)

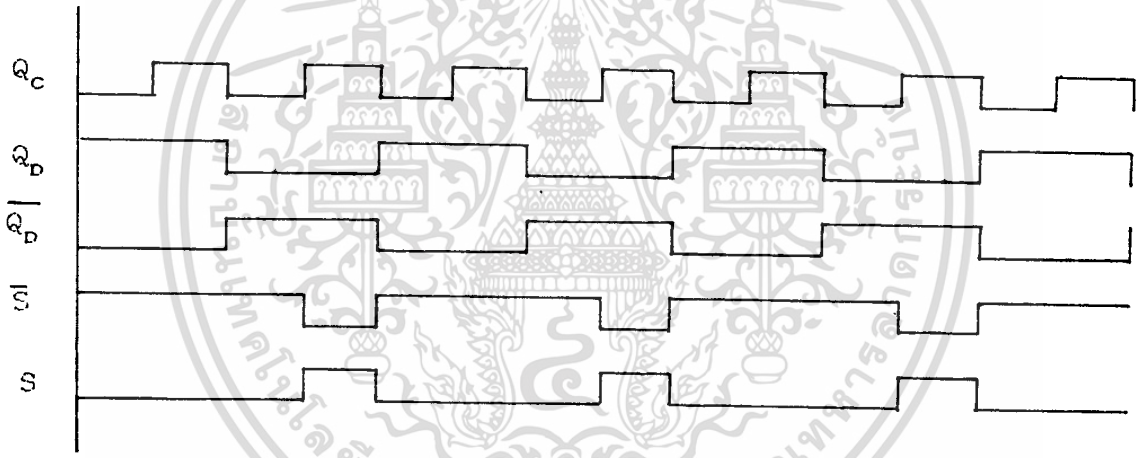
เป็นส่วนสร้างสัญญาณแซมปลิ้งให้กับไอซี ADC 0809 สร้างซิงโครนัสคาแรกเตอร์ (Synchronous Character) เพื่อแทรกเข้าไปกับข้อมูลที่ต้องการส่งและสัญญาณอื่น ๆ ที่จำเป็นต่อการทำงานในส่วนอื่น ๆ ค่าของสัญญาณที่แต่ละขาแสดงดังรูป3.6

โมโนสเตเบิล 74LS123 ในวงจรนี้มีหน้าที่สร้างสัญญาณพัลซ์ที่มีค่าความถี่ 9.6 KHz ความกว้างของพัลซ์จะแปรตามค่า R C ที่ต่ออยู่ โดยค่า R เท่ากับ 10 K C เท่ากับ 3300 pF จะได้ความกว้างของพัลซ์ประมาณ 9 usec จุดประสงค์ในการใช้สัญญาณนี้จะกล่าวในหัวข้อต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงวงจรสร้างสัญญาณแซมปลิ้ง

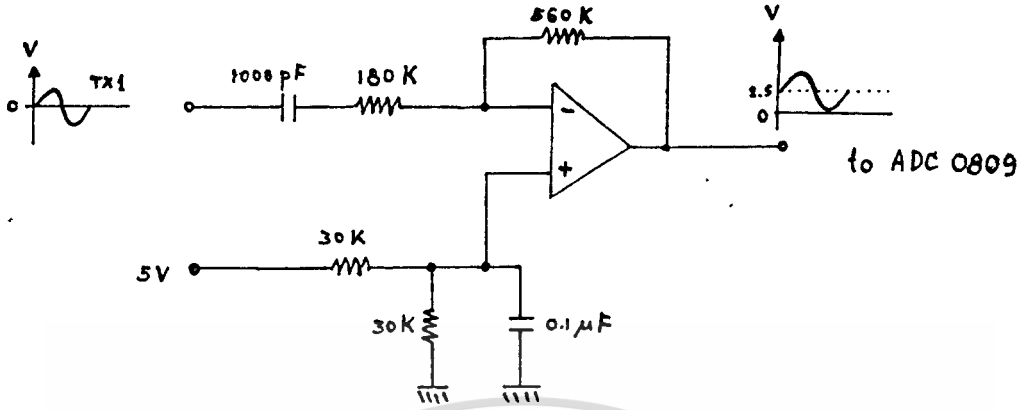


รูปที่ 3.6 แสดงไทม์มิ่งไดอาแกรมของวงจรสร้างสัญญาณแซมปลิ้ง

- วงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล

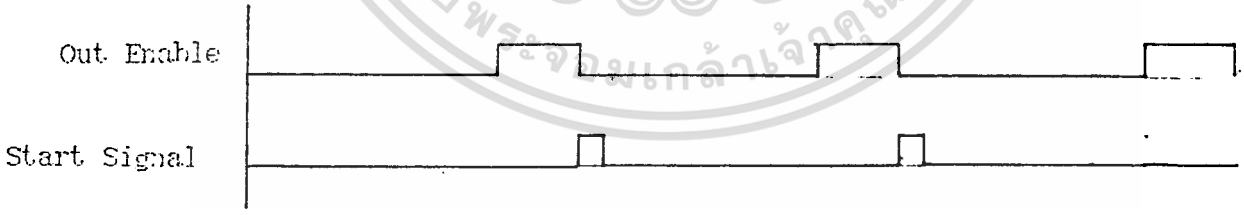
วงจรนี้ใช้ไอซี ADC 0809 เป็นไอซีสำหรับเปลี่ยนสัญญาณอนาลอกเป็นดิจิตอลขนาด 8 บิท ซึ่งให้เอ้าท์พุทเป็นแบบขนาน สัญญาณอนาลอกที่ป้อนจะต้องมีค่าอยู่ระหว่าง 0 - 5 โวลท์ ดังนั้นสัญญาณอนาลอกจากโทรศัพท์จะต้องปรับให้อยู่ในช่วงดังกล่าวด้วยวงจรดังรูปที่ 3.6 เป็นวงจรขยายกลับเฟส (Inverting Amplifier) ซึ่งได้รับการปรับค่าให้เอ้าท์พุทมีไฟตรงอยู่ที่ 2.5 โวลท์ และสัญญาณอนาลอกจะอยู่ในลักษณะที่มีไฟตรงประกอบอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงวงจรขยายสำหรับป้อนให้กับไอซี ADC 0809

สัญญาณที่จำเป็นต้องให้กับ ADC 0809 แสดงในรูป 3.7 เพื่อให้ ADC 0809 ทำงานบรรลุวัตถุประสงค์ ที่น่าสังเกตุคือสัญญาณนาฬิกาที่ขา 10 ใช้ความถี่สูงมาก เพื่อให้การทำงานภายในไอซีเป็นไปด้วยความรวดเร็ว สัญญาณที่ให้กับขา start จะมีคาบที่สั้นมาก เนื่องจากให้ ADC 0809 มีเวลาทำงานครั้งใหม่มากขึ้น เพราะ ADC 0809 จะเริ่มทำงานใหม่เมื่อสัญญาณเปลี่ยนจาก 1 เป็น 0 ด้วยเหตุนี้จึงต้องอาศัยโมโนสเตเบิลทำให้คาบแคบลง

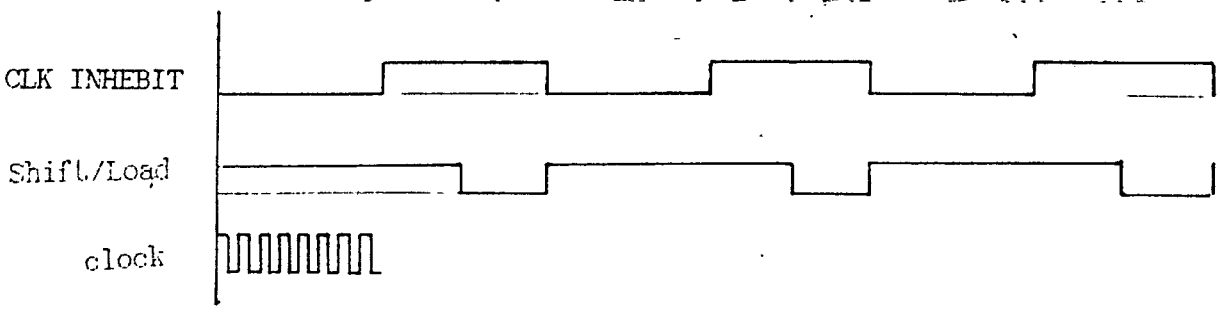


รูปที่ 3.8 แสดงไทม์มิงไดอาแกรมที่ป้อนให้กับ ADC 0809

- วงจรแปลงข้อมูลแบบขนานเป็นอนุกรม (Paralell to Serial)

เป็นชิฟรีจีสเตอร์ หน้าที่ของวงจรคือแปลงข้อมูลแบบขนานให้เป็นข้อมูลแบบอนุกรมจำนวน 8 บิท ด้วยอัตราการชิฟ 153.6 KHz สัญญาณที่จำเป็นในการใช้งานมีดังรูปที่ 3.9

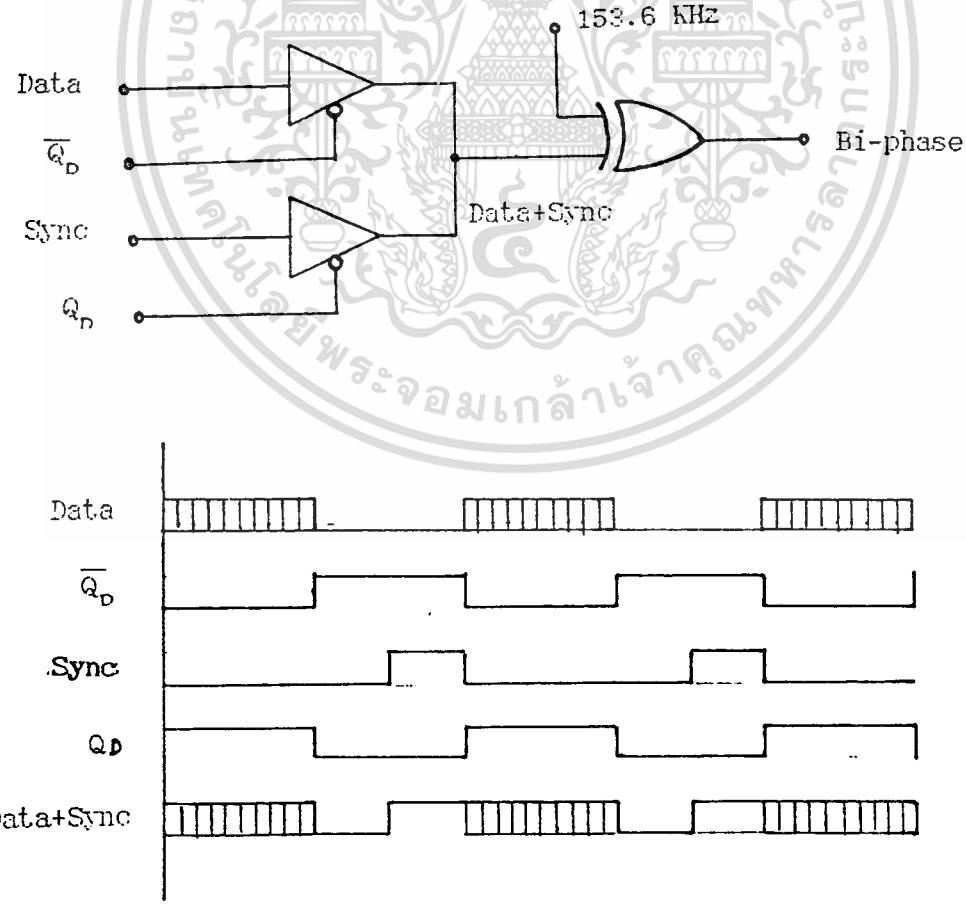
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงไทม์ไดอาแกรมของสัญญาณควบคุม ไอซี 74165

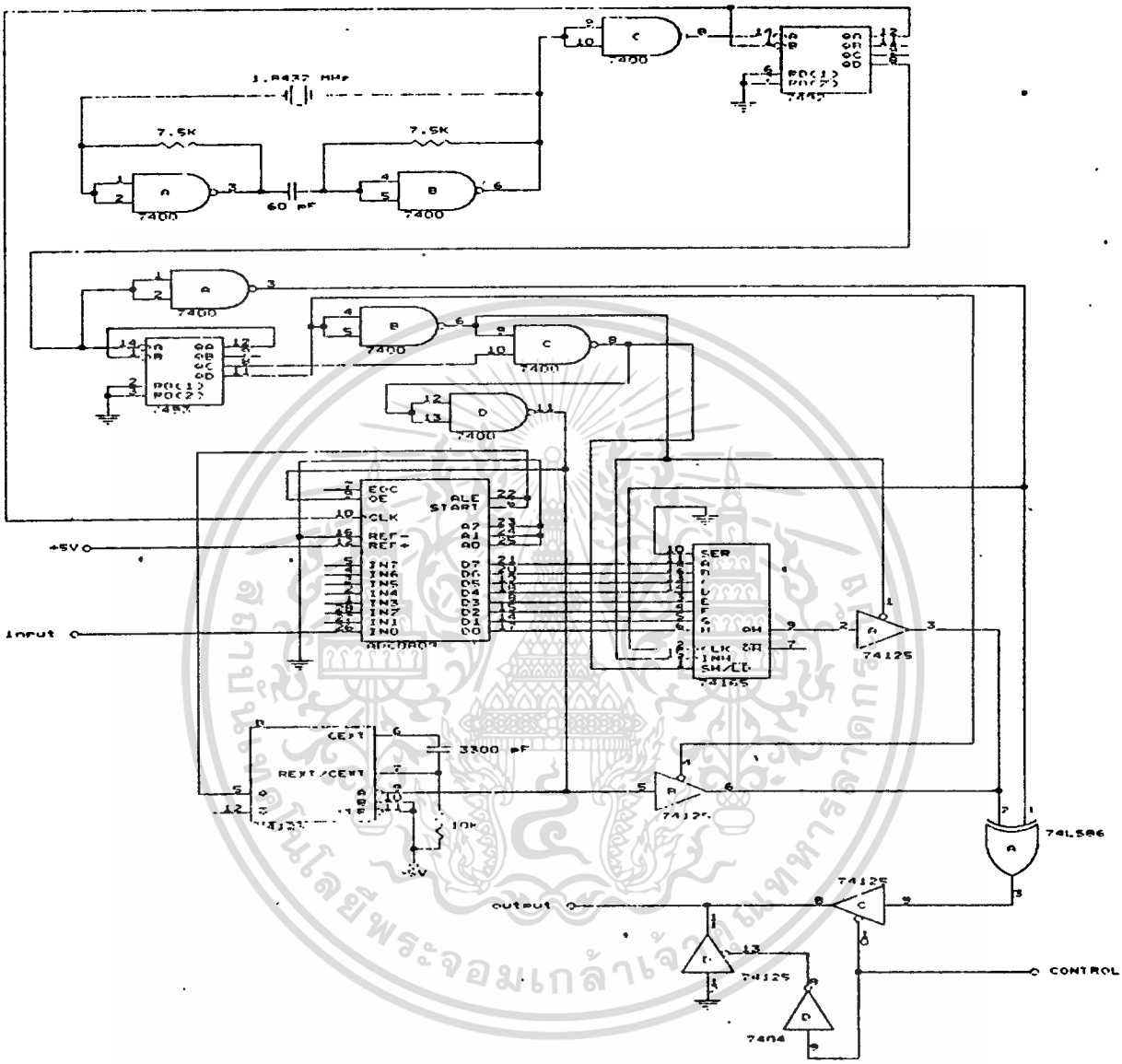
- วงจรเข้ารหัส

ทำหน้าที่แทรกซิงโครนัสคาแรกเตอร์ลงในข้อมูล โดยวางสลับกับข้อมูล และเข้ารหัสเป็นแบบไบเฟส (Bi-phase) ด้วย เอ็กครูซีฟออร์ (EX-OR) ซึ่งพร้อมที่จะส่งออกสู่เครื่องส่งแสง ไทม์ไดอาแกรม และรูปสัญญาณที่ได้แสดงดังรูป 3.10



รูปที่ 3.10 แสดงวงจรเข้ารหัส และ ไทม์ไดอาแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

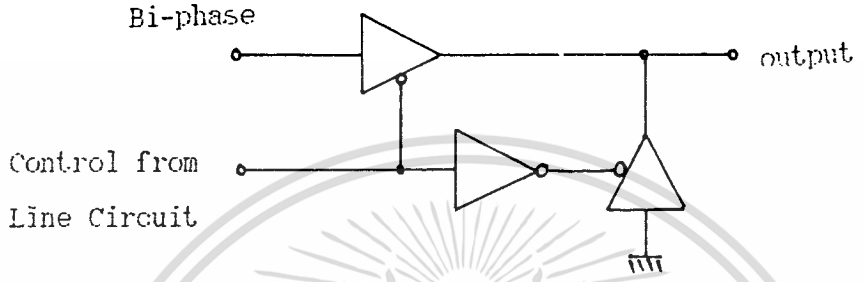


รูปที่ 3.12 แสดงวงจรแปลงสัญญาณเสียงพูดเป็นสัญญาณดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจรควบคุมการส่ง

ควบคุมการส่งสัญญาณไบเฟสที่ส่งออกสู่ภายนอก โดยใช้เกทเป็นตัวควบคุม เมื่อโทรศัพท์วางหู สัญญาณที่ปรากฏเป็นสัญญาณกราวน์ (Ground) แต่เมื่อยกหู สัญญาณไบเฟสจะถูกส่งออกทันที



รูปที่ 3.11 แสดงวงจรควบคุมการส่ง

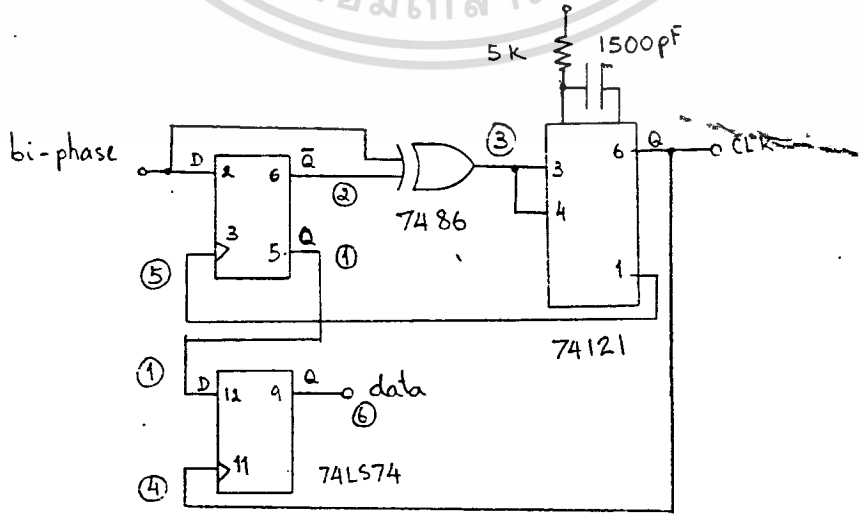
เมื่อนำเอาวงจรแต่ละส่วนทั้งหมดมาต่อรวมกันจะได้วงจรสมมูลย์ดังรูป 3.12

3.1.3 วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณเสียง

วงจรนี้เป็นวงจรแปลงสัญญาณดิจิตอลที่ได้รับจากเครื่องรับแสงให้เป็นสัญญาณเสียงเพื่อส่งไปยังโทรศัพท์ มีส่วนประกอบตามบล็อกไดอาแกรมรูปที่ 3.1

-วงจรแยกสัญญาณนาฬิกา

เป็นวงจรที่แยกสัญญาณนาฬิกากับข้อมูลซึ่งส่งมาในรูปสัญญาณไบเฟสออกจากกัน จากรูปที่ 3.13 แสดงให้เห็นส่วนประกอบของวงจรนี้



รูปที่ 3.13 แสดงวงจรแยกสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณไบเฟสผ่าน EX-OR ผลของ EX-OR ที่เป็นขอบขาลงจะไปทำให้โมโนสเตเบิลเบอร์ 74LS121 สร้างพัลส์ขนาดกว้างตามกำหนดด้วยค่า RC ที่คำนวณไว้ โดยความกว้างที่ต้องการจะต้องมีค่าเป็น 3 ใน 4 ของคาบสัญญาณนาฬิกา ดังนั้นความกว้างของพัลส์ควรมีค่า

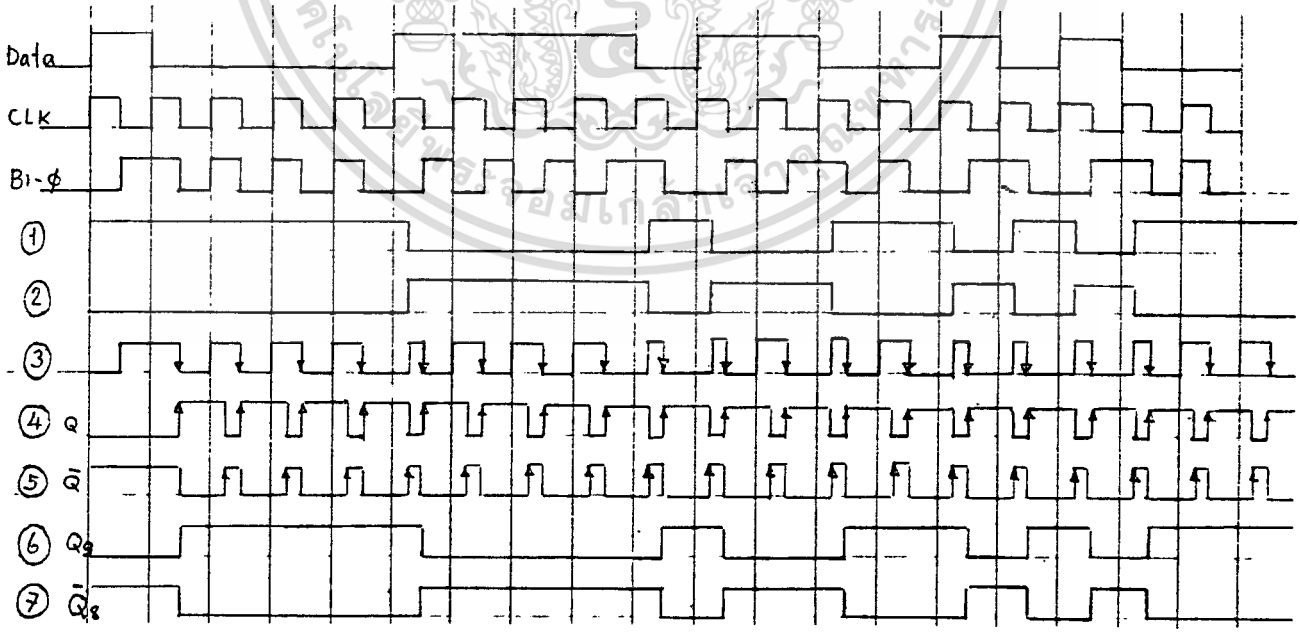
$$1/153.6\ \text{KHz} * 3/4 = 4.88\ \text{microsec.}$$

RC ที่เหมาะสมจากจิงมีค่า 5 กิโลโอมห์ และ 1500 pF พัลส์ที่ได้จะไปเป็นสัญญาณนาฬิกาให้กับ ดี-ฟลิบฟลอบ (74LS74) ซึ่งทำงานที่ขอบขาขึ้น ดังนั้น ดี-ฟลิบฟลอบ แต่ละตัวจะกระทำที่ตำแหน่งจุดกึ่งกลางของบิท กับ ตำแหน่งหนึ่งในสี่ของบิท สถานะที่ปรากฏที่ขา D ของแต่ละตัวจะถูกถ่ายทอดออกมาที่ขา Q ทุกครั้งที่สัญญาณนาฬิกาเข้าและจะคงอยู่จนกว่าจะมีสัญญาณลูกใหม่มา

ดี-ฟลิบฟลอบ ตัวแรกจะทำหน้าที่จดจำสถานะของ ไบเฟส ท่อนแรกตลอดและเก็บไว้ป้อนเข้า EX-OR กับ ไบเฟส และนำผลไปกระตุ้นให้ 74LS121 ทำงานสร้างพัลซ์อีก ผลจาก EX-OR ให้ขอบขาลงที่กึ่งกลางเสมอ

ดี-ฟลิบฟลอบ ตัวที่สอง จะทำหน้าที่จดจำสถานะของสัญญาณที่ได้จาก ดี-ฟลิบฟลอบ ตัวแรกคือ Q ซึ่งได้จดจำไว้แล้วจาก ไบเฟส ทำให้ได้สัญญาณข้อมูลที่ถูกต้อง

ไทม์ไดอาแกรมของวงจรนี้เขียนได้ดังรูปที่ 3.14 จะเห็นว่าได้สัญญาณนาฬิกาและข้อมูลแยกออกจากกัน ซึ่งทั้งสองมีความจำเป็นต่อการถอดรหัสอย่างมากดังจะกล่าวต่อไป



รูปที่ 3.14 แสดงไทม์มิ่งไดอาแกรมของวงจรแยกสัญญาณนาฬิกา

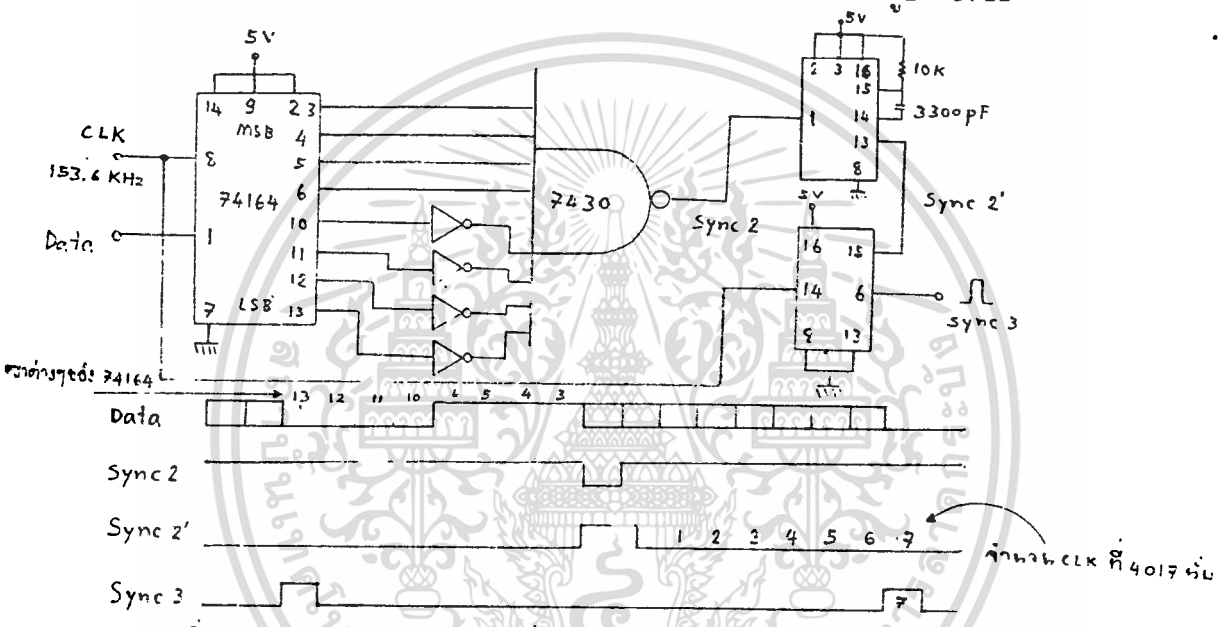
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-วงจรแปลงอนุกรมเป็นขนาน (Serial to Parallel)

แปลงข้อมูลที่ส่งมาแบบอนุกรมให้เป็นแบบขนานโดยทำงานสัมพันธ์กับสัญญาณนาฬิกาที่แยกมาได้จากหัวข้อที่แล้ว ทำให้ข้อมูลถูกจัดเรียงออกมาตามลำดับตลอดเวลา ไอซีที่ใช้สำหรับหน้าที่นี้คือ 74LS164

-วงจรตรวจจับสัญญาณซิงโครนัส (Synchronous Detector)

มีหน้าที่สร้างสัญญาณซิงโครนัสโดยการถอดรหัสจากซิงโครนัส คาร์แรกเตอร์ อาศัยการทำงานของอินเวอร์เตอร์ (74LS04) แนนเกท 8 อินพุท (74LS30) โมโนสเตเบิล (74LS123) และ วงจรนับสิบ (4017) ต่อกันดังรูปที่ 3.15



รูปที่ 3.15 รูปวงจร และ ไทม์มิ่งไดอาแกรม ของวงจรตรวจจับสัญญาณนาฬิกา

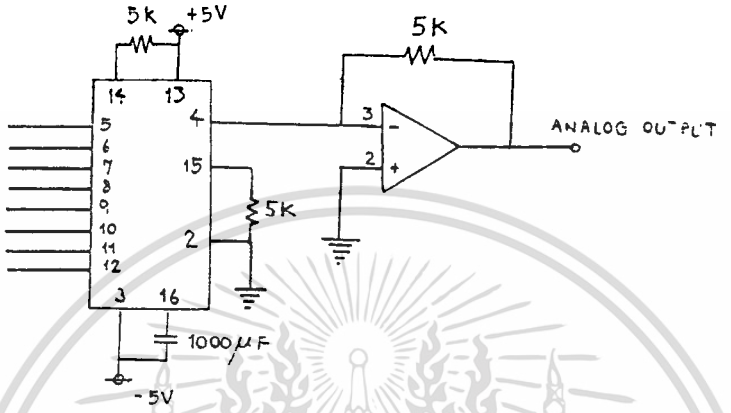
หลังจากที่ได้ข้อมูลแบบขนานแล้ว อินเวอร์สเตอร์จะกลับสถานะของ 4 บิทหลักต่ำให้เป็น "1" หมด แล้วป้อนผลที่ได้เข้าแนนเกท พร้อมกับ 4 บิทหลักสูง ทำให้ชั่วขณะหนึ่ง (1 รอบนาฬิกา) เกิดพัลส์จากแนนเกทขึ้น พัลส์ที่ได้นี้จะต้องถูกขยายให้มีความกว้างมากกว่าเดิมเล็กน้อยด้วยโมโนสเตเบิล มีค่า R = 10 กิโลโอมห์ และ C = 3300 pF พัลส์ที่ได้จากขา Q ป้อนเข้าสู่ขารีเซทของไอซี 4017 ไอซีตัวนี้จะเริ่มนับใหม่ที่ของขาลงของสัญญาณรีเซท การที่ต้องเพิ่มความกว้างของสัญญาณรีเซทเพราะว่าเมื่อใช้สัญญาณรีเซทที่มีขนาดความกว้างเท่ากับสัญญาณนาฬิกา ไอซี 4017 จะเกิดความสับสนขึ้นและนับค่าผิดพลาด การนับใหม่ของ ไอซี 4017 จะมีจนถึงค่า 7 ซึ่งมีเอ๊าท์พุทที่ขา 6 นำสัญญาณที่ขานี้ไปใช้ในการถอดรหัสข้อมูล เพราะเป็นช่วงที่ข้อมูลเรียงตรงตำแหน่งพอดี

-วงจรแปลงดิจิตอลเป็นอนาลอก (Digital to Analog)

ถอดรหัสข้อมูลให้เป็นระดับศักดาไฟฟ้าค่าต่าง ๆ โดยอาศัย ไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

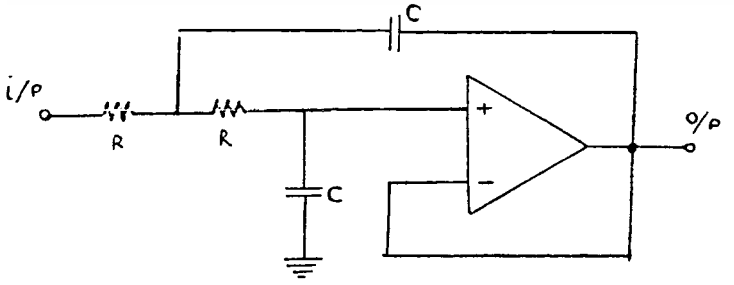
74374 ซึ่งประกอบด้วย ดี-ฟลิปฟลอบ 8 ตัว เป็นตัวคงค่ารหัสไว้ และไอซี 1408 ซึ่งมีวงจรภายในเป็นความต้านทานต่อแบบขั้นบันได ข้อมูล 8 บิทที่รับมาได้จะถอดเป็นระดับสัญญาณ แต่ว่าเอ้าท์พุทชา 4 นั้นเป็นในรูปของกระแสจึงต้องทำให้ออกมาเป็นศักดาไฟฟ้าโดยผ่านออปแอมป์ก่อน



รูปที่ 3.16 แสดงวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก

-วงจรกรองความถี่ต่ำผ่าน (Lowpass Filter)

หลังจากได้สัญญาณที่ถอดรหัสแล้ว ต้องนำมาผ่านวงจรกรองความถี่ต่ำผ่าน เพื่อให้รูปสัญญาณที่ได้มีความต่อเนื่อง และตัดสัญญาณ ฮาโมนิกซ์ ที่สูงเกินออก ทำให้ได้เสียงพูดกลับคืนมา ซึ่งความถี่คัทออฟ (Cutoff frequency) คือ 3.4 KHz โดยเลือกใช้ วงจรแอคทีฟฟิลเตอร์ (Active Filter) ต่อเป็นแบบซาเลน และคีย์ (Sallen and Key Lowpass Filter) ดังรูปที่ 3.17



รูปที่ 3.17 วงจรกรองความถี่ต่ำผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

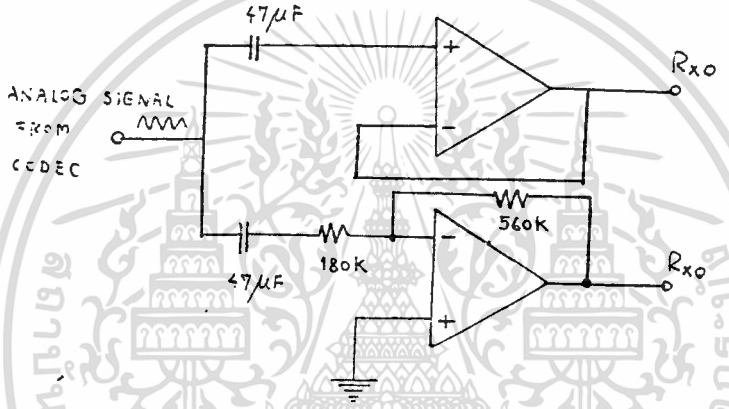
มีสูตรการคำนวนหาความต้านทานและตัวเก็บประจุที่ทำให้ได้ค่าความถี่คัตออฟที่ต้องการดังนี้

$$f = 1/(2*3.14)RC$$

ดังนั้น $$RC = 4.68 * 10^{-5}$$

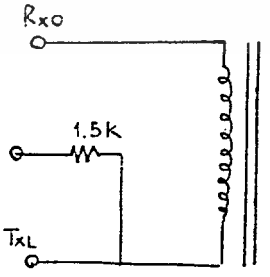
เลือก C = 1000 pF ดังนั้น R = 46.8 กิโลโอมห์ หรือใช้ 47 กิโลโอมห์ ซึ่งเป็นค่าที่หาได้ในท้องตลาด

สัญญาณที่ได้นี้ต้องการทำให้เป็น 2 แบบ คือ อินเฟส (In phase) และเอ้าท์ออฟเฟส (Out of phase) เพื่อไปป้อนให้กับทรานฟอร์เมอร์ ให้สัญญาณผ่านเข้าออกวงจรโทรศัพท์ได้



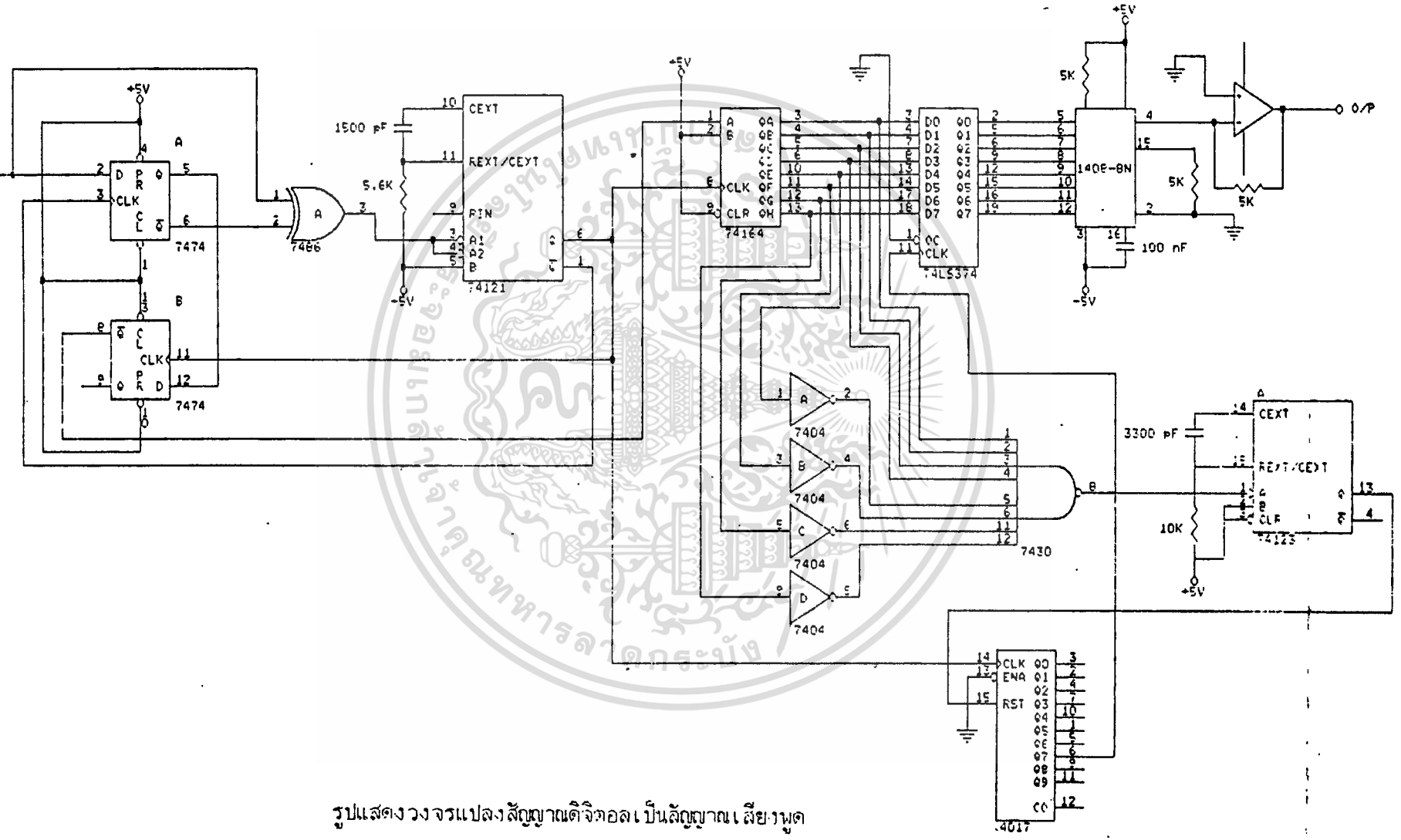
รูปที่ 3.18 รูปวงจรแอมป์เพื่อป้อนให้ทรานฟอร์เมอร์

การต่อสาย RXO , RXO และ TX1 เข้ากับทรานฟอร์เมอร์ ซึ่งมีอินพุทอิมพีแดนซ์ 600 โอมห์ แสดงดังรูปที่ 3.19



รูปที่ 3.19 แสดงการต่อสายที่ได้จากวงจรเข้าและถอดรหัส กับทรานฟอร์เมอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



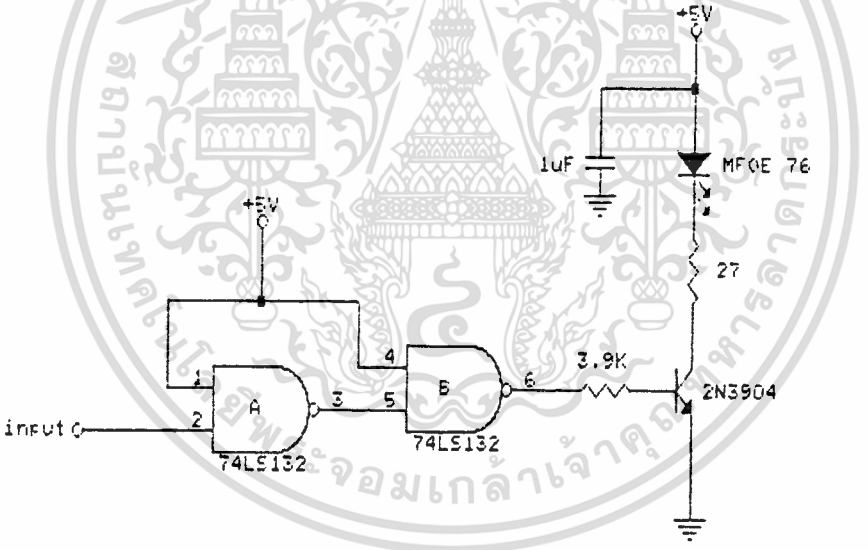
รูปแสดงวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณเสียงพูด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 เครื่องรับและส่งแสงผ่านเส้นใยแสง

3.2.1 วงจรเครื่องส่งแสง

ในวงจรเครื่องส่งใช้ LED เบอร์ MFOE 76 ซึ่งส่งสัญญาณเป็นแสงสีแดง คือ ที่ช่วงความยาวคลื่น 600 นาโนเมตร เป็น LED ที่มีคอนเนคเตอร์สำเร็จในตัวสามารถต่อเข้ากับเส้นใยแสงได้ทันที LED ตัวนี้ทำหน้าที่เปลี่ยนสัญญาณไฟฟ้าทางดิจิตอลที่ได้จากวงจรเข้าและถอดรหัสให้เป็นสัญญาณแสง ก่อนที่จะส่งไปยังภาครับแสง โดยมีเส้นใยแสงเป็นทางผ่านสัญญาณ (Transmission line) จากวงจรที่ออกแบบใช้ทรานซิสเตอร์เบอร์ 2N3904 ซึ่งสามารถใช้ได้กับสัญญาณความถี่สูงถึง 300 MHz โดยต้องการให้ได้ชีดความสามารถในการส่งสัญญาณ 1.544 Mb/s วงจรนี้ส่งสัญญาณโดยการมอดูเลชั่นทางความเข้มแสง (Intensity Modulation) ทรานซิสเตอร์จะทำหน้าที่เปิดและปิดวงจรให้กระแสไหลผ่าน LED ตามสัญญาณดิจิตอลที่ป้อนเข้าขาเบส ดังนั้น LED จะเปล่งแสงตามกระแสที่ไหลผ่านตัวมัน

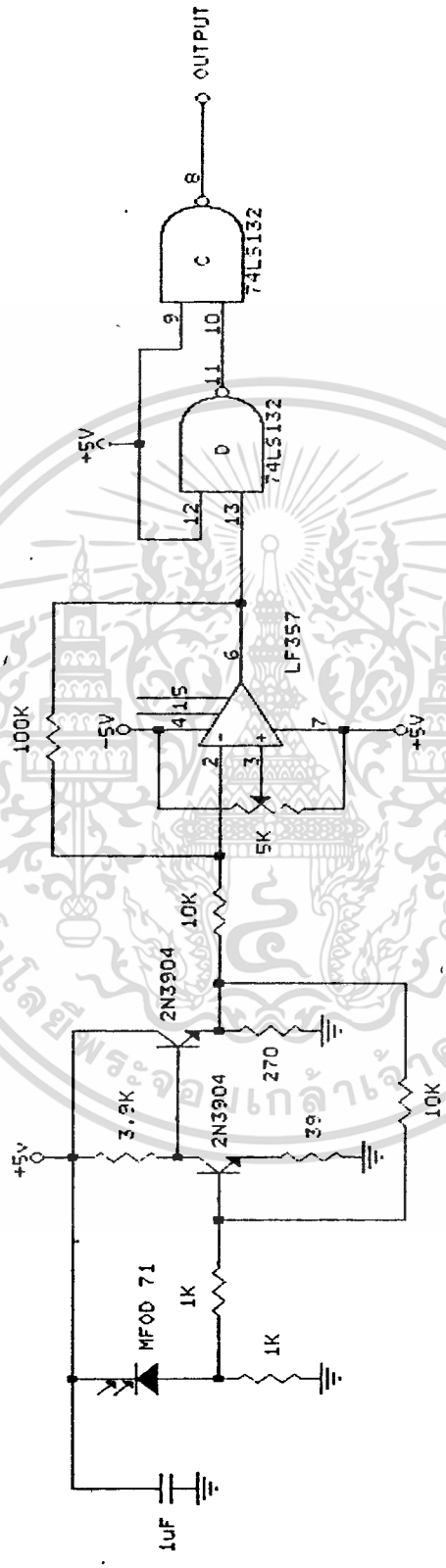


รูปที่ 3.20 แสดงวงจรส่งสัญญาณแสงผ่านเส้นใยแสง

3.2.2 วงจรเครื่องรับแสง

อุปกรณ์รับสัญญาณแสงใช้โฟโตดีเทคเตอร์ (Photo Detector) เบอร์ MFOD 71 ซึ่งเป็นแบบไดโอดเอ้าทพุท (Diode Output) เวลาในการตอบสนองสัญญาณ (Response Time) ของมันน้อยกว่า 5 นาโนวินาที เมื่อรับสัญญาณที่ส่งมาทางเส้นใยแสงแล้ว จะทำการเปลี่ยนกลับเป็นสัญญาณไฟฟ้าทางดิจิตอลดังเดิม แต่เนื่องจากขนาดของสัญญาณที่ได้มีค่าต่ำจึงต้องนำไปผ่านวงจรขยายสัญญาณดังวงจรรูปที่ 3.21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.21 แสดงวงจรภาครับแสงจากเส้นใยแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.21 เราทำการส่งสัญญาณผ่านวงจรขยายกำลังสัญญาณ (Pre-amplifier) มีค่าอัตราการขยายศักดาไฟฟ้า (Voltage Gain) เท่ากับ 10 V/V ซึ่งสามารถคำนวนได้ดังนี้

$$V_{out} / V_{in} = R_f / R_1$$
$$= 10 \text{ กิโลโอมห์} / 1 \text{ กิโลโอมห์}$$
$$= 10 \text{ V/V}$$

สัญญาณที่ขยายแล้วนี้จะผ่านต่อไปยังวงจรขยายอีกต่อหนึ่ง ซึ่งวงจรขยายนี้ใช้ออปแอมป์ (Op-amp) เบอร์ LF 357 BN ซึ่งสามารถทำงานได้ที่ความถี่สูง ๆ โดยต่อเป็น อินเวอร์ติงแอมป์ มีค่าอัตราการขยาย 10 V/V ตัวความต้านทานปรับค่าได้ทำหน้าที่ในการปรับออปเซ็ท ให้สัญญาณที่ได้มีไฟตรงยกระดับสัญญาณให้อยู่ในระดับตัดสิน (Threshold) ของไอซี TTL เพื่อให้ได้สัญญาณดิจิตอลดังเดิม

ทั้งตัวส่งแสงและตัวรับ เป็นอุปกรณ์ที่มีคอนเนคเตอร์สำหรับต่อเชื่อมกับเส้นใยแสงสำเร็จในตัว และใช้กับเส้นใยแสงแบบพลาสติกไฟเบอร์ (Plastic Fiber ESKA SH 4001) ซึ่งมีขนาดของคอร์ (Core) 1000 ไมครอน

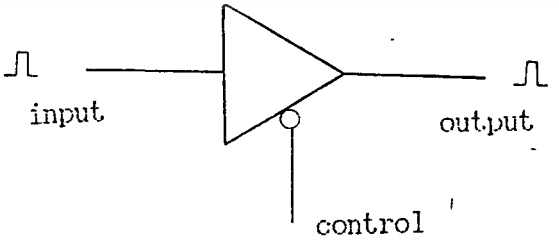
3.3 วงจรสวิสซ์พาธ

สวิสซ์พาธที่ออกแบบนี้ต้องการให้สัญญาณที่ผ่านเป็นดิจิตอล จึงเลือกใช้ไอซีในงานทางดิจิตอลทั้งสิ้น ไอซีที่ทำหน้าที่ได้เช่นเดียวกับสวิสคือ 74LS125 เมื่อเทียบลักษณะการทำงานของมันแล้วจะเหมือนรีเลย์ดังนี้คือ

ถ้า ON สวิสซ์ สัญญาณจะผ่านได้

ถ้า OFF สวิลซ์ หรือ วงจรเปิด มีอิมพีแดนซ์สูง

และสามารถควบคุมได้โดยตรงเป็นตัว ๆ ไป เช่นเดียวกับรีเลย์ สัญลักษณ์ของเกทเบอร์นี้มีแสดง ดังรูปที่ 3.22

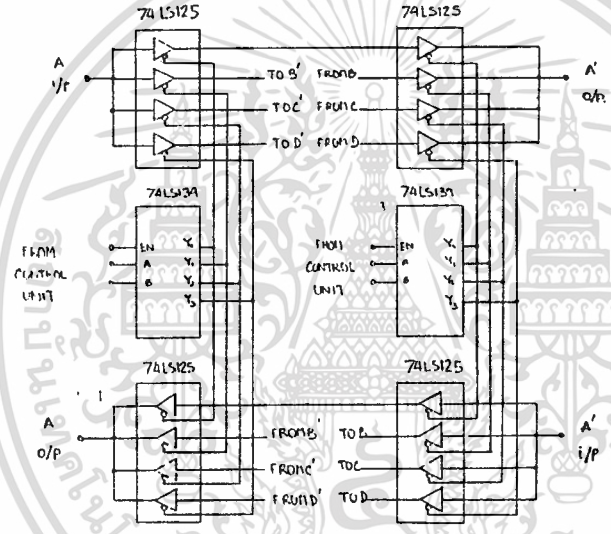


รูปที่ 3.22 แสดงสัญลักษณ์ของเกท

จากรูปเกทตัวนี้จะยอมให้ข้อมูลผ่าน เมื่อขาคอนโทรลมีสถานะเป็น "0" และอิมพีแดนซ์สูงเมื่อคอนโทรลเป็น "1"

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทางเสียงพูดผ่านที่ออกแบบในการทดลองนี้มีโครงสร้างเหมือนครอสพอยท์สวิสชิ่ง (Crosspoint switching) ขนาดของวงจรทางเสียงพูดผ่านมี 4 ทางเข้า (Inlet) และ 4 ทางออก (Outlet) เพราะขนาดนี้เป็นขนาดที่พอเหมาะกับพอร์ทควบคุม ซึ่งจะกล่าวในภายหลัง การควบคุมเกทแต่ละตัวกระทำโดยใช้ไอซี 74LS139 (Dual 2 to 4 line decoder) ซึ่งการทำงานของไอซีแสดงดังตารางที่ 3.1 ไอซีเบอร์นี้ประกอบด้วยตัวถอดรหัสอยู่ 2 ชุด แต่ละชุดสามารถควบคุมเกทได้ 4 ตัว ลักษณะการต่อระหว่าง 74LS125 กับ 74LS139 ที่แสดงในรูปที่ 3.23 การควบคุมไอซีแต่ละตัวจะอาศัยข้อมูลที่ป้อนให้กับขา EN, A, B ลักษณะการทำงานของวงจรรูปที่ 3.23 จึงทำงานเหมือนสวิสช์หมุน (Rotating switch) ที่มีทางเลือก 4 ทาง



รูปที่ 3.23 แสดงการต่อระหว่างไอซี 74LS125 กับ 74LS139

ENABLE	B	A	Y_0	Y_1	Y_2	Y_3
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

ตารางที่ 3.1 แสดงการทำงานของไอซี 74LS139

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

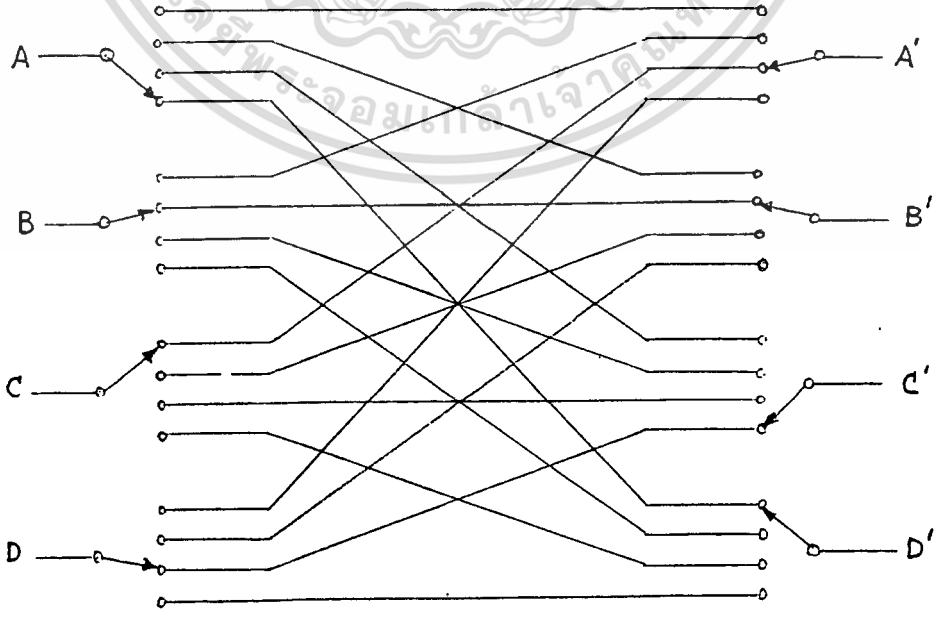
จากผลของการทำงานเหมือนสวิสช์หมุน ทำให้การเชื่อมต่อระหว่างทางเลือกเข้าและทางเลือกออกเป็นดังรูปที่ 3.24 ซึ่งจะให้ผลเหมือนกับเป็นครอสพอยท์สวิสชิ่ง การตัดต่อสัญญาณก็เพียงปรับให้สวิสช์หมุนอยู่ในทิศทางที่เหมาะสม เช่น เมื่อต้องการต่อ A กับ C' ก็ปรับให้สวิสช์ของ A ชี้ไปที่ C' และ สวิสช์ของ C' ชี้ไปที่ A ถ้าอ้างถึงตาราง การทำงานของ 74LS139 สถานะของตัวถอดรหัส A ต้องมีค่า (EN, B, A) 0, 1, 0 และ สถานะตัวถอดรหัสของ C' ต้องมีค่า 0, 0, 0

สวิสช์พาธที่ออกแบบนี้สามารถทำการต่อเชื่อมได้ 4 คู่พร้อม ๆ กันได้ และจะไม่เกิดการต่อซ้ำซ้อนเป็นอันขาด ความสามารถของสวิสช์พาธนี้ยังขึ้นกับการควบคุมจากส่วนควบคุม อันจะทำให้ประสิทธิภาพของสวิสช์พาธมีมากขึ้น และส่วนควบคุมจะกล่าวในหัวข้อต่อไป

เนื่องจากต้องการให้การติดต่อเป็นไปทั้ง 2 ทิศทาง (Full duplex) ดังนั้น เกทที่ใช้ต้องมีให้ทั้ง 2 ทิศทางด้วย

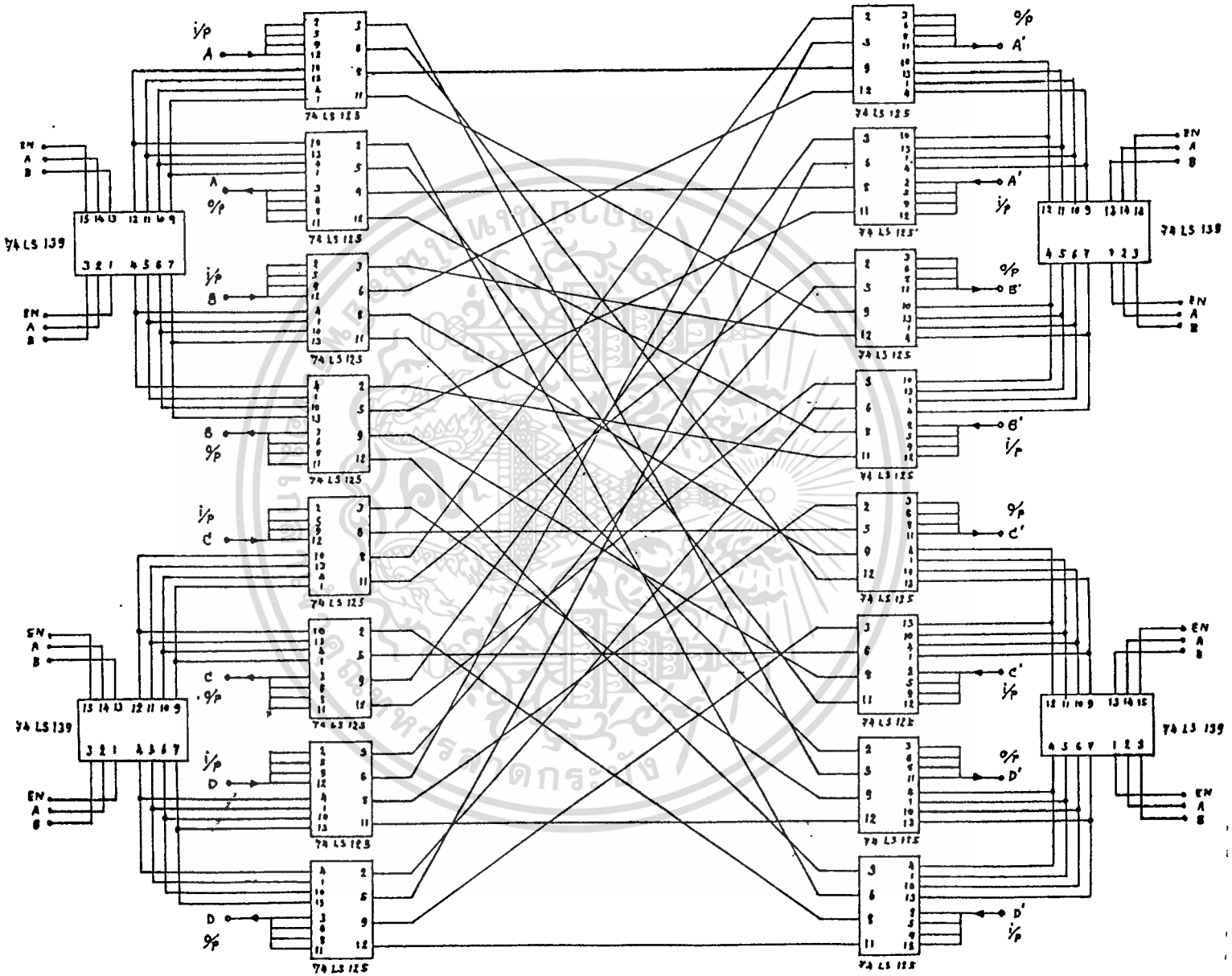
คุณสมบัติของสวิสช์พาธที่ออกแบบมีดังนี้

- ต่อให้สัญญาณผ่านได้พร้อมกัน 4 คู่
- ไม่เกิดการต่อซ้อนอย่างแน่นอน
- ติดต่อกันแบบ 2 ทิศทาง
- ควบคุมการทำงานด้วยส่วนควบคุมซึ่งใช้ไมโครโปรเซสเซอร์เป็นตัวประมวลผลกลาง



รูปที่ 3.24 แสดงลักษณะการเชื่อมโยงของสวิสช์พาธ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.25 แสดงวงจรรวมของสวิสช์พาร

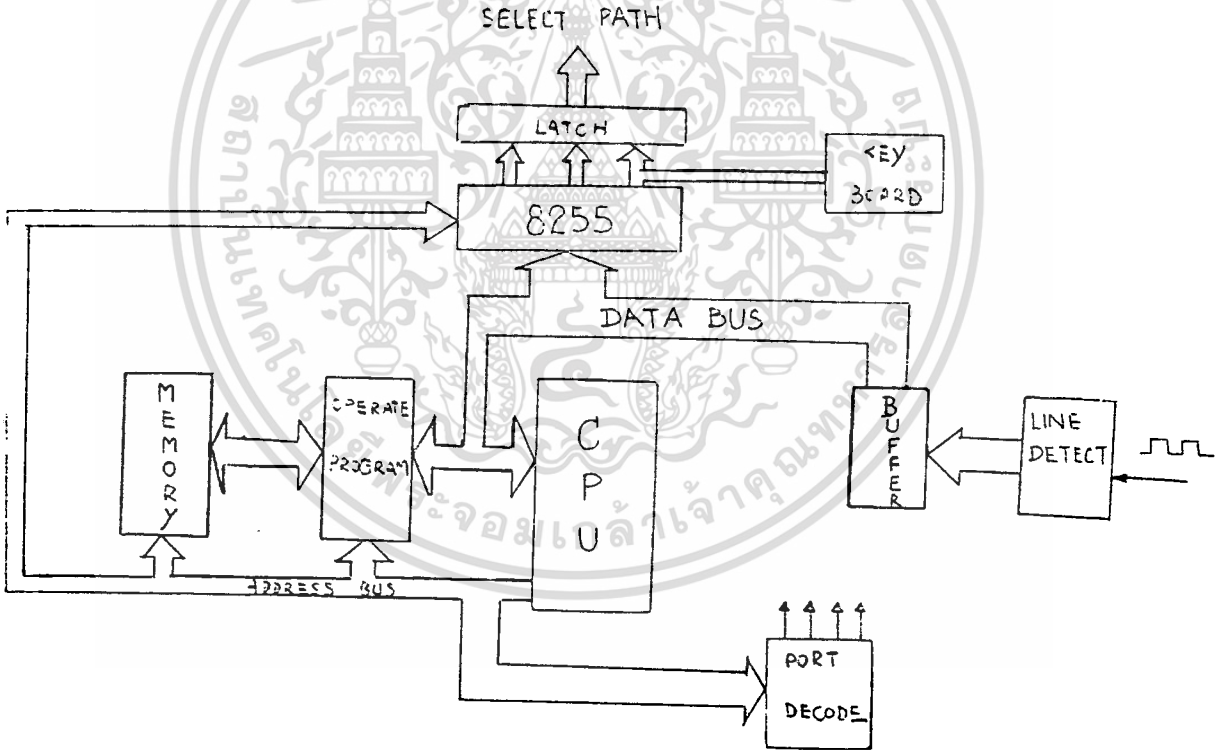
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรส่วนควบคุม

ในตอนนี้จะกล่าวถึงวงจรควบคุม วงจรเลือกเส้นทางแสง โดยละเอียด วงจรควบคุมนี้อาจกล่าวแยกได้เป็นสองส่วน คือ ส่วนทางด้านฮาร์ดแวร์ และส่วนทางด้านซอฟแวร์ ในส่วนของด้านฮาร์ดแวร์นั้นจะกล่าวถึงวิธีการเชื่อมต่อกับวงจรทางเสียงพูดผ่าน ว่ามีการเลือกเส้นทางอย่างไร ส่วนทางด้านซอฟแวร์จะกล่าวถึงขั้นตอนการทำงานของโปรแกรม

3.4.1 ฮาร์ดแวร์ (Hardware)

เราได้ทราบจากเรื่องวงจรเลือกเส้นทางแล้วว่า มันถูกควบคุมการเลือกเส้นทางทั้งสองด้านได้อย่างไร เพราะฉะนั้นต้องมีวงจรควบคุมเพื่อให้บรรลุวัตถุประสงค์ที่ตั้งไว้ เพื่อคำนึงถึงความสะดวกและประหยัดจึงเลือกใช้ Z-80 และ 8255 เป็นหัวใจสำคัญในวงจรส่วนนี้ บล็อกไดอาแกรมดังรูปที่ 3.26



รูปที่ 3.26 แสดงบล็อกไดอาแกรมของส่วนวงจรควบคุม

เมื่อพิจารณาวงจรควบคุมจะประกอบด้วยส่วนที่สำคัญดังนี้

1) CPU ใช้ Z-80 ,CLOCK RATE 4MHz

2) ส่วนเลือกเส้นทางแสงผ่าน ซึ่งประกอบด้วย 8255A และ LATCH 74LS374

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) OPERATING PROGRAM และ MEMORY ใช้ EPROM -2732 และ RAM-6116

4) LINE DETECTOR จะประกอบด้วย D-FLIP FLOP 74LS74 และ BUFFER 74LS244 (รายละเอียดดูจากวงจรควบคุม)

3.4.2 หลักการทำงาน

ฮาร์ดแวร์ทั้งระบบควบคุมจะถูกควบคุมโดย Z-80 โดยจะส่งข้อมูลการเลือกเส้นทางให้วงจรเลือกเส้นทาง โดยผ่านทาง 8255 แล้วส่งผ่านไปยัง LATCH 74LS374 อีกต่อหนึ่ง โดยจัดให้ PORT A ของ 8255 ทำการเลือกเส้นทางให้ทางด้าน A-B-C-D ส่วน PORT B ทำการเลือกเส้นทางให้ทางด้าน A'-B'-C'-D' และ PORT C จะทำการเลือกให้อนุญาตคู่สายใดทำการติดต่อได้ โดยกำหนดบิทต่าง ๆ ดังต่อไปนี้

PORT A (PA)	A		B		C		D	
	PA 7	PA 6	PA 5	PA 4	PA 3	PA 2	PA 1	PA 0

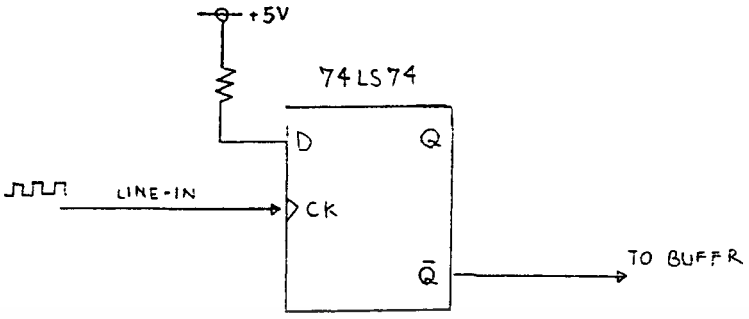
PORT B (PB)	A'		B'		C'		D'	
	PB 7	PB 6	PB 5	PB 4	PB 3	PB 2	PB 1	PB 0

PORT C (PC)	A	B	C	D	A'	B'	C'	D'
	PC 0	PC 1	PC 2	PC 3	PC 4	PC 5	PC 6	PC 7

สมมุติว่าต้องการติดต่อระหว่าง A กับ D' จะต้องส่งค่าไปให้ที่ PORT A โดยให้ค่า บิทที่ 6 และ บิทที่ 7 เป็นค่า 11 B PORT B ให้ค่า บิท 1 และ บิท 2 เป็นค่า 00 B และส่งค่าอนุญาตการใช้งานไปให้ PORT C โดยให้ บิท 0 และ บิท 7 เป็นค่า 00 B ตามลำดับ

ปัญหาอยู่ที่ว่าเราจะทราบได้อย่างไรว่าคู่สายใดใช้งาน คู่สายใดไม่ใช้งาน และ คู่สายใดเพิ่งเลิกใช้งาน หรือ คู่สายใดกำลังเรียกขอใช้งาน เราได้วงจร LINE DETECTOR เป็นตัวส่งค่าข้อมูลการใช้งานให้ CPU โดยที่วงจรนี้ประกอบด้วย D-FLIP FLOP ดังรูปที่ 3.27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.27 แสดงวงจรรับรู้การเรียกใช้งาน

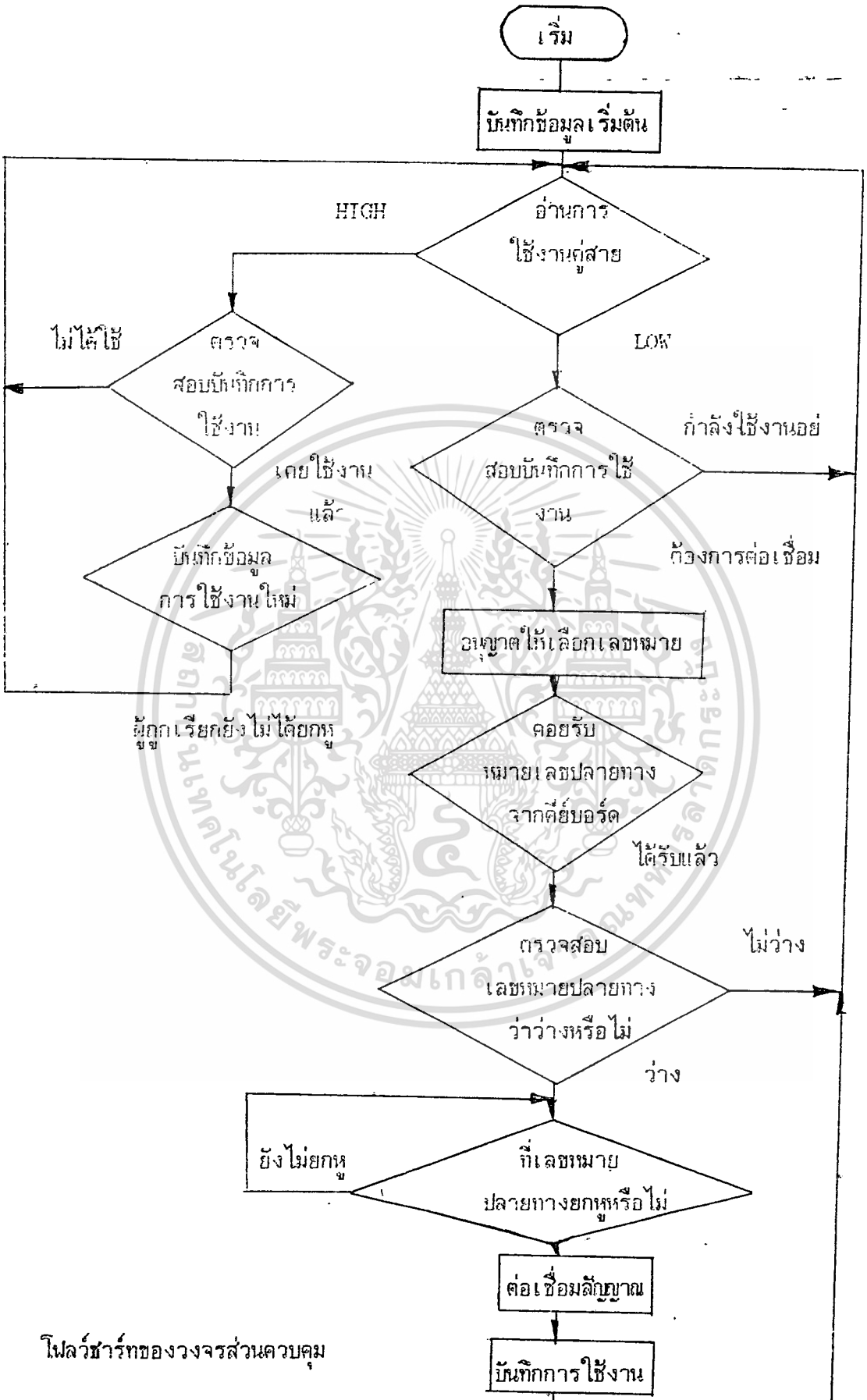
CPU จะทำการ รีเซต แล้วอ่านค่าการใช้งานทาง BUFFER 74LS244 จากหลักการที่เราได้ทราบในบทก่อนว่า ถ้ามีการใช้งานจะมี CLOCK ส่งมาเสมอ ถ้าไม่มีการใช้งานก็จะไม่มี CLOCK ส่งมา จะเห็นว่าเมื่อทำการ รีเซต FLIP FLOP ขา Q จะเป็น LOW เสมอ เมื่อมีการใช้งาน และจะเป็น HIGH เสมอเมื่อไม่มีการใช้งาน โดยอาศัยหลักการนี้เอง ก็จะทำให้ส่วนควบคุมทราบข้อมูลการใช้งานได้

PORT No	HARDWARE FOR USE
60 H	PORT A 8255
61 H	PORT B 8255
62 H	PORT C 8255
63 H	PORT D 8255
64 H	LATCH 74LS374
68 H	LINE DETECTOR
70 H	BUFFER 74LS244

3.4.3 ซอฟแวร์ (Software)

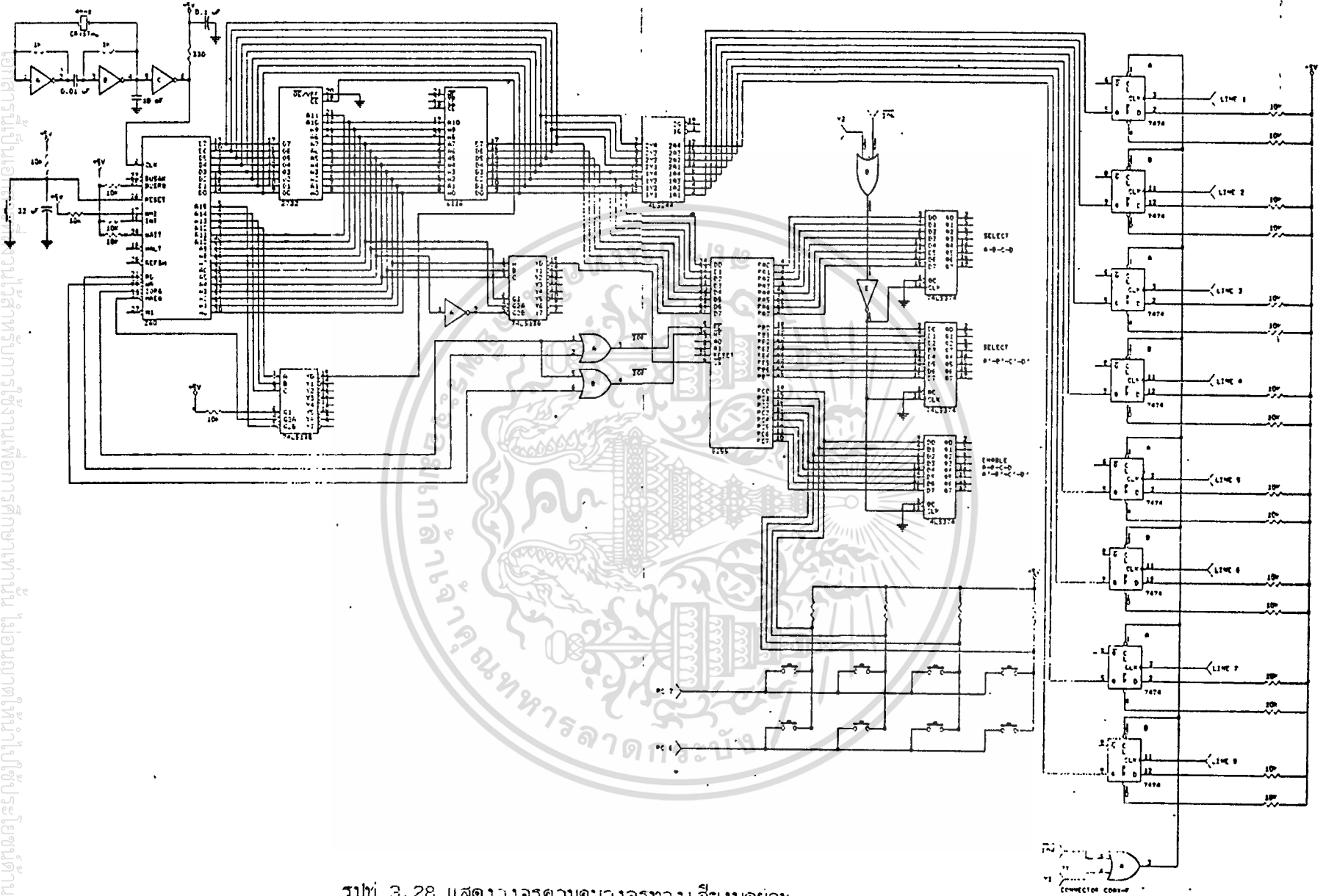
โปรแกรมที่เขียนขึ้นมาควบคุม ทางเสียงพูดผ่าน เขียนขึ้นโดยจำลองการทำงานบางส่วนของระบบโทรศัพท์ ตามโฟว์ชาร์ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



โฟลว์ชาร์ทของวงจรส่วนควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



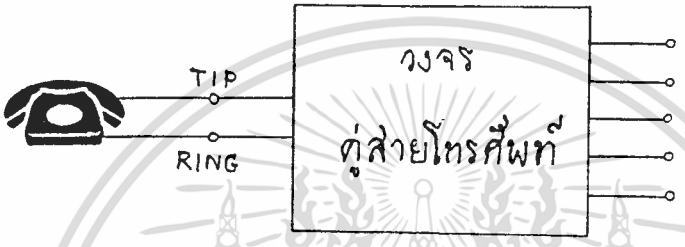
รูปที่ 3.28 แสดงวงจรควบคุมวงจรทางเสียงพูดผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

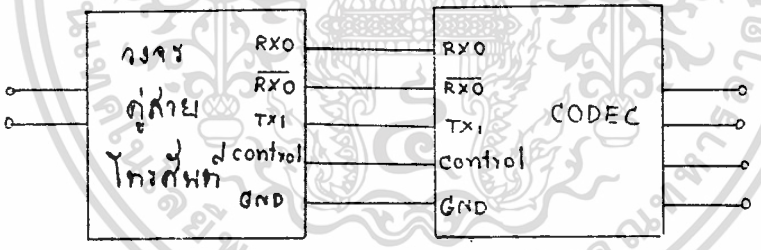
บทที่ 4
การทดลอง และ ผลการทดลอง

การทดลองในปริญานิพนธ์นี้ เป็นการทดลองที่ประกอบขึ้นจากส่วนประกอบดังกล่าวแล้วในบทนำ ซึ่งมีส่วนประกอบใหญ่ ๆ 4 ส่วน แต่ละส่วนยังมีส่วนย่อยภายในอันมาจากการออกแบบใช้งานในบทที่ 3 โดยมีวิธีการต่อแต่ละวงจรดังนี้

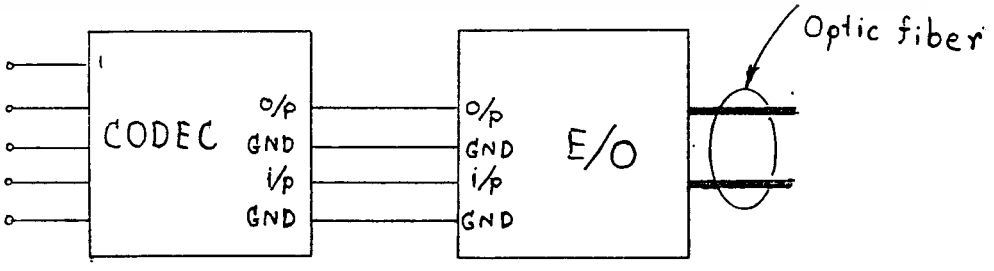
การต่อระหว่างโทรศัพท์ กับ วงจรคู่สายโทรศัพท์



การต่อระหว่างวงจรคู่สายโทรศัพท์ กับ วงจรเข้าและถอดรหัส



การต่อระหว่างวงจรเข้าและถอดรหัส กับ เครื่องรับส่งแสง

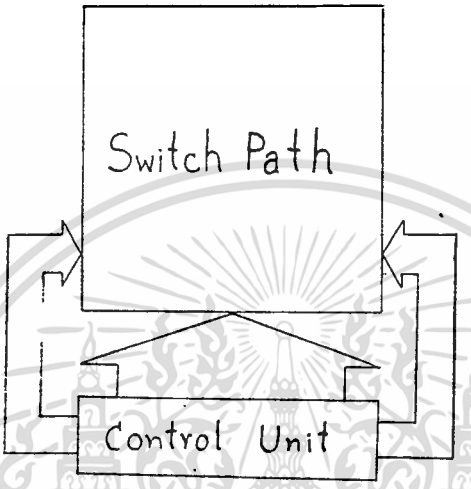


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

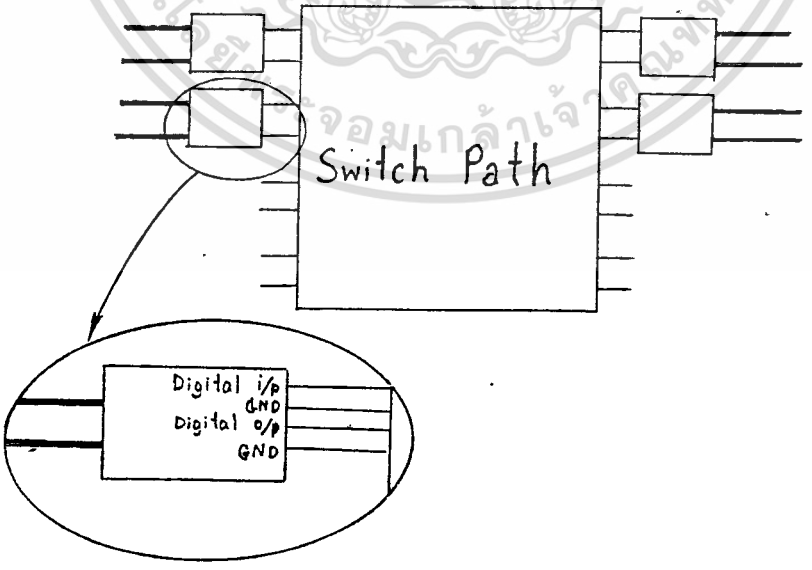
การต่อระหว่างวงจรเลือกเส้นทางแสงกับวงจรควบคุม มีการต่ออยู่ 2 ส่วน คือ

-การต่อพอร์ทควบคุม

-การต่อคู่สาย



การต่อเครื่องรับส่งแสง กับ วงจรเลือกเส้นทางแสง



ขั้นตอนการทดลองและผลการทดลอง

1)การเชื่อมต่อระหว่างคู่สายทั้ง 2 ด้าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยให้ A ต่อกับ A'

1.1)ทำการยกหู A เพื่อขอเรียกใช้งาน เลขหมายปลายทางคือ A ต้องกดสวิสช์ที่แทนด้วยตำแหน่ง A' ถ้า A'ไม่ได้ใช้งานอยู่ก่อนหน้านี้แล้ว เมื่อ A' ยกหู ส่วนควบคุมทำการเชื่อมต่อเส้นทาง A กับ A' ได้

1.2)ทำดังข้อที่ 1.1 โดยเลือกต่อระหว่างคู่สายทั้ง 2 ด้าน แต่เปลี่ยนเลขหมาย ระหว่างผู้เรียก กับผู้รับ ก็จะต่อเชื่อมได้ดังต้องการ

2)การเรียกเชื่อมต่อกับคู่สายที่ไม่ว่าง

โดยให้ A ขอติดต่อกับ D' แต่ขณะนั้น D' กำลังติดต่อกับ D อยู่

2.1) ทำการต่อ D กับ D' ตามขั้นตอนข้อ 1.1

2.2) A ทำการขอเรียกการใช้งานโดยการยกหูขึ้น เมื่อกดเลขปลายทางบนคีย์บอร์ดที่ตำแหน่ง D' ส่วนควบคุมตรวจสอบได้ว่า D' ไม่ว่าง การเรียกของ A จะถูกยกเลิกไป

2.3) ถ้า A จะทำการขอเรียกใหม่ผู้เรียกต้องวางหูก่อนจึงทำการเรียกใช้งานใหม่ได้

3)การยกเลิกการติดต่อกับเลขหมายเดิมเพื่อติดต่อกับเลขหมายใหม่

3.1) เมื่อ D เชื่อมต่อกับ D' อยู่ก่อนหน้านี้แล้ว แต่ D' ต้องการติดต่อกับ A D' ต้องวางหูก่อนแล้วจึงทำการขอเรียกต่อใหม่ได้โดยยกหูอีกครั้ง โดยทำการกดคีย์บอร์ดเลขหมาย A ถ้า A ว่างก็จะเชื่อมต่อเส้นทางให้

* ในขณะที่ D' วางหูเพื่อที่จะติดต่อกับ A การติดต่อระหว่าง D กับ D' ได้ถูกยกเลิกไปแล้ว

การทดลองในด้านคุณภาพของเสียงที่ได้จากโทรศัพท์

หลังจากการเชื่อมต่อเสร็จสิ้น สัญญาณเสียงพูดจากโทรศัพท์ที่ได้รับจากต้นทางและปลายทางสามารถสื่อกันได้เข้าใจ มีคุณภาพของเสียงดี และพูดคุยกันได้ เช่นเดียวกับการใช้โดยทั่วไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์ และ สรุป

สรุปผลการทดลอง

-ผลการทดลองในส่วนของการส่งสัญญาณเสียงจากโทรศัพท์ผ่านเส้นใยแสง

จากผลการทดลองสรุปได้ว่า เราสามารถส่งสัญญาณเสียงพูดจากโทรศัพท์ผ่านทางเส้นใยแสงได้จริง โดยอาศัยหลักการของ PCM เพื่อเปลี่ยนสัญญาณเสียงเป็นสัญญาณดิจิตอล และส่งสัญญาณดิจิตอลเป็นสัญญาณแสงด้วยหลักการของ มอดูเลชั่นทางความเข้มแสง

-ผลการทดลองในส่วนควบคุม และสวิสช์พาธ

จากผลการทดลองสรุปได้ว่า เราสามารถควบคุมการเชื่อมต่อของสวิสช์พาธ ซึ่งได้จำลองวิธีการบางส่วนของระบบการเชื่อมต่อระหว่างคู่สายในระบบชุมสายโทรศัพท์ ทำให้เชื่อมต่อระหว่างคู่สายทั้งสองด้านได้ทุกคู่ที่ไม่ได้อยู่ด้านเดียวกัน ป้องกันการเชื่อมต่อซ้ำซ้อน และการเปลี่ยนเส้นทางการเชื่อมต่อใหม่ได้ ทั้งการรับรู้สถานะของคู่สายด้วยวิธีตรวจการส่งสัญญาณดิจิตอลของเครื่องปลายทาง

วิจารณ์

การทดลองนี้เป็นการทดลองเพื่อแสดงถึงความเป็นไปได้ ในการสร้างระบบชุมสายสำหรับเส้นใยแสงเพื่อการสื่อสารสัญญาณดิจิตอลทางเส้นใยแสงเท่านั้น แต่ยังไม่สามารถใช้งานเป็นชุมสายได้จริง เพราะยังขาดส่วนที่จำเป็นอีกหลายส่วน เช่น ส่วนรับรู้ตัวเลข ส่วนสัญญาณอนุญาตการหมุน (Dial Tone) สัญญาณไม่ว่าง(Busy Tone) สัญญาณกระดิ่ง เป็นต้น

ทางด้านวงจรสวิสช์พาธ มีข้อจำกัดในการต่อเชื่อม คือด้านเดียวกัน (ด้าน A, B, C, D และ ด้าน A',B',C',D') จะติดต่อกันไม่ได้ ดังได้กล่าวแล้วในหัวข้อการออกแบบ จึงต้องมีการพัฒนาเพิ่มเติมให้วงจรเลือกเส้นทางของแสงสามารถทำงานที่ซับซ้อนขึ้นได้ อย่างไรก็ดีถือได้ว่าเป็นก้าวสำคัญที่จะพัฒนาต่อไปเป็นชุมสายที่สมบูรณ์ได้ และให้บริการสื่อสารได้หลายรูปแบบเช่นเดียวกับเครือข่ายบริการรวม(Integrated Service Digital Network: ISDN)

ข้อเสนอแนะในการพัฒนาต่อไปให้สมบูรณ์แบบ

การพัฒนาต่อให้สมบูรณ์จะต้องมีส่วนประกอบเพิ่มเติมจากเดิมดังนี้

-วงจรคู่สายโทรศัพท์ต้องสามารถสร้างสัญญาณกระดิ่งได้เอง โดยอาศัยการควบคุมด้วยสัญญาณแสงที่ส่งมาจากชุมสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ที่ชุมสายต้องมีอุปกรณ์สร้างสัญญาณที่จำเป็นในระบบโทรศัพท์ เช่น สัญญาณอนุญาตการหมุน สัญญาณไม่ว่าง ซึ่งแปลงเป็นสัญญาณดิจิตอลแล้ว ส่งออกทางเส้นใยแสง (วงจรเดียวกับที่ใช้ที่เครื่องปลายทาง) ส่วนสัญญาณกระดิ่งอาจส่งเป็นสัญญาณพัลส์ก็ได้

-ที่ชุมสายต้องมีระบบรับตัวเลขที่ผู้เรียกส่งมา ซึ่งส่งมาในลักษณะโทนความถี่ ดังนั้นชุมสายต้องมีวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอกด้วย

-พัฒนาการต่อสวิสซ์พาธ ให้สามารถบริการจำนวนคู่สายได้มาก ๆ และต่อเชื่อมกันได้ทุกคู่สาย ทุกกรณี

-สามารถเปลี่ยนอุปกรณ์สื่อสารจากโทรศัพท์เป็นอุปกรณ์สื่อสารชนิดอื่นได้

-ปรับปรุงและพัฒนาโปรแกรมให้ ไมโครโปรเซสเซอร์ ทำงานกับอุปกรณ์ที่มีเพิ่มขึ้นข้างต้นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

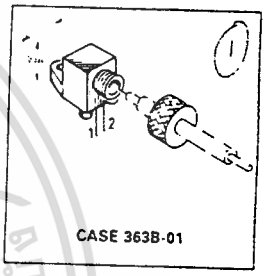
Fiber Optics — FLCS Family
Visible Red LED

MFOE76

**FLCS FAMILY
FIBER OPTICS
VISIBLE RED
LED
660 nm**

This device is designed for low cost, medium frequency, fiber optic systems using 1000 micron core plastic fiber. It is compatible with Motorola's wide variety of detector functions from the MFOD70 series. The MFOE76 employs gallium aluminum technology, and comes pre-assembled into the convenient and popular FLCS connector.

- Low Cost
- Very Simple Fiber Termination and Connection. See Figure 9
- Convenient Printed Circuit Mounting
- Integral Molded Lens for Efficient Coupling
- Mates with 1000 Micron Core Plastic Fiber, such as Eska SH4001



CASE 363B-01

5

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Reverse Voltage	V_R	5	Volts
Forward Current — Continuous	I_F	60	mA
Forward Current — Peak Pulse	I_F	1	A
Total Power Dissipation @ T_A = 25°C (1) Derate above 35°C	P_D	132 2	mW mW/°C
Ambient Operating Temperature Range	T_A	−40 to +100	°C
Storage Temperature	T_{stg}	−40 to +100	°C
Lead Soldering Temperature (2)	—	260	°C

Notes: 1. Measured with device soldered into a typical printed circuit board
2. 5 seconds max, 1/16 inch from case.

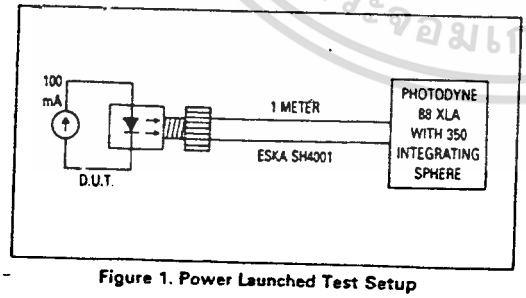


Figure 1. Power Launched Test Setup

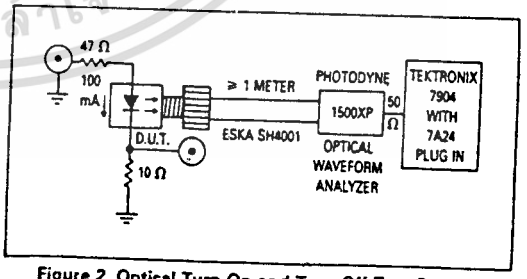


Figure 2. Optical Turn-On and Turn-Off Test Setup

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Reverse Leakage Current (V_R = 3 V)	I_R	—	100	—	nA
Reverse Leakage Current (V_R = 5 V)	I_R	—	10	100	μA
Forward Voltage (I_F = 60 mA)	V_F	—	1.8	2.2	V
Temperature Coefficient of Forward Voltage	ΔV_F	—	−2.2	—	mV/K
Capacitance (f = 1 MHz)	C	—	50	—	pF

OPTICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Peak Wavelength (I_F = 60 mA)	λp	—	660	—	nm
Instantaneous Power Launched (I_F = 100 mA, Figure 1)	PL	200	540	—	μW
Optical Turn-On Time (Figure 2)	t_{on}	—	200	—	ns
Optical Turn-Off Time (Figure 2)	t_{off}	—	150	—	ns
Half-Power Electrical Bandwidth (1)	BWe	—	6	—	MHz

(1) I_F = 100 mA pk-pk, 100% modulation

TYPICAL CHARACTERISTICS

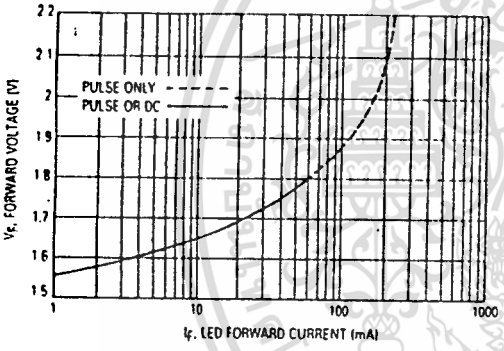


Figure 3. Forward Voltage versus Forward Current

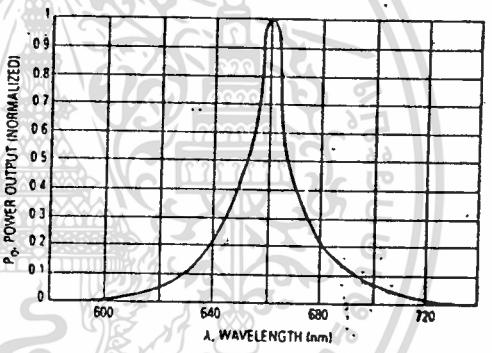


Figure 4. Relative Spectral Output

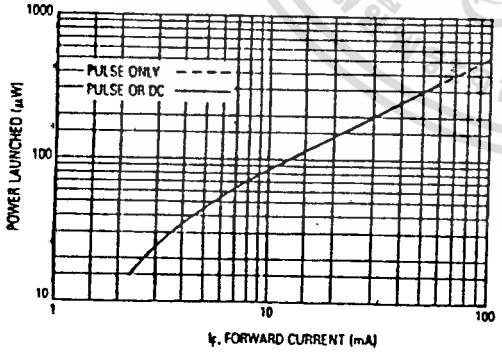


Figure 5. Power Launched versus LED Forward Current

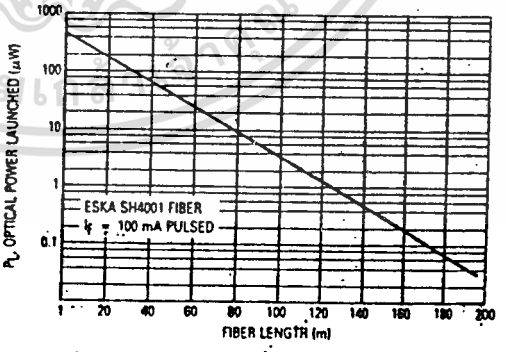


Figure 6. Power Launched versus Fiber Length

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

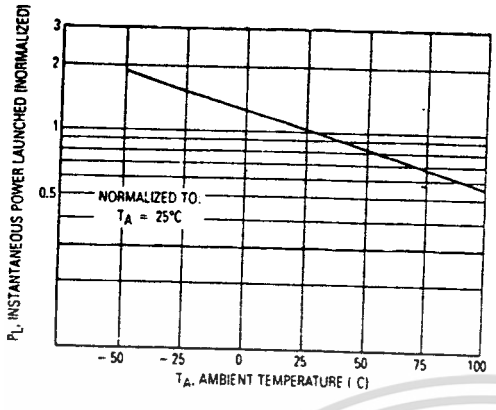


Figure 7. Instantaneous Power Output versus Ambient Temperature

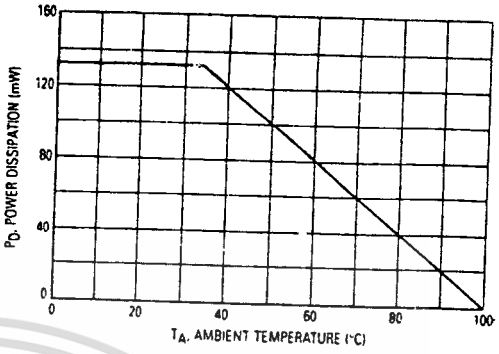


Figure 8. Power Dissipation

The system length achieved with a MFOE76 emitter and various detectors, using 1000 micron core plastic fiber (Eska SH4001 or equivalent), depends on the LED forward current (I_F) and the responsivity of the detector chosen. Each detector will perform with the MFOE76 up to the distances shown below.

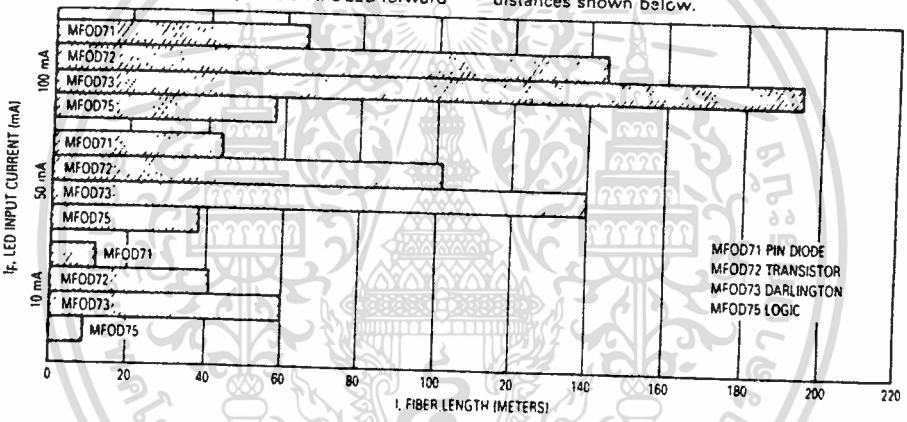


Figure 9. MFOE76 Working Distances

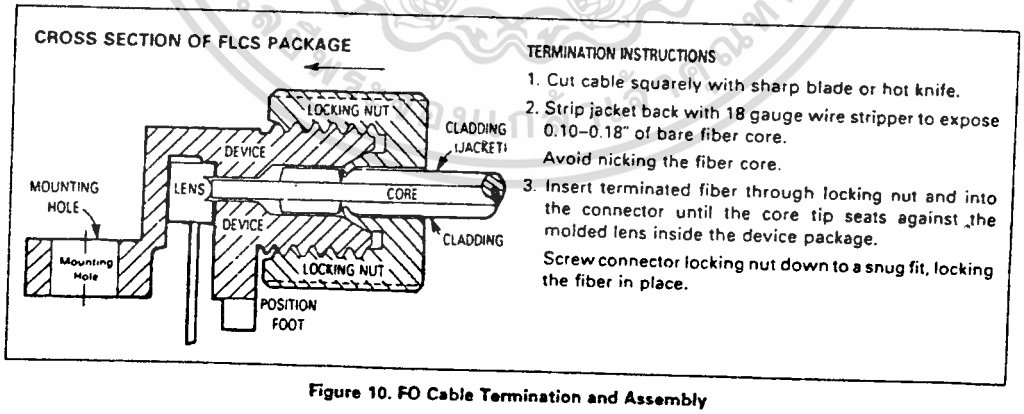
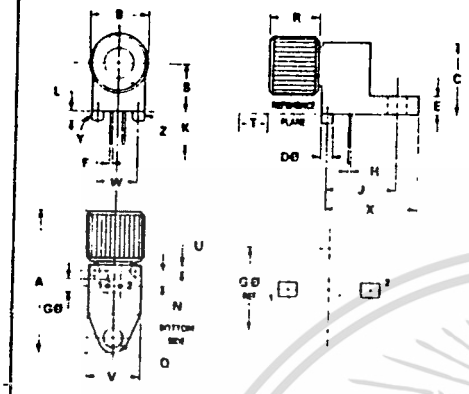


Figure 10. FO Cable Termination and Assembly

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS



NOTES
1. Y AND Z ARE DATUM DIMENSIONS AND T IS A DATUM SURFACE
2. POSITIONAL TOLERANCE FOR D Ø (2 PL)
3. POSITIONAL TOLERANCE FOR F DIMENSION (2 PL)
4. POSITIONAL TOLERANCE FOR H DIMENSION (2 PL)
5. POSITIONAL TOLERANCE FOR Q Ø
6. POSITIONAL TOLERANCE FOR B
7. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982
8. CONTROLLING DIMENSION: INCH

STYLE 1
PIN 1. ANODE
2. CATHODE

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	19.30	21.33	0.760	0.840
B	9.14	9.39	0.360	0.370
C	7.62	8.12	0.300	0.320
D	1.55	1.67	0.061	0.064
E	2.41	2.66	0.095	0.105
F	0.43	0.58	0.017	0.023
G	2.54 BSC		0.100 BSC	
H	0.33	0.45	0.013	0.018
J	2.67 BSC		0.300 BSC	
K	9.91	11.43	0.390	0.450
L	1.14	1.65	0.045	0.065
M	2.54 BSC		0.100 BSC	
Q	3.05	3.30	0.120	0.130
R	7.62	8.12	0.300	0.320
S	5.08 BSC		0.200 BSC	
U	0.61	0.91	0.024	0.036
V	6.86	7.11	0.270	0.280
W	5.08 BSC		0.200 BSC	
X	10.67	11.55	0.420	0.455

CASE 363B-01
PLASTIC

5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

Fiber Optics — FLCS Family Photo Detector
Diode Output

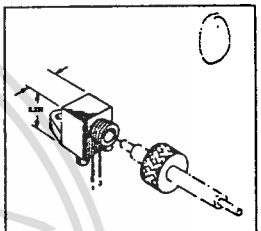
MFOD71

FLCS FAMILY FIBER OPTICS PHOTO DETECTOR DIODE OUTPUT

... designed for low cost, short distance Fiber Optic Systems using 1000 micron core plastic fiber.

Typical applications include: high isolation interconnects, disposable medical electronics, consumer products, and microprocessor controlled systems such as coin operated machines, copy machines, electronic games, industrial clothes dryers, etc.

- Fast PIN Photodiode: Response Time <5 ns
- Ideally Matched to MFOE76 Emitter for Plastic Fiber Systems
- Annular Passivated Structure for Stability and Reliability
- FLCS Package
  - — Includes Connector
  - — Simple Fiber Termination and Connection (Figure 4)
  - — Easy Board Mounting
  - — Molded Lens for Efficient Coupling
  - — Mates with 1000 Micron Core Plastic Fiber (Eska SH4001)



CASE 363B-01
PLASTIC

5

MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating		Symbol	Value	Unit
Reverse Voltage	MFOD71	V_R	100	Volts
Total Power Dissipation @ T_A = 25°C Derate above 25°C		P_D	150 2	mW mW/°C
Operating and Storage Junction Temperature Range		T_J, T_{stg}	−40 to +100	°C

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Dark Current (V_R = 20 V, R_L = 1 MΩ) T_A = 25°C T_A = 85°C	I_D	— —	0.06 10	10 —	nA
Reverse Breakdown Voltage (I_R = 10 μA)	$V_{(BR)R}$	50	100	—	Volts
Forward Voltage (I_F = 50 mA)	V_F	—	—	1.1	Volts
Series Resistance (I_F = 50 mA)	R_s	—	8	—	Ohms
Total Capacitance (V_R = 20 V, f = 1 MHz)	C_T	—	3	—	pF

OPTICAL CHARACTERISTICS (T_A = 25°C)

Responsivity (V_R = 5 V, Figure 2)	R	0.15	0.2	—	μA/μW
Response Time (V_R = 5 V, R_L = 50 Ω)	$t_{(resp)}$	—	5	—	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL COUPLED CHARACTERISTICS

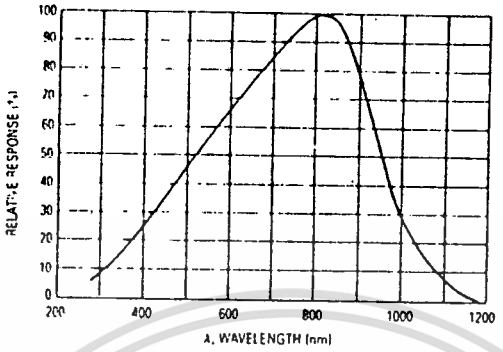


Figure 1. Relative Spectral Response

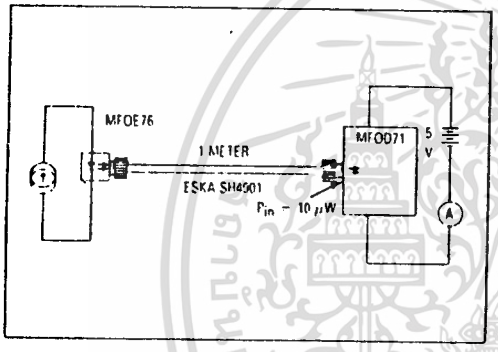


Figure 2. Responsivity Test Configuration

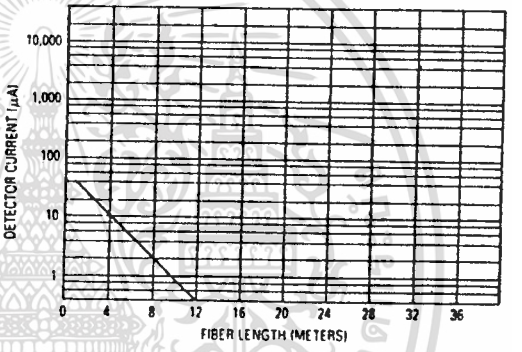


Figure 3. Detector Current versus Fiber Length

The system length achieved with a MFOE76 emitter and various detectors, using 1000 micron core plastic fiber (Eska SH4001 or equivalent), depends on the LED forward current (I_F) and the responsivity of the detector chosen. Each detector will perform with the MFOE76 up to the distances shown below.

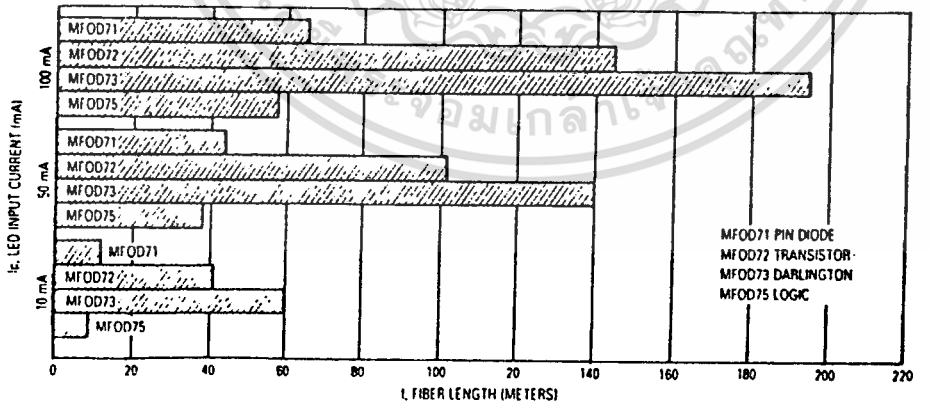
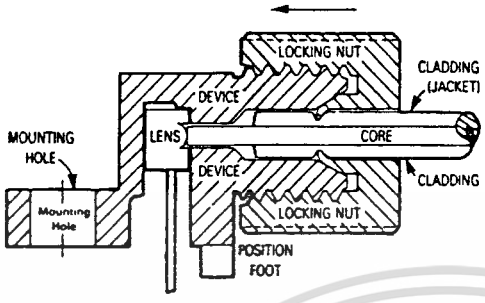


Figure 4. MFOE76 Working Distances

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CROSS SECTION OF FLCS PACKAGE



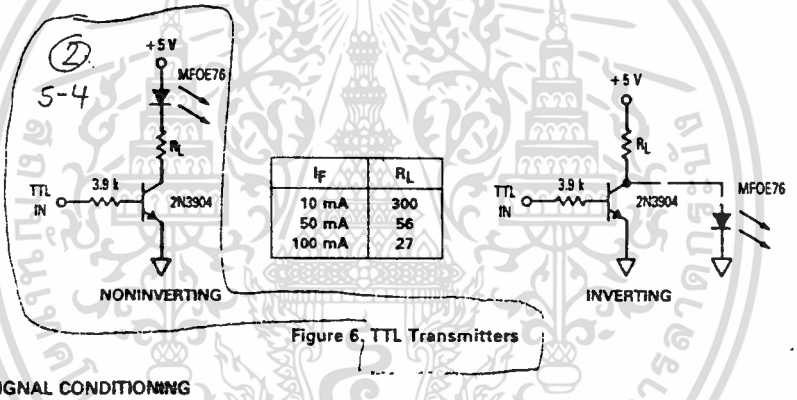
TERMINATION INSTRUCTIONS

1. Cut cable squarely with sharp blade or hot knife.
2. Strip jacket back with 18 gauge wire stripper to expose 0.10–0.18" of bare fiber core.
   Avoid nicking the fiber core.
3. Insert terminated fiber through locking nut and into the connector until the core tip seats against the molded lens inside the device package.
   Screw connector locking nut down to a snug fit, locking the fiber in place.

Figure 5. FO Cable Termination and Assembly

INPUT SIGNAL CONDITIONING

The following circuits are suggested to provide the desired forward current through the emitter.



I_F	R_L
10 mA	300
50 mA	56
100 mA	27

Figure 6. TTL Transmitters

OUTPUT SIGNAL CONDITIONING

The following circuit is suggested to take the MFOD71 detector output and condition it to drive TTL with an acceptable bit error rate.

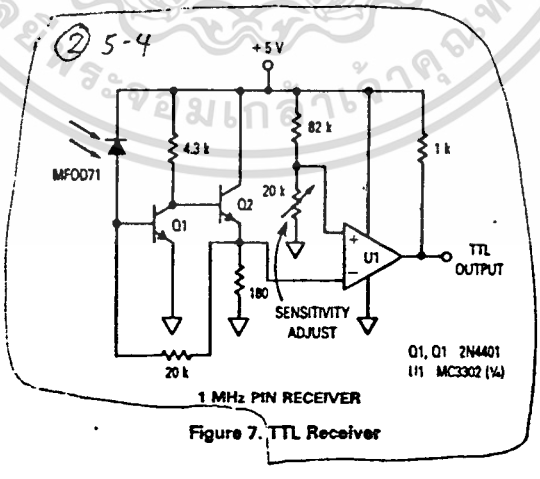
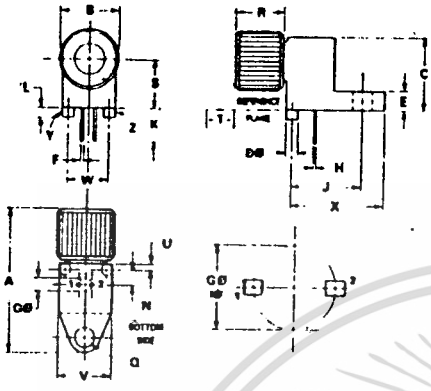


Figure 7. TTL Receiver

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS



NOTES:
1. Y AND Z ARE DATUM DIMENSIONS AND T IS A DATUM SURFACE.
2. POSITIONAL TOLERANCE FOR D Ø (2 PL):
   ⌖ Ø 0.25 (0.010) M T Y M Z M
3. POSITIONAL TOLERANCE FOR F DIMENSION (2 PL):
   ⌖ 0.25 (0.010) M T Y M Z M
4. POSITIONAL TOLERANCE FOR H DIMENSION (2 PL):
   ⌖ 0.25 (0.010) M T Y M Z M
5. POSITIONAL TOLERANCE FOR Q Ø:
   ⌖ Ø 0.25 (0.010) M T Y M Z M
6. POSITIONAL TOLERANCE FOR B:
   ⌖ 0.25 (0.010) M T
7. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
8. CONTROLLING DIMENSION: INCH.

STYLE 3
PIN 1. CATHODE
2. ANODE

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	19.30	21.33	0.760	0.840
B	9.14	9.39	0.360	0.370
C	7.62	8.17	0.300	0.320
D	1.55	1.62	0.061	0.064
E	2.41	2.66	0.095	0.105
F	0.43	0.58	0.017	0.023
G	2.54 BSC		0.100 BSC	
H	0.33	0.45	0.013	0.018
J	7.62 BSC		0.300 BSC	
K	9.91	11.43	0.390	0.450
L	1.14	1.65	0.045	0.065
M	2.54 BSC		0.100 BSC	
Q	3.05	3.30	0.120	0.130
R	7.62	8.12	0.300	0.320
S	5.08 BSC		0.200 BSC	
U	0.05	0.51	0.002	0.020
V	6.86	7.11	0.270	0.280
W	5.08 BSC		0.200 BSC	
X	10.67	11.05	0.420	0.435

CASE 363B-01
PLASTIC

5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

MC1408
MC1508

Specifications and Applications Information

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

SILICON MONOLITHIC INTEGRATED CIRCUIT

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

. designed for use where the output current is a linear product of an eight-bit digital word and an analog input voltage.

- Eight-Bit Accuracy Available in Both Temperature Ranges
  Relative Accuracy: ±0.19% Error maximum
  (MC1408L8, MC1408P8, MC1508L8)
- Seven and Six-Bit Accuracy Available with MC1408 Designated by 7 or 6 Suffix after Package Suffix
- Fast Settling Time – 300 ns typical
- Noninverting Digital Inputs are MTTL and CMOS Compatible
- Output Voltage Swing – +0.4 V to -5.0 V
- High-Speed Multiplying Input Slew Rate 4.0 mA/μs
- Standard Supply Voltages: +5.0 V and -5.0 V to -15 V

L SUFFIX
CERAMIC PACKAGE
CASE 620-10

P SUFFIX
PLASTIC PACKAGE
CASE 648-06

FIGURE 1 – D-to-A TRANSFER CHARACTERISTICS

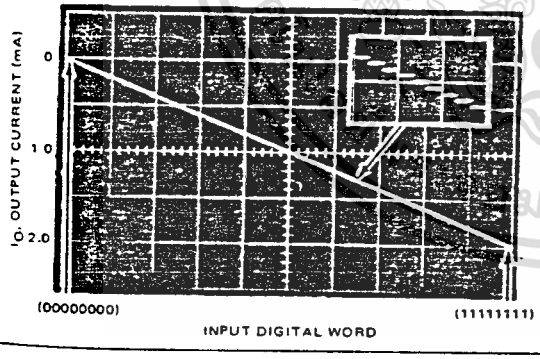
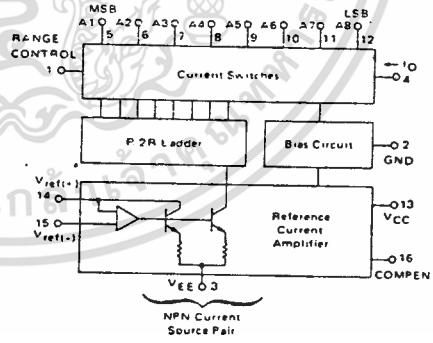


FIGURE 2 – BLOCK DIAGRAM



TYPICAL APPLICATIONS

- Tracking A-to-D Converters
- Successive Approximation A-to-D Converters
- 2 1/2 Digit Panel Meters and DVM's
- Waveform Synthesis
- Sample and Hold
- Peak Detector
- Programmable Gain and Attenuation
- CRT Character Generation
- Audio Digitizing and Decoding
- Programmable Power Supplies
- Analog-Digital Multiplication
- Digital-Digital Multiplication
- Analog-Digital Division
- Digital Addition and Subtraction
- Speech Compression and Expansion
- Stepping Motor Drive

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC} V_{EE}	+5.5 -16.5	Vdc
Digital Input Voltage	V_5 thru V_{12}	0 to +5.5	Vdc
Applied Output Voltage	V_O	+0.5, -5.2	Vdc
Reference Current	I_{14}	5.0	mA
Reference Amplifier Inputs	V_{14}, V_{15}	V_{CC}, V_{EE}	Vdc
Operating Temperature Range MC1508 MC1408 Series	T_A	 -55 to +125 0 to +75	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS (V_{CC} = +5.0 Vdc, V_{EE} = -15 Vdc, $\frac{V_{ref}}{R14}$ = 2.0 mA, MC1508L8: T_A = -55°C to +125°C, MC1408L Series: T_A = 0 to +75°C unless otherwise noted. All digital inputs at high logic level.)

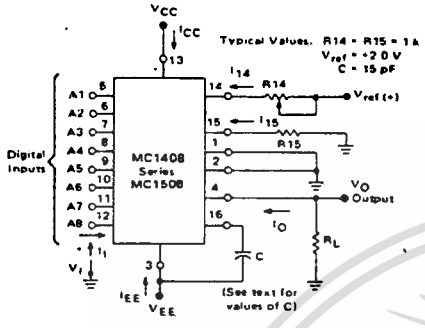
Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Relative Accuracy (Error relative to full scale I_O) MC1508L8, MC1408L8, MC1408P8 MC1408P7, MC1408L7, See Note 1 MC1408P6, MC1408L6, See Note 1	4	E_r	 – – –	 – – –	 ±0.19 ±0.39 ±0.78	%
Settling Time to within ±1/2 LSB (includes t_{PLH}) (T_A = +25°C) See Note 2	5	t_S	–	300	–	ns
Propagation Delay Time T_A = +25°C	5	t_{PLH}, t_{PHL}	–	30	100	ns
Output Full Scale Current Drift		TCI_O	–	-20	–	PPM/°C
Digital Input Logic Levels (MSB) High Level, Logic "1" Low Level, Logic "0"	3	 V_{IH} V_{IL}	 2.0 –	 – –	 – 0.8	Vdc
Digital Input Current (MSB) High Level, V_{IH} = 5.0 V Low Level, V_{IL} = 0.8 V	3	 I_{IH} I_{IL}	 – –	 0 -0.4	 0.04 -0.8	mA
Reference Input Bias Current (Pin 15)	3	I_{15}	–	-1.0	-5.0	µA
Output Current Range V_{EE} = -5.0 V V_{EE} = -15 V, T_A = 25°C	3	I_{OR}	 0 0	 2.0 2.0	 2.1 4.2	mA
Output Current V_{ref} = 2.000 V, R14 = 1000 Ω	3	I_O	1.9	1.99	2.1	mA
Output Current (All bits low)	3	$I_{O(min)}$	–	0	4.0	µA
Output Voltage Compliance (E, ≤ 0.19% at T_A = +25°C) Pin 1 grounded Pin 1 open, V_{EE} below -10 V	3	V_O	 – –	 – –	 -0.55, +0.4 -5.0, +0.4	Vdc
Reference Current Slew Rate	6	SR I_{ref}	–	4.0	–	mA/µs
Output Current Power Supply Sensitivity		PSRR(–)	–	0.5	2.7	µA/V
Power Supply Current (All bits low)	3	I_{CC} I_{EE}	– –	+13.5 -7.5	+22 -13	mA
Power Supply Voltage Range (T_A = +25°C)	3	V_{CCR} V_{EER}	+4.5 -4.5	+5.0 -15	+5.5 -16.5	Vdc
Power Dissipation All bits low V_{EE} = -5.0 Vdc V_{EE} = -15 Vdc All bits high V_{EE} = -5.0 Vdc V_{EE} = -15 Vdc	3	P_D	 – – – –	 105 190 90 160	 170 305 – –	mW

Note 1. All current switches are tested to guarantee at least 50% of rated output current.
Note 2. All bits switched

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS

FIGURE 3 – NOTATION DEFINITIONS TEST CIRCUIT



V_I and I_I apply to inputs A1 thru A8

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K\left\{\frac{A1}{2} + \frac{A2}{4} + \frac{A3}{8} + \frac{A4}{16} + \frac{A5}{32} + \frac{A6}{64} + \frac{A7}{128} + \frac{A8}{256}\right\}$$

where $K \cong \frac{V_{ref}}{R14}$

and A_N = "1" if A_N is at high level

A_N = "0" if A_N is at low level

FIGURE 4 – RELATIVE ACCURACY TEST CIRCUIT

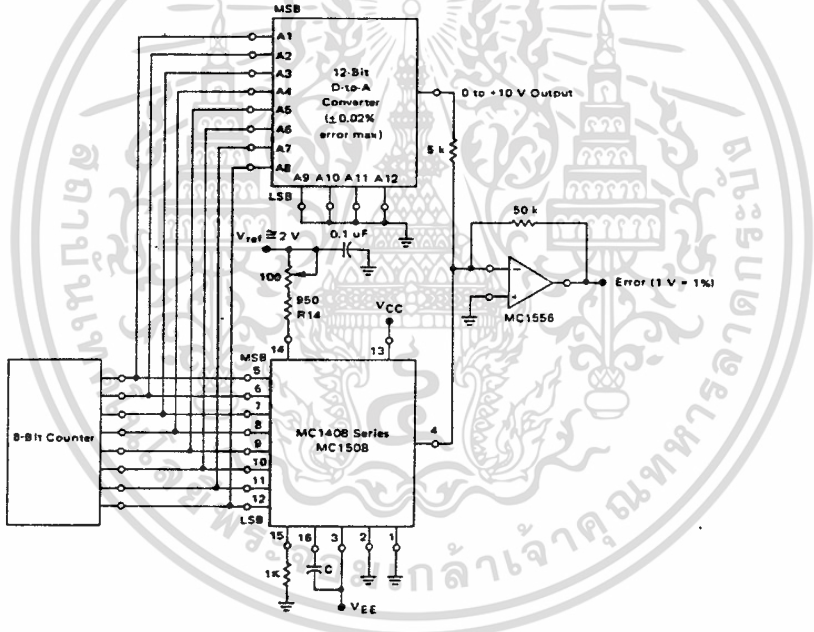
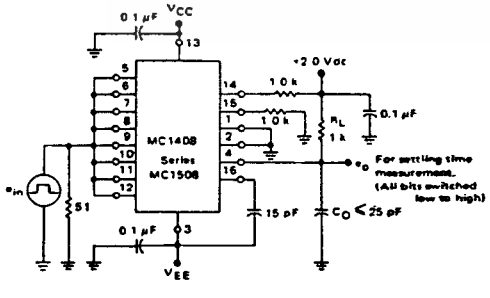
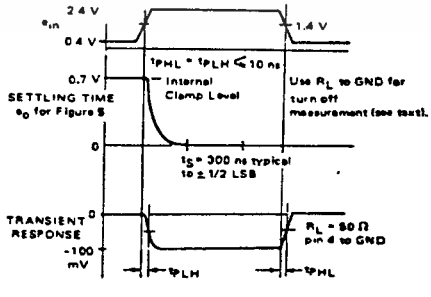


FIGURE 5 – TRANSIENT RESPONSE and SETTLING TIME





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS (continued)

FIGURE 6 – REFERENCE CURRENT SLEW RATE MEASUREMENT

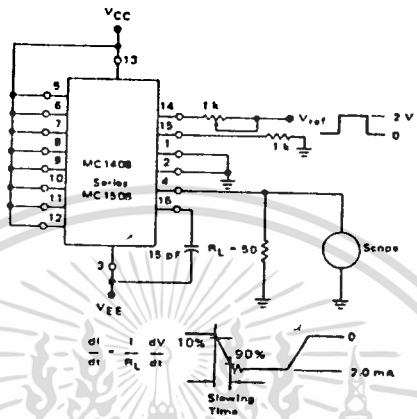


FIGURE 7 – POSITIVE V_{ref}

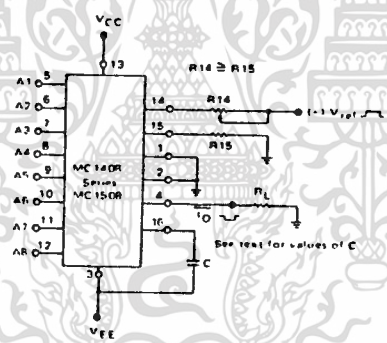
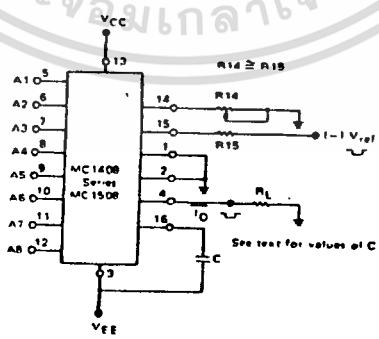
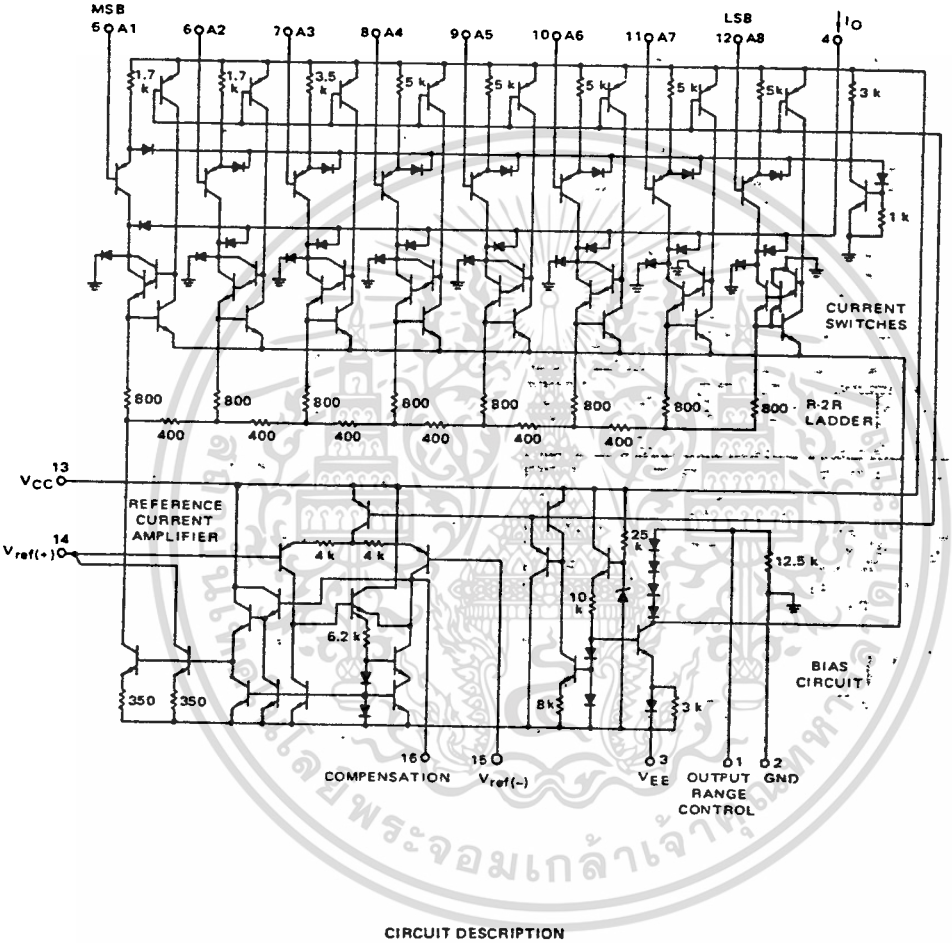


FIGURE 8 – NEGATIVE V_{ref}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 9 – MC1408, MC1508 SERIES EQUIVALENT CIRCUIT SCHEMATIC



CIRCUIT DESCRIPTION

The MC1408 consists of a reference current amplifier, an R-2R ladder, and eight high-speed current switches. For many applications, only a reference resistor and reference voltage need be added.

The switches are noninverting in operation, therefore a high state on the input turns on the specified output current component. The switch uses current steering for high speed, and a termination amplifier consisting of an active load gain stage with unity gain feedback. The termination amplifier holds the parasitic capacitance of the ladder at a constant voltage during switching, and provides a low impedance termination of equal voltage for all legs of the ladder.

The R-2R ladder divides the reference amplifier current into binarily-related components, which are fed to the switches. Note that there is always a remainder current which is equal to the least significant bit. This current is shunted to ground, and the maximum output current is 255/256 of the reference amplifier current, or 1.992 mA for a 2.0 mA reference amplifier current if the NPN current source pair is perfectly matched.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL INFORMATION

Reference Amplifier Drive and Compensation

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn around circuit or current mirror for feeding the ladder. The reference amplifier input current, I14, must always flow into pin 14 regardless of the setup method or reference voltage polarity.

Connections for a positive reference voltage are shown in Figure 7. The reference voltage source supplies the full current I14. For bipolar reference signals, as in the multiplying mode, R15 can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R15 with only a small sacrifice in accuracy and temperature drift. Another method for bipolar inputs is shown in Figure 25.

The compensation capacitor value must be increased with increases in R14 to maintain proper phase margin; for R14 values of 1.0, 2.5 and 5.0 kilohms, minimum capacitor values are 15, 37, and 75 pF. The capacitor should be tied to V_{EE} as this increases negative supply rejection.

A negative reference voltage may be used if R14 is grounded and the reference voltage is applied to R15 as shown in Figure 8. A high input impedance is the main advantage of this method. Compensation involves a capacitor to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 3.0 volts above the V_{EE} supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a dc reference voltage is used, capacitive bypass to ground is recommended. The 5.0-V logic supply is not recommended as a reference voltage. If a well regulated 5.0 V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to +5.0 V through another resistor and bypassing the junction of the two resistors with 0.1 μF to ground. For reference voltages greater than 5.0 V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

Output Voltage Range

The voltage on pin 4 is restricted to a range of -0.55 to +0.4 volts at +25°C, due to the current switching methods employed in the MC1408. When a current switch is turned "off", the positive voltage on the output terminal can turn "on" the output diode and increase the output current level. When a current switch is turned "on", the negative output voltage range is restricted. The base of the termination circuit Darlington transistor is one diode voltage below ground when pin 1 is grounded, so a negative voltage below the specified safe level will drive the low current device of the Darlington into saturation, decreasing the output current level.

The negative output voltage compliance of the MC1408 may be extended to -5.0 V volts by opening the circuit at pin 1. The negative supply voltage must be more negative than -10 volts. Using a full scale current of 1.992 mA and load resistor of 2.5 kilohms between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980 volts. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 ohms do not significantly affect performance, but a 2.5-kilohm load increases "worst case" settling time to 1.2 μs (when all bits are switched on). Refer to the subsequent text section on Settling Time for more details on output loading.

If a power supply value between -5.0 V and -10 V is desired, a voltage of between 0 and -5.0 V may be applied to pin 1. The value of this voltage will be the maximum allowable negative output swing.

Output Current Range

The output current maximum rating of 4.2 mA may be used only for negative supply voltages typically more negative than -8.0 volts, due to the increased voltage drop across the 350-ohm resistors in the reference current amplifier.

Accuracy

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full scale current. The relative accuracy of the MC1408 is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the MC1408 has a very low full scale current drift with temperature.

The MC1408/MC1508 Series is guaranteed accurate to within ±1/2 LSB at +25°C at a full scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2.0 mA, with the loss of one LSB = 8.0 μA which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in Figure 4. The 12-bit converter is calibrated for a full scale output current of 1.992 mA. This is an optional step since the MC1408 accuracy is essentially the same between 1.5 and 2.5 mA. Then the MC1408 circuits' full scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accurate D-to-A converter. 16-bit accuracy implies a total error of ±1/2 of one part in 65,536, or ±0.00076%, which is much more accurate than the ±0.19% specification provided by the MC1408-8.

Multiplying Accuracy

The MC1408 may be used in the multiplying mode with eight-bit accuracy when the reference current is varied over a range of 256:1. The major source of error is the bias current of the termination amplifier. Under "worst case" conditions, these eight amplifiers can contribute a total of 1.5 μA extra current at the output terminal. If the reference current in the multiplying mode ranges from 16 μA to 4.0 mA, the 1.5 μA contributes an error of 0.1 LSB. This is well within eight-bit accuracy referenced to 4.0 mA.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the MC1408 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a dc reference current is 0.5 to 4.0 mA.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL INFORMATION (Continued)

Settling Time

The "worst case" switching condition occurs when all bits are switched "on", which corresponds to a low-to-high transition for all bits. This time is typically 300 ns for settling to within ±1/2 LSB, for 8-bit accuracy, and 200 ns to 1/2 LSB for 7 and 6-bit accuracy. The turn off is typically under 100 ns. These times apply when $R_L \leq 500$ ohms and $C_O \leq 25$ pF.

The slowest single switch is the least significant bit, which turns "on" and settles in 250 ns and turns "off" in 80 ns. In applications where the D-to-A converter functions in a positive-going ramp mode, the "worst case" switching condition does not occur, and a settling time of less than 300 ns may be realized. Bit A7 turns "on" in 200 ns and "off" in 80 ns, while bit A6 turns "on" in 150 ns and "off" in 80 ns.

The test circuit of Figure 5 requires a smaller voltage swing for the current switches due to internal voltage clamping in the MC-1408. A 1.0-kilohm load resistor from pin 4 to ground gives a typical settling time of 400 ns. Thus, it is voltage swing and not the output RC time constant that determines settling time for most applications.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μF supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

TYPICAL CHARACTERISTICS

(V_{CC} = +5.0 V, V_{EE} = -15 V, T_A = +25°C unless otherwise noted.)

6

FIGURE 10 – LOGIC INPUT CURRENT versus INPUT VOLTAGE

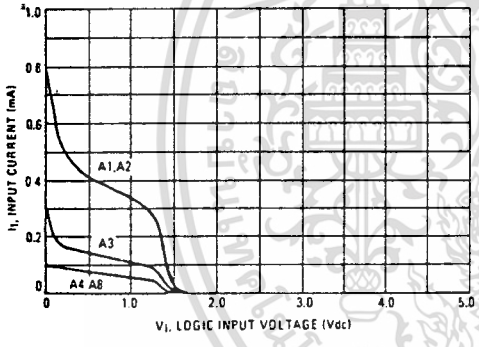


FIGURE 11 – TRANSFER CHARACTERISTIC versus TEMPERATURE
(A5 thru A8 thresholds lie within range for A1 thru A4)

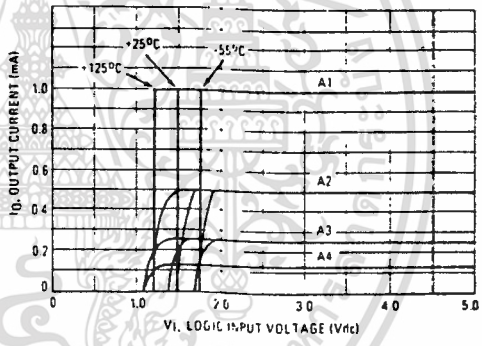


FIGURE 12 – OUTPUT CURRENT versus OUTPUT VOLTAGE
(See text for pin 1 restrictions)

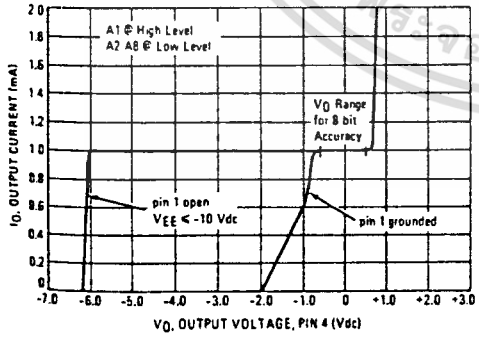
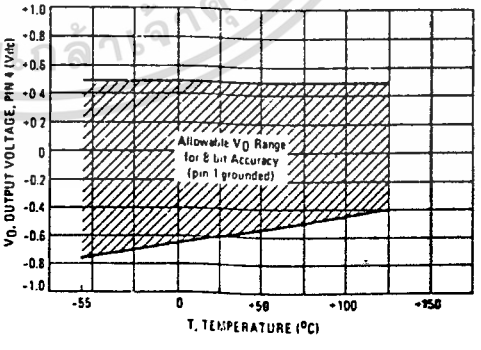


FIGURE 13 – OUTPUT VOLTAGE versus TEMPERATURE
(Negative range with pin 1 open is -5.0 Vdc over full temperature range)

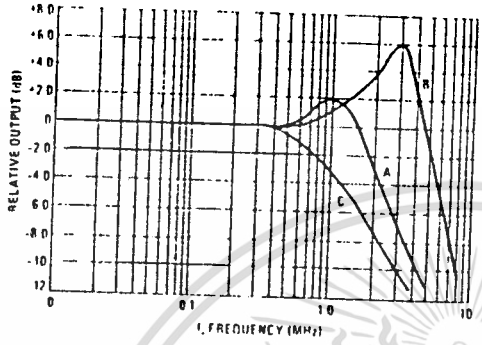


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS (continued)

(V_{CC} = +5.0 V, V_{EE} = −15 V, T_A = +25°C unless otherwise noted.)

FIGURE 14 – REFERENCE INPUT FREQUENCY RESPONSE



Unless otherwise specified
R14 = R15 = 1.0 kΩ
C = 15 pF, pin 16 to V_{EE}
R_L = 50 Ω, pin 4 to GND

Curve A — Large Signal Bandwidth
Method of Figure 7
V_{ref} = 2.0 V(p-p) offset 1.0 V above GND

Curve B — Small Signal Bandwidth
Method of Figure 7 R_L = 250 Ω
V_{ref} = 50 mV(p-p) offset 200 mV above GND

Curve C — Large and Small Signal Bandwidth
Method of Figure 7 (no op amp) R_L = 50 Ω
R_S = 50 Ω
V_{ref} = 2.0 V
V_S = 100 mV(p-p) centered at 0 V

FIGURE 15 – TYPICAL POWER SUPPLY CURRENT versus TEMPERATURE (all bits low)

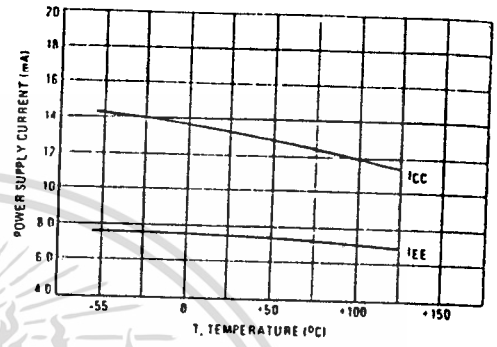
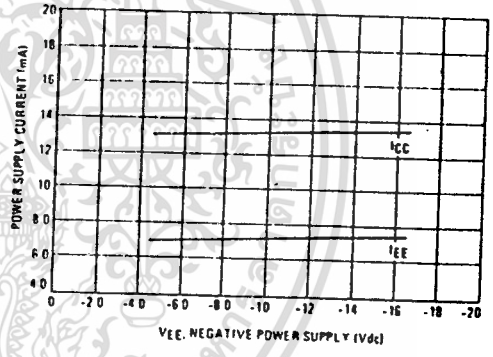
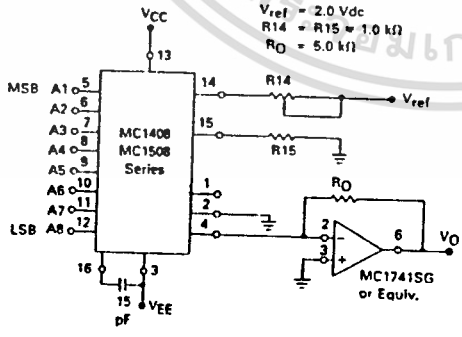


FIGURE 16 – TYPICAL POWER SUPPLY CURRENT versus V_{EE} (all bits low)



APPLICATIONS INFORMATION

FIGURE 17 – OUTPUT CURRENT TO VOLTAGE CONVERSION



V_{ref} = 2.0 Vdc
R14 = R15 = 1.0 kΩ
R_O = 5.0 kΩ

Theoretical V_O

$$V_O = \frac{V_{ref}}{R14}(R_O)\left[\frac{A1}{2} + \frac{A2}{4} + \frac{A3}{8} + \frac{A4}{16} + \frac{A5}{32} + \frac{A6}{64} + \frac{A7}{128} + \frac{A8}{256}\right]$$

Adjust V_{ref}, R14 or R_O so that V_O with all digital inputs at high level is equal to 9.961 volts.

$$V_O = \frac{2\ V}{1\ k}(5\ k)\left[\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{128} + \frac{1}{256}\right]$$

$$= 10\ V\left[\frac{255}{256}\right] = 9.961\ V$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

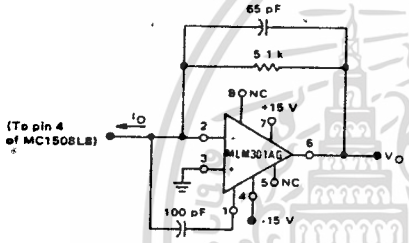
APPLICATIONS INFORMATION (continued)

Voltage outputs of a larger magnitude are obtainable with this circuit which uses an external operational amplifier as a current to voltage converter. This configuration automatically keeps the output of the MC1408 at ground potential and the operational amplifier can generate a positive voltage limited only by its positive supply voltage. Frequency response and settling time are primarily determined by the characteristics of the operational amplifier. In addition, the operational amplifier must be compensated for unity gain, and in some cases overcompensation may be desirable.

Note that this configuration results in a positive output voltage only, the magnitude of which is dependent on the digital input.

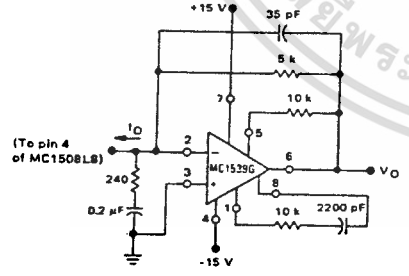
The following circuit shows how the MLM301AG can be used in a feedforward mode resulting in a full scale settling time on the order of 2.0 μs.

FIGURE 18



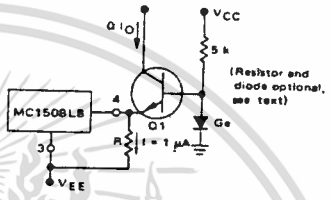
An alternative method is to use the MC1539G and input compensation. Response of this circuit is also on the order of 2.0 μs. See Motorola Application Note AN-459 for more details on this concept.

FIGURE 19



The positive voltage range may be extended by cascading the output with a high beta common base transistor, Q1, as shown.

FIGURE 20 – EXTENDING POSITIVE VOLTAGE RANGE



The output voltage range for this circuit is 0 volts to BV_{CBO} of the transistor. If pin 1 is left open, the transistor base may be grounded, eliminating both the resistor and the diode. Variations in beta must be considered for wide temperature range applications. An inverted output waveform may be obtained by using a load resistor from a positive reference voltage to the collector of the transistor. Also, high-speed operation is possible with a large output voltage swing, because pin 4 is held at a constant voltage. The resistor (R) to V_{EE} maintains the transistor emitter voltage when all bits are "off" and insures fast turn-on of the least significant bit.

Combined Output Amplifier and Voltage Reference

For many of its applications the MC1408 requires a reference voltage and an operational amplifier. Normally the operational amplifier is used as a current to voltage converter and its output need only go positive. With the popular MC1723G voltage regulator both of these functions are provided in a single package with the added bonus of up to 150 mA of output current. See Figure 21. The MC1723G uses both a positive and negative power supply. The reference voltage of the MC1723G is then developed with respect to the negative voltage and appears as a common-mode signal to the reference amplifier in the D-to-A converter. This allows use of its output amplifier as a classic current-to-voltage converter with the non-inverting input grounded.

Since ±15 V and +5.0 V are normally available in a combination digital-to-analog system, only the -5.0 V need be developed. A resistor divider is sufficiently accurate since the allowable range on pin 5 is from -2.0 to -8.0 volts. The 5.0 kilohm pulldown resistor on the amplifier output is necessary for fast negative transitions.

Full scale output may be increased to as much as 32 volts by increasing R_O and raising the +15 V supply voltage to 35 V maximum. The resistor divider should be altered to comply with the maximum limit of 40 volts across the MC1723G. C_O may be decreased to maintain the same R_OC_O product if maximum speed is desired.

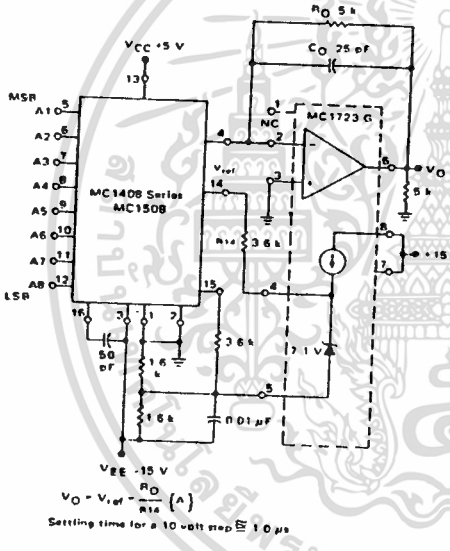
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

Programmable Power Supply

The circuit of Figure 21 can be used as a digitally programmed power supply by the addition of thumbwheel switches and a BCD-to-binary converter. The output voltage can be scaled in several ways, including 0 to +25.5 volts in 0.1-volt increments, ±0.05 volt; or 0 to 5.1 volts in 20 mV increments, ±10 mV.

FIGURE 21 – COMBINED OUTPUT AMPLIFIER and VOLTAGE REFERENCE CIRCUIT



Bipolar or Negative Output Voltage

The circuit of Figure 22 is a variation from the standard voltage output circuit and will produce bipolar output signals. A positive current may be sourced into the summing node to offset the output voltage in the negative direction. For example, if approximately 1.0 mA is used a bipolar output signal results which may be described as a 8 bit "1's" complement offset binary. V_{ref} may be used as this auxiliary reference. Note that R_O has been doubled to 10 kilohms because of the anticipated 20 V(p-p) output range.

FIGURE 22 – BIPOLAR OR NEGATIVE OUTPUT VOLTAGE CIRCUIT

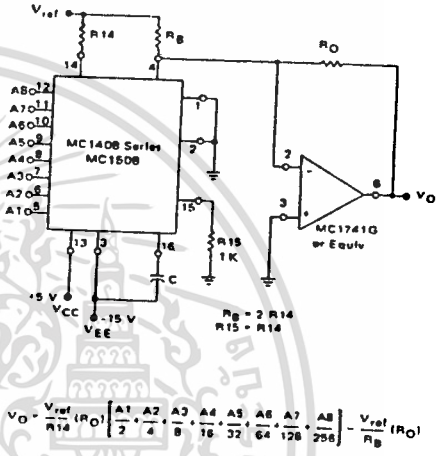
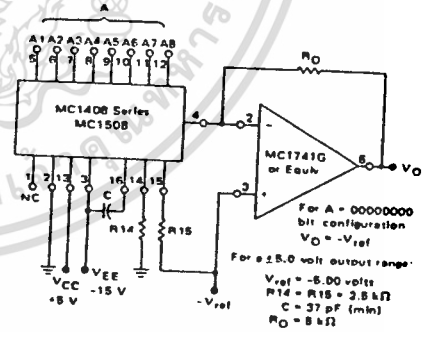


FIGURE 23 – BIPOLAR OR INVERTED NEGATIVE OUTPUT VOLTAGE CIRCUIT



Decrease R_O to 2.5 kΩ for a 0 to -5.0-volt output range. This application provides somewhat lower speed, as previously discussed in the Output Voltage Range section of the General Information.

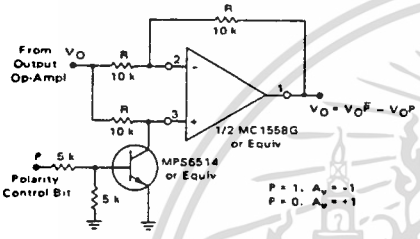
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

Polarity Switching Circuit, 8-Bit Magnitude Plus Sign D-to-A Converter

Bipolar outputs may also be obtained by using a polarity switching circuit. The circuit of Figure 24 gives 8-bit magnitude plus a sign bit. In this configuration the operational amplifier is switched between a gain of +1.0 and -1.0. Although another operational amplifier is required, no more space is taken when a dual operational amplifier such as the MC1558G is used. The transistor should be selected for a very low saturation voltage and resistance.

FIGURE 24 – POLARITY SWITCHING CIRCUIT
(8-Bit Magnitude Plus Sign D-to-A Converter)



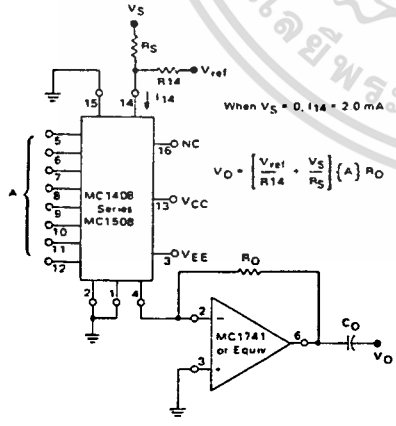
Programmable Gain Amplifier or Digital Attenuator

When used in the multiplying mode the MC1408 can be applied as a digital attenuator. See Figure 25. One advantage of this technique is that if R_S = 50 ohms, no compensation capacitor is needed. The small and large signal bandwidths are now identical and are shown in Figure 14.

The best frequency response is obtained by not allowing I_{14} to reach zero. However, the high impedance node, pin 16, is clamped to prevent saturation and insure fast recovery when the current through R14 goes to zero. R_S can be set for a ±1.0 mA variation in relation to I_{14}. I_{14} can never be negative.

The output current is always unipolar. The quiescent dc output current level changes with the digital word which makes ac coupling necessary.

FIGURE 25 – PROGRAMMABLE GAIN AMPLIFIER OR DIGITAL ATTENUATOR CIRCUIT



Panel Meter Readout

The MC1408 can be used to read out the status of BCD or binary registers or counters in a digital control system. The current output can be used to drive directly an analog panel meter. External meter shunts may be necessary if a meter of less than 2.0 mA full scale is used. Full scale calibration can be done by adjusting R14 or V_{ref}.

FIGURE 26 – PANEL METER READOUT CIRCUIT

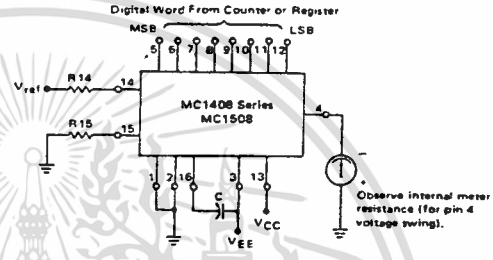
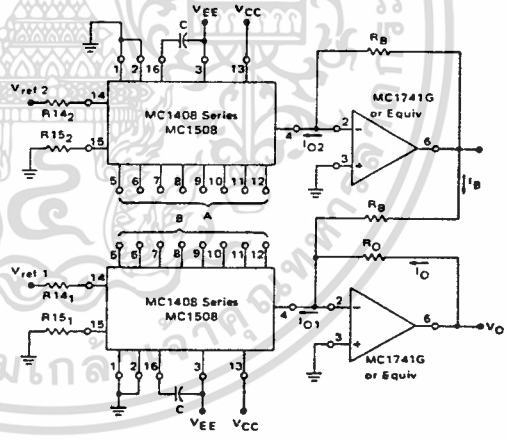


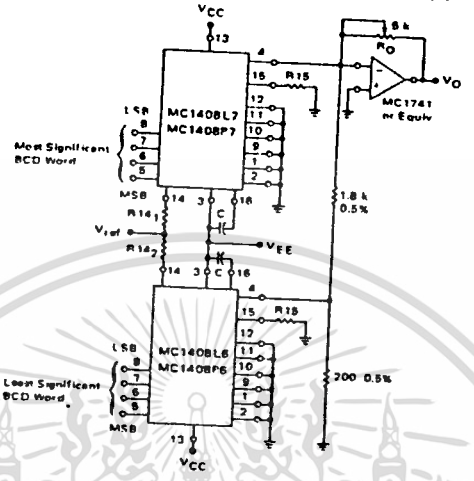
FIGURE 27 – DC COUPLED DIGITAL ATTENUATOR and DIGITAL SUBTRACTION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

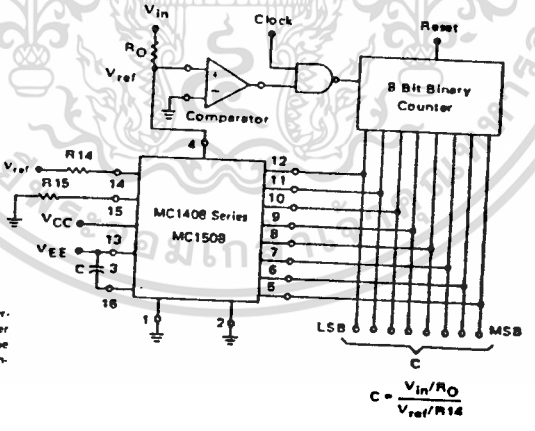
APPLICATIONS INFORMATION (continued)

FIGURE 36 – TWO-DIGIT BCD CONVERSION



Two 8-bit, D-to-A converters can be used to build a two digit BCD D-to-A or A-to-D converter. If both outputs feed the virtual ground of an operational amplifier, 10:1 current scaling can be achieved with a resistive current divider. If current output is desired, the units may be operated at full scale current levels of 4.0 mA and 0.4 mA with the outputs connected to sum the currents. The error of the D-to-A converter handling the least significant bits will be scaled down by a factor of ten and thus an MC1408L8 may be used for the least significant word.

FIGURE 37 – DIGITAL QUOTIENT OF TWO ANALOG VARIABLES or ANALOG-TO DIGITAL CONVERSION



$$C = \frac{V_{in}/R_O}{V_{ref}/R14}$$

The circuit shown is a simple counter-ramp converter. An UP/DOWN counter and dual threshold comparator can be used to provide faster operation and continuous conversion.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor Corporation

ADC0808, ADC0809 8-Bit μP Compatible A/D Converters with 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8-single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE® outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

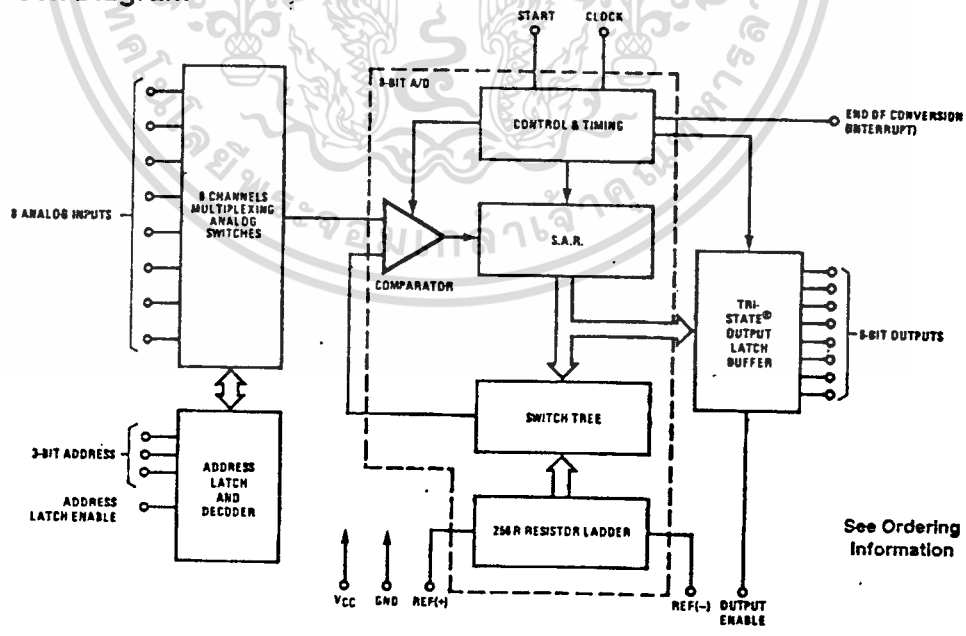
Features

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V_{DC} or analog span adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package

Key Specifications

■ Resolution	8 Bits
■ Total Unadjusted Error	±½ LSB and ±1 LSB
■ Single Supply	5 V_{DC}
■ Low Power	15 mW
■ Conversion Time	100 μs

Block Diagram



See Ordering Information

TL/H/5672–1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage at Any Pin Except Control Inputs	−0.3V to (V_{CC} + 0.3V)
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	−0.3V to +15V
Storage Temperature Range	−65°C to +150°C
Package Dissipation at T_A = 25°C	875 mW
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Molded Chip Carrier Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 11)	400V

Operating Conditions (Notes 1 & 2)

Temperature Range (Note 1)	$T_{MIN} \le T_A \le T_{MAX}$
ADC0808CJ	−55°C ≤ T_A ≤ +125°C
ADC0808CCJ, ADC0808CCN, ADC0809CCN	−40°C ≤ T_A ≤ +85°C
ADC0808CCV, ADC0809CCV	−40°C ≤ T_A ≤ +85°C
Range of V_{CC} (Note 1)	4.5 V_{DC} to 6.0 V_{DC}

Electrical Characteristics

Converter Specifications: V_{CC} = 5 V_{DC} = V_{REF+}, $V_{REF(-)}$ = GND, $T_{MIN} \le T_A \le T_{MAX}$ and f_{CLK} = 640 kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808					
	Total Unadjusted Error	25°C			±½	LSB
	(Note 5)	T_{MIN} to T_{MAX}			±¾	LSB
	ADC0809					
	Total Unadjusted Error	0°C to 70°C			±1	LSB
	(Note 5)	T_{MIN} to T_{MAX}			±1¼	LSB
	Input Resistance	From Ref(+) to Ref(−)	1.0	2.5		kΩ
	Analog Input Voltage Range	(Note 4) V(+) or V(−)	GND − 0.10		V_{CC} + 0.10	V_{DC}
$V_{REF(+)}$	Voltage, Top of Ladder	Measured at Ref(+)		V_{CC}	V_{CC} + 0.1	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$	Voltage, Center of Ladder		V_{CC}/2-0.1	V_{CC}/2	V_{CC}/2 + 0.1	V
$V_{REF(-)}$	Voltage, Bottom of Ladder	Measured at Ref(−)	−0.1	0		V
I_{IN}	Comparator Input Current	f_c = 640 kHz, (Note 6)	−2	±0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CJ 4.5V ≤ V_{CC} ≤ 5.5V, −55°C ≤ T_A ≤ +125°C unless otherwise noted ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, 4.75 ≤ V_{CC} ≤ 5.25V, −40°C ≤ T_A ≤ +85°C unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER						
$I_{OFF(+)}$	OFF Channel Leakage Current	V_{CC} = 5V, V_{IN} = 5V, T_A = 25°C		10	200	nA
		T_{MIN} to T_{MAX}			1.0	μA
$I_{OFF(-)}$	OFF Channel Leakage Current	V_{CC} = 5V, V_{IN} = 0, T_A = 25°C	−200	−10		nA
		T_{MIN} to T_{MAX}	−1.0			μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CJ $4.5V \le V_{CC} \le 5.5V$, $-55°C \le T_A \le +125°C$ unless otherwise noted ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \le V_{CC} \le 5.25V$, $-40°C \le T_A \le +85°C$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CONTROL INPUTS						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC}-1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN}=15V$			1.0	μA
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN}=0$	−1.0			μA
I_{CC}	Supply Current	$f_{CLK}=640$ kHz		0.3	3.0	mA
DATA OUTPUTS AND EOC (INTERRUPT)						
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O=-360$ μA	$V_{CC}-0.4$			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O=1.6$ mA			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O=1.2$ mA			0.45	V
I_{OUT}	TRI-STATE Output Current	$V_O=5V$ $V_O=0$	 −3		3	μA μA

Electrical Characteristics

Timing Specifications $V_{CC}=V_{REF(+)}=5V$, $V_{REF(-)}=GND$, $t_r=t_f=20$ ns and $T_A=25°C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	*(Figure 5)*		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	*(Figure 5)*		100	200	ns
t_s	Minimum Address Set-Up Time	*(Figure 5)*		25	50	ns
t_H	Minimum Address Hold Time	*(Figure 5)*		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_S=0\Omega$ *(Figure 5)*		1	2.5	μS
t_{H1}, t_{H0}	OE Control to Q Logic State	$C_L=50$ pF, $R_L=10$k *(Figure 8)*		125	250	ns
t_{1H}, t_{0H}	OE Control to Hi-Z	$C_L=10$ pF, $R_L=10$k *(Figure 8)*		125	250	ns
t_c	Conversion Time	$f_c=640$ kHz, *(Figure 5)* (Note 7)	90	100	116	μS
f_c	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	*(Figure 5)*	0		8 + 2 μS	Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE Output Capacitance	At TRI-STATE Outputs, (Note 12)		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of 7 V_{DC}.

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute $0V_{DC}$ to $5V_{DC}$ input voltage range will therefore require a minimum supply voltage of 4.900 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See *Figure 3*. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See *Figure 13*.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence *(Figure 6)*. See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF discharged through a 1.5 kΩ resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

Multiplexer. The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table I shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE I

SELECTED ANALOG CHANNEL	ADDRESS LINE C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach *(Figure 1)* was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in *Figure 1* are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached + ½ LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. *Figure 2* shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

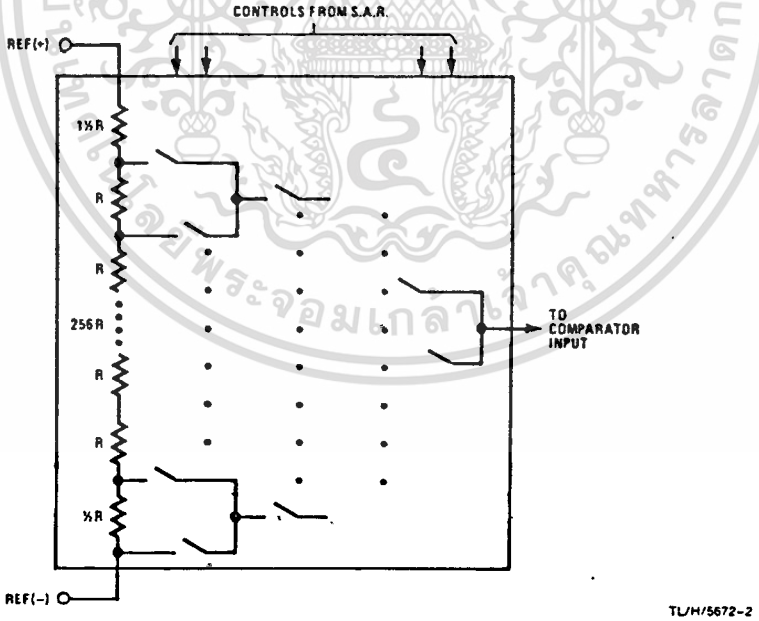


FIGURE 1. Resistor Ladder and Switch Tree

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed throught a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

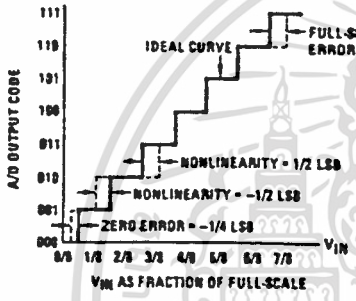


FIGURE 2. 3-Bit A/D Transfer Curve

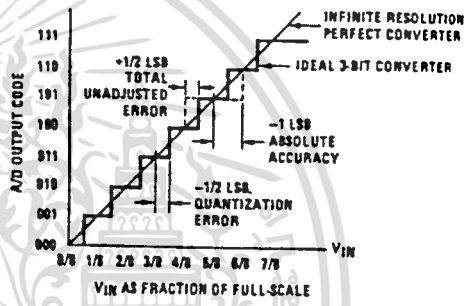


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

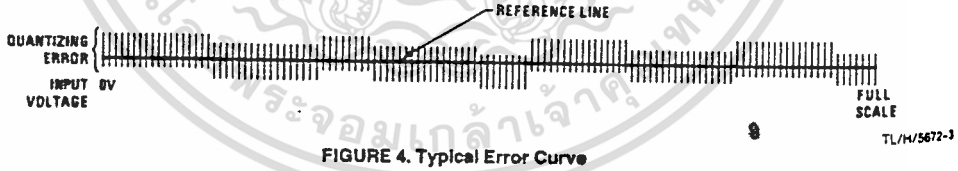
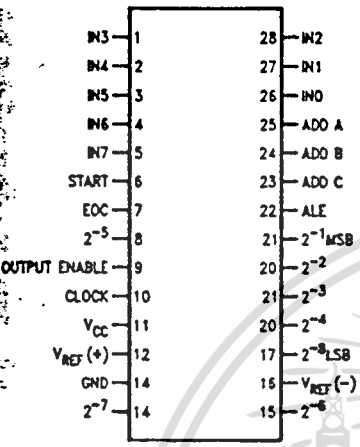


FIGURE 4. Typical Error Curve

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams

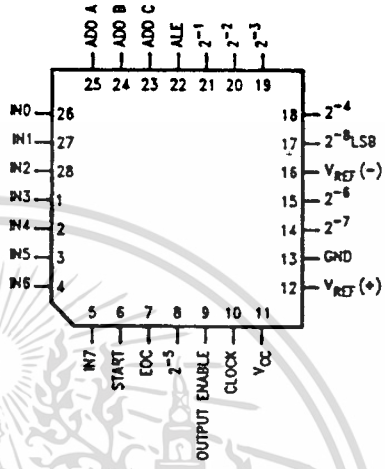
Dual-In-Line Package



TL/H/5672-11

Order Number ADC0808CCN, ADC0809CCN, ADC0808CCJ or ADC0808CJ
See NS Package J28A or N28A

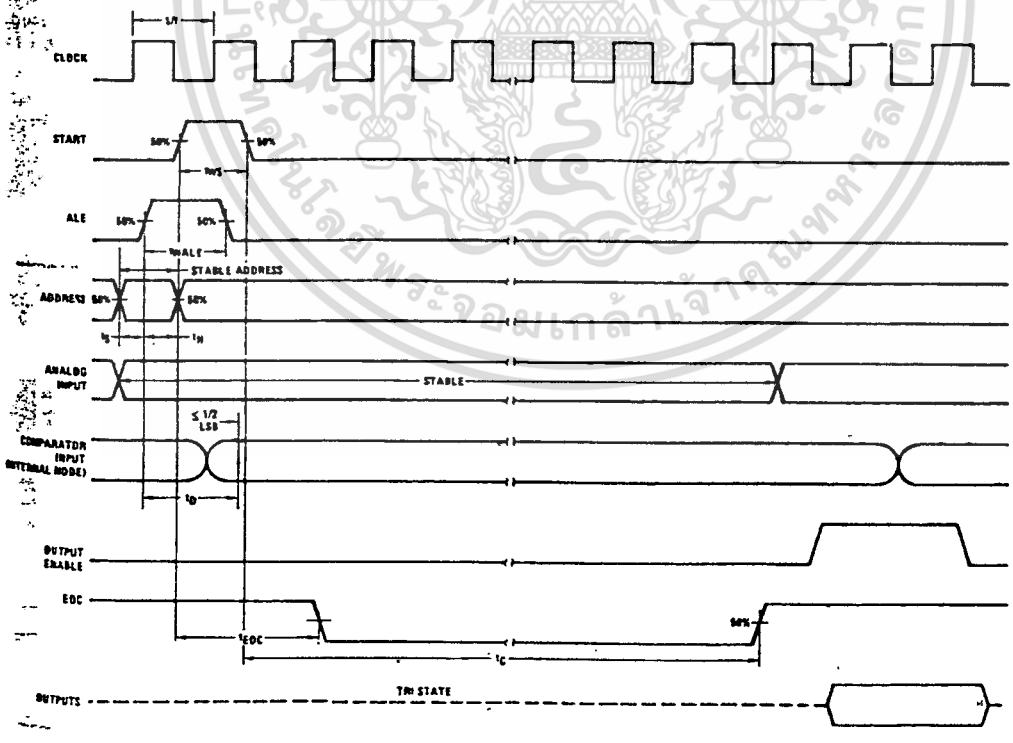
Molded Chip Carrier Package



TL/H/5672-12

Order Number ADC0808CCV or ADC0809CCV
See NS Package V28A

Timing Diagram



TL/H/5672-4

FIGURE 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

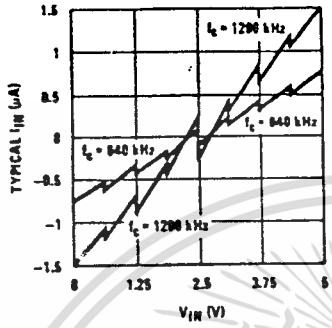


FIGURE 6. Comparator I_{IN} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

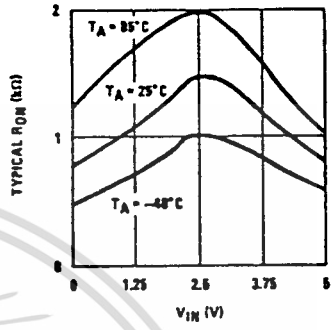
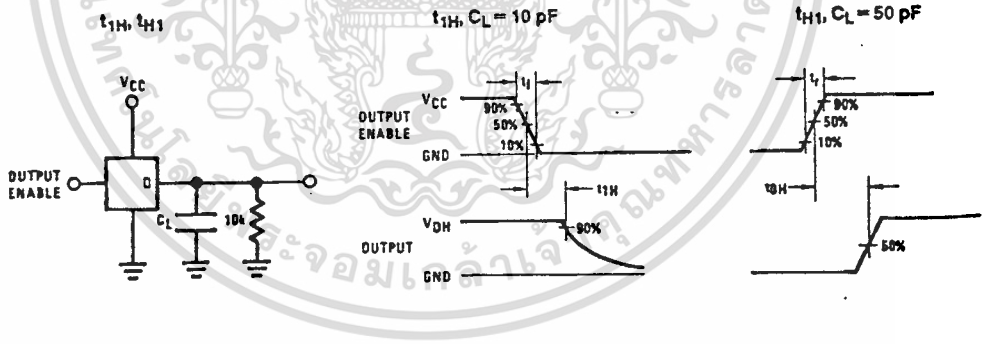
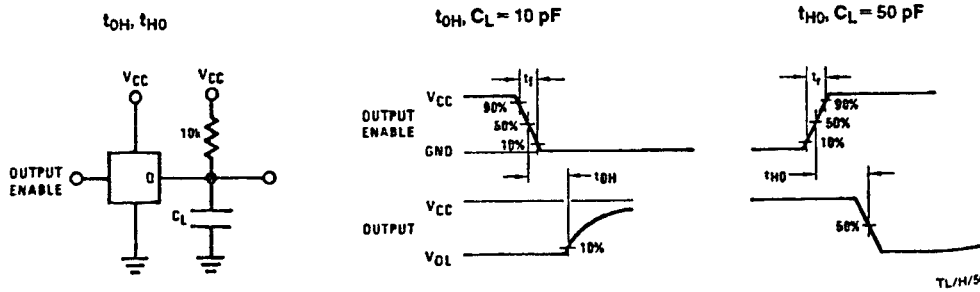


FIGURE 7. Multiplexer R_{ON} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

TL/H/5672-5

TRI-STATE Test Circuits and Timing Diagrams





TL/H/5672-6

FIGURE 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information

OPERATION

1.0 RATIOMETRIC CONVERSION

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratiometric conversion systems. In ratiometric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{fs}-V_Z} = \frac{D_X}{D_{MAX}-D_{MIN}} \quad (1)$$

V_{IN} = Input voltage into the ADC0808
V_{fs} = Full-scale voltage
V_Z = Zero voltage
D_X = Data point being measured
D_{MAX} = Maximum data limit
D_{MIN} = Minimum data limit

A good example of a ratiometric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, *(Figure 9)*.

Ratiometric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a system reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 RESISTOR LADDER LIMITATIONS

The voltages from the resistor ladder are compared to the selected into 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref(+), should not be more positive than the supply, and the bottom of the ladder, Ref(−), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

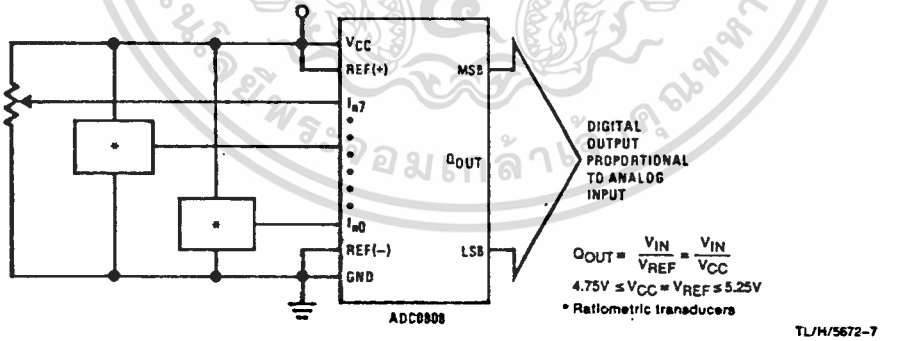


FIGURE 9. Ratiometric Conversion System

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

The ADC0808 needs less than a milliamp of supply current so developing the supply from the reference is readily accomplished. In *Figure 11* a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in *Figure 12*. The LM301 is overcompensated to insure stability when loaded by the 10 μF output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In *Figure 13*, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

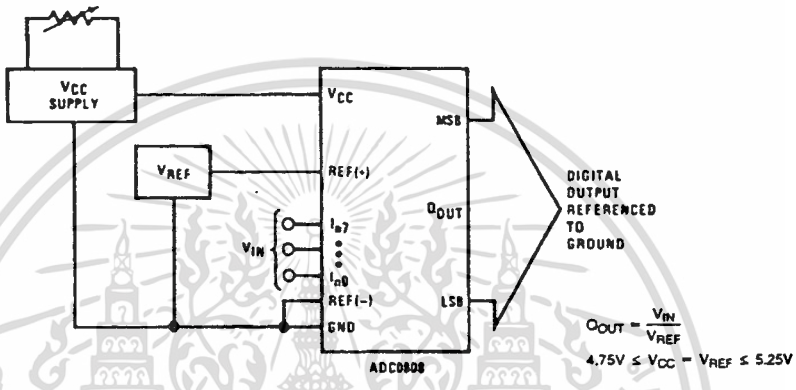


FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply

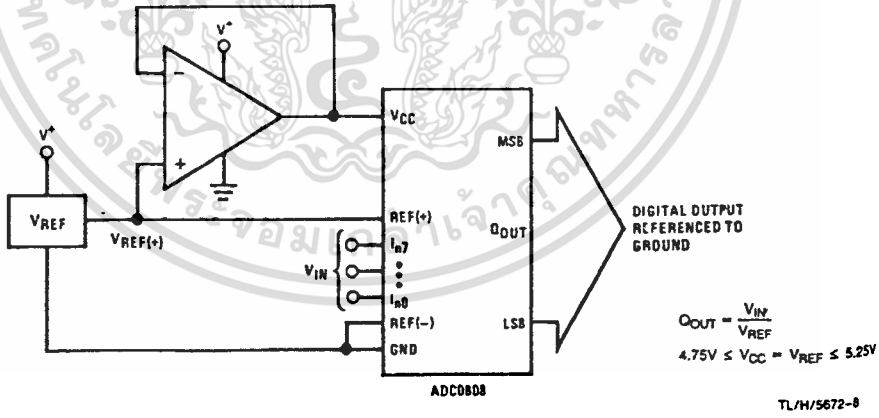


FIGURE 11: Ground Referenced Conversion System with Reference Generating V_{CC} Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

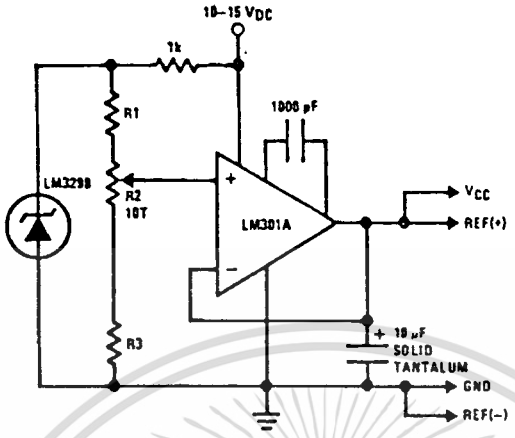
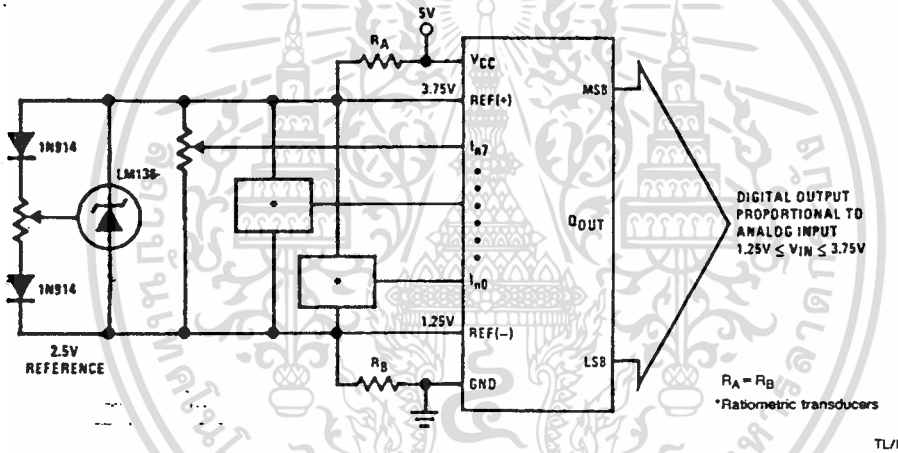


FIGURE 12. Typical Reference and Supply Circuit



TL/H/5672–9

FIGURE 13. Symmetrically Centered Reference

3.0 CONVERTER EQUATIONS

The transition between adjacent codes N and N + 1 is given by:

$$V_{IN} = \left\{(V_{REF(+)} - V_{REF(-)})\left[\frac{N}{256} + \frac{1}{512}\right] \pm V_{TUE}\right\} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} \left\{(V_{REF(+)} - V_{REF(-)})\left[\frac{N}{256}\right] \pm V_{TUE}\right\} + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy} \quad (4)$$

where: V_{IN} = Voltage at comparator input

$V_{REF(+)}$ = Voltage at Ref(+)

$V_{REF(-)}$ = Voltage at Ref(−)

V_{TUE} = Total unadjusted error voltage (typically $V_{REF(+)} \div 512$)

4.0 ANALOG COMPARATOR INPUTS

The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

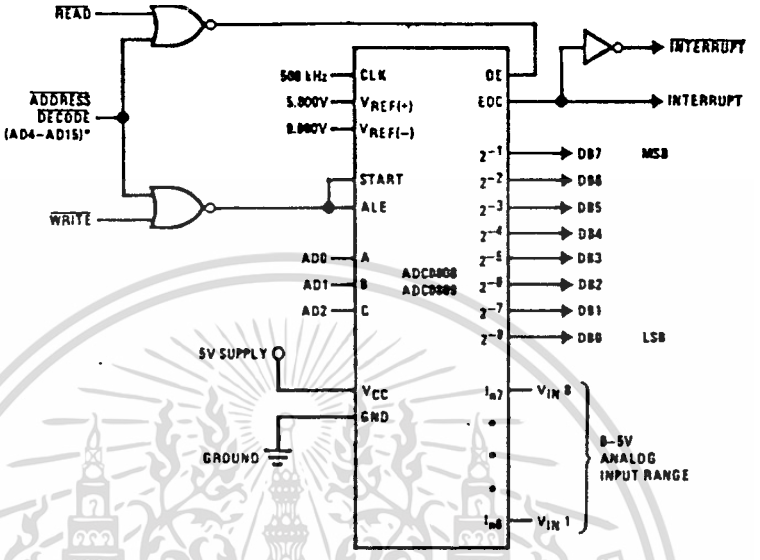
The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in *Figure 6*.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction signal conditioning they will tend to average out the dy comparator input current. It will then take on the ch istics of a DC bias current whose effect can be conventionally.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Application



TL/H/5672–10

*Address latches needed for 8085 and SC/MP interfacing the ADC0808 to a microprocessor

MICROPROCESSOR INTERFACE TABLE

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	RD	WR	INTR (Thru RST Circuit)
Z-80	RD	WR	INT (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	VMA•φ2•R/W	VMA•φ•R/W	IROA or IROB (Thru PIA)

Ordering Information

TEMPERATURE RANGE		−40°C to +85°C			−55°C to +125°C
Error	±½ LSB Unadjusted	ADC0808CCN	ADC0808CCV	ADC0808CCJ	ADC0808CJ
	±1 LSB Unadjusted	ADC0809CCN	ADC0809CCV		
Package Outline		N28A Molded DIP	V28A Molded Chip Carrier	J28A Ceramic DIP	J28A Ceramic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี ด้วยความกรุณา และความช่วยเหลือจากหลาย ๆ ท่าน ก่อนอื่นต้องขอขอบพระคุณ คุณพ่อ คุณแม่ อย่างสูงที่ได้อุปการะส่งเสริมให้พวกข้าพเจ้าได้มีโอกาสศึกษาเล่าเรียนมาจนถึงระดับนี้ ขอขอบพระคุณท่าน รศ.ถวิล พึ่งมา และ รศ.มนูญ ลุชเกษม ที่ได้ให้คำแนะนำ และ เป็นที่ปรึกษาจนงานสำเร็จลุล่วงด้วยดี ขอบคุณพี่พิชญ์ บุญตรา ที่ได้ช่วยเหลือในหลาย ๆ อย่าง ขอบคุณพี่วิชาญ ที่ได้ช่วยเหลือเอื้อเฟื้อสำหรับงานพลอตลายวงจร และ ขอบคุณเพื่อน ๆ ทุกคนที่ช่วยให้กำลังใจมาตลอด และสุดท้ายนี้ ขอให้ทุกท่านที่กล่าวนามมา และ ที่ไม่ได้กล่าวถึงมีแต่ความสุข ความสำเร็จในทุก ๆ ด้านยิ่ง ๆ ขึ้นไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ผศ.อภินันท์ มัณยานนท์ , "การสื่อสารด้วยเส้นใยแสง", คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
2. C.P Sanbank, "OPTICAL FIBER COMMUNICATION SYSTEM", JOHN WILEY & SONS, INC; 1980
3. Don Lancaster, "TTL COOKBOOK", Haward W. Sams, 186P., 1977.
4. Don Lancaster, "CMOS COOKBOOK", Haward W. Sams, 78P., 1977.
5. Frank P. Tedesschi & Robert Colon, "101 Project for the Z-80".
6. "Digital switching system", JAICA.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้