

ดิจิทัลซิกแนลโพรเซสซิง
Digital Signal Processing

ผู้จัดทำ

นาย สรรชัย เพิ่มสินทวี 301324

นาย อพงษ์ เพ็ชรศรีอุดม 301339

อาจารย์ที่ปรึกษา

อ. สุรพันธ์ เอื้อไพฑูริย์

วิทยาลัยเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

ปีการศึกษา 2533

ปริญญาโทปีการศึกษา 2533

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

เรื่อง การประมวลผลสัญญาณดิจิทัล และการประยุกต์ใช้งาน
(Digital Signal Processing)

ผู้จัดทำ

1. นาย สุรัชย์ เหมลีนทวี
2. นาย อพงษ์ เพ็ชรศรีอุดม
- อ. สุรพันธ์ เอื้อโหมลย์ อาจารย์ที่ปรึกษา

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

028787

ดิจิตอลซิกแนลโปรเซสซิง

(Digital Signal Processing : DSP)

สุรัชย์ เพิ่มสินทวี 301324

อนุพงษ์ เพ็ชรศรีอุดม 301339

อ.สุรพันธ์ เอื้อไพฑูริย์ อาจารย์ที่ปรึกษา
ปีการศึกษา 2533

บทคัดย่อ

ดิจิตอลซิกแนลโปรเซสซิง เป็นศาสตร์ชนิดหนึ่งซึ่งกำลังมีการใช้งาน และพัฒนาขึ้นอย่างกว้างขวางรวดเร็ว มีการประยุกต์นำไปใช้ทั้งในด้าน เสียง เสียงพูด การสื่อสารข้อมูล เรดาร์ คลื่นโซนาร์ การตรวจจذبระยะไกล ด้านเครื่องมือวัด ด้านอิเล็กทรอนิกส์ ฯลฯ

สำหรับปฏิญานินพธ์ฉบับนี้จะเป็นการพัฒนาฮาร์ดแวร์ของไอซี TMS32010 ที่นำไปประยุกต์ใช้งานด้านวงจรกรองสัญญาณแบบดิจิตอล โดยใช้เครื่องไอบีเอ็มพีซี (IBM PC) เพื่อความสะดวกในการส่งข้อมูลที่เป็นชุดคำสั่งของภาษาแอสเซมบลี (Assembly) ของ TMS32010 ไปยังฮาร์ดแวร์ของไอซี TMS32010 ส่วนการสร้างวงจรกรองสัญญาณแบบดิจิตอล จะอยู่ที่การทำโปรแกรมชุดคำสั่งภาษาแอสเซมบลีของไอซี TMS32010 ซึ่งมีความอ่อนตัวสูง สามารถปรับปรุง เปลี่ยนแปลงคุณสมบัติของวงจรกรองสัญญาณแบบดิจิตอลได้ โดยอยู่ที่การโปรแกรมเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Digital Signal Processing

Surachai Pirmsinthavee 301924

Anupong Petchsriudom 301939

Suraphun Eorphaibul Advisor.

Abstract

Digital Signal Processing continues to be a dynamic and rapidly growing field with a wide range of applications including speech and data communication, acoustics, radar, sonar, seismology, remote sensing, instrumentation, consumer electronic, and many others.

The thesis in this semester is about bringing TMS32010, the first IC produced for using about Digital Signal Processing especially, to construct DSP developing circuit by IBM/PC interfacing in order to transmit data from IBM/PC to the circuit. In practical use there must be analog input conversion for the process of the circuit.

For application , software of DSP circuit and the assembly one for TMS32010 will be produced for the reason of the application in digital filter next.

สารบัญ

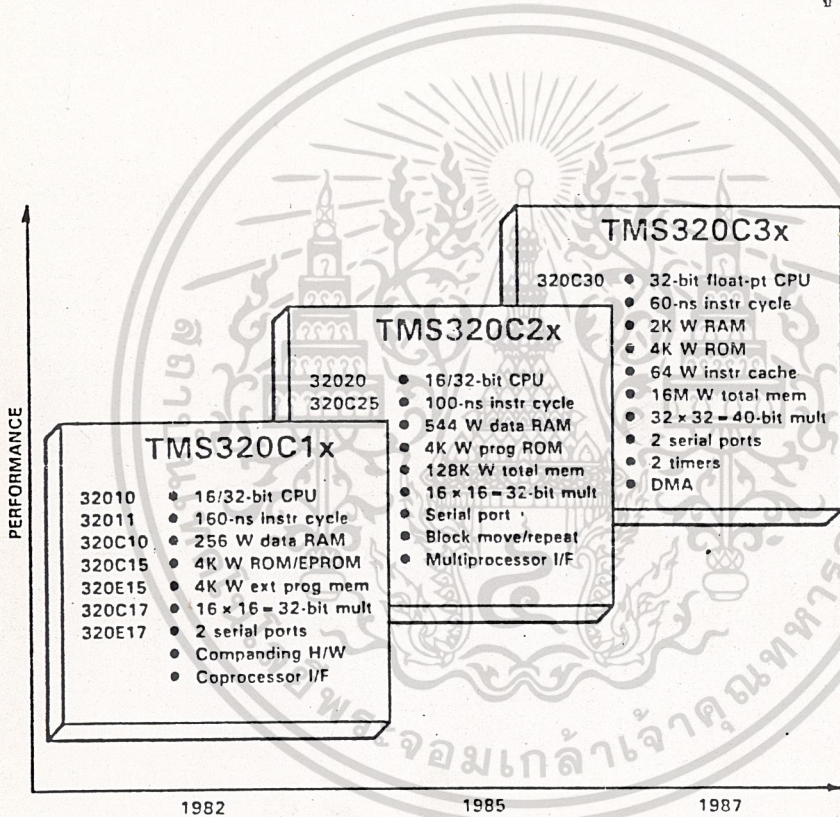
บทที่ 1	บทนำ	1
บทที่ 2	หลักการ และทฤษฎี	5
2.1	ทฤษฎีของการแปลงสัญญาณ	5
2.2	สถาปัตยกรรมของ TMS32010	20
2.3	ความรู้เกี่ยวกับการใช้งานดิจิทัลซิกแนลโปรเซสซิง	23
2.4	ทฤษฎีเกี่ยวกับดิจิทัลฟิลเตอร์.....	30
2.4.1	ทฤษฎีการทำงานของดิจิทัลฟิลเตอร์.....	31
2.4.2	ทฤษฎีของการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล.....	35
2.4.3	ทฤษฎีของการแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาลอก.....	36
บทที่ 3	การออกแบบวงจร	39
3.1	การออกแบบวงจรในส่วนของพอร์ท	39
3.2	การออกแบบวงจรในส่วนของไอซีเบอร์ TMS32010	40
3.3	การออกแบบวงจรในส่วนของแปลงสัญญาณ	42
บทที่ 4	การทดลอง.....	46
บทที่ 5	วิเคราะห์ และสรุป	50
กิตติกรรมประกาศ.....		51

ภาคผนวก..... 52
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

ในการใช้งานเรื่องที่เกี่ยวข้องกับการประมวลผลสัญญาณดิจิทัล (Digital Signal Processing) มักจะเกิดปัญหาในเรื่องของความเร็วของการคูณตัวเลขแบบดิจิทัลของตัวประมวลผล โดยเฉพาะในเรื่องของวงจรกรองสัญญาณแบบดิจิทัล (Digital Filter) ที่มีความถี่สูง ดังนั้นบริษัทเทกซัสอินสตรูเมนต์ จึงได้ผลิตไอซีที่เป็นตัวประมวลผลออกมาสำหรับการใช้งานทางด้านของดิจิทัลซิกแนลโปรเซสซิ่งโดยเฉพาะซึ่งเป็นที่ระกูลไอซีที่มีชื่อว่า TMS320x



รูปที่ 1.1 แสดงวิวัฒนาการของไอซีตระกูล TMS320xx ✓ 1.2

ไอซีตระกูล TMS320 นี้จะเป็นลักษณะไมโครโปรเซสเซอร์แบบชิพเดียว (Single Chip) สามารถใช้งานได้กว้างขวาง และมีความเร็วในการประมวลผลสูง

สำหรับในปริณิงานิพนธ์นี้จะใช้ไอซีเบอร์ TMS32010 ซึ่งเป็นไอซีตัวแรกของตระกูล TMS320 ถูกสร้างขึ้นมาในปี คศ. 1983 ซึ่งมีคุณสมบัติดังต่อไปนี้

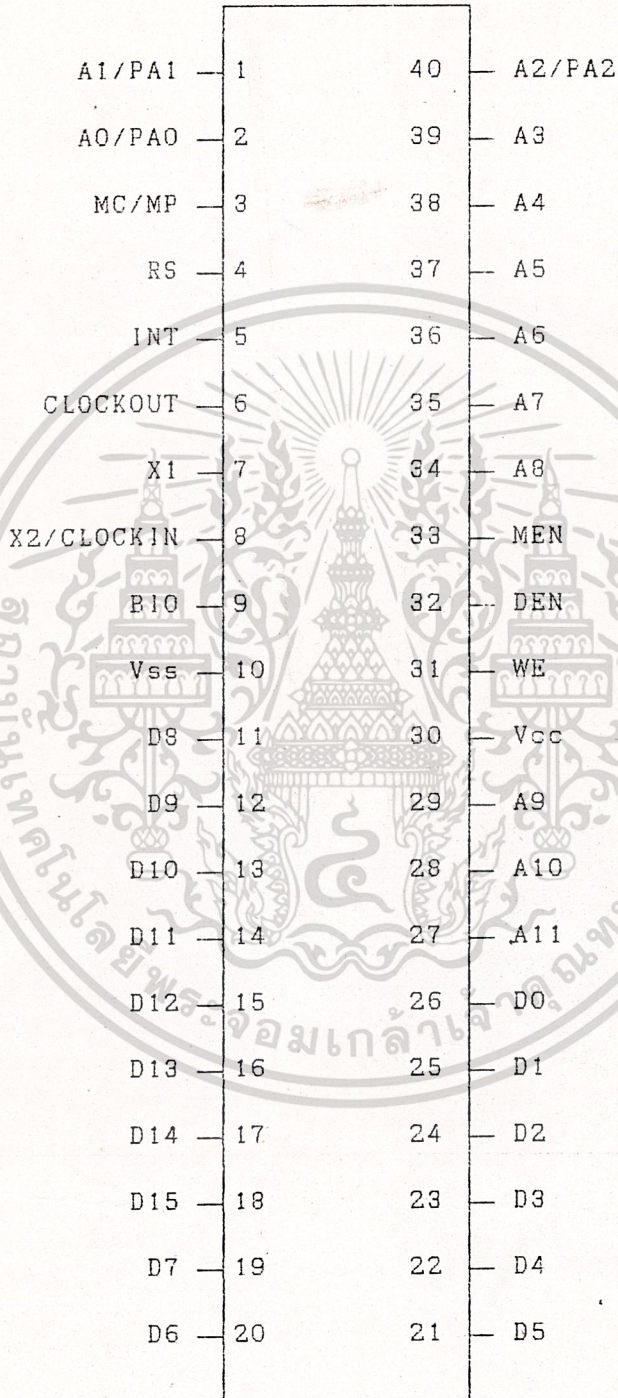
- วัฏจักรของการทำงานจะใช้เวลา 200 นาโนเซค ต่อ 1 คำสั่ง
- สามารถทำคำสั่งในการคูณเลข 16 บิต 2 ชุดได้ภายในเวลา 200 นาโนเซค และผลลัพธ์ก็จะกลายเป็นเลข 32 บิต
- มีหน่วยความจำแบบแรม (RAM) ภายในไอซี ขนาด 144 เวิร์ด (Words)
- มีหน่วยความจำแบบรอม (ROM) ภายในไอซี ขนาด 1.5 กิโลเวิร์ด
- สามารถต่อหน่วยความจำภายนอกเพิ่มเติมได้ถึง 4 กิโลเวิร์ด
- มีบัสข้อมูลแบบสองทางขนาด 16 บิต และมีความเร็วในการรับ-ส่งข้อมูล 50 เมกกาไบท์ ต่อวินาที (Megabyte per second : Mbps)
- มีหน่วยประมวลผลทางคณิตศาสตร์ (Arithmetic Unit : ALU) และรีจิสเตอร์แอดคิวมูเลเตอร์ (Accumulator Register) ขนาด 32 บิต
- มีตัวเลื่อน (Shift) ขนาด 0-16 บิต
- มีตัวกำเนิดสัญญาณนาฬิกา (Clock) ภายในตัวเอง
- มีพอร์ต (Port) สำหรับติดต่อกับอุปกรณ์ภายนอกได้ 8 พอร์ต
- ใช้ไฟเลี้ยงไอซีขนาด 5 โวลท์
- เป็นไอซีขนาด 40 ขา ผลิตโดยเทคโนโลยีแบบ NMOS

จะเห็นได้ว่าไอซีเบอร์ TMS32010 นี้สามารถนำไปใช้งานได้อย่างกว้างขวาง โดยเฉพาะการประมวลผลแบบเวลาจริง (Real Time) การประยุกต์ใช้งานไอซีเบอร์ TMS32010 แสดงในตารางที่ 1.1

SIGNAL PROCESSING	TELECOMMUNICATIONS	IMAGE PROCESSING
<ul style="list-style-type: none"> • Digital filtering • Correlation • Hilbert transforms • Windowing • Fast Fourier transforms • Adaptive filtering • Waveform generation • Speech processing • Radar and sonar processing • Electronic counter measures • Seismic processing 	<ul style="list-style-type: none"> • Adaptive equalizers • μ/A law conversion • Time generators • High-speed modems • Multiple-bit-rate modems • Amplitude, frequency, and phase modulation/demodulation • Data encryption • Data scrambling • Digital filtering • Data compression • Spread-spectrum communications 	<ul style="list-style-type: none"> • Pattern recognition • Image enhancement • Image compression • Homomorphic processing • Radar and sonar processing
		HIGH-SPEED CONTROL
		<ul style="list-style-type: none"> • Servo links • Position and rate control • Motor control • Missile guidance • Remote feedback control • Robotics
INSTRUMENTATION	NUMERIC PROCESSING	SPEECH PROCESSING
<ul style="list-style-type: none"> • Spectrum analysis • Digital filtering • Phase-locked loops • Averaging • Arbitrary waveform generation • Transient analysis 	<ul style="list-style-type: none"> • Fast multiply/divide • Double-precision operations • Fast scaling • Non-linear function computation (i.e., $\sin x$, e^{x^2}) 	<ul style="list-style-type: none"> • Speech analysis • Speech synthesis • Speech recognition • Voice store and forward • Vocoders • Speaker authentication

ตารางที่ 1.1 แสดงการประยุกต์ใช้งานไอซีเบอร์ TMS32010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TMS32010

รูปที่ 1.2 แสดงขาของไอซีเบอร์ TMS32010

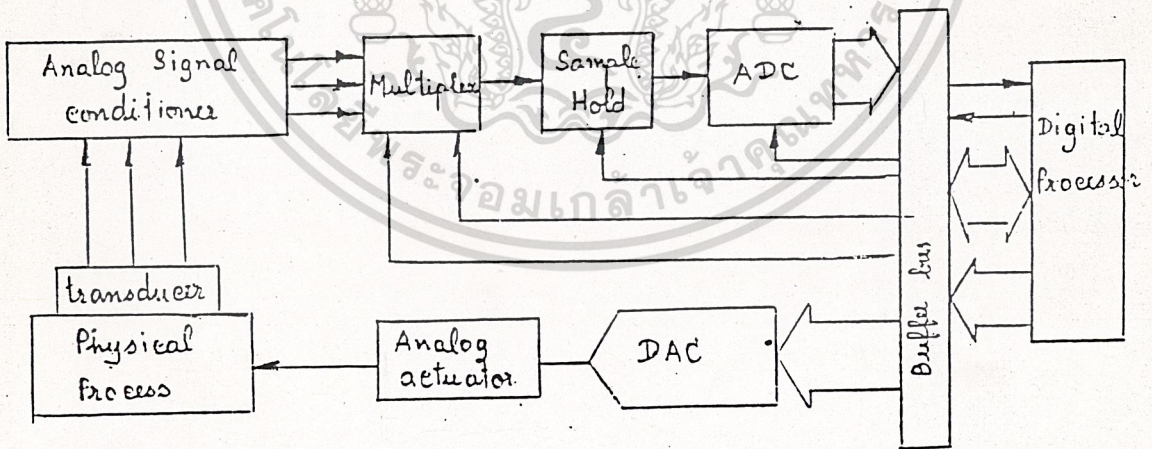
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 หลักการ และทฤษฎี

2.1 ทฤษฎีของการเปลี่ยนสัญญาณ (Data Acquisition and Conversion)

รูปแบบสัญญาณไฟฟ้าที่เราพบเห็น และคุ้นเคยในชีวิตประจำวัน จะอยู่ในรูปแบบของสัญญาณที่ต่อเนื่อง หรือเรียกว่าสัญญาณอนาล็อก (Analog Signal) ซึ่งแต่เดิมนั้น การนำเอาสัญญาณดังกล่าวมาประมวลผลใช้ในรูปแบบที่มีประโยชน์จะกระทำในแบบอนาล็อกนั่นเอง แต่เมื่อเทคนิคการประมวลผล การเก็บ การสื่อสาร และการแสดงผล ทำได้ง่าย และมีประสิทธิภาพมากกว่า ดังนั้นการเปลี่ยนรูปแบบของสัญญาณ (Conversion) จึงได้มีความจำเป็นขึ้น จากสัญญาณอนาล็อกที่มีอยู่ตามธรรมชาติถูกเปลี่ยนมาเป็นสัญญาณดิจิทัล (Digital Signal) โดย อนาล็อกทูดิจิทัลคอนเวอร์เตอร์ (Analog to Digital Convertors : เอดีซี) และ ประมวลผลโดยตัวประมวลผลสัญญาณดิจิทัล (Digital Signal Processors) เช่น คอมพิวเตอร์ จากนั้นจะถูกนำมาแสดงผลโดยตรงเลย หรือถูกเปลี่ยนกลับมาในรูปของสัญญาณอนาล็อกที่ใช้งานได้ง่ายกว่าโดยดิจิทัลทูอนาล็อกคอนเวอร์เตอร์ (Digital to Analog Converter : ดีเอซี)

ในรูปที่ 2.1 แสดงระบบที่มีการประมวลผลข้อมูลทางดิจิทัล



รูปที่ 2.1 แสดงระบบที่มีการประมวลผลข้อมูลทางดิจิทัล

Handwritten signature and date: 21/1/3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

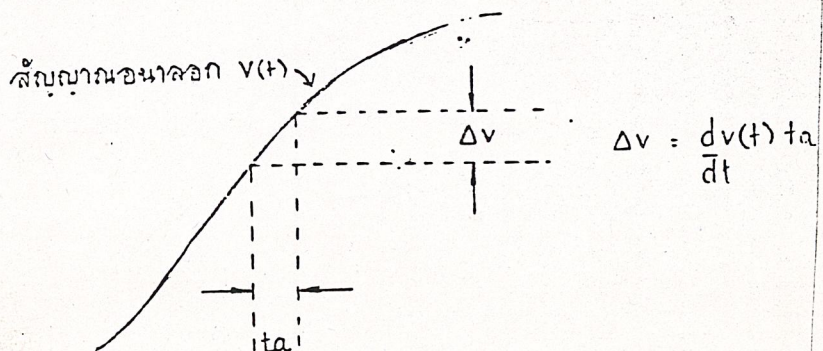
การเปลี่ยนแปลงทางกายภาพในลักษณะใดๆก็ตาม (Physical Process) เช่น ความดัน อุณหภูมิ ฯลฯ จะถูกเปลี่ยนให้มาเป็นสัญญาณอนาล็อก โดยทรานสดิวเซอร์ (Transducer) ที่มีคุณสมบัติที่เหมาะสมกับรูปแบบทางกายภาพนั้น สัญญาณทางไฟฟ้านั้นจะถูกปรับให้อยู่ในรูปแบบ และขนาดที่เหมาะสมก่อน โดยวงจรต่างๆ เช่น วงจรขยาย หรือ วงจรกรองสัญญาณ เป็นต้น

ในรูปแบบที่ข้อมูลที่ต้องประมวลผลในเวลาเดียวกันมีหลายข้อมูล แต่เนื่องจากเอ็ดซีทำงานได้เร็วพอจึงไม่จำเป็นที่จะต้องใช้อเอ็ดซีหลายๆตัวทำงานแยกกัน แต่จะใช้วิธีแบ่งเวลา (Time Sharing) โดยวิธีมัลติเพล็กซ์ (Multiplexing)

วงจรแซมเปิลแอนด์โฮลด์ (Sample and Hold: S/H) จะลุ่ม (Sampling) ขนาดของ สัญญาณอนาล็อกมา และ โฮลด์ (Hold) เอาไว้ชั่วขณะ เพื่อให้ไม่จำเป็นต้องใช้อเอ็ดซีที่ทำงานได้เร็วมากนักข้อมูลทางดิจิตอลจะถูกส่งต่อไปยังบััสของระบบ (System Bus) ทำการประมวลผลโดยตัวโปรเซสเซอร์ (Processor) แล้วเปลี่ยนกลับมาเป็นสัญญาณอนาล็อกโดยดีเอซี เพื่อควบคุมกิจกรรมทางกายภาพของระบบผ่านตัวกระทำทางกล (Analog Actuator)

ทฤษฎีการลุ่มข้อมูล (Sampling)

ในการแปลงสัญญาณอนาล็อกเป็นรหัสดิจิตอลนั้น เอ็ดซีจะต้องใช้ช่วงเวลาหนึ่งในการจัดการ ซึ่งช่วงเวลาดังกล่าวนั้นขึ้นอยู่กับหลายองค์ประกอบ เช่น ความละเอียดของการเปลี่ยนสัญญาณ เทคนิคของการแปลงสัญญาณ และความเร็วในการทำงานของอุปกรณ์รวม เป็นต้น ความเร็วในการแปลงสัญญาณนี้จำเป็นสำหรับการประยุกต์ใช้งานเฉพาะอย่าง และความแม่นยำที่ต้องการ



อเพอร์เจอร์ไทม์ (Aperture Time) เป็นช่วงเวลาในการแปลงสัญญาณ ซึ่งคำว่า อเพอร์เจอร์ไทม์ โดยทั่วไปหมายถึงช่วงเวลาที่เกิดความไม่แน่นอนในการวัด และผลก็คือเกิดผิดพลาดต่อค่าที่วัดได้ ดังนั้นถ้าหากเวลาที่เอดิซี้ใช้ในการเปลี่ยนสัญญาณในเวลา "t" นี้ รัหส์ลติจิตอลที่ได้อาจจะตรงกับขนาดของสัญญาณอนาลอกค่าใดค่าหนึ่งในช่วงนี้ และส่วนอื่นๆ ที่เหลือคือความผิดพลาดที่เกิดขึ้น ซึ่งแน่นอนในบางครั้ง เป็นไปได้ที่รัหส์ลติจิตอลจะตรงกับค่าของอนาลอกที่ถูกต้อง

ระบบการแซมปลิ่ง และ โฮลด์ (Sampling and Hold)

วงจรแซมปลิ่งแอนด์โฮลด์จะทำการสุ่มสัญญาณอินพุท และนำสัญญาณที่สุ่มนั้นมาเก็บ หรือโฮลด์ไว้ในเวลาหนึ่งได้ ซึ่งส่วนใหญ่จะใช้การประจุแรงดันนั้นไว้ในตัวเก็บประจุที่รั่วไหลต่ำต้งนั้น เมื่อแรงดันอินพุทสามารถคงอยู่ได้นานพอ เอดิซี้จึงไม่จำเป็นต้องมีเวลาในการแปลง (Conversion time) อย่างรวดเร็วนัก อเพอร์เจอร์ไทม์ขึ้นอยู่กับแบนด์วิดท์ ของอุปกรณ์แอคทีฟที่ใช้ในวงจร ซึ่งหาและสร้างได้ง่าย ตลอดจนราคาถูกกว่าการสร้างเอดิซี้ความเร็วสูง

ในระบบการแซมปลิ่งสัญญาณอนาลอกจะถูกสุ่มเป็นระยะๆครั้งที่ กลุ่มของสัญญาณที่สุ่มจะแทนด้วยความสูง ซึ่งจะทำให้การตัดต่อสัญญาณอนาลอกในช่วงเวลาอันสั้น ผลของการสุ่มสัญญาณด้วยความเร็ว จะเสมือนการคูณขบวนสัญญาณพัลส์กับสัญญาณอนาลอก ซึ่งจะได้อัตราสัญญาณที่มอดูเลท (Modulate) ระหว่างขบวนพัลส์กับสัญญาณอนาลอกดังแสดงในรูปที่ 2.3 โดยพัลส์สัญญาณอนาลอกจะขึ้นมาบนพัลส์ ถ้าหากนำเอาตัวเก็บประจุแทนสวิทช์แล้วสัญญาณอนาลอกที่ถูกสุ่มจะถูกโฮลด์ (Hold) ไว้ในตัวเก็บประจุจนกว่าสัญญาณค่าใหม่ถูกสุ่มเข้ามาใหม่ แสดงไว้ในรูปที่ 2.3 ง

มีปัญหาคือว่าอัตราการสุ่มสัญญาณนั้นควรมีค่าเท่าใดที่จะไม่ทำให้ข้อมูลเสียไป เมื่อสัญญาณนั้นถูกเปลี่ยนกลับมาเช่นเดิม คำตอบคือขึ้นอยู่กับความถี่ของสัญญาณอนาลอก และทฤษฎีของการสุ่มกล่าวไว้ว่า "ถ้าสัญญาณต่อเนื่องซึ่งมีความถี่ และอาร์โมนิคไม่เกิน f แล้ว สัญญาณดังกล่าวจะไม่สามารถเปลี่ยนได้อย่างเดิมโดยไม่สูญเสียรายละเอียด หรือผิดเพี้ยนไป ถ้าอัตราการสุ่มไม่น้อยกว่า 2f

ก. สัญญาณอินพุต



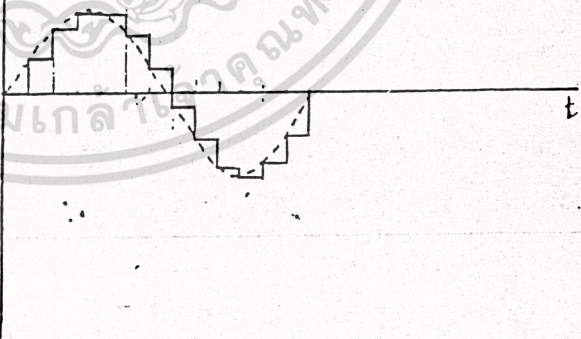
ข. พัลส์ที่ใช้แซมปลิง



ค. สัญญาณที่ถูกแซมปลิงแล้ว



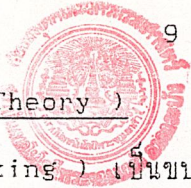
ง. สัญญาณที่ถูกโฮลด์ไว้



รูปที่ 2.3 แสดงการแซมปลิงสัญญาณ

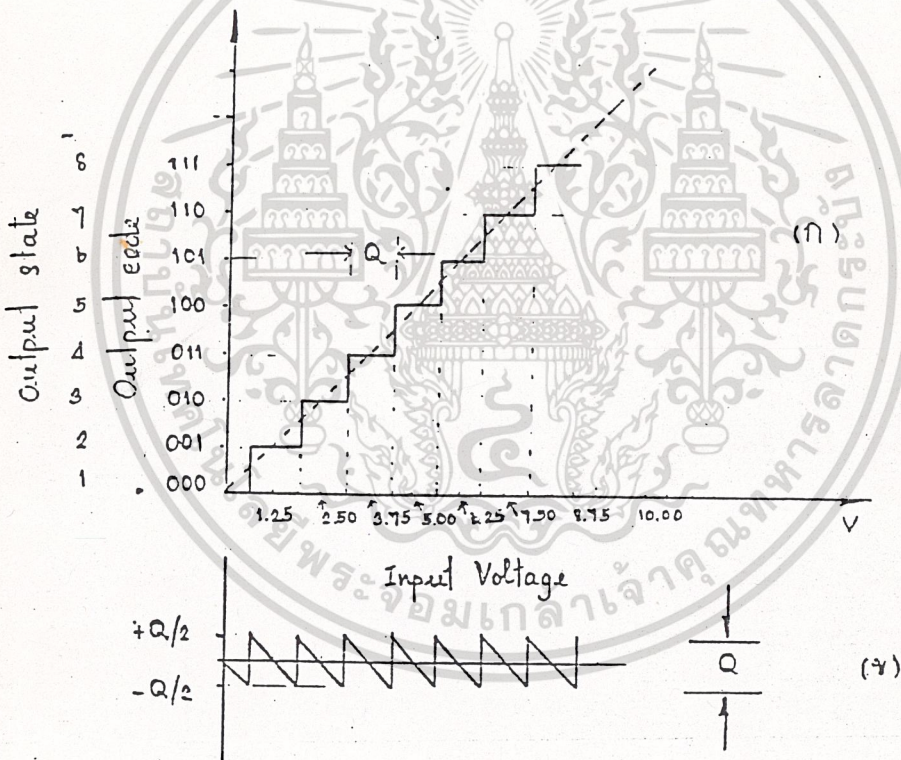
2.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ทฤษฎีควันไทซ์ (Quantizing Theory)

การควันไทซ์ (Quantizing) เป็นขบวนการที่แปลงสัญญาณอนาลอกเป็นสัญญาณที่ไม่ต่อเนื่องนั้นอยู่ในรูปที่ง่ายต่อการประมวลผลทำความเข้าใจ และเป็นสัดส่วนกับสัญญาณอนาลอก เช่น อยู่ในรูปที่ง่ายต่อการประมวลผลทำความเข้าใจ และเป็นสัดส่วนกับสัญญาณอนาลอก เช่น อยู่ในรูปของรหัสไบนารี (Binary) เป็นต้น หากนำเอาขนาดของสัญญาณอนาลอก และสัญญาณดิจิทัลที่สัมพันธ์จากการควันไทซ์ และการเข้ารหัส (Encode) แล้วมาเขียนกราฟก็จะได้กราฟแสดงควันไทซ์ทรานสเฟอร์ฟังก์ชัน (Quantize Transfer Function) ดังแสดงในรูปที่ 2.4



รูปที่ 2.4 แสดงทรานสเฟอร์ฟังก์ชันของควันไทซ์ 3 บิต

จุดที่สำคัญที่เกี่ยวกับกราฟทรานสเฟอร์ฟังก์ชันนั้น สิ่งแรกได้แก่ "ริโซลูชัน" (Resolution) ของตัวควันไทซ์ ซึ่งกำหนดได้จากจำนวนบิตของรหัสดิจิทัล หรือจากกราฟคือขนาดความกว้างของขั้นบันไดทางแกนอนาลอก ว่าเป็นสัดส่วนเท่าใดระหว่างเต็มสเกลอนาลอกกับค่า 2 โดยที่ n เป็นจำนวนบิตของรหัสดิจิทัล

รีโซลูชัน และความผิดพลาด ของตัวควันไทซ์

ในแต่ละสถานะของสัญญาณดิจิตอลที่เอาท์พุท จะแทนขนาดของสัญญาณอนาลอกค่าใดค่าหนึ่งในช่วงเล็กๆ ระหว่างจุดแบ่งระดับ 2 จุด เรียกช่วงเล็กๆนี้ว่า เป็นขนาด 1 ควันตัม (Quantum หรือ Analog Quantization) หรือ 1 LSB (Least significant bit) ของการแปลงสัญญาณ ตัวอย่างในรูปที่ 2.4

ควันตัมคือ 1.25 โวลต์ ค่านี้ได้มาจากการคำนวณดังนี้

$$Q = (FSR) / (2^n)$$

โดยที่ FSR คือ ช่วงเต็มสเกลของแรงดันอนาลอก (Full Scale Range)

n คือ จำนวนของรหัสดิจิตอล

จากสมการจะเห็นว่าหากจำนวนบิตมาก ขนาดของ Q ก็จะลดลง และถ้าให้อินพุทของควันไทเซอร์กวาดไปตลอดช่วงของสัญญาณอนาลอกก็จะเห็นช่วงของผลต่างอนาลอกอินพุท และดิจิตอลเอาท์พุทเป็นช่วง ซึ่งพล็อตกราฟได้เป็นรูปฟันเลื่อยดังรูปที่ 2.4 ข เรียกว่าความผิดพลาดควันไทซ์ (Quantizing Error) ซึ่งความผิดพลาดนั้นคือ 1 ช่วงสัญญาณอนาลอกแปลงเป็นรหัสดิจิตอล 1 สถานะ

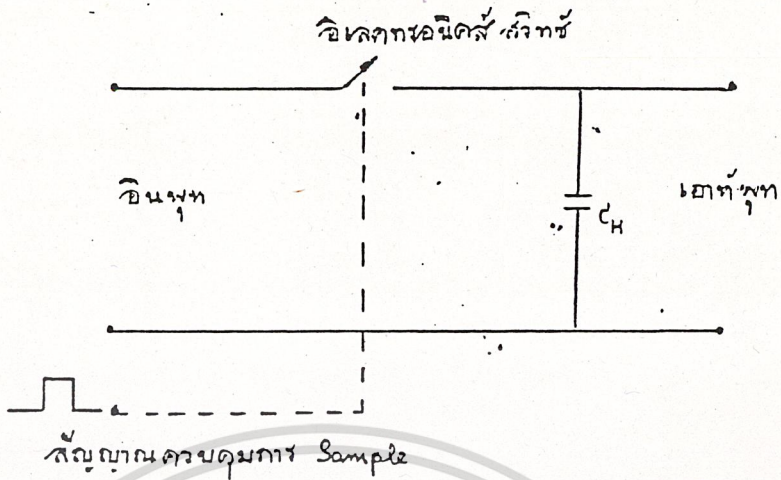
ความผิดพลาดนี้เป็นธรรมชาติของการควันไทซ์ ซึ่งจะทำการแก้ไขไม่ได้ นอกจากการเพิ่มจำนวนบิตของควันไทเซอร์ให้มากขึ้นจะทำให้ความผิดพลาดลดลง และเอาท์พุทที่ผิดพลาดก็จะอยู่ในช่วงระหว่าง 0-Q/2

วงจรแซมเปิล แอนด์ โฮลด์ (Sample and Hold : S/H)

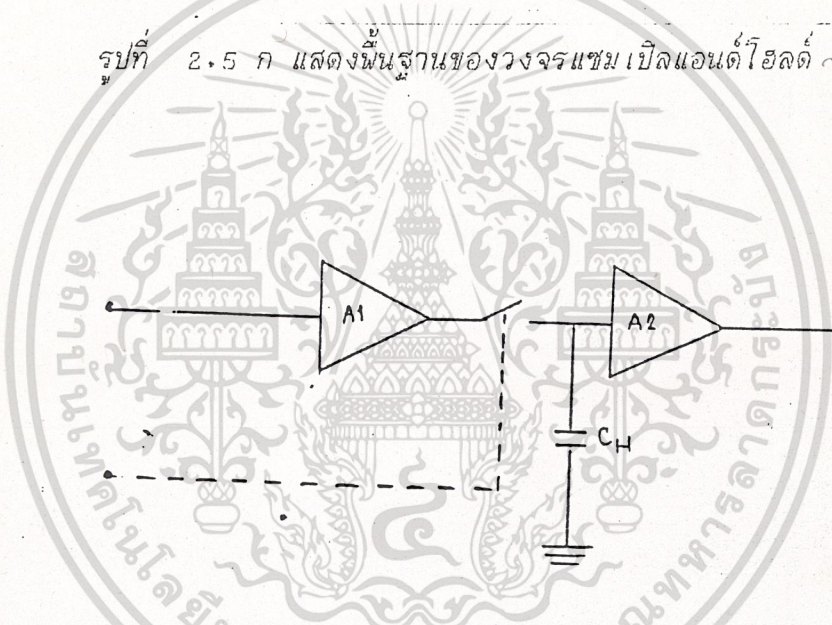
ความจริงแล้ววงจร S/H ไม่ได้ใช้เฉพาะกับเอดีซีเท่านั้นแต่ยังใช้กันทั่วไปในระบบการส่งข้อมูล , ดิจิตอลโวลท์มิเตอร์ , มิลิเตอร์ และ อนาลอกคอมพิวเตอรื เป็นต้น

วงจรแซมเปิลแอนด์โฮลด์นั้น โดยพื้นฐานแล้วเป็นวงจร หรืออุปกรณ์เก็บแรงดัน (Voltage Memory) ซึ่งใช้อุปกรณ์ที่สำคัญคือ ตัวเก็บประจุ ดังในรูปที่ 2.5 ก จะเป็นวงจรพื้นฐานของวงจรแซมเปิลแอนด์โฮลด์ อิเล็กทรอนิกส์สวิทช์จะต่อสัญญาณแรงดันเข้ากับตัวเก็บประจุ ซึ่งสวิทช์นั้นควบคุมจากแชนเปลิงพัลส์ ช่วงเวลาการตัดสวิทช์ และเวลาในการประจุจนแรงดันจนถึงค่าที่ลุ่มมานั้นจะเรียกว่า อเพอร์เจอร์ไทม์ (Aperture Time) ของ S/H จากลักษณะการทำงานดังกล่าว วงจรแซมเปิลแอนด์โฮลด์จะมีจุดต่อสัญญาณเข้าออก 3 จุดด้วยกันคือ สัญญาณอนาลอกอินพุท สัญญาณที่ลุ่ม และ สัญญาณที่เอาท์พุท

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



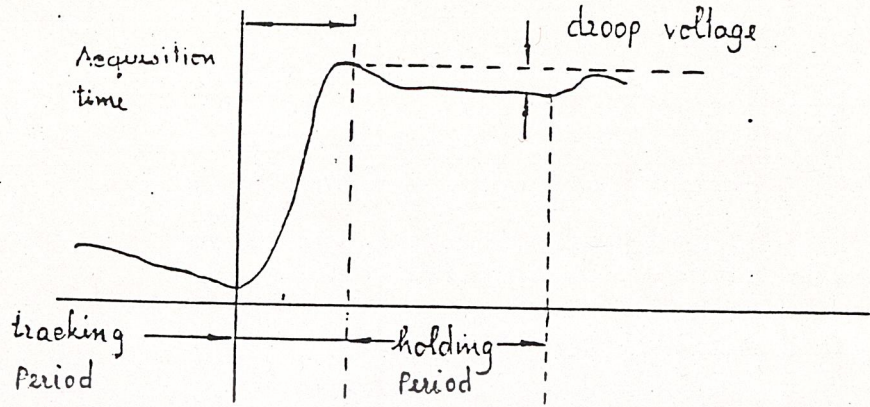
รูปที่ 2.5 ก แสดงพื้นฐานของวงจรแซมเปิลแอนด์โฮลด์โวลต์ ~ 2.15



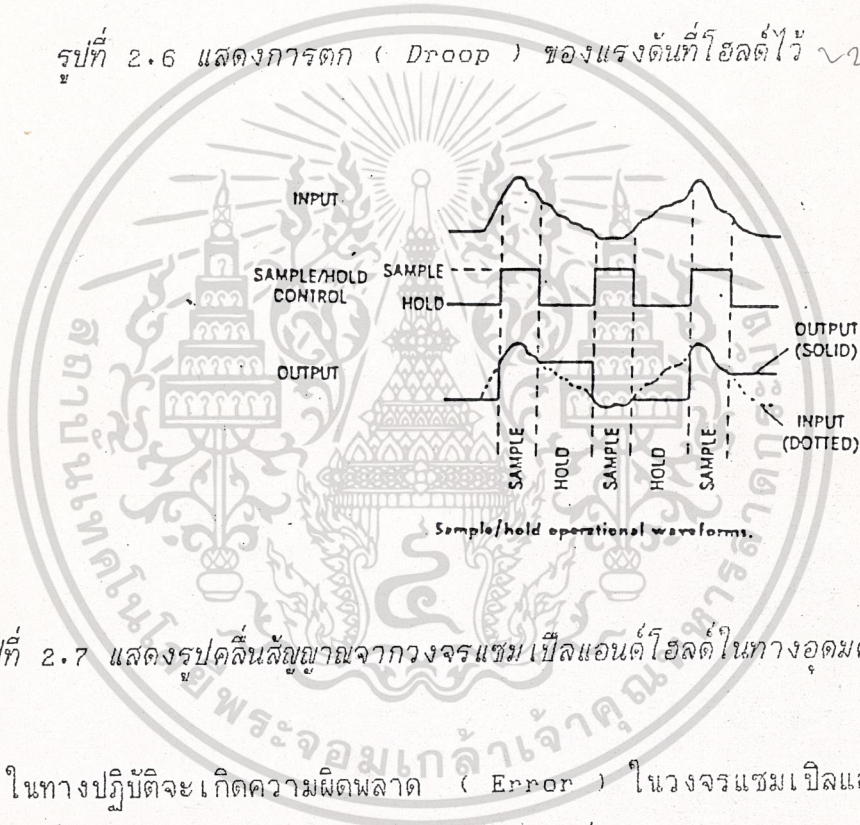
รูปที่ '2.5 ข' แสดงวงจรแซมปลิงแอนด์โฮลด์ที่ใกล้เคียงกับวงจรที่ใช้ในทางปฏิบัติ ~ 2.16

รูปที่ 2.5 ข แสดงวงจรที่ใกล้เคียงกับวงจรที่ใช้ในทางปฏิบัติ โดยเพิ่มเติมบัฟเฟอร์แอมพลิไฟเออร์ (Buffer Amplifier) เข้าทางส่วนอินพุท และเอาต์พุทของวงจรนี้ แอมพลิไฟเออร์ทางด้านอินพุทจะช่วยทำให้วงจรมีอินพุทอิมพีแดนซ์สูงสะดวกต่อการใช้งาน และสามารถเพิ่มกระแสเพื่อทำการประจุตัวเก็บประจุได้เร็วขึ้น ส่วนแอมพลิไฟเออร์ทางด้านเอาต์พุทนั้นจะช่วยทำให้เอาต์พุทอิมพีแดนซ์ต่ำสามารถจะขับเอตซีได้ง่ายมีจุดสำคัญที่ต้องพิจารณาคือ ในส่วนของแอมพลิไฟเออร์ที่เอาต์พุทนี้ ปกติจำเป็นที่จะต้องเป็นแอมพลิไฟเออร์ที่ใช้ในกระแสอินพุทต่ำ ทั้งนี้ก็เพื่อให้ดึงกระแสจากตัวเก็บประจุในช่วงโวลต์สัญญาณน้อยที่สุด มิฉะนั้นจะเกิดการตก (Droop) แก่แรงดันที่โวลต์ไว้ดังแสดงในรูปที่ 2.6 ส่วนรูปคลื่นสัญญาณจากวงจรแซมเปิลแอนด์โฮลด์ ทาง

เอกสารแสดงดังรูปที่ 2.7 สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 แสดงการตก (Droop) ของแรงดันที่โฮลด์ไว้ v.17



รูปที่ 2.7 แสดงรูปคลื่นสัญญาณจากวงจรแซมเปิลแอนด์โฮลด์ในทางอุดมคติ v.18

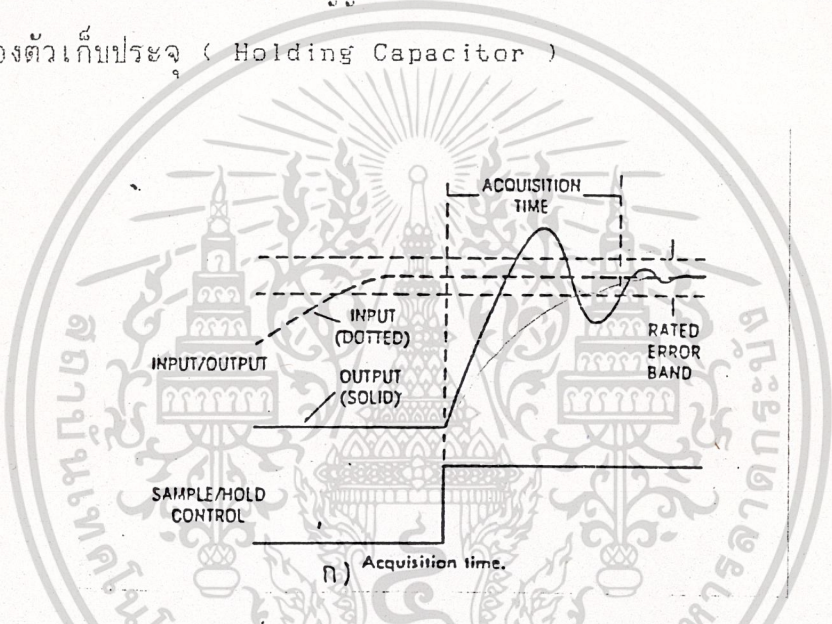
ในทางปฏิบัติจะเกิดความผิดพลาด (Error) ในวงจรแซมเปิลแอนด์โฮลด์ตรวจพบใน 4 สถานะ (State) ของวงจรแซมเปิลแอนด์โฮลด์ ได้แก่

1. สถานะจากโฮลด์ไปยังแซมเปิล (Hold-Sample transition)
2. สถานะแซมเปิล (Sample)
3. สถานะแซมเปิลไปยังโฮลด์ (Sample-to-Hold transition)
4. สถานะโฮลด์ (Hold)

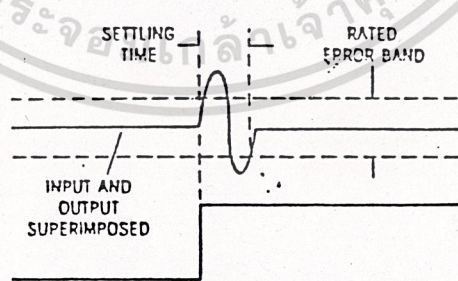
ความผิดพลาดในช่วงการเปลี่ยนสถานะจากโฮลด์ไปยังแซมเปิล (Hold-to-Sample Errors)

1. แอคควิสิชันไทม์

เป็นเวลาที่วงจรแซมเปิลแอนด์โฮลด์ใช้ตั้งแต่สัญญาณแซมเปิล (Sample Command) จนกระทั่งได้รับสัญญาณอินพุทไว้เรียบร้อยแล้วแสดงในรูปที่ 2.8 ก แอคควิสิชันไทม์ เป็นปัจจัยสำคัญที่ก่อให้เกิดความผิดพลาดในช่วงการเปลี่ยนสถานะจากโฮลด์ไปยังแซมเปิล และเป็นส่วนที่ใช้ในการพิจารณาถึงความเร็วในการแปลงสัญญาณ (Conversion system) ค่าของเวลาดังกล่าวขึ้นอยู่กับค่าของตัวเก็บประจุ (Holding Capacitor)



รูปที่ 2.8 ก แสดงแอควิสิชันไทม์



ข) Hold-to-sample transients. Hold-to-sample errors.

รูปที่ 2.8 ข แสดงช่วงเวลาโฮลด์-แซมเปิลชั่วขณะ

2. ช่วงเวลาโฮลด์-แซมเปิลชั่วขณะ (Hold-to-sample Transient)

แสดงในรูปที่ 2.8 ข สถานะการเปลี่ยนแปลงจากโฮลด์ไปยังแซมเปิลจากสวิตช์ของสัญญาณจากโฮลด์ไปยังแซมเปิลทำให้แอมพลิจูด (Amplitude) ของสัญญาณขึ้นไปสูงเกินช่วงที่เราจะยอมรับสัญญาณไว้ใช้ได้ ดังนั้นจึงต้องคอยจนกระทั่งสัญญาณที่มีแอมพลิจูดสูงเกินหายไป

จึงสามารถนำสัญญาณนั้นมาใช้ประโยชน์ได้ ช่วงเวลานี้เรียกว่า เซตตลิ่งไทม์ (Settling Time)

อย่างไรก็ตาม ในทางปฏิบัติค่าเซตตลิ่งไทม์ มักจะมีค่าน้อยกว่าแอดควิซิชันไทม์มาก ดังนั้นช่วงเวลาที่จะต้องสนใจส่วนสถานะจากโวลต์ไปยังแอมป์ก็คือ แอดควิซิชันไทม์

ความผิดพลาดเมื่อแอมป์เปิด (Sample Errors)

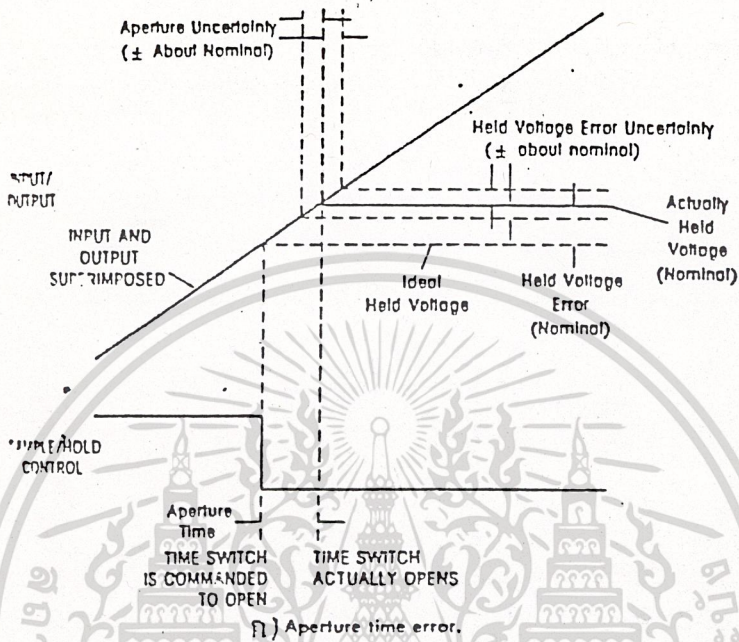
1. ความไม่เป็นเชิงเส้น (Nonlinearity) ปกติจะมีค่าประมาณ 0.01 เปอร์เซ็นต์ ในช่วงของสัญญาณ จาก -10 ถึง 10 โวลต์
2. ค่าออฟเซต (Offset) ตัวอย่างเช่น ออฟเซตเนื่องจากอุณหภูมิ (Offset Temperature Drift) เป็นความผิดพลาดที่เกิดขึ้นเมื่ออุณหภูมิเปลี่ยนแปลงไปขนาดประมาณ 10 ไมโครโวลต์ ต่อ องศาเซลเซียส
3. ค่าเซตตลิ่งไทม์ เกิดขึ้นเมื่อมีการเปลี่ยนระดับอินพุทโวลต์อย่างรวดเร็ว

ความผิดพลาดในช่วงการเปลี่ยนสถานะจากแอมป์เป็นโวลต์ (Sample-to-Hold Error)

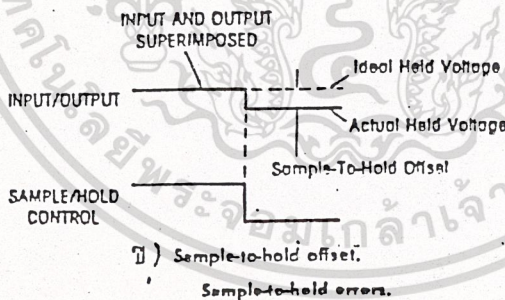
1. อเพอร์เจอร์ไทม์ (Aperture time) เป็นช่วงเวลานับตั้งแต่เริ่มสัญญาณโวลต์จนกระทั่งการประจุแรงดันถึงค่าที่แอมป์เปิดมา ถ้าสัญญาณอินพุทมีการเปลี่ยนแปลงของสัญญาณอย่างรวดเร็วจะทำให้เกิดความผิดพลาดดังแสดงในรูปที่ 2.9 ก

ตัวอย่างผลของอเพอร์เจอร์ไทม์ที่มีผลต่อวงจร เช่น สัญญาณอินพุทมีค่าสลับเรท 1 โวลต์ ต่อ ไมโครเซค ถูกแอมป์เปิดโดยวงจร S/H ที่มีค่าอเพอร์เจอร์ไทม์ 100 นาโนเซค จะทำให้เกิดค่าความผิดพลาดอยู่ในช่วง -100 ถึง 100 มิลลิโวลต์

2. ออฟเซตในช่วงการเปลี่ยนสถานะจากแอมป์เป็นโวลต์ (Sample-to-Hold offset) เกิดขึ้นช่วงสวิตช์จากแอมป์ไปยังโวลต์ ดังรูปที่ 2.9 ข
3. เซตตลิ่งไทม์ เริ่มตั้งแต่สัญญาณโวลต์จนกระทั่งเอาท์พุทของวงจร S/H ที่ได้ออกมา มีค่าใกล้เคียงกับสัญญาณอินพุท หรืออยู่ในช่วงที่ยอมรับได้ว่ามีความถูกต้องแน่นอนที่สุด



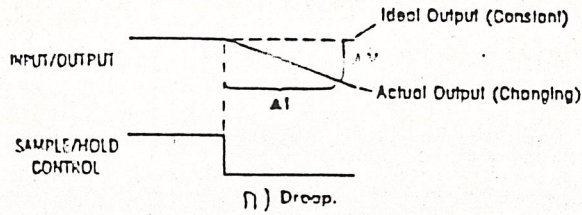
รูปที่ 2.9 ก แสดงความผิดพลาดจากการ เปลี่ยนสถานะอย่างรวดเร็วของอินพุท



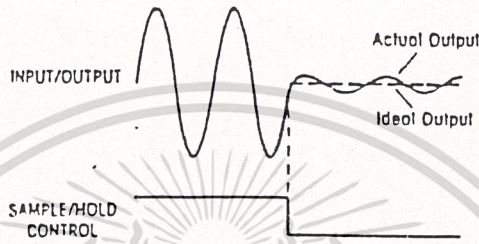
รูปที่ 2.9 ข แสดงออฟเซตในช่วงการ เปลี่ยนสถานะจากแชน เปิลไป เป็นโฮลด์
ความผิดพลาดที่สถานะโฮลด์ (Hold Errors)

1. ครูป (Droop) คือการเปลี่ยนแปลงของโฮลด์โวลเตจ ระหว่างช่วงเวลาของการโฮลด์ สาเหตุมาจากการรั่วไหลของตัวเก็บประจุ ดังรูปที่ 2.10 ก
2. ฟีดทรู (Feedthrough) คือการรั่วไหลของสัญญาณผ่านสวิทช์ของวงจร S/H ในขณะที่อยู่ในสถานะโฮลด์ แสดงดังรูปที่ 2.10 ข

3. การซึมซาบของฉนวน (Dielectric Absorbtion) ทำให้เกิดความคลาดเคลื่อนของสัญญาณที่โฮลด์ไว้ให้มีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



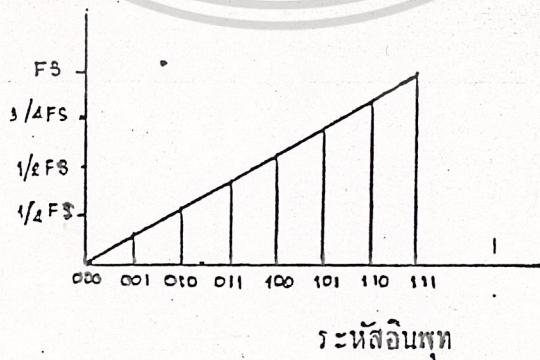
รูปที่ 10 ก แสดงการตก (Droop)



รูปที่ 10 ข แสดงฟีดทวร์ (Feedthrough)

วงจรเปลี่ยนสัญญาณดิจิทัลให้เป็นสัญญาณอนาลอก (Digital to Analog Converter Circuit)

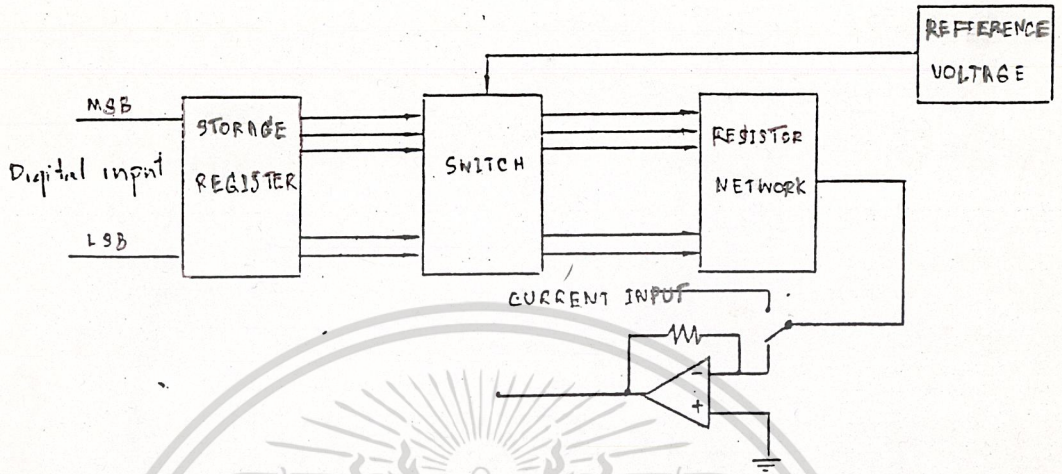
ดีเอซี นับเป็นอุปกรณ์สำคัญที่ทำให้ดิจิทัลคอมพิวเตอร์เชื่อมโยงกับอุปกรณ์ หรือวงจรอนาลอกอื่นๆ ตัวอย่างการใช้งาน ดีเอซี คือระบบแสดงผลบนจอภาพระบบสังเคราะห์เสียง เป็นต้น และที่สำคัญ ดีเอซี ยังเป็นส่วนประกอบที่สำคัญในระบบ เอดีซี ที่ใช้กันในสมัยปัจจุบัน รูปที่ 2.11 แสดงทรานสเฟอร์ฟังก์ชันของ ดีเอซีขนาด 3 บิต จะเห็นว่ารหัสดิจิทัลอินพุต 1 คำ (Word) จะแปลงแรงดันอนาลอก 1 คำ



รูปที่ 2.11 แสดงทรานสเฟอร์ฟังก์ชันของดีเอซีขนาด 3 บิต

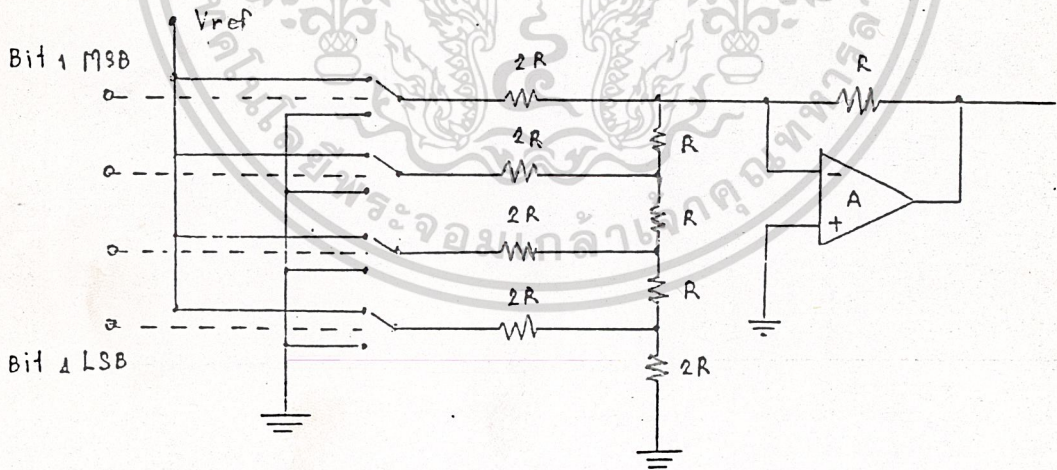
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะการจัดวงจร ดีเอซี เป็นลักษณะดังรูปที่ 2.12



รูปที่ 2.12 แสดงบล็อกไดอะแกรมของดีเอซี

วงจรวจร ดีเอซี ที่ใช้กันมีหลายแบบแต่ในที่นี้จะขอกล่าวถึงวงจรวจร ดีเอซี ที่เป็นแบบตัวต้านทานเป็นขั้นบันได (R-2R ladder) ซึ่งเป็นแบบที่ใช้ในปริกฏยานิพนธ์นี้ ลักษณะของวงจรวจรแสดงดังในรูปที่ 2.13

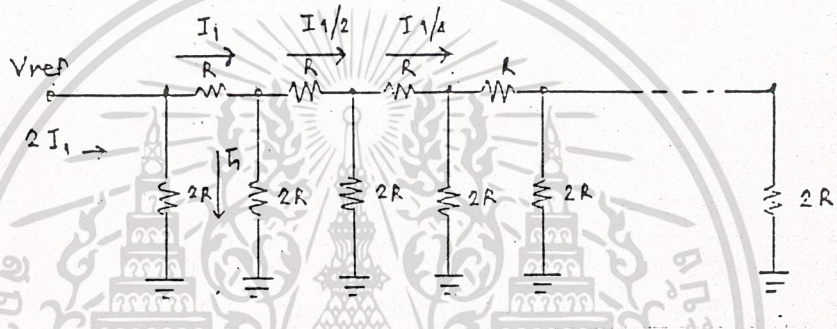


รูปที่ 2.13 วงจรวจรดีเอซีขนาด 4 บิต (แบบ R-2R ladder)

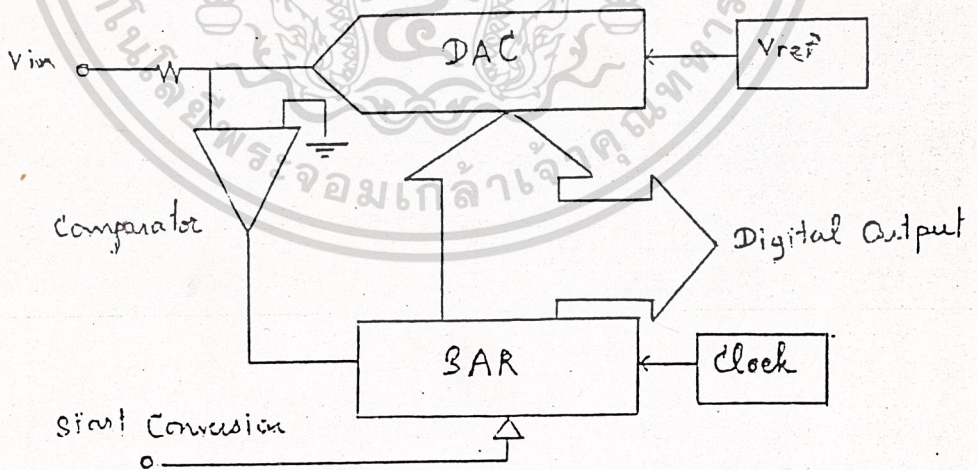
ในวงจรวจรนี้สวิทช์จะตัดต่อให้แรงดันอ้างอิงต่อเข้ากับวงจรวจรขั้นบันได จะเห็นได้ว่าสวิทช์อินพุทรีซิสเตอร์ (2R) มองเข้าไปจะเห็นคู่ของรีซิสเตอร์ระหว่างจุดต่อ R-2R ที่ติดกัน กระแสจะถูกบัพทอนไปในอัตรา 2/1 ซึ่งสอดคล้องกับรหัสไบนารี ดังแสดงในรูปที่ 2.14
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเปลี่ยนสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัล (Analog to Digital Converter Circuit)

ลักษณะการจัดวงจรเอดีซี มีหลายแบบ แต่ที่นิยมใช้มีอยู่ไม่กี่แบบ และส่วนใหญ่จะอยู่ในรูปของวงจรรวม (Integrate Circuit) ในที่นี้จะกล่าวเฉพาะเอดีซีแบบการประมาณซัคเซสซีฟ (Successive Approximation ADC) วงจร เอดีซี ชนิดนี้เป็นเทคนิคที่ได้รับการความนิยมในงานประยุกต์ที่ต้องการความเร็วสูง และปานกลาง การจัดวงจรจะคล้ายกับแบบเคอท์เตอร์ที่ทำงานในลักษณะย้อนกลับ

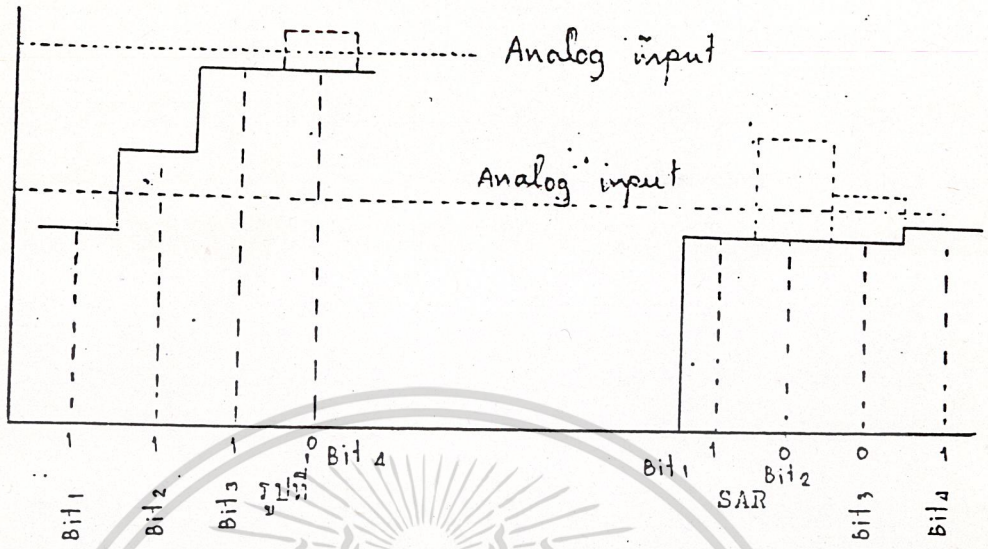


รูปที่ 2.14 วงจรดีเอซี แบบรีซีดทีฟแลดเดอร์



รูปที่ 2.15 บล็อกไดอะแกรมของตัวแปลงแบบซัคเซสซีฟ

บล็อกไดอะแกรมในรูปที่ 2.15 แสดงฟังก์ชันต่างๆ ในเอดีซีชนิดนี้ คอมพาราเตอร์จะคอยเปรียบเทียบเอาท์พุทจากดีเอซี กับสัญญาณอนาลอกอินพุท (v) เอาท์พุทจะไปควบคุมรีจิสเตอร์ของการประมาณซัคเซสซีฟ (Successive Approximation Register : SAR) ซึ่งเป็นไอซีที่ได้รับการออกแบบพิเศษเพื่อทำหน้าที่นี้โดยเฉพาะ การทำงานของ SAR เป็นดังนี้ ทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 แสดงถึงไทม์มิงไดอะแกรมของเอดีซีแบบ SAR

รูปที่ 2.16 แสดงถึงไทม์มิงไดอะแกรมของเอดีซี ที่มีระดับของสัญญาณอนาล็อกอินพุต 1 และ 2 เมื่อสัญญาณนาฬิกา (Clock) เข้าไป 1 ลูก ก็จะทำให้บิตสูงสุด (Most Significant Bit : MSB) เป็น 1 บิตอื่นๆ ก็ยังคงเป็นศูนย์ ดีเอซีจะเปลี่ยนเอาต์พุตของ SAR ให้เป็นสัญญาณอนาล็อกเปรียบเทียบกับสัญญาณอนาล็อกอินพุต ถ้าผลการเปรียบเทียบที่ตัวเปรียบเทียบ (Comparator) น้อยกว่าอินพุตให้คั้งบิตนั้นเป็น 1 แต่ถ้ามากกว่า ก็จะทำให้บิตนั้นเป็น 0 จากนั้นจะทำการทดสอบบิตถัดไปโดยทำให้เป็น 1 หากผลของ 2 บิต หรือบิตหลังมีค่ามากกว่าก็ จะทำให้บิตนั้นเป็น 0 แต่ค่าน้อยกว่าให้คั้งค่า 1 เอาไว้ แล้วทดสอบบิตถัดไป กรรมวิธีดัง กล่าวจะกระทำต่อไปจนครบทุกบิต หรือจนกว่าเอาต์พุตจะต่างจาก V ไม่เกิน 1 LSB ในตัว อย่างแสดงการทำงานเมื่อ V ต่ำลงมาอีกระดับหนึ่ง

มีข้อจำกัดอีกประการหนึ่งสำหรับการทำงาน คือสัญญาณอนาล็อกอินพุตจะต้องคงที่ในช่วงเวลาที่ทำการเปลี่ยนแปลงสัญญาณ โดยเปลี่ยนไม่เกิน $1/2$ LSB ในช่วงสุดท้ายของการเปลี่ยนสัญญาณดิจิทัล เอาต์พุตจะออกมานานกันทุกบิต , แต่บางแบบจะให้เอาต์พุตออกมาในลักษณะอนุกรม

วงจรเอดีซีแบบนี้สามารถทำงานได้ 2 โหมด คือ โหมดที่ทำงานอิสระ (Free Running) และโหมดที่รอคำสั่งเริ่มต้นการทำงาน (Start Conversion) จากภายนอก เวลาที่ใช้ในการเปลี่ยนสัญญาณจะใช้ $n+1$ อนุภาคของฟิลล์สัญญาณนาฬิกาไปโดยสัญญาณนาฬิกาถูกรับจะใช้ในการรีเซ็ตรีจิสเตอร์ภายใน เนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 สถาปัตยกรรมของ TMS32010

ไอซีเบอร์ TMS32010 ของบริษัทเทกซัสอินสตรูเมนต์ เป็นดิจิทัลซิกแนลโพรเซสเซอร์ที่สามารถใช้งานฟังก์ชันทางฮาร์ดแวร์ได้ ในขณะที่โพรเซสเซอร์ตัวอื่นๆใช้งานได้เพียงซอฟต์แวร์เท่านั้น ตัวอย่างเช่น TMS32010 มีฟังก์ชันในการคูณโดยออกแบบเป็นวงจรคูณภายในชิป โดยไม่ต้องใช้ซอฟต์แวร์มากในการคูณ ทำให้มีความเร็วในการคูณเลขได้ภายใน 160 นาโนเซค , มีบาร์เรลชิฟเตอร์ (Barrel Shifter) สำหรับเลื่อนข้อมูลเข้าไปยังหน่วยประมวลผลทางคณิตศาสตร์ และฮาร์ดแวร์ที่สำคัญก็คือมี ออกซิลลารีรีจิสเตอร์ (Auxillary Register) สำหรับการเข้าหาหน่วยความจำข้อมูลแบบทางอ้อม ซึ่งจะกล่าวในหัวข้อ 2.3.4

2.2.1 หน่วยคำนวณทางคณิตศาสตร์ และแอมคิวมูเลเตอร์ ขนาด 32 บิต

(Arithmetic Logic Unit : ALU and Accumulator)

TMS32010 ประกอบไปด้วย ALU และแอมคิวมูเลเตอร์ ขนาด 32 บิต ซึ่งใช้ประโยชน์ในทางคณิตศาสตร์แบบละเอียด (Double Precision) นอกจากนี้ก็สามารถใช้งานทางคณิตศาสตร์บูลีนทีละบิตที่มีความเร็วสูงได้อีกด้วย

2.2.2 ตัวเลื่อน (Shifters)

บาร์เรลชิฟเตอร์ใช้ในการเลื่อนข้อมูลไปทางซ้าย จำนวน 0 ถึง 15 ตำแหน่ง ก่อนที่จะทำการไหลตข้อมูลเข้า , บวกข้อมูล , ลบข้อมูล กับแอมคิวมูเลเตอร์

ตัวเลื่อนข้อมูลตัวแรกนี้มักจะใช้กับข้อมูลที่มีขนาด 32 บิต โดยตัวเลื่อนจะเลื่อนข้อมูลไปทีละบิตสูงให้เข้าไปยัง ALU เสียก่อน แล้วก็จะเลื่อนข้อมูลไปทีละตามเข้าไป เพื่อให้ข้อมูลมีขนาดครบ 32 บิต

ตัวเลื่อนอีกตัวหนึ่งมักจะใช้ในการเลื่อนข้อมูลครึ่งบนของแอมคิวมูเลเตอร์ โดยเลื่อนไปขนาด 0 , 1 หรือ 4 ตำแหน่งขณะที่เก็บข้อมูลลงในหน่วยความจำข้อมูล

2.2.3 ตัวคูณเลขแบบขนานขนาด 16 x 16 บิต

TMS32010 สามารถคูณเลขขนาด 16 บิตได้โดยตรง โดยมีรีจิสเตอร์ T ขนาด 16 บิตเป็นที่เก็บข้อมูลของตัวตั้ง และมีรีจิสเตอร์ P ขนาด 32 บิตเป็นที่เก็บข้อมูลของผลคูณ ตัวที่นำมาคูณอาจจะได้มาจากหน่วยความจำข้อมูล หรือจากคำสั่ง MPYK

เนื่องจากความเร็วในการคูณที่สูงทำให้ TMS32010 สามารถทำงานทางด้านคอนโวลูชัน คอร์รีเรชัน และการกรองสัญญาณ ได้ด้วยอัตราการแซมเปิลสูงถึง 2.5 ล้านครั้งต่อวินาที ไม่ว่าจะเป็นใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

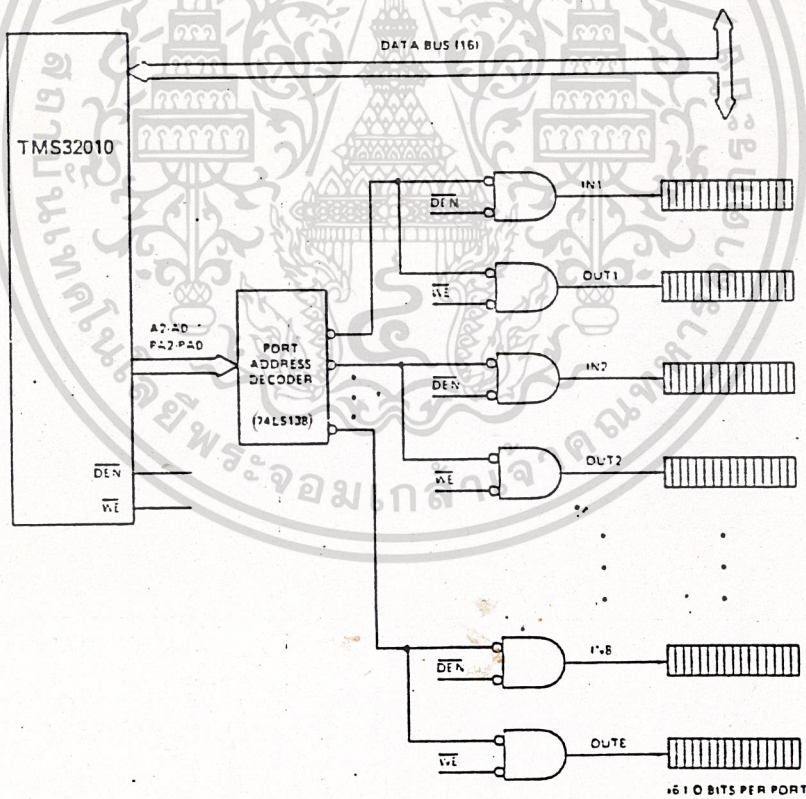
2.2.4 การติดต่อกับอุปกรณ์ภายนอก

TMS32010 มีบัสข้อมูลขนาด 16 บิต ซึ่งสามารถนำไปใช้กับอุปกรณ์ภายนอกได้ โดยมีอัตราการส่งข้อมูลที่มีความเร็วถึง 50 ล้านบิต ต่อวินาที และยังสามารถติดต่อกับอุปกรณ์ อินพุต/เอาต์พุตภายนอกได้ถึง 128 บิต หรือ 8 พอร์ต (พอร์ตละ 16 บิต)

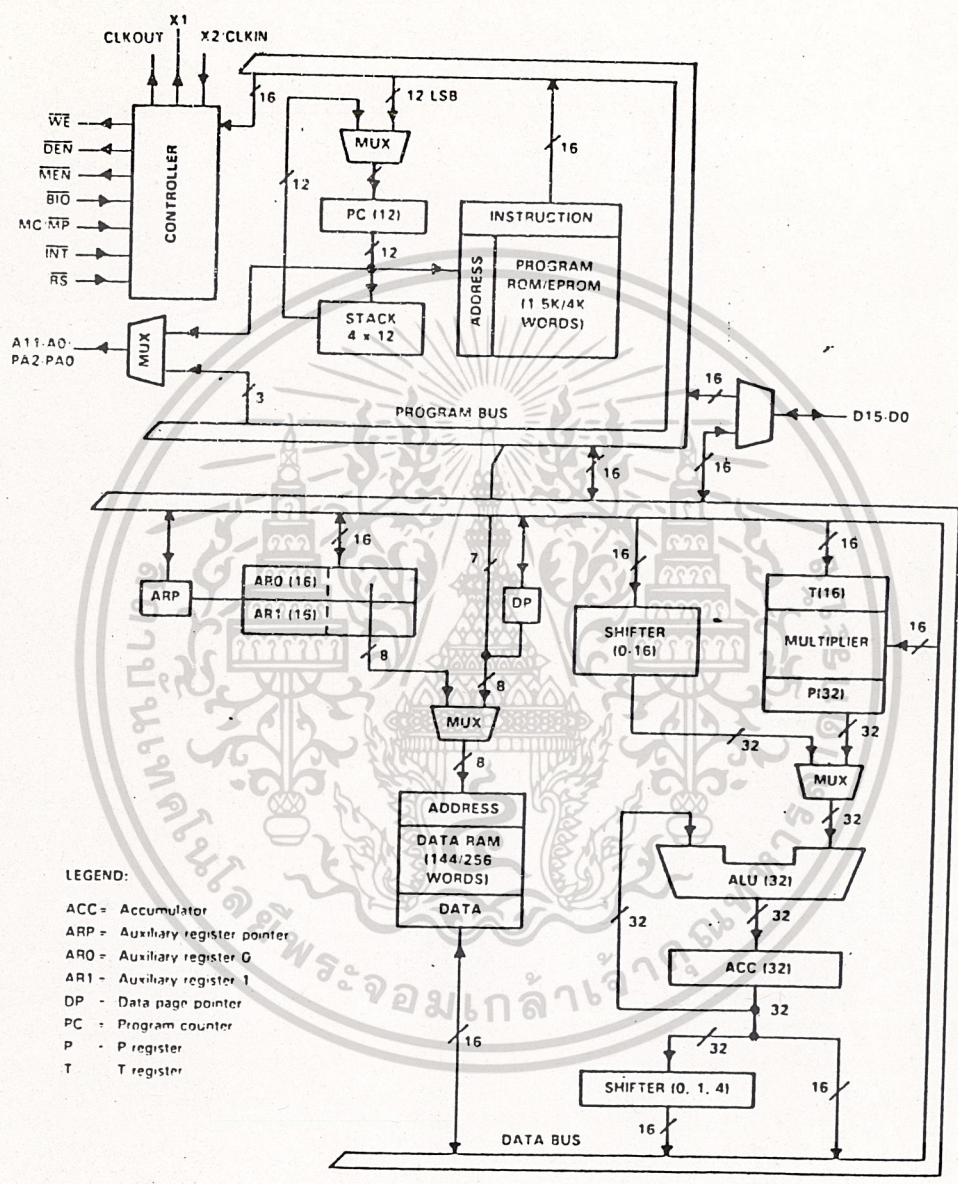
นอกจากนี้ยังมีขา B10 และ INT สำหรับการทำงานแบบหลายงานในเวลาเดียวกัน (Multi-tasking)

2.2.5 การอินเตอร์รัฟ

TMS32010 มีหน่วยความจำแบบสแตค (Stack) ขนาด 4 ไบท์มักจะใช้กับการ เก็บค่าของโปรแกรมเคาน์เตอร์ ในช่วงเวลาที่อินเตอร์รัฟ และกำลังเรียกใช้โปรแกรมบริการ ตอบสนองการอินเตอร์รัฟ หรือสามารถใช้เก็บค่าของแอดคิมมูลเตอร์ โดยคำสั่ง PUSH และ POP



รูปที่ 2.17 การต่ออุปกรณ์ภายนอกเข้ากับ TMS32010



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 วันที่ 2.18 สถาบันยกกรรมของ TMS32010
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อผู้อื่น และต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ความรู้เกี่ยวกับการใช้งานดีจิตอลซีกแวลโปรเซสเซอร์ TMS32010

2.3.1 ลักษณะสัญญาณที่ขาต่างๆของไอซีเบอร์ TMS32010

\overline{DEN} เป็นขาสำหรับบอกแก่อุปกรณ์ภายนอกว่าวัฏจักรคำสั่ง (BUS CYCLE) ต่อไปจะเป็นการส่งข้อมูลเข้า เมื่อ DEN แยกทีฟ ("0") ก็จะทำให้ TMS32010 รับข้อมูลจากบััสข้อมูลได้ DEN จะแยกทีฟในช่วงสัญญาณนาฬิกาแรกของคำสั่ง IN และ ขณะเดียวกัน MEN และ WE ก็จะไม่แยกทีฟ

\overline{WE} (Write Enable) <output>

เป็นขาสำหรับบอกแก่อุปกรณ์ภายนอกว่า บัสไซเคิล (BUS CYCLE) ต่อไปจะเป็นการส่งข้อมูลออก เมื่อ WE แยกทีฟ ("0") WE จะแสดงว่า ข้อมูลจาก TMS32010 จะไปปรากฏอยู่ที่ บัสข้อมูล WE จะแยกทีฟในช่วงคล็อกแรกของคำสั่ง OUT และ คล็อกที่ 2 ของ คำสั่ง TBLW

\overline{MEN} (Memory Enable) <output>

จะแยกทีฟทุกวัฏจักรคำสั่ง (Machine Cycle) ยกเว้นตอนที่ WE หรือ DEN แยกทีฟ (ยกเว้นคำสั่ง IN, OUT, TBLW) MEN จะเป็นการควบคุมการเฟตช์ (Fetch) คำสั่ง จากหน่วยความจำ

MC/ \overline{MP} (Microcomputer & Microprocessor Mode) <INPUT>

เป็นขาที่ใช้เลือกโหมดของหน่วยความจำ โดยในโหมดไมโครคอมพิวเตอร์ (Micro computer Mode) โดยให้ขานี้เป็น "1" จะเป็นการใช้หน่วยความจำรวม (ROM) ขนาด 1.5 กิโลเวิร์ด ภายในชิพ และยังสามารถเพิ่มหน่วยความจำภายนอกได้อีก 2.5 กิโลเวิร์ด

ส่วนในโหมดไมโครโปรเซสเซอร์ (Microprocessor Mode) โดยให้ขานี้เป็น "0" จะเป็นการใช้หน่วยความจำจากภายนอกทั้งหมด 4 กิโลเวิร์ด

\overline{RS} (Reset) <INPUT>

เป็นการ รีเซต (Reset) ไอซีเบอร์ TMS32010 เมื่อขาี้แยกทีฟ (อย่างน้อย

5 คล็อกคาบ) ขาที่ DEN, WE, MEN จะมีค่าเป็น "1" และ บัสข้อมูล ก็จะเป็นไฮอิมพีแดนซ์ (High Impedance) ส่วนโปรแกรมเคาน์เตอร์ (Program Counter) และ A11 - A0 จะกลายเป็น

เป็น "0" หมด ในขณะที่ขอบขาของคล็อกที่ 5

การรีเซตจะไปทำการคิสเอเบิลอินเตอร์รัพท์ (Disable INTERRUPT) และ รีเซตอินเตอร์รัพท์แฟล็ก (Interrupt Flag) ด้วย

$\overline{\text{INT}}$ (Interrupt) <INPUT>

เป็นการ อินเตอร์รัพ TMS32010 โดยการป้อนสัญญาณขอบขาของให้แก่ขา INT จะทำให้อินเตอร์รัพท์แฟล็กเรจิสเตอร์ (Interrupt flag register:INTF) ทำการแลทช์ (Latch) ไว้ จนกระทั่งโปรแกรมมีการเปลี่ยนแปลง INTF

$\overline{\text{BIO}}$ (Branch status I/O) <INPUT>

เป็นการโพลลิง (Polling) โดยใช้กับคำสั่ง BIOZ ซึ่งคำสั่งนี้จะทำงานโดยตรวจสอบว่าที่ขา BIO นี้ เป็น "0" หรือไม่ ถ้าเป็น "0" ก็จะกระโดดไปทำคำสั่งที่แอดเดรสตามโอเปอร์แรน (operand) ที่ให้มา

A11- AO (Address) <OUTPUT>

คือ แอดเดรสบัส ของหน่วยความจำ ซึ่งจะแอกทีฟตลอดเวลา (จะไม่เป็นไฮอิมพีแดนซ์เด็ดขาด) ในช่วงเวลาที่ทำคำสั่ง IN หรือ OUT ขา A2-A0 ก็ทำงานเป็นพอร์ท PA2-PA0

D15-DO (Data Bus) <INPUT/OUTPUT>

คือ บัสข้อมูล โดยปกติจะอยู่ในสภาวะไฮอิมพีแดนซ์ ยกเว้นในตอนขา WE , DEN และ MEN อยู่ในสภาวะแอกทีฟ

2.3.2 รีจิสเตอร์บอกสถานะ (Status Register) ของ TMS32010

15 14 13 8 0

OV	OVM	INTM	1	1	1	1	ARP	1	1	1	1	1	1	0	DP
----	-----	------	---	---	---	---	-----	---	---	---	---	---	---	---	----

รูปที่ 2.19 แสดงรีจิสเตอร์สถานะของ TMS32010

โดยคำสั่ง SST และ LST ตามลำดับ

ARP (Auxiliary Register Pointer)

ใช้สำหรับการอ้างแอดเดรสของหน่วยความจำโดยทางอ้อม (Indirect Addressing Mode) สำหรับบิตนี้ จะมีผลก็ต่อเมื่อเกิดการอ้างหน่วยความจำโดยทางอ้อม และคำสั่ง LARP, MAR, LST

DP (Data Memory Page Pointer)

เป็นพอยน์เตอร์ที่ชี้บอกหน้า (Page) ของหน่วยความจำข้อมูล DP จะมีขนาด 1 บิต อยู่ในรีจิสเตอร์บอกสถานะ มักจะใช้ในคำสั่งที่มีการอ้างแอดเดรสของหน่วยความจำข้อมูลแบบโดยตรง โดยจะไปอยู่ที่บิตที่ 7 ของออปโคด (Op-code) ของคำสั่ง ถ้า DP มีค่าเป็น "0" ก็จะหมายถึงหน่วยความจำข้อมูล 128 เวิร์ดแรก หรือเรียกว่า หน้าที่ "0" (Page 0) และถ้า DP มีค่าเป็น 1 ก็จะหมายถึงหน่วยความจำข้อมูลตำแหน่งที่ 128 จนถึงตำแหน่งที่ 143 หรือเรียกว่าเป็นหน้าที่ค่าของ DP อาจจะมีการเปลี่ยนค่าได้โดยคำสั่ง LST, LDP และ LDPK

INTM (Interrupt Mode)

ถ้าเราทำการเอนาเบิลการอินเตอร์รัพท์โดยทำให้บิตนี้เป็น "0" เมื่อเกิดการอินเตอร์รัพท์ขึ้น ก็จะทำให้บิตนี้เป็น "1" (ก่อนที่จะเข้าโปรแกรมตอบสนองการอินเตอร์รัพท์)

บิตนี้สามารถทำการเซต และ รีเซตได้โดยคำสั่ง DINT, EINT ได้ตามลำดับ ส่วนการรีเซต ที่ขา RS ก็จะมีผลทำให้บิตนี้เป็น "1"

ส่วนคำสั่ง LST (Load Status Register) เมื่อโหลดเอารีจิสเตอร์บอกสถานะออกมาจากหน่วยความจำแล้วไม่มีผลต่อบิตนี้

OV (Overflow flag)

เป็นตัวบอกสถานะของการเกิดโอเวอร์โฟลว์ (overflow) โดยถ้าบิตนี้เป็น "0" จะแสดงว่า แอคคิวมูเลเตอร์ (Accumulator) ไม่เกิดโอเวอร์โฟลว์ (overflow) ในทางกลับกัน ถ้าบิตนี้เป็น "1" ก็จะแสดงว่าแอคคิวมูเลเตอร์ เกิดโอเวอร์โฟลว์ (overflow) เราสามารถเคลียร์บิตนี้ได้โดยคำสั่ง BV, LST หรือการรีเซตที่ขา RS ทุกครั้งที่มีการนำไปใช้

OVM (Overflow Mode)

เป็นตัวบอกสถานะของโหมดโอเวอร์โฟลว์ (Overflow Mode) โดยถ้าบิตนี้เป็น "0" จะเป็นการดิสเอเบิลการโอเวอร์โฟลว์ (Disable OVM) และในทางกลับกัน ถ้าบิตนี้เป็น "1" ก็จะเป็นการเอนาเบิลการโอเวอร์โฟลว์ (Enable OVM) เราสามารถ เซต หรือ รีเซตบิตนี้ได้โดยคำสั่ง SOVM และ ROVM ได้ตามลำดับ นอกจากนี้แล้วคำสั่ง LST ก็มีผลต่อบิตนี้ด้วยเช่นกัน

2.3.3 การจัดหน่วยความจำของ TMS32010

สำหรับ TMS32010 นั้นถูกสร้างมาแบบสถาปัตยกรรมของฮาร์วาร์ด (Harvard Architecture) ซึ่งแบ่งหน่วยความจำออกเป็น 2 ประเภท คือ หน่วยความจำข้อมูล (Data Memory) และ หน่วยความจำโปรแกรม (Program Memory)

1) หน่วยความจำข้อมูล (Data Memory)

เป็นหน่วยความจำภายในชิป โดยสำหรับใน TMS32010 แล้วจะมีขนาด 144 เวิร์ด (on-chip) ซึ่งการเพิ่มเติม (Expand) ก็สามารถต่อเพิ่มจากภายนอกได้

หน่วยความจำแบบหน่วยความจำข้อมูลนี้จะใช้สำหรับคำสั่ง TBLR/TBLW และ คำสั่ง IN/OUT โดยตัวอย่างเช่น คำสั่ง TBLR จะเป็นการส่งข้อมูลจากหน่วยความจำภายนอก เข้ามา ^{DATA RAM} ยังหน่วยความจำข้อมูล และคำสั่ง IN จะเป็นการอ่านข้อมูลจากพอร์ทภายนอก เข้ามายังหน่วยความจำข้อมูล (ภายใน)

2) หน่วยความจำโปรแกรม (Program Memory)

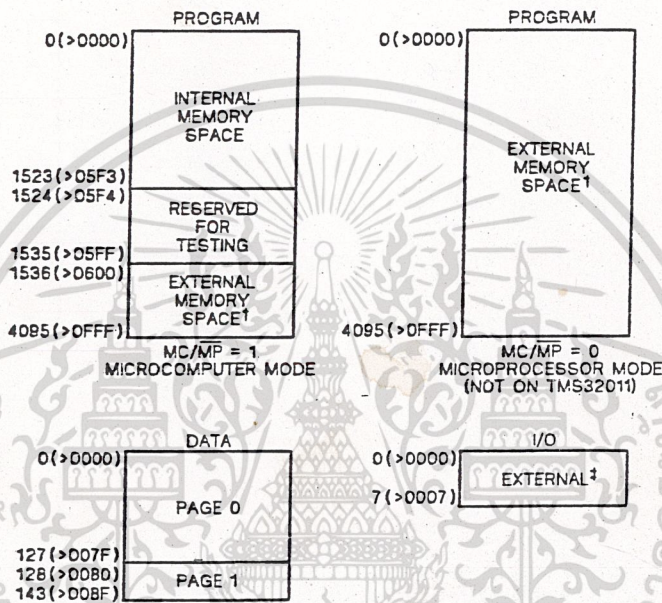
เป็นหน่วยความจำที่ใช้เก็บชุดของคำสั่งโดยสำหรับใน TMS32010 จะมีหน่วยความจำภายใน หรือ ที่เรียกว่า "มาสค์รอม" (Masked ROM) มีขนาด 1.5 กิโลเวิร์ด

ในการใช้งานหน่วยความจำโปรแกรม เราสามารถเลือกได้ 2 โหมด คือ โหมดไมโครคอมพิวเตอร์ (Microcomputer Mode) และโหมดไมโครโปรเซสเซอร์ (Micro-processor Mode) โดยในการออกแบบวงจร เราสามารถเลือกได้จากขา MC/MP

เอกสารนี้เป็นเอกสารที่โหมดไมโครคอมพิวเตอร์ : จะใช้หน่วยความจำรอม (ROM) ภายใน โดยเริ่มจากแอดเดรสที่ 0 จนถึงแอดเดรสที่ 1523 แต่ที่แอดเดรสที่ 1524 จนถึงแอดเดรสที่

1535 จะส่งวงไว้โดยบริษัทเทกซ์อินสตรูเมนต์ (Texas Instrument) และ จากแอดเดรส ที่ 1536 จนถึง แอดเดรสที่ 4095 จะเป็นหน่วยความจำที่เราต้องต่อเพิ่มไว้ภายนอก เป็นขนาด 2.5 กิโลเวิร์ด

- โหมดไมโครโปรเซสเซอร์ : จะใช้หน่วยความจำภายนอกทั้งหมด 4 กิโลเวิร์ด ตั้งแต่แอดเดรสที่ 0 จนถึง แอดเดรสที่ 4095



†Not available on the TMS32011
‡Ports 0 and 1 dedicated to internal control register on TMS32011.

รูปที่ 2.20 แสดงลักษณะของการจัดหน่วยความจำภายใน TMS32010

2.3.4 ออกซิลลารีรีจิสเตอร์ (Auxillary Registers) ของ TMS32010

ใน TMS32010 จะมีรีจิสเตอร์ประเภทหนึ่งซึ่งเรียกรว่ารีจิสเตอร์ออกซิลลารี (Auxillary Register) หรือ AR ซึ่งแบ่งออกเป็น 2 ตัว คือ ARO และ AR1 รีจิสเตอร์ AR มักจะใช้ในการอ้างหน่วยความจำแบบทางอ้อม (Indirect Addressing Mode) สำหรับคำสั่งที่เกี่ยวกับการอ้างหน่วยความจำแบบทางอ้อมนั้น จะต้องใส่โอเปอเรนด์ (Operand) ซึ่งเป็นตำแหน่งของหน่วยความจำของข้อมูล 8 บิตทท้ายของ AR ด้วย

เนื่องจากรีจิสเตอร์ AR จะมีอยู่ 2 ตัวภายใน TMS32010 ดังนั้นเราสามารถเลือกใช้ได้โดย ออกซิลลารีรีจิสเตอร์พอยน์เตอร์ (Auxillary Register Pointer หรือ ARP)

ซึ่งจะเป็นบิตๆหนึ่งภายในรีจิสเตอร์บอกลสถานะ (Status Register) ไปใช้ประโยชน์ด้านการค้า

2.3.5 โหมดของการอ้างตำแหน่งของหน่วยความจำใน TMS32010

ออกสารทุกครั้งที่มีการนำไปใช้

วิธีการอ้างหน่วยความจำของ TMS32010 สามารถแบ่งออกได้เป็น 3 แบบคือ

1) การอ้างหน่วยความจำโดยตรง (Direct Addressing Mode)

สำหรับการอ้างแอดเดรสของหน่วยความจำโดยตรงนั้น ในคำสั่งจะประกอบไปด้วย แอดเดรสของหน่วยความจำข้อมูล (Data Memory Address : dma) ที่ 7 บิตท้ายของตัว คำสั่ง และบิตที่ 7 ก็จะเป็นค่าของพอยน์เตอร์ที่บอกรหัสของหน่วยความจำข้อมูล (Data Memory Page Pointer : DP) ซึ่งจะเป็นตัวเลือกหน้า (Page) ของหน่วยความจำข้อมูล (Data Memory)

การอ้างแอดเดรสของหน่วยความจำโดยตรงสามารถใช้ได้สำหรับทุกคำสั่ง ยกเว้น คำสั่งต่อไปนี้

- CALL
- BANZ
- คำสั่งที่ให้ค่าโอเปอร์แรนด์โดยทันที (Immediate Operand)
- คำสั่งที่ไม่มีโอเปอร์แรนด์

2) การอ้างแอดเดรสของหน่วยความจำแบบทางอ้อม (Indirect Addressing Mode)

จะเป็นการอ้างถึงตำแหน่งของหน่วยความจำข้อมูลที่ 7 บิตล่างของคำสั่ง และที่บิตที่ 7 เป็นค่าของ ARP การอ้างแอดเดรสของหน่วยความจำแบบทางอ้อม จะไม่มีการเลือกหน้าของ หน่วยความจำข้อมูล ARP ก็จะเป็นตัวเลือกว่าเป็น ARO หรือ เป็น AR1 AR สามารถเพิ่มหรือ ลดลงได้โดยอัตโนมัติเมื่อเราได้มีการใช้คำสั่งที่ใช้อ้างแอดเดรสของหน่วยความจำแบบทางอ้อม

สำหรับการใช้คำสั่งประเภทอ้างแอดเดรสของหน่วยความจำแบบทางอ้อม จะมี AR อยู่ในคำสั่งเป็นจำนวน 9 บิต ซึ่งสามารถถูกไหลดได้โดย คำสั่ง LAR, LARK และสามารถเปลี่ยนค่าได้โดยคำสั่ง MAR

การอ้างแอดเดรสหน่วยความจำแบบทางอ้อม จะใช้สัญลักษณ์ดังต่อไปนี้ สำหรับการ เขียนภาษาแอสเซมบลีของ TMS32010

- "*" : จะใช้ค่าของ AR สำหรับชี้ค่าในหน่วยความจำข้อมูล

- "*-" : จะใช้ค่าของ AR สำหรับชี้ค่าในหน่วยความจำข้อมูล และจะลดค่า AR ลงไป 1 หลังจากทำคำสั่งเสร็จแล้ว

และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- "*" จะใช้ค่าของ AR สำหรับชี้ค่าในหน่วยความจำข้อมูล และจะเพิ่มค่า AR ขึ้นไป 1 หลังจากทำคำสั่งเสร็จ

15				7	6	5	4	3	2	1	0
OPCODE		1	0	INC	DEC	NAR	0	0	ARP		

รูปที่ 2.21 แสดง คำสั่งของการอ้างหน่วยความจำแบบทางอ้อม

หมายเหตุ : NAR = New Auxiliary Register Control Bit

ตัวอย่างเช่น คำสั่ง ADD *,8

จะเป็นการนำค่าที่อยู่ในหน่วยความจำข้อมูล (โดย AR กำลังชี้อยู่) นำข้อมูลมา ซึ่ฟท์ไป 8 ครั้ง แล้วนำมาบวกกับค่าที่อยู่ในแอดคิวมูเลเตอร์ (Accumulator) หลังจากนั้น AR ก็จะมีค่าตัวเองไปอีก 1

3) การอ้างแอดเดรสของหน่วยความจำโดยทันที (Immediate Addressing Mode)

ในชุดคำสั่งของ TMS32010 จะมีอยู่ 5 คำสั่ง ที่ใช้ในการอ้างแอดเดรสของหน่วยความจำแบบทันที ซึ่งคำสั่งเหล่านี้จะทำงานได้ภายใน 1 วัฏจักรคำสั่ง (Machine cycle) โดยมีคำสั่งดังต่อไปนี้

LARK

LACK

LARP

LDPK

MPYK

2.4 ทฤษฎีเกี่ยวกับดีจิตอลฟิลเตอร์

หลายคนพอได้ยินคำว่า "ดีจิตอล" ก็จะมีถึงเลขศูนย์กับหนึ่งเท่านั้น ซึ่งความจริงแล้วคำว่า ดีจิตอล มักมีความหมายทางด้านปริมาณตัวเลขโดยตรง ส่วนคำว่า "ฟิลเตอร์" หรือวงจรกรอง (โดยต่อไปนี้จะใช้คำว่าฟิลเตอร์) สืบทอดมาจากวิชาไฟฟ้าอิเล็กทรอนิกส์ หมายถึงการยอมให้สัญญาณไฟฟ้าที่ผ่านความถี่หนึ่งผ่านไป ในขณะที่เดียวกันก็กันไม่ให้สัญญาณไฟฟ้าความถี่อื่นๆผ่าน

จริงๆแล้วคำว่าดีจิตอลฟิลเตอร์ มิได้จำกัดอยู่แต่เฉพาะสาขาวิชาไฟฟ้าอิเล็กทรอนิกส์เท่านั้น ในการกรองความถี่ของสัญญาณเท่านั้น แต่ดีจิตอลฟิลเตอร์มีใช้อยู่โดยทั่วทุกสาขาที่มีการวัดค่าตัวแปรในรูปของปริมาณ ตัวอย่างเช่น การวัดความดันเลือด การวัดความสิ้นเปลืองของผิวโลก การวัดระดับศักดาไฟฟ้าที่เกิดจากสัญญาณเสียงพูดในการสนทนาโทรศัพท์ การวัดความเข้มแสงของดวงดาว การวัดจำนวนประชากร การวัดคลื่นสมอง การวัดปริมาณการจำหน่ายสินค้าในตลาด จะเห็นว่าปริมาณต่างๆเหล่านี้ จะแปรผันไปตามเวลา ซึ่งเรามักจะแทนฟังก์ชันที่ขึ้นกับเวลาว่าเป็น $x(t)$ ซึ่งจริงๆแล้วจะเป็นปริมาณที่ต่อเนื่องกันไป (Analog signal) แต่ในด้านปฏิบัติ แทนที่จะเก็บข้อมูลเป็น $x(t)$ เราเพียงแต่เก็บข้อมูลเป็นช่วงๆเท่านั้น เราก็ได้ค่าลุ่ม (sample) x_n ของฟังก์ชัน $x(t)$ ออกมา ซึ่งในระบบดีจิตอลนั้นเราไม่สามารถที่จะเก็บในรูปของหลักตัวเลขที่ไม่จำกัดได้ เรามักใช้วิธีปัดเศษขึ้น (rounded off) หรือปัดเศษทิ้ง (chopped off) แทน เพื่อให้จำนวนหลักของตัวเลขลดลงในปริมาณที่จำกัด การแทนปริมาณในรูปหลักของตัวเลข (ในระบบดีจิตอลใช้เลขฐานสอง) เราเรียกว่าการควอนไทซ์ (Quantization) แซมเปิลที่ทำการควอนไทซ์ได้นั้น เราจะนำไปเปลี่ยนเป็นสัญญาณดีจิตอล และนำไปประมวลผล เพื่อทำความเข้าใจ และให้ง่ายต่อการสังเกตปรากฏการณ์ที่ฟังก์ชันปรากฏออกมา ตัว x_n จึงเป็นดีจิตอล

ถ้า x_n คือค่าที่วัดได้ที่ระยะห่างเท่าๆกันของสัญญาณเข้า เมื่อ n เป็นเลขจำนวนเต็ม และ t คือค่าตัวแปรต่อเนื่อง ซึ่งไม่จำเป็นว่าจะต้องเป็นเวลาเสมอไป เราจะมาหาอันดับของสัญญาณออก x_n ได้จากสมการดังนี้

$$Y_n = \sum_{k=0}^{\infty} a_k x_{n-k} + \sum_{k=1}^{\infty} d_k Y_{n-k} \dots (2.1)$$

โดยที่ a_k, d_k เป็นค่าสัมประสิทธิ์ (coefficient) จะมีค่าเท่าไรนั้นขึ้นอยู่กับชนิดของฟิลเตอร์ เราเรียกฟิลเตอร์แบบนี้ว่า รีเคอร์ซีฟฟิลเตอร์ (recursive filter)

หรือวงจรกรองแบบไม่ป้อนกลับ และถ้าสัมประสิทธิ์ d_k ของ Y_{n-k} เป็นศูนย์เราจะเรียกฟิลเตอร์เอกสารเป็นเอกสารที่ส่งผ่านไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อข้อมูลเหล่านี้ไปใช้ประโยชน์ด้านการค้าเหล่านี้ว่า นอนรีเคอร์ซีฟฟิลเตอร์ (non-recursive filter) หรือวงจรกรองแบบป้อนกลับ

ค่าสัมประสิทธิ์ c_x และ d_x เป็นค่าคงที่สำหรับฟิลเตอร์แต่ละตัว และไม่เปลี่ยนแปลงตามเวลา เราเรียกฟิลเตอร์แบบนี้ว่า ฟิลเตอร์ไม่แปรตามเวลา (time-invariant filter) แต่ถ้าค่าสัมประสิทธิ์ไม่คงที่ เราจะเรียกว่า ฟิลเตอร์แปรตามเวลา (time varying filter)

2.4.1 ทฤษฎีการทำงานดีจิตอลฟิลเตอร์

จากการแปลงฟูเรียร์ (Fourier transformation) จะได้

$$F(w) = \int_{-\infty}^{\infty} f(t) e^{-j\omega t} dt \quad \dots(2.2)$$

$$f(w) = (1/2\pi) \int_{-\infty}^{\infty} F(w) e^{j\omega t} dt \quad \dots(2.3)$$

สมการทั้งสองนี้เรียกว่า คู่แปลงฟูเรียร์ (Fourier Transform pair)

สมการที่ 1 เรียกว่า การแปลงฟูเรียร์ (Fourier Transform)

สมการที่ 2 เรียกว่า การแปลงฟูเรียร์ผกผัน (Inverse Fourier Transform)

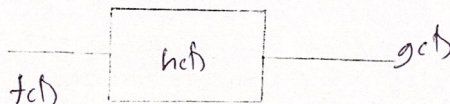
จากทฤษฎีของผลรวมการประสาน (convolution)

ดังรูปที่ 2.22 ถ้าเป็นสัญญาณ $x(t)$ เข้าไปใน ระบบเชิงเส้นที่ไม่แปรตามเวลา (Linear time invariant system) ที่มีผลตอบสนองอิมพัลส์หนึ่งหน่วย (unit impulse response) $h(t)$ จะได้ เอาท์พุท $y(t)$ ดังนี้

$$y(t) = \int_{-\infty}^{\infty} h(\tau) f(t-\tau) d\tau \quad \dots(2.4)$$

$$y(t) = t - \tau$$

$$y(t) = \int_{-\infty}^{\infty} x(\tau) h(t-\tau') d\tau'$$



สมการที่ (2.3) และ (2.4) เรียกว่า ผลบวกการประสาน

สมการที่ (2.4) ทำการแปลงโดยใช้สมการที่ 1 ได้

$$G(w) = H(w) \cdot F(w)$$

ถ้า $K(t)$ ถูกแซมปลิงด้วยช่วงเวลาเท่ากัน จะได้

$$Y_n = \sum_{k=-\infty}^{\infty} X_{n-k} \cdot h_k \dots (2.5)$$

สมการที่ (2.5) สามารถเขียนเป็นรูปได้ดังนี้

รูปที่ 2.23 ระบบเชิงเส้นที่ไม่แปรค่าตามเวลาของสัญญาณดิจิทัล

สมการ (2.5) สามารถแปลงเป็น

$$Y_n = \sum_{k=0}^m a_k Y_{n-k} - \sum_{k=1}^L b_k Y_{n-k} \dots (2.6)$$

สมการที่ 6 เรียกว่าสมการผลต่างสืบเนื่อง ($b_0 = 1$)

{ X_n } เป็น สัญญาณอินพุท (input signal)

{ Y_n } เป็น สัญญาณเอาต์พุท (output signal)

$a_0, a_1, \dots, a_m, b_1, b_2, \dots, b_L$ เป็นค่าคงที่

ลำดับ { Y_n } เมื่อถูกแปลงแบบแซด จะถูกจำกัดความดังนี้

$$Y(z) = \sum_{n=-\infty}^{\infty} Y_n z^{-n} \dots (2.7)$$

จากสมการ (2.7) ได้

$$Y(z) = [\sum_{k=0}^m a_k z^{-k}] X(z) - [\sum_{k=1}^L b_k z^{-k}] Y(z) \dots (2.8)$$

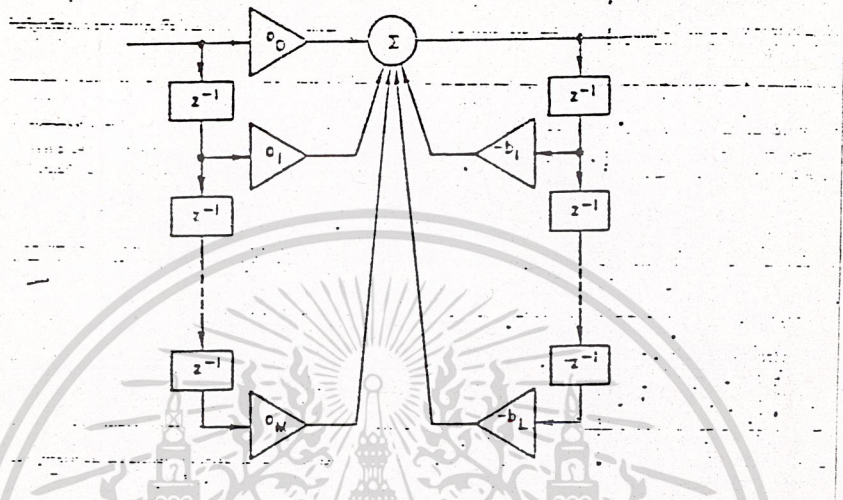
$$Y(z) = X(z) \cdot H(z) \dots (2.9)$$

$$H(z) = [\sum_{k=0}^m a_k z^{-k}] / [1 + \sum_{k=1}^L b_k z^{-k}] \dots (2.10)$$

$H(z)$ คือ ทรานสเฟอร์ฟังก์ชัน (Transfer Function) ของวงจรฟิลเตอร์

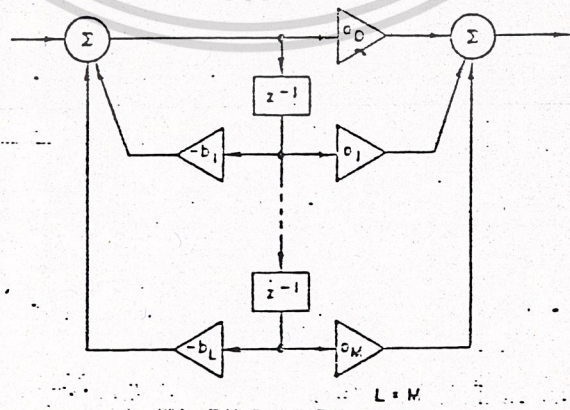
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีสมการที่ (2.6) มิให้สามารถเขียนเป็นบล็อกได้อะแกรมแสดงความสัมพันธ์ระหว่างค่า

อินพุท-เอาต์พุท ดังรูปที่ 2.24 เรียกว่า รูปแบบโดยตรง (Direct Form) ซึ่งเป็นวิธีหนึ่ง
 ในหลายวิธีซึ่งดิจิตอลฟิลเตอร์ สามารถถูกสร้าง



รูปที่ 2.24 รูปแบบโดยตรง (Direct Form)

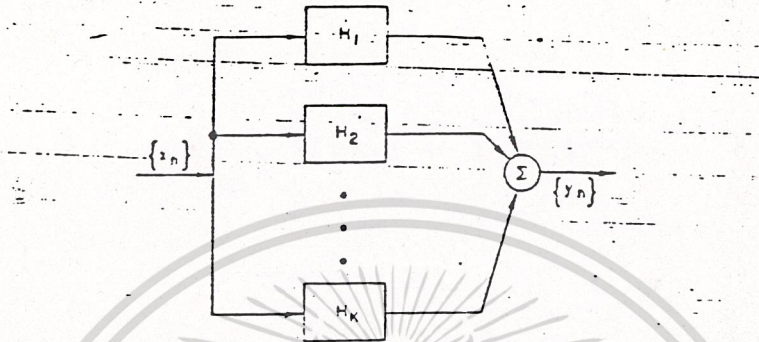
รูปแบบโดยตรงอีกแบบหนึ่ง ในกรณีนี้ $L = M$ สามารถเขียนเป็นบล็อกไดอะแกรมแสดง
 ความสัมพันธ์ระหว่างอินพุท และเอาต์พุท ดังรูปที่ 2.25



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามรูปที่ 2.25 รูปแบบควอนตัม (Cononical Form) ที่มีการนำไปใช้

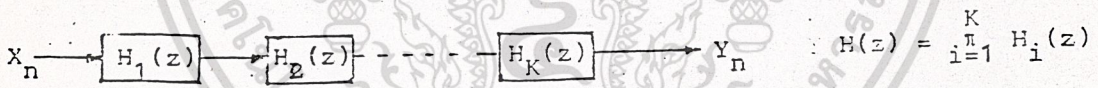
ในกรณีทราสเฟอ์ฟังก์ชันมีอันดับ (Order) มากกว่าสอง รูปแบบของดิจิตอลฟิลเตอร์ที่นิยมใช้มีสองแบบ คือ

1. แบบขนาน (Parallel form)



$$H(z) = \sum_{i=1}^K H_i(z)$$

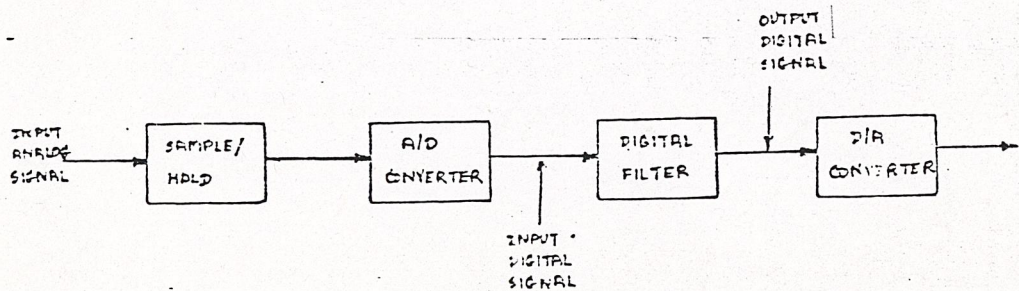
2. แบบคาสเคด (Cascade form)



$$H(z) = \prod_{i=1}^K H_i(z)$$

$$H(z) = \prod H_i(z)$$

โดยที่ $H_i(z)$ เป็นอันดับ 1 หรือ อันดับ 2



A/D : สัญญาณที่ได้จากการแซมปลิง ยังเป็นค่าระดับศักดาไฟฟ้าอยู่ จะต้องผ่านวงจรแอนะล็อก เพื่อทำการควอนไทซ์สัญญาณเป็นรหัสตัวเลขก่อน

Digital Filter : สัญญาณจากแอนะล็อกจะเข้ามาประมวลผลในส่วนนี้

D/A : เมื่อดิจิตอลฟิลเตอร์ประมวลผลเสร็จก็จะส่งเอาท์พุทที่ได้ แปลงกลับให้เป็นสัญญาณอนาลอกตามเดิม โดยวงจรดีทิวเอ

วงจรแซมเปิลแอนด์โฮลจะทำการแซมปลิงสัญญาณอนาลอกที่เข้ามาเป็นช่วงๆ เท่าๆกัน

2.4.2 ทฤษฎีของการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล

หัวข้อนี้จะเป็นการนำเอา ความรู้จากการแปลงสัญญาณอนาลอกเป็นดิจิตอลมาทำการพิสูจน์ให้เป็นคณิตศาสตร์ดังนี้

สมมติว่า สัญญาณอนาลอก $X(t)$ ถูกสุ่มตัวอย่างทุกๆคาบ T วินาที ดังแสดงในรูปที่ 2.27 ที่เอาท์พุทของตัวสุ่มตัวอย่าง จะได้สัญญาณดิจิตอล $\{ X_n \}$ ซึ่ง

$$X_n = X(nT)$$

ให้การแปลงแซดของลำดับดิจิตอล (digital sequence) X_n แทนด้วย $X(z)$ และการแปลงฟูเรียร์ของสัญญาณอนาลอก $X(t)$ แทนด้วย $X^*(w)$ ซึ่ง "a" แทนอนาลอกจะได้ผลการแปลงแซดของลำดับ X_n

$$X(z) = \sum_{n=-\infty}^{\infty} x_n z^{-n} \dots (2.11)$$

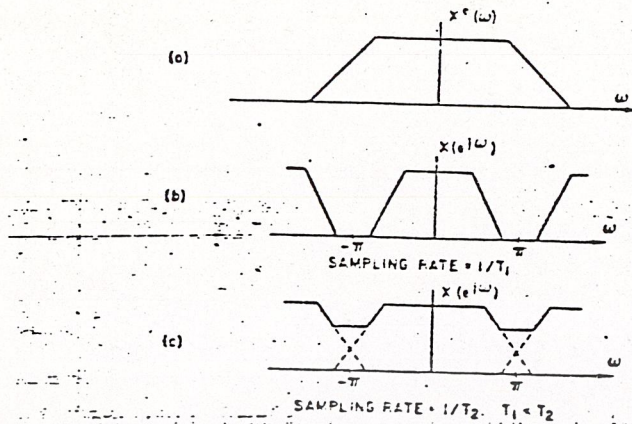
ให้ $z = e^{jw}$ จะได้

$$X(e^{jw}) = \sum_{n=-\infty}^{\infty} X(nT)e^{-jwn} \dots (2.12)$$

ซึ่งเป็นการแปลงฟูเรียร์ เมื่อแก้สมการการใช้การแปลงฟูเรียร์

$$X(e^{jw}) = Y(t) \sum_{k=-\infty}^{\infty} X^* [(w+2Tk)/T] \dots (2.13)$$

โดย $X^*(w)$ เป็นค่าที่ถูกแปลงฟูเรียร์ของสัญญาณอนาลอก $X(t)$



รูปที่ 2.28 สเปกตรัมของสัญญาณอนาลอกและดิจิตอล

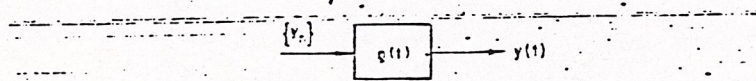
จากรูป A เป็นการแสดงความสัมพันธ์ระหว่างสเปกตรัมดิจิตอล $X^*(\cdot)$ และสเปกตรัมอนาลอก $X^{\omega}(\cdot)$ สำหรับคาบ T ที่แตกต่างกัน

จะเห็นว่าค่าอัตราการแซมปลิง (Sampling Rate) มีค่าน้อยไปจะทำให้เกิดการโอเวอร์แลป (Overlap) ขึ้น ซึ่งเรียกว่าความผิดพลาดแอลลีซซิง (aliasing error) เพื่อไม่ให้เกิดกรณีนี้ขึ้นได้การแซมปลิงต้องเป็นไปตามเงื่อนไขดังนี้

$$X^{\omega}(w) = 0, |w| > \pi/T$$

2.4.3 ทฤษฎีของการแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก

จากรูปที่ 2.29 สัญญาณดิจิตอล $\{ Y_n \}$ ถูกป้อนเข้าไปยังวงจรรองสัญญาณอนาลอกรีคอนสตรัคชัน (Analog Reconstruction Filter) ซึ่งมีผลตอบสนองอิมพัลส์เป็น $g(t)$ สัญญาณเอาต์พุตแทนด้วย $Y(t)$ จะได้ว่า $Y(t) = \sum_{n=-\infty}^{\infty} Y_n g(t-nT)$

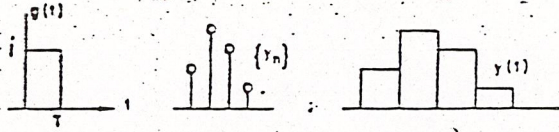


รูปที่ 2.29 การรีคอนสตรัคชันสัญญาณอนาลอกจากดิจิตอล

ลำดับของสัญญาณ $\{ Y_n \}$ ถูกอ่านออกมาทุกๆคาบ T วินาที เพื่อสร้างเป็นสัญญาณพัลส์ ดังเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ทางการค้า

รูปที่ 2.30

มีวาทกรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



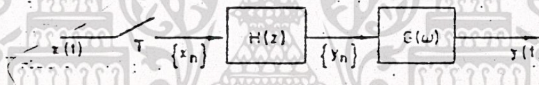
รูปที่ 2.30 กราฟแสดงการริสตรัคชันของเอาท์พุท $y(t)$

$Y(z)$ เป็น ผลการแปลงเขตของสัญญาณดิจิทัล

$Y^*(w)$ เป็น ผลการแปลงฟูเรียร์ของสัญญาณเอาท์พุทอนาล็อก

ได้
$$Y^*(w) = (1/T) G(w)Y(z) = G(w)Y(e^{jwT}) \quad \dots (2.15)$$

จากบล็อกไดอะแกรมของรูปที่ 2.26 สามารถเขียนได้เป็น

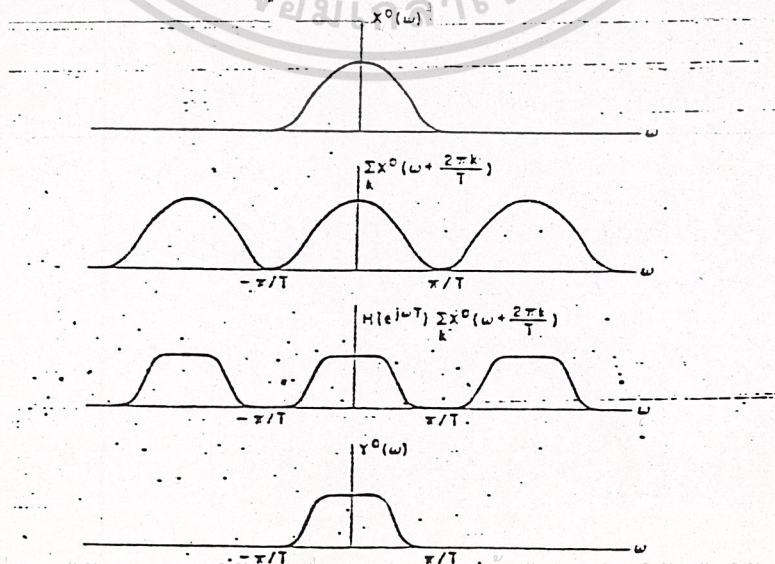


รูปที่ 2.31 บล็อกไดอะแกรมของการทำงานดิจิทัลฟีดแบ็คเตอร์

จากสมการที่ (2.13), (2.15) และ $Y(z) = H(z)X(z)$

$$Y^*(w) = (1/T) G(w)H(e^{jwT}) \sum_{n=-\infty}^{\infty} X^*[(w+2\pi K)/T] \quad \dots (2.16)$$

อัตราการแซมปลิง $1/T$ ควรจะสูงพอที่จะไม่ทำให้สมการเกิดโอเวอร์แลป



จากรูปที่ 2.33 จะเห็นได้ว่าวงจรกรองรีคอนสตรัคชัน (reconstruction filter) โดยปกติเป็นวงจรกรองความถี่แบบโลว์พาส (Low Passed)

$$G(\omega) = 1, |\omega| < \pi/T \quad \dots(2.17)$$

$$= 0, |\omega| > \pi/T$$

ทุกเทอมในสมการ $\sum X^s[(\omega+2\pi k)/T]$ ยกเว้น $k = 0$ จะถูกตัดต่อฟโดย $G(\omega)$ สมการที่ (2.16) ได้

$$Y^s(\omega) = (1/T) H(e^{j\omega T}) X^s(\omega), |\omega| < \pi/T \quad \dots(2.18)$$

$$= 0, \text{ อื่น ๆ }$$

ระบบทั้งหมดของรูปที่ 2.26 มีทรานสเฟอร์ฟังก์ชันตามสมการ (2.18) และจากรูปที่ 2.32 จะเห็นได้ว่า $H(z)$ จริงๆแล้วเป็นตัวกำหนด (สร้าง) ลักษณะสเปกตรัมของสัญญาณ $X(t)$ จากทรานสเฟอร์ฟังก์ชัน $H(z)$ เมื่อ $z=e^{j\omega}$ โดย คือความถี่ดิจิทัล (Digital Frequency)

$$\beta = \omega T \quad \dots(2.19)$$

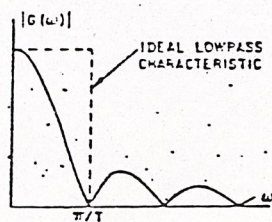
เป็นความสัมพันธ์ระหว่างความถี่อนาลอกและความถี่ดิจิทัล

โดย $1/T$ คือความถี่ของการแซมปลิง F_s และ $\omega=2\pi f$ ซึ่ง f คือ ความถี่อนาลอก

จาก (2.19) ได้

$$\beta = 2\pi f/F_s \quad \dots(2.20)$$

จากสมการ (2.20) จะเห็นว่าเนื่องจากความถี่ดิจิทัลอยู่ระหว่าง 0 ถึง π เพราะฉะนั้น ความถี่อนาลอกอยู่ระหว่าง 0 ถึง $F_s/2$ ซึ่งเป็นครึ่งหนึ่งของความถี่การแซมปลิง



บทที่ 3 การออกแบบวงจร

3.1 การออกแบบวงจรในส่วนของพอร์ต

จากบล็อกไดอะแกรม (ภาคผนวก รูปที่ 1) เป็นการทำงานโดยใช้หน่วยความจำแบบสแตติก ระหว่างไอบีเอ็มพีซีเอ็กซ์ที (IBM PC/XT) และ TMS32010 โดยหน่วยความจำจะทำตัวเป็น หน่วยความจำสองทาง

ส่วนการอินเตอร์เฟซ (Interface) กับไอบีเอ็มพีซีเอ็กซ์ทีนั้น จะเป็นพอร์ตแบบขนาน (Parallel Port) โดยใช้ไอซีเบอร์ 8255A จำนวน 2 ตัว แบ่งเป็น 6 พอร์ตดังต่อไปนี้

พอร์ต	8255 ตัวที่	หน้าที่การทำงาน
พอร์ตเอ	1	เป็นพอร์ตข้อมูลของ TMS D ₀ -D ₇
พอร์ตบี	1	เป็นพอร์ตข้อมูลของ TMS D ₈ -D ₁₅
พอร์ตเอ	2	เป็นสัญญาณควบคุม
พอร์ตบี	2	เป็นพอร์ตแอดเดรสบัสของ TMS A ₀ -A ₇
พอร์ตซี	2	เป็นพอร์ตแอดเดรสบัสของ TMS A ₈ -A ₁₅

ตารางที่ 3.1 แสดงพอร์ตต่างๆของ IBM PC/XT

ในภาคผนวก รูปที่ 2 จะเป็นวงจรในส่วนของการอินเตอร์เฟซกับไอบีเอ็มพีซีเอ็กซ์ที โดยขั้นแรกก็จะมีวงจรดีโคเดอเรสของไอบีเอ็ม โดยจะเป็นการดีโคเดอเรสของการ์ด ไอซีที่ใช้จะเป็นชดเปรียบเทียบ 8 บิต (8-Bit Comparator) เบอร์ 74LS688 ซึ่งค่าแอดเดรสของพอร์ตที่เราต้องการนั้น สามารถกำหนดได้ด้วยดิพสวิทช์ (Dip-Switch) ส่วนในการ์ดนี้จะใช้แอดเดรสพอร์ตที่ 300h ถึง 303h และแอดเดรสพอร์ตที่ 310h ถึง 313h รวมทั้งหมด 5 แอดเดรสพอร์ตเพื่อให้ได้ตามจำนวนของพอร์ตใน 8255 (2 ตัว) ส่วนวิธีในการเลือกจะให้ไอซี 8255 ตัวใดทำงานนั้น ก็ใช้บิต A₄ เป็นตัวเลือกที่ขา CS ของ 8255 ทั้งสองตัว ดังในภาคผนวกรูปที่ 2 นั้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังที่กล่าวมาแล้วว่าพอร์ท A/2 จะเป็นพอร์ท สำหรับส่งสัญญาณควบคุม โดยที่เรา กำหนดไว้ดังนี้

บิทที่ 0 เป็นสัญญาณ อินเตอร์รับท์ จะต่อเข้ากับขา INT ของ TMS32010

บิทที่ 1 เป็นสัญญาณ WE สำหรับเอาไว้วเขียนข้อมูลลงหน่วยความจำ

บิทที่ 2 เป็นสัญญาณ ReadEn สำหรับเอาไว้อ่านข้อมูลลงหน่วยความจำ

บิทที่ 3 เป็นสัญญาณที่เรียกว่า "IBM/TMS" ใช้สำหรับเลือกว่าจะให้หน่วยความจำ ภายนอก ติดต่อกับไอบีเอ็ม หรือ ให้หน่วยความจำภายนอกติดต่อกับ TMS32010

3.2 การออกแบบวงจรในส่วนของไอซีเบอร์ TMS32010

จากภาคผนวกรูปที่ 3 จะเห็นได้ว่าสัญญาณ IBM/TMS จะเป็นตัวที่เลือกชุดของบัส แอดเดรส โดยผ่านไอซีเบอร์ 74F157 ซึ่งทำหน้าที่เป็นตัวเลือกชุดข้อมูลตัวเลข 4 บิท (ดังนั้นถ้า ต้องการใช้แอดเดรสบัสจำนวน 12 บิท เพื่ออ้างหน่วยความจำให้ได้ 4 กิโลเวิร์ด จะต้องใช้ไอซี เบอร์ 74F157 เป็นจำนวน 3 ตัว) แอดเดรสบัสชุดแรกจะมาจาก TMS32010 และชุดที่ 2 ก็ จะมาจากพอร์ทซีและพอร์ทบี ของไอซีเบอร์ 8255 ตัวที่ 2

สัญญาณ IBM/TMS อีกทางหนึ่งจะไปเข้าสู่ชุดตัวเลือกข้อมูล (ไอซีเบอร์ 74F157) อีกตัวหนึ่งซึ่งจะเป็นตัวเลือกสัญญาณควบคุม ReadEn และ WE อีกทีหนึ่ง

นอกจากนี้ สัญญาณ IBM/TMS ก็ยังจะนำไปใช้เลือกบัสข้อมูลที่จะติดต่อกับหน่วยความ จำ โดยจะเลือกจาก บัสข้อมูลของ TMS32010 และ บัสข้อมูลที่มาจากพอร์ทเอ และ พอร์ทบี ของไอซีเบอร์ 8255 ตัวที่ 1 วงจรของตัวเลือกบัสข้อมูลของหน่วยความจำนี้จะใช้ไอซีเบอร์ 74F245 เป็นจำนวน 4 ตัว (เพื่อทำการเลือกข้อมูล จำนวน 16 บิท 2 ชุด)

จะเห็นได้ว่าสัญญาณ IBM/TMS เป็นสัญญาณสำหรับการควบคุมทิศทางของแรม ซึ่ง ถ้าเป็นลอจิก "0" ก็หมายถึงให้ IBM PC/XT เป็นตัวติดต่อกับแรม โดย IBM PC/XT ก็จะ ติดต่อกับแรมโดยผ่านพอร์ท ดังในตารางที่ 3.1 แต่ถ้าเป็นลอจิก "1" ก็จะเปลี่ยนการต่อไปเป็น TMS32010 ติดต่อกับแรมแทน และส่วนหนึ่งของสัญญาณ IBM/TMS ก็จะผ่านตัวบัฟเฟอร์ (Buffer) ที่เป็น NOT-Gate ไปเข้าที่ขารีเซตของ TMS32010 ด้วย เพื่อเป็นการบอกว่า ถ้า ต้องการให้ TMS32010 เริ่มติดต่อกับแรมก็ให้เริ่มที่ แอดเดรสที่ 000 (การรีเซตจะทำให้บัส-แอดเดรสของ TMS32010 เป็น 000) จากนั้น TMS32010 ก็จะทำการทำงาน โดยเริ่มจาก แอดเดรสที่ 000 เป็นต้นไป มิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากภาคผนวกรูปที่ 3 จะเห็นได้ว่า Not-Gate ที่ต่ออยู่ที่ขารีเซตของ TMS32010 จะเป็นตัวหน่วงเวลา เพื่อเป็นการทำให้แน่ใจว่าเมื่อมีการเปลี่ยนสัญญาณ IBM/TMS จาก "0" เป็น "1" ข้อมูลต่างๆที่ปรากฏ จะมีการเปลี่ยนสถานะเรียบร้อยแล้ว จึงให้ TMS32010 เริ่มทำงานได้

TMS32010 สามารถอ่านข้อมูลจากหน่วยความจำได้โดยให้ขา MEN เป็น "0" ซึ่งในขณะนั้นขา WE (ขาคควบคุมการแลทซ์แอดเดรส ซึ่งในขณะนั้นก็จะเกิดการส่งผ่าน ไม่มีการแลทซ์) จะเป็น "1" ทำให้ค่าแอดเดรส ปรากฏบนหน่วยความจำได้ หลังจากมีการหน่วงเวลาเล็กน้อย และเมื่อมีสัญญาณ ReadEn เป็น "0" (แอคทีฟ) ก็จะทำให้ข้อมูลไปปรากฏขึ้นที่บัลลูนข้อมูล

สัญญาณ ReadEn จะแอคทีฟก็ต่อเมื่อสัญญาณที่ขา ClkOut เป็น "1" ซึ่งจะทำให้แน่ใจได้ว่า ในขณะที่ TMS32010 ให้ค่าแอดเดรสออกมาพร้อมกับสัญญาณ MEN นั้น TMS32010 จะไม่ได้รับข้อมูลผิดๆไป

ในส่วนของหน่วยความจำนั้น จะใช้ไอซีเบอร์ 6148 (HM6148 HP-45) ซึ่งเป็นหน่วยความจำแบบสแตติก มีขนาด 1024x4 บิต มีเวลาการเข้าถึงข้อมูลไม่เกิน 45 ns (อ่าน-รายละเอียดได้ที่ภาคผนวก) ดังนั้นถ้าจะใช้หน่วยความจำแบบสแตติกให้ได้ครบ 4 กิโลเวิร์ด จึงจำเป็นที่ต้องใช้ไอซีเบอร์ 6148 เป็นจำนวน 16 ตัว แต่ในการทดลองจะใช้เพียง 4 ตัว สำหรับอ้างหน่วยความจำเพียง 1 กิโลเวิร์ด เพื่อเป็นการประหยัด

ในรูปที่ 4 จะนำเอาแอดเดรสบัลลูน บิตที่ 11 และ 10 มาผ่านไอซีมัลติเพล็กซ์เบอร์ 74F139 เพื่อทำการเลือกชุดของหน่วยความจำว่าเป็นชุดใด (แต่ละชุดจะใช้ไอซี 4 ตัว รวมแล้วจะมีขนาด 1 กิโลเวิร์ด 4 ชุด) และที่ขา R/W ของไอซี 6148 จะต่อไว้กับสัญญาณ WE ที่มาจากไอซี 74LS157 เพื่อเป็นการให้หน่วยความจำถูกอ่านข้อมูลออกทิ้งไว้ ถ้าต้องการจะเขียนข้อมูลลงบนหน่วยความจำ สัญญาณ WE ก็จะมีค่าเป็น "0" และก็จะไปแอคทีฟที่ขา R/W ของหน่วยความจำด้วย ทำให้สามารถเขียนข้อมูลลงบนหน่วยความจำได้ ส่วนสัญญาณ ReadEn ก็จะไม่ใช้งานใดๆในวงจร แต่จะใช้ก็ต่อเมื่อมีการเปลี่ยนไปใช้ไอซีหน่วยความจำเบอร์อื่นที่มีขา Read และ Write แยกกันอย่างเช่นไอซีหน่วยความจำเบอร์ 6264 เป็นต้น

ในการทำงานเริ่มต้นของวงจรจะเป็นการส่งสัญญาณควบคุมจากไอบีเอ็มมาที่พอร์ท 8255 ทั้งสองตัว เพื่อจะทำการโปรแกรมให้พอร์ททั้ง 6 พอร์ท เป็นอินพุท หรือ เอาท์พุท จากนั้นจึงส่งข้อมูลออกมาที่พอร์ทเอาต์พุทและพอร์ทอินพุทของ 8255 ตัวที่ 1 ผ่านบัลลูนข้อมูลของการ์ดค่านำมาเลือก

โดยไอซีเบอร์ 74F245 และเข้าไปยังหน่วยความจำ พร้อมกับส่งแอดเดรสออกมาที่พอร์ทบี และพอร์ทซี ของไอซี 8255 ตัวที่ 2 และส่งสัญญาณควบคุมที่บอกว่าเป็นการเขียนข้อมูล

เมื่อส่งชุดแอสเซมบลีของ TMS32010 มาจนหมดแล้ว ไอบีเอ็มก็จะส่งสัญญาณควบคุมมาที่พอร์ทซีของไอซี 8255 ตัวที่ 1 เพื่อบอกว่าไอบีเอ็มจะทำการเลือกให้ TMS32010 เริ่มทำงานได้ (โดยสัญญาณ IBM/TMS) ในขณะเดียวกัน สัญญาณ IBM/TMS (ที่มีค่าเป็น "1") ก็จะไปทำการปลดการรีเซทของ TMS32010 และ TMS32010 ก็จะเริ่มทำงานที่แอดเดรสตำแหน่งที่ >000h เป็นต้นไป นอกจากนี้ ในขณะที่ TMS32010 ทำงาน เราก็สามารถที่จะทำการอินเตอร์รัพท์ได้ โดยส่งสัญญาณควบคุมออกมาที่พอร์ทซีของไอซี 8255 ตัวที่ 1 (บิทที่ 0 เป็น "0")

3.3 การออกแบบวงจรในส่วนของแปลงสัญญาณ

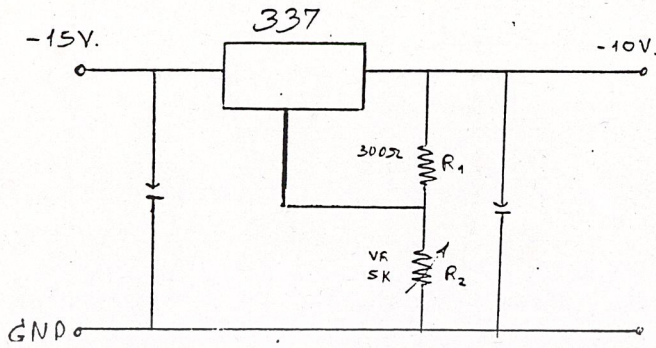
วงจรอินเทอร์เฟสส่วนแปลงสัญญาณประกอบด้วย

- ส่วนแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล (Analog to Digital)
- ส่วนแซมปลิ่งและโฮลด์ (Sampling And Hold)
- ส่วนแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก (Digital to Analog)

3.3.1 ส่วนแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล (ADC)

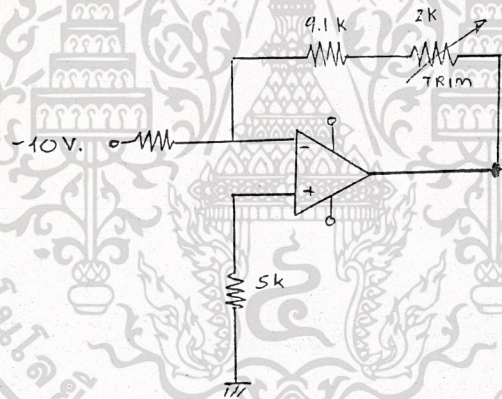
ในวงจรส่วนนี้เลือกใช้ไอซีเบอร์ ADC908 เป็นตัวแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล เพราะมีช่วงเวลาการแปลงสัญญาณ (Conversion time) เพียง 6 ไมโครเซค เหตุที่ต้องใช้เวลาในการแปลง (Conversion time) น้อยๆ ก็เพราะต้องการให้มีการแซมปลิ่งสัญญาณถึง 50 กิโลเฮิร์ต ADC908 มีการทำงานภายในแบบ SAR (Successive Approximate Register) ซึ่งมีโหมดการทำงานอยู่ 2 โหมด คือ โหมดยูนิโพลาร์ (Unipolar Mode) และโหมดไบโพลาร์ (Bipolar Mode) ในโครงการ (project) นี้เลือกใช้โหมดไบโพลาร์ คือสัญญาณอินพุตเป็นได้ทั้งไฟบวก และไฟลบมีขนาดสัญญาณไม่เกิน -10 โวลต์ ถึง 10 โวลต์ ซึ่งต้องใช้แรงดันเปรียบเทียบ (V_{REF}) ขนาด -10 โวลต์ และต้องสร้างแรงดันให้ขา B_{OFS} เพื่อปรับค่าออฟเซตจึงต้องสร้างภาคจ่ายไฟลบ -10 โวลต์ เลือกใช้ไอซี 337 ซึ่งเป็นไอซีที่สามารถปรับค่าแรงดันได้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 วงจรจ่ายไฟตรงขนาด 10 โวลต์

โดยใช้ไฟเลี้ยง -15 โวลต์เป็นตัวสร้างดังรูปที่ 1 ซึ่งสามารถปรับค่า V_{out} ของ ไอซี 337 ได้โดยปรับค่า R_2 ส่วนแรงดันที่สร้างให้ B_{OFS} นั้นใช้ ออปแอมป์ ต่ วงจรดังรูปที่ 2



รูปที่ 3.2 วงจรสร้างแรงดันให้กับขา B_{OFS}

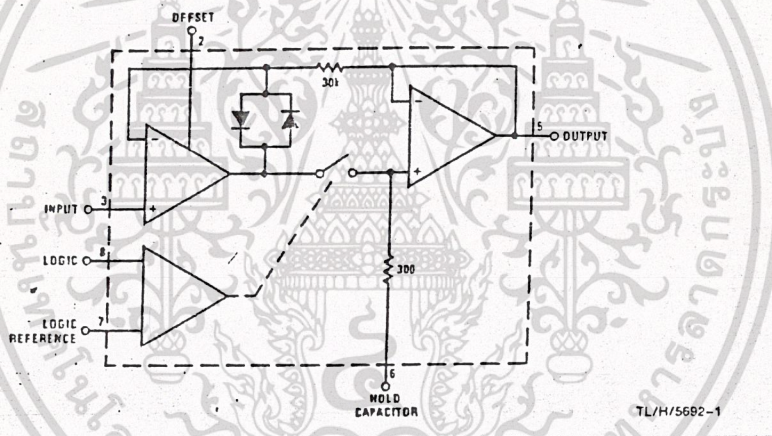
จะเห็นว่าส่วนของ R_f เราใช้ทริมพอท 2 K 18 รอบ อนุกรมกับตัวต้านทาน 9.1K เพื่อความละเอียดในการปรับค่าออฟเซ็ทของ ADC908 ที่ขา B_{OFS} ซึ่งจะสังเกตเห็นว่าค่า อัตราการขยาย (Gain) ของวงจรมีค่าประมาณ 1

ขา CS จะต่อลงกราวด์เพื่อให้ ADC908 ทำงานตลอดเวลา ส่วนสัญญาณนาฬิกา ของเอ็ดจีซี ใช้สัญญาณนาฬิกาภายในโดยต่อตัวต้านทาน 34 K และตัวเก็บประจุ 1000 pF เพื่อให้ เอ็ดจีซี ทำงานได้อย่างรวดเร็ว ขณะที่ทำการแปลงสัญญาณอยู่ ขา Busy จะเป็น "0" เมื่อเอ็ดจีซี แปลงสัญญาณเสร็จ ขา Busy จะเป็น 1 ขา Busy จะเป็น "0" อีกทีเมื่อมีการ RD สัญญาณออก เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไป คือ ถ้าขา RD เป็น "0" สัญญาณดิจิตอลที่ถูกแปลงแล้วจะถูกส่งให้ TMS32010 แล้วจึงมา เมื่อกำหนดค่า ทั้งสิ้น อีกทั้งยังมีเหตุผลเชิงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ขา Busy ให้เป็น "0" เริ่มการแปลงสัญญาณใหม่นั้นเอง ซึ่งขา RD จะต่อกับขา DEN ของ TMS32010 เมื่อ TMS32010 จะอ่านข้อมูลเข้ามา ก็จะส่งสัญญาณ DEN มาที่ขา RD จะเห็นว่า TMS32010 มีบัสข้อมูล 16 บิต แต่ ADC908 มีการแปลงสัญญาณเพียง 8 บิต ดังนั้นจึงต้องเพิ่ม 8 บิตท้ายให้กับ TMS32010 จึงใช้ไอซีบัฟเฟอร์ 3 สถานะเบอร์ 74LS244 ซึ่งเป็นบัฟเฟอร์ 3สถานะ จึงต้องใช้ 2 ตัว โดยตัวแรกต่อกับสัญญาณที่แปลงจาก ADC908 เป็น 8 บิตบน และตัวที่สองต่อกับ กราวด์ ซึ่ง 74LS244 มีขาควบคุมคือขา 1G และ 2G ซึ่งจะถูควบคุมด้วยสัญญาณจากขา Busy ถ้าไม่มีการแปลงสัญญาณบัสข้อมูลจะมีสถานะเป็นไฮอิมพีแดนซ์

3.3.2 ส่วนแซมปลิ่งและโฮลด์ (Sampling and Hold)

ในส่วนนี้เลือกใช้ไอซีเบอร์ LF398 ซึ่งมีวงจรภายในดังรูปที่ 3



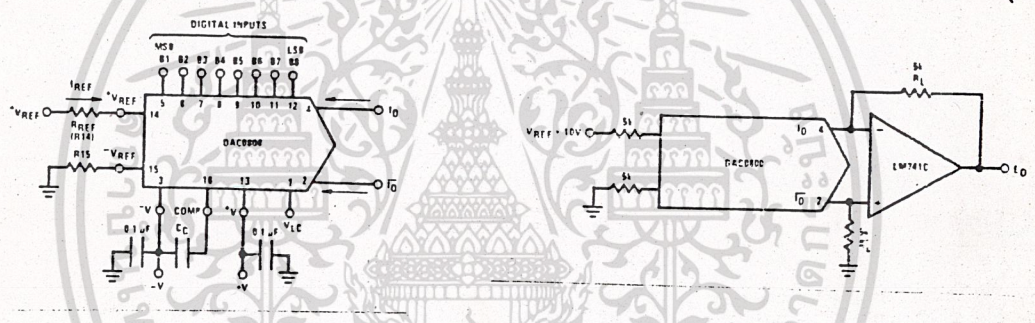
รูปที่ 3.3 วงจรแซมปลิ่งแอนด์โฮลด์

ออปแอมป์ A₁ ทำหน้าที่เป็นบัฟเฟอร์ และเออร์เรอร์แอมป์ ความเร็วในการประจุขึ้นอยู่กับความเร็ว และความสามารถในการจ่ายกระแสของ ออปแอมป์ A₁ ตัวนี้ ส่วนของ R₁ จะทำหน้าที่เป็นตัวแยก ออปแอมป์ A₁ และ ออปแอมป์ A₂ ออกจากกันในช่วงโฮลด์ และไดโอด 2 ตัวจะทำหน้าที่เคลมป์สัญญาณเอาท์พุทไปที่อินเวอร์ตติ้งอินพุทของ A₁ เพื่อทำให้วงจรยังคงมีเสถียรภาพดีแม้ขณะเมื่อแซมเปิลสวิทช์เปิดวงจร ออปแอมป์ A₂ ทำหน้าที่เป็นบัฟเฟอร์ทำให้อินพุทอิมพีแดนซ์สูงเพื่อรักษาระดับการโฮลไว้ ส่วนออปแอมป์ A₃ ทำหน้าที่เปรียบเทียบเพื่อสวิทช์แซมเปิล โดยให้ขาลอจิกอ้างอิงเป็น กราวด์ และควบคุมการสวิทช์โดยใช้ขาลอจิกของ A₃ ซึ่งจะเห็นว่าใช้ขา Busy ของเอ็ดซีทึม กล่าวคือเมื่อมีการแปลงสัญญาณเสร็จ ขา Busy จะเป็น 1 ก็จะเริ่มการแซมปลิ่งใหม่อีกครั้ง ในช่วงที่ขา Busy เป็น 0 หรือ คือช่วงที่เอ็ดซีกำลังทำการแปลงอยู่ก็จะไม่มีการ

แอมป์ลิ้งสัญญาณใหม่เข้ามานั้นเอง นอกจากนี้จะเห็นว่าช่วงเวลาแอมป์ลิ้งขึ้นอยู่กับค่า R_{in} และ C_n ซึ่ง C_n จะต่ออยู่ภายนอกไอซี จึงเลือกค่า $C_n = 1000 \text{ pF}$ เพื่อให้ความเร็วในการแอมป์ลิ้งและโวลเร็วขึ้น

3.2.3 ส่วนของการแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก (DAC)

วงจรในส่วนนี้เป็นส่วนที่แสดงให้เห็นว่าสัญญาณอินพุตที่ป้อนกับอินพุตที่แปลงผ่านเอิตีซีแล้วแตกต่างกันมากน้อยเพียงใดและยังเป็นส่วนที่แสดงเอาท์พุทที่ออกจาก TMS32010 ด้วย ซึ่งในส่วนนี้เลือกใช้ไอซีเบอร์ DAC0800 ซึ่งแปลงสัญญาณดิจิตอล 8 บิต ให้เป็นสัญญาณอนาลอก มีเซตตลิ่งใหม่ 100 นาโนเซค โดยจะแปลงออกมาในรูปแบบของกระแส ดังนั้นจึงต้องมีวงจรแปลงกระแสเป็นแรงดันด้วย



รูปที่ 4 วงจรดิจิตอลทอนาลอก : ดีเอซี

$$I_{FS} = (V_{REF} / R_{REF}) * 255 / 256$$

$$V_{REF} = 10.000 \text{ V}$$

$$R_{REF} = 5.000 \text{ K}$$

$$R_{IS} = R_{REF}$$

$$C_c = 0.01 \text{ uF}$$

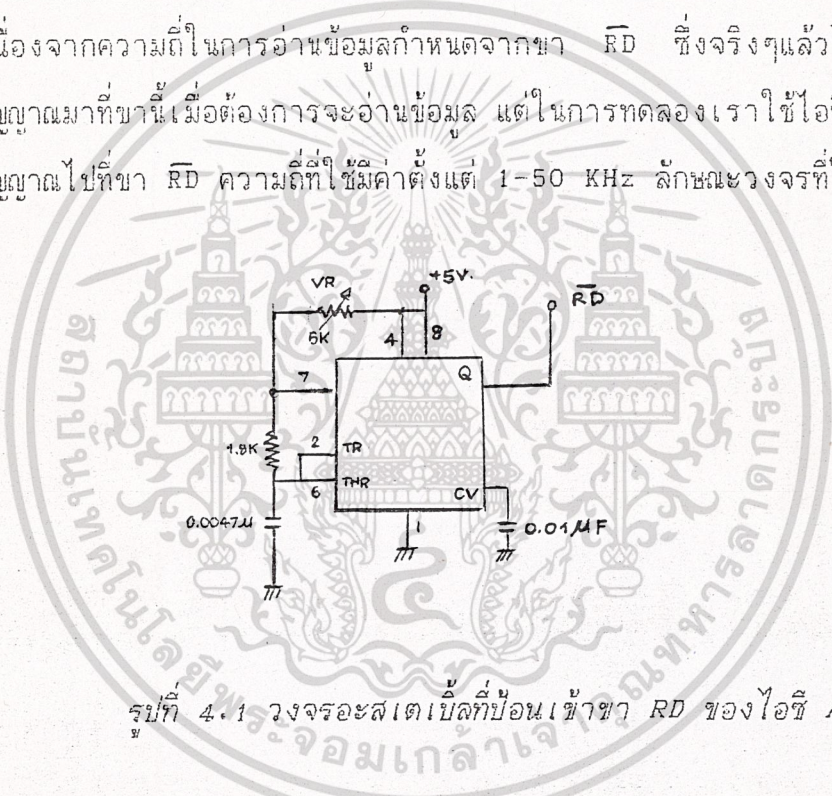
$$V_{LC} = 0 \text{ V}$$

ส่วน ออปแอมป์ B₂ จะเป็นตัวแปลงสัญญาณที่อยู่ในรูปกระแสให้เป็นสัญญาณแรงดัน โดยแรงดันที่ได้จะมีสัญญาณเป็น บวก ลบ
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 การทดลอง

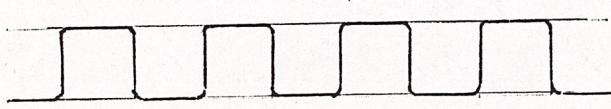
ภาคแปลงสัญญาณอนาล็อกเป็นดิจิตอลและดิจิตอลเป็นอนาล็อก

- 1.) ทดลองป้อนสัญญาณรูปซายน์ขนาด $5 V_{pp}$ 1KHz จากฟังก์ชันเจเนเรเตอร์เข้าที่ขาอินพุทของไอซีแอมป์โอปแอมป์
- 2.) ปรับสัญญาณ V_{ref} ของไอซีเบอร์ ADC908 ให้ได้ $-10 V$ โดยปรับ VR_2 ที่ต่อกับไอซีเบอร์ LM337 แล้วปรับ VR_1 (trimpot) ให้ได้ $V_{port} = 10 V$.
- 3.) ต่อขาสัญญาณ CS ของไอซีเบอร์ ADC908 ลงกราวด์
- 4.) เนื่องจากความถี่ในการอ่านข้อมูลกำหนดจากขา \overline{RD} ที่จริงแล้วไอซี TMS32010 จะเป็นตัวส่งสัญญาณมาที่ขา \overline{RD} นี้เมื่อต้องการจะอ่านข้อมูล แต่ในการทดลองเราใช้ไอซีเบอร์ LM 555 ในการสร้างสัญญาณไปที่ขา \overline{RD} ความถี่ที่ใช้มีค่าตั้งแต่ 1-50 KHz ลักษณะวงจรที่ใช้แสดงดังรูป

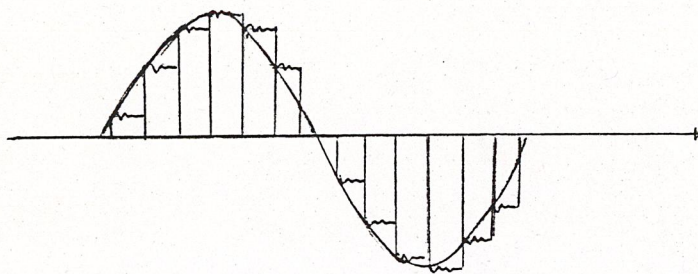


รูปที่ 4.1 วงจรอะอสเตเบิลที่ป้อนเข้าขา RD ของไอซี ADC908

ผลที่ได้คือเมื่อใช้สโคปวัดที่จุดเอาต์พุทของไอซีเบอร์ ADC908 จะได้ สัญญาณที่มีลักษณะสี่เหลี่ยมผืนผ้า โดยภาพจะไหวตลอดเวลาทำให้ไม่ทราบว่ามีสัญญาณรบกวนเกิดขึ้นมาก หรือน้อยเพียงใดจึงเปลี่ยนจุดวัดไปจับที่จุดเอาต์พุทของ ไอซี DAC0800 สัญญาณที่ได้มีลักษณะดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้นรูปที่ 4.2 รูปสัญญาณ ที่วัดที่เอาต์พุทของไอซี เบอร์ ADC908



รูปที่ 4.3 แสดงรูปสัญญาณที่วัดที่เอาต์พุทของไอซีเบอร์ DAC๐๘๐๘

จากรูปสัญญาณจะสังเกตเห็นสัญญาณรบกวนเกิดขึ้นมีลักษณะ เป็นแอดควีซีชัน ไทม์ซึ่งทดลองแก้ไขโดยการเพิ่มค่า โอลด์ คอปายีเตอร์ ทำให้สัญญาณรบกวนลดลงบ้าง

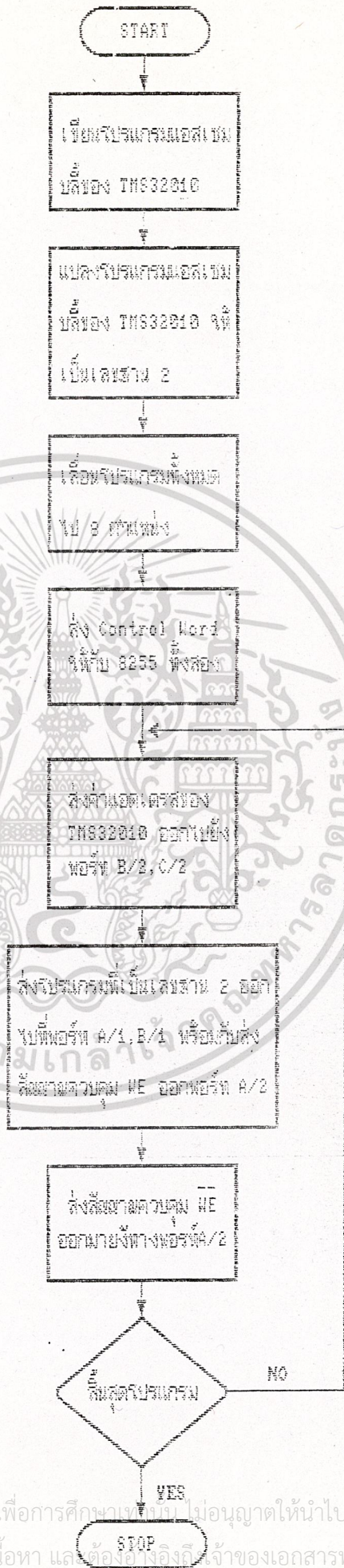
การทดลองส่วน Port จากวงจรที่ออกแบบมาจะเห็นว่าต้องการใช้ พอร์ต ถึง 5 พอร์ตจึงเลือกใช้ 8255 2ตัว โดยใช้ ดิวลิวซ์ในการอ้างแอดเดสของพอร์ต การทดลอง ก็เพียงแต่เขียนโปรแกรมสั่งให้คอมพิวเตอร์ เอาที่ค่าออกมาที่ละพอร์ตแล้วทดลองวัดค่าดูว่าค่าที่ได้ตรงกับค่าที่ส่งเอาท์ และตรงกับพอร์ตหรือไม่ ในการทดลองนี้ได้ทดลองวัดค่าโดยใช้ดิจิตอลมัลติมิเตอร์ สโคป และลอจิกอนาไลซ์วัดค่า ผลที่ได้ตรงตามที่คาดไว้จึงถือว่าใช้ได้

การทดลองส่วนของ RAM ในการทดลองได้ใช้โปรแกรมอินเตอร์เฟซซึ่งเป็นโปรแกรมทดลองซึ่งได้แสดงไว้แล้วที่ภาคผนวก

โปรแกรมการอินเตอร์เฟสกับฮาร์ดแวร์ของคิวิตอลซิกแนลโปรเซสซิง

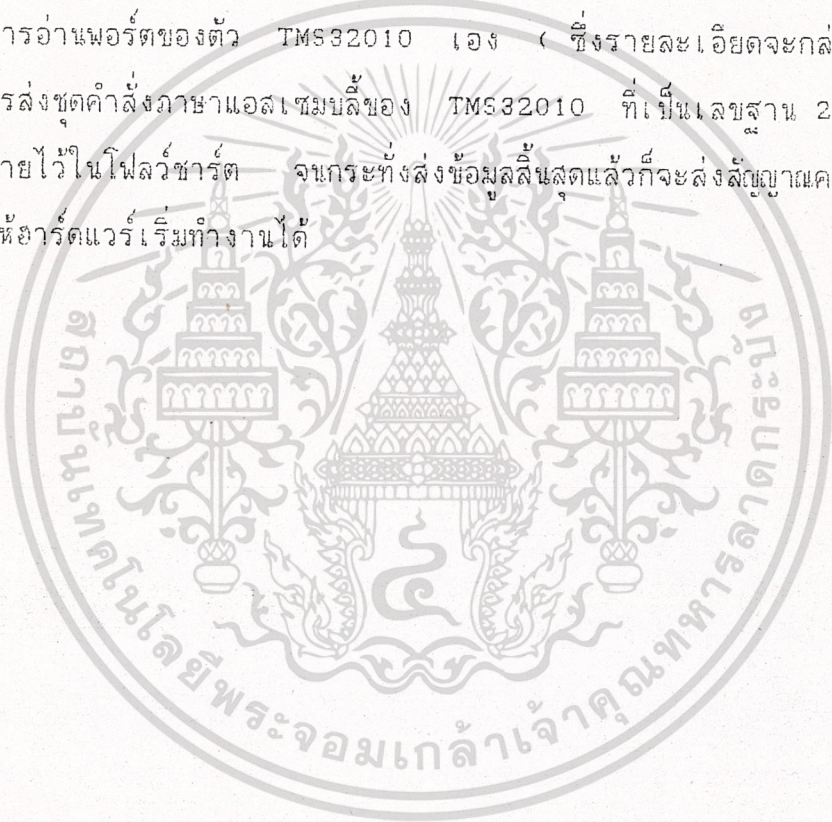
ส่วนของโปรแกรมที่ทำการเชื่อมต่อระหว่างคอมพิวเตอร์ไอบีเอ็มพีซี (IBM PC) กับฮาร์ดแวร์ของ TMS32010 ได้แสดงออกมาเป็นไฟล์ชาร์ตดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของโปรแกรมจะมีลักษณะเป็นไปตามโฟลว์ชาร์ตคือ ขั้นตอนแรกเราจะต้องเขียนโปรแกรมที่เป็นภาษาแอสเซมบลีของ TMS32010 เสียก่อน แล้วนำไปทำการคอมไพล์โดยโปรแกรมแอสเซมเบลอร์ของ TMS32010 หรือจะทำการเขียนเป็นเลขฐาน 16 ลงในโปรแกรมอินเตอร์เฟซโดยตรงก็ได้โดยใช้คำสั่ง EDIT โปรแกรมอินเตอร์เฟซก็จะทำการแปลงให้อยู่ในรูปรหัสแอสกี (ASCII Code) เพื่อความสะดวกในการส่งข้อมูลที่เป็นไบนารี และนำเอาข้อมูลที่เป็นชุดคำสั่งเหล่านี้ไปเก็บไว้ที่หน่วยความจำเสียก่อน จากนั้นโปรแกรมอินเตอร์เฟซก็จะส่งชุดคำสั่งของ TMS32010 ตำแหน่ง 8 ไบนารีแรก ไปยังหน่วยความจำบนการ์ดเพื่อป้องกันการผิดพลาดจากการอ่านพอร์ตของตัว TMS32010 เอง (ซึ่งรายละเอียดจะกล่าวไว้ภายหลัง) และก็จะทำการส่งชุดคำสั่งภาษาแอสเซมบลีของ TMS32010 ที่เป็นเลขฐาน 2 ออกไปยังพอร์ตต่างๆที่ตั้งชื่ออธิบายไว้ในโฟลว์ชาร์ต จนกระทั่งส่งข้อมูลสิ้นสุดแล้วก็จะส่งสัญญาณคอนโทรลออกทางพอร์ต A/2 ให้ฮาร์ดแวร์เริ่มทำงานได้



บทที่ 5 วิเคราะห์ และ สรุปรูป

จากการศึกษาการทำงานของ TMS32010 กับหน่วยความจำแรมนั้นพบว่า มีจุดบกพร่องบางจุด ตัวอย่างเช่น เมื่อหลังจากการรีเซท TMS32010 เรียบร้อยแล้ว โปรแกรมเคาน์เตอร์ก็จะมีค่าเป็น 000h และก็จะเริ่มทำการรันโปรแกรมที่ตำแหน่งแอดเดรสที่ 000h แต่จะพบว่าในการเขียน (Write) ข้อมูลลงไปยังหน่วยความจำ และการส่งข้อมูลออก (Out Port) จะให้สัญญาณควบคุม (Control Signal) เดียวกันดังนั้นจะทำให้ข้อมูลบริเวณแอดเดรสที่ 000h ถึง 007h ของหน่วยความจำแบบแรม ไม่มีความปลอดภัย การแก้ปัญหาที่ทำได้โดยการทำให้โปรแกรมขึ้นมาโปรแกรมหนึ่ง มีลักษณะให้โปรแกรมเคาน์เตอร์กระโดดไปทำงานที่แอดเดรสที่ 008h แทนที่โดยไม่มีเงื่อนไข ซึ่งโปรแกรมนี้จะอยู่ที่แอดเดรสที่ 000h ดังนั้นถ้ามีการทำคำสั่งส่งข้อมูลออกพอร์ตเกิดขึ้นก็จะมีผลกระทบต่อโปรแกรมจริงๆ

ข้อบกพร่องของ TMS32010 อีกข้อหนึ่งก็คือ หน่วยความจำทั้งหน่วยความจำข้อมูล และหน่วยความจำโปรแกรมมีขนาดเล็กเกินไป เพราะในการทำงานแบบความเร็วสูงนั้นเราไม่สามารถที่จะเก็บข้อมูลที่รับเข้ามา หรือส่งออกไปได้เลย ดังนั้นถ้าเราต้องการเก็บข้อมูลต่างๆในการประมวลผลไว้จึงต้องต่อหน่วยความจำเพิ่มเติม โดยอาศัยพอร์ตซึ่งจะต้องมีวงจรที่ซับซ้อนเพิ่มขึ้นไปอีก นอกจากนี้ TMS32010 ก็ยังมีข้อบกพร่องอย่างอื่น เช่น การทำ DMA (Direct Memory Access), การสร้างสถานะคอย (Wait State) เป็นต้น

ในการออกแบบชุดพัฒนาดีจิตอลซิกแนลโปรเซสซิ่งนั้น การใช้วงจรในลักษณะแบบแรมสองทาง มีข้อดีของวงจรถือคือเราไม่จำเป็นต้องเขียนแอมอนิเตอร์โปรแกรมเก็บไว้ในอีพรอม ซึ่งจะเป็นการสิ้นเปลืองเวลาในการอัดอีพรอมในการใช้งานต่างๆกันในแต่ละครั้ง ข้อมูลที่เป็นภาษาแอสเซมบลีของ TMS32010 ก็จะถูกเก็บไว้ในฟลอปปีดิสก์ (Floppy Disk) และถ้าเราต้องการใช้งานก็เพียงแต่โหลดข้อมูลดังกล่าวผ่านไอบีเอ็มไปออกที่หน่วยความจำของการ์ดเท่านั้น

ส่วนการทำงานของวงจรถูกัดนั้นควรจะต้องมีการระวังเรื่องการปิดเศษ (Round off) สำหรับการนำไปใช้ในวงจรฟิลเตอร์แบบแบนแคบ (Narrow Band Filter) และส่วนของวงจรถูกัดนั้นก็ควรทำโปรแกรมที่สนับสนุนความเป็นคาบของสัญญาณที่ส่งออกมาด้วย

สำหรับปัญญานិพนธ์ฉบับนี้ได้ทำการเริ่มประกอบวงจรถูกัดดีจิตอลซิกแนลโปรเซสซิ่งขึ้นมาใหม่โดยไม่ได้เลียนแบบวงจรของทีอื่นๆมาตามข้อ เสนอแนะของท่านอาจารย์ที่ปรึกษา ทั้งนี้ก็เพื่อความเข้าใจในส่วนของฮาร์ดแวร์ของดีจิตอลซิกแนล เซลซิ่ง ดังนั้นจึงมีข้อบกพร่องอยู่หลายจุดซึ่งควรจะแก้ไขให้เหมาะสมยิ่งขึ้นต่อไป

กิติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ได้รับความช่วยเหลือเป็นอย่างดีจาก อาจารย์ สุรพันธ์ เตื่อไพบุลย์ ซึ่งเป็นอาจารย์ที่ปรึกษาตลอดการทำปริญญานิพนธ์ฉบับนี้ ตลอดจนรองศาสตราจารย์ มั่นส ลิ้งวรศิลป์ และอาจารย์ท่านต่างๆ รวมไปถึงบุคคลอื่นๆ ที่ไม่สามารถที่จะกล่าวรายนามได้ครบถ้วนทุกท่าน ที่ได้ให้คำแนะนำอันมีค่า และเป็นประโยชน์เป็นอย่างมาก ข้าพเจ้าจึงขอขอบพระคุณเป็นอย่างสูงมาไว้ ณ. ที่นี้



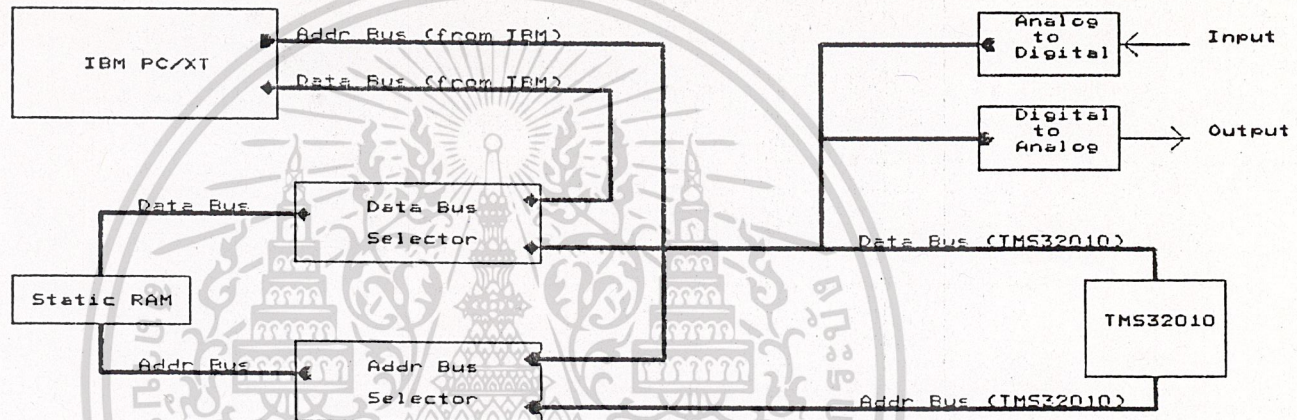
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

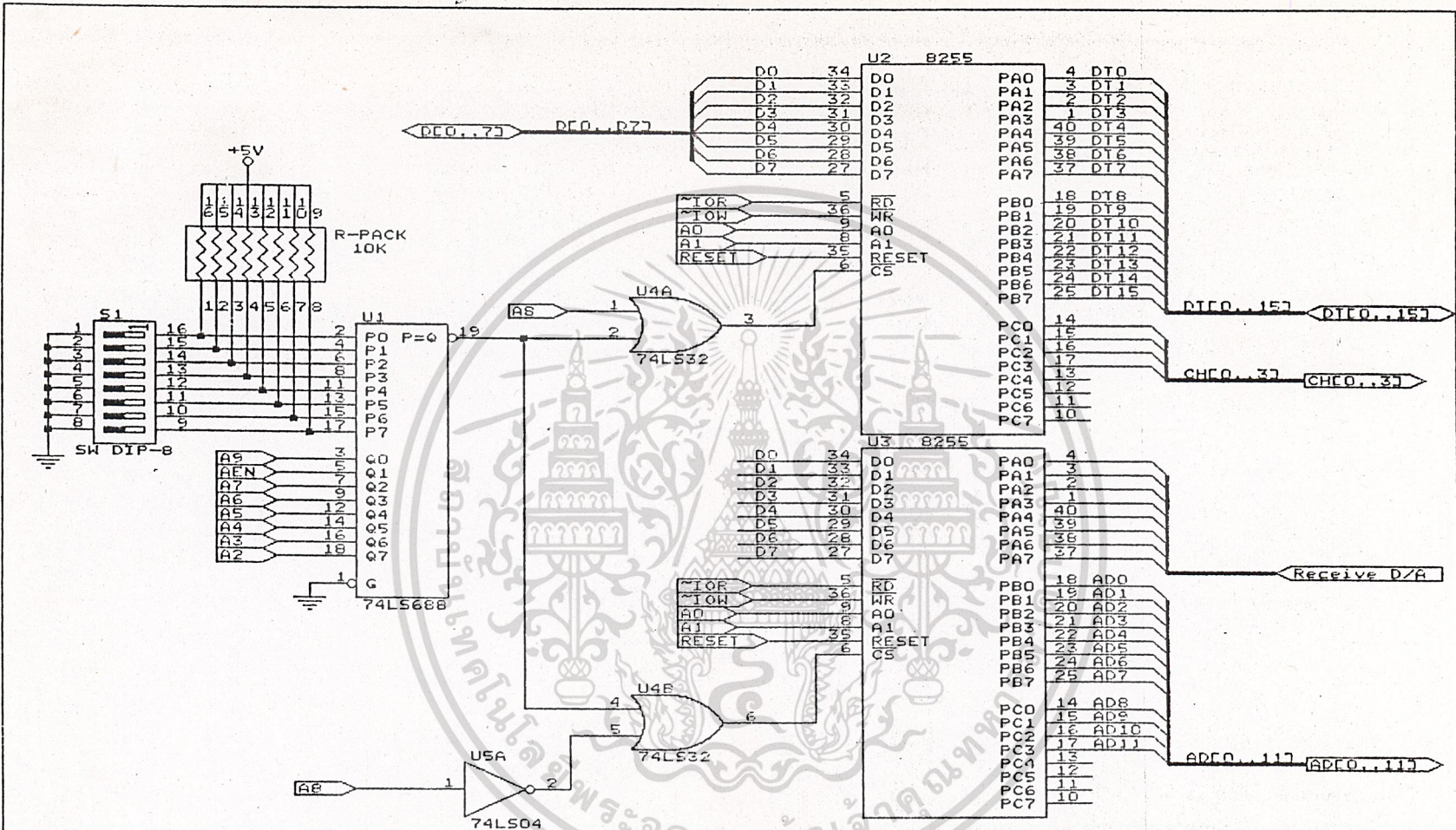
ภาคผนวก

ประกอบไปด้วยรูปดังนี้

- 1.) บล็อกไดอะแกรมของชุดพัฒนาดีจิิตอลซิกแนลโปรเซสซิง
- 2.) วงจรพอร์ทของ IBM PC/XT
- 3.) วงจรส่วนของ TMS32010
- 4.) วงจรหน่วยความจำ
- 5.) วงจรแปลงสัญญาณอนาลอก และดิจิตอล
- 6.) โปรแกรมอินเตอร์เฟสระหว่างไอบีเอ็มพีซีกับ TMS32010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



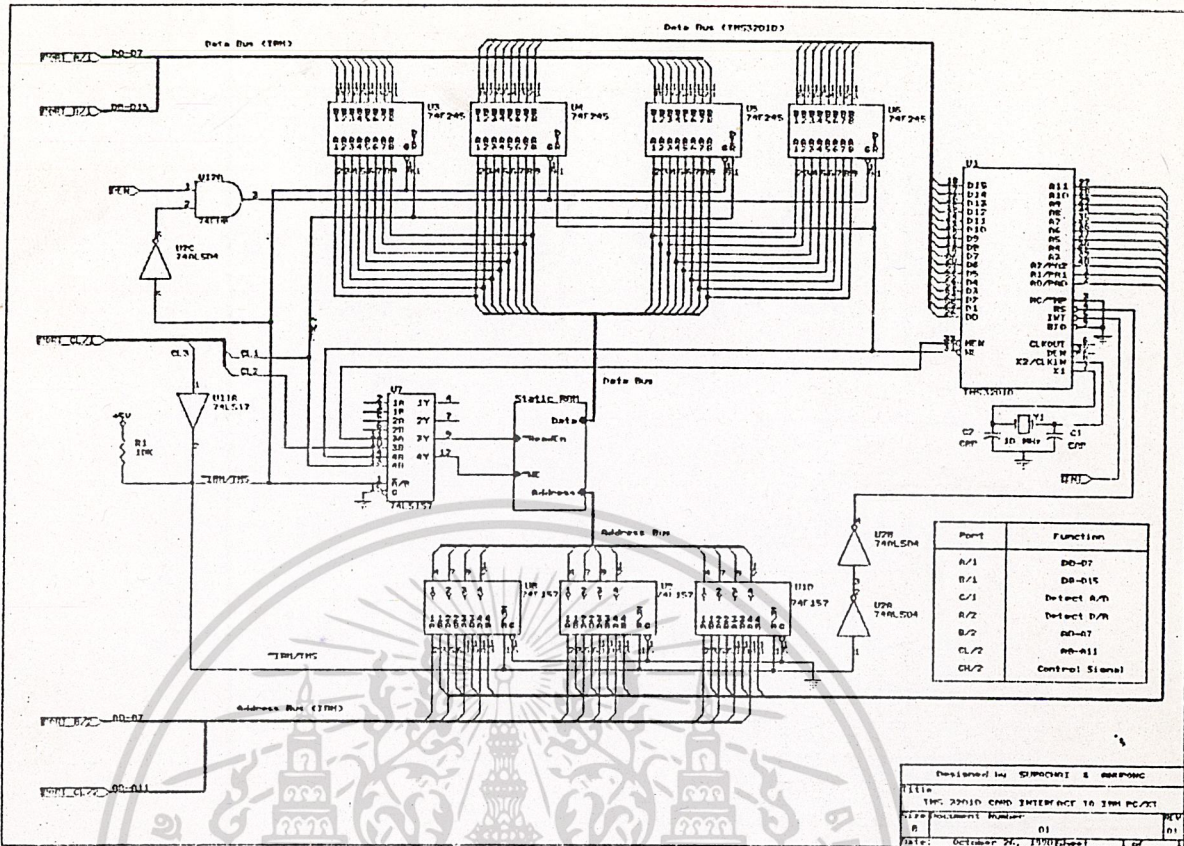


Designed by Surachai & Anurong

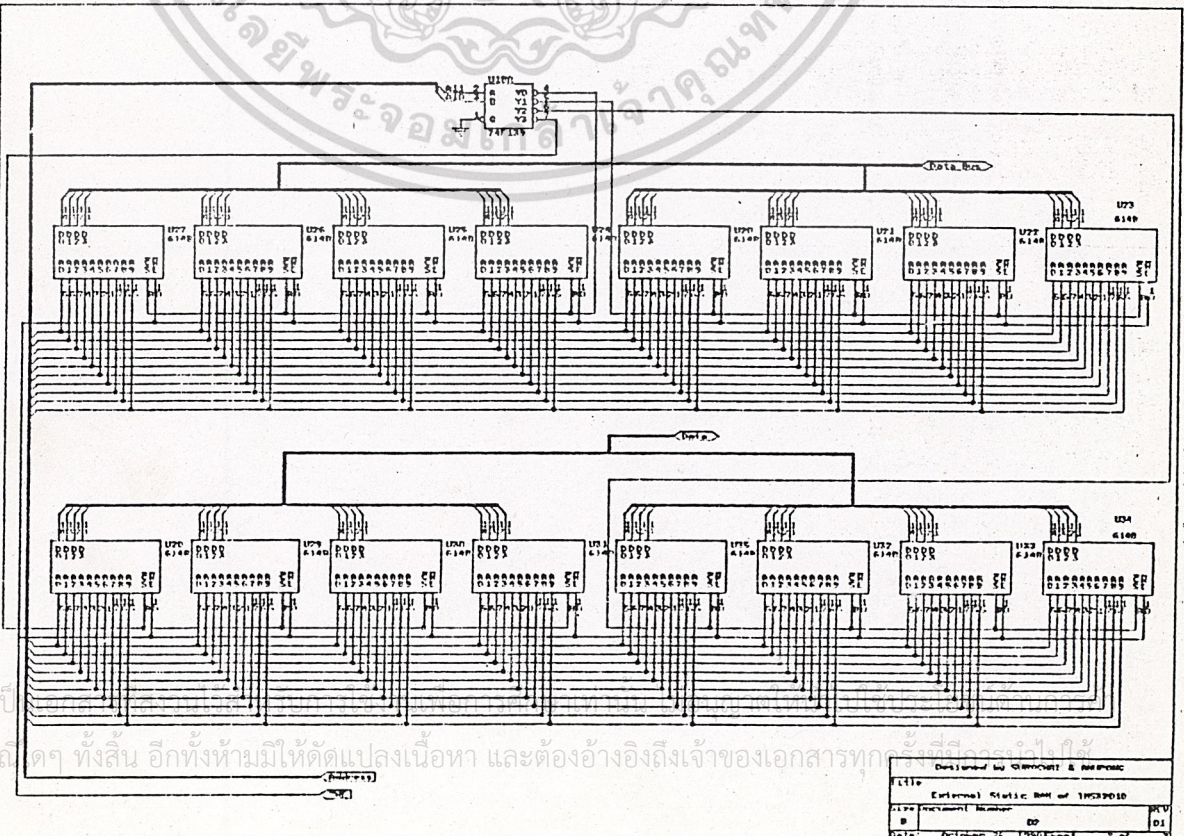
Title
Decoding Port for TMS32010 Card Interface

Size Document Number
A 02 REV 02

Date: October 26, 1990 Sheet of 1

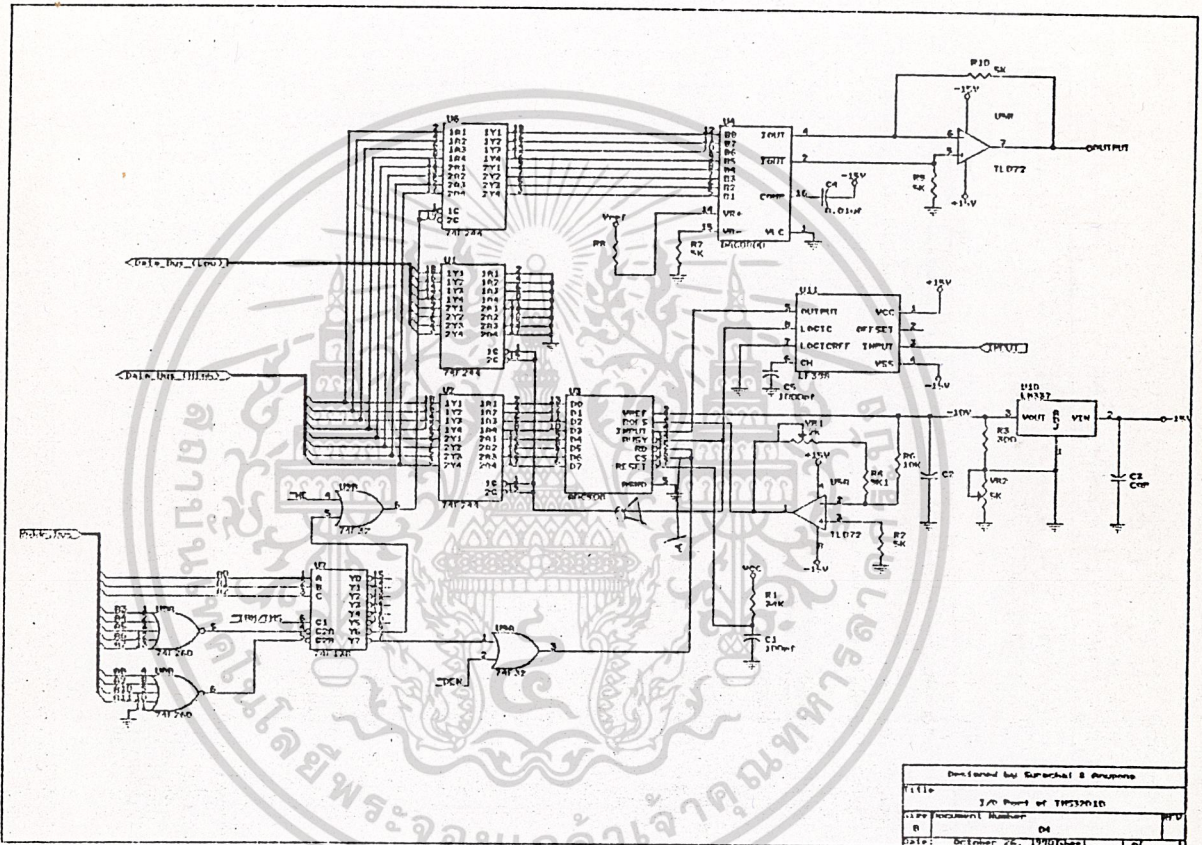


Designed by SIVACHIT & ASSOCIATE
 Title: 1MB STATIC RAM INTERFACE TO IBM PC/XT
 Project Number: 01
 Date: October 24, 1987
 Rev: 01



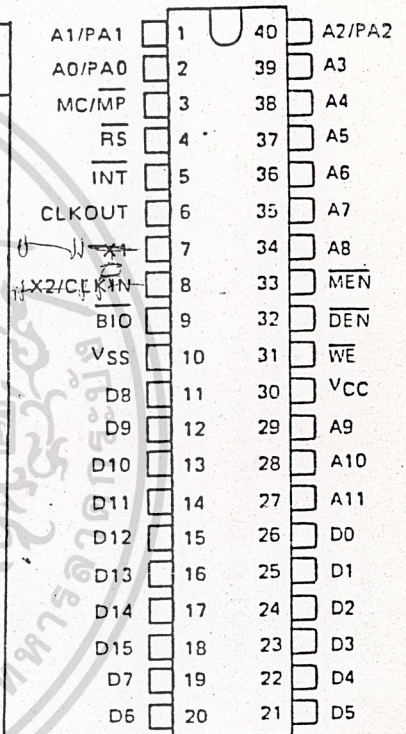
Designed by SIVACHIT & ASSOCIATE
 Title: External Static RAM of 1MBX2010
 Project Number: 01
 Date: October 24, 1987
 Rev: 01

เอกสารนี้เป็น...
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SIGNAL	I/O	DEFINITION
VCC, VSS	IN	Power and ground
X1	IN	Crystal input
X2/CLKIN	IN	Crystal input or external clock input
CLKOUT	OUT	System clock output, 1/4 crystal/CLKIN frequency
\overline{WE}	OUT	Write enable indicates valid data on D15-D0.
\overline{DEN}	OUT	Data enable indicates the processor accepting input data on D15-D0.
\overline{MEN}	OUT	Memory enable indicates that D15-D0 will accept external memory instruction.
\overline{RS}	IN	Reset used to initialize the device
\overline{INT}	IN	Interrupt
BIO	IN	External polling input for bit test and jump operations
MC/ \overline{MP}	IN	Memory mode select pin. High selects microcomputer mode. Low selects microprocessor mode. (See section, 'Program Memory and Memory Expansion.')
D15-D0	I/O	16-bit data bus
A11-A0/ PA2-PA0	OUT	External address bus. I/O port address multiplexed over PA2-PA0.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#include <proj.h>
#include <menu.h>
```

```
int offset,k;
int fileflag = 0;
int editflag = 0;
int sendflag = 0;
int *buf;
int *buffer;
char *defaultname;
char *fname;
```

```
char *Menu[ITEMS] = {"Load File",
                    "File Edit",
                    "Send Message File",
                    "Quit"};
```

```
char *Heading = "Represent By Surachai Pirmsinthavee.";
```

```
void Algho(int);
void Sending(void);
void LoadFile(char *namefp);
void Editor(void);
void Delay(int);
void showmenu(int);
void main(int,char *[]);
int getmesg(int);
```

```
void main(argc,argv)
int argc;
char *argv[];
{
    int messno = 0;
    if ( argc > 2 )
    {
        printf("Usage : A>store X\nX = File to be opened");
        exit(0);
    }
    if ( argc == 2 )
    {
        LoadFile(argv[1]);
    }
    OFFC;
    ED();
    showmenu(messno);
    while (messno != ITEMS - 1)
    {
        messno = getmesg(messno);
        ED();
        Algho(messno);
    }
    ONC;
    free(buf);
    free(buffer);
}
/*-----End main()-----*/
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
switch (mess)
```

```

{
case 0: if ((fileflag == 0) && (editflag == 0))
{
LoadFile("");
}
else
{
_clearscreen(_GCLEARSCREEN);
printf("\b");
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tCann't load another file");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
}
showmenu(mess);
break;
case 1: if (fileflag == 1)
{
if (editflag == 1)
{
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tAlready Edit.Cann't Edit");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
showmenu(mess);
}
else
{
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tAlready Load.Cann't Edit");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
showmenu(mess);
}
}
else
{
if (editflag == 1)
{
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tAlready Edit.Cann't Edit");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
}
else
{
Editor();
_clearscreen(_GCLEARSCREEN);
}
showmenu(mess);
}
break;
case 2: if (sendflag == 0)
{
Sending();
}
else
{
printf("\a\n\t\tAlready send,cann't send anymore");
_clearscreen(_GCLEARSCREEN);
}
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้Sending(); เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

{
case 0: if ((fileflag == 0) && (editflag == 0))
{
LoadFile("");
}
else
{
_clearscreen(_GCLEARSCREEN);
printf("\b");
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tCann't load another file");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
}
showmenu(mess);
break;
case 1: if (fileflag == 1)
{
if (editflag == 1)
{
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tAlready Edit.Cann't Edit");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
showmenu(mess);
}
else
{
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tAlready Load.Cann't Edit");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
showmenu(mess);
}
}
else
{
if (editflag == 1)
{
_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tAlready Edit.Cann't Edit");
printf("\n\t\tPress any key");
getch();
_clearscreen(_GCLEARSCREEN);
}
else
{
Editor();
_clearscreen(_GCLEARSCREEN);
}
showmenu(mess);
}
break;
case 2: if (sendflag == 0)
{
Sending(0);
}
else
{
printf("\a\n\t\tAlready send,cann't send anymore");
_clearscreen(_GCLEARSCREEN);
}
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ Sending(0); เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

_clearscreen(_GCLEARSCREEN);
printf("\a\n\t\tAlready send,cann't send anymore");

```



```
CUU(2 * ITEMS -2);
showmenu(mnum = 0);
}
break;
```

```
    }
    return mnum;
}
}
```

```
void LoadFile(namefp)
char *namefp;
{
```

```
    int content;
    FILE *fp;

    ONC;
    if (fileflag == 0)
    {
        printf("Please Enter File Name ->");
        scanf("%s",namefp);
        fileflag = 1;
    }
    if ((fp = fopen(namefp,"rb")) == NULL)
    {
        printf("Error Reading File");
        exit(1);
    }
    else
    {
        buffer = calloc(1024,8);
        if (buffer == NULL)
            printf("\tFuck You! Can't allocate memory.");
        offset = 0;
        while ((content = fgetc(fp)) != EOF)
        {
            *(buffer+offset) = content;
            printf("\n loading value : %Xh or %dd \t ",content,content);
            printf("at offset : %Xh",offset);
            offset++;
        }
        fclose(fp);
        Delay(3);
        _clearscreen(_GCLEARSCREEN);
        fileflag = 1;
        OFFC;
    }
}
```

```
void Editor()
{
```

```
    int asm,ask;
    int j;
    FILE *fptr;
```

```
    ONC;
    _clearscreen(_GCLEARSCREEN);
    printf("\n\tPlease enter the file you want to store the
    printf("TMS32010's Assembly: ");
    scanf("%s",fname);
    printf("\n\tNow your data is in the file name: %s\n",fname);
    _clearscreen(_GCLEARSCREEN);
```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ

ไม่ว่ากรณีใดๆ ห้ามทำซ้ำและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

printf("\tPlease enter the Assembly with the correct form\n");
fptr = fopen(fname,"wb");
if (fptr == NULL)
{
    printf("Error opening file!\n");
    printf("Press any key to continue.\n");
    getche();
    exit(1);
}
k = 0;
buf = calloc(1016,8);
printf("\nPlease Enter...\n");

do
{
    asm = getche();
    switch(asm)
    {
        case '0':*(buf+k) = 0;break;
        case '1':*(buf+k) = 1;break;
        case '2':*(buf+k) = 2;break;
        case '3':*(buf+k) = 3;break;
        case '4':*(buf+k) = 4;break;
        case '5':*(buf+k) = 5;break;
        case '6':*(buf+k) = 6;break;
        case '7':*(buf+k) = 7;break;
        case '8':*(buf+k) = 8;break;
        case '9':*(buf+k) = 9;break;
        case 'a':*(buf+k) = 10;break;
        case 'b':*(buf+k) = 11;break;
        case 'c':*(buf+k) = 12;break;
        case 'd':*(buf+k) = 13;break;
        case 'e':*(buf+k) = 14;break;
        case 'f':*(buf+k) = 15;break;
        case 'A':*(buf+k) = 10;break;
        case 'B':*(buf+k) = 11;break;
        case 'C':*(buf+k) = 12;break;
        case 'D':*(buf+k) = 13;break;
        case 'E':*(buf+k) = 14;break;
        case 'F':*(buf+k) = 15;break;
        case '8':k = k - 2;break;

        default:{
                                k--;
                                putchar(8);
                            }
                            break;
    }
    k++;
}
while ( asm != 13 );

j = 0;
do
{
    fprintf(fptr,"%c",*(buf+j));
    printf("\n Storing Value: %Xh into memory.",*(buf+j))
}
while (j != k);
fclose(fptr);
Delay(3);

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดก็ตามที่หากมีการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    _clearscreen(_GCLLEARSCREEN);
    editflag = 1;
    OFFC;
} /* end of editor */

```

```

void Sending()
{

```

```

    int i,j,z;
    int count = 0;
    int *dmem;
    unsigned char a = 0;
    unsigned char index = 0;
    unsigned char datl,dath,vindex;

```

```

    dmem = calloc(1015,8);
    if ( editflag == 0 )
        if ( fileflag == 0 )
            exit(0);
        else
            dmem = buffer;
    else

```

```

        dmem = buf;
    outp(con8255,0x80);
    outp(con82552,0x80);
    outp(ah_port,0);
    for (index = 0;index < 8;index++)
    {
        outp(al_port,index);
        outp(dl_port,0);
        outp(dh_port,0);
        outp(control,WritEn);
        printf("\n index: %d",index);
    }

```

```

    vindex = 8;
    j = 0;
    do
    {
        i = vindex - 8;
        outp(al_port,vindex);
        if (i > 255)
        {
            a++;
            outp(ah_port,a);
            vindex = 8;
            i = 0;
        }

```

```

        else outp(ah_port,0);
        datl = (char)dmem[2*i];
        dath = (char)dmem[(2*i) + 1];
        outp(dl_port,datl);
        outp(dh_port,dath);
        outp(control,WritEn);
        printf("\n a: %d vindex: %5d,i: %3X\t",a,vindex,i);
        printf(" Data High: %3X Data low: %3Xh",dath,datl);
        vindex++;
        if ( offset == 0 )
            offset = k;
        z = offset % 2;
        if (z == 1)
            offset++;
        if (count == (offset/2 - 1))

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ส่วนตัวเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเงื่อนไขว่าหากจำเป็นต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        break;
        count++;
        j++;
    }
    while (( a < 3) || (i < 255) || ( offset != j));
    Delay(3);
    _clearscreen(_GCLLEARSCREEN);
    free(dmem);
    sendflag = 1;
}
/*-----End Sending-----*/

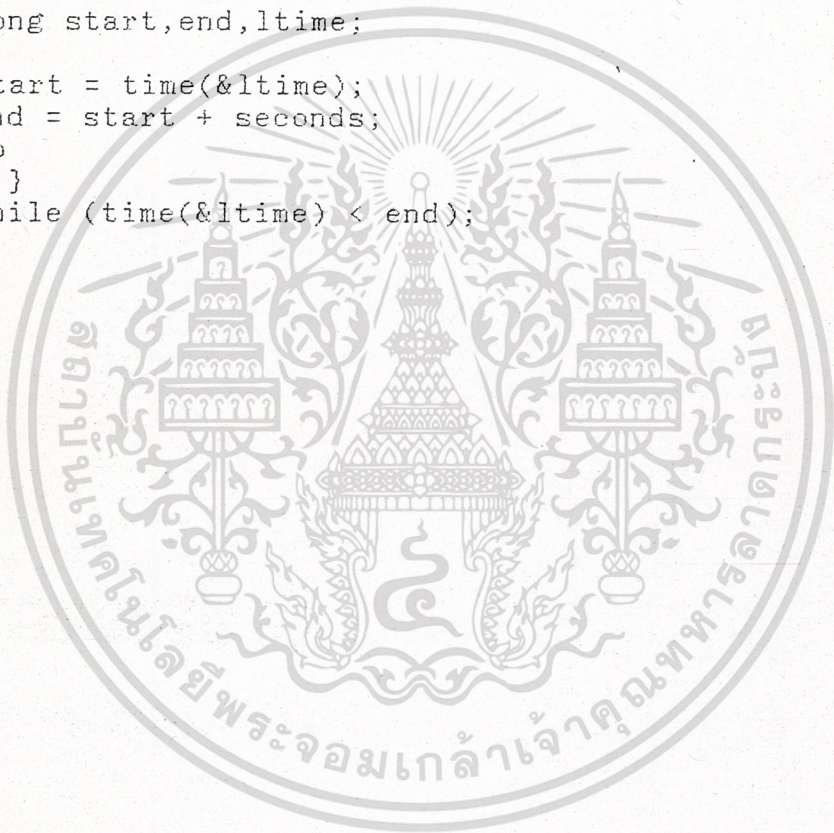
```

```

void Delay(seconds)
int seconds;
{
    long start,end,ltime;

    start = time(&ltime);
    end = start + seconds;
    do
    {;}
    while (time(&ltime) < end);
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DAC0800, DAC0801, DAC0802 8-Bit Digital-to-Analog Converters

General Description

The DAC0800 series are monolithic 8-bit high-speed current-output digital-to-analog converters (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC0800 series also features high compliance complementary current outputs to allow differential output voltages of 20 V_{pp} with simple resistor loads as shown in Figure 1. The reference-to-full-scale current matching of better than ± 1 LSB eliminates the need for full-scale trims in most applications while the nonlinearities of better than $\pm 0.1\%$ over temperature minimizes system error accumulations.

The noise immune inputs of the DAC0800 series will accept TTL levels with the logic threshold pin, V_{TC} pin 1 grounded. Simple adjustments of the V_{TC} potential allow direct interface to all logic families. The performance and characteristics of the device are essentially unchanged over the full ± 4.5 V to ± 18 V power supply range; power dissipation is only 33 mW with ± 5 V supplies and is independent of the logic input states.

The DAC0800, DAC0802, DAC0800C, DAC0801C and DAC0802C are a direct replacement for the DAC-08, DAC-08A, DAC-08C, DAC-08E and DAC-08H, respectively.

Features

- Fast settling output current 100 ns
- Full scale error ± 1 LSB
- Nonlinearity over temperature $\pm 0.1\%$
- Full scale current drift ± 10 ppm/ $^{\circ}$ C
- High output compliance -10V to +18V
- Complementary current outputs
- interface directly with TTL, CMOS, PMOS and others
- 2 quadrant wide range multiplying capability
- Wide power supply range ± 4.5 V to ± 18 V
- Low power consumption 33 mW at ± 5 V
- Low cost

Typical Applications

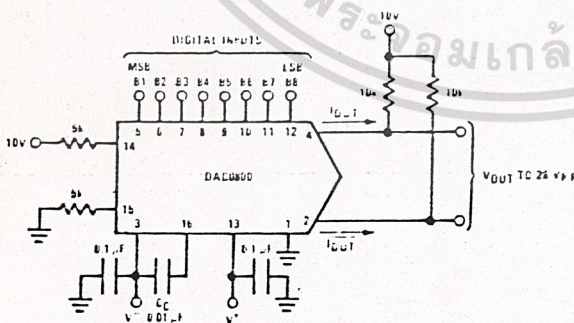
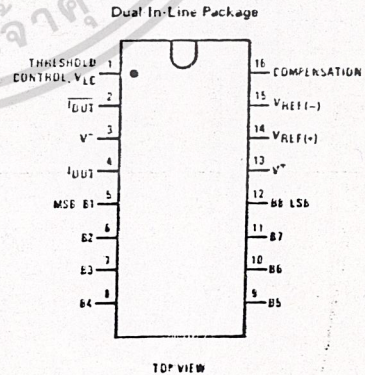


FIGURE 1. ± 20 V_{pp} Output Digital-to-Analog Converter

Connection Diagram



Ordering Information

NON LINEARITY	TEMPERATURE RANGE	ORDER NUMBERS*					
		D PACKAGE (D16C)		N PACKAGE (N16A)			
$\pm 0.1\%$ FS	55° C \leq T _A \leq $+125^{\circ}$ C	DAC0802LD	DAC-08AQ	DAC0802LCJ	DAC-08HQ	DAC0802LCN	DAC-08HP
$\pm 0.1\%$ FS	0° C \leq T _A \leq $+70^{\circ}$ C						
$\pm 0.19\%$ FS	-55° C \leq T _A \leq $+125^{\circ}$ C	DAC0800LD	DAC-08Q	DAC0800LCJ	DAC-08EQ	DAC0800LCN	DAC-08EP
$\pm 0.19\%$ FS	0° C \leq T _A \leq $+70^{\circ}$ C						
$\pm 0.39\%$ FS	0° C \leq T _A \leq $+70^{\circ}$ C			DAC0801LCJ	DAC-08CQ	DAC0801LCN	DAC-08CP

*Note: Devices may be ordered by using either order number.

Absolute Maximum Ratings

Supply Voltage	-18V or 36V
Power Dissipation (Note 1)	500 mW
Reference Input Differential Voltage (V14 to V15)	V ⁻ to V ⁺
Reference Input Common-Mode Range (V14, V15)	V ⁻ to V ⁺
Reference Input Current	5 mA
Logic Inputs	V ⁻ to V ⁻ plus 36V
Analog Current Outputs	Figure 24
Storage Temperature	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Conditions

	MIN	MAX	UNITS
Temperature (T _A)			
DAC0802L	-55	+125	°C
DAC0800L	-55	+125	°C
DAC0800LC	0	+70	°C
DAC0801LC	0	+70	°C
DAC0802LC	0	+70	°C

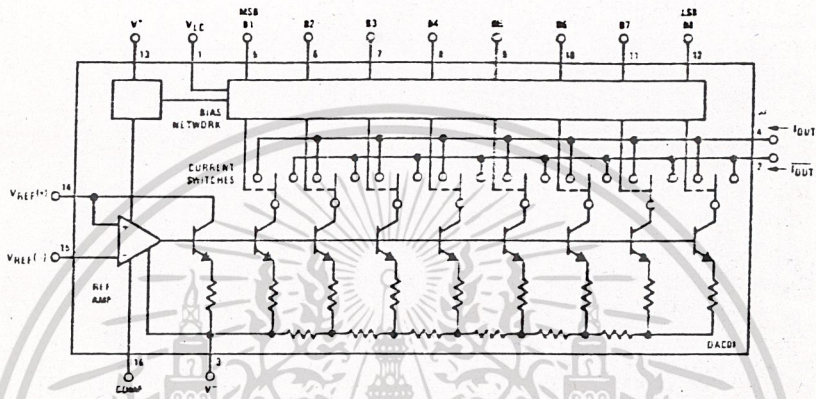
Electrical Characteristics (V_S = ±15V, I_{REF} = 2 mA, T_{MIN} ≤ T_A ≤ T_{MAX} unless otherwise specified. Output characteristics refer to both I_{OUT} and $\overline{I_{OUT}}$.)

PARAMETER	CONDITIONS	DAC0802L/ DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Resolution		8	8	8	8	8	8	8	8	8	Bits
Monotonicity		8	8	8	8	8	8	8	8	8	Bits
Nonlinearity				-0.1			-0.19			-0.39	%FS
t _s Settling Time	To ±1/2 LSB, All Bits Switched "ON" or "OFF", T _A = 25°C		100	135				100	150		ns
	DAC0800L				100	135					ns
	DAC0800LC				100	150					ns
t _{PLH, t_{PWL}} Propagation Delay	T _A = 25°C										
	Each Bit		35	60	35	60		35	60		ns
	All Bits Switched		35	60	35	60		35	60		ns
TCIS _{FS} Full Scale Tempco			-10	-50	-10	-50		-10	-80		ppm/°C
V _{OC} Output Voltage Compliance	Full Scale Current Change ≤ 1/2 LSB, R _{OUT} > 20 MΩ Typ	-10		18	-10		18	-10		18	V
I _{FS4} Full Scale Current	V _{REF} = 10 000V, R14 = 5 000 kΩ R15 = 5 000 kΩ, T _A = 25°C	1.984	1.992	2.000	1.94	1.95	2.04	1.94	1.99	2.04	mA
I _{FS5} Full Scale Symmetry	I _{FS4} - I _{FS2}		-0.5	-4.0		-1	-8.0		-2	-16	μA
I _{ZS} Zero Scale Current			0.1	1.0		0.2	2.0		0.7	4.0	μA
I _{FSB} Output Current Range	V ⁻ = 5V V ⁻ = -8V to -18V	0	2.0	4.2	0	2.0	4.2	0	2.0	4.2	mA
Logic Input Levels											
V _{IL} Logic 0	V _{LC} = 0V			0.8			0.8			0.8	V
V _{IH} Logic 1		2.0			2.0			2.0			V
Logic Input Current											
I _{IL} Logic 0	V _{LC} = 0V -10V ≤ V _{IN} ≤ +0.9V		-2.0	-10		-2.0	-10		-2.0	-10	μA
I _{IH} Logic 1	2V ≤ V _{IN} ≤ +18V		0.002	10		0.002	10		0.002	10	μA
V _{IS} Logic Input Swing	V ⁻ = -15V	-10		18	-10		18	10		18	V
V _{THP} Logic Threshold Range	V _S = ±15V	-10		13.5	-10		13.5	10		13.5	V
I _{IS} Reference Bias Current			-1.0	-3.0		-1.0	-3.0		1.0	3.0	μA
Reference Input Slew Rate	(Figure 24)	4.0	8.0		4.0	8.0		4.0	8.0		mA/μs
PSR _{FS+} Power Supply Sensitivity	4.5V ≤ V ⁻ ≤ 18V		0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
PSR _{FS-}	-4.5V ≤ V ⁻ ≤ -18V		0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
Power Supply Current	V _S = ±5V, I _{REF} = 1 mA										
			2.3	3.8		2.3	3.8		2.3	3.8	mA
			-4.3	-5.8		-4.3	-5.8		-4.3	-5.8	mA
	V _S = 5V, -15V, I _{REF} = 2 mA										
			2.4	3.8		2.4	3.8		2.4	3.8	mA
			-6.4	-7.8		-6.4	-7.8		-6.4	-7.8	mA
	V _S = ±15V, I _{REF} = 2 mA										
			2.5	3.8		2.5	3.8		2.5	3.8	mA
			-6.5	-7.8		-6.5	-7.8		-6.5	-7.8	mA
P _D Power Dissipation	±5V, I _{REF} = 1 mA		33	48		33	48		33	48	mW
	5V, -15V, I _{REF} = 2 mA		108	136		108	136		108	136	mW
	±15V, I _{REF} = 2 mA		135	174		135	174		135	174	mW

Note 1: The maximum junction temperature of the DAC0800, DAC0801 and DAC0802 is 125°C. For operating at elevated temperatures, devices in the dual in-line J or D package must be derated based on a thermal resistance of 100°C/W, junction to ambient, 175°C/W for the molded dual-in-line N package.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



Equivalent Circuit

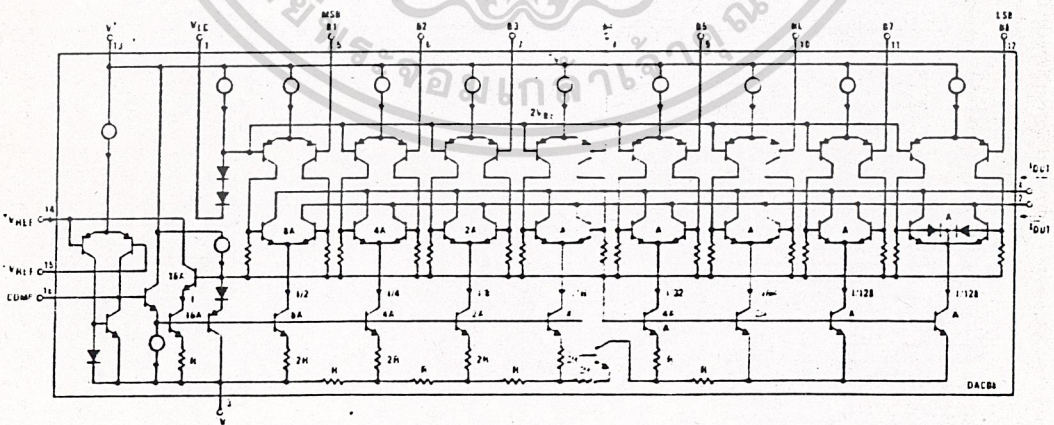


FIGURE 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้แก้ไขหรือดัดแปลงเนื้อหา การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

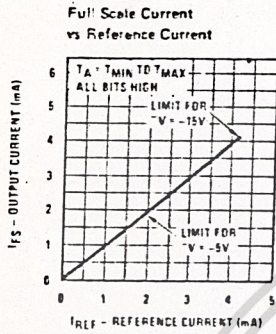


FIGURE 3

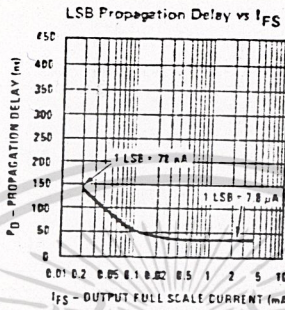
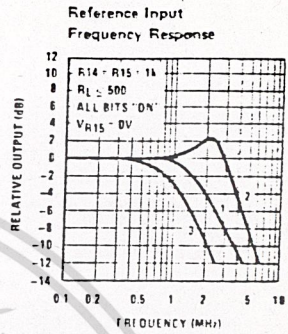
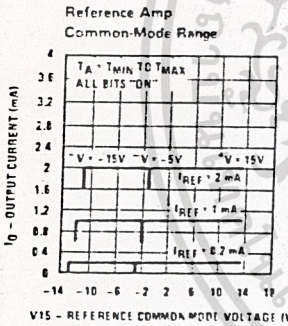


FIGURE 4



Curve 1: $C_C = 15 \text{ pF}$, $V_{IN} = 2 \text{ Vp-p}$ centered at 1V.
 Curve 2: $C_C = 15 \text{ pF}$, $V_{IN} = 50 \text{ mVp-p}$ centered at 200 mV.
 Curve 3: $C_C = 0 \text{ pF}$, $V_{IN} = 100 \text{ mVp-p}$ at 0V and applied through 50Ω connected to pin 14. 2V applied to R14.

FIGURE 5



Note: Positive common-mode range is always $(V+) - 1.5V$.

FIGURE 6

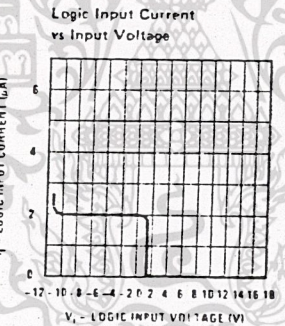


FIGURE 7

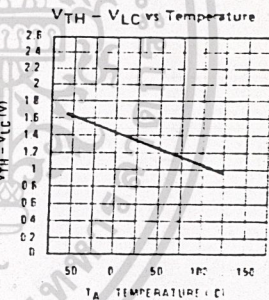


FIGURE 8

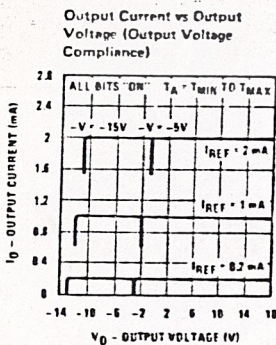


FIGURE 9

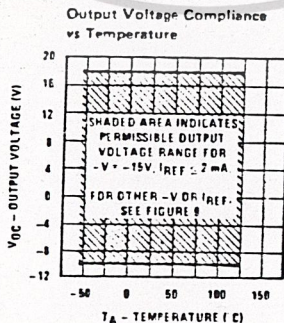
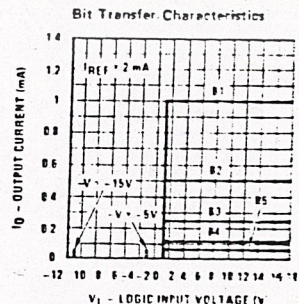


FIGURE 10



Note: B1-B8 have identical transfer characteristics. Bits are fully switched with less than 1/2 LSB error, at less than 100 mV from actual threshold. T_{TH} switching points are guaranteed to be between 0.8 and 2V over the operating temperature range ($V_{LC} = 0V$).

FIGURE 11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LF198/LF298/LF398, LF198A/LF398A Monolithic Sample and Hold Circuits

General Description

The LF198/LF298/LF398 are monolithic sample and hold circuits which utilize BI-FET technology to obtain ultra-high dc accuracy with fast acquisition of signal and low droop rate. Operating as a unity gain follower, dc gain accuracy is 0.002% typical and acquisition time is as low as 6 μ s to 0.01%. A bipolar input stage is used to achieve low offset voltage and wide bandwidth. Input offset adjust is accomplished with a single pin, and does not degrade input offset drift. The wide bandwidth allows the LF198 to be included inside the feedback loop of 1 MHz op amps without having stability problems. Input impedance of $10^{10}\Omega$ allows high source impedances to be used without degrading accuracy.

P-channel junction FET's are combined with bipolar devices in the output amplifier to give droop rates as low as 5 mV/min with a 1 μ F hold capacitor. The JFET's have much lower noise than MOS devices used in previous designs and do not exhibit high temperature instabilities. The overall design guarantees no feed-through from input to output in the hold mode, even for input signals equal to the supply voltages.

Features

- Operates from ± 5 V to ± 18 V supplies
- Less than 10 μ s acquisition time
- TTL, PMOS, CMOS compatible logic input
- 0.5 mV typical hold step at $C_H = 0.01 \mu$ F
- Low input offset
- 0.002% gain accuracy
- Low output noise in hold mode
- Input characteristics do not change during hold mode
- High supply rejection ratio in sample or hold
- Wide bandwidth

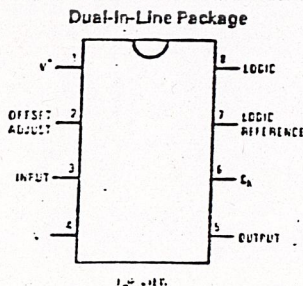
Logic inputs on the LF198 are fully differential with low input current, allowing direct connection to TTL, PMOS, and CMOS. Differential threshold is 1.4V. The LF198 will operate from ± 5 V to ± 18 V supplies. It is available in an 8-lead TO-5 package.

An "A" version is available with tightened electrical specifications.

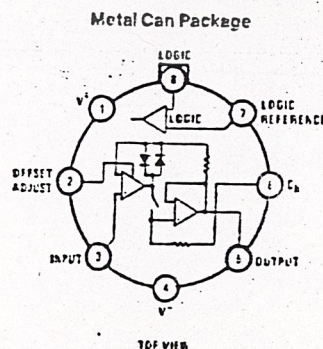
Typical Connection and Performance Curve



Connection Diagrams



Order Number LF398N or LF298AN
See NS Package Number N08E



Order Number LF198H, LF298H,
LF398H, LF198AH or LF398AH
See NS Package Number H05C

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	$\pm 18V$
Power Dissipation (Package Limitation) (Note 1)	500 mW
Operating Ambient Temperature Range	
LF198/LF198A	-55°C to +125°C
LF298	-25°C to +85°C
LF398/LF398A	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Input Voltage	Equal to Supply Voltage
Logic To Logic Reference Differential Voltage (Note 2)	+7V
Output Short Circuit Duration	Indefinite
Hold Capacitor Short Circuit Duration	10 sec
Lead Temperature (Soldering, 10 seconds)	260°C
Thermal Resistance (θ_{JA}) (typicals)	
H package	215°C/W (Board mount in still air)
N package	115°C/W (Board mount in 400LF/min air flow)
θ_{JC} (typical)	20°C/W

Electrical Characteristics (Note 3)

Parameter	Conditions	LF198/LF298			LF398		
		Min	Typ	Max	Min	Typ	Max
Input Offset Voltage, (Note 6)	$T_j = 25^\circ C$ Full Temperature Range		1	3		2	7
Input Bias Current, (Note 6)	$T_j = 25^\circ C$ Full Temperature Range		5	25		10	50
Input Impedance	$T_j = 25^\circ C$		1010			1010	
Gain Error	$T_j = 25^\circ C, R_L = 10k$ Full Temperature Range		0.002	0.005		0.004	0.01
Feedthrough Attenuation Ratio at 1 kHz	$T_j = 25^\circ C, C_h = 0.01 \mu F$	86	86		80	90	
Output Impedance	$T_j = 25^\circ C$, "HOLD" mode Full Temperature Range		0.5	2		0.5	4
"HOLD" Step, (Note 4)	$T_j = 25^\circ C, C_h = 0.01 \mu F, V_{OUT} = 0$		0.5	2.0		1.0	2.5
Supply Current, (Note 6)	$T_j \geq 25^\circ C$		4.5	5.5		4.5	6.5
Logic and Logic Reference Input Current	$T_j = 25^\circ C$		2	10		2	10
Leakage Current into Hold Capacitor (Note 6)	$T_j = 25^\circ C$, (Note 5) Hold Mode		30	100		30	200
Acquisition Time to 0.1%	$\Delta V_{OUT} = 10V, C_h = 1000 pF$ $C_h = 0.01 \mu F$		4			4	
Hold Capacitor Charging Current	$V_{IN} - V_{OUT} = 2V$		20			20	
Supply Voltage Rejection Ratio	$V_{OUT} = 0$		5			5	
Differential Logic Threshold	$T_j = 25^\circ C$	80	110		80	110	
		0.8	1.4	2.4	0.8	1.4	2.4

Electrical Characteristics (Continued) (Note 3)

Parameter	Conditions	LF198A			LF398A			Units
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage, (Note 6)	$T_j = 25^\circ\text{C}$ Full Temperature Range		1	1 2		2 3		mV mV
Input Bias Current, (Note 6)	$T_j = 25^\circ\text{C}$ Full Temperature Range		5	25 75		10 50		nA nA
Input Impedance	$T_j = 25^\circ\text{C}$		10^{10}		10^{10}			Ω
Gain Error	$T_j = 25^\circ\text{C}, R_L = 10\text{k}$ Full Temperature Range		0.002	0.005 0.01		0.004 0.01		% %
Feedthrough Attenuation Ratio at 1 kHz	$T_j = 25^\circ\text{C}, C_h = 0.01 \mu\text{F}$	86	96		86	90		dB
Output Impedance	$T_j = 25^\circ\text{C}$, "HOLD" mode Full Temperature Range		0.5	1 4		0.5 6		Ω Ω
"HOLD" Step, (Note 4)	$T_j = 25^\circ\text{C}, C_h = 0.01 \mu\text{F}, V_{\text{OUT}} = 0$		0.5	1		1.0	1	mV
Supply Current, (Note 6)	$T_j \geq 25^\circ\text{C}$		4.5	5.5		4.5	6.5	mA
Logic and Logic Reference Input Current	$T_j = 25^\circ\text{C}$		2	10		2	10	μA
Leakage Current into Hold Capacitor (Note 6)	$T_j = 25^\circ\text{C}$, (Note 5) Hold Mode		30	100		30	100	pA
Acquisition Time to 0.1%	$\Delta V_{\text{OUT}} = 10\text{V}, C_h = 1000 \text{ pF}$ $C_h = 0.01 \mu\text{F}$		4 20	6 25		4 20	6 25	μs μs
Hold Capacitor Charging Current	$V_{\text{IN}} - V_{\text{OUT}} = 2\text{V}$		5			5		mA
Supply Voltage Rejection Ratio	$V_{\text{OUT}} = 0$	90	110		90	110		dB
Differential Logic Threshold	$T_j = 25^\circ\text{C}$	0.8	1.4	2.4	0.8	1.4	2.4	V

Note 1: The maximum junction temperature of the LF198/LF198A is 150°C , for the LF298, 115°C , and for the LF398/LF398A, 100°C . When operating at elevated ambient temperature, the power dissipation must be derated based on a thermal resistance (θ_{JA}) of 50°C/W .

Note 2: Although the differential voltage may not exceed the limits given, the common-mode voltage on the logic pins may be equal to the supply voltages without causing damage to the circuit. For proper logic operation, however, one of the logic pins must always be at least 2V below the positive supply and 3V above the negative supply.

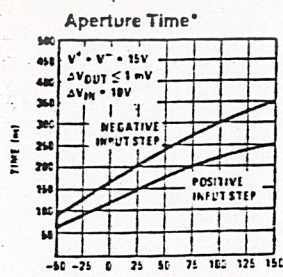
Note 3: Unless otherwise specified, the following conditions apply. Unit is in "sample" mode, $V_S = \pm 15\text{V}$, $T_j = 25^\circ\text{C}$, $-11.5\text{V} \leq V_{\text{IN}} \leq +11.5\text{V}$, $C_h = 0.01 \mu\text{F}$, and $R_L = 10 \text{ k}\Omega$. Logic reference voltage = 0V and logic voltage = 2.5V.

Note 4: Hold step is sensitive to stray capacitive coupling between input logic signals and the hold capacitor. 1 pF, for instance, will create an additional 0.5 mV step with a 5V logic swing and a 0.01 μF hold capacitor. Magnitude of the hold step is inversely proportional to hold capacitor value.

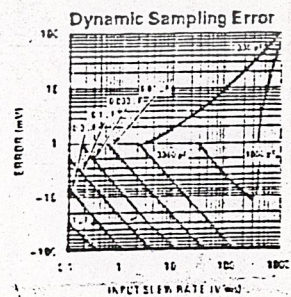
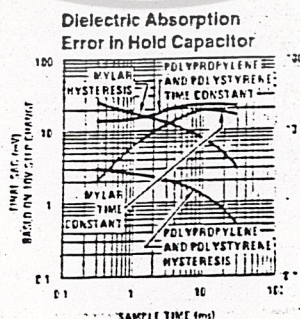
Note 5: Leakage current is measured at a junction temperature of 25°C . The effects of junction temperature rise due to power dissipation or elevated ambient can be calculated by doubling the 25°C value for each 11°C increase in chip temperature. Leakage is guaranteed over full input signal range.

Note 6: These parameters guaranteed over a supply voltage range of ± 5 to $\pm 18\text{V}$, and an input range of $-V_S + 3.5\text{V} \leq V_{\text{IN}} \leq +V_S - 3.5\text{V}$.

Typical Performance Characteristics

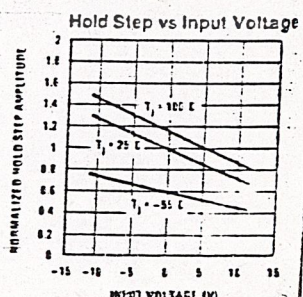
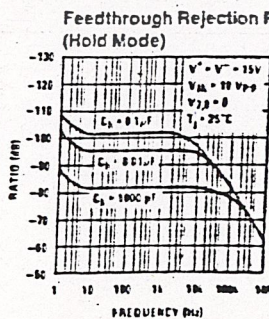
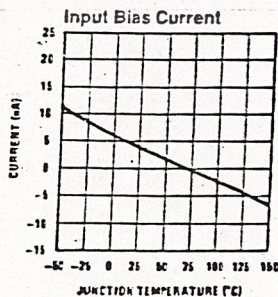
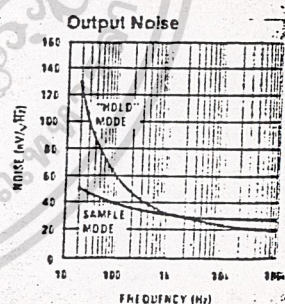
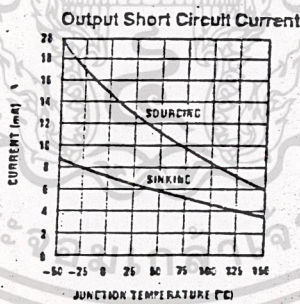
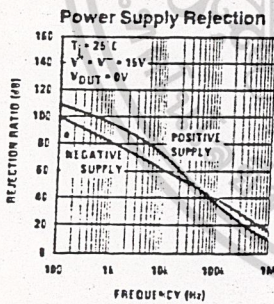
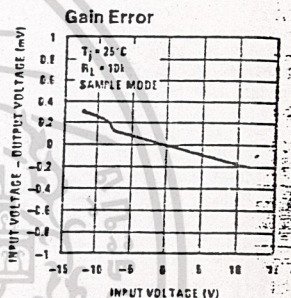
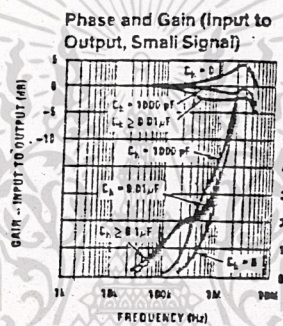
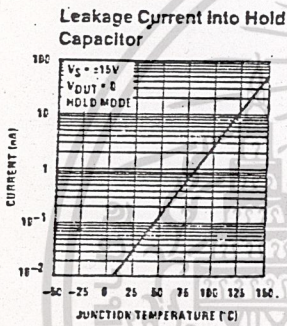
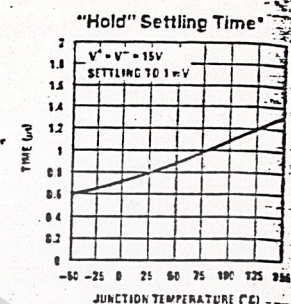
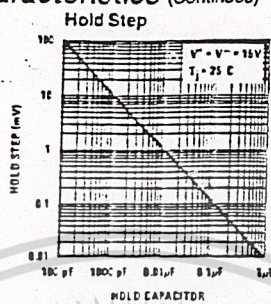
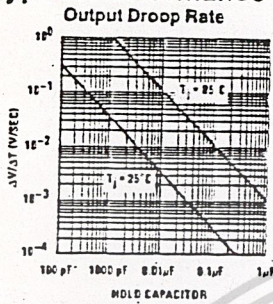


*See Definition of Terms



TL/H/5552-3

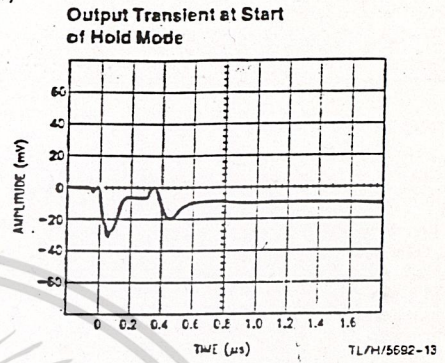
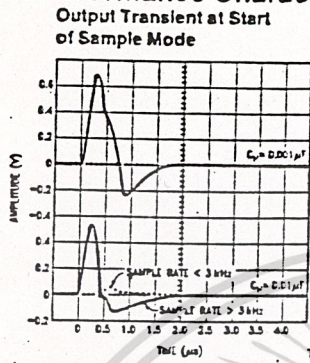
Typical Performance Characteristics (Continued)



TLH/567

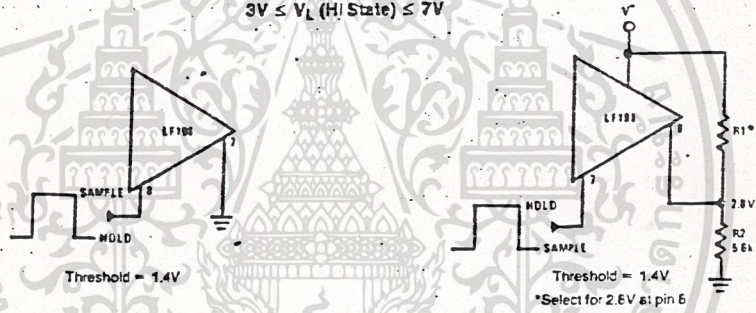
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

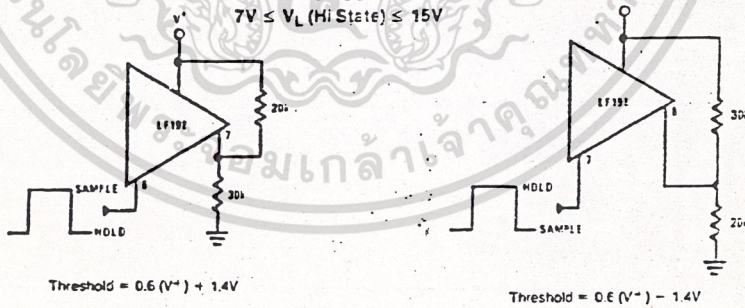


Logic Input Configurations

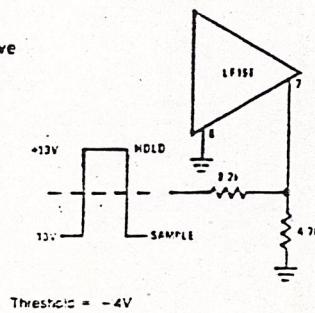
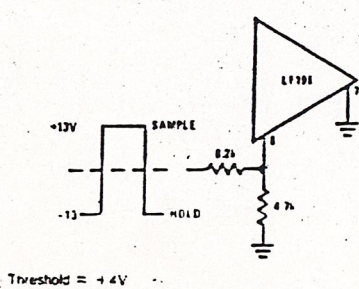
TTL & CMOS
 $3\text{V} \leq V_L (\text{Hi State}) \leq 7\text{V}$



CMOS
 $7\text{V} \leq V_L (\text{Hi State}) \leq 15\text{V}$



Op Amp Drive



TL/H/5692-E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ADC-908

CMOS MICROPROCESSOR-COMPATIBLE
FAST 8-BIT A/D CONVERTER

Features

FEATURES

- 8-Bit Resolution and Accuracy
- No Missing Codes Over Full Temperature Range
- 6 μ s Conversion Time
- Flexible μ P Interfacing
- 2.5mA Maximum Standby Current
- Replaces AD7574 With Improved Speed

ORDERING INFORMATION

PACKAGE: 18-PIN DIP AND SO				
		MILITARY TEMPERATURE -55°C TO -125°C	INDUSTRIAL TEMPERATURE -40°C TO -85°C	COMMERCIAL TEMPERATURE 0°C TO 70°C
INL (LSB)	DNL (LSB)	ADC0908AX	ADC0908EX	ADC0908F
±1%	±3.4	ADC0908AX	ADC0908EX	ADC0908F
±3.4	±7.6	—	—	ADC0908SF
±7.2	±24	—	—	ADC0908SF

* For devices processed in total compliance to MIL-STD-883 and 165 after part number. Consult factory for ESD data sheet.

** ESD data is available on commercial and industrial temperature range parts in cerdip, plastic dip, and SO packages. For ordering information, see 1656 Data Book Section 2.

*** For availability and burn-in information on SO and PLCC packages, contact your local sales office.

GENERAL DESCRIPTION

The ADC-908 is a monolithic CMOS successive-approximation analog-to-digital converter. When used with a 1.25MHz clock, a conversion time of 6 μ s is achieved, with full accuracy over the operating temperature range.

The ADC-908 outputs use 3-state logic, allowing direct connection to the data bus or system input port. Active-LOW chip select (CS) and read/write (RD) inputs are used to control all

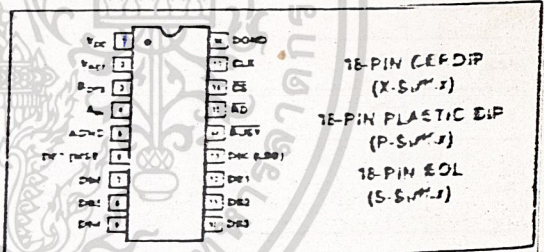
operations. This input structure permits the ADC-908 to be used as a memory-mapped input device. Depending on the control timing waveforms, the ADC-908 is interfaced like static RAM, ROM, or slow memory.

The low power consumption of the ADC-908 is derived from a single +5V supply. A negative reference voltage must also be supplied. Optimum accuracy is achieved when the reference is at -10.00V with a low output resistance. For a low-cost, precision -10V to -10.24V reference, ask your FM sales representative about the REF-08.

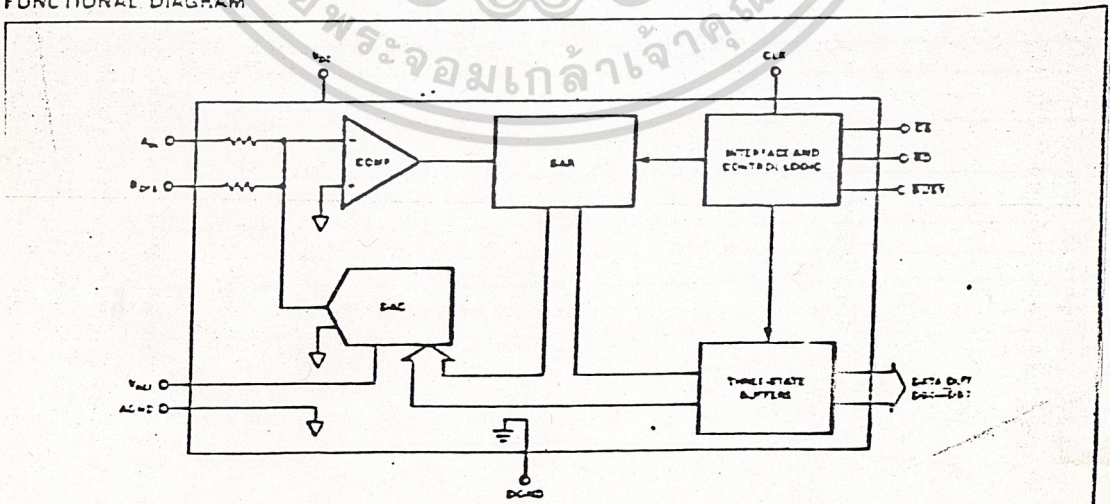
With its on-board comparator, interface logic, optional internal clock, and -5V operation, the ADC-908 is the ideal low-cost solution for microprocessor-based 8-bit A/D systems.

FM's ADC-908 is pin-and-function compatible with the FM-7574, but offers faster conversion time and faster microprocessor bus interface timing. Conversion time has been reduced by 60%, and most key timing specifications including data access time, START command propagation delay (t_{PROP}), and reset time, have been improved.

PIN CONNECTIONS



FUNCTIONAL DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ADC FOR CMOS MICROPROCESSOR-COMPATIBLE FAST 8-BIT A/D CONVERTER

Absolute Maximum Ratings
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

V_{DD} to AGND	0V, +7.0V
V_{DD} to DGND	0V, +7.0V
AGND to DGND	-0.3V, V_{DD}
CS, RD to DGND	-0.3V, $V_{DD} + 0.3V$
DSS-D57 to DGND	-0.3V, V_{DD}
CLK, BUSTY to DGND	-0.3V, V_{DD}
Egts A _N	120V
V_{REF}	0V, -20V
Operating Temperature Range	
ADC-90EAX, BX	-55°C to +125°C
ADC-90EEX, FX	-40°C to +85°C
ADC-90EGP, GS, HP	0°C to +70°C
Storage Temperature	-65°C to +150°C

Lead Temperature (Soldering, 10 sec)	+300°C
Power Dissipation (Package)	
Ceramic (Suffix X) and Plastic (Suffix P)	
To +75°C	450mW
Derate Above +75°C by	6mW/°C
Derate Plastic Above +70°C by	8.3mW/°C
Small Outline Wide	
To +70°C	400mW
Derate Above 70°C by	10mW/°C

NOTE:
Digital pins are Zener protected. However, proper ESD handling precautions are recommended.

Electrical Characteristics at $V_{DD} = +5V$, $V_{REF} = -10V$, Unipolar Configuration, $R_{OLK} = 43k\Omega$, $C_{OLK} = 100pF$, $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ for ADC-90EAX/F, $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$ for ADC-90EGH, $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ for ADC-90EA/B, unless otherwise noted.

PARAMETER	SYMBOL	CONDITIONS	ADC-90E			UNITS
			MIN	TYP	MAX	
ACCURACY						
Resolution	N		8	-	-	Bits
Integral Nonlinearity	INL	A/E/G Grades	-1/2	-	+1/2	LSB
		E/F/H Grades	-3/4	-	+3/4	
Differential Nonlinearity	DNL	A/E/G Grades	-3/4	-	+3/4	LSB
		E/F/H Grades	-7/8	-	+7/8	
Gain Error	GFS	A/E/G Grades $T_A = -25^\circ\text{C}$	-3	-	+3	LSB
		$T_A = \text{Full Temp Range}$	-4.5	-	+4.5	
		E/F/H Grades $T_A = -25^\circ\text{C}$	-5	-	+5	
		$T_A = \text{Full Temp Range}$	-6.5	-	+6.5	
Offset Error	V _{OS}	A/E/G Grades $T_A = -25^\circ\text{C}$	-30	-	+30	mV
		$T_A = \text{Full Temp Range}$	-50	-	+50	
		E/F/H Grades $T_A = -25^\circ\text{C}$	-60	-	+60	
		$T_A = \text{Full Temp Range}$	-80	-	+80	
ANALOG INPUTS						
Resistor Mismatch Egts E, A _N	ΔF _{RES}		-1	-	+1	%
Input Resistance at V_{REF} (Note 1)	R _{REF}		5	-	15	kΩ
Input Resistance at Egts A _N	R _{REF} R _{AIN}		10	-	30	kΩ
Reference Voltage	V _{REF}	Specified Converter Accuracy	-	-10	-	V
Reference Voltage Range	V _{REF}	Degraded Converter Accuracy	-5	-	+15	V
Reference Current from E ₁	I _{REF}	Converter Complete Prior to Rise ¹	-	-	2.4	mA
Analog Analog Input Range Unipolar Mode Bipolar Mode	V _{AI} V _{BI}		-	$C_{FS} - V_{REF}$ $-V_{REF} \text{ to } -V_{REF}$	-	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ADC-908 CMOS MICROPROCESSOR-COMPATIBLE FAST 8-BIT A/D CONVERTER

ELECTRICAL CHARACTERISTICS at $V_{DD} = -5V$, $V_{REF} = -10V$, Unipolar Configuration, $R_{CLK} = 43k\Omega$, $C_{CLK} = 100pF$, $-40^{\circ}C \leq T_A \leq +85^{\circ}C$ for ADC-908E/F, $0^{\circ}C \leq T_A \leq -70^{\circ}C$ for ADC-908G/H, $-55^{\circ}C \leq T_A \leq +125^{\circ}C$ for ADC-908A/B, unless otherwise noted. Continued

PARAMETER	SYMBOL	CONDITIONS	MIN	ADC-908 TYP	MAX	UNITS
LOGIC INPUTS						
Input HIGH Voltage RD, CS Inputs	V_{IH}		2.4	—	—	V
Input LOW Voltage RD, CS Inputs	V_{IL}		—	—	0.8	V
Input Current RD, CS Inputs	I_{in}	$T_A = -25^{\circ}C$ $T_A = \text{Full Temp. Range}$	—	—	10	μA
Input Capacitance RD, CS Inputs (Note E)	C_{in}		—	—	5	pF
Input HIGH Voltage Clock Input	V_{IH}		2.4	—	—	V
Input LOW Voltage Clock Input	V_{IL}		—	—	0.8	V
Input HIGH Current Clock Input	I_{IH}		—	—	2	μA
Input LOW Current Clock Input	I_{IL}	$T_A = -25^{\circ}C$ $T_A = \text{Full Temp. Range}$	—	—	10	μA
LOGIC OUTPUTS						
Output HIGH Voltage EJESY, DBO-7	V_{OH}	$I_{LOAD} = 40\mu A$	4.0	—	—	V
Output LOW Voltage EJESY, DBO-7	V_{OL}	$I_{SWP} = 16mA$	—	—	0.4	V
Floating Leakage Current DBO-7	I_{FG}	$T_A = -25^{\circ}C$ $T_A = \text{Full Temp. Range}$	—	—	10	μA
Floating State Output Capacitance	C_{OZ}	(Note E)	—	—	7	pF
POWER REQUIREMENTS						
Standby Current	I_{SC}	$V_{DD} = -4.75V \text{ to } -5.25V$	—	—	2.5	μA
DIGITAL INTERFACE TIMING						
CS Minimum Pulse Width (Note E)	t_{CS}	$T_A = -25^{\circ}C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$	60 50 90	—	—	ns
RD to CS Setup Time (Note E)	$t_{RD \text{ to } CS}$		0	—	—	ns
CS to EJESY Propagation Delay (Note E)	t_{CPD}	EJESY Load = 20pF $T_A = -25^{\circ}C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$ EJESY Load = 100pF $T_A = -25^{\circ}C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$	— — — — — —	— — — — — —	120 100 150 150 120 200	ns
EJESY to RD Setup Time (Notes 2, E)	t_{SA}		0	—	—	ns
EJESY to CS Setup Time (Note E)	t_{SCS}		0	—	—	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

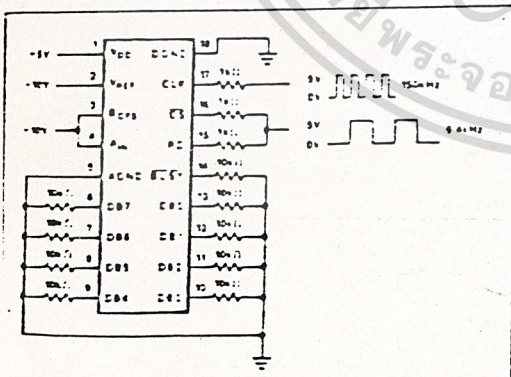
CHARACTERISTICS at $V_{DD} = +5V$, $V_{REF} = -10V$, Unipolar Configuration, $R_{CLK} = 43k\Omega$, $C_{L} = 100pF$; $-55^{\circ}C \leq T_A \leq +85^{\circ}C$ for ADC-908E/F, $0^{\circ}C \leq T_A \leq +70^{\circ}C$ for ADC-908G/H, $-55^{\circ}C \leq T_A \leq +125^{\circ}C$ for ADC-908A/E unless otherwise noted. (Continued)

PARAMETER	SYMBOL	CONDITIONS	ADC-908			
			MIN	TYP	MAX	UNITS
Data Access Time (Note 6)	t_{RAD}	$C_L = 20pF$ $T_A = -25^{\circ}C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$	—	—	14C	ns
		$C_L = 100pF$ $T_A = -25^{\circ}C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$	—	—	20C	
Data Hold Time (Notes 2, 6)	t_{HDO}	$T_A = -25^{\circ}C$ (Note 3) $T_A = T_{MIN}$ $T_A = T_{MAX}$	30 20 40	—	10C 7C 14C	ns
		$T_A = -25^{\circ}C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$	—	—	20C 12C 25C	
Blank Time Requirement (Note 6)	t_{RESET}	$T_A = -25^{\circ}C$ $T_A = \text{Full Temp. Range}$	450 500	—	—	ns
Conversion Time (Note 4)	$t_{CONVERT}$	Static EAM Mode External Clock $f = 1.35MHz$	—	—	5	ns
		ROM Mode Internal Clock	—	—	7	
RD HIGH to BUSY Propagation Delay, ROM Mode (Notes 4, 5, 6)	t_{WREFD}	$C_L = 20pF$ $T_A = -25^{\circ}C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$	—	—	60C 40C 80C	ns

NOTES:

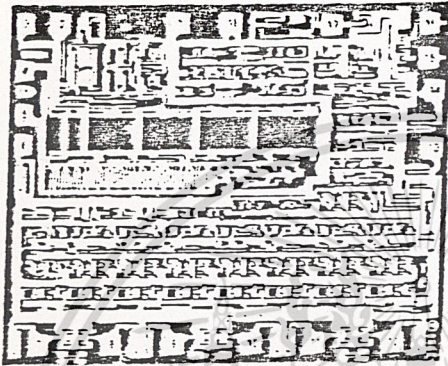
- For optimum gain accuracy over the full temperature range, the source impedance at pin 2 should be kept low.
- In ROM mode, RD can go LOW prior to BUSY = HIGH but must not return HIGH until BUSY = HIGH.
- Output loading: 10pF. A 3k Ω pullup resistor to +5V is used for V_{OL} to High-Z; for V_{OH} to High-Z a 3k Ω pull-down to GND is used. Measured to 0.5V output change.
- When using the ADC-908 internal oscillator, actual conversion times include on-chip resistor and capacitor as well as temperature.
- ROM interface mode conversion times are typical, but longer than conversion times for other modes, but the ROM interface mode includes an automatic reset in the conversion time.
- Guaranteed but not tested.

BURN-IN CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DICE CHARACTERISTICS



DIE SIZE 0.125 x 0.103 Inch, 13,267 sq. mils
(3.28 x 2.62 mm, 8.58 sq. mm)

- | | |
|---------------------|---------------|
| 1. V _{DD} | 10. DB3 |
| 2. V _{REF} | 11. DE2 |
| 3. E _{OP5} | 12. DB1 |
| 4. A _{IN} | 13. DB0 (LSB) |
| 5. AGND | 14. EUSY |
| 6. DB6 (MSB) | 15. RD |
| 7. DB6 | 16. CS |
| 8. DB5 | 17. CLK |
| 9. DB4 | 18. DGND |

For additional Die Engineering information, refer to 1558 Data Book, Section 2.

WAFER TEST LIMITS at V_{DD} = +5V, V_{REF} = -10,000V, AGND = DGND = 0V, T_A = -25°C unless otherwise noted

PARAMETER	SYMBOL	CONDITIONS	ADC-908 LIMIT	LIMITS
STATIC ACCURACY				
Resolution	N		8	LSB MAX
Integral Nonlinearity	INL		±3.4	LSB MAX
Differential Nonlinearity	DNL		±7.6	LSB MAX
Gain Error	G _{FSR}		±5	LSB MAX
Offset Error	V _{2SF}		±60	FS MAX
ANALOG INPUTS				
Resistance Mismatch Error to A _{IN}	ΔR _{AB}		±1	Ω MAX
Input Resistance at V _{REF}	R _{REF}		575	Ω MAX
Input Resistance at E _{OP5} , A _{IN}	R _{EOP5} , R _{IN}		1050	Ω MAX
DIGITAL INPUTS				
Input HIGH Voltage at RD, CS Inputs	V _{HI}		2.4	V MAX
Input LOW Voltage at RD, CS Inputs	V _{LI}		0.8	V MAX
Input Current RD, CS Inputs	I _{IN}		±1	μA MAX
Input HIGH Voltage Clock Input	V _{HI}		2.4	V MAX
Input LOW Voltage Clock Input	V _{LI}		0.8	V MAX
Input HIGH Current Clock Input	I _{HI}		2	μA MAX
Input LOW Current Clock Input	I _{LI}		1	μA MAX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้