



ปริญญาบัตร ปีการศึกษา 2533

ภาควิชา ควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง บัลลัสอิเลคทรอนิกส์สำหรับหลอดฟลูออเรสเซนต์

(ELECTRONIC BALLAST FOR FLUORESENT LAMPS)

ผู้จัดทำ ประกอบด้วย

นาย ศกนิจ พงษ์เรืองเกียรติ

...*[Signature]*...

(รศ.ดร. โยธิน เปรมปราณีรัชต์)

อาจารย์ที่ปรึกษา

...*[Signature]*...

(อาจารย์ วันชัย รุ่งรุจา)

อาจารย์ที่ปรึกษา

028753

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจุดศิกษลลอกนปลูออเรสเซนตโดยใชขับลลอสอีเลคโทรนิคส์

ศพนลรัฐ มงษเรองเกียรต 291227

รค.คร. โยธิน เปรมปราณิรชต์ อจกรยที่ปรกษา

อจกรย วันษย รวีรจจ อจกรยที่ปรกษา

ปการศกษา 2533

บทคคยอ

ในปรกษณานพนธดบับนเรบเรยงขันจกคองงนทกไดจคทำขัน เพื่อเปัน
อุปกรณสำหรบใชในการจุดศกษลลอกนปลูออเรสเซนต โดยจะใหมิล่วนจ่ำยไฟ
ตรงทกมีค่ำแรงถันสูง เพื่อใชในการกรขันอีเลคตรอนและจ่ำยไฟใหทกบวงจรล่วนต่ง
ๆ ซงประกอบดวย วงจรก่ำเนคควมถก (OSCILLATOR) วงจรสร่งลัญญณกร
ถัน (IGNITION) ซงใชคณสมบถติของไดแอด (DIODE) และวงจรถันคณลลอก
(TUBE-DRIVER) ซงระบบทงหมดนจะทกำกรจุดศกษลลอกจนก่ำจะศกษ ผลงนทง
หมดกไดจคทำขันมำนัจจะเปันนนวนทงในการนำไปใชเพื่อการปรหยคณล่งงน และ
ผลของปรากฏการณ (STROBING EFFECT) ซงมปรโยชนในการนำไปใชใน
รองงนอุตศษนกรรรมขงปรเขต

เอกสรนเปันเอกสรทกสงวนไว้สำหรบการใชงนเพื่อการศกษท่นน ไมอนญฏตให้นำไปใชปรโยชนดำนการค่ำ
ไมวำกรณใดๆ ทงลัน อกทงน่ำมมให้ดตเปลงเนือหำและตองอ่ำงอคงเจำของเอกสรทกคร่งทกมการนำไปใช

ELECTRONIC BALLAST FOR FLUORESENT LAMPS

SUPANUT PONGRENGKAIT

WANCHAI REWRUDJA ADVISOR

ABSTRACT

THIS PROJECT IS AN ELECTRONIC BALLAST THAT IS USED FOR FLUORSENT LAMPS . THE SYSTEM IS COMPOSED OF A HIGH VOLTAGE DC SUPPLY , WHICH USE FOR IGNITING ELECTRON AND SUPPLYING FOR EACH PART , OSCILLATOR , IGNITION AND DRIVER. THIS PROCESS CONTINUES UNTIL THE TUBE LIGHT .THE PROJECT WILL SUGGEST TO SAVE ENERGY AND PREVENT STROBING EFFECTS THAT BENEFIT FOR SOME FACTORY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

028753

สารบัญ

บทที่ 1	บทนำ	1
1.1	วัตถุประสงค์	1
1.2	หลอดไฟฟ้าชนิดต่าง ๆ	1
1.3	หลักการทํางานของหลอดฟลูออโรเรสเซนต์	3
1.4	ขอบเขตของโครงการ	9
บทที่ 2	ทฤษฎีการทํางาน	10
2.1	ทฤษฎีและการทำงานจุดติดหลอด	10
2.2	คุณสมบัติของมอสเฟต	11
2.3	POWER MOS IN SWITCHING	17
บทที่ 3	รูปแบบวงจร	36
บทที่ 4	ผลการทดลอง	52
	กิตติกรรมประกาศ	57
	เอกสารอ้างอิง	58
	ตาราง	59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1บทนำ

ปัจจุบันระบบอิเล็กทรอนิกส์ได้เข้ามามีบทบาทต่อชีวิตประจำวันของเรา มาก อุปกรณ์เครื่องใช้ไฟฟ้าภายในบ้านถูกดัดแปลงใช้ระบบอิเล็กทรอนิกส์ควบคุม มากขึ้น เนื่องจากความต้องการความสะดวกสบาย ปลอดภัย ประหยัดและมี ประสิทธิภาพมากขึ้น เป็นสิ่งจูงใจที่ทำให้มีการพัฒนาเทคโนโลยีด้านอิเล็กทรอนิกส์ อย่างไม่หยุดยั้ง

ระบบแสงสว่างเป็นระบบหนึ่งที่มีความสำคัญในการใช้งานได้ถูกพัฒนา ขึ้นเรื่อย ๆ เพื่อให้ได้ความต้องการข้างต้น ระบบอิเล็กทรอนิกส์จึงได้ถูกนำมาใช้ งานร่วมด้วย

1.1 วัตถุประสงค์

จุดประสงค์ของงานโครงสร้างนี้ก็คือ เพื่อสร้างอุปกรณ์อิเล็กทรอนิกส์ เพื่อควบคุมการทำงานของหลอดฟลูออเรสเซนต์เพื่อประสิทธิภาพการส่องสว่าง และประหยัดพลังงานไฟฟ้า โดยการนำวิธีการใช้ความถี่สูงจากบัลลาสต์อิเล็กทรอนิกส์ ของหลอดฟลูออเรสเซนต์ แทนวิธีการควบคุมการทำงานที่ใช้กันอยู่ปัจจุบัน ซึ่ง ความถี่ที่ใช้เท่ากับความถี่ระบบไฟฟ้าในท้องถิ่น 50 หรือ 60 HZ เท่านั้น

1.2 หลอดไฟฟ้านิตต่าง ๆ

หลอดไฟฟ้านิตคือ สิ่งประดิษฐ์ที่จะให้แสงสว่างโดยเปล่งออกในรูปแบบของพลังงานไฟฟ้า คุณสมบัติในทางวิศวกรรมแสงสว่างที่ต้องคำนึงเกี่ยวกับหลอดไฟฟ้านิตที่ใช้ส่องสว่างทั่ว ๆ ไปได้แก่

1. พลั๊กการส่องสว่าง
2. ประสิทธิภาพการส่องสว่าง
3. อายุการใช้งานของหลอด
4. ชนิดของหลอดและความเหมาะสมในการใช้งาน
5. สีหรือสเปกตรัมของแสงสว่างและคุณสมบัติ
6. ความส่องสว่าง
7. ค่าทางไฟฟ้าในการใช้งาน

ประสิทธิภาพในการส่องสว่างเป็นสิ่งสำคัญมาก เพราะจะเป็นการประหยัดพลังงานอันเป็นผลถึงปัญหาทางเศรษฐกิจ จึงมีการพัฒนาหลอดไฟฟ้านิตอย่างกว้างขวาง พลังงานไฟฟ้าที่จ่ายให้กับหลอดไฟฟ้านิตก็จะเปลี่ยนเป็นพลังงานความร้อนแล้วก็แผ่รังสีออกมา ทำให้เกิดแสงสว่างขึ้นจึงมีวิทยาการเทคนิคใหม่ ๆ มาเพิ่มประสิทธิภาพของการส่องสว่าง เช่นการเพิ่มอุณหภูมิของไส้หลอดให้สูงขึ้นหรือเพิ่มสารบางชนิด เช่น แก๊สเฉื่อยเข้าไปในกระเปราะแก้วซึ่งสามารถจะเพิ่มประสิทธิภาพของไส้หลอดให้คงทนมากขึ้น และทำให้การส่องสว่างมากขึ้น

หลักการที่จะให้กำเนิดแสงสว่างนั้น ก็เกิดจากการเปลี่ยนแปลงพลังงานไฟฟ้าเป็นพลังงานความร้อน โดยพลังงานไฟฟ้านี้จะไปทำให้อิเล็กตรอนเคลื่อนที่จาก Energy Level สูงไปยัง Energy Level ที่ต่ำกว่า แล้วเกิดการวิ่งของอิเล็กตรอน เกิดการแผ่รังสีแล้วผลทำให้เกิดแสงสว่างขึ้น

หลอดไฟฟ้าต่างๆ ไปสามารถแบ่งออกได้เป็น 2 กลุ่มใหญ่ ๆ ดังนี้

- ก. หลอดไฟชนิดมีไส้หลอด (Incandescent Lamp)
 ข. หลอดไฟชนิดไม่มีไส้หลอด (Discharge Lamp) ซึ่งได้แก่

- หลอดฟลูออเรสเซนต์
- หลอดแสงจันทร์
- หลอดเมอคิวรีฮาไลด์ความดันสูง
- หลอดโซเดียมความดันไอต่ำ
- หลอดโซเดียมความดันไอสูง
- หลอดอินฟราเรด
- หลอดอินฟราเรดชนิดสะท้อนแสงความร้อน
- หลอด เอส แอล
- หลอดไฟฟ้าที่ใช้เฉพาะงาน

1.3 หลักการทํางานและการประยุกต์นำไปใช้ทั่วไปของหลอดฟลูออเรสเซนต์

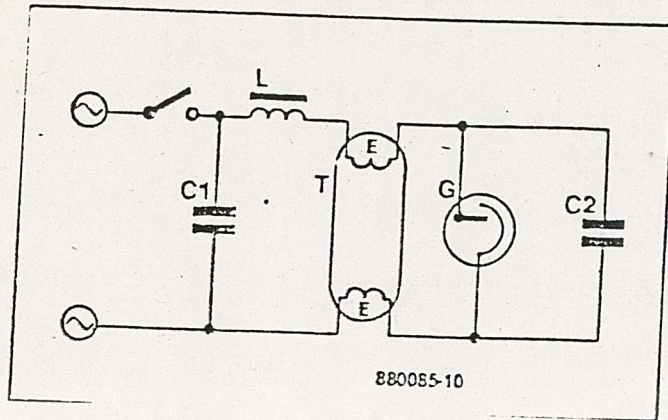
เป็นหลอดไฟฟ้าแบบดีซชาร์จความดันไอปรอทต่ำ ส่วนประกอบมีขั้วอิเล็กโตรด 2 อัน บรรจุในหลอดแก้วส่วนใหญ่เป็นแบบทรงกระบอกปิดสนิททั้งสองข้าง ภายในหลอดประกอบด้วยไอปรอทซึ่งถูกบดอัดด้วยแรงดันต่ำและมีส่วนผสมของก๊าซเฉื่อย ส่วนมากเป็นก๊าซอาร์กอนเพื่อช่วยในการสตาร์ททณึ่งด้านในของหลอดถูกเคลือบด้วยผงฟอสเฟอร์ ซึ่งเป็นผงฟลูออเรสเซนต์ชนิดหนึ่ง เมื่อเราประยุกต์แรงดันไฟฟ้าที่เหมาะสมให้กับขั้วอิเล็กโตรดทั้งสองจะเกิดการอาร์คเข้าหากัน โดยวิ่งผ่านไอของปรอท จากผลอันนี้ทำให้เกิดการแผ่รังสีอัลตราไวโอเล็ต ซึ่งจะไปกระตุ้นให้ฟอสเฟอร์เรืองแสงทำให้เกิดแสงสว่างออกมา

ผงฟอสเฟออร์นี้จะถูกเลือกให้เหมาะสมกับรังสีอุลตราไวโอเล็ตให้ได้ ความยาวคลื่น 253.7 นาโนเมตร ซึ่งความยาวคลื่นนี้จะทำให้ไอปรอทมีประสิทธิภาพ ในการคายประจุสูงสุด และการที่หลอดจะเปล่งแสงสีได้ออกมาขึ้นอยู่กับฟอสเฟออร์ ที่เคลือบอยู่ภายใน ขณะหลอดไฟไม่ทำงานนั้น สารที่เคลือบจะมีลักษณะใสหรือเป็น สีขาวเหมือนกัน แต่ในขณะที่หลอดทำงานจะให้พลังงานรังสีสเปกตรัมต่างกัน สีที่ สามารถมองเห็นได้จะแตกต่างกันไป

หลอดฟลูออเรสเซนต์เหมือนกับหลอดดีซาร์ทกั่ว ๆ ไป มีลักษณะความ ต้านทางลบ (Negative Resistance) ดังนั้นเมื่อนำหลอดนี้มาใช้งานต้องนำ มาต่ออนุกรมกับตัวควบคุมกระแสไฟฟ้าซึ่งเรียกว่า "บาลลาสต์" จะเป็นตัวควบคุม กระแสที่พอเหมาะให้ไหลผ่านหลอดและเป็นตัวที่จะกำหนดค่าโวลท์เตกที่ใช้ในการ จุดหลอด และโวลท์เตกของหลอดในขณะที่ทำงานด้วย

ในการที่หลอดมีความต้านทางลบ (Negative Resistance) นี้การ จุดหลอดเริ่มต้น ความต้านทานหลอดจะมีค่าสูงมากจะต้องมีตัวช่วยในการจุดหลอด ซึ่งเรียกว่า "สตาร์ทเตอร์" ส่วนใหญ่ใช้ชนิด Glow Switch Starter ลักษณะ การทำงานในขณะที่สตาร์ทเมื่อสวิตซ์ปิด จะไม่มีโวลท์เตกมากพอที่จะทำให้เกิด Glow Discharge ระหว่างหน้า Contact ซึ่งเป็น BI-METAL ความร้อนที่ เกิดขึ้นจากประกายนี้ทำให้ Contact ปิดซึ่งทำหน้าที่เป็นตัวอุ่นไส้หลอด (Preheat) ผลก็คือ ทำให้เกิด Transient Voltage ที่จุดหลอดให้ติดได้เมื่อหลอดติดแล้ว ของชุดสตาร์ทเตอร์จะเปิดออกอยู่ในลักษณะเดิม ภายในกระเปาะของสตาร์ทเตอร์ บรรจุด้วยแก๊สเฉื่อย

การทำงานของหลอดฟลูออเรสเซนต์นี้ จะมีค่า Power Factor ต่ำ จึงจำเป็นต้องใช้ คาปาซิเตอร์ (c) ต่อक्रमวงจรด้วยเพื่อค่า Power Factor ให้สูงขึ้น วงจรการทำงานของหลอดฟลูออเรสเซนต์พร้อมอุปกรณ์ช่วยในการ ไขว่คว้าการบิด ที่สิ้น อัดทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ ทำงานแสดงในรูปแบบที่ 1.1



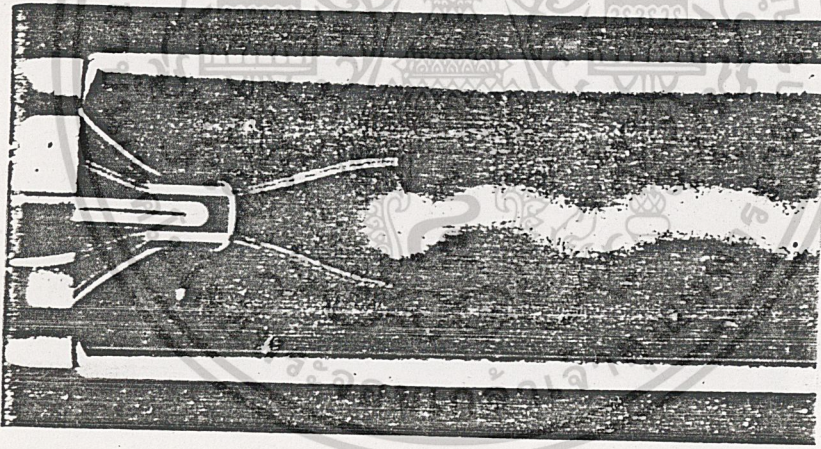
รูปที่ 1 วงจรใช้ไฟแรงดันต่ำทั่วไปที่ใช้กับหลอดฟลูออเรสเซนต์

การทำงานของหลอดฟลูออเรสเซนต์ที่ใช้ทั่ว ๆ ไป ปัจจุบันใช้กับระบบไฟฟ้าที่ใช้กันมีความถี่ 50 Hz หรือ 60 Hz ขึ้นอยู่ที่ระบบไฟฟ้าในท้องถิ่นนั้น ๆ ในรูปที่ 1 แสดงวงจรทำงานพื้นฐานฟลูออเรสเซนต์ ซึ่งประกอบด้วย L คือ บาลลาสต์ C_1 คือ คาปาซิเตอร์ที่ต่อคร่อมเพื่อให้ค่า Power Factor ของวงจรสูงขึ้น T คือ หลอดฟลูออเรสเซนต์ที่ใช้งาน G และ C_2 เป็นชุดของ Glow switch Starter ที่ใช้ในการจุดหลอดให้ติดในขณะที่เริ่มต้นที่หลอดมีความดันสูงมาก

หลักการทำงานเบื้องต้น

หลักเบื้องต้นที่ก่อให้เกิดแสงสว่างเปล่งออกมาจากหลอดฟลูออเรสเซนต์นั้นเป็นที่รู้แก่นักวิทยาศาสตร์มาเป็นเวลานานหลายปี แต่กว่าที่มันจะได้รับการนำมาประยุกต์ใช้ และกว่าที่หลอดฟลูออเรสเซนต์หลอดแรกจะได้รับการประดิษฐ์คิดค้นขึ้นมา ก็ล่วงไปถึงปี พ.ศ. 2481 งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของหลอดฟลูออเรสเซนต์อาศัยพลังงานจากแสงอัลตรา-
ไวโอเลต ซึ่งเกิดขึ้นจากไอปรอทที่บรรจุเอาไว้ในก๊าซเฉื่อย เช่น พวงก๊าซอาร์กอน
คริปทอน หรือนีออน ที่ความดันต่ำ ๆ ไอปรอทจะได้รับพลังงานจากแหล่งปลด
ปล่อยพลังงาน (discharge source) เพื่อกระตุ้นให้ไอปรอทปลดปล่อยพลังงาน
ออกมา ซึ่งแสงอัลตราไวโอเลตที่เปล่งออกมาจากไอปรอทนี้จะกระทบเข้ากับผิว
ในของหลอดแก้วซึ่งฉาบไว้ด้วยสารเรืองแสงที่เรียกว่า ฟอสฟอรัส (phosphor)
หรือ fluorescent material ตัวสารเรืองแสงนี้จะทำหน้าที่เปลี่ยนแสง
อัลตราไวโอเลตซึ่งไม่สามารถมองเห็นได้ ได้กลายมาเป็นแสงสว่างที่ปรากฏแก่
สายตาของมนุษย์



รูปที่ 2 แสดงลำอิเล็กตรอนหรืออาร์คซึ่งเคลื่อนผ่านไอของปรอทในหลอดฟลูออเรสเซนต์

ตัวหลอดไฟนั้นจริง ๆ แล้ว ก็คือ หลอดแก้วที่ภายในฉาบไว้ด้วยสาร
เรืองแสง จากนั้นก็ถูกนำไปจุดเอาอากาศออก และปล่อยปรอทจำนวนเล็กน้อย
และก๊าซเฉื่อยไว้ภายใน ที่ปลายทั้งสองข้างของหลอดแก้วจะมีขั้วไฟฟ้าที่เรียกว่า
อิเล็กโทรด (electrode) เมื่อเปิดสวิตซ์ให้มีกระแสไฟไหลผ่านหลอดฟลูออเรสเซนต์

ทางเดินของกระแสผ่านขั้วอิเล็กโทรดจะทำให้ขั้วอิเล็กโทรดร้อนและปล่อยอิเล็กตรอนออกมา ซึ่งอิเล็กตรอนนี้จะออกมาจากสารปล่อยอิเล็กตรอน (emissive material) ซึ่งเคลือบไว้บนไส้หลอด นอกเหนือจากอิเล็กตรอนที่ปล่อยออกมาด้วยความร้อน ก็ยังมีอิเล็กตรอนที่ถูกปล่อยออกมาเนื่องจากความแตกต่างของค่าแรงดันระหว่างขั้วอิเล็กโทรดทั้งสอง อิเล็กตรอนจะเคลื่อนที่ด้วยความเร็วสูงจากขั้วอิเล็กโทรดขั้วหนึ่งไปยังอิเล็กโทรดทั้งสอง อิเล็กตรอนจะเคลื่อนที่ด้วยความเร็วสูงจากขั้วอิเล็กโทรดขั้วหนึ่งไปยังอิเล็กโทรดอีกขั้วหนึ่ง ก่อให้เกิดลำอิเล็กตรอนหรืออาร์คซึ่งเคลื่อนที่ผ่านไอของปรอทรูปที่ 1 ทำให้ไอของปรอทได้รับพลังงานจากอิเล็กตรอนและทำให้หลอดได้รับความร้อน และเพิ่มค่าแรงดันไอปรอทจนถึงจุดที่หลอดจะมีประสิทธิภาพสูงที่สุด

สภาวะที่เกิดขึ้นภายในหลอดแก้วนี้จะมีคุณสมบัติที่ขึ้นอยู่กับความดันของก๊าซที่อยู่ภายในและค่าความต่างศักย์ระหว่างขั้วอิเล็กโทรดทั้งสอง คุณสมบัติที่สำคัญก็คือการก่อให้เกิดแสงที่สามารถมองเห็นได้ด้วยตาเปล่า และแสงอัลตราไวโอเล็ต เมื่ออิเล็กตรอนที่เคลื่อนที่ชนเข้ากับอะตอมของไอปรอท และทำให้อิเล็กตรอนของไอปรอทกระเด็นออกจากวงโคจรของมัน อิเล็กตรอนที่หลุดกระเด็นออกมาเหล่านี้พยายามที่จะกลับคืนเข้าสู่วงโคจรเดิม ดังนั้นมันจะปล่อยพลังงานที่มันได้รับออกมาก่อนที่จะกลับเข้าสู่สถานะเดิม พลังงานที่มันปลดปล่อยออกมาในส่วนนี้ส่วนใหญ่แล้วจะเป็นแสงอัลตราไวโอเล็ตที่มีความยาวคลื่น 253.7 นาโนมิเตอร์

แสงอัลตราไวโอเล็ตนี้จะถูกเปลี่ยนเป็นแสงที่ตาสามารถมองเห็นได้โดยสารเรืองแสงซึ่งจะมีคุณสมบัติในการดูดกลืนแสงอัลตราไวโอเล็ตเอาไว้และปล่อยแสงซึ่งมีความยาวคลื่นมากกว่าซึ่งตามนุษย์เห็นได้ออกมา พูดอีกอย่างหนึ่งก็คือ ตัวสารเรืองแสงนี้จะถูกกระตุ้นให้เปล่งแสงออกมาโดยแสงอัลตราไวโอเล็ตที่มีความยาวคลื่นที่เหมาะสม สีของแสงที่ได้จะขึ้นอยู่กับส่วนประกอบของสารที่ใช้ทา

ภายในของหลอดแก้ว หลักการทำงานเบื้องต้นของหลอดฟลูออเรสเซนต์จะปรากฏ
ดังรูปที่ 3

คุณสมบัติที่สำคัญของหลอดฟลูออเรสเซนต์ที่กำหนดเป็นมาตรฐานคือ

- ก. การจุดหลอด หลอดต้องจุดติดได้ภายในเวลา 1 นาที และต้องสว่างอย่างคงที่ หลอดจะต้องจุดติดได้เมื่อแรงดันลดลงจากปกติไม่เกินมาตรฐานที่กำหนดเมื่อผ่านการจุดหลอดแล้วต้องให้หลอดติดอยู่ 100 ชั่วโมง จึงจะทดสอบนิกิตของหลอดต่อไป ซึ่ง
 - ข. กำลังไฟฟ้าของหลอดต้องมีค่าไม่แตกต่างจากกำลังไฟฟ้าประสงค์เกินกว่าผลรวมของ 0.5 วัตต์กับร้อยละ 5 ของกำลังไฟฟ้าประสงค์นั้น
 - ค. กำลังไฟฟ้าระหว่างชั่วโมงหลอดต้องอยู่ในช่วงที่กำหนดตามมาตรฐาน
 - ง. พลิกของการส่องสว่างของหลอดต้องไม่น้อยกว่าร้อยละ 90 ของค่าพลิกการส่องสว่างที่ผู้ผลิตกำหนด แต่ต้องไม่น้อยกว่าค่าพลิกของการส่องสว่างต่ำสุดที่กำหนดไว้ในมาตรฐาน
 - จ. อายุใช้งาน หลอดต้องมีอายุการใช้งานไม่ต่ำกว่า 2,000 ชั่วโมง ซึ่งเมื่อใช้งานครบ 2,000 ชั่วโมงแล้วอัตราระหว่างค่าพลิกการส่องสว่างของแต่ละหลอดเทียบกับขณะที่วัดเมื่อจุดหลอด 100 ชั่วโมง ต้องไม่น้อยกว่า 85%
- เพื่อที่จะให้ เข้าใจได้ง่ายขึ้นจะได้นำตัวเลขที่ใช้กับหลอด 20 วัตต์และ 40 วัตต์ที่ให้แสง daylight (อุณหภูมิสี 6,500 องศาเคลวิน)

สำหรับหลอด 20 วัตต์

แรงดันต่ำสุดที่จุดหลอดได้ต้องไม่เกิน 95 โวลต์ ในเมื่อใช้บัลลาสต์

ชนิดนี้ 110 โวลต์ กำลังไฟฟ้าของหลอด (กำลังไฟฟ้าประสงค์ 19.3 วัตต์) ต้อง
ไม่ต่ำกว่า 17.84 ถึง 20.76 วัตต์



แรงดันไฟฟ้าระหว่างขั้วหลอดต้องอยู่ในระหว่าง 50 ถึง 64 โวลต์
ฟลักซ์ของการส่องสว่างของหลอดต้องไม่น้อยกว่า 880 ลูเมน

สำหรับหลอด 40 วัตต์

แรงดันต่ำสุดที่จุดหลอดได้ต้องไม่เกิน 180 โวลต์ ในเมื่อใช้บัลลาสต์ชนิด 200 โวลต์ กำลังไฟฟ้าของหลอด (กำลังไฟฟ้าประสงค์ 39.5 วัตต์) ต้องอยู่ในระหว่าง 37.03 ถึง 41.97 วัตต์ แรงดันไฟฟ้าระหว่างขั้วหลอดต้องอยู่ในระหว่าง 93 ถึง 113 โวลต์ ฟลักซ์ของการส่องสว่างของหลอดต้องไม่น้อยกว่า 2,300 ลูเมน

1.4 ขอบเขตของงานโครงการ

ในโครงการนี้เป็นการสร้างอุปกรณ์สำหรับการควบคุมการทำงานของหลอดฟลูออเรสเซนต์ โดยใช้ความถี่สูงของระบบไฟฟ้าที่ใช้งาน ซึ่งอุปกรณ์ชุดนี้เป็นตัวงานแทนบัลลาสต์และสตาร์ทเตอร์ของหลอดทั่วไป ควบคุมความถี่ของระบบไฟฟ้าที่ใช้กันอยู่ปัจจุบันความถี่ 50 Hz หรือ 60 Hz ให้เป็นความถี่ 120 KHz

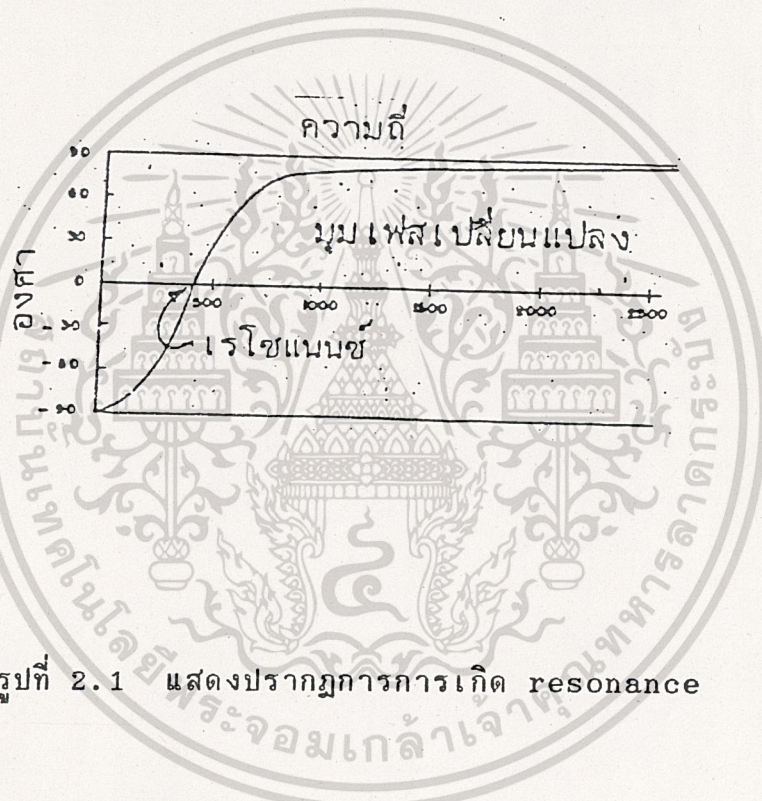
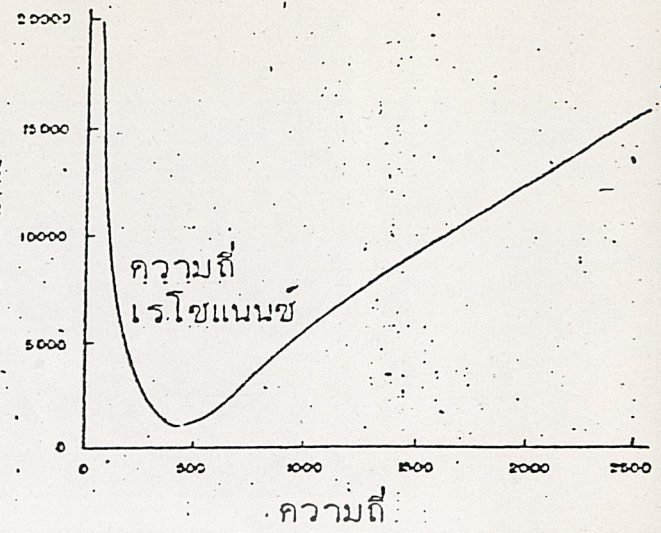
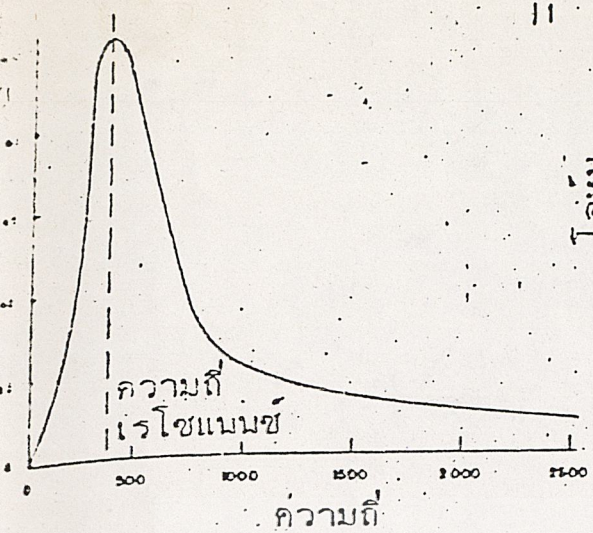
028753

ทฤษฎีการทำงาน

การทำงานของหลอดฟลูออเรสเซนต์ โดยใช้ความถี่สูงจากบัลลาสต์อิเล็กทรอนิกส์ เป็นเทคนิคการทำงานใหม่ที่ยังไม่มีการใช้งานกันอย่างแพร่หลาย ดังนั้นเพื่อให้เข้าใจหลักการทำงานจุดติดหลอดฟลูออเรสเซนต์และการทำงานเบื้องต้นซึ่งจะเป็นแนวทางสำหรับการออกแบบอุปกรณ์ในโครงงานนี้ต่อไป

2.1 ทฤษฎีและหลักการทำงานจุดติดหลอดฟลูออเรสเซนต์

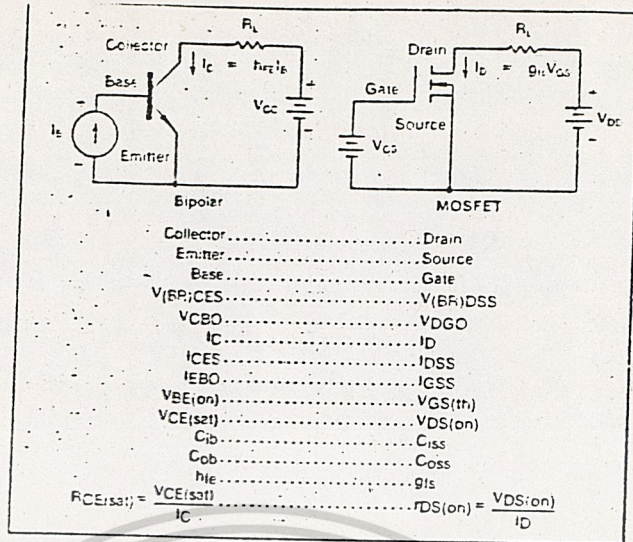
จากคุณสมบัติของหลอดฟลูออเรสเซนต์เป็นหลอดไฟฟ้าแบบดีซาร์กซ์ขณะเริ่มต้นจุดไส้หลอด ความต้านทานภายในจะมีความต้านทานสูงมากเมื่อเทียบกับความต้านทานขณะหลอดทำงานปกติจากหลักการคุณสมบัติของความต้านทานนี้จึงนำวิธีการจุดติดหลอดด้วยความถี่สูงจากบัลลาสต์อิเล็กทรอนิกส์มาใช้ในโครงงานนี้โดยอาศัยหลักการ Resonance Frequency ซึ่งเป็นเหตุให้มีกระแสจำนวนมากไหลในวงจรที่เกิดปรากฏการณ์นี้ สามารถนำกระแสที่ไหลผ่านขั้วทั้งสองจุดหลอดให้ติดได้สามารถแสดงตัวอย่างปรากฏการณ์ Resonance ได้ดังรูปที่ 2.1



รูปที่ 2.1 แสดงปรากฏการณ์การเกิด resonance

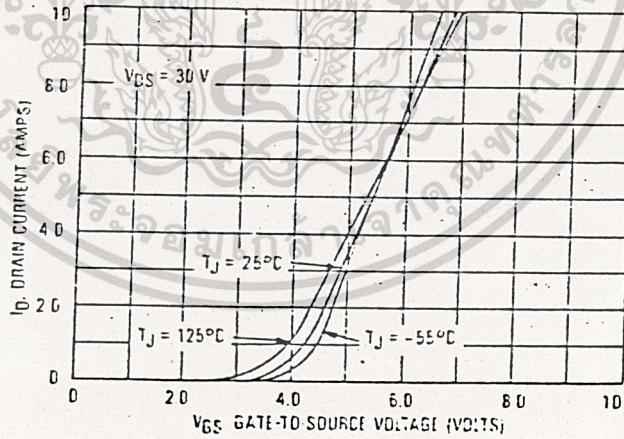
2.2 คุณสมบัติของมอสเฟต

การนำ Silicon-Gate Power Mosfet N-Channel-Enhancement Mode มาใช้งานแทน NPN Bipolar Transistor ตามรูปที่ 1 จากความแตกต่างกันด้านโครงสร้างทำให้การควบคุมกระแสที่จะผ่านนั้นแตกต่างกันออกไปด้วย กล่าวคือ NPN-Bipolar ต้องการกระแสเบส เป็นตัวควบคุมกระแสคอลเลคเตอร์ ในขณะที่ MOSFET (มอสเฟต) ต้องการแรงดันเกตเป็นตัวควบคุมกระแส drain ไม่ว่าการันใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Bipolar และมอสเฟต ได้ออกแบบคล้ายกัน ยกเว้นแต่ Bipolar

ใช้กระแสเป็นตัวกระตุ้นส่วนมอสเฟตใช้โวลเตจเป็นตัวกระตุ้น



The gate Threshold Voltage ของมอสเฟตและ The drain current จะเป็นสัดส่วนของ gate source voltage

โดยทั่วไปแล้ว ที่ว Gate จะทำจากสาร Poly Silicon ซึ่งมีคุณสมบัติ

เป็นฉนวนไฟฟ้า ทำให้ Input Resistance สูงถึง 10^{10} (1000 M) และมี กระแสรั่วไหลต่ำอันพุดต่ำ (ในย่าน NANOAMP)

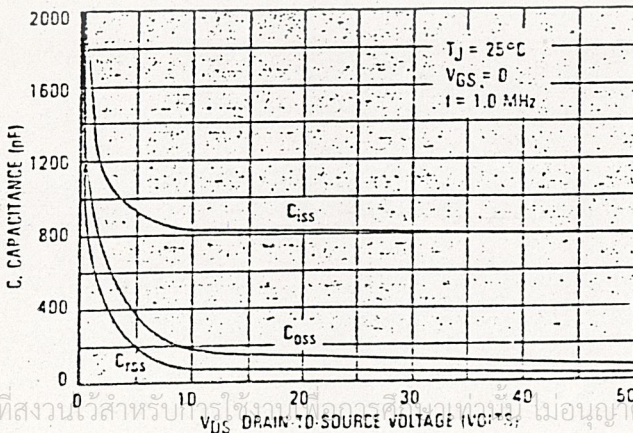
เพราะว่าการใช้สารที่เป็นฉนวนไฟฟ้ามาประกอบกับโครงสร้าง จึงก่อให้เกิดค่า Parasitics Capacitance ขึ้นตาม Junction ต่าง ๆ ภายในตัวมอสเฟต คือ Capacitance ระหว่าง Gate-Drain (C_{gd}), Gate-Source (C_{gs}) ส่วนทางด้าน Output จะได้ระหว่าง Drain-Source (C_{ds}) จากค่า Capacitance ต่าง ๆ เหล่านี้ ทำให้เกิดค่า Input Capacitance (C_{iss}) และ Reverse Transfer Capacitance (C_{rss})

$$C_{iss} = C_{gd} + C_{gs}$$

$$C_{oss} = C_{gd} + C_{ds}$$

$$C_{rss} = C_{gd}$$

ถ้า V_{gs} มีค่าสูงกว่าระดับ Threshold voltage ($V_{gs(th)}$) จะเกิดสนามไฟฟ้าขึ้นค่าหนึ่งที่บริเวณผิว Gate (พื้นที่ผิวประมาณตารางไมโครเมตร) สนามไฟฟ้านี้จะเป็นตัวเร่ง Drift Velocity ของ Majority Carrier ทำให้เกิด Channel ขึ้น กระแส Drain จะผ่านไป Source ได้ค่า C_{iss} มีส่วนสำคัญในการไครว้มอสเฟตมาก ขอให้ดูรูปที่ 5 ประกอบด้วย จัดให้ $V_{ds} = 0V$ ในช่วงเริ่มต้นค่อยๆ ปรับ V_{ds} จาก 0 V - 6 V ค่า C_{iss} ยังมีค่าส่งประมาณ 1000 PF ขึ้นไปและจะค่อย ๆ ลดลงมาจนค่อนข้างจะคงที่ประมาณ 800 PF เมื่อ V_{ds} มากกว่า 10 V ขึ้นไป

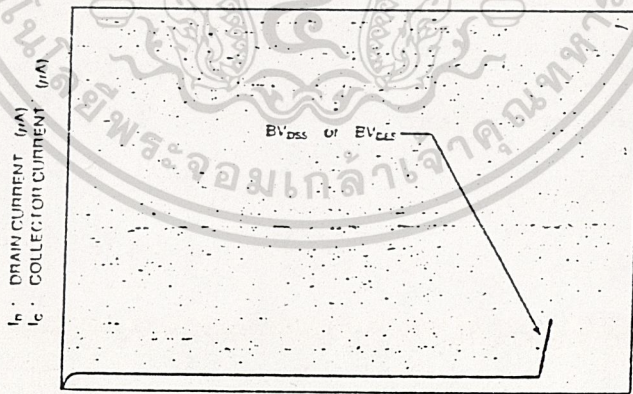


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในวงจำกัดของลิขสิทธิ์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอสเฟต คาปาซิเตนเปลี่ยนแปลงกับโวลเตจเกเรท, เคอร์เร้นท์จะไหลชั่วคราวเพื่อไปประจุอินพุทคาปาซิเตน, C_{iss} เพื่อควบคุมเกเรทวอลเตจ และจากรูปที่ 2 จะเห็นว่า V_{DS} ประมาณ 4v สามารถที่จะสร้าง Channel รับกระแสเตรนได้ ดังนั้น จึงสามารถออกแบบได้ IC ตระกูล TTL, CMOS ทับ มอสเฟทได้โดยตรง

คุณสมบัติการทำงานของมอสเฟท

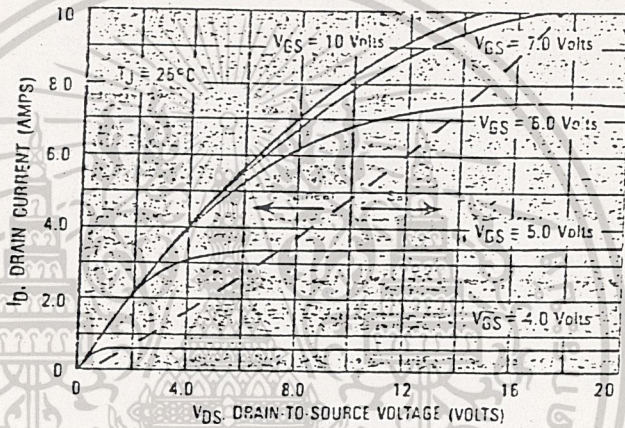
ถ้าไม่ให้ Gate Biased และปรับ V_{DS} ไปจนถึงค่าหนึ่ง ที่ทำให้เกิดกระแส Drain มีค่าสูงอย่างฉับพลัน ที่จุดนั้นคือจุด Breakdown Voltage (BV_{DSS} ถ้า V_{DS} ต่ำกว่า BV_{DSS} จะมีกระแสเตรนรั่วไหลผ่านน้อยมาก ประมาณในย่าน Nanoamp ดังรูปที่ 3 (ค่า BV_{DSS} มาก, น้อย ขึ้นกับความต้านทานของ Material)



V_{DS} : DRAIN-SOURCE VOLTAGE (V)
 V_{CE} : COLLECTOR-EMITTER VOLTAGE (V)

The blocking characteristics ของมอสเฟท และ bipolar คล้ายกัน, ยกเบเรตดาว้นโวลเตจของมอสเฟทมากกว่าถูกกำหนดโดยค่าความต้านทานการคายของวัสดุที่ใช้ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อให้ Gate Biased การควบคุมกระแส Drain จะได้จาก V_{gs} ในช่วงเริ่มต้น V_{gs} ยังอยู่ระดับต่ำ, I_d จะผ่าน Drain-Source ได้น้อย เมื่อ V_{gs} เพิ่มขึ้น I_d จะมากตามจน Channel อิ่มตัว (Pinch-Off) หรือค่า $R_{ds(on)}$ ต่ำสุดในย่านนี้เรียกว่า Saturated Region, Carrier มีความเร็วสูงสุด ให้อ่านจากรูปที่ 4 (ข้อสังเกต Linear region, Saturated Region ของอมสเฟท กับ Bipolar Transistor จะกลับตรงข้ามกัน)



Saturation characteristic ของมอสเฟทคล้ายคลึงกับ bipolar transistor, พื้นที่ทางด้านซ้ายมือของเส้นปะเป็นเฟทเส้นตรงทางขวามือเป็นเส้น Saturate

การแปรเปลี่ยนค่าความต้านทาน R_{ds} (เป็นแบบ Positive Temperature Coefficient) ตาม I_d และ Power ใน R_{ds} จะกลายเป็น Heat, ดังนั้น $V_{ds(on)}$ จึงมีผลตามอุณหภูมิโดยตรง ทางฝ่ายผู้ผลิตจึงต้องแก้ปัญหาจาก Die Size และ Topology ซึ่งก็ต้องอยู่ในระหว่างจุดเหมาะสมที่สุดระหว่าง BV_{ds} ได้สูงสุดและให้ $R_{ds(on)}$ ต่ำสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARASITIC DIODES

ตามโครงสร้างของมอสเฟต จะเกิด P-N Junction ขึ้นระหว่าง Drain-Source (P-N Epitaxial Material) หรือไดโอดแฝง (D_p) จะนำกระแสได้เมื่อ source เป็นศักย์บวก เทียบกับ Drain และ Blocking Voltage เท่ากับ BV_{dss}

ไดโอดแฝงจะถูกประยุกต์ไปใช้งานเป็น Free-wheeling Diode ใช้ Clamp Inductive Loads ในวงจร Switching ซึ่งต้องพิจารณาค่า Forward Voltage, Turn-on, Reverse Recovery Times (T_{rr})

ข้อควรระวังในการออกแบบวงจร

- ไม่ควรปล่อยให้ Gate Open, Floating เพราะจะทำให้มอสเฟตสามารถ Turn-on ได้ ถ้าเกิด Potential ตกพร้อม Input Capacitor มีค่าสูงกว่าระดับ Threshold Voltage (Potential นี้เกิดได้จาก Leakage Current, Static Pickup, Spike Pulse จาก Supply Voltage ที่ Coupling มาโดย C_{gd}) ถ้าค่า potential นี้มากเกินไปจะทำให้มอสเฟตเสียหายได้ ควรต่อ Pull-up หรือ Pull-down Resistor
- ตรวจสอบการทำงานของวงจรด้าน Load ให้แน่ใจว่า ในขณะที่ทำงานจะไม่เกิดแรงดันเกิน BV_{dss}
- ควรต่อ Zener Diode ด้าน Input เพื่อให้แน่ใจว่า V_{gs} จะไม่เกินระดับที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 POWER MOS IN SWITCHING

SWITCHING PHASE

แบ่งออกเป็น 3 ช่วง

1. ON-STATE

สถานะที่ MOS นำกระแส I_d ผ่าน Junction Drain-source ที่มีค่าความต้านทานในสถานะนี้เป็น $R_{ds(on)}$ และแรงดันตกคร่อม $R_{ds(on)}$ เป็น $V_{ds(on)}$ และเกิด Power ในรูปของ Heat ที่ junction นี้เป็น $P_{(on)}$

$$P_{(on)} = V_{ds(on)} I_d$$

2. OFF-STATE

สถานะที่ MOS ไม่นำกระแส I_d , R_{ds} มีค่าสูงมาก แต่อย่างไรก็ตามยังมีกระแสรั่วไหลผ่าน

$R_{ds(off)}$ ไปได้ด้วยค่า I_{dss}

$$P_{(off)} = V_{dd} I_{dss}$$

3. TRANSITIONS

สถานะที่ MOS กำลังเปลี่ยนสถานะอาจจะจาก ON/OFF STATE หรือจาก OFF/ON STATE

เนื่องจากเป็นสถานะที่มีความสัมพันธ์กับเวลา

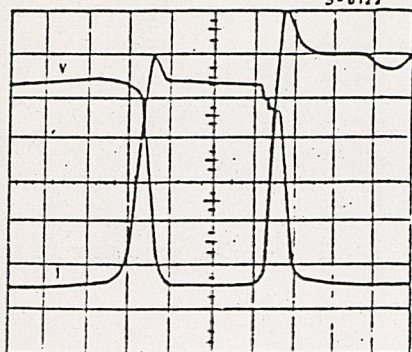
โดยตรง ค่าแรงดันและกระแสจึงต้องขึ้นกับ

เวลาด้วย

$$P_{(t)} = V_{ds(t)} I_{d(t)}$$

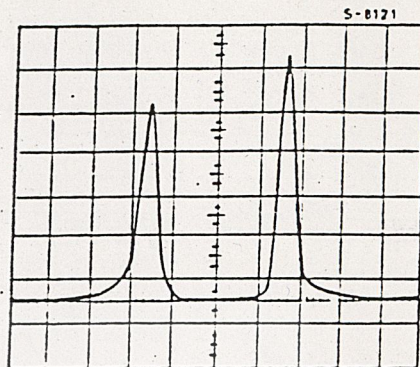
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 1 - I/V waveforms



t: 100 ns/div, V: 45V/div, I: 1.2A/div, Vg=10V, Rg=25Ω

Fig. 2 - Power dissipation waveforms.



t: 100 ns/div, P: 200 W/div, Vg=10V, Rg=25Ω.

INPUT

ตามลักษณะโครงสร้างของ MOS เอง จะมีค่าเก็บประจุแฝง (Parasitic Capacitance) ระหว่าง Junction (Fig 3) ในที่นี้จะกล่าว เฉพาะ C_{gd} กับ C_{gs} เพราะเป็นส่วนของ Input และทาง Input จะเกิดค่า Input Capacitance (C_{iss}) ซึ่งเกิดจาก

$$C_{iss} = C_{gs} + C_{gd}$$

C_{iss} มีโอกาสที่จะเปลี่ยนแปลงตาม C_{gd} ในสภาวะ Switching, C_{gd} เป็นค่า Capacitance ที่อยู่ใน Drain Layer มีค่า Dielectric ที่เปลี่ยนแปลงตาม V_{ds} ถ้า V_{ds} มีค่าสูง C_{gd} จะมีค่าน้อย ในทางกลับกัน ถ้า V_{ds} มีค่าน้อย C_{gd} ก็จะมีค่ามาก charging ของ C_{gd} จะหาได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q_{gd} = C_{gd} [V_{cc} - V_{ds(on)}]$$

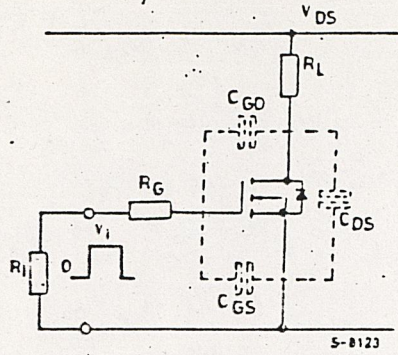


Fig. 3 วงจร SGS POWER MOS

เมื่อค่า Capacitance ของ C_{gd} เปลี่ยนแปลงตาม V_{ds} แรงดันที่ตกคร่อม C_{gd} ก็จะเปลี่ยนแปลงได้ตาม $Q = C \cdot V$ เมื่อ V_{gs} มีค่าถึง Threshold Voltage, V_{gs} ก็จะเริ่มลดลง ค่า C_{gd} เริ่มมีค่ามากขึ้นและจะไป Delay การเพิ่ม V_{gs} หนึ่ง V_{ds} จึงคงระดับ Threshold ในขณะที่ Q_g (Gate Charge) ถูก Charged มากขึ้นจนถึงระดับหนึ่งที่ยอมรับ V_{gs} ให้มากขึ้นได้ปรากฏการณ์นี้เรียกว่า Miller Effect

จาก Fig.3 C_{gs} จะเปลี่ยนแปลงตาม V_{gs} โดยแบ่งออกเป็น 2 ช่วง คือช่วง V_{gs} ต่ำกว่าระดับ Threshold และ V_{gs} สูงกว่าระดับ Threshold

- ในช่วงเริ่มต้น V_i ยังเพิ่มค่าไม่ถึง Threshold Voltage มอสเฟตจะยังไม่ Conduct, V_d จะเท่ากับ Supply Voltage ค่า Input Capacitance ได้จาก

$$C_{eq} = C_{gs} + C_{gd} \text{ (High Voltage)}$$

เอกสารนี้เป็นเอกสารที่มีค่าน้อยกว่า เพราะผูกพันกลับกันนั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 ค่า V_{ds} ขณะนี้มีค่าสูง

- ต่อมา V_{gs} เพิ่มไปถึงระดับ Threshold, MOS เริ่ม Conduct V_{ds} ลดลงเป็น $V_{ds}(on)$ ทำให้ค่า C_{gd} มากพอที่จะรับกระแส input เข้าไปได้ทั้งหมด ค่า input Capacitance

$$C_{eq} = C_{gs} + C_{gd(low\ voltage)}$$

C_{gd} จะมีค่ามากขึ้น

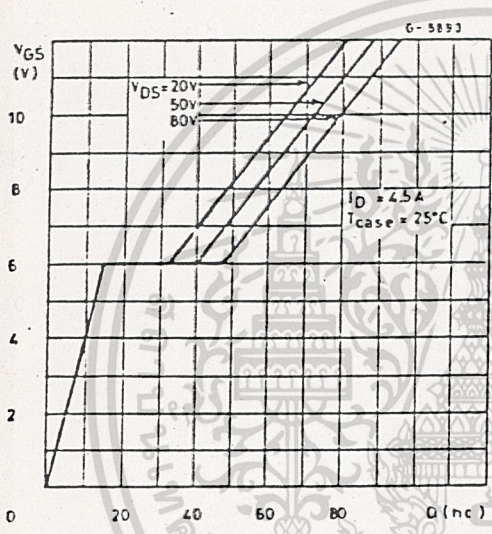
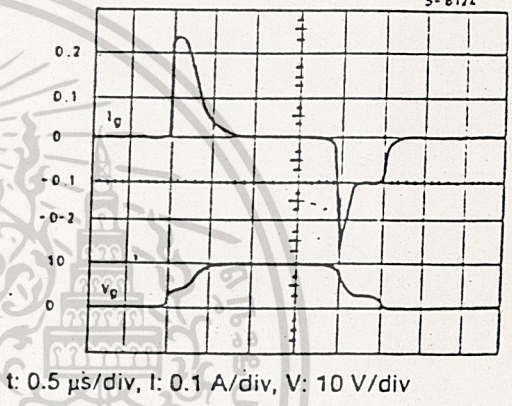


Fig.4 แสดงความสัมพันธ์ระหว่าง V_{gs} กับ Gate Charge

Fig. 5 - $I_g - V_g$ waveforms



Input Capacitance ช่วง High Voltage จะอยู่ช่วงแรก เส้น V_{ds} เริ่มจาก origin จนถึง Threshold level ต่อจากนั้นก็จะเป็นช่วง Low Voltage และในระดับ Threshold (6V) จะเกิด Miller Effect หรือการ delay V_{gs} ไว้ชั่วขณะจนกว่า Gate charge จะมากขึ้น ต่อมา V_{gs} (Fig.3) มีค่าลดลง ต่ำกว่า Threshold level, MOS ต้องใช้พลังงาน E_p มา drive Switching ในช่วง turn-off

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$E_p = \frac{C_{eq} \cdot V_{gs}^2}{2} = \frac{Q_g \cdot V_{gs}}{2}$$

V_{gs} = หาค่าจาก fig.4

Q_g = หาค่าจาก fig.4 (Gate charge)

หรือจะหา Gate charge จากการ integral กระแส Gate ตาม fig.5 โดยทั่ว ๆ ไป input energy จะอยู่ในย่าน nano joule

OUTPUT

- แยกการพิจารณา output ตาม load ได้ 2 แบบคือ RESISTIVE LOAD, INDUCTIVE LOAD

SWITCHING TIME FOR RESISITIVE LOAD

Fig. 10 - Test circuit

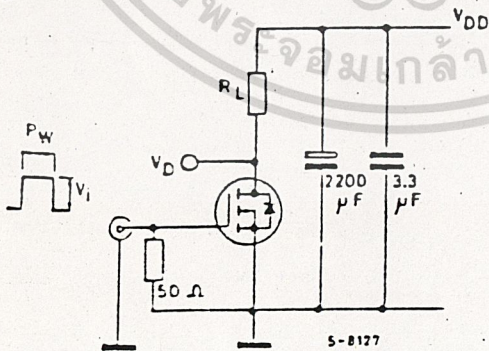
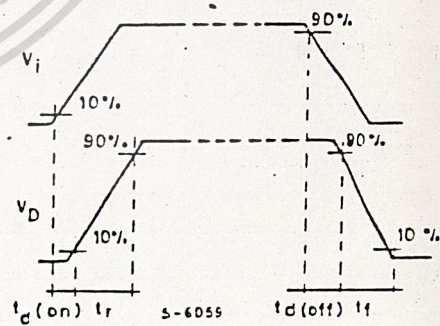


Fig. 11 - VGS and VDS waveforms



จาก fig.10 เป็นวงจรใช้ทดลองหาค่าเวลา Switching หรือช่วง

เวลาที่มอสเฟตกำลังเปลี่ยนสถานะจาก ON/OFF ($t_{d(off)}$) หรือจาก OFF/ON ($t_{d(on)}$), $t_{d(on)}$: V_{gs} มีค่าถึง Threshold Voltage

$$V_{gs} = V_1 [1 - e^{-t/R_1 C_{iss}}]$$

$R_1 C_{iss}$ = Time Constant

แทน V_{gs} ด้วย V_{th} (Threshold Voltage)

$$t_{d(on)} = R_1 C_{iss} \ln \frac{V_1}{V_1 - V_{th}}$$

V_1, V_{th} ได้จาก fig.10, 11

$$t_{d(on)} = 0.35 R_1 C_{iss} \dots\dots (A)$$

(A) จะได้ $t_{d(on)}$ มีค่าน้อยมาก (ในย่าน 10 - 20 ns)

Energy ที่ใช้ไปในช่วงนี้ก็จะมีน้อยตามไปด้วย (ในย่าน Picojoule)

$t_{d(off)}$ - ช่วงที่กำลังจะเปลี่ยนจากสภาวะ conduct ไปเป็นสภาวะ cut off

Fig. 12 a - Turn-on

5-8175

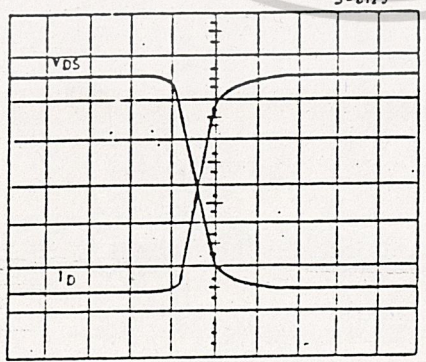
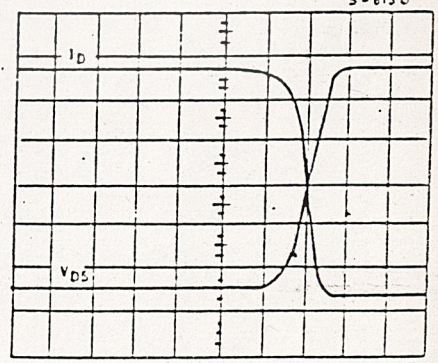


Fig. 12 b - Turn-off

5-8130



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARASITIC CAPACITANCE DURING SWITCHING CYCLE

จากที่ผ่านมา $V_{gs} = V_1 [1 - e^{-t/R_1 C_{iss}}]$

$C_{iss} = C_{GS} + C_{GD}$

- R_1 = ความต้านทานภายในช่อง Generator ประกอบด้วย
- R_1 = ความต้านทานระหว่าง gate-Source ให้ matching กับ วงจรต้าน input
- R_G = ความต้านทานภายในช่อง gate

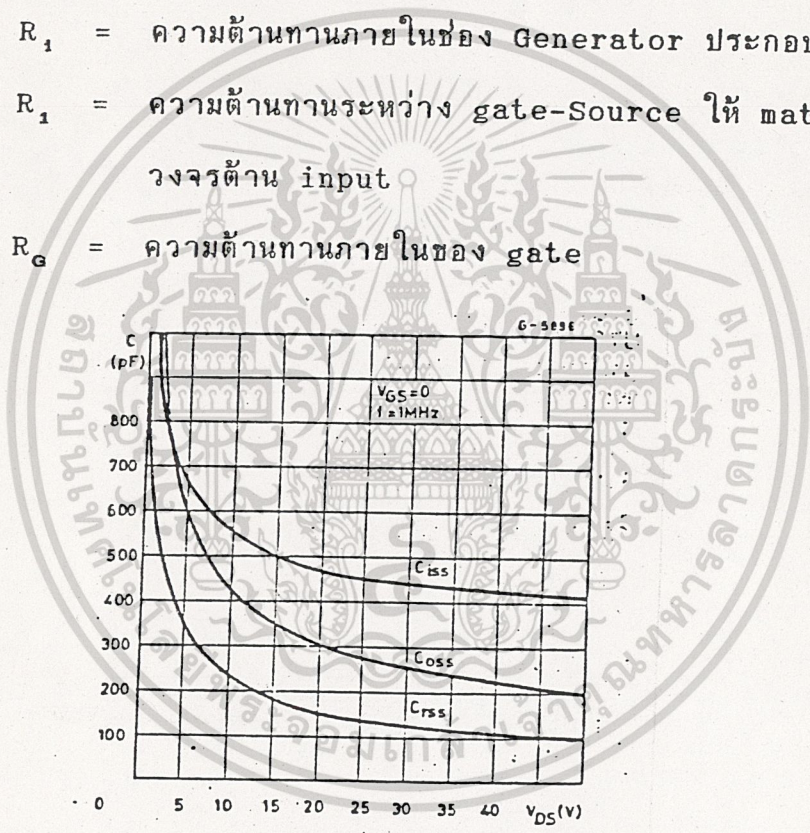
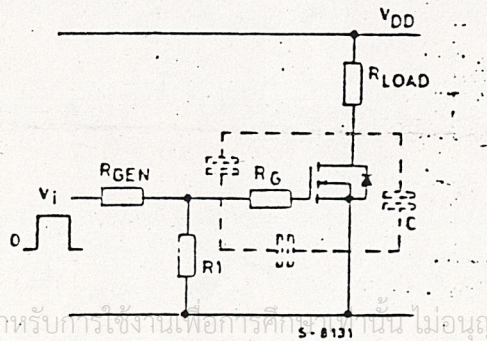


Fig.13.6 ค่า Capacity อยู่ในรูปของ V_{DS}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig.13a รูปวงจร

การเปลี่ยนค่า C_{iss} ในขณะ $t_{d(on)}$ และ $t_{d(off)}$

- ถ้าพิจารณาตาม Miller effect, C_{iss} จะไม่เปลี่ยนแปลงค่า ในช่วง $t_{d(on)}$ และ $t_{d(off)}$ เพราะพิจารณาว่า C_{iss} เป็น function ของ C_{GD} ซึ่ง C_{GD} จะเปลี่ยนแปลงตาม V_{DS} เท่านั้น (See Fig.13.6)
- แต่ถ้าพิจารณาตามกฎการ charging และ discharging ของ วงจร RC ในระหว่างการเปลี่ยนแปลง OFF/ON หรือ ON/OFF ค่า C_{iss} จะเปลี่ยนแปลง นั้นหมายความว่า เมื่อ V_{DS} ลดลงในขณะ turn-on ค่า C_{GD} ก็ จะเพิ่มขึ้น ทำให้เกิด Delay แรงดันเกต V_{GS} ให้เพิ่มค่าได้มากขึ้น ช่วงนี้เองที่ C_{iss} สามารถที่จะ absorb กระแสเกต และในช่วง Turn-off, C_{GS} จะ discharge กระแสให้ C_{GD} เป็นการ Balancing (See Fig.13c)

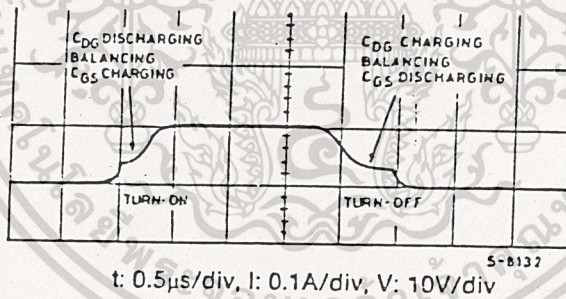


Fig.13c คำอธิบายประกอบจากรูปที่ 5 แสดงการ discharge และ charge ของ C_{GD}

SWITCHING TIMES FOR INDUCTIVE LOADS

คุณสมบัติของ Power MOS สามารถที่จะ Switching ค่า Power สูง

ด้วยความเร็วสูง จึงนิยมที่จะนำไปควบคุมอุปกรณ์พวก Inductive loads เช่น การขับ Motor Control switching Power Supply

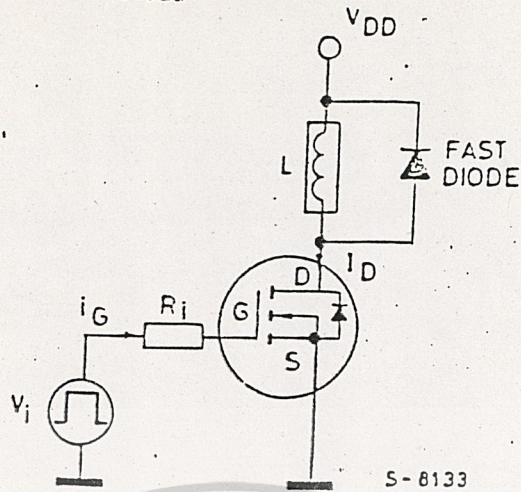
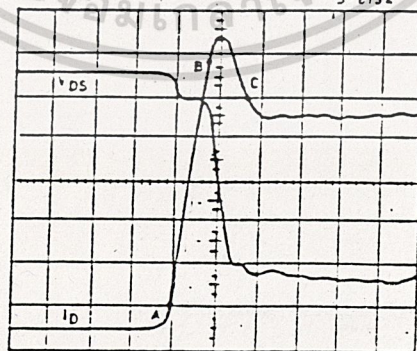


Fig.18 SGS POWER MOS with clamped inductive load

TURN-ON

สภาวะที่กำลังเปลี่ยนจาก OFF/ON จาก Fig.19 จะพิจารณาเป็น

2 ช่วง

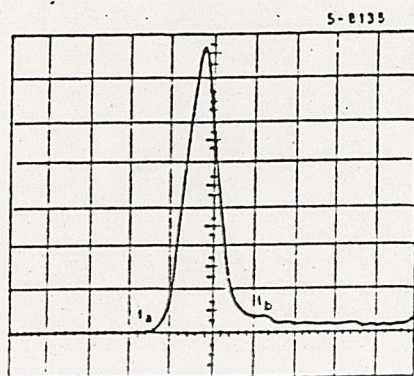


t: 50ns/div, I: 1.2A/div, V: 40V/div, R=25Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ลีททั้งหมดนี้จัดทำขึ้นเพื่อแจกจ่ายฟรีโดยไม่คิดมูลค่า และสงวนลิขสิทธิ์ไว้สำหรับการนำไปใช้

Fig. 19 รูปคลื่นของกระแสและโวลต์เตจระหว่างเปิดสวิต



t: 50ns/div, P: 200W/div, E: 67.5 μ J

Fig.20 พลังงาน output ระหว่างเปิดสวิตช์

1. ช่วง A-B MOS เริ่ม conduct และเกิด free-wheeling Diode ขึ้นระหว่าง junction Drain Source แต่ยังคงอยู่ในลักษณะ Reverse Biased, V_{DS} ยังไม่ลดค่าถึง $V_{DS(on)}$ ต่อมา Diode จะ Short ตัวเองในทันที ทำให้ I_D ผ่าน Junction Drain-Source ด้วยจำนวนมาก V_{DS} จะลดลงเป็น $V_{DS(on)}$ และจะตกคร่อมค่าเหนี่ยวนำแฝง (Parasitic inductive) L_D และ L_S ความเร็วในช่วง Transitions นี้ได้จาก $d \frac{I_D}{dt}$

- ช่วง B-C, (Fig.19)

เมื่อมอสเฟตเปลี่ยนสภาวะมาถึงช่วงนี้ Free-Wheeling Diode ก็จะมี Reverse Biased อีกครั้ง แต่ Clamping Diode-Conduct, I_D ยังคงอยู่ในระหว่าง Transitions กระแสที่ผ่าน clamping Diode จะมารวมอยู่ใน I_D ด้วย ทำให้มีลักษณะ Peak ขึ้นไป ขณะนี้ V_{DS} จะอยู่ในระดับ $V_{DS(on)}$

เอกสารนี้เป็นเอกสารที่สวทช.จัดทำขึ้นเพื่อใช้ในการศึกษาวิจัยและพัฒนาเทคโนโลยีขั้นสูงในการค้า
ไปว่ากรณีใดบ้างที่จำเป็นต้องทำให้อุปกรณ์ทำงานที่ต่ำกว่าและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
delay ไว้ในระหว่าง free-wheeling diode cut off (ชั่วขณะ)

Fig.20 เป็นกำลังงานที่ใช้ไปนระหว่าง Turn-On ถ้าจะให้กำลังงานนี้น้อยลงจะต้องปรับปรุง $d I_d/dt$ ช่วง (A-B) ให้เร็วขึ้น ส่วนในช่วง (B-C) ให้ปรับปรุง Reverse Biased ของ Free-Wheeling Diode

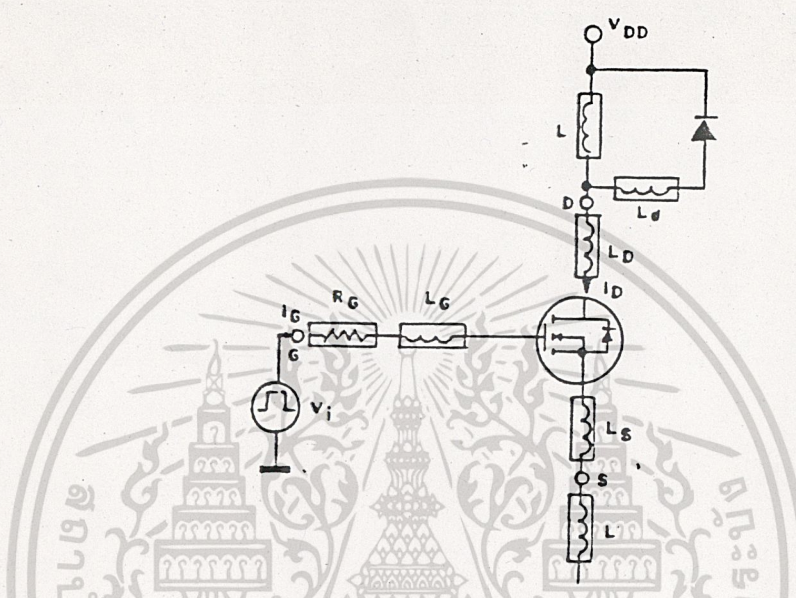


Fig.21 Circuit which includes the parasitic in ductances

L_d = Palasitic inductance ระหว่าง Clamping Diode กับ load

L_D = Parasitic inductance ระหว่าง Draine-load

L_G = Parasitic inductance ระหว่าง gate - วงจรขับเกต

L_S = Parasitic inductance ระหว่าง source-Ground

Input Loop = $V_i = R_1 [I_G + L_G \frac{dI_G}{dt} + V_{GS} + L_S \frac{dI_D}{dt}] \dots (B)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น dt ถูกตัดให้หายไป dt เที่ยงโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_1 = Resistance of the Driving circuit

ในขณะที่ I_D กำลังเพิ่มขึ้น (Transition) ตัด Term-LG di_G/dt เป็นศูนย์ได้เพราะระหว่างนี้กระแสเกตจะเปลี่ยนน้อยมาก เมื่อ V_{GS} ถึง Threshold I_G จะคงที่และ V_{DS} คงที่ (Standardized) จะได้ dI_D/dt ในช่วง (A-B) ให้อยู่ในลักษณะความสัมพันธ์กับด้าน Input

$$\text{จาก (B) } \frac{dI_D}{dt} = \frac{V_1 - (R_1 I_G) - V_{GS}}{L_s}$$

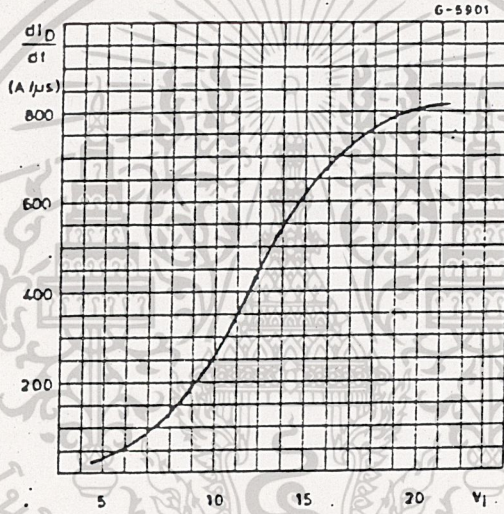


Fig.22 dI_D/dt as a function of V_1 ($R_G=25$) for SGSP369

IMPROVING THE REVERSE RECOVERY OF THE DIODE

เป็นการปรับปรุง Curve ในช่วง (B-C) (See Fig.19) ให้ค่า Peak ลดลง เกิดจากมีกระแสที่ผ่าน Clamping Diode เป็นเวลานานกว่ารวมกับ I_D จึงต้องใช้ Diode ให้ช่วงสวิตช์ Reverse Recovery Time

เอ (Trr) นั้นสั้นๆที่ตามตัวอย่างในตำรา Fig.23 เท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEVICE	V _{REVERSE}	I _{FORWARD}	t _{rr}	PACKAGE
SGS8R05-->20	50V/200V	8 A	35 ns	DO-220
SGS15R05-->20	50V/200V	15 A	35 ns	DO-220
SGS30R05-->20	50V/200V	30 A	35 ns	SOD- 93
SGS35R120	1200 V.	35 A	100 ns	SOD- 93
SGS45R80	800 V.	45 A	100 ns	SOD- 93
SGS60R40	400 V	60 A	100 ns	SOD- 93

Fig.23 SGS Fast recovery diodes

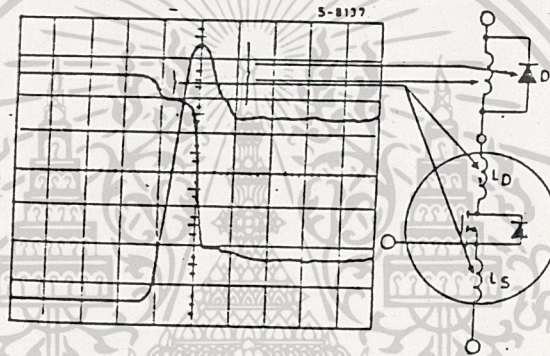


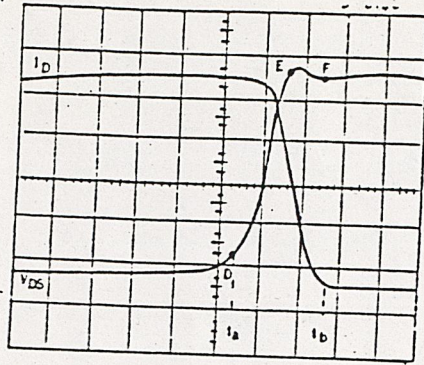
Fig.24 แสดงผลของส่วนประกอบของ inductance LD และ LS ของ diode ที่ต่อกันในรูปแบบคลื่น V_{DS} และ I_D

TURN-OFF

- Initial conditions

1. $I_D = I_{load}$
2. $V_{DS} = V_{DS(on)} = R_{DS(on)} I_D$
3. $D_F = \text{Reverse biased}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



t:50ns/div, V:40V/div, I:1.2A/div, R_g=25Ω, V_G=10 V

Fig.25 V_{DS} และ I_D ในระหว่างปิดสวิต

จาก Fig.25 ; แบ่งเป็น 2 ช่วง

ช่วง (D-E) - V_{DS} เพิ่มขึ้น

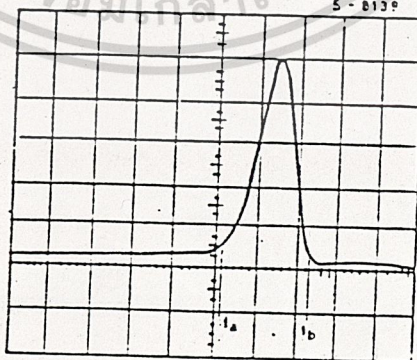
- I_D = I_{load} (ยังคง constant)

- D_F = Reverse biased

ช่วง (E-F)

- D_F เริ่ม Conduct, ยอมให้ I_{load} ผ่านตัวมัน,

และ I_D จะเริ่มลดลง



t: 50ns/div, P: 200 W/div, E=70.6μJ

Fig 26 พลังงาน output ระหว่างปิดเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างถึงแหล่งของเอกสารทุกครั้งที่มีการนำไปใช้

Fig.26 พลังงาน output ระหว่างปิดเฟส

จะเห็นว่าจุดตัว V_{DS} กับ I_D ยังอยู่ในระดับสูงถึงแม้จะไม่มี
Reverse Recovery ของ Diode ในระหว่าง turn-on, Miller Effect
จะ delay- V_{DS} จนเกิด D_F -Switch-on

Energy in Switching

ใน 1 Cycle, Power MOS จะต้องทำงานใน 4 สภาวะ

1. ON-STATE
2. OFF-STATE
3. TRANSITION ON-OFF
4. TRANSITION OFF-ON

ON-STATE

สภาวะที่ $R_{DS(on)}$ มีค่าต่ำสุด จะมีทางให้กระแสผ่านระหว่าง
Draine-Source (channel) $R_{ds(on)}$ ยังมีส่วนสัมพันธ์กับอุณหภูมิโดยตรงอีก
ด้วย โดยดูจากความสัมพันธ์การใช้กำลังงาน

$$\begin{aligned}
 P_{D(on)} &= R_{DS(on)} (T_j) I_D^2 \\
 (10) &= R_{DS(on)} [1 + (T_j - 25^\circ C)] I_D^2 \\
 &= \text{Positive coefficient} \\
 \alpha &= 8 \times 10^{-3} / ^\circ C
 \end{aligned}$$

เอกสารนี้เป็นเอกสารสมการ (10) จะเห็นว่า ถ้าค่า $R_{DS(on)}$ มีค่ามาก การสูญเสีย
ก็จะสูงตาม ดังนั้นทางผู้ผลิต Device จึงต้องหาทางแก้ไขขบวนการผลิตดังนี้

1. ปรับปรุงวัสดุใช้ทำฐาน chip และยึดติดกับ Case ให้แน่น
2. ควบคุม epitaxial growth ของ Drain
3. ปรับปรุง Structure ให้อยู่ในระดับราบที่สุด



Fig.27 รูปคลื่น ID ระหว่างการทำงาน working cycle

- Slope ของ ID ในระหว่าง conduction กำหนดโดย

$$\frac{dID}{dt} = \frac{V_{D0}}{L} \quad (\text{See Fig.19})$$

- ใน 1. Cycle, หา lost Energy ได้จาก (x)

$$E_{on} = \int_{\phi}^2 I_D^2(t) R_{D(on)} dt \quad (x)$$

τ = Pulse width

เฉลี่ย ID ระหว่าง t_1 และ t_2 $(t_1 - t_2) = \tau$ - ดู (Fig.27)

จาก _____ (x)

$$E_{on} = R_{DS(on)} T_j \cdot I^2 \cdot \tau \quad (y)$$

Fig.28, 29 และ 30 เป็นตัวอย่าง E_{on} ของแต่ละเบอร์ โดยให้

เอกรูปเปลี่ยนตาม I_D ในแต่ละค่า τ จะกำหนดให้ 3 ค่าคือ $0.5 \mu s$, $1 \mu s$, $10 \mu s$ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OFF STATE

เมื่อมอสเฟตเป็น Switch off, V_{DS} จะเท่ากับ V_{DD} (See Fig.25) แต่ยังมีกระแส Drain รั่วไหลผ่านไปได้เป็นค่า I_{DSS} กำลังงานจะได้

$$E_o = V_{DD} \cdot I_{DSS} \cdot t_{off} \quad \text{_____ (13)}$$

จะได้ค่าอยู่ในย่าน pico-joule โดยประมาณ ซึ่งก็มีค่าน้อยมากจนไม่ต้องนำมาพิจารณา เมื่อไปเทียบกับ dissipated ในช่วง ON-STATE TRANSITIONS

ในช่วงที่ MOS กำลังเปลี่ยนสถานะ ดังนั้นค่า Power จึงขึ้นกับ function เวลาโดยตรง

$$P_{(t)} = V_{DS(t)} \cdot i_p(t) \quad \text{_____ (14)}$$

INTEGRAL _____ (14)

$$E = \int_{t_a}^{t_b} P_{(t)} dt = \int_{t_a}^{t_b} V_{ds(t)} \cdot I_{d(t)} dt \quad \text{_____ (15)}$$

t_a เวลาเริ่มต้นของ Transition

t_b เวลาสิ้นสุดของ Transition

Fig.31 แสดงกำลังงานที่ใช้ไปใน ON-OFF Transitions ใน 1 Cycle โดยเปรียบเทียบกับ Gate Voltage ในระยะเริ่มต้นที่ V_G ไม่ถึงค่า Threshold จะเห็นว่า กำลังงานที่ใช้ไปจะสูง จนกระทั่งเมื่อ V_G มีค่ามากกว่า Threshold ระดับกำลังงานก็จะต่ำลงทันที ภาษานี้ ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

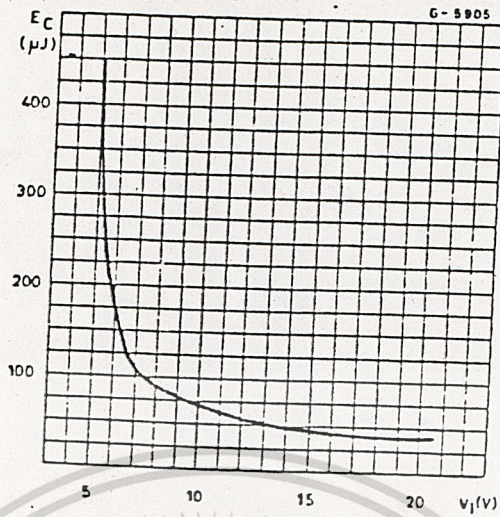


Fig.13 ค่าของพลังงานที่สูญเสียไปต่อ Cycle อยู่ในรูปของ Gate Voltage

การคำนวณค่ากำลังที่ใช้ไปใน 1. Cycle :

$$E_{TOT} = E_{ON} + E_{OFF/ON} + E_{ON/OFF} + E_p + E_{OFF} \quad (15)$$

E_{TOT} - กำลังงานที่ใช้ทั้งหมดใน 1. cycle

E_{ON} - กำลังงานที่ใช้ช่วง ON state

E_{OFF} - กำลังงานที่ใช้ OFF state \approx Picojoule

$E_{OFF/ON}$ - กำลังงานที่ใช้ Turn-on

$E_{ON/OFF}$ - กำลังงานที่ใช้ Drive circuit

E_p - กำลังงานที่ใช้โดย Drive ckt \approx nano joule

E_{OFF}, E_p - ไม่ต้องนำพิจารณาก็ได้ มีค่าน้อยมาก เขียน (16) ใหม่ได้

$$E_{TOT} = E_{ON} + E_{OFF/ON} + E_{ON/OFF} \quad (17)$$

ทั้ง 3 Terms นี้ก็จะขึ้นกับเงื่อนไขการทำงานที่ตั้งไว้ Duty Cycle,

เอา VDD, เป็น ID กสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

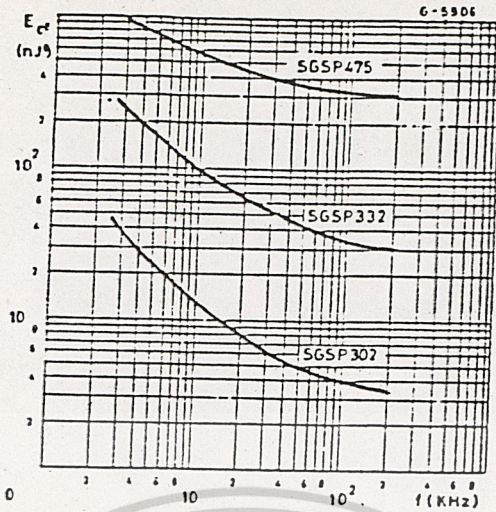


Fig.32 พลังงานที่สูญเสียไปทั้งหมดต่อ Cycle อยู่ในรูปของความถี่ โดยกำหนดค่าคงที่ของ Duty Cycle 50%

$$V_{DD} = \frac{1}{2 BV_{DSS}}$$

$$I_D = \frac{3}{4 I_{DMAX}}$$

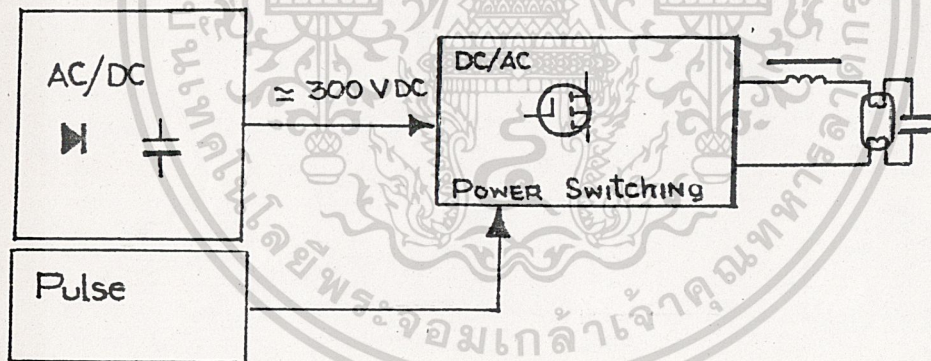
Duty Cycle 50%

บทที่ 3

รูปแบบวงจร

ในบทที่ 2 เราได้กล่าวถึงทฤษฎีและหลักการทำงานหลอดฟลูออเรสเซนต์ โดยใช้ความถี่สูงจากบัลลาสต์อิเล็กทรอนิกส์โครงงานนี้ใช้หลักการดังกล่าวเป็นพื้นฐานสำหรับออกแบบอุปกรณ์ในส่วนต่าง ๆ ของวงจรเนื้อหาในบทนี้จะกล่าวถึงวงจรใช้งานและรายละเอียดของวงจรส่วนต่าง ๆ เช่นวงจร Power Supply , วงจร Power Switching วงจร Oscillator

วงจรการทำงานของหลอดฟลูออเรสเซนต์ โดยใช้บัลลาสต์อิเล็กทรอนิกส์ แยกเป็น Block Diagram แสดงได้ดังรูป 3.1 และวงจรใช้งานจริง แสดงดังรูป 3.2



รูปที่ 3.1 แสดง Block Diagram การทำงานของอิเล็กทรอนิกส์บัลลาสต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1 รูปแบบวงจร Power Supply

วงจร Power Supply แบบการแปลงสัญญาณไฟกระแสสลับเป็นกระแสตรงวงจรที่ใช้เป็นแบบบริดจ์เรกติไฟเออร์

3.11 เรกติไฟเออร์ (Rectify) เป็นไฟแรงสูงกระแสตรง 300 Volt

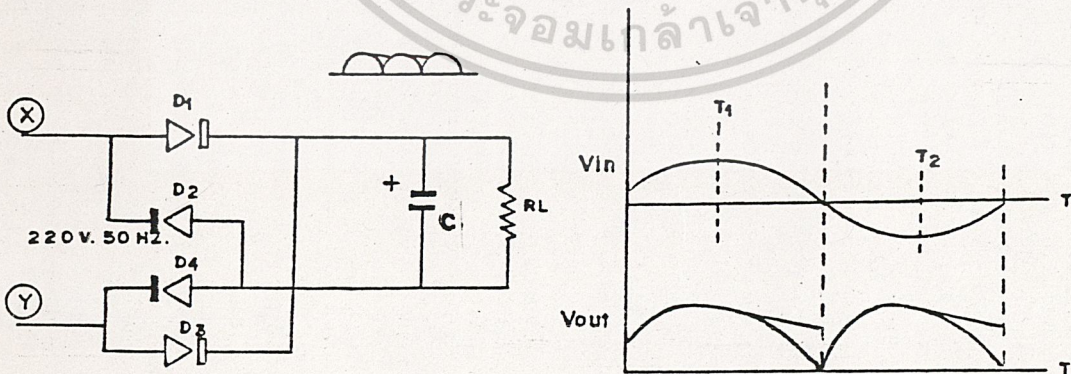
ช่วง T_1 (X) เป็นแรงดันบวกเมื่อเทียบกับ (Y) I_L ไหลผ่านไดโอด D_1 โดยถูก C Charge และ Discharge ผ่านโหลดออกจาก DC-Loop ทาง DC

ช่วง T_2 (X) เป็นแรงดันลบเมื่อเทียบกับ (Y) I_C จะถูก C Charge ผ่านไดโอด D_3 และ Discharge ผ่านโหลดและ D_2 ออกจาก DC - Loop ไปที่ X

$$V_{out} = 220 \sqrt{2}$$

$$= 311 \text{ v}$$

วงจรกรองแรงดันซึ่งใช้ C กรองแรงดันจากบริดจ์เรกติไฟเออร์ ค่ากระแสเพิ่มไฟตรงเอาต์พุตที่กระแสเพิ่มไปจากค่าแรงดันเฉลี่ยหรือแรงดันไฟตรงเรียกว่าริปเปิล (Ripple) ในวงจรฟูลเวฟเรกติไฟเออร์ความถี่ของแรงดันริปเปิลจะมีค่าเป็น 2 เท่าของแรงดันไฟสลับอินพุตถ้าความถี่ทั่วไป 50 Hz ความถี่ริปเปิลเท่ากับ 100 Hz



คุณสมบัติของส่วนเร็คติฟาย (Rectifier)

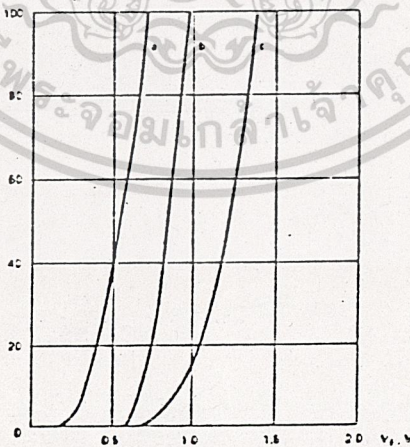
คุณสมบัติของไดโอดที่ใช้ในงานในส่วนเร็คติฟาย จะต้องมียุคสมบัติดังนี้

- ไดโอดจะต้องมีค่าศักดาตกคร่อมเมื่อนำกระแสต่ำ
- ไดโอดจะต้องมีระยะเวลาในการฟื้นตัวเร็วมาก (Fast Recovery Diode)
- มีความสามารถในการรับพลังงานได้เพียงพอ

PN junction หรือไดโอดธรรมดา ไม่เหมาะสมที่จะใช้กับการสวิตชิ่ง เพราะประสิทธิภาพต่ำ และช่วงเวลาดันตัวช้าไป

ชนิดของไดโอด ที่ใช้ในส่วนเร็คติฟายมี 3 ชนิดที่นิยมคือ

1. High Efficiency - Fast Recovery
2. High Efficiency - Very Fast Recovery
3. Schottky Barrier Rectifier



กราฟแสดงคุณสมบัติของไดโอดทั้ง 3 ชนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

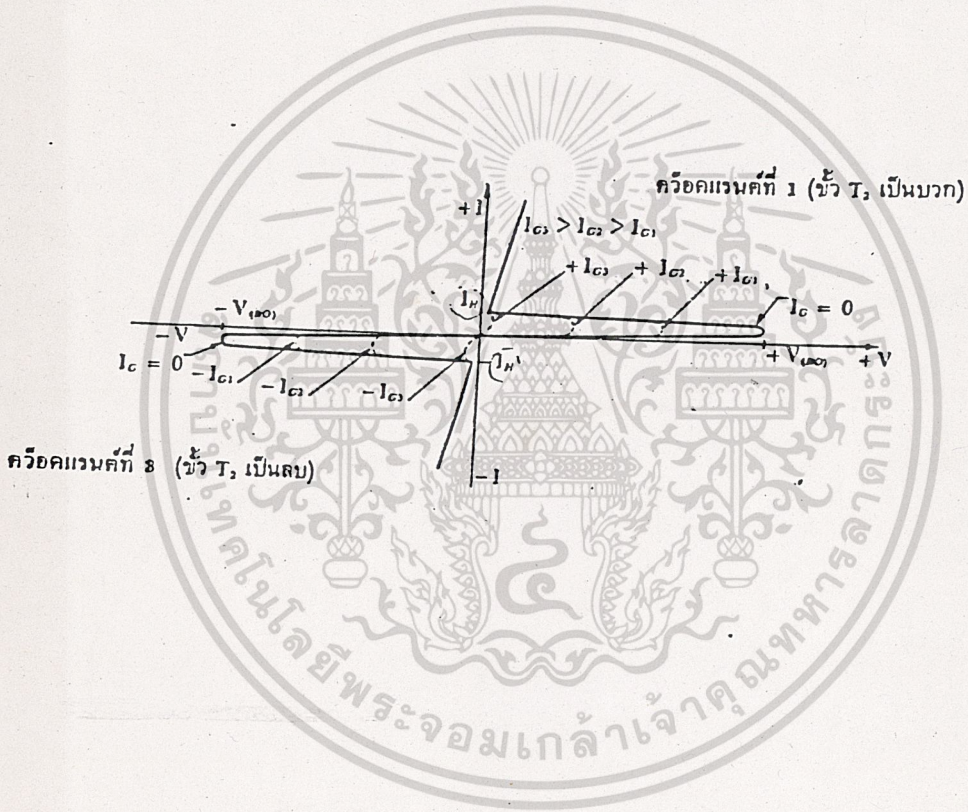
] Fast, Vary Fast Diode

จะมีค่าตกคร่อมสูงกว่าชนิดที่ 3 และอยู่ในช่วง 0.8 - 1.2 โวลต์ เหมาะกับอุปกรณ์พวกกำลังต่ำ เช่น คิกดาเอาท์พุท ประมาณ 12 โวลต์ ในปัจจุบันนี้ส่วนใหญ่จะมีการสวิทซ์ที่ความถี่ 20 กิโลเฮิรท์ซ หรือมากกว่านี้ ไดโอดที่กล่าวมาทั้ง 2 ชนิด จะลดสวิทซ์สไปค์ที่จะไปเกี่ยวข้องกับ Ripple ของเอาท์พุท

- Schottky Barrier Rectifier

มีค่าตกคร่อมประมาณ 0.5 โวลต์ แม้ว่ากระแสที่ไหลผ่านจะเพิ่มสูงขึ้นก็ตาม ไดโอดชนิดนี้เป็นเมเจอร์ิตีแคเรียร์ แต่ข้อจำกัดของไดโอดชนิดนี้คือ Reverse Blocking มีค่าต่ำปัจจุบันประมาณ 100 โวลต์ ไดโอดชนิดนี้เกิดการพังทลายเนื่องจากความร้อนได้ง่ายกว่า

DIAC นั้นเป็นอุปกรณ์สารกึ่งตัวนำ ที่มีโครงสร้างเช่นเดียวกับ Transistor ที่ไม่ได้ต่อขา Base ออกมาและรอยต่อทั้ง 2 ได้รับการแพร่สารเจือให้มีความหนาแน่นประมาณเท่า ๆ กัน ลักษณะของการแพร่สารเจือ เช่นนี้ ทำให้ Diac คุณสมบัติดังรูป

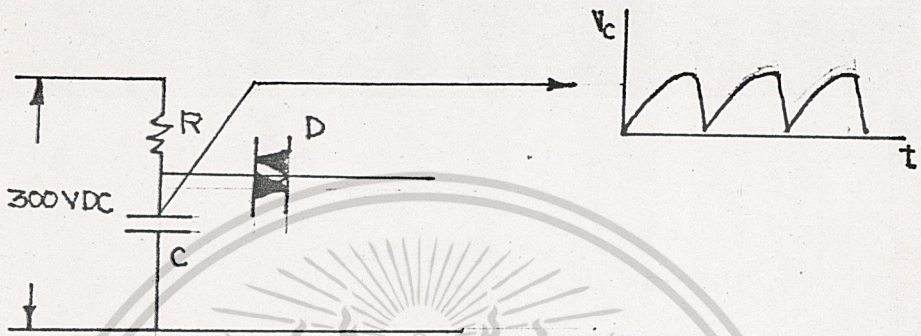


โดยที่หากคักดาคร่อมตัว Diac มีค่ามากกว่าขนาดของ V_{bo} ทั้งทางด้านบวกและลบ Diac จะทำหน้าที่นำกระแส ดังนั้นเมื่อนำมาประกอบกับวงจร RC ก็จะได้สัญญาณกระตุ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างสัญญาณพัลส์ (Pulse)

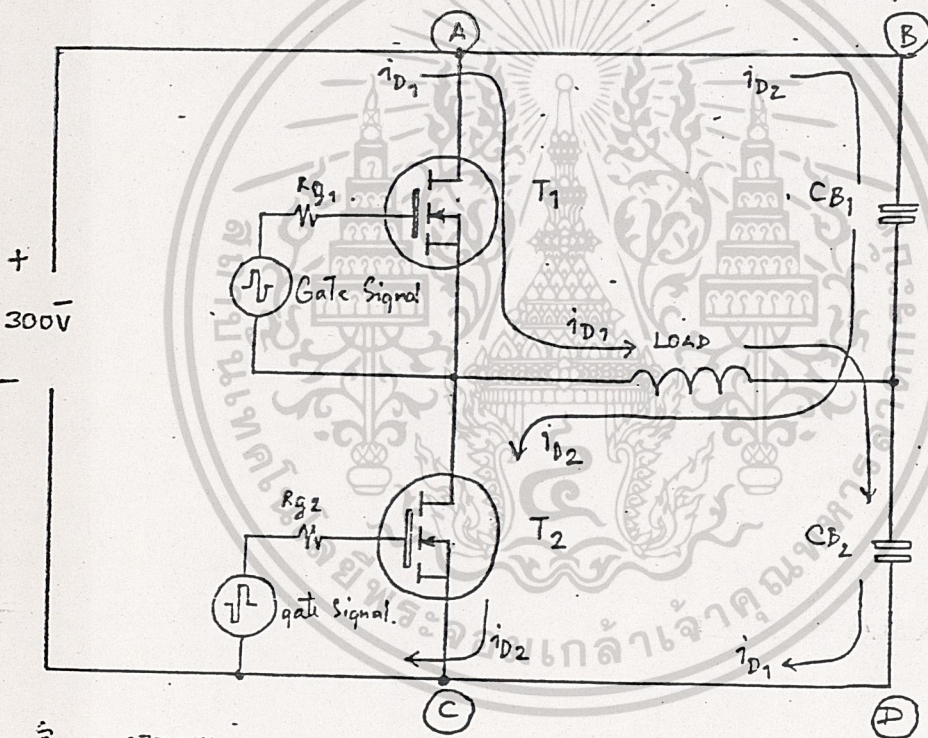
วงจรถริก (Trig) ขาเกทของมอสเฟตซึ่งการทริก เป็นชววนพัลส์ ซึ่งเป็นวงจรราคาถูกและสามารถดัดแปลงใช้กับวงจรเต็มคลื่น มีหลักการดังนี้



ตอนเริ่มต้น กระแสไฟ DC ที่ถูกผ่านการเรดตีไฟ และการกรองกระแสเป็น กระแสไฟ DC มีแรงดันสูงมากประมาณ 300 V แรงดันไฟ 300 V จะ drop อนุกรม R และ C ทำให้ตัวเก็บประจุ C จะถูก charge ประจุให้มีแรงดันคร่อม VC สูงขึ้น ตามค่าตัวคงที่เวลา time constant RC จนกระทั่ง VC มีแรงดัน สูงถึงแรงดันพังทลาย (break-over voltage) ของไดเอค (DIAC) จะทำ ให้ไดเอคนำกระแสอย่างรวดเร็ว ตามคุณสมบัติไดเอค โดยกระแสที่ได้มาจากการ discharge ของตัวเก็บประจุ เมื่อตัวเก็บประจุ discharge ประจุ ออกจน VC ต่ำกว่าแรงดันพังทลายของไดเอค ไดเอคจะหยุดนำกระแส และตัวเก็บจะถูก charge ให้มีแรงดันคร่อมสูงขึ้นให้เป็นวัฏจักร จังหวะการ charge และ discharge ทำให้เกิดชววนพัลส์ ที่มีความถี่สูงมาก การปรับความถี่นี้โดยการ ปรับค่า R เป็นการปรับเวลาประวิง คือ เมื่อค่า RC (time constant) มาก เวลาที่ตัวเก็บประจุจะมีแรงดันมากกว่าแรงดันพังทลายของไดเอคจะนานขึ้น โดย คาบของความถี่นี้เท่ากับเวลาที่คาปาซิเตอร์ถูก charge บวกกับเวลาที่คาปาซิเตอร์ discharge แต่ทว่าเวลาที่คาปาซิเตอร์ คายประจุน้อยมากเมื่อเทียบกับเวลาที่ ไม่วาร์กใด ๆ ทั้งสิ้น อีกทั้งห้ามให้ดัดแปลงเนื้อหาและต้องอ้างอิงเงาใจของเอกสารทุกครั้งที่มีการนำไป ใช้ คาปาซิเตอร์ charge

วงจร Power Switching

ในส่วนของวงจร Power Switching นี้จะใช้ เพาเวอร์ มอร์เฟท เป็นตัวทำงานแปลงแรงดันไฟกระแสตรง 300 V. ที่จ่ายมาจากส่วน Power Supply เป็นแรงดันไฟกระแสสลับ 0-300 V. ที่สามารถเปลี่ยนแปลงความถี่สูง 120 KHz. วงจร Power Supply แสดงดังรูป



CB: BLOCKING CAPACITOR

จากรูป พิจารณาว่า Node ABCD จะถูกจัดให้เป็นลักษณะ Bridge Network Transistor T_1, T_2 เป็นเพาเวอร์ มอสเฟท การทำงานจะ On-OFF สลับกันครึ่งละครึ่งรอบ จึงเรียกว่า Halfbridge
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่ Gate (T_1) มีศักย์เป็นบวกเมื่อเทียบกับ Source (T_1) ซึ่งมีค่าสูงกว่า Threshold Voltage (V_T) ของตัวมันเองก็พอเพียงที่จะให้มี I_D ไหลผ่านในทิศทางเส้นที่ 1 ในขณะที่ Gate (T_2) มีศักย์เป็นลบเมื่อเทียบกับ Source (T_2) จะทำให้ T_2 มีสภาวะ OFF ขณะที่ T_1 มีสภาวะ ON

ในกรณีที่ Gate (T_2) มีศักย์เป็นบวกเมื่อเทียบกับ Source (T_2) จะทำให้ T_2 มีสภาวะ ON มี I_D ไหลในทิศทางเส้นที่ 2 ในขณะที่เดียวกัน T_1 จะมีสภาวะ OFF ซึ่งทั้งสองสภาวะแรงดันตกคร่อมจะเท่ากันเพียงแต่สลับศักย์ตกคร่อมเท่านั้น

คุณสมบัติและการใช้งานของ power mosfet

1. จะใช้โวลเตจควบคุมที่ขาเกตของ power mosfet
2. power mosfet จะ on หรือทำงาน ก็ต่อเมื่อโวลเตจที่คร่อมขาเกตและซอร์ทมากกว่า Threshold voltage ซึ่งส่วนใหญ่ จะมีค่าประมาณ 5 โวลต์

และ ถ้าโวลเตจที่คร่อมขาเกต และซอร์ทต่ำกว่า threshold voltage จะทำให้ power mosfet อยู่ในสภาวะ off หรือไม่ทำงาน

3. power mosfet เหมาะที่จะใช้กับสัญญาณที่มีความถี่สูง

วงจรป้องกัน

การป้องกันแรงดันเกิน

สำหรับการป้องกันตัวมอสเฟตกำลังนั้น เรามักจะพิจารณาการป้องกัน

แรงดันเกินเป็นหลัก โดยเฉพาะระหว่างเดรนกับซอร์ส อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเกิดศักดาทรานเซียนต์ระหว่างเดรน-ซอร์ส จากการสวิตชิง กระแสสูง ๆ แล้วไหลเป็นอินดักทีฟ ซึ่งสามารถจะดันให้ V_{GS} เกินค่าที่จะทนได้ และมีปริมาณพลังงานมากพอที่จะทำให้อุปกรณ์พังเสียหาย วิธีป้องกันมีอยู่หลายวิธีด้วยกัน แต่ในการทดลองนี้ซีเนอร์ไดโอด ซึ่งซีเนอร์ไดโอดจะควบคุมไม่ให้ V_{GS} เกินค่าได้

ทฤษฎีเบื้องต้นเกี่ยวกับหม้อแปลง

กระแสไหลผ่านขดลวด จะทำให้เกิดฟลักซ์ ถ้าเส้นแรงแม่เหล็กไหลผ่านแกนโดยตลอด เมื่อนำขดลวดมาพันในแกนตรงข้าม ก็จะเหนี่ยวนำให้เกิดแรงดัน และมีกระแสไหลเช่นเดียวกัน ถ้าหากว่าหม้อแปลงมีประสิทธิภาพสูงแล้ว

$$N_P / N_S = V_P / V_S$$

จะเพิ่มหรือลดแรงดันขึ้นอยู่กับขดลวดว่าจะต้องการ แรงดันเอาต์พุตต่ำหรือสูงกว่าแรงดันอินพุท โดยที่ศักดาไฟฟ้าเหนี่ยวนำจะสัมพันธ์กับสมการ

$$E = NA_e (dB/dt) 10^{-8}$$

ถ้าหากว่าหม้อแปลงทำงานในช่วงลิเนียร์ จะได้สมการ

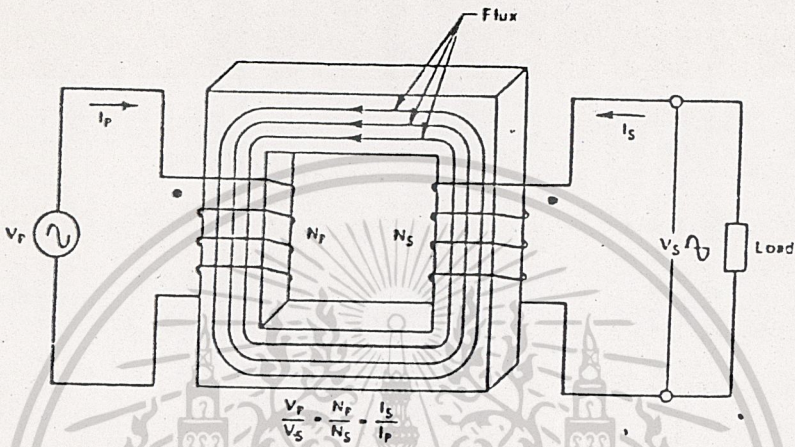
$$B_{max} = V_p \times (10^8) / KfN_p A_e$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ค่า

$K = 4.44$ ถ้าเป็นคลื่นไซน์

$k = 4.0$ ถ้าเป็นคลื่นสี่เหลี่ยม

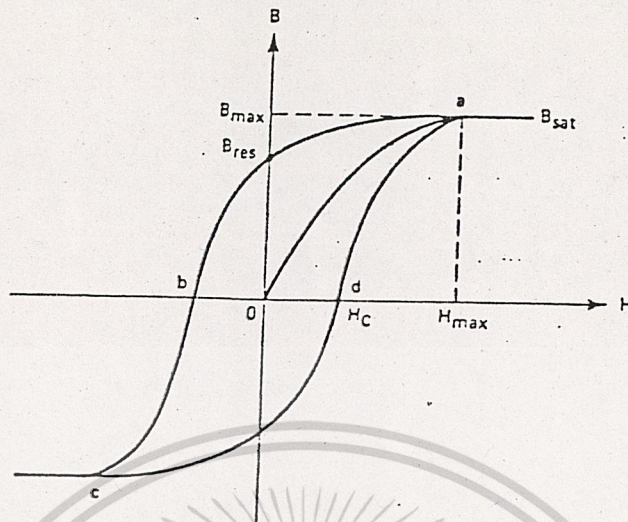


แสดงฟลักซ์แม่เหล็กที่เกิดขึ้นในหม้อแปลง

ฮิสเตอร์รีซิสลูป (Hysteresis loop)

ความสัมพันธ์ของความหนาแน่นของฟลักซ์แม่เหล็ก (B) และความเข้มของเส้นแรงแม่เหล็ก (H) แสดงดังในรูป ซึ่งแสดงคุณสมบัติฮิสเตอร์รีซิสบนแกน B-H ซึ่งก็คือ คุณสมบัติการเป็นแม่เหล็กของวัสดุ สมมติเริ่มที่จุดศูนย์ เมื่อเพิ่มความเข้มของสนามแม่เหล็กค่าของความหนาแน่นฟลักซ์เพิ่มขึ้นเป็นเชิงเส้น จนกระทั่งถึงจุด a ที่ความหนาแน่นของฟลักซ์ไม่เพิ่มขึ้น เรียกว่าฟลักซ์อิ่มตัว (B_{sat}) หลังจากลดความเข้มของสนามแม่เหล็กจนกระทั่งเป็นศูนย์ ความหนาแน่นของฟลักซ์จะไม่ตกเป็นศูนย์ตาม ถ้าให้ความเข้มสนามแม่เหล็กกลับทาง ความหนาแน่นของฟลักซ์จะลดลงเป็นศูนย์และมีคุณสมบัติในทางตรงข้ามเหมือนกัน จึงได้เส้นโค้งลักษณะตัว S

ดังรูป แสดงคุณสมบัติแกนที่ใช้งานปกติจะให้ทำงานในช่วงที่เป็นเส้นตรงเพื่อลดงานการคำนวณการสูญเสียอื่น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงคุณสมบัติของวัสดุเฟอร์โรแมกเนติก B-H

B_{max} = จุดฟลักซ์อิ่มตัว

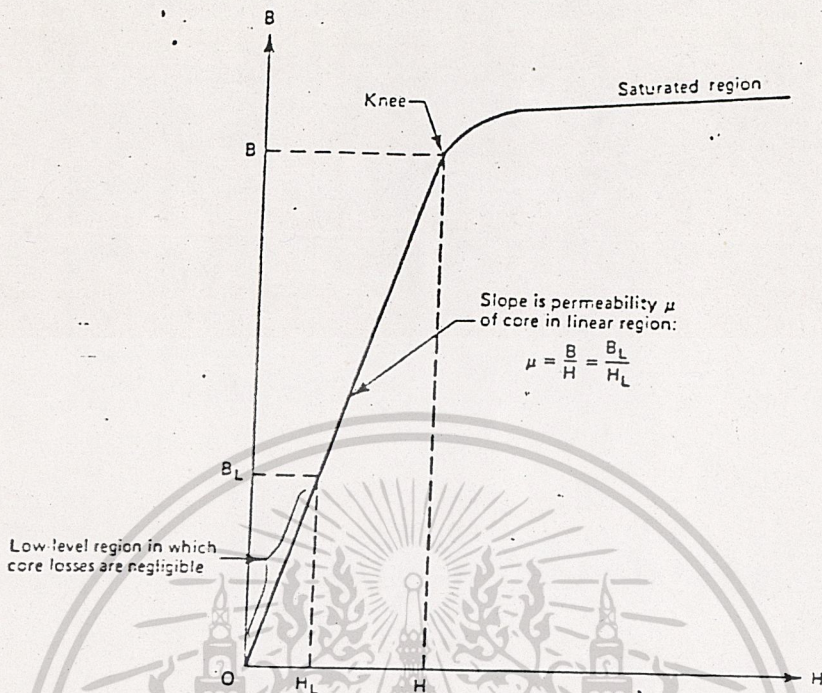
B_{max} = ความหนาแน่นฟลักซ์สูงสุด

B_{max} = อำนาจการทำให้เป็นแม่เหล็กสูงสุด

B_{res} = จุดที่ฟลักซ์แม่เหล็กยังเหลืออยู่ในขณะที่อำนาจการทำให้เป็นแม่เหล็กมีค่าเป็นศูนย์

H_E = จุดอำนาจการทำให้เป็นแม่เหล็กย้อนกลับเป็นศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงลักษณะของการเป็นแม่เหล็กในช่วงเป็นเส้นตรงและอ้อมตัว

การออกแบบหม้อแปลงจะเลือก B_{max} ในช่วงลิเนียร์ของ B-H curve

โดยที่

$$B_{max} = B_{sat} / 2$$

จะได้ว่า

$$N_p = (V_p) \times 10^8 / 4fB_{max}A_e$$

พารามิเตอร์ที่ต้องการออกแบบ จะสำคัญมากในการเลือกขนาดของ แกนที่เหมาะสมพารามิเตอร์เหล่านั้นได้แก่

1. บริเวณเนื้อที่ของแกนที่จะพันขดลวด ซึ่งต้องเลือกให้ใหญ่พอที่จะทำให้

พันตามขดลวด เพื่อที่จะให้เกิดการสูญเสียที่น้อยที่สุดใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ที่ 2. ขนาดของแกนที่เหมาะสมต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พารามิเตอร์ทั้งสองตัวนี้ มีความสัมพันธ์กันตามสมการ

$$P_{out} = (1.16 B_{max} f A_e A_c) 10^{-9}$$

- d : ความหนาแน่นกระแสของลวด (แอมป์/ตารางเมตร)
 P : ความสามารถในการรับพลังงานของลวด (วัตต์)
 B : ความเข้มสนามแม่เหล็ก (Gauss)
 A_e : พื้นที่เอ็ฟเฟดทีฟ (ตารางเซนติเมตร)
 A_c : พื้นที่ของบ็อบบิน (ตารางเซนติเมตร)

วัสดุที่ใช้ทำแกนและการเลือก

สารแม่เหล็กเกือบทุกชนิด สามารถที่จะเลือกมาออกแบบหม้อแปลง
 ความถี่สูงได้ แต่แกน Ferrite เป็นที่นิยมใช้ในการออกแบบมากในคอนเวอร์เตอร์
 รุ่นใหม่ ๆ

คุณสมบัติของแกนเฟอร์ไรท์

- ไม่ต้องเลือกการทำงานที่ B สูง ๆ
 (B_{sat} = 3000-5000 G: ของ Ferrite)
- ค่าความสูญเสียในแกนต่ำมากที่ความถี่สูง ๆ
- ง่ายต่อการประกอบ

ขดลวดทอรอยด์ (Toroid) คือขดลวดทอรอยด์ซึ่งเป็นโซลีนอยด์ ที่มี

ความยาวจำกัดงอเป็นรูปขนมโดนัท จากกฎของแอมแปร์ โดยให้เส้นทางของการอาร์ค
 ไม่อินทิเกรตเป็นวงกลม รัศมี r เราจะได้ จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

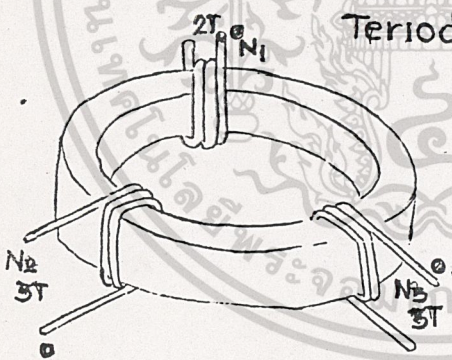
$$\oint B \cdot dl = \mu_0 i$$

หรือ $(B)(2\pi r) = \mu_0 i_0 N$

เมื่อ i_0 เป็นกระแสในทอรอยด์ และ N เป็นจำนวนรอบของขดลวดทั้งหมด เราจะได้

$$B = \frac{\mu_0 i_0 N}{2\pi r}$$

ซึ่งโครงงานนี้ใช้หม้อแปลง (Transformer) ทอรอยด์ แบบเฟอร์ไรท์ ถูกใช้เป็นแกนหม้อแปลงของขดลวด N_1, N_2, N_3 ดังรูป



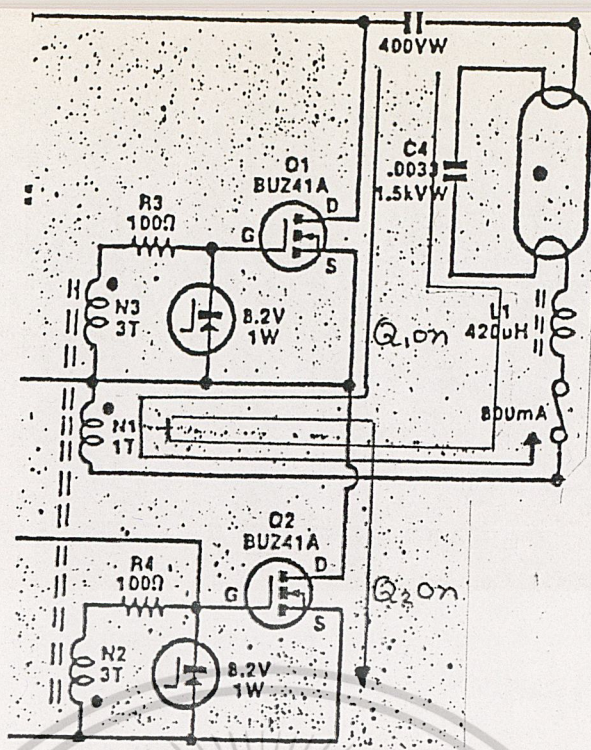
Toroid 10 mm.

ขนาดลวด # 25

$N_1 = 2T$ $N_2 = 3T$ $N_3 = 3T$

การ Switching ของมอสเฟตในวงจรบัลลาสต์อิเล็กทรอนิกส์ จากวงจร halfbridge ซึ่งมีการสลับกันทำงานของมอสเฟส โดยการสลับกันทำงานมาจาก Gate signal ซึ่งจะสลับกัน Trig ขาเกตของมอสเฟสซึ่งหลักการนี้นำมาประยุกต์ โดยใช้หม้อแปลงซึ่งประกอบด้วยขดลวด 3 ขด โดยขดลวด N_1 และ N_3 มีเฟสตรงกัน แต่มีเฟสต่างกับ N_2 180° ซึ่งจะเหนี่ยวนำให้มอสเฟสทำงาน

สลับกันดังรูปที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



gate signal จากไดโอด D_2 จะ trig เกต Q_2 ทำให้ Q_2 นำกระแส การนำกระแส Q_2 จะไหลผ่านขดลวด N_1 ขดลวดความร้อน (Hester) ของหลอดและไอ้ด (L_1) กระแสที่ไหลผ่าน N_1 ของหม้อแปลงจะเหนี่ยวนำให้เกิดแรงดันต่อขดลวด N_2 และ N_3 โดย N_1 ถูกต่อแบบกลับเฟสกับ N_2 แต่มีเฟสเดียวกับ N_3 เมื่อแรงดันบวกจาก N_1 จะเหนี่ยวนำแรงดันบวกที่ N_3 ทำให้ Q_1 นำกระแส แต่เหนี่ยวนำแรงดันลบที่ N_2 ทำให้ Q_2 ไม่นำกระแส ซึ่งทำให้ Q_1 และ Q_2 สลับกันทำงาน

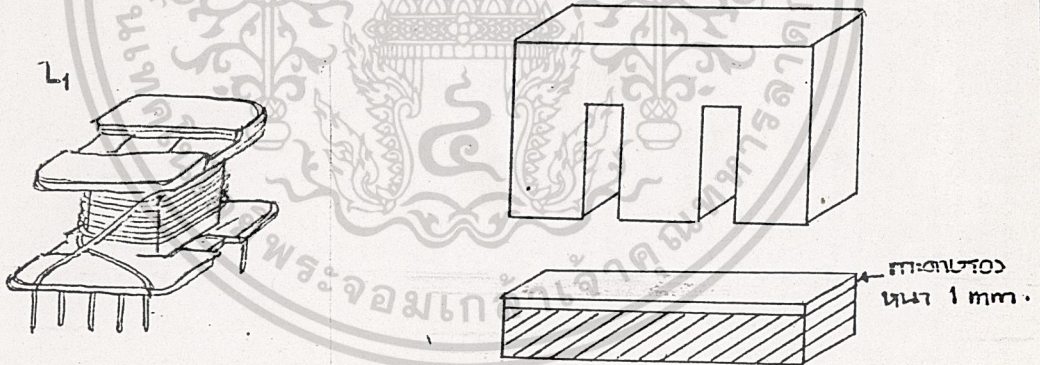
การจุดติดหลอด

เริ่มแรก Q_2 จะนำกระแสชั่วคราว จากการ trig ของไดโอด D_2 หลังจากนั้น Q_2 จะหยุดนำกระแสจากทฤษฎี Back EMF ไอ้ด L_1 จะให้แรงดันย้อนกลับให้กระแสพัลส์จำนวนมาก การไหลของกระแสนี้ทำให้ขดลวดความร้อน (Heater) เริ่มอุ่น ขั้วหลอดเพื่อทำให้ประจุแตกตัวและหลอดจะถูกกระตุ้น ถ้าหลอดไม่ติดวงจรจะเริ่มใหม่อีกครั้งจนกว่าอุณหภูมิจะถึงระดับที่ต้องการทำให้หลอดติด

อุปกรณ์ที่ใช้ในโครงการนี้

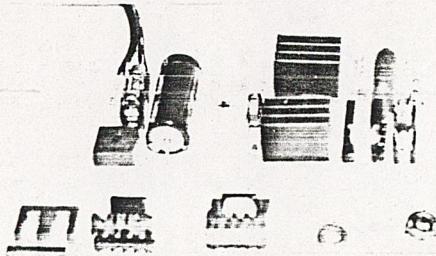
- | | | |
|---|-------|-------|
| - ไดโอด 1N5060 | จำนวน | 4 ตัว |
| - ไดโอด 1N4008 | จำนวน | 1 ตัว |
| - C1 47 μ F 450 VW | จำนวน | 1 ตัว |
| - C2 0.1 μ F 100 VW | จำนวน | 1 ตัว |
| - C3 .001 μ F 400 VW | จำนวน | 1 ตัว |
| - C4 .0033 μ F 1.5 K VW | จำนวน | 1 ตัว |
| - C6 .1 μ F 400 VW | จำนวน | 1 ตัว |
| - ไดแอด GT 32 V | จำนวน | 1 ตัว |
| - ซีเนอร์ไดโอด 8.2 V 1 W | จำนวน | 2 ตัว |
| - POWER MOSFET BUZ 41 A | จำนวน | 2 ตัว |
| - ความต้านทาน 270 K, 30K, 270K, 330K, 100 | | |
| - ไข้ค L1 | | |

วิธีการพันไข้ค L1 แสดงดังรูป



ลวด # 36 SWG

จำนวน 90 รอบ



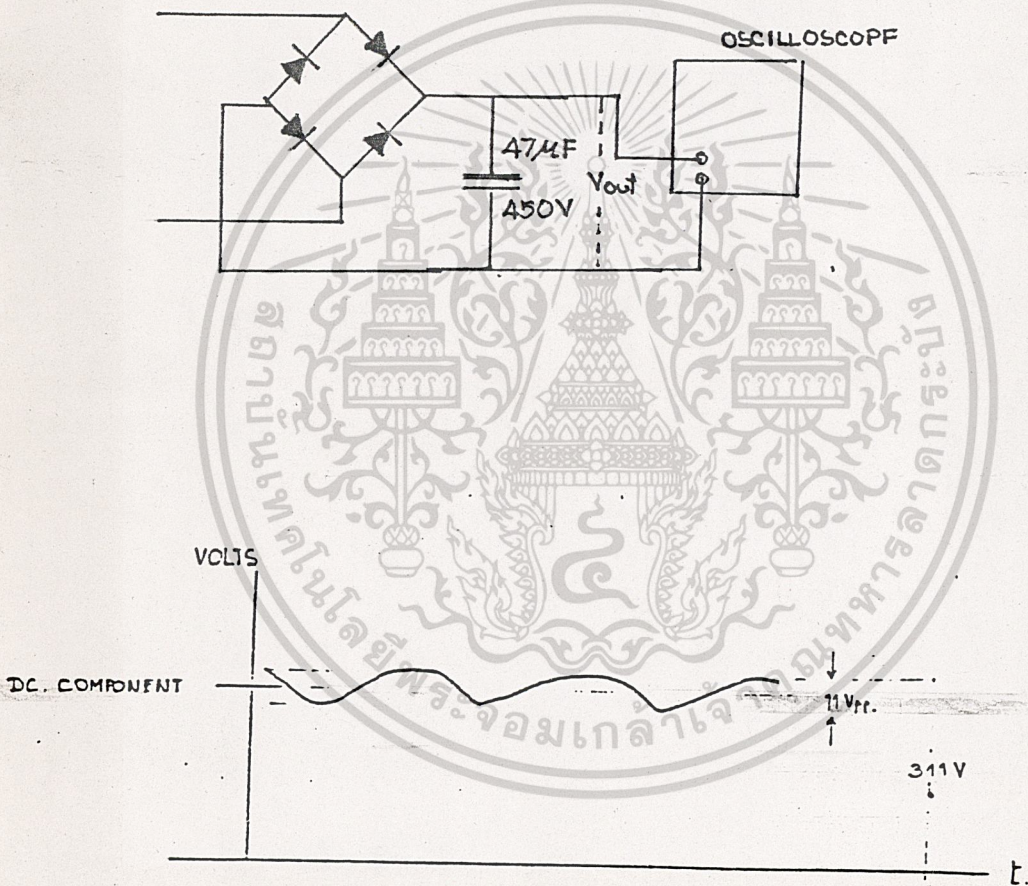
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

ในบทนี้จะกล่าวถึงผล out put ของการทำงานส่วนต่าง ๆ ของบัลลาสต์อิเล็กทรอนิกส์ ซึ่งแสดงได้ด้วยกราฟที่ปรากฏบนจอสโคปในลักษณะต่าง ๆ ที่ได้กล่าวมาแล้วในบทที่ 3

4.1 การทดสอบภาค Power Supply

การทดสอบภาค Rectify เป็นไฟแรงสูงกระแสตรง 300 V แสดงได้ดังรูป



OUTPUT VOLTAGE = 311 V

DC COMPONENT = 300 V

RIPPLE VOLTAGE = 11 V_{p-p}

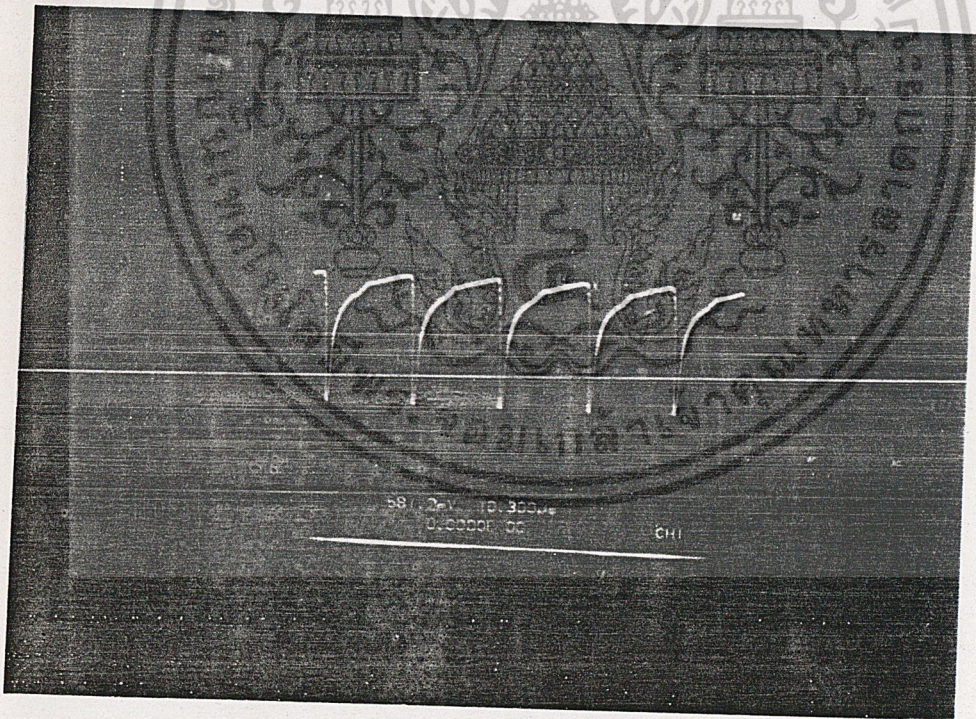
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดสอบวงจรสร้างสัญญาณ Pulse

วงจรนี้เป็นส่วนสร้างสัญญาณ Pulse ทำการ Trig ขาเกตของมอสเฟต Q_2 โดยหลักการคือ เมื่อ C_2 ถูก Charge จนแรงดันคร่อม C_2 มากกว่าแรงดันพังทลาย (Break Over Voltage) ของไดโอด D_2 ทำให้ D_2 นำกระแสสู่ขาเกต Q_2 เมื่อแรงดันคร่อม C_2 น้อยกว่าแรงดันพังทลายของ D_2 D_2 จะหยุดนำกระแสทำให้ C_2 ถูก Charge จน Voltage เพิ่มขึ้นขบวนการนี้จะเกิดเป็นวัฏจักรต่อไป

การวัดสัญญาณแบ่งเป็นสองส่วน

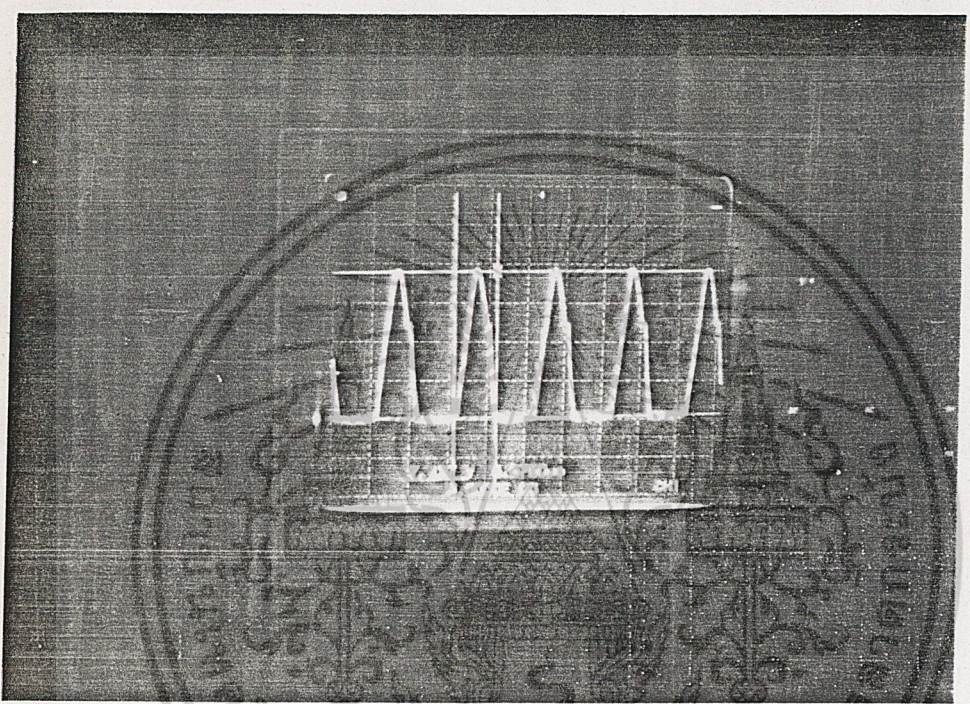
ส่วนแรก แสดงสัญญาณแรงดันคร่อม C_2 ซึ่งมีค่าน้อยมากเนื่องจากกระแสถูก Load ไปโดยผ่านไดโอด D_2 ดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

ส่วนที่สองแสดงสัญญาณที่ปรากฏหลังจากผ่านไดแอด D_2 เป็นสัญญาณที่ใช้

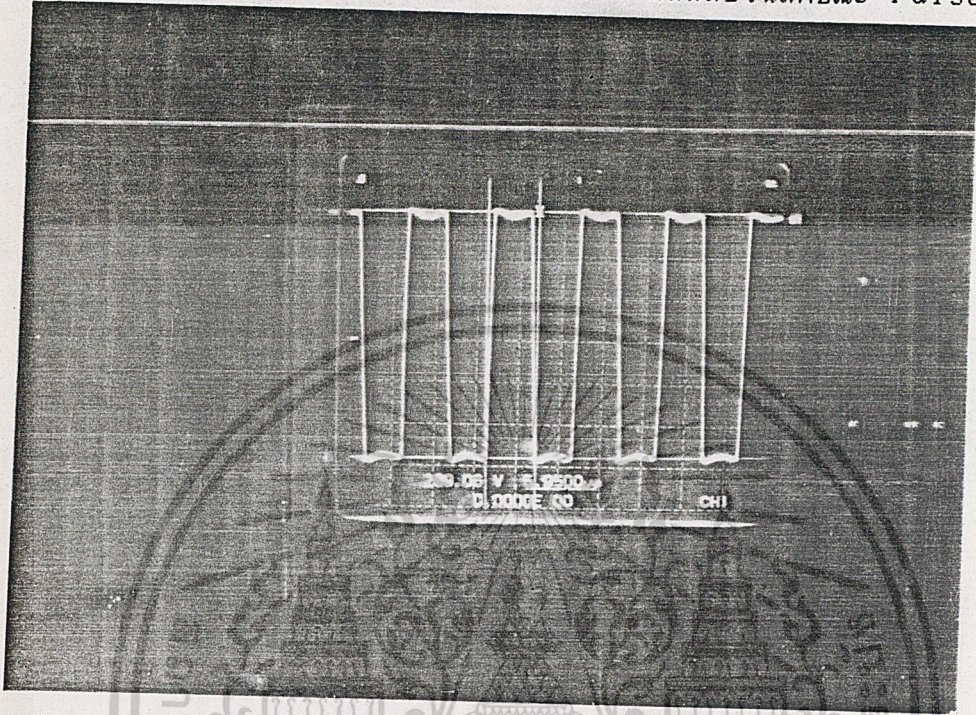
ทริคขาเกต Q_2 ให้นำกระแส คือเมื่อ C_2 Charge เกิดแรงดันคร่อม C_2 มากกว่า 32 V ซึ่งเป็นแรงดันพังทลายของ D_2 D_2 จะนำกระแสเกิดแรงดันที่ขาเกต Q_2 ซึ่งเป็นแรงดันตกคร่อมซีเนอร์ไดโอดดังแสดงในรูป



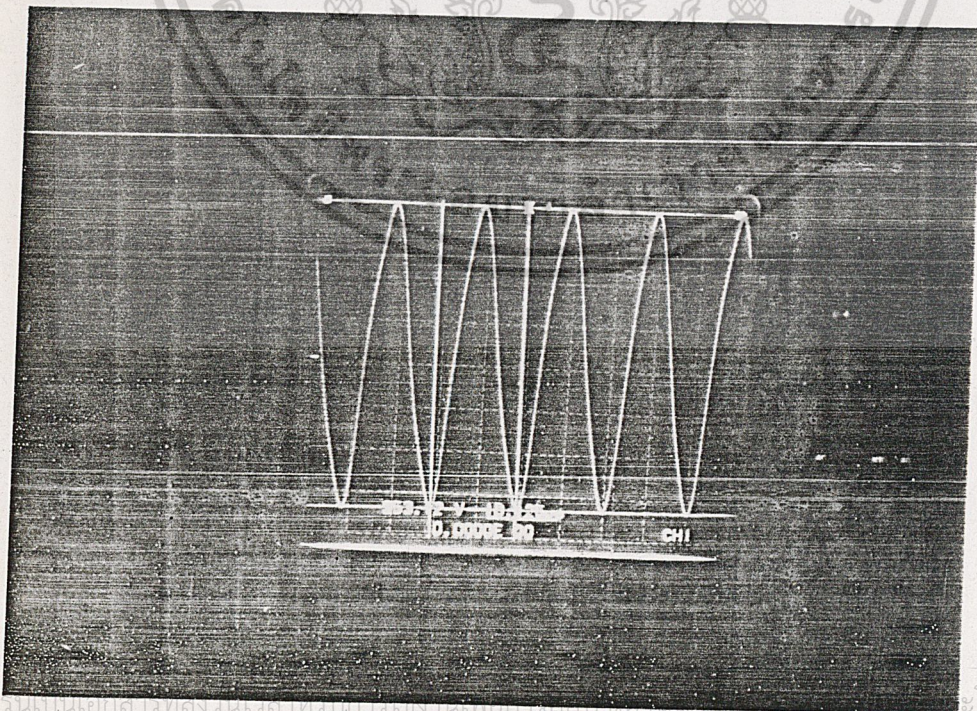
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดสอบวงจร Switching

สัญญาณที่ให้ เป็นแรงดัน Output ของการ Swiching เนื่องจาก Q_1 และ Q_2 ทำงานสลับกันโดยแปลงแรงดันกระแสตรงเป็นกระแสสลับในลักษณะ Pulse



ส่วนภาคจุดติดหลอด สัญญาณ Output ของการ Swiching ของ Q_1 และ Q_2 สัญญาณนี้เมื่อผ่าน ไข้ด L_1 แล้ว จะถูกนำสัญญาณไปกระตุ้นหลอด สัญญาณนี้ปรากฏดังรูป



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์โดย บริษัท สยามอินเตอร์คอมมูนิเคชั่น จำกัด (มหาชน) ขอสงวนสิทธิ์ในด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

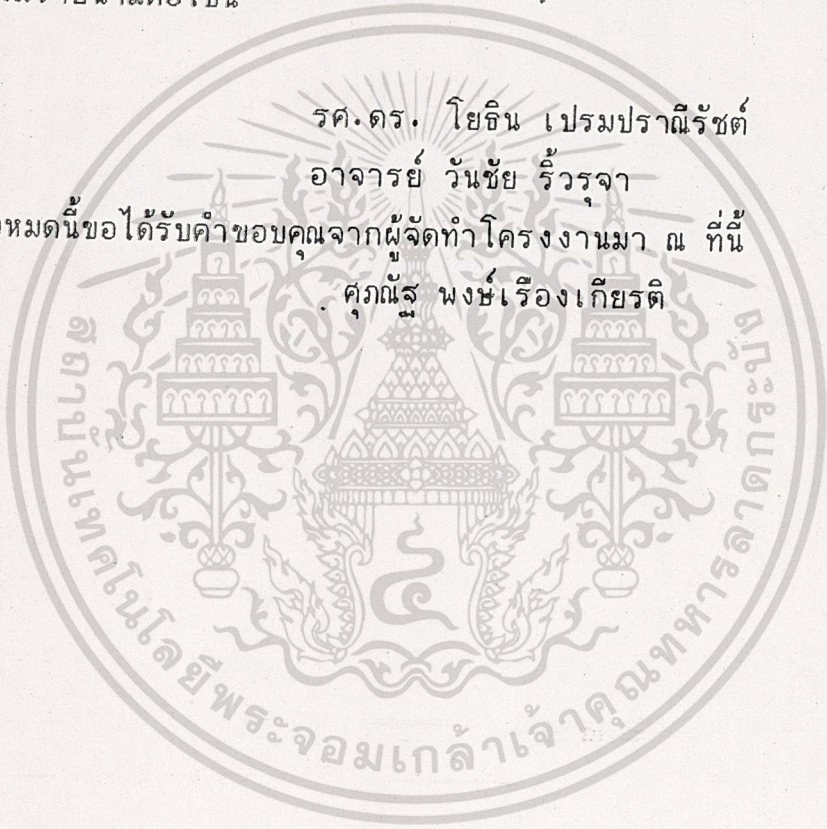
บทที่ 5บทสรุป

ในโครงการนี้เราได้ทำการสร้างอุปกรณ์การทำงานของหลอดฟลูออเรสเซนต์ โดยไม่ใช้บัลลาสต์และสตาร์ทเตอร์ ซึ่งการใช้อุปกรณ์ทั้งสองนี้ก่อเกิดปัญหา อาทิเช่น มีการกระพริบ (FLICKER) มีเสียงฮัม (HUM) จากบัลลาสต์ ให้ค่า Power factor ต่ำ และสตาร์ทเตอร์ต้องการกระแสกระตุ้นตอนเริ่มเปิดสูง ทำให้สิ้นเปลืองการนำบัลลาสต์อิเล็กทรอนิกส์มาใช้ นำเป็นหนทางที่ดีในอนาคต แต่เมื่อเปรียบเทียบกับค่าใช้จ่ายต่าง ๆ แล้ว จะมีค่าใช้จ่ายสูงกว่าใช้บัลลาสต์และสตาร์ทเตอร์ การประกอบอุปกรณ์ซึ่งค่อนข้างจะลำบากเพราะวงจรต้องการความแน่นอนสูง โดยเฉพาะภาควงจร Power switching จะต้องใช้แรงดันกระแสตรงสูงและความถี่ในการใช้งานสูงด้วย จึงเป็นเรื่องยุ่งยากในการควบคุมขณะใช้งาน

กิตติกรรมประกาศ

รายงานฉบับนี้สำเร็จลุล่วงด้วยดี เพราะได้รับการช่วยเหลือทางด้านเอกสารประกอบการค้นคว้าและการให้คำปรึกษาตลอดจนคำแนะนำต่าง ๆ จากอาจารย์ภาควิชาควบคุมตั้งมีรายนามต่อไปนี้

รศ.ดร. โยธิน เปรมปราณีรัชต์
 อาจารย์ วันชัย ธีร์จรุจา
 ซึ่งทั้งหมดนี้ขอได้รับคำขอบคุณจากผู้จัดทำโครงการมา ณ ที่นี้
 ศกณัฐ พงษ์เรืองเกียรติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. ELECTRONICS Australia December 1983 หน้าที่ 86-89
2. Millman and Taub " Pulse Digital and Swiching Waveforms " Mcgraw - Hill kogakusha Ltd 1965
3. Daniel S. Babb "Pulse Circuit : Swiching and Shaping Prentice - Hall, Inc 1964
4. การควบคุมเครื่องกลไฟฟ้าด้วยอิเล็กทรอนิกส์กำลัง 1 ,
วิชัย คังขจันทรานนท์ หน้าที่ 80-83
5. การเดินไฟฟ้าภายในอาคาร มงคล ชมบุญ , พฤษภาคม 2533
หน้าที่ 26-28

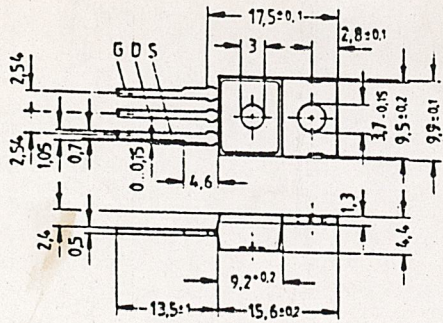


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



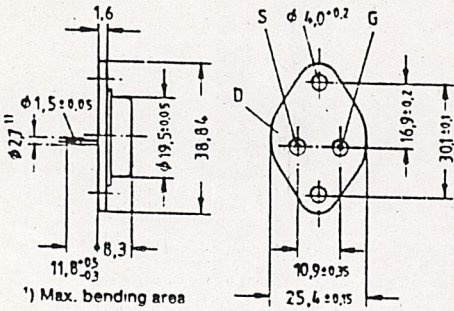
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 6



Plastic package TO 220 AB

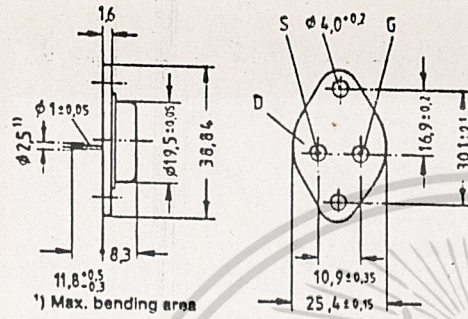
Figure 8



Metal case TO 204 AE

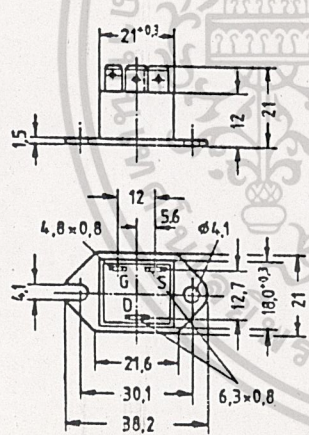
Dimensions in mm

Figure 7



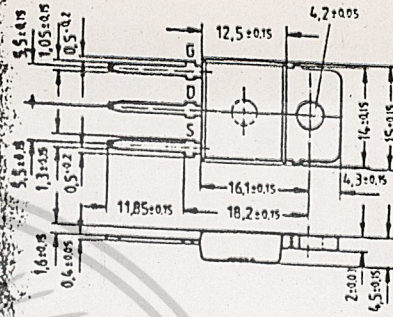
Metal case TO 204 AA

Figure 9



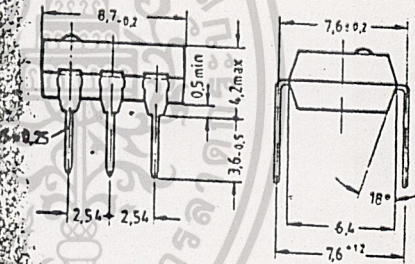
Plastic package TO 238 AA

Figure 10



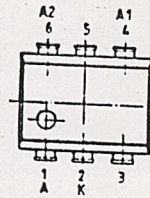
Plastic package TO 218 (TOP 3)

Figure 11

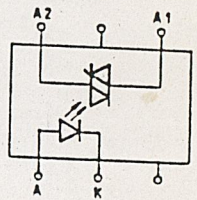


Plastic package DIP 6

Pin configuration



Circuit diagram



Dimensions in mm

SIPMOS N-channel power transistors 50 V ... 200 V

Type	V _{DS} V	I _D A	P _{Tot} W	R _{DS(on)} Ω	Fig.	Ordering code	Min. qty.				
								to 9	10 to 49	50 to 99	100 to 499
● BUZ 10	50	23	75	0,07	6	C67078-A1300-A2	5				
▼ ● BUZ 10 L	50	23	75	0,07	6	C67078-A1329-A2	5				
● BUZ 11	50	30	75	0,04	6	C67078-A1301-A2	1				
● BUZ 11 A	50	26	75	0,055	6	C67078-A1301-A3	1				
▼ ● BUZ 12	50	36	75	0,028	6	C67078-A1331-A2	5				
▼ ● BUZ 12 A	50	33	75	0,035	6	C67078-A1331-A3	5				
● BUZ 14	50	39	125	0,04	8	C67078-A1000-A2	1				
● BUZ 15	50	45	125	0,03	8	C67078-A1001-A2	1				
● BUZ 18	50	37	83,3	0,03	9	C67078-A1601-A2	1				
● BUZ 71	50	14	40	0,1	6	C67078-A1316-A2	5				
● BUZ 71 A	50	13	40	0,12	6	C67078-A1316-A3	5				
▼ ● BUZ 71 L	50	14	40	0,1	6	C67078-A1326-A2	5				
● BUZ 347	50	40	125	0,03	10	C67078-A3115-A2	5				
● BUZ 348	50	39	125	0,04	10	C67078-A3116-A2	5				
● BUZ 20	100	13,5	75	0,2	6	C67078-A1302-A2	5				
● BUZ 21	100	21	75	0,085	6	C67078-A1308-A2	1				
● BUZ 23	100	10	78	0,2	7	C67078-A1002-A2	1				
● BUZ 24	100	32	125	0,06	8	C67078-A1003-A2	1				
● BUZ 25	100	21	78	0,085	8	C67078-A1011-A2	1				
● BUZ 27	100	26	83,3	0,06	9	C67078-A1602-A2	1				
● BUZ 72	100	10	40	0,2	6	C67078-A1313-A2	5				
● BUZ 72 A	100	9	40	0,25	6	C67078-A1313-A3	5				
▼ ● BUZ 72 L	100	10	40	0,2	6	C67078-A1327-A2	5				
▼ ● BUZ 349	100	32	125	0,06	10	C67078-A3113-A2	5				
● BUZ 31	200	13	75	0,2	6	C67078-A1304-A2	1				
● BUZ 32	200	9,5	75	0,4	6	C67078-A1310-A2	5				
● BUZ 34	200	14	78	0,2	8	C67078-A1005-A2	1				
● BUZ 35	200	9,9	78	0,4	7	C67078-A1014-A2	1				
● BUZ 36	200	22	125	0,12	8	C67078-A1018-A2	1				
▼ ● BUZ 37	200	13	70	0,2	9	C67078-A1603-A2	1				
● BUZ 38	200	18	83,3	0,12	9	C67078-A1611-A2	1				
● BUZ 73	200	7	40	0,4	6	C67078-A1317-A2	5				
● BUZ 73 A	200	5,8	40	0,6	6	C67078-A1317-A3	5				
● BUZ 350	200	22	125	0,12	10	C67078-A3117-A2	5				

For outline drawings refer to pages 4.10 and 4.11

L A Logic Level

SIPMOS N-channel power transistors 400 V ... 600 V

Type	V _{DS} V	I _D A	P _{Tot} W	R _{DS(on)} Ω	Fig.	Ordering code	Min. qty.				
								to 9	10 to 49	50 to 99	100 to 499
● BUZ 60	400	5,5	75	1	6	C67078-A1312-A2	5				
● BUZ 63	400	5,9	78	1	7	C67078-A1016-A2	1				
● BUZ 64	400	11,5	125	0,4	7	C67078-A1017-A2	1				
● BUZ 67	400	9,6	83,3	0,4	9	C67078-A1610-A2	1				
● BUZ 76	400	3,0	40	1,8	6	C67078-A1315-A2	5				
● BUZ 78 A	400	2,6	40	2,5	6	C67078-A1315-A3	5				
▼ ● BUZ 201 ¹⁾	400	12,5	125	0,4	7	C67078-A1101-A2	1				
● BUZ 202 ¹⁾	400	11,5	125	0,5	7	C67078-A1107-A2	1				
▼ ● BUZ 205 ¹⁾	400	6,0	75	1	6	C67078-A1401-A2	5				
● BUZ 206 ¹⁾	400	5	75	1,5	6	C67078-A1403-A2	5				
▼ ● BUZ 325	400	12,5	125	0,35	10	C67078-A3118-A2	5				
● BUZ 326	400	10,5	125	0,5	10	C67078-A3112-A2	5				
▼ ● BUZ 382 ¹⁾	400	12,5	125	0,4	10	C67078-A3207-A2	5				
● BUZ 383 ¹⁾	400	11,5	125	0,5	10	C67078-A3208-A2	5				
● BUZ 41 A	500	4,5	75	1,5	6	C67078-A1306-A3	5				
● BUZ 42	500	4,0	75	2	6	C67078-A1311-A2	5				
● BUZ 45	500	9,6	125	0,6	7	C67078-A1008-A2	1				
● BUZ 45 A	500	8,3	125	0,8	7	C67078-A1008-A3	1				
▼ ● BUZ 45 B	500	10	125	0,5	7	C67078-A1008-A4	1				
● BUZ 48	500	7,8	83,3	0,6	9	C67078-A1605-A2	1				
▼ ● BUZ 48 A	500	6,8	83,3	0,8	9	C67078-A1605-A3	1				
● BUZ 74	500	2,4	40	3	6	C67078-A1314-A2	5				
● BUZ 74 A	500	2,0	40	4	6	C67078-A1314-A3	5				
● BUZ 210 ¹⁾	500	10,5	125	0,6	7	C67078-A1102-A2	1				
● BUZ 211 ¹⁾	500	9,0	125	0,8	7	C67078-A1100-A2	1				
▼ ● BUZ 215 ¹⁾	500	5,0	75	1,5	6	C67078-A1400-A2	5				
● BUZ 216 ¹⁾	500	4,4	75	2	6	C67078-A1402-A2	5				
● BUZ 330	500	9,5	125	0,6	10	C67078-A3105-A2	5				
● BUZ 331	500	8	125	0,8	10	C67078-A3114-A2	5				
▼ ● BUZ 384 ¹⁾	500	10,5	125	0,6	10	C67078-A3209-A2	5				
● BUZ 385 ¹⁾	500	9	125	0,8	10	C67078-A3210-A2	5				
▼ ● BUZ 77	600	2,4	40	3	6	C67078-A1320-A2	5				
▼ ● BUZ 77 A	600	2,1	40	4	6	C67078-A1320-A3	5				
● BUZ 90	600	4,5	75	1,6	6	C67078-A1321-A2	5				
● BUZ 90 A	600	4	75	2	6	C67078-A1321-A3	5				
● BUZ 94	600	7,5	125	0,9	7	C67078-A1019-A2	1				

For outline drawings refer to pages 4.10 and 4.11

¹⁾ FREDFET with fast-recovery reverse diode

B
4

SIPMOS N-channel power transistors 50 V ... 200 V

Type	V _{DS} V	I _D A	P _{Tot} W	R _{DS(on)} Ω	Fig.	Ordering code	Min. qty.				
								to 9	10 to 49	50 to 99	100 to 499
● BUZ 10	50	23	75	0,07	6	C67078-A1300-A2	5				
▼● BUZ 10 L	50	23	75	0,07	6	C67078-A1329-A2	5				
● BUZ 11	50	30	75	0,04	6	C67078-A1301-A2	1				
● BUZ 11 A	50	26	75	0,055	6	C67078-A1301-A3	1				
▼● BUZ 12	50	36	75	0,028	6	C67078-A1331-A2	5				
▼● BUZ 12 A	50	33	75	0,035	6	C67078-A1331-A3	5				
● BUZ 14	50	39	125	0,04	8	C67078-A1000-A2	1				
● BUZ 15	50	45	125	0,03	8	C67078-A1001-A2	1				
● BUZ 18	50	37	83,3	0,03	9	C67078-A1601-A2	1				
● BUZ 71	50	14	40	0,1	6	C67078-A1316-A2	5				
● BUZ 71 A	50	13	40	0,12	6	C67078-A1316-A3	5				
▼● BUZ 71 L	50	14	40	0,1	6	C67078-A1326-A2	5				
● BUZ 347	50	40	125	0,03	10	C67078-A3115-A2	5				
● BUZ 348	50	39	125	0,04	10	C67078-A3116-A2	5				
● BUZ 20	100	13,5	75	0,2	6	C67078-A1302-A2	5				
● BUZ 21	100	21	75	0,085	6	C67078-A1308-A2	1				
● BUZ 23	100	10	78	0,2	7	C67078-A1002-A2	1				
● BUZ 24	100	32	125	0,06	8	C67078-A1003-A2	1				
● BUZ 25	100	21	78	0,085	8	C67078-A1011-A2	1				
● BUZ 27	100	26	83,3	0,06	9	C67078-A1602-A2	1				
● BUZ 72	100	10	40	0,2	6	C67078-A1313-A2	5				
● BUZ 72 A	100	9	40	0,25	6	C67078-A1313-A3	5				
▼● BUZ 72 L	100	10	40	0,2	6	C67078-A1327-A2	5				
▼● BUZ 349	100	32	125	0,06	10	C67078-A3113-A2	5				
● BUZ 31	200	13	75	0,2	6	C67078-A1304-A2	1				
● BUZ 32	200	9,5	75	0,4	6	C67078-A1310-A2	5				
● BUZ 34	200	14	78	0,2	8	C67078-A1005-A2	1				
● BUZ 35	200	9,9	78	0,4	7	C67078-A1014-A2	1				
● BUZ 36	200	22	125	0,12	8	C67078-A1018-A2	1				
▼● BUZ 37	200	13	70	0,2	9	C67078-A1603-A2	1				
● BUZ 38	200	18	83,3	0,12	9	C67078-A1611-A2	1				
● BUZ 73	200	7	40	0,4	6	C67078-A1317-A2	5				
● BUZ 73 A	200	5,8	40	0,6	6	C67078-A1317-A3	5				
● BUZ 350	200	22	125	0,12	10	C67078-A3117-A2	5				

For outline drawings refer to pages 4.10 and 4.11

L A Logic Level

SIPMOS N-channel power transistors 400 V ... 600 V

Type	V _{DS} V	I _D A	P _{Tot} W	R _{DS(on)} Ω	Fig.	Ordering code	Min. qty.				
								to 9	10 to 49	50 to 99	100 to 499
● BUZ 60	400	5,5	75	1	6	C67078-A1312-A2	5				
● BUZ 63	400	5,9	78	1	7	C67078-A1016-A2	1				
● BUZ 64	400	11,5	125	0,4	7	C67078-A1017-A2	1				
● BUZ 67	400	9,6	83,3	0,4	9	C67078-A1610-A2	1				
● BUZ 76	400	3,0	40	1,8	6	C67078-A1315-A2	5				
● BUZ 76 A	400	2,6	40	2,5	6	C67078-A1315-A3	5				
▼● BUZ 201 ¹⁾	400	12,5	125	0,4	7	C67078-A1101-A2	1				
● BUZ 202 ¹⁾	400	11,5	125	0,5	7	C67078-A1107-A2	1				
▼● BUZ 205 ¹⁾	400	6,0	75	1	6	C67078-A1401-A2	5				
● BUZ 206 ¹⁾	400	5	75	1,5	6	C67078-A1403-A2	5				
▼● BUZ 325	400	12,5	125	0,35	10	C67078-A3118-A2	5				
● BUZ 326	400	10,5	125	0,5	10	C67078-A3112-A2	5				
▼● BUZ 382 ¹⁾	400	12,5	125	0,4	10	C67078-A3207-A2	5				
● BUZ 383 ¹⁾	400	11,5	125	0,5	10	C67078-A3208-A2	5				
● BUZ 41 A	500	4,5	75	1,5	6	C67078-A1306-A3	5				
● BUZ 42	500	4,0	75	2	6	C67078-A1311-A2	5				
● BUZ 45	500	9,6	125	0,6	7	C67078-A1008-A2	1				
● BUZ 45 A	500	8,3	125	0,8	7	C67078-A1008-A3	1				
▼● BUZ 45 B	500	10	125	0,5	7	C67078-A1008-A4	1				
● BUZ 48	500	7,8	83,3	0,6	9	C67078-A1605-A2	1				
▼● BUZ 48 A	500	6,8	83,3	0,8	9	C67078-A1605-A3	1				
● BUZ 74	500	2,4	40	3	6	C67078-A1314-A2	5				
● BUZ 74 A	500	2,0	40	4	6	C67078-A1314-A3	5				
● BUZ 210 ¹⁾	500	10,5	125	0,6	7	C67078-A1102-A2	1				
● BUZ 211 ¹⁾	500	9,0	125	0,8	7	C67078-A1100-A2	1				
▼● BUZ 215 ¹⁾	500	5,0	75	1,5	6	C67078-A1400-A2	5				
● BUZ 216 ¹⁾	500	4,4	75	2	6	C67078-A1402-A2	5				
● BUZ 330	500	9,5	125	0,6	10	C67078-A3105-A2	5				
● BUZ 331	500	8	125	0,8	10	C67078-A3114-A2	5				
▼● BUZ 384 ¹⁾	500	10,5	125	0,6	10	C67078-A3209-A2	5				
● BUZ 385 ¹⁾	500	9	125	0,8	10	C67078-A3210-A2	5				
▼● BUZ 77	600	2,4	40	3	6	C67078-A1320-A2	5				
▼● BUZ 77 A	600	2,1	40	4	6	C67078-A1320-A3	5				
● BUZ 90	600	4,5	75	1,6	6	C67078-A1321-A2	5				
● BUZ 90 A	600	4	75	2	6	C67078-A1321-A3	5				
● BUZ 94	600	7,5	125	0,9	7	C67078-A1019-A2	1				

For outline drawings refer to pages 4.10 and 4.11

¹⁾ FREDFET with fast-recovery reverse diode

B
4

TMOS INDEX CROSS-REFERENCE

Industry Part Number	Motorola Direct Replacement	Motorola Similar Replacement	Page #	Industry Part Number	Motorola Direct Replacement	Motorola Similar Replacement	Page #
2N6659	2N6659		—	2SK295		MTP8N10	3-450
2N6660	2N6660		3-2	2SK296		MTP3N45	3-375
2N6660/750	2N6660/750		—	2SK298		MTM5N40	3-420
2N6661	2N6661		3-2	2SK299		MTM4N45	3-405
2N6661/750	2N6661/750		—	2SK310		MTP3N40	3-370
2N6755	2N6755		3-6	2SK311		MTP2N45	3-350
2N6756	2N6756		3-6	2SK312		MTM8N40	3-275
2N6757	2N6757		3-10	2SK313		MTM7N45	3-270
2N6758	2N6758		3-10	2SK319		MTP5N40	3-420
2N6759	2N6759		3-14	2SK320		MTP4N45	3-405
2N6760	2N6760		3-14	BS107	BS107		—
2N6760JAN	2N6760JAN		3-14	BS107A	BS107A		—
2N6760JTX	2N6760JTX		3-14	BS170	BS170		3-64
2N6760JTXV	2N6760JTXV		3-14	BSS87	BSS87		3-67
2N6761	2N6761		3-18	BSS89	BSS89		—
2N6762	2N6762		3-18	BSS91		MFE9200	3-176
2N6762JAN	2N6762JAN		3-18	BSS93		MFE9200	3-176
2N6762JTX	2N6762JTX		3-18	BSS95		BS107	—
2N6762JTXV	2N6762JTXV		3-18	BSS97		BS107	—
2N6763	2N6763		3-22	BSS123	BSS123		3-69
2N6764	2N6764		3-22	BUZ10	BUZ10		—
2N6765	2N6765		3-27	BUZ10A	BUZ10A		—
2N6766	2N6766		3-27	BUZ11	BUZ11		3-71
2N6767	2N6767		3-32	BUZ11A	BUZ11A		3-71
2N6768	2N6768		3-32	BUZ14		MTM35N05	3-330
2N6768JAN	2N6768JAN		3-32	BUZ15			—
2N6768JTX	2N6768JTX		3-32	BUZ17			—
2N6768JTXV	2N6768JTXV		3-32	BUZ18			—
2N6769	2N6769		3-37	BUZ20		MTP12N10	3-505
2N6770	2N6770		3-37	BUZ21		MTP20N10	3-545
2N6770JAN	2N6770JAN		3-37	BUZ23		MTM12N10	3-505
2N6770JTX	2N6770JTX		3-37	BUZ24		MTM25N10	3-315
2N6770JTXV	2N6770JTXV		3-37	BUZ25		MTM25N10	3-315
2N6781			—	BUZ27			—
2N6782	2N6782		3-42	BUZ28			—
2N6783			—	BUZ31			—
2N6784	2N6784		3-44	BUZ32		MTP8N20	3-460
2N6785			—	BUZ33		MTM7N20	3-440
2N6786			—	BUZ34		MTM15N20	3-295
2N6787			—	BUZ35		MTM8N20	3-460
2N6788	2N6788		3-46	BUZ36		MTM15N20	3-295
2N6789			—	BUZ37			—
2N6790			—	BUZ38			—
2N6791			—	BUZ40		MTP2N50	3-350
2N6792			—	BUZ41A		MTP4N50	3-405
2N6793			—	BUZ42		MTP4N50	3-405
2N6794			—	BUZ43		MTM2N50	3-350
2N6795			—	BUZ44A		MTM4N50	3-405
2N6796			—	BUZ45		MTM7N50	3-270
2N6797			—	BUZ45A		MTM7N50	3-270
2N6798			—	BUZ45B		MTM15N50	3-540
2N6800			—	BUZ46		MTM4N50	3-405
2N6801			—	BUZ48			—
2N6802			—	BUZ48A			—
2N6823	2N6823		3-48	BUZ50		MTP1N100	3-345
2N6826	2N6826		3-53	BUZ50A		MTP1N100	3-345
2N7000	2N7000		3-58	BUZ50B		MTP1N100	3-345
2N7002	2N7002		3-60	BUZ53A		MTM5N100	3-255
2N7008	2N7008		3-62	BUZ54			—
2SK294		MTP8N08	3-450	BUZ54A			—

Designer's Data Sheet
Power Field Effect Transistor
N-Channel Enhancement
Mode Silicon Gate TMOS

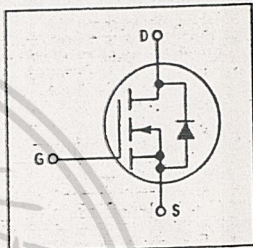
These TMOS Power FETs are designed for high voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data — I_{DSS} , $V_{DS(on)}$, $V_{GS(th)}$ and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads



MTM4N45
MTM4N50
MTP4N45
MTP4N50

TMOS POWER FETs
4 AMPERES
 $V_{DS(on)} = 1.5 \text{ OHMS}$
450 and 500 VOLTS

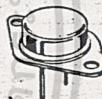


MAXIMUM RATINGS

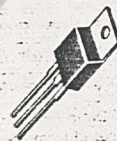
Rating	Symbol	MTM4N45	MTM4N50	Unit
		MTP4N45	MTP4N50	
Drain-Source Voltage	V_{DSS}	450	500	Vdc
Drain-Gate Voltage ($R_{GS} = 1 \text{ M}\Omega$)	V_{DGR}	450	500	Vdc
Gate-Source Voltage	V_{GS}	± 20		Vdc
Drain Current Continuous Pulsed	I_D	4		Adc
	I_{DM}	10		
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	75		Watts W/°C
		0.6		
Operating and Storage Temperature Range	T_J, T_{stg}	- 65 to 150		°C

THERMAL CHARACTERISTICS

Thermal Resistance			°C/W
Junction to Case	$R_{\theta JC}$	1.67	
Junction to Ambient	$R_{\theta JA}$	30	
		62.5	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds	T_L	275	°C



MTM4N45
MTM4N50
CASE 1-05
TO-204AA
(TO-3)



MTP4N45
MTP4N50
CASE 221A-02
TO-220AB

Designer's Data for "Worst Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Drain-Source Breakdown Voltage ($V_{GS} = 0, I_D = 0.25 \text{ mA}$)	$V_{(BR)DSS}$	450 500	—	Vdc
Zero Gate Voltage Drain Current ($V_{DS} = \text{Rated } V_{DSS}, V_{GS} = 0$) ($V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 0, T_J = 125^\circ\text{C}$)	I_{DSS}	—	0.2 1	mA
Gate-Body Leakage Current, Forward ($V_{GSF} = 20 \text{ Vdc}, V_{DS} = 0$)	I_{GSSF}	—	100	nA
Gate-Body Leakage Current, Reverse ($V_{GSR} = 20 \text{ Vdc}, V_{DS} = 0$)	I_{GSSR}	—	100	nA

ON CHARACTERISTICS*

Gate Threshold Voltage ($V_{DS} = V_{GS}, I_D = 1 \text{ mA}$) $T_J = 100^\circ\text{C}$	$V_{GS(th)}$	2 1.5	4.5 4	Vdc
Static Drain-Source On-Resistance ($V_{GS} = 10 \text{ Vdc}, I_D = 2 \text{ A}$)	$r_{DS(on)}$	—	1.5	Ohms
Drain-Source On-Voltage ($V_{GS} = 10 \text{ V}$) ($I_D = 4 \text{ A}$) ($I_D = 2 \text{ A}, T_J = 100^\circ\text{C}$)	$V_{DS(on)}$	—	7.5 6	Vdc
Forward Transconductance ($V_{DS} = 15 \text{ V}, I_D = 2 \text{ A}$)	g_{FS}	1.5	—	mhos

DYNAMIC CHARACTERISTICS

Input Capacitance	$(V_{DS} = 25 \text{ V}, V_{GS} = 0, f = 1 \text{ MHz})$	C_{iss}	—	1200	pF
Output Capacitance		C_{oss}	—	300	
Reverse Transfer Capacitance		C_{rss}	—	80	

SWITCHING CHARACTERISTICS* ($T_J = 100^\circ\text{C}$)

Turn-On Delay Time	$(V_{DD} = 25 \text{ V}, I_D = 0.5 \text{ Rated } I_D, R_{gen} = 50 \text{ ohms})$ See Figures 13 and 14	$t_{d(on)}$	—	50	ns
Rise Time		t_r	—	100	
Turn-Off Delay Time		$t_{d(off)}$	—	200	
Fall Time		t_f	—	100	
Total Gate Charge	$(V_{DS} = 0.8 \text{ Rated } V_{DSS}, I_D = \text{Rated } I_D, V_{GS} = 10 \text{ V})$ See Figure 12	Q_g	27 (Typ)	32	nC
Gate-Source Charge		Q_{gs}	17 (Typ)	—	
Gate-Drain Charge		Q_{gd}	10 (Typ)	—	

SOURCE DRAIN DIODE CHARACTERISTICS*

Forward On-Voltage	$(I_S = \text{Rated } I_D, V_{GS} = 0)$	V_{SD}	1.1 (Typ)	1.4	Vdc
Forward Turn-On Time		t_{on}	Limited by stray inductance		
Reverse Recovery Time		t_{rr}	210 (Typ)	—	ns

INTERNAL PACKAGE INDUCTANCE (TO-204)

Internal Drain Inductance (Measured from the contact screw on the header closer to the source pin and the center of the die)	L_d	5 (Typ)	—	nH
Internal Source Inductance (Measured from the source pin, 0.25" from the package to the source bond pad)	L_s	12.5 (Typ)	—	nH

INTERNAL PACKAGE INDUCTANCE (TO-220)

Internal Drain Inductance (Measured from the contact screw on tab to center of die) (Measured from the drain lead 0.25" from package to center of die)	L_d	3.5 (Typ) 4.5 (Typ)	—	nH
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad.)	L_s	7.5 (Typ)	—	

*Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 2\%$.

TYPICAL ELECTRICAL CHARACTERISTICS

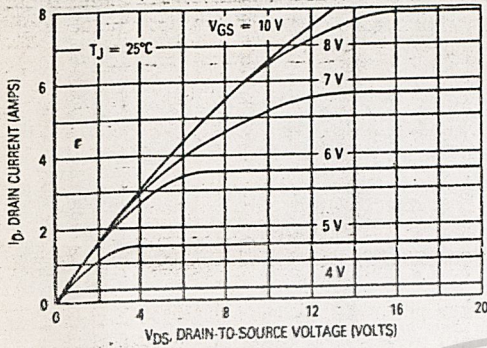


Figure 1. On-Region Characteristics

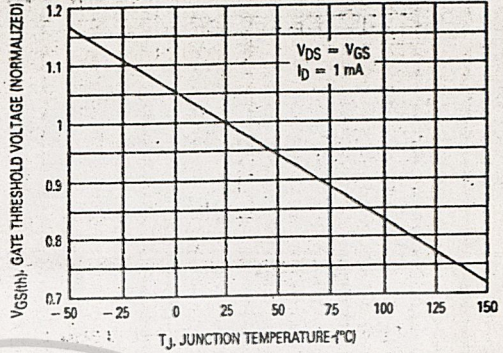


Figure 2. Gate-Threshold Voltage Variation With Temperature

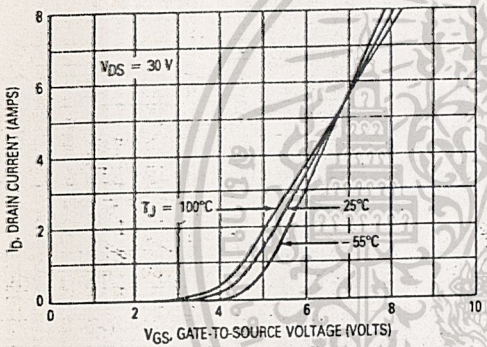


Figure 3. Transfer Characteristics

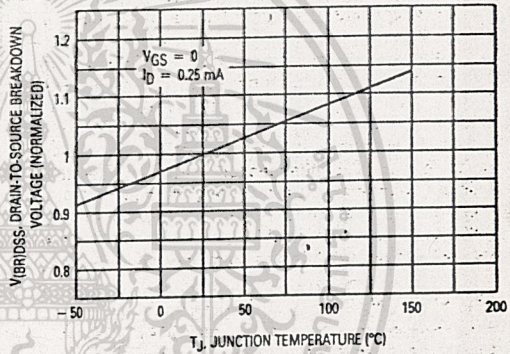


Figure 4. Breakdown Voltage Variation With Temperature

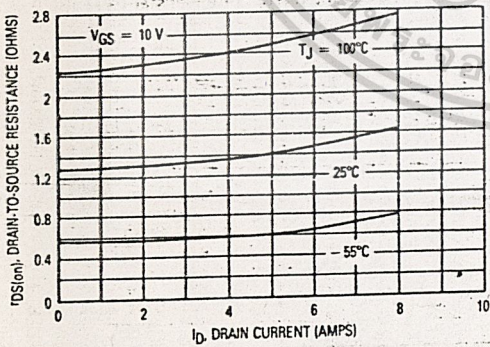


Figure 5. On-Resistance versus Drain Current

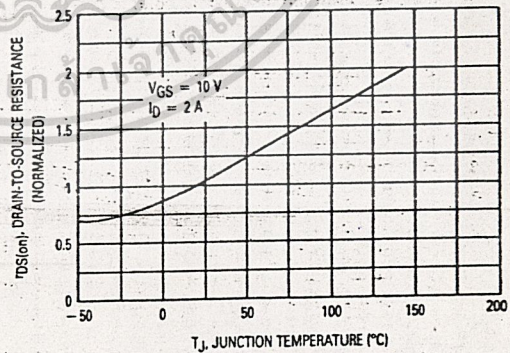


Figure 6. On-Resistance Variation With Temperature

SAFE OPERATING AREA INFORMATION

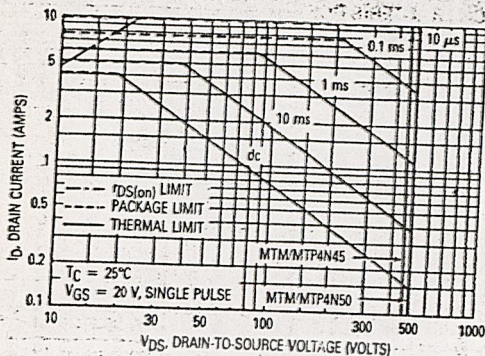


Figure 7. Maximum Rated Forward Biased Safe Operating Area

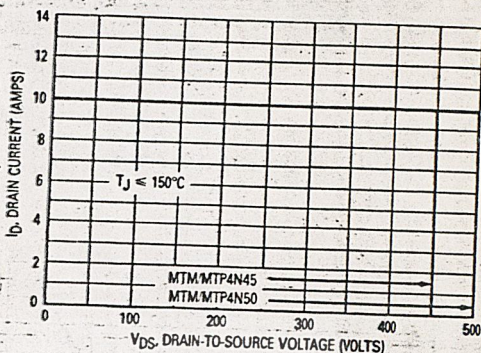


Figure 8. Maximum Rated Switching Safe Operating Area

FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 150°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance-General Data and Its Use" provides detailed instructions.

SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 8 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current, I_{DM} and the breakdown voltage, $V_{(BR)DSS}$. The switching SOA shown in Figure 8 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_{J(max)} - T_C}{R_{\theta JC}}$$

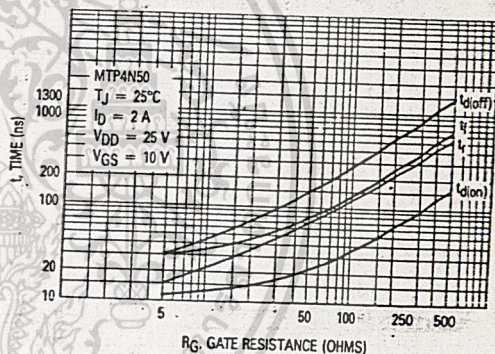


Figure 9. Resistive Switching Time Variation versus Gate Resistance

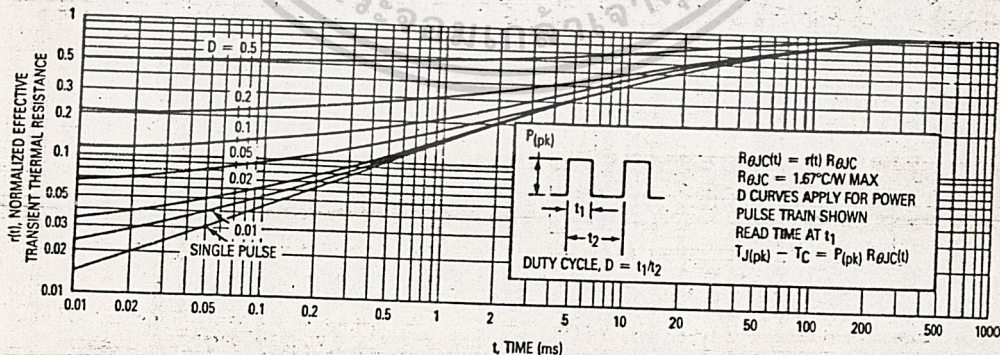


Figure 10. Thermal Response

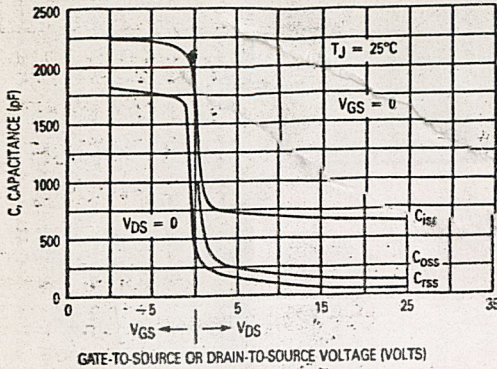


Figure 11. Capacitance Variation

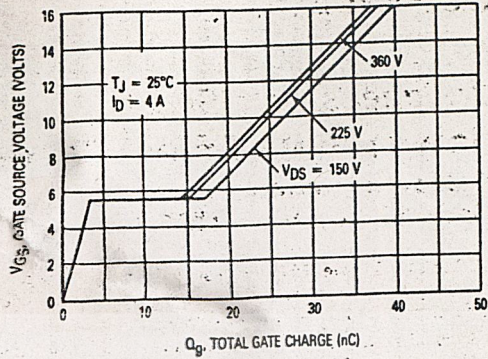


Figure 12. Gate Charge versus Gate-to-Source Voltage

RESISTIVE SWITCHING

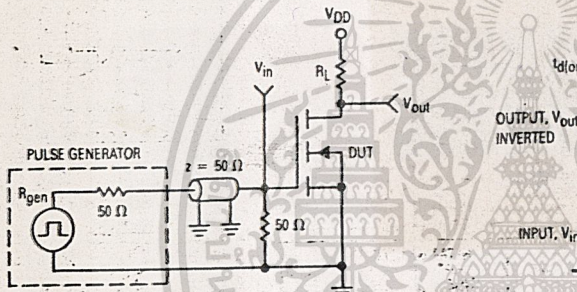


Figure 13. Switching Test Circuit

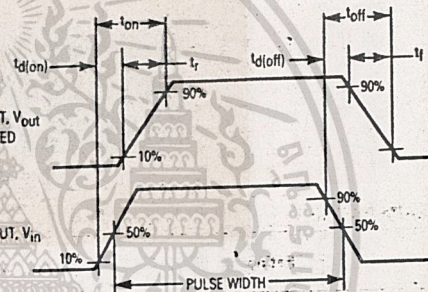
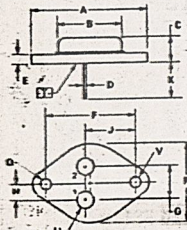


Figure 14. Switching Waveforms

OUTLINE DIMENSIONS

CASE 1-05
TO-204AA

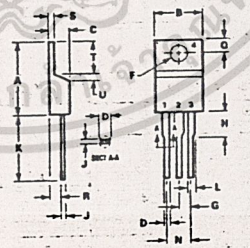


DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	—	29.37	—	1.150
B	—	21.88	—	0.863
C	6.20	7.67	0.245	0.300
D	2.91	1.91	0.114	0.075
E	1.40	1.78	0.055	0.070
F	30.15 BSC	—	1.187 BSC	—
G	16.31 BSC	—	0.642 BSC	—
H	5.48 BSC	—	0.216 BSC	—
J	16.40 BSC	—	0.646 BSC	—
K	11.18	12.19	0.440	0.480
Q	3.81	4.75	0.151	0.188
R	—	26.57	—	1.046
U	4.81	5.31	0.190	0.210
V	3.81	4.19	0.151	0.166

- NOTES:
 1. DIMENSIONS D AND V ARE DATUMS.
 2. [T] IS SEATING PLANE AND DATUM.
 3. POSITIONAL TOLERANCE FOR MOUNTING HOLE IS:
 (M) 0.13 (M) 0.05 (M) 0.1 (V) 0.05
 FOR LEADS:
 (L) 0.13 (M) 0.05 (M) 0.1 (V) 0.05
 4. DIMENSIONS AND TOLERANCES PER ANSI Y14.5 1975

STYLE 2
 PIN 1 GATE
 2 SOURCE
 CASE DRAIN

CASE 221A-02
TO-220AB



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	14.80	15.75	0.579	0.620
B	16.0	16.29	0.390	0.409
C	4.08	4.82	0.160	0.190
D	0.64	0.86	0.025	0.033
F	3.81	3.73	0.151	0.147
G	2.41	2.47	0.095	0.100
H	2.79	3.30	0.110	0.130
J	0.36	0.56	0.014	0.022
K	12.70	14.77	0.500	0.582
L	1.14	1.30	0.045	0.051
M	4.81	5.33	0.190	0.210
O	2.54	3.04	0.100	0.120
R	2.94	2.78	0.116	0.110
S	1.14	1.26	0.045	0.050
T	5.97	6.48	0.235	0.255
V	0.60	1.27	0.020	0.050
W	1.14	—	0.045	—
X	—	2.03	—	0.080

STYLE 5
 PIN 1 GATE
 2 DRAIN
 3 SOURCE
 4 DRAIN

- NOTES:
 1. DIMENSION H APPLIES TO ALL LEADS.
 2. DIMENSION L APPLIES TO LEADS 1 AND 3.
 3. DIMENSION Z DEFINES A ZONE WHERE ALL BODY AND LEAD IRREGULARITIES ARE ALLOWED.
 4. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 5. CONTROLLING DIMENSION: INCH.