



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

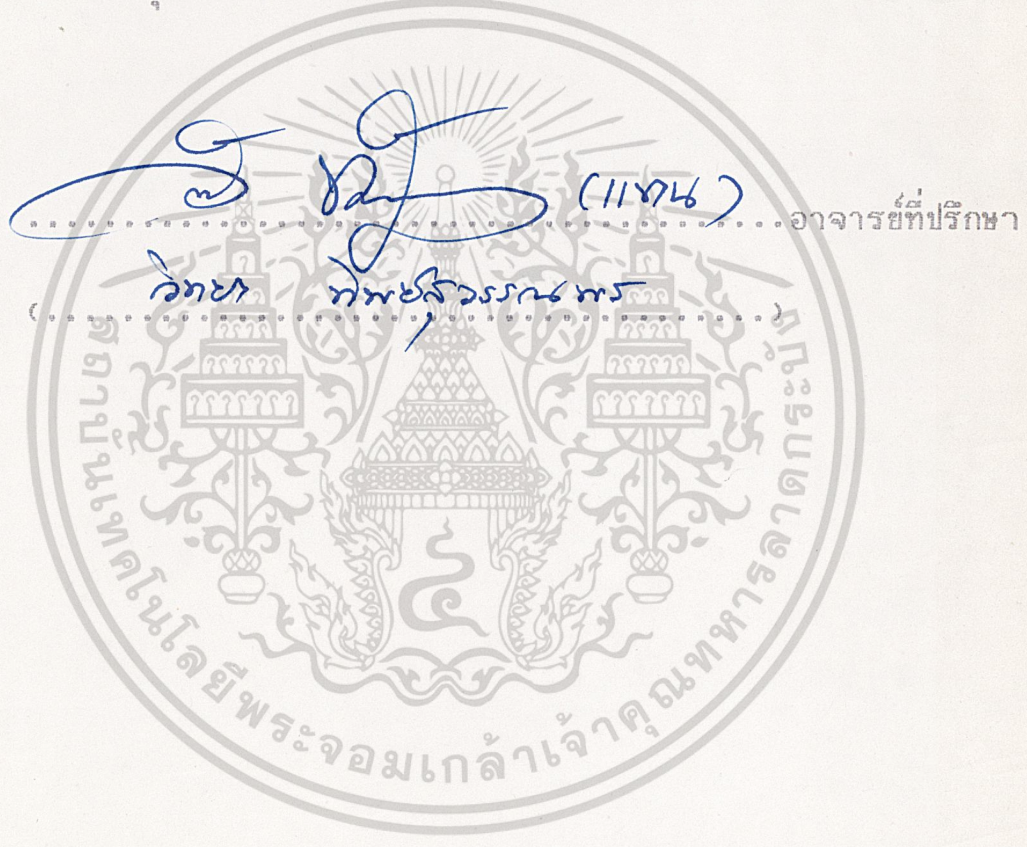
18 ก.ค. 2534

ปริญญาโทปีการศึกษา 2532

เรื่อง เครื่องวัดและควบคุมอุณหภูมิ 8 แชนแนล

ผู้จัดทำ

- 1. นาย สายัณห์ เอียดบางหยี 32.6331
- 2. นาย สุปล เจริญคงปัญญา 32.6333
- 3. นาย สุรศักดิ์ กิตตินารถอินทราณี 32.6334



เลขหมุด ๓. ๖๖๑๓๙๔๖  
 เลขทะเบียน ๐๒๗๙๗๒  
 วัน, เดือน, ปี ๑ ส.ค. ๓๒

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

027972

เครื่องวัดและควบคุมอุณหภูมิ 8 แชนแนล

โดย

- |        |           |                  |         |
|--------|-----------|------------------|---------|
| 1. นาย | สายัณ     | เอียดบางหยี      | 32.6331 |
| 2. นาย | สุพล      | เจริญคงปัญญา     | 32.6333 |
| 3. นาย | สุรศักดิ์ | กิตินารณอินทราณี | 32.6334 |

อาจารย์ที่ปรึกษา

อาจารย์ ภาคกร หุตะสังกาศ

ปีการศึกษา 2532

บทคัดย่อ

เครื่องวัดและควบคุมอุณหภูมิ 8 แชนแนลนี้ เป็นโครงการที่สร้างขึ้นเพื่อใช้ควบคุมอุปกรณ์ทำความร้อนต่าง ๆ ภายในโรงงานอุตสาหกรรมได้พร้อมกันทีเดียว 8 แชนแนลโดยใช้ระบบคอมพิวเตอร์โปรเซสเซอร์แผ่นพิมพ์เดี่ยวเป็นตัวควบคุม ซึ่งการทำงานของระบบเริ่มจากการใช้เทอร์โมคัปเปิลชนิด k เป็นตัววัดอุณหภูมิ โดยเปลี่ยนค่าของอุณหภูมิเป็นแรงดันทางไฟฟ้าส่งให้กับภาคขยาย ทำการขยายแรงดันทางไฟฟ้าให้ได้ระดับที่ต้องการ จากนั้นทำการแปลงแรงดันทางไฟฟ้านั้น ให้เป็นสัญญาณทางดิจิทัล ส่งให้กับไมโครโปรเซสเซอร์ ทำการประมวลผล หากอุณหภูมิสูงกว่าที่กำหนดเครื่องจะให้สัญญาณเปิด ออกมา หากอุณหภูมิต่ำกว่าที่กำหนด เครื่องจะให้สัญญาณ เปิด ออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Measurement and temperature control

BY

|             |                  |             |
|-------------|------------------|-------------|
| Mr. Sayan   | Eardbangyee      | no. 32.6331 |
| Mr. supol   | Charoenkongpanya | no. 32.6333 |
| Mr. surasak | Kitinartintrane  | no. 32.6334 |

Mr. Pakorn Hutasingkars  
( Advisor )

ABSTRACT

Measurement and Temperature control by thermocouple eight chanal. That used for control heater in Industry, this project uses process control by single board microprocessor . It will convert from temperature to voltage. The voltage will be send by amplifier and analog to digital convertor before uses process by microprocessor. If the temperature higher than set point , It will send signal to turn off heater. when the temperature lower than set point , It will send signal to turn on heater.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



- 4.2.5 ส่วนของคีย์บอร์ด
- 4.2.6 ส่วนที่ทำหน้าที่เลือกอินพุทแชนแนลที่จะทำการประมวลผล
- 4.2.7 วอชชีด็อก
- 4.3 โปรแกรมการทำงานของระบบ
  - 4.3.1 โปรแกรมหลัก
  - 4.3.2 โปรแกรมตอบสนองการอินเตอร์รัพท์
- 5. การทดลอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 1

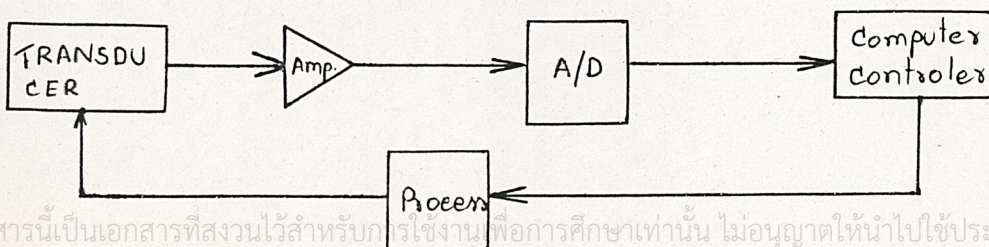
### วัตถุประสงค์ และแนวคิดในการทำวิทยานิพนธ์

#### 1.1 วัตถุประสงค์ของวิทยานิพนธ์

ในปัจจุบันการพัฒนาทางด้านไมโครคอมพิวเตอร์ มีเทคโนโลยีที่ล้ำหน้ามาก และมีราคาไม่แพงนักอีกทั้งยังมีความแม่นยำสูง และมีความรวดเร็วมากการออกแบบระบบก็ไม่มี ความยุ่งยากมากนัก ดังนั้นจึงมีการพัฒนาระบบต่าง ๆ ให้ใช้ ได้กับไมโครคอมพิวเตอร์ มีการใช้ไมโครคอมพิวเตอร์ แผ่นพิมพ์เขียวสำหรับควบคุมอุปกรณ์ต่าง ๆ ในระบบให้เป็นระบบใหญ่ขึ้นเพื่อให้คุ้มค่ากับไมโครคอมพิวเตอร์ ที่สร้างขึ้นวิทยานิพนธ์ฉบับนี้จึงได้เสนอวิธีการออกแบบสร้าง ระบบไมโครคอมพิวเตอร์ ที่ใช้ในการควบคุมอุณหภูมิของอุปกรณ์ต่าง ๆ ได้ 8 ชนิด พร้อม ๆ กันโดยใช้อุปกรณ์ที่หาได้ภายในประเทศ เพื่อที่จะให้สามารถนำไปใช้งานได้ และการบำรุงรักษาก็ไม่ยุ่งยากอีกทั้งยังเป็น การส่งเสริมให้มีการนำเอาระบบควบคุมชนิดนี้ไปใช้เป็นพื้นฐานในการออกแบบระบบที่ใหญ่ขึ้นไปได้อีก เพื่อประโยชน์ที่จะเกิดขึ้นในอนาคต

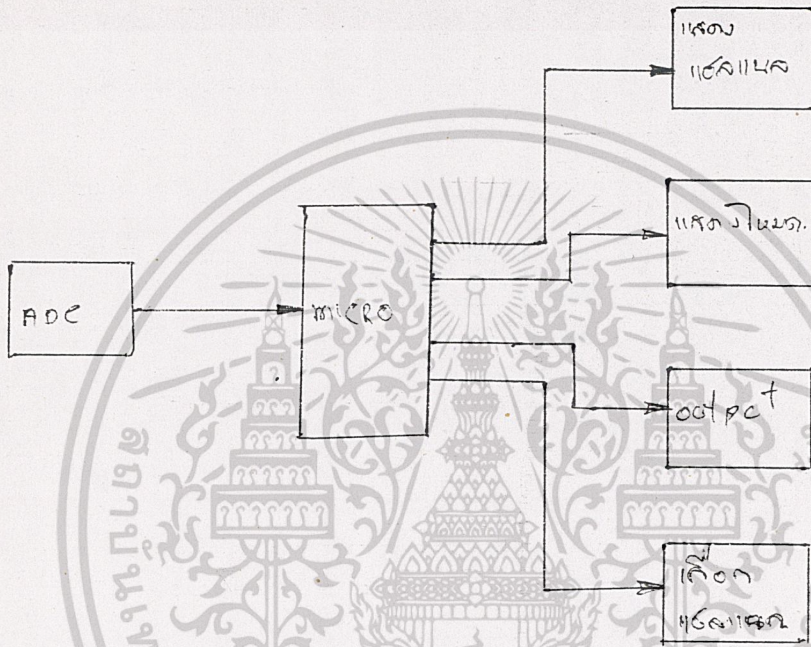
#### 1.2 แนวความคิดในการทำวิทยานิพนธ์

การควบคุมอุณหภูมินั้นเราสามารถทำได้โดยใช้วงจรอิเล็กทรอนิกส์ แต่ก็ยังมีคุณสมบัติที่ไม่เที่ยงตรงกับอุณหภูมิที่เราต้องการ การปรับค่าอุณหภูมิที่ต้องการก็ทำได้ยากอีกทั้งการ แสดงค่าของอุณหภูมิในขณะนั้นเป็นตัว เลขซึ่งทำได้ยากเข้าไปอีกดังนั้นจึงสร้างระบบไมโครคอมพิวเตอร์ เป็นตัวควบคุมการตรวจจับอุณหภูมิ ทุกระยะตามที่ เราต้องการอีกทั้งยังสามารถ ตั้งค่าของอุณหภูมิที่ต้องการและแสดงค่าของอุณหภูมิ ในขณะนั้นได้อีกด้วย นอกจากนี้การควบคุมยังสามารถทำได้พร้อมกันทีเดียว 8 channel การทำงานของเครื่องเป็นแบบ ON-OFF โดยตั้ง Limit บนและ Limit ล่างของอุณหภูมิที่ต้องการในแต่ละ channel ได้ ทาง Key board (Limit บน หมายถึงอุณหภูมิสูงสุดของระบบที่ต้องการ ส่วนLimit ล่างหมายถึง อุณหภูมิต่ำสุดของระบบ) โครงสร้างแบบง่าย ๆ ของระบบสามารถเขียนเป็นบล็อก ไดอะแกรม (Block diagram) ได้ดังรูป 1.1



เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 1.1.1 โครงสร้างง่าย ๆ ของระบบจะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างของระบบไมโครคอมพิวเตอร์ ที่ใช้ในการควบคุมสามารถเขียนเป็นบล็อกไดอะแกรมได้ดังรูป 1.2



รูปที่ 1.2 บล็อกไดอะแกรมของไมโครคอมพิวเตอร์

จากรูปที่ 1.1 จะเห็นว่าโครงงานนี้แบ่งออกเป็น 3 ส่วนใหญ่ ๆ คือ

1. ส่วนวัตถุดิบที่ใช้เทอร์โมคัมเบิล และขยายสัญญาณ
2. ส่วนแปลงสัญญาณจากอนาล็อกเป็นดิจิตอล ( Analog to digital convertor)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

3. ส่วนไมโครคอมพิวเตอร์คอลโทรล

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 1.3 การทำงานของระบบ

เมื่อเปิดเครื่อง ทรานซิสเตอร์ (ในที่นี้คือเทอร์โมคัมเบิล) จะวัดอุณหภูมิของโปรเซสเซอร์ โดยเปลี่ยนความร้อนในโปรเซสเซอร์ เป็นแรงดันไฟฟ้ากระแสตรงและไฟฟ้ากระแสตรงนี้จะถูกขยายให้มีขนาดที่ต้องการ จากนั้นสัญญาณที่ถูกขยายนี้จะถูกแปลงจากสัญญาณอนาล็อกไปเป็นสัญญาณดิจิทัลส่งให้กับ CPU เพื่อประมวลผล เพื่อให้ได้ OUTPUT สำหรับรายละเอียดการทำงานของแต่ละส่วนจะกล่าวถึงในบทต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



บทที่ 2

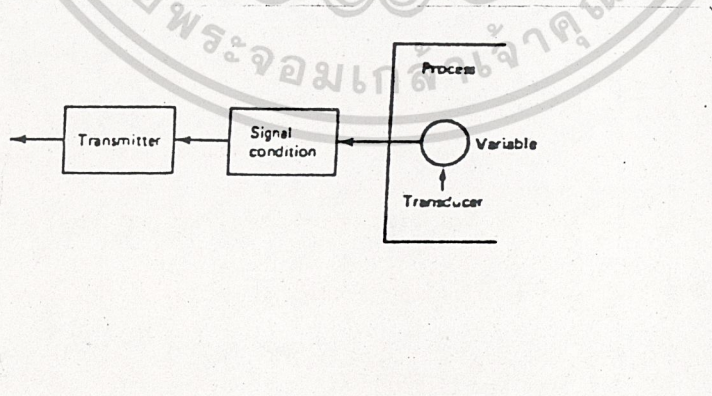
ทฤษฎีหลักการและการสร้าง

ซิกแนลคอนดิชันนิง ( signal conditional )

ในขบวนการวัดและควบคุม ( process control ) โดยทั่ว ๆ ไปแล้วมีจุดประสงค์คือ ทำการวัดและควบคุม ขบวนการที่เปลี่ยนแปลง ( process variable ) ในการทำงานองระบบของการวัดและควบคุมนั้น มีความจำเป็นที่จะต้องใช้สัญญาณอนาล็อก ( analog ) หรือ สัญญาณดิจิตอล ( digital ) อันใดอันหนึ่งหรือทั้งสองอัน มีขบวนการที่เปลี่ยนแปลงจำนวนมากที่เราจะต้องควบคุมในขบวนการของโรงงานอุตสาหกรรม ในระบบของการวัดและควบคุมสัญญาณที่ได้มาในขั้นแรกจะเป็นสัญญาณอนาล็อกส่วนในระบบควบคุมที่ใช้ไมโครโพรเซสเซอร์ ( microprocessor ) สัญญาณที่ได้จากขบวนการที่เปลี่ยนแปลงจะต้องทำการเปลี่ยนให้อยู่ในรูปแบบของสัญญาณดิจิตอลเสียก่อน จากที่กล่าวมานั้นมันมีวิธีการหรือขั้นตอนคร่าว ๆ ดังต่อไปนี้

2.1 บล็อกไดอะแกรม ( block diagram )

โดยทั่ว ๆ ไปแล้วการได้มาของสัญญาณอนาล็อกจะได้จากขบวนการที่เปลี่ยนแปลงซึ่งใช้ตัวทรานสดิวเซอร์ ( transducer ) หรือตัวเซ็นเซอร์ ( sensor ) เป็นตัววัดหรือตรวจสอบ เพื่อให้ได้มาซึ่งสัญญาณอนาล็อกที่เหมาะสมสำหรับการเปลี่ยนแปลง ( convert ) ไปเป็นสัญญาณดิจิตอลต่อไป ภายใต้การได้มาของสัญญาณอนาล็อกนั้นเพื่อความสะดวกเราจะแยกระบบออกเป็น 3 ส่วน ดังรูปที่ 2-1 มี ทรานสดิวเซอร์ , ซิกแนลคอนดิชันนิง ( signal conditioning ) และ ทรานสมิตเตอร์ ( transmitter )



รูป 2-1 แสดงถึงภายใต้การได้มาของสัญญาณอนาล็อก ซึ่งมีส่วนประกอบพื้นฐาน 3 ส่วน ดังบล็อกไดอะแกรม

2.2 ทรานสดิวเซอร์ ( transducer )  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทรานสดิวเซอร์ที่ดัดแปลงเนื้อหาและ เป็นส่วนแรกของระบบการวัดและควบคุมใช้

ทรานสดิวเซอร์จะทำการเปลี่ยนขบวนการที่เปลี่ยนแปลงให้อยู่ในรูปแบบที่เหมาะสม โดยส่วนมากจะทำการเปลี่ยนจากขบวนการที่เปลี่ยนแปลงใด ๆ ให้อยู่ในรูปแบบของสัญญาณทางไฟฟ้า ทรานสดิวเซอร์นี้บ่อยครั้งถูกเรียกว่า ไพรมารี อีลีเมนต์ ( primary element ) หน้าที่ของทรานสดิวเซอร์มันจะมีความสัมพันธ์ระหว่าง การวัดค่าของขบวนการที่เปลี่ยนแปลง ( measurement variable ) กับสัญญาณที่ได้จากการวัด ( measurement signal )

### 2.3 ซิกแนลคอนดิชันนิง ( signal conditioning )

การทำงานของ ซิกแนล คอนดิชันนิง นี้จะมีหน้าที่ในการปรับหรือเปลี่ยนรูปแบบของระดับสัญญาณที่ได้จากการวัดให้อยู่ในรูปแบบที่เหมาะสม ตัวอย่างเช่น ถ้าทรานสดิวเซอร์ เปลี่ยนจากอุณหภูมิ ( temperature ) ให้เป็นความต้านทาน ( resistance ) ดังนั้นในส่วนของ ซิกแนล คอนดิชันนิง นี้ก็จะทำการเปลี่ยนค่า ความต้านทานให้เป็น แรงดัน ( voltage ) หรือ กระแส ( current ) ส่วนในขบวนการวัดและควบคุมที่ใช้ คอมพิวเตอร์ ( computer ) ซิกแนล คอนดิชันนิง นี้ จะใช้ในการเปลี่ยนสัญญาณ อนาล็อก ที่ ได้จากการวัด ให้เป็นสัญญาณ ดิจิตอล เสียก็ได้

### 2.4 ทรานสมิตเตอร์ ( transmitter )

ทรานสมิตเตอร์ มีหน้าที่ในการถ่ายทอดหรือส่งต่อสัญญาณจากจุดที่วัดไปยังห้องควบคุม มันจะเกิดการควบคุมที่ผิดเพี้ยนถ้าเราไม่ใช้ ทรานสมิตเตอร์ เพื่อความสะดวกในการใช้งาน ถ้าเรามีจุดศูนย์กลางเพื่อการควบคุม มันจะมีความจำเป็นมากที่เราจะต้องส่งต่อสัญญาณที่ได้จากการวัดไปยังห้องควบคุม ซึ่งเราไม่สามารถส่งสัญญาณอนาล็อกที่อยู่ในรูปของแรงดัน ไปไกล ๆ ได้ ส่วนมากจะส่งในรูปแบบของกระแส เนื่องจากว่าถ้าส่งในรูปของแรงดันไปตามสายไกล ๆ จะทำให้แรงดันลดลงในสาย เพราะความต้านทานของสายส่ง แต่ถ้าส่งในรูปของกระแส กระแสในลูป ( current loop ) จะไหลเท่ากันในลูป ดังนั้น ทรานสมิตเตอร์ ก็จะทำหน้าที่เปลี่ยนสัญญาณ ที่ได้จาก ซิกแนล คอนดิชันนิง ให้เป็น กระแส เพื่อการส่งต่อ ในบางครั้งอาจจะเปลี่ยนให้เป็นสัญญาณ ดิจิตอล จากจุดที่วัด แล้วจึงถ่ายทอดหรือส่งต่อแบบ อนุกรม ( serial bit )

### 2.5 ไทม์เรสปอนส์ ( time response )

เป็นที่ทราบกันดีอยู่แล้วว่า การทำงานของระบบควบคุมจะขึ้นอยู่กับเวลานับตั้งแต่นั้นมา จุดประสงค์หรือเป้าหมายของระบบควบคุม คือ การควบคุมค่าของขบวนการที่เปลี่ยนแปลงให้อยู่ภายในเวลาที่กำหนด เพราะว่าโดยพื้นฐานที่กล่าวมานี้จะส่งผลกระทบต่อค่าของเวลา ส่วนมากในระบบการควบคุมที่มีการป้อนกลับ ( process control loop ) ค่าของ ไทม์เรสปอนส์ มันจะเป็นตัวบ่งบอกถึง รูปแบบของ เอาท์พุท ( output ) ของระบบของการวัดที่มีการเปลี่ยนแปลงต่อค่าของตัวกลาง เมื่ออีกอันหนึ่งข้างอีกหนึ่งของเกิดการเปลี่ยนแปลงต่อใช้

ค่าของเวลาเช่นกัน โดยทั่ว ๆ ไป การทำงานของระบบการวัดและควบคุมจะสามารถ บรรยายได้โดยใช้ ทรานเฟอรั ฟังก์ชัน ( transfer function )

$$v = T( v, t) \quad ( 2-1 )$$

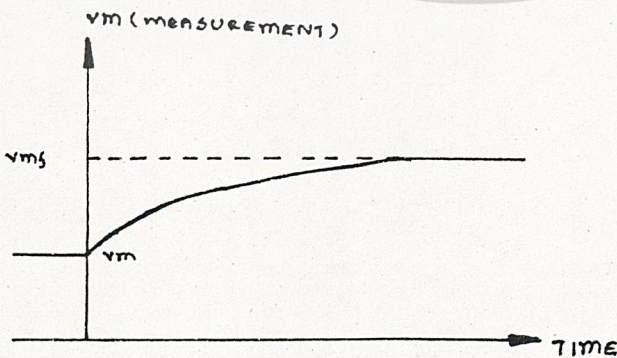
ในการกำหนดรูปแบบโดยการให้ค่า โทมัส เรสปอนส์ บรรยายถึง ระบบของการวัด เราจะสมมติค่าของเวลา  $t=0$  เพื่อทำการวัดค่าของขบวนการที่มีการเปลี่ยนแปลงที่ต่อเนื่องจากจุดหนึ่งไปยังอีกจุดหนึ่ง วิธีนี้เรียกว่า การเปลี่ยนแปลงแบบขั้นที่ทันใด ( step change ) ดังรูป 2-2 ที่ค่า  $t=0$  การวัดค่าของขบวนการที่เปลี่ยนแปลง จะเริ่มจากค่าเริ่มต้น  $v_i$  ไปยังค่าสุดท้าย  $v_f$  ซึ่งจะสอดคล้องกับการวัดที่แสดงโดย สมการ 2-1 การสมมติค่า  $v_{mf}$  และ  $v_{mi}$  เป็นหลักสองอย่างสำหรับค่า โทมัส เรสปอนส์ ที่สร้างขึ้นในระบบของการวัด

- เฟิร์สท์ ออเดอร์ โทมัส เรสปอนส์ ( first - order time response )

ค่าเฟิร์สท์ออเดอร์ โทมัส เรสปอนส์ มีนเป็นคุณสมบัติเฉพาะตัว โดยข้อเท็จจริงแล้ว ผลที่ได้จากการวัดมันจะล่าช้าหรือล่าช้าหลังจากค่าที่ได้จากการวัดของขบวนการที่เปลี่ยนแปลงแล้ว ซึ่งจะใช้ รูปที่ 2-3 ในการบรรยาย



รูป 2-2 แสดงค่า โทมัส เรสปอนส์ ที่เกิดการเปลี่ยนแปลงทันทีทันใดของขบวนการที่เปลี่ยนแปลง



เอกรูปนี้ 2-3 ออกสาส์ตังค่าสำหรับ โทมัส เรสปอนส์ ที่เกิดการเปลี่ยนแปลงล่าช้าของขบวนการค่าไม่ว่ากรณีใดๆ ทั้งถัดวิเมื่ออินพุทเกิดการเปลี่ยนแปลงแล้วถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าของ ไทม์เรสปอนส์ สามารถที่จะบรรยายได้โดย สมการที่ 2-2

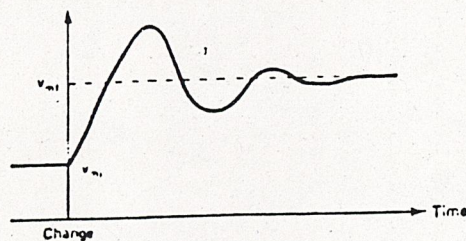
$$v(t) = v_{mi} + (v_{mf} - v_{mi}) [1 - e^{-t/T}] \quad (2-2)$$

เมื่อ T = time constance (sec)

สมการที่ 2-2 แสดงให้เห็นถึงระบบของการวัดที่ เอ้าท์พุท ไม่สามารถเปลี่ยนแปลงได้ทันทีทันใด เมื่อ อินพุทของของขบวนการที่เปลี่ยนแปลงเกิดการเปลี่ยนแปลงแน่นอนจะมีผลให้ เอ้าท์พุท เกิดการล่าช้า และมันจะค่อย ๆ ลดลงเรื่อย ๆ จนกระทั่งสุดท้ายเอ้าท์พุทถึงจะถูกต้อง ส่วนค่าของ ไทม์ คอนสแตนต์ จะมีผลให้ความเร็วของการเปลี่ยนแปลงของ เอ้าท์พุท มีค่าสูงขึ้น ถ้าค่า ไทม์ คอนสแตนต์ มีค่าน้อยจะทำให้ผลการตอบสนองของ เอ้าท์พุท ต่อ อินพุท มีค่าเร็วขึ้น แต่ถ้าค่า ไทม์ คอนสแตนต์ ที่มีค่ามากก็จะทำให้ผลการตอบสนองของ เอ้าท์พุท ต่อ อินพุท มีค่าช้า

- เซคคันด์ ออเดอร์ ไทม์เรสปอนส์ ( second order time response )

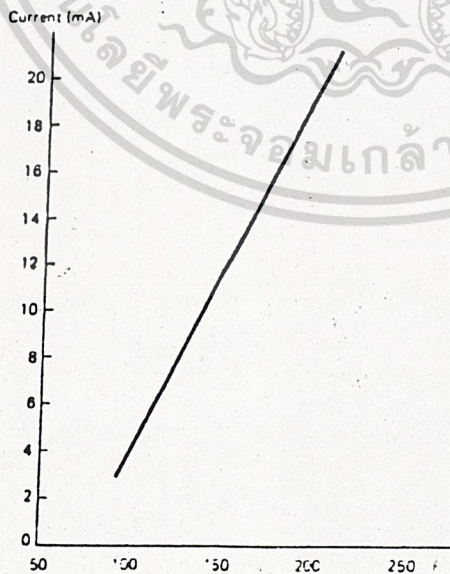
เซคคันด์ ออเดอร์ ไทม์เรสปอนส์ มันเป็นคนสมบัติเฉพาะตัวของ เอ้าท์พุท ในระบบของการวัดและควบคุม กล่าวคือ มันจะเกิดการ ออสซิลเลเตอร์ ( oscillator ) ถึงแม้ว่า อินพุท จะเกิดการเปลี่ยนแปลงอย่างทันทีทันใดก็ตาม ซึ่งมันจะทำให้ผลของการวัดเกิดค่าผิดพลาดหรือผิดพลาด (error) ที่สูงมาก ความสำคัญสูงสุดที่เรายอมให้ระบบที่มีค่า ไทม์เรสปอนส์ คือ ค่าของ ไทม์เรสปอนส์ ทำให้ผลของการวัดมีความน่าเชื่อถือได้ ก่อนที่จะเกิดการ ออสซิลเลเตอร์ ในระบบที่ใช้ อนุาล็อก หรือไมก็ได้ คอมพิวเตอร์ ถ้าเกิดมีการ ออสซิลเลเตอร์ การควบคุมก็จะมีเสถียรภาพ การควบคุมจะเกิดการผิดพลาด เบี่ยงเบนไปจากความเป็นจริง ฉะนั้นในบางครั้งเราก็ต้องใช้ วงจรกรองความถี่ ( filter ) ในการกำจัดความถี่ ที่จะทำให้ระบบของการวัดและควบคุม เกิดการผิดพลาด เนื่องจากการ ออสซิลเลเตอร์



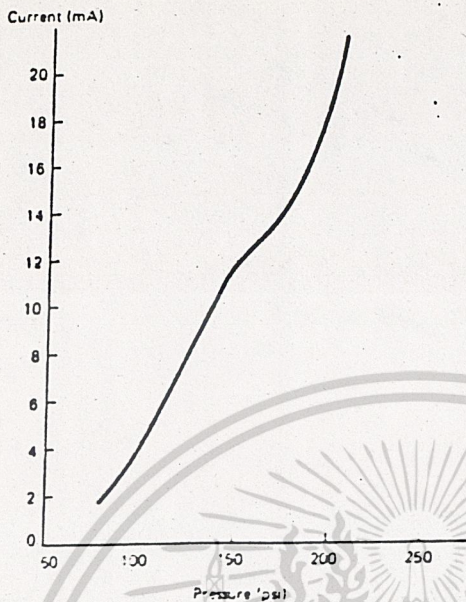
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปเผยแพร่หรือใช้ประโยชน์ในการค้า  
รูป 2-4 แสดงค่า เซคคันด์ ออเดอร์ ไทม์เรสปอนส์ เนื่องจากการเกิด  
ออสซิลเลเตอร์

## 2.6 ลิเนียร์ลิตี ( linearity )

มีปัญหาอีกอย่างหนึ่งในระบบของการวัดและควบคุม กล่าวคือ เอ้าท์พุทของ ทรานซิวเซอร์ มีการเปลี่ยนแปลงที่ นอนลิเนียร์ลิตี ( nonlinearity ) กับ อินพุท ของ ทรานซิวเซอร์ ในระบบของการวัดและควบคุมเราสามารถที่จะป้องกันและแก้ไขได้ แต่มีความลำบากมากในการที่จะแก้ไขหรือชดเชย ปัญหาดังกล่าว ส่วนในระบบควบคุมที่ใช้ คอมพิวเตอร์ สามารถทำให้ ลิเนียร์ลิตี ( linearity ) ได้ง่ายโดยใช้ ซอฟแวร์ ( soft ware ) หลังจากที่มี ข้อมูลทาง อินพุทเข้ามาอย่าง นอนลิเนียร์ลิตี ซึ่งมีมีความสำคัญมากที่จะต้องทำความเข้าใจ ว่าทำไม ลิเนียร์ลิตี จึงมีความสำคัญต่อขบวนการวัดและควบคุม การทำงานของ อนาล็อก หรือ คอมพิวเตอร์ พื้นฐานของมัน จะใช้ สัญญาณ อินพุท ซึ่งบ่อยครั้งที่เรามีความจำเป็นที่จะต้องลดทอนสัญญาณ ให้อยู่ในย่านของ 4 - 20 มิลลิแอมป์ ซึ่งค่า 4 มิลลิแอมป์ เป็นค่าต่ำสุด และค่า 20 มิลลิแอมป์ เป็นค่าสูงสุด ของการวัดและควบคุม ในการใช้ คอมพิวเตอร์ ควบคุม เราจะ สมมติให้มีค่า 8 บิต ในย่านของ 00h - f7h โดยค่า 00h เป็นค่าต่ำสุด และค่า f7h เป็นค่าสูงสุด ของการควบคุมขบวนการที่เปลี่ยน เพราะฉะนั้นในระบบควบคุมจะต้องมีการ สมมติค่าหรือการกำหนดค่าของการเปลี่ยนแปลงให้มี ลิเนียร์ลิตีอยู่ในย่านที่กำหนด คือ 4-20 มิลลิแอมป์ หรือ 00h-f7h ในระบบ คอมพิวเตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูป 2-5 ตัวอย่างการปรับสัญญาณแปลงแรงดันกับค่าอครีแอสที่ลิเนียร์ลิตีทุกครั้งที่มีการนำไปใช้



รูป 2-6 แสดงการเปลี่ยนแปลงของแรงดัน กับ ค่ากระแสที่ นอนลิเนียลิตี

รูปที่ 2-5 เป็นตัวอย่างของระบบในการวัด แรงดัน โดยการสร้างกระแส 4-20 มิลลิแอมป์ ที่ ลินียลิตี จากแรงดัน 100 - 200 psi. จะเห็นว่าแรงดันที่เพิ่มขึ้นจากจุด 150 - 175 psi. กระแสจะเพิ่มขึ้นจาก 12 มิลลิแอมป์ ถึง 16 มิลลิแอมป์ ซึ่งจะเห็นได้ชัดเจนว่า ในระบบของการควบคุมในขบวนการโดยที่กระแสเกิดการเปลี่ยนแปลง 4 มิลลิแอมป์ ก็แสดงการเปลี่ยนแปลงของแรงดัน 25 psi.

รูปที่ 2-6 จะแสดงตำแหน่งที่ นอนลิเนียลิตี ของ ทรานซิวเซอร์ เราสามารถเห็นได้ชัดเจนว่า การเปลี่ยนแปลงในส่วนของแรงดัน มันไม่สามารถสร้างหรือเปลี่ยนแปลงตามค่าของ กระแส โดยจะเปลี่ยนจาก 150 - 175 psi. ซึ่งจะสร้างการเปลี่ยนแปลงของกระแส 2.4 มิลลิแอมป์ ซึ่งจะเปลี่ยนจาก 12 มิลลิแอมป์ ถึง 14.4 มิลลิแอมป์ และในส่วนอื่นจะเปลี่ยนจาก 125 psi. - 250 psi. ซึ่งจะสร้างการเปลี่ยนแปลงของกระแส 3.6 มิลลิแอมป์ โดยจะเปลี่ยนจาก 8.4 มิลลิแอมป์ ถึง 12 มิลลิแอมป์

ดังนั้นในระบบของการควบคุม เราจะต้องกำหนดค่าของกระแสให้มันเกิดการเปลี่ยนแปลงเท่ากันกับการเปลี่ยนแปลงของแรงดัน ซึ่งมันเป็นหนทางที่จะทำให้ ทรานซิวเซอร์ เกิดการ ลินียลิตี หรือการทำให้ เข้าที่พท สามารถที่จะ ลินียลิตี โดยใช้ตำแหน่งที่เกิดขึ้นกับระบบควบคุมที่ใช้คอมพิวเตอร์ โดยจะต้องสมมติค่า หรือ กำหนดค่า สัญญาณ ดิจิตอล จาก 00H-FFH จากค่าใช้

กระแส 4 มิลลิแอมป์ ถึง 20 มิลลิแอมป์ สัญญาณที่ นอนลิเนียลตี้ จะไม่สามารถเข้าไปในสัญญาณดิจิตอลได้ เพราะ สัญญาณดิจิตอลที่เปลี่ยนไป 1 บิต จะไม่ขึ้นอยู่กับ การเปลี่ยนแปลงของค่า physical variable

## 2.7 หน่วย (unit)

หน่วยที่เหมาะสมสำหรับใช้วัดอุณหภูมิ (temperature) ถูกกำหนดโดย International system of unit (si) โดยใช้หน่วยเป็น เคลวิน (K) หน่วยของ เคลวิน ยังถูกเรียกว่า Absolute เนื่องจากพลังงานความร้อนที่ใช้จะมีอุณหภูมิเริ่มที่ 0 องศาเคลวิน หรือ อิเล็กตรอนในอะตอมของสสารต่าง ๆ จะหยุดโคจรรอบนิวเคลียสโดยไม่มีพลังงานความร้อนหลงเหลืออยู่ในสสารนั้นอีกเลยที่จุด 0 องศาเคลวิน ส่วน หน่วยอื่น ๆ เป็นมาตราที่ได้จากการทดลองหาค่าคงที่ทางอุณหภูมิของสสาร ณ จุดต่าง ๆ เช่น หน่วยของเซลเซียส (celcius) พบว่า ความดันของน้ำบริสุทธิ์ จะมีจุดคงที่ทางอุณหภูมิ 2 จุด คือ จุดเยือกแข็งของน้ำที่ 0 °c และจุดเดือดของน้ำที่ 100 °c ส่วนหน่วยของฟาเรนไฮต์ เป็นการหาจุดต่ำสุดของอุณหภูมิ ซึ่งพบว่า จุดต่ำสุดของอุณหภูมิของแอมโมเนียคลอไรด์ เป็นจุดต่ำสุด จึงกำหนดจุดนี้เป็นจุด 0 องศาฟาเรนไฮต์ ซึ่งทั้ง 3 หน่วย มีความสัมพันธ์กัน ดังนี้

$$t(c) = t(k) - 273.15 \quad (2-3)$$

$$t(f) = (9/5)T(c) + 32 \quad (2-4)$$

$$t(c) = \text{อุณหภูมิในหน่วยเซลเซียส}$$

$$t(f) = \text{อุณหภูมิในหน่วยฟาเรนไฮต์}$$

$$t(k) = \text{อุณหภูมิในหน่วยเคลวิน}$$

|  | Celcius     | Kelvin   | Fahrenheit  |
|--|-------------|----------|-------------|
|  | 100° C      | 373.15 K | 212° F      |
|  | 0° C        | 273.15 K | 32° F       |
|  | - 273.15° C | 0 K      | - 459.67° F |

ระดับอุณหภูมิที่น้ำเดือด

ระดับอุณหภูมิเยือกแข็งของน้ำ

ระดับอุณหภูมิศูนย์องศาสัมบูรณ์

มาตราเซลเซียส

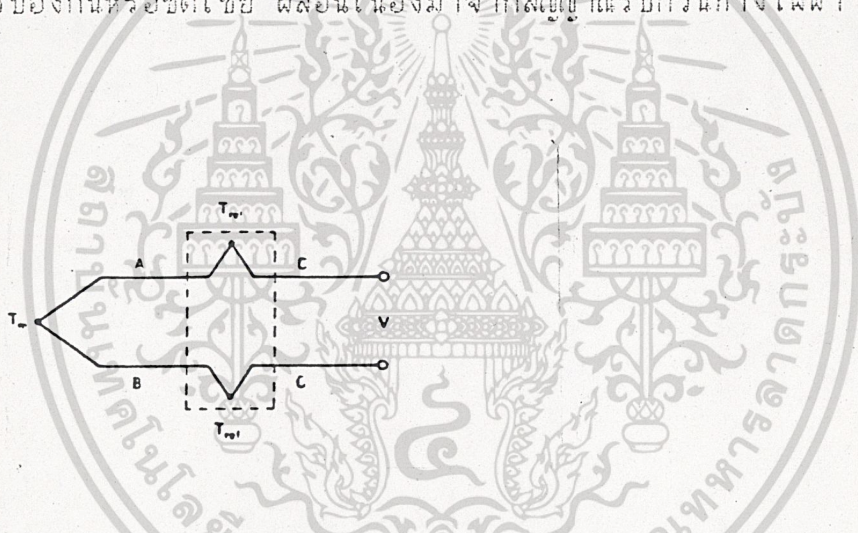
มาตราเคลวิน

มาตราฟาเรนไฮต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 2-7-71 แล้วตั้งก้าวที่ปริยัติเทียบอุณหภูมิทั้ง สอง หน้วยถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.8 เทอร์โมคัปเปิล (thermocouple)

เทอร์โมคัปเปิล เป็น ทรานสดิวเซอร์ ชนิดหนึ่งที่ใช้ตรวจสอบอุณหภูมิ มีการทำงาน กล่าวคือ มันจะสร้างแรงดันโดยตรงจากการเปลี่ยนแปลงของอุณหภูมิ ย่านในการวัดของเทอร์โมคัปเปิล จะขึ้นอยู่กับชนิดของเทอร์โมคัปเปิล แต่ละชนิด แต่เมื่อรวมทุกชนิดแล้วจะมีย่านของการวัดตั้งแต่ - 150 องศาเซลเซียส ถึง 1500 องศาเซลเซียส ส่วนค่าของ โทม์คอนสแตนต์ จะขึ้นอยู่กับขนาดของสายที่ใช้เป็นโครงสร้าง สำหรับเทอร์โมคัปเปิลที่ใช้สายขนาดเล็กค่า โทม์คอนสแตนต์จะมีค่าน้อยมาก ประมาณ 20  $\mu\text{V}/^{\circ}\text{C}$  ในการสร้างค่าแรงดันของเทอร์โมคัปเปิลมันจะสร้างค่าแรงดันที่มีค่าน้อยมาก ประมาณ 10  $\text{mV}/^{\circ}\text{C}$  ฉะนั้นในการใช้งานจะต้องใช้วงจรขยายสัญญาณ (amplifier) ในการขยายระดับของแรงดันให้มีค่าสูงขึ้น และในการใช้งานสำหรับการวัดนั้นจะมีผลกระทบเนื่องจากสัญญาณรบกวนทางไฟฟ้า (noise) ดังนั้นในทางอุตสาหกรรมจะต้องมีการป้องกันหรือชดเชย ผลอันเนื่องมาจากสัญญาณรบกวนทางไฟฟ้า



รูป 2-8 แสดงโครงสร้างพื้นฐานของเทอร์โมคัปเปิล

แนวความคิดพื้นฐานของเทอร์โมคัปเปิล ดังแสดงในรูป 2-8 ซึ่งมีสายโลหะ a และ b ที่ไม่เหมือนกัน ขมวดปลายสายเข้าด้วยกันเป็นจุดที่ทำหน้าที่ในการวัดและสายจากจุดที่วัดเรียกว่า จุดอ้างอิง (reference junction) ค่าแรงดันจะถูกสร้างออกมาทางสาย c ซึ่งอาศัยความสัมพันธ์ระหว่าง จุดที่วัดอุณหภูมิ (measure junction temperature) หรือ  $t_m$  กับจุดอุณหภูมิอ้างอิง (reference junction temperature) หรือ  $t_{ref}$  ซึ่งมีค่าอุณหภูมิเช่นเดียวกัน การได้มาของค่าแรงดันสำหรับค่าความแตกต่างของอุณหภูมิ จะขึ้นอยู่กับ ชนิดของลวดโลหะ a และ b ตามมาตรฐานของชนิดของสายลวด ซึ่งจะมีลักษณะพิเศษเฉพาะตัวกับย่านของการวัด ใน แอพเพนดิคจะเป็นตาราง สำหรับค่าแรงดันต่ออุณหภูมิ ณ จุดที่วัดของเทอร์โมคัปเปิล ชนิด j ซึ่งทำจากเหล็กสายหนึ่ง และอีกสายหนึ่งทำจากโลหะผสม ส่วนจุดอุณหภูมิอ้างอิงจะอ้างอิงที่จุด 0 องศาเซลเซียส

ในการใช้เทอร์โมคัปเปิลนั้น จะต้องมีปัญหาหรืออุปสรรค ถ้ามีการรักษาอุณหภูมิที่จุดอ้างอิงให้อยู่ที่จุด 0 องศาเซลเซียส สำหรับเทอร์โมคัปเปิลชนิด j ในตารางนั้น ค่าของอุณหภูมิและแรงดันของจุดที่วัดนั้นจะอาศัยหรือขึ้นอยู่กับอุณหภูมิที่จุดอ้างอิงในการรักษาอุณหภูมิที่จุดอ้างอิงนี้ หรือค่าอื่น ในตารางเป็นการสร้างมาแล้วเพื่อให้ใช้ได้โดยตรงเลย ในตารางนั้น ได้มีการ แก้ไขและชดเชยค่าแรงดันไว้เรียบร้อยแล้ว

TABLE A-1  
Type J: Iron-Constantan

|       |       | °C —  |       |       |       |       |       |       |       |       |  |
|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|--|
| T(°C) | 0     | 5     | 10    | 15    | 20    | 25    | 30    | 35    | 40    | 45    |  |
| -150  | -6.50 | -6.66 | -6.82 | -6.97 | -7.12 | -7.27 | -7.40 | -7.54 | -7.66 | -7.78 |  |
| -100  | -4.63 | -4.83 | -5.03 | -5.23 | -5.42 | -5.61 | -5.80 | -5.98 | -6.16 | -6.33 |  |
| -50   | -2.43 | -2.66 | -2.89 | -3.12 | -3.34 | -3.56 | -3.78 | -4.00 | -4.21 | -4.42 |  |
| 0     | 0.00  | -0.25 | -0.50 | -0.75 | -1.00 | -1.24 | -1.48 | -1.72 | -1.96 | -2.20 |  |
| 50    | 2.58  | 2.85  | 3.11  | 3.38  | 3.65  | 3.92  | 4.19  | 4.46  | 4.73  | 5.00  |  |
| 100   | 5.27  | 5.54  | 5.81  | 6.08  | 6.36  | 6.63  | 6.90  | 7.18  | 7.45  | 7.73  |  |
| 150   | 8.00  | 8.28  | 8.56  | 8.84  | 9.11  | 9.39  | 9.67  | 9.95  | 10.22 | 10.50 |  |
| 200   | 10.78 | 11.06 | 11.34 | 11.62 | 11.89 | 12.17 | 12.45 | 12.73 | 13.01 | 13.28 |  |
| 250   | 13.56 | 13.84 | 14.12 | 14.39 | 14.67 | 14.94 | 15.22 | 15.50 | 15.77 | 16.05 |  |
| 300   | 16.33 | 16.60 | 16.88 | 17.15 | 17.43 | 17.71 | 17.98 | 18.26 | 18.54 | 18.81 |  |
| 350   | 19.09 | 19.37 | 19.64 | 19.92 | 20.20 | 20.47 | 20.75 | 21.02 | 21.30 | 21.57 |  |
| 400   | 21.85 | 22.13 | 22.40 | 22.68 | 22.95 | 23.23 | 23.50 | 23.78 | 24.06 | 24.33 |  |
| 450   | 24.61 | 24.88 | 25.16 | 25.44 | 25.72 | 25.99 | 26.27 | 26.55 | 26.83 | 27.11 |  |
| 500   | 27.39 | 27.67 | 27.95 | 28.23 | 28.52 | 28.80 | 29.08 | 29.37 | 29.65 | 29.94 |  |
| 550   | 30.22 | 30.51 | 30.80 | 31.08 | 31.37 | 31.66 | 31.95 | 32.24 | 32.53 | 32.82 |  |
| 600   | 33.11 | 33.41 | 33.70 | 33.99 | 34.29 | 34.58 | 34.88 | 35.18 | 35.48 | 35.78 |  |
| 650   | 36.08 | 36.38 | 36.69 | 36.99 | 37.30 | 37.60 | 37.91 | 38.22 | 38.53 | 38.84 |  |
| 700   | 39.15 | 39.47 | 39.78 | 40.10 | 40.41 | 40.73 | 41.05 | 41.36 | 41.68 | 42.00 |  |

รูป 2-10 แสดงตารางค่าอุณหภูมิ ของเทอร์โมคัปเปิล type j ต่อค่าแรงดัน เอ็มพท์ เมื่อมีจุดอ้างอิงที่ 0 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.9 การคำนวณและการสร้าง

### 2.9-1 ส่วนของทรานสดิวเซอร์และซิกแนลคอนดิชันนิง (transducer and signal conditioning)

ในการวัดอุณหภูมินั้น เราจะใช้เทอร์โมคัปเปิล เป็นตัวตรวจสอบตามปกติ อุณหภูมิที่ทุกคนเข้าใจเป็นอุณหภูมิที่ต่ำกว่าหรือสูงกว่า จุดเยือกแข็งของน้ำ ( 0 °C ) นั่นคือเราให้จุดเยือกแข็งของน้ำเป็นตัวเปรียบเทียบ ( reference ) ซึ่งปกติเทอร์โมคัปเปิลนี้ ถ้าเอาปลายข้างหนึ่งเป็นจุดที่วัดเพื่อที่จะทราบค่าอุณหภูมิดังกล่าว ถ้าเราไม่มีตัวเปรียบเทียบ อุณหภูมิที่อ่านได้จากปลายอีกข้างหนึ่งจะเป็นอุณหภูมิที่ต่ำกว่า หรือ สูงกว่าบรรยากาศ เพราะฉะนั้นเราจึงต้องสร้างจุดเปรียบเทียบเพื่อที่จะได้สามารถอ่านค่าอุณหภูมิเป็นองศาเซลเซียส ซึ่งส่วนใหญ่แล้วจะใช้อ่างน้ำแข็ง เป็นตัวเปรียบเทียบ แทนที่จะใช้อ่างน้ำแข็งก็จะเป็นการสะดวกถ้าเราใช้เทคนิค การชดเชยรอยต่อที่เย็น แรงดันที่ชดเชยจะรวมเข้ากับเทอร์โมคัปเปิล ดังนั้นความต่างศักย์ของรอยต่ออ้างอิงจะเสมือนอยู่ที่ 0 องศาเซลเซียส แม้ว่าจริง ๆ แล้วมันอยู่ที่อุณหภูมิอื่นก็ตาม แรงดันที่เพิ่มขึ้นมันสามารถทำให้แปรผันโดยตรง กับ อุณหภูมิเช่นเดียวกับเทอร์โมคัปเปิล ดังนั้นการเปลี่ยนแปลงของอุณหภูมิของบรรยากาศ จึงไม่มีผลต่อเอาท์พุทของวงจร

### 2.9-2 การชดเชยรอยต่อที่เย็น ( thermocouple cold-junction compensation )

การชดเชยรอยต่อที่เย็นของเทอร์โมคัปเปิล มีวิธีการชดเชยได้ 2 วิธี วิธีแรกเป็นการชดเชยในรูปของแรงดัน  $v_{ptat}$  ( voltage in the case of linearity proportional to absolute temperature ) และแบบที่สอง เป็นการชดเชยในรูปของกระแส  $i_{ptat}$  ( current in the case of linearity proportional absolute temperature ) ในที่นี้จะเป็นการชดเชยรอยต่อที่เย็นของเทอร์โมคัปเปิลในแบบของแรงดัน โดยใช้ IC# LM 335 โดยทั่ว ๆ ไปแล้ว โครงสร้างการทำงานของ LM 335 ก็ทำงานเช่นเดียวกับ ซีเนอร์ไดโอด ดังรูป 3.1 แต่มีคุณสมบัติที่เด่น กล่าวคือ LM 335 มีความ ละเอียด ระหว่างแรงดัน และ อุณหภูมิ นอกจากนี้แรงดันยังลดลง เป็นศูนย์ที่อุณหภูมิ 0 องศาสัมบูรณ์ และแรงดัน เอาท์พุท ยังแปรผันกับอุณหภูมิสัมบูรณ์มีค่าเท่ากับ 10 มิลลิโวลต์ ต่อ องศาเคลวิน  $k$  ค่า  $R$  จะเป็น ตัวกำหนดกระแสที่ไหลผ่านอุปกรณ์ตัวนี้ ตามปกติ อุปกรณ์ตัวนี้สามารถทำงานใน ย่านตั้งแต่ 400 ไมโครแอมป์ ถึง 5 มิลลิแอมป์ โดยเสมือนกับว่าไม่มีการเปลี่ยนแปลงคุณสมบัติของตัวมันเลย

ดังนั้นที่อุณหภูมิอ้างอิง 25 องศาเซลเซียส แรงดัน เอาท์พุทจึงมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ภายใต้การศึกษานี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$V_{out} = (10 \times 10^{-3}) (273 + 25)$$

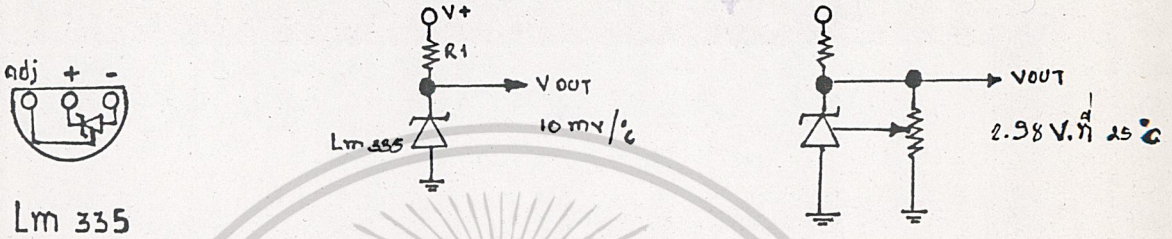
ไม่ว่ากรณีใดๆ ทั้งสิ้น 2.99 มิ.ย. 63

กำหนดให้กระแสที่ไหลผ่าน  $R_1 = 1.2$  มิลลิแอมป์

$$R_1 = (15 - 2.98) / (1.2 * 10^{-3})$$

$$= 10 \text{ กิโลโอห์ม}$$

ในการใช้งานจริงใช้  $V_R = 10$  กิโลโอห์ม ต่อคร่อม 1m 335 และขา adj เพื่อปรับเอาท์พุท ให้ได้ 2.98 โวลต์ ที่อุณหภูมิห้อง จะทำให้เกิดความเที่ยงตรงตลอดย่านอุณหภูมิใช้งาน



รูป 2-11 แสดงลักษณะโครงสร้างและการใช้งานของ 1m 335

### 2.9-3 การออกแบบวงจรขยายเทอร์โมคัปเปิล

ในการออกแบบนี้ ใช้เทอร์โมคัปเปิล type K ซึ่งมีรายละเอียดที่น่าสนใจดังนี้

- ส่วนประกอบทำจาก โครเมียม (chromel) + อลูเมียม (alumel) ซึ่งให้สัญญาณไฟฟ้า 40.7 ไมโครโวลต์ ต่อ องศาเซลเซียส
  - ความต้านทานรวมของเทอร์โมคัปเปิล มีค่าประมาณ 422 โอห์ม
- จะเห็นได้ว่า เราต้องการเอาท์พุทโวลต์ที่เต็ม 10 มิลลิโวลต์ ต่อ องศาเซลเซียส โดยใช้วงจรขยายแบบไม่กลับเฟส (noninverting amplifier)

ในการขยาย สัญญาณ ดังรูป 3.2

$$\begin{aligned} \text{ดังนั้น จะได้ } AV &= V_{out} / V_{in} \\ &= 1 + R_f / R_1 \\ &= 10 / (40.7 * 10^{-6}) \\ &= 245.7 \end{aligned}$$

$$\begin{aligned} \text{เพราะว่า } R_f / R_1 &= AV - 1 \\ &= 245.7 - 1 \\ &= 244.7 \end{aligned}$$

$$\text{ดังนั้น } R_f = 244.7 * R_1$$

เพื่อพิจารณา ความต้านทานที่มองเข้าที่ขั้ว นอนอินเวอร์ตติ้ง (+) ของ ออปแอมป์ (op-amp) จะมีค่าเท่ากับ ความต้านทานรวมของเทอร์โมคัปเปิล คือ 422 โอห์ม ส่วนความต้านทานที่ขั้ว อินเวอร์ตติ้ง (-) ของออปแอมป์ มีค่าเท่ากับ  $R_f / R_1$  ความแตกต่างของศักย์ไฟฟ้าที่อินพุททั้งสองจึง เป็นศูนย์โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
จะได้  $I(+)*R_1 - I(-)*R_f/R_1 = 0$   
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้  $I(+)*R_1$  เนื้อหาและเรื่องอื่นใด  $I(-)*R_f/R_1$  ออกสารทุกครั้งที่มีการนำไปใช้

เพราะฉะนั้น

$$R_L = R_F // R_1$$

เนื่องจาก  $R_F \gg R_1$  จะได้  $R_L = R_1 = 422$  โอห์ม

ดังนั้น

$$R_F = 244.7 * 422 = 103.685 \text{ กิโลโอห์ม}$$

จากการออกแบบเราจะเห็นว่าเอาต์พุทของเทอร์โมคัปเปิล มีการเปลี่ยนแปลง 10 มิลลิโวลต์ ต่อ องศาเซลเซียส และเอาต์พุทที่ได้จาก 1m 335 ซึ่งเป็นตัววัดเซอร์รอยต่อที่เย็น ก็มีการเปลี่ยนแปลง 10 มิลลิโวลต์ เท่ากัน โดยเอาต์พุทของ 1m 335 จะป้อนเข้าสู่วงจรขยายแบบกลับเฟส (inverting amplifier) และเกณฑ์การขยายต้องเท่ากับ -1 เพราะเราต้องการเอาต์พุทของ 1m 335 ที่เอาต์พุทของออปแอมป์ มีขนาดเท่ากับที่อินพุท ที่จะต้องไปหาล้างกับ โวลต์เต็มของเทอร์โมคัปเปิล

จากการออกแบบจะเห็นได้ว่า แรงดันที่ได้จาก วงจรชุดเซอร์รอยต่อที่เย็น ซึ่งชุดเซย์ทอณหภูมิห้อง ( 25 °C ) นั้นมาค่าเท่ากับ 2.98 โวลต์ ซึ่งเมื่อเปรียบกับอุณหภูมิของเทอร์โมคัปเปิล ต้องมีค่าเท่ากับ 0.25 โวลต์ ที่อุณหภูมิ ที่ 25 องศาเซลเซียสเท่า ๆ กัน จะเห็นว่ามีแรงดันเกินอยู่  $2.98 - 0.25 = 2.73$  โวลต์ซึ่งเป็นค่าแรงดันที่ผิดพลาด (error)

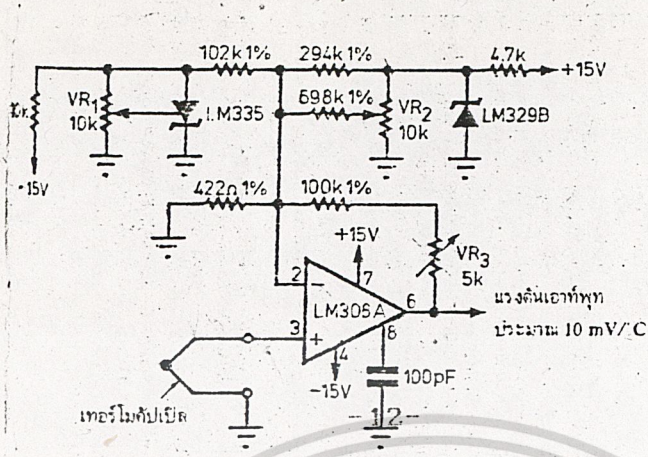
จากการออกแบบจะเห็นได้ว่าในทาวปฏิบัติจริงแล้วจะเกิดค่าผิดพลาดเนื่องมาจากออฟเซ็ท ( offset ) อีก ดังนั้นเราจะต้องป้อนแรงดันเข้าที่ขาอินเวอร์ตติ้งของออปแอมป์ เพื่อแก้ค่าแรงดันที่เกินมา คือ 2.73 โวลต์ แต่ในขณะที่เดียวกันก็สามารถ แก้ค่าผิดพลาดเนื่องจากออฟเซ็ทได้ด้วยดังนี้

ใช้ 1m 329 ที่มีคุณสมบัติเสมือนซีเนอร์ไดโอด รักษาแรงเคลื่อน 6.9 โวลต์ ที่มีอัตราการเปลี่ยนแปลงต่ออุณหภูมิต่ำ โดยมี  $R_5$  ,  $R_4$  และ  $VR_2$  เป็นตัวกำหนดค่าแรงดัน 2.42-3.44 โวลต์ ซึ่งจะ  $V_0$  ออกมาในช่วง -2.42 โวลต์ ถึง - 3.44 โวลต์ พื่อที่จะไปหักค่าผิดพลาดคือ 2.73 โวลต์ ส่วนค่า  $R_5$  เป็นตัวกำหนดกระแสที่ไหลผ่าน 1m329 เท่ากับ 1.7 มิลลิแอมป์

จะได้  $R_5 = (15-6.9) / (1.7 * 10^{-3}) = 4.7 \text{ กิโลโอห์ม}$

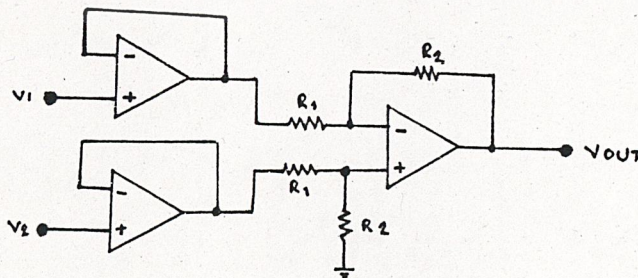
จากการออกแบบดังกล่าวข้างต้นจะได้ตั้งวงจรในรูปที่ 2-12 ซึ่งจะทำให้เราได้เอาต์พุทของวงจรวัด 10 มิลลิโวลต์ต่อหนึ่งองศาเซลเซียส ข่ายของการวัดคือ 0- 1000 องศาเซลเซียส ซึ่งจะทำได้เอาต์พุทของวงจรวัดเปลี่ยนแปลงอยู่ในย่าน 0-10 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-12 วงจรขยายสัญญาณเทอร์โมคัปเปิล

เป็นที่ทราบกันดีอยู่แล้วว่า ในขบวนการควบคุมที่ใช้ไมโครโปรเซสเซอร์นั้นมีความจำเป็นที่จะต้องใช้สัญญาณดิจิทัล ในการโปรเซส (process) ดังนั้นเราจึงต้องทำการเปลี่ยนสัญญาณอนาลอก ที่ได้จากการวัดให้เป็นสัญญาณดิจิทัลเสียก่อน แต่ในวงจรที่ใช้เปลี่ยนสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัลนั้น อินพุตของวงจรสามารถรับสัญญาณอนาลอกได้เพียง 0-4 โวลท์เท่านั้น ซึ่งเราจะต้องทำการบิข่านของโวลท์เต็ม 0-10 โวลท์ ให้เกิดการเปลี่ยนแปลงอยู่ในย่าน 0-4 โวลท์ ซึ่งจะใช้ วงจร อินสตุเม้นท์แอมป์รีไฟเออร์ในการบิข่านของการวัด ดังรูปที่ 2-13



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 2-13 ทั้งวงจรที่อินสตุเม้นท์แอมป์รีไฟเออร์อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2-13 จะได้ความสัมพันธ์ของโวลต์ที่เข้าพุทดังนี้

$$v_{out} = (R_2/R_1)(v_2 - v_1)$$

แต่ถ้าเราให้  $v_1 = 0$  จะได้

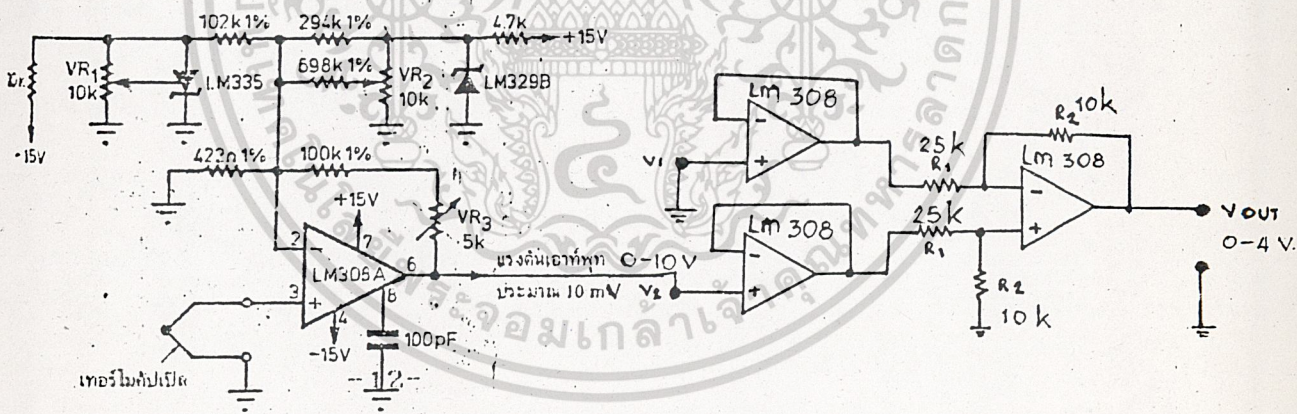
$$v_{out} = (R_2/R_1) v_2$$

กำหนดให้  $R_2 = 10$  กิโลโอห์ม

$$R_1 = R_2 (v_2 / v_{out})$$

$$= 25 \text{ กิโลโอห์ม}$$

สรุปในส่วนของ ซิกแนลคอนดิชันนิ่ง นี้ จะได้เข้าพุทของวงจรวัด 0-4 โวลต์ จากการเปลี่ยนแปลงของอุณหภูมิ 0-1000 องศาเซลเซียส โดยเปลี่ยนแปลง 10 มิลลิโวลต์ต่อองศาเซลเซียส ดังรูป 2-14



รูป 2-14 วงจรวัดเทอร์โมคัปเปิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3

## ภาคการแปลงสัญญาณอนาล็อก เป็นสัญญาณดิจิทัล (ANALOG TO DIGITAL CONVERSION ! ADC)

### 3.1 บทนำ

สัญญาณในระบบดิจิทัลนั้นจะมีอยู่เพียง 2 ระดับ เท่านั้น คือ ระดับลอจิก 1 (Logic 1) และระดับลอจิก 0 (Logic 0) ซึ่งอาจจะเป็นพัลส์ต่อ ๆ กันไปก็ได้

ส่วนสัญญาณอนาล็อกนั้นระดับของสัญญาณในขณะที่โดยขณะหนึ่งจะมีระดับแตกต่างกันไปได้หลายค่า มิได้จำกัดอยู่เพียง 2 ระดับ เท่านั้น ตัวอย่างของสัญญาณอนาล็อกได้แก่ สัญญาณรูปคลื่นไซน์ ( Sine Wave ) สัญญาณรูปเสียง ( Sound Wave ) เป็นต้น

ในบางครั้งเราจำเป็นต้องใช้สัญญาณทั้งสองร่วมกัน เช่น การนำเอาคอมพิวเตอร์ไปควบคุมอุณหภูมิของเตาอบโดยมีอุปกรณ์แปลงพลังงานจากพลังงานความร้อนไปเป็นแรงดันไฟฟ้าที่สอดคล้องกับค่าของอุณหภูมิ ในการที่จะให้คอมพิวเตอร์ประมวลผลได้นั้น เราจำเป็นต้องแสดงสัญญาณแรงดันไฟฟ้าซึ่งเป็นสัญญาณอนาล็อกไปเป็นดิจิทัล เพื่อป้อนให้คอมพิวเตอร์ต่อไป

ในการแปลงสัญญาณอนาล็อกไปเป็นดิจิทัลนั้น มักใช้วิธีการเปรียบเทียบระหว่างสัญญาณอนาล็อกที่ต้องการเปลี่ยนแปลงสัญญาณที่รู้ค่าสัญญาณแน่นอน

### 3.2 การเลือกใช้ไอซีอนาล็อก ทูตดิจิทัล

จากรางจรใช้งานจริง ๆ นั้น ในตอนแรกใช้ ไอซี (IC) ที่แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลที่มีขนาด 8 บิต ซึ่งสามารถที่จะเก็บค่าได้ 256 บิต เท่านั้น ฉะนั้นในการวัดอุณหภูมิสูงเป็น 1000 องศาเซลเซียส นั้นเราจำเป็นต้องเก็บค่าของข้อมูลให้ได้ถึง 1000 ค่า ซึ่งก็คือ  $2^10 = 1024$  ค่า แต่วงจรที่ใช้งานที่ต้องการในขณะนั้นต้องการวัดอุณหภูมิสูงได้ถึง 4000 องศาเซลเซียส ฉะนั้นจึงจำเป็นต้องใช้ไอซีอนาล็อก ทูตดิจิทัลที่สามารถเก็บค่าได้ถึง 4000 ค่า เป็นอย่างต่ำ เพื่อส่งให้หน่วยประมวลผล ทำการประมวลผล เราจึงจำเป็นต้องใช้ ไอซีเบอร์ ICL 7109 ซึ่งเป็นไอซีที่แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล ที่มีขนาด 12 บิต ( ICL 7109 12 bit A/D Converter for Microprocessor Interfaces ) สามารถที่จะเก็บค่าได้เท่ากับ  $2^{12} = 4096$  ค่า

### 3.3 คุณสมบัติของ ICL 7109 มีดังนี้

1. เป็น A/D ที่มีขนาด 12 บิต โดยมีทางด้านบิตต่ำ ( Low bit ) จำนวน 8 บิต และมีบิตสูง ( High bit ) จำนวน 4 บิต
  2. แรงดันอินพุต ( Input Voltage ) ป้อนเข้าที่เป็นอนาล็อก สามารถป้อนให้สูงสุด = 4 Volt
- เมื่อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

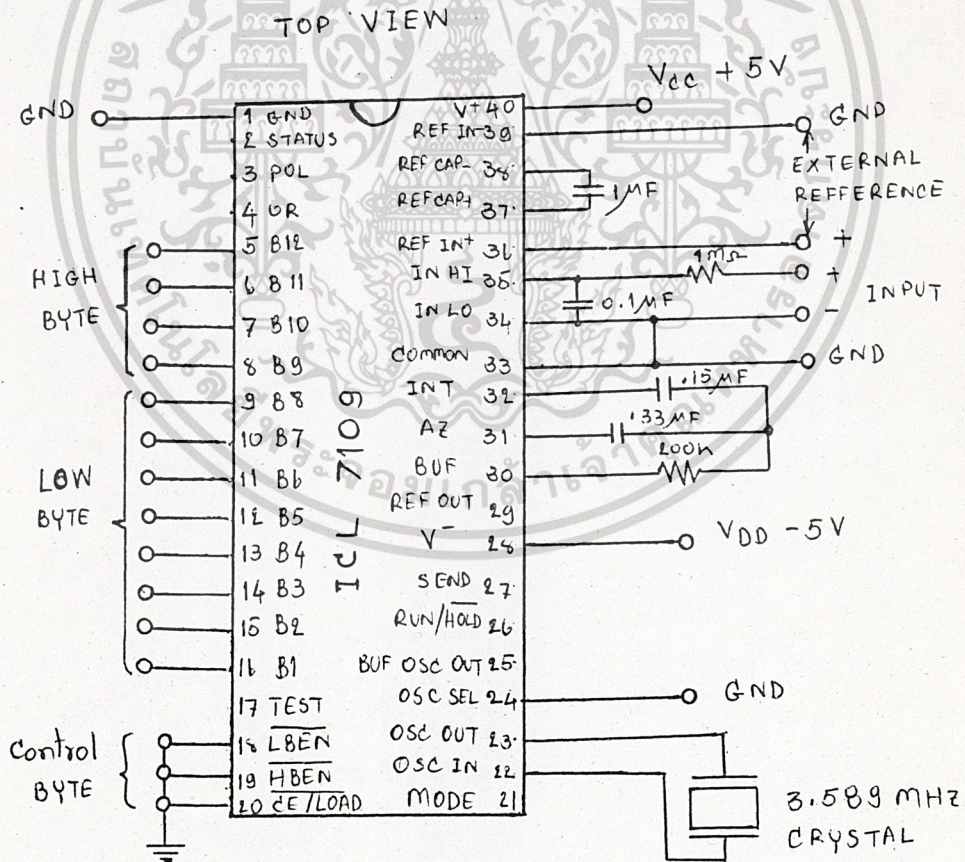
3. แรงดันรีเฟอเรนซ์ ( Reference Voltage ) ที่จะทำให้แรงดันอินพุตสามารถป้อนได้สูงสุด คือ แรงดันรีเฟอเรนซ์ทางลบ ( REF IN ) เท่ากับ 2.048

4. จะต้องมิตัวสร้างความถี่ ( Crystal ) ให้กับ ICL 7109 เพื่อให้มันทำงาน

5. เราสามารถที่จะควบคุม ( Control ) ให้ข้อมูลทางด้าน Low bit หรือ High bit ออกมาได้โดย ป้อน Logic 0 ที่ขา HBEN , LBEN , CE/LOAD

### 3.4 หลักในการทำงาน

ในการใช้งาน ICL 7109 นั้น IC ตัวนี้สามารถที่จะแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล เพื่อส่งให้ CPU ทำการประมวลผลออกมาเป็นข้อมูลดิจิทัลออกมาได้โดย ป้อน Logic 0 ที่ขา HBEN , LBEN , CE/LOAD นั้นเอง ดังรูปวงจรการทำงาน



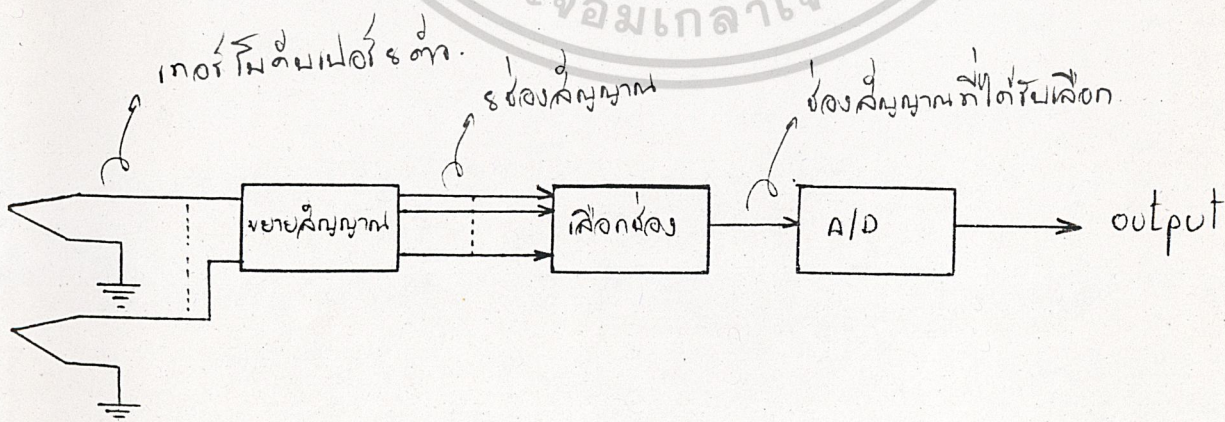
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งยังมีใช้ด้วยตนเองเป็นสื่อการเรียนรู้และอ้างอิงถึงดิจิทัลเป็นขนาด 12 บิต

รูป 3.1 วงจรเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลเป็นขนาด 12 บิต

จากวงจรจะเห็นว่า ICL 7109 นั้นมี out put ที่ออกเป็นดิจิตอลอยู่ทั้งหมด 12 bit และมีขา Control คือ  $\overline{LBEN}$  ,  $\overline{HBEN}$  ,  $\overline{CE/LOAD}$  เป็นตัว Load ข้อมูลออก ส่วนข้อมูลทางด้าน Input ที่ต้องป้อนเป็น Analog นั้น มีตัว Reference Voltage เป็นตัวควบคุมของ Input Voltage ที่เข้ามาว่าให้ Full scale ทางด้าน Out put ก็โวลต์ จากวงจรจะสังเกตเห็นว่า ขา  $\overline{LBEN}$  ,  $\overline{HBEN}$  ,  $\overline{CE/LOAD}$  นั้นต่อลง Ground ที่ทำเช่นนี้เพราะว่าต้องการให้แอมป์ เวิร์ท ที่ต่ออยู่กับหน่วยประมวลผลต่อไป

### 3.5 การเลือกช่องการวัด

ในการวัดอุณหภูมิด้วยเทอร์โมคัปเปิ้ลเปอร์นี้เป็นการวัดด้วยเทอร์โมคัปเปิ้ลเปอร์ทั้งหมด 8 ตัวด้วยกัน คือ สามารถวัดอุณหภูมิได้ 8 ช่อง ( Channel ) ของการวัดโดยที่เราสามารถที่จะทำการวัดในช่องใดหรือ ตัวใดตัวหนึ่งก็ได้ใน 8 ตัวนี้ และนี่จึงจำเป็นที่เราจะต้องสร้างวงจรที่เลือกช่องของการวัดเทอร์โมคัปเปิ้ลเปอร์ทั้ง 8 นี้ โดยสัญญาณอนาล็อกจากเทอร์โมคัปเปิ้ลเปอร์จะถูกขยายสัญญาณจากที่เป็นมิลลิโวลต์ (mV) มาเป็นขนาดของแรงดันที่อยู่ระหว่าง 0 - 4 โวลต์ ต่อจากนั้นจะต้องเข้าสู่วงจรเลือกช่องของการวัดทั้ง 8 ช่อง ดังบล็อก



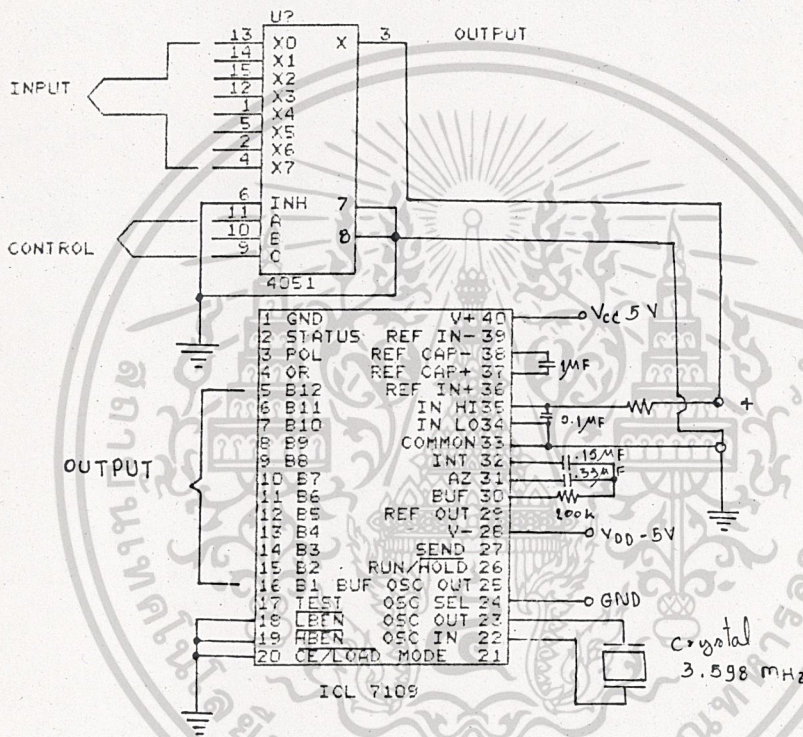
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
รูป 3.2 บล็อกไดอะแกรมของการเลือกช่องการวัด

ส่วนวงจรที่ใช้ในงานจริงนั้นใช้ไอซีเบอร์ 4051 B ที่เป็น  
 อนุาล็อกระบบ มัลติเพล็กซ์ และ ดีมัลติเพล็กซ์ (ANALOG MULTIPLEXERS -  
 DEMULTIPLEXERS) ที่มีคาร์บอนอินพุตได้ 8 ช่องสัญญาณ อนุาล็อก (SINGLE 8  
 CHANNEL) ซึ่งสามารถทำการเลือกช่องการวัดทางด้านอินพุตได้ 8 ช่องสัญญาณ  
 ส่วนทางด้านเอาต์พุตก็มีช่องสัญญาณเพียง 1 ช่อง

| INPUT STATES |   |   |   | "ON" CHANNEL (S) |
|--------------|---|---|---|------------------|
| INHIBIT      | C | B | A |                  |
| 0            | 0 | 0 | 0 | 0                |
| 0            | 0 | 0 | 1 | 1                |
| 0            | 0 | 1 | 0 | 2                |
| 0            | 0 | 1 | 1 | 3                |
| 0            | 1 | 0 | 0 | 4                |
| 0            | 1 | 0 | 1 | 5                |
| 0            | 1 | 1 | 0 | 6                |
| 0            | 1 | 1 | 1 | 7                |
| 1            | X | X | X | NONE             |

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแบบสงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยในการควบคุมการเลือก แชลแนทางด้านอินพุท จะใช้ขาคอนโทรลของ A , B , C ที่ขั้วสัญญาณเคาท์เตอร์ควบคุมการเลือกแชลแน ดังตารางที่ 1.1



รูปวงจรการเลือกสัญญาณช่องทางจก 8 ช่องของอินพุท แล้วแปลงเป็นผลดิจิทัล.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ไมโครคอมพิวเตอร์คอนโทรล

ในบทนี้ จะกล่าวถึงฮาร์ดแวร์ (Hard ware) และโปรแกรมการทำงานของระบบ (operating System Programing) ซึ่งเป็นหัวใจของเครื่อง โดยจะกล่าวถึงทฤษฎีของ IC เบอร์หลักที่สำคัญคร่าว ๆ ส่วนซอฟต์แวร์จะแสดงเป็นโฟลวชาร์จ

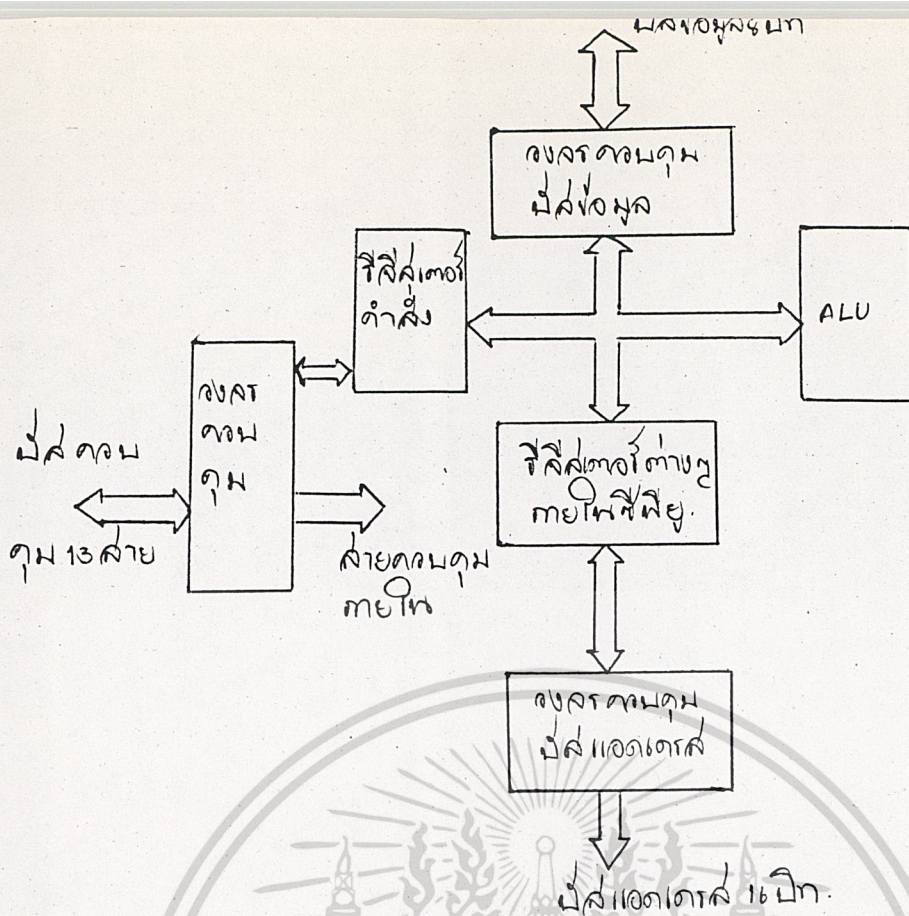
#### 4.1 IC หลักที่ใช้

ไอซีเบอร์หลักที่ใช้ประกอบเป็นไมโครคอมพิวเตอร์คอนโทรล มี 5 เบอร์ คือ

1. Z80 ทำหน้าที่เป็น CPU
2. 8255 ทำหน้าที่เป็น I/O PORT
3. ULN2803 ทำหน้าที่เป็น OUTPUT DRIVE
4. MM74C922N ทำหน้าที่ สแกนคีย์
5. MC14499P ทำหน้าที่สแกน ๆ SEGMENG เพื่อแสดงอนุกรม

##### 4.1.1 IC Z80

โครงสร้างของซีพียู Z80 มีโครงสร้างที่พัฒนามาจาก 8080 ดังนั้นในแง่โครงสร้างพื้นฐานจะเหมือนกับซีพียูของ 8080 แต่เนื่องจาก Z80 มีการพัฒนาทางซอฟต์แวร์ และฮาร์ดแวร์มามากจึงทำให้มีรายละเอียดแตกต่างเพิ่ม อีกหลายประการด้วยกัน บล็อกไดอะแกรมรูปที่ 4.1 เป็นไดอะแกรมแสดงให้เห็นโครงสร้างของ Z80 โดยโครงสร้างของซีพียูนี้จะถูกบรรจุอยู่ในแอลเอสไอ (LSI) ขนาด 40 ขา โครงสร้างภายในของ Z80 ซีพียู ประกอบด้วยรีจิสเตอร์ภายในที่สามารถเขียน และอ่าน (R/W) ได้ถึง 208 บิต โดยแยกเป็นกลุ่มของรีจิสเตอร์ขนาด 8 บิต 18 รีจิสเตอร์ และรีจิสเตอร์ขนาด 16 บิต อีก 4 รีจิสเตอร์ โดยมีชุดรีจิสเตอร์แสดงได้ดังรูปที่ 4.2



รูปที่ 4.1 บล็อกไดอะแกรมซีพียู

รีจิสเตอร์หลัก รีจิสเตอร์สำรอง

|   |   |   |   |   |                  |    |
|---|---|---|---|---|------------------|----|
| A | F | A | F | แอดเดรสยูเรเตอร์<br>และแฟลก<br>รีจิสเตอร์ใช้งาน<br>ทั่วไป | I                | R  |
| B | C | B | C |   | อินเดกรีจิสเตอร์ | IX |
| D | E | D | E |   | อินเดกรีจิสเตอร์ | IY |
| H | L | H | L |   | สแตคนอยน์เตอร์   | SP |
|   |   |   |   |   | โปรแกรมคาน์เตอร์ | PC |

รีจิสเตอร์ใช้งานเฉพาะ

รูปที่ 4.2 แสดงรีจิสเตอร์ต่าง ๆ ที่มีอยู่ภายในซีพียู Z80

**รีจิสเตอร์หลักที่ใช้งานทั่วไป**

รีจิสเตอร์ในกลุ่มแรกคือ A, F, B, C, D, E, H, L เป็นรีจิสเตอร์ขนาด 8 บิต ที่ใช้งานทั่วไปโดยรีจิสเตอร์เหล่านี้ สามารถประกอบรวมกันเป็นคูรีจิสเตอร์ได้คือ AF, BC, DE, HL โดยคูรีจิสเตอร์เหล่านี้ จะได้รับการใช้งานในลักษณะของรีจิสเตอร์ขนาด 16 บิต การกระทำภายในซีพียูอาจจะอาศัยเพียงรีจิสเตอร์เดียวหรือกระทำเป็นคูรีจิสเตอร์ โดยที่ A คือ แอดเดรสยูเรเตอร์ F คือ แฟลกของ Z80 จะมีด้วยกันทั้งหมด 6 ตัว จึงใช้เพียง 6 บิต แต่ Z80 อาศัยการเพิ่มบิตที่ขึ้นอีก 2 บิตแล้วกลายเป็นรีจิสเตอร์เราสามารถนำ F ไปเสริมอนรีจิสเตอร์หนึ่งซึ่งเมื่อรวมกันกับ A แล้ว จะกลายเป็นรีจิสเตอร์ 16 บิตได้มีการนำไปใช้

### กลุ่มรีจิสเตอร์สำรอง

เป็นกลุ่มรีจิสเตอร์ที่สามารถเก็บข้อมูลได้ โดยเป็นตัวเก็บข้อมูลที่มาจากรีจิสเตอร์หลัก รีจิสเตอร์ชุดนี้มีด้วยกัน 8 ตัว A, F, B, C, D, E, H, L รีจิสเตอร์เหล่านี้เป็นรีจิสเตอร์ที่ใช้ในการเก็บข้อมูลชั่วคราว ในการที่ต้องการใช้รีจิสเตอร์หลักทำงานอย่างอื่นก่อนดังนั้นรีจิสเตอร์กลุ่มนี้จึงไม่สามารถกระทำทางคณิตศาสตร์และลอจิกได้

### กลุ่มรีจิสเตอร์ที่ใช้งานเฉพาะอย่าง

1. โปรแกรมเคาน์เตอร์ (PC-Program Counter) เป็นรีจิสเตอร์ขนาด 16 บิต เป็นตัวกำหนดตำแหน่งของโปรแกรมในขณะที่สถานะการกระทำเฟตช์โดยขณะทำการเฟตช์ (Fetch) ค่าที่อยู่ในโปรแกรมเคาน์เตอร์จะไม่ปรากฏอยู่ที่แอดเดรสบัส เพื่อไปยังตำแหน่งในหน่วยความจำให้ซีพียูอ่านคำสั่งมาตีความหมาย ค่าที่อยู่ในโปรแกรมเคาน์เตอร์จะเพิ่มค่าขึ้นโดยอัตโนมัติ หลังจากการกระทำเฟตช์ แต่ถ้าหากซีพียูกระทำคำสั่งให้ข้ามไปยังตำแหน่งอื่น (Jump) ค่าแอดเดรสที่จะกระโดดข้ามนี้จะไหลเข้ามายังโปรแกรมเคาน์เตอร์ได้อย่างอัตโนมัติ

2. สแตคพอยน์เตอร์ (SP-Stack Pointer) เป็นรีจิสเตอร์ขนาด 16 บิต ที่ใช้สำหรับชี้ไปยังแอดเดรสชั้นบนสุดของสแตคที่อยู่ใน (RAM) โดยส่วนของสแตคมีลักษณะโดยสร้างเป็นหน่วยความจำเป็นแบบเก็บที่หลังเรียกออกก่อน ข้อมูลในสแตคอาจได้รับการpush หรือ pop มาจากข้อมูลรีจิสเตอร์ภายในซีพียู ลักษณะของสแตคในที่นี้ยังเป็นส่วนช่วยในการกระทำ อินเตอร์รัท และการเรียกโปรแกรมหน่วย กล่าวคือในการอินเตอร์รัทค่าของโปรแกรมเคาน์เตอร์จะได้รับการเก็บรักษาไว้ในชั้นสแตค ครั้นเมื่อโปรแกรมกลับมาจากอินเตอร์รัทไปกระทำยังโปรแกรมก็จะนำค่าจากสแตคกลับเข้ามายังโปรแกรมเคาน์เตอร์ใหม่ ในทำนองเดียวกัน การกระโดดไปกระทำยังโปรแกรมย่อย ก็เช่นเดียวกับ ดังนั้นการกระทำในรูปของอินเตอร์รัทหรือโปรแกรมย่อยสามารถซ้อนกันได้ไม่มีที่สิ้นสุด

3. อินเดกรีจิสเตอร์ (IX, IY-Index Register) ซีพียู Z80 มีอินเดกรีจิสเตอร์ขนาด 16 บิต 2 ตัว แต่ละตัวใช้ประโยชน์หลัก ในการทำหน้าที่เป็นตัวเก็บแอดเดรสฐาน (Base address) เพื่อทำหน้าที่อ้างแอดเดรส แบบอินเดค แอดเดรส แบบอินเดคเดรสซึ่ง (Index addressing) ในโหมดของอินเดค แอดเดรสซึ่งมีข้อมูลที่อยู่ในอินเดกรีจิสเตอร์นี้จะรวมข้อมูลที่อยู่ในอินเดกรีจิสเตอร์นี้จะรวมข้อมูลที่ติดมากับคำสั่งอีก 8 บิต เพื่อเป็นตัวกำหนดแอดเดรสให้กับ คำสั่ง ข้อมูลที่ติดมากับคำสั่งนี้เราเรียกว่า ดิสเพลสเมนต์ (Displacement) ซึ่งจะเก็บอยู่ในรูป 2's คอมพลีเมนต์ (2's Complement)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. อินเตอร์รัพท์เพจแอดเดรสรีจิสเตอร์ (I-Interrupt page) address register การอินเตอร์รัพท์ของ Z80 มีหลายโหมด และโหมดหนึ่งที่ทำให้การให้อินเตอร์รัพท์ของ Z80 มีประสิทธิภาพสูง กล่าวคือเมื่อเกิดการอินเตอร์รัพท์ในโหมดนี้ขึ้นมันสามารถอ้างแอดเดรสโดยทางอ้อมไปกระทำโปรแกรมให้ก็ได้ก็ได้ในหน่วยความจำ โดยอาศัยค่ารีจิสเตอร์ร่วมกับค่าที่ส่งมาจากอุปกรณ์เพอริเฟอรัล (peripheral) อีก 8 บิต ซึ่งไปยังค่าในหน่วยความจำ เพื่อนำค่านี้มาโหลดเข้าในโปรแกรมเคอร์เตอร์เพื่อกระทำต่อไป ด้วยวิธีการนี้เราสามารถ กระโดดเข้าไปทำที่ส่วนใดในหน่วยความจำก็ได้

แอกคิวมูเลเตอร์ (Accumulator) และแฟล็ก (Flag)

ซีพียูจะมีรีจิสเตอร์ที่ใช้เป็นหลักในการเป็นตัวโอเปอเรนด์ (Operand) สำหรับการกระทำทางคณิตศาสตร์และลอจิก โดยรีจิสเตอร์หลักนี้จะมีเพียง 8 บิต เรียกว่า แอกคิวมูเลเตอร์ (accumulator) การกระทำ ในส่วนของหน่วยคณิตศาสตร์ และลอจิก ย่อมเกิดเงื่อนไขได้หลายอย่างที่จะต้องแสดงสถานะภาพของเงื่อนไขเหล่านั้น เช่น เงื่อนไขผลลัพธ์เป็นคี่ ผลลัพธ์เป็นบวก หรือลบ มีตัวคี่หรือตัวขอยืมในทางคณิตศาสตร์ แสดงเงื่อนไขพาริตีคี่หรือคี่ (odd or even parity) ฯลฯ สิ่งเหล่านี้จะให้ผลลัพธ์แสดงสถานะได้ด้วยแฟล็ก (Flag) แฟล็กเป็นรีจิสเตอร์ขนาด 8 บิต ซึ่งสามารถรวมกับแอกคิวมูเลเตอร์ขนาด 16 บิตได้ ผู้เขียนโปรแกรมยังสามารถใช้คำสั่งในการเคลื่อนย้ายข้อมูล (Load) จากแอกคิวมูเลเตอร์ A และแฟล็ก F ไปเก็บไว้ใน A และ F ได้เพื่อทำให้การใช้งานของ A และ F มีประสิทธิภาพยิ่งขึ้น

หน่วยคำนวณทางคณิตศาสตร์และลอจิก (ALU-arithrnetic and logic

unit) การประมวลผลที่สำคัญของซีพียูของคอมพิวเตอร์ยังขึ้นอยู่กับหน่วย คำนวณทางคณิตศาสตร์และลอจิก(ALU) ส่วน ALU นี้จะนำข้อมูลซึ่งอาจจะมาจากภายนอกซีพียูหรือภายในซีพียูก็ได้มาประมวลผล การประมวลผลในส่วน ALU ที่สำคัญประกอบด้วย

1. การบวก (Add)
2. การลบ (Subtract)
3. ลอจิก (and)
4. ลอจิก (or)
5. ลอจิก (EX-OR)
6. เปรียบเทียบ (Compare)
7. การเลื่อนบิตทางซ้ายหรือทางขวา (Shift left or right)
8. การเพิ่มค่า (Increment)

9. เป็นการลดค่า (Decrement) เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการคำนวณ  
 10. ไม่ได้การเซตบิต (Set Bit) เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

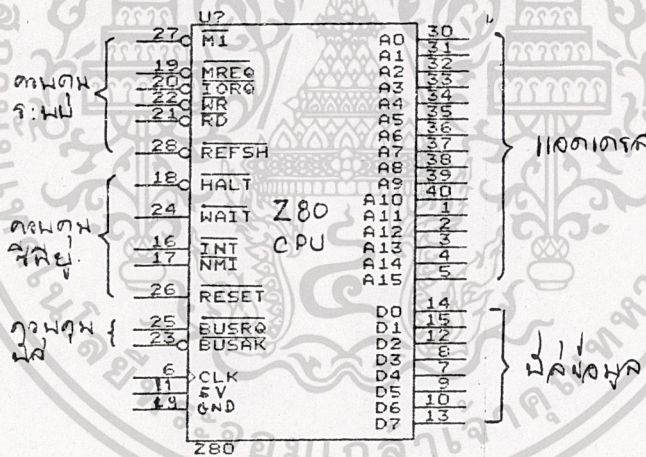
11. การรีเซทบิต (Reset bit)
12. การทดสอบบิต (Test bit)

รีจิสเตอร์และส่วนควบคุม (Instruction register and Control)

ในการกระทำการเฟรช ซีพียูจะอ่านคำสั่งจากหน่วยความจำที่เป็น ส่วนของโปรแกรมโดยรอคำสั่งนั้น มาเก็บไว้ใน IR เพื่อทำการถอดรหัสคำสั่งและส่งสัญญาณควบคุมการทำงานภายในซีพียู หรือควบคุมการทำงาน ของระบบสัญญาณควบคุม เหล่านี้จะออกมาในจังหวะต่าง ๆ กัน เพื่อใช้ควบคุมระบบในการทำงานต่อไป

การจัดขาของ Z80

Z80 ซีพียู เป็นไมโครโปรเซสเซอร์ที่มี 40 ขา โดยหลักการแล้วเป็นซีพียูได้โดยสมบูรณ์ กล่าวคือ Z80 ไม่ต้องประกอบกับอุปกรณ์ ประกอบอื่นที่จะแยกการทำงานเพื่อรวมเป็น ซีพียู ส่วนของสัญญาณจะประกอบด้วยบัสแอดเดรส บัสข้อมูลและสัญญาณควบคุม การจัดวางขาได้แสดงไว้ดังรูปที่ 4.3



รูป 4.3 แสดงลัคน์ของ Z-80

รายละเอียดของขาต่าง ๆ แสดงได้ดังนี้

**A0-A15** เป็นบัสแอดเดรส สัญญาณที่ออกมาจากขาไอซีเหล่านี้จะให้แอดทึพขณะ ที่ติดต่อกับอุปกรณ์รอบข้างโดยขาเหล่านี้เป็นเอาพุทแบบไตรสเตท บัสแอดเดรสมี อยู่ด้วยกันทั้งหมด 16 สายเพื่อที่ซีพียูติดต่อกับหน่วยความจำได้มากถึง  $2^{16} = 64 \text{ k}$  ไบท์ นอกจากนี้ส่วนของแอดเดรสยังเป็นตัวกำหนดเบอร์พอร์ตของอุปกรณ์ อินพุท-เอาพุท โดยขณะที่ซีพียูกระทำคำสั่งเกี่ยวกับอินพุทหรือเอาพุทค่าของแอด เดรสบัสใน 8 บิตล่าง (A0 - A7) จะแสดงค่าเบอร์พอร์ตดังนั้น เราจึงมีอุปกรณ์อินพุท หรือเอาพุทได้ทั้งหมด  $2^8 = 256$  พอร์ตและในขณะที่ช่วงเวลารีเฟรช โดยเมื่อสัญญาณรีเฟรชปรากฏขึ้นที่ซารีเฟรช (REFSH) ค่าในแอดเดรสบัส A0-A7 จะแสดงค่าแอดเดรสของหน่วยความจำที่จะถูกรีเฟรช

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้นี้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ใช้ในเชิงพาณิชย์โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์

**MCEQ** (machine Cycle one) แมชชีน ไซเคิล วัน = มีลักษณะเป็น แอคทีฟที่ลอจิก 0 M1 เป็นส่วนที่จะบอกให้ทราบว่าขณะนี้ซีพียูกำลังอยู่ในสถานะ เฟรช ในขณะที่ซีพียูเฟรชคำสั่งที่มีออกโค้ดสองไปที่ส่วนของ IORQ จะสร้างขึ้น ขณะเฟรชในแต่ละเฟรช นอกจากนี้ M1 ยังสร้างสัญญาณร่วมกับ IORQ เพื่อบอก สถานะการตอบรับการอินเตอรร์วิท

**MREQ** (memory request) เป็นลักษณะไตรเสตท ให้ลอจิกแอกทีฟที่ "0" เป็นสายสัญญาณที่บอกให้ทราบว่า ซีพียูต้องการเขียน หรืออ่านหน่วยความจำ ตามแอดเดรสที่ปรากฏอยู่ในแอดเดรสบัส

**IORQ** (Input output request) เป็นเอาท์พุทลักษณะไตรเสตทแอกทีฟที่ลอจิก "0" เป็นสัญญาณที่บอกให้ทราบว่า ซีพียูต้องการติดต่อกับอุปกรณ์อินพุท - เอาท์พุท โดยแอดเดรสบัส 8 บิต ล่างจะแสดงค่าเบอร์พอร์ท ส่วนบัสข้อมูลจะแสดงข้อมูลที่จะมีการส่งถ่ายระหว่างซีพียูกับ I/O นอกจากนี้ IORQ ถ้าเกิดซีพียูพร้อมกับ M1 จะเป็นตัวบอกถึงสถานะที่ซีพียูกำลังตอบสนองผลจากการ อินเตอรร์วิท โดยขณะนี้ส่วนของบัสข้อมูลจะมีการส่งผ่านเข้ามาด้วยค่าของอินเตอรร์วิท เอดอร์

**RD** (Memory read) เป็นไตรเสตทเอาท์พุทและแอกทีฟขณะลอจิก "0" เป็นตัวบอกว่าซีพียูต้องการอ่านข้อมูลจากหน่วยความจำหรืออุปกรณ์ I/O

**WR** (memory write) เป็นเอาท์พุทแบบไตรเสตท และแอกทีฟขณะลอจิก "0" WR เป็นสัญญาณบอกว่าซีพียูต้องการเขียนข้อมูลโดยจะเขียนข้อมูลในตำแหน่งที่แอดเดรสบัสกำหนดขึ้น อาจเป็นหน่วยความจำหรืออุปกรณ์ I/O ก็ได้

**RFSH** (Refresh) เป็นเอาท์พุทแอกทีฟขณะลอจิก "0" RFSH เป็นสัญญาณที่จะบอกให้ทราบว่าสัญญาณในแอดเดรสบัส ในส่วน A0-A6 เป็นแอดเดรสที่ใช้ในการรีเฟรชหน่วยความจำชนิดไดนามิกส์ส่วนบัส A7 จะแสดงค่าของรีจิสเตอร์

**HALT** (Halt state) เป็นเอาท์พุทที่แอกทีฟขณะลอจิก "0" สัญญาณ HALT จะแสดงเมื่อซีพียูได้กระทำคำสั่ง HALT และจะหยุดรอจนกว่าจะมีการอินเตอรร์วิท หรือรีเซท ขณะที่อยู่ในช่วง HALT ซีพียูจะเสมือนกำลังกระทำคำสั่ง ON (no operation) เพื่อให้เกิดไซเคิลในการทำงาน เพื่อส่งสัญญาณไปกระทำการรีเฟรชหน่วยความจำ ชนิดไดนามิกส์

**WAIT** (wait) เป็นเอาท์พุท จะแอกทีฟด้วยลอจิก "0" WAIT เป็นแสดงเพื่อบอกซีพียูว่าให้ซีพียูรอ ในกรณีที่อุปกรณ์อินพุท-เอาท์พุท หรือหน่วยความจำไม่สามารถรับหรือส่งข้อมูลได้ทัน WAIT จะเป็นตัวทำให้ซีพียู ซึ่งได้พอดีกับอุปกรณ์อินพุทเอาท์พุทที่ทำงานด้วยความเร็วช้า

**INT** (Interrupt request) เป็นเอาท์พุท แอกทีฟด้วยลอจิก "0" IN เป็นสัญญาณที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ในเชิงพาณิชย์ การค้า  
สร้างขึ้นมาจากอุปกรณ์อินพุทเอาท์พุท เพื่อต้องการที่จะอินเตอรร์วิทซีพียู ซีพียู  
ไม่มีการติดต่อ ทั้งสิ้น อีกทั้งยังมีสัญญาณที่ส่งลงไปยังซีพียูด้วยเช่นกัน การที่แต่ละคำสั่งการตอบสนองข้อ  
ทำการตรวจสอบสัญญาณนี้ทุก ๆ ครั้งที่จะจบการกระทำแต่ละคำสั่งการตอบสนองข้อ

ตัวการอินเทอร์รัพท์สามารถควบคุมได้ด้วยซอฟต์แวร์ ด้วยการเซตค่าอินเทอร์รัพท์ ฟลิปฟลอป (IFF) การตอบสนองอินเทอร์รัพท์จะเกิดได้ยังต้องให้ BUSRQ ไม่แอคทีฟ เมื่อซีพียูตอบสนองต่อการอินเทอร์รัพท์ ซีพียูจะสร้างสัญญาณตอบด้วยสัญญาณ IORQ ระหว่างช่วงเวลา M1

**NMI** (nonmaskable interrupt) เป็นขาคินพุทที่จะบอกซีพียูในขณะขอบัสซ์ขาลง การกระทำอินเทอร์รัพท์ด้วยวิธีนี้ ซีพียูจะให้ความสำคัญสูงกว่า IN กล่าวคือมันจะตอบสนองและกระทำทันที ด้วยการเริ่มเอ็กซีคิวต์ (execute) คอลัมน์ในตำแหน่ง 0066 โดยอัตโนมัติการกระโดดไปกระทำในกรณีนี้ ซีพียูจะเก็บคอปโรแกรมเคอร์เนลไว้ใ้ในสแตคเพื่อจะได้กลับไปทำงานเดิม เมื่อเสร็จสิ้นการอินเทอร์รัพท์ได้

**RESET** (Reset) เป็นขาคินพุทที่แอคทีฟด้วยลอจิก "0" การรีเซทในกรณีจะมีผลดังนี้

1. ค่าของ PC มีค่าเป็น "0"
2. IFF จะได้รับการ Disable
3. รีจิสเตอร์ I จะมีค่า 00H
4. รีจิสเตอร์ R จะมีค่า 00
5. จะมีการเซตอินเทอร์รัพท์ใหม่มาอยู่ที่โหมด 20

ระหว่างการรีเซทสายแอดเดรสบัส และบัสข้อมูลจะได้รับการกระทำให้มีค่า อิมแพนซ์สูงเพื่อแยกตัวออกจากซีพียู ส่วนสายสัญญาณควบคุมจะได้รับการทำเป็นสัญญาณที่ไม่แอคทีฟการรีเฟรชจะไม่เกิดขึ้น

**BUSRQ** (bus request) เป็นขาคินพุทที่แอคทีฟด้วยลอจิก "0" เป็นสัญญาณที่ส่งบอกกับซีพียูเพื่อต้องการให้ซีพียูควบคุมบัส กล่าวคือต้องการให้ซีพียูทำให้บัสแอดเดรส และบัสข้อมูลอยู่ในสถานะอิมแพนซ์สูง คือต้องการแยกซีพียูออกจากบัสนั่นเอง

**BUSAK** (bus acknowledge) เป็นขาเอาต์พุท แอคทีฟด้วยลอจิก "0" BUSAK เป็นสัญญาณตอบจากซีพียูว่า ซีพียูได้แยกตัวเองออกจากแอดเดรสบัส และบัสข้อมูลเรียบร้อยแล้ว 0 (colok) สัญญาณนาฬิกาที่จะป้อนเข้าระบบ

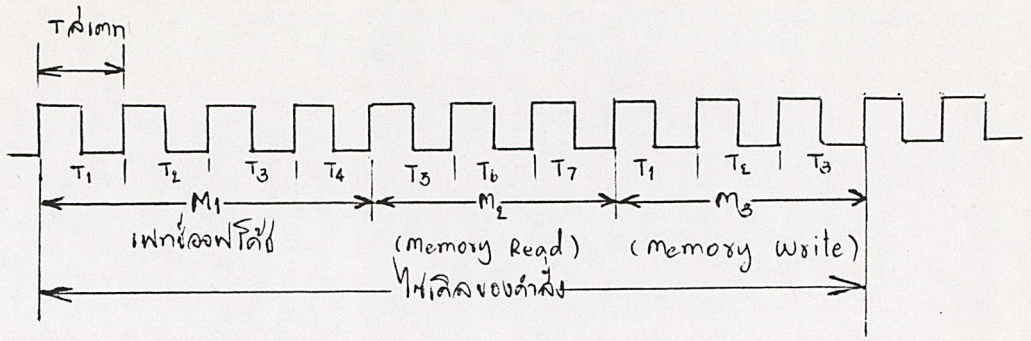
### ไทม์ตารางเวลาของซีพียู

Z80 ซีพียูจะทำงานในลักษณะพื้นฐาน ที่สำคัญประกอบด้วย

1. การเขียน - อ่านหน่วยความจำ
2. การเขียน - อ่านอุปกรณ์อินพุท - เอาต์พุท
3. การตอบสนองต่อการอินเทอร์รัพท์

ลักษณะการทำงานจะสัมพันธ์กับสัญญาณนาฬิกาขอให้พิจารณาจากรูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

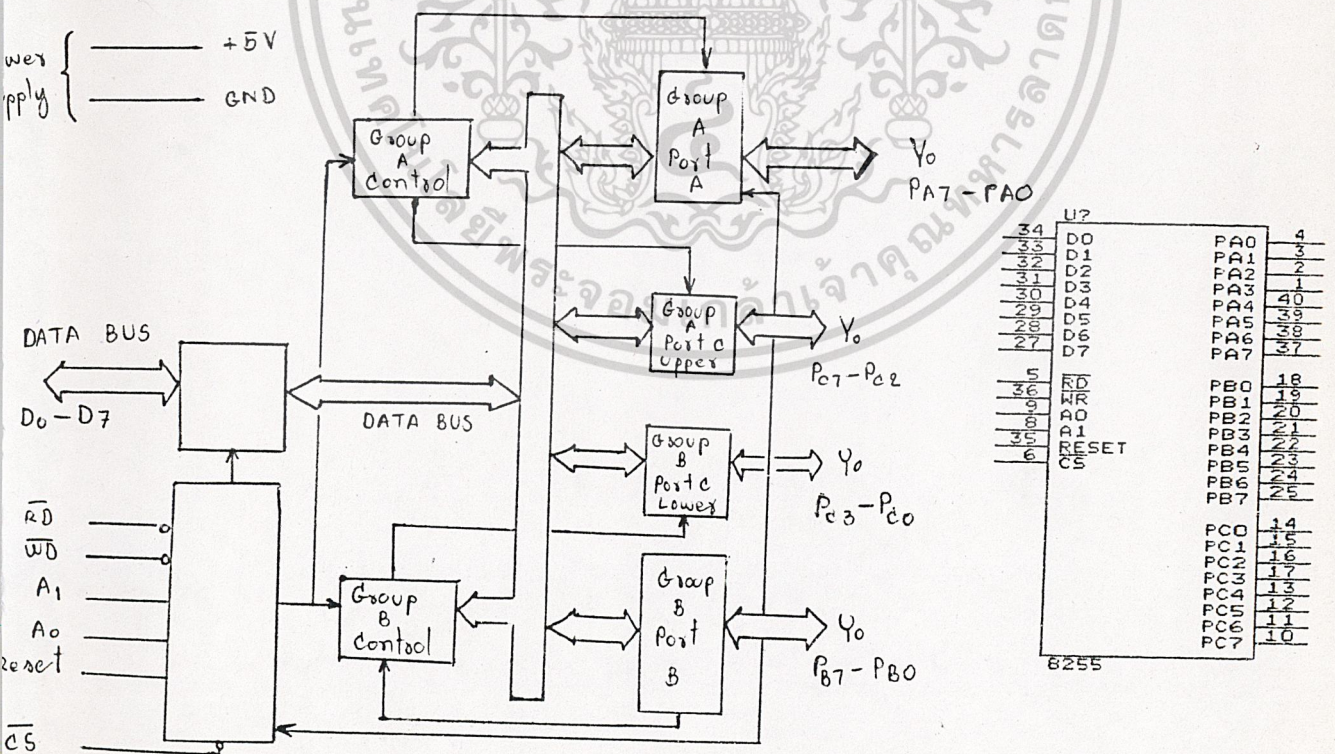


รูปที่ 4.4 ดังโดยแกรมเวลาของซีพียู

4.1.2 8255

8255 เป็นแผงวงจรรวมขนาดใหญ่ LSI มีขา 40 ขา ซึ่งสามารถให้ข้อมูลเข้าออกได้ 2 ทาง 8255 นี้ถูกออกแบบให้สามารถต่อร่วมกับระบบไมโครโปรเซสเซอร์ได้หลายความจรั้ง 8255 ไม่ได้ถูกออกแบบเพื่อให้งานกับ Z80 กล่าวคือบริษัทอินเทล คอร์ปอร์เรชั่น ได้ออกแบบ 8255 พีโอไอเพื่อใช้กับไมโครโปรเซสเซอร์เบอร์ 8080

8255 พีโอไอนี้สามารถในรูปบล็อกโดยแกรมดังรูปที่ 5.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่จะเห็นจากรูปว่า 8255 พีโอไอมีบล็อกและบล็อกที่ต่อเชื่อมกับพีโอไอซึ่งที่สามารถใช้

เชื่อมต่อกับอุปกรณ์ภายนอกโดยสายที่ยื่นออกมา สายต่าง ๆ เหล่านี้ได้แก่ PA0-PA7, PBO-PB7 และ PCO-PC7

กลุ่มของสัญญาณภายใน 8255 นี้จะถูกแบ่งออกเป็น 3 พวก ได้แก่

1. พวกที่เป็นพอร์ทเอ (A)
2. พวกที่เป็นพอร์ทบี (B)
3. พวกที่เป็นพอร์ทซี (C)

ในรูปที่ 4.1 นี้จะเห็นได้ว่ามีอีก 2 บล็อก ที่ชื่อว่ากลุ่มควบคุม เอ (Group Control) และกลุ่มควบคุม บี (Group B Control) ซึ่งจะเป็นตัวควบคุม กา แบ่งชนิดของพอร์ทอินพุท/ เอาท์พุทบล็อกสุดท้ายที่แสดงในรูป 4.1.1 บัฟเฟอร์ของบัสข้อมูล (DATA A BUS BUFFER) และลอจิก สำหรับควบคุมการ อ่าน เขียน บล็อกเหล่านี้จะเป็นตัวเชื่อมต่อกับ Z80 บัฟเฟอร์ของบัสข้อมูลจะเป็นตัวส่งข้อมูลอินพุทให้บัสข้อมูลของซีพียู และรับข้อมูลเอาท์พุทมาส่งให้ 8255 สำหรับลอจิกสำหรับควบคุมการอ่านเขียนจะเป็นตัวเลือกรับและส่งข้อมูลให้ กับรีจิสเตอร์ ภายในอย่างถูกต้องและในเวลาที่เหมาะสม

### รายละเอียดเกี่ยวกับขาของ 8255

ในหัวข้อนี้จะกล่าวถึงหน้าที่การทำงานต่าง ๆ ของขา ซึ่งจะเบี่ยงแนวทางสำหรับคนนำไปเชื่อมต่อกับ Z80 ซีพียู

**DO-D7** เป็นทางสำหรับข้อมูลทั้งอินพุทและเอาท์พุท เป็นทางสำหรับให้ ข้อมูลของทั้งอินพุทและเอาท์

พุทผ่าน (เลือกอินพุท) ไมโครโปรเซสเซอร์จะทำการอ่านหรือเขียนข้อมูลลงบน 8255 ได้ก็ต่อเมื่อนี้มีค่าลอจิกเป็น 0 เท่านั้น

**RD** (อ่านข้อมูล) เมื่อใดก็ตามที่ขา  $\overline{CS}$  มีลอจิกเป็น 0 และ  $\overline{CS}$  ก็มีลอจิกเป็น 0 ด้วย ข้อมูลเอาท์พุทของ 8255 จะถูกออกไปยังบัสข้อมูลระบบ

**WR** (เขียนข้อมูล) ขณะที่ขา  $\overline{CS}$  และ  $\overline{CS}$  มีลอจิกเป็น 0 พร้อมกัน 8255 จะถูกเขียนข้อมูลจากบัสข้อมูลของระบบ

**AO-A1** (อินพุทแอดเดรส) เป็นตำแหน่งของรีจิสเตอร์ภายใน 8255 ซึ่งค่าลอจิกของมันขึ้นอยู่กับว่ามันเป็นอินพุทหรือเอาท์พุท

**RESET** ขารีสตาร์ทเมื่อขานี้มีค่าเป็น ลอจิก 1 แล้ว 8255 จะอยู่ในสถานะ ขการรีเซ็ตซึ่งจะทำให้พอร์ทที่อยู่รอบตัวมันถูกเซตให้อยู่ในโหมดของอินพุท

**PA0-PA7** เป็นสายของสัญญาณที่ใช้สำหรับอินพุท/เอาท์พุทพอร์แบบ 8 บิต ซึ่งสภายนอกได้เลย

**PBO-PB7** เหมือนกับ PA0-PA7

**PCO-PC7** เหมือนกับ PA0-PA7 แต่กลุ่มของสัญญาณนี้อาจถูกแบ่งให้เป็นแบบ 4 บิต สองกลุ่มและใช้เพื่อควบคุม PBO-PB7, PA0-PA7 ซึ่งอยู่กับโหมด การ

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ควรถูกใช้เพื่อการค้า หรือการอื่น ๆ ที่มิใช่เพื่อการศึกษา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

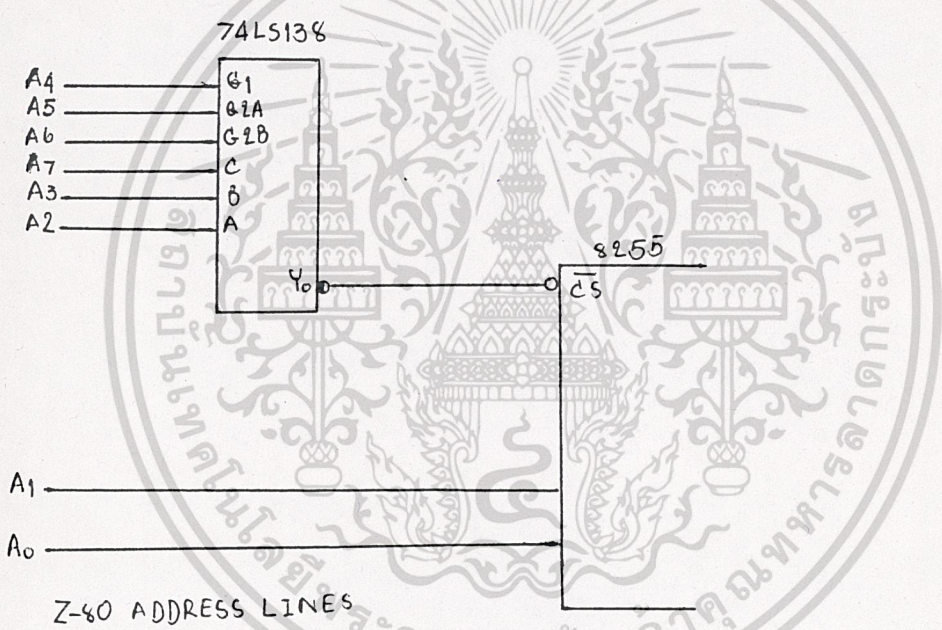
การต่อ 8255 กับ Z80

ต่อไปจะเป็นการกล่าวถึงการใช้อินพุท/เอาต์พุทของระบบ Z80 ซึ่ง 8255 จะถูกต่อกับ Z80 ซึ่พียู และสมมุติว่าการติดต่อต่าง ๆ ทั้งหมดเกิดขึ้นขณะ การทำงานในโหมด อินพุท/เอาต์พุท 8255 จะมี

อินพุทแอดเดรสสองเส้น คือ A0, A1 ซึ่งจะทำให้ตัวมันสามารถเป็นอินพุท/เอาต์พุท 4 พอร์ต โดยทั่วไปจะต่อ A0 และ A1 ของ 8255 กับ A0 และ A1 ของ Z80 ซึ่พียู

สายอินพุท CS ของ 8255 จะต่อจากอุปกรณ์ที่ต้องการควบคุมเข้ามายัง ว่วงของอินพุท/เอาต์พุท

ตัวอย่างเช่นถ้าเราให้แอดเดรสของอินพุท/เอาต์พุท เท่ากับ 10H, 11H 12H, และ 13H ดังนั้นจะสามารถเลือกใช้มันแต่ละอันโดยวงจรดังรูปที่ 4.1.2

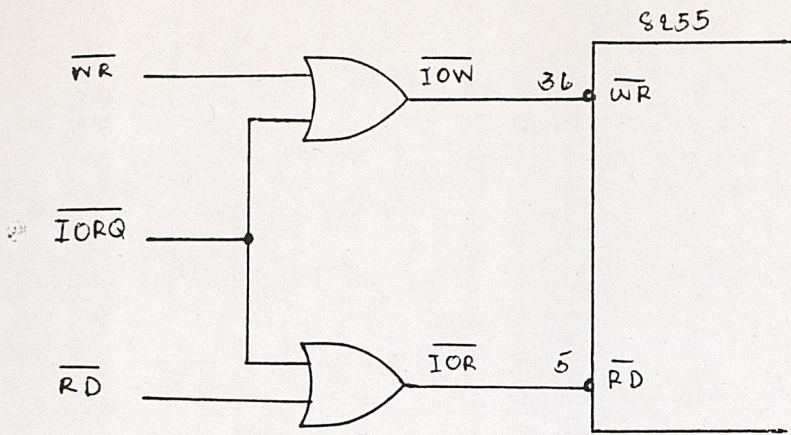


รูปที่ 4.1.2 แสดงการใช้อินพุท/เอาต์พุทของ 8255 เป็นอินพุทพอร์ท

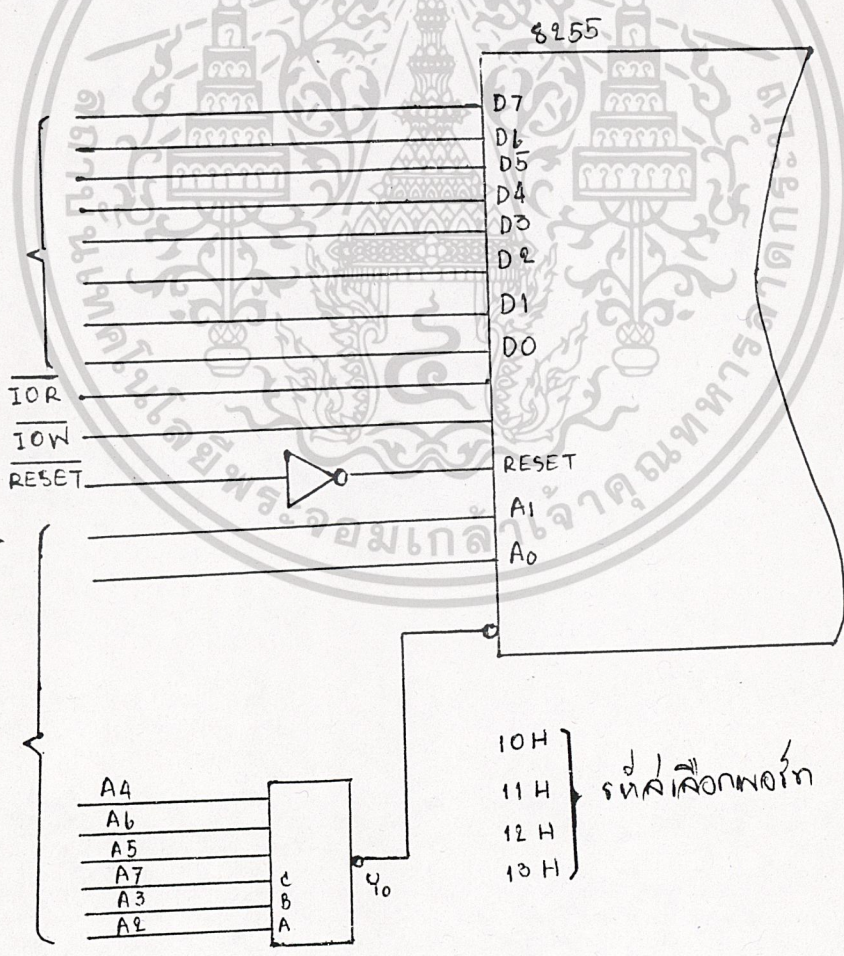
ต่อไปจะเป็นการต่อ RD และ WR กับสัญญาณควบคุมจาก Z80 โดยใช้สัญญาณ IOR และ IOW ทั้งนี้เนื่องจาก RD และ WR ของ 8255 ไม่สามารถต่อกับเอาต์พุท RD และ WR ของ Z80 ได้โดยตรงกล่าวคือขณะที่สาย RD และ WR ของ Z80 แอดที่เฟรหว่างที่มีการทำงานร่วมกับหน่วยความจำและ ถ้ามันไม่สามารถเชื่อมต่อกับ 8255 ได้ข้อมูลต่าง ๆ ก็จะเปลี่ยนไป

เอกสารรูปที่ 4.1.3 จะแสดงถึงการต่อ RD และ WR ของ 8255 กับ IOR และ IOW ของ Z80

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกหนึ่งข้อควรระวังคือต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1.3 แสดงการต่อขา  $\overline{RD}$  และ  $\overline{WR}$  ของ 8255 พีโอไอ กับสัญญาณควบคุมจาก Z80



รูปที่ 4.1.4 แสดงการต่อขา 8255 กับ Z80

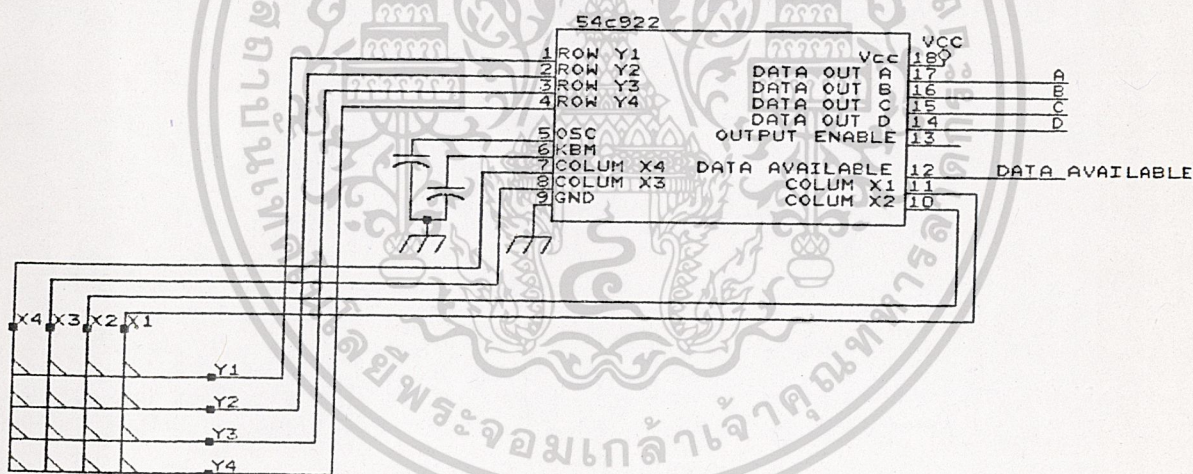
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 ULM 2803

เป็น IC ที่ทำหน้าที่เป็น เอาท์พุท ไดรฟ์ของเครื่อง IC แต่ละตัวบรรจุวงจร transistor ต่อแบบ darlington คอมพิวเตอร์ไว้ 8 ตัว สามารถขับกระแสไหลสูงสุดได้ 600 MA (500 MA ต่อเนื่อง) ทนแรงดันได้ 50 V (สภาวะ OFF) รายละเอียดอื่น ๆ ดูได้จาก คาต้าลิตในภาคผนวก

4.1.4 MM 74C922

เป็น IC ชิพอส ทำหน้าที่สแกนคีย์บอร์ดโดยมีคีย์ได้ทั้งหมด 16 คีย์ เมื่อมีการกดคีย์ IC 74928 จะถอดรหัสของคีย์บอร์ดว่าคีย์ที่ถูกกดนั้นอยู่ใน row ไດและ column ไດจากนั้นจะส่งสัญญาณ INT ออกมาทางขา DA เพื่อจะไปอินเตอร์รัพท์ CPU พร้อมทั้งจะส่งข้อมูล D0-D4 ซึ่งเป็นรหัสของคีย์ที่ถูกกดออกมารอที่ขา A-D เพื่อให้ CPU อ่านเข้าไป



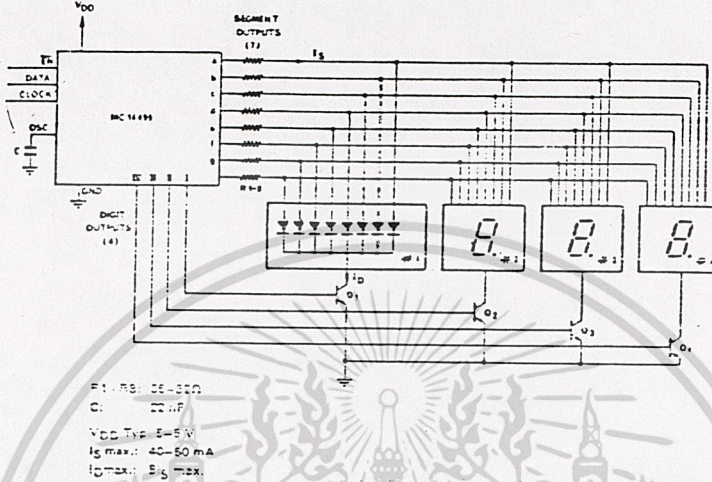
รูป 4.1.5

หมายเหตุ รายละเอียดภายในของ IC ดูได้จากภาคผนวก เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.5 MC 14499

เป็น IC 18 ขา รับข้อมูลอินพุต แบบ ซีเรียล ให้ O/P 12 ขา ใช้ขับ LED 8 ขา ส่วนอีก 4 ขา ทำหน้าที่ multiplier ใช้แสดงค่าของอนุกรม

FIGURE 7 - APPLICATION EXAMPLE



หมายเหตุ รายละเอียดได้จากภาคผนวก

#### 4.2 การทำงานของไมโครคอมพิวเตอร์

การออกแบบวงจรสำหรับการควบคุมอนุกรม (Hardware) จะแบ่งวงจรเป็นส่วนย่อย ๆ จะเริ่มจากวงจรส่วนสำคัญของระบบที่เป็นศูนย์กลาง ในการประมวลผล ซึ่งจะเป็นวงจรที่ตรวจสอบอนุกรมตลอดเวลา และ เป็นหัวใจของระบบด้วย วงจรนี้ ก็คือ วงจรไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว และส่วนที่ 2 เป็นส่วนแสดงแชนเนล (Channel) ที่กำลังดีสเพลย์อยู่ และแสดงโหมดที่กำลังทำงานอยู่ โดยมี LED จำนวน 12 ดวง 8 ดวงแรกใช้แสดงแชนเนลที่กำลังดีสเพลย์อยู่ อีก 4 ดวงใช้แสดงโหมดการทำงานเมื่อกดคีย์บอร์ด ส่วนที่ 4 เป็น Output ของเครื่อง ส่วนที่ 5 เป็นคีย์บอร์ดใช้สำหรับตั้งค่า อนุกรมที่ต้องการ ส่วนที่ 6 เป็นส่วนเลือกอินพุตแชนเนลที่จะทำการประมวลผล ส่วนที่ 7 เป็นวอท์ชด็อก

##### 4.2.1 วงจรไมโครคอมพิวเตอร์ แผ่นพิมพ์เดี่ยว (Single Board)

วงจรไมโครคอมพิวเตอร์ แผ่นพิมพ์เดี่ยวที่ใช้ในการสร้างและพัฒนาเครื่องควบคุมอนุกรมนี้มีชื่อว่า M80 เป็นไมโครคอนโทรลเลอร์ ซึ่งมีขนาดเล็ก และราคาถูก ความสามารถทางด้านฮาร์ดแวร์สูง ไมโครโปรเซสเซอร์ของ M80 คือ Z80 ซึ่งเป็นไมโครโปรเซสเซอร์ขนาด 8 บิต ที่มีชุดคำสั่งถึง 158 คำสั่ง ทำงานที่ความถี่ 3.579 MHz การทำงานของ M80 ถูกควบคุมโดยโปรแกรมมอนิเตอร์ ขนาด 16 K ซึ่งจะทำหน้าที่ช่วยในการพัฒนาระบบเมื่อโปรแกรมถูกพัฒนาเสร็จเรียบร้อยแล้ว และโปรแกรมลงใน ROM หรือ EPROM อังถึง แล้วโปรแกรมมอนิเตอร์ตัวนี้ใช้

จะถูกถอดออกไปแล้วแทนด้วยโปรแกรมที่พัฒนาขึ้น ส่วน RAM ของ M80 มีขนาด 8 K และสามารถขยายได้อีก 8 K โดยตัวที่ขยายเพิ่มนี้จะมีแบตเตอรี่ แบคอัพเพื่อป้องกันข้อมูลสูญหายเมื่อไฟดับได้ด้วย นอกจากนี้ M80 ยังมี I/O พอร์ตให้ถึง 24 I/O โดยผู้ใช้สามารถที่จะโปรแกรมให้เป็น อินพุท หรือเอาท์พุท ได้ตามต้องการ (ในเครื่องนี้โปรแกรมให้เป็นอินพุทพอร์ต) และวงจรอินเทอร์เฟส ซึ่งใช้ในการติดต่อ RS-232C โดยโปรแกรม I/O เหล่านี้รวมทั้งวงจรตรวจสอบแรงดันไฟฟ้าผิดปกติ (Power Bown Detector) ซึ่งจะทำให้การ RESET CPU เมื่อๆ ไฟฟ้าต่ำกว่าปกติ เพื่อที่ CPU จะทำการเก็บข้อมูลที่สำคัญไว้ RAM ที่มีแบตเตอรี่ แบคอัพ และ/หรือ ปิด เปิด เอาท์พุทต่าง ๆ เพื่อป้องกันอันตราย อันอาจเกิดขึ้นได้หน้าที่ของ M80 คือรับข้อมูล A/D ทางพอร์ต PB (8 บิตล่าง) : PA จะรับข้อมูลจาก 2 แหล่งคือ PA0-PA3 รับข้อมูลจากการกดคีย์บอร์ด PA4-PA7 รับข้อมูลจาก A/D (4 บิตบน) โดยข้อมูลที่ได้จาก A/ นั้นเป็นค่าที่เปลี่ยนแปลงตามอุณหภูมิ นำเข้ามาประมวลผล แล้วแสดงค่าของอุณหภูมิออกมาที่พอร์ตเบอร์ 00 และให้เอาท์พุท ON-OFF ออกทางพอร์ตเบอร์ 02 พร้อมทั้งแสดงเซนเนลที่กำลังแสดงค่าอุณหภูมิออกทางพอร์ตเบอร์ 3 ส่วนข้อมูลที่ได้จากการกดคีย์นั้นจะกล่าวในภายหลัง

#### 4.2.1.1 คุณสมบัติโดยทั่วไปของ M80

- ใช้ CPU Z80 ทำงานที่ความถี่ 3.5797 MHZ (IC1)
- ROM 16K เบอร์ 27128 ADDRESS 0000H-3FFFH (IC2)
- RAM 8K เบอร์ 6264 ADDRESS 4000H-5FFFH (IC3)
- RAM 8K เบอร์ 6264 ADDRESS 6000H-7FFFH มีแบตเตอรี่ แบคอัพ (IC4)
- 24 BIT PROGRAMMABLE I/O ADDRESS 0C0H-0C3H เบอร์ 8255 (IC5)
- แหล่งจ่ายกำลังงาน + 5V 200 mA (PO)
- 1.1" 6" พร้อมจุดต่อสำหรับ แอดเดรสบัส, คาตาบัส, คอนโทรลบัส, I/O, และ Vcc รวมทั้งจุดต่อสำหรับอุปกรณ์ภายนอก
- 5 mm. LED สำหรับแสดง RESET (สีแดง), INTERRUPT (สีเขียว), HALT (สีเหลือง), POWER (สีแดง)
- จุดต่อสำหรับแหล่งจ่ายไฟ 2 ขา (PO)
- จุดต่อซึ่งเป็นขาของ Z80 CPU จำนวน 40 ขา (P1)
- จุดต่อสำหรับคาตาบัส D0-D4 8 ขา (P2)
- จุดต่อสำหรับแอดเดรสบัส A0-A7 8 ขา (P3)
- จุดต่อสำหรับคอนโทรลบัส 8 ขา (P4)
- จุดต่อ I/O ทั้งหมด 8 ขา (PA, PB, PC) อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จุดต่อแหล่งจ่ายกำลังงาน 8 ขา (P5A, P5B)

#### 4.2.2 ส่วนแสดงผลของอนุกรม

ส่วนแสดงผลอนุกรมนั้นจะประกอบด้วย เอาท์พุท พอร์ตของ 8255 (IC 10) ในตำแหน่งแอดเดรสที่ 00 ทำหน้าที่ส่งข้อมูลและสัญญาณ EN ให้กับขา 12 และขา 5 ของ MC 14499P (IC 14) ส่วนสัญญาณ CLK นั้นจะได้จาก ตำแหน่งแอดเดรสที่ 08 ของ 74LS138 (IC 17) เมื่อ MC 14499P ได้รับสัญญาณทั้ง 3 (DATA, EN, CLK) ครบแล้วมันให้อเอาท์พุทไปยัง 7 เซกเมนต์ และทำการมัลติเพล็กซ์เซกเมนต์ ทั้ง 4 ส่วนแสดงผลของอนุกรม จะทำหน้าที่แสดงอนุกรมของแซนแนลที่กำหนด และยังใช้แสดง ตัวเลขหกทศนิยม คีย์บอร์ดเพื่อตั้งค่า เซตพอยต์อีกด้วย

#### 4.2.3 ส่วนแสดงแซนแนล และโหมดการทำงาน

ส่วนแสดงแซนแนล จะเริ่มต้นจาก 74LS138 (IC 17) ถอดรหัสได้แอดเดรส 04IC 74LS374 (IC 11) ทำการส่งค่าของแซนแนลที่กำลังแสดงผลอยู่ออกมาที่ LED (ใช้ในตอนกดคีย์) ซึ่งมี 5 ตัว

#### 4.2.4 ส่วนเอาท์พุทของเครื่อง

จะเริ่มต้นที่ 74LS138 (IC 17) ถอดรหัสได้ แอดเดรส 02 ซึ่งเป็นพอร์ต P ของ 8255 (IC 10) พอร์ต PC ของ 8255 ถูกโปรแกรมให้เป็นเอาท์พุทพอร์ต จะส่งสัญญาณ ON-OFF ไปยังอินพุทของ ULN 2803 ตัว ULN 2803 จะทำหน้าที่ขับสัญญาณ ON-OFF เหล่านี้ซึ่งสัญญาณพวกนี้คือสัญญาณที่เป็น เอาท์พุทของ เครื่องเราสามารถนำเอาสัญญาณเหล่านี้มาขับรีเลย์ หรือ ขับวงจร ไตรริสเตอร์ เพื่อควบคุมโปรเซสอีกที

#### 4.2.5 ส่วนของคีย์บอร์ด

ตัว IC 74C922 (IC 18) จะทำหน้าที่สแกนคีย์บอร์ดทั้ง 16 คีย์ เมื่อคีย์บอร์ด กด 74C922 จะมีสัญญาณอินเตอร์รัพท์ ที่ขา DATA AVAILABLE ส่งผ่านอินเวอเตอร์ไปยัง CPC Z80 พร้อมทั้งมีรหัสของคีย์ที่กดกดมารอที่ขา เอาท์พุท A, B, C, D ตัว Z80 เมื่อถูกอินเตอร์รัพท์ (ใช้อินเตอร์รัพท์โหมด 1) มันจะทำการอ่านรหัสของคีย์ที่กดกดเข้ามาทาง 4 บิตบนของพอร์ต PA (PA0-PA3) ของ 8255 (IC 5) ซึ่งอยู่ที่ตำแหน่งแอดเดรส C0

#### 4.2.6 ส่วนที่ทำหน้าที่เลือกอินพุทแซนแนลที่จะทำการประมวลผล

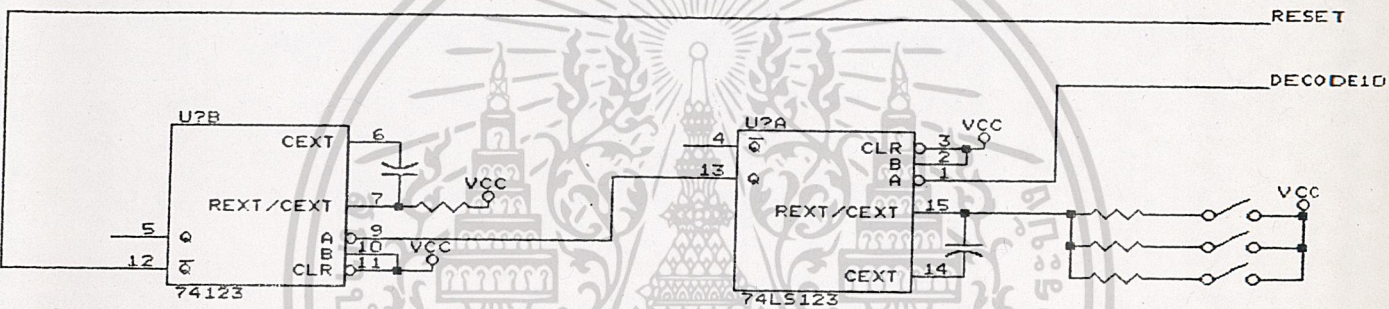
เนื่องจากเครื่องควบคุมอนุกรมนั้นมีอินพุทถึง 8 แซนแนล ดังนั้นจึงต้องมีการเลือก พุทที่จะทำการประมวลผล โดยเริ่มต้นจาก 74LS138 (IC 17) ถอดรหัสได้แอดเดรส 01 ซึ่งจะทำให้พอร์ต PB ของ 8255 (IC 10) จะส่งสัญญาณเลือกแซนแนล ไปยัง 4066 เพื่อนำสัญญาณที่ต้องการเข้ามาประมวลผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.7 วอทช์ด็อก (WATCH DOG)

เป็นวงจรที่ออกแบบขึ้นเพื่อป้องกันการดำเนินงานผิดพลาดของไมโครคอมพิวเตอร์ การหลุดจากลูปโปรแกรมควบคุม หรือเกิดการแฮ็ง (HANG) หากมีการทำงานผิดพลาด จากโปรแกรมที่กำหนดวอทช์ด็อกจะทำการรีเซ็ตไมโครโปรเซสเซอร์ เพื่อให้เริ่มต้นทำงานใหม่ การตรวจสอบ การทำงานของระบบไมโครอาศัยหลักการที่ให้ลูปโปรแกรมของระบบไมโครส่งพัลส์มาทริกวอทช์ด็อก เป็นระยะ ๆ โดย 74LS138 (IC 17) ถอดรหัสได้แอดเดรส OF จากนั้นจะมีพัลส์ออกจากขา Y ของ 74LS138 (IC 10) มาทริก IC 74LS123 (IC 13) เป็นระยะ ๆ หากพัลส์ทริกหายไปชั่วขณะหนึ่ง ตามเวลาที่ตั้งไว้แสดงว่า ระบบไมโครหลุดจากดโปรแกรมควบคุมแล้ว วอทช์ด็อกก็จะรีเซ็ตระบบทันทีสำหรับระบบฮาร์ดแวร์ที่สมบูรณ์ของตัวไมโครคอมพิวเตอร์คอลโทรลเลอร์ แสดงไว้ในรูป



รูป 4.2.1

#### 4.3 โปรแกรมการทำงานของระบบ (Operation System Programming)

การทำงานของระบบจำเป็นต้องมีโปรแกรมจัดการ เนื่องจากไมโครคอมพิวเตอร์ จะทำงานไม่ได้ถ้าไม่มีโปรแกรมจัดการ โปรแกรมการจัดการนี้ถูก แบ่งออกเป็น 2 ส่วนใหญ่ ๆ คือ

1. โปรแกรมหลัก (Main Program)
2. โปรแกรมตอบสนองการอินเทอร์รัพท์ (Interrupts service routine)

ขอบเขตของโปรแกรม คือจะต้องควบคุมอุณหภูมิ และเปลี่ยนจุดควบคุมได้ตลอดย่าน 0-1000 C รายละเอียดของโปรแกรมจะอธิบายดังต่อไปนี้

##### 4.3.1 โปรแกรมหลัก

การทำงานของเครื่องส่วนมากจะอยู่ในโปรแกรมหลักนี้ เริ่มต้นจาก เมื่อมีการเปิดเครื่อง Z80 จะเริ่มต้นทำงานที่ตำแหน่ง 0000 ตัวโปรแกรมจะทำการรีเซ็ตใหม่ดการทำให้มี 8255 ทั้ง 2 ตัว โดยตัวแรก (IC 05) ถูกเซตให้ทำงาน

เป็นอินพุทพอร์ท ส่วนตัวที่ 2 (IC 10) ถูกเซทให้ทำงานเป็นเอาต์พุทพอร์ทจากนี้ จะเซทค่าให้กับหน่วยความจำในตำแหน่งต่าง ๆ ตามที่กำหนด

จากนั้นเลือกอินพุท แชนเนลที่ต้องการโดยในครั้งแรกสุดนี้จะเลือก เช่น แชนเนลที่ 1 รับข้อมูลจาก A/D converter แล้วทำการกำจัด 4 บิตบนของข้อมูล ที่นำข้อมูลที่ได้มาหารด้วย 4 นำผลลัพธ์ที่ได้จากการหารมาเปิดตารางหาค่าอน ภูมิ ทำการตรวจดูว่า แชนเนลที่กำลังประมวลผลอยู่นั้นมีเอาต์พุท เป็น ON หรือ OFF อยู่

ถ้าเป็น ONให้นำเอาต์พุทภูมิที่ได้จากการเปิดตารางมาเทียบกับอนภูมิ ซึ่งเป็นเซทพอยท์ด้านสูงว่ามีค่ามากกว่าหรือไม่ ถ้าสูงกว่าให้ทำการ OFF เอา พุทของ แชนเนลนั้น

ถ้าเป็น OFFให้นำเอาต์พุทภูมิที่ได้จากการเปิดตารางมาเทียบกับอนภูมิ ซึ่งเป็นเซทพอยท์ด้านต่ำว่ามีค่าน้อยกว่าหรือเท่ากันหรือไม่ ถ้าน้อยกว่าหรือ เท่ากันให้ ทำการ ON เอาต์พุทของ แชนเนลนั้น

จากนั้น ตรวจดูว่าเป็นแชนเนลที่กำหนดให้แสดงผล หรือไม่ ถ้าใช่ให้แสดง ค่าของอนภูมิทางดีสเพลย์

เปลี่ยนอินพุทให้เป็น แชนเนลที่สูงขึ้น แล้วตรวจสอบว่ามีค่าเกินกว่าแชน เนลที่ 8 หรือไม่ ถ้ามักกว่าให้ไปที่ 2 ถ้าน้อยกว่าหรือเท่ากันให้ไปที่ 1

#### 4.3.2 โปรแกรมตอบสนองการอินเทอร์รัพท์ (Interrupts service routine)

โปรแกรมตอบสนองการอินเทอร์รัพท์ที่มีไว้สำหรับตอบสนองการอินเทอร์รัพท์ที่เกิดจากการกดคีย์ IC 74C922 จะทำการถอดรหัสของคีย์ที่ถูกกดและ กำเนิดสัญญาณอินเทอร์รัพท์ มาอินเทอร์รัพท์ CPU Z80 (MODE 1) เมื่อ CPU Z80 ได้รับสัญญาณอินเทอร์รัพท์มันจะทำการตอบสนองการอินเทอร์รัพท์โดยทำการอ่านรหัสของคีย์ที่ถูกกดเข้ามาทาง 4 บิตบน ของพอร์ท PA (PA0-PA3) ของ 8255 (IC 5 ซึ่งอยู่ที่ตำแหน่งแอดเดรส CO จากนั้นจะกำจัด 4 บิตล่างทิ้งและทำการตรวจสอบดูว่าคีย์ที่คีย์ที่กดนั้นถูกกำหนดให้ทำงานอะไร ก็จะไปทำงานนั้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# การเรียงพยางค์ของเครื่อง

ในหัวข้อนี้จะเป็นการแนะนำการใส่เครื่อง ซึ่งทางด้านหน้าของเครื่องจะประกอบด้วย

1. LED สีแดงจำนวน 8 ดวง จำนวนที่บอกแก่แผงแผงที่ กำลังแสงของไฟ โหมดโหมดฮีตเตอร์, โหมดโปรแกรม (P), โหมดฮีสเทรีย (D), โหมดวงแหวน (SP)

2. LED สีเขียว จำนวน 5 ดวง จำนวนที่บอกโหมดการทำงานของเครื่องโดย LED แต่ละดวงมีชื่อดังนี้

O O O O O  
L H P D SP

โดยตัว P หมายถึง โหมดโปรแกรม  
D หมายถึง โหมดฮีสเทรีย  
SP หมายถึง โหมดวงแหวน  
L หมายถึง แผงพอยท์  
H หมายถึง แผงพอยท์ต่ำ

3. คีย์บอร์ด ประกอบด้วยคีย์ทั้งหมด 16 คีย์ ดังรูป.

|    |    |   |    |
|----|----|---|----|
| 3  | 2  | 1 | 0  |
| 7  | 6  | 5 | 4  |
| P  | L  | 9 | 8  |
| CR | EN | D | SP |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ยังไม่รอดจะถูกใช้ไฟ 4 กรณี ดังต่อไปนี้ที่เท่าไฟเดิม.

1. ต้องการโปรแกรมค่าเซกพอยต์ใหม่.
2. ต้องการเปลี่ยนแผ่นแผงสีสเฟลย์ใหม่.
3. ต้องการดูค่าของเซกพอยต์กั้นแผ่นแผงที่กั้นผิด.
4. ยกเลิกสียู่ต่างๆ ที่กดไปแล้ว.

3.1 ต้องการโปรแกรมค่าเซกพอยต์ใหม่.

หากต้องการโปรแกรมค่าเซกพอยต์ใหม่สามารถทำ.

ไฟดังที่.

1. กดสีเขียวที่ P กดแล้วกดไฟ จะแสดงตัวเลข 0000 กด: LED สีเขียวที่มีอักษรตัว P กด: ตัว H จะสว่าง LED สีแดงจะดับหมด
2. กดค่าของแผ่นแผงที่ต้องการ โปรแกรม (1-8) LED สีแดง สีตามกับแผ่นแผงที่กด: สว่าง.
3. กดค่าของคณภูมิค่าพลัง โดยเริ่มจากถนัดก่อน.
4. เมื่อ กดค่าคณภูมิค่าพลังเสร็จ ในที่กด ตัว L กด LED สีตามสีเขียว สีตามกับ ตัว L จะสว่าง ส่วนที่ H จะดับ.
5. กดค่าคณภูมิค่าพลัง.
6. กดสีเขียวที่เซกพอยต์ค่าพลัง: ส่วน ค่า ไฟไฟเก็บในเครื่องเสียด้วยแล้ว เครื่องจะ: ระเบิดเก็บเอาไว้ตลอด.

3.2 ต้องการเปลี่ยน แผ่นแผงที่ต่อวงจรสีสเฟลย์ใหม่.

1. กดสีเขียวที่ D LED สีแดง จะดับหมด LED สีเขียวสีตามกับตัว D จะ: สว่าง.
2. กดค่าของ แผ่นแผงที่ต่อวงจรสีสเฟลย์ (1-8) LED ที่ตามกับค่าที่กดจะ: สว่าง
3. กด EN เครื่องจะ: เปลี่ยนไปแสดง แผ่นแผงที่กั้นผิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ท้องทรงสูงของเฟืองอยู่ในตำแหน่งที่กำหนด.

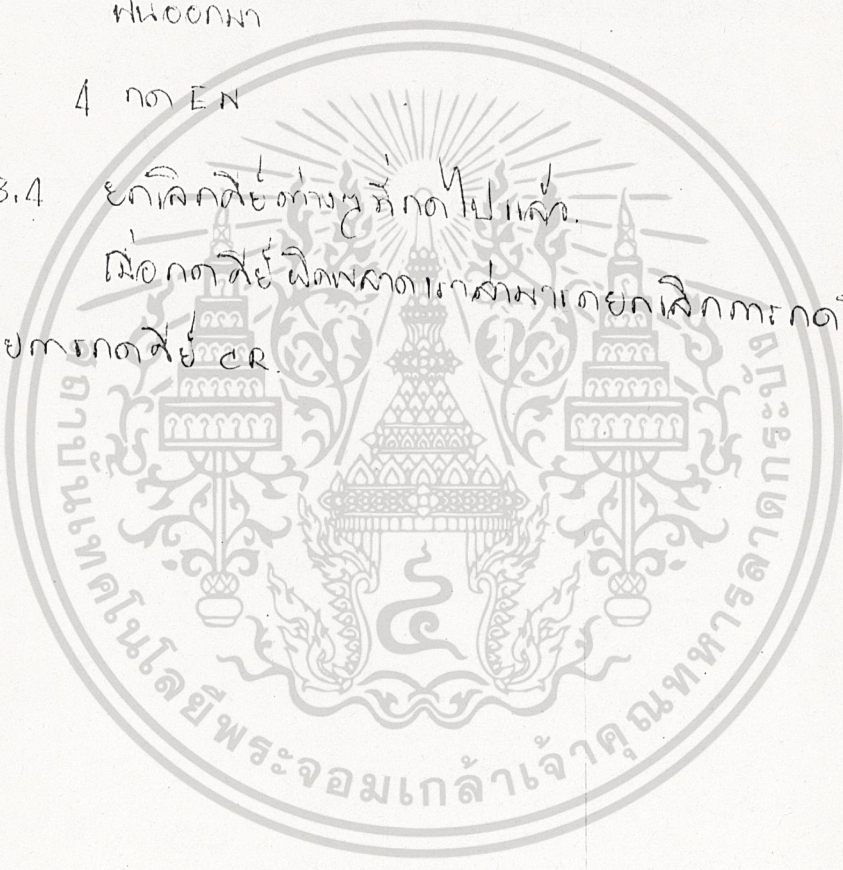
1. กตสี่เหลี่ยม SP LED สีแดง: ต่ำบนหน้า กัดสี่เหลี่ยม: แสดง 0000. LED สีเขียวที่ตรงกับ SP และ H จ. ตัด.
2. กตต่ำแหน่งหลักของ: ดูเฟืองที่ตรงกัน กัดสี่เหลี่ยม สีแดง ต่ำของเฟืองที่ตรงกันสูงของแหน่งหลักหน้าออกมา.
3. กตต่ำ L LED สีเขียวที่ตรงกับ ต่ำ L สีตัด ต่ำ H สีตัด. กัดสี่เหลี่ยม สีแดง ต่ำของเฟือง ต่ำต่ำของแหน่งหลักหน้าออกมา

4 กต EN

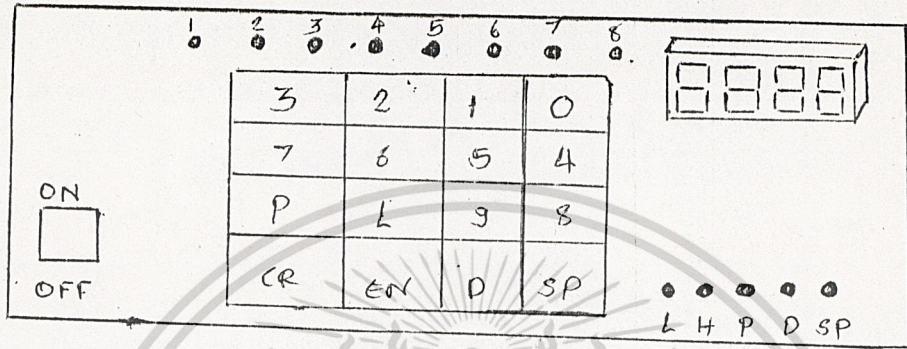
3.4 ยกเลิกด้วยตัวเองที่กดไปแล้ว.

เมื่อกดสี่เหลี่ยมที่กดมาโดยยกเลิกที่กดไป

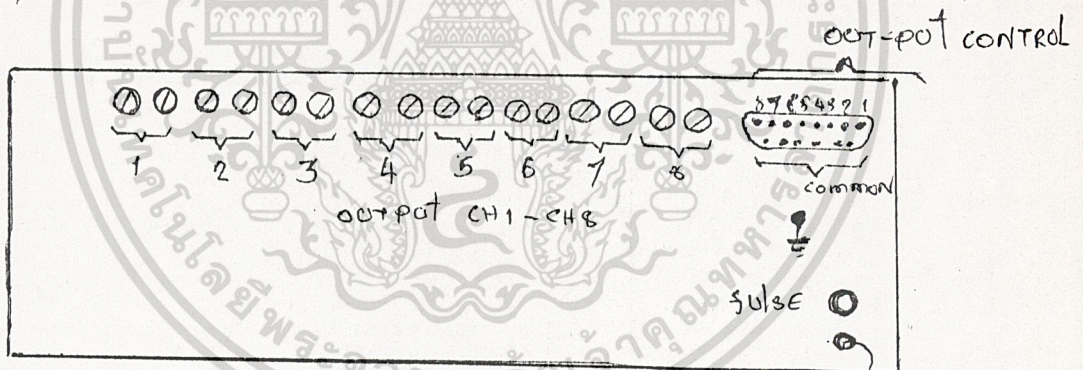
แล้วไปต่อด้วยกดสี่เหลี่ยม CR.



ส่วนประกอบและการทำงานของเครื่อง



แปล. ๒๒๒๒๒๒๒๒



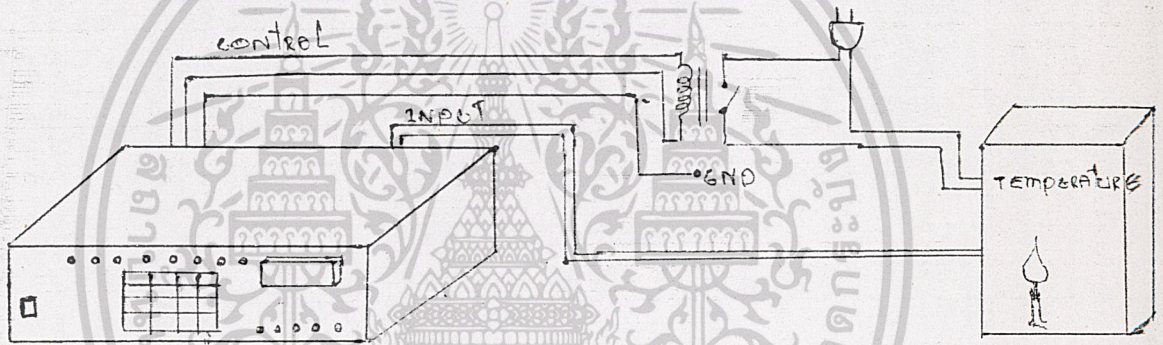
แปล๒๒๒๒๒๒๒๒๒๒

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### การทดลอง

จุดประสงค์ เพื่อทดสอบการทำงานของเครื่องวัดและควบคุมอุณหภูมิ 8 แชนแนล  
วิธีทดลอง 1. ต่อเครื่องควบคุมอุณหภูมิ 8 แชนแนล เข้ากับเครื่องทดสอบซึ่งภายในประกอบด้วย ตัวทำความร้อนผูกติดอยู่กับ เทอร์โมคัปเปิลและแผ่นระบายความร้อนโดยนำขั้วทั้งสองของเทอร์โมคัปเปิลต่อเข้ากับอินพุทของเครื่องควบคุมอุณหภูมิ และนำเอาที่พทของเครื่องต่อเข้ากับวงจรควบคุมแหล่งจ่ายไฟของตัวทำความร้อนดังรูป



2. ติดเทอร์โมมิเตอร์เข้ากับแผ่นระบายความร้อนเพื่อวัดอุณหภูมิ เทียบกับค่าที่เครื่องแสดงที่หน้าปัด
3. ตั้งค่าเซทพอยน์ ด้านสูงไว้ที่ 50, 60, 70 ด้านต่ำไว้ที่ 40, 50, 60 ตามลำดับ
4. บันทึกผลการ ON-OFF ของรีเลย์และอุณหภูมิที่แสดงที่หน้าปัด เทียบกับอุณหภูมิที่ได้จากเทอร์โมมิเตอร์ เมื่อรีเลย์เกิดการเปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

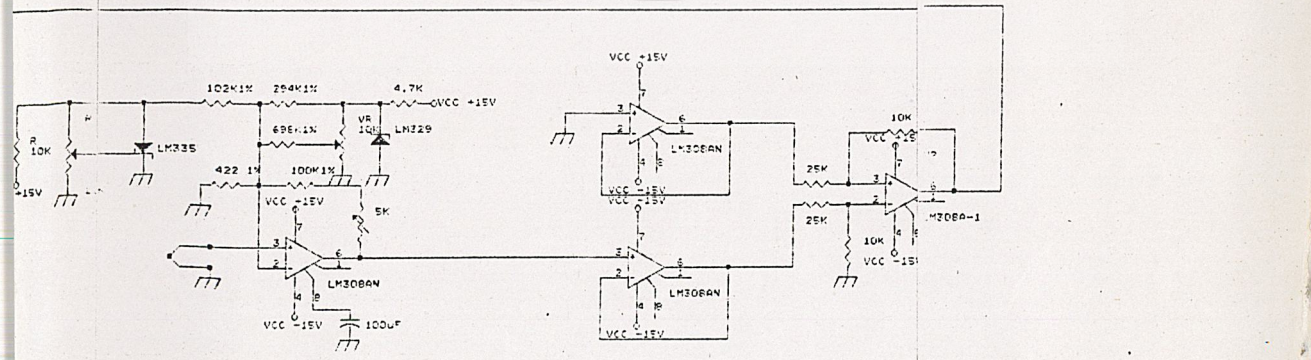
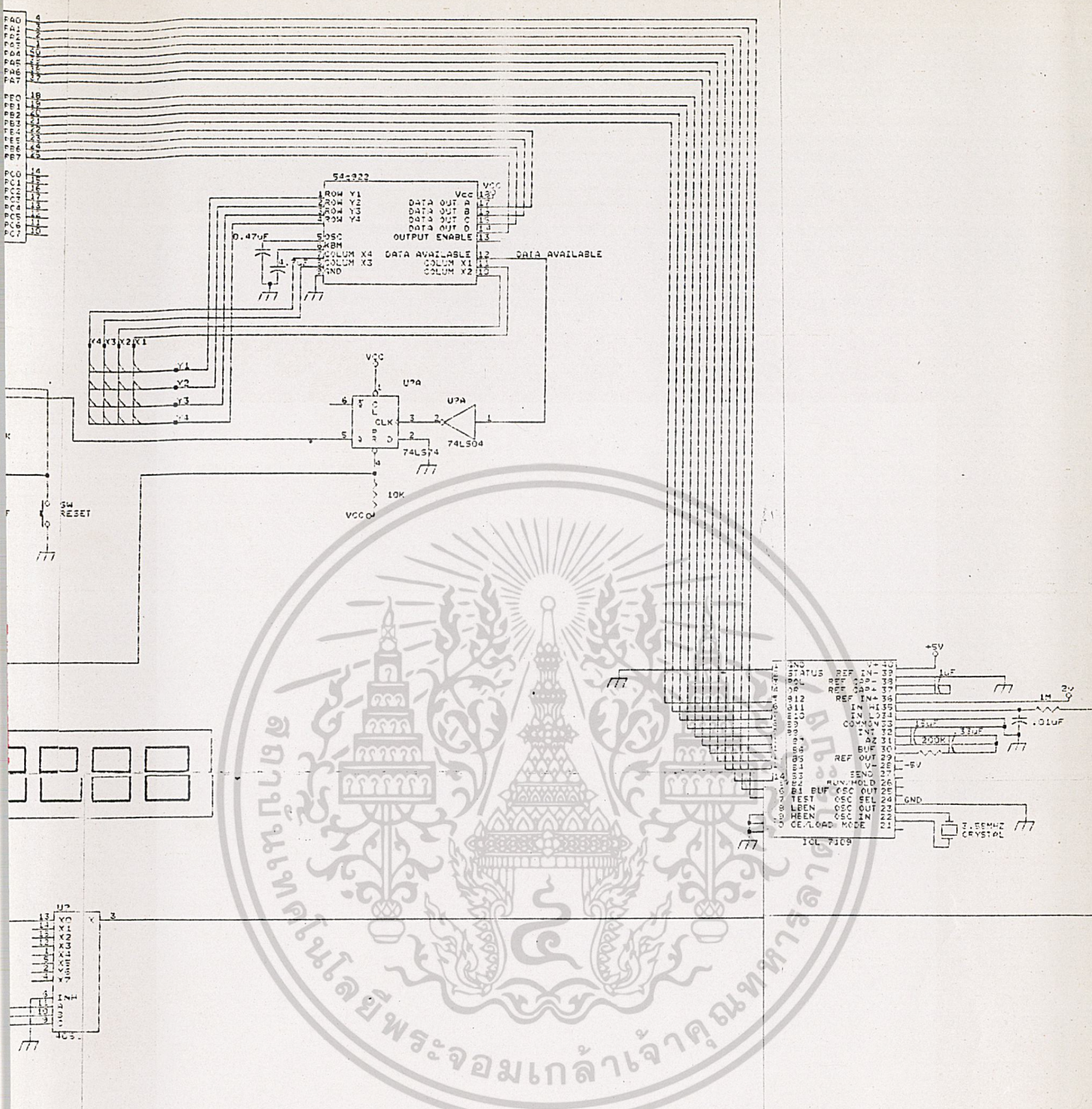
|        | อุณหภูมิ 40-50 |         |              |         | อุณหภูมิ 50-60 |         |              |         |
|--------|----------------|---------|--------------|---------|----------------|---------|--------------|---------|
|        | SPด้านต่ำ 40   |         | SPด้านสูง 50 |         | SPด้านต่ำ 50   |         | SPด้านสูง 60 |         |
|        | เทอร์โม        | เครื่อง | เทอร์โม      | เครื่อง | เทอร์โม        | เครื่อง | เทอร์โม      | เครื่อง |
| CH1    | 42             | 40      | 52           | 50      | 52             | 50      | 62           | 60      |
| CH2    | 41             | 40      | 52           | 50      | 52             | 50      | 61           | 60      |
| CH3    | 42             | 40      | 51           | 50      | 51             | 50      | 62           | 60      |
| CH4    | 42             | 40      | 52           | 50      | 51             | 50      | 63           | 60      |
| CH5    | 42             | 40      | 52           | 50      | 52             | 50      | 63           | 60      |
| CH6    | 42             | 40      | 52           | 50      | 51             | 50      | 62           | 60      |
| CH7    | 42             | 40      | 52           | 50      | 53             | 50      | 62           | 60      |
| CH8    | 41             | 39      | 53           | 51      | 52             | 49      | 63           | 61      |
| รีเลย์ | ON             |         | OFF          |         | ON             |         | OFF          |         |

สรุปผลการทดลอง

จากการทดลองจะเห็นได้ว่า เครื่องสามารถทำการตัดต่อรีเลย์ได้ตามอุณหภูมิที่ตั้ง Set Point ไว้ แต่เมื่อเปรียบเทียบค่าของอุณหภูมิของเครื่องกับค่าอุณหภูมิที่ได้จากเทอร์โมมิเตอร์นั้นจะแตกต่างกันบ้างเล็กน้อย ทั้งนี้มีสาเหตุเนื่องมาจาก เทอร์โมคัปเปิลถูกหั่นเนื้อตบแนบอยู่กับแผ่นระบายความร้อนส่วนเทอร์โมมิเตอร์เพียงแต่วางสัมผัสกับแผ่นระบายความร้อนเท่านั้น และจุดที่เทอร์โมคัปเปิลแนบกับแผ่นระบายความร้อนกับจุดที่เทอร์โมมิเตอร์สัมผัสกับแผ่นระบายความร้อน ก็เป็นคนละจุดกันทำให้เกิดอุณหภูมิคลาดเคลื่อนกันไป

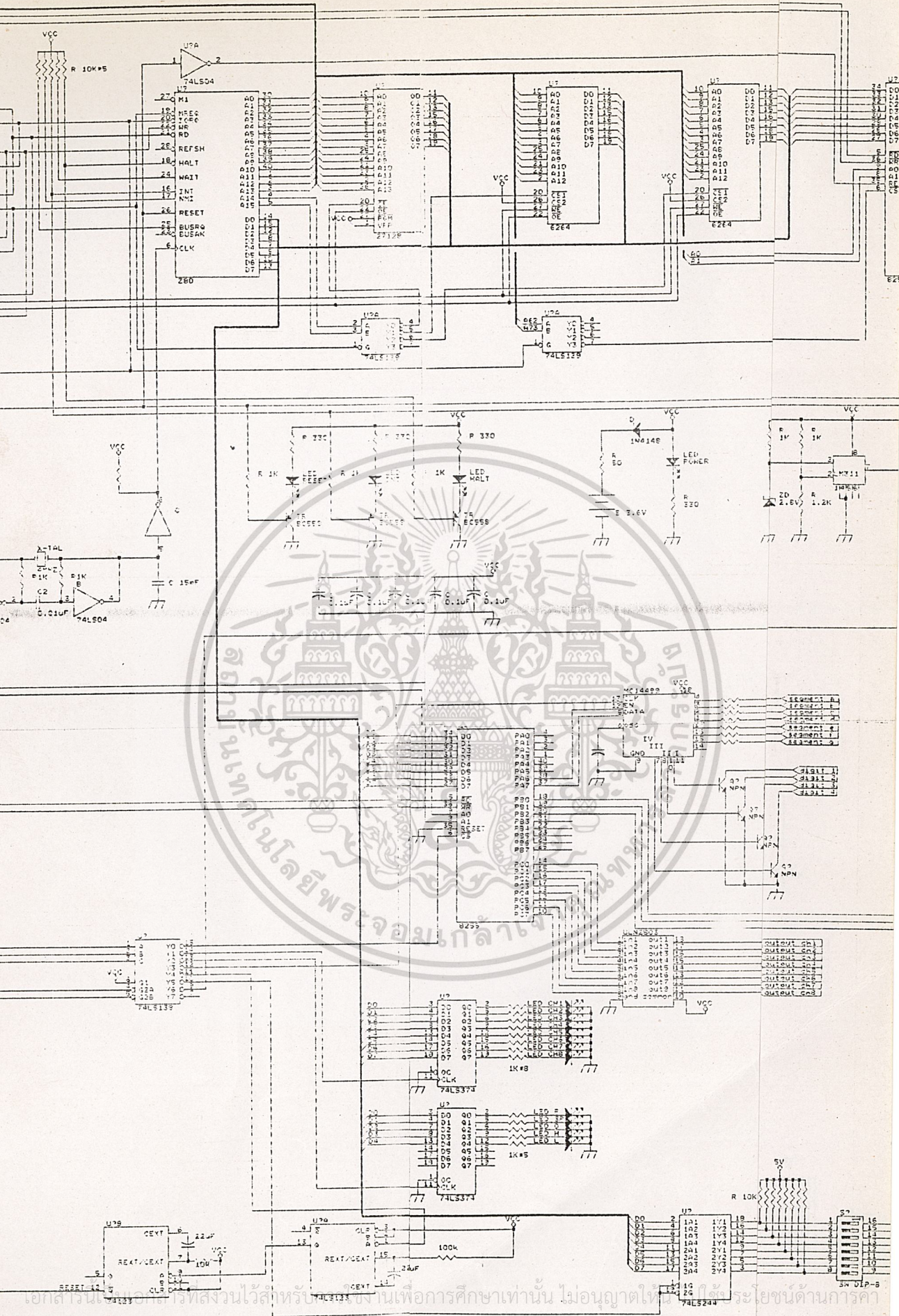
วิจารณ์ผลการทดลอง

ในการทดลองนี้ เนื่องจากอุปกรณ์ที่นำมาใช้ทำ กล้องทดสอบ ทำจาก ลังเอกสารนี้เป็นเอกสารลิขสิทธิ์ของผู้ให้บริการใช้งานเพื่อวัตถุประสงค์ของท่าน ในกรณีที่เห็นประโยชน์ประการใด กรุณาแจ้งทำให้ค่าอุณหภูมิทดสอบมีค่าอยู่ในเกณฑ์ที่ไม่สูงไม่ต่ำกว่าเกณฑ์ ทั้งสิ้น อีกทั้งห้ามมิให้ตีแปลงเนื้อหาและตั้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารฉบับนี้ไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษเท่านั้น ไม่นอนุญาตให้เผยแพร่หรือใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1

ORG 0000H  
JP MAIN

ORG 0038H  
JP INTERRUPT

MAIN

ORG 0100H  
LD A, 00H  
OUT (04H), A  
OUT (08H), A  
LD (7300H), A

INC A  
INC A  
LD (74D8H), A  
OUT (18H), A  
IM 1

EI  
LD A, 80H  
OUT (08H), A  
LD A, 9AH  
OUT (03H), A  
LD SP, 7F80H

INITIAL

XOR A, A ; MAINPROGRAM ;

INC A  
LD (74DBH), A

INPUT

LD A, (74DBH)  
DEC A

OUT (10H), A  
SET 07H, A

OUT (01H), A  
CALL DELAY

RES 07H, A  
OUT (01H), A

IN A, (00H)  
LD (74D9H), A

IN A, (C1H)  
AND 0FH

LD (74DAH), A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL DIVIDE4
CALL HEX_DEC
LD A, (74DBH)
LD B, A
LD A, (7500H)
CHACK_CH RRCA
DJNZ CHACK_CH
JP C, MACH_ON
CALL MACH_OFS
JP DISPLAY
MACH_ON CALL MACH_ONS
DISPLAY LD A, (74D8H)
LD B, A
LD A, (74DBH)
SUB B
JR NZ, OUTPUT
LD A, (7800H)
BIT 00H, A
JR NZ, OUTPUT
BIT 01H, A
JR NZ, OUTPUT
BIT 02H, A
JR NZ, OUTPUT
DI
CALL DISP_SUB
EI
LD A, (74D8H)
LD B, A
XOR A
SET 07H, A
SET_CH RLCA
DJNZ SET_CH
OUTPUT OUT (04H), A
LD A, (7500H)
OUT (02H), A
LD A, (74DBH)

```

```
INC A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD B,A
IN A,(14H)
CHACK_CO RRCA
DJNZ CHACK_CO
JP C,CONNEC
LD A,09H
LD (74DBH),A
CONNEC LD B,09H
LD A,(74DBH)
SUB B
JP C,INPUT
JP INITIAL

```

```

;*****;
;*** DIVIDE4 SUB ***;
;*****;

```

```

DIVIDE4 LD DE,(74D9H)
LD BC,0004H
DIVIDE XOR A
LD H,A
LD L,A
LD A,10H
DIV1 RL E
RL D
ADC HL,HL
SBC HL,BC
JR NC,DIV2
ADD HL,BC
DIV2 CCF
DEC A
JR NZ,DIV1
EX DE,HL
ADC HL,HL
LD (74DDH),HL
RET

```

```

;*****;
;***MACHINE ON SUB ***;
;*****;

```

```

MACH_ONS LD BC,(74DOH)

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD DE,74EEH
LD A,(74DBH)
MACH_ON1 INC DE
INC DE
DEC A
JP NZ,MACH_ON1
LD A,(DE)
LD L,A
INC DE
LD A,(DE)
LD H,A
SCF
CCF
SBC HL,BC
JP Z,ZERO
JP NC,MACH_ON4
ZERO LD A,(7500H)
LD HL,74DBH
LD B,(HL)
MACH_ON2 RRCA
DJNZ MACH_ON2
RES 07H,A
LD HL,74DBH
LD B,(HL)
MACH_ON3 RLC A
DJNZ MACH_ON3
LD (7500H),A
MACH_ON4 RET

```

```

;*****;
;*** MACHINE OFF SUB ***;
;*****;

```

```

MACH_OF5 LD BC,(74D0H)
LD DE,74DEH
LD A,(74DBH)
MACH_OF1 INC DE
INC DE
DEC A
JP NZ,MACH_OF1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูผู้ช่วยในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD A,(DE)
LD L,A
INC DE
LD A,(DE)
LD H,A
SCF
CCF
SBC HL,BC
JP Z,ZERO_OFF
JP C,MACH_OF4
ZERO_OFF LD A,(7500H)
LD HL,74DBH
LD B,(HL)
MACH_OF2 RRCA
DJNZ MACH_OF2
SET 7,A
LD HL,74DBH
LD B,(HL)
MACH_OF3 RLCA
DEC B
JP NZ,MACH_OF3
LD (7500H),A
MACH_OF4 RET
;*****;
;*** DISPLAY_SUB ***;
;*****;
DISP_SUB LD D,04H
LD A,FFH
OUT (00H),A
RES 06H,A
OUT (00H),A
BI4 OUT (0CH),A
DEC D
JR NZ,BI4
LD E,02H
LD HL,74D1H
HILO_BIT LD A,(HL)
LD B,08H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD D,A
LD A,D
BI16 RES 06H,A
OUT (00H),A
OUT (0CH),A
RL D
DJNZ BI16
DEC HL
DEC E
JR NZ,HILO_BIT
LD A,FFH
OUT (00H),A
RET

```

```

;*****;
;*** DELAY SUB ***;
;*****;

```

```

DELAY LD B,04H
LOOP3 LD D,0FFH
LOOP2 LD C,0FFH
LOOP1 DEC C
JR NZ,LOOP1
OUT (10H),A
DEC D
JR NZ,LOOP2
DEC B
JR NZ,LOOP3
RET

```

```

;*****;
;*** HEX TO DECIMAL SUB ***;
;*****;

```

```

HEX_DEC LD HL,(74DDH)
LD (74D2H),HL
HTOD XOR A
LD HL,74D7H
LD B,03H
HTOD1 DEC HL
LD (HL),A
DJNZ HTOD1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD C,10H
HTOD2 LD HL,74D2H
RL (HL)
INC HL
RL (HL)
INC HL
LD B,03H
HTOD3 LD A,(HL)
ADC A,A
DAA
LD (HL),A
INC HL
DJNZ HTOD3
DEC C
JR NZ,HTOD2
LD HL,(74D4H)
LD (74D0H),HL
RET
;*****;
;*****;
;*** INTERRUPT MODE ***;
;*****;
;*****;
INTERRUPT OUT (18H),A
EX AF,AF'
EXX
IN A,(C1H)
LD B,04H
KEY SRL A
DJNZ KEY
LD (72FFH),A
LD B,0BH
SUB B
JP NC,MODE_P
JP NUMBER
MODE_P LD A,(72FFH)
LD B,0EH
SUB B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                JP NC,CLEAR
                JP MODE_PRO
CLEAR           LD A,(72FFH)
                LD B,0EH
                SUB B
                JP Z,ENTER
                JP MAIN
ENTER          JP MODE_ENT

                ;*****;
                ;*** MODE PROGRAM P,SP,D ***;
                ;*****;
MODE_PRO       LD A,(7300H)
                LD B,03H
CH_MODE        RRCA
                JP C,RT
                DJNZ CH_MODE
                LD A,(72FFH)
                SUB 0BH
                JP NZ,SP_P
                XOR A
                LD B,07H
LOOP_P1        LD HL,72F8H
                LD (HL),A
                INC HL
                DJNZ LOOP_P1
                LD HL,72F9H
                CALL DISC_INT
                XOR A
                OUT (04H),A
                SET 00H,A
                SET 03H,A
                OUT (08H),A
                LD (7300H),A
                JR RT
SP_P           LD A,(72FFH)
                LD B,0CH
                SUB B

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

XOR A
LD HL,72F6H
LD (HL),A
INC HL
LD (HL),A
OUT (08H),A
OUT (04H),A
LD HL,72F7H
CALL DISP_INT

```

```

XOR A
SET 01H,A
SET 03H,A
OUT (08H),A
LD (7300H),A

```

DIS

```

JR RT
XOR A
LD HL,72F4H
LD (HL),A
INC HL
LD (HL),A
OUT (04H),A
LD HL,72F5H
CALL DISP_EN

```

```

XOR A
SET 02H,A
OUT (08H),A
LD (7300H),A
EX AF,AF

```

RT

```

EXX
EI
RET

```

```

;*****;
;*** NUMBER ***;
;*****;

```

NUMBER

```

LD A,(7300H)
RRCA
JP NC,SETP_MOD

```

CALL PROGRAM

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                JR TO_MAIN
SETP_MOD      RRCA
                JR NC,DISP_MOD
                CALL SET_POIN
                JR TO_MAIN
DISP_MOD      RRCA
                JR NC,TO_MAIN
                CALL DISPLAYO
TO_MAIN       EXX
                EX AF,AF'
                EI
                RET
    
```

```

;*****;
;*** MODE ENTER ***;
;*****;
    
```

```

MODE_ENT      LD A,(7300H)
                RRCA
                JR NC,SET_ENM
                CALL PRO_EN
                JR EN_TOMAI
    
```

```

SET_ENM       RRCA
                JR NC,DISENMOD
                CALL SETP_EN
                JR EN_TOMAI
DISENMOD      RRCA
                JR NC,EN_TOMAI
    
```

```

EN_TOMAI      CALL DISP_EN
                EX AF,AF'
                EXX
                EI
                RET
    
```

```

;*****;
;*** PROGRAM ***;
;*****;
    
```

```

PROGRAM       LD A,(72FEH)
                BIT 00H,A
                JP Z,CHP
                BIT 01H,A
    
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JP Z,ONEP
BIT 05H,A
JP NZ,PRO_LOW
LD A,(72FFH)
SUB OAH
JP Z,IS_LOW
LD A,(72FEH)
BIT 02H,A
JP Z,TWOP
BIT 03H,A
JP Z,THREEP
BIT 04H,A
JP Z,FOURP
RET
CHP LD A,(72FFH)
SUB 01H
JP NC,CHP1
RET
CHP1 LD A,(72FFH)
SUB 09H
JP C,CHP2
RET
CHP2 LD A,(72FFH)
LD (72FAH),A
LD B,A
XOR A
SET 00H,A
LD (72FEH),A
XOR A
SET 07H,A
CHP3 RLCA
DJNZ CHP3
OUT (04H),A
LD A,(7300H)
SET 03H,A
LD (7300H),A
OUT (08H),A
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12

```
ONEP          LD A,(72FFH)
              SUB 0AH
              JP C,ONEP1
              RET
ONEP1         LD A,(72FFH)
              LD (72FBH),A
              LD HL,72FEH
              SET 01H,(HL)
              LD HL,72FCH
              CALL DISP_INT
              RET
IS_LOW        LD HL,72FEH
              SET 05H,(HL)
              LD HL,7300H
              RES 08H,(HL)
              SET 04H,(HL)
              LD A,(7300H)
              OUT (08H),A
              LD HL,72F9H
              CALL DISP_INT
              RET
TWOP          LD A,(72FFH)
              LD B,04H
TWOP1         RLCA
              DJNZ TWOP1
              LD HL,72FBH
              LD C,(HL)
              OR C
              LD (72FBH),A
              LD HL,72FEH
              SET 02H,(HL)
              LD HL,72FCH
              CALL DISP_INT
              RET
THREEP        LD A,(72FFH)
              LD (72FCH),A
              LD HL,72FEH
              SET 03H,(HL)
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD HL,72FCH
CALL DISP_INT
RET
FOURP LD A,(72FFH)
LD B,04H
FOURP1 RLCA
DJNZ FOURP1
LD HL,72FCH
LD C,(HL)
OR C
LD (72FCH),A
LD HL,72FEH
SET 04H,(HL)
LD HL,72FCH
CALL DISP_INT
RET
;*****;
;*** PROGRAM P1 ***;
;*****;
PRO_LOW LD A,(72FFH)
SUB 0AH
JP NZ,NOTL
RET
NOTL LD A,(72FDH)
BIT 00H,A
JP Z,ONEL
BIT 01H,A
JP Z,TWOL
BIT 02H,A
JP Z,THREEL
BIT 03,A
JP Z,FOURL
RET
ONEL LD A,(72FFH)
LD (72F8H),A
XOR A
SET 00,A
LD (72FDH),A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูผู้สอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD HL,72F9H
CALL DISP_INT
RET
TWOL LD A,(72FFH)
LD B,04H
TWOL1 RLCA
DJNZ TWOL1
LD HL,72F8H
LD C,(HL)
OR C
LD (HL),A
LD HL,72FDH
SET 01,(HL)
LD HL,72F9H
CALL DISP_INT
RET
THREEL LD A,(72FFH)
LD (72F9H),A
LD HL,72FDH
SET 02H,(HL)
LD HL,72F9H
CALL DISP_INT
RET
FOURL LD A,(72FFH)
LD B,04H
FOURL1 RLCA
DJNZ FOURL1
LD HL,72F9H
LD C,(HL)
OR C
LD (72F9H),A
LD HL,72FDH
SET 03H,(HL)
LD HL,72F9H
CALL DISP_INT
RET

```

\*\*\*\*\*

เอกสารนี้เป็นเอกสารที่ความลับของโรงเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;\*\*\*\*\*;

```

SET_POIN      LD A,(72F7H)
               BIT 00H,A
               JP Z,SP0
               LD A,(72FFH)
               SUB 0AH
               JP Z,SP_ISL
               RET

SP0            LD A,(72FFH)
               SUB 01H
               JP NC,SP1
               RET

SP1            LD A,(72FFH)
               SUB 09H
               JP C,SP2
               RET

SP2            LD A,(72FFH)
               LD (72F6H),A
               LD B,A
               XOR A
               SET 00H,A
               LD (72F7H),A
               XOR A
               SET 07H,A
               LD HL,74EFH

SP3            RLCA
               INC HL
               INC HL
               DJNZ SP3
               OUT (04H),A
               CALL DISP_INT
               RET

SP_ISL        LD HL,7300H
               RES 03H,(HL)
               SET 04H,(HL)
               LD A,(7300H)
               OUT (08H),A

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD B,A
LD HL,74DFH
SP_ISL1 INC HL
INC HL
DJNZ SP_ISL1
CALL DISP_INT
RET

```

```

;*****;
;*** DISPLAY ***;
;*****;

```

```

DISPLAYO LD A,(72FFH)
SUB 01H
JR NC,DIS1
RET

```

```

DIS1 LD A,(72FFH)
SUB 09H
JR C,DIS2
RET

```

```

DIS2 LD A,(72F4H)
BIT 00H,A
JR Z,DIS3
RET

```

```

DIS3 LD A,(72FFH)
LD (72F5H),A
LD B,A
LD A,01H
LD (72F4H),A
XOR A
SET 07H,A

```

```

DIS4 RLCA
DJNZ DIS4
OUT (04H),A
RET

```

```

;*****;
;*** PROGRAM EN ***;
;*****;

```

```

PRO_EN LD A,(72FEH)

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        JR NZ,PRO_EN1
        RET
PRO_EN1  BIT 05H,A
        JR NZ,PRO_EN2
        RET
PRO_EN2  LD HL,72F8H
        LD DE,74DEH
        LD A,(72FAH)
        LD B,A
        CALL PRO_EN3
        LD HL,72FBH
        LD DE,74EEH
        LD A,(72FAH)
        LD B,A
        CALL PRO_EN3
        XOR A
        LD (7300H),A
        OUT (08H),A
        OUT (04H),A
        RET
PRO_EN3  INC DE
        INC DE
        DJNZ PRO_EN3
        LD A,(HL)
        LD (DE),A
        INC HL
        INC DE
        LD A,(HL)
        LD (DE),A
        RET

```

```

;*****;
;*** DISPLAY_EN ***;
;*****;

```

```

DISP_EN  LD A,(72F4H)
        BIT 00H,A
        JR NZ,DISP_EN1
        RET

```

```

DISP_EN1 LD A,(72F5H)

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD (74D8H),A
XOR A
LD (7300H),A
OUT (08H),A
OUT (04H),A
RET

```

```

;*****;
;*** SET POINT EN ***;
;*****;

```

```

SETP_EN      XOR A
              LD (7300H),A
              OUT (08H),A
              OUT (04H),A
              RET

```

```

;*****;
;*** DISPLAY INT ***;
;*****;

```

```

DISP_INT     LD D,04H
              LD A,FFH
              OUT (00H),A
              RES 06H,A
              OUT (00H),A
BIT_4        OUT (0CH),A
              DEC D
              JR NZ,BIT_4

```

```

HILO         LD E,02H
              LD A,(HL)
              LD B,08H
              LD D,A

```

```

BIT_16       LD A,D
              RES 06H,A
              OUT (00H),A
              OUT (0CH),A
              RL D
              DJNZ BIT_16
              DEC HL

```

```

DEC E
JP NZ,HILO

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LD A, FFH  
OUT (OOH), A  
RET  
END
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

MC14499

7-SEGMENT LED DISPLAY DECODER/DRIVER WITH SERIAL INTERFACE

The MC14499 is a 7-segment alphanumeric LED decoder driver with a serial interface port to provide communication with CMOS microprocessors and microcomputers. This device features NPN output drivers which allow interfacing to common cathode LED displays through external sense resistors.

- High Current Segment Drivers on Chip
- CMOS MPU Compatible Input Levels
- Wide Operating Voltage Range: 4.5 to 6.0 V
- Drive Input Drivers with Tri-state Outputs

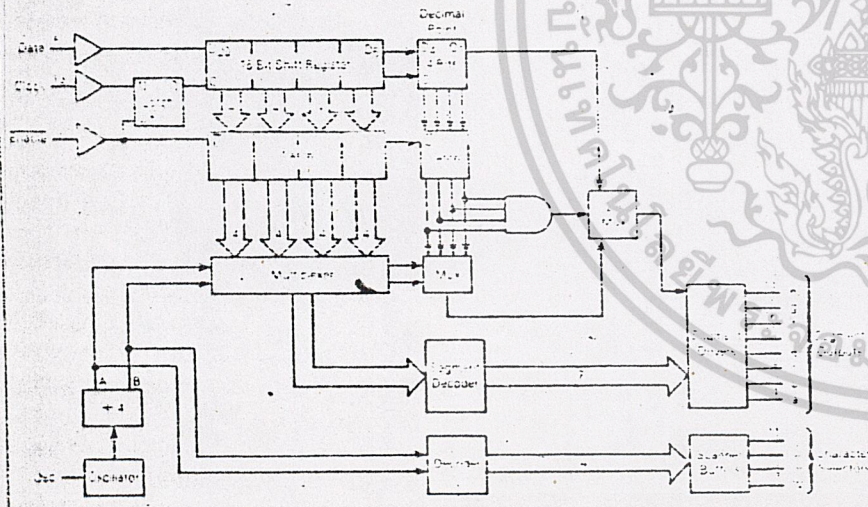
CMOS LSI

LOW POWER COMPLEMENTARY CMOS

7-SEGMENT LED DISPLAY DECODER/DRIVER WITH SERIAL INTERFACE



FIGURE 1 - BLOCK DIAGRAM



\* Transparent Latch

VDD = Pin 18  
VSS = Pin 9

MC14499

MAXIMUM RATINGS (Voltages referenced to VSS)

| Rating                      | Symbol           | Value             | Unit |
|-----------------------------|------------------|-------------------|------|
| DC Supply Voltage           | VDD              | -0.5 to +7.0      | Vdc  |
| Input Voltage, All Inputs   | V <sub>IN</sub>  | -0.5 to VDD + 0.5 | Vdc  |
| Operating Temperature Range | T <sub>A</sub>   | 0 to +70          | °C   |
| Storage Temperature Range   | T <sub>STG</sub> | -65 to +150       | °C   |

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V<sub>IN</sub> and V<sub>OUT</sub> be constrained to the range VSS < V<sub>IN</sub> or V<sub>OUT</sub> < VDD.

ELECTRICAL CHARACTERISTICS (VDD = 4.5 to 6.5 V)

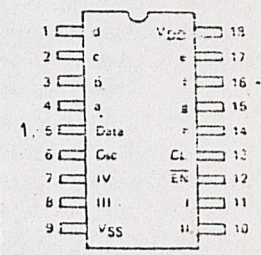
| Characteristic  | Pin                 | Symb.                               | 0°C      |          | 25°C     |          | 70°C    |         | Unit |
|---|---------------------|-------------------------------------|----------|----------|----------|----------|---------|---------|------|
|   |                     |                                     | Min.     | Max.     | Min.     | Typ.     | Max.    | Min.    |      |
| Input Voltage '0' level   | 5,10,13             | V <sub>IL</sub>                     | 0.7xVDD  | 0.5xVDD  | -        | 0.45xVDD | 0.3xVDD | 0.2xVDD | Vdc  |
| Input Voltage '1' level   | 5,10,13             | V <sub>IH</sub>                     | 0.7xVDD  | 0.7xVDD  | 0.55xVDD | -        | 0.7xVDD | 0.8xVDD | Vdc  |
| Input Current (V <sub>IN</sub> = 0 to VDD)  |                     | I <sub>IN</sub>                     | ±0.1     | ±0.1     | ±0.001   | ±0.1     | ±0.1    | ±1.0    | µA   |
| Activator Input Voltage '0' level   | 6                   | V <sub>LO</sub>                     | 0.75xVDD | 0.25xVDD | -        | 0.3xVDD  | 0.2xVDD | 0.2xVDD | Vdc  |
| Activator Input Voltage '1' level   | 6                   | V <sub>HI</sub>                     | 0.75xVDD | 0.75xVDD | 0.7xVDD  | -        | 0.6xVDD | 0.7xVDD | Vdc  |
| Activator Input Current (V <sub>OSC</sub> = 0, V <sub>OSC</sub> = VDD)                  |                     | I <sub>OSC</sub>                    | 100      | 30       | 50       | 30       | 10      | 10      | µA   |
| Segment Driver Voltage below VDD  | 1-4, 14, 15, 16, 17 | V <sub>DD</sub> - V <sub>SEGH</sub> | 1.1      | -        | 0.9      | 1.0      | 1.1     | 1.1     | Vdc  |
| I <sub>OUT</sub> = 50mA   |                     |                                     | 0.8      | -        | 0.7      | 0.75     | 0.8     | 0.8     | Vdc  |
| I <sub>OUT</sub> = 10mA   |                     |                                     |          |          |          |          |         |         | Vdc  |
| Segment Driver OFF Leakage (V <sub>OUT</sub> = 0)                                       |                     | I <sub>OFF</sub>                    | 100      | -        | 1        | 50       | 100     | 100     | µA   |
| Digit Drivers Source (I <sub>OH</sub> ) V <sub>OUT</sub> = 0.8 V                        | 7,8,10,11           | I <sub>DOH</sub>                    | 6        | -        | 5.5      | 8        | -       | 4       | mA   |
| Sink (I <sub>OL</sub> ) V <sub>OUT</sub> = 0.5 V  |                     | I <sub>DOL</sub>                    | -0.2     | -        | -0.2     | -2       | -       | -0.1    | mA   |
| Quiescent Current (V <sub>IN</sub> = 0, I <sub>OUT</sub> = 0, C <sub>OSC</sub> = 15 nF) | 18                  | I <sub>Q</sub>                      | 1        | -        | 0.5      | 1        | -       | 1       | mA   |
| Maximum Power Dissipation   |                     | P <sub>DM</sub>                     | 500      | -        | -        | 500      | -       | 500     | mW   |

SWITCHING CHARACTERISTICS (VDD = 5V ± 10%, TA = 0 to 70°C)

| Characteristic       | Fig. | Symbol             | Min. | Max. | Unit |
|----------------------|------|--------------------|------|------|------|
| Clock High time      | 3    | t <sub>CH</sub>    | 2    | -    | µs   |
| Clock Low time       | 3    | t <sub>CL</sub>    | 2    | -    | µs   |
| Clock Rise time      | 3    | t <sub>CR</sub>    | -    | 2    | µs   |
| Clock Fall time      | 3    | t <sub>CF</sub>    | -    | 2    | µs   |
| Enable Lead time     | 3    | t <sub>Elead</sub> | 200  | -    | ns   |
| Enable Lag time      | 3    | t <sub>Elag</sub>  | 200  | -    | ns   |
| Data Set-up time     | 3    | t <sub>DSup</sub>  | 200  | -    | ns   |
| Data Hold time       | 3    | t <sub>Dhold</sub> | 1    | -    | µs   |
| Scanner Frequency*   | 5    | 1/Scan             | 50   | 300  | Hz   |
| Out/Digit Lead time  | 5    | t <sub>OD</sub>    | 10   | -    | µs   |
| Out/Segment Lag time | 5    | t <sub>OS</sub>    | 10   | -    | µs   |
| Digit Overlap        | 5    | t <sub>OV</sub>    | -    | 5    | µs   |

\* Scanner Capacitance = 22nF.

PIN ASSIGNMENT



CIRCUIT OPERATION

The circuit accepts a 20-bit input, 16-bits for the four digit display plus 4-bits for the decimal point - these latter four-bits are optional.

The input sequence is the decimal point code followed by the four digits, as shown in figure 2.

In order to enter data the enable input,  $\overline{EN}$ , must be low, = 0. The sample and shift are accomplished on the falling clock edge, see figure 3. Data are loaded from the shift register to the latches when  $\overline{EN}$  goes high, = 1. While the shift register is being loaded the previous data are stored in the latches.

If the decimal point is used the system requires 20 clock pulses to load data, otherwise only 16 are required.

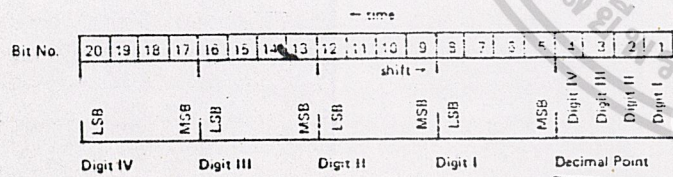
CASCADING

The circuit can be cascaded in the following manner.

If a 1111 word is loaded into the decimal point latch, the output of the shift register is switched to the decimal point driver, see figure 4. Therefore, to cascade n four digit display drivers a set-up is used which will firstly load the 1111 cascading word:

- 1  $\overline{EN} = 0$
- 2 Load 20 bits, the first four bits being 1, with 20 clock pulses.
- 3  $\overline{EN} = 1$ , to load the latch
- 4 Repeat steps 1 to 3 (n-1) times
- 5 (nX20) bits can be loaded into n circuits, with 1111 as decimal point word to continue the cascading.

FIGURE 2 - INPUT SEQUENCE



SCANNER

The scanner frequency is determined by an on-chip oscillator, which requires an external frequency determining capacitor. The capacitor voltage varies between two trigger levels at the oscillator frequency.

An external oscillator signal can be used, within the recommended operating range of 200 to 800Hz - to avoid flicker and digit overlap. For test purposes this frequency can be increased up to 10KHz.

A divide by four counter provides four non-overlapping scanner waveforms corresponding to the four digits - see figure 5.

SEGMENT DECODER

The code used in this matrix decoder is shown in figure 6.

OUTPUT DRIVERS

There are two different drivers:

The segment and decimal point drivers, these are NPN emitter followers with no current limiting devices.

The digit output buffers. These are short circuit protected CMOS devices.

A typical application circuit is shown in figure 7.

FIGURE 3a - SERIAL INPUT, POSITIVE CLOCK

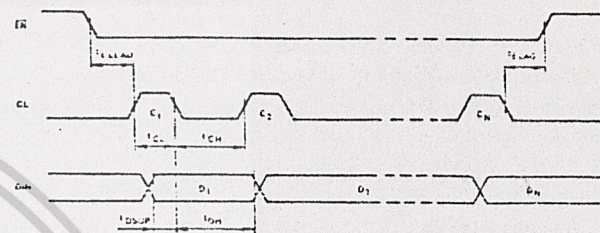


FIGURE 3b - SERIAL INPUT, NEGATIVE CLOCK

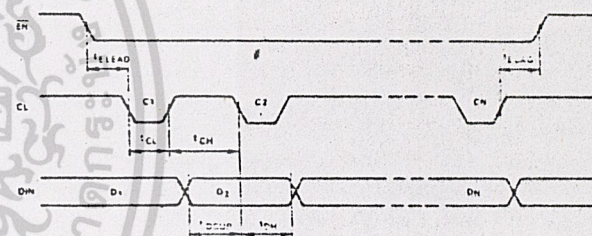


FIGURE 4 - CASCADING MC 14499s

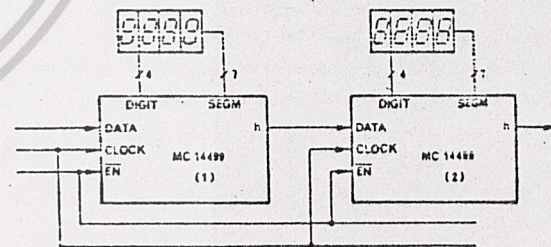


FIGURE 5 - SCANNER WAVEFORMS

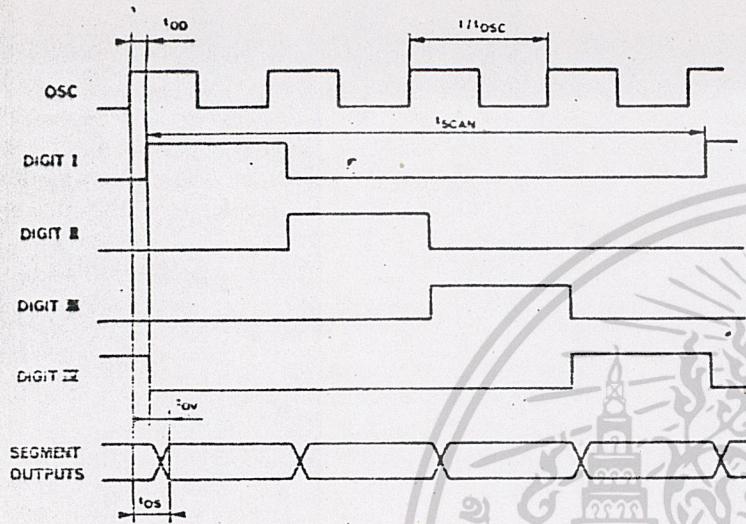
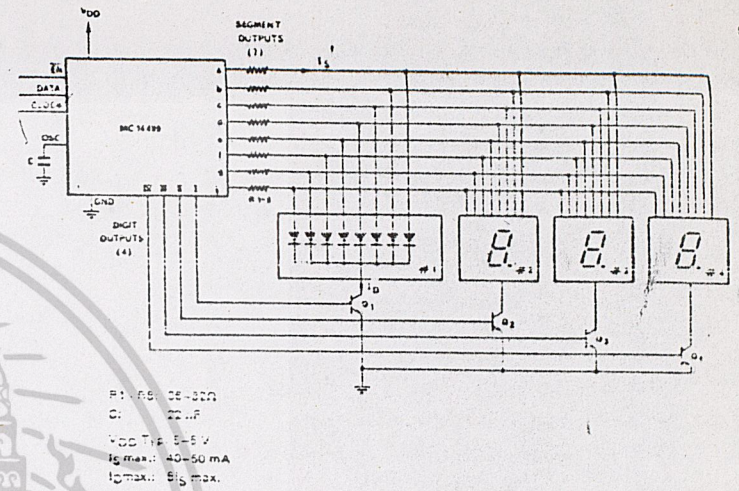


FIGURE 6 - SEGMENT CODE

| Digit | Segment Code |
|-------|--------------|
| 0000  | 1100         |
| 0001  | 1101         |
| 0010  | 1110         |
| 0011  | 1111         |
| 0100  | 1000         |
| 0101  | 1001         |
| 0110  | 1010         |
| 0111  | 1011         |

FIGURE 7 - APPLICATION EXAMPLE



ICL 33  
4

**INTERMIL**

# ICL7109 12 Bit Binary A/D Converter for Microprocessor Interfaces

## FEATURES

- 12 bit binary (plus polarity and overrange) dual slope integrating analog-to-digital converter.
- Byte-organized TTL-compatible three-state outputs and UART handshake mode for simple parallel or serial interfacing to microprocessor systems.
- RUN/HOLD Input and STATUS output can be used to monitor and control conversion timing.
- True differential input and differential reference.
- Low noise — typically 15 $\mu$ V p-p.
- 1pA typical input current.
- Operates at up to 30 conversions per second.
- On-chip oscillator operates with inexpensive 3.58MHz TV crystal giving 7.5 conversions per second for 60Hz rejection. May also be operated as RC oscillator for other clock frequencies.
- Fabricated using MAX-CMOS™ technology combining analog and digital functions on a single low power LSI CMOS chip.
- All inputs fully protected against static discharge; no special handling precautions necessary.

## GENERAL DESCRIPTION

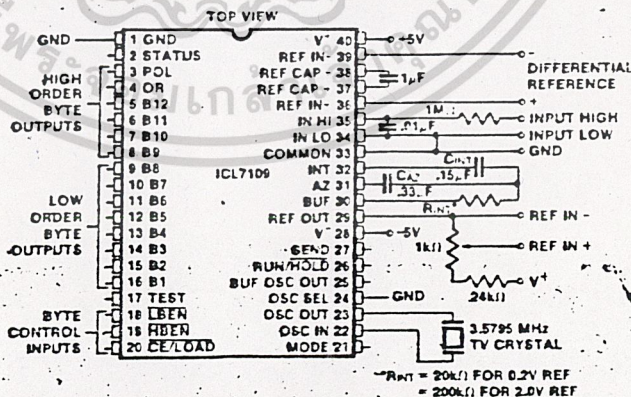
The ICL7109 is a high performance, low power integrating A/D converter designed to easily interface with microprocessors.

The output data (12 bits, polarity and overrange) may be directly accessed under control of two byte enable inputs and a chip select input for a simple parallel bus interface. A UART handshake mode is provided to allow the ICL7109 to work with industry-standard UARTs in providing serial data transmission, ideal for remote data logging applications. The RUN/HOLD input and STATUS output allow monitoring and control of conversion timing.

The ICL7109 provides the user with the high accuracy, low noise, low drift, versatility and economy of the dual-slope integrating A/D converter. Features like true differential input and reference, drift of less than 1 $\mu$ V/°C, maximum input bias current of 10pA, and typical power consumption of 20mW make the ICL7109 an attractive per-channel alternative to analog multiplexing for many data acquisition applications.

## PIN CONFIGURATION AND TEST CIRCUIT:

(See Figure 1 for typical connection to a UART or Microcomputer)



(OUTLINE DWGS DL, JL, PL)

## ORDERING INFORMATION

| Part | Temp. Range     | Package            | Order Number |
|------|-----------------|--------------------|--------------|
| 7109 | -55°C to +125°C | 40-Pin Ceramic DIP | ICL7109MDL   |
| 7109 | -20°C to +85°C  | 40-Pin Ceramic DIP | ICL7109IDL   |
| 7109 | -20°C to +85°C  | 40-Pin CERDIP      | ICL7109JL    |
| 7109 | 0°C to 70°C     | 40-Pin Plastic DIP | ICL7109PL    |

**ABSOLUTE MAXIMUM RATINGS**

|  |                                  |
|--|----------------------------------|
| Positive Supply Voltage (GND to V <sup>+</sup> ) | +6.2V                            |
| Negative Supply Voltage (GND to V <sup>-</sup> ) | -9V                              |
| Analog Input Voltage (Lo or Hi) (Note 1)         | V <sup>+</sup> to V <sup>-</sup> |
| Reference Input Voltage (Lo or Hi) (Note 1)      | V <sup>+</sup> to V <sup>-</sup> |
| Digital Input Voltage                            | V <sup>+</sup> + 0.3V            |
| (Pins 2-27) (Note 2)                             | GND - 0.3V                       |
| Power Dissipation (Note 3)                       |                                  |
| Ceramic Package                                  | 1W @ +85°C                       |
| Plastic Package                                  | 500mW @ +70°C                    |
| Operating Temperature                            |                                  |
| Ceramic Package (MDL)                            | -55°C ≤ T <sub>A</sub> ≤ +125°C  |
| (IDL)  | -25°C ≤ T <sub>A</sub> ≤ +85°C   |
| Plastic Package (CPL)                            | 0°C ≤ T <sub>A</sub> ≤ +70°C     |
| Storage Temperature                              | -55°C ≤ T <sub>A</sub> ≤ +125°C  |
| Lead Temperature (soldering, 60 sec.)            | +300°C                           |

\*COMMENT: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the devices. This is a stress rating only and functional operation of the devices at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

**TABLE I OPERATING CHARACTERISTICS**

All parameters with V<sup>+</sup> = +5V, V<sup>-</sup> = -5V, GND = 0V, T<sub>A</sub> = 25°C, unless otherwise indicated.  
Test circuit as shown on page 1.

4

**ANALOG SECTION**

| PARAMETER  | SYMBOL            | CONDITIONS  | MIN                  | TYP  | MAX                   | UNITS                |
|--|-------------------|---|----------------------|--|-----------------------|----------------------|
| Zero Input Reading   |                   | V <sub>IN</sub> = 0.0V<br>Full Scale = 409.6mV  | -0000 <sub>8</sub>   | ±0000 <sub>8</sub>                                 | +0000 <sub>8</sub>    | Octal Reading        |
| Ratiometric Reading  |                   | V <sub>IN</sub> = V <sub>REF</sub><br>V <sub>REF</sub> = 204.8mV  | 3777 <sub>8</sub>    | 3777 <sub>8</sub><br>4000 <sub>8</sub>             | 4000 <sub>8</sub>     | Octal Reading        |
| Non-Linearity (Max deviation from best straight line fit)                              |                   | Full Scale = 409.6mV to 4.096V<br>Over full operating temperature range.  | -1                   | ±2   | +1                    | Counts               |
| Roll-over Error (difference in reading for equal pos. and neg. inputs near full scale) |                   | Full Scale = 409.6mV to 4.096V<br>Over full operating temperature range.  | -1                   | ±2   | +1                    | Counts               |
| Common Mode Rejection Ratio  | CMRR              | V <sub>CM</sub> = 1V, V <sub>IN</sub> = 0V<br>Full Scale = 409.6mV  |                      | 50   |                       | μV/V                 |
| Input Common Mode Range  | VCMR              | Input Hi, Input Lo, Common  | V <sup>-</sup> - 1.5 |  | V <sup>+</sup> - 1.0  | V                    |
| Noise (p-p value not exceeded 95% of time)   | e <sub>n</sub>    | V <sub>IN</sub> = 0V<br>Full Scale = 409.6mV  |                      | 15   |                       | μV                   |
| Leakage current at Input   | I <sub>IK</sub>   | V <sub>IN</sub> = 0 A: Devices 25°C<br>ICL7109CPL 0°C ≤ T <sub>A</sub> ≤ +70°C<br>ICL7109IDC -25°C ≤ T <sub>A</sub> ≤ +85°C<br>ICL7109MDL -55°C ≤ T <sub>A</sub> ≤ +125°C |                      | 1<br>20<br>100<br>2                                | 10<br>100<br>250<br>5 | pA<br>pA<br>pA<br>nA |
| Zero Reading Drift   |                   | V <sub>IN</sub> = 0V  |                      | 0.2  | 1                     | μV/°C                |
| Scale Factor Temperature Coefficient   |                   | V <sub>IN</sub> = 408.9mV ⇒ 7770 <sub>8</sub> reading<br>Ext. Ref. 0 ppm/°C   |                      | 1  | 5                     | ppm/°C               |
| Supply Current V <sup>+</sup> to GND   | I <sup>+</sup>    | V <sub>IN</sub> = 0, Crystal Osc. 3.58MHz test circuit<br>Pins 2-21, 25, 26, 27, 29, open   |                      | 700  | 1500                  | μA                   |
| Supply Current V <sup>+</sup> to V <sup>-</sup>  | I <sub>SUPP</sub> |   |                      | 700  | 1500                  | μA                   |
| Ref Out Voltage  | V <sub>REF</sub>  | Referred to V <sup>+</sup> , 25kΩ between V <sup>+</sup> and REF OUT  | -2.4                 | -2.8   | -3.2                  | V                    |
| Ref Out Temp. Coefficient  |                   | 25kΩ between V <sup>+</sup> and REF OUT   |                      | 80   |                       | ppm/°C               |
| Input Common Mode Range  | V <sub>CM</sub>   | IN HI, IN LO, COMMON  | V <sup>-</sup> + 1.5 | V <sup>+</sup> - 0.5<br>to<br>V <sup>-</sup> + 1.0 | V <sup>+</sup> - 1.0  | V                    |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ICL7109

INTERMIL

## DIGITAL SECTION

| PARAMETER                          | SYMBOL          | CONDITIONS   | MIN                     | TYP       | MAX     | UNITS   |
|------------------------------------|-----------------|--|-------------------------|-----------|---------|---------|
| Output High Voltage                | V <sub>OH</sub> | I <sub>OUT</sub> = 100 $\mu$ A<br>Pins 2-16, 18, 19, 20                    | 3.5                     | 4.3       |         | V       |
| Output Low Voltage                 | V <sub>OL</sub> | I <sub>OUT</sub> = 1.6mA   |                         | 0.2       | 0.4     | V       |
| Output Leakage Current             |                 | Pins 3-16 high impedance   |                         | $\pm 0.1$ | $\pm 1$ | $\mu$ A |
| Control I/O Pullup Current         |                 | Pins 18, 19, 20 V <sub>OUT</sub> = V <sup>-</sup> -3V<br>MODE input at GND |                         | 5         |         | $\mu$ A |
| Control I/O Loading                |                 | HBEN Pin 19 LBEN Pin 18  |                         |           | 50      | pF      |
| Input High Voltage                 | V <sub>IH</sub> | Pins 16-21, 26, 27<br>referred to GND                                      | 2.5                     |           |         | V       |
| Input Low Voltage                  | V <sub>IL</sub> | Pins 16-21, 26, 27<br>referred to GND                                      |                         |           | 1       | V       |
| Input Pull-up Current              |                 | Pins 26, 27 V <sub>OUT</sub> = V <sup>-</sup> -3V                          |                         | 5         |         | $\mu$ A |
| Input Pull-up Current              |                 | Pins 17, 24 V <sub>OUT</sub> = V <sup>-</sup> -3V                          |                         | 25        |         | $\mu$ A |
| Input Pull-down Current            |                 | Pin 21 V <sub>OUT</sub> = GND +3V  |                         | 5         |         | $\mu$ A |
| Oscillator Output Current          | High            | O <sub>OH</sub>  | V <sub>OUT</sub> = 2.5V | 1         |         | mA      |
|                                    | Low             | O <sub>OL</sub>  | V <sub>OUT</sub> = 2.5V | 1.5       |         | mA      |
| Buffered Oscillator Output Current | High            | BO <sub>OH</sub>   | V <sub>OUT</sub> = 2.5V | 1         |         | mA      |
|                                    | Low             | BO <sub>OL</sub>   | V <sub>OUT</sub> = 2.5V | 3         |         | mA      |
| MODE Input Pulse Width             | tw              |  | 50                      |           |         | ns      |

Note 1: Input voltages may exceed the supply voltages provided the input current is limited to  $\pm 100\mu$ A.

Note 2: Due to the SCR structure inherent in the process used to fabricate these devices, connecting any digital inputs or outputs to voltages greater than V<sup>+</sup> or less than GND may cause destructive device latchup. For this reason it is recommended that no inputs from sources other than the same power supply be applied to the ICL7109 before its power supply is established, and that in multiple supply systems the supply to the ICL7109 be activated first.

Note 3: This limit refers to that of the package and will not be obtained during normal operation.

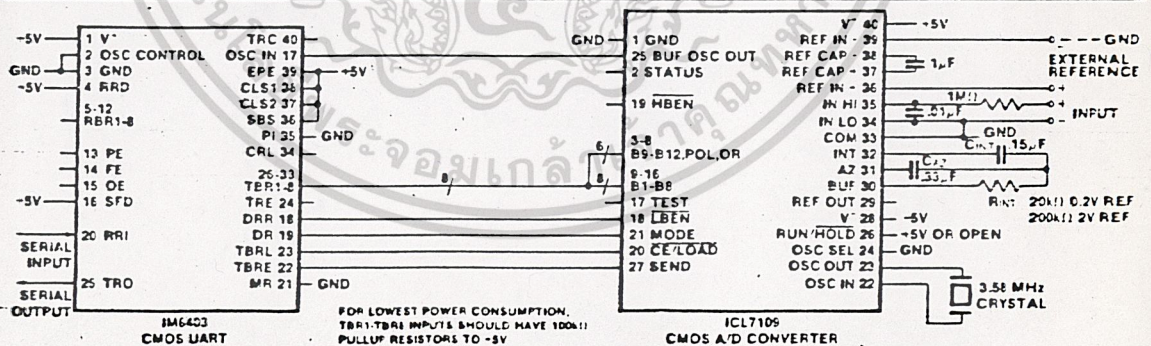


Figure 1A. Typical Connection Diagram UART interface - To transmit latest result, send any word to UART

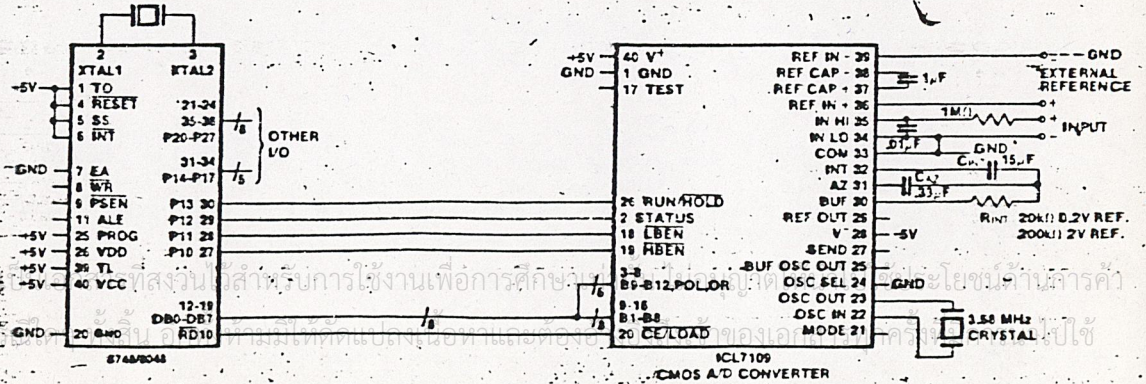


Figure 1B: Typical Connection Diagram Parallel Interface With MCS-48 Microcomputer

TABLE 2 - Pin Assignment and Function Description

| PIN | SYMBOL  | DESCRIPTION   |
|-----|---------|---|
| 1   | GND     | Digital Ground, 0V, Ground return for all digital logic   |
| 2   | STATUS  | Output High during integrate and deintegrate until data is latched.<br>Output Low when analog section is in Auto-Zero configuration.  |
| 3   | POL     | Polarity - HI for Positive Input.   |
| 4   | OR      | Overrange - HI if Overranged.   |
| 5   | B12     | Bit 12 (Most Significant Bit)   |
| 6   | B11     | Bit 11  |
| 7   | B10     | Bit 10  |
| 8   | B9      | Bit 9   |
| 9   | B8      | Bit 8   |
| 10  | B7      | Bit 7   |
| 11  | B6      | Bit 6   |
| 12  | B5      | Bit 5   |
| 13  | B4      | Bit 4   |
| 14  | B3      | Bit 3   |
| 15  | B2      | Bit 2   |
| 16  | B1      | Bit 1 (Least Significant Bit)   |
| 17  | TEST    | Input High - Normal Operation.<br>Input Low - Forces all bit outputs high.<br>Note: This input is used for test purposes only.  |
| 18  | LBEN    | Low Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates low order byte outputs B1-B8.<br>- With Mode (Pin 21) high, this pin serves as a low byte flag output used in handshake mode. See Figures 7, 8, 9.              |
| 19  | HBEN    | High Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates high order byte outputs B9-B12, POL, OR.<br>- With Mode (Pin 21) high, this pin serves as a high byte flag output used in handshake mode. See Figures 7, 8, 9. |
| 20  | CE/LOAD | Chip Enable Load - With Mode (Pin 21) low, CE/LOAD serves as a master output enable. When high, B1-B12, POL, OR outputs are disabled.<br>- With Mode (Pin 21) high, this pin serves as a load strobe used in handshake mode. See Figures 7, 8, 9.                 |

All three state output data bits

HI = true

| PIN | SYMBOL         | DESCRIPTION  |
|-----|----------------|--|
| 21  | MODE           | Input Low - Direct output mode where CE/LOAD (Pin 20), HBEN (Pin 19) and LBEN (Pin 18) act as inputs directly controlling byte outputs.<br>Input Pulsed High - Causes immediate entry into handshake mode and output of data as in Figure 9.<br>Input High - Enables CE/LOAD (Pin 20), HBEN (Pin 19), and LBEN (Pin 18) as outputs, handshake mode will be entered and data output as in Figures 7 and 8 at conversion completion. |
| 22  | OSC IN         | Oscillator Input   |
| 23  | OSC OUT        | Oscillator Output  |
| 24  | OSC SEL        | Oscillator Select - Input high configures OSC IN, OSC OUT, BUF OSC OUT as RC oscillator - clock will be same phase and duty cycle as BUF OSC OUT.<br>- Input low configures OSC IN, OSC OUT for crystal oscillator - clock frequency will be 1/5 <sup>th</sup> of frequency at BUF OSC OUT.  |
| 25  | BUF OSC OUT    | Buffered Oscillator Output   |
| 26  | RUN/HOLD       | Input High - Conversions continuously performed every 8192 clock pulses.<br>Input Low - Conversion in progress completed, converter will stop in Auto-Zero 7 counts before integrate.  |
| 27  | SEND           | Input - Used in handshake mode to indicate ability of an external device to accept data.   |
| 28  | V <sup>-</sup> | Analog Negative Supply - Nominally -5V with respect to GND (Pin 1).  |
| 29  | REF OUT        | Reference Voltage Output - Nominally 2.8V down from V <sup>-</sup> (Pin 40).   |
| 30  | BUFFER         | Buffer Amplifier Output  |
| 31  | AUTO-ZERO      | Auto-Zero Node - Inside foil of C <sub>AZ</sub>  |
| 32  | INTEGRATOR     | Integrator Output - Outside foil of C <sub>INT</sub>   |
| 33  | COMMON         | Analog Common - System is Auto-Zeroed to COMMON  |
| 34  | INPUT LO       | Differential Input Low Side  |
| 35  | INPUT HI       | Differential Input High Side   |
| 36  | REF IN +       | Differential Reference Input Positive  |
| 37  | REF CAP +      | Reference Capacitor Positive   |
| 38  | REF CAP -      | Reference Capacitor Negative   |
| 39  | REF IN -       | Differential Reference Input Negative  |
| 40  | V <sup>+</sup> | Positive Supply Voltage - Nominally +5V with respect to GND (Pin 1).   |

4

Note: All digital levels are positive true.

DETAILED DESCRIPTION

Analog Section

Figure 2 shows the equivalent circuit of the Analog Section of the ICL7109. When the RUN/HOLD input is left open or connected to V<sup>+</sup>, the circuit will perform conversions at a rate determined by the clock frequency (8192 clock periods per cycle). Each measurement cycle is divided into three phases as shown in Figure 3. They are (1) Auto-Zero (AZ), (2) Signal Integrate (INT) and (3) Deintegrate (DE).

Auto-Zero Phase

During auto-zero three things happen. First, input high and low are disconnected from their pins and internally shorted to analog COMMON. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-zero capacitor C<sub>AZ</sub> to compensate for offset voltages in

the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the AZ accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than 10 $\mu$ V.

2. Signal Integrate Phase

During signal integrate the auto-zero loop is opened, the internal short is removed and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between IN HI and IN LO for a fixed time of 2048 clock periods. Note that this differential voltage can be within the common mode range of the inputs. At the end of this phase, the polarity of the integrated signal is determined.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

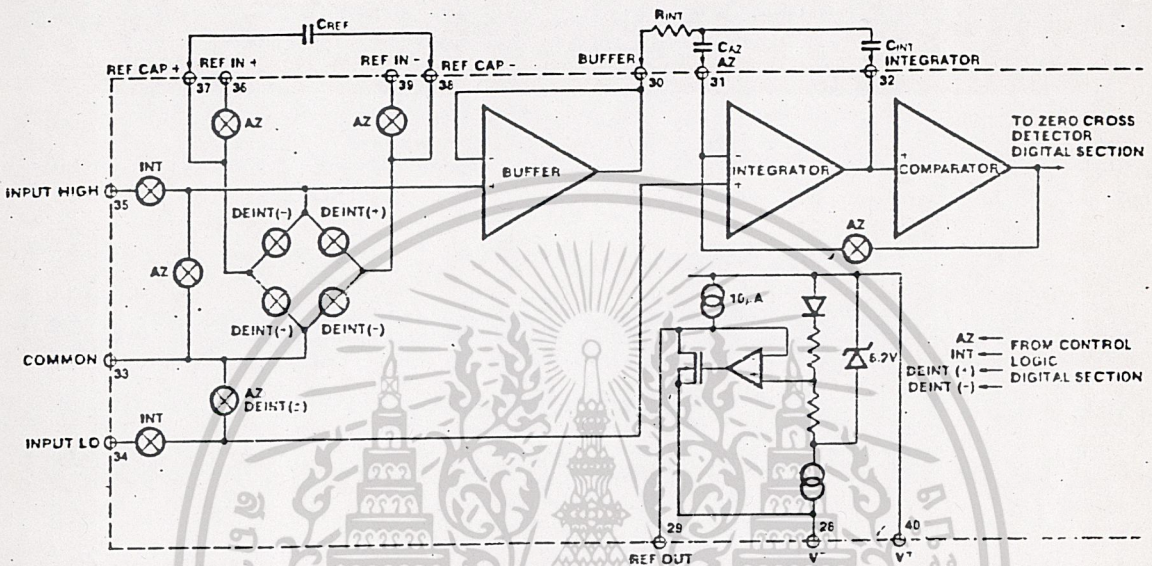


Figure 2: Analog Section

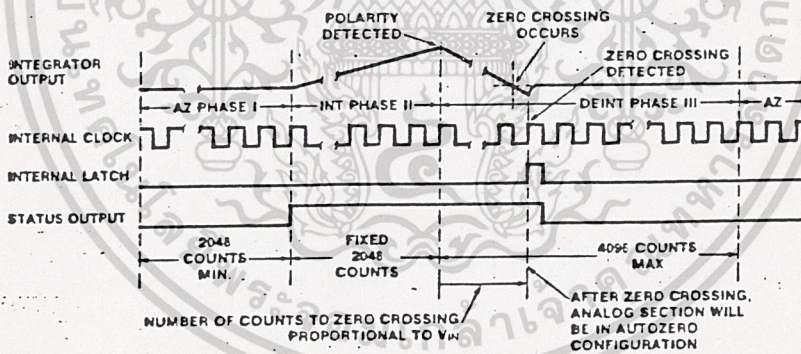


Figure 3: Conversion Timing (RUN/HOLD Pin High)

3. De-Integrate Phase

The final phase is de-integrate, or reference integrate. Input low is internally connected to analog COMMON and input high is connected across the previously charged (during auto-zero) reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to zero crossing (established in Auto Zero) with a fixed slope. Thus the time for the output to return to zero (represented by the number of clock periods counted) is proportional to the input signal.

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier, or specifically from 1.0 volts below the positive supply to 1.5 volts above the negative supply. In this range the system has a CMRR of 86dB typical. However, since the integrator also swings with the common mode voltage, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common mode voltage with a near full-scale negative differential input voltage. The negative input signal drives the integrator

positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator swing can be reduced to less than the recommended 4V full scale with some loss of accuracy. The integrator output can swing within 0.3 volts of either supply without loss of linearity.

The ICL7109 has, however, been optimized for operation with analog common near digital ground. With power supplies of +5V and -5V, this allows a 4V full scale integrator swing positive or negative maximizing the performance of the analog section.

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to stray capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to deintegrate a positive signal but lose charge (decrease voltage) when called up to deintegrate a negative input signal. This difference in reference for (+) or (-) input voltages will give a roll-over error. However, by

# ICL7109

...the reference capacitor large enough in comparison to the stray capacitance, this error can be held to less than 0.5 count for the worst case condition (see Component Value Selection below).

The rollover error from these sources is minimized by having the reference common mode voltage near or at Analog COMMON.

## Component Value Selection

For optimum performance of the analog section, care must be taken in the selection of values for the integrator capacitor and resistor, auto-zero capacitor, reference voltage, and conversion rate. These values must be chosen to suit the particular application.

The most important consideration is that the integrator output swing (for full-scale input) be as large as possible. For example, with  $\pm 5V$  supplies and COMMON connected to GND, the nominal integrator output swing at full scale is  $\pm 4V$ . Since the integrator output can go to 0.3V from either supply without significantly affecting linearity, a 4V integrator output swing allows 0.7V for variations in output swing due to component value and oscillator tolerances. With  $\pm 5V$  supplies and a common mode range of  $\pm 1V$  required, the component values should be selected to provide  $\pm 3V$  integrator output swing. Noise and rollover errors will be slightly worse than in the  $\pm 4V$  case. For larger common mode voltage ranges, the integrator output swing must be reduced further. This will increase both noise and rollover errors. To improve the performance, supplies of  $\pm 6V$  may be used.

## Integrating Resistor

Both the buffer amplifier and the integrator have a class A output stage with 100 $\mu A$  of quiescent current. They supply 20 $\mu A$  of drive current with negligible non-linearity. The integrating resistor should be large enough to remain in this very linear region over the input voltage range, but small enough that undue leakage requirements are not placed on the PC board. For 4.096 volt full scale, 200k $\Omega$  is near optimum and similarly a 20k $\Omega$  for a 409.6mV scale. For other values of full scale voltage, R<sub>INT</sub> should be chosen by the relation

$$R_{INT} = \frac{\text{full scale voltage}}{20\mu A}$$

## Integrating Capacitor

The integrating capacitor C<sub>INT</sub> should be selected to give the maximum integrator output voltage swing without saturating the integrator (approximately 0.3 volt from either supply). For the ICL7109 with  $\pm 5$  volt supplies and analog common connected to GND, a  $\pm 3.5$  to  $\pm 4$  volt integrator output swing is nominal. For 7-1/2 conversions per second (63.72kHz clock frequency) as provided by the crystal oscillator, nominal values for C<sub>INT</sub> and C<sub>AZ</sub> are 0.15 $\mu F$  and 0.33 $\mu F$ , respectively. If different clock frequencies are used, these values should be changed to maintain the integrator output voltage swing. In general, the value of C<sub>INT</sub> is given by

$$C_{INT} = \frac{\text{integrator output voltage swing}}{(2048 \times \text{clock period}) (20\mu A)}$$

An additional requirement of the integrating capacitor is that it have low dielectric absorption to prevent rollover errors. While other types of capacitors are adequate for this application, polypropylene capacitors give undetectable errors at reasonable cost up to 85°C. For the military temperature range, Teflon capacitors are recommended.

...While their dielectric absorption characteristics vary somewhat from unit to unit, selected devices should give less than 0.5 count of error due to dielectric absorption.

## Auto-Zero Capacitor

The size of the auto-zero capacitor has some influence on the noise of the system; a big capacitor, giving less noise. However, it cannot be increased without limits since it is parallel with the integrating capacitor. Forms an RC time constant that determines the speed of recovery from overloads and more important the error that exists at the end of an auto-zero cycle. For 409.6mV full scale where noise is very important and the integrating resistor small, a value of C<sub>AZ</sub> twice C<sub>INT</sub> is optimum. Similarly for 4.096V full scale where recovery is more important than noise, a value of C<sub>AZ</sub> equal to half of C<sub>INT</sub> is recommended.

For optimum rejection of stray pickup, the outer foil of C<sub>AZ</sub> should be connected to the F.C. summing junction and the inner foil to pin 31. Similarly, the outer foil of C<sub>INT</sub> should be connected to pin 32 and the inner foil to the R-C summing junction. Teflon or equivalent capacitor are recommended above 85°C for their low leakage characteristic.

## Reference Capacitor

A 1 $\mu F$  capacitor gives good results in most applications. However, where a large common mode voltage exists the reference level is not at analog ground and a 409.6mV scale is used, a larger value is required to prevent rollover error. Generally 10 $\mu F$  will hold the rollover error to 0.5 count in this instance. Agreed that one or two ceramic capacitors should be used for the reference voltage at 85°C for their low leakage characteristic.

## Reference Voltage

The analog input required to give a full scale output of 4096 counts is V<sub>IN</sub> = 2V<sub>REF</sub>. Thus, for a 4096 count reference of 2.048V should be used for a 4.096V full scale, and 204.8mV should be used for a 409.6mV full scale. However, in many applications where the A/D is measuring the output of a transducer, there will exist a scale factor other than unity between the analog input voltage to be measured and the desired digital output. For instance, in a weighing system, the designer might find a scale factor of 0.682V. Instead of dividing the input from a 204.8mV, the input voltage should be measured directly and a reference voltage of 0.241V should be used. Suitable values for integrating resistor and capacitor are 34k $\Omega$  and 0.15 $\mu F$ . This involves a divider on the input. Another advantage of this system occurs when a zero reading is desired for nonzero input. Temperature and weight measurements with an offset are examples. The offset may be introduced by connecting the voltage output of the transducer between common and analog high, and the offset voltage between common and analog low, observing polarities carefully. However, in processor-based systems using the ICL7109, it may be more efficient to perform this type of operation using a subtraction digitally using software.

## Reference Sources

The stability of the reference voltage is a major factor in the overall absolute accuracy of the converter. The resolution of the ICL7109 at 12 bits per part in 4096, or 244ppm. Thus if the reference has a temperature coefficient of 80ppm/°C (boxed reference) a temperature difference of 3°C will introduce a one-bit absolute error.

1.1c Input Range = 4V ; R<sub>int</sub> 241.1k $\Omega$  ; C<sub>int</sub> 0.12 $\mu F$  ; C<sub>AZ</sub> = 1/2 C<sub>int</sub> ; C<sub>ref</sub> = 10 $\mu F$

for this reason, it is recommended that an external high-accuracy reference be used where the ambient temperature is not controlled or where high accuracy absolute measurements are being made.

The ICL7109 provides a REFERENCE OUTPUT (pin 29) which may be used with a resistive divider to generate a suitable reference voltage. This output will sink up to about 20mA without significant reduction in output voltage, and is provided with a pull-up 10k resistor which sources about 10mA. The output voltage is nominally 2.8V below  $V^+$ , and has a temperature coefficient of  $\pm 60\text{ppm}/^\circ\text{C}$  typ. When using the on-board reference, REF OUT (Pin 29) should be connected to REF- (pin 38), and REF+ should be connected to the top of a precision potentiometer between REF OUT and  $V^+$ . The circuit for a 2.048mV reference is shown in the test circuit. For a 2.048mV reference, the fixed resistor should be removed, and a 25k precision potentiometer between REF OUT and  $V^+$  should be used.

Note that if pins 28 and 31 are tied together and pins 38 and 39 accidentally shorted to  $V^+$  during testing, the reference supply will sink enough current to destroy the device. This can be avoided by placing a 1k resistor in series with pin 39.

DETAILED DESCRIPTION

Digital Section

The digital section includes the clock oscillator and scaling circuit, a 12-bit binary counter with output latches and TTL-compatible three-state buffers, drivers, polarity, over-range control logic, and UART handshake logic, as shown in Block Diagram, Figure 4.

Throughout this description, logic levels will be referred to as "low" or "high". The actual logic levels are defined in Table 1, "Operating Characteristics". For minimum power consumption, all inputs should swing from GND (low) to  $V^+$  (high). Inputs driven from TTL gates should have 5-6k pull-up resistors added for maximum noise immunity.

MODE pin

The MODE input is used to control the output mode of the

converter. When the MODE pin is low or left open, the pin is provided with a pulldown resistor to ensure a low level. When the pin is left open, the converter is in the "direct" output mode, where the output data is directly accessible under the control of the chip and byte enable inputs. When the MODE input is pulsed high, the converter enters the UART handshake mode and outputs the data in two bytes, then returns to "direct" mode. When the MODE input is high, the converter will output data in the handshake mode at the end of every conversion cycle. (See section on "Handshake Mode" for further details).

STATUS Output

During a conversion cycle, the STATUS output goes high at the beginning of Signal Integrate (Phase II), and goes low one-half clock period after new data from the conversion has been stored in the output latches. See Figure 3 for details of this timing. This signal may be used as a "data valid" flag (data never changes while STATUS is low) to trigger interrupts, or for monitoring the status of the converter.

RUN/HOLD Input

When the RUN/HOLD input is high, or left open, the circuit will continually perform conversion cycles, updating the output latches after zero crossing during the Deintegrate (Phase III) portion of the conversion cycle. (See Figure 3). In this mode of operation, the conversion cycle will be performed in 192 clock periods, regardless of the resulting value.

If RUN/HOLD goes low at any time during Deintegrate (Phase III) after the zero crossing has occurred, the circuit will immediately terminate Deintegrate and jump to Auto-Zero. This feature can be used to eliminate the time spent in Deintegrate after the zero crossing. If RUN/HOLD stays or goes low, the converter will ensure a minimum Auto-Zero time, and then wait in Auto-Zero until the RUN/HOLD input goes high. The converter will begin the integrate (Phase II) portion of the next conversion and the STATUS output will go high seven clock periods after the high level is detected at RUN/HOLD. See Figure 5 for details.

INTEGRATOR OUTPUT

EXTERNAL CLOCK

INTERNAL LATCH

STATUS OUTPUT

RUN/HOLD INPUT

Using the RUN/HOLD "convert on demand" or "zero crossing" mode, the RUN/HOLD goes high, the STATUS output goes low, the UART-serial data goes low terminating Auto-Zero time before a

Alternately, RUN/HOLD time by ensuring that zero crossing, and goes low. The required activity provided by connecting in this mode is the conversion value measured. See AC32 for a discussion of Zero performance.

If the RUN/HOLD input goes low (Phase I), the Auto-Zero and wait for the next phase (Phase III) to be detected.

Direct Mode

When the MODE pin is high, the output is through 8 low-impedance drivers and over-range control. The output is a 16-bit data and chip enable signals are all active-low. When the chip enable is low, the output is in a three-state condition. Interfacing outputs are shown in

Table 2 - D

| SYMBOL | DESCRIPTION            |
|--------|------------------------|
| OE     | Byte Enable            |
| OEAB   | Data Address from Byte |
| OEAF   | Data Address from Byte |
| OECA   | Chip Enable            |
| OEAC   | Data Address from Chip |
| OEFC   | Data Address from Chip |

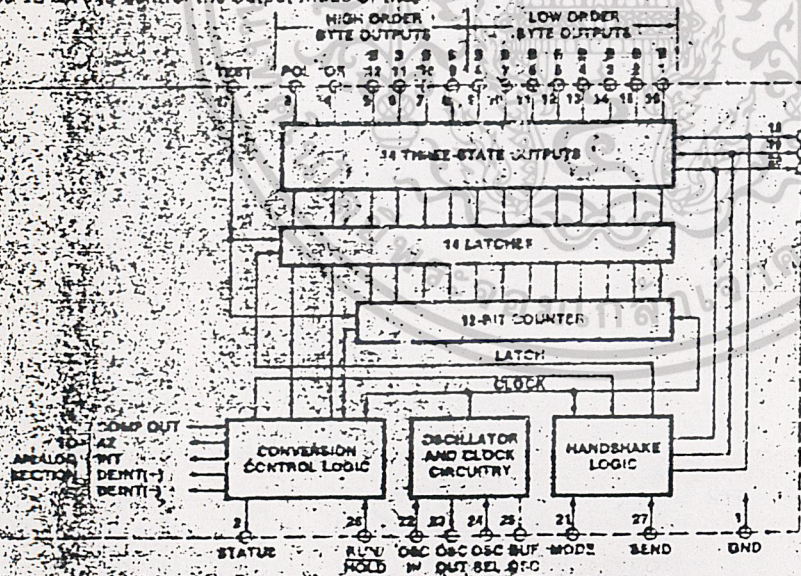


Figure 4 - Digital Section

# ICL7109

INTERMIL

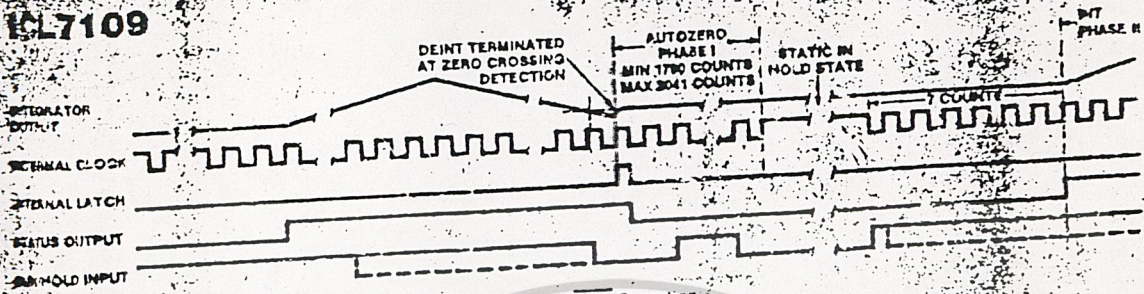


Figure 5: Run/Hold Operation

Using the RUN/HOLD input in this manner allows an easy "convert on demand" interface to be used. The converter may be held at idle in auto-zero with RUN/HOLD low. When RUN/HOLD goes high the conversion is started, and when the STATUS output goes low the new data is valid for transfer to the UART - see Handshake Mode. RUN/HOLD may now go low terminating Deintegrate and ensuring a minimum Auto-Zero time before stopping to wait for the next conversion.

Alternatively, RUN/HOLD can be used to minimize conversion time by ensuring that it goes low during Deintegrate, after zero crossing, and goes high after the hold point is reached. The required activity on the RUN/HOLD input can be provided by connecting it to the Buffered Oscillator Output. In this mode the conversion time is dependent on the input value measured. Also refer to Intersil Application Bulletin A032 for a discussion of the effects this will have on Auto-Zero performance.

If the RUN/HOLD input goes low and stays low during Auto-Zero (Phase I), the converter will simply stop at the end of Auto-Zero and wait for RUN/HOLD to go high. As above, this phase (Phase II) begins seven clock periods after the high level is detected.

### Direct Mode

When the MODE pin is left at a low level, the data outputs bits 1 through 8 (low order byte, bits 9 through 12, polarity and over-range high order byte) are accessible under control of the byte and chip enable terminals as inputs. These three inputs are all active low, and are provided with pullup resistors to ensure an inactive high level when left open. When the chip enable input is low, taking a byte enable input low will allow the outputs of that byte to become active (three-stated out). This allows a variety of parallel data accessing techniques to be used, as shown in the section entitled "Interfacing." The timing requirements for these outputs are shown in Figure 6 and Table 3.

Table 3 - Direct Mode Timing Requirements

| SYMBOL | DESCRIPTION                       | MIN | TYP | MAX | UNITS |
|--------|-----------------------------------|-----|-----|-----|-------|
| tBEA   | Byte Enable Width                 | 350 | 220 |     | ns    |
| tDAB   | Data Access Time from Byte Enable |     | 210 | 350 | ns    |
| tDHB   | Data Hold Time from Byte Enable   |     | 150 | 300 | ns    |
| tCEA   | Chip Enable Width                 | 400 | 260 |     | ns    |
| tDAC   | Data Access Time from Chip Enable |     | 260 | 400 | ns    |
| tDHC   | Data Hold Time from Chip Enable   |     | 240 | 450 | ns    |

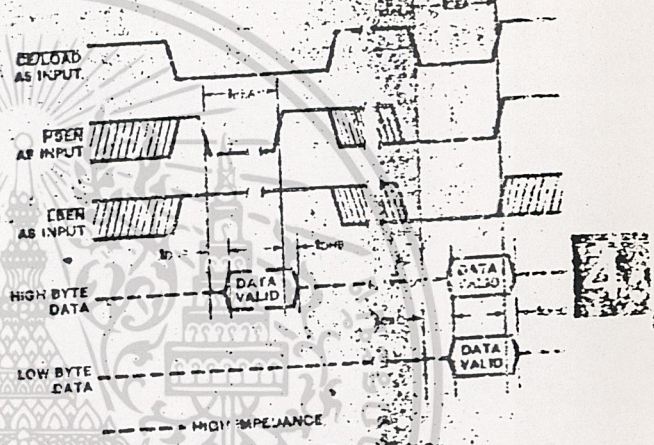


Figure 6: Direct Mode Output Timing

it should be noted that these control inputs are asynchronous with respect to the converter clock - the data may be accessed at any time. Thus it is possible to access the data while it is being updated, which could lead to scrambled data. Synchronizing the access of data with the conversion cycle by monitoring the STATUS output will prevent this. Data is never updated while STATUS is low.

### Handshake Mode

The handshake output mode is provided as an alternative means of interfacing the ICL7109 to digital systems, where the A/D converter becomes active in controlling the flow of data instead of passively responding to chip and byte enable inputs. This mode is specifically designed to allow a direct interface between the ICL7109 and industry-standard UARTs (such as the Intersil CMOS UARTs, ILS4023) with no external logic required. When triggered into the handshake mode, the ICL7109 provides all the control and flag signals necessary to sequence the two bytes of data into the UART and initiate their transmission in serial form. This greatly eases the task and reduces the cost of designing remote data acquisition stations using serial data transmission to minimize the number of lines to the central controlling processor.

Entry into the handshake mode is controlled by the MODE pin. When the MODE terminal is held high, the ICL7109 will enter the handshake mode after new data has been stored in the output latches at the end of every conversion performed (See Figures 7 and 8). The MODE terminal may also be used to trigger entry into the handshake mode on demand. At any time during the conversion cycle, the low to high transition of a short pulse at the MODE input will cause immediate entry

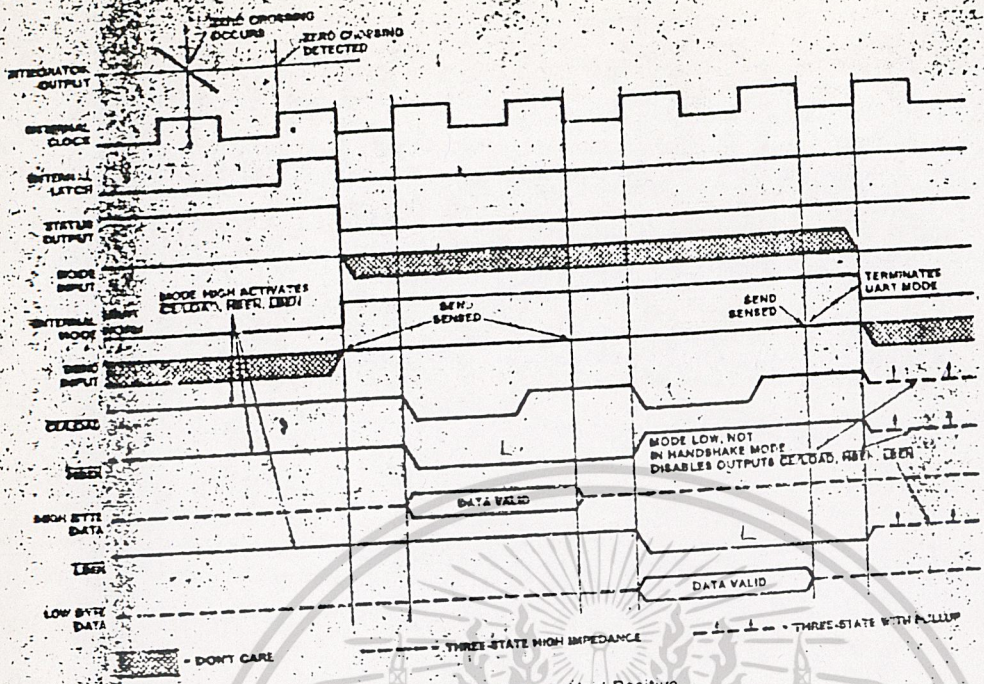


Figure 7: Handshake With Send Held Positive

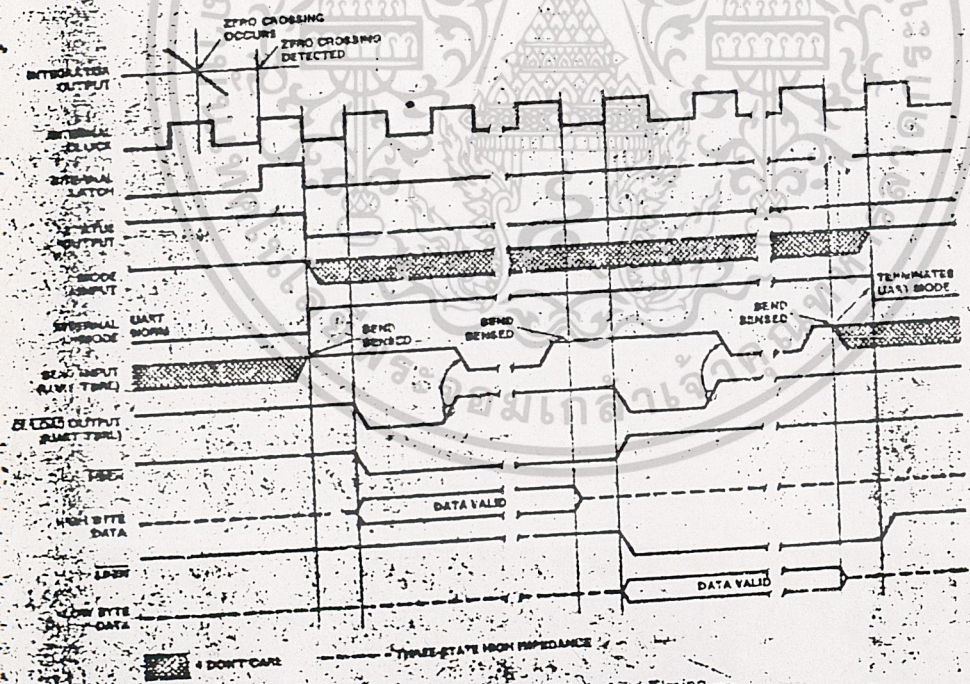


Figure 8: Handshake - Typical UART IC Mode Timing

into the han  
is being sta  
until the da  
shake mod  
conversion  
inhibited (S  
output cyc  
When the o  
MODE inp  
become TI  
signals for  
In handsha  
as an indic  
a UART) so  
Figure 7 sh  
held high,  
entered aft  
the CE/CLK  
outputs). T  
some high  
internal sh  
assume a  
12, PCL, a  
remains h  
out as re  
the high b  
the DE/CLK  
used as a

# ICL7109

INTERMIL

Into the handshake mode. If this pulse occurs while new data is being stored, the entry into handshake mode is delayed until the data is stable. While the converter is in the handshake mode, the MODE input is ignored, and although conversions will still be performed, data updating will be inhibited (See Figure 9) until the converter completes the output cycle and clears the handshake mode.

When the converter enters the handshake mode, or when the MODE input is high, the chip and byte enable terminals become TTL-compatible outputs which provide the control signals for the output cycle (See Figures 7, 8, and 9).

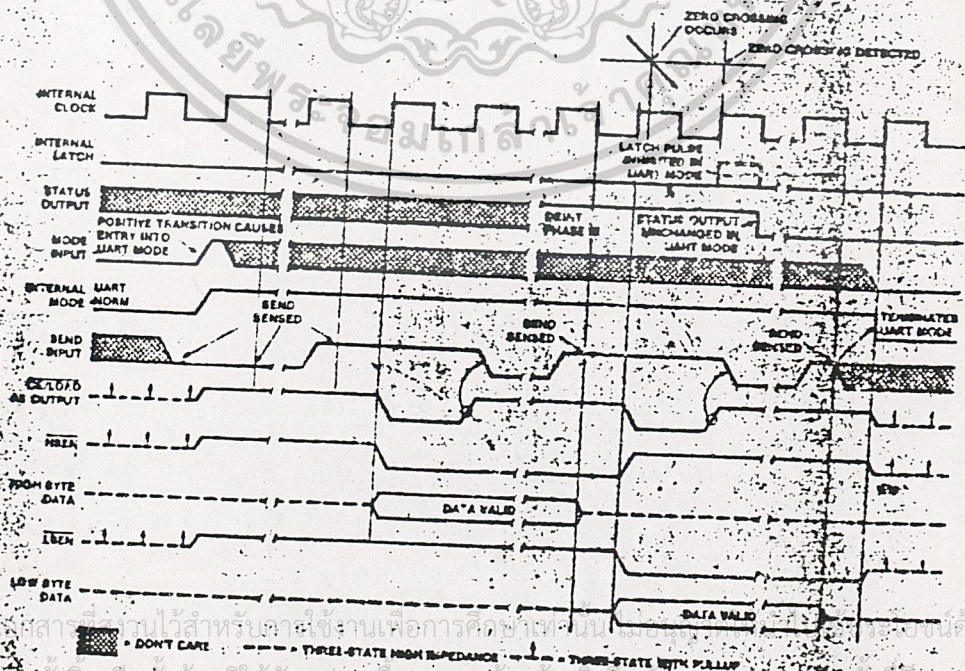
In handshake mode, the SEND input is used by the converter as an indication of the ability of the receiving device (such as a UART) to accept data.

Figure 7 shows the sequence of the output cycle with SEND held high. The handshake mode (Internal MODE high) is entered after the data latch pulse (since MODE remains high the CE/LOAD, LBEN and RBEN terminals are active as outputs). The high level at the SEND input is sensed on the same high to low internal clock edge. On the next low to high internal clock edge, the CE/LOAD and the RBEN outputs assume a low level, and the high-order byte (bits 9 through 12, POL, and OR) outputs are enabled. The CE/LOAD output remains low for one full internal clock period only, the data outputs remain active for 1-1/2 internal clock periods, and the high byte enable remains low for two clock periods. Thus the CE/LOAD output low level or low to high edge may be used as a synchronizing signal to ensure valid data, and the

byte enable as an output may be used as a byte identification flag. With SEND remaining high the converter completes the output cycle using CE/LOAD and LBEN while the low order byte outputs (bits 1 through 8) are activated. The handshake mode is terminated when both bytes are sent.

Figure 8 shows an output sequence where the SEND input is used to delay portions of the sequence, or handshake, to ensure correct data transfer. This timing diagram shows the relationships that occur using an industry-standard IM6402/3 CMOS UART to interface to serial data channels. In this interface, the SEND input to the ICL7109 is driven by the TBRE (Transmitter Buffer Register Empty) output of the UART, and the CE/LOAD terminal of the ICL7109 drives the TBRL (Transmitter Buffer Register Load) input to the UART. The data outputs are paralleled into the eight Transmitter Buffer Register inputs.

Assuming the UART Transmitter Buffer Register is empty, the SEND input will be high when the handshake mode is entered after new data is stored. The CE/LOAD and RBEN terminals will go low after SEND is sensed, and the high order byte outputs become active. When CE/LOAD goes high at the end of one clock period, the high order byte data is clocked into the UART Transmitter Buffer Register. The UART TBRE output will now go low, which halts the output cycle with the RBEN output low, and the high order byte outputs active. When the UART has transferred the data to the Transmitter Register and cleared the Transmitter Buffer Register, the TBRE returns high. On the next ICL7109



Handshake Triggered By Mode

clock high to low edge, the high order byte outputs are latched, and one-half internal clock later, the HBEN output goes high. At the same time, the CE/LOAD and LBEN outputs go low, and the low order byte outputs are latched. Similarly, when the CE/LOAD returns high at the end of the clock period, the low order data is clocked into the Transmitter Buffer Register, and TBRE again goes low. TBRE returns to a high if it will be sensed on the next internal clock high to low edge, disabling the outputs. One-half internal clock later, the handshake outputs are cleared, and the CE/LOAD, HBEN, and LBEN return high and stay active as long as MODE stays

low. MODE input remaining high as in these examples, the converter will output the results of every conversion cycle completed during a handshake operation. By pulling the MODE input low, the converter is forced into handshake mode with a low to high transition on the MODE input, handshake output sequences are performed on demand. Figure 9 shows a handshake sequence triggered by such an edge. In addition, the output is shown as being low when the converter enters handshake mode. In this case, the whole output sequence is latched by the SEND input, and the sequence for the first byte is similar to the sequence for the second byte program. Figure 10 shows the output sequence taking place during a conversion cycle. Note that the converter still functions normally with the STATUS output and SEND input functioning normally. The only difference is that data will not be latched when in handshake mode, and therefore lost.

The ICL7109 is provided with a versatile three terminal oscillator that generates the internal clock. The oscillator may be driven, or may be operated as an RC or crystal oscillator. The OSCILLATOR SELECT input changes the configuration of the oscillator to optimize it for a particular operation.

When the OSCILLATOR SELECT input is high or left open, the oscillator is provided with a pullup resistor, the oscillator is driven for RC operation, and the internal clock will be of the same frequency and phase as the signal at the BUFFERED OSCILLATOR OUTPUT. The resistor and capacitor should be connected as in Figure 10. The circuit will oscillate at a frequency given by  $f = 1/45RC$ . A 100k resistor is recommended for useful ranges of frequency. For a 60Hz line frequency, the capacitor value should be chosen such that 2048 clock periods is close to an integral multiple of the 60Hz period.

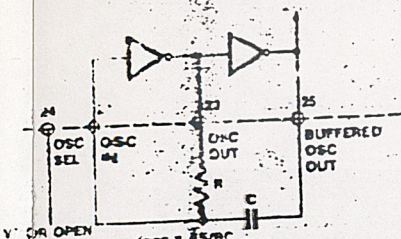


Figure 10: RC Oscillator

When the OSCILLATOR SELECT input is low a feedback divider and output and input capacitors are added to the oscillator. In this configuration, as shown in Figure 11, the

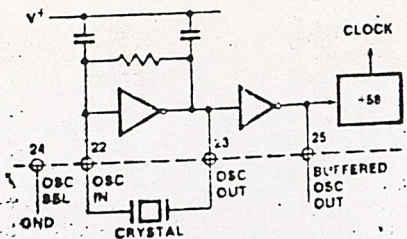


Figure 11: Crystal Oscillator

oscillator will operate with most crystals in the 1 to 5MHz range with no external components. Taking the OSCILLATOR SELECT input low also inserts a fixed +58 divider circuit between the BUFFERED OSCILLATOR OUTPUT and the internal clock. Using an inexpensive 3.58MHz TV crystal, this division ratio provides an integration time given by:

$$T = (2048 \text{ clock periods}) \times \left( \frac{58}{3.58\text{MHz}} \right) = 33.19\text{ms}$$

This time is very close to two 60Hz periods or 33.33ms. The error is less than one percent, which will give better than 40dB 60Hz rejection. The converter will operate reliably at conversion rates of up to 30 per second, which corresponds to a clock frequency of 245.8kHz.

If at any time the oscillator is to be overdriven, the overdriving signal should be applied at the OSCILLATOR INPUT, and the OSCILLATOR OUTPUT should be left open. The internal clock will be of the same frequency, duty cycle, and phase as the input signal when OSCILLATOR SELECT is left open. When OSCILLATOR SELECT is at GND, the clock will be a factor of 58 below the input frequency.

When using the ICL7109 with the IM6403 UART, it is possible to use one 3.58MHz crystal for both devices. The BUFFERED OSCILLATOR OUTPUT of the ICL7109 may be used to drive the OSCILLATOR INPUT of the UART, saving the need for a second crystal. However, the BUFFERED OSCILLATOR OUTPUT does not have a great deal of drive, and when driving more than one slave device, external buffering should be used.

**Test Input**

When the TEST input is taken to a level halfway between V+ and GND, the counter output latches are enabled, allowing the counter contents to be examined anytime.

When the TEST input is connected to GND, the counter outputs are all forced into the high state, and the internal clock is disabled. When the input returns to the 1/2 (V+ - GND) voltage (or to V+) and one clock is applied, all the counter outputs will be clocked to the low state. This allows easy testing of the counter and its outputs.

**INTERFACING**

**Direct Mode**

Figure 12 shows some of the combinations of chip enable and byte enable control signals which may be used when interfacing the ICL7109 to parallel data lines. The CE/LOAD input may be tied low, allowing either byte to be controlled by its own enable as in Figure 12A. Figure 12B shows a configuration where the two byte enables are connected together. In this configuration, the CE/LOAD serves as a chip enable, and the HBEN and LBEN may be connected to GND or serve as a second chip enable. Figure 12C shows the HBEN and LBEN as flag inputs, and CE/LOAD as a chip enable, which could be the READ strobe available from microprocessors.

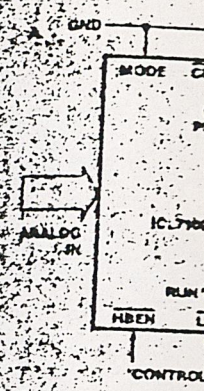
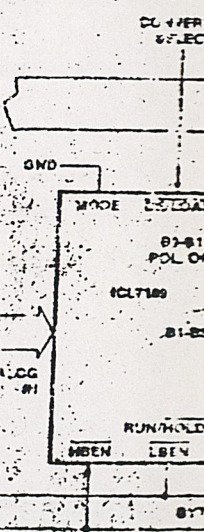


Figure 13 shows an application to a bus, ganging the converters together, perhaps decoded from a converter.

Some practical circuit output capabilities are shown through 19. Figure 14 shows the Intel MCS-48, -80 and the ICL7109 data outputs of an 8155 may be used in a read-anytime mode while the data latch is empty. This is of setup-skew times. One way to overcome this is to read the data when the converter clock period reading is correct, and correct. Alternatively, this may be avoided by using a read strobe. Figure 15 Here the high output gives an interrupt



# ICL7109

INTERMIL

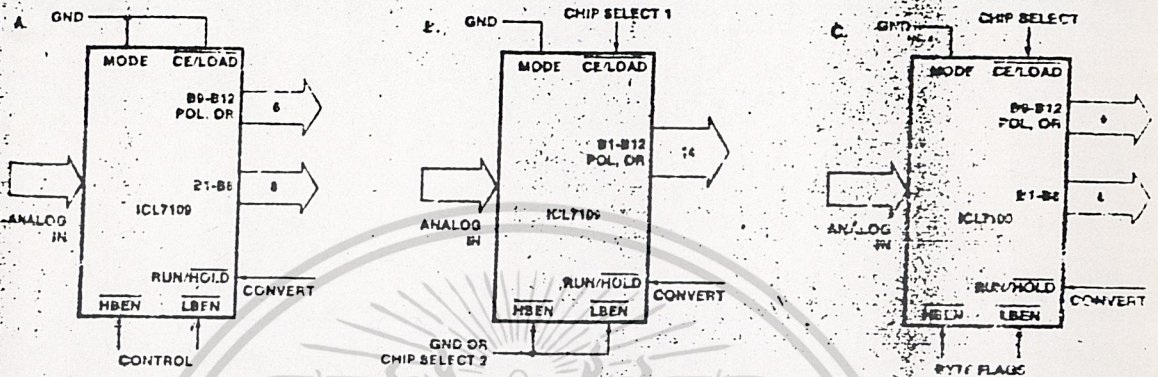


Figure 12: Direct Mode Chip and Byte Enable Combinations

Figure 13 shows an approach to interfacing several ICL7109s to a bus, ganging the HBEN and LBEN signals to several converters together, and using the CE/LOAD inputs (perhaps decoded from an address) to select the desired converter.

Some practical circuits utilizing the parallel three-state output capabilities of the ICL7109 are shown in Figures 14 through 19. Figure 14 shows a straightforward application to the Intel MCS-48, -80 and -85 systems via an 8255PPI, where the ICL7109 data outputs are active at all times. The I/O ports of an 8155 may be used in the same way. This interface can be used in a read-anytime mode, although a read performed while the data latches are being updated will lead to scrambled data. This will occur very rarely, in the proportion of setup-skew times to conversion time. One way to overcome this is to read the STATUS output as well, and if it is high, read the data again after a delay of more than 1/2 converter clock period. If STATUS is now low, the second reading is correct, and if it is still high, the first reading is correct. Alternatively, this timing problem is completely avoided by using a read-after-update sequence, as shown in Figure 15. Here the high to low transition of the STATUS output drives an interrupt to the microprocessor causing it to

access the data. This application also shows the RUN/HOLD input being used to initiate conversions under software control.

A similar interface to Motorola MC6800 or MOS Technology MCS650X systems is shown in Figure 16. The high to low transition of the STATUS output generates an interrupt via the Control Register B CB1 line. Note that CB2 controls the RUN/HOLD pin through Control Register B, allowing software-controlled initiation of conversions in this system also.

Figure 17 shows an interface to the Intel 8080 CMOS microprocessor family using the INT01 Pin to control the data transfers. Here the data is read by the microprocessor on an 8-bit and a 6-bit word, directly from the ICL7109 to the microprocessor data bus. Again, the high to low transition of the STATUS output generates an interrupt leading to a software routine controlling the two read operations. As before, the RUN/HOLD input to the ICL7109 is shown as being under software control.

The three-state output capability of the ICL7109 allows direct interfacing to most microprocessor buses. Examples of this are shown in Figures 1, 18 and 19. It is necessary to

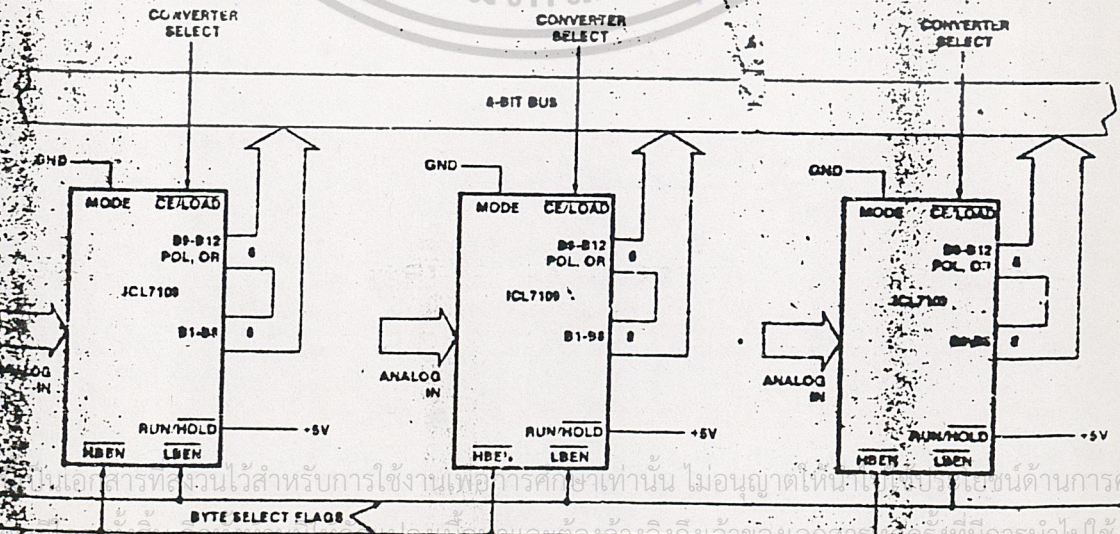


Figure 13: Interfacing Several ICL7109's to a Small Bus

carefully consider the system timing in this type of interface, to be sure that requirements for setup and hold times, and minimum pulse widths are met. Note also the drive limitations on long buses. Generally this type of interface is only favored if the memory peripheral address density is low so

that simple address decoding can be used. Interrupt handling can also require many additional components, and using an interface device will usually simplify the system in this case.

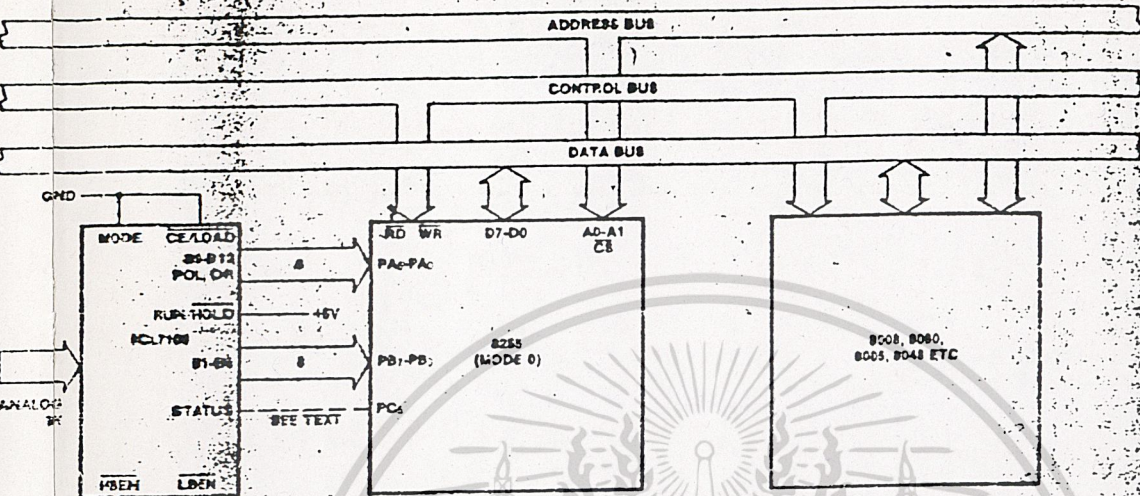


Figure 14: Full-time Parallel Interface to MCS-48, -80, -85 Microcomputer Systems

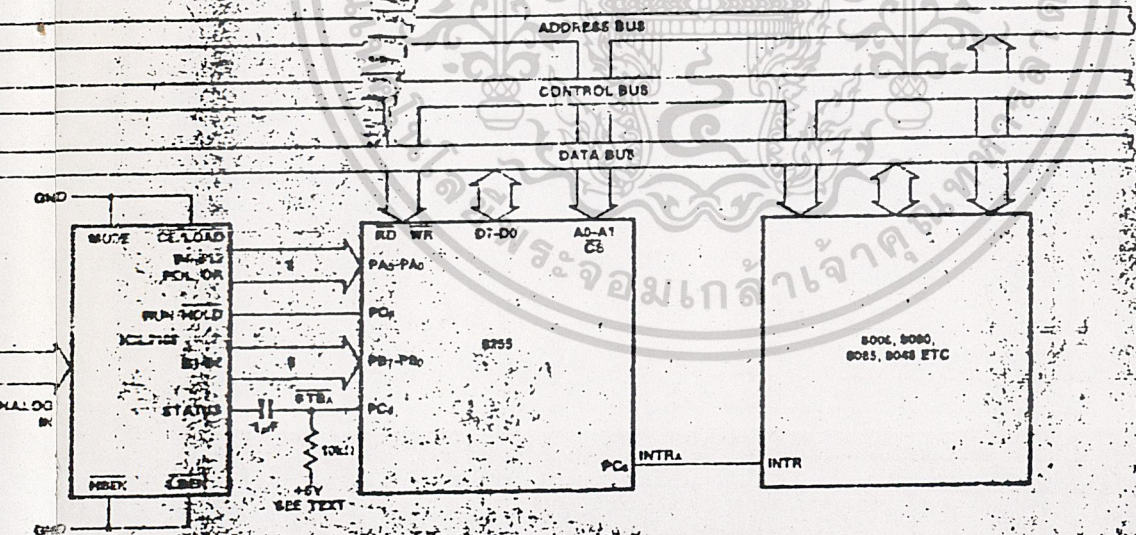


Figure 15: Full-time Parallel Interface to MCS-48, -80, -85 Microcomputers With Interrupt

oscillator. In this configuration, as shown

ICL7109

INTE

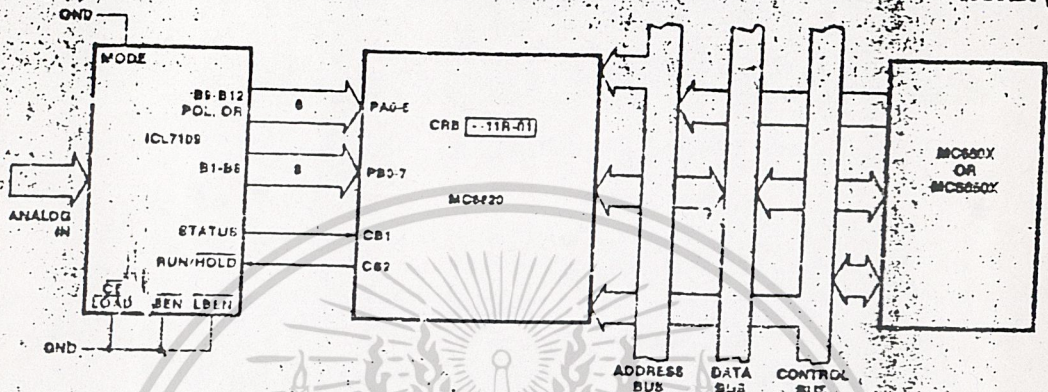


Figure 16: Full-time Parallel Interface to MC680X or MCS650X Microprocessors

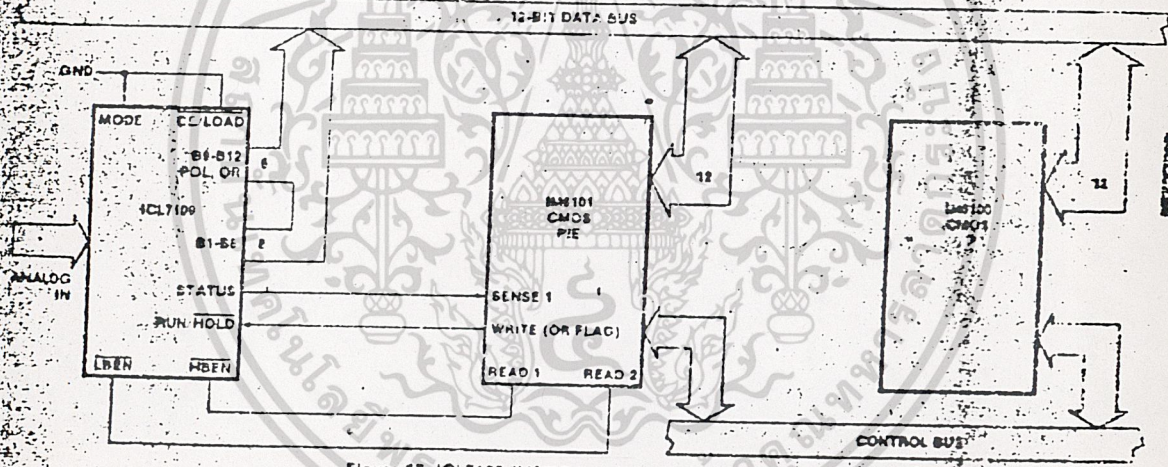


Figure 17: ICL7109-IM6100 Interface Using IM6101 PIE

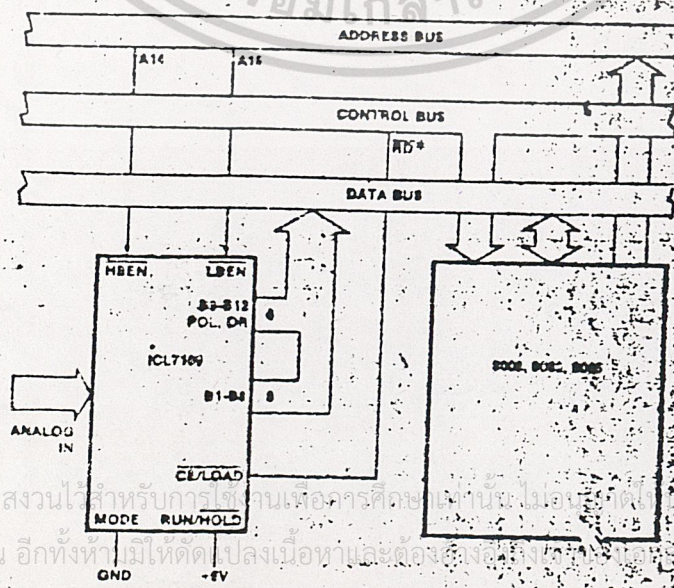


Figure 18: Direct Interface - ICL7109 to 8030/8065

Figure 14 : Maximum Dissipable Power and Junction to Ambient Thermal Resistance vs. Side "1".

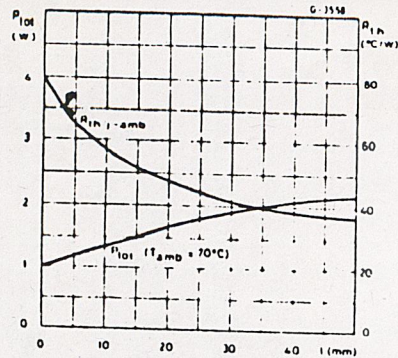
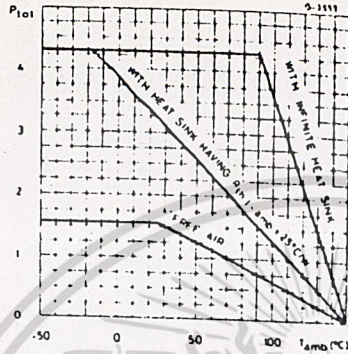


Figure 15 : Maximum Allowable Power Dissipation vs. Ambient Temperature.



EIGHT DARLINGTON ARRAY

- EIGHT DARLINGTONS WITH COMMON EMITTERS
- OUTPUT CURRENT TO 500 mA
- OUTPUT VOLTAGE TO 50 V
- INTEGRAL SUPPRESSION DIODES
- VERSIONS FOR ALL POPULAR LOGIC FAMILIES
- OUTPUT CAN BE PARALLELED
- INPUTS PINNED OPPOSITE OUTPUTS TO SIMPLIFY BOARD LAYOUT

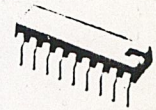
the ULN2804A has a 10.5 K $\Omega$  input resistor for 6-1 V CMOS and the ULN2805A is designed to sink minimum of 350 mA for standard and Schottky TTL where higher output current is required.

All types are supplied in a 18-lead plastic DIP with a copper lead from and feature the convenient input-opposite-output pinout to simplify board layout.

DESCRIPTION

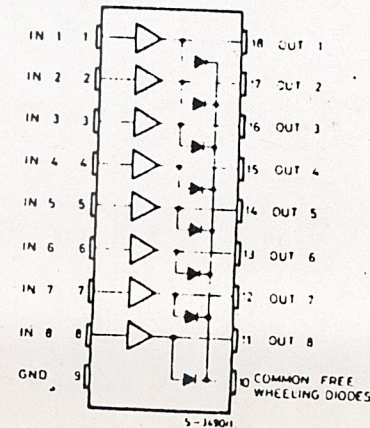
The ULN2801A-ULN2805A each contain eight darlington transistors with common emitters and integral suppression diodes for inductive loads. Each darlington features a peak load current rating of 600 mA (500 mA continuous) and can withstand at least 30 V in the off state. Outputs may be paralleled for higher current capability.

Five versions are available to simplify interfacing to standard logic families: the ULN2801A is designed for general purpose applications with a current limit resistor; the ULN2802A has a 10.5 K $\Omega$  input resistor and zener for 14-25 V PMOS; the ULN2803A has a 2.7 K $\Omega$  input resistor for 5 V TTL and CMOS;



DIP-18 (Plastic)

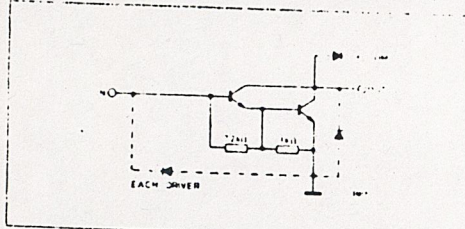
CONNECTION DIAGRAM (top view)



| Symbol    | Parameter  | Value       | Unit   |
|-----------|--|-------------|--------|
| $V_o$     | Output Voltage   | 50          | V      |
| $V_i$     | Input Voltage for ULN2802A, 2803A, 2804A<br>for ULN2805A   | 30<br>15    | V<br>V |
| $I_C$     | Continuous Collector Current                               | 500         | mA     |
| $I_B$     | Continuous Base Current                                    | 25          | mA     |
| $P_{tot}$ | Power Dissipation (one Darlington pair)<br>(total package) | 1.0<br>2.25 | W<br>W |
| $T_{amb}$ | Operating Ambient Temperature Range                        | -20 to 85   | °C     |
| $T_{stg}$ | Storage Temperature Range                                  | -55 to 150  | °C     |

### SCHEMATIC DIAGRAM AND ORDER CODES

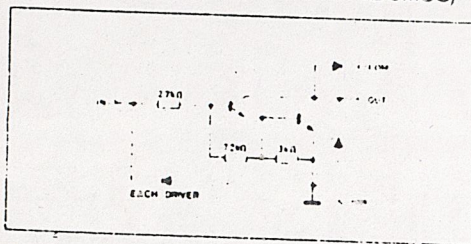
For ULN2801A (each driver for PMOS-CMOS)



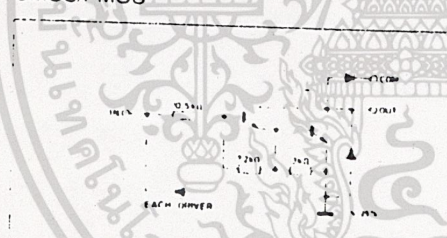
For ULN2802A (each driver for 14-15 V PMOS)



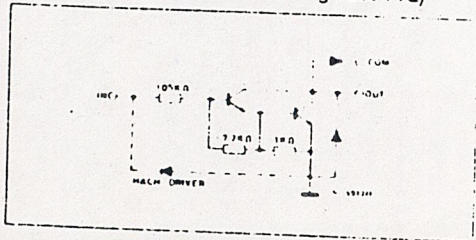
For ULN2803A (each driver for 5 V TTL/CMOS)



For ULN2804A (each driver for 6-15 V CMOS/PMOS)



For ULN2805A (each driver for high out TTL)

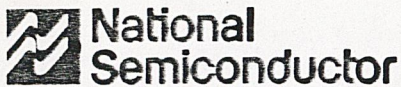


### HERMAL DATA

| Symbol        | Parameter                           | Max. | Unit |
|---------------|-------------------------------------|------|------|
| $R_{th(j-a)}$ | Thermal Resistance Junction-ambient | 55   | °C/W |

### ELECTRICAL CHARACTERISTICS ( $T_{amb} = 25$ °C unless otherwise specified)

| Symbol        | Parameter                            | Test Conditions   | Min. | Typ.                 | Max.                | Unit    | Fig.     |
|---------------|--------------------------------------|---|------|----------------------|---------------------|---------|----------|
| $I_{cex}$     | Output Leakage Current               | $V_{CE} = 50$ V<br>$T_{amb} = 70$ °C<br>$T_{jmb} = 70$ °C<br>for ULN2802A<br>$V_{CE} = 50$ V<br>for ULN2804A<br>$V_{CE} = 50$ V |      |                      | 50<br>100           | $\mu$ A | 1a<br>1a |
|               |                                      | $V_i = 6$ V   |      |                      | 500                 | $\mu$ A | 1b       |
|               |                                      | $V_i = 1$ V   |      |                      | 500                 | $\mu$ A | 1b       |
| $V_{CE(sat)}$ | Collector-emitter Saturation Voltage | $I_C = 100$ mA<br>$I_C = 200$ mA<br>$I_C = 350$ mA  |      | 0.9<br>1.1<br>1.3    | 1.1<br>1.3<br>1.6   | V       | 2        |
| $I_{in(1)}$   | Input Current                        | for ULN2802A<br>for ULN2803A<br>for ULN2804A  |      | 0.82<br>0.93<br>0.35 | 1.25<br>1.35<br>0.5 | mA      | 3        |
| $I_{in(2)}$   | Input Current                        | for ULN2805A<br>$V_i = 3$ V   |      | 1<br>1.5             | 1.45<br>2.4         | mA      | 3        |
| $V_{in(1)}$   | Input Voltage                        | $T_{jmb} = 70$ °C<br>for ULN2802A<br>for ULN2803A   | 50   | 65                   |                     | $\mu$ A | 4        |
|               |                                      | $V_{CE} = 2$ V<br>for ULN2803A  |      |                      | 13                  | V       |          |
|               |                                      | $V_{CE} = 2$ V<br>for ULN2804A  |      |                      | 2.4<br>2.7<br>3     | V       | 5        |
|               |                                      | $V_{CE} = 2$ V<br>for ULN2805A  |      |                      | 5<br>6<br>7<br>8    | V       | 5        |
| $\beta_{DC}$  | DC Forward Current Gain              | for ULN2801A<br>$V_{CE} = 2$ V  |      |                      | 2.4                 | V       |          |
| $C_i$         | Input Capacitance                    | $I_C = 350$ mA  | 1000 |                      |                     |         | 2        |
| $t_{on}$      | Turn-on Delay Time                   | 0.5 V <sub>i</sub> to 0.5 V <sub>o</sub>  |      | 15                   | 25                  | pF      |          |
| $t_{off}$     | Turn-off Delay Time                  | 0.5 V <sub>i</sub> to 0.5 V <sub>o</sub>  |      | 0.25                 | 1                   | $\mu$ s |          |
| $I_{CL}$      | Clamp Diode Leakage Current          | $V_R = 50$ V<br>$T_{jmb} = 70$ °C   |      | 0.25                 | 1                   | $\mu$ s |          |
| $V_C$         | Clamp Diode Forward Voltage          | $I_F = 350$ mA  |      |                      | 50<br>100           | $\mu$ A | 6        |
|               |                                      |   |      | 1.7                  | 2                   | V       | 7        |



# MM54C922/MM74C922 16-Key Encoder MM54C923/MM74C923 20-Key Encoder

## general description

These CMOS key encoders provide all the necessary logic to fully encode an array of SPST switches. The keyboard scan can be implemented by either an external clock or external capacitor. These encoders also have on-chip pull-up devices which permit switches with up to 50 kΩ on resistance to be used. No diodes in the switch array are needed to eliminate ghost switches. The internal debounce circuit needs only a single external capacitor and can be defeated by omitting the capacitor. A Data Available output goes to a high level when a valid keyboard entry has been made. The Data Available output returns to a low level when the entered key is released, even if another key is depressed. The Data Available will return high to indicate acceptance of the new key after a normal debounce period; this two key roll over is provided between any two switches.

An internal register remembers the last key pressed even after the key is released. The TRI-STATE® outputs

provide for easy expansion and bus operation and are LPTTL compatible.

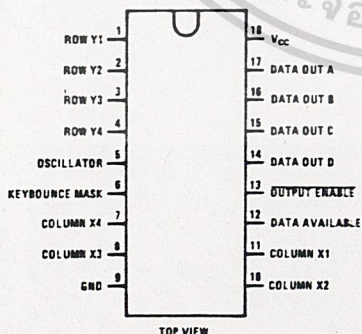
## features

- 50 kΩ maximum switch on resistance
- On or off chip clock
- On chip row pull-up devices
- 2 key roll-over
- Keybounce elimination with single capacitor
- Last key register at outputs
- TRI-STATE outputs LPTTL compatible
- Wide supply range
- Low power consumption

3V to 15V

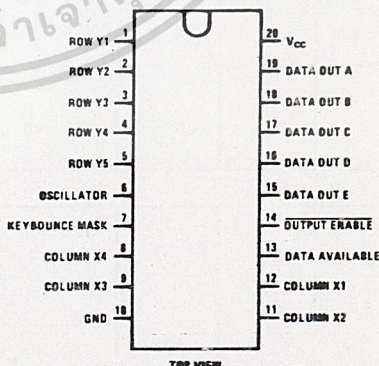
## connection diagrams

Dual-In-Line Package



Order Number MM54C922N  
or MM74C922N  
See Package 20

Dual-In-Line Package



Order Number MM54C923N  
or MM74C923N  
See Package 20A

MM54C922/MM74C922, MM54C923/MM74C923

### absolute maximum ratings

|                             |  |  |           |
|-----------------------------|--|--|-----------|
| Voltage at Any Pin          | $V_{CC} - 0.3V$ to $V_{CC} + 0.3V$                                       | Package Dissipation                      | 500 mW    |
| Operating Temperature Range | MM54C922, MM54C923: 55°C to +125°C<br>MM74C922, MM74C923: -40°C to +85°C | Operating $V_{CC}$ Range                 | 3V to 15V |
| Storage Temperature Range   | 65°C to +150°C   | $V_{CC}$                                 | 18V       |
|                             |  | Lead Temperature (Soldering, 10 seconds) | 300°C     |

### dc electrical characteristics

Min/max limits apply across temperature range unless otherwise noted

| PARAMETER                   | CONDITIONS   | MIN                                     | TYP          | MAX    | UNITS |          |
|-----------------------------|--|---|--------------|--------|-------|----------|
| <b>CMOS TO CMOS</b>         |  |   |              |        |       |          |
| $V_{T+}$                    | Positive-Going Threshold Voltage at Osc and KBM Inputs | $V_{CC} = 5V, I_{IN} \geq 0.7 mA$       | 3            | 3.6    | 4.3   | V        |
|                             |  | $V_{CC} = 10V, I_{IN} \geq 1.4 mA$      | 6            | 6.8    | 8.6   | V        |
|                             |  | $V_{CC} = 15V, I_{IN} \geq 2.1 mA$      | 9            | 10     | 12.9  | V        |
| $V_{T-}$                    | Negative-Going Threshold Voltage at Osc and KBM Inputs | $V_{CC} = 5V, I_{IN} \geq 0.7 mA$       | 0.7          | 1.4    | 2     | V        |
|                             |  | $V_{CC} = 10V, I_{IN} \geq 1.4 mA$      | 1.4          | 3.2    | 4     | V        |
|                             |  | $V_{CC} = 15V, I_{IN} \geq 2.1 mA$      | 2.1          | 5      | 6     | V        |
| $V_{IN(1)}$                 | Logical "1" Input Voltage, Except Osc and KBM Inputs   | $V_{CC} = 5V$                           | 3.5          | 4.5    |       | V        |
|                             |  | $V_{CC} = 10V$                          | 8            | 9      |       | V        |
|                             |  | $V_{CC} = 15V$                          | 12.5         | 13.5   |       | V        |
| $V_{IN(0)}$                 | Logical "0" Input Voltage, Except Osc and KBM Inputs   | $V_{CC} = 5V$                           |              | 0.5    | 1.5   | V        |
|                             |  | $V_{CC} = 10V$                          |              | 1      | 2     | V        |
|                             |  | $V_{CC} = 15V$                          |              | 1.5    | 2.5   | V        |
| $I_{rp}$                    | Row Pull-Up Current at Y1, Y2, Y3, Y4 and Y5 Inputs    | $V_{CC} = 5V, V_{IN} = 0.1 V_{CC}$      |              | -2     | -5    | $\mu A$  |
|                             |  | $V_{CC} = 10V$                          |              | -10    | -20   | $\mu A$  |
|                             |  | $V_{CC} = 15V$                          |              | -22    | -45   | $\mu A$  |
| $V_{OUT(1)}$                | Logical "1" Output Voltage                             | $V_{CC} = 5V, I_O = -10 \mu A$          | 4.5          |        |       | V        |
|                             |  | $V_{CC} = 10V, I_O = -10 \mu A$         | 9            |        |       | V        |
|                             |  | $V_{CC} = 15V, I_O = -10 \mu A$         | 13.5         |        |       | V        |
| $V_{OUT(0)}$                | Logical "0" Output Voltage                             | $V_{CC} = 5V, I_O = 10 \mu A$           |              |        | 0.5   | V        |
|                             |  | $V_{CC} = 10V, I_O = 10 \mu A$          |              |        | 1     | V        |
|                             |  | $V_{CC} = 15V, I_O = 10 \mu A$          |              |        | 1.5   | V        |
| $R_{on}$                    | Column "ON" Resistance at X1, X2, X3 and X4 Outputs    | $V_{CC} = 5V, V_O = 0.5V$               |              | 500    | 1400  | $\Omega$ |
|                             |  | $V_{CC} = 10V, V_O = 1V$                |              | 300    | 700   | $\Omega$ |
|                             |  | $V_{CC} = 15V, V_O = 1.5V$              |              | 200    | 500   | $\Omega$ |
| $I_{CC}$                    | Supply Current   | $V_{CC} = 5V, \text{Osc at } 0V$        |              | 0.55   | 1.1   | mA       |
|                             |  | $V_{CC} = 10V$                          |              | 1.1    | 1.9   | mA       |
|                             |  | $V_{CC} = 15V$                          |              | 1.7    | 2.6   | mA       |
| $I_{IN(1)}$                 | Logical "1" Input Current at Output Enable             | $V_{CC} = 15V, V_{IN} = 15V$            |              | 0.005  | 1.0   | $\mu A$  |
| $I_{IN(0)}$                 | Logical "0" Input Current at Output Enable             | $V_{CC} = 15V, V_{IN} = 0V$             | -1.0         | -0.005 |       | $\mu A$  |
| <b>CMOS/LPTTL INTERFACE</b> |  |   |              |        |       |          |
| $V_{IN(1)}$                 | Logical "1" Input Voltage, Except Osc and KBM Inputs   | 54C, $V_{CC} = 4.5V$                    | $V_{CC} 1.5$ |        |       | V        |
|                             |  | 74C, $V_{CC} = 4.75V$                   | $V_{CC} 1.5$ |        |       | V        |
| $V_{IN(0)}$                 | Logical "0" Input Voltage, Except Osc and KBM Inputs   | 54C, $V_{CC} = 4.5V$                    |              |        | 0.8   | V        |
|                             |  | 74C, $V_{CC} = 4.75V$                   |              |        | 0.8   | V        |
| $V_{OUT(1)}$                | Logical "1" Output Voltage                             | 54C, $V_{CC} = 4.5V, I_O = -360 \mu A$  | 2.4          |        |       | V        |
|                             |  | 74C, $V_{CC} = 4.75V, I_O = -360 \mu A$ | 2.4          |        |       | V        |
| $V_{OUT(0)}$                | Logical "0" Output Voltage                             | 54C, $V_{CC} = 4.5V, I_O = -360 \mu A$  |              |        | 0.4   | V        |
|                             |  | 74C, $V_{CC} = 4.75V, I_O = -360 \mu A$ |              |        | 0.4   | V        |

บรรณานุกรม

สมศักดิ์ กิริตวุฒิเศรษฐ์ , หลักการและการใช้งานเครื่องมือวัดอุตสาหกรรม  
, หน้า 1- 50 , หจก. เอช-เอ็น การ์พิมพ์ , 2530

วิบูลย์สินแขก, ไมโครโปรเซสเซอร์ , สถาบันเทคโนโลยีพระจอม  
เกล้าพระนครเหนือ , 2532

ทีมงาน ETT , คู่มือการทดลอง ET-LAB , บริษัท อีทีที จำกัด , 1531

บริษัท ซีเอ็ดยูเคชั่น จำกัด , คู่มือ ไอซี CMOS 54C/74C SERIES , หจก.  
เอช-เอน การ์พิมพ์ , 2532

บริษัท ซีเอ็ดยูเคชั่น จำกัด , คู่มือ/เทียบเบอร์ ไอซี TTL , หจก. เอช-  
เอ็น การ์พิมพ์ , 2532

CURTIS D. JOHNSON, MICROPROCESSOR-BASE PROCESS CONTROL  
, PRENTICE-HALL, INC., ENGLEWOOD CLIFFS, 1984

COS/MOS B-SERIES DEVICE 3<sup>RD</sup> EDITION ISSUED  
FEBRUARY , 1982

AMERICAN SOCIETY FOR TESTING AND MATHETIAL. MANUAL ON  
THE USE OF THERMOCOUPLE IN TEMPERTURE MEASUREMENT.  
BALTIMORE, MD., 1974

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

253550