

ปริญญาโท

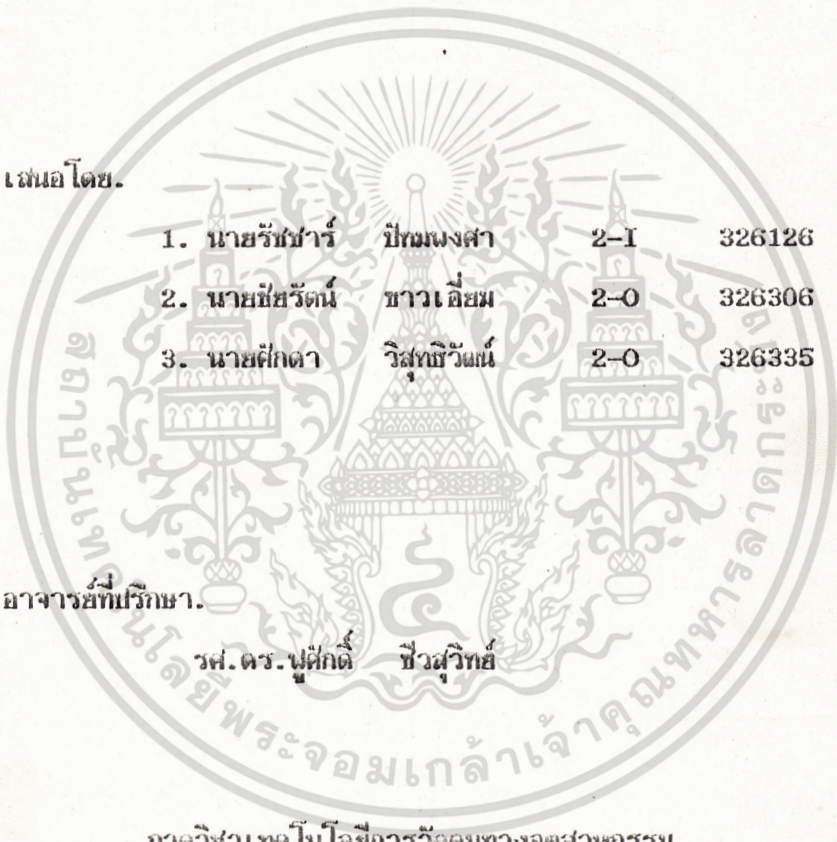
IMAGE INTERFACE CARD
WITH
RESOLUTION 512*512 PIXELS

เสนอโดย.

- | | | | |
|----------------|------------|-----|--------|
| 1. นายรัชการ | บัณฑิต | 2-1 | 326126 |
| 2. นายธีรวัฒน์ | ชาวเดียม | 2-0 | 326306 |
| 3. นายศักดิ์ | วิเศษวัฒน์ | 2-0 | 326335 |

อาจารย์ที่ปรึกษา.

รศ.ดร. นพศักดิ์ ชิวสุวิทย์



ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยี พระจอมเกล้า เจ้าคุณทหารลาดกระบัง

ภาคเรียนที่ 2 ปีการศึกษา 2533

เลขที่ T. 33117 ร. 2
เลขทะเบียน 029950
วัน, เดือน ปี 18/10/34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกฉบับ

ปริญญาโทเนติการศึกษ 2533

ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

เรื่อง ขุดการประมวลผลภาพด้วยรายละเอียด 512*512 จุดภาพ

(Image interface card with resolution 512*512 pixels)

ผู้จัดทำ

1. นาย รัชชาริ ปัทมพงศา 326126
2. นาย ชัยรัตน์ ชาวเดียม 326306
3. นาย ตึกดา วิสุทธีวัฒน์ 326335

.....อาจารย์ที่ปรึกษา
(รศ.ดร. นุศักดิ์ ชิวสุวิทย์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
บทที่ 1 บทนำ	
1.1 วัตถุประสงค์ของการวิจัย	1
1.2 ความรู้ทั่วไป	1
บทที่ 2 พื้นฐานการประมวลผลภาพ	
2.1 ส่วนประกอบพื้นฐานต่างๆในการประมวลผลภาพ	3
2.2 สัญญาณภาพและรายละเอียดของภาพจากกล้องวิดีโอ	9
บทที่ 3 ทฤษฎีการแปลงอนาล็อกเป็นดิจิทัลและแปลงดิจิทัลเป็นอนาล็อก	
3.1 รังจรมปรับค่าความต้านทาน	15
3.2 BINARY LADDER	19
3.3 ตัวแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (DAC)	22
3.4 ความละเอียดและความเที่ยงตรงของ D To A	28
3.5 ตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (ADC)	29
บทที่ 4 ทฤษฎีการจัด DMA ของระบบ	
4.1 การเกิดขบวนการ DMA ภายใน IBM PC	33
4.2 การใช้ขบวนการ DMA ใน IBM PC	34
4.3 ที่ตั้งลงในเซบวมการ DMA	36
4.4 การอ้างแอสแตรสของ 8237-5	40
บทที่ 5 การคำนวณและการสร้าง	45

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6 อภิธานยบายละเอียดการทำงาน

6.1	วงจรแยกสัญญาณภาพ	58
6.2	วงจรมอดูเลเตอร์และการขยายสัญญาณภาพ	60
6.3	วงจรมอดูเลเตอร์สัญญาณแอนะล็อกเป็นดิจิทัลหรือADC	61
6.4	วงจรมอดูเลเตอร์สัญญาณดิจิทัลเป็นแอนะล็อกหรือDAC	64
6.5	วงจรมอดูเลเตอร์สัญญาณและการผสมสัญญาณภาพกับสัญญาณเสียง	64
6.6	วงจรมอดูเลเตอร์ในหน่วยความจำ	66
6.7	วงจรมอดูเลเตอร์สร้างแอสแตรีสให้กับ Dynamic RAM	69
6.8	วงจรมอดูเลเตอร์กำเนิดสัญญาณนาฬิกา	71
6.9	วงจรมอดูเลเตอร์กำหนดฟังก์ชันของ RAM และการสลับฟังก์ชัน	71
6.10	วงจรมอดูเลเตอร์สร้างสัญญาณเชิงคี่ทางแนวนอนและแนวตั้ง	74
6.11	วงจรมอดูเลเตอร์สร้าง Odd-Even Feed	76
6.12	วงจรมอดูเลเตอร์เริ่มต้นการเก็บภาพ	77
6.13	วงจรมอดูเลเตอร์สร้างสัญญาณควบคุม RAM	79
6.14	วงจรมอดูเลเตอร์ INTERFACE	81

บทที่ 7 หลักการนำ PAL มาใช้ในงาน

7.1	คุณสมบัติของ ไอซี PAL	85
7.2	ขั้นตอนการทำงาน	86

บทที่ 8 การเขียนโปรแกรมและการใช้งาน โปรแกรม

8.1	ไพลชาร์ตการเขียนโปรแกรม	88
8.2	การใช้งานโปรแกรม	96

บทที่ 9 บทวิจารณ์และสรุปผล

105

กิตติกรรมประกาศ

หนังสืออ้างอิง

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาโท	ชุดประมวลผลภาพด้วยรายละเอียด 512*512 จุดภาพ
นักศึกษา	นายรัชชวาร์ ปัทมพงศา นายชัยรัตน์ ขาวเอี่ยม นายศักดิ์ดา วิสุทธิวัฒน์
อาจารย์ที่ปรึกษา	รศ. ดร. พุศิกดิ์ ชีวสุวิทย์
ปีการศึกษา	พ.ศ. 2533

บทคัดย่อ

ปริญญาโทฉบับนี้จะเป็นการนำสัญญาณภาพจากอุปกรณ์ที่สามารถผลิตสัญญาณวิดีโอ ออกมา เช่น กล้อง วิดีโอ, วิดีโอ เทป เป็นต้น นำมาเก็บในหน่วยความจำที่มีขนาด 256 กิโลไบต์ จำนวน 3 ชุด คือ ชุดภาพขาวดำ (Y), ชุดภาพสี R-Y และชุดภาพสี B-Y ซึ่งความละเอียดของสัญญาณภาพขาวดำมี 256 ระดับ ส่วนสัญญาณภาพสีจะมีความละเอียด 64 ระดับ การทำงานจะสามารถแสดงผลภาพเป็นภาพสีหรือภาพขาวดำก็ได้ ขึ้นอยู่กับการควบคุมทางด้านซอฟต์แวร์ ปริญญาโทฉบับนี้ได้พัฒนามาจากของเดิมซึ่งเป็นการประมวลผลภาพขนาด 256*256 จุดภาพ และใช้สแตตทิกส์-แรมเป็นหน่วยความจำมาเป็นการประมวลผลภาพที่มีขนาด 512*512 จุดภาพ โดยใช้ไดนามิกส์ แรม เป็นหน่วยความจำ ซึ่งทำให้ประหยัดค่าใช้จ่ายได้มากกว่า การติดต่อและการควบคุมฟังก์ชันต่างๆจะใช้เครื่องคอมพิวเตอร์ IBM PC เป็นตัวสั่งการ โดยจะแบ่งการทำงานได้ 6 ฟังก์ชันคือ ฟังก์ชันการทำงานปกติระหว่างกล้อง วิดีโอ กับจอภาพมอนิเตอร์ TV พร้อมกับนำข้อมูลไปเก็บในชุดหน่วยความจำ, ฟังก์ชันการนำข้อมูลจากหน่วยความจำมาแสดงที่จอมอนิเตอร์ TV, ฟังก์ชันการนำข้อมูลภาพจากแฟ้มข้อมูลไปยังหน่วยความจำ, ฟังก์ชันการนำข้อมูลไปเก็บในแฟ้มข้อมูล, ฟังก์ชันการนำข้อมูลภาพส่งไปพิมพ์ลงในกระดาษโดยใช้ปริ้นเตอร์ และฟังก์ชันสำหรับการอ่านชื่อของแฟ้มข้อมูลจากแผ่นดิสต์ ซึ่งทุกฟังก์ชันจะแสดงการทำงานเป็นเมนูและภาพประกอบให้เห็นเพื่อสะดวกต่อการใช้งาน

Thesis Title Image interface card with resolutioin 512*512 pixels

Name Mr.Ratchar Pathamapongsar
 Mr.Chairat Khaoean
 Mr.Sakda Visuthiwat

Advisor Associate Professor Dr.Fusak Cheevasuvit

Academic Year 1990

ABSTRACT

This thesis is the bringing of Video-signal from Video device such as Video-camera, Video tape. The Video-signal will be stored in the memory with the capacity of 256 Kbytes per unit for total 3 units. The black-and-white signal (Y), the colour signal R-Y and B-Y. The black-and-white signal (Y) consists of 256 gray levels while each colour signal consists 64 colour levels. A picture can be displayed in colour or in black-and-white by using the software programmed. This thesis has been adapted from the former one which has the resolution of 256*256 pixels and also it requires Static Ram Memory. While in this thesis, image interface card has the resolution of 512*512 pixels and requires Dynamic Ram Memory for the reason of economization. The IBM PC has been used to control all functions of this image interface card. The operation is divided into 6 functions. The first one is digitizing an image from Video-camera for saving into the memory. The second one is displaying the digitized image data from memory to onto the monitor. The third is loading the data from a file for saving in the memory. The fourth one is saving the digitized image data into a file. The fifth is print out an image by printer. And the last function is listing the data files name from disks. These operation functions will be

บทที่ 1 บทนำ

1.1 วัตถุประสงค์ของการวิจัย

1. เพื่อศึกษาการทำงานของระบบการประมวลผลภาพ และขั้นตอนการประมวลผลภาพจากของเก่าให้ดีขึ้น และประหยัดที่สุด
2. เพื่อขยายขอบเขตความละเอียดของจุดภาพให้ละเอียดขึ้น ซึ่งในปริศยานี้แผนนี้จะใช้ขนาดความละเอียด 512×512 จุดภาพ
3. เพื่อศึกษาถึงอุปกรณ์ต่างๆที่นำมาใช้กับการประมวลผลภาพ และสามารถนำอุปกรณ์ที่มีราคาถูกลงมาประยุกต์ใช้งานได้
4. เพื่อศึกษาการลดรูปวงจรโดยใช้หลักการของ Programmable Array Logic (PAL)
5. เพื่อศึกษาการใช้ software ต่างๆ ที่นำมาทำการออกแบบวงจรและออกแบบลายปริ้น เช่น SMART WORK, Or CAD/SDF, Or CAD/PCB, P-CAD เป็นต้น
6. เพื่อศึกษาระบบการทำงานของเครื่องคอมพิวเตอร์ IBM PC ระบบไฮเดิล การเข้าแอดเดรสของหน่วยความจำ ระบบ DMA (Direct Memory Access) และระบบอื่นๆที่จำเป็น
7. เพื่อศึกษาถึงระบบสัญญาณต่างๆจากอุปกรณ์สร้างสัญญาณ VDO และการนำสัญญาณต่างๆมาใช้งาน
8. เพื่อนำเอาข้อมูลภาพที่ได้ไปบันทึกลงในแผ่นดิสต์เพื่อใช้งานในอนาคตต่อไป

1.2 ความรู้ทั่วไป

การประมวลผลภาพ (Image Processing) ขนาด 512×512 จุดภาพ คือการออกแบบวงจรทางด้านฮาร์ดแวร์ (Hardware) ที่สามารถควบคุมการเก็บข้อมูลภาพเป็นดิจิตอลในหน่วยความจำได้ 256 Kbytes ซึ่งข้อมูลเหล่านี้ได้มาจากกล้องโทรทัศน์, กล้องวิดีโอ, วิดีโอเทป หรืออุปกรณ์ที่สามารถผลิตสัญญาณโทรทัศน์ สัญญาณที่ได้จากอุปกรณ์เหล่านี้จะอยู่ในรูปของสัญญาณแอนาล็อก ฉะนั้นต้องเปลี่ยนให้อยู่ในรูปของข้อมูลทางดิจิตอล เพื่อที่จะนำมาเก็บในหน่วยความจำ และสามารถนำไปประมวลผลได้ ซึ่งขบวนการนี้เราเรียกว่า ขบวนการประมวลผลภาพจริง (Realtime image processing system)

เรื่องราวเกี่ยวกับวิธีการประมวลผลภาพจริงนี้ได้รับความสนใจเป็นอย่างมาก ทั้งนี้เนื่องมาจากจินตนาการของมนุษย์ที่ลำดับที่ 2 ประการ คือ

1. การปรับปรุงภาพให้ดีขึ้นเพื่อการตีความของมนุษย์เอง เช่น ภาพที่ได้จากดาวเทียม LANDSAT (เป็นดาวเทียมเพื่อการสำรวจทรัพยากร) ภาพที่ส่งมาจะมีลักษณะไม่ชัดเจนยากต่อการตีความว่าพื้นที่ส่วนใด คือ พื้นที่ทางการเกษตร พื้นที่ส่วนใด คือ ป่าไม้ และ ฯลฯ ดังนั้นมนุษย์จึงได้พยายามหาวิธีการประมวลผลภาพ ซึ่งเป็นวิธีทางซอฟต์แวร์ โดยผ่านขั้นตอนการทางคณิตศาสตร์ เพื่อให้ได้ภาพที่สามารถตีความได้อย่างดี

2. ความพยายามที่จะให้เครื่องจักรสามารถเข้าใจถึงภาพที่เห็นได้ เช่น ความพยายามที่จะพัฒนาขั้นตอนตีความที่สามารถใกล้เคียงกับมนุษย์ สามารถแยกแยะวัตถุต่าง ๆ ออกจากกันได้ ซึ่งเป็นเรื่องของศาสตร์ทางด้าน Pattern recognition

ในปัจจุบันนี้การประมวลผลภาพได้ประยุกต์ใช้กับงานต่าง ๆ มากมาย เช่น ทำแม่พิมพ์ประวัติของของวัตถุ โดยรับภาพประกอบ ทำเป็นไฟล์ของภาพอิเล็กทรอนิกส์แทนการเก็บฟิล์มจำนวนมากๆ ใช้สร้างเทคนิคภาพเงางาม ใสมาก และในต่างประเทศได้นำระบบไปประยุกต์ใช้กับงานทางด้านการออกแบบทรงผม ได้เข้ากับใบหน้าของลูกค้า โดยการถ่ายภาพใบหน้าของลูกค้าเก็บเป็นข้อมูลแล้วนำแบบทรงผมต่างๆ ซึ่งเก็บอยู่ในรูปข้อมูลคอมพิวเตอร์ มาทดลองผสมเข้ากับใบหน้าของลูกค้า จนได้ทรงผมที่ลูกค้าพอใจของลูกค้ามากที่สุด แล้วจึงตัดยัดตกแต่งทรงผม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พื้นฐานการประมวลผลภาพ (BASIC IMAGE PROCESSING)

2.1 ส่วนประกอบพื้นฐานต่างๆในการประมวลผลภาพ

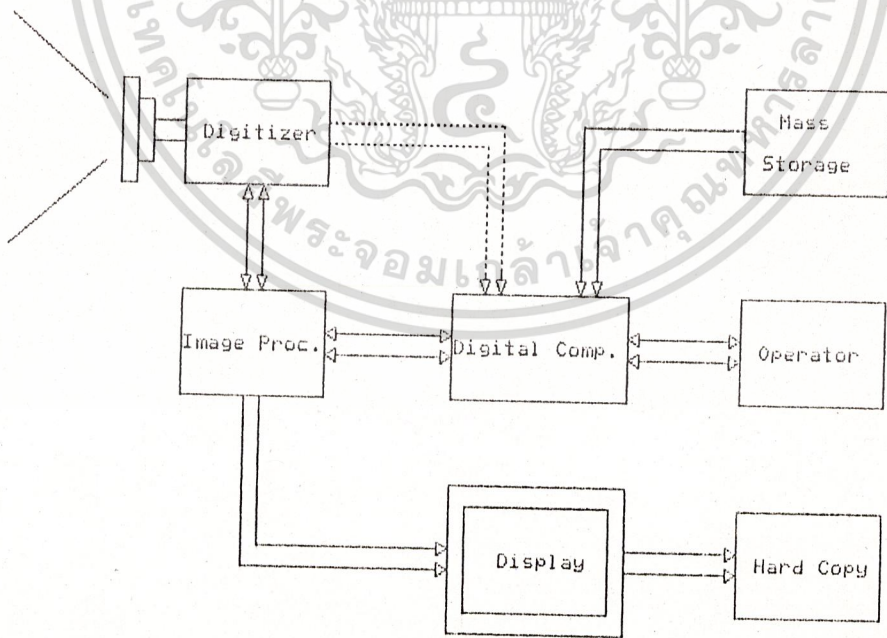
(Element of a image processing system)

ในขบวนการประมวลผลภาพจริง มีส่วนประกอบพื้นฐานที่สำคัญดังรูปที่ 2.1 ซึ่งพอจะอธิบายได้ดังนี้

1. ตัวประมวลผลภาพ (Image Processor)

ตัวประมวลผลภาพที่นับเป็นหัวใจสำคัญของขบวนการประมวลผลภาพเพราะเป็นส่วนของฮาร์ดแวร์ที่มีหน้าที่สำคัญอยู่ 4 ประการ คือ

1.1 การเก็บภาพ (Image acquisition) เป็นการแปลงสัญญาณโทรทัศน์ ซึ่งอยู่ในรูปของสัญญาณอนาล็อก ให้เป็นข้อมูลทางดิจิทัลเพื่อนำไปเก็บในหน่วยความจำ ซึ่งตัวประมวลผลภาพสามารถดึงได้รูปภาพจากสัญญาณโทรทัศน์ได้ภายในช่วงเวลาหนึ่งเฟรม



1.2 การบัฟเฟอร์ (Storage) หรือเรียกอีกอย่างหนึ่งว่า Frame Buffer คือส่วนหน่วยความจำที่ใช้เก็บภาพที่ได้จากการดิจิไตซ์ ซึ่งจะใช้หน่วยความจำมากหรือขึ้นอยู่กับความละเอียดของจุดภาพ ในโครงการนี้ใช้ความละเอียดของจุดภาพ 512*512 จุดภาพ ซึ่งต้องใช้หน่วยความจำ 256 Kbytes

1.3 การประมวลผลระดับต่ำ (Low-level processing) เป็นส่วนของฮาร์ดแวร์ที่ใช้ในการทำงานทางด้านลอจิกมักนิยมเรียกว่า ALU (Arithmetic Logic Unit) ออกผลออกมาเมื่อเพิ่มความเร็วของระบบ

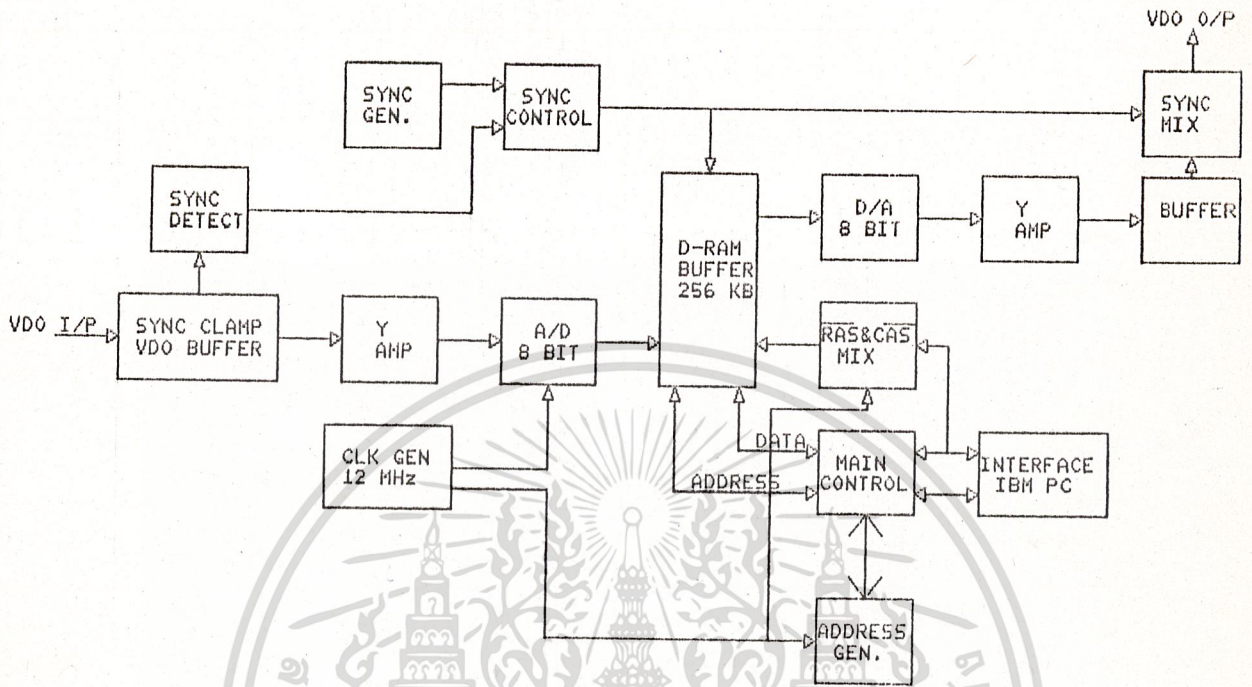
1.4 การแสดงผล (Display) เป็นการนำข้อมูลที่อยู่ใน Memory ออกมาแสดงบนจอคอมพิวเตอร์ โดยการเปลี่ยนจากสัญญาณที่ออกมาให้อยู่ในรูปของสัญญาณแอนะล็อก เพื่อที่จะทำงานต่อไป

2. ดิจิไตซ์เซอร์ (Digitizer) เป็นอุปกรณ์ที่เปลี่ยนสัญญาณภาพที่เป็นสัญญาณแอนะล็อก ให้เป็นข้อมูลดิจิตอล เพื่อให้สามารถนำไปประมวลผล หรือ ใช้ ได้กับดิจิตอลคอมพิวเตอร์ อุปกรณ์พื้นฐานสำคัญที่รับแสงก็คือ vidicon camera, microdensitometer, flying spot scanner, photosensitive solid-state array เป็นต้น แต่ที่นิยมใช้กันแพร่หลายก็มีอยู่ 2 อย่าง คือ vidicon camera กับ photosensitive solid-state arrays ซึ่งอุปกรณ์สองชนิดนี้เป็นตัวจำแนกภาพที่สามารถเก็บเก็บเก็บภาพที่ต้องการได้ และมีประโยชน์เพิ่มพิเศษที่สามารถดิจิไตซ์ภาพที่มีความเข้มเพียงพอกที่จะแบ่งแยกความแตกต่างได้ หลอดวิดิคอน ภาพจะไปตามกระทบที่ผิวหน้าของหลอด ไม่ได้เห็นหลอด ภาพที่ไปปรากฏที่ผิวหน้าของหลอดจะทำให้เกิดรูปแบบการเปลี่ยนแปลงของ conductivity ตามการกระจายของแสงที่สะท้อนมาจากภาพในขณะที่ electron beam กำลังสแกนบนผิวหน้าของ photoconductivity target, Electron beam นี้จะสร้างความแตกต่างให้เกิดพื้นที่ collector ของหลอด ตามความสว่างของแสงที่มากกระทบหลอด Digital image ที่ได้จากการเอาสัญญาณที่ออกมาจาก collector นี้ไป Quantizing ในตำแหน่งที่ตรงกับ scanning หลอดวิดิคอนแบบนี้จะอยู่ในรูปของกล้องทีวี และเอาสัญญาณที่วนไปใช้ในการสร้างส่วนต่างๆ ของ Image

3. คอมพิวเตอร์ (Computer) เนื่องจากตัวประมวลผล (Image processor) มีความสามารถเพียงแค่งานแปลงข้อมูลจากสัญญาณโทรทัศน์ให้มาอยู่ในรูปของข้อมูลดิจิทัลในหน่วยความจำ แต่ในบางครั้งระบบการประมวลผลภาพจำเป็นต้องมีการคำนวณทางคณิตศาสตร์ที่ยุ่ยากหรืออาจจะมีความต้องการผสมอักษรให้เข้ากับรูปภาพ แล้วบันทึกเก็บไว้และอันะอีกมาก เพื่อสนองต่อความต้องการเหล่านี้ เราจึงต้องทำการเชื่อมระบบของตัวประมวลผลภาพให้เข้ากับระบบคอมพิวเตอร์ ซึ่งในโครงการนี้เราเชื่อมระบบเข้ากับ IBM PC ซึ่งเป็นระบบคอมพิวเตอร์ที่ได้รับความนิยมกันทั่วไป

4. อุปกรณ์ที่ใช้ในการเก็บข้อมูล (Storage Devices) ภาพที่ได้จากการประมวลผลมีความละเอียด 512*512 pixels ซึ่งแต่ละ pixel เข้ารหัสเป็น 8 บิต จะต้องใช้หน่วยความจำทั้งหมดถึง 256 Kbyte อุปกรณ์ที่ใช้เก็บข้อมูลก็ขึ้นอยู่กับได้แก่ ฟลอปปีดิสก์ ซึ่งสามารถเก็บข้อมูลได้ 360 Kbyte, ฮาร์ดดิสก์ ซึ่งสามารถเก็บข้อมูลได้ตั้งแต่ 5 Mbytes ขึ้นไป และแรมเมมโมรี่สแตตัส เป็นต้น

5. อุปกรณ์แสดงผล (Display and Recorder) เป็นส่วนที่ใช้แสดงภาพที่ได้จากตัวประมวลผลภาพ, ภาพที่เก็บอยู่ในฟลอปปีดิสก์ และ ฯลฯ ซึ่งได้แก่ จอ โม โน โดรม หรือจอโทรทัศน์ ที่สามารถแสดงภาพที่มีระดับความสว่างแตกต่างกัน มากๆ ได้ เครื่องพิมพ์ (Printer) ก็เป็นอุปกรณ์หนึ่งที่ใช้ในการแสดงภาพที่ไม่ต้องการความสว่างมากนัก ทั้งนี้เนื่องจากในแต่ละจุดภาพของเครื่องพิมพ์จะให้ระดับความสว่างเพียง 2 ระดับ ดังนั้นจึงต้องสร้างเมตริกซ์ของจุดภาพของเครื่องพิมพ์ที่มีขนาด $n \times n$ โดย $n = 2, 3, 4, \dots$ ซึ่งแล้วแต่ว่าเราจะต้องการภาพที่มีความละเอียดแค่ไหน รวมทั้งความสามารถในการพล็อตเป็นจุดต่อแล้ว ของเครื่องเองด้วย เราเรียกการแสดงผลในลักษณะนี้ว่า Half-tone picture นอกจากนี้ยังมีอุปกรณ์ที่ใช้แสดงภาพได้อีก เช่น เลเซอร์พริ้นเตอร์ (Laser Printer) เป็นต้น



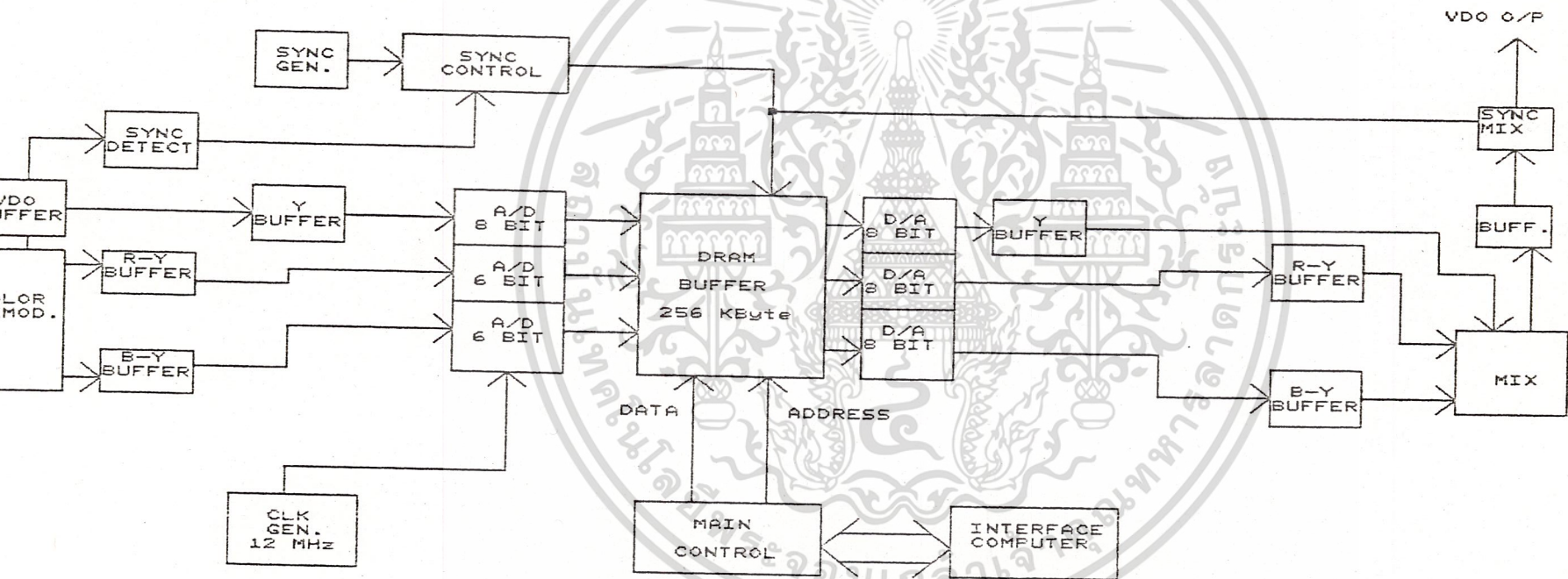
รูปที่ 2.2 Block diagram of image processor ภาพขาวดำ

จาก Block diagram รูปที่ 2.2 จะเห็นได้ว่าเมื่อรับสัญญาณวิดีโอแอนะล็อกเข้ามาที่ VDO I/P ซึ่งจะมี Buffer เป็นตัวกรองรับสัญญาณและทำการแยกสัญญาณเป็น 2 ส่วน คือสัญญาณภาพขาวดำ (Y) และสัญญาณสี ซึ่งใช้วงจร Low-pass filter เป็นตัวแยก สัญญาณภาพขาวดำ และใช้วงจร Comparator เป็นตัวแยกสัญญาณสี ซึ่งสัญญาณสีที่แยกได้จะต้องประกอบด้วย สัญค์ทางแนวเส้น สัญค์ทางแนวตั้ง และสัญญาณ O/E F (Odd/Even Field) เพื่อที่จะนำไปควบคุมการทำงานของ RAM และอุปกรณ์อื่นๆ

สำหรับสัญญาณที่ผ่าน Low pass filter จะนำมาทำการขยายโดยผ่าน Amplifier จากนั้นนำสัญญาณที่ได้ซึ่งเป็นสัญญาณอนาล็อก ทำการแปลงเป็นข้อมูลดิจิทัลขนาด 8 บิต (มีความเข้มของแสง $2^8 = 256$ ระดับ) เพื่อที่จะนำมาเก็บในหน่วยความจำและทำการประมวลผล โดยจะถูกควบคุมด้วยสัญญาณสีคัลกิตหนึ่ง เมื่อต้องการข้อมูลที่อยู่ในหน่วยความจำมาทำการแสดงผล จะต้องทำการแปลงข้อมูลกลับ

เป็นสัญญาณอนาล็อกและสัญญาณสีคัลกิตหนึ่ง เพื่อให้สัญญาณเข้มของเดิมเพิ่มขึ้นที่จำเป็นต่อการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



อธิบายจาก Block Diagram รูปที่ 2.3

จาก Block Diagram สัญญาณจากกล้องวิดีโอจะถูกป้อนเข้าที่ VDO input จากนั้นจะทำการแยกสัญญาณออกเป็นส่วนๆ โดยใช้ Comparater เป็นตัวแยกสัญญาณซึ่งได้ใช้ Low pass filter เป็นตัวแยกสัญญาณภาพขาวดำ(Y) และสำหรับสัญญาณภาพสี (R-YและB-Y) นั้นจะใช้ Pal decode เป็นตัวแยกออกมา จากนั้นนำสัญญาณภาพขาวดำไปขยายและเข้าวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัลขนาด 8 บิต แล้วนำข้อมูลที่ได้ไปเก็บในหน่วยความจำ ซึ่งการเก็บข้อมูลดิจิทัลนี้จะถูกควบคุมโดยสัญญาณซึ่งได้อีกทีหนึ่ง เพื่อให้การเก็บข้อมูลเป็นไปอย่างถูกต้อง โดยข้อมูลดิจิทัลนี้ 1 ภาพ จะใช้เนื้อที่ของหน่วยความจำ 256 Kbyte

ส่วนสัญญาณ R-Y และ B-Y นั้นจะถูก Multiplex ก่อน จากนั้นจึงนำสัญญาณที่ถูก Multiplex แล้ว ไปแปลงเข้าวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล ซึ่งการที่เราทำการ Multiplex สัญญาณนี้ทำให้เราสามารถประหยัดวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัลไปได้หนึ่งชุด จากนั้นนำข้อมูลที่ได้จากการแปลงอนาล็อก ซึ่งมีขนาด 6 บิต ไปเก็บลงในหน่วยความจำ โดยการเก็บข้อมูลจะถูกควบคุมด้วยซิงค์เหมือนกับสัญญาณภาพขาวดำ ดังนั้นข้อมูลในหน่วยความจำจะเป็นข้อมูลของ R-Y และ B-Y สลับกันไปตามความเร็วของการ Multiplex และอีกส่วนที่สำคัญ คือ การอ้างแอดเดรสของหน่วยความจำในการเก็บข้อมูลของสัญญาณขาวดำ(Y)และสัญญาณสี R-Y,B-Y ซึ่งจะต้องมีความสัมพันธ์กับความเร็วของ Clock Pulse และสัญญาณซิงค์

ข้อมูลที่ถูกรับอยู่ในหน่วยความจำนี้ เมื่อต้องการแสดงภาพกลับออกมาจะต้องทำการแปลงข้อมูลกลับกันกับตอนที่ทำการเก็บข้อมูล คือต้องทำการแปลงข้อมูลดิจิทัลให้เป็นสัญญาณอนาล็อก ทั้งสัญญาณภาพขาวดำและสัญญาณ R-Y,B-Y ซึ่งสัญญาณ R-Y,B-Y ซึ่งสัญญาณ R-Y,B-Y นี้ตอนที่เรารับข้อมูลเราได้ทำการ Multiplex ข้อมูลเอาไว้ ดังนั้นเมื่อต้องการสัญญาณเดิมเราจึงต้องทำการ Demultiplex โดยความเร็วที่ทำการ Demultiplex นี้จะต้องมีความเร็วเท่ากับเวลาในการ Multiplex จากนั้นจึงนำสัญญาณที่ได้จากการแปลงเป็นอนาล็อกมารวมกันโดยเข้าวงจร PAL Encoder จากนั้นจึงนำมารวมกันกับซิงค์อีกทีหนึ่งเพื่อให้เป็นสัญญาณ Composite ตามเดิม

นอกจากนี้ข้อมูลที่ถูกรับอยู่ในหน่วยความจำ ยังสามารถ Interface เข้ากับไมโครคอมพิวเตอร์ เพื่อดึงข้อมูลมาเก็บในดิสค์และพิมพ์ออกไปยังปริ้นเตอร์ ได้โดยการเชื่อมต่อสัญญาณ ซึ่งอาศัยวงจร Multiplex ช่วยในการนำข้อมูลมาแสดงผลได้



2.2 สัญญาณภาพและรายละเอียดของภาพจากกล้องวิดีโอ

(Video signal and Television signal description)

ภาพที่เราเรามองเห็นได้นั้น เกิดขึ้นเนื่องจากมีแสงไปกระทบวัตถุนั้น แล้วสะท้อนมาเข้าตาเรา ถ้าหากไม่มีแสงเราจะไม่สามารถเห็นภาพนั้นได้เลย และการที่เรามองเห็นภาพเป็นภาพสีต่างๆ ได้นั้นก็เนื่องจากว่าวัตถุนั้นๆ มีความสามารถในการดูดกลืนแสงของสีไม่เท่ากัน จึงทำให้เราสามารถมองเห็นวัตถุต่างๆ เป็นสีต่างๆ ได้

ปกติภาพที่เราเห็นนั้นก็ต่อแสงที่สะท้อนออกจากวัตถุนั้นๆ ในการเปลี่ยนความเข้มของแสงที่สะท้อนออกมานั้น ให้เป็นสัญญาณทางไฟฟ้า เราเรียกสัญญาณที่ได้จากการเปลี่ยนแสงเป็นไฟฟ้านี้ว่า สัญญาณภาพ อุปกรณ์ที่ทำหน้าที่เปลี่ยนความเข้มของแสงให้เป็นไฟฟ้านี้จะมีอยู่ด้วยกันหลายชนิด ดังที่ได้กล่าวมาแล้วในเรื่องการดีวีดี แต่ที่เรารู้จักกันดี คือ หลอดวิดิคอน (Vidicon tube) ซึ่งเราจะพบอยู่ทั่วไปในรูปของกล้องวิดีโอ หรือกล้องโทรทัศน์

สัญญาณที่ได้มาจากกล้องวิดีโอหรือโทรทัศน์นั้น จะมีลักษณะเป็นสัญญาณต่อเนื่อง (Analog signal) และจะมีลักษณะเป็นสัญญาณรวม (Composite video signal) ซึ่งสัญญาณนี้ประกอบด้วย สัญญาณภาพ, สัญญาณเบี่ยงค้ำทางด้านแนวนอนและแนวตั้ง, สัญญาณซิงค์ทางด้านแนวนอนและแนวตั้ง ซึ่งพอที่จะอธิบายรายละเอียดดังต่อไปนี้

1. สัญญาณเบี่ยงค้ำ (Blanking Pulse)

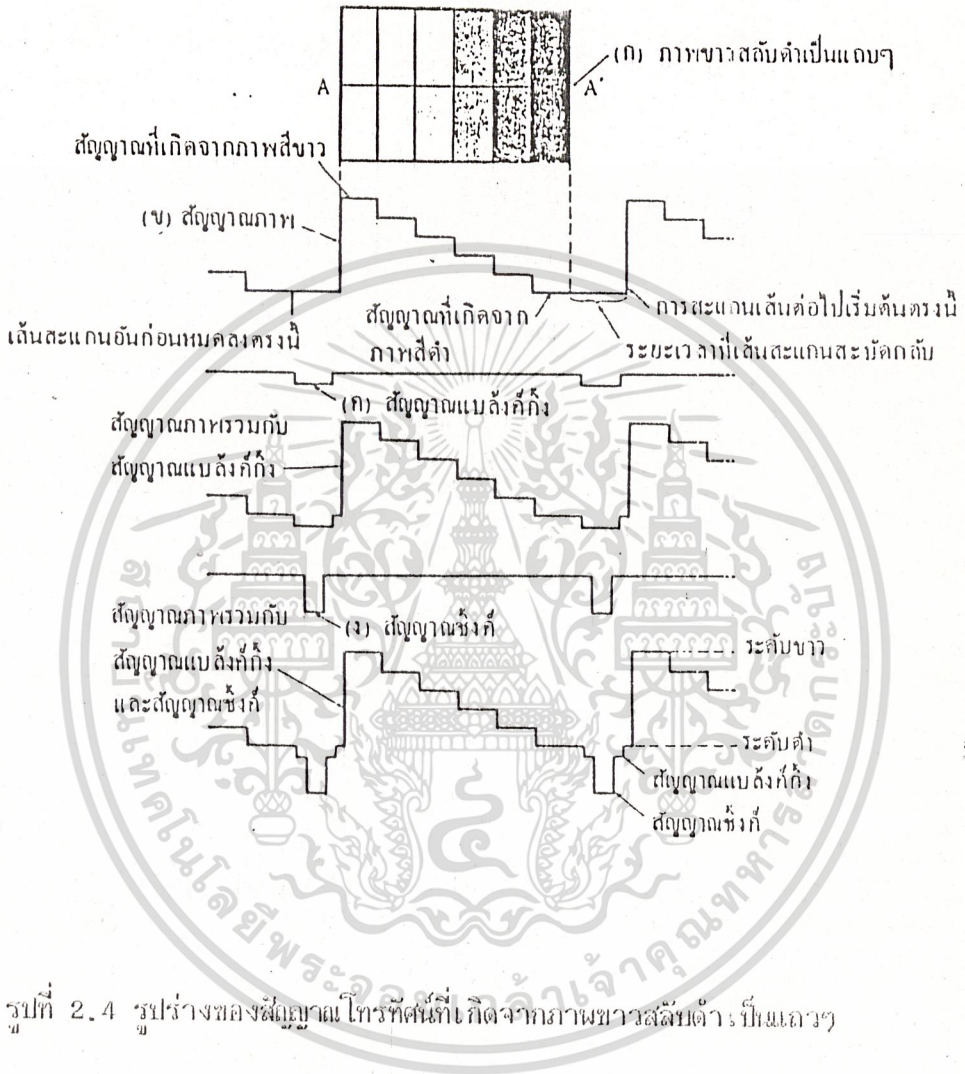
เป็นสัญญาณที่ใช้เพื่อลบเส้นสแกนละติจูดทั้งในแนวนอนและแนวตั้ง เพื่อมิให้สังเกตเห็นได้ชัดทางจอภาพ สำหรับโทรทัศน์จะมีสัญญาณเบี่ยงค้ำระหว่างเส้นสแกน (เบี่ยงค้ำทางแนวนอน) ประมาณ 10 ไมโครวินาที ทำนองเดียวกับสัญญาณเบี่ยงค้ำระหว่างฟิลด์ (เบี่ยงค้ำทางแนวตั้ง) ขนาดประมาณ 1,250 ไมโครวินาที

2. สัญญาณซิงค์ (Sync Pulse)

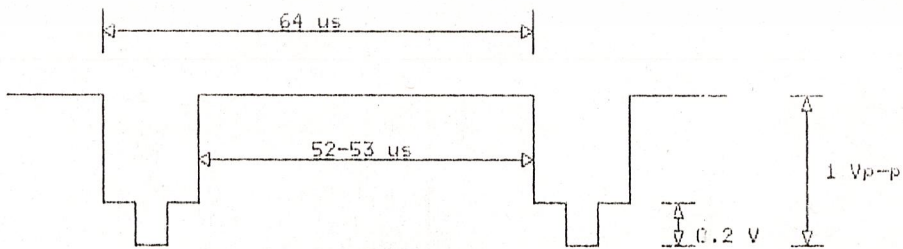
เป็นสัญญาณที่ใช้เพื่อช่วยให้อุปกรณ์ทางแนวนอนและแนวตั้ง ในเครื่องส่งและเครื่องรับโทรทัศน์มีความถี่ตรงกันตลอดเวลา ซึ่งโทรทัศน์ระบบยูโรปสัญญาณซิงค์ทางแนวนอนมีความถี่ 15,625 Hz และสัญญาณซิงค์ทางแนวตั้งมีความถี่ 50 Hz

เนื่องจากว่าความถี่ของสัญญาณซิงค์เท่ากับความถี่ของสัญญาณเบี่ยงค้ำพอดี จึงจำเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้



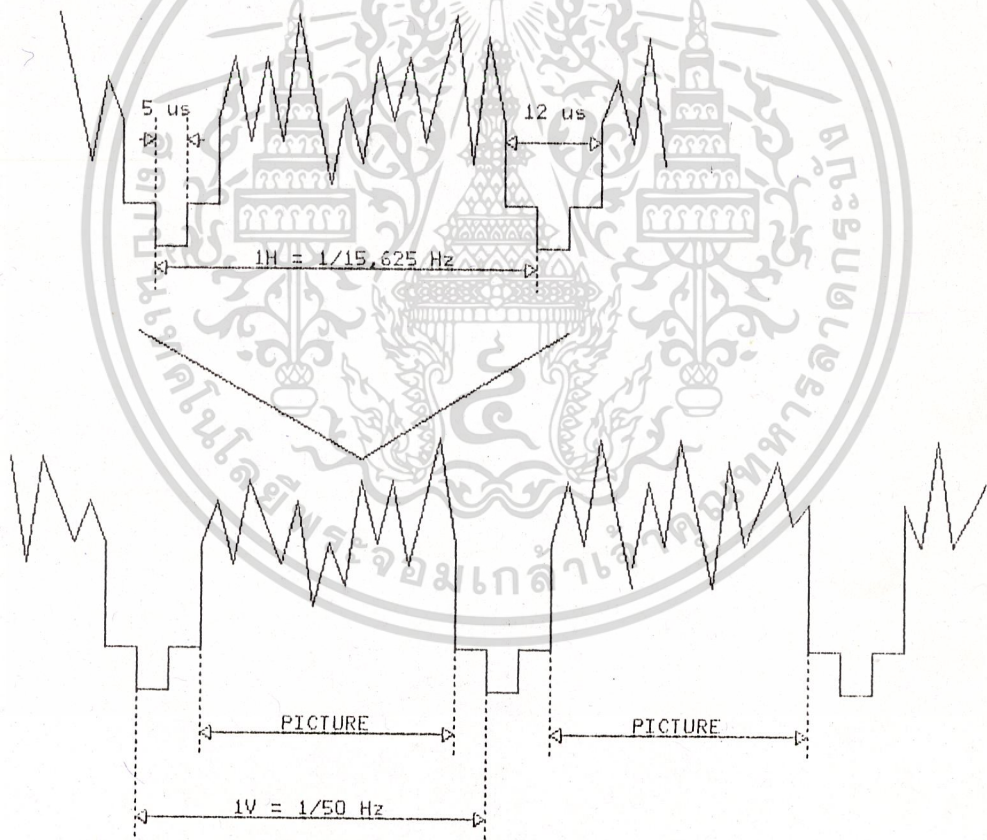
รูปที่ 2.4 รูปร่างของสัญญาณ ไทรีตต้นกำเนิดจากภาพขาวสลับดำเป็นแถบๆ



รูปที่ 2.5 ขนาดและช่วงเวลาของสัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องป้องกันอาการรบกวนที่อาจจะเกิดขึ้น โดยการกำหนดขนาดของซิงค์พัลส์ให้น้อยกว่า
 ขนาดของแบล็งค์กิ้งพัลส์ คือทำให้ซิงค์พัลส์ทางแนวนอน มีขนาดเพียง 2 ไมโครวินาที
 และซิงค์พัลส์ทางแนวตั้งมีขนาด 190 ไมโครวินาที เท่านั้น นอกจากนี้ยังใช้วิธี
 การส่งซิงค์พัลส์เหล่านี้ไปกับแบล็งค์กิ้งพัลส์อีกด้วย โดยให้ฐานของซิงค์พัลส์อยู่
 ทับกับขอบบนของแบล็งค์กิ้งพัลส์ เมื่อจัดขอบความต่างศักย์ให้ระดับสูงสุดของแบล็งค์กิ้ง
 พัลส์ เป็นระดับดำมืดจนมองไม่เห็นแล้วระดับของซิงค์พัลส์ที่อยู่บนยอดสูงสุดของแบล็งค์
 กิ้งพัลส์ก็จะดำมืดสนิทด้วย และไม่ทำให้เกิดการรบกวนภาพที่หน้าจอแต่อย่างใด (ดู
 รูปที่ 2.4, 2.5)



รูปที่ 2.6 แสดงสัญญาณในแต่ละเส้นสแกนไลต์ของแนวตั้งและแนวนอน

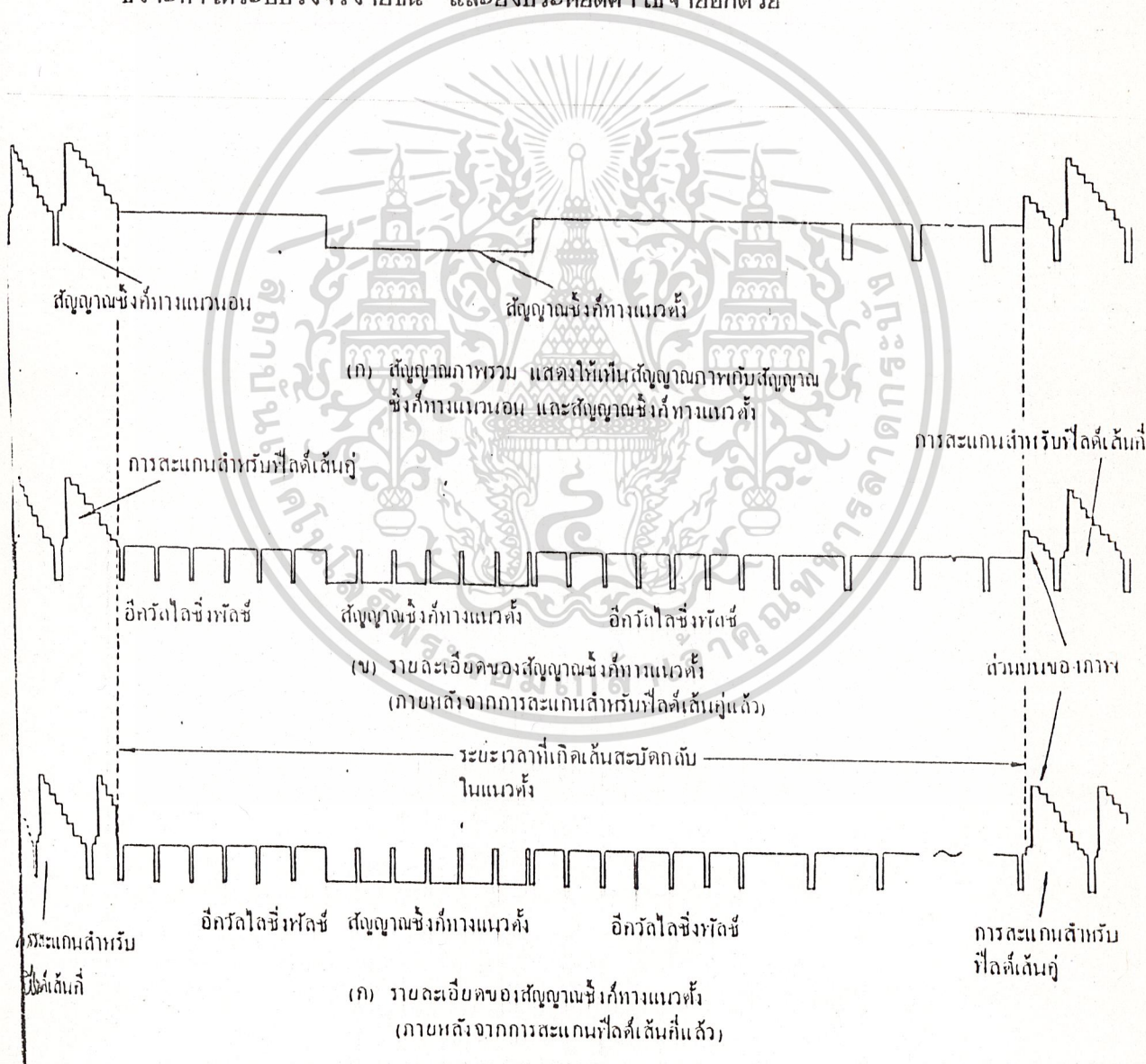
3. สัญญาณอีควอลไลซิง (Equalizing Pulse)

เป็นสัญญาณที่ใช้เพื่อช่วยให้สัญญาณซิงค์ทางแนวตั้งยังคงมีรูปร่างดีเหมือน

เดิมหลังจากแยกออกมาจากสัญญาณซิงค์ทางแนวนอนแล้ว ในอนกจากนี้ช่วยทำให้การชียนด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สแกนแบบไขว้กันเป็นไป โดย เรียบร้อยสม่ำเสมอ รวมทั้งสัญญาณซิงค์ทางแนวนอนก็ไม่ได้ขาดหาย ไปในช่วงเวลาของสัญญาณซิงค์ทางแนวตั้งอีกด้วย สัญญาณอีควอลไลซ์ซึ่งนี้มีความ เป็นสำหรับการสแกนแบบสลับเส้น (Interlaced scanning) เพราะช่วยลดความผิดพลาดที่เกิดขึ้น เนื่องจากการสะบัดกลับผิดตำแหน่ง ในโครงงานนี้การสร้างสัญญาณโทรทัศน์ ในขณะที่แสดงภาพของข้อมูลที่เกิดขึ้นในหน่วยความจำ จะไม่มีสัญญาณอีควอลไลซ์ซึ่งทั้งนี้เนื่องจากการสแกนแบบไปข้างหน้า (Progressive scanning) ซึ่งจะทำให้ระบบวงจรง่ายขึ้น และยังประหยัดค่าใช้จ่ายอีกด้วย

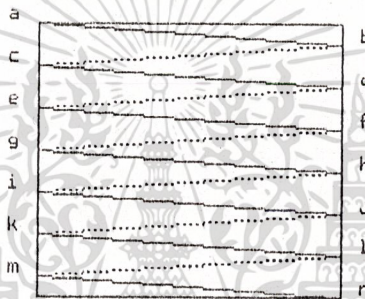


รูปที่ 2.7 สัญญาณภาพรวม

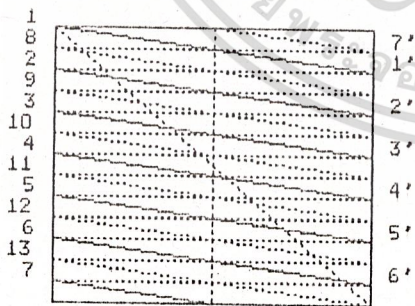
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสแกน (Scanning) คือ การส่งจุดภาพไปยังจอมอนิเตอร์เพื่อที่จะแสดงภาพ ซึ่งจะเป็นจุดขาวดำหรือสีนั้นขึ้นอยู่กับสัญญาณภาพ การสแกนภาพมีอยู่ด้วยกัน 2 วิธี คือ การสแกนแบบไปข้างหน้า(Progressive scanning) และการสแกนแบบสลับเส้น(Interlaced scanning)

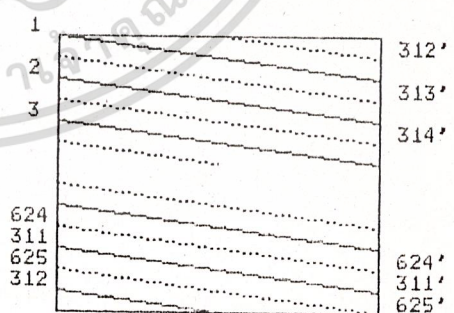
จากรูปที่ 2.8 จะเห็นได้ว่าการสแกนเริ่มจาก a-->b, c-->d จนกระทั่งสุดท้าย m-->n ซึ่งเป็นารสแกนจากซ้ายไปขวาและจากข้างบนลงข้างล่างเหมือนกับ การอ่านหนังสือพิมพ์หรือการพิมพ์ดีด เรียกรการสแกนแบบนี้ว่า การสแกนแบบไปข้างหน้า



รูปที่ 2.8 การสแกนแบบไปข้างหน้า



(ก)



(ข)

รูปที่ 2.9 การสแกนแบบสลับเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.9(ก) จะเห็นว่า การสแกนจะเริ่มจาก 1, 2, ..., 7 เรียกว่า ฟิลด์ดี (Odd Field) และในระหว่างเส้นต่อเส้นก็จะเว้นช่องว่างให้พอสแกนได้อีกครึ่งหนึ่ง จากเส้นที่เริ่มที่ 8, 9, ..., 13 ใหม่อีกครึ่งหนึ่งเรียกว่า ฟิลด์คู่ (Even Field) เป็น การสแกนแบบเส้นเว้นเส้นซึ่งต้องให้การสแกนในแนวตั้ง 2 ครั้ง ดังนั้นถ้าต้องการ ภาพ 25 ภาพต่อวินาที ก็ต้องส่ง 50 ครั้ง ซึ่งวิธีนี้เราเรียกว่า การสแกนแบบสลับเส้น

ในการสแกนสลับเส้นนี้ต้องให้การสแกนแนวตั้ง 2 ครั้ง การสแกนแนวตั้ง 1 ครั้งเรียกว่า การสแกน 1 ฟิลด์ การสแกน 2 ฟิลด์ เรียกว่า 1 เฟรม (frame) ในระบบ 625 เส้น จากรูปที่ 2.9(ข) การสแกน 1 ฟิลด์ มี 312.5 เส้น เนื่อง จากตาของมนุษย์มีคุณสมบัติในการคงอยู่ของภาพ (Persistence of image) และ ระยะเวลาในการเรืองแสงของเฟอร์โรเฟอร์ที่จอภาพ ทำให้ภาพของฟิลด์หนึ่งยังคงอยู่ ในขณะที่ฟิลด์ที่สองสแกนเสร็จแล้ว ภาพที่มองเห็นจึงมีจำนวน 625 เส้น ข้อดีของวิธีนี้ คือ ลดการกระพริบของจอภาพ (flicker)

ในการสแกนทั้งแบบไปข้างหน้าและแบบสลับเส้น เมื่อสแกนไปสุดแต่ละเส้นแล้ว ต้องรีบกลับมาเริ่มเส้นใหม่ ทั้งแนวตั้งและแนวนอน ระยะเวลาในการวิ่งกลับมาเริ่ม ใหม่ยิ่งน้อยเท่าไรยิ่งดี จากรูปที่ 2.8 คือเส้นประจาก $b \rightarrow c, d \rightarrow e$ เส้นนี้เรียกว่า เส้นสแกนกลับ (Retrace or Flyback) เส้นนี้ไม่มีความจำเป็นในการประกอบเป็นภาพ จึงมีวงจรควบคุมไม่ให้ปรากฏที่จอภาพ

ในโครงการนี้จะทำการดิจิทัลเพียงฟิลด์เดียว จากสัญญาณที่ส่งมา โดยวิธี การสแกนแบบสลับเส้น ก่อนที่จะทำการเก็บภาพ จะเห็นว่าภาพที่แสดงบนจอ โทรทัศน์ จะเป็นภาพการสแกนแบบสลับเส้น เมื่อทำการเก็บภาพแล้วภาพที่แสดงบนจอโทรทัศน์ จะเป็นภาพของข้อมูลที่เกิดขึ้นในหน่วยความจำ และแสดงผลโดยวิธีการสแกนแบบไปข้างหน้า

ทฤษฎีการแปลงสัญญาณอนาล็อกเป็นดิจิทัลและแปลงดิจิทัลเป็นสัญญาณอนาล็อก

ANALOG(A) TO DIGITAL(D) AND DIGITAL(D) TO ANALOG(A)

CONVERSION

การแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก เป็นการแปลงข้อมูลหรือข่าวสารทางดิจิทัลให้เป็นข้อมูลในทางอนาล็อก เช่น เอาท์พุทของระบบดิจิทัลจะต้องเปลี่ยนเป็นอนาล็อกเสียก่อนในการที่จะใช้ขับปากกาเรคคอร์ดเดอร์ (recorder) โดยใช้ D to A converter หรือสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลเป็นสิ่งจำเป็นมาก สำหรับการประมวลผลทางดิจิทัล

ขบวนการของการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลนั้น ทำได้โดยใช้ A to D converter ซึ่งถูกใช้สำหรับแปลงสัญญาณอนาล็อกจากเอาท์พุทของทรานสดิวเซอร์ (transducer) ไปเป็นสัญญาณดิจิทัลเพื่อใช้ป้อนเข้ายังระบบดิจิทัล การแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก เป็นขบวนการที่ทำได้โดยตรง และทำได้ง่ายกว่าการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล

3.1 วงจรปรับค่าความต้าน (VARIABLE RESISTOR NETWORK)

ปัญหาพื้นฐานในการแปลงสัญญาณดิจิทัลไปเป็นสัญญาณอนาล็อกคือ การเปลี่ยนระดับของดิจิทัลโวลท์เตจ (digital voltage) ค่าใดๆไปเป็นอนาล็อกโวลท์เตจ (analog voltage) ที่เหมาะสม ซึ่งเราแก้ไขปัญหานี้ได้โดยการออกแบบวงจรปรับความต้านทาน ที่สามารถเปลี่ยนแต่ละระดับของสัญญาณดิจิทัลไปเป็น binary weight-equivalent voltage ตัวอย่างในการพิจารณาอะไรคือความหมายของ equivalent binary weight ให้พิจารณาได้จากตารางความจริง (truth table) สำหรับสัญญาณไบนารี 3 บิต ดังรูปที่ 3.1 สมมุติว่าเราต้องการเปลี่ยนสัญญาณดิจิทัลทั้ง 8 ค่าดังในรูปเป็นอนาล็อกโวลท์เตจ จำนวนน้อยที่สุดที่แสดงไว้ในรูปคือ "000" ที่ดิจิทัลค่านี้ เราต้องการแปลงให้เป็นอนาล็อกโวลท์เตจเท่ากับ "0" โวลท์และจำนวนที่มากที่สุดคือ "111" ต้องการเปลี่ยนเป็นอนาล็อกเท่ากับ "7" โวลท์ การทำเช่นนี้เป็นการกำหนดย่านของสัญญาณอนาล็อกที่เราต้องการ จากตารางที่ 3.1 เราจะเห็นว่าระหว่างค่า "000" กับ "111" นั้นสามารถแบ่งออกเป็น 7 ระดับด้วยกัน ดังนั้นสัญญาณอนาล็อกที่ได้จะถูกแบ่งออกเป็น 7 ระดับเช่นกัน การเปลี่ยนแปลงที่เกิดขึ้นน้อยที่สุดของสัญญาณดิจิทัลอยู่ที่บิตต่ำสุด (LSB) ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิตนี้จะทำให้การเปลี่ยนแปลงของอนาล็อกเอาต์พุตเท่ากับ $1/7$ ของค่าเต็มสเกล (FULL SCALE) R DIVIDER ถูกกำหนดให้เป็น "1" ในตำแหน่ง 2^0 ซึ่งจะทำให้อนาล็อกเอาต์พุตเท่ากับ $7 \times 1/7 = 1$ โวลต์

2^2	2^1	2^0	DEC
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	0	1	7

รูปที่ 3.1 ตารางแสดงค่าไบนารี 3 บิต

พิจารณาที่บิต 2^1 เราจะเห็นได้ว่าที่บิต 2^1 มีค่าเป็นสองเท่าของบิต 2^0 ดังนั้นบิต 2^1 จะทำให้การเปลี่ยนแปลงของอนาล็อกเอาต์พุตโวลต์แดงเป็นสองเท่าของ LSB และค่า resistive divider จะทำให้อนาล็อกเอาต์พุตโวลต์แดงเท่ากับ $7 \times 2/7 = 2$ โวลต์ ในการพิจารณาที่บิตอื่นก็ให้หลักการเดียวกัน

จากที่กล่าวมาแล้วข้างต้นจะเห็นว่าบิตต่ำสุดจะให้ weight เท่ากับ $1/7$ บิต 2^1 เท่ากับ $2/7$ ผลรวมของ weight ทั้งหมดจะเท่ากับ 1 โดยทั่วไปแล้ว binary weight ที่บิตต่ำสุดจะเขียนเป็นสมการได้คือ $1/2^{n-1}$ เมื่อ n คือจำนวนบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปเราจะหาค่าของ resistive divider สำหรับดิจิตอล 3 บิต ดัง
รูปที่ 3.2

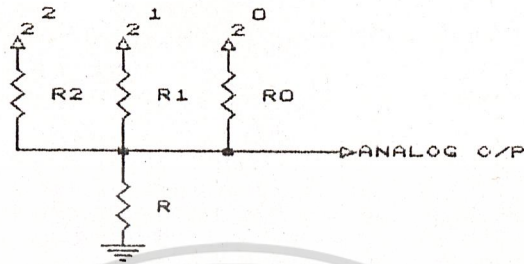
BIT	WEIGHT	BIT	WEIGHT
2^0	1/7	2^0	1/15
2^1	2/7	2^1	2/15
2^2	4/7	2^2	4/15
		2^3	8/15

รูปที่ 3.2 BINARY EQUIVALENT WEIGHTS

สมมุติดิจิตอลอินพุทมีค่า "000" ต้องการอนาล็อกเอาต์พุทเท่ากับ "0" โวลต์และ "111" เท่ากับ "7" เพราะฉะนั้นสำหรับอินพุท "001" จะได้เอาต์พุทเท่ากับ "1" โวลต์ ในทำนองเดียวกันเมื่ออินพุทเท่ากับ "010" จะได้อนาล็อกเอาต์พุทเท่ากับ "2" โวลต์ สำหรับค่าอื่นๆ ก็เช่นกันจะได้อนาล็อกเอาต์พุทตามตารางรูปที่ 3.2 resistive divider จะต้องทำหน้าที่สองอย่างด้วยกันเพื่อจะเปลี่ยนดิจิตอลอินพุทไปเป็นอนาล็อกเอาต์พุทโวลต์เตจ คือ

1. บิต 2 จะต้องเปลี่ยนเป็น 1 โวลต์ บิต 2^1 เท่ากับ 2 โวลต์ และบิต 2^2 เท่ากับ 4 โวลต์
2. โวลต์เตจทั้งสามค่านี้แสดงดิจิตอลบิต เมื่อรวมกันแล้วจะได้อนาล็อกเอาต์พุทโวลต์เตจ

รูปที่ 3.3 แสดงถึง resistive divider ที่สมบูรณ์ของตัวอย่างนี้



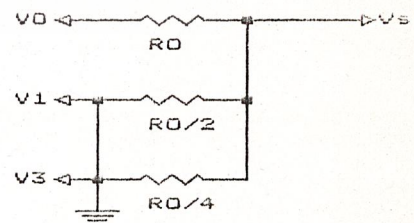
รูปที่ 3.3 RESISTIVE DIVIDER

R0 R1 และ R2 ต่อแบบ divider network ความต้านทาน R1 เป็นโหนดสมมุติว่าดิจิตอลอินพุตเท่ากับ "001" เราสามารถเขียนวงจรสมมูลย์ (equivalent circuit) ได้ดังรูปที่ 3.4 อนาล็อกเอาต์พุตโวลต์ที่ตรง สามารถหาได้ โดยใช้ MILLMAN 's theorem ดังสมการต่อไปนี้

$$V = \frac{V1/R1 + V2/R2 + V3/R3 + \dots}{1/R1 + 1/R2 + 1/R3 + \dots}$$

โดยการใช้ MILLMAN 's theorem จากรูปที่ 3.4 จะได้

$$V = \frac{V0/R0 + V1/(R0/2) + V3/(R0/4)}{1/R0 + 1/(R0/2) + 1/(R0/4)}$$



สรุป resistive divider สามารถสร้างขึ้นเพื่อแปลงดิจิตอล โวลต์

ตรงไปอนาล็อก โวลต์ตรง โดยใช้กฎเกณฑ์ต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ต้องมีความต้านทานอินพุทหนึ่งตัวสำหรับแต่ละบิตของดิจิตอล
2. เริ่มต้นที่บิตต่ำสุดค่าความต้านทานในบิตต่อมา มีค่าเป็นครึ่งหนึ่งของความต้านทานของบิตก่อนหน้านั้น
3. ค่าเต็มสเกลของเอาต์พุทโวลต์เตจ มีค่าเท่ากับผลบวกของสัญญาณ

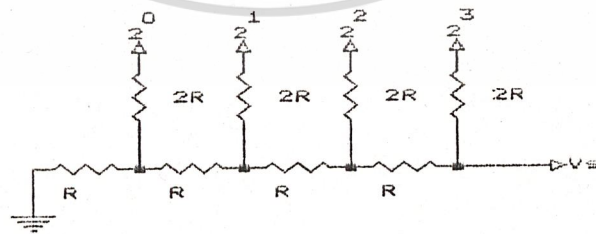
ดิจิตอลอินพุท

4. บิตต่ำสุดจะมี weight เท่ากับ $1/2^{n-1}$ เมื่อ n คือจำนวนบิต
5. การเปลี่ยนแปลงของอินพุทโวลต์เตจ ต่อการเปลี่ยนแปลงของบิตต่ำสุดเท่ากับ $V/2^{n-1}$
6. เอาต์พุทโวลต์เตจ สามารถหาได้โดยใช้ MILLMAN 's theorem

$$V_u = V_0 \cdot 2^0 + V_1 \cdot 2^1 + V_2 \cdot 2^2 + \dots + V_{n-1} \cdot 2^{n-1}$$

3.2 BINARY LADDER

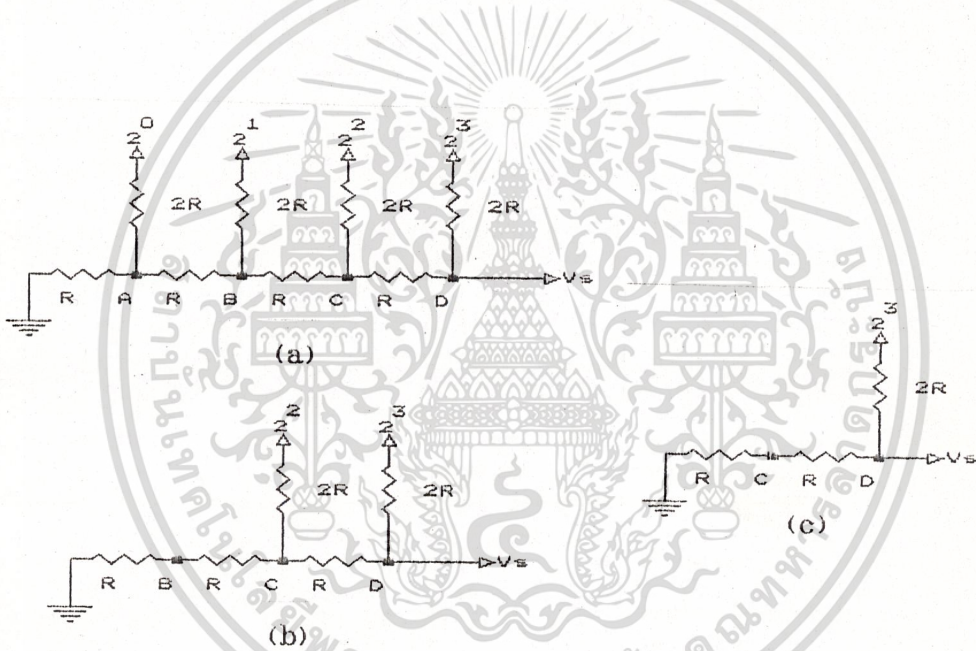
binary ladder เป็น network ที่ output voltage เป็นผลรวม weight ของดิจิตอลอินพุทเราลองมาพิจารณา ladder ขนาด 4 bit ดังรูปที่ 3.5



รูปที่ 3.5 BINARY LADDER

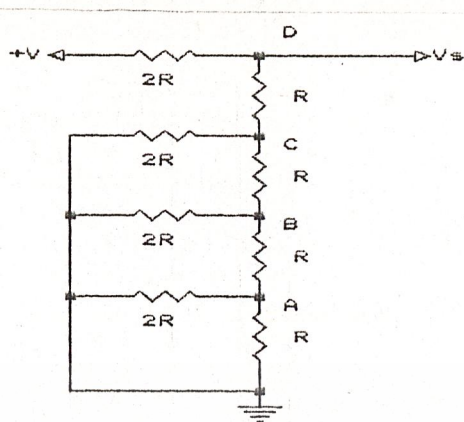
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นว่าใช้ resistor เพียงสองค่า สมมติว่าดีจิตอลทั้งหมด ถูกต่อลงกราวด์ เริ่มต้นที่จุด A ค่าความต้านทานที่มองที่จุด A ไปยัง resistor ตัว ซ้ายสุดคือ $2R$ ค่าความต้านทานที่มองไปยังบิต 2^0 มีค่าเป็น $2R$ เช่นกัน ซึ่งค่า ความต้านทาน $2R$ ทั้งสองตัวนี้จะขนานกันอยู่ ด้วยเหตุนี้เราจึงสามารถแทนด้วย ความต้านสมมูลย์ ซึ่งมีค่าเท่ากับ R ดังรูป 3.6 (a) ต่อไปเราพิจารณาที่จุด B จะเห็น ว่าค่าความต้านทานที่จุด B นี้มีค่าเป็น $2R$ และค่าความต้านทานของบิต 2^1 เท่ากับ $2R$ เช่นกัน ซึ่งสามารถแทนด้วยความต้านทานสมมูลย์ R ดังรูปที่ 3.6(b)

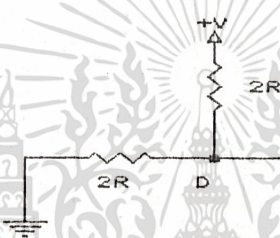


รูปที่ 3.6 วิถีหาค่า BINARY LADDER

เราสามารถใช้อุปสมมติของ ladder เพื่อกำหนดเอาท์พุทของโวลท์เตจ สำหรับดีจิตอลเอาท์พุทค่าต่างๆได้ สมมุติดีจิตอลอินพุทเป็น 1000 binary ladder สามารถเขียนได้ดังรูปที่ 3.7 (a) เพราะจะเห็น network ที่อยู่ด้านซ้ายของจุด D สามารถแทนด้วยความต้าน $2R$ ดังรูป 3.7(b)



(a)



(b)

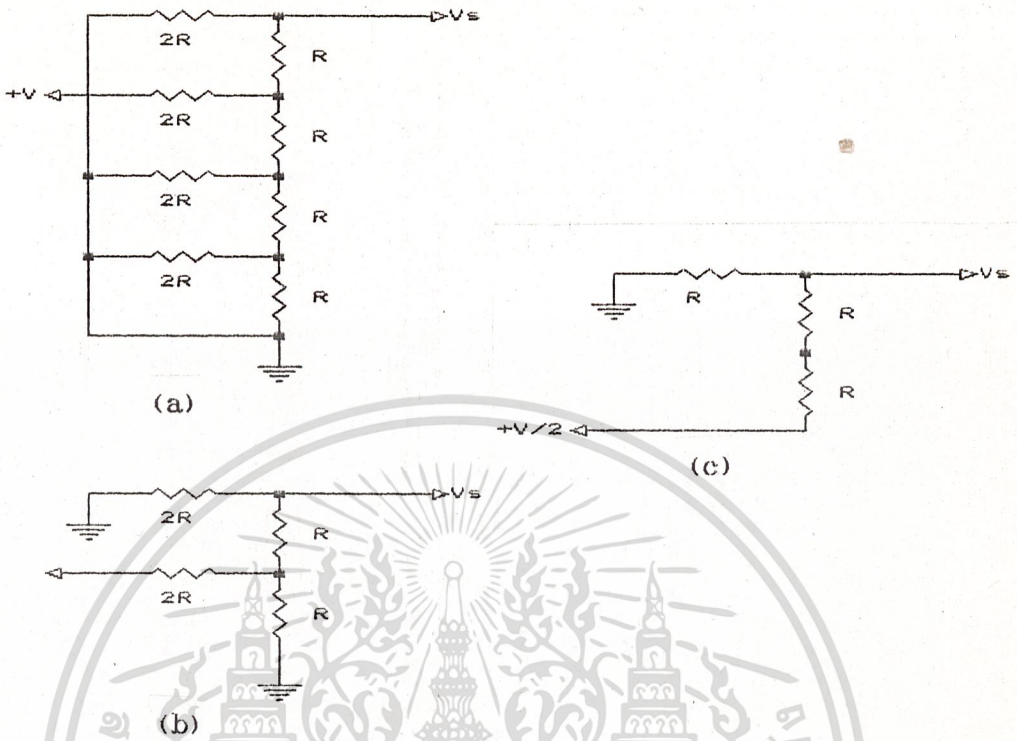
รูปที่ 3.7 (a) BINARY LADDER WITH A DIGITAL INPUT 1000
(b) EQUIVALENT CIRCUIT FOR DIGITAL INPUT 1000

จากรูปเราจะได้

$$V_o = V \cdot [2R / (2R + 2R)]$$

$$= V/2$$

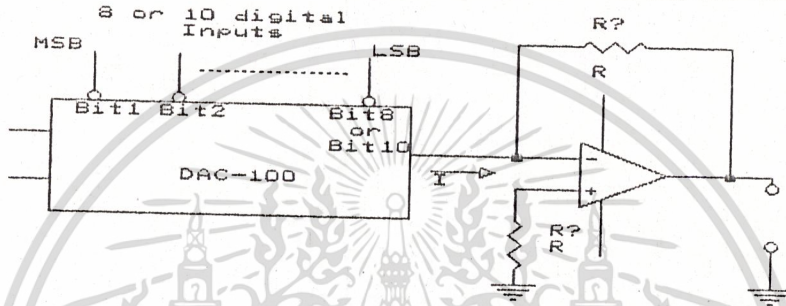
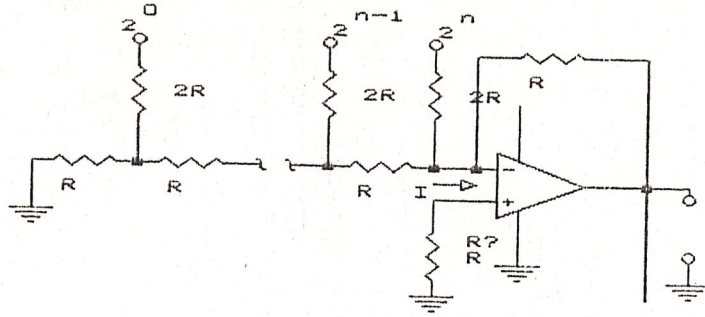
นั่นคือถ้าบิตสูงสุด(MSB) มีค่าลอจิก(logic)เป็น 1 จะได้ $V_o = V/2$ โวลต์ ในการหาเอาท์พุทโวลต์ที่ตรงเมื่ออินพุทเป็น 0100 สามารถทำได้ดังแสดงในรูปที่ 3.8 (ค) จะเห็นว่าไม่มีโวลต์ที่ตรงทางด้านซ้ายมือของจุด c เลย เพราะฉะนั้นทางด้านซ้ายมือของจุด c สามารถแทนด้วยความต้าน $2R$ ดังรูป 3.8 (b) ต่อไปเราสามารถแทนที่วงจรทางด้านซ้ายของจุด c โดยใช้ทฤษฎีของTHEVENIN's theorem โดยการตัดวงจรดังรูป 3.8 (b) จะได้วงจรใหม่ดังรูป 3.8 (c)



รูปที่ 3.8 การใช้ THEVENIN 'S THEOREM เข้าช่วยแก้ไขวงจร

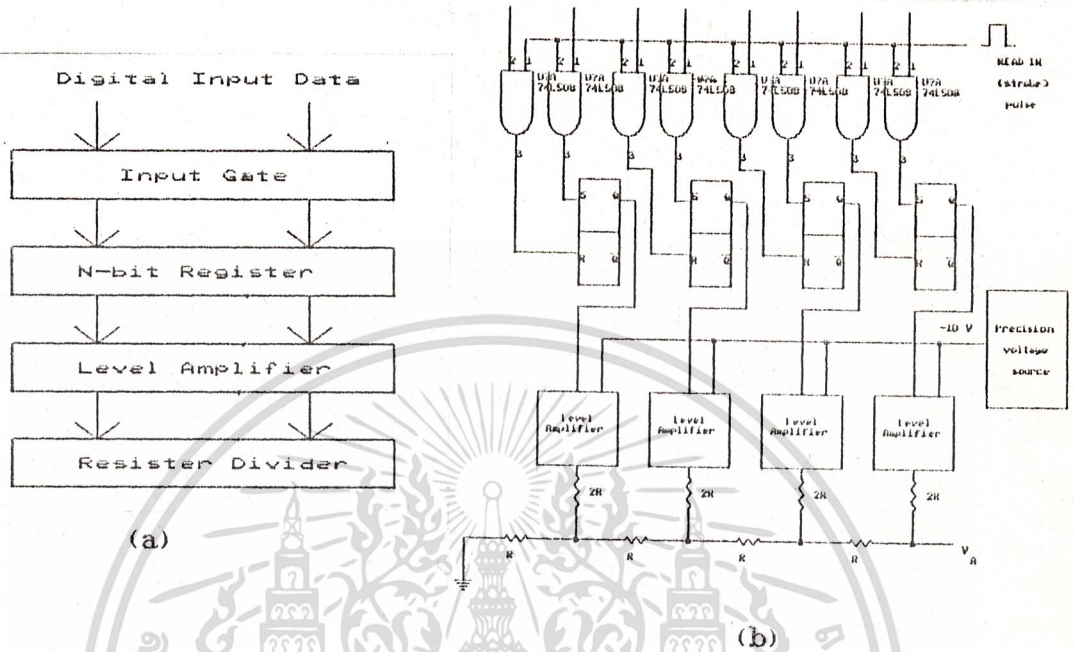
3.3 ตัวแปลงสัญญาณดิจิทัลเป็นสัญญาณแอนะล็อก (D TO A CONVERTER)

เราสามารถใช่วงจรพื้นฐานของวงจร resistive divider or ladder มาทำเป็น DAC ได้หรืออาจกล่าวได้ว่า DAC มีส่วนประกอบพื้นฐานหรือโครงสร้างที่ประกอบขึ้นจาก resistive divider network หรือ ladder ใดๆก็ตาม DAC ต้องการส่วนเบ็ดเสร็จย่อยอื่น ๆ อีกเพื่อที่จะทำให้ DAC ที่สมบูรณ์ขึ้นคือ DAC จะต้องมีส่วนของรีจิสเตอร์ (register) ที่สามารถใช้เก็บข้อมูลทางดิจิทัล register ที่ง่ายที่สุดจะใช้ flip-flop (flip-flop) ซึ่งสำหรับ 1 บิตจะใช้ flip-flop 1 ตัว DAC ต้องมี level amplifier อยู่ระหว่าง register กับ resistive network เพื่อให้แน่ใจได้ว่าสัญญาณดิจิทัลที่ส่งไปยัง resistive network เป็นสัญญาณที่คงที่อยู่ในระดับเดียวกัน ส่วนสุดท้ายของ DAC จะต้องมีส่วนอินพุทเกตเพื่อทำการ gating อินพุทของ register flip-flop สามารถถูกเช็ทให้มีค่าข้อมูลที่เหมาะสมกับข้อมูลดิจิทัลที่เข้ามา DAC ที่สมบูรณ์แสดงดัง block diagram ดังรูปที่ 3.10 (a)



รูปที่ 3.9 D TO A CONVERTER

อาศัยหลักการที่แสดงโดย block diagram เราสามารถเขียนวงจร D to A ที่สมมุติขนาด 4 บิตได้ดังรูปที่ 3.10(b) จากรูปจะเห็น level amplifier แต่ละตัวจะมีอินพุต 2 อินพุตคือ 10 โวลท์ จาก precision voltage source และจากเอาต์พุตของฟลิปฟลอป level amplifier จะทำงานดังนี้คือ ถ้าเอาต์พุตจากฟลิปฟลอปเป็น high level amplifier จะให้เอาต์พุตเป็น 1 แต่ถ้าเอาต์พุตจากฟลิปฟลอปเป็น low เอาต์พุตจะเป็น 0 ฟลิปฟลอปทั้ง 4 ที่ใช้เป็น register จะใช้สำหรับเก็บข้อมูลทางดิจิทัลฟลิปฟลอปที่อยู่ทางขวามือเป็น MSB และตัวซ้ายสุดเป็น LSB ฟลิปฟลอปแต่ละตัว จะเป็น RS-latch และต้องการระดับสัญญาณที่เป็นบวก(positive level) ที่อินพุต R หรือ S เพื่อที่จะไปเซ็ทหรือรีเซ็ทเอาต์พุตของฟลิปฟลอป ส่วนของอินพุตเกทใช้สำหรับข้อมูลเข้ามายัง register เมื่อสาย read-in เป็น high จะมีเกทเพียงตัวเดียวเท่านั้นที่มีเอาต์พุตเป็น high ส่งไปยังอินพุต R หรือ S ฟลิปฟลอปจึงถูกเซ็ทโดยขึ้นอยู่กับค่าลอจิกของ R หรือ S ข้อมูลจะถูกส่งเข้าไปยัง register ในแต่ละครั้งที่มีพัลส์(pulse) ป้อนเข้ามาที่สาย read-in

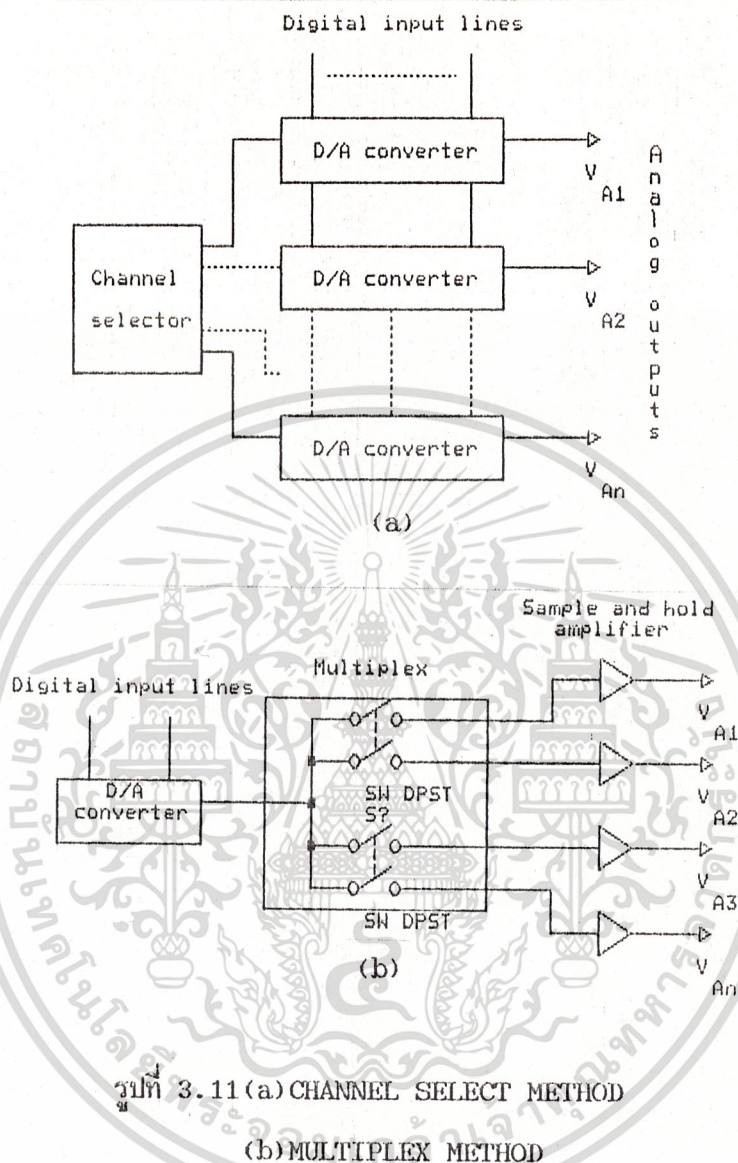


รูปที่ 3.10 (a) BLOCK DIAGRAM
(b) 4-BIT D TO A CONVERTER

บ่อยครั้งที่เดียวที่เราจำเป็นต้อง decode สัญญาณอินพุตที่มีหลาย ๆ อินพุตเช่น แกน X แกน Y สำหรับ plotting board ในกรณีเช่นนี้จะใช้ 2 วิธีในการ decode สัญญาณคือ

1. โดยใช้ DtoA converter สำหรับแต่ละสัญญาณอินพุตที่แสดงไว้ดังรูปที่ 3.11(a) ข้อดีของวิธีนี้คือแต่ละสัญญาณที่จะ decode จะถูกเก็บไว้ใน register ของมันเอง และอนาล็อกเอาต์พุตจะถูก hold ไว้ให้มีค่าคงที่ สายดิจิตอลอินพุตทุกช่องทางเข้ากับแต่ละ converter และ converter ตัวที่เหมาะสมจะถูกเลือกสำหรับ decode โดยสาย select (select line)

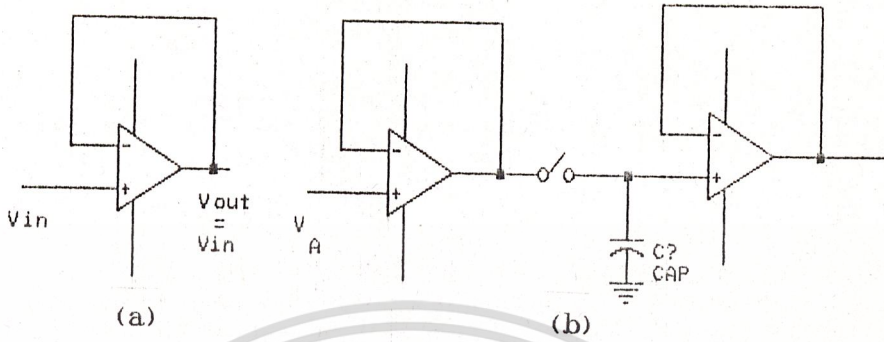
2. เป็นการใช้ multiplex แสดงดังรูปที่ 3.11(b) ข้อเสียของวิธีนี้คืออนาล็อกเอาต์พุตจะถูก hold ในระหว่างของการ sampling และเอาต์พุตจะต้องต่อกับ sample-hold amplifier



รูปที่ 3.11 (a) CHANNEL SELECT METHOD
(b) MULTIPLEX METHOD

จากรูปที่ 3.12(a) เป็นแบบ unity gain noninverting voltage amplifier ซึ่งจะได้ $V_o = V_i$ และถ้านำเอาออปแอมป์แบบนี้มาต่อกันดังรูปที่ 3.12(b) ก็จะได้เป็น sample-and-hold amplifier เมื่อสวิตช์ปิดวงจร คาปาซิเตอร์จะชาร์จประจุจนลัดวงจรที่เตงที่ได้จาก D to A ไร่ และเมื่อสวิตช์เปิดวงจร คาปาซิเตอร์ hold ระดับโวลท์เตงไว้ จนกระทั่งถึงเวลาของการ sampling ใหม่และเพราะว่าออปแอมป์ไม่มีอินพุทอิมพีแดนซ์สูงมาก ดังนั้นจะเห็นได้ว่าคาปาซิเตอร์จะได้ดีสชาร์จ (discharge) และในเวลาเดียวกันก็จะให้ gain เพื่อขับวงจรภายนอกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 (a) UNITY GAIN AMPLIFIER
(b) SAMPLE-HOLD CIRCUIT

เมื่อ D/A ถูกต่อเข้ากับ multiplexer เราจะต้องคำนึงถึงอัตราสูงสุดที่ converter จะสามารถทำงานได้ด้วยในแต่ละครั้งที่ข้อมูลถูกส่งไปยัง register จะเกิด transient ที่เก็เอาท์พุทของตัว converter ทั้งนี้เพราะว่าในความเป็นจริงแล้วฟิลิฟลอมแต่ละตัวมี rise และ fall time ที่แตกต่างกันดังนั้นจะต้องมี setting time ระหว่างเวลาที่ข้อมูลถูกส่งไปยัง register กับเวลาที่อนาล็อกโวลท์เตจถูกอ่านออกมา setting time นี้เป็นตัวประกอบหลักในการกำหนดอัตราสูงสุดของการ multiplex กรณีเช่นนี้จะเกิดขึ้นเมื่อทุกบิตมีการเปลี่ยนแปลงเช่นจาก 1000 เป็น 0111 โดยปกติแล้วคาปาซิเตอร์ของวงจร sample-and-hold amplifier จะไม่มีความสามารถในการ hold voltage ที่แน่นอน ดังนั้นอัตราการ sampling (SAMPLING RATE) จะต้องเพียงพอเพื่อให้มั่นใจได้ว่าโวลท์เตจไม่ถูกลดทอนหรือหายไป ในระหว่างการ sampling อัตราการ sampling คือความถี่ที่คาปาซิเตอร์ชาร์จ (charge) ค่าของสัญญาณอนาล็อกที่ออกจากเอาท์พุทของ converter

มาถึงจุดนี้แล้วเราอาจจะอยากรู้ว่าสัญญาณจะต้องถูก sampling เท่าไรจึงจะเพียงพอ โดยอาศัยความรู้สึก (common sense) เราจะรู้ว่าจำนวนครั้งหรือความถี่ในการ sampling จะต้องมากกว่าความถี่ของสัญญาณที่ถูก sampling และความถี่ในการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

sampling ที่น้อยความถี่ของสัญญาณที่ถูก sampling จะทำให้สัญญาณถูกลดทอนไปหรืออาจจะกล่าวได้ว่าถ้าความถี่ของสัญญาณที่ถูก sampling น้อยเกินไปสัญญาณจะลดลงมาก เพราะเวลาของการ discharge ของ sampling-hold capacitor มากเกินไป และอาจจะทำให้ข้อมูลของสัญญาณสูญหายไป เรามีวิธีการสองอย่างในการกำหนดอัตรา การ sampling คือ

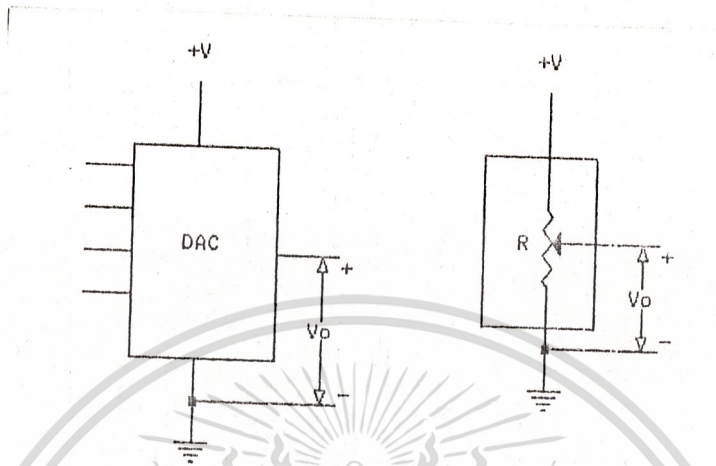
1. ถ้าสัญญาณของเราเป็นรูปไซน์ (sinusoidal) ต้องทำการ sampling เป็นสองเท่าของความถี่ของสัญญาณที่เราจะทำการ sampling เช่น ถ้าสัญญาณเป็น sinewave 5KHz เราต้อง sampling ด้วยอัตราที่มากกว่าหรือเท่ากับ 10KHz หรือทุกๆ $1/1000 = 100 \mu\text{s}$

อย่างไรก็ตามถ้าสัญญาณเป็นแบบ sine เราจะทำอย่างไร สัญญาณใดๆก็ตามที่เป็นสัญญาณรายคาบ (periodic) ที่สามารถแสดงได้โดยผลรวมของเทอมโคไซน์ (cosine) ในกรณีนี้เราจะต้อง sampling ด้วยอัตราสองเท่าของความถี่สูงสุดที่ปรากฏอยู่ในเทอมของโคไซน์

2. โดยวิธีการทดสอบทั้งนี้จะตรวจสอบการทำงานที่เหมาะสมของ D/A ได้ซึ่งแบ่งออกเป็น steady-state accuracy test และ monotonicity test

การทดสอบแบบ steady-state เป็นการป้อนค่าดิจิตอลอินพุตเป็นอินพุต register ของ D/A จากนั้นก็จะทำการวัดอนาล็อกเอาต์พุต ที่ได้แล้วเปรียบเทียบกับค่าที่วัดได้จากการคำนวณว่าตรงกันหรือไม่

การทดสอบแบบ monotonicity หมายถึงการตรวจสอบค่าเอาต์พุตโวลต์ที่ตรง (analog output voltage) ว่าเพิ่มขึ้นตามค่าดิจิตอลและสังเกตอนาล็อกเอาต์พุตจากออสซิลโลสโคป (oscilloscope) สำหรับ monotonicity ที่เหมาะสม สัญญาณเอาต์พุตจะต้องมีรูปร่างดังรูปที่ 3.13 ขึ้นต่างๆของสัญญาณรูปสี่เหลี่ยมไวดจะต้องมีช่องว่างและแอมพลิจูด (amplitude) เท่ากัน ขึ้นที่ไม่ถูกต้องเช่น ขึ้นที่มีแอมพลิจูดต่างกันหรือขึ้นที่ตกลงมาข้างล่างจะแสดงถึง malfunction การทดสอบแบบ monotonicity นี้ไม่ได้ตรวจสอบความเที่ยงตรง (accuracy) แต่ถ้าผ่านการทดสอบแบบอื่นแล้วก็เป็นการประกันได้ว่าค่าผิดพลาด (error) ในการแปลงสัญญาณ (convert) จะต่ำกว่า 1 LSB



รูปที่ 3.13 CORRECT OUTPUT VOLTAGE WAVEFORM FOR MONOTOMICITY TEST

3.4 ความละเอียดและความเที่ยงตรงของ D TO A

ความเที่ยงตรง (accuracy) ของ D/A คอนเวอร์เตอร์ขึ้นอยู่กับเที่ยงตรงของ precision resistor ที่ใช้เป็นแลดเดอร์และความแม่นยำ (precision) ของแรงดันอ้างอิง (reference voltage supply) ที่ให้ความเที่ยงตรงเป็นค่าที่วัดค่าเอาท์พุทที่ได้ ในทางปฏิบัติว่ามีค่าใกล้เคียงกับค่าทฤษฎีเพียงใด เช่น สมมุติว่าเอาท์พุททางทฤษฎีมีค่าเท่ากับ 10 V. ความเที่ยงตรง 10% จะหมายถึงเอาท์พุทที่ได้ ในทางปฏิบัติอยู่ระหว่าง 9.9 V. และ 10.1 V

ความละเอียด (resolution) หรือจะกล่าวอีกอย่างหนึ่งคือ การหา โวลต์ที่เติมเพิ่มขึ้นอย่างน้อยที่สุดที่สังเกตได้ ความละเอียดจะขึ้นอยู่กับจำนวนบิตของดิจิตอลอินพุทที่น้อยคือเอาท์พุทโวลต์ที่เติมเพิ่มขึ้นอย่างน้อยที่สุดถูกกำหนดโดย LSB สมมุติว่าในระบบ 4 บิต ที่ใช้แลดเดอร์ที่ LSB มี weight เป็น $1/16$ ของอินพุทโวลต์ที่เติมและถ้าสมมุติว่าอินพุทโวลต์ที่เติมของเรามีค่าเป็น 16 ดังนั้นในการเปลี่ยนแปลงของ LSB จะทำให้เอาท์พุทโวลต์ที่เติมเปลี่ยนแปลงเป็น $16 * 1/16 = 1$ V. ดังนั้นเอาท์พุทโวลต์ที่เติมจะเปลี่ยนแปลงเป็นขั้นๆ หรือเพิ่มขึ้นทีละ 1 V. ซึ่งจะได้เอาท์พุทโวลต์ที่เติมจะเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แปลงเป็นรูปที่แม่นยำดังรูปที่ 3.13 และจะเปลี่ยนแปลงจาก 0-15 V โดยเพิ่มขึ้นทีละ 1 V. คอนเวอร์เตอร์ อย่างไรก็ตามมันไม่สามารถใช้กับโวลต์เตจที่เพิ่มขึ้นน้อยกว่า 1 โวลต์ เช่นถ้าเราต้องการเอาต์พุตโวลต์เตจเท่ากับ 4.2 V. โดยใช้เอาต์พุตเท่ากับ 7.8 V. เราจะได้เอาต์พุตเป็น 8 V. ทั้งนี้เพราะว่า คอนเวอร์เตอร์ของเราเพิ่มค่าขึ้นทีละ 1 V. เท่านี้กล่าวได้ว่า คอนเวอร์เตอร์ของเรามีค่าความละเอียดแค่ 1 โวลต์ เท่านี้

ถ้าเราต้องการเอาต์พุตที่การเปลี่ยนแปลงน้อยกว่าที่กล่าวมาแล้ว เราต้องใช้คอนเวอร์เตอร์ที่มีอินพุตมากกว่านี้ เช่นคอนเวอร์เตอร์ขนาด 10 บิต จะมี LSB weight เท่ากับ $1/2^{10} = 1/1024$ ดังนั้นค่าที่เปลี่ยนแปลงที่น้อยที่สุดประมาณ 1/1000 และถ้าคอนเวอร์เตอร์มีค่าเต็มสเกลเท่ากับ 10 V. เราจะได้การเปลี่ยนแปลงของเอาต์พุตขึ้นและ $10/1000 = 10$ มิลลิโวลต์

3.5 ตัวแปลงสัญญาณแอนาล็อกเป็นดิจิทัล (A TO D CONVERTER)

ขบวนการในการแปลงสัญญาณแอนาล็อกเป็นดิจิทัลเราเรียกว่า analog to digital conversion (ADC) ซึ่งจะมีบางสิ่งบางอย่างที่ซับซ้อนกว่า การแปลงสัญญาณดิจิทัล ไปเป็นแอนาล็อก ซึ่งจะมีวิธีการต่างๆอยู่หลายวิธี วิธีที่ง่ายที่สุดคือ

1. วิธีการของ simultaneous จะได้อัจฉริยะเปรียบเทียบ (comparator circuit) เช่นดังรูปที่ 3.14 จะใช้คอมพาราเตอร์ 3 ตัว แอนาล็อกอินพุตที่เราต้องการแปลงเป็นดิจิทัล จะถูกป้อน เข้าที่อินพุตของคอมพาราเตอร์ แต่ละตัว และขาอินพุตของคอมพาราเตอร์แต่ละตัวที่เหลือ ถูกต่อเข้ากับแรงดันอ้างอิงมาตรฐาน (standard reference voltage) แรงดันอ้างอิงที่เหลือที่ใช้จะเป็น $V/4, V/2$ และ $3V/4$ ระบบนี้จะใช้สำหรับอนาล็อกอินพุตระหว่าง 0-V โวลต์

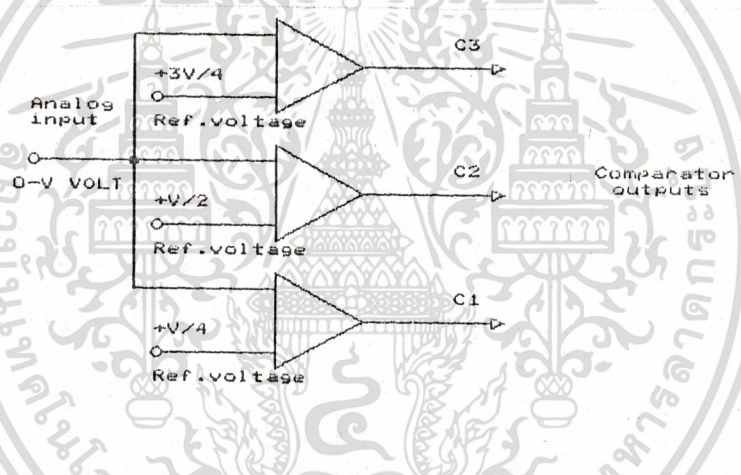
ถ้าอนาล็อกอินพุตมีค่าเกินแรงดันอ้างอิงของคอมพาราเตอร์ตัวใดๆ ก็ตามจะทำให้คอมพาราเตอร์ตัวนั้นทำงาน (TURN ON) ในการทำงานขงคอมพาราเตอร์ สมมติให้เอาต์พุตเป็น HIGH ถ้าคอมพาราเตอร์ทุกตัวไม่ทำงานแสดงว่าอนาล็อกอินพุตมีค่าอยู่ระหว่าง 0-V/4 ถ้า C_1 เป็น high (comparator C_1 on) และ C_2 กับ C_3 เป็น low อินพุตจะมีค่าอยู่ระหว่าง $V/2$ กับ $V/4$ ถ้า C_1 กับ C_2 เป็น HIGH ส่วน C_3 เป็น low อินพุตมีค่าอยู่ระหว่าง $V/2$ กับ $3V/4$

และสุดท้ายถ้าเอาต์พุตของคอมพาราเตอร์เป็น high หมด สัญญาณอินพุตอยู่ระหว่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$3V/4$ กับ V สำหรับค่าอินพุทของคอมพาราเตอร์ในย่านต่างๆของอินพุทจะเป็นไปตามรูปที่ 3.14

ตัวอย่างที่แสดงให้เห็นดังรูปที่ 3.14 นี้จะมีอยู่ด้วยกัน 4 ย่าน ที่คอนเวอร์เตอร์ตัวนี้สามารถตรวจจับ (detect) ได้ ซึ่งทั้ง 4 ย่านนี้สามารถแทนได้ด้วยไบนารี 2 บิต คอมพาราเตอร์ทั้งสามตัวจะต้องส่งเอาท์พุทไปยัง coding network เพื่อกำหนด 2 บิตที่สัมพันธ์กับอนาล็อกอินพุทโวลท์เดจ บิตต่างๆของ coding network จะถูกส่งไปเฟลิมฟลอบรีจิสเตอร์เพื่อเก็บค่าไว้ block diagram ที่สมบูรณ์สำหรับตัวอย่างของ A/D ที่ได้กล่าวมานี้แสดงดังรูปที่ 3.15

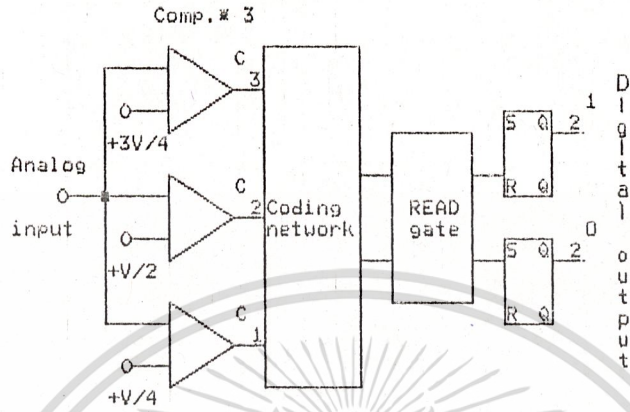


รูปที่ 3.14 SIMULTANEOUS A/D CONVERSION

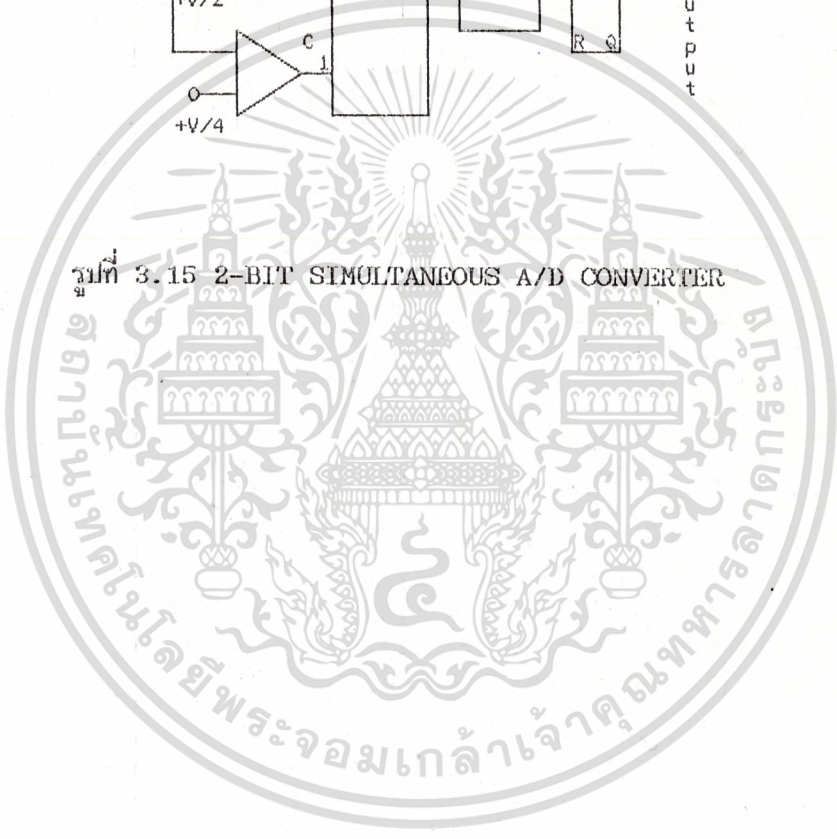
INPUT VOLTAGE	COMPARATOR OUTPUT		
	C_1	C_2	C_3
$0 - V/4$	LOW	LOW	LOW
$V/4 - V/2$	HIGH	LOW	LOW
$V/2 - 3V/4$	HIGH	HIGH	LOW
$3V/4 - V$	HIGH	HIGH	HIGH

รูปที่ 3.14 COMPARATOR OUTPUTS FOR INPUT VOLTAGE RANGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 2-BIT SIMULTANEOUS A/D CONVERTER



ทฤษฎีการจัด DMA ของระบบ

ภายในระบบคอมพิวเตอร์ที่มีการเชื่อมต่อกับวงจรหรืออุปกรณ์ภายนอกนั้น มักจะมีความจำเป็นต้องการรับ/ส่งข้อมูลระหว่างวงจรถืออุปกรณ์ภายนอกกับหน่วยความจำของระบบด้วยอัตราความเร็วที่สูงเกินกว่าที่จะใช้วิธีการทางด้านซอฟต์แวร์ได้ (โดยทั่วไปทางซอฟต์แวร์จะใช้โปรแกรมที่มีลักษณะเป็น Loop ซึ่งใช้คำสั่ง IN และ OUT ในการอ่านและเขียนข้อมูลบนเทอร์ท) เช่น การรับส่งข้อมูลระหว่างคอมพิวเตอร์กับดิสค์ไดรฟ์ ซึ่งอัตราการรับ/ส่งข้อมูลของดิสค์ไดรฟ์นั้น จะมีอัตราเร็วที่สูงมากจนในบางครั้งทำให้ CPU ไม่สามารถที่จะทำหน้าที่ในการส่งหรือรับข้อมูลจากดิสค์ไดรฟ์ได้ทัน โดยเฉพาะกรณีที่ CPU จำเป็นต้องคอยตอบสนองต่ออุปกรณ์อื่นของระบบเช่น คีย์บอร์ด อยู่ด้วย

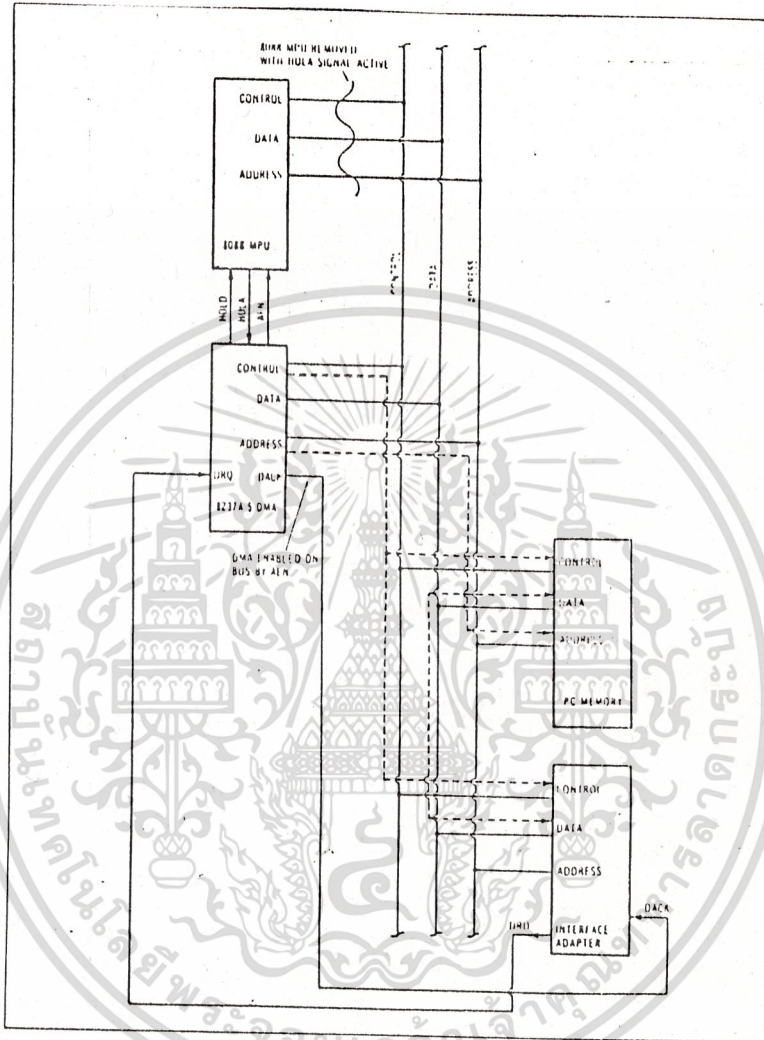
สำหรับเครื่อง IBM/PC นั้น ก็มีปัญหาในลักษณะเดียวกับที่ได้กล่าวมาแล้วเช่นกัน ซึ่งทำให้ภายใน IBM/PC ต้องอาศัยเทคนิคการทำ DMA หรือ Direct Memory Access เข้าช่วยในการแก้ปัญหาที่เกี่ยวกับอัตราเร็วในการรับส่งข้อมูลกับอุปกรณ์ภายนอก การทำ DMA นี้จะเป็นลักษณะของการรับ/ส่งข้อมูลระหว่างหน่วยความจำของระบบกับอุปกรณ์ภายนอกโดยตรง กล่าวคือ เป็นการรับ/ส่งข้อมูลที่ไม่จำเป็นต้องอาศัย CPU ของระบบเลย ซึ่งถ้าหากเป็นการรับ/ส่งข้อมูลตามปกติแล้ว จะเป็นการกระทำโดย CPU ทั้งหมด คือ ถ้าเป็นเหตุการณ์ส่งข้อมูลจากหน่วยความจำให้กับอุปกรณ์ภายนอก CPU จะทำการอ่านข้อมูลจากหน่วยความจำเข้ามาเก็บไว้ก่อน จากนั้นจึงทำการส่งออกไปให้กับอุปกรณ์ภายนอก และในทางกลับกันถ้าเป็นการส่งข้อมูลจากอุปกรณ์ภายนอกให้กับหน่วยความจำ CPU ก็จะทำอ่านข้อมูลจากอุปกรณ์ภายนอกเข้ามาเก็บไว้ก่อนจากนั้นจึงทำการส่งออกไปให้กับหน่วยความจำของระบบ จะเห็นได้ว่าในการส่งผ่านข้อมูลแต่ละไบต์นั้น จะต้องมีารรับ/ส่งข้อมูลถึง 2 ครั้ง (จากต้นทางไปยัง CPU และจาก CPU ไปยังปลายทาง) ในขณะที่ขบวนการ DMA นั้นใช้การส่งข้อมูลจากต้นทางไปปลายทางโดยตรง ซึ่งจะประหยัดเวลาลงได้มาก

สำหรับการทำ DMA ของ IBM/PC นั้น จะใช้ชิปเซิร์ฟเวอร์ที่กำหนดหน้าที่ในการสร้างขบวนการ DMA โดยตรง คือ DMA Controller เบอร์ 8237A-5 ดังนั้นจะกล่าวถึงการโปรแกรมและใช้งาน 8237A-5 ภายใน IBM/PC โดยละเอียด

4.1 การเกิดขบวนการ DMA ภายใน IBM/PC

ในการทำงานโดยปกติเห็น 8088 จะทำการควบคุมบัสต่าง ๆ ของระบบเอง โดยการส่งแอดเดรสของหน่วยความจำหรือพอร์ทต่าง ๆ ที่ 8088 ต้องการจะติดต่อด้วยออกมาบนบัสแอดเดรส, ส่งสัญญาณควบคุมต่าง ๆ ที่จำเป็นออกมาบนบัสควบคุม (Control Bus) และรับหรือส่งข้อมูลให้กับหน่วยความจำหรือพอร์ทต่าง ๆ โดยผ่านทางบัสข้อมูล เมื่อวงจรหรืออุปกรณ์ภายนอกมีความต้องการที่จะส่งผ่านข้อมูลโดยใช้ขบวนการ DMA อุปกรณ์หรือวงจรนั้นก็จะส่งสัญญาณให้กับ DMA Controller เพื่อขอใช้ขบวนการ DMA หลังจากได้รับสัญญาณนี้แล้ว DMA Controller ก็จะตรวจสอบลำดับความสำคัญของสัญญาณที่ได้รับจากอุปกรณ์ หรือวงจรนี้กับสัญญาณที่ได้รับจากอุปกรณ์หรือวงจรที่ทำการขอ DMA ในแขนแขนของ DMA-Controller จากนั้นจึงส่งสัญญาณให้กับ 8088 เพื่อขอให้บัสในการส่งผ่านข้อมูล (โดยความจริงสัญญาณนี้ไม่ได้ถูกส่งให้กับ 8088 โดยตรง แต่จะถูกส่งให้กับวงจรสร้าง Wait State ซึ่งจะกล่าวถึงในภายหลัง) เมื่อ 8088 ได้รับสัญญาณแล้วก็จะปล่อยบัสต่าง ๆ ภายในระบบ (หยุดการควบคุมสัญญาณในบัสต่าง ๆ ไว้ชั่วคราว เพื่อให้วงจรหรืออุปกรณ์ที่ทำการขบวนการ DMA ซึ่งในที่นี้คือ DMA Controller เข้าควบคุมสัญญาณในบัสเหล่านี้แทน) คือ บัสแอดเดรส, บัสข้อมูล และบัสควบคุมบางเส้น (ทำให้เอาท์พุทที่บัสต่าง ๆ เหล่านี้เป็น Hi-Impedance) ในช่วงท้ายของบัสไซเคิลที่ 8088 กำลังทำงานอยู่ และจะส่งสัญญาณ HOLD Acknowledge กลับไปให้กับ DMA Controller เพื่อแสดงให้ทราบว่า 8088 ปล่อยบัสต่าง ๆ ในระบบแล้ว จากนั้น DMA Controller จะเข้าควบคุมบัสต่าง ๆ เหล่านี้แทน 8088 และทำการสร้างบัสไซเคิลเพื่อที่ใช้สำหรับการส่งผ่านข้อมูลระหว่างอุปกรณ์ หรือวงจรที่ขอใช้ขบวนการ DMA กับหน่วยความจำของระบบในช่วงเวลานี้ DMA Controller จะส่งสัญญาณ DMA Acknowledge ให้กับอุปกรณ์หรือวงจรที่ขอ DMA เพื่อให้วงจรหรืออุปกรณ์นี้ทราบว่า DMA Controller พร้อมที่จะเข้าสู่ขบวนการ DMA แล้ว

ในระหว่างขบวนการ DMA นั้น DMA Controller จะทำหน้าที่เพียงแต่ควบคุมจังหวะการส่งผ่านข้อมูลระหว่างวงจรหรืออุปกรณ์ที่ขอ DMA กับหน่วยความจำเท่านั้น กล่าวคือ DMA Controller จะเพียงแต่สร้างสัญญาณควบคุมต่าง ๆ ที่จำเป็นต้องใช้ในการรับส่งข้อมูลเท่านั้น โดยที่ข้อมูลจะถูกรับหรือส่งจากวงจรหรืออุปกรณ์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



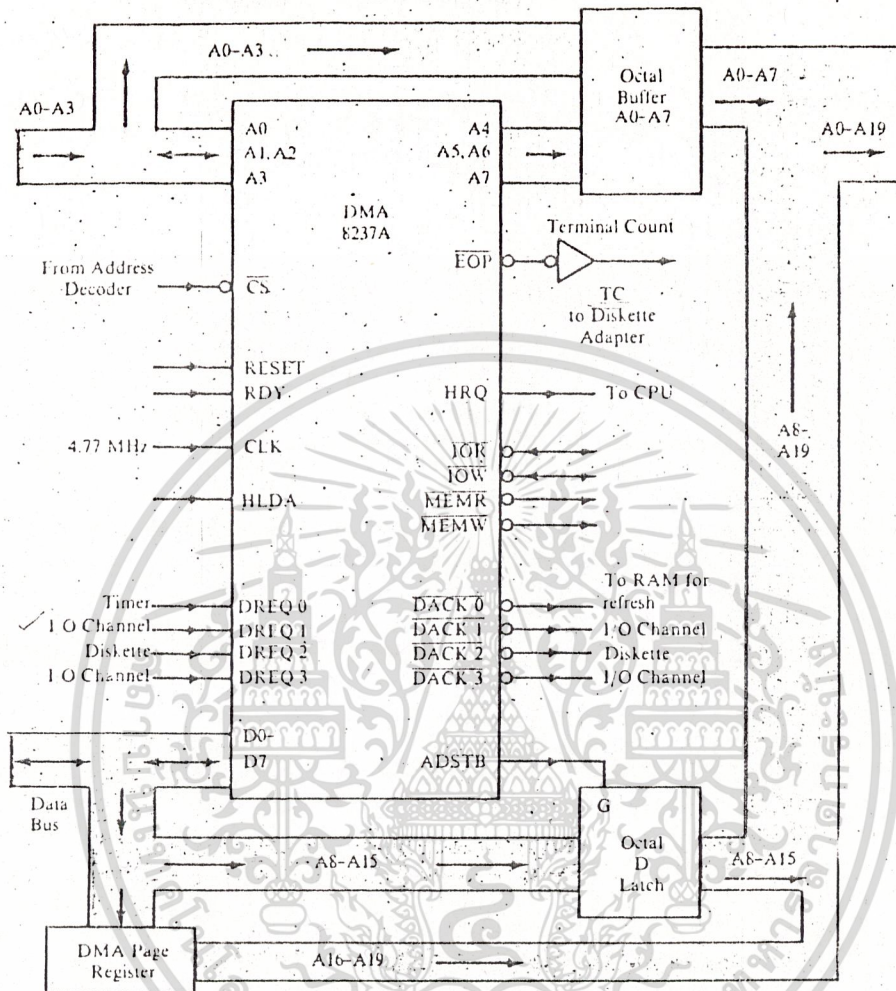
รูปที่ 4.1 โดอะแกรมแสดงทิศทางการของสัญญาณต่าง ๆ ในขณะการ DMA

ที่ข้อ DMA ไปยังหน่วยความจำของระบบโดยตรง (ข้อมูลไม่ผ่าน DMA Controller) ดังกล่าวในโดอะแกรมรูปที่ 4.1

4.2 การให้ขบวนการ DMA ใน IBM/PC

ภายใน IBM/PC นั้น ใช้ 8237A-5 เป็น DMA Controller ซึ่ง 8237-5 นี้จะมีแชนแนลสำหรับการขอ DMA อยู่ 4 แชนแนล คือ แชนแนลที่ 0-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DMA controller 8237A and associated circuits.

Address	Register	Number of Bits	Read/Write
00H	Ch 0 current address	16	Read/Write
01H	Ch 0 current word count	16	Read/Write
02H	Ch 1 current address	16	Read/Write
03H	Ch 1 current word count	16	Read/Write
04H	Ch 2 current address	16	Read/Write
05H	Ch 2 current word count	16	Read/Write
06H	Ch 3 current address	16	Read/Write
07H	Ch 3 current word count	16	Read/Write
08H	Status register	8	Read only
08H	Command register	8	Write only
09H	Request register	8	Write only
0AH	Mask register (1 bit)	8	Write only
0BH	Mode register	8	Write only
0CH	Clear first last FF	1	Write only
0DH	Temporary register	8	Read only
0DH	Master clear	0	Write only
0FH	Mask register (all bits)	8	Write only

Valid port numbers of the 8237 DMA controller.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับภายใน IBM/PC เองจะใช้งานแชนแนลเหล่านี้ 2 แชนแนล คือ แชนแนลที่ 0 ซึ่งใช้สำหรับการรีเฟรชหน่วยความจำที่เป็น DRAM (Dynamic RAM) ของระบบ และ แชนแนลที่ 2 ซึ่งใช้ในการส่งผ่านข้อมูลระหว่าง Diskette Drive Controller กับหน่วยความจำของระบบ ส่วนแชนแนลที่ 1 และ 3 นั้นยังไม่ถูกใช้งาน

เนื่องจากการที่ IBM/PC ใช้แชนแนลที่ 0 ในการรีเฟรชหน่วยความจำ จึงทำให้วงจรภายนอกสามารถใช้งานได้เฉพาะแชนแนลที่ 1-3 เท่านั้น (ถึงแม้แชนแนลที่ 1 จะถูกกำหนดให้ใช้สำหรับ Diskette Drive Controller ก็ตาม แต่ Diskette Drive Controller นี้ก็เป็นแต่เพียงวงจรภายนอกที่ต้องนำมาเพิ่มเติมในภายหลังเช่นกัน) โดยบนสล็อตของ IBM/PC จะมีเฉพาะขาสัญญานสำหรับการขอ DMA ในแชนแนลที่ 1-3 เท่านั้นสำหรับ BIOS ของ IBM/PC จะทำการโปรแกรม 8237A-5 ให้แชนแนลที่ 0 มีลำดับความสำคัญสูงสุด และแชนแนลที่ 3 มีลำดับความสำคัญต่ำที่สุด ตารางข้างล่างนี้จะแสดงลำดับความสำคัญ (0 แทนลำดับความสำคัญสูงสุด และ 3 แทนลำดับความสำคัญต่ำสุด) และการใช้งานแชนแนลทั้งสองของ DMA Controller ภายใน IBM/PC

แชนแนล	ลำดับความสำคัญ	การใช้งาน
0	0	รีเฟรชหน่วยความจำ
1	1	----
2	2	Disk Drive Controller
3	3	----

4.3 ขั้นตอนในขบวนการ DMA ขั้นตอนในขบวนการ DMA ซึ่งสามารถจะแบ่งกล่าวได้เป็นข้อ ๆ ดังนี้

4.3.1 ก่อนที่ 8237A-5 จะทำงานตามที่เราต้องการได้นั้น เราจะต้องทำการโปรแกรมรูปแบบการทำงานที่ต้องการให้กับ 8237A-5 เสียก่อน สำหรับสิ่งเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่าง ๆ ที่ได้แสดงไว้ข้างล่างนี้ จะเป็นสิ่งที่จะต้องทำการโปรแกรมหรือกำหนดไว้ก่อนที่ 8237A-5 จะทำงานได้ตามที่เราต้องการ

- กำหนดรูปแบบการส่งผ่านข้อมูลในขบวนการ DMA ว่าเป็นการเขียน (DMA Write) หรือ อ่าน (DMA Read) ข้อมูลจากหน่วยความจำ
- กำหนดลักษณะการส่งผ่านข้อมูลว่าเป็นการส่งผ่านข้อมูลเพียงไบต์ เดียวหรือหลายไบต์ต่อการเกิดขบวนการ DMA 1 ครั้ง
- จำนวน ไบต์ทั้งหมดของข้อมูลที่ต้องการจะรับหรือส่ง โดยใช้ขบวนการ DMA
- กำหนดลำดับความสำคัญของแต่ละแชนแนลใน 8237A-5
- ตำแหน่งแอดเดรสเริ่มต้น (ของหน่วยความจำ) ของการส่งผ่านข้อมูลในขบวนการ DMA
- ดิเอนาเบิลการขอ DMA ของแต่ละแชนแนลใน 8237A-5

สำหรับการโปรแกรม 8237A-5 นี้ จะทำได้โดยใช้วิธีการในลักษณะ

เดียวกับการโปรแกรม 8259A กล่าวคือ ให้คำสั่ง OUT ส่งคำสั่งต่าง ๆ ที่ใช้ในการโปรแกรม 8237A-5 ให้กับแอดเดรสของพอร์ตที่เป็น 8237A-5 นี้

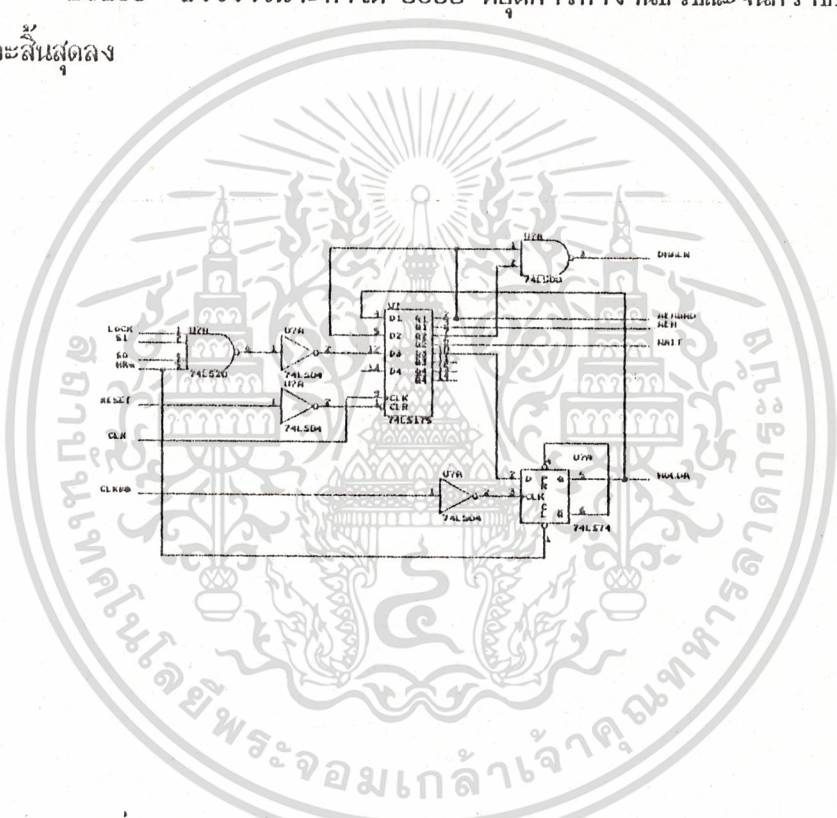
4.3.2 เมื่ออุปกรณ์หรือวงจรใดต้องการที่จะใช้ขบวนการ DMA อุปกรณ์นั้นก็จะส่งสัญญาณให้กับขา DREQ ขาใดขาหนึ่งของ 8237A-5 เพื่อขอใช้ขบวนการ DMA (ขา DRBQ นั้นเป็นสล็อตของ IBM/PC จะใช้สัญลักษณ์เป็น DRQ ดังนั้นเพื่อความสะดวกต่อไปจะเรียกขา DREQ ของ 8237A-5 เป็นขา DRQ แทน) สำหรับขา DREQ หรือ DRQ นี้จะมีอยู่ 3 ขา หรือ 3 แชนแนลคือ แชนแนลที่ 1, 2 และ 3 (ขา DRQ1, 2, 3) ส่วนแชนแนลที่ 0 หรือ DREQ0 นั้น จะถูกใช้งานในการรีเฟรชหน่วยความจำของระบบ ดังนั้นวงจรภายนอกจึงไม่สามารถที่จะขอใช้ขบวนการ DMA ผ่านทางแชนแนลที่ 0 นี้ได้

4.3.3 แชนแนลทั้ง 3 ของ 8237A-5 นั้น จะมีลำดับความสำคัญต่างกัน คือ แชนแนลที่ 1 มีความสำคัญสูงสุด และแชนแนลที่ 3 มีลำดับความสำคัญต่ำสุด (เป็นกรณีของ IBM/PC ถ้าเป็นกรณีใช้งาน 8237A-5 ในกรณีอื่นก็สามารถจะทำการจัดลำดับความสำคัญเป็นลักษณะอื่นได้ โดยการโปรแกรม 8237A-5 ให้ทำงาน

ตามที่เราต้องการ สำหรับการจัดลำดับความสำคัญในลักษณะของ IBM/PC นี้เกิดเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการโปรแกรม 8237A-5 โดย BIOS ในตอนเริ่มต้นการทำงานของระบบ) แต่อย่างไรก็ตามแชนแนลที่มีลำดับความสำคัญสูงสุดโดยแท้จริงนั้นจะเป็นแชนแนลที่ 0 หรือ DREQ0 ดังนั้นถ้ามีการขอ DMA พร้อมกันมากกว่า 1 แชนแนล 8237A-5 ก็จะเปรียบเทียบลำดับความสำคัญของแชนแนลต่าง ๆ ที่ขอ DMA นั้น และจะทำขบวนการ DMA ให้กับแชนแนลที่มีลำดับความสำคัญสูงสุดก่อน โดยการส่งสัญญาณ HRQ ให้กับวงจรสร้าง Wait - State ซึ่งวงจรนี้จะทำให้ 8088 หยุดการทำงานชั่วขณะจนกว่าขบวนการ DMA จะสิ้นสุดลง



รูปที่ 4.3 รูปไดอะแกรมของวงจรสร้าง Wait-State

4.3.4 จากรูปเมื่อมีการขอ DMA (สัญญาณ HRQ มีลอจิกเป็น "1") เข้ามายังวงจรสร้าง Wait-State วงจรนี้จะรอจนกว่า 8088 อยู่ในสถานะ Passive (ระดับลอจิกที่ขา S1 และ S0 ของ 8088 เป็น "1" ทั้งคู่) ซึ่งอยู่ในประมาณช่วงเวลา T3 ของบัสไซเคิล) และ 8088 ไม่ได้อยู่ในระหว่างเลือกคิวคำสั่งที่มีคำสั่ง Lock เป็น Prefix (ขา Lock มีระดับลอจิกเป็น "1") แล้ววงจรสร้าง Wait-State ก็จะส่งสัญญาณ HLDA ให้กับ 8237A-5, ดิสเอเบิล

บัฟเฟอร์ของบัสแอสแตเรียส, บัสข้อมูล และดิสเอเบิล 8288 ซึ่งจะเปิดให้บัสแอสแตเรียส, เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับผูกพันให้เข้าใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัสข้อมูล และ บัสควบคุมบางเส้นมีสถานะเป็น Hi-Impedance รวมทั้งส่งสัญญาณ WAIT ให้กับขา READY ของ 8284 เพื่อสร้างสัญญาณ WAIT ให้กับ 8088 ด้วย (8284 จะทำให้สัญญาณที่ขา READY ของ 8088 ไม่นแอคทีฟ คือ มีระดับลอจิกเป็น "0") นอกจากนี้วงจรสร้าง Wait-State ยังทำการส่งสัญญาณ HOLD (Hold Acknowledge) กลับไปให้กับ 8237A-5 ด้วย

4.3.5 เมื่อ 8237A-5 ได้รับสัญญาณ HOLDY แล้ว ก็จะส่งสัญญาณ DACK ไปให้กับอุปกรณ์ที่ขอ DMA กล่าวคือ ถ้า 8237A-5 ทำขบวนการ DMA ให้กับ แชนแนลใดก็จะส่งสัญญาณ DACK กลับให้กับแชนแนลนั้น เช่น ถ้า 8237A-5 ทำขบวนการ DMA ให้กับแชนแนลที่ 1 (DRQ1) 8237A-5 ก็จะส่งสัญญาณ DACK ให้กับแชนแนลที่ 1 (สัญญาณที่ขา DACK1 แอคทีฟ) เป็นต้น ซึ่งการส่งสัญญาณ DACK ให้กับ อุปกรณ์ที่ขอ DMA นี้ ก็เพื่อให้อุปกรณ์นั้น ๆ ทราบว่า 8237A-5 พร้อมที่จะทำขบวนการ DMA ให้กับอุปกรณ์นั้นแล้ว

สำหรับแชนแนลที่ 0 นั้นถึงแม้วงจรภายนอกจะไม่สามารถใช้งานได้ แต่สัญญาณ DACK0 จะถูกต่อออกมายังสล๊อตของ IBM/PC ด้วย ทั้งนี้เพื่อให้วงจรหรือ อุปกรณ์ภายนอกสามารถ ใช้ช่วงเวลานี้ในการรีเฟรชหน่วยความจำได้ด้วย

4.3.6 จากนั้น 8237A-5 จะเข้าควบคุมบัสต่าง ๆ ภายในระบบ แทน 8088 โดยการส่งค่าแอดเดรสให้กับหน่วยความจำที่อุปกรณ์ที่ขอ DMA นั้น ต้องการจะรับหรือส่งข้อมูลด้วย และจะส่งสัญญาณควบคุมต่าง ๆ ที่จำเป็นต้องใช้ในการส่งผ่านข้อมูล (สัญญาณ MEMR, MEMW, IOR และ IOW) ออกมายังบัสควบคุม ด้วยทั้งนี้ 8237A-5 จะสร้างบัสไฮเดิลที่เกี่ยวกับการส่งผ่านข้อมูลขึ้นได้

4.3.7 หลังจากวงจรหรืออุปกรณ์ภายนอกนั้น ได้รับสัญญาณ DACK แล้ว ก็จะยกเลิกสัญญาณ DRQ (ทำให้กลับเป็นลอจิก "0") ที่ส่งให้กับ 8237A-5 จากนั้น เมื่อ 8237A-5 เสร็จจากการทำงานในขบวนการ DMA แล้ว ก็จะยกเลิกสัญญาณ HRQ (ทำให้กลับเป็นลอจิก "0") ที่ส่งให้กับวงจรสร้าง Wait-State ซึ่งจะทำให้ วงจรสร้าง Wait-State ยกเลิก HOLDY ที่ส่งให้กับ 8237A-5 เช่นกัน และ วงจรสร้าง Wait-State จะยกเลิกสัญญาณ WAIT ที่ส่งให้กับ 8284 รวมทั้งการรีนาเบิ้ลบัฟเฟอร์ของบัสแอดเดรส, บัสข้อมูล และ 8288 ด้วยซึ่งจะเป็นผลให้ 8088 กลับเข้าสู่การทำงานตามปกติต่อจากที่ได้ทำไว้ก่อนที่จะเข้าสู่สถานะ Wait อย่างไรก็ตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้