



ปีการศึกษา 2533

คิจิตอลวัตต์มิเตอร์ (Digital Wattmeter)

โดย

นายคณิต บุญนำ เลขประจำตัว 301029 ชั้นปีที่ 4-E

นายอาริต ธรรมโน เลขประจำตัว 301362 ชั้นปีที่ 4-E

อาจารย์ที่ปรึกษา

อ. ชำรงศักดิ์ สุกใส

ปริญญานิพนธ์ปีการศึกษา 2533

ภาควิชา วิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ดิจิตอลวัตต์มิเตอร์ (Digital Wattmeter)

ผู้จัดทำ

1. นายคณิต บุญนำ เลขประจำตัว 301029 ชั้นปีที่ 4-E
2. นายอาริต ธรรมโน เลขประจำตัว 301362 ชั้นปีที่ 4-E

.....อาจารย์ที่ปรึกษา
(..... ผอ. ช่าง ต.ก.ด.)

เลขหมู่	T 33099 ค.3
เลขทะเบียน	027932
วัน, เดือน, ปี	๑ พ.ค. ๓๔

สารบัญ

	หน้า
บทคัดย่อ.....	I
ABSTRACT.....	II
บทที่ 1 บทนำ.....	1
บทที่ 2 ทฤษฎี.....	2
บทที่ 3 การทำงานของดิจิตอลวัตต์มิเตอร์.....	3
บทที่ 4 การแสดงผลทางเครื่องพิมพ์ขนาดเล็ก.....	15
บทที่ 5 ผลการทดลอง.....	25
บทที่ 6 สรุปและบทวิจารณ์.....	27
ภาคผนวก	
ภาคผนวก ก. รายละเอียดการใช้งานวงจรฐานเวลา	
ภาคผนวก ข. คู่มือการใช้งานเครื่องพิมพ์	
ภาคผนวก ค. ตารางการแปลงรหัสบีซีดีและแอสกี	
ภาคผนวก ง. คู่มือการใช้งานไอซี	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

ดิจิทัลวัตต์มิเตอร์

คณิต บุญนำ 301029

อาริต ธรรมโน 301362

อาจารย์ดำรงศักดิ์ สุกใส อาจารย์ที่ปรึกษา
ปีการศึกษา 2533

บทคัดย่อ

ในปัจจุบัน การพัฒนาทางด้านดิจิทัลก้าวหน้าไปมากในหลายๆ ด้าน ทั้งทางด้านซอฟต์แวร์และฮาร์ดแวร์ ซึ่งสามารถนำไปประยุกต์ใช้งานทางด้านต่างๆ ได้มากมาย รายงานนี้จะเน้นถึงการใช้งานในด้านการวัดค่ากำลังทางไฟฟ้า โดยใช้การแปลงค่าสัญญาณของกระแสและโวลเตจซึ่งเป็นอนาล็อกให้เป็นดิจิทัล ก่อนที่จะนำไปคำนวณค่าและแสดงผลในที่สุด

DIGITAL WATTMETER

KANIT BOONNAM 301029

ARIT THAMMANO 301362

THAMRONGSAK SUKSAI ADVISOR

1990

ABSTRACT

TODAY, THE DIGITAL DEVELOPMENT IS SO PROGRESSIVE IN MANY ASPECTS NOT ONLY SOFTWARE BUT ALSO HARDWARE. IT CAN BE APPLIED TO ANY WORK. THIS PAPER WOULD LIKE TO EMPHASIZE THE USE OF DIGITAL IN ELECTRICAL POWER MEASUREMENT BY MEANS OF CONVERTING ANALOG SIGNAL OF CURRENT AND VOLTAGE INTO DIGITAL SIGNAL BEFORE CALCULATION AND THEN DISPLAYING.

บทที่ 1

บทนำ

รายงานนี้ กล่าวถึงรูปแบบของเครื่องมือวัดกำลังทางไฟฟ้ารูปแบบหนึ่ง ซึ่งการทำงานของมันจะใช้เทคนิคทางดิจิตอล โดยส่วนของวงจรจะประกอบด้วยไอซี (IC) แบบซีมอส (CMOS) ซึ่งใช้กำลังน้อยมากเพียงไม่กี่ไมโครวัตต์ (μW). วิธีการวัดที่นำมาใช้นี้ก็คือ การอินทิเกรตเชิงดิจิตอลซึ่งเกี่ยวข้องกับการสุ่มตัวอย่างสัญญาณของโวลต์ (voltage) และกระแส (current) ตัวอย่างของสัญญาณที่สุ่มมาจะได้มาจากตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอล (ADC) เพื่อที่จะได้ส่งสัญญาณนี้ไปยังวงจรคูณสัญญาณทางดิจิตอล (digital multiplier) ต่อไป เอาต์พุตของตัววงจรคูณสัญญาณทางดิจิตอล จะถูกสะสมเพิ่มขึ้นในช่วงเวลา 1 ลูกคลื่น (ไซเคิล) ของสัญญาณโวลต์เตจ ส่วนเอาต์พุตของแอมพลิจูด (accumulator) จะแสดงถึงกำลังทางไฟฟ้าเฉลี่ยที่จะถูกแปลงไปอยู่ในรูปของข้อมูลในฐานสิบ เพื่อจุดประสงค์ในการอ่าน หรือแสดงค่าต่อไป

บทที่ 2

ทฤษฎี

สูตรการวัดกำลังเฉลี่ยโดยทั่วไปจะสัมพันธ์กับสมการ :

$$P = 1/T \int_0^T V I dt \text{ ----- (1)}$$

เมื่อ V, I คือ ค่าโวลต์เตจ และ กระแส ตามลำดับ

P เป็นกำลังทางไฟฟ้าเฉลี่ย มีหน่วยเป็นวัตต์

t เป็นเวลา

T เป็นช่วงเวลาใน 1 คาบ

ถ้ามองในแง่ของความเร็ว (speed) และความถูกต้องแม่นยำ (accuracy) ในการวัดกำลังทางไฟฟ้า วิธีที่ใช้ในที่นี้จะสุ่มสัญญาณอินพุตโดยตรงเพื่อที่จะได้ค่า ในขณะที่ของโวลต์เตจ และกระแสตั้งนั้นสมการ (1) จะเขียนใหม่ได้เป็น

$$P = 1/N \sum_{j=1}^N V_j I_j \text{ ----- (2)}$$

เมื่อ V_j, I_j เป็นค่าโวลต์เตจ และกระแสจากการสุ่ม ตามลำดับ

N เป็นจำนวนครั้งของการสุ่มต่อ 1 ไชเคิลของโวลต์เตจ
ค่าที่ได้จากการสุ่มเหล่านี้จะถูกนำไปคูณกันโดยวงจรคูณสัญญาณทางดิจิทัล และผลลัพธ์ที่ได้จะถูกสะสมให้เพิ่มขึ้นโดย arithmetic unit ซึ่งจะถูกส่งไปแสดงยังส่วนแสดงผล (display) ดังแสดงในรูปที่ 1

การวิเคราะห์เชิงทฤษฎีของการวัดชนิดนี้ จะพบว่าเปอร์เซ็นต์ของความผิดพลาดจะลดลงเมื่อจำนวนบิต (bit) ของตัวแปลงสัญญาณอนาลอกเป็นดิจิทัล และจำนวนครั้งของการสุ่มตัวอย่างใน 1 ไชเคิล เพิ่มขึ้น

บทที่ 3

การทำงานของดิจิตอลวอตช์มิเตอร์

สัญญาณอินพุตแบบอนาล็อกของโวลต์เตจ และกระแสจะถูกส่งไปยังตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอล ซึ่งจะได้เอาท์พุทออกมาเป็นตัวเลขฐานสอง(binary) ขนาด 8 บิต ซึ่งสัญญาณนี้จะถูกส่งต่อไปยังวงจรคูณสัญญาณทางดิจิตอล แต่ก่อนที่จะส่งสัญญาณเข้าไปยังวงจรคูณสัญญาณทางดิจิตอล เราจะนำเอาท์พุทของตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอลตัวที่สุ่มตัวอย่างจากโวลต์เตจมาคูณ 2 (โดยการเคลื่อน (shift) ไปทางซ้าย 1 หลัก) เนื่องจากถ้าเรานำเอาท์พุทจากตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอลมาใช้เลยเราก็จะสามารถสุ่มตัวอย่าง(sampling) ค่าโวลต์เตจสูงสุด(voltage peak) ได้สูงสุดเพียง $256(2^8)$ โวลต์ แต่เนื่องจากเราต้องการให้วอตช์มิเตอร์นี้วัดโวลต์กระแสสลับ(AC) ได้อย่างต่ำ 220 โวลต์ (โวลต์เตจสูงสุด = $220/\sqrt{2}$) เราจึงต้องทำการเพิ่มบิตของทางด้านโวลต์เตจเป็นเลขฐานสองขนาด 10 บิต ต่อจากนั้นเราจะนำค่าตัวเลขฐานสองที่ได้จากตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอลทั้ง 2 ตัวซึ่งมีขนาด 10 บิตและ 6 บิต ตามลำดับ ไปเข้าวงจรคูณสัญญาณทางดิจิตอลขนาด 10 บิตคูณ 6 บิต (10bit*6bit digital multiplier) หลังจากทำการคูณกันแล้ววงจรคูณสัญญาณทางดิจิตอลก็จะส่งเอาท์พุท ซึ่งมีขนาด 16 บิตไปยังส่วนคำนวณทางคณิตศาสตร์ (arithmetic unit) โดยที่ส่วนคำนวณทางคณิตศาสตร์จะทำการหาค่าจากการสุ่มตัวอย่างเป็นจำนวน 2^{10} ค่าต่อไซเคิล

อินพุทของส่วนคำนวณทางคณิตศาสตร์ จะประกอบด้วย 16 บิตผลลัพธ์ จากวงจรคูณสัญญาณและ 1 บิตเครื่องหมายจากส่วนคอมพาราเตอร์ เมื่อมีดิจิตอลอินพุทเกินขึ้นเกิดขึ้น 2^{10} ครั้ง จำนวนบิตที่เกิดขึ้นจะเท่ากับ 27 บิต (17+10) ซึ่งเก็บผลรวมของผลลัพธ์ทุกตัวของโวลต์เตจ และกระแสในช่วงเวลา 1 ไซเคิล หลังจากนั้นเราจะนำ 2^{10} หาค่าผลลัพธ์ขนาด 27 บิตนั้น ค่าตอบที่ออกมาจะเป็นเอาท์พุทของส่วนคำนวณทางคณิตศาสตร์ ซึ่งเป็นค่ากำลังไฟฟ้าเฉลี่ยที่เราต้องการจะหา แต่เอาท์พุทนี้ยังคงอยู่ในรูปของตัวเลขฐานสอง เราจะต้องส่งเอาท์พุทนี้เข้าวงจรแปลงสัญญาณเลขฐานสองเป็นบีซีดี (binary to BCD converter circuit) เพื่อที่จะนำไปแสดงในรูปแบบของตัวเลขฐานสิบต่อไป ภาคแสดงผลจะประกอบไปด้วยหลอด 7 ขั้ว (7 Segment) จำนวน 5 หลักและส่วนกำหนดเครื่องหมาย

วงจรเฟลล็คคูลูป(PLL) จะถูกใช้ในการควบคุมอัตราการสุ่ม (sampling rate) ของระบบและเป็นตัวสร้างสัญญาณคล็อก 2^{10} ลูกต่อ 1 ไซเคิล รวมทั้งถูก

เอกสารนี้เป็นเอกสารตัวอย่างที่ใช้ในการอธิบายการทำงานเท่านั้น ไม่ควรนำไปใช้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

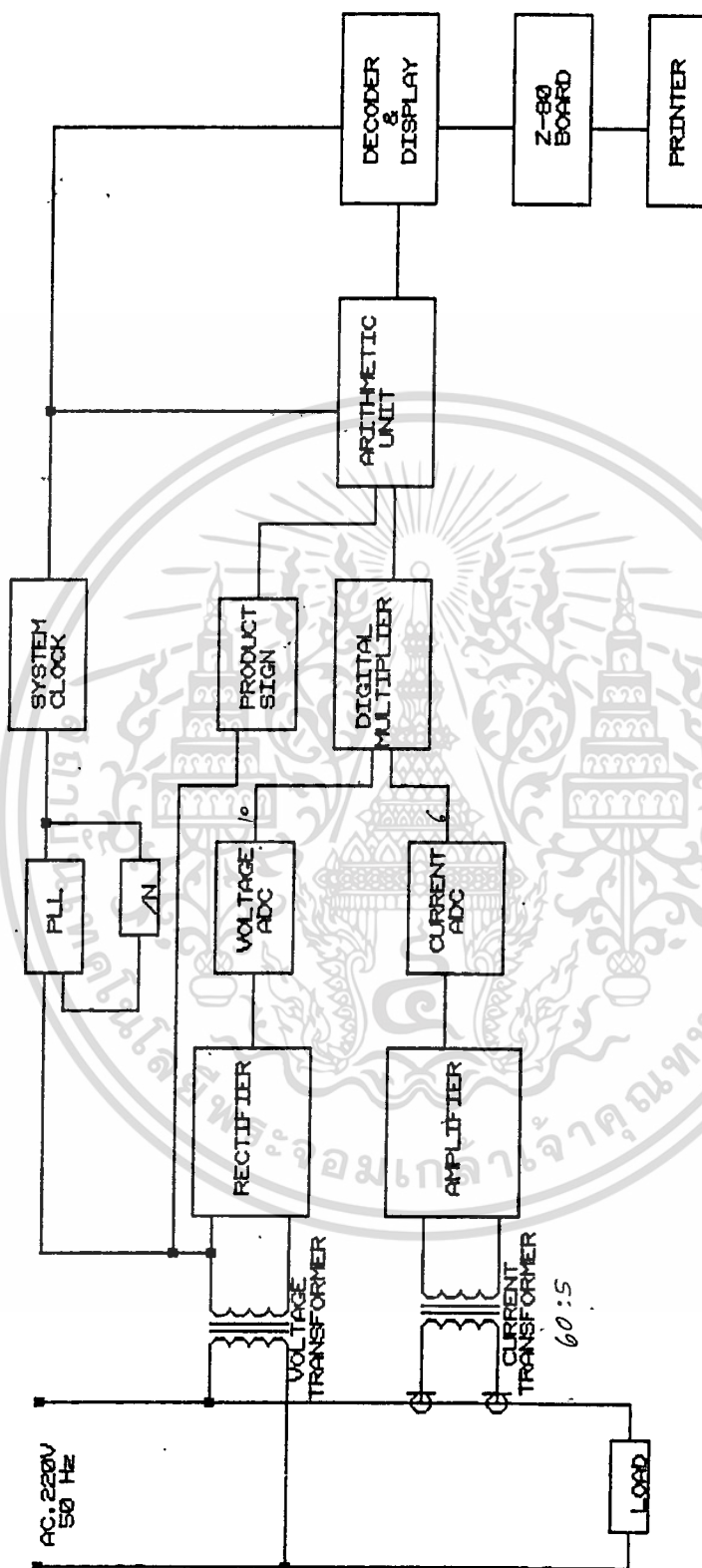


Figure 1. Block diagram of the digital wattmeter.

BLOCK DIAGRAM OF DIGITAL WATTMETER		
Size	Document Number	REV
A		
Date:	January 1, 1990	Sheet of

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรคูณสัญญาณทางดิจิทัล (DIGITAL MULTIPLIER)

ส่วนมัลติพลีเออร์จะใช้ไอซีแบบซีมอลที่เป็นตัวคูณแบบขนานขนาด 2×2 บิต (2×2 bit parallel multiplier) มาต่อเข้าด้วยกันเพื่อที่จะสร้างตัวคูณแบบขนานขนาด 10×6 บิต (10×6 bit parallel binary multiplier). ไอซีที่พูดถึงนี้คือ MC 14554B ซึ่งจะได้เอาที่พuthออกมาเป็นเลขฐานสองขนาด 16 บิต

ในการขยาย 2×2 บิตมัลติพลีเออร์ เพื่อที่จะให้ได้ 10×6 บิตมัลติพลีเออร์ จะต้องทำการต่อวงจรดังรูปที่ 2 ซึ่งเป็นวงจรที่จะให้เอาที่พuthขนาด 16 บิตนำไปใช้ในระบบการวัดกำลังอันนี้. ค่า Propagation delay time สูงสุดของวงจรคูณสัญญาณทางดิจิทัลที่สมบูรณ์จะมีค่าเท่ากับ 68 ไมโครวินาที. อินพุทของวงจรคูณสัญญาณทางดิจิทัล ก็คือเอาที่พuthของตัวแปลงสัญญาณอนาลอกเป็นดิจิทัลแต่ละตัว โดยที่อินพุททางด้านโวลต์เตจจะมีขนาด 10 บิต และอินพุททางด้านกระแสจะมีขนาด 6 บิต

ส่วนคำนวณทางคณิตศาสตร์ (ARITHMETIC UNIT (AU))

ส่วนคำนวณทางคณิตศาสตร์ (AU) ถูกใช้ในการบวกค่าที่สุ่มตัวอย่างมาที่ได้ผ่านวงจรคูณมาแล้วจำนวน 2^{10} ค่าต่อไฮเคิลและให้ค่าเอาที่พuthเฉลี่ยหลังจากการเลื่อนไบนารีเฟลส 10 ค่าในชิพที่รีจิสเตอร์ จำนวนบิตที่แสดงถึงแอดคิวิตูเลเตอร์คือ 10 ไบนารีเฟลส + 16 บิตผลลัพธ์ + 1 บิตเครื่องหมาย รวมเป็น 27 บิต

วงจรของส่วนคำนวณทางคณิตศาสตร์ จะประกอบด้วยไอซี ที่เป็น 4 บิตฟูลแอดเดอร์จำนวน 8 ตัว (MC 14008B) และไอซีที่เป็น 4 บิตชิพที่รีจิสเตอร์อีก 8 ตัว (MC 14035B) ทั้ง 2 ชุดจะต่อกันแบบขนานดังแสดงในรูปที่ 3

วงจรจะทำงานดังนี้ อินพุทของแอดคิวิตูเลเตอร์จะต้องเป็นเอาที่พuthของวงจรคูณที่เป็นผลลัพธ์จากการคูณค่าที่สุ่มตัวอย่างมา (Sample) 2 ค่า (โวลท์กับกระแส) รวมกับบิตเครื่องหมายอีก 1 บิต ด้วยเหตุนี้สำหรับการรวมค่า 2^{10} ตัวอย่างต่อไฮเคิล ส่วนคำนวณทางคณิตศาสตร์จะแทนด้วย 27 บิตฟูลแอดเดอร์และ 27 บิตชิพที่รีจิสเตอร์. เอาที่พuthของส่วนคำนวณทางคณิตศาสตร์จะนำมาจาก 17 บิตของชิพที่รีจิสเตอร์ ที่เป็นบิตทางซ้ายสุดหลังจากที่ค่าที่สุ่มตัวอย่างมาจำนวน 2^{10} ค่าได้ถูกรวบรวม , สะสมและเฉลี่ยในแอดคิวิตูเลเตอร์ เรียบร้อยแล้ว

ข้อมูลเอาที่พuthจากส่วนแอดคิวิตูเลเตอร์ จะถูกส่งไปยังไบนารีทูบิซิติดาวน์เคาท์เตอร์ (Binary to BCD down counter) ด้วยการควบคุมของสัญญาณ D คล็อก (รูปที่ 4) และแอดคิวิตูเลเตอร์จะถูกรีเซ็ตให้เป็นศูนย์โดยสัญญาณรีเซ็ต ซึ่งสัญญาณรีเซ็ตนี้จะถูกสร้างขึ้นมาจากสัญญาณ A คล็อก โดยหาร A คล็อกด้วย 2^{10} จะได้สัญญาณรีเซ็ตซึ่งมีความถี่ 50 ไฮเคิลต่อวินาทีออกมาโดยสัญญาณรีเซ็ตจะเกิด

ขึ้นหลังจากที่เกิด D คล็อกไปแล้วช่วงระยะเวลาหนึ่ง

วงจรตรวจสอบเครื่องหมาย

เราจะนำเอาสัญญาณกระแสลับที่ออกมาจากหม้อแปลงไฟฟ้า มาเข้าคอมพิวเตอร์ เพื่อทดสอบดูว่าสัญญาณที่ตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอลสุ่มเข้ามาในช่วงนั้นเป็นบวกหรือลบ แล้วใช้เป็นสัญญาณนี้เป็นบิตเครื่องหมายในส่วนของส่วนคำนวณทางคณิตศาสตร์โดยถ้าเป็นบวกจะแสดงโดยลอจิก 0 และถ้าเป็นลบจะแสดงโดยลอจิก 1

วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล (ADC)

ในวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล เราใช้ไอซีเบอร์ ADC-908 ซึ่งเป็นไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอลขนาด 8 บิต (8 BIT A/D CONVERTER) มีหลักการในการแสดงเอาต์พุตโดย จะทำการเปลี่ยนค่าเอาต์พุตจากค่าหนึ่งไปยังค่าถัดไป เมื่อมีอินพุตโวลต์เตจเพิ่มขึ้น 0.04 โวลต์ เช่นเมื่ออินพุตโวลต์เตจ = 0 โวลต์ เอาต์พุตที่ได้จะมีค่า 0000 0000 แต่เมื่ออินพุตโวลต์เตจ = 0.04 โวลต์ เอาต์พุตที่ได้จะมีค่า 0000 0001 และในวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลนี้ ได้ใช้เวลาในการแปลงค่า (CONVERSION TIME) 10 ไมโครฟารัด (โดยการเลือกใช้ตัวความต้านทาน และตัวเก็บประจุค่า 150 กิโลโอห์มและ 30 พิโคฟารัดตามลำดับ (รายละเอียดของไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอลตัวนี้ดูได้จากข้อมูลของไอซีด้านหลังของปริณูตานิพนธ์ฉบับนี้)

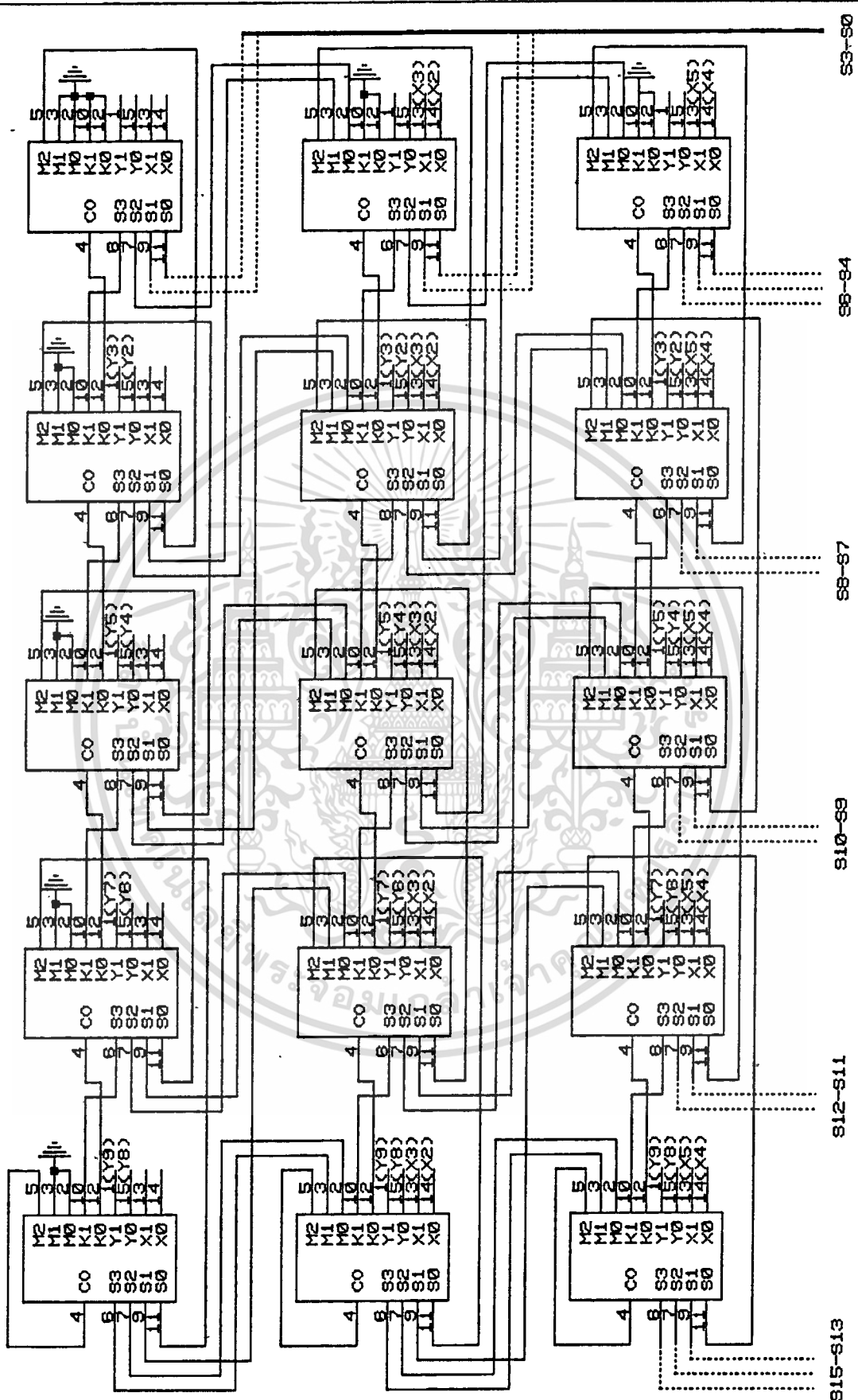


Figure 2: 10 bitx6 bit binary multiplier using MC14554

Size Document Number	REV
A	
Date: January 1, 1990	Sheet of

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Arithmetic unit.

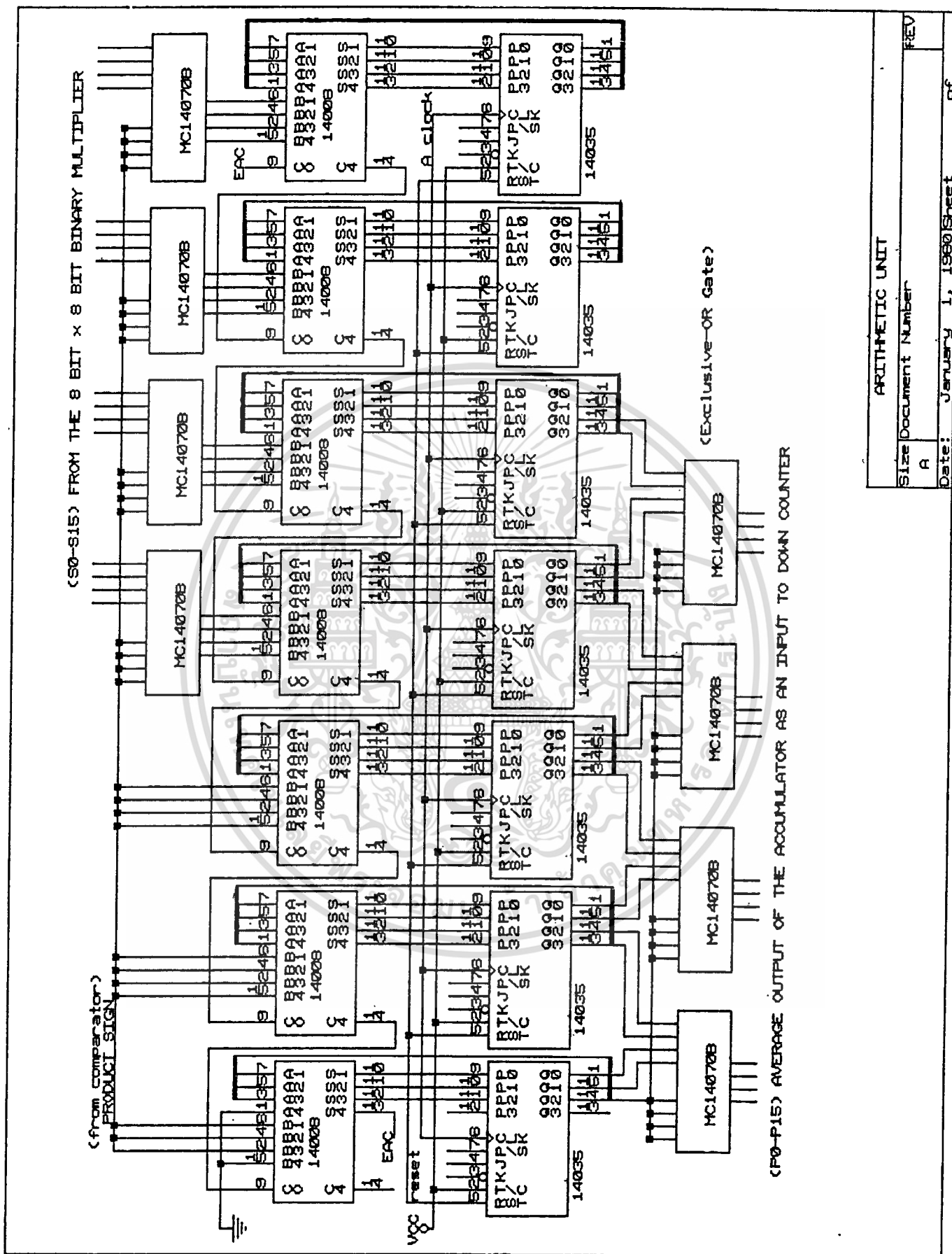
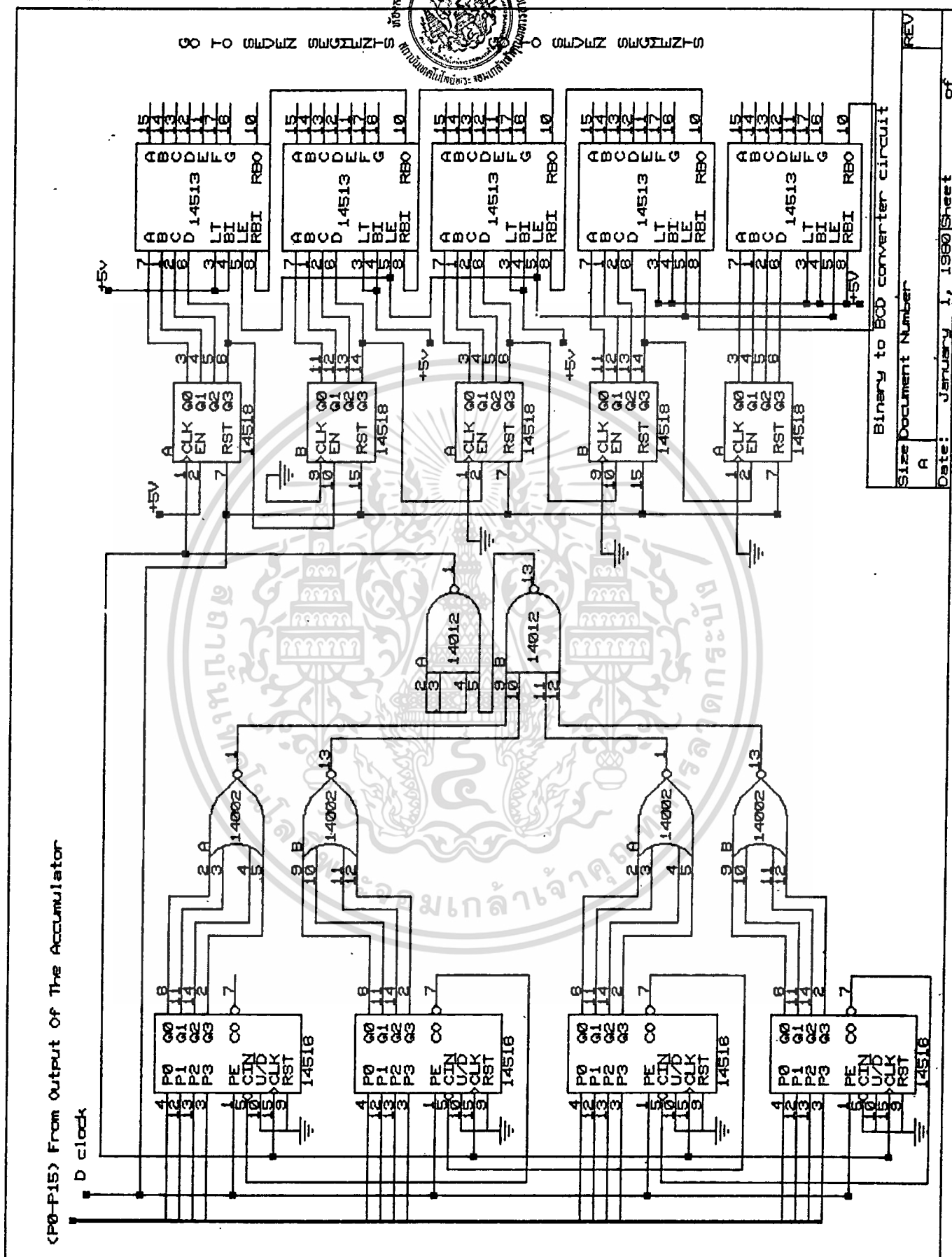


Figure 4. Binary to binary coded decimal converter circuit.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

027932

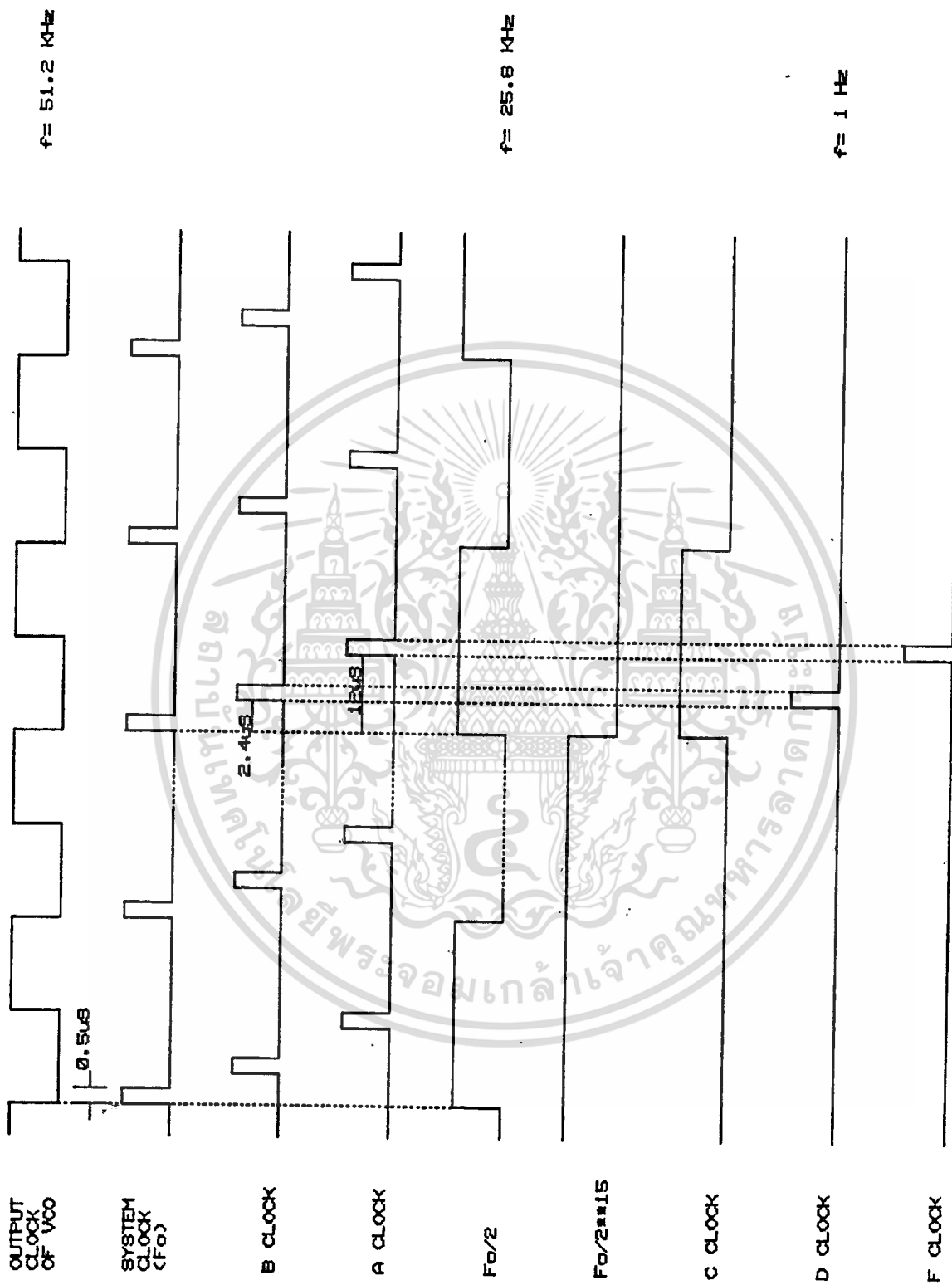
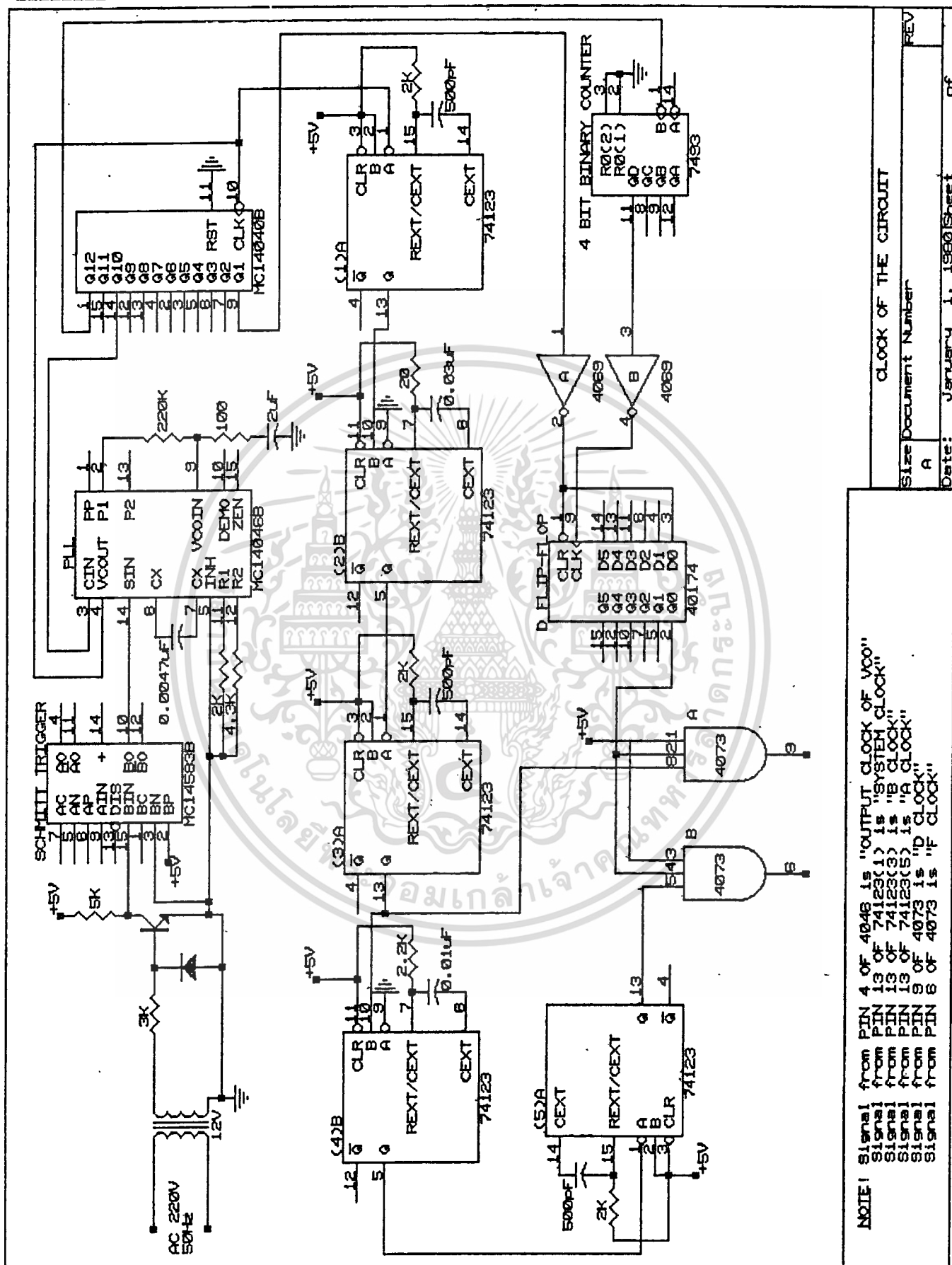


Figure 5. Timing diagram of the digital watchmeter!!

Figure 6.



NOTE!	Signal from PIN 4 OF 4048	Is "OUTPUT CLOCK OF VCO"
	Signal from PIN 13 OF 74123(1)	Is "SYSTEM CLOCK"
	Signal from PIN 13 OF 74123(3)	Is "B CLOCK"
	Signal from PIN 13 OF 74123(5)	Is "A CLOCK"
	Signal from PIN 9 OF 4073	Is "D CLOCK"
	Signal from PIN 8 OF 4073	Is "F CLOCK"

CLOCK OF THE CIRCUIT

Size Document Number

२३३

Date: January 1, 1980 Sheet of

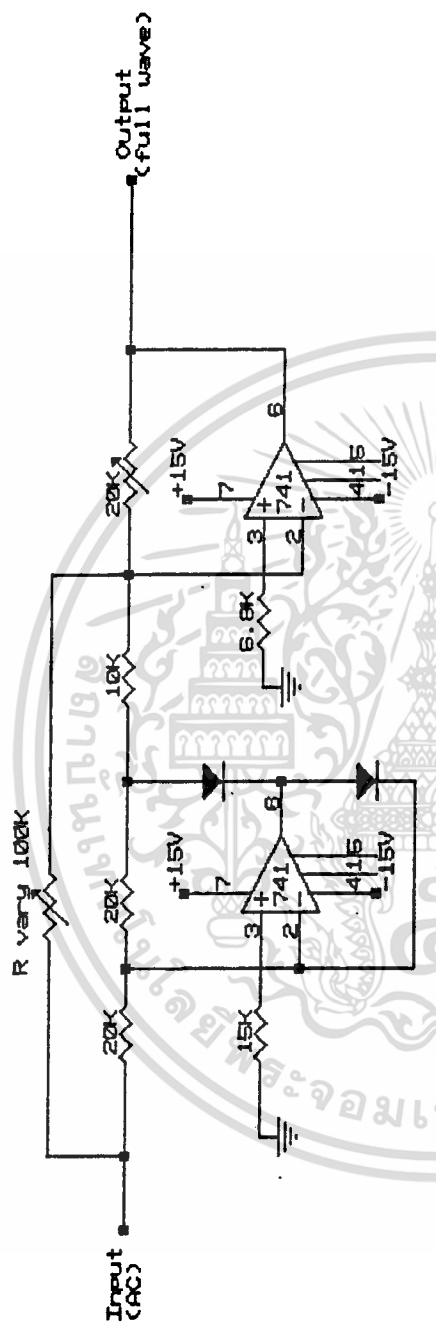


Figure 7. Rectifier circuit

RECTIFIER CIRCUIT	
Size Document Number	
A	REV
Date: January 1, 1980	Sheet of

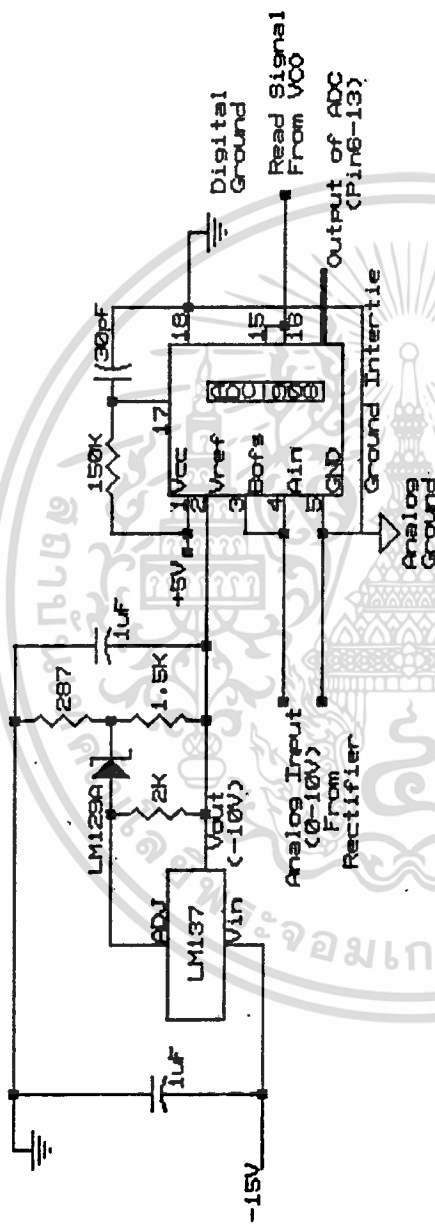
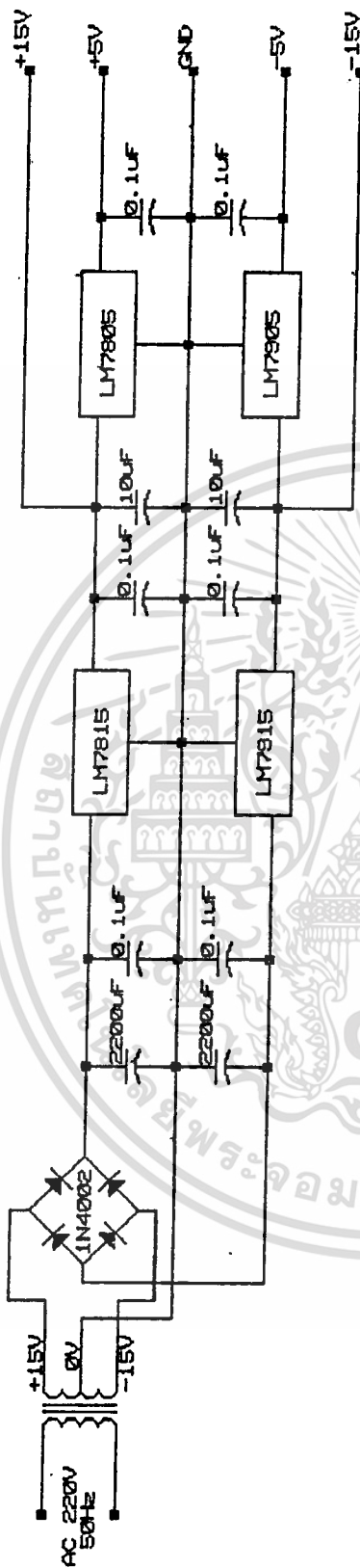


Figure 8. A/D Converter circuit

Size	Document Number	REV
A		
Date:	January 1, 1980	Sheet of

Figure 9.. Power supply circuit.



CAUTION REGULATOR(IC) SHOULD BE SET UP WITH HEATSINK !

POWER SUPPLY		
Size	Document Number	
A	REV	
Date:	January 1, 1980	Sheet 67

บทที่ 4

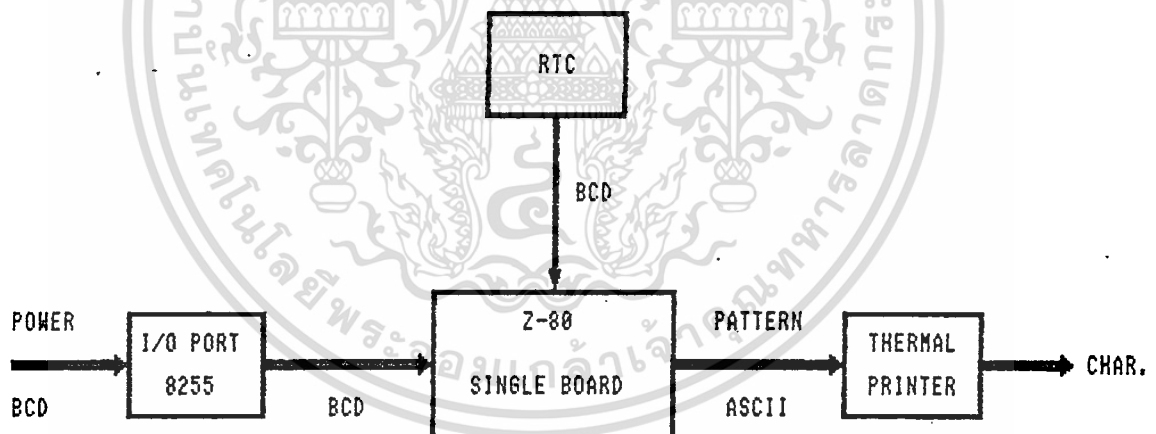
การแสดงผลทางเครื่องพิมพ์ขนาดเล็ก

4.1 จุดประสงค์

จากบทที่แล้วจะเห็นว่า ข้อมูลของค่ากำลังไฟฟ้าที่คำนวณได้จะถูกนำไปแสดงผลที่ไดโอดเปล่งแสง (7-Segment LED) ในส่วนสุดท้ายในบทนี้จะแสดงให้เห็นถึงวิธีการนำข้อมูลที่ได้จากการคำนวณในแต่ละหลัก ซึ่งมีลักษณะข้อมูลเป็นแบบ บีซีดี (BCD) ออกไปแสดงผลทางเครื่องพิมพ์ขนาดเล็ก จุดประสงค์ก็เพื่อการบันทึกค่าที่แน่นอนในแต่ละเวลาไว้เป็นหลักฐานหรือข้อมูลในการรายงานผลต่างๆ

4.2 การทำงานของระบบและส่วนประกอบของระบบ

4.2.1) บล็อกไดอะแกรมของระบบ



รูปที่ 1 บล็อกไดอะแกรมของการนำข้อมูลไปแสดงผลทางเครื่องพิมพ์

4.2.2) การทำงานของระบบโดยรวม

จากบล็อกไดอะแกรมของรูปที่ 1 จะได้ว่าขั้นตอนการทำงานของระบบจะเป็นไปดังนี้คือ เริ่มต้นจะเป็นการนำข้อมูลค่ากำลังไฟฟ้าที่คำนวณได้ (BCD) 4 หลัก ผ่านพอร์ทเบอร์ 8255 แล้วนำมาเก็บไว้ในหน่วยความจำของ Z-80 หลังจากนั้นก็อ่านค่าเวลาจากวงจรฐานเวลา (Real Time Clock: RTC) ที่ได้ทำการตั้งเวลาไว้เรียบร้อยแล้วมาเก็บไว้ในหน่วยความจำอีกส่วนหนึ่ง จากนั้นจึงเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการแปลงข้อมูลค่าของกำลังไฟฟ้า และเวลาที่มีลักษณะเป็นบิติตี (BCD) ไปเป็นรหัสแอสกี (ASCII) จากนั้นก็ทำการจัดเก็บข้อมูลที่แปลงได้ลงยังแพทเทิร์นของการพิมพ์ในหน่วยความจำให้ถูกต้องและส่งข้อมูลออกไปพิมพ์ที่เครื่องพิมพ์ขนาดเล็กที่ทำงานด้วยหลักการของความร้อน (Thermal Printer) ในขั้นตอนสุดท้าย

4.2.3) ส่วนประกอบของระบบ

ส่วนประกอบที่สำคัญๆ ของระบบมี 3 ส่วนใหญ่ๆ ได้แก่

- 1) บอร์ด Z-80 และพอร์ทเบอร์ 8255
- 2) วงจรฐานเวลา
- 3) เครื่องพิมพ์ขนาดเล็ก

- บอร์ด Z-80 และ พอร์ทเบอร์ 8255

เป็นส่วนประกอบหลักที่มีความสำคัญต่อการทำงานของระบบ เนื่องจากเป็นส่วนที่ใช้ในการรับส่งข้อมูล และควบคุมการทำงานของระบบให้เป็นไปตามที่กำหนดไว้ในโปรแกรม บอร์ด Z-80 ที่ใช้เป็นบอร์ดสำเร็จรูปรุ่น BT-3.0 ซึ่งมีพอร์ท 8255 อยู่ภายในวงจรอยู่แล้ว สามารถป้อนโปรแกรมได้โดยใช้คีย์บอร์ดที่มีอยู่ หรือรับโปรแกรมจากเครื่องไมโครคอมพิวเตอร์ก็ได้

- วงจรฐานเวลา

เป็นส่วนประกอบซึ่งมีหน้าที่เป็นฐานเวลาจริง สามารถให้ค่าเอาต์พุตเป็นวินาที นาที ชั่วโมง วัน วันที่ และเดือน คล้ายกับเป็นนาฬิกาของระบบ ซึ่งส่วนประกอบสำคัญในวงจรก็คือ ชิพไอซีเบอร์ MM58167 วงจรฐานเวลานี้จะเชื่อมต่อกับบอร์ด Z-80 ได้ทางคอนเน็คเตอร์ 40 ขา บนบอร์ด และสามารถควบคุมการทำงานในการตั้งเวลา อ่านค่าเวลา หรือควบคุมการอินเทอร์รัพต์ได้จากโปรแกรมของ Z-80 รายละเอียดการทำงานและวงจรจะแสดงไว้ในส่วนของภาคผนวกด้านหลัง

- เครื่องพิมพ์ขนาดเล็ก

เป็นส่วนประกอบที่ใช้ในการบันทึกข้อมูลเป็นลายลักษณ์อักษร โดยในระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

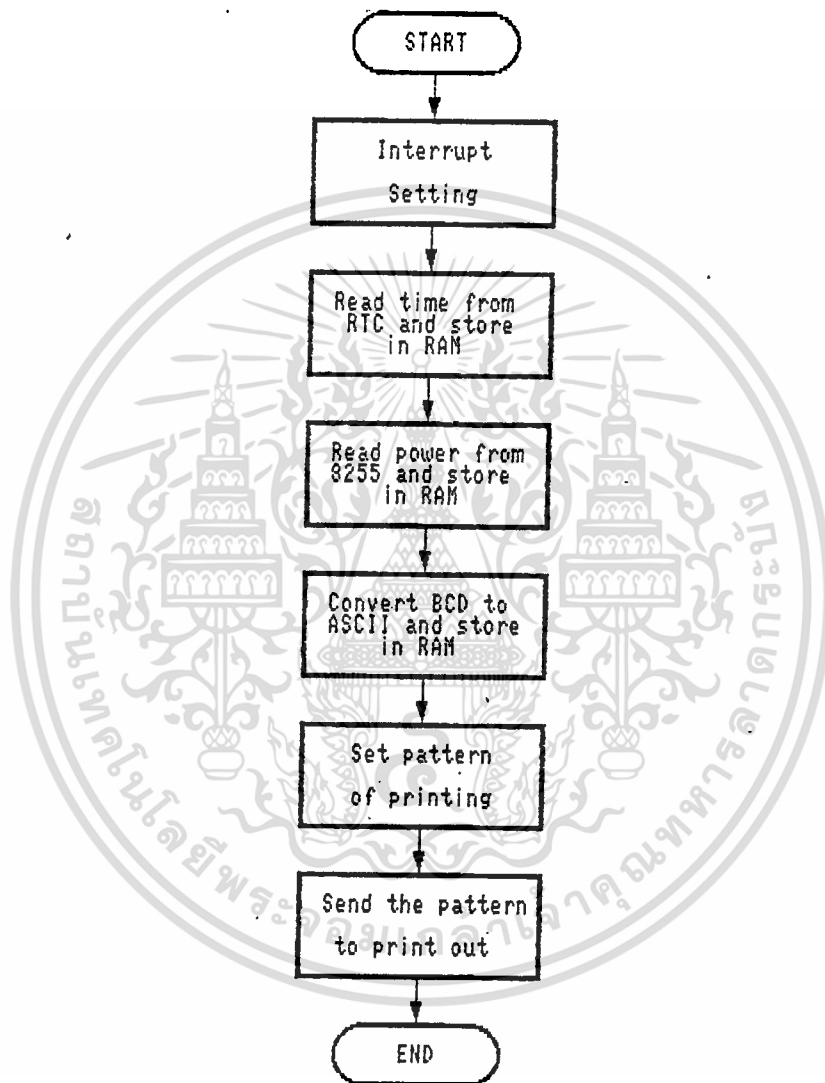
ระบบนี้จะใช้เครื่องพิมพ์ขนาดเล็กรุ่น PRT-MPF-1P ซึ่งสามารถต่อเข้ากับบอร์ด Z-80 ได้โดยตรง และสามารถใช้คำสั่งของ Z-80 ในการควบคุมการทำงานได้ หลักการทำงานจะเป็นแบบที่ใช้ความร้อน (Thermal Serial Method) รูปแบบการพิมพ์จะเป็นตัวอักษรขนาด 5x7 จุด พิมพ์จากซ้ายไปขวา มีหน่วยความจำในตัวเองเพื่อเก็บโปรแกรมย่อยที่ใช้ในการพิมพ์ทั้งหมด รายละเอียดของวงจรการทำงานต่างๆ ของเครื่องพิมพ์นี้จะแสดงไว้ในภาคผนวกเช่นกัน

4.3 ส่วนของฟลอชาร์ตและโปรแกรมในการทำงาน

การทำงานของระบบจะใช้โปรแกรมภาษาแอสเซมบลีในการควบคุม โดยเขียนโปรแกรมลงในไมโครคอมพิวเตอร์ แล้วโหลดรหัสคำสั่ง (Op Code) เข้าสู่หน่วยความจำในบอร์ด Z-80 เพื่อใช้ในการควบคุมในการทำงานในแต่ละส่วน

4.3.1) ฟลอชาร์ต

จากขั้นตอนการทำงานของระบบในหัวข้อ 4.2.2 สามารถเขียนเป็นฟลอชาร์ตของการทำงานหลัก ได้ดังรูปที่ 2



4.3.2) โปรแกรม

ส่วนของโปรแกรมแบ่งออกได้เป็น 3 ส่วนดังนี้

- 1) โปรแกรมหลัก
- 2) โปรแกรมย่อย
- 3) โปรแกรมที่ช่วยในการตั้งเวลา

- โปรแกรมหลัก

จะประกอบด้วยส่วนที่ใช้จัดการเกี่ยวกับการอินเทอร์พรีทของวงจรฐานเวลา และการเรียกโปรแกรมย่อยต่างๆ มาใช้งานดังรายละเอียดต่อไปนี้

2000H	F3	MAIN	D1
2001H	E0		IN1
2003H	21	22	LD HL, M2
2006H	22	D5	LD (3FD6H), HL
2009H	3E	03	LD A, 03H
200BH	D3	91	OUT (91H), A
200DH	FB	M1	EI
200EH	19	FE	JR M1
2020H	0F	92	IN A, (92H)
2022H	0C	52	CALL READ1
2025H	0D	02	CALL READ2
2028H	0D	03	CALL ASC
202BH	0D	03	CALL PATT
202EH	0D	02	CALL PRINT
2031H	FB		EI
2032H	ED	40	RETI

- โปรแกรมย่อย

แบ่งออกเป็น 5 โปรแกรม ดังนี้

- 1) โปรแกรมย่อยในการอ่านค่าเวลาจากวงจรฐานเวลา
- 2) โปรแกรมย่อยในการอ่านค่ากำลังไฟฟ้าผ่านพอร์ท 0x55
- 3) โปรแกรมย่อยในการแปลงค่าข้อมูลบิตไปเป็น แอชกี
- 4) โปรแกรมย่อยในการจัดข้อมูลลงแพทเทิร์นการพิมพ์
- 5) โปรแกรมย่อยในการพิมพ์ข้อมูล

ซึ่งมีรายละเอียดของโปรแกรมตามลำดับดังนี้

SUB 1 READ TIME FROM RTC

ADDRESS	OP CODE	LABEL	INSTRUCTION	COMMENT
2050H	06 06	READ 1	LD B, 06H	
2052H	0E 82		LD C, 82H	
2054H	DD 21 10 25		LD IX, 2510H	;Set first
2058H	ED 78	RTC	IN A, (C)	;mean address.
;Read and store data				
205AH	DD 77 00		LD (IX+0), A	
205DH	0C		INC C	
205EH	DD 23		INC IX	
2060H	05		DEC B	
2061H	C2 58 20		JP NZ, RTC	
2064H	C9		RET	

SUB 2 READ POWER FROM 8255

ADDRESS	OP CODE	LABEL	INSTRUCTION	COMMENT
2100H	3E 9B	READ 2	LD A, 9BH	;Set port of
2102H	D3 33		OUT (33H), A	; 8255.
2104H	DB 30		IN A, (30H)	;Read from P(A)
2106H	32 16 25		LD (2516H), A	
2109H	DB 32		IN A, (32H)	;Read from P(C)
210BH	32 17 25		LD (2516H), A	
210EH	C9		RET	

SUB 3. CONVERT BCD TO ASCII

ADDRESS	OP CODE	LABEL	INSTRUCTION	COMMENT
---------	---------	-------	-------------	---------

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2200H	DD 21 10 25	ASC	LD IX, 2510H	
2204H	FD 21 20 25		LD IY, 2520H	
2208H	06 06		LD B, 06H	
220AH	DD 7E 00	CONV	LD A, (IX+0)	
220DH	E6 0F		AND 0FH	
220FH	C6 30		ADD A, 30H	
2211H	FD 77 00		LD (IY+0), A	
2214H	FD 23		INC IY	; Convert BCD
2216H	DD 7E 00		LD A, (IX+0)	; to ASCII
2219H	0F		RRCA	; and store.
221AH	0F		RRCA	
221BH	0F		RRCA	
221CH	0F		RRCA	
221DH	E6 0F		AND 0FH	
221FH	C6 30		ADD A, 30H	
2221H	FD 77 00		LD (IY+0), A	
2224H	DD 23		INC IX	
2226H	FD 23		INC IY	
2228H	05		DEC B	
2229H	C2 0A 22		JP NZ, CONV	
222CH	C9		RET	

SUB 4. STORE DATA IN PATTERN

ADDRESS	OP CODE	LABEL	INSTRUCTION	COMMENT
2300H	3A 25 25	PATT	LD A, (2525H)	
2303H	32 07 26		LD (2607H), A	; Store hour
2306H	3A 24 25		LD A, (2524H)	; in pattern.
2309H	32 08 26		LD (2608H), A	

230CH	3A 23 25		LD A, (2523H)	
230FH	32 0A 26		LD (260AH), A	; Store minuite

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2312H	3A 22 25	LD A, (2522H) ; in pattern
2315H	32 0B 26	LD (260BH), A
2318H	3A 21 25	LD A, (2521H)
231BH	32 0D 26	LD (260DH), A ;Store second
231EH	3A 20 25	LD A, (2520H) ; in pattern
2321H	32 0E 26	LD (260EH), A
2324H	3A 27 25	LD A, (2527H)
2327H	32 17 26	LD (2617H), A ;Store day in
232AH	3A 26 25	LD A, (2526H) ; pattern
232DH	32 18 26	LD (2618H), A
2330H	3A 29 25	LD A, (2529H)
2333H	32 21 26	LD (2621H), A ;Store date
2336H	3A 28 25	LD A, (2528H) ; in pattern
2339H	32 22 26	LD (2622H), A
233CH	3A 2B 25	LD A, (252BH)
233FH	32 24 26	LD (2624H), A ;Store month
2342H	3A 2A 25	LD A, (252AH) ; in pattern
2345H	32 25 26	LD (2625H), A
2348H	3A 2D 25	LD A, (252DH)
234BH	32 34 26	LD (2634H), A
234EH	3A 2C 25	LD A, (252CH)
2351H	32 35 26	LD (2635H), A ;Store power
2354H	3A 2F 25	LD A, (252FH) ; in pattern
2357H	32 36 26	LD (2636H), A
235AH	3A 2E 25	LD A, (252EH)
235DH	32 37 26	LD (2637H), A
2360H	C9	RET

SUB 5. PRINT OUT THE PATTERN

ADDRESS	OP CODE	LABEL	INSTRUCTION	COMMENT
2400H	DD 21 1A 26	PRINT	LD IX, 261AH	
2404H	CD 40 6A		CALL MTPPRT	;Print date
2407H	CD 10 6A		CALL PLINED	
240AH	DD 21 10 26	PRINT	LD IX, 2610H	
240EH	CD 40 6A		CALL MTPPRT	;Print day
2411H	CD 10 6A		CALL PLINED	
2414H	DD 21 00 26	PRINT	LD IX, 2600H	
2418H	CD 40 6A		CALL MTPPRT	;Print time
241BH	CD 10 6A		CALL PLINED	
241EH	DD 21 2A 26	PRINT	LD IX, 262AH	
2422H	CD 40 6A		CALL MTPPRT	;Print power
2425H	CD 10 6A		CALL PLINED	
2428H	CD 10 6A		CALL PLINED	
242BH	C9		RET	

- โปรแกรมตั้งเวลา

เป็นส่วนช่วยในการตั้งเวลาของวงจรฐานเวลา โดยไม่ได้รวมอยู่กับโปรแกรมหลักของการทำงาน หรือโปรแกรมย่อยใดๆทั้งสิ้น ค่าเวลาเริ่มต้นที่ต้องการตั้ง จะต้องป้อนไว้ที่แอดเดรส 2500H - 2515H ตามลำดับดังนี้คือ

2500H : SEC

2503H : DAY

2501H : MIN

2504H : DATE

2502H : HOUR

2505H : MONTH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADDRESS	OP CODE	LABEL	INSTRUUCTION	COMMENT
2700H	06 05		LD B, 05H	
2702H	0E 82		LD C, 82H	
2704H	DD 21 00 25		LD IX, 2500H	
2708H	DD 7E 00	SET	LD A, (IX+0)	
270BH	ED 79		OUT C, A	
270DH	0C		INC C	
270EH	DD 23		INC IX	
2710H	05		DEC B	
2711H	C2 08 27		JP NZ SET	
2714H	DF		RST 18	

4.4 สรุป

ที่ผ่านมาทั้งหมดนั้นเป็นส่วนประกอบสำคัญที่จะใช้ในการนำข้อมูลของกำลังทางไฟฟ้าที่คำนวณได้ไปพิมพ์ โดยมีค่าฐานเวลาจริงเป็นตัวอ้างอิงในระบบ รูปแบบการทำงานของระบบและรายละเอียดของโปรแกรม สามารถเปลี่ยนแปลงไปได้ตามความเหมาะสมของการประยุกต์ใช้งาน อาทิเช่น อาจจะมีการเพิ่มเติมวงจรควบคุมส่วนอื่นๆ ที่สามารถควบคุมได้โดยใช้บอร์ด Z-80 เป็นศูนย์กลางการทำงานเช่นเดิม

บทที่ 5

ผลการทดลอง

จากการที่ได้ทำการทดลองจนเสร็จสิ้นนี้แล้ว จึงได้พบข้อผิดพลาดของวงจรที่ทำให้วงจรผิดพลาดไปบ้างในช่วงกระแสต่ำๆ เนื่องมาจากข้อจำกัดทางคุณสมบัติของไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอล คือ

ADC-908 ตัวนี้จะทำการเปลี่ยนค่าเอาต์พุตจากค่าหนึ่งไปยังค่าถัดไป เมื่อมีอินพุตโวลต์เตจเพิ่มขึ้น 0.04 โวลต์ เช่นเมื่ออินพุตโวลต์เตจ=0 โวลต์ เอาต์พุตที่ได้จะมีค่า 0000 0000 แต่เมื่ออินพุตโวลต์เตจ=0.04 โวลต์ เอาต์พุตที่ได้จะมีค่า 0000 0001

ถ้าโวลต์ที่เรานำมาวัดค่าดังกระแส 1 แอมป์ เมื่อผ่านหม้อแปลงกระแสแล้วจะเหลือสัญญาณเพียง 0.083 แอมป์ (เมื่อ 60:5 เป็นอัตราส่วนของหม้อแปลงกระแสที่ใช้) เราจะต้องต่อแอมป์เพื่อทำให้สัญญาณที่จะส่งให้ไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอลมีค่า 0.04 โวลต์ (เนื่องมาจาก อินพุตที่เข้าไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอล 0.04 โวลต์จะทำให้เอาต์พุตออกมามีค่า 0000 0001) แต่เนื่องจากความไม่เป็นเชิงเส้นของไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอล เมื่อเพิ่มโวลต์ดังกระแสมากขึ้น แต่อัตราขยายของแอมป์ยังเท่าเดิม ค่าของเอาต์พุตที่ได้ออกมาจากไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอลจะไม่ได้ค่าที่ถูกต้องตามที่ต้องการ

แต่ถ้าโวลต์ของเราดังกระแสไม่ถึง 1 แอมป์ สัญญาณอินพุตที่เข้าไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอลก็จะมีค่าไม่ถึง 0.04 โวลต์ ดังนั้นสัญญาณเอาต์พุตของไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอลจะเป็น 0000 0000 ตลอดคาบของสัญญาณกระแสซึ่งจะทำให้ดิจิตอลวัตต์มิเตอร์ไม่สามารถวัดค่าในช่วงกระแสต่ำๆนี้ได้ถ้าไม่มีการปรับแต่งอัตราขยายของแอมป์

ผลการทดลองเชิงตัวเลข

จากการที่ใช้วงจรดิจิทัลวัดค่าโวลต์ค่าโวลต์หลอดไฟขนาด 100 วัตต์ แล้วนำข้อมูลออกไปแสดงผลยังเครื่องพิมพ์ขนาดเล็กและบันทึกผลทุกๆ 1 นาทีจะได้ ข้อมูลของค่ากำลังไฟฟ้า ดังนี้

DATE 27:03:91
DAY 04
TIME 08:56:00
POWER 0099 W

DATE 27:03:91
DAY 04
TIME 08:57:00
POWER 0101 W

DATE 27:03:91
DAY 04
TIME 08:58:00
POWER 0099 W

DATE 27:03:91
DAY 04
TIME 08:59:00
POWER 0099 W

DATE 27:03:91
DAY 04
TIME 09:00:00
POWER 0099 W

DATE 27:03:91
DAY 04
TIME 09:01:00
POWER 0099 W

DATE 27:03:91
DAY 04
TIME 09:02:00
POWER 0102 W

DATE 27:03:91
DAY 04
TIME 09:03:00
POWER 0124 W

DATE 27:03:91
DAY 04
TIME 09:04:00
POWER 0103 W

DATE 27:03:91
DAY 04
TIME 09:05:00
POWER 0102 W

ค่าผิดพลาดที่ได้จากการวัดเฉลี่ยเมื่อเทียบกับค่าของโวลต์จะมีค่าเท่ากับ 3.7 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปและบทวิจารณ์

จากข้อจำกัดของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอล ที่กล่าวมาในหัวข้อของผลการทดลอง เราสามารถที่จะปรับปรุงได้โดยเพิ่มอัตราขยายของแอมป์ให้สูงขึ้นมากๆ โดยที่เอาต์พุตของแอมป์ควรจะมียอดสัญญาณ=64 แอมป์ เพื่อให้เอาต์พุตที่ได้ของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลมีความถูกต้องสูงสุดโดยเราจะดึงเอาเอาต์พุต 6 บิตบนของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลมาใช้แทน 6 บิตล่างที่ใช้อยู่ ที่ต้องขยายสัญญาณอินพุตของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลให้สูงเท่าที่จะเป็นไปได้เพราะ ยิ่งสัญญาณมีแอมพลิจูดสูงมากเท่าใด ในการสุ่มตัวอย่างของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอล ก็จะได้ค่าที่ละเอียด, ถูกต้องหลายค่าตามสัญญาณอินพุตของของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอล แต่ถ้าอัตราขยายของแอมป์ต่ำทำให้อินพุตของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลน้อยจะทำให้เกิดข้อผิดพลาดมากขึ้น เช่นถ้าอินพุตของไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลมีจุดยอดสูงกว่า 0.04 แอมป์เล็กน้อย ค่าที่สุ่มได้จากไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลก็จะมีค่าเป็น 0000 0000 จำนวนมาก จึงทำให้เกิดข้อผิดพลาดมากขึ้น (เพราะถ้าอินพุตที่สุ่มมามีค่าไม่ถึง 0.04 โวลต์ ไอซีแปลงสัญญาณอนาลอกเป็นดิจิตอลจะให้เอาต์พุตเป็น 0 หหมด) แต่ข้อเสนอนี้ในการปรับปรุงนี้จะทำให้เกิดข้อจำกัด คือทำให้ดิจิตอลวัตต์มิเตอร์นี้วัดวัตต์สูงสุดได้น้อยลง

ดังนั้นจึงสรุปได้ว่าวงจรดิจิตอลวัตต์มิเตอร์นี้จะสามารถใช้ได้ดีกับโหลดที่ดังกระแสเป็นจำนวนมากกว่า 1 แอมป์ขึ้นไป และดิจิตอลวัตต์มิเตอร์นี้ยังสามารถดัดแปลงเป็นโวลท์มิเตอร์ได้อีกด้วย โดยให้อินพุตของดิจิตอลมัลติไพลเออร์ส่วนที่เป็นส่วนกระแสเป็น 1 เราก็จะได้ค่าที่แสดงที่ภาคแสดงผลเป็นค่าของโวลท์ของโหลดที่เรา กำลังวัดอยู่

ภาคผนวก

ภาคผนวก ก.

รายละเอียดการใช้งานวงจรฐานเวลา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดการทำงานของ MM58167

จาก BLOCK DIAGRAM ในรูปที่ 1 มีส่วนประกอบที่สำคัญที่จะกล่าวถึงก็คือ REAL TIME COUNTER และ RAM

REAL TIME COUNTER

REAL TIME COUNTER เป็นตัวนับและจัดการเกี่ยวกับเวลา ถูกแบ่งเป็น DIGIT ละ 4 บิต ซึ่งการเข้าถึง REAL TIME COUNTER จะกระทำครั้งละ 2 DIGIT (ในขณะ READ และ WRITE ซึ่งแต่ละ DIGIT จะให้ค่า BCD ดังแสดงในตารางที่ 1 บิตที่ไม่ได้ใช้จะถูก HOLD ด้วย LOGIC 0 ซึ่งเราไม่ต้องสนใจในขณะทำการเขียนข้อมูลลงบน DATA BUS เหตุที่บางบิตไม่ใช้ก็เนื่องจากว่า ไม่จำเป็นต้องใช้ในการให้ข้อมูลแบบ BCD ของบางหลัก ตัวอย่างเช่นในหลักสิบของชั่วโมงจะไม่เกินเลข 2 ฉะนั้นเราจะใช้เพียง 2 บิตเท่านั้น ไม่ต้องใช้ในบิตที่ 6 และ บิต 7 (ดูตารางที่ 1)

COUNTER ADDRESS	UNIT				MAX	TENS				MAX
	D0	D1	D2	D3	BCD CODE	D4	D5	D6	D7	BCD CODE
1/10,000 OF SEC. (00h)	-	-	-	-		D4	D5	D6	D7	9
HUNDREDTHS & TENS SEC (01h)	D0	D1	D2	D3	9	D4	D5	D6	D7	9
SECOND (02h)	D0	D1	D2	D3	9	D4	D5	D6	-	5
MINUTE (03h)	D0	D1	D2	D3	9	D4	D5	D6	-	5
HOURS (04h)	D0	D1	D2	D3	9	D4	D5	-	-	2
DAY OF THE WEEK (05h)	D0	D1	D2	-	7	-	-	-	-	0
DAY OF THE MONTH (06h)	D0	D1	D2	D3	9	D4	D5	-	-	3
MONTH (07h)	D0	D1	D2	D3	9	D4	-	-	-	1

ตารางที่ 1

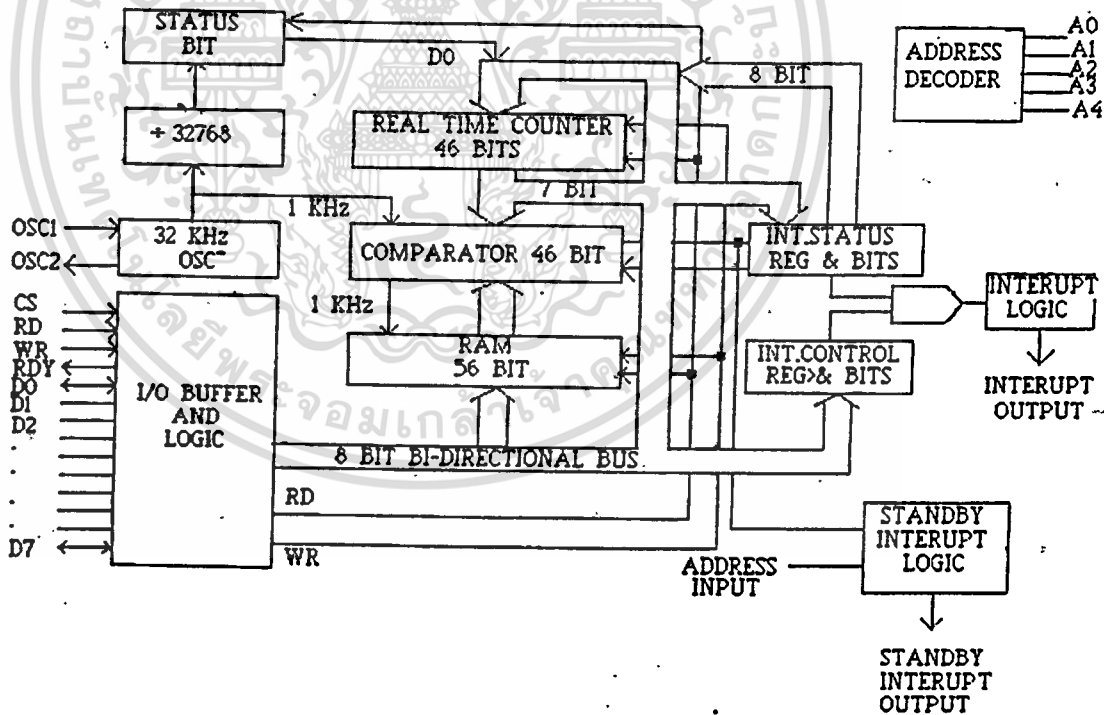
RAM

MM58167 มี RAM ขนาด 56 บิต ซึ่งใช้ในการเก็บข้อมูลเมื่อไฟตก หรือใช้เก็บข้อมูลการตั้งปลุก เพื่อที่จะเปรียบเทียบกับ (COMPARE) กับ REAL TIME COUNTER ข้อมูลใน RAM จะสามารถเปรียบเทียบกับ REAL TIME COUNTER และมี DIGIT ที่ไม่ได้คือ หลักหน่วยของ 1/10,000 ของ SEC. และหลักสิบของวันในสัปดาห์ (เพราะไม่ได้ใช้ใน REAL TIME COUNTER ดูตาราง 1 ประกอบ)

RAM จะถูกกำหนดให้มีรูปแบบเหมือนกับ REAL TIME COUNTER อย่างไรก็ตามยังมีบิตที่ยังไม่ใช้อยู่ ซึ่งบิตที่ไม่ใช่ใน REAL TIME COUNTER นี้จะ COMPARE กับ 0 ใน RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อผู้ผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



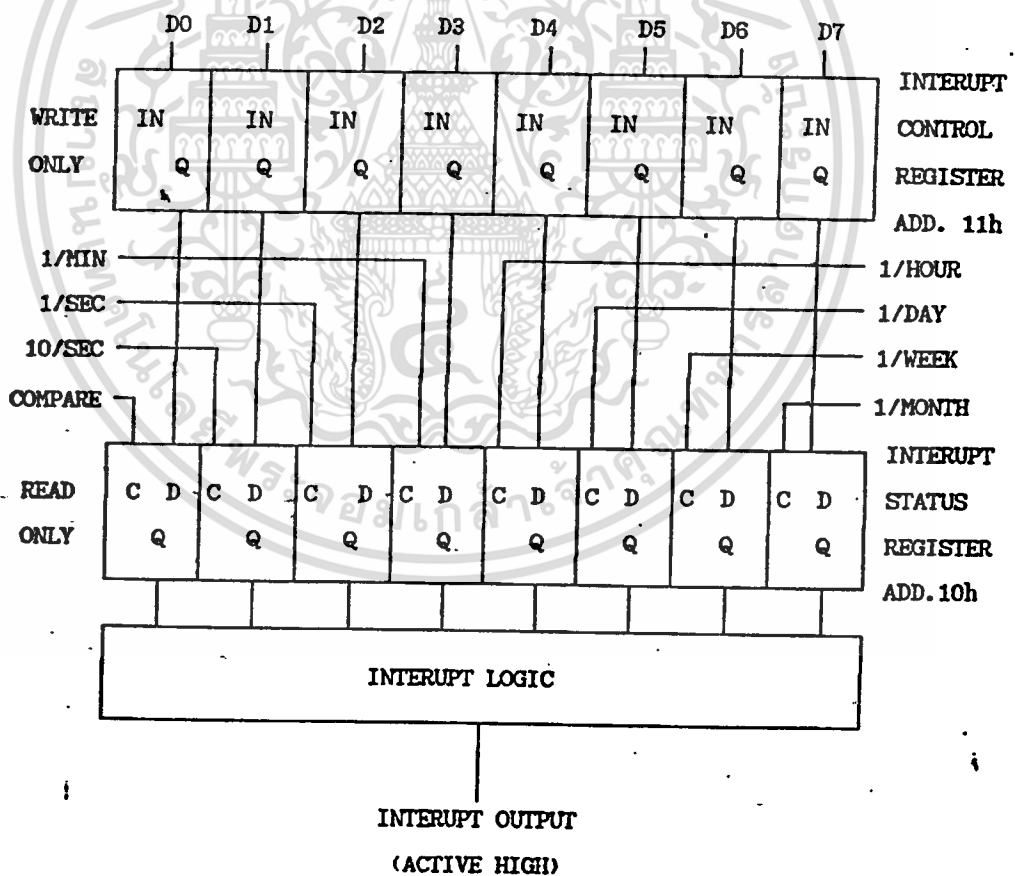
รูปที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERUPT และ COMPARATOR

มีสัญญาณอินเตอร์รัพท์อยู่ 2 อย่าง อย่างแรกคือ INTERUPT OUTPUT (ACTIVE HI) OUTPUT นี้สามารถจะโปรแกรมให้เกิดสัญญาณทางออกได้ถึง 8 อย่าง คือ 10 Hz, 1Hz, 1 นาฬิกา/ครั้ง, 1 ชม./ครั้ง, 1 วัน/ครั้ง, 1 สัปดาห์/ครั้ง, 1 เดือน/ครั้ง และเมื่อ RAM กับ REAL TIME COUNTER เกิดการเปรียบเทียบขึ้น

วิธีการที่จะ ENABLE สัญญาณ INTERUPT คือ ให้ LOGIC 1 แก่ INTERUPT CONTROL REGISTER. ในกรณีที่ตรงกับความต้องการจะให้เกิดสัญญาณ INTERUPT รูปที่ 2 ประกอบ เช่น ต้องการให้ สัญญาณ INTERUPT ทุกๆ 1 นาฬิกา ก็ให้ D2 เป็น 1 เขียนไปที่ INTERUPT CONTROL REGISTER ดูตาราง ADDRESS ได้จากตารางที่ 2



รูปที่ 2

เราสามารถเซต INTERRUPT CONTROL REGISTER ครั้งละ 1 บิต หรือมากกว่าก็ได้ ตัวอย่าง เช่นต้องการให้สัญญาณ INTERRUPT ทุกวินาที และ ทุกๆ ชั่วโมง ก็เซตบิตที่ 3 (D3) กับบิตที่ 2 (D2) ในที่นี้คือ 0Ch โดยเขียนไปที่ ADDRESS ของ INTERRUPT CONTROL REGISTER (ดูตาราง 2)

เมื่อเวลานับมาถึงค่าสูงสุดของแต่ละภาคจะทำให้เกิด CLOCK ให้กับ INTERUP CONTROL REGISTER ซึ่งจะทำให้ INTERRUPT OUTPUT เป็น HIGH (บิตใดบิตหนึ่งต้องถูก ENABLE ด้วย) การอ่าน INTERRUPT STATUS REGISTER ทำให้เราทราบว่าสัญญาณ INTERRUPT เป็นสัญญาณของบิตใดอีกทั้งยังเป็นการ รีเซต INTERRUPT STATUS REGISTER อีกด้วย การอ่าน INTERRUPT STATUS REGISTER นี้จะได้ข้อมูลบน DATA BUS ซึ่งประกอบด้วยบิตที่ทำให้เกิดการอินเตอร์รัพท์โดยจะให้ค่าเป็น 1 ที่บิตนั้น (ดูรูปที่ 2 ประกอบ) หลังจาก CYCLE ของการอ่านจะทำให้ INTERRUPT STATUS REGISTER ถูกรีเซต

อินเตอร์รัพท์อีกอย่างหนึ่งคือ STANDBY INTERRUPT (OPEN DRAIN OUTPUT , ACTIVE LOW) อินเตอร์รัพท์ตัวนี้จะเกิดขึ้นเมื่อเราได้ทำการ ENABLE ไว้และเกิดการเปรียบเทียบ (COMPARE) ใน RAM กับ REAL TIME COUNTER การ ENABLE ทำได้โดยเขียน 01h ไปที่ ADDRESS 16h และในทางตรงกันข้ามถ้า ให้ 00 ที่ ADDRESS 16h จะเป็นการ DISABLE POWER DOWN MODE

ขา POWER DOWN เป็น CHIP SELECT ที่สำคัญตัวที่สอง มันจะ DISABLE สัญญาณออกทั้งหมด ยกเว้น สัญญาณ STANDBY INTERRUPT เมื่อขา POWER DOWN ได้รับ LOGIC LOW MM58167 จะไม่ตอบสนอง แก่สัญญาณจากภายนอกแต่นานาฬิกาจะยังคงเดินตามปกติ และจะยังให้สัญญาณ STANBY INTERRUPT (ขา 14) ถ้า ได้มีการโปรแกรมให้ขานี้ทำงานไว้ก่อนแล้ว

เมื่อต้องการเปลี่ยนจากโหมดการทำงานปกติมาเป็น STANDBY MODE ควรจะให้ขา POWER DOWN เป็น LOGIC 0 อย่างน้อยที่สุด 1 μ S ก่อนที่จะทำการลดระดับลงมาเป็น STANDBY MODE

เมื่อต้องการเปลี่ยนกลับมาสู่การทำงานปกติผู้ใช้อย่าลืมมั่นใจว่าขาอินพุตอื่นๆต้องเป็นสัญญาณที่ถูกต้อง ก่อนที่จะกลับมาสู่โหมดการทำงานปกติ ทั้งนี้เพื่อป้องกันข้อมูลของนาฬิกาเสียไป จะทำให้นาฬิกาเดิมผิด ตัวอย่าง นี้ได้แก่การที่ขา CS, RD, WR ของ MM58167 มีสัญญาณเปลี่ยนแปลงในขณะที่กลับสู่โหมดปกติ จะทำให้มีการเขียน ข้อมูล ไปที่ REAL TIME COUNTER หรือใน RAM

Counter and RAM Reset; Go Command

ตัวนับเวลา (Counter) และ RAM สามารถรีเซตได้โดย เขียน FFh ที่ ADDRESS 12h , 13h ตามลำดับ การให้ PULSE ของการเขียนไปที่ ADDRESS 15h (GO Command) จะรีเซตตัวนับของวินาที ขณะที่ทำการเขียนไปที่ ADDRESS 15h นี้ MM58167 จะไม่สนใจข้อมูลบน DATA BUS แต่ผลของคำสั่ง GO มีดังนี้

ถ้าตัวนับของวินาทีนับได้มากกว่า 39 เมื่อเราใช้คำสั่ง GO (Add 15H) จะทำให้หลักของนาฬิกาเพิ่มขึ้น ในกรณีอื่นๆจะไม่มีผลต่อหลักนาฬิกา

STATSU BIT

STATUS BIT จะบอกผู้ใช้งานว่าขณะที่ทำการอ่านตัวนับ (COUNTER) นั้น ตัวนับกำลังอยู่ในช่วงของการ UPDATE เวลาข้อมูลทีอ่านได้อาจมีการผิดพลาดเกิดขึ้น STATUS BIT นี้จะอ่านได้จาก ADDRESS 14h ของ RTC โดยจะให้ LOGIC 1 ที่ บิต 0 ของ DATA BUS ในขณะที่มีปัญหา เป็น 0 หมด ถ้าสัญญาณนี้ปรากฏขึ้นภายหลังการอ่านตัวนับควรมีการอ่านตัวนับใหม่ ที่ขอบข้างของสัญญาณ READ ที่ ADDRESS 14h จะรีเซ็ต STATUS BIT ด้วย

OSCILLATOR

OSCILLATOR เป็นออสซิลเลเตอร์แบบเรโซแนนซ์ขนาน โดยใช้อุปกรณ์ภายนอกเพียง คอนเดนเซอร์ 1 ตัว, ความต้านทาน 1M 1 ตัว, แร็กกำเนิดความถี่ 1 ตัว โดยความต้านทานจะต่ออยู่ระหว่างขา OSC IN (ขา 10) และ OSC OUT (ขา 11) เพื่อที่จะ BIAS ตัวอินเวกเตอร์ที่อยู่ภายในให้ทำงานอยู่ในช่วงที่เป็นเชิงเส้น สำหรับระบบ MICRO POWER CRYSTAL จะใช้ความต้านทานต่ออนุกรมกับขา OSC OUT โดยให้ความต้านทานมีค่าโดยประมาณ 200 K ส่วนคอนเดนเซอร์โดยปกติจะมีค่าอยู่ในช่วง 20 pf - 25 pf แร็กที่ใช้มีความถี่ 32768 Hz

CONTROL LINE

สัญญาณ READ, WRITE, CHIP SELECT, เป็นสัญญาณอินพุต LOGIC 0 และสัญญาณ READY เป็นสัญญาณออก (OPEN DRAIN OUTPUT) ที่จุดเริ่มต้นของการอ่าน หรือ การเขียน ขา READY จะให้สัญญาณ OUTPUT เป็น 0 อยู่จนกระทั่งข้อมูลปรากฏบน DATA BUS เรียบร้อย หรือข้อมูลได้ถูก LATCH ไว้แล้วในช่วงของการเขียน

TEST MODE

ในโหมดนี้ใช้เป็นการทดสอบ RTC.CHIP ให้ทำงานที่ความถี่สูงกว่าการทำงานปกติ ในโหมดนี้ความถี่ 32 KHz จะถูกต่อตรงเข้าที่ 1/1000 SEC. ขา CS และ WR ต้องเป็น LOW และให้ ADDRESS เป็น 1Fh

A4	A3	A2	A1	A0	FUNCTION
0	0	0	0	0	COUNTER THOUSANDTHS OF SECONDS
0	0	0	0	1	COUNTER HUNDREDTHS AND TENTHS OF SECOND
0	0	0	1	0	COUNTER SECONDS
0	0	0	1	1	COUNTER MINUTES
0	0	1	0	0	COUNTER HOURS
0	0	1	0	1	COUNTER DAY OF WEEK
0	0	1	1	0	COUNTER DAY OF MONTH
0	0	1	1	1	COUNTER MONTH
0	1	0	0	0	RAM THOUSANDTHS OF SECONDS
0	1	0	0	1	RAM HUNDREDTHS AND TENTHS OF SECONDS
0	1	0	1	0	RAM SECONDS
0	1	0	1	1	RAM MINUTES
0	1	1	0	0	RAM HOURS
0	1	1	0	1	RAM DAY OF WEEK
0	1	1	1	0	RAM DAY OF MONTH
0	1	1	1	1	RAM MONTH
1	0	0	0	0	INTERUPT STATUS REGISTER
1	0	0	0	1	INTERUPT CONTROL REGISTER
1	0	0	1	0	COUNTER RESET
1	0	0	1	1	RAM RESET
1	0	1	0	0	STATUS BIT
1	0	1	0	1	"GO" COMMAND
1	0	1	1	0	STANDBY INTERUPT
1	1	1	1	1	TEST MODE

ตารางที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่สามารถตีพิมพ์ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

คู่มือการใช้งานเครื่องพิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRT-MPF-IP

PRINTER OPERATION MANUAL

CONTROL ENGINEERING



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE OF CONTENTS

CHAPTER 1	INTRODUCTION	1
CHAPTER 2	INSTALLATION PROCEDURE	3
CHAPTER 3	PRT-MPF-IP SPECIFICATIONS	7
3.1	Hardware Specifications	7
3.2	Function of Monitor Program	8
CHAPTER 4	THEORY OF HARDWARE CIRCUIT	9
4.1	PRT-MPF-IP Hardware Circuit	9
4.2	PRT-MPF-IP Pin Function P1	12
4.3	MTP201A	13
4.4	Timing Chart of MTP201A	14
4.5	Theory of Operation	15
CHAPTER 5	GENERAL CONCEPTION	18
5.1	Monitor Program of PRT-MPF-IP	18
5.2	Monitor Subroutines	18
5.2.1	Summary	18
5.2.2	SHIFT	19
5.2.3	PLINEFD	19
5.2.4	PLINE	20
5.2.5	MTPPRT	21
5.2.6	Printer Driver Utility MTPPRT	22

COPYRIGHT

Copyright © 1983 by MULTITECH INDUSTRIAL CORP. All rights reserved. No part of this publication may be reproduced, transmitted, transcribed, stored in a retrieval system, or translated into any language or computer language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual or otherwise, without the prior written permission of MULTITECH INDUSTRIAL CORP.

DISCLAIMER

MULTITECH INDUSTRIAL CORP. makes no representations or warranties, either express or implied, with respect to the contents hereof and specifically disclaims any warranties or merchantability or fitness for any particular purpose. MULTITECH INDUSTRIAL CORP. software described in this manual is sold or licensed "as is". Should the programs prove defective following their purchase, the buyer (and not MULTITECH INDUSTRIAL CORP., its distributor, or its dealer) assumes the entire cost of all necessary servicing, repair, and any incidental or consequential damages resulting from any defect in the software. Further, MULTITECH INDUSTRIAL CORP. reserves the right to revise this publication and to make changes from time to time in the content hereof without obligation of MULTITECH INDUSTRIAL CORP. to notify any person of such revision or changes.



OFFICE /
SPL. 288 SUNG CHANG ROAD TAIPEI 104
TAIWAN R.O.C.
TEL: (02) 271-1101
TELEX: 19102 MULTINC FAX: (02) 442-2805
FACTORY /
1 INDUSTRIE ROAD IN
HSEICHU TAIWAN 300 R.O.C.

Note to Users

- 1) Please take note that the power is supplied to the PRT-MPF-IP via a 9V, 1A AC adapter.

An AC adapter is provided for the MPF-IP and each of MPF-IP's option boards such as the PRT-MPF-IP, SSB-MPF-IP, SGB-MPF-IP, etc. Please don't replace that for the PRT-MPF-IP with those for other optional boards.

If the electrical current supplied to the PRT-MPF-IP is less than 1A, the thermal printer will not be activated. Moreover, insufficient power may cause damage to the PRT-MPF-IP.

- 2) Because of a lack of ULN2803A on board location U3, an ULN2803A, MPSA13 transistor, and a 4.7K resistor are used in place of ULN2803A on the printed circuit board (PCB) (Version 6)

The version number of the PRT-MPF-IP PCB is printed in the center of the PCB such as

PB8201910-6B

Version 6

This digit tells you the version number of the PRT-MPF-IP. If the digit here is 4, then the PCB version is 4. If it is 5, then the version is 5.

- 3) If the version number of your PRT-MPF-IP is 4 or 5, please refer to the circuit diagram for ULN2803A (U3) in the schematic.

If the version number of your PRT-MPF-IP is 6, please refer to the circuit diagram for ULN2803A (U3) in the schematic.

ABOUT THE POWER ADAPTER FOR PRT

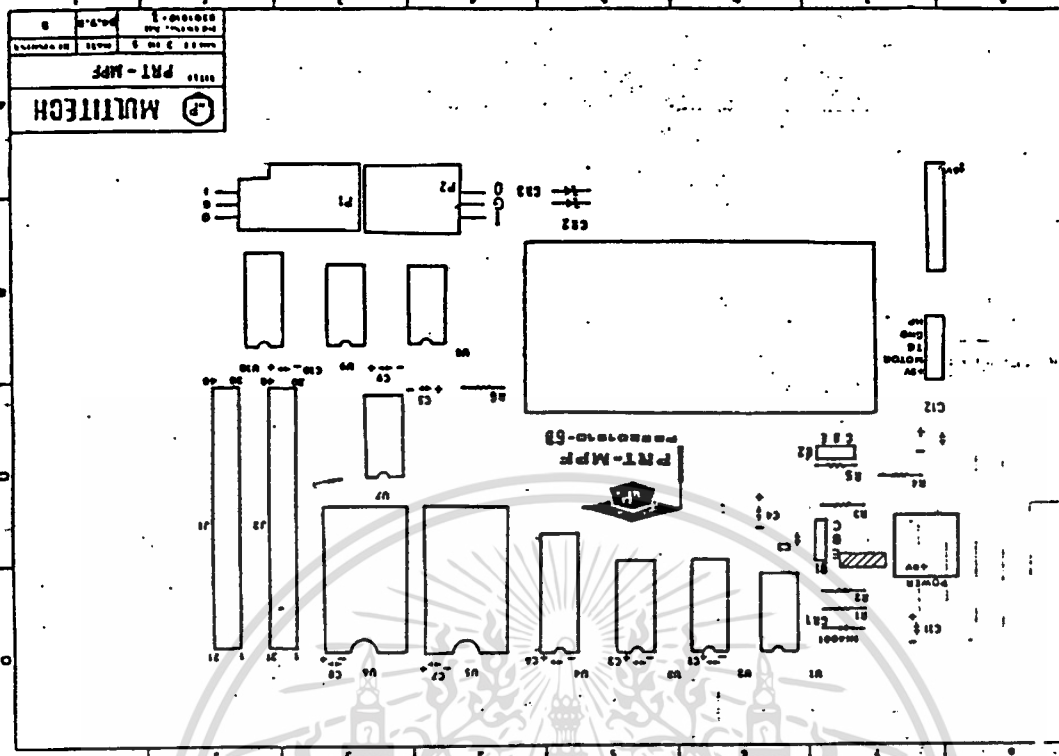
The power adapter to be used with the MPF-IB, MPF-IP, and most of its optional boards is of 9V/600 mA. However, the power adapter for the PRT-MPF-IP outputs power of 9V at 1A. This is because that the motor starting current for the PRT-MPF-I and PRT-MPF-IP is 700 mA, which plus the current consumed by the printed circuit board of the PRT itself, causes the current on the PRT to achieve as high as 900 mA while the PRT is being activated. Thus, the PRT needs a power adapter which can output power of 9V at 1A.

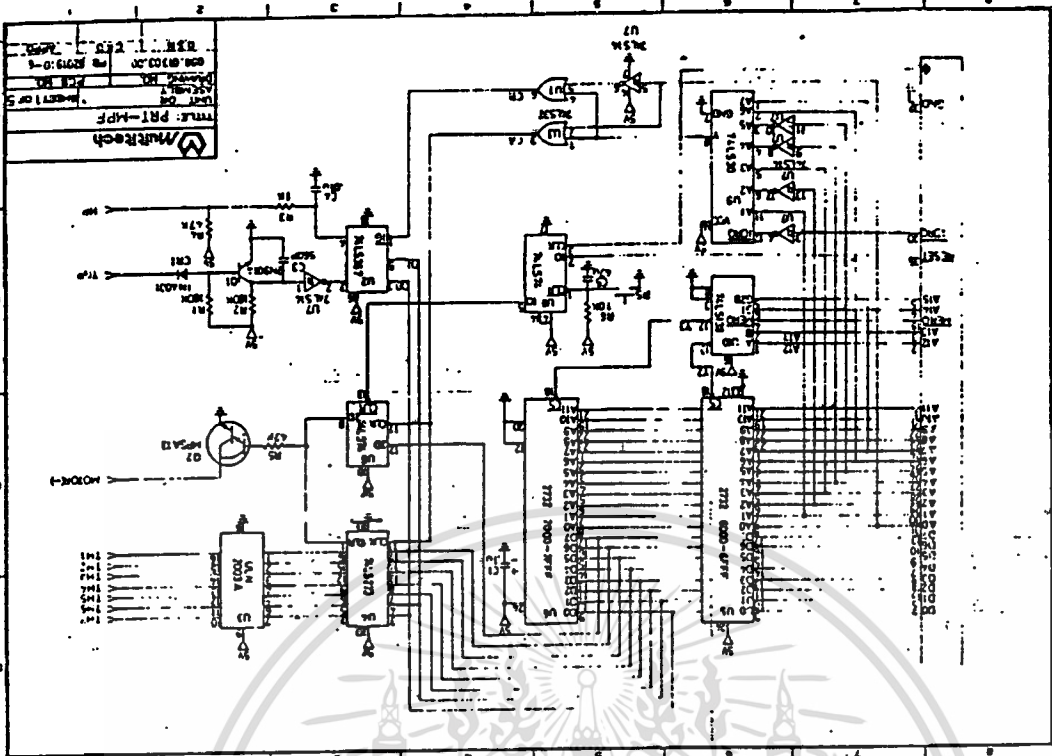
WARNING

1. It is possible that some users frequently plug the wrong power adapter to the PRT. If you do plug the wrong power adapter to the PRT, you are running the risk of damaging your PRT.
2. When the PRT is not operating as it is expected (such as printing a long colored band), the user has to disconnect the power adapter immediately. Otherwise, the printer will be damaged.

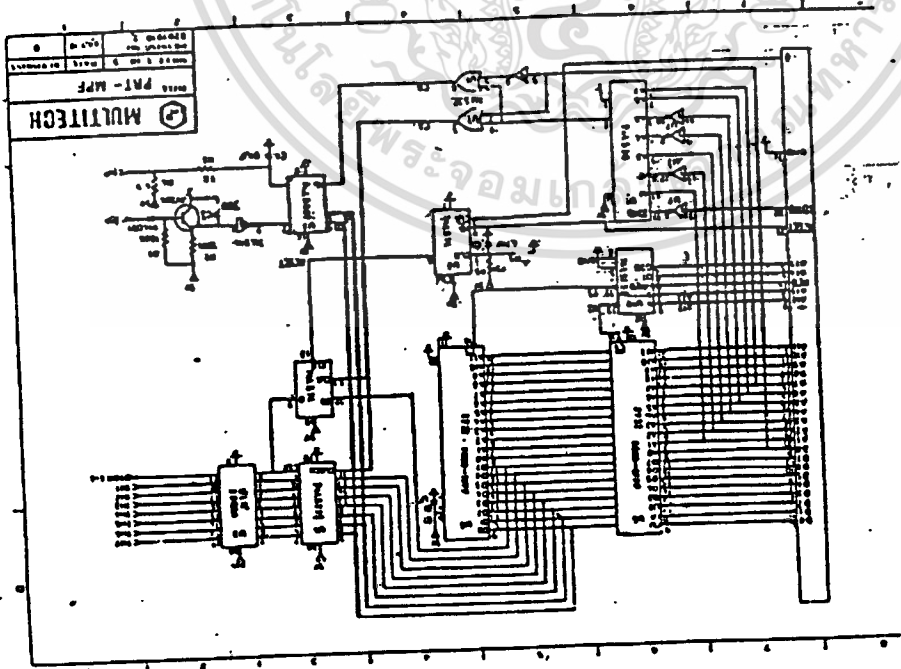
REASONS WHICH LEAD TO THE DAMAGES OF THE PRINTER HEAD

1. If power adapter whose output power is less than 9V/1A is used for driving the printer, usually the printer will not be activated. Even if the printer is activated, the printer may stop after printing a few characters or a long colored band. The printer head may be damaged if power is still applied to the PRT.
2. When a user does not understand the theoretical background of the operation of the PRT, programming the I/O port for the PRT improperly will stop the operation of the printer. If the power adapter plugged to the PRT is not disconnected in time, this will also lead to the damage of the printer head.
3. Strictly follow the installation procedures for connecting the PRT to the MPF-IB or MPF-IP. If the user plugs the power adapters to the MPF-IP (or MPF-IB) and the PRT, respectively, without connecting the PRT to the MPF-IP (or MPF-IB) first, this will stop the PRT and damage the printer head.





VI



VI

CHAPTER 1 INTRODUCTION

The printer for Multitech's MPF-IP microcomputer (PRT-MPF-IP) is a small, low cost PC board on which a micro thermal printer is built. This optional peripheral enables your MPF-IP to perform the printing function.

With your PRT-MPF-IP, you can print out data and programs processed by your MPF-IP as a form of permanent record at extremely low cost.

The printer board can be interfaced to MPF-IP microcomputer with a flat 40 pins connector cable, which is provided by Multitech or its worldwide distributor network. To activate your PRT-MPF-IP, you have to provide a power input of +9V/LA to it using a power adaptor which requires power input of either 110V or 220V.

The PRT-MPF-IP is controlled by a single +5V EPROM 2732 which has a memory totaling 4K bytes. Since the monitor is programmable, you can design your own printer interface board by changing the monitor chip of your PRT-MPF-IP. By doing so, you can familiarize yourself with the interfacing principles between microprocessor and printers. This is one of the unique features of PRT-MPF-IP.

The PRT-MPF-IP is very compact—only 11.15 cm wide and 15.40 cm long. It can be fitted easily into the package of MPF-IP microcomputer.

The PRT-MPF-IP uses a micro thermal printer (MTP201A). It's mechanical specifications are as follows:

CHAPTER 2 INSTALLATION PROCEDURE

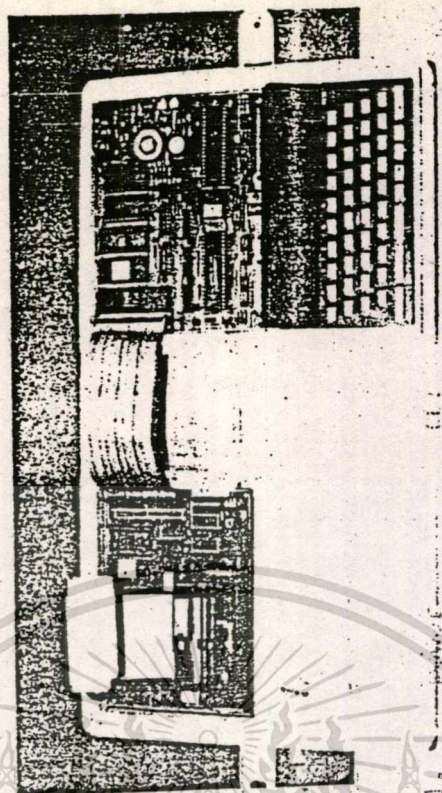
- a. Dimensions: 70mm (W) x 33mm (D) x 14.4mm (H)
- b. Weight: 45 grams
- c. Number of characters per line: 20 characters/138 dots
- d. Width of printing per line: 46mm
- e. Size of characters: 2 x 1.7mm (5 x 7 dot matrix) each character
- f. Space between lines: 1.8+0.4mm
- g. Width of paper: 58mm
- h. Tention of paper feed: more than 20 g
- i. Printing speed: Approximately 0.8 line/per second (when the voltage of motor is 5V)
- j. Life of printer: 500,000 lines (at standard printing test condition)

The printing method of PRT-MPF-IP is as follows:

- a. Principle: thermal serial method
- b. Printing direction: from left to right
- c. Printing timing: tacho-generator synchronized method

The power source of the printer board PRT-MPF-IP is 5 +IV.

1. All power should be turned off.
2. Connect the CPU BUS of MPF-IP with P1 on the PRT-MPF-IP by flat cable.
3. Plug in the MPF-IP power plug.
4. Plug in the PRT-MPF-IP power plug.
5. Set up the thermal paper
a. Unwrapped the thermal paper roll and put the paper roll as illustrated.



1. Connect the CPU BUS of MPF-IP with P1 on the PRT-MPF-IP by flat cable.

2. Plug in the MPF-IP power plug.

3. Plug in the PRT-MPF-IP power plug.

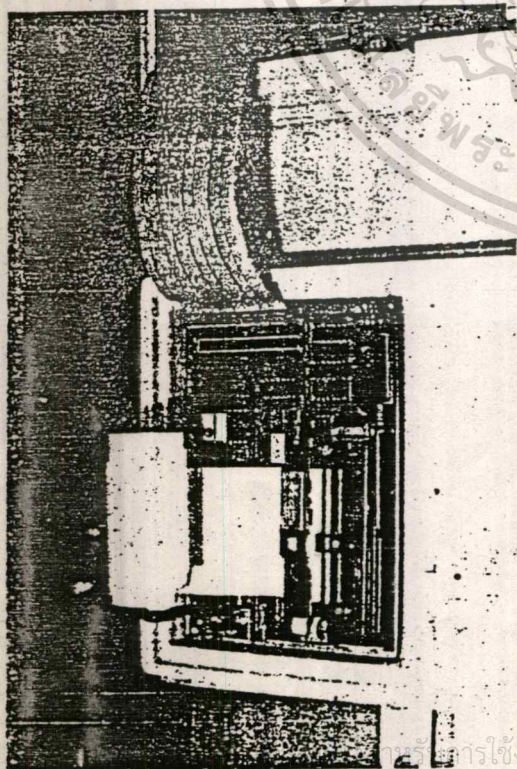
4. Set up the thermal paper

a. Unwrapped the thermal paper roll and put the paper roll as illustrated.

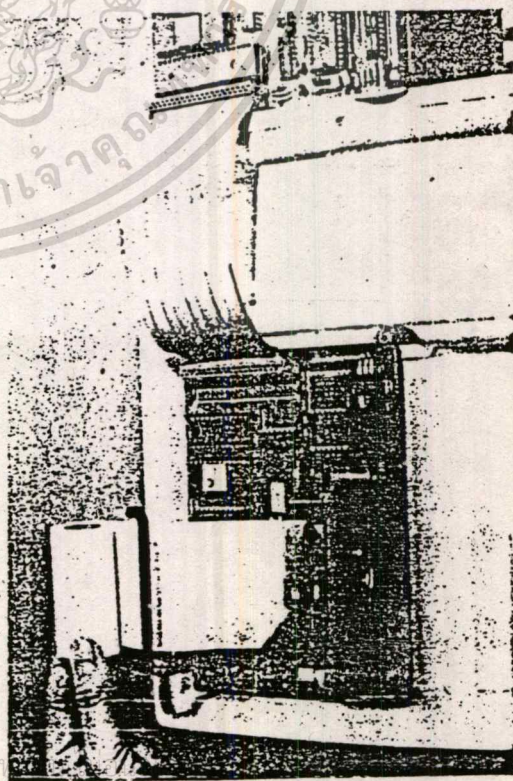
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

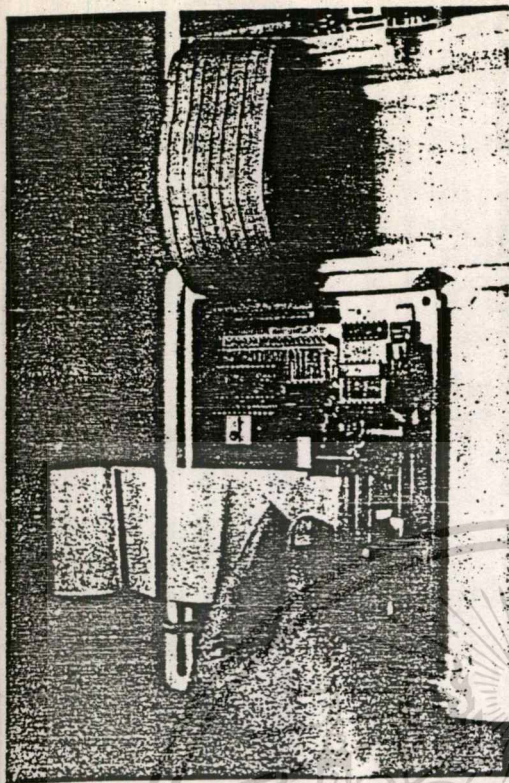
b. Locate the thermal head.



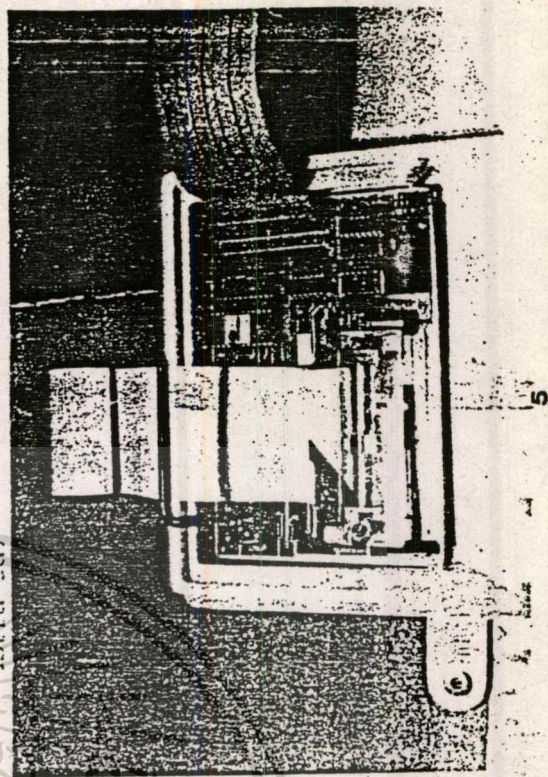
c. Cut the thermal paper into an acute edge to make it easier to insert the thermal paper. (Note: A sharp edge is necessary to keep the thermal head from hindering the passage of the thermal paper.)



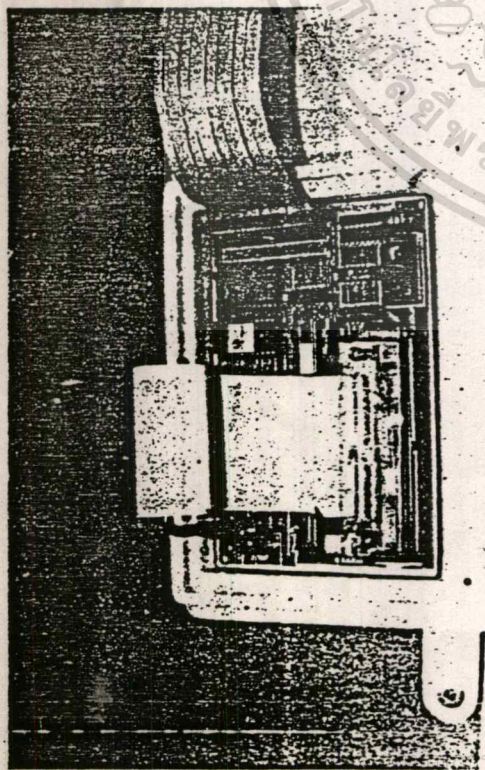
d. Strip the thermal paper from the bottom of the thermal printer as illustrated. Push the paper band until the tip of the thermal paper rolls from the slit under the paper cutter.



e. Locate the L-shaped paper support and screw it clockwise into the brass chassis on the PRT board.



f. Put the thermal paper roll on the paper support.



CHAPTER 3 PRT-MPF-IP SPECIFICATIONS

3. 1 Hardware Specifications

1. Compatible with MPF-IP. Use 40 pins flat ribbon cable and male connector to interface with MPF-IP.
2. ROM: (Read Only Memory)
Single +5V EPROM 2732 x 1, total 4K byte.
Monitor EPROM Address: 6000-6FFF.
3. Memory expansion area:
Single +5V EPROM 2716/2732, total 2K (4K) bytes. On-Board Expansion Address: 7000-7FFF.
4. Display: MPF-IP display.
5. Keyboard: MPF-IP keyboard compatible.
6. System Power Consumption: +5V/350mA.
7. Main Power input: +9V/1A adaptor is provided, power adaptor input 110/220V.
8. Interface Connector/Cable: 40 pins flat ribbon cable and male connector used for interfacing to MPF-IP.
9. Extension Connector area: 40 pins flat ribbon cable male connector area provides the bus for CPU option.
10. Printer:
Micro thermal printer MTP201A is a high performance thermal printer manufactured by the DAINI SEIKOSHA CO.
11. Physical Characteristic:
Height: 1.6 cm
Width: 11.15cm
Depth: 15.4cm

6. As power adaptor output has no load, the voltage is about 13V, but the voltage is about 10V when power adaptor output has load.

ใช้ร่วมเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่าในรูปแบบใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

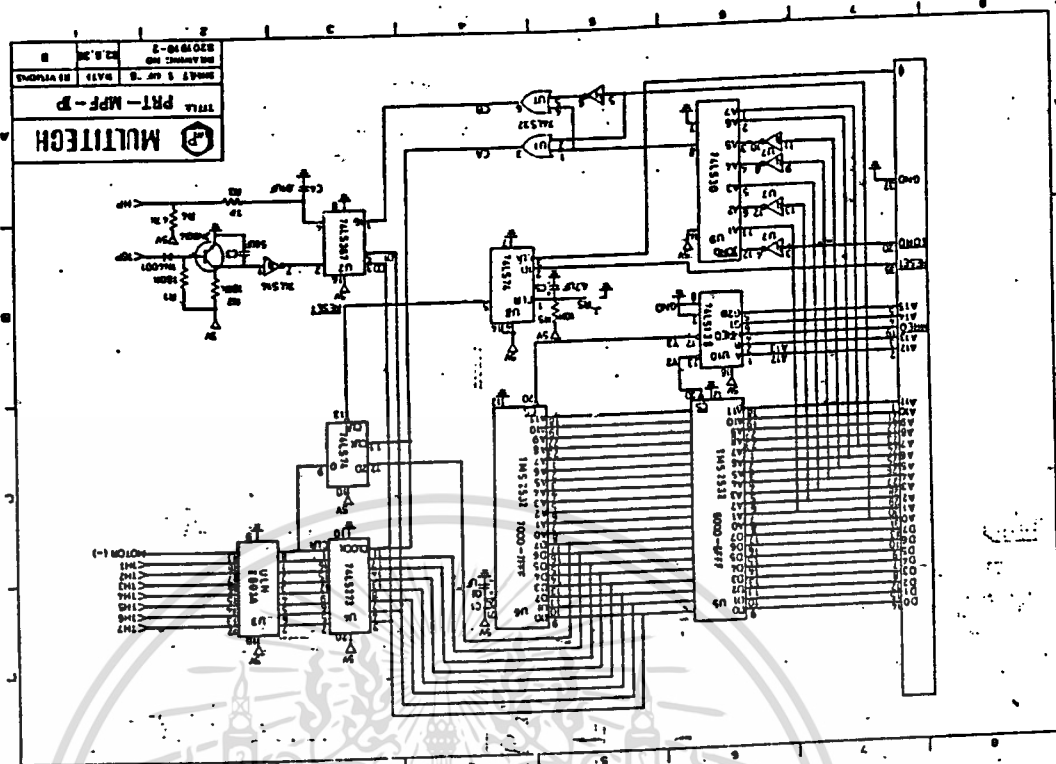
3.2 Function of Monitor Program

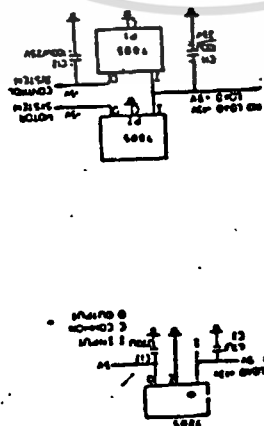
1. Built-in alphanumeric character patterns.
2. Built-in printer drive utility.
3. Built-in MPF-IP memory dump utility.
4. Built-in Z80-Disassembler listing utility.

CHAPTER 4

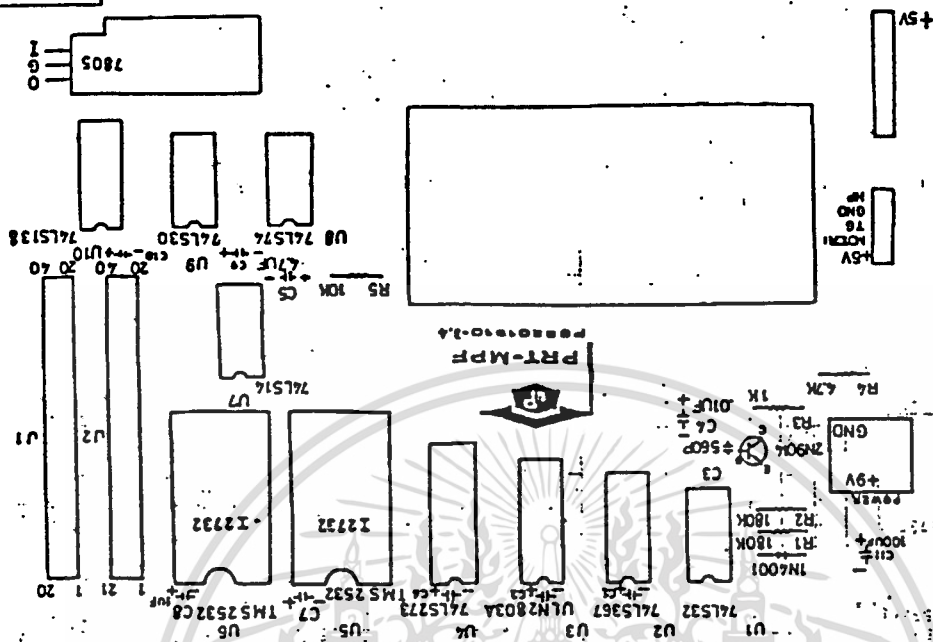
THEORY OF HARDWARE CIRCUIT

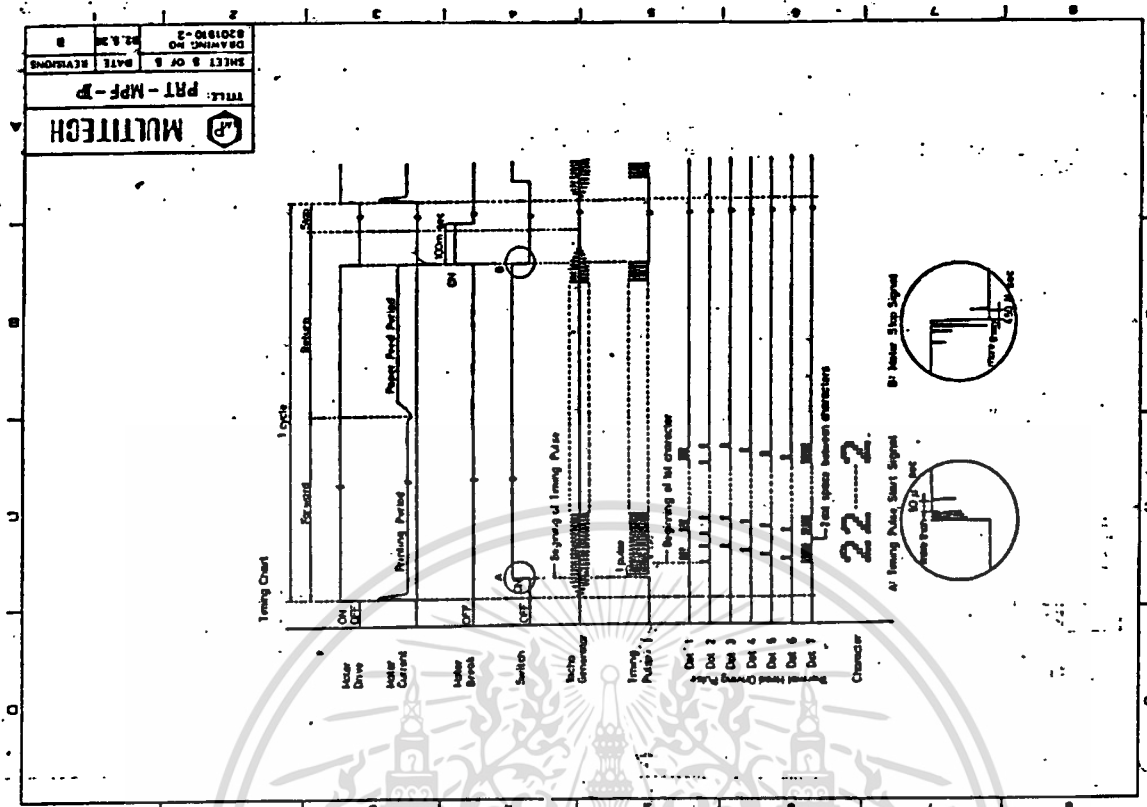
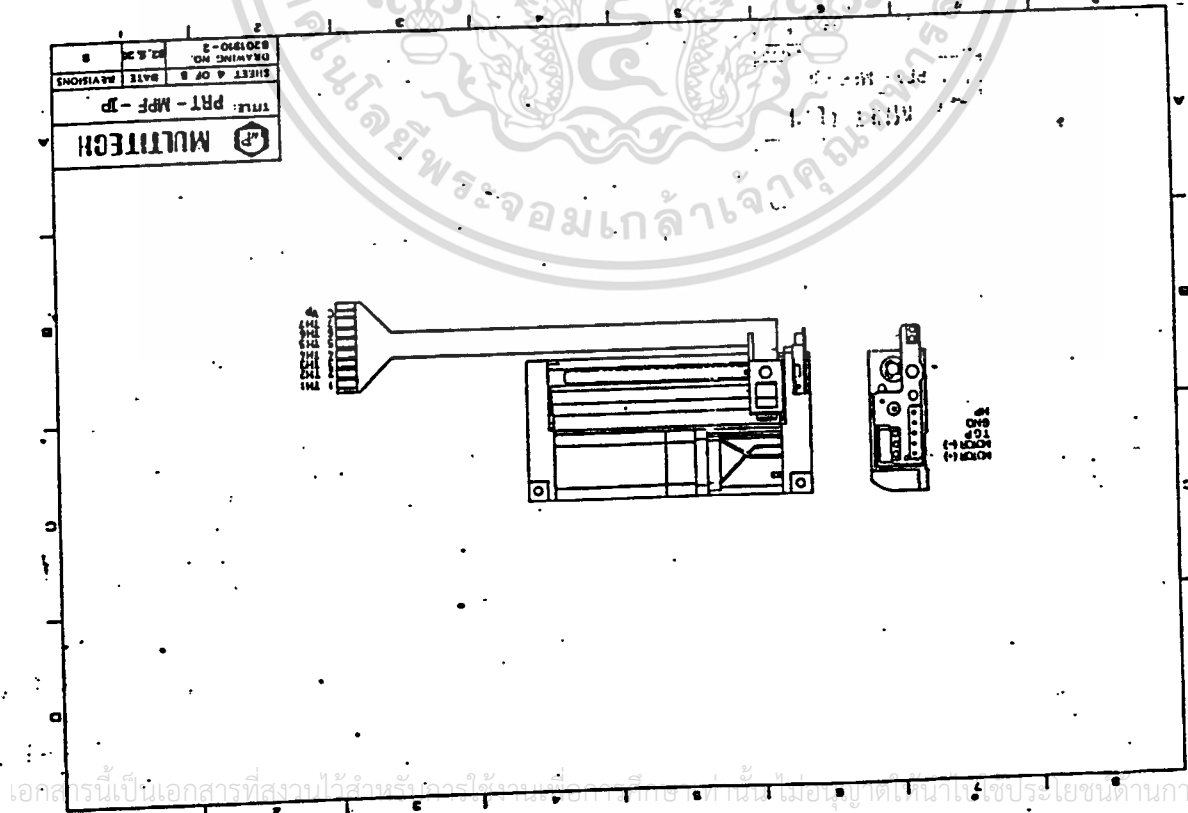
4.1 PRT-MPF-IP Hardware Circuit





PIN NO	SIGNAL	PIN NO	SIGNAL
1	A11	21	A10
2	A12	22	A9
3	A13	23	A8
4	A14	24	A7
5	A15	25	A6
6	B	26	A5
7	D4	27	A4
8	D3	28	A3
9	D5	29	A2
10	D6	30	A1
11	NC	31	A0
12	D2	32	GND
13	D7	33	RES
14	D0	34	M1
15	D1	35	RESET
16	INT	36	BUS0
17	M2	37	WALL
18	M1	38	BUSX
19	POWER	39	WALL
20	POWER	40	GND





4. 5 Theory of Operation

1. Printing Method

- (1) Principle
Thermal serial method
- (2) Printing Direction
From left to right
- (3) Printing Timing
Tacho-generator synchronized method
- (4) Home Detecting method
The switch is off when the head comes to the left position.

The motor shall stop when the switch turns off (110 usec Low Level detecting). Printing shall start when the switch turns on (50 usec High Level detecting). (1 dot space)

2. Characteristics of Motor Drive

- (1) Voltage of Power Source:
5 + 1V
- (2) Current Consumption of Motor:
Less than 170 mA while printing.
(at standard temperature and standard relative humidity)
Less than 250 mA while paper feeding.
(at standard temperature and standard relative humidity)
- (3) Motor Starting Current:
700 mA max. (DC 5V)
- (4) Brake Current:
500 mA max. (DC 5V)
- (5) Motor Stop Time:
60 msec typ. (at the rated load of 5V)
max. 100 msec (at the min. load of 6V)
- (6) Motor Stop signal:
Within 1 msec after a switch is OFF.

3. TG Output Characteristics

- (1) TG Output Voltage:
5V p-p (at rated load of 5V)
max. 9V p-p (at the min. load of 6V)
min. 2V (at the max. load of 4V)
- (2) TG Period:
4 msec (at the rate load of 5V)
max. 8 msec (at the max. load of 4V)
min. 2.5 msec (at the min. load of 6V)
- (3) Internal Resistance:
100 - 500

4. Characteristics of Switch

- (1) OFF Time
TG Output: more than 8 cycles
- (2) Contact Resistance
Less than 10 (at the current of 5 50 uA)
- (3) Current
1 mA max. (5 V DC max.)

5. Summary

- (1) The printer prints on heat sensitive roll paper by means of seven thermal elements, which can print 5 x 7 matrix dot characters. The seven thermal elements are mounted in fixed position on a moveable thermal head. During a print cycle, the thermal head is driven from left to right in a horizontal line. The individual thermal elements are turned on for discrete intervals during the thermal head movement forming the partial characters. The printed characters formed by dot patterns stored in the PRG-MPF-IP non-itor. After a row of characters has been printed, the motor driven platen advances the paper vertically by one line.
- (2) When the thermal head is turned on, the

printer will print by means of the state of the seven thermal elements. Thermal element TH1-TH7 are controlled by ULN2803A. When the output of ULN2803A is high, the thermal element is turned off and will not print.

- (3) The motor speed is depended on the voltage source,
- (4) The content of memory address 6AE3H controls the intensity of the printer. The typical value is 18H, the user may change 18H to 19H or 1AH. This will improve intensity of the printer. Of course, the intensity of the printer will be decreased as changing 18H to 17H or 16H.

Pr
Thermal

are
sals.

ad
and

to
city
sit

Chair
to
Lab
code

CHAPTER 5. GENERAL CONCEPTION

5. 1 Monitor Program of PRT-MPF-IP

1. The user's stack pointer of MPF-IP is 0FEA00H.
2. The system stack pointer of MPF-IP is 0FED00H.
3. The system RAM areas of PRT-MPF-IP monitor is FFBE-FFD2.

5. 2 Monitor Subroutines

5.2.1 Summary

ADDRESS	MNEMONIC	FUNCTION
6A00	SHIFT	Drive the thermal head shift right
6A10	PLINEFD	Line feed
6A30	PLINE	Drive the paper vertically by two lines
6A40	MTPPRT	Print out the contents of line buffer

5.2.2 SHIFT

[Address]: 6A00
[Function]: Drive the thermal head to shift right.
[Input]: Delay time depends on register B.
[Output]: Printer head shifts to the right.
[Register]: Destroy A,B, only.

Example: Drive the printer head to shift right 1cm.

FB00	SHIFT	EQU	6A00H
FB00		ORG	0FB00H
FB02		LD	B,45H
FB03		CALL	SHIFT
		HALT	

5.2.3 PLINEFD

[Address]: 6A10

[Function]: line feed

[Input]: None

[Output]: Drive the paper vertically by one line.

[Register]: Destroy A, B only.

Example: Drive the printer vertically by one line
The line print out the message "LINE FEED" and feed the line twice.

Example: The ASCII code 0A is a line feed code, so the following program is the same as the above program.

```

        PLINEFD
        MTPPRT
FB00    CD106A
FB00    DD2111FB
FB03    CD406A
FB07    CD106A
FB0A    CD106A
FB0D    HALT
FB10    DEFM
FB11    PAT
FB1A    DD
        'LINE FEED'
        0DH
        DEFB

```

5.2.4 PLINE

[Address]: 6A30
 [FUNCTION]: Drive the paper vertically by two lines.
 [Input]: None
 [Output]: Drive the paper vertically by two lines.
 [Register]: Destroy A, B, only.
 Example: Drive the printer to print out the message "LINE" and feed twice.

```

        PLINE
        MTPPRT
FB00    DD2108FB
FB00    CD406A
FB04    CD306A
FB07    76
FB0A    4C494E45 PAT
FB0B    DEFB
FB0F

```

5.2.5 MTPPRT

[Address]: 6A40
 [Function]: Print out the contents of line buffer.
 [Input]: IX points to the line buffer.
 [Output]: Print the contents of line buffer out.
 [Register]: Destroy AF, B'.

Example: Print out the message "MY NAME IS PRT-MPF-IP".

```

        CD-MTPPRT
FB00    DD2108FB
FB00    CD406A
FB04    76
FB07    4D59204E PAT
FB08    DEFM
FB1C    0D
        'MY NAME IS PRT-MPF-IP'
        0DH

```

5.2.6 Printer Driver Utility MTPRT:

[Address]: 6A40

The following procedures instruct user how to implement the utility in order to print out data in line buffer.

1. Set IX points to the line buffer (the starting address of the line buffer can be printed from the line you appoint).
2. The data length in line buffer could be stretched as you want but each row should be separated by 0AH and the characters in every row can't be more than 20.
3. The end of the line buffer should be terminated by an ASCII code 0DH.
4. The data in line buffer should be ASCII code only (0A, 0D and 20-5F).
5. The ASCII code 0AH stands for line feed.
6. The ASCII code 09 stands for TAB code.
7. If users want to use this Driver Utility with another microcomputer system, the system must be 286 CPU based computer system.



For Sale
at
the
price
of
100
Baht

ภาคผนวก ค.

ตารางการแปลงรหัสบีซีดีและแอลกี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ASCII CONVERSION TABLE

HEX	MSD	0	1	2	3	4	5	6	7
LSB	BITS	000	001	010	011	100	101	110	111
0	0000	NUL	DLE	SPACE	0	@	P	-	p
1	0001	SOH	DC1	!	1	A	Q	a	q
2	0010	STX	DC2	"	2	B	R	b	r
3	0011	ETX	DC3	#	3	C	S	c	s
4	0100	EOT	DC4	\$	4	D	T	d	t
5	0101	ENQ	NAK	%	5	E	U	e	u
6	0110	ACK	SYN	&	6	F	V	f	v
7	0111	BEL	ETB	'	7	G	W	g	w
8	1000	BS	CAN	(	8	H	X	h	x
9	1001	HT	EM	)	9	I	Y	i	y
A	1010	LF	SUB	*	:	J	Z	j	z
B	1011	VT	ESC	+	<	K	[	k	{
C	1100	FF	FS	,	<	L	\	l	
D	1101	CR	GS	-	=	M	]	m	}
E	1110	SO	RS	.	>	N	^	n	~
F	1111	SI	US	/	?	O	←	o	DEL

THE ASCII SYMBOLS

NUL	—Null	DLE	—Data Link Escape
SOH	—Start of Heading	DC	—Device Control
STX	—Start of Text	NAK	—Negative Acknowledge
ETX	—End of Text	SYN	—Synchronous Idle
EOT	—End of Transmission	ETB	—End of Transmission Block
ENQ	—Enquiry	CAN	—Cancel
ACK	—Acknowledge	EM	—End of Medium
BEL	—Bell	SUB	—Substitute
BS	—Backspace	ESC	—Escape
HT	—Horizontal Tabulation	FS	—File Separator
LF	—Line Feed	GS	—Group Separator
VT	—Vertical Tabulation	RS	—Record Separator
FF	—Form Feed	US	—Unit Separator
CR	—Carriage Return	SP	—Space (Blank)
SO	—Shift Out	DEL	—Delete
SI	—Shift In		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

คู่มือการใช้งานไอซี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BCD-TO-SEVEN SEGMENT LATCH/DECODER/DRIVER

Applications include instrument (e.g., counter, DVM, etc.) display driver, computer/calculator display driver, cockpit display driver, and various clock, watch, and timer uses.

- Quiescent Current = 5.0 nA/package typical @ 5 Vdc
- Low Logic Circuit Power Dissipation
- High-current Sourcing Outputs (Up to 25 mA)
- Latch Storage of Binary Input
- Blanking Input
- Lamp Test Provision
- Readout Blanking on all Illegal Input Combinations
- Lamp Intensity Modulation Capability
- Time Share (Multiplexing) Capability
- Adds Ripple Blanking In, Ripple Blanking Out to MC14511B
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-Power TTL Loads, One Low-power Schmittky TTL Load to Two HTL Loads Over the Rated Temperature Range.

MAXIMUM RATINGS (Voltages referenced to V_{SS})

Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	-0.5 to +18	Vdc
Input Voltage, All Inputs	V_{in}	-0.5 to $V_{DD} + 0.5$	Vdc
DC Current Drain per Input Pin	I	10	mAdc
Operating Temperature Range – AL Device	T_A	-55 to +125	°C
CL/CP Device		-40 to +85	
Storage Temperature Range	T_{stg}	-65 to +150	
Maximum Continuous Output Drive Current (Source) per Output	I_{OHmax}	25	mA
Maximum Continuous Output Power (Source) per Output ‡	P_{OHmax}	50	mW

$$\dagger P_{OHmax} = I_{OH} (V_{DD} - V_{OH})$$

Due to the sourcing capability of this circuit, damage can occur to the device if V_{DD} is applied, and the outputs are shorted to V_{SS} and are at a logical 1 (see Maximum Ratings).

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}).

CMOS MSI

(LOW-POWER COMPLEMENTARY MOS)

BCD-TO-SEVEN SEGMENT
LATCH/DECODER/DRIVER
WITH RIPPLE BLANKING



L SUFFIX
CERAMIC PACKAGE
CASE 680

P SUFFIX
PLASTIC PACKAGE
- CASE 707

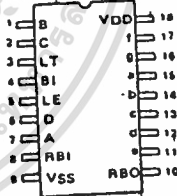
ORDERING INFORMATION

MC14XXB TT Suffia Denote



- L Ceramic Package
- P Plastic Package
- A Extended Operating Temperature Range
- C Limited Operating Temperature Range

PIN ASSIGNMENT



0 1 2 3 4 5 6 7 8 9

10419 10419

INPUTS					OUTPUTS					
AB	LE	B	Y	DCBA	ABU	A	B	C	D	DISPLAY
0	0	0	0	0000	0	1	1	1	1	0
0	0	0	1	0001	0	1	1	1	0	Blank
0	0	1	0	0010	0	1	1	0	1	0
0	0	1	1	0011	0	1	1	0	0	Blank
0	1	0	0	0100	0	1	0	1	1	0
0	1	0	1	0101	0	1	0	1	0	Blank
0	1	1	0	0110	0	1	0	0	1	0
0	1	1	1	0111	0	1	0	0	0	Blank
1	0	0	0	1000	0	0	1	1	1	0
1	0	0	1	1001	0	0	1	1	0	Blank
1	0	1	0	1010	0	0	1	0	1	0
1	0	1	1	1011	0	0	1	0	0	Blank
1	1	0	0	1100	0	0	0	1	1	0
1	1	0	1	1101	0	0	0	1	0	Blank
1	1	1	0	1110	0	0	0	0	1	0
1	1	1	1	1111	0	0	0	0	0	Blank
2	0	0	0	0000	0	0	0	0	0	Blank
2	0	0	1	0001	0	0	0	0	0	Blank
2	0	1	0	0010	0	0	0	0	0	Blank
2	0	1	1	0011	0	0	0	0	0	Blank
2	1	0	0	0100	0	0	0	0	0	Blank
2	1	0	1	0101	0	0	0	0	0	Blank
2	1	1	0	0110	0	0	0	0	0	Blank
2	1	1	1	0111	0	0	0	0	0	Blank

- Don't Care
- **NO NOISES** emitted by power down of tape
- **Demands** upon the BCD code previously applied when it

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	VDD Vdc	T _{low} *		25°C			T _{high} *		Unit
			Min	Max	Min	Typ	Max	Min	Max	
Output Voltage – Segment Outputs “0” Level V _{in} = VDD or 0 “1” Level V _{in} = 0 or VDD	VOL	5.0	–	0.05	–	0	0.05	–	0.05	Vdc
		10	–	0.05	–	0	0.05	–	0.05	
		15	–	0.05	–	0	0.05	–	0.05	
	VOH	5.0	4.1	–	4.1	5.0	–	4.1	–	Vdc
		10	9.1	–	9.1	10	–	9.1	–	
		15	14.1	–	14.1	15	–	14.1	–	
Output Voltage – RBO Output “0” Level V _{in} = VDD or 0 “1” Level V _{in} = 0 or VDD	VOL	5.0	–	0.05	–	0	0.05	–	0.05	Vdc
		10	–	0.05	–	0	0.05	–	0.05	
		15	–	0.05	–	0	0.05	–	0.05	
	VOH	5.0	4.95	–	4.95	5.0	–	4.95	–	Vdc
		10	9.95	–	9.95	10	–	9.95	–	
		15	14.95	–	14.95	15	–	14.95	–	
Input Voltage* “0” Level (V _O = 3.8 or 0.5 Vdc) (V _O = 8.8 or 1.0 Vdc) (V _O = 13.8 or 1.5 Vdc) “1” Level (V _O = 0.5 or 3.8 Vdc) (V _O = 1.0 or 8.8 Vdc) (V _O = 1.5 or 13.8 Vdc)	VIL	5.0	–	1.5	–	2.25	1.5	–	1.5	Vdc
		10	–	3.0	–	4.50	3.0	–	3.0	
		15	–	4.0	–	6.75	4.0	–	4.0	
	VIH	5.0	3.5	–	3.5	2.75	–	3.5	–	Vdc
		10	7.0	–	7.0	5.50	–	7.0	–	
		15	11.0	–	11.0	8.25	–	11.0	–	
Output Drive Voltage – Segments (AL Device) Source: (I _{OH} = 0 mAdc) (I _{OH} = 5.0 mAdc) (I _{OH} = 10 mAdc) (I _{OH} = 15 mAdc) (I _{OH} = 20 mAdc) (I _{OH} = 25 mAdc) (I _{OH} = 0 mAdc) (I _{OH} = 5.0 mAdc) (I _{OH} = 10 mAdc) (I _{OH} = 15 mAdc) (I _{OH} = 20 mAdc) (I _{OH} = 25 mAdc) (I _{OH} = 0 mAdc) (I _{OH} = 5.0 mAdc) (I _{OH} = 10 mAdc) (I _{OH} = 15 mAdc) (I _{OH} = 20 mAdc) (I _{OH} = 25 mAdc)	VOH	5.0	4.10	–	4.10	4.57	–	4.1	–	Vdc
		–	–	–	–	4.24	–	–	–	
		–	–	–	–	4.12	–	3.5	–	
		–	–	–	–	3.94	–	–	–	
		–	–	–	–	3.75	–	3.0	–	
		–	–	–	–	3.54	–	–	–	
		10	9.10	–	9.10	9.58	–	9.1	–	
		–	–	–	–	9.26	–	–	–	
		–	–	–	–	9.17	–	8.6	–	
		–	–	–	–	8.04	–	–	–	
		–	–	–	–	8.90	–	8.2	–	
		–	–	–	–	8.75	–	–	–	
	VOH	15	14.1	–	14.1	14.59	–	14.1	–	Vdc
		–	–	–	–	14.27	–	–	–	
		–	–	–	–	14.18	–	13.6	–	
		–	–	–	–	14.07	–	–	–	
		–	–	–	–	13.95	–	13.2	–	
		–	–	–	–	13.80	–	–	–	
Output Drive Voltage – Segments (CL/CP Device) Source: (I _{OH} = 0 mAdc) (I _{OH} = 5.0 mAdc) (I _{OH} = 10 mAdc) (I _{OH} = 15 mAdc) (I _{OH} = 20 mAdc) (I _{OH} = 25 mAdc) (I _{OH} = 0 mAdc) (I _{OH} = 5.0 mAdc) (I _{OH} = 10 mAdc) (I _{OH} = 15 mAdc) (I _{OH} = 20 mAdc) (I _{OH} = 25 mAdc) (I _{OH} = 0 mAdc) (I _{OH} = 5.0 mAdc) (I _{OH} = 10 mAdc) (I _{OH} = 15 mAdc) (I _{OH} = 20 mAdc) (I _{OH} = 25 mAdc)	VOH	5.0	4.10	–	4.10	4.57	–	4.1	–	Vdc
		–	–	–	–	4.24	–	–	–	
		–	–	–	–	4.12	–	3.3	–	
		–	–	–	–	3.94	–	–	–	
		–	–	–	–	3.75	–	2.5	–	
		–	–	–	–	3.54	–	–	–	
		10	9.10	–	9.10	9.58	–	9.1	–	
		–	–	–	–	9.26	–	–	–	
		–	–	–	–	9.17	–	8.45	–	
		–	–	–	–	9.04	–	–	–	
		–	–	–	–	8.90	–	7.8	–	
		–	–	–	–	8.75	–	–	–	
	VOH	15	14.1	–	14.1	14.59	–	14.1	–	Vdc
		–	–	–	–	14.27	–	–	–	
		–	–	–	–	14.18	–	13.45	–	
		–	–	–	–	14.07	–	–	–	
		–	–	–	–	13.95	–	12.8	–	
		–	–	–	–	13.80	–	–	–	

ELECTRICAL CHARACTERISTICS (Continued)

ELECTRICAL CHARACTERISTICS (Continued)											
	Symbol	V _{DD} Vdc	T _{low} *		25°C			T _{high} *		Unit	
			Min	Max	Min	Typ	Max	Min	Max		
Output Drive Current – RBO Output (AL Device) (V _{OH} = 2.5 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) (V _{OL} = 0.4 Vdc) (V _{OL} = 0.5 Vdc) (V _{OL} = 1.5 Vdc)	I _{OH}	Source	5.0	-0.40	–	-0.32	-0.64	–	-0.22	–	mAdc
			10	-0.21	–	-0.17	-0.34	–	-0.12	–	
	15		-0.81	–	-0.66	-1.3	–	-0.46	–		
	I _{OL}	Sink	5.0	0.18	–	0.15	0.29	–	0.10	–	mAdc
			10	0.47	–	0.38	0.75	–	0.26	–	
			15	1.8	–	1.5	2.9	–	1.0	–	
Output Drive Current – RBO Output (CL/CP Device) (V _{OH} = 2.5 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc) (V _{OL} = 0.4 Vdc) (V _{OL} = 0.5 Vdc) (V _{OL} = 1.5 Vdc)	I _{OH}	Source	5.0	-0.25	–	-0.21	-0.64	–	-0.17	–	mAdc
			10	-0.13	–	-0.11	-0.34	–	-0.092	–	
	15		-0.52	–	-0.44	-1.3	–	-0.36	–		
	I _{OL}	Sink	5.0	0.12	–	0.098	0.29	–	0.080	–	mAdc
			10	0.30	–	0.25	0.75	–	0.21	–	
			15	1.2	–	0.98	2.9	–	0.80	–	
Output Drive Current – Segments (AL Device) (V _{OL} = 0.4 Vdc) (V _{OL} = 0.5 Vdc) (V _{OL} = 1.5 Vdc)	I _{OL}	Sink	5.0	0.64	–	0.51	0.88	–	0.36	–	mAdc
			10	1.6	–	1.3	2.25	–	0.9	–	
			15	4.2	–	3.4	8.8	–	2.4	–	
Output Drive Current – Segments (CL/CP Device) (V _{OL} = 0.4 Vdc) (V _{OL} = 0.5 Vdc) (V _{OL} = 1.5 Vdc)	I _{OL}	Sink	5.0	0.52	–	0.44	0.88	–	0.36	–	mAdc
			10	1.3	–	1.1	2.25	–	0.9	–	
			15	3.6	–	3.0	8.8	–	2.4	–	
Input Current (AL Device)	I _{in}	15	–	±0.1	–	±0.00001	±0.1	–	±1.0	μAdc	
Input Current (CL/CP Device)	I _{in}	15	–	±0.3	–	±0.00001	±0.3	–	±1.0	μAdc	
Input Capacitance (V _{in} = 0)	C _{in}	–	–	–	–	5.0	7.5	–	–	pF	
Quiescent Current (AL Device) (Pet Package)	I _{DD}	5.0	–	5.0	–	0.005	5.0	–	150	μAdc	
		10	–	10	–	0.010	10	–	300		
		15	–	20	–	0.015	20	–	600		
Quiescent Current (CL/CP Device) (Pet Package)	I _{DD}	5.0	–	20	–	0.005	20	–	150	μAdc	
		10	–	40	–	0.010	40	–	300		
		15	–	80	–	0.015	80	–	600		
Total Supply Current**1 (Dynamic plus Quiescent, Per Package) I _{CL} = 50 pF on all outputs, all buffers switching)	I _T	5.0	I _T = (1.9 μA/kHz) f + I _{DD} I _T = (3.8 μA/kHz) f + I _{DD} I _T = (5.7 μA/kHz) f + I _{DD}								μAdc
		10									
		15									

* Temperature range: -40°C to 125°C

** Total supply current at loads other than 50 pF:

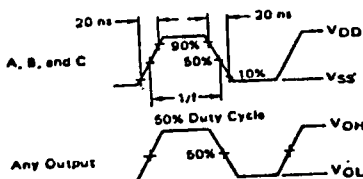
- * T_{low} = -55°C for AL Device, -40°C for CL/CP Device.
 † T_{high} = +125°C for AL Device, +25°C for CL/CP Device.
 ‡ Noise immunity specified for worst-case input combination.
 § Noise Margin for both "1" and "0" level =
 1.0 Vdc min @ V_{DD} = 5.0 Vdc
 2.0 Vdc min @ V_{DD} = 10 Vdc
 2.5 Vdc min @ V_{DD} = 15 Vdc

1 To calculate total supply current at loads other than 50 pF:
 $I_T(C_L) = I_T(50 \text{ pF}) + 3.5 \times 10^{-3} (C_L - 50) V_{DD} f$
 where: I_T is in μA (per package), C_L in pF, V_{DD} in Vdc,
 and f in kHz is input frequency.

** The formulas given are for the typical characteristics only at 25°C.

FIGURE 1 – DYNAMIC POWER DISSIPATION SIGNAL WAVEFORMS

Input LE and RBI low, and Inputs D, ST and ET high.
 f in respect to a system clock.
 All outputs connected to respective C_L loads.



MC14513B

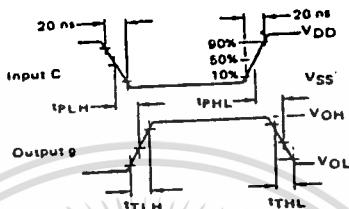
SWITCHING CHARACTERISTICS* ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

Characteristic	Symbol	VDD Vdc	All Types			Unit
			Min	Typ	Max	
Output Rise Time – Segment Outputs	t_{TLH}	5.0 10 15	– – –	40 30 25	80 60 50	ns
Output Rise Time – RBO Output	t_{TLH}	5.0 10 15	– – –	480 240 190	960 480 380	ns
Output Fall Time – Segment Outputs $t_{THL} = (11.5 \text{ ns/pF}) C_L + 50 \text{ ns}$ $t_{THL} = (0.75 \text{ ns/pF}) C_L + 37.5 \text{ ns}$ $t_{THL} = (0.55 \text{ ns/pF}) C_L + 37.5 \text{ ns}$	t_{THL}	5.0 10 15	– – –	125 75 65	250 150 130	ns
Output Fall Time – RBO Outputs $t_{THL} = (11.5 \text{ ns/pF}) C_L + 50 \text{ ns}$ $t_{THL} = (0.75 \text{ ns/pF}) C_L + 37.5 \text{ ns}$ $t_{THL} = (0.55 \text{ ns/pF}) C_L + 37.5 \text{ ns}$	t_{THL}	5.0 10 15	– – –	270 135 110	540 270 220	ns
Propagation Delay Time – A, B, C, D Inputs $t_{PLH} = (0.40 \text{ ns/pF}) C_L + 620 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 237.5 \text{ ns}$ $t_{PLH} = (0.20 \text{ ns/pF}) C_L + 165 \text{ ns}$ $t_{PHL} = (1.3 \text{ ns/pF}) C_L + 655 \text{ ns}$ $t_{PHL} = (0.60 \text{ ns/pF}) C_L + 260 \text{ ns}$ $t_{PHL} = (0.35 \text{ ns/pF}) C_L + 182.5 \text{ ns}$	t_{PLH}	5.0 10 15	– – –	640 250 175	1280 500 350	ns
	t_{PHL}	5.0 10 15	– – –	720 290 200	1440 580 400	ns
Propagation Delay Time – RBI Input $t_{PLH} = (0.30 \text{ ns/pF}) C_L + 305 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 117.5 \text{ ns}$ $t_{PLH} = (0.15 \text{ ns/pF}) C_L + 92.5 \text{ ns}$ $t_{PHL} = (0.85 \text{ ns/pF}) C_L + 442.5 \text{ ns}$ $t_{PHL} = (0.45 \text{ ns/pF}) C_L + 177.5 \text{ ns}$ $t_{PHL} = (0.35 \text{ ns/pF}) C_L + 142.5 \text{ ns}$	t_{PLH}	5.0 10 15	– – –	600 200 150	750 300 220	ns
	t_{PHL}	5.0 10 15	– – –	485 200 160	970 400 320	ns
Propagation Delay Time – BI Input $t_{PLH} = (0.3 \text{ ns/pF}) C_L + 305 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 117.5 \text{ ns}$ $t_{PLH} = (0.15 \text{ ns/pF}) C_L + 92.5 \text{ ns}$ $t_{PHL} = (0.85 \text{ ns/pF}) C_L + 442.5 \text{ ns}$ $t_{PHL} = (0.45 \text{ ns/pF}) C_L + 177.5 \text{ ns}$ $t_{PHL} = (0.35 \text{ ns/pF}) C_L + 142.5 \text{ ns}$	t_{PLH}	5.0 10 15	– – –	600 200 150	750 300 220	ns
	t_{PHL}	5.0 10 15	– – –	485 200 160	970 400 320	ns
Propagation Delay Time – LT Input $t_{PLH} = (0.45 \text{ ns/pF}) C_L + 290.5 \text{ ns}$ $t_{PLH} = (0.25 \text{ ns/pF}) C_L + 112.5 \text{ ns}$ $t_{PLH} = (0.20 \text{ ns/pF}) C_L + 80 \text{ ns}$ $t_{PHL} = (1.3 \text{ ns/pF}) C_L + 248 \text{ ns}$ $t_{PHL} = (0.45 \text{ ns/pF}) C_L + 102.5 \text{ ns}$ $t_{PHL} = (0.35 \text{ ns/pF}) C_L + 72.5 \text{ ns}$	t_{PLH}	5.0 10 15	– – –	313 125 90	625 250 180	ns
	t_{PHL}	5.0 10 15	– – –	313 125 90	625 250 180	ns
Minimum Setup Time	t_{su}	5.0 10 15	– – –	90 38 20	180 76 40	ns
Minimum Hold Time	t_h	5.0 10 15	– – –	–90 –38 –20	0 0 0	ns
Minimum Latch Enable Pulse Width	$t_{WL(LE)}$	5.0 10 15	– – –	260 110 65	520 220 130	ns

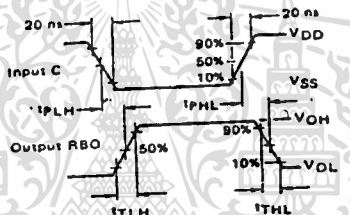
*The formula given is for the typical characteristics only.

FIGURE 2 - DYNAMIC SIGNAL WAVEFORMS

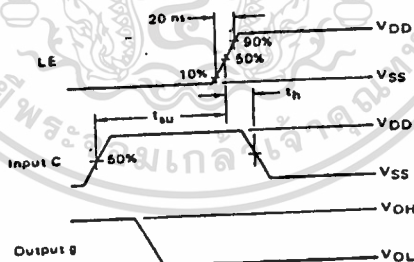
a. Data Propagation Delay: Inputs RBI, D and LE low, and inputs A, B, BI and LT high.



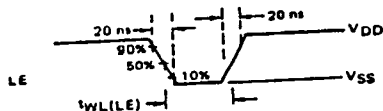
b. Inputs A, B, D and LE low, and inputs RBI, BI and LT high.



c. Setup and Hold Times: Input RBI and D low, inputs A, B, BI and LT high.

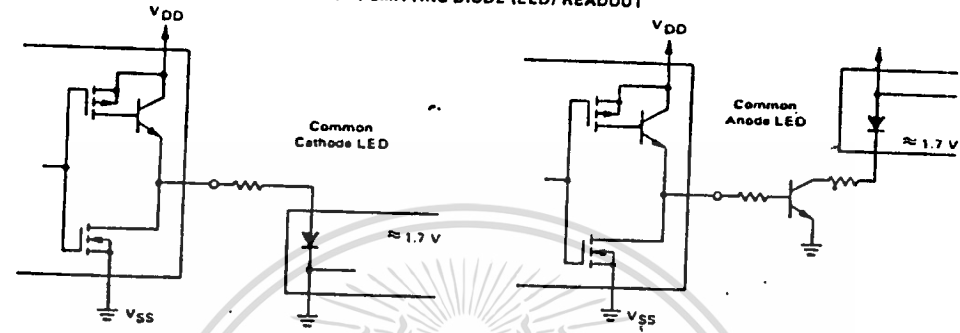


d. Pulse Width: Data DCBA strobed into latches.

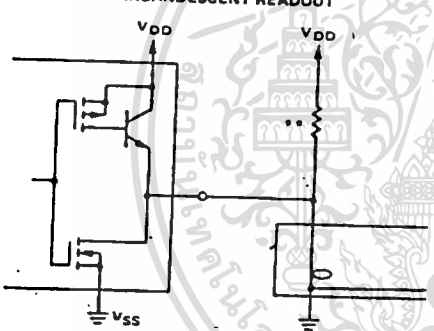


CONNECTIONS TO VARIOUS DISPLAY READOUTS

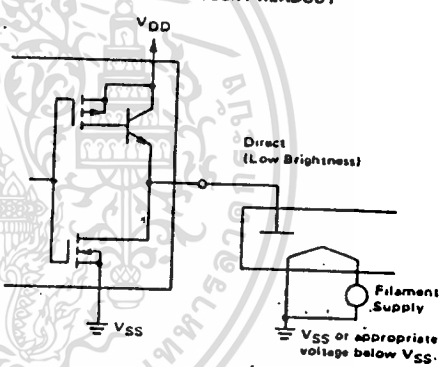
LIGHT EMITTING DIODE (LED) READOUT



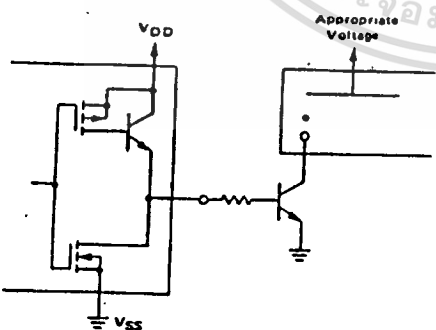
INCANDESCENT READOUT



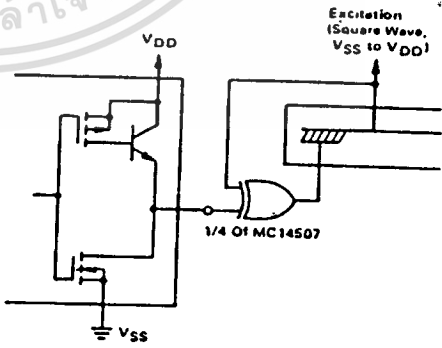
FLUORESCENT READOUT



GAS DISCHARGE READOUT



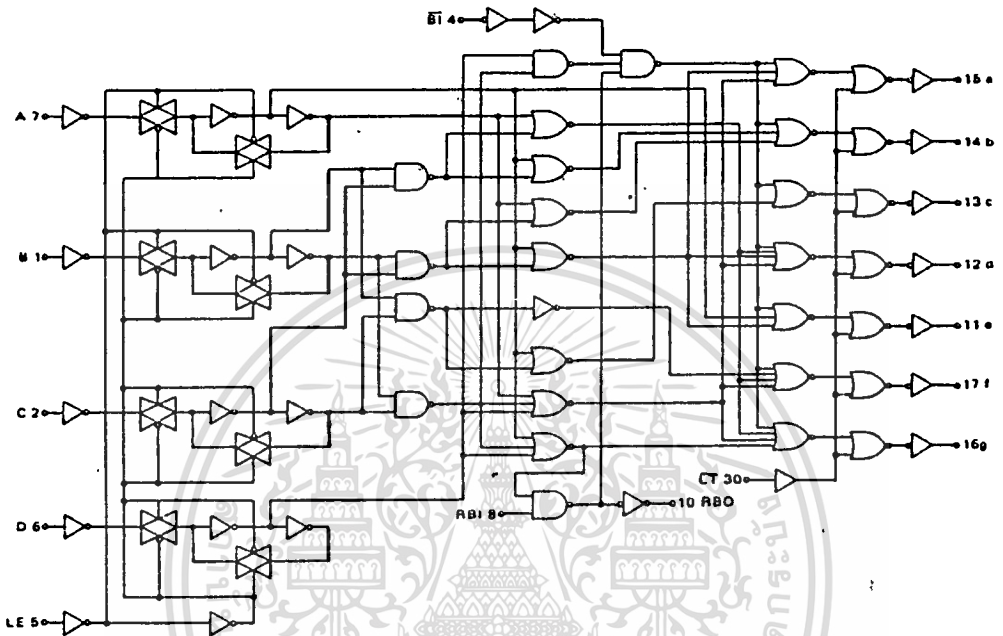
LIQUID CRYSTAL (LC) READOUT



**A filament pre-warm resistor is recommended to reduce filament thermal shock and increase the effective cold resistance of the filament.

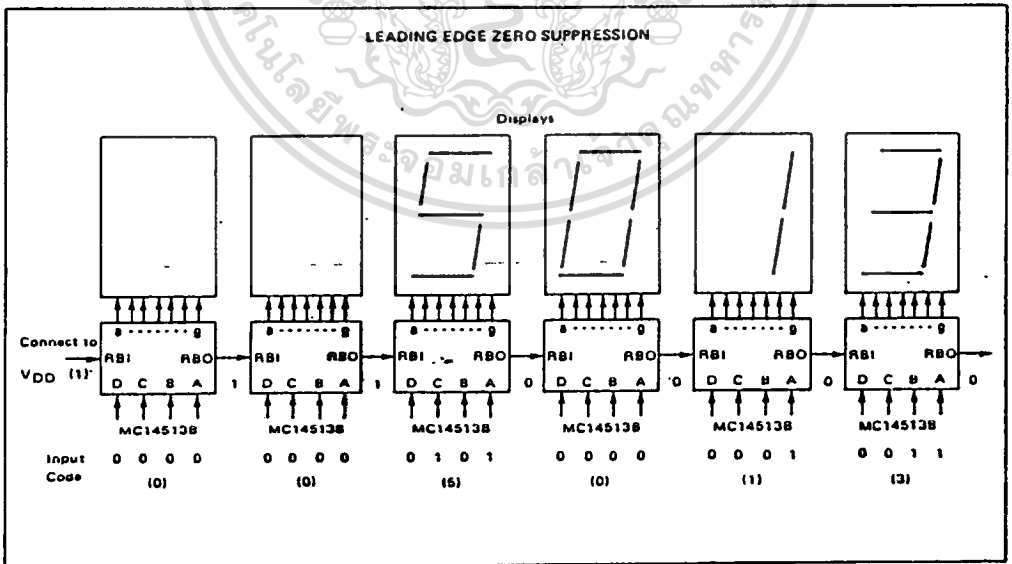
Direct dc drive of LC's not recommended for life of LC readouts.

LOGIC DIAGRAM

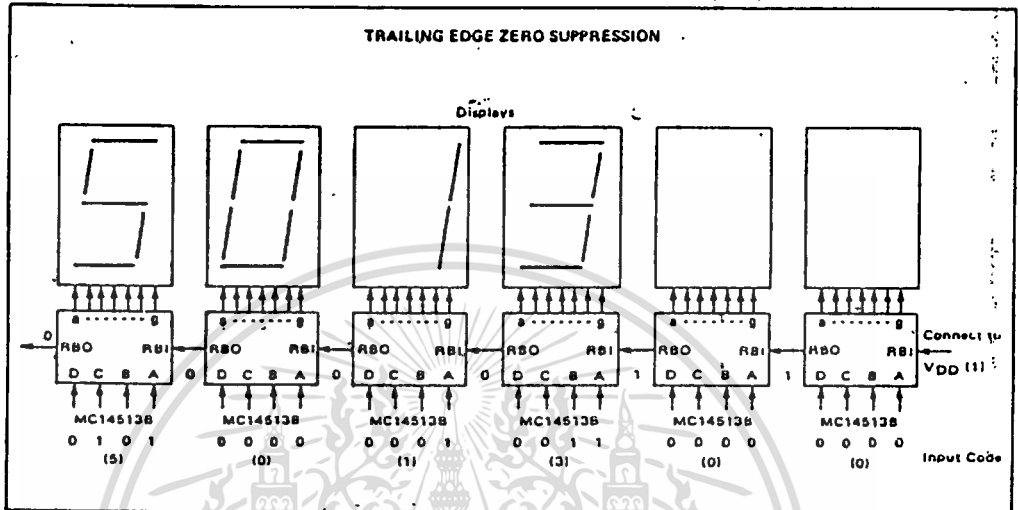


TYPICAL APPLICATIONS FOR RIPPLE BLANKING

LEADING EDGE ZERO SUPPRESSION



TYPICAL APPLICATIONS FOR RIPPLE BLANKING (Cont)





ADC-908

CMOS MICROPROCESSOR-COMPATIBLE
FAST 8-BIT A/D CONVERTER

Precision Monolithic Inc.

FEATURES

- 8-Bit Resolution and Accuracy
- No Missing Codes Over Full Temperature Range
- 6 μ s Conversion Time
- Flexible μ P Interface
- 2.5mA Maximum Standby Current
- Replaces AD7574 With Improved Speed

ORDERING INFORMATION†

PACKAGE: 18-PIN DIP AND SO				
INL (LSB)	DNL (LSB)	MILITARY* TEMPERATURE -55°C TO +125°C	INDUSTRIAL TEMPERATURE -40°C TO +85°C	COMMERCIAL TEMPERATURE 0°C TO 70°C
$\pm 1/2$	$\pm 3/4$	ADC908AX	ADC908EX	ADC908GP
$\pm 3/4$	$\pm 7/8$	ADC908BX	ADC908FX	ADC908HP
$\pm 1/2$	$\pm 3/4$	—	—	ADC908GS11

*For devices processed in total compliance to MIL-STD-883, add /883 after part number. Consult factory for 883 data sheet.

†Burn-in is available on commercial and industrial temperature range parts in cerdip, plastic dip, and TO-can packages. For ordering information, see 1988 Data Book, Section 2.

††For availability and burn-in information on SO and PLCC packages, contact your local sales office.

GENERAL DESCRIPTION

The ADC-908 is a monolithic CMOS successive-approximation analog-to-digital converter. When used with a 1.35MHz clock, a conversion time of 6 μ s is achieved, with full accuracy over the operating temperature range.

The ADC-908 outputs use 3-state logic, allowing direct connection to the data bus or system input port. Active-LOW chip select (CS) and read/write (RD) inputs are used to control all

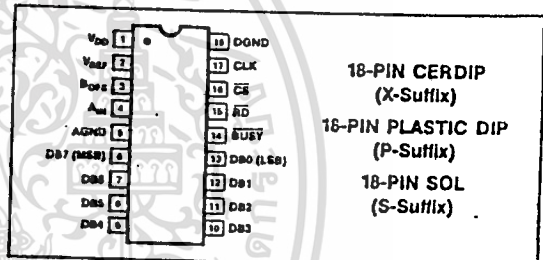
operations. This input structure permits the ADC-908 to be used as a memory-mapped input device. Depending on the control timing waveforms, the ADC-908 is interfaced like static RAM, ROM, or slow memory.

The low power consumption of the ADC-908 is derived from a single +5V supply. A negative reference voltage must also be supplied. Optimum accuracy is achieved when the reference is at -10.00V with a low output resistance. For a low-cost precision -10V/-10.24V reference, ask your PMI sales representative about the REF-08.

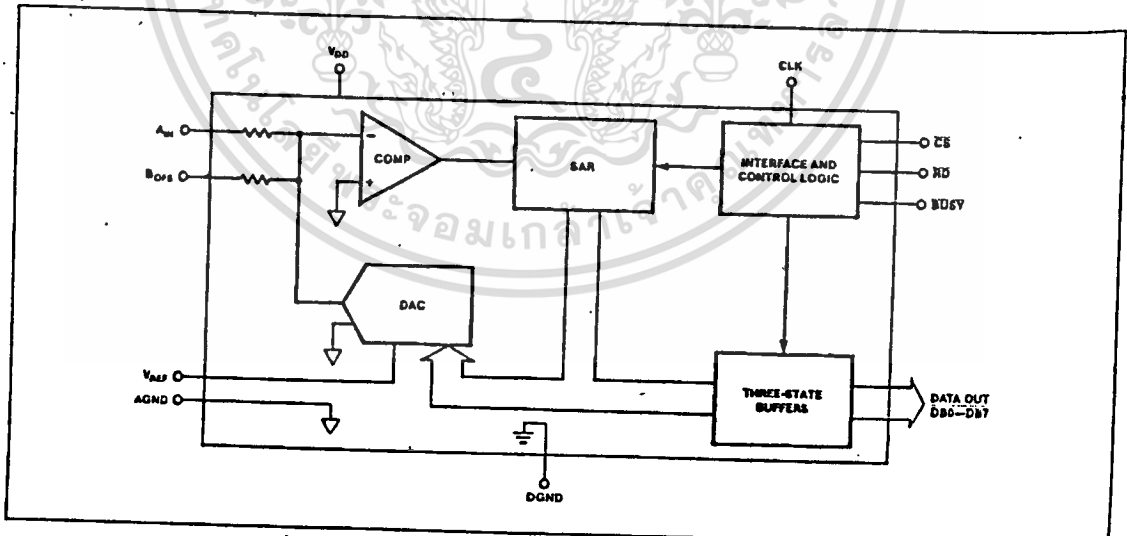
With its on-board comparator, interface logic, optional internal clock, and +5V operation, the ADC-908 is the ideal low-cost solution for microprocessor-based 8-bit A/D systems.

PMI's ADC-908 is pin-and-function compatible with the PM-7574, but offers faster conversion time and faster microprocessor bus interface timing. Conversion time has been reduced by 60% and most key timing specifications, including data access time, START command propagation delay (twbpd), and reset time, have been improved.

PIN CONNECTIONS



FUNCTIONAL DIAGRAM





ADC-908 CMOS MICROPROCESSOR-COMPATIBLE FAST 8-BIT A/D CONVERTER

ABSOLUTE MAXIMUM RATINGS

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

V_{DD} to AGND	0V, +7.0V
V_{DD} to DGND	0V, +7.0V
AGND to DGND	-0.3V, $V_{DD} + 0.3\text{V}$
CS, RD to DGND	-0.3V, V_{DD}
DB0-DB7 to DGND	-0.3V, V_{DD}
CLK, BUSY to DGND	$\pm 20\text{V}$
BOFS, A_{IN}	0V, -20V
V_{REF}	
Operating Temperature Range	-55°C to +125°C
ADC-908AX, BX	-40°C to +85°C
ADC-908EX, FX	0°C to +70°C
ADC-908GP, GS, HP	-65°C to +150°C
Storage Temperature	

Lead Temperature (Soldering, 10 sec)	+300°C
Power Dissipation (Package)	
Ceramic (Suffix X) and Plastic (Suffix P)	450mW
To +75°C	6mW/°C
Derate Above +75°C by	8.3mW/°C
Derate Plastic Above +70°C by	
Small Outline Wide	400mW
To +70°C	10mW/°C
Derate Above 70°C by	

NOTE:
Digital pins are Zener protected. However, proper ESD handling precautions are recommended.

ELECTRICAL CHARACTERISTICS at $V_{DD} = +5\text{V}$, $V_{REF} = -10\text{V}$, Unipolar Configuration, $R_{CLK} = 43\text{k}\Omega$, $C_{CLK} = 100\text{pF}$;
-40°C $\leq T_A \leq +85^\circ\text{C}$ for ADC-908E/F, 0°C $\leq T_A \leq +70^\circ\text{C}$ for ADC-908G/H, -55°C $\leq T_A \leq +125^\circ\text{C}$ for ADC-908A/B, unless otherwise noted.

PARAMETER	SYMBOL	CONDITIONS	MIN	ADC-908 TYP	MAX	UNITS
ACCURACY						Bits
Resolution	N		8	—	—	LSB
Integral Nonlinearity	INL	A/E/G Grades B/F/H Grades	-1/2 -3/4	—	+1 1/2 +3/4	LSB
Differential Nonlinearity	DNL	A/E/G Grades B/F/H Grades	-3/4 -7/8	—	+3/4 +7/8	LSB
Gain Error	G_{FSE}	A/E/G Grades $T_A = +25^\circ\text{C}$ $T_A = \text{Full Temp Range}$ B/F/H Grades $T_A = +25^\circ\text{C}$ $T_A = \text{Full Temp Range}$	-3 -4.5 -5 -6.5	—	+3 +4.5 +5 +6.5	LSB
Offset Error	V_{ZSE}	A/E/G Grades $T_A = +25^\circ\text{C}$ $T_A = \text{Full Temp Range}$ B/F/H Grades $T_A = +25^\circ\text{C}$ $T_A = \text{Full Temp Range}$	-30 -50 -60 -80	—	+30 +50 +60 +80	mV
ANALOG INPUTS						
Resistance Mismatch BOFS to A_{IN}	ΔR_{AB}		-1	—	+1	%
Input Resistance at V_{REF} (Note 1)	R_{REF}		5	—	15	k Ω
Input Resistance at BOFS, A_{IN}	R_{BOFS} R_{AIN}		10	—	30	k Ω
Reference Voltage	V_{REF}	Specified Conversion Accuracy	-5	-10	-15	V
Reference Voltage Range	V_{REF}	Degraded Conversion Accuracy	—	—	2.4	mV
Reference Current (Note 6)	I_{REF}	Conversion Complete Prior to Reset	—	—	—	V
Nominal Analog Input Range	V_{INU}		—	0 to + V_{REF1}	—	V
Unipolar Mode	V_{INB}		—	- V_{REF1} to + V_{REF1}	—	V
Bipolar Mode						

ANALOG-TO-DIGITAL CONVERTERS



ELECTRICAL CHARACTERISTICS at: $V_{DD} = +5V$, $V_{REF} = -10V$, Unipolar Configuration, $R_{CLK} = 43k\Omega$, $C_{CLK} = 100pF$, $-40^\circ C \leq T_A \leq +85^\circ C$ for ADC-908E/F, $0^\circ C \leq T_A \leq +70^\circ C$ for ADC-908G/H, $-55^\circ C \leq T_A \leq +125^\circ C$ for ADC-908A/B, unless otherwise noted. (Continued)

PARAMETER	SYMBOL	CONDITIONS	MIN	ADC-908 TYP	MAX	UNITS
LOGIC INPUTS						
Input HIGH Voltage RD, CS Inputs	V_{IH}		2.4	—	—	V
Input LOW Voltage RD, CS Inputs	V_{IL}		—	—	0.8	V
Input Current RD, CS Inputs	I_{IN}	$T_A = +25^\circ C$ $T_A = \text{Full Temp Range}$	—	—	1 10	μA
Input Capacitance RD, CS Inputs (Note 6)	C_{IN}		—	—	5	pF
Input HIGH Voltage, Clock Input	V_{IH}		2.4	—	—	V
Input LOW Voltage, Clock Input	V_{IL}		—	—	0.8	V
Input HIGH Current, Clock Input	I_{IH}		—	—	2	mA
Input LOW Current, Clock Input	I_{IL}	$T_A = +25^\circ C$ $T_A = \text{Full Temp Range}$	—	—	1 10	μA
LOGIC OUTPUTS						
Output HIGH Voltage BUSY, DB0-7	V_{OH}	$I_{SOURCE} = 40\mu A$	4.0	—	—	V
Output LOW Voltage BUSY, DB0-7	V_{OL}	$I_{SINK} = 1.6mA$	—	—	0.4	V
Floating Leakage Current, DB0-7	I_{LKG}	$T_A = +25^\circ C$ $T_A = \text{Full Temp Range}$	—	—	1 10	μA
Floating State Output Capacitance	C_{OZ}	(Note 6)	—	—	7	pF
POWER REQUIREMENTS						
Standby Current	I_{DD}	$V_{DD} = +4.75V \text{ to } +5.25V$	—	—	2.5	mA
DIGITAL INTERFACE TIMING						
CS Minimum Pulse Width (Note 6)	t_{CS}	$T_A = +25^\circ C$ $T_A = T_{MIN}$ $T_A = T_{MAX}$	60 50 90	— — —	— — —	ns
RD to CS Setup Time (Note 6)	t_{WCS}		0	—	—	ns
CS to BUSY Propagation Delay (Note 6)	t_{CBPD}	BUSY Load = 20pF $T_A = +25^\circ C$	—	—	120	ns
		$T_A = T_{MIN}$	—	—	100	ns
		$T_A = T_{MAX}$	—	—	150	ns
		BUSY Load = 100pF $T_A = +25^\circ C$	—	—	150	ns
		$T_A = T_{MIN}$	—	—	120	ns
		$T_A = T_{MAX}$	—	—	200	ns
BUSY to RD Setup Time (Notes 2, 6)	t_{BSR}		0	—	—	ns
BUSY to CS Setup Time (Note 6)	t_{BSCS}		0	—	—	ns



ADC-908 CMOS MICROPROCESSOR-COMPATIBLE FAST 8-BIT A/D CONVERTER

ELECTRICAL CHARACTERISTICS at $V_{DD} = +5V$, $V_{REF} = -10V$, Unipolar Configuration, $R_{CLK} = 43k\Omega$, $C_{CLK} = 100pF$; $-55^\circ C \leq T_A \leq +85^\circ C$ for ADC-908E/F, $0^\circ C \leq T_A \leq +70^\circ C$ for ADC-908G/H, $-55^\circ C \leq T_A \leq +125^\circ C$ for ADC-908A/B, unless otherwise noted. (Continued)

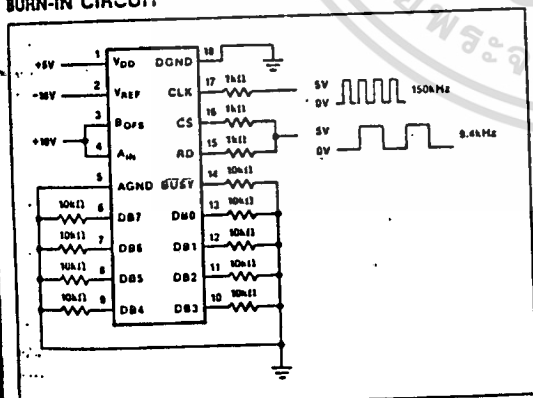
PARAMETER	SYMBOL	CONDITIONS	MIN	ADC-908 TYP	MAX	UNITS
Data Access Time (note 6)	t_{RAD}	$C_L = 20pF$	—	—	140	ns
		$T_A = +25^\circ C$	—	—	100	
		$T_A = T_{MIN}$	—	—	200	
		$T_A = T_{MAX}$	—	—	—	
		$C_L = 100pF$	—	—	170	
		$T_A = +25^\circ C$	—	—	150	
Data Hold Time (notes 3, 6)	t_{RHD}	$T_A = +25^\circ C$ (Note 3)	30	—	100	ns
		$T_A = T_{MIN}$	20	—	70	
		$T_A = T_{MAX}$	40	—	140	
CS to RD Hold Time (Note 6)	t_{RHCS}	$T_A = +25^\circ C$	—	—	200	ns
		$T_A = T_{MIN}$	—	—	120	
		$T_A = T_{MAX}$	—	—	250	
Reset Time Requirement (Note 6)	t_{HESET}	$T_A = +25^\circ C$	450	—	—	ns
		$T_A = \text{Full Temp. Range}$	500	—	—	
Conversion Time (note 4)	$t_{CONVERT}$	Static RAM Mode	—	—	6	μs
		External Clock	—	—	—	
		$f = 1.35MHz$	—	—	7	
		ROM Mode	—	—	—	
RD HIGH to BUSY Propagation Delay, ROM Mode (notes 4, 5, 6)	t_{WBPD}	$C_L = 20pF$	—	—	600	ns
		$T_A = +25^\circ C$	—	—	400	
		$T_A = T_{MIN}$	—	—	800	
		$T_A = T_{MAX}$	—	—	—	

NOTES:

- For optimum gain accuracy over the full temperature range, the source resistance at pin 2 should be kept low.
- In ROM mode, RD can go LOW prior to BUSY = HIGH, but must not return HIGH until BUSY = HIGH.
- Output loading 10pF. A 3k Ω pullup resistor to +5V is used for V_{OH} to High-Z, for V_{OH} to High-Z, a 3k Ω pulldown to GND is used. Measured to 0.5V output change.

- When using the ADC-908 internal oscillator, actual conversion time depends on clock resistor and capacitor as well as temperature.
- ROM interface mode conversion times are typically 1 μs longer than conversion times for other modes, but the ROM interface mode includes an automatic reset in the conversion time.
- Guaranteed but not tested.

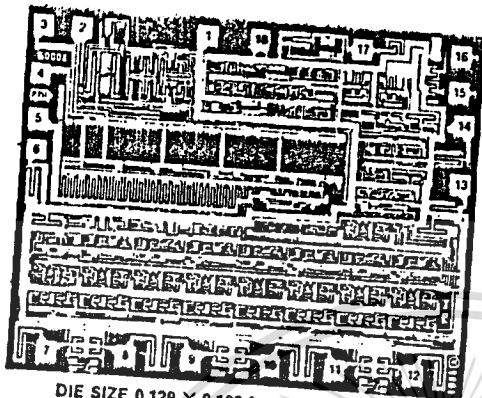
BURN-IN CIRCUIT



ANALOG-TO-DIGITAL CONVERTERS

12

DICE CHARACTERISTICS



DIE SIZE 0.129 X 0.103 inch, 13,287 sq. mils
(3.28 X 2.62 mm, 8.58 sq. mm)

- | | |
|--------------|--------------|
| 1. V_{DD} | 10. DB3 |
| 2. V_{REF} | 11. DB2 |
| 3. B_{OFS} | 12. DB1 |
| 4. A_{IN} | 13. DB0(LSB) |
| 5. AGND | 14. BUSY |
| 6. DB7(MSB) | 15. RD |
| 7. DB6 | 16. CS |
| 8. DB5 | 17. CLK |
| 9. DB4 | 18. DGND |

For additional DICE ordering information, refer to 1988 Data Book, Section 2.

WAFER TEST LIMITS at $V_{DD} = +5V$, $V_{REF} = -10.000V$, AGND = DGND = 0V, $T_A = +25^\circ C$, unless otherwise noted.

PARAMETER	SYMBOL	CONDITIONS	ADC-908 LIMIT	UNITS
STATIC ACCURACY				
Resolution	N		8	BITS MAX
Integral Nonlinearity	INL		$\pm 3/4$	LSB MAX
Differential Nonlinearity	DNL		$\pm 7/8$	LSB MAX
Gain Error	G_{FSE}		± 5	LSB MAX
Offset Error	V_{ZSE}		± 60	mV MAX
ANALOG INPUTS				
Resistance Mismatch B_{OFS} to A_{IN}	ΔR_{AB}		± 1	% MAX
Input Resistance at V_{REF}	R_{REF}		5/15	k Ω MIN/MAX
Input Resistance at B_{OFS} , A_{IN}	$R_{B_{OFS}}, R_{IN}$		10/30	k Ω MIN/MAX
DIGITAL INPUTS				
Input HIGH Voltage at RD, CS Inputs	V_{IH}		2.4	V MIN
Input LOW Voltage at RD, CS Inputs	V_{IL}		0.8	V MAX
Input Current RD, CS Inputs	I_{IN}		± 1	μA MAX
Input HIGH Voltage Clock Input	V_{IH}		2.4	V MIN
Input LOW Voltage Clock Input	V_{IL}		0.8	V MAX
Input HIGH Current Clock Input	I_{IH}		2	μA MAX
Input LOW Current Clock Input	I_{IL}		1	μA MAX



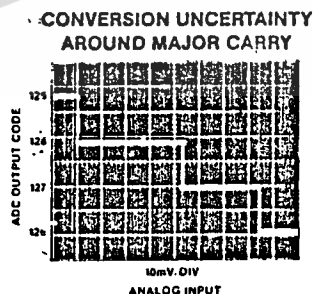
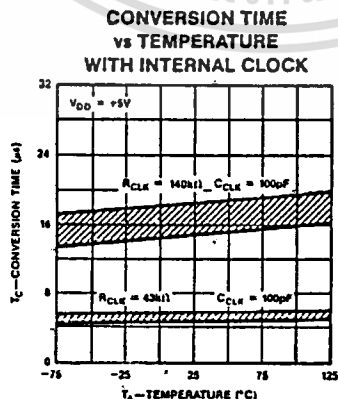
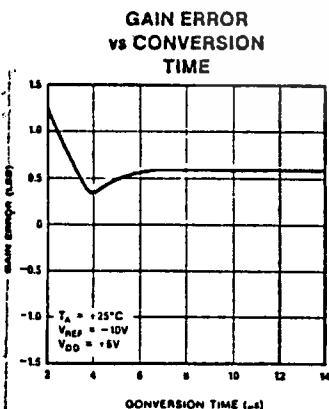
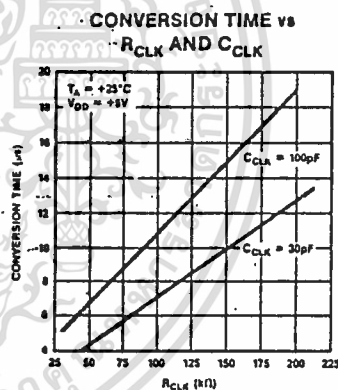
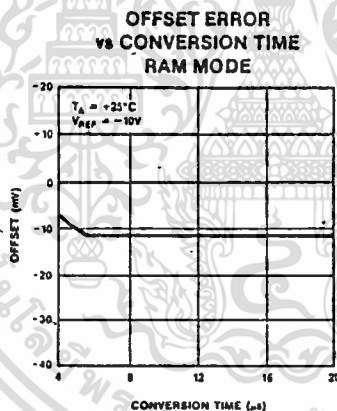
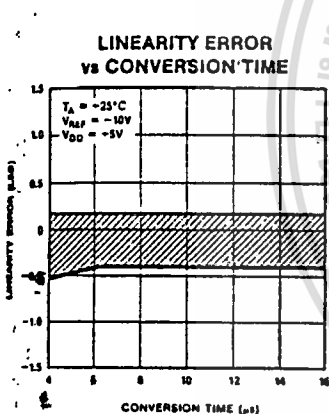
ADC-908 CMOS MICROPROCESSOR-COMPATIBLE FAST 8-BIT A/D CONVERTER

BEST LIMITS at $V_{DD} = +5V$, $V_{REF} = -10.000V$, $AGND = DGND = 0V$, $T_A = +25^\circ C$, unless otherwise noted. (Continued)

METER	SYMBOL	CONDITIONS	ADC-908 LIMIT	UNITS
DIGITAL OUTPUTS				
Output HIGH Voltage BUSY, DB0-7	V_{OH}	$I_{SOURCE} = 40\mu A$	4	V MIN
Output LOW Voltage BUSY, DB0-7	V_{OL}	$I_{SINK} = 1.6mA$	0.4	V MAX
Floating Leakage Current	I_{LKG}		1	μA
POWER REQUIREMENTS				
Standby Current	I_{DD}	$V_{DD} = +4.75V$ to $5.25V$	2.5	mA MAX
TIMING				
Conversion Time	$t_{CONVERT}$	Static RAM Mode, External Clock, $f = 1.35MHz$	8	μs MAX

NOTE:
Electrical tests are performed at wafer probe to the limits shown. Due to variations in assembly methods and normal yield loss, yield after packaging is not guaranteed for standard product dice. Consult factory to negotiate specifications based on dice lot qualification through sample lot assembly and testing.

TYPICAL PERFORMANCE CHARACTERISTICS



ANALOG-TO-DIGITAL CONVERTERS



GENERAL CIRCUIT INFORMATION

The ADC-908 is an 8-bit analog-to-digital converter which uses a successive approximation technique to convert an unknown analog input into a digital code output. The control logic inputs allow easy interface to most microprocessors while three-state outputs allow direct connection to the data bus. Most applications require only passive RC clock components, a $-10V$ reference, and a $+5V$ power supply. The RC-timed internal clock may be used, or an external clock may be applied to the ADC to maximize performance.

When a Start Conversion command is applied to the $\overline{CS}$ or $\overline{RD}$ inputs (see Operating Descriptions for details), $\overline{BUSY}$ goes LOW indicating a conversion in progress. $\overline{BUSY}$ may be used as an interrupt to halt the controlling microprocessor during conversion or may be polled to prevent premature data reads.

Starting with the most significant bit (MSB), each successive bit in the DAC is turned on (see Figure 1). The comparator then decides if the DAC output is less than or greater than the signal being converted, and that bit is latched on or off, respectively, before proceeding to the next lower bit and repeating the cycle. When all eight bits have been tested, $\overline{BUSY}$ goes HIGH, signaling a completed conversion.

Under control of the $\overline{RD}$ input, the three-state data outputs (D0-D7) change from high-impedance to presenting the new conversion results to the data bus. Following the data read, $\overline{RD}$ returns HIGH resetting the SAR to 1000 0000 and preparing the ADC for its next conversion.

PIN FUNCTIONS

NOTE: For greater detail on digital input functions; consult Truth Tables and Timing Diagrams.

- Pin 1. V_{DD} Power Supply input, $+5V$.
 Pin 2. V_{REF} Voltage Reference input, nominal $-10V$.
 Pin 3. B_{OFS} Bipolar Offset input. $+10V$ input for bipolar mode operation, tie to V_{IN} for unipolar mode operation.
 Pin 4. A_{IN} Analog Input. $0V$ to $+10V$ in unipolar mode, $-10V$ to $+10V$ in bipolar mode.

Pin 14. $\overline{BUSY}$

Conversion status output. $\overline{BUSY}$ indicates conversion in progress by going LOW at start of conversion and returning HIGH at end of conversion. May be used to interrupt controlling microprocessor or to gate control inputs.

Pin 15. $\overline{RD}$

READ input. Used to read data (on falling edge) and to reset converter (on rising edge).

Pin 16. $\overline{CS}$

Chip Select input. Asserted to allow ADC operation. Starts conversion when converter is in reset condition. Note: Holding $\overline{CS}$ HIGH will not prevent a rising edge on $\overline{RD}$ from resetting the converter.

Pin 17. CLK

External clock input/internal clock RC timing input.

APPLICATIONS INFORMATION

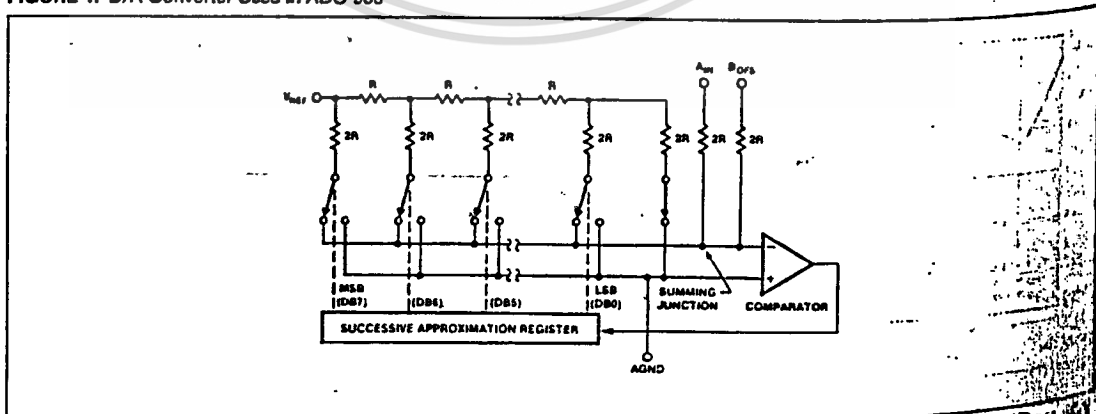
The ADC-908 may be interfaced as if it were a static RAM, a ROM, or a slow-memory device. Each of these interface modes has its own timing and software requirements as described below. These requirements must be rigidly met, as improper timing may cause the ADC-908 to change modes.

HOW TO CHOOSE AN OPERATING MODE

The static-RAM interface mode offers advantages in a tightly controlled hardware and software environment, where the relationship between WRITE and READ instruction pairs is certain: As long as minimum timing is satisfied, converted data may be read at any convenient time after conversion. The use of separate commands to start a conversion, and then read the results, is conceptually easy. However, if the software is subject to uncontrolled modifications, then the paired relationship between WRITE and READ instructions may be lost. Resulting software bugs may result in converted data of unknown age, or altogether invalid data being read.

By contrast, the ROM mode may be more resistant to software bugs. As long as minimum timing is satisfied, each READ instruction obtains new, valid data. However, since the data

FIGURE 1: D/A Converter Used in ADC-908





at any previous READ instruction is obtained from a conversion performed just after the previous READ instruction, data may be out-of-date. To be sure of obtaining up-to-date data, READ instructions may be coded in pairs (with NOPs between them); use only the data from the second READ in each pair. The first READ starts the conversion, acting as a substitute for the static-RAM mode WRITE command; the second READ gets the results. The advantage of the ROM mode is the use of a single command, rather than the alternating READ-WRITE required by static-RAM mode.

The slow-memory mode is the simplest mode of all. It is the method of choice where compact coding is essential, or where software bugs are a hazard. In this mode, a single READ instruction will initiate a data conversion, interrupt the microprocessor until completion (WAIT states are introduced), then read the results. If the system throughput tolerates WAIT states, and the hardware is correct, then the slow-memory mode is virtually immune to subsequent software modifications.

OPERATING DESCRIPTION: STATIC-RAM MODE

In this mode, input CS is derived from the ADC-908 address decoder, and input RD is derived from an active-LOW memory READ signal. (See Figure 2.)

To start a conversion, execute a memory WRITE to the ADC-908. The completed conversion data is obtained by executing a memory READ to the ADC-908. During conversion, output BUSY will be LOW. Do not attempt to read data until BUSY returns HIGH. The required minimum time between WRITE and READ is usually obtained by including one or more NOP or other program instructions. The use of branch or conditional commands between the WRITE and READ instructions is not recommended due to the possibility of software bugs.

It is important that the WRITE and READ commands be alternately executed. A WRITE instruction has no effect unless the results of the previous WRITE have already been read. Once data has been read, the ADC-908 is internally reset. In other words, two or more READ operations cannot be used in

succession, since only the first READ will produce valid data. A new conversion must be started using WRITE, and the conversion must be completed, before a new READ will produce valid data.

TABLE 1: Truth Table, Static RAM Mode

INPUTS		OUTPUTS		ADC-908 OPERATION
CS	RD	BUSY	DB7-DB0	
L	H	H	HIGH-Z	Start Convert (Write Cycle)
L	$\downarrow$	H	HIGH-Z to DATA	Read Data (Read Cycle)
L	$\uparrow$	H	DATA to HIGH-Z	Reset Converter
H	X (Note 1)	X	HIGH-Z	No Effect (Not Selected)
L	H	L	HIGH-Z	No Effect (Converter Busy)
L	$\downarrow$	L	HIGH-Z	No Effect (Converter Busy)
L	$\uparrow$ (Note 1)	L	HIGH-Z	Conversion Error Not Allowed

NOTE 1: If RD goes LOW to HIGH, the ADC is internally reset, regardless of the states of CS or BUSY.

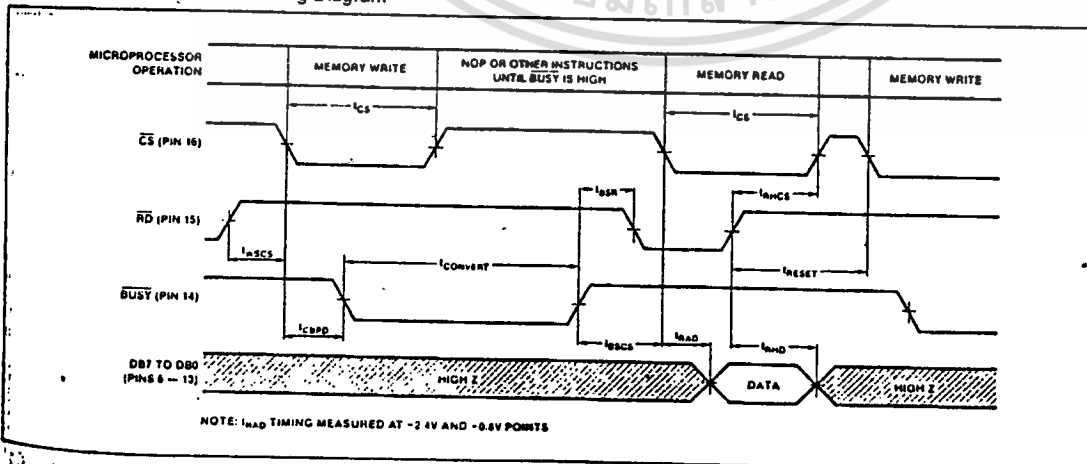
OPERATING DESCRIPTION: ROM MODE

In ROM mode, input CS is tied LOW, and input RD is derived from the ADC-908 address decoder. To satisfy timing, it is recommended that the decoder be enabled by a system MEMRD (8080), VMA (6800), or similar strobe. (See Figure 3.)

In ROM mode, data is read by executing a READ instruction to the ADC-908 address. At the conclusion of the READ instruction, the ADC-908 automatically resets itself and then proceeds to perform a new data conversion. Output BUSY is LOW during conversion. A new READ instruction to the ADC-908 must not be executed until BUSY returns HIGH.

ANALOG-TO-DIGITAL CONVERTERS

FIGURE 2: Static RAM Mode Timing Diagram



This requirement may be met by inserting NOP or other program instructions between consecutive READ operations. Conditional or branch instructions may be used, but keep in mind that data may become out-of-date if excessive time elapses between consecutive READ instructions.

TABLE 2: Truth Table, ROM Mode

INPUTS		OUTPUTS		ADC-908 OPERATION
CS	RD	BUSY	DB7-DB0	
L		H	HIGH-Z to DATA	Read Data
L			DATA to HIGH-Z	Reset and Start New Conversion
L		L	HIGH-Z	No Effect (Converter Busy)
L		L	HIGH-Z	Conversion Error Not Allowed

NOTE 1: If RD goes LOW to HIGH, the ADC is internally reset, regardless of the states of CS or BUSY.

OPERATING DESCRIPTION: SLOW-MEMORY MODE

The slow-memory mode is intended for systems in which the ADC-908 BUSY output is used as an interrupt to force the

microprocessor into WAIT states during data conversion.

In slow-memory mode, inputs CS and RD are tied together. The common RD and CS signal is derived from the ADC-908 address decoder. To satisfy the timing requirements, it is advisable to latch the address using ALE (8085) or SYNC (8080). For 8080 or 8085-based systems, connect the microprocessor READY input to the ADC-908 BUSY output. (See Figure 4.)

TABLE 3: Truth Table, Slow-Memory Mode

INPUTS		OUTPUTS		ADC-908 OPERATION
CS & RD	BUSY	DB7-DB0		
H	H	HIGH-Z		No Effect (Not Selected)
		HIGH-Z		Start Conversion
L	L	HIGH-Z		Conversion in Progress. μ P in WAIT State
L		HIGH-Z to DATA		Conversion Complete. Read Data
	H	DATA to HIGH-Z		Reset and Deselect Converter

FIGURE 3: ROM Mode Timing Diagram (CS Held LOW)

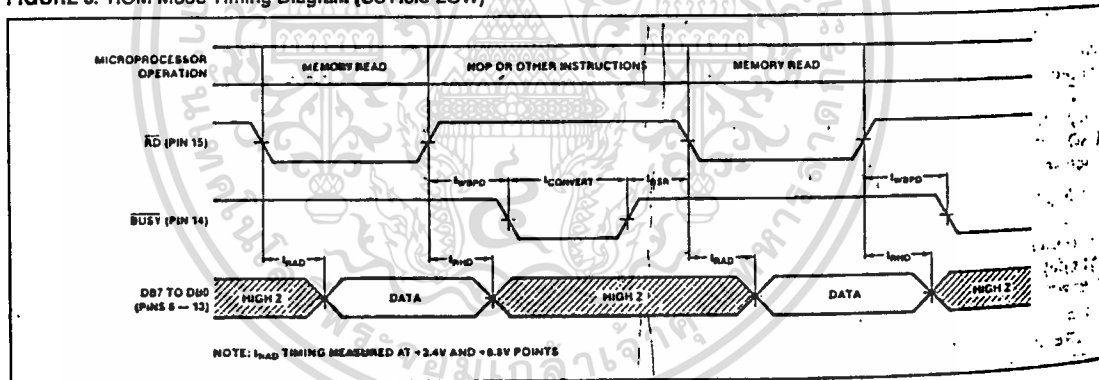
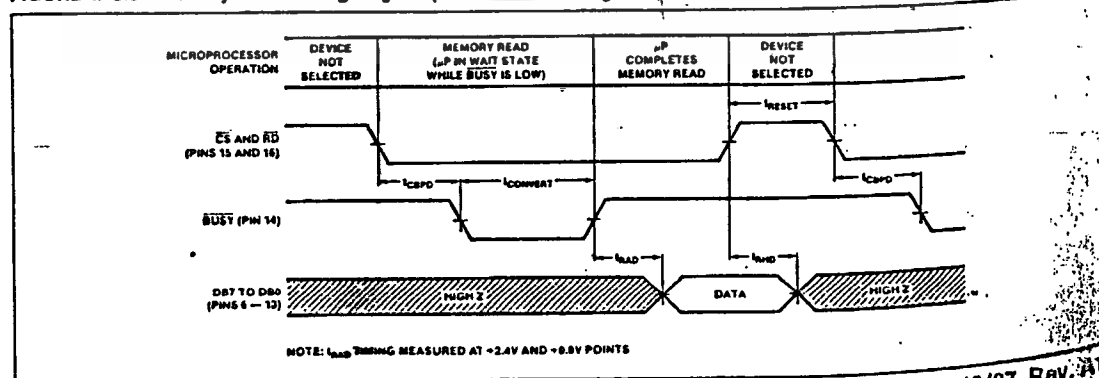


FIGURE 4: Slow-Memory Mode Timing Diagram (CS and RD Tied Together)





execute a WRITE instruction at the ADC-908 address in slow-memory mode, since bus conflicts will arise. In some architectures, an accidental WRITE instruction may be locked out in hardware, by proper strobing of the ADC-908 address decoder.

INITIALIZATION

In all operating modes, the ADC-908 is initialized by executing a READ instruction to the ADC-908 address. The data obtained should be ignored.

CLOCK OSCILLATOR

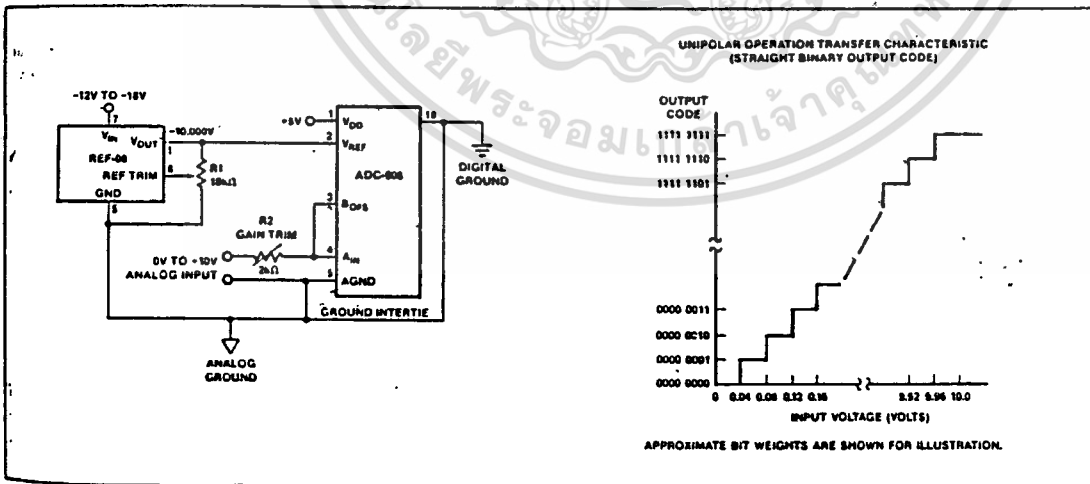
The ADC-908 may be used with its internal asynchronous clock oscillator. An external resistor and capacitor are required. Typical values are $R = 43k\Omega$ and $C = 100pF$, for conversion times in the $6\mu s$ range. For applications in which the fastest conversion times are required, an external clock is recommended. The external clock must be gated by the use of a 74125-type three-state buffer, with an output pullup resistor. Optimum conversion accuracy is obtained when CS goes LOW on a positive clock edge. The maximum external clock frequency is 1.35MHz (See Figure 5 and 6.)

REFERENCE VOLTAGE

A negative reference voltage must be applied to the ADC-908 V_{REF} input. Optimum full-scale accuracy is obtained using $-10.00V$, although V_{REF} may be $-5.00V$, $-10.24V$, or other voltages within its specified range.

Over the full temperature range, optimum gain accuracy is obtained when the input to the V_{REF} pin is from a low-impedance source. A resistor or trimmer may be used in series with the V_{REF} pin, but this trim technique is not as accurate as a low-impedance source. (See Figure 7.)

FIGURE 7: Unipolar Operation



For a cost-effective $-10.00V$ or $-10.24V$ reference with excellent accuracy and low temperature coefficient, ask for PMI's REF-08. Consult your sales representative for availability.

FIGURE 5: Using the Internal Clock Oscillator

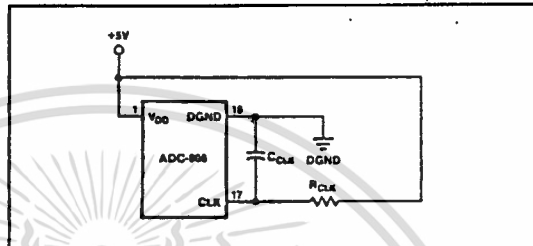
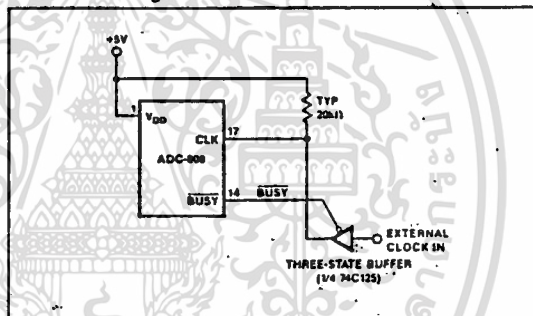


FIGURE 6: Using an External Clock



Gain Adjustment:

- 1) Apply +9.922V across the analog input.
- 2) While performing continuous conversions, adjust R3 until DB7 to DB1 are HIGH and DB0 (LSB) flickers.

DIGITAL CONSIDERATIONS

Control Timing—Fresh data from a recent conversion must be read before beginning a new conversion. Following the data READ, as RD goes HIGH, it resets the SAR and clears the data from the previous conversion.

The timing restrictions detailed in the interface timing diagrams must be observed to prevent the ADC-908 from changing interface modes. For example, if CS is held LOW too long while in RAM mode, the converter will change to ROM mode and initiate a new conversion.

Logic Deglitching—Unrelated activity on the address bus may cause unexpected glitch inputs to the ADC. The glitches may cause unwanted READs, resets, or conversions. In ROM or RAM modes, these may be avoided by gating the address decode logic with RD or WR (8080) or VMA (6800). In slow-memory mode, ALE (8085) or SYNC (8080) may be used to latch the address.

Initialization—Following power-up, the SAR is in an unknown state. Executing a memory READ (disregard the data) will reset the ADC.

ANALOG CONSIDERATIONS

Analog Input Impedances—Low impedance sources must be used to drive the V_{REF} , A_{IN} , and B_{OFFS} inputs. Excessive source

impedances may cause errors due to the loading effects of the inputs' finite impedances.

Ground Management—AGND and DGND pins should be connected at or near the ADC to minimize noise effects. If the two grounds cannot be connected near the ADC, the grounds should be clamped with back-to-back Schottky diodes between the AGND and DGND pins.

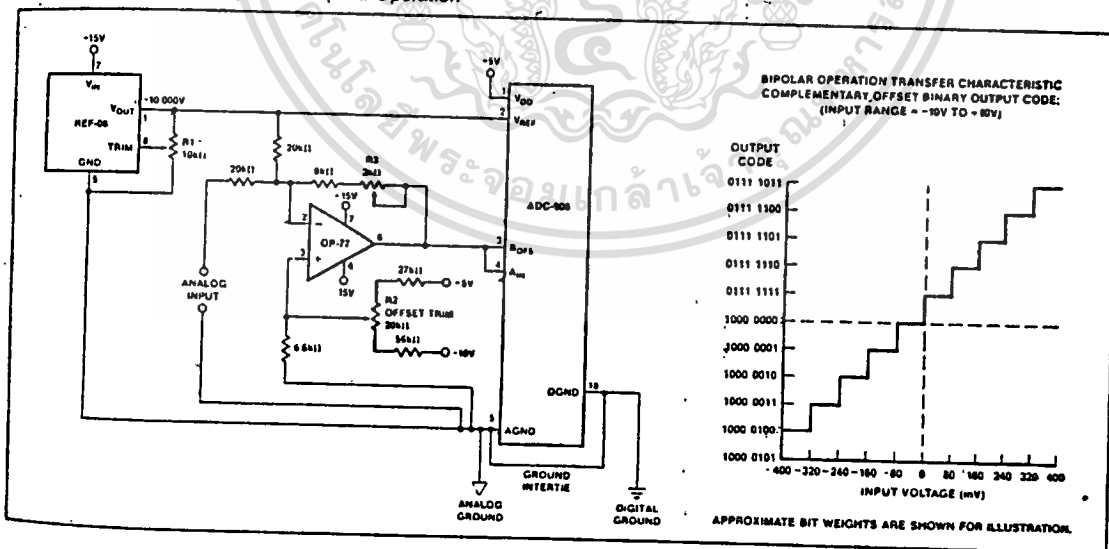
Offset Correction—Conversion offset errors may be corrected by counter-offsetting the buffer amplifier driving A_{IN} . This offset correction may be accomplished by applying a correction current to the buffer's summing junction or by tapping a voltage divider sitting between V_{DD} and V_{REF} , and applying this tap voltage to the noninverting input of the buffer.

Ratiometric Operation—The R-2R type DAC in the ADC-908 permits ratiometric operation of the ADC. Performance degradation may, however, occur as V_{REF} varies from $-10.000V$. This decrease in performance is due to comparator limitations including offset-voltage, gain, and input noise.

The ADC-908 uses the reference as a power supply for the comparator to increase speed and accuracy. Reference voltages of a magnitude less than $-9V$ must be avoided for accurate comparator operation. For best accuracy, the use of a $0.1\mu F$ bypass capacitor from V_{REF} (Pin 2 to AGND) is recommended.

Power Supply Bypassing—For best accuracy, V_{DD} (Pin 1) should be bypassed to AGND with a $0.1\mu F$ capacitor.

FIGURE 9: Complementary Offset Bipolar Operation



HD14518B, HD14520B

Dual BCD Up Counter.....HD14518B

Dual Binary Up Counter.....HD14520B

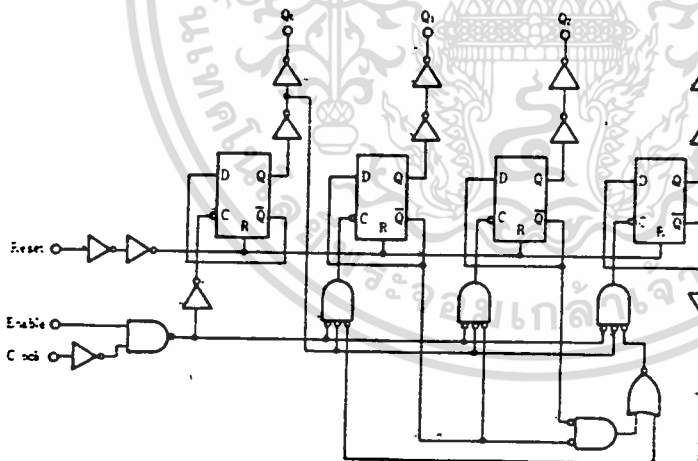
The HD14518B dual BCD counter and the HD14520B dual binary counter consist of two identical, independent, internally synchronous 4-stage counters. The counter stages are type D flip-flops, with interchangeable Clock and Enable lines for incrementing on either the positive-going or negative-going transition as required when cascading multiple stages. Each counter can be cleared by applying a high level on the Reset line. In addition, the HD14518B will count out of all undefined states within two clock periods. These complementary MOS up counters find primary use in multi-stage synchronous or ripple counting applications requiring low power dissipation and/or high noise immunity.

FEATURES

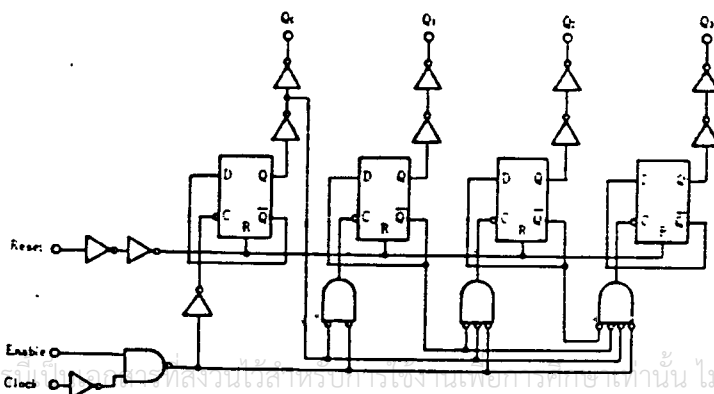
- Quiescent Current = 5nA/pkg typ. @5V
- Supply Voltage Range = 3 to 18V
- Internally Synchronous for High Internal and External Speeds
- Logic Edge-clocked Design ... Incremented on Positive Transition of Clock or Negative Transition of Enable
- 6MHz Counting Rate
- Capable of Driving One Low-power Schottky TTL Load Over the Rated Temperature Range

LOGIC DIAGRAM

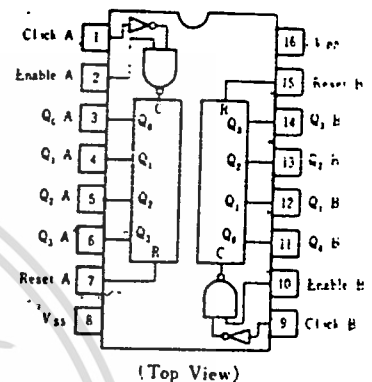
● HD14518B (1/2)



● HD14520B (1/2)



PIN ARRANGEMENT



TRUTH TABLE

Clock	Enable	Reset	Action
↑	1	0	Increment Counter
0	↓	0	Increment Counter
×	×	0	No Change
×	↑	0	No Change
↑	0	0	No Change
1	↓	0	No Change
×	×	1	$Q_0 \sim Q_3 = 0$

× = Don't Care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาก่อนหน้านี้ถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

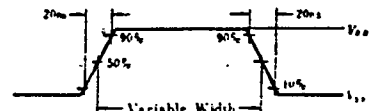
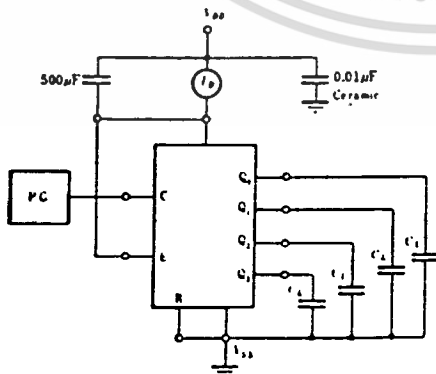
■ ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V_{DD} (V)	Test Conditions	-40°C		25°C			85°C		Unit
				min	max	min	typ	max	min	max	
Output Voltage	V_{OL}	5.0	$V_{in} = V_{DD}$ or 0	—	0.05	—	0	0.05	—	0.05	V
		10		—	0.05	—	0	0.05	—	0.05	
		15		—	0.05	—	0	0.05	—	0.05	
	V_{OH}	5.0	$V_{in} = 0$ or V_{DD}	4.95	—	4.95	5.0	—	4.95	—	V
		10		9.95	—	9.95	10	—	9.95	—	
		15		14.95	—	14.95	15	—	14.95	—	
Input Voltage	V_{IL}	5.0	$V_{OL} = 4.5$ or $0.5V$	—	1.5	—	2.25	1.5	—	1.5	V
		10	$V_{OL} = 9.0$ or $1.0V$	—	3.0	—	4.50	3.0	—	3.0	
		15	$V_{OL} = 13.5V$ or $1.5V$	—	4.0	—	6.75	4.0	—	4.0	
	V_{IH}	5.0	$V_{OH} = 0.5$ or $4.5V$	3.5	—	3.5	2.75	—	3.5	—	V
		10	$V_{OH} = 1.0$ or $9.0V$	7.0	—	7.0	5.50	—	7.0	—	
		15	$V_{OH} = 1.5$ or $13.5V$	11.0	—	11.0	8.25	—	11.0	—	
Output Drive Current	I_{OH}	5.0	$V_{OH} = 2.5V$	-1.0	—	-0.8	-1.7	—	-0.6	—	mA
		5.0	$V_{OH} = 4.6V$	-0.2	—	-0.16	-0.36	—	-0.12	—	
		10	$V_{OH} = 9.5V$	-0.5	—	-0.4	-0.9	—	-0.3	—	
		15	$V_{OH} = 13.5V$	-1.4	—	-1.2	-3.5	—	-1.0	—	
	I_{OL}	5.0	$V_{OL} = 0.4V$	0.52	—	0.44	0.88	—	0.36	—	mA
		10	$V_{OL} = 0.5V$	1.3	—	1.1	2.25	—	0.9	—	
		15	$V_{OL} = 1.5V$	3.6	—	3.0	8.8	—	2.4	—	
Input Current	I_{in}	15		—	± 0.3	—	± 0.0001	± 0.3	—	± 1.0	μA
Input Capacitance	C_{in}		$V_{in} = 0$	—	—	—	5.0	7.5	—	—	pF
Quiescent Current	I_{DD}	5.0	Zero Signal, per Package	—	20	—	0.005	20	—	150	μA
		10		—	40	—	0.010	40	—	300	
		15		—	80	—	0.015	80	—	600	
Total Supply Current*	I_T	5.0	Dynamic + I_{DD} , per Gate	—	—	—	0.6	—	—	—	μA
		10		—	—	—	1.2	—	—	—	
		15	$C_L = 50pF$, $f = 1kHz$	—	—	—	1.7	—	—	—	

* To calculate total supply current at frequency other than 1kHz.

* $V_{DD} = 5.0V$ $I_T = (0.6 \mu A/kHz) f + I_{DD}$. * $V_{DD} = 10V$ $I_T = (1.2 \mu A/kHz) f + I_{DD}$. * $V_{DD} = 15V$ $I_T = (1.7 \mu A/kHz) f + I_{DD}$

■ POWER DISSIPATION TEST CIRCUIT AND WAVEFORM

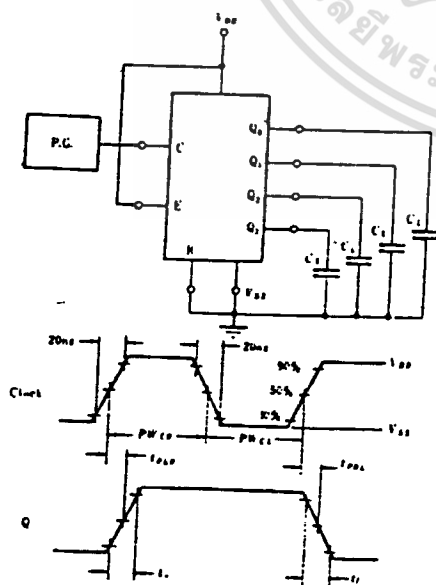


SWITCHING CHARACTERISTICS ($C_L=50\text{pF}$, $T_a=25^\circ\text{C}$)

Characteristic	Symbol	$V_{DD}(\text{V})$	min	typ	max	Unit
Output Rise Time	t_r	5.0	—	180	360	ns
		10	—	90	180	
		15	—	65	130	
Output Fall Time	t_f	5.0	—	130	250	ns
		10	—	50	100	
		15	—	40	80	
Propagation Delay Time	Clock	5.0	—	280	560	ns
		10	—	115	230	
		15	—	80	160	
	Reset	5.0	—	440	800	
		10	—	160	300	
		15	—	110	220	
Clock Pulse Width	PW_{CK} PW_{CL}	5.0	200	100	—	ns
		10	100	50	—	
		15	70	35	—	
Clock Frequency	PRF	5.0	—	5.0	2.5	MHz
		10	—	10.0	5.0	
		15	—	15.0	7.5	
Clock Pulse or Enable Rise and Fall Time	t_r, t_f	5.0	—	—	15	μs
		10	—	—	15	
		15	—	—	15	
Enable Pulse Width	PW_E	5.0	440	220	—	ns
		10	200	100	—	
		15	140	70	—	
Reset Pulse Width	PW_R	5.0	250	125	—	ns
		10	110	55	—	
		15	80	40	—	

SWITCHING TIME TEST CIRCUIT

TIMING DIAGRAM

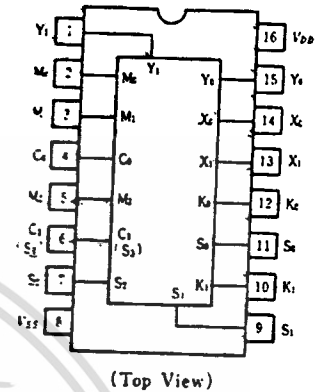


HD14554B

2-bit by 2-bit Parallel Binary Multiplier

The HD14554B 2 × 2-bit parallel binary multiplier can perform the multiplication of two binary numbers and simultaneously add two other binary numbers to the product. The HD14554B has two multiplicand inputs (X0 and X1), two multiplier inputs (Y0 and Y1), five cascading or adding inputs (K0, K1, M0, M1, and M2), and five sum and carry outputs (S0, S1, S2, C1 [S3], and C0). The basic multiplier can be expanded into a straight-forward m-bit by n-bit parallel multiplier without additional logic elements. Application areas include arithmetic processing (multiplying/adding, obtaining square roots, polynomial evaluation, obtaining reciprocals, and dividing), Fast Fourier Transform processing, digital filtering, communications (convolution and correlation), and process and machine controls.

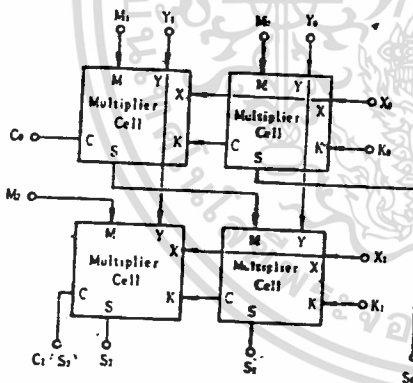
PIN ARRANGEMENT



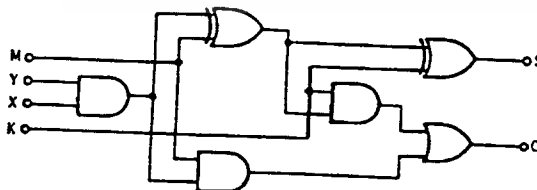
FEATURES

- All Outputs Buffered
- Quiescent Current = 5nA/pkg typ. @5V
- Straight-forward m-bit n-bit Expansion
- No Additional Logic Elements Needed for Expansion
- Multiplies and Adds Simultaneously
- Positive Logic Design
- Supply Voltage Range = 3 to 18V
- Capable of Driving One Low-power Schottky TTL Load Over the Rated Temperature Range

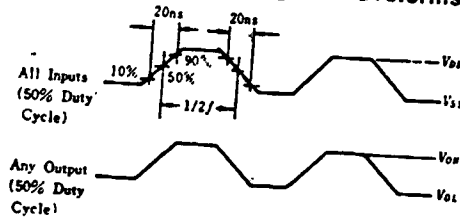
LOGIC DIAGRAM



Multiplier Cell

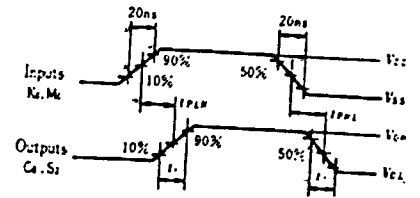


Dynamic Power Dissipation Signal Waveforms



Note: All Outputs connected to respective C_L loads.
 f —system clock frequency

Dynamic Signal Waveforms



Notes: For K_1 to C_1 : Inputs X_1, X_2, Y_1, Y_2, K_1 , and M_1 low, and inputs M_2 and M_3 high.
 For M_1 to S_1 : Inputs X_1, Y_1 , and K_1 low, and inputs X_2, Y_2, K_2, M_2 , and M_3 high.

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	$V_{DD}(V)$	Test Conditions	-40°C		25°C			85°C		Unit
				min	max	min	typ	max	min	max	
Output Voltage	V_{OL}	5.0	$V_{DD} - V_{DD}$ or 0	—	0.05	—	0	0.05	—	0.05	V
		10		—	0.05	—	0	0.05	—	0.05	
		15		—	0.05	—	0	0.05	—	0.05	
	V_{OH}	5.0	$V_{DD} - 0$ or V_{DD}	4.95	—	4.95	5.0	—	4.95	—	V
		10		9.95	—	9.95	10	—	9.95	—	
		15		14.95	—	14.95	15	—	14.95	—	
Input Voltage	V_{IL}	5.0	$V_{DD} - 4.5$ or 0.5V	—	1.5	—	2.25	1.5	—	1.5	V
		10	$V_{DD} - 9.0$ or 1.0V	—	3.0	—	4.50	3.0	—	3.0	
		15	$V_{DD} - 13.5$ or 1.5V	—	4.0	—	6.75	4.0	—	4.0	
	V_{IH}	5.0	$V_{DD} - 0.5$ or 4.5V	3.5	—	3.5	2.75	—	3.5	—	V
		10	$V_{DD} - 1.0$ or 9.0V	7.0	—	7.0	5.50	—	7.0	—	
		15	$V_{DD} - 1.5$ or 13.5V	11.0	—	11.0	8.25	—	11.0	—	
Output Drive Current	I_{OH}	5.0	$V_{OH} - 2.5V$	-1.0	—	-0.8	-1.7	—	-0.6	—	mA
		5.0	$V_{OH} - 4.6V$	-0.2	—	-0.16	-0.36	—	-0.12	—	
		10	$V_{OH} - 9.5V$	-0.5	—	-0.4	-0.9	—	-0.3	—	
		15	$V_{OH} - 13.5V$	-1.4	—	-1.2	-3.5	—	-1.0	—	
	I_{OL}	5.0	$V_{OL} - 0.4V$	0.52	—	0.44	0.88	—	0.36	—	mA
		10	$V_{OL} - 0.5V$	1.3	—	1.1	2.25	—	0.9	—	
		15	$V_{OL} - 1.5V$	3.6	—	3.0	8.8	—	2.4	—	
Input Current	I_{in}	15	$V_{DD} = 0$	—	± 0.3	—	± 0.00001	± 0.3	—	± 1.0	μA
Input Capacitance	C_{in}		$V_{DD} = 0$	—	—	—	5.0	7.5	—	—	pF
Quiescent Current	I_{DD}	5.0	Zero Signal, per Package	—	20	—	0.005	20	—	150	μA
		10		—	40	—	0.010	40	—	300	
		15		—	80	—	0.015	80	—	600	
Total Supply Current*	I_T	5.0	Dynamic + I_{DD}	—	—	—	1.0	—	—	—	μA
		10	per Gate	—	—	—	2.0	—	—	—	
		15	$C_L = 50pF, f = 1kHz$	—	—	—	3.0	—	—	—	

* To calculate total supply current at frequency other than 1kHz.

@ $V_{DD} = 5V$ $I_T = (1.0 \mu A/kHz)f + I_{DD}$. @ $V_{DD} = 10V$ $I_T = (2.0 \mu A/kHz)f + I_{DD}$. @ $V_{DD} = 15V$ $I_T = (3.0 \mu A/kHz)f + I_{DD}$

■ SWITCHING CHARACTERISTICS ($C_L = 50\text{pF}$, $T_a = 25^\circ\text{C}$)

Characteristic		Symbol	$V_{DD}(V)$	min	typ	max	Unit
Output Rise Time		t_r	5.0	—	180	400	ns
			10	—	90	200	
			15	—	65	160	
Output Fall Time		t_f	5.0	—	100	200	ns
			10	—	50	100	
			15	—	37	80	
Propagation Delay Time	K_0 to C_0	t_{PLH}, t_{PLL}	5.0	—	270	675	ns
			10	—	115	290	
			15	—	85	215	
	M_0 to S_1		5.0	—	680	1700	
			10	—	280	750	
			15	—	210	570	



กิตติกรรมประกาศ

ขอขอบคุณ อาจารย์ธำรงค์ดี สุกใส เป็นอย่างสูงที่ได้ช่วยให้คำปรึกษา และช่วยแนะนำในการแก้ไขปัญหาต่างๆ ที่เกิดขึ้นมาโดยตลอดจนปริญานิพนธ์นี้ สำเร็จลุล่วงไปได้ด้วยดี

นายคณิต บุญนำ
นายอาริต ธรรมโน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. RODNAY ZAKS, "PROGRAMMING THE Z-80", SYBEX, 1980
2. JAMES W. COFFRON, "Z-80 APPLICATIONS", SYBEX, 1983
3. Z. M. A. ISMAIL AND M. A. H. ABDUL-KARIM, "CMOS DIGITAL WATTMETER DESIGN", "IEEE"

