



ระบบแจ้งเพลิงไหม้และรักษาความปลอดภัยแบบอัตโนมัติ

ชุดควบคุมกลาง

AUTOMATIC FIRE ALARM AND SECURITY SYSTEM

MAIN CONTROL UNIT





ปีการศึกษา 2533
ระบบแจ้งเหตุเพลิงไหม้และรักษาความปลอดภัยแบบอัตโนมัติ
ส่วนที่ 1 ชุดควบคุมกลาง
(Automatic Fire Alarm and Security System)
(Main Control Unit)

โดย

- | | | |
|----------------|--------------|--------|
| 1. นายจวิฑ | ฉิติประเสริฐ | 313407 |
| 2. นายปรีพันธ์ | ชาลิมิ | 313412 |
| 3. นายปรีชา | ไตรทาน | 313413 |
| 4. นายปัญญา | ธรรมชาติ | 313414 |
| 5. นายมาน | ไชยเสน | 313417 |
| 6. นายวินัย | ทองตัน | 313423 |

อาจารย์ที่ปรึกษา

อาจารย์นิกร สขตมตันติ

เลขหมู่	T-33078 ค 5
เลขทะเบียน	Od7911
วัน, เดือน, ปี	12 ก.ค. 34

(0)27911



ปริญญาโท ปีการศึกษา 2533

ภาควิชาเทคโนโลยีอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

เรื่อง ระบบแจ้งเหตุเพลิงไหม้ และรักษาความปลอดภัยแบบอัตโนมัติ

(Automatic Fire Alarm and Security Systems)

ส่วนที่ 1 ชุดควบคุมกลาง

(Part 1 Main Control Unit)

ผู้จัดทำ

- 1. นายจวัช อิติประเสริฐ 313407
- 2. นายปรีพันธ์ ชาลิมิ 313412
- 3. นายปรีชา ไตรทาน 313413
- 4. นายปัญญา ธรรมชาติ 313414
- 5. นายมานู ไชยเสน 313417
- 6. นายวินัย ทองตัน 313423

..... อาจารย์ที่ปรึกษา

(อาจารย์เนกร สขตมตันเต็)

..... กรรมการ

()

..... กรรมการ

()

ระบบแจ้งเหตุเพลิงไหม้ และรักษาความปลอดภัยแบบอัตโนมัติ
ส่วนที่ 1 ชุดควบคุมกลาง

(Automatic Fire Alarm and Security System)
(Part 1 Main Control Unit)

1.	นายจวัช	จิติประเสริฐ	313407
2.	นายปรีพันธ์	ชาลิมี	313412
3.	นายปรีชา	ไตรทาน	313413
4.	นายปัญญา	ธรรมชาติ	313414
5.	นายมานู	ไชยเสน	313417
6.	นายวินัย	ทองตัน	313423

ปีการศึกษา 2533

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้ได้เสนอแนวทางการออกแบบ ระบบ Automatic Building Control. ในที่นี้จะกล่าวถึงเพียง ระบบรักษาความปลอดภัย (Security System) กับระบบแจ้งเหตุเพลิงไหม้ (Fire Alarm System) ซึ่งทั้งสองระบบ ใช้เทคนิคในการส่งข้อมูลแบบใหม่คือ ใช้สัญญาณที่ส่งไปตามสายหนึ่งคู่สาย ขณะเดียวกัน สัญญาณเดียวกันนี้จะเป็นแหล่งจ่าย power ให้กับอุปกรณ์หรือ Sensor ต่างๆ ที่ต่ออยู่บนสายคู่สายนี้

ความเร็วในการส่งข้อมูล 4800 bit/sec การติดต่อกับ sensor มีอยู่ด้วยกัน 2 Mode คือ Polling mode, และ Command mode โดยแต่ละ Mode จะทำงานตาม ระดับการทำงานที่ถูควบคุมโดย Software ความสามารถของระบบนี้ ก็คือสามารถชี้จุดที่เกิด Alarm ได้แม่นยำและถูกต้อง อันจะส่งผลให้เราทราบเหตุการณ์และช่วยเหลือได้ทันที.

Automatic Fire Alarm and Security System

Part 1 Main Control Unit

By	1 Mr.TAWAT	TITIPRASERT	313407
	2 Mr.PARIPAN	SALIMEE	313412
	3 Mr.PREECHA	TRITARN	313413
	4 Mr.PANYA	THAMACHART	313414
	5 Mr.MANOO	CHAISEN	313417
	6 Mr.WINAI	THONGTAN	313423

Year 1990

Abstact

This Thesis will present the idea to design Automatic Building Control System and this thesis will mention only security system and fire Alarm system which these two system design according to state of the art technology data communication by tramitting data in single cable pair along with power supply to the equipment or sensor which are connected parallel together on this cable pair.

Data transmission speed from Main Control unit is 4800 bit/sec communication between each sensor have 2 different mode. Polling mode and command mode, Each mode operate and control by software. The outstanding performance of the system can show any fault Alarm to the right location this will cause us monitoring all the incident and any assistance or help can be done at once.

สารบัญ

	หน้า	
บทที่ 1	บทนำ	1
บทที่ 2	ความเป็นมาและแนวความคิดในการพัฒนาชุดระบบ	2
บทที่ 3	ทฤษฎีการทำงานของระบบ	6
บทที่ 4	การกำหนดรูปแบบการรับส่งข้อมูล	8
บทที่ 5	การทำงานของ Communication processor unit (cp)	10
บทที่ 6	การทำงานของ Communication power supply	12
บทที่ 7	การออกแบบ Communication power supply	26
บทที่ 8	การออกแบบ Soft ware	61
บทที่ 9	รายละเอียดวงจร และแผงวงจร	68
บทที่ 10	สรุปผลการทดลอง	72
หนังสืออ้างอิง		74
กิตติกรรมประกาศ		75
ภาคผนวก		A1 - A40

บทนำ

(INTRODUCTION)

ปัจจุบันนี้ประชาชนโดยทั่วไปต้องประสบภัยพิบัติหลายรูปแบบ เช่น อัคคีภัย การโจรกรรม อุทกภัย เป็นต้น แต่ภัยที่เกิดบ่อยที่สุดและทำความเสียหายแก่ทรัพย์สินและชีวิต บ่อยที่สุดได้แก่ภัยที่เกิดจากการโจรกรรมและอัคคีภัย ดังนั้นจึงมีการพัฒนาระบบป้องกันภัยขึ้นมาจำหน่ายในท้องตลาดกันหลายระบบ เช่น ระบบ HARD WIRE เป็นระบบสายๆ ใช้สายหนึ่งคู่สายต่อกับ SENSOR หนึ่งตัวหลายตัวต่อขนานกัน ข้อเสียของระบบนี้ไม่สามารถที่ระบุได้ว่า SENSOR ตัวไหนทำงาน แต่จะบอกเป็น ZONE กว้างๆ ถ้าจะให้ระบุได้ว่า SENSOR หรือตำแหน่งที่เกิดเหตุแน่นอนก็สามารถทำได้ แต่จะต้องคู่สายเป็นจำนวนมาก เช่น เราต้องการระบุตำแหน่งที่เกิดเหตุ 100 จุด เราจำเป็นต้องใช้สายไฟ เท่ากับ $100 \times 2 = 200$ คู่สาย ซึ่งเป็นการสิ้นเปลืองค่าใช้จ่ายในการติดตั้งและต้องการเนื้อที่ติดตั้ง การติดตั้งลำบาก บางระบบใช้ Computer ควบคุมและแก้ปัญหาต่างๆ ที่กล่าวมาข้างต้นได้แต่ก็เกิดปัญหาเพราะว่าระบบนี้ต้องนำเข้ามาจากต่างประเทศ เทคโนโลยีต่างๆ ทางบริษัทผู้ผลิตจะปกปิด spare part ต่างๆ ก็พึ่งหาบริษัทผู้ผลิตแต่เพียงผู้เดียว ทำให้ค่าใช้จ่ายสูงมาก จนไม่สามารถที่นำมาติดตั้งป้องกันทรัพย์สินที่มีราคาปานกลางลงมา เพราะไม่คุ้มการลงทุน

เพื่อแก้ปัญหาต่างๆ ที่กล่าวมา บริษัท อินเทอร์เน็ต บับเบิ้ล เสนอหลักการออกแบบ ระบบ Automatic Fire Alarm และ Security ขึ้นมาซึ่งมีข้อดีดังต่อไปนี้:

1. ใช้ IBM - AT เป็น CPU ในการควบคุมระบบซึ่งเป็นที่แพร่หลาย ทุกคนคุ้นเคย เพราะเป็นระบบเปิดทั้ง Hardware และ Software ทำให้ผู้ใช้งานสามารถพัฒนา Program ควบคุมของระบบขึ้นใช้เองได้โดยไม่ลำบากและก็เป็นความลับเฉพาะตัวหรือบริษัทได้
2. สามารถลดจำนวนคู่สายที่ใช้ซึ่งระบบนี้ คู่สายเพียงหนึ่งคู่สายไม่ว่า Sensor จะมีกี่ตัวก็ตาม
3. สามารถระบุตำแหน่งที่เกิดเหตุแน่นอน
4. มีระบบตรวจสอบหาอาการเสียได้เองทุกเวลา เช่น สายขาด หรือ Sensor ชำรุด
5. มีขนาดเล็กและติดตั้งได้ง่ายและราคาถูก

บทที่ 2

การพัฒนาโครงสร้างของ Fire alarm และ Security System

2.1 แนวความคิดในการพัฒนา

สืบเนื่องมาจากในภาวะปัจจุบัน มีการก่อสร้างอาคารขนาดใหญ่สูงหลาย ๆ ชั้น เช่น โรงแรม, ศูนย์การค้า, สำนักงาน, โรงงานอุตสาหกรรม เป็นต้น แต่ละสถานที่ ดังกล่าวล้วนแต่เป็นอาคารขนาดใหญ่ทั้งสิ้น สิ่งที่น่ากังวลที่สุดก็คือ บรรดาสิ่งก่อสร้างเหล่านั้นต้องใช้ทุนทรัพย์มหาศาลสร้างซึ่งจะเกิดปัญหาต่างๆ ตามมา สามารถแยกออกเป็นประเด็นที่สำคัญ 2 ประการคือ

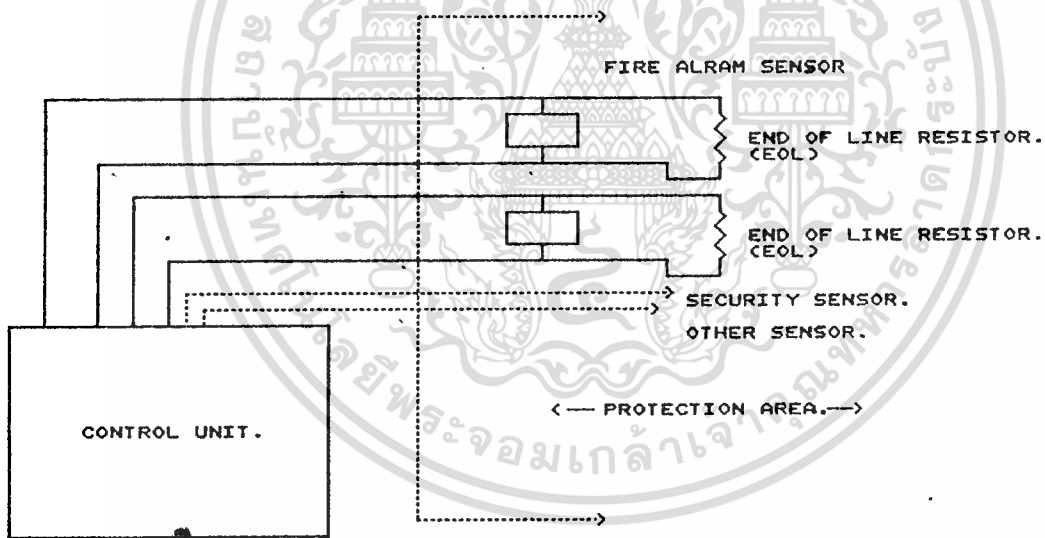
2.1.1 ทำอย่างไรจึงจะป้องกันภัยพิบัติอันจะเกิดขึ้นกับชีวิตและทรัพย์สิน-
ราคาแพงนี้ได้ ซึ่งภัยพิบัตินั้นได้แก่ ไฟไหม้.

2.1.2 ทำอย่างไรชีวิตและทรัพย์สินที่อยู่ในตัวอาคารจะปลอดภัยจากการโจรกรรม

จากปัญหาที่เกิดขึ้นดังกล่าวซึ่งมีการพัฒนาระบบแจ้งเหตุไฟไหม้
และระบบแจ้งเหตุการโจรกรรม (Fire alarm System และ Security System)

2.2 ประวัติการพัฒนา Fire alarm System และ Security System

2.2.1. แบบ Hardwire หมายถึงทุก ๆ Sensor จะมีสายเชื่อมต่อมายังส่วนควบคุม (Control Unit) ซึ่งวิธีการนี้ทำให้ต้องใช้สายมาก ยิ่ง Sensor มากตัว จำนวนสายก็เพิ่มมากขึ้นเป็นเงาตามตัว ผลที่ตามมาทำให้สิ้นเปลืองค่าใช้จ่ายในการซื้อสายไฟ ตลอดจนค่าแรงในการติดตั้งก็มากขึ้น ลักษณะการต่อแบบ Hardwire แสดงในรูปแบบที่ 2.1

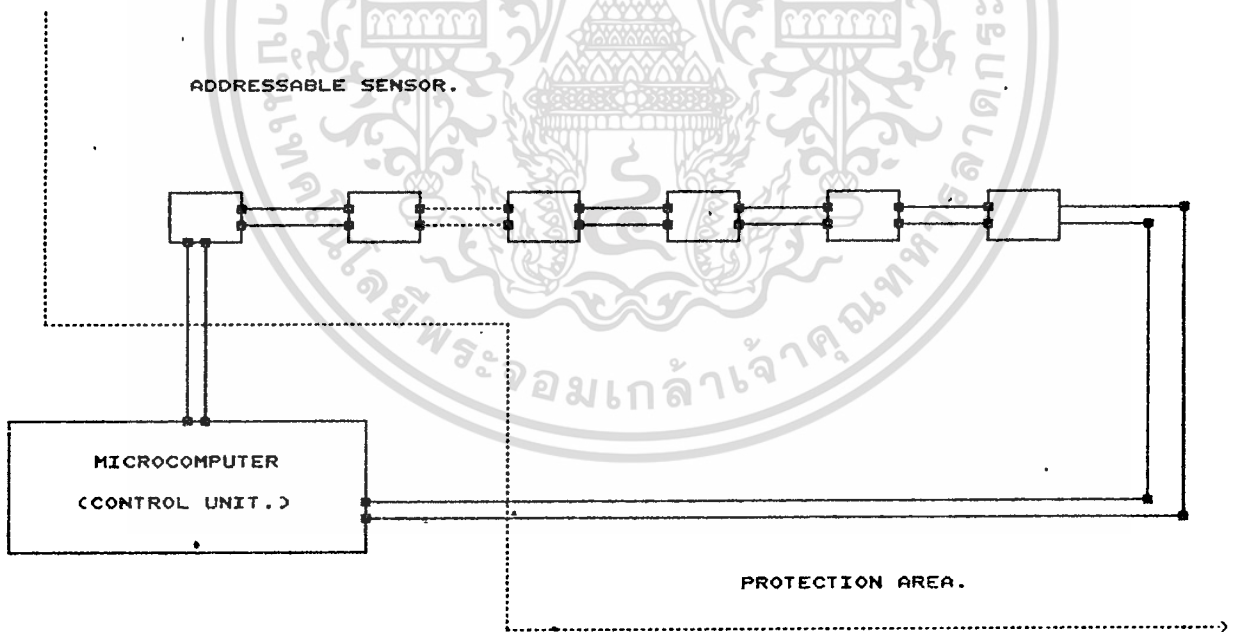


รูปที่ 2.1 แสดงการติดตั้งแบบ Hardwire.

2.2.2. แบบใช้ Microcomputer ควบคุม

เป็นแบบที่ทันสมัยที่ใช้กันอยู่ในปัจจุบัน ลักษณะการทำงานจะใช้สายเพียง 2 เส้นเท่านั้น ต่อเชื่อมกับ Sensor ไม่ว่า sensor จะมากตัวก็ตาม เช่นถ้าเราใช้ Sensor 100 ตัว ในระบบ Hardwire จะต้องใช้สาย = $100 \times 2 = 200$ เส้น (ทั้งนี้ไม่รวมสาย Power ที่จะต้องจ่ายไฟเลี้ยง Sensor)

ในระบบ Microcomputer จะใช้สายเพียง 2 เส้นเท่านั้นซึ่งจะเห็นได้ว่า ระบบนี้ประหยัดสายไฟ และค่าติดตั้งก็ถูกด้วย ลักษณะการต่อแบบใช้ Microcomputer ควบคุม แสดงดังรูป 2.2



รูปที่ 2.2 แสดงการติดตั้งแบบใช้ Microcomputer

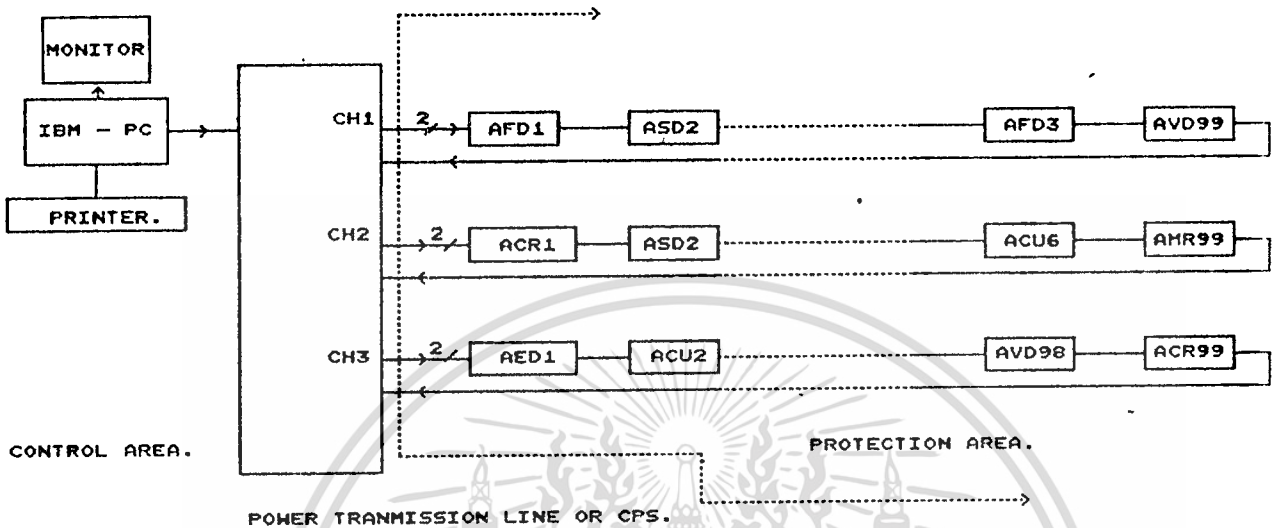
เราสามารถสรุปผล ข้อดีข้อเสียของแบบ Hardwire กับแบบ Microcomputer ได้ดังนี้

แบบ Hardwire.

แบบ Microcomputer.

- | | |
|---|---|
| 1) ใช้สายในการติดตั้งมาก. | 1) ใช้สายในการติดตั้งเพียง 2 เส้น. |
| 2) เสียค่าใช้จ่ายในการซื้อสายมาก. | 2) ใช้ค่าใช้จ่ายในการซื้อสายน้อย. |
| 3) เสียค่าใช้จ่ายในการติดตั้งมาก. | 3) เสียค่าใช้จ่ายในการติดตั้งน้อย. |
| 4) ใช้เนื้อที่ในการติดตั้งมาก. | 4) ใช้เนื้อที่ในการติดตั้งน้อย. |
| 5) การบำรุงรักษาทำได้ลำบาก
(เพราะจำนวนคู่สายมาก). | 5) การบำรุงรักษากระทำได้ง่ายและ
รวดเร็ว. |
| 6) ไม่มีความยืดหยุ่นตัว ในบางครั้ง
ติดตั้งไปแล้ว แก้ไขไม่ได้หรือ
ลำบาก. | 6) มีความยืดหยุ่นตัว แก้ไขง่ายเพราะใช้
Software. |

ทฤษฎีและการทำงานของ Fire alarm และ Security System



รูปที่ 3.1

แทน Sensor ตัวที่ 1 ถึง 100 ; x บอกลำดับของ Sensor เช่น

: Sensor ตัวที่ 1 เป็น Addressable Fire detector (AFD)

: Sensor ตัวที่ 2 เป็น Addressable Security detector (ASD)

: Sensor ตัวที่ 100 เป็น Addressable Vibration detector (AVD)

: Sensor ตัวที่ 80 เป็น Addressable Manual Station (AMS)

: Sensor ตัวที่ 1 เป็น Addressable Command Unit (ACU)

: Sensor ตัวที่ 2 เป็น Addressable Motion detector (AMD)

: Card Reader ตัวที่ 1 Addressable Card Reader

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

จากรูปที่ 3.1 มีขั้นตอนการทำงานแบ่งออกเป็น 2 mode ได้ดังนี้

1. Polling mode

IBM -PC (cpu) ส่งข้อมูลออกทาง com1, และ com 2 ผ่าน Power Transmission line (cps) ภายใน cps จะมี communication Processor (cp) เลือกส่งออกทางช่องสัญญาณ CH1 โดยส่งข้อมูลหรือสัญญาณ ออกมา 2 word โดย word แรกเป็น Address word word ที่สองเป็น command word สมมติว่าขณะนี้เป็นของ AFD1 จะเห็นได้ว่า Sensor ทุกตัวที่อยู่ใน CH1 จะรับข้อมูลพร้อมกันทุกตัว แต่จะมีเพียง AFD1 เท่านั้นที่มีค่า Address เหมือนกับ Address ที่ส่งมาจาก CPU

เมื่อ AFD1 เปรียบเทียบ Address เสร็จแล้วก็จะส่งสัญญาณกลับไปอีก 2 word word แรกเป็น Address word และ word ที่สองเป็น status word เมื่อ CPU (IBM-PC) รับข้อมูลเสร็จก็จะทราบสถานะของ AFD1 ว่าอยู่ในสภาวะปกติหรือผิดปกติ ถ้าอยู่ในสภาวะผิดปกติ เช่น เกิดเพลิงไหม้ IBM-PC ก็จะแสดงบริเวณหรือตำแหน่งที่ถูกเพลิงไหม้ออกจากหน้าจอ Monitor ขณะเดียวกันก็จะพิมพ์ออกทางเครื่องพิมพ์ทำให้เราทราบตำแหน่งที่ถูกไฟไหม้ได้ ถ้าหากเหตุการณ์ปกติ IBM-PC ก็จะส่งสัญญาณไปตาม AFD1 ตัวอื่นๆ อีกจนกระทั่งครบทุกตัวในช่องส่งสัญญาณ IBM-PC ก็จะ scan มาที่ CH2, CH3 จะปฏิบัติการต่อไป

2. Command Mode

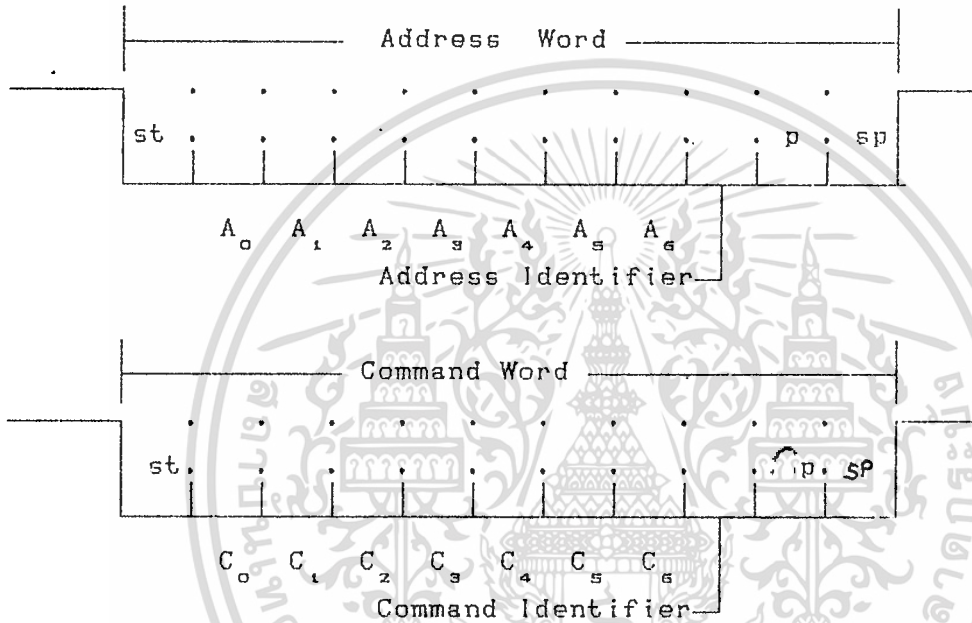
ใน mode ที่เป็น mode ของการสั่งการให้ ให้ AFD หรือ Sensor ตัวอื่นปฏิบัติการตามคำสั่งที่เราต้องการ เช่น เมื่อ AFD1 แจ้งเหตุเพลิงไหม้โดยส่งสัญญาณตอบกลับมา เมื่อ IBM-PC ทราบเหตุการณ์ก็จะส่ง Address word และ Command word ไปที่ AFD1 ที่อยู่ในบริเวณเกิดเหตุ เมื่อ AFD1 ได้รับ Command Word ก็จะสั่งให้ ตัดไฟที่จ่ายให้เครื่องปรับอากาศหยุดทำงาน เพื่อป้องกันไม่ให้เพลิงลุกไหม้มากยิ่งขึ้น ขณะเดียวกันก็จะสั่งให้หน่วยควบคุมอาคารทำงานเพื่อตัดควันทันไฟออกจากบริเวณที่ถูกเพลิงไหม้ เพื่อให้ควันทันไฟลดน้อยลง คนงานหรือนักงานที่อยู่ในบริเวณนั้นก็มีโอกาสหนีเอาชีวิตรอดออกมาได้ โดยไม่สลักควันทันไฟ

บทที่ 4

ข้อกำหนดและรูปแบบของการรับส่งข้อมูล

การรับส่งข้อมูล มีหลักการดังนี้

4.1 IBM - AT จะส่งข้อมูลติดต่อสื่อสารการ AFD ASD ผ่านทาง Serial port com 1 และ com 2 ดังรูปที่ 4.1



รูปที่ 4.1 ข้อมูลที่ส่งออก com1, com2

A₀-A₆ เป็นค่าของ Address จะเห็นได้ว่ามี Address อยู่ 7 bit ดังนั้นจะมีขีดความสามารถใน Address ได้ $2^7 = 128$ Address นั้นหมายความว่าใน 1 port หรือ 1-channel จะมี AFD, AFS ได้สูงสุด 128 ตัวและมี Address ไม่ซ้ำกันเลข.

Address Identifier เป็น bit ที่บอกให้ทราบว่า word นี้เป็น Address word ปกติจะมีค่าเป็น "1"

ST คือ Start bit เป็น bit ที่บอกให้ทราบว่า เป็น bit เริ่มต้นของ Address word

SP คือ Stop bit เป็น bit ที่บอกให้ทราบว่า เป็น bit สุดท้ายของ Address word



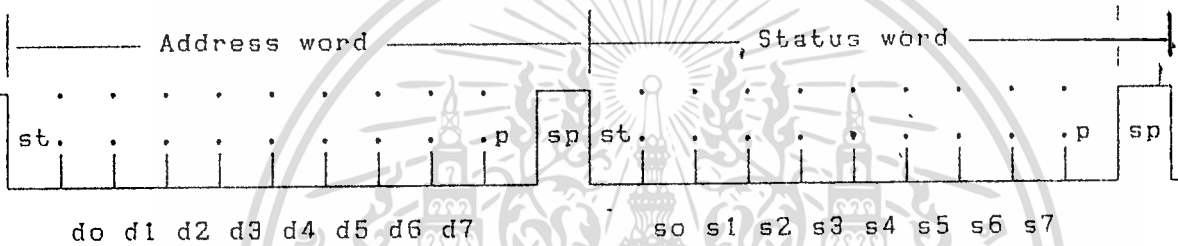
P คือ Parity ใช้สำหรับบอกให้ทราบว่าข้อมูลที่ส่งไปเป็นคู่ หรือคี่

$C_0 - C_6$ เป็นค่าของ Command word ที่มีขีดความสามารถส่งการไปควบคุมไม่ว่ากัน $2^7 = 128$ คำสั่งโดยไม่ซ้ำกันใน 1-port หรือ 1-channel

Command Identifier เป็น bit ที่บอกให้ทราบว่า word นี้เป็น Command word ปกติมีค่าเป็น "0"

การส่งข้อมูลจะส่งข้อมูลในแต่ละครั้งจะส่งออกทีละ 2 Word Word แรกเป็น Address word Word สองเป็น Command word

4.2 การรับข้อมูลของ Com1 และ Com2



รูปที่ 4.2 การรับข้อมูลของ Com1, Com2

เมื่อ AFD และ ASD รับข้อมูลจาก Com1, และ Com2 แล้วจะทำการเปรียบเทียบ Address word ว่า Address match กันหรือไม่ ถ้า Match กันก็จะ echo Address นั้นแล้วพร้อมกับ Status word

$ID_0 - ID_7$ เป็นค่าของ Address ที่ Match กันที่ AFD, ASD echo กลับไปที่ Com1, และ Com2

$S_0 - S_7$ เป็น bit ที่แสดงสถานะต่างๆของ AFD, ASD เช่น สภาวะปกติ, สภาวะ Alarm เป็นต้น

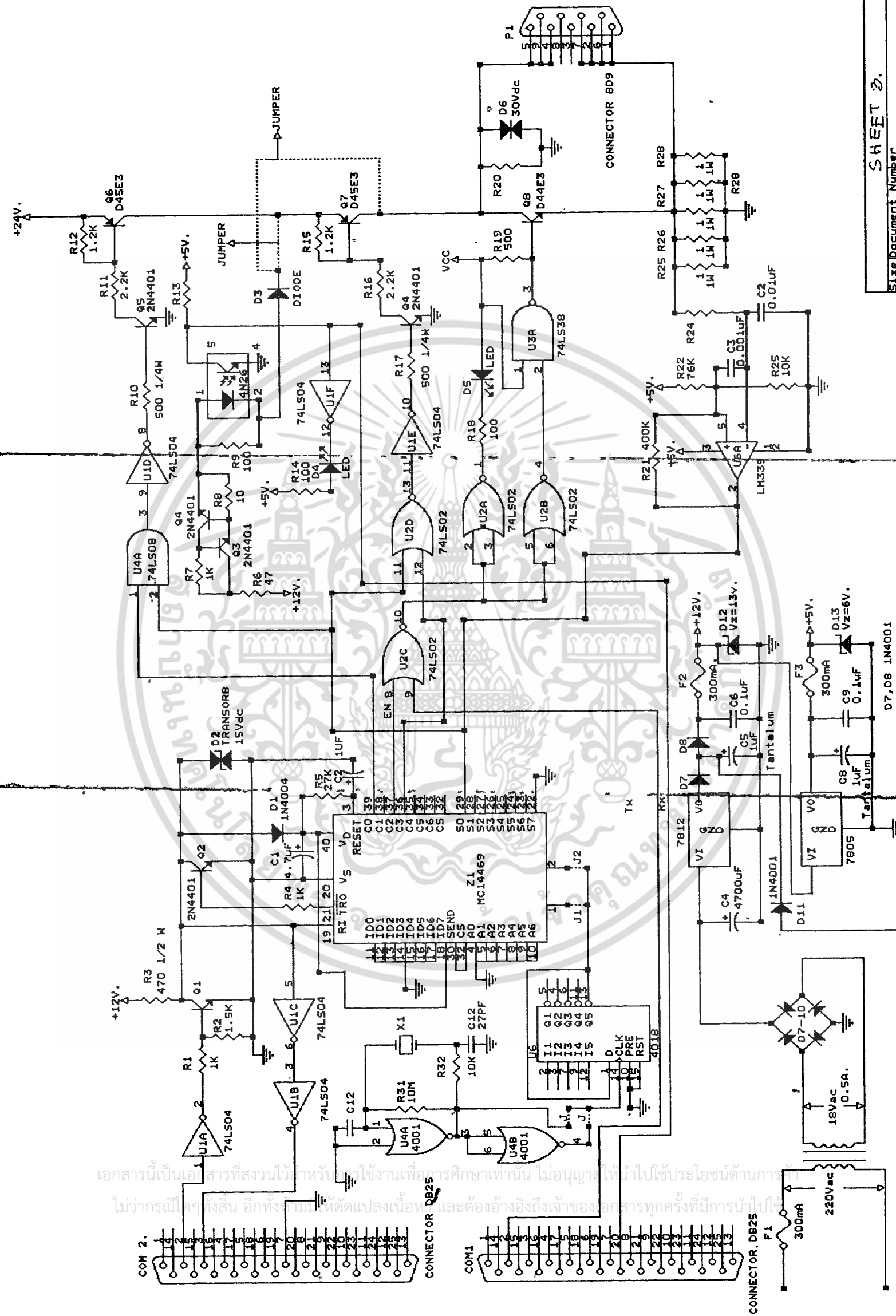
Communication Processor Unit (cp)

5.1 ทฤษฎีการทำงานของ cp เป็น I/O ชนิดหนึ่งทำหน้าที่เป็นตัวรับส่งข้อมูลระหว่าง IBM-AT กับ Addressable Fire Detector (AFD) และ Addressable Security Detector (ASD). ผ่าน Serial port Com1 และ Com2 มีขั้นตอนการทำงาน 2 ขั้นตอน ดังนี้

ขั้นตอนที่ 1 จาก Sheet 3 จะเห็นว่า Z₁ Set ค่า Address ไว้ที่ 000,000 (Address 0) IBM - AT ส่งข้อมูลออกมาทาง Com2 ด้วยข้อมูล 2 word word ที่ 1 เป็น Address 80H word ที่ 2 เป็น Command 00H ผ่าน u1A และ Q1 Q1 จะทำงาน "on" และ "off" ตามข้อมูลที่ส่งมาจาก Com2 และมี phase เหมือนกัน (Speed 4800 bit/sec) Z₁ จะรับข้อมูลเข้าที่ขา 19 (RI) จากนั้นจะนำข้อมูลที่ได้ออกคือ Address word มาเปรียบเทียบกับ ค่า Address ของ Z₁ (00) ถ้า Address เหมือนกัน Command word จะมาปรากฏที่ขา C₀-C₇ ดังนี้

$$\begin{matrix} C_7 & C_6 & C_5 & C_4 & C_3 & C_2 & C_1 & C_0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \end{matrix} = 08 H$$

ID bit เพื่อบอกให้ทราบเป็น Command word จาก U6A เป็น Voltage Comparator จะให้ O/P เป็น "0" (U4A) ให้ O/P เป็น "0" ที่ขา 3 ผ่าน U1D ซึ่งเป็น Not gate ได้ O/P ที่ขา 8 เป็น "1" ทำให้ Q₅ (2N4401) "ON" Q₅ จะ drive ให้ Q₆ "on" ตามขณะเดียวกัน O/P ของ Comparator U6A จะ NOR กับ C₃ = 0 ด้วย U2D ได้ O/P ออกที่ขา 13 เป็น "0" ผ่านวงจร NOT U1E ได้ O/P "1" ไป drive Q₄ และ Q₇ ทำงาน ดังนั้นที่ขา Collector Q₅ มี + 24V ปรากฏอยู่ขณะเดียวกัน C₄ (100/uf) ใน AFD และ ASD (ของ Project group ที่ 2) ก็จะทำการ Charge ประจุ จาก + 24V เพื่อเป็น Supply สำหรับเลี้ยงวงจรต่างๆ ของ Sensor ต่อไป จากที่กล่าวมาเบื้องต้น เมื่อ Z₁ รับ Command word เสร็จแล้ว ก็จะให้ pulse แคมพุทออกที่ขา CS.(32) ส่งไปที่ขา SEND (30) Z₁ จะ echo address word และ Status word (01H) กลับไปโดยส่งออกที่ TRO (21). drive ให้ Q₂ ทำงานตามจังหวะที่ข้อมูลที่ออกจาก TRO ผ่าน NOT gate 2 ตัวคือ U1B, U1C เข้า Rx ของ Com 2 IBM-AT ก็จะทราบว่าข้อมูลที่ส่งไปที่ Z₁ สามารถรับได้และนำไปปฏิบัติการได้ถูกต้องแล้ว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ
 ไม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีที่ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REV	
Size	Document Number
B	
Date:	November 15, 1990 Sheet
	of

SHEET 3.

ขั้นตอนที่ 2 เมื่อ IBM-AT ปฏิบัติขั้นตอนที่ 1 เสร็จแล้ว IBM-AT ก็จะส่งข้อมูลออกทาง Com1 ที่ Tx ซึ่ง Nor(U2C) กับ $C_2 = 0$ (จากขั้นตอนที่ 1) O/P ที่ได้ถูกนำไป NOT (U2A) drive LED(Ds) "ติด" และ "ดับ" ตามสถานะของข้อมูลที่มาจาก Tx ขณะเดียวกันก็ถูกนำไปผ่านวงจร NOT (U2B) จากนั้นก็นำไป NAND กับ $V_{cc} = +5 \text{ v}$ ("1") ด้วย U3A ได้ O/P ไป drive Q_5 ให้ "ON" และ "OFF" ตามจังหวะของข้อมูลที่ถูส่งออกจาก Tx จากวิธีการที่กล่าวมา IBM-AT สามารถติดต่อสื่อสารกับ Sensor ต่างๆได้โดยทาง Connector BD 9 Pin (P_1) ส่วน U6A ทำหน้าที่เป็น Voltage Comparator ทำหน้าที่ป้องกันไม่ให้ Power Transistor Q_5, Q_7, Q_8 เสียหายในกรณีที่ Transmission Line Short จะทำให้ Voltage ที่คร่อม $R_{25}, R_{26}, R_{27}, R_{28}$ มีค่าเพิ่มมากขึ้น ทำให้ Voltage ที่ขา 4 ของ U6A (ขา 3) เป็น "0" ไป NOR (U2D) กับ C_3 ($C_3 = 0$) ให้ O/P เป็น "1" ผ่าน NOT gate (U1E) ทำให้ Q_4, Q_7 ไม่ทำงานตัดไฟ +24 v ออกจาก Transmission Line



บทที่ 6

Communication Power Supply

6.1 หน้าที่

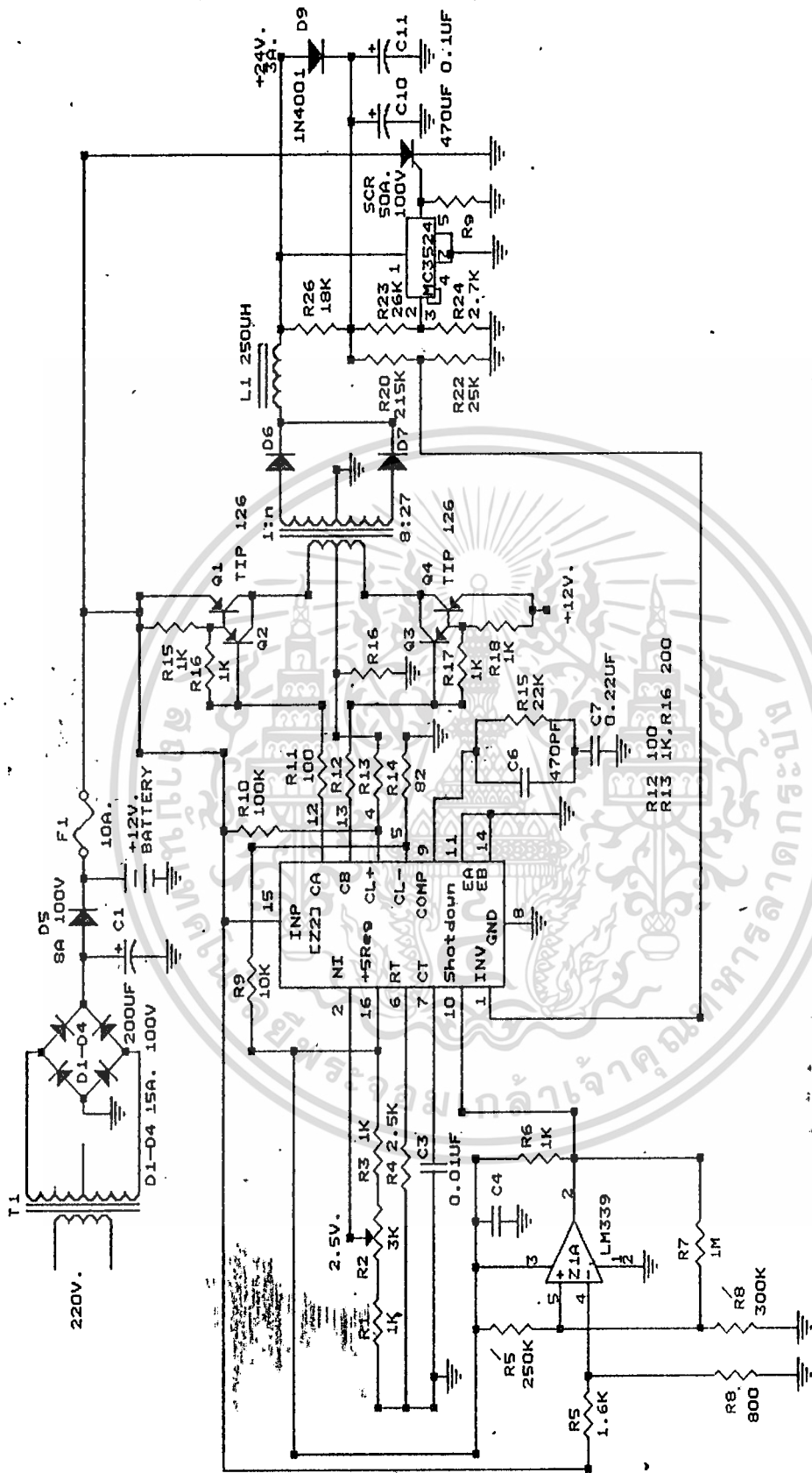
สำหรับเป็นแหล่งจ่ายไฟให้แก่ภาค communication processor ซึ่งภาค communication processor จะส่ง data ด้วยความเร็ว 4800 bit/se เป็น Dc pulse มีระดับ Voltage 0 - 24 volts.

6.2 ทฤษฎีและการทำงาน (ดูวงจร sheet 1 ประกอบ)

communication power supply ซึ่งเรียกว่า CPS เป็นแหล่งจ่ายไฟแบบ switching regulator โดยมีความถี่ในการ switch 40 KHz ให้เอาต์พุตโวลต์เต็ม (V_o) +24 Vdc กระแสเอาต์พุต (I_o) เท่ากับ 5 Amp มี Battery (แบบ Lead Acid) ซึ่งเป็นแบบไม่ต้องบำรุงรักษาขนาด 12V, 6 AH สำหรับ Back up ในขณะที่ไฟ line 220 Vac ดับ การทำงานของวงจร CPS สามารถอธิบายได้เป็นส่วน ดังนี้

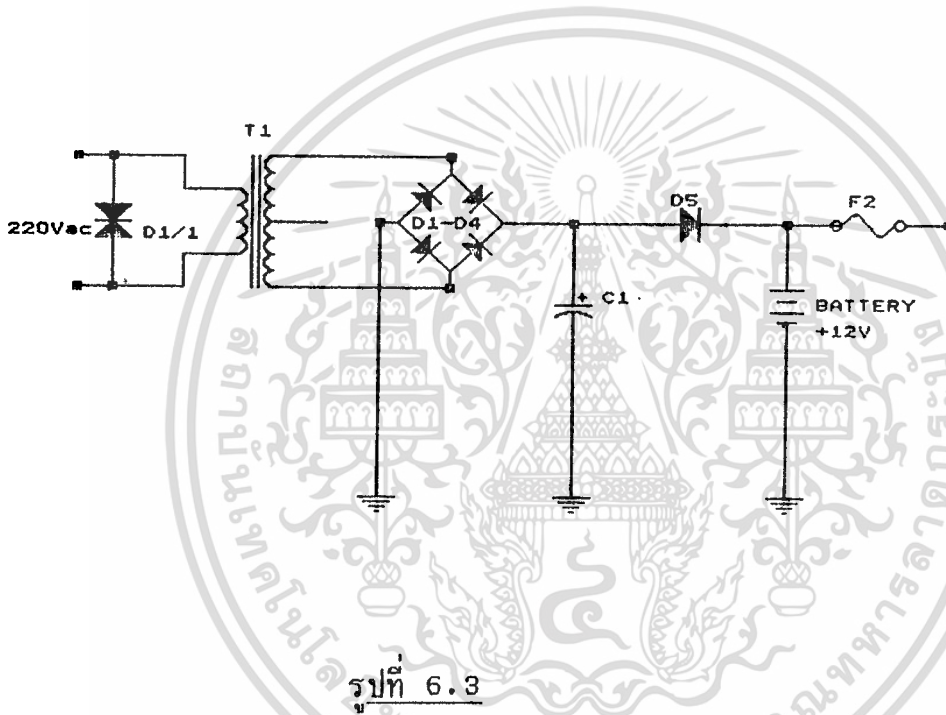
6.2 ภาค Battery Back up

จากรูปที่ 6.3 เป็นวงจร Power Supply ประกอบด้วย transformer T_1 เป็น Step down transformer โดยมีด้าน primary ต่อกับไฟ line 220 Vac โดยมี $D_{1,1}$ (bidirectional diode) ต่ออยู่ $D_{1,1}$ ทำหน้าที่คอยกำจัด Spike pulse ที่จะเข้ามาทาง line 220 Vac (เพราะว่า Spike pulse นี้สามารถที่จะทำให้ IC ในวงจรเสียหายได้) ส่วนด้าน Secondary ให้ไฟขนาด 13 Vac



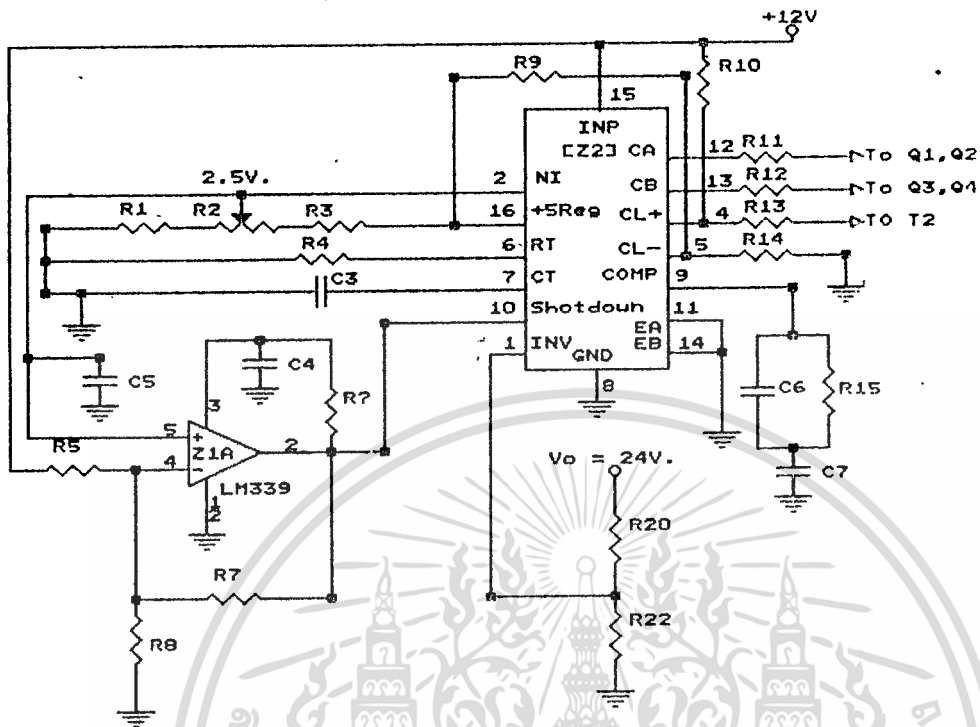
Size Document Number
A
Date: November 15, 1990 Sheet of

D_1-D_4 เป็น Bridge rectifier ทำหน้าที่ rectifier ไฟ 13 Vac ให้เป็นไฟ DC โดยมี C_1 ทำหน้าที่เป็น C filter. ไฟส่วนหนึ่งจะไป charge Battery และอีกส่วนหนึ่งจ่ายไปเลี้ยงวงจรต่างๆ ส่วน D_5 ทำหน้าที่ป้องกันไม่ให้ Battery dischargeกลับในกรณี C_1 อาจเกิดการลัดวงจร ซึ่งถ้าไม่ป้องกันไว้จะก่อให้เกิดความเสียหายต่อ Battery ส่วนทางด้าน o/p จะมี Fuse F_2 ป้องกันไว้ ในกรณีเกิดการลัดวงจรทางด้าน o/p



6.4 ภาค Regulating Pulse Width Modulator

จากรูปที่ 6.4.1 Z_2 คือ IC เบอร์ LM 3524 เป็น Regulator Pulse Width Modulator ทำงานด้วยความถี่ซึ่งถูกกำหนดโดย C_3, R_4 ที่ต่ออยู่ขา 7 และ 6 ตามลำดับ ความถี่ (f_o) กำหนดได้ดังสมการ 6.4.1 ดังนี้

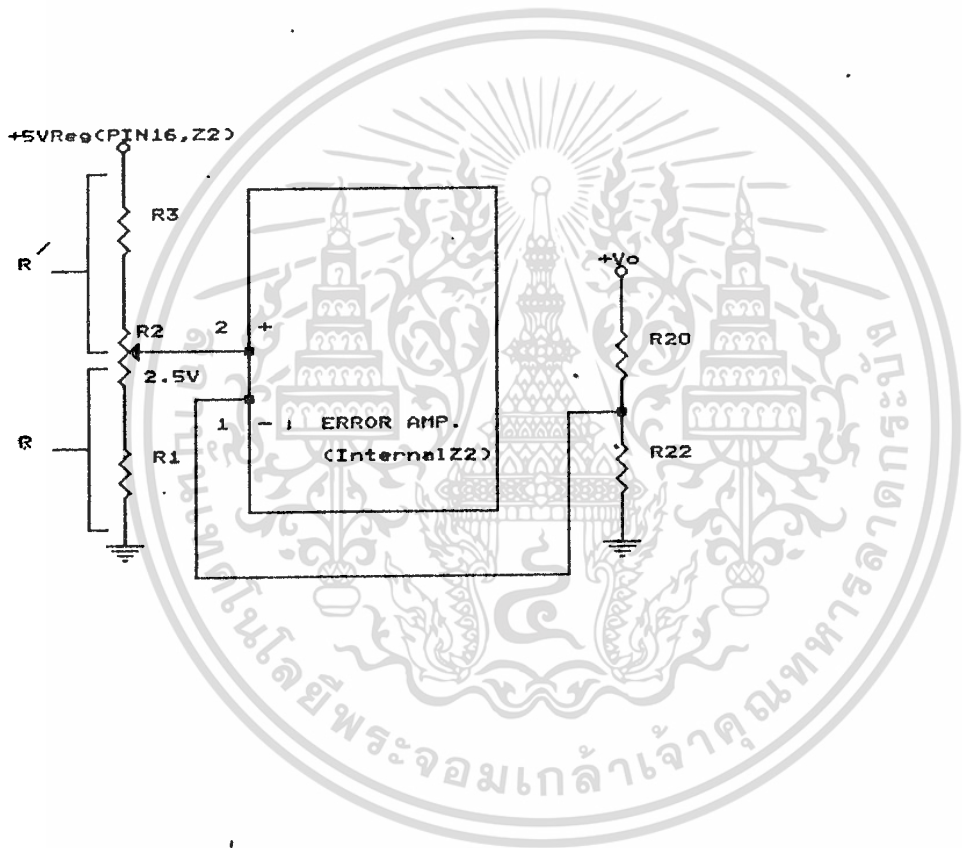


รูปที่ 6.4.1

$$f_o = \frac{1}{R_4 \cdot C_3} \quad 6.4.1$$

- โดยที่
- f_o : ความถี่ในการ oscillate มีหน่วยเป็น Hz
 - R_4 : มีหน่วยเป็น โอห์ม
 - C_3 : มีหน่วยเป็น farad

R_1, R_2, R_3 เป็น Voltage divider network ซึ่งแบ่ง voltage ขา 16 ของ Z_2 (+5 V ที่ได้จาก Internal Regulator ภายใน Z_2) Voltage ที่ได้มีค่า 2.5 V. (ใช้ค่าตาม data sheet $V_{cm} = 2.5$ V.) ค่า 2.5 V. นี้ใช้เป็น Reference Voltage จ่ายให้กับขา NI (ขา 2 เป็น Non Inverting) และอีกส่วนหนึ่งจ่ายไปเป็น 2.5 V Vref ของ Z_{1A} เรา Simplify วงจรให้ดูง่าย ได้ดังนี้ (ดูรูปที่ 6.4.2)



รูปที่ 6.4.2

เราสามารถหาค่าของ V_o ได้ดังนี้
 ให้ Voltage ที่ขา 2 เท่ากับ V_{INV}

$$V_{INV} = \frac{+5V \cdot R}{R' + R} \quad \text{--- (6.4.2)}$$

ให้ voltage ที่ขา 2 V_{NI}

$$V_{NI} = \frac{V_o \cdot R_{22}}{R_{20} + R_{22}} \quad \text{--- (6.4.3)}$$

จาก data sheet input offset voltage ที่ $V_{cm} = 2.5$ v มีค่าเท่ากับ 2mV
 มีค่าน้อยมาก เราจึงให้ความแตกต่างของ Voltage ที่ขา 1 และขา 2 เสมือนลัดวงจร
 (Virtual short circuit) ดังนั้นจะได้ว่า สมการ 6.4.2 เท่ากับ 6.4.3

$$V_{INV} = V_{NI}$$

$$\frac{+5V \cdot R}{R + R'} = \frac{V_o \cdot R_{22}}{R_{20} + R_{22}}$$

$$V_o = \frac{+5V \cdot R}{R + R'} \cdot \frac{R_{20} + R_{22}}{R_{22}}$$

$$V_o = \frac{+5V \cdot R \cdot [1 + \frac{R_{20}}{R_{22}}]}{R + R'}$$

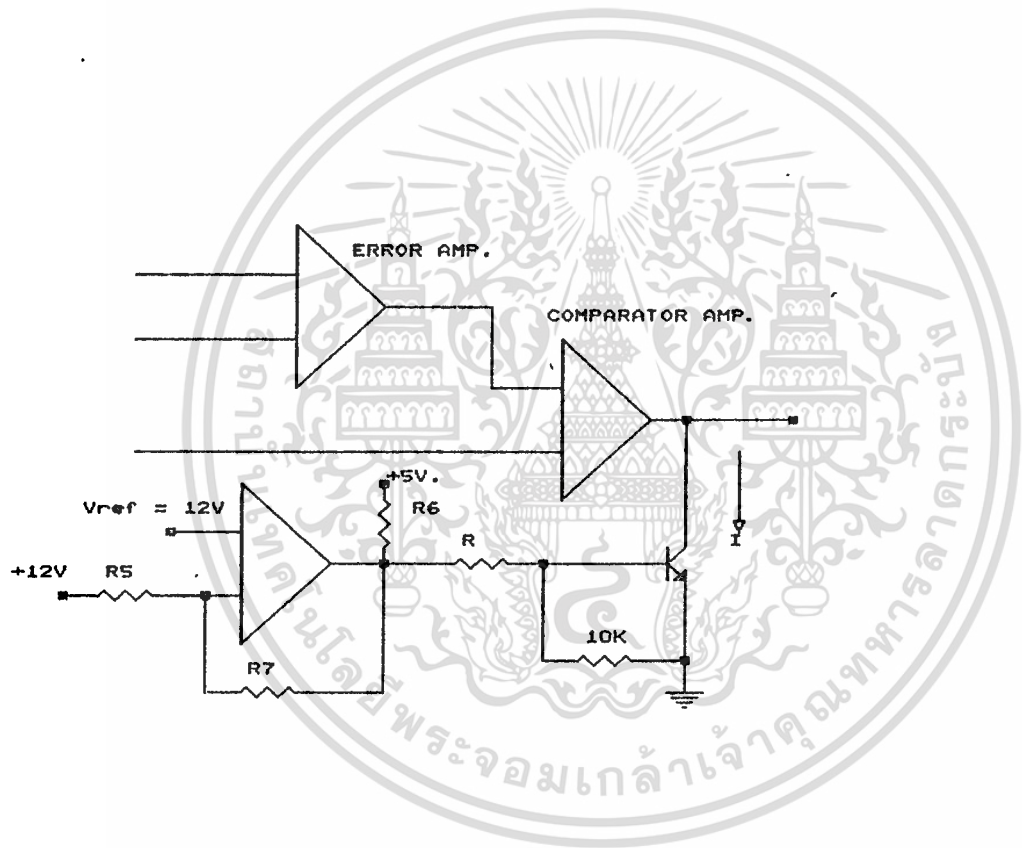
แต่เราให้ $\frac{+5V \cdot R}{R + R'} = 2.5V$ (ซึ่งให้ค่า $V_{cm} = 2.5V$. จาก data sheet จะให้-

Input offset น้อยที่สุด)

นั่นคือ $V_o = 2.5 [1 + \frac{R_{20}}{R_{22}}] \text{ --- (6.4.4)}$

ส่วน Z_{1A} ทำหน้าที่เป็น Voltage Comparator โดยมี $V_{ref} = 2.5V$ เป็น reference voltage ในขณะที่อยู่ในสภาวะปกติจะให้ o/p เป็นศูนย์ (0V) Z_{1A} จะทำงานก็ต่อเมื่อในขณะที่ไฟ line 220 Vac เกิดกับ Battery จะทำการจ่ายไฟสำรองแทนอย่างไรก็ตาม Battery สามารถจะจ่ายไฟสำรองได้นานหรือไม่ขึ้นอยู่กับขนาดของ Battery (AH) ในกรณีที่ไฟ line 220 Vac เกิดดับเป็นเวลานานเกินกว่า Battery จะจ่ายไฟสำรองได้ voltage ของ Battery จะลดลง ถ้าไม่มีวงจรของ Z_{1A} ป้องกันไว้ Battery จะ discharge จนหมดทำให้ Battery เสียหายได้ (ตามปกติแล้ว Battery ชนิด Lead Acid discharge ได้ไม่ควรเกิน 40%) จากรูปที่ 6.4.1 จะเห็นได้ว่า o/p ของ Battery (+12) ต่อมาที่ขา 5 ของ Z_{1A} โดยผ่าน R_{22} เมื่อไรก็ตามที่ Battery discharge จน Voltage ตกลงต่ำกว่า V_{ref} ที่ขา 4

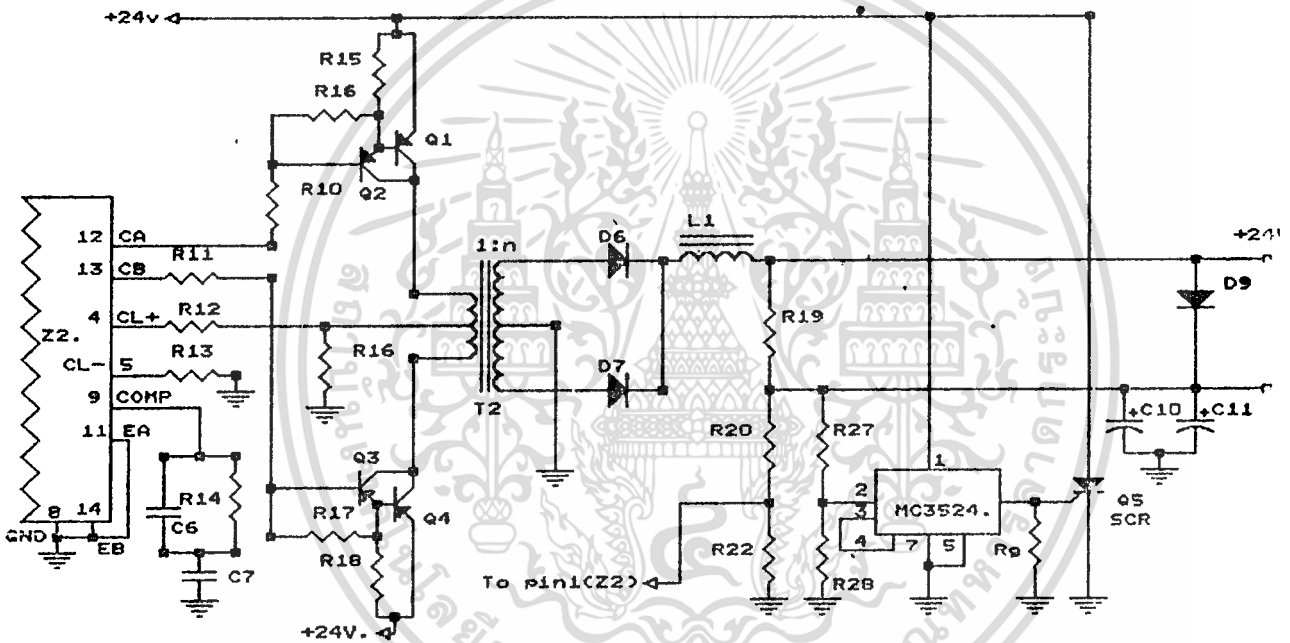
(2.5 V) o/p ของ comparator Z_{1A} จะ switch เป็น high (+5 v) ไป drive ขา 10 ของ Z_2 (Shutdown) จะทำให้ Z_2 หยุดทำงาน ทำให้วงจรส่วนอื่นของ CPS ไม่ทำงาน Battery ก็จะไม่มีการ discharge อีกต่อไป Battery จึงไม่มีโอกาสเสียเลย เราสามารถ Simplify วงจรให้เห็นง่ายๆ ดังนี้



รูปที่ 6.4.3

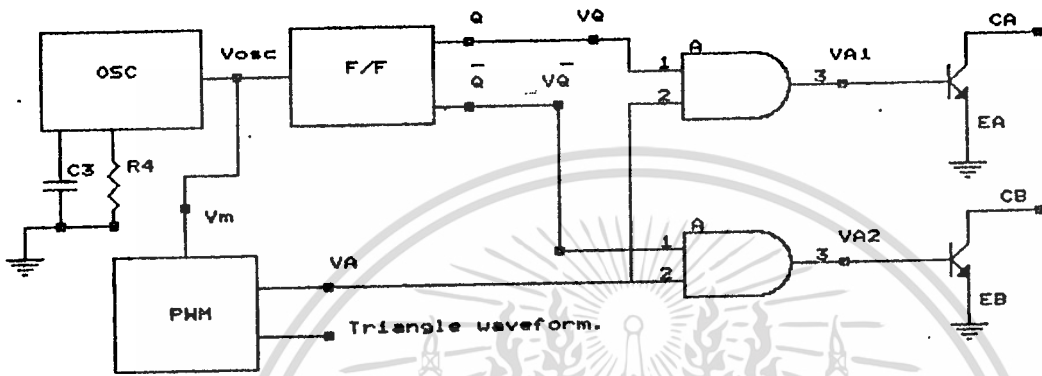
6.5 ภาค Power Switching

จากรูปที่ 6.5.1 ภาคเอาต์พุต เป็นแบบ Transformer-coupled Push-Pull DC-to DC Converter โดยมี Q_1, Q_2 และ Q_3, Q_4 เป็น Power switch ซึ่งถูก drive ด้วยขา 12(CA) ของ Z_2 และขา 13(CB) ของ Z_2 ตามลำดับ



รูปที่ 6.5.1

ความถี่ (f_o) การ switching ของ Z_2 สามารถ simplify ในวงจรในรูป 6.5.1
 ให้ง่ายต่อความเข้าใจและอธิบายได้ดังนี้(ดูรูปที่ 6.5.2)

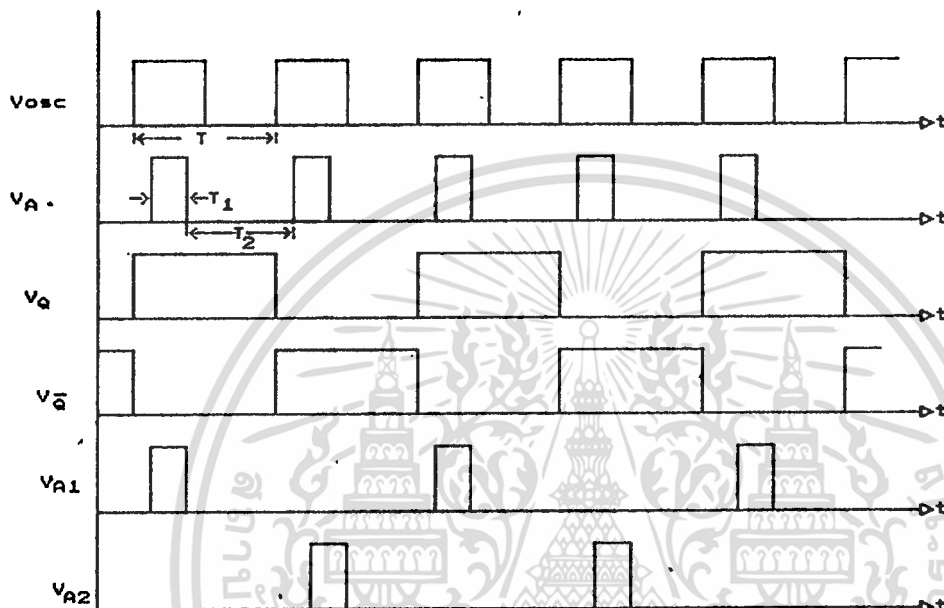


รูปที่ 6.5.2

จากรูปที่ 6.5.2 แสดงให้เห็น Switching waveform V_{A1} และ V_{A2} จาก Pulse-width modulation (PWM) V_A ภายใต้ออสซิลเลเตอร์ (f_o) ผลิตความถี่เป็นรูป square wave (ความถี่ f_o ถูกกำหนดโดย R_4, C_3) ส่วนหนึ่งไปควบคุมการทำงานของ F/F และอีกส่วนหนึ่งใช้ในการผลิต triangle voltage สำหรับภาค Pulse width modulator (PWM) ให้เอาท์พุทที่ V_A ค่า duty cycle ของ V_A ถูกกำหนดโดย.

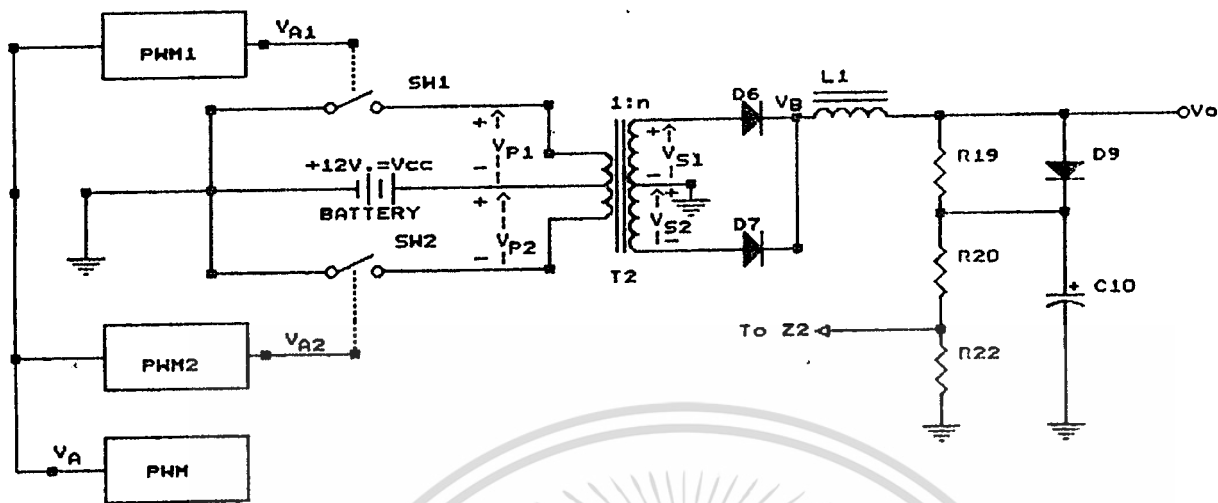
$$\text{Duty cycle} = \frac{T_1}{T_1 + T_2} \quad \text{6.4.5}$$

ส่วนภาค F/F ทำหน้าที่เป็นวงจรถ่ายสองของ V_{osc} . O/P ของ F/F ส่งไปควบคุม - AND gate A_1 และ A_2 รูปร่างของสัญญาณแสดงในรูปที่ 6.5.3



รูปที่ 6.5.3

จากรูปที่ 6.5.1 และ รูปที่ 6.5.2 เราสามารถอธิบายการทำงานของ Power-switching Q_1, Q_2 และ Q_3, Q_4 โดยการแทน Q_1, Q_2 เป็น SW_1 และ Q_3, Q_4 เป็น SW_2 ดังแสดงดังรูปที่ 6.5.4



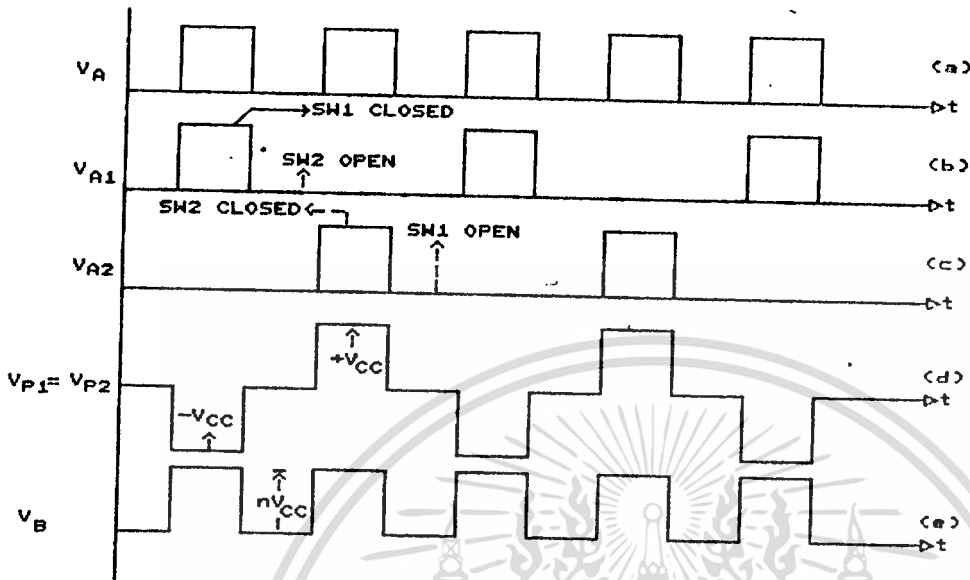
รูปที่ 6.5.4 (ไม่แสดงวงจรป้องกันไฟเกิน Q_{ss})

จากรูปที่ 6.5.4 T_2 ทางด้าน primary มี center-tapped ดังนั้นโวลต์เตจ $V_{p1} = V_{p2}$ ส่วนทางด้าน secondary มี center-tapped ด้วย ดังนั้น $V_{s1} = V_{s2}$ จำนวนรอบทางด้าน secondary เป็น n เท่าของทางด้าน primary ดังนั้นเราจะได้ว่า $V_{s1} = nV_{p2}$ และ $V_{s2} = nV_{p2}$

ถ้า $n > 1$ เราจะได้ว่า $V_o > V_{cc}$ (step-up)

ถ้า $n < 1$ เราจะได้ว่า $V_o < V_{cc}$ (step-down)

SW_1 และ SW_2 ถูกควบคุมโดยสัญญาณ V_{A1} และ V_{A2} ตามลำดับ (สัญญาณ V_{A1}, V_{A2} ได้มาจาก O/P ของ PWM V_A) ดังนั้น SW_1 และ SW_2 ทำงาน closed และ open ตาม duty cycle ของ V_{A1} และ V_{A2} ดังแสดงดังรูป 6.5.5



รูปที่ 6.5.5

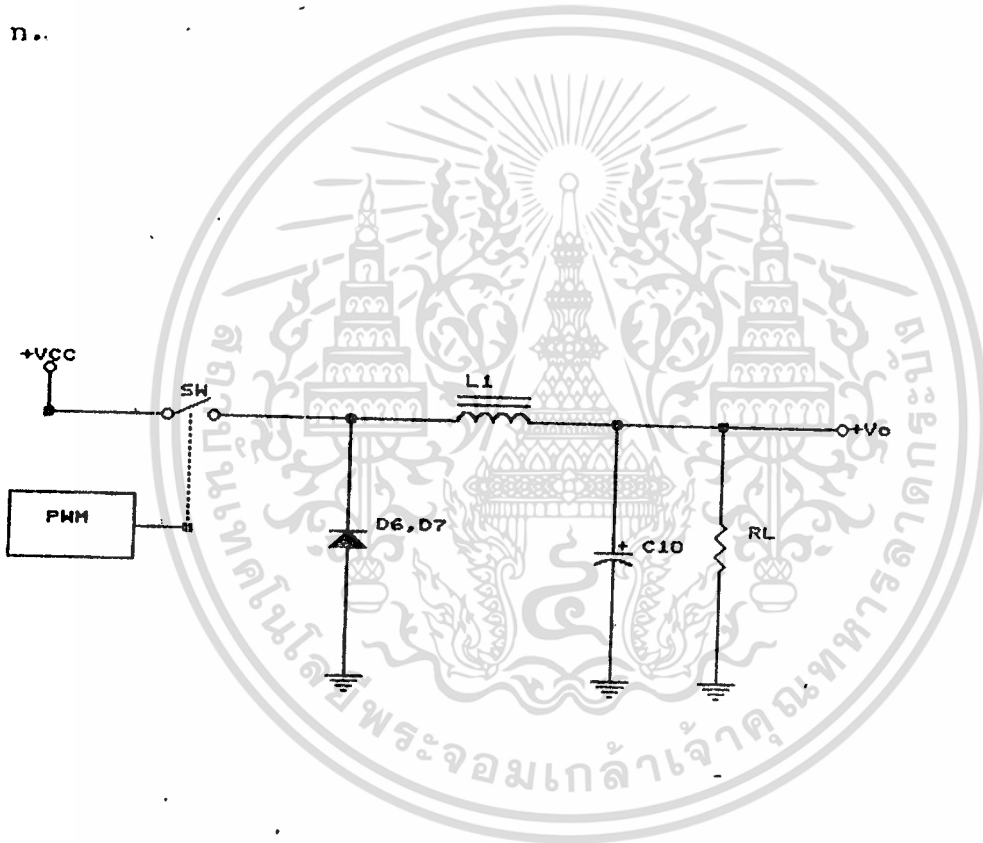
จากรูปที่ 6.5.5 primary voltage ถูกกำหนดโดย

$$V_{p1} = V_{p2} = \begin{cases} -V_{IN} & \text{ถ้า } SW_1 \text{ "closed" และ } SW_2 \text{ "open"} \\ +V_{IN} & \text{ถ้า } SW_1 \text{ "open" และ } SW_2 \text{ "closed"} \\ 0 & \text{ถ้า } SW_1 \text{ "open" และ } SW_2 \text{ "open"} \end{cases}$$

ถ้า secondary voltage $V_{s1} = V_{s2}$ เป็นบวก D_6 จะ conduct D_7 จะ OFF - voltage $V_B = nV_{cc}$

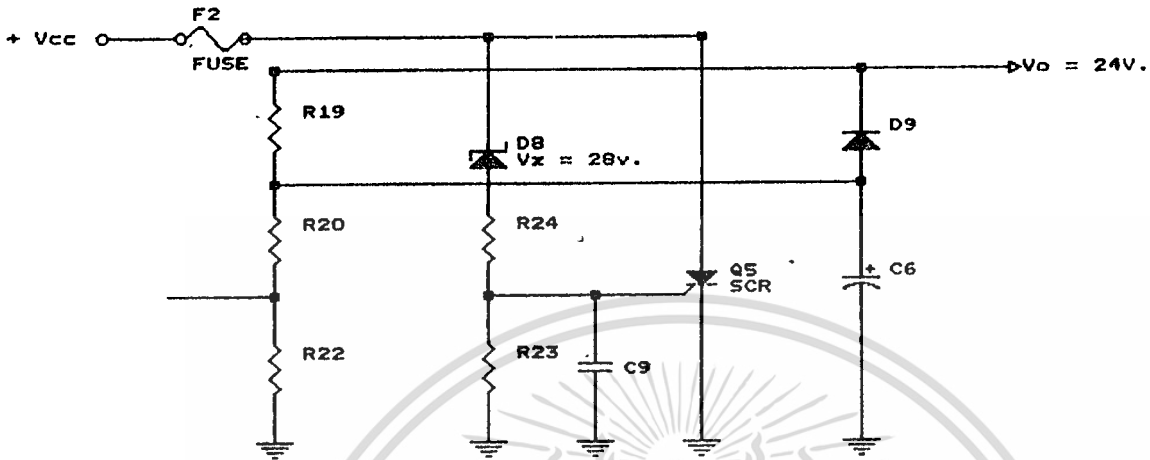
ถ้า secondary voltage $V_{s1} = V_{s2}$ เป็นลบ D_6 จะ OFF และ D_7 จะ conduct, voltage $V_B = nV_{IN}$

ถ้า secondary voltage $V_{s1} = V_{s2} = 0$, D_7, D_6 จะ OFF ซึ่งดูเหมือนกับว่า D_6, D_7 ต่อขานานจุด B ลง ground และทำหน้าที่เหมือนกับ flyback diode ดังแสดง ในรูปที่ 6.5.6 V_B จะเป็นสัดส่วนโดยตรงกับ V_A เนื่องจาก LC filter. DC เอาท์พุท โวลต์เต็ม V_O เป็นค่า average ของ V_B ค่า V_O จะมากหรือน้อยกว่า V_{CC} ขึ้นอยู่กับค่า ratio n..



รูปที่ 6.5.6

6.6 ภาค Overvoltage protection



รูปที่ 6.6.1

จากรูปที่ 6.6.1 เมื่อ V_o มีค่าเพิ่มขึ้นจนกระทั่งถึงจุด Break down ของ zener-diode D_8 , D_8 จะ conduct จะเกิด voltage divider ที่ R_{20} ป้อนให้กับ gate SCR Q_5 ทำให้ SCR Q_5 conduct จะเห็นได้ว่า Q_5 จะลัดวงจรจาก V_{cc} ลงground ผ่าน Fuse F_2 . Fuse F_2 จะขาดทำให้ V_{cc} ไม่สามารถจ่ายไฟไปเลี้ยง วงจรส่วนต่างๆของ CPS ได้ เป็นการป้องกันไม่ให้อุปกรณ์ภายในวงจร CPS เกิดความเสียหายในกรณีที่มี V_o มีค่ามากกว่าปกติ ส่วน C_6 เป็น C filter และ D_9 ทำหน้าที่ป้องกันไม่ให้ C_6 discharge เร็วเกินไปขณะที่ภาค communication processor ส่ง data ในช่วง switch ลง 0 volt เวลาในการ discharge คือ $R_{19} \cdot C_6$ จากเหตุผลที่กล่าวมาทำให้ C_6 ยังคงมี voltage เหลืออยู่เพียงพอที่ Z_2 จะทำงานต่อไปได้ (โดยการ feedback voltage ที่คร่อม R_{22}).

บทที่ 7

การออกแบบ communication power supply

กำหนดให้

$$V_o \text{ (O/P voltage)} = +24V.$$

$$V_{in} \text{ (I/P voltage)} = +12V.$$

$$I_o \text{ (O/P current)} = 3 \text{ Amp.}$$

$$f_{osc} (f_o) = 40 \text{ KHz.}$$

จาก data sheet ของ IC # Z₁ ซึ่งเป็น regulating pulse width modulator error amplify มี Input offset voltage และ Input offset current เท่ากับ 2 mV (type) และ 2 uA (type) ที่ $V_{cm} = 2.5V$ ตามลำดับ จะเห็นว่าค่า Input offset voltage และ Input offset current มีค่าน้อยมากในการออกแบบปริยายนี้พจนธ์ฉบับนี้จะไม่นำมาคิด

วิธีการคำนวณ

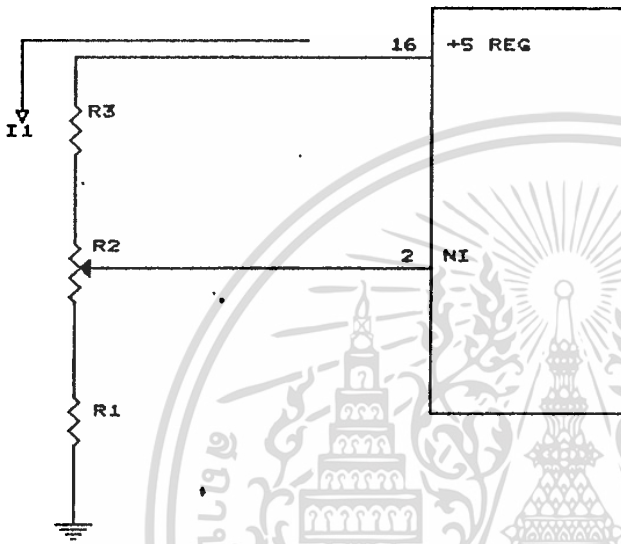
7.1. หาค่า R_1, R_2, R_3

เลือกค่า voltage reference ที่ขา 1 (NI) ของ Z₁ = 2.5 V ; $I_1 = 1 \text{ mA}$

จากรูป 7.1

$$I_1 = \frac{+5V_{REG}}{R_1 + R_2 + R_3}$$

$$R_1 + R_2 + R_3 = \frac{+5V}{1mA} = 5 \text{ กิโลโอมห์}$$



รูปที่ 7.1

เพื่อความสะดวกในการปรับค่า voltage ที่ขา 2 ให้ได้ 2.5 V เลือก R_2 ให้สามารถปรับค่าได้ (Potentiometer) มีค่าเท่ากับ 3 กิโลโอมห์

$$R_1 + R_3 = 5 - 3 = 2 \text{ กิโลโอมห์}$$

ให้ $R_1 = R_3$

$$R_1 + R_3 = 2 \text{ กิโลโอมห์}$$

$$R_1 = R_3 = \frac{2}{2} = 1 \text{ กิโลโอมห์}$$

หา Power ที่สูญเสียใน $R_3 + R_2 + R_1$

$$P = IV$$

$$P = 1\text{mA} \times 5\text{V} = 5\text{ mW}$$

จะเห็นว่า Power ที่สูญเสียใน $R_1 + R_2 + R_3$ มีค่าน้อยมาก (5mW) เลือกขนาดของ R_1, R_2, R_3 ที่ทน Power ได้ตามมาตรฐานที่ขายในท้องตลาด 1/4 W. R_1 และ R_3 เป็นแบบ Metal film มีความผิดพลาด 1%

สรุป ได้ค่า Component R_1, R_2, R_3 ดังนี้

$$R_1 = 1 \text{ กิโลโอมห์ } 1\% \text{ } 1/4\text{W (Metal film)} \quad 7.1$$

$$R_2 = 3 \text{ กิโลโอมห์ } 1/4\text{W (Potentiometer)}$$

$$R_3 = 1 \text{ กิโลโอมห์ } 1\% \text{ } 1/4\text{W (Metal film)}$$

7.2 หาค่า C_3 และ R_4

$$f_{osc} = \frac{1}{C_3 \cdot R_4}$$

$$f_{osc} = 40 \text{ KHz (กำหนดให้)}$$

เลือกค่า C_3 มาตรฐาน = 0.01 μF

$$R_4 = \frac{1}{40 \times 10^3 \times 0.01 \times 10^{-6}} = 2.5 \text{ กิโลโอมห์}$$

จากการตรวจสอบกับ data sheet R_T มีค่าอยู่ระหว่าง 1.8 ถึง 100 กิโลโอมห์
 C_T มีค่าอยู่ระหว่าง 0.001uF ถึง 0.1uF

แต่ $C_T = C_9$; $R_4 = R_T$

จะเห็นว่า R_4 และ C_9 ที่คำนวณได้อยู่ใน Range ที่กำหนดจึงเป็นค่าใช้ได้

สรุป ได้ค่า Component C_9 และ R_4 ดังนี้

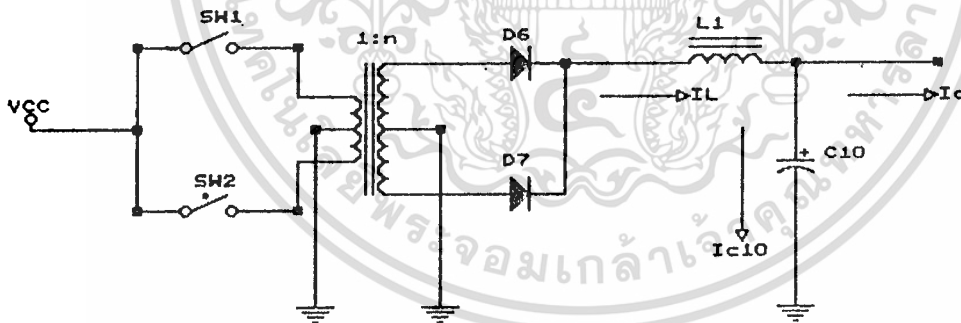
$C_9 = 0.01 \text{ uF } 50 \text{ V (Mylar)}$ | _ _ _ 7.2

$R_4 = 2.5 \text{ กิโลโอมห์ } 1\% \text{ } 1/4\text{W Metal fliml}$

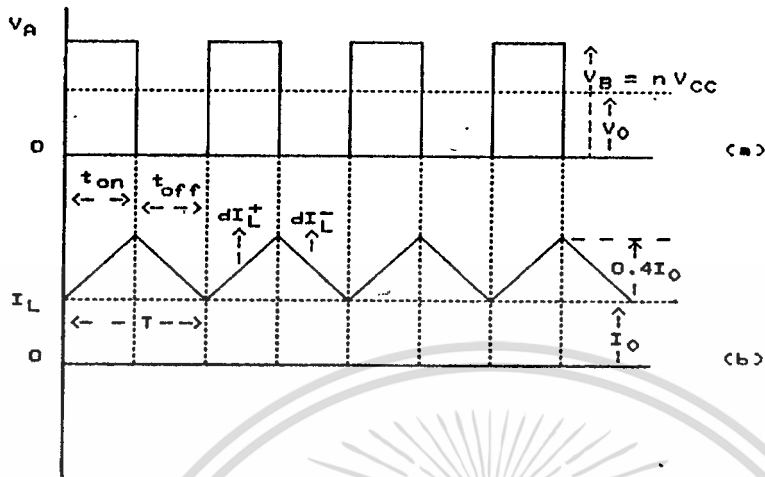
7.3 คำนวณหาค่า L_1

เพื่อความสะดวกในการคำนวณเรา Simplify วงจรใน

Sheet 1 (หรือรูปที่ 6.5.1) ทางด้าน O/P ดังแสดงในรูปที่ 7.3



รูปที่ 7.3 (มีต่อในหน้าถัดไป)



รูปที่ 7.3

จากรูปที่ 7.3 (b) การวิเคราะห์ห้วงจรหาค่า L_1 ทำได้ดังนี้

$$V_L = L \frac{di}{dt}$$

$$di = \Delta I_L ; dt = t ; V_L = V_{L1} ; L = L_1$$

$$\Delta I_L = \frac{V_{L1} \cdot t}{L_1} \quad \text{-----} \quad 7.3.1$$

คิด ΔI_L ในช่วง $t=t_{on}$; $V_{L1} = V_B - V_O$ จากสมการ 7.3.1

$$\Delta I_L^+ = \frac{(V_B - V_O)t_{on}}{L_1} \quad 7.3.2$$

คิด ΔI_L ในช่วง $t=t_{off}$; $V_{L1} = V_O$ จากสมการ 7.3.1

$$\Delta I_L^- = \frac{V_O \cdot t_{off}}{L_1} \quad 7.3.3$$

ให้ 7.3.2 เท่ากับ 7.3.3 ($\Delta I_L^+ = \Delta I_L^-$)

$$\frac{(V_B - V_O)t_{on}}{L_1} = \frac{V_O \cdot t_{off}}{L_1}$$

$$(V_B - V_O) \cdot t_{on} = V_O \cdot t_{off}$$

$$V_O \cdot (t_{on} + t_{off}) = V_B \cdot t_{on}$$

$$V_O = V_B \cdot \frac{t_{on}}{t_{on} + t_{off}} \quad 7.3.4$$

จากสมการ 7.3.2 และ 7.3.3

$$L_1 = \frac{V_o (V_B - V_o)}{0.4 I_o \cdot V_B \cdot f} \quad (T = \frac{1}{f})$$

$$L_1 = \frac{2.5 V_o (V_B - V_o)}{I_o \cdot V_B \cdot f} \quad \text{--- 7.3.5}$$

ดังนั้น L_1 สามารถออกแบบได้ดังนี้

กำหนดให้ $V_o = 24 \text{ V.}$; $V_B = 48 \text{ V.}$; $I_o = 3 \text{ A.}$; $f = 40 \text{ KHz.}$

$$L_1 = \frac{2.5 \times 24(48 - 24)}{3 \times 48 \times 40 \times 10^3} = 0.15 \text{ mH} = 250 \text{ uH.}$$

เลือกขนาดของแกนเล็กที่สุดโดยใช้สมการดังต่อไปนี้

$$A_e \cdot A_c = \frac{(5.067) \times 10^3 (L \cdot I_o \cdot D^2)}{K B_{max}} \quad \text{--- 7.3.6}$$

- เมื่อ $K = 0.4$ สำหรับทอรอยด์และ 0.8 สำหรับ บ็อบบิ้น
- $D =$ เส้นผ่าศูนย์กลางของสาย (ลวดทองแดง) เป็น นิ้ว
- $A_e =$ พื้นที่หน้าตัดของแกน
- $A_c =$ พื้นที่หน้าตัดของบ็อบบิ้น

เลือกความหนาแน่นของกระแสเป็น 400 เซอร์คูลาร์มิลต่อแอมป์ ที่กระแสเอาต์พุต -
 $(I_o) = 3 \text{ Amp}$ จะได้ $400 \times 3 = 1200$ เซอร์คูลาร์มิลจากรายที่ 2, จะตรงกับ -
 สายเบอร์ 19 (AWG) มีเส้นผ่าศูนย์กลาง 0.0391 นิ้ว (max)

ตารางที่ 1

แสดงแกนเฟอร์ไรต์ของบริษัทต่างๆ

Material	Manufacturer
3C8	Ferroxcube
24B	Stackpole
77	Fair-Rite Products
F,T	Magnetics, Inc
H7C1	TDK
N27	Siemens

ตารางที่ 2

ข้อมูลของสายที่ใช้พันหม้อแปลง

ตารางที่ 2 แสดงแผ่นข้อมูลของสายที่ใช้พันหม้อแปลง

AWG	Diameter over insulation (inches)		Nominal circular mil area	Resistance per 1000 ft	Current capacity in milliamperes based on		AWG
	Min.	Max.			1	2	
8	0.130	0.133	16510	0.6281	16510	8	
9	0.116	0.119	13090	0.7925	13090	9	
10	0.104	0.106	10380	0.9985	10380	10	
11	0.0928	0.0948	8230	1.261	8226	11	
12	0.0829	0.0847	6530	1.588	6529	12	
13	0.0741	0.0757	5180	2.001	5184	13	
14	0.0667	0.0682	4110	2.521	4109	14	
15	0.0595	0.0609	3260	3.181	3260	15	
16	0.0532	0.0545	2580	4.020	2581	16	
17	0.0476	0.0488	2050	5.054	2052	17	
18	0.0425	0.0437	1620	6.386	1624	18	
19	0.0380	0.0391	1290	8.046	1289	19	
20	0.0340	0.0351	1020	10.13	1024	20	
21	0.0302	0.0314	812	12.77	812.3	21	
22	0.0271	0.0281	640	16.20	640.1	22	
23	0.0244	0.0253	511	20.30	510.5	23	
24	0.0218	0.0227	404	25.67	404	24	
25	0.0195	0.0203	320	32.37	320.4	25	
26	0.0174	0.0182	253	41.02	252.8	26	
27	0.0157	0.0164	202	51.44	201.6	27	
28	0.0141	0.0147	159	65.31	159.5	28	
29	0.0127	0.0133	128	81.21	127.7	29	
30	0.0113	0.0119	100	103.7	100	30	
31	0.0101	0.0108	79.2	130.9	79.21	31	
32	0.0091	0.0098	64	162	64	32	
33	0.0081	0.0088	50.4	205.7	50.41	33	
34	0.0072	0.0078	39.7	261.3	39.59	34	
35	0.0064	0.0070	31.4	330.7	31.36	35	

เลือกค่า $B_{max} = 2000$ เกาส์ ; $K = 0.8$ (สำหรับบ็อบบี้)

$D = 0.0391$ นิ้ว (max) ; $L = 250$ uH

$I_{out} = I_o = 3$ Amp

แทนค่าในสมการ 7.3.6.

$$A_e \cdot A_c = \frac{(5.067) \times 10^8 (250 \times 10^{-6} \times 3 \times 0.0391^2)}{0.8 \times 2000}$$

$$A_e \cdot A_c = 0.3631 \text{ cm}^4$$

จากตารางข้อมูลของแกนเฟอร์ไรท์รุ่น E30 ระบุว่า $A_w = 0.6 \text{ cm}^2$

$$A_c = 0.77 \text{ cm}^2$$

$$\text{ได้ค่า } A_e \cdot A_c = 0.462$$

ค่า $A_e \cdot A_c$ นี้ส่วนมากจะเลือกแกนให้ใหญ่กว่าค่าที่คำนวณได้เพื่อที่จะสวมได้พอดี ดังนั้น -
เราจึงเลือกแกนที่มี $A_e = 0.6 \text{ cm}^2$, $A_c = 0.77 \text{ cm}^2$

เนื่องจากขดลวดของไอค์ได้รับไบแอสของไฟตรงอยู่ตลอดเวลาจึงต้องทำให้ -
แกนมีช่องว่างเพื่อหลีกเลี่ยงการอิ่มตัว ให้ระยะห่างของช่องว่างคือ l_g ซึ่งหาได้จากสูตร

$$l_g = \frac{(0.4 \pi L \cdot I_{out}^2) \times 10^8}{A_w B_{max}^2} = 7.3.7$$

แทนค่า $L = 250 \text{ uH} = 150 \times 10^{-6} \text{ H}$.

$$I_{out} = I_o = 3 \text{ Amp}$$

$$A_w = 0.6 \text{ cm}^2$$

$$B_{max} = 2000 \text{ gauss}$$

$$I_g = \frac{(0.4 \times \pi \times 250 \times 10^{-6} \times 3^2) \times 10^6}{0.6 \times (2000)^2}$$

$$I_g = 0.1178 \text{ cm}$$

เพราะฉะนั้นช่องว่างเฉพาะด้านเดียวคือ $I_g = 0.1178 = 0.059 \text{ cm}$

คำนวณหาจำนวนรอบของขดลวด จากสูตร

$$N = \frac{B_{max} \cdot I_g}{0.4 \pi I_{out}} = 7.3.8$$

แทนค่าสมการ 7.3.8

$$B_{max} = 2000 \text{ เกาส์}$$

$$I_{out} = I_o = 3 \text{ Amp}$$

$$I_g = 0.059 \times 2 = 0.118 \text{ cm}$$

$$N = \frac{2000 \times 0.118}{0.4 \pi \times 3} = 62.6 \text{ รอบ หรือ } 63 \text{ รอบ}$$

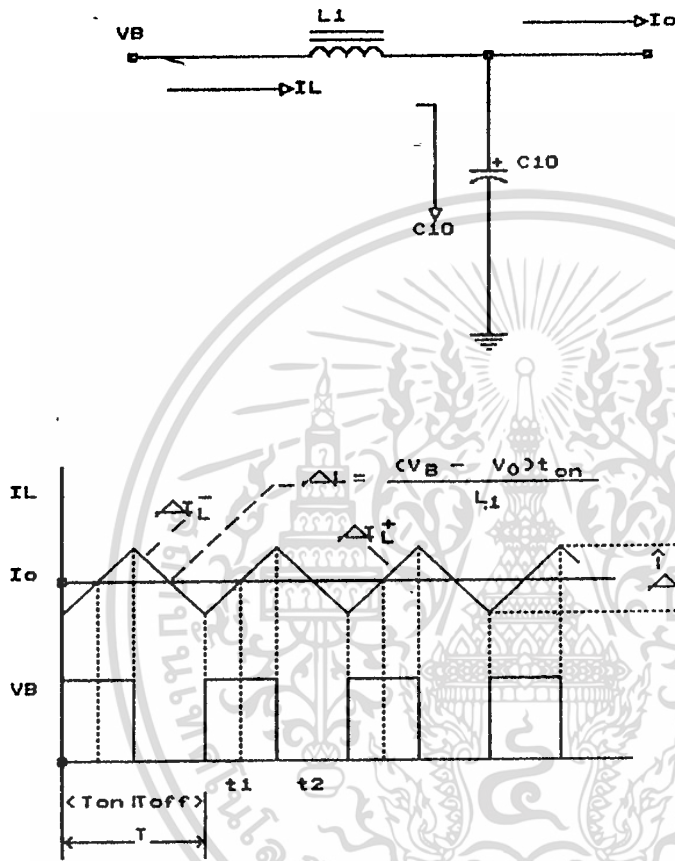
ดังนั้นใช้ลวดเบอร์ 19 AWG พัน 63 รอบ บนแกนเฟอร์ไรท์รุ่น E30

สรุป ค่าของ L_1

$$L_1 = 250 \text{ uH} \quad \text{--- --- --- --- --- 7.3.9}$$

ใช้ลวดเบอร์ 19 AWG พัน 63 รอบ บนแกนเฟอร์ไรท์รุ่น E30

7.4 หาค่า C_{10}



รูปที่ 7.4

จากรูปที่ 7.4 แสดงให้เห็นว่ากระแสที่ผ่าน Load และ C_{10} จะเป็นผลต่าง I_L กับ I_o และกระแสที่ผ่าน C_{10} ในช่วงเวลา $\frac{t_{on}}{2} + \frac{t_{off}}{2}$ มีค่าเท่ากับ $\frac{\Delta I_L}{4}$ ดังนั้น ΔV_o

หรือ ΔV_o ถูกกำหนดโดย

$$\begin{aligned} \Delta V_o &= \frac{1}{C_{10}} \cdot \frac{\Delta I_L}{4} \cdot \left[\frac{t_{on}}{2} + \frac{t_{off}}{2} \right] \\ &= \frac{\Delta I_L}{4 C_{10}} \left[\frac{t_{on}}{2} + \frac{t_{off}}{2} \right] \\ \Delta I_L &= \frac{V_o (T - t_{on})}{L_1} \quad \text{และ} \quad t_{on} = \frac{V_o T}{V_B} \\ \Delta V_o &= \frac{V_o [T - V_o T / V_B]}{4 C_{10} \cdot L_1} \cdot [T/2] \\ &= \frac{[V_B - V_o] V_o \cdot T^2}{8 V_B C_{10} \cdot L_1} \\ C_o &= \frac{[V_B - V_o] V_o \cdot T^2}{8 \Delta V_o \cdot V_B \cdot L_1} \end{aligned}$$

แต่

$$T = \frac{1}{\text{switching frequency}} = \frac{1}{f}$$

$$C_{10} = \frac{(V_B - V_O)V_O}{8 \Delta V_O \cdot V_B \cdot L_1 \cdot f^2} \quad \text{--- 7.4.1}$$

ซึ่ง

C_{10} = มีหน่วยเป็น Farads

ΔV_O = เป็น output ripple voltage

จากสมการที่ 7.3.9 คำนวณหาค่า C_{10} ได้ดังนี้

กำหนดให้ ΔV_O ไม่เกิน 50 mv

$$f = 40 \text{ KHz} = 40 \times 10^3 \text{ Hz}$$

$$V_B = 48 \text{ V} ; L_1 = 150 \text{ uH} = 150 \times 10^{-6} \text{ H.}$$

$$V_O = 24 \text{ V}$$

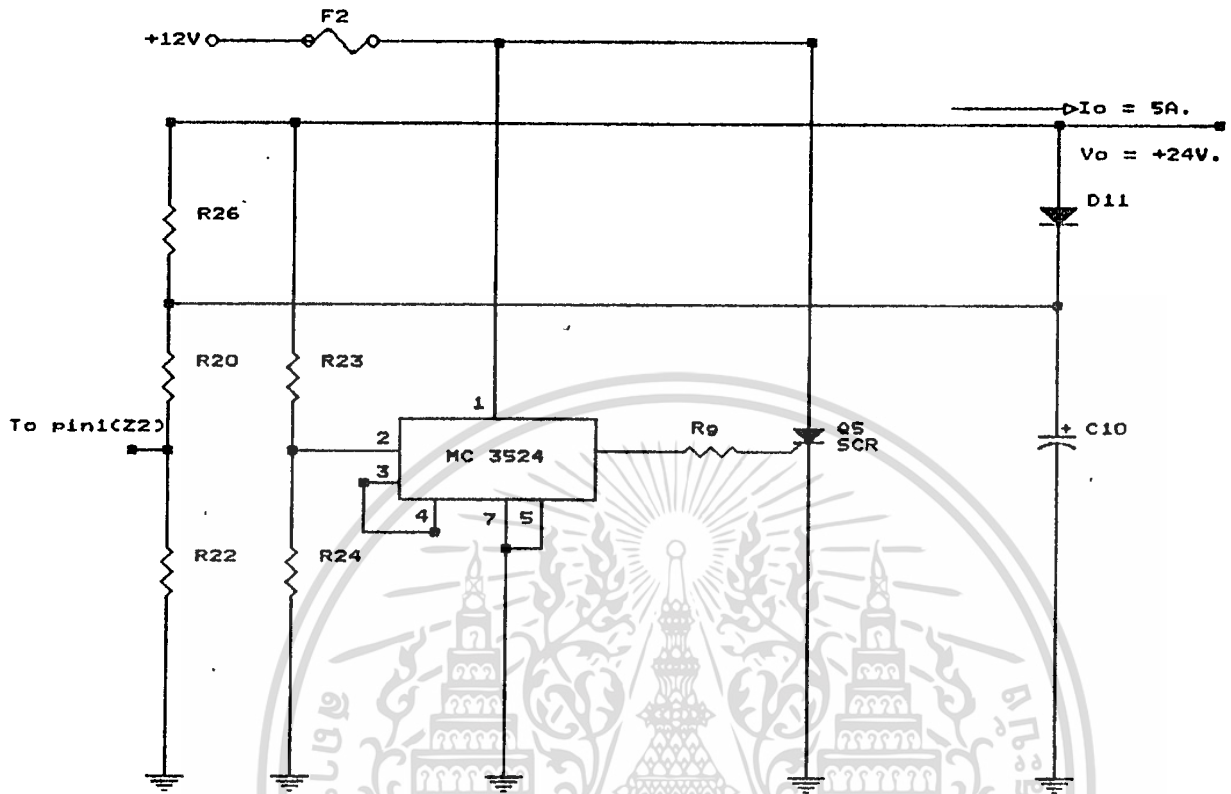
$$C_{10} = \frac{(48 - 24) \times 24}{8 \times 50 \times 10^{-3} \times 48 \times 150 \times 10^{-6} \times (40 \times 10^3)^2}$$

$$C_{10} = 125 \text{ uF} \quad \text{--- 7.4.2}$$

7.5 คำนวณหาค่าต่างๆของภาคป้องกันโวลท์เออร์ที่พุกเกิน

เพื่อความสะดวกในการคำนวณ จากรูปที่ 6.5:1 เขียนใหม่-

ได้ดังรูป 7.5



รูปที่ 7.5

กำหนดให้ V_o สูงสุดมีค่าไม่เกิน 30 v

$$V_{\text{trip}} = (2.6 \text{ V}) \left(1 + \frac{R_1}{R_2}\right) \quad (\text{จาก data sheet})$$

$$R_2 \leq 10 \text{ กิโลโอมห์ for Minimum drift}$$

จากรูปที่ 7.5

$$R_1 = R_{23} ; R_2 = R_{24}$$

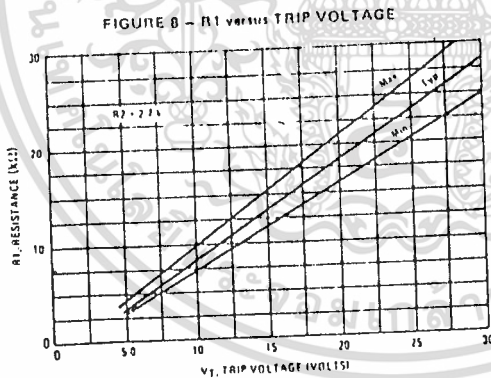
$$V_{\text{trip}} = 27.5 \text{ V.}$$

$$\text{ให้ } R_{24} = 2.7 \text{ กิโลโอมห์}$$

$$27.5 = [1 + R_{23}/2.7] \times 2.6$$

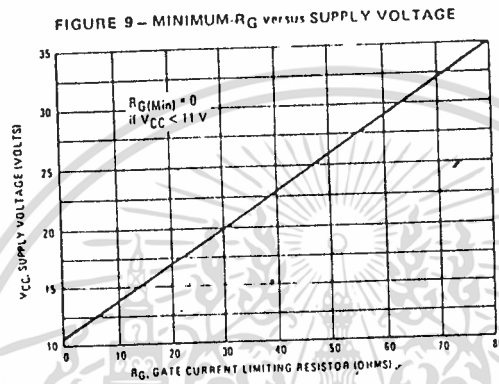
$$R_{23} = 25.857 \approx 26 \text{ กิโลโอมห์}$$

ตรวจสอบค่า R_{23} กับ graph รูปที่ 7.6 ที่ให้มากับ data sheet ได้ค่าใกล้เคียงกัน



รูปที่ 7.6 R_1 versus TRIP VOLTAGE

เลือก R_G จาก ตารางรูปที่ 7.7



รูปที่ 7.7 Minimum R_G Versus Supply Voltage.

จากรูปที่ 7.7 เลือกกระแสเกต I_G ของ SCR เบอร์ mA จะได้ว่า

$$R_G = ?$$

(* SCR Q_4 จะต้องมี $\frac{di}{dt}$ สูง Q_4 จะได้ไม่เสียหาย)

dt

สำหรับ R_{26}, D_{11} เป็นค่าที่ป้องกันไม่ให้ C_{10} discharge เร็วเกินไปในกรณีที่ มีการส่ง data เพราะจะทำให้ Voltage ที่คร่อม R_{20} และ R_{22} เปลี่ยนแปลงไปมาก อาจจะทำให้ภาค switching ทำงานไม่เสถียรภาพได้ data ที่ส่งในปริภูมิวินาที- ละบับนี้ส่งด้วย Speed 4800 bit/sec

ใน 11 bits ใช้เวลาส่ง = $\frac{1 \times 11}{4800} = 2.08 \times 10^{-4}$ sec

นั่นคือค่า

$$R_{26} \cdot C_{10} \geq 22.08 \times 10^{-4}$$

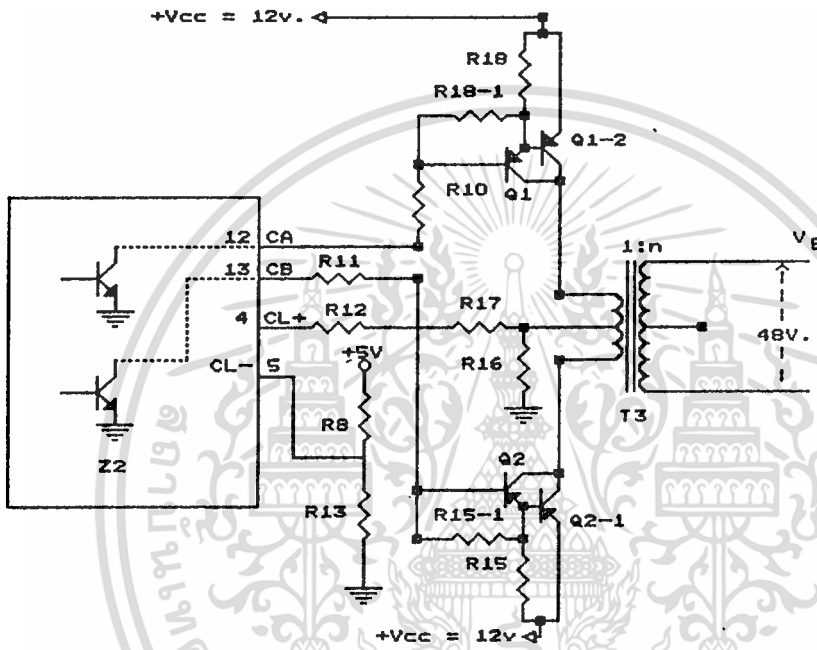
$$R_{26} = \frac{22.08 \times 10^{-4}}{125 \times 10^{-8}} = 18 \text{ โอห์ม}$$

หาขนาดที่ R_{26} ทนได้

สรุป

- $R_6 = ?$
- $R_{23} = 26$ กิโลโอห์ม
- $R_{26} = 18$ กิโลโอห์ม ----- 7.5
- $R_{24} = 2.7$ กิโลโอห์ม
- SCR เบอร์ ?
- $D_{11} = ?$

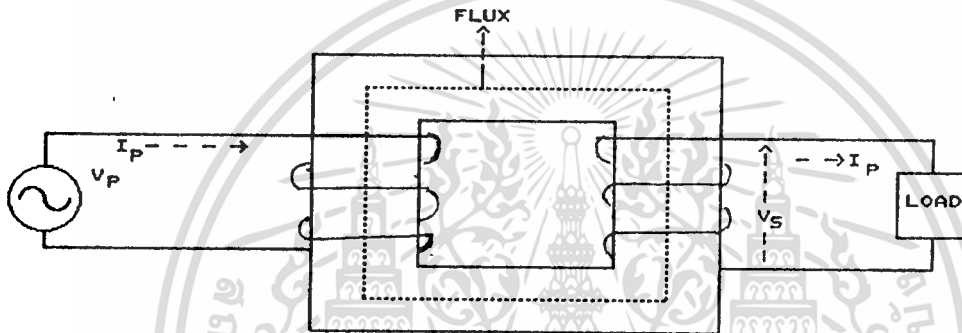
7.6 การคำนวณ Power transformer T₃



รูปที่ 7.6.1

เพื่อความสะดวกในการคำนวณจากรูปที่ 7.6.1 เรา Simplify ได้ดังรูปที่ 7.6.1 ก่อนจะคำนวณจะกล่าวถึง ทฤษฎีหม้อแปลงที่เกี่ยวข้องกับการคำนวณพอสังเขปได้ดังนี้

จากรูปที่ 7.6.2 เมื่อกระแสไหล (I_p) ผ่าน ขดลวดที่พันรอบแกนปิด (N_p) จะเกิดฟลักซ์-
(flux) เหนี่ยวนำในแกนถ้ากระแส (I_p) ที่จ่ายให้มีการเปลี่ยนแปลงไปมา flux ก็
เปลี่ยนแปลงด้วย พร้อมกับเกิดการเหนี่ยวนำของลวด N_s เกิดกระแส I_s จ่ายไปที่
Load ได้ Voltage คร่อมให้ลวดคือ V_s ความสัมพันธ์ของจำนวนรอบของขดลวด และ
แรงดันเป็น ไปตามสมการ 7.6.1



รูปที่ 7.6.2

$$\frac{N_p}{N_s} = \frac{V_p}{V_s} \dots\dots\dots 7.6.1$$

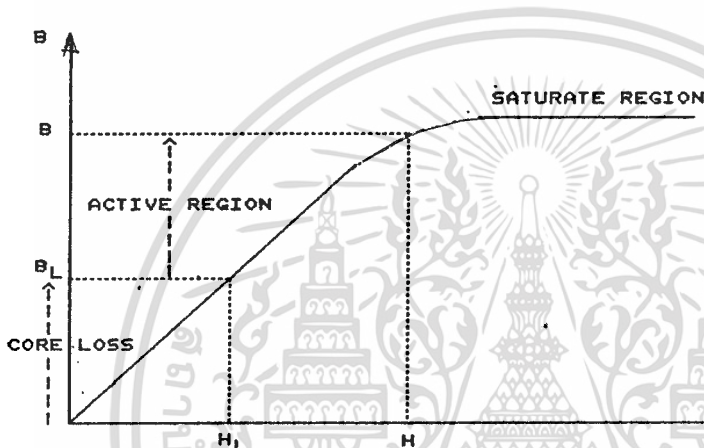
N_p คือจำนวนรอบของเส้นลวดด้าน Primary

V_p คือแรงดันด้าน Primary

N_s คือจำนวนรอบของเส้นลวดด้าน Secondary

V_s คือแรงดันด้าน Secondary

แรงดันเหนี่ยวนำ (Induce Voltage) คือ V_p จะเป็นไปตามการเปลี่ยนแปลงของ-
ความหนาแน่นของ flux การเปลี่ยนแปลงของ flux แสดงในรูป 7.6.3



รูปที่ 7.6.3

ถ้าให้ B (ความหนาแน่นของ flux) อยู่ในช่วงเส้นตรงคือช่วงใช้งาน เรา
จะได้สมการ 7.6.2.

$$B_{max} = \frac{V_p \times 10^8}{K \cdot f \cdot N_p \cdot Ae} \dots\dots\dots 7.6.2$$

- เมื่อ B_{max} คือความหนาแน่นของ flux สูงสุด. (เป็น gauss)
 V_p คือแรงดันด้าน Primary. (เป็น โวลท์)
 f คือความถี่มีหน่วยเป็น Hz
 N_p คือจำนวนรอบของขดลวดด้าน Primary
 A_e คือพ.ท. หน้าตัดของแกนเป็น ตารางเซนติเมตร
 K คือค่าคงที่มี 4.44 สำหรับแรงดันรูป Sine และมีค่าเท่ากับ 4.0 สำหรับแรงดันรูปสี่เหลี่ยม

ในการออกแบบโดยปกติค่า B_{max} เราจะเลือกค่า $B_{max}/2$ เพื่อให้แน่ใจว่า การทำงานของ Transformers อยู่ในช่วง Linear และตัวประกอบที่สำคัญอีกสิ่งหนึ่งคือพื้นที่สำหรับพันขดลวดตัวนำซึ่งปกติจะพันรอบ Bobbin พื้นที่นี้จะต้องมีค่าเหมาะสม ถ้าเล็กเกินไปก็จะพันขดลวดตัวนำไม่ได้ แต่ถ้าโตเกินไปก็จะเกิด gap ซึ่งจะเกิดการสูญเสีย

สำหรับความสามารถในการจ่ายกำลังของแกน ferrite คำนวณได้จาก -

สมการ 7.6.3

$$P_{out} = (1.16 B_{max} \cdot f \cdot d \cdot A_e \cdot A_c) \times 10^{-9} \dots \dots \dots 7.6.3.$$

- เมื่อ P_{out} คือ กำลังที่จ่ายให้เป็นวัตต์
 d คือ ความหนาแน่นของกระแสในลวดตัวนำเป็น Amp/m²
 A_e คือ พื้นที่หน้าตัดของแกนเป็น cm²
 A_c คือ พื้นที่สำหรับพันขดลวดบน บ็อบบิ้นเป็น cm²

หมายเหตุ บางบริษัท พื้นที่ของบ็อบบิ้นใช้สัญลักษณ์ W_a หรือหน้าต่างบ็อบบิ้นและความหนา

แน่นของกระแสในสาย ใช้หน่วย เซอร์คูลาร์มิลล์ ต่อ แอมป์ (c.m./A) โดยใช้สัญลักษณ์ โดย

$$d = \frac{1.27 \times 10^6}{D} \dots\dots\dots 7.6.4$$

นำค่า D ไปแทนในสมการ 7.6.3. จะได้ดังนี้

$$P_{out} = \frac{(1.47 \times f \times B_{max} \times A_p)}{D} \times 10^{-9} \dots\dots\dots 7.6.5$$

ค่า D ในทางปฏิบัติจะใช้ค่าเพียง 200 - 400 c.m./A เพื่อความปลอดภัยของสาย. สมการที่ 7.6.5. นี้ใช้คำนวณสำหรับเลือกหาขนาดของแกนที่จะใช้พื้นที่ขดลวด

การออกแบบ Transformer T_๑

มีขั้นตอนการออกแบบดังนี้

- ขั้นที่ 1 เลือกแกนเฟอร์ไรต์ 3C8.
- ขั้นที่ 2 เลือกค่า B_{max} จาก data sheet ของแกนเฟอร์ไรต์รุ่น 3C8 flux อิมตัวที่ 100°C B_{max} = 3,300 เกาส์ เลือก B_{max} 1600 เกาส์
- ขั้นที่ 3 คำนวณกระแสสูงสุดของหม้อแปลง T_๑ ด้าน Primary (I_p) จากรูปที่ 7.6.1 ภาค o/p ของ switching เป็นแบบ push-pull จะให้ประสิทธิภาพ 78%

ในทางปฏิบัติ เราสมมติว่าการสูญเสียที่ T_u เท่ากับ 15% ; $m = 63%$ ดังนั้น

$$M = \frac{P_{out}}{P_{in}} \quad (\text{เมื่อ } M \text{ คือประสิทธิภาพ})$$

$$M = \frac{V_o \cdot I_{out}}{V_{in} \cdot I_p}$$

$$0.78 = \frac{V_o \cdot I_{out}}{V_{in} \cdot I_p}$$

$$I_p = \frac{V_o \cdot I_{out}}{0.63 V_{in}}$$

แต่ $I_{out} = 3 \text{ Amp}$; $V_o = 24 \text{ V}$; $V_{in} = 12 \text{ V}$.

$$I_p = \frac{3 \times 24}{0.63 \times 24}$$

$$I_p = 4.76 \text{ Amp}$$

เลือกขนาดของสาย = 400×4.76

= 1904 เซอร์คูลาร์มิลล์

จากตารางที่ 2. จะตรงกับลวดเบอร์ 17 AWG.

ขั้นที่ 4 เลือกขนาดแกนของ บ็อบบิ้น จากสมการที่ 7.6.5. หาได้ดังนี้.

$$A_e \cdot A_c = \frac{P_{out} \cdot D \times 10^3}{1.47 f \cdot B_{max}}$$

เลือกค่า D เท่ากับ 400 เซอร์คูลาร์มิลล์ ต่อแอมป์

$$A_e \cdot A_c = \frac{(24 \times 3) \times 400 \times 10^3}{1.47 \times 40 \times 10^3 \times 1600}$$

$$A_e \cdot A_c = 0.306 \text{ cm}^4$$

การเลือกพื้นที่หน้าตัดของแกน และพื้นที่หน้าตัดของบ็อบบิ้นปกติจะให้สูงกว่าค่าที่คำนวณได้ อย่างน้อย 50 % นั่นคือ

$$A_e \cdot A_c = 1.5 \times 0.306 = 0.459 \text{ cm}^4$$

เลือกแกน ferrite เป็นแบบ E core รุ่น E30 และบ็อบบิ้นรุ่น B6632 จาก data sheet ได้ $A_e = 60 \text{ mm}^2$; $A_c \approx 77$
ดังนั้น

$$A_e \cdot A_c = \frac{60 \times 77}{10000} = 0.462 \text{ cm}^4$$

ขั้นที่ 5

หา N_p (จำนวนรอบด้าน Primary) จากสมการ 7.6.2.
ดังนั้น

$$N_p = \frac{V_p \times 10^8}{K \cdot f \cdot A_e \cdot B_{max}}$$

$$V_p = 12 \text{ V.} ; K = 4 ; A_e = \frac{60}{100} = 0.6 \text{ cm}^2$$

$$B_{max} = 1600 \text{ เกาส์} ; f = 40 \text{ KHz}$$

$$N_p = \frac{12 \times 10^8}{4 \times 40 \times 10^3 \times 0.6 \times 1600}$$

$$N_p = 7.8 \sim 8 \text{ รอบ}$$

ขั้นที่ 6

คำนวณหาจำนวนรอบของด้าน Secondary จากสมการ 7.6.1
ดังนั้น

$$\frac{N_p}{N_s} = \frac{V_p}{V_s}$$

$$N_s = \frac{N_p \times V_p}{V_s}$$

$$N_s = \frac{N_p \times V_p}{V_s}$$

$$N_s = \frac{8 \times 40}{12} = 26.6 \approx 27 \text{ รอบ}$$

ขั้นที่ 7 คำนวณหาขนาดของสาย ด้าน Secondary ซึ่งให้กระแส 3 Amp แต่เราใช้ความหนาแน่นของกระแสมีค่า 400 เซอร์คูลาร์ ต่อ แอมป์.

ดังนั้นจะได้ขนาด ของสาย = $400 \times 3 = 1200$ เซอร์คูลาร์มิลล์

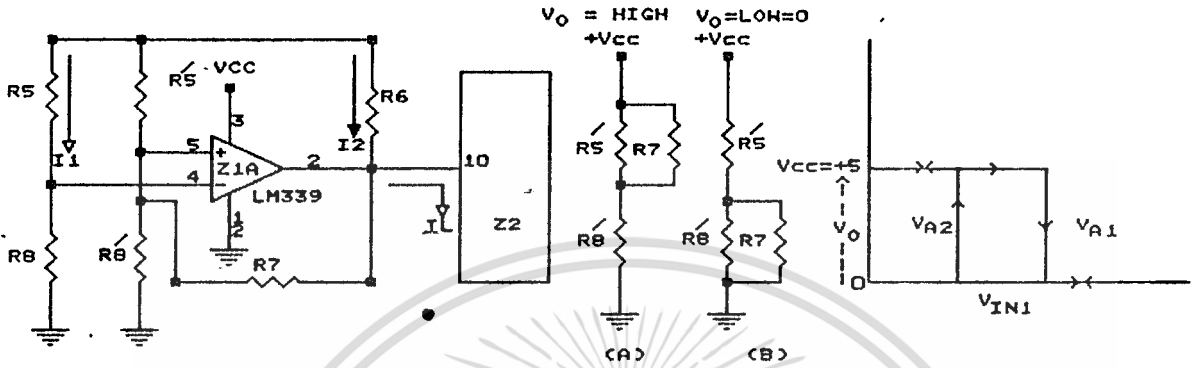
ดังนั้นจากตารางที่ 2 จะตรงกับลวดเบอร์ 19 A.W.G.

สรุป ----- 7.6

transformer T_s มีรายละเอียดในการสร้างดังนี้

- ใช้แกน ferrite ชนิด 3C8 (N27) รุ่น E30 พร้อมขีปน
- ทางด้าน Primary ใช้ลวดเบอร์ 17 A.W.G. พันจำนวน 8 รอบ
- ทางด้าน Secondary ใช้ลวดเบอร์ 19 A.W.G. พันจำนวนรอบ = 27 รอบ

7 . 7 ภาค Low Voltage Protection.



รูปที่ 7.7.1

เพื่อความสะดวกในการคำนวณจากรูปที่ 6.4.1. เขียนใหม่ดังรูปที่ 7.7.1(b) ตามปกติแล้ว Battery ประเภท Lead Acid อนุญาตให้ discharge ได้ประมาณ - 40 % ของ Voltage ปกติ (คือ 12 V.) ดังนั้นระดับ Voltage ของ Battery ต่ำสุดที่วงจร Z_{1A} จะทำงานมีค่าดังนี้

$$\text{Voltage Batt. discharge 40\%} = \frac{40}{100} \times 12 = 4.8 \text{ V.}$$

$$\text{Low level Voltage ของ Batt. (} V_L \text{)} = 12 - 4.8 = 7.2 \text{ V.}$$

หา R_5, R_6 เมื่อ Batt. อยู่ในสภาวะปกติ +12 V.

กำหนดให้ V_{IN} เมื่อ Batt. อยู่ในสภาวะปกติ (V_{INH}) = 4 Volts.

I_2 เมื่อ Batt. อยู่ในสภาวะปกติ (V_{INH}) = 5 mA
 ไม่คำนึงถึง Input offset current (ถือว่ามิต้าน้อยมากเมื่อเทียบ I_2)

$$R_6 = \frac{4V}{5mA} = 800 \text{ โอห์ม}$$

$$R_5 = \frac{(12 - 4)V}{5mA} = 1.6 \text{ กิโลโอห์ม}$$

หา Power ที่สูญเสียใน R_5, R_6 .

$$\text{Power สูญเสียใน } R_5 = (12 - 4)V \times 5mA = 40 \text{ mW}$$

$$\text{Power สูญเสียใน } R_6 = 4V \times 5mA = 20 \text{ mW}$$

ใช้ค่า

$$R_6 = 800 \text{ โอห์ม } 1\% \quad 1/4 \text{ W.}$$

$$R_5 = 1.6 \text{ กิโลโอห์ม } 1\% \quad 1/4 \text{ W}$$

หา V_{IN} เมื่อ Batt. discharge 40% ของสภาวะปกติ (V_{INL})

$$V_{INL} = \frac{7.2 \times 0.8}{1.6 + 0.8} = 2.4 \text{ V}$$

$$V_{INH} = 4 \text{ V.}$$

7.7.1

$$V_{INL} = 2.4 \text{ V.}$$

วิเคราะห์วงจร Z_{1A} เพื่อหาค่า R_5', R_6', R_7

จากรูปที่ 7.7.1 สมมุติว่าเมื่อ $V_{IN} \leq V_A$; $V_o = +V_{cc} = 5 \text{ V.}$

The upper trip voltage V_{A1} ถูกกำหนดโดย (ดูรูป 7.7.1.)

$$V_{A1} = \frac{+V_{CC} \cdot R'_8}{(R'_5 // R_7) + R'_8} \quad \text{หรือ}$$

$$V_{A1} = \frac{+V_{CC} \cdot R'_8 (R'_5 + R_7)}{R'_5 R'_8 + R'_5 R_7 + R'_8 R_7} \quad \text{--- 7.7.2.}$$

เมื่อ $V_{IN} > V_{A1}$ $V_O = \text{Low} = 0$; Lower input trip voltage V_{A2}
 V_{A2} ถูกกำหนดโดย

$$V_{A2} = \frac{+V_{CC} \cdot R'_8 // R_7}{R'_5 + R'_8 // R_7} \quad \text{หรือ}$$

$$V_{A2} = \frac{+V_{CC} \cdot R'_8 R_7}{R'_5 R'_8 + R'_5 R_7 + R'_8 R_7} \quad \text{--- 7.7.3.}$$

เมื่อ input voltage V_{IN} ลดลงถึง V_{A2} ; V_O จะ High อีก ผลรวมของ hysteresis (ΔV_A) กำหนดได้ดังนี้

$$\Delta V_A = V_{A1} - V_{A2} \quad \text{--- 7.7.4.}$$

แทนค่าสมการ 7.7.2. , 7.7.3. ใน 7.7.4.

$$\Delta V_A = \frac{+V_{CC} R_E' \cdot R_7'}{R_E' R_E' + R_E' R_7 + R_E' R_7'} \quad \text{--- 7.7.5.}$$

เพื่อความแน่ใจว่า V_o จะ swing ระหว่าง $+V_{CC}$ ถึง ground ควรเลือก

$$R_{PULL-UP} (R_E) < R_{Load} \quad \text{--- 7.7.6.}$$

และ

$$R_7 > R_{Load} \quad \text{--- 7.7.7.}$$

$$(R_{PULL-UP} = R_E)$$

จากสมการ 7.7.5. จะได้สมการใหม่ดังนี้

7.7.3.

$$\Delta V = \frac{1 + [R_E'/R_7] + [R_E'/R_E']}{1 + [R_7/R_E'] + [R_7/R_E']} \quad \text{--- 7.7.8}$$

จากสมการ 7.7.8.

$$\frac{\Delta V_A}{V_{A2}} = \frac{[R_7 R_E' + R_E' R_E' + R_E' R_7]/R_7 R_E'}{[R_E' R_E' + R_E' R_7 + R_7 R_E']/R_E' R_E'}$$

$$\frac{\Delta V_A}{V_{A2}} = \frac{R_E' R_E'}{R_7 R_E'} = \frac{R_E'}{R_7}$$

$$\text{ให้ } R_{B'} = n R_7$$

$$\frac{\Delta V_A}{V_{A2}} = n \quad \text{----- 7.7.9.}$$

เราสามารถหาค่า $R_{B'}$ ได้จากสมการ 7.7.2.

$$R_{B'} = \frac{R_B // R_7}{\frac{V_{CC} - 1}{V_{A1}}} \quad \text{----- 7.7.10.}$$

จากที่กล่าวมาเบื้องต้น สามารถหาค่า $R_{B'}$, $R_{B''}$, R_7 , R_6 . ได้ดังนี้
กำหนดให้

$$V_{CC} = +5 \text{ V (} +5 \text{ Reg จาก } Z_2 \text{)}$$

R_{Load} คือขา 10 ของ Z_2 จาก data sheet จะเห็นว่า R 1K และ 10K ต่อลง GND อยู่ และ parameter ของ NPN Transistor ใช้หาค่า (h_{ie})

เราจึงสมมติให้ $R_{Load} \sim 11$ กิโลโอมห์

$$V_{A1} < V_{INH} \text{ (ในสมการ 7.7.1)} = 3 \text{ V.}$$

$$V_{A2} = V_{INL} \text{ (ในสมการ 7.7.1)} = 2.4 \text{ V.}$$

จากสมการ 7.7.6.

$$R_{PULL-UP} < R_{Load}$$

หรือ $R_6 < R_{Load}$

$$R_6 < 11 \text{ กิโลโอมห์}$$

เลือก $R_6 = 1$ กิโลโอมห์ ($R_6 = 1$ กิโลโอมห์ < 11 กิโลโอมห์)

จากสมการที่ 7.7.7.

$$R_7 > R_{Load}$$

$$R_7 > 11 \text{ กิโลโอมห์}$$

เลือก $R_7 = 1$ เมกกาโอมห์ ($R_7 = 1$ เมกกาโอมห์ $> R_{Load} = 11$ กิโลโอมห์)

จากสมการที่ 7.7.9. ได้ว่า

$$n = \frac{\Delta V_A}{V_{A2}} = \frac{3 - 2.4}{2.4} = 0.25$$

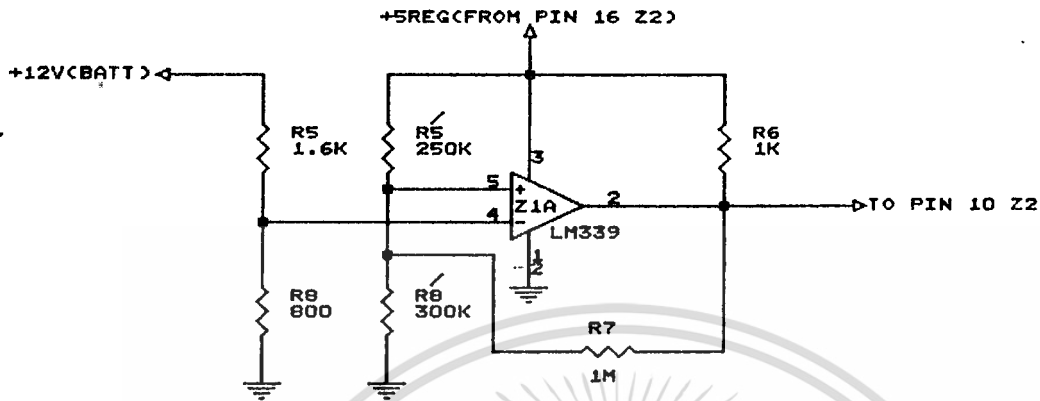
$$R_6' = nR_7$$

$$R_6' = 0.25 \times 1 = 250 \text{ กิโลโอมห์}$$

จากสมการที่ 7.7.10. หา R_6' ได้ดังนี้

$$R_6' = \frac{250 // 1}{5/3 - 1} = 300 \text{ กิโลโอมห์}$$

จากรูปที่ 7.7.1.(b) แสดงค่าของ Component ต่าง ๆ ได้ดังนี้



รูปที่ 7.7.2 (2b)

สรุป

R_5	=	1.6 K	1/4 W	1%	Metal flim.
R_8	=	800	1/4 W	1%	Metal flim.
R_7	=	1 M	1/4 W	1%	Metal flim. - - -7.7.11
R_6	=	1 K	1/4 W	1%	Metal flim.
R_5'	=	250 ..	1/4W	1%	Metal flim.
R_9'	=	300 K	1/4W	1%	Metal flim.

บทที่ ๘

การออกแบบ Soft Ware



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไปว่าเอกสารนี้คือฉบับที่สงวนไว้เพื่อใช้ในการเรียนการสอน และห้ามทำซ้ำโดยไม่ได้รับอนุญาตจากมหาวิทยาลัยราชภัฏบรจรม

```

PAGE 58.132
*****
* AUTOMATIC BUILDING CONTROL *
:*****
: CODE SEGMENT PARA PUBLIC 'CODE'
ASSUME CS:CODE, DS:CODE
START:
  PUSH CS
  POP DS
  PUSH CS
  POP ES
  PCH
  INITIALIZE 2 SERIAL PORTS
  4800 BAUD, 8-BIT WORD, 1 STOP BIT, NO PARITY
  MOV AH,0
  MOV AL,0C3H
  MOV DX,0
  INT 14H
  MOV AH,0
  MOV AL,0C3H
  MOV DX,1
  INT 14H
  JMP START1
  MOV AH,4CH
  MOV INT 21H
  INT
TERM:

```

```

0000 OE
0000 1F
0001 0E
0002 07
0003
0004 B4 00
0005 B0 C3
0008 BA 0000
000B CD 14
000D B4 00
000F B0 C3
0011 BA 0001
0014 CD 14
0016 EB 05 70
0019 E4 4C
001B CD 21

```

```

001D BD 012D R
0020 EB 010E R

```

```

0023 B4 01
0025 B0 80
0027 BA 0001
002A CD 14
002C B4 01
002E B0 C8
0030 BA 0001
0033 CD 14

```

```

0035 EB 00EE R
0038 80 FF 00
003B 75 10
003D 3C 80
003F 75 0C
0041 EB 00EE R
0044 80 FF 00
0047 75 04
0049 3C 01
004B 74 05

```

```

: 1. DISPLAY 'AUTOMATIC BUILDING CONTROL' MESSAGE
START1: MOV BP, OFFSET MSG1
CALL DISP
: 2. TRANSMIT DATA '80H' AND '02H' TO COM2
MOV AH,1
MOV AL,80H
MOV DX,1
INT 14H
MOV AH,1
MOV AL,02H
MOV DX,1
INT 14H
: 3. READ DATA FROM COM2 WITHIN 10 MSEC.
CALL RDCCOM
CMF BH,0
JNZ FAIL1
CMF AL,80H
JNZ FAIL1
CMF RDCCOM
JNZ FAIL1
CMF BH,0
JNZ FAIL1
CMF AL,01H
JZ NEXT4
: DISPLAY AND PRINT FOLLOWING MESSAGE TO MONITOR AND PRINTER
SYSTEM FAILED

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

; PLEASE CHECK COMMUNICATION POWER SUPPLY AND COMMUNICATION PROCESSOR

004D BD 014C R
0050 EB 010E R

FAIL1: MOV BP, OFFSET MSG2
CALL DISP

; 4. ASD #1
; TRANSMIT DATA 'B1H' AND '29H' TO COM1
NEXT4:

0053
0053 B4 01
0055 B0 B1
0057 BA 0000
005A CD 14
005C B4 01
005E B0 28
0060 BA 0000
0063 CD 14

MOV AH,1
MOV AL,81H
MOV DX,0
INT 14H
MOV AH,1
MOV AL,28H
MOV DX,0
INT 14H

0065 EB 00EE R
0068 B0 FF 00
006B 75 1F
006D 3C B1
006F 75 1B
0071 EB 00EE R
0074 B0 FF 00
0077 75 13
0079 3C 40
007B 74 1E
007D 3C 41
007F 74 14
0081 3C 42
0083 74 10
0085 3C 43
0087 74 0C
0089 EB 10 90

; READ DATA FROM COM2 WITHIN 10 MSEC.
CALL RDCCOM
CMP BH,0
JNZ FAIL2
CMP AL,81H
JNZ FAIL2
CALL RDCCOM
CMP BH,0
JNZ FAIL2
CMP AL,40H
JZ NEXT5
CMP AL,41H
JZ FAIL3
CMP AL,42H
JZ FAIL2
CMP AL,43H
JZ FAIL3
JMP NEXT5

; DISPLAY AND PRINT FOLLOWING MESSAGE TO MONITOR AND PRINTER
; ASD #1 NO RESPONSE
; PLEASE CHECK ASD #1
FAIL2: MOV BP, OFFSET MSG3
CALL DISP
JMP NEXT5

; DISPLAY AND PRINT FOLLOWING MESSAGE TO MONITOR AND PRINTER
; ALARM SECURITY
FAIL3: MOV BP, OFFSET MSG4
CALL DISP

; 5. AFD #2
; TRANSMIT DATA 'B2H' AND '00H' TO COM1
NEXT5:

009B B4 01
009D B0 B2
009F BA 0000
00A2 CD 14
00A4 B4 01

MOV AH,1
MOV AL,82H
MOV DX,0
INT 14H
MOV AH,1



ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

00A6 B0 00      MOV     AL,00H
00A8 BA 0000    MOV     DX,0
00AB CD 14      INT     14H

```

: READ DATA FROM COM2 WITHIN 10 MSEC.

```

00AD EB 00EE R     CALL    RDCCOM
00B0 80 FF 00    CMP     BH,0
00B3 75 1E      JNZ     FAIL4
00B5 3C B2      CMR     AL,82H
00B7 75 1A      JNZ     FAIL4
00B9 EB 00EE R     CALL    RDCCOM
00BC 80 FF 00    CMP     BH,0
00BF 75 12      JNZ     FAIL4
00C1 3C 08      CMR     AL,08H
00C3 74 BE      JZ      NEXT4
00C5 3C 0A      CMR     AL,0AH
00C7 74 13      JZ      FAIL5
00C9 3C 09      CMR     AL,09H
00CB 74 18      JZ      FAIL6
00CD 3C 0B      CMR     AL,0BH
00CF 74 14      JZ      FAIL5
00D1 EB 80      JMP     NEXT4

```

: DISPLAY AND PRINT FOLLOWING MESSAGE TO MONITOR AND PRINTER

```

; AFD #2 NO RESPONSE
; PLEASE CHECK AFD #2
FAIL4: MOV     BP, OFFSET MSG5

```

```

CALL    DISP
JMP     NEXT4

```

: DISPLAY AND PRINT FOLLOWING MESSAGE TO MONITOR AND PRINTER

```

; TROUBLE FIRE AT AFD #2
; PLEASE CHECK AFD #2
FAIL5: MOV     BP, OFFSET MSG6

```

```

CALL    DISP
JMP     NEXT4

```

: DISPLAY AND PRINT FOLLOWING MESSAGE TO MONITOR AND PRINTER

```

; ALARM FIRE AT AFD #2
FAIL6: MOV     BP, OFFSET MSG7

```

```

CALL    DISP
JMP     NEXT4

```

```

: READ COMMUNICATION PORT '2 WITHIN 10 MSEC.
: IF FUNCTION SUCCESSFUL : RETURN CHAR. IN AL AND BH = 0

```

```

: .. FAILED : .. BH = OFFH
RDCCOM: MOV     CX,2000H
RDI:    MOV     AH,3

```

```

MOV     DX,1
PUSH    CX
INIT    14H
POP     CX
AND     AH,1
JNZ     READ
LOOP    RDI

```

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณีนำไปใช้




```

0101 B7 FF      MOV     BH,OFFH
0103 C3        RET
0104 B4 02     MOV     AH,2
0106 BA 0001   MOV     DX,1
0107 CD 14     INT     14H
010B 32 FF     XOR     BH,BH
010E C3        RET

```

```

BH,OFFH      ; TIME OUT
AH,2
DX,1
14H
BH,BH

```

READ:

```

; DISPLAY MESSAGE TO MONITOR
; CALL WITH: BP = MSG NO.
DISP:

```

```

010E BA 76 00  MOV     DH,BYTE PTR [BP]
0111 45        INC     BP
0112 BA 56 00  MOV     DL,BYTE PTR [BP]
0115 45        INC     BP
0116 BA 5E 00  MOV     BL,BYTE PTR [BP]
0119 45        INC     BP
011A B5 00     MOV     CH,0
011C BA 4E 00  MOV     CL,BYTE PTR [BP]
011F 45        INC     BP
0120 B7 00     MOV     BH,0
0122 B4 02     MOV     AH,2
0124 CD 10     INT     10H
0126 BB D5     MOV     DX,BP
0128 B4 09     MOV     AH,9
012A CD 21     INT     21H
012C C3        RET

```

```
MSG1: DB 5,20,07H,MSG2-$,'AUTOMATIC BUILDING CONTROL$'
```

```
MSG2: DB 10,10,07H,MSG3-$,'SYSTEM FAILED',ODH,OAH
```

```
DB PLEASE CHECK COMMUNICATION POWER SUPPLY AND COMMUNICATION PROCESSOR$
```

```

012D 05 14 07 1C 41 55 54
4F 4D 41 54 49 43 20
42 55 49 4C 44 49 4E
47 20 43 4F 4E 54 52
4F 4C 24
014C 0A 0A 07 57 53 59 53
54 45 4D 20 46 41 49
4C 45 44 0D 0A
015F 20 20 20 50 4C 45 41
53 45 20 43 48 45 43
4B 20 43 4F 4D 4D 55
4E 49 43 41 54 49 4F
4E 20 50 4F 57 45 52
20 53 55 50 50 4C 59
20 41 4E 44 20 43 4F
4D 4D 55 4E 49 43 41
54 49 4F 4E 20 50 52
4F 43 45 53 53 4F 52
24
01A6 0F 0A 07 2A 41 53 44
20 23 31 20 4E 4F 20
52 45 53 50 4F 4E 53
45 20 3A 20 50 4C 45
41 53 45 20 43 48 45
43 4B 20 41 53 44 20
23 31 24

```

```
MSG3: DB 15,10,07H,MSG4-$,'ASD #1 NO RESPONSE : PLEASE CHECK ASD #1$'
```

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

01D3 11 0A 07 10 41 4C 41      MSG4: DB      17,10.07H,MSG5-$,'ALARM SECURITY$'
52 4D 20 57 45 43 55
52 49 54 59 24
01E6 13 0A 07 2A 41 46 44      MSG5: DB      19,10.07H,MSG6-$,'AFD #2 NO RESPONSE : PLEASE CHECK AFD #2$'
20 23 32 20 4C 4F 20
52 45 53 50 4F 4E 50
45 20 3A 20 50 4C 4E
41 53 45 20 43 48 45
43 4B 20 41 46 44 20
23 32 24
0213 15 0A 07 1B 54 52 4F      MSG6: DB      21,10.07H,MSG7-$,'TROUBLE FIRE AT AFD #2$'
55 42 4C 45 20 46 49
52 45 20 41 54 20 41
46 44 20 23 32 24
022E 15 0A 07 16 41 4C 41      MSG7: DB      21,10.07H,MSG8-$,'ALARM FIRE AT AFD #2$'
52 4D 20 46 49 52 45
20 41 54 20 41 46 44
20 23 32 24
0247 ??      MSG8: DB      ?
0248      CODE ENDS
      END

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Segments and Groups:

Name	Size	Align	Combine Class
CODE	0248	PARA	PUBLIC CODE

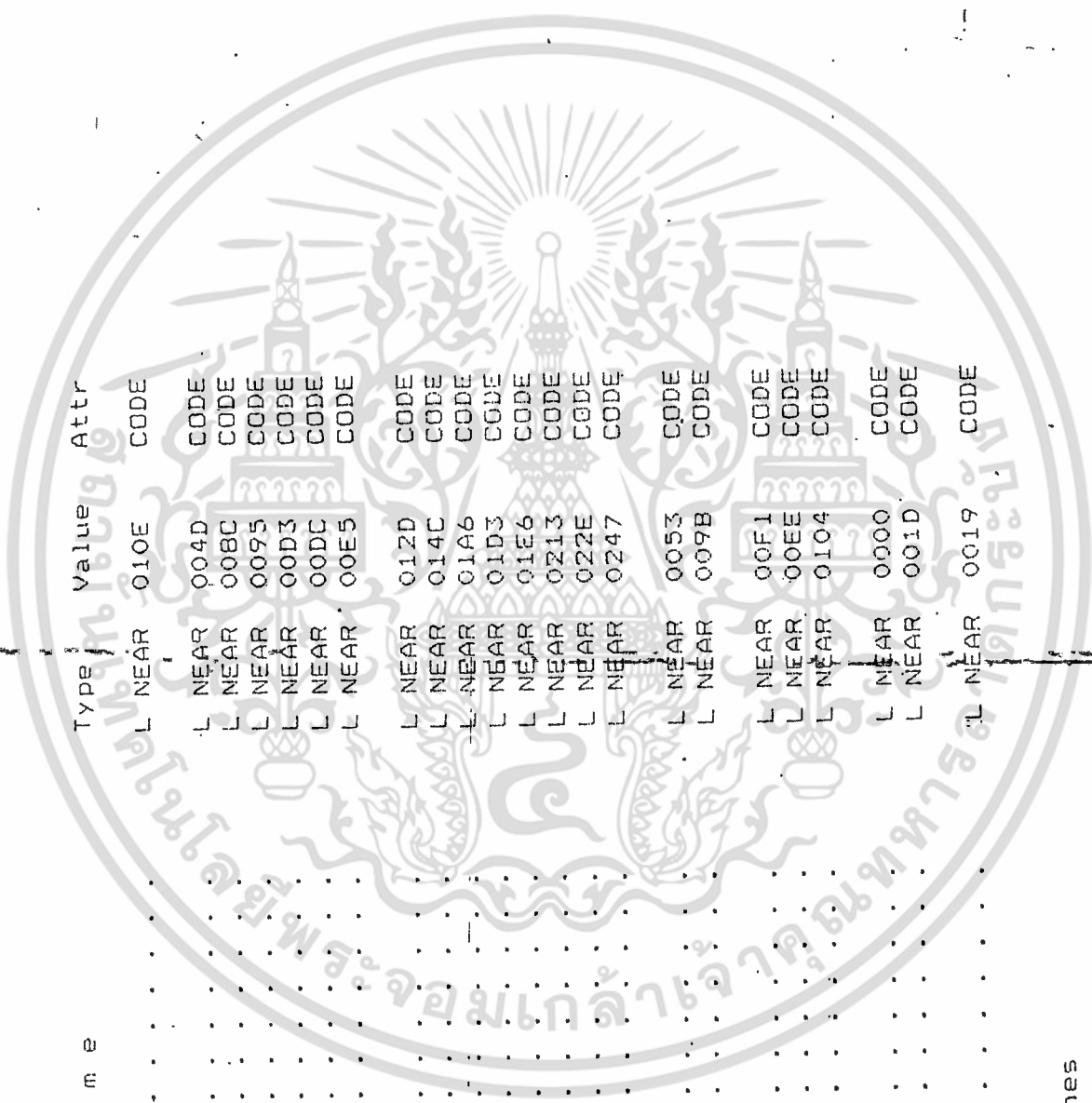
Symbols:

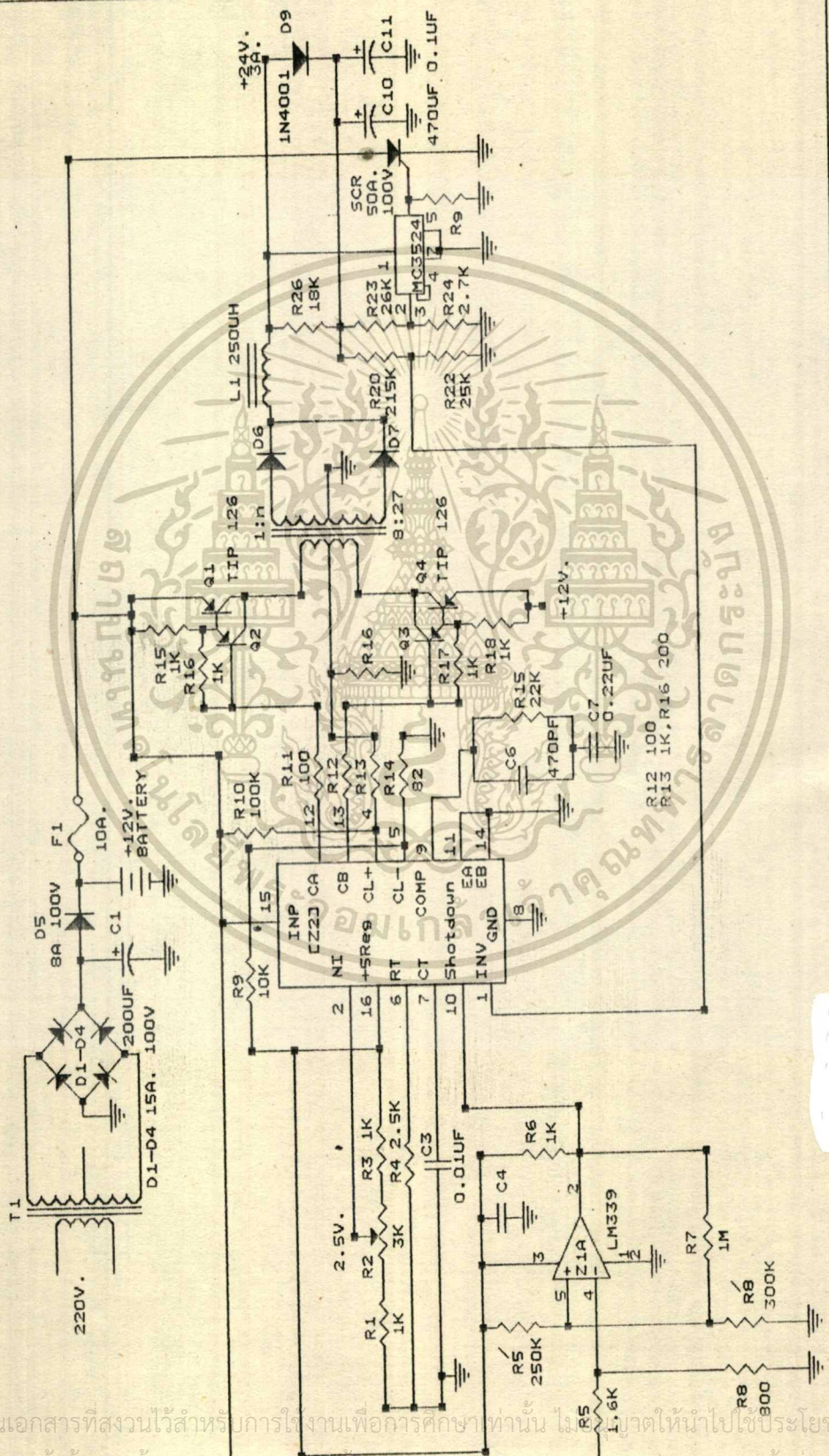
Name	Type	Value	Attr
DISP	L NEAR	010E	CODE
FAIL1	L NEAR	004D	CODE
FAIL2	L NEAR	008C	CODE
FAIL3	L NEAR	0095	CODE
FAIL4	L NEAR	00D3	CODE
FAIL5	L NEAR	00DC	CODE
FAIL6	L NEAR	00E5	CODE
MSG1	L NEAR	012D	CODE
MSG2	L NEAR	014C	CODE
MSG3	L NEAR	01A6	CODE
MSG4	L NEAR	01D3	CODE
MSG5	L NEAR	01E6	CODE
MSG6	L NEAR	0213	CODE
MSG7	L NEAR	022E	CODE
MSG8	L NEAR	0247	CODE
NEXT4	L NEAR	0053	CODE
NEXT5	L NEAR	009B	CODE
RD1	L NEAR	00F1	CODE
RDCOM	L NEAR	00EE	CODE
READ	L NEAR	0104	CODE
START	L NEAR	0000	CODE
START1	L NEAR	001D	CODE
TERM	L NEAR	0019	CODE

202 Source Lines
 202 Total Lines
 45 Symbols

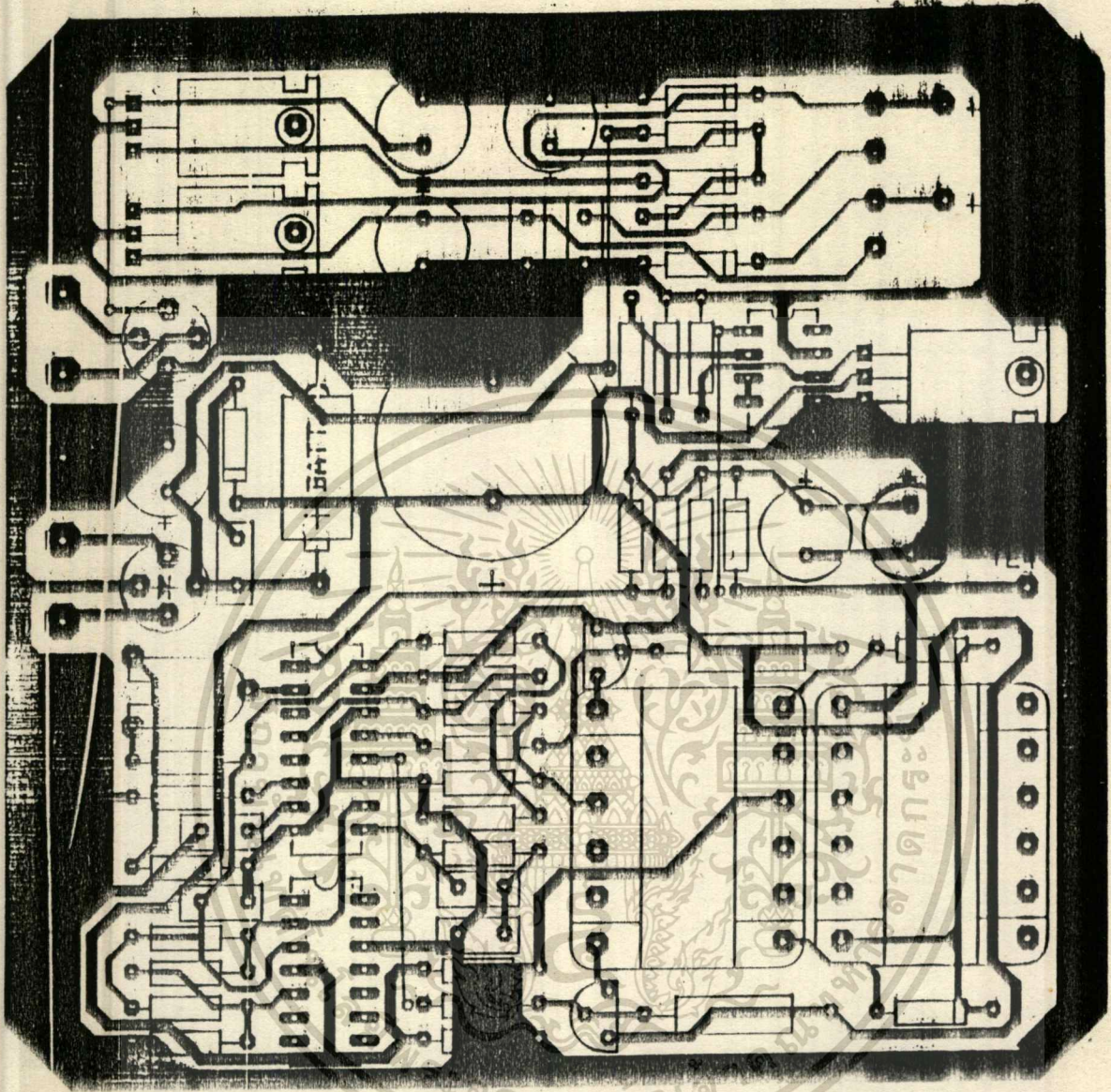
49382 Bytes symbol space free

0 Warning Errors
 0 Severe Errors



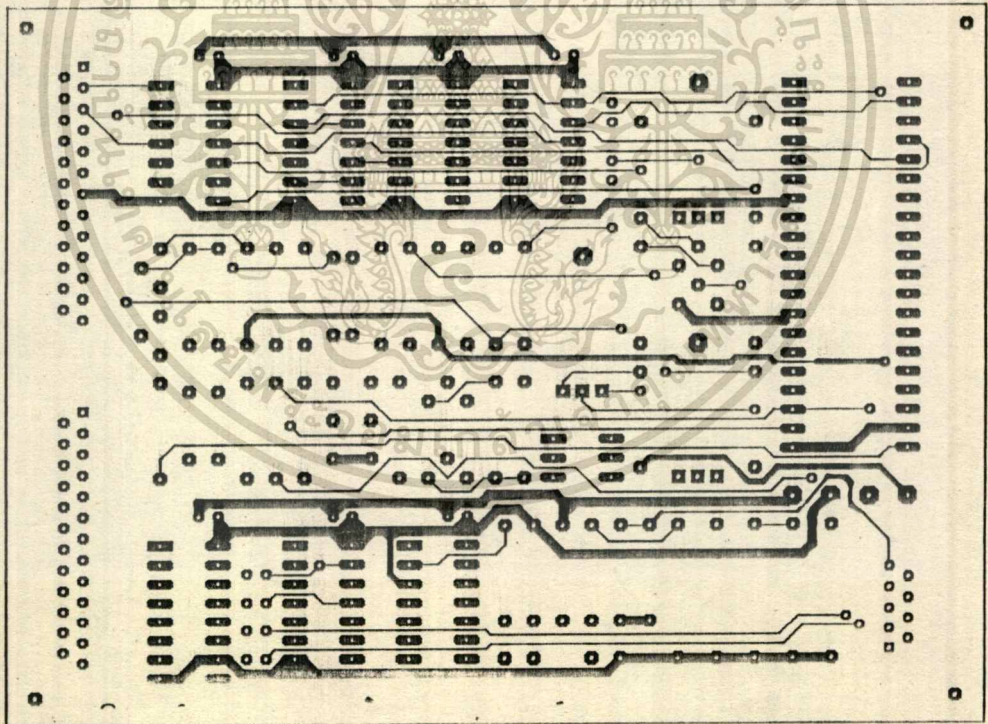
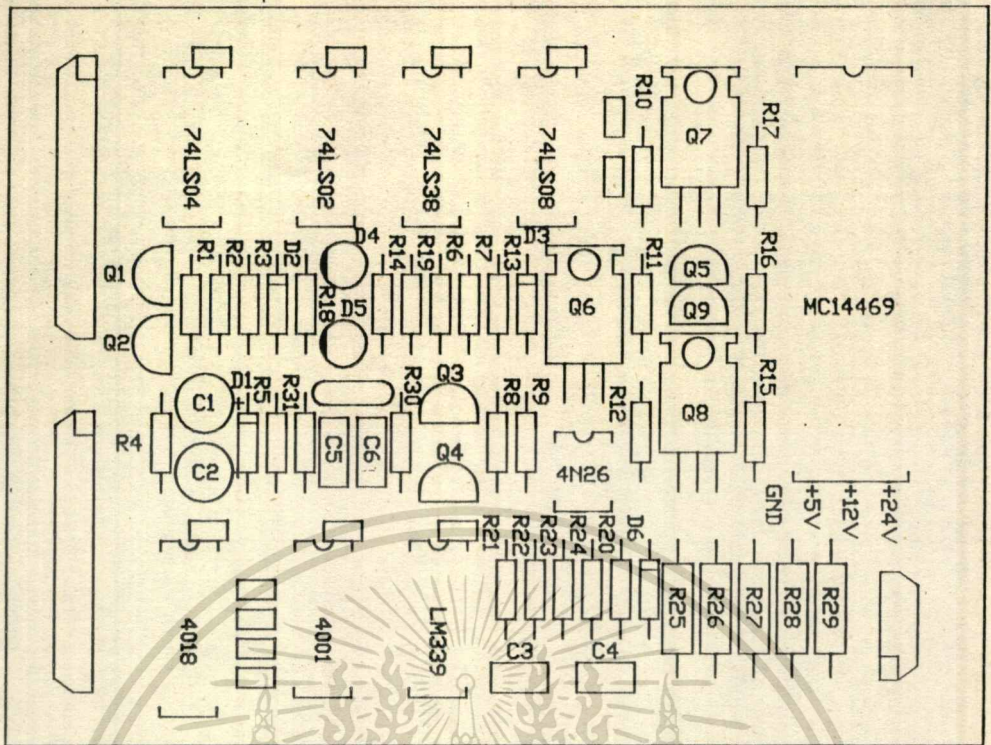


Size	Document Number	REV
A	SHEET 1	
Date:	November 15, 1990	Sheet of



Communication Power supply

รูปแสดง แผงวงจรและอุปกรณ์ชุด
Communication power supply



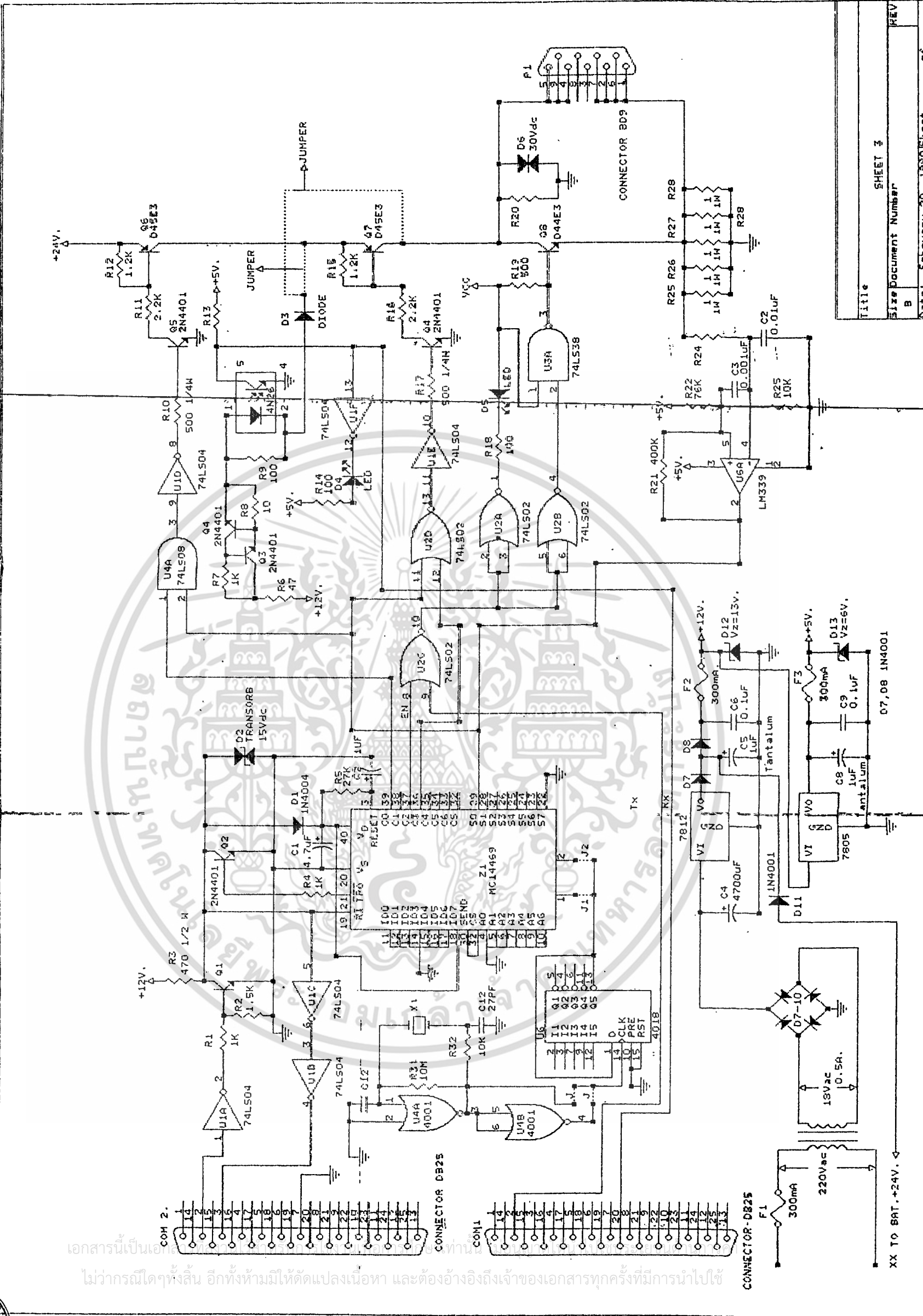
รูปแสดง แผงวงจรและอุปกรณ์ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Communication Processor unit



ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	SHEET 3
Size Document Number	B
Date	February 20, 1980 Sheet 3 of 3
REV	

บทที่ 10

สรุปผลการทดลอง

10.1 การปรุ่งแต่ง CPS

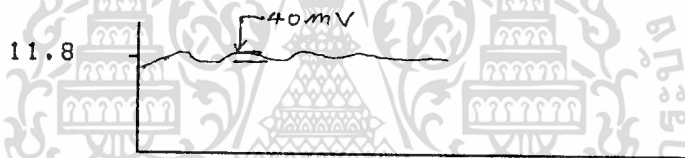
หลังต่ออุปกรณ์เรียบร้อยแล้ว

1. ทำการ Charge Battery ให้เต็มเสียก่อน นำไปต่อเข้ากับวงจร
2. Supply line voltage 220V. เข้าที่ T₁
3. ปรับ R₂ ให้ได้ Voltage 2.5V. (วัดขา 2 ของ Z₂ เทียบ Ground) จะได้ O/P Voltage = +24V. (วัดที่ Anode D₅ เทียบกับ ground)

10.2 ผลจากการทดลอง CPS

มีขั้นตอนในการทดสอบ โดยแยกเป็นข้อๆ ดังนี้

1. ทดสอบ load resistor ขนาด 8 Ohm ขนาด 100W ชนิดปรับค่าได้ (Reostat) ขณะที่ load resistor มีค่า 8 Ohm วัด O/P ได้ +11.9V. กระแส 3 Amp. ripple voltage 100mV. มี wave form ดังรูป



จะเห็นได้ว่าเป็นได้ตามความต้องการ ซึ่งในการออกแบบกำหนดไว้ไม่เกิน 50mV.

2. ปรับค่า R₂ ให้ O/P ของ CPS เพิ่มจาก +24V. เพิ่มขึ้นเรื่อยๆ จนกระทั่ง O/P ของ CPS มาถึง 27.8 Volts (V_{trip}) SCR จะ conduct short cct. ทำให้ F₁ ขาด จะเห็นได้ว่าภาค Over voltage protection สามารถทำงานได้ใกล้เคียงกับการออกแบบซึ่งถ้าเรากำหนดค่า V_{trip} = 27.5V. (ค่าที่ทดสอบ คือ 27.8V.) ส่วนค่าที่ผิดพลาดเกิดจากเปอร์เซ็นต์การผิดพลาดของ Component

3. ทำการ short O/P ของ CPS ปรากฏว่า Z₂ หยุด oscillate

จะเห็นได้ว่าภาค short cct. protection ทำงานได้ถูกต้องตามความต้องการเพื่อไม่ให้เกิดผลเสียต่อ power transistor และ component อื่นๆ

4. ปลดไฟ 220V. AC ออก Battery ทำการ back up ผ่าน D₅ การทดลองนี้ใน

ขณะส่งข้อมูล ปรากฏว่าการส่งข้อมูลดำเนินการต่อไปโดย CPU ไม่ Hang แสดงว่าภาค Back up ทำงานได้ถูกต้องตามวัตถุประสงค์.

5. ตัวอย่าง จร CPS เข้ากับ CP และ Com1, Com 2 ของ IBM-AT ทดลองส่งข้อมูลออกจาก Com1, Com2. ด้วย speed 4800 bit/sec ผลการโต้ตอบระหว่าง CPU เป็นไปตาม Software บทที่ 8 ทุกประการ

สรุป

ในการทดสอบ Automatic Fire and Security System ได้ผลเป็นไปตามความต้องการ (ทดสอบกับ Sensor AFD และ ASD ของ Project กร๊ฟที่ 2 ซึ่งใช้ Sensor เพียง 2 ตัว) แต่เวลาในการทำปริญญานิพนธ์นี้สั้นเกินไปที่จะทดสอบระบบที่ออกแบบได้ครบทุกปัญหา เพราะระบบนี้จะต้องใช้เวลาในการทดสอบการทำงานนาน แต่เราก็คาดการณ์ได้ว่าปัญหาในอนาคตจะต้องเกิดขึ้นอย่างแน่นอน ถ้าหากเราใช้ AFD หรือ ASD ให้เต็มขีดความสามารถของแต่ละคู่สายส่ง คือ 128 ตัว/1 คู่สาย ($2^7 = 128$) เนื่องจากค่า C_4 (แสดงในกร๊ฟที่ 2) มีค่า 100 uf ถ้าหากใช้ 128 ตัว ค่า C ในคู่สายส่งจะมีค่า (128×100) เท่ากับ 12800 uf ซึ่งอาจจะก่อให้เกิดอันตรายต่อ CPS ในช่อง Start up ระบบและก่อให้เกิดความผิดพลาดของข้อมูลในสายส่ง

แนวทางแก้ไข ก็คือ ก่อนที่จะ Start up ระบบจะต้องจ่ายไฟ +24V. ผ่านทางคู่สายส่งเพื่อทำการ Charge ค่า C ในแต่ละคู่สายส่ง ให้เต็มเสียก่อน แล้วค่อย Start up ระบบการ Charge และ discharge ของ C ใน AFD, และ ASD ที่ต่อในสายส่งจะมีค่าน้อยมาก จนไม่มีผลใดๆ ต่อ CPS, และ CP

หนังสืออ้างอิง

1. Linear Data Book 1 ของ National Semiconductor ปี 1976.
2. Technical Data, Honeywell, 1959.
3. CMOS Data book ของ Motorola, 1976.
4. CMOS/N MOS Special Functions Data Motorola Inc., 1984.



กิตติกรรมประกาศ

คณะผู้จัดทำโครงการวิทยานิพนธ์ เรื่องระบบแจ้งเหตุเพลิงไหม้ และรักษาความปลอดภัยแบบอัตโนมัติ (Automatic Fire Alarm and Security System) ชุดควบคุมกลาง (Main Control Unit)

ต้องขอขอบคุณ อาจารย์ที่ปรึกษา อาจารย์นิกร สขตมตันติ ที่ให้ความช่วยเหลือในการให้คำแนะนำและอำนวยความสะดวกต่อการทดลอง อันเป็นผลให้การทำโครงการนี้เป็นไปด้วยความเรียบร้อยและสมบูรณ์ สมตามตั้งใจของคณะผู้จัดทำโครงการนี้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไปอย่างอื่นโดยไม่ได้รับอนุญาตจากมหาวิทยาลัยราชภัฏนครพนม



MOTOROLA

MC14469

ADDRESSABLE ASYNCHRONOUS RECEIVER/TRANSMITTER

The MC14469 Addressable Asynchronous Receiver Transmitter is constructed with MOS P-channel and N-channel enhancement devices in a single monolithic structure (CMOS). The MC14469 receives one or two eleven-bit words in a serial data stream. The first incoming word contains the address and when the address matches, the MC14469 is enabled to transmit two data words. Each of the transmitted words contains eight data bits, even parity bit, start and stop bit, in UART compatible format.

The received word contains seven address bits and the address of the MC14469 is set on seven pins. Thus 27 or 128 units can be interconnected in simplex or full duplex data transmission. In addition to the address received, seven command bits may optionally be received for data or control use.

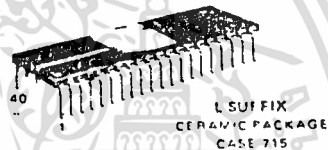
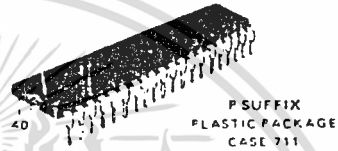
The MC14469 finds application in transmitting data from remote A-to-D converters; remote MPUs or remote digital transducers to a master computer or MPU.

- Supply Voltage Range - 4.5 Vdc to 18 Vdc
- Low Quiescent Current - 75 μ Adc maximum @ 5 Vdc
- Data Rates to 4800 Baud
- Receive - Serial to Parallel
- Transmit - Parallel to Serial
- Transmit and Receive Simultaneously in Full Duplex
- Crystal or Resonator Operation for On-Chip Oscillator

CMOS LSI

(LOW POWER COMPLEMENTARY MOS)

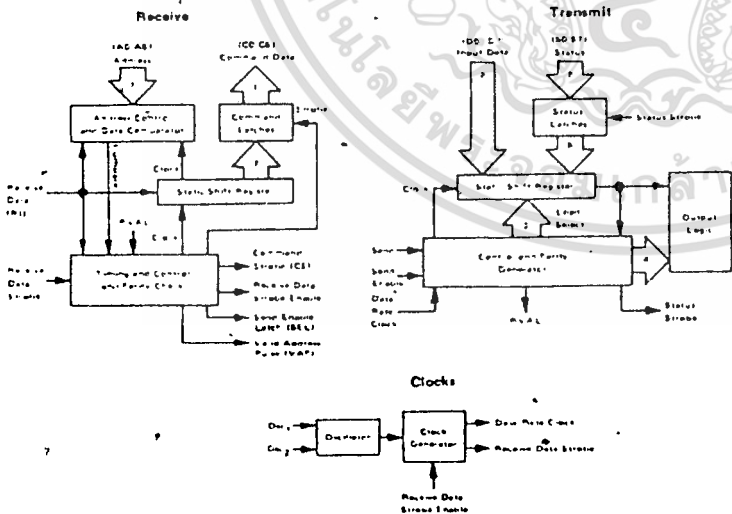
ADDRESSABLE ASYNCHRONOUS RECEIVER/TRANSMITTER



ORDERING INFORMATION

MC14469	Suffix	Devices
L		Ceramic Package
P		Plastic Package

BLOCK DIAGRAMS



PIN ASSIGNMENTS

1	Osc1	V _{DD}	40
2	Osc2	C0	39
3	Reset	C1	38
4	A0	C2	37
5	A1	C3	36
6	A2	C4	35
7	A3	C5	34
8	A4	C6	33
9	A5	C5	32
10	A6	V _A P	31
11	ID0	Send	30
12	ID1	S0	29
13	ID2	S1	28
14	ID3	S2	27
15	ID4	S3	26
16	ID5	S4	25
17	ID6	S5	24
18	ID7	S6	23
19	A1	S7	22
20	V _{SS}	TRD	21

FIGURE 1 - OSCILLATOR CIRCUIT

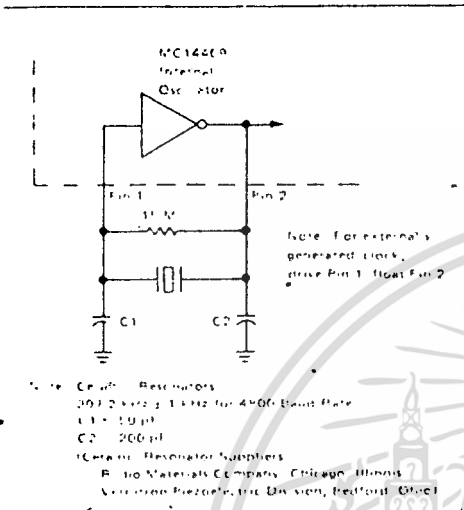


FIGURE 2 - RECTIFIED POWER FROM DATA LINE CIRCUIT

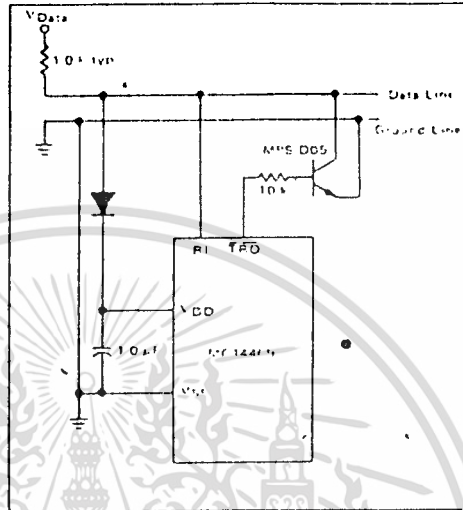


FIGURE 3 - A-D CONVERTER INTERFACE

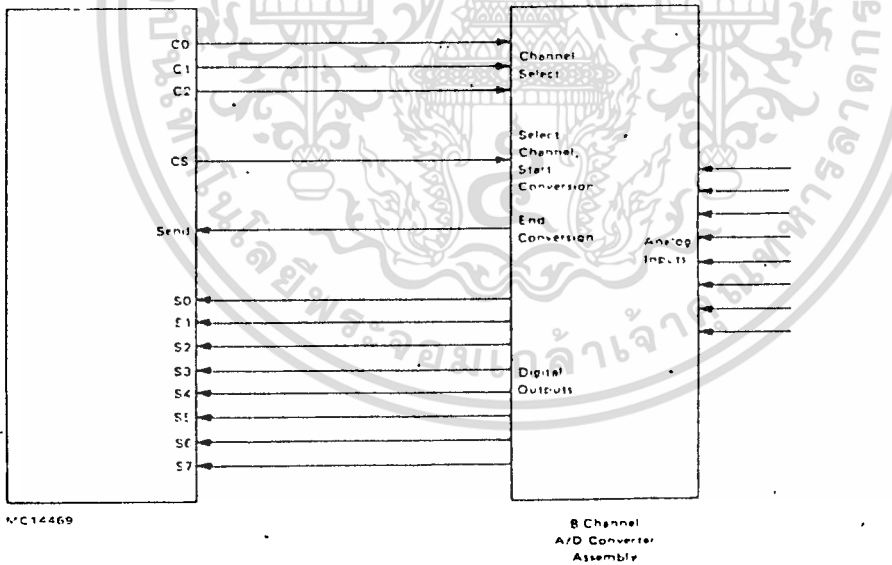


FIGURE 4 - SINGLE LINE, SIMPLEX DATA TRANSMISSION

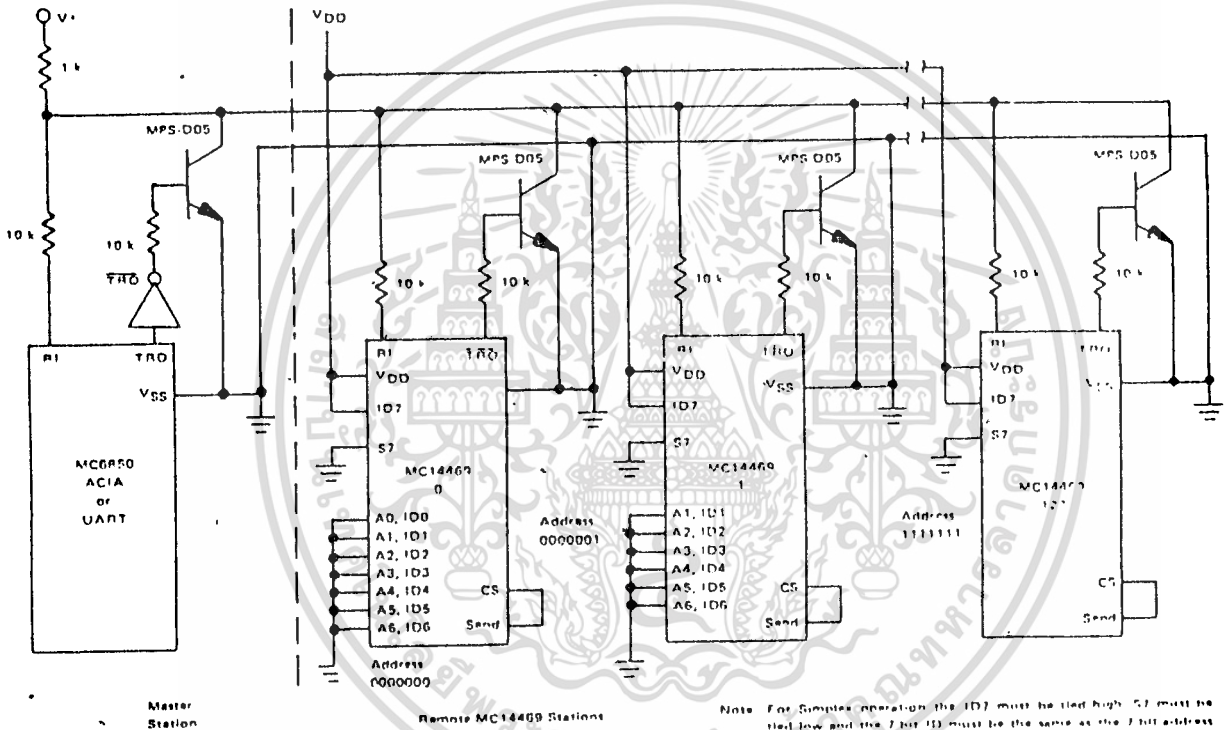
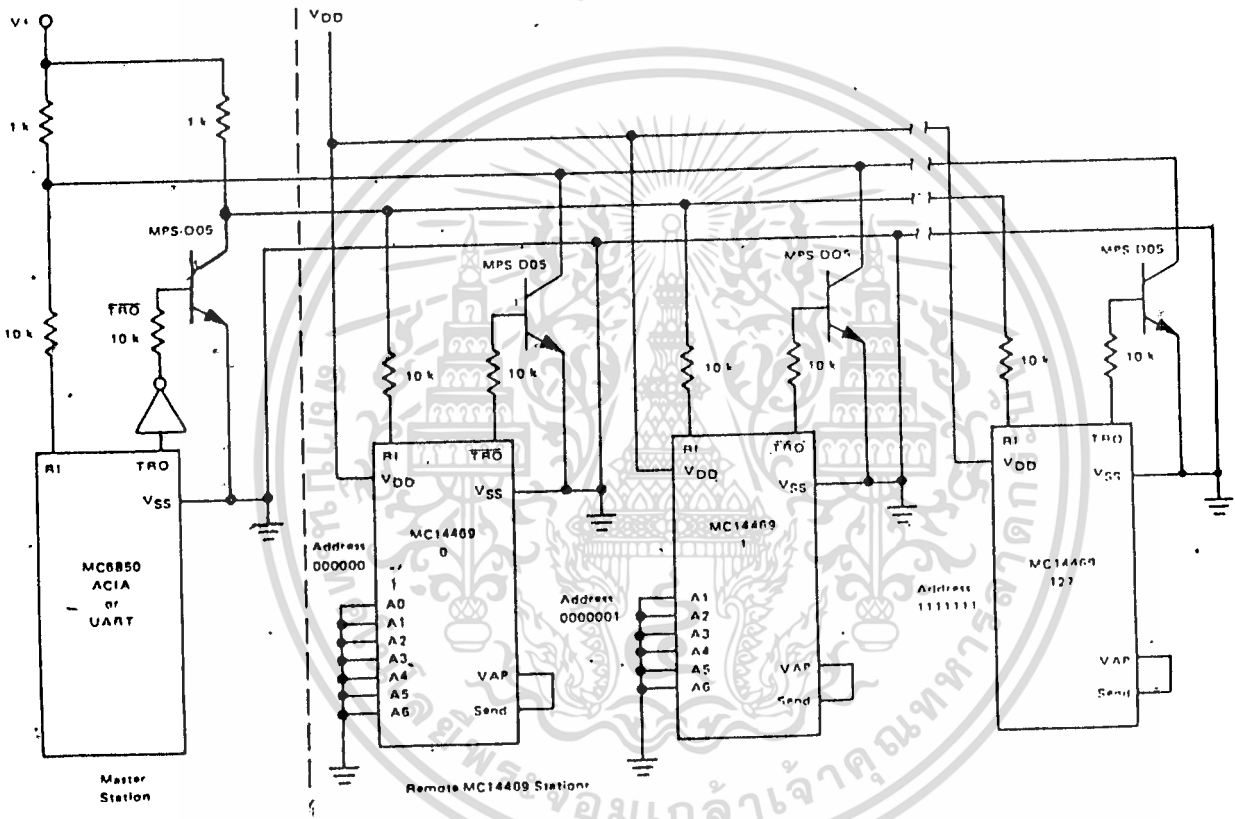
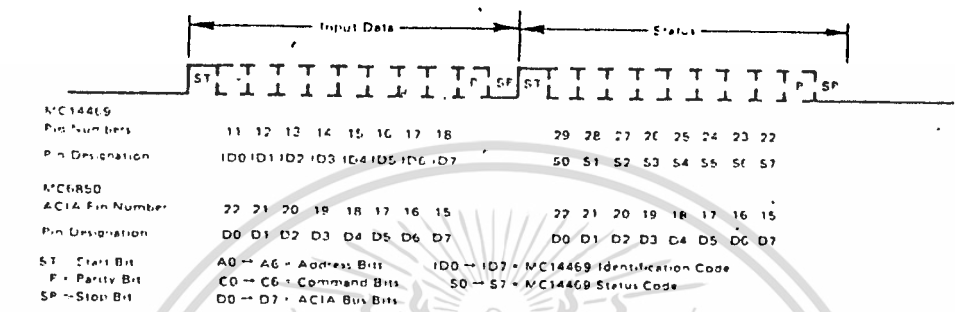
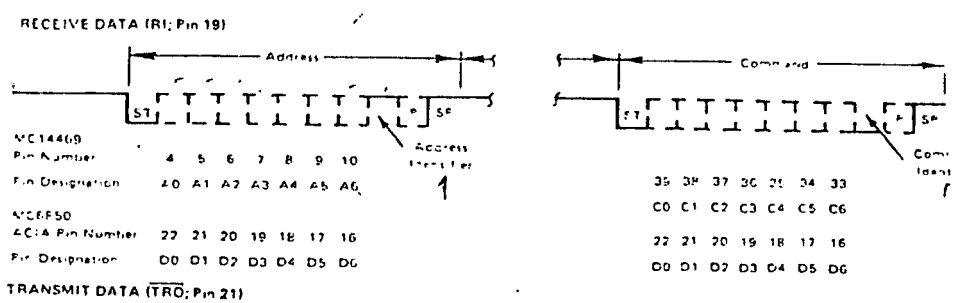
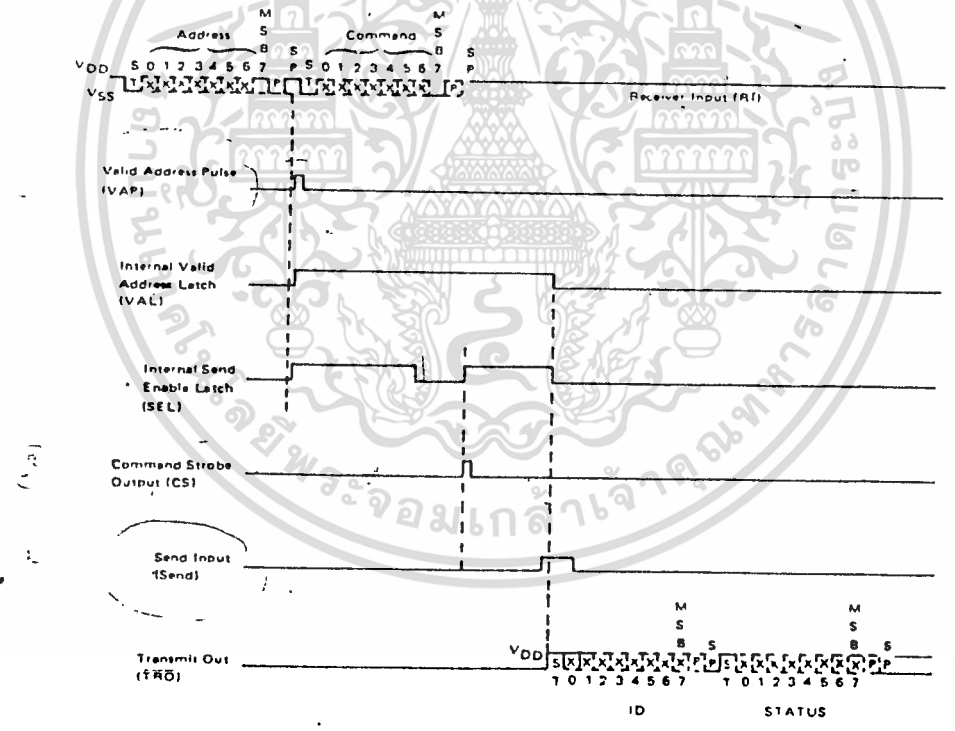


FIGURE 5 - DOUBLE LINE, FULL DUPLEX DATA TRANSMISSION





CORRESPONDING DATA POSITION AND PINS FOR MC14469 AND MC6850
TYPICAL RECEIVE/SEND CYCLE



DEVICE OPERATION

OSCILLATOR (Osc1, Osc2; Pins 1, 2) – These pins are the oscillator input and output. (See Figure 1.)

RESET ($\overline{\text{Reset}}$; Pin 3) – When this pin is pulled low, the circuit is reset and ready for operation.

ADDRESS (A0-A6; Pins 4, 5, 6, 7, 8, 9, 10) – These are the address setting pins which contain the address match for the received signal.

INPUT DATA (ID0-ID7; Pins 11, 12, 13, 14, 15, 16, 17, 18) – These pins contain the input data for the first eight bits of data to be transmitted.

RECEIVE INPUT (RI; Pin 19) – This is the receive input pin.

NEGATIVE POWER SUPPLY (VSS; Pin 20) – This pin is the negative power supply connection. Normally this pin is system ground.

TRANSMIT REGISTER OUTPUT SIGNAL ($\overline{\text{TRO}}$; Pin 21) – This pin transmits the outgoing signal. Note that it is inverted from the incoming signal. It must go through one stage of inversion if it is to drive another MC14469.

SECOND or STATUS INPUT DATA (S0-S7; Pins 22, 23, 24, 25, 26, 27, 28, 29) – These pins contain the input data for the second eight bits of data to be transmitted.

SEND (Send; Pin 30) – This pin accepts the send command after receipt of an address.

VALID ADDRESS PULSE (VAP; Pin 31) – This is the output for the valid address pulse upon receipt of a matched incoming address.

COMMAND STROBE (CS; Pin 32) – This is the output for the command strobe signifying a valid set of command data on pins 33-39.

COMMAND WORD (C0-C6; Pins 33, 34, 35, 36, 37, 38, 39) – These pins are the readout of the command word which is the second word of the received signal.

POSITIVE POWER SUPPLY (VDD; Pin 40) – This pin is the package positive power supply pin.

OPERATING CHARACTERISTICS

The receipt of a start bit on the Receive Input (RI) line causes the receive clock to start at a frequency equal to that of the oscillator divided by 64. All received data is strobed in at the center of a receive clock period. The start bit is followed by eight data bits. Seven of the bits are compared against states of the address of the particular circuit (A0-A6), while the eighth bit signifies an address word "1", or a command word "0". Next, a parity bit is received and checked by the internal logic for even parity. Finally a stop bit is received. At the completion of the cycle if the address compared, a Valid Address Pulse (VAP) occurs. Immediately following the address word, a command word is received. It also contains a start bit, eight data bits, even parity bit, and a stop bit. The eight data bits are composed of a seven-bit command, and a

"0" which indicates a command word. At the end of the command word a Command Strobe Pulse (CS) occurs.

A negative transition on the Send input initiates the transmit sequence. Again the transmitted data is made up of two eleven-bit words. The data portion of the first word is made up from Input Data inputs (ID0-ID7), and the data for the second word from Second Input Data (S0-S7) inputs. This data is latched before the start of transmit of the first of the two words. The transmitted signal is the inversion of the standard UART TRO, which allows the use of an inverting amplifier to drive the lines.

The oscillator can be crystal controlled or ceramic resonator controlled for required accuracy. Pin 1 may be driven from an external clock source. See Figure 1.

MOTOROLA
SEMICONDUCTOR
 TECHNICAL DATA

LM139, A
LM239, A LM2901
LM339, A MC3302

QUAD SINGLE SUPPLY COMPARATORS

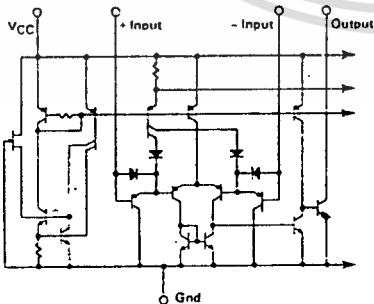
These comparators are designed for use in level detection, low-level sensing and memory applications in Consumer Automotive and Industrial electronic applications.

- Single or Split Supply Operation
- Low Input Bias Current — 25 nA (Typ)
- Low Input Offset Current — ± 5.0 nA (Typ)
- Low Input Offset Voltage — ± 1.0 mV (Typ LM139A Series)
- Input Common-Mode Voltage Range to Gnd
- Low Output Saturation Voltage — 130 mV (Typ) @ 4.0 mA
- TTL and CMOS Compatible

MAXIMUM RATINGS

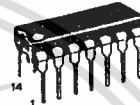
Rating	Symbol	Value	Unit
Power Supply Voltage LM139, A/LM239, A/ LM339A/LM2901 MC3302	V _{CC}	+36 or ± 18 +30 or ± 15	Vdc
Input Differential Voltage Range LM139, A/LM239, A/LM339, A/LM2901 MC3302	V _{IDR}	36 30	Vdc
Input Common Mode Voltage Range	V _{ICR}	-0.3 to V _{CC}	Vdc
Output Short-Circuit to Gnd (Note 1)	I _{SC}	Continuous	
Input Current (V _{in} < -0.3 Vdc) (Note 2)	I _{in}	50	mA
Power Dissipation @ T _A = 25°C	P _D	1.0 8.0 1.0 8.0	Watts mW/°C Watts mW/°C
Derate above 25°C Ceramic Package			
Derate above 25°C Plastic Package			
Junction Temperature	T _J	175 150	°C
Ceramic & Metal Package			
Plastic Package			
Operating Ambient Temperature Range	T _A	-55 to +125 -25 to +85 -40 to +85 -40 to +105 0 to +70	°C
LM139, A LM239, A MC3302 LM2901 LM339, A			
Storage Temperature Range	T _{stg}	-65 to +150	°C

FIGURE 1 — CIRCUIT SCHEMATIC (Diagram shown is for 1 comparator)



QUAD COMPARATORS

**SILICON MONOLITHIC
 INTEGRATED CIRCUIT**



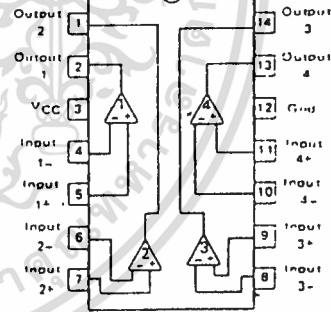
**N, P SUFFIX
 PLASTIC PACKAGE
 CASE 646**

**J, L SUFFIX
 CERAMIC PACKAGE
 CASE 632**



**D SUFFIX
 PLASTIC PACKAGE
 CASE 751A
 (SO-14)**

PIN CONNECTIONS



(Top-View)

ORDERING INFORMATION

Device	Temperature Range	Package
LM139J, AJ	-55°C to +125°C	Ceramic DIP
LM239D, AD	-25°C to +85°C	SO-14
LM239J, AJ		Ceramic DIP
LM239N, AN		Plastic DIP
LM339D, AD	0°C to +70°C	SO-14
LM339J, AJ		Ceramic DIP
LM339N, AN		Plastic DIP
LM2901D	-40°C to +105°C	SO-14
LM2901N		Plastic DIP
MC3302L	-40°C to +85°C	Ceramic DIP
MC3302P		Plastic DIP

LM139,A, LM239,A, LM339,A, LM2901, MC3302

ELECTRICAL CHARACTERISTICS (V_{CC} = +5.0 Vdc, T_A = 25°C unless otherwise noted)

Characteristic	Symbol	LM139A			LM239A/339A			LM139			LM239/339			LM2901			MC3302		
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max
Input Offset Voltage (Note 4)	V _{IO}	-	±1.0	±2.0	-	±1.0	±2.0	-	±2.0	±5.0	-	±2.0	±5.0	-	±2.0	±5.0	-	±3.0	±2.0
Input Bias Current (Notes 4, 5) (Output in Linear Range)	I _{IB}	-	25	100	-	25	250	-	25	100	-	25	250	-	25	250	-	25	500
Input Offset Current (Note 4)	I _{IO}	-	±3.0	±8	-	±5.0	±15	-	±3.0	±5.0	-	±5.0	±5.0	-	±5.0	±5.0	-	±3.0	±100
Input Common-Mode Voltage Range	V _{ICR}	0	-	V _{CC} - 1.6	0	-	V _{CC} - 1.5	0	-	V _{CC} - 1.5	0	-	V _{CC} - 1.5	0	-	V _{CC} - 1.5	0	-	V _{CC} - 1.5
Supply Current R _L = ∞ (For All Comparators) R _L = ∞, V _{CC} = 30 Vdc	I _{CC}	-	0.8	2.0	-	0.8	2.0	-	0.8	2.0	-	0.8	2.0	-	0.8	2.0	-	0.8	2.0
Voltage Gain R _L > 15 MΩ, V _{CC} = 15 Vdc	A _V	50	200	-	50	200	-	200	-	200	-	200	-	25	100	-	2	30	-
Large Signal Response Time V _I = TTL Logic Swing, V _{ref} = 1.4 Vdc, V _{RL} = 6.0 Vdc, R _L = 6.1 kΩ	-	-	300	-	-	300	-	-	300	-	-	300	-	-	300	-	-	300	-
Response Time (Noise 6) V _{RL} = 6.0 Vdc, R _L = 6.1 kΩ	-	-	1.3	-	-	1.3	-	-	1.3	-	-	1.3	-	-	1.3	-	-	1.3	-
Output Slew Current V _I (1) > 1.0 Vdc, V _I (2) = 0, V _O = 1.5 Vdc	I _{ink}	8.0	16	-	8.0	16	-	8.0	16	-	8.0	16	-	8.0	16	-	8.0	16	-
Saturation Voltage V _I (1) > +1.0 Vdc, V _I (2) = 0, I _{ink} ≤ 4.0 mA	V _{sat}	-	130	400	-	130	400	-	130	400	-	130	400	-	130	400	-	130	400
Output Leakage Current V _I (1) > +1.0 Vdc, V _I (2) = 0, V _O = +5.0 Vdc	I _{OL}	-	0.1	-	-	0.1	-	-	0.1	-	-	0.1	-	-	0.1	-	-	0.1	-

PERFORMANCE CHARACTERISTICS (V_{CC} = +5.0 Vdc, T_A = T_{typ} to T_{high} (Note 3))

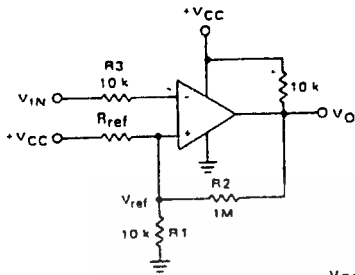
Characteristic	Symbol	LM139A			LM239A/339A			LM139			LM239/339			LM2901			MC3302		
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max
Input Offset Voltage (Note 4)	V _{IO}	-	±4.0	-	-	±4.0	-	-	±9.0	-	-	±15	-	-	±215	-	-	±1000	-
Input Bias Current (Notes 4, 5) (Output in Linear Range)	I _{IB}	-	300	-	-	400	-	-	300	-	-	400	-	-	600	-	-	1000	-
Input Offset Current (Note 4)	I _{IO}	-	±100	-	-	±150	-	-	±100	-	-	±160	-	-	±200	-	-	±300	-
Input Common-Mode Voltage Range	V _{ICR}	0	-	V _{CC} - 2.0	0	-	V _{CC} - 2.0	0	-	V _{CC} - 2.0	0	-	V _{CC} - 2.0	0	-	V _{CC} - 2.0	0	-	V _{CC} - 2.0
Saturation Voltage V _I (1) > +1.0 Vdc, V _I (2) = 0, I _{ink} ≤ 4.0 mA	V _{sat}	-	700	-	-	700	-	-	700	-	-	700	-	-	700	-	-	700	-
Output Leakage Current V _I (1) > +1.0 Vdc, V _I (2) = 0, V _O = 30 Vdc	I _{OL}	-	1.0	-	-	1.0	-	-	1.0	-	-	1.0	-	-	1.0	-	-	1.0	-
Offset Input Voltage All V _I > 0 Vdc	V _{IO}	-	V _{CC}	-	-	V _{CC}	-	-	V _{CC}	-	-	V _{CC}	-	-	V _{CC}	-	-	V _{CC}	-

NOTES:

- The maximum output current may be as high as 20 mA, independent of the magnitude of V_{CC}. Output short circuits to V_{CC} can cause excessive heating and eventual failure.
- This section describes the input current which will only occur if the inputs are driven into a negative level relative to ground or the negative supply voltage. This is due to the input PNP collector-base junctions being reverse-biased, acting as an input clamp diode. There is also a lateral PNP parasitic transistor action which can cause the output voltage of the comparators to go to the V_{CC} voltage level. The input current will become positive when the input is driven negative. This will not destroy the device when limited to the maximum rating and normal output current.
- LM139/339A — T_{low} = -55°C, T_{high} = +125°C
LM239/339A — T_{low} = -40°C, T_{high} = +100°C
MC3302 — T_{low} = -40°C, T_{high} = +170°C
- All the output switch point, V_O = 1.4 Vdc, R_L = 100 Ω, I_{ink} = 4.0 mA, V_{CC} = 30 Vdc, with the output over the full common-mode range (0 Vdc to V_{CC} ± 1.5 Vdc).
- The current flows out of the inputs due to the PNP input stage. This current is virtually constant, independent of the output state.
- The response time specified is for a 100 mV input step with 5.0 mV overshoot. For larger signals, 300 ns is typical.

LM139,A, LM239,A, LM339,A, LM2901, MC3302

FIGURE 2 — INVERTING COMPARATOR WITH HYSTERESIS



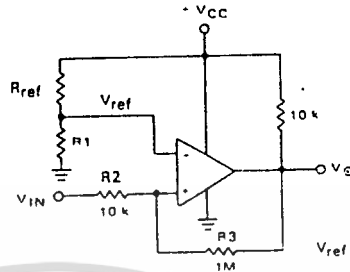
$$V_{ref} = \frac{V_{CC} R_1}{R_{ref} + R_1}$$

$$R_3 = R_1 // R_{ref} // R_2$$

$$V_H = \frac{R_1 // R_{ref}}{R_1 // R_{ref} + R_2} (V_{Omax} - V_{Omin})$$

$$R_2 \gg R_{ref} // R_1$$

FIGURE 3 — NON-INVERTING COMPARATOR WITH HYSTERESIS



$$V_{ref} = \frac{V_{CC} R_1}{R_{ref} + R_1}$$

$$R_2 = R_1 // R_{ref}$$

Amount of Hysteresis V_H

$$V_H = \frac{R_2}{R_2 + R_3} (V_{Omax} - V_{Omin})$$

TYPICAL CHARACTERISTICS

($V_{CC} = +15$ Vdc, $T_A = +25^\circ\text{C}$ (each comparator) unless otherwise noted.)

FIGURE 4 — NORMALIZED INPUT OFFSET VOLTAGE

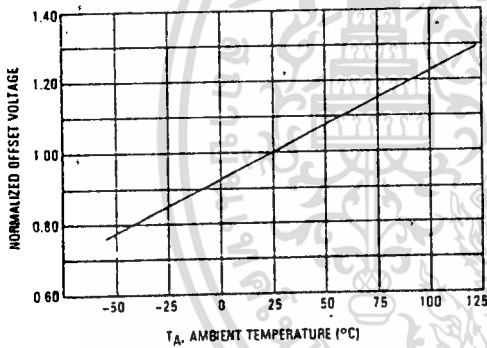


FIGURE 5 — INPUT BIAS CURRENT

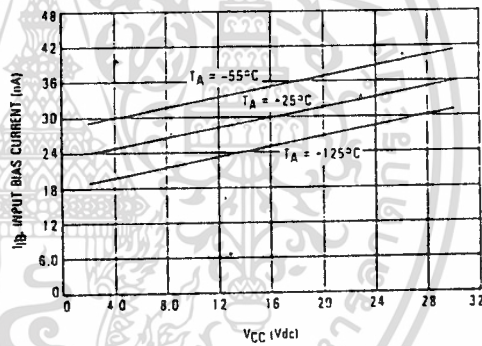
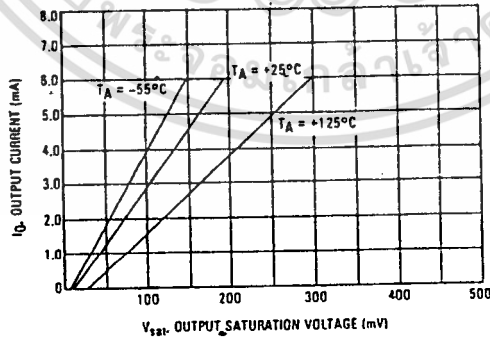
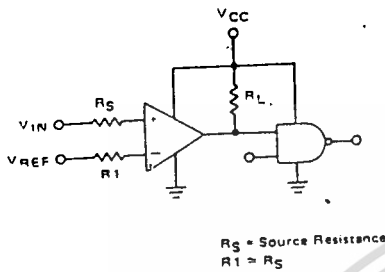


FIGURE 6 — OUTPUT SINK CURRENT versus OUTPUT SATURATION VOLTAGE



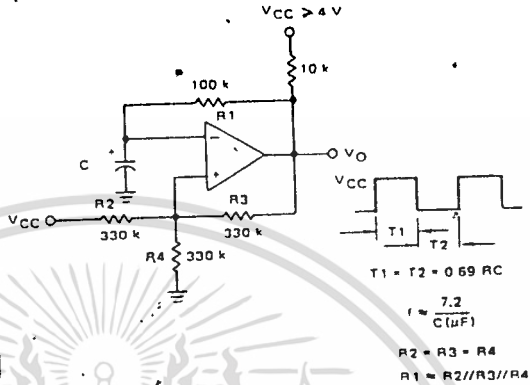
LM139,A, LM239,A, LM339,A, LM2901, MC3302

FIGURE 7 — DRIVING LOGIC



LOGIC	DEVICE	V _{CC} Volts	R _L kΩ
CMOS	1/4 MC14001	+15	100
TTL	1/4 MC7400	+5	10

FIGURE 8 — SQUAREWAVE OSCILLATOR



APPLICATIONS INFORMATION

These quad comparators feature high gain, wide bandwidth characteristics. This gives the device oscillation tendencies if the outputs are capacitively coupled to the inputs via stray capacitance. This oscillation manifests itself during output transitions (VOL to VOH). To alleviate this situation input resistors < 10 kΩ should be used. The addition of positive feedback (< 10 mV) is

also recommended.

It is good design practice to ground all unused input pins.

Differential input voltages may be larger than supply voltages without damaging the comparator's inputs. Voltages more negative than -300 mV should not be used.

FIGURE 9 — ZERO CROSSING DETECTOR (Single Supply)

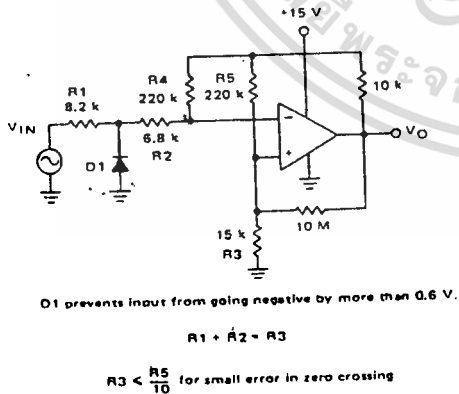
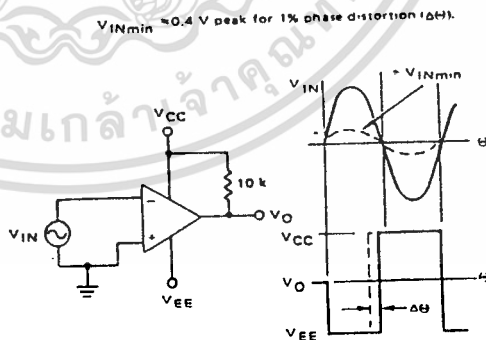


FIGURE 10 — ZERO CROSSING DETECTOR (Split Supplies)



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V _{CEO}	40	V _{dc}
Collector-Base Voltage	V _{CBO}	80	V _{dc}
Emitter-Base Voltage	V _{EB0}	5.0	V _{dc}
Collector Current — Continuous	I _C	600	mA _{dc}
Total Device Dissipation @ T _A = 25°C Derate above 25°C	P _D	825 5.0	mW mW/°C
Total Device Dissipation @ T _C = 25°C Derate above 25°C	P _D	1.5 12	Watt mW/°C
Operating and Storage Junction Temperature Range	T _J , T _{stg}	-55 to -150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	R _{θJC}	83.3	°C/W
Thermal Resistance, Junction to Ambient	R _{θJA}	200	°C/W

2N4400
2N4401

CASE 29-02, STYLE 1
TO-92 (TO-226AA)

**GENERAL PURPOSE
TRANSISTOR**

NPN SILICON

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage(1) (I _C = 1.0 mA _{dc} , I _B = 0)	V _{(BR)CEO}	40	—	V _{dc}
Collector-Base Breakdown Voltage (I _C = 0.1 mA _{dc} , I _E = 0)	V _{(BR)CBO}	80	—	V _{dc}
Emitter-Base Breakdown Voltage (I _E = 0.1 mA _{dc} , I _C = 0)	V _{(BR)EBO}	5.0	—	V _{dc}
Base Cutoff Current (V _{CE} = 35 V _{dc} , V _{EB} = 0.4 V _{dc})	I _{BEV}	—	0.1	μA _{dc}
Collector Cutoff Current (V _{CE} = 35 V _{dc} , V _{EB} = 0.4 V _{dc})	I _{CEX}	—	0.1	μA _{dc}
ON CHARACTERISTICS(1)				
DC Current Gain I _C = 0.1 mA _{dc} , V _{CE} = 1.0 V _{dc}	h _{FE}	20	—	—
I _C = 1.0 mA _{dc} , V _{CE} = 1.0 V _{dc}	2N4400 2N4401	20 40	—	—
I _C = 10 mA _{dc} , V _{CE} = 1.0 V _{dc}	2N4400 2N4401	40 90	—	—
I _C = 150 mA _{dc} , V _{CE} = 1.0 V _{dc}	2N4400 2N4401	50 100	150 300	—
I _C = 500 mA _{dc} , V _{CE} = 2.0 V _{dc}	2N4400 2N4401	20 40	—	—
Collector-Emitter Saturation Voltage I _C = 150 mA _{dc} , I _B = 15 mA _{dc} I _C = 500 mA _{dc} , I _B = 50 mA _{dc}	V _{CE(sat)}	—	0.4 0.75	V _{dc}
Base-Emitter Saturation Voltage I _C = 150 mA _{dc} , I _B = 15 mA _{dc} I _C = 500 mA _{dc} , I _B = 50 mA _{dc}	V _{BE(sat)}	0.75	0.95 1.2	V _{dc}
SMALL-SIGNAL CHARACTERISTICS				
Current Gain — Bandwidth Product I _C = 20 mA _{dc} , V _{CE} = 10 V _{dc} , f = 100 MHz	f _T	200 250	—	MHz
Collector-Base Capacitance (V _{CB} = 5.0 V _{dc} , I _E = 2, f = 100 kHz)	C _{cb}	—	5.5	pF

SMALL-SIGNAL DEVICES

MOTOROLA SEMICONDUCTORS

2N4400, 2N4401

ELECTRICAL CHARACTERISTICS (continued) (T_A = 25°C unless otherwise noted.)

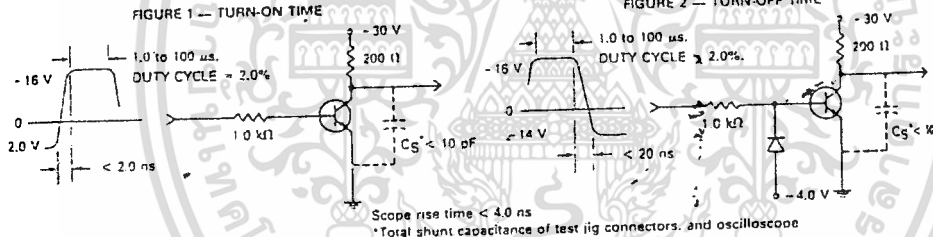
Characteristic	Symbol	Min	Max	Unit
Emitter-Base Capacitance (V _{BE} = 0.5 Vdc, I _C = 0, f = 100 kHz)	C _{eb}	—	30	pF
Input Impedance (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{ie}	0.5 1.0	7.5 15	k ohms
Voltage Feedback Ratio (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{re}	0.1	8.0	X 10 ⁻⁴
Small-Signal Current Gain (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{FE}	20 30	250 500	—
Output Admittance (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	h _{oe}	1.0	30	μmhos

SWITCHING CHARACTERISTICS

Delay Time (V _{CC} = 30 Vdc, V _{EB} = 2.0 Vdc, I _C = 150 mA, I _{B1} = 15 mA)	t _d	—	15	ns
Rise Time	t _r	—	20	ns
Storage Time (V _{CC} = 30 Vdc, I _C = 150 mA, I _{B1} = I _{B2} = 15 mA)	t _s	—	225	ns
Fall Time	t _f	—	30	ns

(1) Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%.

SWITCHING TIME EQUIVALENT TEST CIRCUITS



TRANSIENT CHARACTERISTICS

— 25°C --- 100°C

FIGURE 3 — CAPACITANCES

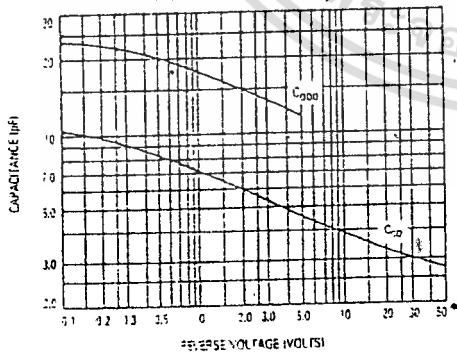
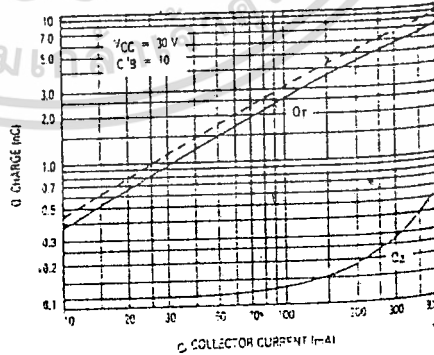


FIGURE 4 — CHARGE DATA



MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

NPN	PNP
TIP120	TIP125
TIP121	TIP126
TIP122	TIP127

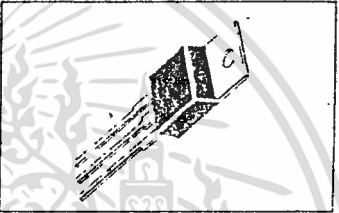
**PLASTIC MEDIUM-POWER
COMPLEMENTARY SILICON TRANSISTORS**

... designed for general-purpose amplifier and low-speed switching applications.

- High DC Current Gain -
 $\beta_{FE} = 2500$ (Typ) @ $I_C = 4.0$ Adc
- Collector-Emitter Sustaining Voltage - @ 100 mAdc
 $V_{CE(sus)} = 60$ Vdc (Min) - TIP120, TIP125
 $= 80$ Vdc (Min) - TIP121, TIP126
 $= 100$ Vdc (Min) - TIP122, TIP127
- Low Collector-Emitter Saturation Voltage -
 $V_{CE(sat)} = 2.0$ Vdc (Max) @ $I_C = 3.0$ Adc
 $= 4.0$ Vdc (Max) @ $I_C = 5.0$ Adc
- Monolithic Construction with Built In Base-Emitter Shunt Resistors
- TO-220AB Compact Package
- TO-66 Leadform Also Available

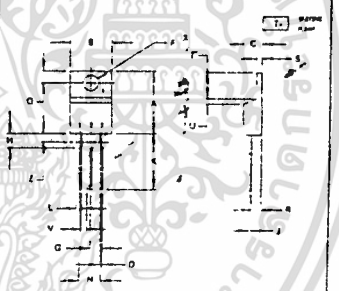
**DARLINGTON
5 AMPERE
COMPLEMENTARY SILICON
POWER TRANSISTORS**

60-80-100 VOLTS
65 WATTS



***MAXIMUM RATINGS**

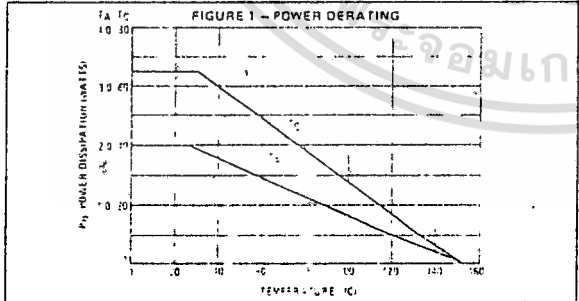
Rating	Symbol	TIP120, TIP125	TIP121, TIP126	TIP122, TIP127	Unit
Collector-Emitter Voltage	V_{CEO}	60	80	100	Vdc
Collector-Base Voltage	V_{CB}	60	80	100	Vdc
Emitter-Base Voltage	V_{EB}	5.0			Vdc
Collector Current - Continuous	I_C	5.0			Aadc
Peak		8.0			
Base Current	I_B	120			mAadc
Total Power Dissipation @ $T_C = 25^\circ\text{C}$	P_D	65			Watts
Derate above 25°C		0.52			W/ $^\circ\text{C}$
Total Power Dissipation @ $T_A = 25^\circ\text{C}$	P_D	2.0			Watts
Derate above 25°C		0.016			W/ $^\circ\text{C}$
Unclamped Inductive Load Energy (1)	E	50			mJ
Operating and Storage Junction Temperature Range	T_J, T_{STG}	-65 to +150			$^\circ\text{C}$



THERMAL CHARACTERISTICS

Characteristics	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	1.92	$^\circ\text{C/W}$
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	62.5	$^\circ\text{C/W}$

(1) $I_C = 1$ A, $L = 100$ mH, P.R.F. = 10 Hz, $V_{CC} = 20$ V, $R_{SE} = 100$ Ω .



NOTES

- DIMENSIONS AND TOLERANCES ARE IN MILLIMETERS
- CONTROLLING DIMENSION - INCH
- DIM 2 DETERMINES A CASE WHERE ALL BODY LENGTHS ARE ALLOWED

	MILLIMETERS	INCHES
1	1.27	0.050
2	1.27	0.050
3	1.27	0.050
4	1.27	0.050
5	1.27	0.050
6	1.27	0.050
7	1.27	0.050
8	1.27	0.050
9	1.27	0.050
10	1.27	0.050
11	1.27	0.050
12	1.27	0.050
13	1.27	0.050
14	1.27	0.050
15	1.27	0.050
16	1.27	0.050
17	1.27	0.050
18	1.27	0.050
19	1.27	0.050
20	1.27	0.050
21	1.27	0.050
22	1.27	0.050
23	1.27	0.050
24	1.27	0.050
25	1.27	0.050
26	1.27	0.050
27	1.27	0.050
28	1.27	0.050
29	1.27	0.050
30	1.27	0.050
31	1.27	0.050
32	1.27	0.050
33	1.27	0.050
34	1.27	0.050
35	1.27	0.050
36	1.27	0.050
37	1.27	0.050
38	1.27	0.050
39	1.27	0.050
40	1.27	0.050
41	1.27	0.050
42	1.27	0.050
43	1.27	0.050
44	1.27	0.050
45	1.27	0.050
46	1.27	0.050
47	1.27	0.050
48	1.27	0.050
49	1.27	0.050
50	1.27	0.050
51	1.27	0.050
52	1.27	0.050
53	1.27	0.050
54	1.27	0.050
55	1.27	0.050
56	1.27	0.050
57	1.27	0.050
58	1.27	0.050
59	1.27	0.050
60	1.27	0.050
61	1.27	0.050
62	1.27	0.050
63	1.27	0.050
64	1.27	0.050
65	1.27	0.050
66	1.27	0.050
67	1.27	0.050
68	1.27	0.050
69	1.27	0.050
70	1.27	0.050
71	1.27	0.050
72	1.27	0.050
73	1.27	0.050
74	1.27	0.050
75	1.27	0.050
76	1.27	0.050
77	1.27	0.050
78	1.27	0.050
79	1.27	0.050
80	1.27	0.050
81	1.27	0.050
82	1.27	0.050
83	1.27	0.050
84	1.27	0.050
85	1.27	0.050
86	1.27	0.050
87	1.27	0.050
88	1.27	0.050
89	1.27	0.050
90	1.27	0.050
91	1.27	0.050
92	1.27	0.050
93	1.27	0.050
94	1.27	0.050
95	1.27	0.050
96	1.27	0.050
97	1.27	0.050
98	1.27	0.050
99	1.27	0.050
100	1.27	0.050

CASE 221A 01
TO-220AB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TIP120, TIP121, TIP122, NPN, TIP125, TIP126, TIP127, PNP

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Sustaining Voltage (1) I _C = 100 mA, I _B = 0	V _{CE(sust)}	60 80 100	—	Vdc
Collector Cutoff Current I _{CE}	I _{CE}	—	0.5	mA
Collector Cutoff Current I _{CB}	I _{CB}	—	0.2	mA
Emitter Cutoff Current I _{EB}	I _{EB}	—	2.0	mA
ON CHARACTERISTICS (1)				
DC Current Gain I _C = 0.5 Adc, V _{CE} = 3.0 Vdc I _C = 3.0 Adc, V _{CE} = 3.0 Vdc	h _{FE}	1000 1000	—	—
Collector-Emitter Saturation Voltage I _C = 3.0 Adc, I _B = 12 mA I _C = 5.0 Adc, I _B = 20 mA	V _{CE(sat)}	—	2.0 4.0	Vdc
Base-Emitter On Voltage I _C = 3.0 Adc, V _{CE} = 3.0 Vdc	V _{BE(on)}	—	2.5	Vdc
DYNAMIC CHARACTERISTICS				
Small-Signal Current Gain I _C = 3.0 Adc, V _{CE} = 4.0 Vdc, f = 1.0 MHz	h _{FE(f)}	4.0	—	—
Output Capacitance I _{CB} = 10 Vdc, I _E = 0, f = 0.1 MHz	C _{ob}	—	300 200	pF

(1) Pulse Test: Pulse Width < 300 μs, Duty Cycle < 2%

FIGURE 2 - SWITCHING TIMES TEST CIRCUIT

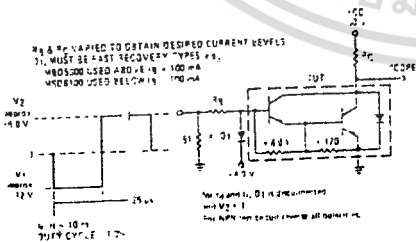
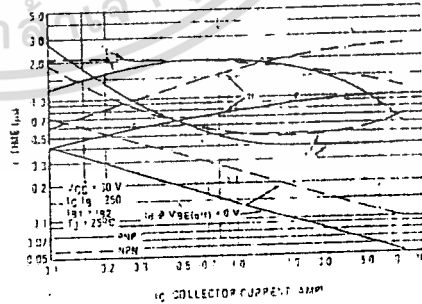


FIGURE 3 - SWITCHING TIMES



MC3423
MC3523

OVERVOLTAGE
SENSING CIRCUIT

SILICON MONOLITHIC
INTEGRATED CIRCUIT

OVERVOLTAGE "CROWBAR" SENSING CIRCUIT

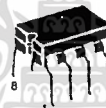
These overvoltage protection circuits (OVP) protect sensitive electronic circuitry from overvoltage transients or regulator failures when used in conjunction with an external "crowbar" SCR. They sense the overvoltage condition and quickly "crowbar" or short circuit the supply, forcing the supply into current limiting or opening the fuse or circuit breaker.

The protection voltage threshold is adjustable and the MC3423/3523 can be programmed for minimum duration of overvoltage condition before tripping, thus supplying noise immunity.

The MC3423/3523 is essentially a "two terminal" system, therefore it can be used with either positive or negative supplies.



P1 SUFFIX
PLASTIC PACKAGE
CASE 626
(MC3423 only)



U SUFFIX
CERAMIC PACKAGE
CASE 693

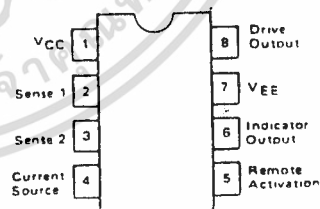


D SUFFIX
PLASTIC PACKAGE
CASE 751
(ISOP-8)

MAXIMUM RATINGS

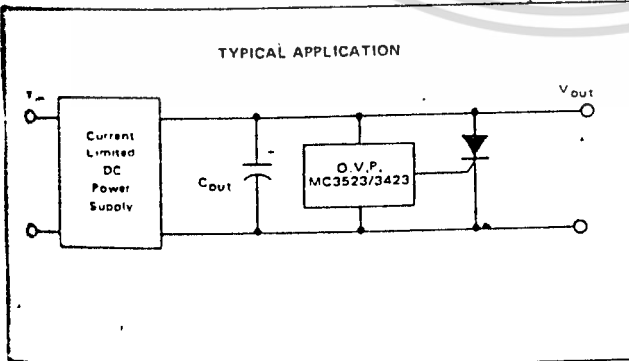
Rating	Symbol	Value	Unit
Differential Power Supply Voltage	VCC-VEE	40	Vdc
Sense Voltage (1)	V _{Sense 1}	6.5	Vdc
Sense Voltage (2)	V _{Sense 2}	6.5	Vdc
Remote Activation Input Voltage	V _{act}	7.0	Vdc
Output Current	I _O	300	mA
Operating Ambient Temperature Range	T _A	0 to +70 -55 to +125	°C
Operating Junction Temperature	T _J	125 150	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C

PIN CONNECTIONS



(Top View)

TYPICAL APPLICATION



ORDERING INFORMATION

Device	Temperature Range	Package
MC3423D	0 to +70°C	SO-8
MC3423P1		Plastic DIP
MC3423U	-55 to -125°C	Ceramic DIP
MC3523U		Ceramic DIP

MC3423, MC3523

ELECTRICAL CHARACTERISTICS (5 V < V_{CC} - V_{EE} < 36 V, T_{low} < T_A < T_{high} unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Supply Voltage Range	V _{CC} -V _{EE}	4.5	-	40	V _{dc}
Output Voltage (I _O = 100 mA)	V _O	V _{CC} -2.2	V _{CC} -1.8	-	V _{dc}
Indicator Output Voltage (I _O (Ind) = 1.6 mA)	V _{OL} (Ind)	-	0.1	0.4	V _{dc}
Sense Trip Voltage (T _A = 25°C)	V _{Sense 1} , V _{Sense 2}	2.45	2.6	2.75	V _{dc}
Temperature Coefficient of V _{Sense 1} (Figure 2)	TCV _{S1}	-	0.06	-	%/°C
Remote Activation Input Current (V _{IH} = 2.0 V, V _{CC} -V _{EE} = 5.0 V) (V _{IL} = 0.8 V, V _{CC} -V _{EE} = 5.0 V)	I _{IH} I _{IL}	- -	5.0 -120	40 -180	μA
Source Current	I _{Source}	0.1	0.2	0.3	mA
Output Current Risetime (T _A = 25°C)	t _r	-	400	-	mA/μs
Propagation Delay Time (T _A = 25°C)	t _{pd}	-	0.5	-	μs
Supply Current MC3423 MC3523	I _D	- -	6.0 5.0	10 7.0	mA

T_{low} = -55°C for MC3523
= 0°C for MC3423

T_{high} = +125°C for MC3523
= +70°C for MC3423

FIGURE 1 - BLOCK DIAGRAM

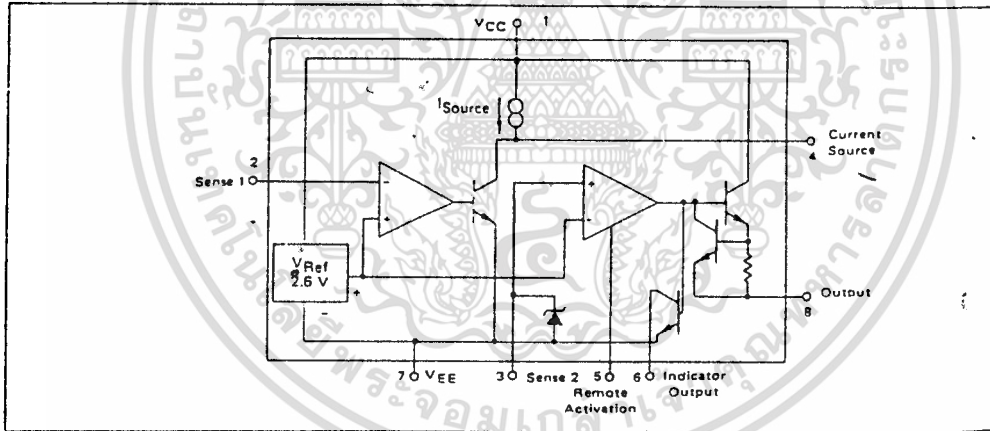
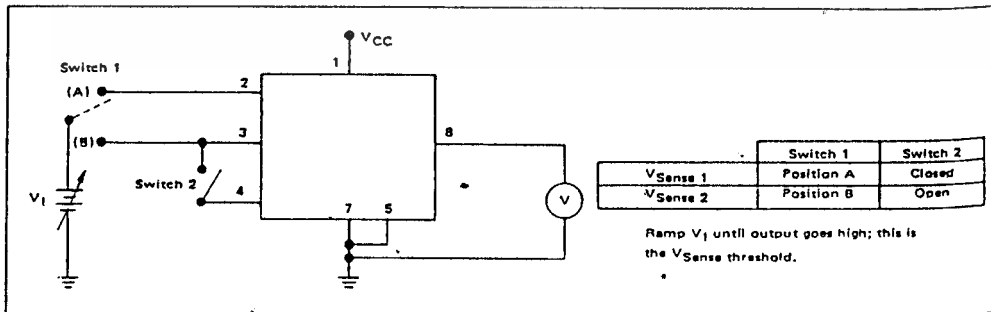


FIGURE 2 - SENSE VOLTAGE TEST CIRCUIT



MC3423, MC3523

FIGURE 3 - BASIC CIRCUIT CONFIGURATION

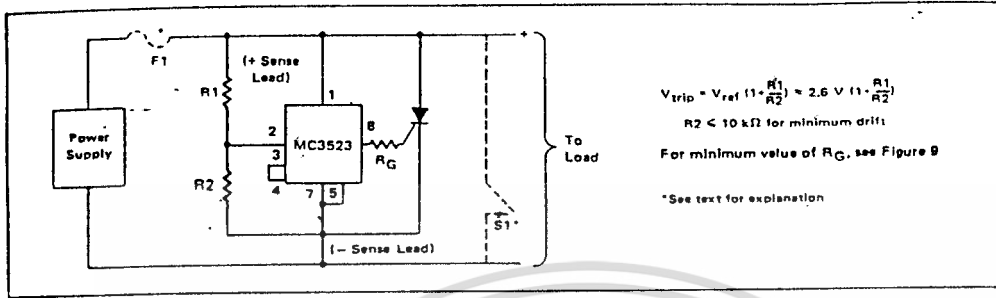


FIGURE 4 - CIRCUIT CONFIGURATION FOR SUPPLY VOLTAGE ABOVE 36 V

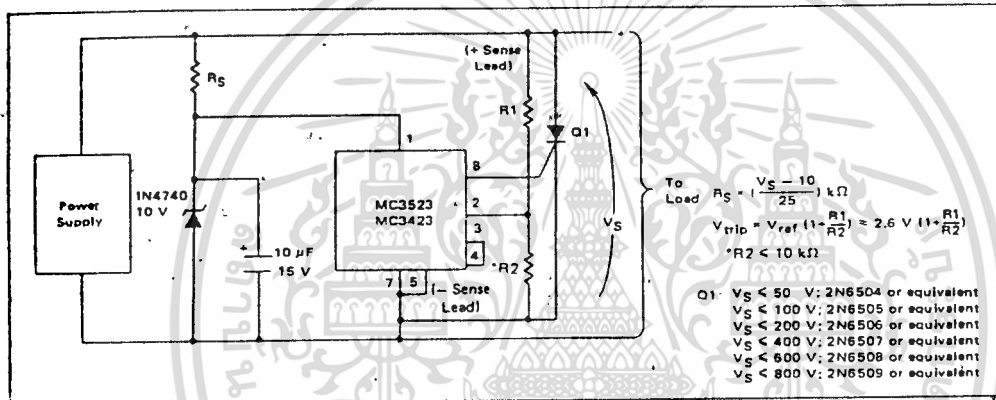
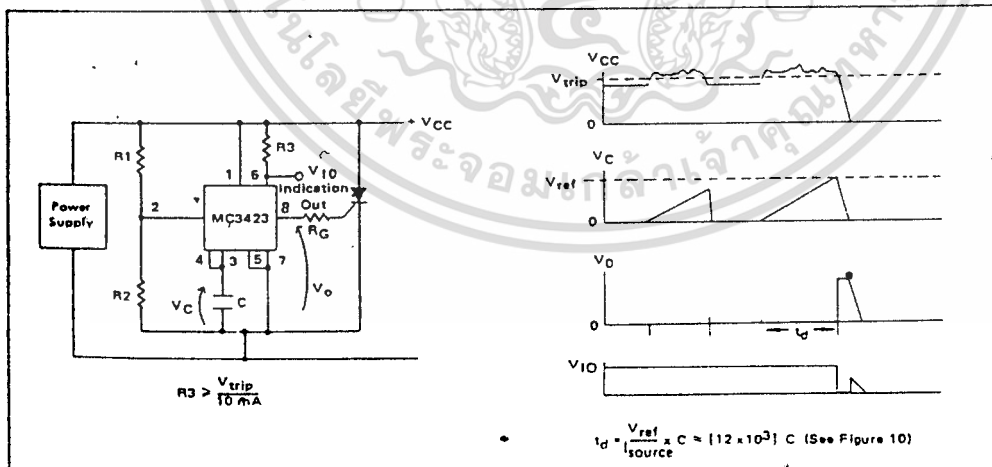


FIGURE 5 - BASIC CONFIGURATION FOR PROGRAMMABLE DURATION OF OVERVOLTAGE CONDITION BEFORE TRIP



MC3423, MC3523

APPLICATIONS INFORMATION

BASIC CIRCUIT CONFIGURATION

The basic circuit configuration of the MC3423/3523 OVP is shown in Figure 3 for supply voltages from 4.5 V to 36 V, and in Figure 4 for trip voltages above 36 V. The threshold or trip voltage at which the MC3423/3523 will trigger and supply gate drive to the crowbar SCR, Q1, is determined by the selection of R1 and R2. Their values can be determined by the equation given in Figures 3 and 4, or by the graph shown in Figure 8. The minimum value of the gate current-limiting resistor, R_G, is given in Figure 9. Using this value of R_G, the SCR, Q1, will receive the greatest gate current possible without damaging the MC3423/3523. If lower output currents are required, R_G can be increased in value. The switch, S1, shown in Figure 3 may be used to reset the SCR crowbar. Otherwise, the power supply, across which the SCR is connected, must be shut down to reset the crowbar. If a non current-limited supply is used, a fuse or circuit breaker, F1, should be used to protect the SCR and/or the load.

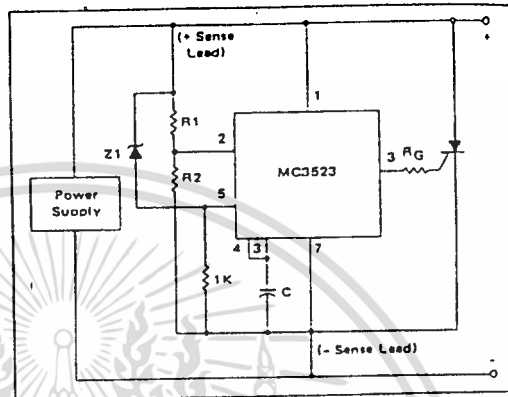
The circuit configurations shown in Figures 3 and 4 will have a typical propagation delay of 1.0 μs. If faster operation is desired, pin 3 may be connected to pin 2 with pin 4 left floating. This will result in decreasing the propagation delay to approximately 0.5 μs at the expense of a slightly increased TC for the trip voltage value.

CONFIGURATION FOR PROGRAMMABLE MINIMUM DURATION OF OVERVOLTAGE CONDITION BEFORE TRIPPING

In many instances, the MC3423/3523 OVP will be used in a noise environment. To prevent false tripping of the OVP circuit by noise which would not normally harm the load, MC3423/3523 has a programmable delay feature. To implement this feature, the circuit configuration of Figure 5 is used. In this configuration, a capacitor is connected from pin 3 to V_{EE}. The value of this capacitor determines the minimum duration of the overvoltage condition which is necessary to trip the OVP. The value of C can be found from Figure 10. The circuit operates in the following manner: When V_{CC} rises above the trip point set by R1 and R2, an internal current source (pin 4) begins charging the capacitor, C, connected to pin 3. If the overvoltage condition disappears before this occurs, the capacitor is discharged at a rate ≈ 10 times faster than the charging rate, resetting the timing feature until the next overvoltage condition occurs.

Occasionally, it is desired that immediate crowbaring of the supply occur when a high overvoltage condition occurs, while retaining the false tripping immunity of Figure 5. In this case, the circuit of Figure 6 can be used. The circuit will operate as previously described for small overvoltages, but will immediately trip if the power supply voltage exceeds V_{Z1} + 1.4 V.

FIGURE 6 - CONFIGURATION FOR PROGRAMMABLE DURATION OF OVERVOLTAGE CONDITION BEFORE TRIP WITH IMMEDIATE TRIP AT HIGH OVERVOLTAGES



ADDITIONAL FEATURES

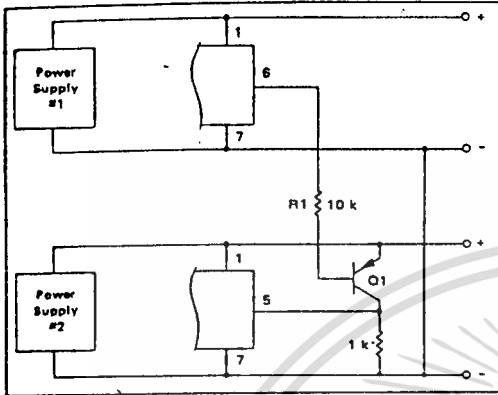
1. Activation Indication Output

An additional output for use as an indicator of OVP activation is provided by the MC3423/3523. This output is an open collector transistor which saturates when the OVP is activated. In addition, it can be used to clock an edge triggered flip-flop whose output inhibits or shuts down the power supply when the OVP trips. This reduces or eliminates the heatsinking requirements for the crowbar SCR.

2. Remote Activation Input

Another feature of the MC3423/3523 is its remote activation input, pin 5. If the voltage on this CMOS/TTL compatible input is held below 0.8 V, the MC3423/3523 operates normally. However, if it is raised to a voltage above 2.0 V, the OVP output is activated independent of whether or not an overvoltage condition is present. It should be noted that pin 5 has an internal pull-up current source. This feature can be used to accomplish an orderly and sequenced shut-down of system power supplies during a system fault condition. In addition, the activation indication output of one MC3423/3523 can be used to activate another MC3423/3523 if a single transistor inverter is used to interface the former's indication output to the latter's remote activation input, as shown in Figure 7. In this circuit, the indication output (pin 6) of the MC3423 on power supply 1 is used to activate the MC3423 associated with power supply 2. Q1 is any small PNP with adequate voltage rating.

FIGURE 7 - CIRCUIT CONFIGURATION FOR ACTIVATING ONE MC3523 FROM ANOTHER



Note that both supplies have their negative output leads tied together (i.e., both are positive supplies). If their positive leads are common (two negative supplies) the emitter of Q1 would be moved to the positive lead of supply 1 and R1 would therefore have to be resized to deliver the appropriate drive to Q1.

CROWBAR SCR CONSIDERATIONS

Referring to Figure 11, it can be seen that the crowbar SCR, when activated, is subject to a large current surge from the output capacitance, C_{out} . This capacitance consists of the power supply output caps, the load's decoupling caps, and in the case of Figure 11A, the supply's output filter caps. This surge current is illustrated in Figure 12, and can cause SCR failure or degradation by any one of three mechanisms: di/dt , absolute peak surge, or I^2t . The interrelationship of these failure methods and the breadth of the applications make specification of the SCR by the semiconductor manufacturer difficult and expensive. Therefore, the designer must empirically determine the SCR and circuit elements which result in reliable and effective OVP operation. However, an understanding of the factors which influence the SCR's di/dt and surge capabilities simplifies this task.

1. di/dt

As the gate region of the SCR is driven on, its area of conduction takes a finite amount of time to grow, starting as a very small region and gradually spreading. Since the anode current flows through this turned-on gate region, very high current densities can occur in the gate region if high anode currents appear quickly (di/dt). This can result in immediate destruction of the SCR or gradual degradation of its forward blocking voltage capabilities - depending on the severity of the occasion.

FIGURE 8 - R1 versus TRIP VOLTAGE

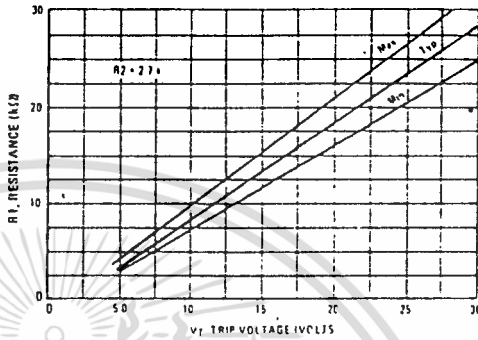


FIGURE 9 - MINIMUM R_G versus SUPPLY VOLTAGE

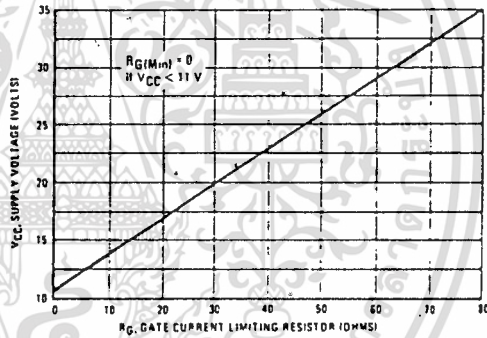


FIGURE 10 - CAPACITANCE versus MINIMUM OVERVOLTAGE DURATION

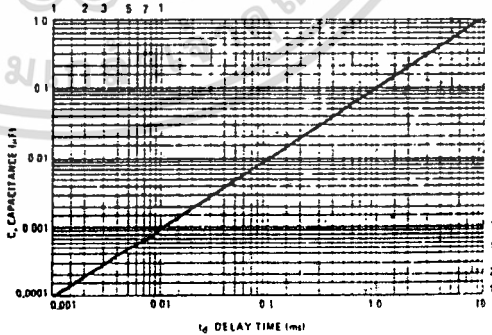


FIGURE 11 - TYPICAL CROWBAR OVP CIRCUIT CONFIGURATIONS

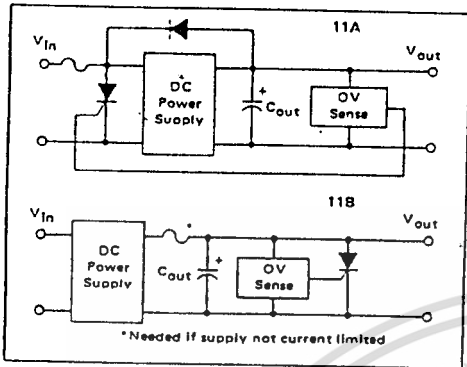


FIGURE 12 - CROWBAR SCR SURGE CURRENT WAVEFORM

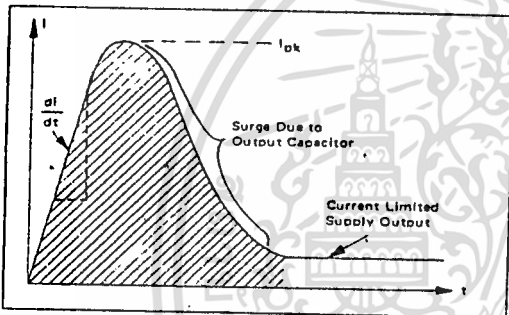
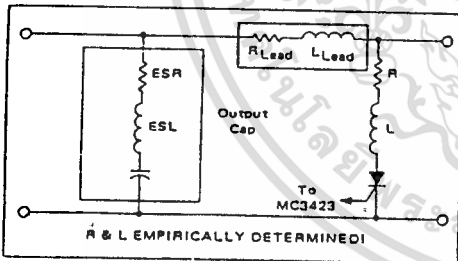


FIGURE 13 - CIRCUIT ELEMENTS AFFECTING SCR SURGE & di/dt



The usual design compromise then is to use a garden variety fuse (3AG or 3AB style) which cannot be relied on to blow before the thyristor does, and trust that if the SCR does fail, it will fail short circuit. In the majority of the designs, this will be the case, though this is difficult to guarantee. Of course, a sufficiently high surge will cause an open. These comments also apply to the fuse in Figure 11B.

For a complete and detailed treatment of SCR and fuse selection, refer to Motorola Application Note AN-789.

The value of di/dt that an SCR can safely handle is influenced by its construction and the characteristics of the gate drive signal. A center-gate-fire SCR has more di/dt capability than a corner-gate-fire type, and heavy overdriving (3 to 5 times I_{GT}) the SCR gate with a fast $< 1.0 \mu s$ rise time signal will maximize its di/dt capability. A typical maximum number in phase control SCRs of less than 50 A(RMS) rating might be 200 A/ μs , assuming a gate current of five times I_{GT} and $< 1.0 \mu s$ rise time. If having done this, a di/dt problem is seen to still exist, the designer can also decrease the di/dt of the current waveform by adding inductance in series with the SCR, as shown in Figure 13. Of course, this reduces the circuit's ability to rapidly reduce the dc bus voltage and a tradeoff must be made between speedy voltage reduction and di/dt .

2. Surge Current

If the peak current and/or the duration of the surge is excessive, immediate destruction due to device overheating will result. The surge capability of the SCR is directly proportional to its die area. If the surge current cannot be reduced (by adding series resistance — see Figure 13) to a safe level which is consistent with the system's requirements for speedy bus voltage reduction, the designer must use a higher current SCR. This may result in the average current capability of the SCR exceeding the steady state current requirements imposed by the dc power supply.

A WORD ABOUT FUSING

Before leaving the subject of the crowbar SCR, a few words about fuse protection are in order. Referring back to Figure 11A, it will be seen that a fuse is necessary if the power supply to be protected is not output current limited. This fuse is not meant to prevent SCR failure but rather to prevent a fire!

In order to protect the SCR, the fuse would have to possess an I^2t rating less than that of the SCR and yet have a high enough continuous current rating to survive normal supply output currents. In addition, it must be capable of successfully clearing the high short circuit currents from the supply. Such a fuse as this is quite expensive, and may not even be available.

CROWBAR SCR SELECTION GUIDE

As an aid in selecting an SCR for crowbar use, the following selection guide is presented.

DEVICE	I _{RMS}	I _{FSM}	PACKAGE
2N6400 Series	16A	160A	TO220 Plastic
2N6504 Series	25A	160A	TO220 Plastic
2N1842 Series	16A	125A	Metal Stud
2N2573 Series	25A	260A	Metal TO-3 Type
2N681 Series	25A	200A	Metal Stud
MCR3935-1 Series	35A	350A	Metal Stud
MCR81-5 Series	80A	1000A	Metal Stud



LM1524D/LM2524D/LM3524D Regulating Pulse Width Modulator

General Description

The LM1524D family is an improved version of the industry standard LM1524. It has improved specifications and additional features yet is pin for pin compatible with existing 1524 families. New features reduce the need for additional external circuitry often required in the original version.

The LM1524D has a $\pm 1\%$ precision 5V reference. The current carrying capability of the output drive transistors has been raised to 200 mA while reducing V_{CEsat} and increasing V_{CE} breakdown to 60V. The common mode voltage range of the error-amp has been raised to 5.5V to eliminate the need for a resistive divider from the 5V reference.

In the LM1524D the circuit bias line has been isolated from the shut-down pin. This prevents the oscillator pulse amplitude and frequency from being disturbed by shut-down. Also at high frequencies (≈ 300 kHz) the max. duty cycle per output has been improved to 44% compared to 35% max. duty cycle in other 1524s.

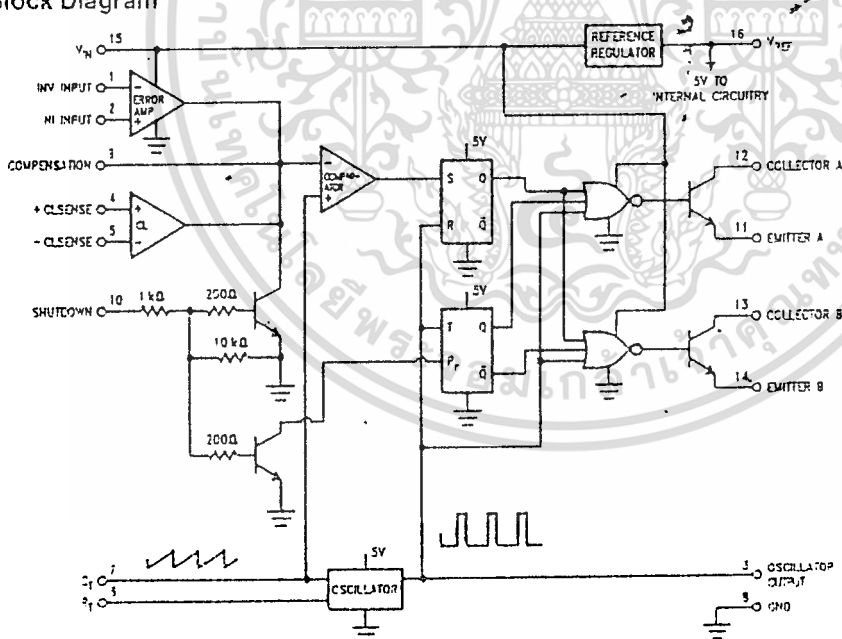
In addition, the LM1524D can now be synchronized externally, through pin 3. Also a latch has been added to insure

one pulse per period even in noisy environments. The LM1524D includes double pulse suppression logic that insures when a shut-down condition is removed the state of the T-flip-flop will change only after the first clock pulse has arrived. This feature prevents the same output from being pulsed twice in a row, thus reducing the possibility of core saturation in push-pull designs.

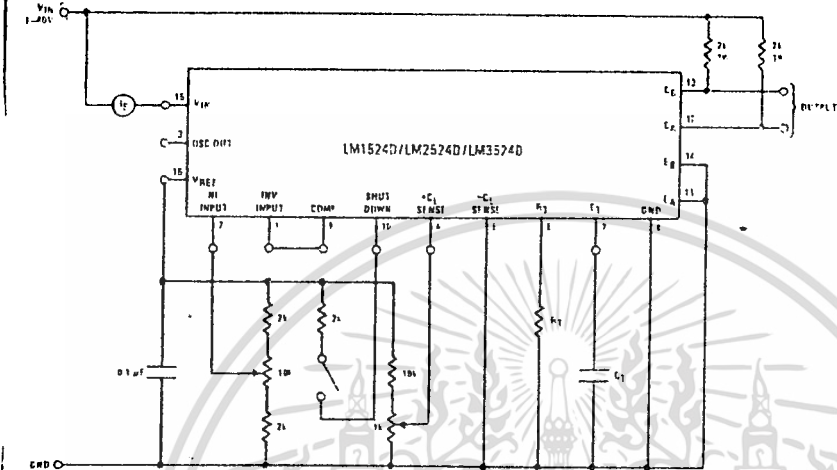
Features

- Fully interchangeable with standard LM1524 family
- $\pm 1\%$ precision 5V reference with thermal shut-down
- Output current to 200 mA DC
- 60V output capability
- Wide common mode input range for error-amp
- One pulse per period (noise suppression)
- Improved max. duty cycle at high frequencies
- Double pulse suppression
- Synchronize through pin 3

Block Diagram



Set Circuit



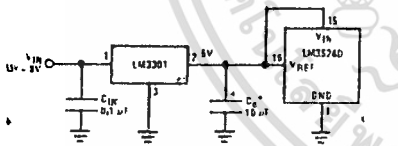
TL/H/RSO-1

Functional Description

INTERNAL VOLTAGE REGULATOR

The LM1524D has an on-chip 5V, 50 mA, short circuit protected voltage regulator. This voltage regulator provides a supply for all internal circuitry of the device and can be used as an external reference.

For output voltages of less than 8V the 5V output should be connected to pin 15, V_{IN} , which disables the 5V regulator. With pins 15 and 16 shorted the input voltage must be limited to a maximum of 6V. If input voltages of 6V-8V are to be used, a 5V regulator, as shown in Figure 1, must be added.



TL/H/RSO-10

From C_D of 10 μ F required for stability
FIGURE 1

OSCILLATOR

The LM1524D provides a stable on-board oscillator. Its frequency is set by an external resistor, R_T and capacitor, C_T . The relationship of R_T , C_T vs oscillator frequency is shown in Figure 2. The oscillator's output provides the signals for triggering the internal flip-flop, which directs the PWM information to the outputs, and a blanking pulse to turn off both outputs during transitions to ensure that cross conduction does not occur. The width of the blanking pulse, or dead time, is controlled by the value of C_T , as shown in Figure 3. The recommended values of R_T are 1.8 k Ω to 100 k Ω , and for C_T , 0.1 μ F to 0.1 μ F.

If two or more LM1524D's must be synchronized together, the easiest method is to interconnect all pin 3 terminals, tie all pin 7's (together) to a single C_T , and leave all pin 6's open except one which is connected to a single R_T . This method works well unless the LM1524D's are more than 6" apart.

A second synchronization method is appropriate for any circuit layout. One LM1524D, designated as master, must have its R_T - C_T set for the correct period. The other slave LM1524D(s) should each have an R_T - C_T set for a 10% longer period. All pin 3's must then be interconnected to allow the master to properly reset the slave units.

The oscillator may be synchronized to an external clock source by setting the internal free-running oscillator frequency 10% slower than the external clock and driving pin 5 with a pulse train (approx. 3V) from the clock. Pulse width should be greater than 50 ns to insure full synchronization.

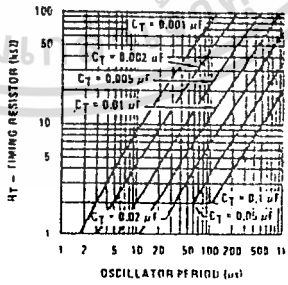


FIGURE 2

TL/H/RSO-1

Typical Applications

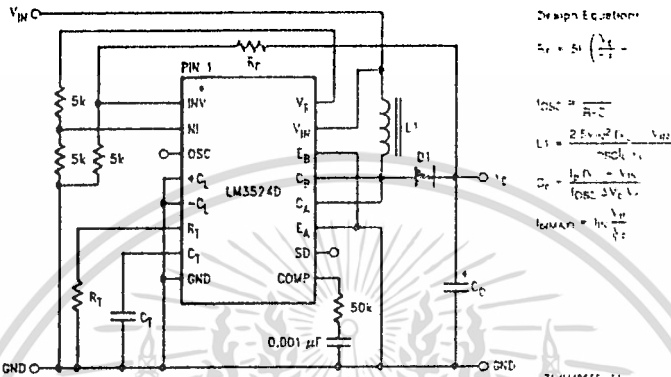


FIGURE 7. Positive Regulator, Step-Up Basic Configuration ($I_{O(MAX)} = 80 \text{ mA}$)

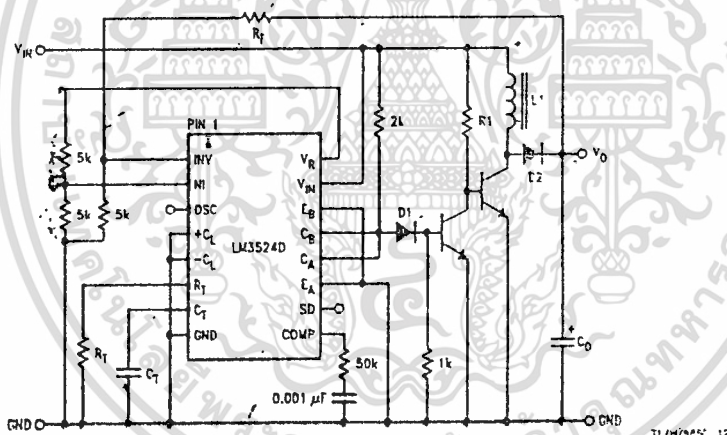


FIGURE 8. Positive Regulator, Step-Up Boosted Current Configuration

Typical Applications (Continued)

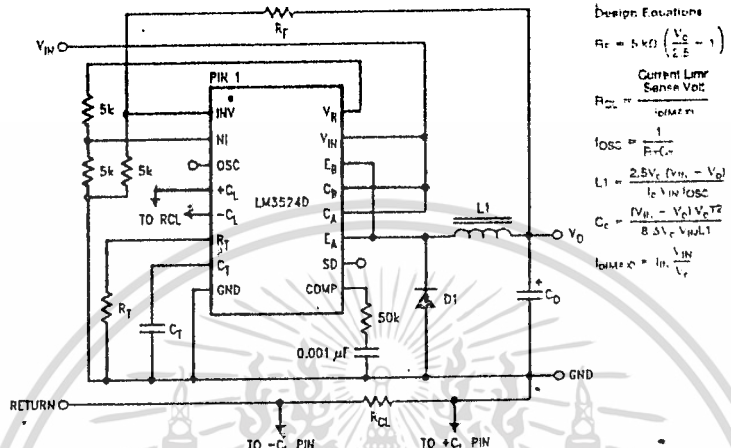


FIGURE 9. Positive Regulator, Step-Down Basic Configuration ($I_{IN(MAX)} = 80 \text{ mA}$)

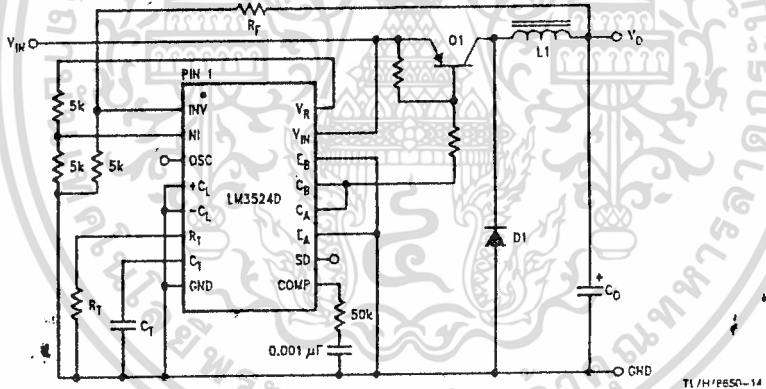
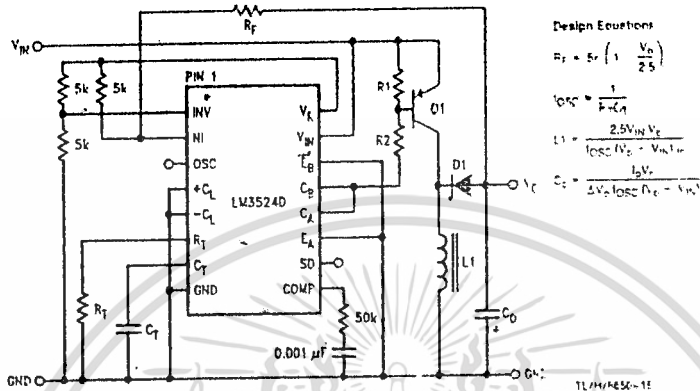


FIGURE 10. Positive Regulator, Step-Down Boosted Current Configuration

Typical Applications (Continued)



Design Equations

$$R_F = 5r \left(1 - \frac{V_O}{2.5} \right)$$

$$f_{OSC} = \frac{1}{2.5rC_1}$$

$$L_1 = \frac{2.5V_{IN} V_E}{f_{OSC} (V_E - V_{IN})}$$

$$C_0 = \frac{I_O V_E}{\Delta V_E f_{OSC} (V_E - V_{IN})}$$

FIGURE 11. Boosted Current Polarity Inverter

BASIC SWITCHING REGULATOR THEORY AND APPLICATIONS

The basic circuit of a step-down switching regulator circuit is shown in Figure 12, along with a practical circuit design using the LM3524D in Figure 15.

The circuit works as follows: Q1 is used as a switch which has ON and OFF times controlled by the pulse width modulator. When Q1 is ON, power is drawn from V_{IN} and supplied to the load through L1; V_A is at approximately V_{IN}. D1 is reverse biased, and C₀ is charging. When Q1 turns OFF the inductor L1 will force V_A negative to keep the current flowing in it. D1 will start conducting and the load current will flow through D1 and L1. The voltage at V_A is smoothed by the L1, C₀ filter giving a clean DC output. The current flowing through L1 is equal to the nominal DC load current plus some ΔI_L which is due to the changing voltage across it. A good rule of thumb is to set ΔI_L/I_o = 40%.

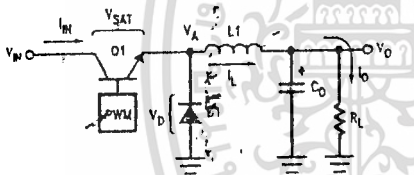


FIGURE 12. Basic Step-Down Switching Regulator

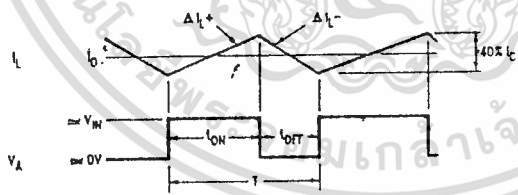


FIGURE 13

Typical Applications (Continued)

From the relation $V_L = L \frac{di}{dt}$, $\Delta I_L \approx \frac{V_L T}{L}$

$$\Delta I_L^+ = \frac{(V_{IN} - V_o) t_{ON}}{L}, \Delta I_L^- = \frac{V_o t_{OFF}}{L}$$

Neglecting V_{SAT} , V_D , and settling $\Delta I_L^+ = \Delta I_L^-$:

$$V_o \approx V_{IN} \left(\frac{t_{ON}}{t_{OFF} + t_{ON}} \right) = V_{IN} \left(\frac{t_{ON}}{T} \right)$$

where T = Total Period

The above shows the relation between V_{IN} , V_o and duty cycle.

$$I_{IN(DC)} = I_{OUT(DC)} \left(\frac{t_{ON}}{t_{ON} + t_{OFF}} \right)$$

as Q1 only conducts during t_{ON} .

$$P_{IN} = I_{IN(DC)} V_{IN} = (I_o(DC)) \left(\frac{t_{ON}}{t_{ON} + t_{OFF}} \right) V_{IN}$$

$$P_o = I_o V_o$$

The efficiency, η , of the circuit is:

$$\eta_{MAX} = \frac{P_o}{P_{IN}} \approx \frac{I_o V_o}{I_o \left(\frac{t_{ON}}{t_{ON} + t_{OFF}} \right) V_{IN} + \frac{(V_{SAT} t_{ON} + V_{D1} t_{OFF}) I_o}{t_{ON} + t_{OFF}}}$$

$$\approx \frac{V_o}{V_o + 1} \text{ for } V_{SAT} = V_{D1} = 1V.$$

η_{MAX} will be further decreased due to switching losses in Q1. For this reason Q1 should be selected to have the maximum possible f_T , which implies very fast rise and fall times.

CALCULATING INDUCTOR L1

$$t_{ON} = \frac{(\Delta I_L^+) \times L1}{(V_{IN} - V_o)}, t_{OFF} = \frac{(\Delta I_L^-) \times L1}{V_o}$$

$$t_{ON} + t_{OFF} = T = \frac{(\Delta I_L^+) \times L1}{(V_{IN} - V_o)} + \frac{(\Delta I_L^-) \times L1}{V_o}$$

$$= \frac{0.4 I_o L1}{(V_{IN} - V_o)} + \frac{0.4 I_o L1}{V_o}$$

Since $\Delta I_L^+ = \Delta I_L^- = 0.4 I_o$

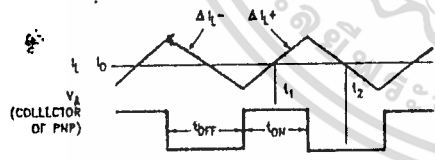


FIGURE 14

TL/H/8850-18

Solving the above for L1

$$L1 = \frac{2.5 V_o (V_{IN} - V_o)}{I_o V_{IN} f}$$

where: L1 is in Henrys

f is switching frequency in Hz

Also, see LM1578 data sheet for graphical methods of inductor selection.

CALCULATING OUTPUT FILTER CAPACITOR C_o:

Figure 14 shows L1's current with respect to t_{ON} and t_{OFF} times. This current must flow to the load and C_o 's current will then be the difference between i_L and i_o .

$$i_{C_o} = i_L - i_o$$

From Figure 14 it can be seen that current will be flowing into C_o for the second half of t_{ON} through the first half of t_{OFF} , or a time, $t_{ON}/2 + t_{OFF}/2$. The current flowing for this time is $\Delta I_L/4$. The resulting ΔV_o or ΔV_c is described by:

$$\Delta V_{op-p} = \frac{1}{C} \times \frac{\Delta I_L}{4} \times \left(\frac{t_{ON}}{2} + \frac{t_{OFF}}{2} \right)$$

$$= \frac{\Delta I_L (t_{ON} + t_{OFF})}{4C}$$

Since $\Delta I_L = \frac{V_o(T - t_{ON})}{L1}$ and $t_{ON} = \frac{V_o T}{V_{IN}}$

$$\Delta V_{op-p} = \frac{V_o \left(1 - \frac{V_o T}{V_{IN}} \right) \left(\frac{T}{2} \right)}{4C L1} = \frac{(V_{IN} - V_o) V_o T^2}{8V_{IN} C_o L1} \text{ or}$$

$$C_o = \frac{(V_{IN} - V_o) V_o T^2}{8 \Delta V_o V_{IN} L1}$$

where: C is in farads, T is $\frac{1}{\text{switching frequency}}$

ΔV_o is p-p output ripple

For best regulation, the inductor's current cannot be allowed to fall to zero. Some minimum load current I_o and thus inductor current, is required as shown below:

$$I_o(MIN) = \frac{(V_{IN} - V_o) t_{ON}}{2L1} = \frac{(V_{IN} - V_o) V_o}{2V_{IN} L1}$$

$$\Delta I_L^+ = \frac{(V_{IN} - V_o) t_{ON}}{L1}$$

$$I_o(MIN)$$

TL/H/8850-11

Typical Applications (Continued)

A complete step-down switching regulator schematic, using the LM3524D, is illustrated in Figure 15. Transistors Q1 and Q2 have been added to boost the output to 1A. The 5V regulator of the LM3524D has been divided in half to bias the error amplifier's non-inverting input to within its common-mode range. Since each output transistor is on for half the period, actually 45%, they have been paralleled to allow longer possible duty cycle, up to 80%. This makes a lower possible input voltage. The output voltage is set by:

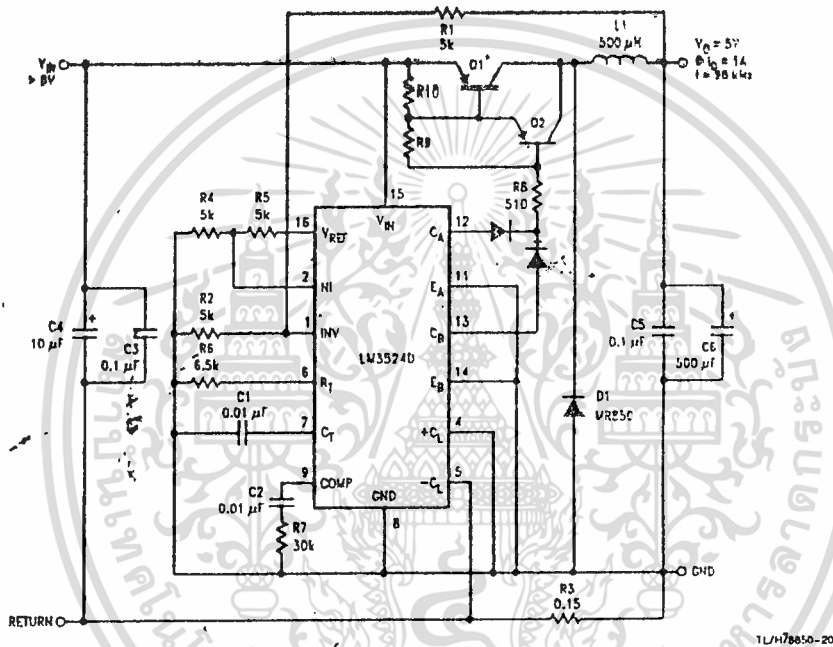
$$V_o = V_{NI} \left(1 + \frac{R1}{R2} \right),$$

where V_{NI} is the voltage at the error amplifier's non-inverting input.

Resistor R3 sets the current limit to

$$\frac{200 \text{ mV}}{R3} = \frac{200 \text{ mV}}{0.15} = 1.34$$

Figure 16 and 17 show a PC board layout and stuffing diagram for the 5V, 1A regulator of Figure 15. The regulator's performance is listed in Table 1.



*Mounted in Stever HeatSink No. V8-1

Q1 - 1N4148

Q2 - 2N1623

L1 - > 40 turns No. 22 wire on Ferracore No. K300502 Torroid core.

FIGURE 15. 5V, 1 Amp Step-Down Switching Regulator

Typical Applications (Continued)

To apply the above theory, a complete step-up switching regulator is shown in Figure 20. Since V_{IN} is 5V, V_{REF} is tied to V_{IN} . The input voltage is divided by 2 to bias the error amplifier's inverting input. The output voltage is:

$$V_{OUT} = \left(1 + \frac{R_2}{R_1}\right) \cdot V_{INV} = 2.5 \times \left(1 + \frac{R_2}{R_1}\right)$$

The network D1, C1 forms a slow start circuit.

This holds the output of the error amplifier initially low thus reducing the duty-cycle to a minimum. Without the slow start

circuit the inductor may saturate at turn-on because it has to supply high peak currents to charge the output capacitor from 0V. It should also be noted that this circuit has no supply rejection. By adding a reference voltage at the non-inverting input to the error amplifier, see Figure 21, the input voltage variations are rejected.

The LM3524D can also be used in inductorless switching regulators. Figure 22 shows a polarity inverter which if connected to Figure 20 provides a $\pm 15V$ unregulated output.

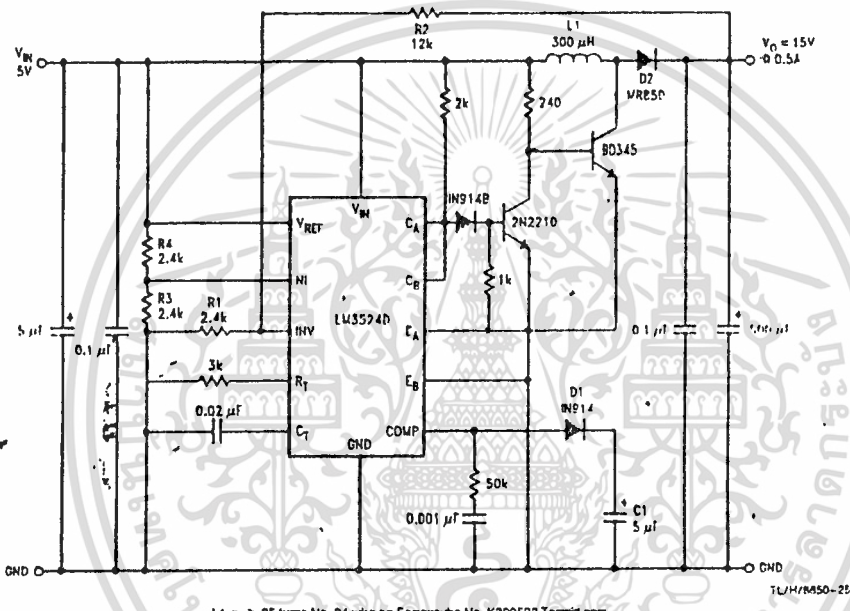


FIGURE 20. 15V, 0.5A Step-Up Switching Regulator

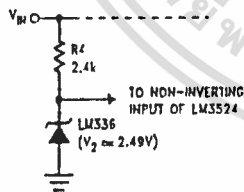


FIGURE 21

TL/H/8850-28

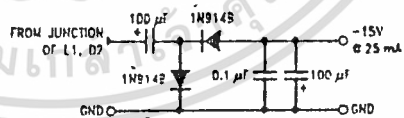


FIGURE 22

TL/H/8850-27

5408/7408 Quadruple 2-Input Positive-AND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.	SN5408	JJ		WI					SN54LS08	JJ		WI		SN5408	JJ		WI				
FAIRCHILD	7408	JJ	N1						74LS08	JJ	N1			7408	JJ	N1					
MOTOROLA	7408	JJ							74LS08	JJ				7408	JJ						
N.S.C.									DM5408	JJ			WD	DM5408	JJ		WD			DM5408	
PHILIPS									N7408					N7408							
SIGNETICS									S5408	FD	AD	WI		S5408	FD	AD	WI				
SIEMENS														FLM381							
FUJITSU									74LS08												
HITACHI									HD74LS08					HD7408/HD2550							
DAIICHI																					
MITSUBISHI									M74LS08					M53208							
NEC									74LS08					μPB234							
TOSHIBA														TD3408							

Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range

Supply voltage V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	Storage temperature range	SN74LS	0°C to 70°C
Input current I _{CC}	5.5V	Storage temperature range		-65°C to 150°C

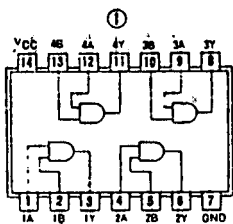
recommended operating conditions

	SN54LS08		SN74LS08		UNIT
	MIN	MAX	MIN	MAX	
Supply voltage V _{CC}	4.5	5	4.5	5.25	V
High-level output current I _{OH}		-100		-100	μA
Low-level output current I _{OL}		0		3	mA
Operating free-air temperature, T _a	-55	125	0	70	°C

electrical characteristics over recommended operating free-air temperature range

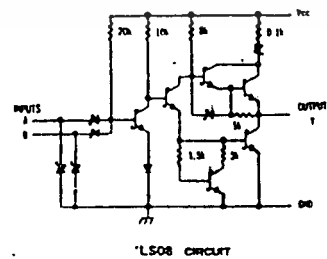
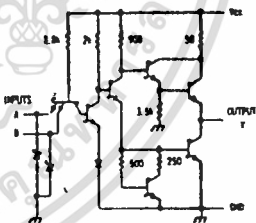
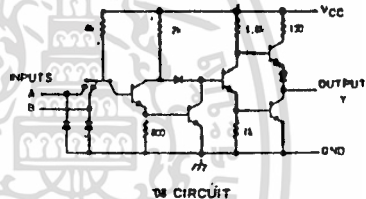
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -10 mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, I _{OH} = MAX	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, I _{OL} = 4 mA	0.25	0.4	V
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.4	mA
I _{OS}	Short circuit output current †	V _{CC} = MAX	54LS Family -20	-100	mA
I _{CC}	Supply current	V _{CC} = MAX	Total, outputs high 2.4	4.8	mA
I _{CC}	Supply current	V _{CC} = MAX	Total, outputs low 4.4	8.8	mA
I _{CC}	Supply current	V _{CC} = 5V, Average per gate (50% duty cycle)	0.85		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _a = 25°C, C _L = 15pF, R _L = 2kΩ	6	15	ns
t _{PHL}	Propagation delay time, high-to-low-level output	V _{CC} = 5V, T _a = 25°C, C _L = 15pF, R _L = 2kΩ	10	20	ns

Pin Assignment (Top View)



positive logic:
Y = AB

Schematics (each gate)



Resistor values shown are nominal and in ohms.

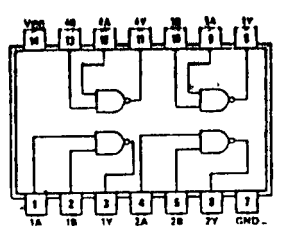
† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_a = 25°C.

♦ Not more than one output should be shorted at a time, and for SN54S/74S, duration of output short circuit should not exceed one second.

1 14-Pin DIP See Fig. D6

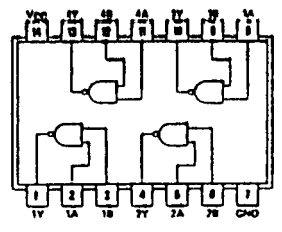
7400, ECG74C00, ECG74H00,
74LS00, ECG74S00



2-Input NAND Gate

Diag. 2 14-Pin DIP See Fig. D6

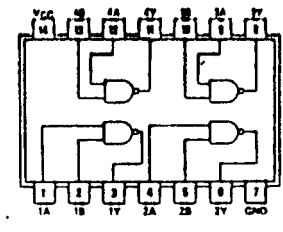
(See Also Diag. 3)
ECG7401, ECG74LS01



Quad 2-Input NAND Gate with Open Collector Output

Diag. 3 14-Pin DIP See Fig. D6

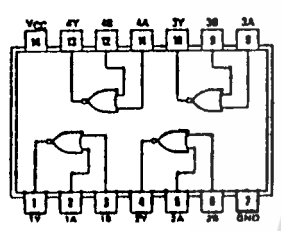
(See Also Diag. 2)
ECG74H01



Quad 2-Input NAND Gate with Open Collector Output

4 14-Pin DIP See Fig. D6

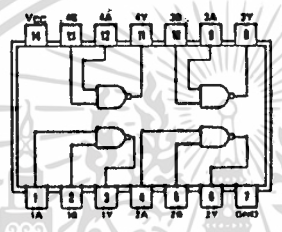
7402, ECG74C02, ECG74LS02,
74S02



2-Input NOR Gate

Diag. 5 14-Pin DIP See Fig. D6

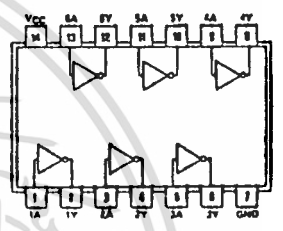
ECG7403, ECG74LS03, ECG74S03



Quad 2-Input NAND Gate with Open Collector Output

Diag. 6 14-Pin DIP See Fig. D6

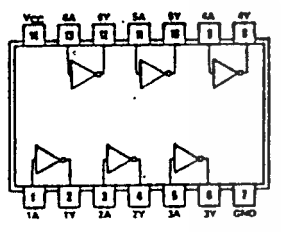
ECG7404, ECG74C04, ECG74H04,
ECG74LS04, ECG74S04



Hex Inverter

7 14-Pin DIP See Fig. D6

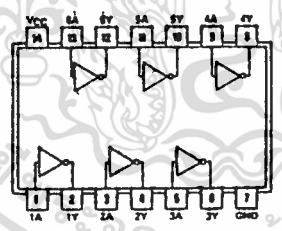
7405, ECG74H05, ECG74LS05,
74S05



Inverter with Open Collector Output

Diag. 8 14-Pin DIP See Fig. D6

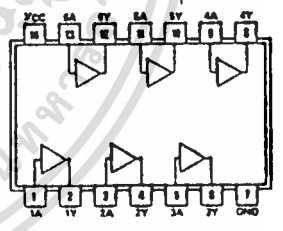
ECG7406



Hex Inverter/Buffer with Hi-Volt (30 V) Open Collector Output

Diag. 9 14-Pin DIP See Fig. D6

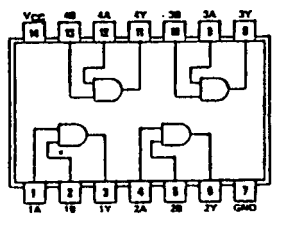
ECG7407



Hex Buffer with Hi-Volt (30 V) Open Collector Output

10 14-Pin DIP See Fig. D6

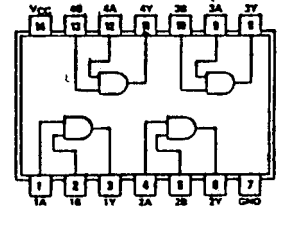
7408, ECG74C08, ECG74H08,
74LS08, ECG74S08



2-Input AND Gate

Diag. 11 14-Pin DIP See Fig. D6

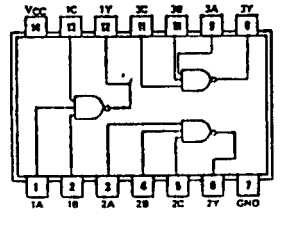
ECG7409, ECG74LS09, ECG74S09



Quad 2-Input AND Gate with Open Collector Output

Diag. 12 14-Pin DIP See Fig. D6

ECG7410, ECG74C10, ECG74H10,
ECG74LS10, ECG74S10



Triple 3-Input NAND Gate

5438/7438 Quadruple 2-Input Positive-NAND Buffer with Open-Collector Output

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF	
T.I.	SN54S38	J	Q		W						SN54LS38	J	Q		W		SN5438	J	Q		W
	SN74S38	J	Q		W						SN74LS38	J	Q		W		SN7438	J	Q		W
FAIRCHILD											FM5438/FM7438	D	Q		P		FC7438/FC9438	D	Q		P
MOTOROLA											DM54LS38/DM74LS38	P	Q		P		DM5438/DM7438	J	Q		W
N.S.C.											SN74LS38	P	Q		P		DM7438	J	Q		W
PHILIPS											N74LS38	Q					N7438	Q			
SIGNETICS	N74S38										N74LS38	A	Q				S5438	F	Q		W
SIEMENS											N74LS38	A	Q				N7438	F	Q		W
FUJITSU											74LS38	M	P				MB433	Q	M	P	
HTACH											HD74LS38	P	Q				HD7438/HD2544	Q	M	P	
MTSUBISHI											M53LS38	P	Q				M53238	P	Q		
NEC											74LS38	C	Q				μPB238	D	Q		
TOSHIBA											74LS38	C	Q				TD7438	P	Q		

Electrical Characteristics SN54LS38/SN74LS38

absolute maximum ratings over operating free-air temperature range

Supply voltage, VCC	7V	Operating free-air temperature range	SN54LS38	-55°C to 125°C
Input voltage	7V		SN74LS38	0°C to 70°C
Intermittent voltage	5.5V	Storage temperature range		-55°C to 150°C

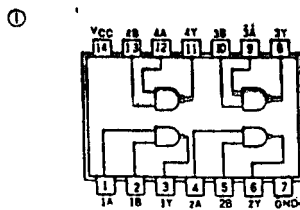
recommended operating conditions

	SN54LS38			SN74LS38			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, VCC	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, VOH			5.3			5.3	V
Low-level output current, IOL			12			14	mA
Operating free-air temperature, TA	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			-0.9	V
V _I	input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V
I _{OH}	High-level output current	V _{CC} = MIN, V _{OL} = V _{IH} max, V _{OH} = MAX		250	μA
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2 V, I _{OL} = 12 mA	0.25	0.4	V
I _I	input current at maximum input voltage	V _{CC} = MAX, V _I = 7 V		0.1	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7 V		20	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4 V		-0.4	mA
I _{CCM}	Supply current	V _{CC} = MAX	Total outputs high	0.9	2
I _{CCL}	Supply current	V _{CC} = MAX	Total outputs low	6	12
I _{CC}	Supply current	V _{CC} = 5 V	Average per gate (50% duty cycle)	0.86	mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5 V, T _A = 25°C, C _L = 45 pF, R _L = 667Ω		20	32
t _{PHL}	Propagation delay time, high-to-low-level output			13	28

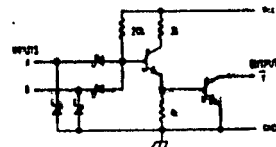
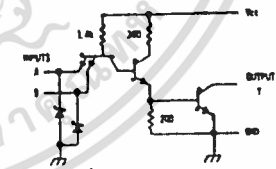
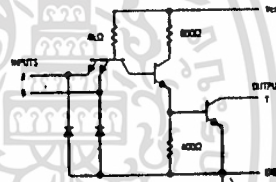
Pin Assignment (Top View)



Positive Positive logic:

$$Y = \overline{AB}$$

Schematic (each gate)



Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use appropriate value specified under recommended operating conditions.
‡ As typical values are at V_{CC} = 5 V, T_A = 25°C.



LM78MXX Series 3-Terminal Positive Voltage Regulators

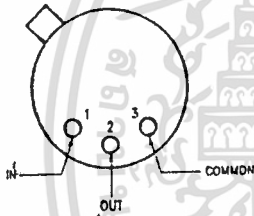
General Description

The LM78M00 series of 3-terminal medium current positive voltage regulators employ internal current-limiting, thermal shutdown and safe-area compensation making them essentially indestructible. If adequate heat sinking is provided, they can deliver in excess of 0.5A output current. They are intended as fixed voltage regulators in a wide range of applications including local (on-card) regulation for elimination of noise and distribution problems associated with single-point regulation. In addition to use as fixed voltage regulators, these devices can be used with external components to obtain adjustable output voltages and currents.

Features

- Output current in excess of 0.5A
- No external components
- Internal thermal overload protection
- Internal short circuit current-limiting
- Output transistor safe-area compensation
- Available in JEDEC TO-220 and TO-3B packages
- Output voltages of 5V, 6V, 8V, 12V, 15V, and 24V

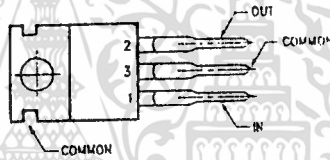
Connection Diagrams



Lead 3 connected to case.

Top View

Order Number LM78M05CH, LM78M06CH, LM78M08CH,
LM78M12CH, LM78M15CH or LM78M24CH
See NS Package Number H03B

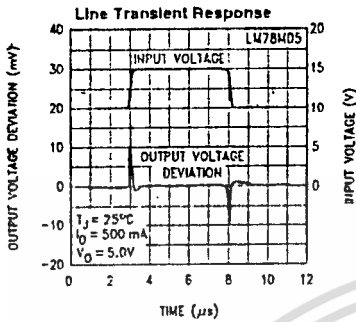


Lead 3 connected to tab

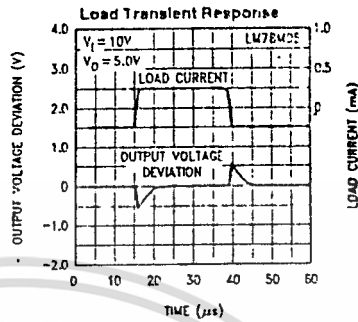
Top View

Order Number LM78M05CT, LM78M06CT, LM78M08CT,
LM78M12CT, LM78M15CT or LM78M24CT
See NS Package Number T03B

Typical Performance Characteristics (Continued)



TL/H/10053-5



TL/H/10053-4

Design Considerations

The LM78MXX fixed voltage regulator series has thermal-overload protection from excessive power, internal short circuit protection which limits the circuit's maximum current, and output transistor safe-area compensation for reducing the output short circuit current as the voltage across the pass transistor is increased.

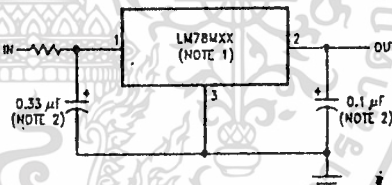
Although the internal power dissipation is limited, the junction temperature must be kept below the maximum specified temperature (+125°C for LM78MXXC) in order to meet data sheet specifications. To calculate the maximum junction temperature or heat sink required, the following thermal resistance values should be used:

Where:

- T_J = Junction Temperature
- T_A = Ambient Temperature
- P_D = Power Dissipation
- θ_{JC} = Junction to Case Thermal Resistance
- θ_{CA} = Case-to-Ambient Thermal Resistance
- θ_{CS} = Case-to-Heat Sink to Resistance
- θ_{SA} = Heat Sink-to-Ambient Thermal Resistance
- θ_{JA} = Junction-to-Ambient Thermal Resistance

Typical Applications

Fixed Output Regulator



TL/H/10053-7

Note 1: To specify an output voltage, substitute voltage value for "XX".

Note 2: Bypass capacitors are recommended for optimum stability and transient response and should be located as close as possible to the regulator.

Package	Typ θ_{JC}	Max θ_{JC}	Typ θ_{JA}	Max θ_{JA}
TO-39	18	25	120	140
TO-220	3.0	5.0	60	40

$$P_{D\text{ Max}} = \frac{T_{J\text{ Max}} - T_A}{\theta_{JC} + \theta_{CA}} \text{ or}$$

$$= \frac{T_{J\text{ Max}} - T_A}{\theta_{JA}} \text{ (Without a Heat Sink)}$$

$$\theta_{CA} = \theta_{CS} + \theta_{SA}$$

Solving for T_J :

$$T_J = T_A + P_D (\theta_{JC} + \theta_{CA}) \text{ or}$$

$$= T_A + P_D \theta_{JA} \text{ (Without a Heat Sink)}$$

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Storage Temperature Range	-65°C to +175°C
TO-39 Metal Can	-65°C to +175°C
TO-220 Package	-65°C to +150°C
Operating Junction Temperature Range	0°C to +150°C

Lead Temperature		
TO-39 Metal Can (Soldering, 60 sec.)	300°C	
TO-220 Package (Soldering, 60 sec.)	260°C	
Power Dissipation	Internally Limited	
Input Voltage		
5.0V to 15V	35V	
24V	40V	
ESD Susceptibility	(to be determined)	

LM78M05C

Electrical Characteristics

0°C ≤ T_A ≤ 125°C, V_I = 10V, I_O = 350 mA, C_I = 0.33 μF, C_O = 0.1 μF, unless otherwise specified

Symbol	Parameter	Conditions (Note 1)	Min	Typ	Max	Units
V _O	Output Voltage	T _J = 25°C	4.6	5.0	5.2	V
V _{R LINE}	Line Regulation	T _J = 25°C 7.0V ≤ V _I ≤ 25V, I _O = 200 mA		3.0	100	mV
		8.0V ≤ V _I ≤ 20V, I _O = 200 mA		1.0	50	
V _{R LOAD}	Load Regulation	T _J = 25°C 5.0 mA ≤ I _O ≤ 500 mA		20	100	mV
		5.0 mA ≤ I _O ≤ 200 mA		10	50	
V _D	Output Voltage	7.0V ≤ V _I ≤ 20V, 5.0 mA ≤ I _O ≤ 350 mA	4.75		5.25	V
I _C	Quiescent Current	T _J = 25°C		4.5	8.0	mA
ΔI _O	Quiescent Current Change	with Line 8.0V ≤ V _I ≤ 25V, I _O = 200 mA			0.8	mA
		with Load 5.0 mA ≤ I _O ≤ 350 mA			0.5	
N _O	Noise	T _A = 25°C, 10 Hz ≤ f ≤ 100 kHz		40		μV
ΔV _I /ΔV _O	Ripple Rejection	f = 2400 Hz, I _O = 125 mA, T _J = 25°C	62	80		dB
V _{DO}	Dropout Voltage	T _A = 25°C		2.0		V
I _{OS}	Output Short Circuit Current	T _J = 25°C, V _I = 35V		300		mA
I _{AK}	Peak Output Current	T _J = 25°C		700		mA
ΔV _O /ΔT	Average Temperature Coefficient of Output Voltage	I _O = 5.0 mA		1.0		mV/°C

LM78M06C

Electrical Characteristics

0°C ≤ T_A ≤ 125°C, V_I = 11V, I_O = 350 mA, C_I = 0.33 μF, C_O = 0.1 μF, unless otherwise specified

Symbol	Parameter	Conditions (Note 1)	Min	Typ	Max	Units
V _O	Output Voltage	T _J = 25°C	5.75	6.0	6.25	V
V _{R LINE}	Line Regulation	T _J = 25°C 8.0V ≤ V _I ≤ 25V, I _O = 200 mA		5.0	100	mV
		9.0V ≤ V _I ≤ 20V, I _O = 200 mA		1.5	50	
V _{R LOAD}	Load Regulation	T _J = 25°C 5.0 mA ≤ I _O ≤ 500 mA		20	120	mV
		5.0 mA ≤ I _O ≤ 200 mA		10	60	
V _D	Output Voltage	8.0V ≤ V _I ≤ 21V, 5.0 mA ≤ I _O ≤ 350 mA	5.7		6.3	V
I _C	Quiescent Current	T _J = 25°C		4.5	8.0	mA
ΔI _O	Quiescent Current Change	with Line 8.0V ≤ V _I ≤ 25V, I _O = 200 mA			0.8	mA
		with Load 5.0 mA ≤ I _O ≤ 350 mA			0.5	

LM78M12C

Electrical Characteristics (Continued)

$0^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$, $V_I = 19\text{V}$, $I_O = 350\text{ mA}$, $C_I = 0.33\ \mu\text{F}$, $C_O = 0.1\ \mu\text{F}$, unless otherwise specified

Symbol	Parameter	Conditions (Note 1)	Min	Typ	Max	Units	
$V_{r\text{LOAD}}$	Load Regulation	$T_J = 25^\circ\text{C}$	$5.0\text{ mA} \leq I_O \leq 500\text{ mA}$		25	240	mV
			$5.0\text{ mA} \leq I_O \leq 200\text{ mA}$		10	120	
V_O	Output Voltage	$14.5\text{V} \leq V_I \leq 27\text{V}$, $5.0\text{ mA} \leq I_O \leq 350\text{ mA}$	11.4		12.6	V	
I_Q	Quiescent Current	$T_J = 25^\circ\text{C}$		4.8	8.0	mA	
ΔI_Q	Quiescent Current Change	with Line			0.8	mA	
		with Load	$14.5\text{V} \leq V_I \leq 30\text{V}$, $I_O = 200\text{ mA}$		0.5		
N_O	Noise	$T_A = 25^\circ\text{C}$, $10\text{ Hz} \leq f \leq 100\text{ kHz}$		75		μV	
$\Delta V_I / \Delta V_O$	Ripple Rejection	$f = 2400\text{ Hz}$, $I_O = 125\text{ mA}$, $V_I = 17\text{V}$, $T_J = 25^\circ\text{C}$	55	60		dB	
V_{DO}	Dropout Voltage	$T_A = 25^\circ\text{C}$		2.0		V	
I_{OS}	Output Short Circuit Current	$T_J = 25^\circ\text{C}$, $V_I = 35\text{V}$		240		mA	
I_{PK}	Peak Output Current	$T_J = 25^\circ\text{C}$		700		mA	
$\Delta V_O / \Delta T$	Average Temperature Coefficient of Output Voltage	$I_O = 5.0\text{ mA}$		1.0		mV/°C	

LM78M15C

Electrical Characteristics

$0^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$, $V_I = 23\text{V}$, $I_O = 350\text{ mA}$, $C_I = 0.33\ \mu\text{F}$, $C_O = 0.1\ \mu\text{F}$, unless otherwise specified (Continued)

Symbol	Parameter	Conditions (Note 1)	Min	Typ	Max	Units	
V_O	Output Voltage	$T_J = 25^\circ\text{C}$	14.4	15.0	15.6	V	
$V_{r\text{LINE}}$	Line Regulation	$T_J = 25^\circ\text{C}$	$17.5\text{V} \leq V_I \leq 30\text{V}$, $I_O = 200\text{ mA}$		10	100	mV
			$20\text{V} \leq V_I \leq 28\text{V}$, $I_O = 200\text{ mA}$		3.0	50	
$V_{r\text{LOAD}}$	Load Regulation	$T_J = 25^\circ\text{C}$	$5.0\text{ mA} \leq I_O \leq 500\text{ mA}$		25	300	mV
			$5.0\text{ mA} \leq I_O \leq 200\text{ mA}$		10	150	
V_O	Output Voltage	$17.5\text{V} \leq V_I \leq 30\text{V}$, $5.0\text{ mA} \leq I_O \leq 350\text{ mA}$	14.25		15.75	V	
I_Q	Quiescent Current	$T_J = 25^\circ\text{C}$		4.8	8.0	mA	
ΔI_Q	Quiescent Current Change	with Line			0.8	mA	
		with Load	$17.5\text{V} \leq V_I \leq 30\text{V}$, $I_O = 200\text{ mA}$		0.5		
N_O	Noise	$T_A = 25^\circ\text{C}$, $10\text{ Hz} \leq f \leq 100\text{ kHz}$		90		μV	
$\Delta V_I / \Delta V_O$	Ripple Rejection	$f = 2400\text{ Hz}$, $I_O = 125\text{ mA}$, $V_I = 20\text{V}$, $T_J = 25^\circ\text{C}$	54	70		dB	
V_{DO}	Dropout Voltage	$T_A = 25^\circ\text{C}$		2.0		V	
I_{OS}	Output Short Circuit Current	$T_J = 25^\circ\text{C}$, $V_I = 35\text{V}$		240		mA	
I_{PK}	Peak Output Current	$T_J = 25^\circ\text{C}$		700		mA	
$\Delta V_O / \Delta T$	Average Temperature Coefficient of Output Voltage	$I_O = 5.0\text{ mA}$		1.0		mV/°C	

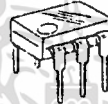
6-Pin DIP Optoisolators Transistor Output

These devices consist of a gallium arsenide infrared emitting diode optically coupled to a monolithic silicon phototransistor detector.

- Convenient Plastic Dual-in-Line Package
- Most Economical Optoisolator
- High Input-Output Isolation Guaranteed — 7500 Volts Peak
- Meets or Exceeds All JEDEC Registered Specifications
- UL Recognized. File Number E54915
- VDE approved per standard 0883/6.80 (Certificate number 41853), with additional approval to DIN IEC380/VDE0806, IEC435/VDE0805, IEC65/VDE0860, VDE110b, covering all other standards with equal or less stringent requirements, including IEC204/VDE0113, VDE0160, VDE0832, VDE0833, etc.
- Special lead form available (add suffix "T" to part number) which satisfies VDE0883/6.80 requirement for 8 mm minimum creepage distance between input and output solder pads.
- Various lead form options available. Consult "Optoisolator Lead Form Options" data sheet for details.

4N25
4N25A
4N26
4N27
4N28

6-PIN DIP
 OPTOISOLATORS
 TRANSISTOR OUTPUT

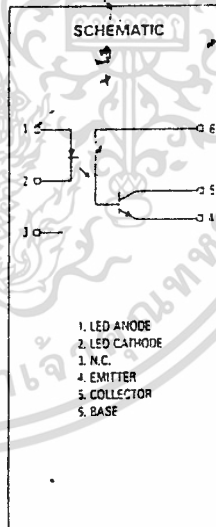


CASE 730A-02
 PLASTIC

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
INPUT LED			
Reverse Voltage	V_R	3	Volts
Forward Current — Continuous	I_F	60	mA
LED Power Dissipation at $T_A = 25^\circ\text{C}$ with Negligible Power in Output Detector	P_D	120	mW
Derate above 25°C		1.41	mW/°C
OUTPUT TRANSISTOR			
Collector-Emitter Voltage	V_{CE0}	30	Volts
Emitter-Collector Voltage	V_{EC0}	7	Volts
Collector-Base Voltage	V_{CB0}	70	Volts
Collector Current — Continuous	I_C	150	mA
Detector Power Dissipation at $T_A = 25^\circ\text{C}$ with Negligible Power in Input LED	P_D	150	mW
Derate above 25°C		1.76	mW/°C
TOTAL DEVICE			
Isolation Surge Voltage (1) (Peak ac Voltage, 60 Hz, 1 sec Duration)	V_{ISO}	7500	Vac
Total Device Power Dissipation at $T_A = 25^\circ\text{C}$	P_D	250	mW
Derate above 25°C		2.94	mW/°C
Ambient Operating Temperature Range	T_A	-55 to +100	°C
Storage Temperature Range	T_{stg}	-55 to +150	°C
Soldering Temperature (10 sec, 1/16" from case)	T_{sol}	260	°C

(1) Isolation surge voltage is an internal device dielectric breakdown rating. For this test Pins 1 and 2 are common, and Pins 3, 4 and 5 are common.



4N25, 4N25A, 4N26, 4N27, 4N28

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
INPUT LED					
Forward Voltage (I _F = 10 mA)	V _F	T _A = 25°C	—	1.15	1.5
		T _A = -55°C	—	1.3	—
		T _A = 100°C	—	1.05	—
Reverse Leakage Current (V _R = 3 V)	I _R	—	—	100	μA
Capacitance (V = 0 V, f = 1 MHz)	C _J	—	18	—	pF
OUTPUT TRANSISTOR					
Collector-Emitter Dark Current (V _{CE} = 10 V, T _A = 25°C)	I _{CEO}	4N25, 25A, 26, 27 4N28	—	1	50
(V _{CE} = 10 V, T _A = 100°C)		All Devices	—	1	100
Collector-Base Dark Current (V _{CB} = 10 V)	I _{CBO}	—	0.2	—	nA
Collector-Emitter Breakdown Voltage (I _C = 1 mA)	V _{(BR)CEO}	30	45	—	Volts
Collector-Base Breakdown Voltage (I _C = 100 μA)	V _{(BR)CBO}	70	100	—	Volts
Emitter-Collector Breakdown Voltage (I _E = 100 μA)	V _{(BR)ECO}	7	7.8	—	Volts
DC Current Gain (I _C = 2 mA, V _{CE} = 5 V)	h _{FE}	—	500	—	—
Collector-Emitter Capacitance (f = 1 MHz, V _{CE} = 0)	C _{CE}	—	7	—	pF
Collector-Base Capacitance (f = 1 MHz, V _{CB} = 0)	C _{CB}	—	19	—	pF
Emitter-Base Capacitance (f = 1 MHz, V _{EB} = 0)	C _{EB}	—	9	—	pF
COUPLED					
Output Collector Current (I _F = 10 mA, V _{CE} = 10 V)	I _C	4N25, 25A, 26 4N27, 28	2	7	—
		1	5	—	—
Collector-Emitter Saturation Voltage (I _C = 2 mA, I _F = 50 mA)	V _{CE(sat)}	—	0.15	0.5	Volts
Turn-On Time (I _F = 10 mA, V _{CC} = 10 V, R _L = 100 Ω)	t _{on}	—	2.8	—	μs
Turn-Off Time (I _F = 10 mA, V _{CC} = 10 V, R _L = 100 Ω)	t _{off}	—	4.5	—	μs
Rise Time (I _F = 10 mA, V _{CC} = 10 V, R _L = 100 Ω)	t _r	—	1.2	—	μs
Fall Time (I _F = 10 mA, V _{CC} = 10 V, R _L = 100 Ω)	t _f	—	1.3	—	μs
Isolation Voltage (f = 60 Hz, t = 1 sec)	V _{ISO}	7500	—	—	V _{ac(pk)}
Isolation Resistance (V = 500 V)	R _{ISO}	10 ¹¹	—	—	Ω
Isolation Capacitance (V = 0 V, f = 1 MHz)	C _{ISO}	—	0.2	—	pF

TYPICAL CHARACTERISTICS

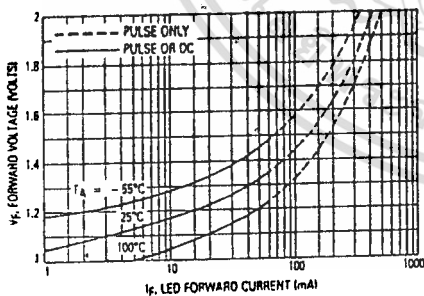


Figure 1. LED Forward Voltage versus Forward Current

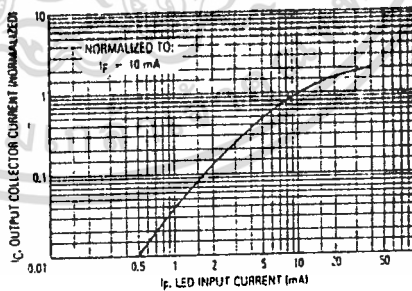


Figure 2. Output Current versus Input Current

4N25, 4N25A, 4N26, 4N27, 4N28

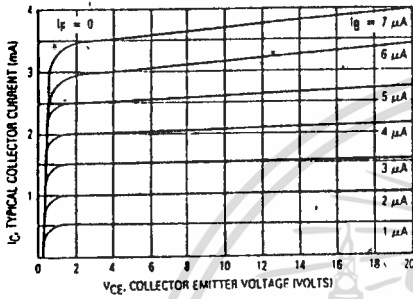


Figure 9. DC Current Gain (Detector Only)

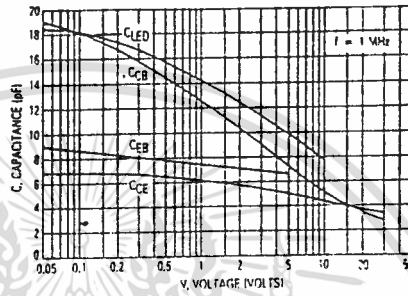


Figure 10. Capacitances versus Voltage

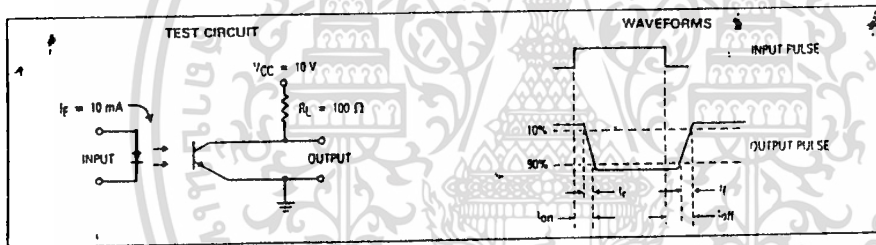
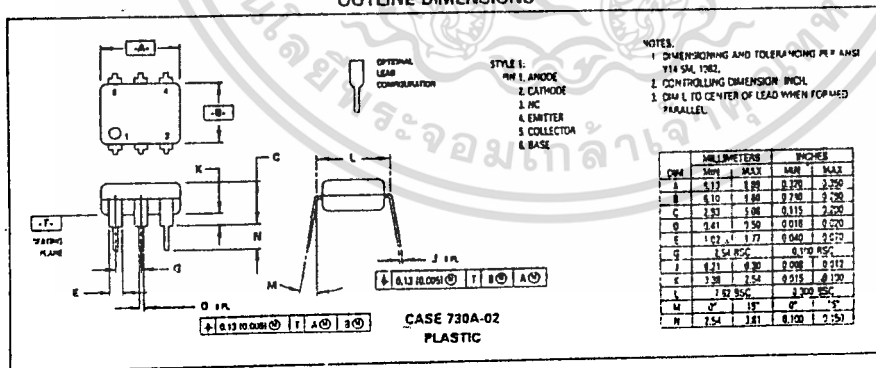


Figure 11. Switching Times

OUTLINE DIMENSIONS



SCL4001B, SCL4002B
SCL4025B, SCL4078B



CMOS NOR GATES

- SCL4001B – Quad 2-Input NOR
- SCL4002B – Dual 4-Input NOR
- SCL4025B – Triple 3-Input NOR
- SCL4078B – 8-Input NOR

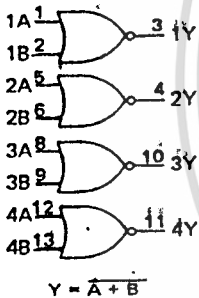
FEATURES

- ◆ Buffered Outputs
- ◆ Diode Protection on all Inputs
- ◆ Fully "B" - Series Compatible
- ◆ Balanced Output Drive Current Specifications

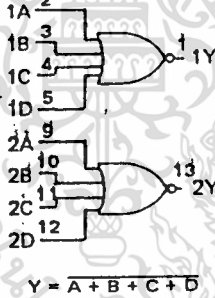
Inputs	Output
0 0 . . . 0	1
All other combinations	0

FUNCTION DIAGRAMS

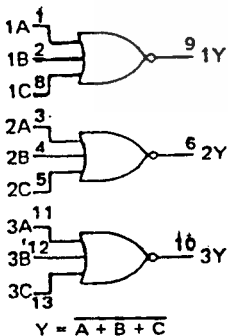
SCL4001B



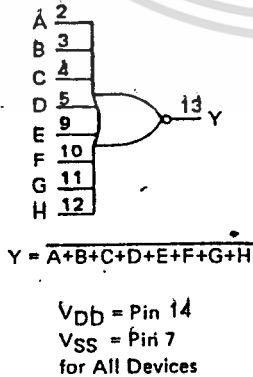
SCL4002B



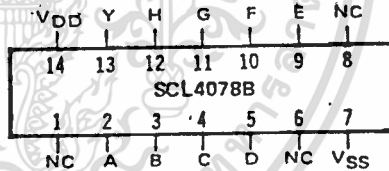
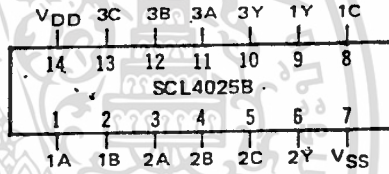
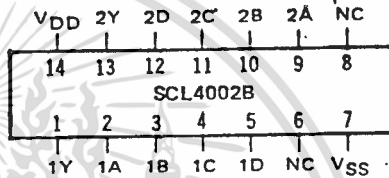
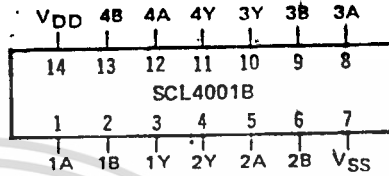
SCL4025B



SCL4078B



CONNECTION DIAGRAMS
(all packages)



Add suffix for package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS ^{1,3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ³		+25°C			T _{HIGH} ³		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} =V _{SS} or V _{DD} All valid input combinations	-	0.05	-	0.0005	0.05	-	1.5	μAde
			-	0.10	-	0.001	0.10	-	3.0	
			-	0.20	-	0.002	0.20	-	6.0	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

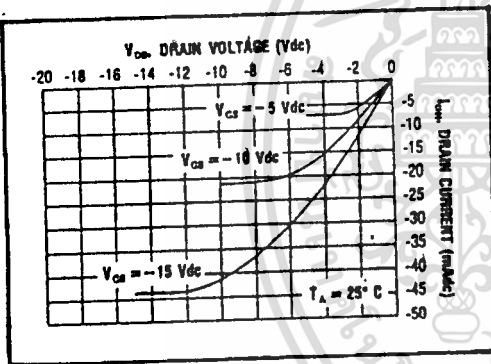
T_{HIGH} = +125°C for C, D, F, H device.

= + 85°C for E device.

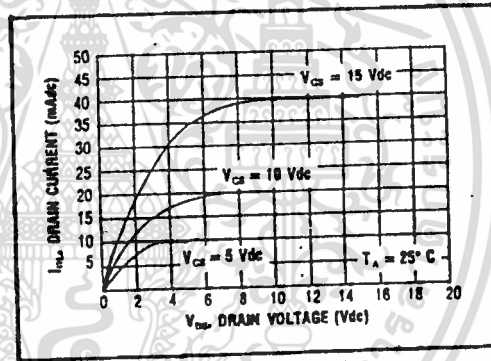
³ These devices have been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t _{PLH} , t _{PHL}	5	125	250	ns
		10	60	120	
		15	45	90	
OUTPUT TRANSITION TIME	t _{FL} , t _{HL}	5	100	200	ns
		10	50	100	
		15	40	80	

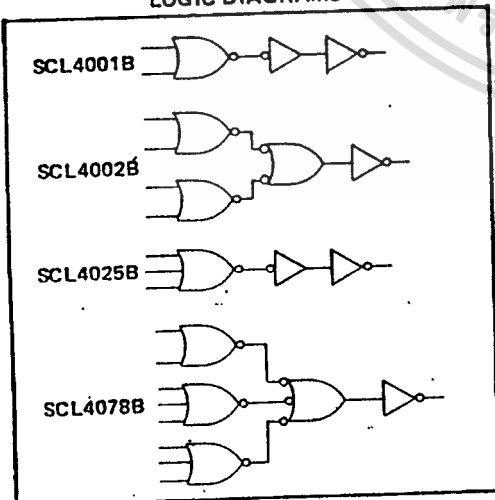


Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics

LOGIC DIAGRAMS



SCHEMATIC DIAGRAM SCL4002B (1 of 2 gates)

