ปีการศึกษา 2533

วงจรขยายอินพุท/เอาว์พุท

สำหรับเครื่องไอบีเอมและเครื่องเสมือน

(I/O EXTENSION CARD FOR IBM PC AND COMPATIBLES)

โดย

จิรศักดิ์ โชครวมชัย 313605

สุรพล ไสยสมบัติ 313632

อาจารย์ที่ปรึกษา

อาจารย์ กฤตากร กล่อมการ

027905

22 ก.ค. 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2533

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า วิทยาเขตเจ้าคุณทหารลาดกระบัง

เรื่อง วงวรขยายอินพุต/เอาว์พุตสำหรับเครื่องไอบีเอมและเครื่องเสมือน

ผู้จัดทำ นายจิรศักดิ์ โชครวมชัย

นายสุรพล ไสยสมบัติ

..... อาจารย์ที่ปรึกษา

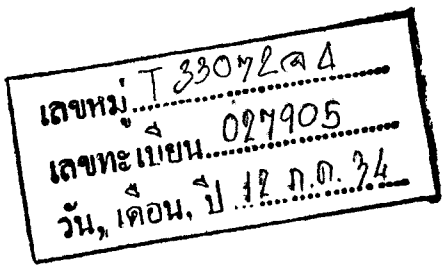
( )

..... อาจารย์ที่ปรึกษา

( )

..... อาจารย์ที่ปรึกษา

( )



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรขยายอินพุท/เอาว์พุท สำหรับเครื่องไอบีเอมพีซี และเครื่องเสมือน

นายจิรศักดิ์ โชครวมชัย
นายสุรพล ไสยสมบัติ
อาจารย์ กฤดากร กล่อมการ ที่ปรึกษา
ปีการศึกษา 2533

บทคัดย่อ

ปริญญานิพนธ์นี้เป็นการเสนอวิธี การออกแบบ และสร้างวงจรที่ใช้ในการควบคุมอุปกรณ์ภายนอก โดยใช้คอมพิวเตอร์ พีซี ควบคุมการทำงานของระบบ โดยสามารถที่จะทำการควบคุมอุปกรณ์ภายนอกได้ 32 แชนแนล สามารถที่จะกำเนิดแรงดันคงที่ได้ 0 Volt ถึง 10 Volt และทำหน้าที่กำเนิดความถี่ชายเวฟได้ อีกทั้งยังมีตัว TIMER/COUNTER เพื่อที่จะศึกษาการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทนำ	1
- ความสำคัญของโครงงาน	1
- วัตถุประสงค์ของโครงงาน	1
- ขอบเขตของโครงงาน	2
หลักการและทฤษฎี	3
- สัญญาณบนสล็อตของเครื่อง IBM/PC	4
- วงจรคล็อก	13
- ระบบบัส	14
- วงจรนับฐานเวลา	15
- DMA (Direct Memory Access)	15
- อินเทอร์รัพท์	17
- การจัดแอดเดรสสำหรับพอร์ท I/O	18
- การใช้งาน PIT 8253	21
- การใช้งาน PPI 8255	30
- ความรู้เกี่ยวกับ IC PAL	38
- การแปลงสัญญาณ A-D และ D-A	38
- หลักการของระบบ	40
- การทำงานของวงจร	42
- โครงสร้างของการ์ด	46
การออกแบบวงจร	50
- ส่วนควบคุมการสร้างความถี่	50
- ส่วนควบคุมการติดต่อกับเครื่อง IBM/PC	51
- ส่วนของการติดต่อกับอุปกรณ์ภายนอก	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ส่วนการแปลงสัญญาณ DAC 57
- ส่วนควบคุมอุปกรณ์ภายนอก 59
- ส่วนของแหล่งจ่ายไฟ 60

สรุปผลของโครงงานและข้อเสนอแนะ 62
- สรุปผลที่ได้จากโครงงาน 62
- ข้อเสนอแนะในการพัฒนาโครงงาน 63

เอกสารอ้างอิง

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

ความสำคัญของโครงงาน

ในปจจุบันเครื่องคอมพิวเตอร์มีความจำเป็น และมีบทบาทอย่างมากในการพัฒนาชีวิต และความเป็นอยู่ของมนุษย์ให้ดีขึ้นได้ และด้วยเทคโนโลยีอันทันสมัยทำให้ได้มีการพัฒนาส่วนประกอบและชิ้นส่วนต่าง ๆ ให้มีประสิทธิภาพดีขึ้นใช้งานได้มากขึ้น คอมพิวเตอร์นั้นไม่ได้จำกัดอยู่เพียงแค่ซอร์ฟแวร์เท่านั้น เราสามารถที่จะนำเอาคอมพิวเตอร์นี้ไปประยุกต์ใช้งานทางด้านฮาร์ดแวร์ได้อีกมากมายจะทำให้คอมพิวเตอร์นี้มีประโยชน์มากขึ้น และจะไม่ถูกจำกัดขอบเขตของตัวมันเองอีกต่อไป ในปริญญานิพนธ์นี้ ก็ได้นำเอาคอมพิวเตอร์ไปประยุกต์ใช้งานอีกด้านหนึ่ง ซึ่งได้เล็งเห็นว่าผู้ใช้งานนั้นสามารถทำความเข้าใจถึง การใช้คอมพิวเตอร์ร่วมกับอุปกรณ์ภายนอกได้ ว่าทำกันได้อย่างไร ปริญญานิพนธ์นี้จึงได้ทำการออกแบบวงจร และใช้โปรแกรมควบคุมการทำงานของระบบ ซึ่งสามารถที่จะให้ผู้ใช้งานสามารถเรียนรู้ การติดต่อกับอุปกรณ์ภายนอก และผู้ที่ต้องการนำเอาไปใช้งานในการควบคุมอุปกรณ์ภายนอกได้ เช่น ปิด-เปิด อุปกรณ์ไฟฟ้า AC ต่าง ๆ หรืออาจจะทำการตั้งเวลา เปิด-ปิด ก็ได้แล้งแต่ความต้องการ และสามารถที่จะทำการเรียนรู้เกี่ยวกับการส่งข้อมูลและรับข้อมูลของ 8255 รวมไปถึงการศึกษา IC8253 ซึ่งทำหน้าที่เป็น TIMER/COUNTER

วัตถุประสงค์ของโครงงาน

ปริญญานิพนธ์เล่มนี้ จัดทำขึ้นตามหลักสูตรการศึกษาระดับปริญญาตรี ของภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ ซึ่งได้มาจากการศึกษา ค้นคว้าทดลอง

สาเหตุที่ทำปริญญานิพนธ์เรื่อง "วงจรขยาย อินพุท/เอาว์พุท สำหรับเครื่อง ไอบีเอม/พีซี และเครื่องเสมือน" นี้เพราะว่าปัจจุบันวิทยาการทางด้านคอม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิวเตอร์ได้ก้าวไปไกลมากผู้จัดทำต้องการที่จะศึกษาด้านนี้ โดยเฉพาะด้านฮาร์ดแวร์ ด้วยเหตุนี้จึงหยิบยกเรื่องนี้ขึ้นมาจัดทำพร้อมทั้งนี้ได้มีจุดประสงค์สำคัญดังนี้

1. การศึกษาคอมพิวเตอร์โดยทั่วๆ ไปในวงการคอมพิวเตอร์ถ้ารู้เพียงซอฟต์แวร์ย่อมเป็นเพียงธรรมดาแต่ถ้าได้ศึกษาให้ทราบถึงฮาร์ดแวร์เพื่อนำไปใช้งานได้นั่นย่อมจะเป็นประสิทธิภาพที่ดีกว่า

2. เพื่อเป็นพื้นฐาน และแนวทางในการศึกษาทางด้านฮาร์ดแวร์ในชั้นที่สูงต่อไป

3. เป็นการนำเอาความรู้ที่ได้รับไปเป็นพื้นฐาน ในการออกแบบ, แก้ไข, ปรับปรุง และสร้างงานเฉพาะอย่างและงานแขนงอื่นได้

4. ปัจจุบันคอมพิวเตอร์ได้มีการพัฒนาไปเรื่อย ๆ อย่างเร็วมากถ้าเราได้มีการศึกษาค้นคว้าอย่างจริงจังเพื่อให้มีความรอบรู้สามารถติดตาม ความก้าวหน้าของวิวัฒนาการวงการคอมพิวเตอร์ได้ทัน

ขอบเขตของโครงงาน

- ทำการใช้งาน ณ.อุณหภูมิห้อง
- สามารถติดต่อกับอุปกรณ์ภายนอกได้ 32 แชนแนล
- กำเนิดแรงดันอยู่ในช่วง 0-10 volt
- สามารถทำหน้าที่เป็น TIMER/COUNTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบ พื้นฐานที่สำคัญของเครื่องคอมพิวเตอร์ ไอบีเอมพีซี หรือเครื่องเสมือน(IBM/PC or compatible) มีดังนี้คือ System Unit, คีย์บอร์ด (key board, จอมอนิเตอร์(Dispaly Monitor) ส่วนของ system unit จะประกอบด้วยไมโครโปรเซสเซอร์ (control unit), หน่วยความจำ (memory unit) ซึ่งประกอบไปด้วย ROM และ RAM, หน่วยคำนวณ (arithmetic unit), หน่วยรับ-ส่งสัญญาณ (I/O unit) เช่นพวก I/O card ที่ใช้กับคีย์บอร์ด

I/O extension card เป็นการ์ด(card)ที่ใช้ขยายอินพุท (input) และเอาท์พุท (output) ของเครื่องพีซี สำหรับผู้ใช้เครื่องพีซี จะมีความรู้สึกหน่ายต่อข้อจำกัดของ single parallel และ serial I/O port บนเครื่อง PC standard ที่มีใช้อยู่ทั่วไปจึงมีการพัฒนาและขยายการ์ดเพื่อปรับปรุงทุกสิ่งเพื่อนำมาใช้กับระบบควบคุมชั้นสูงและระบบการวัด เมื่อเราพิจารณาถึงความเชื่องช้า, ความสะดวก และง่ายในการเขียน graphics, ขนาดและน้ำหนักของมัน

ลักษณะการต่อ serial port(COM1)และ printer กับ parallel port (LPT1) เราจะพิจารณาดูหัวข้อสำคัญทางเทคนิคดังนี้ หน้าที่การทำงานของ D-A และ A-D conversion สำหรับ counter timer ควรจะสนใจเป็นพิเศษและการควบคุมกระบวนการนำไปใช้งานด้วย

ในระบบของเครื่องคอมพิวเตอร์นั้น สามารถขยายความสามารถของระบบเพื่อเพิ่มประสิทธ์ภาพการทำงาน หรือเพิ่มหน้าที่การทำงานของระบบได้ง่าย โดยการอาศัยสล็อต (slot) และพอร์ท (port) ต่าง ๆ ที่มีอยู่แล้วในเครื่องไอบีเอมพีซี

การที่จะติดต่อกับ วงจรอินเทอร์เฟส ที่ต่อเพิ่มเข้าไปในระบบจะต้องรู้เกี่ยวกับตำแหน่งหน้าที่ของแต่ละขาบนสล็อตที่จำเป็นในการใช้งานก่อน เพื่อที่จะให้เรียนรู้และเข้าใจได้ง่าย เพื่อที่จะสามารถต่อสัญญาณต่าง ๆ ของระบบกับชิ้นงานที่สร้างขึ้นได้ และสามารถที่จะทำการดึงสัญญาณแอดเดรสมาใช้ในการดีโค้ดเพื่อใช้ในการติดต่อกับชิ้นงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณบนสล็อตของเครื่อง ไอบีเอม/พีซี

แต่ละขาของสล็อตเหล่านี้จะเชื่อมต่อกับเส้นสัญญาณต่าง ๆ บนเมนบอร์ด ทำให้การสร้างวงจรอินเทอร์เฟส (interface) กับเครื่องไอบีเอม/พีซี สามารถทำได้ โดยสะดวกซึ่งเส้นสัญญาณที่เชื่อมต่อกับขาของสล็อต เหล่านี้จะประกอบไปด้วยเส้นสัญญาณของบัสแอดเดรส, บัสข้อมูล, บัสควบคุมสำหรับการเขียน/อ่านข้อมูลจากหน่วยความจำ หรือพอร์ท อินพุท/เอาว์พุท, เส้นสัญญาณสำหรับการขออินเทอร์รัพท์ของวงจรอินเทอร์เฟส, เส้นสัญญาณสำหรับการขอ DMA, สัญญาณฐานเวลาต่าง ๆ ที่ใช้ในระบบ, เส้นสัญญาณแสดงการรีเฟรชหน่วยความจำและสัญญาณสำหรับการตรวจสอบความผิดพลาด (I/O CHCK)

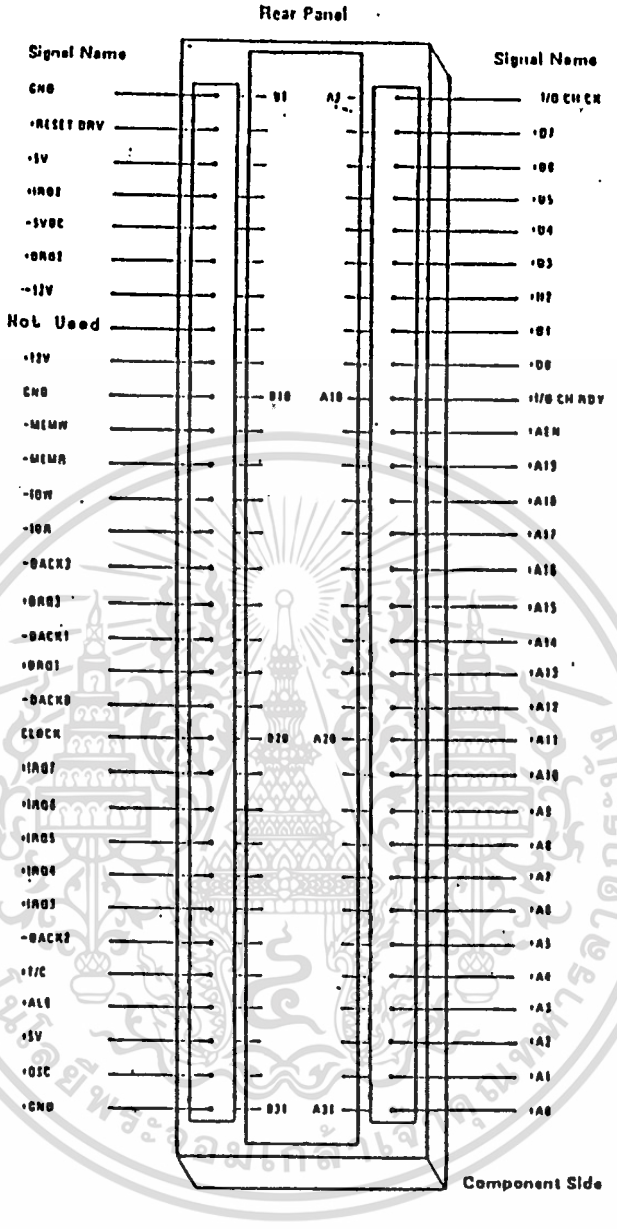
OSC (OSCILLATOR: ขา B30)

ขานี้เป็นเอาว์พุทที่เชื่อมต่อกับสัญญาณคล็อก(clock) ที่มีค่าความถี่สูงสุดบนเมนบอร์ด (main board) คือ 14.31818 MHz ซึ่งมีคาบเวลาประมาณ 70 nano sec. และมี duty cycle ประมาณ 50 % สัญญาณคล็อกอื่น ๆ ของระบบ เช่นคล็อกที่ป้อนให้กับ 8088 หรือชิฟชัพพอร์ท (chip support) ต่าง ๆ นั้นจะถูกสร้างขึ้นโดยการหารสัญญาณคล็อก นี้อย่างไรก็ตามสิ่งที่ต้องคำนึงถึงในการใช้งานสัญญาณออสซิเลเตอร์ (OSC) ก็คือ สัญญาณนี้จะไม่ synchronize กับสัญญาณอื่นๆ บนบัสของระบบดังนั้นจึงไม่ควรที่จะนำสัญญาณจากขา OSC นี้ไปใช้เป็นสัญญาณคล็อก สำหรับวงจรภายนอกอื่น ๆ ที่ทำงานร่วมกับระบบ

CLK (CLOCK: ขา B20)

ขาสัญญาณนี้เป็นเอาว์พุท ซึ่งต่อกับสัญญาณคล้อกที่ถูกสร้างขึ้นโดยการหารสัญญาณ OSC ด้วย 3 ทำให้ได้ความถี่ประมาณ 4.77 MHz (14.31818 MHz/3) หรือมีช่วงเวลาใน 1 คาบเท่ากับ 210 nano sec. (1/4.77 MHz) สำหรับค่า duty cycle ของสัญญาณนี้จะมีค่าประมาณ 1/3 คือใน 1 คาบจะมีช่วงเวลาที่เป็นลอจิก (logic)"1" เท่ากับ 1/3 ของคาบเวลาทั้งหมด หรือประมาณ 70 nano

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แสดงสล็อตของเครื่อง IBM/PC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

sec. และช่วงเวลาที่เป็นลอจิก "0" เท่ากับ 2/3 ของคาบเวลาทั้งหมดหรือประมาณ 140 nano sec. สัญญาณนี้เป็นสัญญาณที่ถูกใช้เป็นคล็อกของระบบ

RESET DRV (ขา B2)

ขาสัญญาณนี้เป็นเอาว์พุท ซึ่งจะแอคทีฟ(logic "1") ในช่วงที่เริ่มจ่ายไฟให้กับระบบและจะยังคงแอคทีฟไปจนกว่าระบบต่างๆ ภายในเครื่อง ไอบีเอม/พีซี จะพร้อมที่จะทำงานได้จากนั้นสัญญาณนี้ก็จะเปลี่ยนกับเป็น ลอจิก "0" นอกจากนี้ในระหว่างการการทำงานของ ไอบีเอม/พีซี ถ้าระดับแรงดันของแหล่งจ่ายไฟตกลงสัญญาณนี้ก็จะถูกทำให้แอคทีฟเช่นกันโดยทั่วไปแล้วสัญญาณนี้จะถูกนำไปใช้รีเซต(reset) วงจรอินเทอร์เฟส หรืออุปกรณ์ อินพุท/เอาว์พุท ต่างๆ ในช่วงที่เริ่มจ่ายไฟให้กับระบบ ซึ่งจะเป็นการทำให้วงจรหรืออุปกรณ์เหล่านั้นถูกปรับให้อยู่ในสภาวะที่แน่นอนก่อนที่จะเริ่มต้นการทำงานในระบบ

A0-A19 (ADDRESS BUS: ขา A31-A12)

ขาสัญญาณทั้ง20 ขานี้เป็นเอาว์พุทที่ใช้สำหรับกำหนดแอดเดรสของหน่วยความจำหรืออุปกรณ์ อินพุท/เอาว์พุท ที่ 8088 ต้องการติดต่อด้วย โดยที่สัญญาณ A0 จะมีนัยสำคัญต่ำสุดและ A19 จะมีนัยสำคัญสูงสุดสำหรับแอดเดรสบนบัสแอดเดรส A0 -A19 นี้จะถูกกำหนดโดย 8088 ในระหว่างขบวนการอ่าน/เขียนข้อมูลลงในหน่วยความจำหรืออุปกรณ์ อินพุท/เอาว์พุทแต่ในช่วงของขบวนการ DMA นั้ DMA controller จะเป็นผู้กำหนดค่าแอดเดรสบนบัสแอดเดรสเองจะเห็นว่าจำนวนเส้นแอดเดรสนี้จะมีอยู่ 20 เส้น ซึ่งสามารถที่จะอ้างแอดเดรสของหน่วยความจำได้ถึง 1 Mbyte

สำหรับการอ้างแอดเดรสของพอร์ท อินพุท/เอาว์พุท นั้นจะใช้เส้นแอดเดรสเพียง16 เส้นคือ A0-A15 ซึ่งจะทำให้อ้างแอดเดรสของพอร์ทได้ 64 Kport โดยผ่านชุดคำสั่ง IN และ OUT ส่วนแอดเดรสที่เหลือคือ A16-A19 นั้นจะไม่ถูกใช้งานอย่างไรก็ตามภายใน ไอบีเอม/พีซี จะใช้แอดเดรสในการ อ้างแอดเดรสของพอร์ทเพียง 10เส้นคือจาก A0-A9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D0-D7 (DATA BUS: ขา A9-A2)

ขาสัญญาณนี้จะเป็นแบบ Bi-Directional ซึ่งต่อกับบัสข้อมูลของระบบ เพื่อทำหน้าที่ในการส่งผ่านข้อมูลระหว่างพอร์ท อินพุท/เอาว์พุท กับเครื่องไอบีเอม/พีซี โดยบิท D0 จะมีนัยสำคัญต่ำสุด และบิท D7 จะมีนัยสำคัญสูงสุด

ALE (ADDRESS LATCH ENABLE: ขา B28)

ขาสัญญาณนี้เป็นสัญญาณเอาว์พุทที่ 8288 บัสควบคุม(bus controller) สร้างขึ้นเพื่อใช้สำหรับแสดงการเริ่มต้นของบัสไซเคิล (bus cycle) และแสดงให้อุปกรณ์ภายนอกทราบว่าแอดเดรสที่ 8088 ต้องการติดต่อด้วยนั้นถูกส่งออกมาบนบัสแอดเดรสแล้วโดยที่สัญญาณ ALE นี้จะเปลี่ยนจากลอจิก "1" เป็น "0" เมื่อค่าแอดเดรสที่ถูกต้องถูกส่งออกมาบนแอดเดรส/บัสข้อมูลของ 8088 ทำให้สามารถแยกค่าแอดเดรสและข้อมูลออกจากกันได้

I/O CHCK (I/O CHANNEL CHECK ขา A1)

ขานี้เป็นอินพุทที่ใช้ในการแสดงความผิดพลาดเกี่ยวกับพาริตี้ ที่เกิดขึ้นในการทำงานของวงจรอินเทอร์เฟสหรืออุปกรณ์ อินพุท/เอาว์พุท เมื่อขาสัญญาณได้รับลอจิก "0" จะทำให้ 8088 ถูกอินเทอร์รัพท์ (interrupt) แบบ nonmaskable (NMI) อย่างไรก็ตามเราสามารถที่จะกำหนดให้วงจรภายในของเครื่อง ไอบีเอม/พีซี ทำการขออินเทอร์รัพท์ (interrupt) ไม่ได้โดยการกำหนดลอจิกของบิทข้อมูล (data bit) ของพอร์ทที่ควบคุมการขออินเทอร์รัพท์ แบบ NMI

I/O CHRDY (I/O CHANNEL READY: ขา A10)

ขาสัญญาณนี้เป็นอินพุท ที่ใช้เพิ่มช่วงเวลาในบัสไซเคิล ในกรณีที่อุปกรณ์อินพุท/เอาว์พุท หรือหน่วยความจำที่เกี่ยวข้องกับขบวนการในบัสไซเคิล ที่เกิดขึ้นนั้นไม่สามารถทำงานทันตามช่วงเวลาปกติของบัสไซเคิลนั้น ๆ ได้(ช่วงเวลาของบัสไซเคิลที่เกี่ยวกับหน่วยความจำใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 4 ลูกหรือ 840

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

nanosec. ในขณะที่บัสไซเคิลที่เกี่ยวกับ อินพุท/เอาว์พุทจะใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 5 ลูกหรือ 1.05 usec.)

เมื่ออุปกรณ์ อินพุท/เอาว์พุท หรือหน่วยความจำต้องการที่จะเพิ่มช่วงเวลาในบัสไซเคิลให้นานขึ้นอีกนั้นจะสามารถทำได้โดยการป้อนลอจิก "0"ให้กับขาอินพุท/เอาว์พุท CHRDY ในช่วงเวลาที่ อินพุท/เอาว์พุท หรือหน่วยความจำที่ถูกกำหนดนั้นได้รับสัญญาณจากการดีโค้ด (decode) แอดเดรสและสัญญาณ MEMR, MEMW, IOR หรือ IOW

IRQ2-IRQ7 (INTERRUPT REQUEST 2 THROUGH 7: ขา B4 และ B25-B21)

ขาสัญญาณทั้งหกนี้เป็นขาอินพุทที่ใช้สำหรับการขออินเทอร์รัพท์จาก 8088 โดยสัญญาณเหล่านี้จะต่อเข้ากับ 8259A บนเมนบอร์ดโดยตรงโปรแกรมในส่วนBIOS ของ ไอบีเอม/พีซี จะทำการโปรแกรม 8259A ให้ IRQ2 มีลำดับความสำคัญสูงสุด (Highest Priority) และ IRQ7 มีลำดับความสำคัญต่ำสุดในกรณีที่มีการขอ อินเทอร์รัพท์เกิดขึ้นคือระดับลอจิกที่ขา IRQ ขาใดขาหนึ่งถูกเปลี่ยนจากลอจิก"0" เป็นลอจิก "1" (ขอบขาขึ้น) 8259A ก็จะทำการส่งสัญญาณ INT ให้กับ 8088 เพื่อทำการขออินเทอร์รัพท์

สิ่งสำคัญในการขออินเทอร์รัพท์โดยผ่านทาง IRQ2-IRQ7 นี้ก็คืออุปกรณ์ที่ทำการขออินเทอร์รัพท์โดยผ่านทาง IRQ ขาใดก็จะต้องรักษาระดับสัญญาณที่ขาIRQ นั้นให้แอคทีฟ (logic "1") อยู่จนกว่าจะได้รับสัญญาณ INTA (Interrupt Acknowledge) จาก 8088 เสียก่อนถ้าไม่เช่นนั้นการขออินเทอร์รัพท์ จะถูกยกเลิก

แต่อย่างไรก็ตามสัญญาณ INTA นี้จะไม่ถูกต่อออกมาที่ขาของสล็อตด้วย ดังนั้นโปรแกรมที่ทำการตอบสนองต่อการขออินเทอร์รัพท์ (Interrupt Service Routine) จะต้องทำการรีเซต(reset) สัญญาณ IRQ เองโดยใช้คำสั่ง OUT ไปยังพอร์ท อินพุท/เอาว์พุท ที่เกี่ยวข้อง

IOR (I/O READ: ขา B14)

ขาสัญญาณนี้เป็นเอาว์พุทแอคทีฟที่ลอจิก "0" ที่สร้างขึ้นโดย 8288 Bus Controller เพื่อใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้นนี้เป็นบัสไซเคิลของการอ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลจากพอร์ท อินพุท/เอาว์พุท เพื่อให้พอร์ท อินพุท/เอาว์พุท ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้นส่งข้อมูลออกมาบนบัสข้อมูล โดยข้อมูลจะต้องถูกส่งมาบนบัสข้อมูลก่อนขอบขาขึ้นของสัญญาณ IOR ประมาณ 30 nanosec. เพื่อให้มั่นใจได้ว่า 8088 สามารถรับข้อมูลได้ถูกต้องสำหรับในขบวนการ DMA 8237A-5 DMA Controller จะทำการสร้างสัญญาณIOR เองโดยค่าแอดเดรสที่อยู่บนแอดเดรสบัสจะเป็นค่าแอดเดรสของหน่วยความจำ (แทนที่จะเป็นแอดเดรสของพอร์ทอินพุท/เอาว์พุท) ที่พอร์ท อินพุท/เอาว์พุทที่ขอ DMA ต้องการจะนำข้อมูลไปเก็บการที่พอร์ทใดจะส่งข้อมูลออกมาบนบัสข้อมูลนั้นจะอาศัยสัญญาณ DACK จาก DMA Controller เป็นตัวกำหนดเช่นกรณีที่สัญญาณ DACK1 แอคทีฟก็จะแสดงว่าพอร์ท อินพุท/เอาว์พุท ที่จะต้องส่งข้อมูลออกมาบนบัสข้อมูลก็ คือพอร์ท อินพุท/เอาว์พุท ที่ขอ DMA ผ่านทางแชนแนลที่ 1 (DRQ1) เป็นต้น

IOW (I/O WRITE: ขา B13)

ขาสัญญาณนี้เป็นเอาว์พุท แอคทีฟที่ลอจิก "0" ที่ถูกสร้างขึ้นโดย 8288 Bus Controller เพื่อใช้แสดงว่าบัสไซเคิลที่เกิดขึ้นนี้เป็นบัสไซเคิลของการเขียนข้อมูลลงบนพอร์ท อินพุท/เอาว์พุท เพื่อให้พอร์ท อินพุท/เอาว์พุท ที่มีแอดเดรสตรงกับแอดเดรสบนแอดเดรสบัสนั้นรับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้อย่างไรก็ตามเนื่องจากในช่วงเวลาที่สัญญาณ IOW นี้แอคทีฟ (logic "0") นั้นข้อมูลบนบัสข้อมูลอาจจะยังไม่สมบูรณ์ ดังนั้นการออกแบบจึงควรใช้ขอบขาขึ้นของสัญญาณ IOW แทนขอบขาลงในการทำให้พอร์ท อินพุท/เอาว์พุทที่เกี่ยวข้องรับข้อมูลไปเก็บไว้ เพื่อให้ข้อมูลบนบัสข้อมูลสมบูรณ์เสียก่อนสำหรับในขบวนการ DMA นั้น DMA Controller จะทำการสร้างสัญญาณIOW เองโดยที่ค่าแอดเดรสที่อยู่บนแอดเดรสบัสจะเป็นค่าแอดเดรสของหน่วยความจำที่พอร์ท อินพุท/เอาว์พุท ที่ขอ DMA ต้องการจะอ่านข้อมูล

MEMW (MEMORY WRITE: ขา B11)

ขานี้เป็นเอาว์พุทแอคทีฟที่ลอจิก "0" ซึ่ง 8288 Bus Controller สร้างขึ้นในระหว่างบัสไซเคิลในการเขียนข้อมูลลงในหน่วยความจำของ 8088 สัญญาณ MEMW นี้จะถูกส่งออกมาเพื่อให้หน่วยความจำที่แอดเดรสตรงกับค่าแอดเดรสบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
027905

แอดเดรสบัส นั้นทำการรับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้โดยทั่วไปหน่วยความจำจะรับข้อมูลในช่วงขอบขาขึ้นของสัญญาณ MEMW สำหรับ ในระหว่างขบวนการ DMA นั้น 8237A-5 DMA Controller จะทำการควบคุมบัสต่างๆ ของระบบแทน 8088 และสัญญาณ MEMW จะใช้ในบัสไซเคิลของการเขียนข้อมูลในหน่วยความจำ

MEMR (MENORY READ: ขา B12)

ขานี้เป็นเอาว์พุทจาก 8288 ซึ่งสัญญาณนี้จะแอคทีฟ(logic "0")ในระหว่างบัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำของ 8088 เพื่อให้หน่วยความจำที่มีแอดเดรสตรงกับค่าแอดเดรสบนแอดเดรสบัสนั้นทำการส่งข้อมูลออกมาบนบัสข้อมูลโดยหน่วยความจำนั้นจะต้องส่งข้อมูลออกมาในช่วงเวลา 30 nanosec.ก่อนที่สัญญาณ MEMW จะกลับเป็นลอจิก "1" ทั้งนี้ก็เพื่อให้ 8088 ได้รับข้อมูลที่ถูกต้อง

สำหรับในระหว่างขบวนการ DMA นั้น DMA Controller จะควบคุมบัสต่างๆของระบบแทน 8088 และสัญญาณ MEMR จะถูกใช้ในบัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำ (ข้อมูลถูกส่งจากหน่วยความจำไปให้กับ อุปกรณ์ อินพุท/เอาว์พุท)

DRQ1-DRQ3 (DMA REQUEST 1-3: ขา B18, B6 และขา B16)

ขาสัญญาณทั้งสามนี้เป็นสัญญาณอินพุทแอคทีฟที่ลอจิก "1" ซึ่งอุปกรณ์ภายนอกสามารถใช้ในการขอ DMA จากระบบโดยการป้อนระดับสัญญาณลอจิก"1" ให้กับขา DRQ ขาใดขาหนึ่ง (ขา DRQ ทั้งสามนี้จะต่อเข้ากับ DRQ1-DRQ3 ของ8237A-5)

เมื่อ 8237A-5 ได้รับสัญญาณนี้แล้วก็จะตรวจสอบว่ามีการขอ DMA ในแชนแนลที่มีลำดับความสำคัญ(Priority) สูงกว่าหรือไม่ถ้าไม่มีก็จะทำการขอ DMA จาก 8088 และตอบรับการขอ DMA จากอุปกรณ์ภายนอก (สัญญาณ DACK ของแชนแนลที่ขอ DMA จะแอคทีฟ) แต่ถ้ามี 8237A-5 ก็จะทำการขอ DMA ให้กับแชนแนลที่มีลำดับความสำคัญสูงกว่าก่อนแล้วจึงทำการขอ DMA ให้กับแชนแนลที่มีลำดับความสำคัญต่ำกว่าภายใน ROM BIOS ของไอบีเอม/พีซี จะโปรแกรม 8237A-5 ให้ DRQ1 มีลำดับความสำคัญสูงสุด และ DRQ3 มีลำดับความสำคัญต่ำสุดดังนั้นถ้ามีการขอ DMA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของอุปกรณ์ภายนอกผ่านทางแชนแนลที่ 1 ก่อนจากนั้นเมื่อเสร็จจากขบวนการ DMA ของแชนแนลที่ 1 แล้วจึงจะทำการขอ DMA ให้กับแชนแนลที่ 2

อย่างไรก็ตาม 8237A-5 ยังมีแชนแนลสำหรับการขอ DMA อยู่อีก 1 แชนแนล คือแชนแนล 0 (DRQO) ซึ่งในความเป็นจริงแล้วแชนแนลนี้จะมีลำดับความสำคัญที่สูงกว่าแชนแนลที่ 1 แต่จะไม่ถูกต่อออกมายังขาของสล็อตเนื่องจากเครื่องไอบีเอม/พีซี จะใช้แชนแนลที่ 0 นี้ในการรีเฟรชหน่วยความจำที่เป็นไดนามิค RAM

ในการขอ DMA นั้นสัญญาณ DRQ นี้จะต้องแอคทีฟอยู่ในช่วงระยะเวลาหนึ่งเท่านั้นถ้าสัญญาณนี้แอคทีฟอยู่นานเกินไปจะทำให้เกิดขบวนการ DMA ขึ้นมากกว่า 1 ขบวนการได้สำหรับวงจรที่ขอ DMA โดยทั่วไปแล้วจะใช้สัญญาณตอบรับการขอDMA หรือสัญญาณ DACK ของแชนแนลที่ขอ DMA นั้นในการรีเซตสัญญาณ DRQ เช่นอุปกรณ์ภายนอกที่ขอ DMA ผ่านทางแชนแนลที่ 1 (DRQ1)ก็จะคอยตรวจสอบการตอบรับการขอ DMA จากสัญญาณ DACK ของแชนแนลที่ 1(DACK1)เมื่อได้รับสัญญาณจาก DACK1 แล้วก็จะรีเซตสัญญาณ DRQ1 (เปลี่ยนจากลอจิก "1" เป็น "0")

DACKO-DACK3 (DMA ACKNOWLEDGE 0-3: ขา B19, B17, B26 และ B15)

สัญญาณทั้ง 4 นี้เป็นเอาว์พุทแอคทีฟที่ลอจิก "0" ซึ่ง 8237A-5 สร้างขึ้นเพื่อแสดงให้วงจรภายนอกที่ขอ DMA ทราบว่าการขอ DMA นั้น ได้รับการตอบสนองแล้วและ 8237A-5 จะเข้าสู่ขบวนการ DMA เพื่อให้การส่งผ่านข้อมูลระหว่างอุปกรณ์ อินพุท/เอาว์พุท ที่ขอ DMA กับหน่วยความจำเกิดขึ้นได้โดยตรง (คือไม่ต้องผ่าน 8088) โดยสัญญาณ DACK นี้จะแอคทีฟในแชนแนลใด ก็ขึ้นอยู่กับว่าขบวนการ DMA ที่จะเกิดขึ้นนั้นเป็นการตอบสนองต่อการขอDMA ในแชนแนลใดเช่นถ้าขบวนการ DMA ที่จะเกิดขึ้นนั้นเป็นการตอบสนองต่อการขอDMA ในแชนแนลที่ 2(DRQ2)สัญญาณ DACK2 ก็จะแอคทีฟเป็นต้น

AEN (ADDRESS ENABLE: ขา A11)

สัญญาณนี้เป็นเอาว์พุทใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้นในช่วงเวลาที่สัญญาณ AEN แอคทีฟ (logic "1") นั้นเป็นบัสไซเคิลของขบวนการ DMA

สำหรับบนเมนบอร์ดของเครื่องไอบีเอม/พีซี นั้นจะใช้สัญญาณนี้ในการดิส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอเบิล 8288 bus controller และจะใช้ดิสเอเบิลพอร์ท อินพุท/เอาว์พุท ต่างๆ ที่ไม่เกี่ยวข้องกับขบวนการ DMA ที่เกิดขึ้นนี้ที่จำเป็นต้องทำเช่นนี้ก็เพราะในระหว่างขบวนการ DMA นั้น 8237A-5 จะส่งแอดเดรสของหน่วยความจำออกมา บนแอดเดรสบัส และจะทำให้สัญญาณ IOR หรือ IOW แอคทีฟด้วย ดังนั้นถ้าไม่ทำการดิสเอเบิล (disable) พอร์ท อินพุท/เอาว์พุท ที่ไม่เกี่ยวข้องไว้ก็อาจจะทำให้พอร์ท อินพุท/เอาว์พุท ที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรส(ซึ่งเป็นแอดเดรสของหน่วยความจำ)นั้นทำการอ่านหรือส่งข้อมูลออกมาบนบัสข้อมูลทำให้เกิดความผิดพลาดขึ้นได้

T/C (TERMINAL COUNT: ขา B27)

สัญญาณนี้ถูกสร้างขึ้น จากการนำเอาสัญญาณเอาว์พุทที่ ขา EOP ของ 8237A-5 มากลับลอจิก(โดยใช้ gate inverter) ทำให้สัญญาณ T/C นี้ แอคทีฟที่ ลอจิก "1" สำหรับสัญญาณนี้จะแอคทีฟเมื่อจำนวนไบท์ (byte) ในการส่งผ่านข้อมูลของขบวนการ DMA ในแชนแนลใดแชนแนลหนึ่งครบตามจำนวนที่กำหนดไว้โดยทั่วไปแล้วสัญญาณที่จะถูกใช้ในการสิ้นสุดขบวนการ DMA ที่ทำการส่งผ่านข้อมูล เป็น block เนื่องจากสัญญาณนี้จะแอคทีฟโดยไม่แสดงว่าเป็นสัญญาณของแชนแนลใดดังนั้นจึงต้องทำการนำสัญญาณ T/C นี้ผ่าน gate inverter แล้วนำไป OR กับสัญญาณ DACK เพื่อให้สามารถทราบได้ว่าสัญญาณ T/C ที่เกิดขึ้นนั้นเป็นสัญญาณของแชนแนลใดสำหรับในแชนแนลที่ 0 นั้นสัญญาณ T/C จะแอคทีฟในช่วงเวลาที่คงที่ คือ ทุก ๆ 990.804 millisec. ซึ่งก็คือช่วงเวลาที่ใช้ในการรีเฟรชหน่วยความจำขนาด 64 Kbyte นั่นเอง

5 Vdc (ขา B3 และ B29)

ขาทั้งสองนี้ต่อกับแหล่งจ่ายไฟ DC 5 Volt ของระบบโดยจะมีค่าความเที่ยงตรง (Regulated) 5 % คืออยู่ในช่วง 4.75 ถึง 5.25 Vdc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Vdc (ขา B9)

ขานี้จะต่อกับแหล่งจ่ายไฟ DC 12 Volt ของระบบโดยจะมีค่าความเที่ยงตรง (Regulated) 5 % คืออยู่ในช่วง 11.4 ถึง 12.6 Vdc

-5 Vdc (ขาB5)

ขานี้จะต่อกับแหล่งจ่ายไฟ DC -5 Volt ของระบบโดยจะมีค่าความเที่ยงตรง (Regulated) 10 % คืออยู่ในช่วง -5.5 ถึง -4.5 Vdc

-12 Vdc (ขา B7)

ขานี้จะต่อกับแหล่งจ่ายไฟ DC -12 Volt ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) 10 % คืออยู่ในช่วง -13.2 ถึง -10.8 Vdc

GND (ขา B1, B10 และ B31)

ขาทั้งสามนี้จะต่อเข้ากับ Ground ของระบบ

วงจรคล็อก

วงจรคล็อก (clock) ในเครื่องไอบีเอม/พีซี สัญญาณฐานเวลาที่ใช้กับไมโครโปรเซสเซอร์ (microprocessor) 8088 และอุปกรณ์ประมวลผลอื่น ๆ ที่ได้รับนั้นถูกส่งมาจากระบบออสซิเลเตอร์ (oscillator) ความถี่ (frequency) เอาว์พุทของวงจรออสซิเลเตอร์ถูกควบคุมโดยคริสตอล (crystal) สัญญาณความถี่นี้ก็จะถูกหารสามโดยคล็อกเยนเรเตอร์ (clock generator and driver) ซึ่งความถี่ที่ได้ก็จะถูกป้อนให้แก่ไมโครโปรเซสเซอร์สัญญาณความถี่ต่าง ๆ เหล่านี้สามารถดึงมาใช้จากสล็อตต่าง ๆ บนเครื่อง พีซี ได้สำหรับวงจรนับฐานเวลา (timer-counter) นั้นจะใช้ความถี่ที่ได้มาจากการหารสี่ จากสัญญาณความถี่ที่ป้อนเข้าให้ไมโครโปรเซสเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบบัส

ระบบของบัส (bus) ในระบบ (system board) นั้นประกอบด้วยระบบบัสสองระบบด้วยกันคือโลคัลบัส(local bus) และบัสของระบบ(system bus) อุปกรณ์หลักต่าง ๆ ที่อยู่บนระบบจะเชื่อมต่อเข้ากับไมโครโปรเซสเซอร์ผ่านทาง บัสของระบบซึ่งบัสของระบบประกอบไปด้วยบัส ที่ใช้ส่งสัญญาณต่าง ๆ ดังนี้ บัสข้อมูล (data bus), แอดเดรสบัส (address bus) บัสที่ใช้ส่งสัญญาณควบคุม, สัญญาณฐานเวลา, การขออินเทอร์รัพท์ (interrpt), การควบคุมการทำ DMA(Direct Memory Access) ส่วนของโลคัลบัสนั้นจะเริ่มจากขาของไมโครโปรเซสเซอร์ สัญญาณที่ส่งออกมาเป็นสัญญาณที่ถูกเข้าระหัส และถูกมัลติเพล็กซ์ (multiplex) ซึ่งจะถูกต่อเข้ากับอุปกรณ์ต่อไปนี้

คือ 1. ตัวช่วยประมวลผล

2. ตัวควบคุมการอินเทอร์รัพท์

3. ตัวควบคุมบัส

4. วงจรปรับระดับกำลังของสัญญาณที่ส่งในบัสนั้นๆ(bus repowering) และดีมัลติเพล็กซ์ (demultiplex)

เอาว์พุทของตัวควบคุมบัส (bus controller), ตัวดีมัลติเพล็กซ์ และปรับระดับกำลังจะทำให้สัญญาณในโลคัลบัสเปลี่ยนไปเป็นสัญญาณชุดใหม่ซึ่งเป็นสัญญาณที่ใช้ในระบบบัส สำหรับอุปกรณ์ที่ถูกต่อเข้ากับระบบบัสบน system board ได้แก่

1. อุปกรณ์สนับสนุนการประมวลผลซึ่งรวม DMA และวงจรนับฐานเวลาด้วย

2. อุปกรณ์ถอดระหัส พอร์ทอินพุท/เอาว์พุท และแอดเดรส (address) ของหน่วยความจำ

3. ROM

4. RAM

5. ดิพ สวิทช์ (dip switch)

6. การ์ด อินพุท/เอาว์พุท (I/O card)

7. สล็อต ต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนับฐานเวลา (TIMER/COUNTER)

เป็นอุปกรณ์ที่ใช้สนับสนุนการนับ(counting function)และฐานเวลาของเครื่องพีซี คือไอซีเบอร์ (IC 8253, 8255 timer/counter) ซึ่งมีส่วนของวงจรนับขนาด 16 bit อยู่ 3 ชุดภายในชิฟ (chip)ตัวเดียวกันวงจรนับทั้ง 3 ชุดนี้ถูกต่อเข้ากับ system board สัญญาณคล็อก ที่ป้อนให้แก่วงจรนับทั้ง 3 ชุดนี้มีค่าเท่ากับ 1.19 MHz เอาว์พุทของวงจรนับ ตัวที่ 0 จะถูกต่อเข้ากับอนเทอร์รัพท์ระดับ 0 และถูกโปรแกรม (program) ให้ทำการอินเทอร์รัพท์ทุก ๆ 54.925 msec คือจะมีการอิเทอร์รัพท์ประมาณ 18.2 ครั้งต่อวินาที สัญญาณเวลานี้จะถูกใช้งานโดยระบบ อินพุท/เอาว์พุทรูทีน (system I/O routine) และส่วนแสดงเวลาของระบบส่วนเอาว์พุทของวงจรนับตัวที่ 1 ใช้ในการทำ DMA ของ DMA ตัวที่ 0 ซึ่งถูกใช้ในการรีเฟรช (refresh)หน่วยความจำแบบไดนามิค (dynamic) ของระบบโดยการทำการอ่านข้อมูลจากหน่วยความจำทุก ๆ 72 processor clock หรือทุก ๆ 15.12 micro sce ส่วนเอาว์พุทของวงจรนับตัวที่ 2 ใช้ในการขับลำโพงและส่งข้อมูลไปยังพอร์ท เครื่องเล่นเทป

DMA (Direct Memory Access)

ในการส่งข้อมูลของอุปกรณ์ อินพุท/เอาว์พุท บางตัวเช่น disk drive นั้นมีอัตราการส่งข้อมูลสูงกว่าความสามารถของตัวประมวลผลที่จะ นำข้อมูลเหล่านั้นไปใช้ในการประมวลผลมาก ดังนั้นถ้าเราต้องโอนย้ายข้อมูลผ่านตัวไมโครโปรเซสเซอร์จะทำให้เสียเวลามากปัญหานี้แก้ไขได้โดยใช้ความสามารถของอุปกรณ์ อินพุท/เอาว์พุท ทำการโอนย้ายข้อมูลจากอุปกรณ์ภายนอกหรือการ์ดกับหน่วยความจำโดยไม่ต้องยุ่งเกี่ยวกับตัวไมโครโปรเซสเซอร์ ซึ่งช่วยให้การโอนย้ายข้อมูลทำได้อย่างรวดเร็ว การทำงานในลักษณะนี้อาศัยชิฟ ตัวหนึ่งที่เรียกว่า "DMA controller chip" ตัวนี้จะสนับสนุนการโอนย้ายข้อมูลจากการ์ด ทั้ง 4 กับหน่วยความจำหรือจากหน่วยความจำไปยังการ์ดทั้ง 4 เมื่อการ์ด หรืออุปกรณ์ใด ๆ ต้องการโอนย้ายข้อมูล DMA จะส่งสัญญาณไปบอกให้ไมโครเซสเซอร์ตัดตัวเองออกจาก system busหลังจากนั้น DMA Controller จะควบคุมระบบบัสแทน และทำการโอนย้ายข้อมูลต่อไป DMA Controller ตัวนี้สามารถระบุค่าแอดเดรสพิเศษเข้าไปเพื่อช่วยให้ DMA Contro

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ller สามารถระบุแอดเดรสได้ทั้งหมดบิท (bit) ของแอดเดรสที่เพิ่มเข้าไปนี้เพิ่มจากเพลทรีจิสเตอร์ (page registers) ขนาด 4 บิทจำนวน 4 ตัวโดยในแต่ละ DMA แชนแนล (channel) จะมีเพลทรีจิสเตอร์ ขนาด 4 บิท อยู่ 1 ตัว บิททั้ง 4 ของเพลทรีจิสเตอร์ แต่ละตัวนี้ถูกใช้เป็นบิทแอดเดรส สูง ๆ ของการระบุตำแหน่งหน่วยความจำในระหว่าง การทำ DMA cycle channcl 0 ของ DMA ถูกใช้ในการรีเฟรช หน่วยความจำแบบไดนามิคโดย system board ส่วนแชนแนลที่เหลืออีก 3 แชนแนลนั้นถูกต่อเข้ากับระบบบัสจึงสามารถเรียกใช้ผ่านทางสล็อต ทั้ง 5 บน board ได้

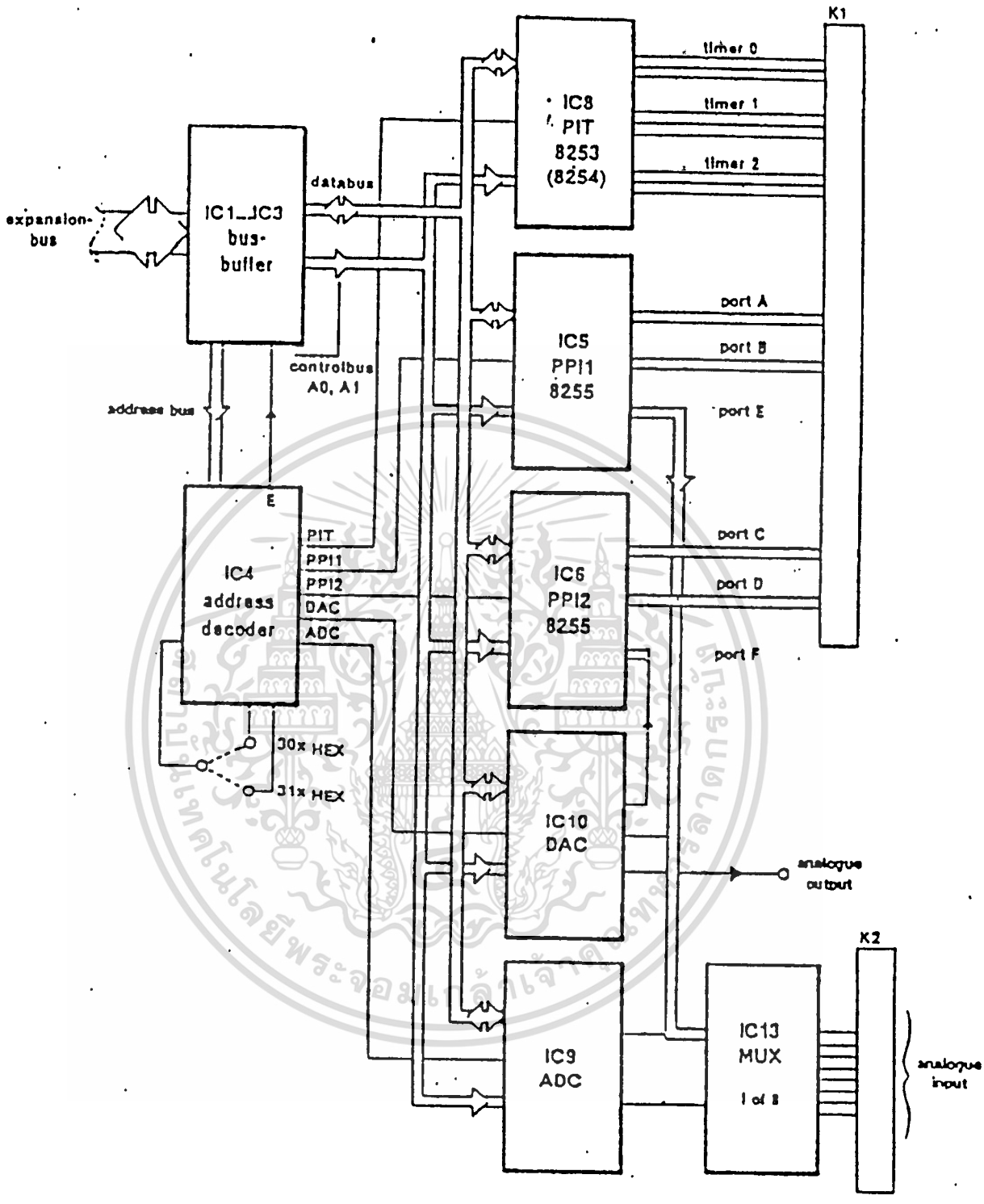
อินเทอร์รัพท์ (INTERRUPT)

การอินเทอร์รัพท์ไมโครโปรเซสเซอร์มีอยู่ด้วยกัน 2 แบบคือmaskable และ nonmaskable แต่เนื่องจากต้องการจัดลำดับความสำคัญของอุปกรณ์ต่าง ๆ ที่ขอทำการอินเทอร์รัพท์ว่าอุปกรณ์ตัวใดมีความสำคัญต่อระบบมากที่สุดดังนั้นจึงมีการใช้ชิฟ (Interrupt Controller) ช่วยในการจัดระดับความสำคัญอุปกรณ์ตัวนี้ช่วยขยายการอินเทอร์รัพท์แบบ maskable ที่ส่งไปให้ไมโครโปรเซสเซอร์ ออกเป็น 8 ระดับสองระดับถูกใช้โดย system board ที่เหลืออีก 6 ระดับ สามารถเรียกใช้จากระบบบัสได้ซึ่งมันก็ถูกต่อเข้ากับสล็อต ทั้ง 5 ที่มีอยู่บน system board

การ์ดขยายอินพุท/เอาว์พุท (I/O EXTENSION CARD)

Block Diagram ในรูปที่ 2.2 จะแสดงรายละเอียด I/O extension card ของเครื่องไอบีเอม/พีซี และเครื่องเสมือน (compatible) ทั่วไปสำหรับโครงร่างของการ์ดจะถูกนำมาใช้เป็นมาตรฐานที่ดี และจะอธิบายเพียงเล็กน้อยในการต่อเครื่องคอมพิวเตอร์กับการ์ด โดยทางบัสบัฟเฟอร์ข้อมูลทั้งหมดในแอดเดรสและ control line จะถูกเก็บไว้ในบัฟเฟอร์เพื่อป้องกัน ความเสียหายแก่วงจรภายในคอมพิวเตอร์แอดเดรสดีโค้ดจะถูกถ่ายเป็นสัญญานของแอดเดรสและจะควบคุมสัญญานจากคอมพิวเตอร์ที่จะเข้ามาเพื่อเลือกสัญญานของวงจร อินพุท/เอาว์พุท ผ่านแอดเดรสของการ์ด ซึ่งสามารถเลือกได้โดยวิธีการเชื่อม (jump)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 แสดง Block Diagram ของการ์ดขยาย อินพุท/เอาว์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบของการ์ดขยาย อินพุท/เอาว์พุท

โครงสร้างหลักบนการ์ดขยายอินพุท/เอาว์พุทประกอบไปด้วย Programmable Interval Timer(PIT), Pregrammable Peripheral Interfaces (PPIs) 2 ชุด, 12 bit A-D converter(ADC) และ 12 bit D-A converter(DAC) อินพุทของADCสามารถต่อได้ 8 channel analogue multiplexer ดังนั้นการ์ดนี้สามารถต่ออินพุทรวมได้ 8 alalogue input

การจัดแอดเดรสสำหรับพอร์ท อินพุท/เอาว์พุท ใน IBM/PC

การจัดแอดเดรสสำหรับหน่วยความจำและพอร์ท อินพุท/เอาว์พุท ต่างๆ ภายในเครื่องไอบีเอม/พีซี ซึ่งจะแสดงถึงแอดเดรสต่าง ๆ ที่ถูกใช้งานโดย อินพุท/เอาว์พุทพอร์ท และหน่วยความจำและนอกจากนี้ยังจะได้กล่าวถึงเทคนิคการ ดีโค้ดแอดเดรส ในแบบต่าง ๆ ด้วยในหัวข้อนี้จะกล่าวถึงวิธีการอ้างและใช้งานแอดเดรสต่าง ๆ ของพอร์ท อินพุท/เอาว์พุท ที่ใช้งานอยู่ในเครื่องไอบีเอม/พีซี

การอ้างแอดเดรสของพอร์ท อินพุท/เอาว์พุท

ในการควบคุมและตรวจสอบสภาวะการทำงานรวมทั้งการอ่านข้อมูลจากอุปกรณ์ที่เป็นชิฟซับพอร์ด หรือการ์ดต่าง ๆ ที่ใช้ในระบบของเครื่องไอบีเอม/พีซี นั้นจะกระทำโดยผ่านทางพอร์ท อินพุท/เอาว์พุท ของระบบดังนั้นในการที่จะใช้งานหรือควบคุมการทำงานของอุปกรณ์เหล่านี้จึงจำเป็นต้องศึกษาถึงวิธีการควบคุมพอร์ทอินพุท เอาว์พุท ต่าง ๆ ของระบบด้วย และเนื่องจากการควบคุม หรือการติดต่อกับพอร์ทเหล่านี้ต้องกระทำโดยการอ้างถึงแอดเดรสของพอร์ท อินพุท/เอาว์พุท เหล่านั้นโดยตรงเราจึงจำเป็นต้องศึกษาถึงหลักการอ้างแอดเดรสของ 8088 ในเครื่องไอบีเอม พีซี ด้วย

สำหรับแอดเดรสของพอร์ท I/O ต่าง ๆ นั้นจะเป็นแอดเดรสที่ถูกสร้างขึ้นโดย8088 ซึ่งแอดเดรสเหล่านี้เป็นแอดเดรสที่จัดไว้สำหรับพอร์ท อินพุท/เอาว์พุท โดยเฉพาะ คือแยกจากแอดเดรสของหน่วยความจำโดยเด็ดขาดส่วนการส่งข้อมูลให้กับพอร์ท เหล่านี้จะทำได้โดยการใช้คำสั่ง OUT ของ 8088 ส่งข้อมูลนั้นไปยังแอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดรสของพอร์ท ที่ต้องการและสำหรับการตรวจสอบหรือการอ่านข้อมูลจากพอร์ทก็จะทำได้โดยการใช้คำสั่ง IN ของ 8088 อ่านข้อมูลจากแอดเดรสของพอร์ทที่ต้องการเช่นกัน

ภายในไมโครโปรเซอเซอร์ เบอร์ 8088 นี้จะมีแอดเดรสสำหรับใช้กับพอร์ท อินพุท/เอาว์พุท อยู่ทั้งสิ้น 65,536 หรือ 64 K address (ในขณะที่มีแอดเดรสสำหรับหน่วยความจำอยู่ 1 Mbyte) ซึ่งทำให้การอ้างแอดเดรสของพอร์ท อินพุท/เอาว์พุท ที่ทำงานร่วมกับ 8088 นั้นต้องใช้จำนวนเส้นแอดเดรสในบัสแอดเดรสทั้งสิ้น 16 เส้น คือ A0-A15 แต่สำหรับในไอบีเอม/พีซี นี้ถูกออกแบบมาให้ใช้เส้นแอดเดรสเฉพาะ 10 เส้นล่างคือ A0-A9 เท่านั้นดังนั้นในการอ้างถึงแอดเดรสของพอร์ทของอุปกรณ์ หรือชิฟซับพอร์ดใด ๆ ที่ใช้ร่วมกับเครื่องไอบีเอม/พีซี จึงใช้จำนวนเส้นแอดเดรสเพียง 10 เส้นด้วยโดยเส้นแอดเดรสที่เหลือคือ A10-A15 นั้นจะไม่ถูกนำไปใช้งานอย่างไรก็ตามถึงแม้ว่าเส้นแอดเดรส A10-A15 นี้จะไม่ถูกนำไปใช้งานแต่ค่าแอดเดรสบนเส้นแอดเดรสเหล่านี้ ยังคงเปลี่ยนแปลงตาม ค่าแอดเดรสของพอร์ทที่กำหนดไว้ในคำสั่ง OUT หรือ IN อยู่ด้วยเพียงแต่ไม่ได้ถูกนำมาดีโค้ดร่วมกับแอดเดรส A0-A9 เท่านั้น ตัวอย่างเช่นในการใช้คำสั่ง OUT ส่งข้อมูลไปยังพอร์ทที่ตรงกับแอดเดรส 0010H นั้นจะให้ผลเหมือนกับการส่งข้อมูลไปยังพอร์ทที่ตรงกับแอดเดรส 0410H, 0810, 0C10H, ทั้งนี้เนื่องจากแอดเดรส 6 บิทบนไม่ได้ถูกใช้งานจึงทำให้การเปลี่ยนแปลงค่าแอดเดรสบนเส้นแอดเดรส A10-A15 นี้ไม่ทำให้เกิดความแตกต่างใด ๆ ขึ้น

เนื่องจากในเครื่องไอบีเอม/พีซี ได้ใช้งานเส้นแอดเดรสเพียง10 เส้น (คือ A0-A9) ดังนั้นจึงสามารถที่จะอ้างแอดเดรสของพอร์ท ได้สูงสุดเพียง 1024 พอร์ท (จากจำนวน 64 K port) เท่านั้นนอกจากนี้ในกรณีที่เป็นการอ่านข้อมูลจากพอร์ทของเครื่องไอบีเอม/พีซี ข้อมูลในบิท A9จะถูกจัดให้มีหน้าที่ในการแบ่งพอร์ททั้ง 1024 พอร์ท ออกเป็น 2 ส่วน(ส่วนละ 512 port) อีกด้วยกล่าวคือถ้าข้อมูลในบิท A9 เป็น "0" แล้วเราจะทำการอ่านข้อมูลได้เฉพาะจากพอร์ทของอุปกรณ์หรือชิฟซับพอร์ต ต่าง ๆ ที่อยู่บนเมนบอร์ดของเครื่องไอบีเอม/พีซี เช่น 8253-5, 8237-5 หรือ 8259A เท่านั้นแต่ถ้าข้อมูลในบิท A9 นี้เป็น"1"ก็จะทำการอ่านข้อมูลได้เฉพาะจากพอร์ทที่อยู่บนการ์ดต่าง ๆ เท่านั้น

จากที่ได้กล่าวมานั้นสรุปได้ว่าพอร์ทบนเครื่อง ไอบีเอม/พีซี ทั้ง 1024 พอร์ทถูกแบ่งออกเป็น 2 กลุ่มโดยที่กลุ่มแรกเป็นกลุ่มของพอร์ทที่อยู่บนเมนบอร์ด และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลุ่มที่สองเป็นกลุ่มที่จัดเตรียมไว้สำหรับพอร์ทที่อยู่บนการ์ดต่าง ๆ

สำหรับในกรณีของการส่งข้อมูลให้กับพอร์ท ทั้ง 1024 พอร์ท เราสามารถที่จะเลือกส่งไปยังพอร์ทใดๆ ในไอบีเอม/พีซี ได้ดังนั้นการเลือกแอดเดรสสำหรับพอร์ทที่อยู่บนการ์ดจึงสามารถทำได้โดยสะดวกแต่อย่างไรก็ตามสิ่งหนึ่งที่จะต้องคำนึงถึงก็ คือถ้าแอดเดรสที่เราเลือกให้กับพอร์ทนี้ ตรงกับค่าแอดเดรสเดิมที่มีอยู่บนเมนบอร์ดแล้ว เมื่อเราทำการส่งข้อมูลให้กับพอร์ทที่อยู่ในตำแหน่งแอดเดรสนี้ก็จะเท่ากับเป็นการส่งข้อมูลให้กับทั้งพอร์ทที่อยู่บนเมนบอร์ต และพอร์ทที่อยู่บนการ์ดด้วย ซึ่งในกรณีเช่นนี้ อาจจะก่อให้เกิดความผิดพลาดขึ้นได้เช่นกัน ดังนั้นในการกำหนดค่าแอดเดรสให้กับพอร์ทที่ถูกสร้างขึ้นบนการ์ดต่าง ๆ จึงควรจะใช้ค่าแอดเดรสที่แอดเดรสบิท A9 มีค่าเป็น "1" คือ แอดเดรส 0FE00H จนถึง 0FFFFH เท่านั้น (บิทแอดเดรส A10-A15 ไม่ถูกใช้ในการดีโค้ดแต่เพื่อความสะดวกจึงกำหนดให้มีค่าเป็น "1" ในฐานสองทั้งหมดแต่ในการใช้งานจริงอาจเปลี่ยนให้แอดเดรส A10-A15 แต่ละบิทมีค่าเป็น "1" หรือ "0" ก็ได้)

การใช้งานแอดเดรสสำหรับพอร์ท อินพุท/เอาว์พุท ในเครื่องไอบีเอม/พีซี

จากที่ได้กล่าวไว้ในหัวข้อที่ผ่านมานั้นพอร์ท อินพุท/เอาว์พุท ทั้ง 1024 พอร์ท ใน IBM/PC จะถูกแบ่งออกเป็น 2 กลุ่มๆ ละ 512 พอร์ท สำหรับในหัวข้อนี้จะกล่าวถึงการใช้งานพอร์ทต่าง ๆ เหล่านี้โดยจะแบ่งออกเป็น 2 กลุ่มตามที่ได้อธิบายไว้ในหัวข้อที่ผ่านมาดังนี้

1. ในกลุ่มแรกนี้เป็นกลุ่มของพอร์ท อินพุท/เอาว์พุท ที่อยู่บนเมนบอร์ดของ IBM PC ซึ่งจะมีแอดเดรสอยู่ในตำแหน่ง 0000H จนถึง 01FFH (ขอให้ระลึกอยู่เสมอว่า A10-A15 นั้นไม่ถูกใช้งาน)หรือแอดเดรสที่มีบิท A9 เป็น "0" นั่นเอง

สำหรับแอดเดรสของพอร์ท อินพุท/เอาว์พุท ในกลุ่มนี้จะถูกใช้ในการอ้างแอดเดรสของชิฟซับพอร์ด และอุปกรณ์ที่เป็น อินพุท/เอาว์พุท ต่างๆบนเมนบอร์ดของเครื่อง ไอบีเอม/พีซี เช่นแอดเดรส 0000H จนถึง 000FH จะถูกใช้เป็นแอดเดรสสำหรับ 8237-5 DMA Controller เป็นต้น ในรูปที่ 2.3 จะแสดงถึงการใช้งานแอดเดรสต่าง ๆ ตั้งแต่ 0000H จนถึง 01FFH ในการแอดเดรสของชิฟซับพอร์ดและอุปกรณ์ต่างๆที่ทำหน้าที่เป็น อินพุท/เอาว์พุท บนเมนบอร์ดของไอบีเอม/พีซี

จากรูป 2.3 จะเห็นว่าแอดเดรส 00C0H จนถึงแอดเดรส 01FFH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั้นไม่ได้ถูกใช้งานบนเมนบอร์ดของเครื่องไอบีเอม/พีซีดังนั้นในกรณีนี้เราก็สามารถที่จะใช้งานแอดเดรสต่างๆ เหล่านี้ได้แต่อย่างไรก็ตามแอดเดรสเหล่านี้ยังคงถูกดีโค้ดให้เป็นแอดเดรสที่ใช้ในการอ่านข้อมูลจากพอร์ท อินพุท/เอาว์พุท บนเมนบอร์ดเท่านั้น ดังนั้นการใช้ค่าแอดเดรส 00C0H-01FFH กับพอร์ท อินพุท/เอาว์พุท บนการ์ดหรือวงจรอินเทอร์เฟสที่เราสร้างขึ้นนั้นต้องเป็นพอร์ทเอาว์พุทเพียงชนิดเดียวเท่านั้น กล่าวคือจะทำการอ่านข้อมูลจากพอร์ท อินพุท/เอาว์พุท (ที่ไม่ได้อยู่เมนบอร์ด) ที่มีค่าแอดเดรสอยู่ในช่วง 00C0H-01FFH ไม่ได้

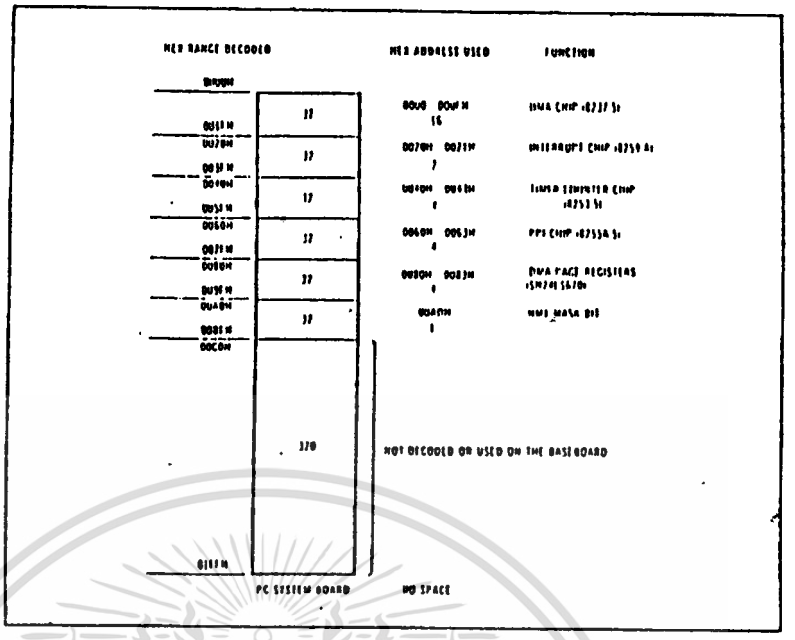
2. ในกลุ่มที่สองนี้จะเป็นกลุ่มของพอร์ท อินพุท/เอาว์พุท ที่ถูกใช้งานอยู่บนการ์ดที่ใช้เสียบบนสล็อตต่างๆ ของไอบีเอม/พีซี สำหรับแอดเดรสของพอร์ทเหล่านี้จะเริ่มต้นจากแอดเดรส 0200H จนถึง 03FFH ซึ่งก็คือแอดเดรสที่มี บิท A9 เป็น "1" นั่นเองสำหรับการใช้งานแอดเดรสของพอร์ท อินพุท/เอาว์พุทในกลุ่มนี้จะแสดงได้ ดังรูป 2.4

อย่างไรก็ตามการใช้งานแอดเดรสในกลุ่มนี้อาจจะเปลี่ยนแปลงไปได้ทั้งนี้ขึ้นอยู่กับการใช้งานการ์ดต่างๆ ร่วมกับไอบีเอม/พีซี โดยการ์ดที่ถูกออกแบบผลิตขึ้นใหม่นั้นอาจจะใช้ค่าแอดเดรสต่างๆ ที่เหลืออยู่นี้ได้ดังนั้นก่อนที่จะทำการออกแบบวงจรอินเทอร์เฟสที่จำเป็นต้องใช้ค่าแอดเดรสสำหรับพอร์ท อินพุท/เอาว์พุท จึงควรจะตรวจสอบดูก่อนว่าการ์ดต่างๆ ที่ใช้อยู่ในระบบของไอบีเอม/พีซี ที่เราใช้งานอยู่นั้นมีการ์ดใดบ้างและการ์ดเหล่านั้นใช้งานแอดเดรสใดบ้างจากนั้น จึงทำการออกแบบวงจรอินเทอร์เฟสโดยเลือกใช้เฉพาะแอดเดรสที่ยังไม่ถูกใช้งาน

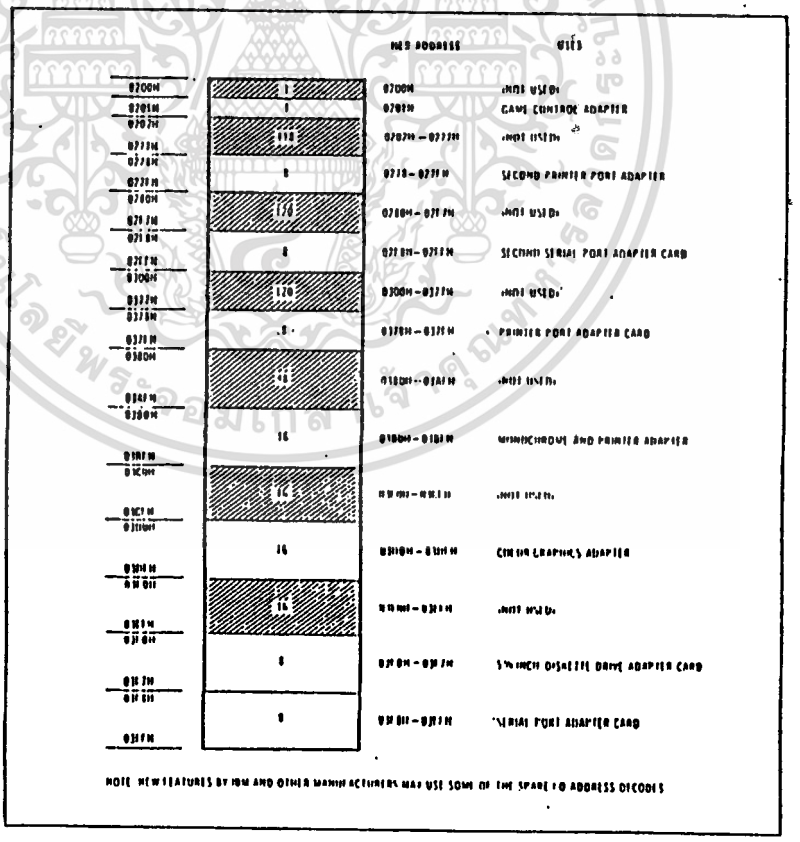
PIT 8253

ลักษณะภายในของ PIT 8253 นี้ เป็นที่รู้จักกันดีในชื่อ "ชิฟ" (chip) ดังแสดงในรูปที่ 2.5 เมื่อพิจารณารีจิสเตอร์ (register) ภายใน และโหมด (mode)ของการทำงานของชิฟนี้จะเห็นว่ามีtimerที่เป็นอิสระต่อกันอยู่ 3 ชุดลักษณะการโปรแกรมวงจรนับของ timer ทั้ง 3 ชุดนี้มีลักษณะเหมือนกันและแต่ละชุดถูกทำให้เป็น 16 บิท วงจรนับลง(down-counter)จากรูปที่ 2.5 data bus buffer block นี้จะเป็นบัฟเฟอร์ให้กับข้อมูลที่อยู่บน บัสข้อมูลที่เข้าและออกจาก ไมโครโปรเซอเซอร์กับรีจิสเตอร์ภายในของ ไอซี 8253 สำหรับ Block Read/Write ลอจิกจะเป็นส่วนที่ใช้สำหรับควบคุมการอ่านและการเขียนของ register counter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

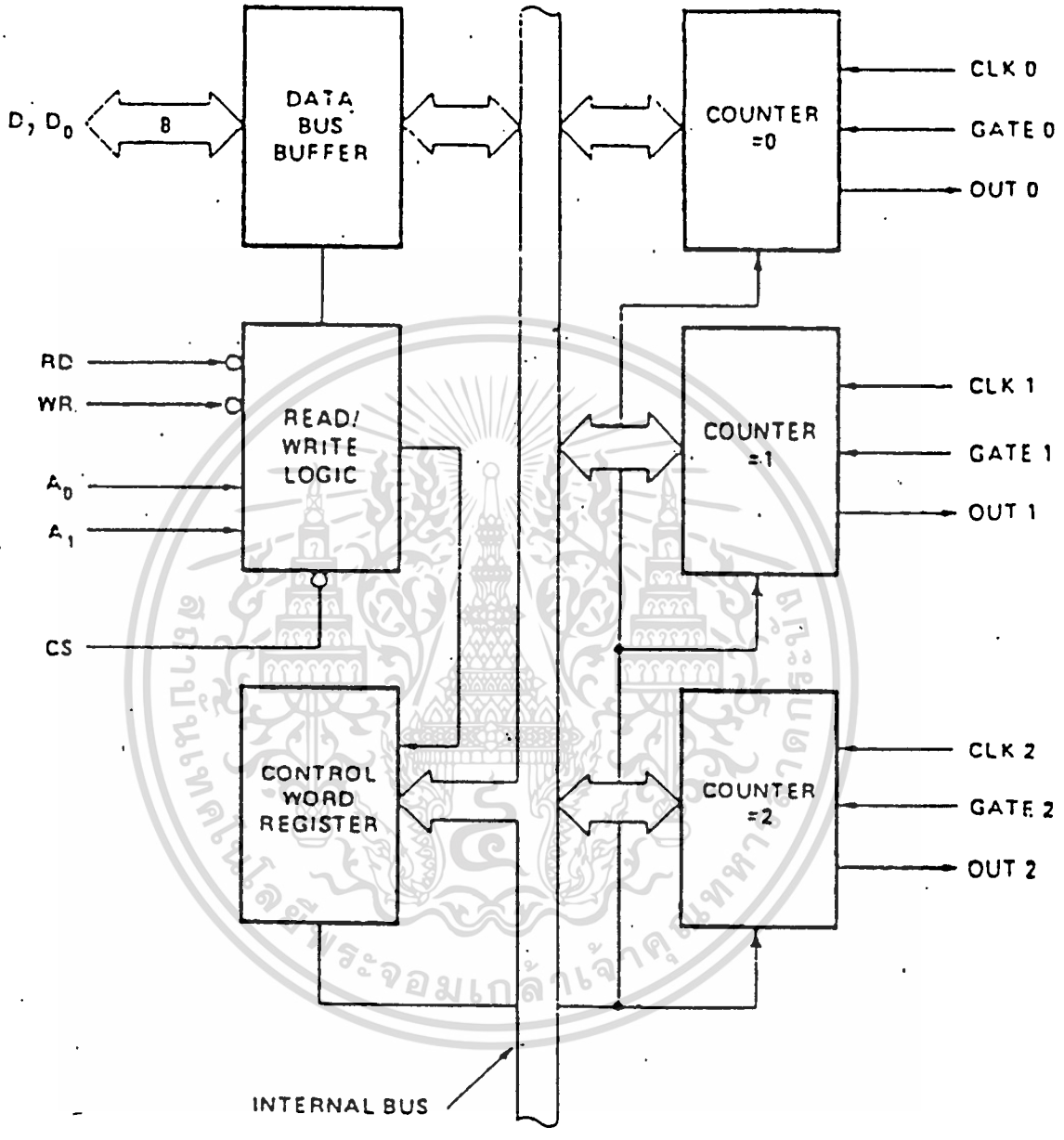


รูปที่ 2.3 การใช้งานแอดเดรสต่างๆสำหรับพอร์ท I/O ของ IBM/PC



รูปที่ 2.4 การใช้งานแอดเดรสสำหรับพอร์ท I/O บนคาร์ดต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงโครงสร้างภายในของ 8253

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ block สุดท้ายเป็น control word register ซึ่งเป็นที่เก็บข้อความที่ถูกโปรแกรมเข้าไป โดยระบบไมโครโปรเซอเซอร์ที่จริงแล้วรีจิสเตอร์ใน block นี้เป็นตัวกำหนดการทำงานของชิฟว่าจะให้เป็นอย่างไรรูปที่ 2.6 แสดงขาของ 8253

ขา คล็อก, gate และout ของวงจรนับ วงจรนับแต่ละตัวใน block ของรูปที่ 2.6 จะมีสายสัญญาณต่อกับแต่ละ block อยู่ 3 เส้น โดยสายสัญญาณที่เรียกว่าคล็อกและเกจ(gate) ใช้เป็นอินพุทส่วน out ใช้เป็นเอาว์พุทหน้าที่ในการทำงานของสายเหล่านี้เปลี่ยนแปลงได้ขึ้นกับอุปกรณ์เหล่านี้ถูกกำหนดหน้าที่การทำงานเบื้องต้นไว้อย่างไร หรือถูกโปรแกรมมาอย่างไร

คล็อก; เป็นสัญญาณอินพุทที่ป้อนคล็อกให้แก่วงจรนับ ซึ่งวงจรนับนี้มีขนาด 16 บิท ความถี่ของสัญญาณคล็อก ที่มากที่สุดที่ป้อนให้แก่วงจรนับเป็น 2.6 MHz และความถี่ของคล็อกที่น้อยที่สุดเป็น 0 Hz

gate; เป็นสัญญาณอินพุททำตัวเสมือนเกจที่จะยอมหรือไม่ยอมให้สัญญาณคล็อกผ่านเข้าไปยังวงจรนับและเกจยังสามารถใช้เป็นสายสัญญาณที่ป้อนพัลซ์(pulse) เพื่อกระตุ้นให้วงจรนับ เริ่มนับซึ่งขึ้นอยู่กับโหมด ที่โปรแกรมให้กับวงจรนับ

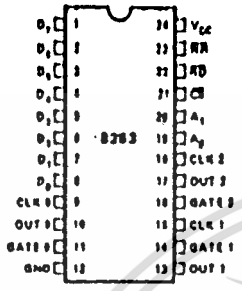
out; เป็นสายสัญญาณเอาว์พุทของวงจรนับ ซึ่งการทำงานขึ้นอยู่กับการป้อนโปรแกรม

รีจิสเตอร์ภายในของ 8253

ในรูป 2.7 เป็นรีจิสเตอร์ภายในของ 8253 จะพิจารณา mode word register ก่อนรีจิสเตอร์นี้เป็นตัวกำหนดการทำงานทั้งหมดของ 8253 จากที่ทราบแล้วว่าการทำงานของแต่ละวงจรนับใน 8253 เป็นอิสระต่อกันอย่างสมบูรณ์ทำให้สามารถโปรแกรมการทำงานในวงจรนับแต่ละตัวได้ โดยให้ข้อมูลที่ถูกต้องกับ mode word register เมื่อพิจารณารีจิสเตอร์ภายในทั้ง 4 ในรูป 2.7

control word registerเป็นรีจิสเตอร์ที่ใช้ควบคุมโหมดการทำงานและใช้เลือกวิธีการนับของ วงจรนับว่าจะให้นับแบบไบนารี่ (binary) หรือ BCD code ก่อนที่จะใช้งานจะต้องโปรแกรมข้อมูลให้กับรีจิสเตอร์เสียก่อน ซึ่งข้อมูลที่จะโปรแกรมต่อไปนี้จะเป็นตัวกำหนดลักษณะการทำงานของวงจรนับรีจิสเตอร์นี้สามารถเขียนข้อมูลเข้าไปได้อย่างเดียวไม่สามารถอ่านออกมาได้และจะติดต่อกับรีจิสเตอร์นี้ได้เมื่อขา A_0 และ A_1 มีลอจิกเป็น "high"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 : แสดงการจัดเรียงขาของ 8253.

	RD	WR	A0	A1	
COUNTER 0	1	0	0	0	LOAD COUNTER 0
	0	1	0	0	READ COUNTER 0
COUNTER 1	1	0	0	1	LOAD COUNTER 1
	0	1	0	1	READ COUNTER 1
COUNTER 2	1	0	1	0	LOAD COUNTER 2
	0	1	1	0	READ COUNTER 2
MODE WORD OR	1	0	1	1	WRITE MODE WORD
CONTROL WORD	0	1	1	1	NO-OPERATION

รูปที่ 2.7 : แสดงลอจิกของรีจิสเตอร์ภายใน 8253 ที่จะโปรแกรมให้กับเคาน์เตอร์.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนับตัวที่ 0,1 และ 2 วงจรนับทั้ง 3 นี้มีลักษณะที่เหมือนกัน และทำงานอย่างเป็นอิสระต่อกันและกันแต่ละวงจรนับนี้มีขนาด16 บิท, pre-settable, down counter และสามารถนับได้เป็นไบนารี่ หรือ BCD ก็ได้ข้อมูลที่อยู่ภายในวงจรนับเหล่านี้สามารถถูกอ่านโดยไมโครโปรเซอเซอร์ได้โดยไม่ทำให้ข้อมูลภายในวงจรนับ นั้นเสียหาย ซึ่งระบบสามารถจะแสดงค่าในวงจรนับได้ตลอดเวลาโดยไม่กระทบกระเทือนการทำงานทั้งหมดของวงจรนับ

การตั้งค่า timer จะถูกจำกัดเพียง 4 ไบท์ ที่จะเขียนเข้าไปควบคุม word register ซึ่งกินเนื้อที่เพียงแค่แอดเดรสเดียวดังนั้นสำหรับ 2 บิท คือ SC0 และ SC1 นั้นจะใช้ควบคุมแอดเดรสสำรองของword register mode counter และ bit function ถูกแสดงในรูปที่ 2.8 ในการอ่านและเขียนวงจรนับตัวเดียวโดยไม่กำหนดแอดเดรสข้อมูลในการอ่านเป็นไปตามบิทของการควบคุม word register รายละเอียดในกระบวนการอ่านและเขียนของวงจรนับ ที่ต้องการต้องไม่กำหนดตายตัวในการที่จะทำก่อน control word ตารางในรูปที่ 2.8 แสดง mode program counter 6 โปรแกรมเมื่อพิจารณาเปรียบเทียบกับ timing diagram เมื่อพิจารณาเปรียบเทียบกับ timing drigrams ของรูปที่ 2.9

Mode 0: interrupt on terminal count

ลักษณะของการทำงานในโหมด 0 ของ 8253 counter จะนับลงเมื่อค่าที่วงจรนับ นับมีค่าเป็น "low" ขา out (output) ของวงจรนับจะมีลอจิกเป็น "high" ฉะนั้นในโหมด 0 นี้วงจรนับจะต้องถูกโปรแกรมค่าเริ่มแรกที่จะนับเสียก่อนจากนั้นก็ทำการนับลงด้วยอัตราเท่ากับความถี่ของคล็อกที่ป้อนเข้ามา ซึ่งการใช้งานของขา out สามารถนำไปใช้กับการอินเทอร์รัพท์ไมโครโปรเซสเซอร์ได้ ขา out นี้จะมีลอจิกเป็น "high" ค้างอยู่จนกว่าโปรแกรมจะถูกป้อนค่าที่ต้องการนับเข้าไปอีกครั้ง ซึ่งอาจเป็นค่าเก่า หรือใหม่ก็ได้เมื่อวงจรนับเริ่มทำการนับแล้วเราสามารถหยุดการนับของวงจรนับได้ โดยให้ลอจิก "low" ที่ขาอินพุทเกจของวงจรนับ

Mode 1: programmable one-shot

ในโหมด 1 นี้ 8253 จะทำงานในลักษณะของ one-shot คือสามารถ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1a.

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
SC1	SC0	RL1	RL0	M2	M1	M0	BCD

Control Word Format

BCD

0	Binary Counter 16 bits
1	Binary Coded Decimal (BCD) Counter (4 Decades)

M2	M1	M0	
0	0	0	Mode 0
0	0	1	Mode 1
X	1	0	Mode 2
X	1	1	Mode 3
1	0	0	Mode 4
1	0	1	Mode 5

RL1	RL0	
0	0	Counter Latching operation
1	0	Read/Load most significant byte only.
0	1	Read/Load least significant byte only.
1	1	Read/load least significant byte first, then most significant byte.

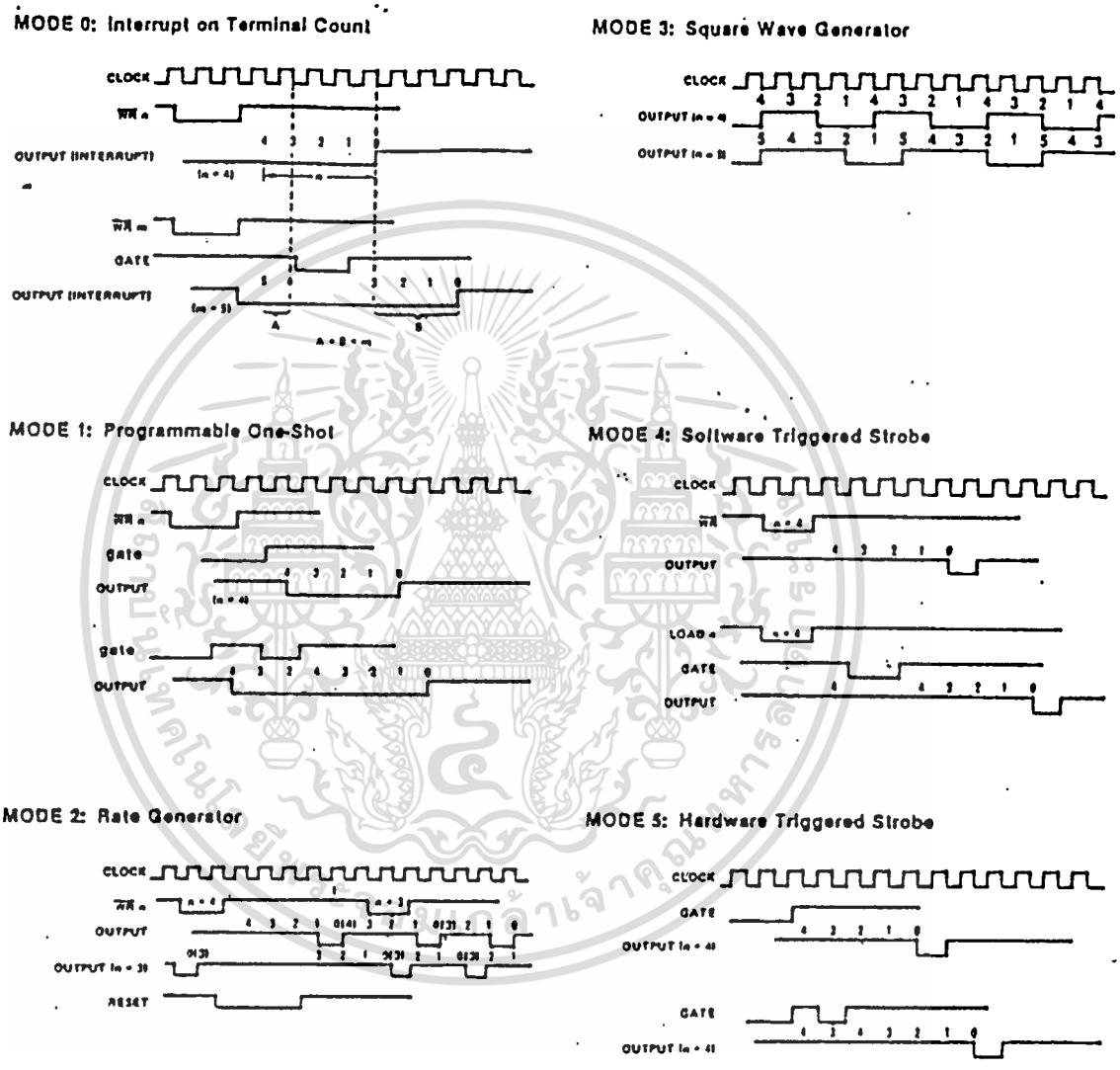
SC1	SC0	
0	0	Select Counter 0
0	1	Select Counter 1
1	0	Select Counter 2
1	1	Illegal

Table 1b.

Modes \ Signal Status	Low Or Going Low	Rising	High
0	Disables counting	--	Enables counting
1	--	1) Initiates counting 2) Resets output after next clock	--
2	1) Disables counting 2) Sets output immediately high	1) Reloads counter 2) Initiates counting	Enables counting
3	1) Disables counting 2) Sets output immedately high	1) Reloads counter 2) Initiates counting	Enables counting
4	Disables counting	--	Enables counting
5	--	Intiates counting	--

รูปที่ 2.8 แสดงโหมดการโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดง timimg diagram ของ 8253 ในโหมดต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้เอาว์พุทในรูปของพัลซ์ และความกว้างของพัลซ์นี้มีค่าเป็นจำนวนเท่าที่เป็นเลขจำนวนเต็มของพัลซ์ของสัญญาณนาฬิกาที่ป้อนเข้ามาที่ขาคล็อกการทำงานของone-shot จะเกิดขึ้นเมื่อมีสัญญาณขอบขาขึ้นเข้ามากระตุ้นที่ ขาของอินพุทเกจทำให้เกิดพัลซ์ ที่เอาว์พุท แต่ถ้ามีสัญญาณมากระตุ้นที่ขาเกจในขณะที่เอาว์พุทยังทำงานไม่เสร็จสิ้นสัญญาณที่มากระตุ้นใหม่นี้จะทำให้เกิดพัลซ์ลูกใหม่

Mode 2: rete generator

ในโหมดนี้ 8253 ถูกใช้เป็นวงจรนับที่ทำหน้าที่หารโดยวงจรนับทำให้ได้สัญญาณที่ขาเอาว์พุทเป็น "low" และเป็น "high" สลับกันไปด้วยอัตราความถี่เท่ากับสัญญาณอินพุทคล็อกหารด้วยเคาร์เตอร์ ซึ่งทำให้มีช่วงกว้างของลอจิก "low" มีค่าเท่ากับหนึ่งคาบของอินพุทคล็อกส่วนช่วงความกว้างของลอจิก "high" มีค่าเท่ากับคาบของสัญญาณอินพุทคล็อกคูณด้วยจำนวนค่าของเคาร์เตอร์ ซึ่งค่าของเคาร์เตอร์นี้เป็นค่าที่ได้จากการโหลด (load) ให้กับเคาร์เตอร์ในโหมด 2 แต่ถ้าขณะที่เอาว์พุทของเคาร์เตอร์ยังทำงานอยู่ในช่วงของลอจิก"high" อยู่เกิดมีค่าของเคาร์เตอร์ค่าใหม่โหลดเข้ามาเอาว์พุทของเคาร์เตอร์ก็ยังคงทำงานในลักษณะเดิม จนกระทั่งหมดคาบแล้วจึงจะทำตามค่าที่โหลดเข้ามาใหม่

Mode 3: square wave rate generator

โหมดนี้จะมีลักษณะคล้ายกับโหมด2 เว้นแต่เอาว์พุทที่ได้เป็นคลื่นสี่เหลี่ยม (square wave) ที่มีช่วงกว้างของลอจิก "high" และ"low" เท่ากัน (duty cycle=50%) แต่ถ้าโหลดเคาร์เตอร์(load counter) เป็นเลขคี่เอาว์พุทที่ได้จะมีช่วงกว้างของลอจิกเป็น "high"

Mode 4: software triggered strobe

ในโหมด นี้สามารถที่จะโปรแกรมเพื่อที่จะเซตเคาร์เตอร์ (set counter) ให้มีเอาว์พุทหน่วงเวลาออกไปหลังจากที่ counter เริ่มทำงาน(โดยเริ่มนับค่าที่โหลดให้) เอาว์พุทที่ได้จะมีลอจิกเป็นศูนย์มีคาบเวลาเท่ากับคาบเวลาของคล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1 ลูกและจะกลับไปเป็นลอจิก "high" อีกเอาว์พุทนี้จะเกิดเมื่อเคาร์เตอร์ นับค่าที่เราโหลดให้ลดลงจนค่าที่ปรากฏที่เคาร์เตอร์เท่ากับ 0

Mode 5: hard ware triggered strobe

สำหรับการทำงานในโหมด นี้เคาร์เตอร์จะให้เอาว์พุท หน่วงเวลาออกไปหลังจากที่เคาร์เตอร์เริ่มนับ ซึ่งจะเหมือนกับในโหมด ที่ 4 แต่เคาร์เตอร์จะเริ่มนับก็ต่อเมื่อมีขอบขาขึ้นของสัญญาณมากระตุ้นให้กับเคาร์เตอร์ที่ขาอินพุทเกจ และเมื่อเคาร์เตอร์นับค่าเป็นศูนย์ก็จะให้เอาว์พุทเป็นลอจิก"low"มีคาบเท่ากับคาบของคล็อก 1 ลูกแล้วเอาว์พุทก็กลับเป็นลอจิก "high" อีกแต่ถ้าในขณะที่เคาร์เตอร์กำลังนับอยู่นี้ถ้าเกิดมีสัญญาณกระตุ้นลูกใหม่เข้ามาเคาร์เตอร์ จะถูกทำให้กลับไปเริ่มต้นนับใหม่

โหมดการทำงานทั้งหมดในแต่ละโหมด การทำงานของเคาร์เตอร์ จะมีการใช้ขาอินพุทเกจที่แตกต่างกันออกไปเพื่อไม่ให้สับสนจึงแสดงตารางการใช้สัญญาณเกจไว้ในรูป ซึ่งเป็นการรวมหน้าที่ทั้งหมดของขา อินพุทเกจของ 8253

SC1 SC0 0 0 x x x x

ในแอดเดรส SC0 และ SC1 จะสัมพันธ์กันกับเคาร์เตอร์รีจิสเตอร์ขณะที่บิททั้ง 2 นี้ลอจิกเป็น "low" ระดับลอจิกของ บิท x เป็น irrelevant รายละเอียดที่สำคัญทางเทคนิคของ 8253 คือความถี่คล็อกสูงสุดโดยแบ่งเป็น 26 MHz ขึ้นอยู่กับเวอร์ชั่น(version) ชนิดของ 8254 บางที่ใช้ 8253 แทนซึ่งมีความถี่ของสัญญาณคล็อกสูงขึ้นเป็น 5,8 หรือ 10 MHz

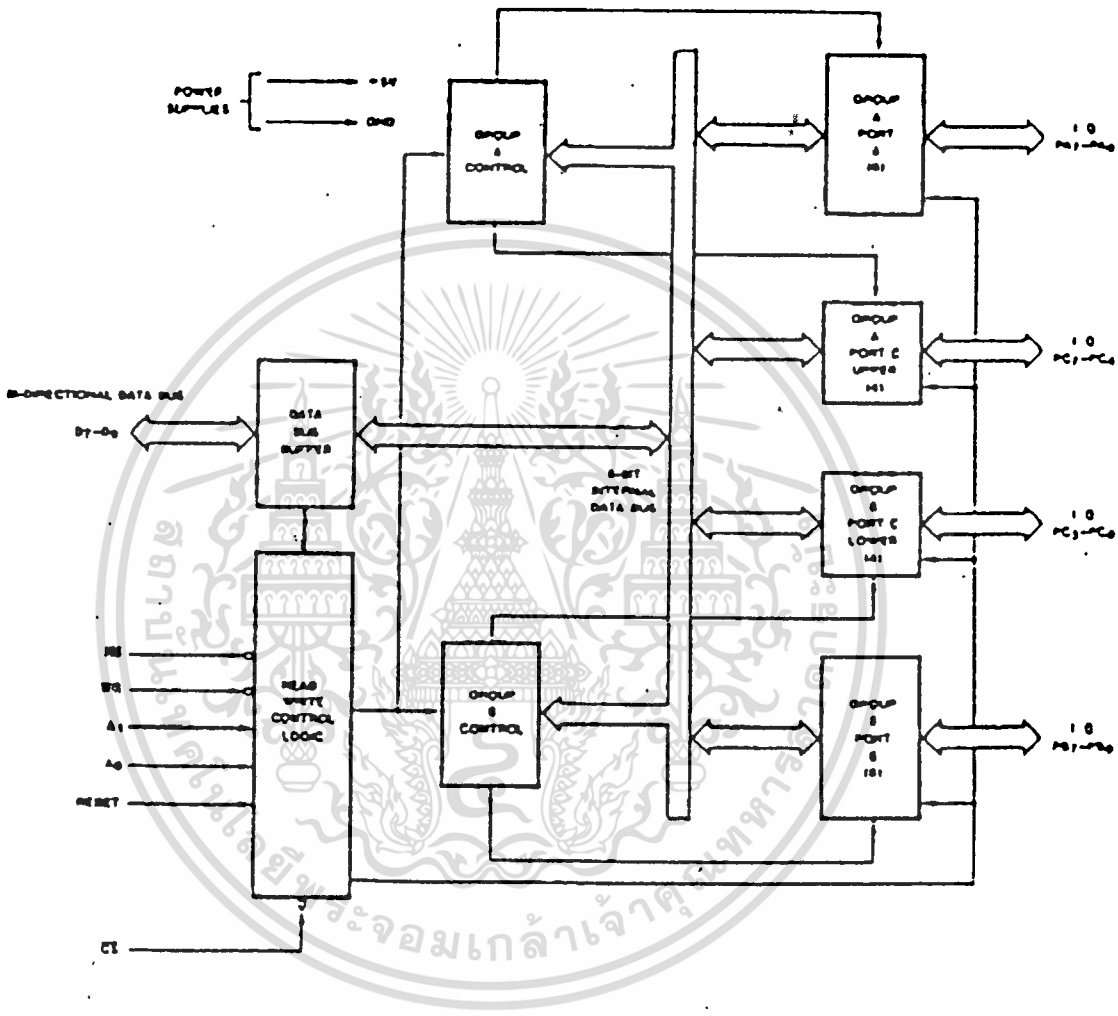
PPI 8255

ถ้าต้องการให้เครื่องคอมพิวเตอร์ทำการติดต่อกับอุปกรณ์ภายนอก (Peripheral Interface) นั้นเราจะต้องมี IC ที่ทำหน้าที่เป็น อินพุท และเอาว์พุทโดยทั่วไปแล้วมักจะใช้ IC จำพวก TTL (หรือจะเป็น CMOS ก็ได้)ในการอินเทอร์เฟสกับคอมพิวเตอร์ ซึ่งจะพบว่าเมื่อต้องการติดต่อกับอุปกรณ์ อินพุท/เอาว์พุท ที่มากๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เช่น 32 แชนแนล เท่ากับว่าเราจะต้องมี IC ที่ทำหน้าที่เป็นอินพุท(เช่นเบอร์74LS 374 D FLIP FLOP ซึ่งมีอินพุท 8 อินพุท) ใช้ 4 ตัว และตัวที่ทำหน้าที่เป็นเอาว์พุท (เช่นเบอร์ 74LS244 BUFFER 3 STATE) ใช้ 4 ตัวเช่นกัน รวมกันแล้วจะต้องใช้ถึง 8 ตัว ถึงจะทำหน้าที่เป็น I/O 32 แชนแนล และจะยุ่งยากในการเลือกอินพุท/เอาว์พุท ของแต่ละชุดอีก เราสามารถที่จะขจัดปัญหาในการติดต่อเหล่านั้นให้หมดไปได้โดยใช้ IC สำเร็จรูปที่ทำหน้าที่เป็นทั้งอินพุทและเอาว์พุทอยู่ในตัวเดียวกัน และสามารถที่จะควบคุมได้ด้วย ว่าต้องการที่จะให้ชิฟ (chip) ตัวนี้เป็นอะไรก็ได้ (คือเป็นได้ทั้งอินพุทและเอาว์พุท หรือเป็นอินพุทอย่างเดียว หรือเป็นเอาว์พุทอย่างเดียว) ขึ้นอยู่กับโปรแกรมที่ใช้ควบคุมชิฟ IC ตัวนี้จึงมีประโยชน์มาก โดยทั่วไปมีชื่อเรียกว่า 8255 PPI (Programmable Peripheral Interface) เป็นอุปกรณ์ LSI (Large Scale Integrated) ในรูป 2.10 แสดงถึง Block Diagram ของ 8255 ซึ่งหน้าที่ของแต่ละ Block มีดังต่อไปนี้คือblockกลุ่มแรกได้แก่ Block ที่อยู่ทางขวามือ 4 Block ซึ่งจะเป็นส่วนที่ใช้เชื่อมต่อกับอุปกรณ์ภายนอก โดยมีสาย PA_0-PA_7, PB_0-PB_7 และ PC_0-PC_7 เป็นทางผ่านของข้อมูลระหว่างอุปกรณ์ภายนอกกับ 8255 สายสัญญาณเหล่านี้ จะถูกแบ่งออกเป็น 3 อินพุท/เอาว์พุท พอร์ท(I/O port) ได้แก่พอร์ท A (PA), พอร์ท B (PB) และพอร์ท C (PC) พอร์ทเหล่านี้แต่ละพอร์ทสามารถเป็นได้ทั้งพอร์ทอินพุท และเอาว์พุทและแต่ละ Block จะมีสัญญาณเชื่อมเข้ากับบัสข้อมูลภายในของ 8255 Block กลุ่มต่อมาได้แก่ Group A control และ Group B control ซึ่งจะเป็นตัวกำหนดลักษณะการทำงานของทั้ง 3 อินพุท/เอาว์พุท พอร์ท (8255 มีลักษณะการทำงานที่แตกต่างกันอยู่ 3 โหมด สามารถกำหนดได้โดยการโปรแกรมส่ง control word ให้กับ 8255) จากรูป 2.10 จะเห็นว่าพอร์ท C นี้จะประกอบด้วยพอร์ทขนาด 4 บิท 2 พอร์ท กลุ่มหนึ่งจะถูกควบคุมโดย Grop A control และอีกกลุ่มหนึ่งจะถูกควบคุมโดย Group B control ส่วน Block กลุ่มสุดท้าย ได้แก่ Data Bus Buffer และ Read/Write control logic ซึ่ง Block เหล่านี้จะเป็นส่วนที่ติดต่อกับ CPU Data Bus Buffer นี้จะเป็นบัฟเฟอร์ให้กับบัสข้อมูลของ CPU ส่วน Read/Write control logic จะเป็นส่วนที่ควบคุมให้ข้อมูลเข้า หรือออกจากรีจิสเตอร์ภายในตัวที่ถูกต้องและในเวลาที่เหมาะสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงลักษณะภายในของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของขาต่าง ๆ ภายใน 8255

ในส่วนนี้ เราจะพิจารณาหน้าที่ต่างๆ ของเขา 8255 ซึ่งจะได้สามารถใช้งานร่วมกับ CPU ได้ถูกต้อง

รายละเอียดของขาต่าง ๆ มีดังนี้

D0-D7 เป็นสายข้อมูล อินพุท/เอาว์พุท แบบสองทิศทาง (Bidirectionnal Bus) ซึ่งจะเป็นทางผ่านของข้อมูลระหว่างพอร์ทต่าง ๆ ของ 8255 กับ CPU โดยสามารถที่จะต่อขนานกับ CPU ได้เลย

CS (Chip Select Input) ขานี้จะทำงาน(active)ที่สภาวะลอจิก "0" เป็นการ enable 8255 เพื่อที่จะทำการอ่านหรือเขียนข้อมูล

RD (Read Input) ขานี้จะทำงาน (active) ที่สภาวะลอจิก "0" และสัญญาณ CS ต้องเป็นลอจิก "0" ข้อมูลนั้นก็จะถูกอ่านเข้ามาสู่ระบบบัสข้อมูลของ CPU ได้

WR (Write Input) ขานี้จะทำงาน (active) ที่สภาวะลอจิก "0" และสัญญาณ CS ต้องเป็นลอจิก "0" ข้อมูลนั้นก็จะถูกเขียนเข้าไปยัง 8255 ได้

A0-A1 (Address Input) จะเป็นตัวกำหนดการเลือกใช้ รีจิสเตอร์ภายในของ 8255

RESET จะทำงาน (active) ที่สภาวะลอจิก "1" จะทำให้ 82C55 อยู่ในสภาวะรีเซต(reset) ซึ่งจะทำให้ทุก ๆ พอร์ทถูกเซต (set) ให้อยู่ในโหมดอินพุท

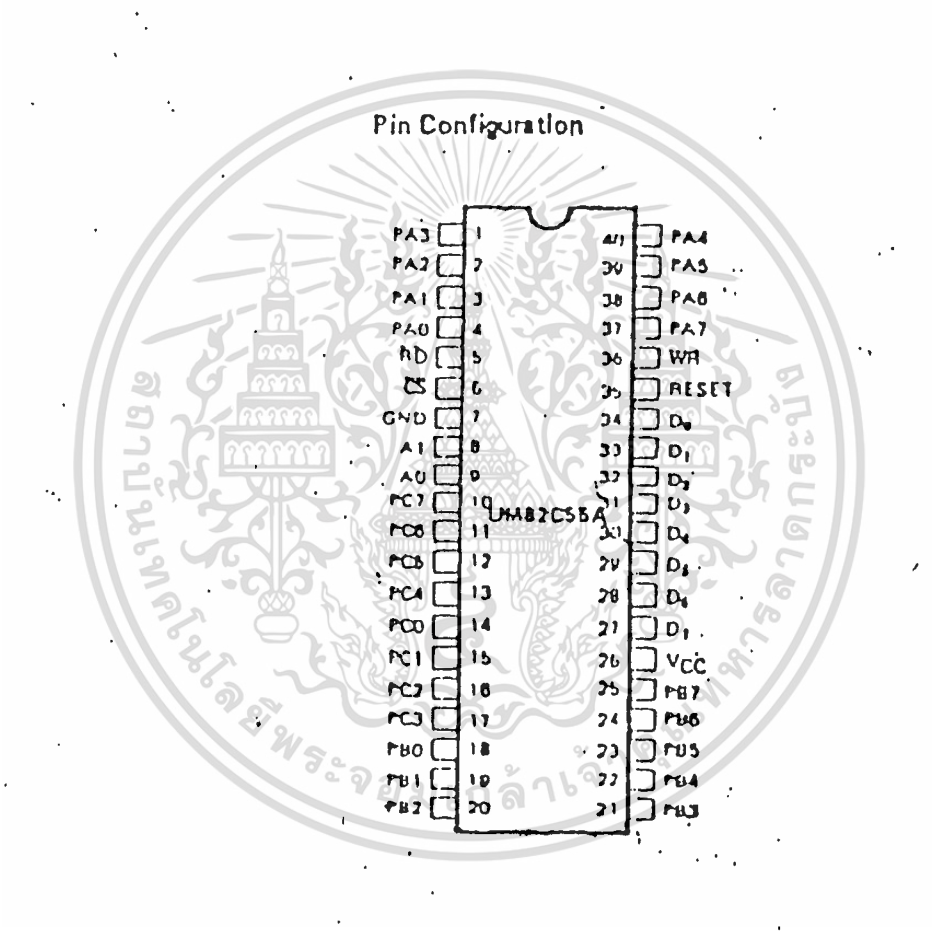
PA0-PA, PB0-PB ขาสัญญาณเหล่านี้จะถูกใช้เป็นพอร์ท อินพุท/เอาว์พุทขนาด 8 บิท ใช้ต่อเข้ากับอุปกรณ์ภายในอื่น ๆ

PC0-PC7 ขาสัญญาณนี้ถูกใช้เป็นพอร์ท อินพุท/เอาว์พุท ขนาด 8 บิท เช่นเดียวกับ PA0-PA7 และ PB0-PB7 แต่กลุ่มของขาสัญญาณเหล่านี้สามารถแบ่งออกเป็น 2 กลุ่มโดยแต่ละกลุ่มมีขนาด 4 บิท ได้แก่กลุ่มแรกจะใช้ควบคุม PB0-PB7 และกลุ่มที่ 2 ใช้ควบคุม PA0-PA7

การ READ และ WRITE REGISTER ภายใน 8255

ขณะนี้เราได้ทำการต่อ 8255 เข้ากับระบบของ 8088(8086) แล้วต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 แสดงตำแหน่งขาของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไปเราจะศึกษาการโปรแกรมใช้งาน 8255 เพื่อที่จะให้ทำงานตามที่เราต้องการจะเริ่มต้นพิจารณารีจิสเตอร์ภายใน 4 ตัวของ 8255 สำหรับในตัวอย่างการถอดระหัสของเรานี้ตำแหน่งของรีจิสเตอร์จะอยู่ในแอดเดรส 300H, 301H, 302H, 303H รายละเอียดต่าง ๆ และขาสัญญาณที่ใช้ในการ Control มีดังนี้

A1	A0	RD	WR	CS	Input Operation (Read)
0	0	0	1	0	port A ------ data bus
0	1	0	1	0	port B ------ data bus
1	0	0	1	0	port C ------ data bus
1	1	0	1	0	control word ------ data bus
					output operation (write)
0	0	1	0	0	data bus ------ port A
0	1	1	0	0	data bus ------ port B
1	0	1	0	0	data bus ------ port C
1	1	1	0	0	data bus ------ control
					disable function
X	X	X	X	1	data bus Tri-State
X	X	1	1	0	data bus Tri-State

ตารางแสดง การควบคุมรีจิสเตอร์

หน้าที่ของรีจิสเตอร์ หมายเลข 0-2 จะถูกกำหนดลักษณะการทำงาน จากรีจิสเตอร์หมายเลข 3 (Control Register) ในรูป จะแสดงรายละเอียดของ แต่ละบิทของรีจิสเตอร์ควบคุมต่อไปจะกล่าวถึงลักษณะการทำงานของ 8255 ในโหมดต่าง ๆ (มี 3 โหมด) และการโปรแกรมให้อยู่ในโหมดต่าง ๆ ดังต่อไปนี้

โหมดต่างๆ ภายใน 8255 ซึ่งมีอยู่ด้วยกัน 3 โหมดดังนี้

mode 0 for basic input/output

mode 1 for strobed input/output

mode 2 for bidirectional bus applications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อขา RESET ของ 8255 มีสภาวะเป็น ลอจิก "1" พอร์ทต่าง ๆ (Port A-C) ก็จะถูกเซตให้เป็นอินพุทโหมดโดยบัสภายในจะถูก Hold ไว้หลังจากนั้นถ้าขา RESET ถูกเอาออก (Logic "0") 8255 ก็ยังคงเป็นสภาวะเดิมจนกว่าเราจะมีการ Initial (การกำหนดให้ก่อนเริ่มทำงาน)ก่อนในโครงงานนี้จะกล่าวเฉพาะเพียงโหมดเดียวเท่านั้น คือ mode 0 เพราะเราเพียงแต่ต้องการให้มันเป็นแค่อินพุทและเอาท์พุทแบบธรรมดาเท่านั้น

Mode 0 : รายละเอียดต่าง ๆ ในโหมดนี้

1. 8-Bit ขนาด 2 Port และ 4-Bit ขนาด 2 Port
2. ทุก ๆ Port สามารถเป็นได้ทั้ง Input และ Output Port
3. Output จะถูก Latch
4. Input จะไม่ถูก Latch
5. มีความแตกต่างระหว่าง Input กับ Output 16 ระดับที่เป็นไปได้

โดยในการเซต 8255 อยู่ใน โหมด 0 นั้น เราจะต้องส่งคำสั่งควบคุม (Control Word) ให้แก่รีจิสเตอร์ควบคุม ก่อนคำสั่งควบคุมนี้จะกำหนดลักษณะการทำงานให้แก่แต่ละพอร์ทของ 8255 ตัวอย่างคำสั่งควบคุมที่จะสั่งให้ 8255 ทำงานในโหมด 0 นี้ได้แก่

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	0

จากรูปที่ 2.12 เราจะได้ว่า

Bit D7 เป็นตัวกำหนดว่าเป็นคำสั่งควบคุม (Control Word)

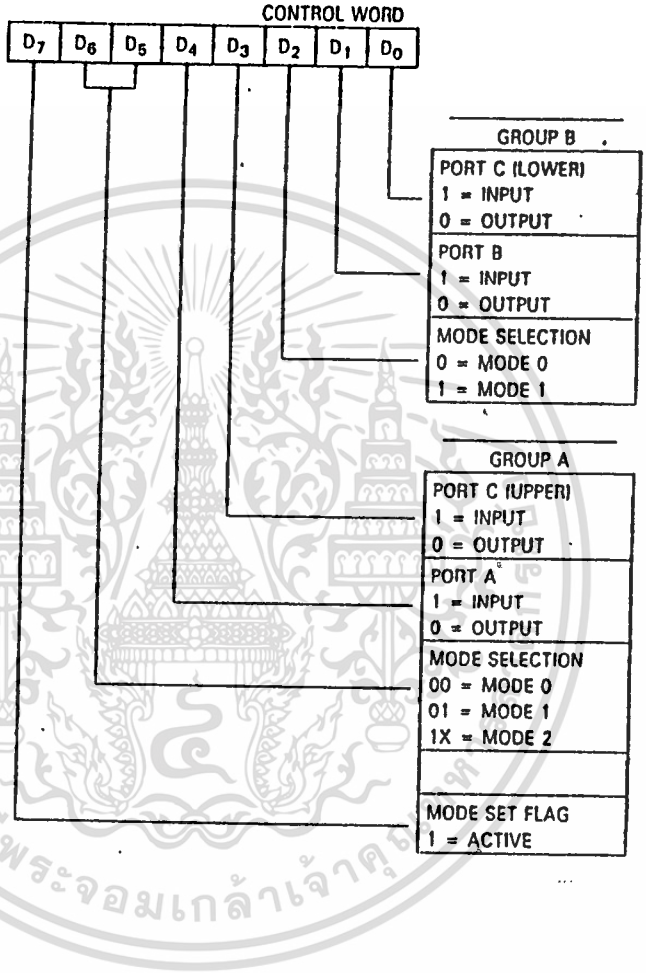
Bit D6 และ D5 กำหนดโหมดการทำงานของพอร์ท A D6,D5 มีค่าเป็น 0 แสดงว่าอยู่ในโหมด 0

Bit D4 = "0" กำหนดให้พอร์ท A เป็นเอาว์พุทพอร์ท

Bit D3 = "0" กำหนดให้พอร์ท C 4 Bit บนเป็นเอาว์พุทพอร์ท

Bit D2 = "0" เซตโหมดของพอร์ท B ให้อยู่ในโหมด 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 แสดงลายละเอียดในแต่ละบิทของรีจิสเตอร์ ควบคุมของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Bit D1 = "0" เซตพอร์ท B เป็นพอร์ทเอาว์พุท
Bit D0 = "0" เซตพอร์ท C ให้ 4 บิท ล่างเป็นพอร์ทเอาว์พุท

คำสั่งควบคุมนี้จะกำหนดให้พอร์ท ทั้ง 3 ของ 8255 ทำงานอยู่ในโหมด 0 และเป็นพอร์ทเอาว์พุทจะได้สายสัญญาณซึ่งสามารถติดต่อกับอุปกรณ์ภายนอก ได้ถึง 24 สายในการที่จะทำให้ 8255 ทำงานตามที่เราต้องการต่อไปก็ขึ้นอยู่กับการเขียนซอร์ฟแวร์ (software) และส่งข้อมูล (Out Port) ออกไปยังตำแหน่งที่ต้องการ เมื่อเราทำการ Initial Port (โดยการ Out ไปที่ Port 303H) แล้วต่อไปเราก็จะส่งข้อมูลไปยังแต่ละพอร์ท (ในที่นี้เราทำให้ทุกพอร์ท ทำหน้าที่เป็นเอาว์พุทหมด) โดยพอร์ท A out ไปที่ 300H, พอร์ท B out ไปที่ 301H, พอร์ท C out ไปที่ 302H นั่นเอง ซึ่งหลังจากทำการ RUN แล้วพอร์ทต่าง ๆ ก็จะมีข้อมูลปรากฏตามที่เราใส่ไป

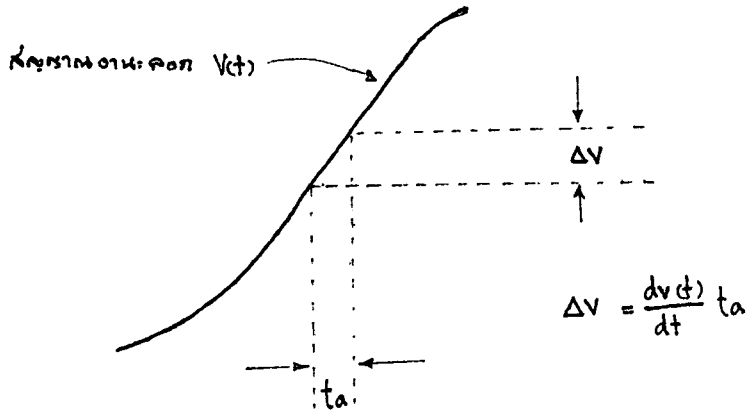
ความรู้เกี่ยวกับไอซี PAL

IC PAL นับได้ว่าเป็นอุปกรณ์ที่มีประโยชน์มากชนิดหนึ่ง ซึ่งลักษณะโดยทั่ว ๆ ไปแล้วมันมีลักษณะที่คล้ายอุปกรณ์จำพวก PROM ซึ่งก็เป็นที่รู้จักกันมานานแล้ว แต่มีลักษณะแตกต่างกันที่โครงสร้างภายในเท่านั้น IC PAL มีลักษณะโครงสร้างภายในที่ตรงข้ามกับ PROM คืออินพุทของ AND เป็นแบบโปรแกรมได้ส่วนอินพุทของ OR จะคงที่

การแปลงสัญญาณอานะลอกเป็นดิจิตอบล และดิจิตอลเป็นอานะลอก

ในการแปลงสัญญาณอานะลอกเป็นรหัสดิจิตอลนั้น ADC จะต้องใช้เวลาช่วงหนึ่งในการจัดการ ซึ่งช่วงเวลาดังกล่าวนั้นขึ้นอยู่กับหลายแฟคเตอร์ เช่นความละเอียดของการเปลี่ยนสัญญาณ เทคนิคของการแปลงสัญญาณ และความเร็วในการทำงานของอุปกรณ์รวมอื่น ๆ ความเร็วในการแปลงสัญญาณนี้จำเป็นสำหรับการประยุกต์ใช้งานเฉพาะอย่าง และความแม่นยำที่ต้องการ Aperture Time เป็นช่วงเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ในการแปลงสัญญาณ ซึ่งคำว่า Aperture Time โดยทั่วไปหมายถึงช่วงเวลาที่เกิดความไม่แน่นอนในการวัด และผลก็คือเกิดผิดพลาดต่อค่าที่วัดได้

ดังนั้นหากเวลาที่ ADC ใช้ในการเปลี่ยนสัญญาณในเวลา t_a นี้รหัสดิจิตอลที่ได้อาจจะตรงกับขนาดของสัญญาณแอนะลอกค่าใดค่าหนึ่งในช่วงนี้และส่วนอื่น ๆ ที่เหลือคือความผิดพลาดที่เกิดขึ้น ซึ่งแน่นอนในบางครั้งเป็นไปได้ที่รหัสดิจิตอลจะตรงกับค่าของแอนะลอกที่ถูกต้อง

ANALOGUE-DIGITAL CONVERTER

ADC 12 bit ชนิด ICL7109 แท้จริงเป็น 13 bit ซึ่งชนิดนี้ได้จัดเตรียม polarity bit ในการเพิ่มเติมข้อมูล 12 bitในตารางที่ 3 แสดงover range bit หรือเพิ่มขึ้นเป็น 13 บิทเท่าที่จะนำมาให้ได้ใน 14 บิท ซึ่งจะประกอบด้วย 2 ไบท์ดังแสดงในตาราง หรือเป็นลอจิก"high" เมื่ออินพุทโวล์ทเตจ(input voltage) มีมากกว่าค่ามาตรฐานสูงสุดขณะที่ POL เป็น "high" เมื่ออินพุทโวล์ทเตจเป็นบวกข้อมูลทั้ง 13 บิท ถูกจัดให้อยู่ในรูปของ digital equivalent และค่าที่สมบูรณ์ของ อินพุทโวล์ทเตจ บิทที่ D6 และ D7ใน MS byteเป็น irreleant และควรที่จะไม่สนใจกับโปรแกรมคอมพิวเตอร์

DIGITAL-ANALOGUE CONVERTER

ชนิด PM7548 จาก PMI ไม่มีถึง 30 บิท ดังนั้น 1 บิท ข้างล่างของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การนับผ่าน ADC บน I/O extension card ตัวอย่างที่นำไปใช้งานได้แก่เบอร์ PM7548 ที่เรียกกันว่า "offset binary code" ซึ่งได้โดยการเพิ่มค่าลบสูงสุดที่เป็นอยู่ในเวลานั้นโค้ด (code) อย่างง่าย ๆ ในการแปลง 2 complement และ vice versa โดย verting เป็นบิทที่สำคัญมากใน ตารางข้างล่าง แสดงระดับลอจิกที่ใช้ควบคุมอินพุทของ DAC ในการเลือกได้เพียง 2 ทางของการแบ่ง 12 บิท ระหว่าง 2 ไบท์ (CTR1= 0: left justified data ; CTRL= 1: right justified data) digital-to-analogue conversion และจะเริ่มเขียนอีกเมื่อมีข้อมูลใหม่ที่มีความสำคัญน้อย

	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0		D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
ctrl = 0 →	B_{11}	B_{10}	B_9	B_8	B_7	B_6	B_5	B_4		B_3	B_2	B_1	B_0	x	x	x	x
ctrl = 1 →	x	x	x	x	B_{11}	B_{10}	B_9	B_8		B_7	B_6	B_5	B_4	B_3	B_2	B_1	B_0

หลักการของระบบ

จะพบว่าความต้องการของเรานั้น คือการที่จะสามารถทำการควบคุมอุปกรณ์อินพุท/เอาว์พุท ได้ 32 CH และมี Counter/Timer ที่สามารถโปรแกรมได้ ซึ่งอาจจะใช้ในการตั้งเวลา หรือเป็นฐานเวลา และมีทั้งตัวแปลงสัญญาณดิจิตอลเป็นอานะลอก และอานะลอกเป็นดิจิตอล ซึ่งความต้องการต่าง ๆ เหล่านี้ก็เพื่อที่จะนำไปประยุกต์ใช้งานในด้านต่าง ๆ อาทิ เช่นใช้ในงานอุตสาหกรรมซึ่งสามารถที่จะนำเอาคอมพิวเตอร์ พีซี ติดต่อกับอุปกรณ์ภายนอกได้ โดยการใช้การ์ดนี้ควบคุม และอาจจะให้การ์ดนี้ทำหน้าที่เป็นตัวสร้างความถี่ โดยสามารถที่จะเลือกย่าน ในการ sweep ได้ ซึ่งมีประโยชน์มากในการทดลองงานอิเล็คทรอนิคส์ หลักการของระบบในการ์ดนี้ ได้แสดงดัง block diagram รูปที่ 2.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของระบบ

ส่วนดีโค้ดเดอร์ (decoder) ภายในส่วนนี้จะมีบัฟเฟอร์(buffer) ต่อกั้นไว้ก่อนเพื่อที่จะไม่ให้การ์ดนี้ไปโหลดต่อ วงจรต่อ PC ซึ่งในส่วนของการดีโค้ดแอดเดรสเพื่อที่จะให้สามารถทำการติดต่อกับอุปกรณ์ต่าง ๆ ได้ในที่นี้เราจะใช้ IC PAL เป็นตัวทำหน้าที่ในส่วนนี้ ซึ่งจะได้สัญญาณเอาว์พุทต่าง ๆ ออกไปควบคุมอุปกรณ์ต่างๆ เช่น 8255, 8253, DAC และสัญญาณอื่น ๆ ตามความต้องการ โดยจะต้องทำการเขียนสมการบูลลีน (boolean) แล้วทำการ MAP ลงบน PAL MAP แล้วทำการ Burn

ส่วนของ IC 8255 จะทำหน้าที่ควบคุมอุปกรณ์ภายนอกที่สามารถโปรแกรมได้โดยการควบคุมให้เป็นอินพุท หรือเอาว์พุทได้ 32 แชนแนล ในการใช้งานจะอาศัยพอร์ท A ถึงพอร์ท C โดยการโปรแกรมที่รีจิสเตอร์ควบคุมในการกำหนดให้เป็นอินพุท หรือเอาว์พุท ซึ่งในการใช้งานสามารถที่จะควบคุมการปิด-เปิดอุปกรณ์ไฟฟ้าต่าง ๆ ได้ หรือทำการควบคุม Steping Motor ได้ขึ้นอยู่กับโปรแกรมสำหรับในโครงงานนี้จะใช้ 8255 จำนวน 2 ตัว ซึ่งจะพบว่ามีทั้งหมด 6 พอร์ท 45 แชนแนล แต่เราจะใช้เพียง 32 แชนแนล เนื่องจากจะนำเอาพอร์ทอีก 2 พอร์ท มาใช้เป็นตัวส่งสัญญาณควบคุมต่าง ๆ

ส่วนของ 8253 จะทำหน้าที่เป็นทั้ง Timer/Counter ที่สามารถโปรแกรมได้ ซึ่งเราอาจจะใช้เป็นตัวตั้งเวลา หรือเป็นตัวกำเนิดสัญญาณ square โดยการโปรแกรม และสัญญาณ CLK ที่ป้อนให้กับ IC ตัวนี้สามารถเลือกได้ โดยการใช้ dip switch มีให้เลือกโดยจะทำการหารอยู่ 4 ค่า คือหาร 2,4,8,16 ของสัญญาณคล็อกของระบบ

ส่วนการแปลงสัญญาณดิจิตอลเป็นอานะลอกในที่นี้จะใช้ IC PM7548 ซึ่งเป็น 12 บิท DAC ที่เป็นแบบ linear โดยจะรับข้อมูลที่ส่งมาจากบัสข้อมูลบนสล็อก IBM PC ซึ่งจะต้องมีภาค latch ข้อมูลก่อนส่งเข้า PM7541 เพื่อที่สามารถให้เราหยุดข้อมูลเป็นช่วง ๆ ได้ซึ่งในส่วนการใช้งานเพื่อทำหน้าที่เป็น Sweep Gen. หรือทำหน้าที่เป็นตัวกำเนิดแรงดันคงที่ ถ้าเราไม่มีการ latch ข้อมูลไว้การจะเรียกดูที่ความถี่ไหนก็คงจะทำได้ยากสำหรับการ latch นี้จะใช้ IC 74LS373 เป็นตัวทำหน้าที่ในส่วนนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

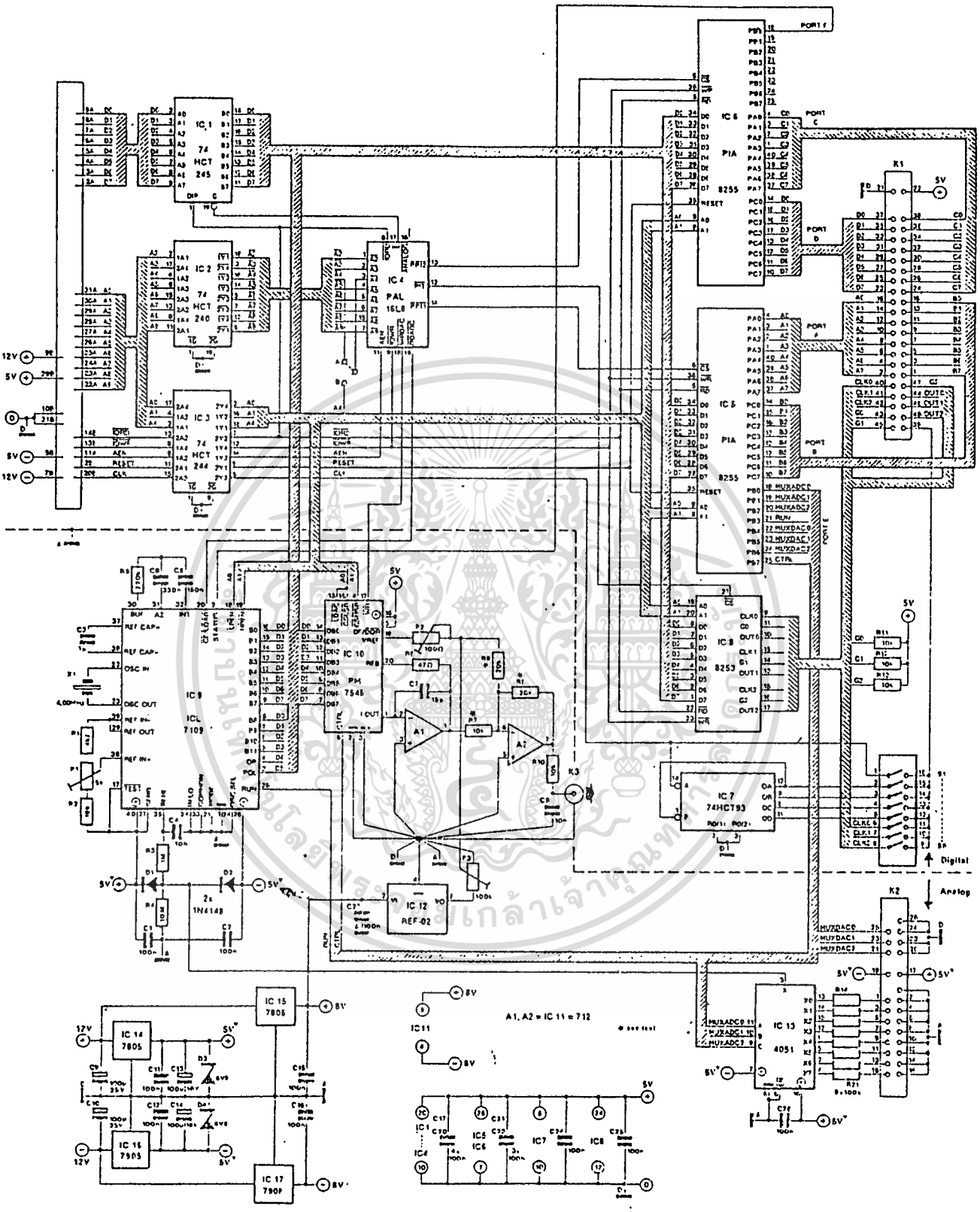
ส่วนการแปลงสัญญาณอานะลอกเป็นดิจิตอลจะใช้ IC L7109 ซึ่งเป็น ADC ขนาด 12 บิท แต่เนื่องจากมีสายสัญญาณอินพุทเพียงแชนแนลเดียวแต่เราต้องการ 8 แชนแนล ดังนั้นจึงต้องใช้ IC4051 เป็นCMOS ทำหน้าที่เป็นมัลติเพล็ซเซอร์ ซึ่งมีอินพุท 8 แชนแนล เอาว์พุท 1 แชนแนล โดยสามารถทำการเลือกแชนแนลได้โดยส่งสัญญาณควบคุมออกมาทางพอร์ทของ 8255

การทำงานของวงจร

circuit diagram ได้แสดงไว้ในรูปที่ 2.13 โดยมีลักษณะคล้ายคลึงเมื่อพิจารณากับ block diagram ที่ผ่านมา (รูปที่ 2.2) บัสบัฟเฟอร์ IC_2 เป็น inverting ชนิดที่ถูกเก็บ (save) ไว้บนตัวไอซีสำหรับ IC_4 เป็น inverted address line ที่เอาไปใช้ใน PAL (Programmable Array Logic) ซึ่งจะต้องจัดโปรแกรมให้กับชิฟเพื่อเลือกสัญญาณบนการ์ด พอร์ท A และพอร์ท C ใน IC_5 (PPI 8255) และ IC_6 เป็นตัวตัดต่อ อินพุท/เอาว์พุท พอร์ท B ใช้เป็นตัวกำเนิดสัญญาณควบคุมหมายเลขของชิฟบนการ์ด IC_7 เป็นไบนารี่เคาร์เตอร์ (binary counter)ใช้ขับสัญญาณคล็อกสำหรับ PIT จากระบบคล็อก DIL switch $S_1 \ldots S_5$ จะตัดต่อ 1 ใน 4 ของเคาร์เตอร์เอาว์พุทหรือระบบคล็อกถึงคล็อกอินพุทของtimer (S_6, S_7, S_8) I/O connector

การ RUN และสถานะควบคุมกระบวนการแปลงใน A-D converter (IC_9) คอมพิวเตอร์สามารถตรวจ (check) กระบวนการแปลงสัญญาณว่าเสร็จสิ้นโดยการอ่านสถานะ (STATUS; 0=conversion complete and data available for reading; 1= conversion not complete) เมื่ออินพุท (RUN) เป็นลอจิก "high" ไซเคิลของการแปลงสัญญาณจะเริ่มขึ้นเองทุก ๆ 2 ms เมื่อสถานะเปลี่ยนเป็น "low" การ run ภายใน ADC จะเป็น autozero procedure ซึ่งทำที่ 1.75 micro sec คอมพิวเตอร์สามารถอ่านผลการแปลงสัญญาณระหว่างเวลาพักนี้ โดยปกติ converter ต้องการมากกว่า 2 ms สำหรับการทำให้สำเร็จของการแปลงสัญญาณและ autozero phase เวลาในการแปลงสัญญาณจริงเป็น shorter ซึ่งขึ้นอยู่กับค่าที่วัดได้ในการแปลงสัญญาณเฟส (phase) ส่วนที่มากเกินไปสามารถที่จะข้ามไปได้โดยการทำ RUN ให้เป็น "low" ในทันทีหลังจากทำการดีเทค (detect) ระดับ "low" บน STATUS converter จะให้ค่า auto

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 แสดงวงจรของการ์ดขยาย อินพุท/เอาว์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

zero phase และพร้อมที่จะเริ่มในการแปลงสัญญาณครั้งต่อไปเมื่อ RUN ถูกทำให้เป็น "high" สำหรับวิธีการดำเนินการต่าง ๆ จะถูกแสดงไว้ใน flowchart ในรูปที่ 2.14 อินพุทโวล์ทเตจควรที่จะคงที่ในระหว่าง A-D Conversion มีสถานะเป็น"1"(STATUS เป็น "1")ตัวอย่างเช่นวงจรควบคุมสัญญาณโดยสัญญาณ STATUS ADC จะเป็นตัวปรับค่าโดย P1 โวล์ทเตจที่เปรียบเทียบอินพุทจะถูกเซต(set) ให้เป็น 2.048 V. ดังนั้น "full-scate" อินพุทโวล์ทเตจเป็น 4.096 V. (=2U ref) data sheet ของ ICL7109 ควรที่จะต้อง consuite ก่อนที่จะทำการเซตค่า reference voltage กับโวล์ทเตจอื่น ๆ ที่นำมาใช้

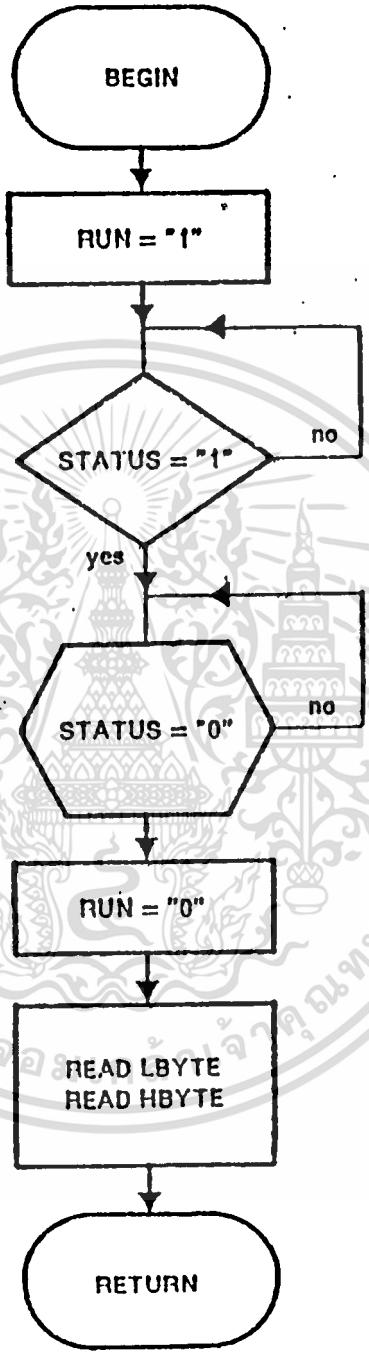
A-D converter(IC_9)ภายในมีอินพุทโวล์ทเตจจาก 8 แชนแนล analogue multiplexer (IC_{13}) การเลือกแชนแนลอินพุทให้แสดงผลผ่านทางพอร์ท B ใน PPI (IC_5) การเลือกที่จะทำสัญญาณทั้ง 3 จาก converter ไปยัง analogue อินพุทโวล์ทเตจจะไปโดยผ่านทางพอร์ท B สัญญาณนี้ใช้ในการควบคุมexternal analogue output multiplexer

D-A Converter(IC_{10})เป็นตัวจ่าย analogue output current ซึ่งเปลี่ยนไปเป็นโวล์ทเตจ โดย A_1 ขณะที่ A_2 จะต้องมีผ่านการวัดผลของเอาว์พุทโวล์ทเตจ ซึ่งอยู่ในช่วง -Umax ถึง +Umax อย่างแท้จริงการทำ AS712 Analog Device มีข้อแนะนำคือการเท่ากันของ R_7,R_8 และ R_9 โดยจะต้องต่างกันไม่เกิน 0.01% ในทางปฏิบัติสามารถที่จะประมาณค่า โดยอนุโลมให้วัดผลโดยใช้ digital ohmmeter เลือกค่ารีซิสเตอร์ทั้ง 4 ให้ได้ค่าเท่ากันหรือที่เหมาะสมในการใช้งานได้จริงค่าที่ใช้ 20 K 1% R_7 ทำหน้าที่ต่อรีซิสเตอร์(resister) สองตัวแบบขนาน (parallel) ผลที่จะเกิดขึ้น ภายหลังของค่าที่หักเหของรีซิสเตอร์บน analogue output voltage (U_{am}) ซึ่ง U_{am} หาได้จากสมการ

$$U_{am}=U_{ref}[(n/4096)*(R_9/R_7)-(R_9/R_8)] \quad \text{Volt}$$

ซึ่งจะแสดงให้เห็นถึงผลกระทบของอัตราส่วน ของ R_9/R_8 กับระดับศูนย์ของเอาว์พุทโวล์ทเตจเมื่ออัตราส่วนถูกหักเหไปจาก 1 ชดเชยค่าโดยปรับ P_2 สำหรับอัตรา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 แสดง flowchart ของการควบคุมการแปลง analogue-digital

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนระหว่าง R_9/R_7 เป็นตัวกำหนดค่าความแตกต่างระหว่างค่าเอาว์พุทโวล์ทเตจสูงสุดและต่ำสุดผลที่ได้จากอัตราส่วนที่ดีที่สุดเอาไปใช้งานที่ขา 2

ภายใน D-A converter ก็จะมีreference voltage จาก external source (IC_{12}) เพราะ internal source ของ ADC (IC_9)ไม่เหมาะสมในการเอาไปใช้งาน DAC ปรับได้ 2 ค่า คือค่าศูนย์โดยปรับ P_2 และค่า maximum output voltage โดยปรับ P_3 R-C filter ที่ analogue output จะถูกเปลี่ยนจากสัญญาณ analogue ไปเป็น digital interference ควรที่จะบันทึกค่า R-C time ของ filter บางทีจะได้ สังเกตการเปลี่ยนแปลงเมื่อDAC ทำงานที่ "top speed" สำหรับแหล่งจ่าย(supply)บน I/O extension card ต้องใช้ supply ที่มีความแม่นยำสูงเพราะมีความสำคัญมากsupply จะต้องจ่ายให้กับวงจรเท่าที่ต้องการซึ่งเป็นไฟ DC 5 V. ที่ส่งไปบนบัส

โครงสร้างของการ์ด

I/O card นี้เมื่อเทียบกับการ์ดอื่น ๆ จะมีโครงสร้างง่ายๆ ไม่ยุ่งยากนักเป็นงานที่ต้องใช้ความสามารถ, ความระมัดระวังและต้องพิถีพิถันมากในการบัดกรีซึ่งแนะนำให้ใช้ socket แทนการบัดกรีขา IC โดยตรง ในรูปที่ 2.15 แสดงลายวงจร, ตำแหน่งอุปกรณ์และตำแหน่ง supply ผ่านส่วนจุดเสียบที่จะต่อเข้ากับสล็อตบนเมนบอร์ด (Readers Services) เป็นลักษณะบัส contacts ส่วนที่เป็นลายทองแดงของวงจรบนแผ่นวงจรนั้นจะถูกเคลือบด้วยฉนวนเพื่อป้องกันการลัดวงจร (short circut)สำหรับ $IC_{14}...IC_{17}$ ต้องใช้ voltage regulatorในการจ่ายไฟให้ควรระวังการบัดกรีวงจรระหว่างเศษตะกั่ว หรือโลหะของ IC_{15}, IC_{17} ส่วนประกอบของ R_{10} และ C_8 อาจจะใช้ phono socket K_3 ก็ได้ซึ่งควรใส่ได้พอดี

การปรับแต่งและทดสอบการ์ด I/O extension card สามารถที่จะใช้โปรแกรม GWBASIC ในการทดสอบการทำงานของการ์ด ซึ่งโปรแกรมนี้ได้แสดงไว้ข้างล่าง

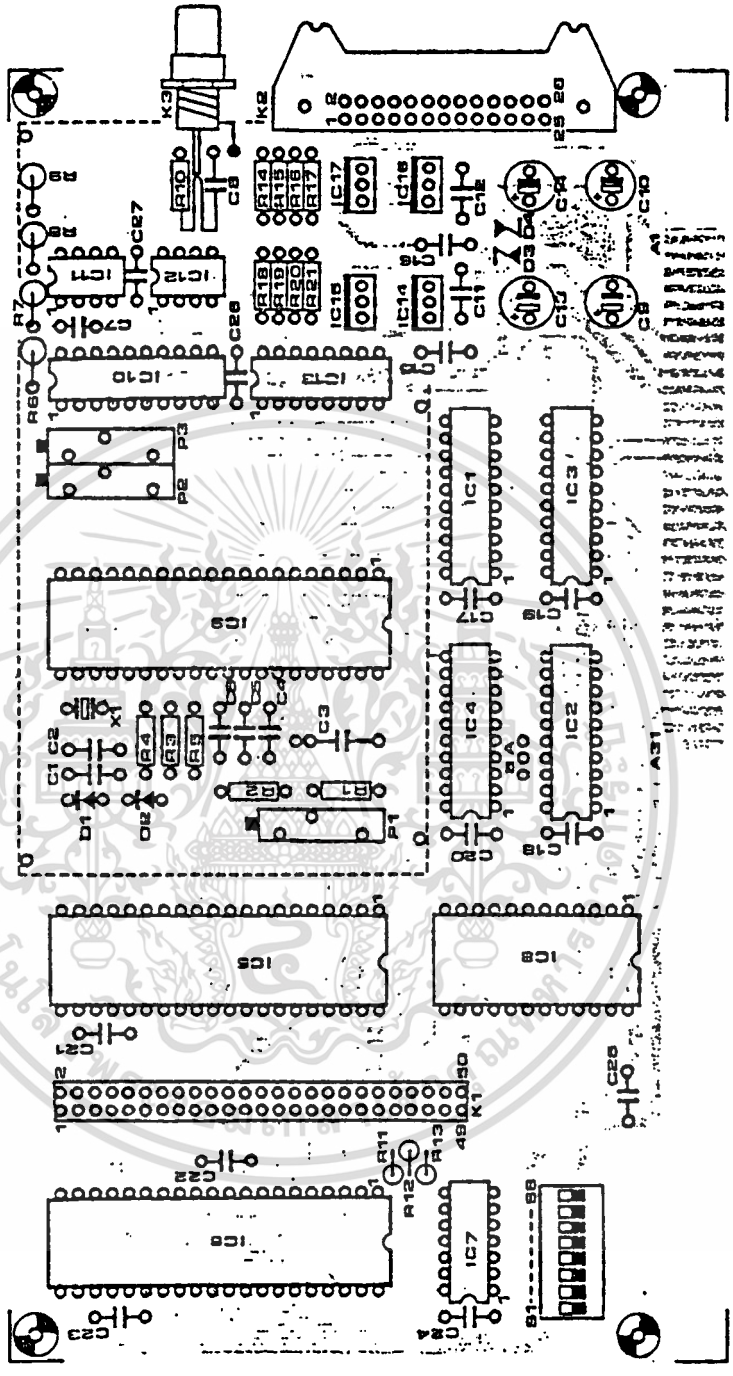
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
10 ' ..................................................... ibmio interface test
20 X=0: ' ............... address initialisation  0: &H300-&H30F   1: &H310-31F
30 X=&H300+X*&H10
40 ' ................................................ DAC AND ADC addresses
50 AH=X+1: 'MS-byte
60 AL=X+2: 'LS-byte
70 A=X+4: E=X+5: B=X+6: C1=X+7: ' ............................. I/O addresses
80 C=X+8: F=X+9: D=X+10:C2=X+11
90 T0=X+12:T1=X+13:T2=X+14:C3=X+15
100 DAT =0
110 OUT C1,&H80 ' ..................................... E output A and B output
120 OUT C2,&H98: ' ..................................... F input  C and D input
130 OUT E,DAT AND 127: ' ................ left justified data input for the ADC
140  X3=1
150 OUT C3,(0*64+1*16+3*2+1): ' ................................ set counter 0
160 OUT C3,(1*64+1*16+3*2+1): ' ................................ set counter 1
170 OUT C3,(2*64+1*16+3*2+1): ' ................................ set counter 2
180 OUT T0,X3: ' ..................................... start counters
190 OUT T1,X3: ' ..................... check timer outputs with an oscilloscope
200 OUT T2,X3
210 ' ..................................................... test I/O ports
220 CLS: LOCATE 23,1:PRINT "Testing I/O"
230 LOCATE 10,1
240 F=0
250 FOR I=0 TO 255
260 OUT A,I: OUT B,I
270 GOSUB 800
280 IF INP (C)<>X THEN F=F+1: PRINT "B out to C in error. Output was: ";I
290 IF F>10 THEN GOTO 310
300 IF INP (D)<>X THEN F=F+1: PRINT "A out to D in error. Output was: ";I
310 IF F>10 THEN I=255
320 NEXT I
330 OUT C1,&H99: ' ..................................... A and B input
340 OUT C2,&H82: ' ..................................... C and D output
350 FOR I=0 TO 255
360 OUT C,I: OUT D,I
370 GOSUB 800
380 IF F>10 THEN GOTO 420
390 IF INP (B)<>X THEN F=F+1: PRINT "C out to B in error. Output was: ";I
400 IF F>10 THEN GOTO 420
410 IF INP (A)<>X THEN F=F+1: PRINT "D out to A in error. Output was: ";I
420 IF F>10 THEN I=255
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
430 NEXT I
440 OUT C2,&H9B: ' ..... C and D input
450 LOCATE 23,1
460 IF E=0 THEN PRINT "I/O ok      " ELSE PRINT "I/O not ok!!!  "
470 LOCATE 1,1: PRINT "ADC INPUT IS:";: X2=0
480 ' ..... testing and adjusting ADC
490 ANALOG=0: ' ..... selected multiplexer input
500 DAT=(ANALOG OR 8) OR (DAT AND 247): ' ..... set run bit
510 OUT E,DAT
520 IF INP(F) AND 1 =0 THEN 520
530 IF INP(F) AND 1 =1 THEN 530
540 DAT=ANALOG OR (DAT AND 247): ' ..... reset run bit
550 OUT E,DAT
560 X1= ((INP(AH) AND 48)) : X2= (((INP(AH) AND 15) *256 + INP(AL)))
570 IF (X1 AND 16) = 16 THEN PRINT "overflow     ": GOTO 610
580 IF (X1 AND 32) =0  THEN X2= -X2
590 PRINT "  ";:PRINT USING "#####.#";((X2 * 2000!)/ &H800) ; :PRINT"mV  "
600 LOCATE 7,1: PRINT "ADJUST P1 UNTIL READING IS IN ACCORDANCE WITH MULTIMETER"
610 LOCATE 9,1: PRINT "PLEASE SPACE TO CHECK AND ADJUST DAC
620 IF INKEY$()" " THEN 470
630 ' ..... testing and adjusting DAC
640 LOCATE 7,1: PRINT "
650 OUT E,DAT AND 127
660 OUT AH,&H80: OUT AL,0
670 LOCATE 1,1:PRINT "ADJUST P2 FOR DAC OUTPUT OF 0.0 mV
680 LOCATE 9,1: PRINT "PRESS SPACE FOR THE NEXT DAC CHECK"
690 IF INKEY$()" " THEN 690
700 OUT AH,&HFF: OUT AL,&H0
710 LOCATE 1,1: PRINT "ADJUST P3 FOR DAC OUTPUT OF 3.998 V          "
720 LOCATE 9,1: PRINT "PRESS SPACE FOR THE NEXT DAC CHECK"
730 IF INKEY$()" " THEN 730
740 OUT AH,&H0: OUT AL,&H0
750 LOCATE 1,1: PRINT "THE OUTPUT OF THE DAC SHOULD NOW READ -4.000 V"
760 LOCATE 9,1: PRINT "PRESS SPACE TO END PROGRAM
770 A$=INKEY$: IF A$="" THEN 770
780 IF A$()" " THEN 650
790 CLS: END
800 ' ..... reorganizing bits
810 X=0
820 FOR J=0 TO 7
830 IF (I AND (2^J))() 0 THEN X=2^(7-J)+X
840 NEXT
850 RETURN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 แสดงลายวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรในส่วนต่างๆ ของการ์ด

ในส่วนนี้จะเป็นวิธีการออกแบบวงจรที่ใช้ในส่วนต่างๆ ของการ์ด ซึ่งจะแบ่งออกได้เป็นส่วนต่าง ๆ ดังนี้ 1) ส่วนควบคุมการกำเนิดความถี่ 2) ส่วนควบคุมการติดต่อกับเครื่อง IBM 3) ส่วนควบคุมการติดต่อกับอุปกรณ์ภายนอก 4) ส่วนควบคุมการแปลงสัญญาณ 5) ส่วนควบคุมอุปกรณ์ภายนอก 6) ส่วนของ POWER SUPPLY

ส่วนควบคุมการสร้างความถี่

ในการสร้างความถี่ที่ใช้ในชิ้นงานนี้ใช้ IC XR2206 ซึ่งเป็นไอซีสำเร็จรูปที่ใช้ทำฟังก์ชั่นเจนเรเตอร์ซึ่งจะสามารถสร้างสัญญาณต่าง ๆ ได้คือ sinewave. square wave, trainangle wave นอกจากนี้ยังนำไปประยุกต์ใช้เป็น FM, AM FSK (frequency shift keying) สร้างสัญญาณ pulse และ ramp ฯลฯ ซึ่งสำหรับ XR2206 สามารถที่จะสร้างความถี่ได้ตั้งแต่ 0.01 Hz ถึง 1 MHz ความเพี้ยนต่ำ และมีค่าความถี่ที่แปรแปลี่ยนกับความต่างศักย์ควบคุมภายนอกเป็นเชิงเส้น (linear sweep) ถึง 2000:1 ของย่านความถี่ใน IC XR2206 จะประกอบด้วย function plot 4 function คือ VCO (voltage control oscillator) วงจรควบคุมอานะลอก วงจรปรับแต่งสัญญาณชาย (analog multipler+ sine shaper), วงจรบัฟเฟอร์ (unity gain buffer amplifier) และชุดตัดต่อกระแส (set of current switch) ซึ่งมีหลักการดังนี้ VCO จะสร้างความถี่ต่าง ๆ ตามกระแสอินพุท ซึ่งได้จากความต้านทานที่ใช้ bias กระแสก็จะได้ความถี่ตามสมการ t= 1/RC ชุดตัดต่อกระแสไว้สำหรับทำ FSK สัญญาณ pulse และสัญญาณ ramp วงจรคูณอานะลอก และวงจรปรับแต่งสัญญาณชายเนื่องจาก VCO จะทำให้สัญญาณรูปสี่เหลี่ยมออกมาจึงต้องมีวงจรปรับแต่งสัญญาณเพื่อจะได้สัญญาณรูปชายมีความคม ความเพี้ยนต่ำ และมีฮาร์โมนิคน้อยโดยมีส่วนปรับแต่ง 2 ชุด คือการปรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

รูปสัญญาณ (waveform adjust) และการปรับความสมมาตร (symmetry adjust) ซึ่งสามารถทำได้ถึง 0.5 % ส่วนวงจรคูณจะเป็นวงจรเพื่อขยายสัญญาณ และในส่วนสุดท้าย คือวงจรบัฟเฟอร์เพื่อใช้ขับกระแสของสัญญาณที่ได้

ส่วนควบคุมการติดต่อกับ IBM/PC

ในส่วนนี้มีความหมายก็คือ การถอดระหัสแอดเดรสของ CPU เพื่อที่จะสามารถทำให้ชิ้นงานนี้ติดต่อกับคอมพิวเตอร์ได้ ซึ่งอุปกรณ์ที่ทำหน้าที่นี้ก็คือ IC PAL (programmable array logic) ซึ่งจะใช้ เบอร์ 16L8 ตามความหมายของเบอร์นี้คือจะมีจำนวนอินพุทอยู่ 10 เส้น และเอาว์พุท 8 เส้น และจำนวนอินพุทที่สามารถโปรแกรมได้อีก 6 เส้น ภายในตัว IC จะประกอบด้วย gate AND, OR, INVERT โดยในการโปรแกรมมีลำดับขั้นตั้งต่อไปนี้

1) เขียนสมการ Boolean ที่ต้องการ
2) กำหนดตำแหน่งหน้าที่ของแต่ละขาลงใน logic diagram
3) ทำการ mark จุดลงบน logic diagram ตามสมการ Boolean ที่เขียนไว้
4) ใช้เครื่อง Burn PAL ทำการบรรจุโปรแกรมในการควบคุมลงไป
5) ทดสอบโดยการป้อนอินพุทตามสมการ Boolean แล้ววัดเอาว์พุทที่ได้ออกมาว่าตรงตามที่ต้องการหรือไม่

ในการเขียนสมการ Boolean นั้นจะต้องรู้ว่าสัญญาณเอาว์พุทที่ต้องการมีอะไรบ้าง และเอาว์พุทต่าง ๆ เหล่านั้นมีอินพุทอะไรที่เกี่ยวข้อง ซึ่งในโครงงานนี้ต้องการสัญญาณที่จะควบคุมดังนี้คือ

1) สัญญาณ CS ของ 8255 ต้องการลอจิก "0" จะสร้างสัญญาณเป็น PPI1 และ PPI2
2) สัญญาณ CS ของ 8253 ต้องการลอจิก "0" จะสร้างสัญญาณเป็น PIT
3) สัญญาณ WRITE DAC ต้องการลอจิก "0" จะสร้างสัญญาณ DAC
4) สัญญาณ CS/LOAD ของ ADC ต้องการลอจิก "0" จะสร้างสัญญาณ ADC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5) สัญญาณ E ในการเปิด gate Tri-State แบบ Bi-Directional

ซึ่งจะพบว่าสัญญาณที่ต้องการมีจำนวนมากถ้าเราใช้ gate ธรรมดาก็คงจะสิ้นเปลือง และไม่สะดวกจึงใช้ IC PAL มาทำหน้าที่นี้แทน โดยในการสร้างสมการ Boolean นั้นเราจะสร้างสมการของสัญญาณ E ก่อน เนื่องจากเป็นสัญญาณร่วมของสัญญาณอื่น ๆ สัญญาณ E (enable) นี้จะใช้ในการเปิด gate เพื่อทำการอ่านและเขียนบนบัสข้อมูล ในการถอดระหัสแอดเดรสนั้นเราจะต้องดูว่า I/O Map จะว่างช่วงไหนซึ่งจะมีให้เลือกใช้ได้หลายช่วงแต่สำหรับโครงงานนี้ จะใช้แอดเดรสในช่วง 0300H-0377H โดยทำการดีโค้ดแอดเดรสที่ 0300H-030FH และที่ 0310H-031FH ซึ่งในการเลือกทำได้ โดยการ jump สายบนการ์ด สัญญาณ E จะเกิดขึ้นจากการถอดระหัสแอดเดรส ดังนี้คือ

A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
1	1	0	0	0	0	X	X	X	X

ซึ่งในการสร้างสัญญาณ E เราจะนำเอา A4-A9 มาทำ โดยจะพบว่าในการที่จะทำการถอดรหัสแอดเดรสนั้นจะต้องใช้สัญญาณ AEN มาร่วมด้วย เพราะเหตุว่าในกรณีที่ไม่ต้องการจะติดต่อกับการ์ดนี้สัญญาณ AEN ก็จะแอคทีฟที่ ลอิก "1" ซึ่งเป็นขบวนการ DMA เพื่อที่จะป้องกันไม่ให้ทำการอ่านหรือเขียนข้อมูลออกมาที่บัสข้อมูล ซึ่งจะทำให้เกิดความผิดพลาดขึ้นได้ ส่วนในการควบคุมของบัสข้อมูลนั้นจะพบว่ามีทั้งการอ่าน และเขียนข้อมูลฉนั้นในขบวนการนี้ถ้าต้องทำการเขียนข้อมูลลงในบัสข้อมูลนั้นจะพบว่าสัญญาณของ E นี้ต้องแอคทีฟตลอดไม่ว่าจะเป็นขบวนการอ่าน หรือขบวนการเขียน ดังนั้นจะต้องนำเอาสมการของการอ่านมาทำการ OR กับสมการของการเขียนจะได้สมการคือ

E = A9.A8.A7.A6.A5.A4.AEN.IORD+A9.A8.A7.A6.A5.A4.AEN.IOWR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยสัญญาณนี้ปกติเราต้องการแอคทีฟที่ลอจิก "0" ฉะนั้นเราจึงเขียนสมการของ E ใหม่ เพื่อให้เข้าใจได้โดยที่เอาสมการนี้ได้ Mark ลงใน Fuse Map จะเป็นตำแหน่งที่ Fuse ยังคงอยู่นอกนั้น Burn ทิ้งหมด

E = A9.A8.A7.A6.A5.A4.AEN.IORD+A9.A8.A7.A6.A5.A4.AEN.IOWR

เราจะเอาสัญญาณ E เป็นส่วนร่วมในการสร้างสัญญาณอื่น ๆ ดังต่อไปนี้ ในการสร้างสัญญาณ CS ของ 8255 สัญญาณ Write, Read Adc และ DAC, สัญญาณ CS ของ 8253 ดังนั้นเราจะต้องทำการแบ่งแอดเดรสเพื่อที่จะใช้ในการดีโค้ดต่าง ๆ โดยในที่นี้ได้จัดขบวนการติดต่อ ดังตารางข้างล่าง

Address (HEX)	Read	Write
3x0	not allowed	not allowed
3x1	MS byte of ADC	MS byte of ADC
3x2	LS byte of ADC	LS byte of ADC
3x3	not allowed	not allowed
3x4	port A	port A
3x5	port E	port E
3x6	port B	port B
3x7	not allowed	control register IC_5
3x8	port C	port C
3x9	port F	port F
3xA	port D	port D
3xB	not allowed	control register IC_6
3xC	Timer 0	Timer 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3xD	Timer 1	Timer 1
3xE	Timer 2	Timer 2
3xF	not allowed	control register IC_8

Note: x= 0 หรือ 1 ขึ้นอยู่กับการ set jump short บนการ์ด

ซึ่งเมื่อดูตำแหน่งแอดเดรส ในการดีโค้ด แล้วพบว่าในการที่จะทำการเลือกการใช้งานอุปกรณ์แต่ละตัวที่อยู่บนการ์ดนั้นจะเปลี่ยนแปลงเฉพาะตำแหน่ง A3, A2 โดยเราต้องการตามตารางต่อไปนี้

A3	A2	OUTPUT
0	0	ADC, DAC
0	1	PPI1
1	0	PPI2
1	1	PPT

ตาราง แสดงค่าของ A3, A2

จากตารางเราจะได้สมการ Boolean ของแต่ละสัญญาณเป็น

RDADC = IORD.A2.A3.E

WRDAC = IOER.A2.A3.E

PPI1 = A2.A3.E

PPI2 = A2.A3.E

PIT = A2.A3.E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเราได้สมการ Boolean มาเรียบร้อยขั้นต่อไป คือการกำหนดตำแหน่งลงบน logic Diagram ของ PAL 16L8 ก่อนดังต่อไปนี้

ขา	ตำแหน่ง	ขา	ตำแหน่ง
1	A2	11	AEN
2	A3	12	PIT
3	A4	13	PPI1
4	A5	14	PPI2
5	A6	15	A8
6	A7	16	IOO
7	A9	17	E
8	IORD	18	WRDAC
9	IOWR	19	RDADC
10	END	20	VCC

ขั้นต่อไปจะทำการ Mark ตำแหน่งลงใน Fuse Map โดยจะใช้คุณสมบัติของ IC PAL ที่ได้กล่าวมาแล้วในหัวข้อทฤษฎี

โดยที่ IC PAL 16L8 นี้ภายในถ้า Fuse ยังไม่ถูก Burn ณ. จุดนั้นจะมีภาวะลอจิก "0" ส่วนตำแหน่งใดที่ถูก Burn ที่จุดนั้นจะมีสภาวะ ลอจิก "1" ซึ่งเมื่อนำเอาสมการ Boolean ที่ได้มา Mark ลงใน Fuse Map ดังนี้

ในกรณีของสมการ E โดยจะต้องมีหลักอยู่ว่าตามสมการที่ได้นั้นจะเป็นตำแหน่งที่ Fuse ไม่ถูก Bune (หรือคือจุด Mark) นอกเหนือจากนั้นจะ Burn ทั้งหมด (ในlineเดียวกัน) จากการกำหนดตำแหน่งขาเราเลือกขา 17 เป็นตำแหน่งขา E วิธี Mark จะเป็นดังนี้ ณ. Row ที่ 17 และ colum ที่ 4 จะเป็นตำแหน่งของ A4, colum ที่ 8 เป็นตำแหน่งของ A5, colum ที่ 12 เป็นตำแหน่งของขา A6, cloum ที่ 16 เป็นตำแหน่งของ A7 ทำการไล่ไปทีละตัวก็จะได้ ดังรูป 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะพบว่าขาที่ไม่ได้ถูก Burn เลยเราจะแทนที่ด้วยเครื่องหมายกากบากที่อยู่ใน AND gate และในที่นี้ ณ.ที่ขา 15 อยู่ตรงเอาว์พุทของ Tri-State ซึ่งจะพบว่า IC ตัวนี้จะมีขาที่ทำหน้าที่เป็นได้ทั้งอินพุท และเอาว์พุท โดยเราต้องการขา 15 ทำหน้าที่เป็นอินพุทดังนั้นสัญญาณที่ไปเปิด Gate Tri-State จะต้องเป็นลอจิก "0" เพราะเหตุว่าจะไม่ให้อินพุทของ Tri-State มากวนกันได้จึงต้องทำให้ Fuse ยังคงอยู่

ขั้นต่อไปเมื่อทำการ Mark จุดลงบน Logic Diagram (หรือ Fuse Map) แล้วก็นำไปเข้าเครื่อง Burn PAL ก็จะสามารถบรรจุสมการ Booleanแล้วทำการทดลองเป็นใช้ได้

ส่วนการติดต่อกับอุปกรณ์ภายนอก

ในส่วนนี้จะเป็นการออกแบบ การติดต่อกับอุปกรณ์ภายนอกให้ 32 I/O และอีกทั้งต้องการสัญญาณที่ใช้ในการควบคุมภายในระบบอีกซึ่งเมื่อรวมกันแล้วจะต้องใช้ gate จำนวนมากเราจึงเลือกใช้ชิฟ IC สำเร็จรูปทำหน้าที่ในส่วนนี้ คือ IC 8255 ซึ่งภายในมี 3 พอร์ทสามารถโปรแกรมให้เป็นอินพุท หรือเอาว์พุทได้ สำหรับสัญญาณต่าง ๆ ที่เราต้องการมีดังนี้คือ

1) สามารถติดต่อกับอุปกรณ์ภายนอกไม่ว่าจะเป็นอินพุท หรือได้ทั้งหมด 32 แชนแนล
2) สัญญาณควบคุมการเลือกแชนแนล ของภาคแปลง สัญญาณ Analog เป็น Digital
3) สัญญาณควบคุมในการเริ่มแปลงสัญญาณ Analog เป็น Digital
4) สัญญาณที่ใช้ในการตรวจสอบ Status ในภาค ADC

ในส่วนแรกนั้น เราจะใช้เป็นตัวทำหน้าที่ในการติดต่อกับอุปกรณ์ภายนอกได้ 32 แชนแนล เราจึงใช้ทั้งหมด 4 พอร์ท โดยกำหนดเป็นพอร์ท A,B,C,D ซึ่งสามารถที่จะควบคุม หรือโปรแกรมให้เป็นได้ทั้งอินพุท และเอาว์พุทด้วย software

ส่วนที่ 2 นั้นจะเป็นสัญญาณในการควบคุมการเลือกแชนแนลในที่นี้สามารถที่จะรับอินพุทเข้ามาได้ 8 แชนแนล ซึ่งจะสร้างเป็นสัญญาณ MUXADC 0-2 โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถที่จะทำการผ่านสัญญาณในแต่ละแชนแนลได้ด้วยโปรแกรมที่ใช้ควบคุม

ส่วนที่ 3 เป็นส่วนที่ควบคุมในภาค ADC ที่จะเริ่มทำการแปลงสัญญาณอินพุทเมื่อไหร่ โดยถ้าเราส่งลอจิก "0" ก็เป็นสภาวะที่ยังไม่แปลง แต่ถ้าเป็นลอจิก "1" แสดงว่าเริ่มทำการแปลงสัญญาณ ในที่นี้จะสร้างสัญญาณ RUN

ส่วนที่ 4 จะเป็นอินพุทใช้ในการตรวจสอบสัญญาณจากภาค ADC เป็น "0" แสดงว่าทำการแปลงสัญญาณเรียบร้อยแล้ว จึงจะส่งสัญญาณไปทำการอ่านจากภาค ADC ถ้าเป็น "1" ก็จะทำการตรวจสอบจนกว่าจะได้เป็น "0"

ส่วนการแปลงสัญญาณ DAC

ในการแปลงสัญญาณ Digital เป็นสัญญาณ Analog ในส่วนนี้เราจะใช้ IC PM7541 ซึ่งมีความละเอียดถึง 12 บิท หรือเท่ากับ 2^{12} = 4096 ระดับ เป็นแบบเชิงเส้น ภายในตัวมันจะอาศัยหลักการของ R, 2R Ladder โดยที่สัญญาณอินพุทจะเอามาจากเอาท์พุทของ 8255 พอร์ท A และพอร์ท C บน เหตุที่ต้องใช้ขนาดถึง 12 บิท ก็เพราะว่าในการส่งแรงดันไปควบคุมในภาคกำเนิดความถี่นั้น จะต้องมีความละเอียดพอสมควร เพื่อที่จะสามารถกำเนิดความถี่ได้ตามต้องการ

ซึ่งลักษณะของตัวมันมีการทำงานเป็นแบบ Bipolar Binary นั่นก็คือ อินพุทที่เป็น Binary นั้นสามารถที่จะควบคุมให้ DAC ทำการแปลงรหัสสัญญาณให้เอาท์พุทออกมาได้ทั้งค่าบวกและค่าลบ หรืออย่างใดอย่างหนึ่งก็ได้ ซึ่งอยู่กับลักษณะการจัดวงจร ในที่นี้เราจะอาศัยวงจรในคู่มือของบริษัทผู้ผลิต จะทำการจัดวงจรให้ทำงานแบบ Bipolar Binary ซึ่งแรงดันเอาท์พุทที่ได้จะมีค่าทั้งบวกและลบ โดยการป้อนสัญญาณดิจิตอล เข้าทางด้านอินพุทของ PM7541 ดังแสดงในตาราง เป็นการแสดงความสัมพันธ์ระหว่างสัญญาณดิจิตอล กับแรงดันเอาท์พุทที่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Digital Input	Nominal Analog Output
111111111111	-0.99951 V_{ref}
100000000001	-0.00049 V_{ref}
100000000000	0
010000000000	+0.50000 V_{ref}
000000000000	+1.00000 V_{ref}

ตาราง แสดงความสัมพันธ์ระหว่างข้อมูลดิจิตอลกับแรงดันเอาท์พุท

ซึ่งจากตารางความต้องการของเรา ต้องการที่จะให้ได้แรงดันเอาท์พุทสูงสุดที่ใช้ในการควบคุมการกำเนิดความถี่มีค่าเท่ากับ 10 โวลท์ เป็นแรงดันไฟบวก ดังนั้นจากตารางจะทำให้เรารู้ว่า สัญญาณดิจิตอลที่ต้องการเพื่อให้แรงดันเอาท์พุทที่ต้องการจะอยู่ในช่วง 000H จนถึง 800H ซึ่งก็จะทำให้เราได้แรงดันเอาท์พุทที่มีค่าระหว่าง 0 ถึง 10 โวลท์ ไปใช้ควบคุมการกำเนิดความถี่ได้ โดยในการเซตค่าของ PM7541 เราจะต้องทำการป้อนสัญญาณดิจิตอล เข้าทางด้านอินพุทของ PM 7541 มีค่าเท่ากับ 000H แล้วทำการจับที่เอาท์พุทของวงจร อ่านค่าทำการปรับตัวต้านทาน R1 จนกว่าที่จะอ่านค่าแรงดันเอาท์พุทที่ได้ตรงตามที่ต้องการ (ในที่นี้ คือ 10 โวลท์) ความละเอียดของวงจรขึ้นอยู่กับการเซต ค่าตัวต้านทาน 10 K ที่ต่ออยู่ทางด้านเอาท์พุทของ PM7541 ซึ่งจะต้องให้มีความละเอียดพอควรและค่าความต้านทานนี้จะต้องมีค่าที่ไม่ต่างกันมากนักในที่นี้จึงใช้ตัวต้านทานที่มีความผิดพลาด 1 เปอร์เซ็นต์ ในการส่งข้อมูลออกมาทางบัสข้อมูลนั้นจะพบว่าเราจะต้องทำการ Latch ข้อมูลก่อนป้อนเข้า PM7541 ก่อนเพื่อที่จะสามารถหยุดข้อมูล หรือต้องการดูได้ในแต่ละช่วงในที่นี้เราจึงได้ใช้ 74LS373 ซึ่งเป็น D F/F เราจึงใช้ 2 ตัว เพราะเหตุว่า DAC นั้นมีขนาด 12 บิท ดังนั้นเราจึงต้องทำการดีโค้ดสัญญาณ เพื่อที่จะส่งข้อมูล High Byte และ Low Byte ไปให้กับ PM7541 ทำการแปลง ซึ่งการดีโค้ดจะแสดงได้ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A1	A0	ENH	ENL
0	0	0	0
0	1	1	0
1	0	0	1
1	1	0	0

ตาราง แสดงการถอดรหัสสัญญาณในการส่งข้อมูลให้กับ PM 7541

จากตาราง เราสามารถทำการออกแบบวงจร โดยเราจะต้องดูตรงสภาะที่ให้เอาว์พุทเป็นลอจิก "1" ของสัญญาณ ENH ก่อนจะได้ A1.A0 แล้วนำไปสร้างวงจร

ซึ่งในที่นี้เอาท์พุทของ PM7541 นั้นเราจะให้มันทำหน้าที่เป็นตัวควบคุมการกำเนิดความถี่โดยจะนำแรงดันจากเอาท์พุทของ DAC ไปเข้าวงจรเปรียบเทียบเพื่อสร้างสัญญาณที่ใช้ควบคุมการกำเนิดความถี่ในส่วนของ sweep gen. อีกทีหนึ่ง

การออกแบบส่วนควบคุมอุปกรณ์ภายนอก

ในส่วนนี้จะเป็นการออกแบบวงจรเพื่อที่จะนำไปควบคุม อุปกรณ์ภายนอก ซึ่งเราจะพบว่าถ้านำเอาเอาท์พุทของพอร์ท 8255 ไปควบคุมอุปกรณ์ภายนอกนั้นพบว่าไม่สามารถทำได้แน่นอนเนื่องจากว่าแรงดันต่ำและถ้ายิ่งนำไป ควบคุมอุปกรณ์จำพวกใช้แรงดันเอซีแล้วย่อมเกิดปัญหาแน่นอน ซึ่งมีไฟสูงและเป็นไฟสลับอาจจะเป็นอันตรายต่ออุปกรณ์ภายในการ์ด และคอมพิวเตอร์ได้เราจึงทำการแยกระหว่างไฟสูงกับไฟต่ำออกจากกัน โดยเอาไฟต่ำไปควบคุมไฟสูงอีกทีหนึ่ง เราจึงใช้อุปกรณ์จำพวก Opto-Isolator หรือ Solid State Relay แต่ในที่นี้เราใช้ Solid State Relay ลักษณะวงจรที่ใช้จะเป็นดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของแหล่งจ่ายไฟ

ในส่วนนี้จะพบว่าเราควรจะเลือกใช้ แหล่งจ่ายไฟเท่าไหร่จึงจะเหมาะสมต่องานของเรา ซึ่งจะต้องทำการกำหนดความต้องการของแต่ละส่วนเพื่อให้ระบบทำงานได้อย่างมีประสิทธิภาพ เราจึงแบ่งออกเป็นส่วน ๆ ดังต่อไปนี้

แหล่งจ่ายไฟ	+12 V, 12 V	ต้องการที่จะจ่ายให้กับ Op-Amp ทุกตัวและ IC PM 7541 (จะใช้เฉพาะไฟบวก)
	+5 V	ต้องการที่จะจ่ายแรงดันให้กับอุปกรณ์จำพวก TTL
	+5 V, -5 V	ต้องการที่จะจ่ายให้กับ IC L7109, 4051

เมื่อทำการออกแบบเราพบว่ามีไอซี Regulate ที่สามารถจะจ่ายแรงดันไฟพวก และลบ 5 V ได้เราจึงเลือกเบอร์ 7805 ซึ่งจะได้เอาท์พุทเป็นไฟบวก และ 7905 จะได้เอาท์พุทเป็นไฟลบมาใช้งาน

ส่วนในการออกแบบแหล่งจ่ายไฟขนาด 10 V ซึ่งจะเป็นแรงดันไฟอ้างอิงคงที่ให้กับ PM7541 นั้น จะพบว่าทำไมเราไม่ใช้ IC Regulate ทำให้เอาท์พุท 10 V เลย เพราะเหตุว่าเอาท์พุทที่ออกมาจาก IC เหล่านี้จะไม่ได้ค่าตามที่บอกไว้จะผิดพลาดเล็กน้อยเพราะเหตุว่าไอซีเหล่านี้ที่มีขายตามท้องตลาดไม่ดีเท่าที่ควรเราจึงมาเลือกใช้ไอซีที่สามารถปรับแรงดันได้ตามความต้องการและมีความละเอียดกว่าจึงเลือกใช้เบอร์ LM-317 เหตุที่ต้องเลือกใช้ เพราะเหตุว่ามันจะให้เอาท์พุทที่ละเอียด และปรับแรงดันได้ตามความต้องการเพื่อที่จะสามารถจ่ายแรงดันคงที่ จริง ๆ ให้กับ PM7541 ซึ่งในการคำนวณหาค่าของอุปกรณ์ต่างๆ เฉพาะแหล่งจ่ายไฟอ้างอิง 10 V จะได้

จะพบว่าความต้องการเราต้องการแรงดันเอาท์พุทเท่ากับ 10 โวลท์ เราจึงใช้แรงดันอินพุทที่ให้กับไอซีตัวนี้เท่ากับ 12 โวลท์ และจากคู่มือของไอซีจะได้ V_{ref} = 1.25 V, I_{adj} = 50 uA และถ้าเราเลือกใช้ตัวต้านทาน R1 เท่ากับ 240 โอห์ม เราจะต้องเลือกค่าตัวต้านทานที่ปรับค่าได้ R2 เท่าไร จึงจะเหมาะสม คำนวณ หาแรงดันที่เอาท์พุทจะได้ว่า

$$V_o = V_{ref} + (I_1 + I_{adj}) * R_2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$I_1 = V_{ref}/R_1$

แทนค่า ลงในสมการ จะได้ว่า

$V_o = V_{ref} + [(V_{ref}/R_1) + I_{adj}] * R_2$

$V_o = V_{ref} + V_{ref} * R_2/R_1 + I_{adj} * R2$

$V_o = V_{ref} * (1 + R_2/R_2) + I_{adj} * R_2$

จะพบว่าจากสมการ นั้นค่าของ I_{adj} นั้นมีค่าน้อยมาก ๆ จากการหาค่าประมาณทำให้เทอมสุดท้ายมีค่าเป็นศูนย์ จะได้ว่า

$V_o = V_{ref} * (1 + R_2/R_1)$

ทำการแทนค่า ลงในสมการ จะได้ว่า

$10\ V = 1.25 * 1\ (1 + R_2/240)$

ย้ายข้างสมการ หาค่า R2 จะได้ว่า

$10/1.25 = 1 + R_2/240$

$R2 = (8-1) * 240 = 1680$ โอห์ม เลือกใช้ 2 K

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลที่ได้จากโครงงาน

สรุปได้ว่าในการควบคุมอุปกรณ์ภายนอกโดยใช้การ์ดนี้ต้องการเพียง 32 แชนแนล ซึ่งไม่ได้ถูกจำกัดโดยเราสามารถที่จะทำให้ได้มากกว่านี้ก็ได้โดยในการ์ดนี้ได้ทำสัญญาณในการควบคุมให้สามารถใช้ได้อีกตัวหนึ่ง โดยถ้าต้องการจะต้องทำการต่อภายนอกการ์ดเนื่องจากว่าไม่ได้เผื่อเนื้อที่ไว้ให้จากการทดลองการทำงานในส่วนนี้ก็เป็นไปตามที่ได้คาดหวังไว้ ส่วนในการใช้งานในการ์ดนี้ในส่วนของ DAC เราทำหน้าที่ 2 อย่างคือ กำเนิดแรงดันคงที่ และสร้างความถี่ชายเวฟ ซึ่งจากการทดลองการกำเนิดความถี่พบว่าส่วนที่สำคัญที่สุดก็คือส่วนที่ควบคุมการ sweep ในการทดลองนั้นพบว่าย่านความถี่ที่ใช้งาน โดยมีการให้เลือกใช้เมื่อทำการส่งข้อมูลไปควบคุมการกำเนิดความถี่นั้นตาม spec. อัตราการกำเนิดความถี่สูงจะเป็น 2000 เท่าของการกำเนิดความถี่ต่ำ ซึ่งจากการทดลองทำจะพบว่า range ของการ sweep แคบมาก ซึ่งอาจเป็นสาเหตุมาจาก ตัวเก็บประจุ หรือการเซตค่าในภาคควบคุมการ sweep

ข้อเสนอแนะในการพัฒนาโครงงาน

ในโครงงานนี้ได้ทำขึ้นก็เพื่อที่จะสามารถ ที่จะทำให้อุปกรณ์ภายนอกนั้นสามารถที่จะการติดต่อกับเครื่อง IBM/PC ได้ ซึ่งจากการประยุกต์ใช้งานแล้วนั้นไม่เพียงแต่จำกัดอยู่ที่ การควบคุมการ ปิด-เปิด อุปกรณ์ชนิด AC เพียงอย่างเดียว แต่สามารถที่จะประยุกต์ใช้งานได้อย่างมากมาย ขึ้นอยู่กับความต้องการของแต่ละบุคคล ซึ่งในส่วนสำคัญของการที่จะใช้ประโยชน์ของการ์ดนี้ให้ได้มากที่สุดนั้นก็ขึ้นอยู่กับซอร์ฟแวร์ (software) โดยถ้าเป็นไปได้ควรจะสามารถควบตุมอุปกรณ์ทั้งระบบภายในโรงงานไม่ได้เพียงแต่ควบคุมการ ปิด-เปิด อุปกรณ์เท่านั้น แต่ในส่วนของการสร้างสัญญาณรูปชาย จะพบว่ามันมีประโยชน์มาก ซึ่งถ้าเรานำสัญญาณนี้ไปใช้งานในด้านอื่นๆ ก็สามารถทำได้เช่นสามารถที่จะทำการหาผลการตอบสนองของวงจร filter ต่าง ๆ ก็ทำได้ ซึ่งในการหาผลการตอบสนองของวงจรเหล่านั้นจากการทดลองเรา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการป้อนความถี่ค่าหนึ่งแล้วทำการวัดแรงดันเอาว์พุทได้ค่า ค่าหนึ่งแล้วเอามาเข้าสมการ log เพื่อจะนำไป polt กราฟ โดยในการ์ดนี้ นั้นทำให้เกิดการ sweep สัญญาณ sinewave เราก็หาส่วน เพื่อเติมภายนอกอีกเล็กน้อยก็สามารถทำการหาผลการตอบสนองของวงจรเหล่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. ธานินทร์ ถาวรศาสนวงศ์, ทินกร ดุ๊ก. การอินเทอร์เฟส IBM/PC , PHYSICS CENTER.

2. ยืน ภู่วรวรรณ, วัฒนา เชียงกูล. ไมโครโปรเซสเซอร์ ไมโครคอมพิวเตอร์ (Z-80 micro processor), SCIENCE,ENGINEERING&EDUCATION CO,LTD. 2528.

3. COMPUTER LANGUAGE CENTER. การใช้งาน Z-80 , PHYSICS CENTER.

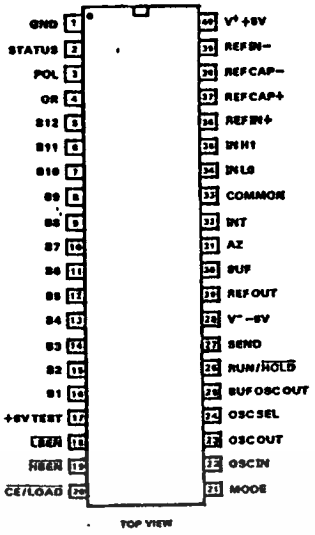
4. PERIPHERAL DESIGN HANDBOOK. INTEL, 1981.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12-bit ICL7109CPL



Supplied to RS by Harris Semiconductor

This is a high performance C-MOS low power integrating analogue to digital converter designed for easy interface to microprocessors. Data is output as 12-bit binary plus polarity and overrange in high and low order bytes. Three state outputs and a UART handshake mode allow both serial and parallel interfacing. A RUN/HOLD input and STATUS output can be used to monitor and control conversion timing. 40-pin d.i.l. package.

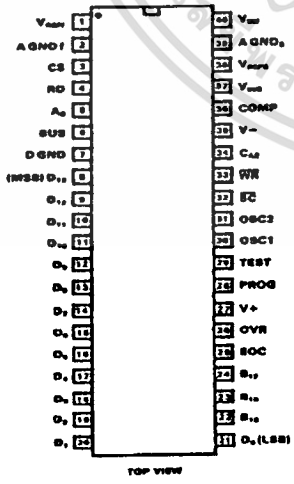
technical specification	
Supply voltage	±5 V
Analogue input voltage	V^+ to V^-
Vref output voltage typ.	−2·8 V
Conversion speed up to	30 per second
Non linearity max.	±1 count
Roll-over error	±1 count
Supply current typ.	700 µA

S.S.M. = 1

stock no.

648-769

14-bit ICL7115JCDL



Supplied to RS by Harris Semiconductor.

The ICL7115JCDL is a 14-bit resolution analogue to digital converter with no missing codes to 12 bits. Fully microprocessor bus compatible with standard write and read cycle timing and control signals. Fast 40 µs conversion together with an auto-zeroed comparator for low offset voltage. No gain and offset adjustments are necessary. 40-pin D.I.L. ceramic package.

technical specification	
Supply voltage	±4.5 V to ±6 V
Supply current max	6 mA
Linearity error	±0·018% of FSR
Analogue input range	0 to +5 V
Conversion time	40µs
Operating temperature range	0°C to +70°C

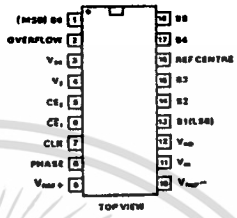
S.S.M. = 1

stock no.

648-753

C-MOS A to D

6-bit high speed 'flash' CA3306CE



Supplied to RS by Harris Semiconductor.

The CA3306CE device uses the flash (parallel) conversion technique to give a 15 MSPS rate when powered from a 5 V supply, with ½ LSB accuracy. The device has six latched-bit outputs plus overflow, and can be stacked for higher resolution, or used in parallel for double speed. The CA3306CE is supplied in a plastic 18-pin d.i.l. package.

typical parameters	
Supply voltage range	3 V to 7·5 V
Clock speed	10 MHz
Integral linearity error	±1/2 LSB max.
Differential linearity error	±1/2 LSB max.
Offset error	±1 LSB max.
Gain error	±1 LSB max.
IDD current	11 mA
Zener voltage	6·2 V
Operating temperature range	40°C to +85 °C

S.S.M. = 1

stock no.

648-652

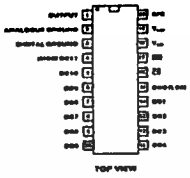
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

technical specification	
Operating supply voltage	5 V ±5%
Supply current (digital inputs at a defined logic level)	8 mA max.
Resolution	12 bits
Non-linearity	±½LSB max.
Differential non-linearity	±1 LSB max.
Setting time to ½LSB	2·0 µs max.
V_{REF} input resistance	8 kΩ min.
Operating temperature range	0 °C to +70 °C

S.S.M. = 1

manf.	stock no.
A.D	303-731
M.S.P.	655-335

12-bit AD7545KN



Supplied to RS by Analog Devices

A monolithic 12-bit C-MOS multiplying digital to analogue converter with on chip data latches for direct interface to microprocessor/digital systems. Data is loaded as a single 12-bit wide word under control of the $\overline{CS}$ and $\overline{WR}$ inputs which may be tied low for direct unbuffered operation. Compact 20-pin d.i.l. plastic package.

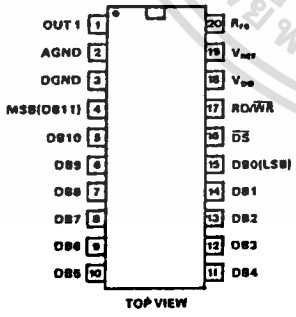
technical specification	
Supply voltage	+5 V to +15 V d.c.
Supply current	2 mA max.
Resolution	12 bits
Relative accuracy	±1 LSB max.
Differential non-linearity	±1 LSB max.

S.S.M. = 1

stock no.

301-886

12-bit multiplying DAC8012HP



Supplied to RS by P.M.I.

The DAC8012HP is a monolithic 12-bit C-MOS multiplying DAC with on-board data latches and three state output buffers featuring 'memory' read-write operation. Data is loaded into the latches by a single 12-bit wide word, and can be read back on the same data lines. The DAC is directly compatible with 12-bit and 16-bit busses.
The readback facility enables the converter to be used in applications such as automatic test equipment, industrial automation, and other multi-channel micro-processor controlled systems that require the monitoring of the current DAC output without the use of an extra memory location for each channel.
Other features include fast TTL/C-MOS compatible latches and single supply operation at +5 V or +15 V. Low power dissipation makes the DAC ideal for battery-operated equipment.

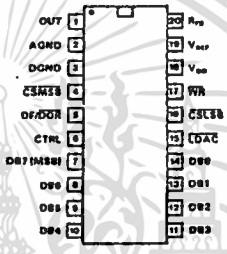
technical specification	
At V_{DD} = +5 V or 15 V	
Resolution	12-bits min.
Relative accuracy	±1 LSB max.
Differential non-linearity	±1 LSB max.
Gain error	±3 LSB max.
Current settling time	1µs max.
Gain temperature coefficient	±5 ppm/°C max.
Propogational delay	300 ns max.
Supply current I_{DD}	2 mA max.
Operating temperature	0°C to +70°C

S.S.M. = 1

stock no.

647-340

12-bit (8-bit byte input) PM7548HP



Supplied to RS by P.M.I.

The PM7548HP is a 12-bit monolithic, C-MOS D to A converter with an 8-bit data input bus. The DAC is easily interfaced to 8-bit microprocessors by means of a two-step data-load operation from the 8-bit data bus. Left or right justfied data is allowed, which simplifies data-formatting when used with various types of microprocessors. The PM7548HP provides a separate LDAC pin which immediately updates an analog output from the input registers. This function is most useful in multiple DAC applications, where simultaneous update of the outputs may be required. TTL/C-MOS compatibility and single supply operation are two of the other features of the converter, making the PM7548HP suitable for many applications, especially in 8-bit micro-processor controlled systems, programmable filters and amplifiers, process control and servo controlled systems.

technical specification	
Resolution	12-bits
Differential non-linearity	±1 LSB
Gain error	±3 LSB
Gain drift	5 ppm/°C max.
Operating temperature	0°C to +70°C

S.S.M. = 1

stock no.

647-378

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

technical specification	
Total supply current	210 μ typ.
Supply voltage range	2·2 to 48 V
Operating temperature range	0°C to 70°C
Reference:	
Nominal voltage	1·244V typ.
Feedback bias current	-22nA typ.
Op-amp:	
Input bias current	-10nA typ.
Input offset current	± 0·2 nA typ.
Slew rate	± 0·74 V/μs typ.
Output voltage swing:	
High	V^+ -1·4 typ.
Low	V^- +0·78 typ.
I_{out} Source	-25mA typ.
I_{out} Sink	17mA typ.

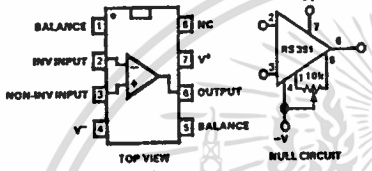
S.S.M. = 1

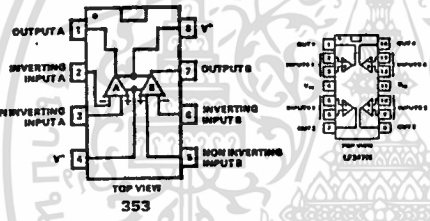
stock no.

655-802

F.E.T. input op-amps

LF351N
LF353N
LF347N



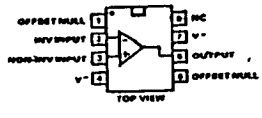


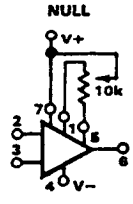
Supplied to RS by National Semiconductors and Motorola
High performance wide bandwidth J-F.E.T. operational amplifiers featuring high slew rate, high gain bandwidth product and low supply current requirements. Ideal for high speed integrators, D/A converters, sample and hold circuits, etc. The 351 is a **single** op-amp which is pin for pin compatible with the standard 741 utilising the same offset null circuit. The 353 is a **dual** version of the 351 with common supply rails, channel separation 120 dB and the 347 is a quad.

S.S.M. = 1

type	manufacturer	stock no.
LF351N (single)	N.S.	308-528
LF353N (dual)	N.S.	308-534
LF347N (quad)	Mot.	641-768

LF355N





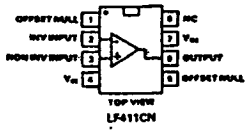
Supplied to RS by National Semiconductor
A high performance amplifier housed in an 8-pin d.i.l. plastic package, with low input offset voltage and large open loop gain. Ready-made p.c.b. 434-065.

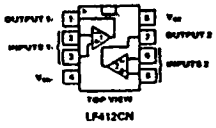
S.S.M. = 1

stock no.

307-058

low offset, low drift
LF411CN, LF412CN



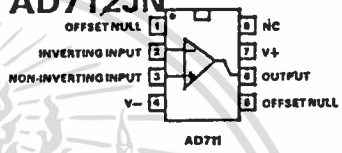


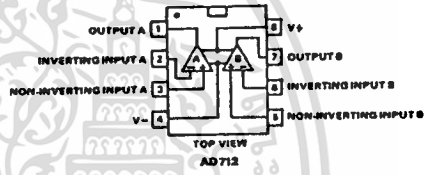
Supplied to RS by Motorola
Single and dual high speed, J-F.E.T. op-amps with low input offset voltage and input offset voltage drifts. They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents.

S.S.M. = 1

type	stock no.
LF411CN	641-774
LF412CN	641-780

high speed AD711JN, AD712JN





Supplied to RS by Analog Devices
The AD711 (single) and AD712 (dual) are high speed precision FET-input op-amps that are very useful for applications such as photodiode pre-amps. These have a combination of very low offset voltage and drift, together with excellent low noise performance. The AD711 offers very good a.c. and d.c. operational values and is ideal as a buffer for 12-bit D/A and A/D converters and as a high speed integrator. Supplied in an 8-pin d.i.l. plastic packages.

technical specification	
a.c. performance	
Settling time	Settles to 0·01% in 1 μ s
d.c. performance	
Low offset voltage	2·0 mV max.
Low offset voltage drift	20 μV/°C max.
Low bias current	50 pA max.
Low noise	1·5 μV pk-pk, 0·1 Hz to 10 Hz
Temperature range	0°C to +70°C

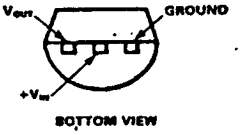
S.S.M. = 1

type	stock no.
AD711JN	637-804
AD712JN	637-810

เอกสารนี้เป็นเอกสาร[illegible]ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S.S.M. = 1	
type	stock no.
LH0070-0H	283-299
LH0071-0H	283-306

LM369DZ NEW



BOTTOM VIEW

Supplied to RS by National Semiconductor

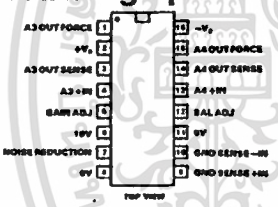
A **10·000 V** precision voltage reference which will operate in either series or shunt mode and provides excellant stability - Vs - changes in input voltage and output current (both sourcing and sinking). Supplied in a TO-92 plastic package.

technical specification

V_{OUT} Nominal	+ 10·000 V typ.
V_{OUT} Error	70 ppm typ.
V_{OUT} Tempco	5 ppm/°C typ.
Load regulation:	
Sourcing	3 ppm/mA typ.
Sinking	80 ppm/mA typ.
Line regulation	2·4 ppm/V typ.
Supply Current	1·5 mA typ.
Input voltage (series mode)	35 V abs. max.
Reverse current (shunt mode)	50 mA abs. max.
Power dissipation	600 mW abs. max.
Operating temperature range	0 °C to 70 °C

S.S.M. = 1
stock no.
655-789

AD588AD ultra high precision



Supplied to RS by Analog Devices

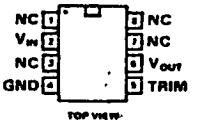
The AD588 is a very precise voltage reference offering performance previously only attainable with expensive hybrid units: its low initial error allows it to be used as a system reference in applications requiring 12-bit absolute accuracy. The mechanical instability of a trimming potentiometer and the potential for improper calibration can be obviated by using the AD588 plus auto-calibration software. Optional fine trim connections are provided for higher precision applications, which do not alter the operating conditions of the zener diode or buffer amplifiers, and so do not increase temperature drift. The AD588 includes basic reference cell and three additional amplifiers, giving pin programmable output ranges; it is fabricated by the laser wafer drift trimming process which gives low drift and offset, and features an ion implanted buried zener diode. The amplifiers are configured to allow Kelvin connections to the load and/or boosters and allows a precision tracking mode.
Supplied in a 16-pin d.i.l. ceramic package.

technical specification

Ultra low drift	3 ppm/°C
Ultra low initial error	3 mV
High impedance ground sense pin programmable output	+ 10 V, ±5 V tracking, -5 V, -10 V
Low output noise	typically 10 µV pk-pk
Temperature range	-25°C to + 85°C

S.S.M. = 1
stock no.
537-848

precision + 10 V and + 5 V, REF-01CP/REF-02CP



Supplied to RS by P.M.I.

Two precision voltage references providing a stable output with excellent temperature stability. Characteristics including low current drain (1 mA) and low noise make these devices ideal for applications such as D/A converters, portable instrumentation, and digital voltmeters. REF-01 output voltage adjustable ±3%; REF-02 adjustable ±6%. The REF-02 device can be used as a monolithic temperature transducer. Both devices supplied in 8-pin d.i.l. package.

technical specification

type	REF-01CP	REF-02CP
Maximum ratings		
Input voltage	30 V	30 V
Power dissipation	500 mW	500 mW
Electrical characteristics (typical values)		
(V_{IN} = + 15 V, T_A = + 25°C, unless stated)		
Output voltage (I_L = 0)	10 V	5 V
Line regulation (V_{IN} = 13 V to 33 V)	0·006%/V	
(V_{IN} = 8 V to 33 V)		0·006%/V
Load regulation (V_L = 0 to 10 mA)	0·005%/mA	0·005%/mA
Load current	21 mA	21 mA

S.S.M. = 1	
type	stock no.
REF-01	652-689
REF-02	652-695

data sheets

The following data sheets containing general information are available:

5421 **I.P ratings** – an explanation of the protection classification system.

5752 **The decibel** – contains the formulae and tables for current, voltage and power ratios.

6092 **Heatsinks** – an outline guide to the selection of heatsinks.

6200 **Suppression** – general information on suppression techniques.

8571 **Polymers** – a guide to trade names and solvent compatibility.

9697 **NATO stock numbers** – a cross-reference guide from RS to NATO and NATO to RS stock numbers.

9760 Semiconductor manufacturers' alpha-numeric device type number to RS stock number cross reference list.

S.S.M. = *Standard Supply Multiple.*
B.P. = *Bulk Pack*

☐ Please order the number of priced units you require of each stock number ensuring that the quantity ordered is divisible by the S.S.M.
☐ Products are only available in multiples of the S.S.M.
☐ Quantities above the bulk pack level will normally be supplied in the minimum number of Bulk Packs and the Standard Supply Multiple to fulfil your order unless you specify S.S.M. only.
☐ For more information on ordering see pages II and III of the catalogue introduction.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษา
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้อง