



ปีการศึกษา 2533

เครื่องสังเคราะห์เสียงพูด  
( Voice Synthesizer )

โดย

นายธีร	เพ็ญเขต	เลขประจำตัว	32.6111
นายบรรล	ศิริเพชร	เลขประจำตัว	32.6113
นายเผ่าไท	เจริญสุระสกล	เลขประจำตัว	32.6115

อาจารย์ที่ปรึกษา

อ.ภากร หุตะสังกาศ



ปริญญานิพนธ์ปีการศึกษา 2533

เครื่องสังเคราะห์เสียงพูด

( Voice Synthesizer )

ผู้จัดทำ

1. นายวิมล เพ็ญขมทด
2. นายบรรลพ ศิริเพชร
3. นายเผ่าไท เจริญสุระสมถล

..... อาจารย์ที่ปรึกษา

( ภากร หงษ์สิงภาค )

เลขหมู่	T 33066 ๖A
เลขทะเบียน	027899
วัน, เดือน, ปี	12 ก.ค. 34

## เครื่องสังเคราะห์เสียงพูด

โดย	นาย นริส	เพ็ญกษุเขต
	นาย บรรลุ	ศิริเพชร
	นาย เผ่าไท	เจริญสุระสถล
อาจารย์ที่ปรึกษา	อ. ภาคกร	หุตะสังกาศ
ปีการศึกษา	2533	

### บทคัดย่อ

เครื่องสังเคราะห์เสียงพูดนี้ถูกสร้างขึ้นมา เพื่อเป็นตัวอย่างในการกำเนิดเสียงพูดโดยใช้การแปลงข้อมูลแบบอนาลอกเป็นดิจิทัล และดิจิทัลเป็นอนาลอก ด้วยวิธีการแปลงข้อมูลโดยใช้ระบบเดลต้ามอดูเลชัน

โครงงานแบ่งเป็นสองส่วน คือส่วนที่เป็นระบบการแปลงข้อมูลแบบเดลต้ามอดูเลชัน ซึ่งจะให้ไอซีเฉพาะกิจเบอร์ UM 5100 และส่วนที่สอง เป็นชุดไมโครคอนโทรลเลอร์ในการควบคุมระบบ โดยไมโครคอนโทรลเลอร์นี้ จะเป็นตัวควบคุมในการกำเนิดเสียง

## VOICE SYNTHESIZER

By. Mr.Narit Phuakkhunthod

Mr.Banlu Siriphet

Mr.Phaothai Jaroensurasathon

Project Report Advisor Mr.Phakorn Hutasangkard

Academic Year 1990

### Abstract

The voice synthesizer is made for example of the speech. It used the Digital to Analog and the Analog to Digital by delta modulation.

This project is divided two parts. The first part is system of converted the data by the delta modulation. And, the second is the microcontroiier used control the system, this part is controlled the speech by the microcroller.

## สารบัญ

	หน้า
บทนำ	1
บทที่ 1 ทฤษฎีการ SAMPLING และ DELTA MODULATION	2
บทที่ 2 OPERATIONAL AMPLIFIER และ ACTIVE FILTER	17
บทที่ 3 การออกแบบและการสร้าง	41
บทที่ 4 การทดลองและผลการทดลอง	76
บทที่ 5 บทสรุปและวิจารณ์	79
ภาคผนวก	80
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

## บทนำ

ในปัจจุบันระบบดิจิตอลได้ถูกนำมาใช้งานอย่างกว้างขวาง และได้ถูกพัฒนาให้ดียิ่งขึ้นเป็นอย่างมาก ทำให้เกิดความผิดพลาดในการทำงานลดลงได้ จึงมีการนำไปประยุกต์ใช้งานอย่างมากมาย

การสื่อสารก็เป็นระบบหนึ่ง ซึ่งในอดีตได้เริ่มจากระบบอนาลอก และต่อมาก็ได้พัฒนาจนถึงปัจจุบันได้มีการนำระบบดิจิตอลมาใช้มากยิ่งขึ้นอย่างรวดเร็ว การสื่อสารข้อมูลระบบดิจิตอลที่รู้จักกันดี ก็คือระบบ PCM (Pulse Code Modulation) ซึ่งต่อมาก็ได้มีการปรับปรุงเป็นระบบ DPCM (Differential PCM) และ DM (Delta Modulation) ตามลำดับ

ในการทำปฏิญาณพจน์นี้ ได้ทำการทดลองเปลี่ยนสัญญาณเสียงพูด ให้เป็นระข้อมูลแบบดิจิตอลโดยใช้ระบบ DM แล้วทำการบันทึกข้อมูลไว้ในหน่วยความจำของไมโครโปรเซสเซอร์ เพื่อที่จะให้ไมโครโปรเซสเซอร์ ควบคุมการกำเนิดเสียงพูด ข้อดีข้อหนึ่งของการบันทึกและการกำเนิดเสียงแบบนี้ก็คือ ไม่ต้องใช้อุปกรณ์ที่มีกลไกในการเคลื่อนไหวในการทำงาน เช่น เครื่องเล่นแผ่นเสียงหรือเทปคาสเซ็ท

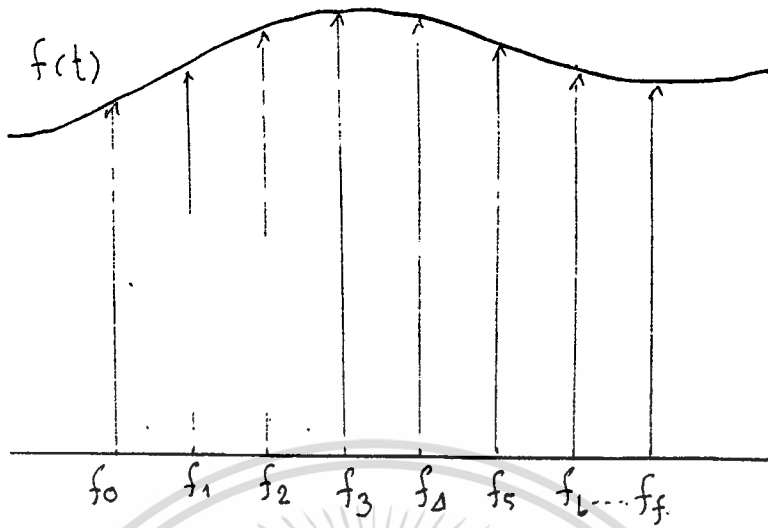
ปฏิญาณพจน์นี้มุ่งที่จะศึกษาและสร้างโครงงานตัวอย่างในการใช้ระบบ DM มาใช้ในการบันทึกเสียงพูดและกำเนิดเสียงพูด ในบทแรกจะกล่าวถึงทฤษฎีการ Sampling และ Delta Modulation พอสังเขป เพื่อให้เข้าใจการเปลี่ยนข้อมูลระหว่างระบบดิจิตอลกับอนาลอก บทที่ 2 กล่าวถึง Operational Amplifier และ Active Filter ซึ่งเป็นวงจรพื้นฐานในการออกแบบ บทที่ 3 กล่าวถึงการออกแบบและการสร้าง ในบทที่ 4,5 เป็นการทดลองสรุปผลและวิจารณ์ ตามลำดับ

ทฤษฎีการ SAMPLING และ DELTA MODULATION

Time Domain Sampling

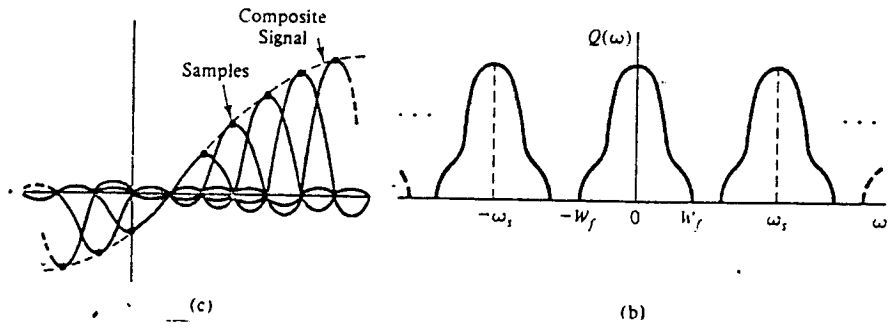
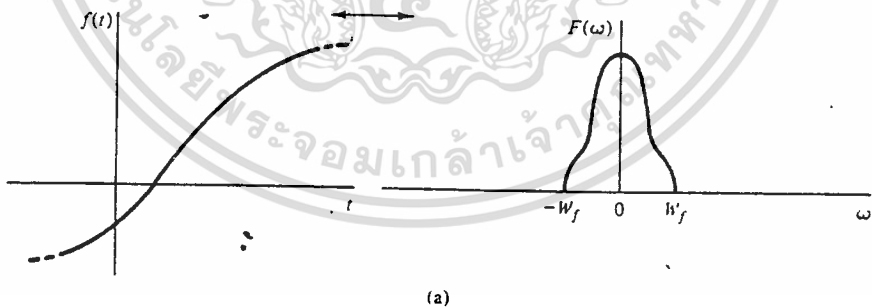
ในการติดต่อสื่อสารข้อมูลนั้น การสุ่ม (sampling) นับว่ามีความสำคัญมาก ทฤษฎีการสุ่ม กล่าวว่่าสัญญาณในช่วงที่จำกัด (band limit) ที่ไม่มี spectral component เกินกว่าความถี่  $\omega_c$  rad/s จะกำหนดได้ โดยค่าสัญญาณนั้นเกิดขึ้นเป็นช่วง โดยแต่ละช่วงห่างเท่ากัน โดยเวลาในแต่ละช่วง  $T_s < \pi/\omega_c$  วินาที หรือ  $T_s < 1/2f_c$  วินาที

การสุ่มแบบนี้บางครั้งเราเรียกว่า uniform sampling theorem เพราะว่าจะเกี่ยวข้องกับรายละเอียดของสัญญาณที่กำหนดโดยการสุ่มของมันที่ช่วงเวลาเท่ากัน คือ  $\pi/\omega_c$  วินาที หมายความว่าถ้า fourier spectrum ของ  $f(t)$  เป็นศูนย์เมื่อความถี่มีความสูงกว่าความถี่  $\omega_c = 2\pi f_c$  แล้ว sample ของมันจะมี information ที่สมบูรณ์ของ  $f(t)$  อยู่ในตัวซึ่งอยู่ห่างเป็นระยะที่เท่ากันซึ่งน้อยกว่า  $1/2f_c$  วินาที ดังแสดงในรูปที่ 1.1  $f(t)$  จะถูกสุ่ม ทุกๆ  $T$  วินาที โดย  $T < 1/2f_c$  หรือมีความถี่มากกว่าหรือเท่ากับ  $2f_c$  เมื่อสัญญาณถูกสุ่มออกมาอย่างต่อเนื่อง ( $f_0, f_1, f_2, \dots$ ) จากทฤษฎีการสุ่มจะเห็นว่า ตัวอย่างที่สุ่มมาได้เหล่านี้จะมี information ของ  $f(t)$  ที่ทุกๆค่าของ  $T$  อย่างไรก็ตาม อัตราการสุ่ม (sampling rate) นั้น อย่างน้อยที่สุดต้องเป็นสองเท่าหรือมากกว่าความถี่สูงสุด  $f_c$  ซึ่งมีอยู่ใน spectrum ของสัญญาณ  $f(t)$  นั้นหรือพูดอีกอย่างหนึ่งว่า สัญญาณจะต้องถูกสุ่มอย่างน้อยสองครั้งระหว่างแต่ละคาบของเวลาหรือวงรอบของความถี่สูงสุด



รูปที่ 1.1

พิจารณาตัวอย่างการสุ่มสัญญาณในรูปที่ 1.2 ซึ่งเป็น lowpass signal  $f(t)$  ซึ่งไม่มี frequency component เกินกว่า  $w_f$  ซึ่งเราจะเห็นว่าอัตราการสุ่มของ  $w_s = 2\pi/T_s$  ซึ่งเท่ากับ  $2w_f$  โดย  $2w_f$  จะเป็นอัตราต่ำสุด (minimum rate) ซึ่งเล็กกว่า nyquist rate



Waveforms and spectrums related to sampling. (a) A signal and its spectrum. (b) periodic representation for spectrum of (a), and (c) the signal

reconstructed from its samples [6].

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหารูปที่ 1.2 นี้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การนำ $f(t)$ กลับคืนจาก SAMPLE

การนำฟังก์ชันเริ่มต้น  $f(t)$  กลับคืนมานั้นทำได้ด้วยการนำ sample ฟังก์ชันผ่านวงจรกรองความถี่ต่ำ (low pass filter, LPF) ที่มี cut off  $\omega_c$  ซึ่งเป็นการทำงานในโดเมนความถี่ที่มีการทำงานเทียบเท่ากับในโดเมนเวลาที่จะนำ  $f(t)$  กลับคืนจาก sample



รูปที่ 1.3 แสดงการป้อน  $F(s)$  ผ่าน LPF จะได้  $f(t)$

ในการสร้าง  $f(t)$  ในโดเมนเวลาจาก sample ในแต่ละ sample นั้นเมื่อเรานำไปผ่าน LPF ฟังก์ชันของมันจะถูกคูณด้วยฟังก์ชันการสุ่ม (sampling function) อีกอันหนึ่ง ซึ่งเป็นผลจากการทำงานของ filter ซึ่งผลลัพธ์ของสัญญาณก็จะได้  $f(t)$  (ในที่นี้จะไม่กล่าวถึง)

จากทฤษฎีการสุ่มที่กล่าวมาจะเห็นว่าการสุ่มสัญญาณ ความถี่ที่ใช้ในการสุ่มจะต้องมากกว่าหรือเท่ากับ 2 เท่าความถี่สูงสุด ของความถี่ที่เราต้องการสุ่มนั้น ดังนั้นในการสุ่มของระบบ delta modulation ซึ่งเราจะ code สัญญาณความถี่เสียงในโครงการนี้ ซึ่งสูงสุดประมาณ 4 kHz เราก็จะต้องใช้การสุ่มไม่น้อยกว่า 8 kHz

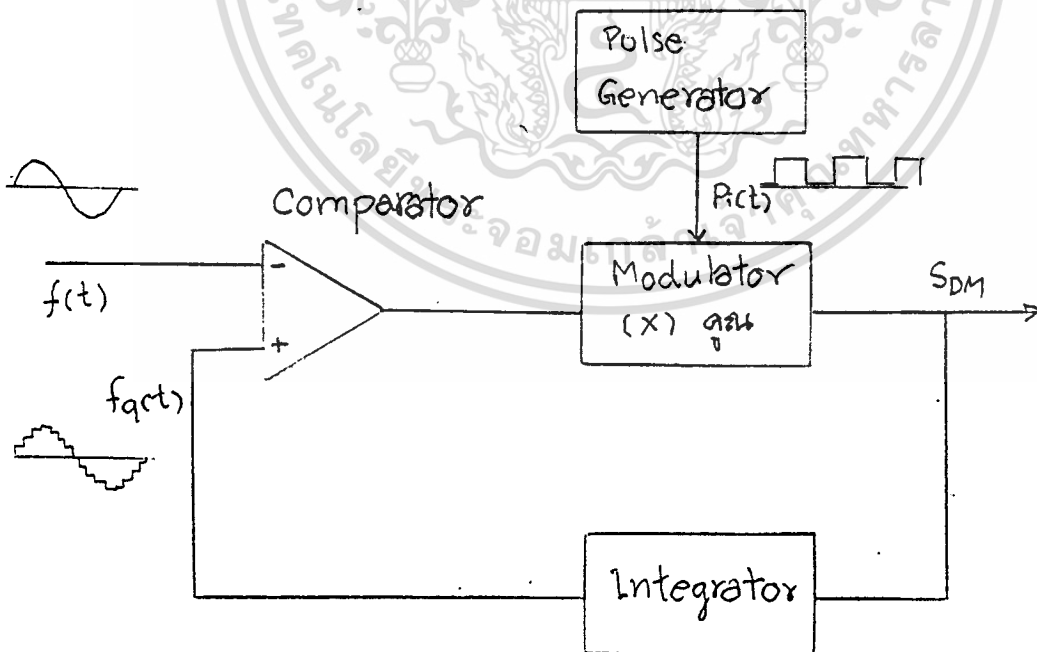
## DELTA MODULATION (DM)

DM เป็นกรรมวิธีการส่ง pulse ซึ่งมีความกว้างตายตัว (fixed width pulses) โดยมีขั้ว (polarity) เป็นตัวชี้้นำให้ ส่วนแปลงกลับ (demodulator) ทำงานมี output สูงขึ้น (rise) หรือ ตกลงมา (fall) ในแต่ละช่วง pulse ที่เข้ามา

เทคนิคของ DM จะไม่ใช้การสุ่มสัญญาณหนึ่งจุดแล้วแปลงเป็นข้อมูล 1 word ที่มีความละเอียดเป็นจำนวนบิตที่ต้องการ แต่จะใช้วิธีเปรียบเทียบความสูง หรือการเปลี่ยนแปลงของสัญญาณแทน ข้อมูลที่ได้ก็คือทิศทางของการเปลี่ยนแปลงซึ่งมีเพียงขึ้น หรือลงเท่านั้น ดังนั้นความกว้างของข้อมูลดิจิทัลจึงใช้เพียงบิตเดียวก็เพียงพอ ซึ่งก็เป็นข้อดีข้อหนึ่งของวิธีการ DM คือใช้หน่วยตามจำนวนน้อยกว่าแบบอื่น

### ระบบของ DM

ส่วนที่แปลงเป็นสัญญาณ Digital (Digital to Analog)



รูปที่ 1.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Regenerator ทำหน้าที่แต่งสัญญาณที่เข้ามาให้ปราศจาก noise และให้เหมือนสัญญาณเดิม

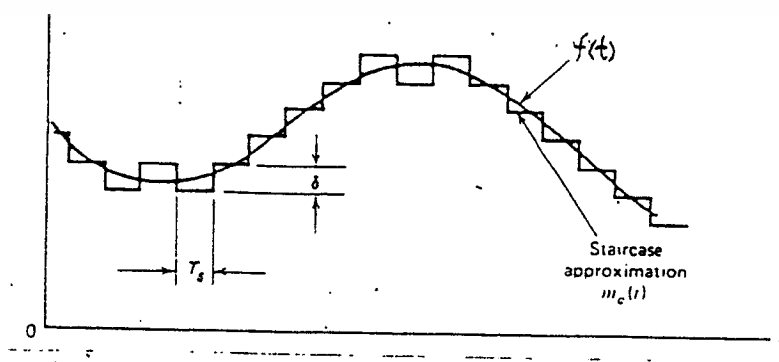
Integrator สร้างสัญญาณเป็นรูปขั้นบันได  $f_q(t)$

Low Pass Filter ทำหน้าที่ขจัด quantizing noise สัญญาณ  $f(t)$  ที่ออกไปจะเหมือนสัญญาณเดิมมากที่สุด

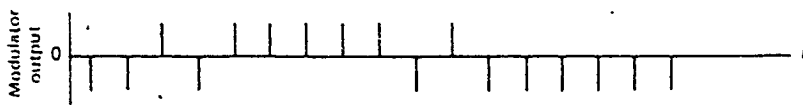
### หลักการทํางานของ DM

ในรูปแบบปกติสัญญาณที่ได้จาก DM จะให้สัญญาณเป็นรูปขั้นบันได (stair case) ซึ่งประมาณได้จากสัญญาณ input หรือสัญญาณ base band ดังแสดงในรูป 1.6 ความแตกต่างของ input และสัญญาณที่ได้จากการ approximate จะถูกเปลี่ยนเป็นสัญญาณ 2 ระดับคือ  $\pm \delta$  เท่านั้น หลักการทำการประมาณค่าสัญญาณนั้น ถ้าสัญญาณ input มีค่าสูงกว่าสัญญาณที่ได้จากการประมาณค่าที่ตำแหน่งของการสุ่ม ก็จะทำให้การเพิ่มสัญญาณ approximate ขึ้นอีก  $+\delta$  ในทางกลับกันถ้าสัญญาณ approximate มีค่ามากกว่าสัญญาณ input มันก็จะถูกลดลง  $\delta$  เช่นกัน ถ้าสัญญาณเปลี่ยนแปลงไม่เร็วเกินไป เราพบว่า stair case approximate จะยังคงสูงหรือต่ำกว่าสัญญาณ input ไม่เกิน  $\pm \delta$  เช่นกัน

สำหรับแต่ละ sample การส่งจะส่งเป็นข้อมูล 1 bit อัตราของการส่งผ่านข้อมูลจะเท่ากับอัตราการสุ่ม  $1/T_s$  ดังแสดงในรูปที่ 1.6.1 และ 1.6.2

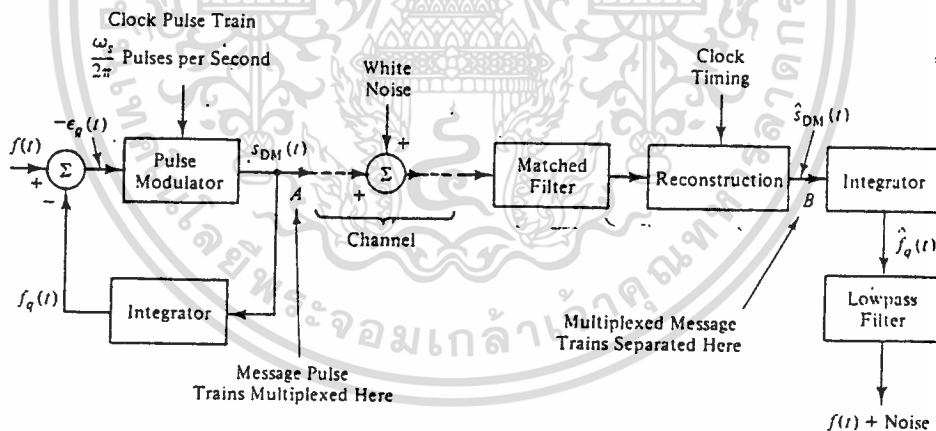


รูปที่ 1.6.1



รูปที่ 1.6.2

สำหรับหลักการของ DM แบบธรรมชาติสามารถแสดงใน Block diagram ในรูปที่ 1.7 ซึ่งเป็นระบบ DM ที่สมบูรณ์



รูปที่ 1.7 block diagram ของระบบ DM

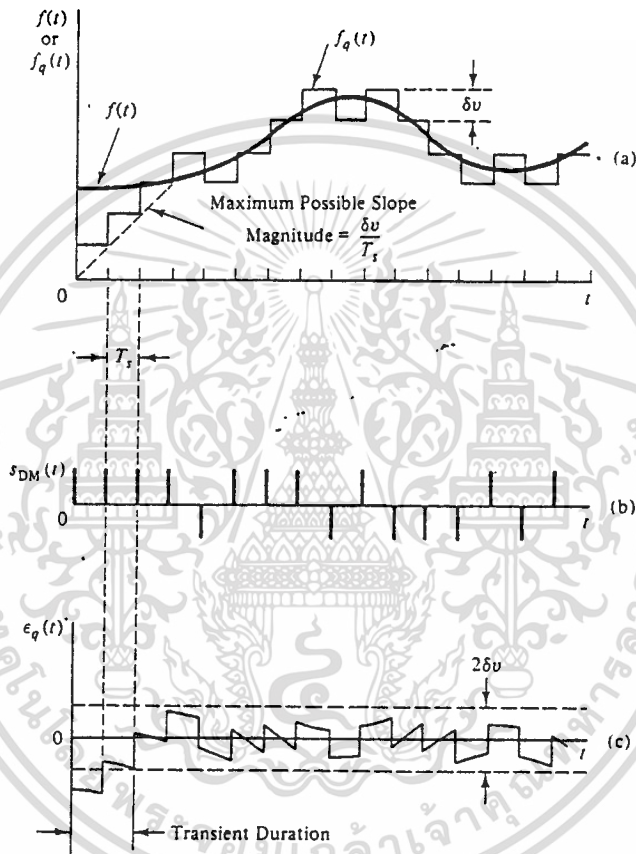
จากรูปที่ 1.7 pulse modulator จะได้รับขบวน Pulse ที่มี amplitude คงที่ (clock pulse) ซึ่งมี sampling rate  $\omega_s / 2\pi$  pulse per sec เพื่อที่จะทำให้ output ของ modulator ออกไปเป็น +1 หรือ -1 ตามสัญญาณของ  $-e_q(t)$  ซึ่งเป็นผลต่างของสัญญาณ input  $f(t)$  และ output  $f_q(t)$  ซึ่งถูกป้อนกลับผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า integrator เปรียบเทียบกับ input  $e_q(t) = f(t) - f_q(t)$  ถ้าสัญญาณเข้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$-e_q(t)$  output pulse ที่ออกไปก็จะเป็น pulse บวก พอดีสัญญาณ  $-e_q(t)$  เป็นลบ สัญญาณ output ก็จะเป็นลบ ซึ่งจะได้ขบวน pulse ทาง output เป็น  $s_{DM}(t)$  ซึ่งมีเวลาในการ sample เป็น  $T_s = 2\pi/w$

สัญญาณ  $s_{DM}(t)$  นี้จะเป็นสัญญาณออกขนาด 1 bit ตามการเปลี่ยนแปลงของ  $f(t)$  กับเวลาดังตัวอย่างในรูปที่ 1.8

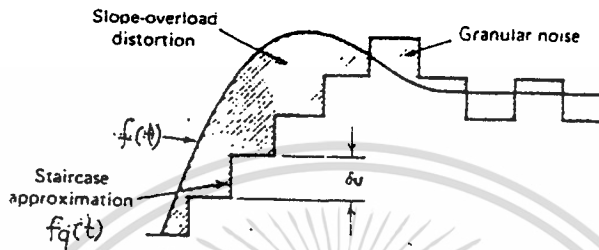


รูปที่ 1.8 รูปคลื่นที่ได้จาก DM. (a)  $f(t)$  และ  $f_q(t)$ , (b) สัญญาณ DM และ (c) error signal

ในส่วนการแปลงกลับนั้น จะได้สัญญาณ pulse to pulse  $s_{DM}(t)$  จาก reconstruction ซึ่งมีสัญญาณเริ่มต้นเป็น  $s_{DM}(t)$  ขบวน pulse จะถูกแยกที่จุด B และส่งผ่านเข้า integrator ได้สัญญาณ  $f_q(t)$  ซึ่งมีค่าประมาณ  $f_q(t)$  แล้วก็ผ่าน low pass filter ซึ่งมี band width  $w_c$  ค่า output สุดท้ายก็จะเป็น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  $f(t)$  และ error ซึ่งออกมาในรูป noise

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปะสิ่งเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบ DM จะเกิดความผิดพลาดหรือคลาดเคลื่อนที่เรียกว่า quantizing error อยู่ 2 อย่างคือ ความผิดพลาดที่เกิดจาก slope overload distortion และความผิดพลาดที่เรียกว่า granular noise ดังแสดงในรูปที่ 1.9



รูปที่ 1.9 แสดงการเกิด quantizing error ใน DM

slope overload distortion เกิดขึ้นเมื่อขนาดของ step เล็กเกินไปที่จะทำให้ stair case approximate  $f_q(t)$  ตามสัญญาณ input  $f(t)$  ได้ทัน และ granular noise เกิดขึ้นเมื่อขนาด step ใหญ่เกินไป สัญญาณ input ซึ่งเป็นผลจากสัญญาณ  $f(t)$  step ขึ้นและลง ระหว่างส่วนที่ค่อนข้างราบเรียบของ input granular noise ในระบบ DM นี้เทียบเท่ากับ quantizing noise ในระบบ PCM ดังนั้นสำหรับสัญญาณที่มีค่า slope อันหนึ่ง ถ้าขนาดของ step เล็กก็ทำให้เกิด slope overload distortion ในขณะที่ขนาดของ step ใหญ่จะทำให้เกิด granular noise

เพื่อหลีกเลี่ยงการเกิด slope overload การเปลี่ยนแปลงของ sample จะต้องน้อยกว่า ได้มีการตรวจสอบโดยการทดลองพบว่า DM จะส่งสัญญาณเสียงโดยปราศจากการเกิด slope overload นั้น amplitude ของสัญญาณจะต้องไม่เกินกว่า amplitude มากที่สุดของสัญญาณ  $f(t)$  ซึ่งจะเกิดขึ้นที่ความถี่  $f_c$  ประมาณ 900 Hz

ปัญหาของการเกิด slope overload ในระบบ DM สามารถแก้ไขได้โดย

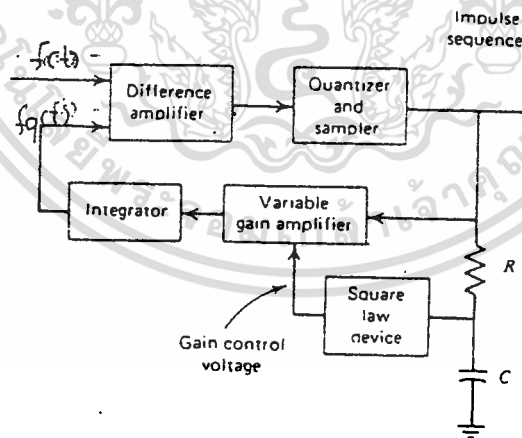
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การ filter หรือโดยสัญญาณเพื่อจำกัดอัตราสูงสุดของการเปลี่ยนแปลงการเพิ่มขนาด ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของ step หรือเพิ่มอัตราการสุ่ม การ filter สัญญาณและการเพิ่มขนาดของ step ทำให้เกิด granular noise มาก และการเพิ่มอัตราการสุ่ม จะทำให้ต้องใช้ band width มากขึ้นดังนั้นจึงได้มีการออกแบบเป็นแบบที่ใช้ขนาดของ step ไม่คงที่เรียกว่า Adaptive Delta Modulation (ADM)

### ADAPTIVE DELTA MODULATION (ADM)

slope overload จะเกิดขึ้นเมื่อความชันของสัญญาณสูงมากๆ ซึ่งปัญหานี้แก้ไขได้โดยการปรับขนาดของ step แต่จริงๆ แล้วขนาดของ step ควรจะให้เล็กเมื่อการเปลี่ยนแปลงของสัญญาณเกิดอย่างช้าๆ และเพิ่มขนาดของ step เพื่อที่จะหลีกเลี่ยง slope overload เมื่อสัญญาณเปลี่ยนแปลงมาก

block diagram แบบหนึ่งของระบบ ADM แสดงได้ดังรูปที่ 2.5 ขนาดของ step จะเปลี่ยนแปลงได้ โดยการควบคุม gain ของ integrator ซึ่ง gain จะมีค่าต่ำเมื่อ voltage เป็น 0 และ gain จะเพิ่มขึ้นเมื่อ Voltage ควบคุมมีค่ามากขึ้น



รูปที่ 1.10 block diagram ของระบบ ADM

วงจรควบคุม gain ประกอบด้วย R, C และอุปกรณ์ square law เมื่อ input คงที่หรือเปลี่ยนแปลงอย่างช้าๆ DM จะตามได้ทัน และ output ของ DM จะเป็น pluse บวกและลบสลับกันตลอดเวลา pluse เหล่านี้เมื่ออินทิเกรตโดย R, C ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แล้วจะได้ output ออกมาเฉลี่ยเป็นศูนย์ gain control จึงมีค่าต่ำ ดังนั้น step จึงต่ำด้วย

ในกรณีที่เกิด slope overload output ของ DM จะเป็น pluse ขวกรหรือลบตลอด ตอนนั้นอินทิเกรเตอร์ จะอินทิเกรทให้ output voltage ออกมา จึงไปเพิ่ม gain ของ amplifier ทำให้มีขนาด step เพิ่มขึ้น จึงทำให้ไม่เกิด slope overload หรือเกิดเพียงเล็กน้อย

### NOISE ในระบบ DM

noise ในระบบ DM แบ่งเป็น 2 อย่างคือ quantizing noise ซึ่งได้กล่าวแล้วและ chanel noise

เมื่อเกิด chanel noise ขึ้นจะทำให้ข้อมูล digital ซึ่งถูกส่งออกมาเกิดการคลาดเคลื่อนขึ้น เนื่องจากสัญญาณที่ส่งเป็นขบวน pluse ซึ่งมีขนาด  $\pm \delta$  เมื่อเกิดการคลาดเคลื่อนจะทำให้เครื่องหมายของ  $\delta$  เปลี่ยนไปจะทำให้เกิด error impulse ซึ่งมีขนาดเท่ากับ  $2\delta$  chanel error noise นี้จะเกิดขึ้นที่ input ของ integrator ด้านส่วนแปลงกลับ ในลักษณะนี้ Impulse error นี้เกิดขึ้นไม่แน่นอนและมีขนาด  $\pm 2\delta$

ในทางปฏิบัติเครื่อง integrator นี้ตามด้วย LPF ซึ่งมีการตัดความถี่ต่ำ (low cutoff frequency)  $f_L > 0$  ซึ่งมีน้อยมากเมื่อเทียบกับความถี่ตัดออกที่ความถี่สูง (high frequency cutoff)  $f_H$  ฉะนั้นกำลังของเสียงรบกวนขาออกนี้ ทำให้ความผิดพลาดของ bit มีค่าขึ้นกับความถี่ตัดออกนี้ ความถี่ต่ำ  $f_L$  มากกว่าความถี่ตัดออกมีความถี่สูง  $f_H$

### DM เปรียบเทียบกับ PCM

ในที่นี้จะพิจารณาเฉพาะสำหรับการส่งเสียงพูดในระบบ PCM ซึ่งพบว่า การส่งเสียงพูดจะได้คุณภาพดีเมื่อ sampling rate  $f_s = 8000$  Hz  $N = 8$  ซึ่งจะได้ bit rate 64 kbit/sec เปรียบเทียบกับ DM แล้วจะต้องใช้ bit rate ถึง 100 bit/sec จึงจะได้คุณภาพเท่ากัน ซึ่งมากกว่าระบบ PCM เกือบเท่าตัวอย่างไรก็ตามได้มีการพิสูจน์แล้วว่าถ้าใช้ DM ชนิดปรับความชันอย่างต่อเนื่องได้ (Continuous

Variable slope Data (CVSD)) จะลดความเร็วการส่ง (bit rate) ลงเหลือ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

32 kbit/sec ได้โดยคุณภาพของสัญญาณอยู่ในเกณฑ์ดีเหมือนเดิม

เปรียบเทียบความยุ่งยากของวงจร อุปกรณ์ที่ใช้ในระบบ DM ที่สมบูรณ์จะง่ายกว่าระบบ PCM มากและปัจจุบันจะใช้เพียง IC 1 chip (CVSD) ใช้งานแบบเดียวกัน DM จะใช้ IC 1 chip ในขณะที่ PCM ต้องใช้ถึง 2 chip

ตัวอย่าง IC DM เช่นเบอร์ MC 3417, MC 3418 ของบริษัทโมโตโรล่า เบอร์ VP 2500 (จากไต้หวัน) และเบอร์ UM 5100 ของบริษัท UMC

UM 5100 IC เฉพาะกิจสำหรับ delta modulation

UM 5100 เป็น IC voice processor ซึ่งผลิตโดยบริษัท UMC ซึ่งมีคุณสมบัติดังนี้

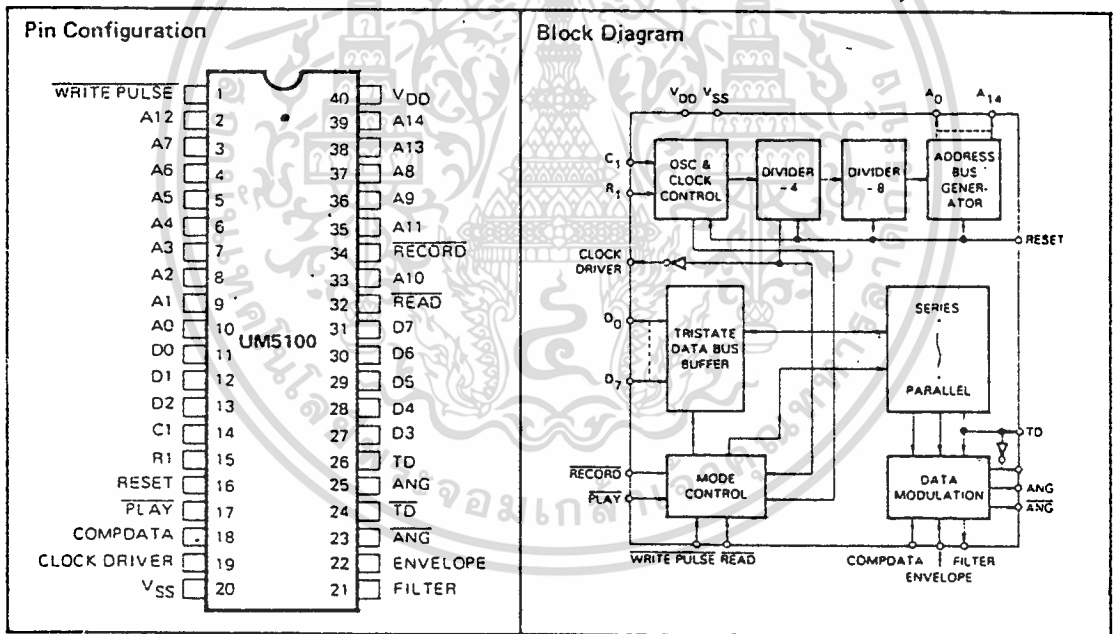
- สามารถบันทึกเสียงและเล่นกลับได้โดยการต่อ SRAM ภายนอก
- สามารถเล่นกลับด้วยการต่อ EPROM หรือ ROM ภายนอก
- เป็น Delta Modulation ชนิดปรับความชันอย่างต่อเนื่อง (Continuous Variable Slope Delta Modulation)
- สามารถต่อกับหน่วยความจำได้ 256 K
- ทำงานได้โดยใช้ Signal Power Supply 3 - 6 Volt
- สิ้นเปลืองกำลังงานต่ำ เพราะโครงสร้างเป็น CMOS
- ภาค Oscillator สามารถปรับความถี่ได้โดยการต่อกับ PC จากภายนอก
- สามารถปรับอัตราการส่งข้อมูลได้จาก 10k ถึง 28 kbps
- ให้เสียงที่มีคุณภาพสูงในการเล่นกลับ
- สามารถนำไปประยุกต์ใช้งาน ในการเก็บเสียง การสื่อสาร และงานอื่นๆที่เกี่ยวข้องกับเสียง

### คุณลักษณะทั่วไป

UM 5100 เป็น IC chip เดี่ยวแบบ CMOS LSI สำหรับการบันทึกและเล่นกลับด้วย SRAM หรือใช้เฉพาะการผลิตเสียงออกมาโดยต่อกับ EPROM หรือ ROM ซึ่งภายในก็จะประกอบด้วย 2 C oscillator, Address/Data bus, series

to parallel (and vice versa) converter, mode controller และไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

delta modulation วงจร delta modulation จะกำเนิดสัญญาณที่เป็น digital ของสัญญาณเสียงเป็นแบบปรับความชันต่อเนื่อง มี auxiliary output ที่จะช่วยกำจัด distortion ที่ความถี่ต่ำ สำหรับที่ความถี่สูงก็จะมีภาคขยายอยู่ภายใน เพื่อทำให้ ความเข้มเสียงมากขึ้น R C oscillator สามารถที่จะส่งอัตราการปรับข้อมูล 10 k-28 kbps หน่วยความจำและวงจร audio จะประกอบด้วยไมโครโฟน ลำโพง ตัวขยาย และอื่นๆ เพื่อที่จะประกอบเป็นชุดที่สมบูรณ์ ในการบันทึกเสียงและเล่นกลับ เนื่องจากคุณสมบัติที่กล่าวมาจึงทำให้อุปกรณ์ UM 5100 สามารถประยุกต์ใช้งานต่างๆ ได้มาก



รูปที่ 1.11 แสดงตำแหน่งของขาและ block diagram วงจรภายใน

## คุณลักษณะทางไฟฟ้า

### Absolute Maximum Ratings\*

Supply Voltage, $V_{DD} - V_{SS}$ .....	0 to 7V
Input Voltage .....	$V_{SS}$ to $V_{PD}$
Operating Temperature .....	-10°C to 60°C
Storage Temperature .....	-20°C to 80°C

### \*Comments

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

### Electrical Characteristics

( $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $F_{OSC} = 40\text{ KHz}$ , unless otherwise specified.)

Symbol	Parameter		Limit			Unit
			Min.	Typ.	Max.	
$V_{DD}$	Supply Voltage		3	5	6	V
$I_{DD}$	Stand-by Current			1.0		$\mu\text{A}$
$I_{drive}$	Clock Drive Current		16			mA
$I_{sink}$	Clock Sink Current		16			mA
$V_{IH}$	Input Voltage	High	3.5		5	V
$V_{IL}$		Low	0		1.5	V
$I_{drive}$	*Output Current	Drive	3	4		mA
$I_{sink}$		Sink	3	4		mA
$T_{Reset}$	Reset Pulse		1			$\mu\text{S}$
$T_{Write}$	Write Pulse Width		200 NS		10 $\mu\text{S}$	

Note: \*Except  $A_0$ ,  $D_6$  pin.

### การจัดขาและหน้าที่ต่างๆของ IC

$V_{DD}$  เป็นขาที่ต่อกับไฟบวกของชุดจ่ายไฟสามารถทำงานได้ที่ไฟ 3-6 Volt

$V_{SS}$  เป็นขาที่ต่อกับกราวด์ของวงจร

$A_0 - A_7$  Address bus

$D_0 - D_7$  Data bus

$\overline{PECORD}$  เป็นขา input ซึ่ง Active low เป็นขาที่จะตรึงให้ IC ทำงาน

$\overline{WRITE PULSE}$  เป็นขา output ซึ่ง Active low ขานี้จะกำเนิด pulse 1 ลูก เมื่อ clock นับผ่านไปได้ 8 cycle ขานี้จะ Active ช่วงที่มีการบันทึกเสียงเท่านั้น

$\overline{READ}$  เป็นขา output Active low เพื่อที่จะตรึงให้ IC ทำงานในโหมดการเล่นกลับ

$\overline{RESET}$  เป็นขา input Active high เมื่อขานี้ active ตัว

counters ภายในจะถูก clear และ chip จะเป็น disable  
 ANG และ  $\overline{ANG}$  เป็นขา output ของสัญญาณเสียงซึ่งเป็น analog มีเฟส  
 ตรงข้ามกัน

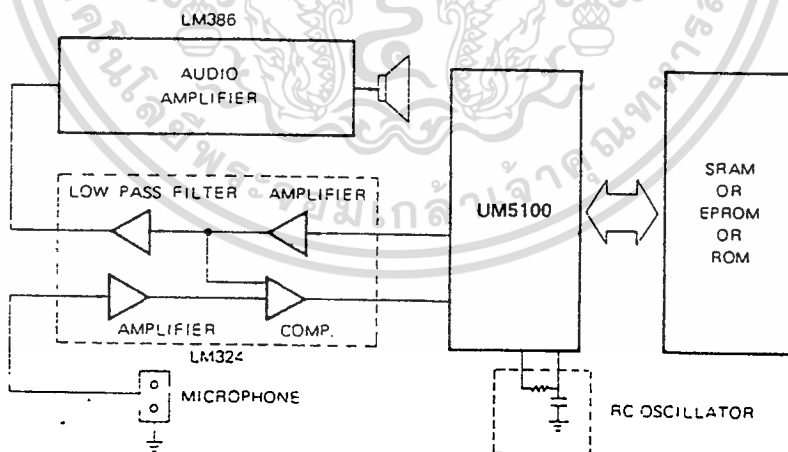
FILTER เป็นขา output ที่จะกำเนิด waveform ให้กับวงจร Integrator ภายนอก

ENVELOPE เป็นขา input โดย envelope signal จะถูกป้อนเข้าที่ขา ini เพื่อที่จะทำการ modulate amplitude ของเสียง

COMPDATA เป็นขา Input ที่จะจับ Delta Slope ซึ่งเกิดขึ้นจากการเปรียบเทียบ ของสัญญาณ Input และสัญญาณที่ป้อนกลับมา

C, R เป็น RC oscillator  $f_{osc} = 40 \text{ KHz}$  ให้  $R = 7.2 \text{ k}$   
 $C = 0.0047 \text{ }\mu\text{F}$

CLOCK DRIVE เป็นขา output สำหรับให้กำเนิดแรงดันลบ

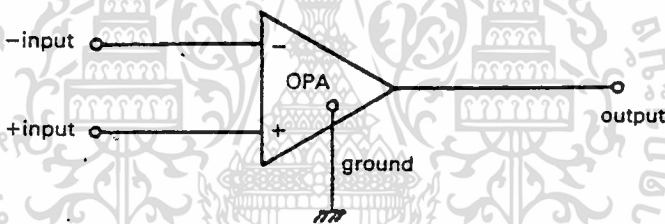


## บทที่ 2

### OPERATIONAL AMPLIFIER และ ACTIVE FILTER

#### คุณสมบัติของ OPERATIONAL AMPLIFIER

operational amplifier เป็นอุปกรณ์ขยายที่มีอัตราขยาย (gain) สูงและเป็น direct coupled amplifier ที่สามารถควบคุม gain-impedance characteristic ได้ด้วยการต่อ feedback network ภายนอก "transfer function" ( $V_o/V_{in}$ ) จะอยู่ในรูปของค่าความต้านทานเพียงอย่างเดียว จะไม่มี parameter ของ op-amp ปรากฏอยู่ ซึ่งจะให้อัตราการขยาย differential สูงมาก สัญญลักษณ์ของ op-amp แสดงได้ดังรูปที่ 2.1



รูปที่ 2.1 สัญญลักษณ์ของ op-amp

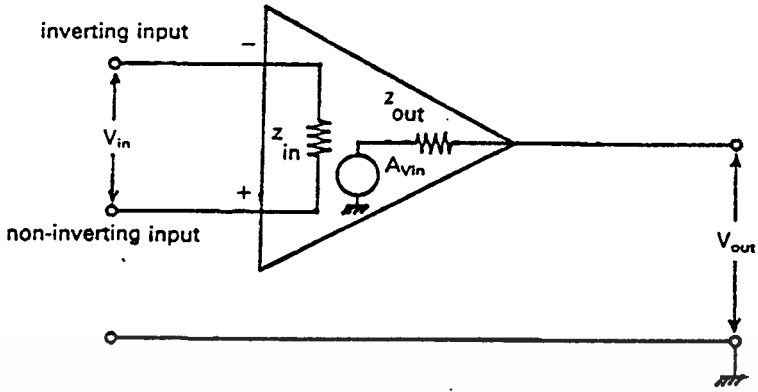
op-amp ที่เป็นอุดมคติ (ideal) แสดงในรูปที่ 2.2 ซึ่งมีคุณสมบัติดังนี้

- อัตราการขยายแรงดันขณะใช้งาน (A) มีค่าเป็นอนันต์ (open loop)
- อินพุทอิมพีแดนซ์ ( $Z_{in}$ ) มีค่าเป็นอนันต์
- เอาท์พุทอิมพีแดนซ์ ( $Z_{out}$ ) มีค่าเป็นศูนย์
- bandwidth มีค่าเป็นอนันต์
- การ swing ของ output voltage ระหว่างแกน 0 volt เป็นเชิงเส้น (linear)
- output voltage ถูกจำกัดด้วยระดับ saturation ให้สมมาตร

(symmetrical) ทั้งบวกและลบได้โดย op-amp ไม่เสียหาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 Ideal op-amp

อัตราขยายแรงดันเปิด

"voltage-gain open loop" ( $A_{VOL}$ ) เป็นอัตราขยายระหว่าง differential input กับ output ของ op-amp ค่า common-mode gain จะมีค่าต่ำมาก ๆ จะมีแต่ค่า differential gain จากความสัมพันธ์

$$e_{id} = e_B - e_A \tag{2-1}$$

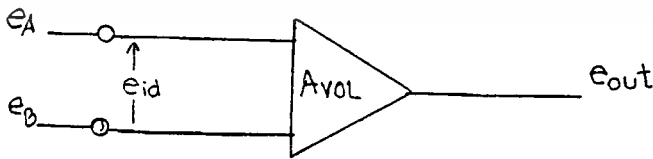
และ

$$e_{out} = A_{VOL} (e_B - e_A) = A_{VOL} (e_{id}) \tag{2-2}$$

$e_B$  ลงกราวด์

$$e_{id} = -e_A \tag{2-3a}$$

$$e_A = -e_{out} / A_{VOL}$$



รูปที่ 2.3 differential operation amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 "ไม่ว่ากรณีใดๆก็ตามจากการจัดสมการ (2-2) ให้  $e_B$  และ 0 และ  $e_{id}$  ของ  $-e_A$  จะ ได้ดังนี้ มีการนำไปใช้

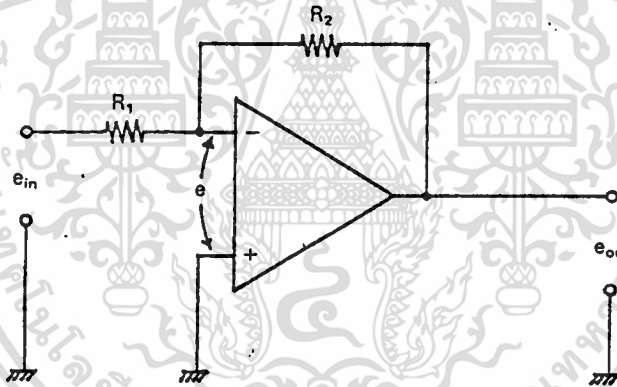
$$e_{id} = e_{out} / A_{VOL} \tag{2-3b}$$

หมายเหตุ ต่อไปนี้จะแทน  $A_{VOL}$  ด้วย  $A_o$

**INVERTING AMPLIFIER**

วงจรรายานี้มีชื่อเรียกตามการทำงานของมัน คือ ทิศทางของเฟสทาง output จะถูกขยายกลับกันกับทาง input วงจรแสดงดังรูปที่ 2-4 "+" input ต่อลงกราวด์ ในขณะที่เอาต์พุตตัวต้านทานเป็น bias compensation ด้วย ตามรูป  $R_2$  เป็น feedback path จาก output มายัง input ถ้าให้  $e$  เป็นค่าของ voltage ระหว่าง inverting input กับ กราวด์ จะได้

$$(e_{in} - e) / R_1 = (e - e_{out}) / R_2 \tag{2-4}$$



รูปที่ 2.4 inverting amplifier

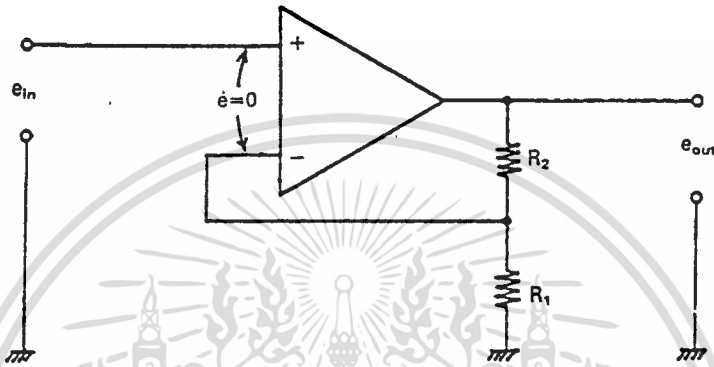
สมการ (2-4) เพราะ อินพุตอิมพีแดนซ์ของ op-amp มีค่าเป็นอนันต์ นั่นคือจะไม่มีการแสไหลเข้าไปใน amplifier กระแสผ่าน  $R_1$  จึงมีค่าเท่ากับกระแสผ่าน  $R_2$  อีกทั้ง open loop gain มีค่าเป็นอนันต์  $e$  จึงเป็นศูนย์ เพราะฉะนั้นสมการ (2-4) จะกลายเป็น

$$e_{out} / e_{in} = -(R_2 / R_1) \tag{2-5}$$

สมการ (2-4) นี้ก็คือ closed loop gain ของ amplifier ใช้สัญลักษณ์  $A_v$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า เพราะฉะนั้น  $A_v = -(R_2 / R_1)$  (2-6) ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามแก้ไขตัดแปลงเนื้อหา และส่งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

**NONINVERTING AMPLIFIER**

วงจร noninverting amplifier จะมีเฟสของสัญญาณที่ output ตรงกับ input จะมีผลแตกต่างเพียงแต่ขนาดที่ออกมาที่ output วงจร noninverting amplifier แสดงได้ดังรูปที่ 2.5



รูปที่ 2.5 noninverting amplifier

เมื่อ open loop gain ของ amplifier มีค่าเป็นอนันต์ voltage ระหว่างขั้ว inverting และ noninverting จึงมีค่าน้อยมากจนไม่ต้องคำนึงถึง voltage ครอบ  $R_1$  จึงมีค่าเท่ากับ  $e_{in}$  และเมื่อไม่มีกระแสไหลผ่าน inverting input กระแสผ่าน  $R_2$  จะเท่ากับกระแสผ่าน  $R_1$  เพราะฉะนั้น

$$(e_{out} - e_{in}) / R_2 = e_{in} / R_1 \quad (2-7)$$

จะได้ 
$$A_F = e_{in} / e_{out} = 1 + R_2 / R_1 \quad (2-8)$$

แม้ input impedance ของ noninverting amplifier ที่เป็น ideal มีค่าเป็นอนันต์ก็จริง แต่ในทางปฏิบัติมักใช้ความต้านทานค่าสูงๆ ต่อไว้ที่ input เป็น input impedance ของวงจร

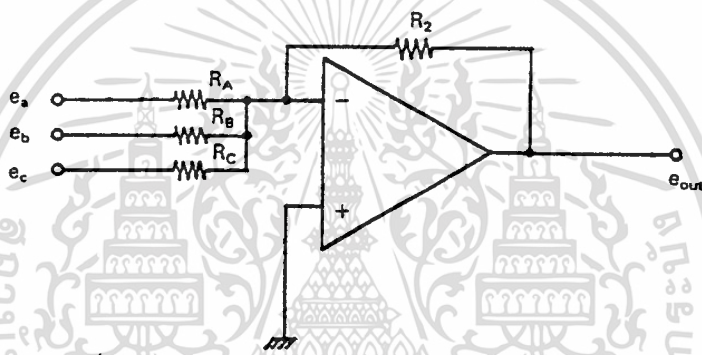
$$R_{in} = Z_{in} / (A_o / A_F) = Z_{in} A_o / (1 + R_2 / R_1) \quad (2-8)$$

จะเห็นว่า noninverting amplifier จะให้ input impedance สูงกว่า inverting amplifier

## ADDER หรือ SUMMING

วงจร summing จะให้ output ที่เป็นสัดส่วนกับผลรวมของ input หลายๆ อันดังรูปที่ 2.6 ซึ่งเป็น 3 input adder circuit input ทั้ง 3 ป้อนแยกผ่านความต้านทานให้กับ inverting input ผลรวมของ input current ที่ผ่าน  $R_A, R_B, R_C$  จะมีค่าเท่ากับกระแสที่ผ่าน  $R_2$  เพราะฉะนั้น

$$(e_a/R_A) + (e_b/R_B) + (e_c/R_C) = -(e_{out}/R_2) \quad (2-9)$$



รูปที่ 2.6 วงจร input adder

ถ้า  $R_A = R_B = R_C = R$  เราจะได้

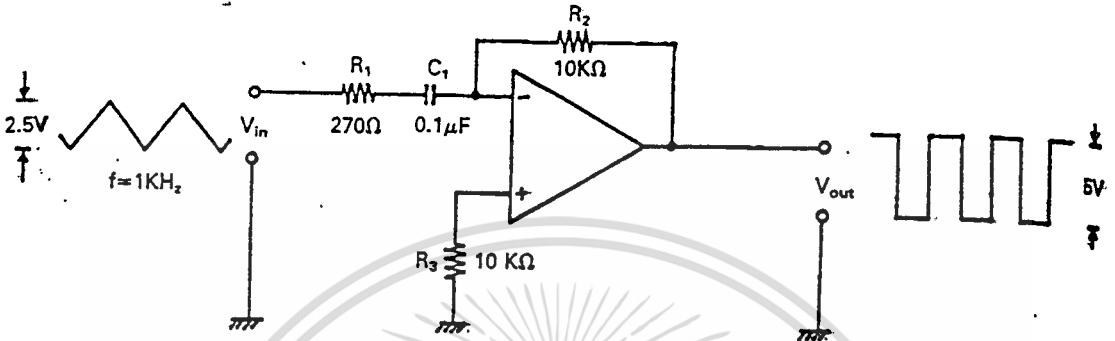
$$e_{out} = -(R_2/R)(e_a + e_b + e_c) \quad (2.10)$$

ปัญหาในการใช้งานของวงจรที่มี input มากๆ เช่นนี้คือ การสูญเสียค่า excess loop gain ขา input ทั้งหลายที่ปรากฏนั้นจะเสมือนวงจรขนาน จะทำให้ค่า apparent closed loop gain มีค่าสูงมาก (เนื่องจาก apparent input resistance มีค่าต่ำมาก) วงจรแบบนี้ใช้ในวงจรแบบ digital-to-analog (D/A) ซึ่งอาจจะมี summing resistor 8-16 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DIFFERENTIATOR

วงจรพื้นฐาน differentiator ได้แสดงไว้ในรูปที่ 2.7



รูปที่ 2.7 differentiator circuit

$$V_{out} = -R_2 C_1 \frac{dV_{in}}{dt} \quad (2.11)$$

ค่า รีแอกแตนซ์ของคาปาซิเตอร์ ( $X_c = 1/2\pi fC$ ) แปรผกผันกับความถี่ ดังนั้น แรงดันเข้าที่ทุกจะเพิ่มตามความถี่ ในทางปฏิบัติ  $R_1$  ที่ต่ออนุกรมกับ  $C_1$  เพื่อลดอัตราการขยายแรงดันเท่ากับ  $R_2/R_1$  เมื่อ input มีความถี่สูงขึ้น วงจรจะทำหน้าที่เป็น differentiator เมื่อ input มีความถี่น้อยกว่า  $f_c$

$$f_c = 1/2\pi R_1 C_1 \quad (2.12)$$

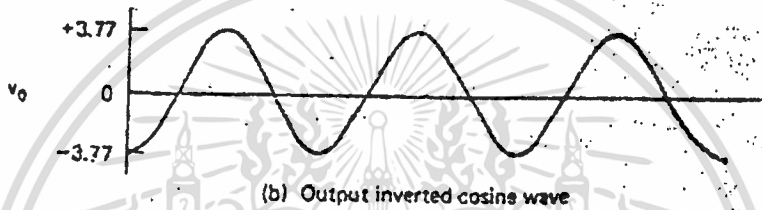
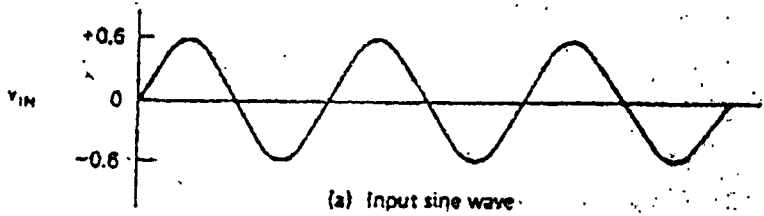
ถ้า input มีความถี่มากกว่า  $f_c$  วงจรจะทำหน้าที่เหมือนกับ inverting amplifier ด้วยอัตราการขยายเท่ากับ

$$V_{out}/V_{in} = -(R_2/R_1)$$

$f_c$  ควรจะมีค่าอย่างน้อย 10 เท่าของ ความถี่อินพุต โดยทั่วไป  $f_c$  ควรจะมีค่าอยู่ในระหว่าง  $1/2\pi R_2 C_1$  กับค่า gain-bandwidth product ของ op-amp ซึ่ง  $\mu A741$  มีค่าประมาณ 1 MHz

เพราะฉะนั้นขอบเขตจำกัดของ  $f_c$  จึงเป็น เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงแก้ไข  $< \sqrt{(1 \times 10^5) / 2\pi R_2 C_1}$  ค่าของเอกสารทุกครั้ง (2-13) ำไปใช้

กรณีที่ differentiator ได้รับอินพุตที่เป็น sinewave เอาท์พุทจะเป็นดังรูปที่ 2.8

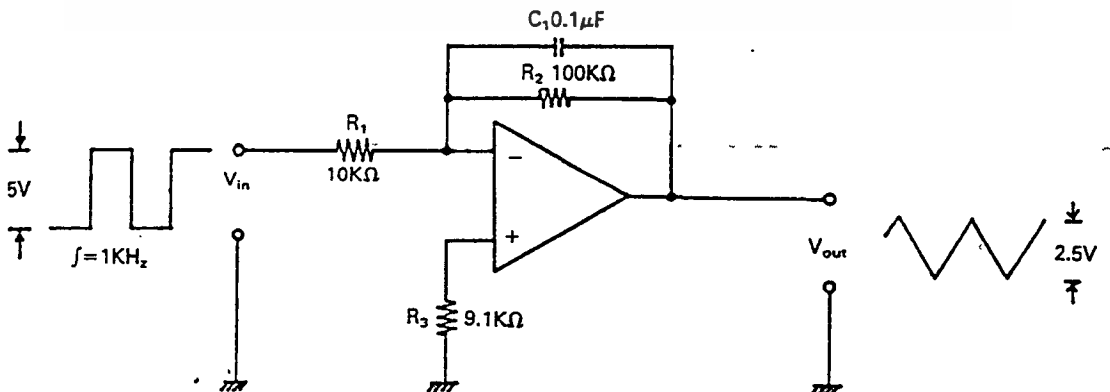


รูปที่ 2.8 รูปคลื่นที่ input และ output ของ differentiator

**INTEGRATOR**

วงจร integrator ได้แสดงไว้ในรูปที่ 2.9 สัญญาณ output จะเป็นสัดส่วนกับ time integral ของสัญญาณ input

$$V_{out} = -(1/R_1 C_1) \int V_{in} dt \tag{2-14}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 2.9 วงจร integrator  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทาน  $R_2$  ทำหน้าที่เป็น DC stabilization ให้กับวงจร integrator โดยจำกัด gain ที่ความถี่ต่ำของ amplifier เพื่อลด drift ให้เกิดน้อยที่สุด และความถี่วงจรเริ่มต้นทำงานเป็น integrator ได้คือ

$$f_c = 1/2\pi R_2 C_L \quad (2-15)$$

เพื่อให้ได้ linearity ที่ดี ความถี่ของสัญญาณอินพุตควรมีค่าอย่างน้อยเป็น 10 เท่าของ  $f_c$  ถ้าอินพุตมีความถี่น้อยกว่า  $f_c$  วงจรจะทำหน้าที่เหมือนกับ inverting amplifier ด้วยอัตราขยายเท่ากับ

$$V_{out}/V_{in} = -(R_2/R_1)$$

(โดยทั่วไป  $R_2 = 10R_1$ )

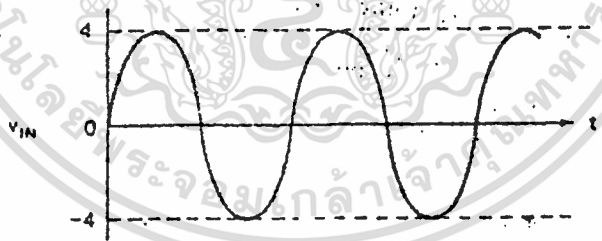
การแก้ dc offset voltage เนื่องจาก input bias current ทำได้โดยการต่อ  $R_B$  เข้าในวงจร คำนวณได้จาก

$$R_B = R_1 R_2 / (R_1 + R_2) \quad (2-16)$$

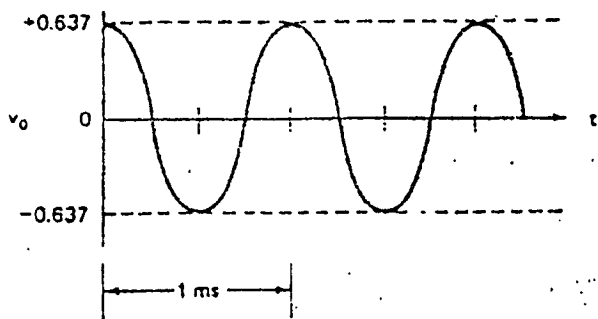
กรณีที่วงจรได้รับอินพุตเป็น sinewave ซึ่งมีความสัมพันธ์ดังสมการ

$$V_{in} = V_m \sin \omega t$$

output แสดงได้ดังรูปที่ 2.10



(a) Input ac sine wave



(b) Steady state output ac cosine wave

## COMPARATOR

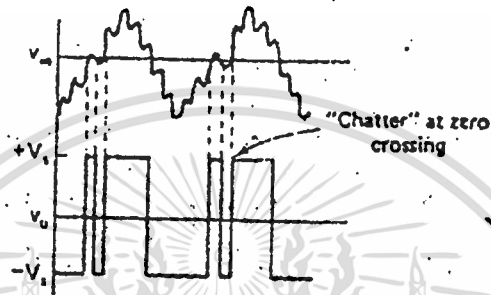
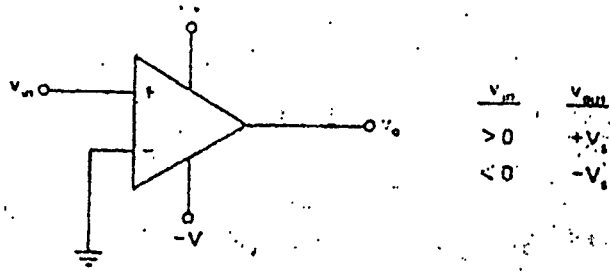
วงจร comparator โดยทั่วไปแล้วเป็น operational amplifier แบบหนึ่งที่ได้รับจาก negative feedback op-amp สามารถใช้เป็นวงจร comparator แต่ comparator ที่แท้จริงจะมีข้อแตกต่างจาก operational amplifier ในหลาย ๆ แห่ง วงจร comparator มีค่า slew rate มากเป็น 100 เท่า และเร็วกว่า op-amp

### Zero-crossing Detector

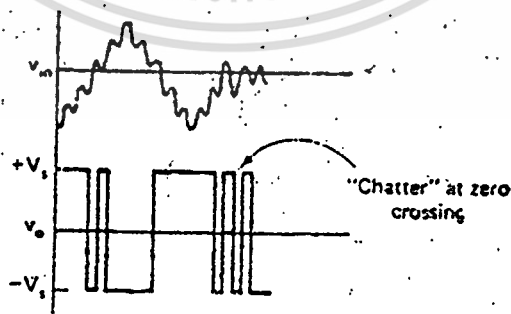
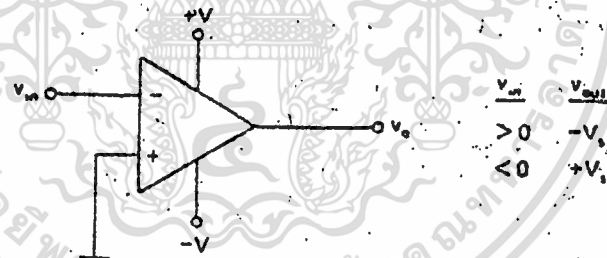
รูปแบบหนึ่งของวงจร zero-crossing detector คือวงจร comparator ที่มีขา inverting ลงกราวด์ข้างหนึ่ง และสัญญาณอินพุตป้อนเข้าสู่ขา noninverting เมื่อแรงดันอินพุตมีค่าเป็นบวกมากกว่าศูนย์ ซึ่งเป็นแรงดันอ้างอิงบนขา inverting จะทำให้เอาต์พุตมีค่าเป็นลบและอิมพัลส์ ดังรูปที่ 2.11a ในทำนองกลับกันถ้าสัญญาณอินพุตมีค่าล่นไปทางลบมากกว่าแรงดันอ้างอิง จะทำให้เอาต์พุตมีค่าเป็นลบและอิมพัลส์ ซึ่งจุด cross over อยู่ที่แรงดันอ้างอิงศูนย์ ดังนั้นจึงเรียกว่า "Zero Crossing Detector"

วงจร zero crossing detector ซึ่งจะกลับค่าสัญญาณอินพุต ดังแสดงในรูปที่ 2.11b zero crossing detector จะทำให้เกิด "chatter" ที่จุด crossing ซึ่งเหตุการณ์เช่นนี้เกิดเนื่องจากแรงดันสัญญาณรบกวนเข้าไป ในการเกิดภาวะ chatter ได้แสดงในรูปสัญญาณ 2.11b

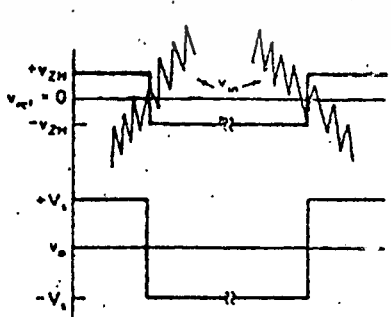
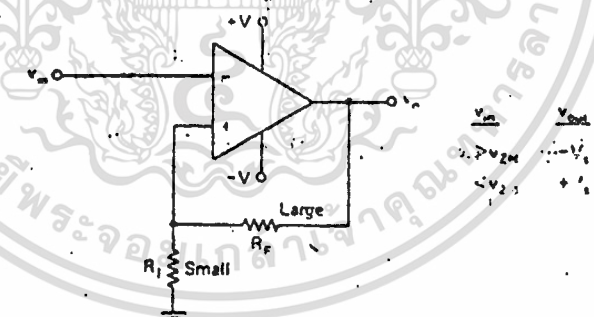
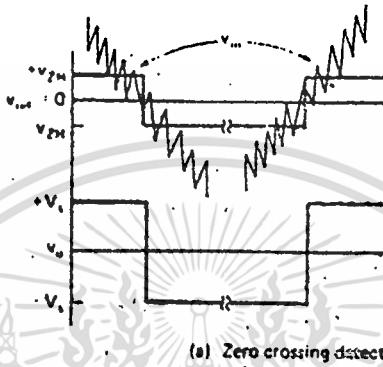
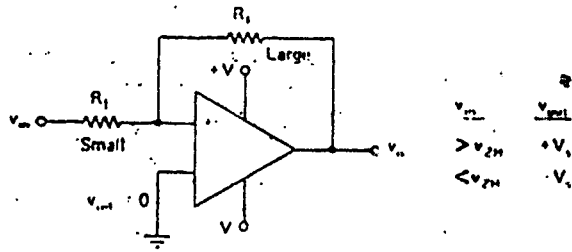
Hysteresis เป็นผลที่เกิดจากภาวะปัจจุบัน (Present state) ที่อินพุต กระทำโดยภาวะที่ผ่านมา (Past state) ที่เอาต์พุตซึ่งทำได้โดยการใช้หลักการ positive feedback วงจร zero crossing detector with hysteresis แสดง



(a) Zero crossing detector



(b) Inverted zero crossing detector (inverter)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 วันที่ 2.12.2565 zero-crossing detectors with hysteresis  
 "ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้"

Voltage comparator

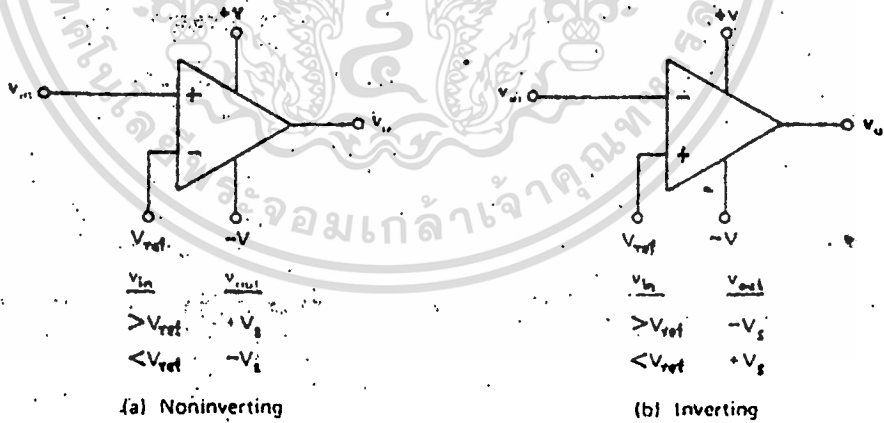
เป็นวงจรที่มี input ข้างหนึ่งต่อกับแรงดันอ้างอิง วงจรของ voltage comparator ได้แสดงไว้ในรูปที่ 2.11 ในขณะที่แรงดันอินพุตมีค่าเป็นบวกมากกว่าแรงดันอ้างอิง จะทำให้เอาต์พุตแสดงค่าไปในทางแรงดันบวกและอิมพัลส์ เมื่อแรงดันอินพุตมีค่าน้อยกว่าแรงดันอ้างอิงจะทำให้เอาต์พุตแสดงค่าไปในทางลบและอิมพัลส์

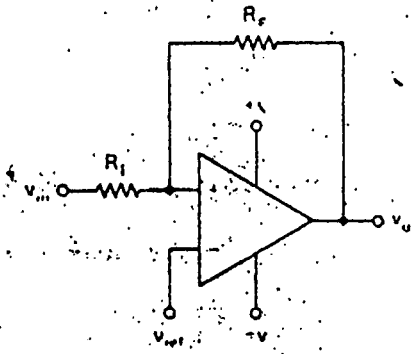
Hysteresis สามารถใช้ในวงจรนี้เพื่อป้องกัน "chatter" ที่จุด crossing ดังแสดงไว้ในรูปที่ 2.11 c และ d โดยที่ switching voltage หรือจุดกึ่งกลางระหว่างค่าของแรงดัน hysteresis สามารถหาได้

$$V_{sw} = [V_R (R_F + R_I)] / R_F \tag{2-18}$$

ในขณะที่ hysteresis voltage ( $V_{CH}$ ) จะอยู่บนแต่ละด้านของ switch voltage ( $V_{sw}$ ) ได้ถูกกำหนดโดย

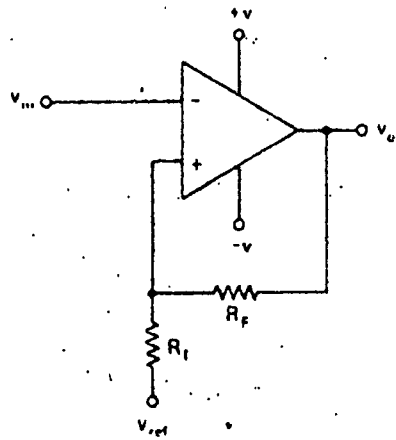
$$V_{CH} = \pm (R_I / R_F) V_S \tag{2-19}$$





$$\begin{aligned} &V_{in} > |V_{sw} + V_{ch}| + V_s \\ &V_{out} < |V_{sw} - V_{ch}| - V_s \end{aligned}$$

(c) Noninverting with hysteresis



$$\begin{aligned} &V_{in} > |V_{sw} + V_{ch}| - V_s \\ &V_{out} < |V_{sw} - V_{ch}| + V_s \end{aligned}$$

(d) Inverting with hysteresis

รูปที่ 2.13 วงจร voltage comparator

ACTIVE FILTER

active filter เป็นวงจรที่ทำหน้าที่กรองความถี่สัญญาณ ประกอบด้วย ภาควิชาเช่น transistor หรือ IC และ network เลือกความถี่จำพวก Resistor กับ capacitor ให้ผ่านได้เฉพาะสัญญาณความถี่ที่กำหนด ขณะเดียวกันก็จะลดทอนหรือ block สัญญาณนอกเหนือกว่าความถี่ดังกล่าวมิให้ปรากฏที่ output

ข้อดีของ active filter ที่มีเหนือกว่า passive filter

- การปรับอัตราขยายและปรับความถี่เป็นอิสระต่อกัน เราสามารถจัดค่า อัตราขยายของ OP-AMP ขัดแย้งกับการลดทอนของสัญญาณ RC หรือเพิ่มอัตราขยายของวงจรทั้งหมดด้วยการจัดค่าขึ้นส่วนอุปกรณ์ในส่วนของวงจรขยาย OP-AMP และการปรับเปลี่ยนความถี่ก็อยู่ที่ค่า RC เท่านั้น

- ไม่มีปัญหา loading เนื่องจาก OP-AMP มี input impedance สูงและ output impedance ต่ำจึงไม่มีปัญหา loading กับ output และ input ของวงจร ณ จุดที่นำ active filter เข้าไปต่อ

- ราคาถูก Active filter มีราคาถูกกว่า Passive เพราะไม่ต้องอาศัย Inductor ที่มีราคาแพงและยังใช้ OP-AMP ซึ่งปัจจุบันราคาในตลาดถูกมาก

ในที่นี้เราจะกล่าวถึง active filter ที่นำมาใช้งานในโครงการนี้คือ

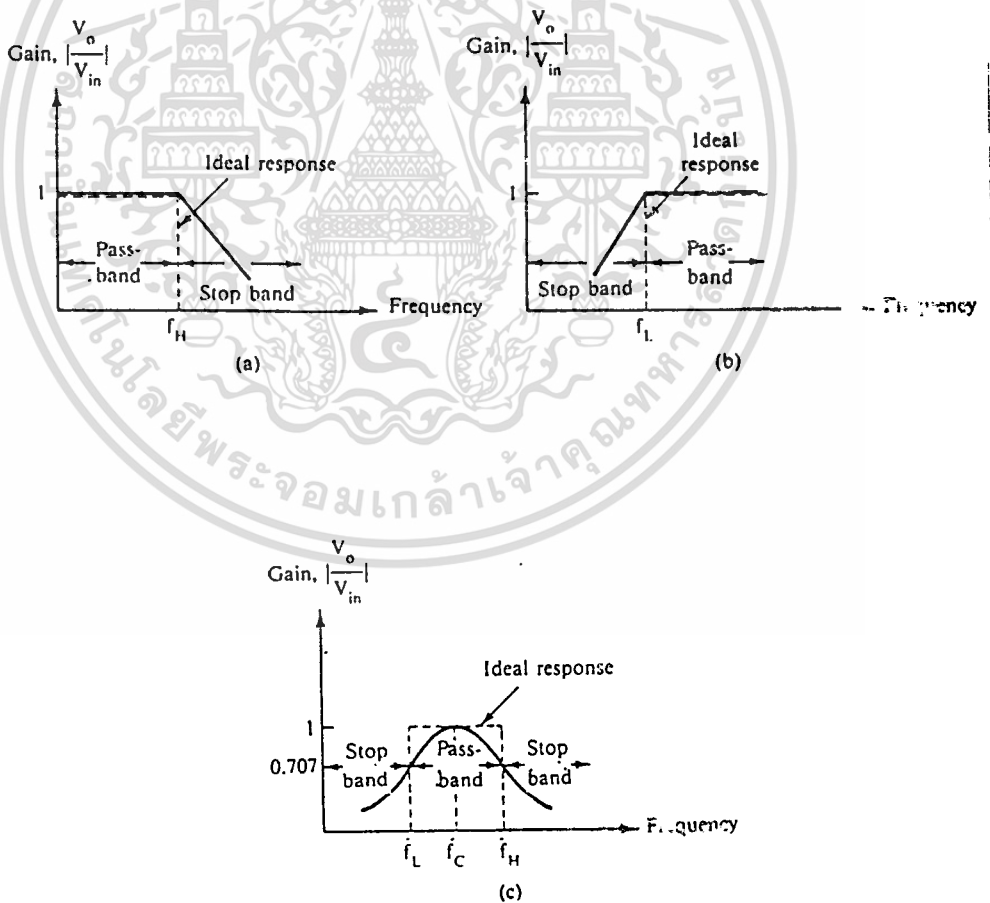
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในห้องเรียนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
1. Low pass filter (LPF)  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. High pass filter (HPF)

3. Band pass filter (BPF)

filter เหล่านี้ต้องอาศัย resistance กับ capacitance ทำงานร่วมกับ active element จำพวก OP-AMP ด้วย IC ที่มีคุณสมบัติ high speed ที่มี slow rate สูง และ activity gain bandwidth สูงๆซึ่งจะช่วยให้คุณสมบัติด้านความถี่และด้านอัตราการขยายของ filter ดีขึ้น

frequency response ของ filter ทั้ง 3 ชนิดแสดงในรูปที่ 2.14 เส้นประแสดงถึง response ที่เป็น ideal ในทางทฤษฎี ส่วน response curve ในทางปฏิบัติแสดงด้วยเส้นทึบ



รูปที่ 2.14(a) แสดง frequency response ของวงจร low pass filter มีขนาดของ gain คงที่จากความถี่ 0 Hz ถึงความถี่ high cutoff  $f_H$  ค่าของ bandwidth จึงเท่ากับ  $f_H$  ที่  $f_H$  หรือตำแหน่งความถี่ high cutoff นั้น gain จะลดลง 3 dB และที่ความถี่มากกว่า  $f_H$  นั่นคือที่  $f > f_H$  อัตราการขยายหรือ gain ของวงจรก็ลดลงทุกขณะอย่างต่อเนื่องตามความถี่สัญญาณ input ที่เพิ่มขึ้นนัยของ filter ช่วงความถี่ระหว่าง 0 Hz ถึง high cutoff frequency

ซึ่ง gain ของวงจรลดลง 3 dB เรียกว่า pass band และช่วงความถี่ที่สูงกว่า  $f_H$  ขึ้นไป ซึ่งเกิดการลดทอนของสัญญาณลงทุกขณะเรียก stop band จาก response ที่เป็น ideal ในเส้นประแสดงให้เห็นว่า filter ที่เป็น ideal จะมี loss เป็นศูนย์ตลอดช่วง pass band และมี loss เป็นอนันต์ในช่วง stop band แต่สภาพความเป็นจริงในทางปฏิบัติได้เป็นเช่นนั้นเพราะเนทเวิร์คชนิดเชิงเส้น (linear network) ไม่สามารถสร้างคุณสมบัติของความไม่ต่อเนื่อง (discontinuities) ขึ้นได้ อย่างไรก็ตามเราอาจสร้าง response curve ในทางปฏิบัติตามเส้นทึบให้ใกล้เคียงกับ response ที่เป็น ideal ตามเส้นประได้เช่นกันโดยอาศัยเทคนิคการออกแบบวงจรเป็นพิเศษเข้าช่วย ประกอบวงจรด้วยชิ้นส่วนอุปกรณ์เช่น resistor กับ capacitor ที่มีค่าถูกต้องแม่นยำ หรือค่าผิดพลาดน้อยที่สุดและใช้ OP-AMP ชนิด high speed

รูปแบบของ filter ที่นิยมนำมาใช้กันมากในทางปฏิบัติ ซึ่งให้ response curve ปรมาณใกล้เคียงทางทฤษฎีได้แก่รูปแบบ Butterworth, รูปแบบ Chebyshev และรูปแบบ Caure แต่ละรูปแบบมีลักษณะประจำตัวแตกต่างกันออกไป Butterworth filter ให้คุณลักษณะของทั้ง pass band และ stop band ที่ Flat บางโอกาสจึงเรียกว่า Flat Flat Filter สำหรับ Chebyshev filter มีคุณลักษณะ pass band เป็น ripple และ stop band มีลักษณะ Flat ส่วน Caure filter ให้ทั้ง pass band และ stop band มีคุณลักษณะเป็น ripple หากกล่าวโดยรวมๆระหว่าง filter ทั้ง 3 แบบ Caure filter จะให้ response ของ stop band ดีที่สุด แต่เพื่อความสะดวกในการออกแบบวงจร เราจะใช้ Butterworth filter

รูปที่ 2.14(b) เป็น response curve ของ high pass filter เมื่อให้  $f$  เป็นความถี่ใดๆ และ  $f_L$  เป็น low cutoff frequency แล้วช่วง stop band จะอยู่ที่  $0 < f < f_L$  และช่วงของ pass band อยู่ที่  $f > f_L$

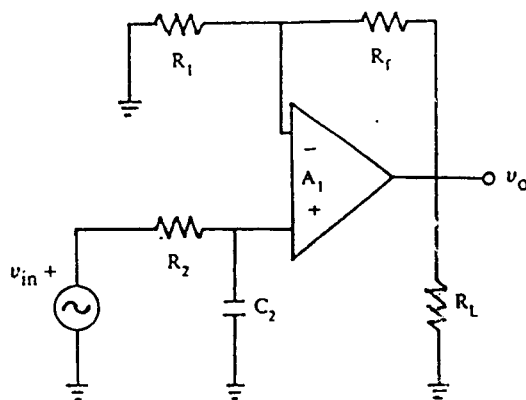
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

รูปที่ 2.14(c) แสดง frequency response ของวงจร band pass ไม่ว่าการถี่ใดๆทั้งนั้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

filter ช่วง band pass อยู่ระหว่างความถี่ cutoff สองจุดได้แก่ high cutoff frequency ( $f_H$ ) และ low cutoff frequency ( $f_L$ ) ซึ่งเป็นตำแหน่งที่ gain ของวงจรลดลง 3 dB และช่วง stop band มีสองช่วงที่  $0 < f < f_L$  กับ  $f > f_H$  โดย  $f_H > f_L$  bandwidth ของ band pass filter เท่ากับ  $f_H - f_L$  และ center frequency อยู่ที่ความถี่  $f_c$  ปรากฏที่ตำแหน่งกึ่งกลางช่วง pass band พอดี

ก่อนนำเข้าสู่ filter แต่ละแบบมาพิจารณาลักษณะของ filter โดยเฉพาะอย่างยิ่งในช่วง stop band ตามรูปที่ 2.14(a) ถึง 2.14(d) response curve ในช่วง stop band มีทั้งลดลงหรือเพิ่มขึ้น หรือทั้งลดลงและเพิ่มขึ้นด้วยอัตราการเปลี่ยนแปลงที่คงที่ตามความถี่ที่เพิ่มขึ้น หมายถึงอัตรา (rate) ซึ่ง gain ของ filter เปลี่ยนแปลงในช่วง stop band อัตราการเปลี่ยนแปลง gain นี้แสดงด้วย slope ของ curve ในบริเวณ stop band ถูกกำหนดโดยจำนวน order ของ filter ยกตัวอย่าง low pass filter ชนิด order หนึ่ง การลดลงของ gain ในช่วง stop band จากความถี่  $f < f_H$  อยู่ในอัตรา 20 dB/decade ส่วน low pass filter ชนิด order สองก็มีการลดลงของ gain ในช่วงความถี่เดียวกันในอัตรา 40 dB/decade แต่สำหรับ high pass filter ชนิด order หนึ่งจะมีการเพิ่มขึ้นของ gain ในช่วง stop band จากความถี่  $0 < f < f_L$  ในอัตรา 20 dB/decade และ high pass filter ชนิด order สองก็มีการเพิ่มขึ้นของ gain ในช่วงความถี่เดียวกันในอัตรา 40 dB/decade

Low Pass Filter ชนิด order หนึ่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 2.15 First Order Low Pass Butterworth Filter

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.15 จะได้ว่า

$$v_o/v_{in} = A_f / (1 + j(f/f_H)) \quad (2-20)$$

เมื่อ  $v_o/v_{in} = \text{gain ของวงจร}$

$$A_f = 1 + R_f/R_L$$

$f = \text{frequency ของ input signal}$

$$f_H = 1/(2\pi R_2 C_2) = \text{high cutoff frequency}$$

จากสมการข้างบนเขียนในรูป gain magnitude ได้ดังนี้

$$|v_o/v_{in}| = A_f / \sqrt{1 + (f/f_H)^2} \quad (2-21)$$

การออกแบบ

1. เลือกค่า high cutoff frequency  $f_H$
2. เลือกค่า  $C_2 = 10/f_H \mu F$
3. คำนวณ  $R_2 = 1/2\pi f_H C_2$
4. คำนวณหาค่า  $R_f$  และ  $R_L$  ตามค่า pass band gain  
 $A_f = 1 + R_f/R_L$

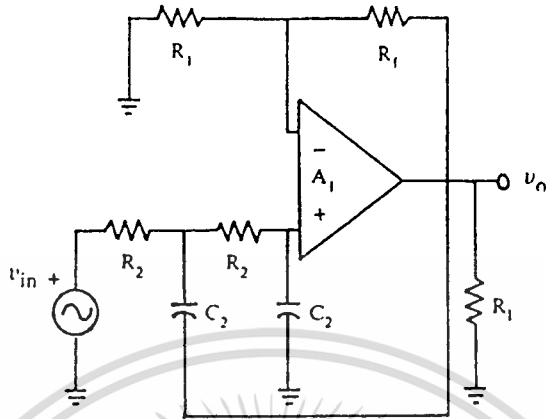
Ex 2.1 ออกแบบ Low Pass Filter ที่ cutoff frequency = 1 kHz

ที่ pass band gain = 2

วิธีคำนวณ

1.  $f_H = 1 \text{ KHz}$
2.  $C_2 = 10/1000 \mu F = 0.01 \mu F$
3.  $R_2 = 1/((2\pi)(1000)(0.01 \times 10^{-6}))$   
 $= 15.9 \text{ kohm}$
4. เนื่องจาก  $A_f = 2$ , ดังนั้น  $R_f$  จึงต้องเท่ากับ  $R_L$   
 เลือก  $R_f = R_L = 10 \text{ kohm}$

Low Pass Filter ชนิด order สอง



รูปที่ 2.16 Second Order Low Pass Butterworth Filter

จากรูปที่ 2.16 จะได้ว่า

$$|v_o / v_{in}| = A_F / \sqrt{1 + (f/f_H)^2} \quad (2-22)$$

เมื่อ

$$v_o / v_{in} = \text{gain ของวงจร}$$

$$A_F = 1 + R_F / R_L = \text{pass band gain ของวงจร}$$

$$f = \text{frequency of input signal}$$

$$f_H = 1 / 2\pi R_2 C_2 = \text{high cutoff frequency}$$

การออกแบบ

1. เลือกค่า high cutoff frequency  $f_H$
2. เลือกค่า  $C_2 = 10 / f_H \mu F$
3. คำนวณ  $R_2 = 1 / (2\pi f_H C_2)$
4. คำนวณหาค่า  $R_F$  และ  $R_L$  ตามค่า pass band gain

$$A_F = 1 + R_F / R_L$$

Ex 2.2 ออกแบบ Low Pass Filter ที่ cutoff frequency = 1 kHz

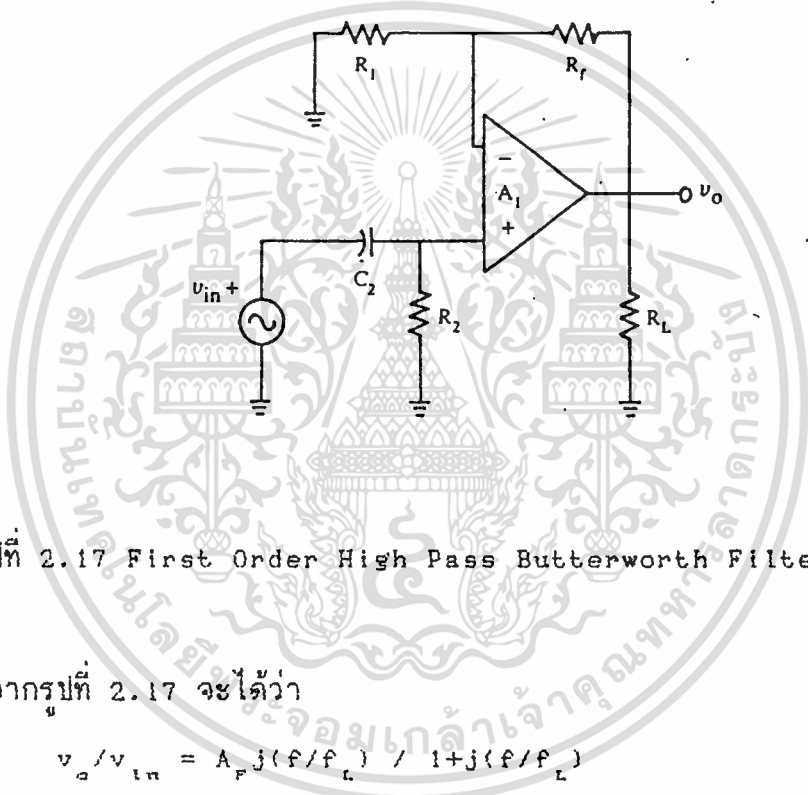
ที่ pass band gain = 2

วิธีคำนวณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกที่  $f_H = 1 \text{ kHz}$  แปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.  $C_2 = 10/1000 \mu F = 0.01 \mu F$
3.  $R_2 = 1/((2\pi)(1000)(0.01 \times 10^{-6}))$
4. เนื่องจาก  $A_F = 2$ , ดังนั้น  $R_F = R_L$   
เลือก  $R_F = R_L = 10 \text{ Kohm}$

### High Pass Filter ชนิด 1 order พหุขั้ว



รูปที่ 2.17 First Order High Pass Butterworth Filter

จากรูปที่ 2.17 จะได้ว่า

$$v_o/v_{in} = A_F j(f/f_L) / 1 + j(f/f_L) \quad (2-23)$$

$$v_o/v_{in} = \text{gain ของวงจร}$$

$$A_F = 1 + R_F/R_L = \text{Pass Band gain ของวงจร}$$

$$f = \text{Frequency of Input Signal}$$

$$f_L = 1/(2\pi R_2 C_2) = \text{Low Cutoff Frequency}$$

จากสมการข้างบนเขียนในรูป gain Magnitude ได้ดังนี้

$$|v_o/v_{in}| = A_F (f/f_L) / \sqrt{1 + (f/f_L)^2} \quad (2-24)$$

การออกแบบ

1. เลือกค่า low cutoff frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2. เลือกค่า  $C_2 = 10/f_L \mu F$   
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. คำนวณ  $R_2 = 1/(2\pi f_L C_2)$

4. คำนวณหาค่า  $R_F$  และ  $R_L$  ตามค่า pass band gain

$$A_F = 1 + R_F/R_L$$

Ex 2.3 ออกแบบ High Pass Filter ที่ cutoff frequency 1 kHz

ที่ Pass Band gain = 2

วิธีคำนวณ

1.  $f_L = 1 \text{ kHz}$

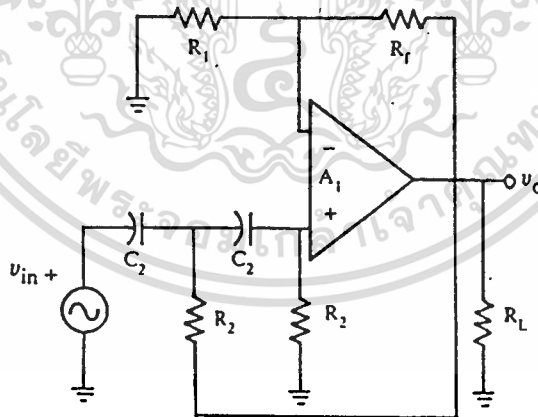
2.  $C_2 = 10/1000 \mu\text{F} = 0.01 \mu\text{F}$

3.  $R_2 = 1/((2\pi)(1000)(0.01 \times 10^{-6}))$

4. เนื่องจาก  $A_F = 2$ , ดังนั้น  $R_F$  จึงต้องเท่ากับ  $R_L$

เลือก  $R_F = R_L = 10 \text{ kohm}$

High Pass Filter ชนิด อดอร์ สอง



รูปที่ 2.18 Second-Order High-Pass Butterworth Filter

จากรูปที่ 2.18 จะได้ว่า

$$|v_o/v_{in}| = A_F / \sqrt{1 + (f_L/f)^4} \quad (2-25)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
เมื่อ  $v_o/v_{in} = \text{gain}$  ของวงจร

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_F = 1 + R_F/R_L$$

$f$  = ความถี่ของสัญญาณอินพุต

$$f_L = 1/(2\pi R_2 C_2) = \text{low cutoff frequency}$$

การออกแบบ

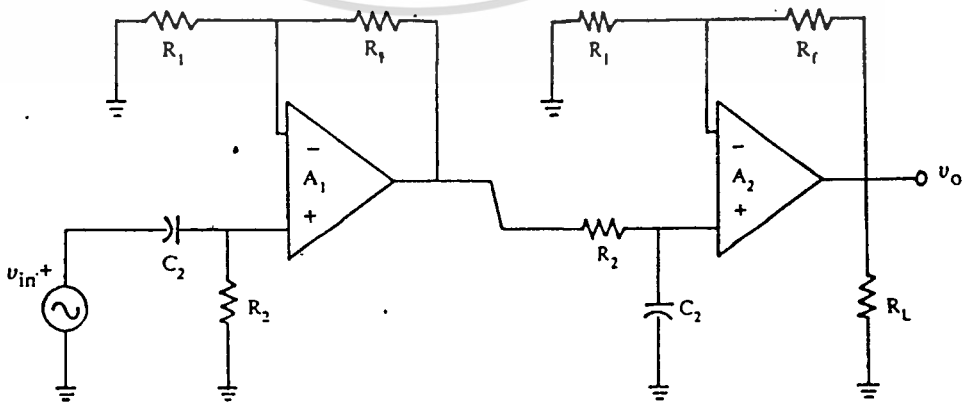
1. เลือกค่า  $f_L$
2. เลือกค่า  $C_2 = 10/f_L \mu\text{F}$
3. คำนวณ  $R_2 = 1/(2\pi f_L C_2)$
4. คำนวณหาค่า  $R_F$  และ  $R_L$  ตามค่า Pass Band Gain

Ex 2.4 ออกแบบวงจรกรองความถี่สูง ที่  $f_L = 1 \text{ kHz}$ . ที่  $A_F = 2$

วิธีคำนวณ

1.  $f_L = 1 \text{ kHz}$ .
2.  $C_2 = 10/1000 = 0.01 \mu\text{F}$
3.  $R_2 = 1/(2\pi)(1000)(0.01 \times 10^{-6})$   
 $= 15.9 \text{ kohm}$
4. เนื่องจาก  $A_F = 2$  ดังนั้น  $R_F = R_L$   
 เลือก  $R_F = R_L = 10 \text{ kohm}$

Band Pass Filter



จากรูปที่ 2.19 จะได้ว่า

$$\left| v_o / v_{in} \right| = \frac{A_{FT} (f/f_c)}{\sqrt{[1+(f/f_L)^2][1+(f/f_H)^2]}} \quad (2-26)$$

เมื่อ  $v_o / v_{in}$  = gain ของวงจร

$$\begin{aligned} A_{FT} &= \text{pass band gain ของวงจร} \\ &= A_{F1} \times A_{F2} \end{aligned}$$

โดย  $A_{F1}$  =  $(1 + R_F/R_L)$  ของ stage  $A_1$

$$A_{F2} = (1 + R_F/R_L) \text{ ของ stage } A_2$$

$f$  = frequency ของ input signal

$f_L$  = low cutoff frequency

$$= 1/(2\pi R_2 C_2) \text{ ของ stage } A_1$$

$f_H$  = high cutoff frequency

$$= 1/(2\pi R_1 C_2) \text{ ของ stage } A_2$$

$f_c$  = center frequency =  $\sqrt{f_L f_H}$

การออกแบบ

1. เลือกค่า  $f_L$  และ  $f_H$

2. เลือกค่า  $C_2$

$$C_2 = 10/f_L \text{ ของ stage } A_1$$

$$C_2 = 10/f_H \text{ ของ stage } A_2$$

3. คำนวณ  $R_2$

$$R_2 = 1/(2\pi f_L C_2) \text{ ของ stage } A_1$$

$$R_1 = 1/(2\pi f_H C_2) \text{ ของ stage } A_2$$

5. เพื่อความสะดวกในการออกแบบให้  $A_{F1} = A_{F2}$

คำนวณหาค่า  $R_F$  และ  $R_L$  ตามค่า pass band gain

$$A_{FT}/2 = A_{F1} = A_{F2} = 1 + R_F/R_L \text{ โดยใช้ได้ทั้ง 2 stage}$$

Ex 2.5 ออกแบบ band pass filter ที่  $f_L = 200$  Hz. และ  $f_H =$

$$1 \text{ kHz. band pass gain} = 4$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วิธีคำนวณ

$$1. f_L = 200 \text{ Hz}$$

$$2. f_H = 1 \text{ kHz}$$

$$3. C_{2(A1)} = 10/200 = 0.05 \mu\text{F}$$

$$4. C_{2(A2)} = 10/1000 = 0.01 \mu\text{F}$$

$$5. R_{2(A1)} = 1/((2\pi)(200)(0.05 \times 10^{-6}))$$

$$= 15.9 \text{ kohm}$$

$$4. R_{2(A2)} = 1/((2\pi)(1000)(0.01 \times 10^{-6}))$$

$$= 15.9 \text{ kohm}$$

$$5. A_{FT} = 4$$

$$A_{F1} = A_{F2} = 2$$

$$\text{เลือกค่า } R_F = R_i = 10 \text{ kohm}$$

ในการออกแบบวงจรกรองความถี่แบบต่างๆ ที่กล่าวมาแล้วทั้งหมดนั้น จะเห็นว่า เป็นการยุ่งยากพอสมควร ฉะนั้นเพื่อความสะดวกเราอาจจะใช้การออกแบบโดยใช้ MANUAL HANDBOOKS ช่วยในการออกแบบ ซึ่งได้แสดงไว้ในภาคผนวก

## การออกแบบและการสร้าง

## หลักการ

โครงงานนี้เป็นตัวอย่างของโครงงานที่ใช้การบันทึกและสังเคราะห์เสียงพูด โดยใช้วิธีการเก็บข้อมูลแบบดิจิตอล และก็จะสามารถเรียกข้อมูลที่บันทึกดิจิตอลนั้น กลับมาสังเคราะห์เป็นเสียงพูดดั้งเดิมได้ โดยใช้การแปลงข้อมูลใช้เป็นแบบ delta modulation ข้อมูลของคำพูดแต่ละคำจะถูกเก็บในหน่วยความจำ (memory) โดยมี ตำแหน่ง (address) ที่แน่นอน

สำหรับการควบคุมระบบและการเรียกข้อมูลเสียงออกมาสังเคราะห์นั้น โครงงานนี้จะ ไมโครโปรเซสเซอร์ ซึ่งเป็น CPU z80 ในการควบคุมระบบ โดย CPU จะรับเงื่อนไขซึ่งป้อนเข้ามาทาง input port แล้ว CPU จะทำการเลือกข้อมูล จากหน่วยความจำออกมาให้สอดคล้องกับเงื่อนไข

ขั้นตอนในการทดลองนั้น จะนำเอาสัญญาณเสียงซึ่งเป็นคำพูด ไปแปลงเป็นข้อมูลแบบดิจิตอล โดยใช้วิธีการ เคลตามอดูเลชันแบบการเปลี่ยนแปลงความชันต่อเนื่อง หรือระบบ CVSD (continous slope delta modulation) ซึ่งก็ได้กล่าวไปแล้ว ข้อมูลที่ได้จากการแปลงนี้จะเป็นข้อมูลขนาด 8 bit ( $D_0 - D_7$ ) จากนั้นก็จะนำไปเก็บลงใน EPROM โดยจะกำหนดตำแหน่งเริ่มต้นและสิ้นสุดของคำพูดแต่ละคำที่สามารถทราบได้ จึงทำให้สามารถเรียกคำพูดแต่ละคำออกมาได้ตามต้องการ

แนวความคิดที่ได้ออกแบบวงจรนี้จะเป็นการเก็บคำพูดลงใน EPROM เป็นคำๆ เป็นตัวเลข เพื่อที่จะให้มันออกมาเป็นเสียงพูดตามเงื่อนไขของอินพุท โดยอินพุท จะใช้ Thump wheel switch จำนวน 4 หลัก เป็นตัวกำหนดเงื่อนไข

## การออกแบบ

โครงงานนี้ประกอบไปด้วยส่วนใหญ่อัน 2 ส่วน คือ

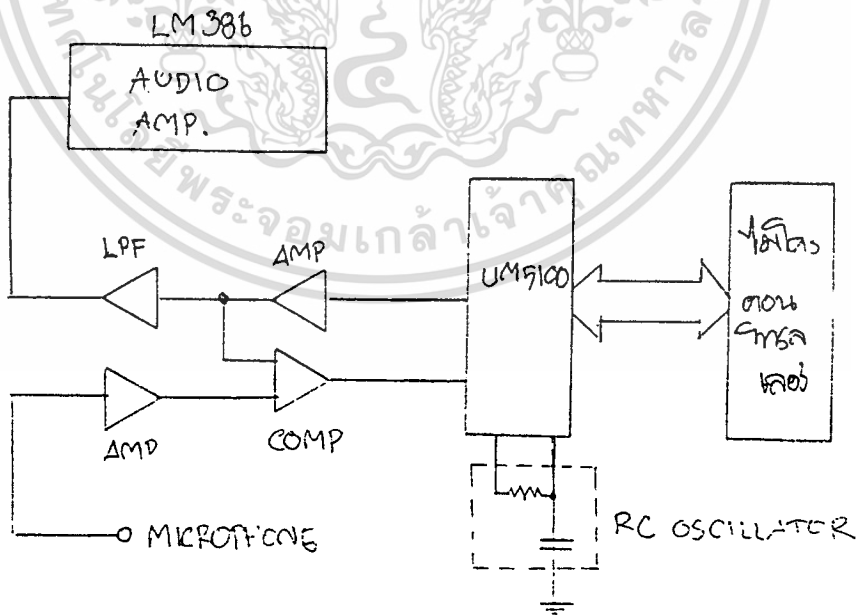
1. ชุด Voice Processor เป็นวงจรที่จะใช้ในการบันทึกเสียงพูดและเล่นกลับโดยใช้ IC เบอร์ UM 5100 เป็นตัวประมวลผลและทำงานเกี่ยวกับการแปลงสัญญาณเสียงซึ่งเป็นแบบ analog ให้เป็น digital ขนาด 8 บิต และการแปลงสัญญาณ
- เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

digital ให้กลับเป็น analog ของสัญญาณเสียง ในชุด voice processor นี้ จะประกอบไปด้วยวงจร comparator, low pass filter, band pass filter และ audio amplifier เพื่อความสะดวกและประหยัด ในชุดนี้จึงได้รวมเอาวงจรของ thump wheel switch ซึ่งจะใช้ในการกำหนดเงื่อนไขอินพุท และวงจร regulator ของชุด power supply ไว้ด้วย

2. ชุดไมโครโปรเซสเซอร์ควบคุมการทำงาน ในส่วนนี้ได้ดัดแปลงมาจากชุด MS0 Microcontroller โดยจะมี monitor program ในการควบคุมระบบทั้งหมด และยังมีหน่วยความจำประเภท RAM และหน่วยความจำประเภท EPROM ซึ่งเก็บสัญญาณเสียงพูดจำนวน 2 ตัว

### VOICE PROCESSOR

ดังที่กล่าวมาแล้วว่า ชุด voice processor นี้ จะเป็นตัวดำเนินการแปลง D/A และ A/D ได้ในชุดเดียวกัน จะมี block diagram ดังรูปที่ 3.1 และวงจรดังรูปที่ 3.2



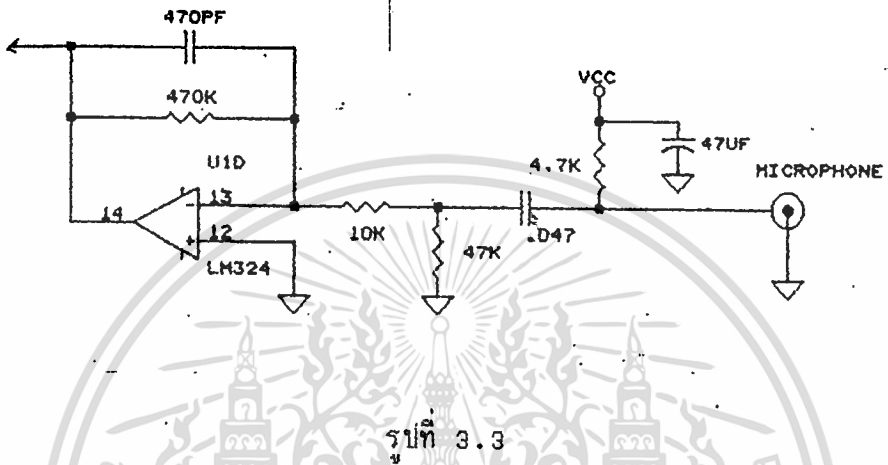
รูปที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้ง่ายต่อความเข้าใจ จะได้อธิบายหน้าที่ของส่วนย่อยๆ ของวงจรโดยแบ่งเป็นส่วนๆ ดังนี้

ส่วน input

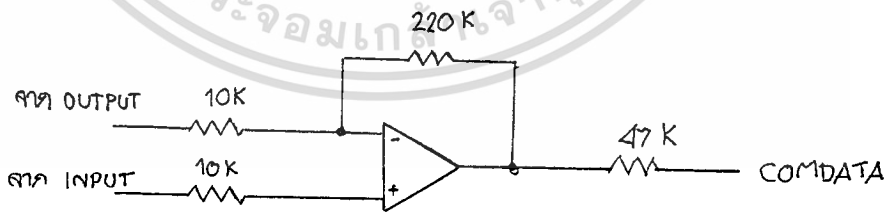
- ชุด microphone และ amplifier



รูปที่ 3.3

สัญญาณเสียงจะถูกรับเข้ามาโดยผ่าน microphone ซึ่งใช้แบบ condenser mic. แต่สัญญาณที่ได้จาก mic นี้ยังมีขนาดเล็กมาก โดยจะนำไปผ่านวงจรขยายซึ่งใช้ op-amp ต่อเป็นวงจขยายแบบอินทิเกรเตอร์

- comparator



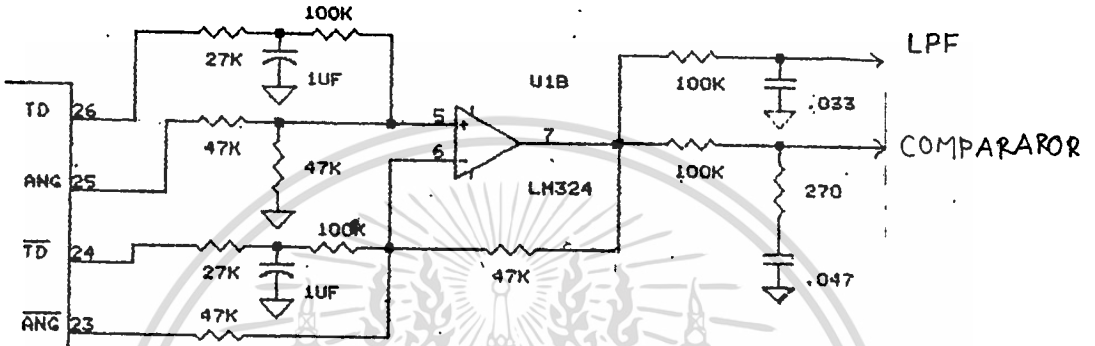
รูปที่ 3.4

ในชุด comparator จะรับสัญญาณทาง input ซึ่งเป็น input ที่จจบันแบบ analog เพื่อมาเปรียบเทียบกับสัญญาณ output ก่อนหน้าซึ่งเป็น analog เช่นเดียวไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีโหลดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กัน แล้วก็จะส่งสัญญาณ output ซึ่งเป็น delta slope ไปยังขา COMPDATA

ส่วน output

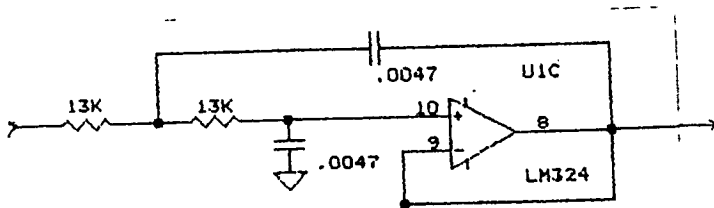
- amplifier



รูปที่ 3.5

วงจรขยายส่วนนี้จะรับสัญญาณ ANG, ANG ซึ่งเป็นสัญญาณเสียงและสัญญาณความถี่ต่ำ TD, TD มาทำการขยาย สัญญาณที่ออกจากชุด amplifier นี้จะเป็นสัญญาณ analog ส่วนหนึ่งจะถูกป้อนกลับ (feedback) ไปเข้าชุด comparator เพื่อเปรียบเทียบกับ input

- low pass filter

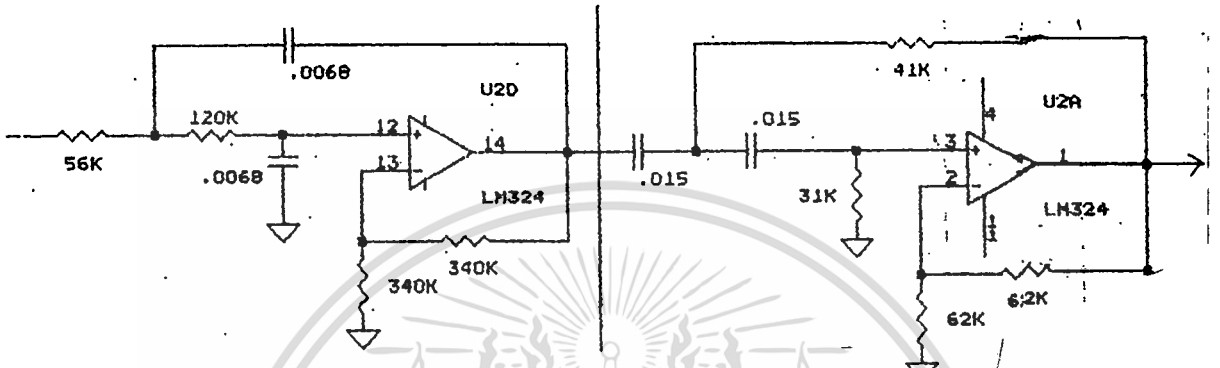


รูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากสัญญาณ analog ที่ถูกส่งมาจากชุด amplifier นั้นยังมีสัญญาณรบกวนจากความถี่สูงมาก ดังนั้นจึงต้องมีวงจรกรองความถี่ต่ำ ให้ได้เฉพาะความถี่ที่ต้องการเท่านั้น

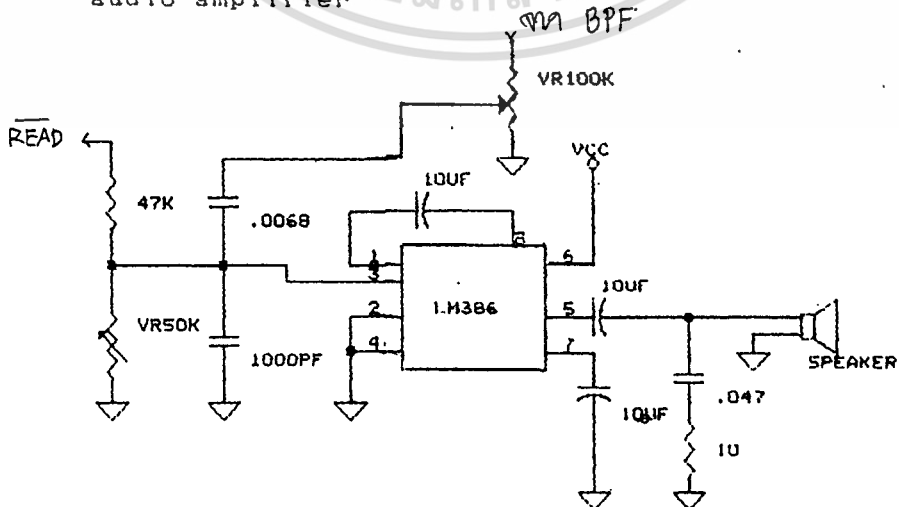
- band pass filter



รูปที่ 3.7

เพื่อให้ได้คุณภาพเสียงที่ดียิ่งขึ้น จึงต้องใส่วงจร band pass filter เข้าไปอีก เพื่อลดสัญญาณรบกวนจากความถี่สูงและความถี่ต่ำ โดยจะให้ความถี่เสียงที่ผ่านไปยัง audio amplifier นั้น อยู่ในช่วงความถี่ที่ต้องการ ซึ่งก็คือประมาณช่วงความถี่เสียงพูด (ความถี่เสียงพูดของคนโดยเฉลี่ยจะอยู่ในช่วง 250-3500 Hz) ในวงจรนี้ ช่วงความถี่ที่ผ่านจะมีค่าประมาณ 300-3000 Hz

- audio amplifier



รูปที่ 3.8

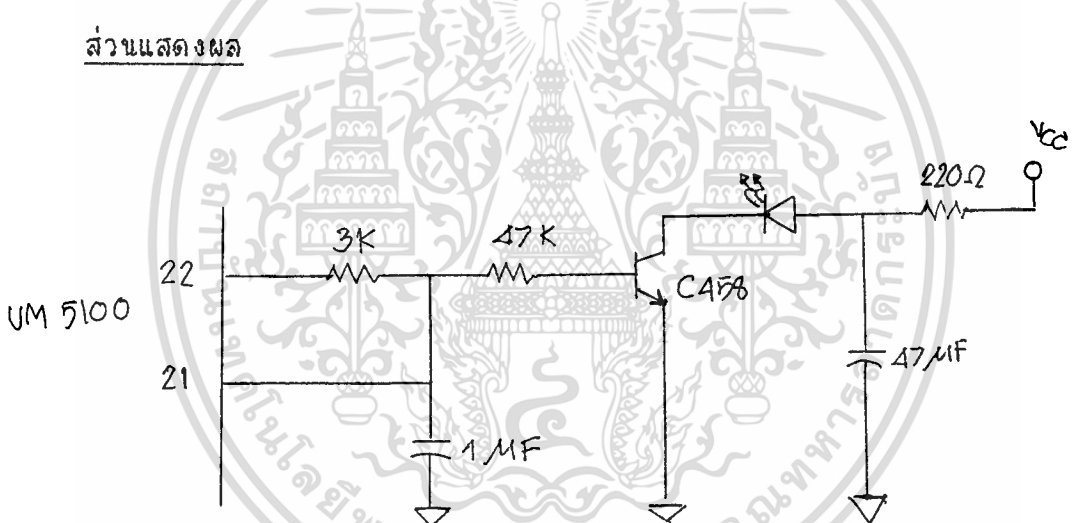
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจร audio amplifier นี้ใช้ IC เบอร์ LM386 ซึ่งเป็นไอซีที่ขยายสัญญาณเสียงได้โดยการต่อวงจรภายนอกเพียงเล็กน้อยเท่านั้น วงจร audio amplifier นี้จะรับสัญญาณความถี่เสียงจาก band pass filter ขยายให้มีขนาดใหญ่ขึ้นแล้วส่งเป็นคำพูดออกทางลำโพง

ในช่วงที่มีสัญญาณเสียงพูดนั้นจะเกิดสัญญาณ READ และถูกส่งไปยังขา READ ของ UM 5100 เป็นแบบ active low โดยสัญญาณ READ นี้จะเกิดขึ้นเฉพาะในขณะที่มีการสังเคราะห์เสียงขึ้นเท่านั้น

ขนาดของสัญญาณที่จะป้อนเข้าวงจร audio amplifier นี้ สามารถจะปรับให้มีขนาดที่เหมาะสมตามความต้องการ เพื่อที่จะไม่ให้ความดังที่ออกมาทางลำโพงดังจนเกินไป โดยการปรับที่ความต้านทานปรับค่าได้ VR 100 k

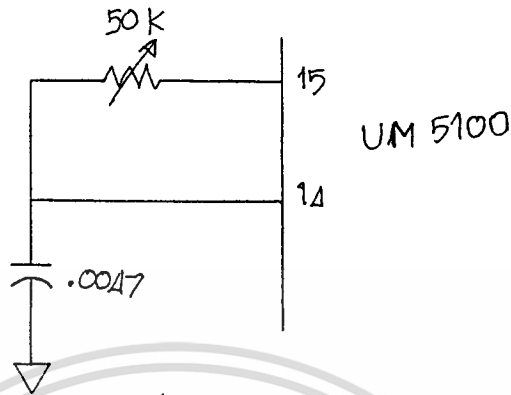
#### ส่วนแสดงผล



รูปที่ 3.9

ในส่วนนี้จะมี LED เป็นตัวแสดงผลเมื่อมีการบันทึกหรือการเล่นกลับของคำพูด ความสว่างของตัว LED เป็นตัวแสดงความแรงของสัญญาณที่บันทึก และเล่นกลับ คือสัญญาณที่ดังมาก LED สว่างมาก และสัญญาณที่ค่อยๆ LED ก็สว่างน้อยโดยกระพริบตามขนาดของสัญญาณ

### วงจร RC Oscillator



รูปที่ 3.10

วงจร RC oscillator นี้จะเป็นตัวกำหนดความถี่เพื่อจะไปควบคุมการทำงานของตัวมันเอง (UM 5100) โดยมันจะไปกำหนด address และอัตราการส่งหรือ bit rates ของตัวมันเองซึ่งจะปรับค่าได้ 10-28 kbs  $f_{osc}$  จะเท่ากับ 40 kHz ที่  $R = 7.2 \text{ k}$ ,  $C = 0.0047 \text{ } \mu\text{F}$

### Thump Wheel Switch

เป็นชุด switch ตัวเลขจำนวน 4 หลัก ซึ่งจะให้ output เป็นแบบ BCD ไปกำหนดเงื่อนไขในการดึงข้อมูลออกจาก EPROM โดยชุดของ switch จะถูกต่อวงร่วมกับความต้านทาน และ NOT GATE เพื่อให้ได้ output ที่เป็น active high วงจรการต่อชุด thump wheel switch จะแสดงร่วมกับวงจรของชุด microcontroller

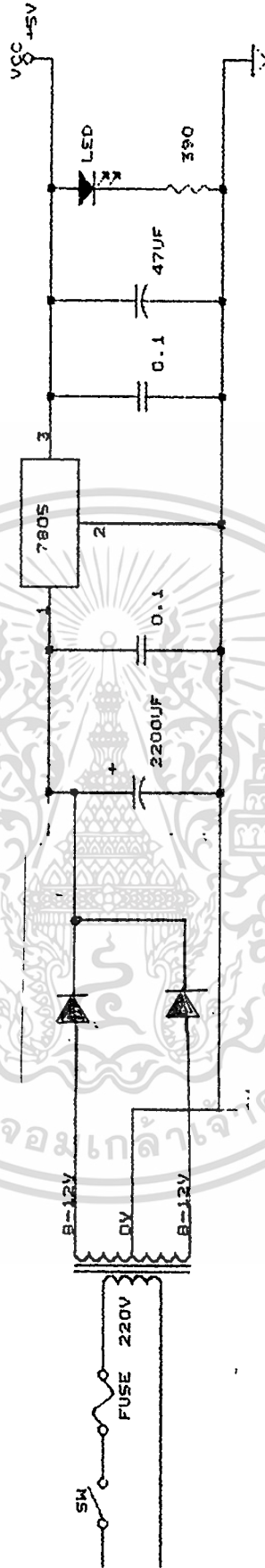
### Reguator Power Supply

วงจร power supply เป็น regulator power supply แบบ fullwave rectifier จากไฟฟ้ากระแสสลับ 9-12 volts และจะถูกปรับให้มีแรงดัน output คงที่ เป็น +5 v. และ GND วงจรได้แสดงไว้ในรูปที่ 3.11

ในส่วน voice processor นี้ นอกจากจะได้ออกแบบเพื่อใช้ชุดไมโครโพร

เซสเซอร์ในการควบคุมแล้ว ยังสามารถที่จะทำการบันทึกและเล่นกลับได้โดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้แก้ไขใช้ประโยชน์ด้านการค้า เพราะได้ออกแบบใหม่ socket วาง สำหรับ RAM เบอร์ 6264 ซึ่งมีขนาด 8 k ไม่ว่ารณมีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



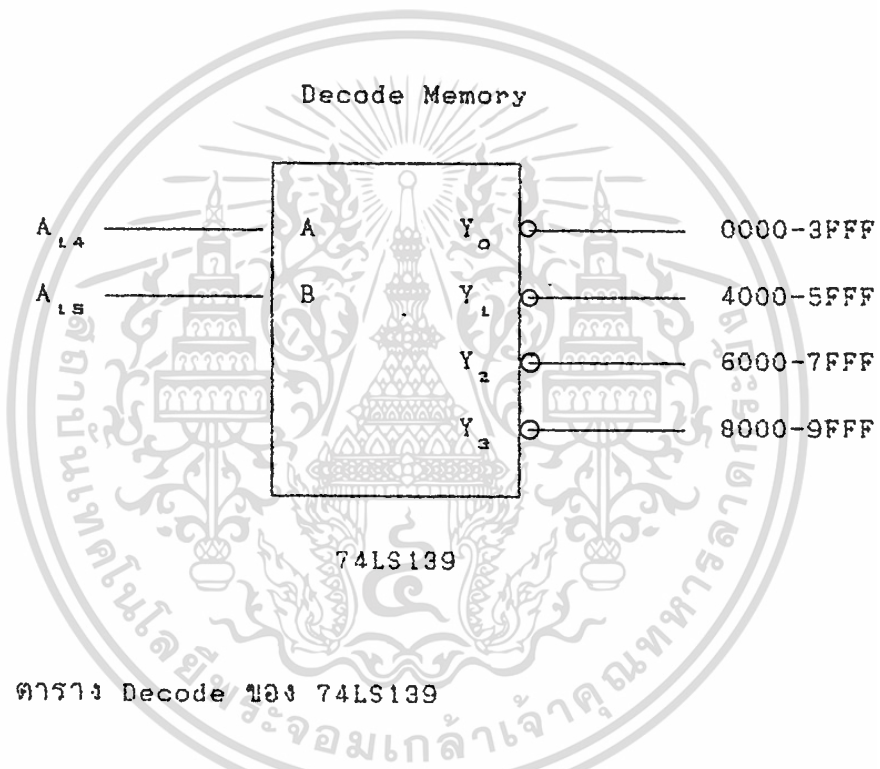
รูปที่ 3.11 วงจร Regulator Power Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MICROCONTROLLER

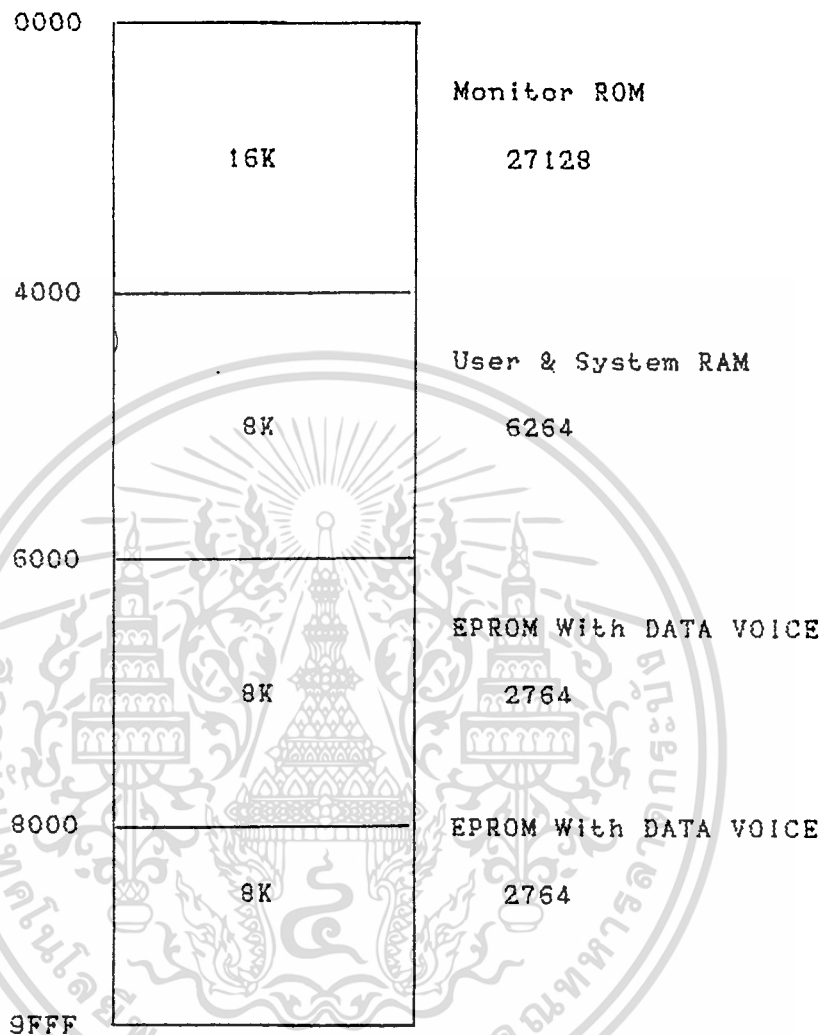
การออกแบบ Memory

ในชุด M.80 Microcontroller ได้ใช้ IC 74LS139 เป็นตัว Decode Memory ซึ่งยังจะเหลือขา  $Y_3$  ยังไม่ได้ใช้งาน ซึ่งในส่วนนี้เป็น Address ในช่วง 8000H-9FFFH ซึ่งมีหน่วยความจำ 8 Kbyte เอาชุดนี้ใช้ร่วมกับ Address ในช่วง 6000H-7FFFH ซึ่งมีหน่วยความจำ 8 Kbyte เช่นกัน ในที่นี้จะใช้ IC เบอร์ 6264 เป็นตัวย้ายสัญญาณในรูป Digital ทั้ง 2 ตัว



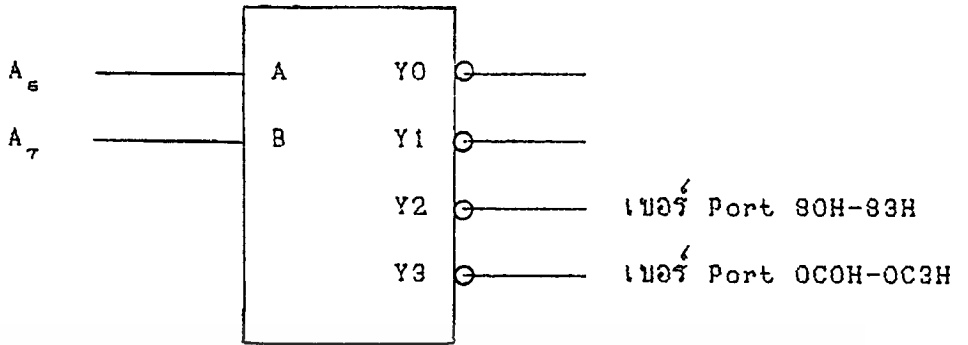
ENABLE	SELECT		OUTPUT			
	G	B	A	Y0	Y1	Y2
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

## MEMORY MAP

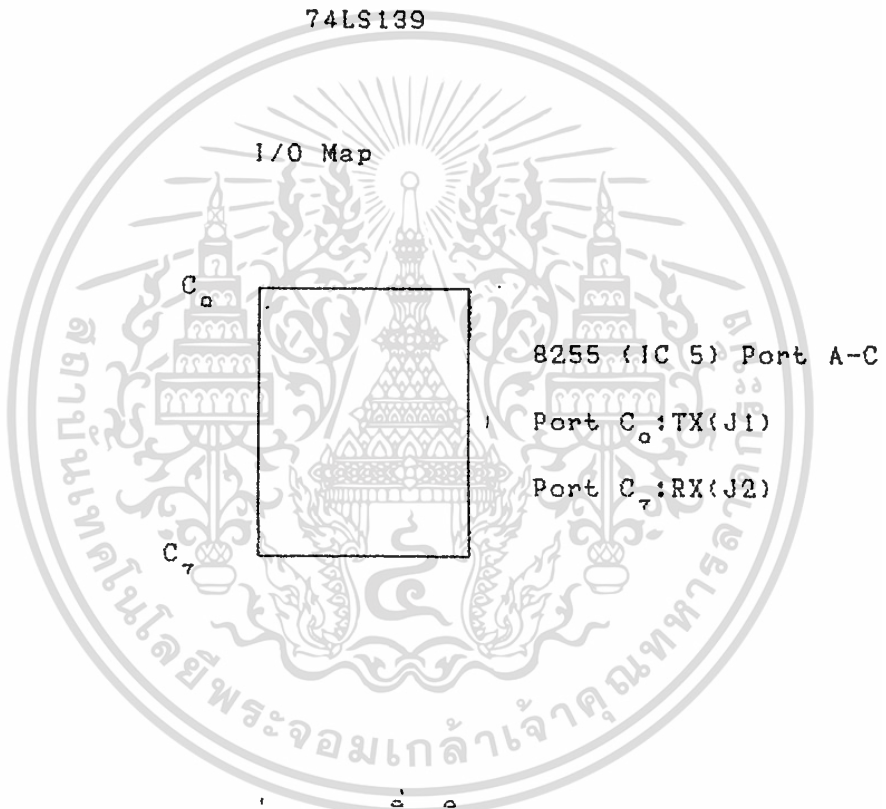
การออกแบบ I/O PORT

ในชุด M.80 Microcontroller ได้มี Chip IC 8255 ใช้งานอยู่ภายใน  
 หนึ่งตัวโดยให้ Port เบอร์ 0C0H-0C3H โดยใช้ IC 74LS139 เป็นตัว Decode  
 Address โดยใช้สัญญาณจากขา  $Y_2$  ของ IC 74LS139 เป็นตัวเลือกเบอร์ Port  
 ดังนั้นในชุดการขยายเพิ่มเติมนี้ได้ใช้ขา  $Y_2$  เป็นตัว Decode IC 8255 เพิ่มเติมอีก  
 หนึ่งตัวโดยจะได้เบอร์ Port จากขา  $Y_2$  เป็นเบอร์ 80H-83H

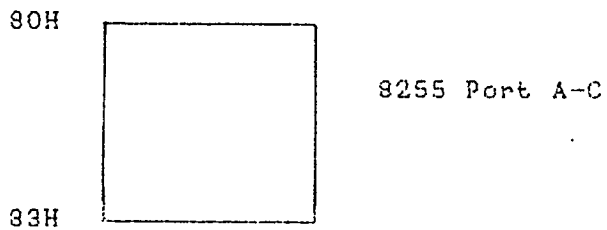
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



74LS139

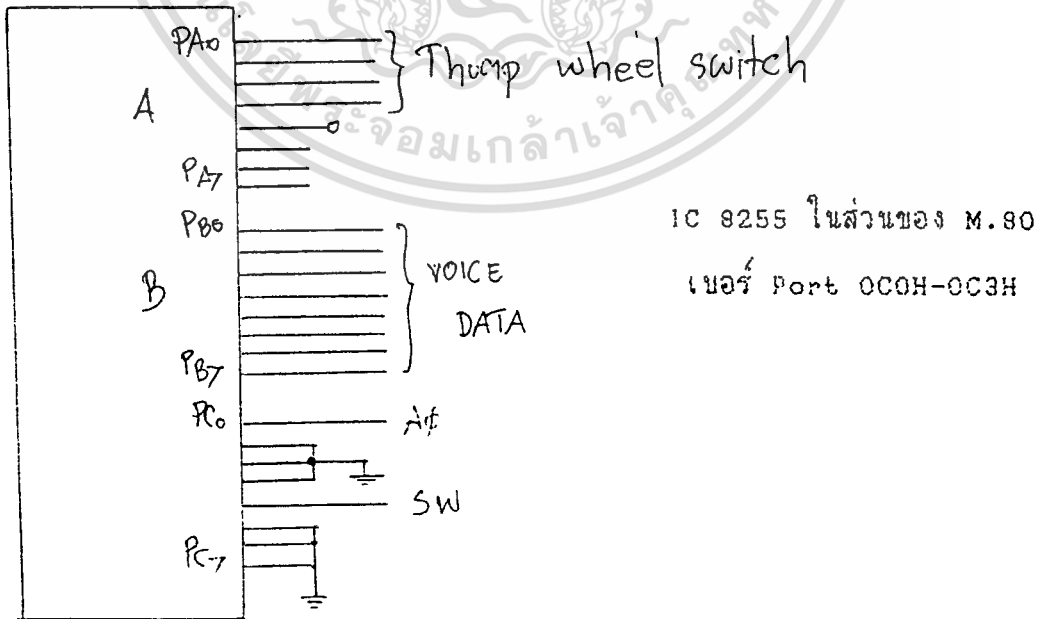
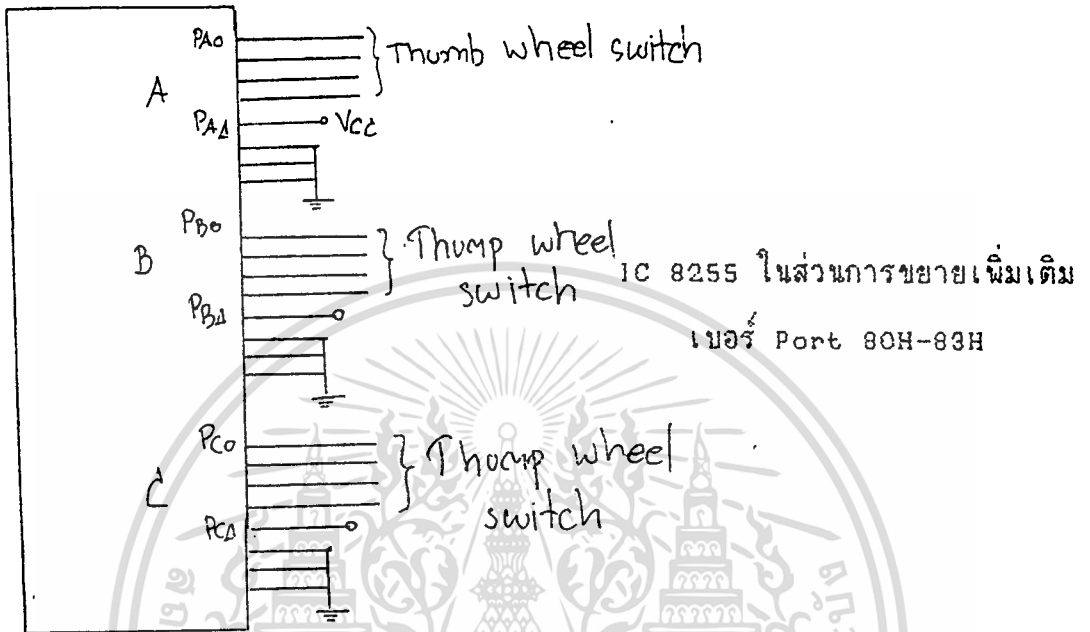


ส่วนขยายเพิ่มเติม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางสาย I/O กับอุปกรณ์ภายนอก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Port 8255 ในส่วนที่ขยายเพิ่มเติม

ในส่วนขยายเพิ่มเติมนั้นได้ใช้เบอร์ Port 80H-83H ซึ่งมีการใช้ดังนี้

1. Port A ใช้ในการดึงเงื่อนไขจาก Thump Wheel Switch ซึ่งเป็นข้อมูล Digital ในรูปสัญญาณ binary ซึ่งส่วนนี้จะใช้เบอร์ Port 80H ใช้อ่านเงื่อนไขตัวเลขในหลักพัน

2. Port B ใช้ในการดึงเงื่อนไขจาก Thump Wheel Switch ซึ่งเป็นข้อมูล Digital ในรูปสัญญาณ binary ซึ่งส่วนนี้จะใช้เบอร์ Port 81H ใช้อ่านเงื่อนไขตัวเลขในหลักร้อย

3. Port C ใช้ในการดึงเงื่อนไขจาก Thump Wheel Switch ซึ่งเป็นข้อมูล Digital ในรูปสัญญาณ binary ซึ่งส่วนนี้จะใช้เบอร์ Port 82H ใช้อ่านเงื่อนไขตัวเลขในหลักสิบ

### Port 8255 ในส่วนของชุด M80 Microcontroller

ในชุด Microcontroller นี้ใช้เบอร์ Port 0C0H-0C3H ซึ่งมีการใช้ดังนี้

1. Port A ใช้ในการดึงเงื่อนไขจาก Thump Wheel Switch ซึ่งเป็นข้อมูล Digital ในรูปสัญญาณ binary ซึ่งส่วนนี้จะใช้เบอร์ Port 0C0H ใช้อ่านเงื่อนไขตัวเลขในหลักหน่วย

2. Port B ใช้ในการเชื่อมโยงสัญญาณเสียงในรูปสัญญาณ Digital ขนาด 8 bit ซึ่ง Port B นี้จะต่อกับชุด Voice Processor ซึ่งเป็นส่วนสัญญาณเสียงซึ่งจะใช้ Port 0C1H

3. Port C ในส่วน Port C มีขา  $PC_0$  ได้ต่อกับขาสัญญาณ  $A_0$  ของชุด Voice Processor (IC UM5100) สายนี้ขาที่เหลือนำ Port C ล่างต่อลง Ground การเชื่อมต่อกับขา  $A_0$  นี้ก็เพื่อจะทำการ Check และให้การต่อระหว่าง UM 5100 Voice Processor และ Z80 Microprocessor มีการ Synchronus ได้รวดเร็วร่วมกัน ซึ่งจะมีผลต่อคุณภาพของเสียงที่ออกมาจะขาดความชัดเจน ดังนั้นการใช้  $A_0$  นี้เป็นตัวนอกกับ Z80 ว่าขณะนี้มีการส่งหรือรับข้อมูลแล้วหรือยัง

ในส่วนของ Port C เหนือ ได้ใช้ขา  $PC_1$  ต่อเข้ากับชุด Switch ของระบบ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ส่วนขา  $PC_2-PC_7$  ได้ต่อลง Ground ในสายนี้ Z80 จะถือว่า switch ได้มีการกด ไม่วางกรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

เพื่อให้มีการประมวลผลของเงื่อนไขที่เข้ามา หรือเปรียบเสมือนหนึ่งว่าเป็น switch ให้มีสัญญาณเสียงตรงกับเงื่อนไขที่เข้าไป switch นี้ไม่เกี่ยวข้องกับ Switch Power การเก็บเสียงพูดลงหน่วยความจำ

เสียงพูดที่จะเก็บเข้าไปในหน่วยความจำนี้ จะมีความสอดคล้องกับเงื่อนไขที่เราตั้งไว้โดยเงื่อนไขเราใช้ Thump Wheel Switch เป็นตัวเลขจำนวนสี่หลักดังนั้น คำพูดที่เราอัดเข้าไปใน EPROM ก็ต้องเป็นคำพูดเสียงตัวเลขที่สอดคล้องกับเงื่อนไขที่เราจะป้อนเข้าไป ดังนั้นเสียงที่ต้องเก็บ คือ "ศูนย์", "หนึ่ง", "สอง", "สาม", "สี่", "ห้า", "หก", "เจ็ด", "แปด", "เก้า", "สิบ", "เอ็ด", "ยี่", "ร้อย", "พัน" ซึ่งจะใช้หน่วยความจำทั้งหมด 16 Kbyte

ตารางแสดงคำใน MEMORY

คำพูด	Memory Address	จำนวน byte
ศูนย์	6000H-63FFFH	1 Kbyte
หนึ่ง	6400H-67FFFH	1 Kbyte
สอง	6800H-6BFFFH	1 Kbyte
สาม	6C00H-6FFFH	1 Kbyte
สี่	7000H-73FFFH	1 Kbyte
ห้า	7400H-77FFFH	1 Kbyte
หก	7800H-7BFFFH	1 Kbyte
เจ็ด	7C00H-7FFFH	1 Kbyte
แปด	8000H-83FFFH	1 Kbyte
เก้า	8400H-87FFFH	1 Kbyte
สิบ	8800H-8BFFFH	1 Kbyte
เอ็ด	8C00H-8FFFH	1 Kbyte
ยี่	9000H-93FFFH	1 Kbyte
ร้อย	9400H-97FFFH	1 Kbyte
พัน	9800H-9BFFFH	1 Kbyte

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่ลงเนื้อหา และห้องฮาร์ดดิสก์ของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมในการบันทึกเสียงพูดและเล่นกลับ

โปรแกรมที่ใช้ในการบันทึกเสียงพูดนี้ จะเป็นการเอาสัญญาณเสียงซึ่งเป็นสัญญาณในระบบ Digital เข้าไปจัดเก็บในหน่วยความจำในส่วน Address ตามที่เรา กำหนดโดยคำพูดแต่ละคำจะมีตำแหน่งที่อยู่แบ่งเป็นส่วนโดยแต่ละคำจะมีความยาวในการจัดเก็บ 1 Kbyte โดยเริ่มคำแรกคือ ศูนย์ เริ่มที่ Address 6000H และสิ้นสุดคำ ที่ Address 63FFH มีความยาวเท่ากับ 1 Kbyte และใส่คำพูดต่อมาจนครบ

โปรแกรมที่ 1 โปรแกรมบันทึกสัญญาณเสียง

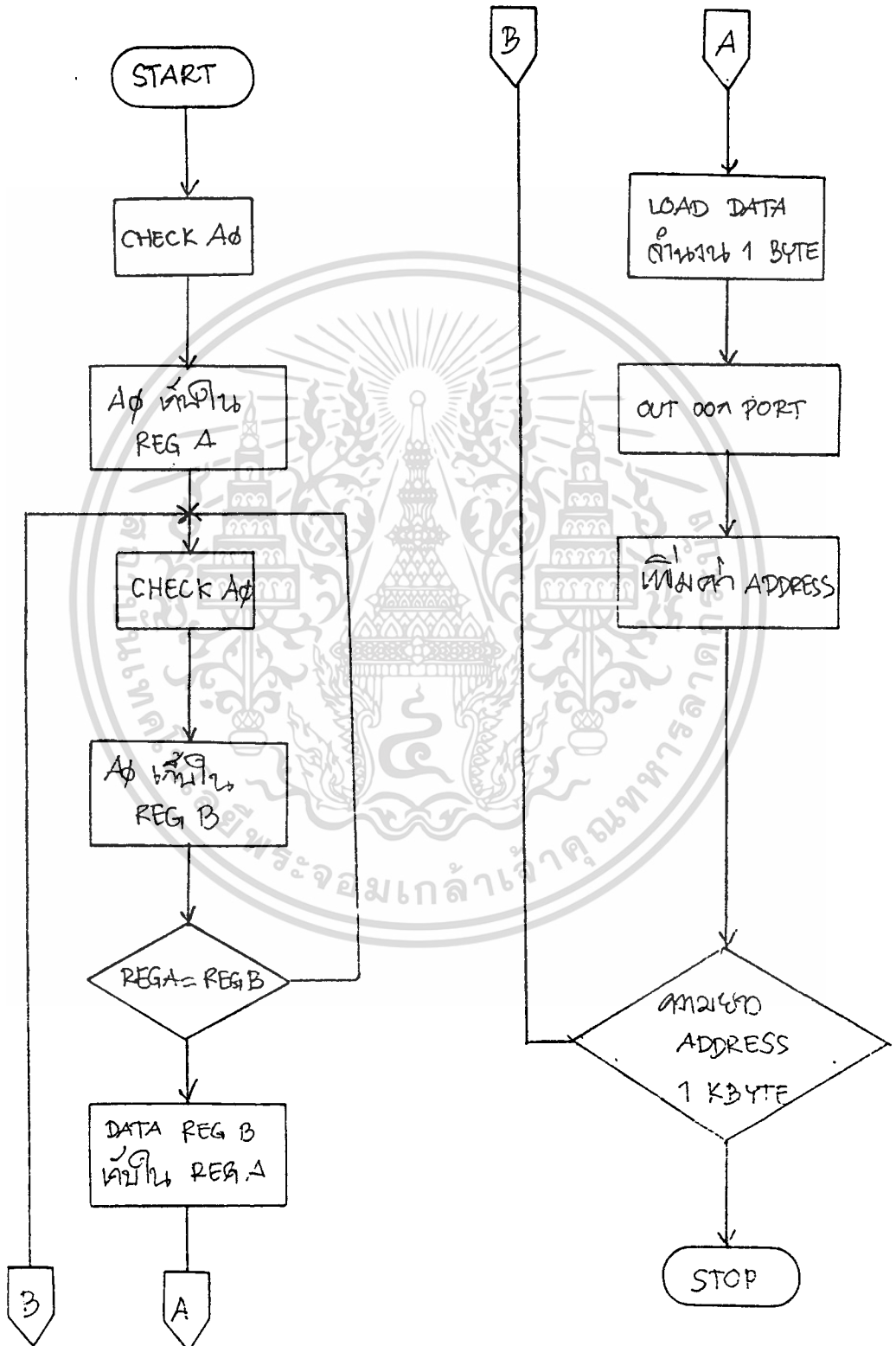
```

LD A,93H
OUT (0C3H),A
LD IX,6000H
LD HL,07FFH
IN A,(0C2H)
TW: LD C,0C2H
IN B,(C)
XOR B
JR Z,TW
LD A,B
LD C,0C1H
IN C,(C)
LD (IX+00),C
INC IX
LD B,58H
TW1: DJNZ TW1
DEC HL
BIT 2,H
JR NZ,TW
HALT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 END  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## FLOW CHART แสดงส่วนบันทึก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนโปรแกรมในการเล่นกลับเพื่อ Check ความชัดเจนของสัญญาณเสียงที่บันทึกเข้าไปก็สามารถทำได้โดยทำการ RUM โปรแกรมด้านล่างนี้โดยกำหนด Address เริ่มต้นของคำที่จะเล่นกลับได้ในแต่ละคำ ก็จะสามารถทวนคำพูดที่บันทึกเข้าไปแล้วได้ ถ้าหากว่าเสียงพูดนั้นมีความชัดเจนก็นำไปอัดลง EPROM ต่อไป

### โปรแกรมที่ 2 แสดงการเล่นกลับ

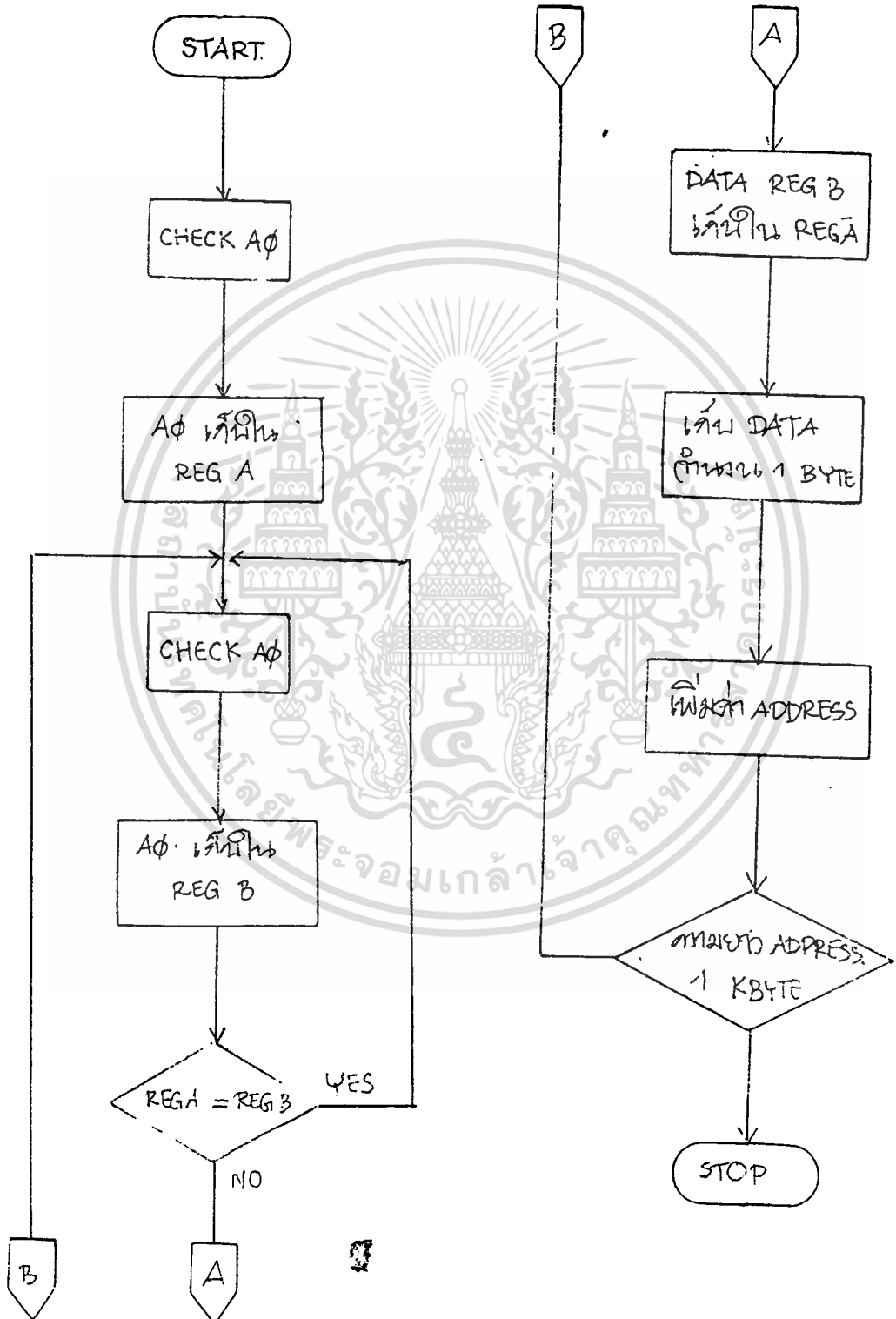
```

LD A,91H
OUT (0C3H),A
LD IX,6000H
LD HL,03FFH
IN A,(0C2H)
TW: LD C,0C2H
IN B,(C)
XOR B
JR Z,TW
LD A,B
LD C,0C1H
LD D,(IX+00)
OUT (C),D
INC IX

TW1: LD B,58H
DJNZ TW1
DEC HL
BIT 2,H
JR NZ,TW
HALT
END

```

## FLOW CHART แสดงส่วนเล่นกลับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมควบคุมระบบ

การทำงานของโปรแกรมเมื่อป้อนไฟให้กับระบบ Z80 ภายในระบบจะทำการตรวจ Check สภาวะ Switch ที่จะทำการ Run Program ว่ามีการกดหรือยัง โดยจะทำการให้ Port 0C2H ตรวจ Check ตลอดเวลาเมื่อมีไฟป้อนให้ระบบ ยกเว้นในช่วงที่จะทำการตรวจผลจาก เรือใบจาก Thump Wheel Switch การกด Switch Run Program จะไม่มีผลแต่อย่างใด

การออกแบบโปรแกรมนี้จะทำโดยการให้ Z80 ดึง เรือใบจาก Thump Wheel Switch ในแต่ละหลักมาทำการประมวลผล โดยจะเริ่มจากหลักพัน เมื่อทำการประมวลผลเสร็จแล้วก็จะนำผลที่ได้ไปเก็บไว้ที่หน่วยความจำประเภท RAM ภายในชุด M80 และยังคงทำการใส่ Address เริ่มต้นของค่าที่อ่านไปเก็บใน RAM ที่ Address ต่อไปด้วยการเสร็จสิ้นการประมวลผลของเลขในหลักพัน แต่ถ้าหลักพันที่อ่านได้จาก Thump Wheel Switch นี้เป็นเลขศูนย์ก็จะย้ายการประมวลผลไปหลักร้อยต่อไป

การประมวลผลใน หลักร้อย หลักสิบ หลักหน่วย ใช้หลักการเช่นเดียวกับการประมวลผลในหลักพัน เมื่อทำการประมวลผลทุกหลักเสร็จสิ้นแล้วผลลัพธ์การประมวลผลทุกหลักก็จะอยู่ภายใน RAM ที่ Address เริ่มต้น 4000H

ยกตัวอย่างเช่นหมุน Thump Wheel Switch ไปที่เลข 1234 ข้อมูลภายในของ RAM จะเป็นดังนี้

ADDRESS	DATA
4000	1101
4001	9800
4002	1200
4003	9400
4004	1300
4005	8800
4006	1400

ข้อมูลที่ Address 4000, 4002, 4004, 4006 จะเป็นค่าของตัวเลขที่ Z80

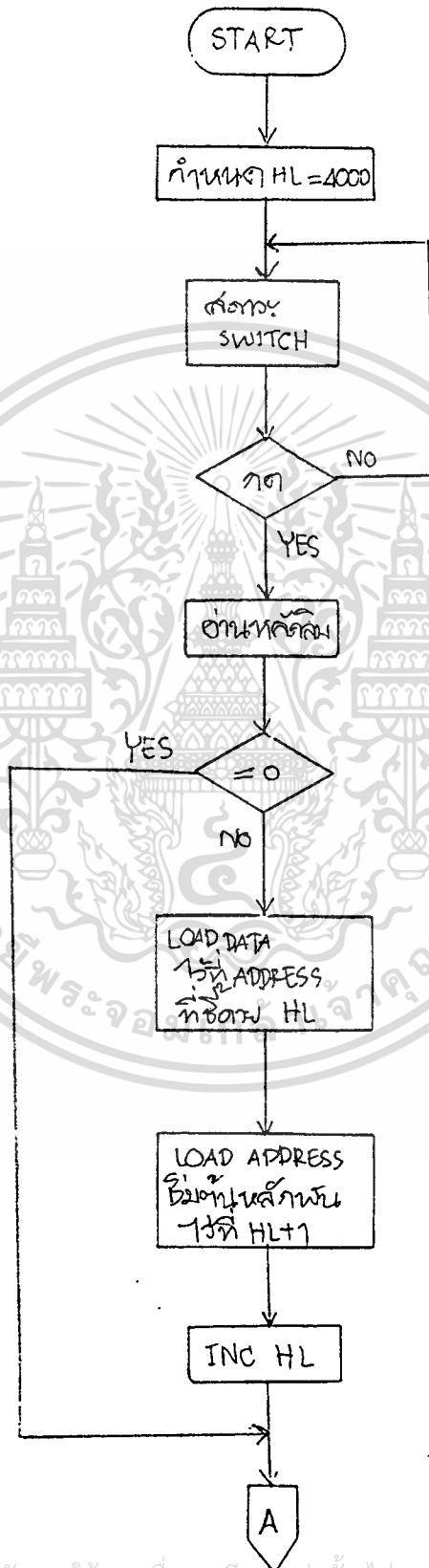
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า หากการประมวลผลตามโปรแกรมได้ ส่วนข้อมูลที่ Address 4001, 4003, 4005 จะไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นค่าของ Address เริ่มต้นของคำว่า พับ ร้อย สิบ ตามลำดับ

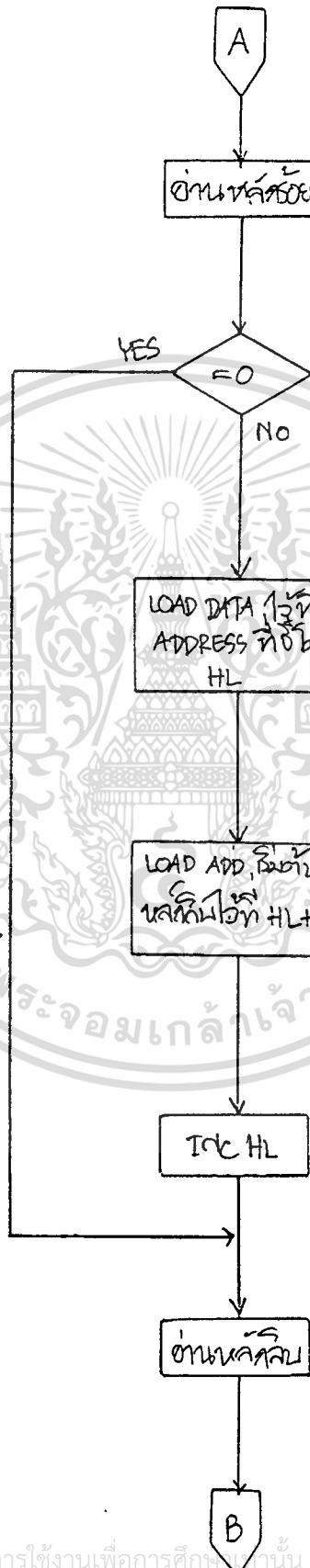
การประมวลผลขั้นต่อไปเมื่อได้ข้อมูลครบทั้งหมดแล้ว จะเป็นผลที่ได้จากการอ่านตัวเลขขึ้นไปทำการแปลงให้เป็น Address เริ่มต้นนี้ตรงกับค่าเริ่มต้นในแต่ละหลัก หลังจากนั้นจะทำการ OUT ข้อมูลตาม Address นั้นๆ ออกทาง Port OC1H ผ่านเข้าชุดของ Voice Processor IC UM 5100 ทำการแปลงสัญญาณ Digital ที่ได้รับกลับไปเป็นสัญญาณเสียง เมื่อทำการประมวลผลครบทุกหลักแล้ว ระบบก็จะรอการกด Switch RUN เพื่อทำการประมวลผลชุดต่อไป

FLOW CHART ของโปรแกรมควบคุมระบบ

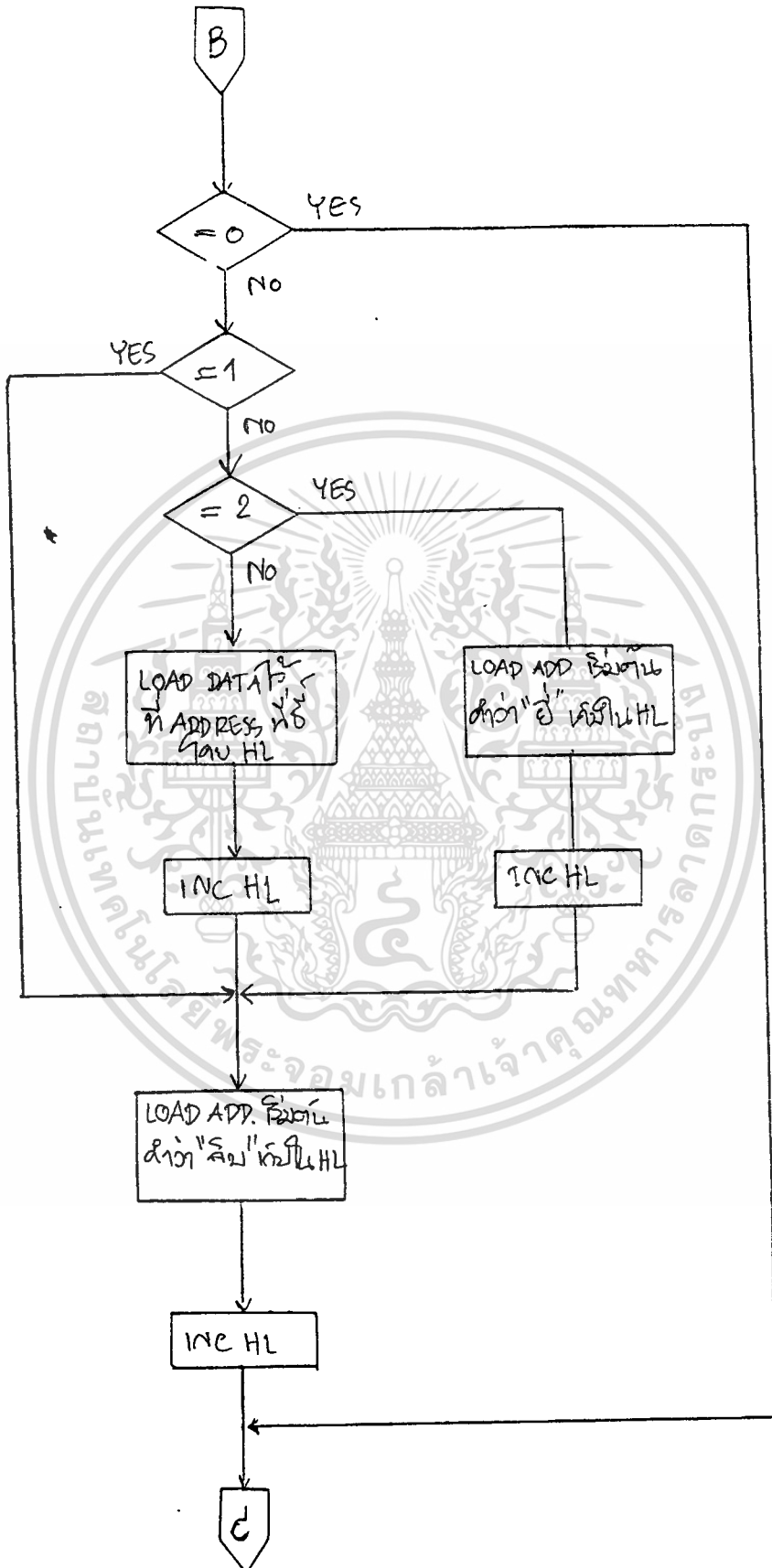




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

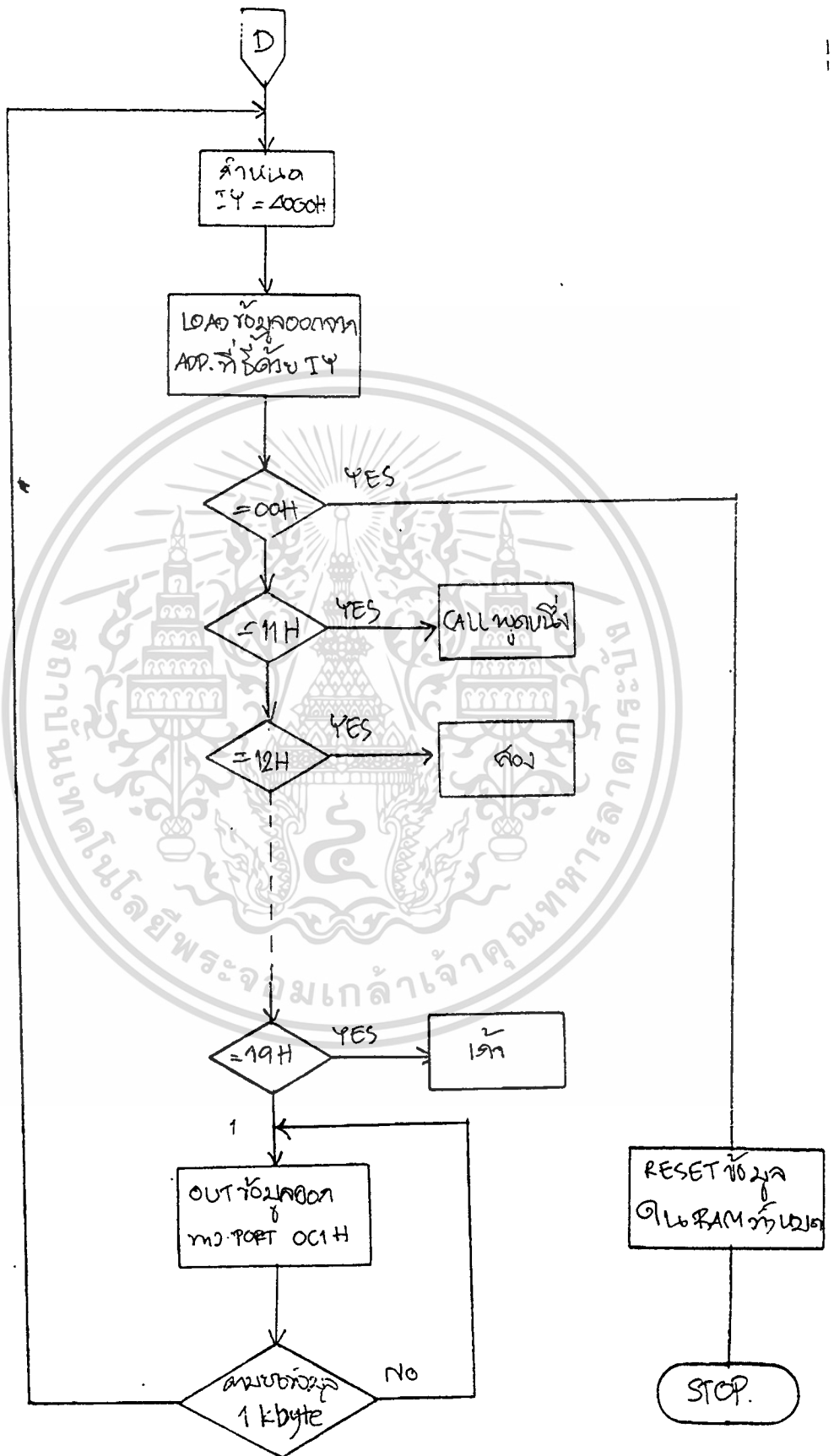


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรม

0000		ORG 0000H
0000	3E98	SW: LD A,98H
0002	D3C3	OUT (0C3H),A
0004	DBC2	IN A,(0C2H)
0006	FE10	CP 10H
0008	20FG	JR NZ,SW
000A	3E98	LD A,98H
000C	D383	OUT (83H),A
000E	3E91	LD A,91H
0010	D3C3	OUT (0C3H),A
0012	0E00	LD C,00H
0014	210040	LD HL,4000H
0017	DB80	IN A,(80H)
0019	FE10	CP 10H
001B	2807	JR Z,ROY
001D	77	LD (HL),A
001E	CBD1	SET 2,C
0020	23	INC HL
0021	3698	LD (HL),98H
0023	23	INC HL
0024	DB81	ROY: IN A,(81H)
0026	FE10	CP 10H
0028	2807	JR Z,SIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

002A	77		LD (HL),A
002B	CBC9		SET 1,C
002D	23		INC HL
002E	3694		LD (HL),94H
0030	23		INC HL
0031	DB82	SIP:	IN A,(82H)
0033	FE10		CP 10H
0035	2816		JR Z,NUA
0037	FE11		CP 11H
0039	280D		JR Z,X1
003B	FE12		CP 12H
003D	2804		JR Z,X2
003F	77		LD (HL),A
0040	23		INC HL
0041	1805		JR X1
0043	3690	X2:	LD (HL),90H
0045	CBC1		SET 0,C
0047	23		INC HL
0048	3688	X1:	LD (HL),88H
004A	CBC1		SET 0,C
004C	23		INC HL
004D	DBC0	NUA:	IN A,(0COH)
004F	FE10		CP 10H
0051	2807		JR Z,SUB1
0053	FE11		CP 11H
0055	2815		JR Z,SUB4
0057	77		LD (HL),A
0058	1828		JR EXE

005A	CB51	SUB1:	BIT 2,C
005C	280C		JR Z,SUB2
005E	1822	GO:	JR EXE
0060	CB49	SUB2:	BIT 1,C
0062	20FA		JR NZ,GO
0064	CB41	SUB3:	BIT 0,C
0066	20F6		JR NZ,GO
0068	3660		LD (HL),60H
006A	1816		JR EXE
006C	CB51	SUB4:	BIT 2,C
006E	2804		JR Z,SUB5
0070	368C		LD (HL),08CH
0072	180E		JR EXE
0074	CB49	SUB5:	BIT 1,C
0076	2804		JR Z,SUB6
0078	368C	ED:	LD (HL),08CH
007A	1806		JR EXE
007C	CB41	SUB6:	BIT 0,C
007E	20F8		JR NZ,ED
0080	3664		LD (HL),64H
0082	FD210040	EXE:	LD IY,4000H
0086	FD7E00		LD A,(IY+00)
0089	FE00		CP 00H
008E	CAFF00		JP Z,RES
008E	FE11		CP 11H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0090 2842		JR Z,ROL
0092 FE12		CP 12H
0094 283E		JR Z,ROL
0096 FE13		CP 13H
0098 283A		JR Z,ROL
009A FE14		CP 14H
009C 2836		JR Z,ROL
009E FE15		CP 15H
00A0 2832		JR Z,ROL
00A2 FE16		CP 16H
00A4 282E		JR Z,ROL
00A6 FE17		CP 17H
00A8 282A		JR Z,ROL
00AA FE18		CP 18H
00AC 2826		JR Z,ROL
00AE FE19		CP 19H
00B0 2822		JR Z,ROL
00B2 57		LD D,A
00B3 1E00		LD E,OOH
00B5 21FF07		LD HL,07FFH
00B8 DBC2		IN A,(0C2H)
00BA 0EC2	TW:	LD C,0C2H
00BC ED40		IN B,(C)
00BE A8		XOR B
00BF 28F9		JR Z,TW
00C1 1A		LD A,(DE)

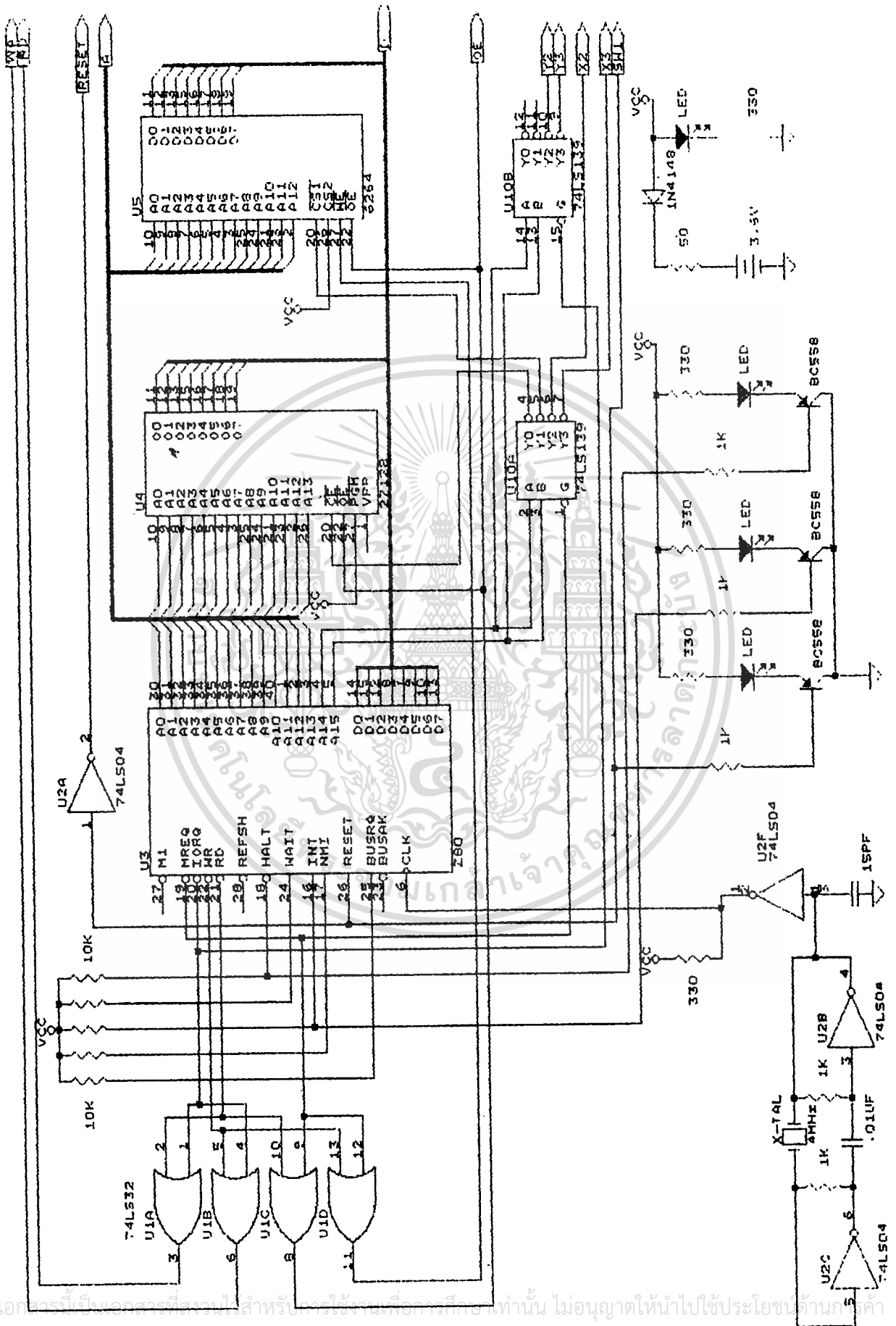
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00C2 B3C1		OUT (0C1H),A
00C4 78		LD A,B
00C5 18		INC DE
00C6 065F		LD B,5BH
00C8 10FE	TW1:	DJNZ TW1
00CA 2B		DEC HL
00CB CB54		BIT 2,H
00CD 20EB		JR NZ,TW
00CF FD28		INC IY
00D1 C38200		JP EXE
00D4 67	ROL:	LD H,A
00D5 2F00		LD L,00H
00D7 3E20		LD A,20H
00D9 CB04		RLC H
00DB CB04		RLC H
00DD 8C		ADC A,H
00DE 67		LD H,A
00DF EB		EX DE,HL
00E0 21FF07		LD HL,07FFH
00E3 DBC2		IN A,(0C2H)
00E5 0EC2	TW0:	LD C,0C2H
00E7 ED40		IN B,(C)
00E9 A8		XOR B
00EA 28F9		JR Z,TWO
00EC 1A		LD A,(DE)
00ED B3C1		OUT (0C1H),A
00EF 78		LD A,B

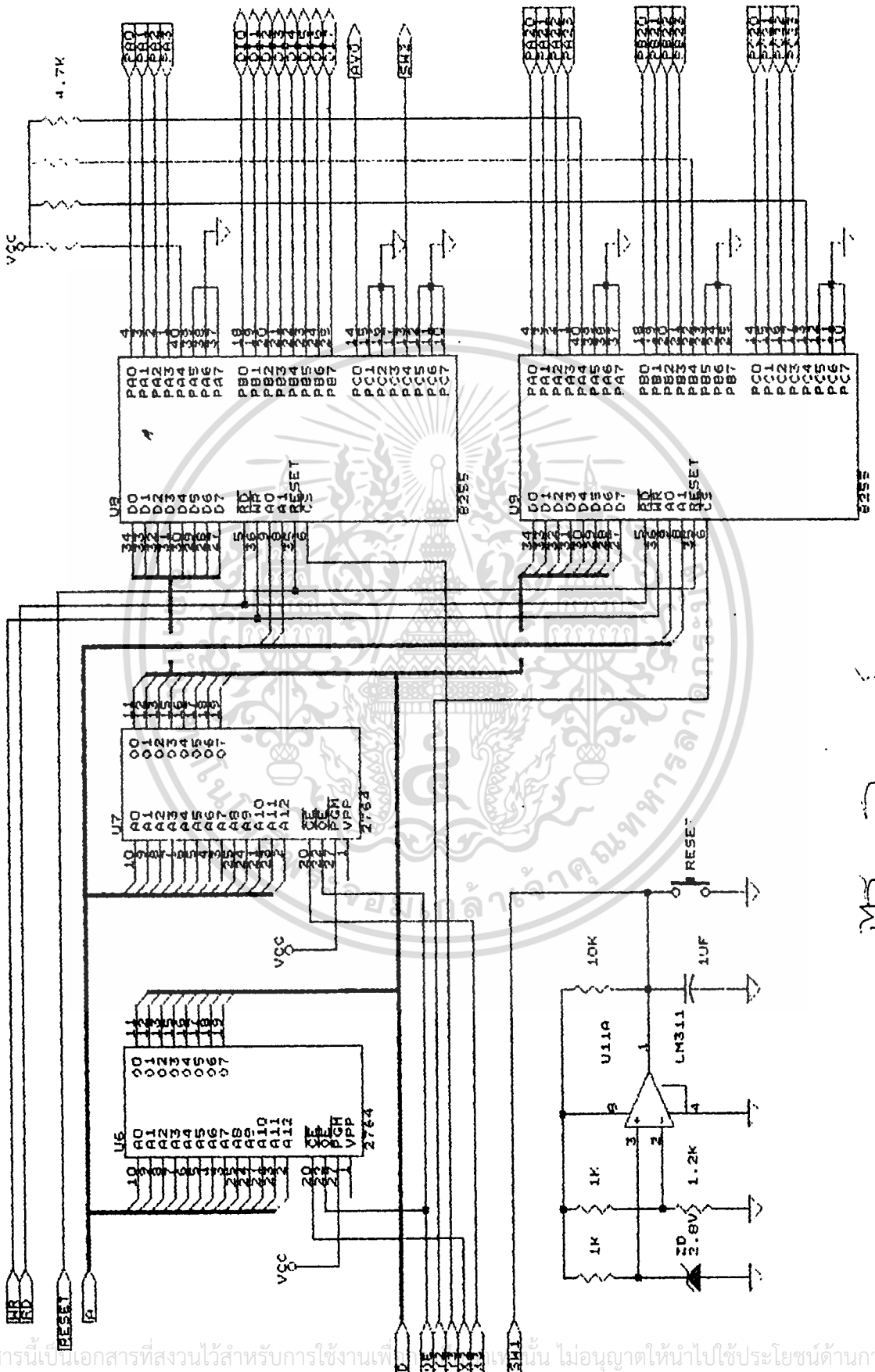
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00F0 13	INC DE
00F1 0655	LD B,0655
00F3 10FE	TW2: DJNZ TW2
00F5 2F	DEC HL
00F6 CB54	BIT 2,H
00F8 20EE	JE NZ,TW2
00FA FD23	INC IY
00FC C38200	JP EXE
00FF 210040	RES: LD HL,4000H
0102 0607	LD B,07H
0104 3600	RE: LD (HL),00H
0106 33	INC HL
0107 10FB	DJNZ RE
0109 C30000	JP SW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

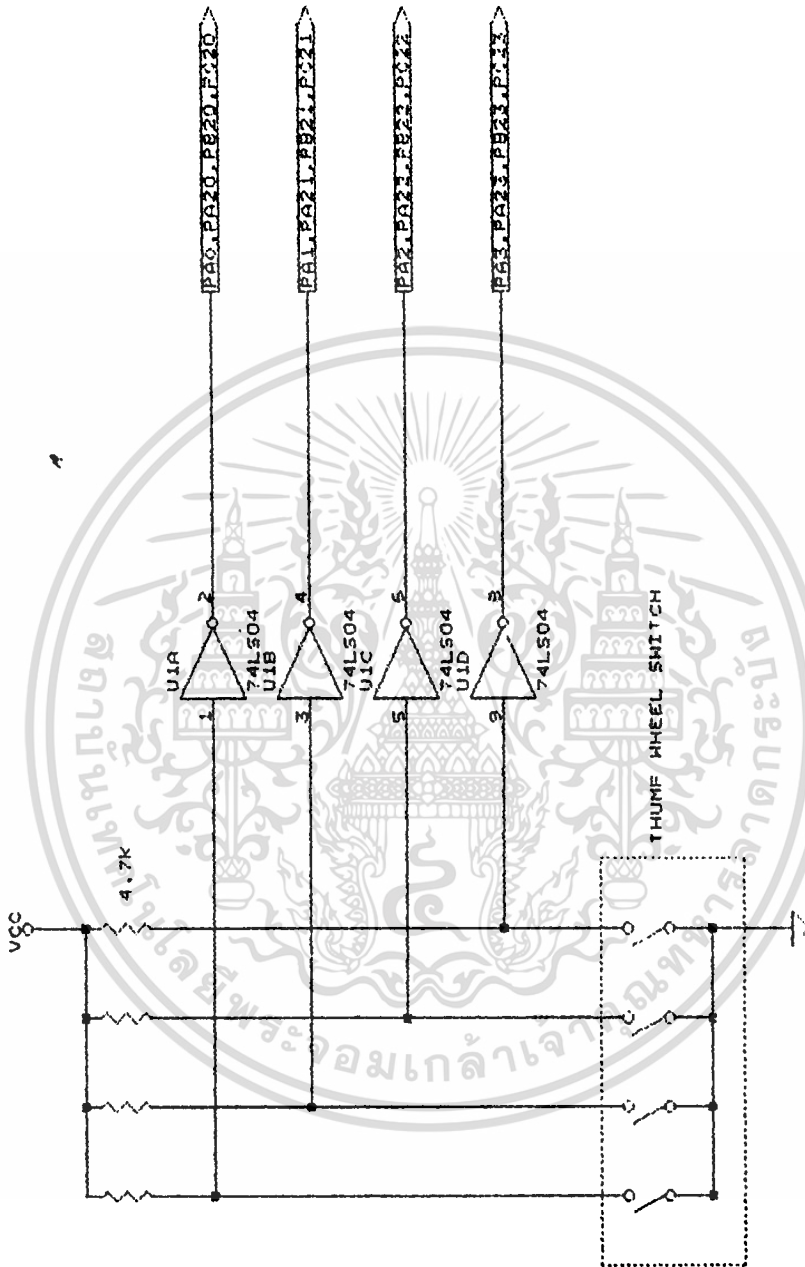


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเชิงวิชาการเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จัดไม่สะดวกในการลบแก้ไข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

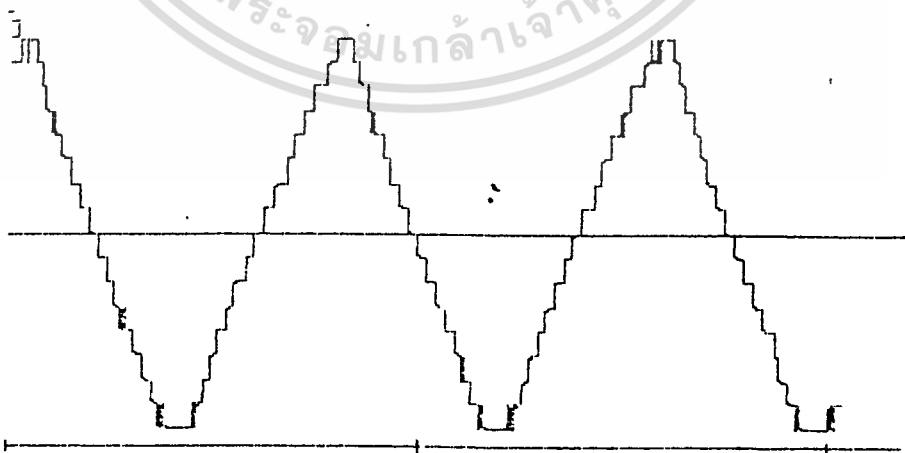
### การทดลองและผลการทดลอง

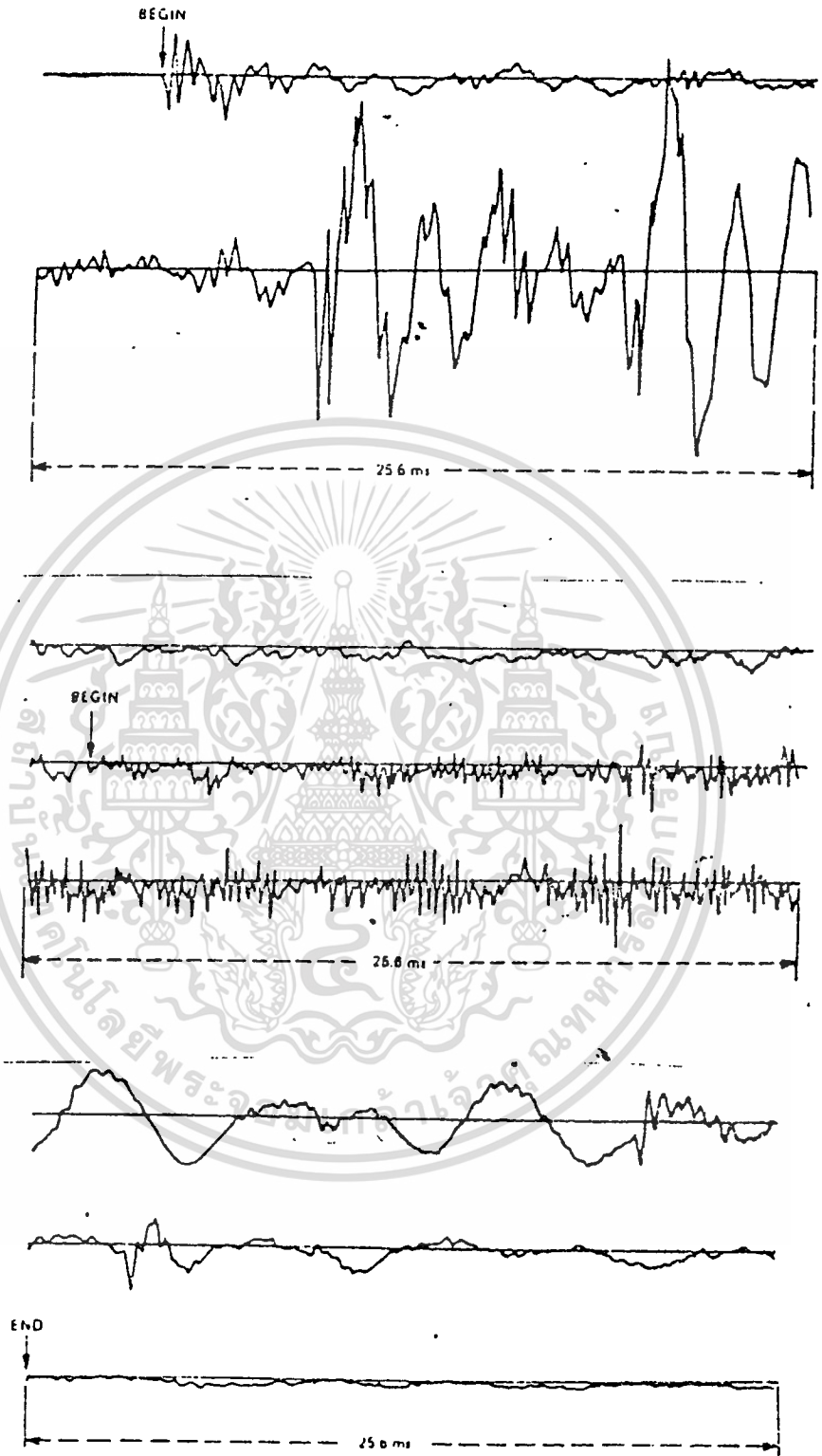
#### การทดลองชุด Voice Processor

การทดลองชุด voice processor นี้ได้ทำการบันทึกและเล่นกลับโดยตรง ด้วยการใช้น้ำหนักความจำแบบ RAM เบอร์ 6264 ใส่ socket ที่ว่างอยู่

การปรับค่า sampling ที่เหมาะสม ทำได้โดยการปรับที่ค่า VR50K ในส่วน ของ oscillator โดยปกติแล้วจะใช้ค่า sampling ประมาณ 2 เท่าของความถี่เสียง จึงจะได้เสียงที่ชัดเจน การปรับอย่างง่าย ๆ ทำได้โดยการปรับ play switch ที่ตำแหน่ง on ให้วงจรทำงานใน mode "play" แล้วฟังเสียงที่ออกทางลำโพงดังยาว ตลอดแสดงว่าใช้ได้

จากนั้นทดลอง mode "record" วงจรจะทำการบันทึกเสียงเก็บไว้ใน RAM จนเต็มมันก็จะ reset ตัวเองแล้วเล่นกลับทันที ถ้า record switch อยู่ที่ตำแหน่ง on มันก็จะบันทึกและเล่นกลับโดยตัวมันเองสลับกันไปเรื่อยๆ แต่ถ้าเราปรับ play switch ตำแหน่ง on มันก็จะทำงานโดยเล่นกลับไปเรื่อยๆ





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 รูปที่ 4.2 ตัวอย่างสัญญาณเสียงพูด  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมีการดัดแปลงเนื้อหา และตีพิมพ์อย่างอื่นของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับต่อไปเราจะนำชุด voice processor นี้ไปประยุกต์ต่อกับชุด microcontroller เพื่อที่จะควบคุมคำพูดที่ออกมาให้เป็นไปตามเงื่อนไข

ในการทดลองก่อนที่จะทดลองกับชุด microcontroller ได้ทำการทดลอง โดยการ RUN โปรแกรมในชุด Single Board (E.T. Version 3.0) ที่ออกมา ก็เป็นที่น่าพอใจ โดยคำพูดที่ออกมา ก็เป็นไปตามเงื่อนไขที่ Thump Wheel switch เช่น เราตั้ง switch ไว้ที่ 2586 เมื่อ RUN เครื่องก็จะพูดว่า "สอง พัน ห้า ร้อย แปด สิบ หก" หรือตั้งไว้ที่ 0492 เครื่องก็จะพูดว่า "สี่ ร้อย เก้า สิบ สอง" หรือตั้งไว้ที่ 0027 เครื่องก็จะพูดว่า "ยี่ สิบ เจ็ด เป็นต้น เสียงพูดที่ออกมา ก็เป็นที่น่าพอใจ เพราะมีความชัดเจนพอสมควร



## บทที่ 5 บทสรุปและวิจารณ์

ระบบเตลตามอดุเลขชั้น ในการทดลองนี้ เป็นระบบหนึ่งที่ถูกนำมาใช้ในการแปลงเสียงพูดของมนุษย์ ให้เป็นข้อมูลแบบดิจิตอล ข้อมูลที่ได้จากการแปลงแบบนี้จะเป็นข้อมูลดิจิตอลขนาด 1 bit ซึ่งได้จากการสุ่มตามความสูงต่ำของสัญญาณ ข้อมูลขนาด 1 bit นี้จะถูกนำไปแปลงเป็นข้อมูลขนาด 8 bit เพื่อที่จะส่งไปเก็บในหน่วยความจำต่อไป

เสียงพูดที่ถูกแปลงกลับมาอีกครั้งจะมีความชัดเจนเป็นที่น่าพอใจ แต่อย่างไรก็ตามเสียงรบกวนที่เกิดจาก noise ก็ยังเป็นปัญหาอยู่พอสมควร ซึ่งก็แก้ไขได้บ้างด้วยการใช้วงจรพวก Active filter ให้เสียงที่ออกมามีคุณภาพเสียงดีขึ้น โดยเฉพาะเมื่อต่อร่วมกับชุด ไมโครคอนโทรลเลอร์ เสียงรบกวนจะเพิ่มมากยิ่งขึ้น เนื่องจากการผิดพลาดของข้อมูลแบบดิจิตอล ที่เรียกว่า channel noise ซึ่งก็อาจจะแก้ไขได้โดยวิธีการทาง Digital filter

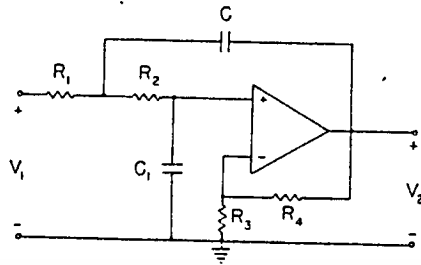
คุณภาพของเสียงหรือความชัดเจนของเสียงนั้น จะขึ้นอยู่กับอัตราการสุ่มของข้อมูล โดยปกติจะมีค่าประมาณ 4000 Hz ซึ่งก็จะมีค่าประมาณ 2 เท่าของความถี่สัญญาณที่ต้องการสุ่มหรือมากกว่านั้น โดยปกติแล้วความถี่ของสัญญาณเสียงพูดของมนุษย์นั้นมีค่าเฉลี่ยประมาณ 250-3500 Hz แต่ถ้าเราใช้ความถี่ในการสุ่มมีความมากเกินไป นั่นก็หมายความว่าเราจะต้องสิ้นเปลืองหน่วยความจำเพิ่มขึ้น ฉะนั้นเราจึงควรที่จะเลือกค่าความถี่ในการสุ่มให้ค่าพุดที่ออกมาพอฟังรู้เรื่อง เพื่อเป็นการประหยัดหน่วยความจำระบบ DM นี้จะประหยัดกว่าระบบ PCM เพราะ ระบบ PCM จะต้องใช้วงจรถึงสองวงจรในการที่จะแปลงข้อมูลไปเป็นแบบดิจิตอล และวงจรในการแปลงกลับ แต่ระบบ DM นั้นในไอซีเตลตามอดุเลขชั้นตัว เดียวก็สามารถที่จะสามารถทำงานได้ทั้งสองอย่าง

### ประโยชน์ที่คาดว่าจะได้รับ

เนื่องจากการบันทึกและการกำเนิดเสียงด้วยระบบเตลตามอดุเลขชั้นนี้ จะเป็นระบบที่ไม่มีกลไกในการเคลื่อนไหว ซึ่งก็เป็นข้อดีข้อหนึ่งของระบบนี้ โครงการนี้จึงสามารถที่จะนำไปประยุกต์หรือพัฒนาต่อไปได้หลายๆ อย่าง ที่ต้องการคำพุดที่แน่นอน เช่น นาฬิกาบอกเวลาเป็นเสียงพูด, เครื่องวัดส่วนสูงและเครื่องชั่งน้ำหนักซึ่งบอกค่าเป็น

# ภาคผนวก

## SUMMARY OF LOW-PASS SECOND-ORDER FILTER DESIGN PROCEDURE



General circuit.

### Procedure

Given  $f_c$  (Hz), gain, and filter type (Butterworth or Chebyshev), perform the following steps:

1. Select a value of capacitance  $C$ , determining a  $K$  parameter from Fig. 2.10a if  $f_c$  is between 1 and  $10^2 = 100$ , from Fig. 2.10b if  $f_c$  is between 100 and  $10^4 = 10,000$ , and from Fig. 2.10c if  $f_c$  is between 10,000 and  $10^6 = 1,000,000$  Hz.
2. Using this value of  $K$ , find the remaining element values of the circuit from the appropriate one of Figs. 2.11 through 2.15 for the Butterworth filter, and Figs. 2.16 through 2.27 for the Chebyshev filter, depending on the gain and, in the Chebyshev case, the dB ripple desired.
3. Select standard element values which are as close as possible to those indicated on the graph and construct the circuit.

### Comments and Suggestions

The curves are designed for 35 standard values of capacitance. Any intermediate values of capacitance may be used by observing that dividing the capacitance values by a constant  $k$  multiplies the cutoff frequency  $f_c$  by  $k$ . The resistances remain unchanged. This procedure of changing the capacitances may be accomplished by interpolation on the frequency versus  $K$  parameter graphs.

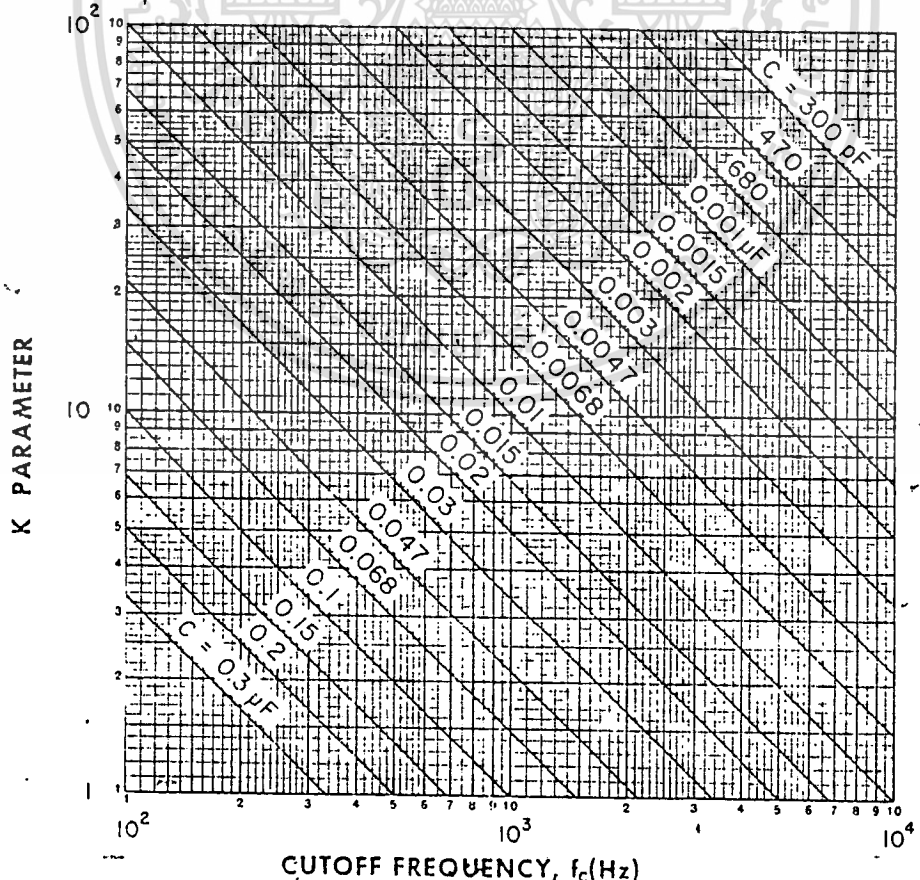
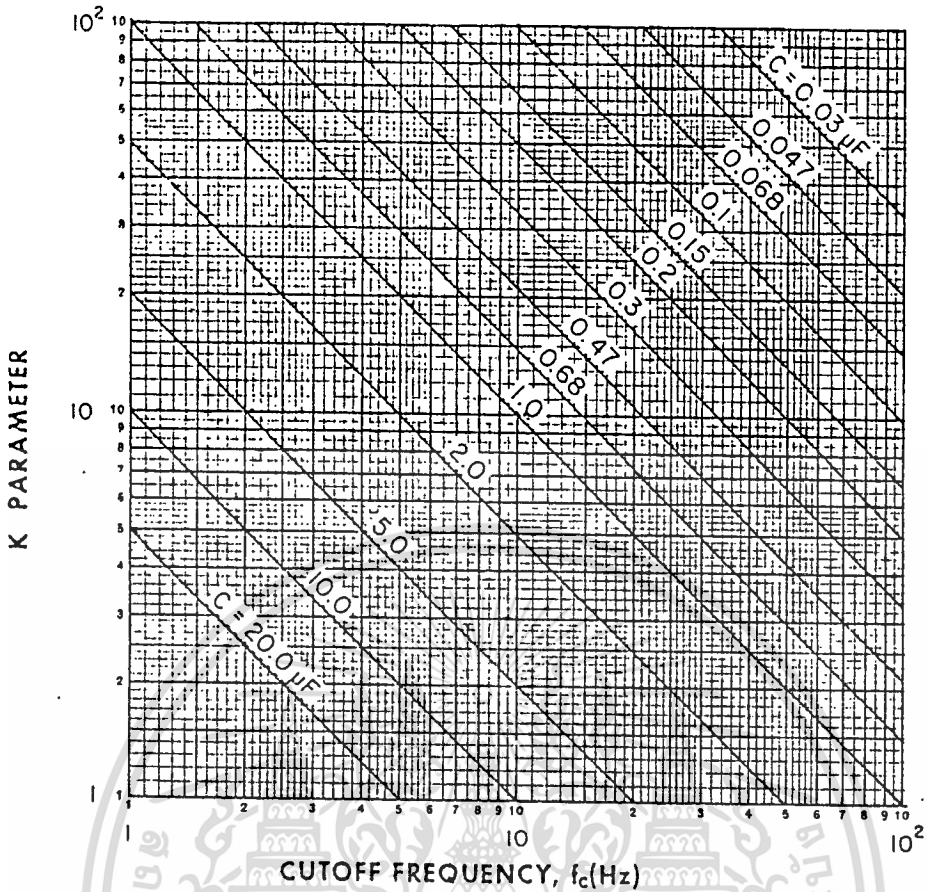
If the op-amp to be used has a low-input resistance (less than 250 k $\Omega$ ), values of  $K$  from 1 to 10 give best results. For higher input resistances (like 1 M $\Omega$ ),  $K$  values up to 25 are acceptable, and for very high input resistances, such as those associated with FET op-amps, values of  $K$  up to 100 may be used in most cases.

The values on the graphs for  $R_3$  and  $R_4$  were determined to minimize the dc offset of the op-amp. Other values of  $R_3$  and  $R_4$  may be used as long as the ratio  $R_1/R_3$  is the same as that of the graph values. Standard element values of 5% tolerance normally yield acceptable results, but for best performance higher precision elements with values close to the graph values should be used. This is especially true for the higher gains where the element values are much more critical.

Finally there must be a dc return to ground at the filter input, the open-loop gain of the op-amp should be at least 50 times the gain of the filter at  $f_c$ , and the desired peak-to-peak voltage at  $f_c$  should not exceed  $10^9/\pi f_c$  times the slew rate of the op-amp.

A specific example of a second-order design is given in Sec.

2.3.



เอกสารนี้เป็นเอกสารที่สงวนไว้: Fig. 2.10. (b) K parameter versus frequency. ไม่ขอเอาไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

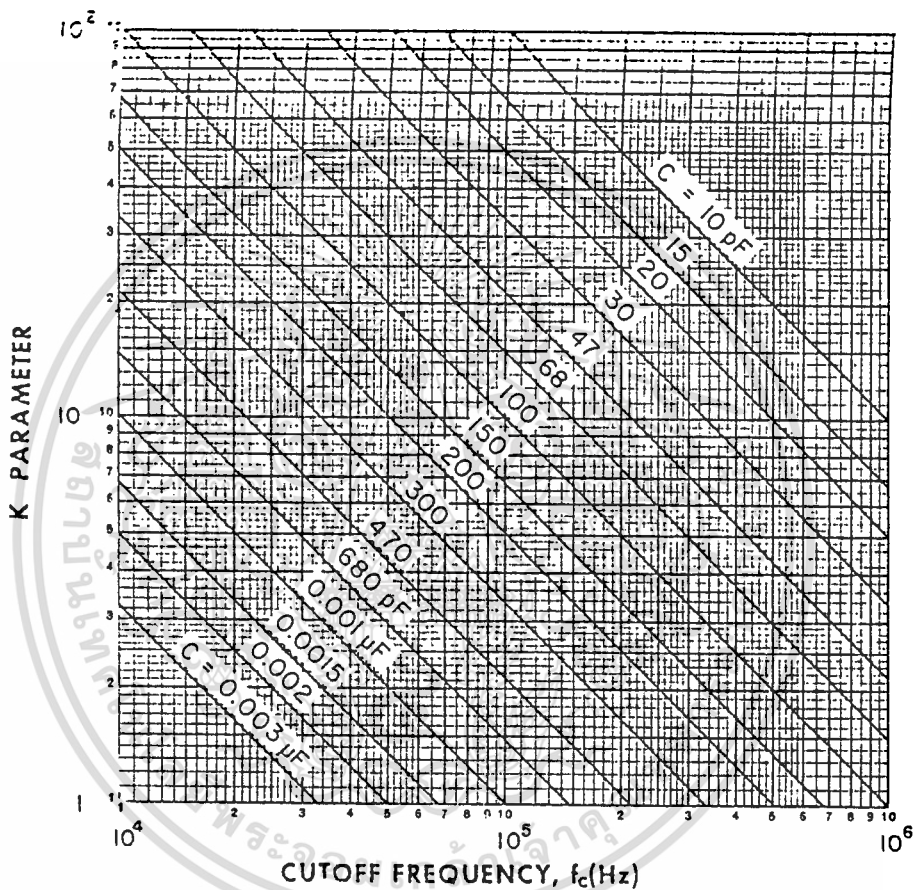


Fig. 2.10. (c) K parameter versus frequency.

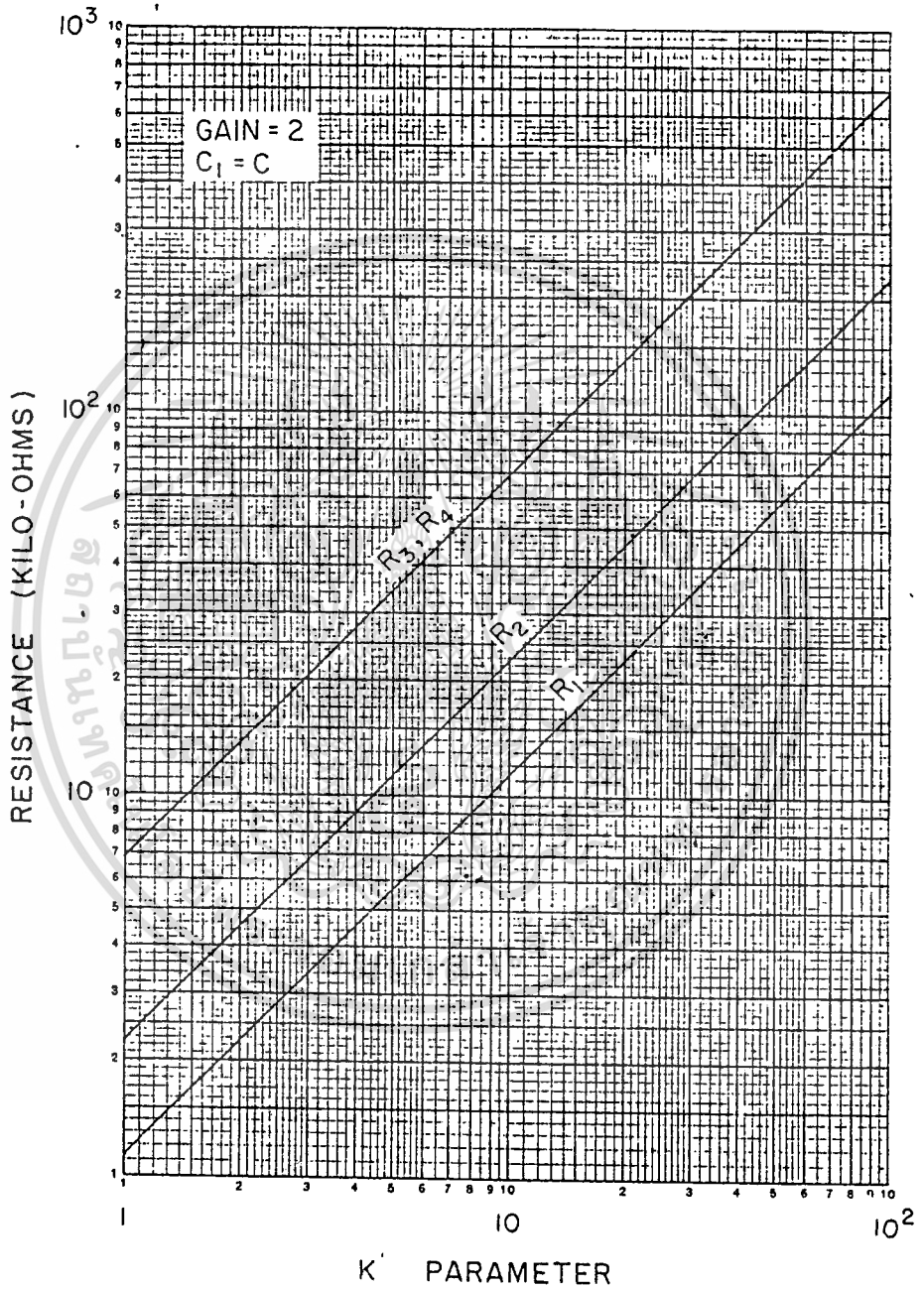


Fig. 2.11. Second-order low-pass Butterworth filter.

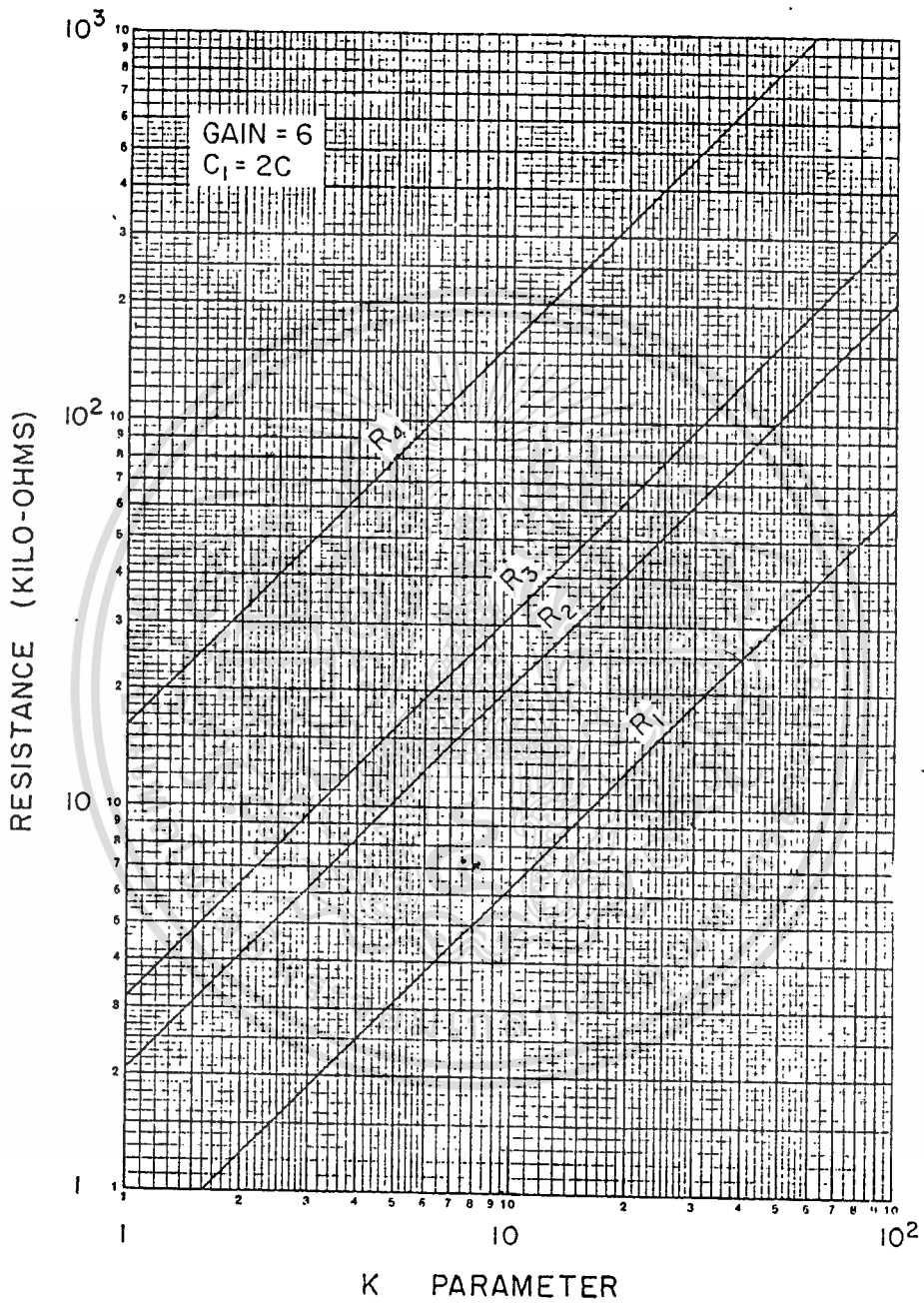


Fig. 2.13. Second-order low-pass Butterworth filter.

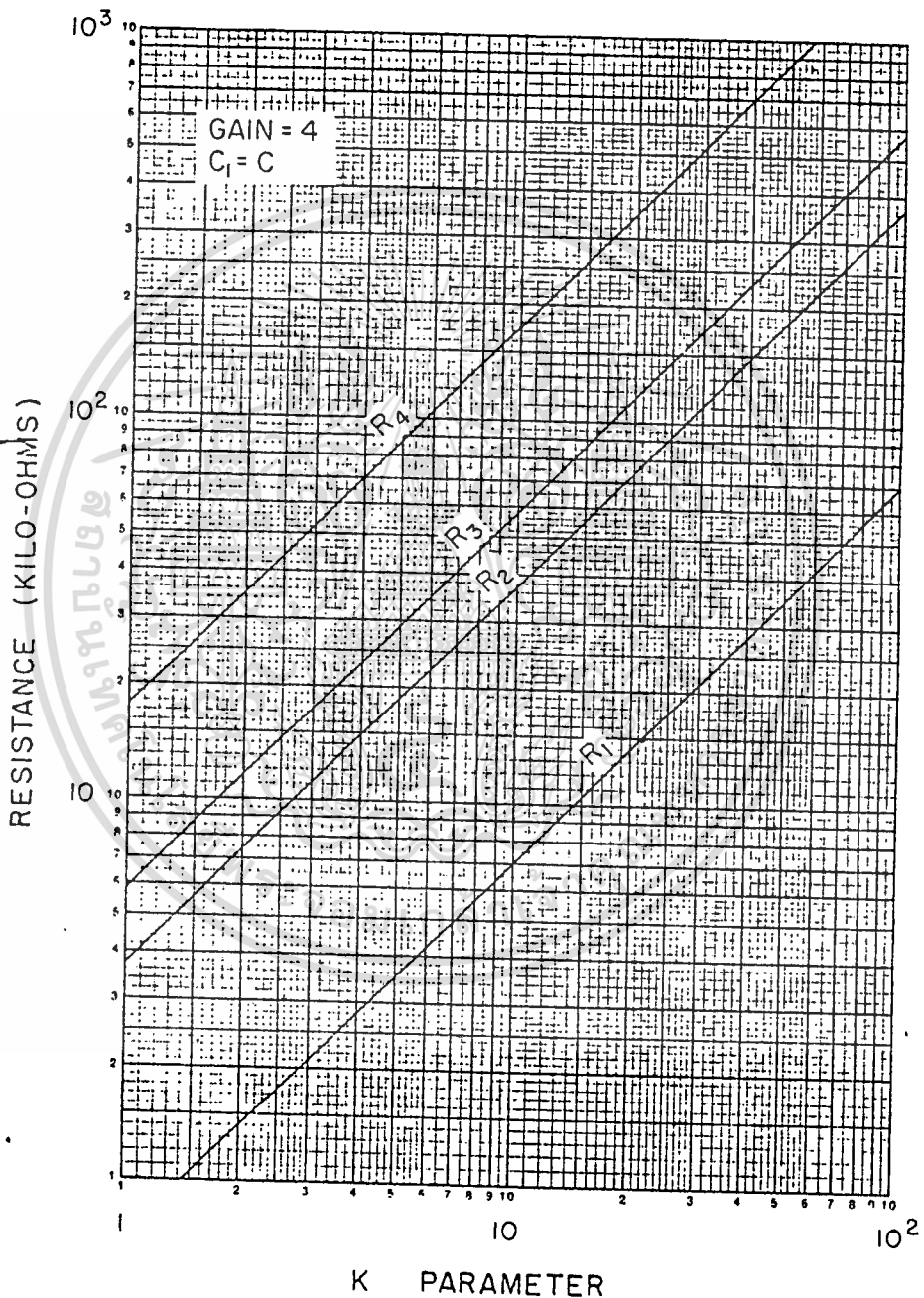


Fig. 2.12. Second-order low-pass Butterworth filter.

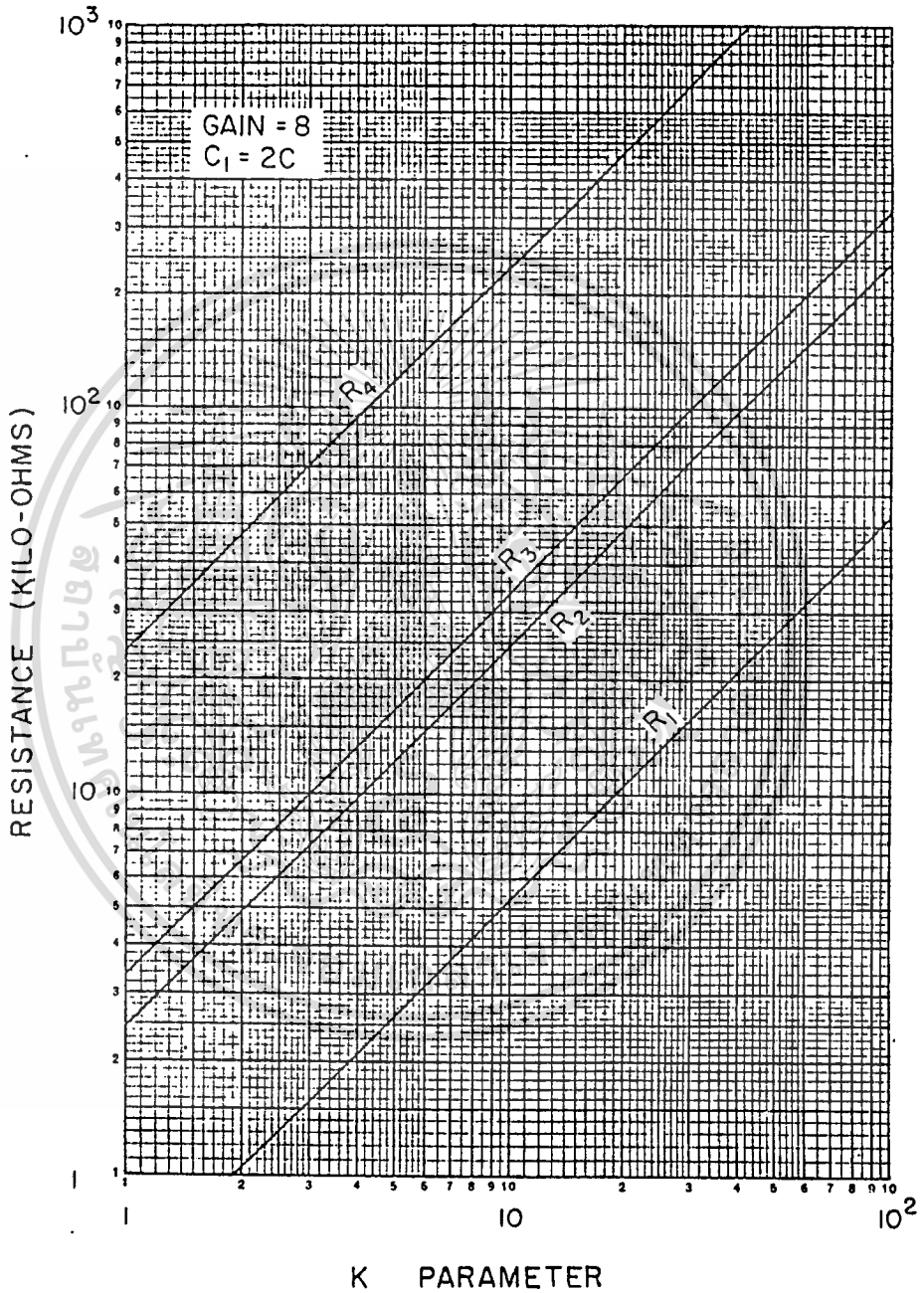


Fig. 2.14. Second-order low-pass Butterworth filter.

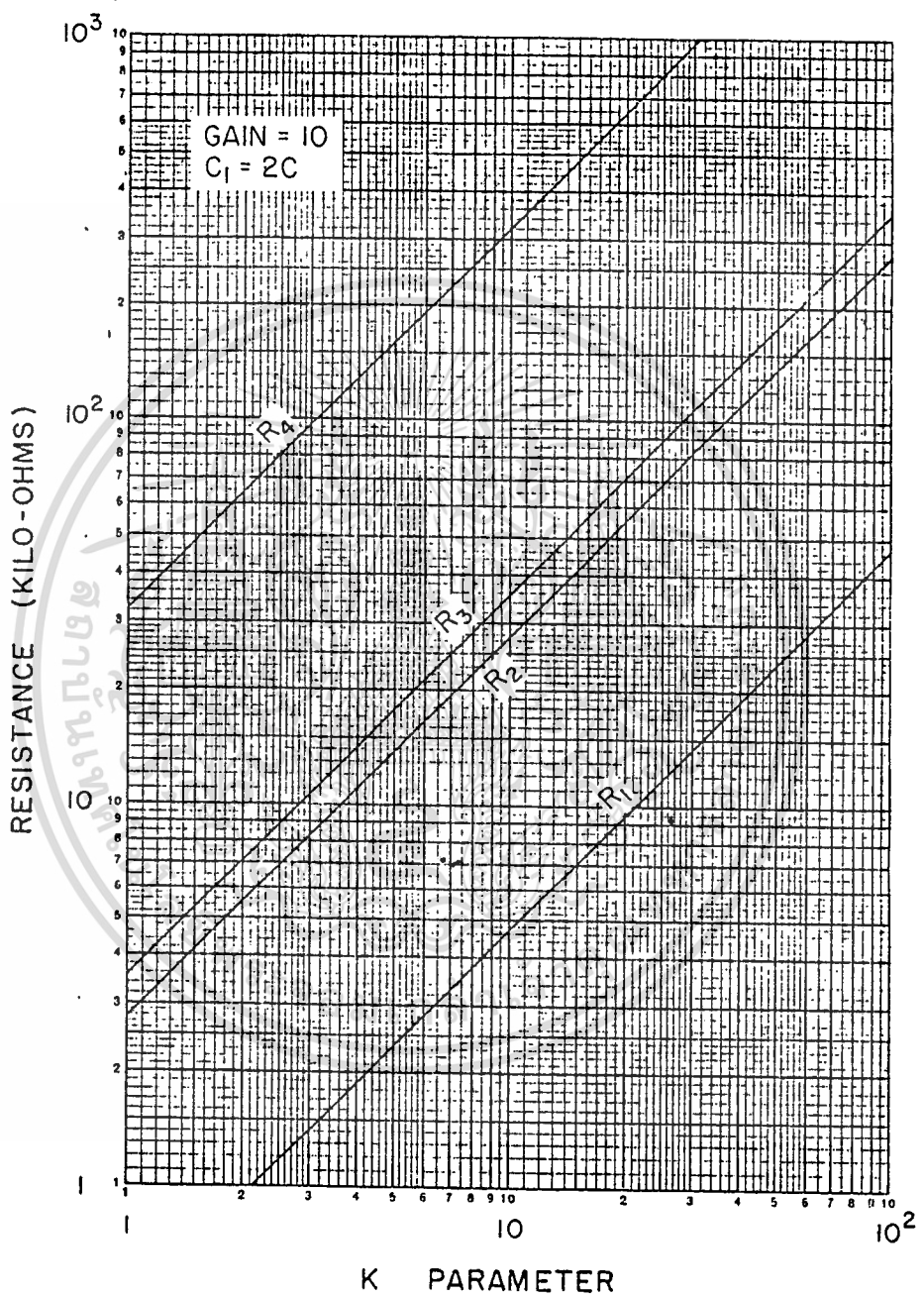
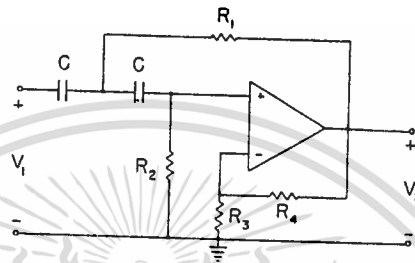


Fig. 2.15. Second-order low-pass Butterworth filter.

## SUMMARY OF HIGH-PASS SECOND-ORDER FILTER DESIGN PROCEDURE



General circuit.

### Procedure

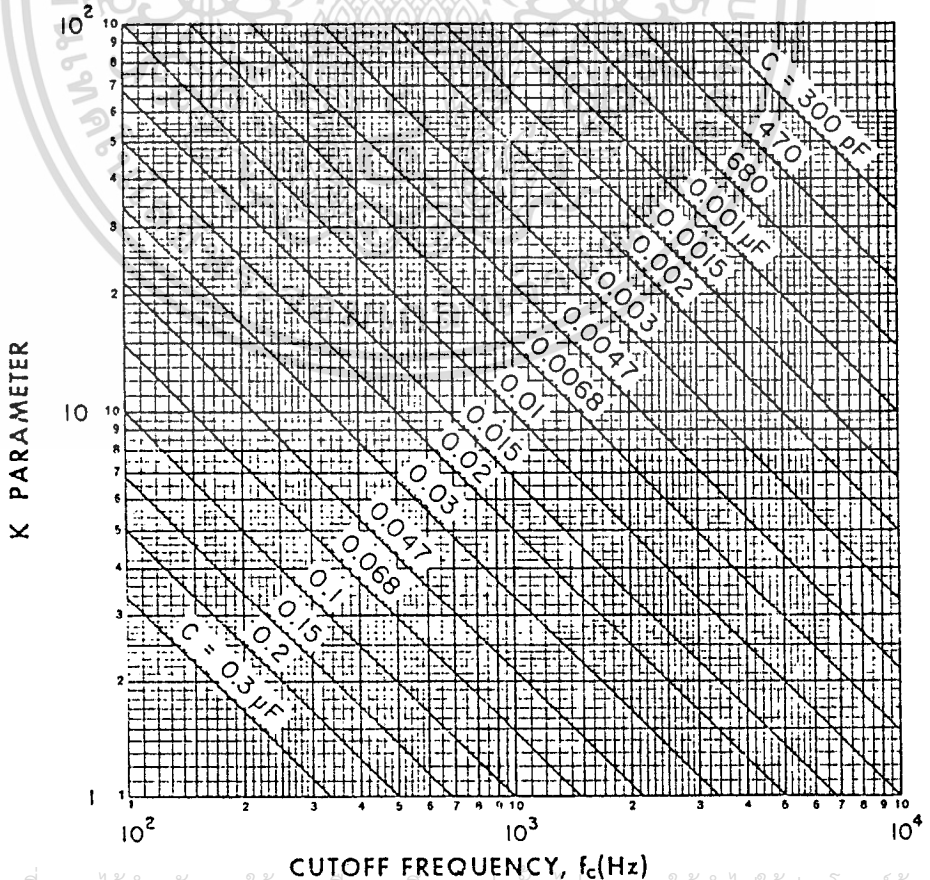
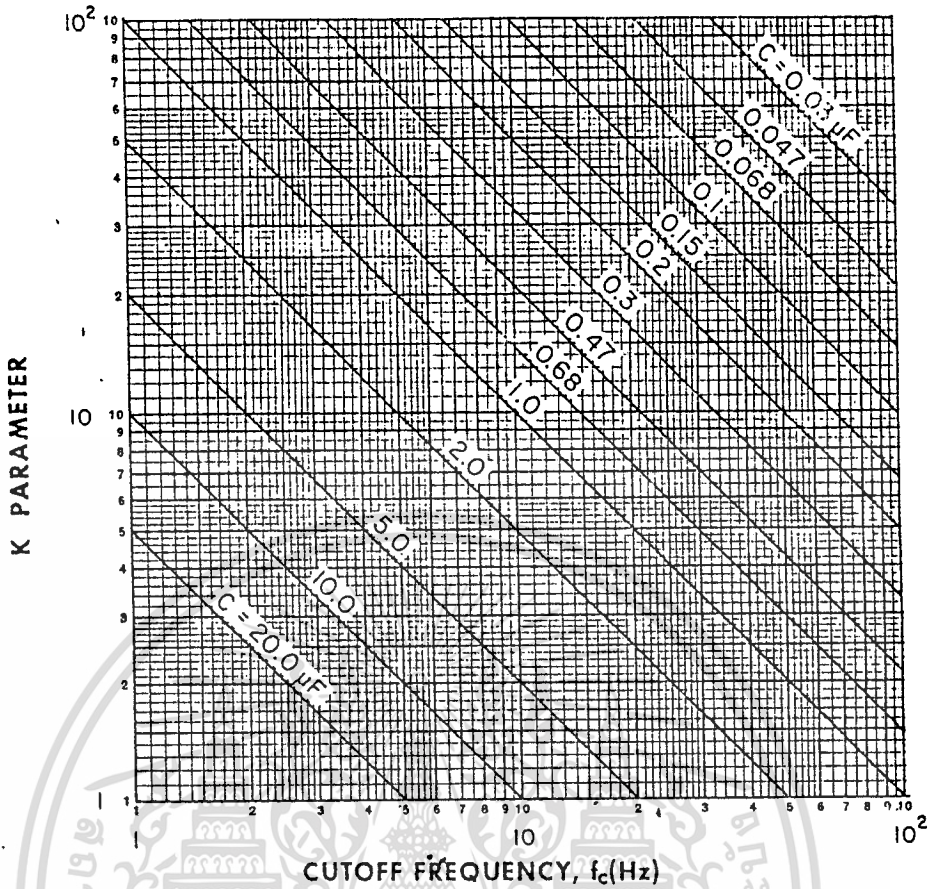
Given  $f_c$  (Hz), gain, and filter type (Butterworth or Chebyshev), perform the following steps:

1. Select a value of capacitance  $C$ , determining a  $K$  parameter from Fig. 3.6a if  $f_c$  is between 1 and  $10^2 = 100$ , from Fig. 3.6b if  $f_c$  is between 100 and  $10^4 = 10,000$ , and from Fig. 3.6c if  $f_c$  is between 10,000 and  $10^6 = 1,000,000$  Hz.
2. Using this value of  $K$ , find the resistance values of the circuit from the appropriate one of Figs. 3.7 through 3.12 for the Butterworth filter, and Figs. 3.13 through 3.24 for the Chebyshev filter, depending on the gain and, in the Chebyshev case, the dB ripple desired.
3. Select standard resistance values which are as close as possible to those indicated on the graph and construct the circuit.

### Comments and Suggestions

These are exactly like those of the low-pass second-order case, except that the dc return to ground is already satisfied by the resistor  $R_2$ .

A specific example is given in Sec. 3.2.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า  
 Fig. 3.6. (b) K parameter versus frequency.  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

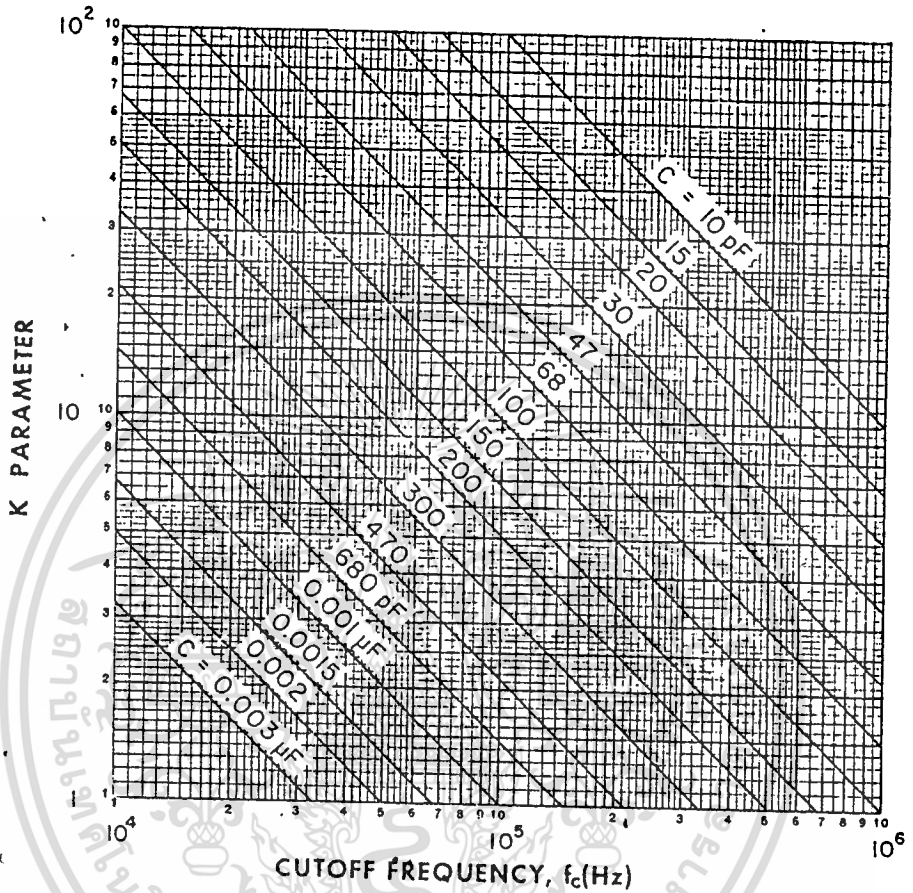


Fig. 3.6. (c)  $K$  parameter versus frequency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

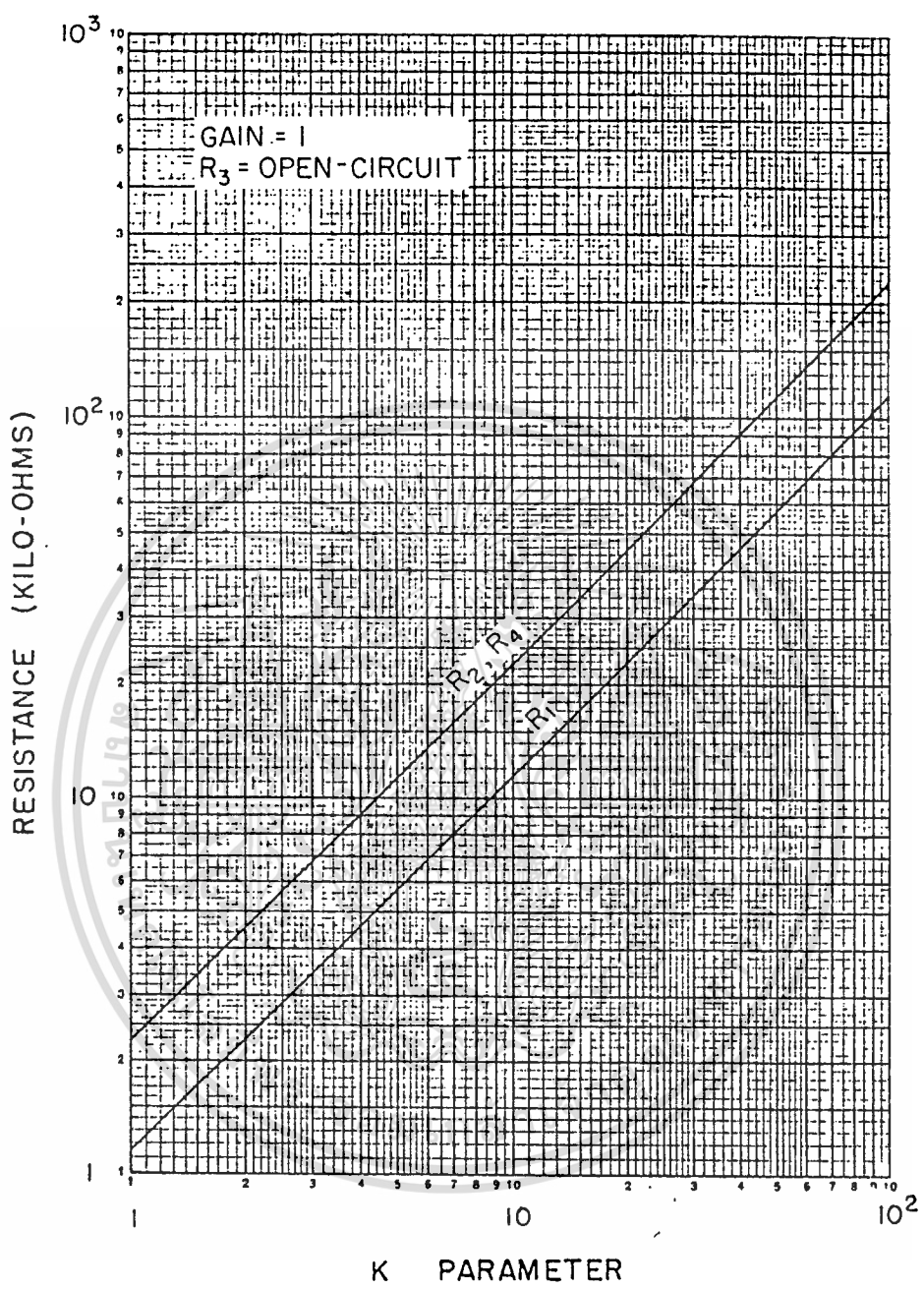


Fig. 3.7. Second-order high-pass Butterworth filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

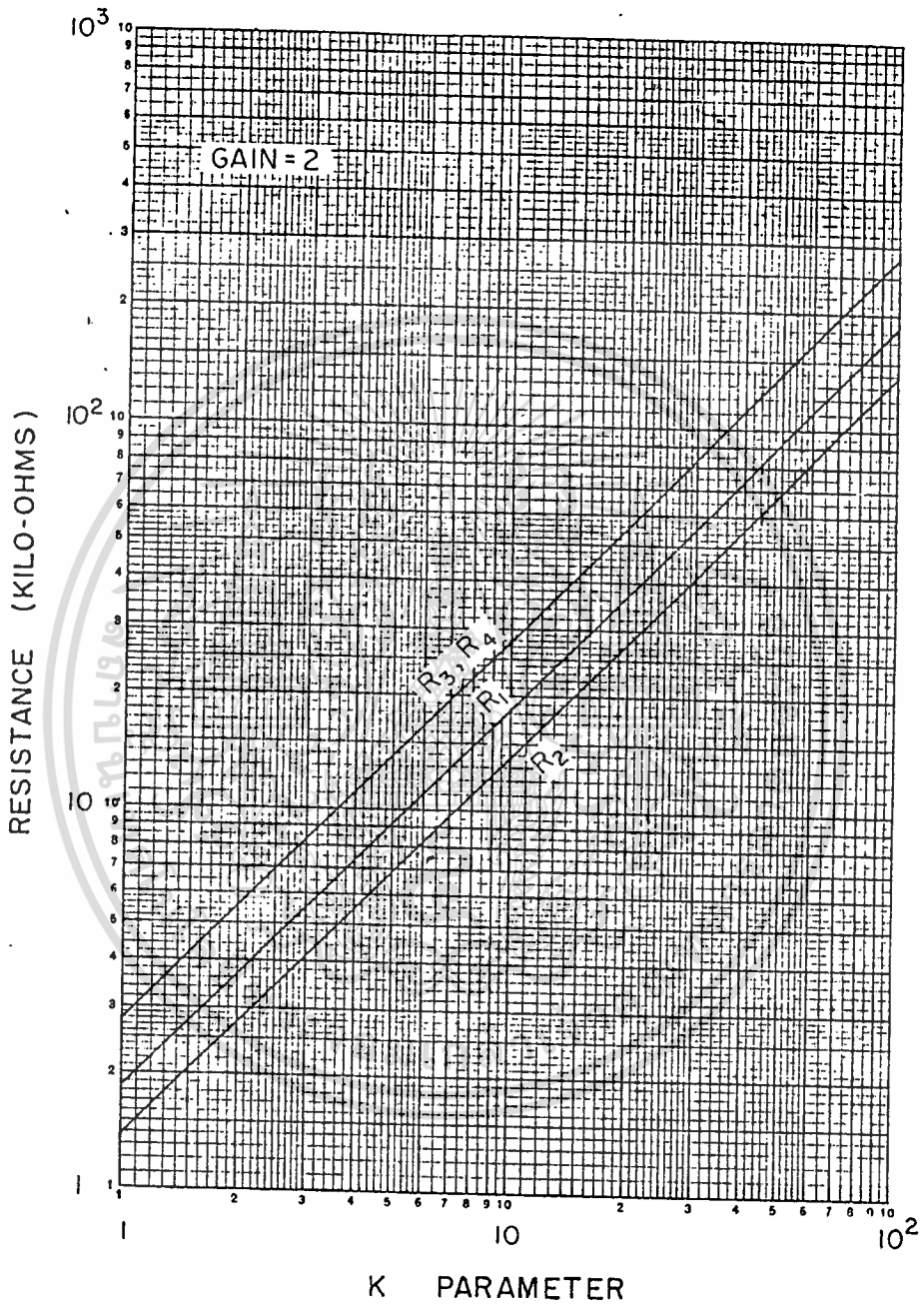


Fig. 3.8. Second-order high-pass Butterworth filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

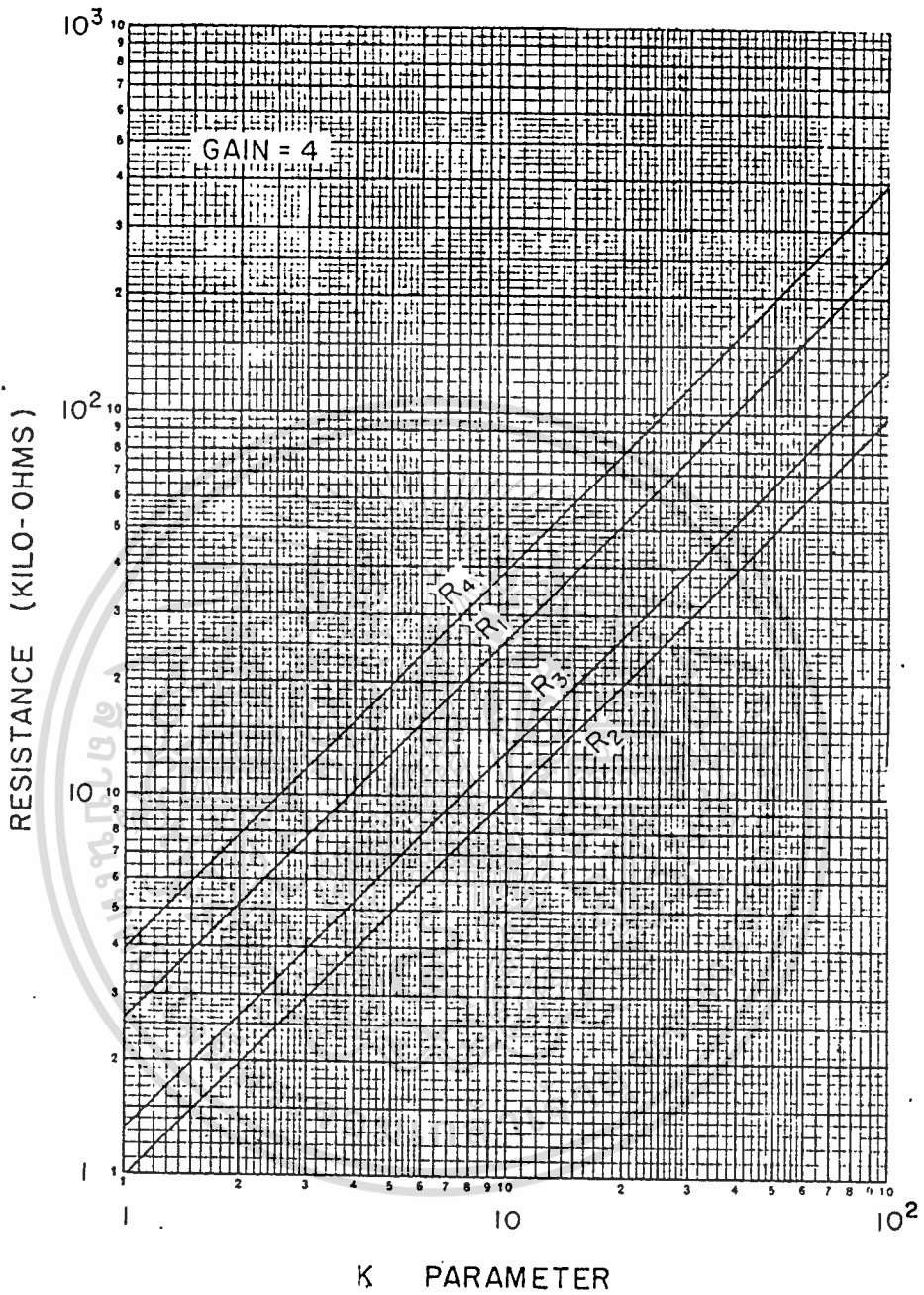


Fig. 3.9. Second-order high-pass Butterworth filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

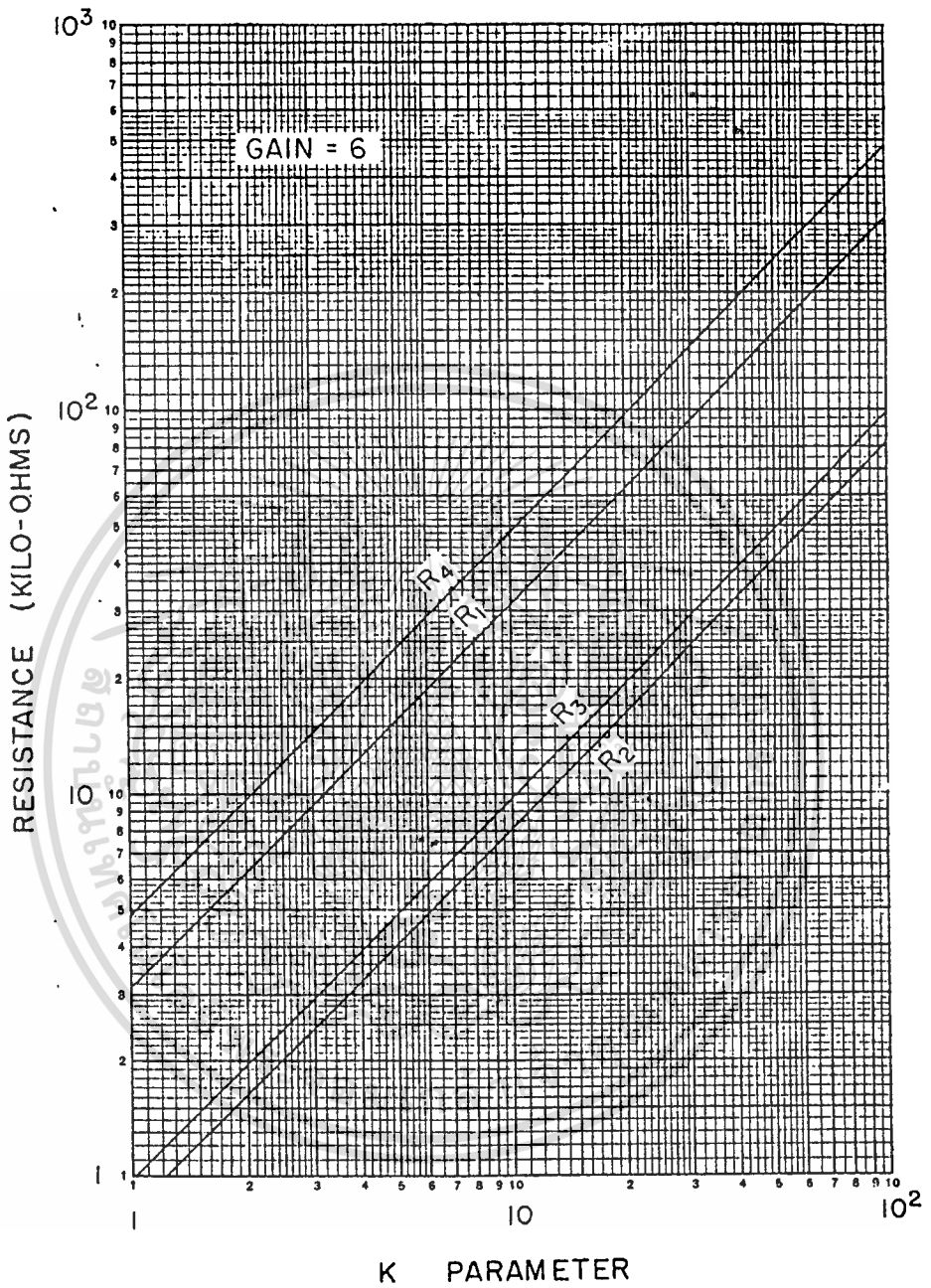


Fig. 3.10. Second-order high-pass Butterworth filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

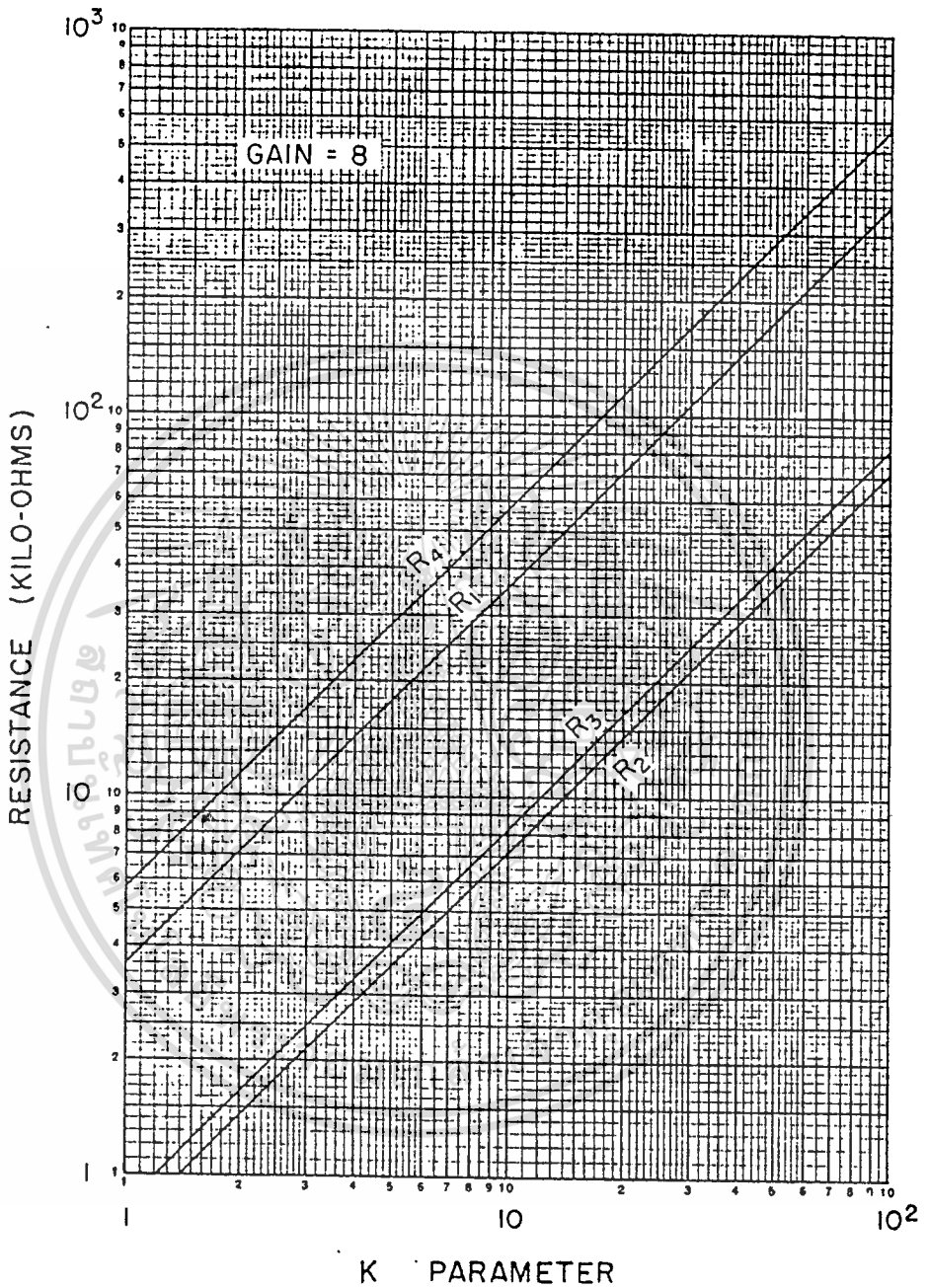


Fig. 3 11. Second-order high-pass Butterworth filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

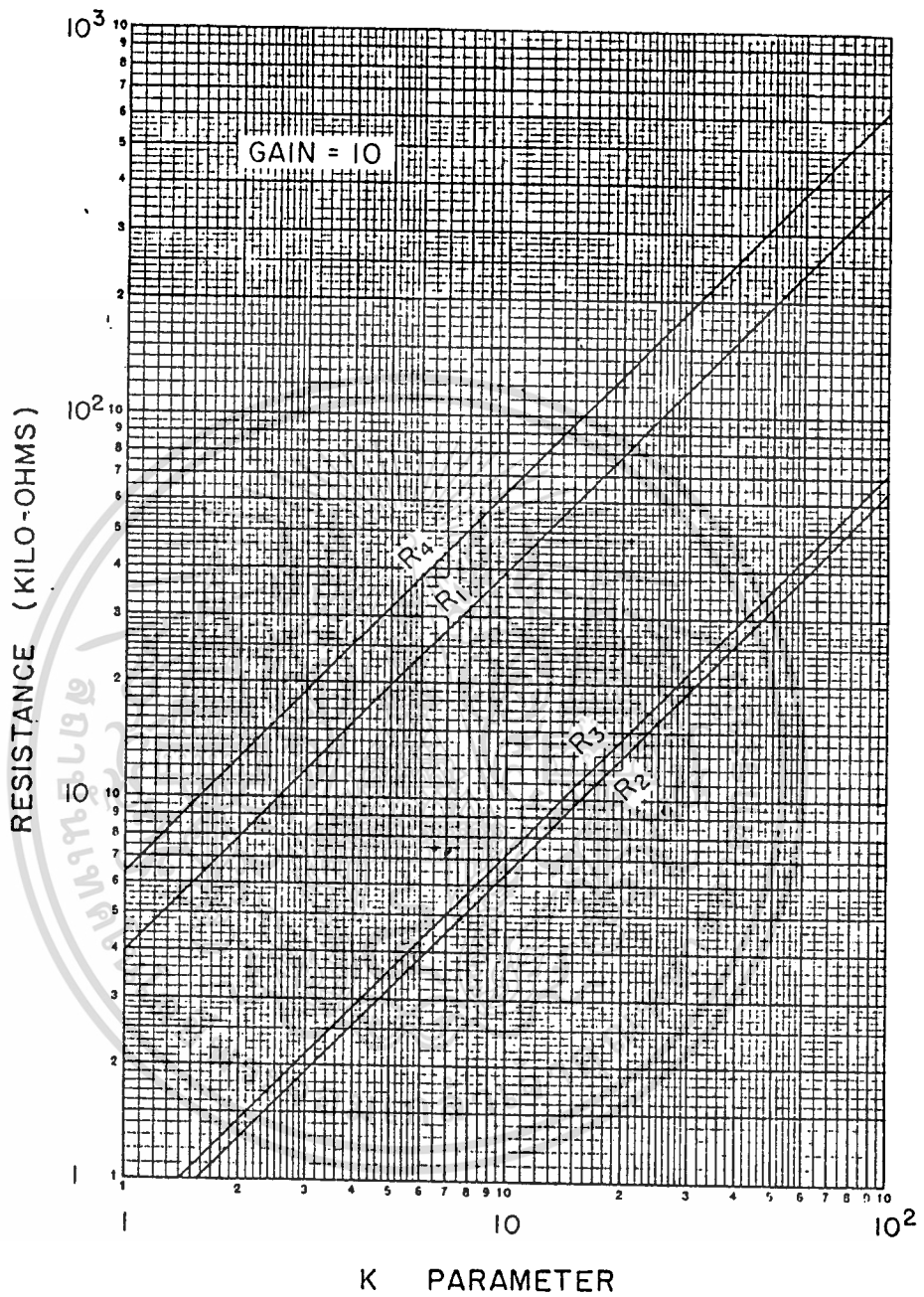


Fig. 3.12. Second-order high-pass Butterworth filter.



# UM5100

## Voice Processor

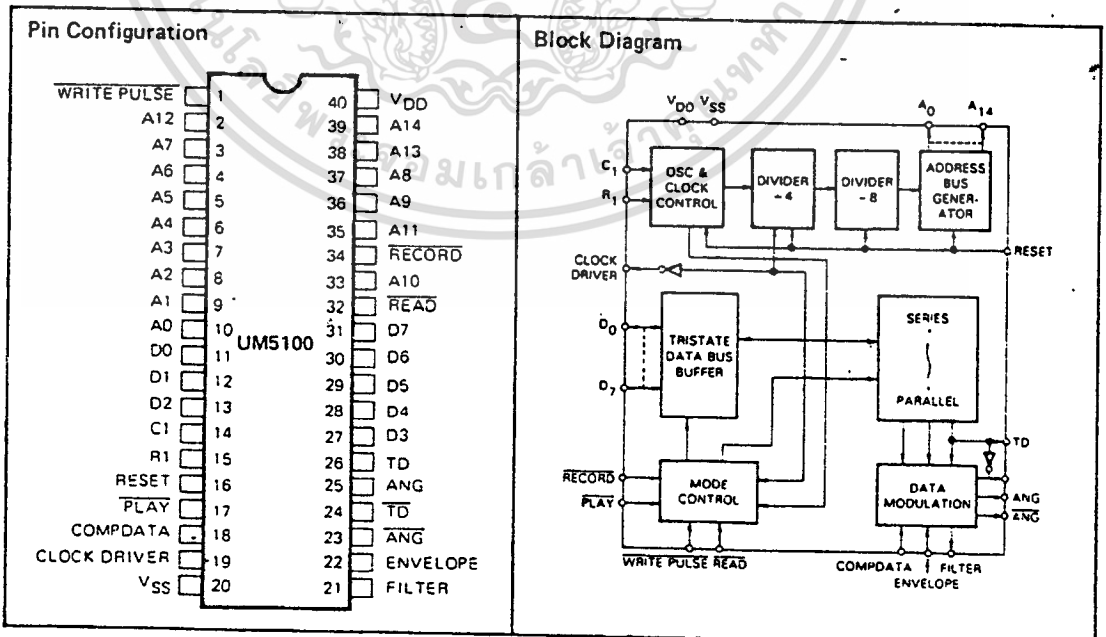
### Features

- Voice recording and reproduction with external SRAM
- Voice reproduction with external EPROM or ROM
- Continuous variable slope Delta Modulation
- Max. addressable memory 256K
- Single 3V ~ 6V power operation
- Low power consumption by CMOS structure
- Inexpensive RC oscillation
- Adjustable bit rates from 10K to 28K bps.
- High quality voice reproduction
- Application for voice storage, security system, telecommunication and other voice fields

### General Description

The UM5100 is a single chip CMOS LSI for voice recording and reproduction with SRAM or voice only production with EPROM or ROM. It is composed of RC oscillator, Address/data bus, series to parallel (and vice versa) converter, mode controller and delta modulation. The Delta modulation circuit is based on a continuous variable slope waveform by digital recording and reproduction of voice signals. For low frequency, there are auxiliary outputs to avoid distortion. For high frequency, there is an

internal amplifier, to intensify voice loudness. The RC oscillator is the best option in bit rates from 10K to 28K bps. Memory IC and Audio circuits which include a microphone, speaker, amplifier etc., are externally connected to complete the voice recording and reproducing module. All Input pins are CMOS compatible. Typical applications include voice storage, voice response, telecommunication and other voice fields.





**Pin Description**

**V<sub>DD</sub>**

Positive power supply +3 ~ +6V operation voltage.

**V<sub>SS</sub>**

Circuit GND potential.

**A<sub>0</sub> ~ A<sub>14</sub>**

Address bus.

**D<sub>0</sub> ~ D<sub>7</sub>**

Data bus.

**RECORD**

Input pin, active Low. Triggering this input pin the chip will go into "speech analysis" mode.

**WRITE PULSE**

Output pin, active Low. This pin generates one pulse each time the clock count advances eight cycles. This pin is active only in the "speech analysis" mode.

**READ**

Output pin, active Low. This pin provides an output control signal for external memory. This pin is active only in the "speech synthesis" mode.

**PLAY**

Input pin, active low. Triggering this pin, the chip will go into "speech synthesis" mode.

**RESET**

Input pin, active high. When activated, all the internal counters are cleared and the chip is disabled.

**ANG and  $\overline{ANG}$**

Analog voice signal outputs with opposite phase.

**FILTER**

Output pin. Produces envelope waveform with external integrator circuit.

**ENVELOPE**

Input pin. Envelope signal will go into this pin to modulate voice amplitude.

**TD and  $\overline{TD}$**

Output pin. Auxiliary outputs for low frequency signal.

**COMPDATA**

Input pin. Detects the delta slope which is generated from the comparison of input signal and feedback signal.

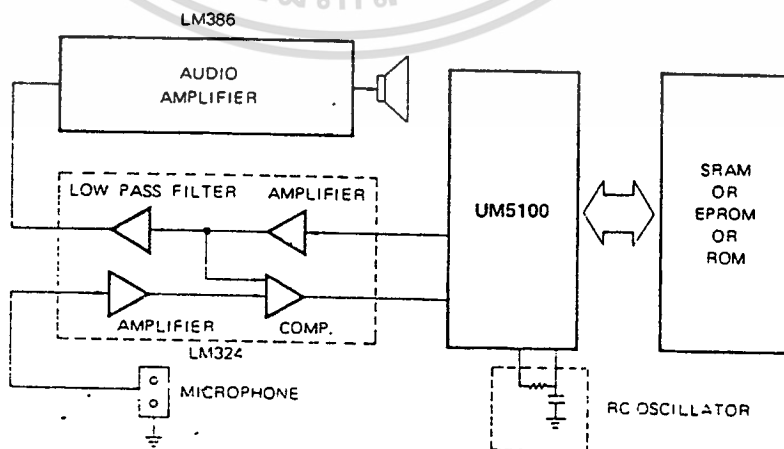
**C, R**

RC oscillator pins,  $f_{osc} = 40 \text{ KHz}$  for  $R = 7.2K$   $C = 0.0047\mu f$

**CLOCK DRIVER**

Output pin for negative voltage generation.

**Talk Back Application Block Diagram**





**Absolute Maximum Ratings\***

Supply Voltage, $V_{DD} - V_{SS}$ .....	0 to 7V
Input Voltage .....	$V_{SS}$ to $V_{PD}$
Operating Temperature .....	-10°C to 60°C
Storage Temperature .....	-20°C to 80°C

**\*Comments**

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

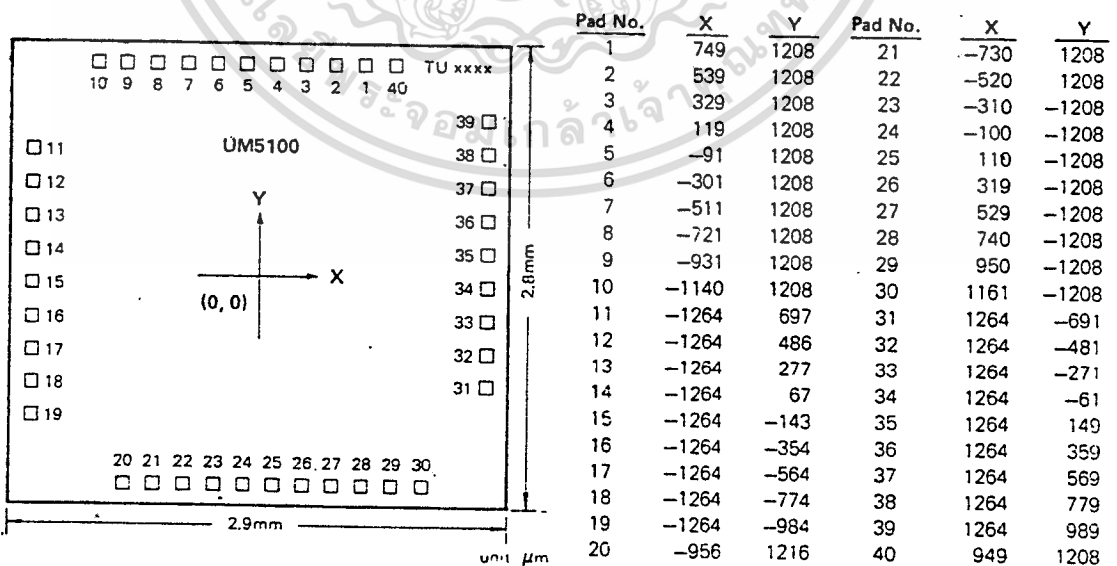
**Electrical Characteristics**

( $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $F_{OSC} = 40\text{ KHz}$ , unless otherwise specified.)

Symbol	Parameter		Limit			Unit
			Min.	Typ.	Max.	
$V_{DD}$	Supply Voltage		3	5	6	V
$I_{DD}$	Stand-by Current			1.0		$\mu\text{A}$
$I_{drive}$	Clock Drive Current		16			mA
$I_{sink}$	Clock Sink Current		16			mA
$V_{IH}$	Input Voltage	High	3.5		5	V
$V_{IL}$		Low	0		1.5	V
$I_{drive}$	*Output Current	Drive	3	4		mA
$I_{sink}$		Sink	3	4		mA
$T_{Reset}$	Reset Pulse		1			$\mu\text{S}$
$T_{write}$	Write Pulse Width		200 NS		10 $\mu\text{S}$	

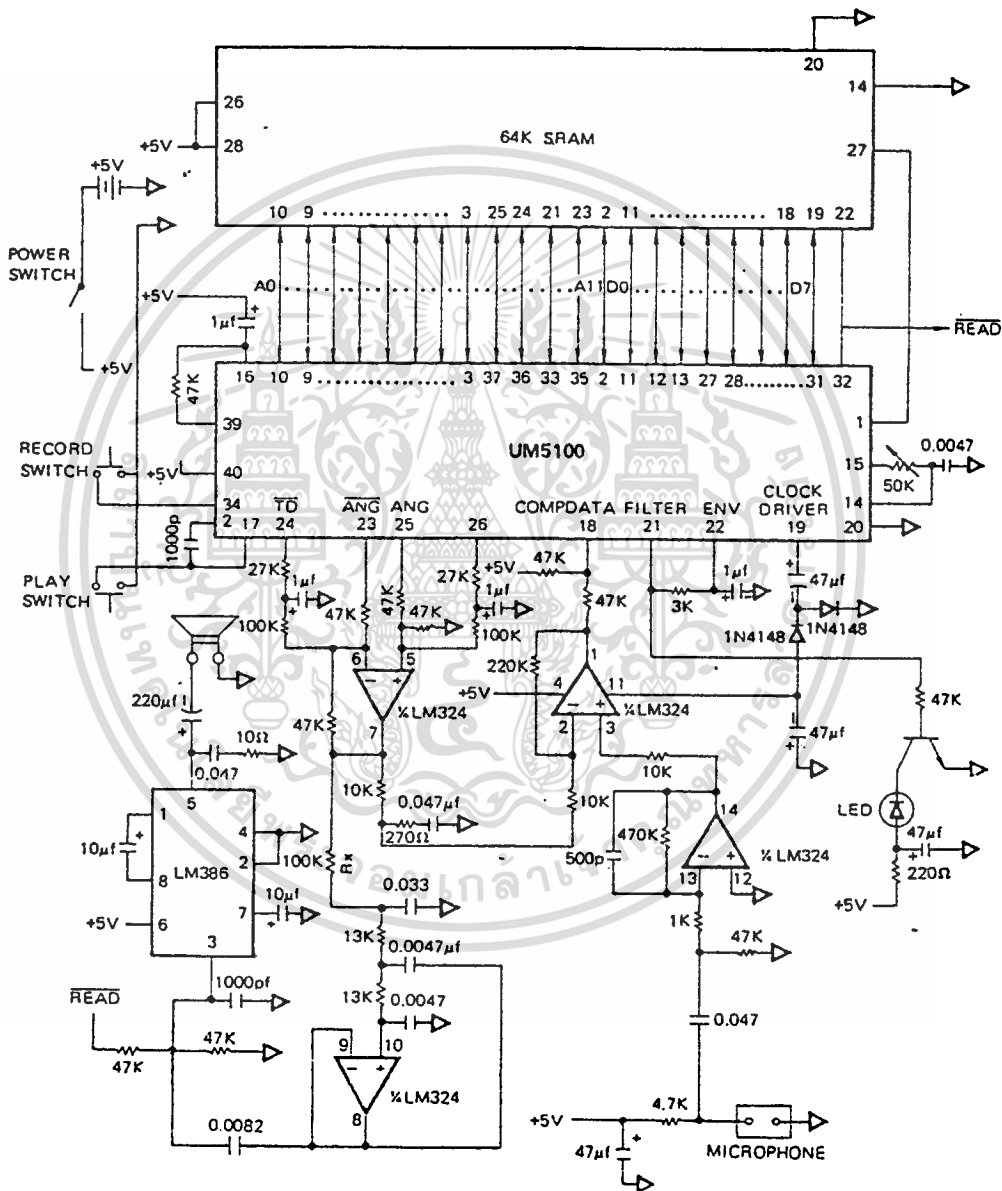
Note: \*Except  $A_0$ ,  $D_6$  pin.

**Bonding Diagram**





SPEECH RECORDING AND PLAYBACK  
(With power switch)

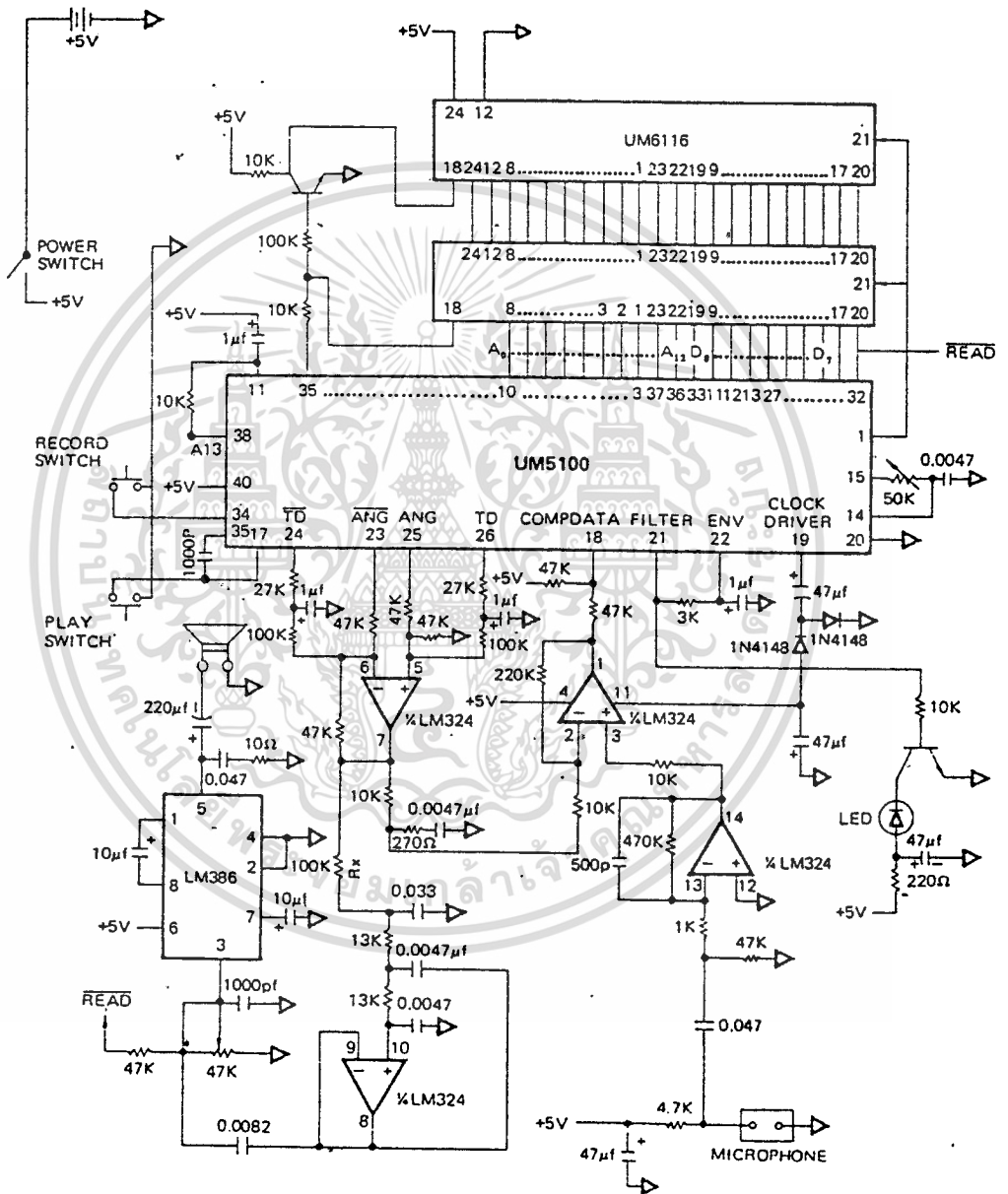


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SPEECH RECORDING AND PLAYBACK

(With 16K SRAM x 2)



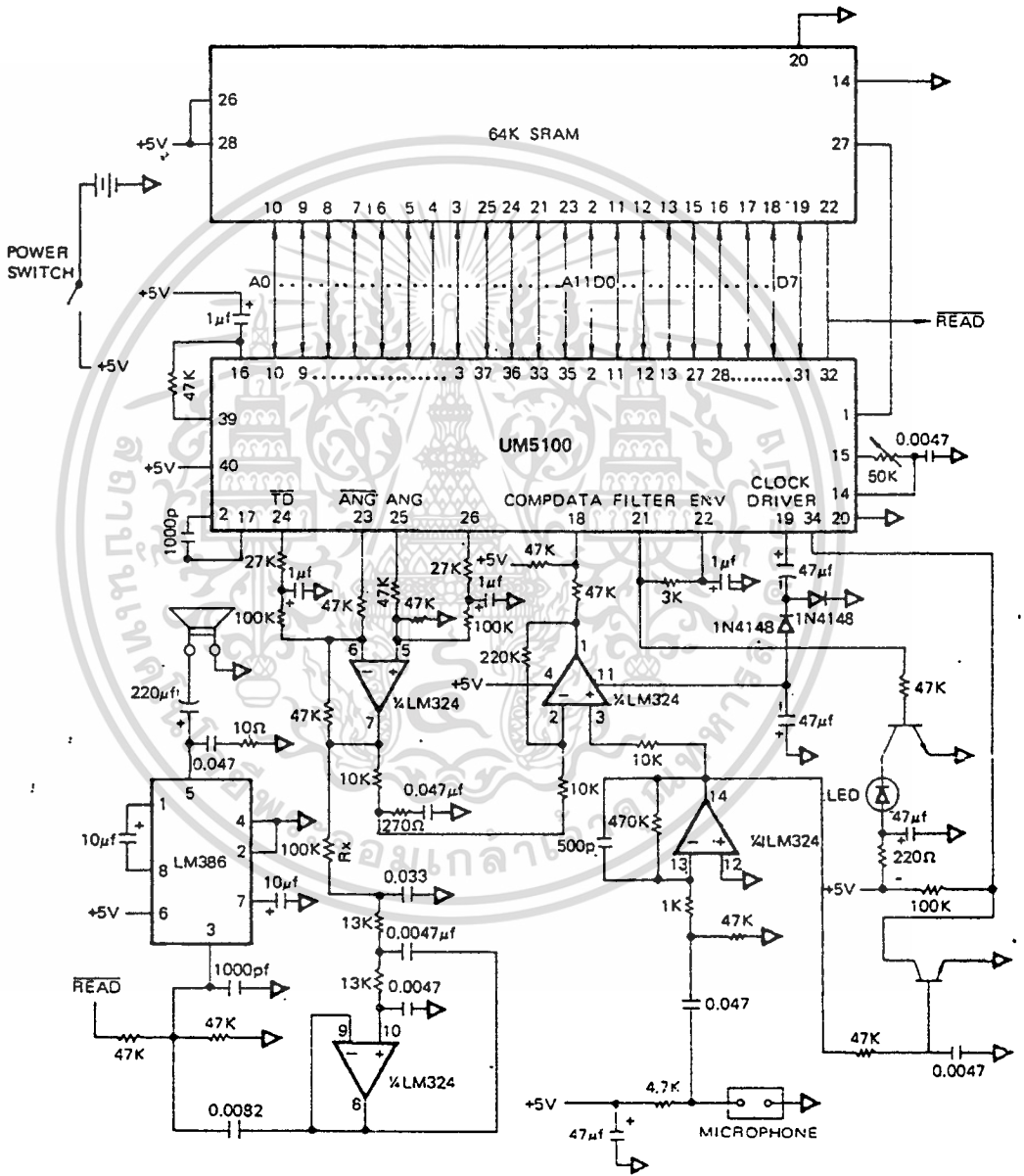
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





SPEECH RECORDING AND PLAYBACK

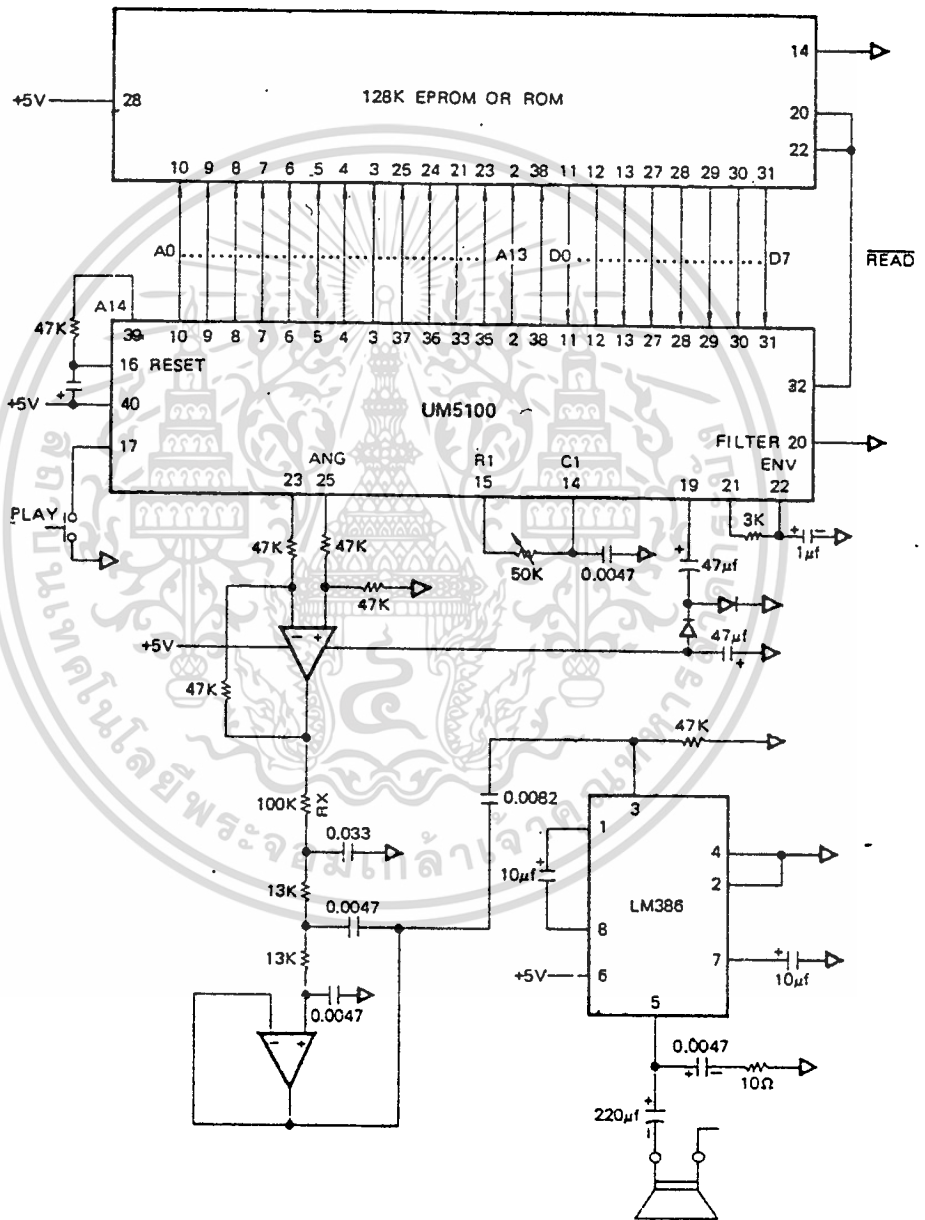
(by voice trigger)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SPEECH SYNTHESIS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิติกรรมประกาศ

ปริญญาบัตรนี้สำเร็จลงได้ด้วยดี โดยได้รับความกรุณาจากท่านอาจารย์  
ภากร หุตะสังกาศ ซึ่งเป็นอาจารย์ที่ปรึกษา ได้ให้คำแนะนำที่เป็นประโยชน์ใน  
การดำเนินงาน ขอขอบพระคุณเป็นอย่างสูง

ขอขอบคุณ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม และทุกๆ  
ท่านที่ให้การช่วยเหลือและจัดพิมพ์อุปกรณ์ในการจัดทำปริญญาบัตรนี้ไว้ ณ ที่นี้ด้วย



## หนังสืออ้างอิง

1. ผศ. นิกร สุขุมตันติ, "วงจรรีเลย์ทรอนิกส์พื้นฐาน", หน้า 85-92 , สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร, 2533.
2. ผศ. นิกร สุขุมตันติ, "การออกแบบวงจรรีเลย์ทรอนิกส์", หน้า 53-62, สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร, 2533.
3. ดร. ประสิทธิ์ ประพัฒน์มงคล, "หลักการระบบสื่อสาร", หน้า 168-178 บริษัท ซีเอ็ดดูเคชั่น จำกัด, 2533.
3. ประเสริฐ โรจน์สุวิวัฒน์, "เครื่องบันทึกเสียงพูดระบบดิจิทัล", วารสารเคมีคอนดักเตอร์รีเลย์ทรอนิกส์, ฉบับที่ 84, หน้า 144-146, 2531.
4. รัตน์ สงวนพงษ์, "Operational Amplifier (ฉบับเตรียมสอบเข้า)", สโมสรอาจารย์สถาบันเทคโนโลยีพระจอมเกล้า พระนครเหนือ กรุงเทพมหานคร.
5. JR., Ph.D PEYTON Z., "DIGITAL COMMUNICATION SYSTEMS, Prentice-Hall, Inc., (USA.), pp. 10-19, 192-223, 1987
6. "MANUAL OF ACTIVE FILTER DESIGN".